สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การพัฒนากระบวนการประกอบไดโอดกำลังชนิดเซลล์

DEVELOPMENT OF ASSEMBLY PROCESS FOR CELL RECTIFIER DIODE

T060890

นพดล สิทธิพล
NOPPHADOL SITTHIPHOL

วพ.
น169ก
2548
เลขหมู่
เลขทะเบียน 60890
วัน,เดือน,ปี - 6 ก.ค. 2549
b. 11541507
i.

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมอิเล็กทรอนิกส์
บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
พ.ศ.2548

ISBN 974-15-1832-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DEVELOPMENT OF ASSEMBLY PROCESS FOR CELL RECTIFIER DIODE

NOPPHADOL SITTHIPHOL

A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN ELECTRONICS ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG
2005

ISBN 974-15-1832-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

COPYRIGHT 2005
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	การพัฒนากระบวนการประกอบไดโอดกำลังชนิดเซลล์
นักศึกษา	นายนพดล สิทธิพล
รหัสประจำตัว	43061330
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมอิเล็กทรอนิกส์
พ.ศ	2548
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ.ดร. วิสุทธิ์ ฐิติรุ่งเรือง

บทคัดย่อ

งานวิจัยนี้เป็นการนำเสนอถึงการประกอบไดโอดในปัจจุบัน ซึ่งมีกระบวนการผลิตไดโอดตามขั้นตอนดังนี้ กระบวนการตัดแผ่นซิลิคอน, กระบวนการหลอมเหลวแผ่นตะกั่ว, กระบวนการกัดแผ่นซิลิคอน, กระบวนการเคลือบ และสุดท้ายกระบวนการทดสอบ ในการผลิตไดโอดนั้น พบว่าผลิตภัณฑ์ส่วนหนึ่งมีคุณสมบัติทางไฟฟ้าไม่ผ่านเกณฑ์ตามความต้องการเช่น มีปริมาณกระแสรั่วสูงเกินกำหนด และยังพบว่าเกิดมีฟองอากาศ ที่บริเวณรอยสัมผัสของขั้วโลหะกับชิ้นงานในบางส่วน นอกจากนั้นยังพบว่าคุณสมบัติความสัมพันธ์ระหว่างกระแสกับแรงดัน ของชิ้นงานบางตัวมีกระแสรั่วเกิดการสั่นตามเวลา ซึ่งล้วนเป็นสาเหตุของการคัดทิ้งชิ้นงานที่ผลิตขึ้น

จึงเป็นที่มาของวิทยานิพนธ์ฉบับนี้ที่จะดำเนินแก้ไขปัญหาในเบื้องต้น โดยการแก้ไขปัญหาเริ่มจากการนำแผ่นตะกั่วมาทำการเพิ่มอีกหนึ่งแผ่นเพื่อลดปริมาณของฟองอากาศ โดยวิธีดังกล่าวนั้นสามารถลดปัญหาของฟองอากาศที่เกิดขึ้นกับชิ้นงานได้ นอกจากนั้นแล้วการปัญหาต่างๆ ที่เกิดขึ้นกับไดโอดชนิดเซลล์ โดยเฉพาะปัญหาเรื่องผลต่างของแรงดันสองค่าทางด้านรีเวิร์สไบอัสและปัญหาเรื่องแรงดันเบรคดาวน์โวลท์เตจต่ำกว่ามาตรฐาน สามารถแก้ไขได้โดยวิธีเปลี่ยนเวลาในการเอทชิ่ง จากการทดลองพบว่าในกระบวนการกัดแผ่นซิลิคอนนั้นมีความสำคัญมากในการแก้ปัญหาที่เกิดขึ้นในกระบวนการผลิตไดโอดชนิดเซลล์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title	Development of Assembly process for Cell rectifier Diode
Student	Mr. Nopphadol Sitthiphol
Student ID.	43061330
Degree	Master of Engineering
Programme	Electronics Engineering
Year	2005
Thesis Advisor	Assoc.Prof.Dr.Wisut Titiroongruang

ABSTRACT

This research suggests about diode assembling in present, which has sawing process, soldering process, etching process, coating process, and testing process respectively. In diode manufacturing, it's found some products that couldn't pass the quality control, because they had some weak characteristics such as over-leakage current, bubble at contact of Slug and Dice. In addition, Ringing Round was found in I-V characteristic. These problems were cause of rejected work.

Thesis presents about solving these problems that we observed. First, the samples were added with one solder plate for decreasing bubble. Furthermore, some problems about Difference Voltage Reverse (DVR) and low breakdown voltage were solved by change etching time. From experiment, etching process was important process in Cell rectifier diode manufacturing.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงไปได้ด้วยดีจากคำแนะนำและคำปรึกษาในการดำเนินการวิจัยจาก รศ.ดร.วิสุทธิ์ ฐิติรุ่งเรือง ซึ่งเป็นอาจารย์ผู้ควบคุมวิทยานิพนธ์ ขอขอบคุณ นายศราวุธ จินต์วุฒิ(ประธานกรรมการบริหาร) บริษัท อุตสาหกรรมอีเล็คโทรนิคส์จำกัด (มหาชน) นายวิทยา จักรเพ็ชร (กรรมการผู้จัดการ) นางทิพย์วรรณ จักรเพ็ชร (กรรมการบริหาร) นายสนิท หมอกมืด (ผู้จัดการฝ่ายประกันคุณภาพ) นางสาวเสาวคนธ์ โฉมสุภาพ (ผู้จัดการฝ่ายธุระการทั่วไป) ขอขอบคุณเป็นอย่างสูงที่สนับสนุนวัสดุและอุปกรณ์ในการวิจัยและให้ความรู้ในเรื่องเทคนิคต่างๆ ตลอดการวิจัย ขอขอบพระคุณ คุณพ่อ คุณแม่ ที่สนับสนุนในเรื่องทุนการศึกษาทั้งหมดและความห่วงใย ขอขอบคุณคุณจริยา นามเสนาะ, นายวิสิทธิ์ วงศ์สุทธิธรรม สำหรับคำแนะนำดีๆ และน้องๆ ที่ห้องปฏิบัติการ Superconductor(สจล.) ที่ช่วยประสานงานในเรื่องเอกสารตลอดมาที่ทำการศึกษาอยู่

คุณค่าและประโยชน์ที่เกิดจากวิทยานิพนธ์ฉบับนี้ ผู้วิจัยขอมอบแด่ผู้มีพระคุณทุกท่าน

นพดล สิทธิพล

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้า

บทคัดย่อภาษาไทย..I

บทคัดย่อภาษาอังกฤษ..II

กิตติกรรมประกาศ..III

สารบัญ..IV

สารบัญตาราง..VIII

สารบัญรูป..IX

ศัพท์เทคนิค..XV

สัญลักษณ์..XVII

คำนำ..XVIII

บทที่ 1 บทนำ..1

1.1 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา..1

1.2 ทฤษฎีและแนวความคิดในวิทยานิพนธ์..1

1.3 รายละเอียดของวิทยานิพนธ์..1

บทที่ 2 ทฤษฎีการทำงานของไดโอด..3

2.1 รอยต่อพี-เอ็นในภาวะสมดุล..3

2.2 รอยต่อพี-เอ็น ขณะได้รับแรงดันไบอัสตรง..4

2.3 รอยต่อพี-เอ็นขณะได้รับแรงดันไบอัสย้อนกลับ..7

2.4 ลักษณะความสัมพันธ์ระหว่างกระแสและแรงดันของรอยต่อ พี-เอ็น..8

2.5 กระแสรั่วที่รอยต่อพีเอ็น..9

2.6 คุณสมบัติการพังทลายของรอยต่อพี-เอ็น..11

2.7 ความสัมพันธ์ของกระแสและแรงดันของไดโอดในทางปฏิบัติ..12

2.8 รอยสัมผัสโลหะและสารกึ่งตัวนำ..13

2.9 ลักษณะแถบพลังงานของโลหะและสารกึ่งตัวนำในอุดมคติก่อนสัมผัส..14

2.10 รอยสัมผัสระหว่างโลหะและสารกึ่งตัวนำชนิดเอ็นในอุดมคติ..16

2.10.1 กรณีที่ฟังก์ชั่นงานของโลหะ $q\phi_M$ มีค่ามากกว่า $q\phi_S$
ของสารกึ่งตัวนำชนิดเอ็น..16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

2.10.2 กรณีที่ฟังก์ชั่นงานของโลหะ $q\phi_M$ มีค่าน้อยกว่า $q\phi_S$ ของสารกึ่งตัวนำชนิดเอ็น.......... 20
2.11 รอยสัมผัสระหว่างโลหะและสารกึ่งตัวนำชนิดพีในอุดมคติ..........23
2.11.1 กรณีที่ฟังก์ชั่นงานของโลหะ $q\phi_M$ มีค่าน้อยกว่า $q\phi_S$ ของสารกึ่งตัวนำชนิดพี..........23
2.11.2 กรณีที่ฟังก์ชั่นงานของโลหะ $q\phi_M$ มีค่ามากกว่า $q\phi_S$ ของสารกึ่งตัวนำชนิดพี..........26
2.12 คุณสมบัติที่สำคัญของวัสดุที่ทำหน้าสัมผัสทางไฟฟ้า..........27
2.13 กระแสไฟฟ้าและความนำไฟฟ้า..........27
2.14 คุณสมบัติทางไฟฟ้าของขั้วโลหะที่มีพื้นที่ขนาดใหญ่..........31

บทที่ 3 กระบวนการประกอบไดโอดและวัสดุที่ใช้ในการผลิตไดโอดชนิด Cell ในอุตสาหกรรม..........33
3.1 กระบวนการตัดแผ่น..........33
3.2 กระบวนการทำความสะอาดชิ้นงานซิลิคอน..........34
3.3 กระบวนการหลอมเหลวแผ่นตะกั่ว..........34
3.4 กระบวนการกัดซิลิคอน..........36
3.5 กระบวนการเคลือบ..........37
3.6 กระบวนการทดสอบ..........38
3.7 วัสดุที่ใช้ในการผลิตไดโอดกำลังชนิด CELL..........39
3.7.1 Dice..........39
3.7.2 Slug..........40
3.7.3 Solder..........41

บทที่ 4 ปัญหา และการวิเคราะห์ปัญหาเพื่อแก้ไข..........42
4.1 วิธีดำเนินการวิเคราะห์ปัญหา..........42
4.1.1 ศึกษาปัญหาในแต่ละกระบวนการผลิตจริง.......... 43

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

4.1.2 ศึกษาปัญหาที่เกิดขึ้นในกระบวนการผลิตจริง..44

4.1.3 สรุปและวิเคราะห์ปัญหาเบื้องต้น...46

4.2 ลักษณะของกราฟ I-V Characteristics ของไดโอดที่ไม่ผ่านเกณฑ์มาตรฐาน ในทางอุตสาหกรรม..47

4.2.1 ลักษณะเมื่อเกิด DVR (Different Voltage Reverse)..........................47

4.2.2 ลักษณะเมื่อเกิด V_B-Low...48

4.2.3 ลักษณะเมื่อเกิด Short...48

4.2.4 ลักษณะเมื่อเกิด Ringing Round..49

4.2.5 ลักษณะเมื่อเกิด High leakage current after baking..........................49

4.3 ปัญหาเรื่องฟองอากาศ..50

4.4 ปัญหาเรื่องสนามไฟฟ้าบริเวณขอบของขั้วโลหะ...................................50

4.5 ปัญหาการกัดกร่อนบริเวณขอบของซิลิคอน ในกระบวนการกัดชิ้นงานซิลิคอน.....51

4.6 แนวทางการแก้ไขปัญหา...51

บทที่ 5 การทดลองและผลการทดลอง...52

5.1 การทดลองแก้ไขปัญหาโดยการเพิ่มความหนาของแผ่น Solderโดยเพิ่ม อีก 1 แผ่นที่มีขนาดเท่ากัน...52

5.2 การทดลองแก้ไขปัญหาโดยการเพิ่มแผ่นกดทับเป็น 2 แผ่น.......................53

5.3 การทดลองแก้ไขปัญหาโดยการ Anneal ก่อนกระบวนการ Soldering...............54

5.4 การทดลองแก้ไขปัญหาการลดจำนวนฟองอากาศโดยการเจาะรูตรงกลางขั้ว โลหะขนาดเส้นผ่านศูนย์กลาง 0.8 มิลลิเมตร...57

5.5 การทดลองแก้ไขปัญหาโดยการเพิ่มความหนาของแผ่นตะกั่วโดยเพิ่ม อีก 1 แผ่นที่มีขนาดเส้นผ่านศูนย์กลางเล็กกว่าเดิม4 เท่า...............................58

5.6 การทดลองแก้ไขปัญหาโดยการเปรียบเทียบการประกบขั้วโลหะทั้ง 4 แบบ เพื่อหารูปแบบการประกบขั้วโลหะที่เหมาะสมที่สุด....................................59

5.7 การทดลองแก้ไขปัญหาโดยการเลือกใช้การประกบขั้วโลหะ และทำการ ทดลองด้วยโครงสร้างแบบตะกั่ว 2 แผ่น..63

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

5.8 การทดลองแก้ไขปัญหาโดยการเปลี่ยนเวลาการ Etching เพื่อหาเวลาที่เหมาะสมร่วมกับการทดลองใช้ การประกบขั้วโลหะและใช้ตะกั่ว 2 แผ่น........................64

5.8.1 เวลาที่ใช้ในการ Etching 2 นาที..64

5.8.2 เวลาที่ใช้ในการ Etching 2 นาที 30 วินาที...65

5.8.3 เวลาที่ใช้ในการ Etching 3 นาที..65

5.8.4 เวลาที่ใช้ในการ Etching 3 นาที 30 วินาที...66

5.8.5 เวลาที่ใช้ในการ Etching 4 นาที..66

5.8.6 เวลาที่ใช้ในการ Etching 4 นาที 30 วินาที...67

5.9 การทดลองแก้ไขปัญหาโดยการเปลี่ยนเวลาการ Etching เพื่อหาเวลาที่เหมาะสมร่วมกับการทดลองใช้การประกบขั้วโลหะและใช้ตะกั่ว 1 แผ่น........................68

5.9.1 เวลาที่ใช้ในการ Etching 2 นาที 69

5.9.2 เวลาที่ใช้ในการ Etching 2:30 นาที 69

5.9.3 เวลาที่ใช้ในการ Etching 3 นาที 70

5.9.4 เวลาที่ใช้ในการ Etching 3:30 นาที..70

5.9.5 เวลาที่ใช้ในการ Etching 4 นาที 71

5.9.6 เวลาที่ใช้ในการ Etching 4:30 นาที 71

5.10 การทดลองแก้ไขปัญหาโดยใช้กระบวนการผลิตปกติ ซึ่งไม่สามารถกำหนดรูปแบบ การประกบ Slug ได้ และ ใช้เวลาในการ Etching 3:30 นาที...............73

5.11 การทดลองแก้ไขปัญหาเรื่อง High leakage current after baking..................74

5.12 การแก้ไขปัญหาโดยใช้ Silica gel เพื่อลดความชื้นขณะทำการจัดเก็บ..............78

บทที่ 6 สรุปผลการทดลอง 79

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่ หน้า

2.1 แสดงค่าความสูงของกำแพงช็อตคีย์ ϕ_B ที่วัดได้ จากรอยสัมผัสระหว่างโลหะชนิดต่างๆกับสารกึ่งตัวนำ ทั้งซิลิคอนและ แกลเลียมอาเซนายด์..18

2.2 สรุปคุณสมบัติของรอยสัมผัสระหว่างโลหะและสารกึ่งตัวนำในทางอุดมคติ.......................27

3.1 แสดงขนาดของวัตถุดิบ ชนิด Cell Rectifier Diode.. ...23

4.1 ผลของ High leakage current after baking 39

5.1 สรุปเปรียบเทียบคุณสมบัติทางไฟฟ้าของชิ้นงานทั้ง 4 แบบ..51

5.2 ผลการวัดคุณสมบัติทางไฟฟ้าของชิ้นงานทั้ง 6 ค่า (แบบ(ง) โดยใช้วิธีตะกั่ว 2 แผ่น)..........58

5.3 ผลการวัดคุณสมบัติทางไฟฟ้าของชิ้นงานทั้ง 6 ค่า (แบบ ง. ตะกั่ว 1 แผ่น).....................62

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่ หน้า

2.1 ลักษณะของไดโอดในทางอุดมคติ...3
2.2 รอยต่อพี-เอ็น ขณะไม่ได้รับแรงดันไบอัส...4
2.3 การให้ไบอัสตรง V_A แก่รอยต่อพี-เอ็น...5
2.4 ลักษณะโครงสร้างแถบพลังงานของรอยต่อพีเอ็นขณะได้รับแรงดันไบอัสตรง V_A...5
2.5 การให้ไบอัสย้อนกลับ $-V_A$ แก่รอยต่อพี-เอ็น...7
2.6 ลักษณะโครงสร้างแถบพลังงานของรอยต่อพีเอ็นขณะได้รับแรงดันไบอัสย้อนกลับ $-V_A$...7
2.7 ลักษณะความสัมพันธ์ของกระแสแรงดันของรอยต่อพี-เอ็น...9
2.8 การเกิดของพาหะและการรวมของพาหะโดยระดับพลังงาน Deep level...10
2.9 การพังทลายของรอยต่อพีเอ็น (V_B) และแรงดันพังทลาย (V_Z)...11
2.10 กราฟคุณสมบัติ I-V ของไดโอดอย่างง่ายๆ ซึ่งแสดงกระแสย่านต่างๆ ที่เกิดจากผลขอ ปรากฏการณ์ต่างๆ ในทางปฏิบัติ...12
2.11 ลักษณะรอยสัมผัสระหว่างโลหะและสารกึ่งตัวนำ (ก) รอยสัมผัสโอห์มิค (ข) รอยสัมผัสเรคติไฟร์ของช็อตคีย์ไดโอด...13
2.12 ลักษณะแถบพลังงานและระดับพลังงานต่าง ๆ ที่สำคัญในวัสดุ (ก)โลหะ (ข)สารกึ่งตัวนำชนิดเอ็น ขณะที่ยังไม่สัมผัสกัน...14
2.13 การนำกระแสของอิเล็กตรอนในโลหะ...16
2.14 คุณสมบัติต่างๆของรอยสัมผัส MS หรือ schottky diode ระหว่างโลหะและสารกึ่งตัวนำชนิดเอ็น (ก) ความหนาแน่นประจุไฟฟ้า (ข) สนามไฟฟ้า และ(ค) ศักย์ไฟฟ้าที่บริเวณรอยสัมผัส...19
2.15 แถบพลังงานของรอยสัมผัสระหว่างโลหะและสารกึ่งตัวนำชนิดเอ็น โดย $q\phi_M \prec q\phi_S$ ในขณะ (ก) เริ่มสัมผัส (ข) ภายหลังสัมผัส (ค) ขณะด้านโลหะมีศักย์เป็นบวก และ(ง) ขณะด้านโลหะมีศักย์เป็นลบ...21
2.16 คุณสมบัติความสัมพันธ์ระหว่างกระแส และแรงดันของรอยสัมผัสโอห์มิค (Ohmic contact) หรือ non rectifying...22
2.17 แถบพลังงานของรอยสัมผัสเรคติไฟร์ระหว่างโลหะและสารกึ่งตัวนำชนิดพีในอุดมคติ เมื่อ $q\phi_M \prec q\phi_S$ ในขณะที่ (ก) เริ่มสัมผัส (ข) ภายหลังสัมผัส (ค) การกระจายประจุไฟฟ้าและ (ง) การกระจายสนามไฟฟ้า...24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่ หน้า

2.17 แถบพลังงานของรอยสัมผัสระหว่างโลหะ กับสารกึ่งตัวนำชนิดพี ขณะได้รับแรงดัน ไบอัส (ก) ไบอัสตรงโดยด้านพีมีศักย์เป็นบวก และ(ข) ไบอัสย้อนกลับโดยด้านพีมีศักย์เป็นลบ....25

2.19 แถบพลังงานของรอยสัมผัสโอห์มิค ระหว่างโลหะและสารกึ่งตัวนำชนิดพีกรณี $q\phi_M \succ q\phi_S$ ในภาวะต่างๆ (ก) ก่อนสัมผัส (ข) ภายหลังสัมผัส....26

2.20 การนำกระแสของอิเล็กตรอนในโลหะ....29

2.21 การประกอบขั้วโลหะไดโอดชนิด Cell....31

3.1 ลักษณะแผ่น Boat....34

3.2 ลักษณะการวางแผ่นสลักลงบนแผ่น Boat....34

3.3 ลักษณะการวางแผ่นตะกั่วลงบนแผ่นสลักในแผ่น Boat....35

3.4 ลักษณะการวางแผ่น Dice ลงบนแผ่นตะกั่วในแผ่น Boat....35

3.5 ภาพตัดขวางการวางชิ้นงานก่อนกระบวนการ Soldering....35

3.6 ภาพ Diode cell เมื่อผ่านกระบวนการ Soldering....36

3.7 ลักษณะไดโอดชนิด CELL ที่ผ่านกระบวนการผลิต....37

3.8 เครื่อง TVR-600 (Auto Test)....38

3.9 เครื่อง Curve tracer high volt....38

3.10 เครื่อง DC-Digital Tester....38

3.11 ลักษณะแผ่น Dice....39

3.12 กราฟการวัดชิ้น Dice ด้วย X-ray Spectrum....39

3.13 ลักษณะแผ่น Slug....40

3.14 กราฟการวัด Slug ด้วย X-ray Spectrum....40

3.15 ลักษณะแผ่น Solder....41

3.16 กราฟการวัดแผ่นตะกั่วด้วย X-ray Spectrum....41

4.1 การเปรียบเทียบคุณสมบัติ I-V Characteristics แต่ละกระบวนการผลิต....43

4.2 (ก) กราฟแสดงผลของDVRที่เกิดขึ้นในไดโอด (ข) กราฟแสดงคุณสมบัติของไดโอดปกติ V_B=900 V....44

4.3 (ก) กราฟแสดงผลของRinging Roundที่เกิดขึ้นในไดโอด (ข) กราฟแสดงคุณสมบัติของไดโอดปกติV_B=700 V....44

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่ หน้า

4.4 (ก) กราฟแสดงคุณสมบัติของ VB-Low ที่เกิดขึ้นในไดโอด
(ข) กราฟแสดงคุณสมบัติของไดโอดปกติ V_B=240 V..........44

4.5 (ก) กราฟแสดงคุณสมบัติของ Short ที่เกิดขึ้นในไดโอด
(ข) กราฟแสดงคุณสมบัติของไดโอดปกติ V_B=700 V..........45

4.6 (ก), (ข)กราฟแสดงข้อมูลคุณสมบัติทางไฟฟ้าที่ผ่านและ
ไม่ผ่านเกณฑ์มาตรฐาน..........46

4.7 การวัดค่า DVR ในทางอุตสาหกรรม..........47

4.8 การวัดค่า VB-Low ในทางอุตสาหกรรม..........48

4.9 ไดโอดที่เกิดการ Short ในทางอุตสาหกรรม..........48

4.10 การเกิด Ringing Round ในทางอุตสาหกรรม..........49

4.11 ลักษณะของฟองอากาศที่เกิดขึ้นภายในไดโอดชนิด CELL..........50

4.12 ลักษณะ Slug ด้านที่มีเหลี่ยมและด้านที่มน (ก) การประกบ Slug
แบบด้านมนเข้าหากัน (ข) การประกบ Slug แบบด้านเหลี่ยมเข้าหากัน..........50

4.13 ลักษณะการประกอบไดโอดชนิด CELL..........51

5.1 การประกอบด้วยแผ่นตะกั่ว 1 แผ่นด้วยกระบวนการผลิตอุตสาหกรรม..........52

5.2 การประกอบด้วยแผ่นตะกั่ว 2 แผ่นที่มีขนาดเท่ากัน..........52

5.3 กราฟคุณสมบัติกระแสและแรงดันเมื่อเกิดการ Short..........52

5.4 ลักษณะการวางชิ้นงานบนแผ่น Boat ก่อนกระบวนการหลอมเหลวแผ่นตะกั่ว..........53

5.5 ลักษณะการวางแผ่นกดทับ 1 แผ่นด้วยกระบวนการผลิตอุตสาหกรรม..........53

5.6 ลักษณะการวางแผ่นกดทับ 2 แผ่น..........53

5.7 การวิเคราะห์โลหะที่เคลือบบนผิวผลึกซิลิคอนด้วย x-ray Spectroscopy..........54

5.8 ผลของการAnneal (ก)200 ^{o}C (ข)250 ^{o}C (ค)300 ^{o}C (ง)350 ^{o}C (จ)400^{o}C..........55

5.9 กราฟแสดงคุณสมบัติทางไฟฟ้าที่ผ่านเกณฑ์มาตรฐานโดยใช้วิธีแอนนีลก่อนกระบวนการ
หลอมเหลวแผ่นตะกั่ว..........56

5.10 ลักษณะฟองอากาศเมื่อทำการแอนนีลโดยใช้แผ่นตะกั่ว 1 แผ่น (ก) ลักษณะฟองอากาศ
บริเวณขั้วโลหะด้านล่าง (ข) ลักษณะฟองอากาศบริเวณขั้วโลหะด้านบน..........56

5.11 กราฟคุณสมบัติทางไฟฟ้าที่ผ่านเกณฑ์มาตรฐานโดยใช้วิธีเจาะรู ขั้วโลหะบน, ล่าง..........57

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่ หน้า

5.12 ลักษณะฟองอากาศเมื่อทำการเจาะรูSlugบนและล่าง โดยใช้แผ่นตะกั่ว1แผ่น (ก)ลักษณะฟองอากาศบริเวณขั้วโลหะด้านล่าง (ข) ลักษณะฟองอากาศบริเวณขั้วโลหะด้านบน.....57

5.13 กราฟคุณสมบัติทางไฟฟ้าที่ผ่านเกณฑ์มาตรฐานโดยใช้วิธีเพิ่มตะกั่วอีก 1 แผ่น.....58

5.14 ลักษณะฟองอากาศเมื่อทำการเพิ่มตะกั่ว 2 แผ่น (ก) ลักษณะฟองอากาศบริเวณขั้วโลหะด้านล่าง (ข) ลักษณะฟองอากาศบริเวณขั้วโลหะด้านบน.....58

5.15 ลักษณะฟองอากาศเมื่อใช้ตะกั่ว1แผ่น (ก) ลักษณะฟองอากาศบริเวณขั้วโลหะด้านล่าง (ข)ลักษณะฟองอากาศบริเวณขั้วโลหะด้านบน.....59

5.16 การเรียง Slug ทั้ง 4 แบบก่อนกระบวนการ Soldering 59

5.17 กราฟแสดงเกณฑ์คุณสมบัติทางไฟฟ้าของการประกบ Slug แบบ (ก)-(ง).....61

5.18 ตรวจสอบปริมาณฟองอากาศการประกบ Slug แบบ(ก).....62

5.19 ตรวจสอบปริมาณฟองอากาศการประกบ Slug แบบ(ข).....62

5.20 ตรวจสอบปริมาณฟองอากาศการประกบ Slug แบบ(ค).....62

5.21 ตรวจสอบปริมาณฟองอากาศการประกบ Slug แบบ(ง).....62

5.22 กราฟการทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าโดยใช้แบบ(ง) โดยวิธีตะกั่ว 2 แผ่น.....63

5.23 การวาง Slug แบบ(ง) โดยวิธีตะกั่ว 2 แผ่น.....63

5.24 การวาง Slug แบบ(ง) โดยใช้วิธีตะกั่ว 2 แผ่น.....64

5.25 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้ แบบ ง. ตะกั่ว 2 แผ่นที่เวลา Etching 2 นาที.....64

5.26 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้ แบบ ง. ตะกั่ว 2 แผ่นที่เวลา Etching 2:30 นาที.....65

5.27 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้ แบบ ง. ตะกั่ว 2 แผ่นที่เวลา Etching 3 นาที.....65

5.28 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้ แบบ ง. ตะกั่ว 2 แผ่นที่เวลา Etching 3:30 นาที.....66

5.29 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้ แบบ ง. ตะกั่ว 2 แผ่นที่เวลา Etching 4 นาที.....66

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่ หน้า

5.30 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้
แบบ ง. ตะกั่ว 2 แผ่นที่เวลา Etching 4:30 นาที.....67
5.31 การประกบ Slug แบบ(ง)โดยใช้ตะกั่ว 1 แผ่นตามกระบวนการผลิตมาตรฐาน.....68
5.32 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้
แบบ ง. ตะกั่ว 1 แผ่น ที่เวลา Etching 2 นาที.....69
5.33 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้
แบบ ง. ตะกั่ว 1 แผ่นที่เวลา Etching 2 :30 นาที.....69
5.34 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้
แบบ ง. ตะกั่ว 1 แผ่นที่เวลา Etching 3 นาที.....70
5.35 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้
แบบ ง. ตะกั่ว 1 แผ่นที่เวลา Etching 3 :30 นาที.....70
5.36 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้
แบบ ง. ตะกั่ว 1 แผ่นที่เวลา Etching 4 นาที.....71
5.37 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้
แบบ ง. ตะกั่ว 1 แผ่นที่เวลา Etching 4 :30 นาที.....71
5.38 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้
กระบวนการผลิตปกติที่เวลา Etching 3:30 นาที.....73
5.39 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้
กระบวนการผลิตปกติที่เวลา Etching 3:30 นาที.....73
5.40 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้
กระบวนการผลิตปกติที่เวลา Etching 5 นาที.....74
5.41 กราฟการวัด High Leakage Current after Baking
โดยใช้ไดโอด V_B = 900 Volt ที่อุณหภูมิ 220°C 1 ชั่วโมง.....75
5.42 กราฟการวัด High Leakage Current after Baking
โดยใช้ไดโอด V_B = 700 Volt ที่อุณหภูมิ 220°C 1 ชั่วโมง.....75
5.43 กราฟการวัด High Leakage Current after Baking
โดยใช้ไดโอด V_B = 480 Volt ที่อุณหภูมิ 220°C 1 ชั่วโมง.....76

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่ หน้า

5.44 กราฟการวัด High Leakage Current after Baking
โดยใช้ไดโอด V_B = 900 Volt ที่อุณหภูมิ 220°C 10 ชั่วโมง....................................76

5.45 กราฟแสดงการวัด High Leakage Current after Baking
โดยใช้ไดโอด V_B = 700 Volt ที่อุณหภูมิ 220°C 10 ชั่วโมง....................................77

5.46 กราฟแสดงการวัด High Leakage Current after Baking
โดยใช้ไดโอด V_B = 480 Volt ที่อุณหภูมิ 220°C 10 ชั่วโมง....................................77

5.47 กราฟการวัด High Leakage Current after Baking ก่อนใส่ Silica gel
และหลังใส่ Silica gel โดยใช้ไดโอด V_B = 900 Volt..78

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ศัพท์เทคนิค

กระแส	Current
กระแสรั่ว	Leakage current
กระแสไปข้างหน้า	Forward Current
กระแสอิ่มตัว	Saturation current
การพังทลายของรอยต่อ	Junction Breakdown
การสะสมประจุพาหะ	Accumulation of Carrier
การสั่นของอะตอม	Atomic vibration
การกัด	Etching
การอบ	Baking
การเคลือบ	Coating
กรดกำมะถัน	Sulfuric acid
การทดสอบ	Testing
กรดไนตริค	Nitric acid
กรดกัดแก้ว	Hydrofluoric acid
ขั้วโลหะไดโอดชนิดเซลล์	Slug
ความคล่องตัว	Mobility
ความเร็วดริฟท์	Drift Velocity
ความต้านทาน	Resistance
ความจุไฟฟ้าจากการแพร่ของพาหะ	Diffusion capacitance
ความจุไฟฟ้าจากรอยต่อ	Junction capacitance
ความสูงของกำแพงศักดิ์	Barrier Height
ค่าคงที่ไดอิเล็กตริก	Dielectric Constant
ความจุไฟฟ้า	capacitance
เครื่องเคลือบโลหะในสุญญากาศ	Vacuum Evaporator
ฉนวน	Insulator
ช่วงเริ่มพังทลาย	Soft Breakdown
ซิลิคอน ไดออกไซด์	Silicon dioxide
เซลเซียส	Celsius
ไตรคลอโรเอทธิลีน	Trichloroethylene

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ศัพท์เทคนิค (ต่อ)

น้ำไร้ประจุ	De-ionized Water
ไนโตรเจนเหลว	Liquid Nitrogen
ไนโตรเจน	Nitrogen
บริเวณปลอดประจุพาหะ	Depletion Region
ไบอัสตรง	Forward Biased
ไบอัสย้อนกลับ	Reverse Biased
โบรอน	Boron
ปรากฏการณ์การทะลุผ่านกำแพงศักย์	Tunneling effect
แผ่นตะกั่ว	Solder
พิกัดความต้านทานทางไฟฟ้า	Resistivity
ฟังก์ชันงาน	Work Function
ฟองอากาศ	Bubble
ฟอสฟอรัส	Phosphorus
ภาวะสมดุลความร้อน	Thermal Equilibrium
เมทิลแอลกอฮอล์	Methylalcohol
แรงดันไฟฟ้า	Voltage
รอยสัมผัสแบบโอห์มิค	Ohmic Contact
แรงดันพังทลาย	Breakdown Voltage
เรคติไฟร์	Rectifier
ระดับพลังงานแบนราบ	Flat-band Energy
ศักย์ไฟฟ้าภายใน	Built in Voltage
ช็อกเคล์ยอิเควเชิน	Shockley 's equation
ออกซิเจน	Oxygen
อิเล็กตรอน	Electron
อุปกรณ์อิเล็กทรอนิกส์	Electronic Device
อุลตราโซนิค	Ultrasonic
ไอโซโปรพิลแอลกอฮอล์	Isopropyl alcohol
โฮล	Hole

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญลักษณ์

สัญลักษณ์	ความหมาย
E_O	ระดับพลังงานที่สุญญากาศ
E_{fp}	ระดับพลังงานเฟอร์มิของสารกึ่งตัวนำชนิดพี
E_{Cp}	ระดับพลังงานความนำของสารกึ่งตัวนำชนิดพี
E_{Vp}	ระดับพลังงานวาเลนซ์ของสารกึ่งตัวนำชนิดพี
E_g	ช่องว่างแถบพลังงาน
ϕ_M	ฟังชั่นงานของโลหะ
ϕ_B	ค่าความสูงกำแพงศักดิ์
V_{bi}	ค่าศักดิ์ไฟฟ้าภายใน
χ_S	อิเล็กตรอนแอฟฟินิตี้ของสารกึ่งตัวนำ
A	พื้นที่ผิวขั้วสัมผัส
h	ค่าคงที่ของPlanck
k	ค่าคงที่ของ Boltzmann
V_A	แรงดันไบอัสภายนอก
W_0	ความกว้างของบริเวณปลอดประจุพาหะ
ε_S	ค่าคงที่ไดอิเล็กตริกของสารกึ่งตัวนำ
ε_0	ค่าเปอร์มิตติวิตี้ของสุญญากาศ
ε_{OX}	ค่าคงที่ไดอิเล็กตริก ของออกไซด์
n_{po}	ความหนาแน่นของอิเล็กตรอนในสารกึ่งตัวนำชนิดพี
p_{po}	ความหนาแน่นของโฮลในสารกึ่งตัวนำชนิดพี
N_D^+	ความหนาแน่นอะตอมสารเจือผู้ให้ที่มีอิออนบวก
N_A^-	ความหนาแน่นอะตอมสารเจือผู้ให้ที่มีอิออนลบ
C_D	ค่าความจุไฟฟ้าของบริเวณปลอดประจุพาหะ
q	ประจุไฟฟ้าของอิเล็กตรอน
KT/q	แรงดันเนื่องจากความร้อน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำนำ

ในปัจจุบันอุตสาหกรรมที่เกี่ยวกับอุปกรณ์ทางด้านอิเล็กทรอนิกส์ และคอมพิวเตอร์ได้มีการพัฒนาและส่งเสริมให้มีความเจริญก้าวหน้าอย่างไม่หยุดนิ่ง โดยเฉพาะชิ้นส่วนของอุปกรณ์อิเล็กทรอนิกส์ที่เป็นสารกึ่งตัวนำ อย่างเช่นไดโอด (Diode) หรือรอยต่อพี-เอ็น คือโครงสร้างพื้นฐานของสิ่งประดิษฐ์สารกึ่งตัวนำทุกชนิดดังนั้นการเรียนรู้กระบวนการสร้าง และทฤษฎีการทำงานของรอยต่อ จะเป็นพื้นฐานในการศึกษาและ เรียนรู้การทำงานของอุปกรณ์อิเล็กทรอนิกส์ชนิดอื่นๆ และยังสามารถนำไปประยุกต์ใช้งานได้อย่างถูกต้อง หน้าที่ของไดโอดจะมีความสำคัญมากในวงจร อิเล็กทรอนิกส์เกือบจะทุกวงจร โดยเฉพาะจะทำหน้าที่เรียงกระแสสลับให้เป็นกระแสตรง สามารถนำไปใช้ในวงจรเพาเวอร์ซับพลาย เกือบทุกประเภท ดังนั้นจะพบว่าไดโอดนั้นมีความสำคัญมากใน ปัจจุบัน แต่เมื่อมองกลับไปว่ากว่าจะมาเป็นไดโอดที่สามารถนำไปใช้งานได้นั้นมีกระบวนการอะไรบ้าง และปัญหาอะไรที่เกิดขึ้นในระหว่างการประกอบไดโอด

ในการประกอบไดโอด สิ่งหนึ่งที่จะต้องรู้ก่อนคือคุณสมบัติทางไฟฟ้าของไดโอด และตัวแปรต่างๆของกระบวนการผลิต เพื่อที่จะสามารถแก้ปัญหาให้ถูกจุด และทำการทดลองเพื่อประหยัดเวลาและลดต้นทุนการผลิต อย่างเช่นเวลาในการเอทชิ่ง ซึ่งเป็นตัวแปรหนึ่งที่มีความสำคัญต่อกระบวนการประกอบไดโอดเป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

ในปัจจุบันอุตสาหกรรมที่เกี่ยวกับอุปกรณ์ทางด้านอิเล็กทรอนิกส์ และคอมพิวเตอร์ได้มีการพัฒนาและส่งเสริมให้มีความเจริญก้าวหน้าอย่างไม่หยุดนิ่ง โดยเฉพาะชิ้นส่วนของอุปกรณ์อิเล็กทรอนิกส์ที่เป็นสารกึ่งตัวนำอย่างเช่นไดโอด และพัฒนามาเป็นวงจรรวม (Integrated Circuit) จนถึงปัจจุบัน หน้าที่ของไดโอดจะมีความสำคัญมากในวงจรอิเล็กทรอนิกส์เกือบจะทุกวงจร โดยเฉพาะจะทำหน้าที่เรียงกระแสสลับให้เป็นกระแสตรง สามารถนำไปใช้ในวงจรเพาเวอร์ซัพพลายเกือบทุกประเภท ดังนั้นจะพบว่าไดโอดนั้นมีความสำคัญมากต่อวงการอิเล็กทรอนิกส์ในปัจจุบัน

1.1 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

1. เพื่อต้องการทราบถึงปัญหาที่เกิดขึ้นในกระบวนการผลิตจริง
2. เพื่อต้องการแก้ไขหรือลดปริมาณไดโอดที่เกิดการเสียหายในกระบวนการประกอบไดโอด

1.2 ทฤษฎีและแนวความคิดในวิทยานิพนธ์

ในการทำวิทยานิพนธ์ฉบับนี้ ได้มีการนำทฤษฎีพื้นฐานของสารกึ่งตัวนำมาใช้ในการวิเคราะห์ปัญหาที่เกิดขึ้นเป็นหลัก อย่างเช่นทฤษฎีรอยต่อพี-เอ็น และการนำไฟฟ้าในโลหะ รอยสัมผัสระหว่างสารกึ่งตัวนำ – โลหะ จากการศึกษาในกระบวนการผลิตไดโอดชนิดเซลล์พบว่าแผ่นเวเฟอร์ที่นำมาทำการประกอบนั้นได้ทำการเคลือบโลหะอยู่สองชนิดคือนิเกิลและทองคำ ส่วนขั้วโลหะจะเคลือบด้วยเงินเพื่อที่จะนำไปทำขั้วสัมผัสในการประกอบไดโอดต่อไป

1.3 รายละเอียดของวิทยานิพนธ์

ในวิทยานิพนธ์ฉบับนี้ได้แบ่งเนื้อหาออกเป็น 6 บทและภาคผนวกอีก 3 ภาค โดยในแต่ละบทมีรายละเอียดต่อไปนี้

บทที่ 1. เป็นการกล่าวนำ ถึงวัตถุประสงค์ ทฤษฎีและแนวความคิดที่ใช้ในการทำวิทยานิพนธ์พร้อมทั้งรายละเอียดของวิทยานิพนธ์ในแต่ละบท

บทที่ 2. เป็นการกล่าวถึงทฤษฎีและหลักการ ที่ใช้ในการแก้ไขปัญหาในการประกอบไดโอด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3. เป็นการกล่าวถึงรายละเอียดกระบวนการประกอบไดโอดชนิดเซลล์ทั่วไปในอุตสาหกรรม

บทที่ 4. เป็นการกล่าวถึงปัญหา และการวิเคราะห์ปัญหาเพื่อแก้ไขปัญหา

บทที่ 5. เป็นการทดลอง และผลการทดลอง โดยเริ่มจากการนำแนวทางการวิเคราะห์ที่ได้ตั้งสมมุติฐานมาทำการปฏิบัติที่ได้วางแผนไว้

บทที่ 6. เป็นการสรุปผลการทดลองที่ได้นำเสนอในวิทยานิพนธ์พร้อมทั้งได้นำเสนอแนวทางในการแก้ไขปัญหา

ในส่วนสุดท้ายของวิทยานิพนธ์ จะเป็นภาคผนวกซึ่งจะรวบรวมเอกสารเกี่ยวกับเครื่องมือที่ใช้ในการประกอบไดโอดและเครื่องมือวัดในอุตสาหกรรมดังมีรายละเอียดดังต่อไปนี้

เอกสารอ้างอิง

ภาคผนวก ก. กราฟแสดงการเปรียบเทียบผลการทดลองที่แก้ไขโดยวิธีการต่างๆ และ ขั้นตอนกระบวนการผลิตรอยต่อ พี-เอ็น ในอุตสาหกรรม

ภาคผนวก ข. เคมีภัณฑ์ที่ใช้ในการผลิตไดโอดชนิดเซลล์

ภาคผนวก ค. ค่าคงที่ทางฟิสิกส์ คุณสมบัติของซิลิคอนไดออกไซด์ คุณสมบัติของซิลิคอน

ภาคผนวก ง. วัสดุที่ใช้ในการเคลือบไดโอดชนิดเซลล์ และน้ำยาสำหรับทำความสะอาดแผ่นซิลิคอนที่ได้ทำการสร้างรอยต่อ พี –เอ็น และเคลือบผิวด้วยโลหะไว้แล้ว

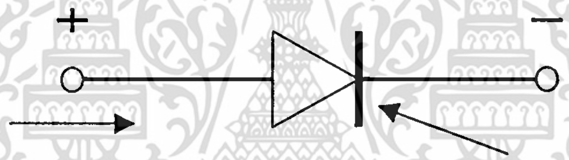
ประวัติผู้เขียน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎีการทำงานของไดโอด

คุณสมบัติของสารกึ่งตัวนำบริสุทธิ์ (Intrinsic Semiconductor) เราสามารถที่จะควบคุมชนิดและจำนวนของประจุพาหะในสารกึ่งตัวนำได้โดยการเติมสารเจือเพียงเล็กน้อยอย่างพิถีพิถันก็จะได้สารกึ่งตัวนำชนิดเอ็นและสารชนิดพีและสามารถทำให้เกิดรอยต่อพี-เอ็น บนผลึกสารกึ่งตัวนำเดียวกันแบบเอกพันธุ์ (Homogeneous)โดยการเติมสารเจือผู้ให้ด้านหนึ่งและสารเจือผู้รับอีกด้านหนึ่งซึ่งรอยต่อพี-เอ็นนี้คือโครงสร้างพื้นฐานของสิ่งประดิษฐ์สารกึ่งตัวนำทุกชนิด เมื่อกล่าวถึงคุณสมบัติต่างๆของรอยต่อพี-เอ็น ซึ่งรอยต่อพี-เอ็นก็เป็นอุปกรณ์ชนิดหนึ่งซึ่งถูกเรียกว่า "ไดโอด"

ไดโอดในทางอุดมคติ (Ideal Diode) เป็นไดโอดที่ยอมให้กระแสไฟฟ้าไหลผ่านได้ทางเดียว กระแสจะไหลย้อนกลับไม่ได้ สัญลักษณ์ของไดโอดจะแสดงเป็นรูปลูกศร โดยจะมีทิศทางการไหลของกระแสตามลักษณะของลูกศรดังรูปที่2.1



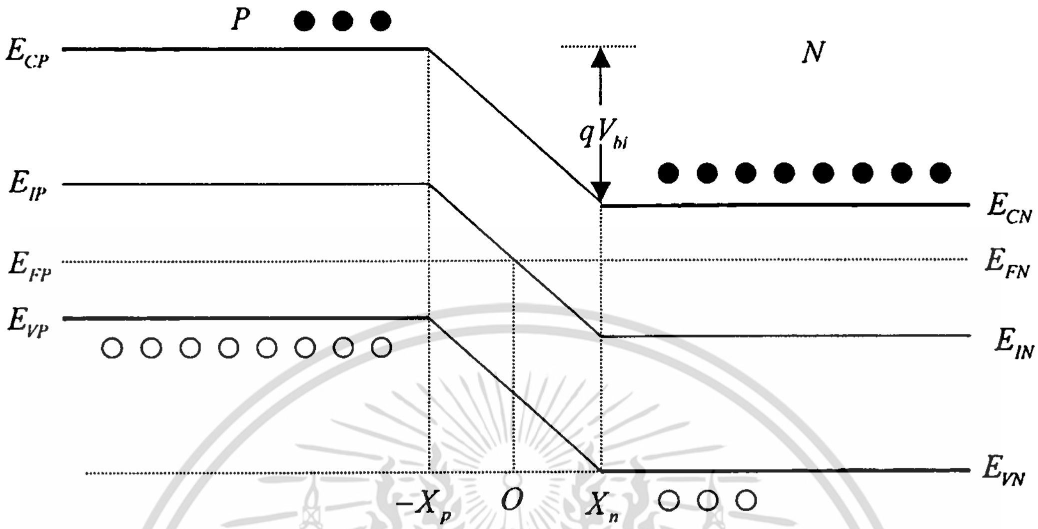
รูปที่ 2.1 ลักษณะของไดโอดในทางอุดมคติ

2.1 รอยต่อพี-เอ็นในภาวะสมดุล

โครงสร้างของไดโอดสามารถสร้างได้โดยการแพร่อะตอมสารเจือชนิดเอ็นหรือชนิดพีเข้าไปในผลึกฐานรองซึ่งเป็นชนิดตรงข้ามจะทำให้เกิดเป็นบริเวณที่เรียกว่า "รอยต่อพี-เอ็น" เนื่องจากด้านทั้งสองของรอยต่อมีความแตกต่างกันของความหนาแน่นของพาหะ ทำให้เกิดมีแรงกระทำต่อพาหะให้เคลื่อนที่ข้ามรอยต่อ พาหะจากด้านซึ่งมีความหนาแน่นสูงกว่าจะแพร่ไปทางด้านซึ่งมีความหนาแน่นน้อยกว่า การแพร่ของพาหะข้ามรอยต่อนี้จะเกิดขึ้นที่บริเวณใกล้ๆรอยต่อเป็นอันดับแรก การแพร่ข้ามรอยต่อของพาหะเหล่านี้จะยังคงดำเนินอยู่ต่อไปจนกระทั่งสนามไฟฟ้าภายในที่เกิดขึ้นมีผลพอดีทำให้โฮลและอิเล็กตรอนไม่สามารถเคลื่อนที่ข้ามรอยต่อได้ ซึ่งเราเรียกภาวะนี้ว่า "ภาวะสมดุล" ที่บริเวณรอยต่อซึ่งมีสนามไฟฟ้าเกิดขึ้นจะเป็นบริเวณซึ่งไม่มีพาหะอยู่เนื่องจากพาหะจะถูกอิทธิพลจากสนามไฟฟ้านี้ปัดออกไปจากบริเวณนี้ เราเรียกบริเวณดังกล่าวนี้ว่า "บริเวณปลอดพาหะ" (depletion region) บริเวณปลอดพาหะนี้ โดยทั่วไปมีความกว้างราว 1 ไมครอน และเนื่องจากการมีสนามไฟฟ้าตกคร่อมรอยต่อพี-เอ็น ในบริเวณปลอดพาหะนี่เองจะทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ให้เกิดความต่างศักย์ระหว่างด้านพีและด้านเอ็น ซึ่งเราเรียกว่า "ศักย์สัมผัส" (contact potential) V_0. หรือบางครั้งเรียกว่า "แรงดันภายใน" (built in voltage) ขนาดของศักย์สัมผัสนี้จะขึ้นอยู่กับความหนาแน่นของอะตอมสารเจือและอุณหภูมิที่รอยต่อ



รูปที่ 2.2 รอยต่อพี-เอ็น ขณะไม่ได้รับแรงดันไบอัส

E_{CP} คือ แถบความนำทางด้านพี

E_{CN} คือ แถบความนำทางด้านพี

E_{IP} คือ ระดับพลังงานกึ่งกลางทางด้านพี

E_{IN} คือ ระดับพลังงานกึ่งกลางทางด้านเอ็น

E_{FP} คือ ระดับพลังงานเฟอร์มิทางด้านพี

E_{FN} คือ ระดับพลังงานเฟอร์มิทางด้านเอ็น

E_{VP} คือ แถบวาเลนซ์ทางด้านพี

E_{VN} คือ แถบวาเลนซ์ทางด้านเอ็น

qV_{bi} คือ ระยะห่างระหว่างแถบความนำทางด้านพีกับแถบความนำทางด้านเอ็น

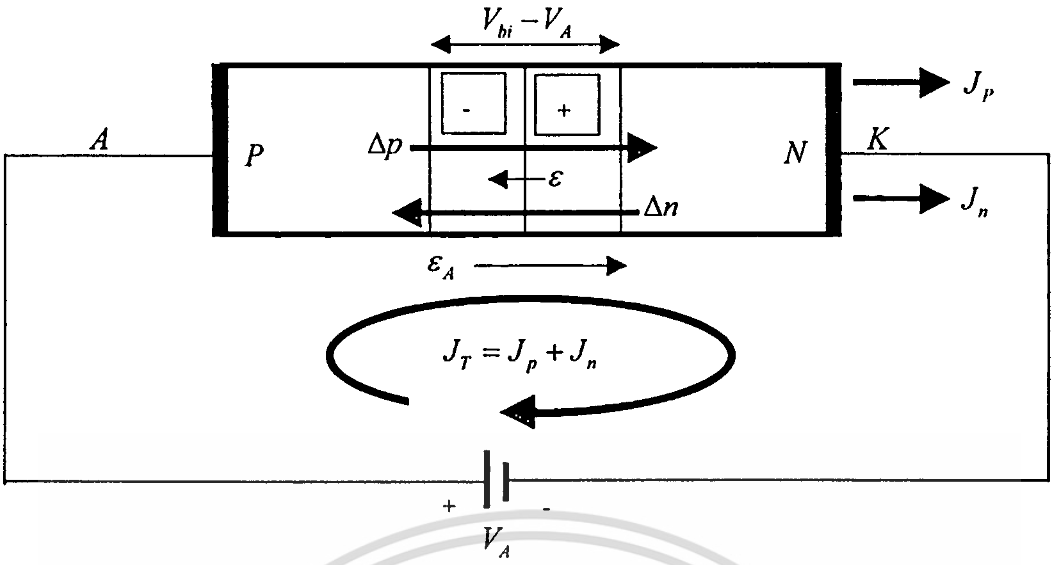
$-X_p$ คือ ความกว้างบริเวณปลอดพาหะทางด้านพี

X_n คือ ความกว้างบริเวณปลอดพาหะทางด้านเอ็น

2.2 รอยต่อพี-เอ็น ขณะได้รับแรงดันไบอัสตรง

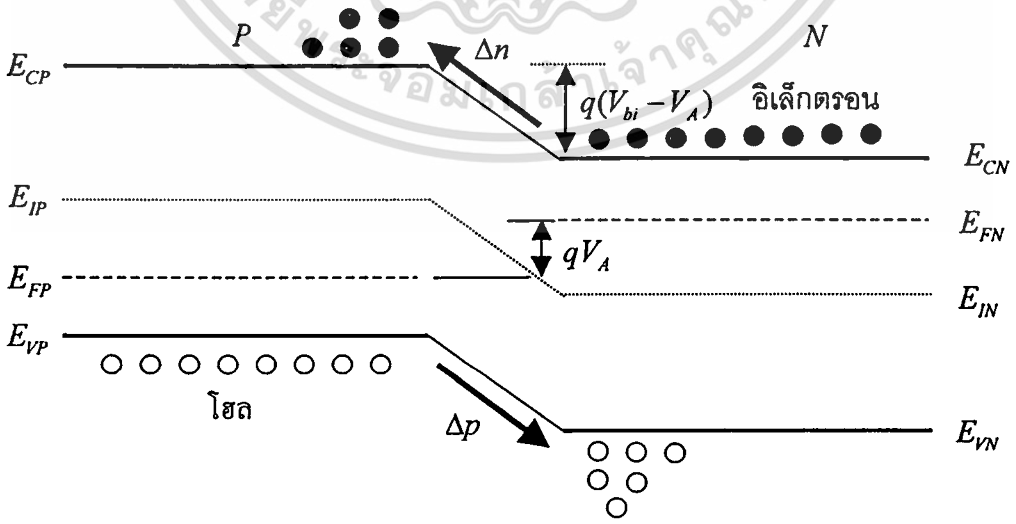
กรณีที่รอยต่อพี-เอ็นได้รับแรงดันไบอัสตรง โดยการต่อขั้วลบของแบตเตอรี่เข้าที่ด้านเอ็นและต่อขั้วบวกเข้าที่ด้านพี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 การให้แรงดันไบอัสตรง V_A แก่รอยต่อพี-เอ็น

โดยการพิจารณาว่า ความต้านทานของเนื้อสารกึ่งตัวนำทั้งชนิดพีและชนิดเอ็นมีค่าน้อยมาก ดังนั้นแรงดันไบอัสตรงภายนอก V_A จากแบตเตอรี่ทั้งหมดจะไปปรากฏที่รอยต่อพี-เอ็นและอยู่ในลักษณะที่หักล้าง ดังนั้นแรงดันที่ตกคร่อมรอยต่อในขณะนี้ก็คือ $V_{bi}-V_A$ นั่นคือศักดาไฟฟ้าภายในรอยต่อมีค่าลดลง รอยต่อพี-เอ็นขณะนี้จึงทำตัวเสมือนเป็นตัวนำยอมให้กระแสไหลผ่านได้เป็นอย่างดี ความกว้างของบริเวณปลอดพาหะในขณะนี้ก็จะลดลงและแคบกว่าในกรณีที่ยังไม่ได้รับไบอัส ขณะที่รอยต่อได้รับแรงดันไบอัสตรง จะทำให้ระดับเฟอร์มิของด้านทั้งสองของรอยต่อแตกต่างกัน นี่เองที่เราใช้อธิบายว่าจะเกิดมีกระแสพาหะส่วนมากไหลข้ามรอยต่อได้ ดังในรูปที่ 2.4 ซึ่งเป็นภาวะที่ไม่สมดุล



รูปที่ 2.4 ลักษณะโครงสร้างแถบพลังงานของรอยต่อพี-เอ็นขณะได้รับแรงดันไบอัสตรง V_A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.3 เมื่อพิจารณาดูที่รอยต่อจะเห็นว่า กระแสที่ไหลผ่านรอยต่อก็คือกระแสของการแพร่ของพาหะส่วนน้อย โดยแยกเป็นกระแสการแพร่ของโฮลและอิเล็กตรอนตามลำดับ

$$J_p(x') = -qD_p \frac{d\delta p(x')}{d(x')} \qquad (2.1)$$

กระแสโฮล

$$J_p(x = x_n) = J_p(x' = 0) = q\frac{D_p}{L_p}\frac{n_i^2}{N_D}\left(e^{qV_A/kT} - 1\right) \qquad (2.2)$$

และในขณะเดียวกันจะได้ว่า

กระแสอิเล็กตรอน

$$J_n(x = -x_p) = J_n(x'' = 0) = q\frac{D_n}{L_n}\frac{n_i^2}{N_A}(e^{qV_A/kT} - 1) \qquad (2.3)$$

แต่เนื่องจากกระแสของอิเล็กตรอนและโฮลเคลื่อนที่สวนกัน ดังนั้นกระแสสมมุติจะกลายเป็นผลรวมของกระแสทั้งสอง นั่นคือ

$$I(total) = A(J_p + J_n)$$

$$= A.q(D_p p_{no} / L_p + D_n n_{po} / L_n)(e^{q.V_A/kT} - 1) \qquad (2.4)$$

โดยที่ A คือ พื้นที่ของรอยต่อพีเอ็น

และถ้ากำหนดให้ I_O คือ กระแสอิ่มตัว โดย

$$I_0 = A.q(D_p p_{no} / L_p + D_n n_{po} / L_n)$$

หรือ

$$I_0 = A.qn_i^2(D_p / L_p n_n + D_n / L_n p_p) \qquad (2.5)$$

โดยที่

$$n_{no} \cdot p_{no} = n_i^2$$

$$p_{po} . n_{po} = n_i^2$$

$$n_{no} = n_n$$

$$p_{po} = p_p$$

แล้วดังนั้นสมการที่ (๒.๖) จะกลายเป็น

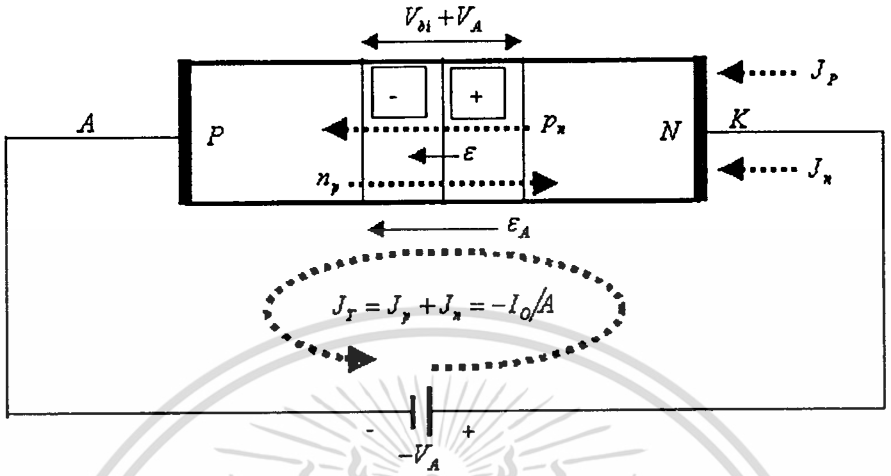
$$I = I_O(e^{q.V_A/kT} - 1) \qquad (2.6)$$

ซึ่งสมการนี้เป็นสมการของไดโอดหรือเรียกว่า Shockley diode equation หรือสมการเรคติไฟร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 รอยต่อพี-เอ็นขณะได้รับแรงดันไบอัสย้อนกลับ

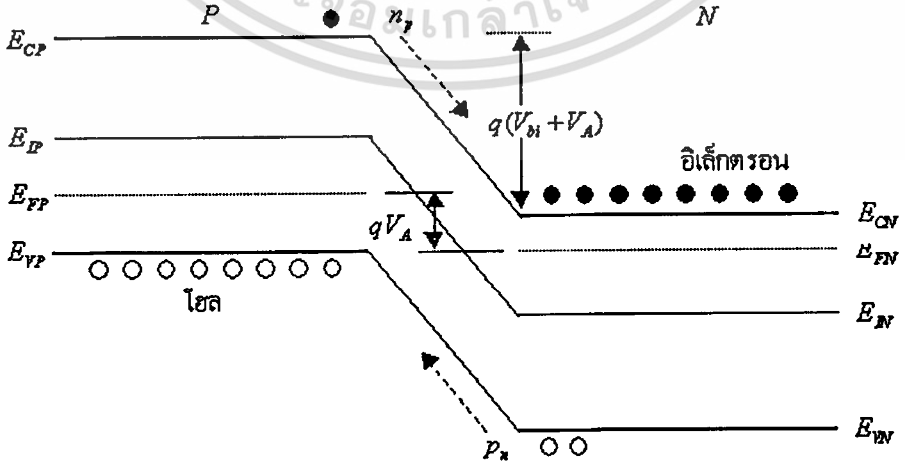
การให้ไบอัสย้อนกลับทำได้โดยการต่อศักดาบวกเข้ากับสารชนิดเอ็นและศักดาลบเข้ากับสารชนิดพี ดังรูปที่ 2.5



รูปที่ 2.5 การให้ไบอัสย้อนกลับ $-V_A$ แก่รอยต่อพี-เอ็น

แรงดันไบอัสย้อนกลับ $-V_A$ จากภายนอกจะไปช่วยเพิ่มแรงดันภายในที่รอยต่อให้มีค่าสูงขึ้นจากเดิม ดังนั้นแรงดันที่ตกคร่อมรอยต่อในขณะนี้ก็คือ $V_{bi}+V_A$ นั่นคือ ความต่างศักย์ไฟฟ้าในรอยต่อจะมีค่าเพิ่มขึ้นทำให้พาหะส่วนมากไม่มีโอกาสที่จะแพร่ข้ามรอยต่อไปได้ รอยต่อพี-เอ็นในขณะนี้จึงทำตัวเสมือนเป็นฉนวนไม่ยอมให้กระแสไฟฟ้าไหลผ่านได้ และความกว้างของบริเวณปลอดพาหะในขณะนี้จึงมีค่าเพิ่มขึ้น และกว้างมากกว่าในกรณีที่ยังไม่ได้รับแรงดันไบอัส

ขณะที่รอยต่อได้รับแรงดันไบอัสย้อนกลับจะทำให้ระดับเฟอร์มิของด้านทั้งสองของรอยต่อแตกต่างกัน และนี่เองทำให้เกิดมีกระแสของพาหะส่วนน้อยไหลข้ามรอยต่อได้แสดงดังรูปที่ 2.6



รูปที่ 2.6 ลักษณะโครงสร้างแถบพลังงานของรอยต่อพีเอ็นขณะได้รับแรงดันไบอัสย้อนกลับ $-V_A$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากแรงดันไบอัสย้อนกลับ $-V_A$ จะทำให้โฮลจากส่วนเอ็นและอิเล็กตรอนจากส่วนพีซึ่งเป็นพาหะส่วนน้อยไหลข้ามรอยต่อได้ ดังนั้นจึงทำให้ปริมาณความหนาแน่นของพาหะส่วนน้อยใกล้ ๆ บริเวณปลอดพาหะมีจำนวนลดลงเราจึงสามารถหาปริมาณกระแสขณะไบอัสย้อนกลับได้โดยพิจารณาจากสมการไดโอดดังนี้

จากสมการไดโอดเมื่อให้ไบอัสตรง V_A จะได้

$$I = I_O(e^{q.V_A/kT} - 1) \tag{2.7}$$

เมื่อให้ไบอัสย้อนกลับ - V_A จะได้ว่า

$$I = I_O(e^{-q.V_A/kT} - 1) \tag{2.8}$$

ซึ่งปกติอุณหภูมิห้อง T = 300K เมื่อแทนค่าในสมการแล้วเทอม $e^{-q.V_A/kT}$ จะมีค่าน้อยกว่า 1 มาก ดังนั้นสมการที่ (2.8) จะกลายเป็น

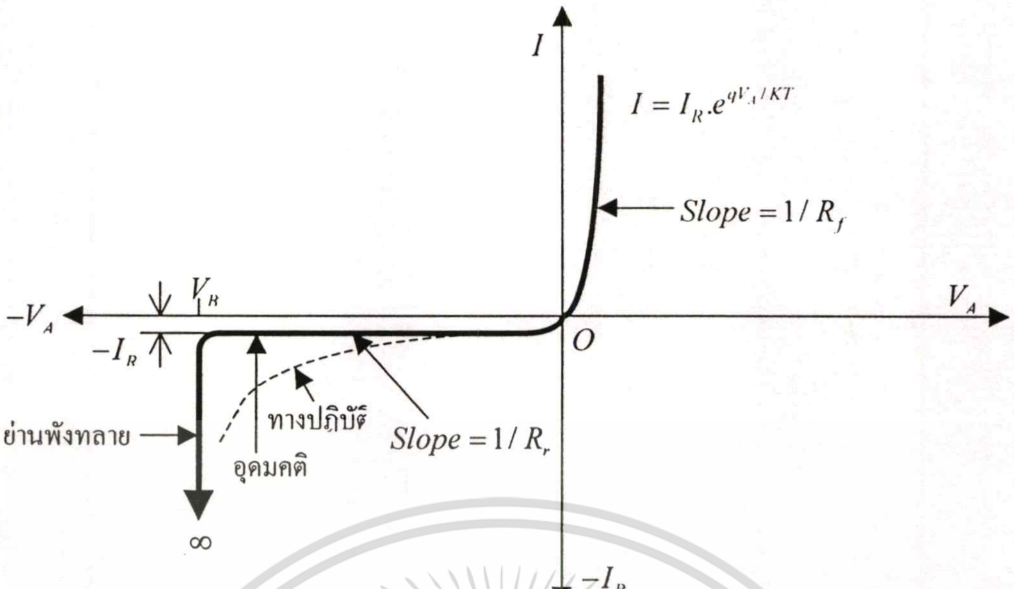
$$I \cong -I_O \tag{2.9}$$

ซึ่งเครื่องหมายลบแสดงว่าเป็นกระแสย้อนกลับ ซึ่งมีทิศทางตรงข้ามกับกระแสในกรณีได้รับไบอัสตรงโดยที่ I_O เป็นกระแสอิ่มตัวย้อนกลับซึ่งจะมีค่าน้อยมาก

2.4 ลักษณะความสัมพันธ์ระหว่างกระแสและแรงดันของรอยต่อ พี-เอ็น

ลักษณะความสัมพันธ์ระหว่างกระแสและแรงดันของรอยต่อพี-เอ็น ซึ่งแกนนอนคือแรงดันไบอัสที่ตกคร่อมรอยต่อและแกนตั้งคือค่ากระแสที่ไหลผ่านรอยต่อค่าของแรงดันซึ่งปรากฏอยู่ในสมการของไดโอดนั้นคือแรงดันที่เราให้เป็นไบอัสซึ่งปรากฏตกคร่อมรอยต่อและจะมีแรงดันเพียงเล็กน้อยเท่านั้นที่ตกคร่อมอยู่ภายในเนื้อสารของส่วนพีและเอ็น นอกบริเวณปลอดพาหะ ดังนั้นแรงดันไบอัสที่ให้เกือบทั้งหมดจะปรากฏตกคร่อมที่บริเวณปลอดพาหะ แต่อย่างไรก็ดีในกรณีที่กระแสผ่านรอยต่อมีค่าสูงๆ จะทำให้มีแรงดันตกคร่อมเนื้อสารนอกบริเวณปลอดพาหะมีค่ามากเมื่อจะคิดหาค่าของแรงดันที่ตกคร่อมรอยต่อ จะต้องนำค่านี้ไปลบจากแรงดันที่เราให้ไบอัสก่อนจึงสามารถนำไปแทนค่าในสมการของไดโอดได้แสดงได้ดังรูปที่ 2.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.7 ลักษณะความสัมพันธ์ของกระแสแรงดันของรอยต่อพี-เอ็น

จากรูปที่ 2.7 แสดงลักษณะความสัมพันธ์ระหว่างกระแสกับแรงดัน จะเห็นว่ารอยต่อ พี-เอ็นจะยอมให้กระแสไหลผ่านได้ดี ขณะได้รับแรงดัน ไบอัสตรง และกระแสจะเพิ่มขึ้นอย่างรวดเร็วกับแรงดัน ไบอัสตรง ความต้านทานของไดโอดแบบรอยต่อในกรณีนี้จะมีค่าน้อยมาก และถูกเรียกว่า "**ความต้านทานไบอัสตรง**" ซึ่งสังเกตุได้จากความชันของกราฟที่มีค่าสูงมาก โดยที่ความชันของกราฟเท่ากับส่วนกลับของความต้านทานหรือ $\frac{\Delta I}{\Delta V} = \frac{1}{R_f}$ แต่เมื่ออยู่ในสภาวะได้รับแรงดันไบอัสย้อนกลับ รอยต่อจะมีค่าความต้านทานสูงมากๆ และถูกเรียกว่า "**ความต้านทานไบอัสย้อนกลับ**" สังเกตุได้ว่ากราฟในช่วงนี้จะมีค่าความชันน้อยมากๆ กระแสไหลในขณะนี้เป็นกระแสอิ่มตัวประมาณว่าคงที่ และมีขนาดค่าน้อยๆ ซึ่งคุณลักษณะ ของกราฟ I-V นี้ถูกเรียกว่า คุณสมบัติ "เรคติไฟร์" (Rectifier) ซึ่งสามารถนำไปประยุกต์ใช้งานต่างๆได้ อย่างไรก็ดีในทางปฏิบัติ จะพบว่าเมื่อรอยต่อได้รับแรงดันไบอัสย้อนกลับค่าสูงๆ จนถึงค่าๆ หนึ่ง กระแสอิ่มตัว ซึ่งปกติมีค่าน้อยมากนี้ จะเพิ่มขึ้นอย่างรวดเร็วและมีค่าเข้าสู่อนันต์ในที่สุดปรากฏการณ์นี้เรียกว่า "**ปรากฏการณ์การพังทลายของรอยต่อ**" (Junction Breakdown phenomena) แรงดันไบอัสซึ่งทำให้เกิดปรากฏการณ์พังทลายถูกเรียกว่า "**แรงดันพังทลาย**" (Breakdown Voltage: V_B)

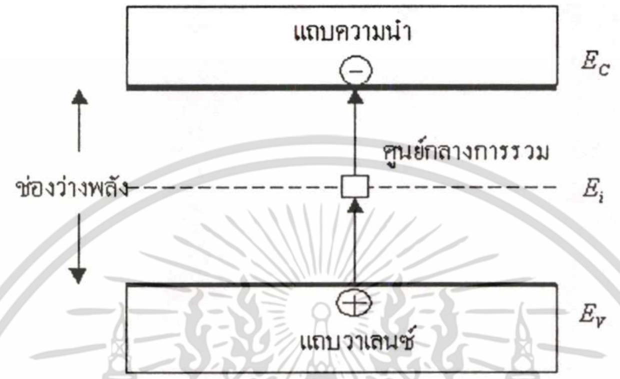
2.5 กระแสรั่วที่รอยต่อพีเอ็น

กระแสรั่ว (Leakage current) ที่เกิดขึ้นที่รอยต่อนั้นจะประกอบด้วยกระแสหลายชนิดและกระแสอิ่มตัวย้อยกลับ (I_o) นั้นก็เป็นกระแสรั่วชนิดหนึ่งที่ไม่ขึ้นต่อแรงดันไบอัส และมีค่าน้อยมาก ส่วนกระแสรั่วชนิดอื่นๆ ที่เกิดขึ้นก็ได้แก่กระแส generation recombination หรือเรียกว่ากระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

"G-R" โดยสิ่งซึ่งเป็นสาเหตุทำให้เกิดกระแส G-R นี้ก็คือความไม่สมบูรณ์ของผลึกซึ่งสามารถแยกได้เป็น 1. Metallic Impurities 2. Crystalline Defects

ทั้งสองสาเหตุนี้จะทำให้ผลึกเกิดความไม่สมบูรณ์และเกิดมีระดับพลังงานที่เรียกว่า Deep level เกิดขึ้นในช่องว่างของแถบพลังงานและแสดงตัวเป็นบันไดที่พักสำหรับพาหะอิเล็กตรอนหรือโฮลขณะเคลื่อนที่ระหว่างแถบวาเลนซ์และแถบความนำแสดงดังรูปที่ 2.8



รูปที่ 2.8 การเกิดของพาหะและการรวมของพาหะโดยระดับพลังงาน Deep level

ในขณะที่รอยต่อได้รับแรงดันไบอัสย้อนกลับแรงดันทั้งหมดจะตกคร่อมรอยต่อในส่วนของบริเวณปลอดพาหะ ดังนั้นที่บริเวณปลอดพาหะนี้จะไม่มีพาหะอยู่เลยแต่อย่างไรก็ดีหากผลึกไม่สมบูรณ์แล้ว ระดับพลังงาน Deep level ซึ่งอยู่บริเวณกึ่งกลางของช่องว่างพลังงานจะแสดงตัวเป็น "ศูนย์กลางการรวมตัว" (Recombination Center) ซึ่งสามารถทำให้เกิดพาหะขึ้นได้โดยอัตราการเกิดพาหะ ต่อลูกบาศก์เซนติเมตร

$$g = \frac{n_i}{2\tau_0} \qquad (2.10)$$

โดย g คือ อัตราการเกิดของพาหะเนื่องจากความร้อน

τ_0 คือ อายุของพาหะส่วนน้อย ของอิเล็กตรอนหรือโฮล ที่บริเวณปลอดพาหะ

สมการกระแส R-Gในกรณี ไบอัสตรง คือ

$$I_{R-G} = I_R = I_{Ro}\left(e^{qV_A/2kT} - 1\right) \qquad (2.11)$$

ดังนั้นกระแสของ R-G ที่เกิดขึ้นในบริเวณปลอดพาหะ ซึ่งกว้าง W โดยมีพื้นที่ของรอยต่อ A สามารถเขียนได้เป็น

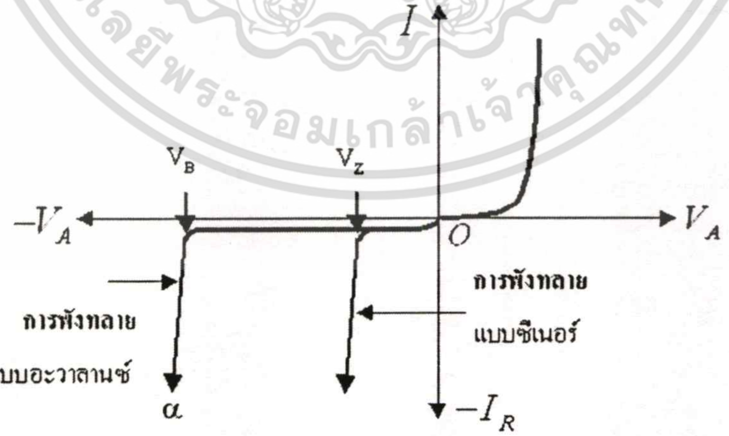
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{Ro} = \frac{Aqn_i}{2\tau_0} w \tag{2.12}$$

จะเห็นว่ากระแส Ig จะเปลี่ยนแปลงตามค่า W ซึ่งเป็นฟังก์ชั่นของแรงดันไบอัส ดังนั้นกระแสรั่วชนิดนี้จึงขึ้นอยู่กับแรงดันไบอัส พื้นที่รอยต่อและอุณหภูมิ

2.6 คุณสมบัติการพังทลายของรอยต่อ พี-เอ็น

ในขณะที่รอยต่อพี-เอ็นได้รับแรงดันไบอัสย้อนกลับและมีกระแสย้อนกลับค่าคงที่ไหลผ่านไดโอดนี้เมื่อแรงดันย้อนกลับมีค่าเพิ่มขึ้นไปเรื่อยๆ แรงดันที่บริเวณรอยต่อจะมีค่าสูงและสนามไฟฟ้าภายในก็จะมีค่าสูงด้วย ในขณะนี้ประจุพาหะส่วนน้อยทั้งอิเล็กตรอนและโฮลที่เคลื่อนผ่านบริเวณนี้จะได้รับอิทธิพลจากสนามไฟฟ้าค่าสูงทำให้เคลื่อนที่ด้วยความเร็วสูง ซึ่งพาหะจะมีพลังงานจนล์ค่าสูงที่แรงดันย้อนกลับสูงค่าหนึ่งทำให้พาหะมีพลังงานจนล์สูงพอที่จะทำให้เกิดการชนกับอะตอมสารกึ่งตัวนำเป็นเหตุทำให้เกิดอิเล็กตรอน-โฮล คู่ใหม่เกิดขึ้นในบริเวณรอยต่อนี้ซึ่งมีสนามไฟฟ้าทำให้จำนวนของพาหะนำกระแสมีค่าเพิ่มขึ้น ดังนั้นกระแสย้อนกลับในวงจรจึงมีค่าเพิ่มมากขึ้นการเกิดอิเล็กตรอน-โฮลคู่ใหม่นี้จะดำเนินต่อไปคล้ายปฏิกิริยาลูกโซ่จนในที่สุดเป็นอนันต์ กระแสย้อนกลับก็จะเป็นอนันต์ด้วย ดังนั้นปกติจึงมีตัวต้านทานต่ออนุกรมกับไดโอดเพื่อช่วยจำกัดกระแสในวงจรและไม่ให้เกิดความเสียหายได้ในภาวะนี้เรียกว่า "ภาวะการพังทลาย" (Breakdown Voltage) ดังแสดงในรูป 2.10 และการพังทลายลักษณะนี้เราเรียกว่า "**การพังทลายแบบอะวาลานซ์**" (Avalanche Breakdown) จะมีค่าหลายสิบโวลท์หรือ 100 โวลท์ แสดงได้ดังรูป 2.10



รูปที่ 2.9 การพังทลายของรอยต่อพีเอ็น (V_B) และแรงดันพังทลาย (V_Z)

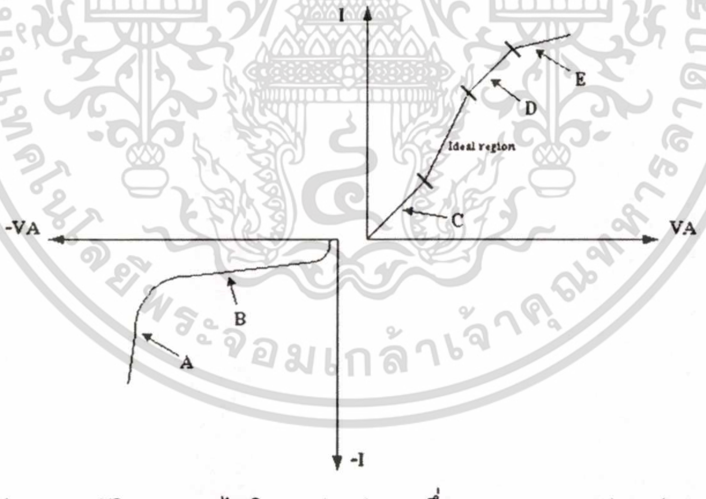
จากรูปที่ 2.10 ปรากฏการณ์การพังทลายแบบซีเนอร์ มักจะเกิดขึ้นกับรอยต่อของไดโอดที่มีหนาแน่นของอะตอมสารเจือค่าสูงๆ (p^+-n) เช่นมีค่าสูงกว่า 10^{17} อะตอม / ลบ.ซม. ดังนั้น ความ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กว้างของบริเวณปลอดพาหะที่รอยต่อจะมีขนาดแคบมาก จึงทำให้สนามไฟฟ้าบริเวณรอยต่อมีค่าสูงมาก แม้ว่าจะได้รับแรงดันไบอัสย้อนกลับ เพียงไม่กี่โวลท์ก็ตาม จึงเป็นสาเหตุของการเกิด การปลดปล่อยอิเล็กตรอนด้วยสนามไฟฟ้า หรือ Field emission หรือ Field ionization ของอะตอมสารกึ่งตัวนำบริเวณรอยต่อ และอิเล็กตรอนอิสระที่เกิดขึ้นจะถูกเร่งด้วยสนามไฟฟ้าและเคลื่อนที่เข้าไปด้านเอ็นส่วนโฮลเคลื่อนที่ไปด้านพี ทำให้เกิดกระแสย้อนกลับเป็นจำนวนมากไหลผ่านไดโอด และปรากฏการณ์เช่นนี้ ถูกเรียกว่า "**การพังทลายแบบซีเนอร์ หรือ ปรากฏการณ์ซีเนอร์**" **แรงดันพังทลายแบบซีเนอร์นี้** จะมีค่าต่ำประมาณ 1-10 โวลท์และในขณะที่ภาวะพังทลายนี้ แรงดันตกคร่อมไดโอดจะมีค่าคงที่แม้ว่าจะเพิ่มแรงดันไบอัสก็ตาม ดังนั้นจึงนิยมนำไปใช้งานเป็นตัวควบคุมแรงดันให้คงที่ (Voltage Regulator) ซึ่งไดโอดชนิดนี้ถูกเรียกว่า "**ซีเนอร์ไดโอด**"

2.7 ความสัมพันธ์ของกระแสและแรงดันของไดโอดในทางปฏิบัติ

คุณสมบัติของไดโอด ขณะได้รับแรงดันไบอัสตรง ทั้งแบบการฉีดระดับต่ำการฉีดระดับสูง และขณะได้รับแรงดันไบอัสย้อนกลับ โดยพิจารณาเงื่อนไขและผลของปรากฏการณ์ต่างๆ ที่เกิดขึ้นจะทำให้ได้คุณสมบัติความสัมพันธ์ของกระแสและแรงดันของไดโอดในทางปฏิบัติโดยประมาณ ดังแสดงในรูปที่ 2.11



รูปที่ 2.10 กราฟคุณสมบัติ I-V ของไดโอดอย่างง่ายๆ ซึ่งแสดงกระแสย่านต่างๆ ที่เกิดจากผลของปรากฏการณ์ต่างๆ ในทางปฏิบัติ

ในช่วง A กระแสที่ไหลได้แก่ กระแสพังทลาย (Breakdown current) ซึ่งอาจเป็นการพังทลายแบบอะวาลันซ์ หรือ แบบซีเนอร์ก็ได้ **ช่วง** B, C กระแสที่ไหลในช่วงนี้ ส่วนใหญ่เป็นผลมาจากการเกิดกระแส R-G (Recombination Generation) ซึ่งเกิดจากบริเวณปลอดพาหะ **ช่วงอุดมคติ** (Ideal region) เป็นช่วงที่ตรงกับการวิเคราะห์อย่างอุดมคติ และคุณสมบัติเป็นไปตามสมการ

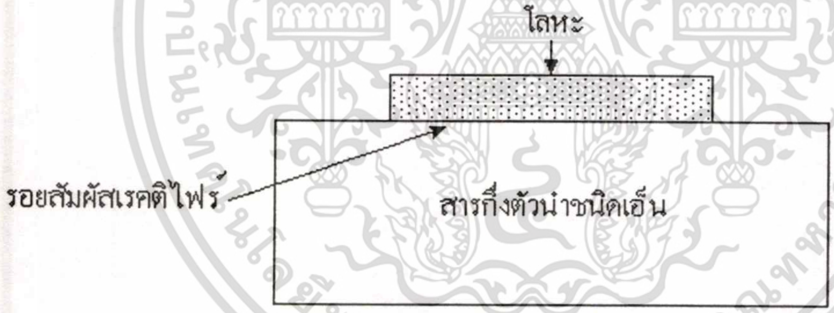
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไดโอดใน **ช่วง** D กระแสที่ไหลจะเป็นไปตามผลของกรณีการฉีดระดับสูง และ**ช่วง** E กระแสที่ไหลจะเป็นผลที่เกิดจาก ความต้านทานอนุกรม ของส่วนเอ็นและพีนอกบริเวณปลอดพาหะ

2.8 **รอยสัมผัสโลหะและสารกึ่งตัวนำ** (Metal-Semiconductor Contact)

โดยปกติภายหลังจากที่อุปกรณ์สารกึ่งตัวนำถูกสร้างขึ้นมาเสร็จเรียบร้อยแล้ว จำเป็นจะต้องมีการต่อขาโลหะออกไปภายนอก เพื่อต่อเชื่อมกับอุปกรณ์ภายนอกอื่น ๆ ดังนั้นจึงจำเป็นต้องสร้างรอยสัมผัส (Contact) ระหว่างโลหะ และสารกึ่งตัวนำ ที่เป็นส่วนต่าง ๆ ของตัวอุปกรณ์เช่นขั้วสัมผัสส่วนต่าง ๆ ของทรานซิสเตอร์ และของไดโอดดังแสดงในรูปที่ 2.12 (ก)

(ก) รอยสัมผัสโอห์มิค ระหว่างโลหะและสารกึ่งตัวนำ



(ข) รอยสัมผัสเรคติไฟร์ ระหว่างโลหะและสารกึ่งตัวนำ

รูปที่ 2.11 ลักษณะรอยสัมผัสระหว่างโลหะและสารกึ่งตัวนำ (ก) รอยสัมผัสโอห์มิค (ข) รอยสัมผัสเรคติไฟร์ของ ช๊อตคีย์ไดโอด

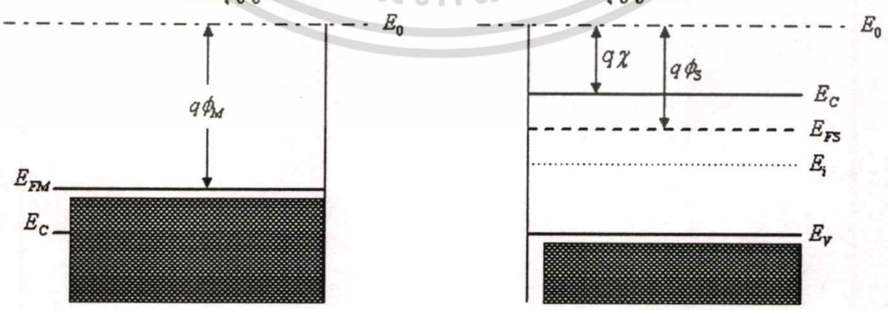
รอยสัมผัสระหว่างโลหะและสารกึ่งตัวนำในลักษณะนี้ โดยปกติจะมีคุณสมบัติเป็น **"รอยสัมผัสโอห์มิค"** (Ohmic Contact) กล่าวคือ จะไม่มีผลเกี่ยวข้องกับทิศทางการไหลของกระแส โดยกระแสไฟฟ้าสามารถไหลผ่านได้ทั้งสองทิศทาง และเป็นรอยสัมผัสที่มีค่าความนำไฟฟ้าสูง ไม่มีแรงดันตกคร่อมที่รอยสัมผัส สำหรับโลหะที่ใช้มักเป็นอะลูมิเนียม และทองคำเป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อย่างไรก็ดี รอยสัมผัสระหว่างโลหะและสารกึ่งตัวนำนี้ในบางกรณี ดังในรูปที่ 2.12 (ข) อาจจะไม่ใช่รอยสัมผัสโอห์มิคก็ได้ เช่น บางครั้งอาจแสดงคุณสมบัติเป็นเรคติไฟร์ได้ ซึ่งคล้ายกับไดโอดโดยยอมให้กระแสไหลผ่านได้ในทิศทางหนึ่งทิศทางใดเท่านั้น และรอยสัมผัสเช่นนี้ถูกเรียกว่า **"รอยสัมผัสเรคติไฟร์"** (Rectifier Contact) บางครั้งเรียกว่า **ไดโอดชนิดโลหะ - สารกึ่งตัวนำ** หรือ Metal-Semiconductor diode **หรือ "ช๊อตต์คีย์ไอโอด"** (Schottky diode) ซึ่งไดโอดชนิดนี้สามารถนำไปใช้งาน เช่นในวงจรความถี่สูง และวงจรสวิตซ์ได้เป็นอย่างดี โดยมีอัตราเร็วในการสวิตซ์สูงกว่าไดโอดแบบรอยสัมผัสพี-เอ็นปกติ ดังนั้นจึงกล่าวสรุปได้ว่ารอยสัมผัสระหว่างโลหะและสารกึ่งตัวนำ สามารถให้คุณสมบัติได้ 2 ลักษณะคือ อาจเป็น **"รอยสัมผัสแบบโอห์มิค"** หรือ **"รอยสัมผัสเรคติไฟร์"** ก็ได้ทั้งนี้ขึ้นอยู่กับชนิดของโลหะและสารกึ่งตัวนำที่นำมาสร้างให้เป็นรอยสัมผัส

2.9 ลักษณะแถบพลังงานของโลหะและสารกึ่งตัวนำในอุดมคติก่อนสัมผัส

ก่อนการสัมผัส แถบพลังงานของโลหะโดยทั่วไป เช่นทองคำ หรืออะลูมิเนียม สามารถแสดงได้ดังในรูปที่ 2.13 (ก) และสำหรับสารกึ่งตัวนำเช่นซิลิคอนเอ็น แสดงได้ดังในรูปที่ 2.13 (ข) ระดับพลังงาน E_O หมายถึง ระดับพลังงานที่ใช้เป็นระดับอ้างอิง เพื่อการเปรียบเทียบระดับพลังงานระหว่างสารต่างชนิดกัน นิยมเรียกว่า **"ระดับสุญญากาศ"** (Vacuum Level) และนิยามได้ว่าเป็นระดับพลังงานของอิเล็กตรอนที่หลุดออกไปจากเนื้อสารของแข็ง และหยุดนิ่งอยู่บริเวณผิวภายนอกของสาร หรืออีกนัยหนึ่งก็คือ พลังงานของอิเล็กตรอนที่เป็นอิสระจากโลหะนั้นหรือสารของแข็งนั้น ๆ ดังนั้นระดับพลังงาน E_O จะมีค่าเท่ากับ 0 eV ส่วนระดับพลังงานอื่น ๆ ที่ปรากฏในรูปจะมีค่าพลังงานเป็นค่าลบ ระดับสุญญากาศของสารทุกชนิดพิจารณาว่าเป็นระดับเดียวกัน หรือมีค่าเท่ากัน



(ก) โลหะ (ข) สารกึ่งตัวนำ

รูปที่ 2.12 ลักษณะแถบพลังงานและระดับพลังงานต่าง ๆ ที่สำคัญในวัสดุ (ก)โลหะ (ข)สารกึ่งตัวนำชนิดเอ็น ขณะที่ยังไม่สัมผัสกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในส่วนของโลหะ ระดับเฟอร์มิของโลหะหรือ E_{FM} จะอยู่สูงกว่าระดับพลังงานต่ำสุดของแถบนำไฟฟ้า (E_C) เล็กน้อย และถูกนิยามว่าเป็นค่าพลังงานเฉลี่ยของอิเล็กตรอนส่วนใหญ่อยู่ภายในโลหะนั้น ค่าความแตกต่างระหว่างระดับเฟอร์มิและระดับสุญญากาศถูกเรียกว่า "**ฟังก์ชั่นงาน**" (work Function) ของโลหะ และมีค่าเท่ากับ $q\phi_M$ ซึ่งหมายถึง พลังงานค่าน้อยที่สุด ที่อิเล็กตรอนในโลหะต้องการ พื่อทำให้อิเล็กตรอนนั้นสามารถหลุดออกมาหยุดนิ่งอยู่ที่ผิวด้านนอกของโลหะนั้น ๆ และเป็นอิสระโดยสมบูรณ์ ในโลหะที่ต่างชนิดกัน จะมีค่าฟังก์ชั่นงานที่แตกต่างกัน เช่น ฟังก์ชั่นงานของแมกนีเซียม = 3.66 eV ของอะลูมิเนียม = 4.3 eV ของทองคำ = 4.8 eV และสำหรับนิกเกิล = 5.15 eV เป็นต้น และต่างก็เป็นคุณสมบัติประจำตัวของสารนั้น ๆ ซึ่งมีค่าที่ไม่เปลี่ยนแปลง ดังนั้นจะได้ว่าฟังก์ชั่นงานของโลหะคือ

$$q\phi_M = E_O - E_{FM} \tag{2.13}$$

สำหรับแถบพลังงานของสารกึ่งตัวนำชนิดเอ็น ดังในรูปที่ 2.13 (ข) ระดับเฟอร์มิจะอยู่ในช่องว่าพลังงานโดยอยู่สูงกว่าระดับ E_i (ระดับกึ่งกลางของช่องว่างพลังงาน) และต่ำกว่าระดับ E_C ค่าฟังก์ชั่นงานของสารกึ่งตัวนำ ($q\phi_S$) มีค่าเท่ากับความแตกต่างของระดับพลังงานสุญญากาศ E_O และระดับเฟอร์มิ E_{FS} ดังนั้น จะได้ว่า ฟังก์ชั่นงานของสารกึ่งตัวนำคือ

$$q\phi_s = E_O - E_{FS} \tag{2.14}$$

นอกจากนี้ สำหรับในสารกึ่งตัวนำ ความแตกต่างของพลังงานระดับสุญญากาศ E_O กับระดับนำไฟฟ้า E_C ของสารกึ่งตัวนำถูกเรียกว่า " **อิเล็กตรอนแอฟฟินิตี้** " (electron Affinity) โดยเขียนแทนด้วย $q\chi$ และสัญลักษณ์ χ เป็นตัวอักษรกรีก (Chi) ซึ่ง "**อิเล็กตรอนแอฟฟินิตี้**" ถูกนิยามว่าเป็นค่าพลังงานที่อิเล็กตรอนจากระดับพลังงานต่ำสุดของแถบนำไฟฟ้า E_C ต้องการเพื่อจะเคลื่อนที่ออกไปหยุดนิ่งอยู่ที่ผิวภายนอกของสารกึ่งตัวนำ ค่านี้ถือเป็นคุณสมบัติพื้นฐานของสารกึ่งตัวนำแต่ละชนิด เช่น ในเยอรมันเนียม, ซิลิคอน และแกลเกลียมอาเซไนด์ จะมีค่าอิเล็กตรอนแอฟฟินิตี้ $q\chi$ ต่าง ๆกัน คือ 4.15 eV , 4.03 eV และ 4.07 eV ตามลำดับซึ่งเป็นค่าคงที่ไม่เปลี่ยนแปลง ค่าฟังก์ชั่นงานและอิเล็กตรินแอฟฟินิตี้ของสารกึ่งตัวนำมีความสัมพันธ์กันดังสมการที่ (2.15)

$$q\phi_S = q\chi + \left(E_C - E_F\right)\Big|_{FB} \tag{2.15}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

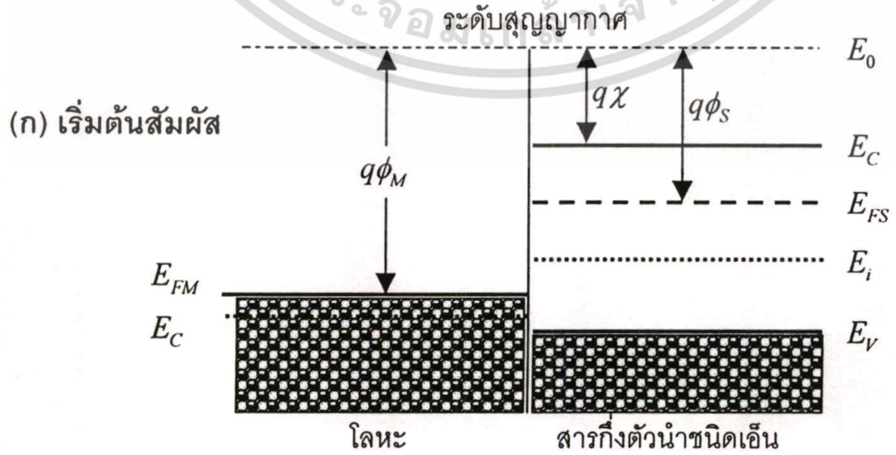
โดยที่อิเล็กตรอนแอฟฟินิตี้ $q\chi = \left(E_O - E_F\right)\Big|_{\text{ที่บริเวณผิว}}$ (2.16)

และ $\left(E_C - E_F\right)\Big|_{FB}$ หมายถึง ความแตกต่างของระดับ E_C และระดับ E_F ที่บริเวณผิวสัมผัส ในภาวะ **"แถบราบ"** (flat Band) หรือในภาวะที่ไม่มีสนามไฟฟ้าตกคร่อม ตำแหน่งระดับพลังงานเฟอร์มิของสารกึ่งตัวนำ E_{FS} มีค่าไม่คงที่ แต่จะเปลี่ยนแปลงกับขนาดของความหนาแน่นของอะตอมสารเจือที่อยู่ในสารกึ่งตัวนำนั้น ๆ สำหรับสารกึ่งตัวนำชนิดเอ็นระดับเฟอร์มิ จะอยู่สูงกว่าระดับกึ่งกลางของช่องว่างพลังงาน E_i และในสารกึ่งตัวนำชนิดพีระดับเฟอร์มิ จะปรากฏอยู่ที่ระดับซึ่งอยู่ต่ำกว่าระดับ E_i

2.10 รอยสัมผัสระหว่างโลหะและสารกึ่งตัวนำชนิดเอ็นในอุดมคติ

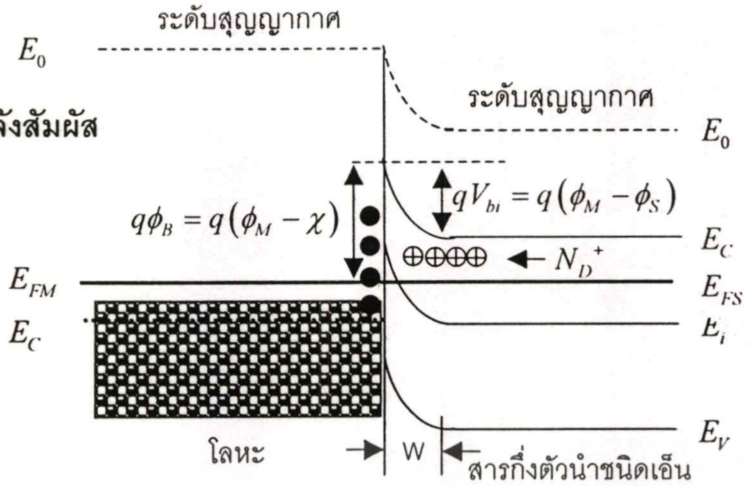
2.10.1 กรณีที่ฟังก์ชั่นงานของโลหะ $q\phi_M$ มีค่ามากกว่า $q\phi_S$ ของสารกึ่งตัวนำชนิดเอ็น

ลักษณะแถบพลังงานของโลหะและของสารกึ่งตัวนำในอุดมคติซึ่ง $q\phi_M \succ q\phi_S$ ในภาวะก่อนการสัมผัสหรือเมื่อเริ่มสัมผัส เขียนแสดงได้ดังในรูปที่ 2.13(ก) จะเห็นว่าแถบพลังงานมีลักษณะเป็นแถบราบปกติ แต่ภายหลังการสัมผัสจะมีการเปลี่ยนแปลงเกิดขึ้น เนื่องจากค่าฟังก์ชั่นงานของสารทั้งสองไม่เท่ากันโดยฟังก์ชั่นงานของโลหะ $q\phi_M$ มีค่ามากกว่า $q\phi_S$ ของสารกึ่งตัวนำ ดังนั้นจะเห็นว่า ระดับเฟอร์มิของสารกึ่งตัวนำอยู่สูงกว่าระดับเฟอร์มิของโลหะจึงทำให้เกิดมีการถ่ายเทประจุพาหะระหว่างสารทั้งสอง กล่าวคืออิเล็กตรอนจากด้านสารกึ่งตัวนำจะเคลื่อนที่แพร่เข้าไปทางด้านโลหะ ทิ้งให้เกิดไอออนบวกของอะตอมสารเจือผู้ให้ $\left(N_D{}^+\right)$ ปรากฏอยู่บริเวณรอยสัมผัสด้านสารกึ่งตัวนำและกลายสภาพเป็นบริเวณปลอดพาหะมีความกว้างเท่ากับ W,



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง



รูปที่ 2.13 ลักษณะโครงสร้างแถบพลังงานของรอยสัมผัสระหว่างโลหะและสารกึ่งตัวนำชนิดเอ็น ในอุดมคติโดย $q\phi_M \succ q\phi_S$ ในขณะ (ก) เริ่มต้นสัมผัส และ(ข) ภายหลังจากสัมผัส

อิเล็กตรอนจากสารกึ่งตัวนำซึ่งเคลื่อนที่แพร่เข้าไปในโลหะ จะไปสะสมอยู่ในโลหะเฉพาะบริเวณผิวสัมผัสเท่านั้น ไม่ได้กระจายเข้าไปในส่วนใดของโลหะ (เนื่องจากเป็นกรณีของโลหะอุดมคติ ซึ่งมีความต้านทานเป็นศูนย์ และไม่มีสนามไฟฟ้า หรือแรงดันตกคร่อม) ประจุบวกที่เกิดจากไอออนบวกของอะตอมผู้ให้ในย่านปลอดพาหะ จะมีค่าเท่ากับประจุลบซึ่งสะสมอยู่ที่ผิวสัมผัส (surface Interface) ทางด้านโลหะ และประจุบวกเหล่านี้ จะทำให้มีสนามไฟฟ้าภายในเกิดขึ้นที่บริเวณปลอดพาหะด้านสารกึ่งตัวนำ สนามไฟฟ้าดังกล่าวนี้ จะมีทิศทางจากทางด้านสารกึ่งตัวนำไปยังด้านโลหะ เป็นทิศทางที่ต่อต้านการเคลื่อนที่ของอิเล็กตรอนจากด้านสารกึ่งตัวนำไปไม่ให้แพร่เข้าไปยังด้านโลหะ อย่างไรก็ดี ในช่วงเวลาแรก ๆ สนามไฟฟ้านี้จะมีค่าน้อยจึงไม่สามารถต่อต้านการแพร่ของอิเล็กตรอนได้ทั้งหมด การแพร่ของอิเล็กตรอนจึงยังคงสามารถดำเนินต่อไปได้ แต่เมื่อเวลาผ่านไป สนามไฟฟ้าจะมีค่าเพิ่มมากขึ้นเรื่อย ๆ จนกระทั่งในที่สุดก็จะมีค่ามากพอที่จะหยุดยั้งการเคลื่อนที่ของอิเล็กตรอนได้อย่างสมบูรณ์ ขณะนี้รอยสัมผัสจะเข้าสู่ภาวะสมดุลความร้อน ซึ่งกระแสสุทธิที่ไหลผ่านรอยสัมผัสมีค่าเป็นศูนย์ สนามไฟฟ้าที่เกิดในบริเวณปลอดพาหะด้านสารกึ่งตัวนำสามารถสังเกตุเห็นได้ จากการงอโค้งของแถบพลังงานด้านสารกึ่งตัวนำ ในช่วง W ดังแสดงในรูปที่ 2.13 (ข) ซึ่งเหมือนกับในกรณีของรอยสัมผัสพี-เอ็น ขนาดความกว้าง W ของบริเวณปลอดพาหะนี้ อาจคำนวณได้จากสมการความกว้างของบริเวณปลอดพาหะที่รอยสัมผัสพี-เอ็น ตามสมการที่ (2.53)และสามารถใช้กรณีของรอยสัมผัส $p^+ - n$ มาพิจารณาได้ โดยพิจารณาว่าประจุลบที่สะสมอยู่ในด้านโลหะ จะมีลักษณะเป็นแผ่นประจุ (Sheet of charge) หรือคล้ายกับว่า x_p □ x_n นอกจากนี้ คุณสมบัติความจุไฟฟ้าที่รอยสัมผัส หาได้จากสมการ $C_j = \frac{\in}{W} A$ ฟาหรัด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
60890

ในภาวะสมดุลความร้อย ระดับเฟอร์มิของสารทั้งสอง จะปรับอยู่ในระดับเดียวกันโดยตลอด การงอโค้งของแถบพลังงานด้านสารกึ่งตัวนำบริเวณรอยสัมผัสกับโลหะ มีความหมายว่ามีศักย์สัมผัส (Contact potential: V_{bi}) หรือกำแพงศักย์ (potential barrier) เกิดขึ้นในด้านสารกึ่งตัวนำและทำหน้าที่ป้องกันการแพร่ของอิเล็กตรอนในแถบนำไฟฟ้าของสารกึ่งตัวนำไม่ให้เข้าไปในด้านโลหะ การงอโค้งของแถบพลังงานในสารกึ่งตัวนำจะมีผลทำให้เกิดการงอโค้งของระดับสุญญากาศในด้านสารกึ่งตัวนำด้วย เนื่องจากค่าอิเล็กตรอนแอฟฟินิตี้ $q\chi$ ต้องมีค่าคงที่ การงอโค้งของแถบพลังงานของสารกึ่งตัวนำจะมีค่ามากที่สุด ที่ตำแหน่งผิวสัมผัสกับโลหะ ดังนั้นสนามไฟฟ้าที่จุดนี้จะมีค่ามากที่สุด ขณะที่รอยสัมผัสอยู่ในภาวะสมดุล กระแสที่เกิดจากอิเล็กตรอนเคลื่อนที่จากสารกึ่งตัวนำไปยังโลหะ และจากโลหะไปยังสารกึ่งตัวนำ จะมีค่าเท่ากัน กระแสสุทธิที่ผ่านรอยสัมผัสจึงมีค่าเป็นศูนย์ ศักย์สัมผัสหรือแรงดันภายในรอยสัมผัส V_{bi} ซึ่งเป็นกำแพงศักย์ของอิเล็กตรอนจากด้านสารกึ่งตัวนำ มีค่าเท่ากับผลต่างระหว่างฟังก์ชั่นงานของโลหะ และของสารกึ่งตัวนำ ดังนั้น กำแพงศักย์ของอิเล็กตรอนด้านสารกึ่งตัวนำ คือ

$$qV_{bi} = q\left(\phi_M - \phi_S\right) \tag{2.17a}$$

นอกจากนี้แล้วในรูปที่ 2.13(ข) จะเห็นว่าความสูงของกำแพงศักย์ของอิเล็กตรอนด้านโลหะซึ่งจะเคลื่อนที่ไปด้านสารกึ่งตัวนำ มีค่าเท่ากับ $(\phi_M - \chi)q$ เราเรียกกำแพงนี้ว่า กำแพงพลังงานศักย์ที่ผิว (Surface potential energy barrier) หรือ "กำแพงช็อตต์คีย์" หรือ "ช็อตต์คีย์แบบริเออร์" (Schottky barrier) และเขียนแทนด้วย $q\phi_B$ ดังนั้น กำแพงศักย์ของอิเล็กตรอนด้านโลหะ คือ

$$q\phi_B = q\left(\phi_M - \chi\right) \tag{2.17b}$$

ซึ่งจะมีค่าคงที่ สำหรับสารแต่ละชนิด ดังแสดงในตารางที่ 3.1 และพิจารณาว่าเป็นกำแพงศักย์ของอิเล็กตรอนในโลหะที่มีพลังงานระดับเฟอร์มิ จากสมการที่ (2.17a) และสมการที่ (2.17b) สามารถเขียนสมการความสัมพันธ์ของ V_{bi} และ ϕ_B ได้ดังนี้

$$V_{bi} = \phi_B - \phi_D \tag{2.18a}$$

โดยที่

$$\phi_D = \left(E_C - E_{FS}\right)/q \tag{2.18b}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

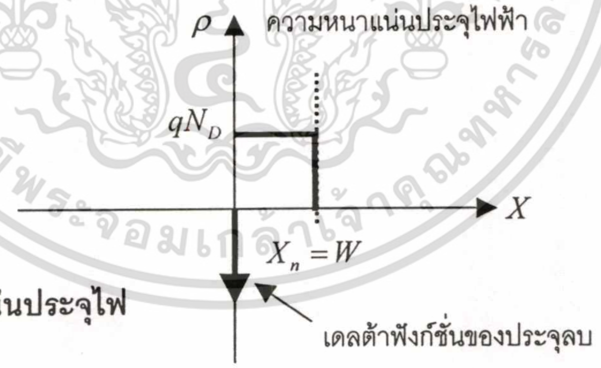
ดังนั้นสมการที่ (2.18a) เขียนใหม่ได้ว่า

$$qV_{bi} = q\phi_B - \left(E_C - E_{FS}\right) \qquad (2.18c)$$

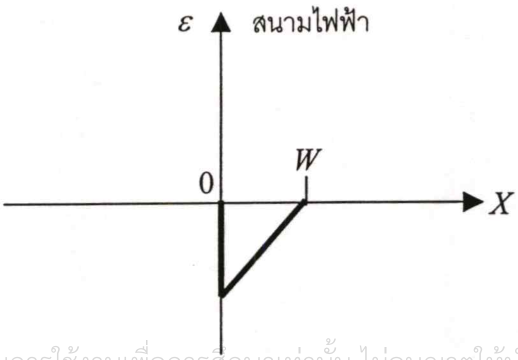
ตารางที่ 2.1 แสดงค่าความสูงของกำแพงช๊อตคีย์ ϕ_B ที่วัดได้ จากรอยสัมผัสระหว่างโลหะชนิดต่างๆกับสารกึ่งตัวนำ ทั้งซิลิคอนและ แกลเลียมอาเซนายด์

	Al	Au	W	PtSi
Si(N)	0.72 eV.	0.80 eV.	0.67 eV.	0.85 eV.
Si(P)	0.58 eV.	0.34 eV.	0.45 eV.	-
GaAs(N)	0.80 eV.	0.90 eV.	0.80 eV.	-

และจากสมการที่ (2.18b) จะเห็นว่ากำแพงศักย์ในสารกึ่งตัวนำ มีค่าน้อยกว่ากำแพงช๊อตต์คีย์ หรือ $V_{bi} \prec \phi_B$ การกระจายความหนาแน่นของประจุไฟฟ้า สนามไฟฟ้าและศักย์ไฟฟ้าที่รอยสัมผัส เขียนแสดงได้ดังในรูปที่ 2.14 ก, 2.14ข และ 2.14ค ตามลำดับ

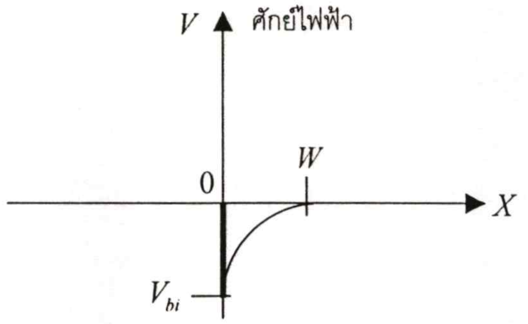


(ก) ความหนาแน่นประจุไฟ



(ข) สนามไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

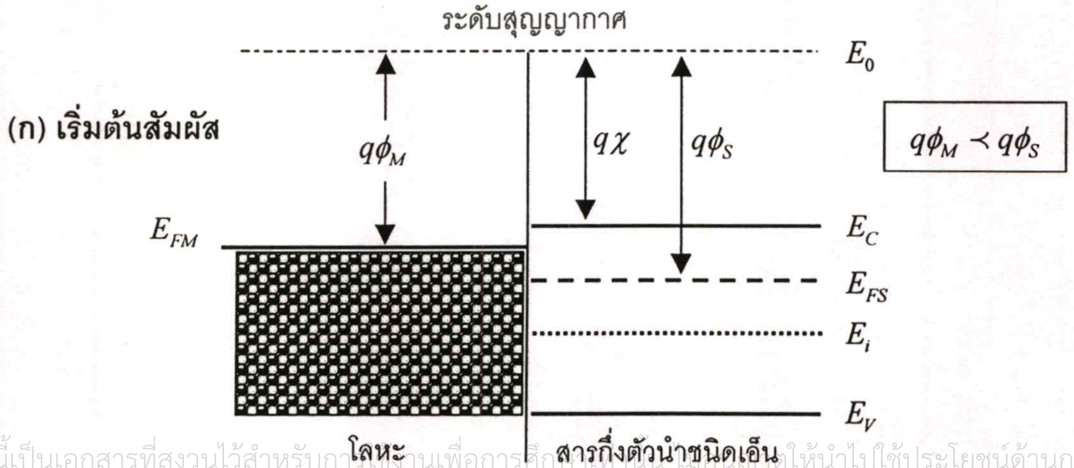


(ค) ศักย์ไฟฟ้าที่บริเวณรอยสัมผัส

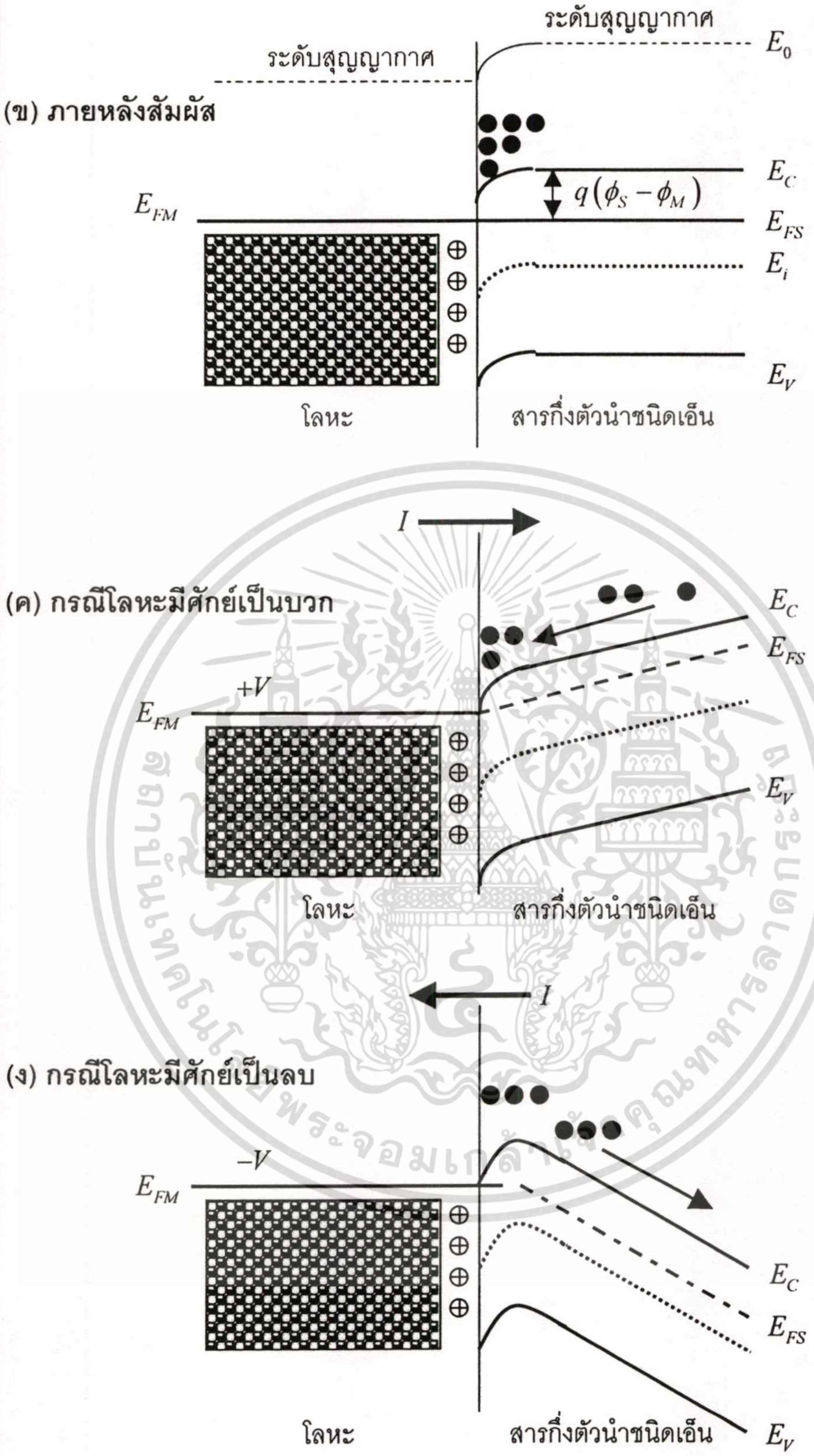
รูปที่ 2.14 คุณสมบัติต่างๆของรอยสัมผัส MS หรือ schottky diode ระหว่างโลหะและสารกึ่งตัวนำชนิดเอ็น (ก) ความหนาแน่นประจุไฟฟ้า (ข) สนามไฟฟ้าและ (ค) ศักย์ไฟฟ้าที่บริเวณรอยสัมผัส

2.10.2 **กรณีที่ฟังก์ชั่นงานของโลหะ $q\phi_M$ มีค่าน้อยกว่า $q\phi_S$ ของสารกึ่งตัวนำชนิดเอ็น**

ในภาวะก่อนสัมผัสของโลหะและสารกึ่งตัวนำกรณีนี้ ลักษณะของแถบพลังงานในทางอุดมคติ แสดงได้ดังในรูปที่ 3.11 ก เมื่อนำโลหะและสารกึ่งตัวนำที่ $\phi_M \prec \phi_S$ มาสัมผัสกัน เนื่องจากเมื่อก่อนสัมผัสระดับเฟอร์มิของโลหะ E_{FM} จะอยู่ที่ระดับซึ่งสูงกว่าระดับเฟอร์มิของสารกึ่งตัวนำ E_{FS} ดังนั้นเมื่อสารทั้งสองสัมผัสกันแล้ว จะทำให้เกิดการถ่ายเทประจุพาหะผ่านรอยสัมผัสนี้ โดยที่อิเล็กตรอนจากโลหะจะไหลเข้าไปในสารกึ่งตัวนำชนิดเอ็นทิ้งให้เกิดไอออนบวกขึ้นทางด้านโลหะและมีอิเล็กตรอนมาสะสมอยู่ที่บริเวณผิวสัมผัสด้านสารกึ่งตัวนำ ผลประจุไฟฟ้าดังกล่าวจึงเกิดมีสนามไฟฟ้าภายในขึ้นที่รอยสัมผัส สนามไฟฟ้านี้จะมีทิศทางจากโลหะไปยังด้านสารกึ่งตัวนำ ซึ่งจะต่อต้านการเคลื่อนที่ของอิเล็กตรอนจากโลหะ และการไหลของอิเล็กตรอนจากโลหะเข้าไปในสารกึ่งตัวนำจะดำเนินต่อไป กระทั่งรอยสัมผัสเข้าสู่ภาวะสมดุล



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

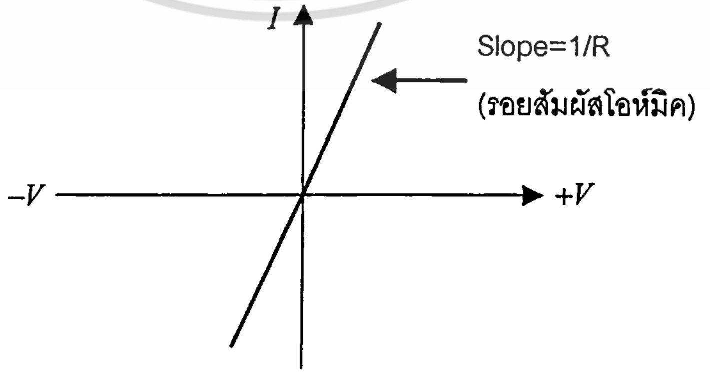


รูปที่ 2.15 แถบพลังงานของรอยสัมผัสระหว่างโลหะและสารกึ่งตัวนำชนิดเอ็น โดย $q\phi_M \prec q\phi_S$ ในขณะ (ก) เริ่มสัมผัส (ข) ภายหลังสัมผัส (ค) ขณะด้านโลหะมีศักย์เป็นบวก และ (ง) ขณะด้าน โลหะมีศักย์เป็นลบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยกระแสสุทธิของรอยสัมผัสมีค่าเป็นศูนย์ และขณะนี้ระดับเฟอร์มิของสารทั้งสอง จะมาอยู่ที่ระดับเดียวกันผ่านตลอดรอยสัมผัส

การที่อิเล็กตรอนมาสะสมอยู่ที่บริเวณผิวสัมผัส ด้านสารกึ่งตัวนำชนิดเอ็นเช่นนี้ จะไม่มีบริเวณปลอดพาหะเกิดขึ้น แต่จะทำให้ความหนาแน่นของอิเล็กตรอนบริเวณนี้มีค่ามากกว่าความหนาแน่นของอิเล็กตรอนที่อยู่ในเนื้อสารกึ่งตัวนำ ดังนั้น จึงเกิดการงอโค้งลงของแถบพลังงานด้านสารกึ่งตัวนำบริเวณผิวสัมผัสกับโลหะ ดังแสดงในรูปที่ 2.15(ข) และมีแรงดันตกคร่อมสารกึ่งตัวนำบริเวณรอยสัมผัส เท่ากับ $(\phi_M - \phi_S)$ ลักษณะเช่นนี้ไม่มีกำแพงศักย์สำหรับอิเล็กตรอนจากด้านทั้งสอง กล่าวคือที่บริเวณรอยสัมผัส ไม่มีกำแพงศักย์ที่จะป้องกันการเคลื่อนที่ของอิเล็กตรอนจากด้านสารกึ่งตัวนำไปยังด้านโลหะ หรือจากด้านโลหะไปยังด้านสารกึ่งตัวนำ รอยสัมผัสเช่นนี้ถูกเรียกว่า "รอยสัมผัสโอห์มิค" เราจะสังเกตุเห็นได้ว่ารอยสัมผัสนี้มีลักษณะที่แตกต่างจากกรณีที่แล้ว ทั้ง ๆ ที่เป็นรอยสัมผัสของโลหะกับสารกึ่งตัวนำชนิดเอ็นเช่นเดียวกัน นั่นคือกรณีนี้ไม่มีกำแพงศักย์ที่รอยสัมผัส ไม่มีประจุบวกสะสมอยู่ที่ด้านเอ็น แต่กลับมีอิเล็กตรอนอิสระมาสะสมแทน และแถบพลังงานของสารกึ่งตัวนำที่บริเวณรอยสัมผัส มีลักษณะงดโค้งลง ดังนั้น เมื่อรอยสัมผัสนี้ถูกนำไปให้แรงดันไบอัส V_A โดยด้านโลหะมีศักย์เป็นบวก เมื่อเทียบกับด้านสารกึ่งตัวนำดังในรูปที่ 2.15(ค) หรือ $V_A \succ 0$ แม้เพียงเล็กน้อย จะมีอิเล็กตรอนจำนวนมากจากด้านสารกึ่งตัวนำไหลไปยังด้านโลหะ จึงทำให้เกิดมีกระแสจำนวนมากไหลผ่านรอยสัมผัสจากโลหะไปยังด้านสารกึ่งตัวนำ และเมื่อให้ไบอัสในลักษณะตรงข้าม คือด้านโลหะมีศักย์เป็นลบ ดังในรูปที่ 2.15(ง) จะพบว่า อิเล็กตรอนจากโลหะจะไหลผ่านรอยสัมผัสโดยข้ามกำแพงศักย์ค่าน้อย เข้าไปยังด้านสารกึ่งตัวนำ แต่กำแพงศักย์นี้จะหมดไปทันที เมื่อแรงดันไบอัสมีค่าเพียงไม่ถึงหนึ่งโวลต์ จึงทำให้มีอิเล็กตรอนจำนวนมากไหลจากโลหะไปยังด้านสารกึ่งตัวนำไปยังด้านโลหะ กระแสทั้งสองกรณีนี้จะไม่อิ่มตัว แต่จะแปรตามแรงดันไบอัส ตามกฎของโอมห์ กราฟคุณสมบัติความสัมพันธ์ระหว่างกระแสและแรงดันของรอยสัมผัสโอห์มิคนี้ แสดงได้ดังรูปที่ 2.16 ซึ่งจะเห็นว่า มีกระแสไฟฟ้าไหล



รูปที่ 2.16 คุณสมบัติความสัมพันธ์ระหว่างกระแส และแรงดันของรอยสัมผัสโอห์มิค (Ohmic contact) **หรือ** non rectifying

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

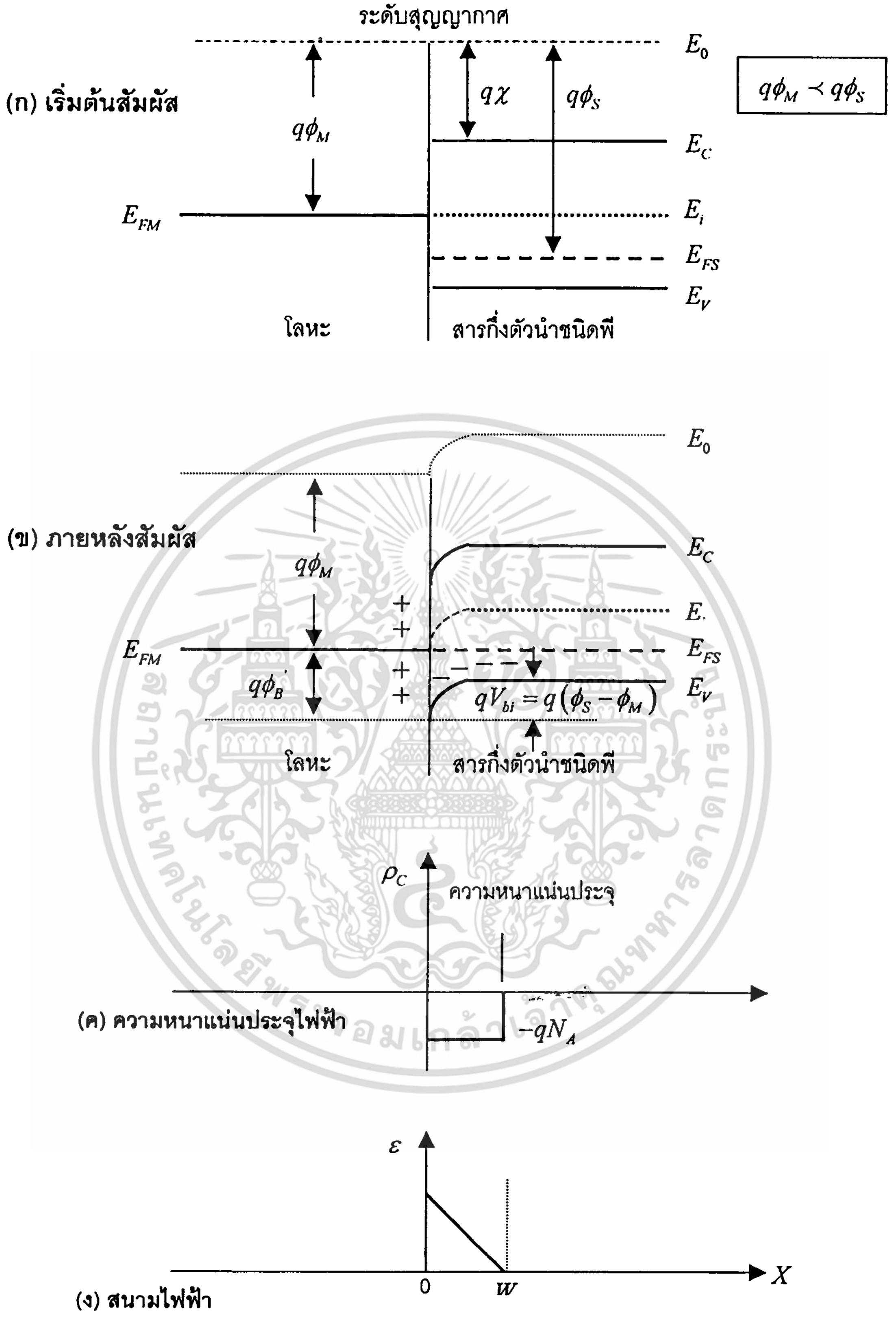
ผ่านรอยสัมผัสได้ทั้งสองทิศทาง คือจากโลหะไปสารกึ่งตัวนำ และจากสารกึ่งตัวนำไปโลหะ ทั้งนี้ขึ้นอยู่กับทิศทางการให้ไบอัสแก่รอยสัมผัส รอยสัมผัสเช่นนี้จึงไม่ใช่รอยสัมผัสเรคติไฟร์ หรือเรียกว่า Non-rectifying และเรานิยมเรียกรอยสัมผัสนี้ว่า "รอยสัมผัสโอห์มิค" (Ohmic contact) รอยสัมผัสโอห์มิคนี้ถูกนไปใช้ประโยชน์อย่างกว้างขวาง โดยเป็นขั้วสัมผัสของส่วนต่าง ๆ ในอุปกรณ์สารกึ่งตัวนำเพื่อการต่อเชื่อมภายใน (interconnection) ระหว่างอุปกรณ์ ของวงจรรวม หรือเพื่อต่อใช้งานร่วมกับอุปกรณ์อื่น ๆ

2.11 รอยสัมผัสระหว่างโลหะและสารกึ่งตัวนำชนิดพีในอุดมคติ

2.11.1 กรณีที่ฟังก์ชั่นงานของโลหะ $q\phi_M$ มีค่าน้อยกว่า $q\phi_S$ ของสารกึ่งตัวนำชนิดพี

ลักษณะของแถบพลังงานในทางอุดมคติ ของโลหะและสารกึ่งตัวนำชนิดพีกรณีนี้ ซึ่งเป็นภาวะก่อนสัมผัสหรือเริ่มสัมผัส แสดงได้ดังในรูปที่ 2.17(ก) โดยที่ระดับเฟอร์มิของสารกึ่งตัวนำชนิดพี E_{FS} จะอยู่ที่ระดับต่ำกว่า ระดับเฟอร์มิของโลหะ E_{FM} ดังนั้น เมื่อนำสารทั้งสองมาสัมผัสกันจะมีการถ่ายเทประจุพาหะโดยอิเล็กตรอนจากด้านโลหะจะเคลื่อนที่เข้าไปยังด้านสารกึ่งตัวนำชนิดพี ทิ้งให้เกิดประจุบวกที่ด้านโลหะบริเวณรอยสัมผัส จนกระทั่งถึงภาวะสมดุลความร้อนระดับเฟอร์มิของด้านทั้งสองอยู่ที่ระดับเดียวกัน กระแสสุทธิของรอยสัมผัสเป็นศูนย์ ขณะที่อิเล็กตรอนจากโลหะที่เคลื่อนที่เข้าไปยังด้านสารกึ่งตัวนำชนิดพี จะเกิดการรวมตัวใหม่ (Recombine) ระหว่างอิเล็กตรอน กับโฮลในสารกึ่งตัวนำชนิดพีที่บริเวณผิวสัมผัส ทำให้โฮลในบริเวณนี้มีความหนาแน่นลดลง การลดลงของโฮลจะทำให้เกิดไอออนลบของอะตอมผู้รับ $\left(N_A^-\right)$ ในด้านสารกึ่งตัวนำ ดังนั้นจึงเกิดบริเวณปลอดพาหะขึ้นในด้านสารกึ่งตัวนำ ซึ่งความกว้างของบริเวณปลอดพาหะนี้จะขึ้นอยู่กับความหนาแน่นของอะตอมสารเจือผู้รับในสารกึ่งตัวนำ เนื่องจากประจุไฟฟ้าบวกในโลหะ และประจุไฟฟ้าลบในสารกึ่งตัวนำบริเวณผิวสัมผัส ทำให้มีสนามไฟฟ้าภายในที่เกิดขึ้นในบริเวณปลอดพาหะ โดยมีทิศทางจากด้านโลหะไปยังด้านสารกึ่งตัวนำ ซึ่งเป็นทิศที่ต่อต้านการเคลื่อนที่โฮลจากด้านสารกึ่งตัวนำ ไม่ให้เคลื่อนที่ไปยังด้านโลหะ หรือก็คือกำแพงศักย์ของโฮลเกิดขึ้นที่บริเวณรอยสัมผัส กำแพงศักย์นี้มีค่าเท่ากับ qV_{bi} ซึ่งหาได้จากการงอโค้งลงแถบพลังงานในสารกึ่งตัวนำ และมีค่าเท่ากับ $q\left(\phi_S-\phi_M\right)$ รอยสัมผัสนี้จะมีคุณสมบัติเป็น "รอยสัมผัสเรคติไฟร์" (rectifying contact) จากรูปที่ 2.17(ข) จะเห็นว่ามีกำแพงศักย์ของอิเล็กตรอนจากด้านโลหะไปยังด้านสารกึ่งตัวนำ ซึ่งมีความสูงเท่ากัย $q\phi_B'$ และจะมีค่าเท่ากับ $\left(q\chi+E_g-q\phi_M\right)$ สำหรับการกระจายความหนาแน่นประจุไฟฟ้าและสนามไฟฟ้าที่บริเวณปลอดพาหะ แสดงได้ดังในรูปที่2.17(ค) และ (ง) ตามลำดับ

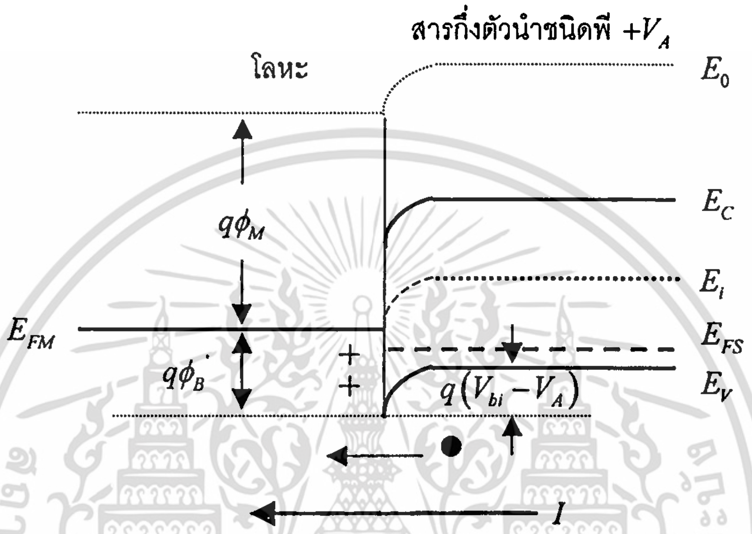
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



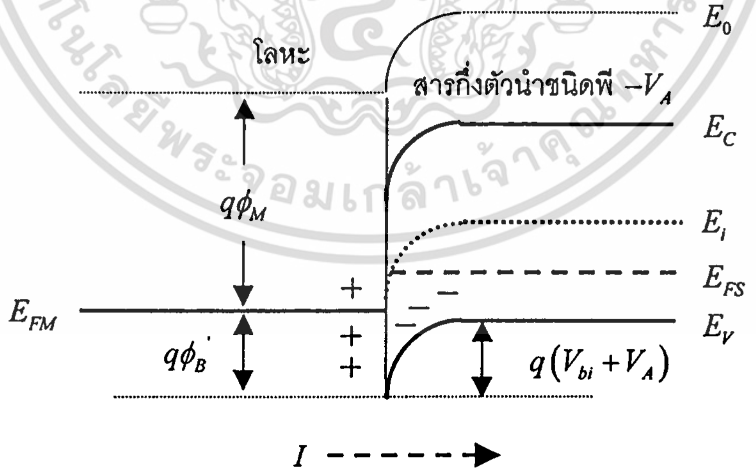
รูปที่ 2.17 แถบพลังงานของรอยสัมผัสเรคติไฟร์ระหว่างโลหะและสารกึ่งตัวนำชนิดพีในอุดมคติ เมื่อ $q\phi_M \prec q\phi_S$ ในขณะที่ (ก) เริ่มสัมผัส (ข) ภายหลังสัมผัส (ค) การกระจายประจุไฟฟ้าและ (ง) การกระจายสนามไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อนำรอยสัมผัสนี้ไปให้แรงดันไบอัสตรง V_A โดยให้ด้านสารกึ่งตัวนำชนิดพีมีศักย์เป็นบวกเมื่อเทียบกับด้านโลหะ จะทำให้กำแพงศักย์ของโฮลในสารกึ่งตัวนำ V_{bi} มีขนาดลดลง ดังแสดงในรูปที่ 2.18(ก) ดังนั้นโฮลจึงสามารถเคลื่อนที่จากด้านสารกึ่งตัวนำเข้าไปยังด้านโลหะ ทำให้เกิดมีกระแสจำนวนมากไหลผ่านรอยสัมผัสได้ ดังแสดงในรูปที่ 2.18(ก) การให้ไบอัสเช่นนี้จึงถือเป็นการใช้ไบอัสตรง และในทางกลับกันเมื่อให้ด้านสารกึ่งตัวนำมีศักย์เป็นลบเมื่อเทียบด้านโลหะ แรงดันไบอัส V_A จะทำให้กำแพงศักย์ของโฮลในสารกึ่งตัวนำมีค่าเพิ่มขึ้นดังแสดงในรูปที่ 2.18(ข)



(ก) แถบพลังงานขณะได้รับแรงดันไบอัสตรง



(ข) แถบพลังงานขณะได้รับแรงดันไบอัสย้อนกลับ

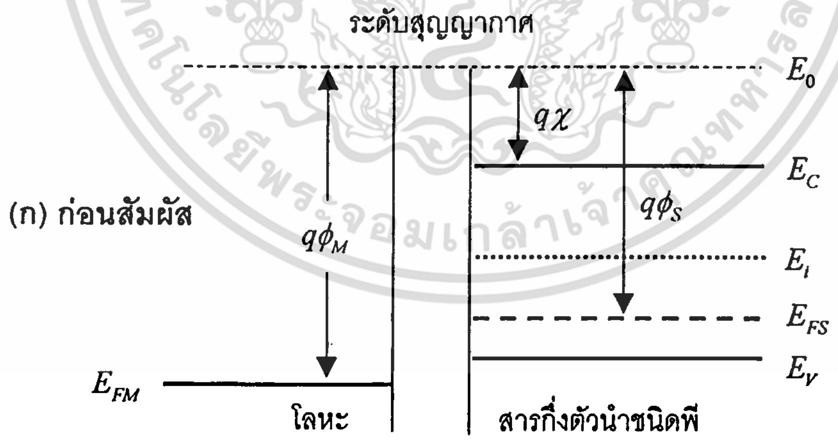
รูปที่ 2.18 แถบพลังงานของรอยสัมผัสระหว่างโลหะ กับสารกึ่งตัวนำชนิดพี ขณะได้รับแรงดันไบอัส (ก) ไบอัสตรงโดยด้านพีมีศักย์เป็นบวก และ(ข) ไบอัสย้อนกลับโดยด้านพีมีศักย์เป็นลบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

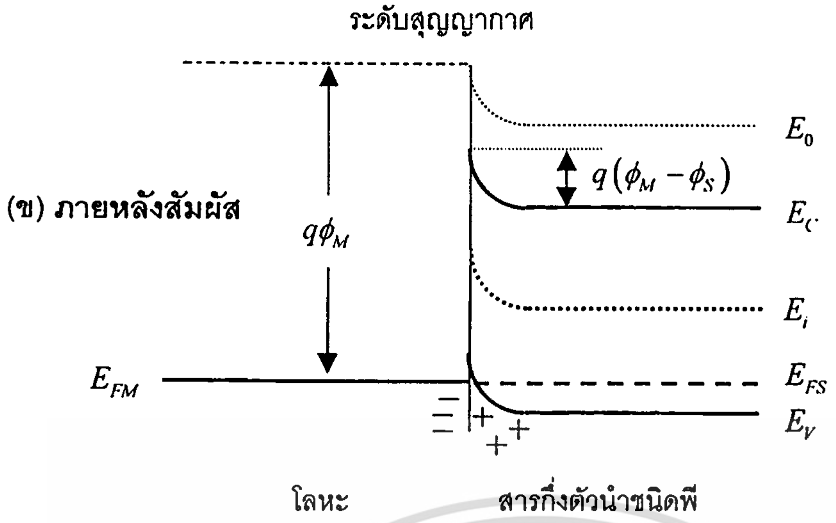
โฮลจากด้านสารกึ่งตัวนำไม่สามารถเคลื่อนที่ข้ามรอยสัมผัสไปยังด้านโลหะได้ แต่กำแพงศักย์ของอิเล็กตรอนด้านโลหะมีค่าคงเดิมไม่เปลี่ยนแปลง จึงมีกระแสจำนวนน้อยไหลจากโลหะไปยังด้านสารกึ่งตัวนำ แต่เป็นกระแสที่มีค่าน้อยมาก ในกรณีนี้จึงถูกพิจารณาว่าเป็นการให้ไบอัสย้อนกลับแก่รอยสัมผัส ดังนั้น จะเห็นว่า คุณสมบัติของรอยสัมผัสนี้เป็นแบบเรคติไฟร์

2.11.2 กรณีที่ฟังก์ชั่นงานของโลหะ $q\phi_M$ มีค่ามากกว่า $q\phi_S$ ของสารกึ่งตัวนำชนิดพี

ลักษณะของแถบพลังงานในทางอุดมคติของโลหะและสารกึ่งตัวนำชนิดพี กรณีซึ่ง $q\phi_M \succ q\phi_S$ ในขณะก่อนสัมผัส แสดงได้ดังในรูปที่ 2.19(ก) เนื่องจากฟังก์ชั่นงานของโลหะ $q\phi_M$ มีค่ามากกว่าของสารกึ่งตัวนำชนิดพี $q\phi_S$ ระดับเฟอร์มิของสารกึ่งตัวนำ E_{FS} จึงสูงกว่าระดับเฟอร์มิของโลหะ E_{FM} (สูตร) เมื่อสารทั้งสองมาสัมผัสกัน และอยู่ในภาวะสมดุล ระดับเฟอร์มิของสารทั้งสองจะอยู่ที่ระดับเดียวกัน ดังแสดงในรูปที่ 2.19(ข) จะเห็นว่าบริเวณรอยสัมผัส แถบพลังงานของสารกึ่งตัวนำจะงอโค้งด้วยขนาด $q(\phi_M - \phi_S)$ และไม่มีกำแพงศักย์ซึ่งจะต่อต้านโฮลจากด้านสารกึ่งตัวนำที่จะไปยังโลหะ ดังนั้นเมื่อให้แรงดันไบอัสโดยให้สารกึ่งตัวนำมีศักย์เป็นบวกเมื่อเทียบกับด้านโลหะ โฮลจากด้านสารกึ่งตัวนำจะสามารถเคลื่อนที่ ผ่านรอยสัมผัสเข้าไปยังด้านโลหะได้เป็นอย่างดี ดังนั้น ในกรณีนี้จึงมีกระแสไหลเป็นจำนวนมาก



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.19 แถบพลังงานของรอยสัมผัสโอห์มิค ระหว่างโลหะและสารกึ่งตัวนำชนิดพีกรณี $q\phi_M \succ q\phi_S$ ในภาวะต่างๆ (ก) ก่อนสัมผัส (ข) ภายหลังสัมผัส

และถ้ากลับขั้วแรงดันไบอัส โดยให้ด้านโลหะมีศักย์เป็นบวก เมื่อเทียบกับด้านสารกึ่งตัวนำกระแสจำนวนมากจะไหลจากโลหะไปยังด้านสารกึ่งตัวนำ ดังนั้นกระแสสามารถไหลผ่านรอยสัมผัสได้ทั้งสองทิศทาง ซึ่งคุณสมบัตินี้เป็นคุณสมบัติของ "รอยสัมผัสโอห์มิค" จากที่กล่าวมาแล้วทั้งหมดนี้สามารถสรุปคุณสมบัติของรอยสัมผัสในทางอุดมคติระหว่างโลหะและสารกึ่งตัวนำ ชนิดเอ็นและชนิดพีได้ดังแสดงในตารางที่ 2.2

ตารางที่ 2.2 สรุปคุณสมบัติของรอยสัมผัสระหว่างโลหะและสารกึ่งตัวนำในทางอุดมคติ

เงื่อนไข	สารกึ่งตัวนำชนิดเอ็น	สารกึ่งตัวนำชนิดพี
$\phi_M \succ \phi_S$	รอยสัมผัสเรคติไฟร์	รอยสัมผัสโอห์มิค
$\phi_M \prec \phi_S$	รอยสัมผัสโอห์มิค	รอยสัมผัสเรคติไฟร์

2.12 คุณสมบัติที่สำคัญของวัสดุที่ทำหน้าสัมผัสทางไฟฟ้า

วัสดุที่จะนำมาใช้เป็นหน้าสัมผัสทางไฟฟ้าจะต้องมีคุณสมบัติดังต่อไปนี้

1. มีค่าความนำไฟฟ้าสูง

2. มีสัมประสิทธิ์ทางอุณหภูมิของความต้านทานต่ำเพื่อให้หน้าสัมผัสมีความต้านทานคงที่

3. มีค่านำสภาพความร้อนสูงเพื่อให้สามารถระบายความร้อนจากผิวหน้าสัมผัสได้เร็วลดสภาพการเกิดการรวมกับของออกซิเจน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. มีจุดหลอมเหลวสูงเพื่อป้องกันหน้าสัมผัสเยิ้มติดกันเกิดการสูญเสียผิวหน้าและหน้าสัมผัสเกิดเป็นหลุม

5. มีจุดเดือดสูงเพื่อป้องกันการระเหยของผิวหน้าเป็นจุดๆซึ่งทำให้เกิดการสูญเสียวัสดุขณะเกิดการอาร์ค

6. มีความต้านทานการกัดกร่อนสูง เพื่อป้องกันไม่ให้หน้าสัมผัสมีความต้านทานสูงขึ้นเป็นผลให้การเชื่อมตัวกันยาก ไม่ติดกัน

7. มีความแข็งและความเหนียวสูงเพื่อป้องกันการสึกหรอ และการแตกร้าวเมื่อใช้งานที่ความถี่สูง

2.13 กระแสไฟฟ้าและความนำไฟฟ้า

พิจารณาการนำไฟฟ้าของตัวนำ เช่นโลหะ โดยจะกล่าวถึงสมการกระแสไฟฟ้าที่เกิดขึ้นเมื่อตัวนำได้รับสนามไฟฟ้า การเคลื่อนที่และทิศทางการเคลื่อนที่ของอิเล็กตรอนอิสระสมการสภาพความนำ (Conductivity: σ) สภาพต้านทาน (Resistivity: ρ) สมการความต้านทาน (Resistance:R) และความนำ (Conductance: G) จากกฎของโอห์ม (Ohm 's law) เป็นต้น

$$J = \sigma\varepsilon \qquad (2.19)$$

โดย J คือความหนาแน่นกระแสไฟฟ้า มีหน่วยเป็นแอมแปร์ต่อตารางเซนติเมตร

σ คือสภาพนำไฟฟ้า (Conductivity) ของตัวนำเป็นค่าคงที่ของตัวนำแต่ละชนิดมีหน่วยเป็นโมห์ต่อเซนติเมตรหรือ 1 / โอห์ม.เซนติเมตร

ε คือสนามไฟฟ้าที่ให้แก่ตัวนำ มีหน่วยเป็นโวลท์ต่อเซนติเมตร

เมื่อพิจารณาแท่งโลหะแท่งหนึ่งซึ่งมีพื้นที่หน้าตัด A มีความยาวเป็น L มีความหนาแน่นของอิเล็กตรอนเป็น n และถูกสนามไฟฟ้า ε_x ในทิศทางบวก x ดังแสดงในรูปที่ 2.18 จะพบว่าเนื่องจากสนามไฟฟ้าจะทำให้เกิดมีแรงกระทำต่ออิเล็กตรอนซึ่งมีประจุไฟฟ้าเป็นลบ อิเล็กตรอนจะเคลื่อนที่แบบดริฟท์ (Drift) ด้วยความเร็ว(V_x) ค่าหนึ่งซึ่งเรียกว่า "ความเร็วดริฟท์" (Drift Velocity) โดยมีทิศทางตรงกันข้ามกับสนามไฟฟ้าคือทิศลบ -x การเคลื่อนที่ของประจุอิเล็กตรอนทำให้เกิดกระแสไฟฟ้าไหลในทิศทางตรงกันข้ามกับการเคลื่อนที่ของอิเล็กตรอน หรือก็คือมีกระแสไฟฟ้าไหลในทิศทางเดียวกันกับ ทิศของสนามไฟฟ้า ดังนั้นสมการความหนาแน่นกระแสคือ

$$J = \frac{Q}{tA} \qquad (2.20)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดย Q คือ ประจุไฟฟ้าที่เคลื่อนที่มีหน่วยเป็นคูลอมบ์

t คือ เวลาที่ประจุใช้ในการเคลื่อนที่มีหน่วยเป็นวินาที

A คือ พื้นที่หน้าตัดของแท่งโลหะมีหน่วยเป็นตารางเซนติเมตร

จากรูปที่ 2.20 ประจุไฟฟ้าทั้งหมดในแท่งโลหะที่เกิดจากอิเล็กตรอนคือ

$$Q = n.q.A.L \tag{2.21}$$

แทนสมการที่ (2.20) ลงใน (2.21) ดังนั้น

$$J = \frac{nqAL}{tA} = \frac{nqL}{t} \tag{2.22}$$

หรือ $J = nqv_D$ สมการที่ (2.22)

โดย v_D คือ ความเร็วดริฟท์ของอิเล็กตรอน

q คือ ประจุไฟฟ้าของอิเล็กตรอน = -1.6 x 10^{-19} คูลอมบ์

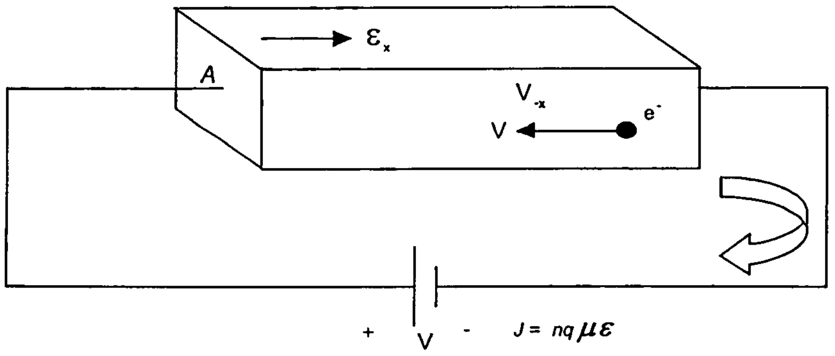
เนื่องจากอิเล็กตรอนมีประจุเป็นลบ และความเร็วก็มีทิศทางเป็นบวกดังนั้นสมการ (2.22) จะมีค่าเป็นบวก ซึ่งหมายถึงกระแสมีทิศทางเป็นบวก x เมื่ออิเล็กตรอนซึ่งมีประจุไฟฟ้า –q คูลอมบ์ ได้รับสนามไฟฟ้า ε_x ทำให้เกิดแรงกระทำต่ออิเล็กตรอน F โดยจะได้ว่า

$$F = -q\varepsilon_x \tag{2.23}$$

และจากการทดลอง พบว่าความเร็วของอิเล็กตรอน แปรผันโดยตรงกับค่าสนามไฟฟ้าที่ได้รับนั่นคือ $v \, \alpha \, -\varepsilon$ หรือ

$$v_d = -\mu\varepsilon_x \tag{2.24}$$

โดย μ คือค่าคงที่ซึ่งเรียกว่า "สภาพคล่อง" (Mobility) และอาจหมายถึงความเร็วต่อหนึ่งหน่วยสนามไฟฟ้า



รูปที่ 2.20 การนำกระแสของอิเล็กตรอนในโลหะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนสมการ (2.22) ในสมการ (2.24) จะได้

ความหนาแน่นกระแส

$$J = nq\mu\varepsilon \tag{2.25}$$

สภาพนำ (Conductivity)

$$\sigma = nq\mu \tag{2.26}$$

และถ้ากำหนดให้สภาพต้านทาน

$$\rho = \frac{1}{\sigma} \tag{2.27}$$

ดังนั้น สภาพต้านทาน (Resistivity)

$$\rho = \frac{1}{nq\mu} \tag{2.28}$$

ความหนาแน่นกระแสอาจเขียนใหม่ได้เป็น

$$V = \varepsilon L \tag{2.29}$$

$$\varepsilon = \frac{V}{L} \tag{2.30}$$

แทนสมการ (2.30) ลงในสมการ (2.19) จะได้

$$J = \sigma\frac{V}{L} \tag{2.31}$$

$$J = \frac{I}{A} \tag{2.32}$$

ดังนั้นจะได้เป็น

$$\frac{I}{A} = \sigma\frac{V}{L} \tag{2.33}$$

โดย I คือ กระแสที่ไหลผ่านมาจากแท่งโลหะ มีหน่วยเป็น แอมแปร์

V คือ แรงดันที่ให้แก่แท่งโลหะ มีหน่วยเป็นโวลท์

หรือ

$$I = \sigma\frac{A}{L}V \tag{2.34}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และอาจเขียนใหม่เป็น

$$I = GV \tag{2.35}$$

โดย

$$G = \sigma \frac{A}{L} \tag{2.36}$$

ซึ่งในที่นี้ G ถูกเรียกว่า "ความนำ" หรือ Conductance มีหน่วยเป็นโมห์ (□)
ถ้ากำหนดให้ R คือความต้านทาน (Resistance) และมีค่าเป็นส่วนกลับของความนำดังนั้น

$$R = \frac{1}{G} = \frac{1}{\sigma}\frac{L}{A} \tag{2.37}$$

หรือ

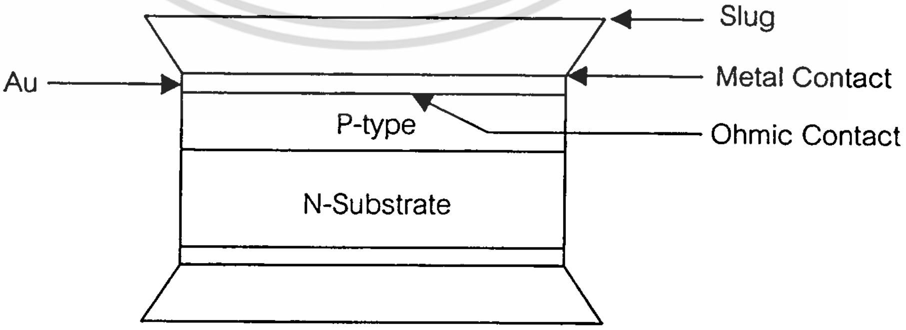
$$R = \rho \frac{L}{A} \tag{2.38}$$

โดยที่ R คือความต้านทาน มีหน่วยเป็นโอห์ม (Ω)
ดังนั้นสมการที่ (2.37) เขียนใหม่ได้ว่า

$$I = \frac{V}{R} \tag{2.39}$$

ซึ่งเป็นสมการที่รู้จักกันดีตามกฎของโอห์มโดยที่ R คือความต้านทานมีหน่วยเป็นโอห์ม

2.14 คุณสมบัติทางไฟฟ้าของขั้วโลหะที่มีพื้นที่ขนาดใหญ่



รูปที่ 2.21 การประกอบขั้วโลหะไดโอดชนิด Cell

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความนำไฟฟ้าที่เกิดขึ้นบนขั้วโลหะ (Slug) สามารถกำหนดได้จากสมการดังนี้

$$R = \rho \frac{L}{A} \tag{2.40}$$

R คือ ความต้านทานมีหน่วยเป็นโอห์ม(Ω)

ρ คือ สภาพความต้านทานมีหน่วยเป็นโมห์(□)

L คือ ความยาวมีหน่วยเป็นเมตร

A คือ เส้นผ่านศูนย์กลางและสมการกำลังทางไฟฟ้า คือ

$$P = I^2 R \tag{2.41}$$

P คือ กำลังงานไฟฟ้ามีหน่วยเป็นวัตต์ (W)

I คือ กระแสมีหน่วยเป็นแอมแปร์ (A)

R คือ ความต้านทานมีหน่วยเป็นโอห์ม (Ω)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

กระบวนการประกอบและวัสดุที่ใช้ในการผลิตไดโอดกำลังชนิด Cell ในอุตสาหกรรม

กระบวนการผลิตไดโอดชนิด CELL สามารถแยกกระบวนการผลิตได้ทั้งหมด 6 กระบวนการผลิตโดยแต่ละกระบวนการผลิตมีดังต่อไปนี้

กระบวนการผลิตที่ 1. กระบวนการตัดแผ่น (Sawing)

กระบวนการผลิตที่ 2. กระบวนการทำความสะอาดแผ่นซิลิคอน (Cleaning Dice)

กระบวนการผลิตที่ 3. กระบวนการหลอมเหลวแผ่นตะกั่ว (Soldering)

กระบวนการผลิตที่ 4. กระบวนการกัดซิลิคอน (Etching)

กระบวนการผลิตที่ 5. กระบวนการเคลือบ (Coating)

กระบวนการผลิตที่ 6. กระบวนการทดสอบ (Testing)

3.1 กระบวนการตัดแผ่น (Sawing)

เป็นกระบวนการนำแผ่นซิลิคอนเวเฟอร์มาทำการตัดให้ได้ตามขนาดตามกระบวนการผลิต

ตารางที่ 3.1 ขนาดของวัตถุดิบ ชนิด Cell Rectifier Diode (CRD)

ชนิดของ CRD.	ETCHING (sec)	DICE ขนาด (mil)	SLUG ขนาด (mil)	SOLDER (กว้าง),(หนา),(อุณหภูมิ)
3 A	2.30 นาที	88 * 88	125 * 20 / 156 * 15	2.40 , 0.05 , 280
5 A	3 นาที	108 * 108	156 * 20 / 186 * 15	2.80 , 0.05 , 310
8 A	4 นาที	134 * 134	190 * 20 / 215 * 15	3.30 , 0.05 , 310
18 A	4.30 นาที	150 * 150	215 * 20 / 244 * 15	4.0 , 0.05 , 280
25 A	5 นาที	184 HEX	215 * 20 / 244 * 15	4.6 , 0.05 , 280

1 นิ้ว = 25.4 mm, 1 mil = 0.001 นิ้ว หรือ = 0.0253 mm, 1 Foot =304.8 mm.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 กระบวนการทำความสะอาดชิ้นงานซิลิคอน (Cleaning Dice)

เป็นกระบวนการที่ทำความสะอาดบริเวณผิวหน้าของ DICE ก่อนนำไปทำการ Soldering โดยกระบวนการล้างมีทั้งหมด 8 ขั้นตอนดังต่อไปนี้

1. ผสมน้ำยาเพื่อใช้ในการล้างทำความสะอาด Dice ดังนี้

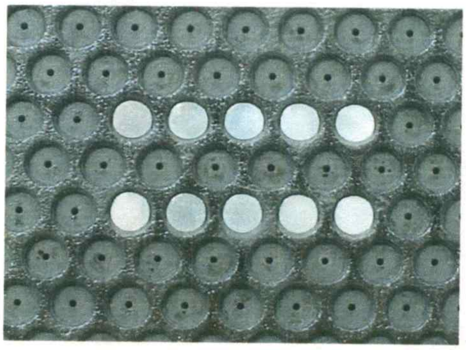
HAEMO – SAL N.S (120 Gs): DI Water (20 Lit)

2. HAEMO-SOL ที่ผสมแล้ว + น้ำ (65°C) อัตราส่วน 1:2 Ultrasonic เป็นเวลา 15 นาที
3. ล้างน้ำ DI ที่อุณหภูมิ 65°C จนหมดฟอง
4. นำ Dice แช่น้ำ DI ที่อุณหภูมิ 65°C แล้วทำการ Ultrasonic เป็นเวลา 5 นาที
5. ล้างด้วยน้ำ DI 1 ครั้ง
6. ล้างด้วย Acetone 1 ครั้ง
7. นำ Dice แช่ใน Acetone แล้วทำการ Ultrasonic เป็นเวลา 5 นาที
8. อบที่อุณหภูมิ 60 °C เป็นเวลา 30 นาที

3.3 กระบวนการหลอมเหลวแผ่นตะกั่ว (Soldering)

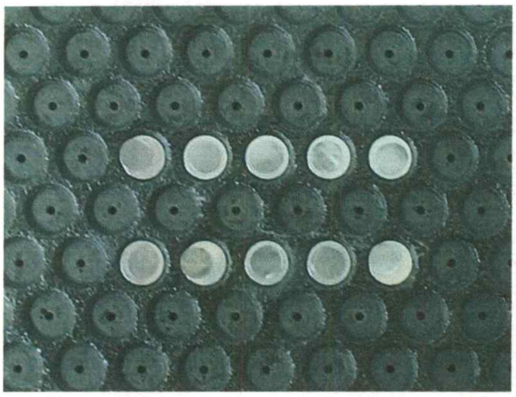
กระบวนการหลอมเหลวแผ่นตะกั่ว เป็นกระบวนการสำหรับทำหน้าที่เพื่อให้แผ่นตะกั่วหลอมละลายทำให้ขั้วโลหะ (Slug) ยึดติดกับ Dice ในการวางชิ้นงานก่อนการหลอมเหลวแผ่นตะกั่ว แสดงได้ดังรูปที่ 3

รูปที่ 3.1 ลักษณะแผ่น Boat

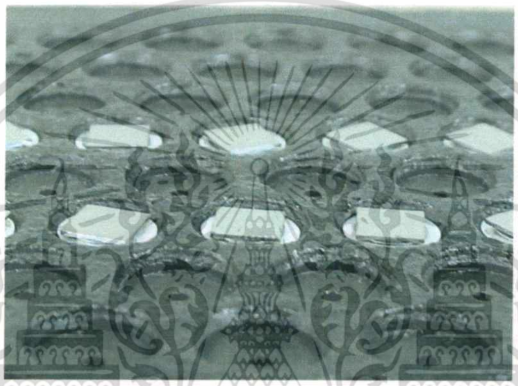


รูปที่ 3.2 ลักษณะการวางแผ่นสลักลงบนแผ่น Boat

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



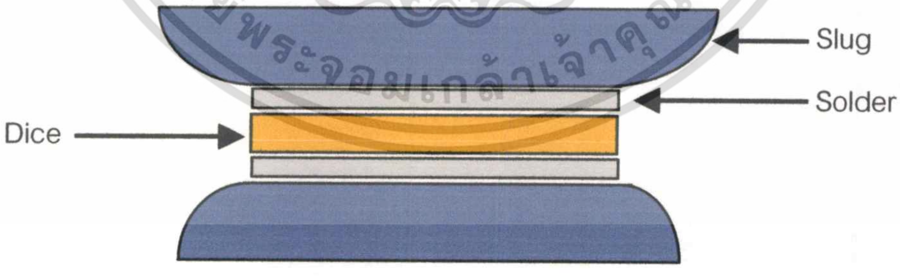
รูปที่ 3.3 ลักษณะการวางแผ่นตะกั่วลงบนแผ่นสลักในแผ่น Boat



รูปที่ 3.4 ลักษณะการวางแผ่น Dice ลงบนแผ่นตะกั่วในแผ่น Boat

3.3.1 **ขั้นตอนการวางชิ้นงานก่อนกระบวนการ Soldering**

ในขั้นตอนนี้เราสามารถมองเห็นด้วยภาพตัดขวางเพื่อให้เข้าใจแสดงได้ดังรูปที่ 3.5



รูปที่ 3.5 ภาพตัดขวางการวางชิ้นงานก่อนกระบวนการ Soldering

3.3.2 **เตาที่ใช้ในกระบวนการ Soldering**

เตาที่ใช้ในกระบวนการหลอมเหลวแผ่นตะกั่ว จะแยกการควบคุมออกเป็น 6 ส่วน ดังแสดงในรูปที่ 3.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เตาส่วนที่	เตาส่วนที่	เตาส่วนที่	เตาส่วนที่	เตาส่วนที่	เตาส่วนที่
1.	2.	3.	4.	5.	6.
Flow N_2	Flow N_2	Flow N_2	Flow N_2	Flow N_2	Flow water
150 C.F/H	200 C.F/H	200 C.F/H	200 C.F/H	175 C.F/H	300 L/H
Temp	Temp	Temp	Temp	Temp	Temp
460 ^{o}C	480 ^{o}C	480 ^{o}C	450 ^{o}C	460 ^{o}C	40 ^{o}C

รูปที่ 3.6 การกำหนดอัตราการ Flow N_2 และกำหนดอุณหภูมิของเตา Soldering ในแต่ละส่วน

เตา Soldering ส่วนที่ 1. อุณหภูมิที่ 460^{o}C ทำการ Flow N_2 ในอัตรา 150 C.F/H

เตา Soldering ส่วนที่ 2. อุณหภูมิที่ 480^{o}C ทำการ Flow N_2 ในอัตรา 200 C.F/H

เตา Soldering ส่วนที่ 3. อุณหภูมิที่ 480^{o}C ทำการ Flow N_2 ในอัตรา 200 C.F/H

เตา Soldering ส่วนที่ 4. อุณหภูมิที่ 450^{o}C ทำการ Flow N_2 ในอัตรา 200 C.F/H

เตา Soldering ส่วนที่ 5. อุณหภูมิที่ 440^{o}C ทำการ Flow N_2 ในอัตรา 175 C.F/H

เตา Soldering ส่วนที่ 6. อุณหภูมิที่ 40^{o}C ทำการ Flow Water ในอัตรา 300 L / H เพื่อระบายความร้อนให้กับแผ่น Boat เพื่อลดความร้อนในชิ้นงาน และเมื่อผ่านกระบวนการหลอมเหลวแผ่นตะกั่วดังแสดงในรูปที่ 3.7

รูปที่ 3.7 ภาพ Diode cell เมื่อผ่านกระบวนการหลอมเหลวแผ่นตะกั่ว (Soldering)

3.4 กระบวนการกัดซิลิคอน (Etching)

เป็นกระบวนการกัดขอบของชิ้นงานซิลิคอนหลังจากผ่านกระบวนการตัดแผ่น กระบวนการหลอมเหลวแผ่นตะกั่ว (Soldering) มาแล้วเพื่อทำการลบมุมของชิ้นงานซิลิคอนเรียกว่า "Dice" โดยมีขั้นตอนดังต่อไปนี้

ขั้นตอนที่ 1. Mix Acid

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$HNO_3 + HF + CH_3COOH + H_2SO_4$ เป็นเวลา 5 นาที

ขั้นตอนที่ 2. Cleaning

$H_2O_2 + H_3PO_4 + H_2O(50^{o}C)$ เป็นเวลา 40 วินาที

ขั้นตอนที่ 3. กัด Slug

$NH_4OH + H_2O_2 + H_2O$ เป็นเวลา 10 วินาที

ขั้นตอนที่ 4. ล้างสารเคมี

ทำการ Ultrasonic ด้วย DI เป็นเวลา 10 นาที (2 ครั้ง)

ขั้นตอนที่ 5. ทำให้น้ำไม่เกาะติดชิ้นงาน

ทำการ Ultrasonic ด้วย IPA เป็นเวลา 10 นาที

ขั้นตอนที่ 6. ทำให้น้ำไม่เกาะติดชิ้นงาน

ทำการแช่ IPA เป็นเวลา 2 นาที

ขั้นตอนที่ 7. อบชิ้นงานให้แห้ง

อบชิ้นงานที่อุณหภูมิ 75 องศาเซลเซียส เป็นเวลา 30 นาที

3.5 กระบวนการเคลือบ (Coating)

เป็นกระบวนการเคลือบชิ้นงานเพื่อป้องกันผลของสนามไฟฟ้าที่จะทำให้อิเล็กตรอนกระโดดข้ามบริเวณรอยต่อได้ ซึ่งจะเป็นสาเหตุทำให้มีกระแสรั่วในชิ้นงานโดยมีขั้นตอนการเคลือบดังต่อไปนี้

ขั้นตอนที่ 1. การหยอดซิลิโคน

นำซิลิโคนรับเบอร์ หยอดลงบริเวณช่องว่างด้านข้างระหว่างขั้วโลหะกับขั้วโลหะ

ขั้นตอนที่ 2. การไล่ฟองอากาศ

นำชิ้นงานที่ผ่านกระบวนการหลอมเหลวแผ่นตะกั่วมาเข้าตู้สุญญากาศที่ 76 Torr เป็นเวลา 1 ชั่วโมง

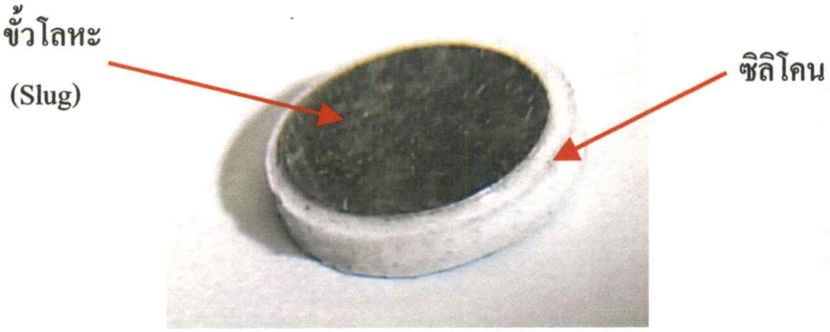
ขั้นตอนที่ 3. ทำให้ซิลิโคนยึดติดกับชิ้นงาน

อบที่อุณหภูมิต่ำ (Soft-Baking) 120 องศาเซลเซียส เป็นเวลา 2 ชั่วโมง

ขั้นตอนที่ 4. ทำให้ซิลิโคนแข็งตัวและแห้งสนิท

อบที่อุณหภูมิ 220 องศาเซลเซียส เป็นเวลา 12 ชั่วโมง แสดงได้ดังรูปที่ 3.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



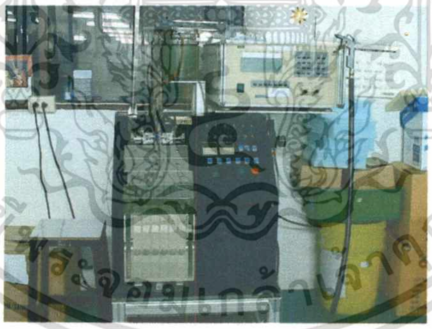
รูปที่ 3.8 ลักษณะไดโอดชนิด CELL ที่ผ่านกระบวนการผลิต

3.6 กระบวนการทดสอบ (Testing)

เป็นกระบวนการทดสอบคุณสมบัติของไดโอดที่ได้ผ่านกระบวนการผลิตเพื่อให้ได้ตามมาตราฐานที่ได้กำหนดขึ้น โดยจะใช้เครื่องมือทดสอบดังต่อไปนี้

1. เครื่อง TVR-600 (Auto Test) ทำหน้าที่แยกแรงดันไฟฟ้าต่างๆ, ช๊อต (Short), แรงดันต่ำกว่ามาตรฐาน (V_B-Low) และผลต่างของแรงดันสองค่าทางด้าน Reverse Bias (DVR) ดังรูปที่ 3.9

2. เครื่อง DC-Digital Tester ทำหน้าที่วัดค่า IR ของ Power Diode เช่น ringing Round เป็นต้นแสดงได้ดังรูปที่ 3.10



รูปที่ 3.9 เครื่อง TVR-600 (Auto Test)

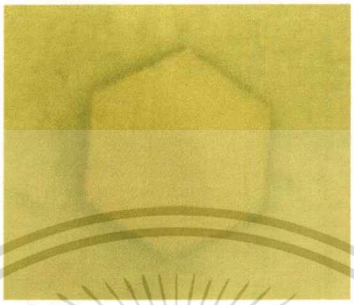
รูปที่ 3.10 เครื่อง DC-Digital Tester

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.7 วัสดุที่ใช้ในการผลิตไดโอดกำลังชนิด CELL

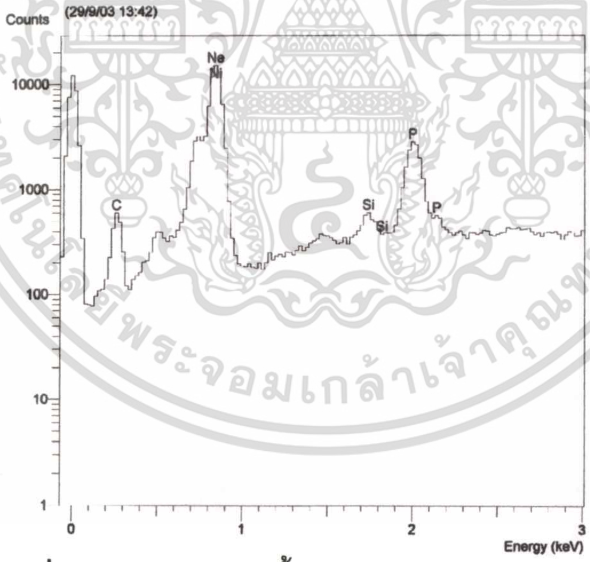
3.7.1 Dice

คือแผ่นซิลิคอนที่ได้ทำการสร้างรอยต่อพีและเอ็นไว้แล้วโดยวิธีการแพร่สารเจือหลังจากนั้นจะนำแผ่นซิลิคอนมาทำการตัดตามขนาด โดยขนาดของแผ่นที่จะทำการตัดนั้นจะต้องคำนึงถึงขนาดพื้นที่ต่อกระแส ที่จะนำไปใช้งานด้วยดังแสดงในรูปที่ 3.11



รูปที่ 3.11 ลักษณะแผ่น Dice ที่ผ่านกระบวนการ Sawing

จากการตรวจสอบคุณสมบัติของแผ่น Dice ที่นำมาจากโรงงานโดยใช้เครื่อง x-ray Spectrum ดังแสดงในรูปที่ 3.12



รูปที่ 3.12 กราฟการวัดชิ้น Dice ด้วย X-ray Spectrum

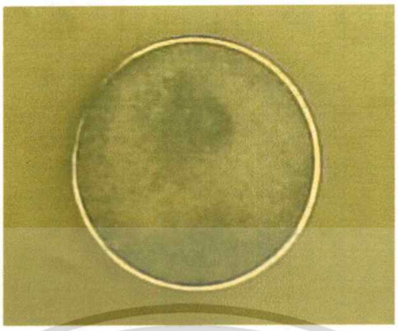
จากรูปที่ 3.12 พบว่า Dice นั้นมีสารโลหะเคลือบอยู่ซึ่งมีองค์ประกอบของธาตุต่างๆดังนี้

C (Carbon)	=	7.97 %
Ne (Neon)	=	1.46 %
P (Phosphorus)	=	4.65 %
Ni (Nikel)	=	85.91%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

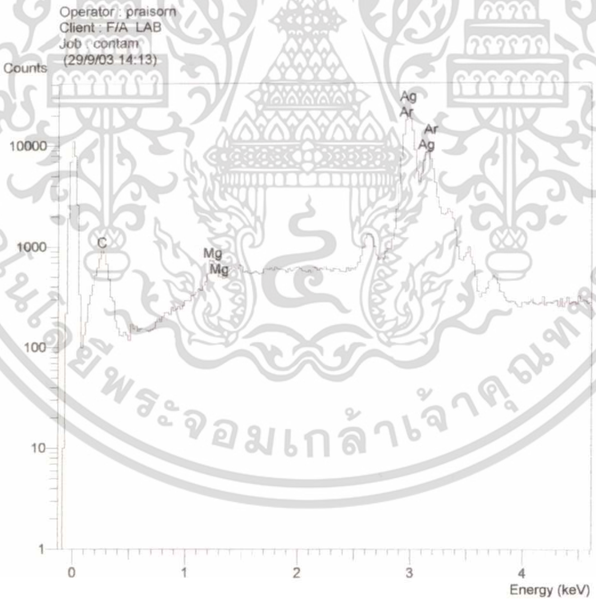
3.7.2 Slug

คือแผ่นโลหะมีลักษณะเป็นแผ่นวงกลมเล็กๆ โดยคุณสมบัติของแผ่น Slug **ก็คือใช้ทำเป็นขั้วโลหะเพื่อต่อใช้งานของไดโอดกำลังชนิด** CELL **ดังแสดงในรูปที่** 3.13



รูปที่ 3.13 ลักษณะแผ่น Slug (ขั้วโลหะ)

จากการตรวจสอบคุณสมบัติของแผ่น Slug **ที่นำมาจากโรงงานโดยใช้เครื่อง** x-ray Spectrum **ดังแสดงในรูปที่** 3.14



รูปที่ 3.14 กราฟการวัด Slug ด้วย X-ray Spectrum

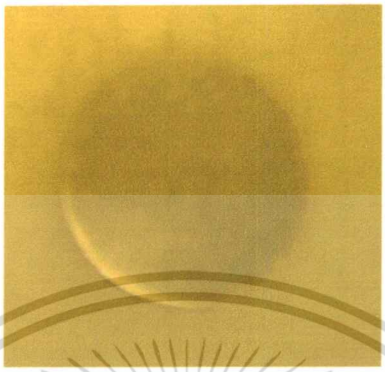
จากรูปที่ 3.14 **พบว่าขั้วโลหะ (Slug) มีองค์ประกอบของธาตุต่างๆดังนี้**

C (Carbon)	=	5.14 %
Mg (Manganese)	=	0.30 %
Ar (Argon)	=	3.22 %
Ag (Silver)	=	91.34 %

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

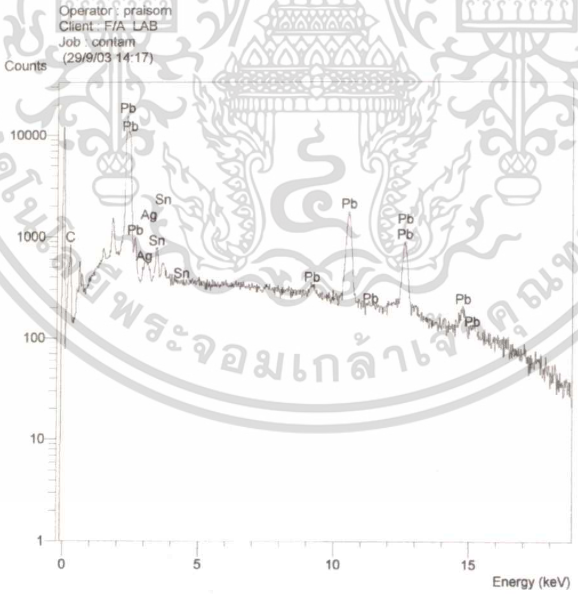
3.7.3 Solder

คือแผ่นตะกั่วมีลักษณะเป็นแผ่นวงกลมเล็กๆ โดยคุณสมบัติของ Solder ก็คือเป็นตัวเชื่อมต่อระหว่างแผ่นซิลิคอนที่ได้ทำการสร้าง P-N Junction กับ Slug จุดหลอมเหลวอยู่ที่ 280 องศาเซลเซียส ดังแสดงในรูปที่ 3.15



รูปที่ 3.15 ลักษณะแผ่น Solder (แผ่นตะกั่ว)

จากการตรวจสอบคุณสมบัติของแผ่น Solder ที่นำมาจากโรงงานโดยใช้เครื่อง x-ray Spectrum ดังแสดงในรูปที่ 3.16



รูปที่ 3.16 กราฟการวัดแผ่นตะกั่วด้วย X-ray Spectrum

จากรูปที่ 3.15 พบว่าแผ่นตะกั่ว (Solder) มีองค์ประกอบของธาตุต่างๆดังนี้

C (Carbon)	=	8.94 %
Pb (Solder)	=	85.69 %
Ag (Silver)	=	1.28 %

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4
ปัญหา และแนวทางการแก้ไข

กระบวนการประกอบ Power Diode ชนิด Cell ในปัจจุบันนั้นมีขั้นตอนประกอบไม่ยุ่งยาก โดยนำแผ่นตะกั่ว (Solder) และขั้วโลหะ (Slug) มาประกบกับแผ่นซิลิคอนที่ได้ทำการสร้างรอยต่อพีเอ็นไว้แล้ว (Dice) หลังจากนั้นนำไปทำการให้ความร้อน เพื่อให้ซิลิคอนติดกับแผ่นโลหะเกิดเป็นขั้วของไดโอด หลังจากนั้นจึงนำไปทำการตรวจสอบปริมาณฟองอากาศ ในการตรวจสอบคุณสมบัติทางไฟฟ้าของไดโอดนั้นพบว่า คุณสมบัติความสัมพันธ์ระหว่างกระแสกับแรงดัน ของชิ้นงานบางตัวไม่ผ่านเกณฑ์มาตรฐาน ซึ่งล้วนเป็นสาเหตุของการคัดทิ้งตัวชิ้นงานที่ผลิตขึ้น ปัญหาที่พบมีอยู่ด้วยกัน 5 ประเด็นคือ

1. ปัญหาเรื่อง DVR (Difference Voltage Reverse) ผลต่างของแรงดัน 2 ค่าทางด้าน Reverse Bias เกินจากค่าที่กำหนด
2. ปัญหาเรื่อง Breakdown Voltage Low (VB-Low) แรงดันพังทลายทางด้าน Reverse Bias ต่ำกว่าค่ามาตรฐาน
3. ปัญหาเรื่องฟองอากาศ
4. ปัญหาเรื่อง Short (ตะกั่วที่ใช้ในการ Soldering ไหลมาติดระหว่างโลหะทั้งสองด้าน)
5. ปัญหาเรื่อง Ringing Round (กระแสรั่วทางด้าน Reverse Bias เกิดการสั่นตามเวลา)

4.1 วิธีดำเนินการวิเคราะห์ปัญหา

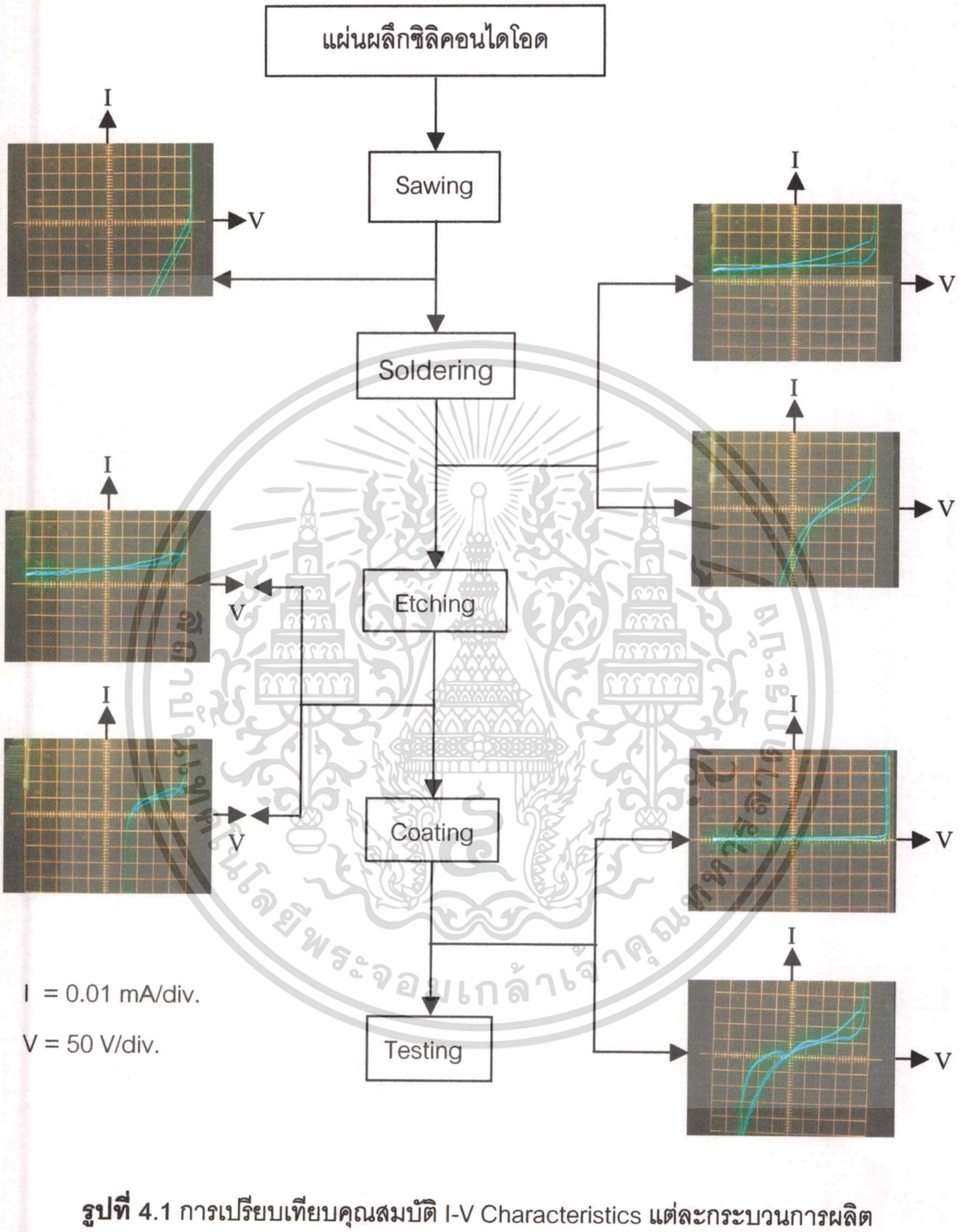
การดำเนินการแก้ไขปัญหาดังกล่าวได้ทำการทดลองที่บริษัทอุตสาหกรรมอิเล็กโทรนิกส์ (มหาชน)จำกัด (EIC) การดำเนินการแก้ไขปัญหาในครั้งนี้ได้วางแผนดำเนินงานแก้ไขปัญหา เป็นขั้นตอนดังนี้

1. ศึกษาปัญหาในแต่ละกระบวนการผลิต
2. ศึกษาปัญหาที่เกิดขึ้นในกระบวนการผลิตจริง
3. สรุปและวิเคราะห์ปัญหาเบื้องต้น

จากที่ได้ทำการวางแผนไว้แล้วนั้นจึงได้ทำการศึกษาปัญหาในกระบวนการผลิตจริง โดยนำชิ้นงานของแต่ละกระบวนการผลิตมาทำการวัด I-V Characteristics เพื่อทำการเปรียบเทียบ I-V Characteristics ชิ้นงานที่ผลิตขึ้นใน Process เดียวกันเพื่อที่จะนำข้อมูลมาทำการวิเคราะห์ปัญหาที่เกิดขึ้นซึ่งแสดงได้ดังรูปที่ 4.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.1 ศึกษาปัญหาในแต่ละกระบวนการผลิตจริง



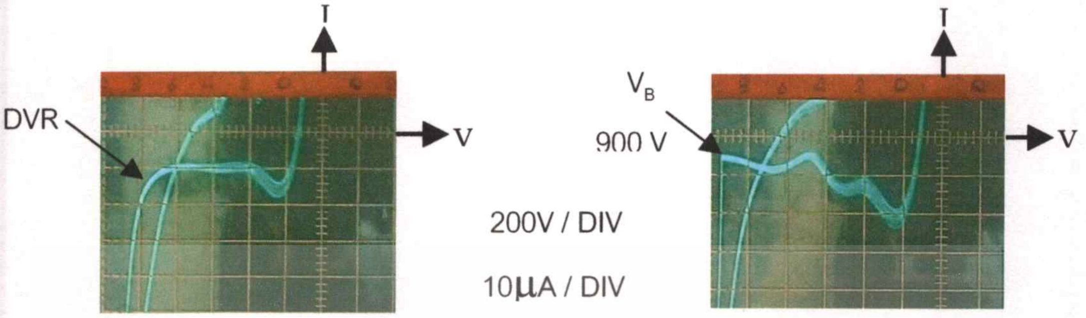
รูปที่ 4.1 การเปรียบเทียบคุณสมบัติ I-V Characteristics แต่ละกระบวนการผลิต

จากที่ได้เก็บตัวอย่างชิ้นงาน ทุกขั้นตอนของกระบวนการผลิต ตามมาตรฐานของบริษัทอุตสาหกรรมอิเล็กโทรนิกส์(มหาชน)จำกัด (EIC) ที่ดำเนินการอยู่แล้วนำมาทำการวัดคุณสมบัติ I-V Characteristics ของทุกชิ้นงาน ที่ห้องปฏิบัติการศูนย์วิจัยอิเล็กทรอนิกส์ สจล. (ERC) โดยสรุปเป็นแผนผังลำดับขั้นตอนกระบวนการผลิต ผลการตรวจสอบแสดงได้ดังรูปที่ 4.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

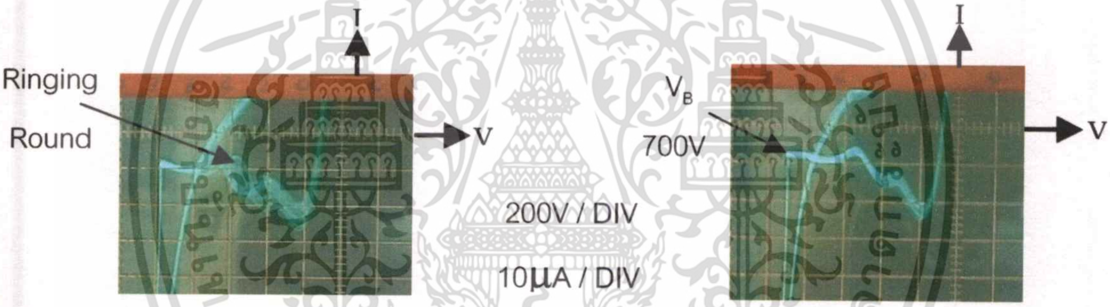
4.1.2 ศึกษาปัญหาที่เกิดขึ้นในกระบวนการผลิตจริง

นำชิ้นงานที่ได้ทำการผลิตตามขั้นตอนของบริษัท มาทำการวัดคุณสมบัติไฟฟ้า I-V Characteristics ตามมาตรฐานบริษัทโดยสรุปเป็นกราฟ I-V Characteristics ที่เกิดปัญหาได้ดังนี้



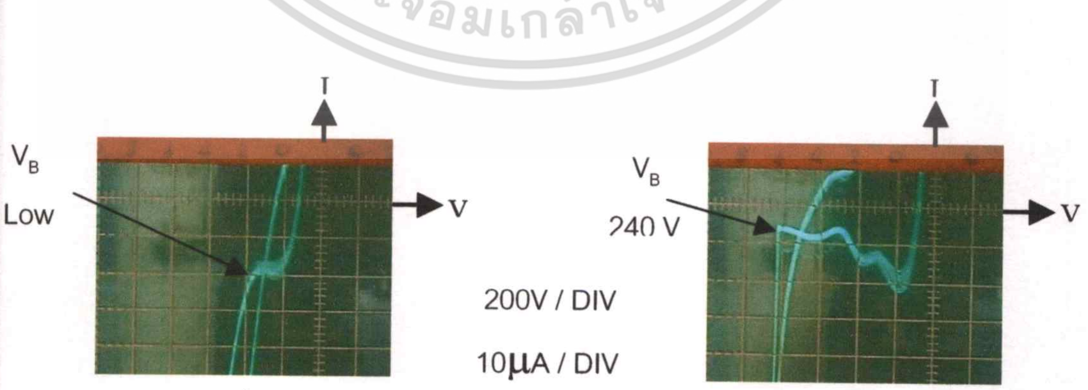
(ก) (ข)

รูปที่ 4.2 (**ก**) กราฟแสดงผลของ DVR ที่เกิดขึ้นในไดโอด (**ข**) กราฟแสดงคุณสมบัติของไดโอดปกติ V_B=900 V



(ก) (ข)

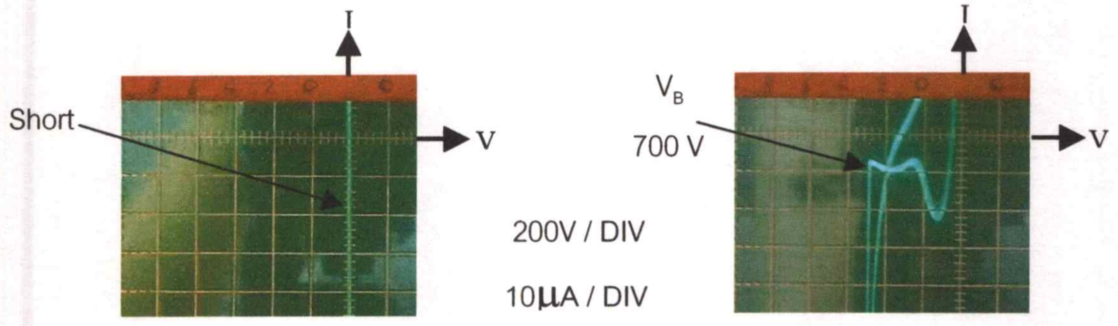
รูปที่ 4.3 (**ก**) กราฟแสดงผลของRinging Roundที่เกิดขึ้นในไดโอด (**ข**) กราฟแสดงคุณสมบัติของไดโอดปกติ V_B=700 V



(ก (ข)

รูปที่ 4.4 (**ก**) กราฟแสดงคุณสมบัติของ VB-Low ที่เกิดขึ้นในไดโอด (**ข**) กราฟแสดงคุณสมบัติของ ไดโอดปกติ V_B=240 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

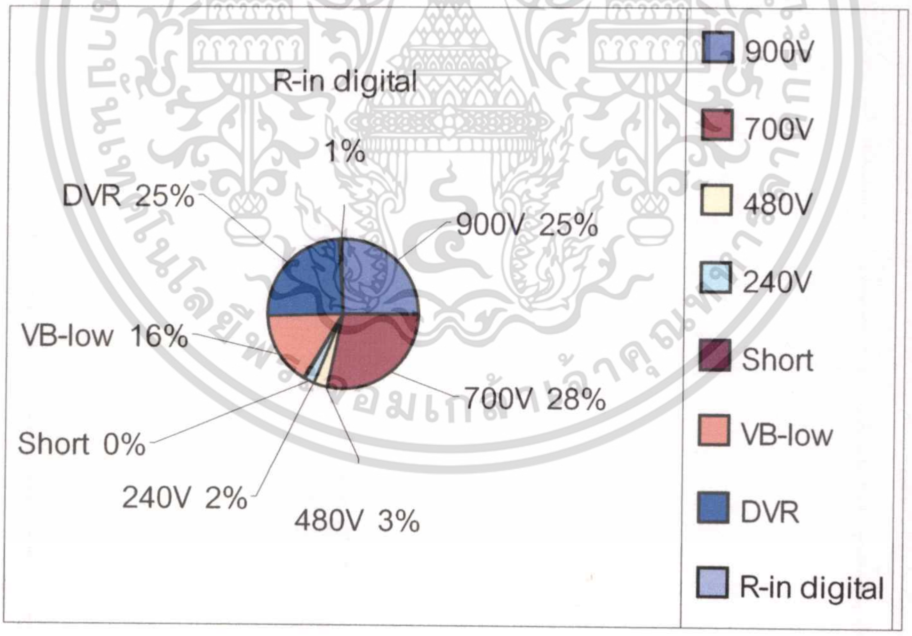


(ก) (ข)

รูปที่ 4.5 **(ก)** กราฟแสดงคุณสมบัติของ Short ที่เกิดขึ้นในไดโอด **(ข)** กราฟแสดงคุณสมบัติของไดโอดปกติ V_B=700 V

จากการที่ได้ไปศึกษาถึงกระบวนการผลิตโดยรวมของบริษัทและได้เก็บข้อมูลบางส่วนที่น่าจะมีประโยชน์ต่องานวิจัยเพื่อจะได้นำมาทดลองและแก้ไขปัญหาให้ถูกจุดต่อไป

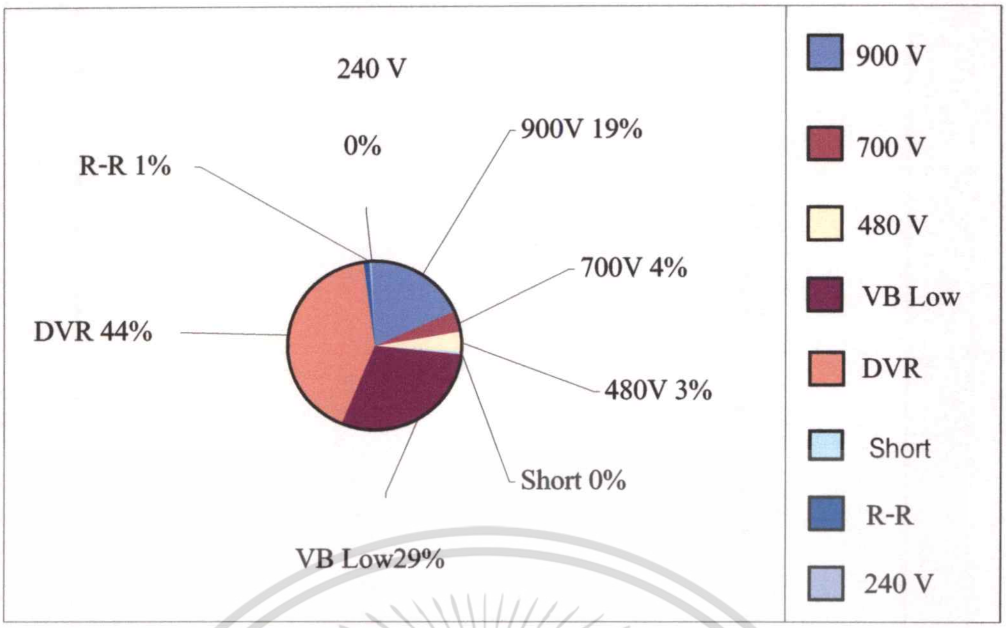
ตัวอย่างข้อมูลบางส่วนที่ทำการผลิตจากบริษัทอุตสาหกรรมอิเล็กโทรนิกส์(มหาชน)จำกัด (EIC) ซึ่งแสดงเป็นแผนภาพได้ดังรูปที่ 4.6 (ก), (ข)



(ก)

การผลิตมีจำนวน 5084 ตัว ทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้าที่ต้องการเพียง 2920 ตัว คิดเป็น 58% (แจกแจงเป็นค่าแรงดันพังทะลายค่าต่างๆได้ดังนี้ V_B = 900V จำนวน 25 % ,V_B = 700V จำนวน 28 % , V_B = 480V จำนวน 3 %, V_B =240V จำนวน 2 %) ซึ่งนับว่ามีปริมาณไดโอดที่เสียอยู่รวมทั้งสิ้นถึง 42% นับว่าเป็นปริมาณที่สูงมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข)

รูปที่ 4.6 (ก), (ข) กราฟแสดงข้อมูลคุณสมบัติทางไฟฟ้าที่ผ่านและไม่ผ่านเกณฑ์มาตรฐาน

จากข้อมูลจากข้อมูลของไดโอดทั้ง 2 Lot (ก).พบว่าไดโอดที่ผ่านเข้ากระบวนการผลิตมีจำนวน 5100 ตัว ทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้าที่ต้องการเพียง 1073 ตัว คิดเป็น 21 เปอร์เซ็นต์ (แจกแจงเป็นค่าแรงดันพังทะลายค่าต่างๆได้ดังนี้ V_B = 900V จำนวน 16 เปอร์เซ็นต์, VB = 700V จำนวน 4 เปอร์เซ็นต์, V_B = 480V จำนวน 1 เปอร์เซ็นต์) ซึ่งนับว่ามีปริมาณไดโอดที่เสียอยู่รวมทั้งสิ้นถึง 79 เปอร์เซ็นต์ นับว่าเป็นปริมาณที่สูงมาก ตัวอย่างข้อมูล(ข). พบว่าไดโอดที่ผ่านเข้ากระบวนการผลิตมีจำนวน 5100 ตัว ทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้าที่ต้องการเพียง 1200 ตัว คิดเป็น 26% (แจกแจงเป็นค่าแรงดันพังทะลายค่าต่างๆได้ดังนี้ V_B = 900V จำนวน 19 เปอร์เซ็นต์, VB = 700V จำนวน 4 เปอร์เซ็นต์, V_B = 480V จำนวน 3 เปอร์เซ็นต์) ซึ่งนับว่ามีปริมาณไดโอดที่เสียอยู่รวมทั้งสิ้นถึง 79 เปอร์เซ็นต์ นับว่าเป็นปริมาณที่สูงมากเช่นกัน

4.1.3 สรุปและวิเคราะห์ปัญหาเบื้องต้น

จากข้อมูล I-V Characteristics ของชิ้นงานที่ผลิตพบว่า หลังเสร็จสิ้นกระบวนการผลิต I-V Characteristics ของบางชิ้นงานจะเปลี่ยนแปลงโดยมีกระแสรั่วมากขึ้น หรือมีแรงดันพังทะลาย (Breakdown Voltage) ลดลง ดังตัวอย่างที่สายการผลิตสำรวจไว้สำหรับไดโอดชนิด Cell ขนาด 25A ซึ่งคาดหวังที่จะได้ค่าแรงดันพังทะลายที่สูงขึ้น จากการสังเกตุพบว่าในการผลิตนั้นมีฟองอากาศเกิดขึ้นระหว่างหน้าสัมผัสของโลหะกับซิลิคอนมีจำนวนมากซึ่งอาจจะเป็นสาเหตุของชิ้นงานที่ถูกคัดทิ้ง จากข้อมูลของไดโอดทั้ง 2 Lot พบว่าไดโอดที่ทดสอบผ่านตามเกณฑ์คุณสมบัติทาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไฟฟ้าที่ต้องการมีเพียงประมาณ 23 เปอร์เซ็นต์ เท่านั้นจึงควรหาวิธีเพิ่มประสิทธิภาพการผลิตให้สูงขึ้นนอกจากนั้นจากการเปิดชิ้นงานยังพบฟองอากาศจำนวนมาก ซึ่งอาจเป็นสาเหตุของการเกิด DVR, VB-low ,Ringing Round, และ Short เป็นต้น

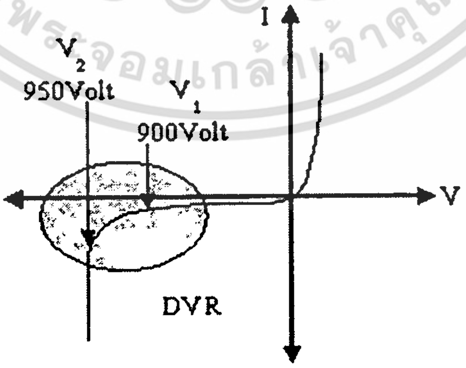
4.2 ลักษณะของกราฟ I-V Characteristics ของไดโอดที่ไม่ผ่านเกณฑ์มาตรฐานในทางอุตสาหกรรม

ลักษณะไดโอดที่เกิดการเสียหายหลังจากการประกอบไดโอดกำลังชนิดเซลล์ ในโรงงานอุตสาหกรรม มีลักษณะการเกิดความเสียหายในตัวไดโอดอยู่ 6 ประเภทดังนี้

1. DVR (Different Voltage Reverse Bias)
2. V_B-Low
3. Short
4. Ringing Round
5. High leakage current after baking

4.2.1 ลักษณะเมื่อเกิด DVR

หมายถึงผลต่างของแรงดัน 2 ค่าทางด้าน Reverse Bias เกินจากค่าที่ทำการกำหนดไว้ ณ เครื่องมือที่ทำการตรวจสอบไดโอด ซึ่งตามทฤษฎีของไดโอดโดยทั่วไปแล้วจะเรียกว่า Soft breakdown แต่ถ้าในโรงงานอุตสาหกรรมแล้วจะเรียกว่า DVR แสดงได้ดังรูปที่ 4.7 กราฟ I-V Characteristics แสดงการวัดค่า DVR ในอุตสาหกรรม



รูปที่ 4.7 การวัดค่า DVR ในทางอุตสาหกรรม

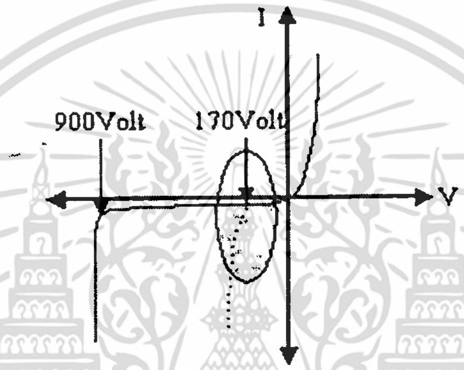
ในการวัดค่า DVR นั้นเป็นการวัดค่าแรงดัน 2 ค่าทางด้าน Reverse bias บริเวณช่วง Breakdown Voltage จากรูปจะแสดงให้เห็นค่า V_1, V_2 จะถูกกำหนดตั้งค่าไว้ที่เครื่องมือวัด ค่าที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำการตั้งก็จะเป็นไปตามมาตรฐานของบริษัทอย่างเช่น V_1 = 900 Volt, V_2 = 950 Volt ผลต่างเท่ากับ 50 Volt เป็นต้น ซึ่งถ้าไดโอดตัวใดไม่ผ่านตามเกณฑ์ก็จะถูกเครื่องมือทำการคัดออก

4.2.2 ลักษณะเมื่อเกิด V_B-Low

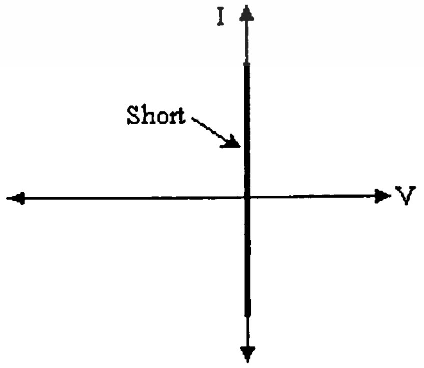
หมายถึง Volt Breakdown ที่วัดได้ต่ำกว่าค่าที่ตั้งไว้ที่เครื่องวัด อย่างเช่นตั้งค่าไว้ที่เครื่อง ถ้า V_B ต่ำกว่า 100 Volt ให้ทำการคัดออก แต่ไม่ได้หมายความว่าไดโอดที่ถูกทำการคัดออกนั้นเป็นไดโอดที่เสียแล้ว เพียงแต่ว่าไดโอดตัวนั้น V_B ต่ำเกินกว่าที่จะนำไปใช้ในงานเฉพาะทางได้ อาจจะนำไปใช้ในงานอื่นได้แสดงได้ดังรูปที่ 4.8



รูปที่ 4.8 การวัดค่า VB-Low ในทางอุตสาหกรรม

4.2.3 ลักษณะเมื่อเกิด Short

หมายถึง เกิดจากการประกอบไดโอดเมื่อตะกั่วไหลมาติดกันก็ทำให้เกิดการ Short ซึ่งโดยทั่วไปแล้วจะไม่พบมากนักซึ่งเป็นส่วนน้อยที่เกิดขึ้น สาเหตุส่วนใหญ่มาจากการวางแผ่นตะกั่วไม่ตรงชิ้นงาน คือมีการเหลื่อมระหว่างชิ้นงานเกิดขึ้นแสดงได้ดังรูปที่ 4.9

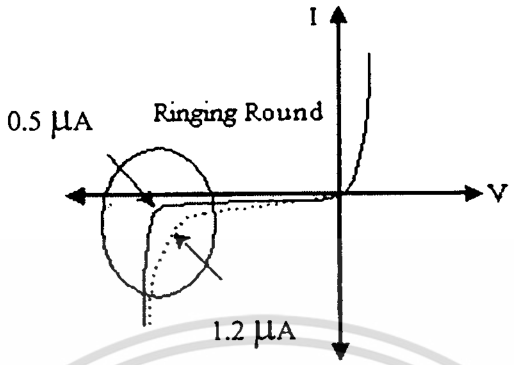


รูปที่ 4.9 ไดโอดที่เกิดการ Short ในทางอุตสาหกรรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.4 **ลักษณะเมื่อเกิด** Ringing Round

หมายถึงกระแสรั่วทางด้าน Reverse bias เกิดการเปลี่ยนแปลงตามเวลา ซึ่งการเปลี่ยนแปลงจะเป็นแบบ Swing แสดงได้ดังรูปที่ 4.10



รูปที่ 4.10 การเกิด Ringing Round ในทางอุตสาหกรรม

ในการวัดค่า Ringing Round นั้นเป็นการวัดค่ากระแสรั่วทางด้าน Reverse bias ว่าเกินจากค่าที่กำหนดไว้หรือไม่ โดยทั่วไปแล้วทางบริษัทจะทำการตั้งค่าไว้ที่ไม่เกิน 1 µA แต่ในกรณีของ Ringing Round ขณะทำการวัดกระแสรั่วไม่เกิน 1 µA แต่เมื่อเวลาผ่านไปกระแสรั่วจะเพิ่มขึ้นเป็น 1.2 µA เมื่อเวลาผ่านไปกระแสรั่วจะลดลง 0.6 µA จะเป็นอย่างนี้อย่างต่อเนื่อง

4.2.5 **ลักษณะเมื่อเกิด** High leakage current after baking

หมายถึง หลังจากนำชิ้นงานไปทำการอบที่อุณหภูมิตามมาตรฐานของบริษัทแล้วนำมาวัดพบว่ากระแสรั่วทางด้าน Reverse bias มีแนวโน้มเพิ่มมากขึ้น ดังตัวอย่าง

ตารางที่ 4.1 **ผลของ** High leakage current after baking

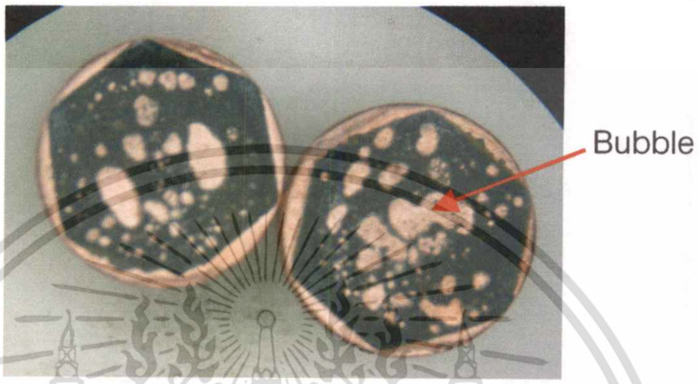
ตัวที่ / ทดลอง	1	2	3	4	5	6	7	8	9	10
ก่อนอบ	0.42 µA	0.45	0.42	0.41	0.38	0.37	0.35	0.41	0.35	0.36
หลังอบ	0.81 µA	0.87	0.61	0.75	0.52	0.73	0.74	0.84	0.74	0.76

จากข้อมูลพบว่ากระแสรั่วทางด้าน Reverse bias ก่อนทำการ Baking กระแสรั่วยังมีแนวโน้มว่ายังต่ำอยู่ แต่เมื่อทำการเปรียบเทียบกับข้อมูลหลังอบจะเห็นว่ากระแสรั่วทางด้าน Reverse bias จะเพิ่มขึ้นจากเดิมซึ่งเป็นปัญหาหนึ่งในทางอุตสาหกรรม สาเหตุที่อาจจะทำให้ไดโอดเกิดปัญหาต่างๆ ในกระบวนการผลิตน่าจะมาจากสาเหตุแสดงได้ดังรูปที่ 4.11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 ปัญหาเรื่องฟองอากาศ

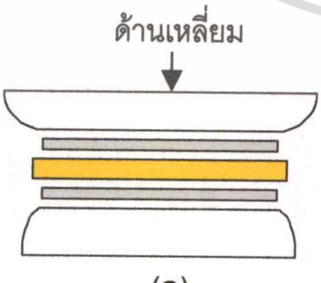
ฟองอากาศที่เกิดขึ้นนี้ จะเกิดขึ้นหลังจากเสร็จสิ้นกระบวนการหลอมเหลวแผ่นตะกั่ว (Soldering) เพื่อต้องการให้ขั้วโลหะ (Slug) ยึดติดกับแผ่นซิลิคอน (Dice) ที่ได้ทำการสร้างขั้วโลหะบางๆ (Plating) ไว้แล้ว และเมื่อนำไดโอดที่ผ่านกระบวนการหลอมเหลวแผ่นตะกั่วแล้วนำมาแกะออกดูจะพบว่ามีฟองอากาศอยู่บริเวณภายในสามารถแสดงได้ดังรูปที่ 4.11

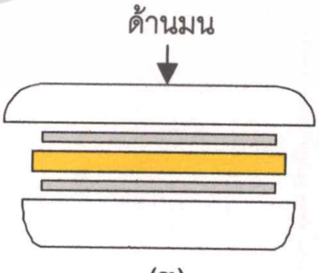


รูปที่ 4.11 ลักษณะของฟองอากาศที่เกิดขึ้นภายในไดโอดชนิด CELL

4.4 ปัญหาเรื่องสนามไฟฟ้าบริเวณขอบของขั้วโลหะ

การเกิดสนามไฟฟ้าบริเวณขอบของขั้วโลหะบริเวณที่เป็นเหลี่ยม ซึ่งสามารถอธิบายเกี่ยวกับขั้วโลหะ (Slug) ได้ดังนี้ขอบของ Slug ซึ่ง Slug แต่ละแผ่นจะมีด้านที่มีความมนและด้านที่มีความเป็นเหลี่ยมไม่ว่าจะเป็น Slug ด้านบนหรือ Slug ด้านล่างก็จะมีลักษณะคล้ายกันซึ่งจะแตกต่างกันตรงที่มีความหนาและความกว้างไม่เท่ากัน นอกจากนั้นแล้วยังสังเกตได้อีกว่าการประกบ Slug นั้นยังแตกต่างกันซึ่งสามารถแสดงได้ดังรูปที่ 4.12 (ก), (ข)





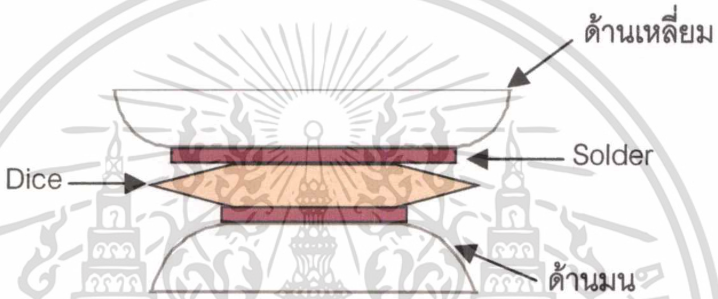
รูปที่ 4.12 ลักษณะ Slug ด้านที่มีเหลี่ยมและด้านที่มน **(ก)** การประกบ Slug แบบด้านมนเข้าหากัน**(ข)** การประกบ Slug แบบด้านเหลี่ยมเข้าหากัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5 ปัญหาการกัดกร่อนบริเวณขอบของซิลิคอน ในกระบวนการกัดชิ้นงานซิลิคอน

ในกระบวนการ Etching จะเป็นกระบวนการกัดกร่อนบริเวณขอบของซิลิคอนหลังจากที่ได้ผ่านกระบวนการต่างๆ มาแล้วดังข้างต้น เพื่อต้องการให้บริเวณขอบของซิลิคอนมีความเรียบมากขึ้นพร้อมกับการกัดตะกั่วที่อาจจะไหลมาติดบริเวณขอบของจังชั่น เพื่อไม่ให้เกิดการช๊อตจังชั่นของไดโอดด้วย ถ้าหาเวลาที่ไม่เหมาะสมในการกัดอาจจะทำให้พื้นที่ของกระแสมีค่าลดลง อาจจะทำให้เป็นสาเหตุของงานถูกคัดทิ้งมากขึ้นเป็นต้น

4.6 แนวทางการแก้ไขปัญหา



รูปที่ 4.13 ลักษณะการประกอบไดโอดชนิด CELL

จากรูปที่ 4.13 สังเกตได้ว่า Slug นั้นสามารถที่จะทำการเปลี่ยนรูปแบบการประกบได้และสามารถที่จะเพิ่มแผ่นตะกั่วได้ รวมถึงการเพิ่มน้ำหนักกดให้มากขึ้นได้นอกจากนั้นยังสามารถที่จะลดหรือเพิ่มเวลาในการ Etching ได้ด้วย จึงได้วางแนวทางในการแก้ไขปัญหาไว้ทั้งหมด 6 วิธี ดังนี้

1. เพิ่มความหนาของแผ่น Solder
2. เพิ่มแผ่นกดทับให้มีแรงกดมากขึ้น
3. การเจาะรู ตรงกลาง Slug ทั้ง Slug บนและล่าง
4. ทำการแก้ไขโดยการเพิ่มขั้นตอนการ Anneal ก่อนการ Soldering
5. แก้ไขลักษณะการประกบ Slug
6. เปลี่ยนเวลาการ Etching เพื่อหาเวลาที่เหมาะสม

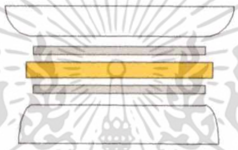
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

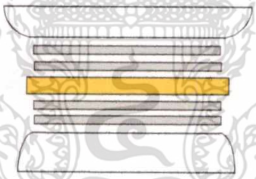
การทดลอง และผลการทดลอง

5.1 การทดลองแก้ไขปัญหาโดยการเพิ่มความหนาของแผ่น Solderโดยเพิ่มอีก 1 แผ่นที่มีขนาดเท่ากัน

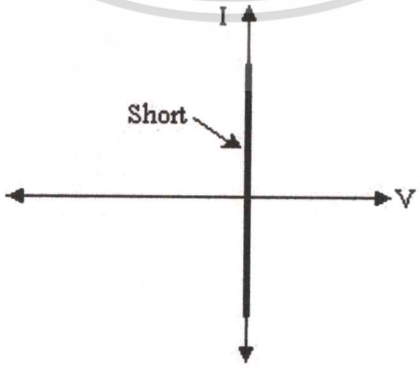
เพิ่มความหนาของแผ่น Solder (แผ่นโลหะตะกั่วผสม ดีบุกและเงิน) โดยเพิ่มอีก 1 แผ่นที่มีขนาดเท่ากัน เพื่อต้องการลดปริมาณของฟองอากาศระหว่างขั้วโลหะกับซิลิคอนแสดงได้ดังรูปที่ 5.2 แต่ผลปรากฏว่าเกิดการลัดวงจร เนื่องจากปริมาณตะกั่วมากเกินไปแสดงได้ดังรูปที่ 5.3



รูปที่ 5.1 การประกอบด้วยแผ่นตะกั่ว 1 แผ่นด้วยกระบวนการผลิตอุตสาหกรรม



รูปที่ 5.2 การประกอบด้วยแผ่นตะกั่ว 2 **แผ่นที่มีขนาดเท่ากัน**

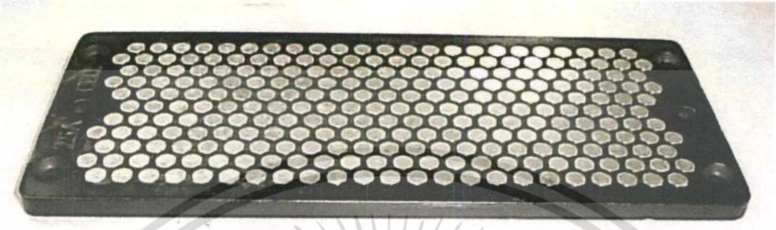


รูปที่ 5.3 กราฟคุณสมบัติกระแสและแรงดันเมื่อเกิดการ Short

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2 การทดลองแก้ไขปัญหาโดยการเพิ่มแผ่นกดทับเป็น 2 แผ่น

ใช้แผ่นตะกั่วจำนวน 1 แผ่นเท่าเดิมแต่เพิ่มน้ำหนักกดมากขึ้น โดยเพิ่มแผ่นกดทับอีก 1 แผ่น แสดงได้ดังรูปที่ 5.6 ผลปรากฏว่าอุณหภูมิที่ใช้ปกตินั้นไม่เพียงพอที่จะหลอมแผ่นตะกั่วได้ (ซึ่งวิธีนี้ไม่สามารถนำมาใช้ในการทดลองได้เนื่องจากอุณหภูมิไม่เพียงพอที่จะหลอมเหลวตะกั่วได้



รูปที่ 5.4 ลักษณะการวางชิ้นงานบนแผ่น Boat ก่อนกระบวนการหลอมเหลวแผ่นตะกั่ว

รูปที่ 5.5 ลักษณะการวางแผ่นกดทับ 1 แผ่นด้วยกระบวนการผลิตอุตสาหกรรม

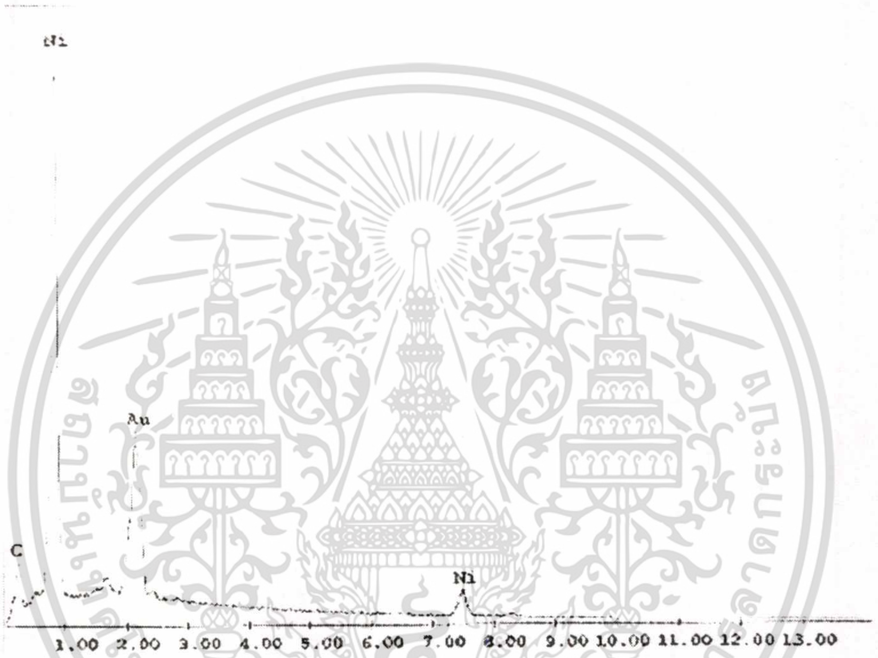
รูปที่ 5.6 ลักษณะการวางแผ่นกดทับ 2 แผ่น

การแก้ปัญหาด้วยวิธีทั้งสองที่กล่าวมาจึงไม่สามารถทำได้เนื่องจากไม่สามารถหาวัสดุSolder ที่มีความหนาที่เหมาะสมได้และไม่สามารถเพิ่มอุณหภูมิในกระบวนการหลอมเหลวแผ่นตะกั่วได้ เพราะจะมีผลกระทบกับขั้นตอนการผลิตของสายงานปกติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.3 การทดลองแก้ไขปัญหาโดยการ Anneal ก่อนกระบวนการ Soldering

ทำการแก้ไขโดยการเพิ่มขั้นตอนการ Anneal ก่อนกระบวนการหลอมเหลวแผ่นตะกั่วเพื่อให้โลหะที่เคลือบมาจากโรงงานผู้ผลิตยึดติดสัมผัสกับแผ่นผลึกซิลิคอนให้ดีที่สุด ดังนั้นจึงต้องนำแผ่นผลึกซิลิคอนไดโอดไปทำการตรวจสอบชนิดของโลหะที่เคลือบเป็นขั้วสัมผัสด้วยวิธี x-ray Spectroscopy แสดงผลการตรวจสอบได้ดังรูปที่ 5.7



รูปที่ 5.7 การวิเคราะห์โลหะที่เคลือบบนผิวผลึกซิลิคอนด้วย x-ray Spectroscopy

จากรูปที่ 5.7 ซึ่งผลการตรวจสอบพบว่าเป็นโลหะนิเกลและทองคำ ดังนั้นจึงกำหนดอุณหภูมิในการแอนนีลไม่เกิน 400 องศาเซลเซียส ซึ่งในการหาอุณหภูมิและเวลาที่เหมาะสมกับการAnnealing จะกำหนดดังนี้

ก. 200 องศาเซลเซียส 1 นาที

ข. 250 องศาเซลเซียส 1 นาทีและ 5 นาที

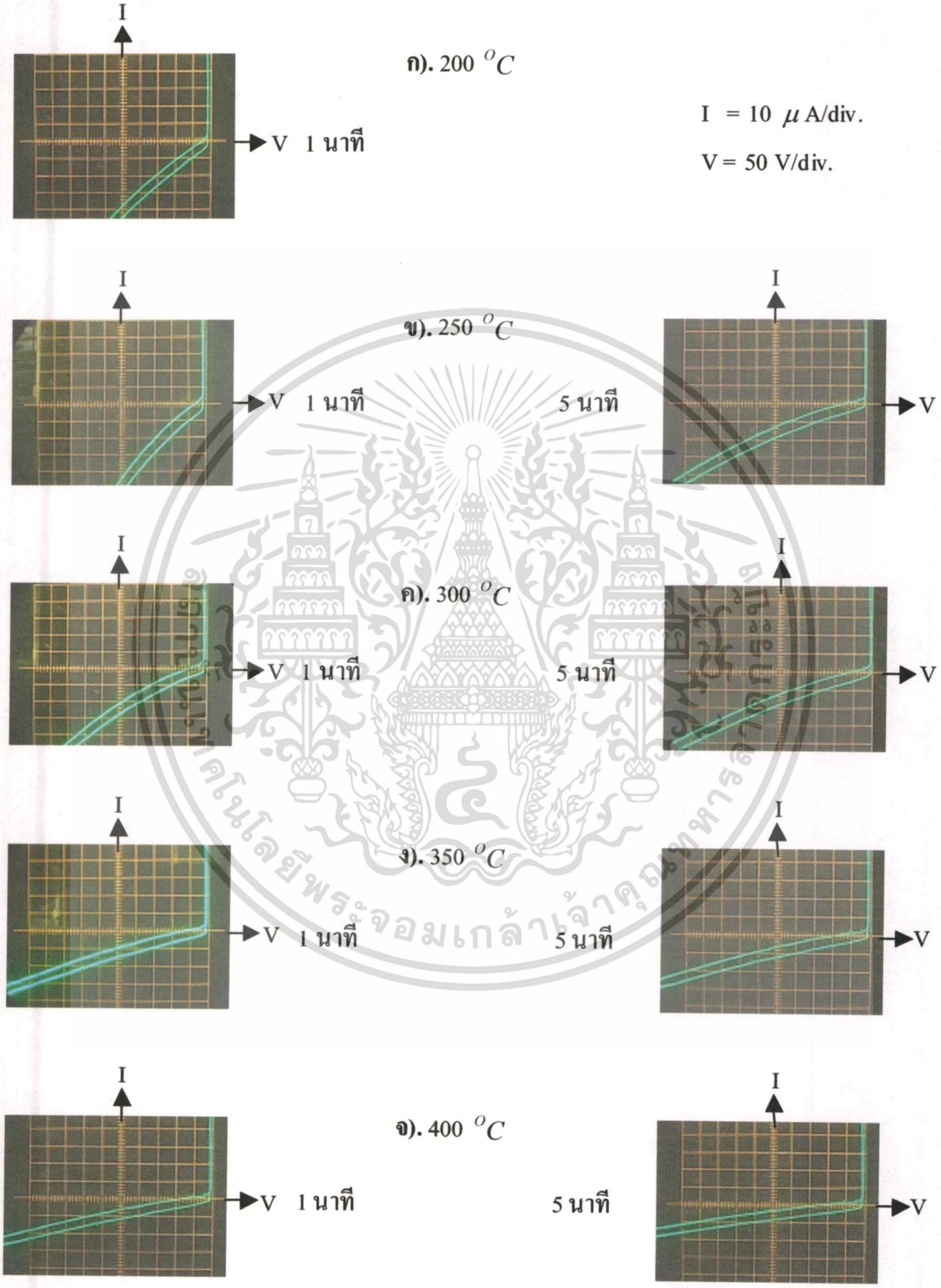
ค. 300 องศาเซลเซียส 1 นาทีและ 5 นาที

ง. 350 องศาเซลเซียส 1 นาทีและ 5 นาที

จ. 400 องศาเซลเซียส 1 นาทีและ 5 นาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลของการAnneal แสดงได้ดังนี้

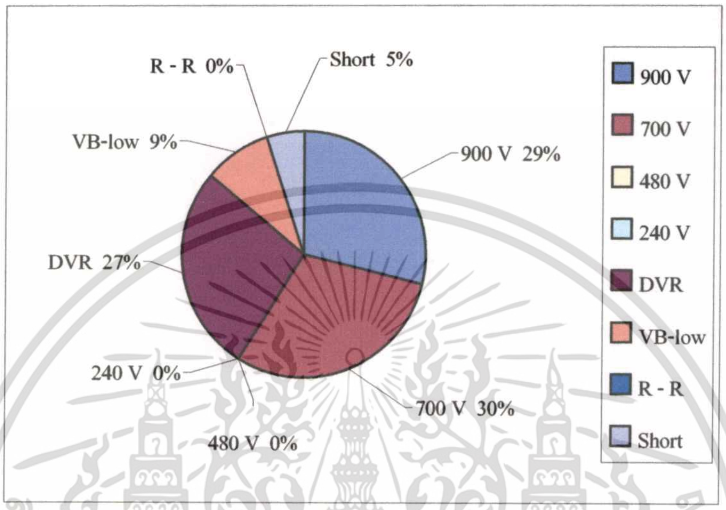


รูปที่ 5.8 ผลของการAnneal (ก)200 ^{o}C (ข)250 ^{o}C (ค)300 ^{o}C (ง)350 ^{o}C (จ)400 ^{o}C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 5.8 พบว่าการแอนนีลที่ 400 องศาเซลเซียสเป็นเวลา 5 นาทีจะทำให้คุณสมบัติกระแสและแรงดันดีที่สุด

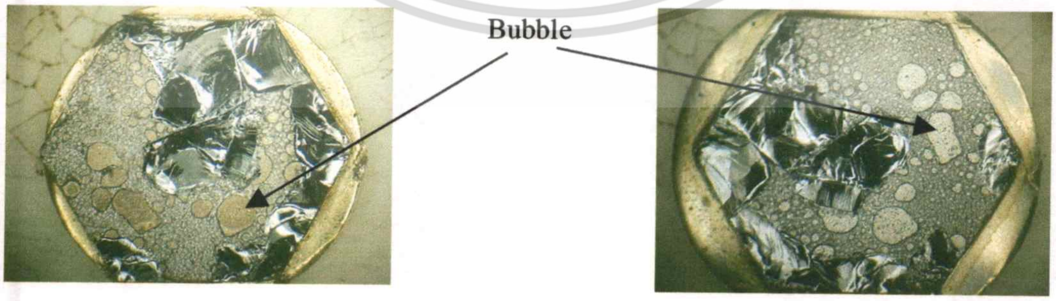
จากข้อมูลการแอนนีลก่อนกระบวนการหลอมเหลวแผ่นตะกั่ว ดังข้างต้นจึงได้ทำการทดลองโดยนำชิ้นงานจำนวน 100 ตัวมาทำการทดลองตามกระบวนการผลิตปกติแสดงได้ดังรูปที่ 5.9



รูปที่ 5.9 กราฟแสดงคุณสมบัติทางไฟฟ้าที่ผ่านเกณฑ์มาตรฐานโดยใช้วิธีแอนนีลก่อนกระบวนการหลอมเหลวแผ่นตะกั่ว

จากรูปที่ 5.9 พบว่าไดโอดที่ผ่านเข้ากระบวนการผลิตมีจำนวน 100 ตัว ทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้าที่ต้องการคิดเป็น 59 %

หลังจากได้ทำการทดลองและวัดคุณสมบัติทางไฟฟ้าตามมาตรฐานแล้วนั้น จึงได้นำชิ้นงานบางส่วนจากการทดลองมาทำการตรวจสอบปริมาณฟองอากาศแสดงได้ดังรูปที่ 5.10



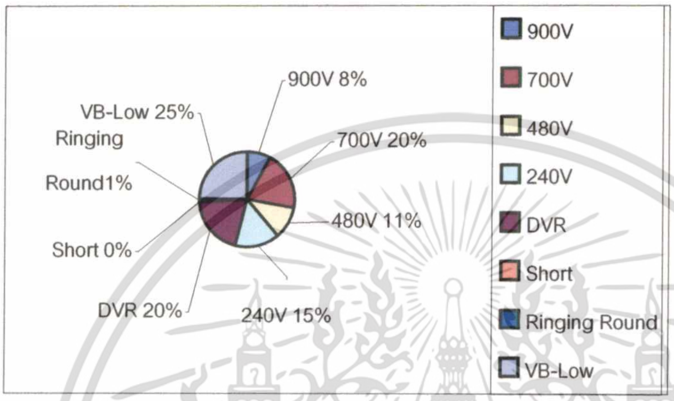
(ก) (ข)

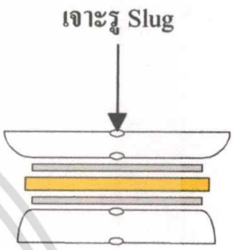
รูปที่ 5.10 ลักษณะฟองอากาศเมื่อทำการแอนนีลโดยใช้แผ่นตะกั่ว 1 แผ่น **(ก)** ลักษณะฟองอากาศบริเวณขั้วโลหะด้านล่าง **(ข)** ลักษณะฟองอากาศบริเวณขั้วโลหะด้านบน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.4 การทดลองแก้ไขปัญหาการลดจำนวนฟองอากาศโดยการเจาะรูตรงกลางขั้วโลหะขนาดเส้นผ่านศุนย์กลาง 0.8 มิลลิเมตร

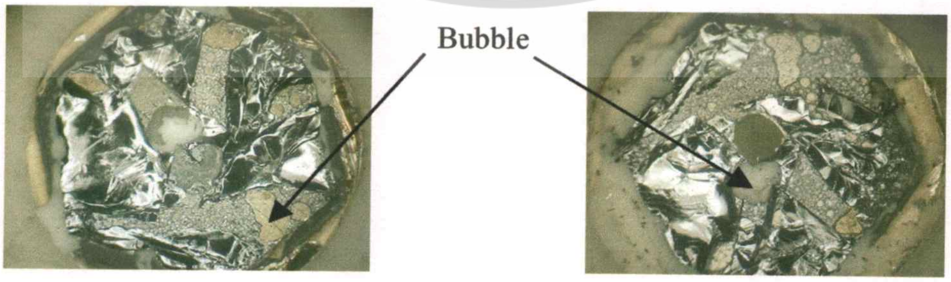
ซึ่งเป็นการเจาะขั้วโลหะทั้งด้านบนและด้านล่าง ก่อนนำไปเข้ากระบวนการหลอมเหลวแผ่นตะกั่ว โดยใช้แผ่นตะกั่ว1แผ่นและนำชิ้นงานไปตรวจสอบคุณสมบัติทางไฟฟ้าพบว่าดีขึ้นเพียงเล็กน้อยเท่านั้นแสดงได้ดังรูปที่ 5.11





รูปที่ 5.11 กราฟคุณสมบัติทางไฟฟ้าที่ผ่านเกณฑ์มาตรฐานโดยใช้วิธีเจาะรู ขั้วโลหะบน, ล่าง

จากรูปที่ 5.11 พบว่าไดโอดที่ผ่านเข้ากระบวนการผลิตมีจำนวน 100 ตัว ทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้าที่ต้องการคิดเป็น 54 เปอร์เซ็นต์ (แจกแจงเป็นค่าแรงดันพังทะลายค่าต่างๆ ได้ดังนี้ V_B = 900V จำนวน 8 เปอร์เซ็นต์, V_B = 700V จำนวน 20 เปอร์เซ็นต์, V_B = 480V จำนวน 11 เปอร์เซ็นต์, V_B = 240V จำนวน 15 เปอร์เซ็นต์) ซึ่งนับว่ามีปริมาณไดโอดที่เสียอยู่รวมทั้งสิ้นถึง 46 เปอร์เซ็นต์ นับว่าเป็นปริมาณที่สูงมาก หลังจากได้ทำการทดลองและวัดคุณสมบัติทางไฟฟ้าตามมาตรฐานแล้วนั้น จึงได้นำชิ้นงานจากการทดลองมาทำการตรวจสอบปริมาณฟองอากาศแสดงดังรูปที่ 5.12



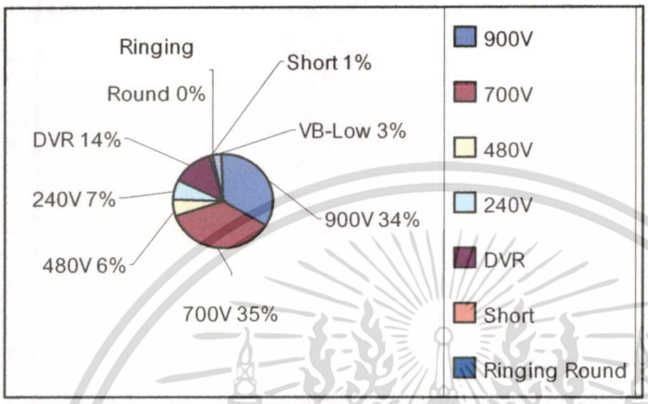
(ก) (ข)

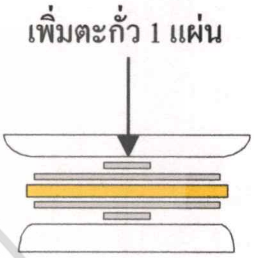
รูปที่ 5.12 ลักษณะฟองอากาศเมื่อทำการเจาะรู Slug บนและล่างโดยใช้แผ่นตะกั่ว1แผ่น(ก)ลักษณะลักษณะฟองอากาศบริเวณขั้วโลหะด้านล่าง (ข)ลักษณะฟองอากาศบริเวณขั้วโลหะด้านบน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.5 การทดลองแก้ไขปัญหาโดยการเพิ่มความหนาของแผ่นตะกั่วโดยเพิ่มอีก 1 แผ่นที่มีขนาดเส้นผ่านศูนย์กลางเล็กกว่าเดิม4 เท่า

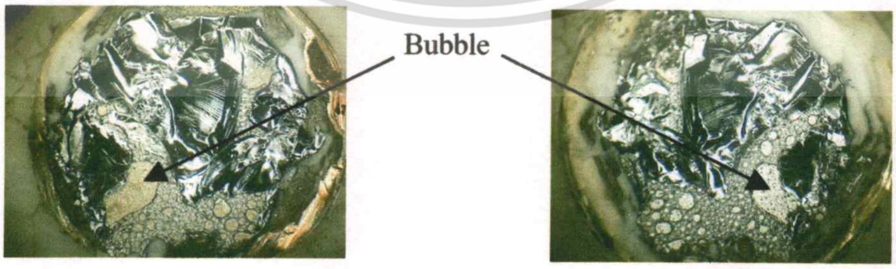
เพิ่มความหนาของแผ่นตะกั่ว (แผ่นโลหะตะกั่วผสม ดีบุกและเงิน)โดยเพิ่มอีก 1 แผ่นที่มีขนาดเส้นผ่านศูนย์กลางเล็กกว่าเดิม 4 เท่าพบว่าจะทำให้ชิ้นงานที่ผ่านเกณฑ์มาตรฐานมีจำนวนเพิ่มขึ้นดังรูปที่ 5.13





รูปที่ 5.13 กราฟคุณสมบัติทางไฟฟ้าที่ผ่านเกณฑ์มาตรฐานโดยใช้วิธีเพิ่มตะกั่วอีก 1 แผ่น

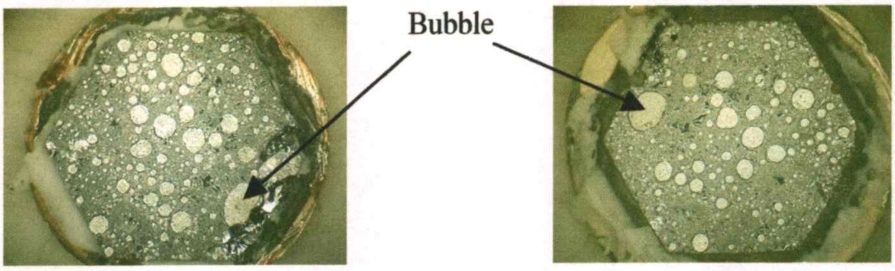
จากรูปที่ 5.13 ทำการทดลองไดโอดจำนวน 100 ตัว พบว่าไดโอดที่ผ่านเข้ากระบวนการผลิตนั้นสามารถ ทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้าที่ต้องการคิดเป็น 82 เปอร์เซ็นต์ (แจกแจงเป็นค่าแรงดันพังทะลายค่าต่างๆได้ดังนี้ V_B = 900V จำนวน 34 เปอร์เซ็นต์, V_B = 700V จำนวน 35 เปอร์เซ็นต์, V_B = 480V จำนวน 6 เปอร์เซ็นต์, V_B = 240V จำนวน 7 เปอร์เซ็นต์) และไม่ผ่านเกณฑ์มีเพียง 18 เปอร์เซ็นต์ หลังจากได้ทำการทดลองและวัดคุณสมบัติทางไฟฟ้าตามมาตรฐานแล้วนั้น จึงได้นำชิ้นงานบางส่วนจากการทดลองมาทำการตรวจสอบปริมาณฟองอากาศแสดงได้ดังรูปที่ 5.14 และรูปที่ 5.15



(ก) (ข)

รูปที่ 5.14 ลักษณะฟองอากาศเมื่อทำการเพิ่มตะกั่ว 2 แผ่น **(ก)** ลักษณะฟองอากาศบริเวณขั้วโลหะด้านล่าง **(ข)** ลักษณะฟองอากาศบริเวณขั้วโลหะด้านบน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) (ข)

รูปที่ 5.15 ลักษณะฟองอากาศเมื่อใช้ตะกั่ว1แผ่น **(ก)** ลักษณะฟองอากาศบริเวณขั้วโลหะด้านล่าง **(ข)** ลักษณะฟองอากาศบริเวณขั้วโลหะด้านบน

จากการแก้ไขปัญหาโดยวิธีที่ 5. ซึ่งเป็นการเพิ่มแผ่นตะกั่วอีกหนึ่งแผ่นที่มีขนาดเล็กกว่าเดิม 4 เท่าพบว่าสามารถแก้ไขปัญหาเกี่ยวกับฟองอากาศได้และมี เปอร์เซ็นต์ผ่านเกณฑ์มาตรฐานมากขึ้น ต่อไปเป็นการทดลองแก้ไขปัญหาวิธีที่ 5.6

5.6 การทดลองแก้ไขปัญหาโดยการเปรียบเทียบการประกบขั้วโลหะทั้ง 4 แบบเพื่อหารูปแบบการประกบขั้วโลหะที่เหมาะสมที่สุด

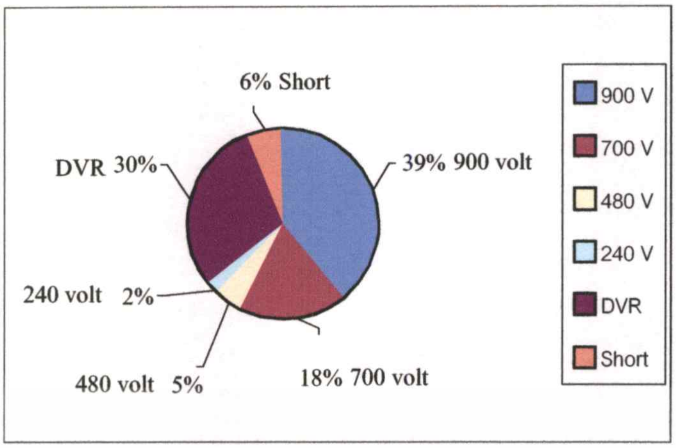
จากการสังเกตพบว่า Slug แต่ละด้านจะมีด้านที่เป็นเหลี่ยมและด้านมน ดังนั้นจึงพิจารณาการประกบ Slug ได้เป็น 4 แบบดังรูปที่ 5.16

(ก) (ข) (ค) (ง)

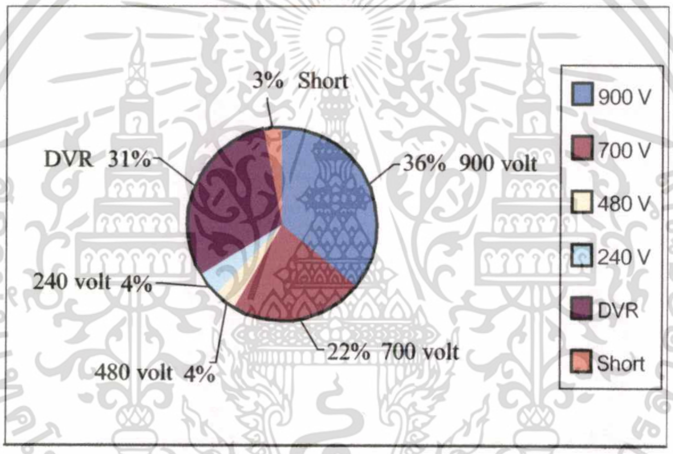
รูปที่ 5.16 การเรียง Slug ทั้ง 4 แบบก่อนกระบวนการ Soldering

การทดลองการประกบ Slug แบบ(ก), (ข), (ค)และ(ง) ได้ทำการทดลองแบบละ 100 ตัว ซึ่งสามารถแสดงเกณฑ์คุณสมบัติทางไฟฟ้าได้ดังรูปที่ 5.17 (ก) – (ง)

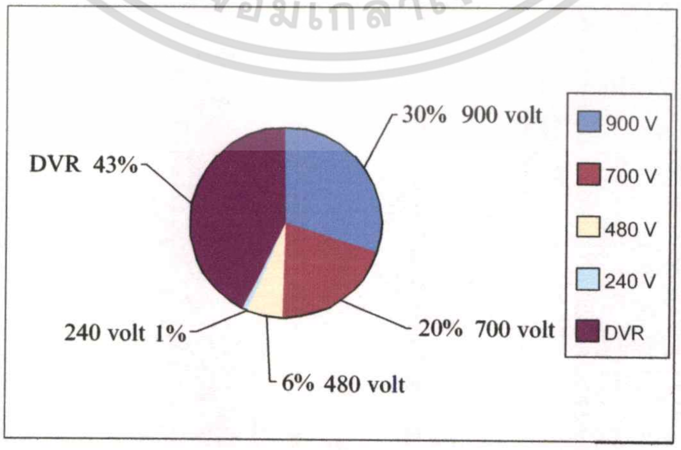
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)

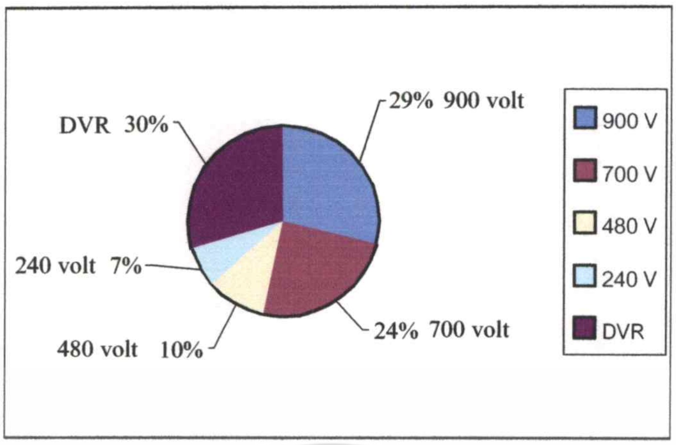


(ข)



(ค)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ง)

รูปที่5.17 กราฟแสดงเกณฑ์คุณสมบัติทางไฟฟ้าของการประกบ Slug แบบ (ก)-(ง)

จากกราฟในรูปที่ 5.17 **(ก)** ได้ทำการ**หันหน้า** Slug **ที่มีด้านมนเข้าหากันพบว่าไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้าที่ต้องการมีจำนวน** 64 **เปอร์เซ็นต์**

จากกราฟในรูปที่ 5.17 **(ข)** ได้ทำการ**หันหน้า** Slug **ที่มีด้านเหลี่ยมเข้าหากันพบว่าไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้าที่ต้องการมีจำนวน** 66 **เปอร์เซ็นต์**

จากกราฟในรูปที่ 5.17 **(ค)** ได้ทำการ**หันหน้า** Slug **ที่มีด้านเหลี่ยมไว้ด้านบนส่วนด้านมลไว้ด้านล่างประกบเข้าหากันพบว่าไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน** 57 **เปอร์เซ็นต์**

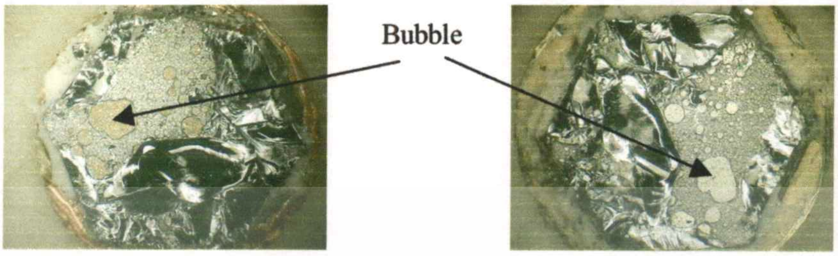
จากกราฟในรูปที่ 5.17 **(ง)** ได้ทำการ**หันหน้า** Slug **ที่มีด้านมนไว้ด้านบนส่วนด้านเหลี่ยมไว้ด้านล่างประกบเข้าหากันพบว่าไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน** 70 **เปอร์เซ็นต์** **การวัดคุณสมบัติทางไฟฟ้าของชิ้นงานทั้ง** 4 **แบบสามารถสรุปได้ดังตารางที่** 5.1

ตารางที่ 5.1 สรุปเปรียบเทียบคุณสมบัติทางไฟฟ้าของชิ้นงานทั้ง 4 แบบ

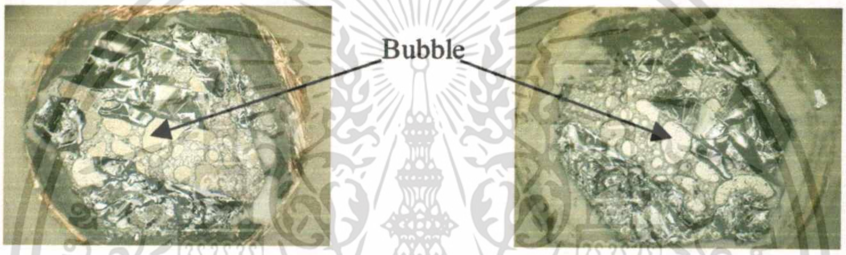
แบบที่	900 Volt	700 Volt	480 Volt	240 Volt	DVR	VB-Low	Short
(ก)	39%	18%	5%	2%	30%	0	6%
(ข)	36%	22%	4%	4%	31%	0	3%
(ค)	30%	20%	6%	1%	43%	0	0
(ง)	29%	24%	10%	7%	30%	0	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

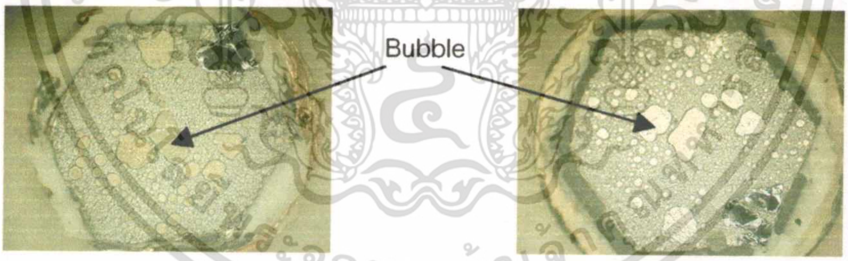
หลังจากนั้นนำชิ้นงานที่ทำการประกบทั้ง 4 แบบและได้ผ่านขั้นตอนการผลิตทุกขั้นตอนมาทำการตรวจสอบปริมาณของ Bubbleที่เกิดบนแต่ละด้านของ Slug ทั้งด้านบนและด้านล่างสามารถแสดงได้ดังรูปที่ 5.18



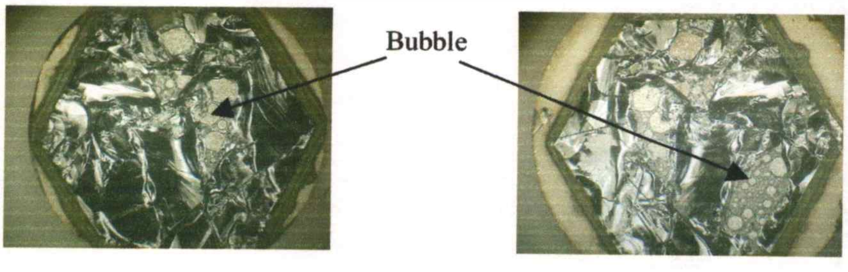
รูปที่ 5.18 ตรวจสอบปริมาณฟองอากาศการประกบ Slug แบบ(ก)



รูปที่ 5.19 ตรวจสอบปริมาณฟองอากาศการประกบ Slug แบบ(ข)



รูปที่ 5.20 ตรวจสอบปริมาณฟองอากาศการประกบ Slug แบบ(ค)

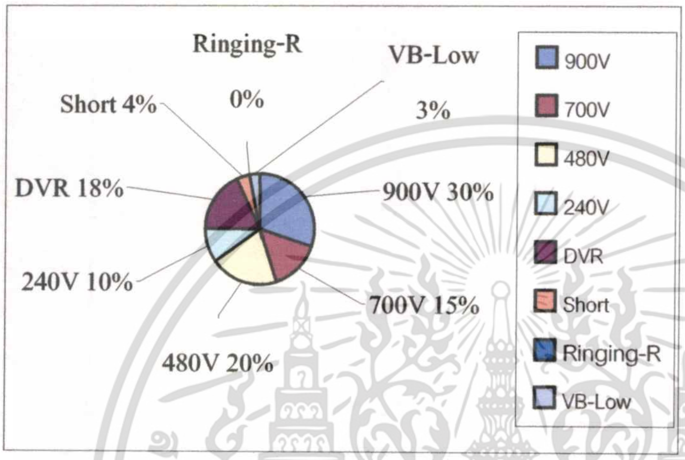


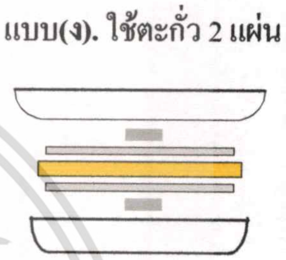
รูปที่ 5.21 ตรวจสอบปริมาณฟองอากาศการประกบ Slug แบบ(ง)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.7 การทดลองแก้ไขปัญหาโดยการเลือกใช้การประกบขั้วโลหะ และทำการทดลองด้วยโครงสร้างแบบตะกั่ว 2 แผ่น

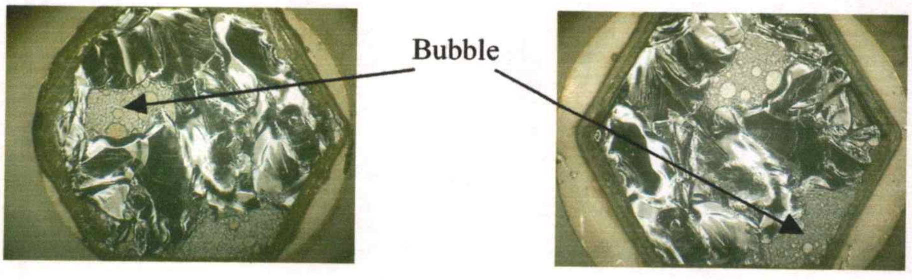
จากผลการทดลองดังข้างต้นพบว่าโครงสร้างทั้ง 4 แบบนั้น "**แบบ (ง)**" มีแนวโน้มที่ผ่านตามเกณฑ์มาตรฐานมากกว่าแบบ(ก),(ข) และแบบ(ค) จึงได้นำเอาโครงสร้างที่ใช้ตะกั่ว 2 แผ่นซึ่งมีขนาดเล็กกว่าเดิม 4 เท่าตัว มาทำการทดลองร่วมกับ "**แบบ(ง)**" ผลการทดลองแสดงได้ดังรูปที่ 5.22





รูปที่ 5.22 กราฟการทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าโดยใช้แบบ(ง) โดยวิธีตะกั่ว 2 แผ่น

จากรูปที่5.22 พบว่าไดโอดที่ผ่านเข้ากระบวนการผลิตมีจำนวน 100 ตัว ทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้าที่ต้องการคิดเป็น 75 เปอร์เซ็นต์ (แจกแจงเป็นค่าแรงดันพังทะลายค่าต่างๆ ได้ดังนี้ V_B = 900V จำนวน 30 เปอร์เซ็นต์, VB = 700V จำนวน 15 เปอร์เซ็นต์, V_B = 480V จำนวน 20 เปอร์เซ็นต์, V_B = 240V จำนวน 10 เปอร์เซ็นต์) มีปริมาณไดโอดที่เสีย 25 เปอร์เซ็นต์ แสดงได้ว่ามีแนวโน้มที่ดีขึ้นตามที่ได้คาดการณ์ไว้ล่วงหน้า หลังจากผ่านขั้นตอนการผลิตทั้งหมดมาทำการตรวจสอบปริมาณของฟองอากาศที่เกิดบนแต่ละด้านของ Slug ทั้งด้านบนและด้านล่างสามารถแสดงดังรูปที่ 5.23



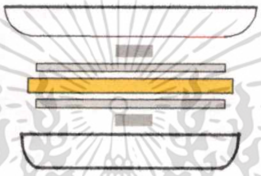
รูปที่ 5.23 การวาง Slug แบบ(ง) โดยวิธีตะกั่ว 2 แผ่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการทดลองที่ได้กระทำมาเมื่อนำข้อมูลทั้งหมดมาวิเคราะห์แล้วพบว่าสิ่งที่ยังไม่ได้ทำการทดลองก็คือเวลาที่ใช้ในการ Etching ซึ่งจากเดิมได้ทำการทดลองที่เวลา 5 นาทีมาโดยตลอดจึงได้ทำการเปลี่ยนแปลงเวลา Etching เพื่อหาเวลาที่เหมาะสมที่สุดต่อไป

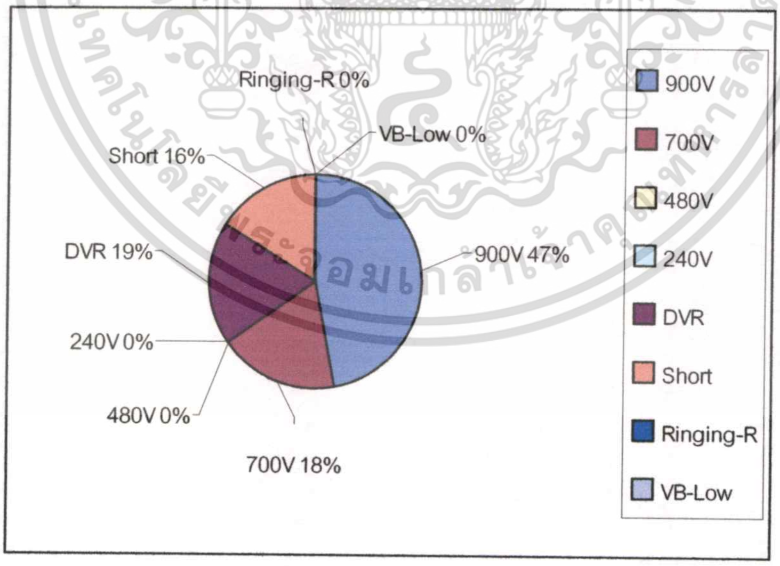
5.8 การทดลองแก้ไขปัญหาโดยการเปลี่ยนเวลาการ Etching เพื่อหาเวลาที่เหมาะสมร่วมกับการทดลองใช้ การประกบขั้วโลหะและใช้ตะกั่ว 2 แผ่น

เวลาที่เราได้ทำการวางแผนไว้มีอยู่ด้วยกัน 6 ค่าคือ 2, 2:30, 3, 3:30, 4, 4:30 นาที ในการทดลองครั้งนี้ได้ทำการทดลองแต่ละค่าเวลา จำนวนละ 100 ตัว ผลการทดลองแสดงได้ดังตารางที่ 5.2



รูปที่ 5.24 การวาง Slug แบบ(ง) โดยใช้วิธีตะกั่ว 2 แผ่น

5.8.1 เวลาที่ใช้ในการ Etching 2 นาที (แบบ(ง) โดยใช้วิธีตะกั่ว 2 แผ่น)

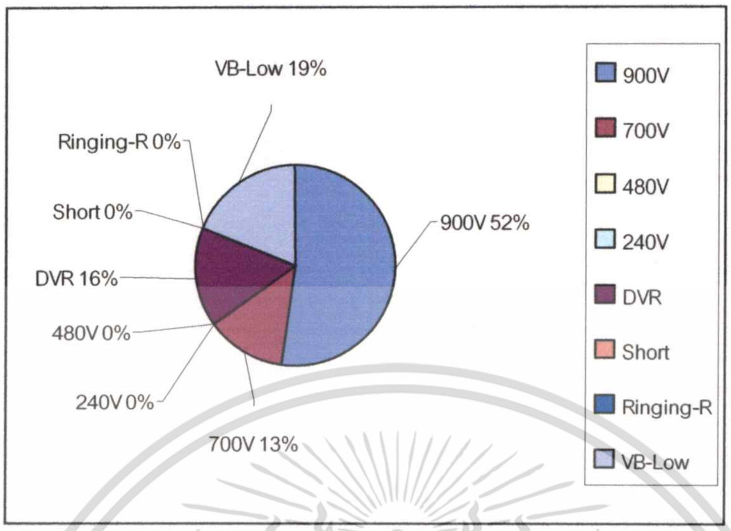


รูปที่ 5.25 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้แบบ ง. ตะกั่ว 2 แผ่นที่เวลา Etching 2 นาที

จากรูปที่ 5.25 ไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน 65 เปอร์เซ็นต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

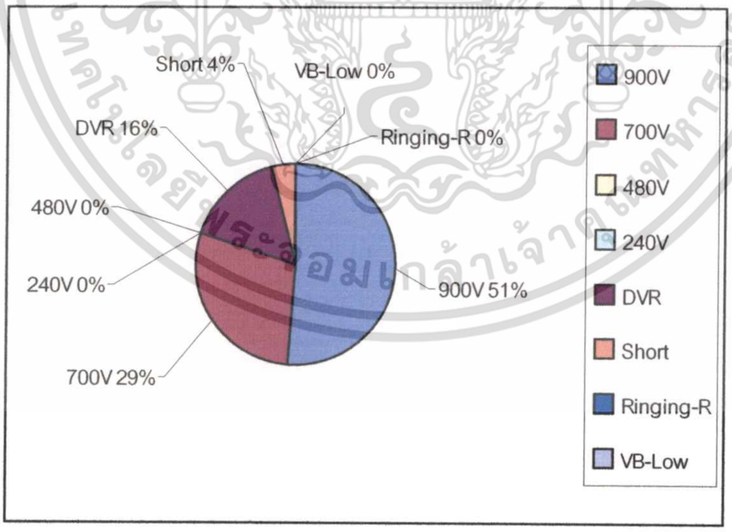
5.8.2 **เวลาที่ใช้ในการ** Etching 2 **นาที** 30 **วินาที** (แบบ(ง) โดยใช้วิธีตะกั่ว 2 แผ่น)



รูปที่ 5.26 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้แบบ ง. ตะกั่ว 2 แผ่นที่เวลา Etching 2:30 **นาที**

จากรูปที่ 5.26 ไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน 73 เปอร์เซ็นต์

5.8.3 **เวลาที่ใช้ในการ Etching 3 นาที** (แบบ(ง) โดยใช้วิธีตะกั่ว 2 แผ่น)

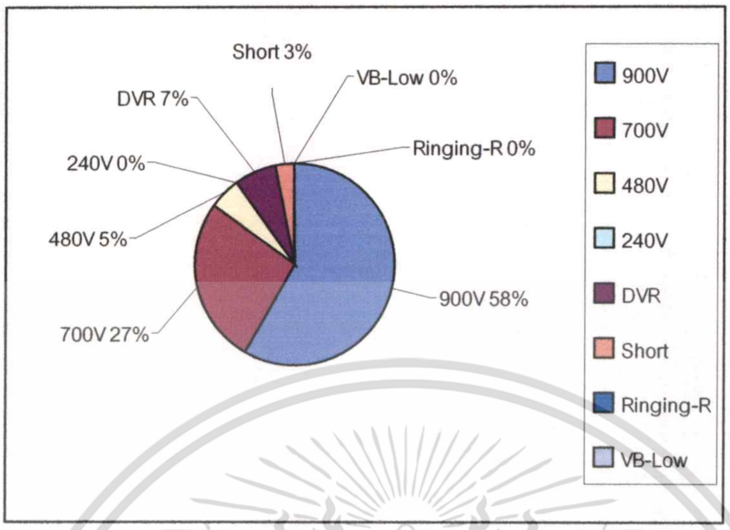


รูปที่ 5.27 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้แบบ ง. ตะกั่ว 2 แผ่นที่เวลา Etching 3 **นาที**

จากรูปที่ 5.27 ไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน 65 เปอร์เซ็นต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

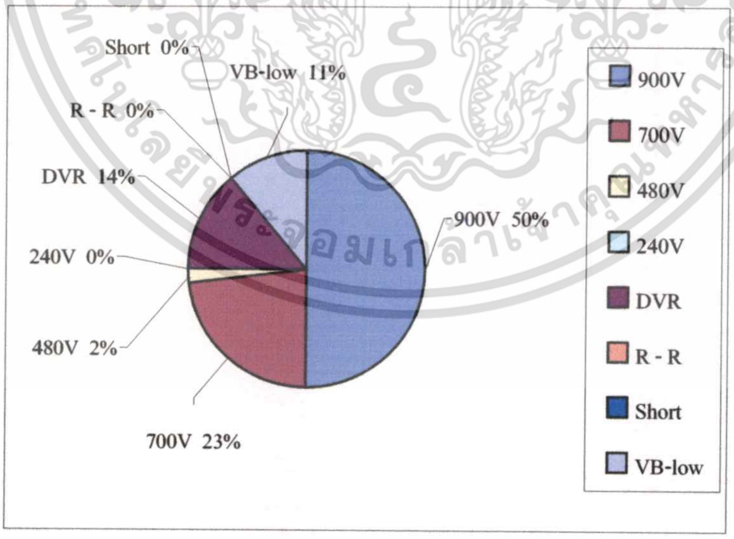
5.8.4 เวลาที่ใช้ในการ Etching 3 นาที 30 วินาที (แบบ(ง) โดยใช้วิธีตะกั่ว 2 แผ่น)



รูปที่ 5.28 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้แบบ ง. ตะกั่ว 2 แผ่นที่เวลา Etching 3:30 **นาที**

จากรูปที่ 5.28 ไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน 90 เปอร์เซ็นต์

5.8.5 เวลาที่ใช้ในการ Etching 4 นาที (แบบ(ง) โดยใช้วิธีตะกั่ว 2 แผ่น)

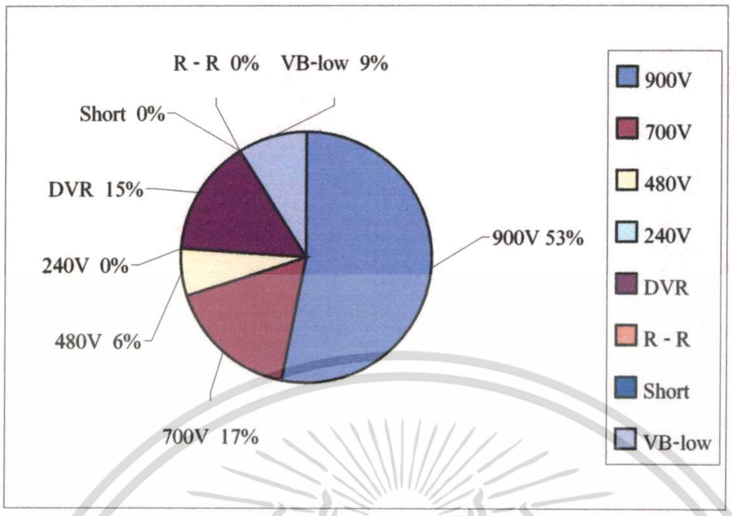


รูปที่ 5.29 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้แบบ ง. ตะกั่ว 2 แผ่นที่เวลา Etching 4 **นาที**

จากรูปที่ 5.29 ไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน 75 เปอร์เซ็นต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.8.6 เวลาที่ใช้ในการ Etching 4 นาที 30 วินาที (แบบ(ง) โดยใช้วิธีตะกั่ว 2 แผ่น)



รูปที่ 5.30 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้แบบ ง. ตะกั่ว 2 แผ่นที่เวลา Etching 4:30 **นาที**

จากรูปที่ 5.30 ไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน 76 เปอร์เซ็นต์

จากรูปที่ 5.25 ไดโอดที่ผ่านการทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้แบบ ง. ตะกั่ว 2 แผ่น ที่เวลา Etching 2 นาที พบว่าไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน 65 เปอร์เซ็นต์

จากรูปที่ 5.26 ไดโอดที่ผ่านการทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้แบบ ง. ตะกั่ว 2 แผ่น ที่เวลา Etching 2:30 นาทีพบว่าไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน 73 เปอร์เซ็นต์

จากรูปที่ 5.27 ไดโอดที่ผ่านการทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้แบบ ง. ตะกั่ว 2 แผ่น ที่เวลา Etching 3 นาที พบว่าไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน 65 เปอร์เซ็นต์

จากรูปที่ 5.28 ไดโอดที่ผ่านการทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้แบบ ง. ตะกั่ว 2 แผ่น ที่เวลา Etching 3:30 นาทีพบว่าไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน 90 เปอร์เซ็นต์

จากรูปที่ 5.29 ไดโอดที่ผ่านการทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้แบบ ง. ตะกั่ว 2 แผ่น ที่เวลา Etching 4 นาที พบว่าไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน 75 เปอร์เซ็นต์

จากรูปที่ 5.30 ไดโอดที่ผ่านการทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้แบบ ง. ตะกั่ว 2 แผ่น ที่เวลา Etching 3:30 นาทีพบว่าไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน 76 เปอร์เซ็นต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 5.25 – รูปที่5.30 สามารถแจกแจงไดโอดที่ผ่านและไม่ผ่านเกณฑ์มาตรฐานได้ดังตารางที่ 5.2

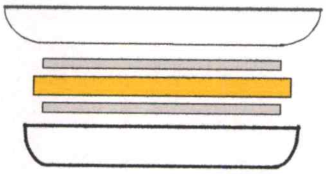
ตารางที่ 5.2 ผลการวัดคุณสมบัติทางไฟฟ้าของชิ้นงานทั้ง 6 ค่า (แบบ(ง) โดยใช้วิธีตะกั่ว 2 แผ่น)

เวลา (นาที)	900 Volt	700 Volt	480 Volt	240 Volt	DVR	VB Low	Short	R-R	Total %
2	47	18	0	0	19	0	16	0	65
2:30	52	13	0	0	16	19	0	0	73
3	51	29	0	0	16	0	4	0	65
3:30	58	27	5	0	7	0	4	0	90
4	50	23	2	0	14	11	0	0	75
4:30	53	17	6	0	15	9	0	0	76

ผลการทดลองโดยใช้แบบ (ง) โดยใช้ตะกั่ว 2 แผ่นพบว่าการใช้เวลา Etching ที่ 3:30 นาที ไดโอดที่ทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าจะมีมากขึ้นถึง 90 เปอร์เซ็นต์

5.9 การทดลองแก้ไขปัญหาโดยการเปลี่ยนเวลาการ Etching เพื่อหาเวลาที่เหมาะสมร่วมกับการทดลองใช้การประกบขั้วโลหะและใช้ตะกั่ว 1 แผ่น

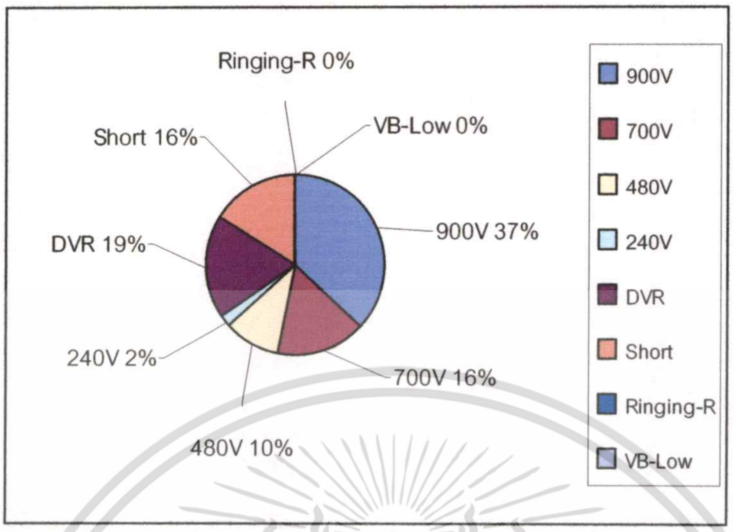
เวลาที่เราได้ทำการวางแผนไว้มีอยู่ด้วยกัน 6 ค่าคือ2, 2:30, 3, 3:30, 4, 4:30 นาที เลือก "**แบบ (ง)**" มาใช้ในการทดลองโดยใช้ตะกั่ว 1 แผ่นทำการทดลองในการทดลองครั้งนี้ได้ทำการทดลองแต่ละค่าเวลา จำนวนละ 100 ตัว ซึ่งผลการทดลองแสดงได้ดังตารางที่ 5.3



รูปที่ 5.31 การประกบ Slug แบบ(ง)โดยใช้ตะกั่ว 1 แผ่นตามกระบวนการผลิตมาตรฐาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

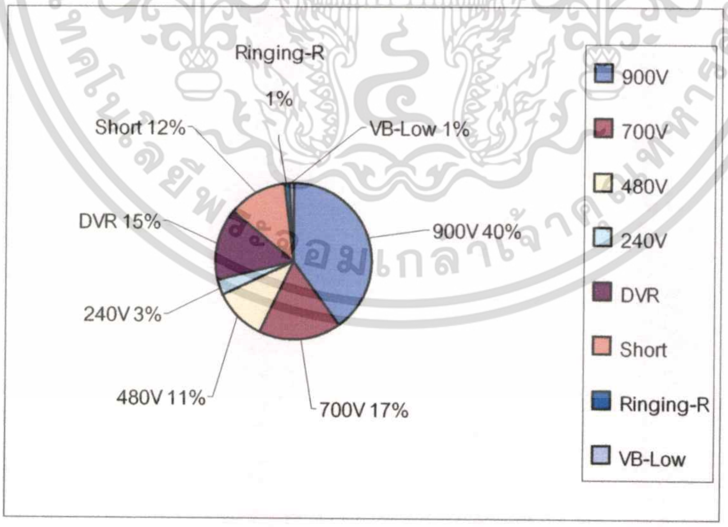
5.9.1 **เวลาที่ใช้ในการ Etching 2 นาที** (แบบ(ง) โดยใช้วิธีตะกั่ว 1 แผ่น)



รูปที่ 5.32 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้แบบ ง. ตะกั่ว 1 แผ่น ที่เวลา Etching 2 **นาที**

จากรูปที่5.32 ไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน 65 เปอร์เซ็นต์

5.9.2 **เวลาที่ใช้ในการ Etching 2:30 นาที** (แบบ(ง) โดยใช้วิธีตะกั่ว 1 แผ่น)

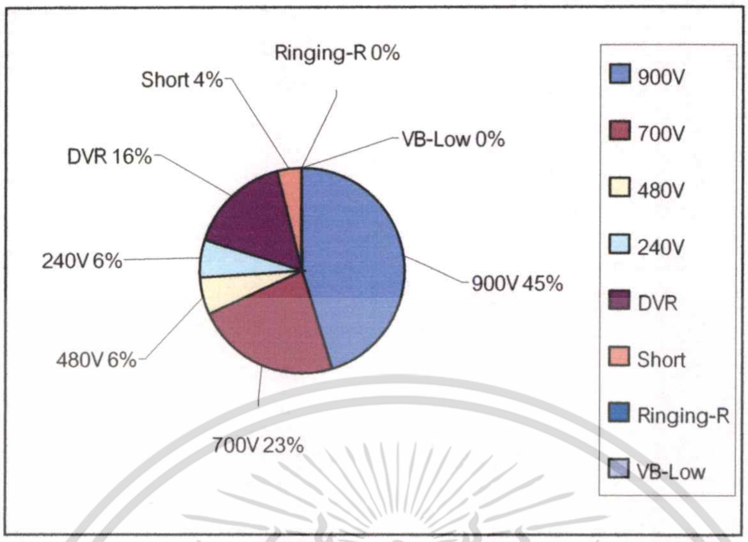


รูปที่ 5. 33 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้แบบ ง. ตะกั่ว 1 แผ่นเวลา Etching 2 :30 **นาที**

จากรูปที่ 5.33 ไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน 71 เปอร์เซ็นต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

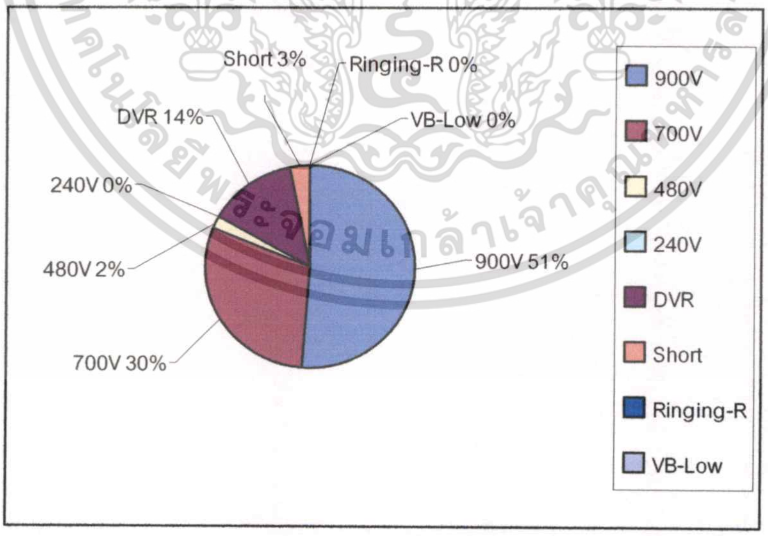
5.9.3 **เวลาที่ใช้ในการ Etching 3 นาที** (แบบ(ง) โดยใช้วิธีตะกั่ว 1 แผ่น)



รูปที่ 5.34 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้แบบ ง. ตะกั่ว 1 แผ่นที่เวลา Etching 3 **นาที**

จากรูปที่ 5.34 **ไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน** 80 **เปอร์เซ็นต์**

5.9.4 **เวลาที่ใช้ในการ Etching 3:30 นาที** (แบบ(ง) โดยใช้วิธีตะกั่ว 1 แผ่น)

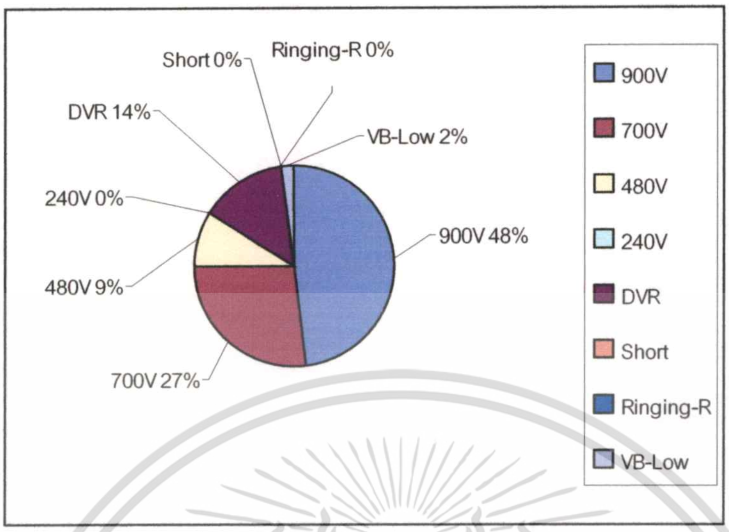


รูปที่ 5.35 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้แบบ ง. ตะกั่ว 1 แผ่นเวลา Etching 3 :30 **นาที**

จากรูปที่ 5.35 **ไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน** 83 **เปอร์เซ็นต์**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

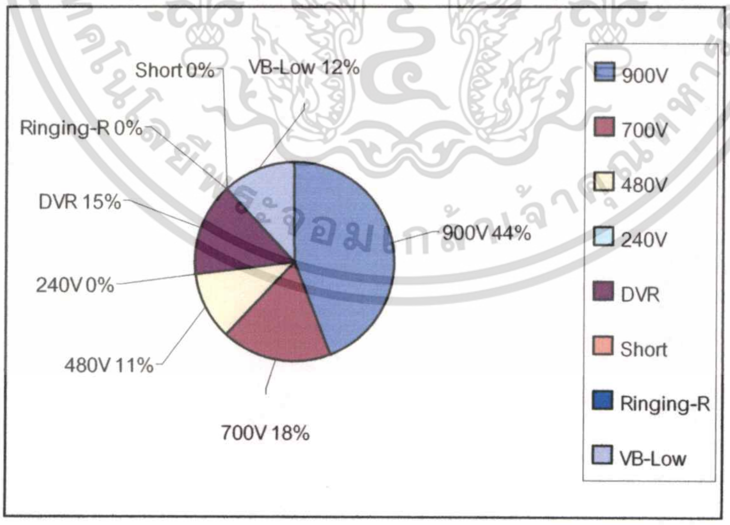
5.9.5 **เวลาที่ใช้ในการ Etching 4 นาที** (แบบ(ง) โดยใช้วิธีตะกั่ว 1 แผ่น)



รูปที่ 5.36 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้แบบ ง. ตะกั่ว 1 แผ่นที่เวลา Etching 4 **นาที**

จากรูปที่ 5.36 ไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน 84 เปอร์เซ็นต์

5.9.6 **เวลาที่ใช้ในการ Etching 4:30 นาที** (แบบ(ง) โดยใช้วิธีตะกั่ว 1 แผ่น)



รูปที่ 5.37 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้แบบ ง. ตะกั่ว 1 แผ่นเวลา Etching 4 :30 **นาที**

จากรูปที่ 5.37 ไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน 73 เปอร์เซ็นต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 5.32 ไดโอดที่ผ่านการทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้แบบ ง. ตะกั่ว 1 แผ่น ที่เวลา Etching 2 นาที พบว่าไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน 65 เปอร์เซ็นต์

จากรูปที่ 5.33 ไดโอดที่ผ่านการทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้แบบ ง. ตะกั่ว 1 แผ่น ที่เวลา Etching 2:30 นาทีไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน 71 เปอร์เซ็นต์

จากรูปที่ 5.34 ไดโอดที่ผ่านการทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้แบบ ง. ตะกั่ว 1 แผ่น ที่เวลา Etching 3 นาที พบว่าไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน 80 เปอร์เซ็นต์

จากรูปที่ 5.35 ไดโอดที่ผ่านการทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้แบบ ง. ตะกั่ว 1 แผ่น ที่เวลา Etching 3:30 นาทีไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน 83 เปอร์เซ็นต์

จากรูปที่ 5.36 ไดโอดที่ผ่านการทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้แบบ ง. ตะกั่ว 1 แผ่น ที่เวลา Etching 4 นาที พบว่าไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน 84 เปอร์เซ็นต์

จากรูปที่ 5.37 ไดโอดที่ผ่านการทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้แบบ ง. ตะกั่ว 1 แผ่น ที่เวลา Etching 3:30 นาทีไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน 73 เปอร์เซ็นต์

จากรูปที่ 5.32 – รูปที่ 5.37 สามารถแจกแจงไดโอดที่ผ่านและไม่ผ่านเกณฑ์มาตรฐานได้ดังตารางที่ 5.3

ตารางที่ 5.3 ผลการวัดคุณสมบัติทางไฟฟ้าของชิ้นงานทั้ง 6 ค่า (แบบ ง. ตะกั่ว 1 แผ่น)

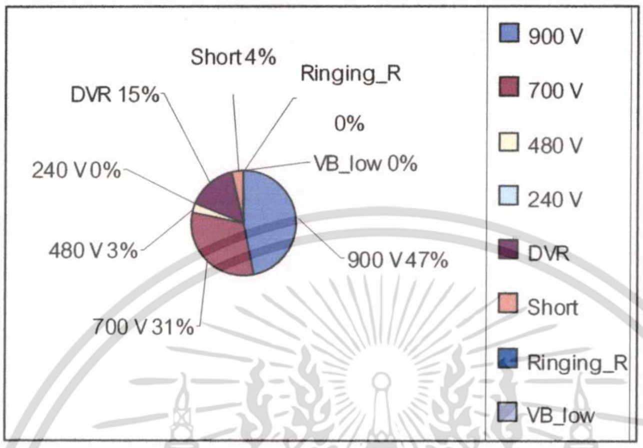
เวลา (นาที)	900 Volt	700 Volt	480 Volt	240 Volt	DVR	VB Low	Short	R-R
2	37	16	10	2	19	0	16	0
2:30	40	17	11	3	15	1	12	1
3	45	23	6	6	16	0	4	0
3:30	51	30	2	0	14	0	3	0
4	48	27	9	0	14	2	0	0
4:30	44	18	11	0	15	12	0	0

ผลจากการทดลองโดยใช้แบบ ง. ตะกั่ว 1 แผ่นพบว่าในการใช้เวลา Etching 3:30 นาทีและ 4 นาที ไดโอดที่ทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าจะมีค่าใกล้เคียงกัน แต่เมื่อเทียบกันระหว่างไดโอดที่ผ่านเกณฑ์ 900 Volt แล้วที่เวลา Etching 3:30 วินาทีจะมีมากกว่าและเวลาที่ใช้นั้นก็น้อยลงด้วย ดังนั้นที่เวลา Etching 3:30 นาที จึงเหมาะสมที่สุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.10 การทดลองแก้ไขปัญหาโดยใช้กระบวนการผลิตปกติ ซึ่งไม่สามารถกำหนดรูปแบบการประกบ Slug ได้ และ ใช้เวลาในการ Etching 3:30 นาที

การทดลองโดยกระบวนการผลิตปกติแต่เปลี่ยนเวลา Etching เพื่อต้องการลดปริมาณไดโอดที่ไม่ผ่านเกณฑ์มาตรฐาน ทำการทดลองไดโอดจำนวน 100 ตัว ผลการทดลองแสดงได้ดังรูปที่ 5.38

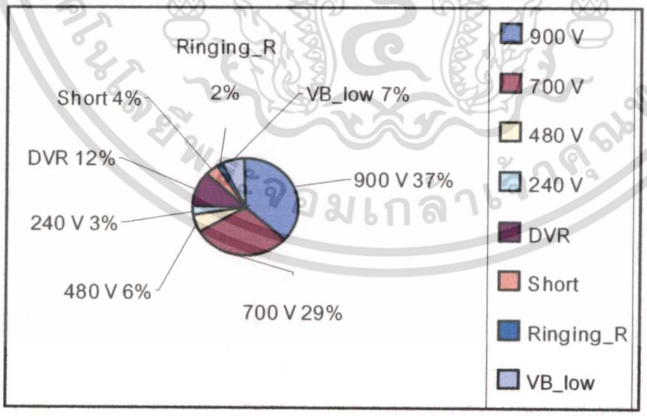


การประกบ Slug ไม่กำหนดรูปแบบ

รูปที่ 5.38 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้กระบวนการผลิตปกติ เวลา Etching 3:30 **นาที**

จากรูปที่ 5.38 ไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน 81 เปอร์เซ็นต์

ข้อมูลบางส่วนในโรงงานเมื่อเปลี่ยนเวลา Etching จากเดิม 5 นาที ให้เหลือเพียง 3:30 นาที การผลิตจำนวน 5100 ตัว เมื่อเปลี่ยนเวลา Etching เป็น 3:30 นาที ผลการทดลองแสดงได้ดังรูปที่ 5.39

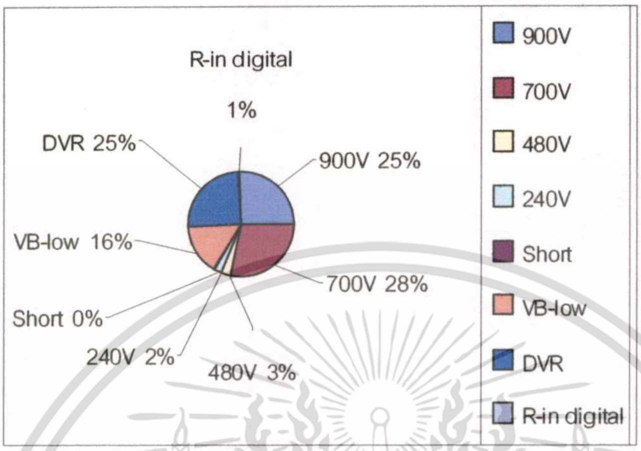


รูปที่ 5.39 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้กระบวนการผลิตปกติ เวลา Etching 3:30 **นาที**

จากรูปที่ 5.39 ไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน 75 เปอร์เซ็นต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากตัวอย่างข้อมูลบางส่วน ที่ทำการผลิตจากบริษัทอุตสาหกรรมเมื่อทำการผลิต 5084 ตัว ใช้เวลาในการ Etching 5 นาที และทำการเปรียบเทียบกับข้อมูลบางส่วนที่ได้จากโรงงานเมื่อทำการผลิตจำนวน 5100 ตัว และเปลี่ยนเวลา Etching เป็น 3:30 นาทีแสดงได้ดังรูปที่ 5.40



รูปที่ 5.40 กราฟทดสอบเกณฑ์คุณสมบัติทางไฟฟ้าใช้กระบวนการผลิตปกติที่เวลา Etching 5 นาที

จากรูปที่ 5.40 ไดโอดทดสอบผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้ามีจำนวน 58 เปอร์เซ็นต์

จากผลการทดลองพบว่าเมื่อเปลี่ยนเวลา Etching จากเดิม 5 นาที ให้เหลือเพียง 3:30 นาที จะทำให้ไดโอดผ่านเกณฑ์มาตรฐานเพิ่มขึ้นถึง 17 เปอร์เซ็นต์

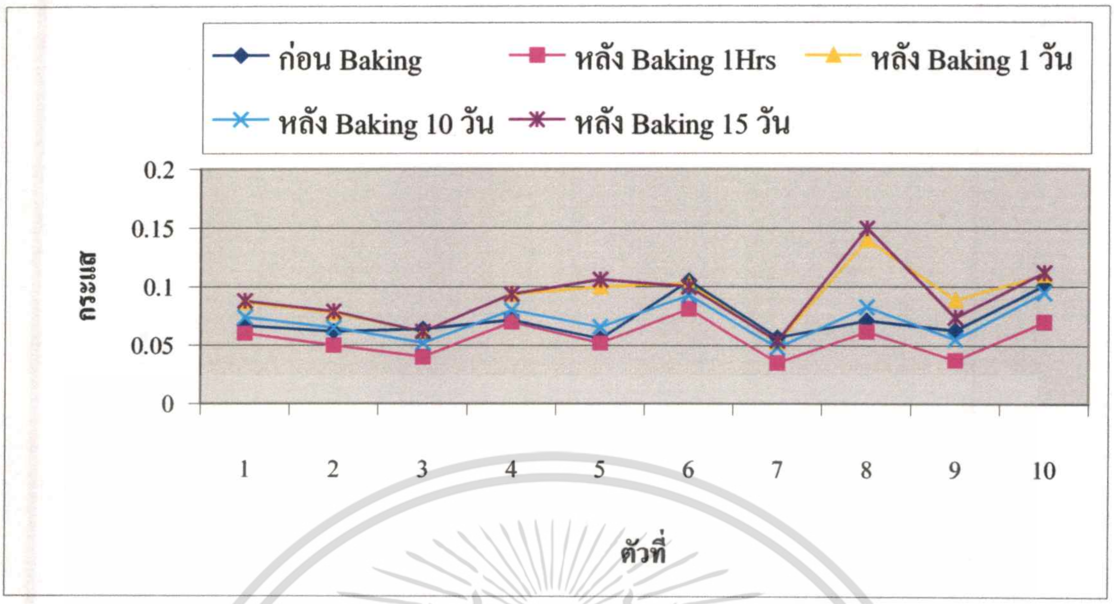
5.11 การทดลองแก้ไขปัญหาเรื่อง High leakage current after baking

เป็นการทดลองในขั้นตอนของกระบวนการอบ(Baking)โดยใช้อุณหภูมิและเวลา ดังผลการทดลองเพื่อดูผลของคุณสมบัติทางไฟฟ้าที่มีต่อ Power diode ชนิด CELL โดยเฉพาะกระแสรั่วทางด้าน Reverse Bias โดยจะทำการทดลองเป็นขั้นตอนดังต่อไปนี้

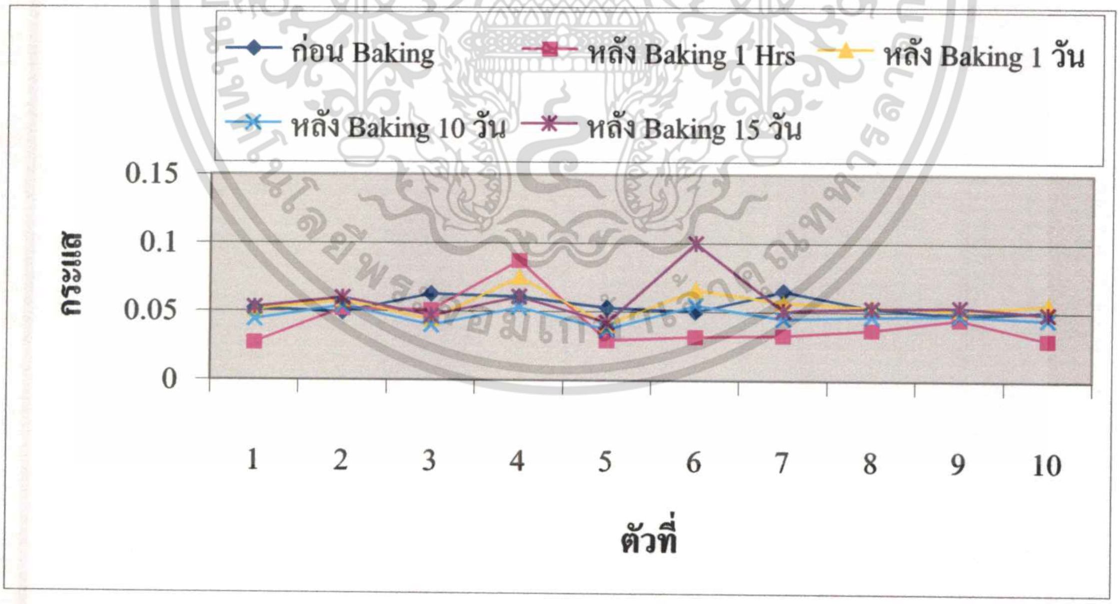
1. Baking 220 ^{O}C 1 Hrs
2. Baking 220 ^{O}C 10 Hrs

ทำการทดลองด้วยวิธีนำไดโอดที่ได้ค่า $V_B = 900V$, $V_B = 700V$ และ $V_B = 480V$ มาทำการทดลอง โดยจะแบ่งช่วงเวลาในการวัด IV-characteristics ของไดโอดคือ ก่อนทำการ Baking, หลัง Baking 1 Hr, หลัง Baking 24 Hrs, หลัง Baking 1 วัน และหลัง Baking 15 วัน หลังจากนั้นจะนำข้อมูลทั้งหมดมาทำการวิเคราะห์ถึงผลกระทบว่าเกี่ยวข้องกันหรือไม่ระหว่างการ Baking กับกระแสรั่วของไดโอดซึ่งแสดงได้ดังรูปที่ 5.41 – รูปที่ 5.46

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

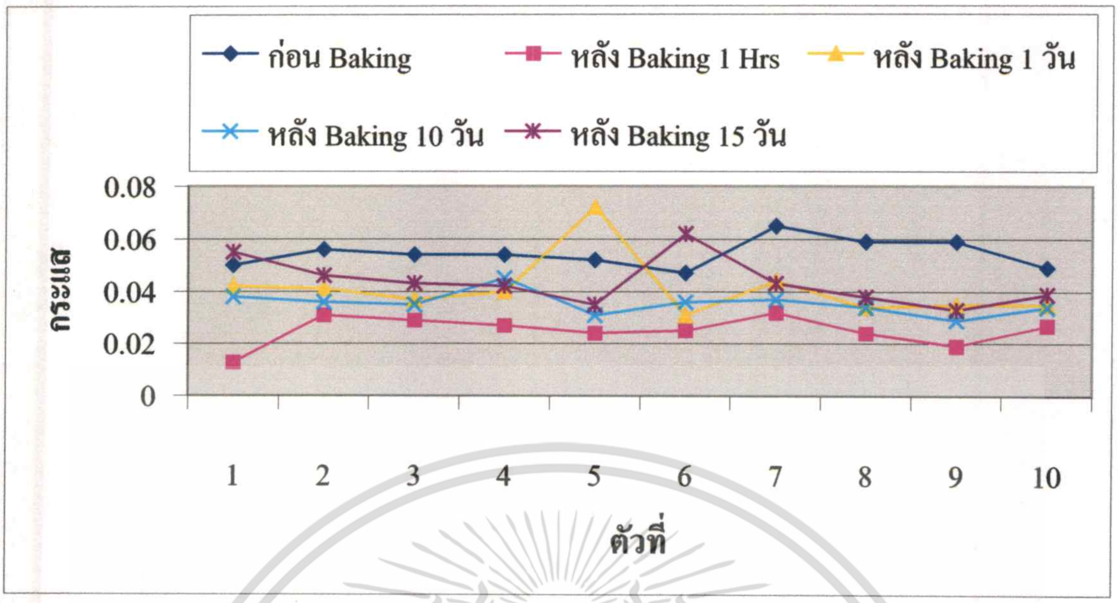


รูปที่ 5.41 กราฟการวัด High Leakage Current after Baking โดยใช้ไดโอด V_B = 900 Volt ที่อุณหภูมิ 220°C 1 ชั่วโมง

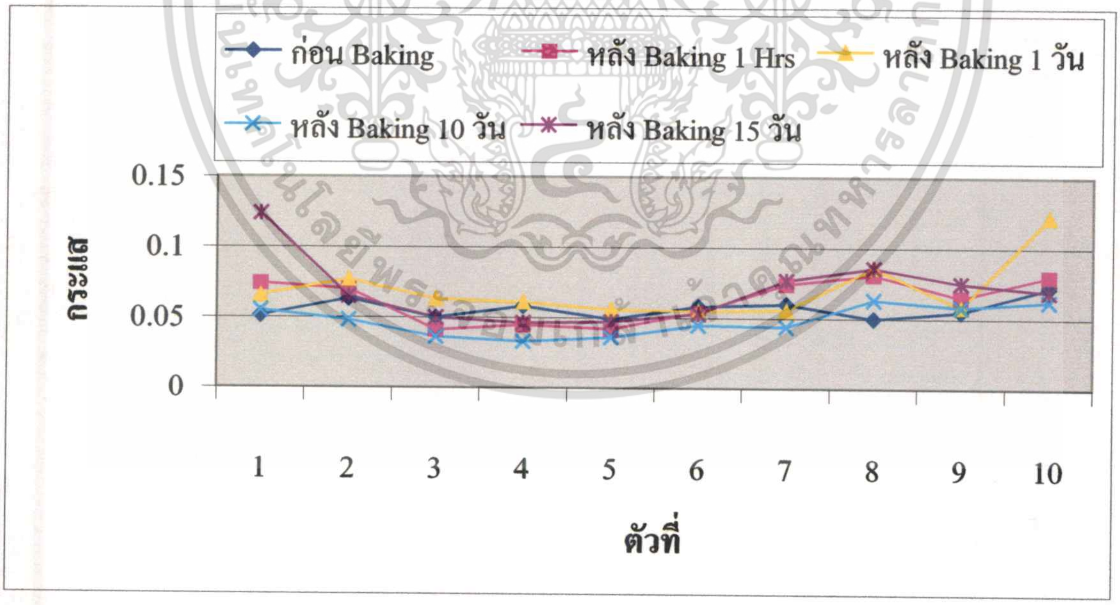


รูปที่ 5.42 กราฟการวัด High Leakage Current after Baking โดยใช้ไดโอด V_B = 700 Volt ที่อุณหภูมิ 220°C 1 ชั่วโมง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

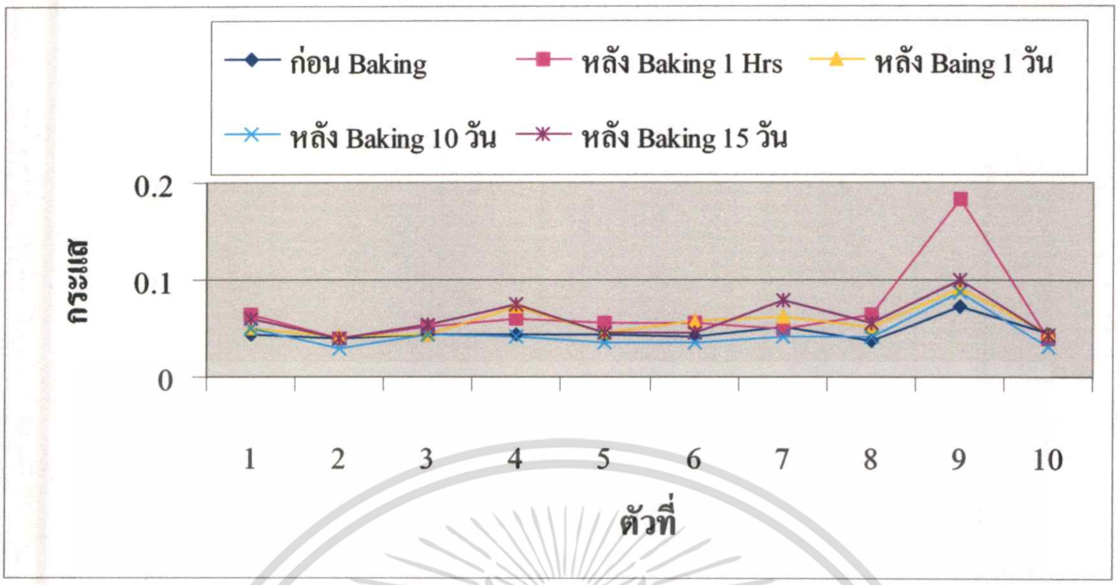


รูปที่ 5.43 กราฟการวัด High Leakage Current after Baking โดยใช้ไดโอด V_B = 480 Volt ที่อุณหภูมิ 220^{0}C 1 ชั่วโมง

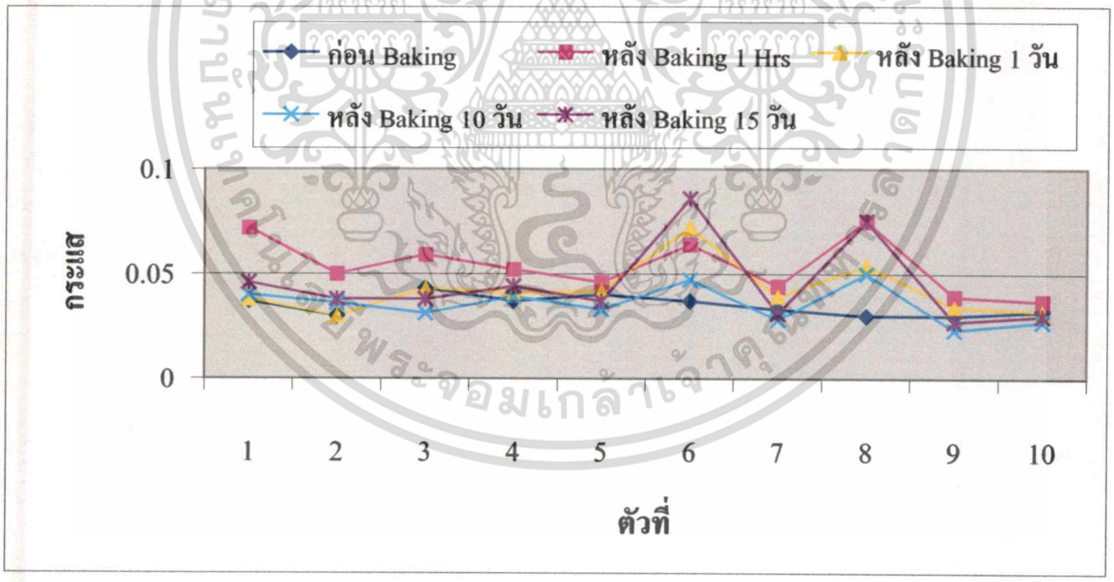


รูปที่ 5.44 กราฟการวัด High Leakage Current after Baking โดยใช้ไดโอด V_B = 900 Volt ที่อุณหภูมิ 220^{0}C 10 ชั่วโมง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.45 กราฟแสดงการวัด High Leakage Current after Baking โดยใช้ไดโอด V_B = 700 Volt ที่ อุณหภูมิ 220^{0}C 10 ชั่วโมง



รูปที่5.46 กราฟแสดงการวัด High Leakage Current after Baking โดยใช้ไดโอด V_B = 480 Volt ที่ อุณหภูมิ 220^{0}C 10 ชั่วโมง

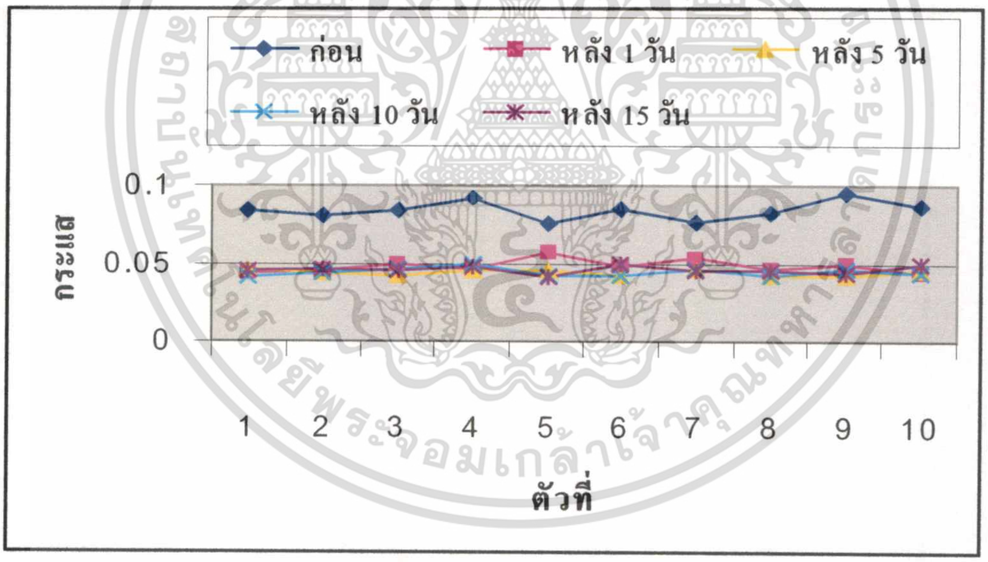
จากการทดลองเรื่อง High Leakage Current after Baking พบว่าค่าของ Leakage Current ของแต่ละชิ้นงานจะลดลงหลังจากเวลาผ่านไปหนึ่งชั่วโมง เมื่อทำการทิ้งช่วงเวลาในการวัดเพิ่มขึ้นเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนึ่งวันค่าของ Leakage Current ก็จะเพิ่มขึ้นเล็กน้อยแต่ไม่มาก ทิ้งช่วงเวลาในการวัดเป็นสิบวันค่าของ Leakage Current มีค่าลดลงแต่ก็ไม่มาก และเมื่อทิ้งช่วงเวลาเป็นสิบห้าวันค่าของ Leakage Current ก็มีค่าใกล้กับก่อนที่จะทำการ Baking จากการวิเคราะห์แล้วน่าจะมาจากความชื้นที่มีผลต่อชิ้นงานเพราะว่าจากข้อมูลที่ได้ทำมาทั้งหมดสังเกตุได้ว่ามีความกระเพื่อมของกระแสรั่วอยู่ในระดับ10 nA เท่านั้น แต่ในเกณฑ์มาตรฐานของทางบริษัทอยู่ที่ไม่เกิน 1 μA ดังนั้นในการ Baking ที่อุณหภูมิ 220 ^{o}C เป็นเวลา 1 ชั่วโมง จึงไม่มีผลกระทบกับชิ้นงาน และเมื่อทำการทดลองที่อุณหภูมิ 220 ^{o}C เป็นเวลา 10 ชั่วโมง เมื่อสังเกตุจากข้อมูลดังข้างต้นแล้วก็ไม่มีผลกระทบกับชิ้นงานเช่นเดียวกันแต่ปัญหาที่เกิดขึ้นนั้นน่าจะมาจากสาเหตุของความชื้นที่มีผลต่อชิ้นงาน

5.12 การแก้ไขปัญหาโดยใช้ Silica gel เพื่อลดความชื้นขณะทำการจัดเก็บ

การแก้ไขปัญหาเรื่อง High leakage current after baking โดยใช้ Silica gel ใส่ไว้ในถุงชิ้นงานก่อนทำการวัดและจัดเก็บผลการทดลองแสดงได้ดังรูปที่ 5.47



รูปที่ 5.47 กราฟการวัด High Leakage Current after Baking ก่อนใส่ Silica gel และหลังใส่ Silica gel โดยใช้ไดโอด V_B = 900 Volt

จากรูปที่ 5.47 พบว่าเมื่อทำการใส่ Silica gel ลงไปในถุงชิ้นงานแล้วค่า Leakage Current จะมีความคงที่ของ Leakage Current แสดงให้เห็นว่าความชื้นจะมีผลกระทบต่อชิ้นงานอย่างมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6
สรุปผลการทดลอง

วิทยานิพนธ์ฉบับนี้ เป็นงานวิจัยเพื่อศึกษาและพัฒนากระบวนการผลิตไดโอดกำลังในทางอุตสาหกรรมให้มีปริมาณการผ่านเกณฑ์มาตรฐานมากขึ้น ในส่วนแรกของงานวิจัยนี้จะเป็นการศึกษาถึงปัญหาที่เกิดขึ้นในกระบวนการผลิตจริงทั้งหมด แล้วนำเอาข้อมูลที่ได้มานั้นมาทำการสรุปและวิเคราะห์ปัญหาที่เกิดขึ้นในกระบวนการผลิต

จากการศึกษาถึงปัญหาต่างๆที่เกิดขึ้นในกระบวนการประกอบไดโอดชนิด CELL ที่บริษัท อุตสาหกรรมอีเล็คโทรนิคส์จำกัด(มหาชน) พบว่าปัญหาที่สำคัญที่ทำให้ไดโอดชนิด CELL ถูกคัดทิ้งมากที่สุดคือเรื่องของ DVR และ V_B-Low

ในการแก้ไขปัญหาต่างๆที่เกิดขึ้นกับไดโอดกำลังชนิด CELL ได้ทำการทดลองแก้ไขตามที่ได้วางแผนไว้ดังนี้คือเพิ่มความหนาของแผ่น Solder, เพิ่มแผ่นกดทับให้มีแรงกดมากขึ้น, การเจาะรู ตรงกลาง Slug ทั้ง Slug บนและล่าง, ทำการแก้ไขโดยการเพิ่มขั้นตอนการ Anneal ก่อนกระบวนการ Soldering, แก้ไขลักษณะการประกบ Slug และเปลี่ยนเวลาการ Etching เพื่อหาเวลาที่เหมาะสม

จากการทดลอง พบว่ารูปแบบการประกบSlug แบบ(ง) และเพิ่มตะกั่วอีก 1 แผ่นที่มีขนาดเล็กกว่าเดิม 4 เท่า โดยใช้เวลาในการ Etching 3:30 นาที ทำให้ไดโอดผ่านตามเกณฑ์คุณสมบัติทางไฟฟ้าถึง 90%

แต่ในกระบวนการสร้างตามมาตรฐานโรงงาน ไม่สามารถกำหนดรูปแบบการประกบ Slug และการเพิ่มแผ่นตะกั่วได้จึงพิจารณาเวลาในการ Etching ที่ 3:30 นาทีเท่านั้น พบว่าจากข้อมูลบางส่วนของโรงงานที่ใช้เวลาในการ Etching มาตรฐานที่ 5 นาที จะมีไดโอดที่ผ่านเกณฑ์ทั้งสิ้น 58 เปอร์เซ็นต์ แต่เมื่อเราเปลี่ยนเวลา Etching เป็น 3:30 นาที จะทำให้ได้ไดโอดที่ผ่านเกณฑ์มาตรฐานทั้งสิ้น 75% ซึ่งเพิ่มขึ้นจากเดิมถึง 17 เปอร์เซ็นต์ แสดงให้เห็นว่า การแก้ปัญหาโดยวิธีดังกล่าว ทำให้บริษัทได้ผลกำไรเพิ่มขึ้นอย่างมาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

[1] รองศาสตราจารย์ ดร. สมเกียรติ ศุภเดช. 2545. เซมิคอนดัคเตอร์ดีไวซ์: ศูนย์วิจัยอิเล็กทรอนิกส์ ภาควิชาอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, กรุงเทพมหานคร.

[2] ผู้ช่วยศาสตราจารย์ สมเกียรติ ศุภเดช. 2525. ปฏิบัติการณ์เทคโนโลยี สารกึ่งตัวนำ. : วารสารอิเล็กทรอนิกส์ เวิลด์. พิมพ์ครั้งที่ 1.

[3] D.A. Fraser. The physics of Semiconductor devices. E.J. Burge, D.J.E. Ingram, J.A.D Mathew. 1983

[4] EIC Discrete Semiconductors short form Catalog., 2002

[5] S.M. SZE. Semiconductor devices Physics and technology. AT& T Bell Laboratories Murray Hill. New Jersey, John wiley & Sons Sze, S.M. 1936

[6] Richard C. Jaeger . Volume V Introduction to. Microelectronic Fabrication. Reprinted with corrections July, 1989

[7] S.M Sze. Physics of Semiconductor Device. New Jersey: John Wiley & Sons, Inc. 1969.

[8] Mauro Zambuto. Semiconductor Devices. Singapore: McGraw-Hill.1989

[9] นพดล สิทธิพล และคณะ. "การพัฒนากระบวนการประกอบไดโอดกำลังชนิดเซลล์". วิศวสารลาดกระบัง. คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. ฉบับที่3. ปีที่21. กันยายน 2547. หน้าที่7.

[10] M. S. Tyagi. Introduction to Semiconductor Materials and Devices. New York: John Wiley & Son, Inc. 1991.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก

กราฟแสดงการเปรียบเทียบผลการทดลองที่แก้ไขโดยวิธีการต่างๆ โดยจะทำการเปรียบเทียบดังนี้คือ

1. การทดลองแก้ไขปัญหาวิธีที่หนึ่งเพิ่มความหนาของแผ่น Solderโดยเพิ่มอีก 1 แผ่นที่มีขนาดเท่ากัน

2. การทดลองแก้ไขปัญหาวิธีที่สองเพิ่มแผ่นกดทับเป็น 2 แผ่น

3. การทดลองแก้ไขปัญหาวิธีที่สามการ Anneal ก่อนกระบวนการ Soldering

4. การทดลองแก้ไขปัญหาวิธีที่สี่ การลดจำนวนฟองอากาศโดยการเจาะรูตรงกลางขั้วโลหะขนาดเส้นผ่านศูนย์กลาง 0.8 มิลลิเมตร

5. การทดลองแก้ไขปัญหาวิธีที่ห้า การทดลองแก้ไขปัญหาวิธีที่ห้าเพิ่มความหนา ของแผ่นตะกั่วโดยเพิ่มอีก 1 แผ่นที่มีขนาดเส้นผ่านศูนย์กลางเล็กกว่าเดิม4 เท่า

6. การทดลองแก้ไขปัญหาวิธีที่หก เปรียบเทียบการประกบขั้วโลหะทั้ง 4 แบบเพื่อหารูปแบบการประกบขั้วโลหะที่เหมาะสมที่สุด

7.การทดลองแก้ไขปัญหาวิธีที่เจ็ด การเลือกใช้การประกบแบบ(ง) และทำการทดลองด้วยโครงสร้างแบบตะกั่ว 2 แผ่น

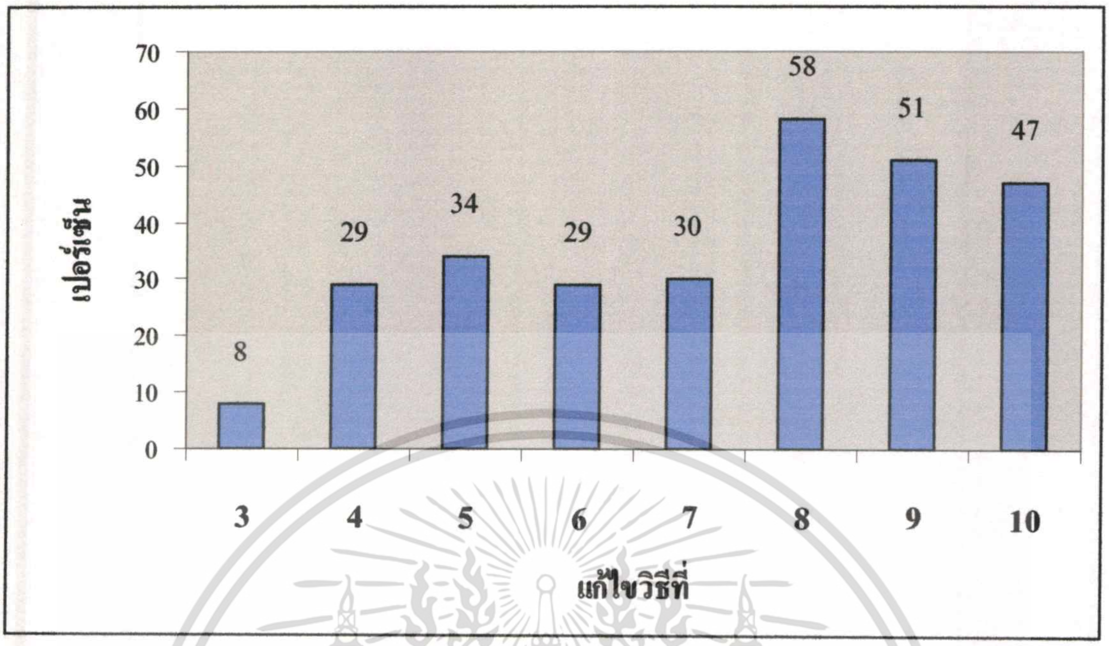
8. การทดลองแก้ไขปัญหาวิธีที่แปด เปลี่ยนเวลาการ Etching เพื่อหาเวลาที่เหมาะสมการทดลองใช้ แบบ(ง) ตะกั่ว 2 แผ่น (ผลการทดลอง 3:30 นาที)

9. การทดลองแก้ไขปัญหาวิธีที่เก้า เปลี่ยนเวลาการ Etching เพื่อหาเวลาที่เหมาะสม (การประกบ Slug แบบ(ง) ตะกั่ว 1 แผ่น) (ผลการทดลอง 3:30 นาที)

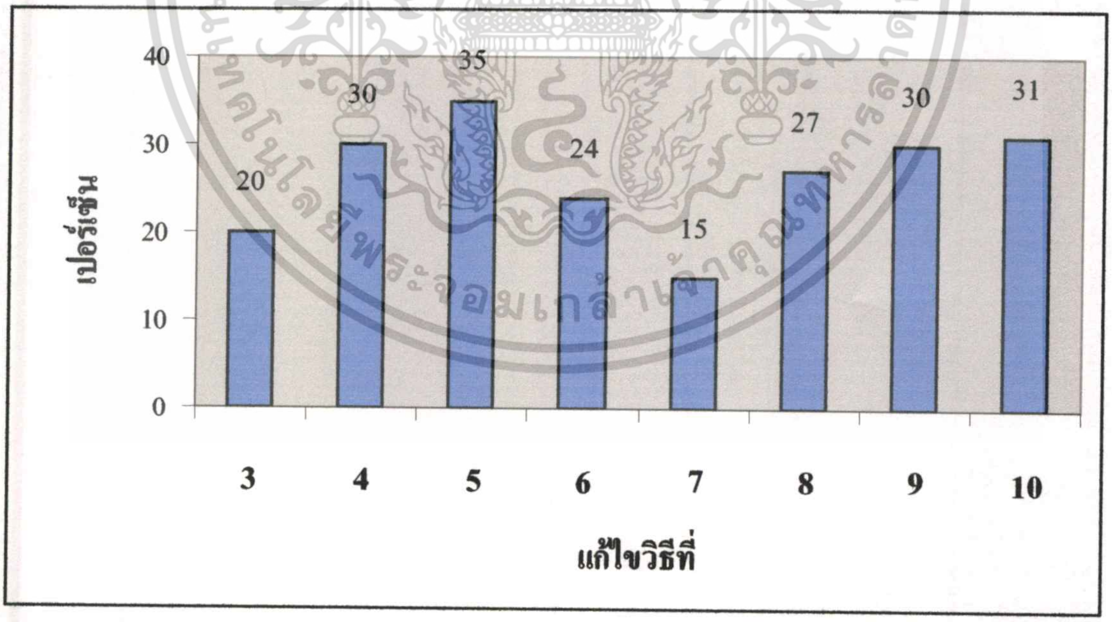
10. การทดลองแก้ไขปัญหาวิธีที่สิบ โดย Process ปกติ ซึ่งไม่สามารถกำหนดรูปแบบ การประกบ Slug ได้ และ ใช้เวลาในการ Etching 3:30 นาที

เนื่องจากการทดลองโดยวิธีที่หนึ่งและสองนั้นไม่สามารถที่จะทำการทดลองได้จึงนำการทดลองที่สามถึงการทดลองที่สิบ มาทำการเปรียบเทียบผลการทดลองของแต่ละค่าแรงดันโดยเริ่มจากค่าแรงดันที่ 900 โวลท์ (กราฟที่1.) ที่ 700 โวลท์ (กราฟที่2.) จนถึงแสดงกราฟผลการทดลองที่เกิดปัญหา เปรียบเทียบกันระหว่างการทดลองแก้ไขปัญหาโดยวิธีต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

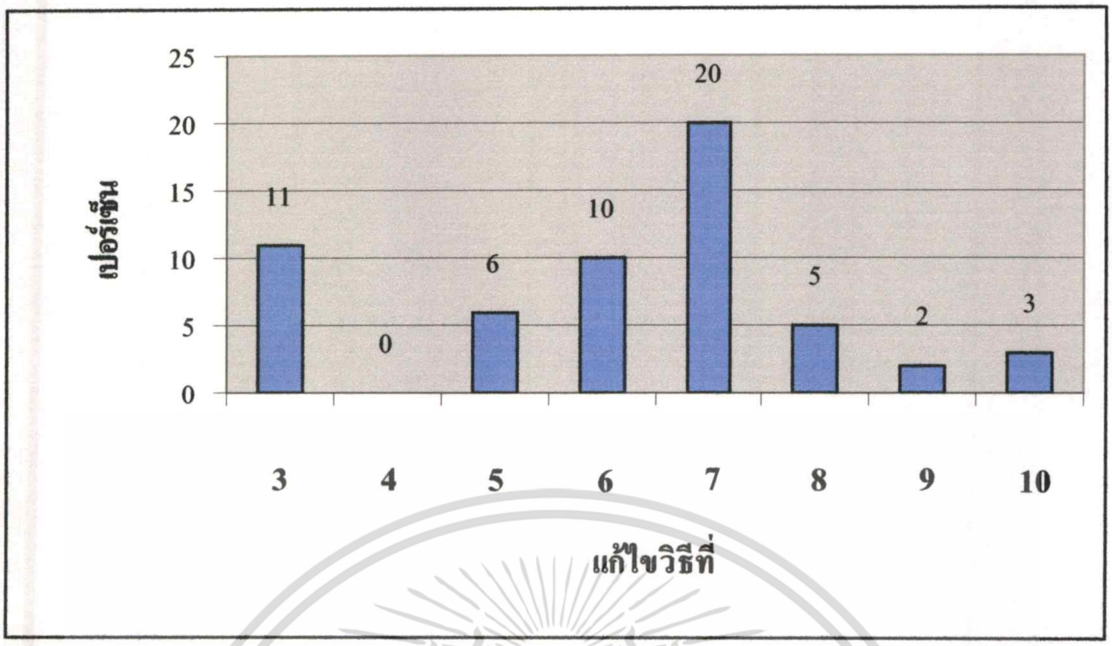


รูปที่ 1. กราฟเปรียบเทียบไดโอดที่ผ่านเกณฑ์มาตรฐานที่ค่าแรงดันเบรคดาวน์ 900 โวลท์ เมื่อแก้ไขปัญหาโดยวิธีที่ 3-10

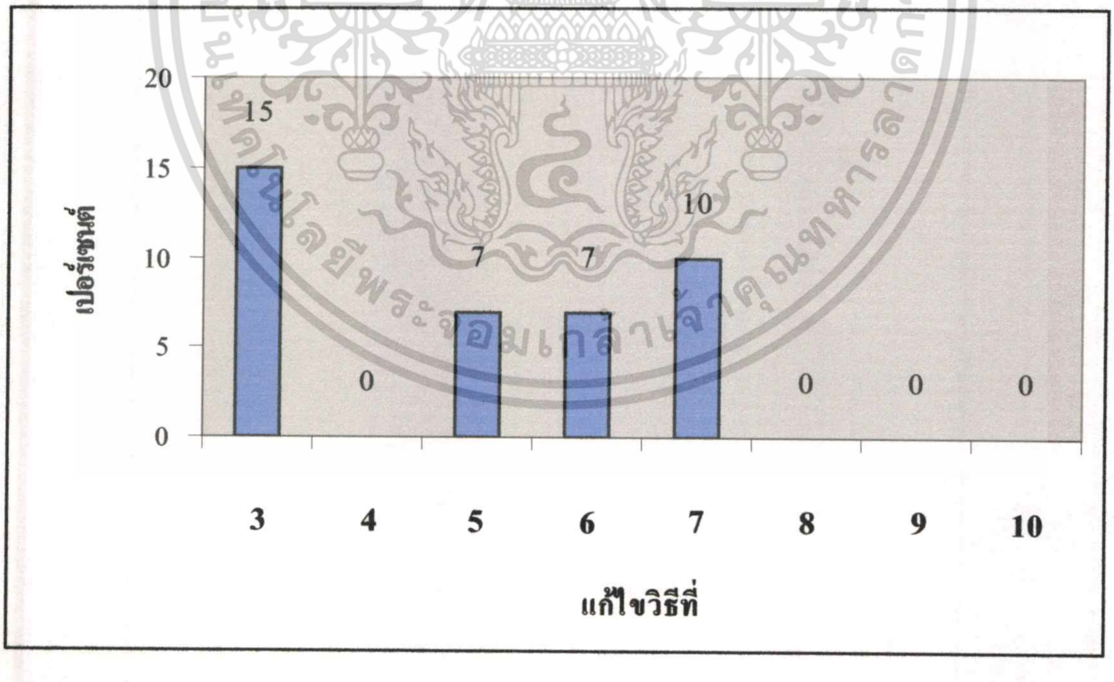


รูปที่ 2. กราฟเปรียบเทียบไดโอดที่ผ่านเกณฑ์มาตรฐานที่ค่าแรงดันเบรคดาวน์ 700 โวลท์ เมื่อแก้ไขปัญหาโดยวิธีที่ 3-10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

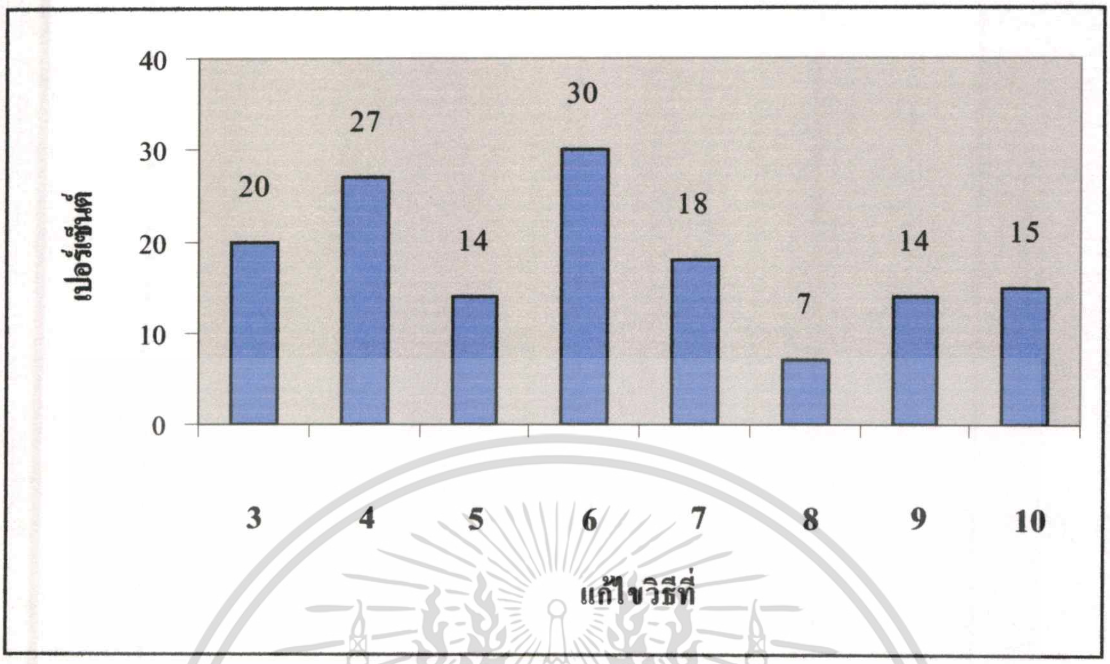


รูปที่ 3. กราฟเปรียบเทียบไดโอดที่ผ่านเกณฑ์มาตรฐานที่ค่าแรงดันเบรคดาวน์ 480 โวลท์ เมื่อแก้ไขปัญหาโดยวิธีที่ 3-10

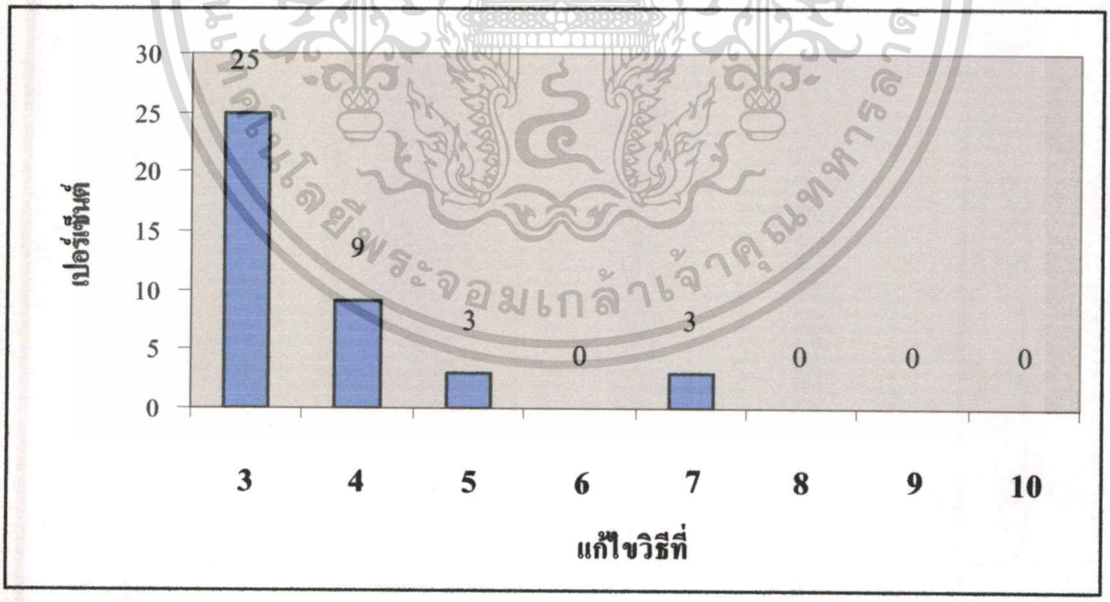


รูปที่ 4. กราฟเปรียบเทียบไดโอดที่ผ่านเกณฑ์มาตรฐานที่ค่าแรงดันเบรคดาวน์ 240 โวลท์ เมื่อแก้ไขปัญหาโดยวิธีที่ 3-10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

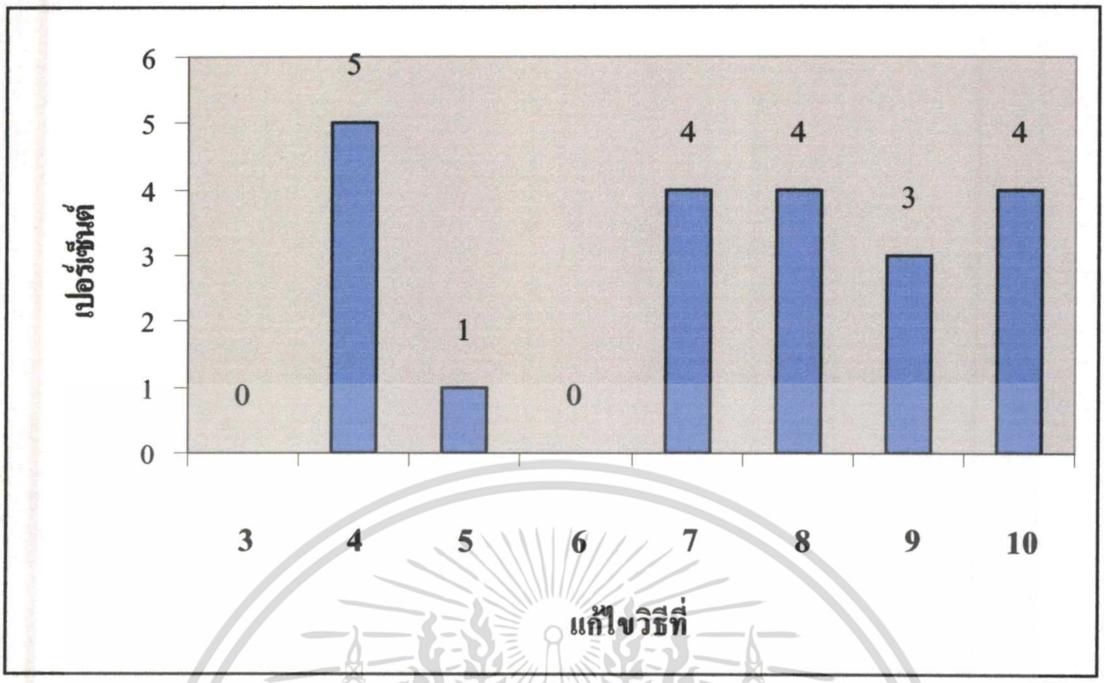


รูปที่ 5. กราฟเปรียบเทียบไดโอดที่ไม่ผ่านเกณฑ์มาตรฐานที่เกิดปัญหา DVR เมื่อแก้ไขปัญหาโดยวิธีที่ 3-10

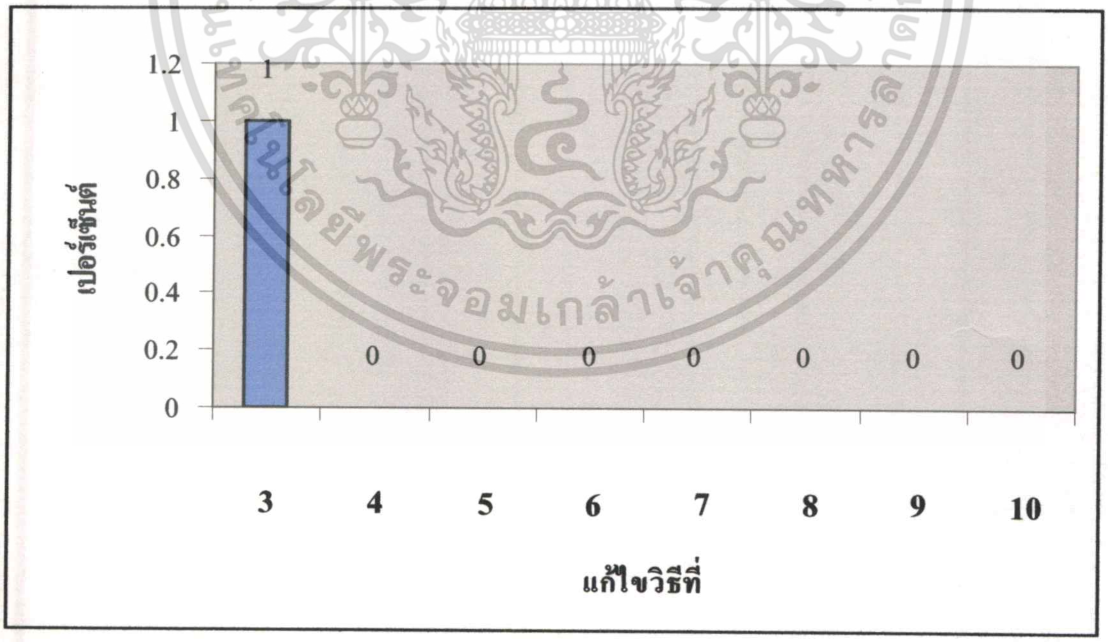


รูปที่ 6. กราฟเปรียบเทียบไดโอดที่ไม่ผ่านเกณฑ์มาตรฐานที่เกิดปัญหา V_B-Low เมื่อแก้ไขปัญหาโดยวิธีที่ 3-10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 7. กราฟเปรียบเทียบไดโอดที่ไม่ผ่านเกณฑ์มาตรฐานที่เกิดปัญหา Short เมื่อแก้ไขปัญหาโดยวิธีที่ 3-10



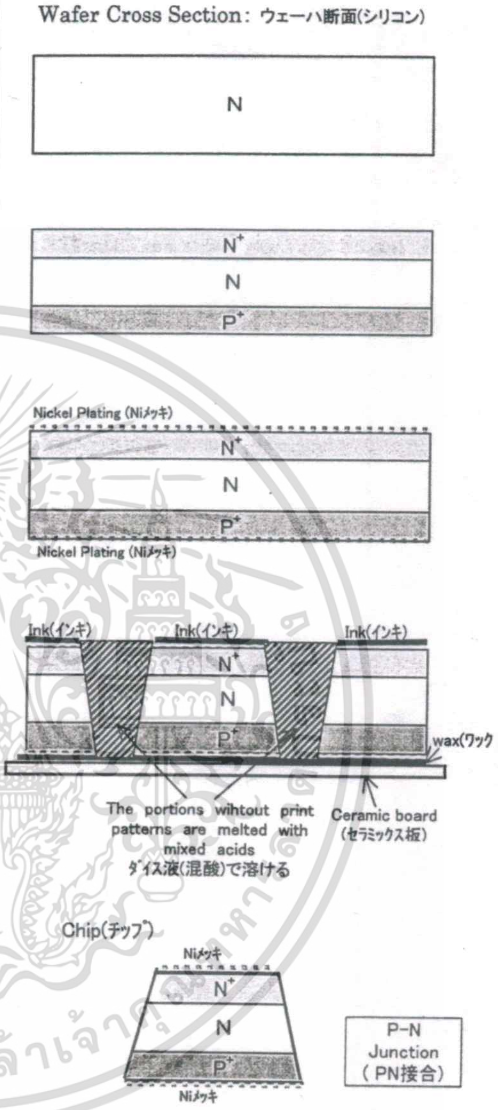
รูปที่ 8. กราฟเปรียบเทียบไดโอดที่ไม่ผ่านเกณฑ์มาตรฐานที่เกิดปัญหา Ringing-Round เมื่อแก้ไขปัญหาโดยวิธีที่ 3-10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Production Procedure (Simultaneous Diffusion)

製造工程（同時拡散）

Procedure		Description
1	Lot Correction ロット編成	·150/Lot Wafer for Zener diodes must be classified according to their ranks. Value of resistance are fixed (Break ·比抵抗値（逆方向耐圧VB（VZ））を決める
2	Diffusion 拡散	·Phosphorus is diffused in order to form N+ layer on one side of wafer and boron is diffused in order to form P+ layer on the other side of it ·リン原子とボロン原子をウェーハ表面から入れる （PN接合を形成する） リンが入り込んだ部分はN^+型 ボロンが入り込んだ部分はP^+型になる
3	Plating 電極	· The surfaces of wafers are roughen with abrasives. ·ブラスト（研磨材でウェーハの表面をあ · 1 St Plating（一次メッキ） · The surfaces of wafers are alloyed with nickel. ·シンター（NiとSiの合金層化） · 2 nd Plating（二次メッキ）
4	Etching ダイス	· Screen Printing : Screen patterns are printed on N^+ sides of wafers. ·印刷 :N+面に耐酸性インキでパターンを印刷する ·Adhesion: P^+ sides of wafers are adhensed with anti－acids wax. ·貼付け：裏面（P^+面）を耐酸性ワックスで保護する ·Etching: Wafers are etched with mixed Acids. ·ダイス :混酸でダイスする (The portions without print patterns are melted with mixed acids.)（印刷パターンの無い部分が溶ける） ·Cleaning: Ink and wax are eliminated. ·洗浄 :インキ、ワックスを除去する
5	Inspection 検査	·Sampling inspection of each lot (Appearance, Function) ·ロット判定（外観、特性） V_F Forward Voltage（順方向電圧降下） $V_B(V_Z)$ Breakdown Voltage（逆方向耐電圧） trr Reverse Recovery time（逆方向回復時間）
6	Shipment 出荷	·Products are shipped to subcontractors and subsidiaries for assembly. ·組立て工場へ出荷する
7	Assembly 組立て	
Uses		·Home Appliances : Color televisions, VTRs, Radios ·Office Automation Equipments:: PCs, Facsimiles, Copiers ·Industrial Equipments: Production Facilities ·Automobiles: Automotive Electrical Components



民生機器 :テレビ、VTR、ラジオ
OA機器 パソコン、ファクシミリ、複写機
産業機器 :生産設備一般
車載 :自動車

รูปที่9. Flowchart กระบวนการสร้างรอยต่อ พี- เอ็น ในอุตสาหกรรม

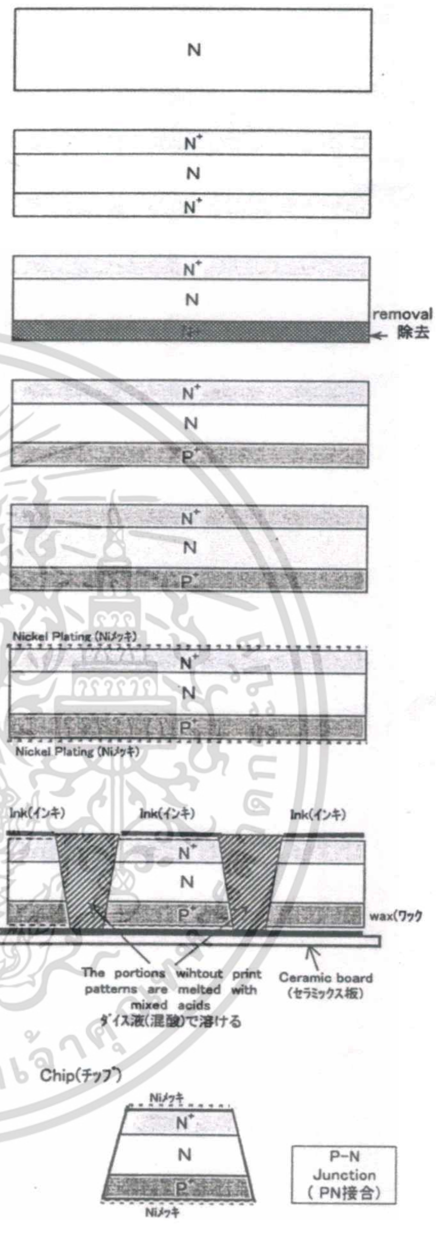
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Production Procedure (Diffusion)

製造工程 (SPD拡散)

	Procedure	Description
1	Lot Correction ロット編成	・150/Lor100/Lot Wafer Cross Section ・value of resistance and thick make reference to test data Inspection of each wafers appearance ・150、100/枚/Lot ・比抵抗、ウェーハ厚み、外観
2	N+Diffusion 拡散	・Phosphorus is diffused in order to form N+ layer on both side of wafer ・リン原子をウェーハ表面から入れる リンが入り込んだ部分はN^+型
3	Plain grinding 平面研削	・N+layer on one side of water is removed and ground (In order to diffused phosphorus) ・リン原子の入っている片側のN^+層を研磨し除去する (除去して面からボロンを拡散する為)
4	P+Diffusion P＋拡散	・Boron is diffused in order to form P+layer on the same side of it ・ボロン原子をウェーハ表面から入れる ボロンが入り込んだ部分はP^+型になる
5	Life time killer Diffusion ライフタイムキラー拡散	・Gold or platinum is diffused in order to secure function trr on the wafer (P–N junction) ・P－N接合が形成されたウェーハにTrr特性確保の為にライフタイムキラーを拡散する
6	Plating 電極	・The surfaces of wafers are roughen with abrasives. ・ブラスト(研磨材でウェーハの表面をあら ・1 St Plating (一次メッキ) ・The surfaces of wafers are alloyed with nickel. ・シンター(NiとSiの合金層化) ・2 nd Plating (二次メッキ)
7	Etching ダイス	・Screen Printing: Screen patterns are printed on N^+ sides of wafers. ・印刷 :N+面に耐酸性インキでパターンを印刷する ・Adhesion: P^+sides of wafers are adhensed with anti－acids wax. ・貼付け:裏面(P^+面)を耐酸性ワックスで保護する ・Etching: Wafers are etched with mixed Acids. ・ダイス :混酸でダイスする (The portions without print patterns are melted with mixed acids.)(印刷パターンの無い部分が溶ける) ・Cleaning: Ink and wax are eliminated. ・洗浄 :インキ、ワックスを除去する
8	Inspection 検査	・Sampling inspection of each lot (Appearance, Function) ・ロット判定(外観、特性) V_F Forward Voltage(順方向電圧降下) $V_B(V_Z)$ Breakdown Voltage(逆方向耐電圧) trr Reverse Recovery time (逆方向回復時間)
9	Shipment 出荷	・Products are shipped to subcontractors and subsidiaries for assembly. ・組立て工場へ出荷する
10	Assembly 組立て	
Uses		・Home Appliances: Color televisions, VTRs, Radios ・Office Automation Equipments: PCs, Facsimiles, Copiers ・Industrial Equipments: Production Facilities ・Automobiles: Automotive Electrical Components

Wafer Cross Section: ウェーハ断面(シリコン)



民生機器 :テレビ、VTR、ラジオ
OA機器 :パソコン、ファクシミリ、複写機
産業機器 :生産設備一般
車載 :自動車

รูปที่10. Flowchart กระบวนการสร้างรอยต่อ พี- เอ็น ในอุตสาหกรรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข

เคมีภัณฑ์ที่ใช้ในการผลิตไดโอดชนิดเซลล์

Phosphoric acid (CH_3COOH): **กรดฟอสเฟอริค**

เป็นกรดใช้ในกระบวนการเอทชิ่ง สำหรับไดโอดชนิดเซลล์ ซึ่งเป็นส่วนผสมของ Mix acid เพื่อกัดขอบแผ่นผลึกซิลิคอน (Dice)

Acetic acid (H_3PO_4): **กรดอะเซติค**

เป็นกรดใช้ในกระบวนการเอทชิ่ง ซึ่งจะทำหน้าที่เพื่อทำให้ความเป็นกรด Mix acid อ่อนลงเมื่อเป็นส่วนผสม Cleaning ในการผลิตไดโอดชนิดเซลล์

Ammonium Hydroxide (NH_4OH): **แอมโมเนียมไฮดร็อกไซด์**

เป็นเบสแก่ใช้ในการกัดขั้วโลหะเมื่อผสมกับสารเคมีชนิดอื่นในกระบวนการเอทชิ่ง

Sulfuric acid ($H_2 SO_4$): กรดกำมะถัน

เป็นกรดแก่ใช้ในการทำความสะอาดแผ่นผลึกซิลิกอนและละลายสารไวแสงบนแผ่นผลึกภายหลังกระบวนการโฟโตลิโทกราฟฟี่

Nitric acid: (NHO_3)

เป็นกรดแก่ ซึ่งใช้สำหรับทำความสะอาดผิวหน้าของแผ่นผลึก เพื่อกำจัดเศษโลหะต่างๆ

Hydrofluoric acid (HF): กรดกัดแก้ว

เป็นกรดแก่ใช้สำหรับการสกัดชั้นของซิลิคอนไดออกไซด์ (Sio_2) โดยผสมกับสารละลายอื่น ๆ

Boron (B): โบรอน

เป็นธาตุในกลุ่มที่ 3 ใช้เป็นอะตอมสารเจือชนิด p ในการแพร่เพื่อสร้างเป็นส่วนเดรนและซอสในทรานซิสเตอร์ชนิดพีมอส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Isopropyl alcohol: ไอโซโปรพิล แอลกอฮอล์

เป็นสารละลายชนิดหนึ่ง ซึ่งใช้สำหรับการล้างทำความสะอาดแผ่นผลึกครั้งสุดท้ายก่อนทำให้แห้ง

Methylalcohol: เมทิลแอลกอฮอล์

เป็นสารละลาย ซึ่งใช้สำหรับล้างแผ่นผลึกในขั้นสุดท้าย เพื่อขจัดสารอื่น ๆ ก่อนทำให้แห้ง

Nitrogen: (N_2)

เป็นก๊าซเฉื่อยที่ใช้สำหรับทำหน้าที่ "carrier gas" ในการแพร่สารเจือลงไปในผลึกซิลิกอน หรือใช้สำหรับเป่าแผ่นผลึกให้แห่งภายหลังจากการล้าง

Oxygen (N_2): ออกซิเจน

เป็นก๊าซซึ่งใช้สำหรับกระบวนการออกซิเดชั่นเพื่อสร้างชั้นของซิลิกอนไดออกไซด์ขึ้น

Phosphorus: ฟอสฟอรัส

เป็นธาตุในกลุ่มที่ 5 ใช้เป็นอะตอมสารเจือชนิด n ในการแพร่เพื่อสร้างส่วนเดรนและซอสในพีมอส ทรานซิสเตอร์ทั่ว ๆไป

Silicon dioxide (SiO_2): ซิลิคอน ไดออกไซด์

ใช้เป็นชั้นป้องกันการแพร่ของสารเจือ และเป็นชั้นป้องกันผิวหน้าของแผ่นผลึกที่เสร็จสมบูรณ์แล้ว เตรียมได้ด้วยกระบวนการออกซิเดชั่น

Trichloroethylene: ไตรโคโรเอทีลีน

เป็นสารละลายซึ่งใช้สำหรับล้างไขมันและสิ่งสกปรกที่อยู่บนผิวแผ่นผลึกซิลิกอน หรือภาชนะอื่น ๆ ที่เกี่ยวข้องกับงานสร้างสิ่งประดิษฐ์สารกึ่งตัวนำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค

1. ค่าคงที่ทางฟิสิกส์

สัญลักษณ์	ความหมาย	ขนาด	หน่วย
q	ประจุไฟฟ้าของอิเล็กตรอน	1.60×10^{-19}	C
k	ค่าคงที่ของโบสมัน	1.38×10^{-23}	J/K
h	ค่าคงที่ของแพลงค์	6.63×10^{-34}	J-S
ε_o	ค่าเปอร์มิตติวิตี้ของสุญญากาศ	8.85×10^{-14}	F/cm
ε_s	ค่าคงที่ไดอิเล็กตริก ของซิลิคอน	11.7	F/cm
ε_{ox}	ค่าคงที่ไดอิเล็กตริก ของออกไซด์	3.97	F/cm
Q_{ss}	ความหนาแน่นของประจุที่ผิวสัมผัส		-
	ระหว่าง SiO กับ -ระนาบ(100)	1.4×10^{-8}	C/cm^2
Q_{ss}	-ระนาบ(111)	8.0×10^{-8}	C/cm^2
KT/q	แรงดันเนื่องจากความร้อน	0.0259	mV

2. คุณสมบัติของซิลิคอนไดออกไซด์

ชื่อ	ขนาด	หน่วย
น้ำหนักอะตอม	60.08	-
ความหนาแน่นอะตอม	2.3×10^{22}	cm^{-3}
ความต้านทาน(ที่300K)	$>10^{16}$	Ω-cm
ค่าไดอิเล็กตริก(ε_{ox})	3.9	-
จุดหลอมเหลว	≈1700	^{o}C
ความร้อนจำเพาะ	1.0	j / g ^{o}C
การนำความร้อน	0.014	W/cm ^{o}C
การขยายตัวเนื่องจากความร้อน	0.5×10^{-6}	$(^{o}C)^{-1}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. คุณสมบัติของซิลิคอน

ชื่อ	ขนาด	หน่วย
เลขอะตอม	14	-
น้ำหนักอะตอม	28.086	-
ความหนาแน่นอะตอม	2.96×10^{22}	cm^{-3}
ความหนาแน่น	2.328	g/cm^{3}
ค่าคงที่ไดอิเล็กตริก	11.7	-
พลังงานแถบต้องห้าม	1.115	eV
สัมประสิทธิ์ทางอุณหภูมิของพลังงานต้องห้าม	-2.3×10^{-24}	$eV/^{o}C$
จุดหลอมเหลว	1417	^{o}C
ความคล่องตัวของอิเล็กตรอนที่ผิว–ระนาบ(100)	580	$cm^{2}/V\text{-}s$
–ระนาบ(111)	190	$cm^{2}/V\text{-}s$
ความคล่องตัวของอิเล็กตรอนในเนื้อสาร –ระนาบ(100)	1260	$cm^{2}/V\text{-}s$
–ระนาบ(111)	1350	$cm^{2}/V\text{-}s$
ความคล่องตัวของโฮลที่ผิว –ระนาบ(100)	230	$cm^{2}/V\text{-}s$
–ระนาบ(111)	230	$cm^{2}/V\text{-}s$
ความคล่องตัวของโฮลในเนื้อสาร –ระนาบ(100)	400	$cm^{2}/V\text{-}s$
–ระนาบ(111)	480	$cm^{2}/V\text{-}s$
ดัชนีหักเห	3420	-
การนำความร้อน	1.57	$W/cm\Omega$
การขยายตัวเนื่องจากความร้อน	2.6×10^{-6}	$(^{o}C)^{-1}$
ค่าคงที่ของผลึก	5.4307	^{o}A
ความดันต่อหน่วยปริมาตร	0.98×10^{12}	cm^{2}/dyn
ฟังก์ชั่นงานของโฟโตอิเล็กตรอน	5.05	eV
ความแข็ง	7.0	MOHscale
ความร้อนในการละลาย	1000	J/g
ความหนาแน่นของพาหะของซิลิคอนบริสุทธิ์	1.45×10^{10}	cm^{-3}
ความดันไอ	2.8×10^{-14}	mm Hg
โครงสร้างผลึก	f_{∞}diamond	-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ง

น้ำยาล้าง Dice

HAEMO – SOL (No-Scrub Cleaner)

ล้างแบบไม่ต้องขัดสำหรับการทำความสะอาดทันทีหลังจากการใช้ใน ห้องแล็บ , การผ่าตัด, และอุปกรณ์ส่วนกลาง ,อุปกรณ์ต่างๆ , เข็มฉีดยา,หลอดฉีดยา ,อุปกรณ์ที่ทำจากแก้ว, ท่อ , ยาง, พลาสติก

HAEMO – SOL เป็นเครื่องหมายทางการค้า ของ Haemo- sol, Inc

สำหรับการทำความสะอาดด้วยมือและทำความสะอาดด้วยเครื่องอุลตราโซนิค

วิธีการใช้ : ใช้เพียง 0.5 ออนซ์ ต่อน้ำร้อน 1 แกลลอน (125 องศาเซลเซียส) แช่ไว้ 10 นาที แล้วทำการล้างโดยการเขย่าในน้ำร้อน ยกเว้นอุปกรณ์จำพวกแก้ว และอุปกรณ์ที่ทำให้เกิดประกายไฟ โดยเฉพาะการใช้กับอุปกรณ์ที่ทำจากแก้วที่มีความบาง ใช้ HAEMO – SOL 1/3 ถึง1/2 ออนซ์ต่อแกลลอน ในเครื่องอุลตราโซนิค ใช้ HAEMO – SOL N.S. (non – sudsing)แบบไม่ทำให้เกิดฟอง ในสภาวะความดันของเครื่องเมื่อไม่ได้ใช้ล้างในทันทีใช้ HAEMO – SOL E.A (Enzyme-Active)

วัสดุ Coating

Low visc Diode Coating

ข้อควรระวังในการใช้และการจัดการ

วัสดุนี้อาจทำให้เกิดก๊าซไฮโดรเจนที่ติดไฟ ควรหลีกเลี่ยงการสัมผัสกับน้ำ แอลกอฮอล์, กรด , เบส, และวัสดุที่ไวต่อปฏิกิริยา

สำหรับจุดประสงค์การวิจัยและพัฒนา(R&D) เท่านั้น : คุณสมบัติของสารประกอบยังไม่ได้ทำการศึกษาอย่างสมบูรณ์ วัสดุนี้หรืออย่างน้อยที่สุดส่วนประกอบของวัสดุนี้นั้นไม่ได้ขึ้นบัญชีเป็นสารเคมีที่เป็นสารพิษที่ต้องควบคุม การใช้และการกำจัดวัสดุนี้ควรที่จะถูกควบคุมอย่างมีประสิทธิภาพ

ฟอร์มาลดีไฮด์ เมื่อให้ความร้อนถึงอุณหภูมิมากกว่า 180 องศาเซลเซียส(356 องศาฟาเรนไฮด์) ในอากาศ, ผลผลิตที่ได้อาจจะทำให้เกิดไอของฟอร์มาลดีไฮด์ ข้อมูลความอันตรายของสารสามารถหาได้จาก Dow Corning Corporation และ Material Safety Data Sheet (รายละเอียดในการใช้สารนี้อย่างปลอดภัย) มีคุณสมบัติเป็นฉนวน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้เขียน

ชื่อผู้เขียน	นพดล สิทธิพล
วันเดือนปีเกิด	วันที่ 27 พฤษภาคม พ.ศ. 2519
สถานที่เกิด	จังหวัด สระแก้ว
วุฒิการศึกษาระดับปริญญาตรี	วิทยาศาสตร์และเทคโนโลยีบัณฑิต
สถานที่สำเร็จการศึกษา	สถาบันราชภัฏจันทร์เกษม
ปีที่สำเร็จการศึกษา	ปีการศึกษา 2541

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้