

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

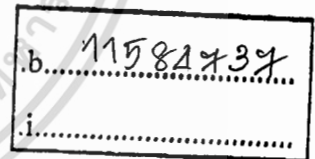
การดัดแปลงอัลกอริทึม JPEG เพื่อให้เหมาะสมกับการพัฒนาบน FPGA

MODIFICATION OF JPEG ALGORITHM FOR FPGA IMPLEMENTATION



เสกสรรค์ ธิมากุล
SEKSON TIMAKUL

เลขหมู่.....
เลขทะเบียน.....**60233**
วัน,เดือน,ปี..27 ส.ย. 2549



วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไมโครอิเล็กทรอนิกส์

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2548

ISBN 974-15-1949-4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MODIFICATION OF JPEG ALGORITHM FOR FPGA IMPLEMENTATION

SEKSON TIMAKUL

**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN MICROELECTRONIC ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2005

ISBN 974-15-1949-4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2005

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	การดัดแปลงอัลกอริทึม JPEG เพื่อให้เหมาะสมกับการพัฒนาบน FPGA
นักศึกษา	นายเสกสรรค์ ชิมากุล
รหัสนักศึกษา	46064703
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมไมโครอิเล็กทรอนิกส์
พ.ศ.	2548
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ.ดร. สมศักดิ์ ชุมช่วย

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้ นำเสนอเกี่ยวกับการพัฒนาและการออกแบบการแปลงดิสครีทโคซายน์ (Discrete Cosine Transform) และโครมิแนนซ์ควอนไทซ์ (Chrominance Quantization) ให้เหมาะสมสำหรับฮาร์ดแวร์ที่มีขนาดเล็กและทำงานได้เร็วกว่าแบบมาตรฐานที่ใช้ในการบีบอัดข้อมูลภาพวิธีการแบบ JPEG โดยการวางจเรียงข้อมูลและวงจรบวกแทนวงจรถูแบบทศนิยมในส่วนของการแปลงดิสครีทโคซายน์ และจะใช้หลักการคำนวณแบบไบนารีที่เรียกว่า BinDCT ในส่วนของ Chrominance Quantization จะใช้วงจรเลื่อนข้อมูลแทนวงจรถูและวงจรรหารแบบจำนวนเต็มเพื่อให้ขนาดวงจรมีขนาดเล็ก

ผลที่ได้จากการทดลองจะได้อัลกอริทึมที่ออกแบบใช้จำนวนเกตภายใน FPGA น้อยกว่าและความเร็วในการทำงานที่เร็วกว่าอัลกอริทึมแบบมาตรฐานที่ใช้ในระบบบีบอัดข้อมูลภาพแบบ JPEG

Thesis Title	MODIFICATION OF JPEG ALGORITHM FOR FPGA IMPLEMENTATION
Student	Mr.Sekson Timakul
Student ID.	46064703
Degree	Master of Engineering
Programme	Microelectronics Engineering
Year	2005
Thesis Advisor	Assoc. Prof. Dr. Somsak Choomchuay

ABSTRACT

This thesis presents the development and design Discrete Cosine Transform and Chrominance Quantization targeted for smaller hardware and better speed compare to standard hardware JPEG. The shift-and-adder operation are use to replace floating point multiplication. The binary-approximation Discrete Cosine Transform, or BinDCT an another named has been studied and implemented on FPGA. The concept was also extended to the shift-only chrominance Quantization

From the result obtained, the interested algorithm has been successfully developed. The FPGA evaluation has confirmed the less number of gate count as well as superior speed compared to the standard one used in the conventional JPEG.

กิตติกรรมประกาศ

การจัดทำวิทยานิพนธ์เล่มนี้สำเร็จลุล่วงไปได้ด้วยดี เพราะได้รับความเมตตาจากคุณพ่อคุณแม่ ที่ยอมทนเหน็ดเหนื่อยยากลำบากในการอุปการะและเป็นกำลังใจในการทำงานผู้วิจัย ขอขอบพระคุณรองศาสตราจารย์ ดร. สมศักดิ์ ชุมช่วย ซึ่งเป็นอาจารย์ผู้ควบคุมวิทยานิพนธ์ ที่ให้คำปรึกษาต่างๆ รวมทั้งแนวทางการแก้ไขปัญหาในการทำวิจัย ผู้วิจัยรู้สึกซาบซึ้งในความอนุเคราะห์จากท่านเป็นอย่างยิ่งและขอกราบขอบพระคุณเป็นอย่างสูง

ขอขอบพระคุณครูอาจารย์ทุกท่านที่อบรมให้ความรู้อันเป็นประโยชน์ต่อการศึกษา

ขอขอบคุณห้องปฏิบัติการ Microelectronics Devices R&D สำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ (ReCCIT) ที่ให้การสนับสนุนการทำวิจัยมาโดยตลอด

คุณค่าและประโยชน์อันใดอันหนึ่งมีจากวิทยานิพนธ์เล่มนี้ ผู้วิจัยขอบแต่ผู้มีพระคุณทุกท่าน

เสกสรรค์ ชิมากุล

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญตาราง	VII
สารบัญรูป	IX
บทที่ 1 บทนำ	1
1.1 กล่าวนำ	1
1.2 วัตถุประสงค์ของวิทยานิพนธ์	1
1.3 รายละเอียดของวิทยานิพนธ์	1
บทที่ 2 ทฤษฎีหลักการบีบอัดข้อมูลภาพแบบ JPEG	3
2.1 บทนำ	3
2.2 ระบบสี RGB และระบบ YCrCb	5
2.3 การแซมปลิง (Sampling)	6
2.4 การแปลงคอสไทรโคซายน์ (Discrete Cosine Transform, DCT)	7
2.5 การควอนไทซ์ (Quantization)	11
2.6 กระบวนการซิกแซก (Zig-zag)	13
2.7 การเข้ารหัสรันเลนท (Run-Length Coding)	14
2.8 การเข้ารหัสฮัฟฟ์แมน (Huffman Coding)	15
2.9 หลักการเข้ารหัสแบบเอนโทรปี (Entropy Encoding)	17
2.10 เกณฑ์การวัดประสิทธิภาพของการลดข้อมูลภาพ	19
2.10.1 ค่าความผิดพลาดยกกำลังสองเฉลี่ย (Mean Square Error, MSE)	19
2.10.2 ค่าสัดส่วนสัญญาณต่อสัญญาณรบกวน (Signal-to-Noise Ratio, SNR) และค่าสัดส่วนต่อสัญญาณรบกวนสูงสุด (Peak-Signal-to-Noise Ratio, PSNR)	20
2.10.3 อัตราบิต (Bit rate)	21
2.10.4 อัตราการลดข้อมูล (Compression ratio)	21

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

บทที่ 3 หลักการออกแบบการบีบอัดข้อมูลภาพแบบ JPEG	22
3.1 แนวคิดพื้นฐาน	22
3.2 หลักการออกแบบระบบ RGB และ YCrCb.....	22
3.3 ทฤษฎีหลักการและการออกแบบการแปลงโคไซน์แบบตรง (True DCT)....	23
3.4 ทฤษฎีหลักการและการออกแบบการแปลงโคไซน์แบบโคไซน์	
บนอัลกอริทึมของ Chen (binDCT Chen's Algorithm).....	24
3.4.1 โครงสร้างลิฟท์ (Lifting) และการแปลงโคไซน์แบบโคไซน์	
(Binary DCT).....	26
3.5 หลักการออกแบบควอนไทซ์.....	30
บทที่ 4 การทดลองการด้วยโปรแกรมแมทแล็บ (Matlab)	31
4.1 การทดลองการประมาณค่าการแปลงโคไซน์แบบตรง (True DCT).....	31
4.2 การทดลองการประมาณค่าการแปลงโคไซน์แบบโคไซน์อัลกอริทึมของChen ...	33
4.3 การทดลองเปรียบเทียบโครมินันซ์ควอนไทเซชัน	
แบบมาตรฐาน JPEG กับแบบประมาณค่า 2^n	41
4.4 สรุปผลการทดลอง.....	48
บทที่ 5 สถาปัตยกรรมและผลการทดลองวงจรบีบอัดข้อมูลภาพ	
โดยการบรรยายด้วยภาษา HDL บน FPGA.....	49
5.1 สถาปัตยกรรมภายในวงจรบีบอัดข้อมูลภาพ	49
5.1.1 วงจรบวก (Adder).....	49
1. วงจรบวกแบบตัวทดเลื่อน (Ripple Carry Adder	
หรือ Carry Propagate Adder).....	49
2. วงจรบวกแบบคิดตัวทดล่วงหน้า (Carry Look Ahead Adder).....	51
5.1.2 วงจรลบ (Subtractor).....	54
5.1.3 วงจรเลื่อนข้อมูลแบบคิดเครื่องหมาย (Arithmetic Shift).....	55
5.1.4 วงจรคูณ (Multiplication Operator).....	58
5.1.5 วงจรคูณแบบใช้วงจรเลื่อนร่วมกับวงจรบวก	
(Shift & Add Multiplier Operator).....	60

สารบัญ (ต่อ)

หน้า

5.1.6	วงจรรหาร (Divider Operator).....	61
5.2	วงจรแบบคอมไบเนชัน (Combinational)	63
5.3	วงจรแบบซิงโครนัส (Synchronous).....	63
5.4	วงจรแปลงระบบสี RGB และระบบ YCrCb.....	64
5.5	วงจรแปลงคิสกริทโคซายน์.....	66
5.6	วงจรควอนไทซ์.....	71
5.7	วงจรเข้ารหัสฮัฟแมน.....	77
5.8	ระบบบีบอัดข้อมูลภาพแบบ JPEG.....	81
5.9	สรุปผลการทดลอง.....	85
บทที่ 6	สรุปผลการวิจัยและข้อเสนอแนะ	87
6.1	สรุปผลการวิจัย	87
6.2	ข้อเสนอแนะแนวทางการทำวิจัยเพื่อพัฒนาต่อ	88
เอกสารอ้างอิง		89
ภาคผนวก ก. ตารางมาตรฐาน Huffman		90
ประวัติผู้เขียน		108

สารบัญตาราง

ตารางที่	หน้า
2.1 ตัวอย่างผลการเข้ารหัสฮัฟฟ์แมน.....	17
3.1 การประมาณค่าสัมประสิทธิ์ของการแปลงดิสครีทโคไซน์แบบตรง.....	25
3.2 ค่าสัมประสิทธิ์ของการแปลงไบนารีดิสครีทโคไซน์.....	29
3.3 ค่าสัมประสิทธิ์ของสเกลลิงแฟกเตอร์การแปลงไบนารีดิสครีทโคไซน์.....	29
3.4 การประมาณค่าสัมประสิทธิ์ของการแปลงไบนารีดิสครีทโคไซน์.....	30
4.1 จำนวนอุปกรณ์ที่ใช้ในการประมาณค่าของการแปลงดิสครีทโคไซน์แบบตรง.....	32
4.2 จำนวนอุปกรณ์ที่ใช้ในการประมาณค่าของการแปลงไบนารีดิสครีทโคไซน์.....	34
4.3 เปรียบเทียบค่าสัดส่วนสัญญาณต่อสัญญาณรบกวนสูงสุดที่ลูมินแนนซ์ควอนไทซ์ ที่ควอลิตี้แฟกเตอร์เท่ากับ 50 ของการแปลงไบนารีดิสครีทโคไซน์อัลกอริทึม ระหว่างอัลกอริทึม C7 และ CB โดยใช้ภาพระดับเทาขนาด 256×256 พิกเซล.....	39
5.1 ตารางความจริงของวงจรบวกแบบมีตัวค.....	50
5.2 ผลการสังเคราะห์วงจรระบบสี RGB เป็นระบบ YCrCb.....	65
5.3 ผลการสังเคราะห์วงจรระบบ YCrCb เป็นระบบสี RGB.....	66
5.4 ผลการสังเคราะห์วงจรฟอร์เวิร์ดดิสครีทโคไซน์ 1 มิติประมาณค่าแบบ A.....	69
5.5 ผลการสังเคราะห์วงจรฟอร์เวิร์ดไบนารีดิสครีทโคไซน์ 1 มิติประมาณค่าแบบ CB.....	69
5.6 ผลการสังเคราะห์วงจรอินเวอร์สไบนารีดิสครีทโคไซน์ 1 มิติประมาณค่าแบบ CB.....	71
5.7 การเปิดตาราง (LUT) ของลูมินแนนซ์ควอนไทซ์.....	73
5.8 การเปิดตาราง (LUT) ของโครมิแนนซ์ควอนไทซ์.....	74
5.9 ผลการสังเคราะห์วงจรควอนไทซ์แบบมาตรฐาน JPEG.....	74
5.10 ผลการสังเคราะห์วงจรดีควอนไทซ์แบบมาตรฐาน JPEG.....	75
5.11 การเปิดตาราง (LUT) ของโครมิแนนซ์ควอนไทซ์แบบประมาณค่า 2".....	76
5.12 ผลการสังเคราะห์วงจรโครมิแนนซ์ควอนไทซ์แบบประมาณค่า 2".....	77
5.13 ผลการสังเคราะห์วงจรโครมิแนนซ์ดีควอนไทซ์แบบประมาณค่า 2".....	77
5.14 ผลการสังเคราะห์วงจรตารางฮัฟฟ์แมนสำหรับลูมินแนนซ์สัมประสิทธิ์ผลต่าง DC.....	80
5.15 ผลการสังเคราะห์วงจรตารางฮัฟฟ์แมนสำหรับโครมิแนนซ์สัมประสิทธิ์ผลต่าง DC.....	80
5.16 ผลการสังเคราะห์วงจรตารางฮัฟฟ์แมนสำหรับลูมินแนนซ์สัมประสิทธิ์ผลต่าง AC.....	81
5.17 ผลการสังเคราะห์วงจรตารางฮัฟฟ์แมนสำหรับโครมิแนนซ์สัมประสิทธิ์ผลต่าง AC.....	81

สารบัญตาราง(ต่อ)

ตารางที่	หน้า
5.18	ผลการทดสอบการเข้ารหัสข้อมูลภาพแบบ JPEG ที่ใช้ในการบีบอัดภาพระดับเทา.....84
5.19	ผลการทดสอบการถอดรหัสข้อมูลภาพแบบ JPEG ที่ใช้ในการบีบอัดภาพระดับเทา.....84
5.20	สรุปผลการทดลองบล็อกโคอะแกรมที่ใช้ในการบีบอัดข้อมูลภาพ.....85
H1.	Difference categories for lossless Huffman coding.....91
H2.	Luminance DC coefficient differences.....92
H3.	Chrominance DC coefficient differences.....92
H4.	Luminance AC coefficients.....93
H5.	Chrominance AC coefficients.....100



สารบัญรูป

รูปที่	หน้า
2.1 การเข้ารหัสของระบบการบีบอัดข้อมูลภาพระดับเทาแบบมาตรฐาน JPEG.....	3
2.2 การถอดรหัสของระบบการบีบอัดข้อมูลภาพระดับเทาแบบมาตรฐาน JPEG.....	4
2.3 การเข้ารหัสของระบบการบีบอัดข้อมูลภาพสีแบบมาตรฐาน JPEG	5
2.4 การถอดรหัสของระบบการบีบอัดข้อมูลภาพสีแบบมาตรฐาน JPEG	5
2.5 แกนคาร์ทีเซียนโคออดิเนตของระบบ RGB	6
2.6 การแซมปลิงย่อยในระบบ JPEG	7
2.7 การแปลงดีสครีท โคไซน์แบบ 2 มิติโดยใช้หลักการแปลงดีสครีท โคไซน์แบบ 1 มิติ	9
2.8 รูปแบบพื้นฐานของการแปลงดีสครีท โคไซน์.....	9
2.9 แอมพลิจูดการแปลงดีสครีท โคไซน์ แบบ 2 มิติ.....	10
2.10 การแปลงดีสครีท โคไซน์ แบบ 2 มิติในบล็อกขนาด 8×8	11
2.11 การอ่านข้อมูลแบบซิกแซก	13
2.12 ตัวอย่างการเข้ารหัสฮัฟแมน	14
3.1 การไหลของสัญญาณของการแปลงดีสครีท โคไซน์แบบตรง 1 มิติ	24
3.2 การไหลของสัญญาณของการแปลงดีสครีท โคไซน์อัลกอริทึมของ Chen 1 มิติ	26
3.3 (a) โครงสร้างผีเสื้อ	
(b) โครงสร้าง 3-ลิฟท์	
(c) ระนาบหมุน	
(d) โครงสร้างลิฟท์สำหรับรูป (c)	
(e) ระนาบหมุนแบบสลับ	
(f) โครงสร้างลิฟท์สำหรับรูป (e)	
.....	27
3.4 โครงสร้างลิฟท์การแปลงฟอร์เวอร์สไบนารีดีสครีท โคไซน์แบบ 1 มิติ	28
3.5 โครงสร้างลิฟท์การแปลงอินเวอร์สไบนารีดีสครีท โคไซน์ แบบ 1 มิติ	28
4.1 เปรียบเทียบค่าสัดส่วนต่อสัญญาณรบกวนสูงสุดกับการประมาณค่า	
ในส่วนของการแปลงดีสครีท โคไซน์แบบตรง	31
4.2 เปรียบเทียบค่าสัดส่วนต่อสัญญาณรบกวนสูงสุดกับควอลิตี้แฟกเตอร์	
ของการประมาณค่าในส่วนของการแปลงดีสครีท โคไซน์แบบตรง	32

สารบัญภาพ (ต่อ)

รูปที่	หน้า
4.3 เปรียบเทียบค่าสัดส่วนต่อสัญญาณรบกวนสูงสุดกับอัตราบิต ของการประมาณค่าในส่วนของการแปลงดีสครีท โคไซน์แบบตรง	33
4.4 เปรียบเทียบค่าสัดส่วนต่อสัญญาณรบกวนสูงสุดกับควอลิตี้แฟกเตอร์ของการประมาณค่าใน ส่วนของการแปลงไบนารีดีสครีท โคไซน์อัลกอริทึมของ Chen	36
4.5 เปรียบเทียบค่าสัดส่วนต่อสัญญาณรบกวนสูงสุดกับอัตราบิตของการประมาณค่า ในส่วนของการแปลงไบนารีดีสครีท โคไซน์อัลกอริทึมของ Chen	38
4.6 ภาพที่ผ่านกระบวนการบีบอัดข้อมูลของอัลกอริทึมการประมาณค่า CB โดยทดสอบด้วยภาพระดับเทา Lena ขนาด 128*128 พิกเซลที่ควอลิตี้แฟกเตอร์ค่าต่างๆ	40
4.7 ผลการทดลองการวัดค่าอัตราบิตและอัตราการลดข้อมูลเพื่อทดสอบทดสอบเปรียบเทียบ โครมิแนนท์ควอนไทซ์เซชันแบบมาตรฐาน JPEG กับแบบประมาณค่า 2^n	48
5.1 วงจรบวกแบบมีตัวทด (Full Adder)	50
5.2 วงจรบวกแบบตัวทดเลื่อนขนาด n บิต	51
5.3 (ก) วงจรกำเนิดตัวทด c_i และตัวทดผ่าน p_i (ข) วงจรกำเนิดผลลัพธ์	52
5.4 วงจรบวกกำเนิดตัวทดและกำเนิดผลลัพธ์ขนาด 4 บิต	52
5.5 การเปรียบเทียบความเร็วในการทำงานและขนาดวงจรระหว่างวงจรบวกแบบตัวทดเลื่อน (CPA) และวงจรบวกแบบกิดตัวทดล่งหน้า (CLA) ที่จำนวนบิตค่าต่างๆ พัฒนานบนชิป Xilinx FPGA	53
5.6 วงจรลบขนาด n บิต	54
5.7 การเลื่อนข้อมูลเพื่อใช้เป็นวงจรหารของในวงจรเลื่อนข้อมูลแบบกิดเครื่องหมาย	57
5.8 การเลื่อนข้อมูลเพื่อใช้เป็นวงจรรคูณของในวงจรเลื่อนข้อมูลแบบกิดเครื่องหมาย	58
5.9 วงจรรคูณโดยไม่กิดเครื่องหมายขนาด 4 บิต	58
5.10 ตัวอย่างการประมาณค่า 0.353553 ในวงจรรคูณแบบใช้วงจรเลื่อนร่วมกับวงจรบวก ที่ใช้การเลื่อนข้อมูลสูงสุดค่าต่างๆ	61
5.11 วงจรชิงโครนัสโดยใช้ไปป์ไลน์	63
5.12 วงจรแปลงระบบสี RGB เป็นระบบ YCrCb	64

สารบัญรูป (ต่อ)

รูปที่	หน้า
5.13 ผลการทดลองสัญญาณการทำงานระบบสี RGB เป็นระบบ YCrCb	64
5.14 วงจรแปลงระบบ YCrCb เป็นระบบสี RGB	65
5.15 การทดลองสัญญาณการทำงานระบบ YCrCb เป็นระบบสี RGB	66
5.16 วงจรแปลงฟอร์เมอร์สตีลครีทโคชาน์แบบ 1 มิติ	67
5.17 ทดลองสัญญาณการทำงานของฟอร์เมอร์สตีลครีทโคชาน์ 1 มิติประมาณค่าแบบ A	68
5.18 ผลการทดลองสัญญาณการทำงานของฟอร์เมอร์สไบนารีสตีลครีทโคชาน์ 1 มิติ ประมาณค่าแบบ CB	68
5.19 วงจรแปลงอินเวอร์สไบนารีสตีลครีทโคชาน์แบบ 1 มิติ	70
5.20 ผลการทดลองสัญญาณการทำงานของอินเวอร์สไบนารีสตีลครีทโคชาน์ 1 มิติ ประมาณค่าแบบ CB	70
5.21 วงจรควอนไทซ์และดีควอนไทซ์	71
5.22 วงจรภายในของวงจรควอนไทซ์หรือดีควอนไทซ์	72
5.23 การทดลองสัญญาณการทำงานของของวงจรควอนไทซ์	72
5.24 การทดลองสัญญาณการทำงานของของวงจรดีควอนไทซ์	73
5.25 วงจรภายในของวงจร โครมิแนนซ์ควอนไทซ์ หรือโครมิแนนซ์ดีควอน ไตซ์แบบประมาณค่า 2"	75
5.26 การทดลองสัญญาณการทำงานของของวงจร โครมิแนนซ์ควอน ไตซ์เซชั่น แบบประมาณค่า 2"	75
5.27 การทดลองสัญญาณการทำงานของของวงจรดี โครมิแนนซ์ควอน ไตซ์เซชั่น แบบประมาณค่า 2"	76
5.28 วงจรตารางฮัฟแมนสัมประสิทธิ์ DC	77
5.29 วงจรตารางฮัฟแมนสัมประสิทธิ์ AC	78
5.30 การทดลองสัญญาณการทำงานของของวงจรตารางฮัฟแมนสำหรับลูมินแนนซ์ สัมประสิทธิ์ผลต่าง DC	78
5.31 การทดลองสัญญาณการทำงานของของวงจรตารางฮัฟแมนสำหรับ โครมิแนนซ์ สัมประสิทธิ์ผลต่าง DC	79
5.32 การทดลองสัญญาณการทำงานของของวงจรตารางฮัฟแมนสำหรับลูมินแนนซ์ สัมประสิทธิ์ผลต่าง DC	79

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
5.33	การทดลองสัญญาณการทำงานของของวงจรรางฮฟแมนสำหรับโครมิแนนซ์ สัมประสิทธิ์ผลต่าง AC.....80
5.34	ระบบการเข้ารหัสข้อมูลภาพแบบ JPEG ที่ใช้ในการบีบอัดภาพระดับเทา.....82
5.35	ระบบการถอดรหัสข้อมูลภาพแบบ JPEG ที่ใช้ในการบีบอัดภาพระดับเทา.....82



บทที่ 1

บทนำ

1.1 กล่าวนำ

ปัจจุบันการบีบอัดข้อมูลภาพแบบ JPEG มาตรฐานที่ใช้โดยทั่วไปในการบีบอัดข้อมูลภาพ ซึ่งหลักการบีบอัดข้อมูลภาพแบบ JPEG ถูกนำไปใช้อย่างกว้างขวางทั้งในซอฟต์แวร์ (Software) และฮาร์ดแวร์ (Hardware) ในส่วนของฮาร์ดแวร์หากใช้กระบวนการบีบอัดข้อมูลภาพวิธีการแบบเจเปกแบบมาตรฐานจะใช้จำนวนเกตในวงจรค่อนข้างมากและความเร็วจะต่ำเมื่อทำการทดลองบนชิป FPGA เนื่องจากในส่วนของ การแปลงโคไซน์ (Discrete Cosine Transform) มีการใช้วงจรแบบทศนิยม นอกจากนี้ในส่วนของโครมิแนนซ์ควอนไทซ์ (Chrominance Quantization) มีการใช้วงจรและวงจรทำให้มีการใช้จำนวนอุปกรณ์ภายใน FPGA มากเช่นกัน

ในส่วนฮาร์ดแวร์ของการบีบอัดข้อมูลภาพบางอย่างต้องการวงจรที่มีขนาดเล็กและใช้พลังงานต่ำ การใช้การบีบอัดข้อมูลภาพแบบมาตรฐาน JPEG จึงไม่เหมาะสมนักในการใช้งานในอุปกรณ์ดังกล่าว ดังนั้นจึงต้องทำการปรับปรุงบางส่วนในระบบการบีบอัดข้อมูลภาพแบบ JPEG ให้ได้คุณสมบัติที่เหมาะสมกับฮาร์ดแวร์ที่นำไปใช้ ซึ่งในวิทยานิพนธ์นี้กล่าวถึงหลักการแปลงโคไซน์แบบมาตรฐานหรือแบบตรง (True Discrete Cosine Transform) และการปรับเปลี่ยนในส่วนโครมิแนนซ์ควอนไทซ์เพื่อให้ได้ขนาดวงจรที่เล็กและมีความเร็วสูงกว่าแบบเดิม

1.2 วัตถุประสงค์ของวิทยานิพนธ์

วิทยานิพนธ์นี้มีความมุ่งหมายที่จะพิจารณาหลักการ แนวคิด และการออกแบบวงจรด้านดิจิทัลที่เหมาะสมในการบีบอัดข้อมูลภาพโดยทดสอบบนชิป FPGA โดยการออกแบบและพัฒนาจะเน้นที่จำนวนอุปกรณ์ภายใน FPGA ที่ใช้และความเร็วในการทำงานให้มีประสิทธิภาพด้านดังกล่าวให้ดีกว่าการออกแบบโดยระบบบีบอัดข้อมูลภาพแบบมาตรฐานและยังคงคุณภาพของภาพภายหลังการบีบอัดข้อมูลให้ใกล้เคียงกับระบบบีบอัดข้อมูลภาพแบบมาตรฐาน

1.3 รายละเอียดของวิทยานิพนธ์

ในเนื้อหาของวิทยานิพนธ์ฉบับนี้ประกอบด้วยทฤษฎีของระบบการบีบอัดข้อมูลภาพแบบ JPEG ที่นิยมใช้ในปัจจุบันทั้งทางด้านซอฟต์แวร์และฮาร์ดแวร์ หลักการแนวคิดในการปรับปรุงระบบการบีบอัดข้อมูลภาพให้ได้ขนาดที่เล็กและความเร็วในการทำงานสูงกว่าแบบมาตรฐานโดย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทั่วไปแต่ยังคงคุณภาพของภาพให้ใกล้เคียงกับมาตรฐาน JPEG โดยจะทำการทดสอบการแปลงไบนารีดิสครีทโคไซน์ที่ดัดแปลงจาก Chen เปรียบเทียบกับการแปลงดิสครีทโคไซน์แบบตรงทางคณิตศาสตร์ รวมถึงการปรับปรุงในส่วนของโครมิแนนท์ควอนไทเซชัน โดยทำการทดสอบอัลกอริทึมด้วยโปรแกรมแมทแลป (Matlab) และทางด้านฮาร์ดแวร์ทดสอบบนชิป FPGA โดยการเขียนบรรยายด้วยภาษาเอชดีแอล (HDL)

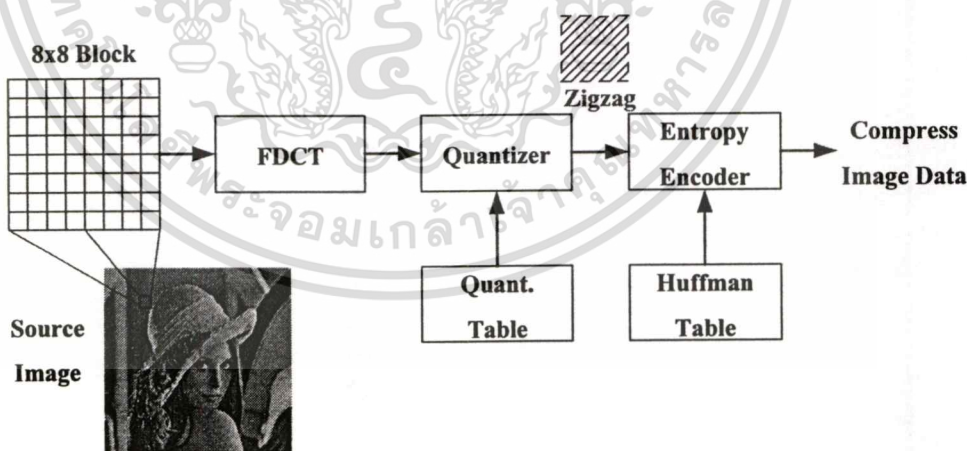


ทฤษฎีหลักการบีบอัดข้อมูลภาพแบบ JPEG

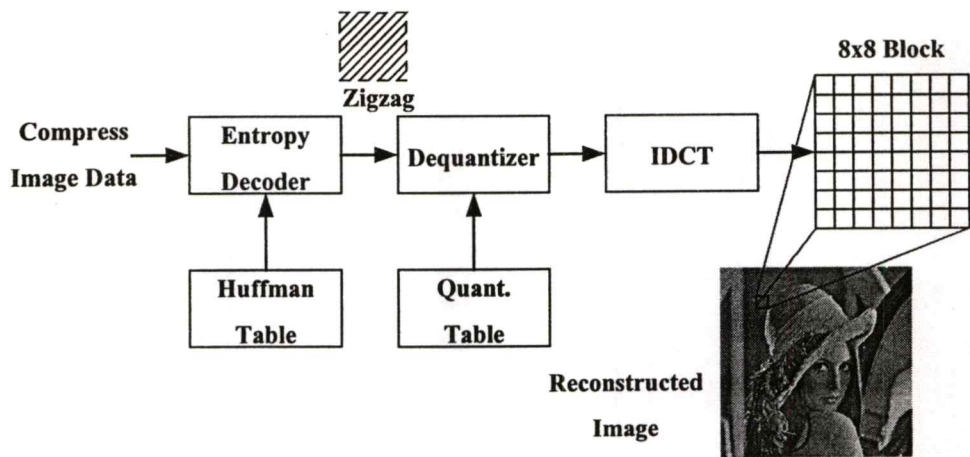
2.1 บทนำ

การบีบอัดข้อมูล (Compression) คือ การทำให้ขนาดของข้อมูลดิจิทัลมีขนาดเล็กลง เพื่อให้สามารถจัดการกับข้อมูลได้ง่ายสะดวกและรวดเร็ว ในงานมัลติมีเดียส่วนใหญ่ที่นั่นแทบจะเป็นไปไม่ได้เลยที่จะทำงานโดยปราศจากขบวนการบีบอัดข้อมูล ในปัจจุบันได้มีการพัฒนาด้านสถาปัตยกรรมการประมวลผลของภาพนิ่ง ภาพเคลื่อนไหวและเสียง โดยจัดการกับข้อมูลดิจิทัลเพื่อลดขนาดของข้อมูล ทำให้มีการพัฒนาระบบมัลติมีเดียจำนวนมาก เพื่อตอบสนองความต้องการของตลาดผู้บริโภคที่มีขนาดใหญ่ ความแพร่หลายทางด้านการพัฒนาข้อมูลมัลติมีเดียดังกล่าวนำมาซึ่งมาตรฐานและวิธีการเข้ารหัสข้อมูล การเก็บข้อมูล และการสื่อสารข้อมูล ในบทนี้จะพิจารณาหลักการบีบอัดข้อมูลภาพแบบ JPEG ซึ่งเป็นมาตรฐานที่นิยมใช้ในปัจจุบันทั้งทางด้านซอฟต์แวร์และทางด้านฮาร์ดแวร์

โดยมาตรฐานของการบีบอัดข้อมูลภาพแบบ JPEG เป็นภาพระดับเทา (Gray scale) จะประกอบด้วยบล็อกโคอะแกรม (Block Diagram) ส่วนต่างๆ ได้แก่ การแปลงคิสตรีทโคซายน์ , การควอนไทซ์ (Quantization), และการเข้ารหัสเอนโทรปี (Entropy) ดังรูปที่ 2.1 และ รูปที่ 2.2



รูปที่ 2.1 การเข้ารหัสของระบบการบีบอัดข้อมูลภาพระดับเทาตามมาตรฐาน JPEG

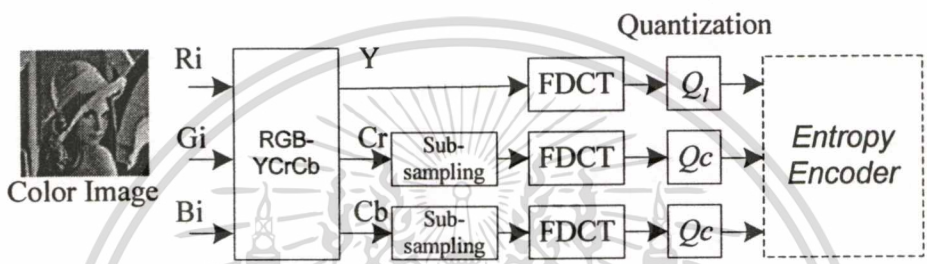


รูปที่ 2.2 การถอดรหัสของระบบการบีบอัดข้อมูลภาพระดับเทตามาตรฐาน JPEG

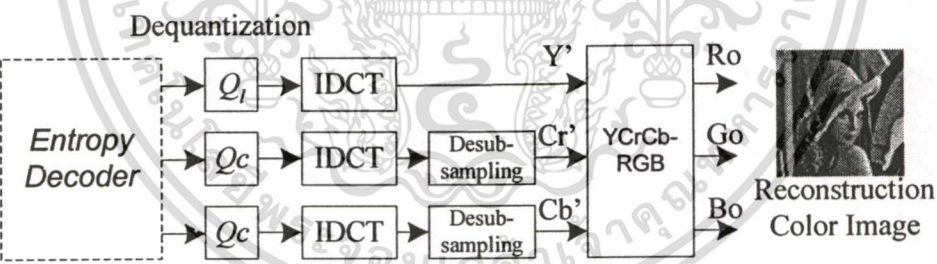
จากรูปที่ 2.1 เป็นการเข้ารหัสการบีบอัดข้อมูลภาพแบบ JPEG ที่ใช้กับภาพระดับเทา เริ่มจากการแบ่งภาพต้นฉบับย่อยออกเป็นบล็อก (Block) ขนาด 8×8 พิกเซล ซึ่งเป็นขนาดที่นิยมใช้ในระบบมาตรฐาน เมื่อแบ่งขนาดบล็อกออกเป็นขนาดดังกล่าวแล้วจึงทำการแยกสเปกตรัม (Spectrum) ของข้อมูล โดยวิธีการแปลงโคไซน์ (Cosine Transform) จากข้อมูลในโดเมนเวลา (Time Domain) เป็นข้อมูลในโดเมนความถี่ (Frequency Domain) จากนั้นจึงทำการจัดกลุ่มระดับข้อมูลด้วยวิธีการควอนไทซ์เพื่อลดข้อมูลภาพโดยการนำผลมาทำการหารด้วยตัวถ่วงในแต่ละจุดภายในบล็อกขนาด 8×8 พิกเซล และเรียกการควอนไทซ์ในส่วนนี้ว่า ลูมิแนนซ์ควอนไทซ์ (Luminance Quantization) ซึ่งในส่วนของการแปลงโคไซน์และการควอนไทซ์เป็นการลดข้อมูลแบบมีการสูญเสีย (Lossy Compression) คือจะทำให้เกิดความเพี้ยนของข้อมูลแต่วิธีดังกล่าวนี้มีข้อดีคือสามารถลดข้อมูลได้มาก หลังจากทำการควอนไทซ์แล้วจึงนำข้อมูลมาจัดเรียงโดยกระบวนการซิกแซกเพื่อเรียงสัมประสิทธิ์ความถี่ต่ำไปยังความถี่สูงภายในบล็อกขนาด 8×8 เพื่อให้ง่ายต่อการเข้ารหัสที่เน้นความซ้ำซ้อน (หรือการกระจาย) ของข้อมูลหรือการรหัสเอนโทรปีซึ่งเป็นกระบวนการสุดท้ายในการบีบอัดข้อมูลภาพแบบ JPEG โดยการเข้ารหัสเอนโทรปีในมาตรฐาน JPEG จะใช้การเข้ารหัสแบบรันเลนท์ (Run-length Coding) ร่วมกับการเข้ารหัสแบบฮัฟแมน (Huffman Coding) ซึ่งวิธีการเข้ารหัสทั้งสองแบบนี้เป็นการลดข้อมูลแบบไม่มีการสูญเสีย (Lossless Compression) เมื่อข้อมูลทั้งหมดหลังจากการเข้ารหัสเอนโทรปีจะถูกส่งออกมาในรูปแบบของบิตสตรีม (Bit Stream) ส่วนรูปที่ 2.2 เป็นการถอดรหัสการบีบอัดข้อมูลภาพแบบ JPEG กระบวนการจะรับบล็อกโคไซน์แอมพลิจูดเหมือนกับการเข้ารหัสแต่วิธีการจะทำการย้อนกลับกันเพื่อสร้างข้อมูลภาพขึ้นมาใหม่

ในส่วนของการบีบอัดข้อมูลแบบ JPEG ที่เป็นภาพสีจะใช้วิธีการเหมือนกับภาพระดับเทา แต่ต้องเพิ่มบล็อกโคไซน์แอมพลิจูดบางส่วนเข้าไปดังรูปที่ 2.3 และ 2.4 คือเพิ่มบล็อกโคไซน์แอมพลิจูดในส่วนเอกสารนี้เป็นเอกสารที่ส่งไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของการแปลงระบบสี RGB เป็นระบบ YCrCb ซึ่งจะส่งผลช่วยเพิ่มประสิทธิภาพในการบีบอัดข้อมูลภาพให้บีบอัดขนาดข้อมูลของภาพให้มีขนาดเล็กลง และมีการเพิ่มบล็อกโคอะแกรมในส่วนของการแซมปลิงย่อย (Sub-sampling) ทำให้ช่วยลดขนาดข้อมูลของภาพให้สามารถบีบอัดข้อมูลภาพได้เล็กลงอีก เนื่องจากการแซมปลิงย่อยจะทำการลดข้อมูลอินพุต และเนื่องจากการแปลงระบบ RGB เป็นระบบ YCrCb ซึ่ง Y คือส่วนของความเข้มแสงหรือก็คือภาพระดับเทาจึงใช้การควอนไทซ์แบบลุมิแนนซ์ควอนไทซ์ ส่วน Cr และ Cb เป็นส่วนของแสงสีจึงใช้การควอนไทซ์อีกแบบหนึ่งเรียกว่าโครมิแนนซ์ควอนไทซ์ (Chrominance Quantization) ซึ่งรายละเอียดทั้งหมดของบล็อกโคอะแกรมจะกล่าวโดยละเอียดในหัวข้อต่อไป



รูปที่ 2.3 การเข้ารหัสของระบบการบีบอัดข้อมูลภาพสีแบบมาตรฐาน JPEG

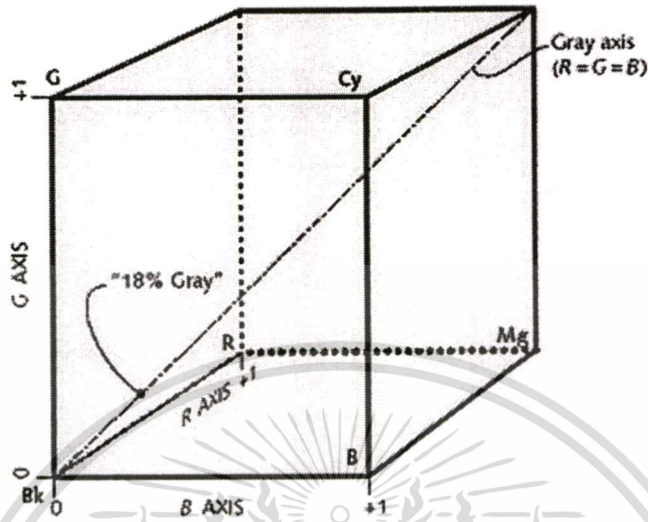


รูปที่ 2.4 การถอดรหัสของระบบการบีบอัดข้อมูลภาพสีแบบมาตรฐาน JPEG

2.2 ระบบสี RGB และระบบ YCrCb

RGB เป็นระบบสีที่แบ่งข้อมูลของสีออกเป็น R (Red, สีแดง) G (Green, สีเขียว) B (Blue, สีน้ำเงิน) ซึ่งเป็นสามสีหลักของแสงสี โดยรูปแบบของ RGB นี้มีโครงสร้างเป็นแกนคาร์ทีเซียนโคออดิเนต (Cartesian coordinate) มีลักษณะเป็นทรงลูกบาศก์ดังรูปที่ 2.5 ค่าของ R, G, และ B จะ

อยู่ที่มุมทั้งสามในแนวแกน x,y,z ค่า Cy (Cyan,คราม) Mg (Magenta,มาเจนตา) และ Y (Yellow,เหลือง) จะอยู่ที่มุมทั้งสามที่เหลืออยู่ ส่วนสีดำจะอยู่ที่จุดกำเนิด



รูปที่ 2.5 แกนคาร์ทีเซียนโคออดิเนตของระบบสี RGB

ส่วน YCrCb จะแบ่งข้อมูลของสีออกเป็นลักษณะเดียวกับกระบวนการรับรู้ของประสาทตา นั่นคือแบ่งเป็นส่วนความเข้มแสงที่เป็นระดับเทา (Gray scale) และส่วนของแสงสีต่างๆ โดย Y จะเก็บข้อมูลของความเข้มแสงที่เป็นขาวดำหรือระดับเทาเรียกว่าลูมิแนนซ์ (Luminance) ในส่วนของ Cr และ Cb จะเก็บข้อมูลของแสงสีเรียกว่าโครมิแนนซ์ (Chrominance) ความสัมพันธ์ที่ใช้ในระบบสี RGB และ YCrCb ดังสมการที่ 2.1 และ 2.2

$$\begin{bmatrix} Y \\ Cr \\ Cb \end{bmatrix} = \begin{bmatrix} 0.299 & 0.587 & 0.114 \\ 0.500 & -0.419 & -0.081 \\ -0.169 & -0.331 & 0.500 \end{bmatrix} \cdot \begin{bmatrix} R \\ G \\ B \end{bmatrix} \quad (2.1)$$

$$\begin{bmatrix} R \\ G \\ B \end{bmatrix} = \begin{bmatrix} 1.000 & 1.402 & -0.001 \\ 1.000 & -0.714 & -0.344 \\ 1.000 & 0.001 & 1.772 \end{bmatrix} \cdot \begin{bmatrix} Y \\ Cr \\ Cb \end{bmatrix} \quad (2.2)$$

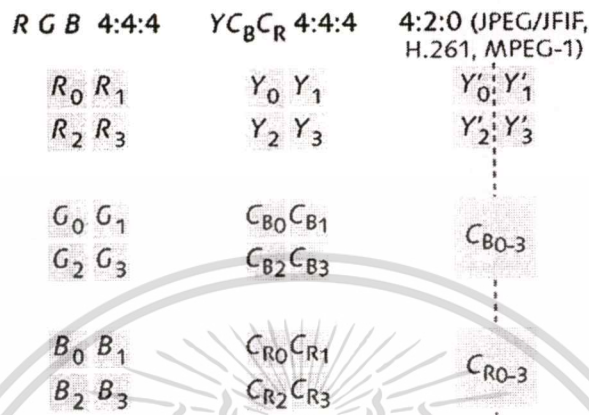
2.3 การแซมปลิงย่อย (Sub-sampling)

ในระบบภาพดิจิทัลจะมีข้อมูลของสีในรูปองค์ประกอบของความเข้มแสง (Luminance)

และองค์ประกอบความเข้มของสี (Chrominance) อย่างไรก็ตามเราสามารถกำหนดข้อมูลของส่วนเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประกอบความเข้มของสีให้มีความละเอียดน้อยกว่าความเข้มแสงได้ เนื่องจากสายตามนุษย์มีสัมผัสในการรับรู้องค์ประกอบความเข้มของสีได้ไม่ดีนักจึงสามารถลดข้อมูลดังกล่าวได้ ส่วนองค์ประกอบของความเข้มแสงมีประสาทสัมผัสในการรับรู้ด้วยสายตาค่อนข้างไวจึงไม่สามารถลดข้อมูลในส่วนนี้ได้ โดยรูปแบบของการแซมปลิงย่อสามารถแสดงดังรูปที่ 2.6



รูปที่ 2.6 การแซมปลิงย่อในระบบ JPEG

จากรูปที่ 2.6 การแซมปลิงแบบ 4:4:4 จะเป็นแบบที่ให้ค่า Y=4, Cr=4, Cb=4 หากอินพุต R=4, G=4, B=4 วิธีการดังกล่าวนี้จะให้คุณภาพของรูปภาพที่ดีเมื่อเข้าสู่กระบวนการบีบอัดข้อมูลภาพแบบ JPEG แต่มีข้อเสียคือการบีบอัดข้อมูลจะได้ขนาดข้อมูลที่มีขนาดใหญ่หลังจากการบีบอัดเมื่อเปรียบเทียบกับแบบ 4:2:0 ซึ่งการแซมปลิงแบบ 4:2:0 ไม่ได้หมายความว่าค่า Y=4, Cr=2, Cb=0 แต่วิธีการดังกล่าวนี้จะมีรูปแบบเหมือนการแซมปลิงแบบ 4:1:1 คือ Y=4, Cr=1, Cb=1 และวิธีการนี้ใช้ในการบีบอัดข้อมูลภาพแบบ JPEG รวมทั้งนิยมใช้ในการบีบอัดภาพเคลื่อนไหวเอ็มเปก (MPEG) อีกด้วย การแซมปลิงย่อแบบ 4:2:0 จะเป็นวิธีการที่ช่วยลดข้อมูลอินพุตทำให้สามารถบีบอัดข้อมูลได้ดีขึ้นแต่คุณภาพของรูปภาพที่ได้จะคุณภาพต่ำลง

2.4 การแปลงโคไซน์ดิสครีต (Discrete Cosine Transform , DCT)

การแปลงโคไซน์ดิสครีตเป็นกระบวนการคณิตศาสตร์ที่พัฒนาขึ้นมาโดย Ahmed, Natarajan และ Rao ตั้งแต่ปี 1974 [1] นิยมนำไปประยุกต์ใช้กับงานด้านการลดข้อมูลภาพ ปัจจุบันการแปลงโคไซน์ดิสครีตเป็นมาตรฐานของการบีบอัดข้อมูลภาพทั้งซอฟต์แวร์ และ ฮาร์ดแวร์ เช่น JPEG, MPEG, H.26x ในการบีบอัดข้อมูลภาพโดยการแปลงจากโดเมนเวลาเป็นโดเมนความถี่ ระบบบีบอัดข้อมูลโดยใช้เทคนิคการแปลงโคไซน์ดิสครีตภาพอินพุตที่เข้ามาจะถูกแยกออกเป็นบล็อกเล็กๆ โดยเราสามารถกำหนดขนาดของบล็อกได้ว่าจะเป็นขนาดเท่าไร ขนาดของบล็อกที่เหมาะสมจะเป็นตัวเพิ่มประสิทธิภาพของการแปลง (Transform) ซึ่งจะทำให้มีผลต่อรายละเอียดของภาพ ความเหมาะสมของขนาดบล็อกค่าหนึ่งๆจะเหมาะสมกับค่าอัตราบิต (Bit) เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

rate) ค่าหนึ่งๆ โดยส่วนมากแล้วขนาดของบล็อกจะเป็นเลขยกกำลังของเลข 2 เช่น 4, 8, 16 โดยบล็อกขนาดเล็กจะให้คุณภาพของรูปที่ดีแต่การบีบอัดข้อมูลได้ไม่มาก ส่วนบล็อกขนาดใหญ่จะทำให้การบีบอัดได้ดีแต่คุณภาพของรูปภาพจะด้อยลง หลังจากแยกข้อมูลออกเป็นบล็อกๆแล้ว จะทำการแปลงไปโดยอิสระของแต่ละบล็อก ในส่วนมาตรฐานของ JPEG จะเลือกบล็อกภาพขนาด 8×8 พิกเซล เนื่องจากใช้พื้นที่ในหน่วยความจำไม่มากเกินไปและสายตามนุษย์สามารถสังเกตเห็นความแตกต่างได้ โดยสมการที่ใช้ในการแปลงดิสครีทโคไซน์ 1 มิติดังสมการที่ 2.3

$$F(k) = \sqrt{\left(\frac{1}{2}\right)} \alpha(k) \sum_{n=0}^{N-1} f(n) \cos\left\{\frac{(2n+1)k\pi}{2n}\right\}$$

เมื่อ $k=0,1,\dots,N-1$

(2.3)

และ

$$\alpha(0) = \sqrt{\left(\frac{1}{2}\right)} \text{ และ } \alpha(k) = 1 \text{ เมื่อ } k \neq 0$$

$F(k)$ เป็นผลที่ได้จากการแปลงดิสครีทโคไซน์ (โดเมนความถี่) และ $f(n)$ เป็นข้อมูลอินพุตตัวที่ n (โดเมนเวลา) ส่วนสมการของการแปลงแบบสองมิติเขียนได้ดังนี้

$$F(u,v) = \frac{2}{N} \alpha(u) \alpha(v) \sum_{n=0}^{N-1} \sum_{m=0}^{N-1} f(m,n) \cos\left\{\left(\frac{2m+1}{2N}\right)u\pi\right\} \cos\left\{\left(\frac{2n+1}{2N}\right)v\pi\right\}$$

(2.4)

เมื่อ

- u,v

คือ ตัวแปรของ Discrete Frequency มีค่าเป็น 0,1,2,...,N-1
- $f(m,n)$

คือ ตำแหน่งของจุดภาพภายในบล็อกขนาด $N \times N$ (0,1,2,...,N-1)
- $F(u,v)$

คือ ผลจากการแปลงดิสครีทโคไซน์

$$\alpha(0) = \sqrt{\left(\frac{1}{2}\right)} \text{ และ } \alpha(k) = 1 \text{ เมื่อ } k \neq 0$$

การแปลงดิสครีทโคไซน์นั้นมีความสมบัติเป็นการแปลงโอโธกอนอล (Orthogonal Transform) ดังนั้นสามารถเขียนให้อยู่ในรูปเมตริกซ์ได้ดังนี้

$$FDCT: \quad Y = TXT'$$

(2.5)

$$IDCT: \quad X' = T'YT$$

(2.6)

เมื่อ

- T

คือ การแปลงดิสครีทโคไซน์แบบ 1 มิติ
- T'

คือ การแปลงดิสครีทโคไซน์แบบ 1 มิติแบบทรานส์โพส (Transpose)
- X

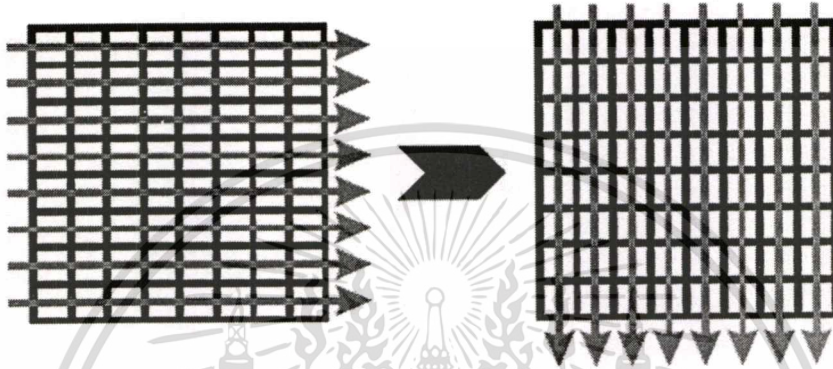
คือ ข้อมูลภาพต้นฉบับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

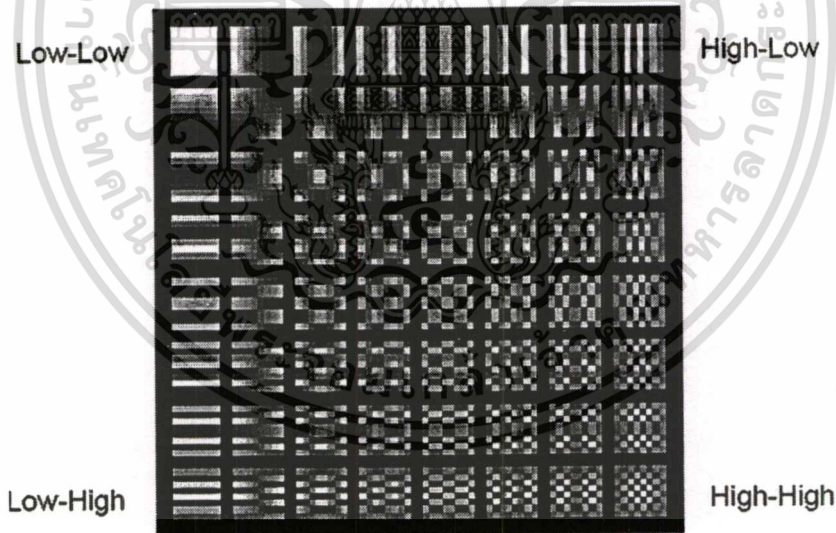
X' คือ ข้อมูลภาพที่ถูกสร้างขึ้นใหม่

Y คือ ข้อมูลภาพที่ถูกแปลงคิสกรีทโคซายน์

จากสมการที่ 2.5 เป็นสมการการแปลงคิสกรีทโคซายน์แบบ 2 มิติ โดยมีวิธีการก็นำข้อมูลจากแถว (Row) มาทำการแปลงคิสกรีทโคซายน์แบบ 1 มิติก่อน จากนั้นจึงนำข้อมูลจากคอลัมน์ (Column) มาทำการแปลงคิสกรีทโคซายน์แบบ 1 มิติอีกครั้ง ดังรูปที่ 2.7



รูปที่ 2.7 การแปลงคิสกรีทโคซายน์แบบ 2 มิติโดยใช้หลักการแปลงคิสกรีทโคซายน์แบบ 1 มิติ

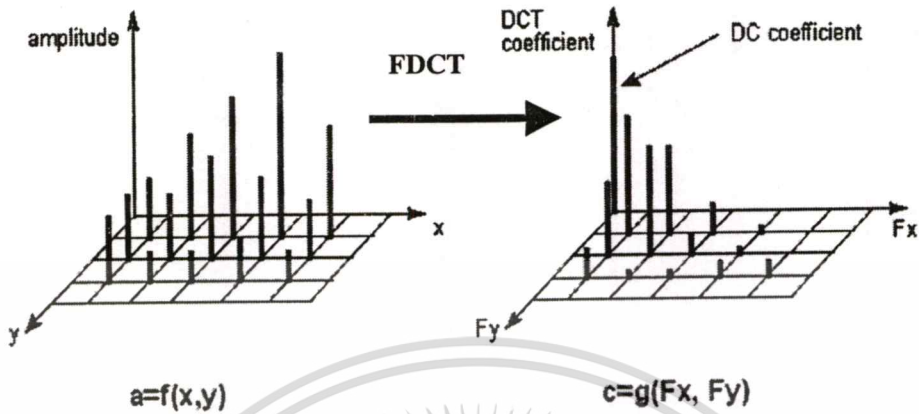


รูปที่ 2.8 รูปแบบพื้นฐานของการแปลงคิสกรีทโคซายน์

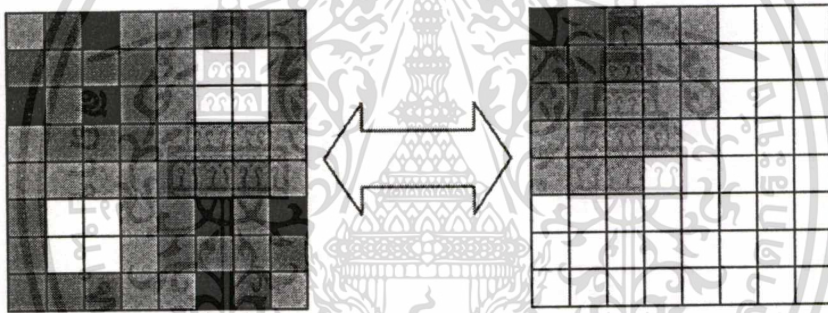
รูปแบบของการแปลงคิสกรีทโคซายน์จะสร้างอินพุตบล็อกขึ้นมาใหม่ เป็นอนุกรมของคลื่น (Waveform) ซึ่งแต่ละบล็อกจะมีค่าของความถี่เชิงพื้นที่ (Spatial Frequency) ของตัวมันเอง โดยผลรวมของ 64 คลื่นทั้งหมดนี้ทำให้ได้รูปแบบพื้นฐานของการแปลงคิสกรีทโคซายน์ ดังรูปที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8 และจากรูปแสดงให้เห็นถึงกระบวนการหาสัมประสิทธิ์ของแต่ละคลื่น โดยที่สัมประสิทธิ์เหล่านี้สามารถแปลงข้อมูลกลับมาเป็นเมตริกซ์ขนาด 8×8 ได้อีก



รูปที่ 2.9 แอมพลิจูดการแปลงคอสครีทโคไซน์ แบบ 2 มิติ



รูปที่ 2.10 การแปลงคอสครีทโคไซน์ แบบ 2 มิติในบล็อกขนาด 8×8

จากรูปที่ 2.9 เป็นการแปลงข้อมูลจากโดเมนเวลาให้อยู่ในโดเมนความถี่ ซึ่งข้อมูลในโดเมนความถี่ผลที่ได้จะมีลักษณะเด่นอยู่ 3 ประการคือ

1. ค่าความถี่ที่ศูนย์จะเป็นค่าของความเข้มเฉลี่ยของข้อมูล
2. ค่าความถี่สูงจะเป็นค่าที่บอกถึงข้อมูลที่มีการเปลี่ยนแปลงสูง
3. ค่าความถี่ต่ำจะเป็นค่าที่บอกรายละเอียดโดยรวมของข้อมูล

โดยในแต่ละบล็อกของขนาด 8×8 นั้นจะมีด้วยกันทั้งหมด 64 ค่า แต่ละค่าจะแสดงขนาด (Amplitude) ของแต่ละค่าที่เข้ามา ขนาดของสัญญาณนี้จะป็นฟังก์ชันของจุดพิกัด 2 จุด โดยกำหนดให้ $a=f(x,y)$ โดยที่ x,y จะเป็นมิติของโดเมนเวลา

2.5 การควอนไทซ์ (Quantization)

การควอนไทซ์เป็นวิธีการที่ยอมให้มีการสูญเสีย การควอนไทซ์จะกระทำหลังจากการแปลงดิสครีทโคไซน์ให้อยู่ในรูปของจำนวนเต็ม กล่าวคือหลังจากการแปลงดิสครีทโคไซน์ค่าที่ได้จะอยู่ในรูปแบบของจำนวนทศนิยมและมีค่าที่ไม่ซ้ำกันเป็นจำนวนมาก แต่เมื่อผ่านการควอนไทซ์แล้วผลที่ได้คือจะมีค่าที่ซ้ำกันเพิ่มมากขึ้นและเป็นจำนวนเต็ม และเนื่องจากสายตามนุษย์มีความรู้สึกไวต่อสัมประสิทธิ์ความถี่ต่ำของรูปภาพ ดังนั้นข้อมูลหลังจากผ่านการแปลงดิสครีทโคไซน์จะถูกนอร์มอลไลซ์ด้วยค่าที่ต่ำที่บริเวณสัมประสิทธิ์ที่มีความถี่ต่ำและนอร์มอลไลซ์ด้วยค่าที่สูงที่บริเวณสัมประสิทธิ์ที่มีความถี่สูง การนอร์มอลไลซ์ดังกล่าวนี้มีแนวโน้มที่จะทำให้เกิดค่าเป็นศูนย์ที่บริเวณสัมประสิทธิ์สูง ซึ่งจะช่วยให้บีบอัดข้อมูลภาพได้มากขึ้น โดยการควอนไทซ์มีรูปแบบสมการดังสมการที่ 2.7

$$Quantization(u,v) = Round\left(\frac{Datamatrix(u,v)}{Quantitable(u,v)}\right) \quad (2.7)$$

และสมการดีควอนไทซ์ ดังสมการที่ 2.8

$$Datamatrix(u,v) = Quantization(u,v) \times Quantitable(u,v) \quad (2.8)$$

โดยมาตรฐานของการบีบอัดข้อมูลภาพแบบ JPEG จะใช้ค่าควอนไทซ์ส่วนของลูมินแนนซ์ ดังสมการที่ 2.9 และในส่วนของโครมิแนนซ์ดังสมการที่ 2.10

$$Q_{luminance} = \begin{pmatrix} 16 & 11 & 10 & 16 & 24 & 40 & 51 & 61 \\ 12 & 12 & 14 & 19 & 26 & 58 & 60 & 55 \\ 14 & 13 & 16 & 24 & 40 & 57 & 69 & 56 \\ 14 & 17 & 22 & 29 & 51 & 87 & 80 & 62 \\ 18 & 22 & 37 & 56 & 68 & 109 & 103 & 77 \\ 24 & 35 & 55 & 64 & 81 & 104 & 113 & 92 \\ 49 & 64 & 78 & 87 & 103 & 121 & 120 & 101 \\ 72 & 92 & 95 & 98 & 112 & 100 & 103 & 99 \end{pmatrix} \quad (2.9)$$

$$Q_{chrominance} = \begin{pmatrix} 17 & 18 & 24 & 47 & 99 & 99 & 99 & 99 \\ 18 & 21 & 26 & 66 & 99 & 99 & 99 & 99 \\ 24 & 26 & 56 & 99 & 99 & 99 & 99 & 99 \\ 47 & 66 & 99 & 99 & 99 & 99 & 99 & 99 \\ 99 & 99 & 99 & 99 & 99 & 99 & 99 & 99 \\ 99 & 99 & 99 & 99 & 99 & 99 & 99 & 99 \\ 99 & 99 & 99 & 99 & 99 & 99 & 99 & 99 \\ 99 & 99 & 99 & 99 & 99 & 99 & 99 & 99 \end{pmatrix} \quad (2.10)$$

จากสมการที่ 2.9 ในส่วนของลูมิแนนซ์คอนไดซ์ในระบบการบีบอัดข้อมูลภาพแบบ เจเปกจะมีการปรับค่าควอลิตี้แฟกเตอร์ (Quality factor) โดยควอลิตี้แฟกเตอร์ก็คือการปรับเปลี่ยนลูมิแนนซ์คอนไดซ์ ถ้าต้องการคุณภาพของรูปภาพที่ดีหลังการบีบอัดต้องให้ควอลิตี้แฟกเตอร์มากกว่า 50 แต่ถ้าต้องการบีบอัดข้อมูลภาพให้มีขนาดเล็กต้องให้ควอลิตี้แฟกเตอร์น้อยกว่า 50 หรือถ้าต้องการทั้งคุณภาพและอัตราการบีบอัดข้อมูลต้องให้ควอลิตี้แฟกเตอร์เท่ากับ 50 หรือก็คือใช้ลูมิแนนซ์คอนไดซ์ดังสมการที่ 2.9 ความสัมพันธ์ในการปรับค่าควอลิตี้แฟกเตอร์ดังสมการที่ 2.11

$$Q_x = \begin{cases} \frac{100-x}{50} \times Q_{50} & \text{if } Q_x > 50, Q_x < 100 \\ \frac{50}{x} \times Q_{50} & \text{if } Q_x > 0, Q_x < 50 \end{cases} \quad (2.11)$$

เมื่อ Q_x คือ ลูมิแนนซ์คอนไดซ์แฟกเตอร์

x คือ ควอลิตี้แฟกเตอร์

Q_{50} คือ ลูมิแนนซ์คอนไดซ์จากสมการที่ 2.9

ตัวอย่างปรับค่าลูมิแนนซ์คอนไดซ์ที่ควอลิตี้แฟกเตอร์เท่ากับ 10 ดังสมการที่ 2.12

$$Q_{10} = \begin{pmatrix} 80 & 60 & 50 & 80 & 120 & 200 & 255 & 255 \\ 55 & 60 & 70 & 95 & 130 & 255 & 255 & 255 \\ 70 & 65 & 80 & 120 & 200 & 255 & 255 & 255 \\ 70 & 85 & 110 & 145 & 255 & 255 & 255 & 255 \\ 90 & 110 & 185 & 255 & 255 & 255 & 255 & 255 \\ 120 & 175 & 255 & 255 & 255 & 255 & 255 & 255 \\ 245 & 255 & 255 & 255 & 255 & 255 & 255 & 255 \\ 245 & 255 & 255 & 255 & 255 & 255 & 255 & 255 \end{pmatrix} \quad (2.12)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

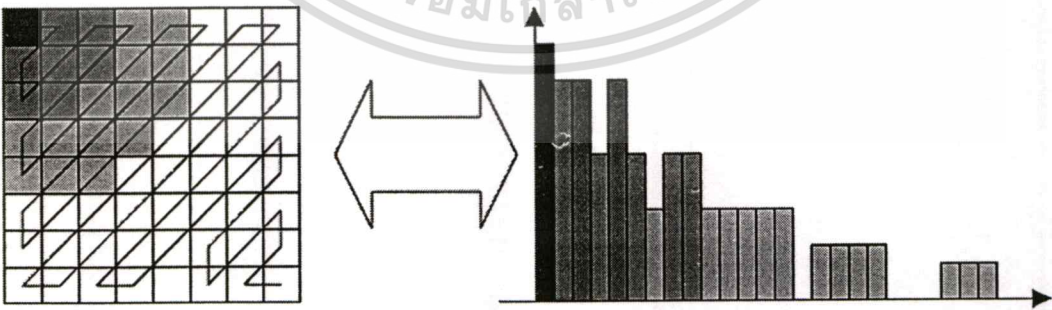
ตัวอย่างปรับค่าภูมิแนชควอนไคซ์ที่ควอลิตี้แฟกเตอร์เท่ากับ 90 ดังสมการที่ 2.13

$$Q_{90} = \begin{pmatrix} 3 & 2 & 2 & 3 & 5 & 8 & 10 & 12 \\ 2 & 2 & 3 & 4 & 5 & 12 & 12 & 11 \\ 3 & 3 & 3 & 5 & 8 & 11 & 14 & 11 \\ 3 & 3 & 4 & 6 & 10 & 17 & 16 & 12 \\ 4 & 4 & 7 & 11 & 14 & 22 & 21 & 15 \\ 5 & 7 & 11 & 13 & 16 & 12 & 23 & 18 \\ 10 & 13 & 16 & 17 & 21 & 24 & 24 & 21 \\ 14 & 18 & 19 & 20 & 22 & 20 & 20 & 20 \end{pmatrix}$$

(2.13)

2.6 กระบวนการซิกแซก (Zig-zag)

กระบวนการซิกแซก คือ การอ่านข้อมูลที่ได้จากการควอนไคเซชันซึ่งอยู่ในรูปแบบของบล็อกขนาด 8 แถว 8 คอลัมน์ ให้อยู่ในชุดข้อมูลที่เรียงต่อกันไป โดยลักษณะของการอ่านข้อมูลแบบซิกแซกนี้จะมีลักษณะดังรูปที่ 2.11 การอ่านข้อมูลในลักษณะนี้เพื่อให้สอดคล้องกับข้อมูลที่ได้จากการแปลงดิสครีตโครชาชน์และการควอนไคซ์ เพราะในการแปลงดิสครีตโครชาชน์นั้นผลที่ได้จากการแปลงจะมีการเรียงค่าส่วนประกอบทางความถี่เพิ่มขึ้นตามแนวเส้นทะแยงมุมของบล็อกขนาด 8 แถว 8 หลัก และผลที่ได้จากการแปลงนี้เมื่อนำมาทำการควอนไคซ์ทำให้ค่าของข้อมูลจะลดลงตามแนวเส้นทะแยงมุมของบล็อกเช่นกัน และในช่วงค่าความถี่สูงๆจะถูกลดลงเป็นศูนย์ ดังนั้นกระบวนการซิกแซกจะพยายามทำให้มีค่าเป็นที่ใกล้เคียงเรียงติดกันเพื่อประโยชน์ในการบีบอัดข้อมูลในขั้นตอนการเข้ารหัสต่อไป



รูปที่ 2.11 การอ่านข้อมูลแบบซิกแซก

2.7 การเข้ารหัสรันเลนท (Run-Length Coding)

การเข้ารหัสรันเลนทเป็นการเข้ารหัสที่เหมาะสมกับข้อมูลที่มีการซ้ำซ้อนกันอย่างต่อเนื่อง โดยหลักการคือจะเก็บข้อมูลใหม่ในลักษณะของคู่ลำดับของข้อมูลกับจำนวนของข้อมูล (จำนวนค่าของข้อมูล) วิธีการเข้ารหัสแบบรันเลนทสามารถแทรกอยู่ระหว่างขบวนการใดๆก็ได้ขึ้นอยู่กับลักษณะของข้อมูล การเข้ารหัสรันเลนทจะมีประสิทธิภาพสูงมากเมื่อข้อมูลมีการซ้ำกันอย่างต่อเนื่องซึ่งเป็นวิธีที่สามารถให้ค่าอัตราการลดขนาดข้อมูลต่ำกว่า 1 บิต/ข้อมูล และจะมีประสิทธิภาพลดลงถ้ามีการซ้ำกันของข้อมูลน้อย และถ้าในกรณีที่ไม่มีข้อมูลซ้ำกันเลยจะได้รหัสที่ยาวเป็น 2 เท่าของจำนวนข้อมูลอินพุต ตัวอย่างการเข้ารหัสรันเลนท สมมุติว่ามีข้อมูล 20 ไบท์ ดังนี้

{31,31,31,31,31,31,27,26,27,20,18,18,18,18,14,14,14,08,09,10}

เมื่อเข้ารหัสรันเลนทแล้วจะได้

{06,31,01,27,01,26,01,27,01,20,04,18,03,14,01,08,01,09,01,10}

จากตัวอย่างจะเห็นได้ว่าความยาวของรหัสที่ได้หลังจากการเข้ารหัสรันเลนทเท่ากับ 20 ไบท์ ซึ่งเท่ากับความยาวของข้อมูลอินพุตจะเห็นว่าไม่มีการลดขนาดข้อมูลเลย จากปัญหาดังกล่าวได้มีการเข้ารหัสรันเลนทวิธีใหม่เพื่อแก้ไขข้อบกพร่องของวิธีนี้ โดยมีเงื่อนไขคือ

1. จะไม่ทำการเข้ารหัสข้อมูลที่มีจำนวนซ้ำกันของข้อมูลน้อยกว่า 3

2. ทำเครื่องหมายเพื่อบอกว่าข้อมูลใดได้เข้ารหัสและข้อมูลใดไม่ได้เข้ารหัส โดยใช้ตัวเลข 1 บิตในไบท์ของจำนวนข้อมูลเป็นตัวบอก โดยจะใช้บิตที่ 7 เป็นบิตเครื่องหมายและกำหนดให้ข้อมูลลดที่เข้ารหัสได้จะเซตบิตที่ 7 ของไบท์ของจำนวนข้อมูลเป็น 1 โดยจะเริ่มนับ 1 ของจำนวนที่ซ้ำกันของข้อมูลตัวที่ 4 เป็นต้นไป ทำให้ไบท์เก็บจำนวนข้อมูลสามารถเก็บข้อมูลได้ตั้งแต่ 3-130 ตัว และถ้ากลุ่มข้อมูลใดไม่มีความซ้ำซ้อนของข้อมูลที่จะใช้เข้ารหัส (จำนวนค่าข้อมูลที่ไม่ซ้ำกัน) โดยจะเคลียร์บิตที่ 7 ของไบท์ของจำนวนข้อมูลเป็น 0 ในกรณีที่ไม่มีข้อมูลซ้ำกันเลขซึ่งเป็นกรณีที่แย่ที่สุดจะใช้จำนวนไบท์ทั้งหมดเท่ากับความยาวของข้อมูลบวกหนึ่ง (127+1) จากตัวอย่างแรกสามารถเข้ารหัสรันเลนทใหม่ได้ดังนี้

{83,31,04,27,26,27,20,81,18,80,14,03,08,09,10}

จากตัวอย่างนี้จะเห็นได้ว่าสามารถลดข้อมูลได้ 5 ไบท์

2.8 การเข้ารหัสฮัฟแมน (Huffman Coding)

การเข้ารหัสฮัฟแมนเป็นวิธีการลดข้อมูลมีประสิทธิภาพวิธีหนึ่ง โดยเอาส่วนที่ซ้ำซ้อนของข้อมูลมาใช้ประโยชน์ กล่าวคือจะทำการหาค่าความน่าจะเป็นของการกระจายค่าข้อมูลแล้วทำการเข้ารหัสโดยพิจารณาว่าข้อมูลที่มีความน่าจะเป็นสูงจะถูกแทนด้วยรหัสใหม่ที่มีจำนวนบิตน้อย ส่วนข้อมูลที่มีความน่าจะเป็นต่ำจะถูกแทนด้วยรหัสใหม่ที่มีจำนวนบิตมาก การแทนค่าข้อมูลด้วยรหัสใหม่ซึ่งทำให้ได้ข้อมูลหรือข่าวสารใหม่ที่มีปริมาณน้อยลงหรือสั้นลง รหัสใหม่ที่ถูกสร้างขึ้นนี้เรียกว่า “คำรหัส” (Code Word) ซึ่งรหัสที่ได้จากการแทนข้อมูลเดิมนั้นแต่ละคำจะมีความยาวเท่ากันหรือไม่เท่ากันก็ได้ ทั้งนี้ขึ้นอยู่กับค่าความน่าจะเป็นของข้อมูล

ถ้ากำหนดให้ข้อมูลมีองค์ประกอบอยู่ M แบบคือ $u_1, u_2, u_3, \dots, u_M$ และกำหนดให้ $p_1, p_2, p_3, \dots, p_M$ เป็นค่าความน่าจะเป็นของการเกิดของแต่ละองค์ประกอบ ดังนั้นสามารถหาค่าเอนโทรปีของข้อมูลได้ดังสมการที่ 2.14

$$H = \sum_{k=1}^M p_k \log_2 \frac{1}{p_k} \quad (2.14)$$

เมื่อ p_k คือความน่าจะเป็นของการกระจายข้อมูล

เนื่องจากแต่ละคำรหัสมีความยาวของบิตที่ใช้แทนไม่เท่ากัน และถ้าใช้รหัสฐานสอง (Binary Code) โดยที่คำรหัสแต่ละตัวมีความยาว n_k ในการเข้ารหัสองค์ประกอบของข้อมูลที่เป็น u_k ดังนั้นความยาวเฉลี่ย $\bar{n}$ ของคำรหัสที่ได้จะคำนวณได้จากสมการที่ 2.15

$$\bar{n} = \sum_k n_k p_k \quad (2.15)$$

โดยทั่วไปในการเข้ารหัสที่ดีนี้จะต้องพยายามให้ได้ค่า $\bar{n}$ ให้ต่ำสุด แต่สิ่งสำคัญที่ต้องคำนึงถึงก็คือเมื่อเข้ารหัสแล้วต้องไม่มีความผิดพลาดในการถอดรหัส การเข้ารหัสที่จะทำให้ $\bar{n}$ มีค่าต่ำนั้น จะทำได้โดยการใช้ n_k ที่มีค่าน้อยสำหรับ p_k ที่มีค่ามาก และให้ใช้ n_k ที่มีค่ามากสำหรับ p_k ที่มีค่าน้อย

วิธีการเข้ารหัสฮัฟแมน (Huffman) จะเป็นวิธีการเข้ารหัสแบบหนึ่งต่อหนึ่ง ถ้าให้แหล่งกำเนิดข่าวสารมีความแตกต่างกัน M องค์ประกอบ และแต่ละองค์ประกอบจะมีค่าความน่าจะเป็นของการเกิดเป็น $p_1, p_2, p_3, \dots, p_M$ วิธีการแบบฮัฟแมน มีขั้นตอนดังนี้

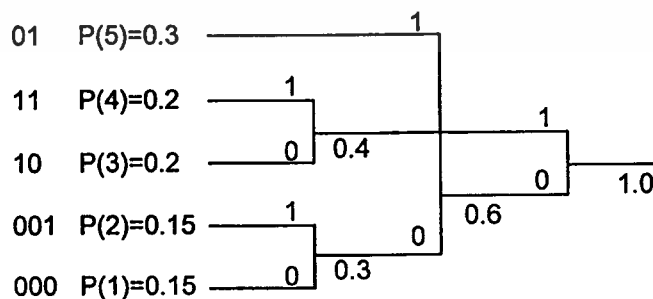
1. ทำการนับความถี่เพื่อหาค่าความน่าจะเป็นของข้อมูลทุกตัว แล้วเรียงข้อมูลจากค่าความน่าจะเป็นจากมากไปหาน้อย
2. นำความน่าจะเป็นที่มีค่าต่ำสุด 2 ค่ามารวมกันเพื่อสร้างโหนดใหม่ซึ่งให้ผลรวมที่ได้เป็นองค์ประกอบค่าความน่าจะเป็นใหม่แล้วนำความน่าจะเป็นใหม่ที่ได้มา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- เรียงลำดับใหม่ร่วมกับค่าความน่าจะเป็นเดิมที่เหลือ โดยเรียงลำดับจากค่าความน่าจะเป็นจากมากไปหาน้อย
- กำหนดค่าไบนารีให้กับโหนดคู่ที่ถูกกำหนดให้เป็นเส้นทางของโหนดใหม่นั้น โดยกำหนดโหนดล่างคือบิต "0" ส่วนโหนดบนคือบิต "1"
 - กระทำซ้ำตามขั้นตอนที่ 2 และ 3 จนกระทั่งค่าความน่าจะเป็นสุดท้ายเท่ากับ 1.0

จากที่ได้กล่าวมาข้างต้นแลพอให้เห็นภาพได้ชัดเจนจะขอยกตัวอย่างการเข้ารหัสสารที่มี 5 องค์ประกอบของความน่าจะเป็นคือ $p_1, p_2, \dots, p_5$ ซึ่งความน่าจะเป็นคือ 0.15, 0.15, 0.2, 0.2, 0.3 เมื่อเข้ารหัสฮัฟฟ์แมนจะมีวิธีการดังนี้คือ

- เรียงค่าความน่าจะเป็น $p_1, p_2, \dots, p_5$ จากค่าความน่าจะเป็นจากมากไปน้อย
- คำนวณค่าความน่าจะเป็นต่ำสุด 2 ค่ารวมกันเพื่อสร้างเป็นโหนดใหม่ ซึ่งในตัวอย่างนี้จะรวมค่าความน่าจะเป็น 0.15, 0.15 ซึ่งมีค่าเท่ากับ 0.3 แล้วนำค่าความน่าจะเป็นใหม่ที่ได้เรียงลำดับใหม่ร่วมกับค่าความน่าจะเป็นเดิมที่เหลือ
- จากลำดับขององค์ประกอบความน่าจะเป็นที่ได้ในข้อ 2 สามารถเรียงลำดับใหม่ได้เป็น 0.3, 0.3, 0.2, 0.2 แล้วกลับไปทำตามขั้นตอนที่สองใหม่โดยรวมค่าความน่าจะเป็นต่ำสุด 2 ค่าในที่นี้คือ 0.2, 0.2 จะได้ค่าเท่ากับ 0.4 และเมื่อนำมาจัดเรียงใหม่จากมากไปหาน้อยก็จะได้เป็น 0.4, 0.3, 0.3 และทำในลักษณะเดียวกันนี้ค่าความน่าจะเป็นที่จัดเรียงใหม่ก็จะเป็น 0.6, 0.4 และสุดท้ายก็จะได้ค่าความน่าจะเป็นเท่ากับ 1.0
- ในระหว่างการสร้างโหนดใหม่ในข้อ 3 นั้นจะต้องกำหนดค่าไบนารีให้กับคู่โหนดที่ถูกกำหนดให้เป็นเส้นทางของโหนดใหม่ โดยให้โหนดล่างคือบิต "0" ส่วนโหนดบนคือบิต "1" ซึ่งสามารถอธิบายให้เห็นภาพได้ดังรูปที่ 2.12



รูปที่ 2.12 ตัวอย่างการเข้ารหัสฮัฟฟ์แมน

หลังจากที่ได้รหัสฮัฟฟ์แมนแล้ว การเข้ารหัสและการถอดรหัสสามารถทำได้โดยใช้การเปิดตาราง (lookup table) และรหัสที่ได้ก็สามารถที่จะกระทำการถอดรหัสได้ทันทีโดยไม่ต้องอ้างอิงถึงข้อมูลตัวอื่นๆ จากตัวอย่างข้างต้นสามารถสรุปผลลัพธ์ต่างๆที่ได้จากการเข้ารหัสฮัฟฟ์แมนได้ดังนี้

ตารางที่ 2.1 ตัวอย่างผลการเข้ารหัสฮัฟฟ์แมน

ความน่าจะเป็น (p_k)	องค์ประกอบของข้อมูล (u_k)	รหัสคำ	ความยาว (n_k)
$p_1 = 0.15$	u_1	000	3
$p_2 = 0.15$	u_2	001	3
$p_3 = 0.2$	u_3	10	2
$p_4 = 0.2$	u_4	11	2
$p_5 = 0.3$	u_5	01	2

เมื่อทำการคำนวณความยาวเฉลี่ย $\bar{n}$ ของคำรหัสและค่าเอนโทรปี จะได้ผลดังนี้

$$\bar{n} = \sum_{k=1}^5 n_k p_k = (3 \times 0.15) + (3 \times 0.15) + (2 \times 0.2) + (2 \times 0.2) + (2 \times 0.3) = 2.3$$

$$H = \sum_{k=1}^5 p_k \log_2 \frac{1}{p_k} = - \sum_{k=1}^5 p_k \log_2 p_k$$

$$= -0.15 \log_2 (0.15) - 0.15 \log_2 (0.15) - 0.2 \log_2 (0.2) - 0.2 \log_2 (0.2) - 0.3 \log_2 (0.3)$$

$$= 2.2710$$

ดังนั้นความยาวเฉลี่ยของรหัสคำเท่ากับ 2.3 และเอนโทรปีเท่ากับ 2.2710

2.9 หลักการเข้ารหัสแบบเอนโทรปี (Entropy Encoding)

การเข้ารหัสข้อมูลแบบเอนโทรปีอาศัยการเข้ารหัสแบบฮัฟฟ์แมนและการเข้ารหัสแบบรันเรนที่ช่วยในการเข้ารหัส โดยการเข้ารหัสเฉพาะข้อมูลที่มีค่าไม่เป็นศูนย์ ดังนั้นจากการพยายามลดค่าของข้อมูลให้เป็นศูนย์มากขึ้นในขั้นของการควอนไทเซชันและกระบวนการจิกแซกที่พยายามทำให้ค่าเป็นศูนย์เรียงกันนั้น จึงมีประโยชน์ต่อการเข้ารหัสข้อมูลแบบฮัฟฟ์แมนมาก เพราะจะช่วยทำให้ข้อมูลที่ต้องการเข้ารหัสมีจำนวนน้อยลง การเข้ารหัสข้อมูลแบบฮัฟฟ์แมนแบ่งการเข้ารหัสข้อมูลเป็น 2 ส่วน คือ การเข้ารหัสข้อมูลของค่า DC และการเข้ารหัสข้อมูลของค่า AC

เพื่อความเข้าใจในการเข้าในการบีบอัดข้อมูลภาพแบบ JPEG จะยกตัวอย่าง โดยสมมติให้อินพุตขนาด 8×8 พิกเซลมีค่าเป็น

(4) -13 (0,2) -3 (0,3) 6 (2,2) 2 (3,1) -1 (ZRL) (1,1) 1 (EOB)

จากนั้นนำค่าสัมประสิทธิ์ DC (4) -13 มาพิจารณาตาราง H.2 (สมมุติด้วยว่าเป็นข้อมูลอินพุตเป็นลุมิแนซ์ Y) ได้ Category ที่ค่าเท่ากับ 4 จะได้ Code length =3 และ Code word มีค่า 101 ส่วนค่า -13 ให้แปลงเป็นเลขฐานสองจำนวนบิตไม่เกิน Category คือ 4 แต่เนื่องจาก -13 เป็นค่าลบจึงต้องใช้ค่า อินเวอร์สของค่า 13 คือ 0010

ส่วนค่าสัมประสิทธิ์ AC ให้พิจารณาตาราง H.5 เช่น (0,2) -3 จะได้ Run=0 , Size=2 ได้ Code word = 01 และค่า -3 ให้แปลงเป็นเลขฐานสองจำนวนบิตไม่เกิน Size คือ 2 และเนื่องจาก -3 เป็นค่าลบจึงต้องใช้ค่า อินเวอร์สของค่า 3 คือ 00

จากวิธีการที่ได้กล่าวมาแล้วทั้งหมดจะเข้ารหัสเอนโทรปีเป็นบิตสตรีม (Bit Stream) ได้ดังนี้

(4) -13 (0,2) -3 (0,3) 6 (2,2) 2 (3,1) -1 (ZRL) (1,1) 1 (EOB)

101 0010 01 00 100 110 11111001 10 111010 0 1111111001 1100 1 1010

จากตัวอย่างได้บิตสตรีมทั้งหมด 54 บิต ส่วนการถอดรหัสเอนโทรปีให้เปิดตารางย้อนกลับค่านั่นเอง

2.10 เกณฑ์การวัดประสิทธิภาพของการลดข้อมูลภาพ

ในการวัดประสิทธิภาพของการลดข้อมูลภาพในเชิงคณิตศาสตร์สามารถกระทำได้หลายวิธีการดังนี้ คือ

2.10.1 ค่าความผิดพลาดยกกำลังสองเฉลี่ย (Mean Square Error, MSE)

ค่าความผิดพลาดกำลังสองเฉลี่ยเป็นการวัดประสิทธิภาพของการลดข้อมูล คือถ้าความผิดพลาดกำลังสองเฉลี่ยมีค่าน้อย แสดงว่าภาพที่ได้จากการแปลงกลับภาพที่ถูกลดข้อมูลแล้วมีความผิดเพี้ยนไปจากภาพต้นแบบน้อย ซึ่งวิธีการหาค่าความผิดพลาดเฉลี่ยกำลังสองของการลดข้อมูลภาพขนาด $M \times N$ ได้ดังนี้

$$MSE = \frac{1}{MN} \sum_{i=1}^M \sum_{j=1}^N [f(i,j) - g(i,j)]^2 \quad (2.16)$$

โดยที่

M คือ จำนวนจุดภาพตามความกว้างของภาพ

N คือ จำนวนจุดภาพตามความสูงของภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$f(i, j)$ คือ ค่าข้อมูลของภาพต้นฉบับ
 $g(i, j)$ คือ ค่าข้อมูลภาพที่ได้ถูกสร้างกลับขึ้นมาใหม่

หรืออาจใช้ค่ารากที่สองของความผิดพลาดกำลังสองเฉลี่ย (Root Mean Square Error, RMSE) ในการวัดประสิทธิภาพการลดข้อมูลแทนค่า MSE ซึ่งค่า RMSE สามารถหาได้จาก

$$RMSE = \sqrt{MSE} = \sqrt{\frac{1}{MN} \sum_{i=1}^M \sum_{j=1}^N [f(i, j) - g(i, j)]^2} \tag{2.17}$$

2.10.2 ค่าสัดส่วนสัญญาณต่อสัญญาณรบกวน (Signal-to-Noise Ration, SNR) และค่าสัดส่วนต่อสัญญาณรบกวนสูงสุด (Peak-Signal-to-Noise Ratio, PSNR)

วิธีวัดประสิทธิภาพของอัลกอริทึม คือ ค่าสัดส่วนสัญญาณต่อสัญญาณรบกวน ในบางครั้งเรียกว่า ค่าสัดส่วนต่อสัญญาณรบกวนการควอนไทซ์ (Signal-to-quantization-noise ratio) ซึ่งในการวัดค่าจะมีความสัมพันธ์ของกำลังของสัญญาณกับความเพี้ยนของสัญญาณ สามารถหาได้จากการนำค่าเฉลี่ยของภาพต้นแบบยกกำลังสองแล้วหารด้วย MSE โดยมีหน่วยเป็นเดซิเบล (dB) ดังนี้

$$SNR = 10 \log_{10} \frac{\frac{1}{MN} \sum_{i=1}^M \sum_{j=1}^N [f(i, j)]^2}{MSE} \tag{dB} \tag{2.18}$$

$$SNR = 10 \log_{10} \frac{\frac{1}{MN} \sum_{i=1}^M \sum_{j=1}^N [f(i, j)]^2}{\frac{1}{MN} \sum_{i=1}^M \sum_{j=1}^N [f(i, j) - g(i, j)]^2} \tag{dB} \tag{2.19}$$

อีกวิธีหนึ่งที่ใช้ในการวัดประสิทธิภาพของอัลกอริทึม คือ ค่าสัดส่วนสัญญาณต่อสัญญาณสูงสุด (Peak-signal-to-noise ratio, PSNR) ซึ่งหาได้ดังนี้

$$PSNR = 10 \log_{10} \frac{Peak^2}{MSE} \tag{dB} \tag{2.20}$$

โดยที่
 Peak คือ ค่าสูงสุดของเขตข้อมูลของ $f(i, j)$

สำหรับภาพที่มีจุดภาพแทนด้วยขนาดข้อมูลขนาด n บิตหรืออาจกล่าวได้ว่ามีจำนวนภาพระดับเทา (Gray scale) เป็น 2ⁿ จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$PSNR = 10 \log_{10} \frac{(2^n - 1)^2}{MSE} \quad (\text{dB}) \quad (2.21)$$

ดังนั้นภาพที่มีจุดภาพแทนด้วยข้อมูลขนาด 8 บิต หรือมีจำนวนภาพระดับเทาเป็น 256 จะ
ได้

$$PSNR = 10 \log_{10} \frac{(2^8 - 1)^2}{MSE} \quad (\text{dB}) \quad (2.22)$$

$$PSNR = 10 \log_{10} \frac{255^2}{MSE} \quad (\text{dB}) \quad (2.23)$$

$$PSNR = 20 \log_{10} \frac{255}{MSE} \quad (\text{dB}) \quad (2.24)$$

2.10.3 อัตราบิต (Bit rate)

อัตราบิต คือ ค่าเฉลี่ยของจำนวนบิตต่อจุดภาพ (Bit per pixel, BPP) ของภาพที่ถูก
กลดข้อมูล โดยสามารถคำนวณได้จากอัตราส่วนระหว่างบิตข้อมูลทั้งหมดของภาพที่ถูกกลดข้อมูล
ต่อจำนวนจุดภาพทั้งหมดของภาพต้นแบบ ดังนี้

$$\text{อัตราบิต} = \frac{\text{จำนวนบิตทั้งหมดของภาพที่ถูกกลดข้อมูลแล้ว}}{\text{จำนวนจุดภาพทั้งหมดของภาพต้นแบบ}} \quad (2.25)$$

2.10.4 อัตราการลดข้อมูล (Compression ratio)

อัตราการลดข้อมูล คือ อัตราส่วนระหว่างจำนวนบิตข้อมูลที่ใช้แทนภาพต้นแบบ
ต่อจำนวนบิตข้อมูลที่ใช้แทนภาพที่ถูกทำการลดข้อมูล โดยหาทำได้ดังนี้

$$\text{อัตราการลดข้อมูล} = \frac{\text{จำนวนบิตข้อมูลของภาพต้นฉบับ}}{\text{จำนวนบิตข้อมูลภาพที่ถูกกลดข้อมูลลง}} \quad (2.26)$$

$$\begin{bmatrix} R \\ G \\ B \end{bmatrix} = \begin{bmatrix} 1 & 179/128 & 0 \\ 1 & -23/32 & -11/32 \\ 1 & 0 & 55/32 \end{bmatrix} \cdot \begin{bmatrix} Y \\ Cr \\ Cb \end{bmatrix} \quad (3.2)$$

3.3 ทฤษฎีหลักการและการออกแบบการแปลงดิสครีทโคไซน์แบบตรง (True DCT)

การออกแบบการแปลงดิสครีทโคไซน์บนชิป FPGA นั้นนิยมใช้การแปลงดิสครีทโคไซน์ 1 มิติและทำในส่วนของแถว (row) ข้อมูลก่อน แล้วจากนั้นจึงทำการแปลงดิสครีทโคไซน์บน 1 มิติอีกครั้งในส่วนของสแควร์ (column) เนื่องจากการทำเช่นนี้ง่ายกว่าการออกแบบการแปลงดิสครีทโคไซน์บน 2 มิติโดยตรงเมื่อต้องการทำการออกแบบฮาร์ดแวร์ จากสมการที่ 2.3 เป็นสมการการแปลงดิสครีทโคไซน์บน 1 มิติ เมื่อแทนค่า $N=8$ (ใช้บล็อกขนาด 8×8) จะได้สมการในรูปแบบเมทริกซ์ดังสมการที่ 3.3

$$\begin{bmatrix} X(0) \\ X(1) \\ X(2) \\ X(3) \\ X(4) \\ X(5) \\ X(6) \\ X(7) \end{bmatrix} = \begin{bmatrix} a & a & a & a & a & a & a & a \\ b & d & e & g & -g & -e & -d & -b \\ c & f & -f & -c & -c & -f & f & c \\ d & -g & -b & -e & -e & b & g & -d \\ a & -a & -a & a & a & -a & -a & a \\ e & -b & g & d & -d & -g & b & -e \\ f & -c & c & -f & -f & c & -c & f \\ g & -e & d & -b & b & -d & e & -g \end{bmatrix} \begin{bmatrix} x(0) \\ x(1) \\ x(2) \\ x(3) \\ x(4) \\ x(5) \\ x(6) \\ x(7) \end{bmatrix} \quad (3.3)$$

โดยที่

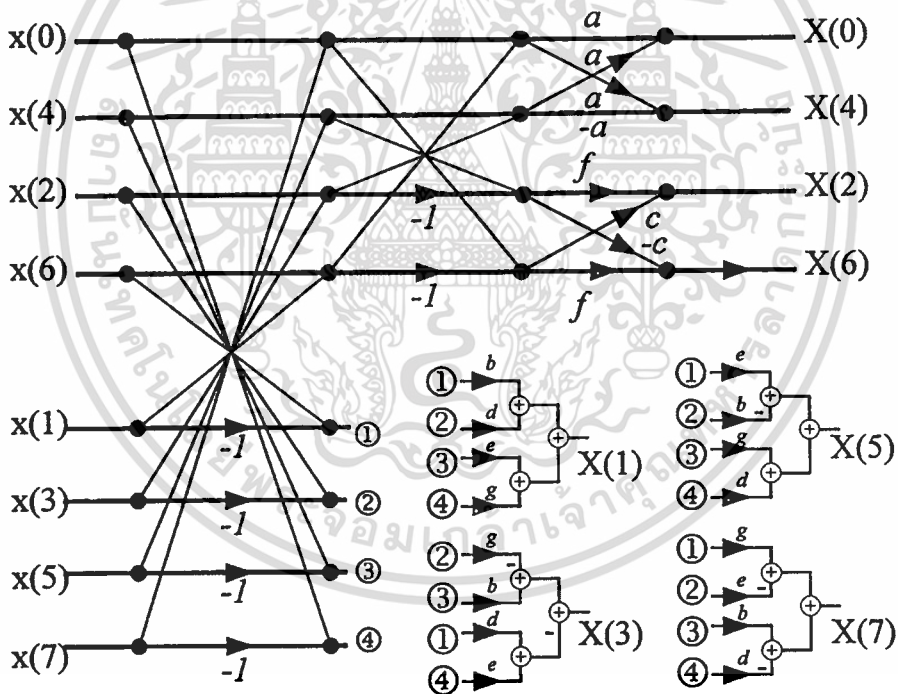
$$\begin{bmatrix} a \\ b \\ c \\ d \\ e \\ f \\ g \end{bmatrix} = \frac{1}{\sqrt{2}} \begin{bmatrix} \cos \frac{\pi}{4} \\ \cos \frac{\pi}{16} \\ \cos \frac{\pi}{8} \\ \cos \frac{3\pi}{16} \\ \cos \frac{5\pi}{16} \\ \cos \frac{3\pi}{8} \\ \cos \frac{7\pi}{16} \end{bmatrix} \quad (3.4)$$

จากสมการที่ 3.4 สามารถแยกเมตริกซ์ออกเป็น 2 ชุดดังสมการที่ 3.5

$$\begin{bmatrix} X(0) \\ X(2) \\ X(4) \\ X(6) \end{bmatrix} = \begin{bmatrix} a & a & a & a \\ c & f & -f & -c \\ a & -a & -a & a \\ f & -c & c & -f \end{bmatrix} \begin{bmatrix} x(0)+x(7) \\ x(1)+x(6) \\ x(2)+x(5) \\ x(3)+x(4) \end{bmatrix} \quad (3.5)$$

$$\begin{bmatrix} X(1) \\ X(3) \\ X(5) \\ X(7) \end{bmatrix} = \begin{bmatrix} b & d & e & g \\ d & -g & -b & -e \\ e & -b & g & d \\ g & -e & d & -b \end{bmatrix} \begin{bmatrix} x(0)-x(7) \\ x(1)-x(6) \\ x(2)-x(5) \\ x(3)-x(4) \end{bmatrix}$$

พิจารณาจากสมการที่ 3.5 สามารถออกแบบเป็นลักษณะการไหลของสัญญาณ (Signal Flow Graph) ได้ดังรูปที่ 3.1



รูปที่ 3.1 การไหลของสัญญาณของการแปลงคิสตรีทโคซายน์แบบตรง 1 มิติ

จากรูปที่ 3.1 สามารถนำไปใช้ได้ทั้งการแปลงฟอร์เวิร์ดและการแปลงอินเวอร์สคิสตรีทโคซายน์ เนื่องจากการแปลงอินเวอร์สคิสตรีทโคซายน์เป็นการทรานส์โพส (Transpose) ของการแปลงฟอร์เวิร์ดคิสตรีทโคซายน์ และสมการที่ 3.4 ค่าสัมประสิทธิ์ของการแปลงคิสตรีทโคซายน์แบบตรงมีค่าเป็นเลขจำนวนทศนิยมและการประมาณค่าในรูปของเศษส่วนโดยอยู่ในรูปของ $k/2^N$ ดังตารางที่ 3.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

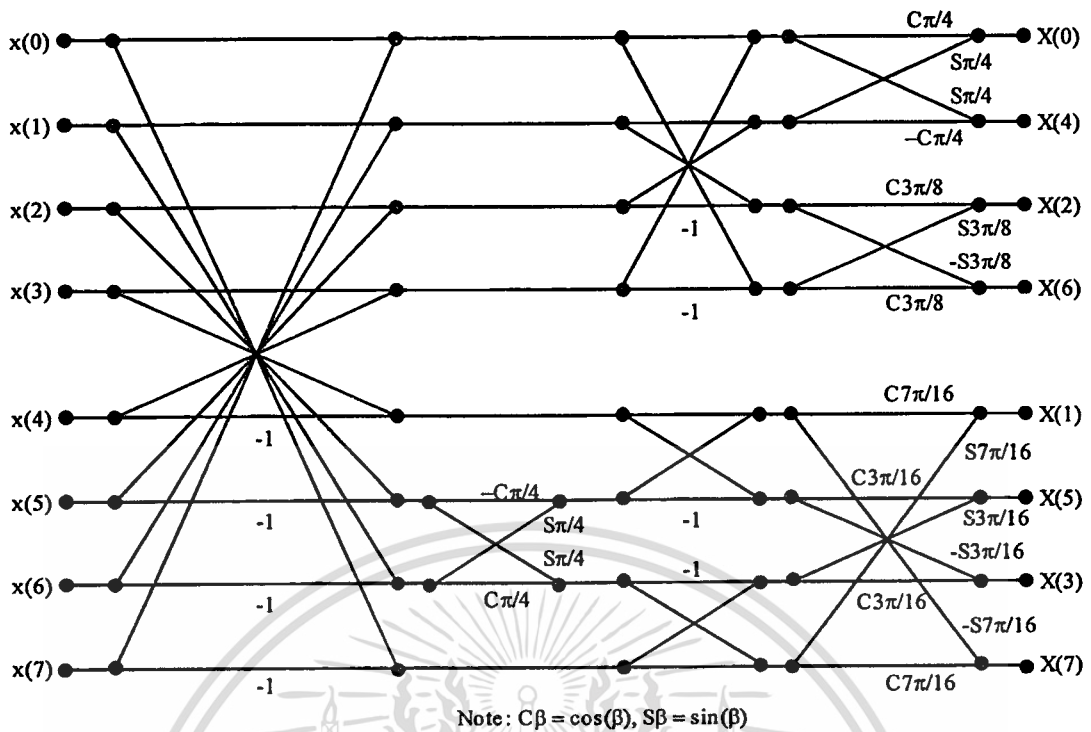
ตารางที่ 3.1 การประมาณค่าสัมประสิทธิ์ของการแปลงดิสครีทโคไซน์แบบตรง

สัมประสิทธิ์	ค่าของฟังก์ชัน	ค่าทศนิยม *Std.	ค่าจากการประมาณ				
			Apx.A	Apx.B	Apx.C	Apx.D	Apx.E
a	$0.5 \cdot \cos(\pi / 4)$	0.353553	45/128	23/64	11/32	3/8	3/8
b	$0.5 \cdot \cos(\pi / 16)$	0.490392	63/128	31/64	17/32	1/2	1/2
c	$0.5 \cdot \cos(\pi / 8)$	0.461939	59/128	15/32	15/32	7/16	1/2
d	$0.5 \cdot \cos(3\pi / 16)$	0.415734	53/128	27/64	13/32	7/16	3/8
e	$0.5 \cdot \cos(5\pi / 16)$	0.277785	35/128	9/32	9/32	1/4	1/4
f	$0.5 \cdot \cos(3\pi / 8)$	0.191341	25/128	3/16	3/16	3/16	1/4
g	$0.5 \cdot \cos(7\pi / 16)$	0.097545	3/32	3/32	3/32	1/8	1/8

* Std = การแปลงดิสครีทโคไซน์แบบตรงที่ใช้ในมาตรฐานการบีบอัดข้อมูลภาพแบบ JPEG

3.4 ทฤษฎีหลักการและการออกแบบการแปลงไบนารีดิสครีทโคไซน์บนอัลกอริทึมของ Chen (binDCT Chen’s Algorithm)

จากสมการที่ 3.5 สามารถทำการคำนวณได้หลายรูปแบบ เช่นการคำนวณแบบเร็วเป็นแบบ matrix-matrix multiplication (MMM) หรือแบบ fast algorithm (FCT) หรือทั้ง 2 แบบ Chen ได้เสนอวิธีการลดความยุ่งยากในการคำนวณ โดยใช้การคำนวณในรูป $N \log_2 N$ เพราะตัวกระทำน้อย ไม่เพียงเท่านั้นยังได้ความเร็วในการทำงานเพิ่มขึ้น เช่นเดียวกันมีผลให้ฮาร์ดแวร์มีความยุ่งยากซับซ้อนลดน้อยลง เมตริก $n \times n$ สามารถที่แยกออกเป็นสมการ 2 สมการ โดยสมการแรกเป็นของเทอมคู่ สมการที่ 2 เป็นเทอมคี่ เมื่อ $N=2^m$ สำหรับค่าตัวเลขจำนวนเต็ม m ใดๆการแยกสมการทำต่อเนื่องโดยการลดค่าของการแปลงดิสครีทโคไซน์ลง 2 จุด ผลลัพธ์ที่ได้จาก DCT 8 จุดของอัลกอริทึมของ Chen [2] มีการไหลของสัญญาณดังรูปที่ 3.2



รูปที่ 3.2 การไหลของสัญญาณของการแปลงคอสครีทโคซายน์อัลกอริทึมของ Chen 1 มิติ

3.4.1 โครงสร้างลิฟท์ (Lifting) และการแปลงไบนารีคอสครีทโคซายน์ (Binary DCT)

โครงสร้างผีเสื้อ (Butterfly) แบบระนาบหมุน (Rotation plane) สามารถพิจารณาได้ด้วยเมตริกซ์ เช่น $Y_1 = r_{11}x_1 + r_{12}x_2$ และ $Y_2 = r_{21}x_1 + r_{22}x_2$ ดังรูปที่ 3.3(a) เมื่อพิจารณาในกรณี $r_{11} = r_{22} = \cos(\beta)$ และ $r_{12} = -r_{21} = \sin(\beta)$ ด้วยโครงสร้าง lifting แบบ 3-lift ดังรูปที่ 3.3(b) จะได้รูปแบบการคำนวณคือ

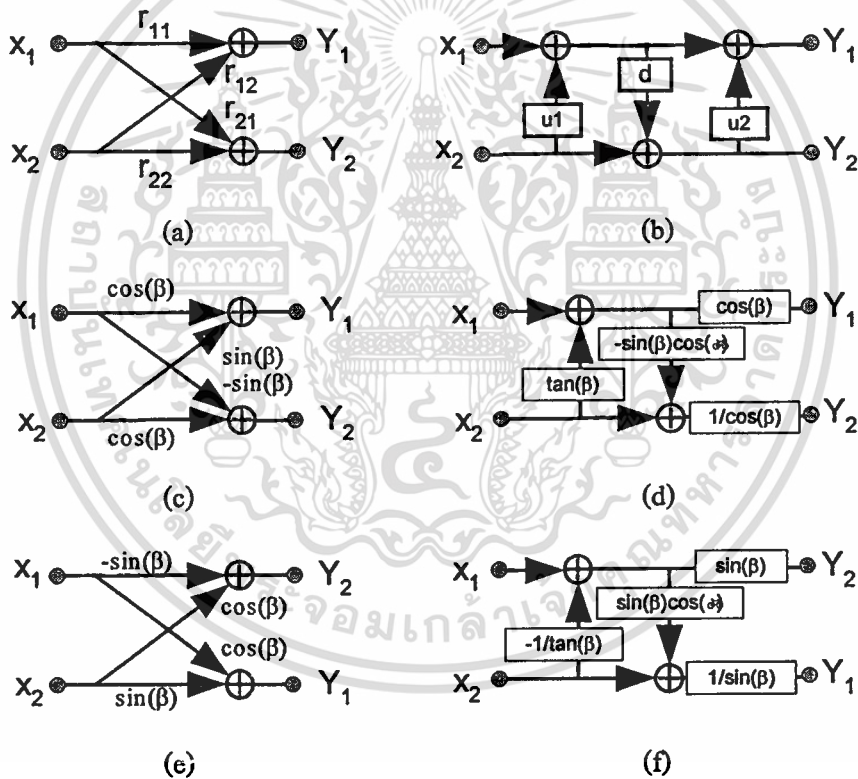
$$\begin{aligned} d &= r_{21} = \sin(\beta) \\ u_1 &= \frac{r_{22} - 1}{r_{21}} = \frac{\cos(\beta) - 1}{\sin(\beta)} \\ u_2 &= \frac{r_{11} - 1}{r_{21}} = \frac{\cos(\beta) - 1}{\sin(\beta)} \end{aligned} \quad (3.6)$$

จากทฤษฎีดังกล่าวนี้เองสามารถประยุกต์ใช้กับโครงสร้างผีเสื้อในรูปแบบอื่นๆตลอดถึงการแปลงมุมของการแปลงคอสครีทโคซายน์ โดยแต่ละขั้นตอนของโครงสร้างลิฟท์เป็นการแปลงแบบไบออร์โธกอนอล (biorthogonal) ดังนั้นแล้วการแปลงแบบฟอร์เวิร์ด (forward) และอินเวอร์ส (inverse) ของการแปลงคอสครีทโคซายน์จึงมีรูปแบบวงจรคล้ายกันต่างกันตรงขั้นตอนการไหลของสัญญาณ พิจารณาแนวคิดของโครงสร้างลิฟท์ในการลดขั้นตอนแบบ 3-ลิฟท์ เป็นแบบ 2-ลิฟท์

ด้วยสเกลลิ่งแฟกเตอร์ (Scaling Factor) จากโครงสร้างผิเสื่อดังรูปที่ 3.3(a) ถ้าค่าของ $r_{11} \neq 0$ และ $r_{11}r_{22} - r_{21}r_{12} \neq 0$ เมื่อ u' , d' , K_1 และ K_2 สามารถคำนวณได้ดังนี้

$$\begin{aligned} u' &= \frac{r_{12}}{r_{11}}, & d' &= \frac{r_{11}r_{21}}{r_{11}r_{22} - r_{21}r_{12}} \\ K_1 &= r_{11}, & K_2 &= \frac{r_{11}r_{22} - r_{21}r_{12}}{r_{11}} \end{aligned} \quad (3.7)$$

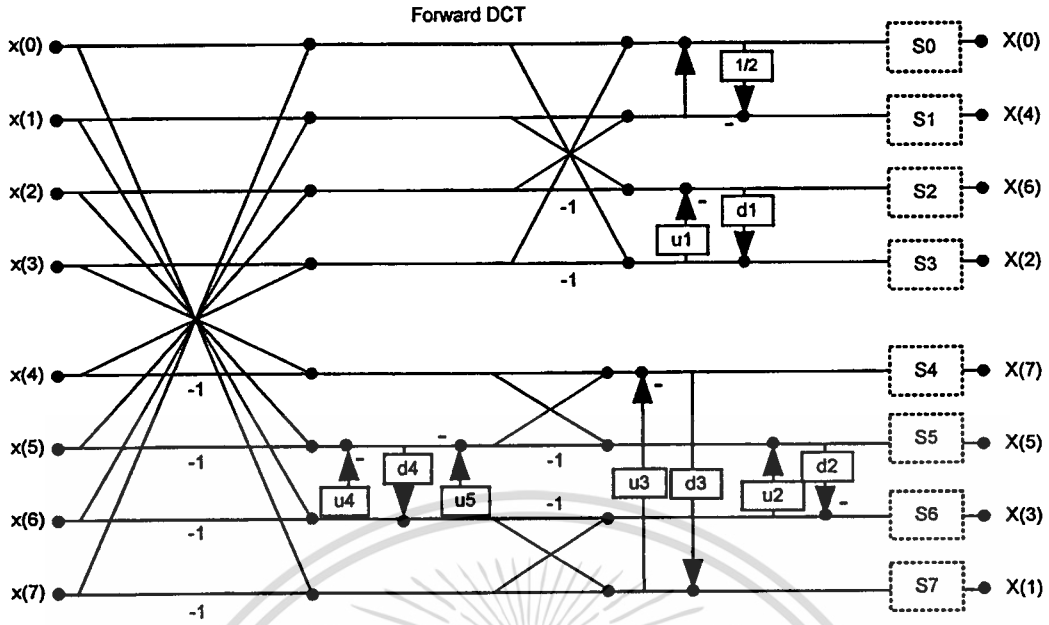
จากรูปที่ 3.3(c) ถ้า $r_{11} = r_{22} = \cos(\beta)$ และ $r_{12} = -r_{21} = \sin(\beta)$ เมื่อ $u' = \tan(\beta)$, $K_1 = \sin(\beta)$, $d' = -\sin(\beta)\cos(\beta)$ และ $K_2 = 1/\sin(\beta)$ จะสามารถแปลงรูปแบบได้ดังรูปที่ 3.3(e) และ 3.3(f) รูปแบบการไหลของสัญญาณจะมีลักษณะดังรูปที่ 3.3(c) และ 3.3(d)



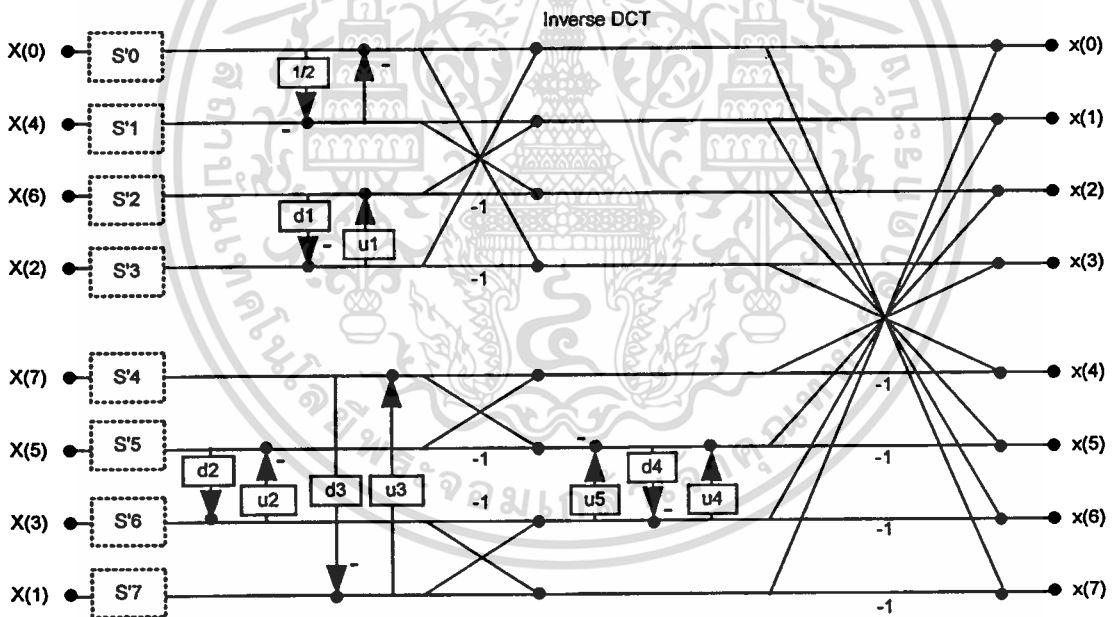
รูปที่ 3.3 (a) โครงสร้างผิเสื่อ, (b) โครงสร้าง 3-ลิฟท์, (c) ระนาบหมุน, (d) โครงสร้างลิฟท์
สำหรับรูป (c), (e) ระนาบหมุนแบบสลับ, (f) โครงสร้างลิฟท์สำหรับรูป (e)

จากรูปที่ 3.2 การไหลของสัญญาณของการแปลงคิสดริทโคซายน์อัลกอริทึมของ Chen แบบ 1 มิติ เมื่อทำการแปลงเป็นแบบโครงสร้างลิฟท์จะมีรูปแบบโครงสร้างทั่วไปในส่วนของฟอร์เวอร์ส ดังรูปที่ 3.4 และอินเวอร์สดังรูปที่ 3.5 โดยจะเรียกการแปลงแบบนี้ว่า “การแปลงไบนารีคิสดริทโคซายน์”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4 โครงสร้างลิฟท์การแปลงฟอร์เวิร์ดไบนารีดิสครีทโคซายน์แบบ 1 มิติ



รูปที่ 3.5 โครงสร้างลิฟท์การแปลงอินเวอร์สไบนารีดิสครีทโคซายน์แบบ 1 มิติ

จากรูปที่ 3.4 และ 3.5 ในการออกแบบในส่วนโครงสร้างลิฟท์ของการแปลงไบนารีดิสครีทโคซายน์ค่าสัมประสิทธิ์ที่ได้มีค่าดังตารางที่ 3.2 การออกแบบจะประมาณค่าในรูปของเศษส่วนโดยตัวส่วนอยู่ในรูปของ 2^n ดังตารางที่ 3.4 และค่าสเกลลิงแฟคเตอร์ในตารางที่ 3.3 ซึ่งค่าสเกลลิงนี้อาจไม่จำเป็นต้องใช้เนื่องจากเมื่อผ่านกระบวนการแปลงไบนารีดิสครีทโคซายน์จะเกิดการหักล้างกัน หรือก็คือค่าสเกลลิงแฟคเตอร์ไม่มีผลกระทบต่อแปลงไบนารีดิสครีทโคซายน์นั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.4 การประมาณค่าค่าสัมประสิทธิ์ของการแปลงไบนารีดิคทรีทโคซายน์

สัมประสิทธิ์	อัตรากอริทึมในการประมาณค่า								
	C1	C2	C3	C4	C5	C6	C7	CA	CB
u1	13/32	7/16	13/32	7/16	3/8	1/2	1/2	3/8	1/2
d1	11/32	3/8	11/32	3/8	3/8	3/8	1/2	3/8	3/8
u2	11/16	5/8	11/16	5/8	7/8	7/8	1	5/8	5/8
d2	15/32	7/16	15/32	7/16	1/2	1/2	1/2	1/2	1/2
u3	3/16	3/16	3/16	3/16	3/16	3/16	1/4	1/4	1/4
d3	3/16	3/16	3/16	3/16	3/16	1/4	1/4	1/4	1/4
u4	13/32	13/32	7/16	7/16	7/16	7/16	1/2	3/8	3/8
d4	11/16	11/16	11/16	11/16	11/16	3/4	3/4	3/4	1/2
u5	13/32	13/32	3/8	3/8	3/8	3/8	1/2	3/8	1/2

* C1-C7 เป็นการประมาณค่าโดย [3] และ CA-CB เป็นการประมาณค่าโดย [4]

3.5 หลักการออกแบบควอนไทซ์

จากสมการที่ 2.10 เป็นสมการของโครมิแนนท์ควอนไทซ์ทำการปรับปรุงโดยใช้ค่าที่อยู่ในรูปของ 2ⁿ และใช้ค่าที่ประมาณแล้วใกล้เคียงกับค่าโครมิแนนท์ควอนไทซ์แบบมาตรฐาน JPEG ซึ่งรูปแบบดังกล่าวจะทำให้ง่ายต่อการออกแบบวงจรดิจิทัลบนชิป FPGA ดังสมการที่ 3.8

$$Q_c = \begin{bmatrix} 16 & 16 & 16 & 32 & 128 & 128 & 128 & 128 \\ 16 & 16 & 32 & 64 & 128 & 128 & 128 & 128 \\ 16 & 32 & 64 & 128 & 128 & 128 & 128 & 128 \\ 32 & 64 & 128 & 128 & 128 & 128 & 128 & 128 \\ 128 & 128 & 128 & 128 & 128 & 128 & 128 & 128 \\ 128 & 128 & 128 & 128 & 128 & 128 & 128 & 128 \\ 128 & 128 & 128 & 128 & 128 & 128 & 128 & 128 \\ 128 & 128 & 128 & 128 & 128 & 128 & 128 & 128 \end{bmatrix} \tag{3.8}$$

ตารางที่ 3.2 ค่าสัมประสิทธิ์ของการแปลงไบนารีดิสคริท โคซายน์

สัมประสิทธิ์	ค่าของฟังก์ชัน	จำนวนทศนิยม
u1	$1/\tan(3\pi/8)$	0.414213586
d1	$\sin(3\pi/8)\cos(3\pi/8)$	0.353553405
u2	$\tan(3\pi/16)$	0.668178623
d2	$\sin(3\pi/16)\cos(3\pi/16)$	0.461939762
u3	$1/\tan(7\pi/16)$	0.198912392
d3	$\sin(7\pi/16)\cos(7\pi/16)$	0.191341738
u4	$-(\cos(\pi/4)-1)/\sin(\pi/4)$	0.414213545
d4	$\sin(\pi/4)$	0.707106717
u5	$-(\cos(\pi/4)-1)/\sin(\pi/4)$	0.414213545

ตารางที่ 3.3 ค่าสัมประสิทธิ์ของสเกลลิงแฟกเตอร์การแปลงไบนารีดิสคริท โคซายน์

สัมประสิทธิ์	ค่าของฟังก์ชัน	สัมประสิทธิ์	ค่าของฟังก์ชัน
S0	$\cos(\pi/4)$	S'0	$1/\cos(\pi/4)$
S1	$1/\cos(\pi/4)$	S'1	$\cos(\pi/4)$
S2	$\sin(3\pi/8)$	S'2	$1/\sin(3\pi/8)$
S3	$1/\sin(3\pi/8)$	S'3	$\sin(3\pi/8)$
S4	$\sin(7\pi/16)$	S'4	$1/\sin(7\pi/16)$
S5	$\cos(3\pi/16)$	S'5	$1/\cos(3\pi/16)$
S6	$1/\cos(3\pi/16)$	S'6	$\cos(3\pi/16)$
S7	$1/\sin(7\pi/16)$	S'7	$\sin(7\pi/16)$

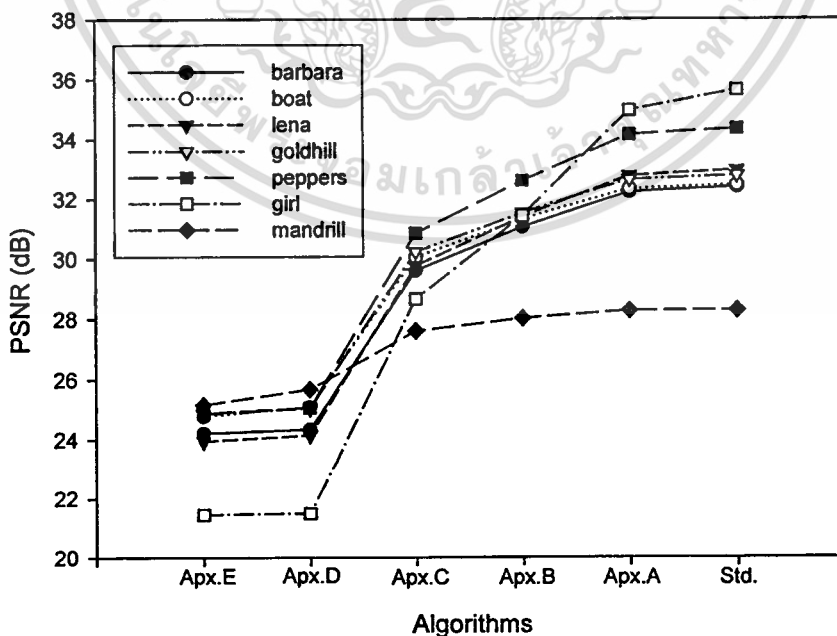
บทที่ 4

การทดลองการด้วยโปรแกรมแมทแลป (Matlab)

ในบทนี้จะกล่าวถึงการทดสอบและผลการทดสอบคุณภาพของรูปภาพและการบีบอัดข้อมูลภาพด้วยโปรแกรมแมทแลป โดยจะทำการทดสอบการแปลงคีสกรีทโคไซน์แบบตรงและการแปลงไบนารีคีสกรีทโคไซน์อัลกอริทึมของ Chen โดยจะทดสอบด้วยภาพระดับเทาเพื่อหาค่าสัดส่วนสัญญาณต่อสัญญาณรบกวนสูงสุด (PSNR) และอัตราบิต (Bit rate) รวมทั้งทำการทดสอบโครมิแนนซ์ควอนไทซ์ด้วยการวัดค่าอัตราบิตโดยใช้ภาพสีทดสอบเปรียบเทียบระหว่างโครมิแนนซ์ควอนไทซ์แบบมาตรฐาน JPEG กับแบบประมาณค่า 2" โดยการทดลองทั้งหมดนี้เพื่อหาว่าการประมาณค่าแบบใดเหมาะสมที่จะนำไปใช้แทนแบบมาตรฐาน

4.1 การทดลองการประมาณค่าการแปลงคีสกรีทโคไซน์แบบตรง

จากตารางที่ 3.1 การประมาณค่าในส่วนของการแปลงคีสกรีทโคไซน์แบบตรงทั้งหมด 5 แบบ แต่ละแบบใช้จำนวนการเลื่อนและการบวกทั้งหมดดังตารางที่ 4.1 และจากการประมาณค่าทั้งแบบนี้จะทำการทดสอบหาค่าสัดส่วนต่อสัญญาณรบกวนสูงสุดโดยใช้ภาพระดับเทานาขนาด 256 $\times$ 256 พิกเซล หลายๆภาพและในการทดสอบจะใช้การแปลงคีสกรีทโคไซน์ร่วมกับลูมิแนนซ์ควอนไทซ์แบบมาตรฐาน JPEG (Quality factor = 50) ได้ผลการทดสอบดังรูปที่ 4.1



รูปที่ 4.1 เปรียบเทียบค่าสัดส่วนสัญญาณต่อสัญญาณรบกวนสูงสุดกับการประมาณค่า

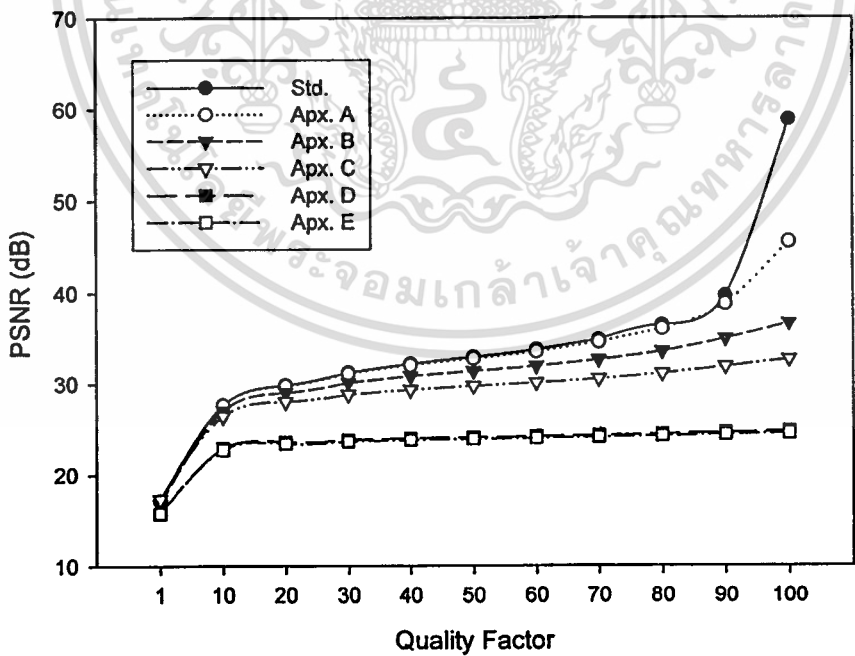
ในส่วนของการแปลงคีสกรีทโคไซน์แบบตรง

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

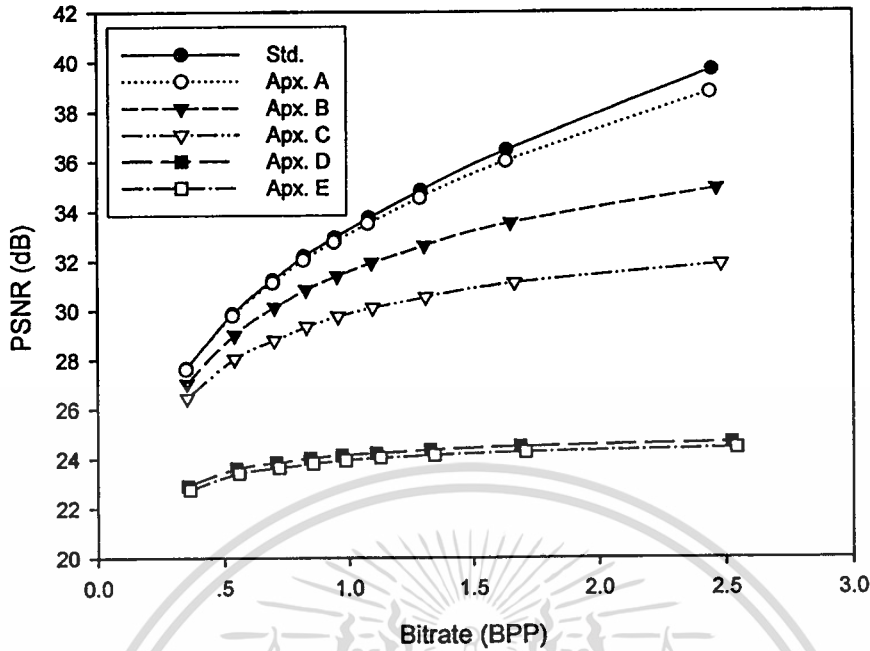
ตารางที่ 4.1 จำนวนอุปกรณ์ที่ใช้ในการประมาณค่าของการแปลงคีสกรีทโคซายน์แบบตรง

จำนวนการดำเนินการ	อัลกอริทึมในการประมาณค่า				
	Apx.A	Apx.B	Apx.C	Apx.D	Apx.E
การเลื่อนข้อมูล	78	72	54	38	42
การบวก	83	77	59	42	32

จากรูปที่ 4.1 ผลการทดสอบที่ได้พบว่าการแปลงคีสกรีทโคซายน์แบบตรงที่ประมาณค่าแบบ A (Apx.A) และ B (Apx.B) ได้ค่าสัดส่วนสัญญาณต่อสัญญาณรบกวนสูงสุดใกล้เคียงกับผลที่ได้จากการแปลงคีสกรีทโคซายน์แบบตรงที่เป็นแบบมาตรฐาน (Std.) แต่ยังไม่สามารถสรุปทันทีได้ว่าการประมาณค่าแบบ A และ B นั้นจะเหมาะสมในการใช้งานจริง โดยจำเป็นต้องพิจารณาเมื่อลุมิแนนซ์ ควอนไทซ์มีการเปลี่ยนแปลงควอลิตี้แฟกเตอร์ (Quality factor) รวมทั้งต้องพิจารณาค่าอัตราบิทว่าการประมาณค่าแบบใดที่สามารถบีบอัดข้อมูลได้ดีที่สุด ดังนั้นจึงทำการทดสอบการประมาณค่าของการแปลงคีสกรีทโคซายน์แบบตรงโดยจะใช้รูประดับเทา Lena ขนาด 256×256 พิกเซลเพื่อหาค่าสัดส่วนต่อสัญญาณรบกวนสูงสุดเปรียบเทียบกับควอลิตี้แฟกเตอร์ดังรูปที่ 4.2 และทำการทดสอบค่าสัดส่วนต่อสัญญาณรบกวนสูงสุดเปรียบเทียบกับอัตราบิทดังรูปที่ 4.3



รูปที่ 4.2 เปรียบเทียบค่าสัดส่วนสัญญาณต่อสัญญาณรบกวนสูงสุดกับควอลิตี้แฟกเตอร์ของการประมาณค่าในส่วนของการแปลงคีสกรีทโคซายน์แบบตรง



รูปที่ 4.3 เปรียบเทียบค่าสัดส่วนสัญญาณต่อสัญญาณรบกวนสูงสุดกับอัตราบิตของการประมาณค่าในส่วนของการแปลงดิสครีทโคไซน์แบบตรง

จากรูปที่ 4.2 จะเห็นได้ว่าการแปลงดิสครีทโคไซน์แบบตรงที่ประมาณค่าแบบ A จะมีค่าสัดส่วนต่อสัญญาณรบกวนสูงสุดใกล้เคียงกับแบบมาตรฐานแม้ว่าควอลิตี้แฟกเตอร์ของลูมิแนนซ์ควอนไทซ์จะมีการเปลี่ยนแปลงก็ตาม และยังหากพิจารณาจากรูปที่ 4.3 จะเห็นว่าอัตราบิตของการประมาณค่าแบบ A ก็ยังมีค่าที่ใกล้เคียงแบบมาตรฐานอีกด้วย จึงสามารถสรุปได้ว่าการแปลงดิสครีทโคไซน์ประมาณค่าแบบ A สามารถนำไปใช้แทนการแปลงดิสครีทโคไซน์แบบมาตรฐานได้เนื่องจากคุณภาพของรูปภาพและอัตราการใช้บิตข้อมูลให้ผลที่ได้ใกล้เคียงกัน

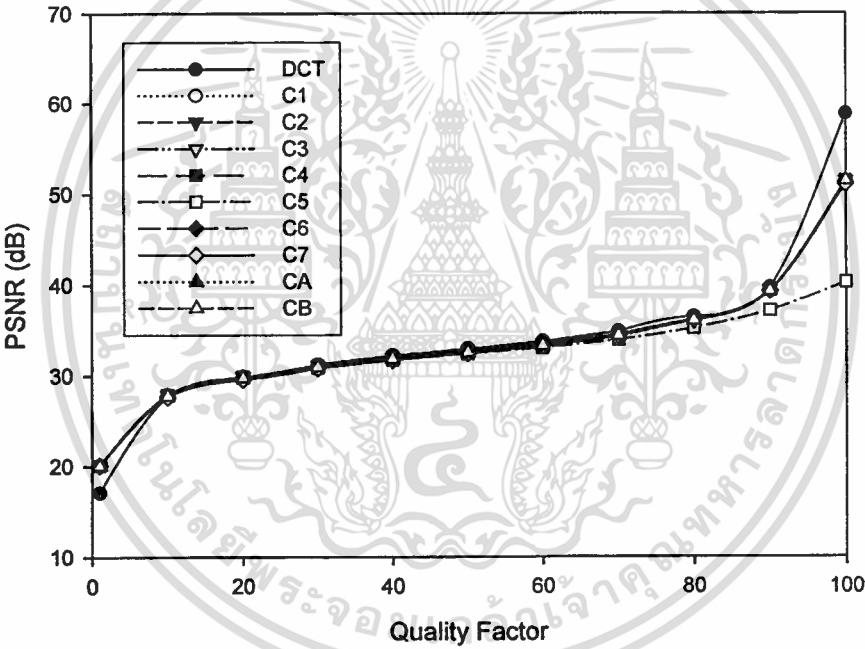
4.2 การทดลองการประมาณค่าการแปลงไบนารีดิสครีทโคไซน์อัลกอริทึมของ Chen

ในการแปลงดิสครีทโคไซน์แบบตรงนั้นมีข้อเสียอยู่ในเรื่องของความเร็ว จึงได้มีการคิดค้นการแปลงดิสครีทโคไซน์แบบเร็วขึ้นมา โดยวิธีการแบบหนึ่งคือการใช้อัลกอริทึมของ Chen ซึ่งได้กล่าวไว้แล้วในบทที่ 3 และอัลกอริทึมของ Chen นี้เองเมื่อนำหลักการของโครงสร้างรูปแบบลิปท์ มาใช้ร่วมกันจะได้การแปลงดิสครีทโคไซน์ที่เรียกว่า “การแปลงไบนารีดิสครีทโคไซน์” จากตารางที่ 3.2 ทำการประมาณค่าสัมประสิทธิ์ได้อัลกอริทึมในการประมาณค่าคือ C1-C7 และเพิ่มอัลกอริทึมในการประมาณค่าอีก 2 แบบ คือ CA และ CB โดยการประมาณค่าแต่ละแบบใช้จำนวนอุปกรณ์ดังตารางที่ 4.2

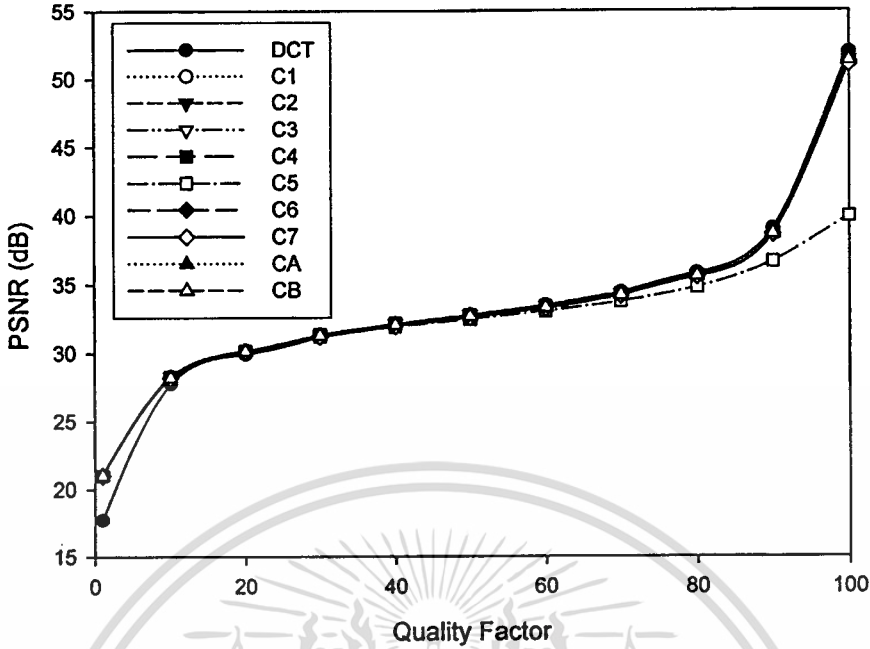
ตารางที่ 4.2 จำนวนอุปกรณ์ที่ใช้ในการประมาณค่าของการแปลงไบนารีดีสคริท โคซายน์

จำนวน การดำเนินการ	อัลกอริทึมในการประมาณค่า								
	C1	C2	C3	C4	C5	C6	C7	CA	CB
การเลื่อนข้อมูล	27	24	26	23	21	17	10	16	13
การบวก	46	41	45	40	38	36	28	33	30

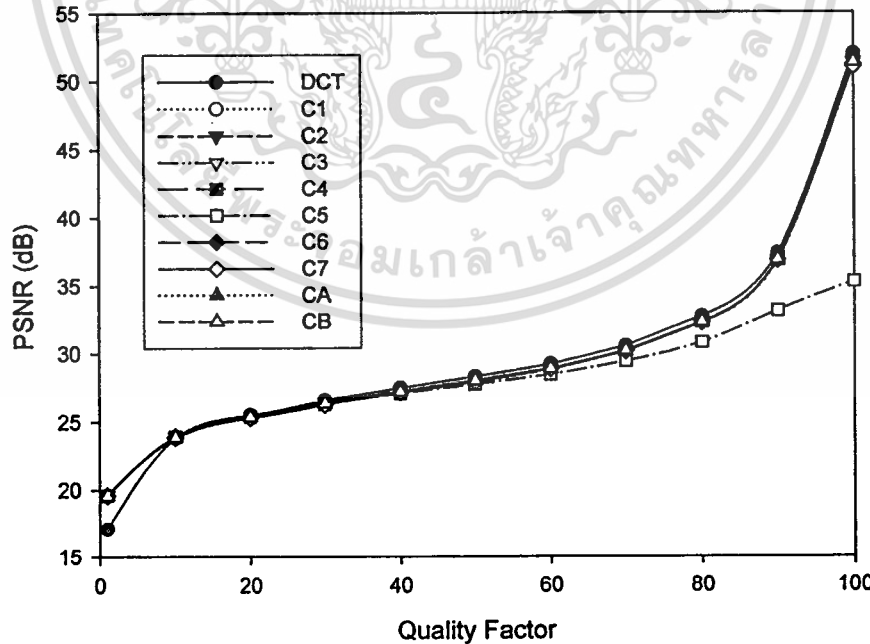
จากตารางที่ 3.2 ทำการทดสอบหาค่าสัดส่วนข้อสัญญาณรบกวนสูงสุดเปรียบเทียบกับควอลิตี้แฟกเตอร์โดยใช้ภาพระดับเทาขนาด 256×256 พิกเซล หลายๆภาพในการทดสอบ ได้ผลการทดสอบดังรูปที่ 4.4



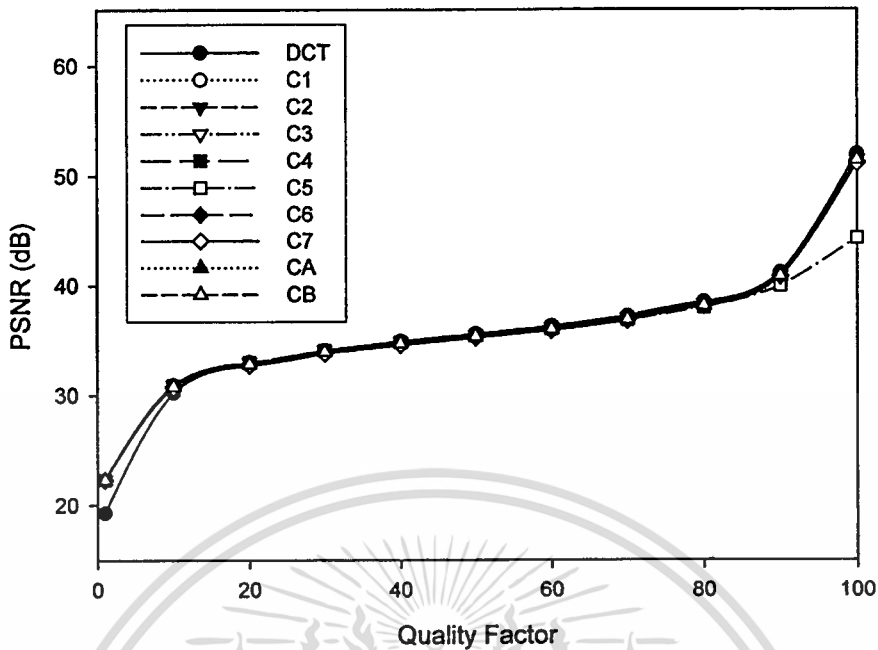
(ก) ทดสอบโดยใช้ภาพระดับเทา Lena ขนาด 256*256 พิกเซล



(ข) ทดสอบโดยใช้ภาพระดับเทา Goldhill ขนาด 256*256 พิกเซล



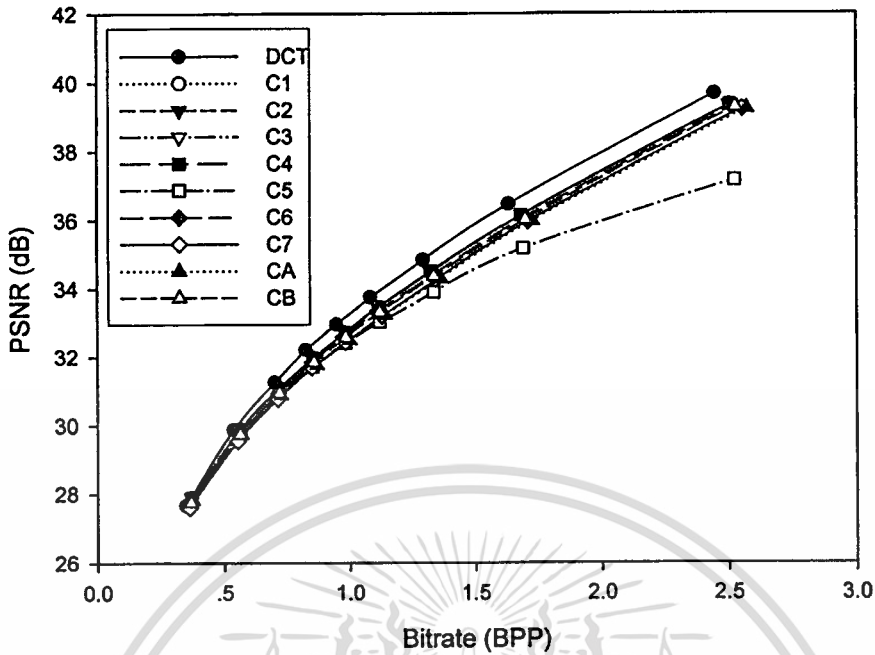
(ค) ทดสอบโดยใช้ภาพระดับเทา Mandrill ขนาด 256*256 พิกเซล



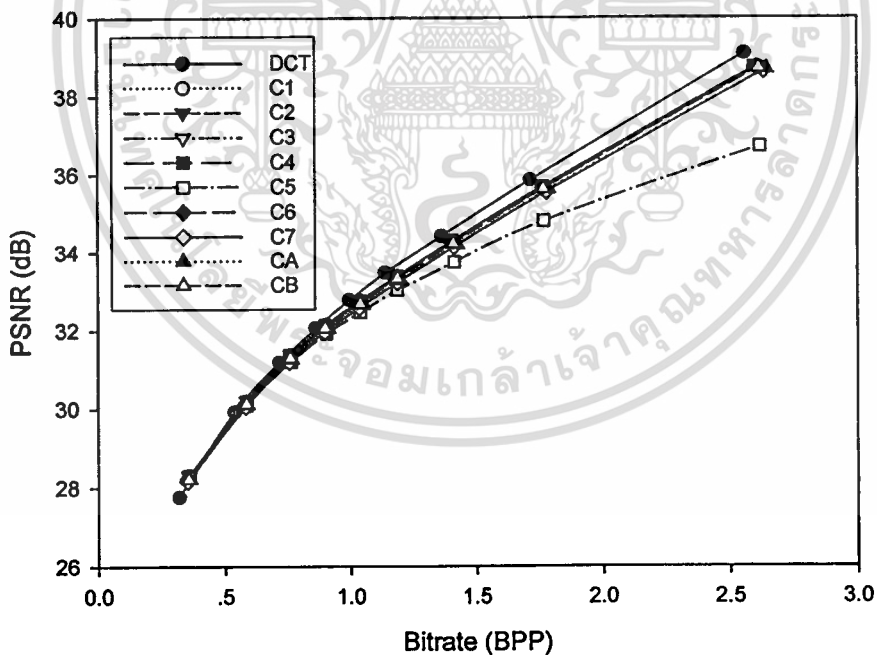
(ง) ทดสอบโดยใช้ภาพระดับเทา Girl ขนาด 256*256 พิกเซล

รูปที่ 4.4 เปรียบเทียบค่าสัดส่วนสัญญาณต่อสัญญาณรบกวนสูงสุดกับควอลิตี้แฟกเตอร์ของการประมาณค่าในส่วนของการแปลงไบนารีดิสครีทโคไซน์

จากรูปที่ 4.4 ผลการทดสอบที่ได้พบว่าการประมาณค่าในส่วนของการแปลงไบนารีดิสครีทโคไซน์ได้ค่าสัดส่วนสัญญาณต่อสัญญาณรบกวนสูงสุดเทียบกับควอลิตี้แฟกเตอร์มีผลใกล้เคียงกันทุกอัลกอริทึมในการประมาณค่า รวมทั้งผลที่ได้ยังใกล้เคียงกับการแปลงดิสครีทโคไซน์แบบตรง ดังนั้นแล้วหากต้องเลือกใช้การประมาณค่าของการแปลงไบนารีดิสครีทโคไซน์จึงต้องพิจารณาจำนวนอุปกรณ์ที่ใช้ในการออกแบบ โดยจะเลือกการประมาณค่าที่ใช้อุปกรณ์น้อยที่สุด และเมื่อพิจารณาจำนวนอุปกรณ์ที่ใช้จากตารางที่ 4.2 จะได้ อัลกอริทึมในการประมาณค่าที่เหมาะสมอยู่ 2 แบบ คือ C7 และ CB แต่ทั้งนี้ยังต้องดูผลของค่าสัดส่วนสัญญาณต่อสัญญาณรบกวนสูงสุดเทียบกับอัตราบิตว่าอัลกอริทึมใดเหมาะสมทั้งด้านขนาดอุปกรณ์ คุณภาพของ และการบีบอัดข้อมูล ดังนั้นจะทำการทดสอบค่าสัดส่วนต่อสัญญาณรบกวนสูงสุดเทียบกับอัตราบิตโดยใช้ภาพระดับเทาขนาด 256×256 พิกเซล หลายๆภาพ ผลการทดสอบที่ได้ดังแสดงดังรูปที่ 4.5

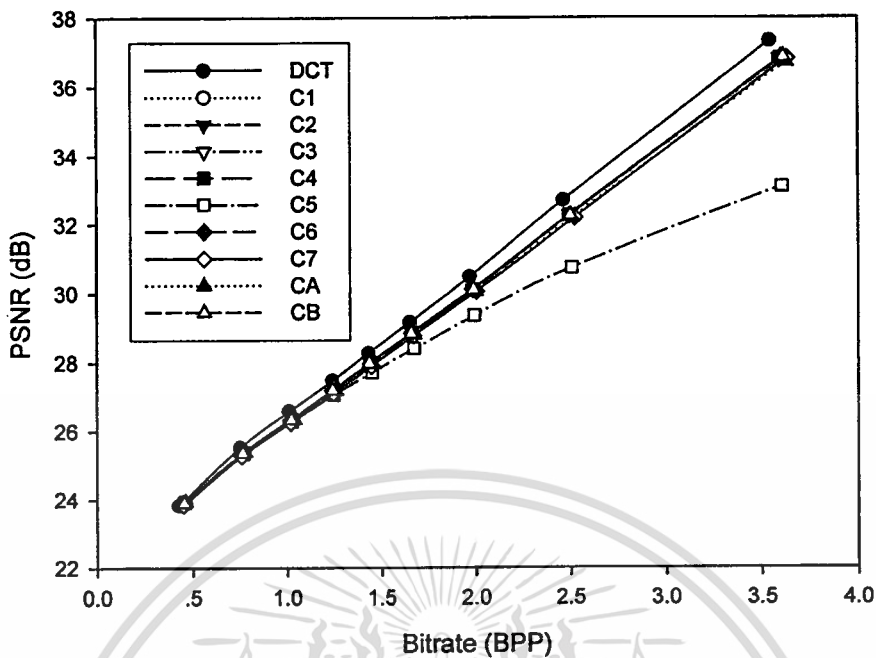


(ก) ทดสอบโดยใช้ภาพระดับเทา Lena ขนาด 256×256 พิกเซล

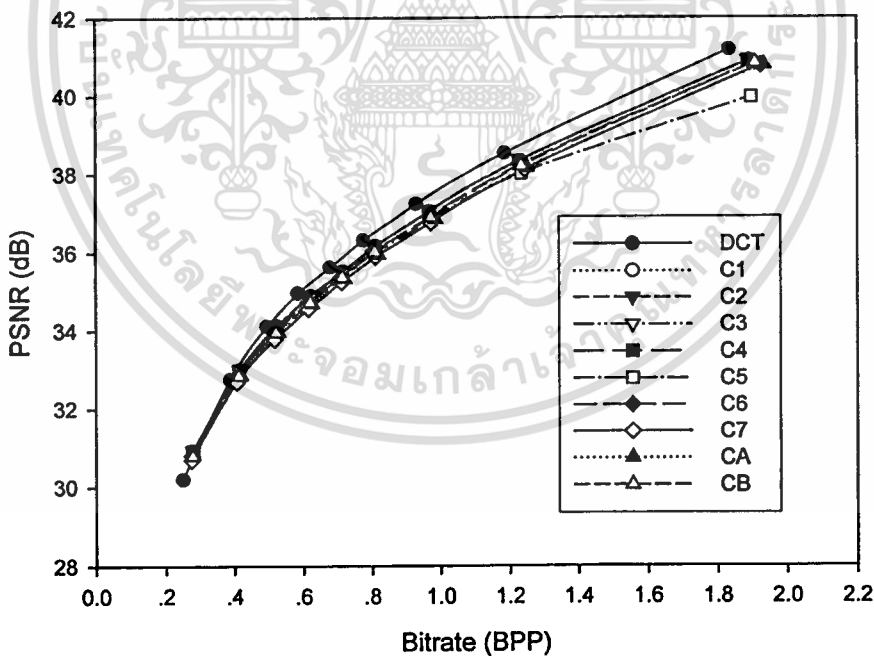


(ข) ทดสอบโดยใช้ภาพระดับเทา Goldhill ขนาด 256×256 พิกเซล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ค) ทดสอบโดยใช้ภาพระดับเทา Mandrill ขนาด 256×256 พิกเซล



(ง) ทดสอบโดยใช้ภาพระดับเทา Girl ขนาด 256×256 พิกเซล

รูปที่ 4.5 เปรียบเทียบค่าสัดส่วนสัญญาณต่อสัญญาณรบกวนสูงสุดกับอัตราบิตของการประมาณค่า

ในส่วนของการแปลงไบนารีรีดิสทริบิวชัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.5 เมื่อเปรียบเทียบค่าสัดส่วนสัญญาณต่อสัญญาณรบกวนสูงสุดกับอัตราบิตของการประมาณค่าในส่วนของการแปลงไบนารีดิคทรีท โคซายน์พบว่าที่ค่าสัดส่วนสัญญาณต่อสัญญาณรบกวนสูงสุดจะได้อัตราบิตแต่ละอัลกอริทึมในการประมาณมีค่าต่างกันอยู่เล็กน้อย ดังนั้นจึงสามารถสรุปได้ว่าอัลกอริทึม C7 และ CB น่าจะเหมาะสมในการเลือกใช้งานอื่นเนื่องจากจำนวนอุปกรณ์ที่ใช้น้อย คุณภาพที่และอัตราการบีบอัดข้อมูลได้ผลที่ใกล้เคียงกับการบีบอัดข้อมูลภาพแบบ JPEG แต่เมื่อพิจารณาจากตารางที่ 4.3 ซึ่งเป็นการทดลองเปรียบเทียบค่าสัดส่วนต่อสัญญาณรบกวนสูงสุดและทดสอบร่วมกับลูมิแนนซ์คอนไดซ์ที่ควอลิตี้แฟคเตอร์เท่ากับ 50 พบว่า CB มีคุณสมบัติที่เหนือกว่า C7 อยู่คือสัดส่วนต่อสัญญาณรบกวนสูงสุดมีค่าสูงกว่า แม้ว่า C7 จะมีข้อดีคือใช้จำนวนอุปกรณ์น้อยกว่า CB ก็ตาม แต่ก็ไม่ได้ทำให้ขนาดจริงโดยรวมทั้งหมดแตกต่างกันมากนัก ดังนั้นงานวิจัยนี้จะเลือกใช้การแปลงไบนารีดิคทรีท โคซายน์แบบประมาณค่าอัลกอริทึม CB มาใช้ในการทดสอบบนชิป FPGA ซึ่งจะได้กล่าวในบทต่อไป

ตารางที่ 4.3 เปรียบเทียบค่าสัดส่วนสัญญาณต่อสัญญาณรบกวนสูงสุดที่ลูมิแนนซ์คอนไดซ์ที่ควอลิตี้แฟคเตอร์เท่ากับ 50 ของการแปลงไบนารีดิคทรีท โคซายน์ระหว่างอัลกอริทึม C7 และ CB โดยใช้ภาพระดับเทาขนาด 256×256 พิกเซล

รูปภาพ อัลกอริทึม	Lena	Goldhill	Mandrill	Girl
C7	32.4285	32.585	27.901	35.243
CB	32.5761	32.683	27.984	35.37

ในการวัดคุณภาพของรูปภาพบางครั้งการพิจารณาเฉพาะค่าสัดส่วนสัญญาณต่อสัญญาณรบกวนสูงสุดอาจขัดแย้งกับความรู้สึกรู้สึกหากด้วยการเปรียบเทียบด้วยสายตา จึงจำเป็นต้องแสดงรูปภาพที่ผ่านกระบวนการบีบอัดข้อมูลเปรียบเทียบกับค่าสัดส่วนสัญญาณต่อสัญญาณรบกวนสูงสุด ในรูปที่ 4.6 จะเป็นการทดสอบโดยจะแสดงรูปภาพที่ผ่านกระบวนการบีบอัดข้อมูลของอัลกอริทึมการประมาณค่า CB โดยทดสอบด้วยภาพระดับเทา Lena ขนาด 128×128 พิกเซลที่ควอลิตี้แฟคเตอร์ค่าต่างๆ



ภาพต้นแบบ



Quality Factor =100

MSE=0.4774 , CR=1.3734

PSNR=51.3418 dB

Bit rate =5.8249 BPP

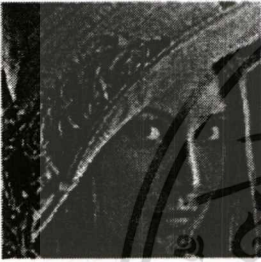


Quality Factor =90

MSE= 11.8093, CR= 2.3728

PSNR= 37.4086 dB

Bit rate = 3.3715 BPP



Quality Factor =75

MSE= 35.6249, CR=3.9808

PSNR=32.6133 dB

Bit rate =2.0096 BPP

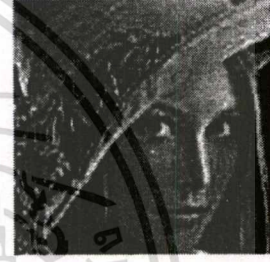


Quality Factor =50

MSE= 65.5950, CR= 5.9573

PSNR= 29.9621 dB

Bit rate = 1.3429 BPP



Quality Factor =25

MSE= 109.1570, CR= 9.1016

PSNR= 27.7503 dB

Bit rate = 0.8790 BPP



Quality Factor =10

MSE=189.8228, CR= 16.6187

PSNR= 25.3473 dB

Bit rate = 0.4814 BPP

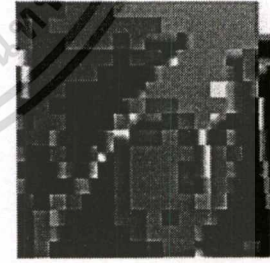


Quality Factor =5

MSE=290.3301, CR= 26.3567

PSNR= 23.5019 dB

Bit rate = 0.3035 BPP



Quality Factor =5

MSE=873.7958, CR= 59.3892

PSNR= 18.7167 dB

Bit rate = 0.1347 BPP

รูปที่ 4.6 ภาพที่ผ่านกระบวนการบีบอัดข้อมูลของอัลกอริทึมการประมาณค่า CB โดยทดสอบด้วย

ภาพระดับเทา Lena ขนาด 128×128 พิกเซลที่ควอลิตี้แฟกเตอร์ค่าต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การทดลองเปรียบเทียบโครมิแนนซ์ควอนไทเซชันแบบมาตรฐาน JPEG กับแบบประมาณค่า 2"

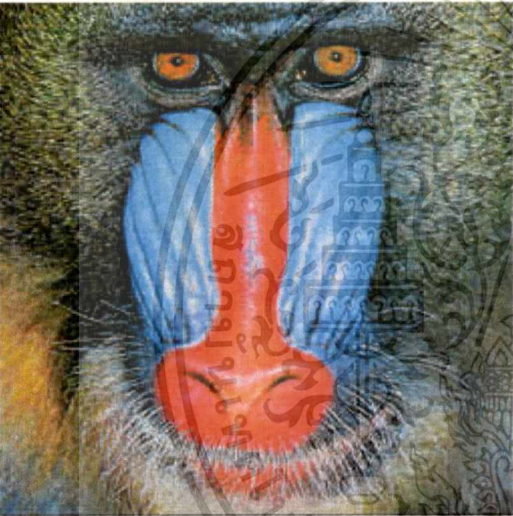
ในหัวข้อนี้จะทำการทดสอบโครมิแนนซ์ควอนไทเซชันแบบมาตรฐาน JPEG ดังสมการที่ 2.10 ในบทที่ 2 เปรียบเทียบกับโครมิแนนซ์ควอนไทเซชันแบบประมาณค่า 2" ดังสมการที่ 3.8 ในการทดลองจะทดลองด้วยพิกเซลขนาด 256×256 พิกเซล เพื่อทำการวัดค่าอัตราบิตและอัตราการลดข้อมูล โดยองค์ประกอบที่ใช้ในการบีบอัดข้อมูลภาพแบบ JPEG ประกอบไปด้วย

- แปลงระบบ RGB ระบบ YCrCb ดังสมการที่ 3.1 และ 3.2
- การแซมปลิงแบบ 4:4:4 และ 4:2:0
- ในการเลือกใช้ในการแปลงดีสครีทโคไซน์เนื่องจากได้ทดสอบประสิทธิภาพมาแล้วในหัวข้อก่อนหน้านี้จึงเลือกใช้ในการแปลงไปนารีดีสครีทโคไซน์อัลกอริทึมของ Chen แบบประมาณค่า CB ในการทดลอง
- คูมิแนนซ์ควอนไทเซชันแบบมาตรฐาน (Quality Factor = 50) ดังสมการที่ 2.9
- การเข้ารหัสเอ็นโทรปีแบบมาตรฐาน

การทดลองจะทำการวัดหาอัตราบิต (Bitrate) และ อัตราการลดข้อมูล (Compression ratio) ผลที่ได้จากการทดลองแสดงดังรูปที่ 4.7



ภาพต้นแบบ Mandrill ขนาด 256×256 พิกเซล



binDCT CB

Luminance Quantization ($Q_f=50$)

Chrominance Quantization (Standard)

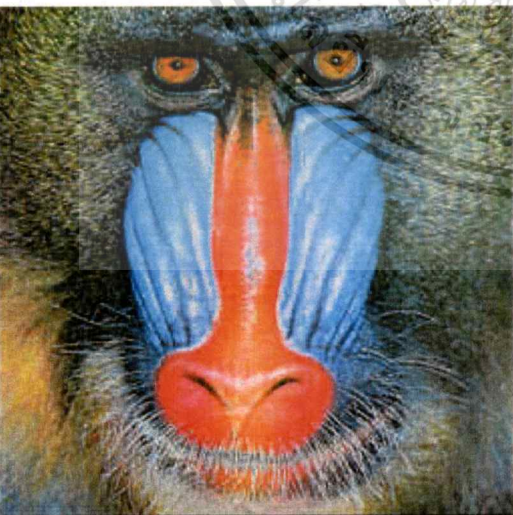
Compression Ratio = 11.0984

Bit rate = 2.0812 BPP

PSNR (R) = 26.9522 dB

PSNR (G) = 27.0353 dB

PSNR (B) = 25.2069 dB



binDCT CB

Luminance Quantization ($Q_f=50$)

Chrominance Quantization (Standard)

Compression Ratio = 10.6891

Bit rate = 2.1609 BPP

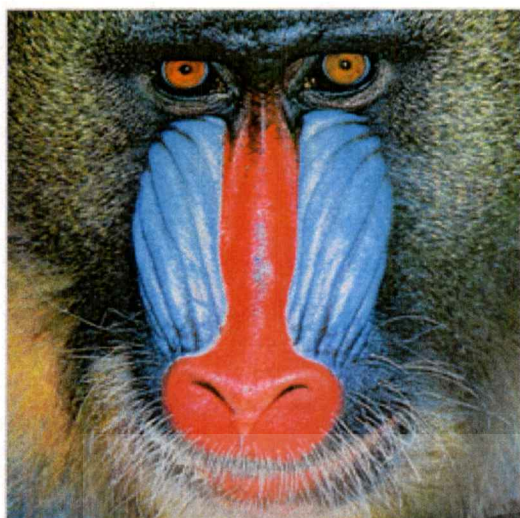
PSNR (R) = 26.9889 dB

PSNR (G) = 27.0428 dB

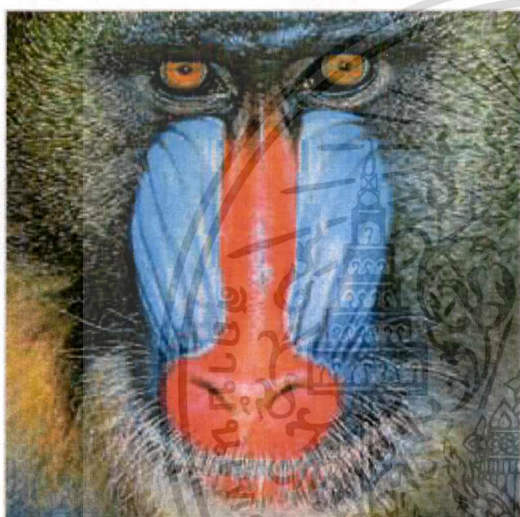
PSNR (B) = 25.2785 dB

(ก) การทดลองด้วยภาพสี Mandrill และการแซมปลิงแบบ 4:4:4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพต้นแบบ Mandrill ขนาด 256×256 พิกเซล



binDCT CB

Luminance Quantization ($Q_f=50$)

Chrominance Quantization (Standard)

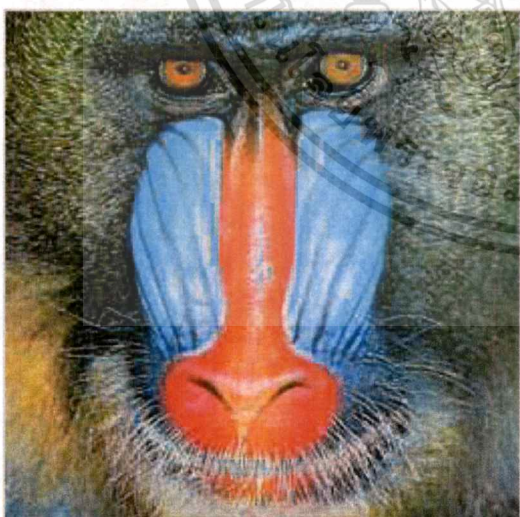
Compression Ratio = 14.6612

Bit rate = 1.5754 BPP

PSNR (R) = 25.1360 dB

PSNR (G) = 26.6967 dB

PSNR (B) = 23.6718 dB



binDCT CB

Luminance Quantization ($Q_f=50$)

Chrominance Quantization (Apx. $2''$)

Compression Ratio = 14.4987

Bit rate = 1.5931 BPP

PSNR (R) = 25.2018 dB

PSNR (G) = 26.7424 dB

PSNR (B) = 23.6932 dB

(ข) การทดลองด้วยภาพที Mandrill และการแซมปลิงแบบ 4:2:0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพต้นแบบ Lena ขนาด 256×256 พิกเซล



binDCT CB

Luminance Quantization ($Q_f=50$)

Chrominance Quantization (Standard)

Compression Ratio = 16.0122

Bit rate = 1.4425 BPP

PSNR (R) = 32.0427 dB

PSNR (G) = 31.8354 dB

PSNR (B) = 31.0317 dB



binDCT CB

Luminance Quantization ($Q_f=50$)

Chrominance Quantization (Apx. 2")

Compression Ratio = 15.4866

Bit rate = 1.4915 BPP

PSNR (R) = 32.1360 dB

PSNR (G) = 31.8690 dB

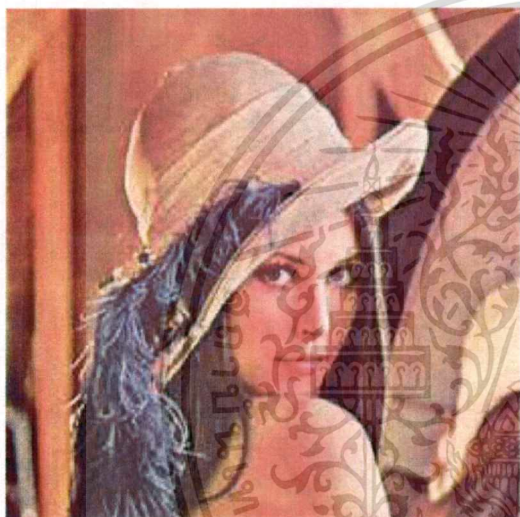
PSNR (B) = 31.1417 dB

(ค) การทดลองด้วยภาพสี Lena และการแซมปลิงแบบ 4:4:4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพต้นแบบ Lena ขนาด 256×256 พิกเซล



binDCT CB

Luminance Quantization (Qf=50)

Chrominance Quantization (Standard)

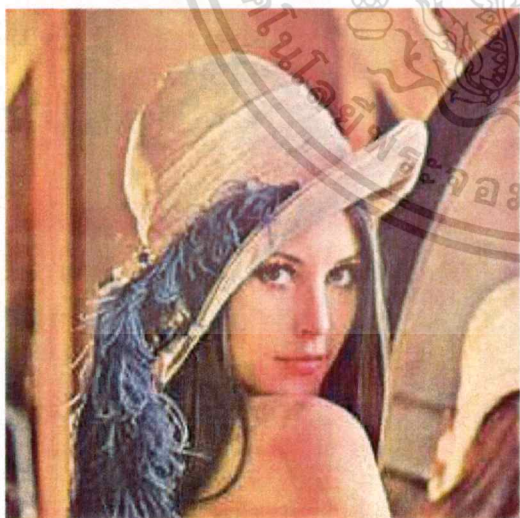
Compression Ratio = 22.2489

Bit rate = 1.0382 BPP

PSNR (R) = 30.4374 dB

PSNR (G) = 31.4029 dB

PSNR (B) = 28.8373 dB



binDCT CB

Luminance Quantization (Qf=50)

Chrominance Quantization (Apx. 2")

Compression Ratio = 21.9416

Bit rate = 1.0527 BPP

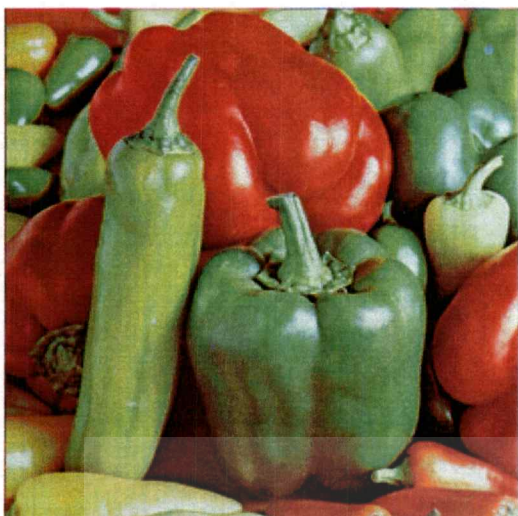
PSNR (R) = 30.5003 dB

PSNR (G) = 31.4200 dB

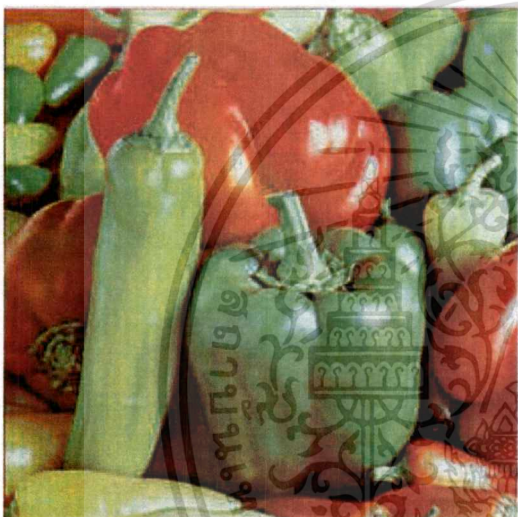
PSNR (B) = 28.9432 dB

(ง) การทดลองด้วยภาพสี Lena และการแซมปลิงแบบ 4:2:0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพต้นแบบ Peppers ขนาด 256×256 พิกเซล



binDCT CB

Luminance Quantization (Qf=50)

Chrominance Quantization (Standard)

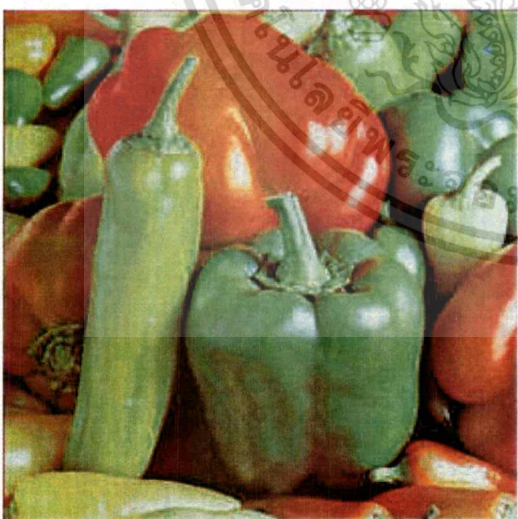
Compression Ratio = 14.0912

Bit rate = 1.6392 BPP

PSNR (R) = 30.6478 dB

PSNR (G) = 31.7403 dB

PSNR (B) = 30.3198 dB



binDCT CB

Luminance Quantization (Qf=50)

Chrominance Quantization (Apx. 2'')

Compression Ratio = 13.6014

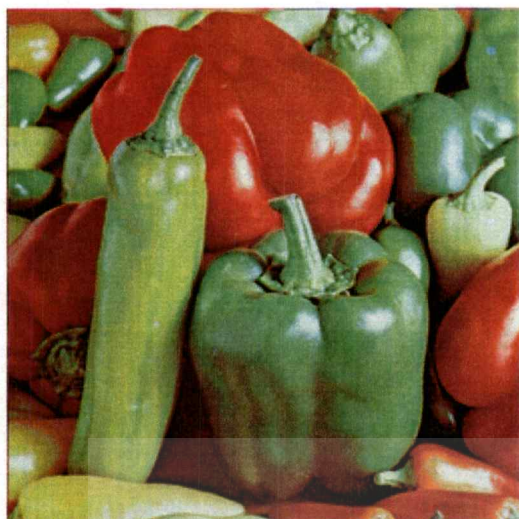
Bit rate = 1.6982 BPP

PSNR (R) = 30.7617 dB

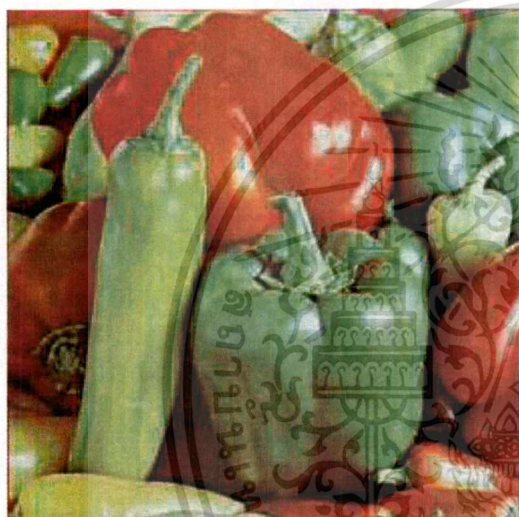
PSNR (G) = 31.7656 dB

PSNR (B) = 30.3910 dB

(จ) การทดลองด้วยภาพสี Peppers และการแซมปลิงแบบ 4:4:4



ภาพต้นแบบ Peppers ขนาด 256×256 พิกเซล



binDCT CB

Luminance Quantization ($Q_f=50$)

Chrominance Quantization (Standard)

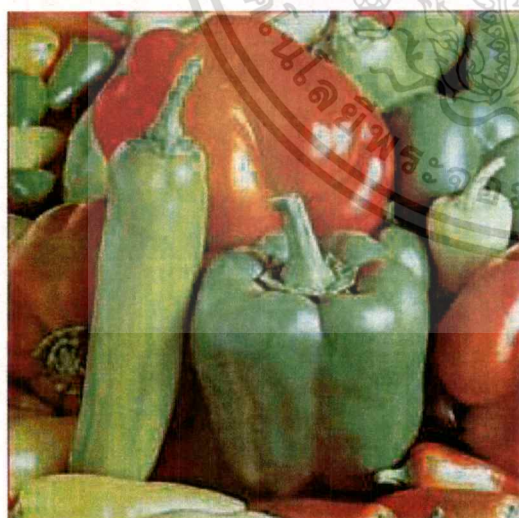
Compression Ratio = 20.3325

Bit rate = 1.1360 BPP

PSNR (R) = 26.3788 dB

PSNR (G) = 29.4848 dB

PSNR (B) = 26.9844 dB



binDCT CB

Luminance Quantization ($Q_f=50$)

Chrominance Quantization (Apx. 2'')

Compression Ratio = 20.0026

Bit rate = 1.1547 BPP

PSNR (R) = 26.4477 dB

PSNR (G) = 29.5105 dB

PSNR (B) = 27.1335 dB

(จ) การทดลองด้วยภาพสี Peppers และการแซมปลิงแบบ 4:2:0

รูปที่ 4.7 ผลการทดลองการวัดค่าอัตราบิตและอัตราการลดข้อมูลเพื่อทดสอบทดสอบ

เปรียบเทียบโครมิแนนท์ควอนไทซ์เซชันแบบมาตรฐาน JPEG กับแบบประมาณค่า 2"

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.7 ผลการทดลองที่ได้สามารถสรุปได้ว่าโครมิแนนท์ควอนไทซ์แบบมาตรฐาน JPEG เมื่อเปรียบเทียบกับแบบประมาณค่า 2° สามารถบีบอัดข้อมูลภาพได้ดีกว่า แต่ก็ก็เป็นค่าที่ไม่ได้แตกต่างกันมากนัก ทั้งนี้โครมิแนนท์ควอนไทซ์แบบประมาณค่า 2° สามารถออกแบบเป็นวงจรดิจิทัลบน FPGA ได้ง่ายกว่าและมีแนวโน้มที่วงจรจะมีขนาดเล็กและทำงานได้เร็วกว่าแบบมาตรฐานซึ่งจะได้กล่าวต่อไปในบทที่ 5 ในเรื่อง ต่อมาที่จะพิจารณาคุณภาพของรูปภาพพบว่าการแซมปลิงแบบ 4:4:4 รูปภาพมีคุณภาพของรูปที่ดีกว่าแบบ 4:2:0 แต่ทั้งนี้อัตราการบีบอัดข้อมูลการแซมปลิงแบบ 4:2:0 สามารถบีบอัดข้อมูลได้มากกว่า ดังนั้นในการเลือกใช้จึงขึ้นอยู่กับว่าต้องเน้นถึงคุณภาพของรูปภาพหรือต้องการอัตราการบีบอัดข้อมูล โดยทั่วไปแล้วการแซมปลิงแบบ 4:2:0 นิยมใช้ในมาตรฐานของภาพเคลื่อนไหว (MPEG) แต่วิธีการแซมปลิงก็สามารถใช้ในระบบ JPEG ได้เช่นกันหากต้องการบีบอัดข้อมูลให้เล็กลงมากๆ หรือหากต้องการการบีบอัดข้อมูลให้ได้มากขึ้นอีกสามารถทำได้โดยการปรับลดค่าควอนไทซ์เฟคเตอร์ของโครมิแนนท์ ควอนไทซ์แต่ก็จะส่งผลต่อคุณภาพของรูปภาพเช่นกัน

4.4 สรุปผลการทดลอง

จากผลการทดลองพบว่าการประมาณค่าแบบ A ในการแปลงดิสครีทโคไซน์แบบตรงจะให้ผลที่ใกล้เคียงกับแบบมาตรฐานทั้งคุณภาพของภาพที่ได้และอัตราการบีบอัดข้อมูล แต่ส่วนของการแปลงไปนาร์รีดิสครีทโคไซน์การประมาณค่าแบบ C7 และ CB นั้นเหมาะสมมากกว่าที่จะนำไปใช้แทนการแปลงดิสครีทโคไซน์ประมาณค่าแบบ A เนื่องจากผลที่ได้ก็ใกล้เคียงกับการแปลงดิสครีทโคไซน์แบบตรงเช่นกัน แต่ทั้งนี้ C7 และ CB มีวงจรมีขนาดเล็กกว่า ส่วนการแซมปลิงย่อยพบว่าระบบ 4:2:0 บีบอัดข้อมูลภาพได้ดีกว่า 4:4:4 แต่คุณภาพของรูปภาพจะลักษณะที่ด้อยกว่า ดังนั้นในการแซมปลิงย่อยจึงขึ้นอยู่กับการใช้งานว่าต้องการคุณภาพของรูปภาพที่ดีหรือต้องการการบีบอัดข้อมูลที่ดี ต่อมาในส่วนโครมิแนนท์ควอนไทซ์แบบมาตรฐานเปรียบเทียบกับแบบประมาณค่าในการบีบอัดข้อมูลภาพ ผลที่ได้ใกล้เคียงกันโดยแบบมาตรฐานจะบีบอัดข้อมูลได้ดีกว่าอยู่เล็กน้อยและสามารถที่จะนำไปใช้แทนแบบมาตรฐานได้ แม้ว่าแบบประมาณค่าจะมีข้อด้อยกว่าแบบมาตรฐานแต่จะง่ายต่อการออกแบบฮาร์ดแวร์

สถาปัตยกรรมและผลการทดลองวงจรบีบอัดข้อมูลภาพโดยการ บรรยายด้วยภาษา HDL บน FPGA

ในบทนี้จะกล่าวถึงสถาปัตยกรรมในการออกแบบขององค์ประกอบหลักของวงจรบีบอัดข้อมูลภาพแบบ JPEG โดยการบรรยายด้วยภาษา HDL และทำการทดลองบนชิป FPGA โดยเฉพาะการออกแบบวงจรทางคณิตศาสตร์ซึ่งเป็นส่วนประกอบที่มีความสำคัญในการนำไปใช้ในวงจรต่างๆแต่ละวงจรภายในวงจรบีบอัดข้อมูลภาพ ในการทดลองบนชิป FPGA นั้นจะทำการทดลองในวงจรบีบอัดข้อมูลภาพซึ่งประกอบด้วย ระบบสี RGB และระบบ YCrCb, การแปลงคีสกรีทโคไซน์แบบตรง, การแปลงไบนารีคีสกรีทโคไซน์, การควอนไทซ์แบบมาตรฐาน JPEG และแบบประมาณค่า และการเข้ารหัสฮัฟแมน เพื่อหาความเร็วในการทำงานและจำนวนเกต ที่ใช้ ทั้งหมดภายในชิป FPGA

ซึ่งในส่วนของการแปลงคีสกรีทโคไซน์จะเลือกใช้การประมาณค่าแบบ A และการแปลงไบนารีคีสกรีทโคไซน์จะใช้ประมาณค่าแบบ CB และจะทำการเปรียบเทียบวงจรทั้ง 2 นี้ว่าวงจรใดมีประสิทธิภาพที่ดีกว่ากันในด้านความเร็วในการทำงานและจำนวนเกต ที่ใช้ ทั้งหมดภายในชิป FPGA นอกจากนั้นยังทำการเปรียบเทียบด้วยวิธีการเดียวกันนี้กับ โครมิแนนซ์ควอนไทซ์แบบมาตรฐาน JPEG และแบบประมาณค่า 2" ด้วย และจะสรุปผลที่ได้ในท้ายบท

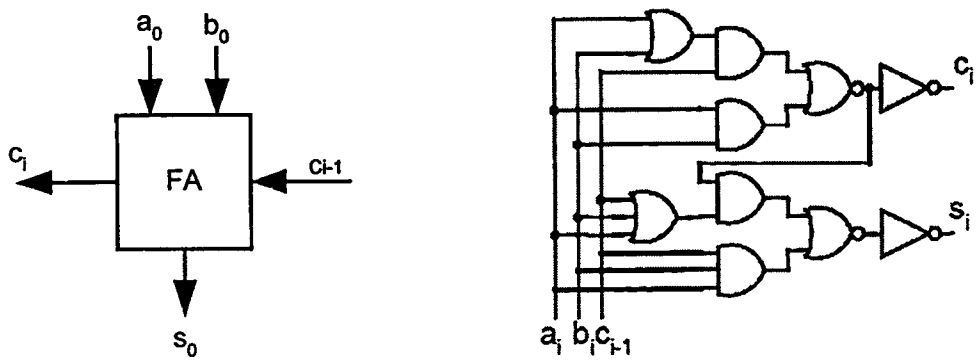
5.1 สถาปัตยกรรมภายในที่ใช้ในวงจรบีบอัดข้อมูลภาพ

5.1.1 วงจรบวก (Adder)

วงจรบวก (Adder) เป็นวงจรพื้นฐานที่ใช้โดยทั่วไปในวงจรดิจิทัล ในบทนี้จะกล่าวถึงวงจรบวก 2 แบบด้วยกันคือ วงจรบวกแบบตัวทดเลื่อน (Ripple Carry Adder หรือ Carry Propagate Adder) และวงจรบวกแบบ กิดตัวทดล่วงหน้า (Carry Look Ahead Adder) ซึ่งทั้ง 2 แบบมีคุณสมบัติที่แตกต่างกันดังจะกล่าวในหัวข้อถัดไป

1 วงจรบวกแบบตัวทดเลื่อน (Ripple Carry Adder หรือ Carry Propagate Adder)

วงจรบวกแบบตัวทดเลื่อนเป็นรูปแบบพื้นฐานของวงจรบวกซึ่งประกอบด้วยวงจรบวกแบบมีตัวทด (Full Adder :FA) ดังรูปที่ 5.1 โดยการทำงานของวงจรบวกแบบมีตัวทดสามารถแสดงตารางความจริงดังตารางที่ 5.1



รูปที่ 5.1 วงจรบวกแบบมีตัวทด (Full Adder)

ตารางที่ 5.1 ตารางความจริงของวงจรบวกแบบมีตัวทด

บิตตัวตั้ง a_i	บิตตัวบวก b_i	บิตตัวทดเข้า c_{i-1}	ผลลัพธ์ s_i	บิตตัวทดออก c_i
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

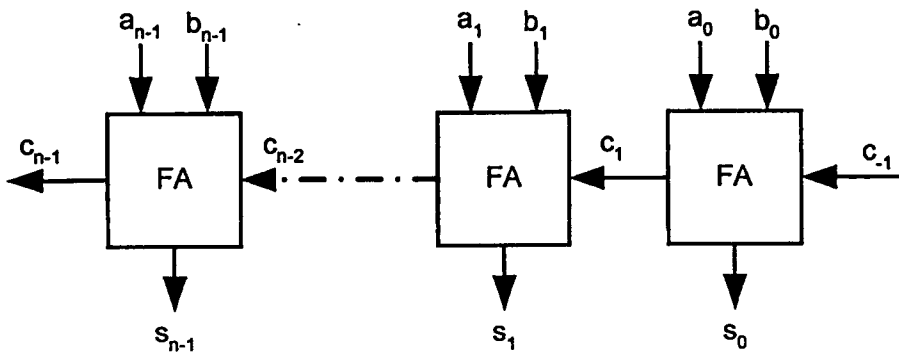
จากตารางที่ 5.1 จะเห็นได้ว่า

$$s_i = a_i \oplus b_i + c_{i-1}$$

และ

$$c_o = a_i \cdot b_i + c_{i-1} \cdot (a_i \oplus b_i)$$

โดยการออกแบบวงจรบวกแบบตัวทดเลื่อนขนาด n บิต สามารถทำได้โดยการนำวงจรบวกแบบมีตัวทดมาต่อเชื่อมโยงกันออกไปโดยการนำขาบิตตัวทดออก (Carry out) ต่อไปยังบิตตัวทดเข้า (Carry in) ของวงจรบวกแบบมีตัวทดอีกตัวหนึ่งที่อยู่ติดกันไปเป็นทอด ๆ ดังรูปที่ 5.2



รูปที่ 5.2 วงจรบวกแบบตัวทดเลื่อนขนาด n บิต

จากรูปที่ 5.2 การบวกแบบตัวทดเลื่อนเป็นการบวกขึ้นมาทีละคู่เริ่มจากหลักหลังสุดหรือบิตที่มีนัยสำคัญต่ำสุดก่อน ผลทศที่เกิดขึ้นแต่ละครั้งก็จะนำมาบวกกับการบวกในครั้งถัดมา ทำให้การทำงาน กว่าจะถึงบิตตัวทศออกตัวสุดท้ายนั้นช้า แต่เป็นรูปแบบวงจรบวกที่ง่ายที่สุด จึงทำให้วงจรมีขนาดเล็กลงอย่างมาก แต่การทำงานก็ช้าที่สุดเช่นกัน

2 วงจรบวกแบบคิดตัวทศล่วงหน้า (Carry Look Ahead Adder)

วงจรบวกแบบคิดตัวทศล่วงหน้าเป็นเทคนิคในการเพิ่มความเร็วของการผ่านค่าตัวทศในวงจรบวกที่ซับซ้อนการนำค่าตัวทศเข้ามาทุกตำแหน่งบิตของวงจรบวกแบบขนาน (Parallel Adder) จะสร้างขึ้นมามีพร้อมทั้งวงจรบวกทำให้เวลาที่ใช้ในการบวกค่าคงที่เป็นอิสระจากขนาดความยาวบิตของวงจรบวกนั้น จากตารางที่ 5.1 ของวงจรบวกแบบมีตัวทศ จะเห็นว่า $s_i = a_i \oplus b_i \oplus c_{i-1}$ และ $c_i = a_i b_i + c_{i-1} \cdot (a_i \oplus b_i)$ ตัวทศที่ออกจากแสดง (stage) นั้นมีได้ 2 กรณีคือ กำเนิดจากแสดงนั้นหรือไม่ก็เป็นการส่งผ่านผลของแสดงที่ผ่านมาโดยวงจรจะกำเนิดตัวทศ เมื่อ $g_i = a_i \cdot b_i$ และวงจรส่งผ่านตัวทศ p_i เมื่อ $p_i = a_i \oplus b_i$ ดังนั้นผลลัพธ์ก็คือ $s_i = p_i \oplus c_{i-1}$ และ $c_i = g_i + c_{i-1} \cdot p_i$ ผลลัพธ์ของแต่ละบิตสามารถที่จะคำนวณล่วงหน้าได้ ลองพิจารณาขนาด 4 บิต

$$c_0 = g_0 + c_{-1} \cdot p_0$$

$$c_1 = g_1 + c_0 \cdot p_1$$

$$= g_1 + (g_0 + c_{(-1)} \cdot p_0) \cdot p_1$$

$$= g_1 + g_0 p_1 + c_{(-1)} p_0 p_1$$

$$= g_1 + g_0 p_1$$

$$c_2 = g_2 + c_{01} \cdot p_2$$

$$= g_2 + [g_1 + g_0 p_1 + c_{(-1)} p_0 p_1] \cdot p_2$$

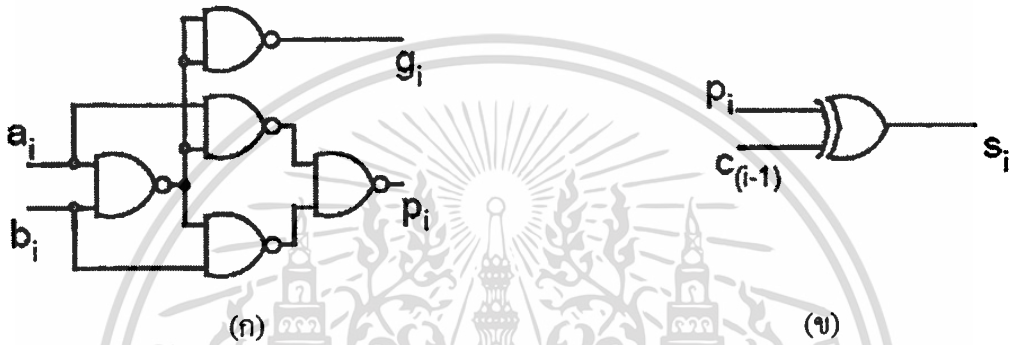
$$= g_2 + g_1 p_2 + g_0 p_1 p_2 + c_{(-1)} p_0 p_1 p_2$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

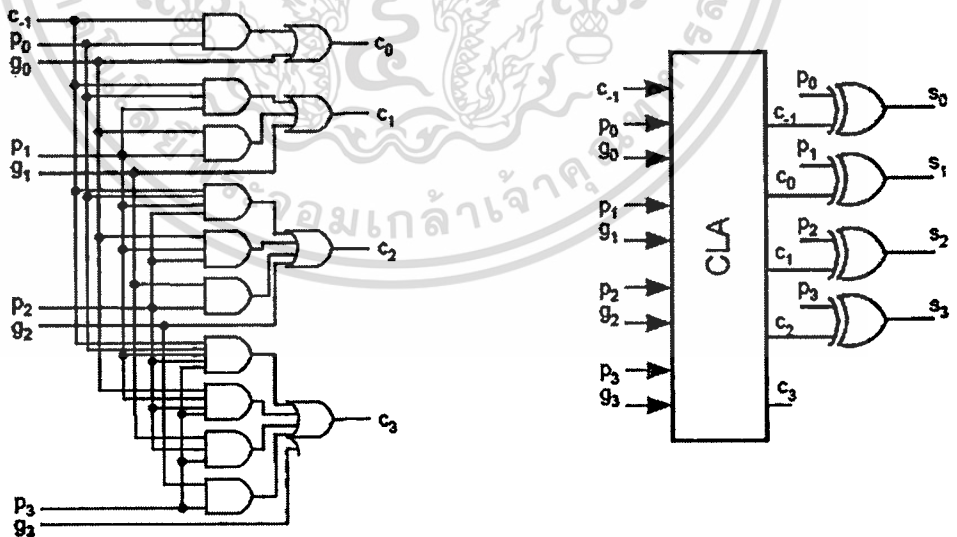
$$\begin{aligned}
 &= g_2 + g_1 p_2 + g_0 p_1 p_2 \\
 c_3 &= g_3 + c_{02} \cdot p_3 \\
 &= g_3 + [g_2 + g_1 p_2 + g_0 p_1 p_2 + c_{(-1)} p_0 p_1 p_2] \cdot p_3 \\
 &= g_3 + g_2 p_3 + g_1 p_2 p_3 + g_0 p_1 p_2 p_3 + c_{0(-1)} p_0 p_1 p_2 p_3 \\
 &= g_3 + g_2 p_3 + g_1 p_2 p_3 + g_0 p_1 p_2 p_3
 \end{aligned}$$

ค่าที่ตำแหน่งบิตที่ k ก็จะเขียนได้เป็น

$$c_{0k} = g_k + g_{k-1} p_k + g_{k-2} p_{k-1} p_k + \dots + g_0 p_1 p_2 \dots p_k + c_{0(-1)} p_0 p_1 p_2 \dots p_k$$



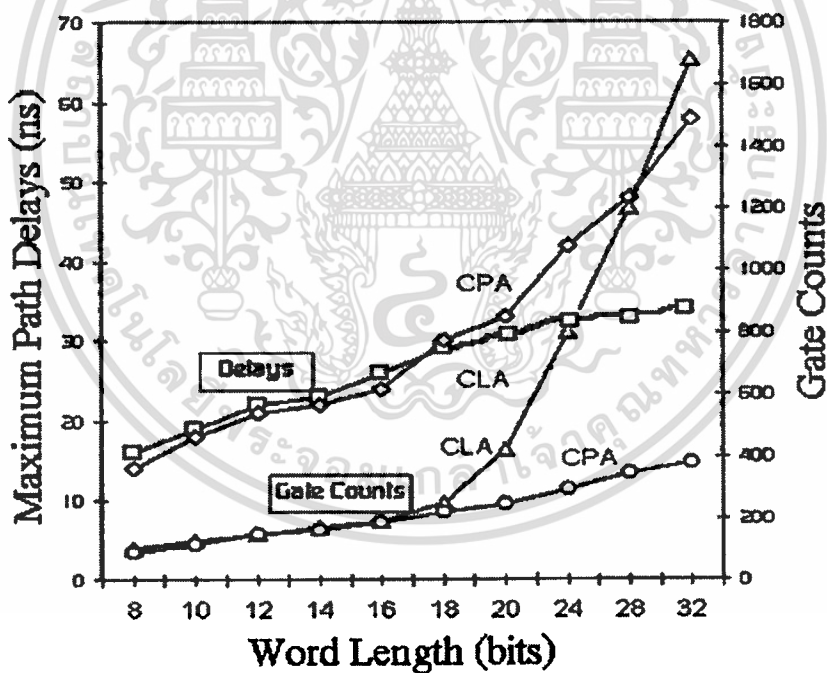
รูปที่ 5.3 (ก) วงจรกำเนิดตัวทค c_i และตัวทคผ่าน p_i , (ข) วงจรกำเนิดผลลัพธ์



รูปที่ 5.4 วงจรบวกกำเนิดตัวทคและกำเนิดผลลัพธ์ขนาด 4 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

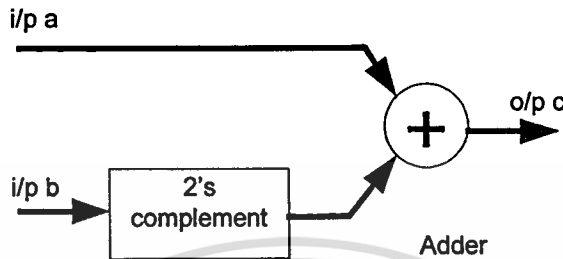
การพัฒนาวงจรที่มีความเร็วสูงเป็นสิ่งสำคัญ จากการทดลองวงจรแบบตัวทดเลื่อนและวงจรแบบคิดตัวทดล่วงหน้าโดยทำการทดลองวงจรบนชิป Xilinx FPGA 2f600efg456-6 ตั้งแต่ขนาด 8 บิตจนถึงขนาด 32 บิต เมื่อพิจารณาจากรูปที่ 5.5 พบว่า ระดับจำนวนบิตที่ต่ำกว่า 18 บิตลงมาวงจรแบบตัวทดเลื่อน (Carry Propagate Adder : CPA) จะเร็วใกล้เคียงกับวงจรแบบคิดตัวทดล่วงหน้า (Carry Look Ahead Adder : CLA) แต่ที่ระดับจำนวนบิตที่มากกว่า 18 บิตขึ้นไป วงจรแบบคิดตัวทดล่วงหน้าจะทำงานได้เร็วกว่าวงจรแบบตัวทดเลื่อนแต่มีข้อเสียคือขนาดของวงจร (จำนวนเกตที่ใช้) จะมากกว่าเมื่อเพิ่มจำนวนบิตสูงขึ้น ดังนั้นแล้วจึงสามารถสรุปได้ว่าการเลือกใช้งานวงจรขึ้นอยู่กับความต้องการใช้งานวงจรจำนวนบิตและความต้องการความเร็วในการทำงานหรือต้องการขนาดของวงจร หากต้องการวงจรต่ำกว่า 18 บิตในการพัฒนาบนชิป Xilinx FPGA 2f600efg456-6 สามารถที่จะเลือกใช้งานวงจรแบบตัวทดเลื่อนหรือวงจรแบบคิดตัวทดล่วงหน้าก็ได้ แต่ถ้าต้องการวงจรขนาดมากกว่า 18 บิตและความต้องการความเร็วในการทำงานสูงก็ควรเลือกใช้งานวงจรแบบคิดตัวทดล่วงหน้า หากต้องการวงจรมีขนาดเล็กก็ควรเลือกใช้งานวงจรแบบตัวทดเลื่อน



รูปที่ 5.5 การเปรียบเทียบความเร็วในการทำงานและขนาดวงจรระหว่างวงจรแบบตัวทดเลื่อน (CPA) และวงจรแบบคิดตัวทดล่วงหน้า (CLA) ที่จำนวนบิตค่าต่างๆ พัฒนาบนชิป Xilinx FPGA 2f600efg456-6

5.1.2 วงจรลบ (Subtractor)

วงจรลบ (Subtractor) จะมีลักษณะคล้ายคลึงกับวงจรบวก โดยวงจรลบนั้นจะนำค่าของข้อมูลตัวลบมาทำการ 2 คอมพลิเมนต์ (2'S Complement) ก่อน แล้วจึงทำการบวกดังรูปที่ 5.6 โดยจะยกตัวอย่างการลบของวงจรลบในตัวอย่างต่อไปนี้



รูปที่ 5.6 วงจรลบขนาด n บิต

ตัวอย่างที่ 1 การลบในกรณีข้อมูลอินพุตตัวลบมีค่าเป็นบวก

สมมติข้อมูลอินพุตขนาด 8 บิตกำหนดตัวตั้งมีค่าเป็น 100_{10} แปลงเป็นเลขฐานสองได้เป็น 01100100_2 และให้อินพุต ตัวลบเป็น 33_{10} แปลงเป็นเลขฐานสองได้เป็น 00100001_2 ขั้นตอนแรกทำการ 2 คอมพลิเมนต์ค่าอินพุตตัวลบ โดยการอินเวอร์สค่าอินพุตตัวลบแล้วบวกด้วย 1 จะได้ 2'S Complement $00100001_2 \Rightarrow 11011110_2 + 00000001_2 = 11011111_2$ จากนั้นนำค่าอินพุตตัวตั้งบวกกับค่า 2 คอมพลิเมนต์ของค่าอินพุตตัวลบจะได้ผลลัพธ์รูปแบบของเลขฐานสองคือ $01100100_2 + 11011111_2 = 01000011_2$ เมื่อแปลงเป็นเลขฐานสิบเอาท์พุทผลลัพธ์เป็น 67_{10}

ตัวอย่างที่ 2 การลบในกรณีข้อมูลอินพุตตัวลบมีค่าเป็นลบ

จากตัวอย่างที่ 1 ถ้าเปลี่ยนอินพุตตัวลบจากค่า 33_{10} เป็น -33_{10} จะได้ $100_{10} - (-33_{10})$ โดยอินพุตตัวลบค่า -33_{10} แปลงเป็นเลขฐานสองคือ 11011111_2 จากนั้นทำการ 2 คอมพลิเมนต์ได้ค่าเป็น 00100001_2 สุดท้ายนำอินพุตตัวตั้งบวกด้วย 2 คอมพลิเมนต์ของอินพุตตัวลบ $01100100_2 + 00100001_2 = 10000101_2$ แปลงเป็นเลขฐานสิบได้เอาท์พุทผลลัพธ์เป็น 133_{10}

ตัวอย่างที่ 3 การลบในกรณีข้อมูลอินพุตตัวตั้งและตัวลบมีค่าเป็นลบ

กรณีข้อมูลอินพุตตัวตั้งและตัวลบมีค่าเป็นลบเช่น ให้ตัวตั้งมีค่าเป็น -100_{10} และอินพุตตัวลบมีค่าเป็น -33_{10} เมื่อทำการ 2 คอมพลิเมนต์อินพุตตัวลบได้ค่าเป็น 00100001_2 จากนั้นนำอินพุตตัวตั้งบวกด้วย 2 คอมพลิเมนต์ของอินพุตตัวลบ $10011100_2 + 00100001_2 = 10111101_2$ แปลงเป็นเลขฐานสิบได้เอาท์พุทผลลัพธ์เป็น -67_{10}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากตัวอย่างทั้ง 3 ตัวอย่าง พบว่าสามารถทำการลบในลักษณะคิดเครื่องหมาย (sign bit) ได้อย่างถูกต้อง ดังนั้นแล้วความเร็วและขนาดของวงจรลบจึงขึ้นอยู่กับความเร็วและขนาดของวงจรบวก โดยพิจารณาความเร็วและขนาดของวงจรบวกจากรูปที่ 5.6 และนำมาใช้ในการออกแบบวงจรลบนั่นเอง

5.1.3 วงจรเลื่อนข้อมูลแบบคิดเครื่องหมาย (Arithmetic Shift)

วงจรเลื่อนข้อมูลแบบคิดเครื่องหมายจะนำไปใช้ในกรณีที่ต้องการวงจรรคูณหรือวงจรหารที่พิจารณาบิตเครื่องหมาย (sign bit) ในรูปแบบของการคูณหรือการหารด้วย 2^n โดยที่ n คือจำนวนครั้งในการเลื่อนข้อมูลและขึ้นอยู่กับว่ามีการเลื่อนข้อมูลไปในทิศทางใด หากเลื่อนข้อมูลไปทางด้าน LSB จะเป็นวงจรรหาร แต่ถ้าหากเลื่อนข้อมูลไปทางด้าน MSB จะเป็นวงจรรคูณ โดยที่บิตเครื่องหมายของข้อมูลอินพุตจะต้องเท่ากับบิตเครื่องหมายของข้อมูลเอาต์พุต ดังจะยกตัวอย่าง เช่น

ตัวอย่างที่ 1 การหารด้วยการเลื่อนข้อมูลแบบคิดเครื่องหมาย

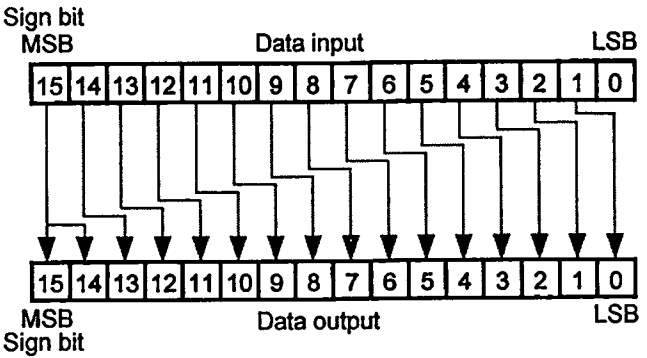
ต้องการวงจรรหาร 2 โดยให้ข้อมูลอินพุต 8 บิตมีค่าเป็น -120_{10} จะได้เป็น 10001000_2 ทำการเลื่อนข้อมูลเป็นวงจรรหาร 2 จาก $2^n = 2$ จะได้ $n = 1$ ดังนั้นต้องเลื่อนข้อมูลไปทางด้าน LSB 1 บิต และแทนบิตเครื่องหมายของเอาต์พุตให้เท่ากับบิตเครื่องหมายของอินพุต ในตัวอย่างนี้คือบิตที่ 7 ของเอาต์พุตเท่ากับบิตที่ 7 ของอินพุต ดังนั้นจะได้เอาต์พุตเป็น 11000100_2 หรือก็คือ -60_{10}

ตัวอย่างที่ 2 การคูณด้วยการเลื่อนข้อมูลแบบคิดเครื่องหมาย

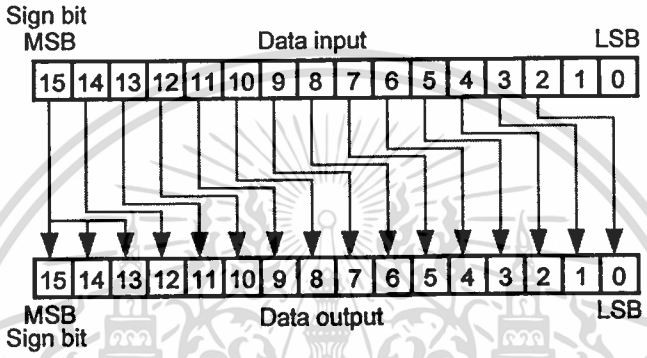
ต้องการวงจรรคูณ 8 โดยให้ข้อมูลอินพุต 8 บิตมีค่าเป็น -10_{10} จะได้เป็น 11110110_2 ทำการเลื่อนข้อมูลเป็นวงจรรคูณ 8 จาก $2^n = 8$ จะได้ $n = 3$ ดังนั้นต้องเลื่อนข้อมูลไปทางด้าน MSB 3 บิต และแทนบิตเครื่องหมายของเอาต์พุตให้เท่ากับบิตเครื่องหมายของอินพุต ในตัวอย่างนี้คือบิตที่ 7 ของเอาต์พุตเท่ากับบิตที่ 7 ของอินพุต นอกจากนี้จะเกิดบิตว่างข้อมูลเอาต์พุตอยู่ 3 บิตคือ บิต 0 ถึงบิต 2 โดยข้อมูลว่างอยู่จะต้องถูกเติมด้วย “0” ดังนั้นจะได้เอาต์พุตเป็น 10110000_2 หรือก็คือ -80_{10}

จากตัวอย่างทั้ง 2 ตัวอย่างวงจรเลื่อนข้อมูลแบบคิดเครื่องหมายจะถูกใช้ในส่วนของการแปลงระบบสี RGB และระบบ YCrCb การแปลงดิสครีทโคไซน์ และ โครมิแนนท์ควอนไทเซชัน ซึ่งจะเป็นวงจรที่มีการทำงาน 16 บิต โดยรูปที่ 5.7 เป็นวงจรรหาร 2^n และรูปที่ 5.8 เป็นวงจรรคูณ 2^n โดยใช้วงจรเลื่อนข้อมูลแบบคิดเครื่องหมาย

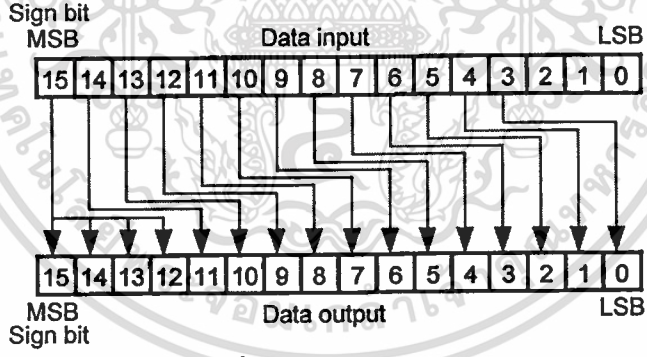
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



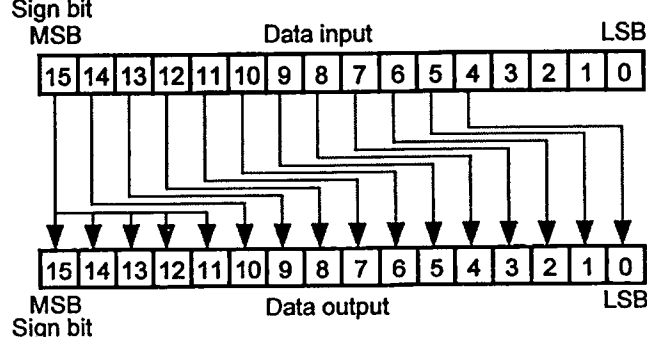
(ก) การเลื่อนข้อมูลของวงจรหาร2



(ข) การเลื่อนข้อมูลของวงจรหาร4

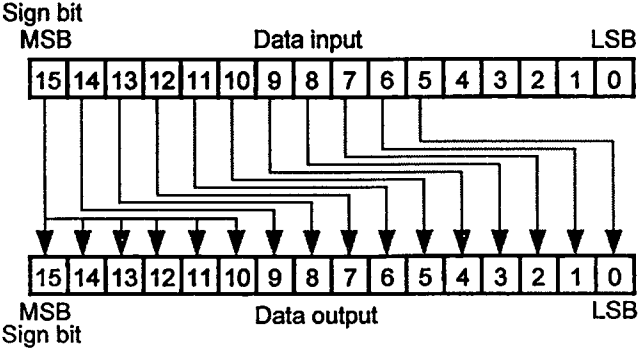


(ค) การเลื่อนข้อมูลของวงจรหาร16

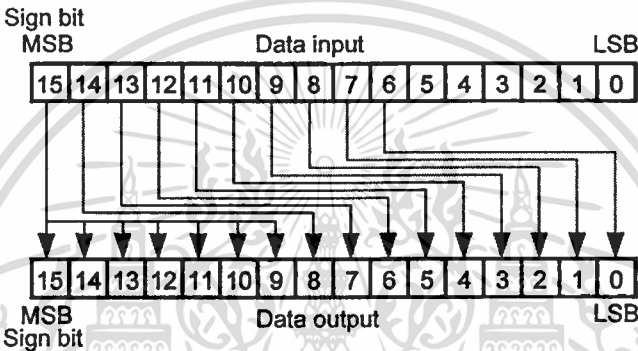


(ง) การเลื่อนข้อมูลของวงจรหาร32

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

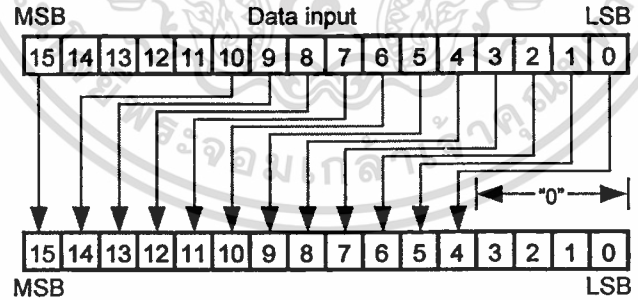


(จ) การเลื่อนข้อมูลของวงจรหาร64

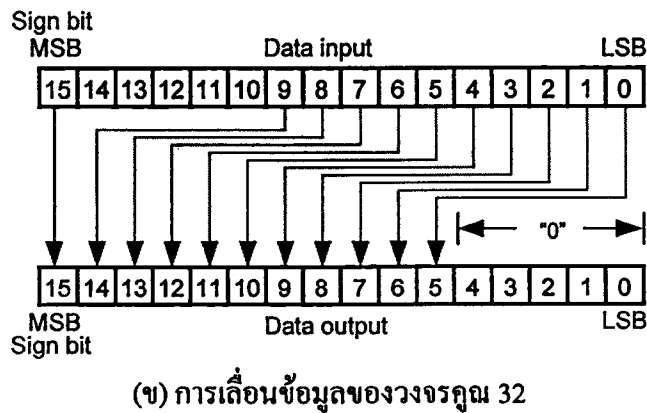


(ฉ) การเลื่อนข้อมูลของวงจรหาร128

รูปที่ 5.7 การเลื่อนข้อมูลเพื่อใช้เป็นวงจรของในวงจรเลื่อนข้อมูลแบบคิดเครื่องหมาย



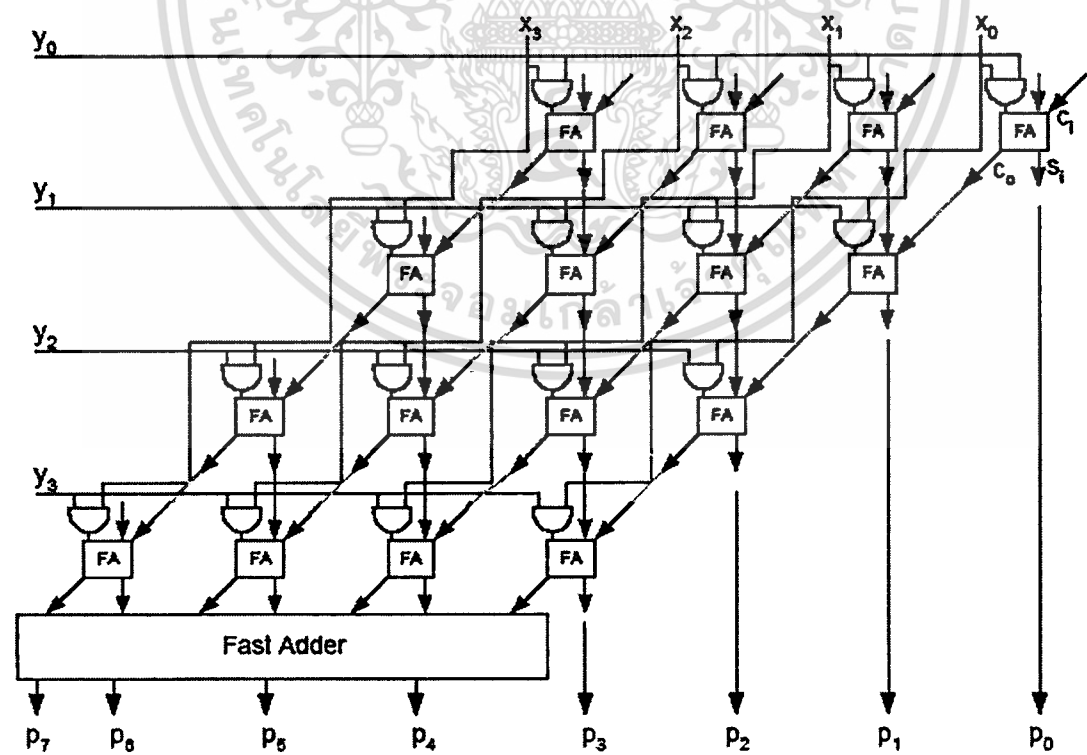
(ค) การเลื่อนข้อมูลของวงจรคูณ 16



รูปที่ 5.8 การเลื่อนข้อมูลเพื่อใช้เป็นวงจรคูณของในวงจรเลื่อนข้อมูลแบบคิดเครื่องหมาย

5.1.4 วงจรคูณ (Multiplication Operator)

วงจรคูณเป็นวงจรที่สามารถทำได้หลายรูปแบบโดยขึ้นอยู่กับว่าเป็นแบบคิดเครื่องหมาย (sign) หรือแบบไม่คิดเครื่องหมาย (unsigned) สำหรับรูปแบบของวงจรที่ใช้ทำวงจรคูณจะใช้แบบ Matrix of full-address โดยโครงสร้างของวงจรคูณแบบไม่คิดเครื่องหมายอย่างง่ายจะเป็นลักษณะ Matrix of bit-multiplier ซึ่งจะเป็นการกระทำการในลักษณะบิตต่อบิตโดยตัวอย่างลักษณะวงจรคูณแบบไม่คิดเครื่องหมายขนาด 4 บิตดังรูปที่ 5.9



รูปที่ 5.9 วงจรคูณโดยไม่คิดเครื่องหมายขนาด 4 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างที่ 1 การคูณแบบไม่คิดเครื่องหมาย

จากรูปที่ 0.0 สมมติให้ข้อมูลอินพุตขนาด 4 บิต กำหนดให้ข้อมูลชุดแรกมีค่า $7_{10}(0111_2)$ และชุดที่สองมีค่า $3_{10}(0011_2)$ จะได้รูปแบบในการคูณและข้อมูลเอาต์พุตดังนี้คือ

$$\begin{array}{r}
 0111_2 \quad + 7_{10} \\
 0011_2 \quad + 3_{10} \\
 \dots\dots\dots \\
 00000111 \\
 0000111 \\
 000000 \\
 00000 \\
 \dots\dots\dots \\
 00010101_2 \quad + 21_{10}
 \end{array}$$

ในกรณีที่ต้องการตรวจสอบการคูณแบบคิดเครื่องหมายสามารถทำได้โดยใช้วงจรคูณแบบไม่คิดเครื่องหมายแต่ต้องทำการแปลงค่าข้อมูลอินพุตที่เป็นลบให้อยู่ในรูปแบบ 2 คอมพลีเมนต์ก่อนแล้วจึงนำไปคูณ หลังจากนั้นต้องทำการตรวจสอบการคูณว่าข้อมูลอินพุตมีค่าเป็นลบเพียงตัวเดียวหรือไม่ หากเป็นเช่นนั้นให้ทำการ 2 คอมพลีเมนต์ผลลัพธ์ที่ได้จึงจะได้เอาต์พุตผลลัพธ์ที่ถูกต้อง หากไม่ได้อยู่ในกรณีดังกล่าวไม่ต้องทำการ 2 คอมพลีเมนต์ผลลัพธ์ ดังตัวอย่างที่ 2 และ 3

ตัวอย่างที่ 2 การคูณแบบคิดเครื่องหมายกรณีข้อมูลอินพุตมีค่าเป็นลบเพียงตัวเดียว

สมมติให้ข้อมูลอินพุตขนาด 4 บิต กำหนดให้ข้อมูลชุดแรกมีค่า $7_{10}(0111_2)$ และชุดที่สองมีค่า $-3_{10}(1101_2)$ จะได้รูปแบบในการคูณและข้อมูลเอาต์พุตดังนี้คือ

$$\begin{array}{r}
 0111_2 \quad + 7_{10} \\
 0011_2 \quad 2'S \text{ Complement } (-3_{10}) \\
 \dots\dots\dots \\
 00000111 \\
 0000111 \\
 000000 \\
 00000 \\
 \dots\dots\dots \\
 00010101 \\
 11101011_2 \quad 2'S \text{ Complement } (-21_{10})
 \end{array}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

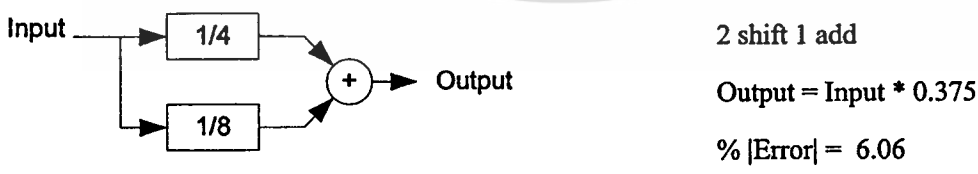
ตัวอย่างที่ 3 การออกแบบเครื่องหมายกรณีสข้อมูลอินพุตมีค่าเป็นลบทั้งสองตัว

สมมติให้ข้อมูลอินพุตขนาด 4 บิต กำหนดให้ข้อมูลชุดแรกมีค่า $-7_{10}(1001_2)$ และชุดที่สองมีค่า $-3_2(1101_2)$ จะได้รูปแบบในการคูณและข้อมูลเอาต์พุตดังนี้คือ

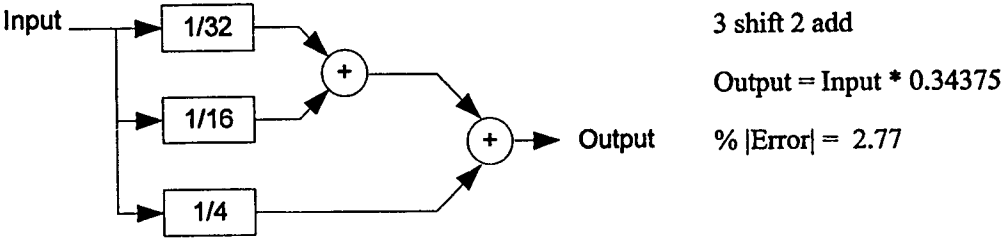
$$\begin{array}{r}
 0111_2 \quad 2'S \text{ Complement } (-7_{10}) \\
 0011_2 \quad 2'S \text{ Complement } (-3_{10}) \\
 \dots\dots\dots \\
 00000111 \\
 0000111 \\
 000000 \\
 00000 \\
 \dots\dots\dots \\
 00010101_2 \quad + 21_{10}
 \end{array}$$

5.1.5 วงจรคูณแบบใช้วงจรถ่ายเคลื่อนร่วมกับวงจรวก (Shift & Add Multiplier Operator)

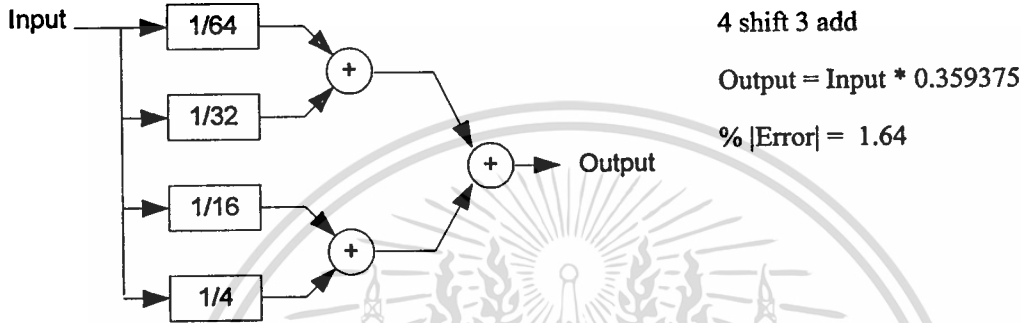
วงจรถ่ายเคลื่อนในรูปแบบดังกล่าวนี้จะเป็นวงจรถ่ายเคลื่อนที่ใช้คูณกับค่าคงที่ โดยรูปแบบวงจรถ่ายเคลื่อนจะใช้วงจรถ่ายเคลื่อนข้อมูลร่วมกับการใช้วงจรวก เพื่อถ่ายต่อความเข้าใจจะยกตัวอย่าง เช่น ต้องการให้สัญญาณอินพุตใดๆทำการคูณด้วยค่า 0.353553 ในการออกแบบทำได้โดยหาค่าที่อยู่ในรูป $\frac{k}{2^n}$ โดยที่ k คือจำนวนเต็มใดๆ และ n จำนวนในการเลื่อนข้อมูลสูงสุดของวงจรถ่ายเคลื่อน ถ้าต้องการให้ n ไม่เกิน 8 จะได้ $\frac{k}{8} = 0.353553$ ดังนั้น $k = 2.8284 \approx 3$ ให้แทนค่า k ลงใน $\frac{k}{2^n}$ จะได้เป็น $3/8 = 1/8 + 1/4 = 0.375$ จะเห็นว่าค่าที่ได้ไม่เท่ากับค่าที่ต้องการคือ 0.353553 ดังนั้นหากต้องการความถูกต้องมากขึ้นทำได้โดยการเพิ่มการเลื่อนข้อมูลสูง ดังตัวอย่างจากรูปที่ 5.10 เป็นการประมาณค่า 0.353553 ที่ใช้การเลื่อนข้อมูลสูงสุดค่าต่างๆ



(ก) การประมาณค่า 0.353553 ที่ใช้การเลื่อนข้อมูลสูงสุดไม่เกิน 3 (n=3)



(ข) การประมาณค่า 0.353553 ที่ใช้การเลื่อนข้อมูลสูงสุดไม่เกิน 5 (n=5)



(ค) การประมาณค่า 0.353553 ที่ใช้การเลื่อนข้อมูลสูงสุดไม่เกิน 6 (n=6)

รูปที่ 5.10 ตัวอย่างการประมาณค่า 0.353553 ในวงจรคูณแบบใช้วงจรเลื่อนร่วมกับวงจรบวก ที่ใช้การเลื่อนข้อมูลสูงสุดค่าต่างๆ

จากรูปที่ 5.10 พบว่าการเพิ่มการเลื่อนข้อมูลสูงสุดนี้มีข้อดีคือการประมาณค่าจะได้ค่าที่ใกล้เคียงกับค่าที่ต้องการ แต่ข้อเสียคือขนาดของวงจรจะมีขนาดใหญ่ขึ้นและความเร็วในการทำงานลดลง ดังนั้นจึงขึ้นอยู่กับการออกแบบว่าต้องการความถูกต้องหรือต้องการขนาดและความเร็วในการทำงานของวงจร

5.1.6 วงจรหาร (Divider Operator)

หลักการในการออกแบบวงจรหาร จะใช้หลักการแบบเดียวกับการหารเลขฐานสองในวงจรดิจิทัล โดยวงจรหารดังกล่าวเป็นวงจรแบบไม่พิจารณาเครื่องหมาย เพื่อให้่ายต่อความเข้าใจจะยกตัวอย่าง เช่น สมมติให้อินพุตตัวตั้ง (Dividend) มีค่า $A = 150_{10}$ และอินพุตตัวหาร (Divisor) มีค่า $B = 17_{10}$ ให้หาผลลัพธ์จากการหาร Q (Quotient) และเศษที่เหลืออยู่ R (Remainder)

<i>Divisor B</i>	0000011010	(26) Quotient Q
0000010001 (17)	)0111000010	(150) Dividend A
	01110	
	011100	
	-10001	
	-010110	
	--10001	
	--001010	
	---010101	
	----10001	
	----00100	
	-----0100	(8) Remainder R

วิธีการในการหารคือ

- ให้ B เลื่อนไปทางซ้าย 9 บิต ได้ B มากกว่า A เดิม '0' ใน Q[9:9] และให้ค่าที่เหลืออยู่เท่ากับ 0111000010
- ให้ B เลื่อนไปทางซ้าย 8 บิต ได้ B มากกว่า A เดิม '0' ใน Q[8:8] และให้ค่าที่เหลืออยู่เท่ากับ 0111000010
- ให้ B เลื่อนไปทางซ้าย 7 บิต ได้ B มากกว่า A เดิม '0' ใน Q[7:7] และให้ค่าที่เหลืออยู่เท่ากับ 0111000010
- ให้ B เลื่อนไปทางซ้าย 6 บิต ได้ B มากกว่า A เดิม '0' ใน Q[6:6] และให้ค่าที่เหลืออยู่เท่ากับ 0111000010
- ให้ B เลื่อนไปทางซ้าย 5 บิต ได้ B มากกว่า A เดิม '0' ใน Q[5:5] และให้ค่าที่เหลืออยู่เท่ากับ 0111000010
- ให้ B เลื่อนไปทางซ้าย 4 บิต ได้ B น้อยกว่า A เดิม '1' ใน Q[4:4] และให้ค่าที่เหลืออยู่เท่ากับ 0111000010-0100010000=0010110010
- ให้ B เลื่อนไปทางซ้าย 3 บิต ได้ B น้อยกว่า A เดิม '1' ใน Q[3:3] และให้ค่าที่เหลืออยู่เท่ากับ 0010110010-0010001000=0000101010
- ให้ B เลื่อนไปทางซ้าย 2 บิต ได้ B มากกว่า A เดิม '0' ใน Q[2:2] และให้ค่าที่เหลืออยู่เท่ากับ 0000101010
- ให้ B เลื่อนไปทางซ้าย 1 บิต ได้ B น้อยกว่า A เดิม '1' ใน Q[1:1] และให้ค่าที่เหลืออยู่เท่ากับ 0000101010-0000100010=0000001000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ตรวจสอบ B เทียบกับ A ได้ B มากกว่า A เติม '0' ใน Q[0:0] และให้ค่าที่เหลืออยู่เท่ากับ 0000001000 ดังนั้น $R = 8$

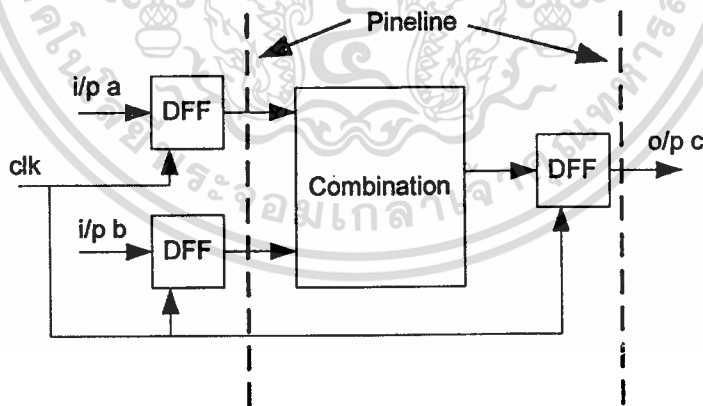
ดังนั้น $A=150$, $B=17$ เมื่อทำการหาร A/B จะได้ผลลัพธ์ในการหาร $Q=26$ และเหลือเศษคือ $R=8$

5.2 วงจรแบบคอมไบเนชัน (Combinational)

วงจรคอมไบเนชันคือวงจรที่มีการทำงานโดยไม่ต้องใช้สัญญาณนาฬิกาในการทำงานจัดเป็นวงจรแบบอะซิงโครนัส มีข้อดีคือความเร็วในการทำงานสูง แต่ข้อเสียคือเนื่องจากไม่มีสัญญาณนาฬิกาควบคุมการทำงานจึงมีโอกาสทำงานผิดพลาดสูงอันเนื่องมาจากความล่าช้าของสัญญาณแต่ละจุดไม่เท่ากัน

5.3 วงจรแบบซิงโครนัส (Synchronous)

วงจรซิงโครนัสคือวงจรที่อาศัยสัญญาณนาฬิกา (Clock) ควบคุมการทำงานของวงจร การออกแบบวงจรซิงโครนัสรูปแบบหนึ่งคือการใช้ไปป์ไลน์ (Pipeline) โดยหลักการของไปป์ไลน์คือการจัดเรียงสัญญาณอินพุตในรีจิสเตอร์ (Register) ก่อนเข้าสู่วงจรที่ทำการประมวลผลสัญญาณโดยให้สัญญาณอินพุตเข้ามาในจังหวะที่พร้อมกันและหลังจากสัญญาณประมวลผลในวงจรคอมไบเนชันจะต้องทำการจัดสัญญาณเอาต์พุตให้ออกพร้อมกันด้วยดังรูปที่ 5.11



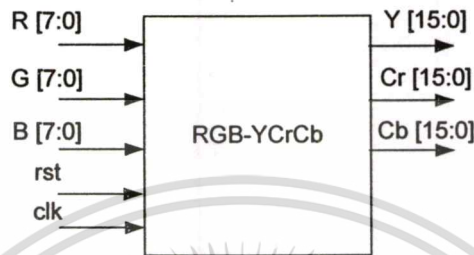
รูปที่ 5.11 วงจรซิงโครนัสโดยใช้ไปป์ไลน์

จากรูปที่ 5.11 เป็นตัวอย่างของวงจรซิงโครนัส ข้อมูลอินพุตจะถูกเก็บในรีจิสเตอร์ (Register) ก่อนและปล่อยสัญญาณอินพุตออกไปตามจังหวะสัญญาณนาฬิกา จากนั้นข้อมูลของสัญญาณอินพุตจะมีการประมวลผลด้วย ALU (Arithmetic logic unit) ได้สัญญาณเอาต์พุตและถูกพักในรีจิสเตอร์ก่อนที่จะปล่อยสัญญาณเอาต์พุตออกไปตามจังหวะสัญญาณนาฬิกาเช่นกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.4 วงจรแปลงระบบสี RGB และระบบ YCrCb

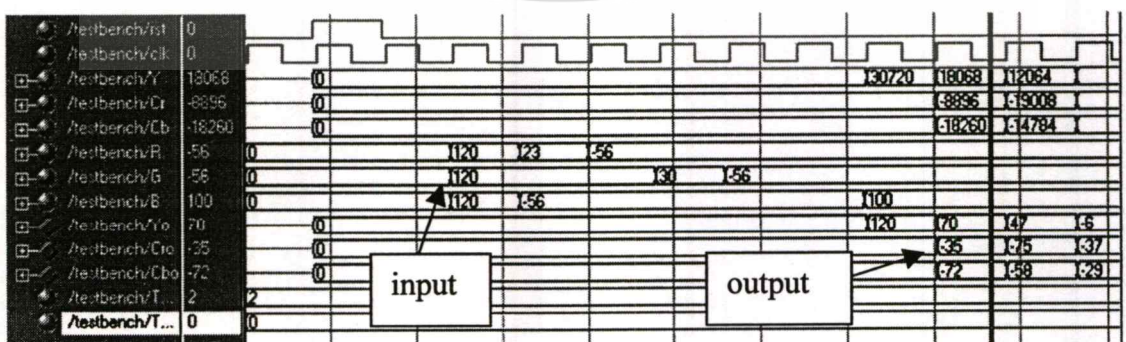
ในการออกแบบวงจรแปลงระบบสี RGB และระบบสี YCrCb จะใช้วงจรแบบใช้วงจรเลื่อนและวงจรบวกและให้ทำงานแบบซิงโครนัสโดยอาศัยการเข้าป้อนไคลน์ วงจรแปลงระบบสี RGB เป็นระบบ YCrCb ทำการออกแบบตามสมการที่ 3.1 โดยมีรูปแบบวงจรดังรูปที่ 5.12 จากนั้นทำการทดลองป้อนสัญญาณได้ผลการทดลองดังรูปที่ 5.13



รูปที่ 5.12 วงจรแปลงระบบสี RGB เป็นระบบ YCrCb

จากรูปที่ 5.12 ขาสัญญาณต่างๆมีหน้าที่ดังนี้ คือ

- R [7:0] คือ ขาข้อมูลอินพุตสัญญาณภาพสีแดง (R) ขนาด 8 บิต
- G [7:0] คือ ขาข้อมูลอินพุตสัญญาณภาพสีเขียว (G) ขนาด 8 บิต
- B [7:0] คือ ขาข้อมูลอินพุตสัญญาณภาพสีน้ำเงิน (B) ขนาด 8 บิต
- Y [7:0] คือ ขาข้อมูลเอาต์พุตสัญญาณลูมิแนนซ์ (Y) ขนาด 16 บิต
- Cr [7:0] คือ ขาข้อมูลเอาต์พุตสัญญาณโครมิแนนซ์ (Cr) ขนาด 16 บิต
- Cb [7:0] คือ ขาข้อมูลเอาต์พุตสัญญาณโครมิแนนซ์ (Cb) ขนาด 16 บิต
- rst คือ ขาสัญญาณรีเซ็ต
- clk คือ ขาสัญญาณนาฬิกา



รูปที่ 5.13 ผลการทดลองสัญญาณการทำงานระบบสี RGB เป็นระบบ YCrCb

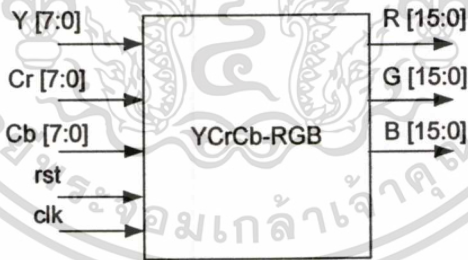
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 5.13 เป็นผลการทดลองสัญญาณการทำงานระบบสี RGB เป็นระบบ YCrCb เมื่อทำการสังเคราะห์ (Synthesis) และ โดยจากรูปที่ 5.13 เมื่อป้อนสัญญาณอินพุตในเลขฐานสิบให้ R=23, G=120 และ B=-56 จะได้สัญญาณเอาต์พุต Y=70, Cr=-35, และ Cb=-72 และผลการสังเคราะห์วงจรดังตารางที่ 5.2

ตารางที่ 5.2 ผลการสังเคราะห์วงจรระบบสี RGB เป็นระบบ YCrCb

RGB-YCrCb Transform	
Device :	Xilinx 2s600efg456-6
Maximum Frequency:	160.539 MHz
Latency	6 clocks
Throughput	3.8 Gbits/Sec
Number of Slice Flip Flops:	390 out of 13,824 2%
Total equivalent gate count for design:	6,311

ต่อมาจะทำการออกแบบวงจรแปลงระบบ YCrCb เป็นระบบสี RGB ทำการออกแบบตามสมการที่ 3.2 โดยใช้วงจรคูณแบบใช้วงจรเลื่อนและวงจรบวกคั้งหัวข้อที่ 5.1.6 มีรูปแบบวงจรดังรูปที่ 5.14 จากนั้นทำการทดลองป้อนสัญญาณได้ผลการทดลองดังรูปที่ 5.15



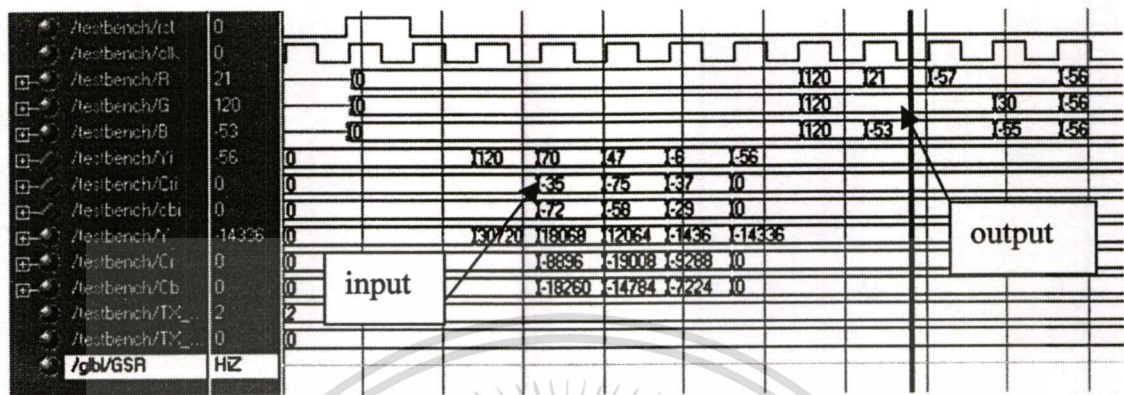
รูปที่ 5.14 วงจรแปลงระบบ YCrCb เป็นระบบสี RGB

จากรูปที่ 0.0 ขาสัญญาณต่างๆมีหน้าที่ดังนี้ คือ

- Y [7:0] คือ ขาข้อมูลอินพุตสัญญาณลูมิแนนท์ (Y) ขนาด 16 บิต
- Cr [7:0] คือ ขาข้อมูลอินพุตสัญญาณโครมิแนนท์ (Cr) ขนาด 16 บิต
- Cb [7:0] คือ ขาข้อมูลอินพุตสัญญาณโครมิแนนท์ (Cb) ขนาด 16 บิต
- R [7:0] คือ ขาข้อมูลเอาต์พุตสัญญาณภาพ (R) สีแดงขนาด 8 บิต
- G [7:0] คือ ขาข้อมูลเอาต์พุตสัญญาณภาพสีเขียว (G) ขนาด 8 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- B [7:0] คือ ขาข้อมูลเอาต์พุตสัญญาณภาพสีน้ำเงิน (B) ขนาด 8 บิต
- rst คือ ขาสัญญาณรีเซ็ต
- clk คือ ขาสัญญาณนาฬิกา



รูปที่ 5.15 ผลการทดลองสัญญาณการทำงานระบบ YCrCb เป็นระบบสี RGB

จากรูปที่ 5.15 เป็นผลการทดลองสัญญาณการทำงานระบบ YCrCb เป็นระบบสี RGB เมื่อทำการสังเคราะห์ (Synthesis) และ โดยจากรูปที่ 5.15 เมื่อป้อนสัญญาณอินพุตในเลขฐานสิบให้ $Y=70$, $Cr=35$, และ $Cb=72$ จะได้สัญญาณเอาต์พุต $R=21$, $G=120$ และ $B=53$ และผลการสังเคราะห์วงจรดังตารางที่ 5.3

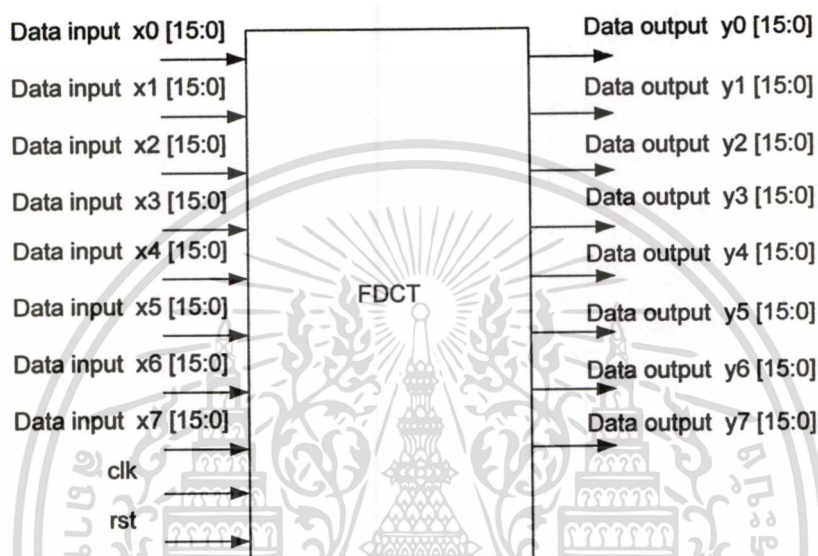
ตารางที่ 5.3 ผลการสังเคราะห์วงจรระบบ YCrCb เป็นระบบสี RGB

YCrCb-RGB Transform	
Device :	Xilinx 2s600efg456-6
Maximum Frequency:	159.058 MHz
Latency	5 clocks
Throughput	3.8 Gbits/Sec
Number of Slice Flip Flops:	362 out of 13,824 2%
Total equivalent gate count for design:	6,328

5.5 วงจรแปลงดิจิตอลโคซายน์

การแปลงดิจิตอลโคซายน์ที่ได้ทำการออกแบบไว้ในบทที่ 3 จะทำการออกแบบวงจรโดยใช้วงจรคูณแบบใช้วงจรเลื่อนและวงจรวกและให้ทำงานแบบซิงโครนัสโดยอาศัยการเข้าไบนารีไลน์ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เช่นเดียวกับการออกแบบวงจรระบบสี RGB ระบบ YCbCr ในการออกแบบฮาร์ดแวร์ที่ใช้ในวงจรแปลงฟอร์เวิร์ดดีสครีทโคไซน์ที่มีลักษณะดังรูปที่ 5.16 โดยในการทดลองบนชิป FPGA จะใช้การแปลงดีสครีทโคไซน์แบบตรงที่ใช้การประมาณค่าแบบ A และจะใช้การแปลงไปนารีดีสครีทโคไซน์ประมาณค่าแบบ CB จากนั้นทำการทดลองป้อนสัญญาณได้ผลการทดลองดังรูปที่ 5.17 และ 5.18 และผลการสังเคราะห์วงจรดังตารางที่ 5.4 และ 5.5 ตามลำดับ

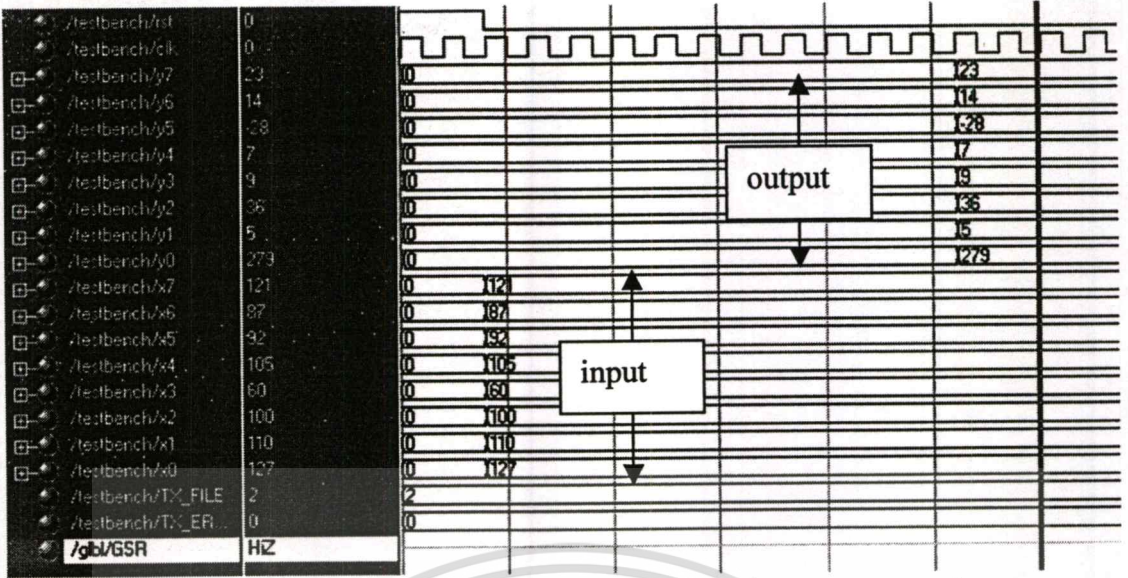


รูปที่ 5.16 วงจรแปลงฟอร์เวิร์ดดีสครีทโคไซน์แบบ 1 มิติ

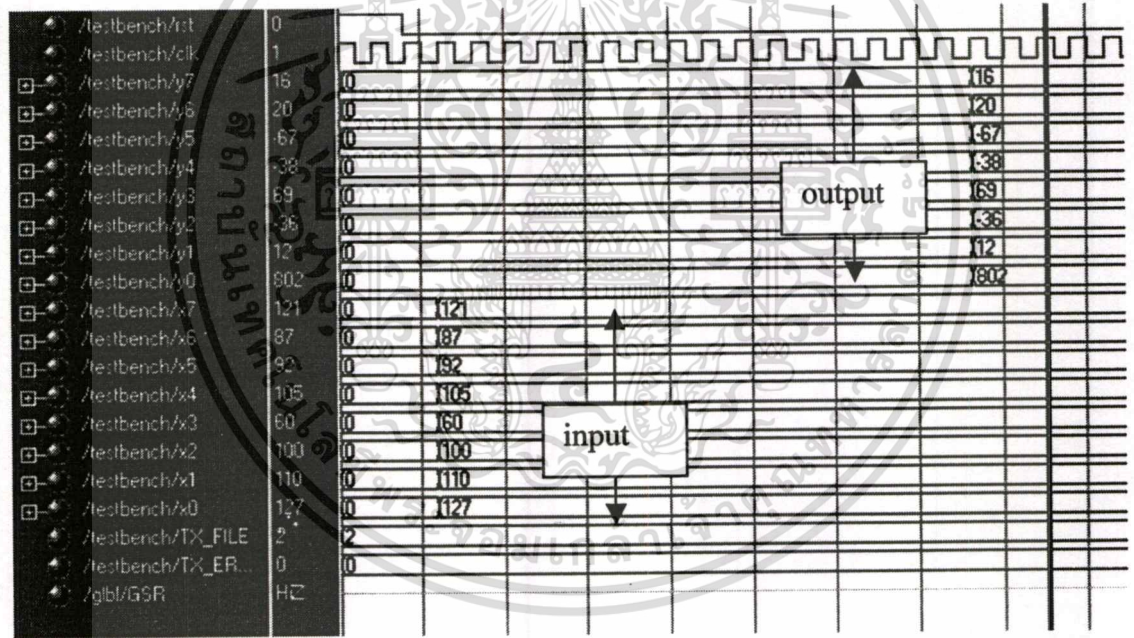
จากรูปที่ 5.16 ขาสัญญาณต่าง ๆ มีหน้าที่ดังนี้ คือ

- $X_n [15:0]$ คือ ขาสัญญาณข้อมูลอินพุตขนาด 16 บิต
- $Y_n [15:0]$ คือ ขาสัญญาณข้อมูลเอาต์พุตขนาด 16 บิต
- rst คือ ขาสัญญาณรีเซ็ต
- clk คือ ขาสัญญาณนาฬิกา

โดย $n=0,1,2,3,4,5,6,7$



รูปที่ 5.17 ผลการทดลองสัญญาณการทำงานของฟอร์เวิร์ดซิสเทิร์ทโคชานน์ 1 มิติ
ประมาณค่าแบบ A



รูปที่ 5.18 ผลการทดลองสัญญาณการทำงานของฟอร์เวิร์ดไบนารีซิสเทิร์ทโคชานน์ 1 มิติ
ประมาณค่าแบบ CB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

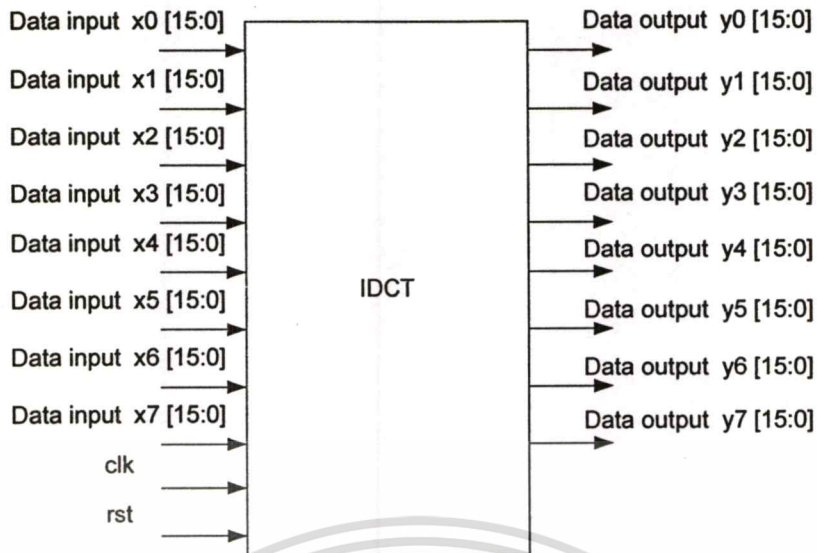
ตารางที่ 5.4 ผลการสังเคราะห์วงจรฟอร์เวอร์สตีลคริท โคชานน์ 1 มิติประมาณค่าแบบ A

Forward True DCT Apx.A	
Device :	Xilinx 2s600efg456-6
Maximum Frequency:	144.697 MHz
Latency	11 clocks
Throughput	18.4 Gbits/Sec
Number of Slice Flip Flops:	2,596 out of 13,824 18%
Total equivalent gate count for design:	38,893

ตารางที่ 5.5 ผลการสังเคราะห์วงจรฟอร์เวอร์สไบนารีดีคคริท โคชานน์ 1 มิติประมาณค่าแบบ CB

Forward binDCT Apx. CB	
Device :	Xilinx 2s600efg456-6
Maximum Frequency:	189.215MHz
Latency	16 clocks
Throughput	24.1 Gbits/Sec
Number of Slice Flip Flops:	1,965 out of 13,824 14%
Total equivalent gate count for design:	23,459

จากนั้นทำการทดลองในส่วนของการแปลงอินเวอร์สดีคคริท โคชานน์ ในส่วนของการแปลงอินเวอร์สดีคคริท โคชานน์แบบตรงจะใช้วงจรเดียวกับการแปลงฟอร์เวอร์สดีคคริท โคชานน์แบบตรง ดังได้กล่าวไว้แล้วในหัวข้อที่ 3.3 ในบทที่ 3 ดังนั้นจึงทำการทดลองเฉพาะการแปลงอินเวอร์สไบนารีดีคคริท โคชานน์โดยจะใช้การประมาณค่าแบบ CB ในการออกแบบขาสัญญาณที่ใช้ในวงจรแปลงฟอร์เวอร์สดีคคริท โคชานน์มีลักษณะดังรูปที่ 5.19 จากนั้นทำการทดลองป้อนสัญญาณได้ผลการทดลองดังรูปที่ 5.20 และผลที่ได้จากการ ผลการสังเคราะห์วงจรดังตารางที่ 5.6

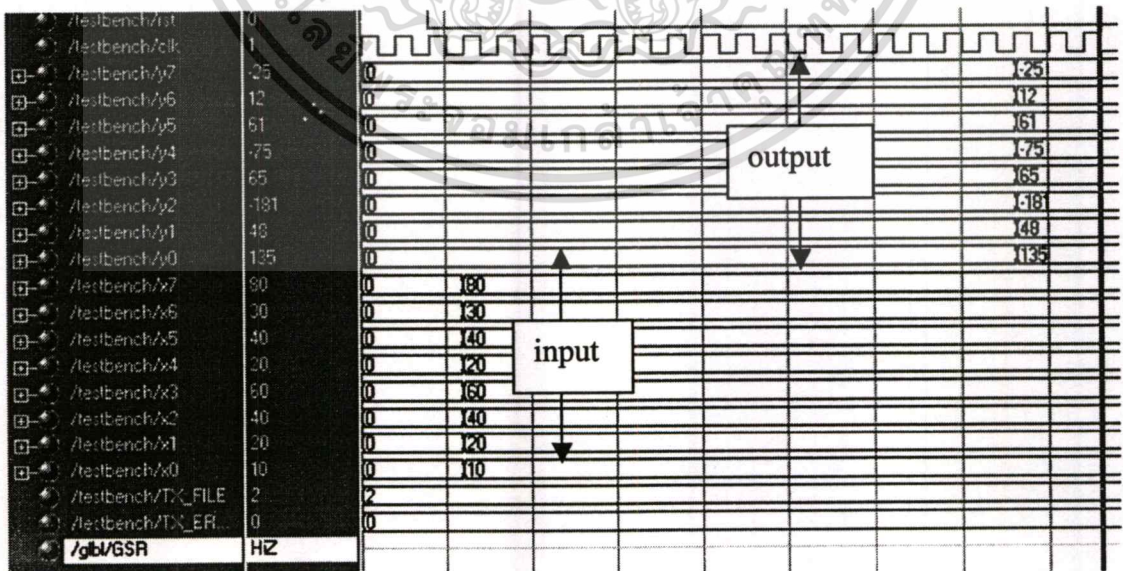


รูปที่ 5.19 วงจรแปลงอินเวอร์สไบนารีดิคทริกโคซายน์แบบ 1 มิติ

จากรูปที่ 5.16 ขาสัญญาณต่างๆมีหน้าที่ดังนี้ คือ

- $X_n [15:0]$ คือ ขาสัญญาณข้อมูลอินพุตขนาด 16 บิต
- $Y_n [15:0]$ คือ ขาสัญญาณข้อมูลเอาต์พุตขนาด 16 บิต
- rst คือ ขาสัญญาณรีเซ็ต
- clk คือ ขาสัญญาณนาฬิกา

โดย $n=0,1,2,3,4,5,6,7$



รูปที่ 5.20 ผลการทดลองสัญญาณการทำงานของอินเวอร์สไบนารีดิคทริกโคซายน์ 1 มิติ

ประมาณค่าแบบ CB

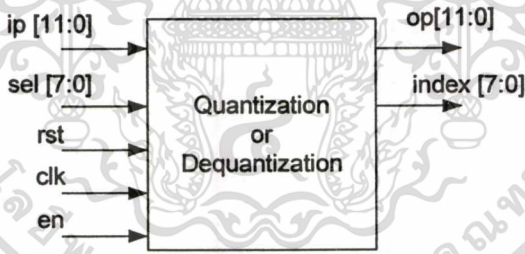
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.6 ผลการสังเคราะห์วงจรอินเวอร์สไบนารีดิคทโคซายน์ 1 มิติประมาณค่าแบบ CB

Inverse binDCT Apx..CB	
Device :	Xilinx 2s600efg456-6
Maximum Frequency:	189.215 MHz
Latency	16 clocks
Throughput	24.1 Gbits/Sec
Number of Slice Flip Flops:	1,965 out of 13,824 14%
Total equivalent gate count for design:	23,459

5.6 วงจรควอนไทซ์

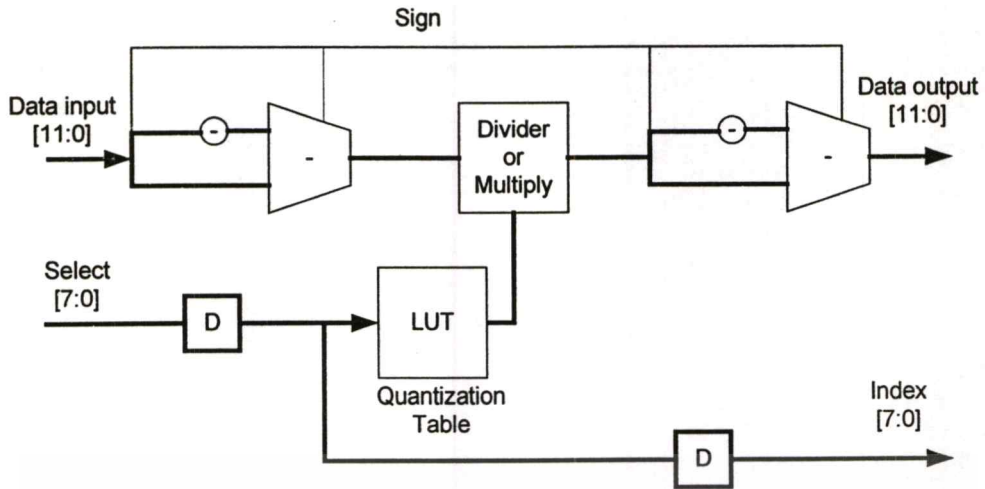
การออกแบบทางด้านฮาร์ดแวร์ของวงจรควอนไทซ์นั้นในส่วนของโครมิแนซ์ควอนไทซ์และลูมิแนซ์ควอนไทซ์แบบมาตรฐานจากสมการที่ 2.9 และ 2.10 ในบทที่2 จะใช้วงจรหารซึ่งได้กล่าวไว้ในหัวข้อที่ 5.1.6 ร่วมกับการเปิดตาราง (Look up table) โดยมีตัวชี้ว่าค่าสัญญาณอินพุตที่เข้ามาจะถูกหารด้วยค่าใด การออกแบบขาสัญญาณที่ใช้ในวงจรควอนไทซ์และดีควอนไทซ์มีรูปแบบวงจรดังรูปที่ 5.21 และภายในวงจรควอนไทซ์มีรูปแบบวงจรดังรูปที่ 5.22



รูปที่ 5.21 วงจรควอนไทซ์และดีควอนไทซ์

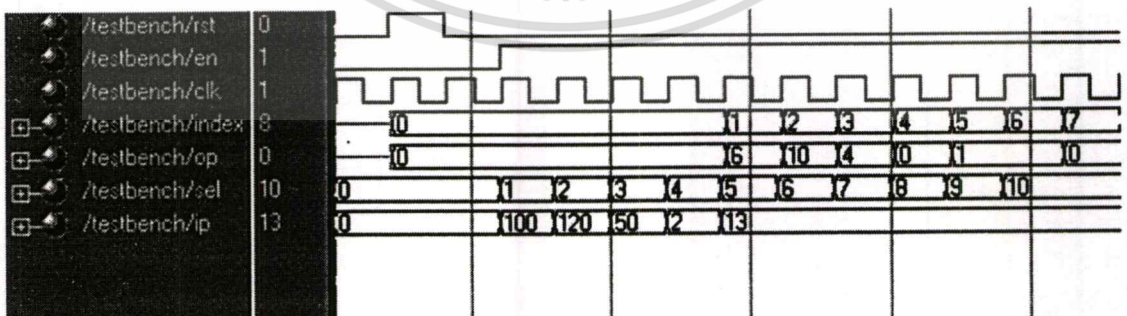
จากรูปที่ 5.19 ขาสัญญาณต่างๆมีหน้าที่ดังนี้ คือ

- Ip [11:0] คือ ขาสัญญาณข้อมูลอินพุตขนาด 12 บิต
- sel [7:0] คือ ขาสัญญาณอินพุตสำหรับเลือกค่าที่จะทำการหาร
- rst คือ ขาสัญญาณรีเซ็ต
- en คือ ขาเอนเนเบิล
- op [11:0] คือ ขาสัญญาณข้อมูลเอาต์พุตขนาด 12 บิต
- index [7:0] คือ ขาสัญญาณเอาต์พุตที่เลือกค่าในการหาร



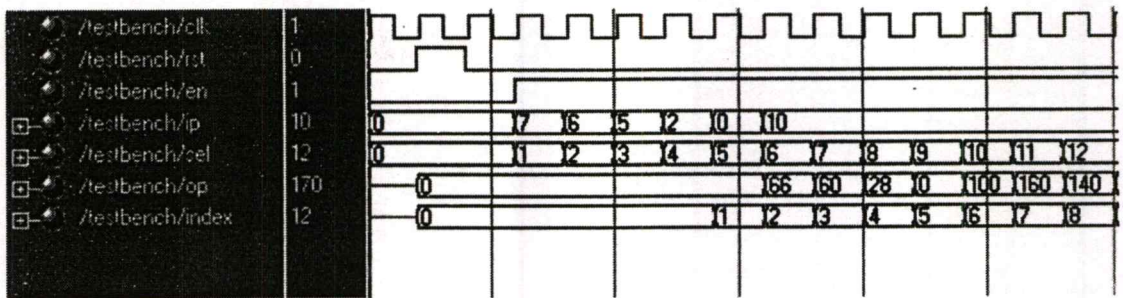
รูปที่ 5.22 วงจรภายในของวงจรคอนไคซ์หรือดีควอนไคซ์

จากรูปที่ 5.20 เป็นวงจรคอนไคซ์ที่สามารถใช้ได้ทั้งลูนีแนนซ์คอนไคซ์และโครมิแนนซ์คอนไคซ์ และยังสามารถใช้กับลูนีแนนซ์คอนไคซ์ที่ปรับเปลี่ยนควอลิตี้แฟกเตอร์ได้ โดยวิธีการคือเก็บค่าของตารางคอนไคซ์ไว้ใน LUT และสัญญาณ Select จะเป็นสัญญาณที่เลือกใช้ค่าในการคอนไคซ์ว่าจะให้ข้อมูลสัญญาณอินพุตทำการหาร (กรณีทำการคอนไคซ์) หรือทำการคูณ (ในกรณีทำการดีควอนไคซ์) โดยข้อมูลสัญญาณอินพุตจะต้องถูกตรวจสอบบิตเครื่องหมายก่อนว่าเป็นบวกหรือลบ หากข้อมูลสัญญาณอินพุตเป็นลบจะทำการแปลงค่าให้อยู่ในรูปของค่าบวก (2 คอมพลีเมนต์) และเก็บข้อมูลสัญญาณอินพุตบิตเครื่องหมายเอาไว้ หลังจากผ่านวงจรหารหรือวงจรคูณจะต้องแปลงบิตเครื่องหมายสัญญาณข้อมูลเอาต์พุตให้ถูกต้องโดยใช้ข้อมูลสัญญาณอินพุตบิตเครื่องหมายมาทำการพิจารณาว่าเป็นบวกหรือลบก่อนที่จะปล่อยข้อมูลสัญญาณเอาต์พุตออกไปพร้อมกับข้อมูลสัญญาณเอาต์พุต index ทำการป้อนสัญญาณได้ผลการทดลองในส่วน



รูปที่ 5.23 การทดลองสัญญาณการทำงานของวงจรคอนไคซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.24 การทดลองสัญญาณการทำงานของวงจรควอนไทซ์

เพื่อให้่ายต่อความเข้าใจจะยกตัวอย่างของวงจรควอนไทซ์ จากรูปที่ 5.20 เมื่อสัญญาณ sel ป้อนเข้ามาจะเข้าสู่ LUT เอาท์พุทของ LUT จะได้ในลักษณะเรียงตามตำแหน่งเหมือนการซิกแซก โดยในส่วนของลูมิแนนซ์ควอนไทซ์จะกำหนดดังตารางที่ 5.7 และของโครมิแนนซ์ควอนไทซ์จะกำหนดดังตารางที่ 5.8 ดังนั้นเมื่อพิจารณาในรูปที่ 5.21 ซึ่งกำหนดให้อินพุทเท่ากับ 100, 120, 50, 2, 3 และให้อินพุท sel เท่ากับ 1, 2, 3, 4, 5 ดังนั้นถ้าให้ LUT เป็นของลูมิแนนซ์ควอนไทซ์ สัญญาณเอาพุท op จะได้เป็น $100/16=6$, $120/11=10$, $50/12=4$, $2/14=0$, $13/12=1$ เป็นต้น ในส่วนของการควอนไทซ์และดีควอนไทซ์ก็ใช้หลักการแบบเดียวกันนี้เช่นกันในการทำงาน

ตารางที่ 5.7 การเปิดตาราง (LUT) ของลูมิแนนซ์ควอนไทซ์

สัญญาณอินพุท sel	สัญญาณเอาท์พุทของ LUT
1	16
2	11
3	12
4	14
5	12
.	.
.	.
63	103
64	99

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.8 การเปิดตาราง (LUT) ของโครมินแนชควอนไตซ์

สัญญาณอินพุต sel	สัญญาณเอาต์พุตของ LUT
1	17
2	18
3	18
4	24
5	21
.	.
.	.
63	99
64	99

จากนั้นทำการสังเคราะห์วงจรได้ผลการทดลองดังตารางที่ 5.9 และ 5.10

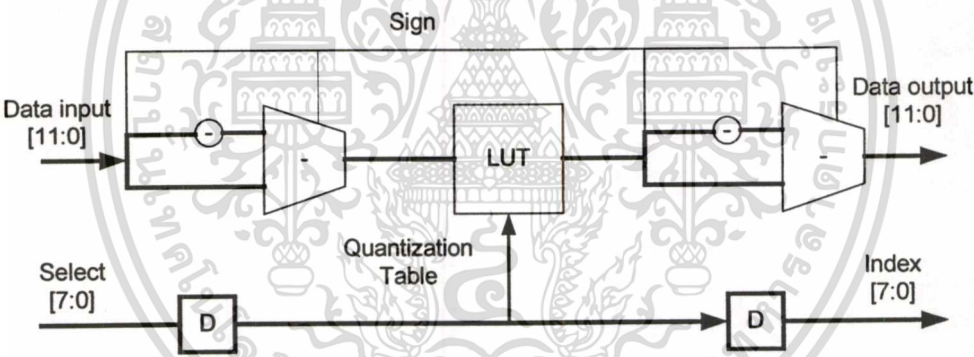
ตารางที่ 5.9 ผลการสังเคราะห์วงจรควอนไตซ์แบบมาตรฐาน JPEG

Luminance/Chrominance Quantization	
Device :	Xilinx 2s600efg456-6
Maximum Frequency:	17.135 MHz
Latency	4 clocks
Throughput	136 Mbits/Sec
Number of Slice Flip Flops:	78 out of 13,824 1%
Total equivalent gate count for design:	3,529

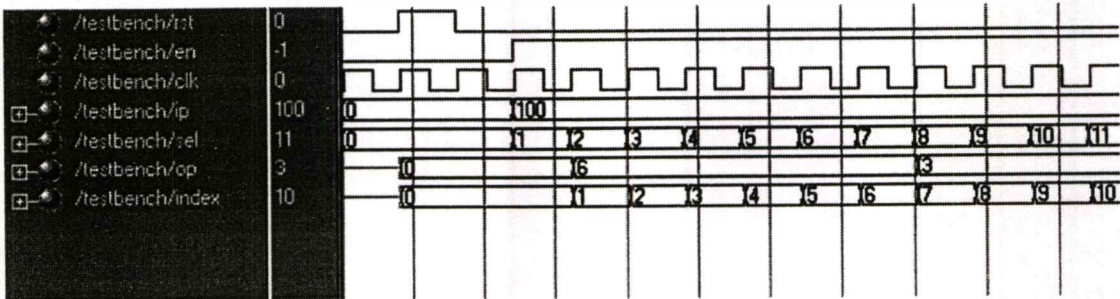
ตารางที่ 5.10 ผลการสังเคราะห์วงจรควอนไทซ์แบบมาตรฐาน JPEG

Luminance/Chrominance Dequantization	
Device :	Xilinx 2s600efg456-6
Maximum Frequency:	92.311 MHz
Latency	4 clocks
Throughput	736 Mbits/Sec
Number of Slice Flip Flops:	70 out of 13,824 1%
Total equivalent gate count for design:	2,353

ในส่วนของการออกแบบวงจรโครมิแนนซ์ควอนไทซ์แบบประมาณค่า 2" จะมีวงจรดังรูปที่ 5.25 การควอนไทซ์หรือดีควอนไทซ์จะการใช้การเปิดตารางร่วมกับวงจรหารแบบเลื่อนข้อมูล โดยสัญญาณเอาต์พุตของ LUT กำหนดดังตารางที่ 5.11 เมื่อทดลองป้อนสัญญาณได้ผลการทดลองของโครมิแนนซ์ควอนไทซ์เช่นดังรูปที่ 5.26 และดีโครมิแนนซ์ควอนไทซ์ดังรูปที่ 5.27

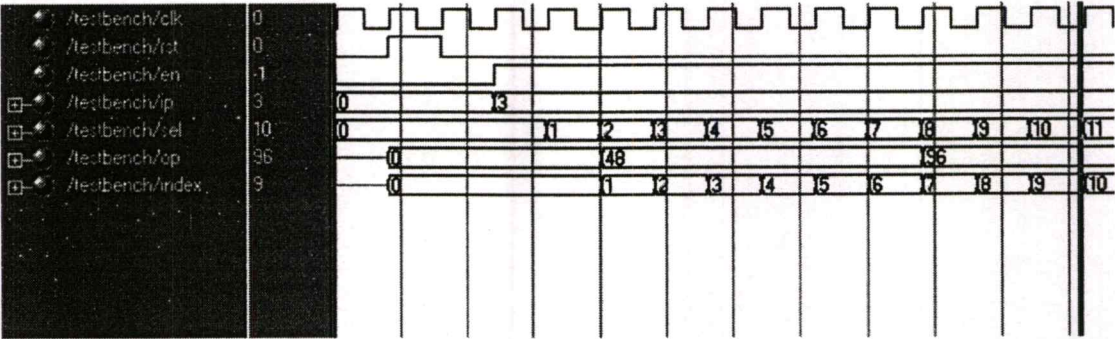


รูปที่ 5.25 วงจรภายในของวงจรโครมิแนนซ์ควอนไทซ์หรือโครมิแนนซ์ดีควอนไทซ์แบบประมาณค่า 2"



รูปที่ 5.26 การทดลองสัญญาณการทำงานของวงจรโครมิแนนซ์ควอนไทซ์แบบประมาณค่า 2"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.27 การทดลองสัญญาณการทำงานของวงจรดีโครมิแนซ์ควอนไทซ์แบบประมาณค่า 2"

ตารางที่ 5.11 การเปิดตาราง (LUT) ของโครมิแนซ์ควอนไทซ์แบบประมาณค่า 2"

สัญญาณอินพุต sel	สัญญาณเอาต์พุตของ LUT
1	ip>>4 (ip/16)
2	ip>>4 (ip/16)
3	ip>>4 (ip/16)
4	ip>>4 (ip/16)
5	ip>>4 (ip/16)
.	.
10	ip>>5 (ip/32)
.	.
63	ip>>7 (128)
64	ip>>7 (128)

ผลการสังเคราะห์วงจรโครมิแนซ์ควอนไทซ์และโครมิแนซ์ดีควอนไทซ์แบบประมาณค่า 2" แสดงในตารางที่ 5.12 และ 5.13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.12 ผลการสังเคราะห์วงจร โครมิแนนซ์ควอนไตซ์แบบประมาณค่า 2"

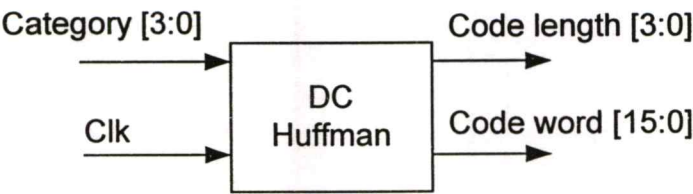
Approximation Chrominance Quantization	
Device :	Xilinx 2s600efg456-6
Maximum Frequency:	98.232 MHz
Throughput	784 Mbits/Sec
Latency	4 clocks
Number of Slice Flip Flops:	1 out of 13,824 1%
Total equivalent gate count for design:	594

ตารางที่ 5.13 ผลการสังเคราะห์วงจร โครมิแนนซ์ดีควอนไตซ์แบบประมาณค่า 2"

Approximation Chrominance Dequantization	
Device :	Xilinx 2s600efg456-6
Maximum Frequency:	105.263 MHz
Latency	1 clock
Throughput	840 Mbits/Sec
Number of Slice Flip Flops:	1 out of 13,824 1%
Total equivalent gate count for design:	546

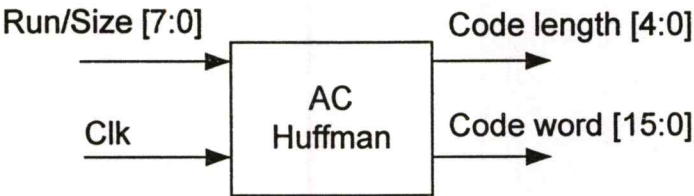
5.7 วงจรเข้ารหัสฮัฟแมน

ในวงจรเข้ารหัสฮัฟแมนจะใช้การเปิดตารางข้อมูล (Look up table) โดยประกอบด้วยตารางฮัฟแมนสัมประสิทธิ์คี่และตารางฮัฟแมนสัมประสิทธิ์เอช และแต่ละตารางยังแบ่งเป็นสัญญาณโครมิแนนซ์และสัญญาณลูมิแนนซ์ การออกแบบขาสัญญาณที่ใช้ในตารางฮัฟแมนสัมประสิทธิ์คี่และตารางฮัฟแมนสัมประสิทธิ์เอชมีรูปแบบวงจรดังรูปที่ 5.28 และรูปที่ 5.29



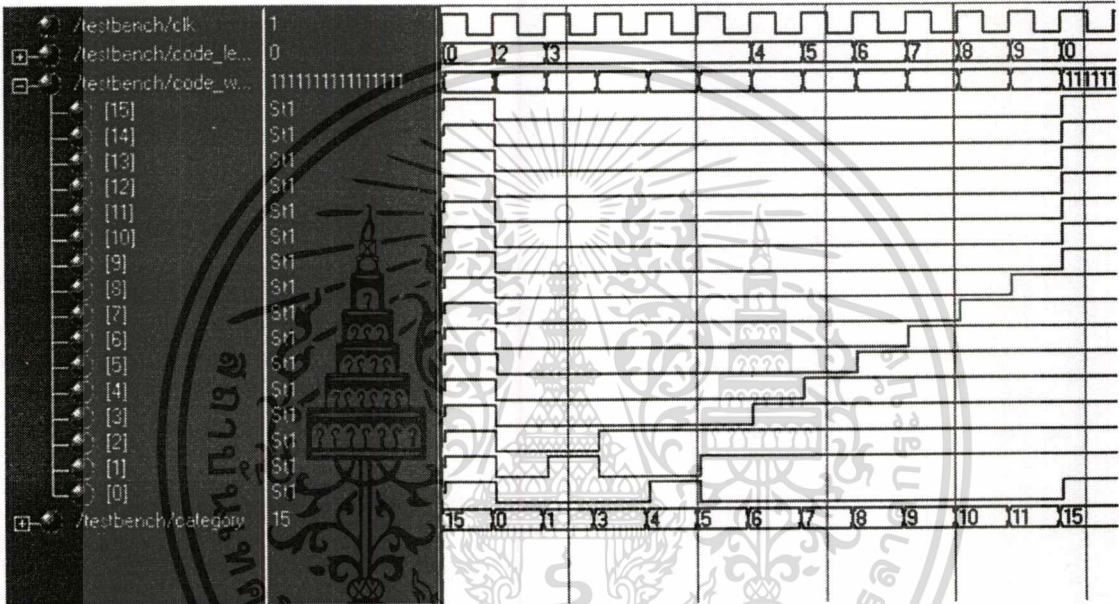
รูปที่ 5.28 วงจรตารางฮัฟแมนสัมประสิทธิ์ DC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



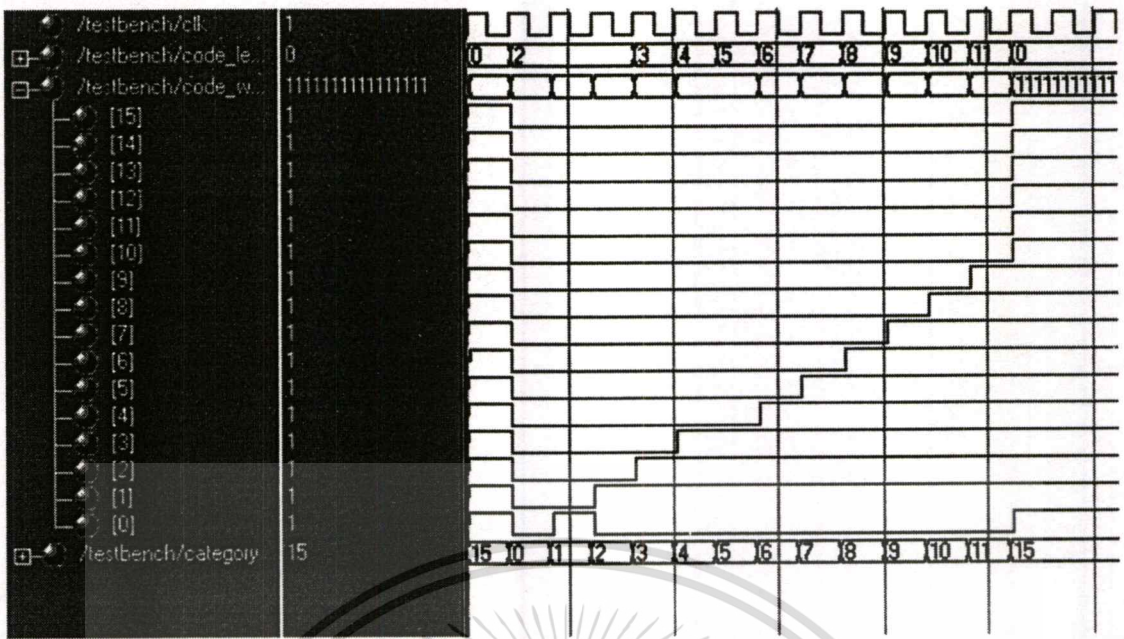
รูปที่ 5.29 วงจรตารางฮัฟแมนสัมประสิทธิ์ AC

ในการทดลองสัญญาณการทำงานของตารางฮัฟแมนได้ผลการทดลองดังรูปที่ 5.30-5.33 และผลการสังเคราะห์ดังตารางที่ 5.14-5.17

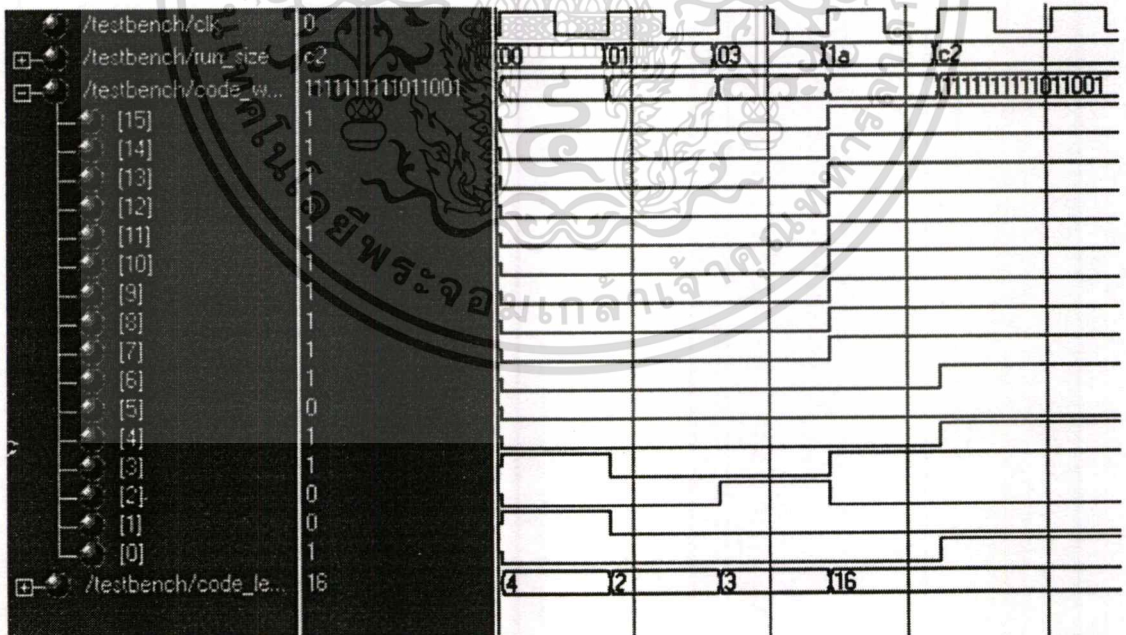


รูปที่ 5.30 การทดลองสัญญาณการทำงานของของวงจรตารางฮัฟแมนสำหรับลูมินแนนซ์สัมประสิทธิ์ผลต่าง DC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

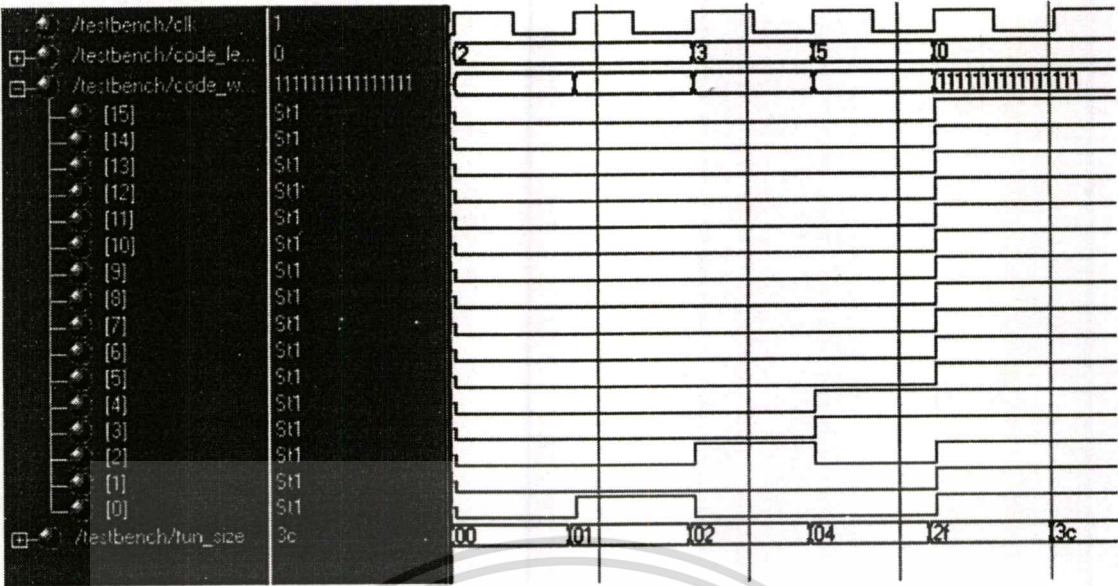


รูปที่ 5.31 การทดลองสัญญาณการทำงานของวงจรตารางสฟแมนสำหรับโครมิแนนซ์
สัมประสิทธิ์ผลต่าง DC



รูปที่ 5.32 การทดลองสัญญาณการทำงานของวงจรตารางสฟแมนสำหรับลูมิแนนซ์
สัมประสิทธิ์ผลต่าง DC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.33 การทดลองสัญญาณการทำงานของวงจรตารางฮัฟแมนสำหรับโครมิแนนซ์สัมประสิทธิ์ผลต่าง AC

ตารางที่ 5.14 ผลการสังเคราะห์วงจรตารางฮัฟแมนสำหรับลูมิแนนซ์สัมประสิทธิ์ผลต่าง DC

Luminance DC Huffman	
Device :	Xilinx 2s600efg456-6
Maximum Frequency:	165.8 MHz
Throughput	1.3 Gbits/Sec
Number of Slice Flip Flops:	4 out of 13,824 1%
Total equivalent gate count for design:	184

ตารางที่ 5.15 ผลการสังเคราะห์วงจรตารางฮัฟแมนสำหรับ โครมิแนนซ์สัมประสิทธิ์ผลต่าง DC

Chrominance DC Huffman	
Device :	Xilinx 2s600efg456-6
Maximum Frequency:	163.7 MHz
Throughput	1.3 Gbits/Sec
Number of Slice Flip Flops:	5 out of 13,824 1%
Total equivalent gate count for design:	204

ตารางที่ 5.16 ผลการสังเคราะห์วงจรตารางฮัฟแมนสำหรับลูมิแนนซ์สัมประสิทธิ์ผลต่าง AC

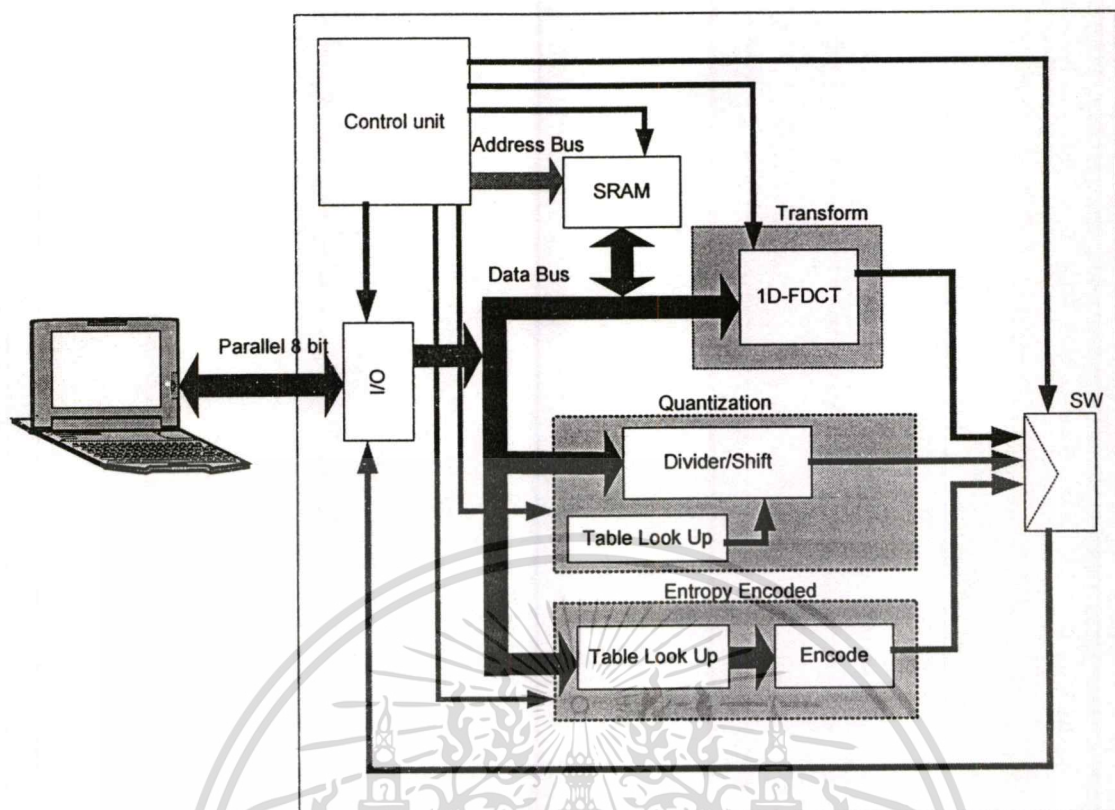
Luminance AC Huffman	
Device :	Xilinx 2s600efg456-6
Maximum Frequency:	72.5 MHz
Throughput	576 Mbits/Sec
Number of Slice Flip Flops:	1 out of 13,824 1%
Total equivalent gate count for design:	1,874

ตารางที่ 5.17 ผลการสังเคราะห์วงจรตารางฮัฟแมนสำหรับโครมิแนนซ์สัมประสิทธิ์ผลต่าง AC

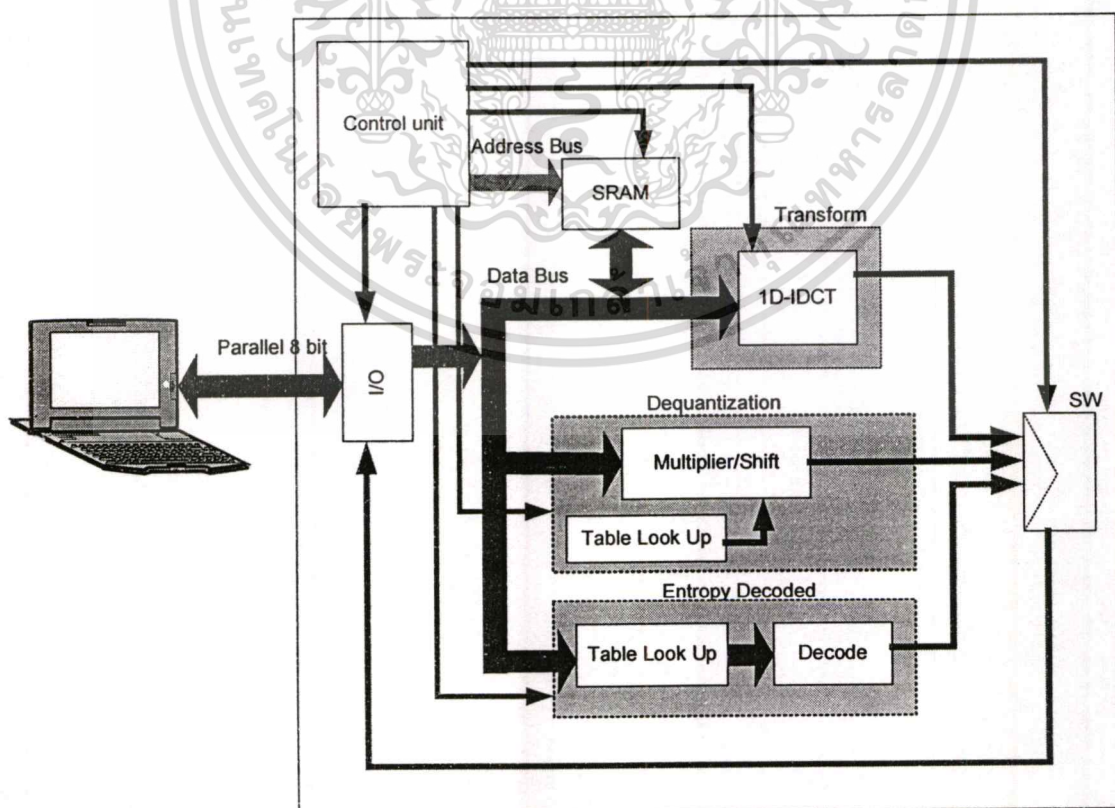
Chrominance AC Huffman	
Device :	Xilinx 2s600efg456-6
Maximum Frequency:	69.7 MHz
Throughput	552 Mbits/Sec
Number of Slice Flip Flops:	1 out of 13,824 1%
Total equivalent gate count for design:	2,002

5.8 ระบบบีบอัดข้อมูลภาพแบบ JPEG

ในการนำบล็อกโคอะแกรมแต่ละบล็อกที่ได้กล่าวมาในระบบการบีบอัดข้อมูลภาพแบบ JPEG มารวมกัน หลักการที่ใช้ก็ต้องมีชุดควบคุมการทำงานของระบบเพื่อให้แต่ละบล็อกโคอะแกรมสามารถที่จะทำงานได้ โดยชุดควบคุมระบบการทำงานของแต่ละบล็อกโคอะแกรมสามารถที่จะใช้การออกแบบในชิป FPGA หรืออาจจะใช้ไมโครคอนโทรลเลอร์ (MCU) มาช่วยในการควบคุม รวมทั้งจำเป็นต้องใช้หน่วยความจำภายนอก (SRAM) มาช่วยในการเก็บพักข้อมูลหลังจากทำการประมวลผลในแต่ละบล็อกโคอะแกรม ระบบการเข้ารหัสภาพแบบ JPEG ที่ใช้กับภาพระดับเทาแสดงดังรูปที่ 5.34 และระบบการถอดรหัสภาพแบบ JPEG ที่ใช้กับภาพระดับเทาแสดงดังรูปที่ 5.35



รูปที่ 5.34 ระบบการเข้ารหัสข้อมูลภาพแบบ JPEG ที่ใช้ในการบีบอัดภาพระดับเทา



รูปที่ 5.35 ระบบการถอดรหัสข้อมูลภาพแบบ JPEG ที่ใช้ในการบีบอัดภาพระดับเทา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 5.34 ระบบการเข้ารหัสข้อมูลภาพแบบ JPEG ที่ใช้ในการบีบอัดภาพระดับเทา สัญญาณอินพุตของภาพระดับเทาถูกส่งผ่านพอร์ทขนานของเครื่องคอมพิวเตอร์เข้าสู่ชิป FPGA ในส่วนของ I/O ต่อมาชุดควบคุม (Control unit) จะทำการควบคุมข้อมูลอินพุตนำเข้ามาเก็บไว้ในหน่วยความจำ (SRAM) ผ่านทางบัสข้อมูล (Data bus) โดยชุดควบคุมจะกำหนดตำแหน่งแอดเดรสภายในหน่วยความจำในการเก็บข้อมูลอินพุต เมื่อเก็บข้อมูลอินพุตของภาพระดับเทาทั้งหมดแล้ว ชุดควบคุมจะทำการเลือกแอดเดรสของหน่วยความจำในการส่งผ่านข้อมูลสู่การแปลงดิจิตอลโคไซน์แบบ 1 มิติกระทำในส่วนของข้อมูลแถวของรูปภาพ เมื่อผ่านกระบวนการแปลงดิจิตอลโคไซน์แล้วข้อมูลทั้งหมดจะถูกส่งผ่านมายัง I/O อีกครั้งเพื่อนำข้อมูลทั้งหมดมาเก็บไว้ในหน่วยความจำและส่งผ่านข้อมูลสู่การแปลงดิจิตอลโคไซน์แบบ 1 มิติกระทำในส่วนของข้อมูลสดมภ์ของรูปภาพ หลังจากการแปลงดิจิตอลโคไซน์ข้อมูลจะถูกเก็บไว้ในหน่วยความจำอีกครั้งและชุดควบคุมจะทำการอ่านข้อมูลจากหน่วยความจำเข้าสู่กระบวนการควอนไทซ์ เมื่อเข้าสู่กระบวนการควอนไทซ์ข้อมูลที่เข้ามาจะถูกทำการหารหรือเลื่อนข้อมูลโดยมีตาราง (Look up table) เป็นตัวกำหนดค่าของตัวหาร เมื่อผ่านกระบวนการควอนไทซ์ข้อมูลจะถูกนำมาเก็บไว้ในหน่วยความจำอีกครั้ง จากนั้นชุดควบคุมจะอ่านข้อมูลจากหน่วยความจำเข้าสู่กระบวนการเข้ารหัสฮอนโทรปี หลังจากการเข้ารหัสฮอนโทรปีจะเก็บข้อมูลที่ได้ทั้งหมดในหน่วยความจำก่อนที่จะส่งข้อมูลกลับสู่เครื่องคอมพิวเตอร์อีกครั้งทางพอร์ทขนาน

ในส่วนระบบการถอดรหัสข้อมูลภาพแบบ JPEG ที่ใช้ในการบีบอัดภาพระดับเทาจากรูปที่ 5.35 มีข้อต่างกันในส่วนของบล็อกโคอะแกรมภายในแต่ระบบการทำงานจะมีรูปแบบการทำงานเช่นเดียวกับระบบการเข้ารหัสข้อมูลภาพแบบ JPEG คือมีเก็บข้อมูลในหน่วยความจำหลังจากผ่านกระบวนการในแต่ละบล็อกโคอะแกรมรวมทั้งต้องอาศัยชุดควบคุมในการทำงาน

จากรูปที่ 5.34 และ 5.35 จะทำทดสอบการเข้ารหัสข้อมูลภาพแบบ JPEG โดยการป้อนข้อมูลภาพ Lena ขนาด 64×64 พิกเซลและเก็บข้อมูลภาพไว้หลังจากนั้นทำการถอดรหัสข้อมูลภาพแบบ JPEG โดยเลือกใช้การแปลงโคไซน์ดิจิตอลโคไซน์แทนการแปลงดิจิตอลโคไซน์ได้ผลการทดลองดังรูปที่ 5.36 และตารางที่ 5.18 และ 5.19



Quality Factor =50
PSNR= 29.725 dB
Bit rate = 1.132 BPP

ภาพต้นแบบ

ภาพที่ผ่านระบบ JPEG

รูปที่ 5.36 ผลการทดลองภาพระดับเทาด้วยภาพ Lena ขนาด 64×64 พิกเซล

ตารางที่ 5.18 ผลการทดสอบการเข้ารหัสข้อมูลภาพแบบ JPEG ที่ใช้ในการบีบอัดภาพระดับเทา

JPEG Encoder	
Device :	Xilinx 2s600efg456-6
Maximum Frequency:	50 MHz
Throughput	128 Mbits/Sec
Number of Slice Flip Flops:	5,621 out of 13,824 41%
Total equivalent gate count for design:	56,200

ตารางที่ 5.19 ผลการทดสอบการถอดรหัสข้อมูลภาพแบบ JPEG ที่ใช้ในการบีบอัดภาพระดับเทา

JPEG Dencoder	
Device :	Xilinx 2s600efg456-6
Maximum Frequency:	50 MHz
Throughput	120 Mbits/Sec
Number of Slice Flip Flops:	5,719 out of 13,824 41%
Total equivalent gate count for design:	59,600

ส่วนระบบการเข้ารหัสและการถอดรหัสในภาพสีนั้นจะต้องเพิ่มวงจรในส่วนของระบบ RGB เป็นระบบ YCrCb และทำการแซมปลิงย่อยก่อนที่จะทำการบีบอัดข้อมูลภาพแบบ JPEG

5.9 สรุปผลการทดลอง

จากการทดลองทั้งหมดในบทนี้ได้ดังตารางที่ 5.20

ตารางที่ 5.20 สรุปผลการทดลองบล็อกโคอะแกรมที่ใช้ในการบีบอัดข้อมูลภาพ

Hardware Block	Device: Xilinx 2s600efg456-6				
	Frequency Max.(MHz)	Latency (Clocks)	Throughput (Clock=Max.)	Slice Flip Flops	Equivalent gate count
RGB-YCrCb Transform	160.539	6	3.8 Gbit/Sec	390/13,824	6,311
YCrCb-RGB Transform	159.058	5	3.8 Gbit/Sec	362/13,824	6,328
Forward True DCT Apx.A	144.697	11	18.4 Gbit/Sec	2,596/13,824	38,893
Forward binDCT Apx.CB	189.215	16	24.1 Gbit/Sec	1,965/13,824	23,459
Inverse binDCT Apx.CB	189.215	16	24.1 Gbit/Sec	1,965/13,824	23,459
Luminance/Chrominance Quantization	17.135	4	136 Mbit/Sec	78/13,824	3,529
Luminance/Chrominance Dequantization	92.311	4	736 Mbit/Sec	70/13,824	2,353
Approximation Chrominance Quantization	98.232	4	784 Mbit/Sec	1/13,824	594
Approximation Chrominance Dequantization	105.263	1	840 Mbit/Sec	1/13,824	546
Luminance DC Huffman	165.8	N/A	1.3 Gbit/Sec	4/13,824	184
Chrominance DC Huffman	163.7	N/A	1.3 Gbit/Sec	5/13,824	204

ตารางที่ 5.20 (ต่อ) สรุปผลการทดลองบล็อกโคอะแกรมที่ใช้ในการบีบอัดข้อมูลภาพ

Hardware Block	Device: Xilinx 2s600efg456-6				
	Frequency Max.(MHz)	Latency (Clocks)	Throughput (Clock=Max.)	Slice Flip Flops	Equivalent gate count
Luminance AC Huffman	72.5	N/A	576 Mbit/Sec	1/13,824	1,874
Chrominance AC Huffman	69.7	N/A	552 Mbit/Sec	1/13,824	2,002
JPEG Encoder	50	N/A	120 Mbit/Sec	5,621/13,824	58,200
JPEG Decoder	50	N/A	120 Mbit/Sec	5,719/13,824	59,600

จากตารางที่ 5.20 หากพิจารณาในส่วนของการแปลงดีสครีทโคไซน์ระหว่างการแปลงดีสครีทโคไซน์แบบตรงประมาณค่าแบบ A กับการแปลงไบนารีดีสครีทโคไซน์ประมาณค่าแบบ CB ในด้านขนาดของวงจร แปลงไบนารีดีสครีทโคไซน์ประมาณค่าแบบ CB มีขนาดวงจรเล็กกว่าการแปลงดีสครีทโคไซน์แบบตรงประมาณค่าแบบ A เกือบเท่าตัว และหากพิจารณาความเร็วในการทำงาน CB มีความเร็วกว่าประมาณ 50 MHz ดังนั้นจึงสามารถสรุปได้ว่าการแปลงไบนารีดีสครีทโคไซน์ประมาณค่าแบบ CB จึงเหมาะสมที่จะนำไปใช้ในฮาร์ดแวร์แทนการแปลงดีสครีทโคไซน์แบบมาตรฐาน JPEG

ต่อมาพิจารณาในส่วนของโครมิแนนซ์ควอนไทซ์ พบว่าแบบประมาณค่า 2" มีขนาดวงจรที่เล็กกว่าแบบมาตรฐานอยู่ประมาณ 4 เท่า และเมื่อพิจารณาความเร็วในการทำงานแบบประมาณค่า 2" มีความเร็วกว่าประมาณ 5 เท่า ดังนั้นหากต้องการลดขนาดวงจรและต้องการความเร็วในการทำงานสูงจึงควรใช้โครมิแนนซ์ควอนไทซ์แบบประมาณค่า 2" ซึ่งหากดูผลการทดลองเปรียบเทียบการบีบอัดแบบประมาณค่า 2" อาจดี้อยกว่าแบบมาตรฐานอยู่บ้างเล็กน้อย แต่หากพิจารณาฮาร์ดแวร์แล้ว แบบประมาณค่า 2" น่าจะเป็นทางเลือกในการใช้งานที่ดีกว่าในการบีบอัดข้อมูลรูปภาพแบบ JPEG บนชิป FPGA

บทที่ 6

สรุปผลการวิจัยและข้อเสนอแนะ

6.1 สรุปผลการวิจัย

วิทยานิพนธ์นี้ ได้นำเสนอการใช้เทคนิคการบีบอัดข้อมูลภาพแบบ JPEG โดยทำการแปลงไบนารีดิสคริทโคไซน์ทดแทนการแปลงดิสคริทโคไซน์แบบตรง อีกทั้งปรับปรุงในส่วน of โครมิแนนซ์ควอนไทซ์ การปรับปรุงในส่วนดังกล่าวเพื่อหาแนวคิดที่เหมาะสมกับการพัฒนาบนชิป FPGA โดยมีขนาดวงจรที่เล็กและมีความเร็วในการทำงานสูง โดยใช้วิธีการประมาณค่าที่เหมาะสมและโดยเลือกใช้วงจรแบบเลื่อนและวงจรวกในการแทนค่าสัมประสิทธิ์ต่างๆภายในวงจรไบนารีดิสคริทโคไซน์และวงจร โครมิแนนซ์ควอนไทซ์ โดยผลการทดลองที่ได้พบว่าการแปลงดิสคริทโคไซน์แบบตรงนั้นก็สามารถประมาณค่าได้ด้วยใช้วงจรเลื่อนข้อมูลตั้งแต่ 7 บิตขึ้นไป (การประมาณค่าอยู่ในรูป $k/128$ ในที่นี้คือการประมาณค่าแบบ A) จะทำให้ได้ผลในการแปลงเทียบเท่าการแปลงดิสคริทโคไซน์แบบตรงที่ใช้ในมาตรฐานการบีบอัดข้อมูลภาพแบบ JPEG แต่เมื่อพิจารณาในส่วนของการแปลงไบนารีดิสคริทโคไซน์โดยพัฒนาบนอัลกอริทึมของ Chen ซึ่งในการแปลงไบนารีดิสคริทโคไซน์จะใช้หลักการลิฟท์มาช่วยพบว่าการประมาณค่าใช้การเลื่อนข้อมูลตั้งแต่ 2 บิตขึ้นไป (การประมาณค่าอยู่ในรูป $k/4$ ในที่นี้คือการประมาณค่าแบบ C7) ก็ให้ผลที่เทียบเท่าการแปลงดิสคริทโคไซน์แบบตรงที่ใช้ในมาตรฐานการบีบอัดข้อมูลภาพแบบ JPEG เช่นกันซึ่งจะเห็นได้ว่าเป็นการประมาณค่าที่มีแนวโน้มว่าขนาดวงจรจะมีขนาดเล็กกว่า แต่จากการทดลองการแปลงไบนารีดิสคริทโคไซน์แบบประมาณค่า C7 และ CB มีขนาดวงจรที่ใกล้เคียงกัน แต่ CB ให้ผลที่ดีกว่าเล็กน้อยจึงเลือก CB ในพัฒนาบน FPGA และเมื่อทำการพัฒนาบนชิป FPGA ผลที่ได้คือการแปลงไบนารีดิสคริทโคไซน์แบบประมาณค่า CB มีขนาดเล็กกว่าการแปลงดิสคริทโคไซน์ประมาณค่าแบบ A อยู่เกือบเท่าตัว อีกทั้งยังมีความเร็วในการทำงานที่เร็วกว่าประมาณ 50 MHz ดังนั้นจึงสรุปได้ว่าการแปลงไบนารีดิสคริทโคไซน์สามารถใช้ทดแทนการแปลงดิสคริทโคไซน์แบบตรงที่ใช้ในมาตรฐาน JPEG ได้ และจะเหมาะสมอย่างยิ่งหากนำไปใช้ในทางฮาร์ดแวร์ เช่น FPGA หรือ ASIC เป็นต้น และจากหลักการประมาณค่าโดยใช้วงจรแบบเลื่อนและวงจรวกก็จะนำมาใช้ในการแปลงระบบสี RGB และ YCrCb เนื่องจากพบว่าวงจรวกแบบดังกล่าวมีขนาดเล็กและความเร็วสูง ในส่วนของวงจรวกอนไดซ์แบบมาตรฐานการใช้วงจรหารค่อนข้างมีปัญหาเรื่องความเร็วในการทำงาน ในส่วนของลูมิแนนซ์ควอนไทซ์ไม่สามารถที่จะแก้ปัญหาดังกล่าวได้โดยการประมาณค่า เพราะเนื่องจากลูมิแนนซ์ควอนไทซ์มีความไวต่อการเปลี่ยนแปลง วิธีการเพิ่มความเร็วในการทำงานรูปแบบหนึ่งก็คือ การใช้วงจรวกอนไดซ์

มากกว่า 1 ชุด แต่ในส่วนของโครมิแนนซ์ควอนไทซ์สามารถที่จะประมาณค่าแล้วใช้วงจรเลื่อนแทนได้ซึ่งทำให้ในส่วนดังกล่าวนี้มีขนาดวงจรที่เล็กและความเร็วในการทำงานสูง

6.2 ข้อเสนอแนะและแนวทางการทำวิจัยเพื่อพัฒนาต่อ

ในการออกแบบการแปลงไบนารีคิสทริกโคซายน์นั้นผลที่ได้แม้จะใกล้เคียงกับการแปลงคิสทริกโคซายน์ แต่ว่าหากต้องการออกแบบวงจรบีบอัดข้อมูลแบบ JPEG ที่พัฒนาบน FPGA และเก็บข้อมูลที่ได้เป็นไฟล์ (File) ในรูป .jpg เพื่อใช้งานร่วมกับซอฟต์แวร์สำเร็จรูป เช่น โปรแกรม ACDSec บนเครื่องคอมพิวเตอร์นั้น อาจทำให้เกิดค่าความผิดพลาดขึ้นได้เนื่องการแปลงอินเวอร์สคิสทริกโคซายน์ในซอฟต์แวร์จะเป็นแบบมาตรฐาน ดังนั้นจึงควรใช้การแปลงคิสทริกโคซายน์แบบตรง ซึ่งปัญหาดังกล่าวนี้จะรวมถึงโครมิแนนซ์ควอนไทซ์แบบประมาณค่าด้วย การที่จะให้นำข้อมูลมาบีบอัดบนชิป FPGA นั้นถ้าต้องการให้ใช้ร่วมกับซอฟต์แวร์บนคอมพิวเตอร์จะต้องออกแบบให้อยู่ในรูปแบบมาตรฐานเท่านั้น กล่าวคือการแปลงไบนารีคิสทริกโคซายน์และโครมิแนนซ์ควอนไทซ์แบบประมาณค่าเหมาะสมในงานเฉพาะด้านที่ใช้วงจรที่มีวงจรขนาดเล็กและความเร็วสูง ยกเว้นว่ามีการเขียนโปรแกรมขึ้นมาใช้โดยเฉพาะเพื่อสนับสนุนการใช้งานบนเครื่องคอมพิวเตอร์

เอกสารอ้างอิง

- [1] N. Ahmed, T. Natarajan, and K. R. Rao, "Discrete Cosine Transform", IEEE Trans. Trans, Computer, Vol. C-23, pp. 90-93, Jan. 1974.
- [2] W. H. Chen, C. H. Smith and S. C. Fralick, "A Fast Computational Algorithm for the Discrete Cosine Transform", IEEE Trans. Commun., Vol. COM-25, pp. 1004-1009, Sept. 1977.
- [3] J. Liang and T. D. Tran, "Fast Multiplierless Approximations of the DCT With the Lifting Scheme", IEEE Trans. Signal Processing, Vol. 49, No. 12, pp. 3032-3044, Dec. 2001
- [4] S. Timakul and S. Choomchuay, "A Bit-Serial Architecture for 1-D Multiplierless DCT", 3rd Information and Computer Workshop 2003 (ICEP2003), January 2003, pp.178-182.
- [5] T. D. Tran, "The BinDCT: Fast Multiplierless Approximation of the DCT", IEEE Signal Processing Letters, Vol. 7, No. 6, pp. 141-144, Jun. 2000.
- [6] S. Timakul, S. Chuntree and S. Choomchuay, "A Low Complexity Implementation of a BinDCT", The Third International Symposium on Communications and Information Technology (ISCIT2003), Vol. 2, September 2003, pp.799-802.
- [7] ISO/IEC 10918-1: 1993(E), Information Technology Digital Compression and Coding of Continuous-Tone Still Images-Requirements and Guidelines, International Telecommunication Union (ITU), 1993
- [8] Sekson Timakul and Somsak Choomchuay "Near Ture DCT Binary Approximation for JPEG", การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 27 (EECON27), มหาวิทยาลัยขอนแก่น , Volum II, 11-12 พฤษภาคม 2547 , หน้า 205-207

ภาคผนวก



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก.
ตารางมาตรฐาน Huffman

ตาราง H.1 – Difference categories for lossless Huffman coding

SSSS	Difference values
0	0
1	-1,1
2	-3,-2,2,3
3	-7,-4,4,7
4	-15,-8,8,15
5	-31,-16,16,31
6	-63,-32,32,63
7	-127,-64,64,127
8	-255,-128,128,255
9	-511,-256,256,511
10	-1 023,-512,512,1 023
11	-2 047,-1 024,1 024,2 047
12	-4 095,-2 048,2 048,4 095
13	-8 191,-4 096,4 096,8 191
14	-16 383,-8 192,8 192,16 383
15	-32 767,-16 384,16 384,32 767
16	32 768

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตาราง H.2 – Luminance DC coefficient differences

Category	Code length	Code word
0	2	00
1	3	010
2	3	011
3	3	100
4	3	101
5	3	110
6	4	1110
7	5	11110
8	6	111110
9	7	1111110
10	8	11111110
11	9	111111110

ตาราง H.3 – Chrominance DC coefficient differences

Category	Code length	Code word
0	2	00
1	2	01
2	2	10
3	3	110
4	4	1110
5	5	11110
6	6	111110
7	7	1111110
8	8	11111110
9	9	111111110
10	10	1111111110
11	11	11111111110

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตาราง H.4 – Luminance AC coefficients

Run/Size	Code length	Code word
0/0 (EOB)	4	1010
0/1	2	00
0/2	2	01
0/3	3	100
0/4	4	1011
0/5	5	11010
0/6	7	1111000
0/7	8	11111000
0/8	10	1111110110
0/9	16	111111110000010
0/A	16	111111110000011
1/1	4	1100
1/2	5	11011
1/3	7	1111001
1/4	9	111110110
1/5	11	1111110110
1/6	16	111111110000100
1/7	16	111111110000101
1/8	16	111111110000110
1/9	16	111111110000111
1/A	16	111111110001000
2/1	5	11100
2/2	8	11111001
2/3	10	1111110111
2/4	12	111111110100
2/5	16	111111110001001
2/6	16	111111110001010
2/7	16	111111110001011

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Run/Size	Code length	Code.word
2/8	16	111111110001100
2/9	16	111111110001101
2/A	16	111111110001110
3/1	6	111010
3/2	9	111110111
3/3	12	111111110101
3/4	16	111111110001111
3/5	16	111111110010000
3/6	16	111111110010001
3/7	16	111111110010010
3/8	16	111111110010011
3/9	16	111111110010100
3/A	16	111111110010101
4/1	16	111111110001100
4/2	16	111111110001101
4/3	16	111111110001110
4/4	6	111010
4/5	9	111110111
4/6	12	111111110101
4/7	16	111111110001111
4/8	16	111111110001000
4/9	16	111111110011100
4/A	16	111111110011101
5/1	7	1111010
5/2	11	11111110111
5/3	16	111111110011110
5/4	16	111111110011111
5/5	16	111111110100000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Run/Size	Code length	Code word
5/6	16	111111110100001
5/7	16	111111110100010
5/8	16	111111110100011
5/9	16	111111110100100
5/A	16	111111110100101
6/1	7	1111011
6/2	12	11111110110
6/3	16	111111110100110
6/4	16	111111110100111
6/5	16	111111110101000
6/6	16	111111110101001
6/7	16	111111110101010
6/8	16	111111110101011
6/9	16	111111110101100
6/A	16	111111110101101
7/1	8	11111010
7/2	12	11111110111
7/3	16	111111110101110
7/4	16	111111110101111
7/5	16	111111110110000
7/6	16	111111110110001
7/7	16	111111110110010
7/8	16	111111110110011
7/9	16	111111110110100
7/A	16	111111110110101
8/1	9	111111000
8/2	15	111111110000000
8/3	16	111111110110110

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Run/Size	Code length	Code word
8/4	16	111111110110111
8/5	16	111111110111000
8/6	16	111111110111001
8/7	16	111111110111010
8/8	16	111111110111011
8/9	16	111111110111100
8/A	16	111111110111101
9/1	9	111111001
9/2	16	111111110111110
9/3	16	111111110111111
9/4	16	111111111000000
9/5	16	111111111000001
9/6	16	111111111000010
9/7	16	111111111000011
9/8	16	111111111000100
9/9	16	111111111000101
9/A	16	111111111000110
A/1	9	111111010
A/2	16	111111111000111
A/3	16	111111111001000
A/4	16	111111111001001
A/5	16	111111111001010
A/6	16	111111111001011
A/7	16	111111111001100
A/8	16	111111111001101
A/9	16	111111111001110
A/A	16	111111111001111
B/1	10	111111001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Run/Size	Code length	Code word
B/2	16	111111111010000
B/3	16	111111111010001
B/4	16	111111111010010
B/5	16	111111111010011
B/6	16	111111111010100
B/7	16	111111111010101
B/8	16	111111111010110
B/9	16	111111111010111
B/A	16	111111111011000
C/1	10	111111010
C/2	16	111111111011001
C/3	16	111111111011010
C/4	16	111111111011011
B/2	16	111111111010000
B/3	16	111111111010001
B/4	16	111111111010010
B/5	16	111111111010011
B/6	16	111111111010100
B/7	16	111111111010101
B/8	16	111111111010110
B/9	16	111111111010111
B/A	16	111111111011000
C/1	10	111111010
C/2	16	111111111011001
C/3	16	111111111011010
C/4	16	111111111011011
C/5	16	111111111011100
C/6	16	111111111011101

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Run/Size	Code length	Code word
C/7	16	111111111011110
C/8	16	111111111011111
C/9	16	111111111100000
C/A	16	111111111100001
D/1	11	11111111000
D/2	16	111111111100010
D/3	16	111111111100011
D/4	16	111111111100100
D/5	16	111111111100101
D/6	16	111111111100110
D/7	16	111111111100111
D/8	16	111111111101000
D/9	16	111111111101001
D/A	16	111111111101010
E/1	16	111111111101011
E/2	16	111111111101100
E/3	16	111111111101101
E/4	16	111111111101110
E/5	16	111111111101111
E/6	16	111111111110000
E/7	16	111111111110001
E/8	16	111111111110010
E/9	16	111111111110011
E/A	16	111111111110100
F/0 (ZRL)	11	11111111001
F/1	16	111111111110101
F/2	16	111111111110110
F/3	16	111111111110111

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Run/Size	Code length	Code word
F/4	16	111111111111000
F/5	16	111111111111001
F/6	16	111111111111010
F/7	16	111111111111011
F/8	16	111111111111100
F/9	16	111111111111101
F/A	16	111111111111110



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตาราง H.5 – Chrominance AC coefficients

Run/Size	Code length	Code word
0/0 (EOB)	2	00
0/1	2	01
0/2	3	100
0/3	4	1010
0/4	5	11000
0/5	5	11001
0/6	6	111000
0/7	7	1111000
0/8	9	111110100
0/9	10	1111110110
0/A	12	111111110100
1/1	4	1011
1/2	6	111001
1/3	8	11110110
1/4	9	111110101
1/5	11	11111110110
1/6	12	111111110101
1/7	16	1111111110001000
1/8	16	1111111110001001
1/9	16	1111111110001010
1/A	16	1111111110001011
2/1	5	11010
2/2	8	11110111
2/3	10	1111110111
2/4	12	111111110110
2/5	15	111111111000010
2/6	16	1111111110001100
2/7	16	1111111110001101

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Run/Size	Code length	Code word
2/8	16	111111110001110
2/9	16	111111110001111
2/A	16	111111110010000
3/1	5	11011
3/2	8	1111000
3/3	10	111111000
3/4	12	11111110111
3/5	16	111111110010001
3/6	16	111111110010010
3/7	16	111111110010011
3/8	16	111111110010100
3/9	16	111111110010101
3/A	16	111111110010110
4/1	6	111010
4/2	9	11110110
4/3	16	111111110010111
4/4	16	111111110011000
4/5	16	111111110011001
4/6	16	111111110011010
4/7	16	111111110011011
4/8	16	111111110011100
4/9	16	111111110011101
4/A	16	111111110011110
5/1	6	111011
5/2	10	111111001
5/3	16	111111110011111
5/4	16	111111110100000
5/5	16	111111110100001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Run/Size	Code length	Code word
5/6	16	111111110100010
5/7	16	111111110100011
5/8	16	111111110100100
5/9	16	111111110100101
5/A	16	111111110100110
6/1	7	1111001
6/2	11	1111110111
6/3	16	111111110100111
6/4	16	111111110101000
6/5	16	111111110101001
6/6	16	111111110101010
6/7	16	111111110101011
6/8	16	111111110101100
6/9	16	111111110101101
6/A	16	111111110101110
7/1	7	1111010
7/2	11	1111111000
7/3	16	111111110101111
7/4	16	111111110110000
7/5	16	111111110110001
7/6	16	111111110110010
7/7	16	111111110110011
7/8	16	111111110110100
7/9	16	111111110110101
7/A	16	111111110110110
8/1	8	11111001
8/2	16	111111110110111
8/3	16	111111110111000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Run/Size	Code length	Code word
8/4	16	111111110111001
8/5	16	111111110111010
8/6	16	111111110111011
8/7	16	111111110111100
8/8	16	111111110111101
8/9	16	111111110111110
8/A	16	111111110111111
9/1	9	111110111
9/2	16	111111111000000
9/3	16	111111111000001
9/4	16	111111111000010
9/5	16	111111111000011
9/6	16	111111111000100
9/7	16	111111111000101
9/8	16	111111111000110
9/9	16	111111111000111
9/A	16	111111111001000
A/1	9	11111000
A/2	16	111111111001001
A/3	16	111111111001010
A/4	16	111111111001011
A/5	16	111111111001100
A/6	16	111111111001101
A/7	16	111111111001110
A/8	16	111111111001111
A/9	16	111111111010000
A/A	16	111111111010001
B/1	9	111111001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Run/Size	Code length	Code word
B/2	16	111111111010010
B/3	16	111111111010011
B/4	16	111111111010100
B/5	16	111111111010101
B/6	16	111111111010110
B/7	16	111111111010111
B/8	16	111111111011000
B/9	16	111111111011001
B/A	16	111111111011010
C/1	9	111111010
C/2	16	111111111011011
C/3	16	111111111011100
C/4	16	111111111011101
B/2	16	111111111011110
B/3	16	111111111010010
B/4	16	111111111010011
B/5	16	111111111010100
B/6	16	111111111010101
B/7	16	111111111010110
B/8	16	111111111010111
B/9	16	111111111011000
B/A	16	111111111011001
C/1	16	111111111011010
C/2	9	111111010
C/3	16	111111111011011
C/4	16	111111111011100
C/5	16	111111111011101
C/6	16	111111111011111

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Run/Size	Code length	Code word
C/7	16	111111111100000
C/8	16	111111111100001
C/9	16	111111111100010
C/A	16	111111111100011
D/1	11	1111111001
D/2	16	111111111100100
D/3	16	111111111100101
D/4	16	111111111100110
D/5	16	111111111100111
D/6	16	111111111101000
D/7	16	111111111101001
D/8	16	111111111101010
D/9	16	111111111101011
D/A	16	111111111101100
E/1	14	1111111100000
E/2	16	111111111101101
E/3	16	111111111101110
E/4	16	111111111101111
E/5	16	11111111110000
E/6	16	11111111110001
E/7	16	11111111110010
E/8	16	11111111110011
E/9	16	11111111110100
E/A	16	11111111110101
F/0 (ZRL)	10	111111010
F/1	15	11111111000011
F/2	16	11111111110110
F/3	16	11111111110111

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Run/Size	Code length	Code word
F/4	16	111111111111000
F/5	16	111111111111001
F/6	16	111111111111010
F/7	16	111111111111011
F/8	16	111111111111100
F/9	16	111111111111101
F/A	16	111111111111110



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข

ผลงานที่ได้รับการตีพิมพ์

๑. Sekson Timakul and Somsak Choomchuay “Near Ture DCT Binary Approximation for JPEG”,
๒. การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 27 (EECON27) ,มหาวิทยาลัยขอนแก่น , Volum II, 11-12 พฤษภาคม 2547 , หน้า 205-207



ประวัติผู้เขียน

ชื่อ-นามสกุล นาย เสกสรรค์ ชีมากุล
วัน เดือน ปีเกิด 1 ธันวาคม 2520 จังหวัดสุราษฎร์ธานี

ประวัติการศึกษา :

ปี 2538 ป.ว.ช. สาขาอิเล็กทรอนิกส์ วิทยาลัยเทคนิคราชสีหราชาราม
ปี 2540 ป.ว.ส. สาขาอิเล็กทรอนิกส์ วิทยาลัยเทคนิคราชสีหราชาราม
ปี 2545 วศ.บ. สาขาวิศวกรรมอิเล็กทรอนิกส์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ประสบการณ์การทำงาน :

2540-2542 ช่างเทคนิคบริษัทสยามไปชาวค์อิเล็กทรอนิกส์จำกัด
2545 -2546 ตำแหน่งผู้ช่วยนักวิจัยในโครงการสร้างวงจรรวมซีมอสขนาด 5 ไมครอน
2547-2548 ผู้ช่วยอาจารย์(TA) วิชา Principle computer programming