

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

วงจรถรานสกอนตักเตอร์ แบบ เรล-ทู-เรล โดยใช้เทคนิคการป้อนกลับแบบลบ

A RAIL-TO-RAIL TRANSCONDUCTOR CIRCUIT USING
NEGATIVE FEEDBACK TECHNIQUE



กพ.
ค 862
2548

เลขหมู่.....
เลขทะเบียน.....**60234**

วัน,เดือน,ปี.....**27 ค.ย. 2549**

b.....115A2032
i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2548

ISBN 974-15-1964-8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**A RAIL-TO-RAIL TRANSCONDUCTOR CIRCUIT USING
NEGATIVE FEEDBACK TECHNIQUE**



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2005

ISBN 974-15-1964-8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2005

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	วงจรถานสคอนคักเตอร์ แบบเรล-ทูล-เรล โดยใช้เทคนิคการ ป้อนกลับแบบลบ
ชื่อนักศึกษา	นายสุธีร์ บุญศรี
รหัสประจำตัว	43061166
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2548
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ.ดร.กอบชัย เฉลยหาญ

บทคัดย่อ

วิทยานิพนธ์นี้นำเสนอ วงจรปรับค่าความนำที่มีช่วงอินพุตปฏิบัติงานเป็นแบบเรล-ทูล-เรล คุณสมบัติความเป็นเชิงเส้นของความนำถูกสร้าง โดยการหักล้างของความไม่เป็นเชิงเส้นของ
ทรานซิสเตอร์แบบมอสที่ทำงานในช่วงไม่อิ่มตัว โดยวงจรที่นำเสนอประกอบด้วยวงจรปรับค่า
ความนำที่มีการป้อนกลับแบบลบ 2 ชุด (g_{mn} และ g_{mp}) ผลการเลียนแบบการทำงานใช้โปรแกรม
PSpice เพื่อแสดงประสิทธิภาพของวงจร นอกจากนี้ยังแสดงถึงการประยุกต์ใช้งานต่างๆของวงจรที่
นำเสนอด้วย

Thesis Title A Rail-to-Rail Transconductor Circuit Using Negative Feedback
Technique
Student Mr. Sutee Boonsri
Student ID. 43061166
Degree Master of Engineering
Programme Electrical Engineering
Year 2005 .
Thesis Advisor Assoc.Prof.Dr.Kobchai Dejhan

ABSTRACT

This thesis presents the transconductor with rail to rail input range. A linear V-I characteristic is obtained by using the principle of nonlinearity cancellation of matched MOS transistors operating in the ohmic region. The proposed circuit consists of two transconductance circuits (g_{mn} and g_{mp}) using negative feedback technique. Simulation results are demonstrated by PSpice in order to show the performance of the circuit. Additionally, its applications are also shown.

กิตติกรรมประกาศ

ผู้เขียนขอขอบพระคุณอย่างสูงต่อ รศ.ดร.กอบชัย เดชหาญ อาจารย์ที่ปรึกษาที่ได้ให้ความรู้ คำปรึกษาและคำชี้แนะ แนวทาง ทางด้านการออกแบบวงจรอิเล็กทรอนิกส์ ตลอดจนวิธีการต่างๆในการทำงานวิจัย และเป็นผู้ตรวจแก้ไขงานวิจัยของผู้เขียนทุกชิ้น อย่างมีประสิทธิภาพ

ขอขอบพระคุณอาจารย์อติพิงศ์ ชัยสายัณห์ ที่ให้ความรู้ทางด้านอิเล็กทรอนิกส์ คำชี้แนะแนวทาง และเทคนิคต่างๆในการออกแบบวงจร ตลอดจนความรู้ วิชาการต่างๆ ที่ถ่ายทอดให้ กระผมเป็นอย่างดี ทำให้งานวิจัยนี้สำเร็จบริบูรณ์

ขอกราบขอบพระคุณ พ่อแม่ที่ให้กำลังใจในการทำงานกับผู้เขียนมาโดยตลอดและทุกท่านที่มีส่วนร่วมในการช่วยเหลือและเอื้อประโยชน์กับผู้เขียนมาโดยตลอด

สุธีร์ บุญศรี

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VII
สารบัญรูป.....	VIII
บทที่ 1 บทนำ.....	1
1.1 กล่าวนำ.....	1
1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์.....	1
1.3 หลักการใหม่ในวิทยานิพนธ์.....	2
1.4 รายละเอียดของวิทยานิพนธ์.....	2
บทที่ 2 เทคโนโลยีของซิมอส ทฤษฎีการทำงานของมอสเฟต และหลักการพื้นฐานของวงจร ทรานสคอนดักแตนซ์.....	4
2.1 กล่าวนำ.....	4
2.2 ข้อเปรียบเทียบระหว่างวงจรรวมกับวงจรคิสครีท.....	4
2.3 เทคโนโลยีของมอส.....	5
2.3.1 ข้อดีของมอสเฟต เมื่อเปรียบเทียบกับไบโพลาร์ทรานซิสเตอร์.....	6
2.3.2 ข้อเสียของมอสเฟต เมื่อเปรียบเทียบกับไบโพลาร์ทรานซิสเตอร์.....	7
2.4 ทฤษฎีการทำงานของมอสเฟต.....	8
2.4.1 โครงสร้างของมอสเฟต.....	8
2.4.2 สัญลักษณ์ของมอสเฟต.....	10
2.4.3 ชนิดของมอสเฟต.....	11
2.4.4 คุณสมบัติการทำงาน of มอสเฟต.....	13
2.4.5 แบบจำลองของมอสเฟต.....	15

สารบัญ(ต่อ)

หน้า

2.5 หลักการพื้นฐานของวงจรทรานสดักแดนซ์.....	16
2.5.1 วงจรทรานสดักแดนซ์ที่ใช้อินพุทแบบเดี่ยว.....	16
2.5.2 วงจรทรานสดักแดนซ์ที่ใช้อินพุทแบบผลต่าง.....	17
2.6 บทสรุป.....	19
บทที่ 3 วงจรทรานสดักแดนซ์ที่ช่วงอินพุทปฏิบัติงานเป็นแบบ เรล-ทู-เรล.....	20
3.1 กล่าวนำ.....	20
3.2 วงจรปรับค่าทรานสดักแดนซ์พื้นฐาน.....	20
3.3 การวิเคราะห์วงจรปรับค่าทรานสดักแดนซ์พื้นฐานชุด $N(g_{mn})$	21
3.4 การวิเคราะห์วงจรปรับค่าทรานสดักแดนซ์พื้นฐานชุด $P(g_{mp})$	22
3.5 หลักการทำงาน.....	23
3.5.1 เปรียบเทียบการทำงานของวงจรทรานสดักแดนซ์ ในบทความวิจัย[5] กับวงจรที่นำเสนอ.....	23
3.5.2 หลักการทำงานของวงจรทรานสดักแดนซ์ ในบทความวิจัย[5].....	25
3.5.3 วงจรทรานสดักแดนซ์ที่นำเสนอ.....	28
3.5.3.1 การพิจารณาผลของ Body Effect (g_{mn}).....	30
3.5.3.2 การพิจารณาผลของ Body Effect (g_{mp}).....	30
3.5.3.3 การพิจารณาช่วงแรงดันอินพุทปฏิบัติงาน (g_{mn}).....	31
3.5.3.4 การพิจารณาช่วงแรงดันอินพุทปฏิบัติงาน (g_{mp}).....	31
3.6 วงจรทรานสดักแดนซ์แบบลิเนียร์ที่สมบูรณ์.....	32
3.7 การพิจารณาความต้านทานเอาต์พุท.....	33
3.8 การวิเคราะห์ช่วงความถี่ปฏิบัติงาน.....	34
3.9 ผลการทดสอบการทำงานของวงจร.....	42
3.10 บทสรุป.....	47

สารบัญ(ต่อ)

	หน้า
บทที่ 4 การประยุกต์ใช้งานวงจรทรานสดอนคักแดนซ์ที่ช่วงอินพุทปฏิบัติงานเป็นแบบ	
เรล-ทูล-เรล.....	48
4.1 กล่าวนำ.....	48
4.2 วงจร Full-wave Rectifier	49
4.2.1 ผลการทดสอบการทำงานของวงจร.....	50
4.3 วงจรกำลังสองที่มีอินพุทเป็นแบบ เรล-ทูล-เรล.....	52
4.3.1 หลักการทำงานของวงจรกำลังสองสัญญาณกระแส.....	52
4.4 บทสรุป.....	55
บทที่ 5 บทสรุปและวิจารณ์.....	56
5.1 บทสรุป.....	56
5.2 ปัญหาที่เกิดขึ้นและแนวทางการแก้ไข.....	57
เอกสารอ้างอิง.....	58
ภาคผนวก.....	61
ภาคผนวก ก. โปรแกรม Pspice ที่ใช้ในการวิเคราะห์หัตถยานิพนธ์.....	62
ภาคผนวก ข. โปรแกรม PSpice ที่ได้จาก Output File	81
ภาคผนวก ค. ผลงานที่ได้รับการตีพิมพ์.....	90
ประวัติผู้เขียน.....	101

สารบัญตาราง

ตารางที่	หน้า
3.1 แสดงขนาดความกว้างต่อความยาวเซลล์เนตของมอสทรานซิสเตอร์ในวงจร.....	42



VII

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่	หน้า
2.1 แสดงแผนผังของเทคนิก โวลีจจรรวม.....	6
2.2 โครงสร้างของ NMOS.....	8
2.3 โครงสร้างของ PMOS.....	9
2.4 แสดงการไบอัส.....	9
2.5 แสดงสัญลักษณ์ต่างๆของมอสเฟต.....	10
2.6 โครงสร้างของมอสเฟต ชนิด เอ็น-แซนแนล.....	11
2.7 แสดงกราฟคุณสมบัติของมอสเฟต ชนิด เอ็น-แซนแนล.....	12
2.8 แสดงคุณสมบัติของมอสเฟต.....	14
2.9 แสดงความสัมพันธ์ระหว่าง I_D กับ V_{GS}	15
2.10 วงจรทรานสคอนดักแตนซ์ที่ใช้อินพุตแบบเดี่ยว.....	16
2.11 วงจรทรานสคอนดักแตนซ์ที่ใช้อินพุตแบบผลต่าง.....	18
2.12 เปรียบเทียบวงจรทรานสคอนดักแตนซ์ทั่วไป กับวงจรที่นำเสนอ.....	19
3.1 วงจรปรับค่าทรานสคอนดักแตนซ์ ชุด $N(g_{mn})$	21
3.2 วงจรปรับค่าทรานสคอนดักแตนซ์ ชุด $P(g_{mp})$	21
3.3 บล็อกไดอะแกรมของวงจรทรานสคอนดักแตนซ์.....	23
3.4 วงจรทรานสคอนดักแตนซ์ชุด N และชุด P	27
3.5 วงจรทรานสคอนดักแตนซ์ชุด N ที่นำเสนอ.....	29
3.6 วงจรทรานสคอนดักแตนซ์ชุด P ที่นำเสนอ.....	30
3.7 วงจรทรานสคอนดักแตนซ์แบบลิเนียร์ที่สมบูรณ์.....	32
3.8 วงจรทรานสคอนดักแตนซ์แบบลิเนียร์ที่สมบูรณ์โดยเป็นรูปบล็อก.....	33
3.9 วงจรสมมูลของมอสที่ใช้ในการวิเคราะห์วิธานิพันธ์.....	34
3.10 วงจรสร้างควมนำชุด N	35
3.11 วงจรสร้างควมนำชุด N เมื่อถูกแบ่งครึ่งวงจร.....	36
3.12 รูปวงจรที่3.11 เมื่อถูกแทนด้วยแบบจำลองสัญญาณขนาดเล็ก.....	36
3.13 กระแส I_{M1} เมื่อ V_I แปรค่าจาก -2V ถึง +2V ขณะที่ $I_{B1} = 5 \mu A$	43
3.14 กระแส I_{P1} เมื่อ V_I แปรค่าจาก -2V ถึง +2V ขณะที่ $I_{B2} = 5 \mu A$	43

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานที่ VIII ศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

รูปที่	หน้า
3.15 กระแส I_O เมื่อ V_I แปรค่าจาก -2V ถึง +2V ขณะที่ I_B จาก $5 \mu A$ ถึง $7 \mu A$ สแต็ปละ $1 \mu A$	44
3.16 ผลการตอบสนองความถี่ของวงจร.....	44
3.17 แสดงกระแส I_N เทียบกับ V_{in}	45
3.18 แสดงกระแส I_P เทียบกับ V_{in}	45
3.19 แสดงกระแส $I_O (I_N + I_P)$ เทียบกับ V_{in}	46
3.20 แสดงช่วงอินพุตปฏิบัติงานกว้างกว่าช่วงของระดับไฟเลี้ยง.....	46
4.1 วงจรกำลังสองที่มีอินพุตเป็นแบบ เรล-ทู-เรล.....	48
4.2 วงจรคุณสมบัติสัญญาณที่มีอินพุตเป็นแบบ เรล-ทู-เรล.....	48
4.3 วงจรปรับค่าทรานสคอนดักแตนซ์แบบลิเนียร์ ชุด $P(g_{mp})$ ที่เพิ่มวงจรสะท้อนกระแส.....	49
4.4 แสดงรูปปลอกวงจร Full -wave rectifier ที่ออกแบบจากวงจรทรานสคอนดักแตนซ์.....	50
4.5 แสดงค่ากระแส I_N เทียบกับ V_{in}	50
4.6 แสดงค่ากระแส I_P ที่เพิ่มวงจรสะท้อนกระแส เทียบกับ V_{in}	51
4.7 แสดงค่ากระแส I_O เทียบกับ V_{in}	51
4.8 วงจรกำลังสองสัญญาณกระแส.....	52
4.9 วงจรกำลังสองสัญญาณกระแสต่อร่วมกับวงจรทรานสคอนดักแตนซ์.....	53

บทที่ 1

บทนำ

1.1 กล่าวนำ

ปัจจุบันอุตสาหกรรมทางด้านอิเล็กทรอนิกส์ ได้มีการพัฒนาให้เจริญก้าวหน้าไปเป็นอย่างมาก โดยเฉพาะชิ้นส่วนอุปกรณ์อิเล็กทรอนิกส์ อุปกรณ์ทางอิเล็กทรอนิกส์ ต่างๆ หลายชนิดได้ถูกนำมาสร้างเป็นวงจรประมวลผลสัญญาณต่าง ๆ มากมาย โดยเริ่มจากระบบสุญญากาศมาเป็นสารกึ่งตัวนำ (Semiconductor) ที่มีลักษณะเป็นดิสครีท (Discrete) และมาเป็นรูปแบบวงจรรวม (Integrated Circuit) หรือที่เรียกว่าไอซี (IC) ในการออกแบบวงจรก็เช่นกันได้มีการนำเสนอการออกแบบวงจร โดยใช้หลักการใหม่ๆ ขึ้นมาอย่างมากมาย เพื่อให้สามารถนำวงจรไปประยุกต์ใช้งานได้ง่าย หรือออกแบบปรับปรุงแก้ไขวงจรที่มีอยู่แล้วให้มีคุณสมบัติและมีประสิทธิภาพในการทำงานตลอดจนให้ค่าความละเอียดความแม่นยำในการทำงานที่ดียิ่งขึ้น และมีผลตอบสนองต่อความถี่ในการปฏิบัติงานที่สูงตามไปด้วย อีกทั้งต้องพยายามออกแบบให้วงจรมีความยุ่งยากน้อย และใช้จำนวนอุปกรณ์น้อยที่สุดเท่าที่จะเป็นไปได้ เพื่อให้สามารถนำไปสร้างเป็นวงจรรวมได้ง่าย และมีราคาต่อวงจรต่ำ

วงจรรานสกอนดักแตนต์ เป็นวงจรที่สามารถนำไปประยุกต์ใช้งานได้อย่างกว้างขวางในระบบโทรคมนาคมและระบบเครื่องมือวัด เช่น วงจรคูณสัญญาณ วงจรกรองสัญญาณ เป็นต้น ในปัจจุบันเทคโนโลยีที่ทำการออกแบบวงจรรวม VLSI ได้มีการพัฒนาไปมาก ซึ่งส่งผลให้ขนาดความยาว channel ของ CMOS มีขนาดสั้นมาก ซึ่งเป็นข้อกำหนดทำให้ค่าของ V_{DS} มีขนาดต่ำ และส่งผลทำให้แรงดันไฟเลี้ยงที่ใช้ก็จะมีขนาดแรงดันไฟเลี้ยงต่ำไปด้วย ดังนั้นจากแนวปรารภดังกล่าว ในวิทยานิพนธ์ฉบับนี้ จะเป็นการนำเสนอการออกแบบวงจรรวม โดยใช้ทรานซิสเตอร์แบบมอสเฟต มาออกแบบเป็นวงจรรานสกอนดักแตนต์ ที่มีช่วงอินพุตปฏิบัติงานเป็นแบบ เรล-ทู-เรล

(A Rail-to-Rail Transconductor Using Negative Feedback Technique) ซึ่งจะกล่าวกันต่อไป

1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์

ในการทำวิทยานิพนธ์ เรื่อง "วงจรรานสกอนดักเตอร์ แบบ เรล-ทู-เรล โดยใช้เทคนิคการป้อนกลับแบบลบ" ใช้หลักการทำงานของซีมอสในช่วงไม่อิ่มตัว มีวัตถุประสงค์ ดังนี้

เอกสารนี้เป็น 1. ศึกษาวงจรรวมด้านอนาล็อกข้างานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ศึกษาค้นคว้าวงจรทรานสดักเตอร์ แบบต่างๆ
3. ออกแบบวงจร ที่มีช่วงอินพุทแบบ เรล-ทู-เรล
4. ใช้มอสเฟททรานซิสเตอร์ทั้งหมดในการออกแบบ
5. ออกแบบวงจรให้มีขนาดเล็ก ใช้จำนวนมอสเฟททรานซิสเตอร์ให้มีจำนวนน้อยที่สุด

1.3 หลักการใหม่ในวิทยานิพนธ์

จากการศึกษาค้นคว้า ในวิทยานิพนธ์ เรื่อง วงจรทรานสดักเตอร์ แบบ เรล-ทู-เรล โดยใช้เทคนิคการป้อนกลับแบบลบ มีแนวคิดใหม่ แตกต่างจากหลักการของผู้ออกแบบเดิมที่เคยเสนอไว้ดังนี้

- 1.อาศัยการหักล้างทอมที่ไม่เป็นเชิงเส้นของทรานซิสเตอร์แบบมอส ที่ทำงานในช่วงไม้อิมตัว มาสร้างค่าทรานสดักเตอร์ g_m โดยวงจรที่นำเสนอ ประกอบด้วยวงจรทรานสดักเตอร์ที่มีการป้อนกลับแบบลบจำนวน 2 ชุด (g_{mn} และ g_{mp})
- 2.ปรับปรุงวงจรทรานสดักเตอร์จากเดิม
- 3.วงจรที่ทำการออกแบบใช้ระดับแรงดันไฟเลี้ยงค่าขนาด $\pm 1.5V$

1.4 รายละเอียดของวิทยานิพนธ์

ในวิทยานิพนธ์ได้แบ่งเนื้อหาออกเป็น 5 บท ดังนี้

บทที่ 1 จะเป็นการกล่าวนำวัตถุประสงค์ หลักการใหม่ในวิทยานิพนธ์ และเนื้อหาโดยย่อในแต่ละบท

บทที่ 2 กล่าวถึงเทคโนโลยีของซีมอส ทฤษฎีการทำงานของมอสเฟท และหลักการพื้นฐานของวงจรทรานสดักเตอร์

บทที่ 3 กล่าวถึงวงจรทรานสดักเตอร์ ที่ช่วงอินพุทปฏิบัติงานเป็นแบบ เรล-ทู-เรล เริ่มจากการออกแบบวงจรพื้นฐาน ประกอบด้วยวงจรปรับค่าทรานสดักเตอร์ 2 ชุด คือ (g_{mn} และ g_{mp}) นำหลักการเบื้องต้นมาออกแบบเป็นวงจรปรับค่าทรานสดักเตอร์แบบลิเนียร์ ชุด $N(g_{mn})$ และ ชุด $P(g_{mp})$ เพื่อทำเป็นวงจรทรานสดักเตอร์แบบลิเนียร์ที่สมบูรณ์ นำวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่กล่าวมา วิเคราะห์หาช่วงศักดาปฏิบัติงาน วิเคราะห์ช่วงความถี่ปฏิบัติงานและทดสอบการทำงาน
ของวงจรโดยการเลียนแบบการทำงานด้วยโปรแกรม PSpice

บทที่ 4 กล่าวถึงการนำวงจรทรานสดอนคิกแดนซ์ที่ออกแบบมาประยุกต์ใช้งานเป็นวงจร
Full-wave Rectifier โดยการเพิ่มวงจรสะท้อนกระแสให้กับวงจรปรับค่าทรานสดอนคิกแดนซ์แบบ
ลิเนียร์ชุด $P(g_{mp})$ ก็จะได้เป็นวงจร Full-wave Rectifier ที่สมบูรณ์ ที่ช่วงอินพุตปฏิบัติงานสูงกว่า
แรงดันไฟเลี้ยง

บทที่ 5 เป็นการสรุปรายละเอียดที่สำคัญต่างๆในวิทยานิพนธ์ นี้ทั้งหมด ปัญหาที่เกิดขึ้น
และแนวทางแก้ไข

ภาคผนวก ก. แสดงผลการเลียนแบบการทำงานด้วย โปรแกรม PSpice ที่ใช้ในการ
วิเคราะห์วิทยานิพนธ์

ภาคผนวก ข. แสดงผลการทดสอบด้วย โปรแกรม PSpice ที่ได้จาก Output File

ภาคผนวก ค. ผลงานที่ได้รับการตีพิมพ์

ประวัติผู้เขียน

บทที่ 2

เทคโนโลยีมอส ทฤษฎีการทำงานของมอสเฟท และหลักการพื้นฐานของวงจรรทรานสคอนดักแตนซ์

2.1 กล่าวนำ

ในวิทยานิพนธ์นี้เป็นการปรับปรุงและพัฒนาการออกแบบวงจรรทรานสคอนดักแตนซ์ ที่ช่วงอินพุตปฏิบัติงานเป็นแบบ เรล-ทู-เรล โดยใช้เทคนิคการป้อนกลับแบบลบ โดยอาศัยหลักการทำงานของมอสเฟทชนิดเอ็นฮานซ์เมนต์ (Enhancement-Mode) ที่มีการทำงานอยู่ในช่วงไม่อิ่มตัว (Non-Saturation Region) ในการออกแบบวงจรมีได้จากการเลียนแบบการทำงานของวงจรมอสเฟท โดยใช้โปรแกรม PSpice ซึ่งจะใช้เป็นข้อแสดงถึงสมรรถนะของวงจรมอสเฟทที่เกิดขึ้นว่า มีคุณสมบัติเป็นไปตามหลักการที่ได้ออกแบบและนำเสนอมาอย่างน้อยเพียงใด โดยในการออกแบบวงจรมอสเฟทนั้นได้อาศัยวงจรมอสเฟทปรับค่าทรานสคอนดักแตนซ์พื้นฐาน เป็นพื้นฐานในการออกแบบวงจรรทรานสคอนดักแตนซ์ ที่ช่วงอินพุตปฏิบัติงานเป็นแบบ เรล-ทู-เรล ในเนื้อหาในบทนี้จะกล่าวถึง ทฤษฎีการทำงาน สมการสำคัญต่างๆ และ หลักการพื้นฐานของวงจรรทรานสคอนดักแตนซ์

2.2 ข้อเปรียบเทียบระหว่างวงจรรวมกับวงจรมอสเฟท

การลงทุนเกี่ยวกับอุปกรณ์ด้านสารกึ่งตัวนำในปัจจุบันนี้ส่วนใหญ่จะเน้นหนักไปทางด้านการผลิตไอซี (Integrated Circuit : IC) มากกว่าการผลิตส่วนประกอบแบบดิสครีท ทั้งนี้เพราะไอซีมีคุณลักษณะที่ดีกว่า วงจรมอสเฟท กล่าวคือ

1. วงจรรวมนั้น สามารถผลิตวงจรต่างๆ ได้ครั้งละหลายๆ วงจรต่อการผลิต 1 ครั้ง ดังนั้นจึงทำให้ต้นทุนในการผลิตวงจรรวมต่ำ ทำให้ไอซีมีราคาถูก

2. เนื่องจากส่วนประกอบภายในไอซี เช่น ทรานซิสเตอร์ ซึ่งจะถูกผลิตมาพร้อมๆ กันในกระบวนการผลิต ดังนั้นค่าพารามิเตอร์ของส่วนประกอบต่างๆ จึงมีค่าใกล้เคียงกัน และคุณสมบัติ (Characteristic) ของส่วนประกอบเหล่านั้นมีความสัมพันธ์กัน (Match) นอกจากนี้ยังมีคุณสมบัติต่อสถานะแวดล้อมต่างๆ เช่น การเปลี่ยนแปลงทางอุณหภูมิเหมือนกันด้วย (Thermal Tracking) ซึ่งข้อดีดังกล่าว ทำให้มีขีดความสามารถ และความเชื่อมั่นในการทำงานสูง (High Performance and High Reliability) โดยอาจจะสร้างวงจรมอสเฟทที่มีความยุ่งยาก และซับซ้อนมากๆ ขึ้นได้ซึ่งสำหรับวงจรมอสเฟทอาจจะเป็นไปได้เลย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. เนื่องจากภายในไอซีจะไม่มีรอยบัดกรี จึงสามารถลดผลต่างๆอันจะเกิดขึ้นเนื่องจากสิ่ง ที่แอบแฝงอยู่ในรอยบัดกรีนั้นลงไปโดยสิ้นเชิง ทำให้วงจรในไอซีสามารถทำงานได้ดีกว่าวงจรดิส ครีททั่วไป

4. ไอซีแต่ละตัว อาจจะทำงานได้เท่ากับบล็อกแต่ละบล็อกของระบบ (system) ทั่วๆไป ในการศึกษา หรือการออกแบบวงจรอิเล็กทรอนิกส์ในปัจจุบันจึงมักจะเน้นหนักไปทางด้าน บล็อกไดอะแกรมเสียเป็นส่วนใหญ่ ซึ่งช่วยให้เกิดความสะดวกขึ้นอีกมาก เพราะสามารถใช้ไอซี แทนลงในบล็อกไดอะแกรมนั้นได้เลย โดยไม่จำเป็นที่จะต้องสร้างวงจรในแต่ละบล็อกนั้นอีก ทำให้ลดความยุ่งยากของวงจรทั้งหมดลงไปได้มากทีเดียว

5. ไอซีมีขนาดเล็กกว่าและเบากว่า

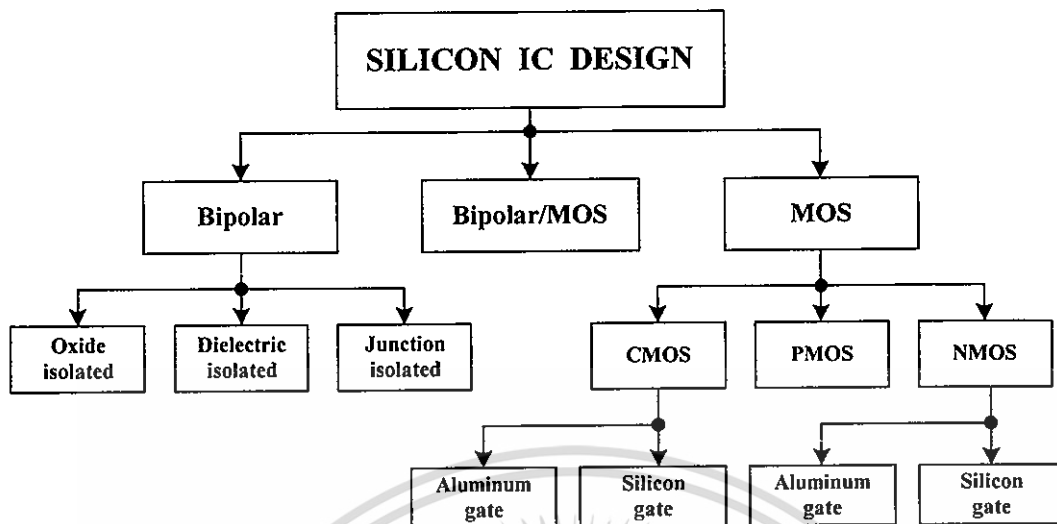
ในขณะที่เดียวกันนั้น ไอซีก็มีข้อเสียเหมือนกันคือ ไม่สามารถปรับแต่งค่าต่างๆ ได้ เช่น ค่า ความต้านทานในไอซีได้โดยง่ายเหมือนกับในวงจรดิสครีท แต่ถ้าจำเป็นจริงๆ ก็จะสามารถ ปรับแต่งได้โดยใช้แสงเลเซอร์ แต่จะทำให้ต้นทุนในการผลิตสูงขึ้นมาก และข้อเสียอีกข้อหนึ่งก็คือ การออกแบบวงจรจะยุ่งยากสลับซับซ้อนและใช้เวลามากกว่าการออกแบบวงจรดิสครีท ซึ่งทำงาน อย่างเดียวกัน แต่ข้อเสียดังกล่าวจะไม่มีผลมากนัก เมื่อจะผลิตไอซีเหล่านั้นจำนวนมากๆ

2.3 เทคโนโลยีของมอส

ปัจจุบันนี้ เทคโนโลยี VLSI (Very Large Scale Integration) เป็นการผลิตวงจรรวมที่เป็นที่ นิยมมาก เพราะมีข้อดีว่าเทคโนโลยีแบบอื่นๆหลายประการ เช่น การสูญเสียของพลังงานต่ำกว่า มี อินพุตอิมพีแดนซ์สูงมาก การออกแบบง่าย ฯลฯ ซึ่งมีความต้องการมากทั้งด้านการประมวลผล สัญญาณ (Signal Processing) แบบเป็นวงจรรอบบนชิพเดียว (Single Chip) การทำงานจะมี ประสิทธิภาพมากที่สุด ซึ่งการออกแบบวงจรทางด้านอนาลอกก็เป็นบทบาทสำคัญในการผลิตไอซี โดยออกแบบเป็น VLSI ที่รู้จักกันส่วนใหญ่ของระบบที่เป็นอนาลอกคือ วงจรกรองสัญญาณ วงจร แปลงสัญญาณ อนาลอกเป็นสัญญาณดิจิทัล และแปลงจากสัญญาณดิจิทัลเป็นสัญญาณอนาลอก วงจรเปรียบเทียบแรงดัน (Voltage Comparator) วงจรควบคุมอัตราขยายโดยอัตโนมัติ (Automatic Gain Control) ฯลฯ

วิธีการออกแบบไอซี จะนิยมใช้เทคโนโลยีอยู่ 2 แบบคือ แบบไบโพลาร์ (BJT) และมอส โดยจะแบ่งเป็นส่วนย่อยๆ ดังรูปที่ 2.1 โดยทั้งหมดนั้นจะอยู่บนรากฐานของเทคโนโลยีวงจรรวม ชิปลิกอน ซึ่งเดิมการออกแบบวงจรรวมนั้นจะใช้เทคโนโลยีของไบโพลาร์ แต่ปัจจุบันนี้เทคโนโลยี ของมอสได้เจริญเติบโตขึ้นอย่างมาก เมื่อดูจากข้อได้เปรียบของมอสทรานซิสเตอร์เมื่อเทียบกับ ไบโพลาร์ทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.1 แสดงแผนผังของเทคโนโลยีวงจรรวม

2.3.1 ข้อดีของมอสเฟต เมื่อเปรียบเทียบกับไบโพลาร์ทรานซิสเตอร์

1. ต้องการขั้นตอนการผลิตประมาณ 25% เมื่อเทียบกับกระบวนการสร้างไบโพลาร์ทรานซิสเตอร์ ก็เนื่องจากการออกแบบสร้าง MOSFET มีโครงสร้างและกระบวนการที่ง่ายทำให้ใช้ต้นทุนในการผลิตต่ำ (Low Cost)

2. สิ่งประดิษฐ์ถูกสร้างขึ้นได้มากกว่า และสามารถบรรจุหรือถูกใส่ไปในพื้นที่ที่จำกัดได้ในปริมาณมาก และปัจจุบันเหมาะสมที่จะทำเป็นวงจรรวม VLSI

3. ขาเดรน (Drain) และขาซอส (Source) ของ MOS สามารถสลับแทนที่กันได้ ซึ่งการทำงานยังคงไม่เปลี่ยนแปลงไปมากนัก ทั้งนี้เพราะเนื่องจากว่า MOS มีความสมมาตรทั้งสองข้าง (Bilateral Symmetry) ซึ่งแตกต่างกับไบโพลาร์ทรานซิสเตอร์ที่ไม่สามารถจะสลับระหว่างขาอิมิตเตอร์ (Emitter) กับขาคอลเลกเตอร์ (Collector) ได้

4. ปริมาณการได้ปัสการกิ่งตัวนำที่อิมิตเตอร์กับคอลเลกเตอร์จะไม่เท่ากัน โดยสารกิ่งตัวนำที่อิมิตเตอร์จะมีปริมาณการได้ปัสที่สูงกว่า ซึ่งถ้าทำการสลับขาจะทำให้อัตราขยาย (Gain) ลดลงอย่างมาก

5. จำนวนชนิดพาหะในการนำกระแส โดยมอสเฟตจะใช้ในการนำกระแสเพียงชนิดเดียวคือ โฮล (hole) ใน PMOS หรืออิเล็กตรอน (electron) ใน NMOS ดังนั้นจึงเรียกสิ่งประดิษฐ์สารกิ่งตัวนำชนิดนี้ว่า ยูนิโพลาร์ทรานซิสเตอร์ (Unipolar Transistor) ซึ่งต่างจากกรณีไบโพลาร์ทรานซิสเตอร์ (Bipolar Transistor) จะใช้จำนวนพาหะในการนำกระแส 2 ชนิด แบ่งเป็นกระแสของพาหะส่วนใหญ่ (majority carrier) ซึ่งเป็นอิเล็กตรอนสำหรับกรณี npn และโฮล สำหรับกรณี pnp เป็นเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

pnp และกระแสของพาหะส่วนน้อย (minority carrier) ซึ่งเป็นโฮลสำหรับ npn และเป็นอิเล็กตรอนสำหรับกรณี pnp

6. การทำงาน มอสทรานซิสเตอร์ทำงาน โดยใช้แรงดันไปควบคุมกระแสที่ทางออกและค่าความต้านทานที่ทางเข้า (Input Impedance) ของมอสเฟทมีค่ามากๆ เนื่องจากที่อินพุทขาเกตต่ออยู่กับฉนวน (ซิลิกอนไดออกไซด์) ทำให้มีอัตราการสูญเสียกำลังต่ำมาก และสามารถนำไปขับมอสเฟทตัวอื่นๆ ได้จำนวนมาก ขณะที่ไบโพลาร์ทรานซิสเตอร์ทำงานโดยใช้กระแสทางเข้าควบคุมกระแสทางออก และความต้านทานที่ทางเข้าก็มีค่าน้อยกว่ากรณีของมอสเฟท ทำให้มีอัตราในการสูญเสียกำลังมากกว่า

7. เนื่องจากมอสเฟทมีการทำงาน โดยการใส่แรงดันควบคุม จึงทำให้สามารถขับ (Drive) มอสเฟทตัวอื่นๆ ได้มีจำนวนมาก ซึ่งมีค่าแฟนเอาต์สูง (High Fan-out) และมีอัตราสูญเสียกำลังอินพุทที่เกิดขึ้นมีค่าต่ำมาก

8. ผลกระทบของอุณหภูมิต่อกระแส (Thermal Runaway) ภายในมอสเฟท มีค่าน้อยมาก นั่นคือ ถ้าอุณหภูมิมีค่าเพิ่มขึ้นกระแสที่ไหลผ่านมอส จะมีค่าค่อนข้างคงที่ จึงไม่เกิดการเสียหายเนื่องจากผลทางความร้อนต่างจากไบโพลาร์ทรานซิสเตอร์ ซึ่งเมื่ออุณหภูมิเพิ่มขึ้นจะทำให้มีกระแสไหลเพิ่มขึ้น ผลอันนี้เองจะทำลายทรานซิสเตอร์ที่ใช้งานที่กระแสสูงๆ จึงต้องมีฟิวส์คอยป้องกันการไหลเกินของกระแส เพื่อไม่ให้ทรานซิสเตอร์เสียหาย ซึ่งในมอสไม่จำเป็นต้องมีวงจรป้องกัน

9. การใช้งานมอส ใช้กำลังต่ำ ซึ่งเป็นผลให้ถูกรบกวนทางไฟฟ้าที่เกิดขึ้นต่ำไปด้วย

2.3.2 ข้อเสียของมอสเฟท เมื่อเปรียบเทียบกับไบโพลาร์ทรานซิสเตอร์

1. ไม่สามารถทำงานโดยการใส่กระแสควบคุมได้
2. มีความเร็วในการทำงานที่ต่ำกว่าไบโพลาร์ทรานซิสเตอร์เนื่องจากมีค่าของคาปาซิแตนซ์ทางด้านอินพุทที่สูง ซึ่งเป็นข้อจำกัดการใช้งานทางด้านความถี่สูง แต่ปัจจุบันได้มีการใช้โพลีซิลิกอนเกตเทคโนโลยี จึงช่วยลดค่าคาปาซิแตนซ์ที่เกตทำให้มีการทำงานเร็วขึ้น

3. ค่าของทรานสคอนดักแตนซ์ (Transconductance) หรือ g_m มีค่าต่ำ

4. สมการที่ใช้วิเคราะห์การทำงานของมอสเฟท มีความยุ่งยากมากกว่าสมการของไบโพลาร์ทรานซิสเตอร์ อีกทั้งการพิจารณาการทำงานของมอสเฟทยังมีหลายระดับ (LEVEL) อีกด้วย ดังเช่นในโปรแกรมสำเร็จรูป PSpice 2G.6 แบ่งการทำงานของมอสเฟทออกเป็น 3 ระดับ คือ LEVEL 1, LEVEL 2 และ LEVEL 3

จะเห็นว่าเทคโนโลยีมอส ทำให้สามารถบรรจุวงจรรวมที่ถูกรวมแบบไว้มีความหนาแน่นมากขึ้น เช่น หน่วยความจำ (Memory) หน่วยประมวลผล (Microprocessor) จากรูปที่ 2.1 จะเห็นว่าในเทคโนโลยีวงจรรวมมีอุปกรณ์หลายชนิด สำหรับในวิทยานิพนธ์นี้ จะใช้อุปกรณ์คือ มอสเฟทชนิด

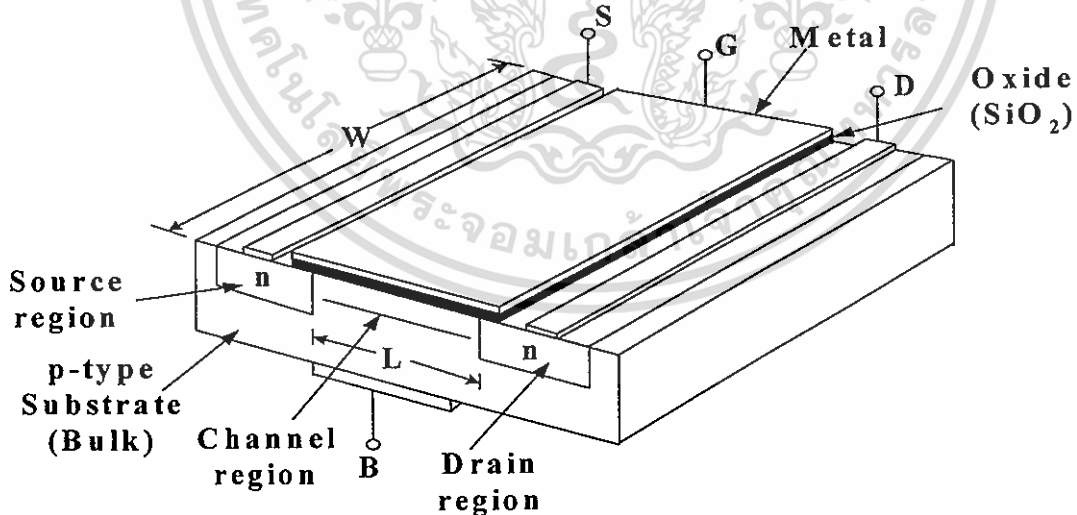
เอเอ็มเอสเอ็มเอ็นทีเท่านั้นในการออกแบบการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 ทฤษฎีการทำงานของมอสเฟต

มอสเฟต (MOSFET) มาจากคำเต็มว่า Metal Oxide Semiconductor Field Effect Transistor มีชื่อเรียกอีกชื่อหนึ่งว่า อินซูลेटเทคเทกเฟต (Insulated Gate Field Effect Transistor) เขียนย่อว่า IGFET เป็นสารกึ่งตัวนำชนิดหนึ่ง ซึ่งใช้สนามไฟฟ้าควบคุมปริมาณการไหลของกระแสในช่องนำกระแส ในปัจจุบันนี้มอสเฟตได้เริ่มเข้ามาแทนที่ไบโพลาร์ทรานซิสเตอร์ เนื่องจากมีโครงสร้างง่าย ขั้นตอนการผลิตน้อย มีขนาดเล็กทำให้ได้ปริมาณมาก ความต้านทานอินพุตสูง (High Input Impedance) สัญญาณรบกวนต่ำ แต่มอสเฟตก็ยังมีข้อเสียเทียบกับไบโพลาร์ทรานซิสเตอร์ คือ การทำงานที่กำลั้งต่ำ อัตราขยายต่ำ ความเร็วในการทำงานต่ำ

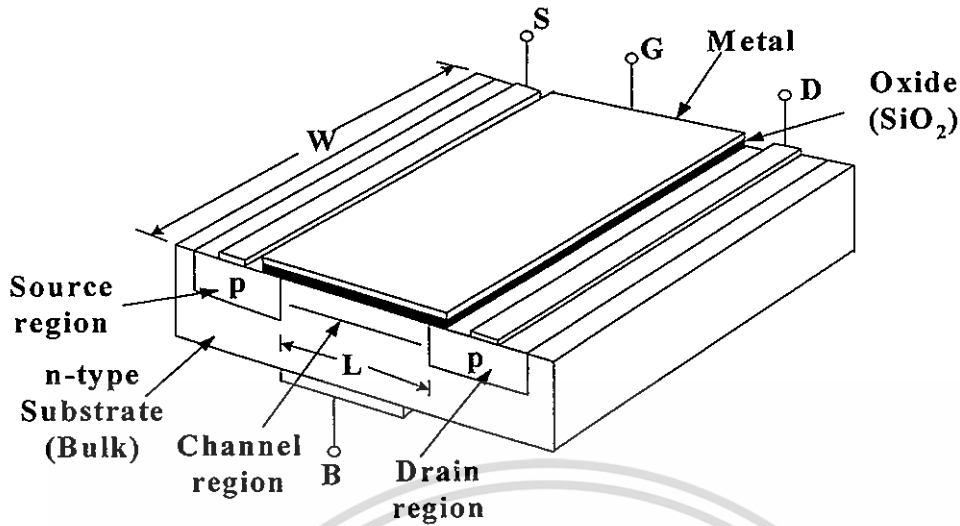
2.4.1 โครงสร้างของมอสเฟต

มอสเฟตแบ่งชนิดตามการทำงานได้ 2 ชนิด คือ เอ็นฮานเม้นท์มอสเฟต (Enhancement MOSFET) และดีเพทชันมอสเฟต (Depletion MOSFET) ซึ่งแต่ละชนิดนี้สามารถแบ่งออกได้อีก 2 ชนิด คือ P-Channel หรือเรียกว่า PMOS และ N-Channel หรือ เรียกว่า NMOS โครงสร้างของ PMOS และ NMOS มีโครงสร้างตรงข้ามกันในที่นี้จะขอแสดงโครงสร้างของมอสเฟตที่เป็นเอ็นฮานเม้นท์เท่านั้น โครงสร้าง NMOS แสดงในรูปที่ 2.2 ส่วนโครงสร้างของ PMOS แสดงในรูปที่ 2.3



รูปที่ 2.2 โครงสร้างของเอ็นฮานเม้นท์มอสเฟตชนิด NMOS

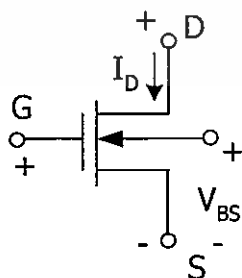
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



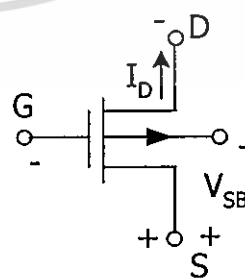
รูปที่ 2.3 โครงสร้างของเอ็นทรานเมนต์มอสเฟตชนิด PMOS

NMOS ประกอบด้วยส่วนฐานรองที่เป็นสารกึ่งตัวนำชนิด พี (P-Type) ซึ่งมีสารกึ่งตัวนำชนิดเอ็น 2 จุด ถูกแพร่ลงบนฐานรอง สารกึ่งตัวนำชนิดเอ็นนี้ถูกเรียกว่า ซอส (Source) และเดรน (Drain) บนผิวหน้าระหว่าง ซอสกับเดรนจะมีแผ่นฟิล์มบางๆ ของซิลิกอนไดออกไซด์ (SiO_2) ส่วนบนของซิลิกอนไดออกไซด์ จะมีโลหะซึ่งทำจาก โพลีซิลิกอน ส่วนนี้ถูกเรียกว่า เกท ถ้าส่วนของฐานรอง ทำด้วยสารกึ่งตัวนำชนิดเอ็น (N-Type) และสารกึ่งตัวนำชนิด พี (P-Type) ถูกแพร่ลงบนฐานรอง โครงสร้างชนิดนี้เรียกว่า PMOS

ระยะห่างระหว่างสารกึ่งตัวนำที่เป็นซอส และเดรน เรียกว่า Channel Length (L) และความกว้างของช่องระหว่างซอสและเดรน เรียกว่า Channel Width (W)



(ก) NMOS



(ข) PMOS

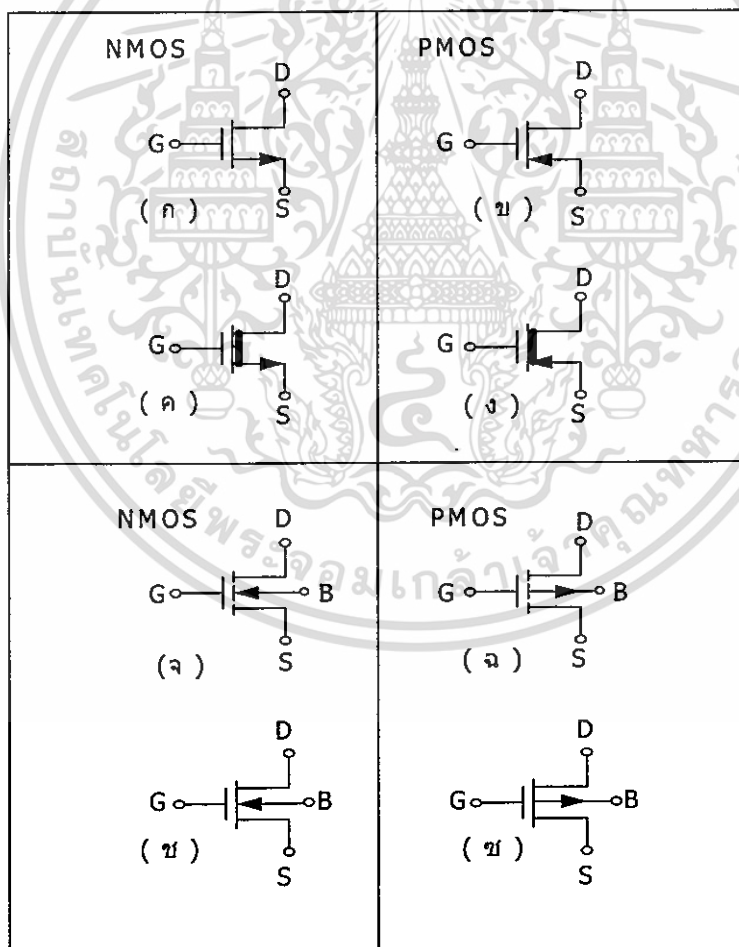
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในเชิงวิชาการเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.4 แสดงการไบอัส

การทำงาน NMOS ขณะที่ไม่มีความดันไบอัสที่เกต สิ่งประดิษฐ์อยู่ในสภาวะ off ไม่นำกระแส ต่อเมื่อให้แรงดัน V_G ที่เกต จะเกิดการเหนี่ยวนำ อิเล็กตรอนซึ่งเป็นพาหะส่วนน้อยในฐานรองชนิดพี (P-Type Substrate) เกิดเป็นแชนแนลขึ้น เมื่อให้ไบอัสที่ขั้วเดรนเป็นบวกเทียบกับซอส กระแสอิเล็กตรอน ซึ่งเป็นพาหะส่วนมากของซอสและเดรนสามารถไหลได้

2.4.2 สัญลักษณ์ของมอสเฟต

สัญลักษณ์ของมอสเฟตสามารถบอกให้ทราบได้ว่า เป็นมอสเฟตชนิด N-Channel หรือ P-Channel โดยดูที่หัวลูกศรที่ขาซอส ถ้าหัวลูกศรหันเข้าหาขาเกตแสดงว่าเป็น PMOS ถ้าหัวลูกศรหันออกแสดงว่าเป็น NMOS หรือดูที่ทิศทางของหัวลูกศรที่ขาบอดี้ (Body) ถ้าหัวลูกศรหันเข้าหาขาเกตแสดงว่าเป็น NMOS ถ้าหัวลูกศรหันออกแสดงว่าเป็น PMOS สัญลักษณ์ของมอสเฟตยังสามารถบอกได้อีกว่ามอสเฟตเป็นชนิดเอ็นฮานสม์มอสเฟต หรือ ดีเฟลทซ์มอสเฟต อีกด้วย ดังรูปที่ 2.5



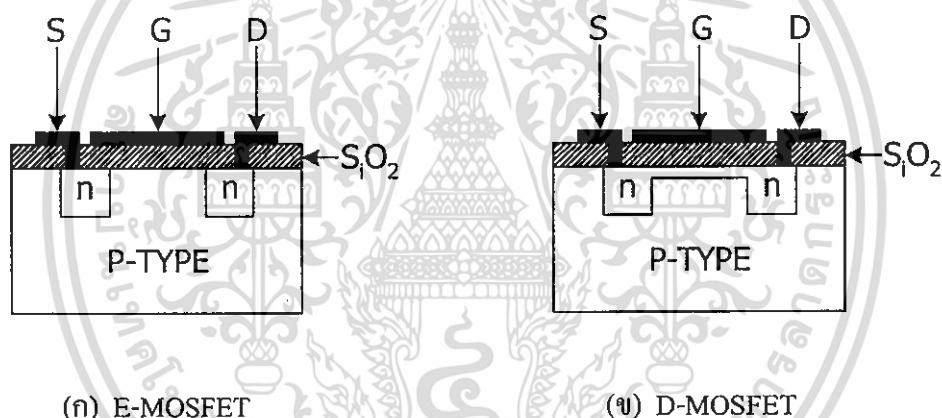
รูปที่ 2.5 แสดงสัญลักษณ์ต่างๆ ของมอสเฟต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.5 แสดงสัญลักษณ์ของมอสเฟตชนิดต่างๆ สัญลักษณ์ในรูปที่ 2.5 (ก) คือ Enhancement NMOS เมื่อโวลต์เตาระหว่างบอดี้และซอส (V_{BS}) เป็นศูนย์ สัญลักษณ์ในรูปที่ 2.5 (ข) คือ Enhancement PMOS เมื่อ $V_{BS} = 0$ สัญลักษณ์ในรูปที่ 2.5 (ค) คือ Depletion NMOS เมื่อ $V_{BS} = 0$ สำหรับสัญลักษณ์ในรูปที่ 2.5 (ง) คือ Depletion PMOS เมื่อ $V_{BS} = 0$ สัญลักษณ์ในรูปที่ 2.5 (จ) – 2.5 (ซ) ได้แสดงสัญลักษณ์ของ NMOS และ PMOS เหมือนรูปที่ 2.5 (ก) – 2.5 (ง) แต่แตกต่างกันตรงที่ $V_{BS} \neq 0$

2.4.3 ชนิดของมอสเฟต

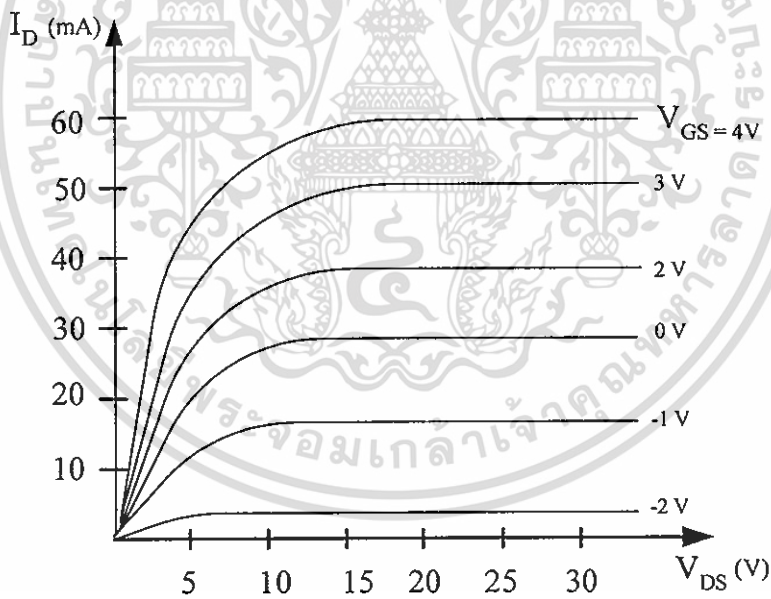
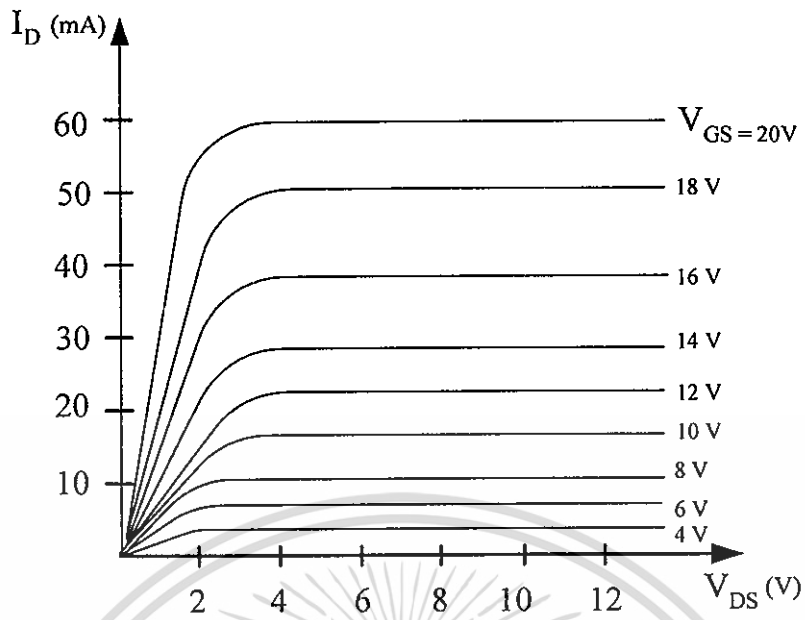
มอสเฟตแบ่งได้เป็น 2 ชนิด คือ เอ็นฮานสมেন্টไทมมอสเฟต หรือเรียกอีกชื่อหนึ่งว่า E-MOSFET และดีเพลทชันไทมมอสเฟต หรือเรียกว่า D-MOSFET ดีเพลทชันไทมมอสเฟตบางครั้งเรียกสั้นๆว่า D-MOSFET รูปที่ 2.6 แสดงโครงสร้างของมอสเฟตชนิดเอ็น-แชนแนลทั้ง 2 แบบ



รูปที่ 2.6 โครงสร้างของมอสเฟตชนิดเอ็น-แชนแนล

จากรูปจะเห็นว่าโครงสร้างของ D-MOSFET จะคล้ายกับ E-MOSFET จะแตกต่างกันตรงที่ช่องระหว่าง ซอสกับเดรนของ D-MOSFET มีการแพร่สารเอ็นอยู่ ดังนั้น จึงมีกระแสไหลระหว่างเดรนกับซอส เมื่อความต่างศักย์ที่เดรนเป็นบวกเทียบกับซอส และความต่างศักย์ระหว่างเกตกับซอสเป็นศูนย์ ($V_{GS} = 0$) เมื่อ V_{GS} มีค่าเป็นลบ กระแสเดรนจะลดลง แต่ถ้า V_{GS} มีค่าเป็นบวก กระแสเดรนจะไหลเพิ่มขึ้น ส่วนการทำงานของ E-MOSFET จะไม่มีกระแสไหลระหว่างเดรนกับซอส เมื่อความต่างศักย์ที่เดรนเป็นบวกเทียบกับซอส และความต่างศักย์ระหว่างเกตกับซอสเป็นศูนย์ ถ้าให้ V_{GS} มีค่าเป็นบวก จะทำให้เกิดกระแสเดรนไหล ยิ่งให้ V_{GS} มีค่าเป็นบวกมากขึ้น ก็จะทำให้กระแสเดรนไหลมากขึ้น รูปที่ 2.7 แสดงกราฟคุณสมบัติของ E-MOSFET และ D-MOSFET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.7 กราฟแสดงคุณสมบัติของมอสเฟตชนิดเอ็น-แชนแนล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.4 คุณสมบัติการทำงานของมอสเฟต

การทำงานของมอสเฟตเป็นลักษณะใช้ศักดาไฟฟ้าควบคุมปริมาณของกระแส สมการของมอสเฟตถูกคิดขึ้นโดย Sah [1] และ Shichman และ D. Hodges [2] เมื่อปี 1964 ดังสมการที่ 2.1 แสดงคุณสมบัติการทำงานของมอสเฟต

$$I_D = \frac{K'W}{L} \left\{ (V_{GS} - V_T) - \frac{V_{DS}}{2} \right\} V_{DS}; V_{GS} \geq V_T \quad (2.1)$$

โดยที่ K' คือ ค่าทรานสคอนดักแตนซ์ (Transconductance) มีค่าเท่ากับ $\mu_o C_{ox}$
 μ_o คือ ค่าความคล่องของโฮลหรืออิเล็กตรอน (Surface Mobility of Carrier)
 C_{ox} คือ ค่าความจุต่อพื้นที่ของเกตออกไซด์ (Capacitance per unit area of the gate oxide)
 W คือ ความกว้างของช่องนำ (Channel Width)
 L คือ ความยาวของช่องนำ (Channel Length)
 V_{GS} คือ ความต่างศักย์ระหว่างเกตกับซอส
 V_T คือ แรงดันขีดเริ่ม (Threshold Voltage)
 V_{DS} คือ ความต่างศักย์ระหว่างเดรนกับซอส
 I_D คือ กระแสเดรน

มอสเฟตมีการทำงานแบ่งเป็น 3 ช่วงโดยแต่ละช่วงการทำงานขึ้นอยู่กับค่า $V_{GS} - V_T$ และ V_{DS} สำหรับ NMOS ถ้าค่า $|V_{GS}| - |V_T|$ เป็นศูนย์หรือเป็นค่าลบ มอสเฟตจะอยู่ในช่วงไม่นำกระแส (Cut off)

$$I_D = 0; |V_{GS}| - |V_T| < 0 \quad (2.2)$$

ในช่วงไม่นำกระแสนี้ ช่องนำกระแสจะทำตัวเหมือนวงจรเปิด (Open Circuit) ถ้า $|V_{GS}| - |V_T| > 0$ และ $0 < |V_{DS}| - |V_{GS}| - |V_T|$ แล้วมอสเฟตจะอยู่ในช่วงของการนำกระแสไม่อิ่มตัว (Non-Saturation)

$$I_D = \frac{K'W}{L} \left\{ (V_{GS} - V_T) - \frac{V_{DS}}{2} \right\} V_{DS} \quad (2.3)$$

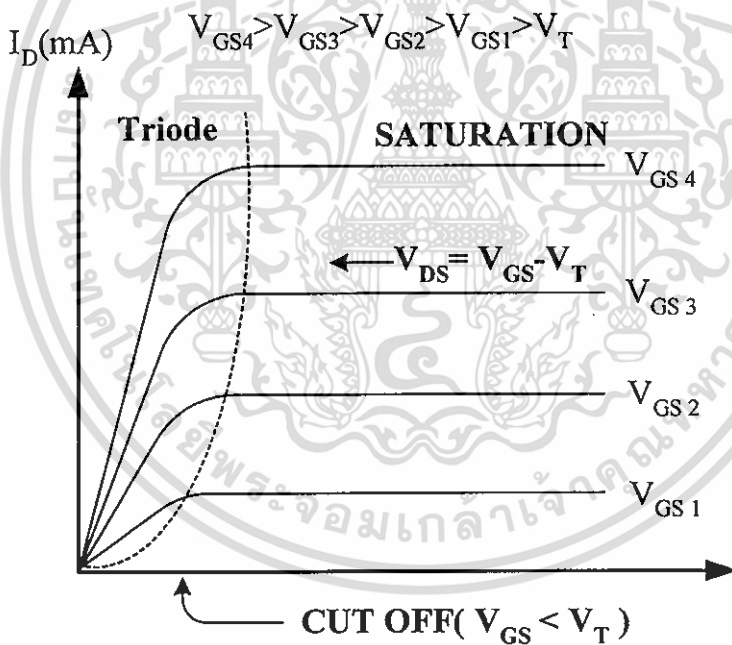
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้า $|V_{GS}| - |V_T| > 0$ และ $|V_{DS}| \geq |V_{GS}| - |V_T|$ แล้วมอสเฟต จะทำงานในช่วงของการนำกระแสอิ่มตัว (Saturation)

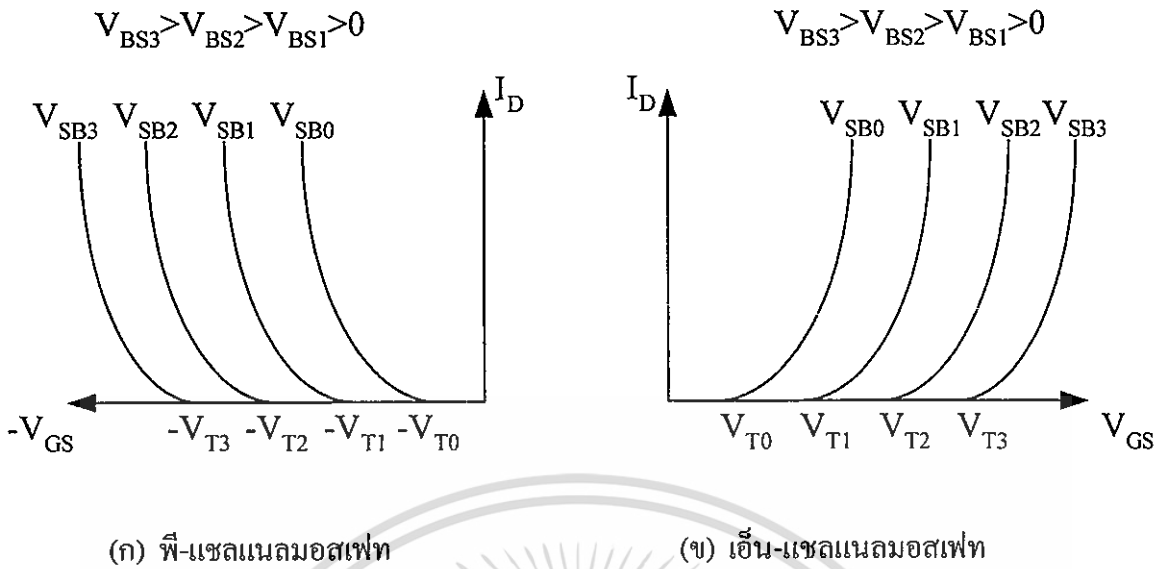
$$I_D = \frac{K'W}{2L}(V_{GS} - V_T)^2 \quad (2.4)$$

คุณสมบัติทางเอาท์พุทของมอสเฟต แสดงไว้ดังรูปที่ 2.8

คุณสมบัติของมอสเฟตที่สำคัญอีกอย่างหนึ่งคือความสัมพันธ์ระหว่าง I_D กับ V_{GS} โดยใช้สมการที่ 2.4 ดังรูปที่ 2.9 คุณสมบัติของมอสเฟตแบบนี้ถูกเรียกว่า ทรานสคอนดักแตนซ์ จากรูปที่ 2.9 เป็นการแสดงผลของศักดาระหว่างซอสกับบอดี (V_{SB}) ขณะที่ V_{SB} มีการเพิ่มขึ้น ค่าของแรงดันขีดเริ่ม (V_T) สำหรับมอสเฟตแบบเอ็น-แชลแนล จะเพิ่มขึ้น แต่สำหรับมอสเฟตแบบพี-แชลแนล จะมีค่าลดลงเมื่อมีการเพิ่มของศักดาระหว่างบอดีกับซอส (V_{BS})



รูปที่ 2.8 แสดงคุณสมบัติของมอสเฟต



รูปที่ 2.9 แสดงความสัมพันธ์ระหว่าง I_D กับ V_{GS}

2.4.5 แบบจำลองของมอสเฟต

ในปัจจุบันนี้ได้มีการใช้โปรแกรมสำเร็จรูป วิเคราะห์และเลียนแบบการทำงานของวงจรต่างๆ กันอย่างกว้างขวาง โปรแกรม Pspice (Simulation Program with Integrated Circuit Emphasis [3], [4]) เป็นโปรแกรมหนึ่งซึ่งถูกใช้มากและเป็นที่ยอมรับถูกคิดค้นและพัฒนาจากมหาวิทยาลัย Berkeley ที่รัฐแคลิฟอร์เนีย (California) ประเทศสหรัฐอเมริกา ในโปรแกรม PSpice ได้แบ่งรูปแบบจำลอง (Model) การทำงานมอสเฟตออกเป็น 3 รูปแบบ คือ LEVEL 1, LEVEL 2, LEVEL 3

LEVEL 1 เป็นแบบการจำลองการทำงานของมอสเฟตแบบพื้นฐานที่มีความยาวของแชนแนลมากกว่า 10 ไมครอน โดยใช้โมเดล ของ H.Shichman and D.Hodges [2] ซึ่งครอบคลุมการทำงานไปถึงโมเดล ของ C.T.Sah ด้วย

LEVEL 2 เป็นแบบการจำลองการทำงานของมอสเฟตที่มีความยาวของแชนแนลน้อยกว่า 10 ไมครอน ซึ่งเรียกว่า Short Channel effect LEVEL 2 แตกต่างจาก LEVEL 1 อยู่ 2 ประการ ประการแรกคือ วิธีการที่จะคำนวณหาผลกระทบของความยาวแชนแนล (Effect Channel Length) และประการที่สองคือ วิธีการคำนวณการเปลี่ยนแปลงระหว่างรอยต่อของช่วงการนำกระแสอิ่มตัว (Saturation Region) และช่วงการนำกระแสไม่อิ่มตัว (Non-Saturation Region)

LEVEL 3 เป็นแบบการจำลองการทำงานของมอสเฟต ซึ่งออกแบบขึ้นโดยอาศัยผลการทดลอง การสังเกตพฤติกรรมที่เกิดขึ้นและประสบการณ์ความชำนาญ (Semi-Empirical) เพื่อ

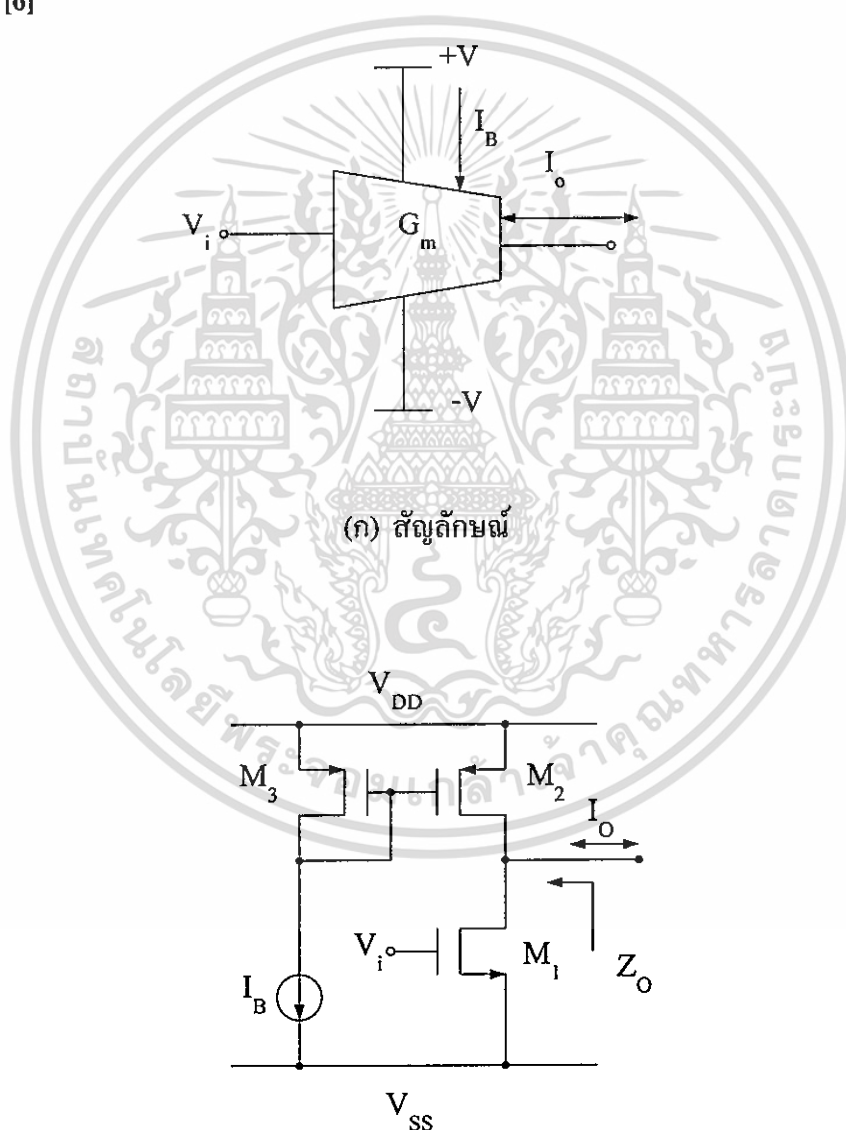
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปรับปรุงค่าพารามิเตอร์ต่างๆ ให้มีความเหมาะสมใน LEVEL 3 ได้มีการลดเวลาการคำนวณการเปลี่ยนแปลงระหว่างรอยต่อของช่วงการนำกระแสอิ่มตัวและช่วงการนำกระแสไม่อิ่มตัว

2.5 หลักการพื้นฐานของวงจรทรานสคอนดักแตนซ์

วงจรทรานสคอนดักแตนซ์ สามารถแบ่งตามลักษณะอินพุตได้ 2 แบบคือ

2.5.1 วงจรทรานสคอนดักแตนซ์ ที่ใช้อินพุตแบบเดี่ยว (Single end input transconductance circuit) [5] , [6]



(ข) โครงสร้างวงจรอย่างง่าย

เอกสารนี้เป็นเอกสารที่ **รูปที่ 2.10** วงจรทรานสคอนดักแตนซ์ ที่ใช้อินพุตแบบเดี่ยว
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำหนดให้ CMOS ทุกตัวทำงานในช่วงอิมิตัวจะได้รับความสัมพันธ์ของแรงดันอินพุตกับกระแสเอาต์พุตคือ

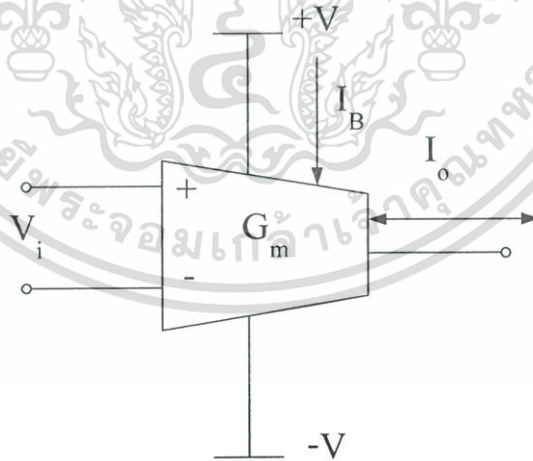
$$I_O = G_m V_i \quad (2.5)$$

$$G_m = \sqrt{2KI_B}; K = \mu C_{ox} \frac{W}{L} \quad (2.6)$$

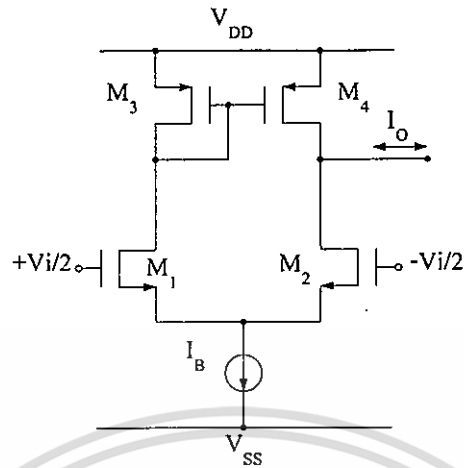
$$Z_O = \frac{1}{g_{d1} + g_{d2}} \quad (2.7)$$

สมการที่ 2.6 จะเห็นว่าค่าทรานสคอนดักแตนซ์สามารถปรับค่าด้วยกระแส I_B และช่วงปฏิบัติการอินพุตแคบมากและอยู่ในช่วงที่ M_1 และ M_2 ต้องทำงานในช่วงไม่อิมิตัวเท่านั้น [6] วิทยานิพนธ์นี้ได้พัฒนาวงจรทรานสคอนดักแตนซ์ ให้ค่าทรานสคอนดักแตนซ์มีความเป็นเชิงเส้น และสามารถปรับค่า และช่วงปฏิบัติการอินพุตกว้าง

2.5.2 วงจรทรานสคอนดักแตนซ์ ที่ใช้อินพุตแบบผลต่าง (Differential input transconductance circuit) [6], [7]



(ก) สัญลักษณ์



(ข) โครงสร้างวงจรอย่างง่าย

รูปที่ 2.11 วงจรทรานสคอนดักแตนซ์ ที่ใช้อินพุทแบบผลต่าง
ความสัมพันธ์ของแรงดันอินพุทกับกระแสเอาต์พุทคือ

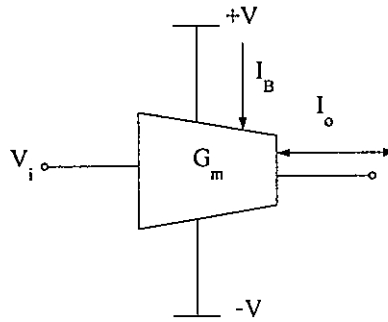
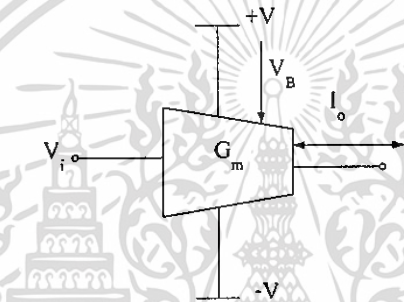
$$I_O = G_m V_i \quad (2.8)$$

$$G_m = \frac{I_B}{V_{GS} - V_T} \quad (2.9)$$

$$Z_O = \frac{1}{g_{d2} + g_{d4}} \quad (2.10)$$

สมการที่ 2.9 จะเห็นว่าค่าทรานสคอนดักแตนซ์สามารถปรับค่าด้วยกระแส I_B และ ค่าทรานสคอนดักแตนซ์ของวงจรยังไม่เป็นเชิงเส้นที่เดียวเพราะขึ้นอยู่กับแรงดัน V_{GS} ซึ่งแปรผันตามแรงดันอินพุท การพัฒนาของทรานสคอนดักแตนซ์ ที่ใช้อินพุทแบบผลต่างนี้ มีผู้ทำวิจัยไว้มากแต่อย่างไรก็ตามในวิทยานิพนธ์นี้จะนำเสนอเฉพาะวงจรทรานสคอนดักแตนซ์แบบ ที่ใช้อินพุทเดี่ยวเท่านั้น เพื่อเปรียบเทียบวงจรทรานสคอนดักแตนซ์ทั่วไปกับวงจรทรานสคอนดักแตนซ์ที่ออกแบบ ในวิทยานิพนธ์นี้ แสดงได้ดังรูป 2.12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(ก) ทรานสคอนดักแตนซ์ควบคุมด้วยกระแส I_B (ข) ทรานสคอนดักแตนซ์ควบคุมด้วยแรงดัน V_B

รูปที่ 2.12 เปรียบเทียบวงจรทรานสคอนดักแตนซ์ทั่วไป รูป (ก) กับวงจรที่นำเสนอ รูป (ข)

วงจรทรานสคอนดักแตนซ์ที่ช่วงอินพุตปฏิบัติงานแบบ เรล-ทู-เรล ที่นำเสนอนี้ออกแบบให้รับค่าทรานสคอนดักแตนซ์ด้วยแรงดัน

2.6 สรุป

ในบทนี้ได้กล่าวถึงทฤษฎีการทำงานของมอสเฟต เทคโนโลยีซีมอส ข้อดีและข้อเสียของมอสเฟตเมื่อเปรียบเทียบกับไบโพลาร์ทรานซิสเตอร์ และหลักการพื้นฐานของวงจรทรานสคอนดักแตนซ์ซึ่งแบ่งตามลักษณะอินพุตได้ 2 แบบคือ แบบใช้อินพุตแบบเดี่ยวและแบบใช้อินพุตแบบผลต่าง เพื่อที่จะเป็นพื้นฐานของการนำเอาคุณสมบัติของมอสเฟตไปใช้ในการออกแบบ เพื่อให้ได้วงจรที่ออกแบบมานั้นเป็นไปตามทฤษฎีที่ถูกต้อง ทำให้สามารถนำมอสเฟตไปออกแบบวงจร ซึ่งจะได้กล่าวในบทที่ 3 ต่อไป สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

วงจรถานสกอนดักแดนซ์ที่ช่วงอินพุทปฏิบัติงานเป็นแบบ

เรล-ทู-เรล

3.1 กล่าวนำ

วงจรถานสกอนดักแดนซ์ หรือ วงจรปรับค่าความนำ เป็นวงจรมีประโยชน์มาก เพราะสามารถนำไปประยุกต์ใช้งานได้อย่างกว้างขวาง ทำให้มีการคิดค้นและพัฒนาการออกแบบวงจรมามากมาย ตัวอย่างของการนำวงจรถานสกอนดักแดนซ์ไปใช้งาน เช่น วงจรกรองสัญญาณ วงจรคูณสัญญาณ วงจรเปลี่ยนแรงดันเป็นกระแส และอื่นๆ ในอดีตมีผู้ออกแบบวงจรถานสกอนดักแดนซ์แบบต่างๆ ไว้อย่างมาก [1-6] ลักษณะของการพัฒนาวงจรถานสกอนดักแดนซ์ คือ การปรับปรุงค่าความนำให้สูงขึ้น การใช้แรงดันไฟเลี้ยงต่ำ และการเพิ่มช่วงอินพุทปฏิบัติงาน ซึ่งการใช้แรงดันไฟเลี้ยงต่ำ ส่งผลให้กำลังไฟที่สูญเสียต่ำ และช่วยยืดอายุใช้งานของแบตเตอรี่ในอุปกรณ์ไฟฟ้าแบบพกพาให้นานขึ้น นอกจากนี้การออกแบบวงจรมีแรงดันไฟเลี้ยงต่ำยังรองรับเทคโนโลยีวงจรรวมที่ใช้มอสทรานซิสเตอร์ขนาด (W/L) เล็ก การเพิ่มช่วงอินพุทปฏิบัติงานส่งผลให้เพิ่มค่าของอัตราส่วนของสัญญาณต่อสัญญาณรบกวน (S/N) ให้สูงขึ้น ส่วนในวิทยานิพนธ์ฉบับนี้ นำเสนอวงจรถานสกอนดักแดนซ์ ที่ช่วงอินพุทปฏิบัติงานเป็นแบบ เรล-ทู-เรล (ช่วงที่แรงดันอินพุทสามารถสวิงสูงสุดถึงต่ำสุด ได้สูงกว่า หรือเกือบเท่ากับแรงดันไฟเลี้ยง) ที่ค่าทรานสกอนดักแดนซ์สามารถปรับได้ด้วยแรงดันและใช้แรงดันไฟเลี้ยงต่ำ

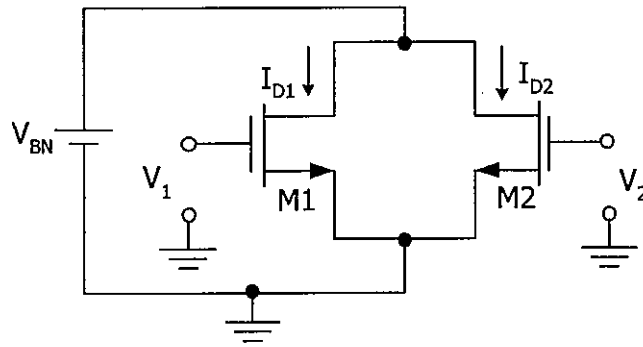
3.2 วงจรปรับค่าทรานสกอนดักแดนซ์พื้นฐาน

ในการออกแบบวงจรถานสกอนดักแดนซ์ที่ช่วงอินพุทปฏิบัติงานเป็นแบบ เรล-ทู-เรล จำเป็นต้องออกแบบวงจรถานสกอนดักแดนซ์พื้นฐาน เพื่อนำหลักการพื้นฐานนี้มาออกแบบ

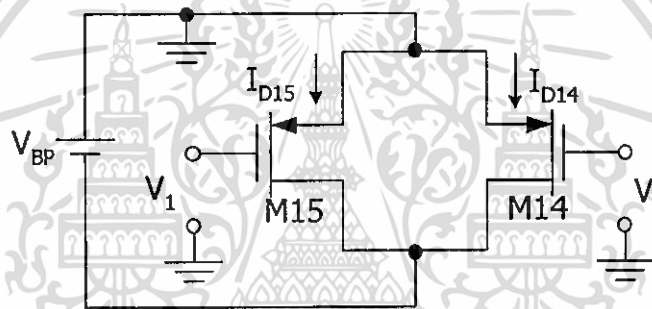
เป็นวงจรถานสกอนดักแดนซ์ ที่ช่วงอินพุทปฏิบัติงานแบบ เรล-ทู-เรล การออกแบบวงจรถานสกอนดักแดนซ์พื้นฐานจะประกอบด้วย วงจรปรับค่าทรานสกอนดักแดนซ์ 2 ชุด

1. วงจรปรับค่าทรานสกอนดักแดนซ์ชุด $N(g_{mn})$
2. วงจรปรับค่าทรานสกอนดักแดนซ์ชุด $P(g_{mp})$

วงจรถานสกอนดักแดนซ์ทั้ง 2 ชุด แสดงได้ดังรูปที่ 3.1 และรูปที่ 3.2 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.1 วงจรปรับค่าทรานสดักแทนซ์ชุด $N(g_{mn})$



รูปที่ 3.2 วงจรปรับค่าทรานสดักแทนซ์ชุด $P(g_{mp})$

3.3 การวิเคราะห์วงจรปรับค่าทรานสดักแทนซ์ ชุด $N(g_{mn})$

วงจรในรูปที่ 3.1 กำหนดให้ทรานซิสเตอร์ M_1, M_2 ทำงานในช่วงไม่อิ่มตัวซึ่งมีสมการกระแสเดรน คือ

$$I_D = K \left[(V_{GS} - V_T)V_{DS} - \frac{V_{DS}^2}{2} \right]; V_{GS} - V_T > V_{DS} > 0 \quad (3.1)$$

K_N คือ Proses Parameter ของ NMOS

K_P คือ Proses Parameter ของ PMOS

เมื่อใช้สมการ (3.1) จะได้กระแสเดรนของ M_1 และ M_2 คือ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{D1} = K_N \left[(V_1 - V_T) V_{BN} - \frac{V_{BN}^2}{2} \right] \quad (3.1.1)$$

$$I_{D2} = K_N \left[(V_2 - V_T) V_{BN} - \frac{V_{BN}^2}{2} \right] \quad (3.1.2)$$

$$\text{และ } \Delta I = I_{D1} - I_{D2} = K_N V_{BN} (V_1 - V_2) \quad (3.1.3)$$

ดังนั้นค่าทรานสคอนดักแตนซ์ของวงจรถือ

$$\frac{\Delta I}{\Delta V} = K_N V_{BN} = g_{mn}; \Delta V = V_1 - V_2 \quad (3.2)$$

3.4 การวิเคราะห์ห้วงจรปรับค่าทรานสคอนดักแตนซ์ ชุด $P(g_{mp})$

จากการวิเคราะห์ห้วงจรในรูปที่ 3.2 กำหนดให้ทรานซิสเตอร์ M_{14} , M_{15} ทำงานในช่วงไม้อิมิตัว ซึ่งมีกระแสตรงคงสมการ (3.1) ห้วงจรในรูปที่ 3.2 เมื่อใช้สมการ (3.1) จะได้กระแสตรงของ M_{14} และ M_{15} คือ

$$I_{D1} = K_P \left[(V_1 - V_T) V_{BP} - \frac{V_{BP}^2}{2} \right] \quad (3.2.1)$$

$$I_{D2} = K_P \left[(V_2 - V_T) V_{BP} - \frac{V_{BP}^2}{2} \right] \quad (3.2.2)$$

$$\text{และ } \Delta I = I_{D15} - I_{D14} = K_P V_{BP} (V_1 - V_2) \quad (3.2.3)$$

ดังนั้นค่าทรานสคอนดักแตนซ์ของวงจรถือ

$$\frac{\Delta I}{\Delta V} = K_P V_{BP} = g_{mp}; \Delta V = V_1 - V_2 \quad (3.3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

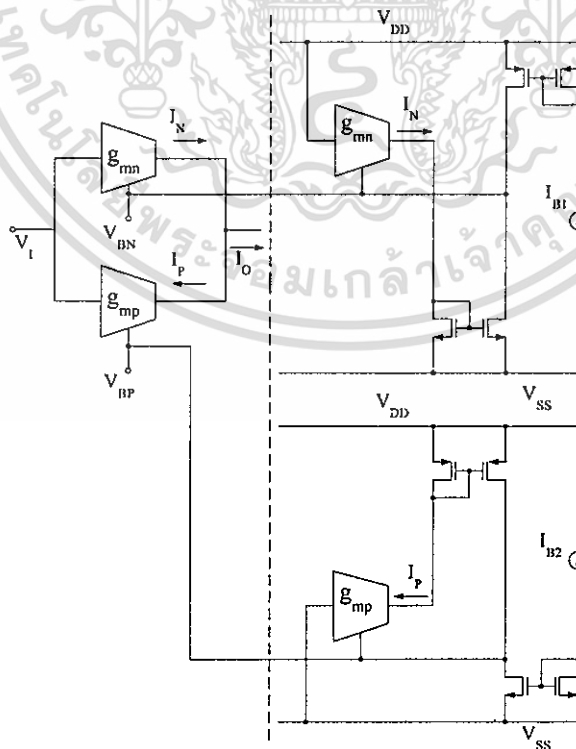
จากการวิเคราะห์ห้วงจรในรูปที่ 3.1 และ รูปที่ 3.2 ของสมการ(3.2) , (3.3) ค่าทรานสคอนดักแตนซ์ ($g_m = \frac{\Delta I}{\Delta V}$) สามารถปรับได้โดยแรงดัน V_{BN} และ V_{BP}

จากสมการ (3.2) และ (3.3) สามารถอธิบายได้ดังนี้ ค่าทรานสคอนดักแตนซ์ g_{mn} , g_{mp} สามารถถูกปรับได้โดยค่า V_{BN} , V_{BP} โดยค่า V_{BN} และ V_{BP} ถูกสร้างจากวงจรควบคุม ซึ่งจะอธิบายในช่วงต่อไป วงจรรูปที่ 3.1 และ รูปที่ 3.2 ยังไม่สามารถนำไปใช้งานจริงได้ ดังนั้นจึงต้องสร้างวงจรใหม่ เพื่อให้ได้เอาต์พุต ดังสมการ (3.2) และ(3.3) จึงได้พัฒนาวงจรรูปที่ 3.1 และรูปที่ 3.2 เป็นวงจรทรานสคอนดักแตนซ์แบบลิเนียร์ ชุด $N(g_{mn})$ และ ชุด $P(g_{mp})$ ดังแสดงในรูปที่ 3.5 และรูปที่ 3.6

3.5 หลักการทำงาน [26]

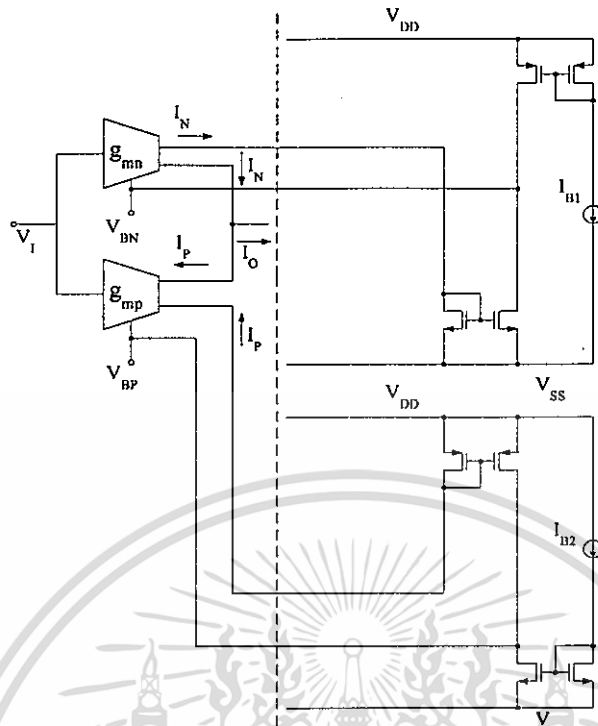
3.5.1 เปรียบเทียบการทำงานของวงจรทรานสคอนดักแตนซ์ ในบทความวิจัย[5] กับวงจรที่นำเสนอ

จากการศึกษาบทความวิจัย[5] สามารถแสดงบล็อกไดอะแกรมของวงจรที่สมบูรณ์ได้ดังรูปที่ 3.3(ก) และบล็อกไดอะแกรมของวงจรทรานสคอนดักแตนซ์ที่นำเสนอ ได้ดังรูปที่ 3.3(ข)



(ก) บล็อกไดอะแกรมของวงจรทรานสคอนดักแตนซ์ [3]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข) บล็อกไดอะแกรมของวงจรทรานสดอนคักแค้นซ์ที่นำเสนอ

รูปที่ 3.3 บล็อกไดอะแกรมของวงจรทรานสดอนคักแค้นซ์

รูปที่ 3.3(ก) ประกอบด้วยวงจรกำเนิดค่าความนำ (ด้านซ้ายมือของเส้นประ) และวงจรกำเนิดสัญญาณควบคุม (ด้านขวามือของเส้นประ) วงจรกำเนิดค่าความนำประกอบด้วย g_{mn} (ทำงานเมื่อ $V_I > 0$) และ g_{mp} (ทำงานเมื่อ $V_I < 0$) โดยวงจรจะทำงานถูกต้องเมื่อ $g_{mn} = g_{mp}$ โดยตัวที่ควบคุม g_{mn} และ g_{mp} คือ V_{BN} และ V_{BP} ตามลำดับโดยแรงดัน V_{BN} และ V_{BP} ถูกสร้างจากวงจรกำเนิดสัญญาณควบคุม จากการทำงานดังกล่าวเป็นเหตุให้ต้องใช้ g_{mn} หลายตัวมาประกอบเป็นวงจรทรานสดอนคักแค้นซ์ เมื่อพิจารณารูปที่ 3.3(ก) จะเห็นได้ว่าใช้ g_{mn} และ g_{mp} อย่างละ 2 ชุด (ใช้ทรานซิสเตอร์ทั้งหมด 58 ตัว) แต่รูปที่ 3.3(ข) ใช้ g_{mn} และ g_{mp} อย่างละ 1 ชุดเท่านั้น (ใช้ทรานซิสเตอร์ทั้งหมด 45 ตัว) แต่ g_{mn} และ g_{mp} ของรูปที่ 3.3(ข) ถูกออกแบบใหม่ให้มี 2 เอาร์ทพุท รูปที่ 3.3(ข) สามารถแบ่งได้เป็น 2 ส่วนคือด้านซ้ายของเส้นประเป็นวงจรกำเนิดค่าความนำ และด้านขวาของเส้นประเป็นวงจรกำเนิดสัญญาณควบคุม V_{BN} และ V_{BP} รูปที่ 3.3(ข) จะนำวงจรกำเนิดค่าความนำ และวงจรกำเนิดสัญญาณควบคุม V_{BN} และ V_{BP} มารวมเข้าด้วยกันทำให้สามารถลดจำนวนทรานซิสเตอร์ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5.2 หลักการทำงานของวงจรถานสกอนดักแค้นซ์ ในบท ความวิจัย[5]

วงจรถานสกอนดักแค้นซ์ [5] ประกอบด้วยวงจรถานสกอนดักแค้นซ์ ชุด $N(g_{mn})$ และชุด $P(g_{mp})$ มาต่อขนานกัน โดยมีรายละเอียดภายในแสดงดังในรูปที่ 3.4 หลักการทำงานของวงจรถานสกอนดักแค้นซ์ ชุด N สามารถอธิบายได้ดังนี้ รูปที่ 3.4 (ก) กำหนดให้ทรานซิสเตอร์ $M5$ และ $M9$ ทำงานในช่วงไม้อิ่มตัว ส่วนทรานซิสเตอร์ที่เหลือทำงานในช่วงอิ่มตัวพิจารณารูปที่ 3.4 (ก) จะเห็นว่า V_{DS5} มีค่าเท่ากับ V_{DS9} และถูกควบคุมโดย V_{BN} และ I_{BN} ซึ่ง V_{DS5} และ V_{DS9} สามารถหาความสัมพันธ์ได้ดังนี้

$$V_{DS5} = V_{DS9} = V_{BN} - V_{T4} - \sqrt{\frac{2I_{BN}}{K_4}} - V_{SS} \quad (3.4)$$

แรงดัน V_{BN} และ I_{BN} ทำหน้าที่ควบคุมให้ V_{DS5} และ V_{DS9} มีค่าน้อยกว่า V_{GS5} และ V_{GS9} เพื่อให้ $M5$ และ $M9$ ทำงานในช่วงไม้อิ่มตัว และกระแสทรานซิสเตอร์ของ $M5$ และ $M9$ คือ

$$I_{D5} = K_N (-V_{SS} - V_T) V_{DS5} - \frac{V_{DS5}^2}{2} \quad (3.5)$$

$$I_{D9} = K_N (V_I - V_{SS} - V_T) V_{DS9} - \frac{V_{DS9}^2}{2} \quad (3.6)$$

พิจารณากระแสที่โหนด A ของรูปที่ 3.4 (ก) จะได้ว่า

$$I_N = I_{D9} - I_{D5} \quad (3.7)$$

$$I_N = K_N V_{DS9} V_I \quad (3.8)$$

จาก (3.8) ค่าความนำคือ

$$\begin{aligned} g_{mn} &= \frac{I_N}{V_I} = K_N V_{DS9} \\ &= K_N \left(V_{BN} - V_{T4} - \sqrt{\frac{2I_{BN}}{K_4}} - V_{SS} \right) \end{aligned} \quad (3.9)$$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ (หรือการเป็นเจ้าของ) ที่มหาวิทยาลัยขอนแก่น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จาก(3.9) จะเห็นว่า g_{mn} สามารถปรับค่าได้โดย V_{BN} และพิจารณารูปที่3.4(ก)จะพบว่า I_N จะเกิดขึ้นเมื่อ $V_I > 0$ เท่านั้นขณะที่ $V_I < 0$ ทรานซิสเตอร์ $M10$ จะไม่ทำงานโดย ความสัมพันธ์ของแรงดันอินพุตและกระแสเอาต์พุตคือ

$$I_N = \begin{cases} K_N (V_I) \left(V_{BN} - V_{T4} - \sqrt{\frac{2I_{BN}}{K_4}} - V_{SS} \right); V_I > 0 \\ 0; V_I < 0 \end{cases} \quad (3.10)$$

และเมื่อจะให้วงจรทำงานแบบ เรล-ทูล-เรล ต้องใช้วงจรทรานสคอนคักแดนซ์ชุด P ซึ่ง แสดงในรูปที่3.4(ข) เพื่อจะทำงานในช่วงที่ $V_I < 0$ โดยความสัมพันธ์ของแรงดันอินพุตและกระแส เอาต์พุตคือ

$$I_P = \begin{cases} 0; V_I > 0 \\ K_P (-V_I) \left(V_{DD} - |V_{15}| - \sqrt{\frac{2I_{BP}}{K_{15}}} - V_{BP} \right); V_I < 0 \end{cases} \quad (3.11)$$

กระแสเอาต์พุต I_O ของวงจรรูปที่ 3.3 คือ

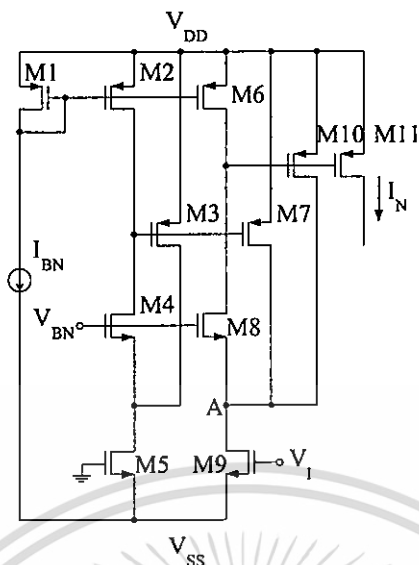
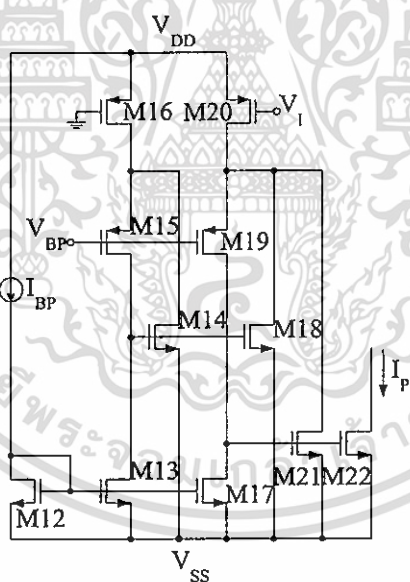
$$I_O = I_N - I_P = g_{mn} V_I + g_{mp} V_I \quad (3.12)$$

ที่
$$g_{mn} = K_N \left(V_{BN} - V_{T4} - \sqrt{\frac{2I_{BN}}{K_4}} - V_{SS} \right)$$

และ

$$g_{mp} = K_P \left(V_{DD} - V_{T15} - \sqrt{\frac{2I_{BP}}{K_{15}}} - V_{BP} \right)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(ก) วงจรทรานสคอนดักแตนซ์ชุด $N(g_{nm})$ (ข) วงจรทรานสคอนดักแตนซ์ชุด $P(g_{mp})$ รูปที่ 3.4 วงจรทรานสคอนดักแตนซ์ชุด N และชุด P

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิจารณาสมการ (3.12) พบว่าวงจรจะทำงานได้ถูกต้องนั้นต้องออกแบบให้ $g_{mp} = g_{mn}$ ซึ่งสามารถทำได้โดยใช้เทคนิคการป้อนกลับแบบลบเพื่อสร้างสัญญาณควบคุม V_{BN} และ V_{BP} ซึ่งแสดงไว้ในรูปที่ 3.3 พิจารณาวงจรกำเนิดสัญญาณควบคุม V_{BN} และ V_{BP} ซึ่งแสดงในรูปที่ 3.3 ด้านขวาของเส้นประ จะเห็นได้ว่าวงจรกำเนิดสัญญาณควบคุมถูกสร้างโดยอาศัยวงจรทรานสดอนคิกแดนซ์และวงจรเปรียบเทียบกระแสซึ่งสามารถอธิบายได้ดังนี้ จากคุณสมบัติของวงจร ทรานสดอนคิกแดนซ์จะได้ว่า $g_{mn} = \frac{I_N}{V_I}$ และวงจรเปรียบเทียบกระแสทำหน้าที่เปรียบเทียบกระแส I_N กับ I_{B1} และนำผลต่างของกระแสมาแปลงเป็นแรงดัน V_{BN} เพื่อไปควบคุม g_{mn} เมื่อกำหนดให้ $I_N = I_{B1}$ และ $V_{B1} = V_{DD}$ ดังนั้น

$$g_{mn} = \frac{I_{B1}}{V_{DD}} \quad (3.13)$$

และในทำนองเดียวกันจะได้

$$g_{mp} = \frac{I_{B2}}{V_{SS}} \quad (3.14)$$

และเมื่อออกแบบให้ $I_{B1} = I_{B2}$ และ $V_{DD} = -V_{SS}$ จะได้

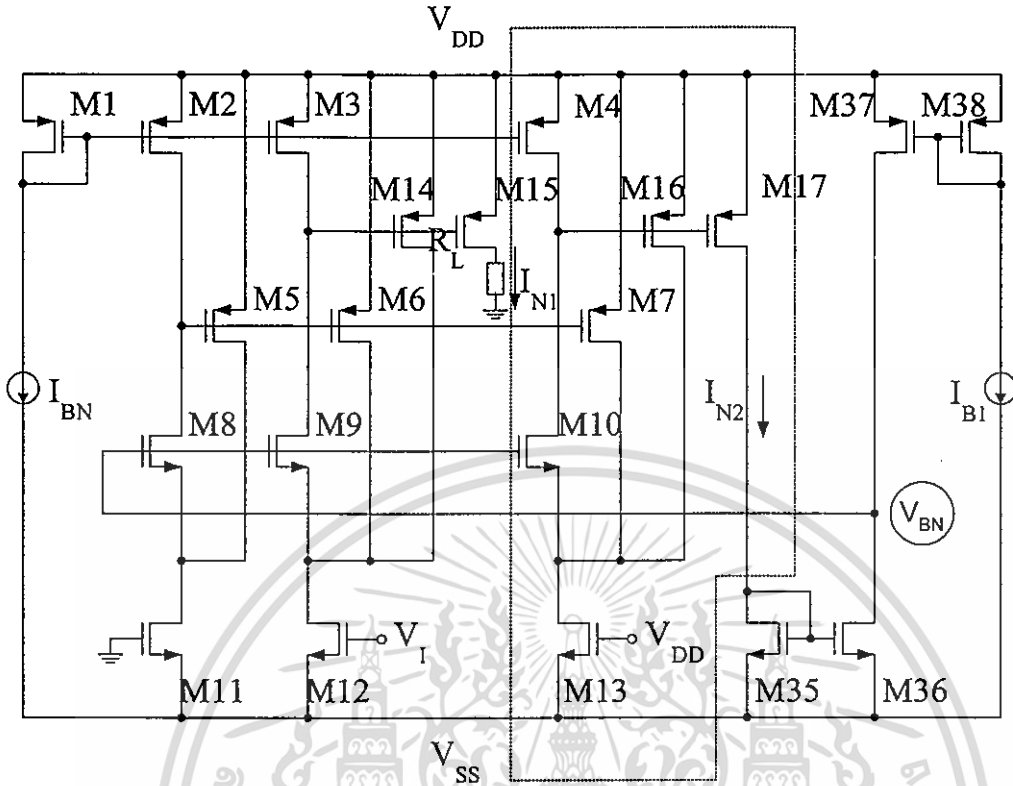
$$g_{mp} = g_{mn} \quad (3.15)$$

สมการ(3.15) จะแสดงให้เห็นว่า $g_{mp} = g_{mn}$ ซึ่งค่าดังกล่าวนี้ถูกควบคุมโดยแรงดัน V_{BN} และ V_{BP} ซึ่งแรงดันดังกล่าวนี้ถูกส่งไปควบคุมวงจรถ่ายกำเนิดค่าความนำ

3.5.3 วงจรทรานสดอนคิกแดนซ์ที่นำเสนอ

พิจารณารูปที่3.3 (ก) จะเห็นว่าต้องใช่วงจร g_{mn} และ g_{mp} มาเป็นส่วนประกอบในวงจรถ่ายกำเนิดค่าความนำและวงจรถ่ายกำเนิดสัญญาณควบคุม V_{BN} และ V_{BP} ดังนั้นในวิทยานิพนธ์นี้จึงออกแบบวงจรถ่าย g_{mn} และ g_{mp} ใหม่ โดยการนำเอาวงจรถ่าย g_{mn} และ g_{mp} ของวงจรถ่ายกำเนิดค่าความนำและวงจรถ่ายกำเนิดสัญญาณควบคุมมาใช้ร่วมกัน g_{mn} และ g_{mp} ที่ออกแบบใหม่นั้นยังคงมีโครงสร้าง g_{mn} และ g_{mp} เดิมของ[5]ไว้และได้เพิ่มวงจรถ่ายในกรอบสี่เหลี่ยมเส้นประของรูปที่3.5 และรูปที่3.6 เข้าไปเพื่อทำให้วงจรถ่าย g_{mn} และ g_{mp} ใหม่นี้มีเอ๊าท์พุทอย่างละ 2 เอ๊าท์พุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 วงจรทรานสคอนดักต์แดนซ์ชุด N ที่นำเสนอ

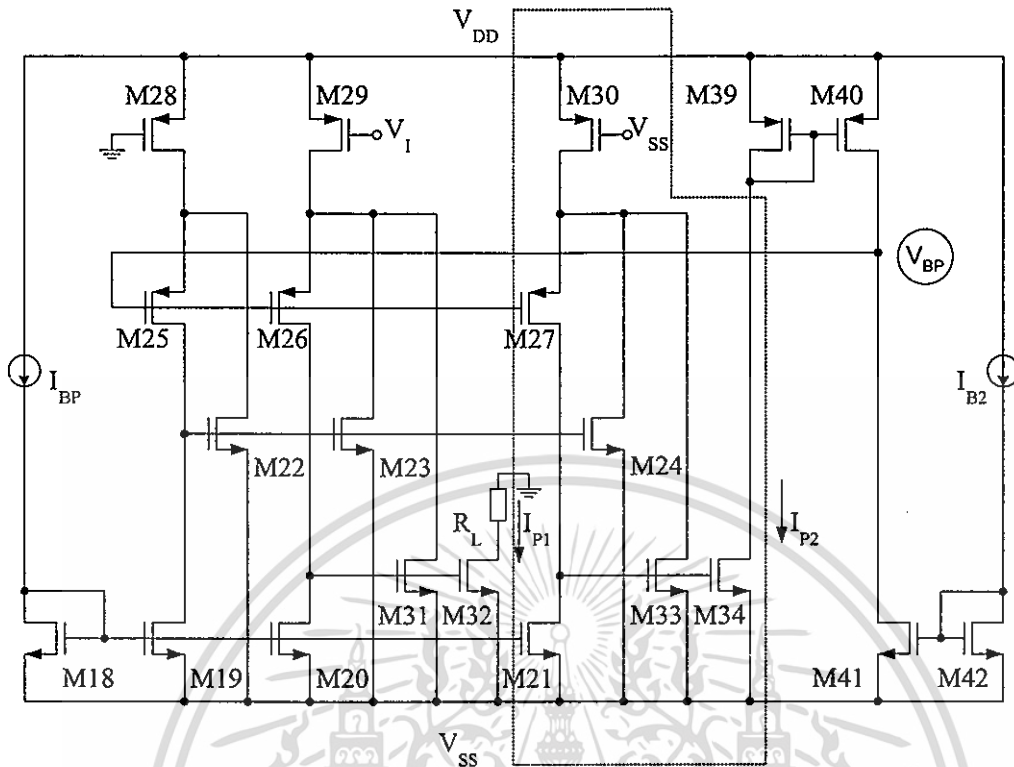
จากรูปที่ 3.5 นี้สามารถหาความสัมพันธ์ระหว่างกระแสเอาต์พุต I_N กับแรงดันอินพุต V_I

คือ

$$I_N = \begin{cases} K_N (V_I) \left(V_{BN} - V_{T4} - \sqrt{\frac{2I_{BN}}{K_4} - V_{SS}} \right); V_I > 0 \\ 0; V_I < 0 \end{cases} \quad (3.16)$$

ซึ่งสมการ(3.16)นี้จะเหมือนสมการ (3.10)ของรูปที่ 2(ก)วงจรรูปที่3จะประกอบด้วยวงจรกำเนิดค่าความนำ g_{mn} และวงจรกำเนิดสัญญาณควบคุม V_{BN} รวมอยู่ในวงจรเดียวกันส่วนวงจรรูปที่4 ประกอบด้วยวงจรกำเนิดค่าความนำ g_{mp} และวงจรกำเนิดสัญญาณควบคุม V_{BP} รวมอยู่ในวงจรเดียวกันและในการใช้งานจริงจะนำวงจรรูปที่ 3 และวงจรรูปที่4 มาต่อขนานกัน โดยต่อ V_I ร่วมกันและรวม I_{P1} กับ I_{N1} เข้าด้วยกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 วงจรทรานสดักแดนซ์ชุด P ที่นำเสนอ

จากรูปที่ 4 นี้สามารถหาความสัมพันธ์ระหว่างกระแสเอาต์พุต I_p กับแรงดันอินพุต V_I คือ

$$I_p = \begin{cases} 0; V_I > 0 \\ K_p(-V_I) \left(V_{DD} - |V_{15}| - \sqrt{\frac{2I_{BP}}{K_{15}}} - V_{BP} \right); V_I < 0 \end{cases} \quad (3.17)$$

สมการที่ (3.17) นี้จะเหมือนสมการ (3.11) ของรูปที่ 2(ข)

3.5.3.1 การพิจารณาผลของ Body Effect (g_{mn})

เป็นการพิจารณาผลของ Body Effect ของทรานซิสเตอร์ทุกตัว ในวงจรรูปที่ 3.5 พบว่า ทรานซิสเตอร์ที่ได้รับผล Body effect คือ $M8$ $M9$ และ $M10$ ซึ่งสามารถแก้ไขได้โดยการสร้างบ่อแยกให้กับทรานซิสเตอร์ตัวดังกล่าว และมันสามารถทำได้ในเทคโนโลยี CMOS Process

3.5.3.2 การพิจารณาผลของ Body Effect (g_{mp})

เป็นการพิจารณาผลของ Body Effect ของทรานซิสเตอร์ทุกตัวแสดงในรูปที่ 3.6 ช่วงแรงดันอินพุทปฏิบัติงานของวงจรรูปที่ 3.6 สามารถอธิบายได้เช่นเดียวกันกับวงจรรูปที่ 3.5

3.5.3.3 การพิจารณาช่วงแรงดันอินพุทปฏิบัติงาน (g_{mn})

การพิจารณาช่วงแรงดันอินพุทปฏิบัติงานของวงจรรูปที่ 3.5

พิจารณาผลช่วงแรงดันอินพุทปฏิบัติงานของวงจรรูปที่ 3.5 คือ $V_i > 0$ และถึงแม้ว่าแรงดัน V_i สามารถมีระดับสูงได้โดยไม่จำกัดเงื่อนไขของทรานซิสเตอร์ ที่ทำงานในช่วงไม่อิ่มตัวตามสมการ(1) แต่ในความเป็นจริงเมื่อระดับแรงดันอินพุท V_i มีค่าสูงขึ้นจะทำให้ I_{D12} มีค่าสูงตามซึ่งค่ากระแสนี้จะส่งผลกระทบต่อทรานซิสเตอร์ $M3$ $M9$ และ $M14$ ซึ่งจะทำให้ทรานซิสเตอร์ตัวใดตัวหนึ่งทำงานผิดจากช่วงทำงานที่กำหนดไว้

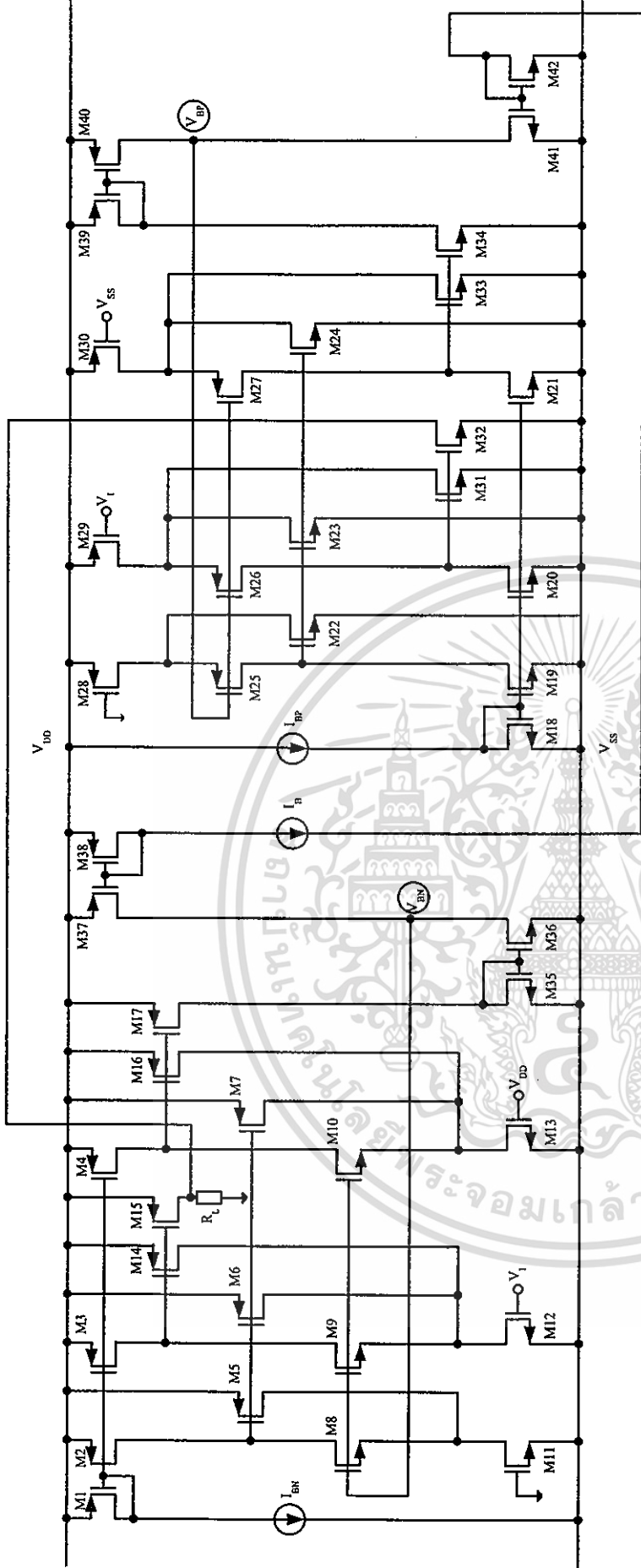
3.5.3.4 การพิจารณาช่วงแรงดันอินพุทปฏิบัติงาน (g_{mp})

การพิจารณาช่วงแรงดันอินพุทปฏิบัติงานของวงจรรูปที่ 3.6

ช่วงแรงดันอินพุทปฏิบัติงานของวงจรรูปที่ 3.6 สามารถอธิบายได้เช่นเดียวกันกับวงจรรูปที่ 3.5

3.6 วงจรทรานสคอนดักแตนซ์แบบลิเนียร์ที่สมบูรณ์

เมื่อนาวจรดังรูปที่ 3.5 และ 3.6 มาต่อรวมกัน จะได้เป็นวงจรทรานสคอนดักแตนซ์แบบลิเนียร์ที่สมบูรณ์ ดังแสดงในรูปที่ 3.7



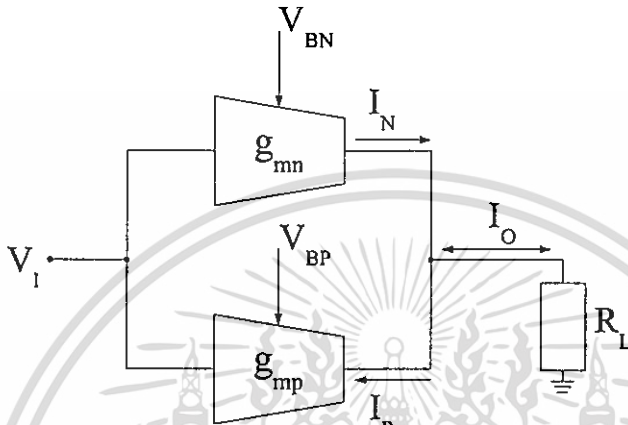
รูปที่ 3.7 วงจรทรานสดอนต์แคตแบบดิฟเฟอเรนเชียลที่สมบูรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.7 การพิจารณาความต้านทานเอาต์พุต

จากรูปที่ 3.7 ความต้านทานเอาต์พุตคือ $R_o = \frac{1}{g_{d32} + g_{d15}}$

จากรูปที่ 3.7 เพื่อให้การมองรูปวงจรง่ายขึ้น ดังนั้นจึงแทนรูปวงจรถูกแทนได้เป็นบล็อก แสดงดังรูปที่ 3.8



รูปที่ 3.8 วงจรทรานสดักคอนดัคแตนซ์แบบลิเนียร์ที่สมบูรณ์ (แสดงเป็นบล็อก)

จากรูปที่ 3.8 สามารถอธิบายได้ดังนี้ เมื่อนำวงจรรูปที่ 3.5, 3.6 มารวมกันจะได้กระแสเอาต์พุต คือ

$$I_o = I_N - I_P = g_m V_I \quad (3.18)$$

$$g_{mn} = \frac{I_{N1}}{V_I} = \frac{I_{B1}}{V_{DD}}$$

และ

$$g_{mp} = \frac{I_{P1}}{V_I} = -\frac{I_{B2}}{V_{SS}}$$

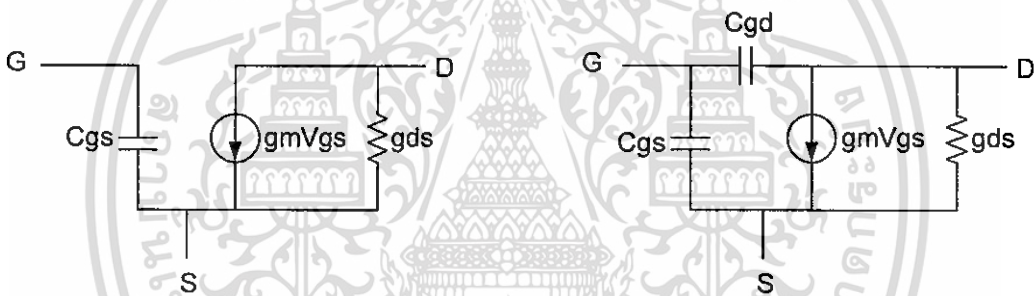
เมื่อ $V_{DD} = -V_{SS}$ และ $I_{N1} = I_{N2} = I_B$ จะได้ว่า

$$G_m = \frac{I_B}{V_{DD}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.8 การวิเคราะห์ช่วงความถี่ปฏิบัติงาน[6]

ในหัวข้อนี้จะกล่าวถึง การวิเคราะห์หาค่าความถี่ตอบสนอง โดยใช้แบบจำลองสัญญาณขนาดเล็ก (small Signal model) [6] ซึ่งประกอบด้วย แหล่งจ่ายกระแสที่ถูกควบคุมด้วยแรงดัน (Voltage Controlled Current Source : VCCS) และตัวเก็บประจุ ซึ่งเปรียบเสมือนว่ามีประจุสถิตย์ (Stored Charge) ต่อรวมอยู่ระหว่างขั้วต่อ (Junction) ของมอสเฟต ซึ่งคุณสมบัติ นี้จะเกิดขึ้นได้ในกรณีที่ความถี่สูง โดยการวิเคราะห์หาค่าของความถี่ตอบสนองในวงจรทรานสดอนคักแดนซ์นี้ จะใช้แบบจำลองสัญญาณขนาดเล็กเป็นตัวช่วยในการประมาณหาค่าความถี่ตอบสนอง และเนื่องจากวงจรดังกล่าวมีขนาดใหญ่ ทำให้ไม่สะดวกในการวิเคราะห์ ดังนั้น เพื่อที่จะให้การวิเคราะห์ง่ายขึ้น จะมีการแบ่งวงจร ในกรณีที่วงจรมีความสมมาตรกัน และมีการแยกส่วนวงจรใหญ่ให้ขนาดเล็กลงเพื่อที่จะวิเคราะห์ได้ง่ายขึ้น และแบบจำลองสัญญาณขนาดเล็กที่ใช้ในการวิเคราะห์ ในวิทยานิพนธ์นี้แสดงดังรูปที่ 3.9



(ก) วงจรสมมูลของมอสทำงานในช่วงอิมิตัว (ข) วงจรสมมูลของมอสทำงานในช่วงไม่อิมิตัว

รูปที่ 3.9 วงจรสมมูลของมอสที่ใช้ในการวิเคราะห์ในวิทยานิพนธ์

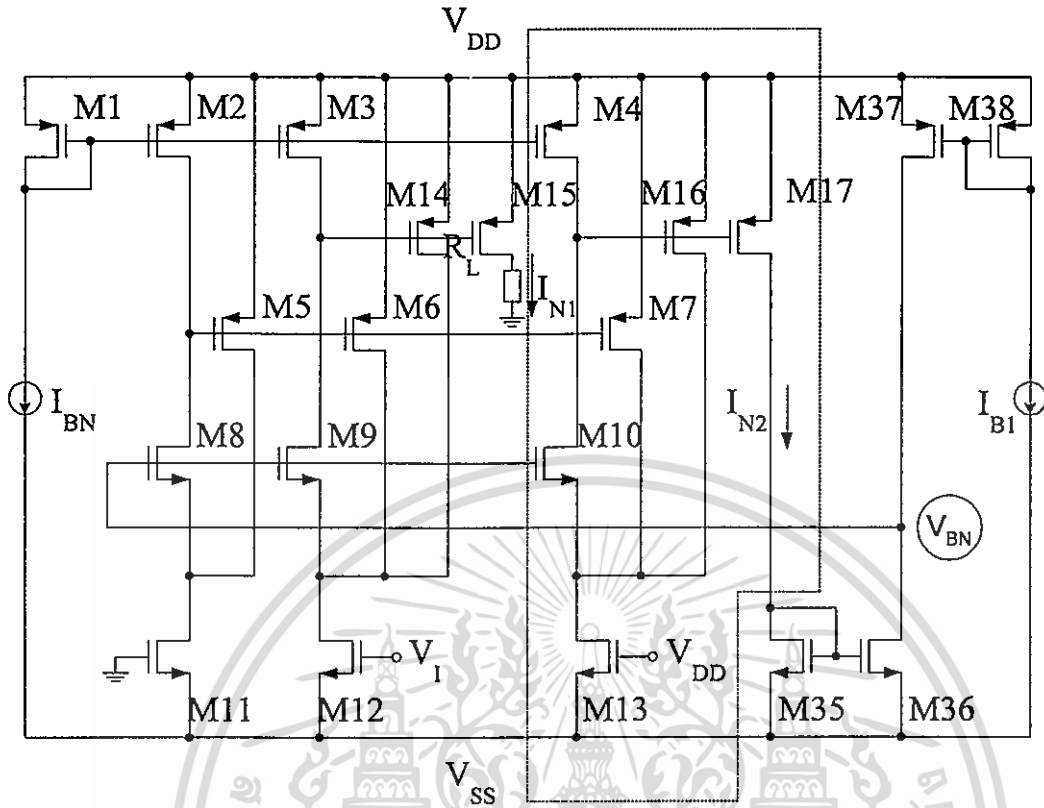
ในการวิเคราะห์วงจรทรานสดอนคักแดนซ์จะแยกวิเคราะห์เป็นวงจรทรานสดอนคักแดนซ์ชุด N และชุด P ดังนี้

1. วงจรทรานสดอนคักแดนซ์ชุด N ในรูปที่ 3.5 สามารถแยกวิเคราะห์ ได้จากวงจรสร้างความนำ ชุด N

2. วงจรทรานสดอนคักแดนซ์ชุด P ในรูปที่ 3.6 สามารถแยกวิเคราะห์ ได้จากวงจรสร้างความนำ ชุด P

ซึ่งถูกแสดงดังรูปรูปที่ 3.10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.10 วงจรสร้างความนำชุด N

ซึ่งวงจรในรูปที่ 3.10 มีวงจรสะท้อนกระแสแบบลบ มี PMOS เป็นองค์ประกอบ ซึ่งคุณสมบัติของ PMOS จะตอบสนองความถี่ได้ไม่ดี เมื่อเทียบกับ NMOS ดังนั้น วงจรดังกล่าวนี้จะมีผลต่อความถี่ตอบสนองและในการวิเคราะห์จะใช้วิธีการหาค่าความถี่สูงตัดออฟ แบบประมาณค่าด้วยวิธี open circuit time constant ซึ่งมีวิธีการคือ

1. ให้แหล่งจ่ายอิสระต่างๆ มีค่าเป็นศูนย์ แทนมอส ด้วย แบบจำลองสัญญาณขนาดเล็กลง
2. หาค่า time constant : $Z = RC$ โดย พิจารณาผลของ C ทีละตัวในวงจร โดยให้ C ตัวอื่นเปิดวงจร (open circuit) และ ค่า R คือ ความต้านทานที่มองเข้าไปที่ปลายขั้ว
3. พิจารณาค่าของ time constant ที่เกิดจาก C ตัวอื่นๆ โดยทำลักษณะเดียวกับข้อ 2
4. ความถี่ตอบสนองวงจรหาได้โดย
$$f = \frac{1}{2\pi} \left[\frac{1}{Z_1 + Z_2 + \dots + Z_n} \right]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การวิเคราะห์หาความถี่ตอบสนองจะทำโดยการหาทรานสเฟอ์ฟังก์ชันของวงจร แล้วทำการหาค่า pole ที่เด่นของวงจร ซึ่งการหาค่าทรานสเฟอ์ฟังก์ชัน (Transfer function) จะใช้วิธี node มาช่วยวิเคราะห์ โดยสมการที่ node ต่างๆมีดังนี้

Node 1

$$sC_3V_1 + gm_2V_1 + gm_4V_1 - gm_4V_3 = 0$$

$$(sC_3 + gm_2 + gm_4)V_1 - gm_4V_3 = 0$$

$$V_1 = \left[\frac{gm_4V_3}{(sC_3 + gm_2 + gm_4)} \right] \quad (3.19)$$

Node 2

$$gm_6V_2 + sC_{10}V_2 + sC_{11}V_2 + gm_8V_2 - gm_8V_4 = 0$$

$$V_2(s(C_{10} + C_{11}) + gm_6 + gm_8) - gm_8V_4 = 0$$

$$V_2 = \left[\frac{gm_8V_4}{(s(C_{10} + C_{11}) + gm_6 + gm_8)} \right] \quad (3.20)$$

หรือ

$$V_4 = \left[\frac{(gm_6 + s(C_{10} + C_{11}) + gm_8)V_2}{gm_8} \right]$$

Node 3

$$gm_5V_3 + gm_3V_1 + gd_3V_3 + sC_4V_3 + sCd_5V_3 - gm_4V_1 - sCd_5V_5 = 0$$

$$[gm_5 + gd_3 + s(C_4 + Cd_5)]V_3 + (gm_3 - gm_4)V_1 - sCd_5V_5 = 0$$

เอกสารนี้เป็นเอกสารลิขสิทธิ์สงวนไว้เพื่อการศึกษาเท่านั้น มิใช่เพื่อให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_3 = \left[\frac{sCd_5V_5 - (gm_3 - gm_4)V_1}{(gm_5 + gd_3 + s(C_4 + Cd_5))} \right] \quad (3.21)$$

Node 4

$$s(C_7 + C_8)V_4 + gm_{10}V_2 + gd_9V_4 + gd_{10}V_4 + gm_9V_i + sCd_9V_4 - sCd_9V_i - gm_8V_2 = 0$$

$$(s(C_7 + C_8 + Cd_9) + gd_9)V_4 + (gm_{10} - gm_8)V_2 - (sCd_9 - gm_9)V_i = 0$$

$$V_i = \left[\frac{(s(C_7 + C_8 + Cd_9) + gd_9)V_4 + (gm_{10} - gm_8)V_2}{(sCd_9 + gm_9)} \right] \quad (3.22)$$

แทนสมการ 3.20 ในสมการ 3.22 จะได้

$$V_i = \left[\frac{(s(C_7 + C_8 + Cd_9) + gd_9)(gm_6 + gm_8 + s(C_{10} + C_{11}))V_2 + (gm_{10} - gm_8)V_2}{gm_8} \right] / (sCd_9 - gm_9) \quad (3.23)$$

เมื่อ $C_x = C_7 + C_8 + Cd_9$ และ $C_y = C_{10} + C_{11}$

$$V_i = \left[\frac{(s(C_x) + gd_9)(gm_6 + gm_8 + s(C_y))V_2 + (gm_{10} - gm_8)V_2}{(gm_8)} \right] / (sCd_9 - gm_9) \quad (3.24)$$

$$V_i = \left[\frac{s^2C_xC_y + sC_x(gm_6 + gm_8) + gd_9sC_y + gd_9(gm_6 - gm_8) + (gm_{10} - gm_8)}{gm_8(sCd_9 - gm_9)} \right] V_2 \quad (3.25)$$

จากวงจรรูปที่ (3.11) จะได้

$$V_2 = \frac{I_o}{gm_1} \quad (3.26)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทน (3.26) ในสมการ(3.25) จะได้

$$V_i = \left[\frac{s^2 C_X C_Y + s C_X (gm_6 + gm_8) + gd_9 s C_Y + gd_9 (gm_6 - gm_8) + (gm_{10} - gm_8)}{gm_8 (sCd_9 - gm_9)} \right] \frac{I_o}{gm_{11}} \quad (3.27)$$

หรือ

$$\frac{V_i}{I_o} = \left[\frac{s^2 C_X C_Y + s C_X (gm_6 + gm_8) + gd_9 s C_Y + gd_9 (gm_6 - gm_8) + (gm_{10} - gm_8)}{gm_8 (sCd_9 - gm_9) gm_{11}} \right] \quad (3.28)$$

ทรานสเฟอ์ฟังก์ชันของวงจรคือ ความสัมพันธ์ของกระแสเอาต์พุต (I_o) ต่อแรงดันอินพุต (V_i) คือ

$$\frac{I_o}{V_i} = \left[\frac{gm_8 (sCd_9 - gm_9) gm_{11}}{s^2 C_X C_Y + s C_X (gm_6 + gm_8) + gd_9 s C_Y + gd_9 (gm_6 - gm_8) + (gm_{10} - gm_8)} \right] \quad (3.29)$$

จากฟอร์มโดยทั่วไป

$$\frac{I_o}{V_i} = \frac{N(s)}{D(s)} \quad (3.30)$$

ทำการกระจายเทอม $D(s)$ (สมการที่ 3.29) และจัดรูปสมการใหม่ สามารถเขียนเทอม $D(s)$ ได้ดังนี้

$$D(s) = s^2 C_X C_Y + s [C_X (gm_6 + gm_8) + gd_9 C_Y] + gd_9 (gm_6 + gm_8) + (gm_{10} - gm_8) \quad (3.31)$$

หรือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$D(s) = \left[\frac{s^2 C_X C_Y + s[C_X(gm_6 + gm_8) + gd_9 C_Y]}{gd_9(gm_6 + gm_8) + (gm_{10} - gm_8)} + 1 \right] \quad (3.32)$$

พิจารณาสมการที่ 3.32 จะเห็นได้ว่ามี pole 2 ตัว ใช้ตัวย่อว่า P1 และ P2 ในที่นี้จะใช้การประมาณค่า pole ตัวที่ต่ำที่สุด ซึ่งสามารถคำนวณได้ โดยสมมุติให้ค่าของ $|P_1|$ มีค่าน้อยกว่า $|P_2|$ ซึ่งค่าของ pole ที่มีค่าต่ำกว่าจะเป็นตัวที่ทำให้เกิดการตอบสนองทางความถี่ของวงจร และจากสมการที่ 3.32 สามารถเขียนใหม่เป็นรูปฟอร์มอย่างง่ายดังนี้

$$\left[\frac{S^2}{P_2} + \frac{S}{P_1} + 1 \right] \quad (3.33)$$

เมื่อนำสมการที่ 3.32 เทียบสัมประสิทธิ์กับสมการที่ 3.33 ค่า P_1 จะมีค่าเท่ากับ

$$P_1 = \left[\frac{gd_9(gm_6 + gm_8) + (gm_{10} - gm_8)}{C_X(gm_6 + gm_8) + gd_9 C_Y} \right] \quad (3.34)$$

และค่าความถี่สูงคัตออฟที่เกิดจาก P_1 ประมาณ

$$f_{-3dB} = \frac{1}{2\pi} \left[\frac{gd_9(gm_6 + gm_8) + (gm_{10} - gm_8)}{C_X(gm_6 + gm_8) + gd_9 C_Y} \right] \quad (3.35)$$

การทดสอบผลการวิเคราะห์ความถี่ตอบสนองทำได้โดยการนำค่า g_m , g_d และ C ของมอสต่างมาแทนค่าลงในสมการ 3.35 เพื่อพิจารณาค่าสมการที่ส่งผลต่อความถี่คัตออฟ และเนื่องจากขนาดของ (W/L) ของมอสส่วนใหญ่ไม่เท่ากันทำให้เราใช้ค่า g_m , g_d และ C จากค่าที่คำนวณได้ในโปรแกรม Pspice ซึ่งมีค่าตาม Output File ในภาคผนวก ข. ของผลการทดสอบด้วยโปรแกรมแทนค่าต่างๆจาก Output File ลงในสมการที่ 3.35 จะได้ค่าความถี่สูงคัตออฟ

ความถี่สูงคัตออฟที่เกิดจากผลของวงจรสร้างความนำขุด N (สมการที่ 3.35) คือ จากสมการที่ 3.35

$$f_{-3dB} = \frac{1}{2\pi} \left[\frac{gd_9(gm_6 + gm_8) + (gm_{10} - gm_8)}{C_X(gm_6 + gm_8) + gd_9 C_Y} \right]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หรือจะใช้ การแทนค่าต่างๆ ลงไปเฉพาะในวงจรถ้าเน็ดค่าความนำ (รูปที่3.5) ก็จะได้ว่า

$$f_{-3dB} = \frac{1}{2\pi} \left[\frac{(5 \times 10^{-8})(1.2 \times 10^{-11} + 1.6 \times 10^{-5}) + (1.6 \times 10^{-5} - 1.6 \times 10^{-5})}{(0 + 5 \times 10^{-14} + 0)(1.2 \times 10^{-11} + 1.6 \times 10^{-5}) + (5 \times 10^{-8})(5 \times 10^{-14} + 3.84 \times 10^{-14})} \right]$$

$$f_{-3dB} = \frac{1}{2\pi} \left[\frac{(5 \times 10^{-8})(1.2 \times 10^{-11} + 1.6 \times 10^{-5})}{(5 \times 10^{-14})(1.2 \times 10^{-11} + 1.6 \times 10^{-5}) + (5 \times 10^{-8})(5 \times 10^{-14} + 3.84 \times 10^{-14})} \right]$$

$$\approx 1.58MHz \quad (3.36)$$

จากการแทนค่าพบว่า ความถี่สูงคัตออฟของวงจรมีค่าเท่ากับความถี่ที่ต่ำสุด) มีค่าประมาณ $\approx 1.58MHz$ ซึ่งเกิดผลของวงจรถ้าเน็ดกระแสแบบลบ และผลของการ Simulate ด้วย PSpice พบว่าความถี่สูงคัตออฟมีค่าประมาณ $\approx 0.778MHz$ ซึ่งมีค่าใกล้เคียงกัน

วงจรถ้าเน็ดคอนดักแตนซ์ชุด P ในรูปที่ 3.6 สามารถทำการวิเคราะห์โดยวิธีเช่นเดียวกับวงจรถ้าเน็ดคอนดักแตนซ์ชุด N และเพื่อให้ง่ายในการวิเคราะห์ เราใช้การเทียบเคียงสมการคำตอบซึ่งได้ สมการคำตอบ ชุด P ที่เทียบเคียงกับ สมการคำตอบชุด N คือ

ผลของการเทียบเคียงกับสมการที่ 3.34

$$f_{-3dB} = \frac{1}{2\pi} \left[\frac{gd_{29}(gm_{20} + gm_{26}) + (gm_{31} - gm_{26})}{C_X(gm_{20} + gm_{26}) + gd_{29}C_Y} \right]$$

หรือจะใช้ การแทนค่าต่างๆ ลงไปเฉพาะในวงจรถ้าเน็ดค่าความนำ (รูปที่3.6) ก็จะได้ว่า

$$f_{-3dB} = \frac{1}{2\pi} \left[\frac{(3.1 \times 10^{-5})(2.8 \times 10^{-5} + 5.8 \times 10^{-6}) + (6.7 \times 10^{-6} - 5.8 \times 10^{-6})}{(1.03 \times 10^{-12} + 1.03 \times 10^{-12} + 0)(2.8 \times 10^{-5} + 5.8 \times 10^{-6}) + 3.1 \times 10^{-5}(1.03 \times 10^{-12} + 5.08 \times 10^{-14})} \right]$$

$$\approx 20MHz \quad (3.37)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการแทนค่าพบว่าความถี่สูงสุดคutoffของวงจรทรานสดอนคักแดนซ์ชุด P เกิดจากวงจรสะท้อนกระแสแบบบวก พบว่ามีค่าใกล้เคียงกับที่ Simulate ด้วย Pspice และผลของการตอบสนองทางความถี่ของวงจรทรานสดอนคักแดนซ์ที่สมบูรณ์ เกิดจากผลของวงจรทรานสดอนคักแดนซ์ชุดที่ให้ค่าความถี่สูงสุดคutoffต่ำสุด ในที่นี้คือชุด N ผลของการ Simulate ด้วย Pspice คือ 0.778 MHz

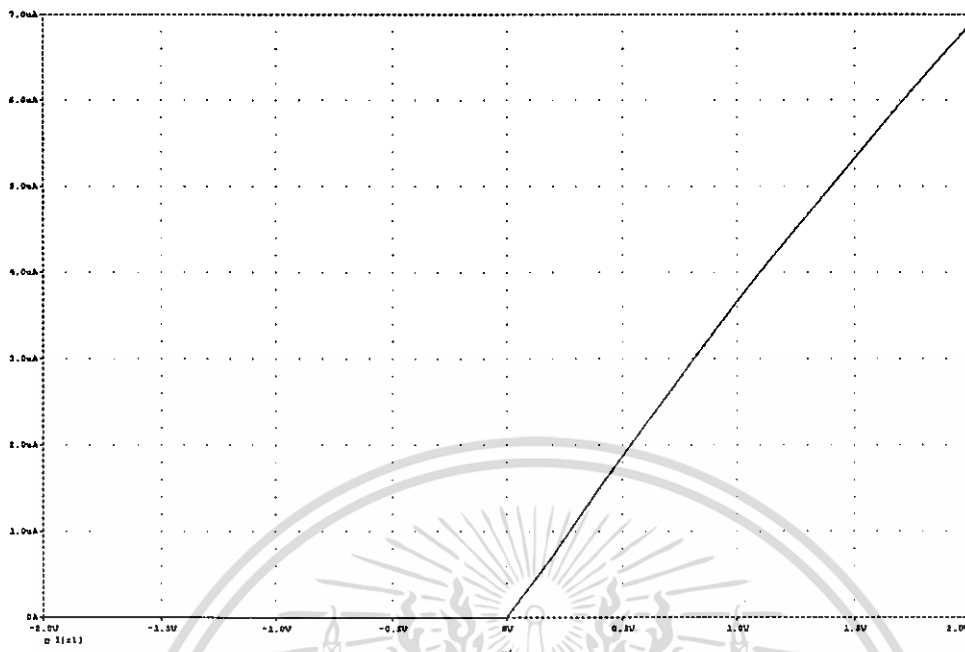
3.9 ผลการทดสอบการทำงานของวงจร

วงจรในรูปที่ 3.7 เมื่อมาเลียนแบบการทำงานด้วย โปรแกรม PSpice โดยใช้โมเดลของทรานซิสเตอร์เทคโนโลยี $2\ \mu\text{m}$ ใน level 2 ของ European Silicon Structure : ES 2 แบบ worst case และขนาด W/L ของทรานซิสเตอร์มีค่าตามตารางที่ 3.1

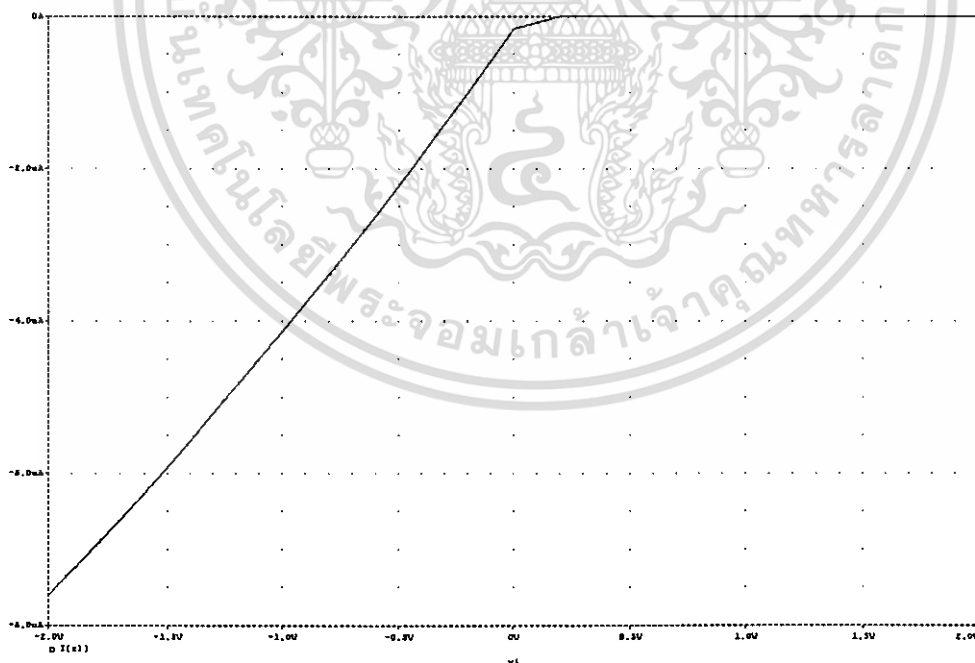
ตารางที่ 3.1 แสดงขนาดความกว้างต่อความยาวแขนแนลของมอสทรานซิสเตอร์ในวงจร

ทรานซิสเตอร์	M_1-M_4	M_5-M_{15} , $M_{22}-M_{27}$, $M_{35} - M_{38}$	$M_{16}-M_{17}$	$M_{18} - M_{21}$
W/L (μm)	150/20	10/10	10/20	100/20
ทรานซิสเตอร์	$M_{28} - M_{30}$	$M_{31} - M_{32}$	$M_{33} - M_{34}$	$M_{39} -M_{42}$
W/L (μm)	3/1.5	100/30	10/30	200/10

ใช้ค่า $R_L = 1\ \text{k}\Omega$ โดยรูปที่ 3.13 แสดงกระแส I_{N1} เมื่อ V_I แปรค่าจาก -2V ถึง +2V ขณะที่ $I_{B1} = 5\ \mu\text{A}$ รูปที่ 3.14 แสดงกระแส I_{P1} เมื่อ V_I แปรค่าจาก -2V ถึง +2V ขณะที่ $I_{B2} = 5\ \mu\text{A}$ รูปที่ 3.15 แสดงกระแส I_O เมื่อ V_I แปรค่าจาก -2V ถึง +2V ขณะที่ I_B จาก $5\ \mu\text{A}$ ถึง $7\ \mu\text{A}$ สเต็ปละ $1\ \mu\text{A}$ รูปที่ 3.16 แสดงช่วงความถี่ตอบสนองของวงจรเมื่อ V_I เป็นสัญญาณ sine ขนาด $1.5V_{p-p}$ ผลการวัดความผิดเพี้ยนทางฮาร์โมนิครวม (THD) = 1.5% ที่อินพุตขนาด $3V_{p-p}$ กับแรงดันไฟเลี้ยง $\pm 1.5V$. และความถี่ $1\ \text{kHz}$

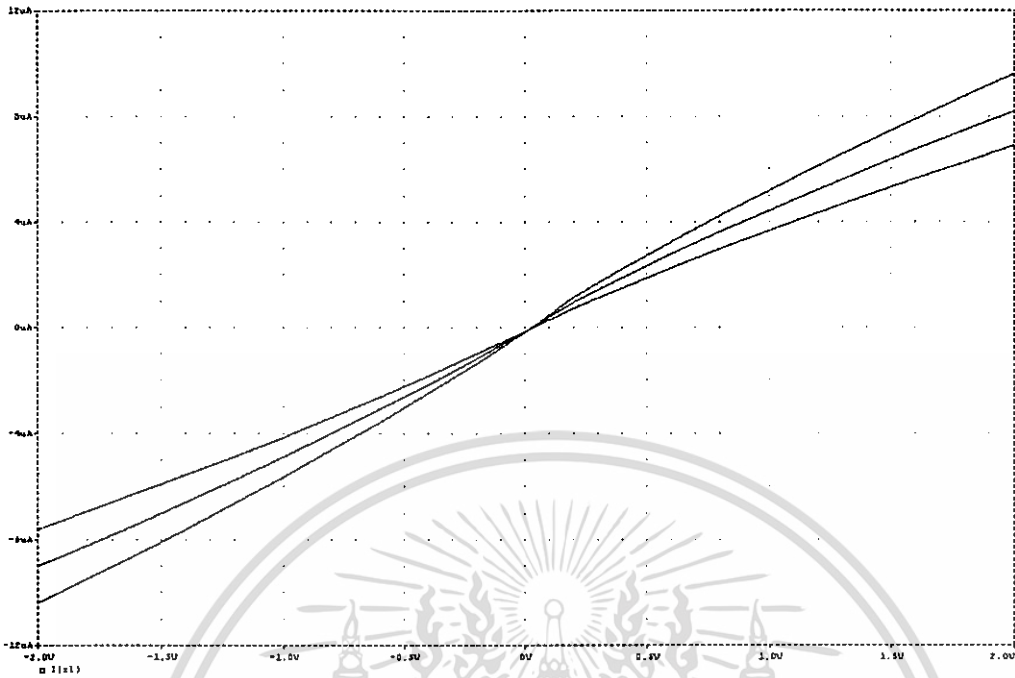


รูปที่ 3.13 กระแส I_{M1} เมื่อ V_1 แปรค่าจาก -2V ถึง +2V ขณะที่ $I_{B1} = 5 \mu A$

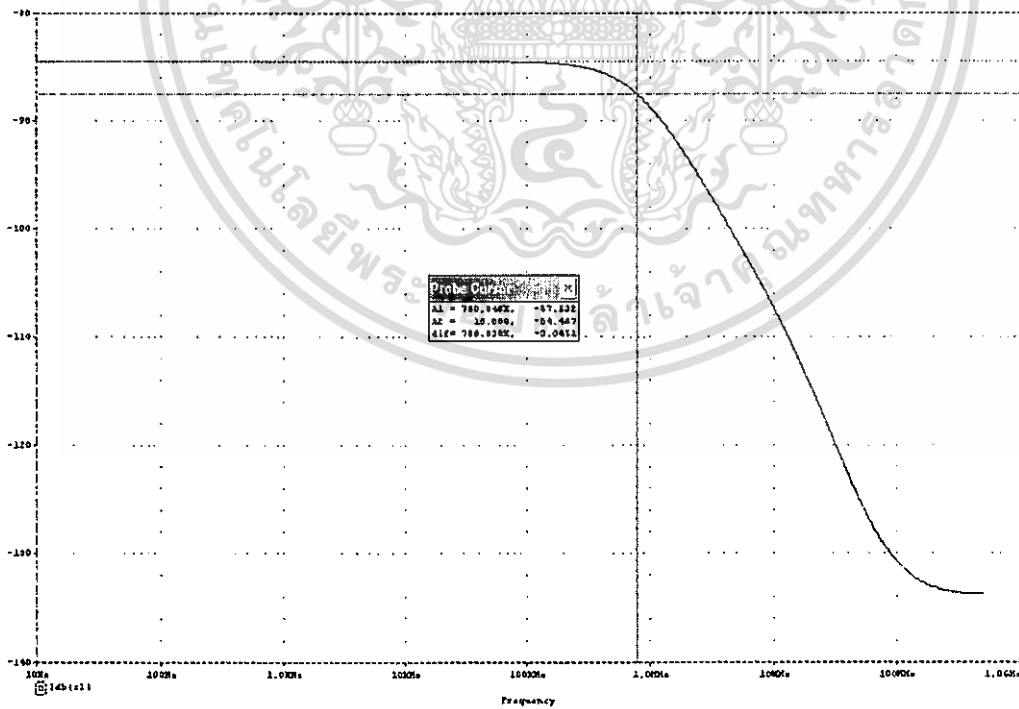


รูปที่ 3.14 กระแส I_{P1} เมื่อ V_1 แปรค่าจาก -2V ถึง +2V ขณะที่ $I_{B2} = 5 \mu A$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

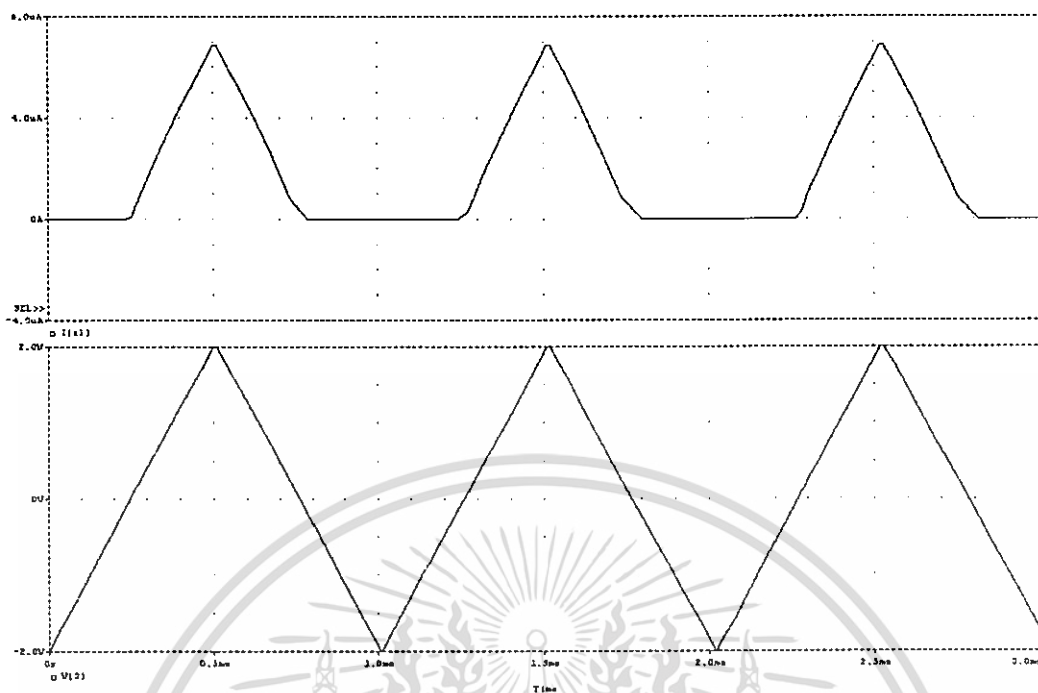


รูปที่ 3.15 กระแส I_C เมื่อ V_{BE} แปรค่าจาก -2V ถึง +2V ขณะที่ I_B จาก $5 \mu A$ ถึง $7 \mu A$ สลับละ $1 \mu A$

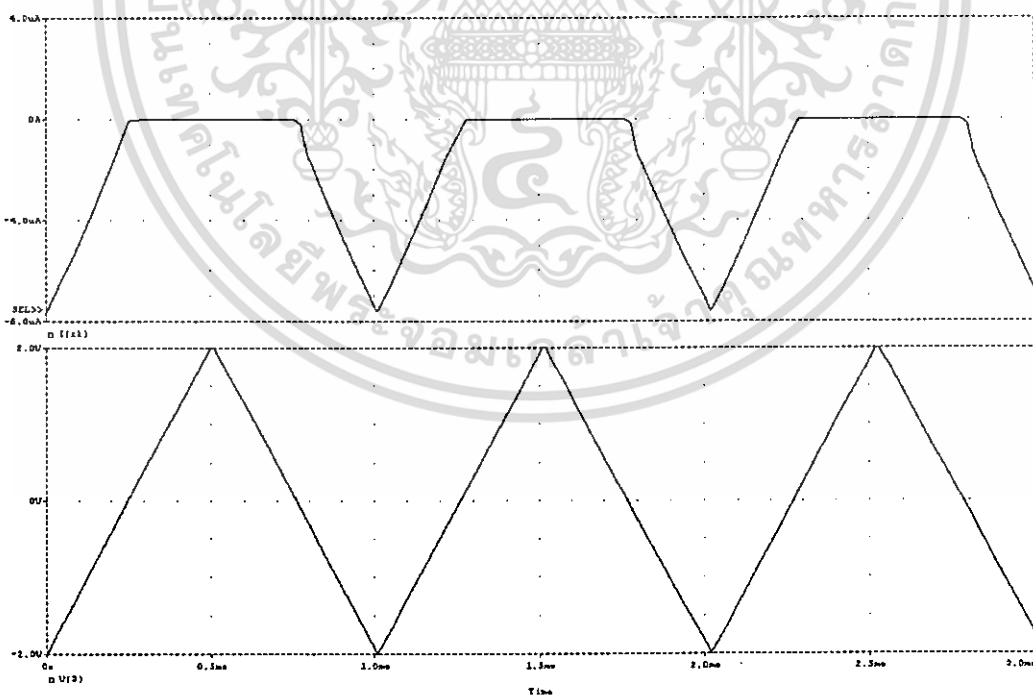


รูปที่ 3.16 ผลการตอบสนองความถี่ของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

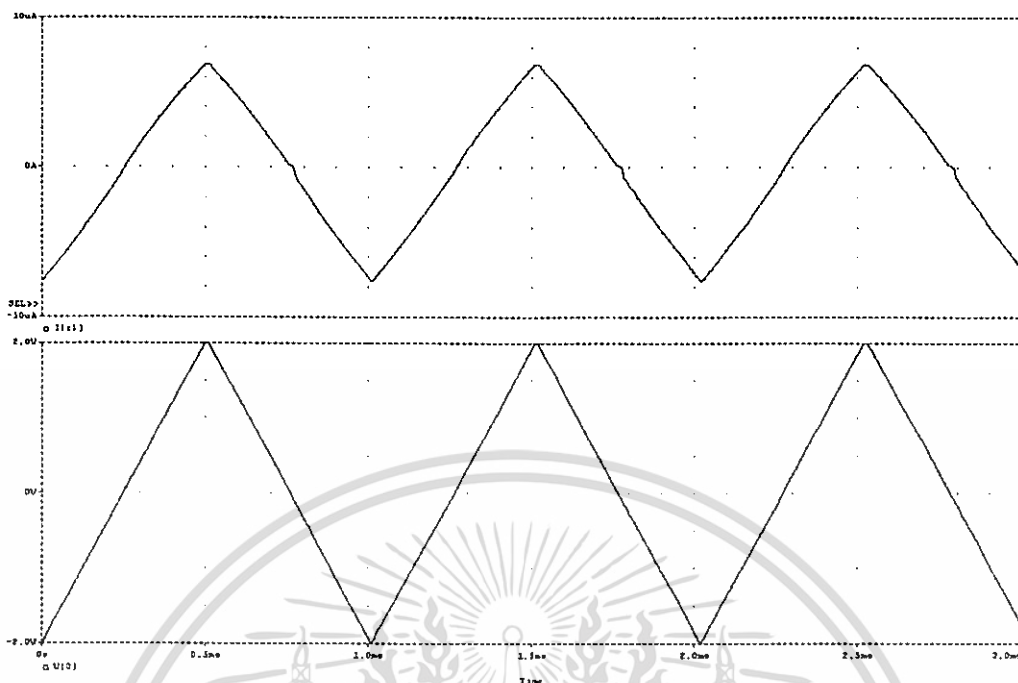


รูปที่ 3.17 แสดงค่ากระแส I_N เทียบกับ V_{in}

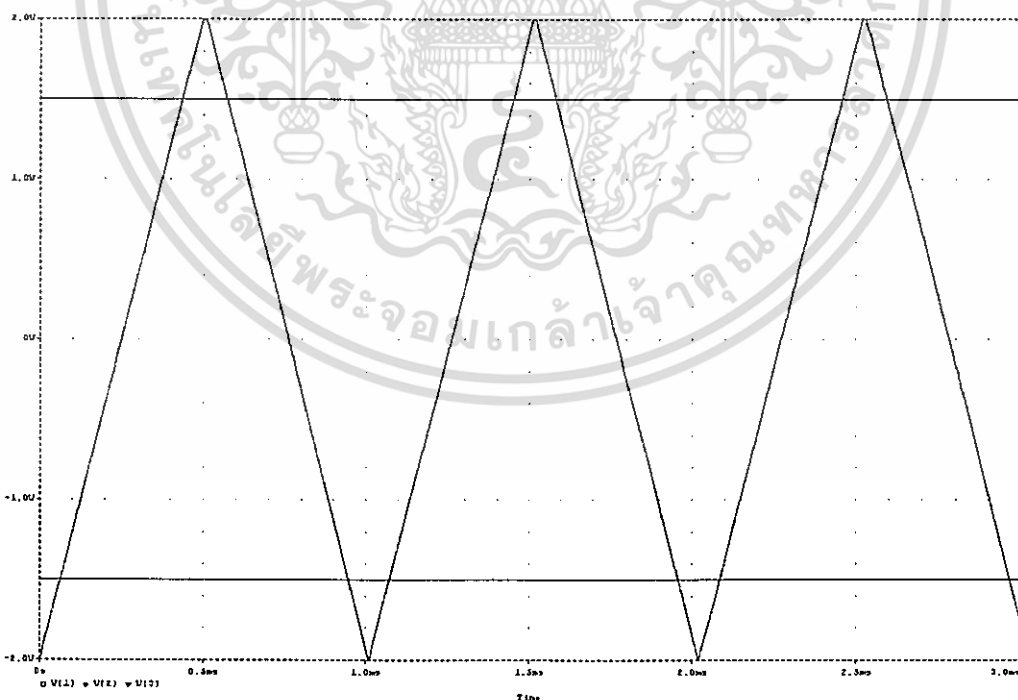


รูปที่ 3.18 แสดงค่ากระแส I_p เทียบกับ V_{in}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.19 แสดงกระแส $I_O (I_N + I_P)$ เทียบกับ V_m



รูปที่ 3.20 แสดงช่วงอินพุตปฏิบัติงานกว้างกว่าช่วงของระดับไฟเลี้ยง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.10 บทสรุป

การออกแบบวงจรทรานสคอนดักแตนซ์ โดยใช้ซีมอสเป็นตัวออกแบบ ในวิทยานิพนธ์ นี้สามารถทำงานได้ถูกต้องตามหลักการที่เสนอ ซึ่งหลักการของวงจรทรานสคอนดักแตนซ์ในวิทยานิพนธ์นี้ อาศัยการหักล้างของความไม่เป็นเชิงเส้นคู่ CMOS ที่ทำงานในช่วงไม่อิ่มตัว โดยวงจรมีลักษณะเด่น คือ การควบคุมความเป็นเชิงเส้นของวงจรทำได้โดยวิธีเทคนิคการป้อนกลับแบบลบ ซึ่งทำได้ง่ายในทางปฏิบัติและยังมีเสถียรภาพต่อการเปลี่ยนแปลงของอุณหภูมิ และใช้จำนวนอุปกรณ์น้อยลง ผลของการผิดเพี้ยนทางฮาร์โมนิครวมประมาณ 1.5 % ที่ช่วงอินพุตมีค่าเท่ากับ 100% ของแรงดันไฟเลี้ยง



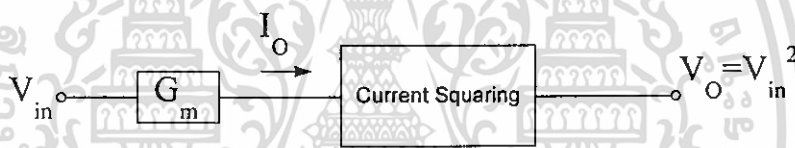
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

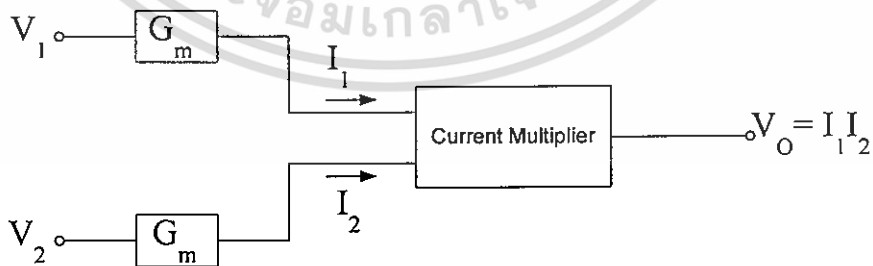
การประยุกต์ใช้งานวงจรทรานสดักแตนท์ที่ช่วงอินพุท ปฏิบัติงานแบบ เรล-ทู-เรล

4.1 กล่าวนำ

จากบทข้างต้นแสดงว่าวงจรทรานสดักแตนท์ สามารถทำงานได้ตามที่เสนอและ
ในบทนี้จะกล่าวถึงการนำเอาวงจรทรานสดักแตนท์ที่ออกแบบมาประยุกต์ใช้งานเป็นวงจร
Full-wave Rectifier และใช้แปลงสัญญาณแรงดันเป็นสัญญาณกระแส เพื่อส่งต่อไปกับวงจรที่
ประมวลผลในรูปกระแส หรือใช้เป็นภาคแรกของวงจรที่ทำงานในโหมดกระแส ทำให้วงจร
ดังกล่าวมีอินพุทเป็นแบบ เรล-ทู-เรล ดังแสดงได้ดังรูปที่ 4.1 และ รูปที่ 4.2



รูปที่ 4.1 วงจรกำลังสองที่มีอินพุทเป็นแบบ เรล-ทู-เรล

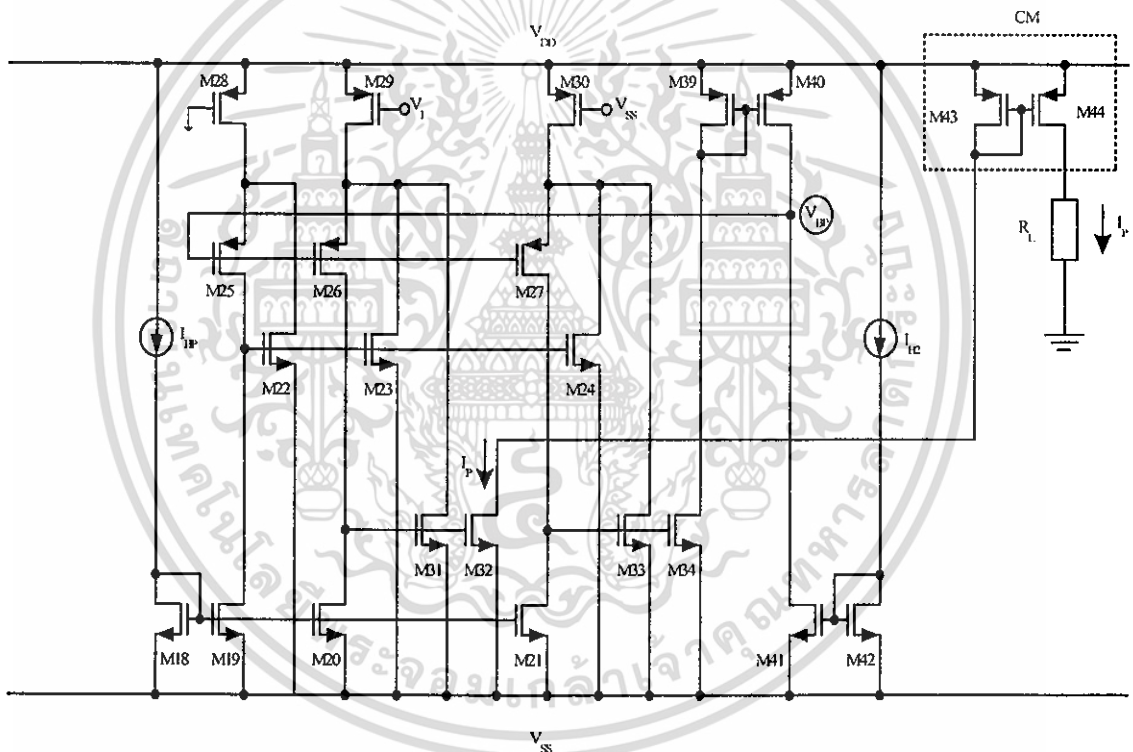


รูปที่ 4.2 วงจรคูณสัญญาณที่มีอินพุทเป็นแบบ เรล-ทู-เรล

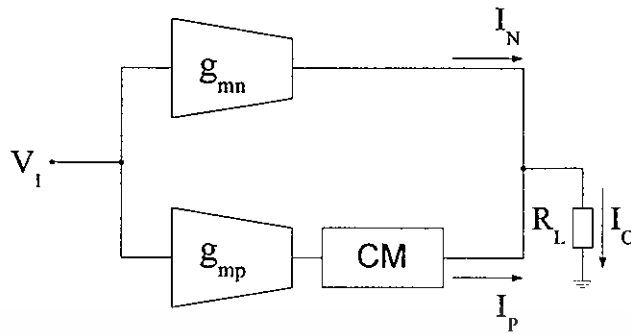
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 วงจร Full-wave Rectifier[22],[23]

ดังที่กล่าวมาในบทข้างต้นเป็นการออกแบบวงจรทรานสคอนดักต์แคตแดนซ์ในช่วงอินพุท ปฏิบัติงานเป็นแบบ เรต-ทู-เรต ซึ่งวงจรที่สมบูรณ์แบบแสดงได้ดังรูปที่ 3.7 ในบทที่ 3 แต่ในบทนี้ จะนำวงจรดังกล่าวมาประยุกต์ใช้งานเป็นวงจร Full-wave Rectifier ซึ่งในการออกแบบวงจร Full-wave Rectifier นี้ ทำได้โดยการออกแบบเพิ่มวงจรสะท้อนกระแสเข้าไปในวงจรปรับค่าทรานสคอนดักต์แคตแดนซ์แบบลิเนียร์ชูด $P(g_{mp})$ แสดงได้ดังรูปที่ 4.3 จากนั้นนำวงจรที่ออกแบบมารวมกับวงจรทรานสคอนดักต์แคตแดนซ์ แบบลิเนียร์ชูด $N(g_{mn})$ รูปที่ 3.5 จะได้เป็นวงจร Full-wave Rectifier ที่สมบูรณ์



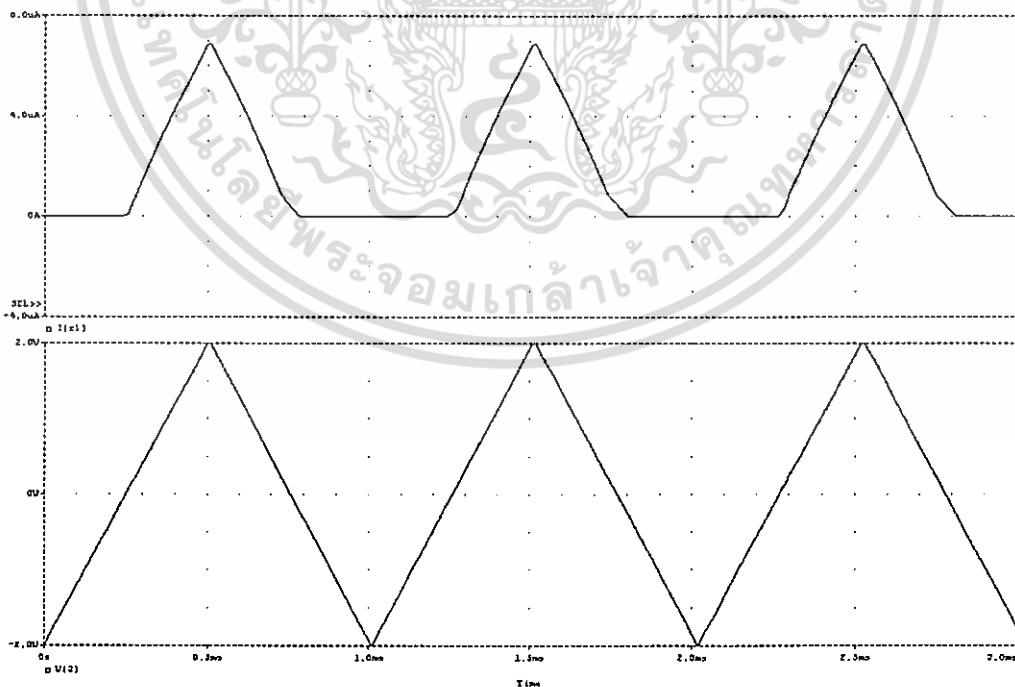
รูปที่ 4.3 วงจรปรับค่าทรานสคอนดักต์แคตแดนซ์แบบลิเนียร์ชูด $P(g_{mp})$ ที่เพิ่มวงจรสะท้อนกระแส



รูปที่ 4.4 แสดงรูปบล็อกวงจร Full-wave Rectifier ที่ออกแบบจากวงจรทรานสคอนดักแตนซ์

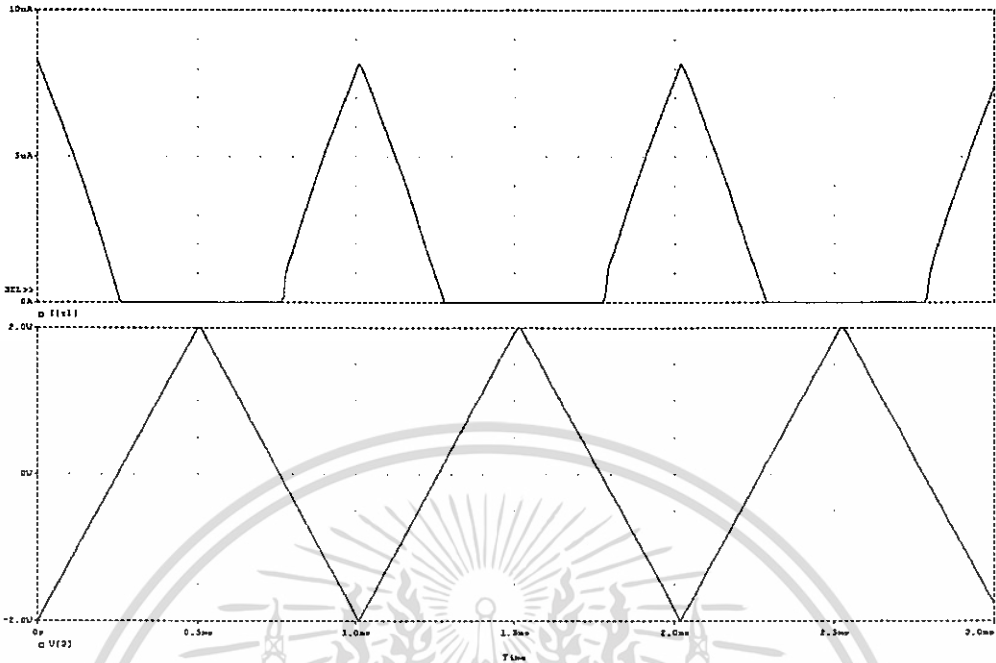
4.2.1 ผลการทดสอบการทำงานของวงจร

วงจรในรูปที่ 4.4 เมื่อนำมาจำลองเลียนแบบการทำงานด้วย โปรแกรม Pspice โดยป้อน V_{in} คือแรงดันที่จุดเข้าเป็นสัญญาณคลื่นรูปสามเหลี่ยมที่มีขนาด $3 V_p$ ที่ความถี่ $1 kHz$ และ กำหนดค่าความต้านทาน $R_L = 1 k\Omega$ ซึ่งผลที่ได้แสดงได้ดังรูปที่ 4.5 แสดงค่ากระแส I_N รูปที่ 4.6 แสดงค่ากระแส I_P ที่เพิ่มวงจรสะท้อนกระแส และรูปที่ 4.7 แสดงค่ากระแส I_O ตามลำดับ

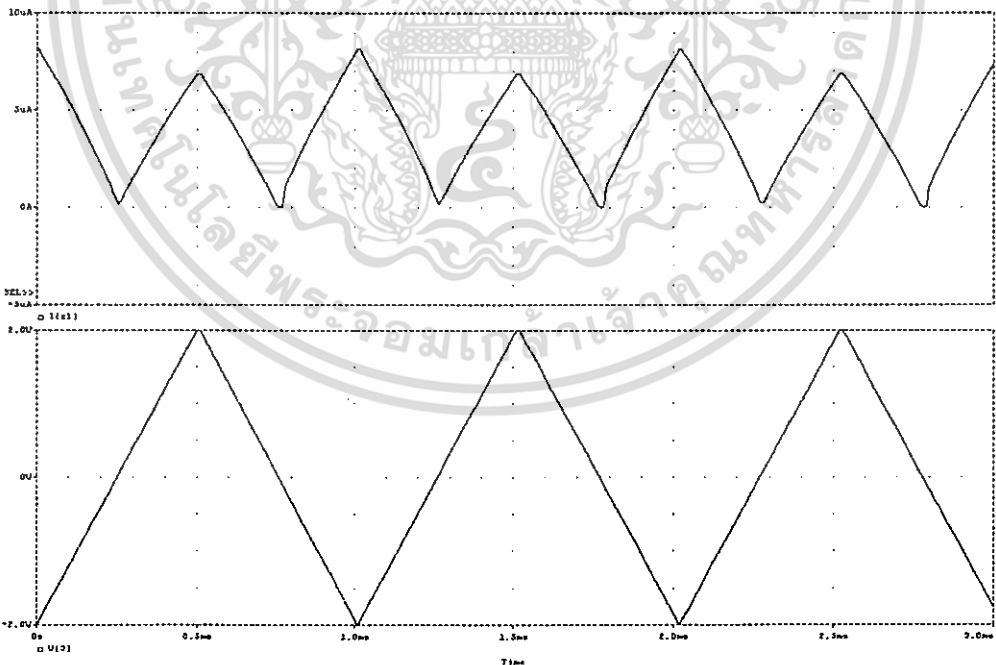


รูปที่ 4.5 แสดงค่ากระแส I_N เทียบกับ V_{in}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.6 แสดงค่ากระแส I_p ที่เพิ่มวงจรสะท้อนกระแส เทียบกับ V_{in}



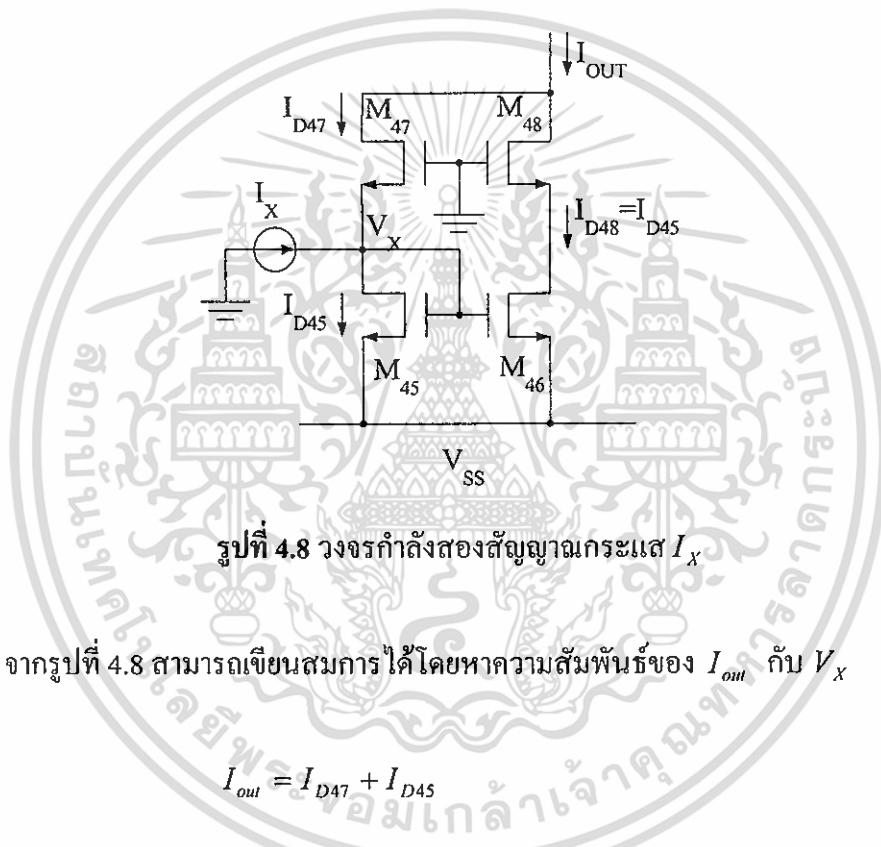
รูปที่ 4.7 แสดงค่ากระแส I_o เทียบกับ V_{in}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 วงจรกำลังสองที่มีอินพุทเป็นแบบ เรล-ทูล-เรล

เพื่อแสดงให้เห็นถึงการนำวงจรทรานสดคอนดักแตนซ์มาใช้เป็นภาคแรกของวงจรที่ทำงานในโหมดกระแส ในหัวข้อนี้ จึงขอยกตัวอย่างการทดสอบกับวงจรกำลังสองที่มีอินพุทเป็นแบบ เรล-ทูล-เรลทำงาน โดยก่อนอื่นจะกล่าวถึงหลักการการทำงานของวงจรกำลังสองสัญญาณกระแสดังรูปที่ 4.8 และวงจรกำลังสองสัญญาณกระแสที่มีอินพุทเป็นแบบ เรล-ทูล-เรล ดังรูปที่ 4.9

4.3.1 หลักการทำงานของวงจรกำลังสองสัญญาณกระแส



รูปที่ 4.8 วงจรกำลังสองสัญญาณกระแส I_X

จากรูปที่ 4.8 สามารถเขียนสมการได้โดยหาความสัมพันธ์ของ I_{out} กับ V_X

$$I_{out} = I_{D47} + I_{D45} \quad (4.1)$$

$$I_{out} = K(0 - V_X - V_T)^2 + K(V_X - V_T - V_{SS})^2 \quad (4.2)$$

$$\frac{I_{out}}{K} = 2V_X^2 - 2V_X + V_{SS} + V_T^2 + (V_T + V_{SS})^2 \quad (4.3)$$

หาความสัมพันธ์ของ I_X กับแรงดัน V_X

$$I_X = I_{D45} + I_{D47} \quad (4.4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

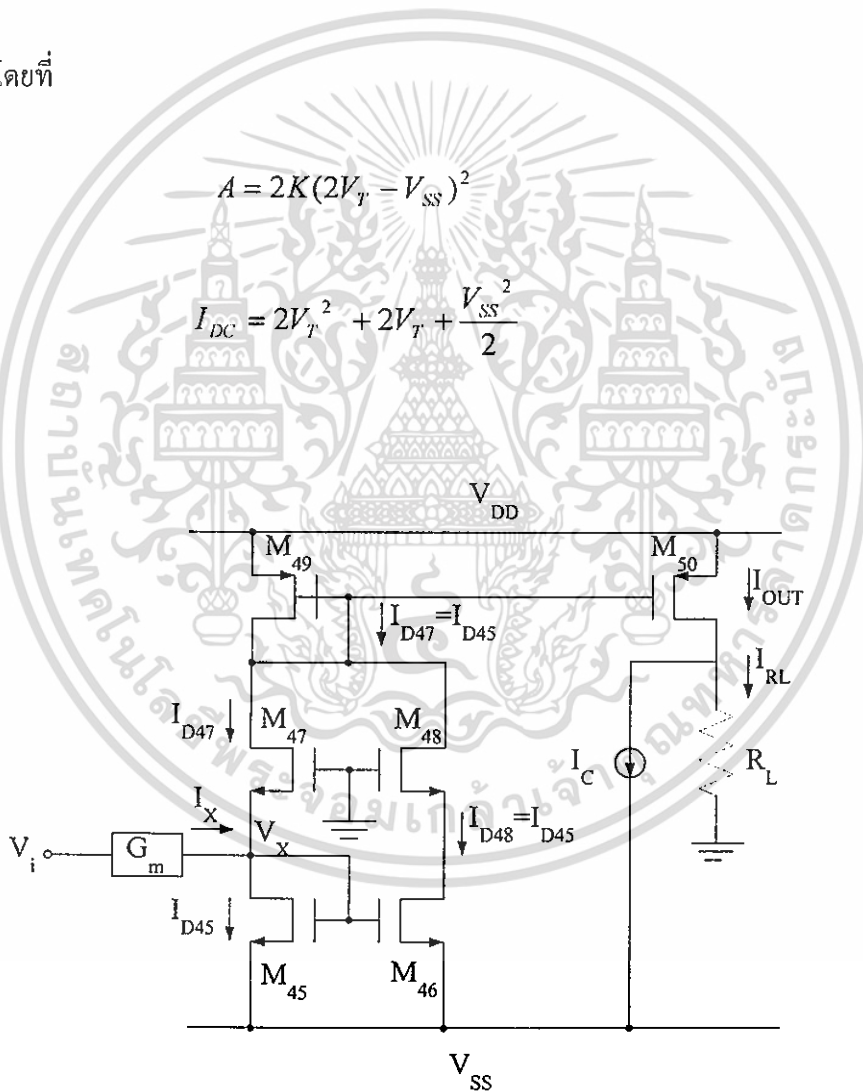
$$I_X = K(V_X - V_{SS} - V_T)^2 - K(0 - V_X - V_T)^2 \quad (4.5)$$

$$V_X = \frac{V_{SS}}{2} - \frac{I_X}{2K(V_{SS} + 2V_T)} \quad (4.6)$$

แทนสมการ (4.6) ในสมการ (4.3) จะได้สมการ (4.7)

$$I_{out} = \frac{I_X^2}{A} + I_{DC} \quad (4.7)$$

โดยที่



รูปที่ 4.9 วงจรกำลังสองสัญญาณกระแสต่อร่วมกับวงจรทรานสดอนคิกแดนซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.9 เป็นการนำวงจรกำลังสองสัญญาณกระแสต่อร่วมกับวงจรทรานสคอนดักแตนต์และเพิ่มวงจรสะท้อนกระแส M_{49} และ M_{50} ความต้านทาน R_L และแหล่งกำเนิดกระแส I_C ให้กับวงจรเพื่อกำจัดค่ากระแสออฟเซต ($I_{off-set}$)

จากสมการ (4.7) นำมาหาค่า I_{R_L}

$$I_{R_L} = I_{out} - I_C \quad (4.8)$$

$$I_{R_L} = \frac{I_X^2}{A} + I_{DC} - I_C \quad (4.9)$$

$$I_{R_L} = \frac{I_X^2}{A} ; \text{ เมื่อ } I_C = I_{DC} \quad (4.10)$$

ดังนั้นความสัมพันธ์ของ V_O กับ I_X คือ

$$V_O = I_{R_L} R_L \quad (4.11)$$

$$V_O = \frac{I_X^2}{A} R_L ; \text{ เมื่อ } I_X = g_m V_i \quad (4.12)$$

และความสัมพันธ์ของ V_i กับ V_O คือ

$$V_O = \frac{(g_m V_i^2)}{A} R_L \quad (4.13)$$

$$V_O = \frac{g_m^2 R_L}{A} V_i^2 \quad (4.14)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 บทสรุป

ในบทนี้กล่าวถึงการนำวงจรทรานสคอนดักเตนซ์ในช่วงอินพุทปฏิบัติงานแบบ เรล-ทู-เรล มาออกแบบมาประยุกต์ใช้งาน เป็น วงจร Full-wave Rectifier ซึ่งสามารถประยุกต์ใช้งานได้ จากการทดสอบการทำงานด้วย โปรแกรม PSpiceของวงจร Full-wave Rectifier รูปที่ 4.8 จะเห็นว่า กระแสเอาต์พุทที่ได้เป็นไปตามที่นำเสนอ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทสรุป

5.1 บทสรุป

ในวิทยานิพนธ์ฉบับนี้นำเสนอ วงจรทรานสดอนคักแดนซ์ หรือ วงจรปรับค่าความนำเนื้อหาทั้งหมดล้วนเป็นการนำมอสเฟตมาเป็นตัวออกแบบวงจร โดยวิทยานิพนธ์ฉบับนี้ได้นำมอสเฟตมาออกแบบเป็นวงจรทรานสดอนคักแดนซ์ที่ช่วงอินพุตปฏิบัติงานเป็นแบบ เรล-ทู-เรล โดยใช้เทคนิคการป้อนกลับแบบลบ คุณสมบัติความเป็นเชิงเส้นของความนำถูกสร้างโดยการหักล้างของความไม่เป็นเชิงเส้นของทรานซิสเตอร์แบบมอสที่ทำงานในช่วงไม่อิ่มตัว โดยวงจรมีลักษณะเด่น คือค่าทรานสดอนคักแดนซ์ สามารถปรับค่าได้ด้วยแรงดัน มีเสถียรภาพต่อการเปลี่ยนแปลงของอุณหภูมิ และใช้จำนวนอุปกรณ์น้อยลงโดยยังคงประสิทธิภาพต่างๆเหมือนเดิม ซึ่งจะช่วยประหยัดในการสร้างเป็นวงจรรวม ผลของการผิดเพี้ยนทางฮาร์โมนิครวมประมาณ 1.5 % ที่ช่วงอินพุตปฏิบัติงานมีค่าเท่ากับ 100% ของแรงดันไฟเลี้ยง ผลการเลียนแบบการทำงานใช้โปรแกรมPSpice ซึ่งได้ผลเป็นที่น่าพอใจ และในบทที่4 ได้นำวงจรทรานสดอนคักแดนซ์ ที่ออกแบบมาประยุกต์ใช้งานเป็น วงจรHalf-wave Rectifier และวงจร Full-wave Rectifier ซึ่งจะเห็นว่าเอาท์พุทที่ได้เป็นไปตามที่นำเสนอ จากที่กล่าวมาข้างต้นจะเห็นได้ว่าวงจรทรานสดอนคักแดนซ์ ที่ออกแบบนั้นสามารถ ประยุกต์ใช้งานได้หลากหลาย

5.2 ปัญหาที่เกิดขึ้น และแนวทางแก้ไข

ปัญหาที่เกิดขึ้นและแนวทางแก้ไขในการออกแบบวงจรทรานสดอนคักแดนซ์ คือ

1. ในการออกแบบวงจรทรานสดอนคักแดนซ์ ที่ช่วงอินพุตปฏิบัติงานเป็นแบบ เรล-ทู-เรล โดยใช้เทคนิคการป้อนกลับแบบลบ นั้น ช่วงอินพุตปฏิบัติงานจะกว้างกว่าช่วงของระดับแรงดันไฟเลี้ยง(Rail-to-Rail) ซึ่งอินพุตที่ป้อนให้กับวงจรต้องเป็นสัญญาณอินพุตแบบเดี่ยว (Single ended input) เท่านั้น เอาท์พุทที่ได้จึงเป็นเชิงเส้น แต่ถ้าอินพุตที่ป้อนเป็นสัญญาณอินพุตแบบผลต่าง (Differential input) ช่วงอินพุตปฏิบัติงานจะไม่เป็นแบบ Rail-to-Rail

แนวทางแก้ไข คือออกแบบวงจรใหม่ตามเอกสารอ้างอิง [7]

2. ความถี่ในการตอบสนองวงจรต่ำ

แนวทางแก้ไขปัญหา ต้องใช้มอสที่มีขนาดความยาว (Channel Length) น้อยๆ ในวงจร สะท้อนกระแส และอาจจะเพิ่มความแม่นยำของวงจรสะท้อนกระแสโดยใช้วงจรสะท้อนกระแส แบบ Cascode

3. ค่าความนำ g_{m1} ถูกปรับให้มีค่าเท่ากับ g_{m2} โดยใช้เทคนิคการป้อนกลับแบบลบ ซึ่งทำได้ง่ายในทางปฏิบัติ แต่ใช้ CMOS ที่มาก

แนวทางแก้ไขปัญหา ต้องออกแบบวงจรใหม่โดยพยายามออกแบบให้ใช้ CMOS ที่น้อยที่สุด



เอกสารอ้างอิง

- [1] C.T.Sah, "Characteristic of the Metal-Oxide-Semiconductor Transistor, "IEEE Trans. Electron Devices,. Vol.ED-11, pp. 329-345, 1964.
- [2] H.Shichman and D. Hodges, "Modeling and Simulation of Insulated Gate Field-Effect Transistor Switching Circuit, "IEEE J.Solid State Circuit., Vol.SC-3, pp. 258 – 289, 1968.
- [3] PSPICE, Microsim Corp., Laguna Hills, CA 92653, U.S.A., May, 1980.
- [4] A. Vladimerescu and S.Lui, "The Simulation of MOS integrated Circuit Using PSPICE 2, "Eemorandom No. UCB/ERL M80/7, 1980.
- [5] A.A. EI - Adawy and A.M.Soliman, "A Low – Voltage Single Input Class AB Transconductor With Rail-to-Rail Input Range," IEEE J.Circuit and Systems Part I, Vol. 47, No.2, pp. 236 – 242, Feb. 2000.
- [6] A.S. Sedra and K. C. Smithe. Microelectronic Circuit, 3rd ed. Florida : York Graphic Service, inc. 1991.
- [7] M.F. Li, U. Dasgupta, X.W.Zhang and Y.C. Lim, "A Low Voltage CMOS OTA with Rail-to-Rail Differential Input Range," IEEE Trans Circuit System Part I, Vol. 47, No 1, pp. 1 – 8, Jan. 2000.
- [8] Y.P.Tsividis, Z.Czarnul and S.C.Fang, "MOS Transconductors and Integrator with High Linearity," Electronics Litters., Vol. 22, pp. 245 – 246, 1986.
- [9] E. Sanchez – Sinencio and J.Silva – Martinez, "CMOS transconductance amplifier. Architectures and active filters : a tutorial," IEEE Proc. Circuit Devices System., Vol 147, No.3, pp. 3-12, Feb. 2000.
- [10] S. Sakurai and M. Ismail, "Robust Design of Rail-to-Rail CMOS Operational Amplifier for a low Power Supply Voltage, "IEEE J.Solid State Curcuit., Vol. 31, pp. 146-156. Feb. 1996
- [11] K. Wada, S. Takagi and N. Fujii, "Simple Linear Transconductors with Low Power supply Voltage," Proc. IEEE ISPACS" 99, Phuket, Thailand, pp. 505-508, Dec. 1999.
- [12] P. Kadanka and A. Rozsypal. "Rail-to-Rail Voltage Follower without Feedback." Electronics letter., Vol. 36, Jan. 2000.

- [13] J. Ramirez-Angulo, R.G. Carvagial, J.Tombs and A. Torrallba, "Low-Voltage CMOS Op-Amp with Rail-to-Rail Input and Output Signal Swing for Continuous-Time Signal Processing Using Multiple-Input Floating-Gate Transistor," IEEE Trans. Circuit and System Part II, Vol. 48, No. 1, pp. 111 – 116, Jan 2001.
- [14] K.Takakubo, H. Takaubo, S.Takagi and N.Fujii, "A Rail-To-Rail CMOS Voltage Followed under Low Power Supply voltage," IEICE Trans. Fundamental., Vol. D8F-A, No. 2, pp. 537-544, Feb 2001.
- [15] C. Czarnul and Y.P.Tsivides, "MOS Tunnable Transconductors." Electronic Letters, Vol. 22, pp. 721 – 722, 1986.
- [16] Z. Wang and W. Guggenbuhl, "A Voltage Controllable Linear CMOS Transconductor Using Bias offset Technique," J.Solid-State Circuit., Vol. 33, pp. 315 – 317, Feb 1990.
- [17] J.Mahattanakul and C.Tomazou, "Independent Control of Transconductance Amplifier," Electronics Letters, Vol. 32, No. 2 pp. 1629 – 1630, Aug 1996.
- [18] วีระศักดิ์ หมุดหวาน และจิรยุทธ์ มหันชนกุล. "วงจรถรานสกอนดักเคอร์แบบกำลังสอง ถอดรอก." การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 23 หน้า 669 – 672 23 – 24 พฤศจิกายน 2543.
- [19] สมเกียรติ เพียงพรานทอง และกอบชัย เดชหาญ วงจรถรานสกอนดักเคอร์ที่ช่วง อินพุตปฏิบัติงานเป็นแบบ เรล – หู – เรล วิศวกรรมลาดกระบัง ปีที่ 18 ฉบับที่ 2 หน้า 131 – 141 มิถุนายน 2544.
- [20] R. Boystead, L.Nashelsky Electronic Devices & Circuit Theory. USA :Prentice-Hall, Inc. 1992.
- [21] ปราโมทย์ เตะชะอำไพ ระเบียบวิธีเชิงตัวเลขในงานวิศวกรรม พิมพ์ครั้งที่ 2 กรุงเทพมหานคร โรงพิมพ์แห่งจุฬาลงกรณ์มหาวิทยาลัย 2541.
- [22] W.Surakamontorn, S. Jutaviriya ,T. Apajinda and T. Apajinda,"Full-Wave Rectifiers using operational amplifiers and resistor," Int. J.Electronics., Vol, 66. No. pp. 913 – 916, 1898.
- [23] W.Surakamontorn, and V. Riewruja, "Integrable CMOS Sinusoidal-Frequency Double and Full-Wave Rectifier," Int.J.Electronics., Vol. 73, No.3, pp. 627 – 632, 1992. โรงพิมพ์แห่งจุฬาลงกรณ์มหาวิทยาลัย 2541.
- [24] อธิพงษ์ ชัยสายัณห์ และ กอบชัย เดชหาญ. "เทคนิคการออกแบบวงจรถรานกำลังสองโดยใช้ออสเฟท." การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 19 หน้า EL 10-EL-14 7 – 8 พฤศจิกายน 2539.

- [25] สมเกียรติ เพียงพรานทอง กอบชัย เฉลยหาญ สมเกียรติ ฤกษ์วีระบุญ เชื้อ นกอยู่ อธิธิพงษ์ ชัยสายัณห์ วงจรคุณสัตตญาณ โหมนครเสส วิศวกรรมสารลาดกระบัง ปีที่ 15 ฉบับที่ 1 หน้า 18 – 22 สิงหาคม 2541
- [26] สุธีร์ บุญศรี กอบชัย เฉลยหาญ และ อธิธิพงษ์ ชัยสายัณห์ “การปรับปรุงวงจรทรานสดอนด์ก แตนซ์.” การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 27 หน้า EL 225-EL 228 11-12 พฤศจิกายน 2547.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก.

โปรแกรม PSpice ที่ใช้ในการวิเคราะห์หัตถยานิพนธ์

วงจรปรับค่าทรานสดักแตนซ์แบบลิเนียร์ชุด $N(g_{mn})$ DC Signal

rail to rail input transconductance(g_{mn})

vdd 1 0 dc 1.5

vss 0 2 dc 1.5

vi 3 0 dc 0

ibn 8 2 dc 2ua

ib1 41 2 dc 5ua

m1 8 8 1 1 pmos1 w=150u l=20u

m2 9 8 1 1 pmos1 w=150u l=20u

m3 12 8 1 1 pmos1 w=150u l=20u

m4 5 8 1 1 pmos1 w=150u l=20u

m5 10 9 1 1 pmos1 w=10u l=10u

m6 11 9 1 1 pmos1 w=10u l=10u

m7 4 9 1 1 pmos1 w=10u l=10u

m8 9 7 10 10 nmos1 w=10u l=10u

m9 12 7 11 11 nmos1 w=10u l=10u

m10 5 7 4 4 nmos1 w=10u l=10u

m11 10 0 2 2 nmos1 w=10u l=10u

m12 11 3 2 2 nmos1 w=10u l=10u

m13 4 1 2 2 nmos1 w=10u l=10u

m14 11 12 1 1 pmos1 w=10u l=10u

m15 6 12 1 1 pmos1 w=10u l=10u

m16 4 5 1 1 pmos1 w=10u l=20u

m17 40 5 1 1 pmos1 w=10u l=20u

m35 40 40 2 2 nmos1 w=10u l=10u

m36 7 40 2 2 nmos1 w=10u l=10u

m37 7 41 1 1 pmos1 w=10u l=10u

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

m38 41 41 1 1 pmos1 w=10u l=10u

r1 6 0 1k

.....ES-2WORST CASE MODEL.....

.MODEL NMOS1 NMOS LEVEL=2 NSUB=9.50E+15 VTO=+1.07 TOX=44.0N

+LD=0.15U XJ=1.0U DELTA=1.68 UO=0.693K UEXP=0.111 UCRIT=10.0K

+VMAX=41.0K NFS=0.1T PB=0.45 JS=100.0U RSH=45.0 NEFF=1.16

+CGSO=0.27N CGDO=0.27N CJSW=0.24N CJ=0.105M MJ=0.48 MJSW=0.27

.....

.MODEL PMOS1 PMOS LEVEL=2 NSUB=3.24E+16 VTO=-0.79 TOX=44.0N

+LD=0.25U XJ=2.0U DELTA=0.89 UO=0.271K UEXP=0.181 UCRIT=10.0K

+VMAX=33.0K NFS=0.1T PB=1.04 JS=100.0U RSH=80.0 NEFF=0.77

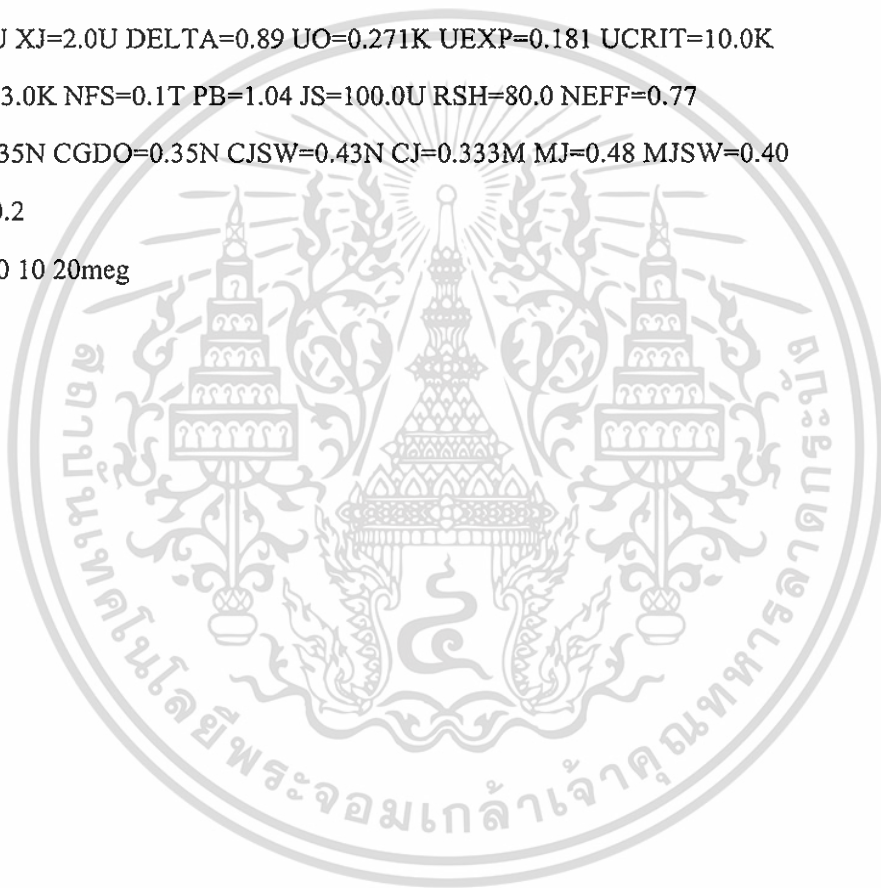
+CGSO=0.35N CGDO=0.35N CJSW=0.43N CJ=0.333M MJ=0.48 MJSW=0.40

.dc vi 2 -2 0.2

*.ac dec 100 10 20meg

.probe

.end



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรปรับค่าทรานสคอนดักแตนซ์แบบลิเนียร์ชุด $N(g_{mp})$ DC Signal

rail to rail input transconductance(g_{mp})

vdd 1 0 dc 1.5

vss 0 2 dc 1.5

vi 3 0 dc 0

Ibp 1 17 dc 2ua

Ib2 1 43 dc 5ua

m18 17 17 2 2 nmos1 w=100u l=20u

m19 18 17 2 2 nmos1 w=100u l=20u

m20 24 17 2 2 nmos1 w=100u l=20u

m21 15 17 2 2 nmos1 w=100u l=20u

m22 20 18 2 2 nmos1 w=10u l=10u

m23 22 18 2 2 nmos1 w=10u l=10u

m24 14 18 2 2 nmos1 w=10u l=10u

m25 18 19 20 20 pmos1 w=10u l=10u

m26 24 19 22 22 pmos1 w=10u l=10u

m27 15 19 14 14 pmos1 w=10u l=10u

m28 20 0 1 1 pmos1 w=3u l=1.5u

m29 22 3 1 1 pmos1 w=3u l=1.5u

m30 14 2 1 1 pmos1 w=3u l=1.5u

m31 22 24 2 2 nmos1 w=100u l=30u

m32 13 24 2 2 nmos1 w=100u l=30u

m33 14 15 2 2 nmos1 w=10u l=30u

m34 42 15 2 2 nmos1 w=10u l=30u

m39 42 42 1 1 pmos1 w=200u l=10u

m40 19 42 1 1 pmos1 w=200u l=10u

m41 19 43 2 2 nmos1 w=200u l=10u

m42 43 43 2 2 nmos1 w=200u l=10u

rl 13 0 1k

.....ES-2WORST CASE MODEL.....

.MODEL NMOS1 NMOS LEVEL=2 NSUB=9.50E+15 VTO=+1.07 TOX=44.0N

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

+LD=0.15U XJ=1.0U DELTA=1.68 UO=0.693K UEXP=0.111 UCRIT=10.0K
+VMAX=41.0K NFS=0.1T PB=0.45 JS=100.0U RSH=45.0 NEFF=1.16
+CGSO=0.27N CGDO=0.27N CJSW=0.24N CJ=0.105M MJ=0.48 MJSW=0.27
*.....*
.MODEL PMOS1 PMOS LEVEL=2 NSUB=3.24E+16 VTO=-0.79 TOX=44.0N
+LD=0.25U XJ=2.0U DELTA=0.89 UO=0.271K UEXP=0.181 UCRIT=10.0K
+VMAX=33.0K NFS=0.1T PB=1.04 JS=100.0U RSH=80.0 NEFF=0.77
+CGSO=0.35N CGDO=0.35N CJSW=0.43N CJ=0.333M MJ=0.48 MJSW=0.40
.dc vi 2 -2 0.2
*.ac dec 100 10 20meg
.probe
.end

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรถานสคอนดักแตนซ์แบบลิเนียร์ที่สมบูรณ์แบบ DC Signal

rail to rail input transconductance($g_{mn}+g_{mp}$)

vdd 1 0 dc 1.5

vss 0 2 dc 1.5

vi 3 0 dc 0

ibn 8 2 dc 2ua

ib 41 43 dc 5ua

ibp 1 17 dc 2ua

m1 8 8 1 1 pmos1 w=150u l=20u

m2 9 8 1 1 pmos1 w=150u l=20u

m3 12 8 1 1 pmos1 w=150u l=20u

m4 5 8 1 1 pmos1 w=150u l=20u

m5 10 9 1 1 pmos1 w=10u l=10u

m6 11 9 1 1 pmos1 w=10u l=10u

m7 4 9 1 1 pmos1 w=10u l=10u

m8 9 7 10 10 nmos1 w=10u l=10u

m9 12 7 11 11 nmos1 w=10u l=10u

m10 5 7 4 4 nmos1 w=10u l=10u

m11 10 0 2 2 nmos1 w=10u l=10u

m12 11 3 2 2 nmos1 w=10u l=10u

m13 4 1 2 2 nmos1 w=10u l=10u

m14 11 12 1 1 pmos1 w=10u l=10u

m15 6 12 1 1 pmos1 w=10u l=10u

m16 4 5 1 1 pmos1 w=10u l=20u

m17 40 5 1 1 pmos1 w=10u l=20u

m18 17 17 2 2 nmos1 w=100u l=20u

m19 18 17 2 2 nmos1 w=100u l=20u

m20 24 17 2 2 nmos1 w=100u l=20u

m21 15 17 2 2 nmos1 w=100u l=20u

m22 20 18 2 2 nmos1 w=10u l=10u

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

m23 22 18 2 2 nmos1 w=10u l=10u
 m24 14 18 2 2 nmos1 w=10u l=10u
 m25 18 19 20 20 pmos1 w=10u l=10u
 m26 24 19 22 22 pmos1 w=10u l=10u
 m27 15 19 14 14 pmos1 w=10u l=10u
 m28 20 0 1 1 pmos1 w=3u l=1.5u
 m29 22 3 1 1 pmos1 w=3u l=1.5u
 m30 14 2 1 1 pmos1 w=3u l=1.5u
 m31 22 24 2 2 nmos1 w=100u l=30u
 m32 6 24 2 2 nmos1 w=100u l=30u
 m33 14 15 2 2 nmos1 w=10u l=30u
 m34 42 15 2 2 nmos1 w=10u l=30u
 m35 40 40 2 2 nmos1 w=10u l=10u
 m36 7 40 2 2 nmos1 w=10u l=10u
 m37 7 41 1 1 pmos1 w=10u l=10u
 m38 41 41 1 1 pmos1 w=10u l=10u
 m39 42 42 1 1 pmos1 w=200u l=10u
 m40 19 42 1 1 pmos1 w=200u l=10u
 m41 19 43 2 2 nmos1 w=200u l=10u
 m42 43 43 2 2 nmos1 w=200u l=10u
 rl 6 0 1k

.....ES-2WORST CASE MODEL.....

.MODEL NMOS1 NMOS LEVEL=2 NSUB=9.50E+15 VTO=+1.07 TOX=44.0N
 +LD=0.15U XJ=1.0U DELTA=1.68 UO=0.693K UEXP=0.111 UCRIT=10.0K
 +VMAX=41.0K NFS=0.1T PB=0.45 JS=100.0U RSH=45.0 NEFF=1.16
 +CGSO=0.27N CGDO=0.27N CJSW=0.24N CJ=0.105M MJ=0.48 MJSW=0.27

.....

.MODEL PMOS1 PMOS LEVEL=2 NSUB=3.24E+16 VTO=-0.79 TOX=44.0N
 +LD=0.25U XJ=2.0U DELTA=0.89 UO=0.271K UEXP=0.181 UCRIT=10.0K
 +VMAX=33.0K NFS=0.1T PB=1.04 JS=100.0U RSH=80.0 NEFF=0.77
 +CGSO=0.35N CGDO=0.35N CJSW=0.43N CJ=0.333M MJ=0.48 MJSW=0.40

.dc vi 2 -2 0.2 ib 5u 7u 1u

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

*.ac dec 100 10 20 meg

.probe

.end



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรปรับค่าทรานสคอนดักแตนซ์แบบลิเนียร์ชุด $N(g_{mn})$ Triangular Signal

rail to rail input transconductance(g_{mn})

vdd 1 0 dc 1.5

vss 0 2 dc 1.5

*vi 3 0 sin(0 1 1kHz)

vi 3 0 pulse (-2 +2 0 0.5ms 0.5ms 0.01ms 1.01ms)

ibn 8 2 dc 2ua

ib1 41 2 dc 5ua

m1 8 8 1 1 pmos1 w=150u l=20u

m2 9 8 1 1 pmos1 w=150u l=20u

m3 12 8 1 1 pmos1 w=150u l=20u

m4 5 8 1 1 pmos1 w=150u l=20u

m5 10 9 1 1 pmos1 w=10u l=10u

m6 11 9 1 1 pmos1 w=10u l=10u

m7 4 9 1 1 pmos1 w=10u l=10u

m8 9 7 10 10 nmos1 w=10u l=10u

m9 12 7 11 11 nmos1 w=10u l=10u

m10 5 7 4 4 nmos1 w=10u l=10u

m11 10 0 2 2 nmos1 w=10u l=10u

m12 11 3 2 2 nmos1 w=10u l=10u

m13 4 1 2 2 nmos1 w=10u l=10u

m14 11 12 1 1 pmos1 w=10u l=10u

m15 6 12 1 1 pmos1 w=10u l=10u

m16 4 5 1 1 pmos1 w=10u l=20u

m17 40 5 1 1 pmos1 w=10u l=20u

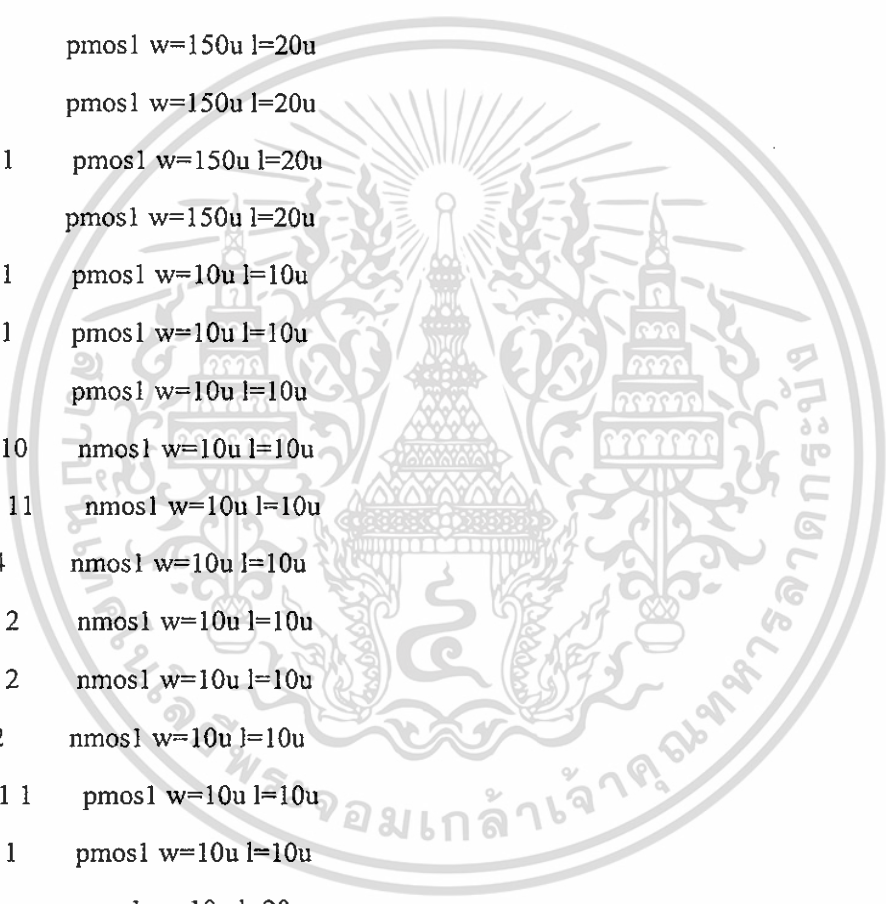
m35 40 40 2 2 nmos1 w=10u l=10u

m36 7 40 2 2 nmos1 w=10u l=10u

m37 7 41 1 1 pmos1 w=10u l=10u

m38 41 41 1 1 pmos1 w=10u l=10u

ri 6 0 1k



.....ES-2WORST CASE MODEL.....

.MODEL NMOS1 NMOS LEVEL=2 NSUB=9.50E+15 VTO=+1.07 TOX=44.0N

+LD=0.15U XJ=1.0U DELTA=1.68 UO=0.693K UEXP=0.111 UCRIT=10.0K

+VMAX=41.0K NFS=0.1T PB=0.45 JS=100.0U RSH=45.0 NEFF=1.16

+CGSO=0.27N CGDO=0.27N CJSW=0.24N CJ=0.105M MJ=0.48 MJSW=0.27

.....

.MODEL PMOS1 PMOS LEVEL=2 NSUB=3.24E+16 VTO=-0.79 TOX=44.0N

+LD=0.25U XJ=2.0U DELTA=0.89 UO=0.271K UEXP=0.181 UCRIT=10.0K

+VMAX=33.0K NFS=0.1T PB=1.04 JS=100.0U RSH=80.0 NEFF=0.77

+CGSO=0.35N CGDO=0.35N CJSW=0.43N CJ=0.333M MJ=0.48 MJSW=0.40

*.dc vi 2 -2 0.2

*.ac dec 100 10 20meg

.Tran 0.001us 3ms

.probe

.end



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรปรับค่าทรานสดักแดนซ์แบบลิเนียร์ชุด $P(g_{mp})$ Triangular Signal

rail to rail input transconductance(g_{mp})

vdd 1 0 dc 1.5

vss 0 2 dc 1.5

*vi 3 0 sin(0 1 1kHz)

vi 3 0 pulse (-2 +2 0 0.5ms 0.5ms 0.01ms 1.01ms)

Ibp 1 17 dc 2ua

Ib2 1 43 dc 5ua

m18 17 17 2 2 nmos1 w=100u l=20u

m19 18 17 2 2 nmos1 w=100u l=20u

m20 24 17 2 2 nmos1 w=100u l=20u

m21 15 17 2 2 nmos1 w=100u l=20u

m22 20 18 2 2 nmos1 w=10u l=10u

m23 22 18 2 2 nmos1 w=10u l=10u

m24 14 18 2 2 nmos1 w=10u l=10u

m25 18 19 20 20 pmos1 w=10u l=10u

m26 24 19 22 22 pmos1 w=10u l=10u

m27 15 19 14 14 pmos1 w=10u l=10u

m28 20 0 1 1 pmos1 w=3u l=1.5u

m29 22 3 1 1 pmos1 w=3u l=1.5u

m30 14 2 1 1 pmos1 w=3u l=1.5u

m31 22 24 2 2 nmos1 w=100u l=30u

m32 13 24 2 2 nmos1 w=100u l=30u

m33 14 15 2 2 nmos1 w=10u l=30u

m34 42 15 2 2 nmos1 w=10u l=30u

m39 42 42 1 1 pmos1 w=200u l=10u

m40 19 42 1 1 pmos1 w=200u l=10u

m41 19 43 2 2 nmos1 w=200u l=10u

m42 43 43 2 2 nmos1 w=200u l=10u

rl 13 0 1k

.....ES-2WORST CASE MODEL.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
.MODEL NMOS1 NMOS LEVEL=2 NSUB=9.50E+15 VTO=+1.07 TOX=44.0N
+LD=0.15U XJ=1.0U DELTA=1.68 UO=0.693K UEXP=0.111 UCRIT=10.0K
+VMAX=41.0K NFS=0.1T PB=0.45 JS=100.0U RSH=45.0 NEFF=1.16
+CGSO=0.27N CGDO=0.27N CJSW=0.24N CJ=0.105M MJ=0.48 MJSW=0.27
* .....*
.MODEL PMOS1 PMOS LEVEL=2 NSUB=3.24E+16 VTO=-0.79 TOX=44.0N
+LD=0.25U XJ=2.0U DELTA=0.89 UO=0.271K UEXP=0.181 UCRIT=10.0K
+VMAX=33.0K NFS=0.1T PB=1.04 JS=100.0U RSH=80.0 NEFF=0.77
+CGSO=0.35N CGDO=0.35N CJSW=0.43N CJ=0.333M MJ=0.48 MJSW=0.40
*.dc vi 2 -2 0.2
*.ac dec 100 10 20meg
.Tran 0.001us 3ms
.probe
.end
```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรถานสคอนดักเตนซ์แบบลิเนียร์ที่สมบูรณ์แบบ Triangular Signal

```

rail to rail input transconductance( $g_{mn} + g_{mp}$ )
vdd 1 0 dc 1.5
vss 0 2 dc 1.5
*vi 3 0 sin(0 1 1kHz)
vi 3 0 pulse (-2 +2 0 0.5ms 0.5ms 0.01ms 1.01ms)
ibn 8 2 dc 2ua
ib 41 43 dc 5ua
ibp 1 17 dc 2ua
m1 8 8 1 1 pmos1 w=150u l=20u
m2 9 8 1 1 pmos1 w=150u l=20u
m3 12 8 1 1 pmos1 w=150u l=20u
m4 5 8 1 1 pmos1 w=150u l=20u
m5 10 9 1 1 pmos1 w=10u l=10u
m6 11 9 1 1 pmos1 w=10u l=10u
m7 4 9 1 1 pmos1 w=10u l=10u
m8 9 7 10 10 nmos1 w=10u l=10u
m9 12 7 11 11 nmos1 w=10u l=10u
m10 5 7 4 4 nmos1 w=10u l=10u
m11 10 0 2 2 nmos1 w=10u l=10u
m12 11 3 2 2 nmos1 w=10u l=10u
m13 4 1 2 2 nmos1 w=10u l=10u
m14 11 12 1 1 pmos1 w=10u l=10u
m15 6 12 1 1 pmos1 w=10u l=10u
m16 4 5 1 1 pmos1 w=10u l=20u
m17 40 5 1 1 pmos1 w=10u l=20u
m18 17 17 2 2 nmos1 w=100u l=20u
m19 18 17 2 2 nmos1 w=100u l=20u
m20 24 17 2 2 nmos1 w=100u l=20u
m21 15 17 2 2 nmos1 w=100u l=20u
m22 20 18 2 2 nmos1 w=10u l=10u

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

m23 22 18 2 2 nmos1 w=10u l=10u
 m24 14 18 2 2 nmos1 w=10u l=10u
 m25 18 19 20 20 pmos1 w=10u l=10u
 m26 24 19 22 22 pmos1 w=10u l=10u
 m27 15 19 14 14 pmos1 w=10u l=10u
 m28 20 0 1 1 pmos1 w=3u l=1.5u
 m29 22 3 1 1 pmos1 w=3u l=1.5u
 m30 14 2 1 1 pmos1 w=3u l=1.5u
 m31 22 24 2 2 nmos1 w=100u l=30u
 m32 6 24 2 2 nmos1 w=100u l=30u
 m33 14 15 2 2 nmos1 w=10u l=30u
 m34 42 15 2 2 nmos1 w=10u l=30u
 m35 40 40 2 2 nmos1 w=10u l=10u
 m36 7 40 2 2 nmos1 w=10u l=10u
 m37 7 41 1 1 pmos1 w=10u l=10u
 m38 41 41 1 1 pmos1 w=10u l=10u
 m39 42 42 1 1 pmos1 w=200u l=10u
 m40 19 42 1 1 pmos1 w=200u l=10u
 m41 19 43 2 2 nmos1 w=200u l=10u
 m42 43 43 2 2 nmos1 w=200u l=10u
 ri 6 0 1k

.....ES-2WORST CASE MODEL.....

.MODEL NMOS1 NMOS LEVEL=2 NSUB=9.50E+15 VTO=+1.07 TOX=44.0N
 +LD=0.15U XJ=1.0U DELTA=1.68 UO=0.693K UEXP=0.111 UCRIT=10.0K
 +VMAX=41.0K NFS=0.1T PB=0.45 JS=100.0U RSH=45.0 NEFF=1.16
 +CGSO=0.27N CGDO=0.27N CJSW=0.24N CJ=0.105M MJ=0.48 MJSW=0.27

.....

.MODEL PMOS1 PMOS LEVEL=2 NSUB=3.24E+16 VTO=-0.79 TOX=44.0N
 +LD=0.25U XJ=2.0U DELTA=0.89 UO=0.271K UEXP=0.181 UCRIT=10.0K

+VMAX=33.0K NFS=0.1T PB=1.04 JS=100.0U RSH=80.0 NEFF=0.77

+CGSO=0.35N CGDO=0.35N CJSW=0.43N CJ=0.333M MJ=0.48 MJSW=0.40

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

*.dc vi 2 -2 0.2 ib 5u 7u 1u

*.ac dec 100 10 20meg

.Tran 0.001us 3ms

.probe

.end



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรถ่ายค่าทรานสดักแดนซ์แบบลิเนียร์ชุด $P(g_{mp})$ ที่เพิ่มวงจรถะทือนกระแส Triangular Signal

rail to rail input transconductance(g_{mp})

vdd 1 0 dc 1.5

vss 0 2 dc 1.5

*vi 3 0 sin(0 1 1kHz)

vi 3 0 pulse (-2 +2 0 0.5ms 0.5ms 0.01ms 1.01ms)

lbp 1 17 dc 2ua

lb2 1 43 dc 5ua

m18 17 17 2 2 nmos1 w=100u l=20u

m19 18 17 2 2 nmos1 w=100u l=20u

m20 24 17 2 2 nmos1 w=100u l=20u

m21 15 17 2 2 nmos1 w=100u l=20u

m22 20 18 2 2 nmos1 w=10u l=10u

m23 22 18 2 2 nmos1 w=10u l=10u

m24 14 18 2 2 nmos1 w=10u l=10u

m25 18 19 20 20 pmos1 w=10u l=10u

m26 24 19 22 22 pmos1 w=10u l=10u

m27 15 19 14 14 pmos1 w=10u l=10u

m28 20 0 1 1 pmos1 w=3u l=1.5u

m29 22 3 1 1 pmos1 w=3u l=1.5u

m30 14 2 1 1 pmos1 w=3u l=1.5u

m31 22 24 2 2 nmos1 w=100u l=30u

m32 50 24 2 2 nmos1 w=100u l=30u

m33 14 15 2 2 nmos1 w=10u l=30u

m34 42 15 2 2 nmos1 w=10u l=30u

m39 42 42 1 1 pmos1 w=200u l=10u

m40 19 42 1 1 pmos1 w=200u l=10u

m41 19 43 2 2 nmos1 w=200u l=10u

m42 43 43 2 2 nmos1 w=200u l=10u

m43 50 50 1 1 pmos1 w=200u l=5u

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

m44 51 50 1 1 pmos1 w=200u l=5u

rl 51 0 1k

.....ES-2WORST CASE MODEL.....

.MODEL NMOS1 NMOS LEVEL=2 NSUB=9.50E+15 VTO=+1.07 TOX=44.0N

+LD=0.15U XJ=1.0U DELTA=1.68 UO=0.693K UEXP=0.111 UCRIT=10.0K

+VMAX=41.0K NFS=0.1T PB=0.45 JS=100.0U RSH=45.0 NEFF=1.16

+CGSO=0.27N CGDO=0.27N CJSW=0.24N CJ=0.105M MJ=0.48 MJSW=0.27

.....

.MODEL PMOS1 PMOS LEVEL=2 NSUB=3.24E+16 VTO=-0.79 TOX=44.0N

+LD=0.25U XJ=2.0U DELTA=0.89 UO=0.271K UEXP=0.181 UCRIT=10.0K

+VMAX=33.0K NFS=0.1T PB=1.04 JS=100.0U RSH=80.0 NEFF=0.77

+CGSO=0.35N CGDO=0.35N CJSW=0.43N CJ=0.333M MJ=0.48 MJSW=0.40

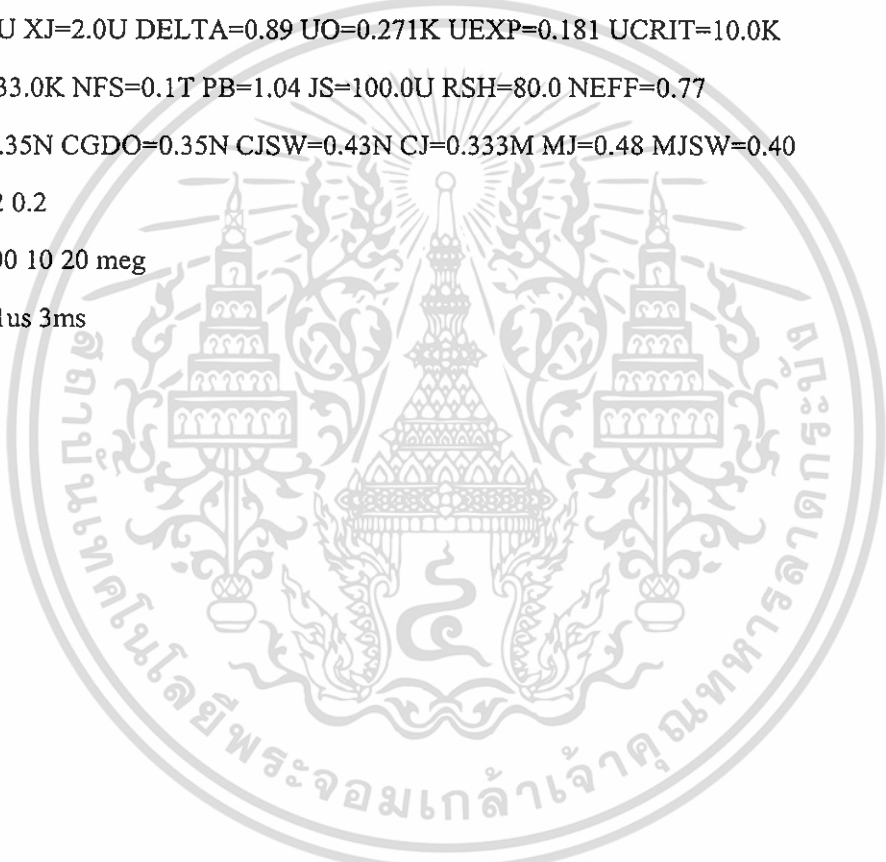
*.dc vi 2 -2 0.2

*.ac dec 100 10 20 meg

.Tran 0.001us 3ms

.probe

.end



วงจร Full-wave Rectifier ที่ออกแบบจากวงจรทรานสคอนดักแตนซ์ ที่ช่วงอินพุตปฏิบัติงานเป็น
แบบ เทรด-ทริ-เรต Triangular Signal

rail to rail input transconductance

vdd 1 0 dc 1.5

vss 0 2 dc 1.5

*vi 3 0 dc 0

vi 3 0 pulse (-2 +2 0 0.5ms 0.5ms 0.01ms 1.01ms)

ibn 8 2 dc 2ua

ib 41 43 dc 5ua

ibp 1 17 dc 2ua

m1 8 8 1 1 pmos1 w=150u l=20u

m2 9 8 1 1 pmos1 w=150u l=20u

m3 12 8 1 1 pmos1 w=150u l=20u

m4 5 8 1 1 pmos1 w=150u l=20u

m5 10 9 1 1 pmos1 w=10u l=10u

m6 11 9 1 1 pmos1 w=10u l=10u

m7 4 9 1 1 pmos1 w=10u l=10u

m8 9 7 10 10 nmos1 w=10u l=10u

m9 12 7 11 11 nmos1 w=10u l=10u

m10 5 7 4 4 nmos1 w=10u l=10u

m11 10 0 2 2 nmos1 w=10u l=10u

m12 11 3 2 2 nmos1 w=10u l=10u

m13 4 1 2 2 nmos1 w=10u l=10u

m14 11 12 1 1 pmos1 w=10u l=10u

m15 6 12 1 1 pmos1 w=10u l=10u

m16 4 5 1 1 pmos1 w=10u l=20u

m17 40 5 1 1 pmos1 w=10u l=20u

m18 17 17 2 2 nmos1 w=100u l=20u

m19 18 17 2 2 nmos1 w=100u l=20u

m20 24 17 2 2 nmos1 w=100u l=20u

m21 15 17 2 2 nmos1 w=100u l=20u

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

m22 20 18 2 2 nmos1 w=10u l=10u
 m23 22 18 2 2 nmos1 w=10u l=10u
 m24 14 18 2 2 nmos1 w=10u l=10u
 m25 18 19 20 20 pmos1 w=10u l=10u
 m26 24 19 22 22 pmos1 w=10u l=10u
 m27 15 19 14 14 pmos1 w=10u l=10u
 m28 20 0 1 1 pmos1 w=3u l=1.5u
 m29 22 3 1 1 pmos1 w=3u l=1.5u
 m30 14 2 1 1 pmos1 w=3u l=1.5u
 m31 22 24 2 2 nmos1 w=100u l=30u
 m32 13 24 2 2 nmos1 w=100u l=30u
 m33 14 15 2 2 nmos1 w=10u l=30u
 m34 42 15 2 2 nmos1 w=10u l=30u
 m35 40 40 2 2 nmos1 w=10u l=10u
 m36 7 40 2 2 nmos1 w=10u l=10u
 m37 7 41 1 1 pmos1 w=10u l=10u
 m38 41 41 1 1 pmos1 w=10u l=10u
 m39 42 42 1 1 pmos1 w=200u l=10u
 m40 19 42 1 1 pmos1 w=200u l=10u
 m41 19 43 2 2 nmos1 w=200u l=10u
 m42 43 43 2 2 nmos1 w=200u l=10u
 m43 13 13 1 1 pmos1 w=200u l=5u
 m44 6 13 1 1 pmos1 w=200u l=5u
 rl 6 0 1k

.....ES-2WORST CASE MODEL.....

.MODEL NMOS1 NMOS LEVEL=2 NSUB=9.50E+15 VTO=+1.07 TOX=44.0N
 +LD=0.15U XJ=1.0U DELTA=1.68 UO=0.693K UEXP=0.111 UCRIT=10.0K
 +VMAX=41.0K NFS=0.1T PB=0.45 JS=100.0U RSH=45.0 NEFF=1.16
 +CGSO=0.27N CGDO=0.27N CJSW=0.24N CJ=0.105M MJ=0.48 MJSW=0.27

.....

.MODEL PMOS1 PMOS LEVEL=2 NSUB=3.24E+16 VTO=-0.79 TOX=44.0N
 +LD=0.25U XJ=2.0U DELTA=0.89 UO=0.271K UEXP=0.181 UCRIT=10.0K

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

+VMAX=33.0K NFS=0.1T PB=1.04 JS=100.0U RSH=80.0 NEFF=0.77
+CGSO=0.35N CGDO=0.35N CJSW=0.43N CJ=0.333M MJ=0.48 MJSW=0.40
*.dc vi 2 -2 0.2 ib 5u 7u 1u
*.ac dec 100 10 20 meg
.Tran 0.001us 3ms
.probe
.end

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข.

โปรแกรม PSpice ที่ได้จาก Output File

ผลการทดสอบด้วย โปรแกรม PSpice ที่ได้จาก Output File (g_{mn})

**** 08/20/105 01:21:04 ***** PSpice 5.3 (Jan 1993) ***** ID# 75225 ****

rail to rail input transconductance(gmn)

**** SMALL SIGNAL BIAS SOLUTION TEMPERATURE = 27.000 DEG C

NODE VOLTAGE NODE VOLTAGE NODE VOLTAGE NODE VOLTAGE

(1) 1.5000 (2) -1.5000 (3) 0.0000 (4) -1.4084

(5) -0.8088 (6) 2.073E-09 (7) -0.0124 (8) .5132

(9) 1.1977 (10) -1.3889 (11) -1.3889 (12) 1.1977

(40) .0872 (41) -0.2939

VOLTAGE SOURCE CURRENTS

NAME CURRENT

vdd -2.798E-05

vss -2.798E-05

vi 0.000E+00

TOTAL POWER DISSIPATION 8.39E-05 WATTS

**** 08/20/105 01:21:04 ***** PSpice 5.3 (Jan 1993) ***** ID# 75225 ****

rail to rail input transconductance(gmn)

**** OPERATING POINT INFORMATION TEMPERATURE = 27.000 DEG C

**** MOSFETS

NAME m1 m2 m3 m4 m5

MODEL pmos1 pmos1 pmos1 pmos1 pmos1

ID -2.00E-06 -1.96E-06 -1.96E-06 -2.05E-06 -3.51E-12

VGS -9.87E-01 -9.87E-01 -9.87E-01 -9.87E-01 -3.02E-01

VDS -9.87E-01 -3.02E-01 -3.02E-01 -2.31E+00 -2.89E+00

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

VBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
VTH	-8.29E-01	-8.30E-01	-8.30E-01	-8.27E-01	-8.16E-01
VDSAT	-1.20E-01	-1.19E-01	-1.19E-01	-1.22E-01	-2.88E-02
GM	1.70E-05	1.68E-05	1.68E-05	1.73E-05	1.23E-11
GDS	5.22E-08	7.70E-08	7.70E-08	3.76E-08	1.09E-13
GMB	1.21E-05	1.20E-05	1.20E-05	1.23E-05	7.12E-12
CBD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGSOV	5.25E-14	5.25E-14	5.25E-14	5.25E-14	3.50E-15
CGDOV	5.25E-14	5.25E-14	5.25E-14	5.25E-14	3.50E-15
CGBOV	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGS	1.53E-12	1.53E-12	1.53E-12	1.53E-12	0.00E+00
CGD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGB	0.00E+00	0.00E+00	0.00E+00	0.00E+00	3.62E-14
NAME	m6	m7	m8	m9	m10
MODEL	pmos1	pmos1	nmos1	nmos1	nmos1
ID	-3.51E-12	-3.53E-12	1.96E-06	1.96E-06	2.05E-06
VGS	-3.02E-01	-3.02E-01	1.38E+00	1.38E+00	1.40E+00
VDS	-2.89E+00	-2.91E+00	2.59E+00	2.59E+00	6.00E-01
VBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
VTH	-8.16E-01	-8.16E-01	1.10E+00	1.10E+00	1.11E+00
VDSAT	-2.88E-02	-2.88E-02	2.24E-01	2.24E-01	2.33E-01
GM	1.23E-11	1.23E-11	1.16E-05	1.16E-05	1.16E-05
GDS	1.09E-13	1.09E-13	5.05E-08	5.05E-08	1.08E-07
GMB	7.12E-12	7.13E-12	4.51E-06	4.51E-06	4.52E-06
CBD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGSOV	3.50E-15	3.50E-15	2.70E-15	2.70E-15	2.70E-15
CGDOV	3.50E-15	3.50E-15	2.70E-15	2.70E-15	2.70E-15
CGBOV	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGS	0.00E+00	0.00E+00	5.08E-14	5.08E-14	5.08E-14

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CGD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGB	3.62E-14	3.62E-14	0.00E+00	0.00E+00	0.00E+00

NAME	m11	m12	m13	m14	m15
MODEL	nmos1	nmos1	nmos1	pmos1	pmos1
ID	1.96E-06	1.96E-06	7.10E-06	-3.51E-12	-2.07E-12
VGS	1.50E+00	1.50E+00	3.00E+00	-3.02E-01	-3.02E-01
VDS	1.11E-01	1.11E-01	9.16E-02	-2.89E+00	-1.50E+00
VBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
VTH	1.11E+00	1.11E+00	1.11E+00	-8.16E-01	-8.20E-01
VDSAT	3.04E-01	3.04E-01	1.32E+00	-2.88E-02	-2.88E-02
GM	4.96E-06	4.96E-06	3.38E-06	1.23E-11	1.12E-11
GDS	1.38E-05	1.38E-05	7.53E-05	1.09E-13	1.31E-13
GMB	2.01E-06	2.01E-06	1.38E-06	7.12E-12	6.52E-12
CBD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGSOV	2.70E-15	2.70E-15	2.70E-15	3.50E-15	3.50E-15
CGDOV	2.70E-15	2.70E-15	2.70E-15	3.50E-15	3.50E-15
CGBOV	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGS	3.84E-14	3.84E-14	3.81E-14	0.00E+00	0.00E+00
CGD	3.70E-14	3.70E-14	3.80E-14	0.00E+00	0.00E+00
CGB	0.00E+00	0.00E+00	0.00E+00	3.62E-14	3.62E-14

NAME	m16	m17	m35	m36	m37
MODEL	pmos1	pmos1	nmos1	nmos1	pmos1
ID	-5.05E-06	-4.99E-06	4.99E-06	4.97E-06	-4.97E-06
VGS	-2.31E+00	-2.31E+00	1.59E+00	1.59E+00	-1.79E+00
VDS	-2.91E+00	-1.41E+00	1.59E+00	1.49E+00	-1.51E+00
VBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
VTH	-8.33E-01	-8.35E-01	1.10E+00	1.10E+00	-8.20E-01
VDSAT	-9.36E-01	-9.34E-01	3.69E-01	3.69E-01	-6.12E-01
GM	6.15E-06	6.07E-06	1.79E-05	1.78E-05	8.94E-06

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

GDS	3.21E-08	5.52E-08	1.36E-07	1.41E-07	1.03E-07
GMB	3.61E-06	3.57E-06	6.70E-06	6.68E-06	5.51E-06
CBD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGSOV	3.50E-15	3.50E-15	2.70E-15	2.70E-15	3.50E-15
CGDOV	3.50E-15	3.50E-15	2.70E-15	2.70E-15	3.50E-15
CGBOV	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGS	1.02E-13	9.81E-14	5.08E-14	5.08E-14	4.97E-14
CGD	0.00E+00	1.18E-14	0.00E+00	0.00E+00	0.00E+00
CGB	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00

NAME	m38
MODEL	pmos1
ID	-5.00E-06
VGS	-1.79E+00
VDS	-1.79E+00
VBS	0.00E+00
VTH	-8.20E-01
VDSAT	-6.13E-01
GM	8.99E-06
GDS	9.34E-08
GMB	5.53E-06
CBD	0.00E+00
CBS	0.00E+00
CGSOV	3.50E-15
CGDOV	3.50E-15
CGBOV	0.00E+00
CGS	4.97E-14
CGD	0.00E+00
CGB	0.00E+00

JOB CONCLUDED

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TOTAL JOB TIME .89



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดสอบด้วยโปรแกรม PSpice ที่ได้จาก Output File (gmp)

**** 08/20/105 01:32:52 ***** PSpice 5.3 (Jan 1993) ***** ID# 75225 ****

rail to rail input transconductance(gmp)

**** SMALL SIGNAL BIAS SOLUTION TEMPERATURE = 27.000 DEG C

NODE VOLTAGE · NODE VOLTAGE NODE VOLTAGE NODE VOLTAGE

(1) 1.5000 (2) -1.5000 (3) 0.0000 (13)-163.8E-06

(14) 1.3915 (15) .5372 (17) -.2971 (18) -.0997

(19) -.0144 (20) 1.3804 (22) 1.3755 (24) -.3859

(42) .5381 (43) -.3400

VOLTAGE SOURCE CURRENTS

NAME CURRENT

vdd -3.511E-05

vss -3.527E-05

vi 0.000E+00

TOTAL POWER DISSIPATION 1.06E-04 WATTS

**** 08/20/105 01:32:52 ***** PSpice 5.3 (Jan 1993) ***** ID# 75225 ****

rail to rail input transconductance(gmp)

**** OPERATING POINT INFORMATION TEMPERATURE = 27.000 DEG C

**** MOSFETS

NAME	m18	m19	m20	m21	m22
MODEL	nmos1	nmos1	nmos1	nmos1	nmos1
ID	2.00E-06	2.01E-06	1.99E-06	2.04E-06	2.26E-06
VGS	1.20E+00	1.20E+00	1.20E+00	1.20E+00	1.40E+00
VDS	1.20E+00	1.40E+00	1.11E+00	2.04E+00	2.88E+00
VBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
VTH	1.10E+00	1.10E+00	1.10E+00	1.10E+00	1.10E+00
VDSAT	1.00E-01	1.00E-01	1.00E-01	1.01E-01	2.41E-01
GM	2.83E-05	2.84E-05	2.82E-05	2.87E-05	1.24E-05

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

GDS	5.83E-08	5.48E-08	6.02E-08	4.65E-08	5.32E-08
GMB	1.15E-05	1.15E-05	1.14E-05	1.16E-05	4.81E-06
CBD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGSOV	2.70E-14	2.70E-14	2.70E-14	2.70E-14	2.70E-15
CGDOV	2.70E-14	2.70E-14	2.70E-14	2.70E-14	2.70E-15
CGBOV	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGS	1.03E-12	1.03E-12	1.03E-12	1.03E-12	5.08E-14
CGD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGB	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00

NAME	m23	m24	m25	m26	m27
MODEL	nmos1	nmos1	pmos1	pmos1	pmos1
ID	2.26E-06	2.26E-06	-2.01E-06	-1.99E-06	-2.04E-06
VGS	1.40E+00	1.40E+00	-1.39E+00	-1.39E+00	-1.41E+00
VDS	2.88E+00	2.89E+00	-1.48E+00	-1.76E+00	-8.54E-01
VBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
VTH	1.10E+00	1.10E+00	-8.20E-01	-8.19E-01	-8.23E-01
VDSAT	2.41E-01	2.41E-01	-3.68E-01	-3.65E-01	-3.73E-01
GM	1.24E-05	1.24E-05	5.88E-06	5.87E-06	5.88E-06
GDS	5.32E-08	5.31E-08	4.85E-08	4.43E-08	6.52E-08
GMB	4.81E-06	4.81E-06	3.86E-06	3.85E-06	3.86E-06
CBD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGSOV	2.70E-15	2.70E-15	3.50E-15	3.50E-15	3.50E-15
CGDOV	2.70E-15	2.70E-15	3.50E-15	3.50E-15	3.50E-15
CGBOV	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGS	5.08E-14	5.08E-14	4.97E-14	4.97E-14	4.97E-14
CGD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGB	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00

NAME	m28	m29	m30	m31	m32
------	-----	-----	-----	-----	-----

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MODEL	pmos1	pmos1	pmos1	nmos1	nmos1
ID	-4.27E-06	-4.43E-06	-9.31E-06	1.71E-07	1.64E-07
VGS	-1.50E+00	-1.50E+00	-3.00E+00	1.11E+00	1.11E+00
VDS	-1.20E-01	-1.25E-01	-1.08E-01	2.88E+00	1.50E+00
VBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
VTH	-6.60E-01	-6.60E-01	-6.61E-01	1.11E+00	1.11E+00
VDSAT	-4.70E-01	-4.70E-01	-1.04E+00	3.60E-02	3.52E-02
GM	4.51E-06	4.70E-06	3.34E-06	6.71E-06	6.54E-06
GDS	3.18E-05	3.15E-05	8.40E-05	4.90E-09	6.50E-09
GMB	2.28E-06	2.37E-06	1.69E-06	2.81E-06	2.74E-06
CBD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGSOV	1.05E-15	1.05E-15	1.05E-15	2.70E-14	2.70E-14
CGDOV	1.05E-15	1.05E-15	1.05E-15	2.70E-14	2.70E-14
CGBOV	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGS	1.18E-15	1.18E-15	1.18E-15	1.55E-12	1.55E-12
CGD	1.17E-15	1.17E-15	1.18E-15	0.00E+00	0.00E+00
CGB	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
NAME	m33	m34	m39	m40	m41
MODEL	nmos1	nmos1	pmos1	pmos1	nmos1
ID	5.01E-06	4.98E-06	-4.98E-06	-5.11E-06	5.11E-06
VGS	2.04E+00	2.04E+00	-9.62E-01	-9.62E-01	1.16E+00
VDS	2.89E+00	2.04E+00	-9.62E-01	-1.51E+00	1.49E+00
VBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
VTH	1.12E+00	1.12E+00	-8.16E-01	-8.14E-01	1.09E+00
VDSAT	6.92E-01	6.92E-01	-1.13E-01	-1.15E-01	7.86E-02
GM	9.93E-06	9.89E-06	4.49E-05	4.56E-05	9.22E-05
GDS	2.77E-08	3.44E-08	2.82E-07	2.41E-07	3.29E-07
GMB	3.58E-06	3.56E-06	3.15E-05	3.19E-05	3.65E-05
CBD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CGSOV	2.70E-15	2.70E-15	7.00E-14	7.00E-14	5.40E-14
CGDOV	2.70E-15	2.70E-15	7.00E-14	7.00E-14	5.40E-14
CGBOV	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGS	1.55E-13	1.55E-13	9.94E-13	9.94E-13	1.02E-12
CGD	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGB	0.00E+00	0.00E+00	0.00E+00	0.00E+00	0.00E+00

NAME m42

MODEL nmos1

ID 5.00E-06

VGS 1.16E+00

VDS 1.16E+00

VBS 0.00E+00

VTH 1.09E+00

VDSAT 7.79E-02

GM 9.09E-05

GDS 3.60E-07

GMB 3.60E-05

CBD 0.00E+00

CBS 0.00E+00

CGSOV 5.40E-14

CGDOV 5.40E-14

CGBOV 0.00E+00

CGS 1.02E-12

CGD 0.00E+00

CGB 0.00E+00

JOB CONCLUDED

TOTAL JOB TIME .77

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก

บทความวิจัยที่ได้รับการตีพิมพ์ลงในวารสาร

- [1] สุธีร์ บุญศรี, ชัยวัฒน์ สากุล, กอบชัย เคชหาญ และอิทธิพงศ์ ชัยสายัณห์, วงจรคุณสัญญาณกระแสกับสัญญาณแรงดัน, "วิศวกรรมลาดกระบัง, ปีที่ 17 ฉบับที่ 3 หน้า 10-13, กันยายน, 2543.
- [2] สุธีร์ บุญศรี, กอบชัย เคชหาญ และ อิทธิพงศ์ ชัยสายัณห์, " การปรับปรุงวงจรทรานสดักคอนดัคแตนซ์", การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 27, หน้า EL225-EL228.11-12 พฤศจิกายน 2547.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การปรับปรุงวงจรถานสกอนดักแค้นซ์

An improvement of Transconductance Circuit

สุธีร์ บุญศรี กอบชัย เดชหาญ

คณะวิศวกรรมศาสตร์และสำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

อิทธิพงษ์ ชัยสายัณห์

คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเอเชียอาคเนย์

บทคัดย่อ

บทความนี้เป็นการปรับปรุงวงจรถานสกอนดักแค้นซ์ของบทความวิจัย [3] ในการปรับปรุง กระทำโดยรวมวงจรถานสกอนดักแค้นซ์นำและวงจรถานสกอนดักแค้นซ์ควบคุมเข้าด้วยกัน เป็นผลทำให้สามารถลดจำนวนอุปกรณ์ได้ถึง 20.7 % ผลการทดสอบการทำงาน พบว่าวงจรมีค่าความผิดเพี้ยนทางฮาร์โมนิกรวม (THD) เท่ากับ 1.5% ที่อินพุตขนาด $3V_{pp}$ กับแรงดันไฟเลี้ยง $\pm 1.5V$.

คำสำคัญ: วงจรขยายความนำ, ช่วงอินพุตปฏิบัติงานแบบ เรล-ทู-เรล

Abstract

This paper is to improve the transconductance circuit [3]. In improvement, It mixes together the transconductance generator circuit and the controlling signal generator circuit. Therefore the number of devices can be decreased 20.7%. The simulation results find that the circuit has the total harmonic distortion about 1.5%, whereas input voltage is $3V_{pp}$ and voltage supplies are $\pm 1.5V$.

Keyword: transconductance circuit, rail-to-rail input range

1. บทนำ

ปัจจุบันความต้องการของเครื่องมือและอุปกรณ์ที่สามารถวัดค่าทางได้มีมาก ดังนั้นการออกแบบวงจรรวมแบบ VLSI มุ่งเน้นไปที่การทำงานที่แรงดันไฟเลี้ยงต่ำ เพื่อจะทำให้ฮาร์ดแวร์ใช้งานของเบ็ดเตล็ดสำหรับเครื่องมือ และอุปกรณ์แบบพกพาที่มีอายุการใช้งานที่นานขึ้น เทคนิคการออกแบบวงจรให้ทำงานในโหมดกระแส เป็นที่นิยมในปัจจุบัน เพราะมีข้อดีหลายอย่างเช่น ความเร็วในการทำงาน ความง่ายในการบวกและการลบสัญญาณเป็นต้นแต่อย่างไรก็ตาม สัญญาณที่รับจาก Sensor และ Transducer บางชนิดยังคงเป็นสัญญาณแรงดัน เพื่อรองรับการทำงานในโหมดกระแส จำเป็นต้องมีวงจรแปลงสัญญาณแรงดันเป็นสัญญาณกระแส ซึ่งก็คือ วงจรถานสกอนดักแค้นซ์ ที่ผ่านมามีการออกแบบวงจรถานสกอนดักแค้นซ์ ไว้หลายบทความ [1-4] โดยในบทความ [1-2] วงจรถานสกอนดักแค้นซ์มีช่วงอินพุตปฏิบัติงานที่แคบ และเมื่อ

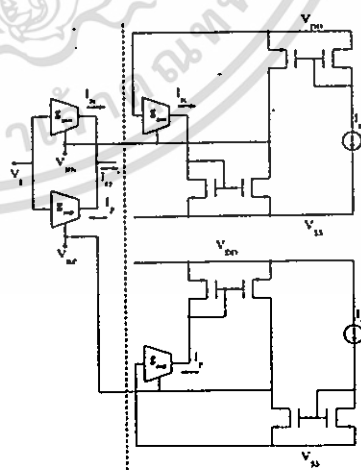
เร็วนี้บทความ [3-4] นำเสนอวงจรถานสกอนดักแค้นซ์ที่แรงดันไฟเลี้ยงต่ำและมีช่วงอินพุตปฏิบัติงานที่กว้างแบบเรล-ทู-เรล โดยบทความที่ [4] ใช้หลักการในการทำให้ $G_{mn} = G_{mp}$ ด้วยวิธีปรับขนาด (W/L) ของทรานซิสเตอร์ ซึ่งจะก่อให้เกิดความถี่ขงตรงได้ยากในทางปฏิบัติและยังไม่เสถียรภาพต่อการเปลี่ยนแปลงของอุณหภูมิ ในบทความที่ [3] ใช้หลักการในการทำให้ $G_{mn} = G_{mp}$ ด้วยวิธีการป้อนกลับแบบลบซึ่งทำได้ง่ายในทางปฏิบัติและยังมีเสถียรภาพต่อการเปลี่ยนแปลงของอุณหภูมิ แต่บทความดังกล่าวใช้จำนวนอุปกรณ์ที่มาก ดังนั้นบทความนี้เสนอการปรับปรุงวงจรถานสกอนดักแค้นซ์ให้ใช้จำนวนอุปกรณ์น้อยลงโดยยังคงประสิทธิภาพต่างๆเหมือนเดิม

2. หลักการทำงาน

2.1 เปรียบเทียบการทำงานของวงจรถานสกอนดักแค้นซ์

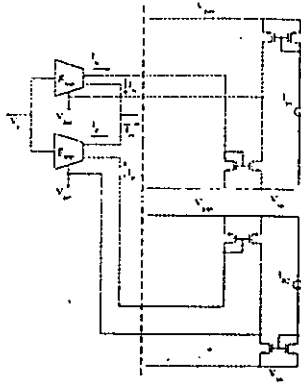
ในบทความวิจัย [3] กับวงจรถานสกอนดักแค้นซ์

จากการศึกษาบทความวิจัย [3] สามารถแสดงบล็อกโคอะแกรมของวงจรถานสกอนดักแค้นซ์ได้ดังรูปที่ 1(ก) และบล็อกโคอะแกรมของวงจรถานสกอนดักแค้นซ์ที่นำเสนอได้ดังรูปที่ 1(ข)



(ก) บล็อกโคอะแกรมของวงจรถานสกอนดักแค้นซ์ [3]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 27 (EECON-27) 11-12 พฤศจิกายน 2547 มข.



(ข) บล็อกไดอะแกรมของวงจรทรานสดักคอนดักแตนท์ที่นำเสนอรูปที่ 1 บล็อกไดอะแกรมของวงจรทรานสดักคอนดักแตนท์

$$V_{DS5} = V_{DS9} = V_{BN} - V_{T4} - \sqrt{\frac{2I_{BN}}{K_4}} - V_{SS} \quad (1)$$

แรงดัน V_{BN} และ I_{BN} ทำหน้าที่ควบคุมให้ V_{DS5} และ V_{DS9} มีค่าน้อยกว่า V_{GS5} และ V_{GS9} เพื่อให้ $M5$ และ $M9$ ทำงานในช่วงไม่อิ่มตัว และกระแสเดรนของ $M5$ และ $M9$ คือ

$$I_{D5} = K_N (-V_{SS} - V_T) V_{DS5} - \frac{V_{DS5}^2}{2} \quad (2)$$

$$I_{D9} = K_N (V_I - V_{SS} - V_T) V_{DS9} - \frac{V_{DS9}^2}{2} \quad (3)$$

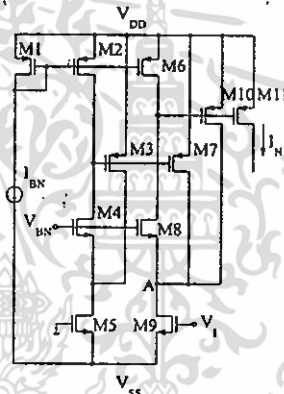
พิจารณากระแสที่โหนด A ของรูปที่ 2 (ก) จะได้ว่า

$$I_N = I_{D9} - I_{D5} \quad (4)$$

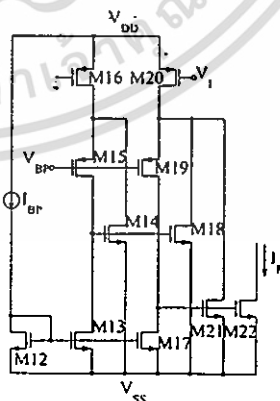
$$I_N = K_N V_{DS9} V_I \quad (5)$$

จาก (5) ค่าความนำคือ

$$g_{mn} \quad g_{mn} = \frac{I_N}{V_I} = K_N V_{DS9} = K_N \left(V_{BN} - V_{T4} - \sqrt{\frac{2I_{BN}}{K_4}} - V_{SS} \right) \quad (6)$$



(ก) วงจรทรานสดักคอนดักแตนท์ชุด $N (g_{mn})$



(ข) วงจรทรานสดักคอนดักแตนท์ชุด $P (g_{mp})$

รูปที่ 2 วงจรทรานสดักคอนดักแตนท์ชุด N และชุด P

ที่ 1(ก) ประกอบด้วยวงจรถูกกำเนิดค่าความนำ (ด้านซ้ายมือของเส้นประ) และวงจรถูกกำเนิดสัญญาณควบคุม (ด้านขวามือของเส้นประ) วงจรถูกกำเนิดค่าความนำประกอบด้วย g_{mn} (ทำงานเมื่อ $V_I > 0$) และ g_{mp} (ทำงานเมื่อ $V_I < 0$) โดยวงจรถูกทำงานถูกต้องเมื่อ $g_{mn} = g_{mp}$ โดยตัวที่ควบคุม g_{mn} และ g_{mp} คือ V_{BN} และ V_{BP} ตามลำดับโดยแรงดัน V_{BN} และ V_{BP} ถูกสร้างจากวงจรถูกกำเนิดสัญญาณควบคุม จากการทำงานดังกล่าวในเหตุให้ข้อใช้ g_{mn} หลายตัวมาประกอบเป็นวงจรถูกทรานสดักคอนดักแตนท์ เมื่อพิจารณารูปที่ 1(ก) จะเห็นได้ว่าใช้ g_{mn} และ g_{mp} อย่างละชุด (ใช้ทรานซิสเตอร์ทั้งหมด 58 ตัว) แต่รูปที่ 1(ข) ใช้ g_{mn} และ g_{mp} อย่างละ 1 ชุดเท่านั้น (ใช้ทรานซิสเตอร์ทั้งหมด 45 ตัว) แต่ g_{mn} และ g_{mp} ของรูปที่ 1(ข) ถูกออกแบบใหม่ให้มี 2 เออร์ทพุท รูปที่ 1(ก) สามารถแบ่งได้เป็น 2 ส่วนคือด้านซ้ายของเส้นประเป็นวงจรถูกกำเนิดค่าความนำ และด้านขวาของเส้นประเป็นวงจรถูกกำเนิดสัญญาณควบคุม V_{BN} และ V_{BP} รูปที่ 1(ข) จะนำวงจรถูกกำเนิดค่าความนำ และวงจรถูกกำเนิดสัญญาณควบคุม V_{BN} และ V_{BP} มารวมเข้าด้วยกันทำให้สามารถลดจำนวนทรานซิสเตอร์ได้

2. หลักการทำงานของวงจรถูกทรานสดักคอนดักแตนท์ในบท

ความวิจัย[3]

วงจรถูกทรานสดักคอนดักแตนท์ [3] ประกอบด้วยวงจรถูกทรานสดักคอนดักแตนท์ ชุด $N (g_{mn})$ และชุด $P (g_{mp})$ มาต่อขนานกันโดยมีขั้วต่อภายในแสดงในรูปที่ 2 หลักการทำงานของวงจรถูกทรานสดักคอนดักแตนท์ ชุด N สามารถอธิบายได้ดังนี้ รูปที่ 2(ก) กำหนดให้ทรานซิสเตอร์ $M5$ และ $M9$ ทำงานในช่วงไม่อิ่มตัว ส่วนทรานซิสเตอร์ที่เหลือทำงานในช่วงอิ่มตัว พิจารณารูปที่ 2(ก) จะเห็นว่า V_{DS5} มีค่าเท่ากับ V_{DS9} และถูกควบคุมโดย V_{BN} และ I_{BN} ซึ่ง V_{DS5} และ V_{DS9} สามารถหาความสัมพันธ์ได้ดังนี้

จาก(6) จะเห็นว่า g_{mn} สามารถปรับค่าได้โดย V_{BN} และพิจารณารูปที่ 2(ก) จะพบว่า I_N จะเกิดขึ้นเมื่อ $V_I > 0$ เท่านั้นขณะที่ $V_I < 0$ ทรานซิสเตอร์ M10 จะไม่ทำงานโดยความสัมพันธ์ของแรงดันอินพุตและกระแสเอาต์พุตคือ

$$I_N = \begin{cases} K_N(V_I) \left(V_{BN} - V_{T4} - \sqrt{\frac{2I_{BN}}{K_4}} - V_{SS} \right); V_I > 0 \\ 0; V_I < 0 \end{cases} \quad (7)$$

และเมื่อจะให้วงจรทำงานแบบ เรล-ทูล-เรล ต้องใช้วงจรทรานสดักคอนดัคแตนซ์จุด P ซึ่งแสดงในรูปที่ 2(ข) เพื่อจะทำงานในช่วงที่ $V_I < 0$ โดยความสัมพันธ์ของแรงดันอินพุตและกระแสเอาต์พุตคือ

$$I_P = \begin{cases} 0; V_I > 0 \\ K_P(-V_I) \left(V_{DD} - |V_{15}| - \sqrt{\frac{2I_{BP}}{K_{15}}} - V_{BP} \right); V_I < 0 \end{cases} \quad (8)$$

กระแสเอาต์พุต I_O ของวงจรรูปที่ 1 คือ

$$I_O = I_N - I_P = g_{mn}V_I + g_{mp}V_I \quad (9)$$

$$g_{mn} = K_N \left(V_{BN} - V_{T4} - \sqrt{\frac{2I_{BN}}{K_4}} - V_{SS} \right)$$

$$g_{mp} = K_P \left(V_{DD} - |V_{T15}| - \sqrt{\frac{2I_{BP}}{K_{15}}} - V_{BP} \right)$$

พิจารณาสมการ (9) พบว่าวงจรจะทำงานได้ถูกต้องนั้นต้องออกแบบให้ $g_{mn} = g_{mp}$ ซึ่งสามารถทำได้โดยใช้เทคนิคการป้อนกลับแบบลบเพื่อสร้างสัญญาณควบคุม V_{BN} และ V_{BP} ซึ่งแสดงไว้ในรูปที่ 1 พิจารณา

วงจรกำเนิดสัญญาณควบคุม V_{BN} และ V_{BP} ซึ่งแสดงในรูปที่ 1 ด้านขวาของเส้นประ จะเห็นว่าวงจรกำเนิดสัญญาณควบคุมถูกสร้างโดยอาศัยวงจรทรานสดักคอนดัคแตนซ์และวงจรเปรียบเทียบกระแสซึ่งสามารถอธิบายได้ดังนี้ จากคุณสมบัติของวงจร ทรานสดักคอนดัคแตนซ์จะได้ว่า

$$g_{mn} g_{mn} = \frac{I_N}{V_I} \quad \text{และวงจรเปรียบเทียบกระแสทำหน้าที่เปรียบเทียบ}$$

เทียบกระแส I_N กับ I_{B1} และนำผลต่างของกระแสมาแปลงเป็นแรงดัน V_{BN} เพื่อไปควบคุมเมื่อ g_{mn} กำหนดให้ $I_N = I_{B1}$ และ $V_{B1} = V_{DD}$ ดังนั้น

$$g_{mn} g_{mn} = \frac{I_{B1}}{V_{DD}} \quad (10)$$

และในทางตรงกันข้ามจะได้

$$g_{mp} g_{mp} = -\frac{I_{B2}}{V_{SS}} \quad (11)$$

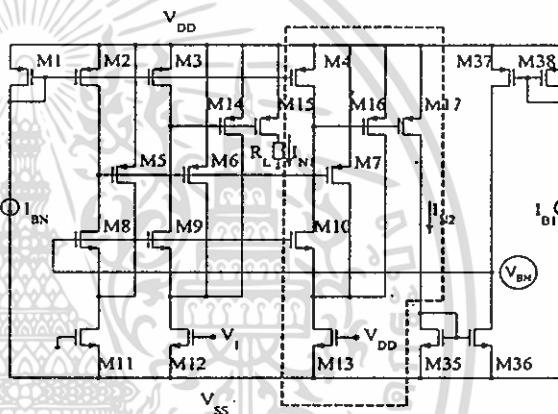
และเมื่อออกแบบให้ $I_{B1} = I_{B2}$ และ $V_{DD} = -V_{SS}$ จะได้

$$g_{mn} = g_{mp} \quad (12)$$

สมการ(12) จะแสดงให้เห็นว่า $g_{mn} = g_{mp}$ ซึ่งค่าดังกล่าวนี้ถูกควบคุมโดยแรงดัน V_{BN} และ V_{BP} ซึ่งแรงดันดังกล่าวนี้ถูกส่งไปควบคุมวงจรถ่ายค่าความนำ

2.3 วงจรทรานสดักคอนดัคแตนซ์ที่นำเสนอ

พิจารณารูปที่ 1 (ก) จะเห็นว่าต้องใช้วงจร g_{mn} และ g_{mp} มาเป็นส่วนประกอบในวงจรกำเนิดค่าความนำและวงจรกำเนิดสัญญาณควบคุม V_{BN} และ V_{BP} ดังนั้นในบทความนี้จึงออกแบบวงจร g_{mn} และ g_{mp} ใหม่ โดยการนำเอาวงจร g_{mn} และ g_{mp} ของวงจรกำเนิดค่าความนำและวงจรกำเนิดสัญญาณควบคุมมาใช้ร่วมกัน โดยวงจร g_{mp} และ g_{mp} ที่ออกแบบใหม่นั้นยังคงมีโครงสร้าง g_{mn} และ g_{mp} เดิมของ[3]ไว้และได้เพิ่มวงจรในกรอบสี่เหลี่ยมเส้นประของรูปที่ 3 และรูปที่ 4 เข้าไปเพื่อทำให้วงจร g_{mn} และ g_{mp} ใหม่มีเอาต์พุตอย่างละ 2 เอาต์พุต



รูปที่ 3 วงจรทรานสดักคอนดัคแตนซ์จุด N ที่นำเสนอ

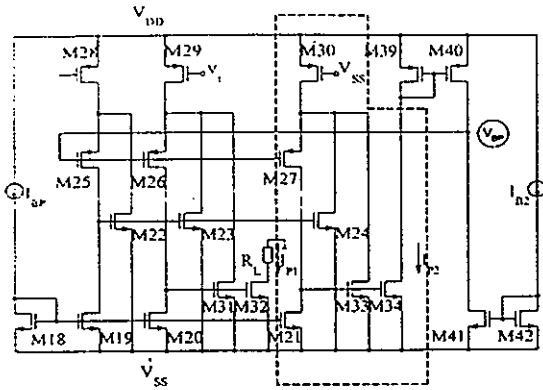
จากรูปที่ 3 นี้สามารถหาความสัมพันธ์ระหว่างกระแสเอาต์พุต I_N กับแรงดันอินพุต V_I คือ

$$I_{N1} = I_{N1} = \begin{cases} K_N(V_I) \left(V_{BN} - V_{T4} - \sqrt{\frac{2I_{BN}}{K_4}} - V_{SS} \right); V_I > 0 \\ 0; V_I < 0 \end{cases} \quad (13)$$

ซึ่งสมการ(13)นี้จะเหมือนสมการ (5)ของรูปที่ 2(ก)

วงจรรูปที่3จะประกอบด้วยวงจรกำเนิดค่าความนำ g_{mn} และวงจรกำเนิดสัญญาณควบคุม V_{BN} รวมอยู่ในวงจรเดียวกันส่วนวงจรรูปที่4 ประกอบด้วยวงจรกำเนิดค่าความนำ g_{mp} และวงจรกำเนิดสัญญาณควบคุม V_{BP} รวมอยู่ในวงจรเดียวกันและในการใช้งานจริงจะนำวงจรรูปที่ 3 และวงจรรูปที่4 มาต่อขนานกัน โดยต่อ V_I ร่วมกันและรวม I_{P1} กับ I_{N1} เข้าด้วยกัน

ELOS



รูปที่ 4 วงจรทรานสดักคอนดัคแตนต์จุด P ที่นำเสนอ

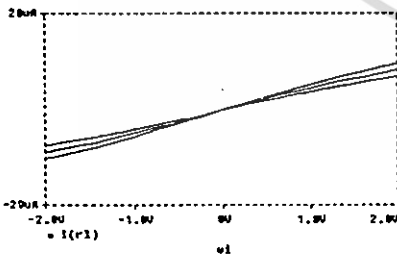
จากรูปที่ 4 นี้สามารถหาความสัมพันธ์ระหว่างกระแสเอาท์พุท I_P กับแรงดันอินพุท V_I คือ

$$I_{P1} = I_{P1} = \begin{cases} 0; & V_I > 0 \\ K_P(-V_I) \left(V_{DD} - |V_{15}| - \sqrt{\frac{2I_{BP}}{K_{15}}} - V_{BP} \right); & V_I < 0 \end{cases} \quad (14)$$

สมการที่ (14) นี้จะเหมือนสมการ (8) ของรูปที่ 2(ข)

3.ผลการทดสอบ

เราได้จำลองการทำงานของวงจรที่นำเสนอด้วยโปรแกรม PSpice โดยใช้โมเดลของทรานซิสเตอร์เทคโนโลยี 2μ ใน level 2 ของ European Silicon structure: ES2 แบบ worst case แรงดันไฟเลี้ยง $V_{DD} = -V_{SS} = 1.5 \text{ V}$ และขนาด W/L ของทรานซิสเตอร์กำหนดไว้ดังนี้ M1-M4=150 μ m/20 μ m, M5-M15, M22-M27 และ M35-M38=10 μ m/10 μ m, M16-M17=10 μ m/20 μ m, M18-M21=100 μ m/20 μ m, M28-M30=3 μ m/1.5 μ m, M31-M32=100 μ m /30 μ m, M33-M34=10 μ m /30 μ m และ M39-M42=200 μ m /10 μ m ซึ่งใช้ค่า $R_L = 1 \text{ k}\Omega$ โดยรูปที่ 5 แสดงกระแส I_O เมื่อ V_I แปรค่าจาก -2V ถึง +2V ขณะที่ I_B จาก 5 μ A ถึง 7 μ A สลับปลั๊ก 1 μ A



รูปที่ 5 กระแส I_O เมื่อ V_I แปรค่าจาก -2V ถึง +2V ขณะที่ I_B จาก 5 μ A ถึง 7 μ A สลับปลั๊ก 1 μ A

ผลลัพธ์ในรูปที่ 5 แสดงให้เห็นว่าวงจรสามารถทำงานที่แรงดันอินพุตสูงกว่าแรงดันไฟเลี้ยงได้ นั่นคืออินพุต 2V. ขณะที่แรงดันไฟเลี้ยง 1.5V. การทดสอบความถี่ตอบสนองของถูกทดสอบโดยป้อนสัญญาณไซน์ ขนาด 3 V_{pp} ที่อินพุต และวัดความถี่ตอบสนองของวงจรได้ 777 kHz. ความคิดเห็นทางฮาร์โมนิกความถี่ของวงจรมีค่าเท่ากับ 1.5 % เมื่อป้อนอินพุตเป็นสัญญาณไซน์ขนาด 3 V_{pp} ความถี่ 1kHz ผลการเปรียบเทียบวงจรที่นำเสนอกับวงจรอ้างอิงแสดงในตารางที่ 1

ตารางที่ 1 เปรียบเทียบวงจรที่นำเสนอกับวงจรอ้างอิง

วงจรทรานสดักคอนดัคแตนต์	จำนวนทรานซิสเตอร์	THD	หลักการที่ทำให้ $G_{mn} = G_{mp}$
วงจรอ้างอิง[3]	58	2.5 %	ป้อนกลับแบบลบ
วงจรอ้างอิง[4]	26	1.4 %	ปรับขนาด (W/L)
วงจรที่นำเสนอ	45	1.5 %	ป้อนกลับแบบลบ

4.สรุป

หลักการของวงจรทรานสดักคอนดัคแตนต์อาศัยการหักล้างของความไม่เชิงเส้นของคู่ CMOS ที่ทำงานในช่วงโม้ดตัว การควบคุมความไม่เชิงเส้นของวงจรทำได้โดยวิธีเทคนิคการป้อนกลับแบบลบ ผลการทดสอบวงจรด้วย PSpice พบว่าความถี่ตอบสนองทางฮาร์โมนิกความถี่ประมาณ 1.5 % ที่ช่วงอินพุตปฏิบัติงานมีค่าเท่ากับ 100% ของแรงดันไฟเลี้ยง

5.เอกสารอ้างอิง

[1] C. Czarul and Y.P. Tividis, " MOS Tunable Transconductor," Electronic Letters, Vol. 22, pp.721-722, 1986.
 [2] Z. Wang and W. Guggenbuhl, " A Voltage-Controllable Linear CMOS Transconductor Using Bias Offset Technique," IEEE J. Solid-State Circuits, Vol. 23, pp. 315-317, Feb. 1990.
 [3] A. A. El-Adawy and A. M. Soliman, " A Low-Voltage Single Input Class AB Transconductor With Rail-To-Rail Input Range," IEEE Tran. Circuit and Systems- Part I, Vol.47, No. 2, pp.236-242, Feb. 2000.
 [4] สมเกียรติ เทียงทรานทอง และ กอบชัย เดชหาญ, " วงจรทรานสดักคอนดัคแตนต์ที่ช่วงอินพุตปฏิบัติงานเป็นแบบเรล-ทู-เรล," วิศวกรรมสารกระบัง ปีที่ 18 ฉบับที่ 2 หน้า 131-135 มิถุนายน 2544

ประวัติผู้เขียนบทความ

สุธีร์ บุญศรี สนใจวิจัยในด้านการออกแบบวงจรรวมแบบอนาล็อก อิทธิพงษ์ ชัยสายัณห์ สนใจวิจัยในด้านการออกแบบวงจรรวมแบบอนาล็อก รศ.ร. กอบชัย เดชหาญ สนใจวิจัยในด้านระบบสื่อสาร และการออกแบบวงจรรวมทั้งอนาล็อกและดิจิตอล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้ การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 27 (EECON-27) 11-12 พฤศจิกายน 2547 มข.

วงจรรคูณสัญญาณกระแสกับสัญญาณแรงดัน

The Current and Voltage Mode Multiplier Circuit

สุธีร์ บุญศรี ชัยวัฒน์ สากุล กอบชัย เดชหาญ

คณะวิศวกรรมศาสตร์และสำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

อิทธิพงษ์ ชัยสาวัฒน์

คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเอเชียอาคเนย์

บทคัดย่อ

บทความนี้นำเสนอวงจรรคูณสัญญาณแบบ 4 ควอดแรนท์ที่รับอินพุตเป็นกระแส (I_x) กับแรงดัน (V_y) โดยหลักการทำงานอาศัยคุณสมบัติของ CMOS ที่ทำงานในช่วงไม่อิ่มตัว วงจรที่นำเสนอนี้ใช้จำนวน CMOS ที่น้อยคือ NMOS = 8 ตัว, PMOS = 4 ตัว และแหล่งจ่ายกระแส 3 ผลการทดสอบการทำงานโดยใช้ โปรแกรม PSpice

Abstract

This paper presents a four-quadrant analog multiplier circuit. The input of circuit are the current signal I_x and the voltage signal V_y . This circuit is based on the characteristic of CMOS operating in triode region. The proposed circuit consist of 8 NMOSs, 4 PMOSs and 3 current sources. All results are carried out by using PSpice program.

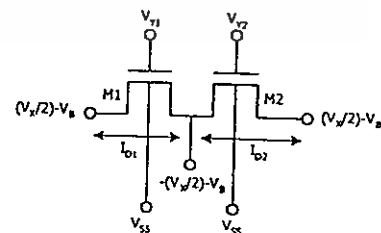
1. บทนำ

วงจรรคูณสัญญาณเป็นวงจรที่มีประโยชน์มากเพราะมันสามารถนำไปประยุกต์ใช้งานได้มาก ในการออกแบบวงจรโดยทั่วไปนิยมออกแบบ 2 กลุ่มคือ Current mode ซึ่งใช้อินพุตเป็นสัญญาณกระแสและ Voltage mode ซึ่งใช้อินพุตเป็นสัญญาณแรงดันแต่ในบทความนี้ได้ออกแบบวงจรที่รับอินพุตเป็นแรงดันอันหนึ่งและอินพุตอีกอันเป็นกระแส ซึ่งผลลัพธ์จะได้เป็นผลการคูณของกระแสอินพุตกับแรงดันอินพุต โดยการทำงานมีลักษณะคล้ายกับวงจรรวมความนำ (OTA) ดังนั้น วงจรคูณที่นำเสนอนี้ สามารถประยุกต์ใช้งานเช่นเดียวกับ OTA

วงจรรคูณสัญญาณแบบพื้นฐานประกอบด้วย CMOS 2 ตัวที่ทำงานในช่วงไม่อิ่มตัว [1-5] โดยสมการกระแสแตรนคือ

$$I_D = K [(V_{GS} - V_T)V_{DS} - V_{DS}^2/2] ; V_{GS} - V_T > V_{DS} \quad (1)$$

เมื่อ $K = \mu C_{ox}(W/2L)$



รูปที่ 1 วงจรรคูณแบบพื้นฐาน

2. หลักการทำงาน

จากรูปที่ 1 กำหนดให้ CMOS ทำงานในช่วงไม่อิ่มตัวจะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาและการเผยแพร่โดยไม่แสวงหาผลประโยชน์ด้านการค้า

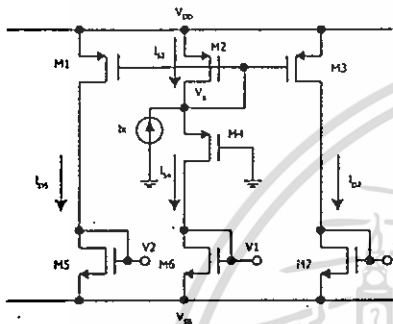
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{D1} = K [(V_{Y1} + V_X/2 + V_D - V_T)V_X + V_X^2/2] \quad (2)$$

$$I_{D2} = K [(V_{Y2} + V_X/2 + V_B - V_T)V_X + V_X^2/2] \quad (3)$$

$$I_{D1} - I_{D2} = KV_X(V_{Y1} - V_{Y2}) \quad (4)$$

วงจรรูปที่ 1 ต้องการสัญญาณ $V_X/2 - V_B$ และ $-V_X/2 - V_B$ ดังนั้นจึงออกแบบวงจรสร้างสัญญาณดังกล่าว โดยแสดงดังรูปที่ 2



รูปที่ 2 วงจรเปลี่ยนกระแสเป็นแรงดันค่าต่างๆ

จากรูป CMOS ทุกตัวทำงานในช่วงอิมิตัว โดยมีสมการกระแสเดรนคือ

$$I_D = K(V_{GS} - V_T)^2; 0 < V_{GS} - V_T < V_{DS} \quad (5)$$

กำหนดให้ PMOS M1-M4 สมพียงกันและ NMOS M5 - M7 สมพียงกัน ซึ่งสามารถแสดงความสัมพันธ์ของกระแส I_x และแรงดัน V_X, V_1, V_2 และ V_3 โดยอาศัยสมการดังนี้

$$I_x = I_{S1} - I_{S2} \quad (6)$$

ใช้สมการที่ (5) แทนใน (6) สามารถหาความสัมพันธ์ของแรงดัน V_X กับกระแส I_x

$$V_X = V_{DD}/2 + I_x/A; A = 2K(V_{DD} - 2V_{TP}) \quad (7)$$

จากรูปที่ 2 เมื่อ $I_{S2} = I_{D5} = I_{D7}$ จะได้ความสัมพันธ์ของ V_X และ V_2 คือ

$$V_2 = \sqrt{\frac{K_P}{K_N}} (V_{DD} - V_X - V_{TP}) + V_{SS} + V_{TN} \quad (8)$$

โดยจากรูปจะได้ว่า $V_2 = V_3$ และความสัมพันธ์ของ V_X และ V_1 คือ

$$V_1 = \sqrt{\frac{K_P}{K_N}} (V_X - V_{TP}) + V_{SS} + V_{TN} \quad (9)$$

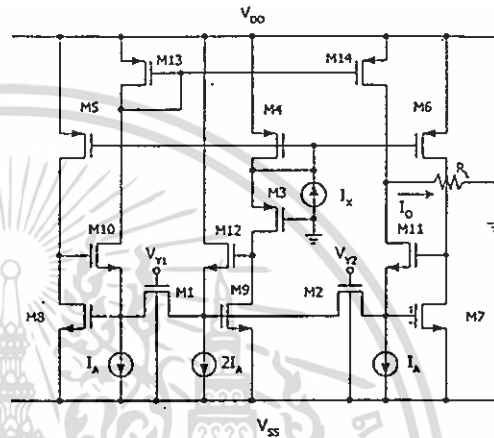
แทนสมการที่ (7) ใน สมการที่ (8) และ สมการที่ (9) จะได้

$$V_3 = V_2 = \sqrt{\frac{K_P}{K_N}} (V_{DD}/2 - I_x/A - V_{TP}) + V_{SS} + V_{TN} \quad (10)$$

$$V_1 = \sqrt{\frac{K_P}{K_N}} (V_{DD}/2 + I_x/A - V_{TP}) + V_{SS} + V_{TN} \quad (11)$$

$$V_1 - V_3 = V_1 - V_2 = (2I_x/A) \sqrt{\frac{K_P}{K_N}} \quad (12)$$

เมื่อรวมวงจรรูปที่ 1, 2 โดยเพิ่มวงจรผ่านกระแสและวงจรสะท้อนกระแสเข้าไป จะได้วงจรคุณสมบัติแบบใหม่ดังรูปที่ 3



รูปที่ 3 วงจรคุณสมบัติที่นำเสนอ

แทนสมการที่ (12) ในสมการที่ (4) จะได้

$$I_{D1} - I_{D2} = [2 I_x (V_{Y1} - V_{Y2}) \sqrt{K_N K_P}] / A \quad (13)$$

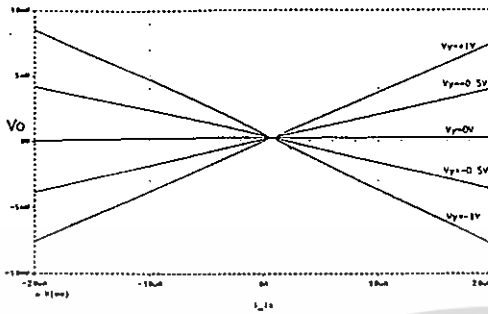
$$I_o = [(V_{Y1} - V_{Y2}) I_x V_T R_L \sqrt{K_N K_P}] / [K (V_{DD} - 2V_{TP})] \quad (14)$$

จากสมการที่ (14) เมื่อออกแบบให้ $K_N \approx K_P$ พบว่าค่า K สามารถตัดกัน ดังนั้น ผลการเปลี่ยนแปลงอุณหภูมิ ที่เกิดจาก K จึงไม่มี แต่อย่างไรก็ตาม ผลการเปลี่ยนแปลงอุณหภูมิที่เกิดจาก V_T ยังคงอยู่

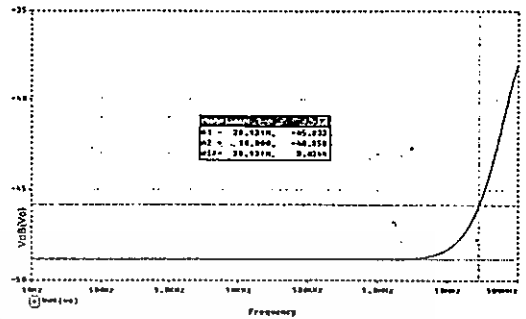
3. ผลการทดสอบ

เมื่อนำวงจรในรูปที่ 3 มาทดสอบด้วยโปรแกรม PSpice ซึ่งใช้โมเดล CMOS ของ European Silicon Structure ในแบบ Worst Case, Level = 2 มีขนาดความกว้างและความยาวของแขนแนล (W/L) ของ CMOS ดังนี้ M1-M2 เท่ากับ $5 \mu m / 10 \mu m$, M3-M6 เท่ากับ $5 \mu m / 5 \mu m$, M7-M12 เท่ากับ $20 \mu m / 5 \mu m$ และ M13-M14 เท่ากับ $10 \mu m / 10 \mu m$ ใช้ $V_{DD} = -V_{SS} = 4V$, $R_L = 1 \Omega$ และแหล่งจ่ายกระแส $I_A = 30 \mu A$ โดยผลการทดสอบมีดังนี้ รูปที่ 5 แสดงการทดสอบทาง DC, รูปที่ 6 แสดงการทดสอบความถี่ตอบสนองและรูปที่ 7 แสดงผล

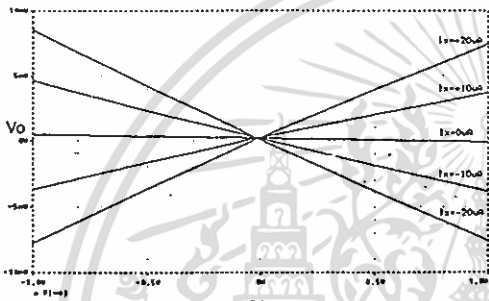
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการของกรนำวงจรคุณเป็นวงจรผสมสัญญาณข้อประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



(ข)

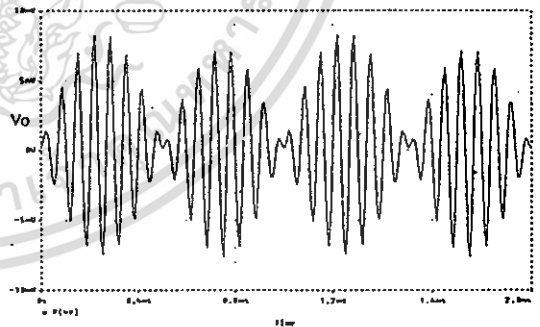
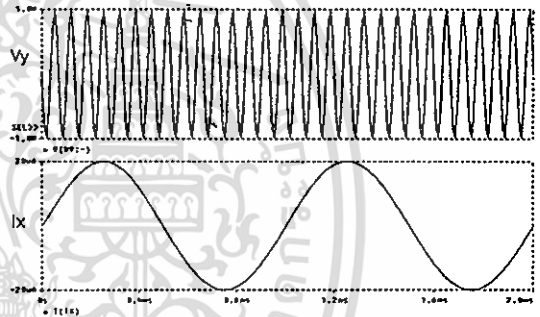


(ก)

รูปที่ 6 แสดงการทดสอบความถี่คอปสนอง

ก. เมื่อ $I_x = 20 \mu A \sin \omega t$ และ $V_y = 1V_{DC}$

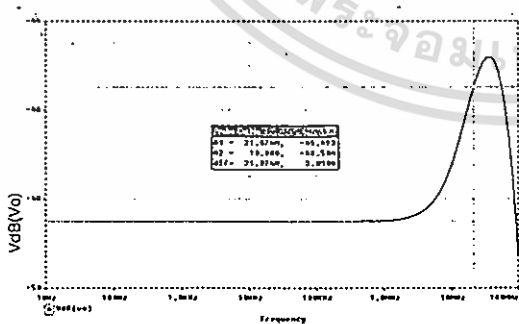
ข. เมื่อ $I_x = 20 \mu A_{DC}$ และ $V_y = \sin \omega t$



รูปที่ 5 แสดงการทดสอบทาง DC. Transfer

ก. เมื่อ I_x แปรค่า $-20 \mu A$ ถึง $+20 \mu A$ และ V_y แปรค่า $+1$ ถึง -1 step ละ $0.5V$

ข. เมื่อ V_y แปรค่า $-1V$ ถึง $+1V$ และ I_x แปรค่า $-20 \mu A$ ถึง $+20 \mu A$ step ละ $10 \mu A$



(ก)

รูปที่ 7 แสดงผลลัพธ์เมื่อนำวงจรคูณเป็นวงจรมผสม

สัญญาณ โดย $I_x = 20 \mu A \sin 2000 \pi t$

$V_y = 1V \sin 30,000 \pi t$

ผลของความถูกต้องแม่นยำของ DC.transfer ขึ้นอยู่กับคุณสมบัติของ CMOS การเลือกใช้ CMOS ที่มีคุณสมบัติดี หรือการใช้ CMOS ที่มี long channel length มากๆ จะช่วยเพิ่มความแม่นยำของวงจรและผลของความถี่คอปสนองขึ้นอยู่กับ คุณสมบัตินายในของ CMOS ที่ทำงานในช่วงไม้อิ่ม

ตัว โดยสามารถทำให้ดีขึ้นได้ โดยการลดขนาด(W/L)ของ CMOS ให้เล็กลง

4. สรุป

วงจรถูกที่นำเสนอนี้ใช้ สำหรับการคูณสัญญาณของ กระแสกับแรงดัน หรือมีลักษณะการทำงานคล้ายกับวงจรถ่ายความนำ (OTA) ที่ทำงานแบบ 4 ควอดแรนท์จากผลการทดสอบจะเห็นว่าวงจรมีคุณสมบัติต่างๆที่ดีพอใช้โดยคุณสมบัติ ทาง DC.Transfer ในรูปที่ 5 พบว่ามีความผิดเพี้ยนซึ่งเกิดจากความไม่เป็นอุดมคติของการสะท้อนกระแสในวงจรถ่ายกระแสเป็นแรงดันค่าต่างๆ

5. เอกสารอ้างอิง

- [1] อธิพิงศ์ ชัยสาขันธ์ และ กอบชัย เดชหาญ, “ วงจร ความต้านทานแบบลอยตัว และ วงจรถ่าย โดย ใช้ มอส”, การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 19, หน้า EL15 – EL 18. พฤศจิกายน 2539.
- [2] อธิพิงศ์ ชัยสาขันธ์และ กอบชัย เดชหาญ,“การออกแบบวงจรถ่ายสัญญาณแบบ 4 ควอดแรนท์โดยใช้ ซี มอสทำงานในช่วงไม่อิ่มตัว”, การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่19, หน้า EL19 – EL22. พฤศจิกายน 2539.
- [3] J. H. Tsay, S. I. Liu, J. J. Chen and Y.P. Wu, “CMOS four-quadrant multiplier using triode transistors based on regulated cascode structure,” Electron.Lett., vol.31, no. 12, pp. 962 – 963, 1995.
- [4] S. I. Liu, “Low Voltage CMOS. four-quadrant multiplier.” Electron. Lett., vol.30 , no.25 , pp.2125– 2126,1994.
- [5] S. O. Lee, S. B. Park and K. R. Lee.“ New CMOS Triode Tranconductor .,” Electron.Lett., vol. 30 , no.12, pp. 946 – 947, 1994

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้เขียน

ชื่อ-นามสกุล	นายสุธีร์ บุญศรี
วัน เดือน ปีเกิด	2 ธันวาคม 2519 จังหวัดสุราษฎร์ธานี
ที่อยู่	20/1 หมู่ 5 ต.บางมัญ อ.เมือง สิงห์บุรี
ประวัติการศึกษา	2542 อดิศาสตร์ศาสตรบัณฑิต สาขาวิศวกรรมอิเล็กทรอนิกส์ มหาวิทยาลัยเอเชียอาคเนย์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้