

3 รูปแบบของวงจรคูณสัญญาณอนาล็อกแบบ 4 ควอดแรนท์  
ที่ใช้แรงดันไฟเลี้ยงต่ำ

THREE TYPES OF LOW VOLTAGE SUPPLY FOUR-QUADRANT ANALOG  
MULTIPLIER CIRCUITS



วพ.  
7127  
2548

เลขหมู่.....**60243**  
เลขทะเบียน.....  
วัน,เดือน,ปี **2.7 ส.ย. 2549**

b. 11๗๘๔๑๐๗  
i.

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต  
สาขาวิชาวิศวกรรมไฟฟ้า  
บัณฑิตวิทยาลัย  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
พ.ศ.2548

ISBN 974-15-1656-8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

THREE TYPES OF LOW VOLTAGE SUPPLY FOUR-QUADRANT ANALOG  
MULTIPLIER CIRCUITS



A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENTS FOR THE DEGREE OF  
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING  
SCHOOL OF GRADUATE STUDIES  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG  
2005

ISBN 974-15-1656-8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2005

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title	Three Types of Low Voltage Supply Four-Quadrant Analog Multiplier Circuits
Student	Mr. Wanlob Tiamvorratat
Student ID.	43061147
Degree	Master of Engineering
Programme	Electrical Engineering
Year	2005
Thesis Advisor	Assoc. Prof. Dr. Kobchai Dejhan

## ABSTRACT

This thesis deals with four-quadrant analog multiplier design which presents three model circuits as follows: the first circuit is a multiplier based on square-different technique. Its advantages are: the circuit uses low voltage supply, it operates in current mode, and the geometry of all transistors are equal. The second circuit, a multiplier, uses the same basic circuit as the first. Additionally, this circuit has an advantage over the first circuit, some circuit is designed to act as two functions at the same time. Therefore, this circuit can decrease the transistors. The third circuit, the analog multiplier is designed to act better than two previous circuits that are: the circuit operate at lower voltage supply and the output can be the product of two signal voltage, or the product of signal current and signal voltage.

The simulation results are demonstrated by using PSpice. Found that, all three multiplier circuit designs according with theoretical analysis. By the first circuit, the results have good linearity and higher frequency response than the second circuit. For the third circuit, it has the linearity and frequency response better than the two previous circuits.

# กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จสมบูรณ์ได้ ข้าพเจ้าขอกราบขอบพระคุณบุคคลและองค์กรที่มี  
รายนามดังต่อไปนี้

พ่อและแม่ผู้ให้กำเนิดข้าพเจ้า ให้การอบรมเลี้ยงดู ให้การศึกษา

รศ.ดร.กอบชัย เดชหาญ อาจารย์ที่ปรึกษา ผู้ให้คำปรึกษา ให้ความช่วยเหลือ ให้ความรู้  
แนวทางการออกแบบวงจรและการวิจัย

ผศ.ดร.อิทธิพงศ์ ชัยสายัญ ผู้ให้ความรู้ทางด้านอิเล็กทรอนิกส์ คำชี้แนะ ความช่วยเหลือใน  
ทุกๆ ด้าน และเทคนิคต่างๆ ในการออกแบบวงจรและการทดลอง

บริษัท ทีพีเทคนิค จำกัด และบริษัท สามารถ เทลคอม จำกัด (มหาชน) ที่ให้โอกาส  
ข้าพเจ้า ทางด้านเวลาในการทำวิทยานิพนธ์ฉบับนี้

สุดท้ายนี้ขอขอบคุณ เพื่อนและพี่ๆ ที่ทำงานทุกท่าน ที่ให้การสนับสนุนช่วยเหลือ และให้  
กำลังใจในการทำวิทยานิพนธ์ฉบับนี้

วัลลภ เทียมวรทัต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	III
สารบัญ.....	IV
สารบัญตาราง.....	VIII
สารบัญรูป.....	IX
บทที่ 1 บทนำ.....	1
1.1 บทนำ.....	1
1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์.....	1
1.3 หลักการใหม่ในวิทยานิพนธ์.....	2
1.4 รายละเอียดของวิทยานิพนธ์.....	2
บทที่ 2 ทฤษฎีการทำงาน.....	4
2.1 บทนำ.....	4
2.1.1 เทคโนโลยีมอส.....	4
2.2 การทำงานของมอสทรานซิสเตอร์.....	5
2.2.1 โครงสร้างของมอสทรานซิสเตอร์.....	5
2.2.2 สัญลักษณ์ของมอสทรานซิสเตอร์.....	7
2.2.3 คุณสมบัติการทำงานของมอสทรานซิสเตอร์.....	9
2.3 การวิเคราะห์หาช่วงอินพุตปฏิบัติงาน.....	10
2.4 การวิเคราะห์หาความถี่ตอบสนอง.....	11
2.5 การวิเคราะห์หาความผิดพลาดต่างๆของวงจร.....	12
2.5.1 การลดทอนความคล่องตัวของพาหะ.....	12
2.5.2 ความไม่สมพงษ์ของอุปกรณ์.....	13
2.5.3 ความผิดเพี้ยนทางฮาร์โมนิค.....	13
2.6 สรุป.....	13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ (ต่อ)

	หน้า
บทที่ 3 วงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 1.....	14
3.1 บทนำ.....	14
3.2 หลักการทำงาน.....	14
3.2.1 วงจรคุณลักษณะกระแสแบบผลต่างกำลังสอง.....	14
3.2.2 วงจรคัตลอกสัญญาณกระแส.....	17
3.2.3 วงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 1 ที่สมบูรณ์.....	19
3.2.4 ช่วงอินพุตปฏิบัติงาน.....	19
3.3 ความถี่ตอบสนองของวงจร.....	20
3.4 การวิเคราะห์หาประสิทธิภาพของวงจร.....	21
3.4.1 การลดทอนความคล่องตัวของพาหะ.....	21
3.4.2 ความไม่สมพงษ์ของอุปกรณ์.....	21
3.5 ผลการทดสอบ.....	22
3.6 สรุป.....	26
บทที่ 4 วงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 2.....	27
4.1 บทนำ.....	27
4.2 หลักการทำงาน.....	27
4.2.1 วงจรคัตลอกสัญญาณกระแส.....	27
4.2.2 วงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 2 ที่สมบูรณ์.....	31
4.2.3 ช่วงอินพุตปฏิบัติงาน.....	32
4.3 ความถี่ตอบสนองของวงจร.....	33
4.4 การวิเคราะห์หาประสิทธิภาพของวงจร.....	33
4.4.1 การลดทอนความคล่องตัวของพาหะ.....	33
4.4.2 ความไม่สมพงษ์ของอุปกรณ์.....	34
4.5 ผลการทดสอบ.....	35
4.6 สรุป.....	39

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ (ต่อ)

	หน้า
บทที่ 5 วงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 3.....	40
5.1 บทนำ.....	40
5.2 หลักการทำงาน.....	40
5.2.1 วงจรคุณพื้นฐาน.....	40
5.2.2 วงจรลบสัญญาณ.....	41
5.2.3 วงจรผสมสัญญาณ.....	42
5.2.4 วงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 3 ที่สมบูรณ์.....	43
5.2.5 ช่วงอินพุตปฏิบัติงาน.....	45
5.3 ความถี่ตอบสนองของวงจร.....	45
5.4 การวิเคราะห์หาประสิทธิภาพของวงจร.....	47
5.4.1 การลดทอนความคล่องตัวของพาหะ.....	47
5.4.2 ความไม่สมพงษ์ของอุปกรณ์.....	47
5.5 ผลการทดสอบ.....	48
5.5.1 ผลการทดสอบด้วย PSpice.....	48
5.5.2 ผลการทดสอบด้วยการต่อวงจรจริงลงบอร์ด.....	56
5.6 สรุป.....	58
บทที่ 6 บทสรุปและแนวทางการพัฒนาต่อ.....	59
เอกสารอ้างอิง.....	62
ภาคผนวก.....	64
ก. การวิเคราะห์หาความถี่ตอบสนองและประสิทธิภาพของวงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 1.....	64
ข. การวิเคราะห์หาความถี่ตอบสนองและประสิทธิภาพของวงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 2.....	71

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ (ต่อ)

	หน้า
ค. การวิเคราะห์หาความถี่ตอบสนองและประสิทธิภาพของวงจรคุณสัญญาณที่ใช้แรงดันไฟเลี้ยง ต่ำแบบที่ 3.....	78
ง. ข้อมูลของไอซีเบอร์ MC 14007.....	90
จ. บทความที่ได้รับการตีพิมพ์ในวารสารต่างๆ.....	98
ประวัติผู้เขียน.....	110



# สารบัญตาราง

ตารางที่	หน้า
5.1 แสดง % THD และ BW ที่อินพุตค่าต่างๆ ของวงจรถูกสัญญาณแบบที่ 3.....	49
6.1 ผลการเปรียบเทียบสมรรถนะของวงจรถูกสัญญาณแบบต่างๆ.....	61
ก.1 ค่าพารามิเตอร์ภายในต่างๆ ของทรานซิสเตอร์ในวงจรถูกแบบที่ 1 จาก PSpice.....	67
ข.1 ค่าพารามิเตอร์ภายในต่างๆ ของทรานซิสเตอร์ในวงจรถูกแบบที่ 2 จาก PSpice.....	73
ค.1 ค่าพารามิเตอร์ภายในต่างๆ ของทรานซิสเตอร์ในวงจรถูกแบบที่ 3 จาก PSpice เมื่อกำหนดให้ $V_Y = V_{AC}$ , $V_X = V_{DC}$ และ $I_X = 0$ .....	80
ค.2 ค่าพารามิเตอร์ภายในต่างๆ ของทรานซิสเตอร์ในวงจรถูกแบบที่ 3 จาก PSpice เมื่อกำหนดให้ $V_X = V_{AC}$ , $V_Y = V_{DC}$ และ $I_X = 0$ .....	82
ค.3 ค่าพารามิเตอร์ภายในต่างๆ ของทรานซิสเตอร์ในวงจรถูกแบบที่ 3 จาก PSpice เมื่อกำหนดให้ $V_Y = V_{AC}$ , $I_X = I_{DC}$ และ $V_X = 0$ .....	84
ค.4 ค่าพารามิเตอร์ภายในต่างๆ ของทรานซิสเตอร์ในวงจรถูกแบบที่ 3 จาก PSpice เมื่อกำหนดให้ $I_X = I_{AC}$ , $V_Y = V_{DC}$ และ $V_X = 0$ .....	86

# สารบัญรูป

รูปที่	หน้า
2.1	5
2.2	6
2.3	6
2.4	7
2.5	8
2.6	10
2.7	11
3.1	15
3.2	17
3.3	19
3.4	23
3.5	24
3.6	25
4.1	28
4.2	31
4.3	36
4.4	37
4.5	38
5.1	40
5.2	41
5.3	42
5.4	43
5.5	51
5.6	53
5.7	54
5.8	55
5.9	56
5.10	57

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญญรูป (ต่อ)

รูปที่	หน้า
ก.1 วงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 1.....	64
ก.2 แบบจำลองสัญญาณขนาดเล็กของวงจรรูป ก.1.....	65
ก.3 แบบจำลองที่ปรับปรุงให้ง่ายขึ้นจากรูปที่ ก.2.....	65
ก.4 โบริดไดอะแกรมผลตอบสนองทางความถี่ของวงจรคุณลักษณะแบบที่ 1.....	68
ข.1 วงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 2.....	71
ข.2 แบบจำลองสัญญาณขนาดเล็กของวงจรรูป ข.1.....	72
ข.3 แบบจำลองที่ปรับปรุงให้ง่ายขึ้นจากรูปที่ ข.2.....	72
ข.4 โบริดไดอะแกรมผลตอบสนองทางความถี่ของวงจรคุณลักษณะแบบที่ 2.....	75
ค.1 วงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 3.....	78
ค.2 แบบจำลองสัญญาณขนาดเล็กของวงจรรูป ค.1.....	79
ค.3 โบริดไดอะแกรมผลตอบสนองทางความถี่ของวงจรคุณลักษณะแบบที่ 3 เมื่อกำหนดให้ $V_Y = V_{AC}$ , $V_X = V_{DC}$ และ $I_X = 0$ .....	81
ค.4 โบริดไดอะแกรมผลตอบสนองทางความถี่ของวงจรคุณลักษณะแบบที่ 3 เมื่อกำหนดให้ $V_X = V_{AC}$ , $V_Y = V_{DC}$ และ $I_X = 0$ .....	83
ค.5 โบริดไดอะแกรมผลตอบสนองทางความถี่ของวงจรคุณลักษณะแบบที่ 3 เมื่อกำหนดให้ $V_Y = V_{AC}$ , $I_X = I_{DC}$ และ $V_X = 0$ .....	85
ค.6 โบริดไดอะแกรมผลตอบสนองทางความถี่ของวงจรคุณลักษณะแบบที่ 3 เมื่อกำหนดให้ $I_X = I_{AC}$ , $V_Y = V_{DC}$ และ $V_X = 0$ .....	87

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

### 1.1 บทนำ

วงจรคุณสัญญาณอนาลอกแบบ 4 ควอดแรนท์ เป็นส่วนประกอบที่สำคัญส่วนหนึ่งในโครงสร้างของวงจรประมวลผลสัญญาณต่างๆมากมาย นอกจากนี้มันยังถูกนำไปใช้ในวงจรกรองสัญญาณแบบอนาลอก วงจรทวีความถี่ วงจรมอดูเลเตอร์ เป็นต้น ในอดีตที่ผ่านมาได้มีการนำเสนอวงจรคุณสัญญาณโดยใช้ออสทราทอนซิสเตอร์ที่ทำงานในช่วงอิมพัลส์ [1-3] วงจรเหล่านี้ต้องการแรงดันไฟเลี้ยงที่สูง แต่วงจรคุณสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำส่วนใหญ่ [4-7] ทำงานโดยใช้แหล่งจ่ายไฟคู่ และวงจร 1 วงจรทำหน้าที่ได้เพียงหน้าที่เดียว มีวงจรคุณสัญญาณเพียงไม่กี่วงจร [8-9] เท่านั้นที่สามารถทำงานได้ทั้งกับแหล่งจ่ายไฟเดี่ยวหรือแหล่งจ่ายไฟคู่ ดังนั้นจึงได้ศึกษาวิจัย และนำเสนอวิทยานิพนธ์นี้โดยมีการออกแบบวงจรคุณสัญญาณไว้ 3 แบบ เพื่อแก้ไขปัญหาดังกล่าวดังนี้ วงจรแบบแรกคือ วงจรคุณสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำ วงจรทำงานในโหมดกระแส และขนาดความกว้างและความยาวเซลล์ของมอสทราทอนซิสเตอร์มีขนาดเท่ากันทุกตัว วงจรแบบที่สองมีลักษณะเด่นที่เพิ่มเติมจากวงจรแบบแรกคือ ได้ออกแบบให้วงจร 1 วงจรสามารถทำงานได้สองหน้าที่ในเวลาเดียวกัน ทำให้วงจรคุณสัญญาณในแบบที่สองนี้สามารถประหยัดจำนวนทรานซิสเตอร์ลงไปได้ และวงจรแบบที่สามมีลักษณะเด่นกว่าวงจรคุณสัญญาณสองแบบแรกคือ ใช้แรงดันไฟเลี้ยงที่ต่ำกว่า สัญญาณเอาต์พุตสามารถเป็นผลคูณของสัญญาณแรงดันกับแรงดัน หรือผลคูณของสัญญาณกระแสกับแรงดัน และสามารถทำงานได้ทั้งกับแหล่งจ่ายไฟเดี่ยวหรือแหล่งจ่ายไฟคู่

### 1.2 วัตถุประสงค์ในการทำวิทยานิพนธ์

วิทยานิพนธ์นี้มีวัตถุประสงค์ในการวิจัยและพัฒนา การออกแบบวงจรคุณสัญญาณอนาลอกแบบ 4 ควอดแรนท์ ดังนี้

1. ใช้ออสเฟททั้งหมดในการออกแบบ
2. ออกแบบวงจรให้มีขนาดเล็ก ใช้จำนวนมอสเฟทให้มีจำนวนน้อยที่สุด
3. วงจรที่ออกแบบสามารถนำไปใช้งานได้ง่าย และยังสามารถนำไปประยุกต์ใช้งานได้ อย่างกว้างขวาง
4. วงจรที่ออกแบบสามารถนำไปสร้างเป็นวงจรรวมได้

### 1.3 หลักการใหม่ในวิทยานิพนธ์

จากการค้นคว้าในการทำวิทยานิพนธ์นี้ ได้มีแนวคิดใหม่ที่แตกต่างจากหลักการของผู้ออกแบบเดิมที่เคยนำเสนอมาดังนี้

1. การออกแบบวงจรคุณให้สามารถทำงานที่แรงดันไฟเลี้ยงต่ำ
2. ออกแบบวงจรที่ทำงาน 2 หน้าที เพื่อที่จะลดจำนวนอุปกรณ์ให้น้อยลง
3. ออกแบบให้เอาท์พุทของวงจรคุณสามารถเป็นได้ทั้งผลคูณของสัญญาณแรงดันกับแรงดัน หรือผลคูณของสัญญาณกระแสกับแรงดัน

### 1.4 รายละเอียดของวิทยานิพนธ์

บทที่ 1 กล่าวถึงความเป็นมาของวิทยานิพนธ์ ว่าทำไมต้องเป็นวงจรคุณ ทำไมต้องเป็นการออกแบบวงจรในแบบต่างๆ รวมถึงวัตถุประสงค์ หลักการใหม่ที่นำเสนอและรายละเอียดของวิทยานิพนธ์

บทที่ 2 กล่าวถึงทฤษฎีต่างๆ ที่เกี่ยวข้อง เช่น ทฤษฎีการทำงานของ CMOS การวิเคราะห์หาสมรรถนะต่างๆ ของวงจร เช่น การวิเคราะห์หาช่วงอินพุทปฏิบัติงาน การหาค่าความถี่ตอบสนอง และการวิเคราะห์ผลของความผิดพลาดต่างๆ ของอุปกรณ์

บทที่ 3 กล่าวถึงการออกแบบวงจรคุณสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 1 การวิเคราะห์หาสมรรถนะต่างๆ ของวงจรคุณสัญญาณ การทดสอบวงจรคุณสัญญาณด้วยโปรแกรม PSpice

บทที่ 4 กล่าวถึงการออกแบบวงจรคุณสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 2 การวิเคราะห์หาสมรรถนะต่างๆ ของวงจรคุณสัญญาณ การทดสอบวงจรคุณสัญญาณด้วยโปรแกรม PSpice

บทที่ 5 กล่าวถึงการออกแบบวงจรคุณสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 3 การวิเคราะห์หาสมรรถนะต่างๆ ของวงจรคุณสัญญาณ การทดสอบวงจรคุณสัญญาณด้วยโปรแกรม PSpice และการทดสอบวงจรด้วยการต่อวงจรจริงลงบอร์ดทดลอง โดยใช้ไอซีเบอร์ 14007

บทที่ 6 กล่าวถึงการสรุปของวิทยานิพนธ์ เป็นการนำวงจรทั้ง 3 แบบมาเปรียบเทียบกัน เพื่อแสดงจุดเด่นจุดด้อยของวงจรคุณทั้ง 3 แบบ และกล่าวถึงแนวทางการพัฒนางจรคุณทั้ง 3 แบบต่อไป

ภาคผนวก ก - ค แสดงรายละเอียดการวิเคราะห์หาความถี่ตอบสนอง และรายละเอียดการวิเคราะห์หาความผิดพลาดที่เกิดจากการลดทอนความคล่องตัวของพาหะ และความสัมพันธ์ของค่า Transconductance Parameter ของทรานซิสเตอร์ ของวงจรคุณสัญญาณทั้ง 3 แบบ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2

# ทฤษฎีการทำงาน

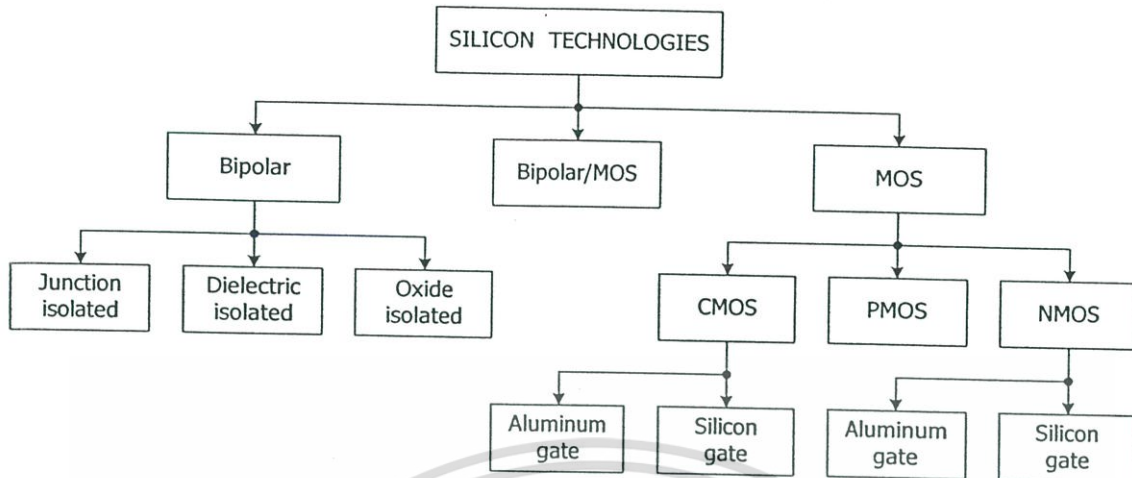
### 2.1 บทนำ

วิทยานิพนธ์นี้นำเสนอ วงจรคุณสัญญาณอนาล็อกแบบ 4 ควอดแรนท์ โดยอาศัยเทคโนโลยี CMOS ดังนั้นจำเป็นอย่างยิ่งที่ต้องรู้เทคโนโลยีวงจรรวมแบบ CMOS เบื้องต้น หลักการทำงานของ CMOS และทฤษฎีที่จำเป็นในการวิเคราะห์หาประสิทธิภาพของวงจรรวมสัญญาณ เช่น การวิเคราะห์หาช่วงอินพุตปฏิบัติงาน การวิเคราะห์หาช่วงความถี่ปฏิบัติงาน และการวิเคราะห์หาความผิดพลาดต่างๆที่เกิดจากความไม่เป็นอุดมคติของอุปกรณ์ ซึ่งทฤษฎีดังกล่าวถูกแสดงรายละเอียดดังนี้

#### 2.1.1 เทคโนโลยีมอส

ปัจจุบันนี้ เทคโนโลยี CMOS VLSI (Very Large Scale Integration) เป็นการผลิตวงจรรวมที่เป็นที่นิยมมาก เพราะมีข้อดีกว่าเทคโนโลยีแบบอื่นๆหลายประการ เช่น การสูญเสียของพลังงานต่ำกว่า มีอินพุตอิมพีแดนซ์สูงมาก การออกแบบง่าย ฯลฯ ซึ่งมีความต้องการมากทางด้านการประมวลผลสัญญาณ (Signal Processing) แบบเป็นวงจรรวมบนชิปเดียว (Single Chip) โดยการทำงานจะมีสมรรถนะมากที่สุด ซึ่งการออกแบบวงจรรวมทางด้านอนาล็อกก็เป็นบทบาทสำคัญในการผลิตไอซี โดยออกแบบเป็น VLSI วงจรที่รู้จักกันส่วนใหญ่ของระบบที่เป็นอนาล็อกคือ วงจรกรองสัญญาณ วงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล และแปลงจากสัญญาณดิจิทัลเป็นสัญญาณอนาล็อก วงจรเปรียบเทียบแรงดัน (Voltage Comparator) วงจรควบคุมอัตราขยายโดยอัตโนมัติ (Automatic Gain Control) ฯลฯ

วิธีการออกแบบไอซี จะนิยมใช้เทคโนโลยีอยู่ 2 แบบคือ แบบไบโพลาร์ (BJT) และ มอสทรานซิสเตอร์ (MOSFET) โดยจะแบ่งเป็นส่วนย่อยๆ ดังรูปที่ 2.1 โดยทั้งหมดนั้นจะอยู่บนรากฐานของเทคโนโลยีวงจรรวมซิลิกอน



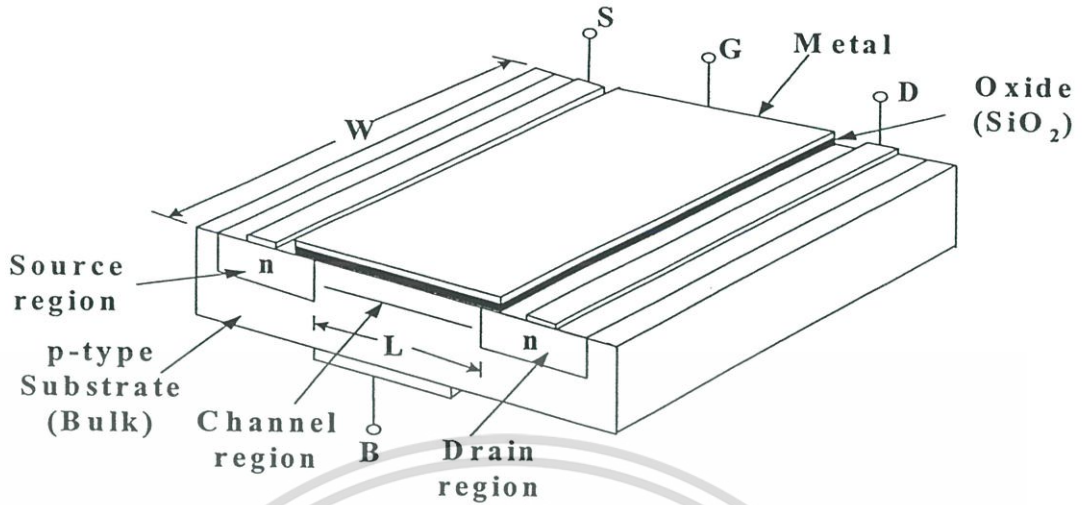
รูปที่ 2.1 แสดงแผนผังของเทคโนโลยีวงจรรวม [10]

## 2.2 การทำงานของมอสทรานซิสเตอร์

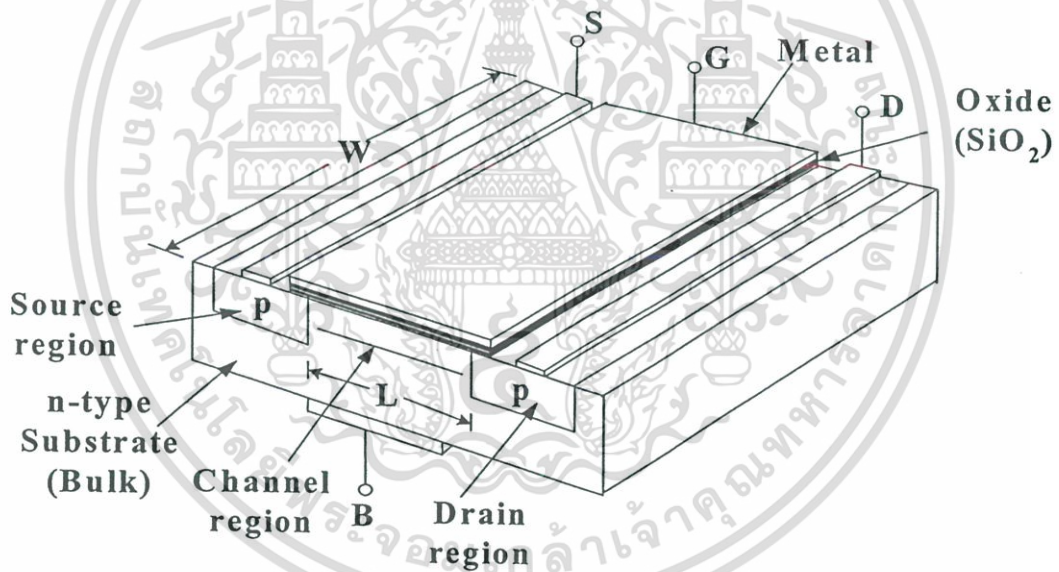
มอสทรานซิสเตอร์ (MOSFET) มาจากคำเต็มว่า Metal Oxide Semiconductor Field Effect Transistor มีชื่อเรียกอีกชื่อหนึ่งว่า อินซูลเกตเททเกตเฟต (Insulated Gate Field Effect Transistor) เขียนย่อว่า IGFET เป็นอุปกรณ์ชนิดหนึ่ง ซึ่งใช้สนามไฟฟ้าควบคุมปริมาณการไหลของกระแสในช่องนำกระแส ในปัจจุบันนี้มอสทรานซิสเตอร์ได้เริ่มเข้ามาแทนที่ไบโพลาร์ทรานซิสเตอร์ เนื่องจากมีโครงสร้างง่าย ขั้นตอนการผลิตน้อย มีขนาดเล็กทำให้ได้ปริมาณมาก ความต้านทานอินพุตสูง (High Input Impedance) สัญญาณรบกวนต่ำ แต่มอสทรานซิสเตอร์ก็ยังมีข้อเสียเทียบกับไบโพลาร์ทรานซิสเตอร์ คือ การทำงานที่กำลั้งต่ำ อัตราขยายต่ำ ความเร็วในการทำงานต่ำ

### 2.2.1 โครงสร้างของมอสทรานซิสเตอร์

มอสทรานซิสเตอร์แบ่งชนิดตามการทำงานได้ 2 ชนิด คือ เอ็นฮานเม้นท์มอสทรานซิสเตอร์ (Enhancement MOSFET) และดีเพลทชันมอสทรานซิสเตอร์ (Depletion MOSFET) ซึ่งแต่ละชนิดนี้สามารถแบ่งออกได้อีก 2 ชนิด คือ P-Channel หรือเรียกว่า PMOS และ N-Channel หรือเรียกว่า NMOS โครงสร้างของ PMOS และ NMOS มีโครงสร้างตรงข้ามกันในที่นี้จะขอแสดงโครงสร้างของมอสทรานซิสเตอร์ที่เป็น เอ็นฮานเม้นท์เท่านั้นโครงสร้าง NMOS แสดงในรูปที่ 2.2 ส่วนโครงสร้างของ PMOS แสดงในรูปที่ 2.3



รูปที่ 2.2 โครงสร้างของเอ็นทรานเมนท์มอสทรานซิสเตอร์ชนิด NMOS



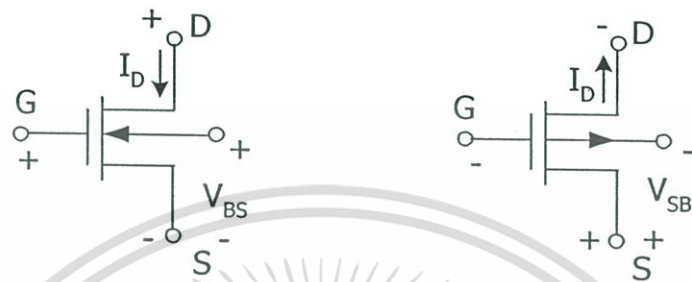
รูปที่ 2.3 โครงสร้างของเอ็นทรานเมนท์มอสทรานซิสเตอร์ชนิด PMOS

NMOS ประกอบด้วยส่วนฐานรองที่เป็นสารกึ่งตัวนำชนิด พี (P-Type) ซึ่งมีสารกึ่งตัวนำชนิดเอ็น 2 ชุด ถูกแพร่ลงบนฐานรอง สารกึ่งตัวนำชนิดเอ็นนี้ถูกเรียกว่า ซอร์ส (Source) และเดรน (Drain) บนผิวหน้าระหว่าง ซอร์สกับเดรนจะมีแผ่นฟิล์มบางๆ ของซิลิกอนไดออกไซด์ ( $\text{SiO}_2$ ) ส่วนบนของซิลิกอนไดออกไซด์ จะมีโลหะซึ่งทำจาก โพลีซิลิกอน ส่วนนี้ถูกเรียกว่า เกท (Gate) ถ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนของฐานรอง ทำด้วยสารกึ่งตัวนำชนิดเอ็น (N-Type) และสารกึ่งตัวนำชนิด พี ถูกแพร์ลงบน ฐานรอง โครงสร้างชนิดนี้เรียกว่า PMOS

ระยะห่างระหว่างสารกึ่งตัวนำที่เป็นซอร์ส และเดรน เรียกว่า Channel Length (L) และ ความกว้างของช่องระหว่างซอร์สและเดรน เรียกว่า Channel Width (W)



(ก) NMOS

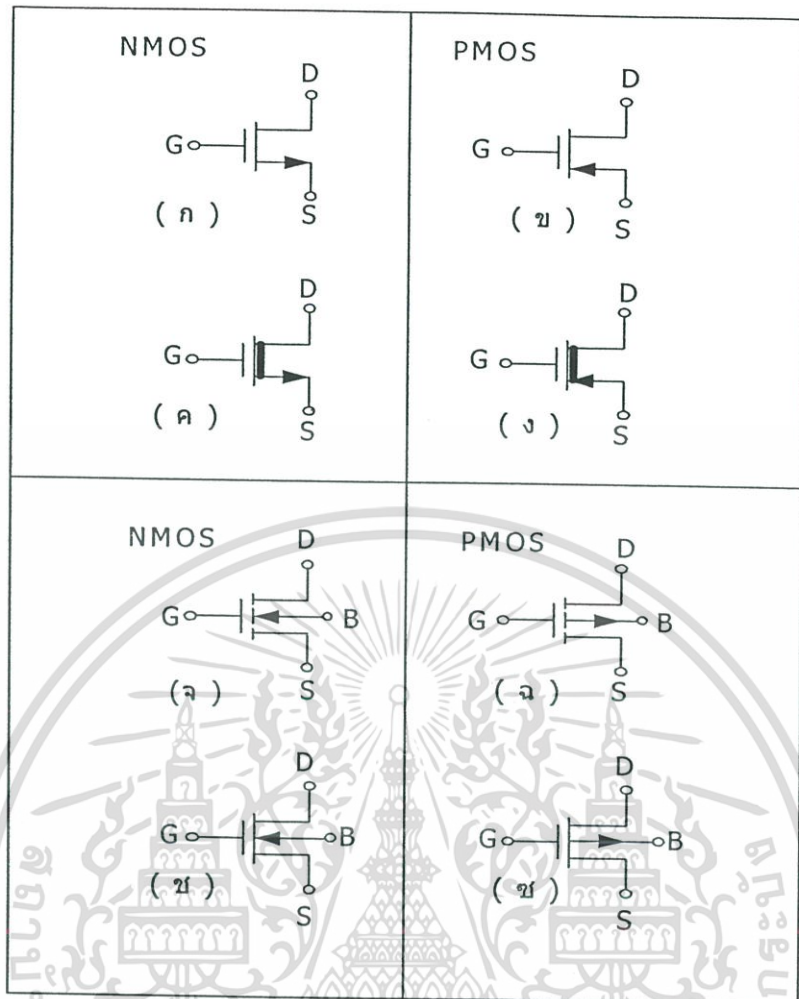
(ข) PMOS

รูปที่ 2.4 แสดงการไบอัส

การทำงาน NMOS ขณะที่ไม่มีแรงดันไบอัสที่เกต สิ่งประดิษฐ์อยู่ในสภาวะ off ไม่นำกระแส ต่อเมื่อให้แรงดัน  $V_G$  ที่เกต จะเกิดการเหนี่ยวนำ อิเล็กตรอนซึ่งเป็นพาหะส่วนน้อยใน ฐานรองชนิดพี (P-Type Substrate) เกิดเป็นแชนแนลขึ้น เมื่อให้ไบอัสที่ขั้วเดรนเป็นบวกเทียบกับ ซอร์ส กระแสอิเล็กตรอนซึ่งเป็นพาหะส่วนมากของซอร์สและเดรนสามารถไหลได้

### 2.2.2 สัญลักษณ์ของมอสทรานซิสเตอร์

สัญลักษณ์ของมอสทรานซิสเตอร์ชนิดเอ็นฮานเมนที่มอสทรานซิสเตอร์ และดีเฟลทชั้น มอสทรานซิสเตอร์ แสดงดังรูปที่ 2.5



รูปที่ 2.5 แสดงสัญลักษณ์ต่างๆ ของมอสทรานซิสเตอร์

รูปที่ 2.5 แสดงสัญลักษณ์ของมอสทรานซิสเตอร์ชนิดต่าง ๆ สัญลักษณ์ในรูปที่ 2.5 (ก) คือ Enhancement NMOS เมื่อโวลต์เตจระหว่างบอดี้และซอร์ส ( $V_{BS}$ ) เป็นศูนย์ สัญลักษณ์ในรูปที่ 2.5 (ข) คือ Enhancement PMOS เมื่อ  $V_{BS} = 0$  สัญลักษณ์ในรูปที่ 2.5 (ค) คือ Depletion NMOS เมื่อ  $V_{BS} = 0$  สัญลักษณ์ในรูปที่ 2.5 (ง) คือ Depletion PMOS เมื่อ  $V_{BS} = 0$  สัญลักษณ์ในรูปที่ 2.5 (จ) – 2.5 (ซ) แสดงสัญลักษณ์ของ NMOS และ PMOS เหมือนรูปที่ 2.5 (ก) – 2.5 (ง) แต่แตกต่างกันตรงที่  $V_{BS} \neq 0$

### 2.2.3 คุณสมบัติการทำงานของมอสทรานซิสเตอร์

การทำงานของมอสทรานซิสเตอร์เป็นลักษณะใช้ศักดาไฟฟ้าควบคุมปริมาณของกระแสสมการของมอสทรานซิสเตอร์ถูกคิดขึ้นโดย Sah [11] และ Shichman and D. Hodges [12] ดังสมการที่ 2.1 แสดงคุณสมบัติการทำงานของมอสทรานซิสเตอร์

$$I_D = \frac{K'W}{L} \left\{ (V_{GS} - V_T) - \frac{V_{DS}}{2} \right\} V_{DS} ; V_{GS} \geq V_T \quad (2.1)$$

โดยที่

- $K'$  คือ ค่าทรานสคอนดักแตนซ์ (Transconductance) มีค่าเท่ากับ  $\mu_o C_{ox}$
- $\mu_o$  คือ ค่าความคล่องของโฮลหรืออิเล็กตรอน (Surface Mobility of Carrier)
- $C_{ox}$  คือ ค่าความจุต่อพื้นที่ของเกตอ็อกไซด์ (Capacitance Per Unit Area of The Gate Oxide)
- $W$  คือ ความกว้างของช่องนำ (Channel Width)
- $L$  คือ ความยาวของช่องนำ (Channel Length)
- $V_{GS}$  คือ ความต่างศักย์ระหว่างเกตกับซอร์ส
- $V_T$  คือ แรงดันขีดเริ่ม (Threshold Voltage)
- $V_{DS}$  คือ ความต่างศักย์ระหว่างเดรนกับซอร์ส
- $I_D$  คือ กระแสเดรน

มอสทรานซิสเตอร์มีการทำงานแบ่งเป็น 3 ช่วง โดยแต่ละช่วงการทำงานขึ้นอยู่กับค่า  $V_{GS} - V_T$  ดังนี้

1. ช่วงค่า  $V_{GS} - V_T$  เป็นศูนย์หรือเป็นค่าลบ มอสทรานซิสเตอร์จะอยู่ในช่วงไม่นำกระแส (Cut off) ในช่วงไม่นำกระแสนี้ ช่องนำกระแสจะทำตัวเหมือนวงจรเปิด (Open Circuit)

$$I_D = 0 ; V_{GS} - V_T \leq 0 \quad (2.2)$$

2. ถ้า  $V_{GS} - V_T > 0$  และ  $0 < V_{DS} < V_{GS} - V_T$  แล้วมอสทรานซิสเตอร์จะอยู่ในช่วงของการนำกระแสไม่อิ่มตัว (Non-Saturation) มีสมการเป็น ดังสมการ (2.3)

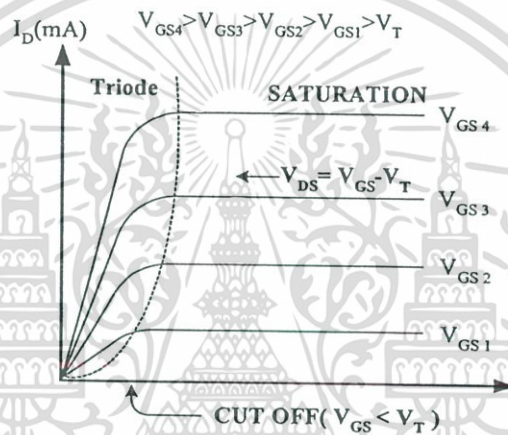
$$I_D = \frac{K'W}{L} \left\{ (V_{GS} - V_T) - \frac{V_{DS}}{2} \right\} V_{DS} \quad (2.3)$$

3. ถ้า  $V_{GS} - V_T > 0$  และ  $V_{DS} \geq V_{GS} - V_T$  แล้วมอสทรานซิสเตอร์ จะทำงานในช่วงของการนำกระแสอิ่มตัว (Saturation) มีสมการเป็น

$$I_D = K (V_{GS} - V_T)^2 \quad (2.4)$$

กำหนดให้ 
$$K = \frac{K'W}{2L}$$

คุณสมบัติทางเอพท์พูทของมอสทรานซิสเตอร์ แสดงไว้ดังรูปที่ 2.6



รูปที่ 2.6 แสดงคุณสมบัติของมอสทรานซิสเตอร์

### 2.3 การวิเคราะห์หาช่วงอินพุตปฏิบัติงาน

ช่วงอินพุตปฏิบัติงานเป็นคุณสมบัติตัวหนึ่งที่บ่งบอกถึงประสิทธิภาพของวงจร วงจรที่ดีจะต้องมีช่วงอินพุตปฏิบัติงานที่กว้าง เพื่อให้ทำให้อัตราส่วนของสัญญาณ (signal) ต่อสัญญาณรบกวน (noise) มีค่าสูง และรองรับการทำงานที่แรงดันไฟเลี้ยงต่ำได้ เนื่องจากวงจรในวิทยานิพนธ์นี้ได้ออกแบบให้ CMOS ทุกตัวทำงานในช่วงอิ่มตัว ดังนั้นช่วงอินพุตปฏิบัติงานของวงจร จึงถูกหาได้จากเงื่อนไขการทำงานในช่วงอิ่มตัวของมอสทรานซิสเตอร์คือ

$$V_{DS} \geq V_{GS} - V_T \quad (2.5)$$

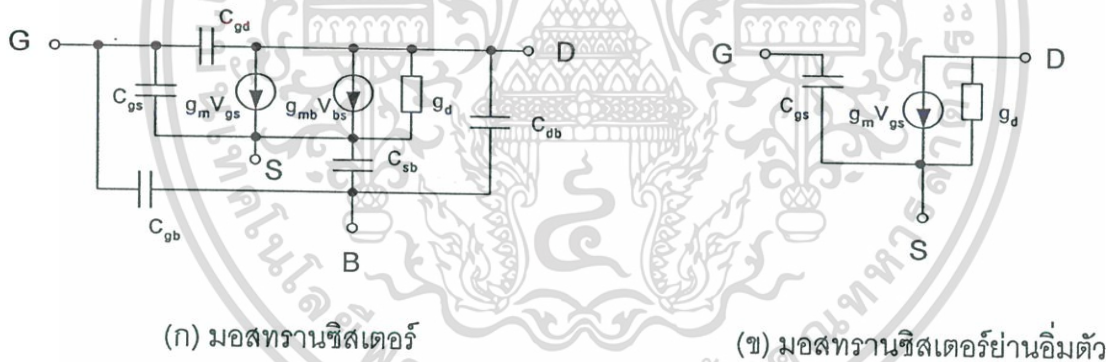
และ 
$$V_{GS} > V_T \quad (2.6)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการพิจารณาหาช่วงอินพุตปฏิบัติงานจะต้องพิจารณามอสทรานซิสเตอร์ทุกตัวด้วย  
เงื่อนไขข้างบน โดยช่วงอินพุตปฏิบัติงานจะถูกหาได้จากเงื่อนไขการทำงานช่วงอิมิต์ของ  
มอสทรานซิสเตอร์ตัวใดตัวหนึ่งหรือชุดใดชุดหนึ่งที่จะทำงานผิดช่วงการทำงานก่อนตัวอื่นหรือชุด  
อื่นในขณะที่มีการเปลี่ยนแปลงสัญญาณอินพุต  $V_x$  และ  $V_y$

## 2.4 การวิเคราะห์หาความถี่ตอบสนอง

ช่วงความถี่ตอบสนองของวงจรเป็นคุณสมบัติตัวหนึ่งที่บ่งบอกถึงประสิทธิภาพของวงจร  
โดยทั่วไปจะออกแบบวงจรให้ตอบสนองความถี่ได้สูงๆ เพื่อรองรับการทำงานในย่านความถี่สูงๆ  
และในการหาช่วงความถี่ตอบสนองจะใช้แบบจำลองขนาดเล็กของมอสทรานซิสเตอร์ซึ่งปกติจะ  
แสดงไว้ดังรูปที่ 2.7 (ก) ซึ่งในกรณีของมอสทรานซิสเตอร์ทำงานในย่านอิมิต์ จะเป็นผลให้ช่อง  
สนามไฟฟ้า (Channel) ที่ชาเดรนมีความแคบมาก ในย่านอิมิต์นี้แรงดันที่ชาเดรนที่จะมี  
ผลกระทบกับประจุไฟฟ้าที่ชาเกต และช่องสนามไฟฟ้าน้อยมาก ด้วยเหตุนี้เองอาจจะกล่าวได้ว่า  
ตัวเก็บประจุ  $C_{gd}$  จะมีค่าน้อยมากสามารถประมาณได้ว่าเท่ากับศูนย์ ส่วนตัวเก็บประจุ  $C_{db}$ ,  $C_{gb}$   
และ  $C_{sb}$  เป็นตัวเก็บประจุแอบแฝงมีค่าน้อยมาก ซึ่งแบบจำลองสัญญาณขนาดเล็กของ  
มอสทรานซิสเตอร์ในการทำงานย่านอิมิต์ จะแสดงไว้ดังรูปที่ 2.7 (ข)



รูปที่ 2.7 วงจรสมมูลของมอสทรานซิสเตอร์

ในการหาค่าความถี่ตอบสนองจะกระทำโดยการแทนมอสทรานซิสเตอร์ ด้วยแบบจำลอง  
รูปที่ 2.7 (ข) ในวงจรที่ต้องการหาความถี่ตอบสนองและหาค่าฟังก์ชันถ่ายโอน (transfer function)  
ต่อจากนั้นพิจารณาหา โพลเด่น (Dominant Pole) ของวงจร โดยโพลเด่นของวงจรจะเป็น  
ตัวกำหนดความถี่ตอบสนองของวงจร

ในบางกรณีอาจไม่มีโพลเด่นหรืออาจมีผลกระทบบของซีโร (Zero) ซึ่งกรณีนี้ใช้วิธีประมาณค่าด้วย โบทไดอะแกรม (Bode diagram) [13] และใช้โปรแกรม MATLAB เพื่อหาค่าความถี่ตอบสนองของวงจร

## 2.5 การวิเคราะห์หาความผิดพลาดต่างๆของวงจร

การวิเคราะห์วงจรโดยทั่วไป ใช้คุณสมบัติของมอสทรานซิสเตอร์ในรูปกฎกำลังสองแต่ในความเป็นจริงจะมีค่าความไม่เป็นอุดมคติของมอสทรานซิสเตอร์(second-order effect) ต่างๆเกิดขึ้น เช่น ผลของขาบอดี้ (body effect), การมอดูเลตของความยาวช่องกระแส (channel-length modulation), ผลการลดทอนความคล่องตัวของพาหะ (mobility reduction) และ ผลความไม่สมพงษ์ของอุปกรณ์ (Component mismatch) เป็นต้น ซึ่งค่าต่างๆเหล่านี้จะทำให้ประสิทธิภาพของวงจรลดลง โดยผลของขาบอดี้ จะไม่เกิดขึ้น เนื่องจากมอสทรานซิสเตอร์ทุกตัวต่อขาซอร์สกับขาซัพสเทรทเข้าด้วยกัน และผลของการปรับแปลงของความยาวช่องกระแส (channel-length modulation) สามารถทำให้ดีขึ้นโดยการใช้ long channel-length หรือใช้วงจรสะท้อนกระแสแบบ Cascode ดังนั้นในวิทยานิพนธ์นี้จะพิจารณาเฉพาะการลดทอนความคล่องตัวของพาหะ (mobility reduction) และความไม่สมพงษ์ของอุปกรณ์ (Component mismatch) เท่านั้น

### 2.5.1 การลดทอนความคล่องตัวของพาหะ (mobility reduction)

ลักษณะสมบัติ I-V ของมอสทรานซิสเตอร์ [14] ที่คิดการลดทอนความคล่องตัวของมอสทรานซิสเตอร์คือ

$$I_D = \frac{K(V_{GS} - V_T)^2}{1 + \theta(V_{GS} - V_T)} \quad (2.7)$$

เมื่อ  $\theta$  เป็นค่า mobility reduction parameter ซึ่งมีค่าประมาณ  $0.001 \sim 0.1 \text{ V}^{-1}$  และใช้ Taylor Series สมการ (2.7) สามารถเขียนได้ใหม่เป็น

$$I_D = K(V_{GS} - V_T)^2 [1 - \theta(V_{GS} - V_T) + \theta^2(V_{GS} - V_T)^2 - \dots] \quad (2.8)$$

การวิเคราะห์ที่  $\theta$  มีกำลังเป็นหนึ่งหรือสองเท่านั้นที่ถูกต้อง ส่วน  $\theta$  ที่มีกำลังสูงกว่าถูกละเลยเพราะค่าดังกล่าวนั้นจะส่งผลน้อยมาก

ในการวิเคราะห์ผลของ mobility reduction จะทำโดยแทนสมการ (2.4) ด้วยสมการ (2.7) หรือ (2.8) ในวงจรต่างๆที่ต้องการวิเคราะห์

### 2.5.2 ความไม่สมพงษ์ของอุปกรณ์ (Component mismatch)

ในการวิเคราะห์ความไม่สมพงษ์ของอุปกรณ์จะคิดเฉพาะ transconductance parameter (K) เท่านั้นโดยจะสมมุติวงจรที่จะวิเคราะห์เป็น 2 ชุด โดยชุดแรกให้มี transconductance parameter เป็น  $K + \frac{\Delta K}{2}$  และชุดที่สองให้มี transconductance parameter เป็น  $K - \frac{\Delta K}{2}$  ซึ่งการวิเคราะห์ด้วยวิธีดังกล่าวนี้จะทำตามเอกสารอ้างอิง [15]

### 2.5.3 ความผิดเพี้ยนทางฮาร์โมนิก (Harmonic distortion)

ในการวิเคราะห์ความผิดเพี้ยนทางฮาร์โมนิกในวิทยานิพนธ์นี้ใช้มาตรฐาน IEEE Std 519 [16] ซึ่งนิยามไว้ดังนี้

$$THD_V = \sqrt{\frac{\sum_{n=2}^{\alpha} V_n^2}{V_1^2}} \times 100\% \quad (2.9)$$

$$THD_I = \sqrt{\frac{\sum_{n=2}^{\alpha} I_n^2}{I_1^2}} \times 100\% \quad (2.10)$$

โดยที่  $V_1$  และ  $I_1$  คือแรงดันและกระแสของความถี่หลัก ส่วน  $V_n$  และ  $I_n$  คือแรงดันและกระแสของฮาร์โมนิกลำดับที่  $n$  เมื่อ  $n$  คือจำนวนเต็มบวก (ลำดับของฮาร์โมนิก) สำหรับในวิทยานิพนธ์นี้จะคิดค่า THD ถึง  $n$  ลำดับที่ 9

## 2.6 สรุป

ในบทนี้ได้ปูพื้นฐานความรู้เรื่องเทคโนโลยีวงจรรวมแบบ CMOS การทำงานของมอสทรานซิสเตอร์และได้แสดงถึงวิธีการต่างๆที่ใช้วิเคราะห์หาประสิทธิภาพต่างๆของวงจรคุณลักษณะ เช่น ช่วงอินพุตปฏิบัติงาน ความถี่ตอบสนองของวงจร และความผิดพลาดต่างๆของวงจร ซึ่งความรู้ต่างๆ เหล่านี้จะนำไปใช้ในบทที่ 3-5 และภาคผนวกต่อไป

### บทที่ 3

## วงจรรูณสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 1

### 3.1 บทนำ

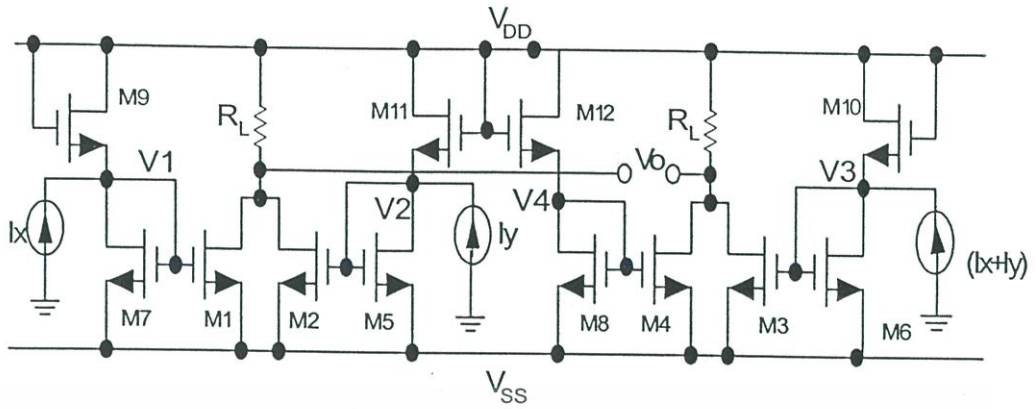
วงจรรูณสัญญาณเป็นวงจรมีการนำไปประยุกต์ใช้งานอย่างกว้างขวางทั้งในระบบโทรคมนาคม ระบบเครื่องมือวัด และระบบการประมวลผลสัญญาณอนาลอก ในอดีตจนถึงปัจจุบันการออกแบบวงจรรูณสัญญาณ แต่เดิมใช้ทรานซิสเตอร์ในการออกแบบ [17-18] ซึ่งต่อมาเทคโนโลยีทางการออกแบบวงจรรูณสัญญาณใช้ทรานซิสเตอร์ก้าวหน้าและหันมาใช้มอสทรานซิสเตอร์ในการออกแบบ [1-9,19-24] ซึ่งมอสทรานซิสเตอร์ที่ใช้ในการออกแบบนั้นส่วนใหญ่ต้องการแรงดันไฟเลี้ยงที่สูง แต่วงจรรูณสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำส่วนใหญ่ [4-7] ทำงานโดยใช้แหล่งจ่ายไฟคู่ และวงจรรูณสัญญาณทำหน้าที่ได้เพียงหน้าที่เดียว มีวงจรรูณสัญญาณเพียงไม่กี่วงจรรูณสัญญาณ [8-9] เท่านั้นที่สามารถทำงานได้ทั้งกับแหล่งจ่ายไฟเดี่ยวหรือแหล่งจ่ายไฟคู่ ดังนั้นจึงได้ศึกษาวิจัย และนำเสนอวิทยานิพนธ์นี้โดยมีการออกแบบวงจรรูณสัญญาณไว้ 3 แบบ เพื่อแก้ไขปัญหาดังกล่าว โดยในบทนี้เป็น การนำเสนอวงจรรูณสัญญาณแบบที่ 1 เพื่อแก้ไขปัญหาการใช้แรงดันไฟเลี้ยงที่สูง ซึ่งวงจรรูณสัญญาณดังกล่าวทำงานโดยใช้แรงดันไฟเลี้ยงต่ำ วงจรรูณสัญญาณทำงานในโหมดกระแส และขนาดความกว้างและความยาว แชนแนลของมอสทรานซิสเตอร์มีขนาดเท่ากันทุกตัว ส่วนวงจรรูณสัญญาณแบบที่ 2 และ 3 จะถูกแสดงในบทถัดไป

### 3.2 หลักการทำงาน

วงจรรูณสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 1 ประกอบด้วย วงจรรูณสัญญาณกระแสแบบพื้นฐานที่ใช้เทคนิคผลต่างกำลังสอง [21, 25-26] (square difference) 1 วงจรรูณสัญญาณ และวงจรรูณสัญญาณคัตลอกสัญญาณกระแส 1 วงจรรูณสัญญาณ ซึ่งแสดงรายละเอียดได้ดังนี้

#### 3.2.1 วงจรรูณสัญญาณกระแสแบบผลต่างกำลังสอง (Square Difference)

หลักการของวงจรรูณสัญญาณกระแสแบบพื้นฐานถูกแสดงโดยอาศัยสมการคณิตศาสตร์คือ  $[(I_x + I_y)^2 - I_x^2 - I_y^2] = 2I_x I_y$  และจากสมการดังกล่าวสามารถสร้างขึ้นเป็นวงจรรูณสัญญาณโดยอาศัยคุณสมบัติความเป็นกำลังสองของ CMOS ดังแสดงในรูปที่ 3.1



รูปที่ 3.1 วงจรคูณสัญญาณกระแสแบบผลต่างกำลังสอง

วงจรคูณสัญญาณกระแสแบบผลต่างกำลังสองประกอบด้วยวงจรคูณหลัก 1 วงจรและวงจรแปลงกระแสเป็นแรงดันแบบเชิงเส้น 3 วงจร เพื่อให้จ่ายต่อการคำนวณจึงได้กำหนดโหนดแรงดันต่างๆ ในรูปที่ 3.1 ดังนี้คือ  $V_1, V_2, V_3$  และ  $V_4$  โดยที่การแปลงสัญญาณกระแส  $I_x$  เป็นแรงดัน  $V_1$  ถูกกระทำโดยใช้มอสทรานซิสเตอร์ M7 และ M9 ซึ่งมีความสัมพันธ์ของกระแสเดรนกับกระแส  $I_x$  ดังนี้

$$I_x = I_{D7} - I_{D9} \quad (3.1)$$

เมื่อใช้สมการ (2.4) และกำหนดให้ใช้  $V_{DD} = -V_{SS}$  จะได้

$$V_1 = \frac{I_x}{4K(V_{DD} - V_T)} \quad (3.2)$$

ในทำนองเดียวกัน การแปลงสัญญาณกระแส  $I_y$  เป็นแรงดัน  $V_2$  ถูกกระทำโดยใช้มอสทรานซิสเตอร์ M5 และ M11 ซึ่งมีความสัมพันธ์ดังนี้

$$V_2 = \frac{I_y}{4K(V_{DD} - V_T)} \quad (3.3)$$

การแปลงสัญญาณ ( $I_X + I_Y$ ) เป็นแรงดัน  $V_3$  ถูกกระทำโดยใช้มอสทรานซิสเตอร์ M6 และ M10 ซึ่งมีความสัมพันธ์ดังนี้

$$V_3 = \frac{(I_X + I_Y)}{4K(V_{DD} - V_T)} \quad (3.4)$$

และมอสทรานซิสเตอร์ M8 และ M12 ต่อเป็นวงจรแบ่งแรงดัน ซึ่งจะได้

$$V_4 = 0; V_{DD} = -V_{SS} \quad (3.5)$$

และสามารถหากระแสเดรนของ CMOS M1-M4 ซึ่งต่อเป็นวงจรคูณหลักได้ดังนี้

$$I_{D1} = K(V_1 - V_{SS} - V_T)^2 \quad (3.6)$$

$$I_{D2} = K(V_2 - V_{SS} - V_T)^2 \quad (3.7)$$

$$I_{D3} = K(V_3 - V_{SS} - V_T)^2 \quad (3.8)$$

$$I_{D4} = K(V_4 - V_{SS} - V_T)^2 \quad (3.9)$$

เมื่อแทนสมการ (3.2)-(3.5) ในสมการ (3.6)-(3.9) จะสามารถเขียนสมการกระแสเดรนของ CMOS M1-M4 ได้ใหม่ดังนี้

$$I_{D1} = K\left(\frac{I_X}{4K(V_{DD} - V_T)} - V_{SS} - V_T\right)^2 \quad (3.10)$$

$$I_{D2} = K\left(\frac{I_Y}{4K(V_{DD} - V_T)} - V_{SS} - V_T\right)^2 \quad (3.11)$$

$$I_{D3} = K\left(\frac{(I_X + I_Y)}{4K(V_{DD} - V_T)} - V_{SS} - V_T\right)^2 \quad (3.12)$$

$$I_{D4} = K(-V_{SS} - V_T)^2 \quad (3.13)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรงดันเอาต์พุทของวงจรคุณสมารถถูกกำหนดและแสดงได้ดังนี้

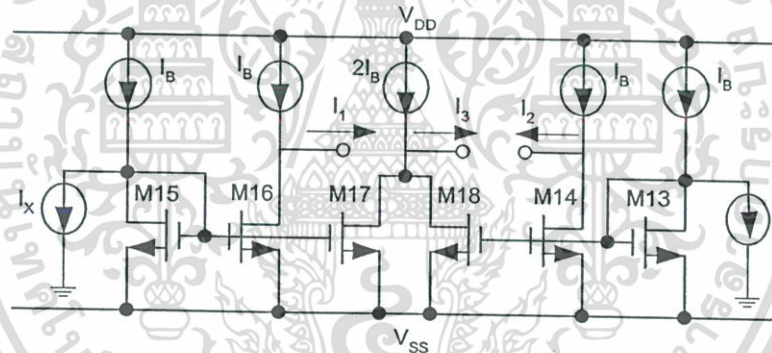
$$V_o = [(I_{D1} + I_{D2}) - (I_{D3} + I_{D4})]R_L \quad (3.14)$$

$$V_o = \frac{-I_x I_y R_L}{(8K(V_{DD} - V_T)^2)} \quad (3.15)$$

จากสมการ (3.15) จะเห็นว่าแรงดันเอาต์พุทเป็นผลคูณของกระแส  $I_x$  และ  $I_y$

### 3.2.2 วงจรคัตลอกสัญญาณกระแส

โดยทั่วไปสัญญาณอินพุทของวงจรคุณมี 2 สัญญาณคือ  $I_x$  และ  $I_y$  แต่เมื่อพิจารณา วงจรรูปที่ 3.1 จะเห็นว่า วงจรดังกล่าวต้องการสัญญาณ  $(I_x + I_y)$  ดังนั้นจึงต้องเพิ่มวงจรสร้างสัญญาณดังกล่าวโดยใช้วงจรคัตลอกสัญญาณดังนี้



รูปที่ 3.2 วงจรคัตลอกสัญญาณกระแส

วงจรคัตลอกสัญญาณกระแสดังรูปที่ 3.2 ประกอบด้วยวงจรสะท้อนกระแสแบบ 2 เอาต์พุท จำนวน 2 วงจร โดยสัญญาณอินพุทของวงจรคัตลอกกระแสคือ  $I_x$  และ  $I_y$  ส่วนสัญญาณเอาต์พุทของวงจรคัตลอกกระแส คือ  $I_1, I_2$  และ  $I_3$

เมื่อพิจารณาที่  $M_{15}$  และ  $M_{16}$  จากวงจรในรูปที่ 3.2 จะได้ว่า

$$I_{D15} = I_B - I_x \quad (3.16)$$

$$I_{D16} = I_B - I_1 \quad (3.17)$$

และจากรูปที่ 3.2 จะเห็นได้ว่า  $I_{D15} = I_{D16} = I_{D17}$  ดังนั้นสมการ (3.16) จึงมีค่าเท่ากับสมการ (3.17) ซึ่งจะได้ความสัมพันธ์ของสมการทั้งสองดังนี้

$$I_1 = I_X \quad (3.18)$$

เมื่อพิจารณาที่  $M_{13}$  และ  $M_{14}$  จากวงจรในรูปที่ 3.2 จะได้ว่า

$$I_{D13} = I_B - I_Y \quad (3.19)$$

$$I_{D14} = I_B - I_2 \quad (3.20)$$

และจากรูปที่ 3.2 จะเห็นได้ว่า  $I_{D13} = I_{D14} = I_{D18}$  ดังนั้นสมการ (3.19) จึงมีค่าเท่ากับสมการ (3.20) ซึ่งจะได้ความสัมพันธ์ของสมการทั้งสองดังนี้

$$I_2 = I_Y \quad (3.21)$$

เมื่อพิจารณาที่  $M_{17}$  และ  $M_{18}$  จากวงจรในรูปที่ 3.2 จะได้ว่า

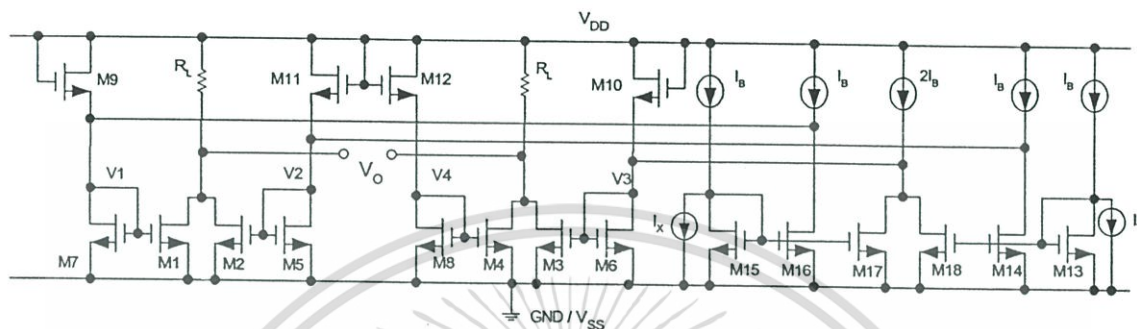
$$I_{D17} + I_{D18} = 2I_B - I_3 \quad (3.22)$$

และเมื่อนำสมการ (3.16) ถึง (3.21) และความสัมพันธ์ดังกล่าวแทนในสมการ (3.22) จะได้

$$I_3 = I_X + I_Y \quad (3.23)$$

### 3.2.3 วงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 1 ที่สมบูรณ์

เมื่อนำวงจรรูปที่ 3.1 และรูปที่ 3.2 มารวมกันโดยนำเอาที่พู่ทของวงจรรูปที่ 3.2 ต่อเข้ากับอินพุทของวงจรรูปที่ 3.1 จะทำให้ได้วงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 1 ที่สมบูรณ์ ดังแสดงในรูปที่ 3.3



รูปที่ 3.3 วงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 1 ที่สมบูรณ์

โดยสมการเอาท์พู่ทของวงจรรูปที่ 3.3 สามารถหาได้ทำนองเดียวกับสมการ (3.15) คือ

$$V_O = \frac{-I_X I_Y R_L}{(8K(V_{DD} - V_T)^2)} \quad (3.24)$$

สังเกตว่าวงจรรูปที่ 3.3 สามารถทำงานได้ทั้งแหล่งจ่ายไฟเลี้ยงเดี่ยว ( $V_{DD}$ -GND) และแหล่งจ่ายไฟเลี้ยงคู่ ( $V_{DD}$ -GND, GND- $V_{SS}$ )

### 3.2.4 ช่วงอินพุทปฏิบัติงาน

ช่วงอินพุทปฏิบัติงานของวงจรรูปที่ 3.3 สามารถหาได้จากเงื่อนไขการทำงานในช่วงอิมิตัวของมอสทรานซิสเตอร์  $M_3$ ,  $M_6$ ,  $M_{10}$  และเมื่อกำหนดให้วงจรทำงานภายใต้แหล่งจ่ายไฟเลี้ยงเดี่ยวจะได้เงื่อนไขดังนี้คือ

$$|I_X + I_Y| < K(V_{DD} - 2V_T)^2 \quad (3.25)$$

และสามารถหาได้จากเงื่อนไขการทำงานในช่วงอิมิตัวของมอสทรานซิสเตอร์  $M_{17}$ ,  $M_{18}$  ดังนี้คือ

$$\frac{2I_X + I_Y}{2K(V_{DD} - 2V_T)} \geq 3.5 - V_{DD} - V_T \quad (3.26)$$

และ

$$\frac{I_X + 2I_Y}{2K(V_{DD} - 2V_T)} \geq 3.5 - V_{DD} - V_T \quad (3.27)$$

จากสมการ (3.25), (3.26), และ (3.27) แสดงให้เห็นว่าช่วงอินพุตปฏิบัติงานขึ้นอยู่กับค่า  $K$ ,  $V_{DD}$ , และ  $V_T$

### 3.3 ความถี่ตอบสนองของวงจร

เมื่อพิจารณารูปที่ 3.3 จะพบว่าที่อินพุต  $I_X$  และ  $I_Y$  มีความสมมาตรกัน ทำให้ค่าความถี่ตอบสนองที่อินพุตแต่ละด้านมีค่าเท่ากัน ดังนั้นในการวิเคราะห์หาความถี่ตอบสนองจะพิจารณาเพียงอินพุตเดียวเท่านั้น โดยกำหนดให้  $I_X = I_{AC}$  และ  $I_Y = I_{DC}$  โดยสามารถหาค่าทรานเฟอร์ฟังก์ชันของวงจรซึ่งถูกแสดงรายละเอียดไว้ในภาคผนวก ก.1 ได้ดังนี้

$$\frac{V_o}{I_i} = \frac{1}{R_L} \left[ \frac{[3Cg_{m3}g_{m17} - 3Cg_{m1}g_{m16}]s + [(g_{m7} + g_{m9})(g_{m3}g_{m17}) - (g_{m6} + g_{m10})(g_{m1}g_{m16})]}{(3Cs + g_{m15})(3Cs + g_{m7} + g_{m9})(3Cs + g_{m6} + g_{m10})} \right] \quad (3.28)$$

และจากการแทนค่า  $R_L$ ,  $g_m$  และ  $C_{gs}$  ต่างๆ จากตารางที่ ก.1 ในสมการ (3.28) จะได้

$$\frac{V_o}{I_i} = \frac{10^{10}(s + 225 \times 10^6)}{(s + 164 \times 10^6)(s + 198 \times 10^6)(s + 198 \times 10^6)} \quad (3.29)$$

จากสมการ (3.29) พบว่าทั้งโพลและซีโร มีค่าใกล้เคียงกันมากจนทำให้ไม่สามารถประมาณค่าได้จากโพลเด่น ดังนั้นจึงต้องใช้ฟังก์ชัน Bode Diagram ที่มีอยู่ในโปรแกรม MATLAB มาช่วยในการวิเคราะห์ ซึ่งได้ค่าเท่ากับ 17.1 MHz และจากผลการเลียนแบบการทำงาน (simulation) ด้วย PSpice ได้ค่าเท่ากับ 18.1 MHz ซึ่งจะเห็นว่ามีค่าใกล้เคียงกัน

### 3.4 การวิเคราะห์หาประสิทธิภาพของวงจร

การหาประสิทธิภาพของวงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 1 จะพิจารณาเฉพาะผลของการลดทอนความคล่องตัวของพาหะและผลของความไม่สมพงษ์ของอุปกรณ์เท่านั้น

#### 3.4.1 การลดทอนความคล่องตัวของพาหะ

การลดทอนความคล่องตัวของพาหะในวงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 1 ถูกแสดงรายละเอียดไว้ในภาคผนวก ก.2 ซึ่งจะได้แรงดันเอาต์พุตดังนี้คือ

$$V_o = \frac{-2KR_L I_x I_y}{A^2} + \frac{3\theta KR_L}{A^3} [I_x^2 I_y + I_x I_y^2 + 2ABI_x I_y] - \frac{2\theta^2 KR_L}{A^4} [2I_x^3 I_y + 2I_x I_y^3 + 3I_x^2 I_y^2 - 6ABI_x^2 I_y - 6ABI_x I_y^2 + 6A^2 B^2 I_x I_y] \quad (3.30)$$

เมื่อกำหนดให้

$$A = 4K(V_{DD} - V_T) \text{ และ } B = V_{SS} + V_T$$

จากสมการ (3.30) แสดงให้เห็นว่าการลดทอนความคล่องตัวของพาหะจะส่งผลต่อความผิดเพี้ยนในฮาร์โมนิกที่ 2 และ 3 ซึ่งผลที่ได้นี้สอดคล้องกับผลการเลียนแบบการทำงาน (simulation) ด้วยโปรแกรม PSpice

#### 3.4.2 ความไม่สมพงษ์ของอุปกรณ์

การพิจารณาความไม่สมพงษ์ของ Transconductance parameter ในวงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 1 ถูกแสดงรายละเอียดไว้ในภาคผนวก ก.3 ซึ่งจะได้แรงดันเอาต์พุตดังนี้คือ

$$V_o = \frac{-2KR_L I_x I_y}{A^2} - \frac{\Delta KR_L}{A^2} [2ABI_x + 2ABI_y - I_x^2 - I_y^2 - I_x I_y - 2A^2 B^2] \quad (3.31)$$

จากสมการ (3.31) แสดงว่าความไม่สมพงษ์ของ Transconductance parameter จะส่งผลต่อระดับแรงดันดีซี และความเพี้ยนในฮาร์โมนิกที่สอง

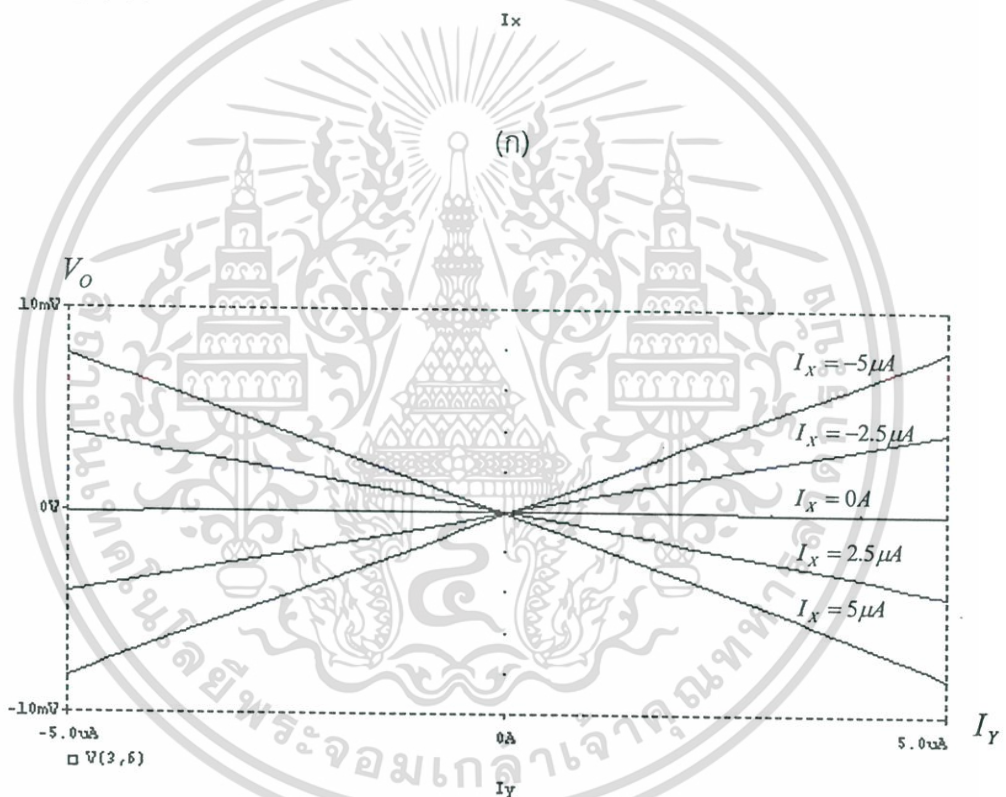
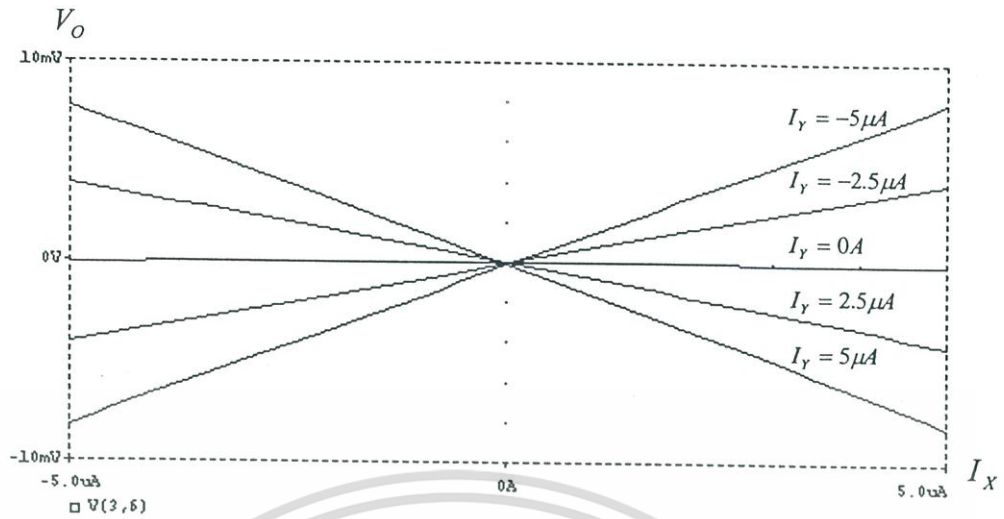
### 3.5 ผลการทดสอบ

เพื่อหาค่าประสิทธิภาพการทำงานของวงจรมัลติพลายเออร์ที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 1 ได้นำวงจรดังกล่าวมาทดสอบด้วยโปรแกรม PSpice ในการทดสอบ ใช้โมเดลทรานซิสเตอร์ของ European Silicon Structure ในแบบ Worst Case, Level 2 ที่ขนาด W/L ของ NMOS คือ  $10\mu\text{m}/10\mu\text{m}$  โดยใช้ไฟเลี้ยง  $V_{\text{DD}} = 3\text{V}$ ,  $I_{\text{B}} = 15\mu\text{A}$ ,  $R_{\text{L}} = 10\text{k}\Omega$

ผลการทดสอบคุณสมบัติทาง DC Transfer ด้วยการป้อนอินพุต  $I_x$  แปรค่าจาก  $-5\mu\text{A}$  ถึง  $5\mu\text{A}$  และอินพุต  $I_y$  แปรค่าจาก  $-5\mu\text{A}$  ถึง  $5\mu\text{A}$  สลับละ  $2.5\mu\text{A}$  ถูกแสดงในรูปที่ 3.4 (ก) และการป้อนอินพุต  $I_y$  แปรค่าจาก  $-5\mu\text{A}$  ถึง  $5\mu\text{A}$  และอินพุต  $I_x$  แปรค่าจาก  $-5\mu\text{A}$  ถึง  $5\mu\text{A}$  สลับละ  $2.5\mu\text{A}$  ถูกแสดงในรูปที่ 3.4 (ข) จากรูปที่ 3.4 แสดงให้เห็นว่าเอาต์พุตของวงจรมีความเป็นเชิงเส้นดี และไม่มีแรงดันเอาต์พุต offset

ผลการทดสอบทางความถี่ตอบสนองด้วยการป้อนอินพุต  $I_x$  เป็นสัญญาณไซน์ ขนาด  $5\mu\text{A}$  ปรับความถี่จาก  $10\text{Hz}$  ถึง  $100\text{MHz}$  และอินพุต  $I_y$  เป็นสัญญาณไฟตรงขนาด  $5\mu\text{A}$  ถูกแสดงในรูปที่ 3.5 (ก) การป้อนอินพุต  $I_y$  เป็นสัญญาณไซน์ ขนาด  $5\mu\text{A}$  ปรับความถี่จาก  $10\text{Hz}$  ถึง  $100\text{MHz}$  และอินพุต  $I_x$  เป็นสัญญาณไฟตรงขนาด  $5\mu\text{A}$  ถูกแสดงในรูปที่ 3.5 (ข) จากรูปที่ 3.5 แสดงให้เห็นว่าที่อินพุต  $I_x$  และ  $I_y$  มีความถี่ตอบสนองเท่ากันและมีค่าประมาณ  $18\text{MHz}$  ซึ่งสอดคล้องกับการวิเคราะห์ทางทฤษฎี

ผลการวัดความผิดเพี้ยนทางฮาร์โมนิครวม ถูกทดสอบโดย การป้อนอินพุต  $I_x$  เป็นสัญญาณไซน์ ขนาด  $5\mu\text{A}$  ความถี่  $100\text{kHz}$  และอินพุต  $I_y$  เป็นสัญญาณไฟตรงขนาด  $5\mu\text{A}$  ถูกแสดงในรูปที่ 3.6 (ก) ซึ่งวัดความผิดเพี้ยนทางฮาร์โมนิครวมได้  $0.18\%$  โดยการป้อนอินพุต  $I_y$  เป็นสัญญาณไซน์ ขนาด  $5\mu\text{A}$  ความถี่  $100\text{kHz}$  และอินพุต  $I_x$  เป็นสัญญาณไฟตรงขนาด  $5\mu\text{A}$  ถูกแสดงในรูปที่ 3.6 (ข) ซึ่งวัดความผิดเพี้ยนทางฮาร์โมนิครวมได้  $0.18\%$



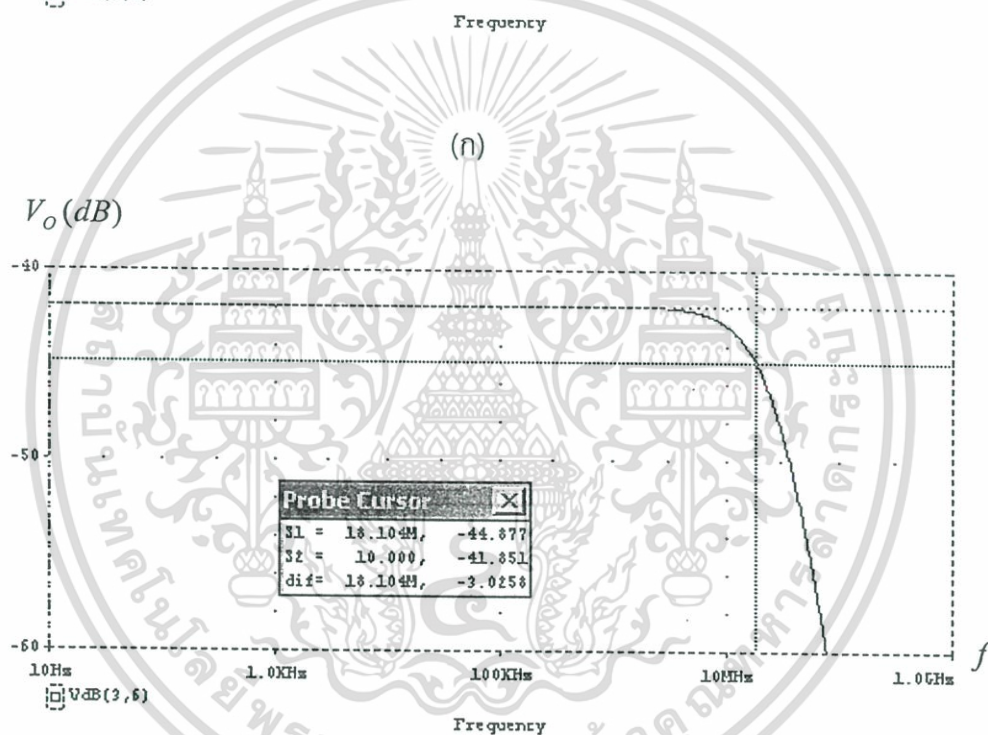
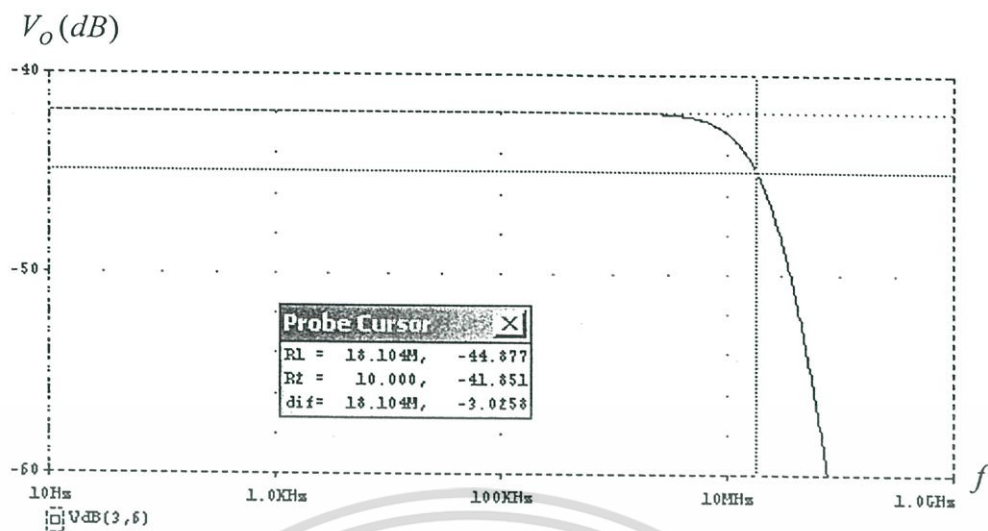
(ข)

รูปที่ 3.4 ผลของคุณสมบัติทางไฟตรง (DC Transfer Characteristic)

(ก)  $I_x$  กับ  $V_o$  ขณะ  $I_y$  แปรค่าจาก  $-5\mu\text{A}$  ถึง  $5\mu\text{A}$  สตีปละ  $2.5\mu\text{A}$

(ข)  $I_y$  กับ  $V_o$  ขณะ  $I_x$  แปรค่าจาก  $-5\mu\text{A}$  ถึง  $5\mu\text{A}$  สตีปละ  $2.5\mu\text{A}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

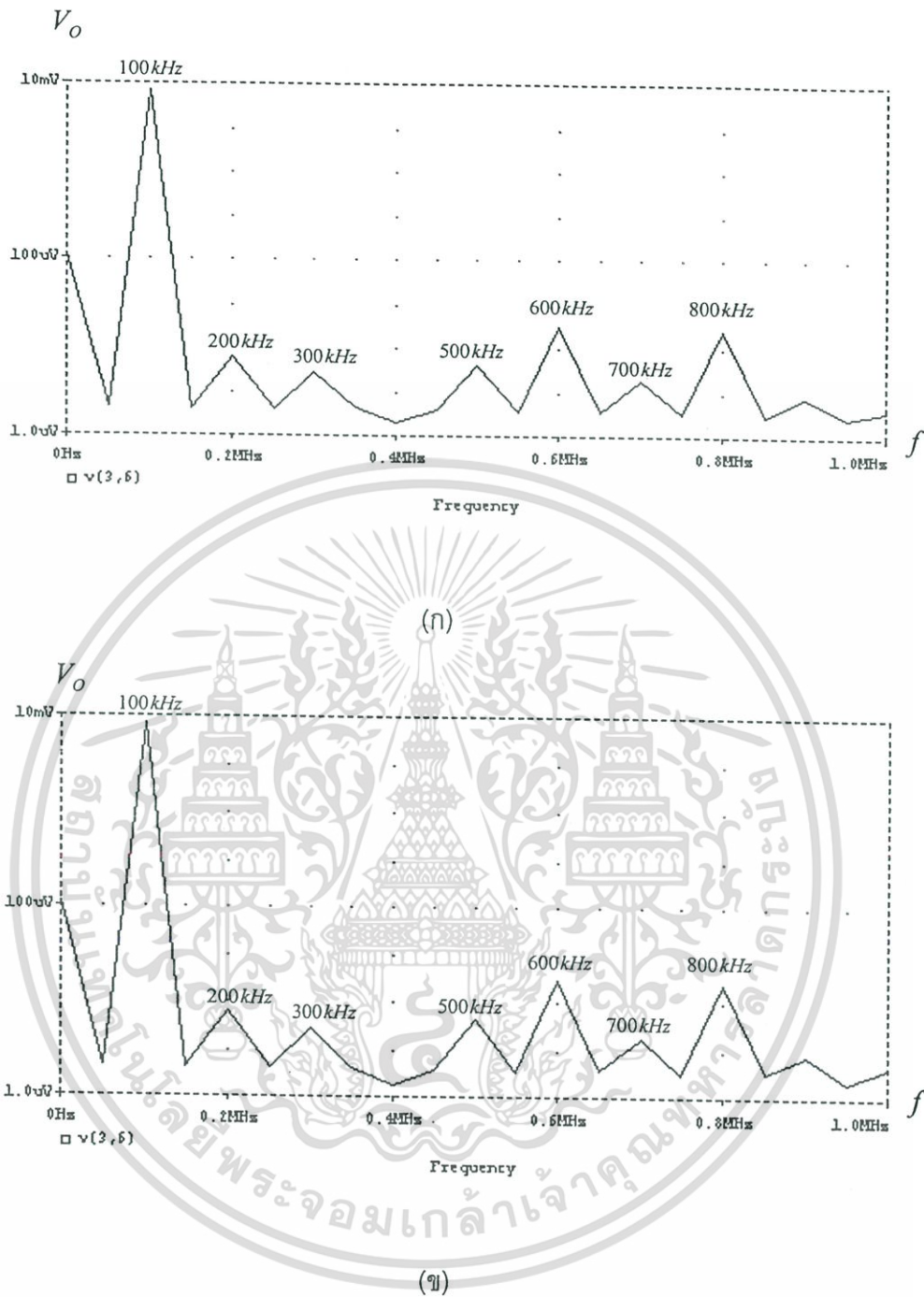


(ข)

รูปที่ 3.5 ผลของความถี่ตอบสนอง

(ก) เมื่อ  $I_x = 5\mu A \sin \omega t$  และ  $I_y = 5\mu A$ (ข) เมื่อ  $I_y = 5\mu A \sin \omega t$  และ  $I_x = 5\mu A$ 

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 ผลความผิดเพี้ยนทางฮาร์โมนิกที่ความถี่ต่างๆ

(ก) เมื่อ  $I_x = 5 \mu\text{A} \sin 200k\pi t$  และ  $I_y = 5 \mu\text{A}$

(ข) เมื่อ  $I_y = 5 \mu\text{A} \sin 200k\pi t$  และ  $I_x = 5 \mu\text{A}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.6 สรุป

วงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 1 ที่นำเสนอประกอบไปด้วย วงจรคุณลักษณะกระแสแบบพื้นฐานที่ใช้เทคนิคผลต่างกำลังสอง (square difference) และวงจรคัดลอกคุณลักษณะกระแส จากโครงสร้างที่ออกแบบไว้อย่างดีของวงจรถูกกล่าว ทำให้วงจรมีจุดเด่นดังนี้คือ

1. ใช้แรงดันไฟเลี้ยงต่ำ และสามารถทำงานได้ทั้งกับแหล่งจ่ายไฟเลี้ยงเดี่ยวหรือไฟเลี้ยงคู่
2. มีความผิดเพี้ยนรวม (Total Harmonic Distortion : THD) ต่ำ
3. ใช้ทรานซิสเตอร์ที่มีขนาด W/L เท่ากันหมดทุกตัว
4. วงจรทำงานในโหมดกระแส

และถึงแม้ว่าวงจรถูกนำเสนอจะมีข้อดีหลายประการ แต่ก็ยังมีข้อด้อยคือใช้จำนวนของทรานซิสเตอร์มากพอสมควร และต้องใช้แหล่งจ่ายกระแส ผลการทดสอบด้วยโปรแกรม PSpice ที่แรงดันไฟเลี้ยง  $V_{DD} = 3V$  พบว่าวงจรมีความผิดเพี้ยนรวม (THD) = 0.18 % ที่อินพุต 5  $\mu A$  ความถี่ตอบสนอง ( $f_{3dB}$ ) = 18.1 MHz และเมื่อเปรียบเทียบผลที่ได้จากการทดสอบดังกล่าวกับการวิเคราะห์ทางทฤษฎี ปรากฏว่าให้ผลที่สอดคล้องกัน วงจรที่นำเสนอนี้คาดหวังที่จะนำไปใช้งานด้านการประมวลผลสัญญาณทางอนาล็อก ที่วงจรทำงานภายใต้แรงดันไฟเลี้ยงต่ำ และต้องการความแม่นยำสูง

## บทที่ 4

# วงจรรkundสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 2

### 4.1 บทนำ

วงจรรkundสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำส่วนใหญ่ [4-7] นั้น จะใช้วงจร 1 วงจรทำงานได้เพียงหน้าที่เดียวเท่านั้น ซึ่งรวมถึงวงจรรkundในบทที่ 3 ด้วย โดยจะเห็นว่าในวงจรรkundสัญญาณแบบที่ 1 จะใช้จำนวน CMOS 18 ตัว แหล่งจ่ายกระแส 5 ตัว และตัวต้านทาน 2 ตัว ซึ่งอุปกรณ์ดังกล่าวนี้ สามารถถูกลดลงได้เมื่อออกแบบวงจรให้มีประสิทธิภาพดี โดยการออกแบบให้วงจร 1 วงจรสามารถทำงานได้ 2 หน้าที่ หรือให้อาท์พุท 2 เอาท์พุท ดังนั้นจึงได้ศึกษาวิจัย และนำเสนอวิทยานิพนธ์นี้เพื่อแก้ไขปัญหาดังกล่าว โดยในบทนี้เป็นการนำเสนอวงจรรkundสัญญาณแบบที่ 2 ซึ่งวงจรทำงานโดยใช้แรงดันไฟเลี้ยงต่ำ ทำงานในโหมดกระแส และได้ออกแบบให้วงจร 1 วงจรสามารถทำงานได้สองหน้าที่ในเวลาเดียวกัน ทำให้วงจรรkundสัญญาณในแบบที่ 2 นี้สามารถประหยัดจำนวนอุปกรณ์ลงไปได้เมื่อเปรียบเทียบกับวงจรรkundสัญญาณในแบบที่ 1 ส่วนหลักการทำงาน การวิเคราะห์ประสิทธิภาพต่างๆ และผลการทดสอบของวงจรรkundแบบที่ 2 จะถูกแสดงในหัวข้อถัดไป

### 4.2 หลักการทำงาน

วงจรรkundสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 2 ประกอบด้วย วงจรคัตลอกสัญญาณกระแส 1 วงจร และวงจรรkundกำลังสองสัญญาณกระแส 1 วงจร ซึ่งแสดงรายละเอียดได้ดังนี้

#### 4.2.1 วงจรคัตลอกสัญญาณกระแส

หลักการของวงจรคัตลอกสัญญาณกระแสที่นำเสนอนี้ จะอาศัยวงจรและหลักการพื้นฐานเดียวกับวงจรรkundสัญญาณในแบบที่ 1 ซึ่งสามารถถูกแสดงโดยอาศัยสมการคณิตศาสตร์คือ

$$2I_x I_y = [(I_x + I_y)^2 - I_x^2 - I_y^2]$$

หรือจากสมการ (3.10) – (3.15) จะได้

$$2I_x I_y = \left[ K \left( \frac{I_x + I_y}{4K(V_{DD} - V_T)} - V_{SS} - V_T \right)^2 + K(-V_{SS} - V_T)^2 \right] - \left[ K \left( \frac{I_x}{4K(V_{DD} - V_T)} - V_{SS} - V_T \right)^2 + K \left( \frac{I_y}{4K(V_{DD} - V_T)} - V_{SS} - V_T \right)^2 \right] \quad (4.1)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

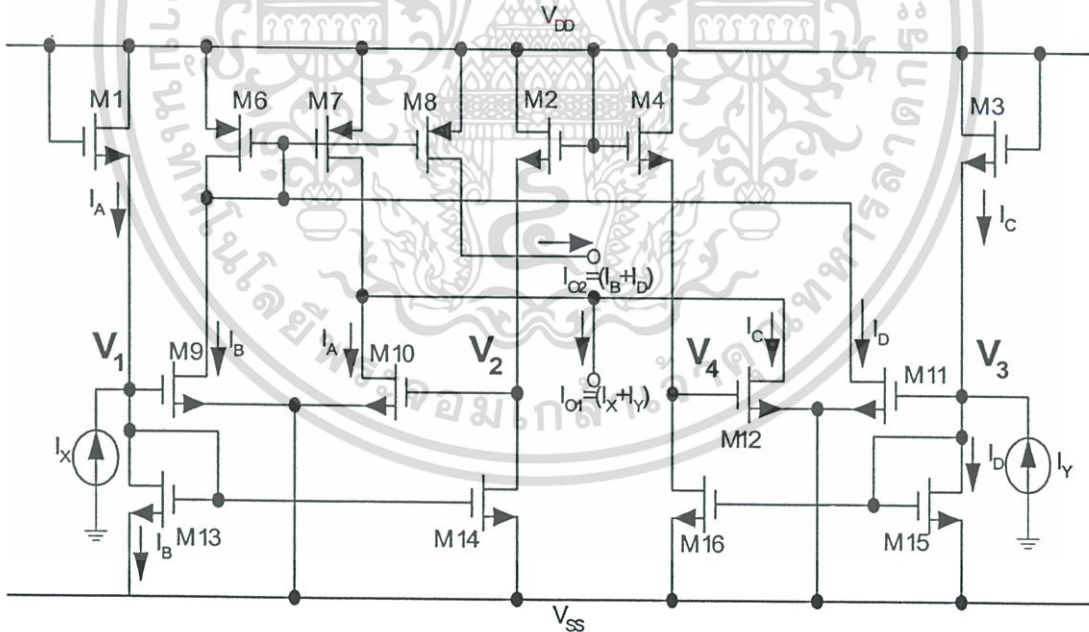
โดยวงจรคัตลอคสัญญาณกระแสที่นำเสนอนี้ ได้ถูกออกแบบให้วงจร 1 วงจรสามารถทำงานได้สองหน้าที่ในเวลาเดียวกันคือ

### 1. สร้างสัญญาณ

$$K \left( \frac{I_X}{4K(V_{DD} - V_T)} - V_{SS} - V_T \right)^2 + K \left( \frac{I_Y}{4K(V_{DD} - V_T)} - V_{SS} - V_T \right)^2$$

### 2. สร้างสัญญาณ $(I_X + I_Y)$

และจากสมการดังกล่าวสามารถสร้างขึ้นเป็นวงจรโดยอาศัยคุณสมบัติความเป็นกำลังสองของ CMOS ดังแสดงในรูปที่ 4.1



รูปที่ 4.1 วงจรคัตลอคสัญญาณกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของวงจรรูปที่ 4.1 สามารถทำให้เข้าใจง่ายขึ้น โดยอาศัยกระแสและแรงดันที่สมมุติขึ้น ( $I_A, I_B, I_C, I_D, V_1, V_2, V_3$  และ  $V_4$ ) ซึ่งความสัมพันธ์ของกระแสอินพุท ( $I_X$  และ  $I_Y$ ) กับแรงดัน  $V_1, V_2, V_3$  และ  $V_4$  คือ

$$I_X = I_B - I_A \quad (4.2)$$

เมื่อใช้สมการ (2.4) และกำหนดให้ใช้  $V_{DD} = -V_{SS}$  จะได้

$$V_1 = \frac{I_X}{4K(V_{DD} - V_T)} \quad (4.3)$$

เมื่อพิจารณากระแส  $I_B$  ที่ไหลผ่าน  $M_2$  และ  $M_{13}$  จะได้ว่า

$$I_{D2} = I_{D13} \quad (4.4)$$

เมื่อใช้สมการ (2.4) แทนในสมการ (4.4) จะได้

$$K(V_{DD} - V_2 - V_T)^2 = K(V_1 - V_{SS} - V_T)^2 \quad (4.5)$$

$$V_2 = -V_1 \quad (4.6)$$

แทนสมการ (4.3) ในสมการ (4.6) จะได้

$$V_2 = \frac{-I_X}{4K(V_{DD} - V_T)} \quad (4.7)$$

ในการทำงานเดียวกันการคำนวณค่าของ  $V_3$  และ  $V_4$  สามารถใช้หลักการคำนวณเช่นเดียวกับการหาค่าของ  $V_1$  และ  $V_2$  ได้ดังนี้คือ

$$I_Y = I_D - I_C \quad (4.8)$$

$$V_3 = \frac{I_Y}{4K(V_{DD} - V_T)} \quad (4.9)$$

$$V_4 = \frac{-I_Y}{4K(V_{DD} - V_T)} \quad (4.10)$$

เมื่อพิจารณารูปที่ 4.1 จะได้ความสัมพันธ์ของกระแสเอาต์พุต กับแรงดันที่สมมุติขึ้นดังนี้

$$I_{O1} = I_B + I_D - I_A - I_C \quad (4.11)$$

$$I_{O2} = I_B + I_D \quad (4.12)$$

แทนสมการ (4.2) และ (4.8) ลงในสมการ (4.11) จะได้

$$I_{O1} = I_A + I_X + I_C + I_Y - I_A - I_C \quad (4.12)$$

$$I_{O1} = I_X + I_Y \quad (4.13)$$

เมื่อใช้สมการ (2.4) แทนในสมการ (4.12) จะได้

$$I_{O2} = K(V_1 - V_{SS} - V_T)^2 + K(V_3 - V_{SS} - V_T)^2 \quad (4.14)$$

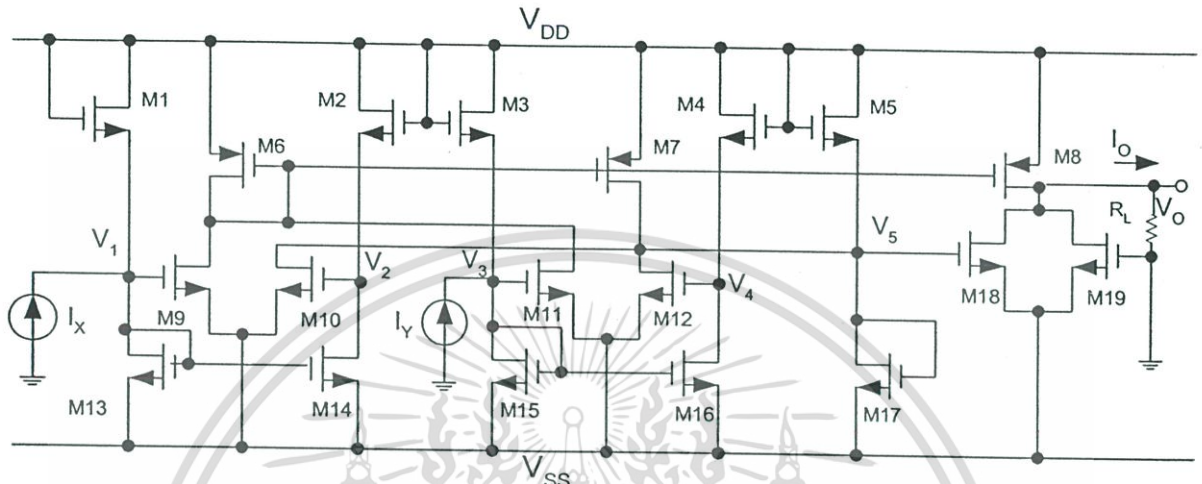
แทนสมการ (4.3) และ (4.9) ลงในสมการ (4.14) จะได้

$$I_{O2} = K \left( \frac{I_X}{4K(V_{DD} - V_T)} - V_{SS} - V_T \right)^2 + K \left( \frac{I_Y}{4K(V_{DD} - V_T)} - V_{SS} - V_T \right)^2 \quad (4.15)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.2.2 วงจรคุณสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 2 ที่สมบูรณ์

เมื่อนำวงจรในรูปที่ 4.1 มาเพิ่มวงจรถ่ายสองของสัญญาณ ( $I_X + I_Y$ ) จะทำให้ได้วงจรคุณสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 2 ที่สมบูรณ์ ดังแสดงในรูปที่ 4.2



รูปที่ 4.2 วงจรคุณสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 2 ที่สมบูรณ์

เมื่อพิจารณารูปที่ 4.2 การแปลงสัญญาณกระแส  $I_X + I_Y$  เป็นแรงดัน  $V_5$  จะถูกกระทำโดยใช้มอสทรานซิสเตอร์ M5 และ M17 ซึ่งมีความสัมพันธ์ของกระแสเดรน กับกระแส  $I_X + I_Y$  ดังนี้

$$I_X + I_Y = I_{D17} - I_{D5} \quad (4.16)$$

เมื่อใช้สมการ (2.4) แทนในสมการ (4.16) จะได้แรงดัน  $V_5$  คือ

$$V_5 = \frac{(I_X + I_Y)}{4K(V_{DD} - V_T)} \quad (4.17)$$

จากรูปที่ 4.2 กระแสเดรนของ M18 และ M19 คือ

$$I_{D18} = K(V_5 - V_{SS} - V_T)^2 \quad (4.18)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_{D19} = K(-V_{SS} - V_T)^2 \quad (4.19)$$

เมื่อแทนสมการ (4.17) ลงในสมการ (4.18) จะได้

$$I_{D18} = K \left( \frac{I_X + I_Y}{4K(V_{DD} - V_T)} - V_{SS} - V_T \right)^2 \quad (4.20)$$

เมื่อพิจารณาจากรูปที่ 4.2 กระแสเอาต์พุตของวงจรรkundสัญญาณแบบที่ 2 คือ

$$I_O = I_{O2} - I_{D18} - I_{D19} \quad (4.21)$$

เมื่อแทนสมการ (4.15), (4.19), และ (4.20) ลงในสมการ (4.21) จะได้

$$I_O = \frac{-I_X I_Y}{[8K(V_{DD} - V_T)^2]} \quad (4.22)$$

แรงดันเอาต์พุตของวงจรรkundสัญญาณแบบที่ 2 สามารถถูกกำหนดและแสดงได้ดังนี้

$$V_O = I_O R_L \quad (4.23)$$

เมื่อแทนสมการ (4.22) ลงในสมการ (4.23) จะได้

$$V_O = \frac{-I_X I_Y R_L}{(8K(V_{DD} - V_T)^2)} \quad (4.24)$$

#### 4.2.3 ช่วงอินพุตปฏิบัติงาน

ช่วงอินพุตปฏิบัติงานของวงจรรkundสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 2 สามารถหาได้จากเงื่อนไขการทำงานในช่วงอิมิตัวของมอสทรานซิสเตอร์  $M_5$ ,  $M_{17}$ ,  $M_{18}$  ซึ่งสามารถหาค่าได้ดังนี้

$$|I_X + I_Y| < 4K(V_{DD} - V_T)^2 \quad (4.25)$$

จากสมการ (4.25) แสดงให้เห็นว่าช่วงอินพุตปฏิบัติงานขึ้นอยู่กับค่า  $K$ ,  $V_{DD}$ , และ  $V_T$  เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 4.3 ความถี่ตอบสนองของวงจร

เมื่อพิจารณารูปที่ 4.2 จะพบว่าที่อินพุต  $I_x$  และ  $I_y$  มีความสมมาตรกัน ทำให้ค่าความถี่ตอบสนองที่อินพุตแต่ละด้านมีค่าเท่ากัน ดังนั้นในการวิเคราะห์หาความถี่ตอบสนองจะพิจารณาเพียงอินพุตเดียวเท่านั้น โดยกำหนดให้  $I_x = I_{AC}$  และ  $I_y = I_{DC}$  โดยสามารถหาค่าทรานเฟอร์ฟังก์ชันของวงจรซึ่งถูกแสดงรายละเอียดไว้ในภาคผนวก ข.1 ได้ดังนี้

$$\frac{V_o}{I_i} = R_L \left[ \frac{(g_{m5} + g_{m17} + 3C_n s)(g_{m2} + 2C_n s)(g_{m8} g_{m9})}{(g_{m5} + g_{m17} + 3C_n s)(g_{m6} + 3C_p s)(g_{m1} + g_{m13} + 4C_n s)(g_{m2} + 2C_n s)} \right] - R_L g_{m18} \left[ \frac{(2C_n g_{m7} g_{m9} + 3C_p g_{m10} g_{m14})s + (g_{m2} g_{m7} g_{m9} + g_{m6} g_{m10} g_{m14})}{(g_{m5} + g_{m17} + 3C_n s)(g_{m6} + 3C_p s)(g_{m1} + g_{m13} + 4C_n s)(g_{m2} + 2C_n s)} \right] \quad (4.26)$$

และจากการแทนค่า  $R_L$ ,  $g_m$  และ  $C_{gs}$  ต่างๆ จากตารางที่ ข.1 ในสมการ (4.26) จะได้

$$\frac{V_o}{I_i} = \frac{0.85 \times 10^{55} (s + 49 \times 10^6)(s - 198 \times 10^6)}{(s + 198 \times 10^6)(s + 54 \times 10^6)(s + 149 \times 10^6)(s + 198 \times 10^6)} \quad (4.27)$$

จากสมการ (4.27) พบว่าทั้งโพลและซีโร มีค่าใกล้เคียงกันมากจนทำให้ไม่สามารถประมาณค่าได้จากโพลเด่น ดังนั้นจึงต้องใช้ฟังก์ชัน Bode Diagram ที่มีอยู่ในโปรแกรม MATLAB มาช่วยในการวิเคราะห์ ซึ่งได้ค่าเท่ากับ 15.8 MHz และจากผลการเลียนแบบการทำงาน (simulation) ด้วย PSpice ได้ค่าเท่ากับ 15.8 MHz ซึ่งจะเห็นได้ว่าผลที่จากทั้งสองวิธีได้ค่าเท่ากัน

### 4.4 การวิเคราะห์หาประสิทธิภาพของวงจร

การหาประสิทธิภาพของวงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 2 จะพิจารณาเฉพาะผลของการลดทอนความคล่องตัวของพาหะและผลของความไม่สมพงษ์ของอุปกรณ์เท่านั้น

#### 4.4.1 การลดทอนความคล่องตัวของพาหะ

การลดทอนความคล่องตัวของพาหะในวงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 2 ถูกแสดงรายละเอียดไว้ในภาคผนวก ข.2 ซึ่งจะได้แรงดันเอาต์พุตดังนี้คือ

$$V_o = \frac{-2KR_L I_x I_y}{A^2} + \frac{3\theta KR_L}{A^3} [I_x^2 I_y + I_x I_y^2 + 2ABI_x I_y] - \frac{2\theta^2 KR_L}{A^4} [2I_x^3 I_y + 2I_x I_y^3 + 3I_x^2 I_y^2 - 6ABI_x^2 I_y - 6ABI_x I_y^2 + 6A^2 B^2 I_x I_y] \quad (4.28)$$

เมื่อกำหนดให้

$$A = 4K(V_{DD} - V_T) \text{ และ } B = V_{SS} + V_T$$

จากสมการ (4.28) แสดงให้เห็นว่าการลดทอนความคล่องตัวของพาหะจะส่งผลต่อความผิดเพี้ยนในฮาร์โมนิกที่ 2 และ 3 ซึ่งผลที่ได้นี้สอดคล้องกับผลการเลียนแบบการทำงาน (simulation) ด้วยโปรแกรม PSpice

#### 4.4.2 ความไม่สมพงษ์ของอุปกรณ์

การพิจารณาความไม่สมพงษ์ของ Transconductance parameter ในวงจรคูณสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 2 ถูกแสดงรายละเอียดไว้ในภาคผนวก ข.3 ซึ่งจะได้แรงดันเอาต์พุตดังนี้คือ

$$V_o = \frac{-2KR_L I_x I_y}{A^2} - \frac{\Delta KR_L}{A^2} [2ABI_x + 2ABI_y - I_x^2 - I_y^2 - I_x I_y - 2A^2 B^2] \quad (4.29)$$

จากสมการ (4.29) แสดงว่าความไม่สมพงษ์ของ Transconductance parameter จะส่งผลต่อระดับแรงดันดีซี และความเพี้ยนในฮาร์โมนิกที่สอง

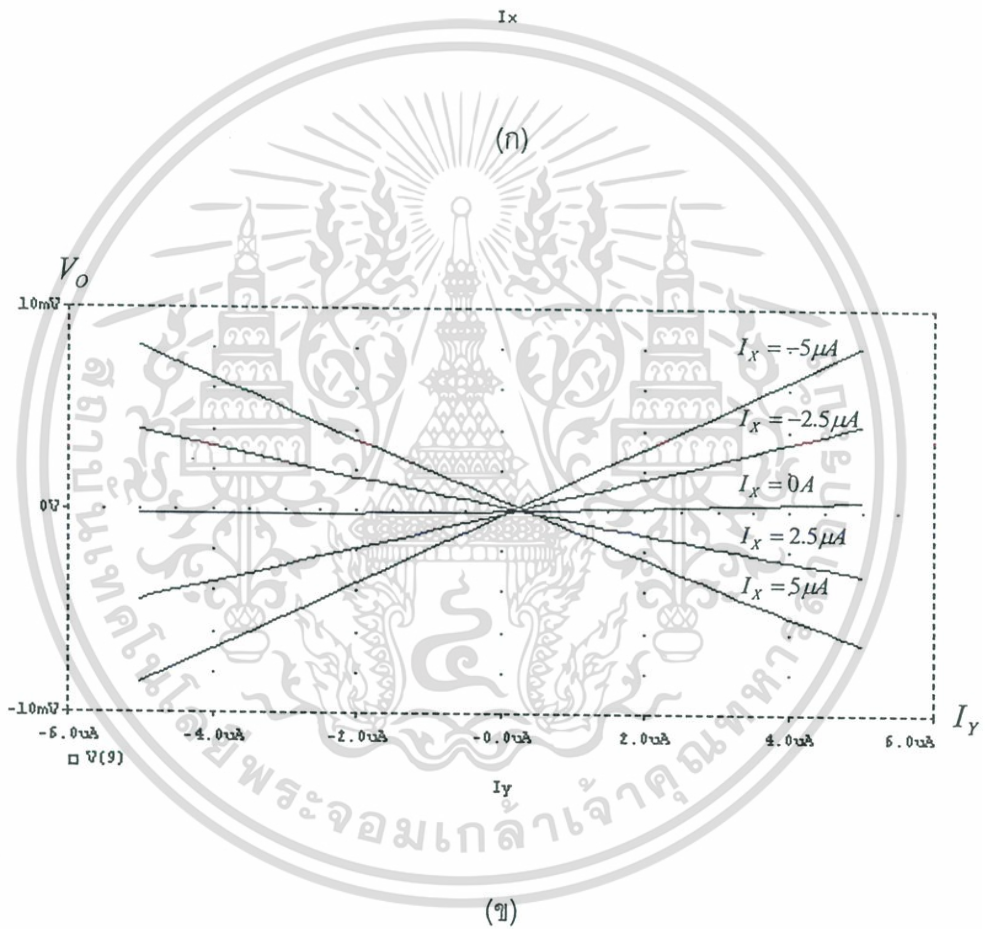
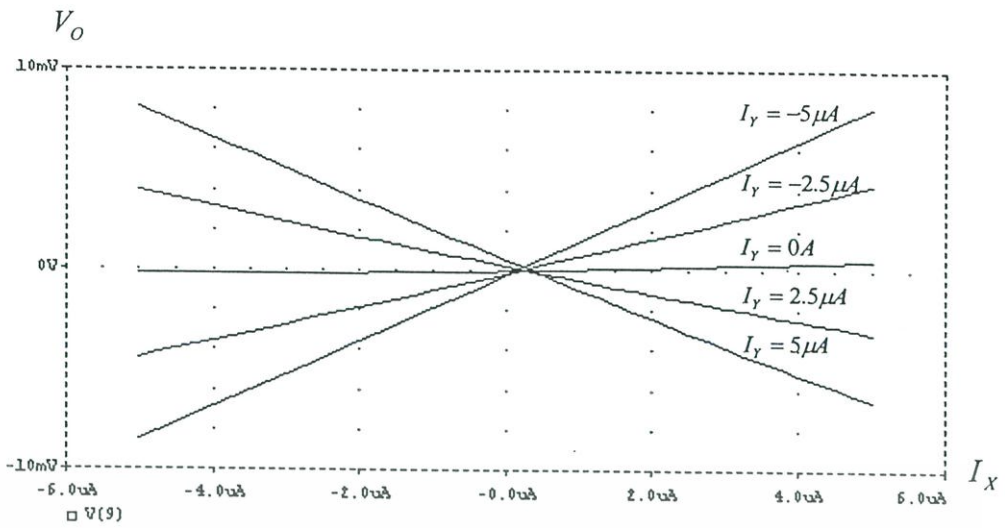
#### 4.5 ผลการทดสอบ

เพื่อหาค่าประสิทธิภาพการทำงานของวงจรมอดูลสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 2 ได้นำวงจรดังกล่าวมาทดสอบด้วยโปรแกรม PSpice ในการทดสอบ ใช้โมเดลทรานซิสเตอร์ของ European Silicon Structure ในแบบ Worst Case, Level 2 ที่ขนาด W/L ของ NMOS คือ  $10\mu\text{m}/10\mu\text{m}$  และ PMOS คือ  $25\mu\text{m}/10\mu\text{m}$  โดยใช้ไฟเลี้ยง  $V_{DD} = -V_{SS} = 1.5\text{V}$ ,  $R_L = 10\text{k}\Omega$

ผลการทดสอบคุณสมบัติทาง DC Transfer ด้วยการป้อนอินพุต  $I_x$  แปรค่าจาก  $-5\mu\text{A}$  ถึง  $5\mu\text{A}$  และอินพุต  $I_y$  แปรค่าจาก  $-5\mu\text{A}$  ถึง  $5\mu\text{A}$  สเต็ปละ  $2.5\mu\text{A}$  ถูกแสดงในรูปที่ 4.3 (ก) และการป้อนอินพุต  $I_y$  แปรค่าจาก  $-5\mu\text{A}$  ถึง  $5\mu\text{A}$  และอินพุต  $I_x$  แปรค่าจาก  $-5\mu\text{A}$  ถึง  $5\mu\text{A}$  สเต็ปละ  $2.5\mu\text{A}$  ถูกแสดงในรูปที่ 4.3 (ข)

ผลการทดสอบทางความถี่ตอบสนองด้วยการป้อนอินพุต  $I_x$  เป็นสัญญาณไซน์ ขนาด  $5\mu\text{A}$  ปรับความถี่จาก  $10\text{ Hz}$  ถึง  $100\text{ MHz}$  และอินพุต  $I_y$  เป็นสัญญาณไฟตรงขนาด  $5\mu\text{A}$  ถูกแสดงในรูปที่ 4.4 (ก) การป้อนอินพุต  $I_y$  เป็นสัญญาณไซน์ ขนาด  $5\mu\text{A}$  ปรับความถี่จาก  $10\text{ Hz}$  ถึง  $100\text{ MHz}$  และอินพุต  $I_x$  เป็นสัญญาณไฟตรงขนาด  $5\mu\text{A}$  ถูกแสดงในรูปที่ 4.4 (ข) จากรูปที่ 4.4 แสดงให้เห็นว่าที่อินพุต  $I_x$  และ  $I_y$  มีความถี่ตอบสนองเท่ากันและมีค่าประมาณ  $15.8\text{ MHz}$  ซึ่งสอดคล้องกับการวิเคราะห์ทางทฤษฎี

ผลการวัดความผิดเพี้ยนทางฮาร์โมนิครวม ถูกทดสอบโดยการป้อนอินพุต  $I_x$  เป็นสัญญาณไซน์ ขนาด  $5\mu\text{A}$  ความถี่  $100\text{ kHz}$  และอินพุต  $I_y$  เป็นสัญญาณไฟตรงขนาด  $5\mu\text{A}$  ถูกแสดงในรูปที่ 4.5 (ก) ซึ่งวัดความผิดเพี้ยนทางฮาร์โมนิครวมได้  $1.85\%$  โดยการป้อนอินพุต  $I_y$  เป็นสัญญาณไซน์ ขนาด  $5\mu\text{A}$  ความถี่  $100\text{ kHz}$  และอินพุต  $I_x$  เป็นสัญญาณไฟตรงขนาด  $5\mu\text{A}$  ถูกแสดงในรูปที่ 4.5 (ข) ซึ่งวัดความผิดเพี้ยนทางฮาร์โมนิครวมได้  $1.85\%$

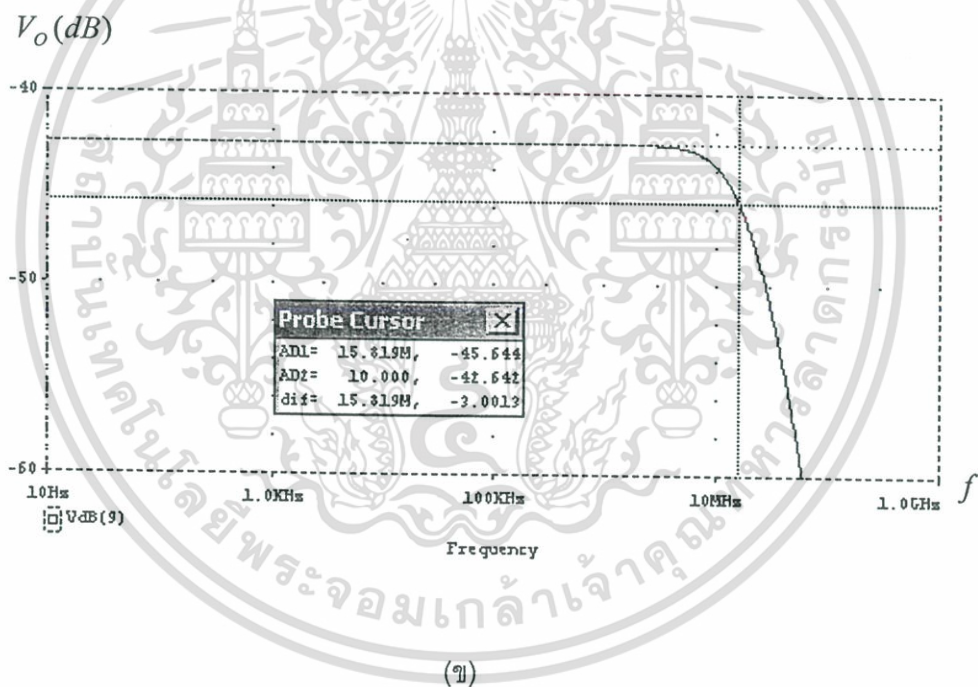
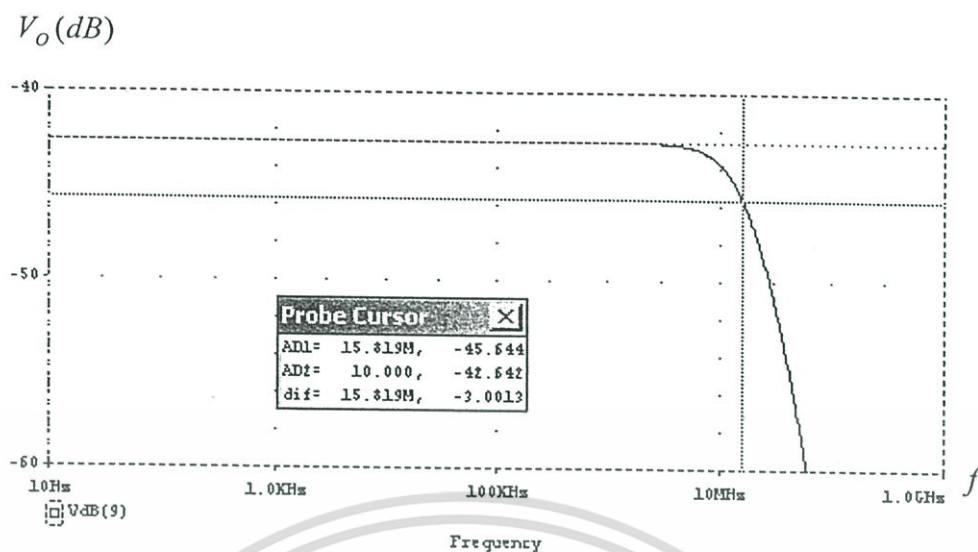


รูปที่ 4.3 ผลของคุณสมบัติทางไฟตรง (DC Transfer Characteristic)

(ก)  $I_X$  กับ  $V_O$  ขณะ  $I_Y$  แปรค่าจาก  $-5 \mu A$  ถึง  $5 \mu A$  สติป์ละ  $2.5 \mu A$

(ข)  $I_Y$  กับ  $V_O$  ขณะ  $I_X$  แปรค่าจาก  $-5 \mu A$  ถึง  $5 \mu A$  สติป์ละ  $2.5 \mu A$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

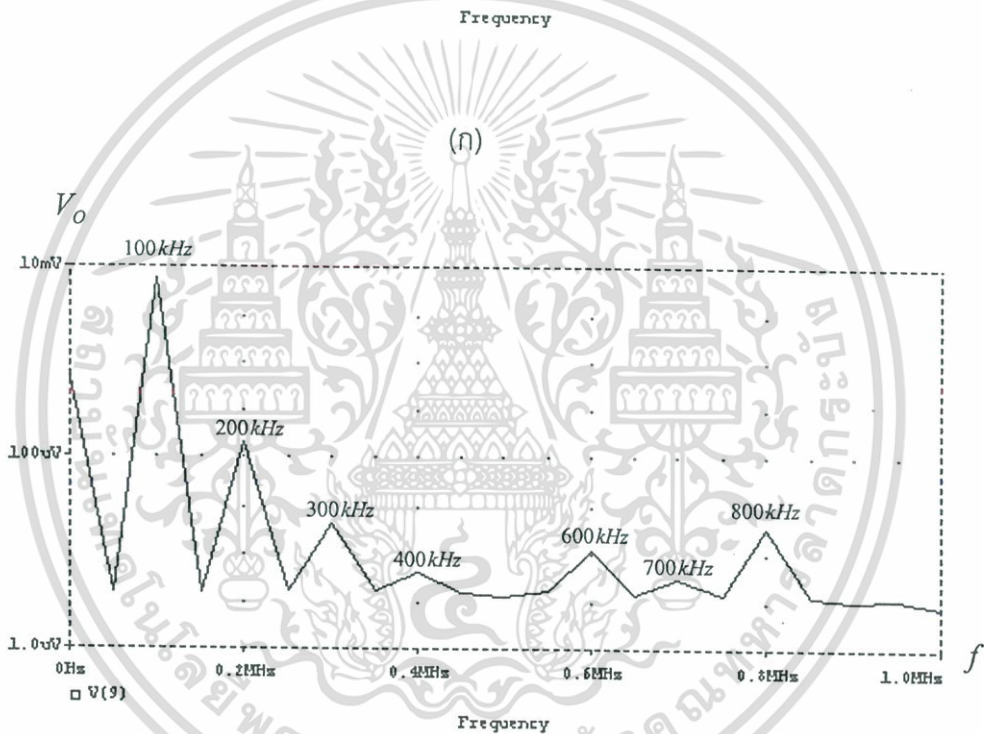
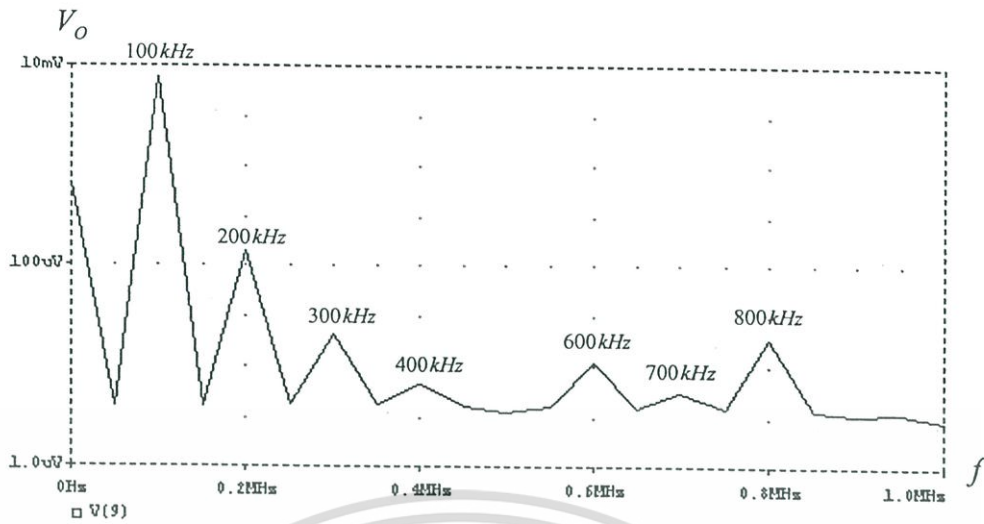


รูปที่ 4.4 ผลของความถี่ตอบสนอง

(ก) เมื่อ  $I_x = 5\mu A \sin \omega t$  และ  $I_y = 5\mu A$

(ข) เมื่อ  $I_y = 5\mu A \sin \omega t$  และ  $I_x = 5\mu A$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข)

รูปที่ 4.5 ผลความผิดเพี้ยนทางฮาร์โมนิกที่ความถี่ต่างๆ

(ก) เมื่อ  $I_x = 5\mu A \sin 200k\pi t$  และ  $I_y = 5\mu A$

(ข) เมื่อ  $I_y = 5\mu A \sin 200k\pi t$  และ  $I_x = 5\mu A$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.6 สรุป

วงจรมัลติเพลกซ์ที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 2 ประกอบด้วย วงจรคัตลอกสัญญาณกระแส 1 วงจร และวงจรถ่ายส่งสัญญาณกระแส 1 วงจร โดยวงจรมัลติเพลกซ์ที่นำเสนอจะอาศัย วงจรและหลักการพื้นฐานเดียวกับวงจรมัลติเพลกซ์แบบที่ 1 ที่ถูกนำเสนอไปแล้วในบทที่ 3 ลักษณะที่สำคัญของวงจรมัลติเพลกซ์ที่นำเสนอคือ ได้ออกแบบให้วงจรมัลติเพลกซ์สามารถทำงานได้สองหน้าที่ในเวลาเดียวกัน คือ สร้างสัญญาณ  $I_x^2 + I_y^2$  และ  $I_x + I_y$  ทำให้วงจรมัลติเพลกซ์ที่นำเสนอสามารถประหยัดจำนวนของมอสทรานซิสเตอร์ลงไปได้เมื่อเปรียบเทียบกับวงจรมัลติเพลกซ์แบบที่ 1 และจุดเด่นอื่นๆของวงจรมัลติเพลกซ์ที่นำเสนอคือ

1. ใช้แรงดันไฟเลี้ยงต่ำ
2. วงจรทำงานในโหมดกระแส

ในส่วนข้อดีของวงจรมัลติเพลกซ์ที่ใช้ทรานซิสเตอร์ทั้งชนิด NMOS และ PMOS และต้องทำงานโดยใช้แหล่งจ่ายไฟเลี้ยงคู่เท่านั้น และวงจรมัลติเพลกซ์มีความผิดเพี้ยนรวมทางฮาร์โมนิก (THD) ที่ไม่ต่ำมากเมื่อเทียบกับวงจรมัลติเพลกซ์แบบที่ 1 ที่ถูกนำเสนอไปแล้วในบทที่ 3 ผลการทดสอบด้วยโปรแกรม PSpice ที่แรงดันไฟเลี้ยง  $V_{DD} = -V_{SS} = 1.5V$  พบว่าวงจรมัลติเพลกซ์มีความผิดเพี้ยนรวม (THD) = 1.85 % ที่อินพุต 5  $\mu A$  ความถี่ตอบสนอง ( $f_{3dB}$ ) = 15.8 MHz และจากผลที่ได้จากการทดสอบดังกล่าวให้ผลที่สอดคล้องกับการวิเคราะห์ทางทฤษฎี วงจรมัลติเพลกซ์ที่นำเสนอนี้คาดหวังที่จะนำไปใช้งานด้านการประมวลผลสัญญาณทางอนาล็อกในโหมดกระแส เช่นในระบบฟัซซีคอนโทรล (Fuzzy Control System) และนิวรัลเน็ตเวิร์ค (Neural Network)

## บทที่ 5

# วงจรรkundสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 3

### 5.1 บทนำ

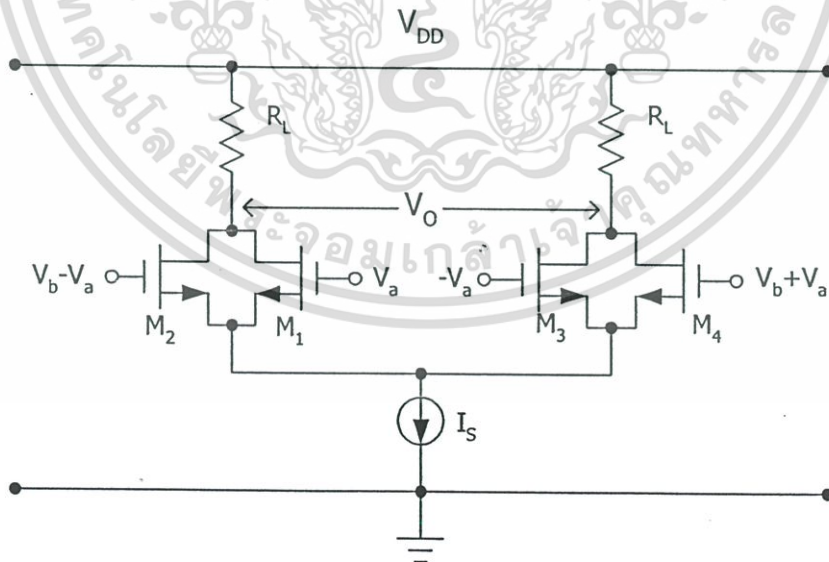
การออกแบบวงจรรkundสัญญาณในบทนี้เป็นการออกแบบวงจรรkundสัญญาณให้มีลักษณะเด่นกว่าวงจรรkundสัญญาณสองแบบแรกในบทที่ 3 และบทที่ 4 คือออกแบบวงจรให้ใช้แรงดันไฟเลี้ยงที่ต่ำกว่า สัญญาณเอาต์พุตสามารถเป็นผลคูณของสัญญาณแรงดันกับแรงดัน หรือผลคูณของสัญญาณกระแสกับแรงดัน และสามารถทำงานได้ทั้งกับแหล่งจ่ายไฟเดี่ยวหรือแหล่งจ่ายไฟคู่ ส่วนหลักการทำงาน การวิเคราะห์ประสิทธิภาพต่างๆ และผลการทดสอบของวงจรรkundแบบที่ 3 จะถูกแสดงในหัวข้อถัดไป

### 5.2 หลักการทำงาน

วงจรรkundสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 3 ประกอบด้วย วงจรรkundพื้นฐาน 1 วงจรรkundลบสัญญาณ 3 วงจรรkund และวงจรรkundผสมสัญญาณ 1 วงจรรkund โดยหลักการทำงานของแต่ละวงจรรkundย่อยถูกแสดงดังต่อไปนี้

#### 5.2.1 วงจรรkundพื้นฐาน

วงจรรkundพื้นฐานแสดงดังรูปที่ 5.1



รูปที่ 5.1 วงจรรkundพื้นฐาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



จากสมการ (5.3) จะได้แรงดันเอาต์พุทของวงจรถวลสัญญาณคือ

$$V_O = V_b - V_a + V_{DD} \quad (5.4)$$

เมื่อ  $V_b = 0$  วงจรถวลสัญญาณจะทำตัวเป็นวงจรถลกลับสัญญาณ ซึ่งจะได้แรงดันเอาต์พุทคือ

$$V_O = -V_a + V_{DD} \quad (5.5)$$

### 5.2.3 วงจรผสมสัญญาณ

วงจรมผสมสัญญาณคือวงจรที่เอาต์พุทเป็นผลรวมของสัญญาณแรงดันอินพุทกับสัญญาณกระแสอินพุท ซึ่งถูกแสดงดังรูปที่ 5.3 โดยมี  $V_x$  และ  $I_x$  คืออินพุท และ  $V_1$  คือเอาต์พุท



รูปที่ 5.3 วงจรผสมสัญญาณ

ความสัมพันธ์ของกระแสอินพุท  $I_x$  กับกระแสเดรนของ  $M_5$  และ  $M_6$  คือ

$$I_x = I_{D5} - I_{D6} \quad (5.6)$$

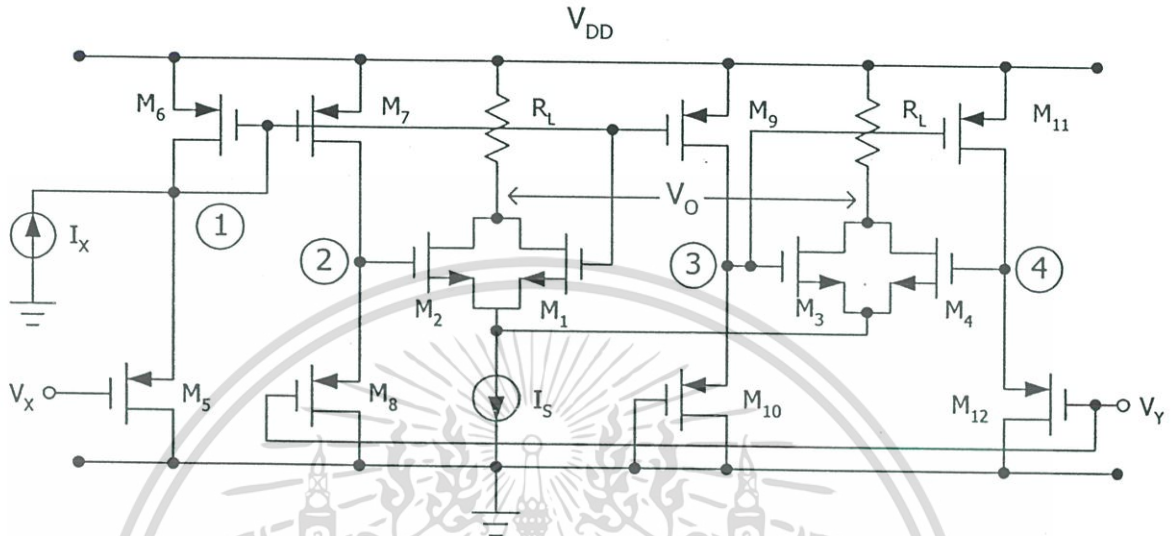
เมื่อใช้สมการ (2.4) แทนในสมการ (5.6) จะได้แรงดันเอาต์พุท  $V_1$  คือ

$$V_1 = \frac{V_x}{2} - \frac{I_x}{2K(V_x - 2V_T - V_{DD})} + \frac{V_{DD}}{2} \quad (5.7)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.2.4 วงจรคุณสมบัติสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 3 ที่สมบูรณ์

วงจรคุณสมบัติสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 3 ที่สมบูรณ์ถูกแสดงดังรูปที่ 5.4 ซึ่งประกอบด้วย วงจรพื้นฐาน 1 วงจร วงจรลบสัญญาณ 3 วงจร และวงจรผสมสัญญาณ 1 วงจร



รูปที่ 5.4 วงจรคุณสมบัติสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 3 ที่สมบูรณ์

การทำงานของวงจรในรูปที่ 5.4 สามารถทำให้เข้าใจง่ายขึ้น โดยอาศัยแรงดันที่สมมุติขึ้น ( $V_1, V_2, V_3$  และ  $V_4$ ) ซึ่งสามารถแสดงความสัมพันธ์ของแรงดันไฟฟ้าที่โหนดต่างๆ ได้ดังนี้

$$V_1 = \frac{V_{DD}}{2} + \left[ \frac{V_X - I_X}{2} - \frac{I_X}{A_1} \right]; \quad A_1 = 2K(V_X - 2V_T - V_{DD}) \quad (5.8)$$

$$V_2 = \frac{V_{DD}}{2} + V_Y - \left[ \frac{V_X - I_X}{2} - \frac{I_X}{A_1} \right] \quad (5.9)$$

$$V_3 = \frac{V_{DD}}{2} - \left[ \frac{V_X - I_X}{2} - \frac{I_X}{A_1} \right] \quad (5.10)$$

$$V_4 = \frac{V_{DD}}{2} + V_Y + \left[ \frac{V_X - I_X}{2} - \frac{I_X}{A_1} \right] \quad (5.11)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 5.4 เมื่อกำหนดให้  $V_S$  คือแรงดันตกคร่อมแหล่งจ่ายกระแส  $I_S$  จะสามารถหาค่ากระแสเดรนของ  $M_1$ - $M_4$  ได้ดังนี้

$$I_{D1} = K(V_1 - V_S - V_T)^2 \quad (5.12)$$

$$I_{D2} = K(V_2 - V_S - V_T)^2 \quad (5.13)$$

$$I_{D3} = K(V_3 - V_S - V_T)^2 \quad (5.14)$$

$$I_{D4} = K(V_4 - V_S - V_T)^2 \quad (5.15)$$

แทนสมการที่ (5.8) - (5.11) ในสมการ (5.12) - (5.15) ตามลำดับ จะได้แรงดันเอาต์พุตของวงจรควมแบบที่ 3 ดังนี้

$$V_O = R_L [(I_{D1} + I_{D2}) - (I_{D3} + I_{D4})] \quad (5.16)$$

$$V_O = -4KR_L \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] V_Y \quad (5.17)$$

พิจารณาสมการ (5.17) สามารถถูกแสดงใหม่ได้ดังนี้ เมื่อ  $I_X = 0$  หรือไม่มีกระแสอินพุต วงจรควมที่นำเสนอจะทำหน้าที่เป็นวงจรควมแรงดันกับแรงดัน ซึ่งมีเอาต์พุตคือ

$$V_O = -2KR_L V_X V_Y \quad (5.18)$$

และเมื่อ  $V_X = 0$  หรือการต่ออินพุต  $V_X$  ลงกราวด์ วงจรควมที่นำเสนอจะทำหน้าที่เป็นวงจรควมกระแสกับแรงดัน ซึ่งมีเอาต์พุตคือ

$$V_O = \frac{4KR_L V_Y I_X}{A_1} \quad (5.19)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 5.2.5 ช่วงอินพุตปฏิบัติงาน

ช่วงอินพุตปฏิบัติงานของวงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 3 ถูกจำกัดโดยเงื่อนไขการทำงานในช่วงอิมิตัวของมอสทรานซิสเตอร์  $M_2, M_4, M_6-M_{12}$  ซึ่งสามารถถูกแสดงได้ดังนี้

$$V_{TN} + V_S - \frac{V_{DD}}{2} < V_Y \pm \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] \quad (5.20)$$

$$V_Y \pm 2 \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] \leq -V_{TP} \quad (5.21)$$

$$\left| \frac{V_X}{2} - \frac{I_X}{A_1} \right| < V_{TP} + \frac{V_{DD}}{2} \quad (5.22)$$

เมื่อ  $V_{TN}$  และ  $V_{TP}$  คือแรงดันธรสโวลต์ของ NMOS และ PMOS ตามลำดับ สมการที่ (5.20) แสดงว่ายิ่ง  $V_{TN}$  และ  $V_S$  มีค่าน้อยเท่าไร ช่วงอินพุตปฏิบัติงานก็ยิ่งกว้างขึ้นมากเท่านั้น สมการที่ (5.21) และ (5.22) แสดงว่าแรงดันไฟฟ้าต่ำสุด  $V_{DD}$  ที่ทำให้ช่วงอินพุตปฏิบัติงานสูงสุด คือ  $V_{DD} = \frac{-5V_{TP}}{2}$

### 5.3 ความถี่ตอบสนองของวงจร

วงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 3 มีอินพุต 3 อินพุต คือ  $V_X, V_Y$ , และ  $I_X$  ดังนั้นการหาค่าความถี่ตอบสนองของวงจรสามารถทำได้ทั้ง 3 อินพุต ซึ่งถูกแสดงรายละเอียดไว้ในภาคผนวก ค.1 ได้ดังนี้

เมื่อกำหนดให้  $V_Y = V_{AC}$ ,  $V_X = V_{DC}$  และ  $I_X = 0$  และแทนค่า  $V_S$ ,  $g_m$ , และ  $C_{gs}$  จากตารางที่ ค.1 ในสมการ (ค.1)-(ค.6) จะหาสามารถค่าทรานเฟอร์ฟังก์ชันของวงจรได้ดังนี้

$$\frac{V_O}{V_Y} = \frac{1.78 \times 10^{-2} (s + 784 \times 10^6 + 327i \times 10^6)(s + 784 \times 10^6 - 327i \times 10^6)(s + 490 \times 10^6)(s + 291 \times 10^6)}{(s + 947 \times 10^6)(s + 533 \times 10^6)(s + 403 \times 10^6)(s + 356 \times 10^6)} \quad (5.23)$$

จากสมการ (5.23) พบว่าทั้งโพลและซีโร มีค่าใกล้เคียงกันมากจนทำให้ไม่สามารถประมาณค่าได้จากโพลเด่น ดังนั้นจึงต้องใช้ฟังก์ชัน Bode Diagram ที่มีอยู่ในโปรแกรม MATLAB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มาช่วยในการวิเคราะห์ ซึ่งได้ค่าเท่ากับ 174 MHz และจากผลการเลียนแบบการทำงาน (simulation) ด้วย PSpice ได้ค่าเท่ากับ 173 MHz ซึ่งจะเห็นว่ามีค่าใกล้เคียงกันมาก

เมื่อกำหนดให้  $V_X = V_{AC}$ ,  $V_Y = V_{DC}$  และ  $I_X = 0$  และแทนค่า  $V_s$ ,  $g_m$ , และ  $C_{gs}$  จากตารางที่ ค.2 ในสมการ (ค.1)-(ค.6) จะหาสามารถค่าทรานเฟอร์ฟังก์ชันของวงจรได้ดังนี้

$$\frac{V_o}{V_x} = \frac{4.25 \times 10^{-3} (s + 1480 \times 10^6)(s + 984 \times 10^6)(s - 887 \times 10^6)}{(s + 736 \times 10^6)(s + 593 \times 10^6)(s + 492 \times 10^6)} \quad (5.24)$$

จากสมการ (5.24) พบว่าทั้งโพลและซีโร มีค่าใกล้เคียงกันจนทำให้ไม่สามารถประมาณค่าได้จากโพลเด่น ดังนั้นจึงต้องใช้ฟังก์ชัน Bode Diagram ที่มีอยู่ในโปรแกรม MATLAB มาช่วยในการวิเคราะห์ ซึ่งได้ค่าเท่ากับ 60 MHz และจากผลการเลียนแบบการทำงาน (simulation) ด้วย PSpice ได้ค่าเท่ากับ 47 MHz ซึ่งจะเห็นว่ามีค่าใกล้เคียงกัน

เมื่อกำหนดให้  $V_Y = V_{AC}$ ,  $I_X = I_{DC}$  และ  $V_X = 0$  และแทนค่า  $V_s$ ,  $g_m$ , และ  $C_{gs}$  จากตารางที่ ค.3 ในสมการ (ค.1)-(ค.6) จะหาสามารถค่าทรานเฟอร์ฟังก์ชันของวงจรได้ดังนี้

$$\frac{V_o}{V_y} = \frac{2.57 \times 10^{-2} (s + 933 \times 10^6 + 204i \times 10^6)(s + 933 \times 10^6 - 204i \times 10^6)(s + 370 \times 10^6)(s + 314 \times 10^6)}{(s + 1050 \times 10^6)(s + 591 \times 10^6)(s + 411 \times 10^6)(s + 278 \times 10^6)} \quad (5.25)$$

จากสมการ (5.25) พบว่าทั้งโพลและซีโร มีค่าใกล้เคียงกันมากจนทำให้ไม่สามารถประมาณค่าได้จากโพลเด่น ดังนั้นจึงต้องใช้ฟังก์ชัน Bode Diagram ที่มีอยู่ในโปรแกรม MATLAB มาช่วยในการวิเคราะห์ ซึ่งได้ค่าเท่ากับ 181 MHz และจากผลการเลียนแบบการทำงาน (simulation) ด้วย PSpice ได้ค่าเท่ากับ 164 MHz ซึ่งจะเห็นว่ามีค่าใกล้เคียงกัน

เมื่อกำหนดให้  $I_X = I_{AC}$ ,  $V_Y = V_{DC}$  และ  $V_X = 0$  และแทนค่า  $V_s$ ,  $g_m$ , และ  $C_{gs}$  จากตารางที่ ค.4 ในสมการ (ค.1)-(ค.6) จะสามารถหาค่าทรานเฟอร์ฟังก์ชันของวงจรได้ดังนี้

$$\frac{V_o}{I_x} = \frac{9.3 \times 10^6 (s + 984 \times 10^6)(s - 887 \times 10^6)}{(s + 736 \times 10^6)(s + 593 \times 10^6)(s + 492 \times 10^6)} \quad (5.26)$$

จากสมการ (5.26) พบว่าทั้งโพลและซีโร มีค่าใกล้เคียงกันจนทำให้ไม่สามารถประมาณค่าได้จากโพลเด่น ดังนั้นจึงต้องใช้ฟังก์ชัน Bode Diagram ที่มีอยู่ในโปรแกรม MATLAB มาช่วย เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการวิเคราะห์ ซึ่งได้ค่าเท่ากับ 58 MHz และจากผลการเลียนแบบการทำงาน (simulation) ด้วย PSpice ได้ค่าเท่ากับ 45 MHz ซึ่งจะเห็นว่ามีค่าใกล้เคียงกัน

#### 5.4 การวิเคราะห์หาประสิทธิภาพของวงจร

การหาประสิทธิภาพของวงจรคุณสมบัติสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 3 จะพิจารณาเฉพาะผลของการลดทอนความคล่องตัวของพาหะและผลของความไม่สมพงษ์ของ CMOS เท่านั้น

##### 5.4.1 การลดทอนความคล่องตัวของพาหะ

การลดทอนความคล่องตัวของพาหะในวงจรคุณสมบัติสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 3 ถูกแสดงรายละเอียดไว้ในภาคผนวก ค.2 ซึ่งจะได้แรงดันเอาต์พุตดังนี้คือ

$$V_o = -4KR_L \left[ \frac{V_x}{2} - \frac{I_x}{A_1} \right] V_Y + 6\theta^2 KR_L \left\langle \left[ \frac{V_x}{2} - \frac{I_x}{A_1} \right] V_Y^2 + 2B \left[ \frac{V_x}{2} - \frac{I_x}{A_1} \right] V_Y \right\rangle - 8\theta^2 KR_L \left\langle \left[ \frac{V_x}{2} - \frac{I_x}{A_1} \right] V_Y^3 + \left[ \frac{V_x}{2} - \frac{I_x}{A_1} \right]^3 V_Y + 3B \left[ \frac{V_x}{2} - \frac{I_x}{A_1} \right] V_Y^2 + 3B^2 \left[ \frac{V_x}{2} - \frac{I_x}{A_1} \right] V_Y \right\rangle \quad (5.27)$$

เมื่อกำหนดให้  $A_1 = 2K(V_x - 2V_T - V_{DD})$  และ  $B = \frac{V_{DD}}{2} - V_s - V_T$

จากสมการ (5.27) แสดงให้เห็นว่าการลดทอนความคล่องตัวของพาหะจะส่งผลต่อความผิดเพี้ยนในฮาร์โมนิกที่ 2 และ 3 ซึ่งผลที่ได้นี้สอดคล้องกับผลการเลียนแบบการทำงาน (simulation) ด้วยโปรแกรม PSpice และการต่อวงจรจริงด้วย IC 14007

##### 5.4.2 ความไม่สมพงษ์ของอุปกรณ์

การพิจารณาความไม่สมพงษ์ของ Transconductance parameter ในวงจรคุณสมบัติสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 3 ถูกแสดงรายละเอียดไว้ในภาคผนวก ค.3 ซึ่งจะได้แรงดันเอาต์พุตดังนี้คือ

$$V_o = -4KR_L \left[ \frac{V_x}{2} - \frac{I_x}{A_1} \right] V_Y + \Delta K \left\langle 2 \left[ \frac{V_x}{2} - \frac{I_x}{A_1} \right]^2 + V_Y^2 + 2B^2 + 2BV_Y \right\rangle \quad (5.28)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ (5.28) แสดงว่าความไม่สมพงษ์ของ Transconductance parameter จะส่งผลต่อระดับแรงดันดีซี และความเพี้ยนในฮาร์โมนิกที่สอง

## 5.5 ผลการทดสอบ

ผลการทดสอบถูกกระทำด้วยโปรแกรม PSpice เพื่อพิสูจน์ผลที่ได้จากการวิเคราะห์ทางทฤษฎี และผลการทดลองจริง เพื่อยืนยันการทำงานของวงจร

### 5.5.1 ผลการทดสอบด้วย PSpice

เพื่อหาค่าประสิทธิภาพการทำงานของวงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 3 ได้นำวงจรดังกล่าวมาทดสอบด้วยโปรแกรม PSpice ในการทดสอบ ใช้โมเดลทรานซิสเตอร์ของ MOSIS Level 3 ที่ขนาด W/L ของ NMOS คือ  $1\mu\text{m}/2\mu\text{m}$  และ PMOS คือ  $1\mu\text{m}/2\mu\text{m}$  เงื่อนไขของการทดสอบโดยใช้ไฟเลี้ยง  $V_{DD} = 2.5\text{V}$ ,  $I_S = 10\mu\text{A}$ ,  $R_L = 10\text{k}\Omega$ ,  $V_{AC} = 0.4\text{V}_{p-p} \sin 200\text{k}\pi t$ ,  $V_{DC} = 0.2\text{V}$ ,  $I_{AC} = 4\mu\text{A}_{p-p}$ ,  $I_{DC} = 2\mu\text{A}$  ผลการทดสอบถูกแสดงในตารางที่ 5.1 ซึ่งแสดงความผิดเพี้ยนทางฮาร์โมนิกรวม และความถี่ตอบสนอง

ผลการทดสอบคุณสมบัติทาง DC Transfer ถูกทดสอบโดยการป้อนอินพุตที่ค่าต่างๆ ดังนี้ ด้วยการป้อนอินพุต  $V_x$  แปรค่าจาก  $-0.3\text{V}$  ถึง  $0.3\text{V}$  และอินพุต  $V_y$  แปรค่าจาก  $-0.3\text{V}$  ถึง  $0.3\text{V}$  สเต็ปละ  $0.15\text{V}$  ถูกแสดงในรูปที่ 5.5 (ก)

และการป้อนอินพุต  $V_y$  แปรค่าจาก  $-0.3\text{V}$  ถึง  $0.3\text{V}$  และอินพุต  $V_x$  แปรค่าจาก  $-0.3\text{V}$  ถึง  $0.3\text{V}$  สเต็ปละ  $0.15\text{V}$  ถูกแสดงในรูปที่ 5.5 (ข)

และการป้อนอินพุต  $I_x$  แปรค่าจาก  $-2\mu\text{A}$  ถึง  $2\mu\text{A}$  และอินพุต  $V_y$  แปรค่าจาก  $-0.3\text{V}$  ถึง  $0.3\text{V}$  สเต็ปละ  $0.15\text{V}$  ถูกแสดงในรูปที่ 5.5 (ค)

และการป้อนอินพุต  $V_y$  แปรค่าจาก  $-0.3\text{V}$  ถึง  $0.3\text{V}$  และอินพุต  $I_x$  แปรค่าจาก  $-2\mu\text{A}$  ถึง  $2\mu\text{A}$  สเต็ปละ  $1\mu\text{A}$  ถูกแสดงในรูปที่ 5.5 (ง)

จากรูปที่ 5.5 แสดงให้เห็นว่าเอาท์พุทของวงจรมีความเป็นเชิงเส้นดี และไม่มีแรงดันเอาท์พุท offset

ผลการทดสอบทางความถี่ตอบสนอง ถูกทดสอบโดยการป้อนอินพุตที่ค่าต่างๆ ดังนี้ ด้วยการป้อนอินพุต  $V_y$  เป็นสัญญาณไซน์ ขนาด  $0.2\text{V}$  ปรับความถี่จาก  $10\text{Hz}$  ถึง  $500\text{MHz}$  อินพุต  $V_x$  เป็นสัญญาณไฟตรงขนาด  $0.2\text{V}$  และอินพุต  $I_x = 0$  ถูกแสดงในรูปที่ 5.6 (ก)

และการป้อนอินพุต  $V_x$  เป็นสัญญาณไซน์ ขนาด  $0.2\text{V}$  ปรับความถี่จาก  $10\text{Hz}$  ถึง  $500\text{MHz}$  อินพุต  $V_y$  เป็นสัญญาณไฟตรงขนาด  $0.2\text{V}$  และอินพุต  $I_x = 0$  ถูกแสดงในรูปที่ 5.6 (ข)

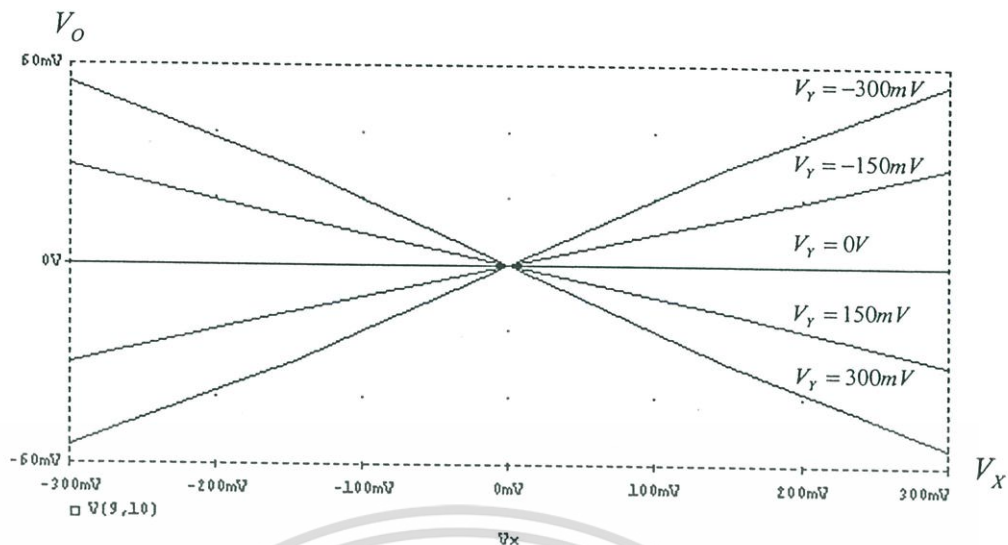
และการป้อนอินพุต  $V_y$  เป็นสัญญาณไซน์ ขนาด  $0.2\text{V}$  ปรับความถี่จาก  $10\text{Hz}$  ถึง  $500\text{MHz}$  อินพุต  $I_x$  เป็นสัญญาณไฟตรงขนาด  $2\mu\text{A}$  และอินพุต  $V_x = 0$  ถูกแสดงในรูปที่ 5.6 (ค)

และการป้อนอินพุต  $I_x$  เป็นสัญญาณชายนีร์ ขนาด  $2 \mu A$  ปรับความถี่จาก 10 Hz ถึง 500 MHz อินพุต  $V_y$  เป็นสัญญาณไฟตรงขนาด 0.2 V และอินพุต  $V_x = 0$  ถูกแสดงในรูปที่ 5.6 (ง)

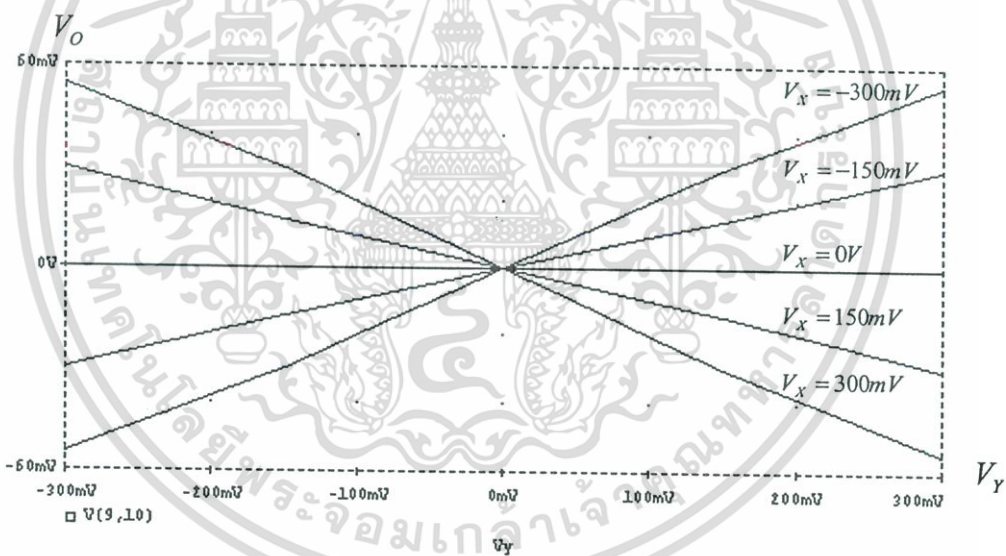
ผลการวัดความผิดเพี้ยนทางฮาร์โมนิครวม ถูกทดสอบโดย การป้อนอินพุต  $V_x$  เป็นสัญญาณชายนีร์ ขนาด 0.2 V ความถี่ 100 kHz และอินพุต  $V_y$  เป็นสัญญาณไฟตรงขนาด 0.2 V และอินพุต  $I_x = 0$  ถูกแสดงในรูปที่ 5.7 (ก) ซึ่งวัดความผิดเพี้ยนทางฮาร์โมนิครวมได้ 0.69 % โดยการป้อนอินพุต  $V_y$  เป็นสัญญาณชายนีร์ ขนาด 0.2 V ความถี่ 100 kHz และอินพุต  $I_x$  เป็นสัญญาณไฟตรงขนาด  $2 \mu A$  และอินพุต  $V_x = 0$  ถูกแสดงในรูปที่ 5.7 (ข) ซึ่งวัดความผิดเพี้ยนทางฮาร์โมนิครวมได้ 0.74 % รูปที่ 5.8 แสดงผลการมอดูเลททางขนาด โดยการป้อนอินพุต  $V_x$  เป็นสัญญาณชายนีร์ ขนาด 0.2 V ความถี่ 10 kHz และป้อนอินพุต  $V_y$  เป็นสัญญาณชายนีร์ ขนาด 0.2 V ความถี่ 300 kHz และอินพุต  $I_x = 0$

ตารางที่ 5.1 แสดง % THD และ BW ที่อินพุตค่าต่างๆ ของวงจรมอดูเลทแบบที่ 3

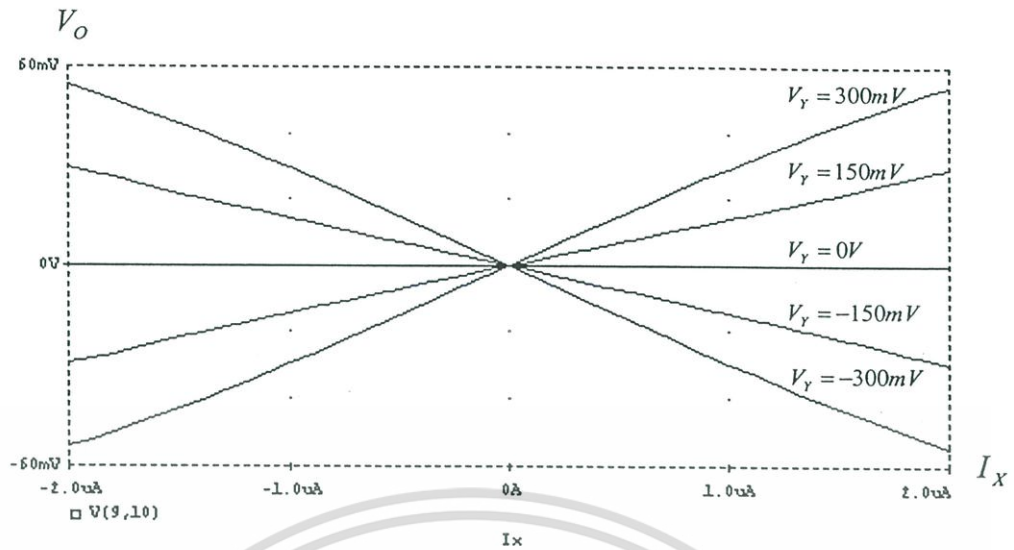
Biasing inputs of the multiplier		THD	BW
$V_o = -2KR_L V_x V_y$	$V_y = V_{AC}, V_x = V_{DC}$	0.68%	173 MHz
$; I_x = 0$	$V_x = V_{AC}, V_y = V_{DC}$	0.69%	47 MHz
$V_o = \frac{4KR_L V_y I_x}{A_1}$	$V_y = V_{AC}, I_x = I_{DC}$	0.74%	164 MHz
$; V_x = 0$	$I_x = I_{AC}, V_y = V_{DC}$	0.63%	45 MHz



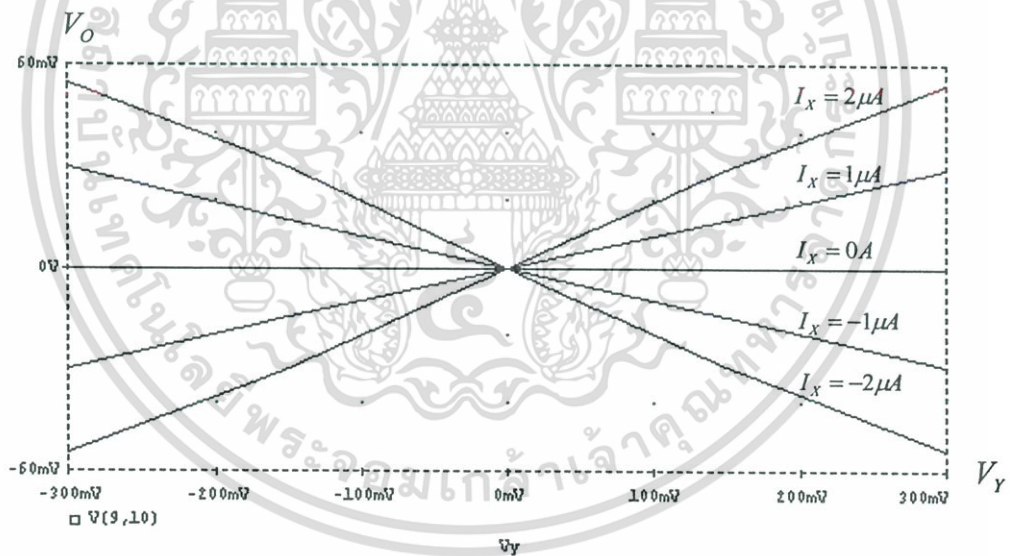
(ก)  $V_x$  กับ  $V_o$  ขณะ  $V_y$  แปรค่าจาก  $-0.3\text{ V}$  ถึง  $0.3\text{ V}$  สติปลละ  $0.15\text{ V}$



(ข)  $V_y$  กับ  $V_o$  ขณะ  $V_x$  แปรค่าจาก  $-0.3\text{ V}$  ถึง  $0.3\text{ V}$  สติปลละ  $0.15\text{ V}$



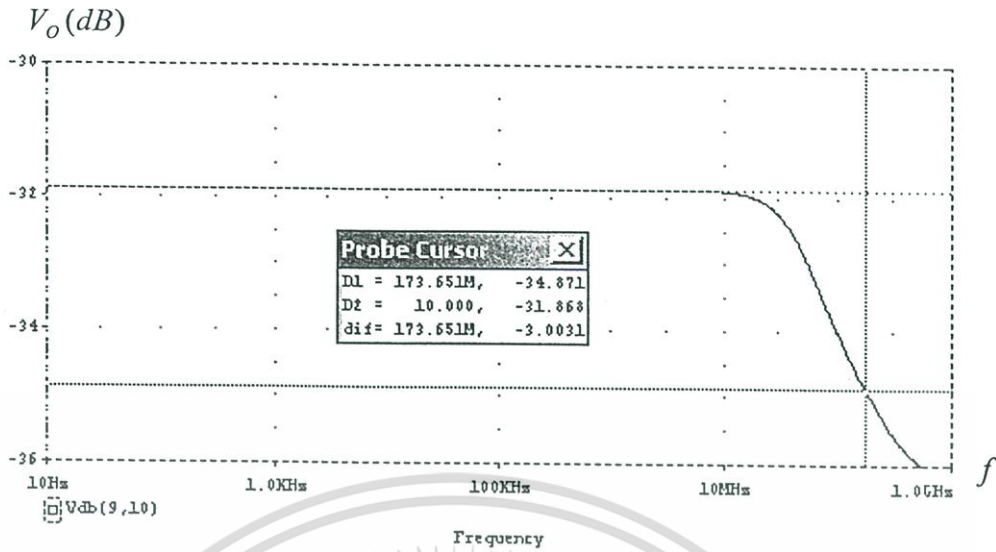
(ค)  $I_x$  กับ  $V_o$  ขณะ  $V_y$  แปรค่าจาก  $-0.3\text{ V}$  ถึง  $0.3\text{ V}$  สตีปละ  $0.15\text{ V}$



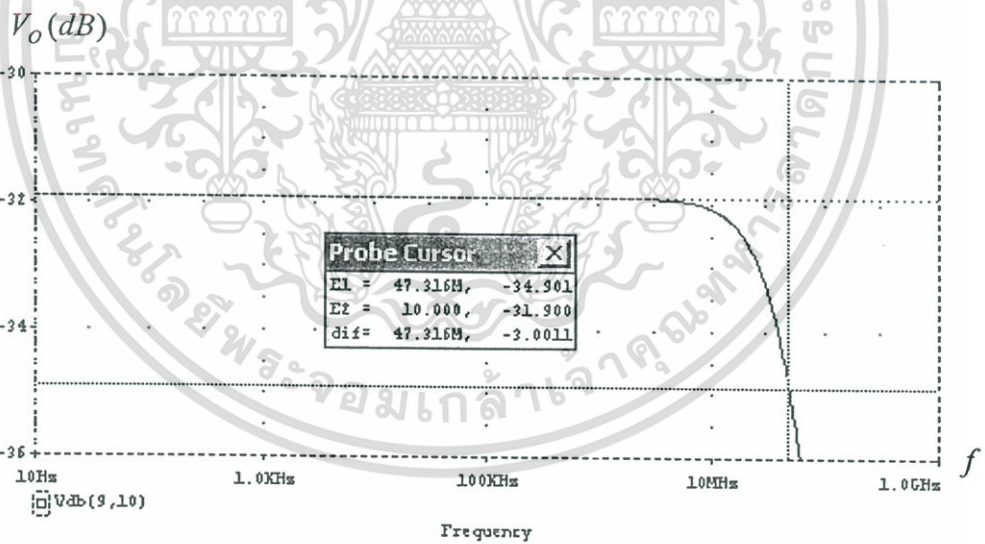
(ง)  $V_y$  กับ  $V_o$  ขณะ  $I_x$  แปรค่าจาก  $-2\ \mu\text{A}$  ถึง  $2\ \mu\text{A}$  สตีปละ  $1\ \mu\text{A}$

รูปที่ 5.5 ผลของคุณสมบัติทางไฟตรง (DC Transfer Characteristic)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

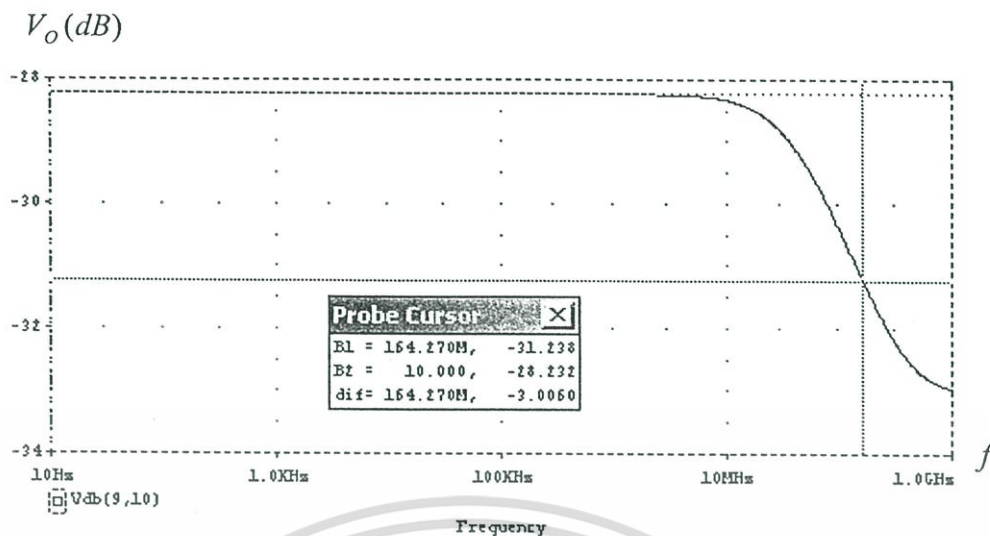


(ก) เมื่อ  $V_Y = 0.2V \sin \omega t$ ,  $V_X = 0.2V$ , และ  $I_X = 0$

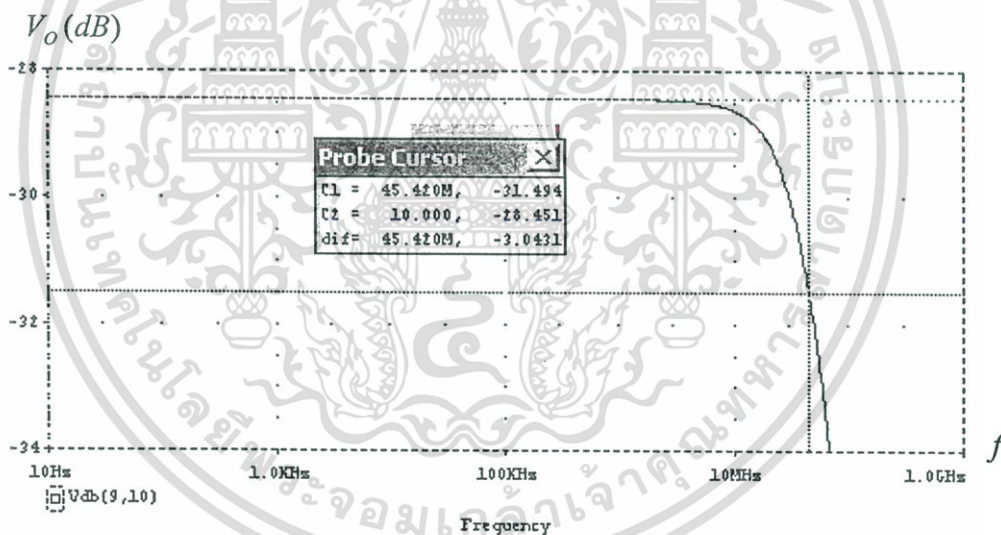


(ข) เมื่อ  $V_X = 0.2V \sin \omega t$ ,  $V_Y = 0.2V$ , และ  $I_X = 0$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



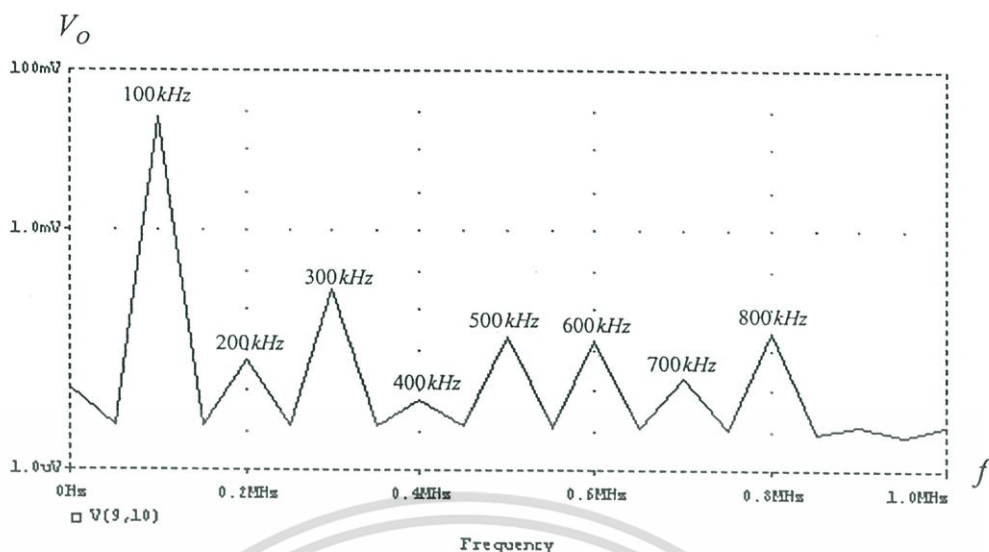
(ค) เมื่อ  $V_Y = 0.2V \sin \omega t$ ,  $I_X = 2\mu A$ , และ  $V_X = 0$



(ง) เมื่อ  $I_X = 2\mu A \sin \omega t$ ,  $V_Y = 0.2V$ , และ  $V_X = 0$

### รูปที่ 5.6 ผลของความถี่ตอบสนอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



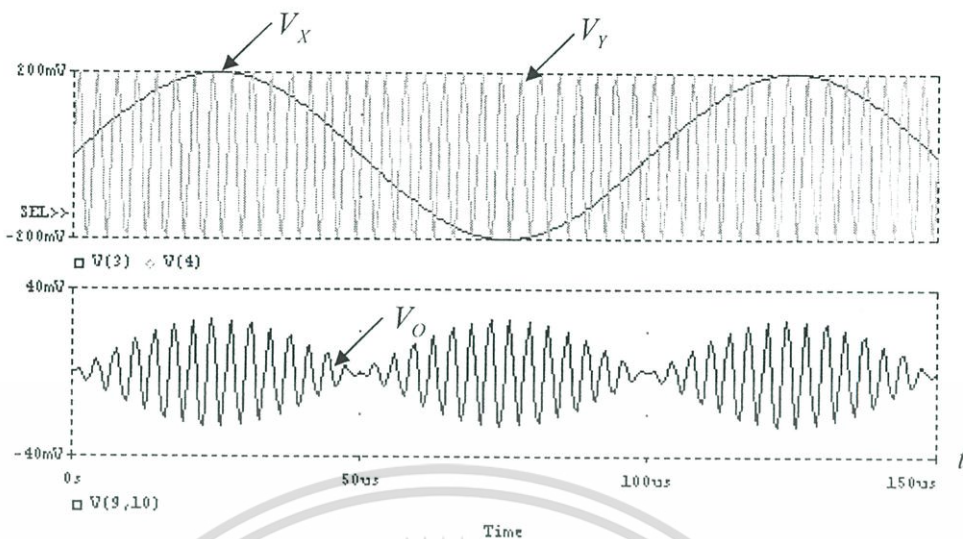
(ก) เมื่อ  $V_x = 0.2V \sin 200k\pi t$ ,  $V_y = 0.2V$ , และ  $I_x = 0$



(ข) เมื่อ  $V_y = 0.2V \sin 200k\pi t$ ,  $I_x = 2\mu A$ , และ  $V_x = 0$

รูปที่ 5.7 ผลความผิดเพี้ยนทางฮาร์โมนิกที่ความถี่ต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



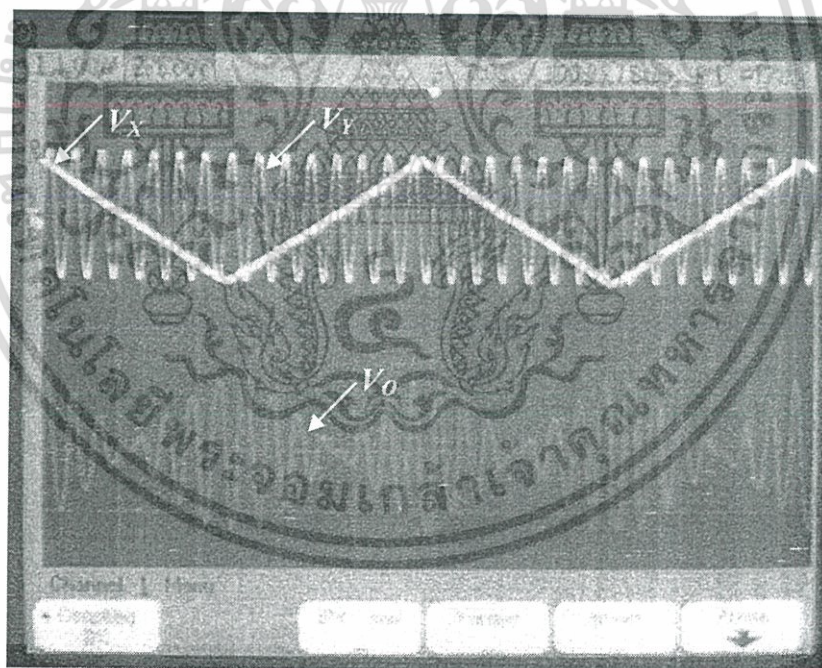
รูปที่ 5.8 แสดงการมอดูเลตทางขนาดเมื่อ  $V_X = 0.2V \sin 20k\pi t$ ,  $V_Y = 0.2V \sin 600k\pi t$ , และ  $I_X = 0$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

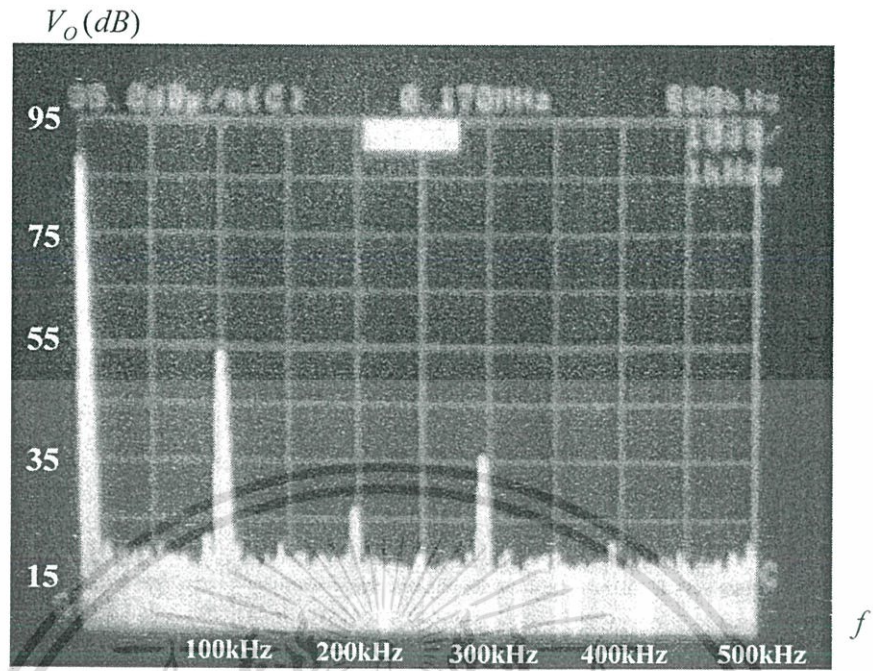
### 5.5.2 ผลการทดสอบด้วยการต่อวงจรจริงลงบอร์ด

เพื่อยืนยันการทำงานของวงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 3 ได้นำวงจรดังกล่าวมาต่อวงจรจริงลงบอร์ดทดลอง โดยใช้ไอซีเบอร์ 14007 แรงดันไฟเลี้ยง  $V_{DD} = 4.5\text{ V}$ ,  $R_L = 10\text{ k}\Omega$  การทดสอบถูกกระทำเป็นวงจร Balanced Modulator โดยป้อนอินพุต  $V_X$  เป็นสัญญาณสามเหลี่ยมขนาด  $1\text{ V}_{p-p}$  ความถี่  $2\text{ kHz}$  และป้อนอินพุต  $V_Y$  เป็นสัญญาณซายน์ขนาด  $1\text{ V}_{p-p}$  ความถี่  $30\text{ kHz}$  ถูกแสดงในรูปที่ 5.9 การทดสอบความผิดเพี้ยนทางฮาร์โมนิค ถูกกระทำโดยการป้อนอินพุต  $V_X$  เป็นสัญญาณซายน์ ขนาด  $1\text{ V}_{p-p}$  ความถี่  $100\text{ kHz}$  และอินพุต  $V_Y$  ด้วยไฟตรงขนาด  $1\text{ V}$  ถูกแสดงในรูปที่ 5.10 ซึ่งวัดความผิดเพี้ยนทางฮาร์โมนิครวม (THD) ได้  $1.2\%$  จากผลการวัดค่า THD พบว่าค่าที่วัดได้สอดคล้องกับผลการวิเคราะห์ทางทฤษฎีและผลการเลียนแบบการทำงาน (simulation) ด้วย PSpice คือมี second & third order harmonics เป็นตัวหลักในการส่งผลกระทบต่อความผิดเพี้ยนรวม



รูปที่ 5.9 ผลของ Balance modulator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.10 ผลความถี่พียงทางฮาร์โมนิกที่ความถี่ต่างๆ เมื่อ  $V_x = 1V_{p-p} \sin 200k\pi t$   
และ  $V_y = 1V_{p-p} \sin 200k\pi t$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 5.6 สรุป

วงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 3 ที่นำเสนอประกอบไปด้วย วงจรคุณพื้นฐาน 1 วงจร วงจรลบสัญญาณ 3 วงจร และวงจรผสมสัญญาณ 1 วงจร จากโครงสร้างที่ออกแบบไว้เป็นอย่างดีของวงจรดังกล่าว ทำให้วงจรมีจุดเด่นดังนี้คือ

1. ใช้แรงดันไฟเลี้ยงต่ำ และสามารถทำงานได้ทั้งกับแหล่งจ่ายไฟเลี้ยงเดี่ยวหรือไฟเลี้ยงคู่
2. มีความผิดเพี้ยนรวม (Total Harmonic Distortion : THD) ต่ำ
3. ใช้ทรานซิสเตอร์ที่มีขนาด W/L เท่ากันหมดทุกตัว
4. ความถี่ตอบสนองของวงจสูงกว่า วงจรคุณสองแบบแรก
5. สัญญาณเอาต์พุตสามารถเป็นผลคูณของสัญญาณแรงดันกับแรงดัน หรือผลคูณของสัญญาณกระแสกับแรงดัน

ในส่วนข้อดีของวงจรถือว่า วงจรมีความผิดเพี้ยนรวมทางฮาร์โมนิก (THD) ที่ไม่ต่ำมากเมื่อเทียบกับวงจรคุณในแบบที่ 1 ที่ถูกนำเสนอไปแล้วในบทที่ 3 แต่อย่างไรก็ตามค่า THD ที่ได้ของวงจรถิ่นำเสนอนี้ก็ถือว่าอยู่ในเกณฑ์ที่ยอมรับว่าดี ผลการทดสอบด้วยโปรแกรม PSpice ที่แรงดันไฟเลี้ยง  $V_{DD} = 2.5 \text{ V}$  พบว่าวงจรมีความผิดเพี้ยนรวม (THD) น้อยกว่า 0.8 % ที่แรงดันอินพุต 0.2 V และกระแสอินพุต  $2 \mu\text{A}$  ความถี่ตอบสนองของวงจรถูกอยู่ในช่วง 45 MHz ถึง 173 MHz ผลการทดสอบด้วยการต่อวงจรจริง พบว่าวงจรถูกสามารถทำงานได้จริงและให้ผลที่สอดคล้องกับการทดสอบด้วยโปรแกรม PSpice และการวิเคราะห์ทางทฤษฎี วงจรถิ่นำเสนอนี้คาดหวังที่จะนำไปใช้งานด้านการประมวลผลสัญญาณทางอนาล็อก ที่วงจรถูกทำงานภายใต้แรงดันไฟเลี้ยงต่ำ และต้องการความแม่นยำสูง

## บทที่ 6

### บทสรุปและแนวทางการพัฒนาต่อ

วิทยานิพนธ์นี้นำเสนอการออกแบบวงจรคุณสัญญาณอนาล็อกแบบ 4 ควอดแรนท์ที่ใช้แรงดันไฟเลี้ยงต่ำ ซึ่งได้แสดงไว้ 3 แบบ โดยสามารถสรุปคุณสมบัติและจุดเด่นของวงจรทั้ง 3 แบบได้ดังนี้

วงจรคุณแบบที่ 1 คือ วงจรคุณสัญญาณที่ใช้เทคนิคผลต่างกำลังสองเป็นพื้นฐาน จุดเด่นของวงจรคุณแบบที่ 1 คือ

1. ใช้แรงดันไฟเลี้ยงต่ำ
2. วงจรทำงานในโหมดกระแส
3. ขนาดความกว้างและความยาวเซลล์ของทรานซิสเตอร์มีขนาดเท่ากันทุกตัว
4. มีความผิดเพี้ยนรวม (Total Harmonic Distortion : THD) ต่ำ
5. สามารถทำงานได้ทั้งกับแหล่งจ่ายไฟเดี่ยวหรือแหล่งจ่ายไฟคู่

วงจรคุณแบบที่ 2 คือ วงจรคุณสัญญาณที่ใช้วงจรและหลักการพื้นฐานเช่นเดียวกับวงจรคุณแบบที่ 1 โดยมีจุดเด่นดังนี้

1. ใช้แรงดันไฟเลี้ยงต่ำ
2. วงจรทำงานในโหมดกระแส

และมีจุดเด่นที่เพิ่มเติมจากวงจรคุณแบบที่ 1 คือ ได้ออกแบบให้วงจร 1 วงจรสามารถทำงานได้สองหน้าที่ในเวลาเดียวกัน ทำให้วงจรคุณสัญญาณในแบบที่ 2 นี้สามารถลดจำนวนทรานซิสเตอร์ลงไปได้

วงจรคุณแบบที่ 3 คือ วงจรคุณสัญญาณที่ถูกออกแบบให้มีลักษณะเด่นกว่าวงจรคุณสัญญาณสองแบบแรกดังนี้

1. ใช้แรงดันไฟเลี้ยงต่ำกว่า วงจรคุณสองแบบแรก
2. ความถี่ตอบสนองของวงจรสูงกว่า วงจรคุณสองแบบแรก
3. สัญญาณเอาต์พุตสามารถเป็นผลคูณของสัญญาณแรงดัน 2 สัญญาณ หรือผลคูณของสัญญาณกระแสและสัญญาณแรงดัน

และจุดเด่นด้านอื่นๆ เช่นเดียวกับวงจรคุณแบบที่ 1 คือ

1. ขนาดความกว้างและความยาวเซลล์ของทรานซิสเตอร์มีขนาดเท่ากันทุกตัว
2. มีความผิดเพี้ยนรวม (Total Harmonic Distortion : THD) ต่ำ
3. สามารถทำงานได้ทั้งกับแหล่งจ่ายไฟเดี่ยวหรือแหล่งจ่ายไฟคู่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถึงแม้ว่าวงจรคุณที่นำเสนอทั้ง 3 แบบจะมีจุดเด่นหลายประการ แต่ก็ยังมีจุดด้อยซึ่งสามารถสรุปได้ดังนี้

จุดด้อยของวงจรคุณแบบที่ 1 คือ

1. ใช้จำนวนทรานซิสเตอร์มากพอสมควร
2. ต้องใช้แหล่งจ่ายกระแส

จุดด้อยของวงจรคุณแบบที่ 2 คือ

1. ต้องใช้ทรานซิสเตอร์ทั้งชนิด NMOS และ PMOS
2. วงจรทำงานโดยใช้แหล่งจ่ายไฟเลี้ยงคู่เท่านั้น
3. วงจรมีความผิดเพี้ยนรวมทางฮาร์โมนิก (THD) ที่ไม่ต่ำมากเมื่อเทียบกับวงจรคุณในแบบที่ 1

จุดด้อยของวงจรคุณแบบที่ 3 คือ ต้องใช้ทรานซิสเตอร์ทั้งชนิด NMOS และ PMOS

จากผลการเลียนแบบการทำงานโดยโปรแกรม PSpice พบว่าวงจรคุณสัญญาทั้ง 3 แบบให้ผลการทำงานเป็นไปตามทฤษฎีที่ได้ออกแบบไว้และสอดคล้องกับผลการวิเคราะห์ทางทฤษฎี สำหรับการทดสอบด้วยการต่อวงจรจริงลงบอร์ดเพื่อยืนยันการทำงานของวงจรมันได้ทำการเลือกวงจรคุณในแบบที่ 3 เพื่อทำการทดสอบ ซึ่งพบว่าวงจรสามารถทำงานได้จริงและให้ผลที่สอดคล้องกับการทดสอบด้วยโปรแกรม PSpice และการวิเคราะห์ทางทฤษฎี คือมี second & third order harmonics เป็นตัวหลักในการส่งผลกระทบต่อความผิดเพี้ยนรวม ซึ่งผลการเปรียบเทียบการวิเคราะห์การทำงานของวงจรคุณสัญญาทั้ง 3 แบบสามารถถูกแสดงในตารางที่ 6.1

ตารางที่ 6.1 ผลการเปรียบเทียบสมรรถนะของวงจรคูณสัญญาณแบบต่างๆ

Multiplier	$V_{DD}$ (V)	$V_{SS}$ (V)	Input Range	THD %	BW (MHz)	Current Source	Number of Transistor	
							NMOS	PMOS
Type 1	3	-				5	18	-
$V_o = \frac{-I_x I_y R_L}{(8K(V_{DD} - V_T)^2)}$			$I_x = I_{AC} \quad I_y = I_{DC}$	-5.5 $\mu A$ to 5.5 $\mu A$	0.18	18.1		
			$I_y = I_{AC} \quad I_x = I_{DC}$	-5.5 $\mu A$ to 5.5 $\mu A$	0.18	18.1		
Type 2	1.5	1.5				-	16	3
$V_o = \frac{-I_x I_y R_L}{(8K(V_{DD} - V_T)^2)}$			$I_x = I_{AC} \quad I_y = I_{DC}$	-5.8 $\mu A$ to 5.8 $\mu A$	1.85	15.8		
			$I_y = I_{AC} \quad I_x = I_{DC}$	-5.8 $\mu A$ to 5.8 $\mu A$	1.85	15.8		
Type 3	2.5	-				1	4	8
$V_o = -2KR_L V_x V_y$			$V_x = V_{AC} \quad V_y = V_{DC}$ $I_x = 0$	-0.3 V to 0.3 V	0.69	47.3		
			$V_y = V_{AC} \quad V_x = V_{DC}$ $I_x = 0$	-0.3 V to 0.3 V	0.68	173.6		
$V_o = \frac{4KR_L V_y I_x}{A_1}$			$I_x = I_{AC} \quad V_y = V_{DC}$ $V_x = 0$	-0.3 V to 0.3 V -2 $\mu A$ to 2 $\mu A$	0.63	45.4		
			$V_y = V_{AC} \quad I_x = I_{DC}$ $V_x = 0$	-0.3 V to 0.3 V -2 $\mu A$ to 2 $\mu A$	0.74	164.2		

สำหรับแนวทางการพัฒนาในวงจรคูณสัญญาณแบบที่ 1 ซึ่งมีคุณสมบัติต่างๆ ดิอยู่แล้ว ถ้าจะพัฒนาก็คงต้องเป็นการลดจำนวน MOS ให้น้อยลง ลดแหล่งจ่ายกระแสลงโดยการออกแบบวงจรให้ใช้ MOS แทนแหล่งจ่ายกระแส และหาวิธีเพิ่มความถี่ตอบสนองของวงจรให้สูงขึ้น

ส่วนวงจรคูณสัญญาณแบบที่ 2 สิ่งที่จะต้องพัฒนา คือ หาวิธีการลดความผิดเพี้ยนของวงจรให้ต่ำลง และหาวิธีเพิ่มความถี่ตอบสนองของวงจรให้สูงขึ้น

และส่วนวงจรคูณสัญญาณแบบที่ 3 ได้ถูกออกแบบวงจรไว้อย่างกะทัดรัดแล้ว ซึ่งถ้าจะพัฒนาคงต้องเป็นการหาวิธีลดความผิดเพี้ยนของวงจรให้ต่ำลง และออกแบบวงจรเพิ่มเติมให้วงจรสามารถให้เอาท์พุทเป็นผลคูณของสัญญาณกระแสกับกระแสได้

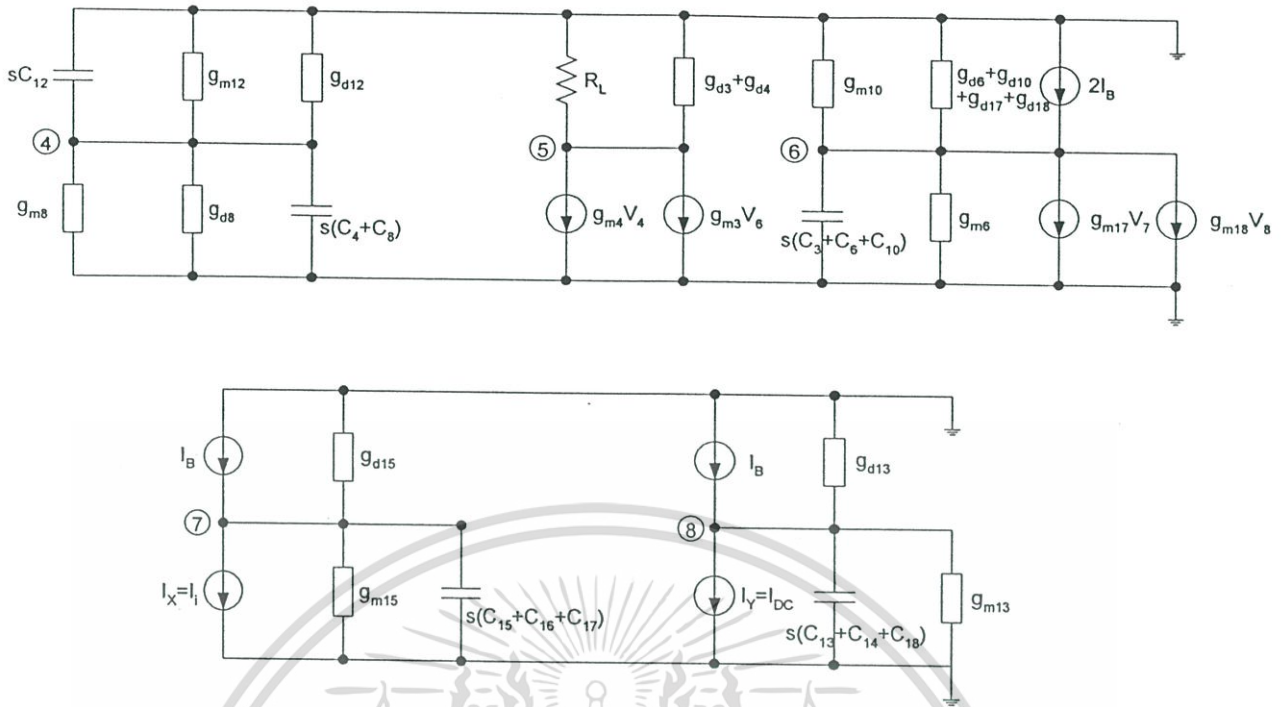
## เอกสารอ้างอิง

- [1] J.S. Pena-Finol and J.A. Connelly, "A MOS Four-Quadrant Analog Multiplier using the Quarter-Square Technique," IEEE J. Solid-State Circuits, vol.SC22, pp.1067-1073, Dec.1987.
- [2] S.I. Liu and C.-C. Chang, "CMOS Analog Divider and Four-Quadrant Multiplier using Pool Circuits," IEEE J. Solid-State Circuits, vol.30, pp.1025-1029, Sept.1995.
- [3] S.I. Liu and C.-C. Chang, "CMOS Four-Quadrant Multiplier using Bias Feedback Techniques," IEEE J.Solid-State Circuits, vol.29, pp.750-752, June 1994.
- [4] S.I. Liu and J.J. Chen, " Low-Voltage CMOS Four-Quadrant Multiplier Based on Square-Difference Identity," IEE Proceedings of Circuits, Devices and Systems, vol. 143, pp.174-176, 1996.
- [5] S.I. Liu " Low Voltage CMOS Four-Quadrant Multiplier," Electronics Letters, vol. 30, pp.2125-2126, 1994
- [6] S.I. Liu and C.-C. Chang, " Low Voltage CMOS Four-Quadrant Multiplier," Electronics Letters, vol. 33, pp.207-208, 1997
- [7] K. Dejhan, F. Cheevasuvit, I. Chaisayun, P. Mahabunphachai and C. Soonyeechan, "Low Voltage, Low Power Analogue Multiplier," Proc. of ROVPIA'99, Malaysia, pp.16-18.
- [8] I. Chaisayun, K. Dejhan, F. Cheevasuvit, C. Soonyeechan, "Single/Dual Power Supply Differential Input Voltage Four-Quadrant Analogue Multiplier using Quarter-Square Technique," Proc. of International Analog VLSI workshop, Taiwan, pp.167-171.
- [9] I. Chaisayun, K. Dejhan, "2.5 volts Four-Quadrant Analogue Multiplier," Proc. of ISCIT2001, Thailand, pp.500-502.
- [10] R.E. Allen and D.R. Holberg, CMOS Analog Circuit Design, New York: Holt Rinehart and Winston, 1987
- [11] C.T. Sah, "Characteristic of the Metal-Oxide-Semiconductor Transistor," IEEE Trans. Electron Devices, Vol ED-11, pp.329-345, 1964
- [12] H. Shichman and D. Hodges, "Modeling and Simulation of Insulated Gate Field-Effect Transistor Switching Circuit," IEEE J. Solid-State Circuit, Vol. SC-3, pp.258-289, 1968

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

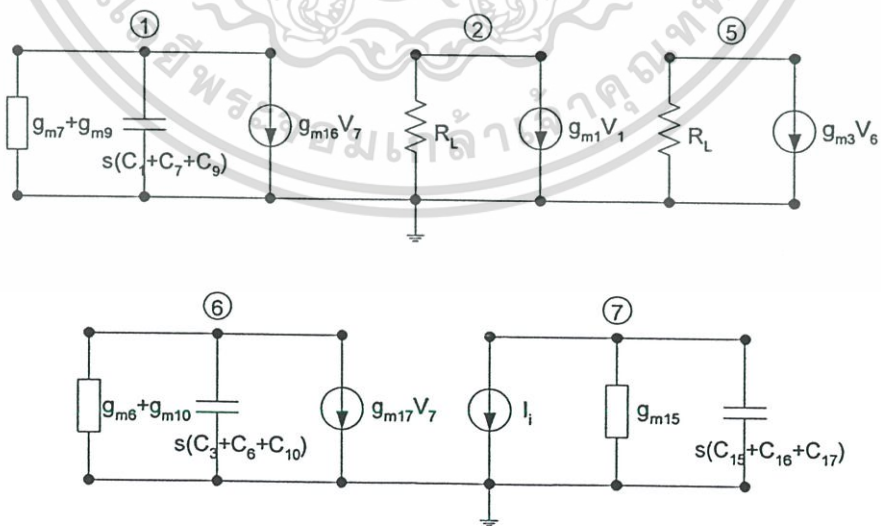
- [13] K.Ogata, Modern Control Engineering, 2<sup>nd</sup> ED., pp. 432-450, Prentice-hall,INC,1990
- [14] S.Wong and C.A Salama, "Impact of scaling on MOS analog Performance," IEEE J. Solid-State Circuits, vol. 18,pp.106-114, Feb 1983.
- [15] P.R. Gray and R.G. Meyer, "Analysis and Design of Analog Integrated Circuits," 2<sup>nd</sup> ed., pp. 216-221, John Wiley & Son,1984.
- [16] IEEE Std.519, IEEE Recommended Practices and Requirement for Harmonic Control in Electrical Power Systems, Institute of Electrical and Electronics Engineers, 1992.
- [17] P.R. Gray and R.G. Meyer, "Analysis and Design of Analog Integrated Circuits," 2<sup>nd</sup> ed., pp. 705-709, John Wiley & Sons,1984.
- [18] R. Gregorian and G.C. Temes, "Analog MOS Integrated Circuits for Signal Processing" John Wiley & Son, pp. 126-133, 1986.
- [19] K. Bult and H. Wallinage, " A CMOS Four-Quadrant Analog Multiplier," IEEE J. Solid-State Circuits, vol.SC21,pp.430-435,June 1986.
- [20] S.I. Lin and C.-C. Chang, "CMOS Four-Quadrant Multiplier using Active Attenuators," Int. J. Electron., vol. 79,pp.323-328,1995.
- [21] N. Saxena and J.J. Clark, "A Four-Quadrant CMOS Analog Multiplier for Analog Neural Networks," IEEE J. Solid-State Circuits, vol.29, pp.746-749, June.1994.
- [22] K. Tanno, O. Ishizuka and Z. Tang, "Four-Quadrant CMOS Current-Mode Multiplier Independent of Device Parameter," IEEE Trans. Circuits Syst. II, vol.47, pp 473-477,May 2000.
- [23] O. Oliaei and P. Loumeau, "Four-Quadrant Class AB CMOS Current Multiplier," Electron. Lett., vol.32, pp.2327-2329, May 1996.
- [24] A. Ravindran, K. Ramarao, E. Vidal and M. Ismail, "Compact Low Voltage Four Quadrant CMOS Current Multiplier," Electron. Lett., Vol.37.No.24pp.1428-1429,Nov.2001.
- [25] I. Chaisayun, K. Dejhan, F. Cheevasuvit and C. Soonyeechan, "3-Mode-Operation of Four-Quadrant Analog Multiplier Circuit with Signal Vector Summation," Proc. of 1999 ITC-CSCC'99, pp.418-421, Japan,July 13-15, 1999.
- [26] K. Dejhan, F. Cheevasuvit, I. Chaisayun, W. Bumrung, and C. Soonyeechan, "A Four Quadrant Current Mode Analog Multiplier Circuit," Proc. of ROVPIA'99, Malaysia, pp.288-294, July 16-18, 1999





รูปที่ ก.2 แบบจำลองสัญญาณขนาดเล็กของวงจรรูป ก.1

จากรูปที่ ก.2 เมื่อทำการ open circuit แหล่งจ่ายกระแสตรง  $I_B$  และ  $I_Y$  จะได้ว่า  $V_4 = V_8 = 0$  ซึ่งส่งผลทำให้  $V_3 = 0$  ด้วย และเพื่อให้ง่ายต่อการประมาณค่าเราสามารถปรับลดอุปกรณ์บางตัวโดยใช้เงื่อนไข  $R_L + g_{ds} \approx R_L$  และ  $g_m + g_{ds} \approx g_m$  ซึ่งจะได้เป็นแบบจำลองที่สามารถคำนวณได้ง่ายขึ้นดังแสดงในรูปที่ ก.3



รูปที่ ก.3 แบบจำลองที่ปรับปรุงให้ง่ายขึ้นจากรูปที่ ก.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และจากรูปที่ ก.3 สามารถหาค่าแรงดันไฟฟ้าที่โหนดต่างๆ ได้ดังนี้

ที่โหนด 1

$$V_1 = \frac{-g_{m16}V_7}{g_{m7} + g_{m9} + (C_1 + C_7 + C_9)s} \quad (\text{ก.1})$$

ที่โหนด 2

$$V_2 = \frac{-g_{m1}V_1}{R_L} \quad (\text{ก.2})$$

ที่โหนด 5

$$V_5 = \frac{-g_{m3}V_6}{R_L} \quad (\text{ก.3})$$

ที่โหนด 6

$$V_6 = \frac{-g_{m17}V_7}{g_{m6} + g_{m10} + (C_3 + C_6 + C_{10})s} \quad (\text{ก.4})$$

ที่โหนด 7

$$V_7 = \frac{-I_i}{g_{m15} + (C_{15} + C_{16} + C_{17})s} \quad (\text{ก.5})$$

จากรูปที่ ก.1 จะได้

$$V_o = V_2 - V_5 \quad (\text{ก.6})$$

ใช้สมการ (ก.1)-(ก.6) หาค่า  $\frac{V_o}{I_i}$  จะได้

$$\frac{V_o}{I_i} = \frac{1}{R_L} \left[ \frac{[(C_1 + C_7 + C_9)g_{m3}g_{m17} - (C_3 + C_6 + C_{10})g_{m1}g_{m16}]s + [(g_{m7} + g_{m9})(g_{m3}g_{m17}) - (g_{m6} + g_{m10})(g_{m1}g_{m16})]}{[(C_{15} + C_{16} + C_{17})s + g_{m15}][(C_1 + C_7 + C_9)s + g_{m7} + g_{m9}][(C_3 + C_6 + C_{10})s + g_{m6} + g_{m10}]} \right] \quad (\text{ก.7})$$

ค่า  $g_m$  และ  $C_{gs}$  ที่ได้จากโปรแกรม PSpice มีค่าดังตารางที่ ก.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ ก.1 ค่าพารามิเตอร์ภายในต่างๆ ของทรานซิสเตอร์ในวงจรคุณแบบที่ 1 จาก PSpice

NAME	M1	M2	M3	M4	M5
MODEL	NMOS1	NMOS1	NMOS1	NMOS1	NMOS1
ID	6.66E-06	3.75E-06	6.74E-06	3.66E-06	3.62E-06
VGS	1.67E+00	1.51E+00	1.67E+00	1.50E+00	1.51E+00
GM	2.08E-05	1.58E-05	2.09E-05	1.56E-05	1.54E-05
GDS	1.26E-07	7.85E-08	1.27E-07	7.70E-08	1.07E-07
CGS	5.08E-14	5.08E-14	5.08E-14	5.08E-14	5.08E-14
NAME	M6	M7	M8	M9	M10
MODEL	NMOS1	NMOS1	NMOS1	NMOS1	NMOS1
ID	6.56E-06	6.49E-06	3.54E-06	1.45E-06	1.41E-06
VGS	1.67E+00	1.67E+00	1.50E+00	1.33E+00	1.33E+00
GM	2.04E-05	2.03E-05	1.52E-05	9.92E-06	9.80E-06
GDS	1.68E-07	1.66E-07	1.05E-07	5.56E-08	5.47E-08
CGS	5.08E-14	5.08E-14	5.08E-14	5.08E-14	5.08E-14
NAME	M11	M12	M13	M14	M15
MODEL	NMOS1	NMOS1	NMOS1	NMOS1	NMOS1
ID	3.45E-06	3.54E-06	1.50E-05	1.48E-05	1.00E-05
VGS	1.49E+00	1.50E+00	2.00E+00	2.00E+00	1.82E+00
GM	1.50E-05	1.52E-05	3.03E-05	3.00E-05	2.50E-05
GDS	1.03E-07	1.05E-07	3.23E-07	3.87E-07	2.33E-07
CGS	5.08E-14	5.08E-14	5.08E-14	5.08E-14	5.08E-14
NAME	M16	M17	M18		
MODEL	NMOS1	NMOS1	NMOS1		
ID	9.96E-06	9.96E-06	1.49E-05		
VGS	1.82E+00	1.82E+00	2.00E+00		
GM	2.49E-05	2.49E-05	3.01E-05		
GDS	2.46E-07	2.45E-07	3.61E-07		
CGS	5.08E-14	5.08E-14	5.08E-14		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

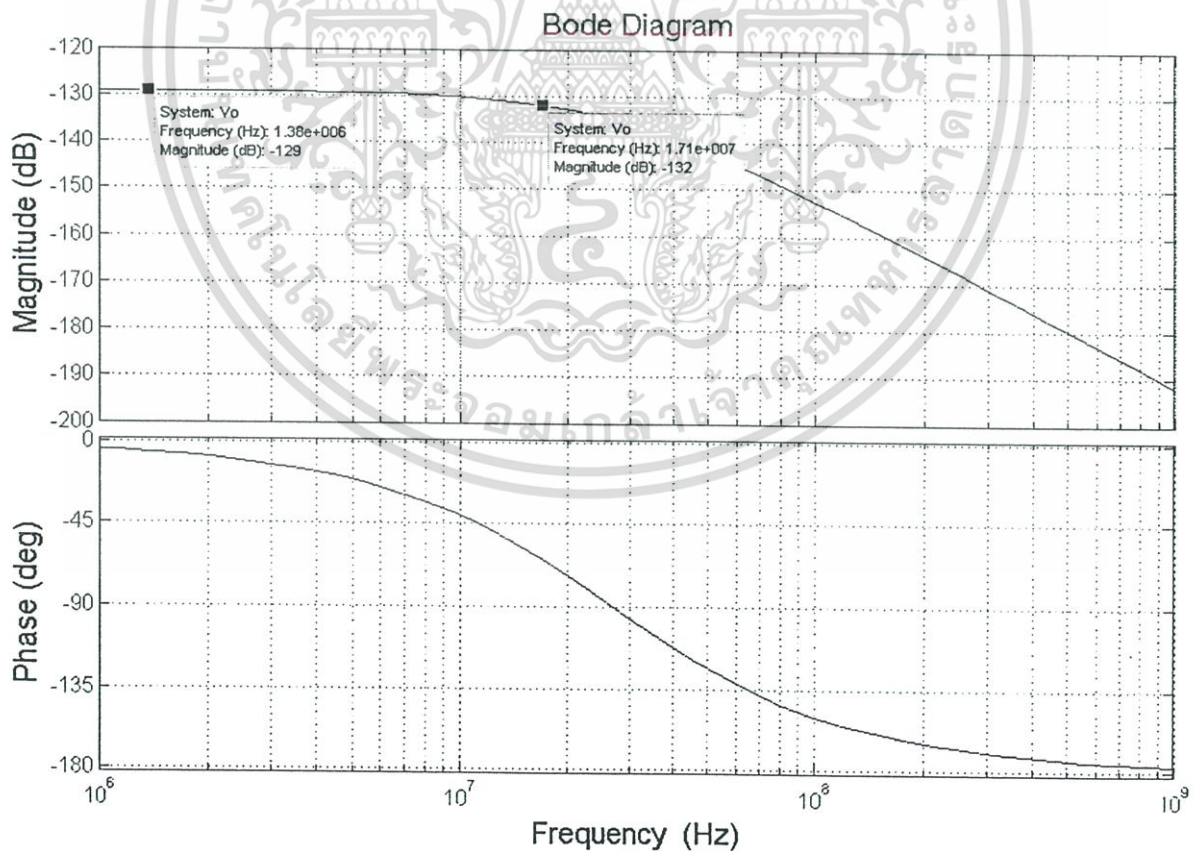
จากตารางที่ ก.1 จะเห็นได้ว่าค่าของ  $C_{gs}$  มีค่าเท่ากันทุกตัว ดังนั้นจากสมการ (ก.7) จะได้

$$\frac{V_o}{I_i} = \frac{1}{R_L} \left[ \frac{[3Cg_{m3}g_{m17} - 3Cg_{m1}g_{m16}]s + [(g_{m7} + g_{m9})(g_{m3}g_{m17}) - (g_{m6} + g_{m10})(g_{m1}g_{m16})]}{(3Cs + g_{m15})(3Cs + g_{m7} + g_{m9})(3Cs + g_{m6} + g_{m10})} \right] \quad (\text{ก.8})$$

และจากการแทนค่า  $R_L = 10k\Omega$ ,  $g_m$  และ  $C_{gs}$  ต่างๆ จากตารางที่ ก.1 ในสมการ (ก.8) จะได้

$$\frac{V_o}{I_i} = \frac{10^{10}(s + 225 \times 10^6)}{(s + 164 \times 10^6)(s + 198 \times 10^6)(s + 198 \times 10^6)} \quad (\text{ก.9})$$

จากสมการ (ก.9) พบว่าทั้งโพลและซีโร มีค่าใกล้เคียงกันมากจนทำให้ไม่สามารถประมาณค่าได้จากโพลเด่น ดังนั้นจึงต้องใช้ฟังก์ชัน Bode Diagram ที่มีอยู่ในโปรแกรม MATLAB มาช่วยในการวิเคราะห์ ซึ่งได้ค่าเท่ากับ 17.1 MHz ดังแสดงในรูปที่ ก.4 และจากผลการเลียนแบบการทำงาน (simulation) ด้วย PSpice ได้ค่าเท่ากับ 18.1 MHz ซึ่งจะเห็นว่ามีค่าใกล้เคียงกันมาก



รูปที่ ก.4 โบทไดอะแกรมผลตอบสนองทางความถี่ของวงจรคุณลักษณะแบบที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปเผยแพร่โดยไม่ได้รับอนุญาต  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ก.2 การวิเคราะห์ผลความผิดพลาดของวงจรคุณลักษณะที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 1 ที่เกิดจากการลดทอนความคล่องตัวของพาหะ

จากรูปที่ 3.3 เมื่อใช้สมการ (2.8) แทนในสมการ (3.10)-(3.13) สมการกระแสเดรนของ  $M_1 - M_4$  สามารถเขียนใหม่ได้ดังนี้

$$I_{D1} = K\left(\frac{I_X}{A} - B\right)^2 - \theta K\left(\frac{I_X}{A} - B\right)^3 + \theta^2 K\left(\frac{I_X}{A} - B\right)^4 \quad (\text{ก.10})$$

$$I_{D2} = K\left(\frac{I_Y}{A} - B\right)^2 - \theta K\left(\frac{I_Y}{A} - B\right)^3 + \theta^2 K\left(\frac{I_Y}{A} - B\right)^4 \quad (\text{ก.11})$$

$$I_{D3} = K\left(\frac{I_X + I_Y}{A} - B\right)^2 - \theta K\left(\frac{I_X + I_Y}{A} - B\right)^3 + \theta^2 K\left(\frac{I_X + I_Y}{A} - B\right)^4 \quad (\text{ก.12})$$

$$I_{D4} = K(-B)^2 - \theta K(-B)^3 + \theta^2 K(-B)^4 \quad (\text{ก.13})$$

แรงดันเอาต์พุตสามารถกำหนดได้จากสมการ (3.14) ดังนี้

$$V_O = [(I_{D1} + I_{D2}) - (I_{D3} + I_{D4})]R_L \quad (\text{ก.14})$$

เมื่อแทนค่าสมการ (ก.10)-(ก.13) ในสมการ (ก.14) จะแรงดันเอาต์พุตของวงจรดังนี้

$$V_O = \frac{-2KR_L I_X I_Y}{A^2} + \frac{3\theta KR_L}{A^3} [I_X^2 I_Y + I_X I_Y^2 + 2ABI_X I_Y] - \frac{2\theta^2 KR_L}{A^4} [2I_X^3 I_Y + 2I_X I_Y^3 + 3I_X^2 I_Y^2 - 6ABI_X^2 I_Y - 6ABI_X I_Y^2 + 6A^2 B^2 I_X I_Y] \quad (\text{ก.15})$$

เมื่อกำหนดให้

$$A = 4K(V_{DD} - V_T) \text{ และ } B = V_{SS} + V_T$$

จากสมการ (ก.15) แสดงให้เห็นว่าการลดทอนความคล่องตัวของพาหะจะส่งผลกระทบต่อความผิดเพี้ยนในฮาร์โมนิกที่ 2 และ 3 ซึ่งผลที่ได้นี้สอดคล้องกับผลการเลียนแบบการทำงาน (simulation) ด้วยโปรแกรม PSpice

ก.3 การวิเคราะห์ผลความผิดพลาดของวงจรคุณสมบัติของทรานซิสเตอร์ที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 1 ที่เกิดจากความไม่สมพงษ์ของค่า Transconductance Parameter ของทรานซิสเตอร์

เมื่อกำหนดให้ค่า Transconductance Parameter ของ  $M_1$ - $M_2$  และ  $M_3$ - $M_4$  คือ  $K + \frac{\Delta K}{2}$  และ  $K - \frac{\Delta K}{2}$  ตามลำดับ ดังนั้นกระแสเดรนของ  $M_1$ - $M_4$  สามารถเขียนใหม่ได้ดังนี้

$$I_{D1} = \left(K + \frac{\Delta K}{2}\right) \left(\frac{I_X}{A} - B\right)^2 \quad (\text{ก.16})$$

$$I_{D2} = \left(K + \frac{\Delta K}{2}\right) \left(\frac{I_Y}{A} - B\right)^2 \quad (\text{ก.17})$$

$$I_{D3} = \left(K - \frac{\Delta K}{2}\right) \left(\frac{I_X + I_Y}{A} - B\right)^2 \quad (\text{ก.18})$$

$$I_{D4} = \left(K - \frac{\Delta K}{2}\right) (-B)^2 \quad (\text{ก.19})$$

เมื่อแทนค่าสมการ (ก.16)-(ก.19) ในสมการ (ก.14) จะแรงดันเอาต์พุตของวงจรดังนี้

$$V_o = \frac{-2KR_L I_X I_Y}{A^2} - \frac{\Delta KR_L}{A^2} [2ABI_X + 2ABI_Y - I_X^2 - I_Y^2 - I_X I_Y - 2A^2 B^2] \quad (\text{ก.20})$$

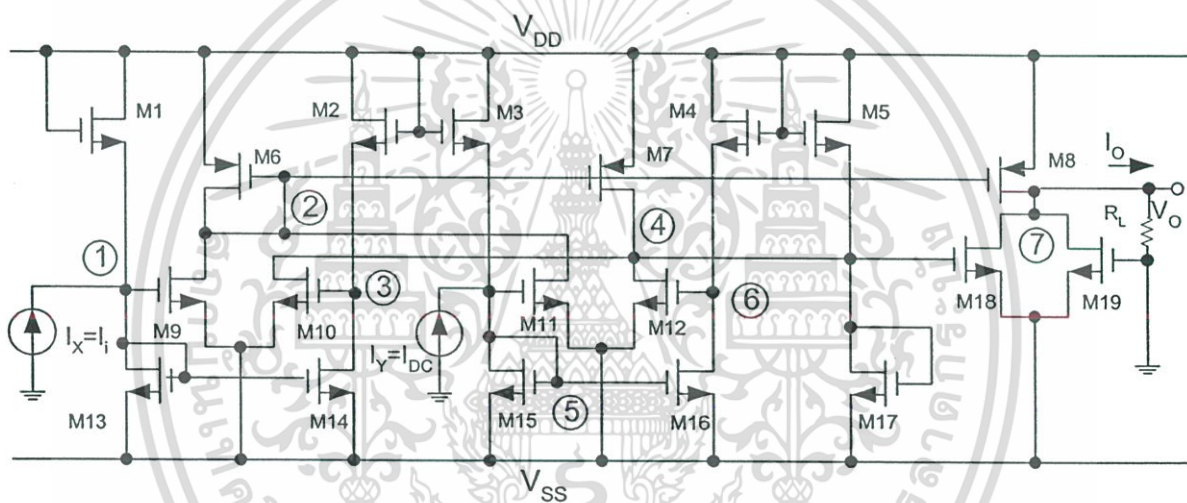
จากสมการ (ก.20) แสดงว่าความไม่สมพงษ์ของ Transconductance parameter จะส่งผลต่อระดับแรงดันดีซี และความเพี้ยนในฮาร์โมนิคที่สอง

ภาคผนวก ข

การวิเคราะห์หาความถี่ตอบสนองและประสิทธิภาพของวงจรคูณสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 2

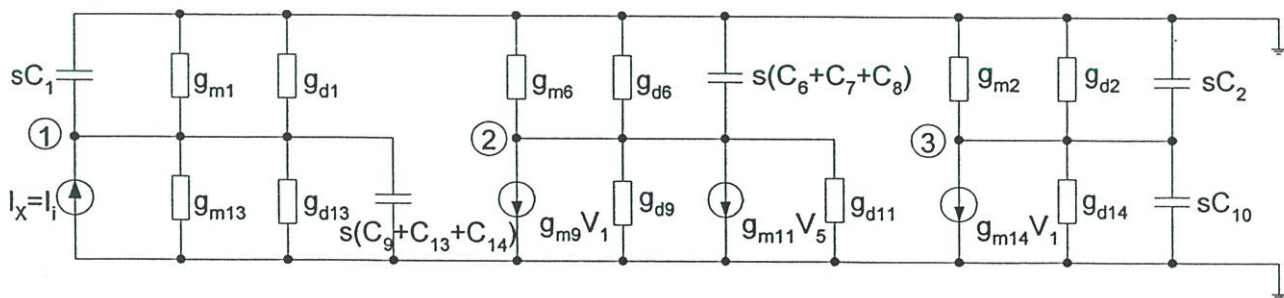
ข.1 การวิเคราะห์หาความถี่ตอบสนองของวงจรคูณสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 2

เมื่อพิจารณาวงจรคูณสัญญาณแบบที่ 2 ในรูปที่ 4.2 จะเห็นว่าอินพุต  $I_X$  และ  $I_Y$  มีความสมมาตรกัน จึงทำให้ค่าความถี่ตอบสนองของแต่ละอินพุตมีค่าเท่ากัน ดังนั้นในการวิเคราะห์หาความถี่ตอบสนองจะพิจารณาเพียงอินพุตเดี่ยวนั้น โดยกำหนดให้  $I_X = I_i$  และ  $I_Y = I_{DC}$  ซึ่งแสดงได้ดังรูปที่ ข.1

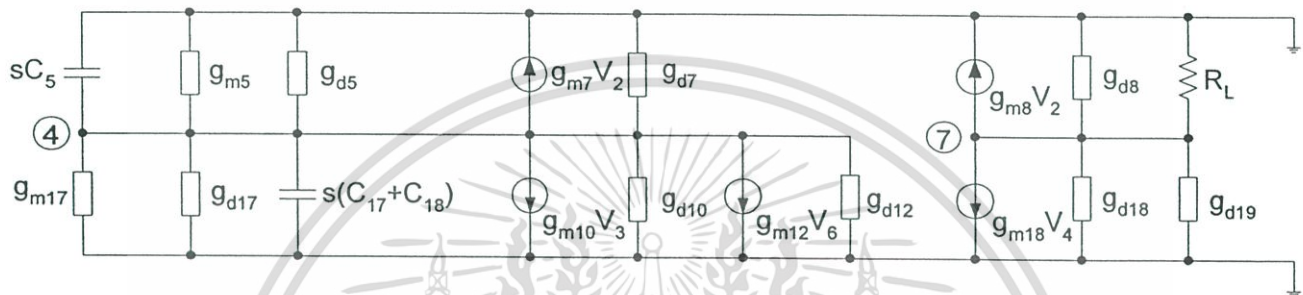
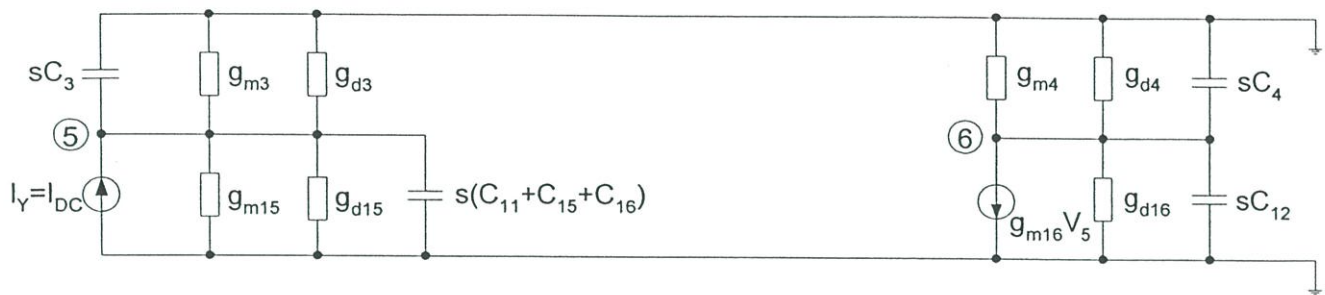


รูปที่ ข.1 วงจรคูณสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 2

จากวงจรรูปที่ ข.1 เมื่อถูกแทนด้วยแบบจำลองสัญญาณขนาดเล็กดังรูปที่ 2.7 (ข) โดยที่  $C_i = C_{gsi}$ ,  $g_{di} = g_{dsi}$  และใช้ทฤษฎีการเปลี่ยนแปลงแหล่งจ่ายกระแสเป็นความนำ ซึ่งสามารถแสดงได้ดังรูปที่ ข.2

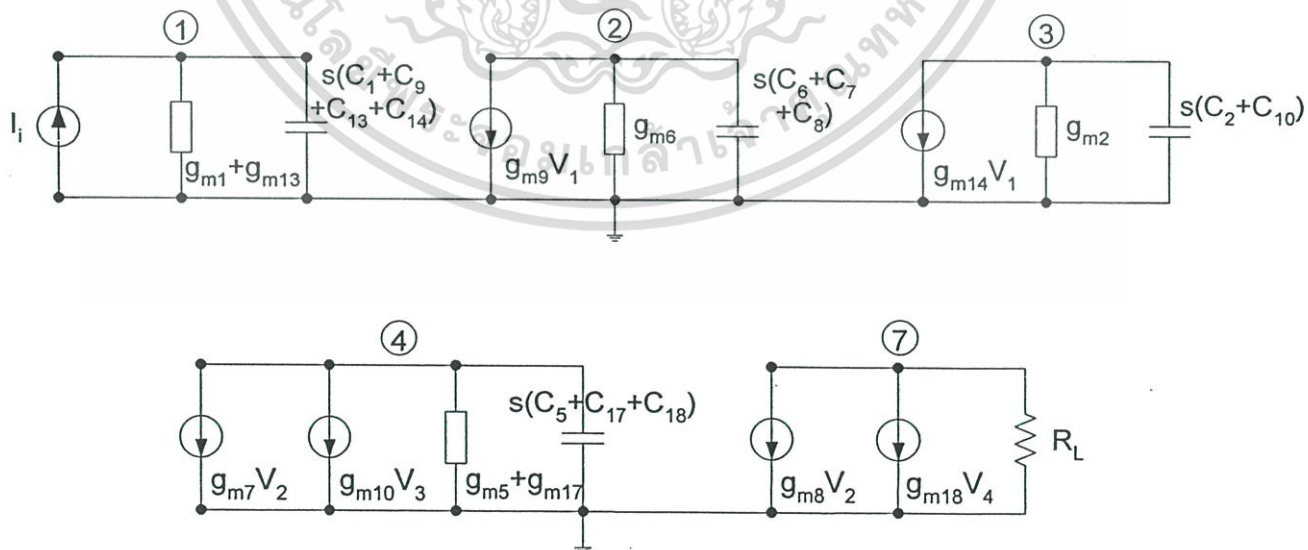


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ๒.๒ แบบจำลองสัญญาณขนาดเล็กของวงจรรูป ๒.๑

จากรูปที่ ๒.๒ เมื่อทำการ open circuit แหล่งจ่ายกระแสตรง  $I_Y$  จะได้ว่า  $V_5 = 0$  ซึ่งส่งผลทำให้  $V_6 = 0$  ด้วย และเพื่อให้ง่ายต่อการประมาณค่าเราสามารถปรับลดอุปกรณ์บางตัวโดยใช้เงื่อนไข  $g_m + g_{ds} \approx g_m$  ซึ่งจะได้เป็นแบบจำลองที่สามารถคำนวณได้ง่ายขึ้นดังแสดงในรูปที่ ๒.๓



รูปที่ ๒.๓ แบบจำลองที่ปรับปรุงให้ง่ายขึ้นจากรูปที่ ๒.๒

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และจากรูปที่ ข.3 สามารถหาค่าแรงดันไฟฟ้าที่โหนดต่างๆ ได้ดังนี้

ที่โหนด 1

$$V_1 = \frac{I_i}{g_{m1} + g_{m13} + (C_1 + C_9 + C_{13} + C_{14})s} \quad (\text{ข.1})$$

ที่โหนด 2

$$V_2 = \frac{-g_{m9}V_1}{g_{m6} + (C_6 + C_7 + C_8)s} \quad (\text{ข.2})$$

ที่โหนด 3

$$V_3 = \frac{-g_{m14}V_1}{g_{m2} + (C_2 + C_{10})s} \quad (\text{ข.3})$$

ที่โหนด 4

$$V_4 = \frac{-(g_{m7}V_2 + g_{m10}V_3)}{g_{m5} + g_{m17} + (C_5 + C_{17} + C_{18})s} \quad (\text{ข.4})$$

ที่โหนด 7

$$V_7 = -R_L(g_{m8}V_2 + g_{m18}V_4) \quad (\text{ข.5})$$

ค่า  $g_m$  และ  $C_{gs}$  ที่ได้จากโปรแกรม PSpice มีค่าดังตารางที่ ข.1

ตารางที่ ข.1 ค่าพารามิเตอร์ภายในต่างๆ ของทรานซิสเตอร์ในวงจรถูกแบบที่ 2 จาก PSpice

NAME	M1	M2	M3	M4	M5
MODEL	NMOS1	NMOS1	NMOS1	NMOS1	NMOS1
ID	3.54E-06	3.54E-06	1.46E-06	6.40E-06	1.53E-06
VGS	1.50E+00	1.50E+00	1.34E+00	1.66E+00	1.34E+00
GM	1.52E-05	1.52E-05	9.96E-06	2.02E-05	1.02E-05
GDS	1.05E-07	1.05E-07	5.60E-08	1.65E-07	5.77E-08
CGS	5.08E-14	5.08E-14	5.08E-14	5.08E-14	5.08E-14

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ ข.1 (ต่อ)

NAME	M6	M7	M8	M9	M10
MODEL	PMOS1	PMOS1	PMOS1	NMOS1	NMOS1
ID	-9.92E-06	-9.85E-06	-9.89E-06	3.52E-06	3.55E-06
VGS	-1.67E+00	-1.67E+00	-1.67E+00	1.50E+00	1.50E+00
GM	2.02E-05	2.01E-05	2.01E-05	1.51E-05	1.52E-05
GDS	1.99E-07	2.24E-07	2.11E-07	1.11E-07	1.00E-07
CGS	1.24E-13	1.24E-13	1.24E-13	5.08E-14	5.08E-14
NAME	M11	M12	M13	M14	M15
MODEL	NMOS1	NMOS1	NMOS1	NMOS1	NMOS1
ID	6.40E-06	1.51E-06	3.54E-06	3.54E-06	6.46E-06
VGS	1.66E+00	1.34E+00	1.50E+00	1.50E+00	1.66E+00
GM	2.01E-05	1.01E-05	1.52E-05	1.52E-05	2.03E-05
GDS	1.87E-07	5.17E-08	1.05E-07	1.05E-07	1.66E-07
CGS	5.08E-14	5.08E-14	5.08E-14	5.08E-14	5.08E-14
NAME	M16	M17	M18	M19	
MODEL	NMOS1	NMOS1	NMOS1	NMOS1	
ID	6.40E-06	6.33E-06	6.30E-06	3.54E-06	
VGS	1.66E+00	1.66E+00	1.66E+00	1.50E+00	
GM	2.01E-05	2.00E-05	2.00E-05	1.52E-05	
GDS	1.87E-07	1.63E-07	1.72E-07	1.05E-07	
CGS	5.08E-14	5.08E-14	5.08E-14	5.08E-14	

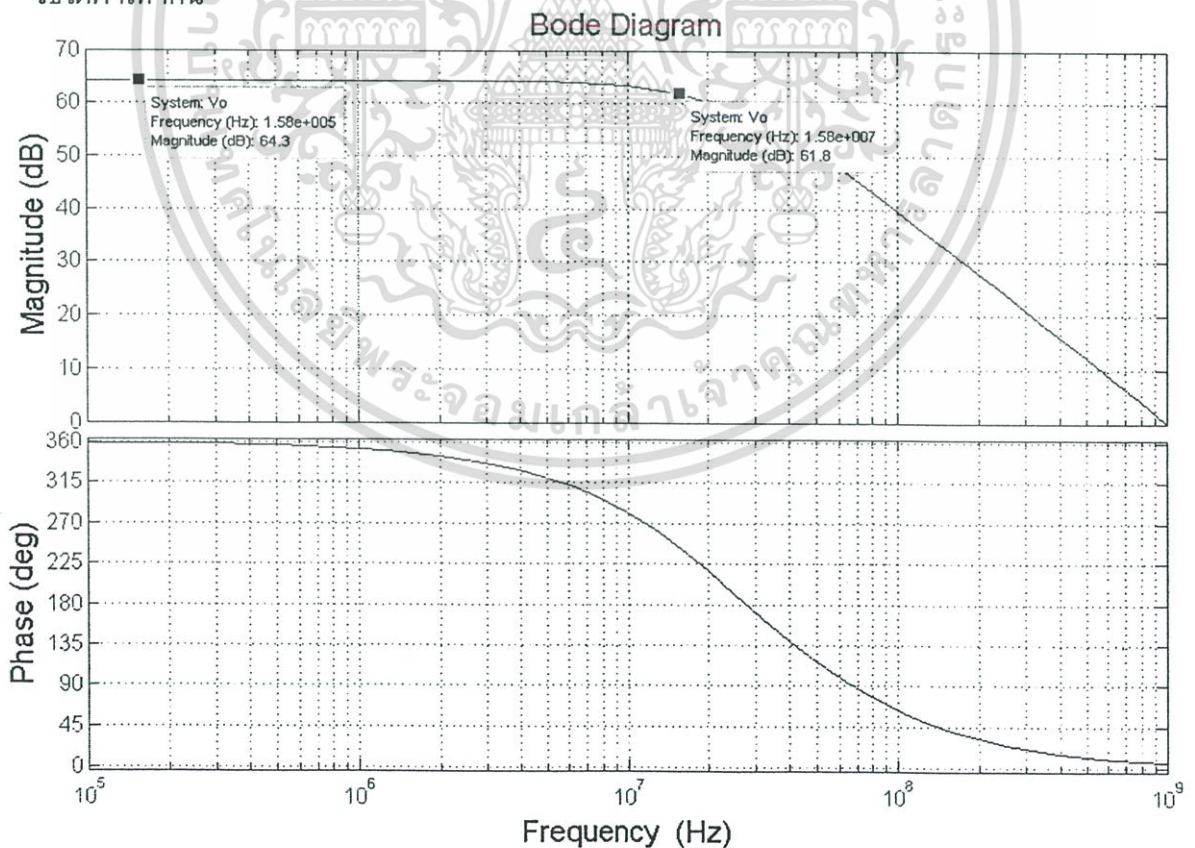
ใช้สมการ (ข.1)-(ข.5) หาค่า  $\frac{V_2}{I_i}$  หรือเท่ากับ  $\frac{V_o}{I_i}$  และจากตารางที่ ข.1 จะเห็นได้ว่าค่าของ  $C_{gs}$  ของ NMOS และ PMOS มีค่าเท่ากันทุกตัวโดยสมมุติให้ชื่อว่า  $C_n$  และ  $C_p$  ตามลำดับ ดังนั้นสมการหาค่าได้ดังนี้

$$\frac{V_o}{I_i} = R_L \left[ \frac{(g_{m5} + g_{m17} + 3C_n s)(g_{m2} + 2C_n s)(g_{m8} g_{m9})}{(g_{m5} + g_{m17} + 3C_n s)(g_{m6} + 3C_p s)(g_{m1} + g_{m13} + 4C_n s)(g_{m2} + 2C_n s)} \right] - R_L g_{m18} \left[ \frac{(2C_n g_{m7} g_{m9} + 3C_p g_{m10} g_{m14})s + (g_{m2} g_{m7} g_{m9} + g_{m6} g_{m10} g_{m14})}{(g_{m5} + g_{m17} + 3C_n s)(g_{m6} + 3C_p s)(g_{m1} + g_{m13} + 4C_n s)(g_{m2} + 2C_n s)} \right] \quad (ข.6)$$

และจากการแทนค่า  $R_L = 10k\Omega$ ,  $g_m$ ,  $C_n$  และ  $C_p$  ต่างๆ จากตารางที่ ข.1 ในสมการ (ข.6) จะได้

$$\frac{V_o}{I_i} = \frac{0.85 \times 10^{55} (s + 49 \times 10^6)(s - 198 \times 10^6)}{(s + 198 \times 10^6)(s + 54 \times 10^6)(s + 149 \times 10^6)(s + 198 \times 10^6)} \quad (ข.7)$$

จากสมการ (ข.7) พบว่าทั้งโพลและซีโร มีค่าใกล้เคียงกันมากจนทำให้ไม่สามารถประมาณค่าได้จากโพลเด่น ดังนั้นจึงต้องใช้ฟังก์ชัน Bode Diagram ที่มีอยู่ในโปรแกรม MATLAB มาช่วยในการวิเคราะห์ ซึ่งได้ค่าเท่ากับ 15.8 MHz ดังแสดงในรูปที่ ข.4 และจากผลการเลียนแบบการทำงาน (simulation) ด้วย PSpice ได้ค่าเท่ากับ 15.8 MHz ซึ่งจะเห็นได้ว่าผลที่ได้จากทั้งสองวิธีได้ค่าเท่ากัน



รูปที่ ข.4 โบทไดอะแกรมผลตอบสนองทางความถี่ของวงจรคุณลักษณะแบบที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข.2 การวิเคราะห์ผลความผิดพลาดของวงจรคุณสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 2 ที่เกิดจากการลดทอนความคล่องตัวของพาหะ

จากรูปที่ 4.2 เมื่อใช้สมการ (2.8) แทนในสมการ (4.15), (4.19) และ (4.20) สมการกระแสเดรนของ  $M_8$ ,  $M_{18}$ , และ  $M_{19}$  สามารถเขียนใหม่ได้ดังนี้

$$I_{O2} = K\left(\frac{I_X}{A} - B\right)^2 - \theta K\left(\frac{I_X}{A} - B\right)^3 + \theta^2 K\left(\frac{I_X}{A} - B\right)^4 + K\left(\frac{I_Y}{A} - B\right)^2 - \theta K\left(\frac{I_Y}{A} - B\right)^3 + \theta^2 K\left(\frac{I_Y}{A} - B\right)^4 \quad (ข.8)$$

$$I_{D19} = K(-B)^2 - \theta K(-B)^3 + \theta^2 K(-B)^4 \quad (ข.9)$$

$$I_{D18} = K\left(\frac{I_X + I_Y}{A} - B\right)^2 - \theta K\left(\frac{I_X + I_Y}{A} - B\right)^3 + \theta^2 K\left(\frac{I_X + I_Y}{A} - B\right)^4 \quad (ข.10)$$

กระแสเอาต์พุตของวงจรสามารถกำหนดได้จากสมการ (4.21) ดังนี้

$$I_O = I_{O2} - I_{D18} - I_{D19} \quad (ข.11)$$

ซึ่งจะได้สมการของแรงดันเอาต์พุตดังนี้

$$V_O = (I_{O2} - I_{D18} - I_{D19})R_L \quad (ข.12)$$

เมื่อแทนค่าสมการ (ข.8)-(ข.10) ในสมการ (ข.12) จะแรงดันเอาต์พุตของวงจрдังนี้

$$V_O = \frac{-2KR_L I_X I_Y}{A^2} + \frac{3\theta KR_L}{A^3} [I_X^2 I_Y + I_X I_Y^2 + 2ABI_X I_Y] - \frac{2\theta^2 KR_L}{A^4} [2I_X^3 I_Y + 2I_X I_Y^3 + 3I_X^2 I_Y^2 - 6ABI_X^2 I_Y - 6ABI_X I_Y^2 + 6A^2 B^2 I_X I_Y] \quad (ข.13)$$

เมื่อกำหนดให้

$$A = 4K(V_{DD} - V_T) \text{ และ } B = V_{SS} + V_T$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ (ข.13) แสดงให้เห็นว่าการลดทอนความคล่องตัวของพาหะจะส่งผลต่อความผิดเพี้ยนในฮาร์โมนิกที่ 2 และ 3 ซึ่งผลที่ได้นี้สอดคล้องกับผลการเลียนแบบการทำงาน (simulation) ด้วยโปรแกรม PSpice

ข.3 การวิเคราะห์ผลความผิดพลาดของวงจรคุณสมบัติสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 2 ที่เกิดจากความไม่สมพงษ์ของค่า Transconductance Parameter ของทรานซิสเตอร์

เมื่อกำหนดให้ค่า Transconductance Parameter ของ  $M_8$  และ  $M_{18}-M_{19}$  คือ  $K + \frac{\Delta K}{2}$  และ  $K - \frac{\Delta K}{2}$  ตามลำดับ ดังนั้นกระแสเดรนของ  $M_8$ ,  $M_{18}$ , และ  $M_{19}$  สามารถเขียนใหม่ได้ดังนี้

$$I_{D8} = \left(K + \frac{\Delta K}{2}\right) \left(\frac{I_X}{A} - B\right)^2 + \left(K + \frac{\Delta K}{2}\right) \left(\frac{I_Y}{A} - B\right)^2 \quad (ข.14)$$

$$I_{D18} = \left(K - \frac{\Delta K}{2}\right) \left(\frac{I_X + I_Y}{A} - B\right)^2 \quad (ข.15)$$

$$I_{D19} = \left(K - \frac{\Delta K}{2}\right) (-B)^2 \quad (ข.16)$$

เมื่อแทนค่าสมการ (ข.14)-(ข.16) ในสมการ (ข.12) จะแรงดันเอาต์พุตของวงจรดังนี้

$$V_O = \frac{-2KR_L I_X I_Y}{A^2} - \frac{\Delta KR_L}{A^2} [2ABI_X + 2ABI_Y - I_X^2 - I_Y^2 - I_X I_Y - 2A^2 B^2] \quad (ข.17)$$

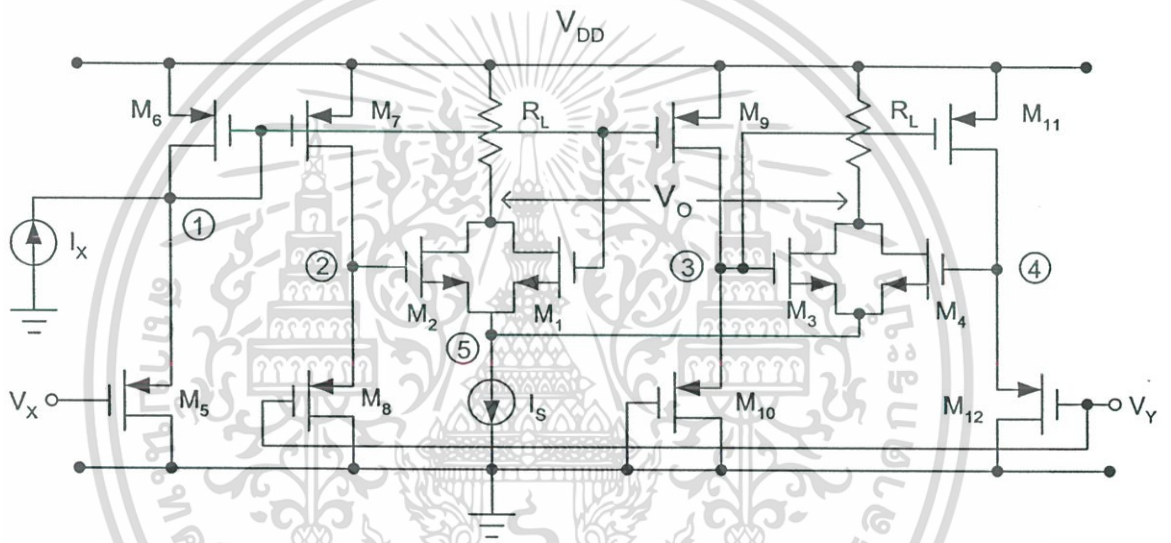
จากสมการ (ข.17) แสดงว่าความไม่สมพงษ์ของ Transconductance parameter จะส่งผลต่อระดับแรงดันดีซี และความเพี้ยนในฮาร์โมนิกที่สอง

## ภาคผนวก ค

การวิเคราะห์หาความถี่ตอบสนองและประสิทธิภาพของวงจรคุณสัญญาณที่ใช้  
แรงดันไฟเลี้ยงต่ำแบบที่ 3

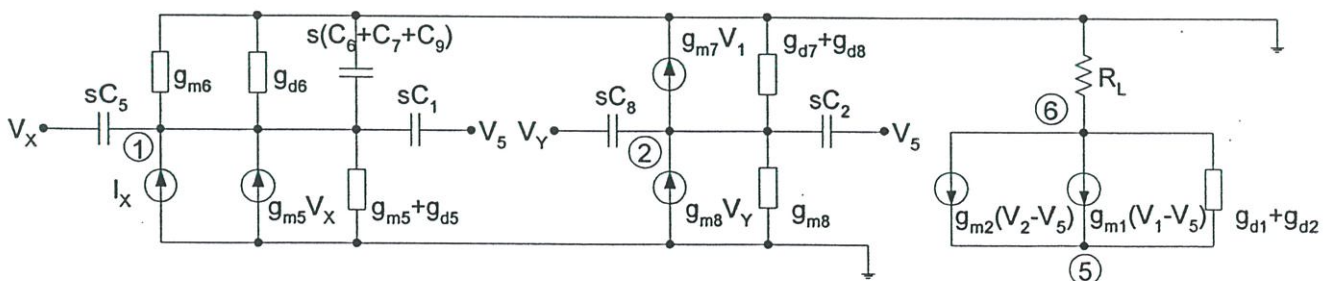
ค.1 การวิเคราะห์หาความถี่ตอบสนองของวงจรคุณสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำ  
แบบที่ 3

เมื่อพิจารณาวงจรคุณสัญญาณแบบที่ 3 ในรูปที่ 5.4 จะเห็นว่ามียุท 3 ยุท คือ  $V_X$ ,  $V_Y$ , และ  $I_X$  ดังนั้นการหาค่าความถี่ตอบสนองของวงจรสามารถทำได้ทั้ง 3 ยุท โดยสมมุติแรงดันที่โหนดต่างๆ ซึ่งแสดงได้ดังรูปที่ ค.1

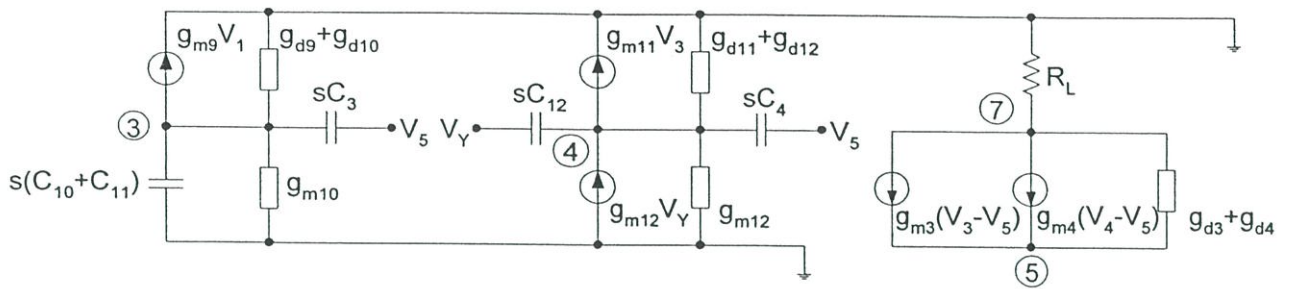


รูปที่ ค.1 วงจรคุณสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 3

จากวงจรรูปที่ ค.1 เมื่อถูกแทนด้วยแบบจำลองสัญญาณขนาดเล็กดังรูปที่ 2.7 (ข) โดยที่  $C_i = C_{gsi}$ ,  $g_{di} = g_{dsi}$  และใช้ทฤษฎีการเปลี่ยนแปลงแหล่งจ่ายกระแสเป็นความนำ ซึ่งสามารถแสดงได้ดังรูปที่ ค.2



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ค.2 แบบจำลองสัญญาณขนาดเล็กของวงจรรูป ค.1

จากรูปที่ ค.2 เพื่อให้ง่ายต่อการประมาณค่าเราสามารถปรับลดอุปกรณ์บางตัวโดยใช้เงื่อนไข  $g_m + g_{ds} \approx g_m$ ,  $G_L + g_{ds} \approx G_L$  โดยที่  $G_L = 1/R_L$  ซึ่งสามารถหาค่าแรงดันไฟฟ้าที่โหนดต่างๆ ได้ดังนี้

ที่โหนด 1

$$V_1 = \frac{C_1 s V_5 + (C_5 s + g_{m5}) V_X + I_X}{(C_1 + C_5 + C_6 + C_7 + C_9) s + g_{m5} + g_{m6}} \quad (\text{ค.1})$$

ที่โหนด 2

$$V_2 = \frac{C_2 s V_5 - g_{m7} V_1 + (C_8 s + g_{m8}) V_Y}{(C_2 + C_8) s + g_{m8}} \quad (\text{ค.2})$$

ที่โหนด 3

$$V_3 = \frac{C_3 s V_5 - g_{m9} V_1}{(C_3 + C_{10} + C_{11}) s + g_{m10}} \quad (\text{ค.3})$$

ที่โหนด 4

$$V_4 = \frac{C_4 s V_5 - g_{m11} V_3 + (C_{12} s + g_{m12}) V_Y}{(C_4 + C_{12}) s + g_{m12}} \quad (\text{ค.4})$$

ที่โหนด 6

$$V_6 = \frac{(g_{m1} + g_{m2}) V_5 - g_{m1} V_1 - g_{m2} V_2}{G_L} \quad (\text{ค.5})$$

ที่โหนด 7

$$V_7 = \frac{(g_{m3} + g_{m4}) V_5 - g_{m3} V_3 - g_{m4} V_4}{G_L} \quad (\text{ค.6})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ (ค.1)-(ค.6) สามารถหาค่าทรานเฟอร์ฟังก์ชันของวงจรมอดูลสัญญาณแบบที่ 3 ได้ตามเงื่อนไขต่างๆ ดังต่อไปนี้

เมื่อกำหนดให้  $V_Y = V_{AC}$ ,  $V_X = V_{DC}$  และ  $I_X = 0$  จะได้ค่า  $g_m$  และ  $C_{gs}$  จากโปรแกรม PSpice ดังตารางที่ ค.1

ตารางที่ ค.1 ค่าพารามิเตอร์ภายในต่างๆ ของทรานซิสเตอร์ในวงจรมอดูลแบบที่ 3 จาก PSpice

เมื่อกำหนดให้  $V_Y = V_{AC}$ ,  $V_X = V_{DC}$  และ  $I_X = 0$

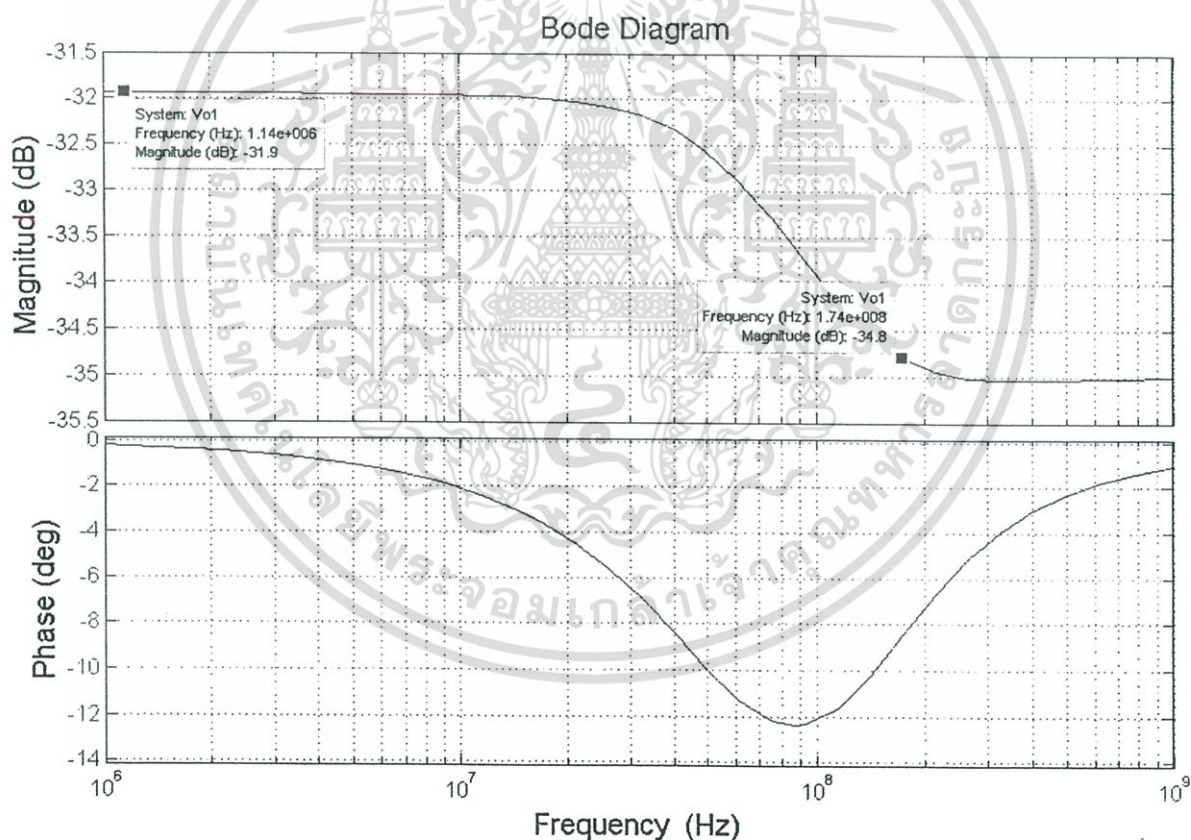
NAME	M1	M2	M3	M4	M5
MODEL	NMOS1	NMOS1	NMOS1	NMOS1	PMOS1
ID	4.22E-06	7.88E-07	7.88E-07	4.21E-06	-5.59E-07
VGS	1.03E+00	8.28E-01	8.28E-01	1.03E+00	-1.15E+00
GM	2.34E-05	1.06E-05	1.06E-05	2.34E-05	4.76E-06
GDS	1.60E-08	6.60E-09	6.60E-09	1.59E-08	4.36E-09
CGS	4.59E-15	4.59E-15	4.59E-15	4.59E-15	4.54E-15
NAME	M6	M7	M8	M9	M10
MODEL	PMOS1	PMOS1	PMOS1	PMOS1	PMOS1
ID	-5.59E-07	-5.60E-07	-5.60E-07	-5.60E-07	-5.60E-07
VGS	-1.15E+00	-1.15E+00	-1.15E+00	-1.15E+00	-1.15E+00
GM	4.76E-06	4.76E-06	4.76E-06	4.76E-06	4.76E-06
GDS	4.36E-09	4.36E-09	4.36E-09	4.36E-09	4.36E-09
CGS	4.54E-15	4.54E-15	4.54E-15	4.54E-15	4.54E-15
NAME	M11	M12			
MODEL	PMOS1	PMOS1			
ID	-1.90E-06	-1.90E-06			
VGS	-1.35E+00	-1.35E+00			
GM	8.63E-06	8.64E-06			
GDS	1.16E-08	1.16E-08			
CGS	4.54E-15	4.54E-15			

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากโปรแกรม PSpice จะได้ค่า  $V_s = \frac{V_Y}{2}$  และเมื่อแทนค่า  $V_s$ ,  $g_m$ , และ  $C_{gs}$  จากตารางที่ ค.1 ในสมการ (ค.1)-(ค.6) จะได้

$$\frac{V_o}{V_Y} = \frac{1.78 \times 10^{-2} (s + 784 \times 10^6 + 327i \times 10^6)(s + 784 \times 10^6 - 327i \times 10^6)(s + 490 \times 10^6)(s + 291 \times 10^6)}{(s + 947 \times 10^6)(s + 533 \times 10^6)(s + 403 \times 10^6)(s + 356 \times 10^6)} \quad (\text{ค.7})$$

จากสมการ (ค.7) พบว่าทั้งโพลและซีโร มีค่าใกล้เคียงกันมากจนทำให้ไม่สามารถประมาณค่าได้จากโพลเด่น ดังนั้นจึงต้องใช้ฟังก์ชัน Bode Diagram ที่มีอยู่ในโปรแกรม MATLAB มาช่วยในการวิเคราะห์ ซึ่งได้ค่าเท่ากับ 174 MHz ดังแสดงในรูปที่ ค.3 และจากผลการเลียนแบบการทำงาน (simulation) ด้วย PSpice ได้ค่าเท่ากับ 173 MHz ซึ่งจะเห็นว่ามีค่าใกล้เคียงกันมาก



รูปที่ ค.3 โบดีไดอะแกรมผลตอบสนองทางความถี่ของวงจรคุณลักษณะแบบที่ 3 เมื่อกำหนดให้

$$V_Y = V_{AC}, V_X = V_{DC} \text{ และ } I_X = 0$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อกำหนดให้  $V_X = V_{AC}$ ,  $V_Y = V_{DC}$  และ  $I_X = 0$  จะได้ค่า  $g_m$  และ  $C_{gs}$  จากโปรแกรม PSpice ดังตารางที่ ค.2

ตารางที่ ค.2 ค่าพารามิเตอร์ภายในต่างๆ ของทรานซิสเตอร์ในวงจรคูณแบบที่ 3 จาก PSpice เมื่อกำหนดให้  $V_X = V_{AC}$ ,  $V_Y = V_{DC}$  และ  $I_X = 0$

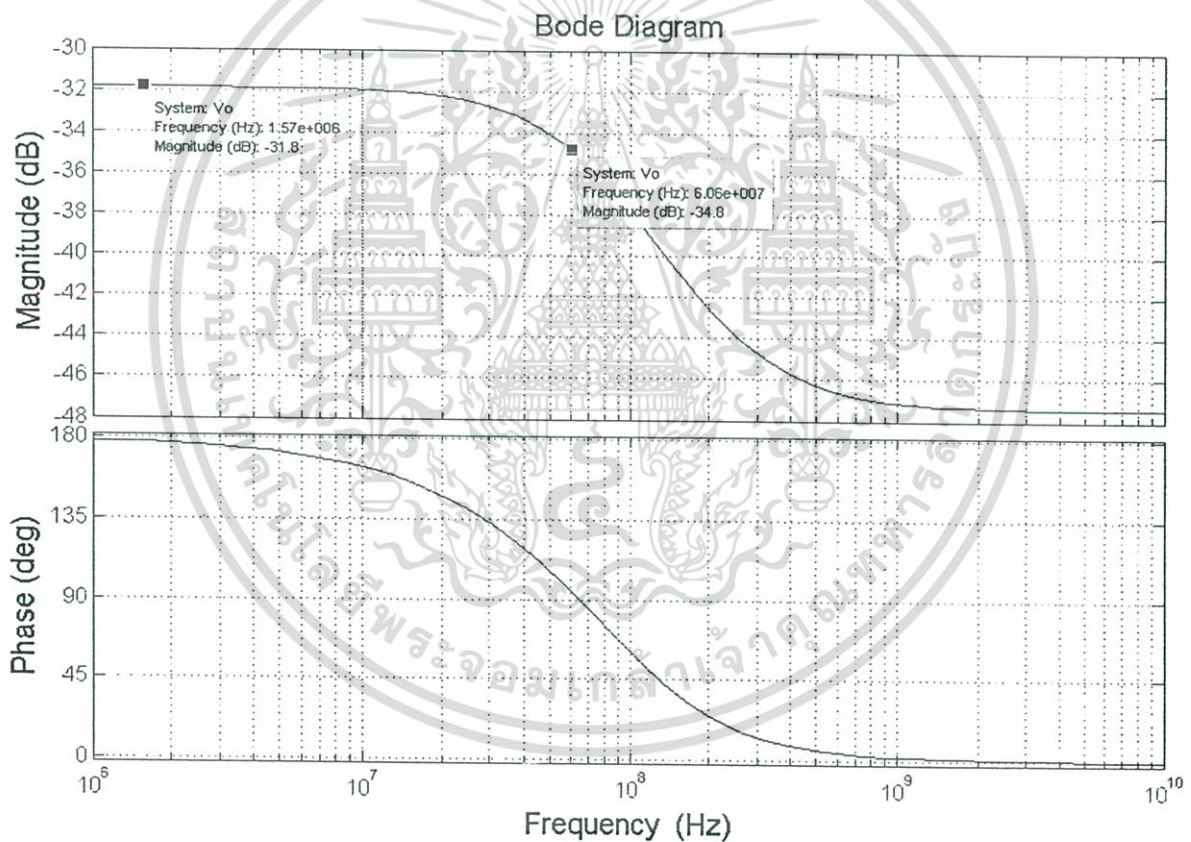
NAME	M1	M2	M3	M4	M5
MODEL	NMOS1	NMOS1	NMOS1	NMOS1	PMOS1
ID	7.87E-07	4.21E-06	7.87E-07	4.21E-06	-1.13E-06
VGS	8.28E-01	1.03E+00	8.28E-01	1.03E+00	-1.25E+00
GM	1.06E-05	2.34E-05	1.06E-05	2.34E-05	6.72E-06
GDS	6.60E-09	1.59E-08	6.60E-09	1.59E-08	7.41E-09
CGS	4.59E-15	4.59E-15	4.59E-15	4.59E-15	4.54E-15
NAME	M6	M7	M8	M9	M10
MODEL	PMOS1	PMOS1	PMOS1	PMOS1	PMOS1
ID	-1.13E-06	-1.13E-06	-1.13E-06	-1.13E-06	-1.13E-06
VGS	-1.25E+00	-1.25E+00	-1.25E+00	-1.25E+00	-1.25E+00
GM	6.72E-06	6.72E-06	6.72E-06	6.72E-06	6.72E-06
GDS	7.41E-09	7.40E-09	7.40E-09	7.41E-09	7.41E-09
CGS	4.54E-15	4.54E-15	4.54E-15	4.54E-15	4.54E-15
NAME	M11	M12			
MODEL	PMOS1	PMOS1			
ID	-1.13E-06	-1.13E-06			
VGS	-1.25E+00	-1.25E+00			
GM	6.72E-06	6.72E-06			
GDS	7.40E-09	7.40E-09			
CGS	4.54E-15	4.54E-15			

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากโปรแกรม PSpice จะได้ค่า  $V_s = 0$  และเมื่อแทนค่า  $V_s$ ,  $g_m$ , และ  $C_{gs}$  จากตารางที่ ค.2 ในสมการ (ค.1)-(ค.6) จะได้

$$\frac{V_o}{V_x} = \frac{4.25 \times 10^{-3} (s + 1480 \times 10^6) (s + 984 \times 10^6) (s - 887 \times 10^6)}{(s + 736 \times 10^6) (s + 593 \times 10^6) (s + 492 \times 10^6)} \quad (\text{ค.8})$$

จากสมการ (ค.8) พบว่าทั้งโพลและซีโร มีค่าใกล้เคียงกันจนทำให้ไม่สามารถประมาณค่าได้จากโพลเด่น ดังนั้นจึงต้องใช้ฟังก์ชัน Bode Diagram ที่มีอยู่ในโปรแกรม MATLAB มาช่วยในการวิเคราะห์ ซึ่งได้ค่าเท่ากับ 60 MHz ดังแสดงในรูปที่ ค.4 และจากผลการเลียนแบบการทำงาน (simulation) ด้วย PSpice ได้ค่าเท่ากับ 47 MHz ซึ่งจะเห็นว่ามีค่าใกล้เคียงกัน



รูปที่ ค.4 โบทไดอะแกรมผลตอบสนองทางความถี่ของวงจรคุณลักษณะแบบที่ 3 เมื่อกำหนดให้

$$V_X = V_{AC}, V_Y = V_{DC} \text{ และ } I_X = 0$$

เมื่อกำหนดให้  $V_Y = V_{AC}$ ,  $I_X = I_{DC}$  และ  $V_X = 0$  จะได้ค่า  $g_m$  และ  $C_{gs}$  จากโปรแกรม PSpice ดังตารางที่ ค.3

ตารางที่ ค.3 ค่าพารามิเตอร์ภายในต่างๆ ของทรานซิสเตอร์ในวงจรคุณแบบที่ 3 จาก PSpice เมื่อกำหนดให้  $V_Y = V_{AC}$ ,  $I_X = I_{DC}$  และ  $V_X = 0$

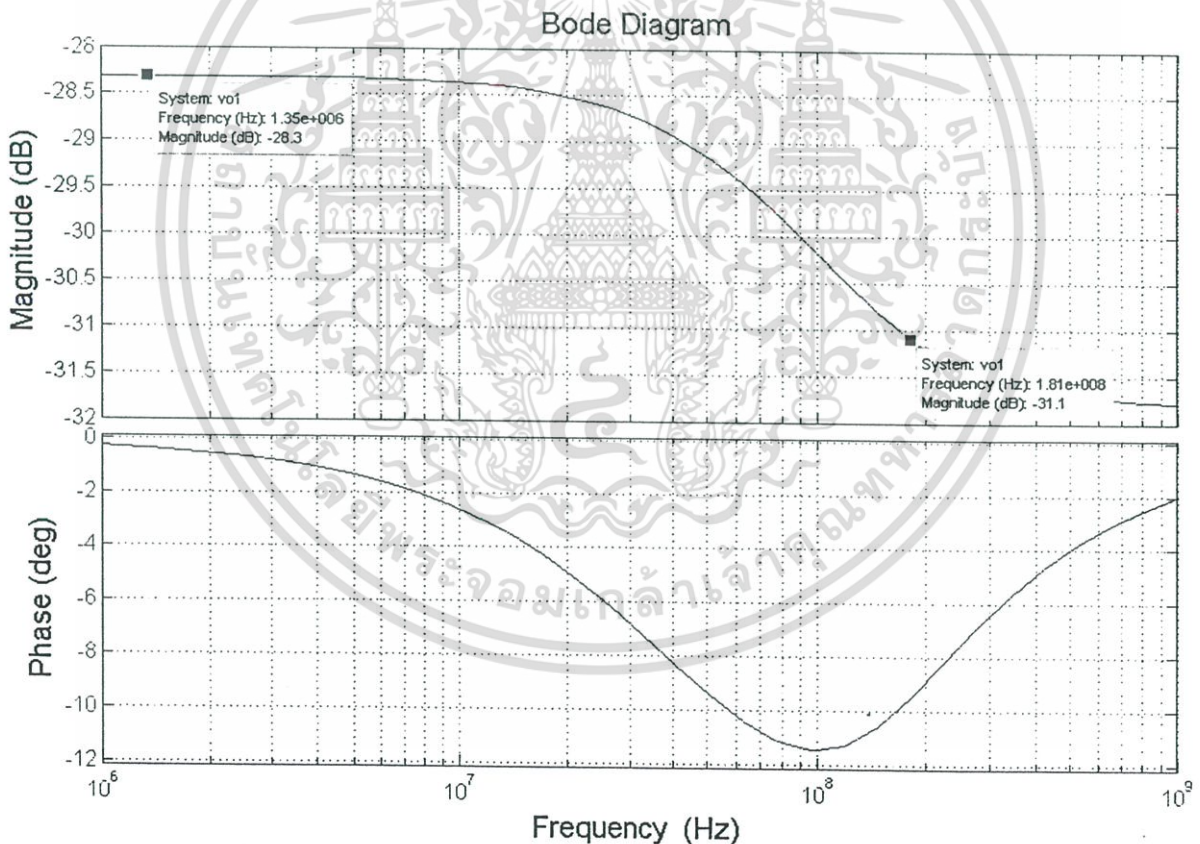
NAME	M1	M2	M3	M4	M5
MODEL	NMOS1	NMOS1	NMOS1	NMOS1	PMOS1
ID	4.81E-06	1.97E-07	1.97E-07	4.79E-06	-2.35E-06
VGS	1.05E+00	7.55E-01	7.55E-01	1.05E+00	-1.40E+00
GM	2.49E-05	5.41E-06	5.41E-06	2.49E-05	9.57E-06
GDS	1.72E-08	3.30E-09	3.30E-09	1.72E-08	1.43E-08
CGS	4.59E-15	4.59E-15	4.59E-15	4.59E-15	4.54E-15
NAME	M6	M7	M8	M9	M10
MODEL	PMOS1	PMOS1	PMOS1	PMOS1	PMOS1
ID	-3.50E-07	-3.51E-07	-3.51E-07	-3.51E-07	-3.51E-07
VGS	-1.10E+00	-1.10E+00	-1.10E+00	-1.10E+00	-1.10E+00
GM	3.78E-06	3.78E-06	3.78E-06	3.78E-06	3.78E-06
GDS	3.20E-09	3.21E-09	3.20E-09	3.21E-09	3.20E-09
CGS	4.54E-15	4.54E-15	4.54E-15	4.54E-15	4.54E-15
NAME	M11	M12			
MODEL	PMOS1	PMOS1			
ID	-2.34E-06	-2.34E-06			
VGS	-1.40E+00	-1.40E+00			
GM	9.55E-06	9.56E-06			
GDS	1.42E-08	1.43E-08			
CGS	4.54E-15	4.54E-15			

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากโปรแกรม PSpice จะได้ค่า  $V_s = \frac{V_Y}{2}$  และเมื่อแทนค่า  $V_s$ ,  $g_m$ , และ  $C_{gs}$  จากตารางที่ ค.3 ในสมการ (ค.1)-(ค.6) จะได้

$$\frac{V_o}{V_Y} = \frac{2.57 \times 10^{-2} (s + 933 \times 10^6 + 204i \times 10^6)(s + 933 \times 10^6 - 204i \times 10^6)(s + 370 \times 10^6)(s + 314 \times 10^6)}{(s + 1050 \times 10^6)(s + 591 \times 10^6)(s + 411 \times 10^6)(s + 278 \times 10^6)} \quad (\text{ค.9})$$

จากสมการ (ค.9) พบว่าทั้งโพลและซีโร มีค่าใกล้เคียงกันมากจนทำให้ไม่สามารถประมาณค่าได้จากโพลเด่น ดังนั้นจึงต้องใช้ฟังก์ชัน Bode Diagram ที่มีอยู่ในโปรแกรม MATLAB มาช่วยในการวิเคราะห์ ซึ่งได้ค่าเท่ากับ 181 MHz ดังแสดงในรูปที่ ค.5 และจากผลการเลียนแบบการทำงาน (simulation) ด้วย PSpice ได้ค่าเท่ากับ 164 MHz ซึ่งจะเห็นว่ามีค่าใกล้เคียงกัน



รูปที่ ค.5 โบดีไดอะแกรมผลตอบสนองทางความถี่ของวงจรคุณลักษณะแบบที่ 3 เมื่อกำหนดให้

$$V_Y = V_{AC}, I_X = I_{DC} \text{ และ } V_X = 0$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อกำหนดให้  $I_X = I_{AC}$ ,  $V_Y = V_{DC}$  และ  $V_X = 0$  จะได้ค่า  $g_m$  และ  $C_{gs}$  จากโปรแกรม PSpice ดังตารางที่ ค.4

ตารางที่ ค.4 ค่าพารามิเตอร์ภายในต่างๆ ของทรานซิสเตอร์ในวงจรคุณแบบที่ 3 จาก PSpice เมื่อกำหนดให้  $I_X = I_{AC}$ ,  $V_Y = V_{DC}$  และ  $V_X = 0$

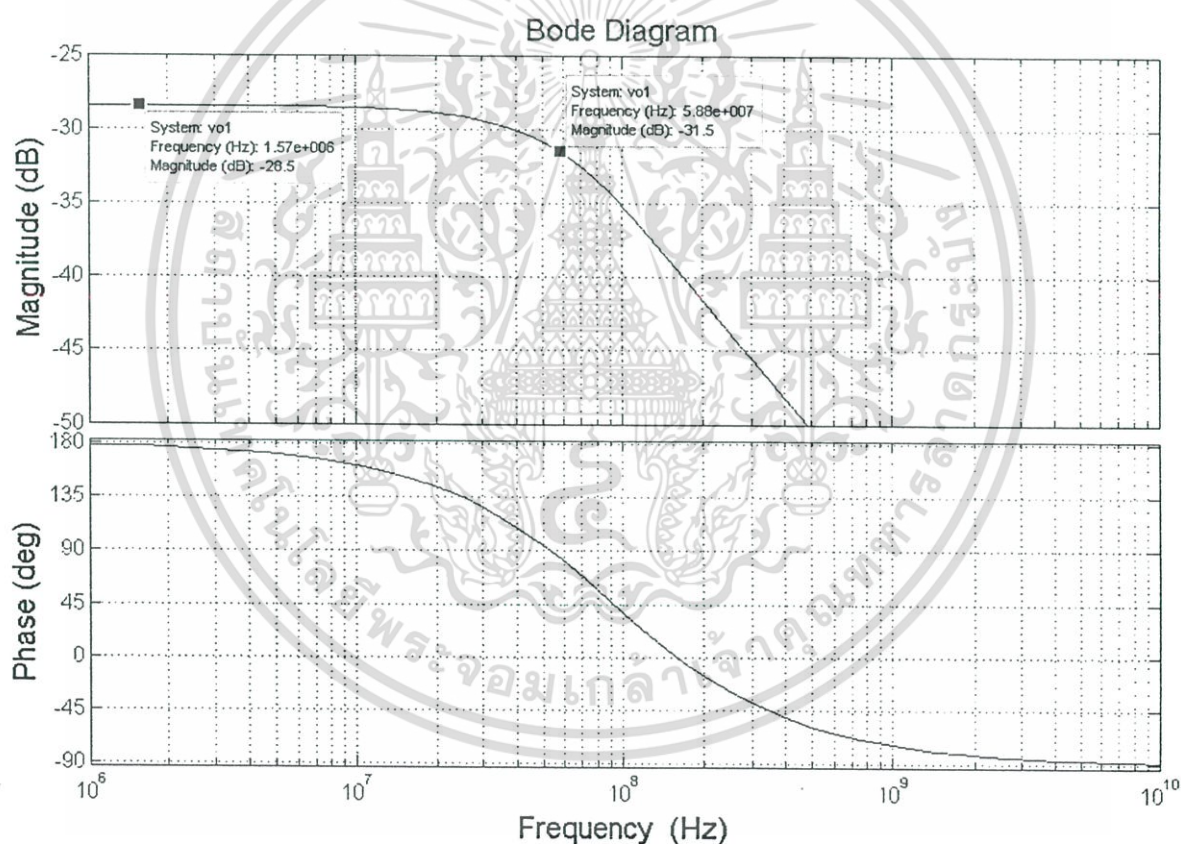
NAME	M1	M2	M3	M4	M5
MODEL	NMOS1	NMOS1	NMOS1	NMOS1	PMOS1
ID	7.87E-07	4.21E-06	7.87E-07	4.21E-06	-1.13E-06
VGS	8.28E-01	1.03E+00	8.28E-01	1.03E+00	-1.25E+00
GM	1.06E-05	2.34E-05	1.06E-05	2.34E-05	6.72E-06
GDS	6.60E-09	1.59E-08	6.60E-09	1.59E-08	7.41E-09
CGS	4.59E-15	4.59E-15	4.59E-15	4.59E-15	4.54E-15
NAME	M6	M7	M8	M9	M10
MODEL	PMOS1	PMOS1	PMOS1	PMOS1	PMOS1
ID	-1.13E-06	-1.13E-06	-1.13E-06	-1.13E-06	-1.13E-06
VGS	-1.25E+00	-1.25E+00	-1.25E+00	-1.25E+00	-1.25E+00
GM	6.72E-06	6.72E-06	6.72E-06	6.72E-06	6.72E-06
GDS	7.41E-09	7.40E-09	7.40E-09	7.41E-09	7.41E-09
CGS	4.54E-15	4.54E-15	4.54E-15	4.54E-15	4.54E-15
NAME	M11	M12			
MODEL	PMOS1	PMOS1			
ID	-1.13E-06	-1.13E-06			
VGS	-1.25E+00	-1.25E+00			
GM	6.72E-06	6.72E-06			
GDS	7.40E-09	7.40E-09			
CGS	4.54E-15	4.54E-15			

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากโปรแกรม PSpice จะได้ค่า  $V_s = 0$  และเมื่อแทนค่า  $V_s$ ,  $g_m$ , และ  $C_{gs}$  จากตารางที่ ค.4 ในสมการ (ค.1)-(ค.6) จะได้

$$\frac{V_o}{I_x} = \frac{9.3 \times 10^6 (s + 984 \times 10^6)(s - 887 \times 10^6)}{(s + 736 \times 10^6)(s + 593 \times 10^6)(s + 492 \times 10^6)} \quad (\text{ค.10})$$

จากสมการ (ค.10) พบว่าทั้งโพลและซีโร มีค่าใกล้เคียงกันจนทำให้ไม่สามารถประมาณค่าได้จากโพลเด่น ดังนั้นจึงต้องใช้ฟังก์ชัน Bode Diagram ที่มีอยู่ในโปรแกรม MATLAB มาช่วยในการวิเคราะห์ ซึ่งได้ค่าเท่ากับ 58 MHz ดังแสดงในรูปที่ ค.6 และจากผลการเขียนแบบการทำงาน (simulation) ด้วย PSpice ได้ค่าเท่ากับ 45 MHz ซึ่งจะเห็นว่ามีค่าใกล้เคียงกัน



รูปที่ ค.6 โบทไดอะแกรมผลตอบสนองทางความถี่ของวงจรคุณลักษณะแบบที่ 3 เมื่อกำหนดให้

$$I_x = I_{AC}, V_Y = V_{DC} \text{ และ } V_X = 0$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค.2 การวิเคราะห์ผลความผิดพลาดของวงจรคุณสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 3 ที่เกิดจากการลดทอนความคล่องตัวของพาหะ

จากรูปที่ 5.4 เมื่อใช้สมการ (2.8) แทนในสมการ (5.12)-(5.15) สมการกระแสเดรนของ  $M_1 - M_4$  สามารถเขียนใหม่ได้ดังนี้

$$I_{D1} = K \left( \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] + B \right)^2 - \theta K \left( \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] + B \right)^3 + \theta^2 K \left( \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] V_Y + B \right)^4 \quad (\text{ค.11})$$

$$I_{D2} = K \left( V_Y - \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] + B \right)^2 - \theta K \left( V_Y - \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] + B \right)^3 + \theta^2 K \left( V_Y - \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] + B \right)^4 \quad (\text{ค.12})$$

$$I_{D3} = K \left( - \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] + B \right)^2 - \theta K \left( - \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] + B \right)^3 + \theta^2 K \left( - \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] + B \right)^4 \quad (\text{ค.13})$$

$$I_{D4} = K \left( V_Y + \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] + B \right)^2 - \theta K \left( V_Y + \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] + B \right)^3 + \theta^2 K \left( V_Y + \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] + B \right)^4 \quad (\text{ค.14})$$

แรงดันเอาต์พุตสามารถกำหนดได้จากสมการ (5.16) ดังนี้

$$V_O = [(I_{D1} + I_{D2}) - (I_{D3} + I_{D4})] R_L \quad (\text{ค.15})$$

เมื่อแทนค่าสมการ (ค.11)-(ค.14) ในสมการ (ค.15) จะแรงดันเอาต์พุตของวงจรดังนี้

$$V_O = -4KR_L \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] V_Y + 6\theta KR_L \left\langle \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] V_Y^2 + 2B \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] V_Y \right\rangle - 8\theta^2 KR_L \left\langle \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] V_Y^3 + \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right]^3 V_Y + 3B \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] V_Y^2 + 3B^2 \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] V_Y \right\rangle \quad (\text{ค.16})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อกำหนดให้  $A_1 = 2K(V_X - 2V_T - V_{DD})$  และ  $B = \frac{V_{DD}}{2} - V_S - V_T$

จากสมการ (ค.16) แสดงให้เห็นว่าการลดทอนความคล่องตัวของพาหะจะส่งผลต่อความผิดเพี้ยนในฮาร์โมนิกที่ 2 และ 3 ซึ่งผลที่ได้นี้สอดคล้องกับผลการเลียนแบบการทำงาน (simulation) ด้วยโปรแกรม PSpice และการต่อวงจรจริงด้วย IC 14007

### ค.3 การวิเคราะห์ผลความผิดพลาดของวงจรคุณสมบัติที่ใช้แรงดันไฟเลี้ยงต่ำแบบที่ 3 ที่เกิดจากความไม่สมพงษ์ของค่า Transconductance Parameter ของทรานซิสเตอร์

เมื่อกำหนดให้ค่า Transconductance Parameter ของ  $M_1$ - $M_2$  และ  $M_3$ - $M_4$  คือ  $K + \frac{\Delta K}{2}$  และ  $K - \frac{\Delta K}{2}$  ตามลำดับ ดังนั้นกระแสเดรนของ  $M_1$ - $M_4$  สามารถเขียนใหม่ได้ดังนี้

$$I_{D1} = \left(K + \frac{\Delta K}{2}\right) \left[\frac{V_X}{2} - \frac{I_X}{A_1} + B\right]^2 \quad (\text{ค.17})$$

$$I_{D2} = \left(K + \frac{\Delta K}{2}\right) \left(V_Y - \left[\frac{V_X}{2} - \frac{I_X}{A_1} + B\right]\right)^2 \quad (\text{ค.18})$$

$$I_{D3} = \left(K - \frac{\Delta K}{2}\right) \left(-\left[\frac{V_X}{2} - \frac{I_X}{A_1} + B\right]\right)^2 \quad (\text{ค.19})$$

$$I_{D4} = \left(K - \frac{\Delta K}{2}\right) \left(V_Y + \left[\frac{V_X}{2} - \frac{I_X}{A_1} + B\right]\right)^2 \quad (\text{ค.20})$$

เมื่อแทนค่าสมการ (ค.17)-(ค.20) ในสมการ (ค.15) จะแรงดันเอาต์พุตของวงจรดังนี้

$$V_O = -4KR_L \left[\frac{V_X}{2} - \frac{I_X}{A_1}\right] V_Y + \Delta K \left\langle 2 \left[\frac{V_X}{2} - \frac{I_X}{A_1}\right]^2 + V_Y^2 + 2B^2 + 2BV_Y \right\rangle \quad (\text{ค.21})$$

จากสมการ (ค.21) แสดงว่าความไม่สมพงษ์ของ Transconductance parameter จะส่งผลต่อระดับแรงดันดีซี และความเพี้ยนในฮาร์โมนิกที่สอง

ภาคผนวก ง

แสดงข้อมูลของไอซีเบอร์ MC 14007

MC14007UB

Dual Complementary Pair Plus Inverter

The MC14007UB multi-purpose device consists of three N-channel and three P-channel enhancement mode devices packaged to provide access to each device. These versatile parts are useful in inverter circuits, pulse-shapers, linear amplifiers, high input impedance amplifiers, threshold detectors, transmission gating, and functional gating.

- Diode Protection on All Inputs
- Supply Voltage Range - 3.0 Vdc to 18 Vdc
- Capable of Driving Two Low-power TTL Loads or One Low-power Schottky TTL Load Over the Rated Temperature Range
- Pin-for-Pin Replacement for CD4007A or CD4007UB
- This device has 2 outputs without ESD Protection. Anti-static precautions must be taken.

MAXIMUM RATINGS (Voltages Referenced to V<sub>SS</sub>) (Note 2.)

Symbol	Parameter	Value	Unit
V <sub>DD</sub>	DC Supply Voltage Range	-0.5 to +18.0	V
V <sub>in</sub> , V <sub>out</sub>	Input or Output Voltage Range (DC or Transient)	-0.5 to V <sub>DD</sub> + 0.5	V
I <sub>in</sub> , I <sub>out</sub>	Input or Output Current (DC or Transient) per Pin	±10	mA
P <sub>D</sub>	Power Dissipation, per Package (Note 3.)	500	mW
T <sub>A</sub>	Ambient Temperature Range	-55 to +125	°C
T <sub>stg</sub>	Storage Temperature Range	-85 to +150	°C
T <sub>L</sub>	Lead Temperature (8-Second Soldering)	260	°C

2. Maximum Ratings are those values beyond which damage to the device may occur.
3. Temperature Derating:  
Plastic 'P' and 'D/DW' Packages: -7.0 mW/°C From 85°C To 125°C

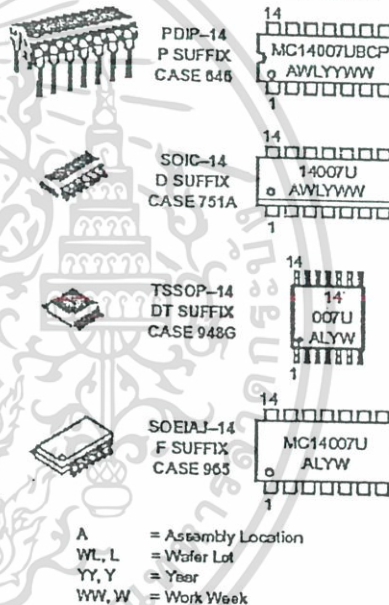
This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V<sub>in</sub> and V<sub>out</sub> should be constrained to the range V<sub>SS</sub> ≤ (V<sub>in</sub> or V<sub>out</sub>) ≤ V<sub>DD</sub>. Unused inputs must always be tied to an appropriate logic voltage level (e.g., either V<sub>SS</sub> or V<sub>DD</sub>). Unused outputs must be left open.



ON Semiconductor

http://onsemi.com

MARKING DIAGRAMS



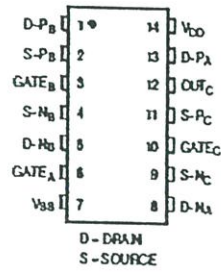
ORDERING INFORMATION

Device	Package	Shipping
MC14007UBCP	PDIP-14	2000/Bcx
MC14007UBD	SOIC-14	55/Rail
MC14007UBDR2	SOIC-14	2500/Tape & Reel
MC14007UBDT	TSSOP-14	96/Rail
MC14007UBF	SOEIAJ-14	See Note 1.
MC14007UBFEL	SOEIAJ-14	See Note 1.

1. For ordering information on the EIAJ version of the SOIC packages, please contact your local ON Semiconductor representative.

MC14007UB

PIN ASSIGNMENT



SCHEMATIC

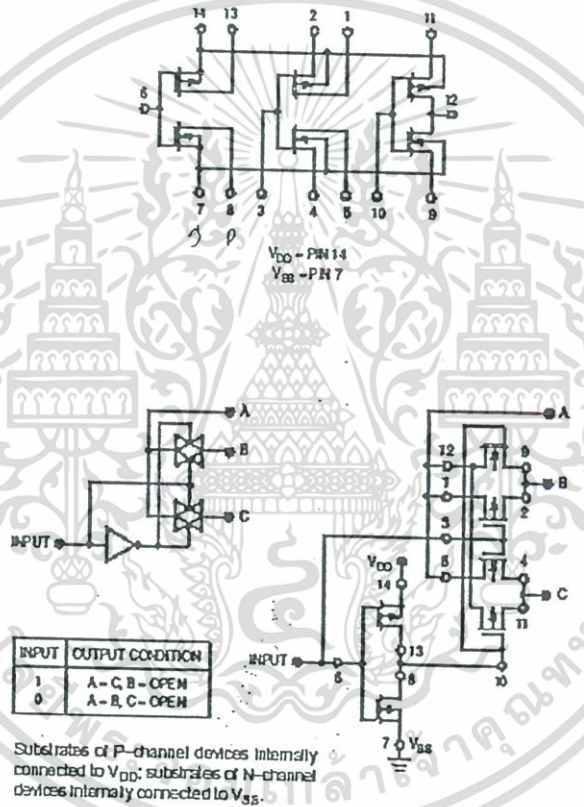


Figure 1. Typical Application: 2-Input Analog Multiplexer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## MC14007UB

ELECTRICAL CHARACTERISTICS (voltages Referenced to  $V_{SS}$ )

Characteristic	Symbol	$V_{DD}$ Vdc	-55°C		25°C			125°C		Unit
			Min	Max	Min	Typ <sup>(1)</sup>	Max	Min	Max	
Output Voltage $V_{in} = V_{DD}$ or 0  $V_{in} = 0$ or $V_{DD}$	"0" Level $V_{OL}$	5.0	—	0.05	—	0	0.05	—	0.05	Vdc
		10	—	0.05	—	0	0.05	—	0.05	
		15	—	0.05	—	0	0.05	—	0.05	
	"1" Level $V_{OH}$	5.0	4.95	—	4.95	5.0	—	4.95	—	
		10	9.95	—	9.95	10	—	9.95	—	
		15	14.95	—	14.95	15	—	14.95	—	
Input Voltage ( $V_O = 4.5$ Vdc) ( $V_O = 9.0$ Vdc) ( $V_O = 13.5$ Vdc)  ( $V_O = 0.5$ Vdc) ( $V_O = 1.0$ Vdc) ( $V_O = 1.5$ Vdc)	"0" Level $V_{IL}$	5.0	—	1.0	—	2.25	1.0	—	1.0	Vdc
		10	—	2.0	—	4.50	2.0	—	2.0	
		15	—	2.5	—	6.75	2.5	—	2.5	
	"1" Level $V_{IH}$	5.0	4.0	—	4.0	2.75	—	4.0	—	
		10	8.0	—	8.0	5.50	—	8.0	—	
		15	12.5	—	12.5	8.25	—	12.5	—	
Output Drive Current ( $V_{OH} = 2.5$ Vdc) ( $V_{OH} = 4.5$ Vdc) ( $V_{OH} = 9.5$ Vdc) ( $V_{OH} = 13.5$ Vdc)  ( $V_{OL} = 0.4$ Vdc) ( $V_{OL} = 0.5$ Vdc) ( $V_{OL} = 1.5$ Vdc)	Source $I_{OH}$	5.0	-3.0	—	-2.4	-5.0	—	-1.7	—	mA <sub>dc</sub>
		5.0	-0.64	—	-0.51	-1.0	—	-0.38	—	
		10	-1.6	—	-1.3	-2.5	—	-0.9	—	
		15	-4.2	—	-3.4	-10	—	-2.4	—	
	Sink $I_{OL}$	5.0	0.64	—	0.51	1.0	—	0.38	—	
		10	1.8	—	1.3	2.5	—	0.9	—	
15		4.2	—	3.4	10	—	2.4	—		
Input Current	$I_{in}$	15	—	±0.1	—	±0.0001	±0.1	—	±1.0	μA <sub>dc</sub>
Input Capacitance ( $V_{in} = 0$ )	$C_{in}$	—	—	—	—	5.0	7.5	—	—	pF
Quiescent Current (Per Package)	$I_{DD}$	5.0	—	0.25	—	0.0005	0.25	—	7.5	μA <sub>dc</sub>
		10	—	0.5	—	0.0010	0.5	—	15	
		15	—	1.0	—	0.0015	1.0	—	30	
Total Supply Current <sup>(2)(3)</sup> (Dynamic plus Quiescent, Per Gate) ( $C_L = 50$ pF)	$I_T$	5.0	$I_T = (0.7 \mu A/kHz) f + I_{DD(B)}$							μA <sub>dc</sub>
		10	$I_T = (1.4 \mu A/kHz) f + I_{DD(B)}$							
		15	$I_T = (2.2 \mu A/kHz) f + I_{DD(B)}$							

4. Data labeled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance.

5. The formulas given are for the typical characteristics only at 25°C.

6. To calculate total supply current at loads other than 50 pF:

$$I_T(C_L) = I_T(50 \text{ pF}) + (C_L - 50) V_{OH} k$$

where:  $I_T$  is in μA (per package),  $C_L$  in pF,  $V = (V_{DD} - V_{SS})$  in volts,  $f$  in kHz is input frequency, and  $k = 0.003$ .

MC14007UB

SWITCHING CHARACTERISTICS (7.) ( $C_L = 50 \text{ pF}$ ,  $T_A = 25^\circ \text{C}$ )

Characteristic	Symbol	$V_{DD}$ Vdc	Min	Typ (9)	Max	Unit
Output Rise Time $t_{rHL} = (1.2 \text{ ns/pF}) C_L + 30 \text{ ns}$ $t_{rHL} = (0.5 \text{ ns/pF}) C_L + 20 \text{ ns}$ $t_{rHL} = (0.4 \text{ ns/pF}) C_L + 15 \text{ ns}$	$t_{rHL}$	5.0 10 15	— — —	50 45 35	180 90 70	ns
Output Fall Time $t_{fHL} = (1.2 \text{ ns/pF}) C_L + 15 \text{ ns}$ $t_{fHL} = (0.5 \text{ ns/pF}) C_L + 15 \text{ ns}$ $t_{fHL} = (0.4 \text{ ns/pF}) C_L + 10 \text{ ns}$	$t_{fHL}$	5.0 10 15	— — —	75 40 30	150 80 60	ns
Turn-Off Delay Time $t_{pLH} = (1.5 \text{ ns/pF}) C_L + 35 \text{ ns}$ $t_{pLH} = (0.2 \text{ ns/pF}) C_L + 20 \text{ ns}$ $t_{pLH} = (0.15 \text{ ns/pF}) C_L + 17.5 \text{ ns}$	$t_{pLH}$	5.0 10 15	— — —	60 30 25	125 75 55	ns
Turn-On Delay Time $t_{pHL} = (1.0 \text{ ns/pF}) C_L + 10 \text{ ns}$ $t_{pHL} = (0.3 \text{ ns/pF}) C_L + 15 \text{ ns}$ $t_{pHL} = (0.2 \text{ ns/pF}) C_L + 15 \text{ ns}$	$t_{pHL}$	5.0 10 15	— — —	60 30 25	125 75 55	ns

7. The formulas given are for the typical characteristics only. Switching specifications are for device connected as an inverter.  
 8. Data labeled "Typ" is not to be used for design purposes but is intended as an indication of the IC's potential performance.

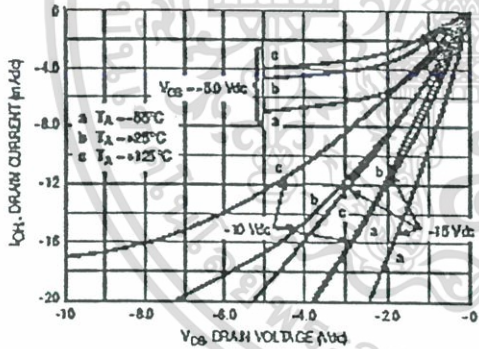


Figure 2. Typical Output Source Characteristics

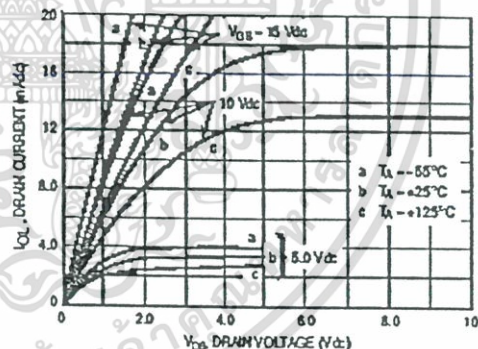


Figure 3. Typical Output Sink Characteristics

These typical curves are not guarantees, but are design aids.  
 Caution: The maximum current rating is 10 mA per pin.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

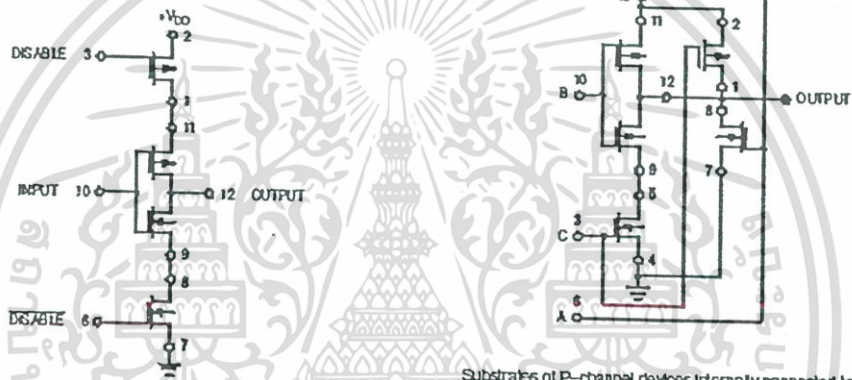
MC14007UB



Figure 4. Switching Time and Power Dissipation Test Circuit and Waveforms

APPLICATIONS

The MC14007UB dual pair plus inverter, which has access to all its elements offers a number of unique circuit applications. Figures 1, 5, and 6 are a few examples of the device flexibility.



INPUT	DISABLE	OUTPUT
1	0	0
0	0	1
X	1	OPEN

X = Don't Care

Figure 5. 3-State Buffer

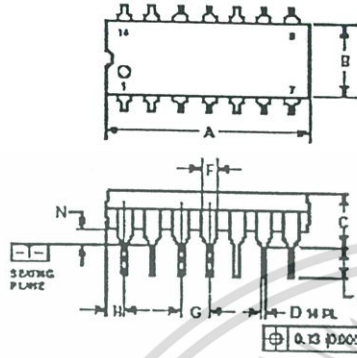
Substrates of P-channel devices internally connected to V<sub>DD</sub>;  
Substrates of N-channel devices internally connected to V<sub>SS</sub>.

Figure 6. AOI Functions Using Tree Logic

MC14007UB

PACKAGE DIMENSIONS

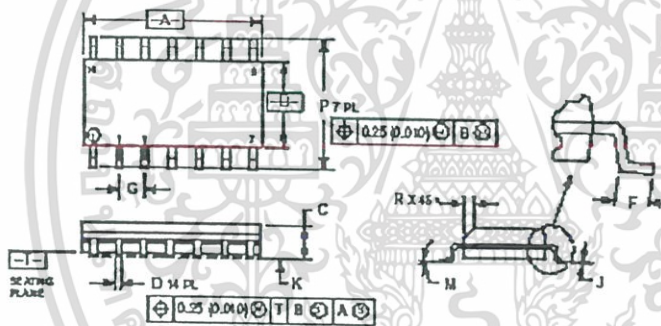
P SUFFIX  
PLASTIC DIP PACKAGE  
CASE 646-06  
ISSUE M



- NOTES:
1. DIMENSIONS AND TOLERANCES FOR ANGLES IN DEGREES
  2. CONTROLLING DIMENSION INCH
  3. DIMENSIONS TO CENTER OF LEADS WHICH FORMED PARALLEL
  4. DIMENSIONS IN DICE SHOT INCLUDE MOLD FLASH
  5. ROUNDED CORNERS OPTIONAL

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.175	0.177	4.428	4.491
B	0.240	0.252	6.100	6.402
C	0.125	0.132	3.175	3.353
D	0.015	0.021	0.381	0.533
E	0.040	0.070	1.016	1.778
G	0.100 90°		2.54 90°	
H	0.025	0.025	0.635	0.635
J	0.025	0.025	0.635	0.635
K	0.115	0.125	2.915	3.175
L	0.250	0.310	6.350	7.875
M	—	7°	—	18°
N	0.015	0.022	0.381	0.559

D SUFFIX  
PLASTIC SOIC PACKAGE  
CASE 751A-03  
ISSUE F



- NOTES:
1. DIMENSIONS AND TOLERANCES FOR ANGLES IN DEGREES
  2. CONTROLLING DIMENSION IN MILLIMETERS
  3. DIMENSIONS A AND B DO NOT INCLUDE MOLD FLASH
  4. MAXIMUM MOLD PROTRUSION ON D (DICE) FOR DICE
  5. DIMENSIONS D DOES NOT INCLUDE DIMENSIONS PROTRUSION ON CHAIN IF DIMENSION PROTRUSION SHALL BE 0.127 (5 MIL) TOTAL IN EXCESS OF THE DIMENSIONS AT MAXIMUM MATERIAL CONDITION

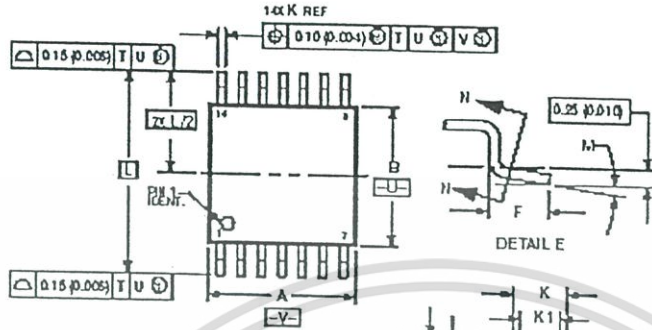
DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	8.25	8.75	0.325	0.344
B	4.00	4.20	0.157	0.165
C	1.75	1.75	0.069	0.069
D	0.25	0.40	0.010	0.016
E	0.25	1.25	0.010	0.049
F	1.27 90°	—	0.050 90°	—
G	0.10	0.25	0.004	0.010
H	0.25	0.25	0.010	0.010
J	0.25	0.25	0.010	0.010
K	0.25	0.25	0.010	0.010
L	0.25	0.25	0.010	0.010
M	0.25	0.25	0.010	0.010
N	0.25	0.25	0.010	0.010
P	2.00	0.20	0.079	0.008
T	0.25	0.25	0.010	0.010

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC14007UB

PACKAGE DIMENSIONS

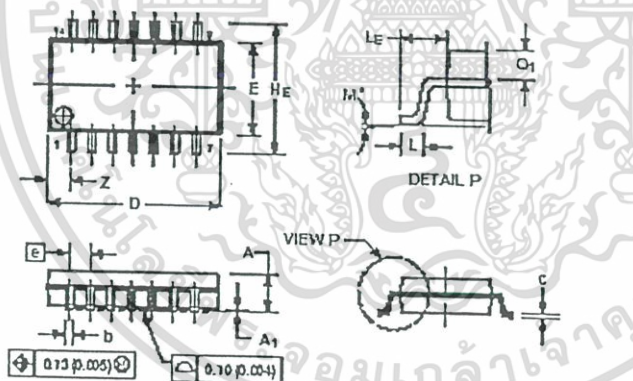
DT SUFFIX  
PLASTIC TSSOP PACKAGE  
CASE 948G-01  
ISSUE O



- NOTES:
1. DIMENSIONS AND TOLERANCING PER ANSI Y14.1M, 1982
  2. CONTROLLING DIMENSION: MILLIMETER
  3. DIMENSION A DOES NOT INCLUDE MOLD FLASH. PROTRUSION OR GATE BURRS, MOLD FLASH OR GATE BURRS SHALL NOT EXCEED 0.15 (0.005) PER SIDE.
  4. DIMENSION B DOES NOT INCLUDE INTERNAL FLASH OR PROTRUSION. INTERNAL FLASH OR PROTRUSION SHALL NOT EXCEED 0.25 (0.010) PER SIDE.
  5. DIMENSION C DOES NOT INCLUDE DAMB OR PROTRUSION. ALLOWABLE DAMB OR PROTRUSION SHALL BE 0.25 (0.010) TOTAL IN EXCESS OF THE DIMENSION AT MAXIMUM MATERIAL CONDITION.
  6. TERMINAL NUMBERS ARE SHOWN FOR REFERENCE ONLY.
  7. DIMENSION A AND B ARE TO B2E.

DIM.	MILLIMETERS		INCHES	
	MIN.	MAX.	MIN.	MAX.
A	4.57	5.30	0.180	0.210
B	4.30	4.20	0.169	0.177
C	—	1.22	—	0.048
D	0.64	0.15	0.025	0.006
E	0.20	0.15	0.008	0.006
F	0.20	0.15	0.008	0.006
G	0.25	0.25	0.010	0.010
H	0.20	0.20	0.008	0.008
I	0.20	0.22	0.008	0.009
J	0.75	0.15	0.030	0.006
K	0.15	0.20	0.007	0.008
L	0.19	0.25	0.007	0.010
M	0.40	0.25	0.016	0.010
N	0.2	0.2	0.008	0.008


F SUFFIX  
PLASTIC EIAJ SOIC PACKAGE  
CASE 965-01  
ISSUE O



- NOTES:
1. DIMENSIONS AND TOLERANCING PER ANSI Y14.1M, 1982
  2. CONTROLLING DIMENSION: MILLIMETER
  3. DIMENSIONS D AND E DO NOT INCLUDE MOLD FLASH OR PROTRUSION AND ARE MEASURED AT THE PARTING LINE. MOLD FLASH OR PROTRUSION SHALL NOT EXCEED 0.25 (0.010) PER SIDE.
  4. TERMINAL NUMBERS ARE SHOWN FOR REFERENCE ONLY.
  5. THE LEAD WIDTH DIMENSION (H) DOES NOT INCLUDE DAMB OR PROTRUSION. ALLOWABLE DAMB OR PROTRUSION SHALL BE 0.25 (0.010) TOTAL IN EXCESS OF THE LEAD WIDTH DIMENSION AT MAXIMUM MATERIAL CONDITION. DAMB OR PROTRUSION SHALL NOT EXCEED 0.25 (0.010) TOTAL IN EXCESS OF THE LEAD WIDTH DIMENSION AT MAXIMUM MATERIAL CONDITION. DAMB OR PROTRUSION SHALL NOT EXCEED 0.25 (0.010) TOTAL IN EXCESS OF THE LEAD WIDTH DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM.	MILLIMETERS		INCHES	
	MIN.	MAX.	MIN.	MAX.
A	—	2.75	—	0.108
B	0.75	0.75	0.030	0.030
C	0.18	0.27	0.007	0.011
D	0.20	0.20	0.008	0.008
E	0.20	0.20	0.008	0.008
F	0.20	0.20	0.008	0.008
G	1.27	1.27	0.050	0.050
H	1.40	1.70	0.055	0.067
I	0.20	0.20	0.008	0.008
J	1.10	1.20	0.043	0.047
K	0.2	0.2	0.008	0.008
L	0.75	0.20	0.030	0.008
Z	—	1.42	—	0.056

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรรมใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ON Semiconductor and  are trademarks of Semiconductor Components Industries, LLC (SCILLC). SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer.

#### PUBLICATION ORDERING INFORMATION

##### NORTH AMERICA Literature Fulfillment

Literature Distribution Center for ON Semiconductor  
PO Box 6160, Denver, Colorado 80217 USA  
Phone: 303-675-2175 or 800-344-2069 Toll Free USA/Canada  
Fax: 303-675-2176 or 800-344-2067 Toll Free USA/Canada  
Email: CNIL@hibarico.com  
Fax Response Line: 303-675-2167 or 800-344-2010 Toll Free USA/Canada

N. American Technical Support: 303-262-9066 Toll Free USA/Canada

##### EUROPE: LDC for ON Semiconductor – European Support

German Phone: (+1) 303-306-7140 (Mon-Fri 2:00pm to 7:00pm CET)  
Email: CNIL-german@hibarico.com  
French Phone: (+1) 303-306-7141 (Mon-Fri 2:00pm to 7:00pm CET)  
Email: CNIL-franch@hibarico.com  
English Phone: (+1) 303-306-7142 (Mon-Fri 12:00pm to 8:00pm GMT)  
Email: CNIL@hibarico.com

EUROPEAN TOLL-FREE ACCESS: 00-800-4422-3761

\*Available from Germany, France, Italy, UK

##### CENTRAL/SOUTH AMERICA:

Spanish Phone: 303-306-7143 (Mon-Fri 8:00am to 8:00pm MST)  
Email: CNIL-espanish@hibarico.com

##### ASIA/PACIFIC: LDC for ON Semiconductor – Asia Support

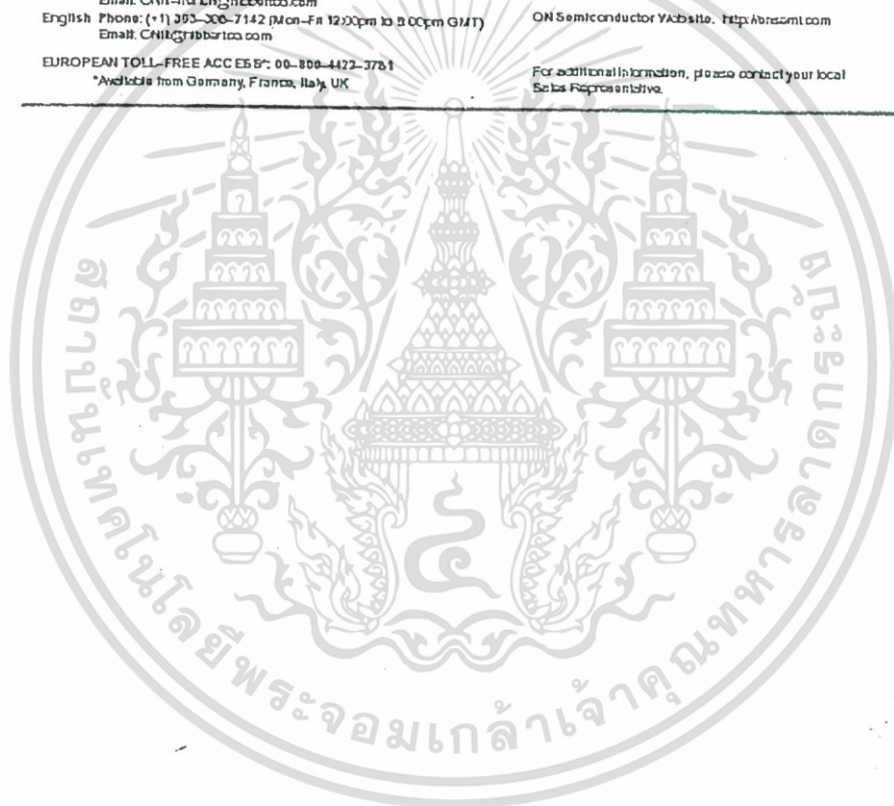
Phone: 303-675-2121 (Tue-Fri 9:00am to 1:00pm, Hong Kong Time)  
Toll Free from Hong Kong & Singapore:  
001-800-4422-3761  
Email: CNIL-asia@hibarico.com

##### JAPAN: ON Semiconductor Japan Customer Focus Center

4-32-1 Nishi-Shinjyuku, Shirogawa-ku, Tokyo, Japan 141-0031  
Phone: 01-3-3740-2743  
Email: t14525@onsemi.com

ON Semiconductor Website: <http://www.onsemi.com>

For additional information, please contact your local Sales Representative.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก จ  
บทความที่ได้รับการตีพิมพ์ในวารสารต่างๆ

- [1] วัลลภ เทียมวรทัต นุกุล สุวรรณชาติรี กอบชัย เดชหาญ และ อธิพิงศ์ ชัยสายัณห์ วงจรคุณ  
สัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำ วิศวกรรมลาดกระบัง ปีที่ 17 ฉบับที่ 3 หน้าที่ 5-9 กันยายน  
2453
- [2] K. Dejhan, P. Prommee, W. Tiamvorratat, S. Mitatha, I. Chaisayun, "A Design of Four-  
Quadrant Analog Multiplier," ISCIT, pp. 29-32, Sapporo, Japan, October 26-  
29, 2004



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



# ลาดกระบัง

คณาจารย์ภาควิชาวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

## ENGINEERING JOURNAL

ปีที่ 17 ฉบับที่ 3

กันยายน 2543

1.	วงจรกำลังสองสัญญาณกระแสแบบ CMOS ที่ใช้แรงดันไฟเลี้ยงต่ำและอิสระจาก body effect สมนึก หัวหาญ สุพจน์ หุ่นอ่อง กอบชัย เศษหาญ อภิสิทธิ์ ชัยสายัณห์	1
✓ 2.	วงจรคุณสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำ วัลลภ เข็มมวาทิต บุญล สุวรรณชาติ กอบชัย เศษหาญ อภิสิทธิ์ ชัยสายัณห์	5
3.	วงจรคุณสัญญาณกระแสกับสัญญาณแรงดัน สุวีร์ บุญศรี. ชัยวัฒน์ สากุล กอบชัย เศษหาญ อภิสิทธิ์ ชัยสายัณห์	10
4.	ความต้านทานแบบลอยตัวที่ควบคุมด้วยแรงดันไบขโมสทรานซิสเตอร์ สุพจน์ หุ่นอ่อง สมนึก หัวหาญ กอบชัย เศษหาญ อภิสิทธิ์ ชัยสายัณห์	14
5.	วงจรคุณสัญญาณอนาล็อกแบบ 4 ควอดแรนค้อข้างง่าย ชัยวัฒน์ สากุล สุวีร์ บุญศรี กอบชัย เศษหาญ อภิสิทธิ์ ชัยสายัณห์	18
6.	วงจรมอดูลวงจรมิกซ์แอนด์แมทซ์ที่ขึ้นเลขยกกำลัง ภัทธชัย อุปรีหุวิทกุล เกียรติศักดิ์ คมวิริยะ วัลลภ สุระคำพล สุมลลี อุดหวัดชัย จีรศิลป์ ทนวิภาค	22
7.	วงจรวีโอทีชชดเชยให้ลดเสถียรภาพของความถี่เนื่องมาจากอานุมิต อภินันท์ มงคลจติ วิวัฒน์ กิรานนท์ วิภา แสงพิสิทธิ์ จริญญา เลิศจรัสวามดี	28
8.	การปิดปิดข้อมูลด้วยการเข้ารหัสบล็อกโคตและสัญญาณรบกวนแบบลำดับสุ่มเทียมที่สร้างบน FPGA โกศล ทรัพย์ ฟูศักดิ์ ชิวสุวิทย์	34
9.	การออกแบบเพื่อเพิ่มประสิทธิภาพวงจรถ่ายข้อมูลแบบอนุกรมโดยใช้เทคโนโลยี FPGA เจนวิทย์ ศรีทวีรักษ์ พรชัย เอี่ยมเศรษฐกุล สมศักดิ์ มีตะดา กอบชัย เศษหาญ	40
10.	ตรวจสอบการรบกวนของจุดหมายโดยอาศัยพื้นฐานของอินเทกติก ไพโรจน์ ชิวพฤษนิพนธ์ กอบชัย เศษหาญ นภัทธ สระเอี่ยม	46
11.	การแทนความถี่โดยใช้ตารางการตัดสินใจแบบที่ซีสี่ พิริยะ เขียวปาดิน เอื้อน ปิ่นเงิน	52
12.	การออกแบบและสร้างไมโครชิคเคอร์เพื่อศึกษาการกระจายความร้อนบนโต๊ะแพรมของชิคคอน รังสรรค์ นื่องเหลือ สมศักดิ์ เขียวศิริกุล สมเกียรติ สุขเกษ	58
13.	ศึกษาการถ่ายเทแรงดันช่วงกึ่งตัวและแรงดันสัมผัสระหว่างสายไฟในระบบไฟฟ้าแรงต่ำของ กฟน. มณฑล ลือจินดาไกรฤกษ์ ยโสธร สุขประสงค์	64
14.	การปรับปรุงค่าประกอบกำลังในการเรียงกระแสแบบ 3 เฟส อนุวัฒน์ จางวนิชเลิศ กำพล ศิริจันทร์พงศ์	70
15.	การคำนวณสมรรถนะของสัญญาณรบกวน Audible Noise ของโคโรน่าในสายส่งไฟฟ้าแรงสูงแรงจ 230 kV. วรรณชัย ไรจนวิรุณห มณฑล ลือจินดาไกรฤกษ์	76
16.	การศึกษาชนิดของผนังภายนอกที่มีผลต่อคำนำรุกรานในระยะยาว วิบูลย์ ภูฒญาณ ชัยพันธ์ หล่อศิริรัตน์ นพนนท์ ราชานานนท์	82
17.	โปรแกรมคำนวณการไหลเบื้องต้นโดยวิธีการปริมาตรสืบเนื่อง จรรูวัตร เจริญสุข อรรถพร ผาบุเพ็ง	87
18.	สมรรถนะการหล่อลื่นของเบร้งลล็กลูกสูบ มงคล มงคลวงศ์โรจน์ อมรชัย จักรสง่า	93
19.	การศึกษาสมรรถนะของใบพัดลมแรงเหวี่ยงหนีศูนย์กลาง อัครเศษ อินธุภัก อภิชาติ เสมศรี	99
20.	การออกแบบคลัสตซ์อัตโนมัติ อัครเศษ อินธุภัก ทวีศักดิ์ ปิยะทัศน์านนท์	105
21.	การจำลองผลของตำแหน่งจิดค้อเส้นทางการบินอนุภาคในขบวนการดูดซับก๊าซซัลเฟอร์ไดออกไซด์ จรรูวัตร เจริญสุข นิตินัย ปัญญาบุษยกุล	109
22.	การศึกษาผลกระทบของขนาดค้อเส้นทางการเดินของอนุภาคแคลเซียมคาร์บอเนตในห้องเผาไหม้ถ่านหินผง จรรูวัตร เจริญสุข สมรธา มิเลียง	115
23.	กรณีศึกษาการใช้น้ำมันก๊าดซอลด์แคคตัวเบาในหน่วยกำจัดกำมะถันในน้ำมันดีเซลเพื่อหาปริมาณการใช้ก๊าซไฮโดรเจนและ วางแผนการผลิตที่เหมาะสมในโรงกลั่นน้ำมัน ภาคเชษ สุขเชคค์ อัญชลีพร วาริสวัสดิ์ หล่อทองคำ	121
24.	การศึกษาผลกระทบของอุณหภูมิน้ำหล่อเย็นที่มีค้อการเกิดผลึกและสมบัติเชิงกลของโพเลียอิคดอล วิศักดิ์ หมั่นเจริญ มิ่ง โลกิณแสงทอง	127
25.	ผลกระทบจากการเปลี่ยนแปลงอัตราส่วนผสมระหว่างเชื้อเพลิงดีเซลกับน้ำมันพืชในเชื้อเพลิงผสมค้อการสันคัลและสมรรถนะ ของเครื่องชดดีเซล สมรธา นรเศรษฐโรคน ปิ่น ประมาพันธ์	132

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# วงจรรคูณสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำ

## Low Voltage Supply Analog Multiplier Circuit

วัลลภ เทียมวรทัต นกุล สุวรรณชาตรี กอบชัย เศรษฐหาญ  
คณะวิศวกรรมศาสตร์และสำนักวิจัยการสื่อสารและเทคโนโลยีสารสนเทศ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ลัทธิพงศ์ ชัยสาธิตน์  
คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี

### บทคัดย่อ

บทความนี้นำเสนอวงจรรคูณสัญญาณแบบ 4 ควอดแรนต์ ซึ่งได้แสดงไว้ 2 วงจร โคขงจรรคูณทั้งสองวงจรรใช้วงจรรพื้นฐานเดียวกัน ลักษณะเด่นของทั้งสองวงจรรดังกล่าวคือ ใช้แรงดันไฟเลี้ยงที่ต่ำ, วงจรรทำงานในโหมดกระแส, และขนาดความกว้างและความยาวแชนแนล (W/L) ของ CMOS มีขนาดเท่ากันทุกตัว ผลการทดสอบการทำงานถูกแสดงโดยการใช้โปรแกรม PSpice

### Abstract

This paper presents the four-quadrant analog multiplier. It shows two circuits based on the same basic multiplier. The advantage of the both mentioned circuits are low voltage power supply, current mode operation, and using the same dimension of all CMOS transistors. The simulation results are demonstrated by PSpice program.

### 1. บทนำ

ในปัจจุบันเทคโนโลยีทางด้านเครื่องมือวัด, อุปกรณ์สื่อสารและเครื่องมือทางการแพทย์ถูกออกแบบให้มีขนาดเล็กน้ำหนักเบาและสามารถพกพาได้ ซึ่งคุณสมบัติดังกล่าวนี้สามารถเป็นจริงได้โดยการออกแบบวงจรรอิเล็กทรอนิกส์ให้มีขนาดเล็ก และกินกำลังไฟต่ำ โดยประสิทธิภาพต้องสูงด้วย การออกแบบวงจรรที่ใช้ไฟเลี้ยงต่ำเป็นผลให้กำลังสูญเสียของวงจรรค่าความไปค้ด้วย และการออกแบบให้ทำงานในโหมดกระแสเป็นผลให้วงจรรมีความถี่ปฏิบัติงานที่สูง, ช่วงอินพุตและเอาท์พุตปฏิบัติงานจะไม่ถูกจำกัดด้วยไฟเลี้ยงโดยตรง และ สัญญาณรบกวนมีผลต่อวงจรรน้อย วงจรรเป็นวงจรรหนึ่งที่ประโยชน์มาก เพราะมันถูกนำไปใช้ทั้งในระบบเครื่องมือวัดต่างๆ และระบบโทรคมนาคม และบท

ความนี้ได้นำเสนอวงจรรคูณที่ทำงานในโหมดกระแสโดยใช้แรงดันไฟเลี้ยงต่ำ

### 2. หลักการทำงาน

กำหนดให้ CMOS ทุกตัวมีขนาดความกว้างและความยาวแชนแนล (W/L) ที่เท่ากัน และ ทำงานในช่วงอิมิตัว ซึ่งมีสมการกระแสแชนแนลดังนี้

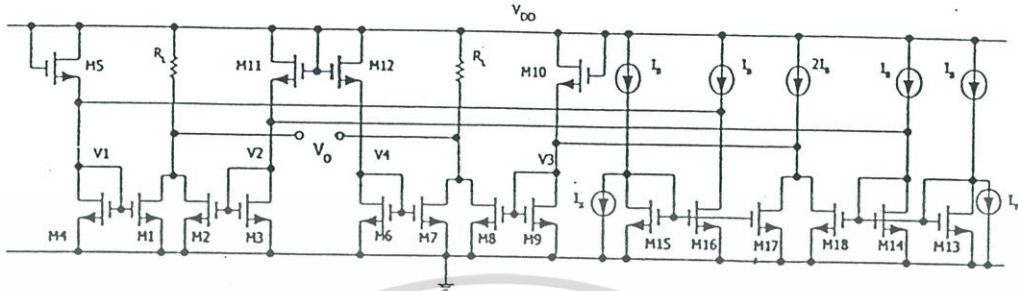
$$I_D = K(V_{GS} - V_T)^2 ; 0 < V_{GS} - V_T \leq V_{DS} \quad (1)$$

$$\text{เมื่อ } K = \mu C_{OX} (W/L)$$

กำหนดให้  $I_{Di}$  คือ กระแสแชนแนลของมอสทรานซิสเตอร์

$M_i$  เมื่อ  $i = 1, 2, 3, \dots$

2.1 วงจรรคูณสัญญาณโหมดกระแสที่ใช้แรงดันไฟเลี้ยงต่ำแบบพื้นฐาน



รูปที่ 3 วงจรคู่อัตราของโหมครระเศที่ใ้แรงคั้นไฟเลียงค้ำเบบที่ 1

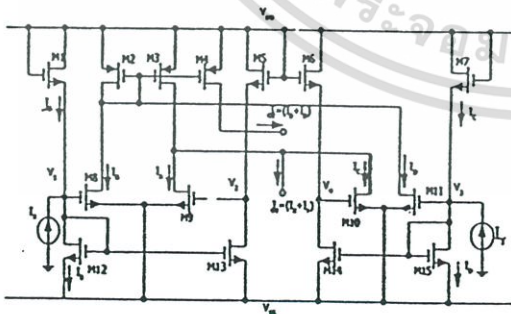
2.4 วงจรค้ดลอกอตุยอวนเบบที่ 2

ในวงจรถูกเบบที่ 1 จะเห้นว้ใ้จ้ำนวน CMOS 18 ค้ว แห่ล้งจ้ำนงกระเศ 5 ค้วและค้วค้ำนทวน 2 ค้ว ซึ่งอุปกรณั ค้ดลอว้เนี้ สวมารถถูกลลค้งใ้เมือออทเบบวงจรใ้ห้มีประ สัทรภคหค้ โดยออทเบบใ้หวงจร 1 วงจร แ่สวมารถ ท้ำนง 2 หน้ที่ หรือใ้เอท้ทุท 2 เอท้ทุท โดยในวง จรค้ดลอกอตุยอวนกระเศเบบที่ 2 ในรูปที่ 4 เนี้ ท้ำนง ใ้ 2 ออย่างค้อ

1. สรว้างอตุยอวน

$$K \left( \frac{I_x}{4K(\psi_{DD} - V_T)} - V_{SS} - V_T \right)^2 + K \left( \frac{I_y}{4K(\psi_{DD} - V_T)} - V_{SS} - V_T \right)^2$$

2. สรว้างอตุยอวน ( $I_x + I_y$ )



รูปที่ 4 วงจรค้ดลอกอตุยอวนกระเศเบบที่ 2

การท้ำนงของวงจรในรูปที่ 4 สวมารถท้ำนงใ้จ้ำนง ใ้ง้งโดยออทศย กระเศและแรงคั้นที่สมมุค้จ้ำน ( $I_A, I_B, I_C, I_D, V_1, V_2, V_3$  และ  $V_4$ ) โดยควมสัฒพันธ้ของ

กระเศอั้นทุท ( $I_x$  และ  $I_y$ ) ก้บแรงคั้น  $V_1, V_2, V_3$  และ  $V_4$  ค้อ

$$I_x = I_B - I_A \tag{17}$$

ก้ำนคใ้ใ้  $V_{DD} = -V_{SS}$  จะใ้

$$V_1 = \frac{I_x}{4K(\psi_{DD} - V_T)} \tag{18}$$

เมือ NMOS ทุค้วมีขมค้เท่าก้กัน จะใ้

$$V_2 = \frac{-I_x}{4K(\psi_{DD} - V_T)} \tag{19}$$

$$I_y = I_D - I_C \tag{20}$$

ใ้สมการที่ (1) จะใ้

$$V_3 = \frac{I_y}{4K(\psi_{DD} - V_T)} \tag{21}$$

$$V_4 = \frac{-I_y}{4K(\psi_{DD} - V_T)} \tag{22}$$

ควมสัฒพันธ้ของกระเศอ้ทุท ก้บแรงคั้นที่สมมุค้จ้ำนค้อ

$$I_{O1} = I_x + I_y \tag{23}$$

$$I_{O2} = I_B + I_D \tag{24}$$

ใ้สมการที่ (1) จะใ้

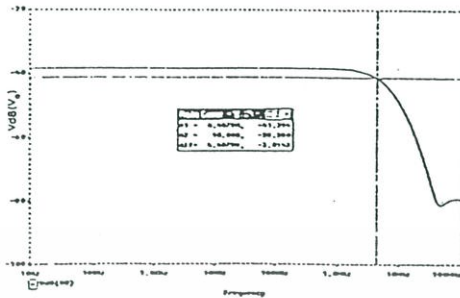
$$I_{O2} = K(\psi_1 - V_{SS} - V_T)^2 + K(\psi_2 - V_{SS} - V_T)^2 \tag{25}$$

แทน (18) และ (21) ใน (25) จะใ้

$$I_{O2} = K \left( \frac{I_x}{4K(\psi_{DD} - V_T)} - V_{SS} - V_T \right)^2 + K \left( \frac{I_y}{4K(\psi_{DD} - V_T)} - V_{SS} - V_T \right)^2 \tag{26}$$

2.5 วงจรถูกอตุยอวนโหมครระเศที่ใ้แรงคั้นไฟเลียงค้ำเบบที่ 2

เอกสอรเนี้เบ้นเอกสอรที่สงวนไว้ส้ำนงใ้ห้ำนงใ้การค้กซใ้ห้ำนง เน้อนุญดใ้เน้ำนไปใ้ประโยชนัค้ำนการค้ำนไม่ว้ำนกรณัใ้ค้ว ท้งล้ฉน อี้กท้งห้ำนมใ้ให้ค้ดเปล่งเน้อหา และค้ดอ้ำนงใ้ถึงเจ้ำนของเอกสอรทุค้ร้งที่ม่ีการน้ำนไปใ้



(ข)

ROVPIA'99, pp.288-294, Ipoh, Malaysia, July 16-18, 1999.

- [3] I. Chaisayun, K. Dejhan, F. Cheevasuvit and C. Soonyeckan, "3-mode operation of four-quadrant analog multiplier circuit with signal vector summation," Proc. of ITC-CSCC'99, pp.418-421, Sado Island, Niigata, Japan, July 13-15, 1999.

รูปที่ 7 แสดงผลคอบลอนองความถี่

เมื่อ  $I_X = \sin \omega t, I_Y = I_{DC}$

ก. วงจรคูณแบบที่ 1

ข. วงจรคูณแบบที่ 2

#### 4. สรุป

วงจรคูณโหมคกระแสดำเนินมาสองทั้ง 2 วงจร ใช้ไฟเลี้ยงที่ค่า คือ ประมาณ 3 Volt โดยใช้ แบบจำลองของ CMOS ที่มีแรงดัน  $V_T = 1.07$  Volt ซึ่งเมื่อทำให้ขนาด  $V_T$  มีค่าลดลง จะทำให้ แรงดันไฟเลี้ยงลดลงตามไปด้วย

เมื่อเปรียบเทียบประสิทธิภาพของวงจรคูณทั้ง 2 แบบ พบว่า วงจรคูณแบบที่หนึ่ง ใช้จำนวนอุปกรณ์ที่มากกว่าแบบที่สอง แต่วงจรคูณแบบที่หนึ่ง มีผลของความเป็นเชิงเส้น และช่วงความถี่คอบลอนองได้ดีกว่า แบบที่สอง คุณสมบัตินี้คงกล่าวที่คิดว่า ของวงจรคูณแบบที่หนึ่ง เกิดจากวงจรคูณแบบที่หนึ่ง ใช้ NMOS เท่านั้น และใช้แหล่งจ่ายกระแสแบบอุคมคคิ ในการออกแบบวงจร

#### 5. เอกสารอ้างอิง

- [1] N. Saxena and J.J. Clark, "A four-quadrant CMOS analog multiplier for analog neural networks," IEEE J. Solid-State Circuits, vol. 29, no.6, pp. 746-749, June 1994.
- [2] K. Dejhan, F. Cheevasuvit, I. Chaisayun, W. Bumrung, and C. Soonyeckan, "A four-quadrant current mode analog multiplier circuit," Proc. of

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# A Design of Four-Quadrant Analog Multiplier

Kobchai Dejhan, Pipat Prommee, Wanlop Tiamvorratat, Somsak Mitatha, Ittipong Chaisayun\*  
 Faculty of Engineering and Research Center for Communications and Information Technology  
 King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520, Thailand  
 Tel: +66-2-326-4238, 66-2-326-4242, Fax: +66-2-326-4554  
 E-mail: {pipat, kobchai}@telecom.kmitl.ac.th  
 \*Faculty of Engineering, South East Asia University, Bangkok 10160, Thailand  
 Tel: +66-2-807-4500, Fax: +66-2- 807-4528

**Abstract**— This paper proposes a new four quadrants analog multiplier which consists of a multiplier cell, a mixed signal circuit and three signal subtraction circuits. Its advantages are : this design has single ended inputs, the geometry of all transistors are equal, and its output can be the product of two signal voltage, or the product of a signal current and a signal voltage. Simulation results are demonstrated by PSpice to confirm the operation of the circuit.

## I. INTRODUCTION

A four-quadrant analog multiplier is a key element in the construction of many signal-processing circuits. It can be applied in analog filters, frequency doublers, modulators etc. In recent years, MOS multipliers based on MOS transistors and operating in the saturation region [1-3] have been proposed. These circuits require a power supply voltage of several volts, which restricts their application to high-voltage systems. Due to the rapid growth of battery operated portable systems, low-voltage high-performance analog multipliers are required. Almost all low-voltage multipliers [4-7] operate on two power supplies. A few multipliers [8-9] can operate on either a single power supply or two power supplies. In this paper, we propose an analog multiplier which can operate on a low-voltage power supply, and on either a single power supply or two power supplies. Additionally, we propose a multiplier unlike other designs of multiplier. The output can be either the product of two voltage signals or the product of a signal current and a signal voltage. Therefore, this multiplier can be applied widely.

## II. THEORY

All devices have the same geometry and operate in the saturation region. The drain current is written as follows;

$$I_D = K(V_{GS} - V_T)^2; V_{GS} > V_T, V_{DS} > V_{GS} - V_T \quad (1)$$

Where  $K = \frac{\mu C_{ox} W}{2L}$

The proposed multiplier consists of a multiplier cell, a mixed signal circuit and three signal subtraction circuits. The operating principle of each of sub-circuit is described as follows;

### A. Multiplier cell

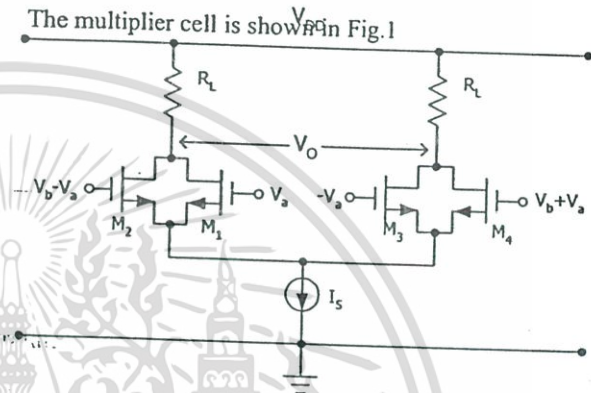


Fig.1 Multiplier cell

The output voltage of the multiplier cell is

$$V_O = 4KR_L V_a V_b \quad (2)$$

Consider Fig.1, the circuit requires the signals  $V_a, -V_a, V_b, -V_b$ , and  $V_b + V_a$ . To generate these signals, the signal subtraction circuits are used.

### B. Signal subtraction circuit

The signal subtraction circuit is shown in Fig.2

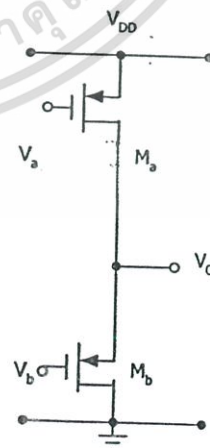


Fig.2 Signal subtraction circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The relationship of the drain currents of  $M_a$  and  $M_b$  is

$$I_{Da} = I_{Db} \quad (3)$$

Using Eq. (1)

$$K(V_a - V_{DD} - V_T)^2 = K(V_b - V_O - V_T)^2 \quad (4)$$

The output voltage of the signal subtraction circuit is;

$$V_O = V_b - V_a + V_{DD} \quad (5)$$

While  $V_b=0$ , the signal subtraction circuit acts as signal inverter circuit and the output voltage will be rewritten as

$$V_O = -V_a + V_{DD} \quad (6)$$

### C. Mixed signal circuit

The mixed signal circuit is shown in Fig.3. Their inputs are  $V_X$  and  $I_X$ , and its output is  $V_1$

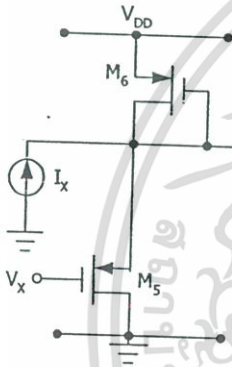


Fig.3 Mixed signal circuit

The relationship of  $I_{D5}$ ,  $I_{D6}$  and  $I_X$  can be written as;

$$I_X = I_{D5} - I_{D6} \quad (7)$$

Substitute Eq. (1) into Eq. (7), the expression of the output voltage  $V_1$  is;

$$V_1 = \frac{V_X}{2} - \frac{I_X}{2K(V_X - 2V_T - V_{DD})} + \frac{V_{DD}}{2} \quad (8)$$

### D. Completed multiplier

The completed multiplier is shown in Fig.4.

The voltages of various nodes of the proposed multiplier can express as follows;

$$V_1 = \frac{V_{DD}}{2} + \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right]; A_1 = 2K(V_X - 2V_T - V_{DD}) \quad (9)$$

$$V_2 = \frac{V_{DD}}{2} + V_Y - \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] \quad (10)$$

$$V_3 = \frac{V_{DD}}{2} - \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] \quad (11)$$

$$V_4 = \frac{V_{DD}}{2} + V_Y + \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] \quad (12)$$

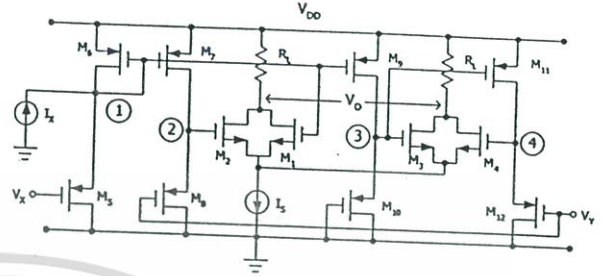


Fig.4 Completed multiplier

Let  $V_S$  is voltage drop at current source  $I_S$ , and the drain currents of  $M_1$ - $M_4$  are expressed as

$$I_{D1} = K(V_1 - V_S - V_T)^2 \quad (13)$$

$$I_{D2} = K(V_2 - V_S - V_T)^2 \quad (14)$$

$$I_{D3} = K(V_3 - V_S - V_T)^2 \quad (15)$$

$$I_{D4} = K(V_4 - V_S - V_T)^2 \quad (16)$$

Substitute Eqs. (9)-(12) into Eqs. (13)-(16), respectively. The output voltage of the proposed circuit can be rewritten and expressed as;

$$V_O = R_L [I_{D1} + I_{D2} - (I_{D3} + I_{D4})] \quad (17)$$

$$V_O = 4KR_L \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] V_Y \quad (18)$$

Eq. (18) can be considered as follows;

Set  $I_X=0$  or there is no input current, the multiplier functions as the voltage multiplier.

$$V_O = 2KR_L V_X V_Y \quad (19)$$

Set  $V_X=0$  or Connecting  $V_X$  to ground, the multiplier functions as current and voltage multiplier.

$$V_O = \frac{-4KR_L V_Y I_X}{A_1} \quad (20)$$

### E. Input range

The input range of the multiplier is restricted by the saturation condition of  $M_1$ - $M_4$ ,  $M_8$  and  $M_{11}$ . Therefore, the input range can be derived as;

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{TN} + V_S - \frac{V_{DD}}{2} < V_Y \pm \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] \quad (21)$$

$$\left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] < V_{TP} + \frac{V_{DD}}{2} \quad (22)$$

$$V_Y + 2 \left[ \frac{V_X}{2} - \frac{I_X}{A_1} \right] < -V_{TP} \quad (23)$$

$V_{TN}$  and the  $V_{TP}$  are threshold voltage of NMOS and PMOS, respectively. Eq. (21) indicates that the less the  $V_{TN}$  and the  $V_S$ , the wider the input range, Eqs. (22) and (23) suggest that the lowest supply voltage  $V_{DD}$  as maximum input range is  $V_{DD} = \frac{-5V_{TP}}{2}$ .

### III. RESULTS

Simulation results of the circuit are carried out by using PSpice simulation program. The transistor model based on 0.5  $\mu\text{m}$ ,  $V_{TN} = 0.67\text{ V}$ ,  $V_{TP} = -0.93\text{ V}$  and the dimension of all transistors are  $W=1\ \mu\text{m}$  and  $L=2\ \mu\text{m}$ . The simulation conditions are; a single power supply, for  $V_{DD} = 2.5\text{ volts}$ , the current source  $I_S = 10\ \mu\text{A}$  and load resistance  $R_L$  are  $10\text{ k}\Omega$ . Fig. 5 shows dc transfer characteristics when  $V_X$ ,  $V_Y$  and  $I_X$  are varied. Fig. 6 shows frequency response which also shows that cutoff frequency of  $V_Y$  is  $173\text{ MHz}$  and of  $V_X$  is  $47\text{ MHz}$ . The total harmonic distortion (THD) of  $V_X$  and  $V_Y$  are  $0.69\%$  and  $0.68\%$  respectively, whereas  $V_X$  is  $200\text{ mVsin}2000\pi t$ ,  $I_X$  is zero, and  $V_Y$  is  $200\text{ mV}$ . Fig. 7 shows the amplitude modulation where  $V_X$  is  $200\text{ mVsin}20\text{ k}\pi t$ ,  $I_X$  is zero and  $V_Y$  is  $200\text{ mVsin}600\text{ k}\pi t$ .

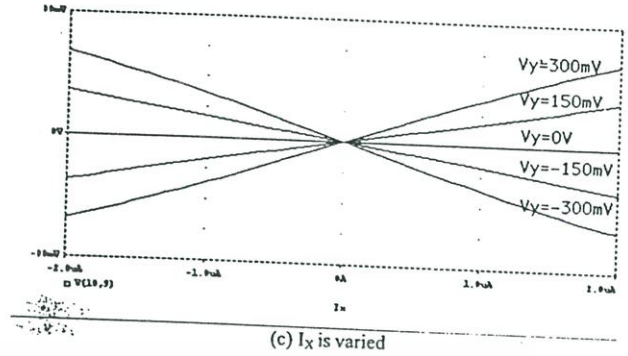
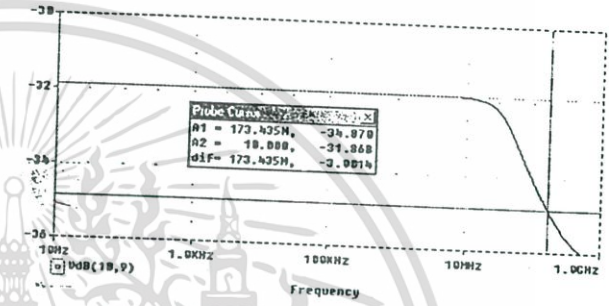
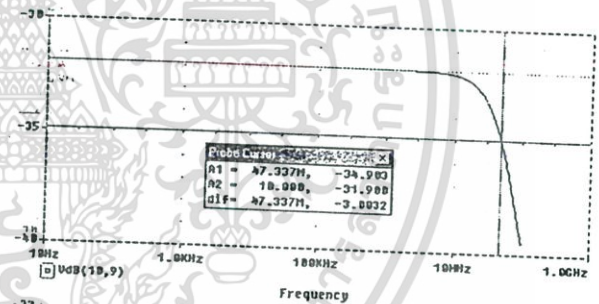


Fig. 5 DC transfer characteristics



(a)  $V_Y$  is  $200\text{ mVsinot}$ ,  $I_X$  is zero, and  $V_X$  is  $200\text{ mV}$



(b)  $V_X$  is  $200\text{ mVsinot}$ ,  $I_X$  is zero, and  $V_Y$  is  $200\text{ mV}$

Fig. 6 Frequency response

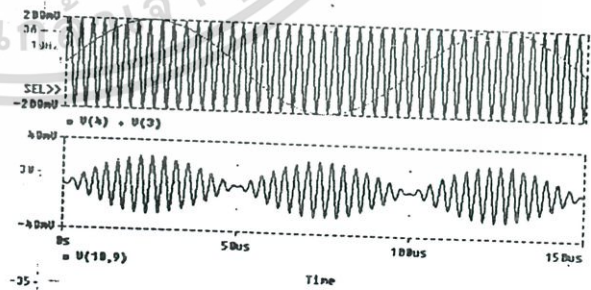
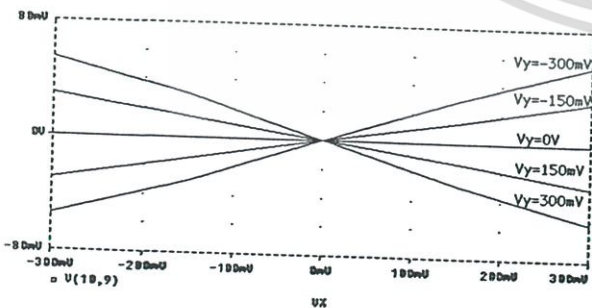
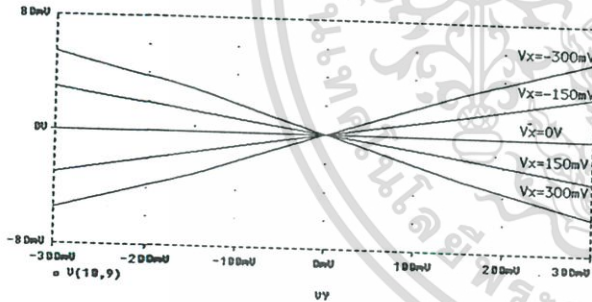


Fig. 7 Amplitude modulation when  $V_Y$  is  $200\text{ mVsin}600\text{ k}\pi t$ ,  $I_X$  is zero, and  $V_X$  is  $200\text{ mVsin}20\text{ k}\pi t$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้เขียน

ชื่อ-สกุล	นายวัลลภ เทียมวรทัต
วัน เดือน ปีเกิด	2 ตุลาคม 2519
ที่อยู่ปัจจุบัน	226/7 ถ.เทศา ต.พระปฐมเจดีย์ อ.เมือง จ.นครปฐม 73000
ประวัติการศึกษา	2542 วิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมโทรคมนาคม (เกียรตินิยม)
ที่ทำงานปัจจุบัน	สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง บ. สามารถ เทลคอม จำกัด (มหาชน)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้