

วงจรรขยายกำลังประสิทธิภาพสูง  
High Efficiency Power Amplifier



โดย  
นายอักษร วิไลนา โสภชัย



เลขหมู่.....  
เลขทะเบียน..... 62155  
วัน,เดือน,ปี..... 3 1 ก.ค. 2549

b..... 11610615  
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต  
สาขาวิชาอิเล็กทรอนิกส์  
คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2547

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรรขยายกำลังประสิทธิภาพสูง  
High Efficiency Power Amplifier

โดย

นายอักษร วิไลนาโชคชัย 43010535

อาจารย์ที่ปรึกษา

ร.ศ.พิชัย คุศิริวานิชกร



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต  
สาขาวิชาอิเล็กทรอนิกส์  
คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2547

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโท ปีการศึกษา 2547

ภาควิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่องวงจรรขยายกำลังประสิทธิภาพสูง

ผู้จัดทำ

1. นายอักษร วิไลนาโชตชัย 43010535



(ดร.พิษ คุชรานโธกร)

อาจารย์ที่ปรึกษา



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรมหาประสิทธิภาพสูง

High Efficiency Power Amplifier

นายอักษร วิไลนำโชคชัย 43010535

โครงการได้รับการตรวจสอบแล้ว พร้อมทั้งจะทำการสอบได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## วงจรรขยายกำลังประสิทธิภาพสูง

นายอักษร วิไลนาโชคชัย

ร.ศ.พิชัย คูศิริวานิชกร อาจารย์ที่ปรึกษา

ปีการศึกษา 2547

### บทคัดย่อ

ในโครงการนี้ เป็นการออกแบบวงจรรขยายกำลังประสิทธิภาพสูง ซึ่งเป็นเครื่องใช้ไฟฟ้าชนิดหนึ่งซึ่งใช้ในการขยายสัญญาณทางไฟฟ้า โดยเฉพาะอย่างยิ่งในที่นี้เน้นการขยายสัญญาณในย่านความถี่เสียงให้มีระดับของกำลังไฟฟ้าที่เพียงพอแก่การจ่ายลำโพงขนาด 8 โอห์ม โดยในการออกแบบวงจรรขยายนี้ เป็นกรนำทฤษฎีต่าง ๆ ที่เกี่ยวข้องกับวงจรอิเล็กทรอนิกส์ มาประยุกต์ใช้เพื่อให้ได้วงจรที่มีประสิทธิภาพทางกำลังไฟฟ้า และคุณภาพเสียงที่ดีที่สุดเท่าที่จะเป็นไปได้ โดยการออกแบบวงจรรขยายกำลังประสิทธิภาพสูงนี้ได้นำเทคนิคของวงจรรขยายกำลังคลาสเอบีและคลาสดีมาใช้ควบคุมสัญญาณและควบคุมการจ่ายพลังงานตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# High Efficiency Power Amplifier

Aksorn Wilainumchokchai

Pichai Cusirivanishakorn advisor

2004

## Abstract

According to this project --High efficiency power amplifier—that plays an important role to amplify Voltage signal, especially audio signal, A conditioned signal that be amplified by it has an adequate electrical power which can be loaded by devices such as 8 ohm speaker. In these circuit constructions and design methods which electronic principle be comprise were applied in order to meet the specifications in power delivering and quality of sound, Based on knowledgement- The benefits of this design can be enchanced further to the higher level of electronic study and research .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญ

บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีที่ใช้ในการออกแบบวงจรขยายกำลังคลาสดี	2
2.1 องค์รวมในแต่ละภาคของวงจรขยายกำลัง	2
2.2 ภาคที่ 1 วงจรเปลี่ยนความกว้างของพัลส์แบบอนาล็อก(Analogue PWM)	3
2.2.1 รูปแบบการต่อ	3
2.2.2 วงจรสร้างสัญญาณคลื่นฟันเลื่อย(Sawtooth waveform generator)	4
2.3 ภาคที่ 2 ภาคขับ (Driver stage)	7
2.3.1 วงจรซีมอสอินเวอร์เตอร์(Inverter CMOS)	7
2.4 ภาคที่ 3 ภาคขยายกำลังแบบสวิทช์(Switching Amplifier)	8
2.4.1 กราฟแสดงแรงดัน(Voltage Transfer Curve)	9
2.4.2 การสูญเสียพลังงาน(Power Dissipation)	13
2.5 ภาคที่ 4 วงจรฟิลเตอร์แบบกรองความถี่ต่ำผ่าน(Low pass filters)	15
2.5.1 แนวการต่อวงจรป้อนกลับแบบลบ(Negative Feedback Terminology)	15
2.5.2 การแปลงฟังก์ชันกรองความถี่ต่ำผ่านให้เป็นวงจร (Realization of the Low-Pass Function)	17
2.6 วงจรเสริม วงจรป้อนกลับแบบลบ(Negative Feedback Circuits)	18
2.6.1 หลักการพื้นฐานของวงจรขยายแรงดัน(Voltage Amplifiers)	18
2.6.2 การคำนวณความต้านทานอินพุตและเอาต์พุต	20
บทที่ 3 ทฤษฎีที่ใช้ในการออกแบบวงจรขยายกำลังคลาสเอบี	23
3.1 องค์รวมในแต่ละภาคของวงจรขยายกำลัง	23
3.2 ภาคที่ 1 ภาคอินพุต (Input stage)	24
3.2.1 รูปแบบการต่อ	24
3.2.2 คุณลักษณะของการส่งผ่าน ไฟฟ้ากระแสตรง (Dc Transfer Characteristics)	27
3.2.3 การวิเคราะห์วงจรโดยใช้วงจรเสมือนสัญญาณขนาดเล็ก (Small-Signal Equivalent Circuit Analysis)	31
3.2.4 ค่าอัตราส่วนการกำจัดสัญญาณคอมมอนโหมด (Commonmode rejection Ratio; CMRR)	32

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.5 วงจรขยายความแตกต่างที่ใช้โหลดประเภทแอกทีฟ (Differential amplifier with active load)	33
3.2.6 การวิเคราะห์สัญญาณขนาดเล็กในวงจรขยายความแตกต่างที่ใช้โหลด ประเภทแอกทีฟ (Small signal analysis with BJT active load)	35
3.3 ภาคที่ 2 ภาคขยายสัญญาณแรงดัน (Voltage Amplifier)	38
3.4 ภาคที่ 3 ภาคขยายกระแส (Current Amplifier)	41
3.5 วงจรเสริมต่าง ๆ (Additional circuits)	44
3.5.1 แนวการต่อวงจรป้อนกลับแบบลบ (Negative Feedback Terminology)	44
3.5.2 วงจรข่ายโซเบล (Zobel network) และ วงจรขดลวดเหนี่ยวนำทางเอาพุต (damped inductor)	45
บทที่ 4 การสร้างวงจรขยายกำลังประสิทธิภาพสูง	47
4.1 ภาคที่ 1 วงจรเปลี่ยนความกว้างของพัลส์แบบอนาล็อก (Analogue PWM modulators)	47
4.1.1 วงจรสร้างสัญญาณสามเหลี่ยม (Triangular signal)	47
4.1.2 วงจรเปรียบเทียบแรงดัน (Sawtooth signal)	49
4.2 ภาคที่ 2 ภาคขับ (Driver stage) และ วงจรภาคที่ 3 ภาคสวิทซ์ซิงแอมพลิไฟเออร์ (Switching amplifier stage)	50
4.3 วงจรส่วนคลาสเอบี (Class AB Amplifier)	52
บทที่ 5 ข้อควรคำนึงต่างๆ ในการออกแบบ	54
บทที่ 6 บทสรุป	55
6.1 ผลการทดลองจากการจำลองผลของวงจร (Simulation) ในส่วนของ วงจรขยายคลาส เอบีเพียงส่วนเดียว	55
6.2 ผลการทดลองจากการจำลองผลของวงจร (Simulation) ในส่วนของ วงจรขยายกำลังคลาสดี	59
6.3 ผลการทดลองจากการจำลองผลของวงจร (Simulation) ในส่วนของ วงจรขยายกำลัง คลาสดี/เอบี	60
กิตติกรรมประกาศ	65
หนังสืออ้างอิง	66

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป

รูปที่ 2.1 รูปแบบการต่อพื้นฐานของวงจรขยายกำลังแบบสวิทช์คลาสดี (Class-D Power Amplifier)	2
รูปที่ 2.2 โค้ดอะแกรมแสดงวงจรเปลี่ยนความกว้างของพัลส์แบบอนาลอก (Analog PWM Modulator)	4
รูปที่ 2.3 วงจรกำเนิดคลื่นสามเหลี่ยม(Triangular wave generator circuit)	4
รูปที่ 2.4 แสดงรูปคลื่นที่ได้จากเอาต์พุตของวงจรกำเนิดคลื่นสามเหลี่ยม	5
รูปที่ 2.5 (บน) วงจรเสมือนของวงจรกำเนิดคลื่นสามเหลี่ยมในโหมด 1	5
รูปที่ 2.6 (ล่าง) วงจรเสมือนของวงจรกำเนิดคลื่นสามเหลี่ยมในโหมด 2	5
รูปที่ 2.7 วงจรภาคขับ(Driver stage)ที่ต่อแบบวงจรCMOSอินเวอร์ทเตอร์	8
รูปที่ 2.8 วงจรอินเวอร์ทเตอร์แบบCMOS	9
รูปที่ 2.9(ซ้าย)แสดงคุณสมบัติของกระแส-แรงดันของNMOSทรานซิสเตอร์	10
รูปที่ 2.10(ขวา)แสดงคุณสมบัติของกระแส-แรงดันของPMOSทรานซิสเตอร์	10
รูปที่ 2.11 แสดงการพล็อตกราฟคุณลักษณะของCMOS	12
รูปที่ 2.12แสดงกราฟการเปลี่ยนสถานะที่สมบูรณ์ของCMOS inverter	13
รูปที่ 2.13(ซ้าย)CMOS inverterเมื่อเอาต์พุตสวิทช์จากลอจิกต่ำไปสูง	14
รูปที่ 2.14(ขวา)CMOS inverterเมื่อเอาต์พุตสวิทช์จากลอจิกสูงไปต่ำ	14
รูปที่ 2.15 แสดงตำแหน่งของโพลคู่เชิงซ้อนสังยุคในระนาบ s-plane	16
รูปที่ 2.16แสดงฟังก์ชันของวงจรกรองความถี่ต่ำผ่านอันดับสอง (Second-order filtering functions)	16
รูปที่ 2.17 โครงสร้างทั่วไป(General structure)ของวงจรเน็ตเวิร์คกรองความถี่	17
รูปที่ 2.18 แสดงรูปแบบพื้นฐานของการต่อวงจรป้อนกลับ(Basic Feedback topology) วงจรสุ่มแรงดันแล้วมิกซ์แบบอนุกรม(voltage-sampling series-mixing) หรือวงจรป้อนกลับแบบอนุกรม-ขนาน (series-shunt feedback)	19
รูปที่ 2.19แสดงรูปแบบการต่อวงจรป้อนกลับแบบลบในวงจรขยายไม่กลับเฟส (Non-inverting Amplifier)	19
รูปที่ 2.20วงจรขยายป้อนกลับแบบอนุกรม-ขนาน	21
รูปที่ 2.21 วงจรเสมือนของรูปที่ 2.20	21

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.22 แสดงการวัดความต้านทานเอาต์พุตของวงจรถยายแบบป้อนกลับของรูปที่ 2.20	21
รูปที่ 3.1 รูปแบบการต่อพื้นฐานของวงจรถยายกำลังแบบ 3 ภาค	23
รูปที่ 3.2 ไดอะแกรมแสดงของวงจรถยายความแตกต่าง(Difference amplifier)	24
รูปที่ 3.3 การวางอุปกรณ์ของทรานซิสเตอร์แบบไบโพลาร์ในวงจรถยายความแตกต่าง	25
รูปที่ 3.4 วงจรถยายความแตกต่างที่ป้อนอินพุทแบบคอมมอน โหมด	26
รูปที่ 3.5 วงจรถยายความแตกต่างที่ป้อนด้วยแรงดัน $V_d$	27
รูปที่ 3.6 กราฟคุณสมบัติการส่งผ่านไฟฟ้ากระแสตรงของวงจรถยายความแตกต่างโดยใช้ทรานซิสเตอร์แบบไบโพลาร์	28
รูปที่ 3.7 แสดงการต่อวงจรกับอินพุทแบบดิฟเฟอเรนเชียล	29
รูปที่ 3.8 แสดงวงจรถยายความแตกต่างด้วยเอาต์พุทแบบด้านเดียว	30
รูปที่ 3.9 แสดงวงจรถยายความแตกต่างด้วยเอาต์พุทแบบด้านสองด้าน	31
รูปที่ 3.10 แสดงวงจรเสมือนสัญญาณขนาดเล็ก	32
รูปที่ 3.11 วงจรถยายความแตกต่างที่ใช้โหลดแบบแอกทีฟ	34
รูปที่ 3.12 วงจรถยายความแตกต่างที่ใช้โหลดแบบแอกทีฟผนวกกับวิธีการต่อโดยใช้ทรานซิสเตอร์สามตัว	34
รูปที่ 3.13 แสดงทิศทางของกระแสในวงจรถยายความแตกต่างที่มีโหลดแบบแอกทีฟ	36
รูปที่ 3.14 วงจรเสมือนของวงจรถยายความแตกต่าง	37
รูปที่ 3.15 การจัดวงจรที่ 2.14 ใหม่เพื่อให้ง่ายต่อการวิเคราะห์	37
รูปที่ 3.16 วงจรคู่คาร์ลิงตัน	38
รูปที่ 3.17 แสดงโครงสร้างไฮบริดของวงจรคู่คาร์ลิงตัน	39
รูปที่ 3.18 วงจรเอาต์พุตของคลาสเอบีโดยใช้วงจรไดโอดในการไบอัส	41
รูปที่ 3.19 วงจรในคลาสเอบีที่ไบอัสโดยใช้วงจรวงจร $V_{BE}$ มัลติไฟเออร์	42
รูปที่ 3.20 (ซ้าย) วงจรที่ใช้ทรานซิสเตอร์ 2 ตัว ที่ใช้วิธีการต่อแบบคาร์ลิงตัน	43
รูปที่ 3.21 (ขวา) วงจรเสมือนของรูปที่ 3.20 โดยมองเป็นทรานซิสเตอร์แบบ pnp	43
รูปที่ 3.22 การต่อวงจรป้อนกลับแบบลบแบบนอนอินเวอร์ทิงทึงแอมพลิไฟเออร์(Non-inverting amplifier in negative feedback terminology)	44
รูปที่ 3.23 วงจรสร้างเสถียรภาพทางเอาต์พุตโดยค่าของอุปกรณ์ต่างๆ เป็นค่ามาตรฐาน	45
รูปที่ 4.1 แนวการต่อวงจรสร้างสัญญาณสามเหลี่ยม(Triangular Signal) ที่ใช้ในโครงการวงจรถยายกำลังประสิทธิภาพสูง	48
รูปที่ 4.2 การต่อวงจรเปรียบเทียบแรงดันเพื่อสร้างสัญญาณเปลี่ยน	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความกว้างของ พัลส์(Pulse Width Modulators)	49
รูปที่ 4.3 แสดงการต่อวงจรในภาคที่ 2 ภาคขับ(Driver stage)และวงจรภาคที่ 3 ภาคสวิตซ์ซิงแอมพลิไฟเออร์(Switching amplifier stage) ที่ใช้ในโครงการขยายกำลังประสิทธิภาพสูง	51
รูปที่ 4.4 วงจรส่วนคลาสเอบี(Class AB Amplifier)	53
ภาพที่ 6.1 แสดงการตอบสนองทางขนาดของแรงดันเอาต์พุต(Amplitude Response)ที่ความถี่ต่างๆ ในวงจรขยายกำลังคลาสเอบี	56
รูปที่ 6.2 แสดงการตอบสนองทางเฟสของแรงดันเอาต์พุตเทียบกับอินพุต(Phase Response)ในวงจร ขยายกำลังคลาสเอบี	57
รูปที่ 6.3 แสดงขนาดของแรงดันเอาต์พุตในวงจรขยายกำลังคลาสเอบีเมื่อสัญญาณอินพุตเป็น สัญญาณไซน์ขนาด 1 โวลต์พีค(Vp)ที่ความถี่ 20 กิโลเฮิรซ์(วัดแบบFFT)	58
ภาพที่ 6.4 แสดงการตอบสนองทางขนาดของแรงดันเอาต์พุต(Amplitude Response)ที่ความถี่ต่างๆ ในวงจรขยายกำลังคลาสเอบี	61
รูปที่ 6.5 แสดงการตอบสนองทางเฟสของแรงดันเอาต์พุตเทียบกับอินพุต(Phase Response)ในวงจร ขยายกำลังคลาสเอบี	62
รูปที่ 6.6 แสดงขนาดของแรงดันเอาต์พุตในวงจรขยายกำลังคลาสเอบีเมื่อสัญญาณอินพุตเป็น สัญญาณไซน์ขนาด 1 โวลต์พีค(Vp)ที่ความถี่ 20 กิโลเฮิรซ์(วัดแบบFFT)	63

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 1 บทนำ

โครงการนี้เป็นกรออกแบบวงจรขยายกำลังประเภทที่ใช้กับสัญญาณเสียงประเภทที่ใช้การประยุกต์ระหว่างวงจรขยายกำลังคลาสดี(Class D)แบบคิติดอกกับวงจรขยายกำลังคลาสเอบีที่เป็นลิเนียร์

จากการนำเทคนิคดังกล่าวมาใช้ร่วมกัน จึงทำให้ได้วงจรขยายกำลังคลาสดี/เอบี(Class D/AB Audio Power Amplifier) ซึ่งสามารถนำไปใช้ขยายเสียงที่เป็นโหลดภาระ(Load) ประเภทลำโพงที่มีอิมพีแดนซ์อยู่ในประมาณ 8 โอห์ม

วัตถุประสงค์ในการออกแบบวงจรขยายกำลังประสิทธิภาพสูงอันนี้ เกิดมาจากความต้องการวงจรที่ใช้ขยายกำลังสัญญาณให้มีการสูญเสียกำลังไฟฟ้า(Power lose)ต่ำที่สุด โดยที่ยังคงแถบความถี่ย่านความถี่เสียง20-20,000เฮิรตซ์ การลดการบิดเบือนทางความถี่(Frequency Distortion)ที่เกิดจากความไม่เป็นเชิงเส้นของอุปกรณ์อิเล็กทรอนิกส์ โดยการออกแบบจะใช้วงจรขยายกำลังคลาสดีเป็นตัวแหล่งจ่ายพลังงานให้กับวงจรขยายกำลังคลาสเอบี ซึ่งวงจรขยายกำลังคลาสเอบีนั้นก็จะเป็นตัวควบคุมสัญญาณเอาท์พุทเพื่อนำไปขับลำโพง

ประโยชน์โดยตรงจากการออกแบบโดยตรงก็คือต้องการได้วงจรขยายที่มีประสิทธิภาพทางพลังงาน โดยมีการบิดเบือนทางความถี่(Harmonic Distortion)ต่ำที่สุด ทั้งนี้วงจรต้องมีความปลอดภัยและความน่าเชื่อถือในการใช้งานด้วย

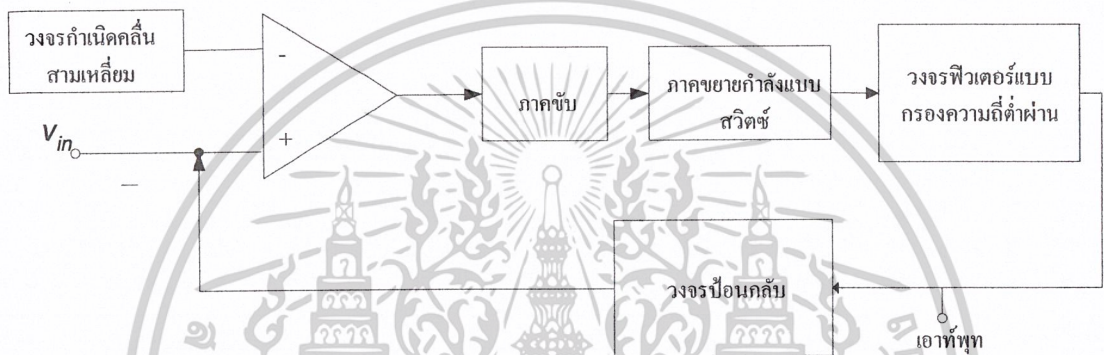
ประโยชน์ทางอ้อมในการออกแบบวงจรคือความรู้ที่ใช้ในวงจรที่จะเอ่ยถึงในบทต่อๆไป นั้น สามารถนำไปประยุกต์ใช้สู่การออกแบบขั้นสูงต่อไปได้ เพราะทุกประเด็นในการออกแบบได้ใช้ทฤษฎีพื้นฐานที่สำคัญซึ่งเหมาะแก่การศึกษาวงจรอิเล็กทรอนิกส์ในขอบข่ายอนาล็อก(Analog Circuits)

สิ่งที่คาดว่าจะได้ในของการออกแบบโครงการคือวงจรที่เข้าสู่มาตรฐานความแน่นอนสูง(Hi-fidelity)โดยการจะออกแบบให้ได้ดังเป้าหมายนั้นจะต้องเกิดจากประสบการณ์ที่ค่อนข้างสูงซึ่งแปรผันตรงต่อเวลาซึ่งจะใช้ในการออกแบบ โดยวงจรขยายกำลังนี้สามารถขับลำโพงที่กำลังเสียง35-40วัตต์ใน(ที่สภาวะการใช้งานปกติ)

## บทที่ 2 ทฤษฎีที่ใช้ในการออกแบบวงจรขยายกำลังคลาสดี

### 2.1 องค์รวมในแต่ละภาคของวงจรขยายกำลัง

ในการออกแบบวงจรขยายกำลังคลาสดี/เอบีนั้น ประกอบไปด้วยวงจรขยายที่เป็นแบบสวิทช์(Switching amplifiers)และวงจรขยายแบบเชิงเส้น(Linear amplifiers) จะเริ่มในส่วนการออกแบบวงจรขยายแบบสวิทช์(Class-D Amplifier)ก่อน วงจรแบบสวิทช์มีโครงสร้างดังนี้



รูป 2.1 รูปแบบการต่อพื้นฐานของวงจรขยายกำลังแบบสวิทช์คลาสดี(Class-D Power Amplifier)

วงจรขยายแบบสวิทช์นั้นคือวงจรที่ใช้หลักการขยายแบบสวิทช์ที่ภาคขยายกำลัง(Driver stage) ซึ่งก็หมายความว่าทรานซิสเตอร์ที่ภาคเอาต์พุตนั้นต้องมีการทำงานเป็นฟังก์ชันแบบสวิทช์ ซึ่งมีข้อดีคือมีประสิทธิภาพทางกำลังงานสูงกว่าวงจรขยายในคลาสABอย่างมาก

ในภาคแรกของการต่อวงจรขยายกำลังคลาสดีนั้น(The first stage of class d audio power amplifier) นั่นคือวงจรเปลี่ยนความกว้างของพัลส์แบบอนาล็อก(Analogue PWM modulators) ซึ่งประกอบด้วยวงจรเปรียบเทียบสัญญาณ(Comparator Circuit)ทำการเปรียบเทียบระหว่างสัญญาณแบบฟันเลื่อย(Sawtooth signal)กับสัญญาณเสียงอินพุท หรือเรียกอีกอย่างหนึ่งว่าเป็นสัญญาณที่จะถูกมอดูเลตนั่นเอง(Input signal or Modulating signal)

ในวงจรส่วนของภาคที่ 2 เรียกว่าภาคขับ(Driver stage) โดยหน้าที่หลักๆของวงจรในภาคนี้ก็คือใช้ในการขับสัญญาณแรงดันของภาคเปลี่ยนความกว้างของพัลส์(PWM stage) ให้มีขนาดของกระแสที่เพียงพอที่จะป้อนให้กับอินพุทขาเทกของวงจรในภาคที่สามก็คือวงจรสวิทช์ซิงแอมพลิไฟเออร์(Switching Amplifier Stage)นั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในวงจรภาคที่ 3 นั้นเป็นภาคขยายกำลังแบบสวิทช์(Switching Amplifier)ซึ่งเป็นแนวการต่อของทรานซิสเตอร์สนามไฟฟ้าแบบคู่เหมือน(CMOS) ซึ่งใช้ทรานซิสเตอร์ที่ทนต่อกำลังไฟฟ้าได้สูงมากแบบในวงจรภาคนี้ ทำให้สัญญาณที่เอาท์พุทมีกำลังงานเพียงพอที่จะไปขับภาระที่เป็นลำโพง8โอห์มได้

ส่วนของวงจรในภาคที่ 4 นั้นเป็นวงจรที่มีบทบาทอย่างมากในการแปลงสัญญาณที่เป็นพัลส์แบบสวิทช์นั้นกลับคืน(Recover) มาสู่รูปแบบสัญญาณที่เป็นอนาลอกเหมือนเดิม วงจรนี้ออกแบบมาจากวงจรฟิลเตอร์แบบกรองความถี่ต่ำผ่านลำดับ 2 (2<sup>nd</sup> order Low Pass Filter)

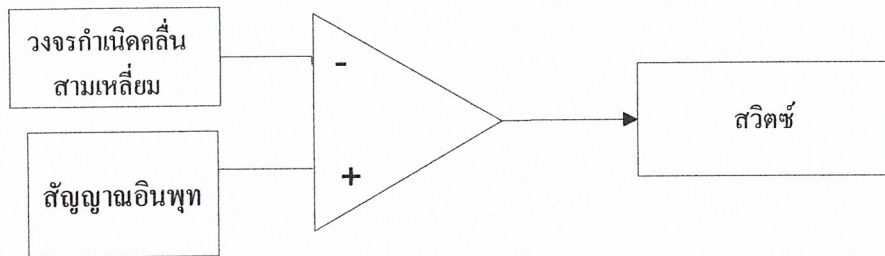
ที่กล่าวมาข้างต้นนั้นเป็นหลักการโดยสังเขปของลักษณะของวงจรภายในวงจรขยายกำลังแบบ สวิทช์คลาสติ ซึ่งต่อไปนี้จะเป็นการนำเสนอการออกแบบวงจรในแต่ละภาคโดยลงลึกไปถึงที่มาที่ไปของวงจร

## 2.2 ภาคที่ 1 วงจรเปลี่ยนความกว้างของพัลส์แบบอนาลอก(Analogue PWM)

ในส่วนนี้เราจะมุ่งไปสู่การออกแบบวงจรเปลี่ยนความกว้างของพัลส์แบบอนาลอก

### 2.2.1 รูปแบบการต่อ

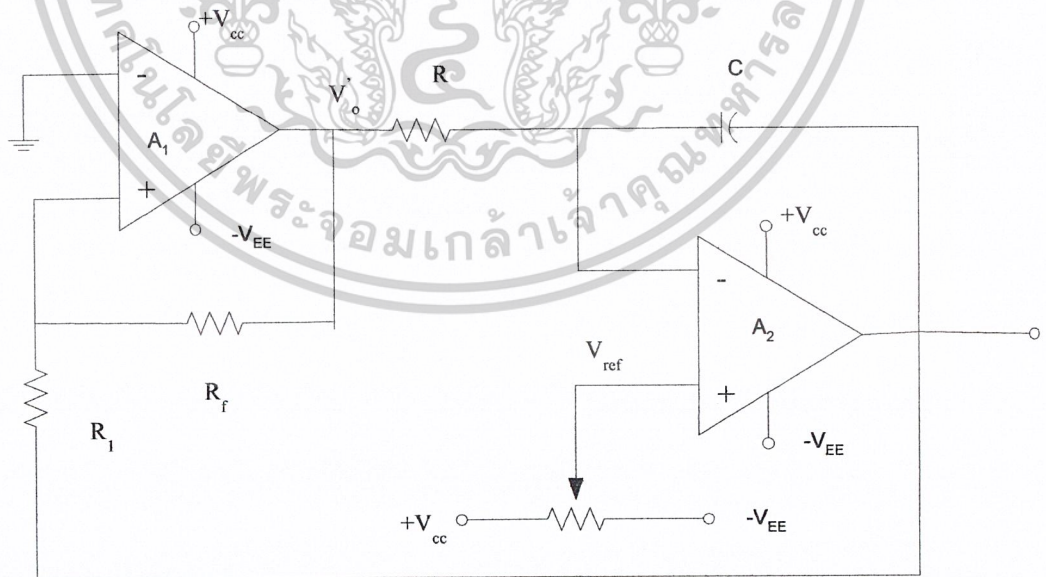
ในวงจรอิเล็กทรอนิกส์ที่เป็นส่วนของอนาลอก สัญญาณประเภท PWM สามารถสร้างขึ้นได้จากการเปรียบเทียบสัญญาณ(Comparing)กันระหว่างสัญญาณเสียงกับสัญญาณคลื่นสามเหลี่ยม (Triangular signal) โดยเทคนิคที่วันนี้เรียกว่าวิธีการสุ่มสัญญาณแบบเนทีอรอล(Natural sampling) ซึ่งเป็นวิธีพื้นฐานของวงจรมอดคูเลเตอร์ส่วนใหญ่ ดังรูปที่2.2 เมื่อสัญญาณอินพุตที่ขณะเวลานั้นๆมีขนาดใหญ่มากกว่าขนาดของสัญญาณคลื่นสามเหลี่ยมแล้ว สัญญาณเอาท์พุทที่ได้จะอยู่ในสถานะสูงหรือHigh ซึ่งเป็นการเห็นได้ชัดว่าขนาดความกว้างของพัลส์(Pulse width)นั้นแปรผันตรงกับสัญญาณแรงดันอินพุต(Input voltage signal) ในส่วนของวงจรมอดคูเลเตอร์ไม่ถือว่าเป็นการสร้างควมบิดเบือนทางความถี่(Harmonic Distortion) แต่เป็นเพียงการเพิ่มส่วนของความถี่(Frequency Component) นั้น อยู่รอบๆฮาร์โมนิกความถี่สัญญาณพาหะ(Carrier Frequency)



รูปที่ 2.2 โค้ดแอมป์แสดงวงจรเปลี่ยนความกว้างของพัลส์แบบอนาล็อก  
(Analog PWM Modulator)

### 2.2.2 วงจรสร้างสัญญาณสามเหลี่ยม (Triangular waveform generator)

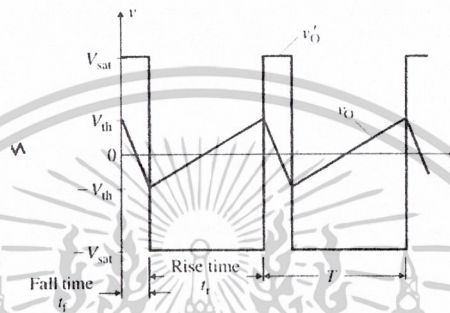
แนวการต่อวงจรกำเนิดคลื่นสามเหลี่ยมนั้นแสดงดังรูปที่ 2.3 ซึ่งในการออกแบบเราจะแบ่งการทำงานของวงจรกำเนิดคลื่นสามเหลี่ยมออกเป็นโหมดได้ 2 โหมด



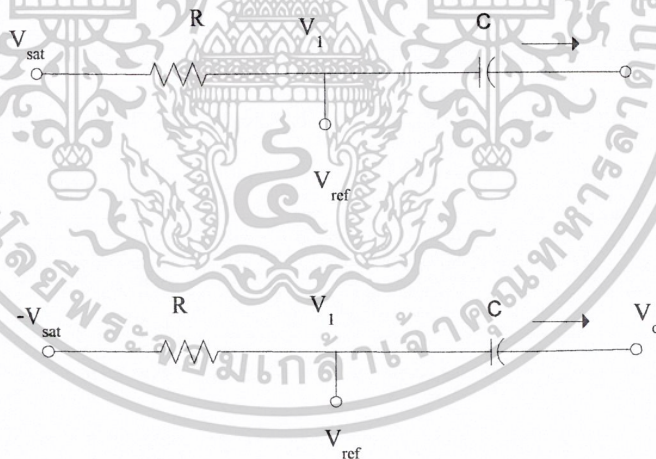
รูปที่ 2.3 วงจรกำเนิดคลื่นสามเหลี่ยม (Triangular wave generator circuit)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อวงจรทำงานอยู่ในโหมดที่ 1 ,  $v_+ > 0$  V และเอาต์พุตของ  $A_1$  อยู่ในช่วงอิ่มตัวค่าบวก (Positive saturation) วงจรเสมือนของตัววงจรอินทิเกรตเตอร์นั้นแสดงดังรูปที่ 2.25



รูปที่ 2.4 แสดงรูปคลื่นที่ได้จากเอาต์พุตของวงจรกำเนิดคลื่นสามเหลี่ยม



รูปที่ 2.5 (บน) วงจรเสมือนของวงจรกำเนิดคลื่นสามเหลี่ยมในโหมด 1

รูปที่ 2.6 (ล่าง) วงจรเสมือนของวงจรกำเนิดคลื่นสามเหลี่ยมในโหมด 2

ในช่วงเริ่มต้นของโหมดที่ 1 ค่าแรงดันเอาต์พุตจะเท่ากับ  $V_{th}$  และค่าแรงดันที่ขาอินเวอร์ทติงเท่ากับ  $v_1 \approx V_{ref}$ , ดังนั้น แรงดันเริ่มต้น (initial voltage) ที่ตัวเก็บประจุคือ

$$v_C(t=0) \approx v_1 - v_o = V_{ref} - V_{th} \quad (2.1)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าแรงดันชั่วขณะที่ตกคร่อมลงบนตัวเก็บประจุ  $v_C(t)$  คำนวณได้จาก

$$V_{ref} - v_o(t) = \frac{1}{C} \int i_C dt + v_C(t=0) = \frac{1}{C} \int \frac{V_{sat} - V_{ref}}{R} dt + V_{ref} - V_{th} \quad (2.2)$$

ซึ่งแรงดันเอาต์พุตชั่วขณะ (instantaneous voltage) ที่เอาต์พุตคือ

$$v_o(t) = V_{th} - \frac{V_{sat} - V_{ref}}{RC} t \quad (2.3)$$

โดยที่ในช่วงปลายของ โหมดนี้ (ที่  $t=t_1$ ) ค่าแรงดันเอาต์พุตได้เปลี่ยนค่าเป็น  $-V_{th}$  จาก สมการที่ 2.3

$$-V_{th} = V_{th} - \frac{V_{sat} - V_{ref}}{RC} t_1 \quad (2.4)$$

ซึ่งทำให้ช่วงเวลาของโหมดที่ 1 เป็น

$$t_1 = \frac{2RCV_{th}}{V_{sat} - V_{ref}} \quad (2.5)$$

ในช่วงของโหมดที่ 2  $v_i < 0$  V และเอาต์พุตของ  $A_1$  อยู่ในสภาวะอิ่มตัวทางแรงดันค่าลบ โดยวงจรเสมือนเป็นดังรูปที่ 2.6 โดยที่สภาวะเริ่มต้นของโหมดนี้ ที่เอาต์พุตมีแรงดันเท่ากับ  $-V_{th}$  และค่าแรงดันเริ่มต้นที่ตัวเก็บประจุคือ

$$v_C(t=0) = v_1 - v_0 = V_{ref} + V_{th} \quad (2.6)$$

ถ้าเราคำนวณตั้งแต่เวลาเริ่มตั้งแต่ของโหมดนี้ที่ ( $t=0$ ) ค่าแรงดันชั่วขณะที่ตกคร่อมบนตัวเก็บประจุคือ

$$V_{ref} - v_o(t) = \frac{1}{C} \int i_C dt + v_C(t=0) = \frac{1}{C} \int \frac{-V_{sat} - V_{ref}}{R} dt + V_{ref} + V_{th} \quad (2.7)$$

ทำให้ค่าแรงดันเอาต์พุตชั่วขณะคือ

$$v_o(t) = -V_{th} + \frac{V_{sat} + V_{ref}}{RC} t \quad (2.8)$$

โดยในช่วงปลายของโหมดนี้ ( $t=t_2$ ) ค่าแรงดันเอาต์พุตของโหมดนี้จะเปลี่ยนค่าไปเป็น  $V_{th}$  ซึ่งทำให้ได้สมการที่ 2.9

$$V_{th} = -V_{th} + \frac{V_{sat} + V_{ref}}{RC} t_2 \quad (2.9)$$

ซึ่งทำให้เวลาในช่วงที่ 2 เป็น

$$t_2 = \frac{2RCV_{th}}{V_{sat} + V_{ref}} \quad (2.10)$$

ทำให้ค่าคาบเวลาของสัญญาณรูปฟันเลื่อยสามารถหาได้จากสมการที่ 2.5 และ 2.10 ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$T = t_1 + t_2 = \frac{2RCV_{th}}{V_{sat} + V_{ref}} + \frac{2RCV_{th}}{V_{sat} + V_{ref}} = \frac{4RCV_{th}V_{sat}}{V_{sat}^2 - V_{ref}^2} \quad (2.11)$$

ซึ่งทำให้ความถี่ของการ oscillation คือ

$$f_o = \frac{V_{sat}^2 - V_{ref}^2}{4RCV_{th}V_{sat}} \quad (2.12)$$

ซึ่งค่าDuty cycle สามารถหาได้จากอัตราส่วนของ  $t_1:T = k$

$$\begin{aligned} k = \frac{t_1}{T} &= \frac{2RCV_{th}}{V_{sat} - V_{ref}} \times \frac{V_{sat}^2 - V_{ref}^2}{4RCV_{th}V_{sat}} = \frac{V_{sat} + V_{ref}}{2V_{sat}} \\ &= \frac{1}{2} \left[ 1 + \frac{V_{ref}}{V_{sat}} \right] \end{aligned} \quad (2.13)$$

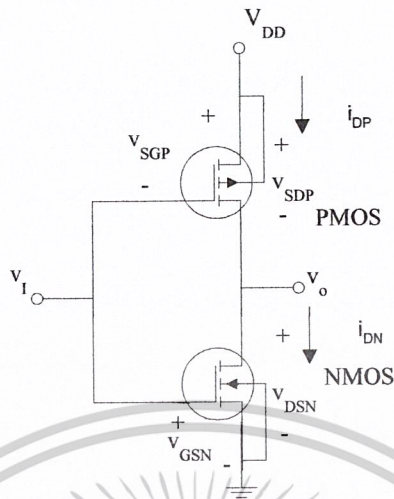
ข้อสังเกต วงจรนี้สามารถควบคุมรูปร่างให้เป็นสัญญาณสามเหลี่ยมหรือฟันเลื่อยได้โดยการปรับแต่งค่า  $k$ ,  $T$  และ  $V_{th}$

## 2.3 ภาคที่ 2 ภาคขับ (Driver stage)

วงจรในภาคนี้ทำหน้าที่ในการขับกระแสภาคเปลี่ยนความกว้างของพัลส์(PWM stage) ให้เพิ่มขึ้นเพียงพอที่จะขับวงจรทรานซิสเตอร์สนามไฟฟ้าในภาคขยายกำลังแบบสวิทช์(Switching Amplifier stage) โดยรายละเอียดมีดังนี้

### 2.3.1 วงจรซีมอสอินเวอร์เตอร์(Inverter CMOS)

วงจรคอมมอนคอลเลกเตอร์เป็นวงจรที่ทำหน้าที่ในการขยายกระแสภาคอินพุตให้มีค่าเพิ่มขึ้น โดยที่ยังคงสถานะแรงดันเอาต์พุตเป็นแบบกลับเฟสซึ่งมีลักษณะของวงจรดังรูปที่ 2.7



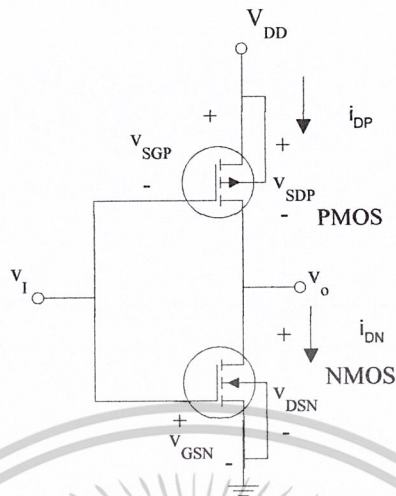
รูปที่ 2.7 วงจรภาคขับ(Driver stage)ที่ต่อแบบวงจรCMOSอินเวอร์ทเตอร์

วงจรในภาคขับนี้ ควรจะเลือกทรานซิสเตอร์แบบสนามไฟฟ้าที่มีความสามารถรองรับกระแสได้สูงพอที่จะป้อนให้กับตัวเก็บประจุ ในขาคัด Power MOSFET ภาคเพาเวอร์สวิตช์นั่นเอง

เหตุผลอีกประการหนึ่งที่เลือกวงจรCMOSอินเวอร์ทเตอร์คือวงจรนี้มีค่าอินพุทอิมพีแดนซ์ที่สูงมาก และเอาต์พุทอิมพีแดนซ์ที่ต่ำมาก โดยสมการที่เกี่ยวข้องของที่ใช้ในการออกแบบคือ

#### 2.4 ภาคที่ 3 ภาคขยายกำลังแบบสวิตช์(Switching Amplifier)

ซึ่งเป็นแนวการต่อของทรานซิสเตอร์สนามไฟฟ้าแบบคู่เหมือน(CMOS) ซึ่งใช้ทรานซิสเตอร์ที่ทนต่อกำลังไฟฟ้าได้สูงมาออกแบบในวงจรภาคนี้ ทำให้สัญญาณที่เอาต์พุตมีกำลังงานเพียงพอที่จะไปขับภาระที่เป็นลำโพง 8 โอห์มได้

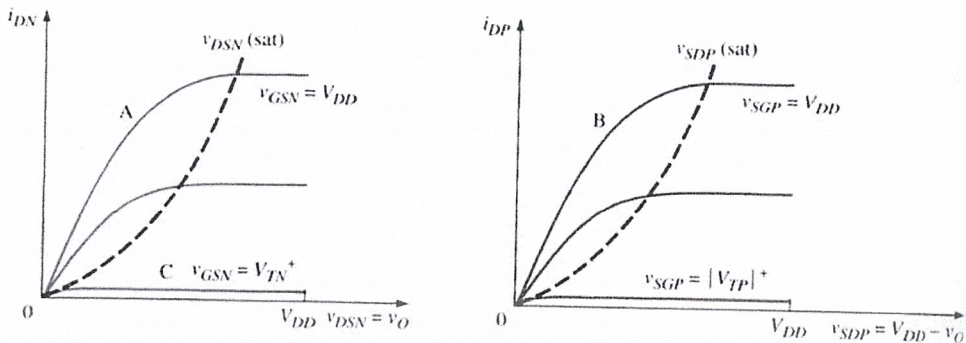


รูปที่ 2.8 วงจรอินเวอร์เตอร์แบบCMOS

วงจรรูปที่ 2.8 นี้เป็นการต่อวงจรแบบอินเวอร์เตอร์ของทรานซิสเตอร์สนามด้วยทรานซิสเตอร์สนามแบบคู่เหมือน (CMOS inverter) การต่อขาเกตระหว่าง n-channel และ p-channel MOSFET เข้าด้วยกันเป็นอินพุตและเชื่อมขาเดรนของทรานซิสเตอร์ทั้งสองเข้าด้วยกันเพื่อสร้างขาเอาต์พุต โดยที่ทรานซิสเตอร์สนามทั้งสองตัวเป็น Enhancement-mode device ค่าพารามิเตอร์ของ NMOS คือ  $K_n$  และ  $V_{TN}$  ซึ่ง  $V_{TN} < 0V$ , และค่าพารามิเตอร์ของ PMOS คือ  $K_p$  และ  $V_{TP}$  โดยที่  $V_{TP} < 0V$

#### 2.4.1 กราฟแสดงแรงดัน (Voltage Transfer Curve)

ในรูปที่ 2.9 และ 2.10 แสดงให้เห็นถึงคุณสมบัติการทำงานของทั้งอุปกรณ์และ p เราสามารถวิเคราะห์กราฟคุณสมบัติทางแรงดันโดยการคำนวณจาก Transistor bias regions ถ้าสำหรับ  $v_i = 0$ , ทรานซิสเตอร์ NMOS จะ Cut off,  $i_{DN} = 0$  และ  $i_{DP} = 0$  เป็นผลทำให้แรงดัน  $V_{SG} = V_{DD}$  ทำให้เสมือนเป็นการไบอัสไปที่บริเวณ B ของรูปที่ 2.10 เนื่องจากมีตำแหน่งไบอัสเพียงจุดเดียวที่  $i_{DP} = 0$  เกิดขึ้นที่  $v_{SDP} = 0 = v_{DD} - V_o$  เป็นผลทำให้ได้แรงดันเอาต์พุต  $V_o$  เท่ากับ  $V_{DD}$



รูปที่ 2.9(ซ้าย)แสดงคุณสมบัติของกระแส-แรงดันของNMOSทรานซิสเตอร์  
รูปที่ 2.10(ขวา)แสดงคุณสมบัติของกระแส-แรงดันของPMOSทรานซิสเตอร์

สำหรับ  $v_I = V_{DD}$ , ตัวPMOSจะcut off ทำให้  $i_{DP} = 0, i_{DN} = 0$  แล้วแรงดัน  $V_{GS}$  ของ NMOSมีค่าเท่ากับ  $V_{DD}$  และNMOSถูกไบอัสให้อยู่ในบริเวณ A ของกราฟในรูปที่ 2.9 โดยบริเวณที่ไบอัส A เป็นเพียงบริเวณเดียวที่เป็นไปได้ที่ค่ากระแส  $i_{DP} = 0, v_{DSN} = v_O = 0$  ทำให้แรงดันเอาต์พุต  $v_O$  เป็น 0 ตราบเท่าที่ PMOS ยังCut off หรือ  $v_{SGP} = V_{DD} - v_I \leq |V_{TP}|$  ซึ่งสรุปได้ว่าค่าแรงดันอินพุตนั้นอยู่ในช่วงของ  $V_{DD} - |V_{TP}| \leq v_I \leq V_{DD}$

ดังรูปที่ 2.10 นั้นแสดงให้เห็นถึงกราฟคุณสมบัติทางแรงดัน (Voltage transfer characteristics) ที่เกิดขึ้นบน CMOS Inverter

ในทางอุดมคติ กระแสของ CMOS inverter ในทั้งสองสถานะนั้นจะเป็น 0 ซึ่งนี่ถือเป็นเสน่ห์อย่างหนึ่งของวงจร CMOS ที่จะไม่สูญเสียพลังงานเลย แต่ในความเป็นจริงนั้น CMOS จะประพฤติดัวโดยที่มีการรั่วไหลของกระแส(leakage current) ในทั้ง 2 สภาวะทางโลกเนื่องจากการรีเวิร์สไบอัสที่รอยต่อพีเอ็น อย่างไรก็ตามการสูญเสียพลังงานอาจอยู่ในช่วงนาโนวัตต์

เมื่อแรงดันอินพุตเริ่มมากกว่า  $V_{TN}$  แล้ว

$$v_I = v_{GSN} = V_{TN}^+ \quad (2.14)$$

เมื่อNMOSเริ่มนำกระแสอยู่ในบริเวณ C ดังรูปที่ 2.9 โดยที่ค่ากระแสจะน้อยและ  $v_{DSN} \cong V_{DD}$  ซึ่งแสดงให้เห็นว่าNMOSถูกไบอัสให้อยู่ในโหมดอิ่มตัว(Saturation region) ในขณะเดียวกัน แรงดันซอส-เดรนของPMOSมีค่าน้อยจนอยู่ในสภาวะไม่อิ่มตัว ให้  $i_{DN} = i_{DP}$  ทำให้ได้สมการ

$$K_N [v_{GSN} - V_T]^2 = KP [2(v_{SGP} + V_{TP})v_{SDP} - v_{SDP}^2] \quad (2.15)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความสัมพันธ์ของแรงดันเกต-ซอสและแรงดันครน-ซอส( $V_{GS}-V_{DS}$ ) ทำให้ได้สมการนี้

$$K_N [v_{GSN} - V_{TN}]^2 = K_P [2(V_{DD} - v_I + V_{TP})(V_{DD} - v_o) - (V_{DD} - v_o)^2] \quad (2.16)$$

สมการที่ 2.16 เกี่ยวข้องกับแรงดัน  $V_I$  และ  $V_O$  ในช่วงที่ NMOS ยังถูกไบอัสให้อิมตัวและ PMOS ถูกไบอัสให้อยู่ในช่วง Non-saturation

จุดเปลี่ยนสถานะ(Transition point)ของ PMOS คือ

$$v_{SDP}(sat) = v_{SGP} + V_{TP} \quad (2.17)$$

ทำให้ได้สมการที่2.18จากการใช้2.17

$$V_{DD} - V_{OPt} = V_{DD} - V_{IPt} + V_{TP} \quad (2.18)$$

หรือ

$$V_{OPt} = V_{IPt} - V_{TP} \quad (2.19)$$

ซึ่ง  $V_{OPt}$  กับ  $V_{IPt}$  คือแรงดันเอาท์พุทกับแรงดันอินพุทของPMOSตามลำดับ

ช่วงของการเปลี่ยนสถานะของNMOSหาได้จากสมการ2.20

$$v_{DSN}(sat) = v_{GSN} - V_{TN} \quad (2.20)$$

หรือ

$$V_{ONt} = V_{INt} - V_{TN} \quad (2.21)$$

ซึ่ง  $V_{ONt}$  กับ  $V_{INt}$  คือแรงดันเอาท์พุทกับแรงดันอินพุทของNMOSตามลำดับ

เนื่องจากการที่  $V_{TP}$  เป็นค่าลบในPMOSดังนั้นสมการ (2.19) และ (2.20) จึงถูกพล็อตลงในรูปที่2.11 เราคิดค่าแรงดันอินพุทที่จุดเปลี่ยนสถานะ(Transition point) โดยเซ็ทค่ากระแสครนของทรานซิสเตอร์ทั้งสองให้เท่ากัน โดยให้ทรานซิสเตอร์ทั้งสองทำงานอยู่ในสถานะอิมตัว

$$K_N (v_{GSN} - V_{TN})^2 = K_P (v_{SGP} + V_{TP})^2 \quad (2.22)$$

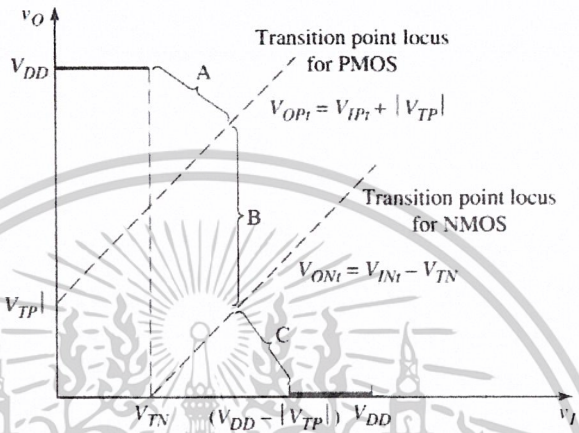
โดยแรงดัน  $V_{GS}$  ที่สัมพันธ์กับแรงดันอินพุทตามสมการที่ 2.22 จึงได้

$$K_N (v_I - V_{TN})^2 = K_P (V_{DD} - v_I + V_{TP})^2 \quad (2.23)$$

สำหรับในอุดมคติ แรงดันเอาท์พุทไม่ได้เป็นดังสมการที่ 2.23 และแรงดันอินพุทที่คงที่ที่ทราบเท่าที่ทรานซิสเตอร์ทั้งสองตัวยังคงไบอัสอยู่ในสภาวะอิมตัว

แรงดัน  $V_I$  จากสมการที่2.23นั้นเป็นแรงดันอินพุทที่จุดเปลี่ยนสถานะของPMOSและ NMOS(PMOS and NMOS transition points) โดยแก้สมการ  $V_I$  ดังนี้

$$v_I = v_H = \frac{V_{DD} + V_{TP} + \sqrt{\frac{K_N}{K_P} V_{TN}}}{1 + \sqrt{\frac{K_N}{K_P}}} \quad (2.24)$$



รูปที่ 2.11 แสดงการพล็อตกราฟคุณลักษณะของCMOS

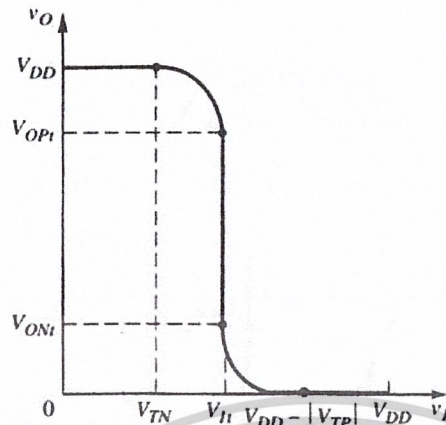
สำหรับ  $v_I > V_H$  NMOS จะถูกไบอัสให้อยู่ในย่านไม่อิ่มตัวและPMOSจะถูกไบอัสให้อยู่ในย่านอิ่มตัว จึงได้สมการนี้

$$K_N [2(v_{GSN} - V_{TN})v_{DSN} - v_{DSN}^2] = K_P (v_{SGP} + V_{TP})^2 \quad (2.25)$$

ความสัมพันธ์ระหว่าง VGS กับ VDS กับแรงดันอินพุตและเอาต์พุตตามลำดับถูกแสดงในสมการที่ 2.26 ดังนี้

$$K_N [2(v_I - V_{TN})v_O - v_O^2] = K_P (V_{DD} - v_I + V_{TP})^2 \quad (2.26)$$

สมการที่ 2.26 มีความสัมพันธ์กับแรงดันอินพุตและแรงดันเอาต์พุตตรงเท่าที่ NMOS ยังคงถูกไบอัสให้อยู่ในย่านไม่อิ่มตัวและ PMOS ถูกไบอัสให้อยู่ในย่านอิ่มตัว โดยรูปที่ 2.12 แสดงกราฟการเปลี่ยนสถานะที่สมบูรณ์ของวงจร CMOS Inverter



รูปที่ 2.12 แสดงกราฟการเปลี่ยนสถานะที่สมบูรณ์ของCMOS inverter

#### 2.4.2 การสูญเสียพลังงาน(Power Dissipation)

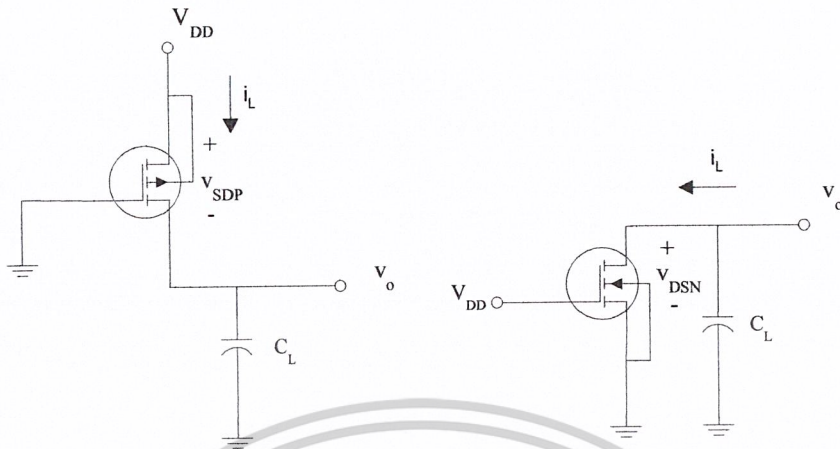
ในสถานะจุดทำงานที่แรงดันอินพุตที่ logic 0 หรือ 1 ค่า Power dissipation ใกล้เคียง 0 วัตต์ อย่างไรก็ตาม เนื่องจากในช่วงเวลาที่มีการสวิตช์จากสถานะหนึ่งไปยังอีกสถานะหนึ่งนั้นจะมีกระแสไหลขึ้นมาและมีการสูญเสียพลังงานลงบนตัวทรานซิสเตอร์ ซึ่งวงจร CMOS inverter ประเภทนี้จะคำนวณโดยมีตัวเก็บประจุของวงจร MOS ในภาคต่อไป โดยการทำการประจุและคายประจุของตัวโหลดคาปาซิเตอร์ของภาคถัดไปนั่นเอง

ดังรูปที่ 2.13 เอาท์พุตสวิตช์จากต่ำไปสูง ที่อินพุตสวิตช์ไปที่ลอจิกต่ำ, แรงดันขาเกต PMOS อยู่ที่ 0 โวลต์ และ NMOS จะตัดออฟ โหลดที่เป็นตัวเก็บประจุ  $C_L$  จะถูกชาร์จผ่าน PMOS เกิดการสูญเสียพลังงานของ PMOS นั้นจะเป็นไปดังสมการ 2.27

$$P_p = i_L v_{SD} = i_L (V_{DD} - v_O) \quad (2.27)$$

ความสัมพันธ์ระหว่างกระแสและแรงดันเอาท์พุตเป็นดังสมการที่ 2.28

$$i_L = C_L \frac{dv_O}{dt} \quad (2.28)$$



รูปที่ 2.13 (ซ้าย) CMOS inverter เมื่อเอาท์พุทสวิทช์จากลอจิกต่ำไปสูง

รูปที่ 2.14 (ขวา) CMOS inverter เมื่อเอาท์พุทสวิทช์จากลอจิกสูงไปต่ำ

พลังงานที่สูญเสียไปบนตัว PMOS ขณะที่เอาท์พุทจากลอจิกต่ำไปสูง

$$E_P = \int_0^\alpha P_P dt = \int_0^\alpha C_L (V_{DD} - v_O) \frac{dv_O}{dt} dt \quad (2.29)$$

$$= C_L V_{DD} \int_0^{V_{DD}} dv_O - C_L \int_0^{V_{DD}} v_O dv_O \quad (2.30)$$

ซึ่งทำให้ได้

$$E_P = C_L V_{DD} v_O \Big|_0^{V_{DD}} - C_L \frac{v_O^2}{2} \Big|_0^{V_{DD}} = \frac{1}{2} C_L V_{DD}^2 \quad (2.31)$$

หลังจากที่เอาท์พุทได้สวิทช์ไปที่ลอจิกสูงแล้วจะเกิดประจุแรงดันลงบนตัวเก็บ

ประจุ ( $= \frac{1}{2} C_L V_{DD}^2$ ) แล้วเมื่ออินพุทกลับไปที่ลอจิกสูง จึงทำให้เอาท์พุทกลับสูงสถานะลอจิกต่ำ ดัง

รูปที่ 2.14 PMOS อยู่ทำงานในย่านคัตออฟและ NMOS นำกระแส พลังงานทั้งหมดเก็บอยู่ในตัวเก็บประจุนั้นก็จะถ่ายเข้าที่ NMOS จึงมีพลังงานสูญเสียลงบนตัว NMOS

โดยขณะที่เอาท์พุทสวิทช์เปลี่ยนจากสถานะลอจิกสูงไปต่ำนั้น พลังงานที่สูญเสียลงบน NMOS คือ

$$E_N = \frac{1}{2} C_L V_{DD}^2 \quad (2.32)$$

พลังงานทั้งหมดที่สูญเสียลงบนตัววงจร Inverter ใน 1 รอบของการสวิทช์คือ

$$E_T = E_P + E_N = \frac{1}{2} C_L V_{DD}^2 + \frac{1}{2} C_L V_{DD}^2 = C_L V_{DD}^2 \quad (2.33)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าวจร Inverter นั้นถูกสวิตช์ด้วยความถี่  $f$  ดังนั้นพลังงานที่สูญเสียลงบนตัวทรานซิสเตอร์ทั้งสองคือ

$$P = fE_T = fC_L V_{DD}^2 \quad (2.34)$$

ซึ่งสมการที่ 2.34 นั้นแสดงถึงพลังงานที่สูญเสียลงบน CMOS inverter ซึ่งเป็นอัตราส่วนโดยตรงระหว่างความถี่ของการสวิตช์และค่า  $V_{DD}^2$

## 2.5 ภาคที่ 4 วงจรฟิลเตอร์แบบกรองความถี่ต่ำผ่าน (Low pass filters)

ส่วนของวงจรในภาคที่ 4 นั้นเป็นวงจรที่มีบทบาทอย่างมากในการแปลงสัญญาณที่เป็นพัลส์แบบสวิตช์ของวงจรจากภาคที่ 3 นั้นกลับคืน (Recover) มาสู่รูปแบบสัญญาณที่เป็นอนาลอกเดิม วงจรนี้ออกแบบมาจากวงจรกรองความถี่ต่ำ (Low pass filter circuit) โดยรายละเอียดของการออกแบบนั้นจะลงลึกไปที่วงจรกรองความถี่ต่ำผ่านที่ใช้ในโครงงานนี้ ก็คือวงจรกรองอันดับที่สอง (Second Order Low Pass Filter) โดยมีรายละเอียดดังข้างล่าง

### 2.5.1 ฟังก์ชันของวงจรกรองอันดับที่ 2 (Second-Order Filter Functions)

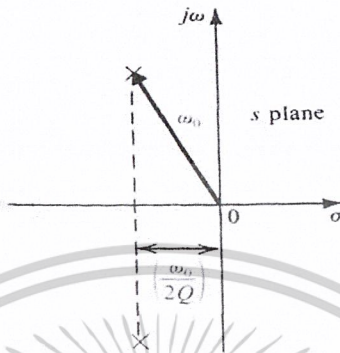
ทรานเฟอร์ฟังก์ชันของวงจรกรองอันดับสองหรือไบควอดราติก มีสมการฟังก์ชันส่งผ่าน (Transfer function) ในรูปทั่วไปดังนี้

$$T(S) = \frac{a_2 s^2 + a_1 s + a_0}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2} \quad (2.35)$$

ซึ่ง  $\omega_0$  และ  $Q$  ใช้ในการหาค่า natural modes (poles) ได้ดังนี้

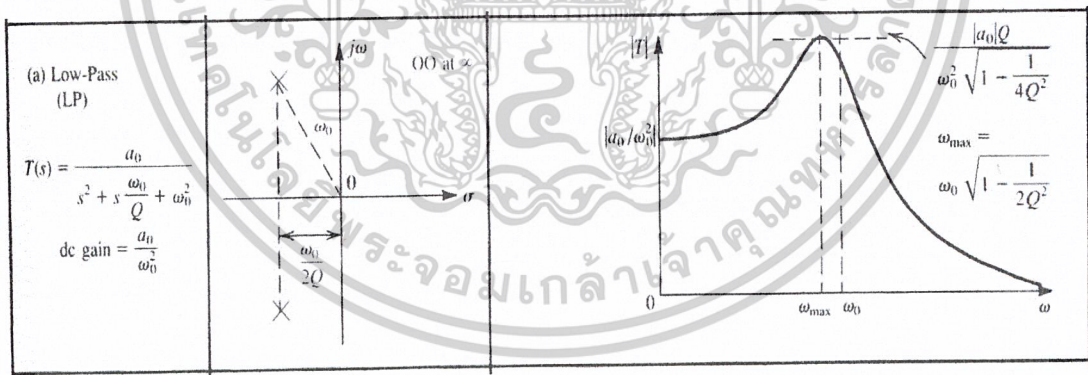
$$p_1, p_2 = -\frac{\omega_0}{2Q} \pm j\omega_0 \sqrt{1 - \left(\frac{1}{4Q^2}\right)} \quad (2.36)$$

เราจะสนใจในกรณีที่ค่าโพลเป็นค่าเชิงซ้อนที่มีตัวสังยุค (complex-conjugate poles) ที่ทำให้ได้  $Q > 0.5$  ดังรูปที่ 12.15 แสดงตำแหน่งของโพลคู่เชิงซ้อนสังยุคในระนาบ  $s$ -plane ค่ารัศมีของโพลคือ  $\omega_0$  จากจุดกำเนิดซึ่งเรียก  $\omega_0$  ว่าความถี่โพล (Pole frequency) ค่าพารามิเตอร์  $Q$  ใช้ในการคำนวณหาค่าระยะห่างระหว่าง Pole กับแกน  $j\omega$  ค่า  $Q$  ยิ่งมาก การออสซิลเลชันจะไม่เกิดขึ้น ดังนั้นจึงเรียก  $Q$  ว่าเป็นโพลควอลิตีแฟกเตอร์ (pole quality factor) หรือ pole-Q



รูปที่ 12.15 แสดงตำแหน่งของโพลคู่เชิงซ้อนสังยุคในระนาบ s-plane

ถ้า zero ของการส่งผ่าน (Transmission zeros) ของวงจรอันดับที่ 2 สามารถคำนวณได้จากค่าสัมประสิทธิ์  $a_0, a_1$  และ  $a_2$  ซึ่งแนวทางการคำนวณทั้งหมดสรุปไว้ดังภาพที่ 2.16



รูปที่ 2.16 แสดงทรานเฟอร์ฟังก์ชัน กราฟเอสเพลน(S-Plane)และกราฟการตอบสนองความถี่ของ วงจรกรองความถี่ต่ำผ่านอันดับสอง(Second-order Filtering Functions)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกรณีของการกรองความถี่ต่ำผ่าน ซีโรทั้งสองตัวจะอยู่ที่  $s = \alpha$  ค่าการตอบสนองทางขนาด(Magnitude respond)แสดงจากยอดคลื่นดังรูปที่ 2.16 โดยค่าสูงสุดจะเกิดขึ้นเมื่อ  $Q > \frac{1}{\sqrt{2}}$  โดยการประมาณแบบบัตเตอร์เวิร์คนั้นจะคำนวณที่  $Q = \frac{1}{\sqrt{2}}$  หรือจุดที่รูปกราฟราบที่สุด

**2.5.2 การแปลงฟังก์ชันกรองความถี่ต่ำผ่านให้เป็นวงจร(Realization of the Low-Pass Function)**

ซึ่งจะใช้รูปแบบของสมการ โครงข่าย(Network circuits) ซึ่งเกิดจาก โครงสร้างทั่วไป(General structure) ดังนี้



รูปที่ 2.17 โครงสร้างทั่วไป(General structure)ของวงจรเน็ตเวิร์คกรองความถี่

วงจรกรองความถี่ต่ำผ่านอันดับที่ 2 จะมีทรานสมิittance ซีโรที่เกิดจากการอนุกรมของขดลวดเหนี่ยวนำที่ทำให้ค่าอิมพีแดนซ์เป็นอินฟินิต (เนื่องจาก  $sL$  เป็น infinite ที่  $s = \alpha$ ) และค่าของค่าอิมพีแดนซ์ที่ต่อแบบขนานนั้นกลายเป็น 0 ที่  $s = \text{infinite}$  (ค่า  $\frac{1}{sC + \frac{1}{R}}$  กลายเป็น 0 ที่  $s = \alpha$ ) วงจรนี้มี

ทรานสมิittance ซีโรตัวที่  $s = \text{infinite}$

ทรานสเฟอร์ฟังก์ชันของวงจรสามารถเขียน โดยกฎการแบ่งแรงดัน เราจึงได้สมการที่ 2.41

$$T(s) = \frac{V_O}{V_I} = \frac{Z_2}{Z_1 + Z_2} = \frac{Y_1}{Y_1 + Y_2} = \frac{\frac{1}{sL}}{\frac{1}{sL} + sC + \left(\frac{1}{R}\right)}$$

$$= \frac{\frac{1}{LC}}{s^2 + s\left(\frac{1}{CR}\right) + \left(\frac{1}{LC}\right)} \quad (2.37)$$

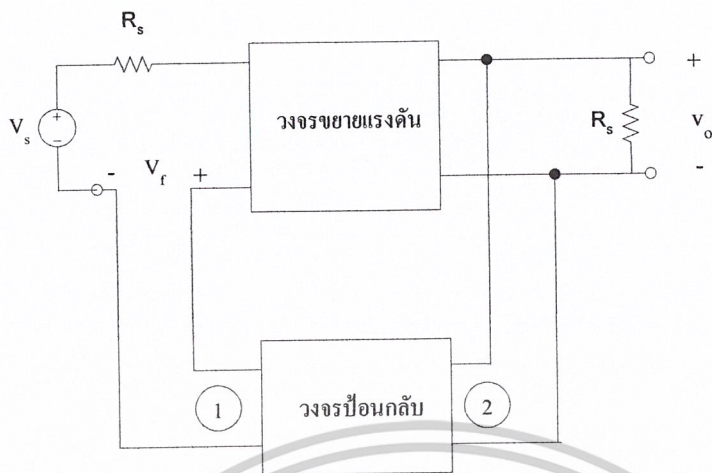
## 2.6 วงจรเสริม วงจรป้อนกลับแบบลบ (Negative Feedback Circuits)

หลักการป้อนกลับของวงจรมักจะขึ้นอยู่กับรูปแบบของสิ่งที่ถูกขยายในวงจรขยายและขึ้นอยู่กับรูปแบบของเอาพุทที่เกิดขึ้น ซึ่งในวงจรของโครงการซึ่งเป็นวงจรขยายแรงดัน (Voltage amplifiers) จึงมีรูปแบบเฉพาะในการออกแบบวงจรป้อนกลับ

### 2.6.1 หลักการพื้นฐานของวงจรขยายแรงดัน (Voltage Amplifiers)

วงจรขยายแรงดันเป็นวงจรที่มีจุดมุ่งหมายในการขยายแรงดันคั่นและให้เอาท์พุทในรูปแบบของแรงดัน ซึ่งสามารถเรียกได้ว่าเป็นวงจรแบบควบคุมแรงดันทางไฟฟ้าด้วยแรงดัน (Voltage-controlled voltage source) ซึ่งต้องการอินพุทอิมพีแดนซ์ที่สูงและเอาท์พุทอิมพีแดนซ์ที่ต่ำ

วงจรป้อนกลับที่เหมาะสมในการใช้กับรูปแบบการต่อของวงจรขยายแรงดันก็คือวงจรสุ่มแรงดันแล้วมีชเบบอนุกรม (voltage-sampling series-mixing) ซึ่งแสดงดังรูปที่ 2.18 ซึ่งโครงสร้างดังรูปนี้ไม่เพียงแต่เพิ่มเสถียรภาพของอัตราขยายแรงดันของวงจร แต่ยังช่วยเพิ่มอินพุทอิมพีแดนซ์ได้อีกด้วย (เนื่องจากผลของการต่อวงจรอนุกรมที่ภาคอินพุท) แล้วก็ลดเอาท์พุทอิมพีแดนซ์ได้อีกด้วย (เนื่องจากผลของการต่อวงจรขนานที่ภาคเอาท์พุท) ซึ่งเป็นคุณสมบัติที่วงจรขยายแรงดันต้องการ ซึ่งวงจรป้อนกลับแบบนี้เรียกว่า “วงจรป้อนกลับแบบอนุกรม-ขนาน” (series-shunt feedback)



รูปที่ 2.18 แสดงรูปแบบพื้นฐานของการต่อวงจรป้อนกลับ (Basic Feedback topology) วงจรกลุ่มแรงดันแล้วมีลักษณะแบบอนุกรม (voltage-sampling series-mixing) หรือวงจรป้อนกลับแบบอนุกรม-ขนาน (series-shunt feedback)



รูปที่ 2.19 แสดงรูปแบบการต่อวงจรป้อนกลับแบบลบในวงจรมอนิเตอร์แรงดันไม่กลับเฟส (Non-inverting Amplifier)

วงจรในรูปที่ 2.19 (วงจร A) มีความต้านทานอินพุต  $R_i$ , อัตราขยายแรงดัน A และค่าความต้านทานเอาต์พุต  $R_o$  และวงจร  $\beta$  ไม่ได้ทำการโหลดภาระแก่วงจร A หรืออีกนัยหนึ่งก็คือวงจร  $\beta$  ไม่มีผลต่อค่าอัตราขยาย A

รูป 2.19 เป็นรูปแบบการต่อของวงจรป้อนกลับแบบลบในอุดมคติ ดังนั้นอัตราขยายแรงดันลูปปิด ( $A_f$ ) ของวงจรคือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$A_f = \frac{V_o}{V_s} = \frac{A}{1 + A\beta} \quad (2.38)$$

## 2.6.2 การคำนวณความต้านทานอินพุตและเอาต์พุต

ดั่งการต่อในวงจรเสมือน 2.21  $R_{if}$  และ  $R_{of}$  คือความต้านทานอินพุตและเอาต์พุตที่ประกอบขึ้นกับวงจรป้อนกลับ ความสัมพันธ์ระหว่าง  $R_{if}$  และ  $R_i$  คำนวณขึ้นจากวงจรในรูปแบบที่

2.20

$$\begin{aligned} R_{if} &\equiv \frac{V_s}{I_i} = \frac{V_s}{V_i/R_i} \\ &= R_i \frac{V_s}{V_i} = R_i \frac{V_i + \beta A V_i}{V_i} \end{aligned}$$

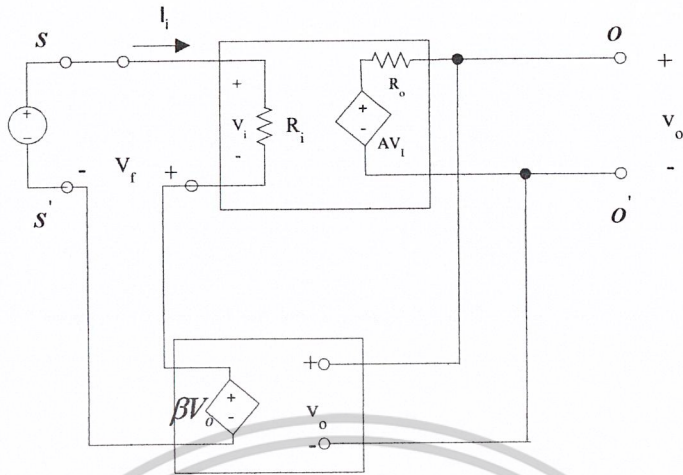
ดังนั้น

$$R_{if} = R_i(1 + A\beta) \quad (2.39)$$

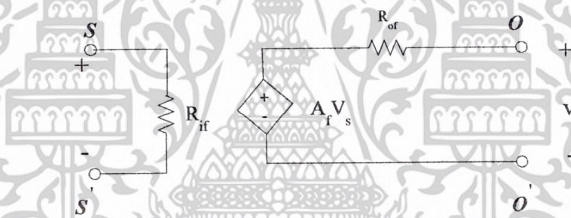
แสดงให้เห็นว่า ค่าความต้านทานอินพุตนั้นได้เพิ่มขึ้นเนื่องจากเทอมของการป้อนกลับ

ในการหาความต้านทานเอาต์พุตที่เกิดจากผลของการป้อนกลับ

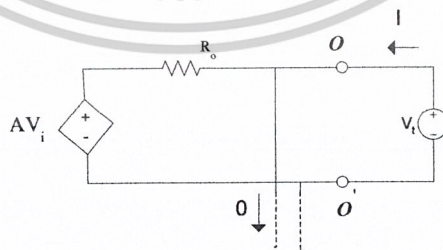
$$R_{of} \equiv \frac{V_L}{I} \quad (2.40)$$



รูปที่ 2.20 วงจรขยายป้อนกลับแบบอนุกรม-ขนาน



รูปที่ 2.21 วงจรเสมือนของรูปที่ 2.20



รูปที่ 2.22 แสดงการวัดความต้านทานเอาต์พุตของวงจรขยายแบบป้อนกลับของรูปที่ 2.20

จากรูปที่ 2.22 ทำให้ได้สมการนี้

$$I = \frac{V_o - AV_i}{R_o} \quad (2.41)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากเราต้องให้  $V_s = 0$  จากรูปที่ 2.20 เราได้

$$V_i = -V_f = -\beta V_o = -\beta V_i \quad (2.42)$$

ดังนั้น

$$I = \frac{V_i + A\beta V_i}{R_o} \quad (2.43)$$

$$R_{of} = \frac{R_o}{1 + A\beta} \quad (2.44)$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 3 ทฤษฎีที่ใช้ในการออกแบบวงจรขยายกำลังคลาสเอบี

### 3.1 องค์รวมในแต่ละภาคของวงจรขยายกำลัง

ในการออกแบบวงจรขยายกำลังในย่านความถี่เสียงนั้น เนื่องจากมีรูปแบบที่หลากหลาย ดังนั้นในการออกแบบ โจทย์ที่สำคัญก็คือการเลือกรูปแบบการต่อ ว่ารูปแบบใดเหมาะสมที่สุด แต่ทั้งนี้ทั้งนั้น แนวทางในการต่อวงจรดังภาพที่ 2.1 ที่จะนำมาประยุกต์ใช้ในวงจรของโครงการนี้เกิดมาจากการทดลองโดยผู้มีประสบการณ์ในการออกแบบสูง ทำให้การออกแบบในรูปแบบที่จะกล่าวต่อไปนี้เป็นที่นิยม จึงขอนำเสนอรูปแบบการต่อวงจรขยายกำลังแบบ 3 ภาคซึ่งมีที่มาจากนายลินน์ (Lin) ซึ่งได้เป็นผู้คิดค้นวงจรด้านล่างนี้สำเร็จในปี 1956



รูปที่ 3.1 รูปแบบการต่อพื้นฐานของวงจรขยายกำลังแบบ 3 ภาค

รูปแบบการต่อดังรูปที่ 3.1 นี้เป็นที่นิยมเรียกว่า “แนวการต่อวงจรของลินน์”(Lin’s three stage-topology) ข้อดีของการต่อวงจรแบบนี้คือในแต่ละภาคนั้นจะทำหน้าที่แยกกันอย่างชัดเจน เป็นผลทำให้สามารถควบคุมคุณสมบัติต่าง ๆ ได้อย่างมีประสิทธิภาพที่สุด แนวการต่อวงจรของลินน์นี้ถูกใช้กันถึง 99% ที่เป็นวงจรขยายแบบโซลิดสเตท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในภาคแรกของแอมพลิฟายเออร์ของลีนท์นั้นคือ ภาคขยายแรงดันกระแส (Voltage-Current Amplify) มีบทบาทในการขยายค่ากระแสของสัญญาณต้นกำเนิดให้มีระดับกระแสที่เหมาะสมที่จะขยายต่อยังภาคที่ 2 (Voltage Amplifier) โดยในวงจรภาคแรกนี้เป็นการต่อวงจรขยายความแตกต่างซึ่งง่ายต่อการต่อป้อนกลับให้กลับขั้ว(Invert feedback signal) เพื่อใช้กับการควบคุมอัตราการขยาย

ในวงจรส่วนของภาคที่ 2 เรียกว่า ภาคส่งความต้านทาน (Transimpedance) มีหน้าที่ในการขยายระดับแรงดันของสัญญาณให้มีระดับแรงดันที่สูงขึ้นอยู่ในระดับที่พอเหมาะ โดยมีการชดเชยอัตราย่านความถี่วิกฤติ(Critical point frequency) และเพื่อความเสถียรในการออกแบบ ในวงจรภาคนี้ควรออกแบบให้มีอัตราขยายแรงดันสูงค่อนข้างมากแล้วค่อยควบคุมค่าอัตราขยายนี้ด้วย วงจรป้อนกลับแบบลบ

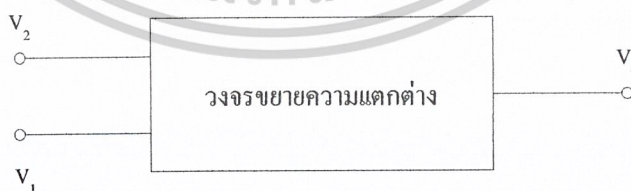
ในภาคที่ 3 นั้นเป็นภาคขยายกระแส โดยสามารถรับแรงดันค่าสูงของเอาต์พุตจากวงจรภาคที่ 2 แล้วทำการขยายเพียงแค่ค่ากระแสเท่านั้น โดยที่ยังมีระดับแรงดันที่คงเดิม

### 3.2 ภาคที่ 1 ภาคอินพุต (Input stage)

ในส่วนนี้เราจะมุ่งไปสู่การทำการคำนวณโดยยึดแนวการต่อแบบวงจรขยายความแตกต่าง(Difference amplifier) โดยจะมีการวิเคราะห์ในส่วนย่อยของบทนี้ต่อไป

#### 3.2.1 รูปแบบการต่อ

ดังรูปที่ 3.2 เป็น ไดอะแกรมแสดงของวงจรขยายความแตกต่าง(Difference amplifier)โดยในอุดมคติระดับสัญญาณเอาต์พุตจะเป็นสัดส่วน โดยตรงต่อผลต่างของสัญญาณอินพุต



รูปที่ 3.2 ไดอะแกรมแสดงของวงจรขยายความแตกต่าง(Difference amplifier)

โดยมีสมการดังนี้

$$V_o = A_d(v_1 - v_2) \quad (3.1)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในทางอุดมคติ ถ้า  $v_1 = v_2$  แล้วแรงดันเอาต์พุตจะเป็น 0 โวลต์ เราสามารถทำให้เกิดค่าแรงดันที่เอาต์พุตโดยการทำให้  $v_1$  และ  $v_2$  มีค่าแตกต่างกัน

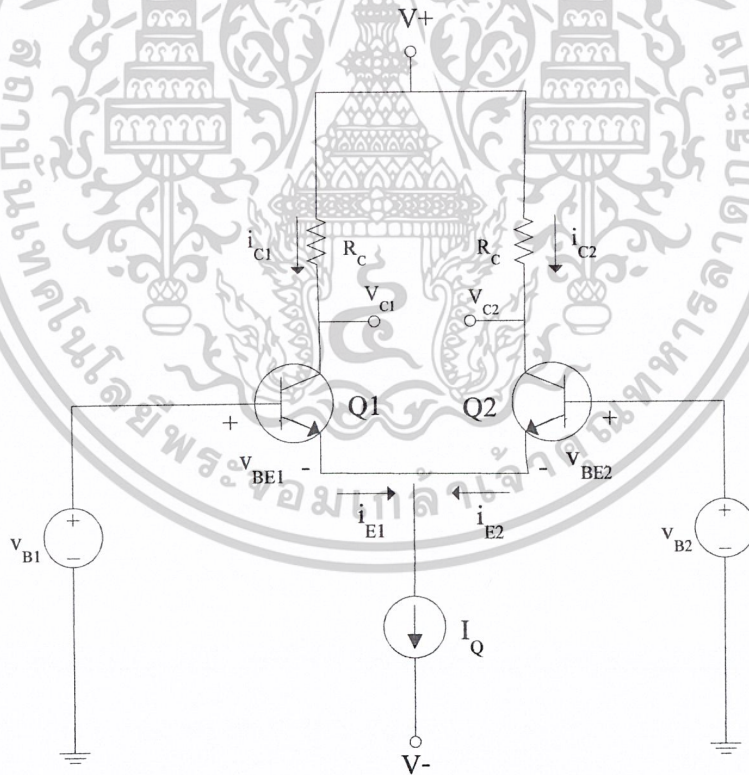
เรานิยามแรงดันอินพุตแบบแตกต่างได้ดังสมการที่ 3.2

$$V_d = v_1 - v_2 \quad (3.2)$$

และแรงดัน โหมดอ้างอิง(Common-mode input voltage) ดังสมการ 3.3

$$V_{cm} = v_1 + v_2 \quad (3.3)$$

ซึ่งในรูปที่ 3.3 แสดงให้เห็นถึงการวางอุปกรณ์ของทรานซิสเตอร์แบบไบโพลาร์ โดยมี  $Q_1$  และ  $Q_2$  ที่มีพารามิเตอร์ต่างๆ เหมือนกัน โดยต่อให้ขาอีมิเตอร์ติดกัน ดังภาพและไบอัสด้วยวงจรกระแสคงที่  $I_Q$  โดยที่ขาคอลเลกเตอร์ต่อเข้ากับ  $R_C$  ที่ไฟเลี้ยง+ การไบอัสแบบนี้ทำให้ทรานซิสเตอร์ทั้งสองนี้ทำงานย่านแอกทีฟ



รูปที่ 3.3 การวางอุปกรณ์ของทรานซิสเตอร์แบบไบโพลาร์ในวงจรขยายความแตกต่าง

ขั้นแรกเราจะพิจารณาวงจรที่ขาเบสต่อเข้าแหล่งกำเนิดแรงดัน  $v_{cm}$  ดังรูปที่ 3.4 โดยที่ทรานซิสเตอร์ถูกไบอัสให้ทำงานโดยวงจรกระแสคงที่  $I_Q$  ซึ่งมีแรงดันที่ขาอีมิเตอร์  $v_e = v_{cm} - V_{be(on)}$  เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากความเหมือนกันทุกประการของ  $Q_1$  และ  $Q_2$  (Transistor matching) กระแสที่ขาอีมิเตอร์ จึงถูกแบ่งออกเป็นสองส่วนเท่าๆกัน

$$I_{E1} = I_{E2} = \frac{I_Q}{2} \quad (3.4)$$

ค่ากระแสเบสมีค่าน้อยจนสามารถตัดทิ้งจากการคำนวณได้ และ  $I_{C1} \cong I_{E1}$  และ  $I_{C2} \cong I_{E1}$  ทำให้ได้สมการ 3.5

$$v_{c1} = V^+ - \frac{I_Q}{2} R_C = v_{c2} \quad (3.5)$$



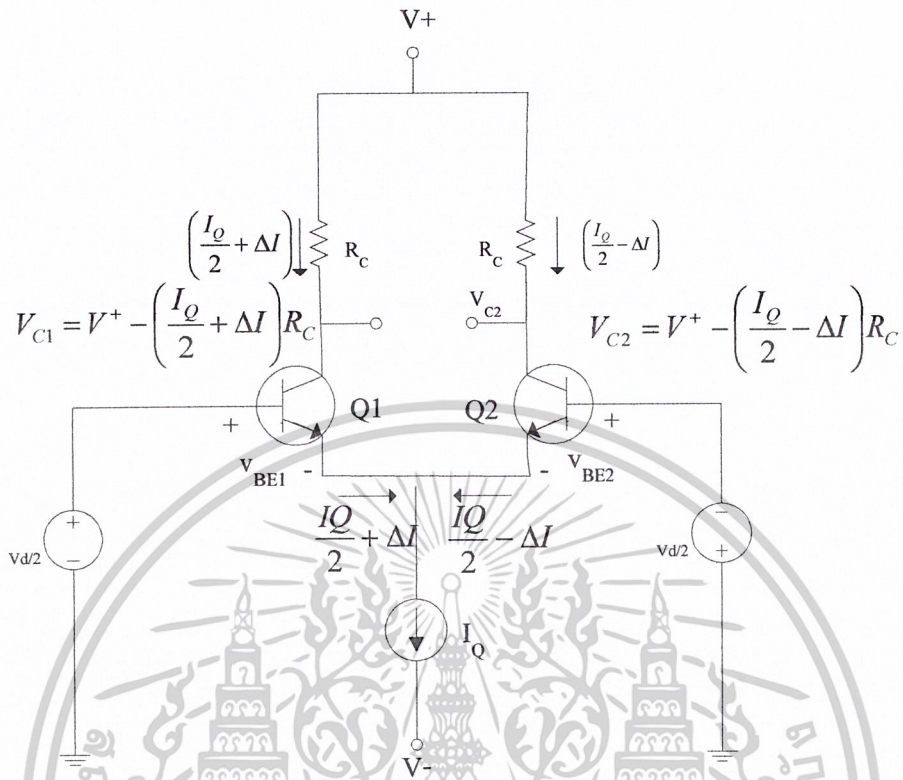
รูปที่ 3.4 วงจรขยายความแตกต่างที่ป้อนอินพุตแบบคอมมอน โหมด

ขณะที่  $v_{B1}$  เพิ่มขึ้นหลายมิลลิโวลต์ และ  $v_{B1}$  ลดค่าแรงดันลงในปริมาณเดียวกัน แรงดันที่คร่อมขาเบส-อีมิเตอร์ของ  $Q_1$  และ  $Q_2$  ก็จะไม่เท่ากันอีกต่อไป เนื่องจากขาอีมิเตอร์ต่อเข้าหาร่วม(Common) เมื่อ  $V_{bc1} > V_{bc2}$  กระแส  $I_{c1}$  ก็จะเพิ่มขึ้น  $\Delta I$  และกระแส  $I_{c2}$  ก็จะลดลง  $\Delta I$

ดังรูปที่ 3.5 ความต่างศักย์ระหว่างขาอีมิเตอร์เป็นดังสมการด้านล่าง

$$v_{c2} - v_{c1} = [V^+ - (\frac{I_{CQ}}{2} - \Delta I)R_C] - [V^+ - (\frac{I_{CQ}}{2} + \Delta I)R_C] = 2\Delta I R_C \quad (3.6)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 วงจรขยายความแตกต่างที่ป้อนด้วยแรงดัน  $v_d$

### 3.2.2 คุณลักษณะของการส่งผ่านไฟฟ้ากระแสตรง (Dc Transfer Characteristics)

เราสามารถวิเคราะห์การต่อวงจรรูปแบบนี้ได้โดยใช้สมการเอกโพเนนเชียลระหว่างกระแสคอลเลกเตอร์และแรงดันเบส-อิมิตเตอร์ ดังแสดงในสมการที่ 3.7

$$i_{C1} = I_S e^{\frac{v_{BE1}}{V_T}} \quad (3.7)$$

$$i_{C2} = I_S e^{\frac{v_{BE2}}{V_T}} \quad (3.8)$$

และเนื่องจาก  $I_Q$  เป็นกระแสที่มาจากแหล่งกำเนิดในอุดมคติแล้วทำให้

$$I_Q = I_{C1} + I_{C2} \quad (3.9)$$

จากการรวมสมการที่ 3.7, 3.8 และ 3.9 ได้สมการที่ 3.10

$$i_Q = I_S \left( e^{\frac{v_{BE1}}{V_T}} + e^{\frac{v_{BE2}}{V_T}} \right) \quad (3.10)$$

เรานำสมการที่ 3.10 หาค่าด้วย 3.10 ได้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{i_{C1}}{i_Q} = \frac{1}{1 + e^{\frac{-v_D}{V_T}}} \quad (3.11)$$

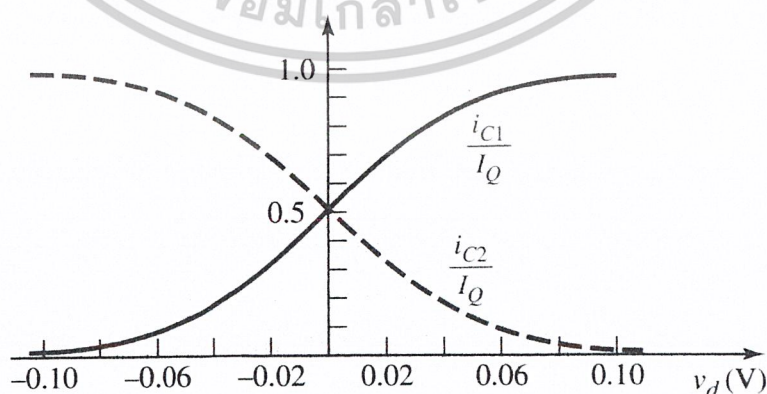
และในทางเดียวกัน

$$\frac{i_{C2}}{i_Q} = \frac{1}{1 + e^{\frac{+v_D}{V_T}}} \quad (3.12)$$

สมการที่ 3.11 และ 3.12 แสดงให้เห็นว่าถ้าแรงดันคิฟเฟอร์เร็นเชี่ยลโหมค( $v_D$ )มีค่าเป็น 0 โวลต์ กระแส  $i_Q$  จะถูกแบ่งครึ่งที่ขาออกเลกเตอร์ทั้งสองขา

อีกนัยหนึ่ง ถ้ามีการป้อนแรงดันคิฟเฟอร์เร็นเชี่ยล ( $v_D$ ) แล้ว ก็จะทำให้เกิดผลกระทบต่อความเท่ากันของกระแสออกเลกเตอร์ของ  $Q_1$  และ  $Q_2$  ซึ่งส่งผลกระทบต่อแรงดันที่ขาออกเลกเตอร์ด้วยตามลำดับ นี่คือการทำงานพื้นฐานของวงจรขยายความแตกต่าง

ผังรูปที่ 3.6 เป็นการแสดงคุณสมบัติของการส่งผ่านไฟฟ้ากระแสตรงของวงจรขยายความแตกต่าง จากรูป เราสามารถสังเกตได้ว่า ค่าอัตราขยายความแตกต่างของวงจรมีค่าเป็นสัดส่วนเดียวกันกับความชันของกราฟ ซึ่งจุดที่กราฟเกิดความชันมากที่สุดคือจุดที่  $v_D = 0$  โวลต์



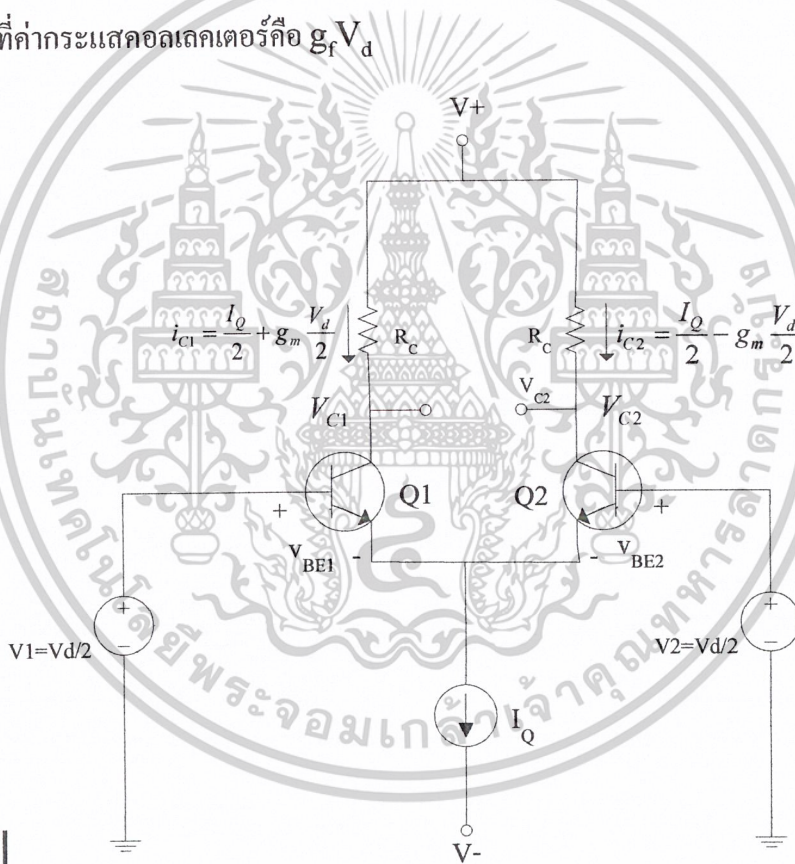
รูปที่ 3.6 กราฟคุณสมบัติการส่งผ่านไฟฟ้ากระแสตรงของวงจรขยายความแตกต่างโดยใช้ทรานซิสเตอร์แบบไบโพลาร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราสามารถมองวงจรขยายความแตกต่างนี้ในพารามิเตอร์ที่ใช้กับการขยายสัญญาณขนาดเล็ก(Small Signal Parameters) ดังรูปที่ 3.7 แสดงถึงการต่อวงจรโดยแรงดันอินพุตแบบดิฟเฟอเรนเชียล ค่าความนำไปข้างหน้า(Forward-Transconductance : $g_f$ ) สามารถเขียนให้อยู่ในเทอมของค่าความนำของทรานซิสเตอร์ทั่วไป(Individual Transistor Transconductance: $g_m$ ) ดังสมการที่ 3.13

$$g_f = \frac{I_Q}{4V_T} = \frac{1}{2} \frac{\frac{I_Q}{2}}{V_T} = \frac{1}{2} g_m \quad (3.13)$$

โดยที่ค่ากระแสคอลเลกเตอร์คือ  $g_f V_d$



รูปที่ 3.7 แสดงการต่อวงจรกับอินพุตแบบดิฟเฟอเรนเชียล

จากสมการแรงดันเอาต์พุต

$$V_o = v_{C2} - v_{C1} \quad (3.14)$$

เราสามารถเขียนสมการแสดงเอาต์พุตในรูปกระแสคอลเลกเตอร์ได้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

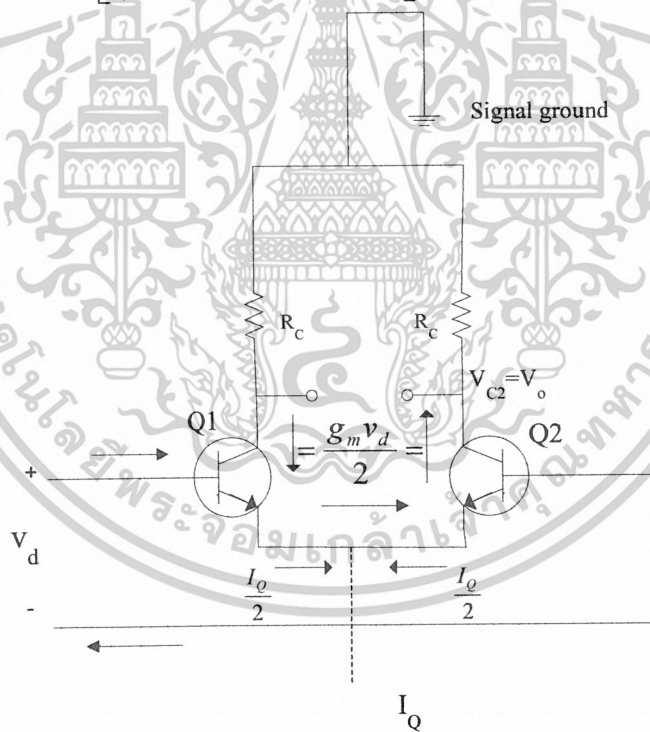
$$v_o = v_{c2} - v_{c1} = [V^+ - i_{c2} R_C] - [V^+ - i_{c1} R_C] \quad (3.15)$$

จัดรูปใหม่ได้เป็น

$$v_o = \left[ \left( \frac{I_Q}{2} + \frac{g_m v_d}{2} \right) - \left( \frac{I_Q}{2} - \frac{g_m v_d}{2} \right) \right] R_C = g_m R_C v_d \quad (3.16)$$

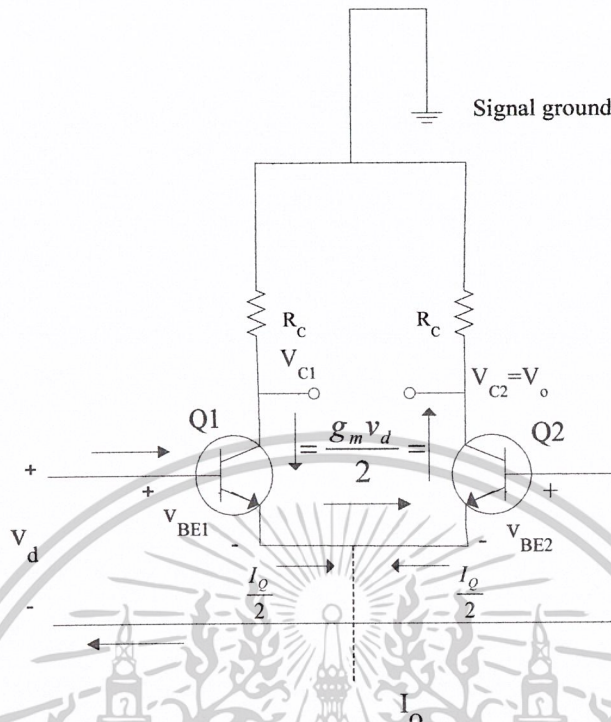
ในรูปที่ 3.8 และ 3.9 แสดงถึงวงจรเสมือนของวงจรขยายความแตกต่าง ที่แสดงความสัมพันธ์ของค่าแรงดันและกระแสของสัญญาณในรูปของค่าความนำทางไฟฟ้า (Transconductances :  $g_m$ ) เนื่องจากความเป็นแหล่งจ่ายกระแสในอุดมคติค่าความต้านทานเอาต์พุตจึงมีค่ามหาศาล เราจึงสามารถใช้รูปที่ 3.8 และ 3.9 หาความสัมพันธ์ของสมการเพิ่มเติมได้ดังนี้คือ

$$v_o = V_{c2} - V_{c1} = \left[ \left( + \frac{g_m v_d}{2} \right) - \left( - \frac{g_m v_d}{2} \right) \right] R_C = g_m R_C v_d \quad (3.17)$$



รูปที่ 3.8 แสดงวงจรขยายความแตกต่างด้วยเอาต์พุตแบบดันเดี่ยว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.9 แสดงวงจรขยายความแตกต่างด้วยเอาต์พุตแบบดันสองด้าน

จากสมการที่ได้กล่าวไว้ข้างต้นสามารถนำมาหาค่า  $A_d$  ได้ดังสมการ

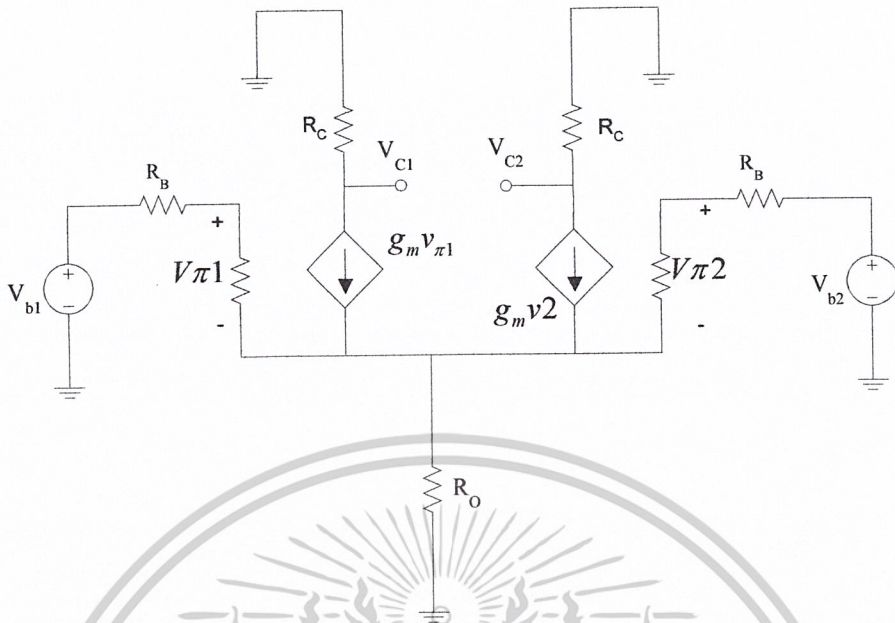
$$A_d = \frac{v_o}{v_d} = \frac{g_m R_C}{2} = \frac{I_Q R_C}{4V_T} \quad (2.18)$$

### 3.2.3 การวิเคราะห์วงจรโดยใช้วงจรเสมือนสัญญาณขนาดเล็ก (Small-Signal Equivalent Circuit Analysis)

เมื่อเราวิเคราะห์สภาวะกระแสตรงเรียบร้อยแล้ว จากการสมมติฐานนี้ฐานได้ว่าวงจรขยายอยู่ในย่านเชิงเส้นแล้ว เราสามารถวิเคราะห์สมการและค่าพารามิเตอร์ต่างๆ

การวิเคราะห์สมการต่างๆ จะทำการสมมติค่าความต้านทานของแหล่งจ่ายกระแสเป็น  $R_o$  และมีความต้านทานทางสัญญาณที่ขาเบส  $R_B$ ,  $r_{\pi 1} = r_{\pi 2}$  ;  $g_{m1} = g_{m2} = g_m$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.10 แสดงวงจรเสมือนสัญญาณขนาดเล็ก

ถ้าเราให้แรงดัน  $V_{c2} = V_o$  และ  $R_o = \alpha$  แล้ว

$$V_o = -\frac{\beta R_C (V_{b2} - V_{b1})}{2(r_{\pi} + R_B)} \quad (3.19)$$

แรงดันอินพุตดิเฟอเรนเชียลโหมดคือ

$$V_d = V_{b1} - V_{b2} \quad (3.20)$$

ค่าอัตราขยายดิเฟอเรนเชียลโหมดคือ

$$A_d = \frac{V_o}{V_d} = \frac{\beta R_C}{2(r_{\pi} + R_B)} \quad (3.21)$$

### 3.2.4 ค่าอัตราส่วนการกำจัดสัญญาณคอมมอนโหมด (Commonmode rejection Ratio; CMRR)

เป็นค่าที่บอกความสามารถในการกำจัดสัญญาณคอมมอนโหมด ซึ่งถูกคิดค้นขึ้นมาใช้กับการวัดคุณภาพของวงจรขยายความแตกต่างโดยเฉพาะ

$$CMRR = \left| \frac{A_d}{A_{cm}} \right| \quad (3.22)$$

สำหรับวงจรขยายความแตกต่างที่เป็นอุดมคตินั้น,  $A_{cm} = 0$  และ  $CMRR = \alpha$

โดยปกติแล้วค่า CMRR จะแสดงเป็นหน่วย dB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$CMRR_{dB} = 20 \log_{10} \left| \frac{A_d}{A_{cm}} \right| \quad (3.23)$$

### 3.2.5 วงจรขยายความแตกต่างที่ใช้โหลดประเภทแอกทีฟ (Differential amplifier with active load)

ดังรูปที่ 3.11 แสดงวงจรขยายความแตกต่างที่ใช้โหลดประเภทแอกทีฟ ทรานซิสเตอร์  $Q_1$ ,  $Q_2$  ถูกไบอัสด้วยวงจรกระแสคงที่  $I_Q$  และมี  $Q_3$  และ  $Q_4$  เป็นแอกทีฟโหลด

จากการสมมุติว่าทรานซิสเตอร์ทุกตัวมีพารามิเตอร์ต่างๆเท่ากัน ให้  $v_{B1} = v_{B2} = v_{CM}$   $I_Q$  ได้ถูกแยกออกเป็น 2 ส่วนเท่าๆกันที่ขาคอลเลกเตอร์ของ  $Q_1$  และ  $Q_2$  และสามารถละกระแสเบสทิ้งได้ จึงทำให้  $I_3 = I_4$  ดังนั้น  $I_1 = I_2 = I_3 = I_4$

แต่ในสถานการณ์จริงจะไม่สามารถละทิ้งกระแสเบสได้ ดังรูปที่ 3.12 แสดงถึงวงจรขยายความแตกต่างที่มีโหลดประเภทแอกทีฟรวมทั้งภาคขยายที่ 2 โดยที่ทรานซิสเตอร์  $Q_3$  มีค่ากระแสในระดัที่ต่ำกว่าทรานซิสเตอร์ตัวอื่นๆ ให้  $v_{B1} = v_{B2} = v_{CM}$  , กระแส  $I_Q$  จะถูกแบ่งทำให้  $I_1 = I_2$  และเพื่อให้แน่ใจว่า  $Q_2$  และ  $Q_3$  ว่าถูกไบอัสในย่านแอกทีฟโหมด ก็ทำได้โดยการที่กระแส  $I_3$  และ  $I_4$  จะต้องเท่ากันโดยที่

$$I_{E5} = I_{B3} + I_{B4} = \frac{I_3}{\beta} + \frac{I_4}{\beta} \quad (3.24)$$

และเป็นผลทำให้

$$I_{B5} = \frac{I_{E5}}{1 + \beta} = \frac{I_3 + I_4}{\beta(1 + \beta)} \quad (3.25)$$

ถ้ากระแสเบสและ IO มีค่าต่ำมากแล้วจะทำให้

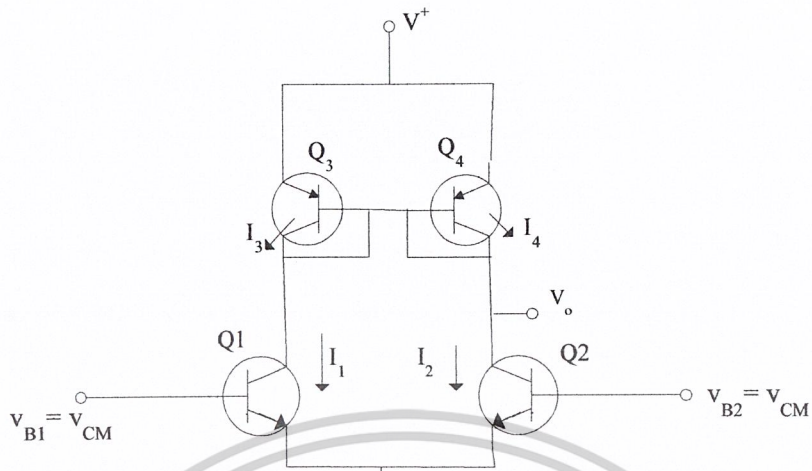
$$I_3 + I_4 \cong I_Q \quad (3.26)$$

เป็นผลทำให้

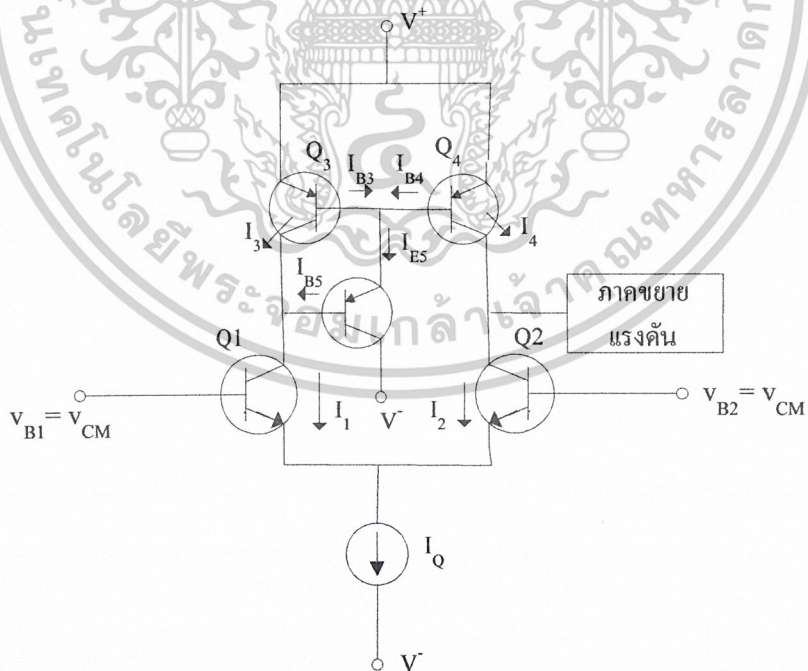
$$I_{B5} \cong \frac{I_Q}{\beta(1 + \beta)} \quad (3.27)$$

สำหรับวงจรที่มีความสมดุลกันแล้ว และ  $I_1 = I_2$  ,  $I_3 = I_4$  ทำให้

$$I_O = I_{B5} = \frac{I_Q}{\beta(1 + \beta)} \quad (3.28)$$



รูปที่ 3.11 วงจรขยายความแตกต่างที่ใช้โหลดแบบแอกทีฟ



รูปที่ 3.12 วงจรขยายความแตกต่างที่ใช้โหลดแบบแอกทีฟผนวกกับวิธีการต่อโดยใช้ทรานซิสเตอร์สามตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.2.6 การวิเคราะห์สัญญาณขนาดเล็กในวงจรขยายความแตกต่างที่ใช้โหลดประเภทแอกทีฟ (Small signal analysis with BJT active load)

ในรูปที่ 3.13 เป็นการแสดงการต่อวงจรขยายความแตกต่างโดยใช้แอกทีฟโหลด โดยมี  $R_L$  เป็นความต้านทานของภาคขยายภาคต่อไป

แรงดันที่ขาเบส  $Q_1$  สร้างกระแส  $i_1 = \frac{g_m v_d}{2}$  และกระแสที่ขาเบสน้อยมากจนสามารถละได้ และค่า  $i_3 = i_1$  และในทางเดียวกัน แรงดันขาเบส  $Q_2$  สร้างกระแส  $i_2 = \frac{g_m v_d}{2}$  ในทิศทางดังรูปที่ 2.13 กระแส  $i_2$  และ  $i_4$  มีทิศทางเข้าสู่โหลด  $R_L$







รูปที่ 3.14 วงจรเสมือนของวงจรขยายความแตกต่าง

รูปที่ 3.15 การจัดวงจรที่ 2.14 ใหม่เพื่อให้ง่ายต่อการวิเคราะห์

จากรูปที่ 3.15 ทำให้ได้สมการที่ 3.29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$A_d = \frac{v_o}{v_d} = g_m (r_{o2} \parallel r_{o4} \parallel R_L) \quad (3.30)$$

สมการที่ 2.30 สามารถจัดรูปได้ใหม่เป็น

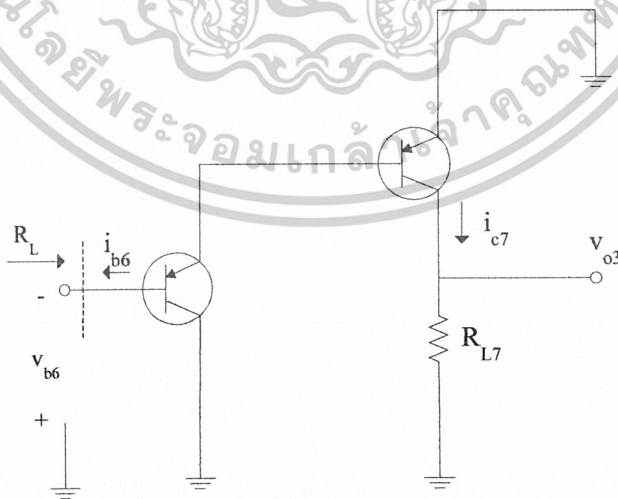
$$A_d = \frac{g_m}{\frac{1}{r_{o2}} + \frac{1}{r_{o4}} + \frac{1}{R_L}} + \frac{g_m}{g_{o2} + g_{o4} + G_L} \quad (3.31)$$

### 3.3 ภาคที่ 2 ภาคขยายสัญญาณแรงดัน (Voltage Amplifier)

ในภาคที่สองนี้มีบทบาทในการรับสัญญาณจากภาคที่ 1 ที่ได้รับการปรับปรุงระดับสัญญาณที่จนเหมาะสมแล้วนำมาป้อนเข้าสู่วงจรภาคที่ 2 โดยวงจรในภาคที่ 2 จะทำการขยายขนาดของแรงดันของวงจรให้อยู่ในระดับที่สามารถขับโหลดที่เป็นลำโพงได้ (โหลด 8 โอห์ม) โดยการใช้วงจรคู่ทรานซิสตันในการออกแบบ ซึ่งในการออกแบบวงจรภาคที่ 2 นี้มีพารามิเตอร์ที่สำคัญคือ ความต้านทานอินพุต อัตราขยายแรงดันและความต้านทานเอาต์พุต

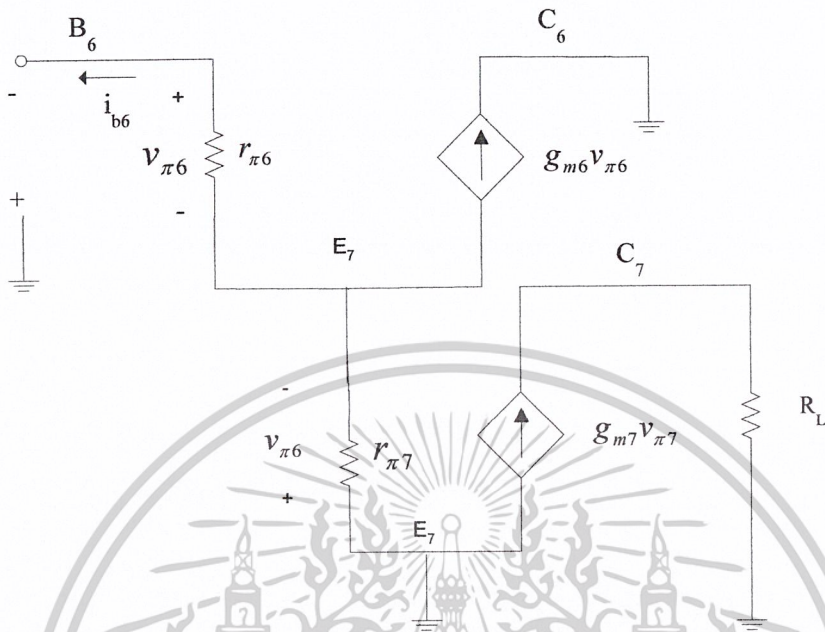
ในรูปที่ 2.16 เป็นวงจรเสมือนภาคกระแสสลับของวงจรคู่ทรานซิสตัน ซึ่งมี  $R_{L7}$  เป็นตัวต้านทานที่ต่อเพิ่มเข้าไประหว่างขาคอลเลกเตอร์กับขากราวด์สัญญาณของวงจร และรูปที่ 2.17 เป็นการแสดงโครงสร้างแบบไฮบริดจ์ (Hybrid-model) ของวงจรคู่ทรานซิสตัน

วงจรจากรูปที่ 2.16 เราใช้ KVL รอบเบส-อิมิตเตอร์ของ  $Q_6$  และ  $Q_7$  ได้เป็น



รูปที่ 3.16 วงจรคู่ทรานซิสตัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.17 แสดง โครงสร้างไฮบริดของวงจรคู่อาร์ถึงตัน

$$V_{b6} = v_{\pi6} + v_{\pi7} \quad (3.32)$$

$$V_{\pi6} = I_{b6} r_{\pi6} \quad (3.33)$$

และจากการใช้ KCL จะได้สมการที่ 3.34

$$\frac{v_{\pi7}}{r_{\pi7}} = \frac{v_{\pi6}}{r_{\pi6}} + g_{m6} v_{\pi6} \quad (3.34)$$

หรือจัดรูปใหม่ก็จะได้อสมการที่ 3.35

$$V_{\pi7} = r_{\pi7} \left[ \frac{1 + \beta}{r_{\pi6}} \right] v_{\pi6} = r_{\pi7} (1 + \beta) I_{b6} \quad (3.35)$$

จาก  $r_{\pi6} g_{m6} = \beta$  นำสมการที่ 3.34 กับสมการที่ 3.33 ไปแทนค่าในสมการที่ 3.32 จะได้สมการที่ 3.36

$$V_{b6} = I_{b6} r_{\pi6} + r_{\pi7} (1 + \beta) I_{b6} \quad (3.36)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นค่าความต้านทานอินพุตได้ดังสมการที่ 3.37

$$R_i = \frac{V_{b6}}{I_{b6}} = r_{\pi6} + r_{\pi7}(1 + \beta) \quad (3.37)$$

เราสมมติให้  $I_{c7} = I_Q$  จะได้

$$r_{\pi7} = \frac{\beta V_T}{I_{C7}} = \frac{\beta V_T}{I_Q} \quad (3.38)$$

$$v_{o3} = I_{C7} R_{L7} = (\beta i_{b7}) R_{L7} = \beta(1 + \beta) i_{b6} R_{L7} \quad (3.39)$$

ค่าอัตราขยายแรงดันของสัญญาณขนาดเล็กเป็น

$$A_v = \frac{v_{o3}}{v_{b6}} = \frac{\beta(1 + \beta) R_{L7}}{R_i} \quad (3.40)$$

$$= \frac{I_Q}{2V_T} R_{L7} \quad (3.41)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.4 ภาคที่ 3 ภาคขยายกระแส (Current Amplifier)

ภายในวงจรภาคเอาต์พุตของคลาสเอบี เป็นการไบอัสโดยการเลี้ยงผลของการเกิด คลอสโอเวอร์ดิสตอร์ชัน (Crossover distortion) ที่เกิดขึ้น ซึ่งวงจรประเภทนี้เป็นที่นิยมนำมาใช้ในภาคเอาต์พุตของวงจรขยายทั่วไป รวมทั้งวงจรขยายปฏิบัติการ (Operational Amplifier) อีกด้วย

ในวงจรคลาสเอบี (AB Class) ดังภาพที่ 3.18  $V_{BB}$  เป็นแรงดันไบอัสซึ่งให้กระแสสงบแก่เอาต์พุตทรานซิสเตอร์ ซึ่งกระแส  $I_{bias}$  นั้นเป็นตัวตั้งค่ากระแสไบอัสให้เพียงพอที่จะทำให้ไดโอดทำงาน

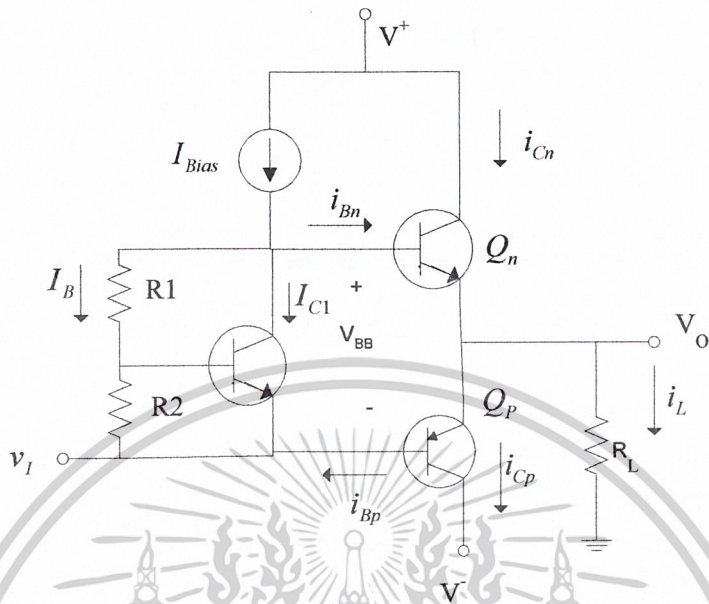


รูปที่ 3.18 วงจรเอาต์พุตของคลาสเอบีโดยใช้วงจรไดโอดในการไบอัส

ในแนวทางการไบอัสคลาสเอบีนั้น มีวิธีที่จะช่วยให้การออกแบบมีความยืดหยุ่นมากขึ้น ดังรูปที่ 2.19 เป็นวงจรไบอัสที่ใช้  $R_1$  และ  $R_2$  ช่วยในการบังคับกระแสไบอัส โดยวงจรนี้เรียกว่า วงจร  $V_{BE}$  มัลติไฟเออร์ โดยสมการแรงดันเบส-อิมิตเตอร์คือ

$$V_{BE} = V_T \ln \frac{I_{C1}}{I_{S1}} \quad (3.42)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.19 วงจรในคลาสเอบีที่ไบอัสโดยใช้วงจรวงจรถ่วง  $V_{BE}$  มัลติไฟเออร์

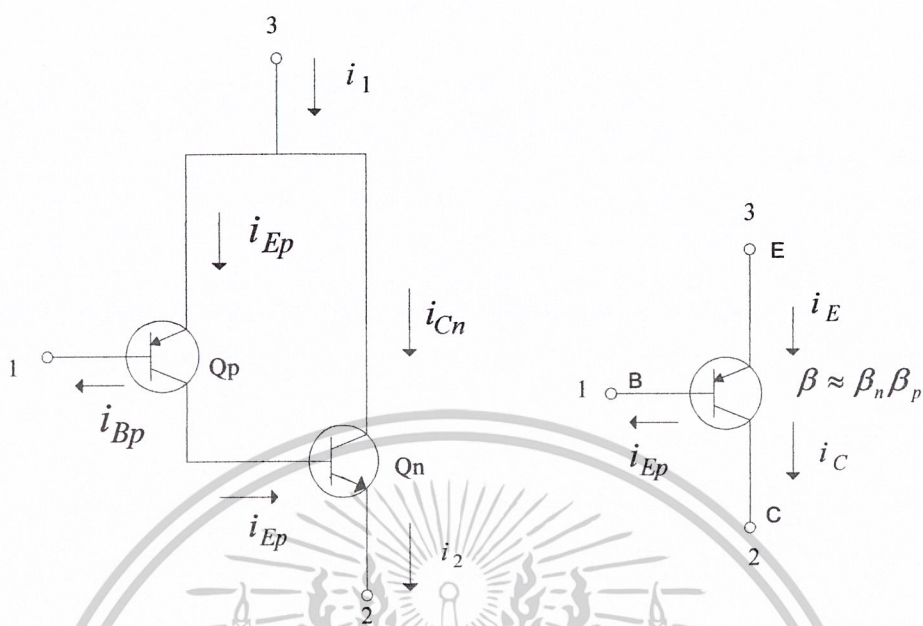
วงจรในคลาสเอบีสามารถถูกพัฒนาขึ้นเพื่อใช้ในวงจรที่มีความต้องการปริมาณกระแสที่มากดังรูปที่ 3.20 และ 3.21 โดยมีวิธีการคำนวณปริมาณกระแสดังนี้

$$i_{CP} = i_{BN} = \beta_p i_{BP} \quad (3.43)$$

และ

$$i_2 = (1 + \beta_n) i_{Bn} = (1 + \beta_n) \beta_n i_{BP} \approx \beta_n \beta_p i_{BP} \quad (3.44)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



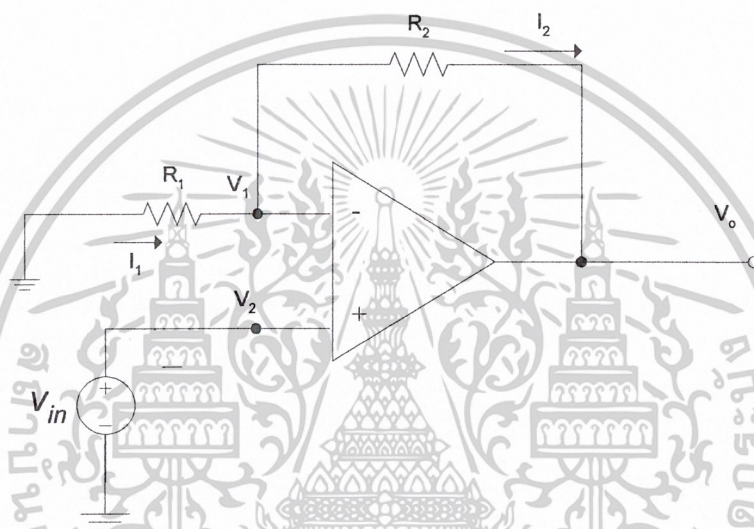
รูปที่ 3.20 (ซ้าย) วงจรที่ใช้ทรานซิสเตอร์ 2 ตัว ที่ใช้วิธีการต่อแบบคาร์ลิงตัน  
รูปที่ 3.21 (ขวา) วงจรเสมือนของรูปที่ 3.20 โดยมองเป็นทรานซิสเตอร์แบบ pnp

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.5 วงจรเสริมต่างๆ (Additional circuits)

#### 3.5.1 แนวการต่อวงจรป้อนกลับแบบลบ(Negative Feedback Terminology)

การต่อวงจรป้อนกลับแบบนี้มีบทบาทสำคัญในการควบคุมอัตราขยายของวงจร โดยนำสัญญาณจากเอาต์พุตมาป้อนกลับที่ขาของอินพุต ซึ่งสามารถควบคุมอัตราขยายของระบบเปิดให้มีเสถียรภาพที่สูง และสามารถควบคุมแถบความถี่ได้ด้วย(โดยใช้วงจรตัวเก็บประจุเพิ่มเติม)



รูปที่3.22 การต่อวงจรป้อนกลับแบบลบแบบนอนอินเวอร์ทิงแอมพลิไฟเออร์(Non-inverting amplifier in negative feedback terminology)

จากรูปที่2.22ใช้การไล่กระแสที่จุด โหนด1 เราจะได้สมการที่2.45

$$i_1 = -\frac{V_1}{R_1} = -\frac{V_I}{R_1} \quad (3.45)$$

และ

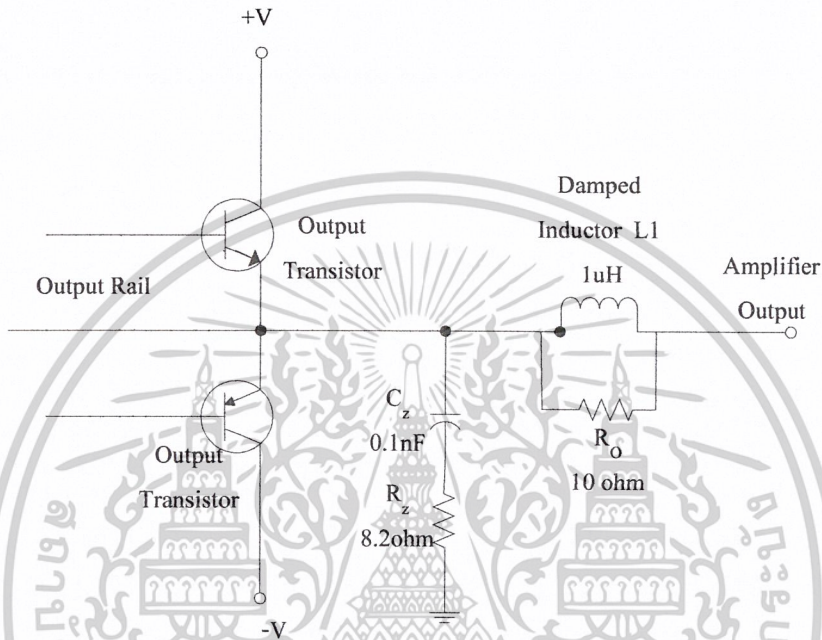
$$i_2 = \frac{v_1 - v_2}{R_2} = \frac{V_I - V_O}{R_2} \quad (3.46)$$

เพราะฉะนั้นเราจะได้อัตราการขยายแรงดันวงปิด

$$A_v = \frac{V_O}{V_I} = 1 + \frac{R_2}{R_1} \quad (3.47)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.5.2 วงจรขยายโซเบิล(Zobel network) และวงจรขดลวดเหนี่ยวนำทางเอาพุต (damped inductor)



รูปที่3.23 วงจรสร้างเสถียรภาพทางเอาท์พุต โดยค่าของอุปกรณ์ต่างๆ เป็นค่ามาตรฐาน

ความต้านทาน  $C_z$  และ  $R_z$  เป็นส่วนของวงจร โซเบิล ใช้ในการสร้างเสถียรภาพของวงจร เพื่อรับมือกับสภาวะการอินไม่พึงประสงค์ที่ลำโพงประพตติตัวเป็นขดลวดเหนี่ยวนำ ซึ่งค่าของ  $C_z$  และ  $R_z$  นั้นเป็นค่ามาตรฐานที่นักออกแบบลำโพงทั่วไปนิยมใช้กัน  $R_z$  ที่เหมาะสมที่จะใช้งานได้ คืออยู่ในช่วงประมาณ 8-10 โอห์ม และค่า  $C_z$  มีค่าอยู่ในช่วง 0.047-0.15  $\mu\text{F}$  โดยค่าเหล่านี้สามารถใช้งานได้ ในวงจรขยายกำลังทุกขนาด โดยที่มาของการออกแบบวงจร โซเบิลนี้เกิดมาจากการคำนวณที่ ลำโพงเอง จึงเข้ากันได้ (Match) กับลำโพง 8 โอห์มทุกชนิด

การประกอบวงจร โซเบิลลงในเอาท์พุตนี้ มีการคำนวณคร่าวๆ ด้วยวิธีหัวแม่มือ (Rule of thumb) โดยที่  $C_z$  จะยอมให้ค่ากระแสไหลผ่าน  $R_z$  โดยมีค่ากระแสต่อแรงดันเท่ากับ  $15 \frac{\text{mA}}{\text{V}}$  (กระแส ที่ไหลผ่านวงจร โซเบิลจะเกิดที่ความถี่ 20KHz ขึ้นไป เมื่อเกิดความถี่ออสซิลเลตที่ 100-500KHz ความต้านทาน  $R_z$  จะเกิดการไหม้เสียหายแทนลำโพงซึ่งมีราคาแพงกว่าหลายเท่า

ส่วนของวงจรสุดท้ายคือวงจรขดลวดเหนี่ยวนำทางเอาท์พุต ซึ่งใช้ขดลวดเหนี่ยวนำแบบแกน อากาศซึ่งค่ามาตรฐานของ  $L$  คือ 1  $\mu\text{H}$  โดยค่า  $L$  นี้สามารถเลือกใช้ได้ในช่วงประมาณ 1-7  $\mu\text{H}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เหตุผลที่ต้องเลือกใช้ขดลวดเหนียวแบบแกนอากาศเพราะว่าจะต้องรับภาระปริมาณกระแสทั้งหมดของวงจรซึ่งค่อนข้างมากได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4 การสร้างวงจรมอดูเลเตอร์กำลังประสิทธิภาพสูง

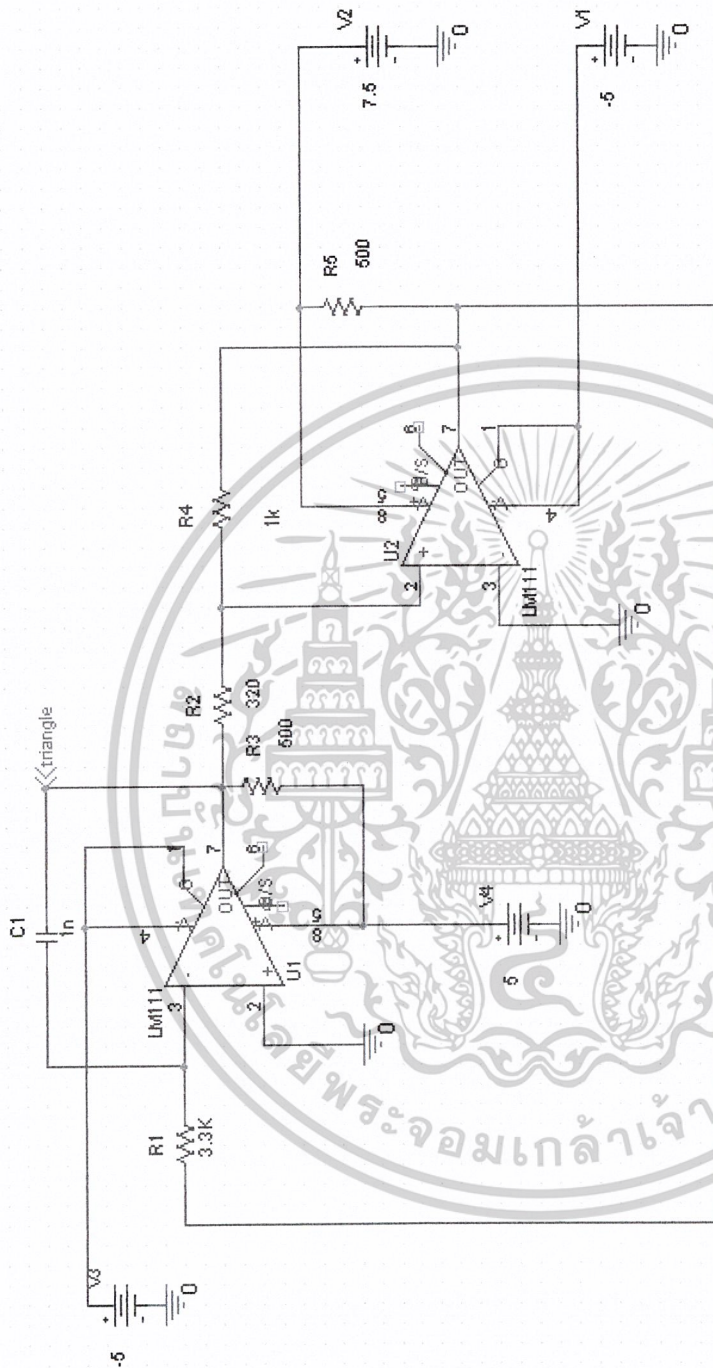
ในบทนี้จะเป็นการอธิบายถึงการสร้าง และการทำงานของวงจรมอดูเลเตอร์ต่างๆในโครงงานโคขวงจรมีการทำงานหลักคือสามารถขยายกำลังทางไฟฟ้า โดยสัญญาณเสียงที่เข้ามาทางอินพุต 0-1 โวลต์เฉลี่ยกำลังสองถอดครากนั้น จะถูกขยายให้มีขนาดและแรงดันที่ 0-35 วัตต์เฉลี่ยกำลังสองถอดคราก

### 4.1 ภาควิธีการเปลี่ยนความกว้างของพัลส์แบบอนาล็อก(Analogue PWM modulators)

วงจรมอดูเลเตอร์หรือวงจรมอดูเลเตอร์ PWM นั้นซึ่งประกอบด้วยวงจรมอดูเลเตอร์เปรียบเทียบสัญญาณ(Comparator Circuit)ระหว่างสัญญาณแบบฟันเลื่อย(Sawtooth signal)กับสัญญาณเสียงอินพุตหรือเรียกอีกอย่างหนึ่งว่าเป็นสัญญาณที่จะถูกมอดูเลตตัวเอง(Input or modulating signal) ซึ่งจะขออธิบายแบ่งเป็น 2 ส่วนคือ

#### 4.1.1 วงจรมอดูเลเตอร์สัญญาณสามเหลี่ยม(Triangular signal)

ในการสร้างสัญญาณสามเหลี่ยมนั้น ได้ออกแบบมาจากวงจรมอดูเลเตอร์ฮิสเตอร์ริซิส โดยวงจรมอดูเลเตอร์ฮิสเตอร์ริซิสส่งผลให้เกิดการออสซิลเลตเกิดคลื่นสี่เหลี่ยมแล้วนำสัญญาณคลื่นสี่เหลี่ยมที่ได้ไปผ่านวงจรมอดูเลเตอร์ ทำให้ได้คลื่นสามเหลี่ยมออกมาที่มีความถี่ประมาณ 220KHZ



รูปที่ 4.1 แนวการต่อวงจรสร้างสัญญาณสามเหลี่ยม(Triangular Signal) ที่ใช้ในโครงการ วงจรขยายกำลังประสิทธิภาพสูง

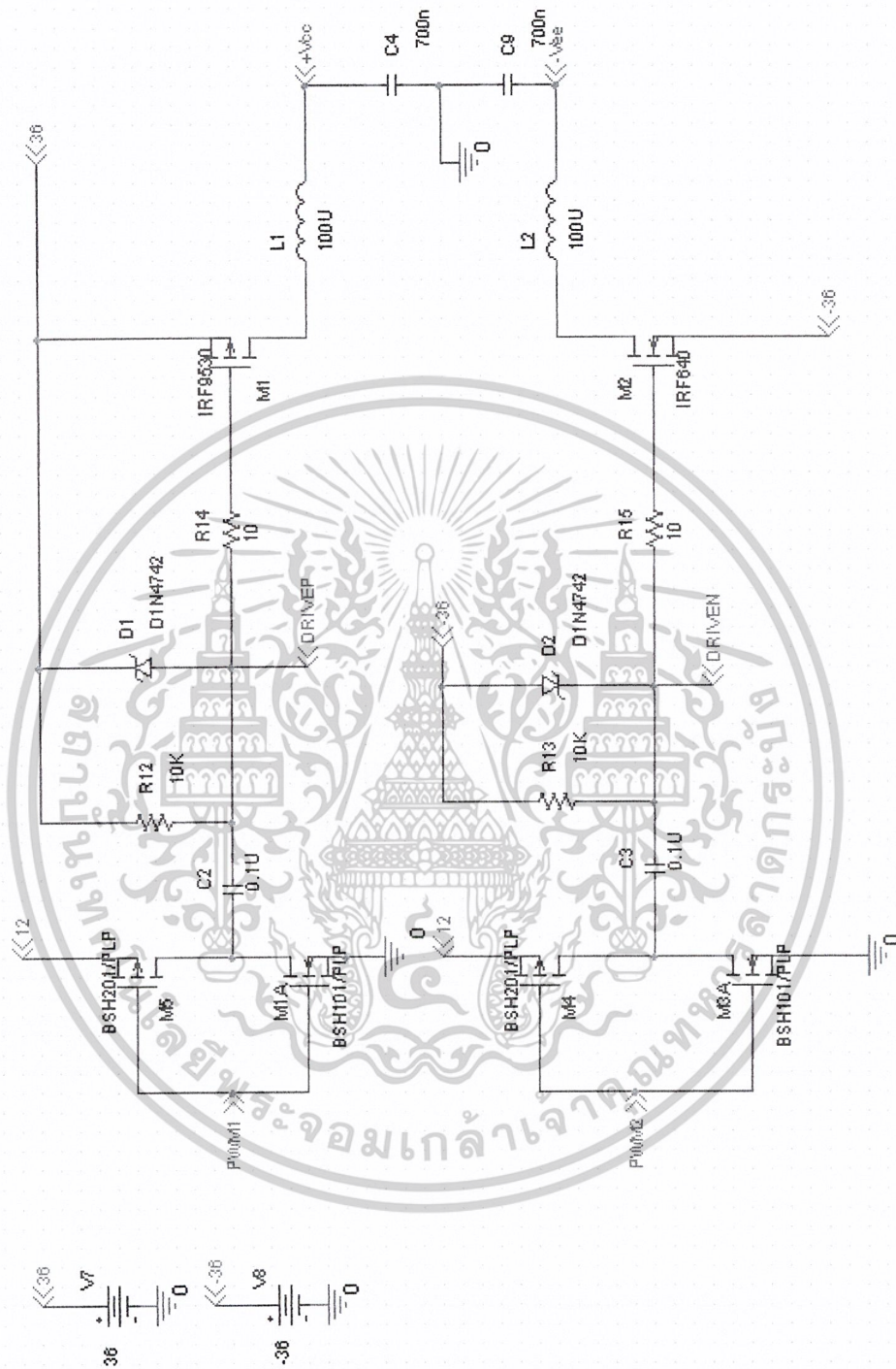
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



#### 4.2 ภาคที่ 2 ภาคขับ(Driver stage)และวงจรภาคที่ 3 ภาคสวิทซ์ซิงแอมพลิไฟเออร์(Switching amplifier stage)

ในส่วนของวงจรภาคที่สองและภาคที่สามนั้นขออธิบายผนวกไปด้วยกันเนื่องจากวงจรทั้งภาคขับและขยายกำลังแบบสวิทซ์นั้นทำงานอย่างมีความสัมพันธ์กัน นั้นเป็นภาคขยายกำลังแบบสวิทซ์(Switching Amplifier)โดยหน้าที่ที่สำคัญของวงจรในภาคนี้ก็คือ วงจรในภาคนี้ใช้ในการขับสัญญาณแรงดันของภาคเปลี่ยนความกว้างของพัลส์(PWM stage) ให้สัญญาณมีขนาดของกระแสที่เพียงพอที่จะป้อนให้กับอินพุตขาเข้าของวงจรในภาคที่สามซึ่งเป็นวงจรภาคสวิทซ์ซิงแอมพลิไฟเออร์(Switching Amplifier Stage)

ในวงจรภาคที่ 3 นั้นเป็นภาคขยายกำลังแบบสวิทซ์(Switching Amplifier)ซึ่งเป็นแนวการต่อโดยใช้ทรานซิสเตอร์ที่เป็นแบบคู่เหมือนกัน ทำการวางทรานซิสเตอร์ในแนวการต่อแบบซอสฟอลโลเวอร์(Source-Follower)หรือต่อแบบเดรนร่วม(Common-Drain) ซึ่งสามารถป้อนกระแสเอาต์พุตได้เพิ่มขึ้น ซึ่งการใช้วงจรทรานซิสเตอร์แบบนี้กัน จะมีผลที่จะทำให้เพิ่มพูนค่ากระแสได้เพียงพอแก่การป้อนให้กับลำโพง 8 โอห์ม



รูปที่ 4.3แสดงการต่อวงจรในภาคที่2ภาคขับ(Driver stage)และวงจรภาคที่ 3 ภาคสวิทซ์ซิงแอมพลิไฟเออร์(Switching amplifier stage) ที่ใช้ใน โครงงานวงจรขยายกำลังประสิทธิภาพสูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.3 วงจรส่วนคลาสเอบี(Class AB Amplifier)

ในวงจรส่วนคลาสเอบีนี้ ได้ถูกออกแบบเพื่อให้สามารถจ่ายกำลังเฉลี่ยสูงสุดประมาณ 30 วัตต์ ให้แก่โหลด 8 โอห์ม โดยในส่วนต่างๆของวงจรมีการทำงานดังนี้

จากรูปที่ 4.6 นั้นเป็นวงจรแบบคู่ทรานซิสเตอร์แบบสมบูรณ์(Full Complementary Amplifier) Q1และQ2 เป็นส่วนอินพุตวงจรขยายความแตกต่าง โดยวิธีการแยกแหล่งจ่ายพลังงานเป็น 2 ข้างทำให้ลดผลของระดับแรงดันคิซีได้

-Rf และ R1 เป็นวงจรป้อนกลับลูปปิดของแรงดัน AC ซึ่งเป็นตัวกำหนดค่าอัตราขยายแรงดัน

-Q4 เป็นวงจรขยายแรงดัน(High Gain Common-emitter driver)

-ทรานซิสเตอร์ Q6 เป็นวงจรกระแสตรงที่ใช้ในการไบแอสกระแสตรงแก่วงจรผ่านไดโอดคู่ D2

-ทรานซิสเตอร์ Q7 และ Q8 เป็นการต่อแบบอิมิตเตอร์ส่งผ่าน(Emitter Follower) โดยเป็นส่วนที่มีอัตราขยายกระแส(Current Gain)สูงและมีอัตราขยายแรงดันประมาณ 1 โวลต์/โวลต์

-ทรานซิสเตอร์ Q9 และ Q10 เป็นการต่อแบบอิมิตเตอร์ส่งผ่าน(Emitter Follower) ในส่วนที่สัญญาณของแรงดันเอาต์พุตอยู่ในซีกลบ

-ไดโอดซีเนอร์ D1 ใช้เพื่อเซตค่ากระแสตรงที่ใช้ไบแอสวงจรขยายความแตกต่างและเป็นส่วนที่ใช้ลดสัญญาณลบกวนแบบฮัมจากแหล่งจ่ายไฟลบได้อีกด้วย

-ในส่วนของวงจรป้องกันกระแสลัดวงจรจากการโหลดกระแสเกิน เกิดจากส่วน Q3,Q5,Q11,Q12,D3,D4 และตัวต้านทานที่ต่อร่วมด้วยกันประกอบรวมเป็นวงจรป้องกันการลัดวงจร

-วงจรซัมมิงเน็ตเวิร์ก (Summing Network) สร้างจากตัวต้านทาน R8,R9,R10,R11,R12,R13,R14 และ R15 กับ ไดโอด D3 และ D4 โดยที่วงจรซัมมิงเน็ตเวิร์กนั้นจะเป็นตัวสร้างแรงดันไบแอสให้กับเพาเวอร์ทรานซิสเตอร์ Q3 และ Q5 ให้มีแรงดันและกระแสที่เพียงพอเพื่อไม่ให้เกิดผลของการบิดเบือนแบบข้ามผ่าน(Crossover Distortion) แก่ตัวเพาเวอร์ทรานซิสเตอร์ Q3 และ Q5



## บทที่ 5 ข้อควรคำนึงต่างๆ ในการออกแบบ

ในการออกแบบวงจรต่างๆ ในทางอิเล็กทรอนิกส์ ผู้ออกแบบต้องคำนึงถึงเรื่องของความปลอดภัยเป็นสิ่งสำคัญ รวมถึงทั้งประสิทธิภาพที่พึงประสงค์ที่พึงจะได้รับจากระบบที่เราออกแบบ เช่นเดียวกับการออกแบบวงจรขยายกำลังประสิทธิภาพสูงนี้ จุดมุ่งหมายของวงจรมีดังต่อไปนี้

1. ประสิทธิภาพของคุณภาพเสียงที่ดีของวงจร โดยจะต้องมีค่าคิสทอร์ชันทางฮาร์โมนิกที่ต่ำที่สุด (lowest total harmonic distortion)
2. ทำงานได้อย่างเที่ยงตรงในอุณหภูมิสิ่งแวดล้อม (Ambient temperature)
3. สามารถป้องกันสภาวะที่ไม่พึงประสงค์จากการที่โหลดเอาพุตมีการเปลี่ยนค่าของรีแอคแทนต์ 10 เท่า
4. รองรับภาระเพิ่มของอุณหภูมิที่เกิดจากการโหลดกระแสสูงๆ ได้โดยที่วงจรไม่เสียหาย
5. สามารถจ่ายกระแสสูงได้ตลอดช่วงความถี่ที่มนุษย์พึงจะรับฟังตลอดแถบความถี่ -3dB
6. มีวงจรป้องกันการออสซิลเลทที่ความถี่สูงกว่า 20MHz ซึ่งเป็นความถี่ที่จะก่อให้เกิดความเสียหายต่อลำโพงได้ (เป็นวงจรเสริม)
7. มีวงจรป้องกันกระแสเกินอัตโนมัติในสภาวะที่เกิดการโหลดกระแสเกินพิกัด (เป็นวงจรเสริม)

ข้อควรคำนึง โดยสังเขป ในการออกแบบนี้เป็นสิ่งที่จำเป็นต่อการวางขยายกำลังช่วงความถี่เสียงซึ่งเป็นที่ยอมรับกันสากล โดยวงจรที่ออกแบบจริงได้ถูกอธิบายไว้ในบทที่ 4 ซึ่งได้อธิบายที่มาและแนวการต่อพ่วงกับเนื้อหาทางทฤษฎีประกอบการอธิบายอยู่ในบทที่ 2 และ 3

## บทที่ 6 บทสรุป

ในบทนี้เป็นสรุปการดำเนินโครงการ ของการออกแบบวงจรขยายกำลังคลาสดี-เอบี ซึ่งกำลังทำการทดลองปรับเพิ่มลดค่าอุปกรณ์เพื่อให้ วงจรทำงานได้สูงประสิทธิภาพที่สุด

ซึ่งในภาคการศึกษานี้ ซึ่งเป็นภาคการศึกษาสุดท้ายที่ได้ทำโครงการนี้ ซึ่งการดำเนินงานนั้นอยู่ในส่วนที่วงจรขยายกำลังคลาสดีและนำแรงดันเอาต์พุตที่ของวงจรขยายกำลังคลาสนั้นได้ ต่อที่ขาคอลเลกเตอร์ของทรานซิสเตอร์กำลัง(ที่ขา+Vและ-V) แล้วใช้วงจรคลาสนั้นจ่ายกำลังไฟฟ้าให้แก่วงจรคลาสดี โดยคุณภาพเสียงของสัญญาณเอาต์พุตจะขึ้นอยู่กับการควบคุมสัญญาณขาเบสของทรานซิสเตอร์กำลังในคลาสดี ขนาดของสัญญาณที่ใช้ในการควบคุมขาเบสของทรานซิสเตอร์กำลังในคลาสดี นั้นจะมีขนาดเล็กกว่า แรงดันเอาต์พุตของวงจรขยายกำลังคลาสดี ประมาณ2-3โวลต์

### 6.1 ผลการทดลองจากการจำลองผลของวงจร(Simulation)ในส่วนของวงจรขยายคลาสดี เอบีเพียงส่วนเดียว

ในการจำลองผลของแรงดันเอาต์พุตของวงจรขยายกำลังคลาสดีเอบีนั้น ได้ทำการทดลองถึงค่าพารามิเตอร์ที่สำคัญของวงจรขยายกำลังที่จำเป็นต้องทราบคือค่าการตอบสนองทางขนาดของเอาต์พุต(Amplitude Response) ค่าการตอบสนองทางเฟสของเอาต์พุต(Phase Response)เมื่อเทียบกับอินพุต กำลังงานสูญเสียของวงจรขยายกำลัง(Power Dissipation)และค่าประสิทธิภาพของวงจรของวงจรขยายกำลังคลาสดี โดยผลการทดลองต่างๆมีดังนี้



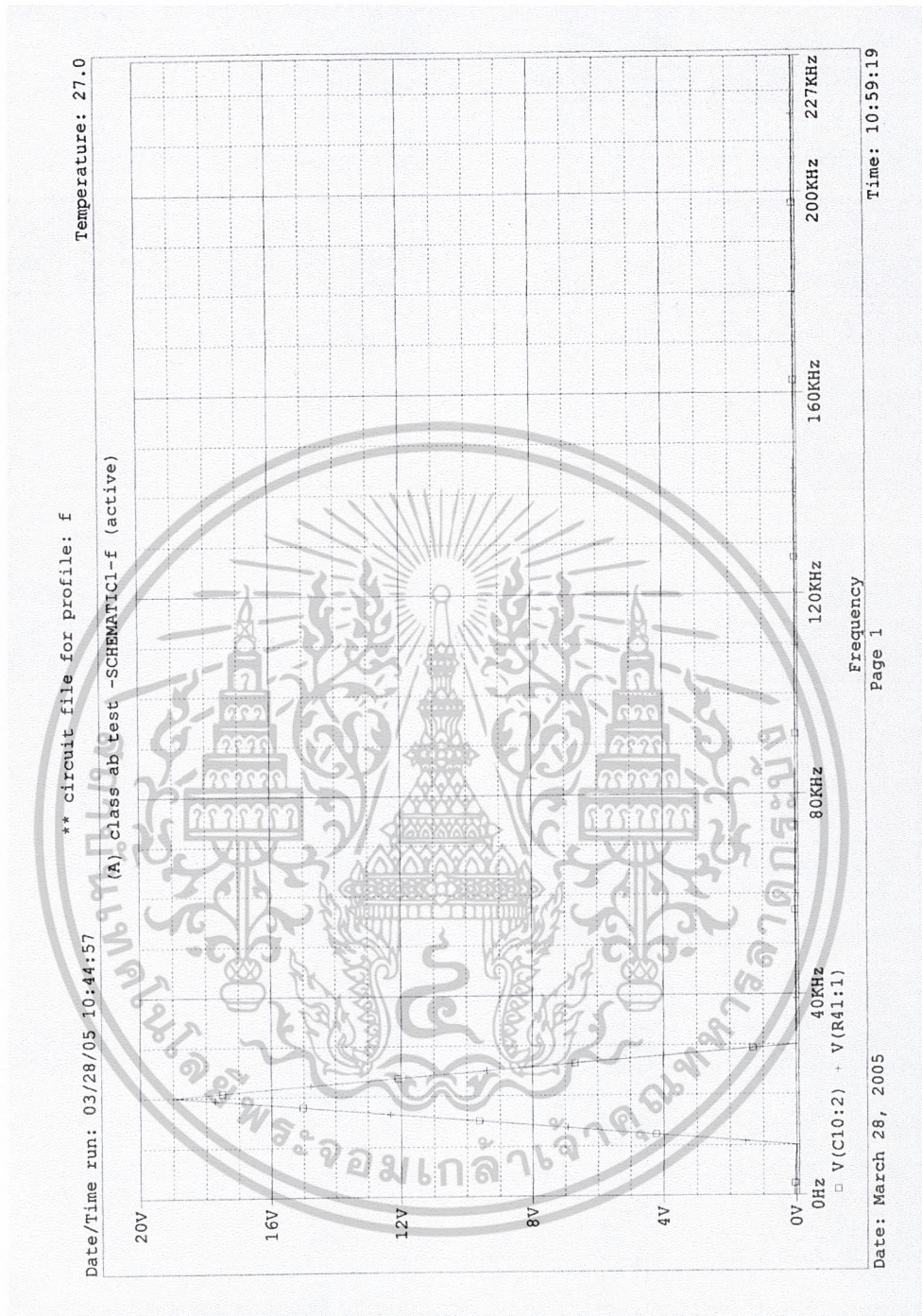
ภาพที่ 6.1 แสดงการตอบสนองทางขนาดของแรงดันเอาต์พุต (Amplitude Response) ที่ความถี่ต่างๆ ในวงจรขยายกำลังคลาสเอบี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.2 แสดงการตอบสนองทางเฟสของแรงดันเอาต์พุตเทียบกับอินพุต(Phase Response)ในวงจรขยายกำลังคลาสเอบี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.3 แสดงขนาดของแรงดันเอาต์พุตในวงจรขยายกำลังคลาสเอบีเมื่อสัญญาณอินพุตเป็นสัญญาณไซน์ขนาด 1 โวลต์พีค (Vp) ที่ความถี่ 20 กิโลเฮิรซ์ (วัดแบบFFT)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยจากการวัดผลค่าการสูญเสียพลังงานของวงจรขยายกำลังคลาสเอบีนั้น พบว่า ณ แรงดันอินพุต  $1V_p$  ที่ความถี่ 1 กิโลเฮิรซ์ วงจรขยายกำลังคลาสเอบีที่ยังไม่ได้ต่อร่วมกับวงจรขยายกำลังคลาสดีนั้น มีค่ากำลังสูญเสียของวงจร = 20.6 วัตต์ =  $P_{cct}$

$$\text{กำลังขับที่ตัวลำโพง } P_o = \frac{(V_{rms})^2}{8} = \frac{(19/\sqrt{2})^2}{8} = 22.56 \text{ วัตต์}$$

$$\text{วงจรมีประสิทธิภาพอยู่ที่ } = \frac{P_o}{P_o + P_{cct}} = \frac{22.56}{22.56 + 20.6} = 52.27\%$$

แต่ค่าการตอบสนองทางความถี่ดังรูปที่ 6.3 ไม่พบความถี่ทางฮาร์โมนิกส์อื่นของเอาต์พุตของวงจรขยายกำลังคลาสเอบี เนื่องจากตามหลังการของวงจรขยายกำลังคลาสเอบีนั้นเป็นวงจรแบบเชิงเส้น จึงทำให้การจำลองผล (Simulation) ของแรงดันเอาต์พุตไม่เกิดผลของสัญญาณฮาร์โมนิกส์ส่วนเกิน

## 6.2 ผลการทดลองจากการจำลองผลของวงจร (Simulation) ในส่วนของวงจรขยายกำลังคลาสดี

เนื่องจากวงจรขยายคลาสดีนั้นมีบทบาทในส่วนการจ่ายพลังงานหลักให้กับวงจรขยายกำลังคลาสเอบีเท่านั้น (ไม่มีผลต่อคุณภาพเสียงเท่าใดนัก) จากการจำลองผลของวงจรจึงได้ทำการป้อนแรงดันอินพุตที่ขนาด  $v_{in} = 1V_p$  ที่ความถี่ 1 กิโลเฮิรซ์ แล้ววัดค่าการสูญเสียพลังงานของวงจรในส่วนของคลาสดีเพียงอย่างเดียวพบว่าจากผลการจำลองวงจร (Simulation)

$$\text{การสูญเสียพลังงานภายในวงจรส่วนคลาสดี (Power Dissipation) = 0.548 วัตต์}$$

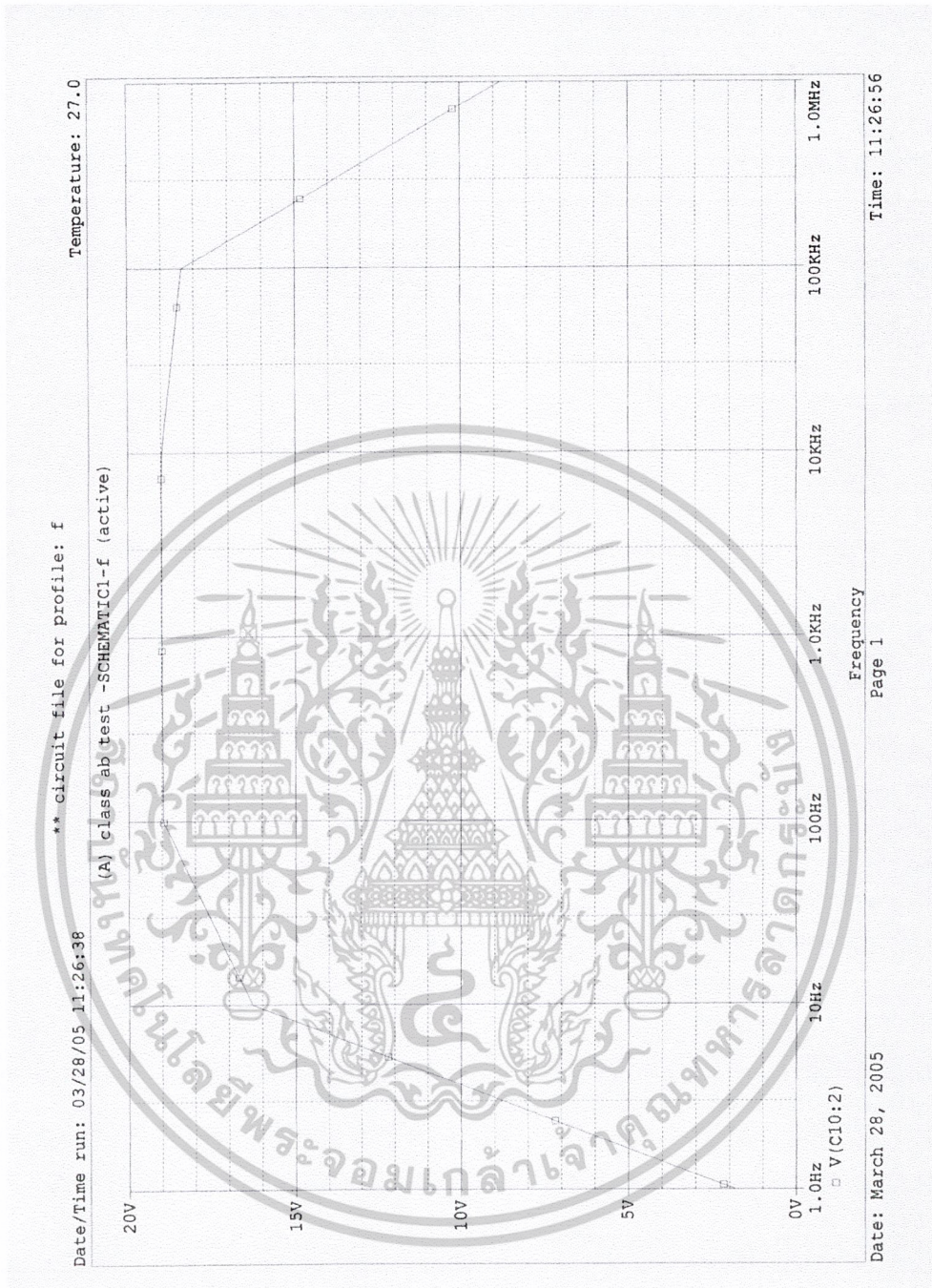
### 6.3 ผลการทดลองจากการจำลองผลของวงจร(Simulation)ในส่วนของวงจรขยายกำลัง คลาสดี/เอบี

ในการจำลองผลของวงจรขยายกำลังของคลาสเอบี ที่ได้ต่อวงจรขยายกำลังคลาสดีเพื่อให้เป็นแหล่งจ่ายพลังงานให้กับเพาเวอร์ทรานซิสเตอร์ของคลาสเอบีนั้น จากการจำลองผลโดยโปรแกรมOrcad9.1 นั้น จะทำการวัดค่าพารามิเตอร์ต่างๆเหมือนกับการวัดผลแบบที่มีแควงจรขยายกำลังคลาสเอบีเพียงอย่างเดียว

ต่อไปนี่คือการแสดงผลการทดลองค่าการตอบสนองทางขนาดของเอาต์พุต(Amplitude Response) ค่าการตอบสนองทางเฟสของเอาต์พุต(Phase Response)เมื่อเทียบกับอินพุต กำลังงานสูญเสียของวงจรขยายกำลัง(Power Dissipation)และค่าประสิทธิภาพของวงจร โดยผลการทดลองต่างๆมีดังนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



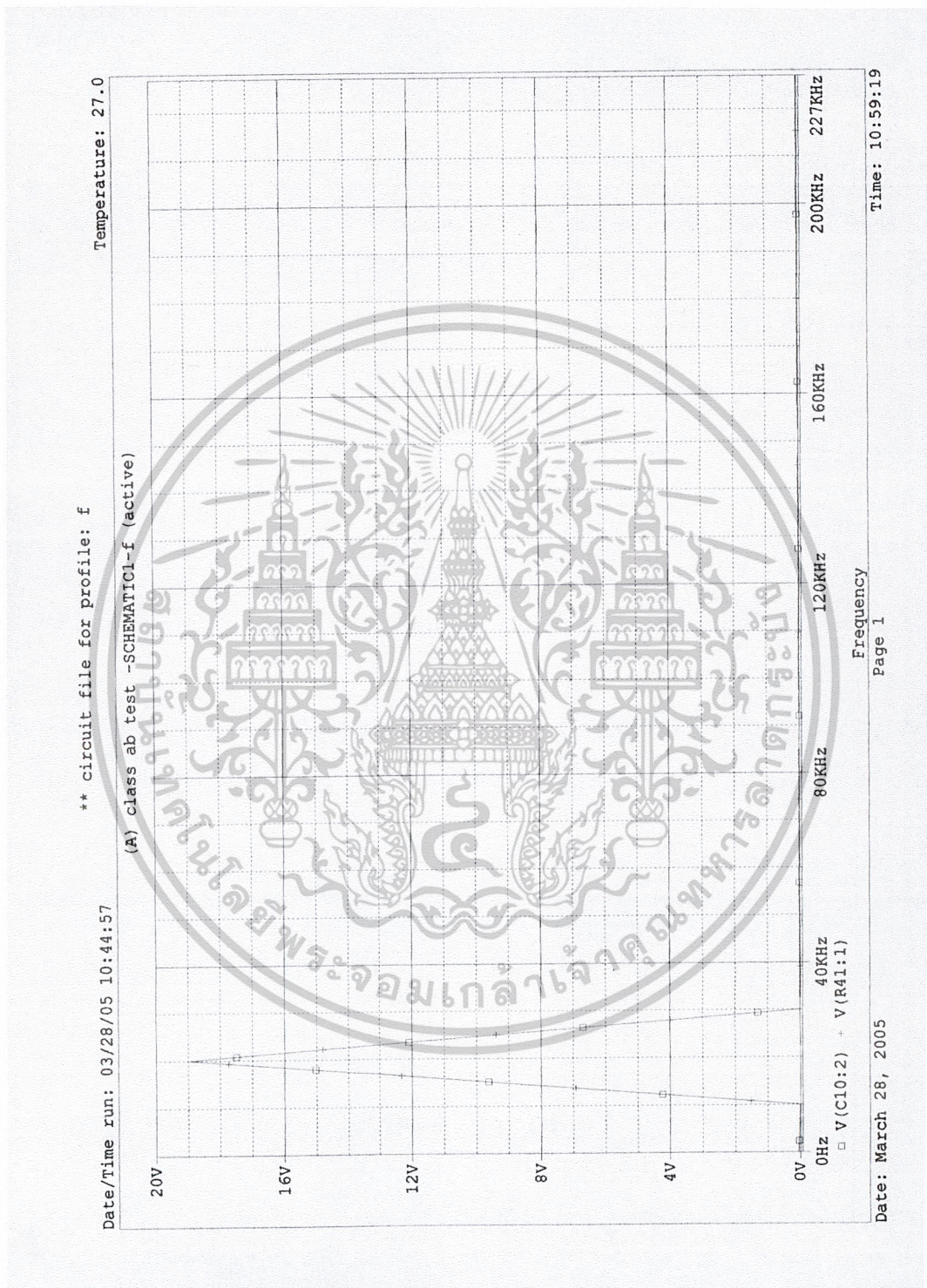
ภาพที่ 6.4 แสดงการตอบสนองทางขนาดของแรงดันเอาต์พุต(Amplitude Response) ที่ความถี่ต่างๆ ในวงจรขยายกำลังคลาสดี/เอบี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.5 แสดงการตอบสนองทางเฟสของแรงดันเอาต์พุตเทียบกับอินพุต(Phase Response)ในวงจรขยายกำลังคลาสดี/เอบี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.6 แสดงขนาดของแรงดันเอาต์พุตในวงจรขยายกำลังคลาสดี/เอบีเมื่อสัญญาณอินพุตเป็นสัญญาณไซน์ขนาด 1 โวลต์พีค (Vp) ที่ความถี่ 20 กิโลเฮิรซ์ (วัดแบบ FFT)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### การสูญเสียพลังงานภายในวงจรประสิทธิภาพสูงคลาสดี/เอบี

$$(\text{Power Dissipation}) = 10.8 \text{ วัตต์} = P_{\text{cct}}$$

$$\text{กำลังขับที่ตัวลำโพง } P_o = \frac{(V_{\text{rms}})^2}{8} = \frac{(19/\sqrt{2})^2}{8} = 22.56 \text{ วัตต์}$$

$$\text{วงจรมีประสิทธิภาพอยู่ที่ } = \frac{P_o}{P_o + P_{\text{cct}}} = \frac{22.56}{22.56 + 10.8} = 67.63\%$$

สรุป ในวงจรขยายกำลังประสิทธิภาพสูง ที่ได้ใช้เทคนิคของการป้อนไฟเลี้ยงวงจรขยายกำลังคลาสเอบีด้วยวงจรขยายกำลังคลาสดีนั่น ทำให้กำลังงานสูญเสียภายในตัวเพาเวอร์ทรานซิสเตอร์ลดลงจาก 20.6 วัตต์ เป็น 10.8 วัตต์ ส่งผลทำให้ประสิทธิภาพของวงจรสูงขึ้นจาก 52.27 เปอร์เซ็นต์ เป็น 67.63 เปอร์เซ็นต์ โดยที่คุณภาพเสียงแทบไม่เปลี่ยนแปลง (โดยสังเกตุเปรียบเทียบกราฟ FFT รูปที่ 6.3 และ 6.6 พบว่าจากการจำลองวงจร ไม่พบความถี่ฮาร์โมนิกส์อื่นๆ) และยังคงคุณภาพของการตอบสนองทางเฟสคงเดิม (จากกราฟ 6.2 และ 6.5) โดยที่วงจรขยายนี้มีอัตราขยายแรงดันประมาณ 19 V/V และมีเพาเวอร์แบนวิทระหว่าง 7-400 KHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## กิตติกรรมประกาศ

การจัดทำปริญญานิพนธ์นี้จะไม่สำเร็จลงได้หากไม่ได้รับความสนับสนุนจากทางภาควิชาและบุคคลจำนวนมาก ก่อนอื่นผู้จัดทำขอขอบคุณในความกรุณาของรองศาสตราจารย์ พิชัย คุณศิริวานิชกร อาจารย์ที่ปรึกษาปริญญานิพนธ์ ซึ่งได้ให้คำปรึกษาข้อชี้แนะ และความช่วยเหลือในหลายสิ่งหลายอย่างจนกระทั่งลุล่วงไปได้ด้วยดี ผู้จัดทำขอกราบขอบพระคุณเป็นอย่างสูงมา ณ ที่นี้

ขอบคุณและขอใจ พี่ เพื่อน และน้องภาคอิเล็กทรอนิกส์ทุกคน ที่คอยถามไถ่ด้วยความห่วงใยว่าเมื่อไหร่จะสำเร็จการศึกษา และขอขอบคุณพิเศษสำหรับเพื่อนร่วมรุ่นที่ล้นเอาใจช่วยทุกขณะ โดยเฉพาะเพื่อนร่วมทุกข์สุขตลอดระยะเวลาการศึกษาตั้งแต่ชั้นประถมเป็นต้นมา รวมถึงผู้มีพระคุณทุกท่านที่มีได้เอื้อนามไว้ ณ ที่นี้

สุดท้ายนี้ กราบขอบพระคุณ พ่อ สันติและแม่ เจริญ วิไลนา ไชคชัย บุพการีผู้ให้ทุกสิ่งทุกอย่างกับผู้วิจัย

อักษร วิไลนา ไชคชัย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## หนังสืออ้างอิง

1. G. Randy Slon, High power audio amplifier construction manual,first edition,1999, pp1-476
2. Donald A.Neaman, “Analog electronic”,Electronic circuit analysis and design, second edition,2001, pp1034-1045
3. Sedra and Smith,Microelectronic Circuits ,third edition,pp570
4. Ronan van der Zee,High Efficiency Audio Power Amplifiers design and practical use,1999
5. Keith H.Billings, C.Eng.,M.I.E.E. ,Switch Mode Power Supply Handbook ,second edition,McGraw-Hill 1999



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้