

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การให้บริการข่าวสารหลายรูปแบบของวิทยุชุมชนโดยควบคุมผ่านคอมพิวเตอร์
INFORMATION SERVICES OF COMMUNITY RADIO BY COMPUTER CONTROL



เลขหมู่.....
เลขทะเบียน.....61466
วัน,เดือน,ปี 18 ก.ค. 2549

b.....
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
ภาควิชาวิศวกรรมสารสนเทศ
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2547

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INFORMATION SERVICES OF COMMUNITY RADIO BY COMPUTER CONTROL



A THESIS SUBMITTED IN PARTIAL FULFILLMENT OF
THE REQUIREMENT FOR THE DEGREE OF
BACHELOR IN DEPARTMENT OF INFORMATION ENGINEERING
FACULTY OF ENGINEERING
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2004

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญาบัตร

การให้บริการข่าวสารหลายรูปแบบของวิทยุชุมชน โดย
ควบคุมผ่านคอมพิวเตอร์

ชื่อนักศึกษา

นายชวลิต เจริญศิริ รหัสประจำตัว 45015789
นายสุทธิวัฒน์ จุติอมรเลิศ รหัสประจำตัว 45015826

อาจารย์ที่ปรึกษา

อ. คลชัย สุขเจริญผล

ระดับการศึกษา

ปริญญาตรี วิศวกรรมศาสตรบัณฑิต


ภาควิชา

วิศวกรรมสารสนเทศ

ปีการศึกษา

2547

ปริญญาบัตรฉบับนี้ได้รับอนุมัติเป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรม
ศาสตรบัณฑิต คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง



(อ.คลชัย สุขเจริญผล)

อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์	การให้บริการข่าวสารหลายรูปแบบของวิทยุชุมชน โดยควบคุมผ่านคอมพิวเตอร์
ชื่อนักศึกษา	นาย ชวลิต เจริญศิริ รหัสประจำตัว 45015789 นาย สุทธิวัฒน์ จุตติอมรเลิศ รหัสประจำตัว 45015826
อาจารย์ที่ปรึกษา	อ. คลชัย สุขเจริญผล
ระดับการศึกษา	ปริญญาตรี วิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมสารสนเทศ
ภาควิชา	วิศวกรรมสารสนเทศ
ปีการศึกษา	2547

บทคัดย่อ

ปริญญานิพนธ์นี้กล่าวถึงการให้บริการข่าวสารหลายรูปแบบของวิทยุชุมชน โดยควบคุมผ่านคอมพิวเตอร์ โดยการเขียน โปรแกรมควบคุมในการสั่งงานและเชื่อมต่อกับแหล่งกำเนิดข่าวสารทั้ง 3 รูปแบบคือ วิทยุกระจายเสียง AM , FM ข้อมูลเสียงในรูปแบบ File Wav และเสียงพูดหรือเสียงบรรยาย โดยสามารถควบคุมตัวแปรของข่าวสารในแต่ละแหล่งกำเนิดได้ ผู้ควบคุมสามารถเลือกรายการ กำหนดช่วงเวลาในการกระจายเสียง การปรับแต่งความดังของเสียงเป็นต้น และข่าวสารเหล่านี้จะถูกเลือกไปเข้าภาคส่งของระบบส่งวิทยุกระจายเสียง FM และแต่ละจุดรับสัญญาณสามารถวางเป็นลักษณะของ cell site เพื่อขยายพื้นที่ในแต่ละชุมชนที่ต่างกันได้นอกจากนี้ระบบนี้สามารถนำไปใช้ได้ ในชุมชนขนาดเล็กที่ใช้กับระบบเสียงตามสาย (Speech Small Public Broadcast)

Thesis Title	INFORMATION SERVICES OF COMMUNITY RADIO BY COMPUTER CONTROL	
Student	Mr. Chaowalit Jaroensiri	ID. 45015789
	Mr. Sutiwat Jutiamornloes	ID. 45015826
Advisor	Mr. Dolchai Sookcharoenphol	
Graduate Level	Bachelor Degree of Information Engineering	
Department	Information Engineering	
Academic Year	2004	

ABSTRACT

This thesis is a design of information services system on community radio channel by computer Control. A community speaker can be selected a radio program from 3 sources (ie. AM/FM program , File wav and conversation.) by software program with one self and include signal quality setting. Therefore , the selected program and schedule program sent to the input of FM radio transmitter. In other service, this project can applied to small public broadcast in tandem connection of loudspeakers via a transmission line system.

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สำเร็จได้ด้วยความอนุเคราะห์จากอาจารย์ดลชัย สุขเจริญผล ซึ่งเป็นอาจารย์ที่ปรึกษาเป็นผู้ให้คำแนะนำชี้แนวทางในการดำเนินงาน ข้อมูลต่าง ๆ ที่เป็นประโยชน์ในการดำเนินงาน รวมทั้งคำแนะนำในการแก้ไขข้อบกพร่องต่าง ๆ ที่เกิดขึ้น พร้อมทั้งขอขอบคุณคุณเจตน์ ออสวัสดิ์ ที่ให้คำแนะนำในการดำเนินงานทั้งทางด้านวงจร การเขียนโปรแกรม เครื่องมือและอุปกรณ์ต่าง ๆ มาโดยตลอด



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	ก
บทคัดย่อภาษาอังกฤษ	ข
กิตติกรรมประกาศ	ค
สารบัญ	ง
สารบัญรูปภาพ	ฉ
สารบัญตาราง	ณ
บทที่ 1 บทนำ	1
1.1 แนวคิดและที่มา	1
1.2 รายละเอียดของบล็อกไดอะแกรม	2
1.3 วัตถุประสงค์ของโครงการ	3
1.4 ขอบเขตของโครงการ	3
บทที่ 2 ทฤษฎี	4
2.1 การส่งข้อมูลข่าวสาร	4
2.2 แบนด์วิดท์ของช่องสถานีวิทยุและการแยกคลื่นวิทยุ	5
2.3 แบนด์วิดท์ของระบบวิทยุกระจายเสียง AM	6
2.4 แบนด์วิดท์ของระบบวิทยุกระจายเสียง FM	7
2.5 ระบบสังเคราะห์ความถี่ในเครื่องรับส่งวิทยุ	8
2.6 ไฟล์เสียงมาตรฐานแบบ WAV	12
2.7 สถาปัตยกรรมไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช	15
2.8 คุณสมบัติทางเทคนิคของไมโครคอนโทรลเลอร์ ตระกูล MCS-51 อนุกรม AT89xx	15
2.9 การจัดการของไมโครคอนโทรลเลอร์ MCS-51	18
2.10 โครงสร้างและการทำงานของพอร์ต	19
2.11 ออปแอมป์และการประยุกต์ใช้งาน (Op-Amp and Applications)	24
2.12 คุณสมบัติทางไฟฟ้าของออปแอมป์ (Op-Amp Importance Characteristics)	27
2.13 การประยุกต์ใช้งานออปแอมป์ (Op-Amp Applications)	30

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
บทที่ 3 การออกแบบ	34
3.1 การออกแบบวงจรควบคุม	35
3.2 การออกแบบหน้าจอการใช้งานเพื่อติดต่อกับผู้ใช้	39
3.3 หน้าจอหลักที่ใช้สำหรับเชื่อมต่อไปยังส่วนต่าง ๆ	40
3.4 หน้าจอการนำเสนอข่าวสารจากวิทยุ	43
3.5 หน้าจอการนำเสนอข่าวสารจากไฟล์ wav	46
3.6 หน้าจอการควบคุมระดับเสียง	47
บทที่ 4 การทดลองและผลการทดลอง	49
4.1 การทดลองในส่วนของการนำเสนอข่าวสารทางวิทยุ	49
4.2 การทดลองในส่วนของการนำเสนอข่าวสารทาง File Wav	49
4.3 การทดลองในส่วนของการนำเสนอข่าวสารทางไมโครโฟน	50
4.4 การทดลองในส่วนของการควบคุมระดับสัญญาณเสียง	54
บทที่ 5 บทสรุปและวิจารณ์	59
บรรณานุกรม	60
ภาคผนวก	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

	หน้า
รูปที่ 1.1 บล็อกไดอะแกรมการให้บริการข่าวสารหลายรูปแบบผ่านคอมพิวเตอร์	1
รูปที่ 2.1 ลักษณะการส่งข่าวสารข้อมูล	4
รูปที่ 2.2 แผนผังวิคท์ของสถานีวิทยุกระจายเสียงหนึ่งสถานี	5
รูปที่ 2.3 แผนผังวิคท์ของระบบวิทยุกระจายเสียง AM	6
รูปที่ 2.4 แผนผังวิคท์ของระบบวิทยุกระจายเสียง FM	8
รูปที่ 2.5 แสดงตัวอย่างแผนผังของเครื่องรับส่งวิทยุที่ใช้เร้าบังคับความถี่	9
รูปที่ 2.6 แสดงตัวอย่างแผนผังของเครื่องรับส่งวิทยุที่ใช้ระบบสังเคราะห์ความถี่	9
รูปที่ 2.7 บล็อกไดอะแกรมของเฟสล็อกคัล	10
2.8 โครงสร้างของไฟล์ WAV	12
รูปที่ 2.9 องค์ประกอบของส่วนหัวไฟล์ wav แบบ 8 บิต โมโน	13
รูปที่ 2.10 องค์ประกอบของส่วนหัวไฟล์ wav แบบ 8 บิต สเตอริโอ	13
รูปที่ 2.11 องค์ประกอบของส่วนหัวไฟล์ wav แบบ 16 บิต สเตอริโอ	14
รูปที่ 2.12 โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช ในอนุกรม AT89Cxx	16
รูปที่ 2.13 โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช ในอนุกรม AT89Sxx	17
รูปที่ 2.14 สัญลักษณ์ของออปแอมป์	24
รูปที่ 2.15 วงจรเทียบเคียงของออปแอมป์	
(A) วงจรสมมูลของออปแอมป์ในทางปฏิบัติ	
(B) วงจรสมมูลของออปแอมป์ในอุดมคติ	25
รูปที่ 2.16 ลักษณะถ่ายโอนของออปแอมป์	
(A) กราฟแสดงจุดอิ่มตัว	
(B) วงจรสมมูลของออปแอมป์	27
รูปที่ 2.17 ความสัมพันธ์ระหว่างอัตราขยายกับความถี่	28
รูปที่ 2.18 วงจรขยายสัญญาณกลับเฟส (Inverting Amplifier)	30
รูปที่ 2.19 วงจรสมมูลของวงจรขยายสัญญาณแบบกลับเฟส 180 องศา	31
รูปที่ 2.20 วงจรสมมูลในรูปที่ 2.19 เมื่อแทนด้วยแหล่งกำเนิดกระแสตามทฤษฎีอินอร์ตัน	31
รูปที่ 2.21 วงจรขยายสัญญาณแบบไม่กลับเฟส (Non-Inverting Amplifier)	32

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ซึ่งใช้ในการเรียนเพื่อการศึกษาเท่านั้น เมื่อผู้ใช้ได้เห็นนำไปใช้ประโยชน์ทางการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

	หน้า
รูปที่ 2.22 วงจรบัฟเฟอร์และวงจรสมมูลของบัฟเฟอร์	33
รูปที่ 3.1 บล็อกไดอะแกรมการนำเสนอข่าวสารด้วยไมโครโฟน	34
รูปที่ 3.2 บล็อกไดอะแกรมการนำเสนอข่าวสารจากวิทยุ	34
รูปที่ 3.3 บล็อกไดอะแกรมการนำเสนอข่าวสารจากไฟล์ Wav	34
รูปที่ 3.4 บล็อกไดอะแกรมของวงจรควบคุม	35
รูปที่ 3.5 วงจรกำเนิดสัญญาณนาฬิกา	36
รูปที่ 3.6 วงจรรีเซ็ต	36
รูปที่ 3.7 วงจรติดต่อสื่อสารผ่านพอร์ตอนุกรม	37
รูปที่ 3.8 การเชื่อมต่อสายสัญญาณในการควบคุมวงจรปรับระดับสัญญาณ	37
รูปที่ 3.9 วงจรควบคุมระดับเสียงของไมโครโฟน 1	38
รูปที่ 3.10 วงจรควบคุมระดับเสียงของไมโครโฟน 2	38
รูปที่ 3.11 วงจรควบคุมระดับเสียงของ Tuner	38
รูปที่ 3.12 วงจรควบคุมระดับเสียงทั้งหมด (Master)	38
รูปที่ 3.13 วงจรมิกเซอร์ (Mixer)	39
รูปที่ 3.14 Flowchart การทำงานของระบบ	40
รูปที่ 3.15 หน้าจอการใช้งานเพื่อติดต่อกับผู้ใช้โดยตรง	41
รูปที่ 3.16 การนำเสนอข่าวประจำวันจากวิทยุ FM	42
รูปที่ 3.17 การนำเสนอข่าวประจำวันจากข่าวสารไฟล์ Wav	42
รูปที่ 3.18 หน้าจอการนำเสนอข่าวสารจากวิทยุ FM Radio	43
รูปที่ 3.19 หน้าจอการนำเสนอข่าวสารจากวิทยุ AM Radio	44
รูปที่ 3.20 การเลือกนำเสนอข่าวสารจาก FM	45
รูปที่ 3.21 การเลือกสถานีที่ต้องการนำเสนอ	45
รูปที่ 3.22 หน้าจอการนำเสนอข่าวสารจากไฟล์ wav	46
รูปที่ 3.23 การเล่นไฟล์ Wav แบบไม่ต้องตั้งเวลา	47
รูปที่ 3.24 การเล่นไฟล์ Wav แบบตั้งเวลา	47
รูปที่ 3.25 หน้าจอควบคุมระดับเสียง	48
รูปที่ 4.1 ตัวอย่างโปรแกรม Jet Audio ที่ใช้ในการบันทึกเสียงเป็น File Wav	49
รูปที่ 4.2 แสดงสัญญาณที่ใช้ในการควบคุมระดับความดังของเสียงที่ 0	50

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

	หน้า
รูปที่ 4.3 แสดงสัญญาณที่ใช้ในการควบคุมระดับความดังของเสียงที่ 25	50
รูปที่ 4.4 แสดงสัญญาณที่ใช้ในการควบคุมระดับความดังของเสียงที่ 50	51
รูปที่ 4.5 แสดงสัญญาณที่ใช้ในการควบคุมระดับความดังของเสียงที่ 75	51
รูปที่ 4.6 แสดงสัญญาณที่ใช้ในการควบคุมระดับความดังของเสียงที่ 100	51
รูปที่ 4.7 แสดงสัญญาณที่ใช้ในการควบคุมระดับความดังของเสียงที่ 125	52
รูปที่ 4.8 แสดงสัญญาณที่ใช้ในการควบคุมระดับความดังของเสียงที่ 150	52
รูปที่ 4.9 แสดงสัญญาณที่ใช้ในการควบคุมระดับความดังของเสียงที่ 175	52
รูปที่ 4.10 แสดงสัญญาณที่ใช้ในการควบคุมระดับความดังของเสียงที่ 200	53
รูปที่ 4.11 แสดงสัญญาณที่ใช้ในการควบคุมระดับความดังของเสียงที่ 225	53
รูปที่ 4.12 แสดงสัญญาณที่ใช้ในการควบคุมระดับความดังของเสียงที่ 255	53
รูปที่ 4.13 แสดงการเปรียบเทียบสัญญาณอินพุตและเอาต์พุตเมื่อปรับระดับเสียงเป็น 0	54
รูปที่ 4.14 แสดงการเปรียบเทียบสัญญาณอินพุตและเอาต์พุตเมื่อปรับระดับเสียงเป็น 25	54
รูปที่ 4.15 แสดงการเปรียบเทียบสัญญาณอินพุตและเอาต์พุตเมื่อปรับระดับเสียงเป็น 50	55
รูปที่ 4.16 แสดงการเปรียบเทียบสัญญาณอินพุตและเอาต์พุตเมื่อปรับระดับเสียงเป็น 75	55
รูปที่ 4.17 แสดงการเปรียบเทียบสัญญาณอินพุตและเอาต์พุตเมื่อปรับระดับเสียงเป็น 100	55
รูปที่ 4.18 แสดงการเปรียบเทียบสัญญาณอินพุตและเอาต์พุตเมื่อปรับระดับเสียงเป็น 125	56
รูปที่ 4.19 แสดงการเปรียบเทียบสัญญาณอินพุตและเอาต์พุตเมื่อปรับระดับเสียงเป็น 150	56
รูปที่ 4.20 แสดงการเปรียบเทียบสัญญาณอินพุตและเอาต์พุตเมื่อปรับระดับเสียงเป็น 175	56
รูปที่ 4.21 แสดงการเปรียบเทียบสัญญาณอินพุตและเอาต์พุตเมื่อปรับระดับเสียงเป็น 200	57
รูปที่ 4.22 แสดงการเปรียบเทียบสัญญาณอินพุตและเอาต์พุตเมื่อปรับระดับเสียงเป็น 225	57
รูปที่ 4.23 แสดงการเปรียบเทียบสัญญาณอินพุตและเอาต์พุตเมื่อปรับระดับเสียงเป็น 250	57
รูปที่ 4.24 แสดงการเปรียบเทียบสัญญาณอินพุตและเอาต์พุตเมื่อปรับระดับเสียงเป็น 255	58

สารบัญตาราง

	หน้า
ตารางที่ 2.1 แสดงการเปรียบเทียบของไมโครคอนโทรลเลอร์ตระกูล MCS-51 อนุกรม AT89xx	17
ตารางที่ 2.2 แสดงหน้าที่พิเศษของพอร์ต 1 ในไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช	19
ตารางที่ 2.3 แสดงการเลือกแ่งค์ของหน่วยความจำส่วนล่าง เพื่อติดต่อกับรีจิสเตอร์แบงก์ R0-R7	24
ตารางที่ 4.1 แสดงผลการทดลองในการหาอัตราขยายของ Volume control	58



บทที่ 1

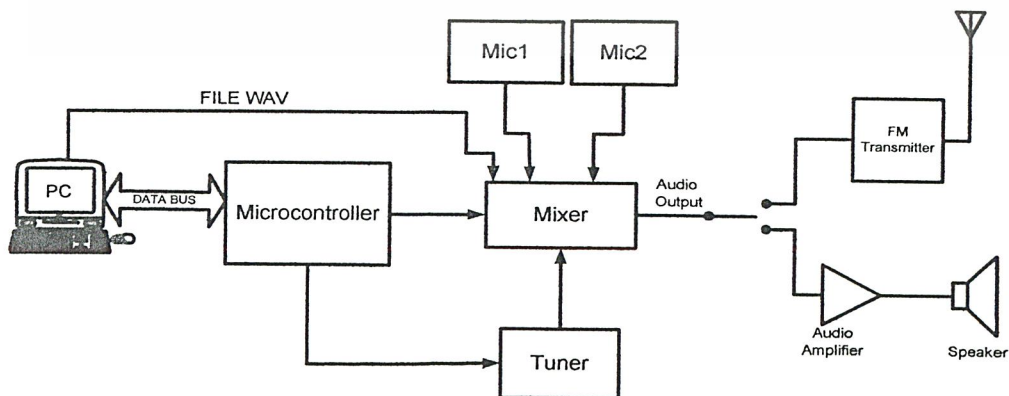
บทนำ

1.1 แนวคิดและที่มา

ในปัจจุบันตามชุมชนต่าง ๆ ได้มีการนำระบบวิทยุกระจายเสียง FM ใช้กัน ซึ่งจะมีการรับข้อมูลข่าวสารจากสถานีที่อยู่ในตัวเมือง แต่ว่าข้อมูลข่าวสารที่ได้รับนั้นมีรูปแบบการนำเสนอ น้อยมากทำให้พลาดข่าวสารที่สำคัญไป ดังนั้นเราจึงคิดที่จะปรับปรุงการให้บริการข่าวสารให้ได้ หลายรูปแบบยิ่งขึ้น โดยมีคอมพิวเตอร์เข้ามาควบคุมเพื่อที่จะเพิ่มขีดความสามารถของการนำเสนอ ข้อมูลข่าวสารให้ได้หลากหลายรูปแบบยิ่งขึ้น โดยที่ผู้รับฟังจะได้ประโยชน์มากยิ่งขึ้นและยังช่วย ให้วิทยุกระจายเสียงที่ใช้กันอยู่ในปัจจุบันมีความทันสมัยและ ช่วยดึงดูดความสนใจจากผู้ฟังได้มาก ยิ่งขึ้นกว่าเดิม ซึ่งรูปแบบการให้บริการจะมีรูปแบบการนำเสนออยู่ 3 รูปแบบดังต่อไปนี้

1. การเลือกส่งข้อมูลข่าวสารจากคลื่นวิทยุทั่ว ๆ ไป โดยที่เราสามารถเลือกคลื่นความถี่ในการส่งกระจายเสียงได้ทุกคลื่นความถี่ที่เครื่องรับวิทยุสามารถรับได้ ซึ่งการเลือกคลื่นความถี่ สามารถทำโดยผ่านคอมพิวเตอร์และ ยังมีการนำเสนอข่าวจากคลื่นวิทยุในช่วงเวลาต่าง ๆ ซึ่งสามารถที่จะตั้งเวลาในการนำเสนอข่าวได้โดยอัตโนมัติอีกด้วย
2. การสนทนากันหน้าไมค์ระหว่างผู้จัดรายการกับวิทยากรหรือแขกรับเชิญ โดยมีการควบคุมระดับเสียงต่าง ๆ ผ่านทางคอมพิวเตอร์ทั้งหมด
3. การนำเสนอข่าวหรือบทความที่ได้จากการบันทึกเสียงในรูปแบบของไฟล์ wav โดยที่เราสามารถตั้งช่วงเวลาในการนำเสนอข่าวสารหรือบทความได้

พีซีกร (Speaker) สามารถควบคุมรายการหรือแก้ไข โปรแกรมการใช้งานล่วงหน้าได้ด้วยตัวเอง โดยควบคุมผ่าน Software ที่ได้ออกแบบไว้บน Visual Basic



รูปที่ 1.1 บล็อกไดอะแกรมการให้บริการข่าวสารหลายรูปแบบผ่านคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.2 รายละเอียดของบล็อกไอโตะแกรม

- Mic 1 และ Mic 2

หน้าที่ของ Mic 1 และ Mic 2 จะใช้สำหรับการสนทนาระหว่างผู้จัดรายการกับวิทยากร หรือแขกรับเชิญ โดยสัญญาณเสียงจะถูกส่งไปรวมกันที่ภาคมิกเซอร์ก่อนส่งต่อไปยังภาคขยายของทางเครื่องส่ง

- Tuner

ทำหน้าที่เป็นเครื่องรับวิทยุแบบสังเคราะห์ความถี่ โดยจะรับสัญญาณคลื่นวิทยุเข้าทางสายอากาศซึ่งคลื่นความถี่ที่จะนำไปออกอากาศนั้นจะถูกเลือกโดยใช้คอมพิวเตอร์เป็นตัวควบคุม

- File Wav

ทำหน้าที่เก็บข้อมูลข่าวสารหรือบทความ ที่ได้มีการบันทึกเสียงในรูปแบบของไฟล์ wav เก็บเอาไว้ เพื่อรอเวลาในการเรียกใช้งานซึ่งจะมีรูปแบบการเล่นแบบอัตโนมัติ (ตั้งเวลา) หรือรอคำสั่งเรียกใช้งานจากคอมพิวเตอร์โดยตรง เพื่อให้หน้าไฟล์ที่ได้บันทึกเอาไว้ขึ้นไปออกอากาศ

- คอมพิวเตอร์ หรือ PC

ทำหน้าที่เป็นตัวกลางในการควบคุมแหล่งข้อมูลข่าวสารทั้งหมดที่มี ซึ่งจะทำหน้าที่คล้ายสวิตซ์เลือกที่จะนำเสนอข่าวสารในรูปแบบใด เวลาใด และยังเป็นตัวควบคุมตารางเวลาในการนำเสนอข่าวสารทั้งหมดอีกด้วย

- Microcontroller

ทำหน้าที่เป็นหน่วยความจำในการเลือกคลื่นความถี่วิทยุต่าง ๆ และยังเป็นตัวเชื่อมโยงระหว่างข่าวสารทั้ง 3 รูปแบบให้เข้ากับคอมพิวเตอร์ เพื่อให้ง่ายในการส่งข้อมูลไปยังภาคส่งวิทยุ

- FM Transmitter

ทำหน้าที่รับสัญญาณ Audio มาจากมิกเซอร์เข้ามายังเครื่องส่งของวิทยุ เพื่อนำมาทำการมอดดูเลชั่นแบบ FM และขยายก่อนส่งออกอากาศ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Audio Amplifier

ทำหน้าที่รับสัญญาณ Audio มาจากมิกเซอร์เข้ามายังเครื่องขยายแล้วทำการส่งกระจายเสียงไปตามสาย

1.3 วัตถุประสงค์ของโครงการ

1. เพื่อเพิ่มขีดความสามารถในการส่งข้อมูลข่าวสารให้ได้หลากหลายรูปแบบยิ่งขึ้น
2. เพื่อสร้างเครือข่ายการกระจายเสียงให้มีประสิทธิภาพกว่าแบบเดิม
3. เพื่อให้ได้การส่งข้อมูลข่าวสารที่เที่ยงตรงและแน่นอน

1.4 ขอบเขตของโครงการ

1. มีการรับข่าวสารจากวิทยุ โดยสามารถเลือกสถานีในการส่งจากคอมพิวเตอร์
2. มีการนำเสนอข่าวสารที่มีการบันทึกเสียงไว้ในรูปแบบของไฟล์ Wave
3. มีการสนทนาพูดคุยผ่านเสียงตามสาย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

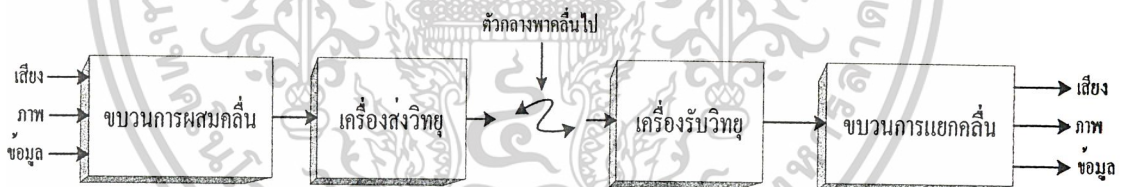
บทที่ 2

ทฤษฎี

2.1 การส่งข้อมูลข่าวสาร

ระบบสื่อสารนับว่าเป็นระบบที่มีความสำคัญต่อการส่งข่าวสารถึงกันในระยะไกล ๆ ข่าวสารเหล่านั้นอาจเป็นเสียงพูด เสียงร้อง เสียงดนตรี สัญญาณภาพหรือข้อมูลต่าง ๆ จะต้องถูกส่งออกไปจากแหล่งกำเนิดเดินทางผ่านตัวกลางในลักษณะแตกต่างกัน เมื่อถึงปลายทางในจุดหมายที่ต้องการก็นำข่าวสารข้อมูลเหล่านั้นไปใช้งาน การจะทำให้ข่าวสารข้อมูลเดินทางไปได้นั้นมีอยู่หลายวิธีการด้วยกัน เช่นการส่งผ่านทางสายลวดตัวนำส่งผ่าน โดยใช้คลื่นวิทยุเป็นตัวพาไปหรือส่งผ่านโดยใช้คลื่นแสงเป็นตัวพาไป เป็นต้น

การส่งข้อมูลข่าวสารโดยใช้คลื่นวิทยุ นับว่ามีบทบาทและมีความสำคัญในการใช้งานมาก วิธีการหนึ่งเพราะสามารถส่งข้อมูลข่าวสารไปได้เป็นระยะทางที่ไกลมาก โดยที่ข่าวสารข้อมูลเหล่านั้นไม่สูญเสียหรือสูญหายไประหว่างการส่ง และยังสามารถส่งข่าวสารข้อมูลไปได้ครั้งละมาก ๆ ทำให้เกิดการประหยัดและรวดเร็วทันใจ



รูปที่ 2.1 ลักษณะการส่งข้อมูลข่าวสาร

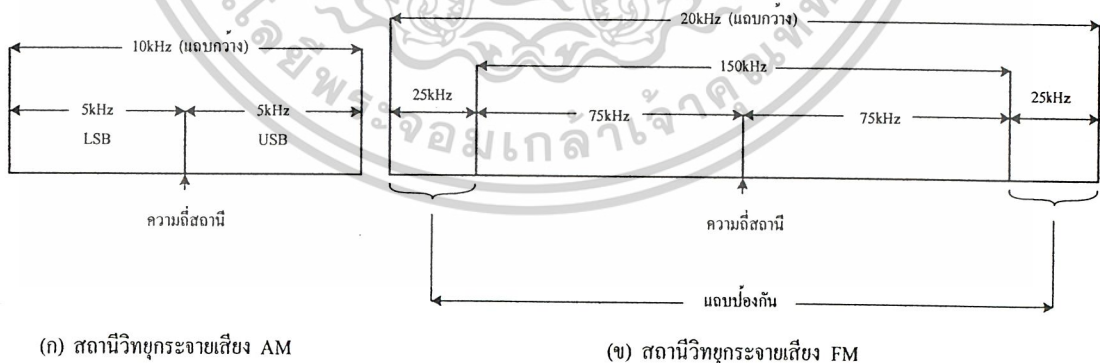
จากรูปลักษณะการส่งข้อมูลข่าวสารโดยนำสัญญาณเสียง สัญญาณภาพและสัญญาณข้อมูลมาเข้ากระบวนการผสมคลื่น (Modulation) ก่อนส่งไปยังเครื่องส่งวิทยุแพร่กระจายคลื่นออกไปในรูปคลื่นแม่เหล็กไฟฟ้า ทางด้านรับจะมีเครื่องรับวิทยุรับสัญญาณคลื่นเหล่านั้นเข้ามาส่งต่อไปยังขบวนการแยกคลื่น (Demodulation) แยกออกมาเป็นสัญญาณเสียง สัญญาณภาพและสัญญาณข้อมูลส่งไปใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 แบนด์วิดท์ของสถานีวิทยุและการแยกคลื่นวิทยุ

ในการส่งคลื่นในระบบวิทยุกระจายเสียง ไม่ว่าจะเป็นระบบวิทยุกระจายเสียงแบบ AM หรือระบบวิทยุกระจายเสียงแบบ FM จะมีสถานีวิทยุที่ทำการส่งคลื่นวิทยุกระจายเสียงออกไปมากมายหลายสถานีแต่ละสถานีก็มีรายการส่งกระจายเสียงแตกต่างกันไป ซึ่งเมื่อใช้ความถี่คลื่นพาหะร่วมกันย่อมเกิดปัญหาในการรับสัญญาณและในการแยกสัญญาณออกจากกัน จึงต้องมีการใช้ช่วงความถี่ในการกระจายเสียงในแต่ละระบบแตกต่างกันเช่น ระบบวิทยุกระจายเสียงแบบ AM ตามมาตรฐานของ FCC (Federal Communications Commission) อยู่ในช่วง 540 - 1600 kHz และของระบบวิทยุกระจายเสียง FM ตามมาตรฐาน FCC อยู่ในช่วง 88-108 MHz

แต่ละสถานีที่ส่งวิทยุกระจายเสียงจะมีแบนด์วิดท์ของความถี่เท่ากัน โดยแบ่งออกเป็นช่วง ๆ เรียงเป็นลำดับความถี่จากช่วงต่ำไปหาช่วงสูงจนครอบคลุมช่วงความถี่ของระบบทั้งหมด ซึ่งในแบนด์วิดท์ของแต่ละสถานียังถูกแบ่งความถี่ออกเป็นไซด์แบนด์ที่เท่ากันประกอบ ด้วยไซด์แบนด์ด้านต่ำหรือ LSB และไซด์แบนด์ด้านสูงหรือ USB ซไซด์แบนด์นี้ในแต่ละระบบของวิทยุกระจายเสียงจะแตกต่างกันและมีความกว้างของแถบความถี่ที่ใช้ในหนึ่งสถานีไม่เท่ากัน เช่นระบบวิทยุกระจายเสียงแบบ AM ตามมาตรฐาน FCC มีไซด์แบนด์เป็น ± 5 kHz หรือมีแบนด์วิดท์เป็น ± 10 kHz ในแต่ละสถานี ส่วนระบบวิทยุกระจายเสียง FM ตามมาตรฐาน FCC มีไซด์แบนด์เป็น ± 75 kHz และมีแถบป้องกัน (Guard band) เป็น ± 25 kHz รวมแล้วมีแบนด์วิดท์ทั้งหมด 200 kHz

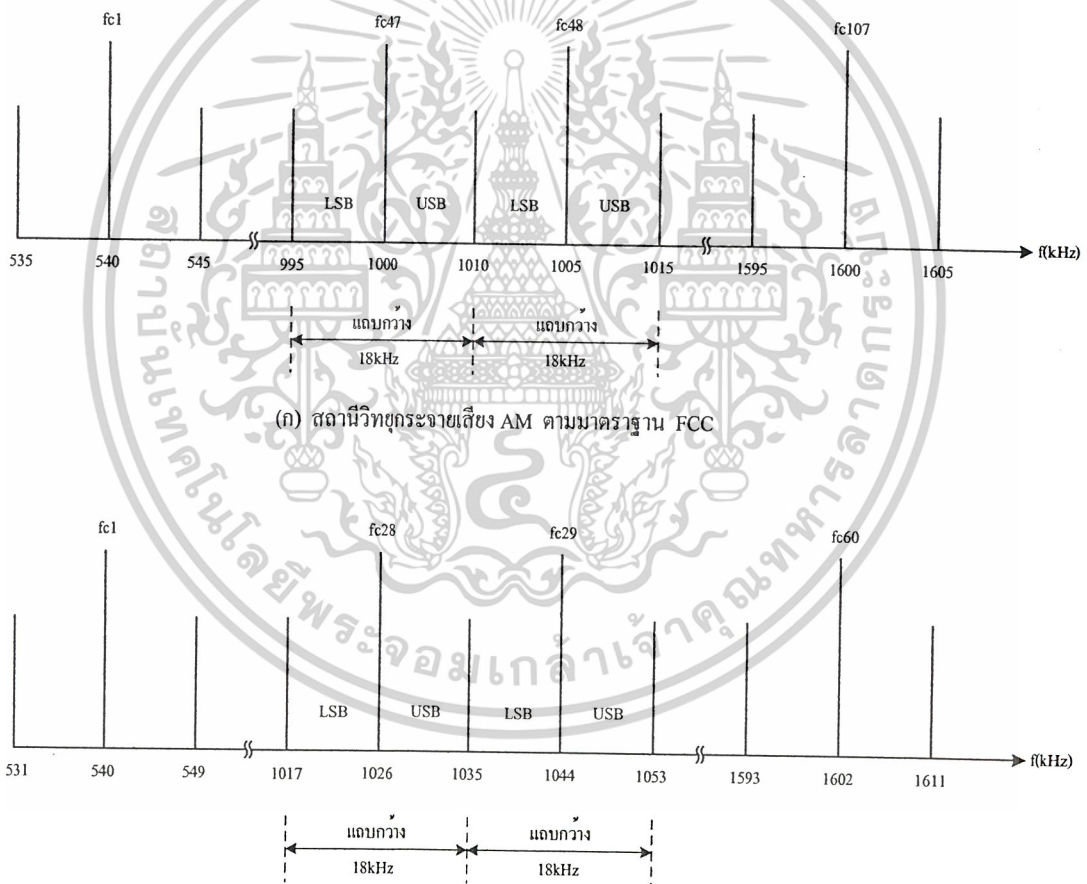


รูปที่ 2.2 แบนด์วิดท์ของสถานีวิทยุกระจายเสียงหนึ่งสถานี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 แบนด์วิดท์ของระบบวิทยุกระจายเสียง AM

ระบบวิทยุกระจายเสียง AM ตามมาตรฐาน FCC ใช้ความถี่อยู่ในช่วง 540 – 1600 kHz การส่งวิทยุกระจายเสียง AM ทั่วไปกำหนดให้ 1 สถานีมีแถบกว้าง 10 kHz คือมีแถบด้านข้างด้านละ 5 kHz นั้นหมายถึง ในแต่ละสถานีส่งวิทยุกระจายเสียง AM สามารถผสมสัญญาณเสียงเข้ากับคลื่นพาหะโดยที่สัญญาณเสียงจะมีความถี่ได้สูงสุดไม่เกิน 5 kHz ตามมาตรฐาน FCC ส่วนในประเทศไทยตามระเบียบว่าด้วยวิทยุกระจายเสียงและวิทยุโทรทัศน์ กำหนดแบนด์วิดท์ไว้สูงสุดไม่เกิน 20 kHz คือจะมีไซด์แบนด์ด้านละไม่เกิน 10 kHz ของหนึ่งสถานีวิทยุกระจายเสียง AM ในประเทศไทยใช้เพียง 18 kHz หรือใช้ไซด์แบนด์เพียงด้านละ 9 kHz เท่านั้น



(ข) สถานีวิทยุกระจายเสียง AM ที่ใช้ในประเทศไทย

รูปที่ 2.3 แบนด์วิดท์ของระบบวิทยุกระจายเสียง AM

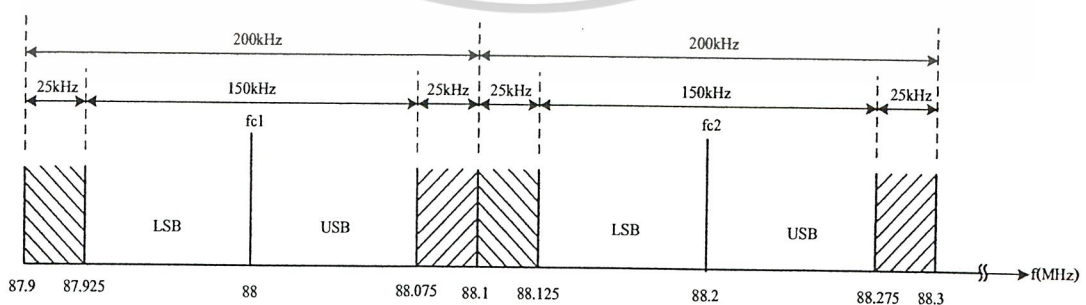
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบนด์วิดท์ของความถี่จะเป็นตัวกำหนดช่องความถี่ของแต่ละสถานีส่งวิทยุกระจายเสียง นั่นคือความถี่พาหะของแต่ละช่องสถานีส่งวิทยุกระจายเสียงต้องห่างกันอย่างน้อย 10 kHz สำหรับมาตรฐาน FCC หรืออย่างน้อย 18 kHz สำหรับมาตรฐานประเทศไทย ดังนั้นเมื่อคิดคำนวณโดยนับความถี่พาหะจากช่วงเริ่มต้นของสถานีส่งวิทยุกระจายเสียง AM ที่ 540 kHz ถึงช่วงสุดท้ายที่ 1600 kHz สามารถบรรจุจำนวนสถานีวิทยุกระจายเสียง AM ได้ตามมาตรฐาน FCC ได้ 107 สถานี หรือตามมาตรฐานประเทศไทยได้ 60 สถานี

2.4 แบนด์วิดท์ของระบบวิทยุกระจายเสียง FM

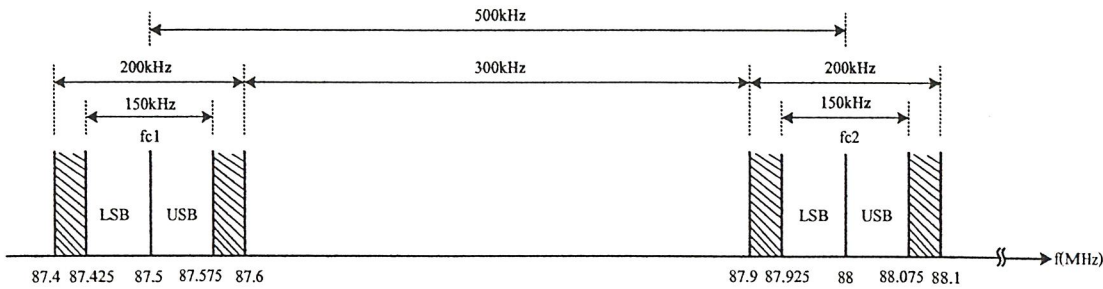
ระบบวิทยุกระจายเสียง FM ใช้ความถี่อยู่ในช่วง 88 – 108 MHz การส่งวิทยุกระจายเสียง FM ทั่วไปกำหนดให้หนึ่งสถานีมีแบนด์วิดท์ 200 kHz ภายในแบนด์วิดท์ประกอบด้วยไซด์แบนด์ ด้านละ 75 kHz และแถบป้องกัน (Guard band) ด้านละ 25 kHz นั้นหมายความว่าในแต่ละสถานีส่งวิทยุกระจายเสียง FM สามารถใช้ความถี่ภายในสถานีครอบคลุมแบนด์วิดท์ได้ 200 kHz หรือมีไซด์แบนด์ด้านละ 100 kHz ตามมาตรฐาน FCC ส่วนในประเทศไทยระเบียบว่าด้วยวิทยุกระจายเสียงและวิทยุโทรทัศน์กำหนดแบนด์วิดท์ไว้สูงสุด 200 kHz เหมือนกับของ FCC แต่เนื่องจากความหนาแน่นของสถานีส่งวิทยุกระจายเสียง FM ของประเทศไทยยังไม่มากนักจึงทำให้ช่วงห่างของสถานีส่งวิทยุกระจายเสียง FM ถูกขยายกว้างเป็นช่องละ 500 kHz

จากรูปแบนด์วิดท์ของย่านวิทยุกระจายเสียง FM ซึ่งตามมาตรฐาน FCC แล้ว 1 ช่องสถานี ต้องมีความถี่ห่างกัน 200 kHz เป็นอย่างน้อยแสดงดังรูปที่ 2.4 (ก) แต่สำหรับสถานีวิทยุกระจายเสียง FM ของประเทศไทย สถานีวิทยุยังไม่หนาแน่นมากนักจึงทำให้แต่ละสถานีมีความถี่ห่างกันถึง 500 kHz แสดงดังรูปที่ 2.4 (ข) เช่นสถานี FM ที่ 1 ส่งด้วยคลื่นพาหะ 87.5 MHz สถานี FM ที่ 2 ส่งด้วยคลื่นพาหะ 88 MHz และสถานี FM ที่ 3 ส่งด้วยคลื่นพาหะ 88.5 MHz เป็นต้น



(ก) สถานีวิทยุกระจายเสียง FM ตามมาตรฐาน FCC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข) สถานีวิทยุกระจายเสียง FM ที่ใช้ในประเทศไทย

รูปที่ 2.4 แบบจำลองของระบบวิทยุกระจายเสียง FM

2.5 ระบบสังเคราะห์ความถี่ในเครื่องรับส่งวิทยุ

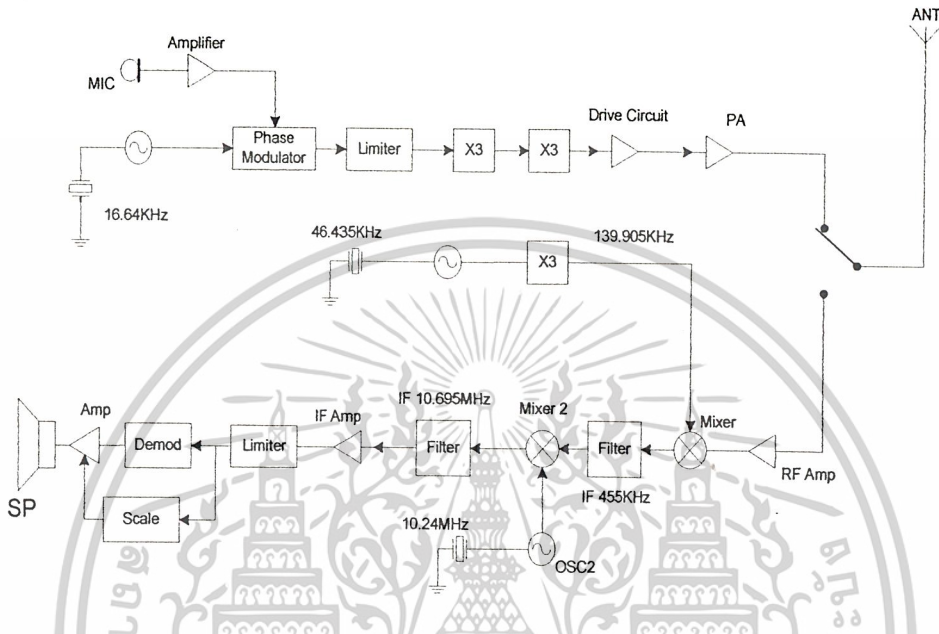
ข้อดีที่เห็นได้ชัดของระบบสังเคราะห์ความถี่ก็คือ ทำให้จำนวนช่องใช้งานเพิ่มขึ้นมหาศาล ซึ่งเครื่องรับส่งในสมัยก่อนมีจำนวนช่องใช้งานเพียงไม่กี่ช่อง แต่เครื่องรับส่งรุ่นใหม่มีจำนวนช่องใช้งานได้นับร้อยช่อง ทำให้สามารถเลือกใช้ความถี่ได้หลายความถี่และเปลี่ยนความถี่ได้สะดวก

สำหรับเครื่องรับส่งวิทยุที่ใช้แรมป์จับความถี่นั้น หากทำการเพิ่มจำนวนช่องใช้งานจะต้องใช้แรมป์เพิ่มเติมอีกหลายก้อน และเมื่อเปลี่ยนความถี่ก็ต้องเปลี่ยนแรมป์ใหม่ทำให้ไม่คล่องตัวในการใช้งาน นอกจากนี้ระบบสังเคราะห์ความถี่เป็นระบบที่ผสมเอาวงจรดิจิทัลมาใช้งานด้วยจึงทำให้การใช้งานเครื่องรับส่งวิทยุยิ่งสะดวกขึ้นไปอีก เพราะเมื่อเอาไมโครคอมพิวเตอร์มาต่อร่วมกับวงจรสังเคราะห์ความถี่เพื่อควบคุมการทำงานของวงจรสังเคราะห์ความถี่แล้ว ยิ่งทำให้เครื่องรับส่งวิทยุมีความสามารถต่าง ๆ เพิ่มขึ้นมากมายเช่น มีหน่วยความจำ (Memory) สามารถสแกนความถี่ได้ ฯลฯ การตั้งความถี่ภายในเครื่องได้แก่การตั้งโปรแกรมโดยการใส่หน่วยความจำเช่น ROM, RAM, EPROM หรืออุปกรณ์อื่น ๆ แทน

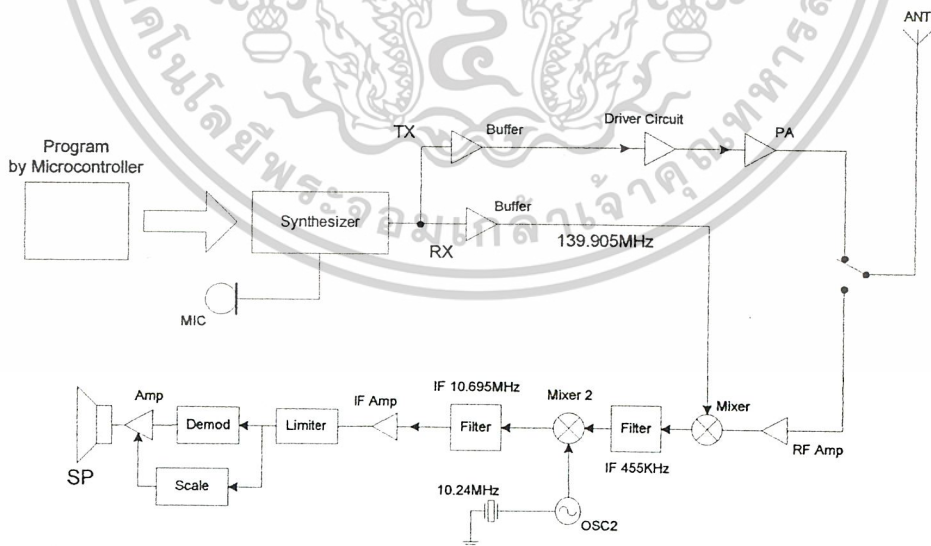
ลองเปรียบเทียบระหว่างแผนผังของเครื่องรับส่งวิทยุ VHF/FM ชนิดใช้แรมป์จับความถี่ กับชนิดที่ใช้แรมป์สังเคราะห์ความถี่ในรูปที่ 2.5 และ 2.6 จะเห็นว่าทั้งสองชนิดจะมีความแตกต่างกันตรงภาคออสซิลเลเตอร์เป็นส่วนใหญ่ นั่นคือ หน่วยออสซิลเลเตอร์ทั้งภาครับและส่งกลายเป็นหน่วยสังเคราะห์ความถี่ ซึ่งสามารถรับคำสั่งหรือโปรแกรมได้จากภายนอก โดยหน่วยสังเคราะห์ความถี่ทำหน้าที่ผลิตสัญญาณป้อนไปให้ทั้งภาครับและภาคส่งแทน สังเกตดูว่าในสภาวะส่งในรูปที่ 2.5 สัญญาณก่อนจะป้อนให้แก่ภาคขยายภาคสุดท้ายต้องเป็นสัญญาณความถี่ที่เหมือนกันคือ 150 MHz และในสภาวะรับดังแสดงในรูปที่ 2.6 ก็เช่นเดียวกันสัญญาณป้อนหรืออินเจกชัน (Injection)

เข้าที่มิกเซอร์ก็จะต้องเป็นสัญญาณความถี่เดียวกันคือ 139.905 MHz นอกจากนี้การมอดคูเลทเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณ FM (ในกรณีสังเคราะห์ความถี่) ก็สามารถทำได้ทั้งจร VCO ของภาคสังเคราะห์ความถี่ได้เลย



รูปที่ 2.5 ตัวอย่างแผนผังของเครื่องรับส่งวิทยุที่ใช้แรงบังคับความถี่

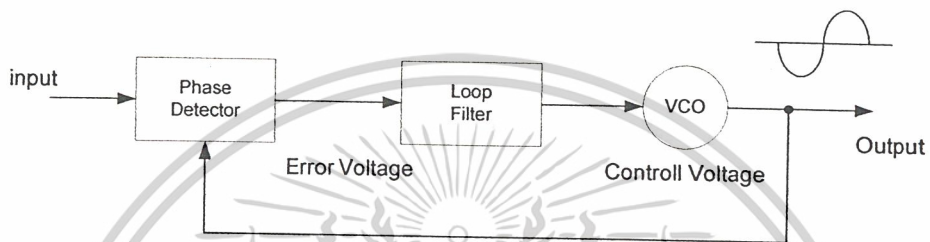


รูปที่ 2.6 ตัวอย่างแผนผังของเครื่องรับส่งวิทยุที่ใช้ระบบสังเคราะห์ความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.1 หลักการของเฟสล็อกคูลูป (Phase Locked Loop)

เฟสล็อกคูลูป (Phase Locked Loop) เป็นระบบป้อนกลับที่บังคับให้วงจรออสซิลเลเตอร์มีความถี่หรือเฟสเปลี่ยนแปลงไปตามความถี่หรือเฟสของสัญญาณอ้างอิงภายนอก เฟสล็อกคูลูปประกอบด้วยส่วนที่สำคัญ 3 ส่วนคือ ภาคเทียบเฟสหรือเฟสดีเทกเตอร์ (Phase Detector) ภาคลูปฟิลเตอร์ (Loop Filter) และ ภาค VCO



รูปที่ 2.7 บล็อกไดอะแกรมของเฟสล็อกคูลูป

สมมุติว่ามีสัญญาณความถี่อ้างอิงภายนอกเป็นสัญญาณรายคาบ (Periodic) เข้ามาที่อินพุต ภาคเทียบเฟสทำหน้าที่เปรียบเทียบเฟสระหว่างสัญญาณอ้างอิงกับสัญญาณจาก VCO เอาต์พุตที่ได้จากภาคเฟสดีเทกเตอร์จะเป็นแรงดันที่มีแอมพลิจูดเป็นสัดส่วนกับผลต่าง ในเฟสของสัญญาณทั้งสองที่ทำการเปรียบเทียบแรงดันผลต่างนี้จะป้อนไปยังวงจรลูปฟิลเตอร์ ซึ่งเป็นฟิลเตอร์ชนิด Low Pass Filter กรองเอาแต่เฉพาะความถี่ที่ต้องการ เพื่อส่งไปควบคุมการออสซิลเลทของ VCO ต่อไป

เมื่อลูปอยู่ในสถานะล็อก (Lock) ความถี่ของ VCO จะเท่ากับความถี่ของสัญญาณที่อินพุต พอดีอาจจะมีเฟสที่แตกต่างกันออกไป แต่เฟสที่แตกต่างกันออกไปนั้นจะมีค่าคงที่ (Constant Phase Difference) ในกรณีที่มีเฟสไม่ตรง ภาคเฟสดีเทกเตอร์จะจ่ายแรงดันคลาดเคลื่อน (Error voltage) ไปควบคุมการทำงานของ VCO เพื่อมิให้เฟสคลาดเคลื่อนจนกว่าจะเข้าสู่สถานะล็อก เอาต์พุตของ VCO จะมีแอมพลิจูดคงที่เสมอแต่ความถี่จะเปลี่ยนแปลงไปตามสัญญาณ

2.5.2 คุณสมบัติของวงจรสังเคราะห์ความถี่

นอกจากวงจรสังเคราะห์ความถี่ต้องมีคุณสมบัติที่เกี่ยวกับช่วงความถี่ (Frequency range) ที่ต้องผลิตและเรโซลูชันระหว่างขั้นแล้ว คุณสมบัติอื่น ๆ ของวงจรสังเคราะห์ความถี่ก็มีความสำคัญสำหรับเครื่องรับส่งวิทยุอีกด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยปกติวงจรสังเคราะห์ความถี่จะสามารถกำเนิดสัญญาณเพียงสัญญาณเดียวแต่เลือกความถี่ได้หลายค่า (ในช่วงความถี่ที่ใช้งาน) และมีความละเอียดของความถี่ขึ้นอยู่กับเรโซลูชันในกรณีที่เราเปลี่ยนความถี่จากค่าหนึ่งไปยังอีกค่าหนึ่ง วงจรสังเคราะห์ความถี่จะต้องเปลี่ยนได้เร็วตามทันทีหรือจะกล่าวได้อีกอย่างหนึ่งก็คือ ล็อคค่าของความถี่ได้ในเวลาอันรวดเร็ว นั่นคือ ช่วงเวลาล็อค (Lock-up time) จะต้องสั้น คุณสมบัติการล็อคความถี่ใหม่ได้รวดเร็วนั้นมีความจำเป็นอย่างยิ่งสำหรับเครื่องรับส่งวิทยุโดยเฉพาะระหว่างการเปลี่ยนแปลงจากสภาวะส่ง (รับ) มาเป็นสภาวะรับ (ส่ง) หรือในกรณีสแกนความถี่

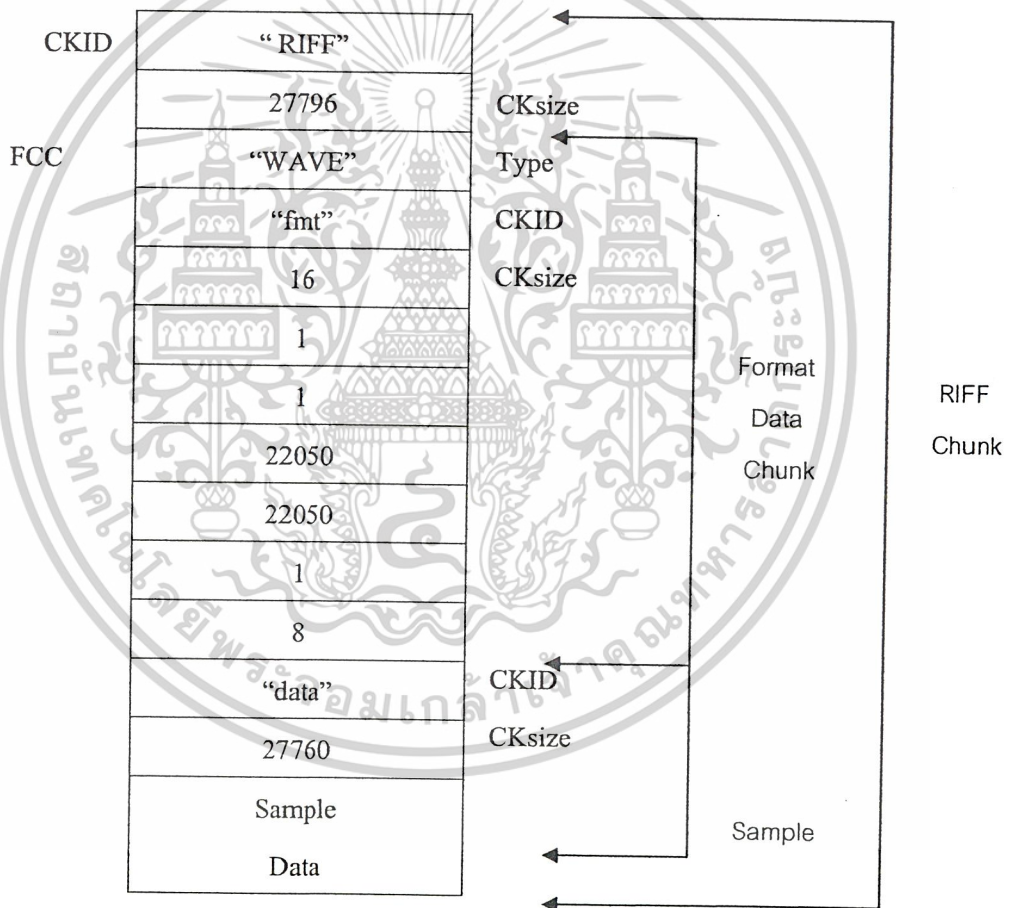
วงจรสังเคราะห์ความถี่ที่ดีต้องผลิตสัญญาณความถี่เดียว โดยปราศจากความถี่แปลกปลอมต่าง ๆ คุณสมบัตินี้เรียกว่า ความบริสุทธิ์ของสเปกตรัม (Spectrum purity) นั่นคือความถี่ฮาร์โมนิกส์และสปีวเรียสต่าง ๆ จะต้องถูกกำจัดให้เหลือน้อยที่สุด นอกจากนั้นนอยส์จากวงจรออสซิลเลเตอร์จะทำให้วงจรสังเคราะห์ความถี่มีความถี่ไม่บริสุทธิ์ ในช่วงที่ใกล้เคียงกับความถี่ที่ต้องการ นอยส์ดังกล่าวนี้จะเรียกว่า เฟส นอยส์ (Phase noise)

ความเที่ยงตรง (Accuracy) และเสถียรภาพ (Stability) ทางความถี่ของวงจรสังเคราะห์ความถี่จะขึ้นอยู่กับสัญญาณอ้างอิง โดยทั่วไปสัญญาณอ้างอิงมักจะเป็นวงจรออสซิลเลเตอร์ชนิดที่ใช้ร่วมกับความถี่ ฉะนั้นวงจรสังเคราะห์ความถี่จะมีเสถียรภาพและความเที่ยงตรงเทียบเท่ากับคริสตอลของออสซิลเลเตอร์นั่นเอง

วงจรสังเคราะห์ความถี่ที่ใช้กับเครื่องรับส่งวิทยุในย่านความถี่ HF (3 ถึง 30 MHz) ก่อนข้างที่จะมีความซับซ้อน เพราะการใช้งานในย่านความถี่นี้เราต้องการเรโซลูชันที่ละเอียดถึง 100 Hz เป็นอย่างน้อยบางเครื่องสามารถทำได้ถึง 10 Hz นอกจากนี้ช่วงความถี่ 3 ถึง 30 MHz ก่อนข้างที่จะกว้างมาก ๆ วงจรสังเคราะห์ความถี่ที่ครอบคลุมช่วงความถี่ที่กว้าง ๆ และมีเรโซลูชันที่สั้นและรวดเร็ว โดยทั่วไปอัตราส่วนของความถี่สูงสุดและต่ำสุดระหว่างช่วงความถี่ที่ใช้งานจะมีค่าความถี่ไม่เกิน 2 เท่า ในกรณีที่มีอัตราส่วนเกิน 2 เท่าเราต้องใช้วงจร VCO หลายชุดแล้วมีสวิตช์เลือกเพื่อป้องกันการล็อคความถี่ฮาร์โมนิกส์ และเพื่อให้ได้คุณสมบัติ นอยส์ที่ดีสำหรับช่วงเวลาล็อคที่รวดเร็วนั้น เราทำได้โดยการใช้ลูปซ้อนกันหลาย ๆ ลูป (Multi loop)

2.6 ไฟล์เสียงมาตรฐานแบบ WAV

สำหรับไฟล์เสียงมาตรฐานแบบ Wav เราจะนำมาใช้ในการทดลองของโครงการนี้ โดยจะนำมาใช้ในการบันทึกเสียงซึ่งมีรูปแบบการทำงานดังนี้ สำหรับการบันทึก 1 ช่องสัญญาณเสียงทั่วไปจะบันทึกเป็นโหมคโมโนและถ้าต้องการบันทึกเป็น 2 ช่องสัญญาณแยกออกเป็นช่องสัญญาณเสียงซ้ายและขวาจะบันทึกในโหมคสเตอริโอซึ่งเหมาะกับการบันทึกเสียงดนตรี เสียงพูดจะใช้การแซมปลิงที่ความถี่ 11025 Hz ส่วนความถี่แซมปลิงที่ 22050 Hz จะให้คุณภาพใกล้เคียงกับเทปบันทึกเสียงและความถี่แซมปลิงที่ 44100 Hz จะเป็นความถี่ที่มีคุณภาพเสียงเช่นเดียวกับเพลงที่บันทึกในแผ่น CD ขนาดของแต่ละแซมปลิงจะมี 2 ระดับ คือ 8 บิต และ 16 บิต



รูปที่ 2.8 โครงสร้างของไฟล์ WAV

รูปแบบของไฟล์ wav มีอยู่ 4 ประเภท คือ

- 1) ไฟล์ 8 บิต โมโน (8-bit Mono)

ตัวอย่างแบบ 8 บิต โมโนนี้ ไบท์ (byte) ทั้งหมดถูกเก็บเรียงตามลำดับโดยช่องสัญญาณที่ 0 (Channel 0) จะถูกนำมาใช้สำหรับตัวอย่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

'RIFF'	Length	'WAVE'			
32 bit	32 bit	32 bit			

'fmt'	Length	FILE			
32 bit	32 bit	N bit			

'Data'	Length	Sample	Sample	Sample	Sample
32 bit	32 bit	8 bit	8 bit	8 bit	8 bit
		channel 0	channel 0	channel 0	channel 0

รูปที่ 2.9 องค์ประกอบของส่วนหัวไฟล์ wav แบบ 8 บิต โมโน

2) ไฟล์ 8 บิต สเตอริโอ (8-bit Stereo)

ตัวอย่างแบบสเตอริโอนี้ ช่องสัญญาณ 0 คือ ช่องสัญญาณทางด้านซ้าย และช่องสัญญาณที่ 1 คือ ช่องสัญญาณทางด้านขวา ข้อมูลจะเก็บอยู่ตามรูปแบบนี้คือ 8 บิต สำหรับช่องสัญญาณที่ 0, 8 บิต สำหรับช่องสัญญาณที่ 1, 8 บิต สำหรับช่องสัญญาณที่ 0, 8 บิต สำหรับช่องสัญญาณที่ 1, ... ซึ่งหมายความว่า 1 แซมปลิง ประกอบด้วย 2 ไบท์ ไบท์แรกสำหรับช่องสัญญาณทางซ้ายและอีกไบท์สำหรับช่องสัญญาณทางขวา

'RIFF'	Length	'WAVE'			
32 bit	32 bit	32 bit			

'fmt'	Length	FILE			
32 bit	32 bit	N bit			

'Data'	Length	Sample	Sample	Sample	Sample
32 bit	32 bit	8 bit	8 bit	8 bit	8 bit
		channel 0	channel 1	channel 0	channel 1

รูปที่ 2.10 องค์ประกอบของส่วนหัวไฟล์ wav แบบ 8 บิต สเตอริโอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

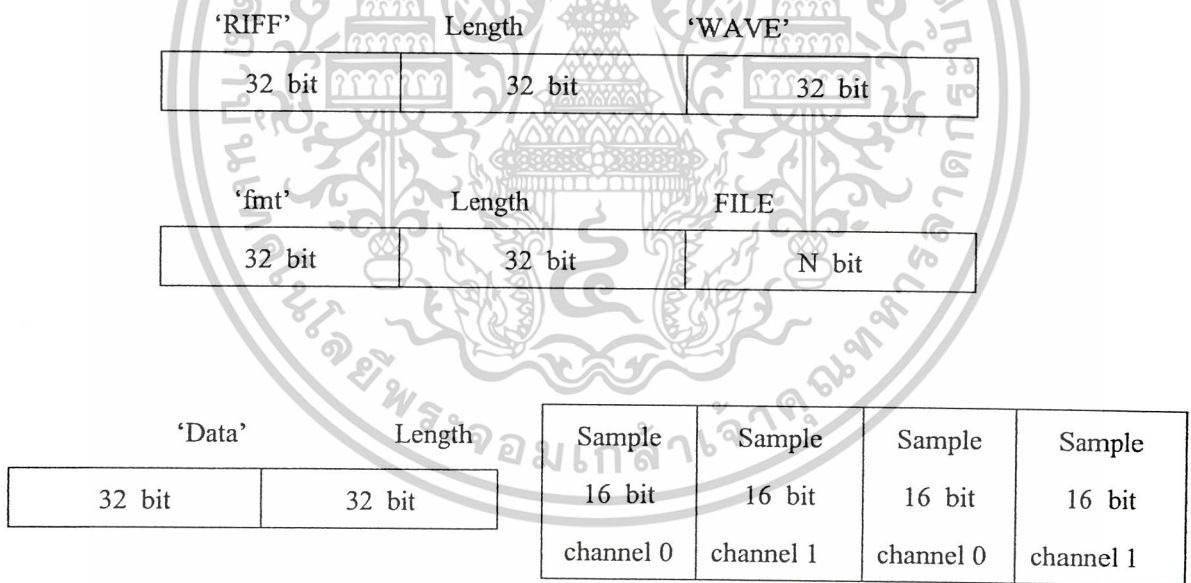
3) ไฟล์ 16 บิต โมโน (16-bit Mono)

การแสดงตัวอย่างแบบ 16 บิต โมโน ในหน่วยความจำนี้ ถูกใช้สำหรับการบันทึกแต่ละแซมปลิงแบบเรียงลำดับของไบต์ข้อมูลเหมือนกับแบบ 8 บิต โมโน

4) ไฟล์ 16 บิต สเตอริโอ (16-bit Stereo)

ตัวอย่างแบบ 16 บิต สเตอริโอต้องการหน่วยความจำจำนวนมากสำหรับแต่ละแซมปลิง ซึ่งต้องการถึง 4 ไบต์ (byte) โดย 2 ไบต์สำหรับช่องสัญญาณทางซ้ายและอีก 2 ไบต์ สำหรับช่องสัญญาณทางขวา ลำดับของการเรียงไบต์ข้อมูลคือ 1 ไบต์ต่ำ (Low byte) และ 1 ไบต์สูง (High byte) สำหรับแต่ละช่องสัญญาณ

ในการเก็บแบบแซมปลิงขนาด 8-bit ค่าของแต่ละไบต์ อยู่ระหว่าง 0 ถึง 255 ดังนั้น ค่า 128 แสดงค่ากลางของรูปคลื่นแบบดิจิตอล (Median of the digitized waveform) สำหรับตัวอย่างแบบ 16-bit พิสัยของค่าอยู่ระหว่าง -32768 ถึง 32767 ในกรณีนี้ค่า 0 เป็นค่ากลาง



รูปที่ 2.11 องค์ประกอบของส่วนหัวไฟล์ wav แบบ 16 บิต สเตอริโอ

2.7 สถาปัตยกรรมไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 จะมีหน่วยความจำภายในเป็นแบบแฟลช (Flash memory) ผลิตโดยบริษัท Atmel Corporation ซึ่งมีเบอร์ขึ้นต้นด้วย AT89x ความสามารถของไมโครคอนโทรลเลอร์ MCS-51 มีด้วยกันหลายประการเช่น

- หน่วยความจำโปรแกรมภายในตัวไมโครคอนโทรลเลอร์ เป็นแบบแฟลชทำให้สามารถลบและเขียนใหม่ได้นับพันครั้ง จึงสามารถใช้งานในรูปแบบของไมโครคอนโทรลเลอร์ชีพเดี่ยวไม่ต้องมีหน่วยความจำภายนอก ทำให้สามารถใช้งานพอร์ตอินพุตเอาต์พุตของไมโครคอนโทรลเลอร์ได้อย่างมีประสิทธิภาพ

- ต้นทุนและเวลาในการพัฒนาระบบไมโครคอนโทรลเลอร์ลดลงอย่างมาก เนื่องจากไม่ต้องใช้เครื่องมือพัฒนาจำพวกอิมูเลเตอร์และเครื่องโปรแกรมอีพรอม

- บริษัทผู้ผลิตได้ทำการผลิตไมโครคอนโทรลเลอร์ตระกูลนี้ออกมาหลายเบอร์ และสามารถแตกต่างกันไปทำให้มีทางเลือกในการใช้งานสูง

- ด้วยการใช้หน่วยความจำภายในตัวไมโครคอนโทรลเลอร์ ทำให้สามารถป้องกันการตัดลอกข้อมูลของหน่วยความจำโปรแกรมได้เป็นอย่างดี

- ในบางเบอร์ของไมโครคอนโทรลเลอร์ที่ผลิตโดย Atmel สามารถทำการโปรแกรมข้อมูลในหน่วยความจำโปรแกรมได้ โดยที่ไม่ต้องถอดตัวไมโครคอนโทรลเลอร์ออกมาทำการโปรแกรมใหม่หรือเรียกว่า การโปรแกรมในวงจรหรือในระบบ (In-System Programming) โดยใช้ลักษณะการติดต่อแบบ SPI (Serial Peripheral Interface) ทำให้การพัฒนาหรือการซ่อมบำรุงตลอดจนการปรับปรุงหรืออัปเดตข้อมูล ในหน่วยความจำโปรแกรมทำได้อย่างสะดวกภายใต้งบประมาณที่ไม่สูงมากนัก

- ชุดคำสั่งและสถาปัตยกรรมพื้นฐานเหมือนกับไมโครคอนโทรลเลอร์ MCS-51 ของผู้ผลิตอื่นไม่ว่าจะเป็นอินเทล, ซิเมนส์หรือว่าจะเป็นดัลลัส

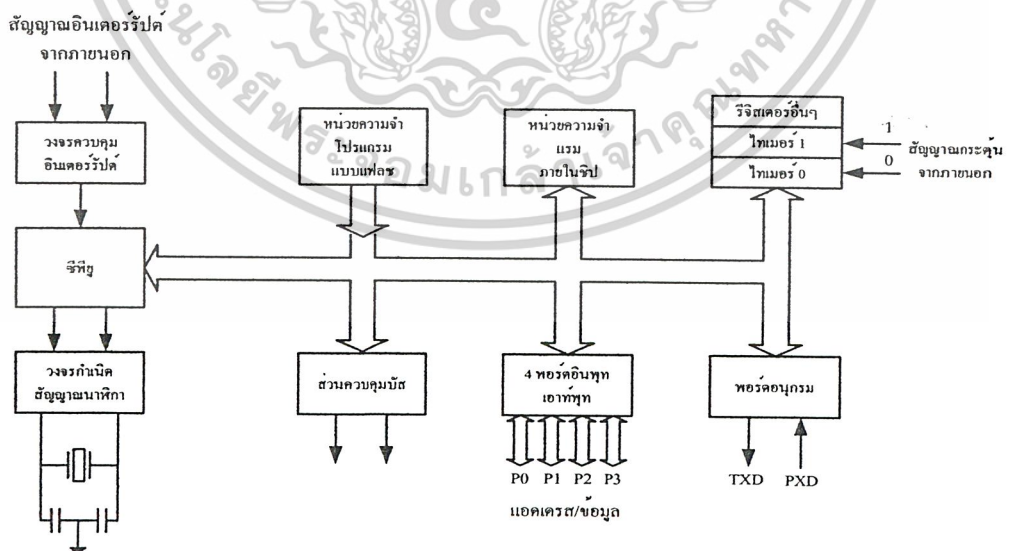
2.8 คุณสมบัติทางเทคนิคของไมโครคอนโทรลเลอร์ ตระกูล MCS-51 อนุกรม AT89xx

- เป็นไมโครคอนโทรลเลอร์ที่ใช้ซีพียู ขนาด 8 บิต
- ภายในมีหน่วยความจำโปรแกรมเป็นแบบแฟลชสามารถลบและเขียนใหม่ได้พันครั้ง
- หน่วยความจำข้อมูลพื้นฐานเป็นหน่วยความจำแบบแรมในบางเบอร์จะมีหน่วยความจำแบบอีพรอมเพิ่มเติม
- ขาพอร์ตเป็นแบบสองทิศทางสามารถใช้งานเป็นได้ทั้งอินพุตและเอาต์พุต
- มีวงจรสื่อสารอนุกรมแบบฟูลดูเพล็กซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- สามารถรองรับแหล่งกำเนิดอินเทอร์รัปต์ได้ 6 ประเภท
- ไทเมอร์/เคาน์เตอร์ขนาด 16 บิต อย่างน้อย 2 ตัว
- สามารถขยายหน่วยความจำภายนอกเพิ่มเติมได้สูงสุด 64 กิโลไบต์
- มีวงจรกำเนิดสัญญาณนาฬิกาอยู่ภายในชิป
- มีวงจรสื่อสารอนุกรมแบบ SPI สำหรับในอนุกรม AT89Sxx
- มีวอตช์ด็อกไทมเมอร์ในตัว สำหรับอนุกรม AT89Sxx

ในรูปที่ 2.12 เป็นโครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ MCS-51 ในอนุกรม AT89Cxx จะเห็นได้ว่าโครงสร้างของ AT89Cxx จะเหมือนกับไมโครคอนโทรลเลอร์ตระกูล MCS-51 พื้นฐานหากแต่แตกต่างกันเฉพาะหน่วยความจำโปรแกรมแบบแฟลชที่เพิ่มเติมเข้ามา หากเป็นไมโครคอนโทรลเลอร์ในอนุกรม 87xx หน่วยความจำโปรแกรมภายในจะเป็นแบบอีพรอม และบางเบอร์สามารถโปรแกรมได้เพียงครั้งเดียว สำหรับรูปที่ 2.13 เป็นโครงสร้างพื้นฐานของอนุกรม AT89Sxx จะเห็นได้ว่ามีส่วนประกอบที่เพิ่มเติมแตกต่างจาก AT89Cxx อยู่หลายส่วน อาทิ เช่นวงจรเชื่อมต่ออนุกรมแบบ SPI ซึ่งในไมโครคอนโทรลเลอร์อนุกรมนี้ในการเขียนข้อมูลในหน่วยความจำโปรแกรม โดยไม่ต้องถอดตัวชิปออกไปจากระบบหรือเรียกว่าการโปรแกรมในวงจรรไทมเมอร์/เคาน์เตอร์ขนาด 16 บิต ที่เพิ่มเติมเข้ามาอีกหนึ่งตัวเป็นไทมเมอร์ 2 และวงจรวอตช์ด็อกที่ใช้ในการตรวจสอบการทำงานผิดพลาดของซีพียู

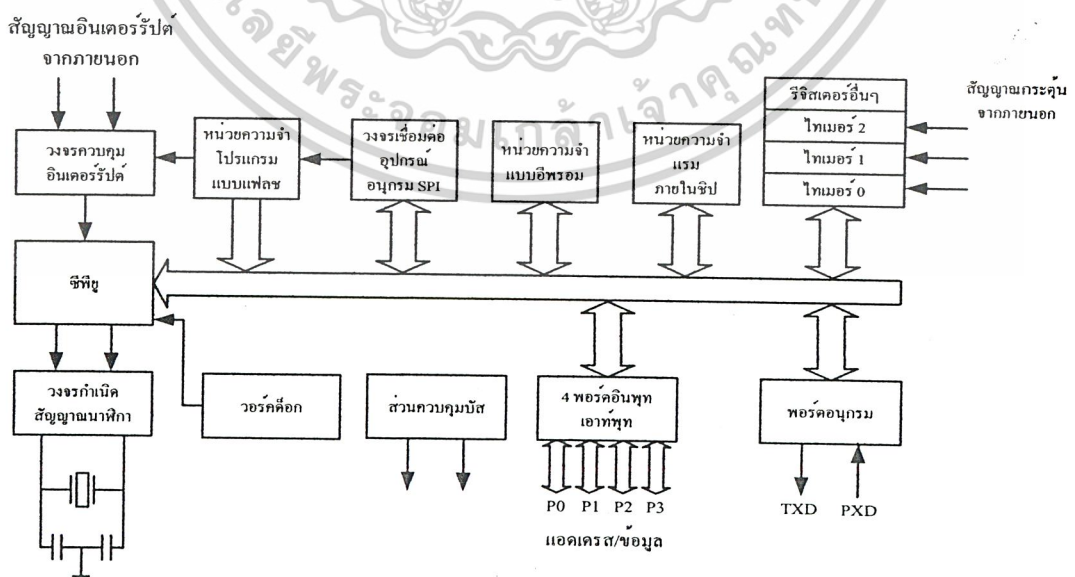


รูปที่ 2.12 โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชในอนุกรม AT89Cxx

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เบอร์ของไมโครคอนโทรลเลอร์	หน่วยความจำโปรแกรม	หน่วยความจำข้อมูล	จำนวนไทมเมอร์/เคาน์เตอร์ 16 บิต
AT89C1051	แบบแฟลชขนาด 1 กิโลไบต์	แรม 64 ไบต์	1
AT89C2051	แบบแฟลชขนาด 2 กิโลไบต์	แรม 128 ไบต์	2
AT89C51	แบบแฟลชขนาด 4 กิโลไบต์	แรม 128 ไบต์	3
AT89C52	แบบแฟลชขนาด 8 กิโลไบต์	แรม 256 ไบต์	3
AT89C55	แบบแฟลชขนาด 20 กิโลไบต์	แรม 256 ไบต์	3
AT89S8252	แบบแฟลชขนาด 8 กิโลไบต์	แรม 256 ไบต์ อีอีพรอม 2 KB	3
AT89S53	แบบแฟลชขนาด 12 กิโลไบต์	แรม 64 ไบต์	3

ตารางที่ 2.1 การเปรียบเทียบของไมโครคอนโทรลเลอร์ ตระกูล MCS-51 อนุกรม AT89xx



รูปที่ 2.13 โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชในอนุกรม AT89Sxx

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.9 การจัดการของไมโครคอนโทรลเลอร์ MCS-51

ไมโครคอนโทรลเลอร์ MCS-51 ทุกเบอร์จะมีสถาปัตยกรรมและขาใช้งานพื้นฐานเหมือนกันดังแสดงในรูปที่ 2.12 และ 2.13 โดยมีรายละเอียดขั้นต้นดังนี้

- ขา Vcc ใช้สำหรับต่อไฟเลี้ยง +5V
- ขา GND เป็นขากราวด์ สำหรับต่อกราวด์ของระบบ
- ขาพอร์ต 0 (P0.0-P0.7) มี 8 ขา แต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุตและเอาต์พุตสำหรับใช้งานทั่วไป ถ้าหากต้องการกำหนดให้ขาพอร์ต 0 ขาใดขาหนึ่งเป็นอินพุตสามารถทำได้โดยการเขียนข้อมูล “ 1 ” ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อด้วย ส่งผลให้ขาพอร์ตนั้นมีสถานะปล่อยลอย (Float) จึงมีอินพุตอิมพีแดนซ์สูงสามารถใช้งานได้นอกจากนั้นขาพอร์ตนี้ยังถูกใช้งานในการติดต่อกับขาแอดเดรสไบท์ต่ำของหน่วยความจำภายนอก (A0-A7) และขาข้อมูล (D0-D7) โดยใช้กระบวนการมัลติเพล็กซ์เข้าช่วยเพื่อสลับการทำงานให้เป็นที่ติดต่อกับแอดเดรสและขาข้อมูล
- ขาพอร์ต (P1.0-P1.7) มี 8 ขา แต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุตและเอาต์พุตสำหรับงานทั่วไป ถ้าหากต้องการกำหนดให้ขาพอร์ต 0 ขาใดขาหนึ่งเป็นอินพุตสามารถทำได้โดยการเขียนข้อมูล “ 1 ” ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อด้วย นอกจากนั้นในอนุกรม AT89Sxx จะใช้ขา P1.0 เป็นขาอินพุต สำหรับนับค่าของไทมเมอร์ 2 และ P1.1 เป็นขาอินพุตทริกเกอร์ของไทมเมอร์ 2 ในขณะที่ขา P1.4 ถึง P1.7 เป็นขาสำหรับเชื่อมต่อแบบ SPI เพื่อทำการโปรแกรมข้อมูลในระบบ
- ขาพอร์ต (P2.0-P2.7) มี 8 ขา แต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุตและเอาต์พุตสำหรับใช้งานทั่วไป ถ้าหากต้องการกำหนดให้ขาพอร์ต 0 ขาใดขาหนึ่งเป็นอินพุตสามารถทำได้โดยการเขียนข้อมูล “ 1 ” ไปยังแต่ละบิตของพอร์ตที่ต้องการจะติดต่อด้วย ส่งผลให้ขาพอร์ตนั้นมีสถานะเป็นปล่อยลอย (Float) จึงมีอินพุตอิมพีแดนซ์สูงสามารถใช้งานเป็นขาของพอร์ตอินพุตได้ นอกจากนั้นขาของพอร์ตนี้ยังถูกใช้งานในการติดต่อกับขาแอดเดรสไบต์สูงของหน่วยความจำภายนอก (A8-A15) ของไมโครคอนโทรลเลอร์ นอกจากนี้ที่ขา P2.7 ยังเป็นขาอินพุตสำหรับรองรับแรงดันไฟสูง ในการโปรแกรมหน่วยความจำในไมโครคอนโทรลเลอร์ สำหรับในไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชต้องการแรงดันสำหรับการโปรแกรม +12V
- ขา XTAL1 และ XTAL2 เป็นขาสำหรับต่อคริสตัลเพื่อสร้างสัญญาณนาฬิกาในการกำหนดจังหวะการทำงานของไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.10 โครงสร้างและการทำงานของพอร์ต

ไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชมีพอร์ตให้ใช้งานได้ทั้งสิ้น 4 พอร์ต คือพอร์ต 0 ถึงพอร์ต 3 แต่ละพอร์ตมีขนาด 8 บิต เป็นพอร์ตแบบ 2 ทิศทาง คือสามารถเป็นได้ทั้งอินพุตรับสัญญาณเข้ามาและเอาต์พุตส่งสัญญาณออกไปในทุก ๆ พอร์ตของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชจะมีวงจรถ่ายและวงจรถับตลอดจนบัฟเฟอร์อินพุต

ที่พอร์ต 0 และพอร์ต 2 จะใช้งานเป็นพอร์ตอินพุตและเอาต์พุตสำหรับงานทั่วไป และใช้ในการติดต่อกับหน่วยความจำภายนอก สำหรับพอร์ต 3 ทั้งพอร์ตและพอร์ต 1 บางขานอกจากจะใช้เป็นขาพอร์ตอินพุตเอาต์พุตตามปกติแล้ว ยังสามารถใช้งานในหน้าที่พิเศษได้อีกขึ้นอยู่กับว่าเป็นไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชเบอร์ใด ดังในตารางที่ 2.2

ขา	เบอร์ของไมโครคอนโทรลเลอร์	หน้าที่พิเศษ
P1.0	AT89C52/AT89Sxx	ขา T2 เป็นขาอินพุตนับค่าของไทเมอร์/เคาน์เตอร์ 2 และเป็นขาเอาต์พุตของการกำเนิดสัญญาณนาฬิกาโดยไทเมอร์ 2 (clock out)
P1.1	AT89C52/AT89Sxx	ขา T2EX เป็นขาอินพุตทริกเกอร์สำหรับการแคปเจอร์รีโพลตและการควบคุมทิศทางของสัญญาณ
P1.4	AT89Sxx	ขา SS (Slave Select) เป็นขาเลือกการติดต่อในกรณีที่ไมโครคอนโทรลเลอร์เป็นอุปกรณ์สเลฟ ในระบบการติดต่อแบบ SPI
P1.5	AT89Sxx	ขา MOSI(Master data output ,Slave data data input) ใช้ในการติดต่อกับพอร์ต SPI
P1.6	AT89Sxx	ขา MOIS (Master data input ,Slave date data input) ใช้ในการติดต่อกับพอร์ต SPI
P1.7	AT89Sxx	ขา SCK (Master clock output)เป็นขาสัญญาณนาฬิกาของการติดต่อกับพอร์ต SPI

ตารางที่ 2.2 หน้าที่พิเศษของพอร์ต 1 ในไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรรายในของแต่ละพอร์ตของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชเป็นวงจรของพอร์ต 0 วงจรแลทช์ของแต่ละบิตในแต่ละพอร์ตก็คือ วงจรดีฟลิปฟล็อป นั่นเองการอ่านค่าสถานะของพอร์ตและสถานะของวงจรแลทช์สามารถกระทำได้อย่างอิสระต่อกัน ด้วยสัญญาณที่แยกจากกันนั่นคือ สัญญาณอ่านข้อมูลจากขาพอร์ตและสัญญาณอ่านข้อมูลจากวงจรแลทช์ ส่วนการเขียนข้อมูลมายังพอร์ตต้องส่งสัญญาณมายังขา CLK ของดีฟลิปฟล็อปในขณะที่ข้อมูลจะส่งผ่านมาทางขาบั๊สข้อมูลภายในเข้าสู่ขา D ของดีฟลิปฟล็อป

ที่พอร์ตนี้มีวงจรมัลติเพล็กซ์สำหรับกำหนดลักษณะการทำงานของพอร์ตว่าต้องการให้เป็นขาพอร์ตอินพุตเอาต์พุตปกติ หรือใช้ในการติดต่อกับหน่วยความจำภายนอกไมโครคอนโทรลเลอร์ เนื่องจากที่ขาพอร์ต 0 ไม่มีวงจรพูลอัพภายในหากมีการนำพอร์ต 0 ไปใช้งานเป็นพอร์ตอินพุตจะต้องต่อตัวต้านทานพูลอัพภายนอกเข้าที่ขาพอร์ต 0 ทุกขาด้วย

2.10.1 การใช้งานเป็นพอร์ตอินพุต

เนื่องจากพอร์ตทั้งหมดของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชสามารถเป็นได้ทั้งอินพุตและเอาต์พุต ดังนั้นจึงมีความจำเป็นอย่างยิ่งต้องทำความเข้าใจถึงการกำหนดลักษณะการทำงานให้แก่พอร์ตของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช

ในการกำหนดให้เป็นพอร์ตอินพุตต้องเริ่มต้นด้วยการเขียนข้อมูล “ 1 ” มาที่แต่ละบิตของพอร์ตที่ต้องการใช้งานเป็นอินพุต เพื่อหยุดการทำงานของเฟตที่ใช้ในการขับสัญญาณเอาต์พุตของบิตนั้นๆ ทำให้ขาสัญญาณของพอร์ตเชื่อมต่อกับวงจรพูลอัพภายในโดยตรง ส่งผลให้ขาของพอร์ตนั้นมีลอจิกเป็น “ 1 ” สามารถรับสัญญาณลอจิก “ 0 ” จากอุปกรณ์ภายนอกได้ง่าย สัญญาณข้อมูลจากอุปกรณ์ภายนอกจะถูกส่งเข้ามาเก็บไว้ในวงจรบั๊ฟเฟอร์ภายในพอร์ต แล้วรอให้ซีพียูมาอ่านค่าเข้าไป เมื่อเป็นเช่นนี้อุปกรณ์ภายนอกที่เชื่อมต่อกับพอร์ตอินพุตของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชควรกำหนดให้ทำงานในสภาวะลอจิก “ 0 ” จะดีและสะดวกที่สุด (ซึ่งในปัจจุบันอุปกรณ์อินพุตที่เชื่อมต่อไมโครคอนโทรลเลอร์แบบทั้งหมดทำงานที่ลอจิก “ 0 ” แล้ว)

2.10.2 การทำงานเป็นพอร์ตเอาต์พุต

โดยปกติแล้วขาพอร์ตจะกำหนดให้มีลักษณะเป็นเอาต์พุตอยู่แล้ว ดังนั้นจึงสามารถส่งข้อมูลออกไปได้อย่างง่ายดายและตรงไปตรงมาคือเมื่อต้องการส่งข้อมูล “ 0 ” ออกไปทางเอาต์พุตก็ให้เขียนข้อมูล “ 0 ” ไปยังวงจรแลทช์ ซึ่งก็จะส่งต่อไปยังเฟตทำงานที่ขาพอร์ตที่กำหนดให้ทำงานก็จะเกิดลอจิก “ 0 ” ขึ้น ในทางตรงกันข้ามหากต้องการส่งข้อมูล “ 1 ” ออกไป ก็ให้เขียนข้อมูล “ 1 ” ไปยังวงจรแลทช์ วงจรขับก็จะหยุดทำงานทำให้ที่ขาพอร์ตเชื่อมต่อกับวงจรพูลอัพ ภายในเกิดเป็นลอจิก “ 1 ” ที่ขาพอร์ตนั้น ซึ่งจะคล้ายกับการกำหนดให้เป็นขาอินพุตเพียงแต่แตกต่างกันที่เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ในการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระบวนการในการเคลื่อนย้ายของข้อมูล โดยถ้าเป็นอินพุตจะมีสัญญาณมาอ่านข้อมูลที่บัพเฟอร์ เว้นแต่ในกรณีที่ต้องการตรวจสอบข้อมูลที่ส่งออกมาทางเอาต์พุต

เมื่อใช้งานพอร์ตของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชเป็นพอร์ตเอาต์พุตแต่ละขา (หรือแต่ละบิต) ของแต่ละพอร์ตมีความสามารถในการจ่ายกระแสหรือที่เรียกว่า กระแสซอร์ส ได้สูงสุด 10 mA และทุกขาารวมกันในแต่ละพอร์ต (ทั้ง 8 บิต) สูงสุด 26 mA สำหรับพอร์ต 0 ได้ สูงสุด 15 mA และสำหรับพอร์ต 1 ถึง 3 ในกรณีที่ใช้งานทุกพอร์ตเอาต์พุตจะสามารถจ่ายกระแส ได้รวมกันสูงสุด 71 mA ดังนั้นในการใช้งานเป็นพอร์ตเอาต์พุตเพื่อไม่ให้เกิดปัญหาเกี่ยวกับความสามารถในการจ่ายกระแสจึงควรต่อวงจรบัฟเฟอร์ทางเอาต์พุต เพื่อช่วยในการขับกระแสอีกทาง หนึ่ง

2.10.3 การอ่านค่าลอจิกจากพอร์ต

ในไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชสามารถอ่านค่าลอจิกจากพอร์ตได้ 2 ลักษณะคืออ่านจากขาพอร์ตโดยตรงและอ่านจากวงจรแลตช์ของแต่ละพอร์ต

ในกรณีที่พอร์ตต่อกับขาเบสทรานซิสเตอร์ชนิด NPN และขามิตเตอร์ของทรานซิสเตอร์ ตัวนั้นต่อลงกราวด์ หากมีการส่งข้อมูล “ 1 ” ไปยังทรานซิสเตอร์ทำงานในสถานะลอจิกที่ขาพอร์ต จะเป็น “ 0 ” เนื่องจากเมื่อทรานซิสเตอร์ทำงานจะเสมือนขาพอร์ตนั้นถูกต่อลงกราวด์ ทำให้อ่านค่าที่ขาลอจิกจะได้ผลตรงข้ามกับที่ส่งออกมา แต่ถ้าทำการอ่านค่าลอจิกที่วงจรแลตช์จะได้ค่าตรงกับที่ต้องการส่งจริง ดังนั้นในการอ่านค่าลอจิกพอร์ตจึงต้องเลือกวิธีการให้เหมาะสมกับอุปกรณ์ที่นำมาต่อด้วย

2.10.4 หน่วยความจำโปรแกรม (Program Memory)

การจัดหน่วยความจำโปรแกรมของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชในเบอร์ต่าง ๆ ที่นิยมใช้งานอันประกอบด้วยเบอร์ AT89C51 และ AT89C52 จะเห็นได้ว่าทั้งสองเบอร์สามารถติดต่อหน่วยความจำโปรแกรมได้สูงสุด 64 กิโลไบต์ โดยสามารถเลือกหน่วยความจำโปรแกรมภายในอย่างเดียว หรือรวมกับภายนอกหรือเลือกใช้หน่วยความจำภายนอกอย่างเดียวก็ได้ โดยภายใน AT89C51 จะมีหน่วยความจำโปรแกรมภายใน 4 กิโลไบต์ ในขณะที่ AT89C52 จะมีขนาด 8 กิโลไบต์

ในกรณีที่ใช้หน่วยความจำภายในและภายนอกรวมกัน หากใช้ AT89C51 ก็สามารถติดต่อหน่วยความจำภายนอกได้ 60 กิโลไบต์ และถ้าใช้เบอร์ AT89C52 จะสามารถติดต่อกับหน่วยความจำโปรแกรมภายนอกได้ 56 กิโลไบต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน่วยความจำโปรแกรมมีแอดเดรสเริ่มต้นที่ 0000H เมื่อซีพียูได้รับการรีเซ็ตให้เริ่มต้นการทำงานจะต้องเริ่มต้นการทำงานที่แอดเดรส 0000H นี้เสมอ อย่างไรก็ตามในพื้นที่หน่วยความจำโปรแกรมไม่ว่าจะใช้จากภายนอกหรือภายในก็ตามต้องมีการสงวนพื้นที่บางตำแหน่งไว้ สำหรับการบริการอินเตอร์รัปต์ 6 ประเภท ประเภทละ 8 ไบต์ ประกอบด้วย

- พื้นที่สำหรับบริการอินเตอร์รัปต์ 0 จากภายนอก กำหนดไว้ที่แอดเดรส 0003H
- พื้นที่สำหรับบริการอินเตอร์รัปต์จากไทมเมอร์ 0 กำหนดไว้ที่แอดเดรส 000BH
- พื้นที่สำหรับบริการอินเตอร์รัปต์ 1 จากภายนอก กำหนดไว้ที่แอดเดรส 001BH
- พื้นที่สำหรับบริการอินเตอร์รัปต์ของการสื่อสารอนุกรม กำหนดไว้ที่แอดเดรส 000BH
- พื้นที่สำหรับบริการอินเตอร์รัปต์จากไทมเมอร์ 2 กำหนดไว้ที่แอดเดรส 002BH

2.10.5 หน่วยความจำข้อมูล (Data Memory)

หน่วยความจำข้อมูลมีด้วยกัน 2 แบบคือ หน่วยความจำข้อมูลภายนอกและภายใน โดยไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชในอนุกรม AT89xx สามารถติดต่อกับหน่วยความจำข้อมูลภายนอกได้สูงสุด 64 กิโลไบต์ โดยการใช้คำสั่ง MOVX ในการติดต่อกับหน่วยความจำภายนอก การติดต่อกับหน่วยความจำภายนอกของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช จะเห็นได้ว่า มีลักษณะคล้ายกับการติดต่อกับหน่วยความจำโปรแกรมภายนอก แตกต่างกันที่มีสัญญาณที่ใช้สำหรับอ่านและเขียนหน่วยความจำข้อมูลภายนอกนั้นคือ ขา \overline{RD} และ \overline{WR}

สำหรับไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชในอนุกรม AT89xx ทุกเบอร์จะมีหน่วยความจำข้อมูลภายในเป็นแบบแรม โดยแต่ละเบอร์จะมีขนาดแตกต่างกันไป ในเบอร์ AT89C51 มีหน่วยความจำข้อมูลภายในขนาด 128 ไบต์ ในขณะที่เบอร์ AT89C52 มีขนาด 256 ไบต์ สำหรับการจัดสรรความจำข้อมูลภายในแบ่งเป็น 3 ส่วน คือ หน่วยความจำข้อมูลส่วนล่าง, ส่วนบนและรีจิสเตอร์ฟังก์ชันพิเศษแต่ละส่วนมีขนาด 128 ไบต์

2.10.6 รีจิสเตอร์ฟังก์ชันพิเศษ (Special Function Register : SFR)

เป็นรีจิสเตอร์ที่ใช้ควบคุมการทำงานของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชทั้งหมดมี 22 ตัว สำหรับในไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช เบอร์ AT89C51 และ 28 ตัว ในไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชเบอร์ AT89Sxx ทั้งนี้เนื่องจากใน AT89C52 และ AT89Sxx มีจำนวนไทมเมอร์เคาน์เตอร์มากกว่า AT89C51

2.10.7 รีจิสเตอร์แสดงสถานะของโปรแกรม

เป็นรีจิสเตอร์ขนาด 8 บิต สามารถเข้าถึงได้ในระดับบิตนั้นหมายถึงสามารถกระทำคำสั่งหรือกำหนดค่าในแต่ละบิตของรีจิสเตอร์ตัวนี้ได้โดยอิสระ มีแอดเดรสอยู่ที่ DOH เป็นรีจิสเตอร์ที่เก็บสถานะของการทำงานของโปรแกรมในขณะนั้น จะเรียกสถานะต่างๆของโปรแกรมว่า แฟล็ก (flag) เมื่อซีพียูกระทำคำสั่งทางคณิตศาสตร์และลอจิกแล้ว เกิดการเปลี่ยนแปลงสถานะขึ้นผลของการเปลี่ยนแปลงนั้นจะปรากฏที่บิตต่าง ๆ ของรีจิสเตอร์ PSW รายละเอียดของแต่ละบิตในรีจิสเตอร์ PSW

บิต7	บิต6	บิต5	บิต4	บิต3	บิต2	บิต1	บิต0
CY	AC	F0	RS1	RS0	OV	-	P

- CY : แฟล็กทด เป็น “ 1 ” เมื่อมีการกระทำคำสั่งทางคณิตศาสตร์และลอจิกแล้วค่าของแอกคิวมูลเตเตอร์เกิน 255 (จานสิบ) หรือ FFH
- AC : แฟล็กทดเสริมเป็น “ 1 ” เมื่อมีการกระทำคำสั่งทางคณิตศาสตร์แล้วทำให้เกิดทดข้ามจากบิต 3 มายังบิต 4 มักใช้ในการแปลงค่าเป็นเลขฐานสิบ
- F0 : แฟล็กใช้งานทั่วไป เมื่อผู้เขียนโปรแกรมกำหนดค่าที่บิตแล้วไม่ว่าจะกระทำคำสั่งใด ๆ ที่บิตนี้จะไม่มีการเปลี่ยนแปลง
- RS1 : บิตเลือกรีจิสเตอร์แบงก์ ใช้งานร่วมกับบิต RS0 เพื่อเลือกแบงก์ของรีจิสเตอร์ R0-R7
- RS0 : บิตเลือกรีจิสเตอร์แบงก์ ใช้งานร่วมกับบิต RS1 เพื่อเลือกแบงก์ของรีจิสเตอร์ R0-R7
- OV : บิตเกิน เป็น “ 1 ” เมื่อมีการกระทำคำสั่งทางคณิตศาสตร์แล้วทำให้เกิดทดข้ามจากบิต 7 ของแอกคิวมูลเตเตอร์หรือแอกคิวมูลเตออร์มีค่าเกิน 127 (จานสิบ) นอกจากนั้นยังใช้เป็น การแสดงค่าลบด้วย
- P : บิตพาริตี ใช้ในการตรวจสอบจำนวนค่า “ 1 ” ภายในแอกคิวมูลเตออร์ ถ้าหากในแอกคิวมูลเตออร์มีจำนวนบิตที่เป็น “ 1 ” รวมกันเป็นเลขคู่บิตนี้จะเป็น “ 1 ”

จะเห็นได้ว่านอกจากรีจิสเตอร์ PSW ถูกใช้ในการเก็บสถานะของโปรแกรมแล้วที่บิต RS 0 และ RS 1 ยังใช้ในการเลือกแบงก์ของหน่วยความจำส่วนต่าง ซึ่งเป็นพื้นที่ของรีจิสเตอร์ R0-R7 ด้วยดังรายละเอียดที่แสดงในตาราง โดยปกติแล้วในการใช้งานรีจิสเตอร์ R0-R7 มักนิยมเลือกใช้แบงก์ 0 เป็นลำดับแรก หากไม่เพียงพอจึงเลือกแบงก์อื่น ๆ มาใช้แต่ต้องระมัดระวังในการกำหนดค่าและลำดับการติดต่อให้ดี ดังนั้นสำหรับผู้เริ่มใช้งานไมโครคอนโทรลเลอร์ MCS-51 จึงควรเลือกรีจิสเตอร์ R0-R7 ในแบงก์ 0 เพียงแบงก์เดียวให้ชำนาญก่อน

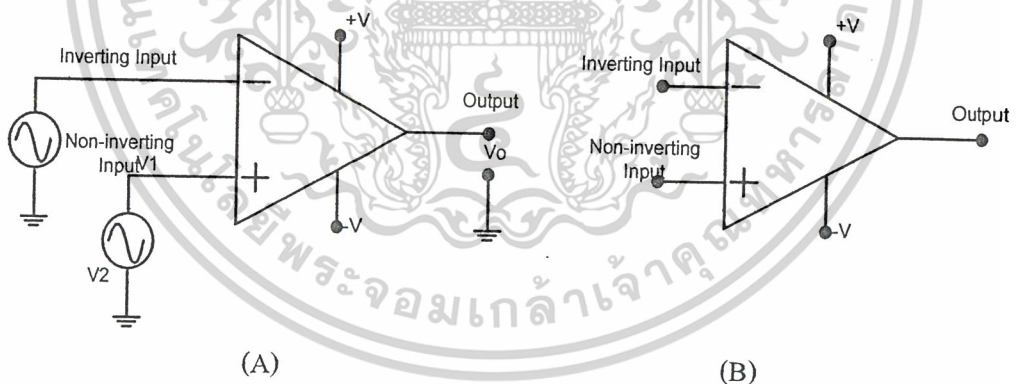
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RS1	RS0	แบนจ์ของรีจิสเตอร์	ช่วงแอดเดรส
0	0	แบนจ์ 0	00H-07H
0	1	แบนจ์ 1	08H-0FH
1	0	แบนจ์ 2	10H-17H
1	0	แบนจ์ 3	18H-1FH

ตารางที่ 2.3 การเลือกแบนจ์ของหน่วยความจำส่วนล่าง เพื่อติดต่อกับรีจิสเตอร์แบนจ์ R0-R7

2.11 ออปแอมป์และการประยุกต์ใช้งาน (Op-Amp and Applications)

ออปแอมป์ (Operational Amplifier : Op-Amp) เป็นอุปกรณ์อิเล็กทรอนิกส์ที่ให้อัตราขยายสูงขณะทำงานที่ลูปปิด (Close Loop Gain) และสามารถควบคุมคุณสมบัติการทำงานของออปแอมป์ได้จากค่าของอุปกรณ์ที่ต่อภายนอก จากรูปที่ 2.14 (A) แสดงสัญลักษณ์ของออปแอมป์ซึ่งประกอบด้วยขาสัญญาณอินพุตจำนวน 2 ขาสัญญาณ (ขาสัญญาณอินพุตบวกและขาสัญญาณอินพุตลบ) และขาสัญญาณเอาต์พุตอีก 1 ขาสัญญาณ



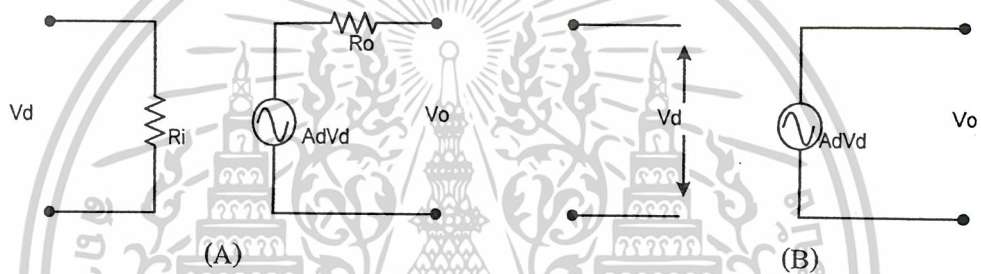
รูปที่ 2.14 สัญลักษณ์ของออปแอมป์

สัญญาณอินพุตแต่ละขาสัญญาณจะมีผลต่อสัญญาณเอาต์พุตและในการใช้สัญญาณโดยทั่วไปมักจะละขาที่ต่อแรงดันไฟเลี้ยง (Voltage supply) บวกและลบเข้าตัวออปแอมป์ในฐานที่เข้าใจว่าจะต้องมีอยู่เสมอจึงทำให้สัญลักษณ์ของออปแอมป์ง่ายขึ้นดังรูปที่ 2.14 (B) การทำงานของออปแอมป์แบ่งออกเป็น 2 กรณีคือการทำงานกรณีที่มีอินพุตด้านเดียว (Single-End Mode) และการทำงานกรณีที่มีอินพุตสองด้าน (Differential Mode)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.11.1 วงจรสมมูลของออปแอมป์ (Op-Amp Equivalent Circuit)

ออปแอมป์เป็นอุปกรณ์อิเล็กทรอนิกส์ที่มีอัตราขยาย (Gain) และอิมพีแดนซ์อินพุต (Z_i หรือ R_i) สูงมากมักมีค่าเป็นเมกะโอห์ม ($M\Omega$) และอิมพีแดนซ์เอาต์พุต (Z_o หรือ R_o) ต่ำ (ต่ำกว่า 100Ω) วงจรอย่างง่ายของออปแอมป์ประกอบด้วยขั้วอินพุต 2 ขั้วและขั้วเอาต์พุต 1 ขั้ว ดังรูปที่ 2.14 (B) หากจ่ายสัญญาณอินพุตให้กับขั้วบวกของออปแอมป์จะได้สัญญาณเอาต์พุตที่มีมุมเฟสเดียวกับสัญญาณอินพุตแต่ถ้าจ่ายสัญญาณอินพุตให้กับขั้วลบของออปแอมป์จะได้สัญญาณเอาต์พุตที่มีมุมต่างเฟสกับสัญญาณอินพุต 180 องศาหรือมีมุมตรงข้าม (Out of Phase) สามารถเขียนวงจรสมมูลทางกระแสสลับ (AC) ของออปแอมป์ในทางปฏิบัติได้ดังรูปที่ 2.15 (A) ส่วนวงจรสมมูลทางกระแสสลับของออปแอมป์ในอุดมคติ (กำหนดให้ $R_i = \infty$ และ $R_o = 0$)



รูปที่ 2.15 วงจรเทียบเคียงของออปแอมป์

- (A) วงจรสมมูลของออปแอมป์ในทางปฏิบัติ
 (B) วงจรสมมูลของออปแอมป์ในอุดมคติ

2.11.2 คุณสมบัติเด่นของออปแอมป์ (Op-Amp's Dominant Characteristics)

ออปแอมป์ที่เป็นวงจรถ่ายที่มีอัตราขยายสูงมาก โดยปกติจะมีอัตราขยายสูงถึงหลายหมื่นหลายแสนเท่า ข้อเด่นของออปแอมป์ก็คือเราสามารถกำหนดอัตราขยายให้กับออปแอมป์ได้ง่ายตามต้องการด้วยการต่อวงจรในลักษณะการป้อนกลับแบบลบซึ่งออปแอมป์ในอุดมคติ จะมีคุณสมบัติดังต่อไปนี้คือ

1. มีอัตราขยายแรงดัน ($A_d \longrightarrow \infty$) เป็นอนันต์
2. มีค่าอินพุตอิมพีแดนซ์เป็นอนันต์ ($R_i \longrightarrow \infty$) หรือกล่าวได้ว่ากระแสอินพุตเป็นศูนย์นั่นเอง
3. มีเอาต์พุตอิมพีแดนซ์เป็นศูนย์ ($R_o \longrightarrow 0$)
4. มีผลตอบสนองต่อความถี่ได้จากสัญญาณไฟตรงถึงความถี่อนันต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากคำจำกัดความของออปแอมป์ ในอุดมคติทำให้เราทราบว่าไม่ว่าสัญญาณจะเป็นอย่างไร สัญญาณนั้นสามารถทำให้ออปแอมป์ทำงานได้ตามปกติและถ้าเชื่อมต่อการทำงานออปแอมป์กับ วงจรอื่นก็จะมีผลทำให้วงจรอื่นทำงานผิดพลาดไป อันเนื่องมาจากค่าอินพุตอิมพีแดนซ์ของ ออปแอมป์ที่มีค่าเป็นอนันต์นั่นเอง

2.11.3 ลักษณะอุดมคติของออปแอมป์ (Op-Amp's Ideal Characteristic)

ในที่นี้เราจะสมมติว่าออปแอมป์ในอุดมคตินั้น มีความต้านทานทางด้าน Input เป็น อนันต์และความต้านทานทางด้าน Output มีค่าเท่ากับศูนย์ ดังนั้นลักษณะการถ่ายโอนสามารถ แสดงดังในรูปที่ 2.16 (A) การมีความต้านทานทางด้าน Input เป็นอนันต์นั้นหมายความว่า กระแสขาเข้า i_1 และ i_2 เท่ากับศูนย์ทั้งคู่การมีความต้านทานทางด้าน Output เท่ากับศูนย์ หมายความว่าลักษณะการถ่ายโอนของออปแอมป์สามารถแทนด้วยแหล่งกำเนิดแรงดันพึ่งพิง (Dependent Voltage Source) ดังรูปที่ 2.16 (B) ลักษณะการถ่ายโอนของรูปที่ 2.16 (A) แสดง ช่วงการทำงาน 3 ช่วงของออปแอมป์คือช่วงเชิงเส้น 1 ช่วงและช่วงอิ่มตัวอีก 2 ช่วงในช่วงเชิง เส้นนั้นแรงดันออก V_o จะอยู่ระหว่างแรงดันของแหล่งจ่ายทั้งสอง ($+V$ และ $-V$)

ความสัมพันธ์ระหว่างแรงดันออก V_o และความแตกต่างระหว่างแรงดันเข้า ($V_2 - V_1$) นั้น เป็นเชิงเส้นตามสมการ

$$V_o = A_d (V_2 - V_1)$$

โดยที่ A_d คืออัตราขยายแรงดันซึ่งมักจะมามีค่าเกินกว่าหนึ่งหมื่น แต่เนื่องจากอัตราขยายมีค่า มากและช่วงของสัญญาณเอาต์พุตก็มีจำกัด $|V_o| < |V|$ ดังนั้นช่วงของสัญญาณเข้าในเชิงเส้นจึง มีขนาดเล็กมาก

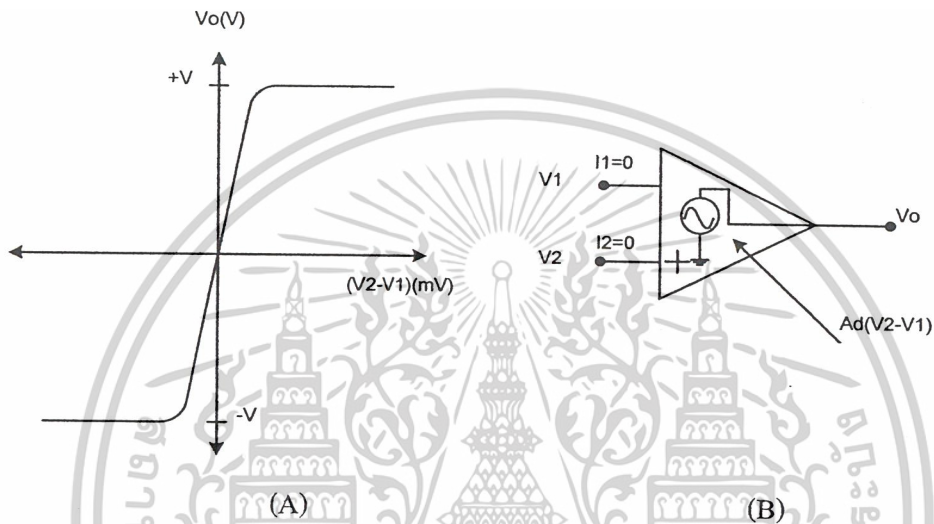
$$\left| V_2 - V_1 \right| = \left| \frac{V}{A_d} \right|$$

ออปแอมป์ทั่ว ๆ ไปอัตราขยายวงรอบเปิด (A_d : open loop gain) มักจะมีค่าระหว่างหนึ่ง หมื่นถึงหลายล้านเท่าดังนั้นสำหรับแหล่งจ่ายกระแสตรงขนาด 10 ถึง 15 โวลต์ ความกว้างของเขต เชิงเส้นสำหรับสัญญาณเข้าจะมีประมาณ 1 mV หรือน้อยกว่านั้นซึ่งนิยามของการทำงานในเขตเชิง เส้นก็คือ

1. กระแสเข้าเป็นศูนย์
2. แรงดันเข้า V_1 และ V_2 ต่างกันไม่เกิน 1 mV หรือน้อยกว่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในเขตอิมิตัวความแตกต่างระหว่างแรงดันขาเข้าทั้งสอง จะมีค่ามากกว่าขอบเขตจำกัดของ สัญญาณในเขตเชิงเส้นนั้นคือ $|V_2 - V_1| = \left| \frac{V_o}{Ad} \right|$ ถ้า $V_1 > V_2$ ออปแอมป์จะอิมิตัวทางลบหรือเรา อาจกล่าวได้ว่าถ้า $|V_2 - V_1| > 1\text{mV}$ ออปแอมป์จะอยู่ในสภาพอิมิตัวทางลบและน่าสังเกตว่าถ้า $V_2 > V_1$ ออปแอมป์จะอิมิตัวที่ทางบวก



รูปที่ 2.16 ลักษณะถ่ายโอนของออปแอมป์

(A) กราฟแสดงจุดอิมิตัว

(B) วงจรสมมูลของออปแอมป์

2.12 คุณสมบัติทางไฟฟ้าของออปแอมป์ (Op-Amp Importance Characteristics)

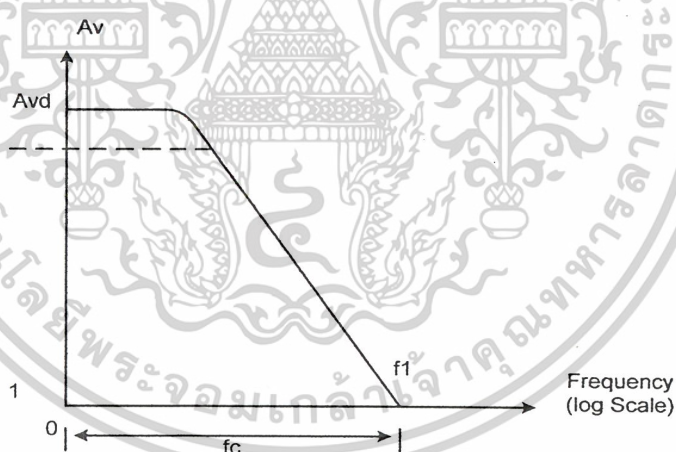
ก่อนการออกแบบวงจรที่ใช้ออปแอมป์ในการประยุกต์ใช้งานนั้นสิ่งหนึ่งที่ทำให้วงจรแต่ละวงจรมีผลตอบสนองที่ต่างกัมนั้นคือคุณสมบัติของออปแอมป์แต่ละตัวที่แตกต่างกัน คุณสมบัติของออปแอมป์ที่ควรรู้เพื่อการเลือกใช้งานออปแอมป์ได้อย่างมีประสิทธิภาพสามารถสรุปได้ดังนี้คือ

แรงดันออฟเซตด้านอินพุต (Input Offset Voltage) คือค่าแรงดันที่จะต้องป้อนเข้าที่อินพุตของออปแอมป์ผ่านตัวต้านทานที่เท่ากันทั้งสองตัวทั้งทางด้านอินพุตบวกและอินพุตลบเพื่อให้แรงดันเอาต์พุตเป็นศูนย์

กระแสออฟเซตที่อินพุต (Input Offset Current: I_{os}) คือค่าความแตกต่างกันของกระแสที่ไหลเข้าทางอินพุตของออปแอมป์เมื่อแรงดันที่อินพุตมีค่าเป็นศูนย์ ค่ากระแสออฟเซตปกติจะมีค่าอยู่ในช่วง 0.8 – 500 nA.

กระแสไบอัสที่อินพุต (Input Bias Current: I_b) คือกระแสอินพุตที่เข้าไปยังขาอินพุตของออปแอมป์ซึ่งโดยปกติแล้วออปแอมป์จะมีขาอินพุต 2 ขา ดังนั้นจึงให้กระแสไบอัสที่อินพุตเป็นกระแสเฉลี่ยของกระแสอินพุตทั้งสองด้าน

อัตราขยายแบนด์วิดท์ (Gain Bandwidth Product) คือความสัมพันธ์ระหว่างอัตราขยายกับความถี่ โดยมีการกำหนดค่าคุณสมบัติสูงสุดของอัตราขยายเมื่อลูปเปิด (A_{VD}) ไว้ในรูปของอัตราขยายดิฟเฟอเรนเชียล (Voltage Differential Gain) และเมื่อความถี่เพิ่มขึ้นเรื่อยๆ จนถึง f_1 อัตราขยายลูปเปิด (A_{VD}) จะมีค่าลดลงเท่ากับ 1 เราจึงเรียกความถี่ที่ f_1 นี้ว่าความถี่ที่อัตราขยายเท่ากับ 1 หรือเรียกว่า แบนด์วิดท์ที่อัตราขยายเท่ากับ 1 (Unity Gain Bandwidth)



รูปที่ 2.17 ความสัมพันธ์ระหว่างอัตราขยายกับความถี่

จากรูป 2.17 สังเกตว่าความถี่ที่ตำแหน่งที่มีอัตราขยายลดลงเป็น $0.707A_{VD}$ เราเรียกว่าความถี่คัทออฟ (Cutoff Frequency: f_c) ของออปแอมป์ซึ่งมีความสัมพันธ์กับ f_1 ดังนี้คือ

$$f_1 = A_{VD}f_c$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความต้านทานเอาต์พุต (Output Resistance : R_o) คือค่าอัตราการเปลี่ยนแปลงของแรงดันเอาต์พุต เมื่อเทียบกับอัตราการเปลี่ยนแปลงของกระแสเอาต์พุตขณะป้อนสัญญาณขนาดเล็กเมื่อพิจารณาจากภายนอกวงจรเข้าไปที่ขั้วเอาต์พุต ขณะทำงานที่ลูปปิดและแรงดันเอาต์พุตคือที่เท่ากับศูนย์ โดยปกติมีค่าเอาต์พุตอิมพีแดนซ์จะมีค่าประมาณ $0.75 - 1000 \Omega$

ความต้านทานอินพุต (Input Resistance : R_i) คือความต้านทานของขั้วอินพุตขั้วใดขั้วหนึ่งของออปแอมป์ โดยมีขั้วหนึ่งที่เหลือต่อลงกราวด์โดยทดสอบขณะที่ทำงานที่ลูปเปิด

อัตราขยายสัญญาณเมื่อสัญญาณมีขนาดใหญ่ (Large Signal Voltage Gain) คืออัตราส่วนระหว่างระดับแรงดันเอาต์พุตต่อการเปลี่ยนแปลงของระดับอินพุต

กระแสป้อนกลับ (Feedback Current) คือปริมาณกระแสทั้งหมดพิจารณาที่ขั้วที่มีการป้อนกลับของสัญญาณ (ขั้วลบ) เมื่อออปแอมป์อยู่ในช่วงที่สามารถทำงานได้ตามปกติ

กระแสซัพพลาย (Supply Current) คือกระแสจากแหล่งกำเนิดกำลังงานภายนอกเมื่อออปแอมป์ทำการขยายสัญญาณแล้ว จะอ้างอิงกับสัญญาณเอาต์พุตที่ปราศจากโหลดและทำการพิจารณาออปแอมป์ในช่วงที่ทำงานเป็นเชิงเส้น

ซัพพลายโวลท์เตจรีเจกชัน (Supply Voltage Rejection) คืออัตราส่วนของการเปลี่ยนแปลงระดับแรงดันไฟเลี้ยงภายนอกต่อการเปลี่ยนแปลงระดับแรงดันออฟเซตภายใน

โหลดเรกูเลชัน (Load Regulation) คืออัตราการเปลี่ยนแปลงค่าระดับแรงดันเอาต์พุตเมื่อโหลดมีค่าเปลี่ยนแปลงไปจากเดิมตั้งแต่ไม่มีโหลดจนกระทั่งมีโหลด

อัตราส่วนคอมมอนโหมดรีเจกชัน (Common Mode Rejection Ratio : CMRR) อัตราส่วนการขจัดสัญญาณ โหมดร่วมซึ่งก็คืออัตราส่วนของสัญญาณเอาต์พุตที่ได้จากการขยายสัญญาณอินพุตที่ต่างกันต่อสัญญาณเอาต์พุตที่ได้จากการขยายสัญญาณอินพุตที่เหมือนกัน

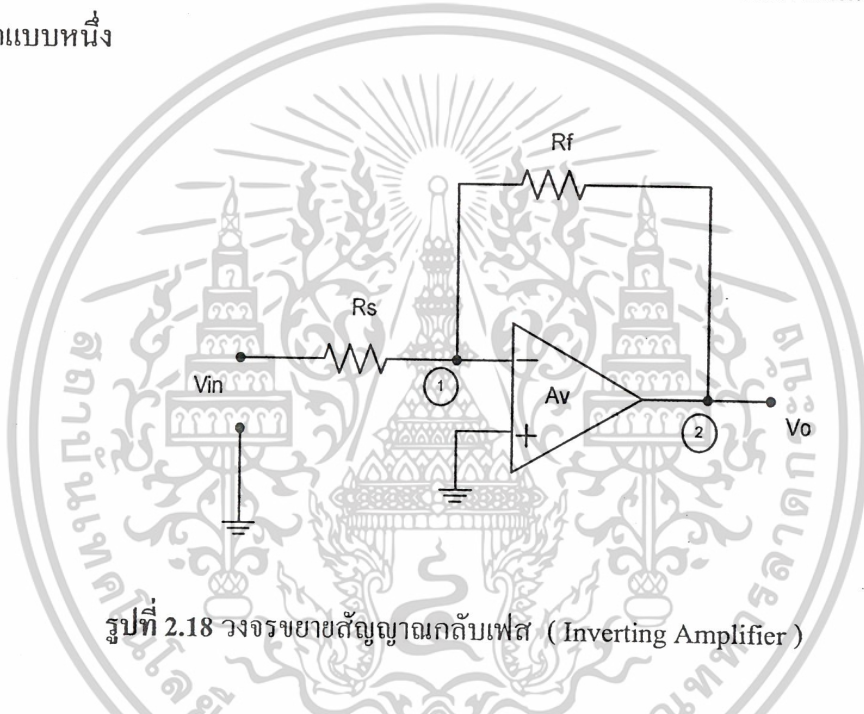
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.13 การประยุกต์ใช้งานออปแอมป์ (Op-Amp Applications)

ออปแอมป์นำมาประกอบเป็นวงจรได้หลายวงจรซึ่งในหัวข้อนี้จะกล่าวถึงการประยุกต์ใช้งานออปแอมป์ในวงจรบางประเภทเช่นวงจรขยายสัญญาณแบบกลับเฟส, วงจรขยายสัญญาณแบบไม่กลับเฟสและวงจรบัฟเฟอร์

วงจรขยายสัญญาณแบบกลับเฟส (Inverting Amplifier)

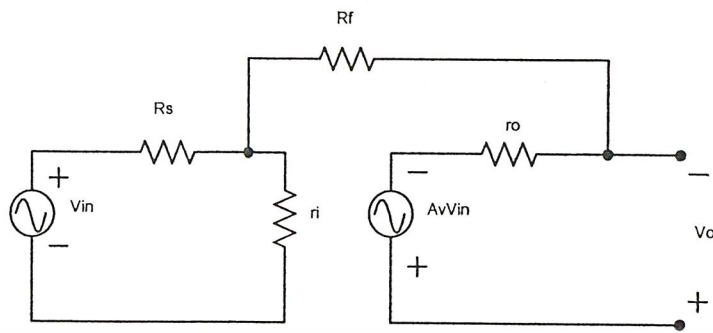
วงจรขยายสัญญาณแบบกลับเฟสซึ่งให้อัตราขยายหลังการป้อนกลับที่คงที่และได้รับความนิยมมากแบบหนึ่ง



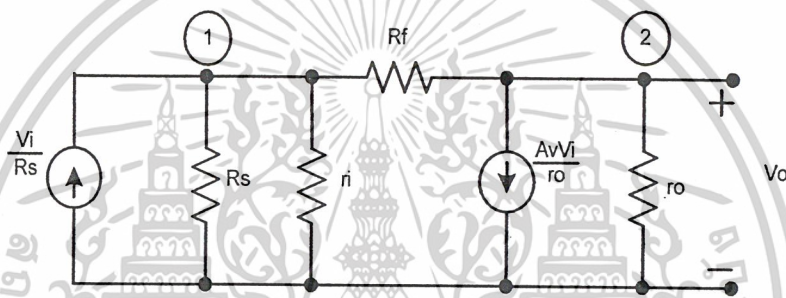
รูปที่ 2.18 วงจรขยายสัญญาณกลับเฟส (Inverting Amplifier)

เขียนวงจรสมมูลของออปแอมป์ที่มีการป้อนกลับจากเอาต์พุตมายังอินพุตในรูปที่ 2.18 โดยแทนวงจรสมมูลของออปแอมป์ในทางปฏิบัติจะได้วงจรสมมูลของวงจรขยายสัญญาณแบบกลับเฟสดังรูปที่ 2.19 เมื่อแทนแหล่งกำเนิดสัญญาณแรงดันและความต้านทานอนุกรมในรูปที่ 2.19 ด้วยแหล่งกำเนิดกระแสและความต้านทานขนานของนอร์ตัน (Norton's equivalent circuit) จะได้วงจรสมมูลดังรูปที่ 2.20 หลังจากนั้นใช้การวิเคราะห์แบบโหนด (nodal analysis) เพื่อหาค่าของอัตราส่วนระหว่างแรงดันเอาต์พุตกับแรงดันอินพุต (อัตราขยาย) ในรูปความต้านทานอินพุต, ความต้านทานเอาต์พุต, ความต้านทานป้อนกลับและอัตราขยายของออปแอมป์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.19 วงจรสมมูลของวงจรขยายสัญญาณแบบกลับเฟส 180 องศา



รูปที่ 2.20 วงจรสมมูลในรูปที่ 2.19 เมื่อแทนด้วยแหล่งกำเนิดกระแสตามทฤษฎีโน้ดต้น

จากรูปที่ 2.20 จะได้ว่า

$$\text{Node 1 : } V_1 \left(\frac{1}{R_s} + \frac{1}{r_i} + \frac{1}{R_f} \right) - V_o \left(\frac{1}{R_f} \right) = \frac{V_{in}}{R_s} \quad (2.1)$$

$$\text{Node 2 : } -V_1 \left(\frac{1}{R_f} \right) + V_o \left(\frac{1}{R_f} + \frac{1}{r_o} \right) = \frac{-A_v V_1}{r_o} \quad (2.2)$$

$$-V_1 \left(\frac{1}{R_f} - \frac{A_v}{r_o} \right) + \left(\frac{1}{R_f} + \frac{1}{r_o} \right) V_o = 0 \quad (2.3)$$

จากสมการที่ 2.1 และสมการที่ 2.3 เมื่อแก้สมการจะได้อัตราขยายของออปแอมป์ที่ใช้มีค่าสูงมากคือ

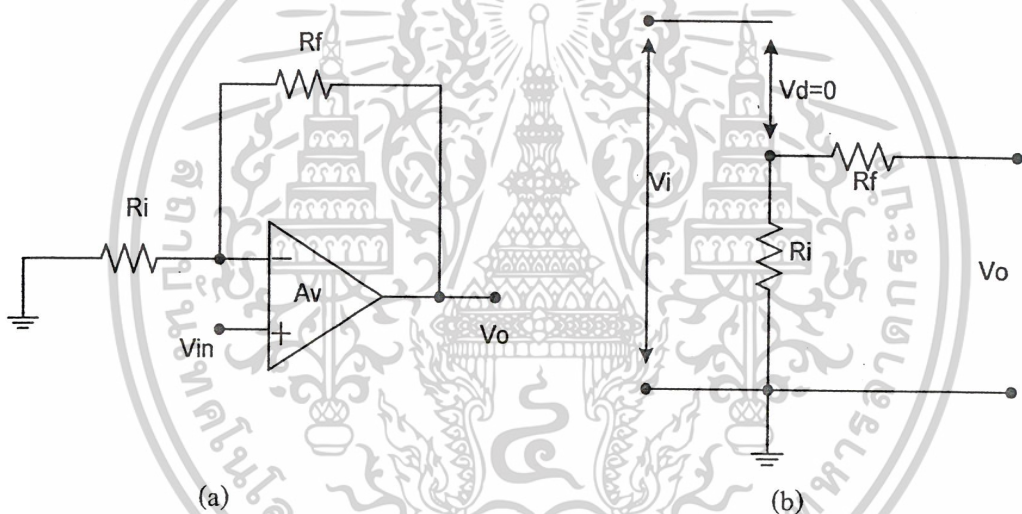
$$\frac{V_o}{V_{in}} = - \left(\frac{R_f}{R_i} \right) \quad (2.4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการอัตราขยายพบว่าอัตราขยายจะมีค่าเป็นลบ ซึ่งแสดงว่าสัญญาณเอาต์พุตกับสัญญาณอินพุตมีความต่างเฟสกันอยู่ 180 องศา ซึ่งทั้งหมดนั้นวงจรขยายกลับเฟสจะทำงานได้โดยสมมุติฐานบนสมมติฐาน (Assumption) ที่ว่าอัตราขยายของออปแอมป์มีค่าสูงมาก, ความต้านทานทางด้านอินพุตมีค่ามาก, ความต้านทานเอาต์พุตต้องมีค่าน้อยมากจึงจะได้รับความสัมพันธ์ตามสมการที่ 2.4

วงจขยายสัญญาณแบบไม่กลับเฟส (Non-Inverting Amplifier)

วงจขยายสัญญาณแบบไม่กลับเฟสมีลักษณะดังรูปที่ 2.21 (a) ซึ่งเขียนเป็นวงจรสมมูลได้ดังรูปที่ 2.21 (b)



รูปที่ 2.21 วงจขยายสัญญาณแบบไม่กลับเฟส (Non-Inverting Amplifier)

เนื่องจาก $V_d=0$ จึงหาค่า V_i ได้โดยกฎการแบ่งแรงดันไฟฟ้าดังนี้ คือ

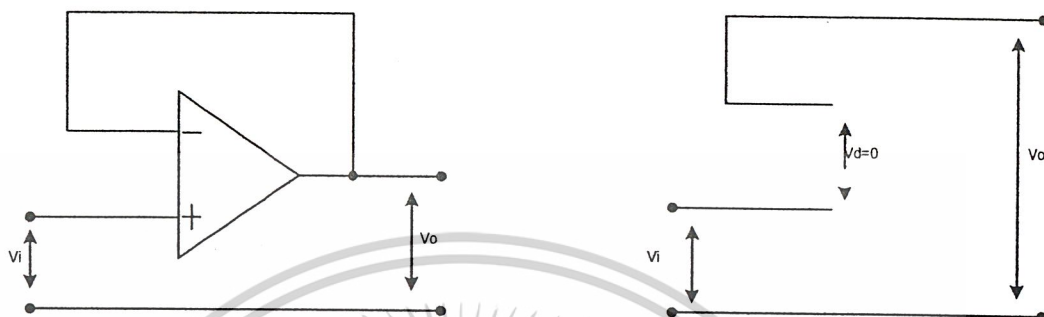
$$V_i = \left[\frac{R_i}{R_i + R_f} \right] V_o \quad (2.5)$$

ดังนั้น

$$\frac{v_i}{v_o} = \frac{R_i + R_f}{R_i} = 1 + \frac{R_f}{R_i} \quad (2.6)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หากให้ค่า $R_f=0$ จะทำให้ได้วงจรขยายที่มีอัตราขยายเท่ากับ 1 หรือเป็นวงจรบัฟเฟอร์
นั่นเอง



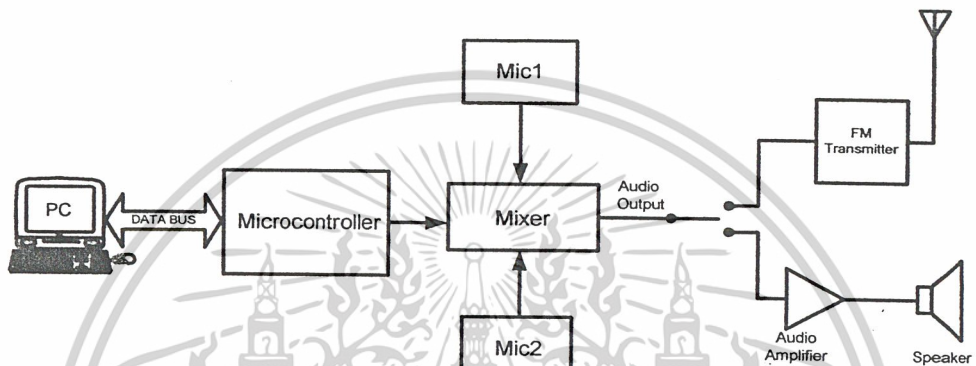
รูปที่ 2.22 วงจรบัฟเฟอร์และวงจรสมมูลของบัฟเฟอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

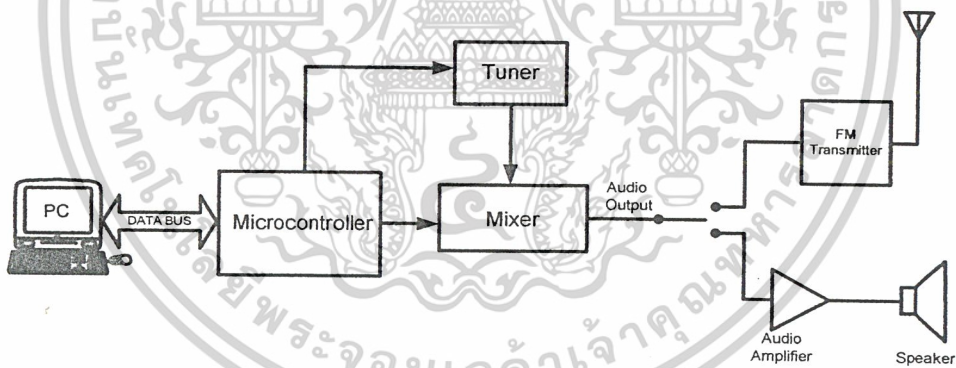
บทที่ 3

การออกแบบ

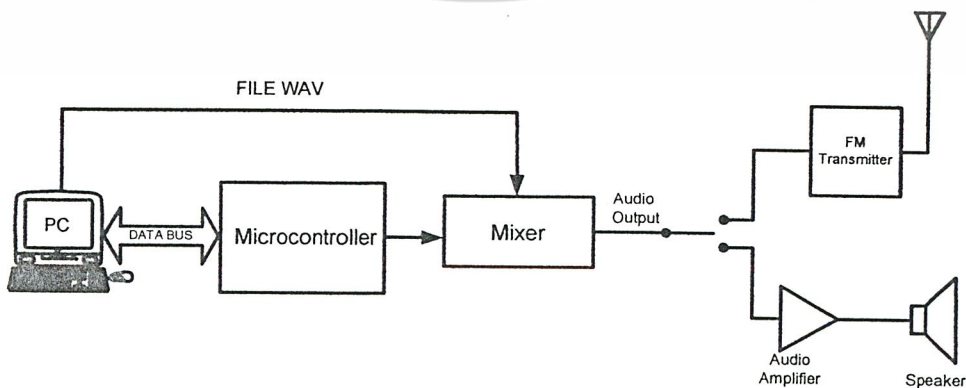
การออกแบบของวงจรอิเล็กทรอนิกส์ที่ใช้ในโครงการนี้สามารถแบ่งออกเป็นส่วนย่อย ๆ ซึ่งจะประกอบไปด้วย



รูปที่ 3.1 บล็อกไดอะแกรมการนำเสนอข่าวสารด้วยไมโครโฟน



รูปที่ 3.2 บล็อกไดอะแกรมการนำเสนอข่าวสารจากวิทยุ



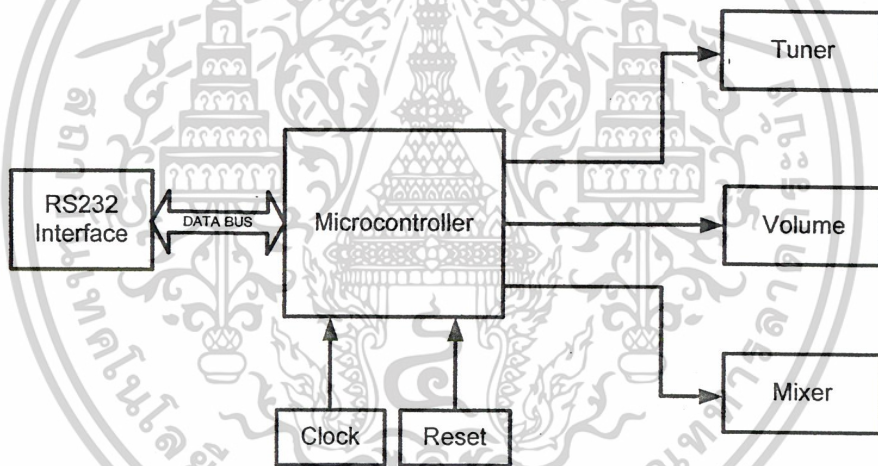
รูปที่ 3.3 บล็อกไดอะแกรมการนำเสนอข่าวสารจากไฟล์ Wav

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1 การออกแบบวงจรควบคุม

วงจรควบคุมประกอบไปด้วยไมโครคอนโทรลเลอร์ วงจรสื่อสารผ่านพอร์ตสื่อสารอนุกรมของคอมพิวเตอร์ วงจรกำเนิดสัญญาณนาฬิกา วงจรรีเซ็ต วงจรในการสับเปลี่ยนค่าความต้านทานมิกเซอร์ สายสัญญาณในการควบคุมระดับสัญญาณเสียงและวงจรหน่วงสัญญาณดังรูปที่ 3.4

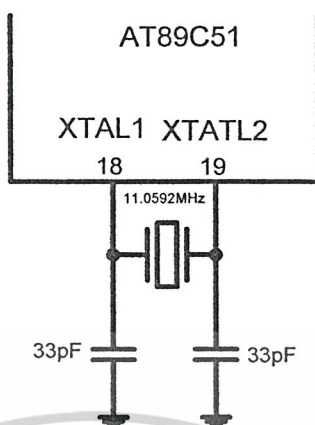
การทำงานของวงจรควบคุมการปรับแต่งประกอบไปด้วย ไมโครคอนโทรลเลอร์ตระกูล MCS 51 เบอร์ AT89C51 ของบริษัท ATMEL ทำหน้าที่รับส่งข้อมูลกับคอมพิวเตอร์โดยผ่านวงจรติดต่อสื่อสารอนุกรม ซึ่งทำการสื่อสารผ่านพอร์ตสื่อสารอนุกรมของคอมพิวเตอร์ เมื่อรับข้อมูลจากคอมพิวเตอร์ไมโครคอนโทรลเลอร์จะทำการประมวลผลข้อมูลเพื่อทำการปรับค่าต่าง ๆ โดยส่งสัญญาณไปควบคุมวงจรในการสับเปลี่ยนค่าความต้านทานมิกเซอร์ แล้วส่งสัญญาณตอบรับการทำงานกลับไปยังคอมพิวเตอร์ผ่านพอร์ตติดต่อสื่อสารอีกครั้ง



รูปที่ 3.4 บล็อกไดอะแกรมของวงจรควบคุม

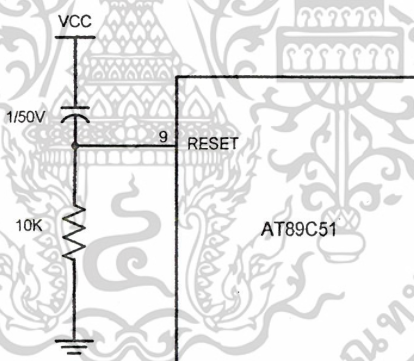
การกำเนิดสัญญาณนาฬิกาจะใช้วงจรตามรูปที่ 3.5 โดยใช้ความถี่คริสตอล 11.0592 MHz และใช้งานไมโครคอนโทรลเลอร์ในโหมดธรรมดา คือ 12 Clock/Machine Cycle ดังนั้นใน 1 Machine Cycle จะมีคาบเวลาประมาณ 0.651 μ S

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 วงจรกำเนิดสัญญาณนาฬิกา

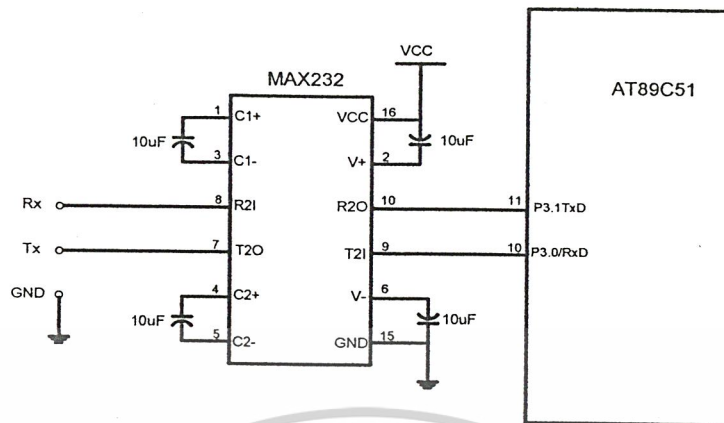
การรีเซ็ตไมโครคอนโทรลเลอร์ใช้วงจรในรูปที่ 3.6 โดยวงจรรีเซ็ตจะทำงานทุกครั้งเมื่อป้อนไฟเลี้ยงให้แก่วงจรเพื่อให้ไมโครคอนโทรลเลอร์กลับสู่สถานะเริ่มต้น



รูปที่ 3.6 วงจรรีเซ็ต

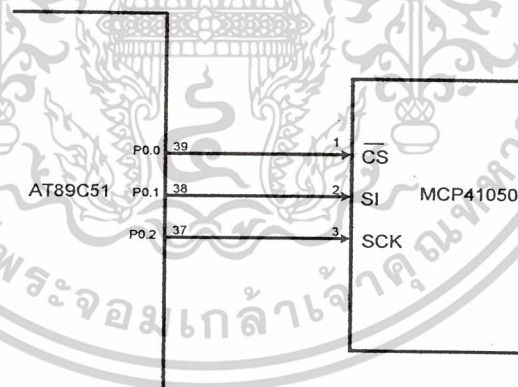
การรับส่งข้อมูลระหว่างไมโครคอนโทรลเลอร์กับคอมพิวเตอร์นั้นใช้วงจรดังรูปที่ 3.7 ซึ่งเป็นการใช้ช่องทางการสื่อสารทางพอร์ตอนุกรมของคอมพิวเตอร์ เพื่อรับส่งข้อมูลที่อัตรา 9600 bps โดยวงจรทางด้านไมโครคอนโทรลเลอร์ใช้ไอซีสำหรับรูปเบอ์ MAX232 ทำหน้าที่ในการแปลงสัญญาณข้อมูลที่มีระดับสัญญาณ $\pm 15\text{ V}$ ที่ออกมาจากพอร์ตอนุกรมให้เป็นสัญญาณที่ระดับสัญญาณ $+5\text{ V}$ และ 0 V แล้วส่งสัญญาณนี้ให้กับไมโครคอนโทรลเลอร์ ในทางกลับกัน MAX232 ก็ยังทำหน้าที่แปลงสัญญาณข้อมูลระดับ $+5\text{ V}$ และ 0 V ที่ออกมาจากไมโครคอนโทรลเลอร์ ให้เป็นระดับสัญญาณ $\pm 15\text{ V}$ เพื่อส่งให้คอมพิวเตอร์ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.7 วงจรติดต่อสื่อสารผ่านพอร์ตอนุกรม

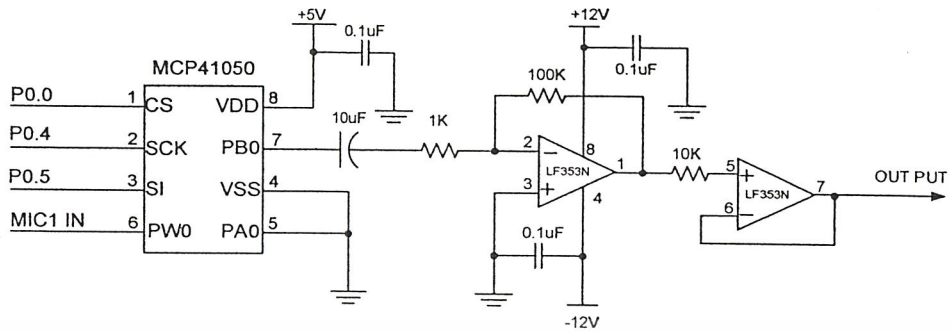
การเชื่อมต่อสายสัญญาณในการควบคุมการทำงานของวงจรปรับระดับสัญญาณนั้นแสดงไว้ในรูปที่ 3.8 โดยทางด้านไมโครคอนโทรลเลอร์จะใช้พอร์ต P0 , P1 , P2 , P3 ในการส่งสัญญาณไปควบคุมการทำงานของไอซีสำเร็จรูปเบอร์ MCP 41050 สำหรับรูปแบบการส่งข้อมูลและการเชื่อมต่อใช้มาตรฐานการเชื่อมต่อแบบ Serial Peripheral Interface



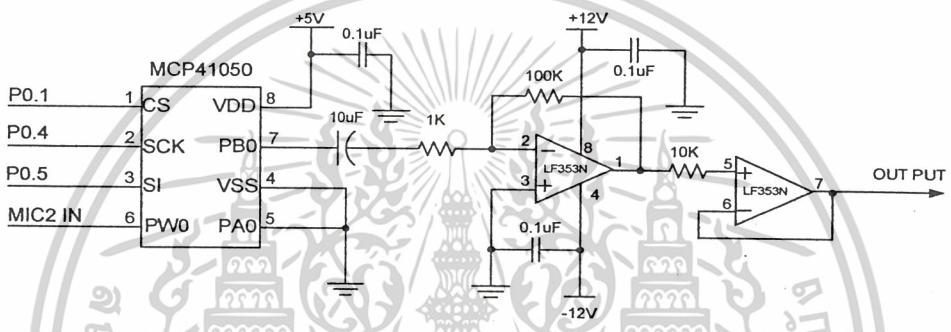
รูปที่ 3.8 การเชื่อมต่อสายสัญญาณในการควบคุมวงจรปรับระดับสัญญาณ

การออกแบบวงจรควบคุมระดับเสียง ซึ่งจะอยู่ในส่วนของวงจรมิกเซอร์โดยมีการเขียนโปรแกรมไมโครคอนโทรลเลอร์ไปควบคุมวงจรทั้งหมด เพื่อควบคุมระดับเสียงต่าง ๆ ที่มีอยู่เช่น ระดับเสียงของ Master , ระดับเสียงของ Tuner , ระดับเสียงของ File wav และระดับเสียงของไมโครโฟน เป็นต้น

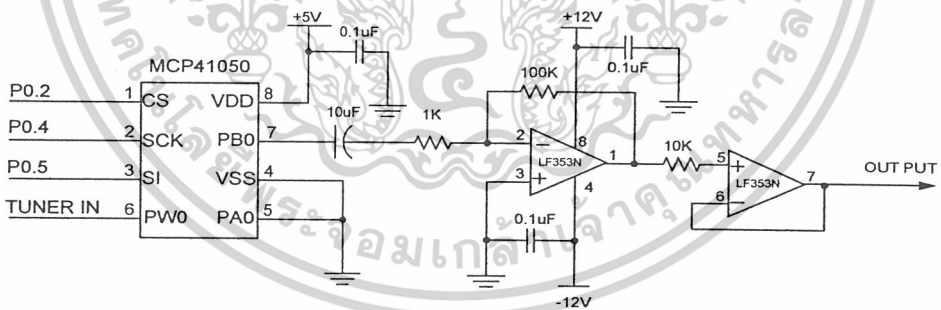
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



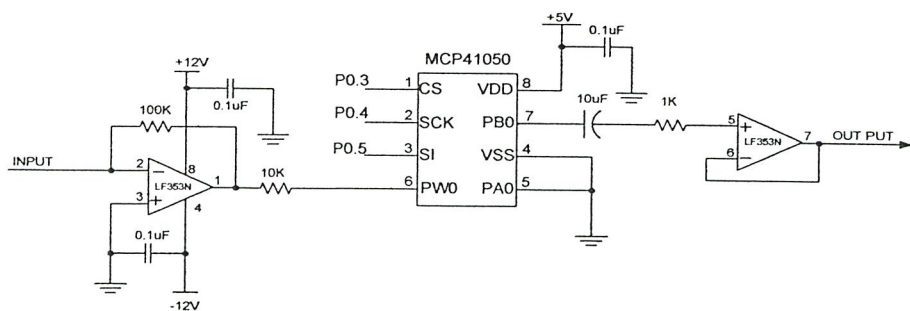
รูปที่ 3.9 วงจรควบคุมระดับเสียงของไมโครโฟน 1



รูปที่ 3.10 วงจรควบคุมระดับเสียงของไมโครโฟน 2

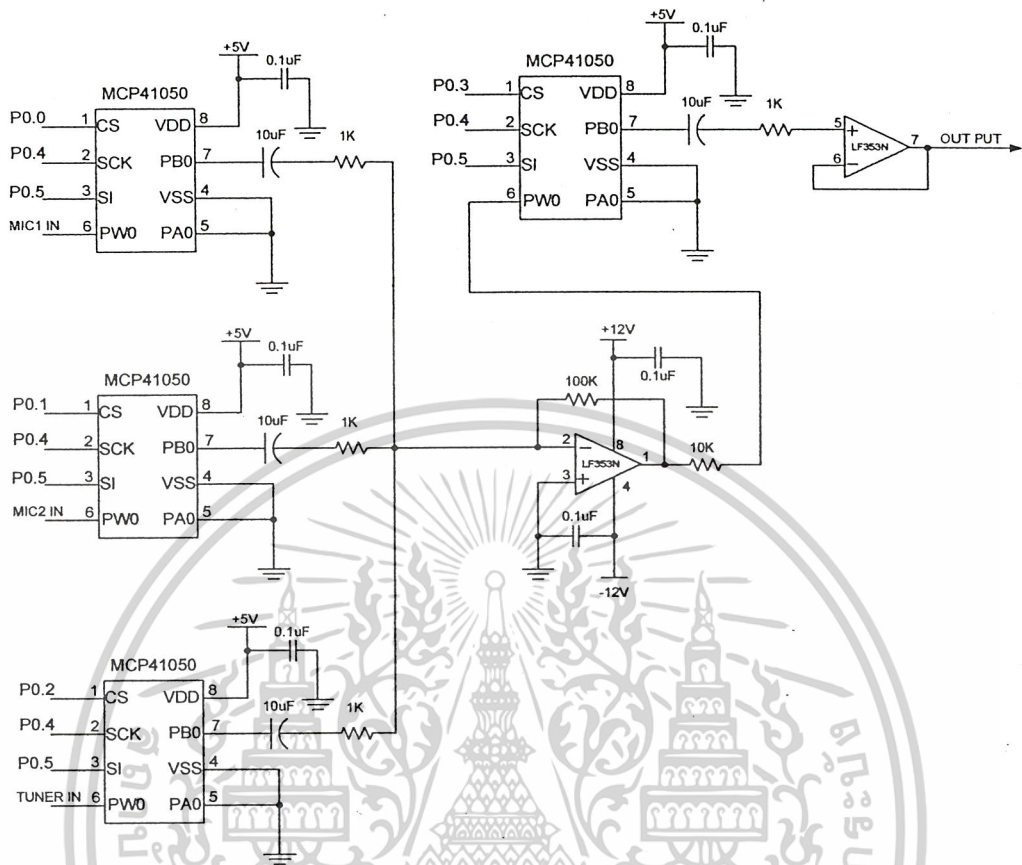


รูปที่ 3.11 วงจรควบคุมระดับเสียงของ Tuner



รูปที่ 3.12 วงจรควบคุมระดับเสียงทั้งหมด (Master)

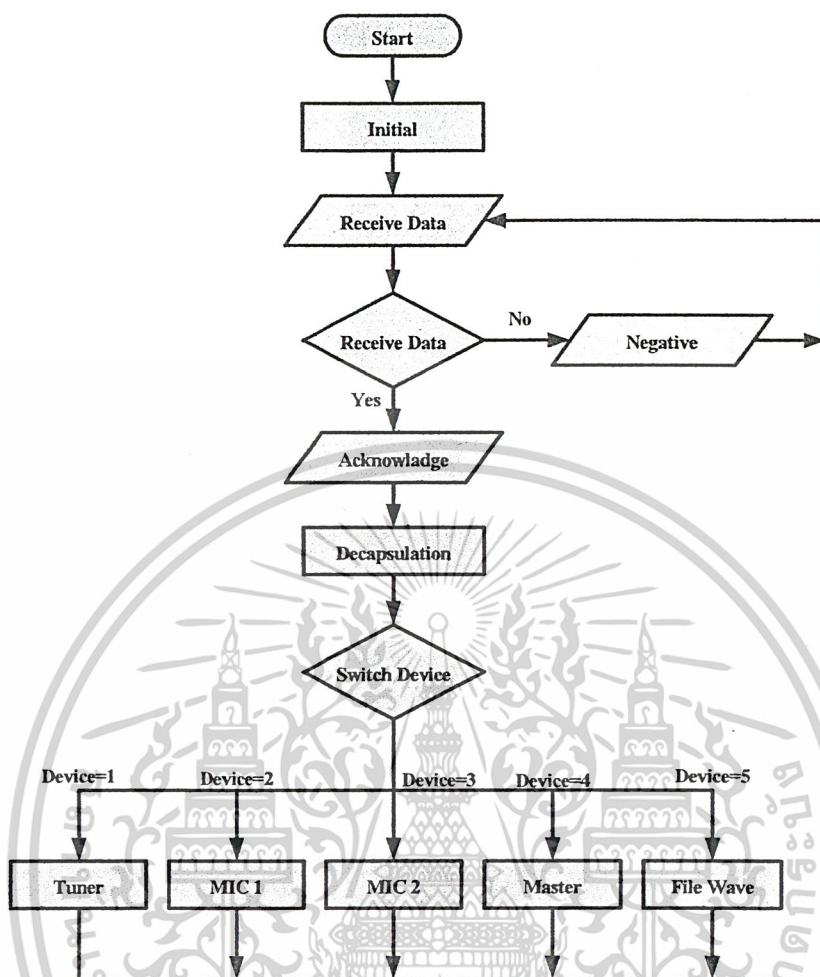
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.13 วงจรมิกเซอร์ (Mixer)

3.2 การออกแบบหน้าจอการใช้งานเพื่อติดต่อกับผู้ใช้

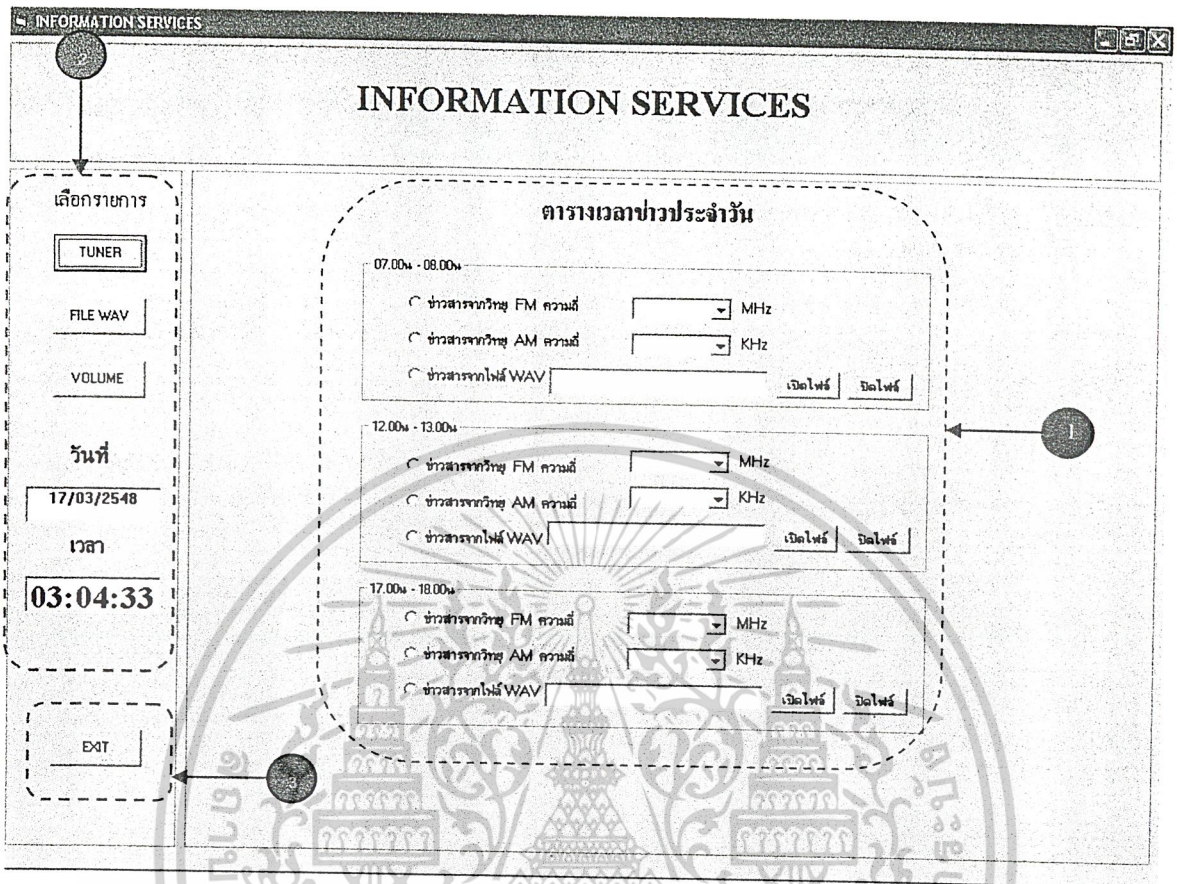
ในการออกแบบหน้าจอการใช้งานเพื่อติดต่อกับผู้ใช้ ในโครงงานนี้นั้นออกแบบขึ้น โดยใช้โปรแกรม Visual Basic 6 มาทำการออกแบบและเขียนโปรแกรมหน้าจอแสดงผล โดยในการออกแบบหน้าจอสิ่งที่ต้องคำนึงถึงเป็นอันดับแรกก็คือ การออกแบบอย่างไรให้สะดวกและง่ายแก่ผู้นำไปใช้งาน ซึ่งในส่วนนี้จะเป็นส่วนที่สำคัญอย่างยิ่ง



รูปที่ 3.14 Flowchart การทำงานของระบบ

3.3 หน้าจอหลักที่ใช้สำหรับเชื่อมต่อไปยังส่วนต่างๆ

เมื่อเราเปิดโปรแกรมขึ้นมาใช้งานในส่วนหน้าจอหลักจะเป็นส่วนแรกที่เราเห็น ซึ่งในส่วนนี้ก็จะมีการเวลาในการนำเสนอข่าวประจำวันในช่วงเวลาต่าง ๆ ตามที่ได้กำหนดไว้และยังมีแหล่งข้อมูลต่างๆ ให้เลือกเข้าไปเพื่อนำมาเสนอให้แก่ผู้ฟัง เช่น Tuner , File wav และ Volume (ไมโครโฟน) เป็นต้น ดังรูปที่ 3.15



รูปที่ 3.15 หน้าจอการใช้งานเพื่อติดต่อกับผู้ใช้โดยตรง

1. เป็นส่วนที่แสดงตารางเวลาในการนำเสนอข่าวประจำวัน โดยในส่วนนี้เวลาที่เรารับฟังจะเป็นเวลาที่คงที่ตลอด ซึ่งเราสามารถเลือกการให้บริการในเรื่องของข่าวได้ว่าในช่วงเวลาใดจะให้นำเสนอข่าวจากที่ใด ซึ่งก็จะมีข่าวสารให้เลือก 3 ประเภทด้วยกันคือ ข่าวสารจากวิทยุ FM , ข่าวสารจากวิทยุ AM , ข่าวสารจากไฟล์ Wav ในกรณีที่เรานำเสนอข่าวจากวิทยุ FM หรือ AM เราก็สามารถที่จะเลือกคลื่นความถี่ได้ว่าต้องการเล่นในคลื่นความถี่ของสถานีไหน โดยจะมีให้เลือกทุกสถานีที่เครื่องรับสามารถรับได้

2. เป็นส่วนของแหล่งข้อมูลข่าวสารที่มีไว้ให้บริการในโครงการนี้ จะมีรายการให้เลือกอยู่ 3 รายการด้วยกันคือ Tuner , File Wav และ Volume ในส่วนที่เหลือนี้จะเป็นวันที่กับเวลา ซึ่งมีไว้สำหรับเปรียบเทียบเวลาในการนำเสนอไฟล์ที่ได้จากบันทึกเสียงเป็นไฟล์ wav นั้นเอง

3. เป็นส่วนของการออกจากโปรแกรมการใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างการใช้งาน

1. ทำการเปิดโปรแกรมการใช้งานที่ได้ออกแบบ จะแสดงส่วนของตารางเวลาเสนอข่าวประจำวัน ซึ่งมีการกำหนดเวลาในการนำเสนอไว้แล้วเป็น 3 ช่วงเวลาคือ 07.00 น. – 08.00 น. , 12.00 น. – 13.00 น. และ 17.00 น. – 18.00 น.

2. ทำการเลือกแหล่งข่าวสารที่จะนำเสนอซึ่งมี 3 แหล่งคือ ข่าวสารจากวิทยุ FM , ข่าวสารจากวิทยุ AM และข่าวสารจากไฟล์ Wav ในกรณีนี้ทดลองเลือกข่าวสารจากวิทยุ FM จากนั้นก็ทำการเลือกสถานีที่ต้องการนำเสนอข่าว ซึ่งจะมีสถานีให้เลือกดังรูปที่ 3.16

รูปที่ 3.16 การนำเสนอข่าวประจำวันจากวิทยุ FM

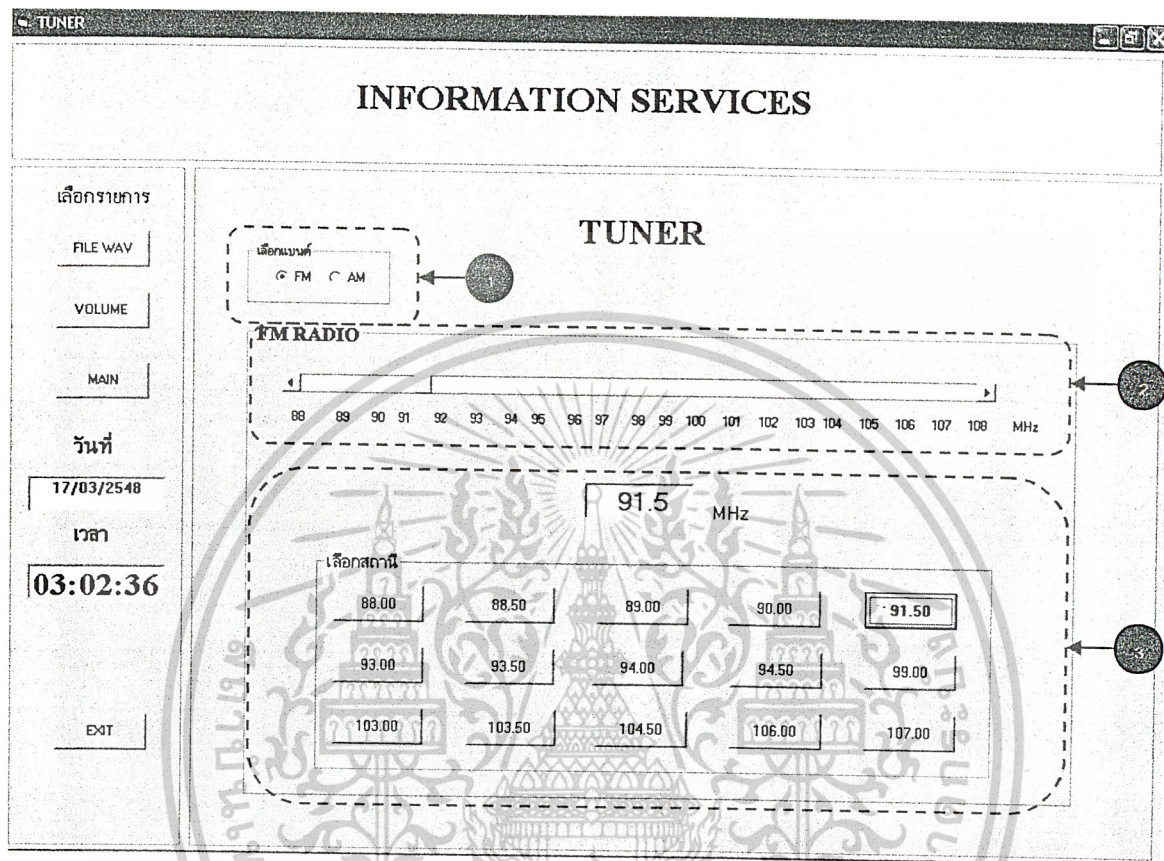
3. ในส่วนของการเลือกนำเสนอข่าวจากวิทยุ AM ก็มีการใช้งานเช่นเดียวกันกับการนำเสนอข่าวจากวิทยุ FM

4. การนำเสนอข่าวจากไฟล์ Wav ทำการคลิกเลือกรูปแบบข่าวสารจากไฟล์ Wav จากนั้นทำการเลือกไฟล์ที่ได้มีการบันทึกเอาไว้โดยการคลิก เปิดไฟล์ แล้วทำการเลือกไฟล์ที่ต้องการจะนำเสนอ ดังรูปที่ 3.17

รูปที่ 3.17 การนำเสนอข่าวประจำวันจากข่าวสารไฟล์ Wav

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

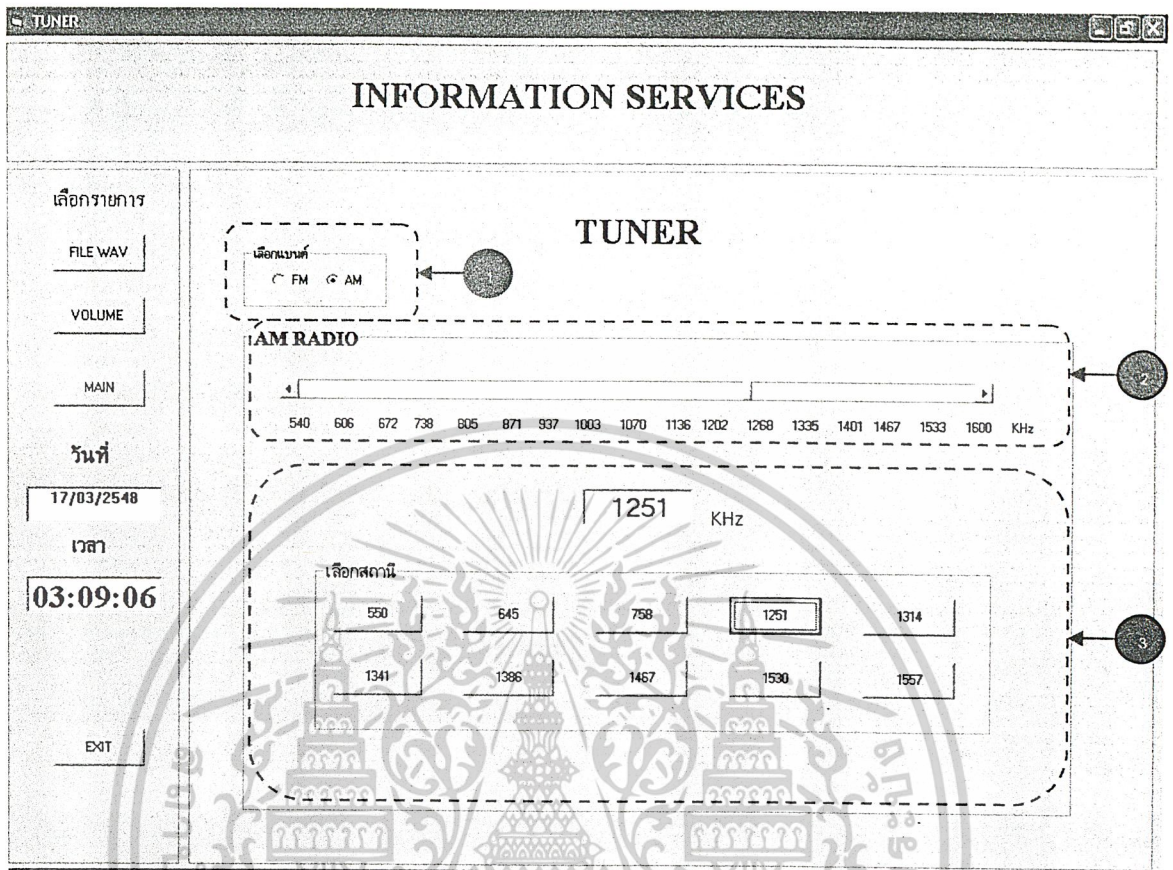
3.4 หน้าจอการนำเสนอข่าวสารจากวิทยุ



รูปที่ 3.18 หน้าจอการนำเสนอข่าวสารจากวิทยุ FM Radio

1. เป็นส่วนของการเลือกรับสถานี FM และ AM
2. เป็นส่วนที่แสดงแถบความถี่ของ FM Radio
3. เป็นส่วนของการเลือกสถานีที่ต้องการส่งออกและแสดงสถานีที่เลือก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.19 หน้าจอแนะนำเสนอข่าวสารจากวิทยุ AM Radio

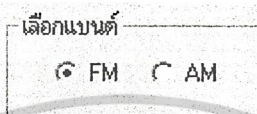
1. เป็นส่วนของการเลือกรับสถานี FM และ AM
2. เป็นส่วนที่แสดงแถบความถี่ของ AM Radio
3. เป็นส่วนของการเลือกสถานีที่ต้องการส่งออกและแสดงสถานีที่เลือก

ในส่วนนี้จะเป็นการนำเสนอข่าวสารจากวิทยุทั่ว ๆ ไป จากหน้าจอหลักทำการเลือกรายการ โดยคลิกปุ่ม Tuner ก็จะแสดงในส่วนของหน้าจอแนะนำเสนอข่าวสารจากวิทยุขึ้นมา ในส่วนของหน้าจอแนะนำเสนอข่าวสารจากวิทยุ ก็จะแบ่งออกเป็น FM Radio กับ AM Radio ดังรูปที่ 3.18 และรูปที่ 3.19 โดยที่ระบบ FM และ AM จะเป็นระบบสังเคราะห์ความถี่ สามารถที่จะเลือกคลื่นความถี่ที่ต้องการนำเสนอได้ด้วยวิธีการง่าย ๆ คือ สามารถคลิกเลือกจากปุ่มที่ได้ตั้งทำการตั้งสถานีเอาไว้แล้วได้ทันทีหรือ ถ้าสถานีที่ต้องการเลือกไม่มีอยู่ในปุ่มก็สามารถเลื่อนที่แถบความถี่ (สเกล) ได้ โปรแกรมก็จะทำการส่งคลื่นความถี่ที่ได้เลือกเอาไว้ นำไปออกอากาศ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

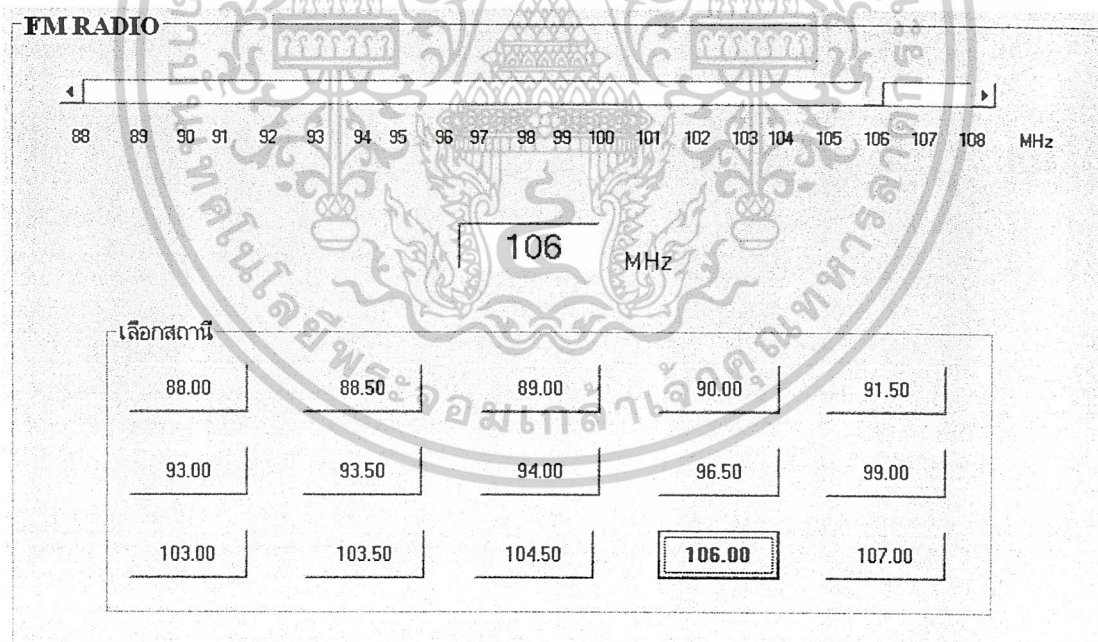
ตัวอย่างการใช้งาน

1. ทำการเลือกรายการโดยคลิก **TUNER** จะแสดงในส่วนของหน้าจอการนำเสนอข่าวจากวิทยุ
2. กรณีต้องการนำเสนอวิทยุ FM ทำการเลือกแบนด์เป็น FM ดังรูปที่ 3.20



รูปที่ 3.20 การเลือกนำเสนอข่าวสารจาก FM

3. จากนั้นก็เลือกสถานีที่ต้องการนำเสนอ โดยสามารถคลิกเลือกได้จากปุ่มสถานีที่ได้ตั้งเอาไว้แล้วได้ทันทีหรือเลื่อนจากแถบสเกลก็ได้ดังรูปที่ 3.21



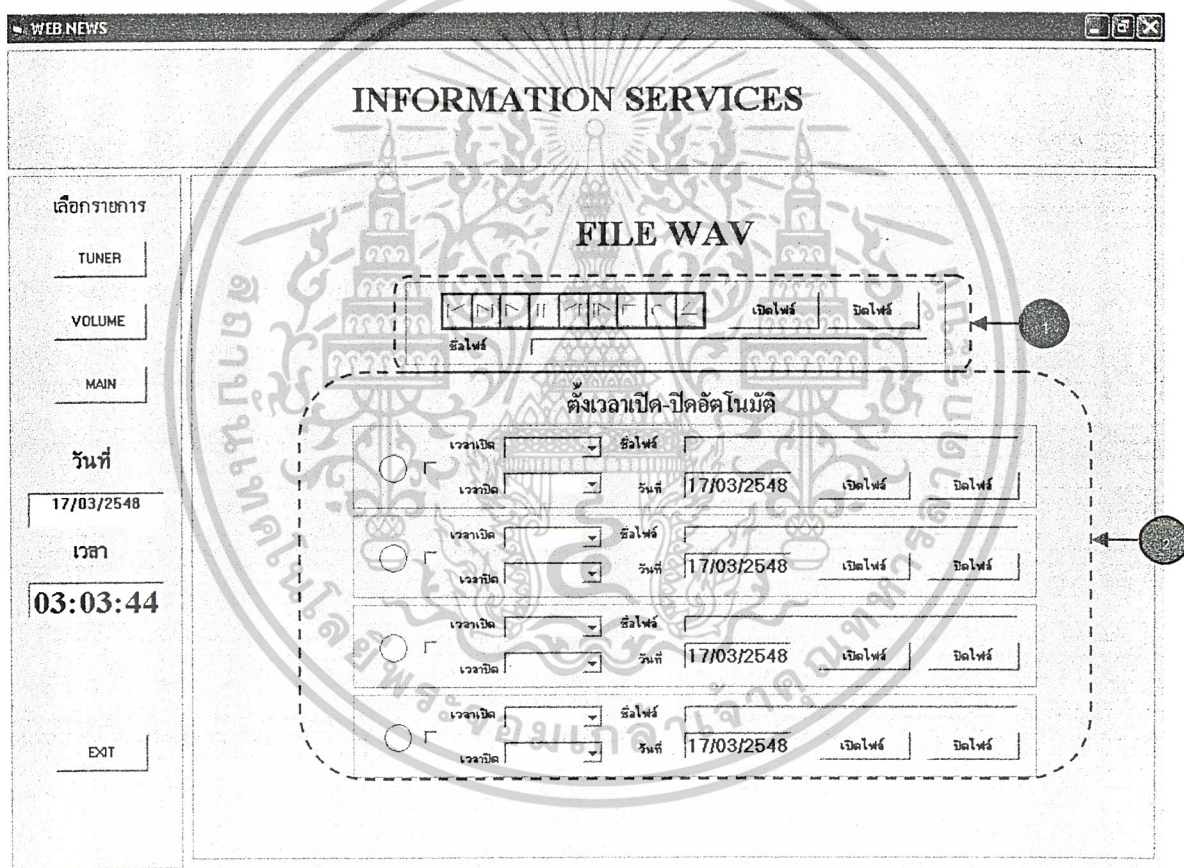
รูปที่ 3.21 การเลือกสถานีที่ต้องการนำเสนอ

4. การนำเสนอข่าวสารในรูปแบบของ AM ก็สามารถกระทำได้เช่นเดียวกับ FM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 หน้าจอการนำเสนอข่าวสารจากไฟล์ wav

ในส่วนนี้จะเป็นการนำเสนอข่าวสารที่ได้มีการบันทึกเอาไว้แล้วเป็นไฟล์ wav จากหน้าจอหลักทำการเลือกรายการโดยคลิกปุ่ม File Wav ก็จะแสดงในส่วนของหน้าจอการนำเสนอข่าวสารจากไฟล์ที่ได้มีการบันทึกเสียงเป็น wav ดังรูปที่ 3.22 ในส่วนของการนำเสนอข่าวสารจากไฟล์ wav นั้นเราก็จะมีการตั้งเวลาในการออกอากาศแบบอัตโนมัติคือ เมื่อถึงเวลาที่เรได้ตั้งเอาไว้ไฟล์ที่เราได้ทำการเลือกเอาไว้ก็จะเล่นเองโดยอัตโนมัติโดยเทียบกับเวลาปัจจุบัน ซึ่งไฟล์ wav ที่เราเลือกก็จะมาจากข่าวหรือบทความที่เราได้ทำการบันทึกเอาไว้ก่อนล่วงหน้าแล้ว



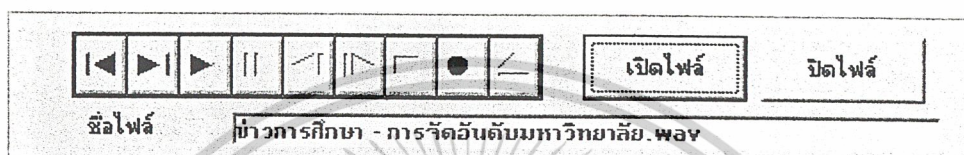
รูปที่ 3.22 หน้าจอการนำเสนอข่าวสารจากไฟล์ wav

1. เป็นส่วนของการนำเสนอข่าวสารในรูปแบบ File Wav โดยไม่ต้องตั้งเวลาในการนำเสนอ สามารถเล่นได้ทันทีที่ต้องการเล่น
2. เป็นส่วนของการนำเสนอข่าวสารในรูปแบบ File Wav โดยมีการตั้งเวลาเปิด-ปิดอัตโนมัติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวอย่างการใช้งาน

1. ทำการเลือกรายการ โดยคลิก FILE WAV จะแสดงในส่วนของหน้าจอการนำเสนอข่าวจากไฟล์ Wav
2. การนำเสนอข่าวสารจากไฟล์ Wav มีรูปแบบการนำเสนออยู่ 2 รูปแบบด้วยกันคือ
 - 2.1 เล่นแบบไม่มีการตั้งเวลา



รูปที่ 3.23 การเล่นไฟล์ Wav แบบไม่ต้องตั้งเวลา

2.2 เล่นแบบมีการตั้งเวลา



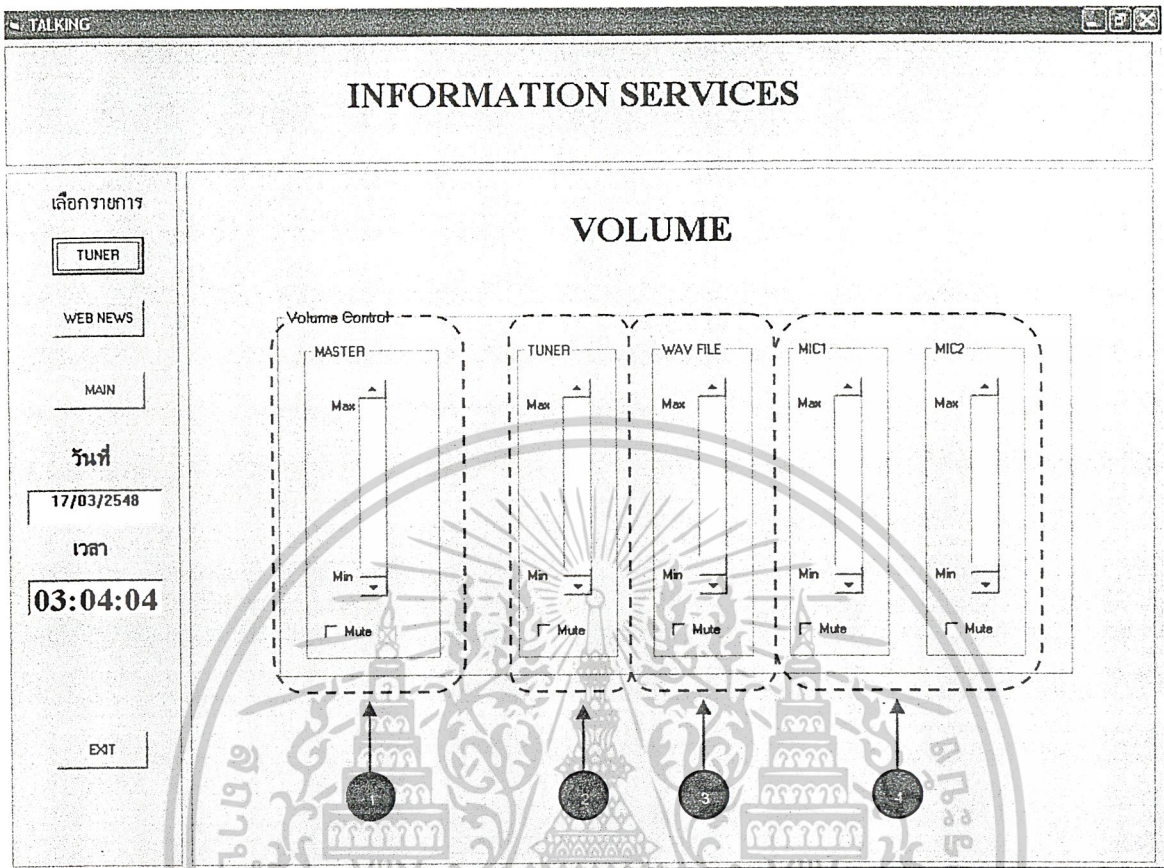
รูปที่ 3.24 การเล่นไฟล์ Wav แบบตั้งเวลา

3. ทำการเปิดไฟล์ที่ต้องการนำเสนอ จากนั้นทำการตั้งเวลาในการเปิดและปิดแล้วทำการคลิกที่ช่องสี่เหลี่ยมด้านหน้า ดังรูปที่ 3.24 เมื่อถึงเวลาที่ตั้งเอาไว้ไฟล์ที่เลือกเอาไว้ก็จะถูกนำออกมาเล่นโดยอัตโนมัติ

3.6 หน้าจอการควบคุมระดับเสียง

ในส่วนนี้จะเป็นการนำเสนอข่าวสาร โดยการพูดคุยกับวิทยากรรับเชิญ โดยผ่านทางไมโครโฟน ในโครงการนี้ ได้มีการออกแบบให้สามารถใช้งานไมโครโฟนได้จากตัวเครื่องควบคุมโดยตรง ซึ่งสามารถควบคุมความดังของเสียงที่ออกมาจากไมโครโฟนได้ทุกตัว เพื่อให้ได้เสียงเป็นไปตามที่ความต้องการของผู้จัดรายการ ในส่วนการใช้งานจากหน้าจอหลักทำการเลือกรายการ Volume ก็จะมาแสดงในส่วนของหน้าจอการนำเสนอข่าวสาร โดยผ่านทางไมโครโฟน ดังรูปที่ 3.25

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.25 หน้าจอควบคุมระดับเสียง

1. เป็นส่วนของการปรับระดับเสียงหลัก (Master) ที่ควบคุมระดับเสียงทั้งหมด
2. เป็นส่วนของการปรับระดับเสียงของการนำเสนอทางวิทยุ
3. เป็นส่วนของการปรับระดับเสียงของการนำเสนอทาง File Wav
4. เป็นส่วนของการปรับระดับเสียงของการนำเสนอทางไมโครโฟน

ตัวอย่างการใช้งาน

1. ทำการเลือกรายการโดยคลิก **VOLUME** จะแสดงในส่วนของหน้าจอควบคุมระดับเสียง ซึ่งในส่วนนี้จะเป็นการนำเสนอด้วยการพูดคุยหรือบรรยายโดยใช้ไมโครโฟน มีการปรับระดับเสียงของไมโครโฟนผ่านหน้าจอการใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

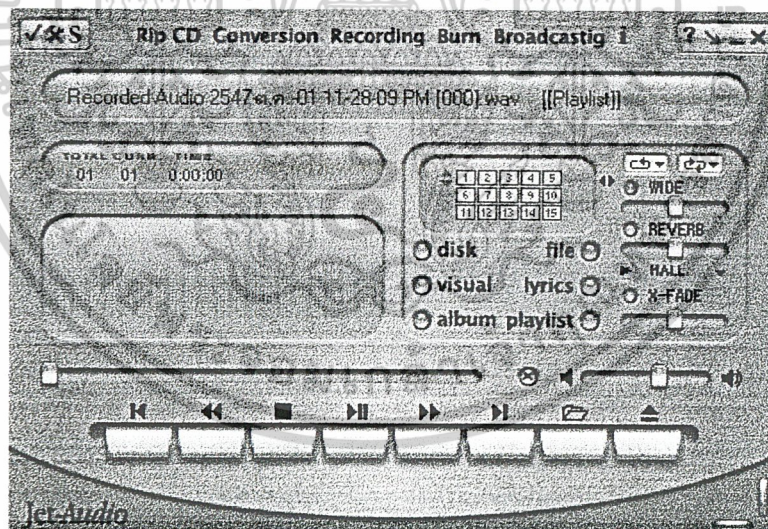
การทดลองและผลการทดลอง

4.1 การทดลองในส่วนของการนำเสนอข่าวสารทางวิทยุ

ในโครงการนี้ได้มีการนำเอาเครื่องรับวิทยุที่สามารถเลือกรับได้ทั้ง FM และ AM ซึ่งใช้ระบบสังเคราะห์ความถี่มาทำการประยุกต์ใช้งาน โดยได้มีการนำเอาไมโครคอนโทรลเลอร์เข้ามาควบคุมระดับสัญญาณเสียง และได้มีการออกแบบให้สามารถเลือกรับสถานีต่าง ๆ ได้ตามต้องการ โดยควบคุมผ่านทางโปรแกรมที่เขียนด้วย Visual Basic

4.2 การทดลองในส่วนของการนำเสนอข่าวสารทาง File Wav

ในส่วนของการนำเสนอข่าวสารทาง File Wav ในโครงการนี้ก็ได้มีการทดลองบันทึกเสียงจริงด้วยโปรแกรม Jet Audio ซึ่งในส่วนของโปรแกรม Jet Audio สามารถที่จะทำ Download ได้จากเว็บที่มีให้ Download ทั่วๆ ไปดังรูปที่ 4.1

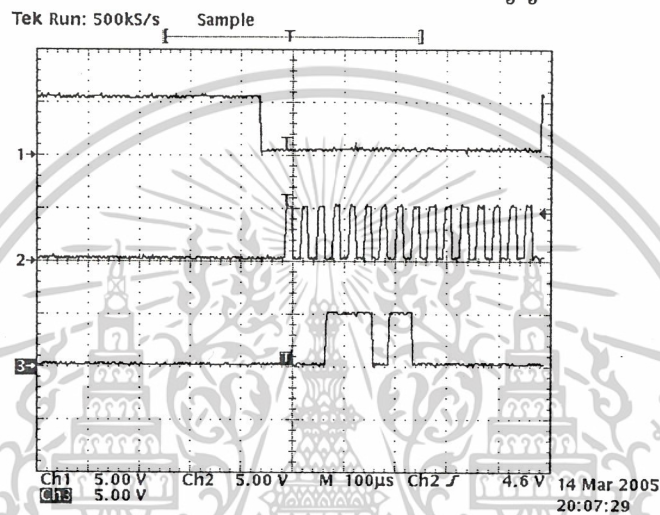


รูปที่ 4.1 ตัวอย่างโปรแกรม Jet Audio ที่ใช้ในการบันทึกเสียงเป็น File Wav

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การทดลองในส่วนของการนำเสนอข่าวสารทางไมโครโฟน

ในส่วนของการนำเสนอข่าวสารทางไมโครโฟน ในโครงการนี้ก็จะได้มีการออกแบบวงจรมิกเซอร์เพื่อนำมารองรับการใช้งานไมโครโฟน ซึ่งในส่วนนี้จะเน้นทางด้านการควบคุมระดับความดังของสัญญาณเสียงที่ออกจากไมโครโฟน โดยการใช้ไมโครคอนโทรลเลอร์มาควบคุมระดับเสียงก็ได้มีการเขียนโปรแกรมในไมโครคอนโทรลเลอร์เพื่อสร้างสัญญาณ 3 ส่วนด้วยกันคือ ขา CS, ขา SCLK และขา SI โดยที่ขา SI จะใช้เป็นการเพิ่มค่าระดับของสัญญาณเสียงตั้งแต่ 0 – 255

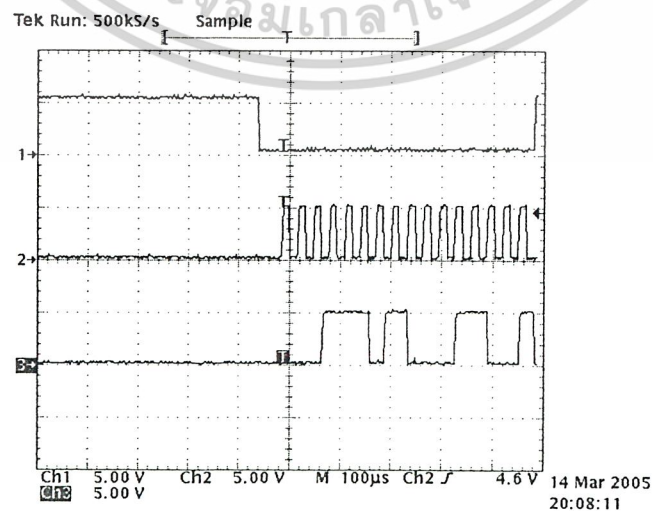


รูปที่ 4.2 แสดงสัญญาณที่ใช้ในการควบคุมระดับความดังของเสียงที่ 0

Channel 1 เป็นสัญญาณ CS

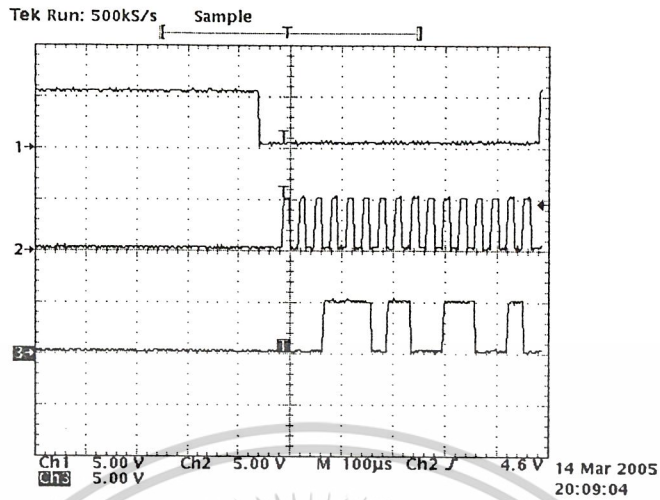
Channel 2 เป็นสัญญาณนาฬิกา (Clock) ที่ใช้ควบคุมจังหวะ

Channel 3 เป็นสัญญาณ SI ที่ใช้ควบคุมระดับความดังของเสียง

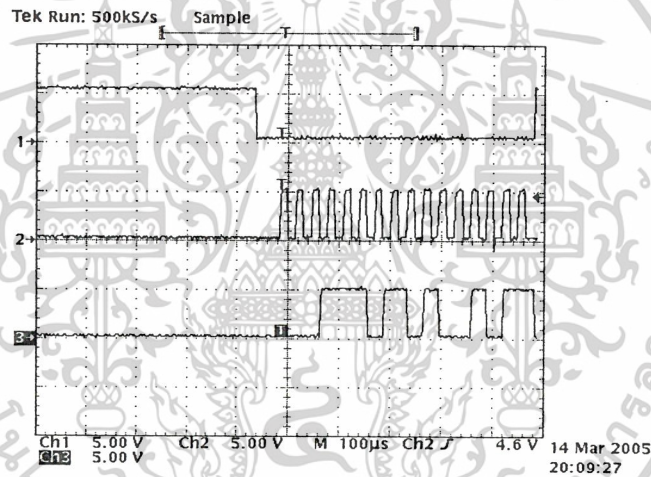


รูปที่ 4.3 แสดงสัญญาณที่ใช้ในการควบคุมระดับความดังของเสียงที่ 25

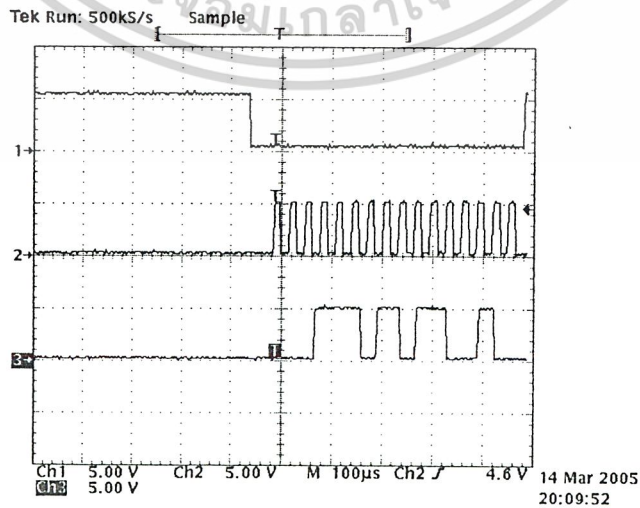
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 แสดงสัญญาณที่ใช้ในการควบคุมระดับความดังของเสียงที่ 50

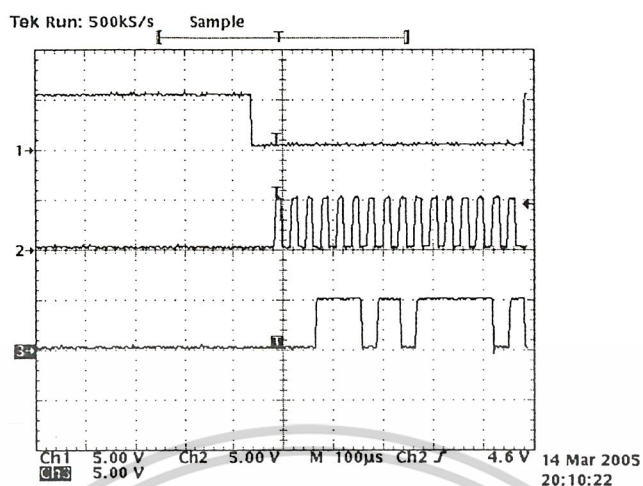


รูปที่ 4.5 แสดงสัญญาณที่ใช้ในการควบคุมระดับความดังของเสียงที่ 75

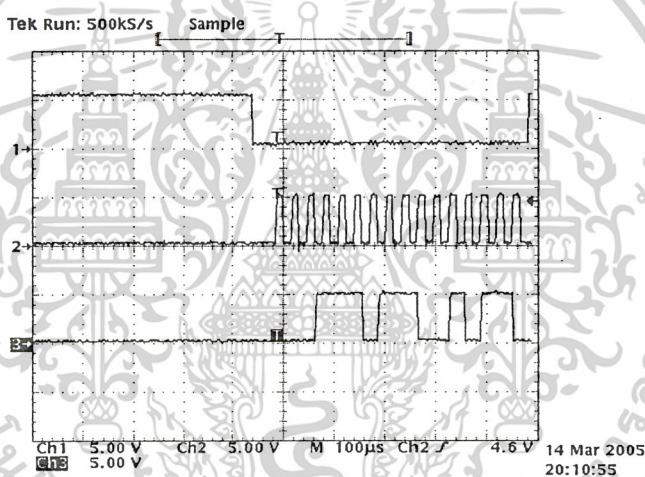


รูปที่ 4.6 แสดงสัญญาณที่ใช้ในการควบคุมระดับความดังของเสียงที่ 100

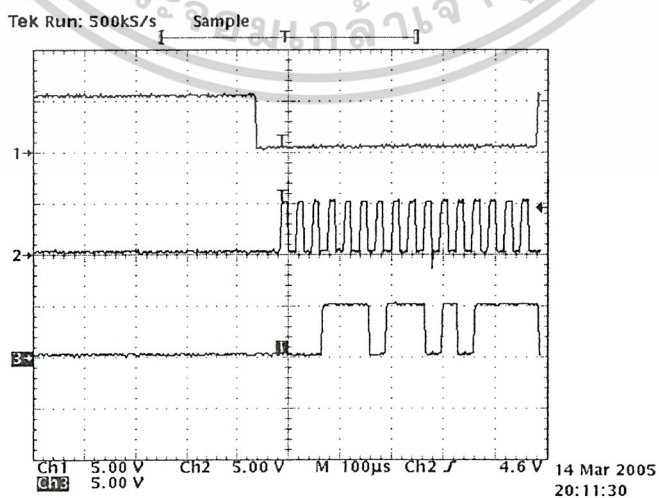
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่ในทางใดๆ
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.7 แสดงสัญญาณที่ใช้ในการควบคุมระดับความดังของเสียงที่ 125

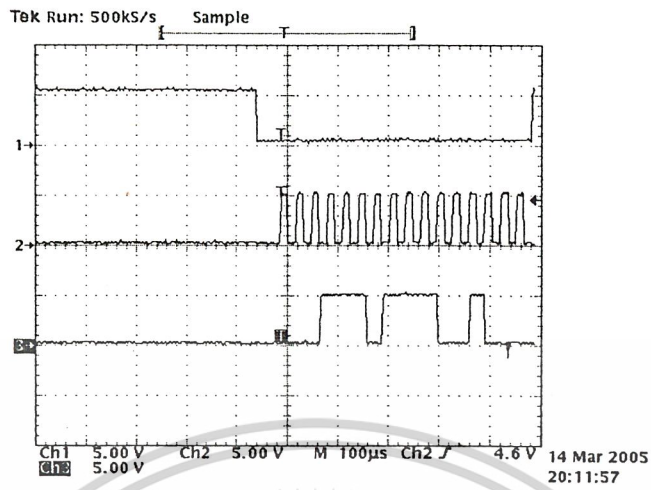


รูปที่ 4.8 แสดงสัญญาณที่ใช้ในการควบคุมระดับความดังของเสียงที่ 150

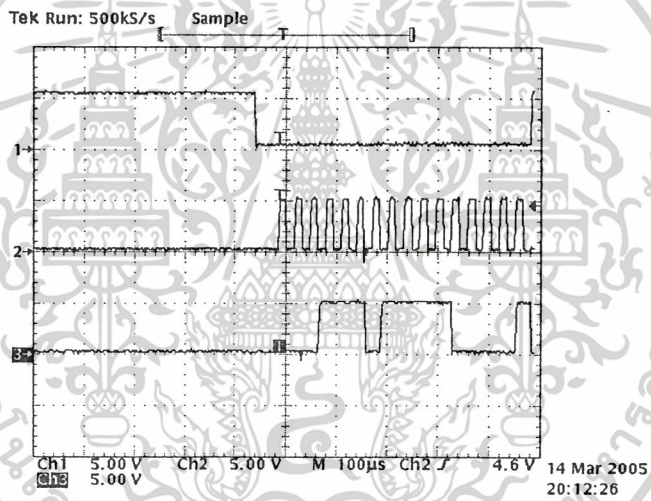


รูปที่ 4.9 แสดงสัญญาณที่ใช้ในการควบคุมระดับความดังของเสียงที่ 175

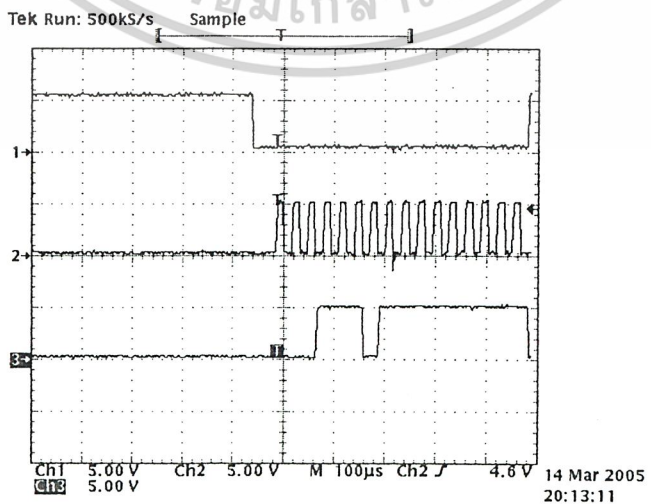
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.10 แสดงสัญญาณที่ใช้ในการควบคุมระดับความดังของเสียงที่ 200



รูปที่ 4.11 แสดงสัญญาณที่ใช้ในการควบคุมระดับความดังของเสียงที่ 225

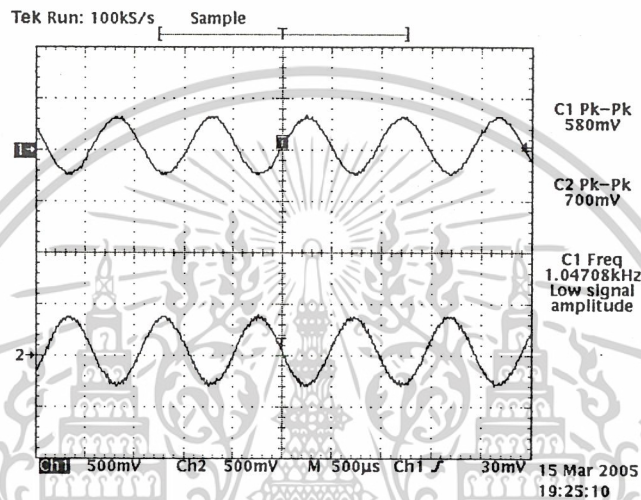


รูปที่ 4.12 แสดงสัญญาณที่ใช้ในการควบคุมระดับความดังของเสียงที่ 255

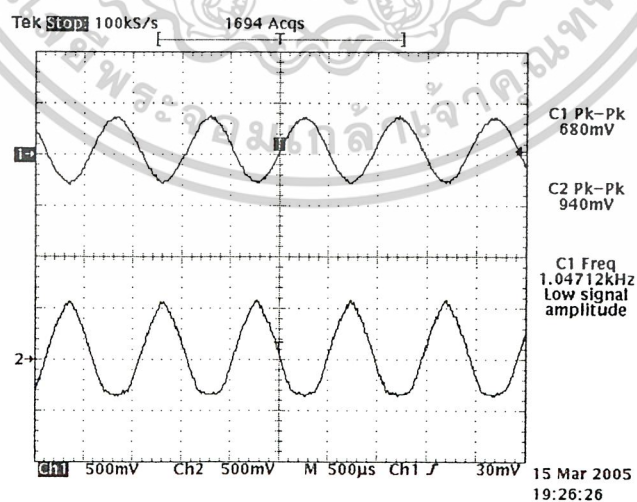
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น เมื่ออนุญาตให้เผยแพร่ไปยังหน่วยงานอื่นโดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. 4 การทดลองในส่วนของการควบคุมระดับสัญญาณเสียง

ในส่วนของการควบคุมระดับสัญญาณเสียงก็จะมี 4 ส่วนด้วยกันคือ ระดับเสียง Master , ระดับเสียง Tuner , ระดับเสียง File Wav และระดับเสียงของไมโครโฟน การควบคุมทั้งหมดจะทำภายในส่วนของมิกเซอร์และควบคุมโดยโปรแกรมที่ได้ออกแบบไว้ เมื่อทำการเปรียบเทียบอัตราขยายของตัวปรับระดับเสียงตั้งแต่ระดับ 0- 255 ผลที่ได้เป็นดังนี้

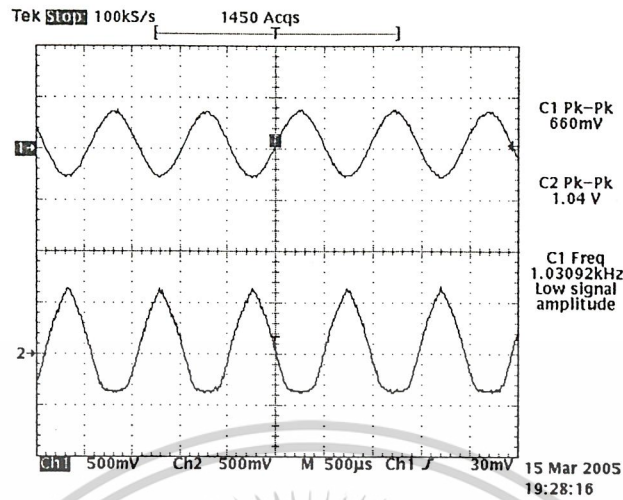


รูปที่ 4.13 แสดงการเปรียบเทียบสัญญาณอินพุตและเอาต์พุตเมื่อปรับระดับเสียงเป็น 0
Channel 1 เป็นสัญญาณอินพุต
Channel 2 เป็นสัญญาณเอาต์พุต

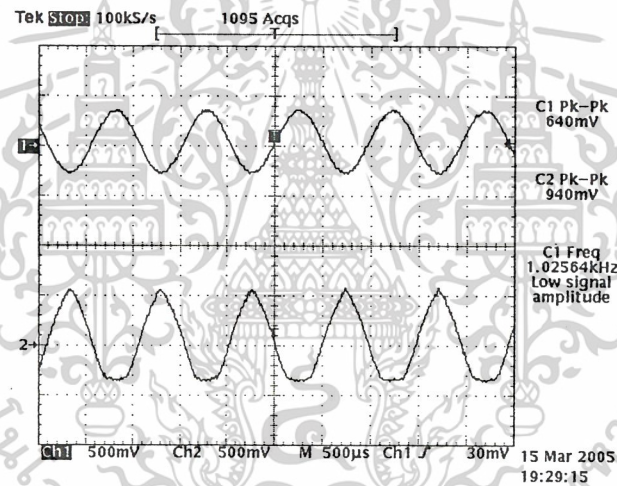


รูปที่ 4.14 แสดงการเปรียบเทียบสัญญาณอินพุตและเอาต์พุตเมื่อปรับระดับเสียงเป็น 25

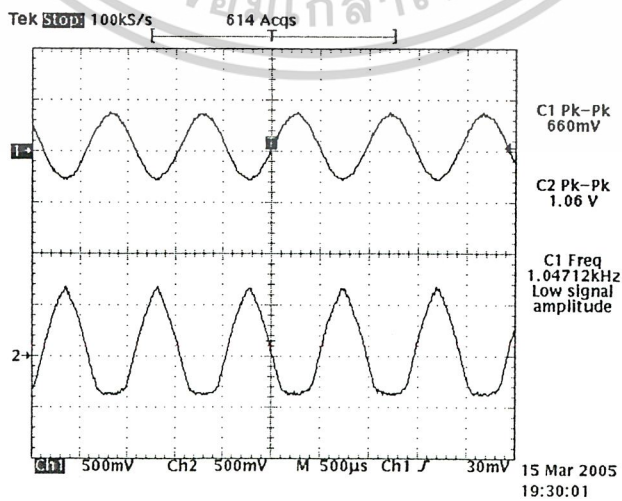
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.15 แสดงการเปรียบเทียบสัญญาณอินพุตและเอาต์พุตเมื่อปรับระดับเสียงเป็น 50



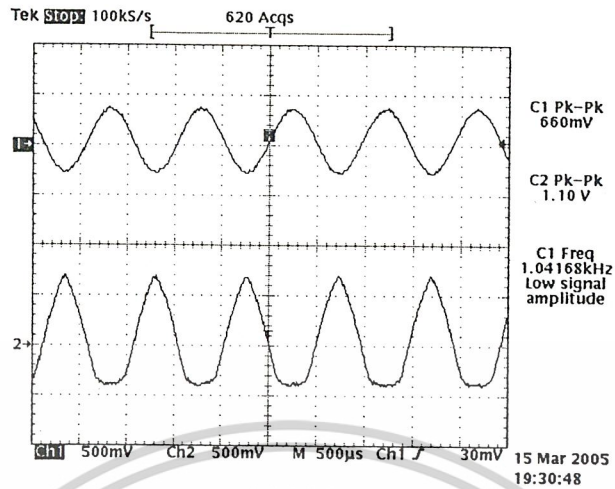
รูปที่ 4.16 แสดงการเปรียบเทียบสัญญาณอินพุตและเอาต์พุตเมื่อปรับระดับเสียงเป็น 75



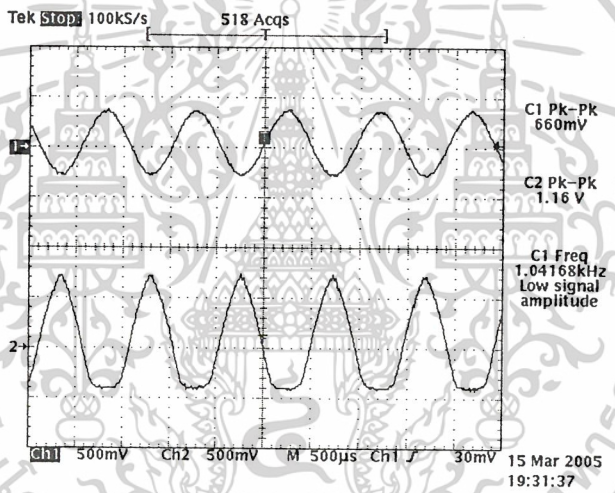
รูปที่ 4.17 แสดงการเปรียบเทียบสัญญาณอินพุตและเอาต์พุตเมื่อปรับระดับเสียงเป็น 100

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปเผยแพร่ภายนอกการดำเนินงาน

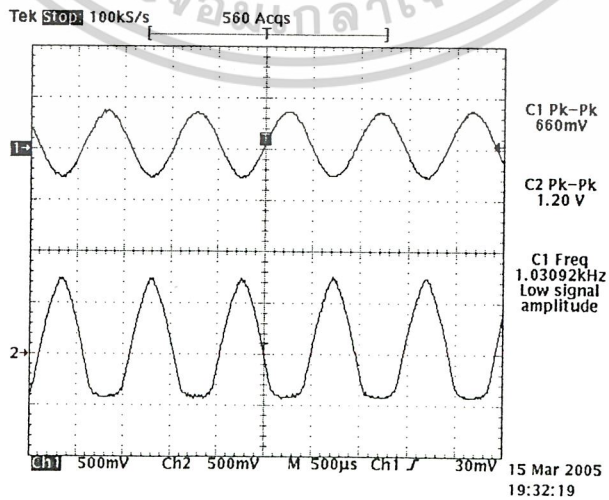
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.18 แสดงการเปรียบเทียบสัญญาณอินพุตและเอาต์พุตเมื่อปรับระดับเสียงเป็น 125

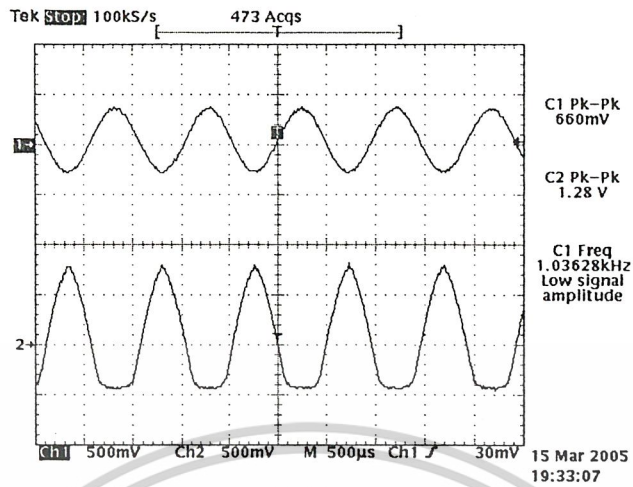


รูปที่ 4.19 แสดงการเปรียบเทียบสัญญาณอินพุตและเอาต์พุตเมื่อปรับระดับเสียงเป็น 150

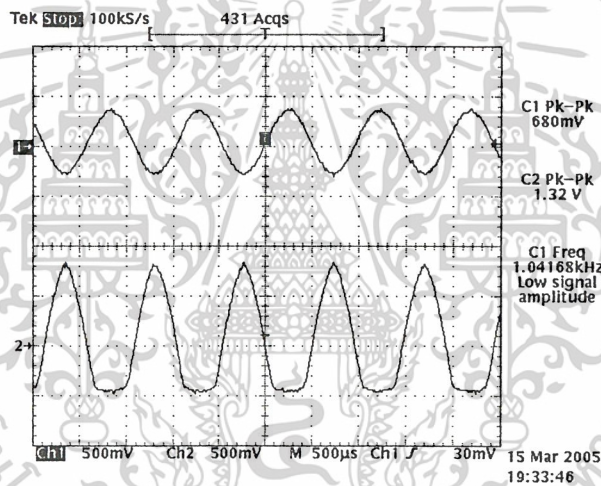


รูปที่ 4.20 แสดงการเปรียบเทียบสัญญาณอินพุตและเอาต์พุตเมื่อปรับระดับเสียงเป็น 175

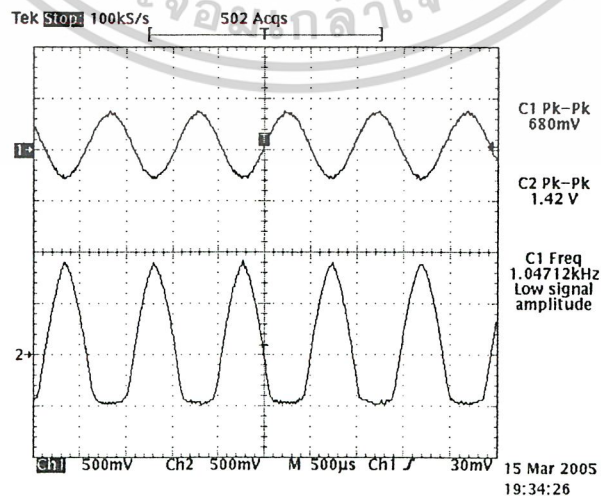
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.21 แสดงการเปรียบเทียบสัญญาณอินพุตและเอาต์พุตเมื่อปรับระดับเสียงเป็น 200

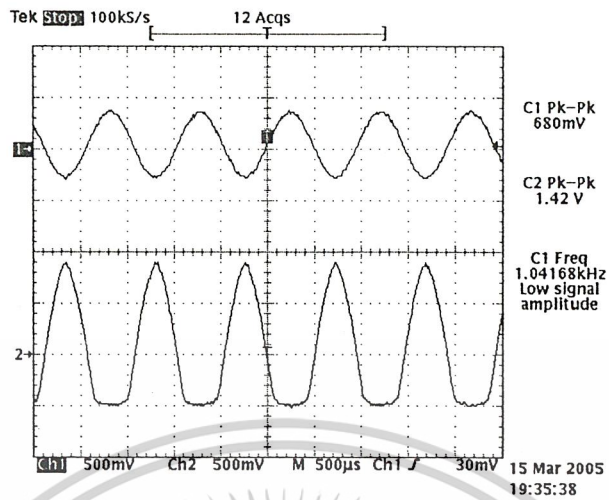


รูปที่ 4.22 แสดงการเปรียบเทียบสัญญาณอินพุตและเอาต์พุตเมื่อปรับระดับเสียงเป็น 225



รูปที่ 4.23 แสดงการเปรียบเทียบสัญญาณอินพุตและเอาต์พุตเมื่อปรับระดับเสียงเป็น 250

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.24 แสดงการเปรียบเทียบสัญญาณอินพุตและเอาต์พุตเมื่อปรับระดับเสียงเป็น 255

N	แรงดันอินพุต (Vi)	แรงดันเอาต์พุต (Vo)	อัตราขยาย
0	0.58	0.70	1.20
25	0.64	0.94	1.46
50	0.66	1.00	1.51
75	0.66	1.04	1.57
100	0.66	1.06	1.60
125	0.66	1.10	1.66
150	0.66	1.16	1.75
175	0.66	1.20	1.81
200	0.66	1.28	1.93
225	0.68	1.32	1.94
250	0.68	1.42	2.08
255	0.68	1.42	2.08

* N คือรหัสที่ใช้ควบคุมการปรับระดับสัญญาณเสียง

ตารางที่ 4.1 แสดงผลการทดลองในการหาอัตราขยายของ Volume control

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทสรุปและวิจารณ์

จากการศึกษาการทำงานในช่วงต่าง ๆ ของโครงการ “ การให้บริการข่าวหลายรูปแบบของวิทยุชุมชนผ่านคอมพิวเตอร์ ” การใช้งานของโปรแกรมการให้บริการข่าวสารหลายรูปแบบ ได้มีการแบ่งย่อยออกเป็น ส่วน ๆ เช่น การสนทนาผ่านไมโครโฟนระหว่างผู้จัดรายการกับวิทยากรรับเชิญ การเลือกส่งข้อมูลข่าวสารจากคลื่นวิทยุทั่ว ๆ ไป โดยที่เราสามารถเลือกคลื่นความถี่ในการส่งกระจายเสียงได้ทุกคลื่นความถี่ที่เครื่องรับวิทยุสามารถรับได้ การนำเสนอข่าวสารหรือบทความที่ได้จากการบันทึกเสียงในรูปแบบของไฟล์ wav

ในส่วนของ การนำเสนอข่าวสารทางวิทยุ เครื่องรับวิทยุที่เรานำมาทดลองนั้นเป็นแบบสังเคราะห์ความถี่ จึงต้องมีการออกแบบในส่วนของ การเขียนโปรแกรมให้สามารถที่จะเลือกรับความถี่ของแต่ละสถานี ปัญหาที่เกิดขึ้นจะเป็นในส่วนของ AM ซึ่งจากการทดลองนั้นไม่สามารถที่จะรับคลื่นของสถานีจาก AM ได้เลยทำให้ยากในการเลือกคลื่นความถี่ของ AM

ในส่วนของ การบันทึกข่าวเป็นไฟล์ wav จากการที่ได้ทดลองบันทึกเสียงกับ โปรแกรมต่าง ๆ มากมาย ยกตัวอย่างเช่น โปรแกรมบันทึกเสียงที่มากับระบบปฏิบัติการ windows โปรแกรม winamp โปรแกรม Jet Audio หรือจะเป็น โปรแกรม EmP3 – N – Coder ถ้วนแล้วแต่มีปัญหาแตกต่างกันไป ในโครงการนี้เราจะเลือกใช้โปรแกรม Jet Audio มาทำการบันทึกข่าว เนื่องจากเกิดปัญหาน้อยที่สุดและมีข้อดีหลายอย่างที่โปรแกรมอื่นไม่มี ยกตัวอย่างเช่น สามารถบันทึกเสียงได้ตลอด 24 ชั่วโมง มีรูปแบบในการบันทึกหลากหลายรูปแบบและง่ายในการใช้งาน

ในส่วนของ การนำเสนอข่าวสารผ่านไมโครโฟน จะใช้วงจรมิกเซอร์เพิ่มเข้ามาทำให้เกิดปัญหาในด้านการควบคุมระดับเสียงเนื่องจากสัญญาณมาจากหลาย ๆ ทาง ความแรงของสัญญาณต่างกันทำให้ทำให้ควบคุมให้ระดับเสียงใกล้เคียงกันได้ยาก ในการแก้ไขจึงต้องทำการลดสัญญาณในส่วนที่แรงมาก ๆ ให้น้อยลง เพื่อให้สัญญาณที่ได้อยู่ในระดับเดียวกัน

สิ่งที่สำคัญมาก ๆ ในโครงการคือ ส่วนของการออกแบบไม่ว่าจะเป็นหน้าจอที่ใช้ติดต่อกับผู้ใช้หรือว่าจะเป็น การเขียนโปรแกรม ในส่วนของ การออกแบบหน้าจอติดต่อกับผู้ใช้ได้มีการแก้ไขเยอะมากเนื่องจากต้องคำนึงถึงความง่ายต่อผู้ใช้เป็นหลักทำให้ยากในการออกแบบ

บรรณานุกรม

1. คลชัย สุขเจริญผล , “เอกสารประกอบการสอนวิชา Electronic Communication” , ภาควิชาเทคนิคอุตสาหกรรม , คณะวิศวกรรมศาสตร์ , สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง , 2537.
2. นิกร สุขุดมตันติ , “การออกแบบวงจรอิเล็กทรอนิกส์” , คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
3. นิตย์ สุวรรณณี , ประเมณ แก้วมา , ศุภชัย ชมชนะ , “วิทยุรับ-ส่งดิจิตอลย่านความถี่ 27 MHz แบบสังเคราะห์ความถี่” , สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง , 2538.
4. สุชาติ กังวารจิตต์ , “หลักการทํางานเครื่องรับวิทยุและระบบวิทยุสื่อสาร” , หจก. เอส-เอนการพิมพ์ , 2532.
5. Ramakant A. Gayakwat , “Op-Amp and Linear Integrated Circuits” ; Prentice Hall , 1993.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมภาษาแอสเซมบลีสำหรับ AT89C51

```
ORG          0000H
AJMP        MAIN
CS1 EQU     P0.0
CS2 EQU     P0.1
CS3 EQU     P0.2
CS4 EQU     P0.3
SCK_V EQU   P0.4
SI_V EQU    P0.5
ORG          0020H
MAIN:
MOV         SP,#200
MOV         TMOD,#20H
MOV         SCON,#50H
MOV         TH1,#0FDH
MOV         TL1,#0FDH
SETB       TR1
MOV         R0,#00H
LOOP3:
ACALL      GET
MOV         A,SBUF
MOV         R3,A
CJNE       R3,#41H,TUN1
ACALL      GET
MOV         A,SBUF
MOV         R3,A
SJMP       TUNER_1
TUN1:
CJNE       R3,#42H,TUN2
ACALL      GET
MOV         A,SBUF
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	MOV	R3,A
	SJMP	TUNER_2
TUN2:	CJNE	R3,#43H,TUN3
	ACALL	GET
	MOV	A,SBUF
	MOV	R3,A
	SJMP	TUNER_3
TUN3:	CJNE	R3,#44H,VOLUME_1
	ACALL	GET
	MOV	A,SBUF
	MOV	R3,A
	SJMP	TUNER_4
VOLUME_1:	CJNE	R3,#31H,VOLUME_2
	MOV	R3,#1DH
	ACALL	GET
	MOV	A,SBUF
	CLR	CS1
	ACALL	WR_42XX
	SETB	CS1
	SJMP	MAIN
VOLUME_2:	CJNE	R3,#32H,VOLUME_3
	MOV	R3,#1DH
	ACALL	GET
	MOV	A,SBUF
	CLR	CS2
	ACALL	WR_42XX
	SETB	CS2
	SJMP	MAIN
VOLUME_3:	CJNE	R3,#33H,VOLUME_4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	MOV	R3,#1DH
	ACALL	GET
	MOV	A,SBUF
	CLR	CS3
	ACALL	WR_42XX
	SETB	CS3
	SJMP	MAIN
VOLUME_4:	CJNE	R3,#34H,LOOP3
	MOV	R3,#1DH
	ACALL	GET
	MOV	A,SBUF
	CLR	CS4
	ACALL	WR_42XX
	SETB	CS4
	AJMP	MAIN
TUNER_1:	MOV	P1,R3
	ACALL	DELAY_10ms
	ACALL	DELAY_10ms
	ACALL	DELAY_10ms
	ACALL	DELAY_10ms
	MOV	P1,#0FFH
	AJMP	MAIN
TUNER_2:	MOV	P2,R3
	ACALL	DELAY_10ms
	ACALL	DELAY_10ms
	ACALL	DELAY_10ms
	ACALL	DELAY_10ms
	MOV	P2,#0FFH
	AJMP	MAIN

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

TUNER_3:      MOV          P1,R3
               ACALL        DELAY_1s
               ACALL        DELAY_1s
               MOV          P1,#0FFH
               AJMP         MAIN

```

```

TUNER_4:      MOV          P2,R3
               ACALL        DELAY_1s
               ACALL        DELAY_1s
               MOV          P2,#0FFH
               AJMP         MAIN

```

```

WR_42xx:     PUSH         ACC
               MOV          R7,#08
               MOV          A,R3
               ACALL        DELAY
               CLR          SCK_V
               ACALL        DELAY

```

```

MLOOP:      RLC          A
               MOV          SI_V,C
               ACALL        DELAY
               SETB         SCK_V
               ACALL        DELAY
               CLR          SCK_V
               DJNZ         R7,MLOOP
               POP          ACC
               MOV          R7,#08H

```

```

MLOOP2:     ACALL        DELAY
               SETB         SCK_V
               RLC          A
               MOV          SI_V,C

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	ACALL	DELAY
	CLR	SCK_V
	DJNZ	R7,MLOOP2
	ACALL	DELAY
	RET	
DELAY_100us:	MOV	R6,#017H
DELAY_100us_1:	NOP	
	NOP	
	DJNZ	R6,DELAY_100us_1
	RET	
DELAY_10ms:	MOV	R7,#010
DELAY_10ms_1:	MOV	R6,#0E6H
DELAY_10ms_2:	NOP	
	NOP	
	DJNZ	R6,DELAY_10ms_2
	DJNZ	R7,DELAY_10ms_1
	RET	
DELAY_1s:	MOV	R5,#100
DELAY_1s_1:	ACALL	DELAY_10ms
	DJNZ	R5,DELAY_1s_1
	RET	
DELAY:	MOV	R4,#10
	DJNZ	R4,\$
	RET	
GET:	JNB	RI,\$
	CLR	RI
	RET	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MICROCHIP

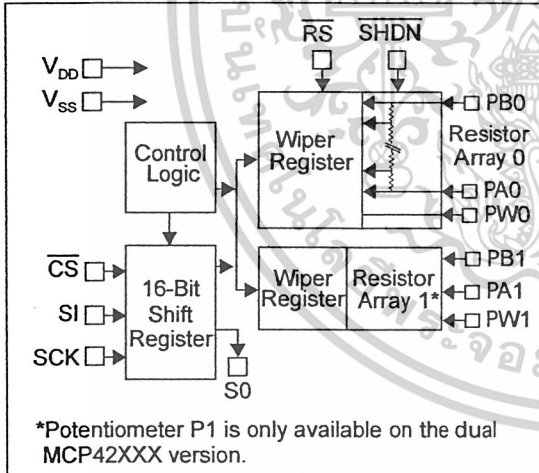
MCP41XXX/42XXX

Single/Dual Digital Potentiometer with SPI™ Interface

Features

- 256 taps for each potentiometer
- Potentiometer values for 10 kΩ, 50 kΩ and 100 kΩ
- Single and dual versions
- SPI™ serial interface (mode 0,0 and 1,1)
- ±1 LSB max INL & DNL
- Low power CMOS technology
- 1 μA maximum supply current in static operation
- Multiple devices can be daisy-chained together (MCP42XXX only)
- Shutdown feature open circuits of all resistors for maximum power savings
- Hardware shutdown pin available on MCP42XXX only
- Single supply operation (2.7V - 5.5V)
- Industrial temperature range: -40°C to +85°C
- Extended temperature range: -40°C to +125°C

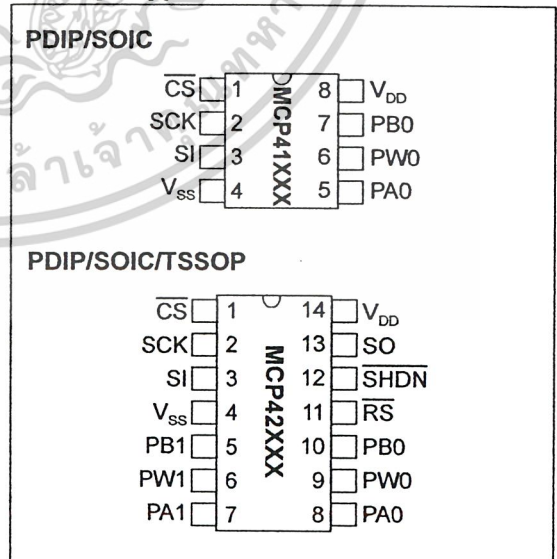
Block Diagram



Description

The MCP41XXX and MCP42XXX devices are 256-position, digital potentiometers available in 10 kΩ, 50 kΩ and 100 kΩ resistance versions. The MCP41XXX is a single-channel device and is offered in an 8-pin PDIP or SOIC package. The MCP42XXX contains two independent channels in a 14-pin PDIP, SOIC or TSSOP package. The wiper position of the MCP41XXX/42XXX varies linearly and is controlled via an industry-standard SPI interface. The devices consume <1 μA during static operation. A software shutdown feature is provided that disconnects the "A" terminal from the resistor stack and simultaneously connects the wiper to the "B" terminal. In addition, the dual MCP42XXX has a SHDN pin that performs the same function in hardware. During shutdown mode, the contents of the wiper register can be changed and the potentiometer returns from shutdown to the new value. The wiper is reset to the mid-scale position (80h) upon power-up. The RS (reset) pin implements a hardware reset and also returns the wiper to mid-scale. The MCP42XXX SPI interface includes both the SI and SO pins, allowing daisy-chaining of multiple devices. Channel-to-channel resistance matching on the MCP42XXX varies by less than 1%. These devices operate from a single 2.7 - 5.5V supply and are specified over the extended and industrial temperature ranges.

Package Types



MCP41XXX/42XXX

1.0 ELECTRICAL CHARACTERISTICS

DC CHARACTERISTICS: 10 kΩ VERSION

Electrical Characteristics: Unless otherwise indicated, $V_{DD} = +2.7V$ to $5.5V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$ (TSSOP devices are only specified at $+25^{\circ}C$ and $+85^{\circ}C$). Typical specifications represent values for $V_{DD} = 5V$, $V_{SS} = 0V$, $V_B = 0V$, $T_A = +25^{\circ}C$.

Parameters	Sym	Min	Typ	Max	Units	Conditions
Rheostat Mode						
Nominal Resistance	R	8	10	12	kΩ	$T_A = +25^{\circ}C$ (Note 1)
Rheostat Differential Non Linearity	R-DNL	-1	±1/4	+1	LSB	Note 2
Rheostat Integral Non Linearity	R-INL	-1	±1/4	+1	LSB	Note 2
Rheostat Tempco	$\Delta R_{AB}/\Delta T$	—	800		ppm/°C	
Wiper Resistance	R_W	—	52	100	Ω	$V_{DD} = 5.5V$, $I_W = 1$ mA, code 00h
	R_W	—	73	125	Ω	$V_{DD} = 2.7V$, $I_W = 1$ mA, code 00h
Wiper Current	I_W	-1		+1	mA	
Nominal Resistance Match	$\Delta R/R$	—	0.2	1	%	MCP42010 only, P0 to P1; $T_A = +25^{\circ}C$
Potentiometer Divider						
Resolution	N	8			Bits	
Monotonicity	N	8			Bits	
Differential Non-Linearity	DNL	-1	±1/4	+1	LSB	Note 3
Integral Non-Linearity	INL	-1	±1/4	+1	LSB	Note 3
Voltage Divider Tempco	$\Delta V_W/\Delta T$	—	1		ppm/°C	Code 80h
Full Scale Error	V_{WFSE}	-2	-0.7	0	LSB	Code FFh, $V_{DD} = 5V$, see Figure 2-25
	V_{WFSE}	-2	-0.7	0	LSB	Code FFh, $V_{DD} = 3V$, see Figure 2-25
Zero Scale Error	V_{WZSE}	0	+0.7	+2	LSB	Code 00h, $V_{DD} = 5V$, see Figure 2-25
	V_{WZSE}	0	+0.7	+2	LSB	Code 00h, $V_{DD} = 3V$, see Figure 2-25
Resistor Terminals						
Voltage Range	$V_{A,B,W}$	0		V_{DD}		Note 4
Capacitance (C_A or C_B)		—	15		pF	$f = 1$ MHz, Code = 80h, see Figure 2-30
Capacitance	C_W	—	5.6		pF	$f = 1$ MHz, Code = 80h, see Figure 2-30
Dynamic Characteristics (All dynamic characteristics use $V_{DD} = 5V$)						
Bandwidth -3dB	BW	—	1		MHz	$V_B = 0V$, Measured at Code 80h, Output Load = 30 pF
Settling Time	t_S	—	2		μs	$V_A = V_{DD}$, $V_B = 0V$, ±1% Error Band, Transition from Code 00h to Code 80h, Output Load = 30 pF
Resistor Noise Voltage	e_{NWB}	—	9		nV/√Hz	$V_A = \text{Open}$, Code 80h, $f = 1$ kHz
Crosstalk	C_T	—	-95		dB	$V_A = V_{DD}$, $V_B = 0V$ (Note 5)
Digital Inputs/Outputs (CS, SCK, SI, SO) See Figure 2-12 for RS and SHDN pin operation						
Schmitt Trigger High-Level Input Voltage	V_{IH}	$0.7V_{DD}$	—	—	V	
Schmitt Trigger Low-Level Input Voltage	V_{IL}	—	—	$0.3V_{DD}$	V	
Hysteresis of Schmitt Trigger Inputs	V_{HYS}	—	$0.05V_{DD}$	—		
Low-Level Output Voltage	V_{OL}	—	—	0.40	V	$I_{OL} = 2.1$ mA, $V_{DD} = 5V$
High-Level Output Voltage	V_{OH}	$V_{DD} - 0.5$	—	—	V	$I_{OH} = -400$ μA, $V_{DD} = 5V$
Input Leakage Current	I_{LI}	-1		+1	μA	$CS = V_{DD}$, $V_{IN} = V_{SS}$ or V_{DD} , includes V_A SHDN=0
Pin Capacitance (All inputs/outputs)	C_{IN}, C_{OUT}	—	10		pF	$V_{DD} = 5.0V$, $T_A = +25^{\circ}C$, $f_c = 1$ MHz
Power Requirements						
Operating Voltage Range	V_{DD}	2.7		5.5	V	
Supply Current, Active	I_{DDA}	—	340	500	μA	$V_{DD} = 5.5V$, $\overline{CS} = V_{SS}$, $f_{SCK} = 10$ MHz, SO = Open, Code FFh (Note 6)
Supply Current, Static	I_{DDs}	—	0.01	1	μA	\overline{CS} , SHDN, $\overline{RS} = V_{DD} = 5.5V$, SO = Open (Note 6)
Power Supply Sensitivity	PSS	—	0.0015	0.0035	%/%	$V_{DD} = 4.5V - 5.5V$, $V_A = 4.5V$, Code 80h
	PSS	—	0.0015	0.0035	%/%	$V_{DD} = 2.7V - 3.3V$, $V_A = 2.7V$, Code 80h

- Note 1:** $V_{AB} = V_{DD}$, no connection on wiper.
Note 2: Rheostat position non-linearity R-INL is the deviation from an ideal value measured between the maximum resistance and the minimum resistance wiper positions. R-DNL measures the relative step change from the ideal between successive tap positions. $I_W = 50$ μA for $V_{DD} = 3V$ and $I_W = 400$ μA for $V_{DD} = 5V$ for 10 kΩ version. See Figure 2-26 for test circuit.
Note 3: INL and DNL are measured at V_W with the device configured in the voltage divider or potentiometer mode. $V_A = V_{DD}$ and $V_B = 0V$. DNL specification limits of ±1 LSB max are specified monotonic operating conditions. See Figure 2-25 for test circuit.
Note 4: Resistor terminals A,B and W have no restrictions on polarity with respect to each other. Full-scale and zero-scale error were measured using Figure 2-25.
Note 5: Measured at V_W pin where the voltage on the adjacent V_W pin is swinging full-scale.
Note 6: Supply current is independent of current through the potentiometers.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MCP41XXX/42XXX

DC CHARACTERISTICS: 50 kΩ VERSION

Electrical Characteristics: Unless otherwise indicated, $V_{DD} = +2.7V$ to $5.5V$, $T_A = -40^\circ C$ to $+85^\circ C$ (TSSOP devices are only specified at $+25^\circ C$ and $+85^\circ C$). Typical specifications represent values for $V_{DD} = 5V$, $V_{SS} = 0V$, $V_B = 0V$, $T_A = +25^\circ C$.						
Parameters	Sym	Min	Typ	Max	Units	Conditions
Rheostat Mode						
Nominal Resistance	R	35	50	65	kΩ	$T_A = +25^\circ C$ (Note 1)
Rheostat Differential Non-Linearity	R-DNL	-1	±1/4	+1	LSB	Note 2
Rheostat Integral Non-Linearity	R-INL	-1	±1/4	+1	LSB	Note 2
Rheostat Tempco	$\Delta R_{AB}/\Delta T$	—	800		ppm/ $^\circ C$	
Wiper Resistance	R_W	—	125	175	Ω	$V_{DD} = 5.5V$, $I_W = 1 mA$, code 00h
	R_W	—	175	250	Ω	$V_{DD} = 2.7V$, $I_W = 1 mA$, code 00h
Wiper Current	I_W	-1		+1	mA	
Nominal Resistance Match	$\Delta R/R$	—	0.2	1	%	MCP42050 only, P0 to P1; $T_A = +25^\circ C$
Potentiometer Divider						
Resolution	N	8			Bits	
Monotonicity	N	8			Bits	
Differential Non-Linearity	DNL	-1	±1/4	+1	LSB	Note 3
Integral Non-Linearity	INL	-1	±1/4	+1	LSB	Note 3
Voltage Divider Tempco	$\Delta V_W/\Delta T$	—	1		ppm/ $^\circ C$	Code 80h
Full-Scale Error	V_{WFSE}	-1	-0.25	0	LSB	Code FFh, $V_{DD} = 5V$, see Figure 2-25
	V_{WFSE}	-1	-0.35	0	LSB	Code FFh, $V_{DD} = 3V$, see Figure 2-25
Zero-Scale Error	V_{WZSE}	0	+0.25	+1	LSB	Code 00h, $V_{DD} = 5V$, see Figure 2-25
	V_{WZSE}	0	+0.35	+1	LSB	Code 00h, $V_{DD} = 3V$, see Figure 2-25
Resistor Terminals						
Voltage Range	$V_{A,B,W}$	0		V_{DD}		Note 4
Capacitance (C_A or C_B)		—	11		pF	$f = 1 MHz$, Code = 80h, see Figure 2-30
Capacitance	C_W	—	5.6		pF	$f = 1 MHz$, Code = 80h, see Figure 2-30
Dynamic Characteristics (All dynamic characteristics use $V_{DD} = 5V$)						
Bandwidth -3dB	BW	—	280		MHz	$V_B = 0V$, Measured at Code 80h, Output Load = 30 pF
Settling Time	t_s	—	8		μs	$V_A = V_{DD}$, $V_B = 0V$, ±1% Error Band, Transition from Code 00h to Code 80h, Output Load = 30 pF
Resistor Noise Voltage	e_{NWB}	—	20		nV/ \sqrt{Hz}	$V_A = Open$, Code 80h, $f = 1 kHz$
Crosstalk	C_T	—	-95		dB	$V_A = V_{DD}$, $V_B = 0V$ (Note 5)
Digital Inputs/Outputs (CS, SCK, SI, SO) See Figure 2-12 for RS and SHDN pin operation.						
Schmitt Trigger High-Level Input Voltage	V_{IH}	$0.7V_{DD}$	—	—	V	
Schmitt Trigger Low-Level Input Voltage	V_{IL}	—	—	$0.3V_{DD}$	V	
Hysteresis of Schmitt Trigger Inputs	V_{HYS}	—	$0.05V_{DD}$	—		
Low-Level Output Voltage	V_{OL}	—	—	0.40	V	$I_{OL} = 2.1 mA$, $V_{DD} = 5V$
High-Level Output Voltage	V_{OH}	$V_{DD} - 0.5$	—	—	V	$I_{OH} = -400 \mu A$, $V_{DD} = 5V$
Input Leakage Current	I_{LI}	-1		+1	μA	$\overline{CS} = V_{DD}$, $V_{IN} = V_{SS}$ or V_{DD} , includes V_A SHDN=0
Pin Capacitance (All inputs/outputs)	C_{IN}, C_{OUT}	—	10		pF	$V_{DD} = 5.0V$, $T_A = +25^\circ C$, $f_c = 1 MHz$
Power Requirements						
Operating Voltage Range	V_{DD}	2.7		5.5	V	
Supply Current, Active	I_{DDA}	—	340	500	μA	$V_{DD} = 5.5V$, $\overline{CS} = V_{SS}$, $f_{SCK} = 10 MHz$, SO = Open, Code FFh (Note 6)
Supply Current, Static	I_{DDs}	—	0.01	1	μA	\overline{CS} , SHDN, $\overline{RS} = V_{DD} = 5.5V$, SO = Open (Note 6)
Power Supply Sensitivity	PSS	—	0.0015	0.0035	%/%	$V_{DD} = 4.5V - 5.5V$, $V_A = 4.5V$, Code 80h
	PSS	—	0.0015	0.0035	%/%	$V_{DD} = 2.7V - 3.3V$, $V_A = 2.7V$, Code 80h

- Note 1:** $V_{AB} = V_{DD}$, no connection on wiper.
Note 2: Rheostat position non-linearity R-INL is the deviation from an ideal value measured between the maximum resistance and the minimum resistance wiper positions. R-DNL measures the relative step change from the ideal between successive tap positions. $I_W = V_{DD}/R$ for +3V or +5V for 50 kΩ version. See Figure 2-26 for test circuit.
Note 3: INL and DNL are measured at the device configured in the voltage divider or potentiometer mode. $V_A = V_{DD}$ and $V_B = 0V$. DNL specification limits of ±1 LSB max are specified monotonic operating conditions. See Figure 2-25 for test circuit.
Note 4: Resistor terminals A,B and W have no restrictions on polarity with respect to each other. Full-scale and zero-scale error were measured using Figure 2-25.
Note 5: Measured at V_W pin where the voltage on the adjacent V_W pin is swinging full scale.
Note 6: Supply current is independent of current through the potentiometers.

MCP41XXX/42XXX

DC CHARACTERISTICS: 100 kΩ VERSION

Electrical Characteristics: Unless otherwise indicated, $V_{DD} = +2.7V$ to $5.5V$, $T_A = -40^\circ C$ to $+85^\circ C$ (TSSOP devices are only specified at $+25^\circ C$ and $+85^\circ C$). Typical specifications represent values for $V_{DD} = 5V$, $V_{SS} = 0V$, $V_B = 0V$, $T_A = +25^\circ C$.

Parameters	Sym	Min	Typ	Max	Units	Conditions
Rheostat Mode						
Nominal Resistance	R	70	100	130	kΩ	$T_A = +25^\circ C$ (Note 1)
Rheostat Differential Non-Linearity	R-DNL	-1	$\pm 1/4$	+1	LSB	Note 2
Rheostat Integral Non-Linearity	R-INL	-1	$\pm 1/4$	+1	LSB	Note 2
Rheostat Tempco	$\Delta R_{AB}/\Delta T$	—	800		ppm/ $^\circ C$	
Wiper Resistance	R_W	—	125	175	Ω	$V_{DD} = 5.5V$, $I_W = 1$ mA, code 00h
	R_W	—	175	250	Ω	$V_{DD} = 2.7V$, $I_W = 1$ mA, code 00h
Wiper Current	I_W	-1		+1	mA	
Nominal Resistance Match	$\Delta R/R$	—	0.2	1	%	MCP42010 only, P0 to P1; $T_A = +25^\circ C$
Potentiometer Divider						
Resolution	N	8			Bits	
Monotonicity	N	8			Bits	
Differential Non-Linearity	DNL	-1	$\pm 1/4$	+1	LSB	Note 3
Integral Non-Linearity	INL	-1	$\pm 1/4$	+1	LSB	Note 3
Voltage Divider Tempco	$\Delta V_W/\Delta T$	—	1		ppm/ $^\circ C$	Code 80h
Full-Scale Error	V_{WFSE}	-1	-0.25	0	LSB	Code FFh, $V_{DD} = 5V$, see Figure 2-25
	V_{WFSE}	-1	-0.35	0	LSB	Code FFh, $V_{DD} = 3V$, see Figure 2-25
Zero-Scale Error	V_{WZSE}	0	+0.25	+1	LSB	Code 00h, $V_{DD} = 5V$, see Figure 2-25
	V_{WZSE}	0	+0.35	+1	LSB	Code 00h, $V_{DD} = 3V$, see Figure 2-25
Resistor Terminals						
Voltage Range	$V_{A,B,W}$	0		V_{DD}		Note 4
Capacitance (C_A or C_B)		—	11		pF	$f = 1$ MHz, Code = 80h, see Figure 2-30
Capacitance	C_W	—	5.6		pF	$f = 1$ MHz, Code = 80h, see Figure 2-30
Dynamic Characteristics (All dynamic characteristics use $V_{DD} = 5V$.)						
Bandwidth -3dB	BW	—	145		MHz	$V_B = 0V$, Measured at Code 80h, Output Load = 30 pF
Settling Time	t_S	—	18		μs	$V_A = V_{DD}$, $V_B = 0V$, $\pm 1\%$ Error Band, Transition from Code 00h to Code 80h, Output Load = 30 pF
Resistor Noise Voltage	e_{NWB}	—	29		nV/ \sqrt{Hz}	$V_A =$ Open, Code 80h, $f = 1$ kHz
Crosstalk	C_T	—	-95		dB	$V_A = V_{DD}$, $V_B = 0V$ (Note 5)
Digital Inputs/Outputs (CS, SCK, SI, SO) See Figure 2-12 for RS and SHDN pin operation.						
Schmitt Trigger High-Level Input Voltage	V_{IH}	$0.7V_{DD}$	—	—	V	
Schmitt Trigger Low-Level Input Voltage	V_{IL}	—	—	$0.3V_{DD}$	V	
Hysteresis of Schmitt Trigger Inputs	V_{HYS}	—	$0.05V_{DD}$	—		
Low-Level Output Voltage	V_{OL}	—	—	0.40	V	$I_{OL} = 2.1$ mA, $V_{DD} = 5V$
High-Level Output Voltage	V_{OH}	$V_{DD} - 0.5$	—	—	V	$I_{OH} = -400$ μA, $V_{DD} = 5V$
Input Leakage Current	I_{IJ}	-1		+1	μA	$CS = V_{DD}$, $V_{IN} = V_{SS}$ or V_{DD} , includes V_A SHDN=0
Pin Capacitance (All inputs/outputs)	C_{IN}, C_{OUT}	—	10		pF	$V_{DD} = 5.0V$, $T_A = +25^\circ C$, $f_c = 1$ MHz
Power Requirements						
Operating Voltage Range	V_{DD}	2.7		5.5	V	
Supply Current, Active	I_{DDA}	—	340	500	μA	$V_{DD} = 5.5V$, $\overline{CS} = V_{SS}$, $f_{SCK} = 10$ MHz, SO = Open, Code FFh (Note 6)
Supply Current, Static	I_{DDs}	—	0.01	1	μA	\overline{CS} , SHDN, RS = $V_{DD} = 5.5V$, SO = Open (Note 6)
Power Supply Sensitivity	PSS	—	0.0015	0.0035	%/%	$V_{DD} = 4.5V - 5.5V$, $V_A = 4.5V$, Code 80h
	PSS	—	0.0015	0.0035	%/%	$V_{DD} = 2.7V - 3.3V$, $V_A = 2.7V$, Code 80h

- Note**
- $V_{AB} = V_{DD}$, no connection on wiper.
 - Rheostat position non-linearity R-INL is the deviation from an ideal value measured between the maximum resistance and the minimum resistance wiper positions. R-DNL measures the relative step change from the ideal between successive tap positions. $I_W = 50$ μA for $V_{DD} = 3V$ and $I_W = 400$ μA for $V_{DD} = 5V$ for 100 kΩ version. See Figure 2-26 for test circuit.
 - INL and DNL are measured at V_W with the device configured in the voltage divider or potentiometer mode. $V_A = V_{DD}$ and $V_B = 0V$. DNL specification limits of ± 1 LSB max are specified monotonic operating conditions. See Figure 2-25 for test circuit.
 - Resistor terminals A, B and W have no restrictions on polarity with respect to each other. Full-scale and zero-scale error were measured using Figure 2-25.
 - Measured at V_W pin where the voltage on the adjacent V_W pin is swinging full-scale.
 - Supply current is independent of current through the potentiometers.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MCP41XXX/42XXX

Absolute Maximum Ratings †

V _{DD}	7.0V
All inputs and outputs w.r.t. V _{SS}	-0.6V to V _{DD} +1.0V
Storage temperature.....	-60°C to +150°C
Ambient temp. with power applied.....	-60°C to +125°C
ESD protection on all pins.....	≥ 2 kV

† **Notice:** Stresses above those listed under "maximum ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at those or any other conditions above those indicated in the operational listings of this specification is not implied. Exposure to maximum rating conditions for extended periods may affect device reliability.

AC TIMING CHARACTERISTICS

Electrical Characteristics: Unless otherwise indicated, V _{DD} = +2.7V to 5.5V, T _A = -40°C to +85°C.						
Parameter	Sym	Min.	Typ.	Max.	Units	Conditions
Clock Frequency	F _{CLK}	—	—	10	MHz	V _{DD} = 5V (Note 1)
Clock High Time	t _{HI}	40			ns	
Clock Low Time	t _{LO}	40			ns	
CS Fall to First Rising CLK Edge	t _{CSSR}	40			ns	
Data Input Setup Time	t _{SU}	40			ns	
Data Input Hold Time	t _{HD}	10			ns	
SCK Fall to SO Valid Propagation Delay	t _{DO}		—	80	ns	C _L = 30 pF (Note 2)
SCK Rise to CS Rise Hold Time	t _{CHS}	30			ns	
SCK Rise to CS Fall Delay	t _{CS0}	10			ns	
CS Rise to CLK Rise Hold	t _{CS1}	100			ns	
CS High Time	t _{CSH}	40			ns	
Reset Pulse Width	t _{RS}	150			ns	Note 2
RS Rising to CS Falling Delay Time	t _{RSCS}	150			ns	Note 2
CS rising to RS or SHDN falling delay time	t _{SE}	40			ns	Note 3
CS low time	t _{CSL}	100			ns	Note 3
Shutdown Pulse Width	t _{SH}	150			ns	Note 3

Note 1: When using the device in the daisy-chain configuration, maximum clock frequency is determined by a combination of propagation delay time (t_{DO}) and data input setup time (t_{SU}). Max. clock frequency is therefore ~ 5.8 MHz based on SCK rise and fall times of 5 ns, t_{HI} = 40 ns, t_{DO} = 80 ns and t_{SU} = 40 ns.

2: Applies only to the MCP42XXX devices.

3: Applies only when using hardware pins to exit software shutdown mode, MCP42XXX only.

MCP41XXX/42XXX

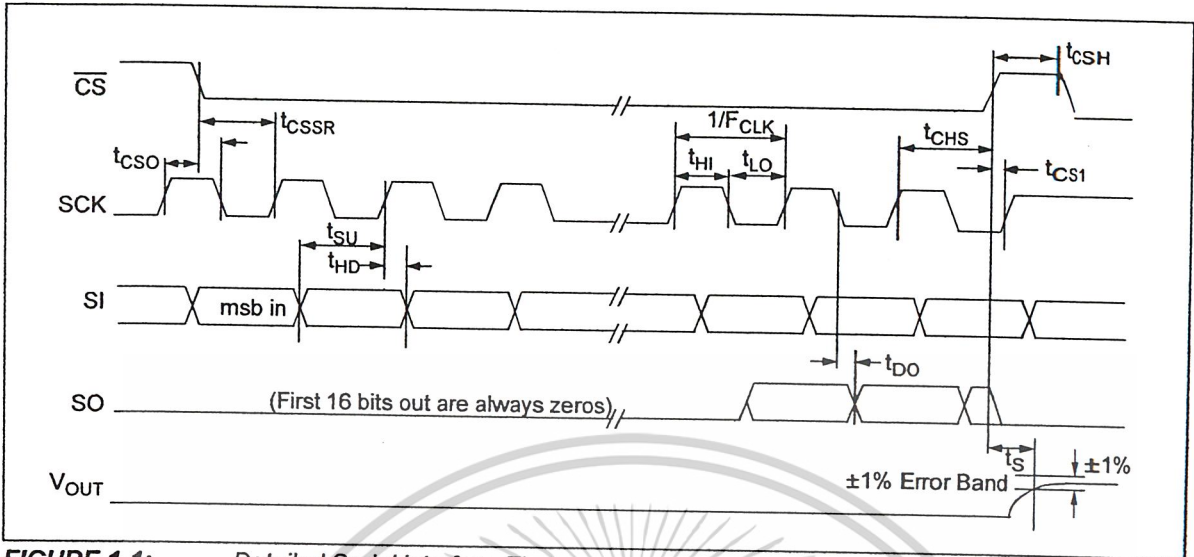


FIGURE 1-1: Detailed Serial interface Timing.

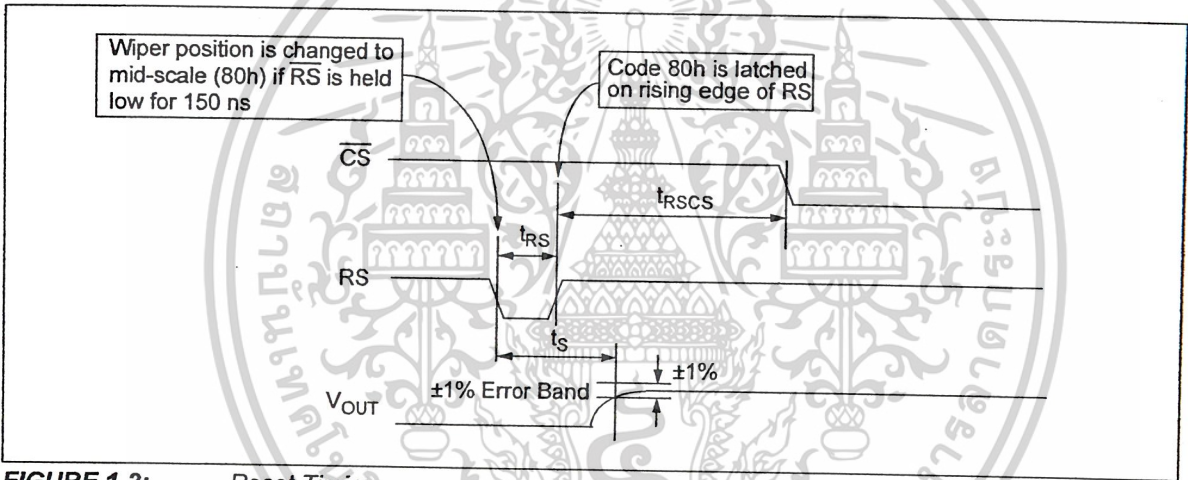


FIGURE 1-2: Reset Timing.

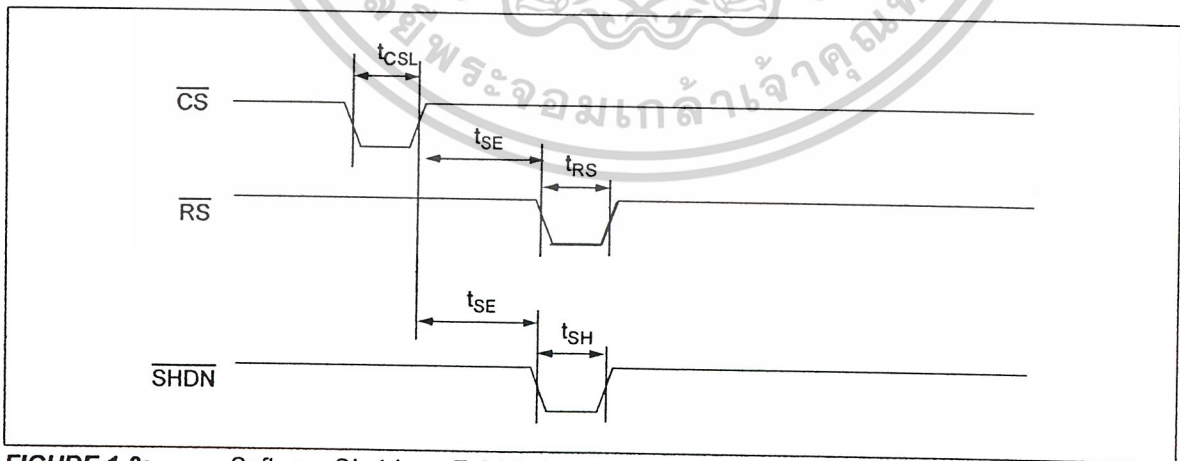


FIGURE 1-3: Software Shutdown Exit Timing.

2.0 TYPICAL PERFORMANCE CURVES

Note: The graphs and tables provided following this note are a statistical summary based on a limited number of samples and are provided for informational purposes only. The performance characteristics listed herein are not tested or guaranteed. In some graphs or tables, the data presented may be outside the specified operating range (e.g., outside specified power supply range) and therefore outside the warranted range.

Note: Unless otherwise indicated, curve represents 10 kΩ, 50 kΩ and 100 kΩ devices, $V_{DD} = 5V$, $V_{SS} = 0V$, $T_A = +25^\circ C$, $V_B = 0V$.

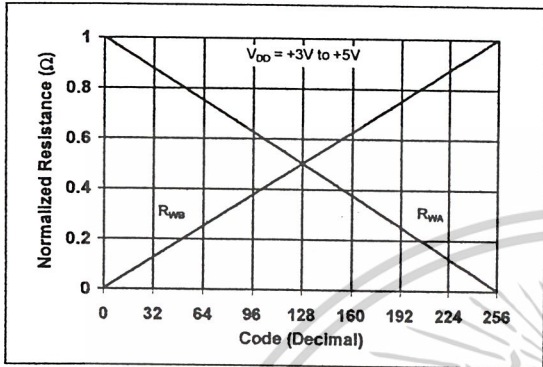


FIGURE 2-1: Normalized Wiper to End Terminal Resistance vs. Code.

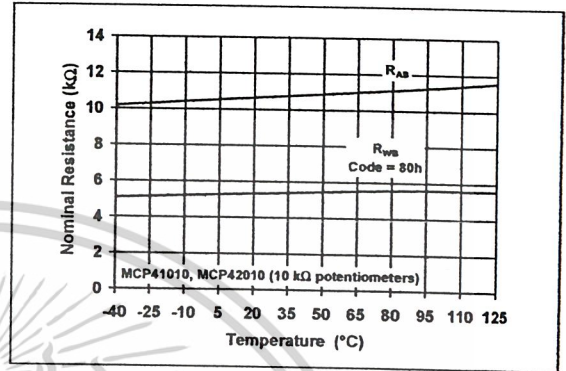


FIGURE 2-4: Nominal Resistance 10 kΩ vs. Temperature.

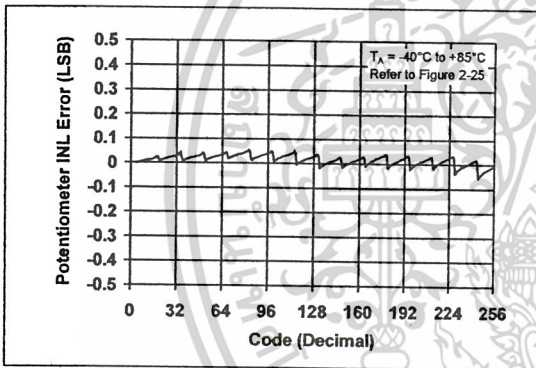


FIGURE 2-2: Potentiometer INL Error vs. Code.

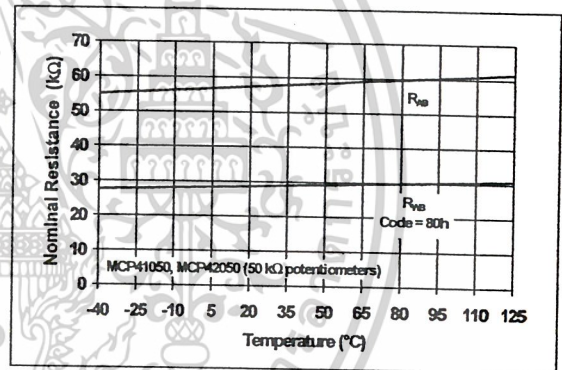


FIGURE 2-5: Nominal Resistance 50 kΩ vs. Temperature.

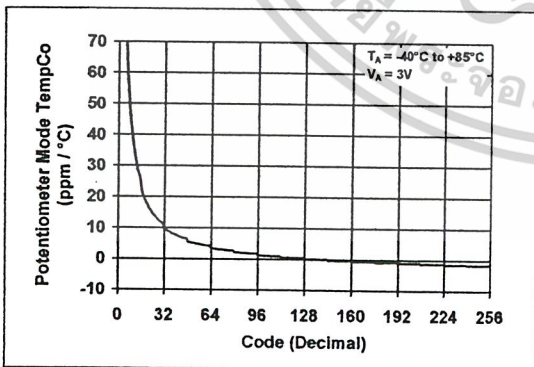


FIGURE 2-3: Potentiometer Mode TempCo vs. Code.

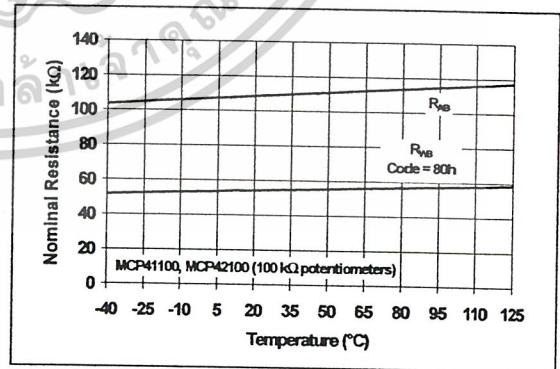


FIGURE 2-6: Nominal Resistance 100 kΩ vs. Temperature.

MCP41XXX/42XXX

Note: Unless otherwise indicated, curve represents 10 k Ω , 50 k Ω and 100 k Ω devices, $V_{DD} = 5V$, $V_{SS} = 0V$, $T_A = +25^\circ C$, $V_B = 0V$.

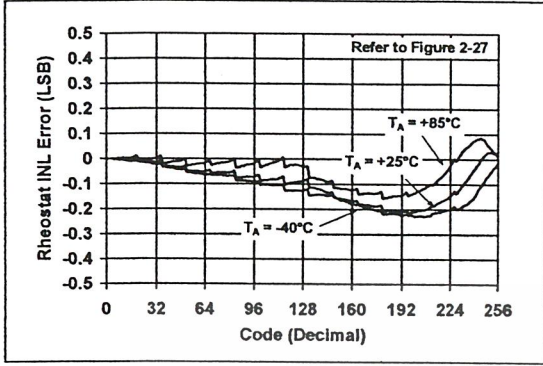


FIGURE 2-7: Rheostat INL Error vs. Code.

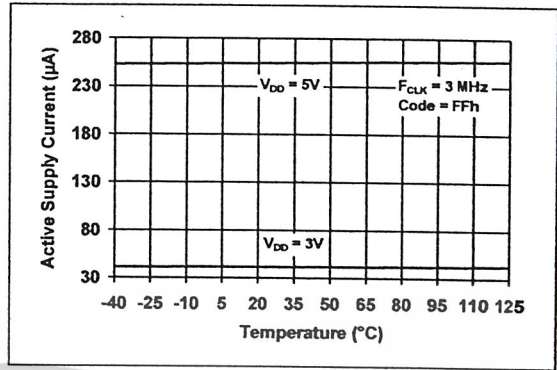


FIGURE 2-10: Active Supply Current vs. Temperature.

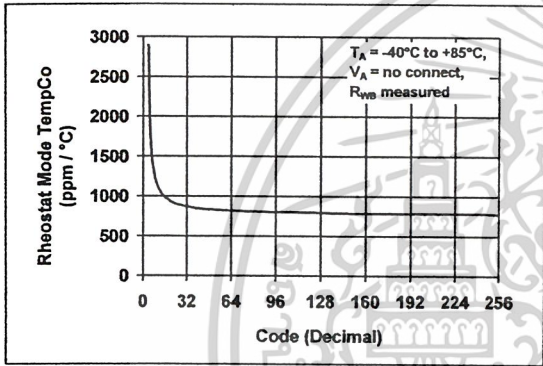


FIGURE 2-8: Rheostat Mode Tempco vs. Code.

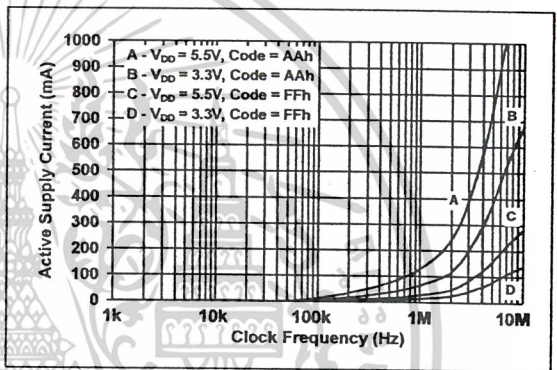


FIGURE 2-11: Active Supply Current vs. Clock Frequency.

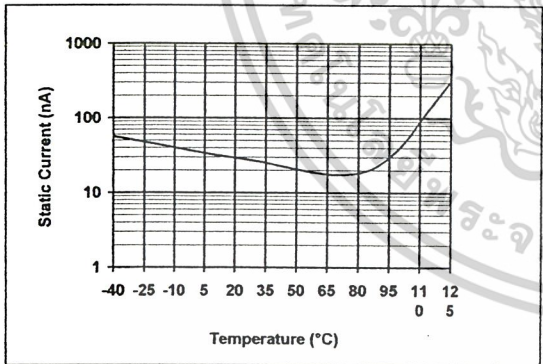


FIGURE 2-9: Static Current vs. Temperature.

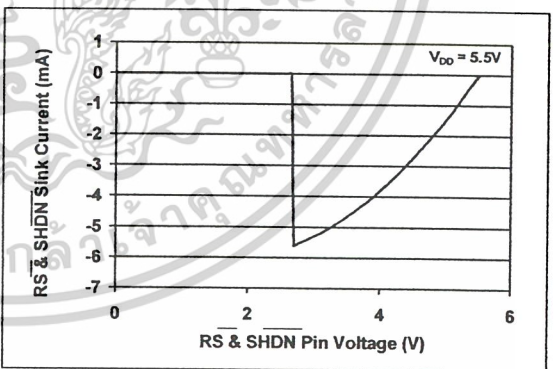


FIGURE 2-12: Reset & Shutdown Pins Current vs. Voltage.

MCP41XXX/42XXX

Note: Unless otherwise indicated, curve represents 10 k Ω , 50 k Ω and 100 k Ω devices, $V_{DD} = 5V$, $V_{SS} = 0V$, $T_A = +25^\circ C$, $V_B = 0V$.

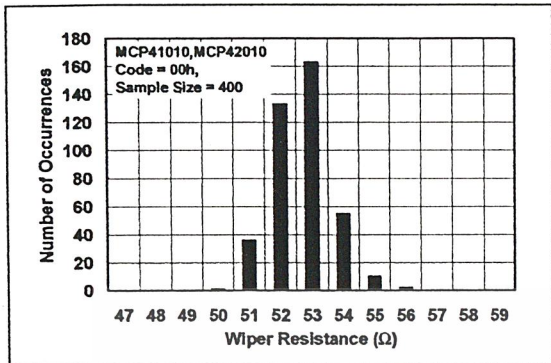


FIGURE 2-13: 10 k Ω Device Wiper Resistance Histogram.

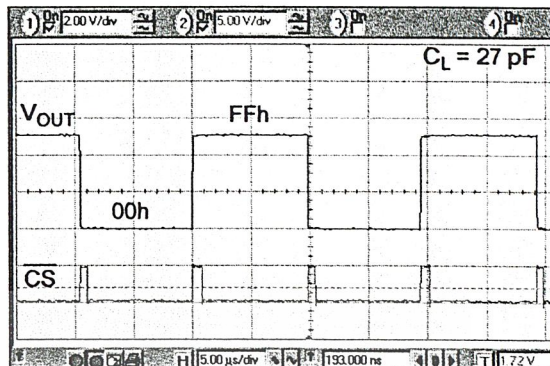


FIGURE 2-16: Full-Scale Settling Time.

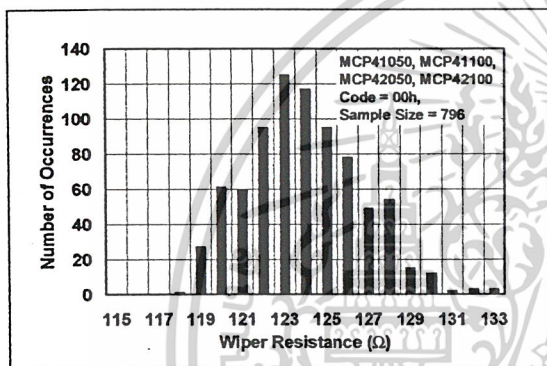


FIGURE 2-14: 50 k Ω , 100 k Ω Device Wiper Resistance Histogram.

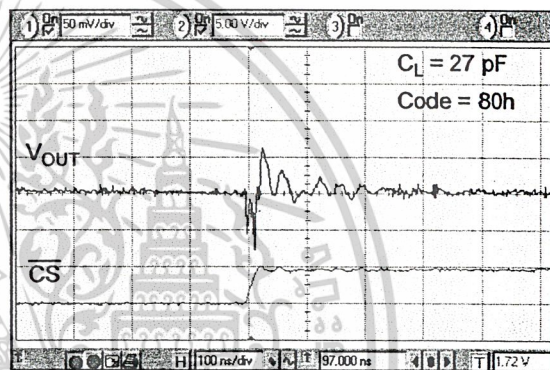


FIGURE 2-17: Digital Feed through vs. Time.

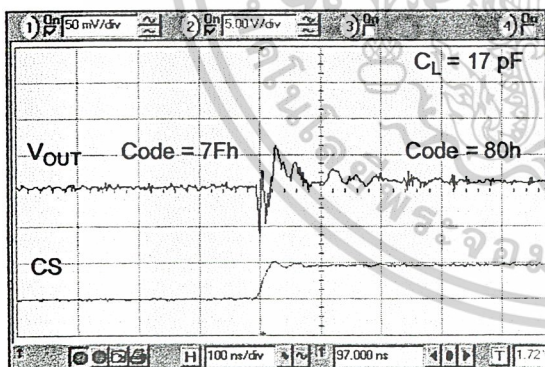


FIGURE 2-15: One Position Settling Time.

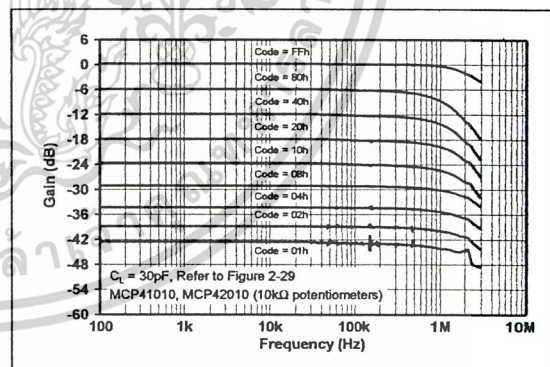


FIGURE 2-18: Gain vs. Frequency for 10 k Ω Potentiometer.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MCP41XXX/42XXX

Note: Unless otherwise indicated, curve represents 10 k Ω , 50 k Ω and 100 k Ω devices, $V_{DD} = 5V$, $V_{SS} = 0V$, $T_A = +25^\circ C$, $V_B = 0V$.

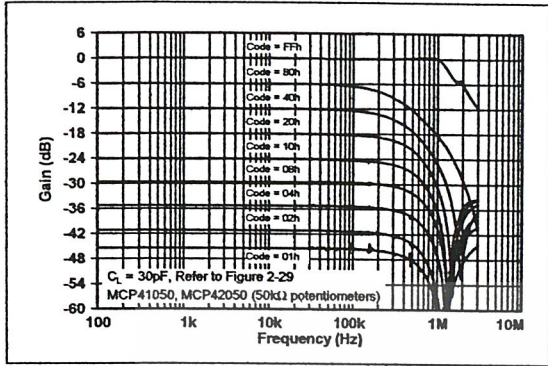


FIGURE 2-19: Gain vs. Frequency for 50k Ω Potentiometer.

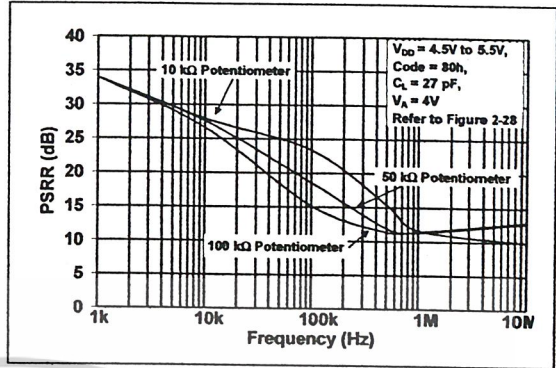


FIGURE 2-22: Power Supply Rejection Ratio vs. Frequency.

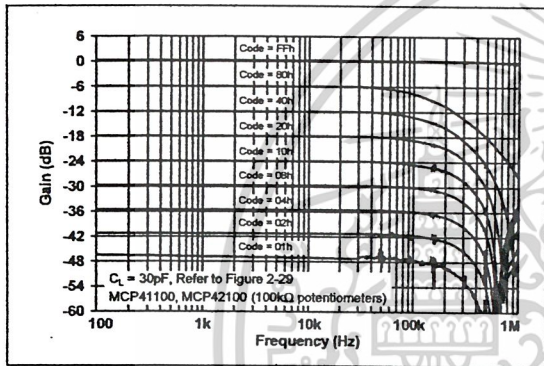


FIGURE 2-20: Gain vs. Frequency for 100k Ω Potentiometer.

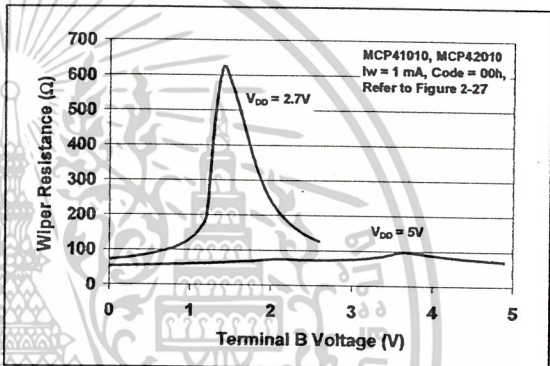


FIGURE 2-23: 10 k Ω Wiper Resistance vs. Voltage.

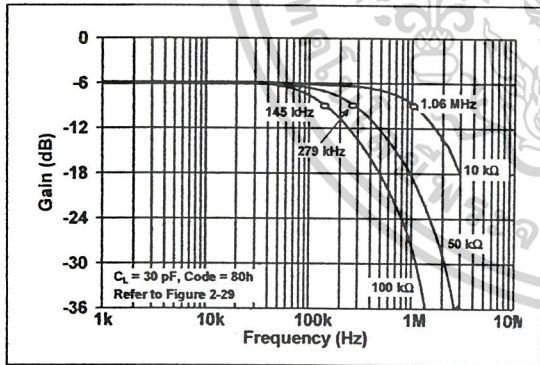


FIGURE 2-21: -3 dB Bandwidths.

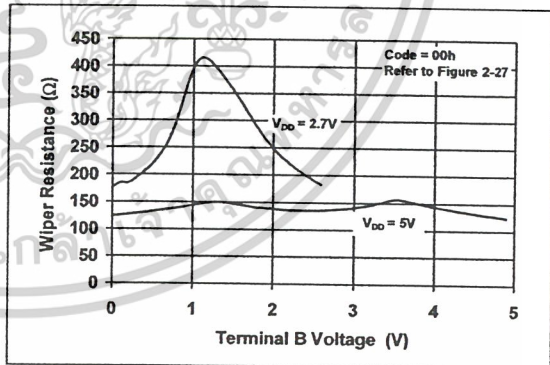


FIGURE 2-24: 50 k Ω & 100 k Ω Wiper Resistance vs. Voltage.

2.1 Parametric Test Circuits

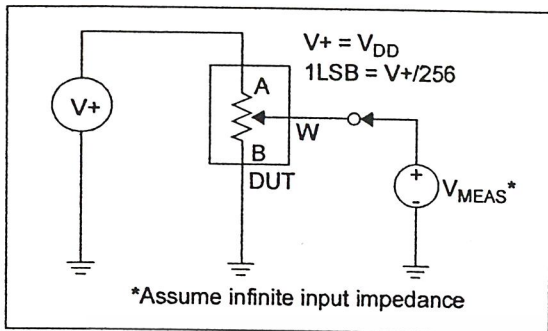


FIGURE 2-25: Potentiometer Divider Non-Linearity Error Test Circuit (DNL, INL).

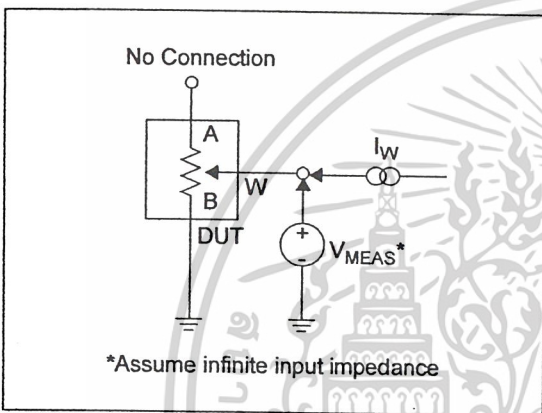


FIGURE 2-26: Resistor Position Non-Linearity Error Test Circuit (Rheostat operation DNL, INL).

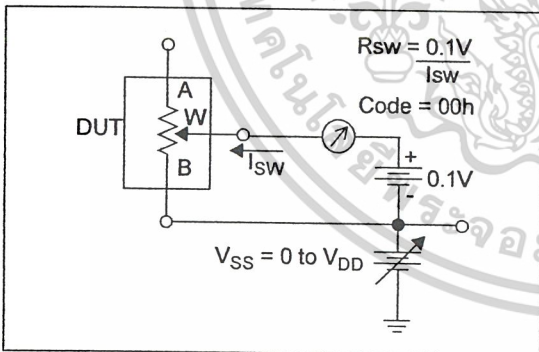


FIGURE 2-27: Wiper Resistance Test Circuit.

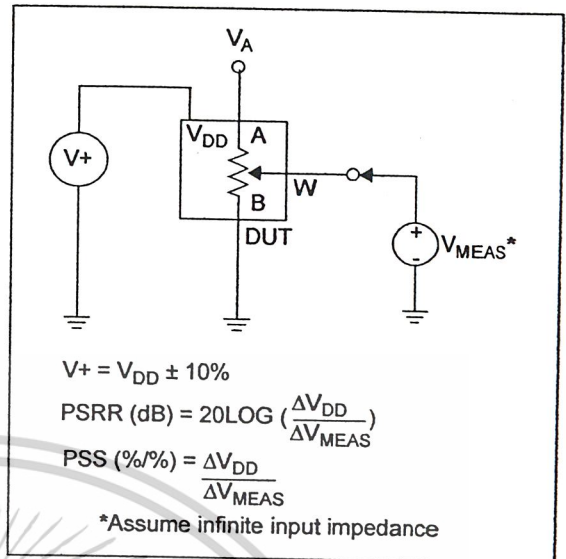


FIGURE 2-28: Power Supply Sensitivity Test Circuit (PSS, PSRR).

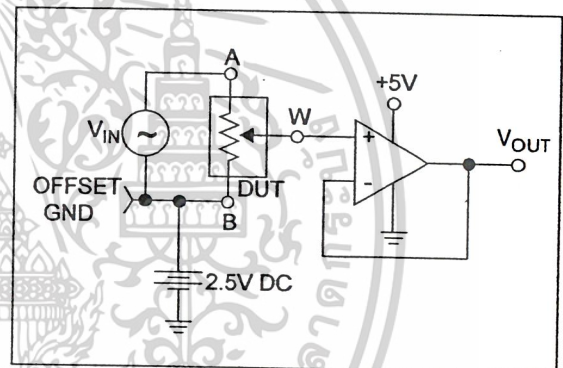


FIGURE 2-29: Gain vs. Frequency Test Circuit.

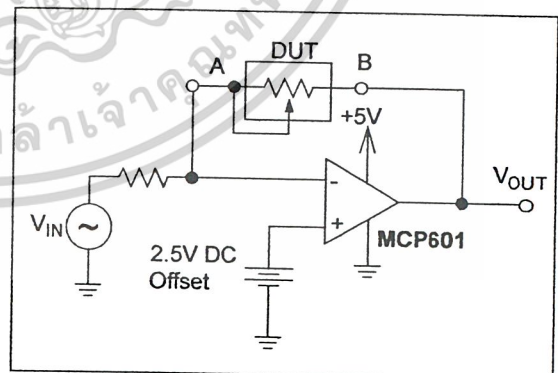


FIGURE 2-30: Capacitance Test Circuit.

MCP41XXX/42XXX

3.0 PIN DESCRIPTIONS

3.1 PA0, PA1

Potentiometer Terminal A Connection.

3.2 PB0, PB1

Potentiometer Terminal B Connection.

3.3 PW0, PW1

Potentiometer Wiper Connection.

3.4 Chip Select (\overline{CS})

This is the SPI port chip select pin and is used to execute a new command after it has been loaded into the shift register. This pin has a Schmitt Trigger input.

3.5 Serial Clock (SCK)

This is the SPI port clock pin and is used to clock-in new register data. Data is clocked into the SI pin on the rising edge of the clock and out the SO pin on the falling edge of the clock. This pin is gated to the \overline{CS} pin (i.e., the device will not draw any more current if the SCK pin is toggling when the \overline{CS} pin is high). This pin has a Schmitt Trigger input.

3.6 Serial Data Input (SI)

This is the SPI port serial data input pin. The command and data bytes are clocked into the shift register using this pin. This pin is gated to the \overline{CS} pin (i.e., the device will not draw any more current if the SI pin is toggling when the \overline{CS} pin is high). This pin has a Schmitt Trigger input.

3.7 Serial Data Output (SO) (MCP42XXX devices only)

This is the SPI port serial data output pin used for daisy-chaining more than one device. Data is clocked out of the SO pin on the falling edge of clock. This is a push-pull output and does not go to a high-impedance state when \overline{CS} is high. It will drive a logic-low when \overline{CS} is high.

3.8 Reset (\overline{RS}) (MCP42XXX devices only)

The Reset pin will set all potentiometers to mid-scale (Code 80h) if this pin is brought low for at least 150 ns. This pin should not be toggled low when the \overline{CS} pin is low. It is possible to toggle this pin when the \overline{SHDN} pin is low. In order to minimize power consumption, this pin has an active pull-up circuit. The performance of this circuit is shown in Figure 2-12. This pin will draw negligible current at logic level '0' and logic level '1'. Do not leave this pin floating.

3.9 Shutdown (\overline{SHDN}) (MCP42XXX devices only)

The Shutdown pin has a Schmitt Trigger input. Pulling this pin low will put the device in a power-saving mode where A terminal is opened and the B and W terminals are connected for all potentiometers. This pin should not be toggled low when the \overline{CS} pin is low. In order to minimize power consumption, this pin has an active pull-up circuit. The performance of this circuit is shown in Figure 2-12. This pin will draw negligible current at logic level '0' and logic level '1'. Do not leave this pin floating.

TABLE 3-1: MCP41XXX Pins

Pin #	Name	Function
1	\overline{CS}	Chip Select
2	SCK	Serial Clock
3	SI	Serial Data Input
4	V_{SS}	Ground
5	PA0	Terminal A Connection For Pot 0
6	PW0	Wiper Connection For Pot 0
7	PB0	Terminal B Connection For Pot 0
8	V_{DD}	Power

TABLE 3-2: MCP42XXX Pins

Pin #	Name	Function
1	\overline{CS}	Chip Select
2	SCK	Serial Clock
3	SI	Serial Data Input
4	V_{SS}	Ground
5	PB1	Terminal B Connection For Pot 1
6	PW1	Wiper Connection For Pot 1
7	PA1	Terminal A Connection For Pot 1
8	PA0	Terminal A Connection For Pot 0
9	PW0	Wiper Connection For Pot 0
10	PB0	Terminal B Connection For Pot 0
11	\overline{RS}	Reset Input
12	\overline{SHDN}	Shutdown Input
13	SO	Data Out for Daisy-Chaining
14	V_{DD}	Power

4.0 APPLICATIONS INFORMATION

The MCP41XXX/42XXX devices are 256 position single and dual digital potentiometers that can be used in place of standard mechanical pots. Resistance values of 10 k Ω , 50 k Ω and 100 k Ω are available. As shown in Figure 4-1, each potentiometer is made up of a variable resistor and an 8-bit (256 position) data register that determines the wiper position. There is a nominal wiper resistance of 52 Ω for the 10 k Ω version, 125 Ω for the 50 k Ω and 100 k Ω versions. For the dual devices, the channel-to-channel matching variation is less than 1%. The resistance between the wiper and either of the resistor endpoints varies linearly according to the value stored in the data register. Code 00h effectively connects the wiper to the B terminal. At

power-up, all data registers will automatically be loaded with the mid-scale value (80h). The serial interface provides the means for loading data into the shift register, which is then transferred to the data registers. The serial interface also provides the means to place individual potentiometers in the shutdown mode for maximum power savings. The $\overline{\text{SHDN}}$ pin can also be used to put all potentiometers in shutdown mode and the $\overline{\text{RS}}$ pin is provided to set all potentiometers to mid-scale (80h).

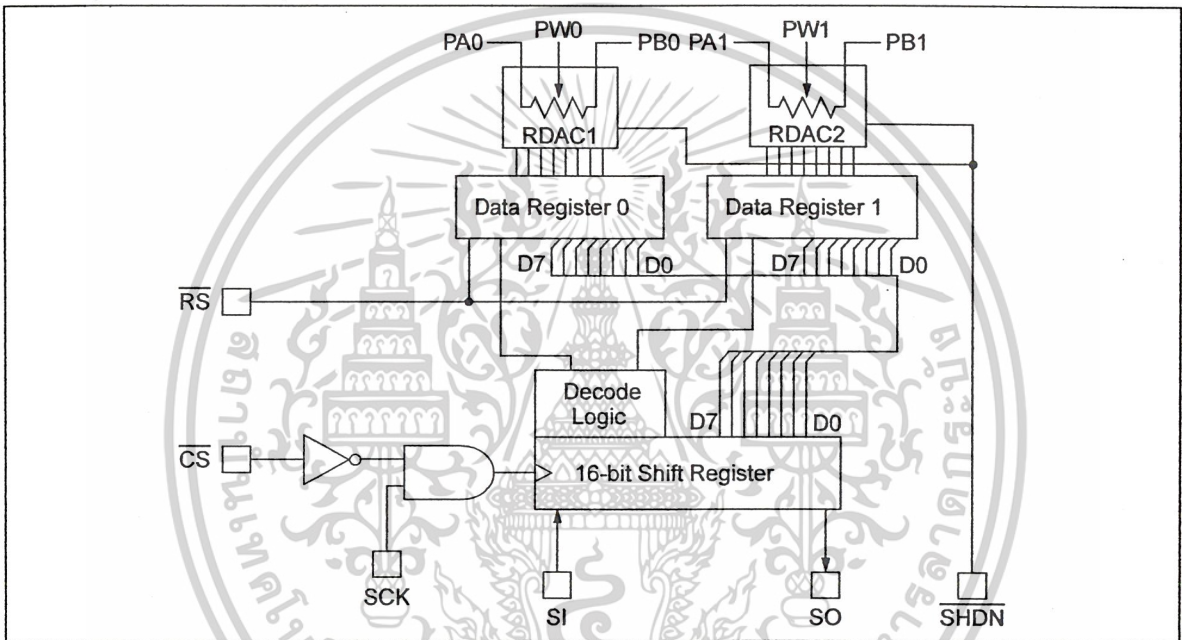
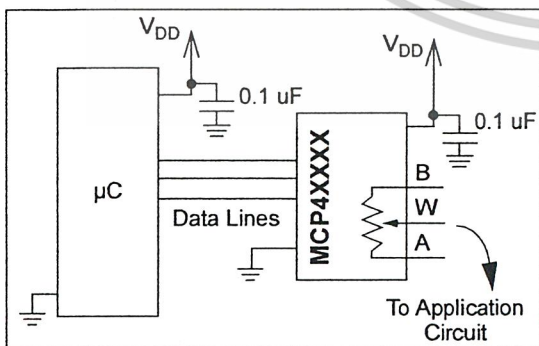


FIGURE 4-1: Block diagram showing the MCP42XXX dual digital potentiometer. Data register 0 and data register 1 are 8-bit registers allowing 256 positions for each wiper. Standard SPI pins are used with the addition of the Shutdown ($\overline{\text{SHDN}}$) and Reset ($\overline{\text{RS}}$) pins. As shown, reset affects the data register and wipers, bringing them to mid-scale. Shutdown disconnects the A terminal and connects the wiper to B, without changing the state of the data registers.



When laying out the circuit for your digital potentiometer, bypass capacitors should be used. These capacitors should be placed as close as possible to the device pin. A bypass capacitor value of 0.1 μF is recommended. Digital and analog traces should be separated as much as possible on the board, with no traces running underneath the device or the bypass capacitor. Extra precautions should be taken to keep traces with high-frequency signals (such as clock lines) as far as possible from analog traces. Use of an analog ground plane is recommended in order to keep the ground potential the same for all devices on the board.

MCP41XXX/42XXX

4.1 Modes of Operation

Digital potentiometer applications can be divided into two categories: rheostat mode and potentiometer, or voltage divider, mode.

4.1.1 RHEOSTAT MODE

In the rheostat mode, the potentiometer is used as a two-terminal resistive element. The unused terminal should be tied to the wiper, as shown in Figure 4-2. Note that reversing the polarity of the A and B terminals will not affect operation.

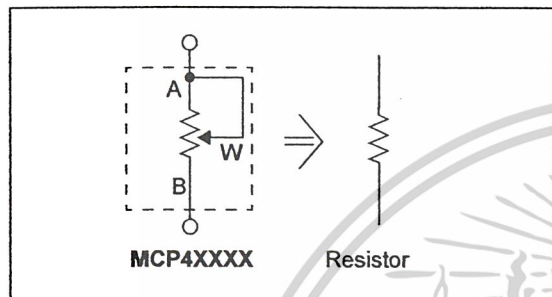


FIGURE 4-2: Two-terminal or rheostat configuration for the digital potentiometer. Acting as a resistive element in the circuit, resistance is controlled by changing the wiper setting.

Using the device in this mode allows control of the total resistance between the two nodes. The total measured resistance would be the least at code 00h, where the wiper is tied to the B terminal. The resistance at this code is equal to the wiper resistance, typically 52Ω for the 10 kΩ MCP4X010 devices, 125Ω for the 50 kΩ (MCP4X050), and 100 kΩ (MCP4X100) devices. For the 10 kΩ device, the LSB size would be 39.0625Ω (assuming 10 kΩ total resistance). The resistance would then increase with this LSB size until the total measured resistance at code FFh would be 9985.94Ω. The wiper will never directly connect to the A terminal of the resistor stack.

In the 00h state, the total resistance is the wiper resistance. To avoid damage to the internal wiper circuitry in this configuration, care should be taken to ensure the current flow never exceeds 1 mA.

For dual devices, the variation of channel-to-channel matching of the total resistance from A to B is less than 1%. The device-to-device matching, however, can vary up to 30%. In the rheostat mode, the resistance has a positive temperature coefficient. The change in wiper-to-end terminal resistance over temperature is shown in Figure 2-8. The most variation over temperature will occur in the first 6% of codes (code 00h to 0Fh) due to the wiper resistance coefficient affecting the total resistance. The remaining codes are dominated by the total resistance tempco R_{AB} , typically 800 ppm/°C.

4.1.2 POTENTIOMETER MODE

In the potentiometer mode, all three terminals of the device are tied to different nodes in the circuit. This allows the potentiometer to output a voltage proportional to the input voltage. This mode is sometimes called voltage divider mode. The potentiometer is used to provide a variable voltage by adjusting the wiper position between the two endpoints as shown in Figure 4-3. Note that reversing the polarity of the A and B terminals will not affect operation.

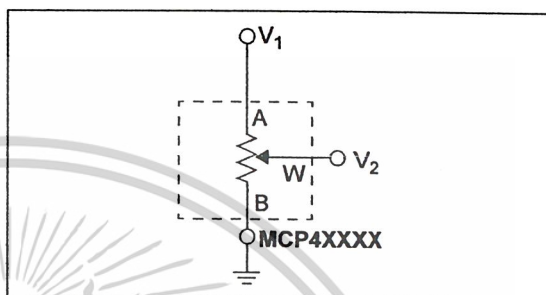


FIGURE 4-3: Three terminal or voltage divider mode.

In this configuration, the ratio of the internal resistance defines the temperature coefficient of the device. The resistor matching of the R_{WB} resistor to the R_{AB} resistor performs with a typical temperature coefficient of 1 ppm/°C (measured at code 80h). At lower codes, the wiper resistance temperature coefficient will dominate. Figure 2-3 shows the effect of the wiper. Above the lower codes, this figure shows that 70% of the states will typically have a temperature coefficient of less than 5 ppm/°C. 30% of the states will typically have a ppm/°C of less than 1.

4.2 Typical Applications

4.2.1 PROGRAMMABLE SINGLE-ENDED AMPLIFIERS

Potentiometers are often used to adjust system reference levels or gain. Programmable gain circuits using digital potentiometers can be realized in a number of different ways. An example of a single-supply, inverting gain amplifier is shown in Figure 4-4. Due to the high input impedance of the amplifier, the wiper resistance is not included in the transfer function. For a single-supply, non-inverting gain configuration, the circuit in Figure 4-5 can be used.

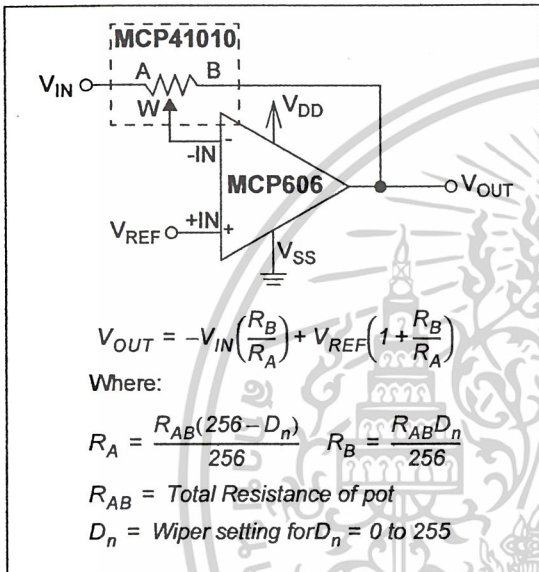


FIGURE 4-4: Single-supply, programmable, inverting gain amplifier using a digital potentiometer.

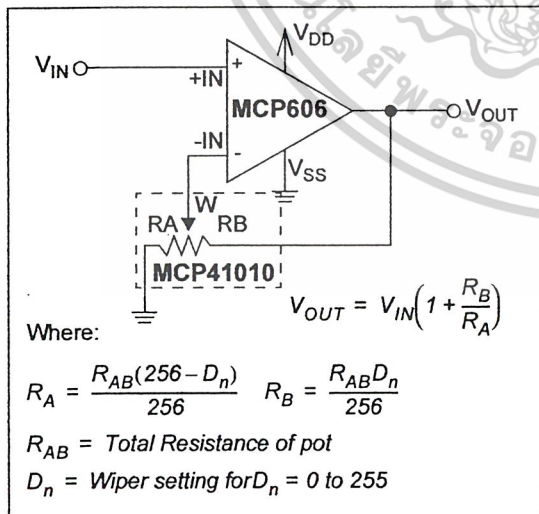


FIGURE 4-5: Single-supply, programmable, non-inverting gain amplifier.

In order for these circuits to work properly, care must be taken in a few areas. For linear operation, the analog input and output signals must be in the range of V_{SS} to V_{DD} for the potentiometer and input and output rails of the op-amp. The circuit in Figure 4-4 requires a virtual ground or reference input to the non-inverting input of the amplifier. Refer to Application Note 682, "Using Single-Supply Operational Amplifiers in Embedded Systems" (DS00682), for more details. At power-up or reset (RS), the resistance is set to mid-scale, with R_A and R_B matching. Based on the transfer function for the circuit, the gain is -1 V/V. As the code is increased and the wiper moves towards the A terminal, the gain increases. Conversely, when the wiper is moved towards the B terminal, the gain decreases. Figure 4-6 shows this relationship. Notice the pseudo-logarithmic gain around decimal code 128. As the wiper approaches either terminal, the step size in the gain calculation increases dramatically. Due to the mismatched ratio of R_A and R_B at the extreme high and low codes, small increments in wiper position can dramatically affect the gain. As shown in Figure 4-3, recommended gains lie between 0.1 and 10 V/V.

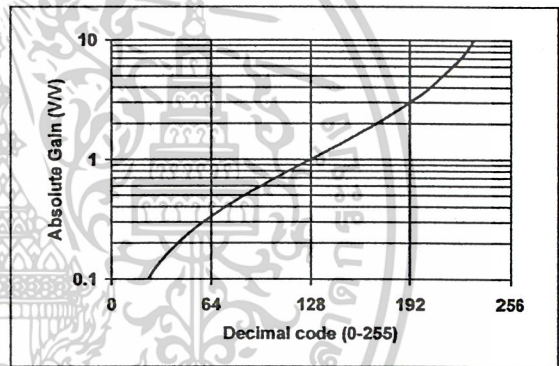


FIGURE 4-6: Gain vs. Code for inverting and differential amplifier circuits.

4.2.2 PROGRAMMABLE DIFFERENTIAL AMPLIFIER

An example of a differential input amplifier using digital potentiometers is shown in Figure 4-7. For the transfer function to hold, both pots must be programmed to the same code. The resistor-matching from channel-to-channel within a dual device can be used as an advantage in this circuit. This circuit will also show stable operation over temperature due to the low potentiometer temperature coefficient. Figure 4-6 also shows the relationship between gain and code for this circuit. As the wiper approaches either terminal, the step size in the gain calculation increases dramatically. This circuit is recommended for gains between 0.1 and 10 V/V.

MCP41XXX/42XXX

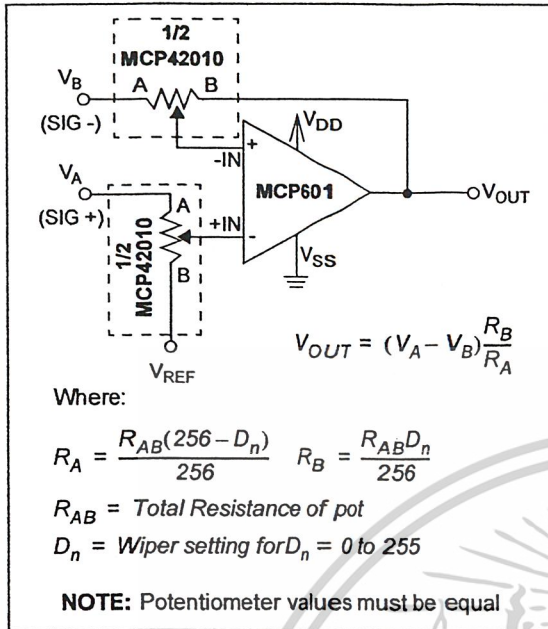


FIGURE 4-7: Single Supply programmable differential amplifier using digital potentiometers.

4.2.3 PROGRAMMABLE OFFSET TRIM

For applications requiring only a programmable voltage reference, the circuit in Figure 4-8 can be used. This circuit shows the device used in the potentiometer mode along with two resistors and a buffered output. This creates a circuit with a linear relationship between voltage-out and programmed code. Resistors R_1 and R_2 can be used to increase or decrease the output voltage step size. The potentiometer in this mode is stable over temperature. The operation of this circuit over temperature is shown in Figure 2-3. The worst performance over temperature will occur at the lower codes due to the dominating wiper resistance. R_1 and R_2 can also be used to affect the boundary voltages, thereby eliminating the use of these lower codes.

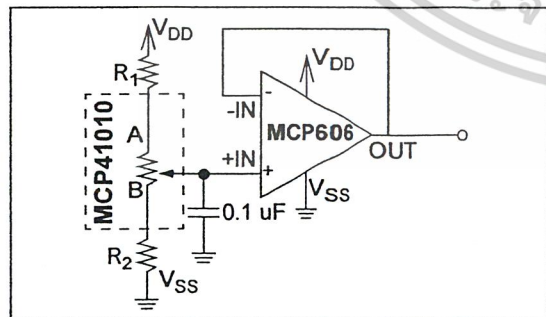


FIGURE 4-8: By changing the values of R_1 and R_2 , the voltage output resolution of this programmable voltage reference circuit is affected.

4.3 Calculating Resistances

When programming the digital potentiometer settings, the following equations can be used to calculate the resistances. Programming code 00h effectively brings the wiper to the B terminal, leaving only the wiper resistance. Programming higher codes will bring the wiper closer to the A terminal of the potentiometer. The equations in Figure 4-9 can be used to calculate the terminal resistances. Figure 4-10 shows an example calculation using a 10 kΩ potentiometer.

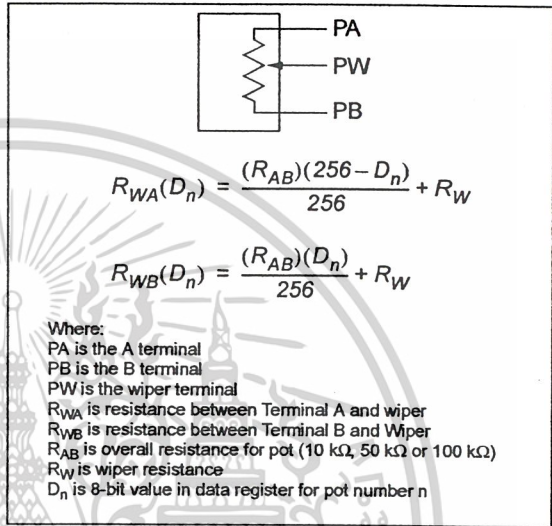


FIGURE 4-9: Potentiometer resistances are a function of code. It should be noted that, when using these equations for most feedback amplifier circuits (see Figure 4-4 and Figure 4-5), the wiper resistance can be omitted due to the high impedance input of the amplifier.

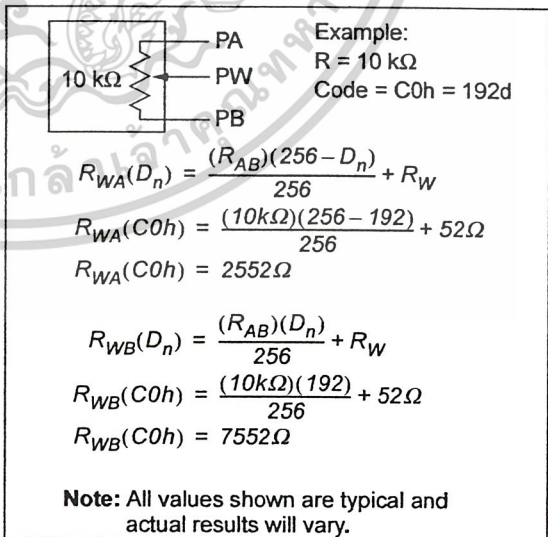


FIGURE 4-10: Example Resistance calculations.

5.0 SERIAL INTERFACE

Communications from the controller to the MCP41XXX/42XXX digital potentiometers is accomplished using the SPI serial interface. This interface allows three commands:

1. Write a new value to the potentiometer data register(s).
2. Cause a channel to enter low power shutdown mode.
3. NOP (No Operation) command.

Executing any command is accomplished by setting \overline{CS} low and then clocking-in a command byte followed by a data byte into the 16-bit shift register. The command is executed when \overline{CS} is raised. Data is clocked-in on the rising edge of clock and out the SO pin on the falling edge of the clock (see Figure 5-1). The device will track the number of clocks (rising edges) while \overline{CS} is low and will abort all commands if the number of clocks is not a multiple of 16.

5.1 Command Byte

The first byte sent is always the command byte, followed by the data byte. The command byte contains two command select bits and two potentiometer select bits. Unused bits are 'don't care' bits. The command select bits are summarized in Figure 5-2. The command select bits C1 and C0 (bits 4:5) of the command byte determine which command will be executed. If the command bits are both 0's or 1's, then a NOP command will be executed once all 16 bits have been loaded. This command is useful when using the daisy-chain configuration. When the command bits are 0,1, a write command will be executed with the 8 bits sent in the data byte. The data will be written to the potentiometer(s) determined by the potentiometer select bits. If the command bits are 1,0, then a shutdown command will be executed on the potentiometers determined by the potentiometer select bits.

For the MCP42XXX devices, the potentiometer select bits P1 and P0 (bits 0:1) determine which potentiometers are to be acted upon by the command. A corresponding '1' in the position signifies that the command for that potentiometer will get executed, while a '0' signifies that the command will not effect that potentiometer (see Figure 5-2).

5.2 Writing Data Into Data Registers

When new data is written into one or more of the potentiometer data registers, the write command is followed by the data byte for the new value. The command select bits C1, C0 are set to 0,1. The potentiometer selection bits P1 and P0 allow new values to be written to potentiometer 0, potentiometer 1 (or both) with a single command. A '1' for either P1 or P0 will cause the data to be written to the respective data register and a '0' for P1 or P0 will cause no change. See Figure 5-2 for the command format summary.

5.3 Using The Shutdown Command

The shutdown command allows the user to put the application circuit into a power-saving mode. In this mode, the A terminal is open-circuited and the B and W terminals are shorted together. The command select bits C1, C0 are set to 1,0. The potentiometer selection bits P1 and P0 allow each potentiometer to be shutdown independently. If either P1 or P0 are high, the respective potentiometer will enter shutdown mode. A '0' for P1 or P0 will have no effect. The eight data bits following the command byte still need to be transmitted for the shutdown command, but they are 'don't care' bits. See Figure 5-2 for command format summary. Once a particular potentiometer has entered the shutdown mode, it will remain in this mode until:

- A new value is written to the potentiometer data register, provided that the \overline{SHDN} pin is high. The device will remain in the shutdown mode until the rising edge of the \overline{CS} is detected, at which time the device will come out of shutdown mode and the new value will be written to the data register(s). If the \overline{SHDN} pin is low when the new value is received, the registers will still be set to the new value, but the device will remain in shutdown mode. This scenario assumes that a valid command was received. If an invalid command was received, the command will be ignored and the device will remain in the shutdown mode.

It is also possible to use the hardware shutdown pin and reset pin to remove a device from software shutdown. To do this, a low pulse on the chip select line must first be sent. For multiple devices, sharing a single \overline{SHDN} or \overline{RESET} line allows you to pick an individual device on that chain to remove from software shutdown mode. See Figure 1-3 for timing. With a preceding chip select pulse, either of these situations will also remove a device from software shutdown:

- A falling edge is seen on the \overline{RS} pin and held low for at least 150 ns, provided that the \overline{SHDN} pin is high. If the \overline{SHDN} pin is low, the registers will still be set to mid-scale, but the device will remain in shutdown mode. This condition assumes that \overline{CS} is high, as bringing the \overline{RS} pin low while \overline{CS} is low is an invalid state and results are indeterminate.
- A rising edge on the \overline{SHDN} pin is seen after being low for at least 100 ns, provided that the \overline{CS} pin is high. Toggling the \overline{SHDN} pin low while \overline{CS} is low is an invalid state and results are indeterminate.
- The device is powered-down and back up.

Note: The hardware \overline{SHDN} pin will always put the device in shutdown regardless of whether a potentiometer has already been put in the shutdown mode using the software command.

MCP41XXX/42XXX

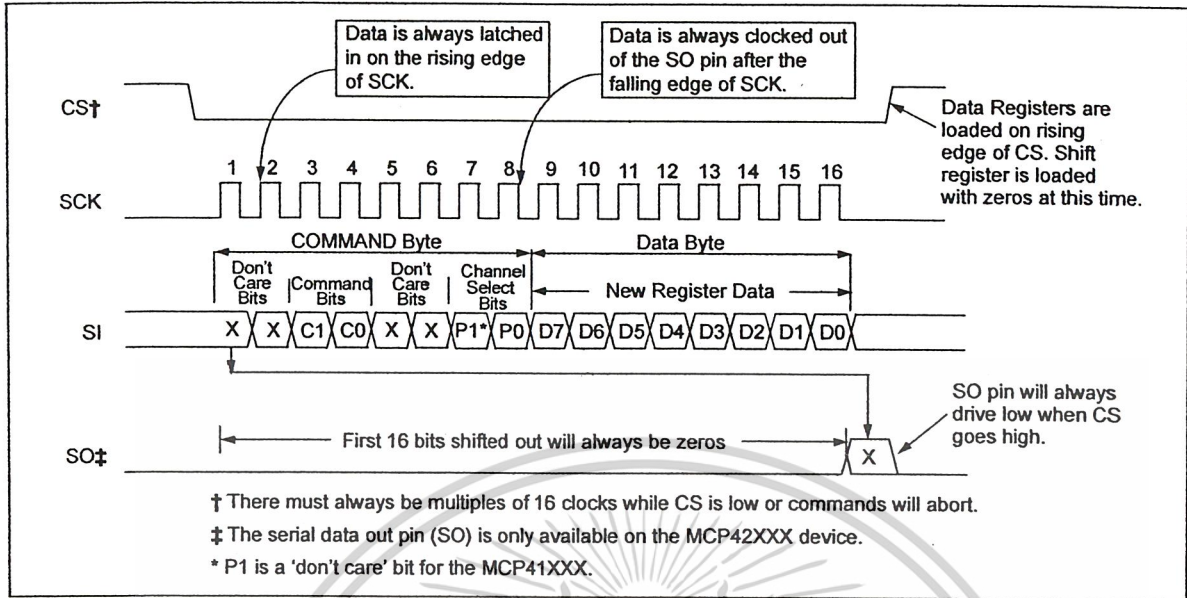


FIGURE 5-1: Timing Diagram for Writing Instructions or Data to a Digital Potentiometer.

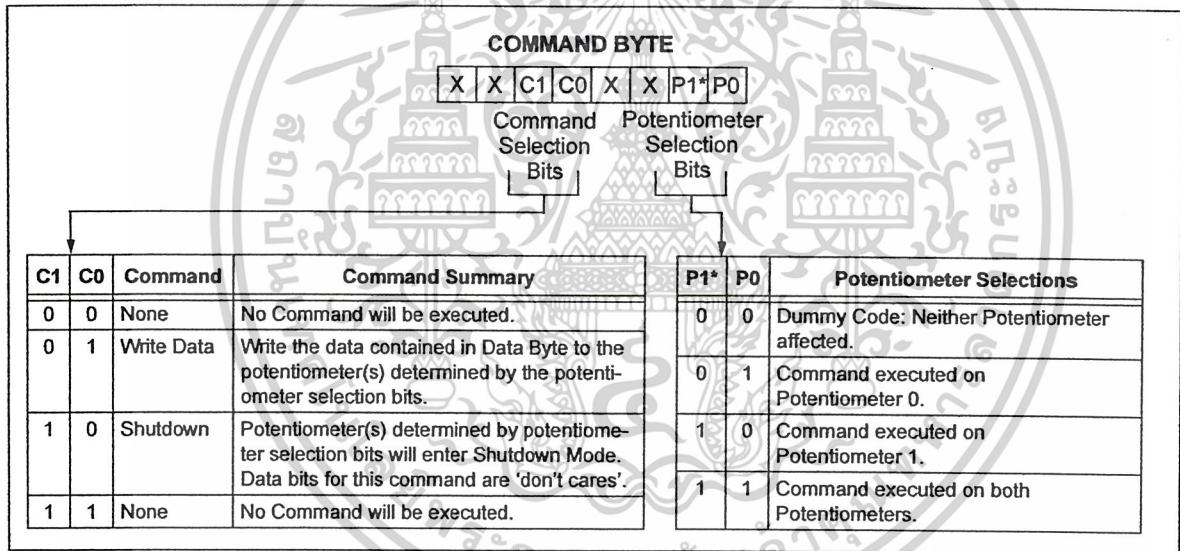


FIGURE 5-2: Command Byte Format.

5.4 Daisy-Chain Configuration

Multiple MCP42XXX devices can be connected in a daisy-chain configuration, as shown in Figure 5-4, by connecting the SO pin from one device to the SI pin on the next device. The data on the SO pin is the output of the 16-bit shift register. The daisy-chain configuration allows the system designer to communicate with several devices without using a separate CS line for each device. The example shows a daisy-chain configuration with three devices, although any number of devices (with or without the same resistor values) can be configured this way. While it is not possible to use a MCP41XXX at the beginning or middle of a daisy-chain (because it does not provide the serial data out (SO) pin), it is possible to use the device at the end of a chain. As shown in the timing diagram in Figure 5-3, data will be clocked-out of the SO pin on the falling edge of the clock. The SO pin has a CMOS push-pull output and will drive low when CS goes high. SO will not go to a high-impedance state when CS is held high.

When using the daisy-chain configuration, the maximum clock speed possible is reduced to ~5.8 MHz, because of the propagation delay of the data coming out of the SO pin.

When using the daisy-chain configuration, keep in mind that the shift register of each device is automatically loaded with zeros whenever a command is executed ($\overline{CS} = \text{high}$). Because of this, the first 16 bits that come out of the SO pin once the \overline{CS} line goes low will always be zeros. This means that when the first command is being loaded into a device, it will always shift a NOP command into the next device on the chain because the command bits (and all the other bits) will be zeros. This feature makes it necessary only to send command and data bytes to the device farthest down the chain that needs a new command. For example, if there were three devices on the chain and it was desired to send a command to the device in the middle, only 32 bytes of data need to be transmitted. The last device on the chain will have a NOP loaded from the previous device so no registers will be affected when the \overline{CS} pin is raised to execute the command. **The user must always ensure that multiples of 16 clocks are always provided (while CS is low), as all commands will abort if the number of clocks provided is not a multiple of 16.**

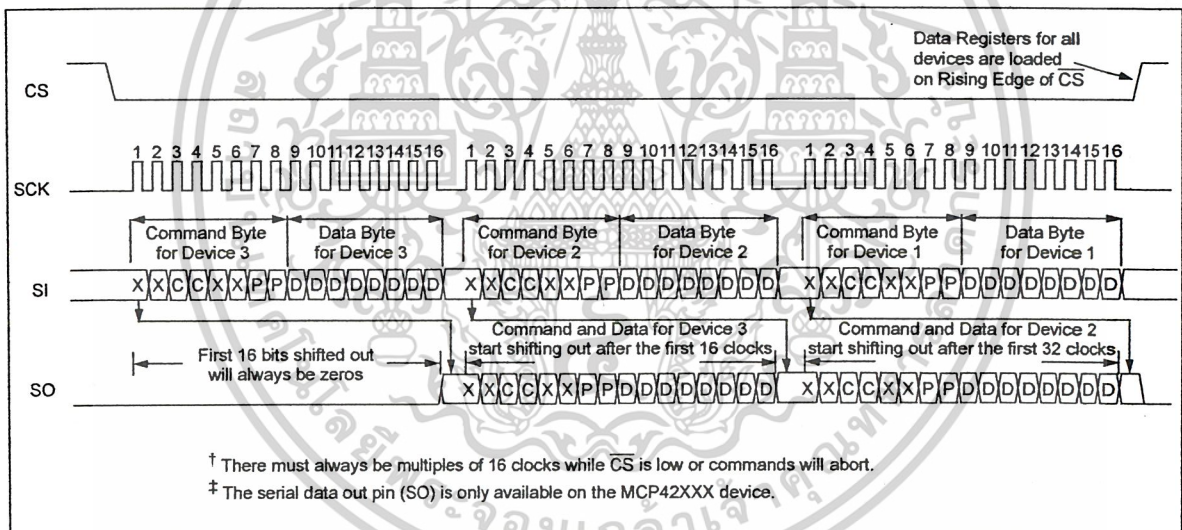


FIGURE 5-3: Timing Diagram for Daisy-Chain Configuration.

MCP41XXX/42XXX

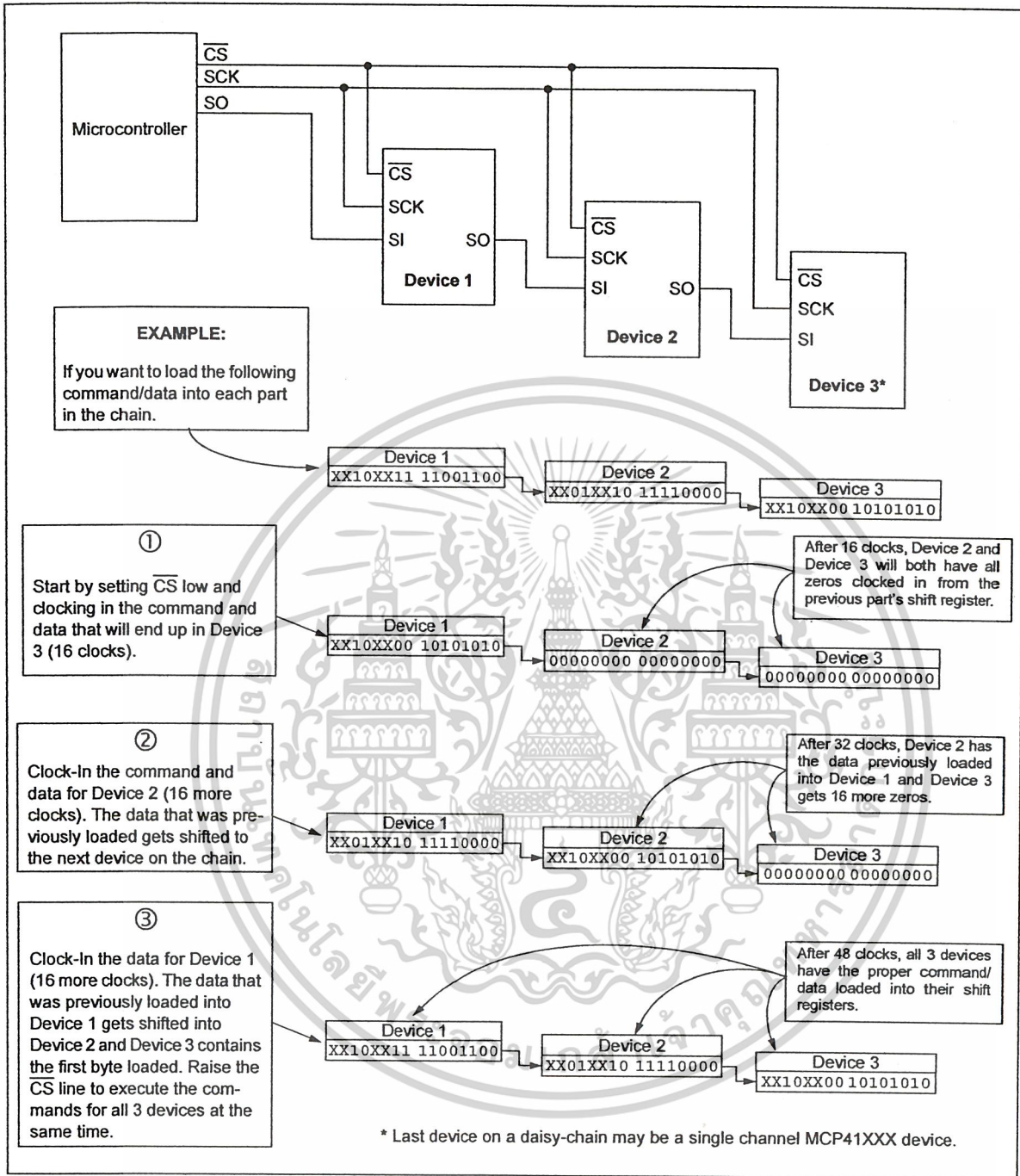


FIGURE 5-4: Daisy-Chain Configuration.

5.5 Reset (\overline{RS}) Pin Operation

The Reset pin (\overline{RS}) will automatically set all potentiometer data latches to mid-scale (Code 80h) when pulled low (provided that the pin is held low at least 150 ns and \overline{CS} is high). The reset will execute regardless of the position of the SCK, \overline{SHDN} and SI pins. It is possible to toggle \overline{RS} low and back high while \overline{SHDN} is low. In this case, the potentiometer registers will reset to mid-scale, but the potentiometer will remain in shutdown mode until the \overline{SHDN} pin is raised.

Note: Bringing the \overline{RS} pin low while the \overline{CS} pin is low constitutes an invalid operating state and will result in indeterminate results when \overline{RS} and/or \overline{CS} are brought high.

5.6 Shutdown (\overline{SHDN}) Pin Operation

When held low, the shutdown pin causes the application circuit to go into a power-saving mode by open-circuiting the A terminal and shorting the B and W terminals for all potentiometers. Data register contents are not affected by entering shutdown mode (i.e., when the \overline{SHDN} pin is raised, the data register contents are the same as before the shutdown mode was entered).

While in shutdown mode, it is still possible to clock in new values for the data registers, as well as toggling the \overline{RS} pin to cause all data registers to go to mid-scale. The new values will take affect when the \overline{SHDN} pin is raised.

If the device is powered-up with the \overline{SHDN} pin held low, it will power-up in the shutdown mode with the data registers set to mid-scale.

Note: Bringing the \overline{SHDN} pin low while the \overline{CS} pin is low constitutes an invalid operating state and will result in indeterminate results when \overline{SHDN} and/or \overline{CS} are brought high.

5.7 Power-up Considerations

When the device is powered on, the data registers will be set to mid-scale (80h). A power-on reset circuit is utilized to ensure that the device powers up in this known state.

TABLE 5-1: TRUTH TABLE FOR LOGIC INPUTS

SCK	\overline{CS}	\overline{RS}	\overline{SHDN}	Action
X	∅	H	H	Communication is initiated with device. Device comes out of standby mode.
L	L	H	H	No action. Device is waiting for data to be clocked into shift register or \overline{CS} to go high to execute command.
∅	L	H	X	Shift one bit into shift register. The shift register can be loaded while the \overline{SHDN} pin is low.
∅	L	H	X	Shift one bit out of shift register on the SO pin. The SO pin is active while the \overline{SHDN} pin is low.
X	∅	H	H	Based on command bits, either load data from shift register into data latches or execute shutdown command. Neither command executed unless multiples of 16 clocks have been entered while \overline{CS} is low. SO pin goes to a logic low.
X	H	H	H	Static Operation.
X	H	∅	H	All data registers set and latched to code 80h.
X	H	∅	L	All data registers set and latched to code 80h. Device is in hardware shutdown mode and will remain in this mode.
X	H	H	∅	All potentiometers put into hardware shutdown mode; terminal A is open and W is shorted to B.
X	H	H	∅	All potentiometers exit hardware shutdown mode. Potentiometers will also exit software shutdown mode if this rising edge occurs after a low pulse on \overline{CS} . Contents of data latches are restored.

MCP41XXX/42XXX

5.8 Using the MCP41XXX/42XXX in SPI Mode 1,1

It is possible to operate the devices in SPI modes 0,0 and 1,1. The only difference between these two modes is that, when using mode 1,1, the clock idles in the high state, while in mode 0,0, the clock idles in the low state. In both modes, data is clocked into the devices on the rising edge of SCK and data is clocked out the SO pin once the falling edge of SCK. Operations using mode 0,0 are shown in Figure 5-1. The example in Figure 5-5 shows mode 1,1.

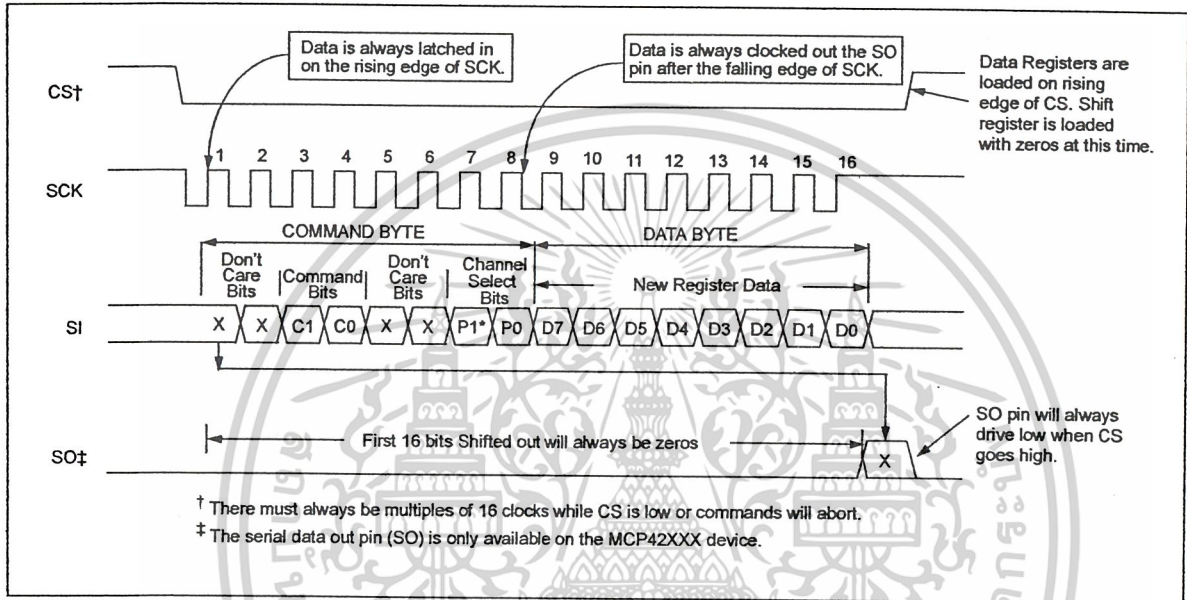
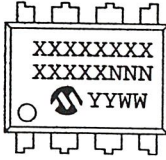


FIGURE 5-5: Timing Diagram for SPI Mode 1,1 Operation.

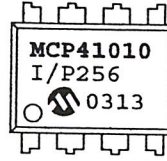
6.0 PACKAGING INFORMATION

6.1 Package Marking Information

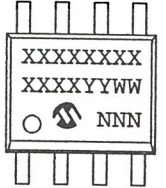
8-Lead PDIP (300 mil)



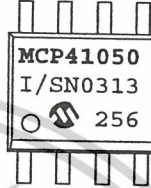
Example:



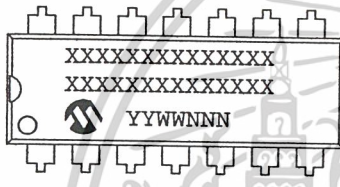
8-Lead SOIC (150 mil)



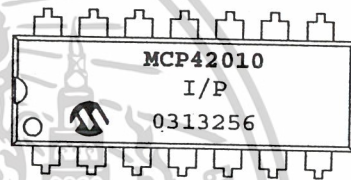
Example:



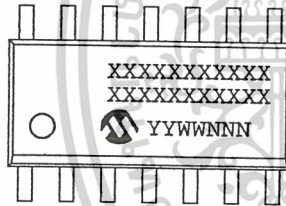
14-Lead PDIP (300 mil)



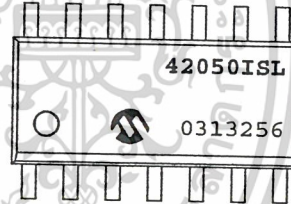
Example:



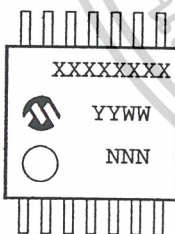
14-Lead SOIC (150 mil)



Example:



14-Lead TSSOP (4.4mm) *



Example:



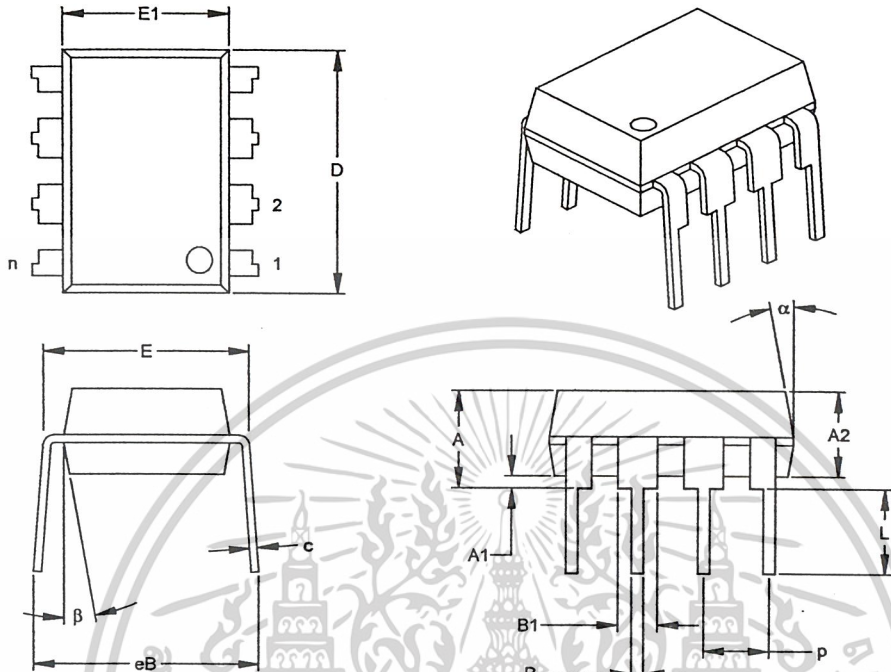
Legend: XX...X Customer specific information*
 YY Year code (last 2 digits of calendar year)
 WW Week code (week of January 1 is week '01')
 NNN Alphanumeric traceability code

Note: In the event the full Microchip part number cannot be marked on one line, it will be carried over to the next line thus limiting the number of available characters for customer specific information.

* Standard marking consists of Microchip part number, year code, week code, facility code, mask rev#, and assembly code.

MCP41XXX/42XXX

8-Lead Plastic Dual In-line (P) – 300 mil (PDIP)



Dimension	Units	INCHES*			MILLIMETERS		
		MIN	NOM	MAX	MIN	NOM	MAX
Number of Pins	n		8			8	
Pitch	P		.100			2.54	
Top to Seating Plane	A	.140	.155	.170	3.56	3.94	4.32
Molded Package Thickness	A2	.115	.130	.145	2.92	3.30	3.68
Base to Seating Plane	A1	.015			0.38		
Shoulder to Shoulder Width	E	.300	.313	.325	7.62	7.94	8.26
Molded Package Width	E1	.240	.250	.260	6.10	6.35	6.60
Overall Length	D	.360	.373	.385	9.14	9.46	9.78
Tip to Seating Plane	L	.125	.130	.135	3.18	3.30	3.43
Lead Thickness	c	.008	.012	.015	0.20	0.29	0.38
Upper Lead Width	B1	.045	.058	.070	1.14	1.46	1.78
Lower Lead Width	B	.014	.018	.022	0.36	0.46	0.56
Overall Row Spacing	§ eB	.310	.370	.430	7.87	9.40	10.92
Mold Draft Angle Top	α	5	10	15	5	10	15
Mold Draft Angle Bottom	β	5	10	15	5	10	15

* Controlling Parameter
 § Significant Characteristic

Notes:

Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010 (0.254mm) per side.
 JEDEC Equivalent: MS-001
 Drawing No. C04-018