

วงจรจัดการหน่วยความจำสำหรับแสดงผลสัญญาณบนจอซีอาร์ที
MEMORY MANAGEMENT CIRCUIT FOR DISPLAYING ON CRT MONITOR



นางสาวพัชรา

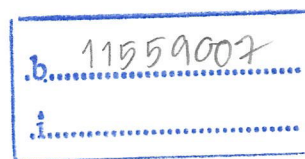
เกิดเนตร์

นายพันธกานต์

ชินะชัย

๒พ.
พ517๖
2547

เลขหมู่.....
เลขทะเบียน 61754
วัน,เดือน,ปี 2 1 ก.ค. 2549



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

ภาควิชาวิศวกรรมระบบควบคุม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2547

วงจรจัดการหน่วยความจำสำหรับแสดงผลสัญญาณบนจอซีอาร์ที
MEMORY MANAGEMENT CIRCUIT FOR DISPLAYING ON CRT MONITOR

โดย

นางสาวพัชรา	เกิดเนตร์
นายพันธกานต์	ชินะขำ

อาจารย์ที่ปรึกษา
รศ.ดร.วันชัย ธีรรัฐ

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
ภาควิชาวิศวกรรมระบบควบคุม
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2547

ปริญญานิพนธ์ปีการศึกษา 2547

ภาควิชา วิศวกรรมระบบควบคุม

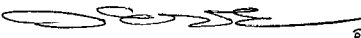
คณะ วิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง วงจรจัดการหน่วยความจำสำหรับแสดงผลสัญญาณบนจอซีอาร์ที

Memory management circuit for displaying on CRT monitor

ผู้จัดทำ

- | | | | |
|-----------------|-----------|--------------|----------|
| 1. นางสาวพัชรา | เกิดเนตร์ | รหัสประจำตัว | 44010324 |
| 2. นายพันธกานต์ | ชินะข่าย | รหัสประจำตัว | 44010327 |


..... อาจารย์ที่ปรึกษา
(รศ.ดร.วันชัย รีรูกา)

วงจรจัดการหน่วยความจำสำหรับแสดงผลสัญญาณบนจอสีอาร์ที

นางสาวพัชรา เกิดเนตร์ 44010324
 นายพันธกานต์ ชินะขำ 44010327
 รศ.ดร.วันชัย รุ่งรุจา อาจารย์ที่ปรึกษา
 ปีการศึกษา 2547

บทคัดย่อ

ในการวัดค่าของสัญญาณนั้นจะประกอบไปด้วย หน่วยวัดอินพุตซึ่งทำหน้าที่ วัดข้อมูลนั้น แล้วทำการแปลงเป็นข้อมูลดิจิทัล และส่วนเอาต์พุตซึ่งทำหน้าที่ในการรับค่าข้อมูลดิจิทัลมาทำการแสดงผล โดยในการทำงานของระบบนั้นจะมีข้อมูลเป็นจำนวนมาก จึงจำเป็นที่จะต้องมีส่วนของหน่วยจัดการหน่วยความจำมารองรับข้อมูล เพื่อให้การทำงานนั้นมีประสิทธิภาพยิ่งขึ้น

โครงงานนี้นอกจากสร้างเป็นหน่วยความจำ (Memory) ที่สามารถรองรับข้อมูลเพียงอย่างเดียวแล้ว ยังสามารถจัดการข้อมูลก่อนที่จะส่งสัญญาณไปยังส่วนแสดงผลได้อีกด้วย ในการจัดการข้อมูลนั้น โดยทำให้มีการขยายรูปสัญญาณ พร้อมทั้งยังสามารถเลื่อนตำแหน่งของรูปสัญญาณที่ต้องการขยายได้ด้วย ดังนั้นจึงได้ออกแบบให้วงจรนั้นประกอบด้วยหน่วยความจำจำนวน 2 ชุด และวงจรจัดการหน่วยความจำ มาทำการรองรับความสามารถดังกล่าว พร้อมทั้งได้นำไมโครคอนโทรลเลอร์ PIC16F877A มาจัดการข้อมูลและควบคุมการทำงานของหน่วยความจำแรม เพื่อจัดการหน่วยความจำให้มีประสิทธิภาพ และเลือกใช้การสื่อสารข้อมูลแบบขนานเป็นการรับและส่งข้อมูลให้กับอุปกรณ์ภายนอกที่เป็นส่วนอินพุตและเอาต์พุต เพราะการรับและส่งข้อมูลแบบขนานนั้นมีความเร็วสูง ในการทดสอบประสิทธิภาพนั้น วงจรสามารถรองรับการอ่านและเขียนจากอินพุตและเอาต์พุต อีกทั้งยังสามารถทำการขยายรูปสัญญาณที่ได้รับการเขียนจากส่วนอินพุตได้

Memory management circuit for displaying on CRT monitor

Patchara Kerdnate

Pantakan Chinakay

Associate.Prof.Dr.Vanchai Riewruja Advisor

ABSTRACT

In the data acquisition and monitoring have to handle with an amount of data and many useful functions for the user. So the management memory circuit is required to maintain and manage data which is transferred between input and output module.

This project is a memory module for displaying on CRT monitor. The circuits contain two static RAM and memory management circuits that can access from another module. It is not only designed for storage the data, but also able to enlarge the figures that are derived from input module. For this purpose we use an ability of PIC16F877A microcontroller to control the circuits.

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สำเร็จลงได้ด้วยความช่วยเหลือจากบุคคลหลายๆท่าน ทางผู้จัดทำขอกราบขอบพระคุณ คุณพ่อ และคุณแม่ ที่ให้การสนับสนุน และเป็นกำลังใจที่ดีเสมอมา รวมทั้งให้โอกาสเข้ามาเรียนในสถาบันแห่งนี้

ขอขอบคุณภาควิชาวิศวกรรมระบบควบคุม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่ให้โอกาสได้ทำโครงการก่อนจะจบไปทำงานจริง และสนับสนุนเงินช่วยเหลือในการทำโครงการนี้

ขอกราบขอบพระคุณอาจารย์ที่ปรึกษา รศ.ดร.วันชัย ธีรรุจา และอาจารย์รัชชัย คำศรี ที่ได้ให้คำปรึกษา และคำแนะนำต่าง ๆ

ขอขอบคุณเพื่อนร่วมโครงการที่ตั้งใจทำงานประสบความสำเร็จ ขอขอบคุณเพื่อนๆ และน้องๆ ทุกคนที่ได้ให้คำแนะนำ ให้ยืมอุปกรณ์ และขอบคุณทุก ๆ คนที่มีส่วนช่วยทำให้โครงการนี้สำเร็จ ลุล่วงไปได้ด้วยดี

ผู้จัดทำ

สารบัญ

เรื่อง	หน้าที่
บทคัดย่อ	I
ABSTRACT	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญภาพ	VI
สารบัญตาราง	VIII
บทที่ 1 บทนำ	1
1.1 ความเป็นมาของโครงการ	1
1.2 ขอบเขตการศึกษา	2
1.3 วัตถุประสงค์ของโครงการ	2
1.4 ขั้นตอนการศึกษา	2
บทที่ 2 ทฤษฎีและหลักการ	4
2.1 ความรู้เบื้องต้นของไมโครคอนโทรลเลอร์ PIC16F87x	4
2.1.1 การจัดการขาของไมโครคอนโทรลเลอร์ PIC16F87x	4
2.1.2 คุณสมบัติทางเทคนิคและโครงสร้างของไมโครคอนโทรลเลอร์ PIC16F87x	5
2.1.3 การจัดสรรหน่วยความจำของไมโครคอนโทรลเลอร์ PIC16F87x	8
2.1.3.1 การจัดสรรหน่วยความจำโปรแกรม	8
2.1.3.2 การจัดสรรหน่วยความจำข้อมูล	9
2.1.4 การใช้พอร์ตอินพุตเอาต์พุตของไมโครคอนโทรลเลอร์ PIC16F877A	11
2.1.5 การใช้งานโมดูลCCPในไมโครคอนโทรลเลอร์ PIC16F877A	17
2.2 การสื่อสารข้อมูล	17
2.2.1 การสื่อสารข้อมูลแบบอนุกรม	17
2.2.2 การสื่อสารข้อมูลแบบขนาน	18
2.2.3 ข้อแตกต่างระหว่างการสื่อสารข้อมูลแบบขนานและ การสื่อสารข้อมูลแบบอนุกรม	18
2.3 หน่วยความจำ (Memory)	19
2.3.1 ประเภทหน่วยความจำ	19

สารบัญ

เรื่อง	หน้าที่
2.3.2 การพิจารณาความเร็วของแรม	21
2.3.3 การเปรียบเทียบระหว่าง SRAM กับ DRAM	22
2.3.4 การเลือกใช้หน่วยความจำ	22
2.3.5 การติดต่อกับหน่วยความจำ RAM แบบสแตติก	23
2.3.5.1 สัญญาณติดต่อกับหน่วยความจำ RAM แบบสแตติก	24
2.3.5.2 ลำดับสัญญาณการติดต่อเพื่ออ่านข้อมูลจากหน่วยความจำ SRAM	25
2.3.5.3 ลำดับสัญญาณการติดต่อเพื่อเขียนข้อมูลจากหน่วยความจำ RAM	26
2.3.5.4 การเชื่อมต่อหน่วยความจำกับ PIC16F877A	27
บทที่ 3 การทำงานของวงจรและการออกแบบ	29
3.1 รายละเอียดการทำงานของโครงการ	29
3.2 โครงสร้างของระบบโดยรวม	30
3.3 การทำงานของระบบ	31
3.4 วงจรและการทำงานของวงจร	35
3.4.1 ไมโครคอนโทรลเลอร์	37
3.4.2 หน่วยความจำ	37
3.4.3 วงจรควบคุมช่องสัญญาณ	37
3.4.4 วงจรจ่ายกระแสไฟฟ้า	37
3.4.5 ส่วนติดต่อกับอินพุทเอาต์พุท	37
บทที่ 4 การทดสอบการทำงาน	39
4.1 การทดลองขยายรูปสัญญาณ	39
4.2 การทดลองติดต่อกับอุปกรณ์ภายนอก	45
บทที่ 5 บทวิจารณ์และบทสรุป	52
5.1 บทวิจารณ์และบทสรุป	52
5.2 ข้อเสนอแนะและแนวทางวิจัยต่อ	52
บรรณานุกรม	54
ภาคผนวก ก	
ภาคผนวก ข	

สารบัญภาพ

	หน้าที่
รูปที่ 1.1) กระบวนการทำงานทั่วไป	1
รูปที่ 2.1) การจัดขาของไมโครคอนโทรลเลอร์ PIC16F877A	4
รูปที่ 2.2) โครงสร้างของไมโครคอนโทรลเลอร์ PIC16F877A	7
รูปที่ 2.3) การจัดสรรหน่วยความจำโปรแกรมของไมโครคอนโทรลเลอร์ PIC16F877A	8
รูปที่ 2.4) การจัดสรรหน่วยความจำข้อมูลแรมของไมโครคอนโทรลเลอร์ PIC16F877A	10
รูปที่ 2.5) ข้อมูลสื่อสารแบบอนุกรม ข้อมูลหนึ่งไบต์จะถูกส่งออกคราวละบิต เป็นลำดับไป จนครบจำนวนทั้ง 8	17
รูปที่ 2.6) ข้อมูลการสื่อสารแบบขนาน ข้อมูลแต่ละบิตภายในหนึ่งไบต์จะถูกส่ง ออกมาพร้อมกันในลักษณะแบบขนาน	18
รูปที่ 2.7) การจัดหาสัญญาณของหน่วยความจำแบบสแตติก	24
รูปที่ 2.8) แผนภาพเวลาแสดงลำดับเหตุการณ์การอ่านข้อมูลลงในหน่วยความจำ RAM	25
รูปที่ 2.9) แผนภาพเวลาแสดงลำดับเหตุการณ์การเขียนข้อมูลลงในหน่วยความจำ RAM	26
รูปที่ 2.10) การติดต่อหน่วยความจำกับไมโครคอนโทรลเลอร์ PIC16F877A	27
รูปที่ 2.11) การจัดขาของ IC74LS245	28
รูปที่ 3.1) บล็อกไดอะแกรมแสดงโครงสร้างของระบบ	30
รูปที่ 3.2) Flow Chart การทำงานของระบบ	31
รูปที่ 3.3) Flow Chart การทำงานของระบบ (ต่อ)	32
รูปที่ 3.4) Flow Chart การทำงานของระบบ (ต่อ)	33
รูปที่ 3.5) Flow Chart การทำงานของระบบ (ต่อ)	34
รูปที่ 3.6) วงจรจัดการหน่วยความจำสำหรับแสดงผลสัญญาณบนจอซีอาร์ที	35
รูปที่ 3.7) วงจรจัดการหน่วยความจำสำหรับแสดงผลสัญญาณบนจอซีอาร์ที (ต่อ)	36
รูปที่ 3.8) การจัดขาของส่วนติดต่อกับอินพุทเอาต์พุท	38
รูปที่ 4.1) ไดอะแกรมแสดงรูปวงจร	39
รูปที่ 4.2) วงจรส่งข้อมูลแบบอนุกรม RS232C	40
รูปที่ 4.3) รูปสัญญาณสามเหลี่ยมที่ทำการเขียนลงในหน่วยความจำตัวแรก	41

สารบัญตาราง

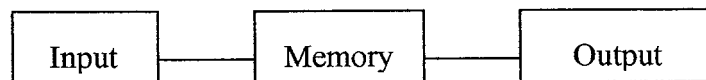
	หน้า
ตารางที่ 2.1) ตารางสรุปการทำงานของขาพอร์ตทั้งหมดของไมโครคอนโทรลเลอร์	13
ตารางที่ 2.2) ตารางค่า Access time บน Chip	21

บทที่ 1

บทนำ

1.1 ความเป็นมาของโครงงาน

เมื่อพิจารณากระบวนการทำงานดังในรูปที่ 1.1) จะเห็นว่าในส่วนอินพุต (Input) มีหน้าที่วัดสัญญาณ และแปลงสัญญาณแอนะล็อก (Analog) เป็นสัญญาณดิจิทัล (Digital) ซึ่งในส่วนหน่วยความจำ (Memory) ทำหน้าที่เก็บบันทึกข้อมูลซึ่งเป็นข้อมูลแบบดิจิทัล จากนั้นส่วนเอาต์พุต (Output) จะนำข้อมูลในหน่วยความจำไปแสดงผล



รูปที่ 1.1) กระบวนการทำงาน

โครงงานนี้ทำในส่วนที่เป็นหน่วยความจำ (Memory) โดยจะนำหน่วยความจำแรมมาใช้ในการเก็บข้อมูล โดยรับสัญญาณจากส่วนอินพุต (Input) และทำการส่งสัญญาณไปยังส่วนเอาต์พุต (Output) โครงงานนี้นอกจากสร้างเป็นหน่วยความจำที่ใช้เก็บข้อมูลเพียงอย่างเดียวแล้ว ยังสามารถจัดการข้อมูลก่อนที่จะส่งสัญญาณไปยังส่วนเอาต์พุตได้อีกด้วย ในการจัดการข้อมูลนั้น โดยทำให้มีการขยายรูปสัญญาณ พร้อมทั้งยังสามารถเลื่อนตำแหน่งของรูปสัญญาณที่ต้องการขยายได้ด้วย โครงงานนี้จึงได้นำไมโครคอนโทรลเลอร์ PIC16F877A มาจัดการข้อมูลและควบคุมการทำงานของหน่วยความจำแรมเพื่อจัดการหน่วยความจำให้มีประสิทธิภาพ และเลือกใช้การสื่อสารข้อมูลแบบขนานเป็นการรับและส่งข้อมูลให้กับอุปกรณ์ภายนอกที่เป็นส่วนอินพุตและเอาต์พุต เพราะการรับและส่งข้อมูลแบบขนานนั้นมีความเร็วสูง

1.2 ขอบเขตการศึกษา

1. ศึกษาไมโครคอนโทรลเลอร์ตระกูล PIC16F877A
2. ศึกษาหน่วยความจำและการติดต่อหน่วยความจำ
3. ศึกษาการเขียนโปรแกรม เพื่อใช้ในการควบคุมไมโครคอนโทรลเลอร์ ตระกูล PIC16F877A
4. ออกแบบและเขียนโปรแกรมควบคุมวงจรจัดการหน่วยความจำสำหรับแสดงผลสัญญาณบนจอซีอาร์ที
5. สร้างชุดทดลองวงจรจัดการหน่วยความจำสำหรับแสดงผลสัญญาณบนจอซีอาร์ที

1.3 วัตถุประสงค์ของโครงการ

1. เพื่อศึกษาไมโครคอนโทรลเลอร์ตระกูล PIC16F87X
2. เพื่อศึกษาหน่วยความจำ
3. เพื่อออกแบบ โครงสร้างและวงจรจัดการหน่วยความจำสำหรับแสดงผลสัญญาณบนจอซีอาร์ที
4. เพื่อศึกษาภาษาที่ใช้เขียนโปรแกรมสั่งไมโครคอนโทรลเลอร์ ซึ่งจะทำให้สามารถเขียนสั่งงานไมโครคอนโทรลเลอร์ได้ง่ายขึ้น
5. เพื่อสร้างชุดทดลองวงจรจัดการหน่วยความจำสำหรับแสดงผลสัญญาณบนจอซีอาร์ที
6. เพื่อนำชุดทดลองวงจรจัดการหน่วยความจำสำหรับแสดงผลสัญญาณบนจอซีอาร์ทีไปประยุกต์ใช้

1.4 ขั้นตอนการศึกษา

1. ศึกษาเกี่ยวกับไมโครคอนโทรลเลอร์ตระกูล PIC16F877A ศึกษาการเขียนโปรแกรม เพื่อใช้ในการควบคุมไมโครคอนโทรลเลอร์ตระกูล PIC16F877A
2. ศึกษาหน่วยความจำและการติดต่อหน่วยความจำทั้งการเขียน-อ่านหน่วยความจำ การติดต่อหน่วยความจำกับไมโครคอนโทรลเลอร์ตระกูล PIC16F877A
3. ออกแบบวงจร แล้วเลือกใช้ และจัดหาวัสดุ อุปกรณ์ในการทำโครงการ จากนั้นศึกษาทำความเข้าใจในการใช้งานวัสดุ อุปกรณ์นั้นๆ
4. เขียนโปรแกรมควบคุมวงจรจัดการหน่วยความจำสำหรับแสดงผลสัญญาณบนจอซีอาร์ที
5. จัดหาซื้ออุปกรณ์ในการทำโครงการและสร้างชุดทดลองวงจรจัดการหน่วยความจำ
6. ทดสอบการทำงานของชุดทดลองเพื่อให้พร้อมที่จะนำมาใช้งาน เช่น การทดสอบการเขียน-อ่านหน่วยความจำแบบ SRAM โดยเริ่มแรกเขียนโปรแกรมควบคุมการติดต่อ

หน่วยความจำกับไมโครคอนโทรลเลอร์ตระกูล PIC16F877A จากนั้นเขียนโปรแกรมการเขียน-อ่านหน่วยความจำ

7. ทดสอบการทำงานทั้งหมดของโครงการ เช่น การทดสอบในการเก็บข้อมูล การขยายรูปสัญญาณ การเลื่อนตำแหน่งของรูปสัญญาณ ให้เลื่อนซ้าย-ขวา และเลื่อนขึ้น-ลง ในการทดลองนั้น ได้ทำการจำลองหน่วยอินพุตและหน่วยเอาต์พุตขึ้นมา โดยในหน่วยอินพุตนั้น ให้สร้างสัญญาณอินพุตจากไมโครคอนโทรลเลอร์ PIC16F877A อีกตัว และในหน่วยเอาต์พุต ทำการดึงข้อมูลจากวงจรจัดการหน่วยความจำเพื่อนำข้อมูลมาแสดงผลค่าต่างๆ และให้แสดงผลสัญญาณอินพุตและสัญญาณเอาต์พุตที่ไฮเปอร์เทอร์มินัล (Hyper Terminal) พร้อมทั้งบันทึกผล และสรุปผลการทดลอง

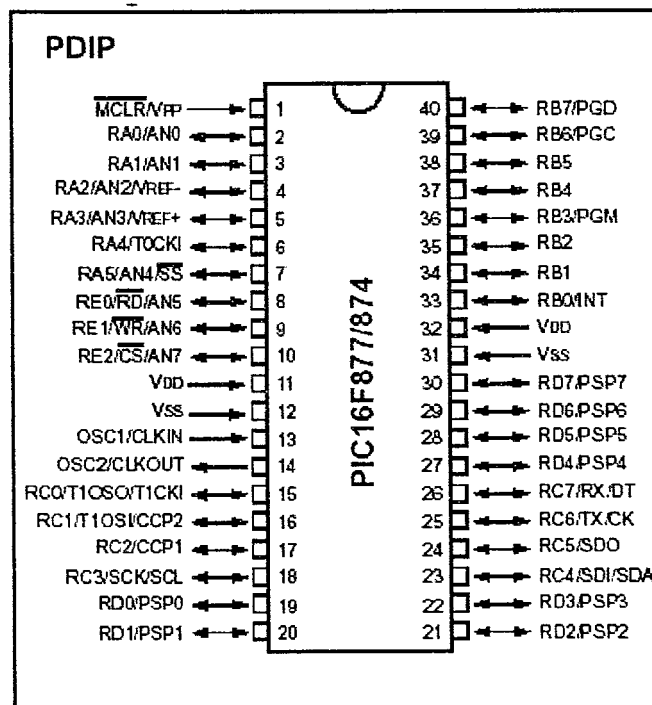
บทที่ 2

ทฤษฎีและหลักการ

2.1 ความรู้เบื้องต้นของไมโครคอนโทรลเลอร์ PIC16F87x

PIC16F8xx เป็นไมโครคอนโทรลเลอร์ในตระกูล PIC (Peripheral Interface Controller) ของบริษัทไมโครชิปเทคโนโลยี (Microchip Technology) ไมโครคอนโทรลเลอร์ในตระกูล PIC มีด้วยกันหลายเบอร์ แต่ละเบอร์ก็มีความสามารถแตกต่างกันไป ภายใน PIC16F87x มีหน่วยความจำโปรแกรม (Program memory) แบบแฟลช (flash memory) ซึ่งเป็นหน่วยความจำที่สามารถเขียนและลบได้ด้วยสัญญาณไฟฟ้า จัดอยู่ในกลุ่มของไมโครโปรเซสเซอร์แบบ RISC (Reduced Instruction Set Computer) คือไมโครคอนโทรลเลอร์ในตระกูลนี้ จะมีชุดคำสั่งใช้งานเพียง 33-35 คำสั่งพื้นฐานเท่านั้น และทุกคำสั่งสามารถทำงานให้เสร็จได้ด้วยการใช้สัญญาณนาฬิกาเพียงลูกเดียว ยกเว้นคำสั่งที่ใช้ในการกระโดด (Jump) ที่ยังทำงานในลักษณะไปป์ไลน์ (Pipe Line) เหมือนกับไมโครโปรเซสเซอร์สมัยใหม่ ความเร็วในการทำงานจึงสูงมากเมื่อเทียบกับไมโครคอนโทรลเลอร์เบอร์อื่นๆ ที่ความถี่ของสัญญาณนาฬิกาเดียวกัน

2.1.1 การจัดการขาของไมโครคอนโทรลเลอร์ PIC16F87x



รูปที่ 2.1) การจัดการขาของไมโครคอนโทรลเลอร์ PIC16F877A

ไมโครคอนโทรลเลอร์ PIC16F877 สามารถจัดการขาต่อใช้งานได้เป็น 4 กลุ่ม คือ

1. กลุ่มขาสัญญาณนาฬิกา

มี 2 ขา คือ OSC1/CLKIN (ขา 13) และ OSC2/CLKOUT (ขา 14)

2. กลุ่มขาควบคุม

มี 1 ขา คือ MCLR (ขา 1)

3. กลุ่มขาพอร์ตอินพุตเอาต์พุต

มี 33 ขา แบ่งเป็นขาพอร์ต A 6 ขา ได้แก่ RA0-RA5 (ขา 2 – ขา 7) ขาพอร์ต B ได้แก่ ขา RB0 - RB7 (ขา 33- ขา 40) ขาพอร์ต C ได้แก่ ขา RC0-RC7 (ขา 15 – ขา 26) ขาพอร์ต D ได้แก่ ขา RD0 - RD3 (ขา 19- ขา 20) RD4-RD7 (ขา 27- ขา 30) และขาพอร์ต E ได้แก่ ขา RE0 – RE2 (ขา 8- ขา 10)

4. กลุ่มขาไฟเลี้ยง

มี 4 ขา คือขา V_{SS} (ขา 12 และ ขา 31) หรือขาต่อกราวด์ และขา V_{DD} (ขา 11 และ ขา 32) หรือขาไฟเลี้ยง ปกติใช้ +5 โวลต์

2.1.2 คุณสมบัติทางเทคนิคและโครงสร้างของไมโครคอนโทรลเลอร์ PIC16F87x

คุณสมบัติทางเทคนิคของ PIC16F87x

คุณสมบัติหลัก

- ซีพียูเป็นแบบ RISC มีคำสั่งใช้งานเพียง 35 คำสั่ง
- สามารถกระทำคำสั่งโดยใช้สัญญาณเพียงหนึ่งลูก ยกเว้นคำสั่งกระโดด
- ความถี่สัญญาณนาฬิกา ตั้งแต่ไฟตรงถึง 20 MHz
- หน่วยความจำโปรแกรม
 - 2 กิโลเวิร์ด สำหรับ PIC16F870/871/872
 - 4 กิโลเวิร์ด สำหรับ PIC16F873 (A)/874(A)
 - 8 กิโลเวิร์ด สำหรับ PIC16F876/876A/877/877A
- หน่วยความจำข้อมูลแรมหรือรีจิสเตอร์
 - 128 ไบต์ สำหรับ PIC16F870/871/872
 - 192 ไบต์ สำหรับ PIC16F873 (A)/874(A)
 - 368 ไบต์ สำหรับ PIC16F876/876A/877/877A
- ขนาดหน่วยความจำข้อมูลอีพรอม
 - 64 ไบต์ สำหรับ PIC16F870/871/872
 - 128 ไบต์ สำหรับ PIC16F873 (A)/874(A)

256 ไบต์ สำหรับ PIC16F876/876A/877/877A

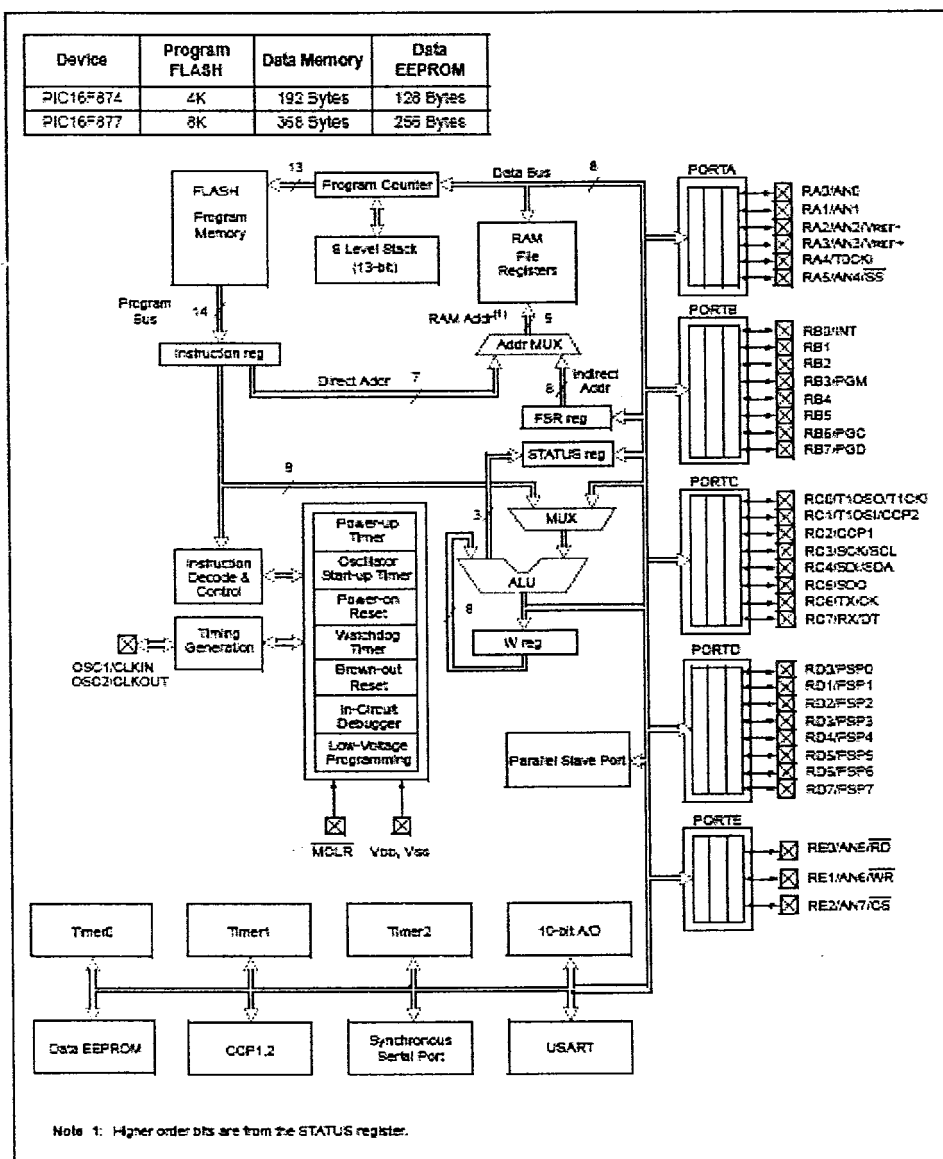
- ตอบสนองแหล่งกำเนิดอินเตอร์รัปต์สูงสุดถึง 15 แหล่งขึ้นกับเบอร์ของไมโครคอนโทรลเลอร์
- มีสแต็ก 8 ระดับ
- มีวงจรเพาเวอร์อนรีเซต
- มีเพาเวอร์อัปไทเมอร์ (PWRT) และออสซิลเลเตอร์อัปไทเมอร์ (OST)
- มีวงจรวอตช์ด็อกไทเมอร์ (WDT) ที่มีวงจรออสซิลเลเตอร์ในตัว ทำให้มีความน่าเชื่อถือในการทำงานสูง
- เลือกรักษาข้อมูลทั้งในหน่วยความจำโปรแกรมและหน่วยความจำข้อมูล ซึ่งสามารถเลือกระดับการป้องกันได้
- มีโหมดประหยัดพลังงาน
- สามารถโปรแกรมโดยใช้แรงดัน +5 V ได้
- แก้ไขข้อมูลในหน่วยความจำโปรแกรมด้วยกระบวนการ ICD (In-circuit Debugger) ผ่านพอร์ตเพียง 2 ขา
- ซีพียูสามารถอ่านและเขียนหน่วยความจำโปรแกรมได้
- ไฟเลี้ยง +2 ถึง +5.5 V
- กระแสซิงก์และซอร์สของพอร์ต 25 mA
- การใช้พลังงานไฟฟ้าในกรณีไม่ขับโหลด
 - น้อยกว่า 2 mA ที่ไฟเลี้ยง +5 V และสัญญาณนาฬิกา 4MHz
 - 20 μ A ที่ไฟเลี้ยง +3 V และสัญญาณนาฬิกา 32 kHz
 - น้อยกว่า 1 μ A ในโหมดประหยัดพลังงานหรือสแตนด์บาย

คุณสมบัติพิเศษเพิ่มเติม

- ไทเมอร์ 3 ตัว คือ ไทเมอร์ 0 ขนาด 8 บิต มี ปริสเกลเลอร์ขนาด 8 บิต
 - ไทเมอร์ 1 ขนาด 16 บิต พร้อม ปริสเกลเลอร์
 - ไทเมอร์ 2 ขนาด 8 บิต มี ปริสเกลเลอร์, โพสดีสเกลเลอร์ และรีจิสเตอร์คาบเวลา (period register) ขนาด 8 บิตในตัว
- มีโมดูล CCP 2 ชุด โดย
 - ส่วนตรวจจับสัญญาณหรือแคปเจอร์ (Capture) มีขนาด 16 บิต ความละเอียดสูงสุด 12.5 นาโนวินาที

ส่วนเปรียบเทียบสัญญาณ (Compare) มีขนาด 16 บิต ความละเอียดสูงสุด 200 นาโนวินาที
 วงจร PWM มีความละเอียดสูงสุด 10 บิต

- มีวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลขนาด 10 บิต (5 ช่องสำหรับ PIC16F873 (A)/876(A) และ 8 ช่องสำหรับ PIC16F874 (A)/877(A)
- วงจรเชื่อมต่ออุปกรณ์อนุกรมทั้ง SPI และ บัส PC
- วงจรสื่อสารข้อมูลอนุกรม (USART) พร้อมการตรวจจับแอดเดรส 9 บิต
- มีวงจรตรวจจับระดับแรงดันไฟเลี้ยงเพื่อการรีเซตซีพียู หรือเรียกว่า บราวเอาต์รีเซต (Brown-out reset : BOR)

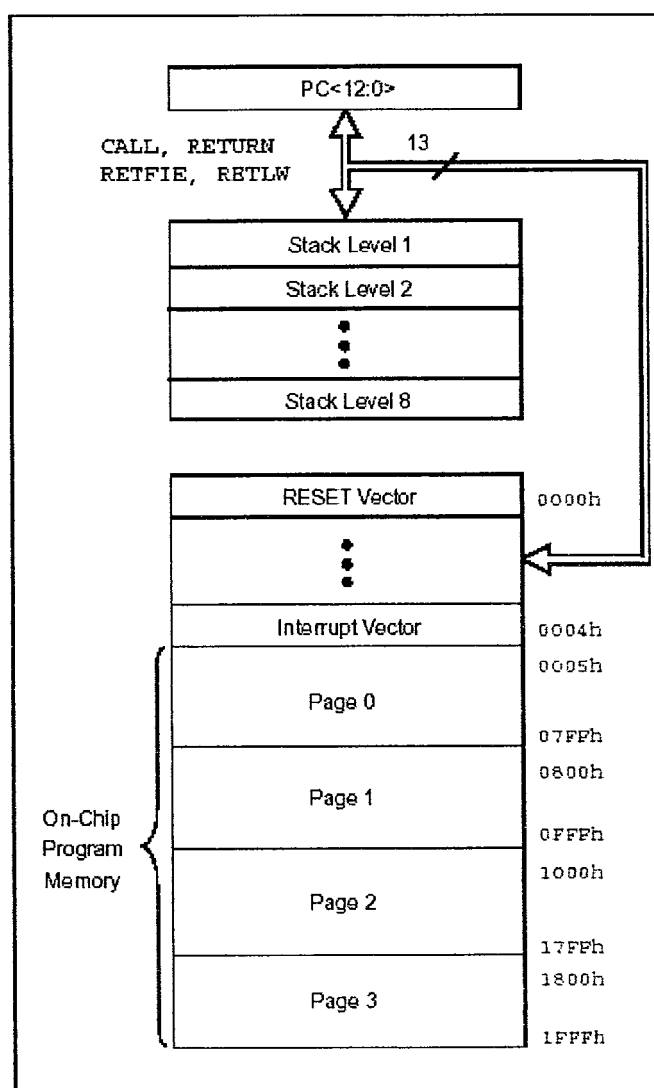


รูปที่ 2.2) โครงสร้างของไมโครคอนโทรลเลอร์ PIC16F877A

2.1.3 การจัดสรรหน่วยความจำของไมโครคอนโทรลเลอร์ PIC16F87x

2.1.3.1 การจัดสรรหน่วยความจำโปรแกรม

หน่วยความจำโปรแกรม (Program memory) เป็นส่วนที่มีความสำคัญมากเพราะเป็นที่เก็บข้อมูลคำสั่งทั้งหมดซึ่งใช้ในการกำหนดให้ไมโครคอนโทรลเลอร์ทำงาน หน่วยความจำโปรแกรมของ PIC16F87x เป็นแบบแฟลช (flash memory) ทำให้สามารถลบและเขียนใหม่ได้นับแสนครั้งแต่อย่างไรก็ตามโดยปกติ หน่วยความจำโปรแกรมหลังจากที่ทำการเขียนในขั้นตอนของการโปรแกรมแล้วก็จะมิไว้สำหรับอ่านออกมาได้เพียงทางเดียว



รูปที่ 2.3) การจัดสรรหน่วยความจำโปรแกรมของไมโครคอนโทรลเลอร์ PIC16F877A

PIC16F877A มีโปรแกรมเคาน์เตอร์ (PC) ขนาด 13 บิต เพื่อกำหนดการเข้าถึงหน่วยความจำโปรแกรม โดยใน PIC16F877A จะมีขนาดของหน่วยความจำโปรแกรม 8k x 14บิต (หรือ 8 กิโลเวิร์ด) เนื่องจากไมโครคอนโทรลเลอร์ในอนุกรมนี้มีขนาดหน่วยความจำโปรแกรมที่ค่อนข้างใหญ่มากจึงต้องมีการจัดสรรเป็นเพจ (page) หรือเป็นหน้า โดยในแต่ละเพจจะมีขนาด 2 กิโลเวิร์ดทั้งนี้เนื่องจากชุดคำสั่งเกี่ยวกับการกระโดดของไมโครคอนโทรลเลอร์ตระกูล PIC สามารถอ้างถึงตำแหน่งของหน่วยความจำได้สูงสุด 2048 คำแหน่ง

PIC16F877A ซึ่งมีขนาดหน่วยความจำโปรแกรม 8 กิโลเวิร์ด มีการจัดสรรพื้นที่ดังในรูปที่ 2.3) มีการสงวนแอดเดรส 0x0000 และ 0x0004 ไว้ เป็นที่เก็บค่าแอดเดรสอินเตอร์รัปต์เวกเตอร์ ดังนั้นในการเขียน โปรแกรมที่ดีจึงควรกระโดดมาเริ่มต้นทำงานที่แอดเดรส 0x0005 จะเหมาะสมมากที่สุด

PIC16F877A มีการแบ่งหน่วยความจำโปรแกรมออกเป็น 4 เพจ ดังนี้

เพจ 0 มีแอดเดรสในช่วง 0x0000-0x07FF (โดยควรสงวนแอดเดรส 0x0000 และ 0x0004 ไว้)

เพจ 1 มีแอดเดรสในช่วง 0x0800-0x0FFF

เพจ 2 มีแอดเดรสในช่วง 0x1000-0x17FF

เพจ 3 มีแอดเดรสในช่วง 0x1800-1x1FFF

นอกจากนั้นใน PIC16F877A ยังมีพื้นที่หน่วยความจำพิเศษสำหรับเก็บค่าของโปรแกรมเคาน์เตอร์ชั่วคราวขนาด 13 บิต เรียกว่า สแต็ก (stack) ซึ่งจะมึบทบาทมากในการกระโดดไปทำงานในโปรแกรมย่อยของ PIC16F877A โดยเมื่อกระทำคำสั่งให้กระโดดไปทำงานยังโปรแกรมย่อย ซีพียูจะทำการเก็บค่าโปรแกรมเคาน์เตอร์หรือ PC ในขณะนั้นไว้ในสแต็ก จากนั้นจึงกระโดดไปทำงานยังโปรแกรมย่อย เมื่อทำงานเรียบร้อยแล้ว ซีพียูจะไปอ่านค่า PC จากสแต็กกลับมา แล้วทำงานตามกระบวนการในโปรแกรมหลักต่อไป สำหรับสแต็กใน PIC16F877A มีขนาด 13 บิต สามารถเก็บค่าของ PC ได้ 8 ระดับ

2.1.3.2 การจัดสรรหน่วยความจำข้อมูล

ใน PIC16F877A มีหน่วยความจำข้อมูลแรมสำหรับใช้งานทั่วไป 368 ไบต์ และมีรีจิสเตอร์ไฟล์ 8 บิต 59 ตัว ดังในรูปที่ 2.4) แต่ละแบงก์มีขนาดสูงสุด 128 ไบต์ แต่มีการใช้งานได้จริงในแต่ละแบงก์ต่างกัน โดยในแต่ละแบงก์มีการจัดสรรพื้นที่ดังนี้

- แบงก์ 0 มีช่วงแอดเดรส 0x00-0x7F

แอดเดรส 0x00-0x1F เป็นพื้นที่ของรีจิสเตอร์ไฟล์

แอดเดรส 0x20-0x7F เป็นพื้นที่ของหน่วยความจำข้อมูลสำหรับใช้งานทั่วไป 96 ไบต์

File Address	File Address	File Address	File Address
Indirect addr. ^(*) 00h	Indirect addr. ^(*) 80h	Indirect addr. ^(*) 100h	Indirect addr. ^(*) 180h
TMR0 01h	OPTION_REG 81h	TMR0 101h	OPTION_REG 181h
PCL 02h	PCL 82h	PCL 102h	PCL 182h
STATUS 03h	STATUS 83h	STATUS 103h	STATUS 183h
FSR 04h	FSR 84h	FSR 104h	FSR 184h
PORTA 05h	TRISA 85h		
PORTB 06h	TRISB 86h	PORTB 106h	TRISB 186h
PORTC 07h	TRISC 87h		
PORTD ⁽¹⁾ 08h	TRISD ⁽¹⁾ 88h		
PORTE ⁽¹⁾ 09h	TRISE ⁽¹⁾ 89h		
PCLATH 0Ah	PCLATH 8Ah	PCLATH 10Ah	PCLATH 18Ah
INTCON 0Bh	INTCON 8Bh	INTCON 10Bh	INTCON 18Bh
PIR1 0Ch	PIE1 8Ch	EEDATA 10Ch	EECON1 18Ch
PIR2 0Dh	PIE2 8Dh	EEADR 10Dh	EECON2 18Dh
TMR1L 0Eh	PCON 8Eh	EEDATH 10Eh	Reserved ⁽²⁾ 18Eh
TMR1H 0Fh		EEADRH 10Fh	Reserved ⁽²⁾ 18Fh
T1CON 10h			
TMR2 11h	SSPCON2 91h		
T2CON 12h	PR2 92h		
SSPBUF 13h	SSPADDD 93h		
SSPCON 14h	SSPSTAT 94h		
CCPR1L 15h			
CCPR1H 16h			
CCP1CON 17h			
RCSTA 18h	TXSTA 98h	General Purpose Register 16 Bytes	General Purpose Register 16 Bytes
TXREG 19h	SPBRG 99h		
RCREG 1Ah			
CCPR2L 1Bh			
CCPR2H 1Ch			
CCP2CON 1Dh			
ADRESH 1Eh	ADRESL 9Eh		
ADCON0 1Fh	ADCON1 9Fh		
General Purpose Register 96 Bytes	General Purpose Register 80 Bytes	General Purpose Register 80 Bytes	General Purpose Register 80 Bytes
	accesses 70h-7Fh	accesses 70h-7Fh	accesses 70h-7Fh
Bank 0 7Fh	Bank 1 FFh	Bank 2 17Fh	Bank 3 1FFh

(*) Unimplemented data memory locations, read as '0'.
 (*) Not a physical register.

Note 1: These registers are not implemented on the PIC16F876.
 Note 2: These registers are reserved, maintain these registers clear.

รูปที่ 2.4) การจัดสรรหน่วยความจำข้อมูลแรมของไมโครคอนโทรลเลอร์ PIC16F877A

- แบงก์ 1 มีช่วงแอดเดรส 0x80-0xFF

แอดเดรส 0x80-0x9F เป็นพื้นที่ของรีจิสเตอร์ไฟล์ แต่มีบางแอดเดรสไม่ใช้งาน

แอดเดรส 0xA0-0xEF เป็นพื้นที่ของหน่วยความจำข้อมูลสำหรับใช้งานทั่วไป 80 ไบต์

แอดเดรส 0xF0-0xFF บรรจุข้อมูลเหมือนกับในแอดเดรส 0x70-0x7F ในแบงก์ 0 เพื่อช่วย

ให้สามารถใช้ข้อมูลจากแอดเดรส 0x70-0x7F ได้ง่ายขึ้น โดยไม่ต้องเปลี่ยนแบงก์

- แบนก์ 2 มีช่วงแอดเดรส 0x100-0x17F

แอดเดรส 0x100-0x10F เป็นพื้นที่ของรีจิสเตอร์ไฟล์ แต่มีบางแอดเดรสไม่ใช้งาน

แอดเดรส 0x110-0x11F เป็นพื้นที่ของหน่วยความจำข้อมูลสำหรับใช้งานทั่วไป 16 ไบต์

แอดเดรส 0x120-0x16F เป็นพื้นที่ของหน่วยความจำข้อมูลสำหรับใช้งานทั่วไป 80 ไบต์

แอดเดรส 0x170-0x17F บรรจุข้อมูลเหมือนกับในแอดเดรส 0x70-0x7F ในแบนก์ 0 เพื่อช่วยให้สามารถใช้ข้อมูลจากแอดเดรส 0x70-0x7F ได้ง่ายขึ้น โดยไม่ต้องเปลี่ยนแบนก์

- แบนก์ 3 มีช่วงแอดเดรส 0x180-0x1FF

แอดเดรส 0x180-0x18F เป็นพื้นที่ของรีจิสเตอร์ไฟล์ แต่มีบางแอดเดรสไม่ใช้งาน

แอดเดรส 0x190-0x19F เป็นพื้นที่ของหน่วยความจำข้อมูลสำหรับใช้งานทั่วไป 16 ไบต์

แอดเดรส 0x1A0-0x1EE เป็นพื้นที่ของหน่วยความจำข้อมูลสำหรับใช้งานทั่วไป 80 ไบต์

แอดเดรส 0x1F0-0x1FF บรรจุข้อมูลเหมือนกับในแอดเดรส 0x70-0x7F ในแบนก์ 0 เพื่อช่วยให้สามารถใช้ข้อมูลจากแอดเดรส 0x70-0x7F ได้ง่ายขึ้น โดยไม่ต้องเปลี่ยนแบนก์

2.1.4 การใช้พอร์ตอินพุตเอาต์พุตของไมโครคอนโทรลเลอร์ PIC16F877A

PIC16F877A มีพอร์ตให้ใช้งานตั้งแต่ 5 พอร์ตด้วยกัน (พอร์ต A ถึง E) ซึ่งมีจำนวน 33 บิต สามารถทำงานได้หลายอย่าง จึงจำเป็นต้องทำความเข้าใจถึงโครงสร้างทางฮาร์ดแวร์และการกำหนดหรือเลือกฟังก์ชันการทำงานให้แก่พอร์ตแต่ละขาด้วยกระบวนการทางซอฟต์แวร์ เพื่อให้สามารถใช้งานพอร์ตทั้งหมดของ PIC16F877A ได้อย่างมีประสิทธิภาพสูงสุด

ความสามารถในการจ่ายกระแสเอาต์พุตของขาพอร์ตที่ไฟเลี้ยง + 5 V คือ 25 mA ต่อขาทั้งกระแสซิงก์และกระแสซอร์ซ ในขณะที่กระแสเอาต์พุตรวมของพอร์ต A, B และ E มีค่าสูงสุด 20 mA ส่วนกระแสเอาต์พุตรวมของพอร์ต C และ D มีค่าสูงสุด 20 mA ดังนั้นในการออกแบบเพื่อขับโหลดทางเอาต์พุตของขาพอร์ตต้องระวังเรื่องเอาต์พุตรวมของพอร์ตที่ไม่โครคอนโทรลเลอร์สามารถขับได้ด้วย

พอร์ตของ PIC16F877A มีทั้งสิ้น 5 พอร์ต โดยแบ่งออกเป็น พอร์ต A มีขนาด 6 บิต พอร์ต B, C และ D มีขนาด 8 บิต และพอร์ต E มีขนาด 3 บิต โดยพอร์ตทั้งหมดสามารถใช้งานเป็นพอร์ตอินพุต เอาต์พุตแบบดิจิตอลได้

ในการเลือกใช้งานพอร์ต RA0-RA3, RA5 และพอร์ต E เป็นพอร์ตดิจิตอลนั้น นอกจากจะต้องกำหนดค่าในรีจิสเตอร์ TRISA หรือ TRISE แล้ว ยังต้องกำหนดค่า 4 บิตล่างในรีจิสเตอร์

ADCON1 มีค่าเป็น 011x ด้วยเสมอ และในกรณีของพอร์ต E จะต้องคิเสเปิดโมดูล PSP โดยการเคลียร์บิต PSPMODE ใน TRISE เพิ่มเติมอีกด้วย

ส่วนพอร์ต D ถึงแม้ว่าจะเป็นพอร์ตคิจิตอลอยู่แล้วก็ตาม แต่ในการใช้งานเป็นขาอินพุทเอาต์พุทนั้นจะต้องคิเสเปิดฟังก์ชัน PSP มิฉะนั้นจะไม่สามารถใช้งานเป็นขาพอร์ตปกติ

ในกรณีของ PIC16F877A ซึ่งมีวงจรเปรียบเทียบแรงดันอะนาลอกอีก 2 ชุดเพิ่มขึ้นมาที่ขาพอร์ต A ทั้ง 6 บิต ดังนั้นเมื่อต้องการใช้งานพอร์ต A ของ PIC16F877A เป็นพอร์ตคิจิตอลนั้น นอกจากจะต้องกำหนดค่าให้ 4 บิตล่างในรีจิสเตอร์ ADCON1 มีค่าเป็น 011x แล้วยังกำหนดให้รีจิสเตอร์ CMCON มีค่าเป็น 0x07 ด้วยเสมอ จึงจะใช้งานเป็นพอร์ตคิจิตอลได้อย่างสมบูรณ์ (อย่างไรก็ตาม หลังจากการรีเซตแล้ว ค่าของ CMCON จะมีค่าเป็น 0x07 เสมอ ดังนั้นในการเขียนโปรแกรมอาจจะเลยการกำหนดค่า 0x07 ให้กับ CMCON ก็ได้)

ส่วนพอร์ต B และ C นั้นสามารถใช้เป็นพอร์ตคิจิตอลได้ทันทีหลังจากการรีเซต หรือเมื่อไม่มีการใช้งานโมดูลพิเศษต่างๆ แต่ข้อควรระวังเมื่อใช้งานกับพอร์ต B คือ ในกรณีที่ต้องการใช้งานขาพอร์ตครบทั้ง 8 เส้น จะต้องคิเสเปิดความสามารถ LVP และ ICD ด้วยเสมอ มิฉะนั้นจะทำให้การทำงานของพอร์ต B เกิดความผิดพลาดได้

นอกจากจะมีพอร์ตอินพุทเอาต์พุทดังกล่าวแล้ว ยังมีพอร์ตอินพุทเอาต์พุทคิจิตอลอีกชุดหนึ่ง คือ พอร์ตขนานเสริม (Parallel Slave Port: PSP) ซึ่งจะรวมอยู่กับพอร์ต D และ E โดยส่วนของพอร์ตข้อมูล 8 บิตจะใช้พอร์ต D ส่วนสัญญาณควบคุมมีด้วยกัน 3 เส้น จะใช้ร่วมกับพอร์ต E

พอร์ต PSP มีประโยชน์ในกรณีที่ต้องใช้งานอุปกรณ์ที่มีรูปแบบการเชื่อมต่อแบบบัสข้อมูล 8 บิต นั่นคือ เมื่อต้องการอ่านข้อมูลจากอุปกรณ์ ให้แอกทีฟสัญญาณ /CS และ /RD จากนั้นข้อมูลจะปรากฏที่บัสข้อมูล 8 บิตทันที หรือต้องการเขียนข้อมูลให้ส่งข้อมูลไปรอที่บัสข้อมูล 8 บิต จากนั้นแอกทีฟสัญญาณ /CS และ /WR ข้อมูลที่ต้องการเขียนจะถูกส่งไปยังอุปกรณ์ที่ต่ออยู่ทันที อุปกรณ์ภายนอกที่เหมาะสมจะใช้กับพอร์ต PSP ได้แก่ หน่วยความจำ ไอซีแปลงสัญญาณอนาลอกเป็นคิจิตอลหรือแปลงสัญญาณคิจิตอลเป็นอนาลอกที่ให้ข้อมูลแบบขนาน เครื่องพิมพ์ รวมไปถึงไมโครโปรเซสเซอร์ด้วย

ตารางที่ 2.1) ตารางสรุปการทำงานของขาพอร์ตทั้งหมดของไมโครคอนโทรลเลอร์

ชื่อขา	การทำงาน
OSC1 / CLKIN	- ขาคอคริสตอล/รับสัญญาณนาฬิกาจากภายนอก
OSC2 / CLKOUT	- ขาคอคริสตอล/ในโหมด RC เป็นขาเอาต์พุตสัญญาณนาฬิกาความถี่ 1/4 ของสัญญาณที่ขา OSC1
$\overline{\text{MCLR}}$	- ขารับสัญญาณรีเซ็ตหลัก ทำงานที่ลอจิก “0” - ขารับแรงดันโปรแกรม
ขาพอร์ต A เป็นขาพอร์ต 2 ทิศทาง	
RA0 / AN0	- ขาพอร์ต RA0 - อินพุตวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิตอลช่อง 0
RA1 / AN1	- ขาพอร์ต RA1 - อินพุตวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิตอลช่อง 1
RA2 / AN2 / Vref- / CVref*	- ขาพอร์ต RA2 - อินพุตวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิตอลช่อง 2 - อินพุตแรงดันอ้างอิงลบของวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิตอล - เอาต์พุตแรงดันอ้างอิงของโมดูลแรงดันอ้างอิง
RA3 / AN3 / AN2 / Vref+	- ขาพอร์ต RA3 - อินพุตวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิตอลช่อง 3 - อินพุตแรงดันอ้างอิงบวกของวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิตอล
RA4 / T0CKI / C1OUT*	- ขาพอร์ต RA4 กรณีใช้พอร์ตเอาต์พุตที่มีโครงสร้างแบบเดรนเปิด - อินพุตสัญญาณนาฬิกาของไทเมอร์ 0 - เอาต์พุตวงจรเปรียบเทียบแรงดันแอนะล็อกช่อง 1
RA5 / AN4 / $\overline{\text{SS}}$ / C2OUT*	- ขาพอร์ต RA5 - อินพุตวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิตอลช่อง 4 - ขาสัญญาณ Slave Select ใช้ในการสื่อสารข้อมูลอนุกรมแบบซิงโครนัส

ข้อขา	การทำงาน
ขาพอร์ต B เป็นขาพอร์ต 2 ทิศทาง สามารถกำหนดให้ต่อตัวต้านทานพูลอัพภายในเมื่อทำงานเป็นอินพุตได้ทางซอฟต์แวร์	
RB0 / INT	- ขาพอร์ต RB0 - อินพุตรับสัญญาณอินเตอร์รัปต์จากภายนอก
RB1	- ขาพอร์ต RB1
RB2	- ขาพอร์ต RB2
RB3 / LVP	- ขาพอร์ต RB3 - อินพุตรับแรงดันโปรแกรม (+ 5 V) ถ้าเอ็นเอเบิลไว้
RB4	- ขาพอร์ต RB4 - สามารถเกิดอินเตอร์รัปต์เนื่องจากการเปลี่ยนแปลงลอจิกขึ้นที่ขานี้ หากเอ็นเอเบิลไว้
RB5	- ขาพอร์ต RB5 - สามารถเกิดอินเตอร์รัปต์เนื่องจากการเปลี่ยนแปลงลอจิกขึ้นที่ขานี้ หากเอ็นเอเบิลไว้
RB6 / PGC	- ขาพอร์ต RB6 - สามารถเกิดอินเตอร์รัปต์เนื่องจากการเปลี่ยนแปลงลอจิกขึ้นที่ขานี้ หากเอ็นเอเบิลไว้ - เป็นขาสัญญาณนาฬิกาของการดีบั๊กในวงจร (ICD)
RB7 / PGD	- ขาพอร์ต RB7 - สามารถเกิดอินเตอร์รัปต์เนื่องจากการเปลี่ยนแปลงลอจิกขึ้นที่ขานี้ หากเอ็นเอเบิลไว้ - เป็นขาสัญญาณนาฬิกาของการดีบั๊กในวงจร (ICD)

ข้อขา	การทำงาน
ขาพอร์ต C เป็นขาพอร์ต 2 ทิศทาง	
RC0 / TIOSO / T1CKI	- ขาพอร์ต RC0 - เอาท์พุทวงจรรอสซิงลีดเตอร์ของไทมเมอร์ 1 - อินพุทสัญญาณนาฬิกาของไทมเมอร์ 1
RC1 / TIOSI / CCP2	- ขาพอร์ต RC1 - อินพุทวงจรรอสซิงลีดเตอร์ของไทมเมอร์ 1 - อินพุทวงจรแคปเจอร์ / เอาท์พุทวงจรเปรียบเทียบ / เอาท์พุท PWM สำหรับโมดูล CCP2
RC2 / CCP1	- ขาพอร์ต RC2 - อินพุทวงจรแคปเจอร์ / เอาท์พุทวงจรเปรียบเทียบ / เอาท์พุท PWM สำหรับโมดูล CCP1
RC3 / SCK / SCL	- ขาพอร์ต RC3 - ขาสัญญาณนาฬิกาของวงจร SPI และระบบบัส I²C
RC4 / SDI / SDA	- ขาพอร์ต RC4 - ขาข้อมูลอินพุทวงจร SPI - ขาข้อมูลอนุกรมของระบบบัส I²C
RC5 / SDO	- ขาพอร์ต RC5 - ขาข้อมูลเอาท์พุทวงจร SPI
RC6 / TxD	- ขาพอร์ต RC6 - ขาเอาท์พุทวงจร USART สำหรับเชื่อมต่อพอร์ตอนุกรม
RC7 / RxD	- ขาพอร์ต RC7 - ขาอินพุทวงจร USART สำหรับเชื่อมต่อพอร์ตอนุกรม
ขาพอร์ต D เป็นขาพอร์ต 2 ทิศทาง	
สามารถใช้เป็นส่วนขยายพอร์ตแบบขนานเพื่อติดต่อระบบบัสอื่น	
RD0 / PSP0	- ขาพอร์ต RD0 - ขาขยายพอร์ตแบบขนานบิต 0
RD1 / PSP1	- ขาพอร์ต RD1 - ขาขยายพอร์ตแบบขนานบิต 1

ชื่อขา	การทำงาน
ขาพอร์ต D เป็นขาพอร์ต 2 ทิศทาง สามารถใช้เป็นส่วนขยายพอร์ตแบบขนานเพื่อติดต่อระบบบัสอื่น	
RD2 / PSP2	- ขาพอร์ต RD2 - ขาขยายพอร์ตแบบขนานบิต 2
RD3 / PSP3	- ขาพอร์ต RD3 - ขาขยายพอร์ตแบบขนานบิต 3
RD4 / PSP4	- ขาพอร์ต RD4 - ขาขยายพอร์ตแบบขนานบิต 4
RD5 / PSP5	- ขาพอร์ต RD5 - ขาขยายพอร์ตแบบขนานบิต 5
RD6 / PSP6	- ขาพอร์ต RD6 - ขาขยายพอร์ตแบบขนานบิต 6
RD7 / PSP7	- ขาพอร์ต RD7 - ขาขยายพอร์ตแบบขนานบิต 7
ขาพอร์ต E เป็นขาพอร์ต 2 ทิศทาง	
RE0 / AN5 / RD	- ขาพอร์ต RE0 - อินพุตวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลช่อง 5 - ขาสัญญาณ RD สำหรับส่วนขยายพอร์ตแบบขนาน
RE1 / AN6 / WR	- ขาพอร์ต RE1 - อินพุตวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลช่อง 6 - ขาสัญญาณ WR สำหรับส่วนขยายพอร์ตแบบขนาน
RE2 / AN7 / CS	- ขาพอร์ต RE2 - อินพุตวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลช่อง 7 - ขาสัญญาณ CS สำหรับส่วนขยายพอร์ตแบบขนาน
ขาต่อไฟเลี้ยง	
V_{DD}	- ขาต่อไฟเลี้ยง ใช้ได้ตั้งแต่ +2 V ถึง +5.5 V
V_{SS}	- ขาต่อกราวด์

2.1.5 การใช้งานโมดูลCCPในไมโครคอนโทรลเลอร์ PIC16F877A

ไมโครคอนโทรลเลอร์ PIC16F877A ได้เตรียมโมดูล CCP (Capture/Compare/PWM) สำหรับใช้ในการตรวจจับสัญญาณ, เปรียบเทียบข้อมูล และสร้างสัญญาณ PWM (Pulse width modulation) มาให้พร้อมใช้งาน โดยในPIC16F877A จะมีโมดูลCCP มาให้สองชุดด้วยกัน คือ CCP1 ที่ขาพอร์ตรC2 / CCP1 และ CCP2 ที่ขาพอร์ตรC1 / CCP2

โดยโมดูลCCP จะมีรีจิสเตอร์ขนาด16 บิต เพื่อใช้ในการทำงานแต่ละโหมด แต่การใช้งานต้องกำหนดให้ทำงานครั้งละโหมด ไม่สามารถทำงานพร้อมกันได้ โดยรีจิสเตอร์จะใช้ในการเก็บข้อมูลของสัญญาณที่ตรวจจับได้ (capture register), เก็บข้อมูลสำหรับเปรียบเทียบ (compare register) และเก็บข้อมูลคิวดิซไจเพื่อสร้างสัญญาณมอดูเลชั่นทางความกว้างของพัลส์หรือที่เรียกว่า PWM โดยที่การทำงานทั้ง 3 ส่วนนี้จะเกี่ยวกับไทมเมอร์ 1 และ 2 ดังนี้

โหมดการทำงานของโมดูล	ไทมเมอร์ที่ใช้งาน
โหมดตรวจจับสัญญาณ(Capture)	ไทมเมอร์1
โหมดเปรียบเทียบข้อมูล(Compare)	ไทมเมอร์2
โหมดสร้างสัญญาณความกว้างของพัลส์(PWM)	ไทมเมอร์2

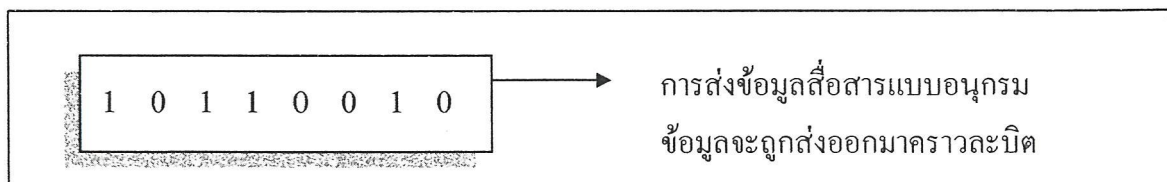
2.2 การสื่อสารข้อมูล

การสื่อสารข้อมูลมี 2 รูปแบบ คือ

- การสื่อสารข้อมูลแบบอนุกรม
- การสื่อสารข้อมูลแบบขนาน

2.2.1 การสื่อสารข้อมูลแบบอนุกรม

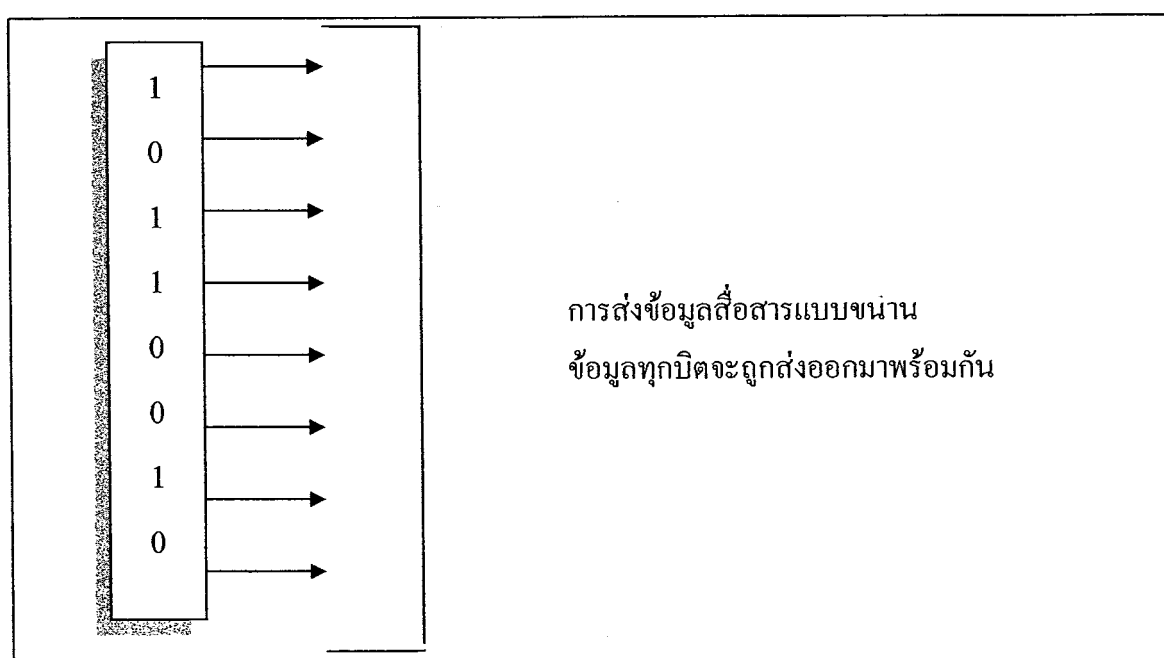
ลักษณะของการสื่อสารข้อมูลแบบอนุกรม เป็นการรับหรือส่งข้อมูลครั้งละ 1 บิต จึงมีข้อดีในเรื่องของจำนวนสายสัญญาณที่น้อยมากและไม่แปรตามจำนวนบิตของข้อมูล แต่ความเร็วในการสื่อสารจะลดลง และ โปรแกรมควบคุมจะมีความซับซ้อนมากกว่า



รูปที่ 2.5) ข้อมูลสื่อสารแบบอนุกรม ข้อมูลหนึ่ง ไบต์จะถูกส่งออกมาคราวละบิตเป็นลำดับไป จนครบจำนวนทั้ง 8

2.2.2 การสื่อสารข้อมูลแบบขนาน

ลักษณะของการสื่อสารข้อมูลแบบขนาน เป็นการรับหรือส่งข้อมูลในลักษณะของบิตหรือกลุ่มของบิต คราวละหลายๆบิต โดยข้อมูลมีการโอนย้ายมาพร้อมกัน ทำให้การรับและส่งข้อมูลมีความเร็วสูง แต่จำเป็นต้องใช้จำนวนเส้นสัญญาณมากขึ้นตามจำนวนบิตของข้อมูลด้วย ดังนั้นการสื่อสารแบบขนานจึงไม่เหมาะสมในการสื่อสารกับอุปกรณ์ภายนอกเป็นระยะทางไกลๆเพราะจะทำให้สิ้นเปลืองค่าใช้จ่ายมาก



รูปที่ 2.6) ข้อมูลการสื่อสารแบบขนานข้อมูลแต่ละบิตภายในหนึ่ง ไบต์จะถูกส่งออกมาพร้อมกันในลักษณะแบบขนาน

2.2.3 ข้อแตกต่างระหว่างการสื่อสารข้อมูลแบบขนานและการสื่อสารข้อมูลแบบอนุกรม

1.) การสื่อสารข้อมูลแบบขนานเป็นการรับหรือส่งข้อมูลคราวละมากกว่า 1 บิตในเวลาเดียวกันทำให้การรับและส่งข้อมูลมีความเร็วสูง

ส่วนการสื่อสารข้อมูลแบบอนุกรมจะเป็นการรับหรือส่งข้อมูลครั้งละ 1 บิตทำให้ความเร็วในการสื่อสารลดลง

2.) เนื่องจากการสื่อสารข้อมูลแบบขนานเป็นการรับหรือส่งข้อมูลคราวละมากกว่า 1 บิตในเวลาเดียวกันทำให้จำนวนของสายสัญญาณที่ใช้ในการส่งผ่านข้อมูลแบบขนานต้องมีมากตามจำนวนบิต

ของข้อมูลที่ทำให้การส่งนอกจากนั้นยังมีสายที่ใช้สำหรับควบคุมและตรวจสอบการรับส่งข้อมูลด้วย ซึ่งอาจต้องใช้สายมากเป็น 2 เท่าของจำนวนบิตข้อมูลก็ได้

การรับส่งข้อมูลแบบอนุกรมจึงมีข้อดีในเรื่องของจำนวนสายสัญญาณที่น้อยมากและไม่แปรตามจำนวนบิตของข้อมูล

3.) การสื่อสารข้อมูลแบบขนาน เหมาะสมในการสื่อสารกับอุปกรณ์ภายนอกเป็นระยะทางใกล้ๆ เพราะจำนวนสายสัญญาณมาก ทำให้สิ้นเปลืองค่าใช้จ่าย

แต่การสื่อสารข้อมูลแบบอนุกรม เหมาะสมในการสื่อสารกับอุปกรณ์ภายนอกเป็นระยะทางไกลๆ เพราะจำนวนสายสัญญาณน้อย

4.) โปรแกรมควบคุมของการรับส่งข้อมูลแบบอนุกรมจะมีความซับซ้อนมากกว่าการรับส่งข้อมูลแบบขนาน

แต่สำหรับโครงการนี้ทำในส่วนที่เป็นหน่วยความจำ เลือกใช้การสื่อสารข้อมูลแบบขนาน เพราะต้องการให้การรับและส่งข้อมูลมีความเร็วสูงและยังใช้ในระยะทางใกล้ๆ ถึงแม้จะต้องใช้สายสัญญาณที่ใช้ในการส่งผ่านข้อมูลจำนวนมากก็ตาม

2.3 หน่วยความจำ (Memory)

2.3.1 ประเภทหน่วยความจำ

หน่วยความจำ แบ่งออกเป็น 2 ประเภท คือ

- ROM (Read Only Memory)
- RAM (Random Access Memory)

ROM (Read Only Memory)

คือหน่วยความจำชนิดหนึ่ง ที่มีโปรแกรม หรือข้อมูลอยู่แล้ว และพร้อมที่จะนำมาต่อกับไมโครโปรเซสเซอร์ (Microprocessor) ได้โดยตรง ซึ่งโปรแกรม หรือข้อมูลนั้นจะไม่สูญหายไป

แม้ว่าจะไม่มีการจ่ายไฟเลี้ยงให้แก่ระบบ ข้อมูลที่เก็บอยู่ใน ROM จะสามารถอ่านออกมาได้ แต่ไม่สามารถเขียนข้อมูลเข้าไปได้ เว้นแต่จะใช้วิธีการพิเศษซึ่งขึ้นกับชนิดของ ROM ชนิดของ ROM

- PROM (Programmable read-only memory) เป็นหน่วยความจำรวม ที่สามารถบันทึกคำสั่งและข้อมูลได้หนึ่งครั้งด้วยเครื่องบันทึกพิเศษจะลบหรือแก้ไขอีกไม่ได้

- EPROM (Erasable programmable read-only memory) เป็นหน่วยความจำรวมที่สามารถเปลี่ยนแปลง เพื่อสร้างคำสั่งและข้อมูลลงใน ROM ได้ โดยใช้แสงอัลตราไวโอเลตลบข้อมูลเดิม

ออกจึงจะเขียนคำสั่งหรือข้อมูลใหม่ลงไปแทนได้

- EEPROM (Electrically erasable programmable read-only memory) การเปลี่ยนแปลงเพื่อเขียน แก้ไขหรือลบข้อมูล อยู่ภายใต้การควบคุมของซอฟต์แวร์ เป็นเทคโนโลยีที่รวมเอาข้อดีของรอมและแรมเข้าด้วยกัน ราคาสูงแต่ความจุข้อมูลต่ำ

RAM (Random Access Memory)

คือหน่วยความจำที่มีการเข้าถึงได้ โดยไม่ต้องไล่ลำดับ (Sequential Access) ต้องการข้อมูลที่ตำแหน่งใดก็ได้ โดยส่ง Address (ตัวเลขระบุตำแหน่ง) ให้กับ RAM

หน่วยความจำ RAM ที่นิยมใช้ในปัจจุบันคือ

- DRAM (Dynamic RAM) เป็นหน่วยความจำชนิดหนึ่งของไมโครโปรเซสเซอร์ที่ใช้เก็บโปรแกรม, ข้อมูล หรือตัวแปรชั่วคราวของไมโครโปรเซสเซอร์ แต่ข้อมูลจะสูญหายไป เมื่อไม่มีไฟเลี้ยงวงจร

DRAM ซึ่งสร้างมาจาก CMOS ที่มีหลักการทำงาน เหมือนตัวประจุ เมื่อเวลาผ่านไป ข้อมูลจะสูญหายไปเอง แม้ว่าจะมีการจ่ายไฟเลี้ยงตลอดเวลา เนื่องจากเกิดการรั่วไหลของประจุ ดังนั้นไมโครโปรเซสเซอร์จะต้องมีการ Refresh ข้อมูลตลอดเวลาการใช้งาน เพื่อป้องกันข้อมูลสูญหาย หน่วยความจำ DRAM มีความเร็วต่ำเพราะต้องมีการรีเฟรชข้อมูลตลอดเวลา ความเร็วของ DRAM อยู่ระหว่าง 50-150 nanosecond ทำให้เกิดเทคนิคในการลดเวลาเข้าถึงข้อมูลหลายแบบ เป็น DRAM ชนิดย่อย ๆ ได้แก่ FPM (Fast Page Mode) RAM, EDO (Extended Data Output) RAM, SDRAM (Synchronous-DRAM) เป็นต้น

- SRAM (Static RAM) เป็นหน่วยความจำที่ต่อเข้ากับระบบไมโครโปรเซสเซอร์ที่สำคัญ ส่วนหนึ่งใช้เก็บโปรแกรม ข้อมูล หรือ ตัวแปรชั่วคราวของไมโครโปรเซสเซอร์ โดยข้อมูลจะสูญหาย เมื่อไม่มีไฟเลี้ยงวงจร

การเชื่อมโยง PIC เข้ากับ SRAM มีข้อดีคือ สามารถเชื่อมโยงได้ง่าย แต่จุดอ่อนของ RAM ประเภทนี้คือ มีขนาดความจุต่อหน่วยความจำต่ำ ถึงแม้ว่าในปัจจุบันเราจะสามารถทำให้มันมีขนาดความจุสูงขึ้นแล้วก็ตาม เช่นพวก CMOS RAM 6264 หรือ 62256 แต่ราคา SRAM ก็ยังแพงกว่า DRAM มาก ดังนั้น DRAM จึงสามารถที่จะประยุกต์ใช้ในระบบไมโครโปรเซสเซอร์ที่ต้องการหน่วยความจำที่มีขนาดความจุสูงๆได้

2.3.2 การพิจารณาความเร็วของ RAM

ที่ตัว Memory chip จะมี เลขรหัส เช่น HM411000-70 ตัวเลขหลัง (-) คือ ตัวเลขที่บอกความเร็วของ RAM ตัวเลขนี้ เรียกว่า Access time คือ เวลาที่เสียไป ในการที่จะเข้าถึงข้อมูล หรือ เวลาที่แสดงว่า ข้อมูลจะถูก ส่งออกไปทาง Data bus ได้เร็วแค่ไหน ยิ่ง Access time น้อยๆ แสดงว่า RAMตัวนั้นเร็วมาก

ความเร็วของ RAM เรียกว่า Cycle time ซึ่งมีหน่วยเป็น ns โดย Cycle time เท่ากับ Read/Write cycle time (เวลาที่ในการส่งสัญญาณติดต่อ ว่าจะอ่าน/เขียน RAM) รวมกับ Access time และ Refresh-time

โดยทั่วไป RAM จะต้องทำการตอบสนอง CPU ได้ในเวลา 2 clock cycle หรือ 2 คาบ หาก RAM ตอบสนองไม่ทัน RAM จะส่งสัญญาณ /WAIT บอก CPU ให้คอย คือ การที่ CPU เพิ่ม clock cycle ซึ่งช่วงเวลานี้เรียกว่า WAIT STATE

ตารางที่ 2.2) ตารางค่า Access time บน Chip

Access time(ns)	ตัวเลขที่พบบน Memory chip
250	25
200	20
150	15
120	12
100	10
85	85
80	8,80
70	7,70
65	65
60	6,60
53	53

2.3.3 การเปรียบเทียบระหว่าง SRAM กับ DRAM

คุณสมบัติที่แตกต่างกัน ระหว่าง SRAM กับ DRAM คือ SRAM มีราคาสูงกว่า เนื่องจาก SRAM ความเร็วสูงกว่า DRAM

การใช้งาน RAM นั้น ต้องมีไฟเลี้ยงตลอดเวลา และนอกจากไฟเลี้ยงแล้ว DRAM ยังต้องการ การ Refresh ข้อมูลเป็นระยะๆ เสมือนการเตือนความทรงจำ ซึ่ง ผิดกับ SRAM ที่ไม่ต้องการ Refresh เนื่องจาก DRAM ซึ่งทำมาจาก MOS ใช้หลักการ ของตัวเก็บประจุ มาเก็บข้อมูล เมื่อเวลาผ่านไป ประจุจะค่อยๆ รั่วออก ทำให้ต้องมีการ Refresh ประจุตลอดเวลาการใช้งาน ส่วน SRAM ซึ่งทำมาจาก Flip-Flop นั้น ไม่จำเป็นต้องมีการ Refresh แต่ SRAM จะกินไฟมากกว่า DRAM อันเนื่องจากการใช้ Flip-Flop นั้นเอง

DRAM นั้นมีโครงสร้างที่ง่ายกว่า และมีขนาดเล็กกว่า SRAM จึงสามารถบรรจุจำนวน เซลล์ต่อพื้นที่ได้มากกว่า ทำให้มีราคาถูกกว่า SRAM ที่มีขนาดความจุเท่าๆ กัน อย่างไรก็ตาม DRAM จำเป็นจะต้องมีวงจรสำหรับการกระตุ้น (refresh cycle) เป็นระยะๆ อย่างสม่ำเสมอ การทำงานส่วนที่เพิ่มขึ้นตรงนี้เปรียบเทียบเป็นต้นทุนที่มีค่าคงที่ไม่ว่าหน่วยความจำ DRAM จะมี ปริมาณน้อยหรือมากเท่าใดก็ตาม แต่ SRAM มีความสะดวกในการเชื่อมต่อกับ PIC16F8xx ได้ง่าย และไม่ต้องการวงจรเพิ่มเติมพิเศษแต่อย่างใด

2.3.4 การเลือกใช้หน่วยความจำ

โครงงานนี้ ทำในส่วนของหน่วยความจำ ที่ทำหน้าที่เก็บข้อมูล หรือตัวแปรชั่วคราว จึง เลือกหน่วยความจำ RAM แบบสแตติก(SRAM) เพราะ SRAM มีความเร็วสูง มีความสะดวกในการเชื่อมต่อกับ PIC16F8xx ได้ง่ายและไม่ต้องการวงจรเพิ่มเติมพิเศษแต่อย่างใด

ลักษณะโครงสร้างภายในของข้อมูลในหน่วยความจำ สามารถดูได้จาก Data Sheet ของ RAM นั้นๆ เช่น RAM ที่ระบุเป็น 1024-8, 2048-8 หรือ 4096-8 ตัวเลขชุดแรก (1024, 2048 หรือ 4096) จะบอกจำนวนตำแหน่ง ที่ใช้เก็บข้อมูลภายใน ส่วนตัวเลขชุดที่สอง (8) เป็นตัวบอกจำนวน บิตของข้อมูลแบบขนานที่อ่าน-เขียนหน่วยความจำ RAM

ในการกำหนดจำนวนเส้นของบัสแอดเดรสที่ใช้กับ RAM เราสามารถรู้ได้ด้วยสูตร

$$2^x = \text{จำนวนแอดเดรสที่อ้างถึง}$$

เช่น $2^x = 4096$ จะได้ $x = 12$ ซึ่งก็คือ จำนวนเส้นบัสแอดเดรสนั่นเอง

โครงการนี้ ในการเลือกขนาดของหน่วยความจำ SRAM จะพิจารณาจากส่วนที่แสดงผลค่าต่างๆ ทางดิสเพลย์ (Display) โดยดิสเพลย์ได้ถูกกำหนดขนาดเป็น 320×240 แสดงว่าจะมีตำแหน่ง 76,800 ตำแหน่งด้วยกัน ดังนั้นจึงได้เลือกขนาดของ SRAM ที่มีความจุ 128 กิโลไบต์ $\times$ 8 บิต ในการอ้างอิงแต่ละตำแหน่งของหน่วยความจำใช้เส้นแสดงตำแหน่งในเลขฐานสองทั้งหมด 17 เส้น (2^{17} เท่ากับ 131,072)

2.3.5 การติดต่อกับหน่วยความจำ RAM แบบสแตติก

หน่วยความจำ มีไว้สำหรับจัดจำข้อมูล ซึ่งหน่วยความจำเปรียบเหมือนกล่องเก็บเอกสาร จำนวนมากที่นำมาต่อเรียงกันไว้ แต่ละกล่องจะมีเอกสาร 1 แผ่น ถ้าต้องการเอาเอกสารจากกล่องใด หรือ เอาเอกสารไปเก็บกล่องใด จะต้องรู้หมายเลขของกล่องข้อมูลก่อน ถ้าเป็นหน่วยความจำ หมายเลขของกล่องก็เป็นตำแหน่งของหน่วยความจำ หรือ แอดเดรส (Address) การนำข้อมูลไปเก็บในหน่วยความจำเรียกว่าการเขียน (Write) ข้อมูล และการนำข้อมูลออกจากหน่วยความจำจะเรียกว่าการอ่าน (Read) ข้อมูล ซึ่งแต่ละตำแหน่งของหน่วยความจำจะเก็บข้อมูลได้เพียงค่าเดียวเท่านั้น ในไมโครโปรเซสเซอร์ (Microprocessor) ทั่วไปรวมทั้ง PIC16F87x นั้นข้อมูลในแต่ละตำแหน่งของหน่วยความจำจะมีค่าได้เพียง 8 หลักของเลขฐานสอง 8 บิต เท่ากับ 1 ไบต์ (Byte) ดังนั้น แต่ละตำแหน่งของหน่วยความจำจะเก็บข้อมูลมีค่าได้ระหว่าง 0 ถึง 255 (00000000 ถึง 11111111 ในเลขฐานสอง) จำนวนตำแหน่งที่จะเก็บข้อมูลขึ้นกับหน่วยความจำ RAM แต่ละเบอร์

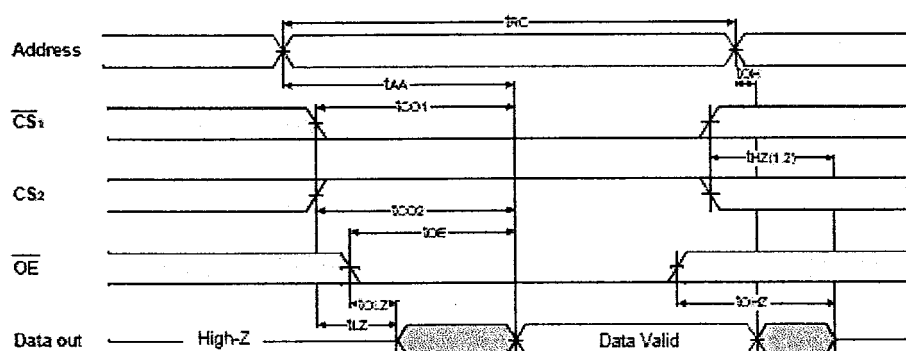
สัญญาณ OE (Output Enable) เมื่อสัญญาณแอคทีฟหรือเป็นระดับลอจิกต่ำ จะทำให้มีการไปนำข้อมูล ภายในตำแหน่งที่ถูกระบุตามข้อมูลของบัสแอดเดรส และทำการส่งออกมายังบัสข้อมูลของ RAM สัญญาณควบคุมนี้มักจะต่อเข้ากับขาสัญญาณ RD ของไมโครคอนโทรเลอร์

สัญญาณ WE (Write Enable) เมื่อสัญญาณแอคทีฟหรือเป็นระดับลอจิกต่ำ จะทำให้ข้อมูลภายในบัสข้อมูลถูกนำไปยังตำแหน่งที่ถูกระบุตามข้อมูลของบัสแอดเดรส สัญญาณควบคุมนี้มักจะต่อเข้ากับขาสัญญาณ WE ของไมโครคอนโทรเลอร์

2.3.5.2 ลำดับสัญญาณการติดต่อเพื่ออ่านข้อมูลจากหน่วยความจำ SRAM

จากแผนภาพเวลาของสัญญาณในรูปนี้ แสดงให้เห็นถึงลำดับเหตุการณ์เมื่อมีการอ่านข้อมูล ดังนี้

TIMING WAVEFORM OF READ CYCLE(2) ($\overline{WE}-V_{IH}$)



รูปที่ 2.8) แผนภาพเวลาแสดงลำดับเหตุการณ์การอ่านข้อมูลลงในหน่วยความจำ RAM

1. ไมโครคอนโทรเลอร์จะต้องเริ่มต้นด้วยการส่งค่าแอดเดรสของหน่วยความจำที่ต้องการออกมาทางบัสแอดเดรส
2. ในช่วงเวลาถัดมาไมโครคอนโทรเลอร์จะขับสัญญาณ CS ให้เป็นระดับลอจิกต่ำเพื่อเลือกให้ RAM มีการทำงานขึ้น หลังจากนั้นจะหยุดระยะเวลาช่วงหนึ่ง ช่วงเวลานี้เรียกว่า Access Time ทั้งนี้ก็เพื่อเป็นการให้ RAM ทำการถอดรหัสแอดเดรสที่รับเข้าและเตรียมพร้อมในการส่งข้อมูลออก
3. สัญญาณ OE จะต้องถูกเปลี่ยนให้เป็นระดับลอจิกต่ำ เพื่อระบุว่าการอ่านข้อมูลจากหน่วยความจำ

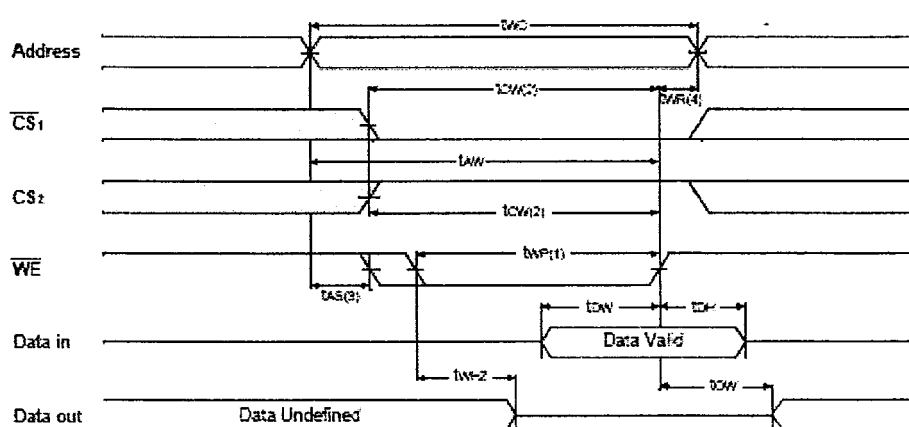
4. หลังจากนั้นไมโครคอนโทรลเลอร์จะต้องหยุดรอในราวช่วงระยะเวลาหนึ่ง เรียกว่า ช่วงเวลาการอ่าน (read access time) เพื่อให้วงจรภายใน RAM ทำการถอดรหัสแอดเดรสและอ่านข้อมูล

5. หลังจากสิ้นสุดเวลาในข้อ 4. แล้วข้อมูลจะถูกส่งออกมาทางขาสัญญาณของบัสข้อมูล

6. ในช่วงเวลาต่อมาไมโครคอนโทรลเลอร์จะต้องทำการขับสัญญาณ OE ให้กลับไปเป็นระดับลอจิกสูงเช่นเดิม เพื่อเป็นการทำให้สถานะขาสัญญาณบัสข้อมูลของ RAM มีสถานะเป็นอิมพีแดนซ์สูง (High Impedance) และไม่มีผลต่อการทำงานอื่นๆที่เกี่ยวข้องกับบัสข้อมูลของระบบอีกต่อไป

2.3.5.3 ลำดับสัญญาณการติดต่อเพื่อเขียนข้อมูลจากหน่วยความจำ RAM

จากแผนภาพเวลาของสัญญาณในรูปนี้ แสดงให้เห็นถึงลำดับเหตุการณ์เมื่อมีการเขียนข้อมูล ดังนี้



รูปที่ 2.9) แผนภาพเวลาแสดงลำดับเหตุการณ์การเขียนข้อมูลลงในหน่วยความจำ RAM

1. ช่วงเริ่มต้นไมโครคอนโทรลเลอร์จะต้องส่งค่าแอดเดรสของหน่วยความจำออกมาทางบัสแอดเดรส

2. ในช่วงเวลาถัดมาไมโครคอนโทรลเลอร์จะขับสัญญาณ CS ให้เป็นระดับลอจิกต่ำ เพื่อเลือกให้ RAM มีการทำงานขึ้น ทั้งนี้ก็เพื่อเป็นการให้ RAM ทำการถอดรหัสแอดเดรสที่รับเข้าและเตรียมพร้อมในการรับข้อมูลเข้า

3. เวลาถัดไปในบัสข้อมูลจะเป็นข้อมูลที่ต้องการเขียนลงในหน่วยความจำ

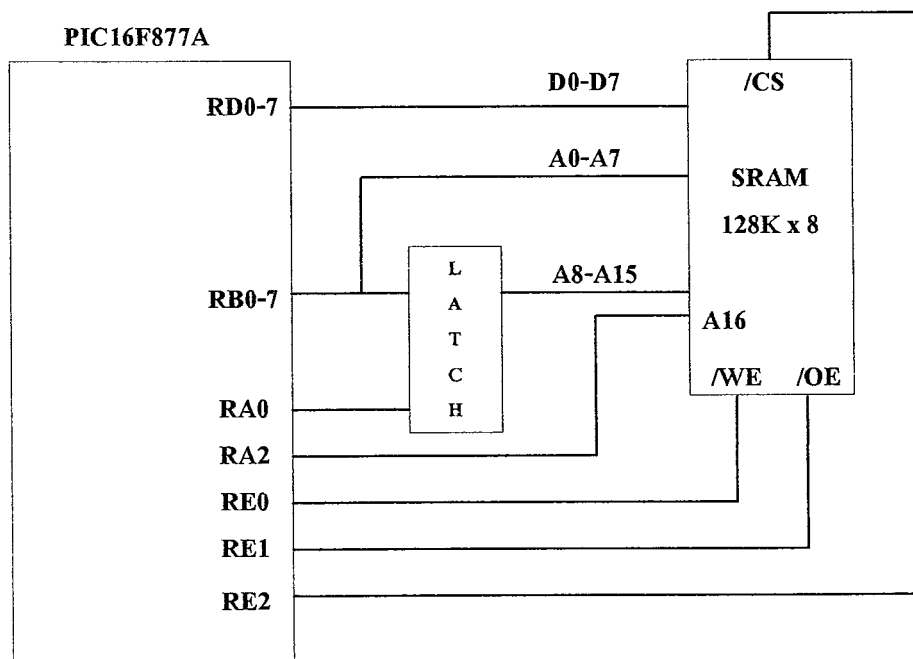
4. ไมโครคอนโทรลเลอร์จะต้องทำการหยุดรอในช่วงระยะเวลาหนึ่งเช่นกัน เรียกว่า ช่วงเวลาการเขียน (Write access time) เพื่อให้วงจรใน RAM ทำการถอดรหัสแอดเดรสและเตรียมการเขียนข้อมูล

5. เมื่อสิ้นสุดเวลาที่หยุดรอไมโครคอนโทรลเลอร์จะต้องจับสัญญาณ WR ให้เป็นระดับลอจิกต่ำหรือพัลส์ เพื่อให้ข้อมูลภายในบัตช์ข้อมูลถูกนำไปยังตำแหน่งที่ต้องการภายในหน่วยความจำ RAM ต่อไป

6. ในช่วงเวลาต่อมาไมโครคอนโทรลเลอร์จะต้องทำการจับสัญญาณ OE ให้กลับไปเป็นระดับลอจิกสูงเช่นเดิม เพื่อเป็นการทำให้สถานะขาสัญญาณบัตช์ข้อมูลของ RAM มีสถานะเป็นอิมพีแดนซ์สูง (High Impedance) และไม่มีผลต่อการทำงานอื่นๆที่เกี่ยวข้องกับบัตช์ข้อมูลของระบบอีกต่อไป

2.3.5.4 การเชื่อมต่อหน่วยความจำกับ PIC16F877A

การเชื่อมต่อหน่วยความจำ RAM เข้ากับระบบของไมโครคอนโทรลเลอร์ PIC นั้น จำเป็นต้องมีวงจรประเภทแลตช์ (LATCH) ประกอบเพิ่มเติมขึ้นเพื่อทำการค้างค่าของแอดเดรสที่ส่งออกมาจาก PIC16F877A ในช่วงเวลาแรกให้กับขาสัญญาณแอดเดรสของ RAM ต่อไป

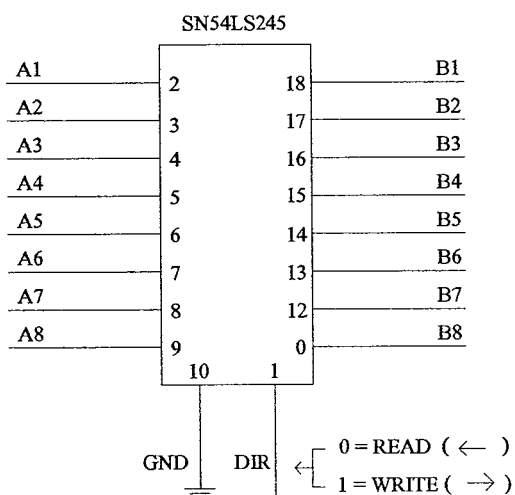


รูปที่ 2.10) แสดงการติดต่อหน่วยความจำกับไมโครคอนโทรลเลอร์ PIC16F877A

รูปที่ 2.10) แสดงการติดต่อระหว่างไมโครคอนโทรลเลอร์ (PIC16F877A) กับหน่วยความจำ แรมขนาด 128k x 8 บิตจำนวน 1 ตัว โดยทำการเขียนข้อมูล และอ่านข้อมูลจากหน่วยความจำ โดยใช้ไอซีเลขข้อมูลร่วมด้วย

การเพิ่มเติมบัฟเฟอร์ให้กับบัสข้อมูล

ในการต่อขาข้อมูลของ SRAM เข้ากับ PIC อาจต่อโดยตรง หรืออาจจะต้องเพิ่มเติมบัฟเฟอร์ให้กับบัสข้อมูล เพื่อว่าจะเป็นการต่อเข้ากับ SRAM ได้อีกจำนวนมากหลายชิป และการกำหนดทิศทางของบัสข้อมูลจะได้ไม่มีผลต่ออุปกรณ์อื่นบางตัว ซึ่งการเพิ่มเติมบัฟเฟอร์ให้กับบัสข้อมูลแสดงได้ดังรูป



รูปที่ 2.11) การจัดขาของ IC74LS245

จากรูปที่ 2.11) แสดงการใช้ 74LS245 ซึ่งเป็นบัฟเฟอร์แบบ 2 ทิศทางต่อกับบัสข้อมูลที่จะเชื่อมโยงกับ RAM โดยที่มีขาสัญญาณ DIR เป็นตัวกำหนดทิศทางของบัฟเฟอร์

บทที่ 3

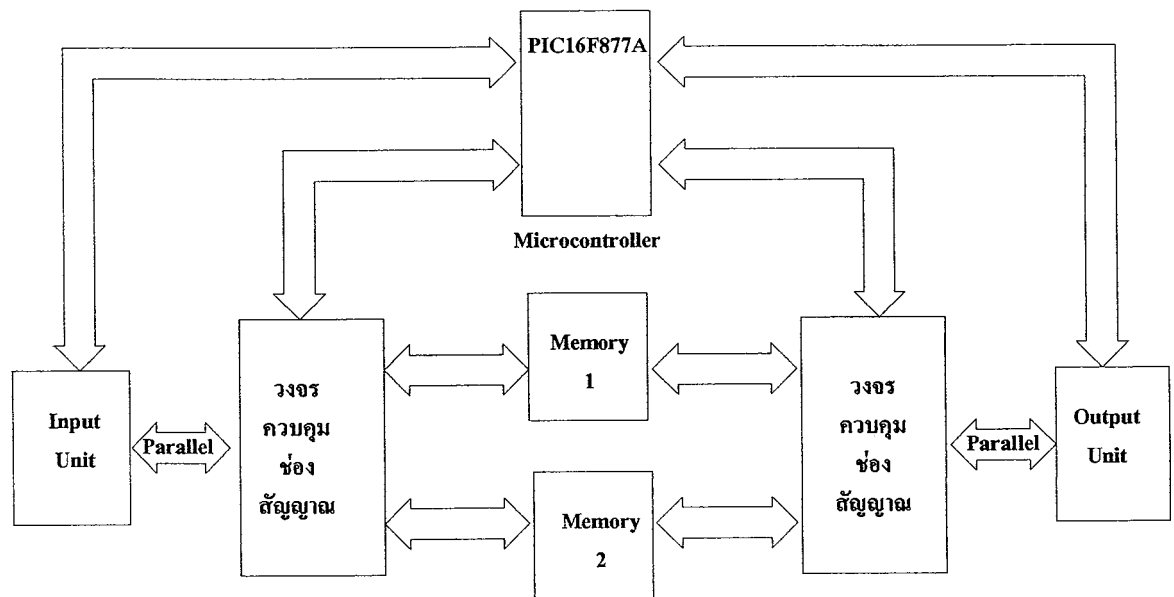
การทำงานของวงจรและการออกแบบ

3.1 รายละเอียดการทำงานของโครงการ

วงจรจัดการหน่วยความจำสำหรับแสดงผลสัญญาณบนจอซีอาร์ที
มีรายละเอียดการทำงาน ดังนี้

- สามารถรองรับการรับ-ส่งข้อมูลดิจิทัล มายังหน่วยความจำแบบ static ขนาด 128k x 8 บิต จำนวน 2 ตัว โดยสามารถทำการสลับสัญญาณเข้า-ออกของวงจรที่ทำหน้าที่เขียนข้อมูลและวงจรที่ทำหน้าที่ดึงข้อมูลออกจากหน่วยความจำ
- สามารถจัดการข้อมูลก่อนที่จะส่งสัญญาณไปยังส่วนแสดงผล โดยทำให้มีการขยายรูปสัญญาณ 2 เท่า และ 4 เท่า พร้อมทั้งยังสามารถเลื่อนตำแหน่งของรูปสัญญาณที่ต้องการขยาย (เลื่อนซ้าย-ขวา-ขึ้น-ลง) ได้ด้วย
- ใช้การสื่อสารข้อมูลแบบขนานเป็นการรับและส่งข้อมูลให้กับอุปกรณ์ภายนอกที่เป็นส่วนอินพุตและเอาต์พุต เพราะการรับและส่งข้อมูลแบบขนานนั้นมีความเร็วสูง
- ในการติดต่อกับส่วนอินพุตนั้น ใช้สายสัญญาณแอดเดรส 17 เส้น สายสัญญาณ DATA 8 เส้น สายสัญญาณควบคุม 3 เส้น และสายสัญญาณอินเทอร์รัปต์ 2 เส้น
- ในการติดต่อกับส่วนเอาต์พุต ใช้สายสัญญาณเหมือนกับการติดต่อกับส่วนอินพุต คือ ใช้สายสัญญาณแอดเดรส 17 เส้น สายสัญญาณ DATA 8 เส้น สายสัญญาณควบคุม 3 เส้น และสายสัญญาณอินเทอร์รัปต์ 2 เส้น

3.2 โครงสร้างของระบบโดยรวม

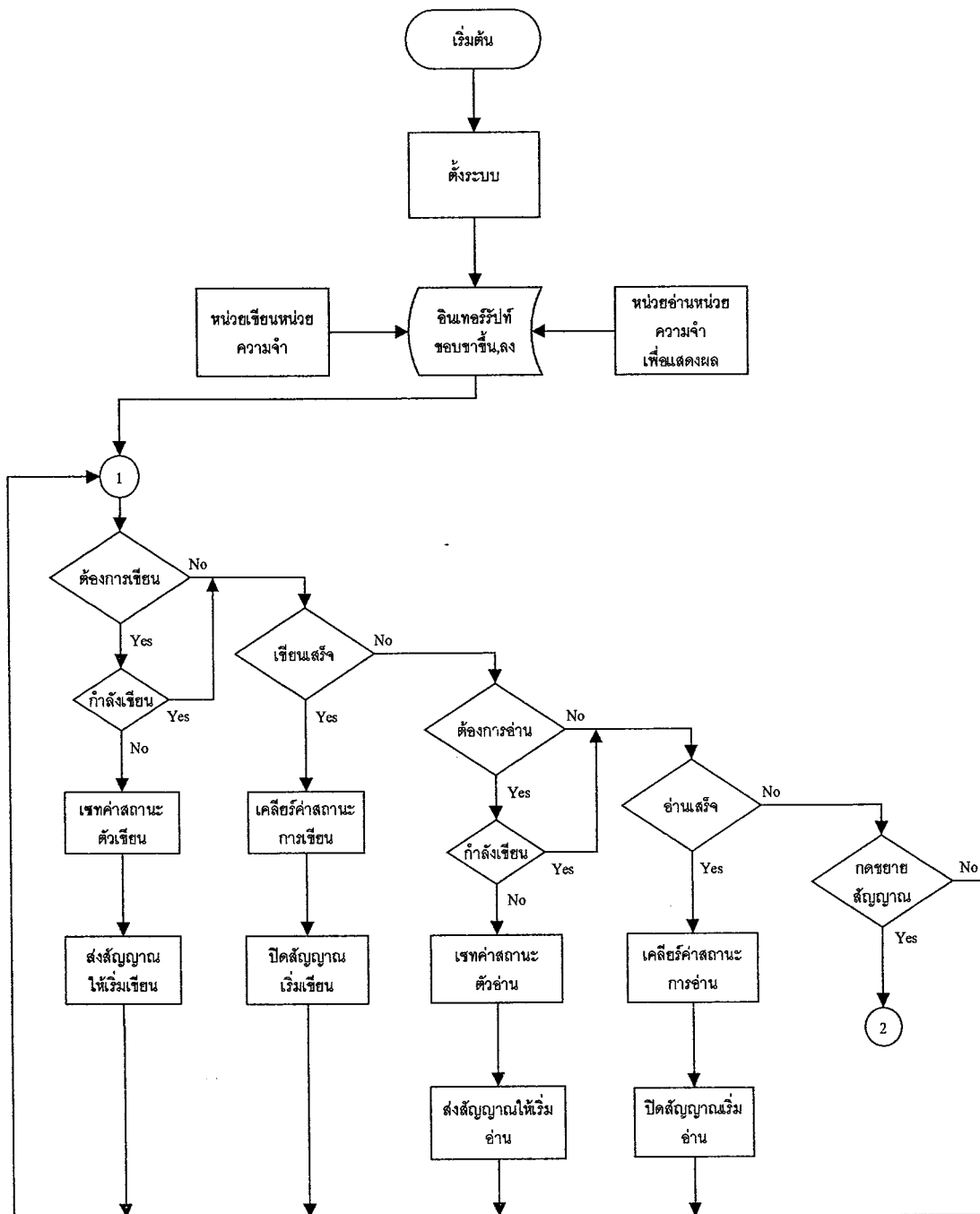


รูปที่ 3.1) บล็อกไดอะแกรมแสดงโครงสร้างของระบบ

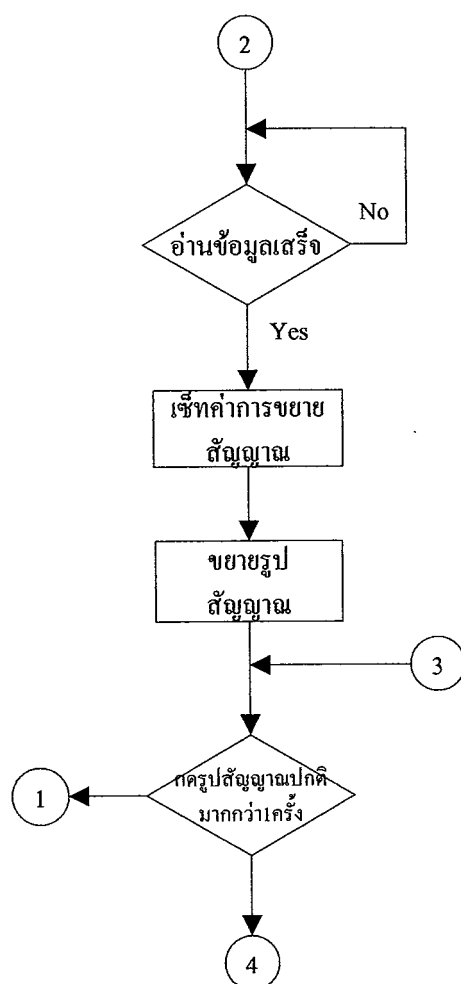
โครงสร้างของระบบ ประกอบด้วย

- ไมโครคอนโทรลเลอร์ PIC16F877A ควบคุมการทำงานทั้งหมด
- วงจรควบคุมช่องสัญญาณ ทำหน้าที่ควบคุมการติดต่อระหว่างไมโครคอนโทรลเลอร์ กับ หน่วยความจำทั้งสอง และทำการควบคุมการติดต่อของหน่วยอินพุต และหน่วยเอาต์พุต กับหน่วยความจำ
- หน่วยความจำแบบสแตติก ขนาด 128k x 8 บิต จำนวน 2 ตัว ทำหน้าที่รองรับข้อมูลในการอ่าน-เขียน
- การติดต่อกับส่วนอินพุตเอาต์พุตนั้นใช้การสื่อสารข้อมูลแบบขนาน

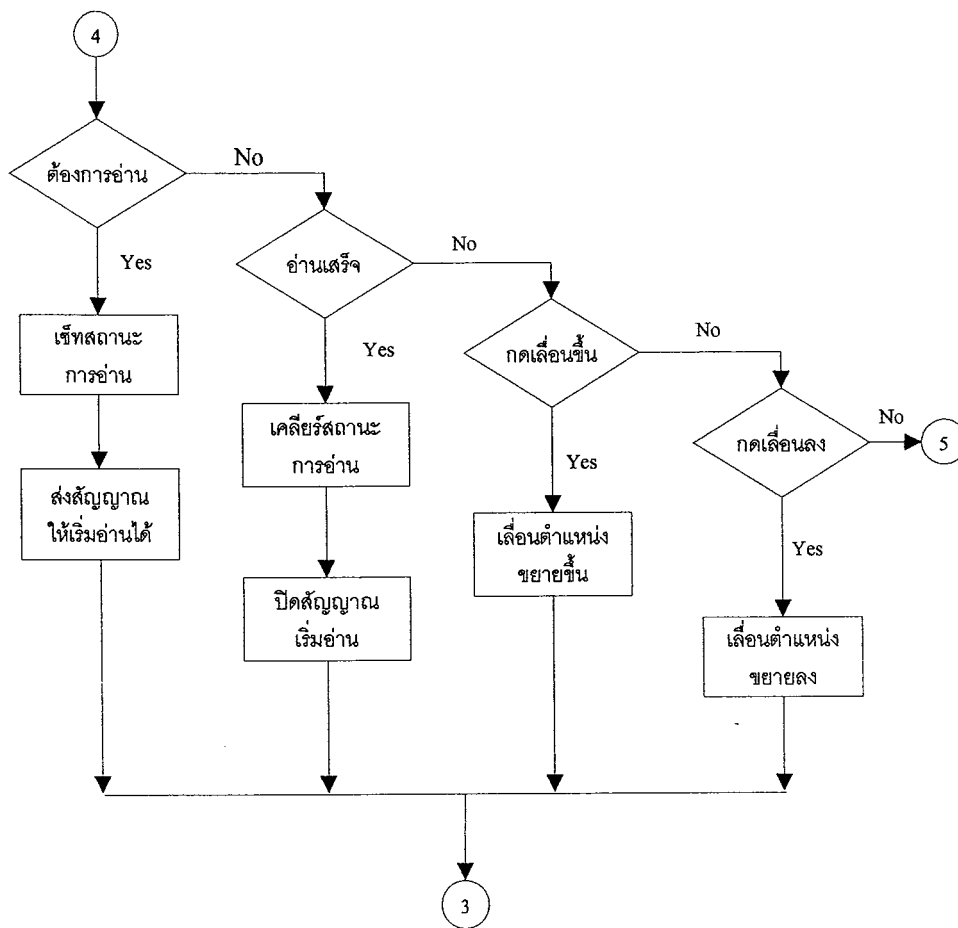
3.3 การทำงานของระบบ



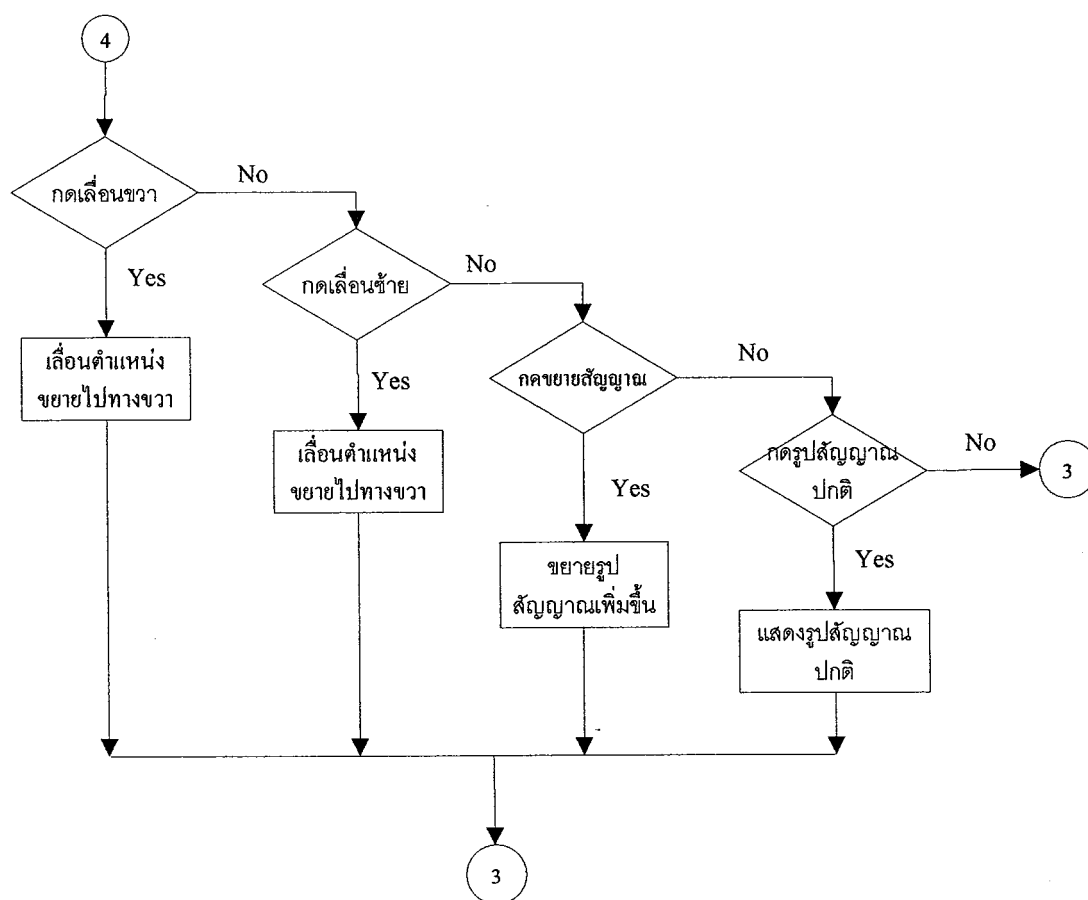
รูปที่ 3.2) Flow Chart การทำงานของระบบ



รูปที่ 3.3) Flow Chart การทำงานของระบบ (ต่อ)



รูปที่ 3.4) Flow Chart การทำงานของระบบ (ต่อ)



รูปที่ 3.5) Flow Chart การทำงานของระบบ (ต่อ)

การทำงานของระบบเริ่มขึ้นเมื่อกดปุ่มรีเซตของไมโครคอนโทรลเลอร์ หรือเริ่มจ่ายไฟให้กับวงจร ไมโครคอนโทรลเลอร์จะตั้งค่าการทำงานของส่วนต่างๆ และในภาวะปกติ ไมโครคอนโทรลเลอร์จะรับค่าอินเตอร์รัปต์จากหน่วยอินพุตและหน่วยเอาต์พุตผ่านทางช่อง Capture (RC1 และ RC2) ของไมโครคอนโทรลเลอร์ โดยรูปแบบการติดค่อนั้นเมื่อหน่วยอินพุตต้องการเขียนหน่วยความจำก็จะส่งสัญญาณขอขาขึ้นไปยังขา Capture 1 (RC2) และไมโครคอนโทรลเลอร์จะส่งสัญญาณตอบรับให้สามารถเริ่มเขียนได้ จากนั้นเมื่อหน่วยอินพุตทำการเขียนข้อมูลเสร็จแล้วก็จะส่งสัญญาณขอขาลงไปยังไมโครคอนโทรลเลอร์ เป็นการเสร็จกระบวนการเขียนข้อมูล

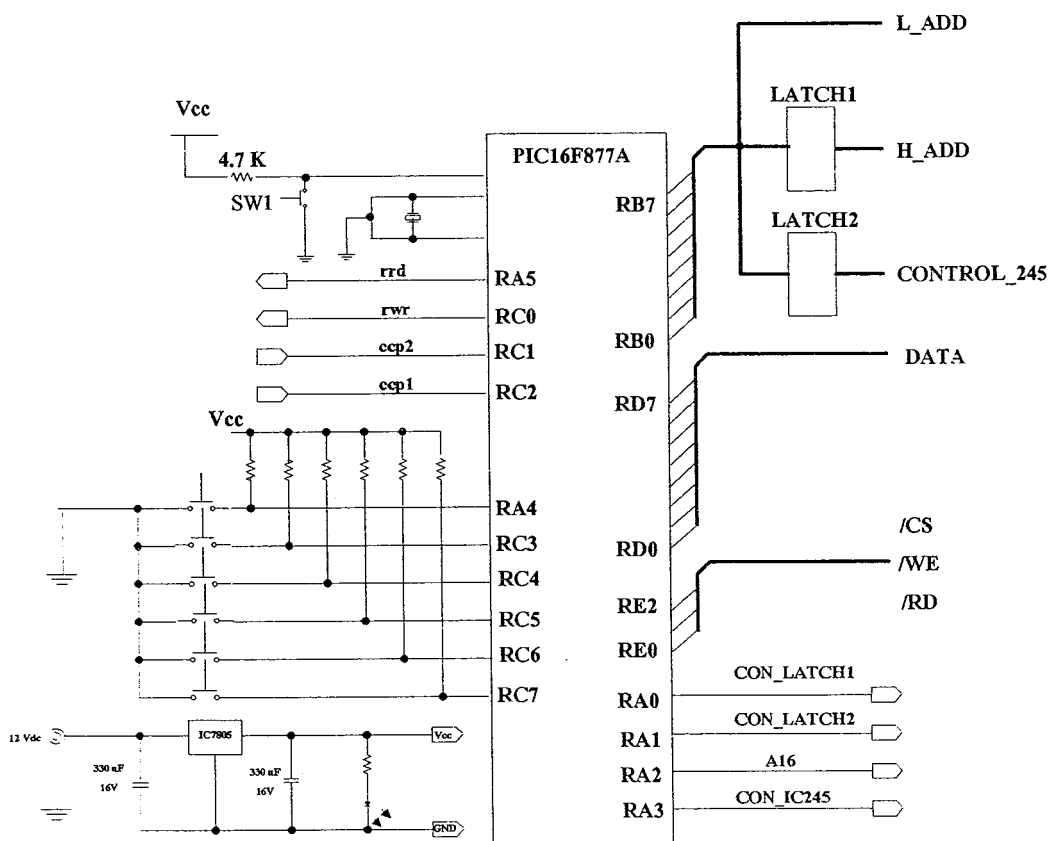
ถ้าต้องการส่งสัญญาณไปยังส่วนแสดงผล (อ่านข้อมูล) หน่วยเอาต์พุตจะส่งสัญญาณขอขาขึ้นไปยังขา Capture 2 (RC1) เพื่อบอกไมโครคอนโทรลเลอร์ว่าต้องการอ่านและไมโครคอนโทรลเลอร์จะส่งสัญญาณตอบรับให้สามารถเริ่มอ่านได้ จากนั้นเมื่อหน่วยเอาต์พุตทำ

การอ่านข้อมูลเสร็จแล้วก็จะส่งสัญญาณขอบขาลงไปยังไมโครคอนโทรลเลอร์ เป็นการเสร็จกระบวนการอ่านข้อมูล

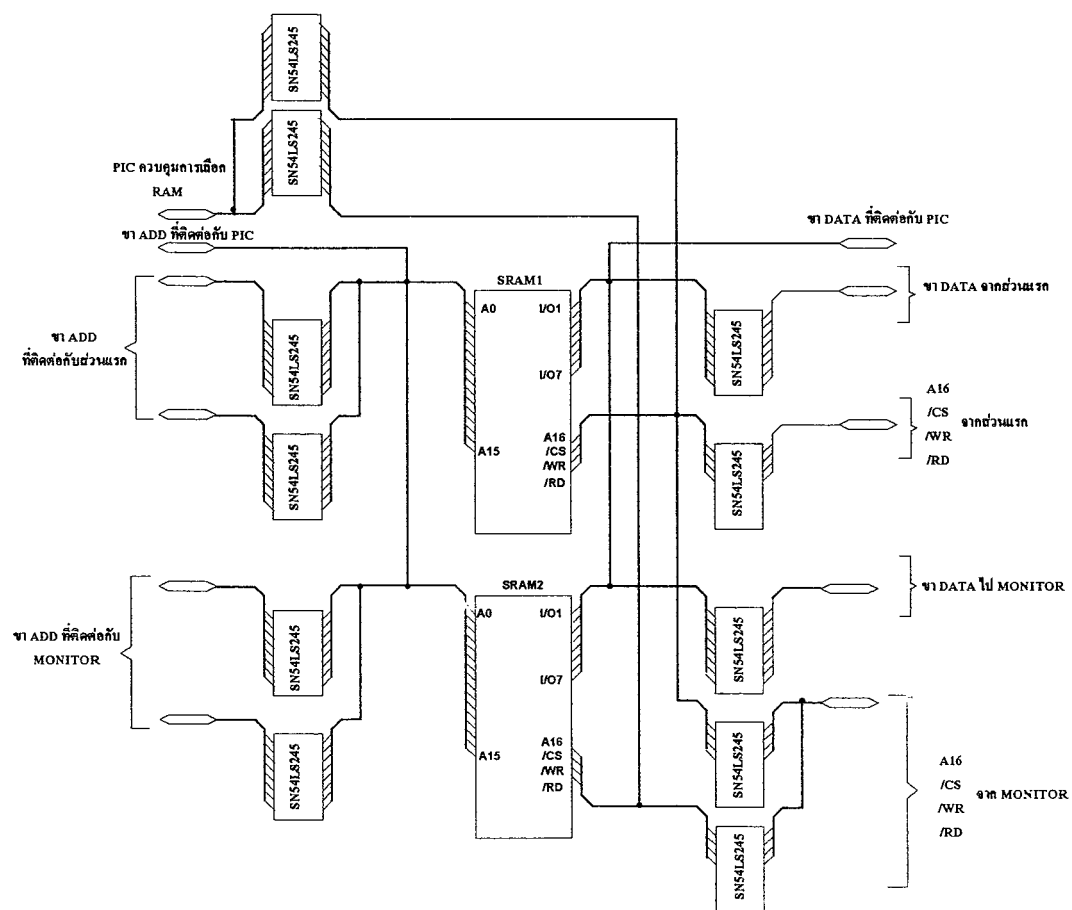
ถ้าต้องการขยายสัญญาณ ทำโดยการกดปุ่ม ZOOM โปรแกรมจะทำการขยายสัญญาณเป็น 2 เท่า และจะส่งค่าให้หน่วยเอาต์พุตทำการแสดงผล โดยจะทำการอ่านข้อมูลจากหน่วยความจำตัวแรกและนำมาคำนวณเพื่อทำการขยายสัญญาณ แล้วเขียนลงในหน่วยความจำที่สอง นอกจากนั้นยังสามารถทำการเลื่อนตำแหน่งของรูปข้อมูลที่ได้ทำการขยายไปแล้ว โดยการกดปุ่ม UP, DOWN, RIGHT และ LEFT ซึ่งจะทำการเลื่อนตำแหน่งที่ทำการขยายแล้ว ให้เลื่อนขึ้น ลง ขวา และซ้าย ได้นั่นเอง และถ้ากดปุ่ม ZOOM อีกครั้ง โปรแกรมจะทำการขยายสัญญาณเป็น 4 เท่า

และถ้าต้องการให้แสดงผลรูปเดิม ทำโดยการกดปุ่ม normal โปรแกรมจะทำการเปลี่ยนสายสัญญาณไปยังหน่วยความจำตัวแรกซึ่งเก็บข้อมูลของรูปเดิมเอาไว้ และถ้ากดปุ่ม normal อีกครั้ง โปรแกรมก็จะทำการกลับไปยังสภาวะปกติ

3.4 วงจรและการทำงานของวงจร



รูปที่ 3.6) วงจรจัดการหน่วยความจำสำหรับแสดงผลสัญญาณบนจอซีอาร์ที



รูปที่ 3.7) วงจรจัดการหน่วยความจำสำหรับแสดงผลสัญญาณบนจอซีอาร์ที (ต่อ)

รายละเอียดของแต่ละส่วน มีดังนี้

3.4.1 ไมโครคอนโทรลเลอร์

ไมโครคอนโทรลเลอร์ PIC16F877A ใช้สัญญาณนาฬิกาความถี่ 20 เมกะเฮิร์ต ขา $\overline{MCLR}$ หรือขารีเซ็ตต่ออยู่กับแรงดัน V_{CC} และการกด SW 1 จะทำให้ไมโครคอนโทรลเลอร์รีเซ็ต

ไมโครคอนโทรลเลอร์ ทำหน้าที่ควบคุมการทำงานของวงจรควบคุมช่องสัญญาณ ทำการติดต่อกับหน่วยอินพุต และหน่วยเอาต์พุต โดยรับค่าอินเตอร์รัปต์จากหน่วยอินพุตและหน่วยเอาต์พุตผ่านทางช่อง Capture (RC1 และ RC2) ของไมโครคอนโทรลเลอร์

3.4.2 หน่วยความจำ

หน่วยความจำส่วนนี้ เป็นหน่วยความจำแบบ SRAM ใช้ไอซีเบอร์ K6T1008C2E-DB70 มีความจุ 128 กิโลไบต์ จำนวน 2 ตัว เพื่อทำหน้าที่รองรับการอ่าน-เขียนข้อมูล โดยหน่วยความจำนี้จะติดต่อกับวงจรควบคุมช่องสัญญาณ และติดต่อกับไมโครคอนโทรลเลอร์ PIC16F877A

3.4.2 วงจรควบคุมช่องสัญญาณ

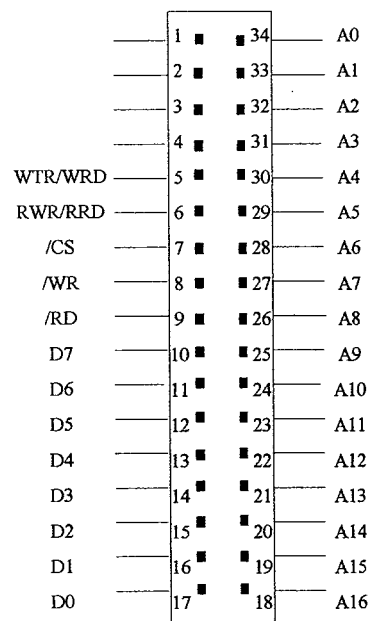
ทำหน้าที่ควบคุมการติดต่อระหว่างไมโครคอนโทรลเลอร์ กับหน่วยความจำทั้งสอง และทำการควบคุมการติดต่อของหน่วยอินพุต และหน่วยเอาต์พุตกับหน่วยความจำ

3.4.3 วงจรจ่ายกระแสไฟฟ้า

เป็นวงจรที่ทำหน้าที่จ่ายกระแสไฟฟ้าให้กับวงจรจัดการหน่วยความจำสำหรับแสดงผลสัญญาณบนจอซีอาร์ที โดยแปลงระดับแรงดันไฟฟ้า +12 โวลต์ เป็น +5 โวลต์ ซึ่งประกอบไปด้วย IC7805 จำนวน 1 ตัว ตัวเก็บประจุขนาด 330 μF และ LED แสดงสถานะ

3.4.4 ส่วนติดต่อกับอินพุตเอาต์พุต

ทำหน้าที่ติดต่อระหว่างหน่วยอินพุตเอาต์พุตกับวงจรจัดการหน่วยความจำสำหรับแสดงผลสัญญาณบนจอซีอาร์ที โดยใช้สายสัญญาณแอดเดรส 17 เส้น สายสัญญาณ DATA 8 เส้น สายสัญญาณควบคุม 3 เส้น และสายสัญญาณอินเตอร์รัปต์ 2 เส้น

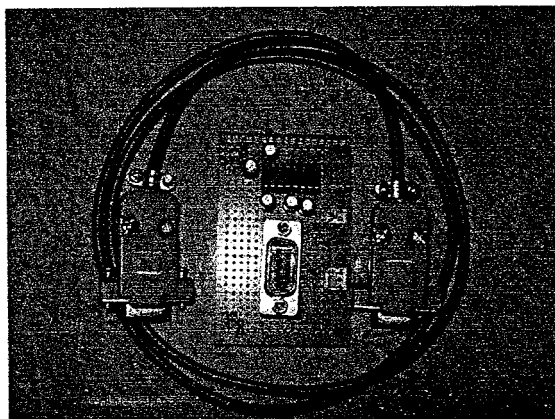


รูปที่ 3.8) การจัดขาของส่วนติดต่อกับอินพุทเอาต์พุท

รูปที่ 4.1) ไคอะแกรมแสดงรูปวงจร

อุปกรณ์

1. ไมโครคอนโทรลเลอร์ เบอร์ PIC16F877A
2. ไอซี เบอร์ 74HC573N จำนวน 1 ตัว
3. ไอซี เบอร์ 74LS245N จำนวน 2 ตัว
4. หน่วยความจำ Static ขนาด 128k x 8 บิต จำนวน 2 ตัว
5. ไอซี เบอร์ 74LS04P จำนวน 1 ตัว
6. วงจรส่งข้อมูลแบบอนุกรม

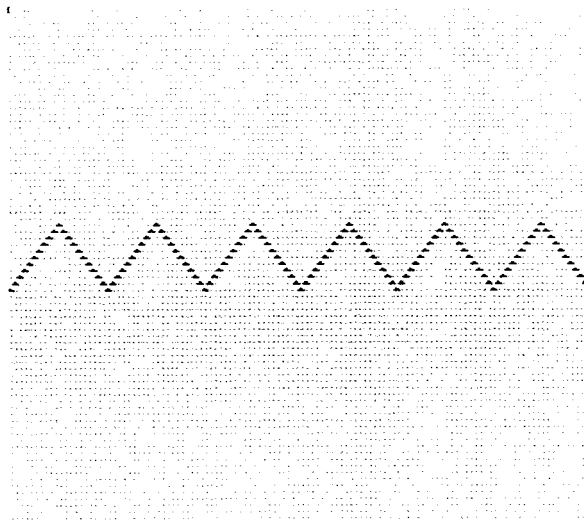


รูปที่ 4.2) วงจรส่งข้อมูลแบบอนุกรม RS232C

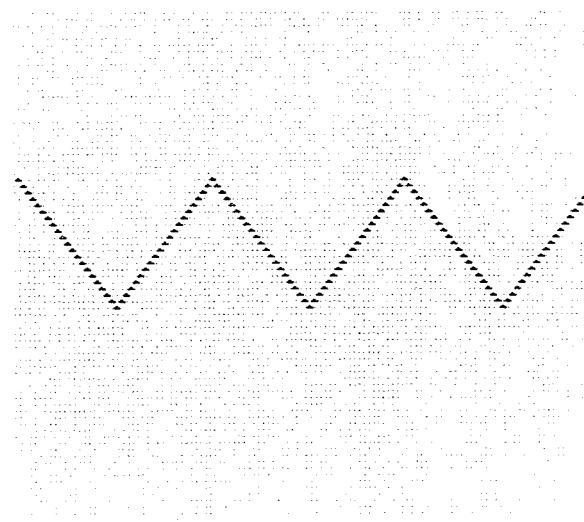
การทดลอง

1. ทำการสั่งงานไมโครคอนโทรลเลอร์ ให้ทำการเขียนรูปสัญญาณตามเหลี่ยม ลงหน่วยความจำตัวที่หนึ่ง โดยจะสมมุติว่าข้อมูลที่เป็นรูปจะให้ค่าเป็น 1 ส่วนข้อมูลที่ไม่แสดงภาพจะให้มีค่าเท่ากับ 0 ในการแสดงข้อมูลนั้นมีความละเอียดที่ 120 x 80 ช่อง จากนั้นทำการอ่านข้อมูลในหน่วยความจำมาแสดงผล
2. ทำการทดสอบฟังก์ชันการทำงานของโปรแกรม โดยทำการกดปุ่มขยายสัญญาณ พร้อมทั้งทดลองกดเลื่อนตำแหน่งที่ต้องการขยาย

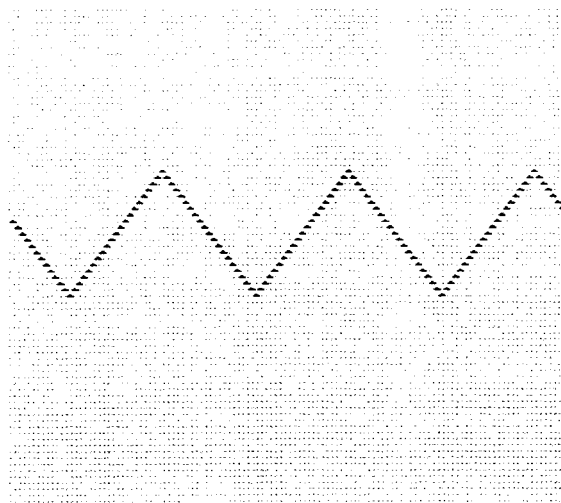
ผลการทดลอง



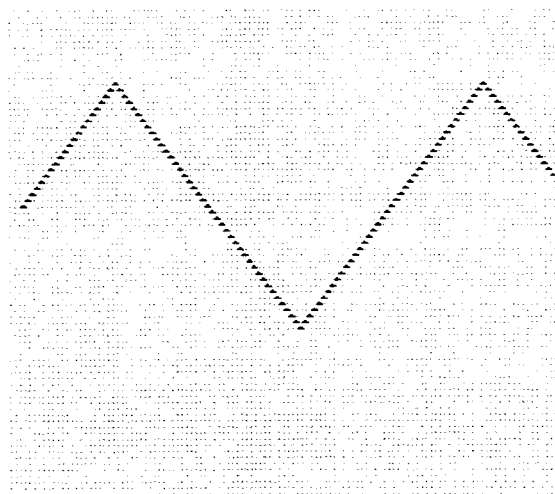
รูปที่ 4.3) รูปสัญญาณสามเหลี่ยมที่ทำการเขียนลงในหน่วยความจำตัวแรก



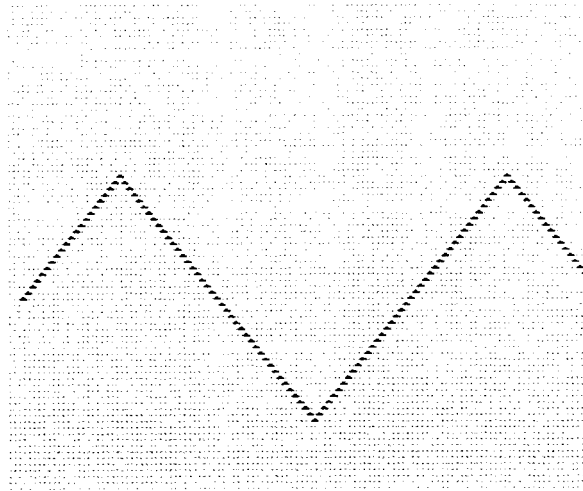
รูปที่ 4.4) กดปุ่มขยายสัญญาณสองเท่า



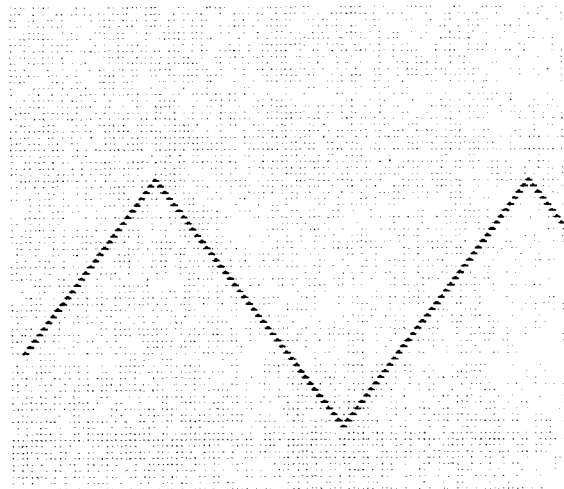
รูปที่ 4.5) เลื่อนตำแหน่งของการขยายรูปสัญญาณ



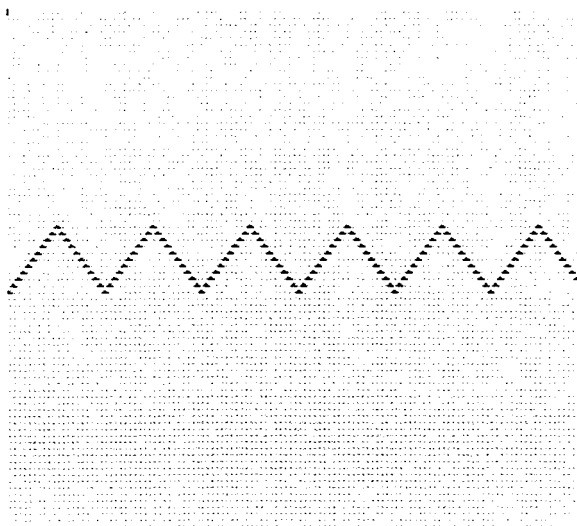
รูปที่ 4.6) กดปุ่มขยายสัญญาณสี่เท่า



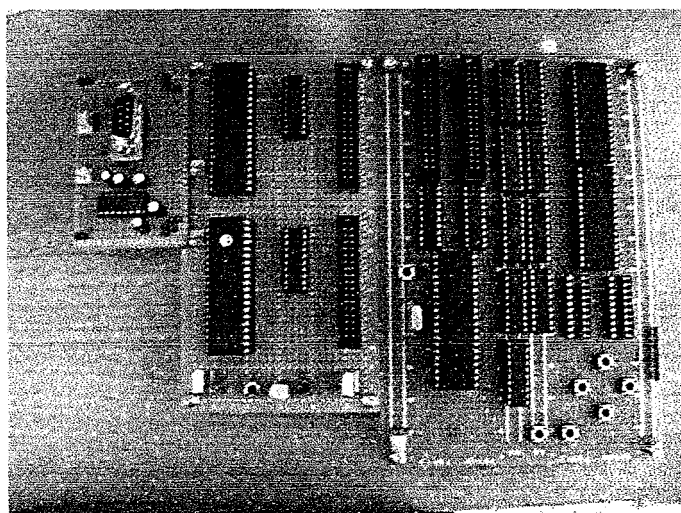
รูปที่ 4.7) เลื่อนตำแหน่งการขยายลง



รูปที่ 4.8) เลื่อนตำแหน่งการขยายไปทางซ้าย



รูปที่ 4.9) กดปุ่มกลับไปยังรูปเดิม



รูปที่ 4.10) ชุดทดลองการทดลองที่1

สรุปผลการทดลอง

จากรูปผลการทดลอง จะเห็นได้ว่าผลที่ได้ ออกมานั้นเป็นไปตามฟังก์ชันที่ได้ทำการโปรแกรมไว้ กล่าวคือ เมื่อทำการสร้างรูปสัญญาณสามเหลี่ยมแล้ว สามารถขยายรูปสัญญาณเป็น 2 เท่าและ 4 เท่าได้ พร้อมทั้งยังสามารถเลื่อนตำแหน่งรูปสัญญาณที่ต้องการขยาย (เลื่อนซ้าย-ขวา-ขึ้น-ลง) ได้ด้วย โดยใช้เวลา 295.27 ms ในการขยายรูปสัญญาณสองเท่า และใช้เวลา 244.4 ms ในการขยายรูปสัญญาณสี่เท่า

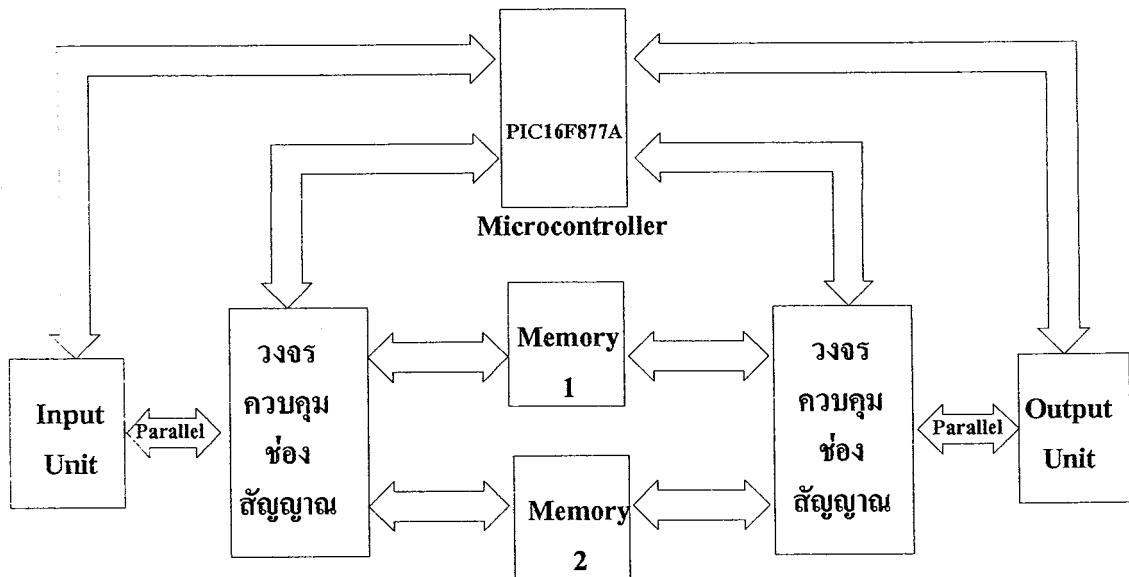
4.2 การทดลองติดต่อกับอุปกรณ์ภายนอก

จุดประสงค์

1. ทดสอบว่าวงจรสามารถรองรับการติดต่อกับอุปกรณ์ภายนอกได้
2. ทดลองการทำงานของฟังก์ชันขยายแล้วเลื่อนตำแหน่งการขยายรูปสัญญาณ

บทนำ

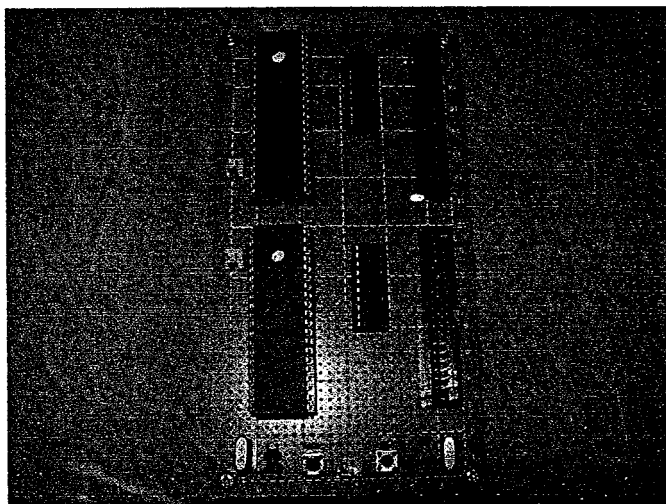
เนื่องจากวงจรจัดการหน่วยความจำ จะต้องสามารถรองรับการ อ่าน-เขียน หน่วยความจำ กับอุปกรณ์ภายนอก คือ หน่วยป้อนข้อมูล ซึ่งทำหน้าที่เขียนข้อมูลลงหน่วยความจำ และอีกส่วนหนึ่งคือหน่วยแสดงผล ซึ่งทำหน้าที่อ่านข้อมูลจากหน่วยความจำเพื่อแสดงรูปของสัญญาณ โดยในการทดลองนี้ จะเป็นการจำลองหน่วยป้อนข้อมูล และหน่วยแสดงผล ที่ใช้ในการติดต่อกับวงจรจัดการหน่วยความจำ เพื่อทดสอบว่าวงจรสามารถรองรับการติดต่อกับอุปกรณ์ภายนอกได้ โดยมีไคอะแกรมดังนี้



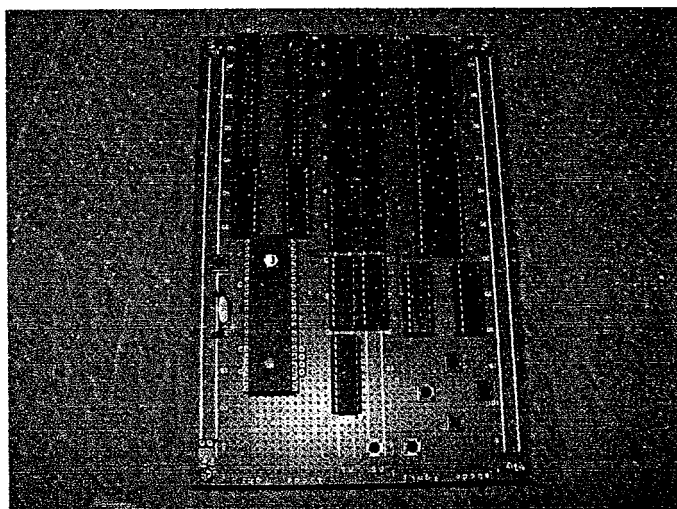
รูปที่ 4.11) ไคอะแกรมของการทดลองที่ 2

อุปกรณ์

- | | |
|---|--------------|
| 1. ไมโครคอนโทรลเลอร์ เบอร์ PIC16F877A | จำนวน 3 ตัว |
| 2. ไอซี เบอร์ 74HC573N | จำนวน 5 ตัว |
| 3. ไอซี เบอร์ 74LS245N | จำนวน 11 ตัว |
| 4. หน่วยความจำ Static ram ขนาด 128k x 8 บิต | จำนวน 2 ตัว |
| 5. วงจรส่งข้อมูลแบบอนุกรม | |



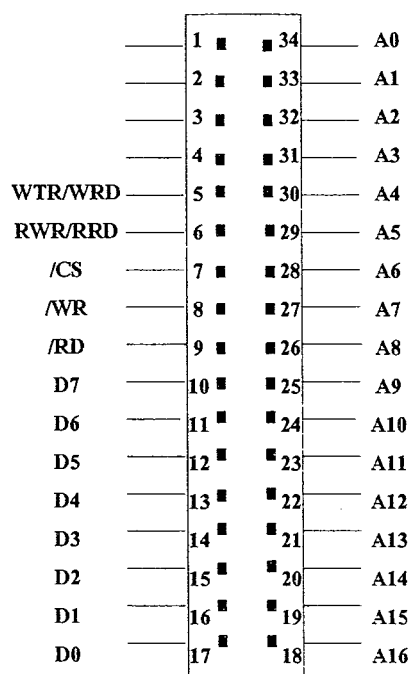
รูปที่ 4.12) ส่วนของอินพุตและเอาต์พุต



รูปที่ 4.13) ส่วนของวงจรจัดการหน่วยความจำ



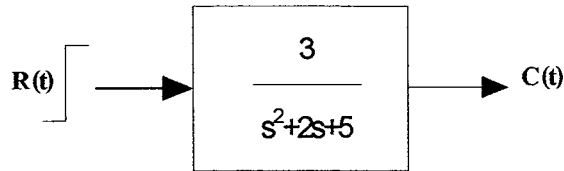
รูปที่ 4.14) สายติดต่อกับอินพุตเอาต์พุต



รูปที่ 4.15) การจัดขาของส่วนติดต่อกับอินพุตเอาต์พุต

การทดลอง

1. ทำการจำลองหน่วยอินพุตเพื่อทำการป้อนข้อมูล ทำหน้าที่ป้อนข้อมูลรูปสัญญาณ โดยทำการจำลองรูปสัญญาณผลตอบสนองของสัญญาณ Unit step ของระบบดังไดอะแกรมดังรูป



รูปที่ 4.16) บล็อกไดอะแกรมของระบบ

จากบล็อกไดอะแกรมในรูปที่ 4.16) ทำการหา $c(t)$ โดย

$$C(s) = \frac{3}{s^2 + 2s + 5} \cdot R(s) \quad \text{เมื่อ} \quad R(s) = \frac{1}{s}$$

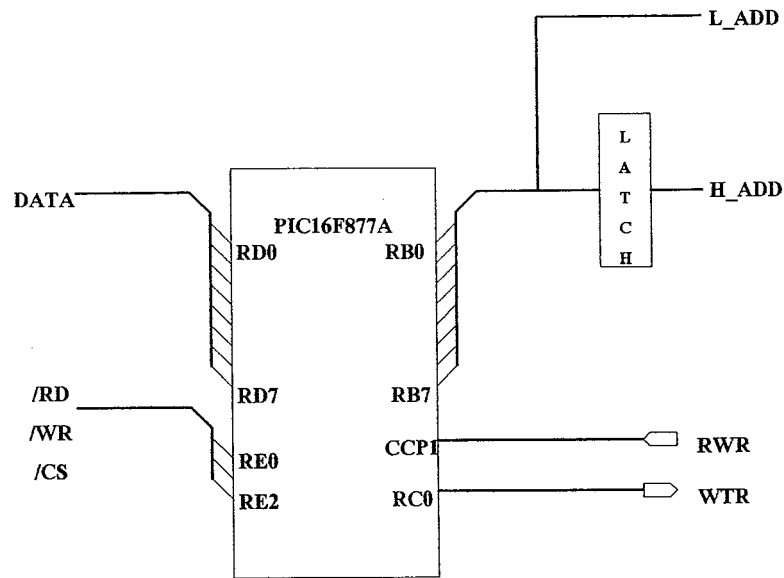
$$C(s) = \frac{3}{s^2 + 2s + 5} \cdot \frac{1}{s}$$

ทำการอินเวอร์สลาปลาซ (Inverse Laplace) สมการ $C(s)$ จะได้สมการดังนี้

$$c(t) = \frac{3}{5} - \frac{3}{10} e^{-t} \sin 2t - \frac{3}{5} e^{-t} \cos 2t$$

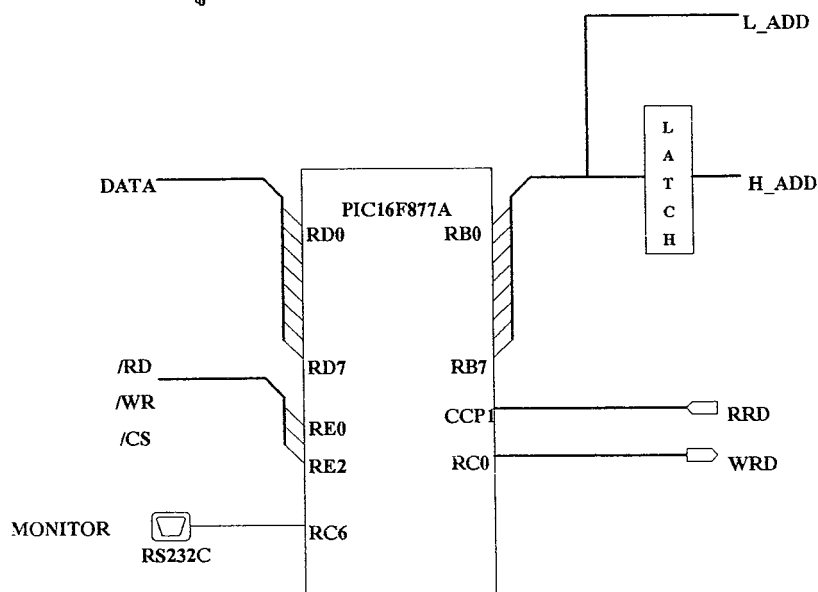
ที่สถานะคงที่ (Steady state) เมื่อ $t \rightarrow 0$ จะทำให้ $c(t) = \frac{3}{5}$ แสดงว่า $e_{ss} = \frac{2}{5}$ (error ที่สถานะคงที่) นั่นเอง

ในการจำลองสัญญาณนั้นจะให้ทำการแสดงผลขนาด 160 x 120 ช่อง และจะแทนแนวแกนนอนด้วยค่าของเวลา เท่ากับ 0.04 วินาทีต่อหนึ่งช่อง ส่วนในแนวแกนตั้งนั้นจะแทนค่าของผลตอบสนอง มีค่าเท่ากับ 0.00833 หน่วย ดังนั้นจะได้ช่วงแสดงผลแนวแกน X ประมาณเท่ากับ ศูนย์ถึงหนึ่งหน่วย และแนวแกน Y ประมาณเท่ากับ 0 ถึง 6.4 วินาที



รูปที่ 4.17) การจำลองหน่วยอินพุต

2. ทำการจำลองหน่วยเอาต์พุตเพื่อใช้ในการแสดงผล ทำหน้าที่ติดต่อ ขอรอ่านข้อมูล โดยเมื่อต้องการอ่านข้อมูล จะส่งสัญญาณติดต่อกับวงจรหน่วยความจำ แล้วทำการแสดงผลผ่าน โปรแกรมไฮเปอร์เทอร์มินัลโดยโคอะแกรมดังรูป



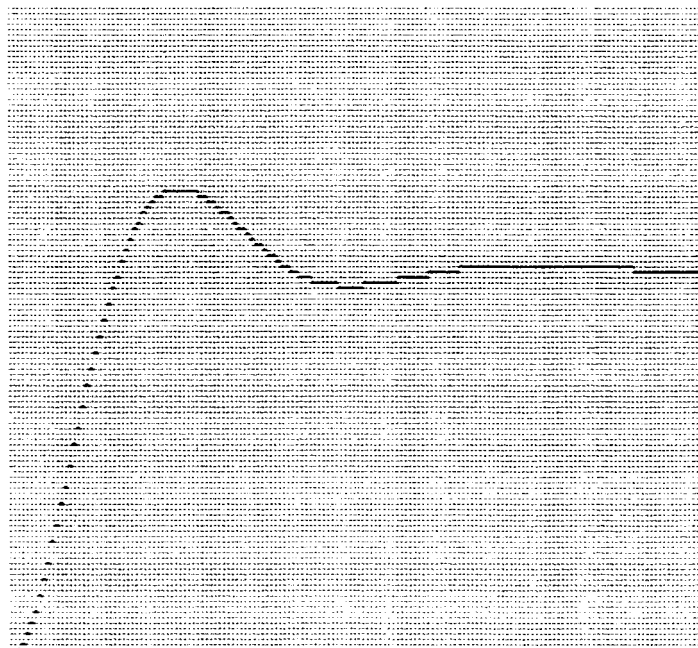
รูปที่ 4.18) การจำลองหน่วยเอาต์พุต

3. ทำการทดสอบฟังก์ชันการทำงานของโปรแกรม โดยทำการกดปุ่มขยายสัญญาณ พร้อมทั้งทดลองกดเลื่อนตำแหน่งที่ต้องการขยาย

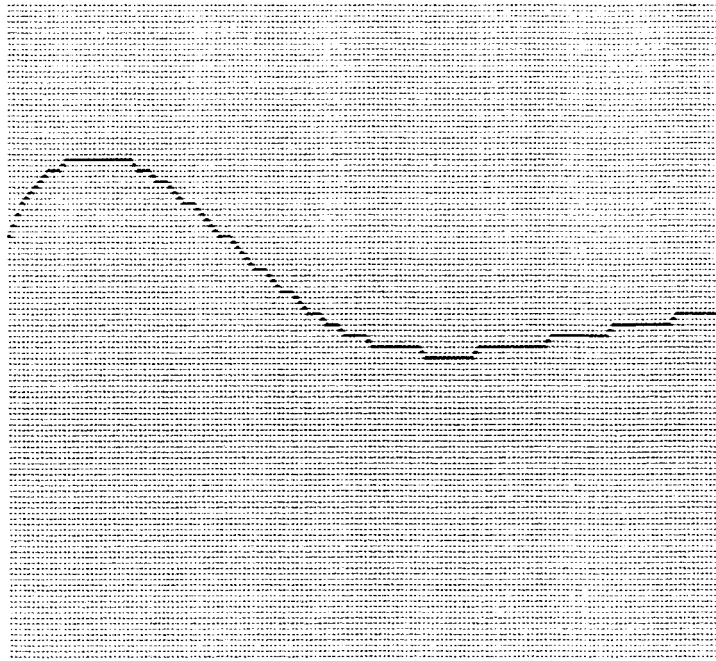


รูปที่ 4.19) ชุดทดลองการทดลองที่2

ผลการทดลอง



รูปที่ 4.20) รูปสัญญาณผลตอบสนองของสัญญาณ Unit step ที่เขียนลงในหน่วยความจำตัวแรก



รูปที่ 4.21) กดปุ่มขยายสัญญาณสองเท่าพร้อมทั้งเลื่อนตำแหน่ง

สรุปผลการทดลอง

จากผลการทดลองข้างต้นนั้น พบว่าวงจรจัดการหน่วยความจำสำหรับแสดงผลสัญญาณบนจอซีอาร์ที สามารถรองรับการรับและส่งข้อมูลแบบดิจิทัลที่ใช้การสื่อสารแบบขนานมายังหน่วยความจำแรมขนาด 128k x 8 บิต จำนวน 2 ตัวได้ นอกจากนั้นยังสามารถขยายรูปสัญญาณเป็น 2 เท่าได้ พร้อมทั้งยังสามารถเลื่อนตำแหน่งรูปสัญญาณที่ต้องการได้ด้วย

บทที่ 5

บทวิจารณ์และบทสรุป

5.1 บทวิจารณ์และบทสรุป

วงจรจัดการหน่วยความจำสำหรับแสดงผลสัญญาณบนจอซีอาร์ที เป็นการออกแบบเพื่อทำการรองรับการส่งผ่านข้อมูลจากหน่วยอินพุต ซึ่งทำหน้าที่ในการวัดค่า และเปลี่ยนข้อมูลจากการวัดเป็นข้อมูลดิจิทัล ในส่วนของข้อมูลนั้น จำนวนของข้อมูลมีจำนวนมาก เนื่องจากต้องนำข้อมูลที่ได้รับมาทำการคำนวณ เพื่อให้หน่วยเอาต์พุตนำมาแสดงผลผ่านหน้าจอมอนิเตอร์ พร้อมทั้งยังจะต้องมีฟังก์ชันการทำงานที่สามารถนำข้อมูลจากหน่วยความจำที่ได้รับการเขียนจากหน่วยอินพุตมาทำการขยายรูปสัญญาณ และยังสามารถทำการเลื่อนตำแหน่งของข้อมูลที่ต้องการขยายอีกด้วย ดังนั้นจึงจำเป็นที่จะต้องใช้หน่วยความจำจำนวนสองตัวมาทำการรองรับการขยายรูปสัญญาณ โดยจำนวนของหน่วยความจำนั้น จะขึ้นอยู่กับการออกแบบว่าต้องการให้ฟังก์ชันของวงจรมีการทำงานมากน้อยขนาดใด ส่วนขนาดความจุนั้นก็สามารถทำการเลือกขนาดได้ว่าต้องการขนาดเท่าใด ทั้งนี้ขึ้นอยู่กับขนาดของข้อมูล (ขนาดของหน้าจอแสดงผล)

5.2 ข้อเสนอแนะและแนวทางวิจัยต่อ

1.) วงจรจัดการหน่วยความจำสำหรับแสดงผลสัญญาณบนจอซีอาร์ที นอกจากสามารถรองรับข้อมูลเพียงอย่างเดียวแล้ว ยังมีฟังก์ชันการทำงานเพิ่มเติม โดยสามารถทำให้มีการขยายรูปสัญญาณ พร้อมทั้งสามารถเลื่อนตำแหน่งของรูปสัญญาณที่ต้องการขยายได้

ซึ่งในด้านของฟังก์ชันการทำงานนั้นสามารถเพิ่มเติมได้อีกขึ้นอยู่กับความต้องการ และทำได้โดยการเพิ่มเติมในส่วนของโปรแกรม

2.) วงจรจัดการหน่วยความจำนี้สร้างขึ้น โดยต้องการให้สามารถรองรับข้อมูลสำหรับแสดงผลสัญญาณบนจอซีอาร์ทีที่มีขนาด 320×240 แสดงว่าจะมีตำแหน่ง 76,800 ตำแหน่งจึงเลือก SRAM ที่มีความจุ $128k \times 8$ บิต เพื่อจะได้เพียงพอต่อการรองรับข้อมูล

แต่ถ้าต้องการให้แสดงผลสัญญาณบนจอซีอาร์ทีที่มีขนาดมากกว่านี้ สามารถทำได้โดยเพิ่มขนาดความจุของหน่วยความจำให้เพียงพอต่อการรองรับข้อมูล

3.) ในด้านความเร็วของการทำงานนั้น สามารถเพิ่มความเร็วได้ โดยการแก้ไขนั้นสามารถทำได้ทั้งทางด้านซอฟต์แวร์ และทางด้านฮาร์ดแวร์

ทางด้านซอฟต์แวร์ คือแก้ไขในตัวโปรแกรมนั่นเอง

และทางด้านฮาร์ดแวร์ แก้ไขโดยการปรับเปลี่ยนที่ตัวไมโครคอนโทรลเลอร์ หรือปรับเปลี่ยนหน่วยความจำแรมโดยเลือกให้มีความเร็ว Access time น้อยๆ ซึ่งแสดงว่า RAM ตัวนั้น มีความเร็วมากขึ้นนั่นเอง

บรรณานุกรม

- [1] ญัฐพล วงศ์สุนทรชัย, ชัยวัฒน์ ลิ้มพรจิตรวิไล: “ปฏิบัติการไมโครคอนโทรลเลอร์ PIC16F87X”, บริษัท อินโนเวทีฟ เอ็กเพอริเมนต์ จำกัด, กรุงเทพฯ
- [2] ประจัน พลังสันติกุล: “เรียนรู้และใช้งาน CCS C คอมไพเลอร์ เขียนโปรแกรมภาษา C ควบคุมไมโครคอนโทรลเลอร์ PIC”, บริษัท อินโนเวทีฟ เอ็กเพอริเมนต์ จำกัด, กรุงเทพฯ
- [3] สุนทร วิทูรพจน์: “การใช้งานไมโครคอนโทรลเลอร์ตระกูล 8051”, บริษัท ซีเอ็ดดูเคชั่น จำกัด (มหาชน), กรุงเทพฯ
- [4] “คู่มือ/เทียบเบอร์ ไอซี TTL”, บริษัท ซีเอ็ดดูเคชั่น จำกัด (มหาชน), กรุงเทพฯ

ภาคผนวก ก



MICROCHIP

PIC16F87X

Data Sheet

28/40-Pin 8-Bit CMOS FLASH
Microcontrollers



PIC16F87X

28/40-Pin 8-Bit CMOS FLASH Microcontrollers

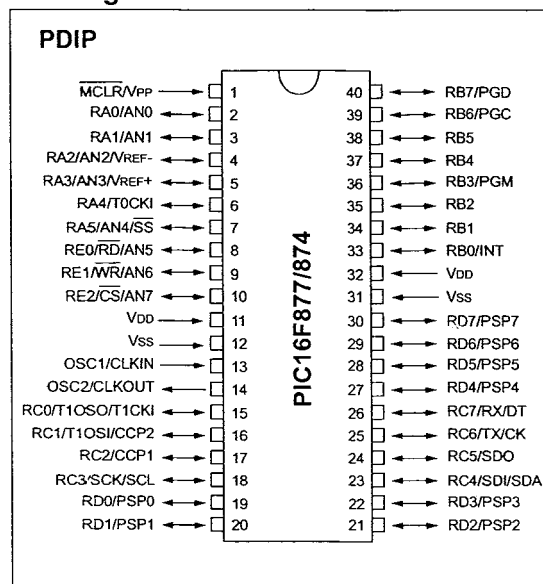
Devices Included in this Data Sheet:

- PIC16F873
- PIC16F876
- PIC16F874
- PIC16F877

Microcontroller Core Features:

- High performance RISC CPU
- Only 35 single word instructions to learn
- All single cycle instructions except for program branches which are two cycle
- Operating speed: DC - 20 MHz clock input
DC - 200 ns instruction cycle
- Up to 8K x 14 words of FLASH Program Memory,
Up to 368 x 8 bytes of Data Memory (RAM)
Up to 256 x 8 bytes of EEPROM Data Memory
- Pinout compatible to the PIC16C73B/74B/76/77
- Interrupt capability (up to 14 sources)
- Eight level deep hardware stack
- Direct, indirect and relative addressing modes
- Power-on Reset (POR)
- Power-up Timer (PWRT) and
Oscillator Start-up Timer (OST)
- Watchdog Timer (WDT) with its own on-chip RC
oscillator for reliable operation
- Programmable code protection
- Power saving SLEEP mode
- Selectable oscillator options
- Low power, high speed CMOS FLASH/EEPROM
technology
- Fully static design
- In-Circuit Serial Programming™ (ICSP) via two
pins
- Single 5V In-Circuit Serial Programming capability
- In-Circuit Debugging via two pins
- Processor read/write access to program memory
- Wide operating voltage range: 2.0V to 5.5V
- High Sink/Source Current: 25 mA
- Commercial, Industrial and Extended temperature
ranges
- Low-power consumption:
 - < 0.6 mA typical @ 3V, 4 MHz
 - 20 µA typical @ 3V, 32 kHz
 - < 1 µA typical standby current

Pin Diagram



Peripheral Features:

- Timer0: 8-bit timer/counter with 8-bit prescaler
- Timer1: 16-bit timer/counter with prescaler,
can be incremented during SLEEP via external
crystal/clock
- Timer2: 8-bit timer/counter with 8-bit period
register, prescaler and postscaler
- Two Capture, Compare, PWM modules
 - Capture is 16-bit, max. resolution is 12.5 ns
 - Compare is 16-bit, max. resolution is 200 ns
 - PWM max. resolution is 10-bit
- 10-bit multi-channel Analog-to-Digital converter
- Synchronous Serial Port (SSP) with SPI™ (Master
mode) and I²C™ (Master/Slave)
- Universal Synchronous Asynchronous Receiver
Transmitter (USART/SCI) with 9-bit address
detection
- Parallel Slave Port (PSP) 8-bits wide, with
external RD, WR and CS controls (40/44-pin only)
- Brown-out detection circuitry for
Brown-out Reset (BOR)

PIC16F87X

Key Features PICmicro™ Mid-Range Reference Manual (DS33023)	PIC16F873	PIC16F874	PIC16F876	PIC16F877
Operating Frequency	DC - 20 MHz	DC - 20 MHz	DC - 20 MHz	DC - 20 MHz
RESETS (and Delays)	POR, BOR (PWRT, OST)	POR, BOR (PWRT, OST)	POR, BOR (PWRT, OST)	POR, BOR (PWRT, OST)
FLASH Program Memory (14-bit words)	4K	4K	8K	8K
Data Memory (bytes)	192	192	368	368
EEPROM Data Memory	128	128	256	256
Interrupts	13	14	13	14
I/O Ports	Ports A,B,C	Ports A,B,C,D,E	Ports A,B,C	Ports A,B,C,D,E
Timers	3	3	3	3
Capture/Compare/PWM Modules	2	2	2	2
Serial Communications	MSSP, USART	MSSP, USART	MSSP, USART	MSSP, USART
Parallel Communications	—	PSP	—	PSP
10-bit Analog-to-Digital Module	5 input channels	8 input channels	5 input channels	8 input channels
Instruction Set	35 instructions	35 instructions	35 instructions	35 instructions

PIC16F87X

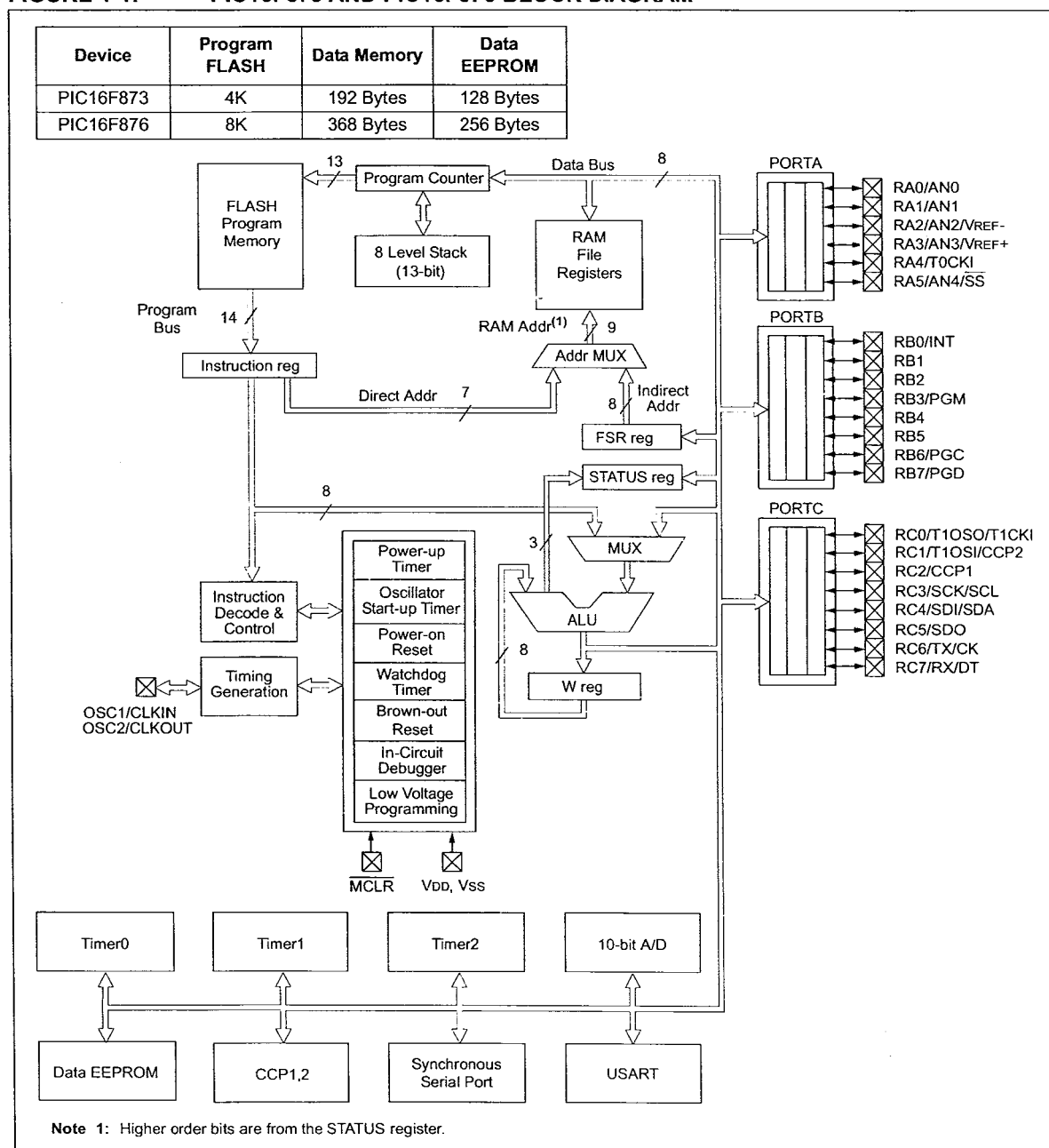
1.0 DEVICE OVERVIEW

This document contains device specific information. Additional information may be found in the PICmicro™ Mid-Range Reference Manual (DS33023), which may be obtained from your local Microchip Sales Representative or downloaded from the Microchip website. The Reference Manual should be considered a complementary document to this data sheet, and is highly recommended reading for a better understanding of the device architecture and operation of the peripheral modules.

There are four devices (PIC16F873, PIC16F874, PIC16F876 and PIC16F877) covered by this data sheet. The PIC16F876/873 devices come in 28-pin packages and the PIC16F877/874 devices come in 40-pin packages. The Parallel Slave Port is not implemented on the 28-pin devices.

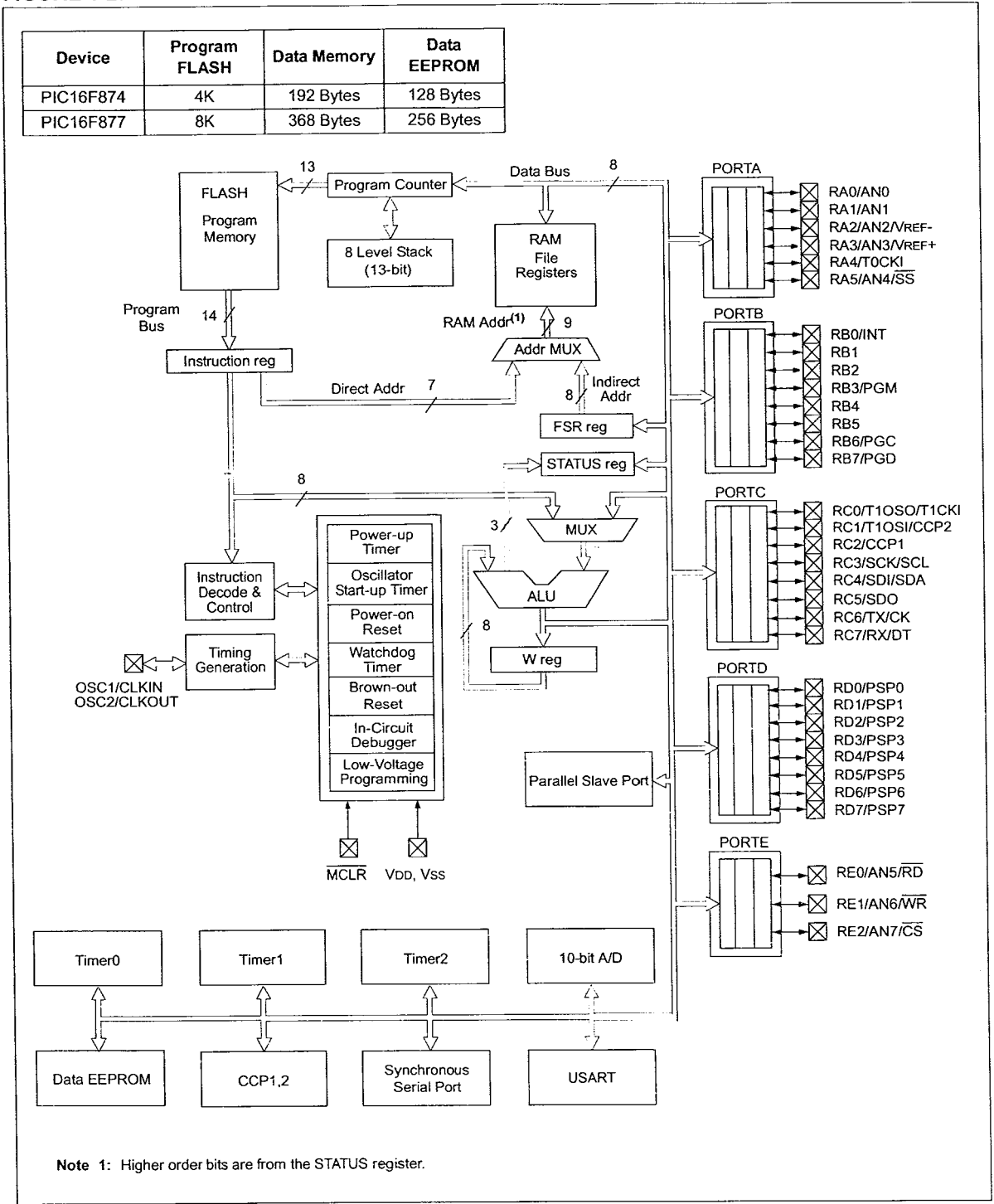
The following device block diagrams are sorted by pin number; 28-pin for Figure 1-1 and 40-pin for Figure 1-2. The 28-pin and 40-pin pinouts are listed in Table 1-1 and Table 1-2, respectively.

FIGURE 1-1: PIC16F873 AND PIC16F876 BLOCK DIAGRAM



PIC16F87X

FIGURE 1-2: PIC16F874 AND PIC16F877 BLOCK DIAGRAM



PIC16F87X

TABLE 1-1: PIC16F873 AND PIC16F876 PINOUT DESCRIPTION

Pin Name	DIP Pin#	SOIC Pin#	I/O/P Type	Buffer Type	Description
OSC1/CLKIN	9	9	I	ST/CMOS ⁽³⁾	Oscillator crystal input/external clock source input.
OSC2/CLKOUT	10	10	O	—	Oscillator crystal output. Connects to crystal or resonator in crystal oscillator mode. In RC mode, the OSC2 pin outputs CLKOUT which has 1/4 the frequency of OSC1, and denotes the instruction cycle rate.
MCLR/VPP	1	1	I/P	ST	Master Clear (Reset) input or programming voltage input. This pin is an active low RESET to the device.
RA0/AN0	2	2	I/O	TTL	PORTA is a bi-directional I/O port. RA0 can also be analog input0. RA1 can also be analog input1. RA2 can also be analog input2 or negative analog reference voltage. RA3 can also be analog input3 or positive analog reference voltage. RA4 can also be the clock input to the Timer0 module. Output is open drain type. RA5 can also be analog input4 or the slave select for the synchronous serial port.
RA1/AN1	3	3	I/O	TTL	
RA2/AN2/VREF-	4	4	I/O	TTL	
RA3/AN3/VREF+	5	5	I/O	TTL	
RA4/T0CKI	6	6	I/O	ST	
RA5/SS/AN4	7	7	I/O	TTL	
RB0/INT	21	21	I/O	TTL/ST ⁽¹⁾	PORTB is a bi-directional I/O port. PORTB can be software programmed for internal weak pull-up on all inputs. RB0 can also be the external interrupt pin. RB3 can also be the low voltage programming input. Interrupt-on-change pin. Interrupt-on-change pin. Interrupt-on-change pin or In-Circuit Debugger pin. Serial programming clock. Interrupt-on-change pin or In-Circuit Debugger pin. Serial programming data.
RB1	22	22	I/O	TTL	
RB2	23	23	I/O	TTL	
RB3/PGM	24	24	I/O	TTL	
RB4	25	25	I/O	TTL	
RB5	26	26	I/O	TTL	
RB6/PGC	27	27	I/O	TTL/ST ⁽²⁾	
RB7/PGD	28	28	I/O	TTL/ST ⁽²⁾	
RC0/T1OSO/T1CKI	11	11	I/O	ST	PORTC is a bi-directional I/O port. RC0 can also be the Timer1 oscillator output or Timer1 clock input. RC1 can also be the Timer1 oscillator input or Capture2 input/Compare2 output/PWM2 output. RC2 can also be the Capture1 input/Compare1 output/PWM1 output. RC3 can also be the synchronous serial clock input/output for both SPI and I²C modes. RC4 can also be the SPI Data In (SPI mode) or data I/O (I²C mode). RC5 can also be the SPI Data Out (SPI mode). RC6 can also be the USART Asynchronous Transmit or Synchronous Clock. RC7 can also be the USART Asynchronous Receive or Synchronous Data.
RC1/T1OSI/CCP2	12	12	I/O	ST	
RC2/CCP1	13	13	I/O	ST	
RC3/SCK/SCL	14	14	I/O	ST	
RC4/SDI/SDA	15	15	I/O	ST	
RC5/SDO	16	16	I/O	ST	
RC6/TX/CK	17	17	I/O	ST	
RC7/RX/DT	18	18	I/O	ST	
Vss	8, 19	8, 19	P	—	Ground reference for logic and I/O pins.
VDD	20	20	P	—	Positive supply for logic and I/O pins.

Legend: I = input O = output I/O = input/output P = power
 — = Not used TTL = TTL input ST = Schmitt Trigger input

Note 1: This buffer is a Schmitt Trigger input when configured as the external interrupt.
Note 2: This buffer is a Schmitt Trigger input when used in Serial Programming mode.
Note 3: This buffer is a Schmitt Trigger input when configured in RC oscillator mode and a CMOS input otherwise.

PIC16F87X

TABLE 1-2: PIC16F874 AND PIC16F877 PINOUT DESCRIPTION

Pin Name	DIP Pin#	PLCC Pin#	QFP Pin#	I/O/P Type	Buffer Type	Description
OSC1/CLKIN	13	14	30	I	ST/CMOS ⁽⁴⁾	Oscillator crystal input/external clock source input.
OSC2/CLKOUT	14	15	31	O	—	Oscillator crystal output. Connects to crystal or resonator in crystal oscillator mode. In RC mode, OSC2 pin outputs CLKOUT which has 1/4 the frequency of OSC1, and denotes the instruction cycle rate.
MCLR/VPP	1	2	18	I/P	ST	Master Clear (Reset) input or programming voltage input. This pin is an active low RESET to the device.
RA0/AN0	2	3	19	I/O	TTL	PORTA is a bi-directional I/O port. RA0 can also be analog input0. RA1 can also be analog input1. RA2 can also be analog input2 or negative analog reference voltage. RA3 can also be analog input3 or positive analog reference voltage. RA4 can also be the clock input to the Timer0 timer/counter. Output is open drain type. RA5 can also be analog input4 or the slave select for the synchronous serial port.
RA1/AN1	3	4	20	I/O	TTL	
RA2/AN2/VREF-	4	5	21	I/O	TTL	
RA3/AN3/VREF+	5	6	22	I/O	TTL	
RA4/T0CKI	6	7	23	I/O	ST	
RA5/SS/AN4	7	8	24	I/O	TTL	
RB0/INT	33	36	8	I/O	TTL/ST ⁽¹⁾	PORTB is a bi-directional I/O port. PORTB can be software programmed for internal weak pull-up on all inputs. RB0 can also be the external interrupt pin. RB3 can also be the low voltage programming input. Interrupt-on-change pin. Interrupt-on-change pin. Interrupt-on-change pin or In-Circuit Debugger pin. Serial programming clock. Interrupt-on-change pin or In-Circuit Debugger pin. Serial programming data.
RB1	34	37	9	I/O	TTL	
RB2	35	38	10	I/O	TTL	
RB3/PGM	36	39	11	I/O	TTL	
RB4	37	41	14	I/O	TTL	
RB5	38	42	15	I/O	TTL	
RB6/PGC	39	43	16	I/O	TTL/ST ⁽²⁾	
RB7/PGD	40	44	17	I/O	TTL/ST ⁽²⁾	

Legend: I = input O = output I/O = input/output P = power
 — = Not used TTL = TTL input ST = Schmitt Trigger input

- Note 1:** This buffer is a Schmitt Trigger input when configured as an external interrupt.
2: This buffer is a Schmitt Trigger input when used in Serial Programming mode.
3: This buffer is a Schmitt Trigger input when configured as general purpose I/O and a TTL input when used in the Parallel Slave Port mode (for interfacing to a microprocessor bus).
4: This buffer is a Schmitt Trigger input when configured in RC oscillator mode and a CMOS input otherwise.

PIC16F87X

TABLE 1-2: PIC16F874 AND PIC16F877 PINOUT DESCRIPTION (CONTINUED)

Pin Name	DIP Pin#	PLCC Pin#	QFP Pin#	I/O/P Type	Buffer Type	Description
RC0/T1OSO/T1CKI	15	16	32	I/O	ST	PORTC is a bi-directional I/O port. RC0 can also be the Timer1 oscillator output or a Timer1 clock input. RC1 can also be the Timer1 oscillator input or Capture2 input/Compare2 output/PWM2 output. RC2 can also be the Capture1 input/Compare1 output/PWM1 output. RC3 can also be the synchronous serial clock input/output for both SPI and I²C modes. RC4 can also be the SPI Data In (SPI mode) or data I/O (I²C mode). RC5 can also be the SPI Data Out (SPI mode). RC6 can also be the USART Asynchronous Transmit or Synchronous Clock. RC7 can also be the USART Asynchronous Receive or Synchronous Data.
RC1/T1OSI/CCP2	16	18	35	I/O	ST	
RC2/CCP1	17	19	36	I/O	ST	
RC3/SCK/SCL	18	20	37	I/O	ST	
RC4/SDI/SDA	23	25	42	I/O	ST	
RC5/SDO	24	26	43	I/O	ST	
RC6/TX/CK	25	27	44	I/O	ST	
RC7/RX/DT	26	29	1	I/O	ST	
RD0/PSP0	19	21	38	I/O	ST/TTL ⁽³⁾	PORTD is a bi-directional I/O port or parallel slave port when interfacing to a microprocessor bus.
RD1/PSP1	20	22	39	I/O	ST/TTL ⁽³⁾	
RD2/PSP2	21	23	40	I/O	ST/TTL ⁽³⁾	
RD3/PSP3	22	24	41	I/O	ST/TTL ⁽³⁾	
RD4/PSP4	27	30	2	I/O	ST/TTL ⁽³⁾	
RD5/PSP5	28	31	3	I/O	ST/TTL ⁽³⁾	
RD6/PSP6	29	32	4	I/O	ST/TTL ⁽³⁾	
RD7/PSP7	30	33	5	I/O	ST/TTL ⁽³⁾	
RE0/ $\overline{\text{RD}}$ /AN5	8	9	25	I/O	ST/TTL ⁽³⁾	PORTE is a bi-directional I/O port. RE0 can also be read control for the parallel slave port, or analog input5. RE1 can also be write control for the parallel slave port, or analog input6. RE2 can also be select control for the parallel slave port, or analog input7.
RE1/ $\overline{\text{WR}}$ /AN6	9	10	26	I/O	ST/TTL ⁽³⁾	
RE2/ $\overline{\text{CS}}$ /AN7	10	11	27	I/O	ST/TTL ⁽³⁾	
Vss	12,31	13,34	6,29	P	—	Ground reference for logic and I/O pins.
Vdd	11,32	12,35	7,28	P	—	Positive supply for logic and I/O pins.
NC	—	1,17,28,40	12,13,33,34		—	These pins are not internally connected. These pins should be left unconnected.

Legend: I = input O = output I/O = input/output P = power
 — = Not used TTL = TTL input ST = Schmitt Trigger input

- Note 1:** This buffer is a Schmitt Trigger input when configured as an external interrupt.
2: This buffer is a Schmitt Trigger input when used in Serial Programming mode.
3: This buffer is a Schmitt Trigger input when configured as general purpose I/O and a TTL input when used in the Parallel Slave Port mode (for interfacing to a microprocessor bus).
4: This buffer is a Schmitt Trigger input when configured in RC oscillator mode and a CMOS input otherwise.

PIC16F87X

2.0 MEMORY ORGANIZATION

There are three memory blocks in each of the PIC16F87X MCUs. The Program Memory and Data Memory have separate buses so that concurrent access can occur and is detailed in this section. The EEPROM data memory block is detailed in Section 4.0.

Additional information on device memory may be found in the PICmicro™ Mid-Range Reference Manual, (DS33023).

2.1 Program Memory Organization

The PIC16F87X devices have a 13-bit program counter capable of addressing an 8K x 14 program memory space. The PIC16F877/876 devices have 8K x 14 words of FLASH program memory, and the PIC16F873/874 devices have 4K x 14. Accessing a location above the physically implemented address will cause a wraparound.

The RESET vector is at 0000h and the interrupt vector is at 0004h.

FIGURE 2-1: PIC16F877/876 PROGRAM MEMORY MAP AND STACK

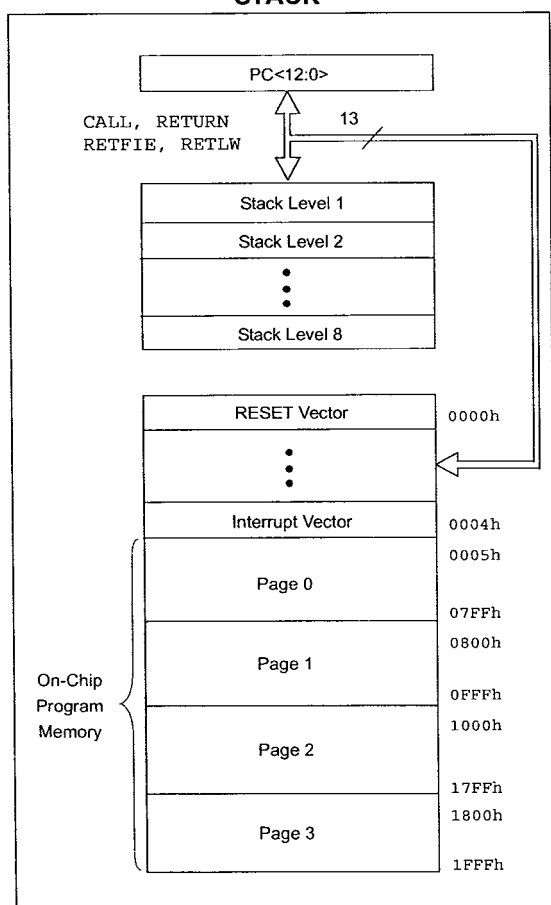
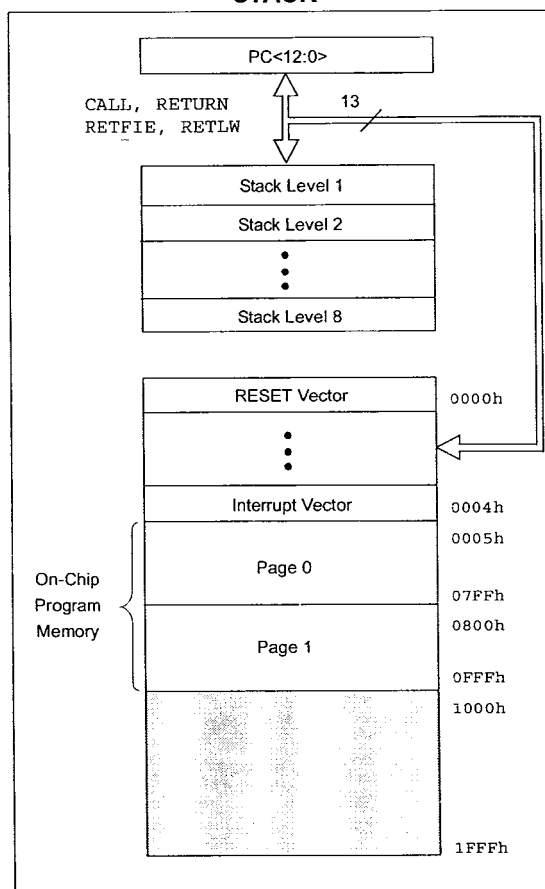


FIGURE 2-2: PIC16F874/873 PROGRAM MEMORY MAP AND STACK



PIC16F87X

2.2 Data Memory Organization

The data memory is partitioned into multiple banks which contain the General Purpose Registers and the Special Function Registers. Bits RP1 (STATUS<6>) and RP0 (STATUS<5>) are the bank select bits.

RP1:RP0	Bank
00	0
01	1
10	2
11	3

Each bank extends up to 7Fh (128 bytes). The lower locations of each bank are reserved for the Special Function Registers. Above the Special Function Registers are General Purpose Registers, implemented as static RAM. All implemented banks contain Special Function Registers. Some frequently used Special Function Registers from one bank may be mirrored in another bank for code reduction and quicker access.

Note: EEPROM Data Memory description can be found in Section 4.0 of this data sheet.

2.2.1 GENERAL PURPOSE REGISTER FILE

The register file can be accessed either directly, or indirectly through the File Select Register (FSR).

FIGURE 2-3: PIC16F877/876 REGISTER FILE MAP

■ Unimplemented data memory locations, read as '0'.
* Not a physical register.

Note 1: These registers are not implemented on the PIC16F876.
Note 2: These registers are reserved, maintain these registers clear.

8.1 Capture Mode

In Capture mode, CCP1H:CCP1L captures the 16-bit value of the TMR1 register when an event occurs on pin RC2/CCP1. An event is defined as one of the following:

- Every falling edge
- Every rising edge
- Every 4th rising edge
- Every 16th rising edge

The type of event is configured by control bits CCP1M3:CCP1M0 (CCPxCON<3:0>). When a capture is made, the interrupt request flag bit CCP1IF (PIR1<2>) is set. The interrupt flag must be cleared in software. If another capture occurs before the value in register CCP1 is read, the old captured value is overwritten by the new value.

8.1.1 CCP PIN CONFIGURATION

In Capture mode, the RC2/CCP1 pin should be configured as an input by setting the TRISC<2> bit.

Note: If the RC2/CCP1 pin is configured as an output, a write to the port can cause a capture condition.

8.1.2 TIMER1 MODE SELECTION

Timer1 must be running in Timer mode, or Synchronized Counter mode, for the CCP module to use the capture feature. In Asynchronous Counter mode, the capture operation may not work.

8.1.3 SOFTWARE INTERRUPT

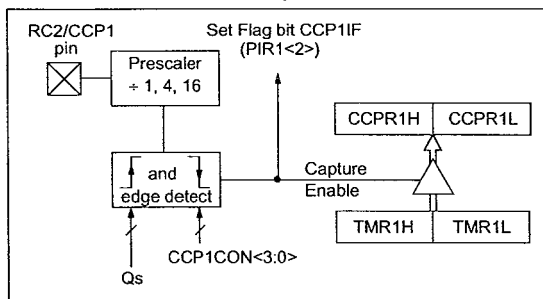
When the Capture mode is changed, a false capture interrupt may be generated. The user should keep bit CCP1IE (PIE1<2>) clear to avoid false interrupts and should clear the flag bit CCP1IF, following any such change in operating mode.

8.1.4 CCP PRESCALER

There are four prescaler settings, specified by bits CCP1M3:CCP1M0. Whenever the CCP module is turned off, or the CCP module is not in Capture mode, the prescaler counter is cleared. Any RESET will clear the prescaler counter.

Switching from one capture prescaler to another may generate an interrupt. Also, the prescaler counter will not be cleared, therefore, the first capture may be from a non-zero prescaler. Example 8-1 shows the recommended method for switching between capture prescalers. This example also clears the prescaler counter and will not generate the "false" interrupt.

FIGURE 8-1: CAPTURE MODE OPERATION BLOCK DIAGRAM



EXAMPLE 8-1: CHANGING BETWEEN CAPTURE PRESCALERS

```
CLRF    CCP1CON    ; Turn CCP module off
MOVLW   NEW_CAPT_PS ; Load the W reg with
                    ; the new prescaler
MOVWF   CCP1CON    ; move value and CCP ON
```

```
MOVWF   CCP1CON    ; Load CCP1CON with this
                    ; value
```

CMOS SRAM

FEATURES

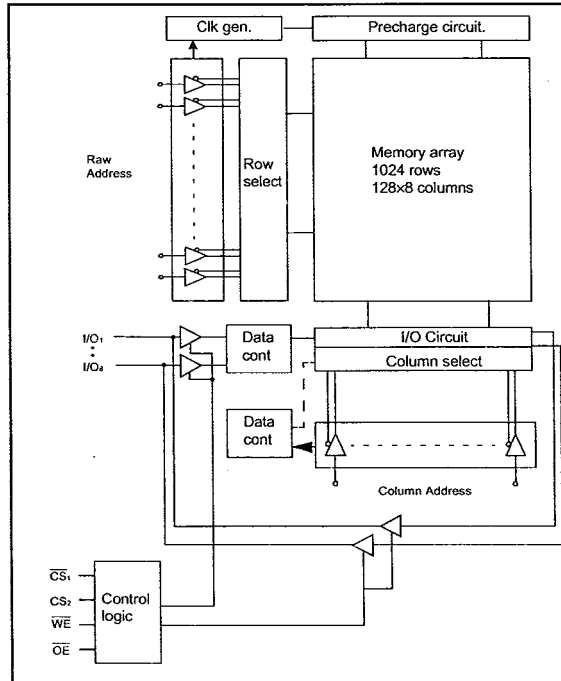
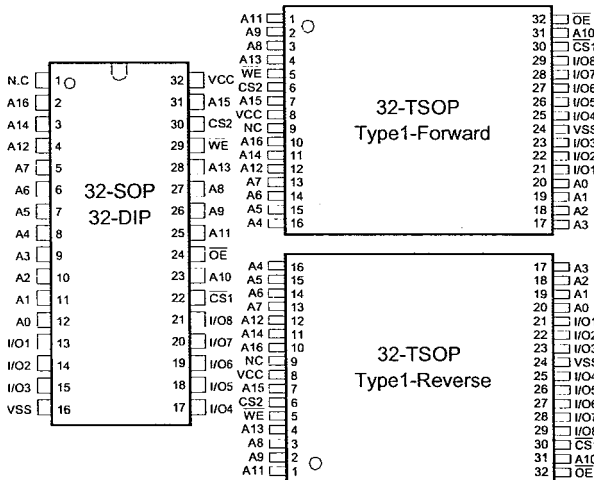
- ## GENERAL DESCRIPTION

PRODUCT FAMILY

Product Family	Operating Temperature	Vcc Range	Speed	Power Dissipation		PKG Type
				Standby (I _{SB1} , Max)	Operating (I _{CC2} , Max)	
K6T1008C2E-L	Commercial(0~70°C)	4.5~5.5V	55 ¹⁾ /70ns	50μA	50mA	32-DIP-600, 32-SOP-525 32-TSOP1-0820F/R
K6T1008C2E-B				10μA		
K6T1008C2E-P	Industrial(-40~85°C)			50μA		32-SOP -525 32-TSOP1-0820F/R
K6T1008C2E-F				15μA		

PIN DESCRIPTION

FUNCTIONAL BLOCK DIAGRAM



Name	Function
CS ₁ , CS ₂	Chip Select Input
$\overline{OE}$	Output Enable Input
$\overline{WE}$	Write Enable Input
I/O ₁ ~I/O ₈	Data Inputs/Outputs
A ₀ ~A ₁₆	Address Inputs
V _{cc}	Power
V _{ss}	Ground
N.C.	No Connection

SAMSUNG
ELECTRONICS

PIC16F87X

FIGURE 2-4: PIC16F874/873 REGISTER FILE MAP

File Address	File Address	File Address	File Address
Indirect addr. ^(*) 00h	Indirect addr. ^(*) 80h	Indirect addr. ^(*) 100h	Indirect addr. ^(*) 180h
TMR0 01h	OPTION_REG 81h	TMR0 101h	OPTION_REG 181h
PCL 02h	PCL 82h	PCL 102h	PCL 182h
STATUS 03h	STATUS 83h	STATUS 103h	STATUS 183h
FSR 04h	FSR 84h	FSR 104h	FSR 184h
PORTA 05h	TRISA 85h		
PORTB 06h	TRISB 86h	PORTB 106h	TRISB 186h
PORTC 07h	TRISC 87h		
PORTD ⁽¹⁾ 08h	TRISD ⁽¹⁾ 88h		
PORTE ⁽¹⁾ 09h	TRISE ⁽¹⁾ 89h		
PCLATH 0Ah	PCLATH 8Ah	PCLATH 10Ah	PCLATH 18Ah
INTCON 0Bh	INTCON 8Bh	INTCON 10Bh	INTCON 18Bh
PIR1 0Ch	PIE1 8Ch	EEDATA 10Ch	EECON1 18Ch
PIR2 0Dh	PIE2 8Dh	EEADR 10Dh	EECON2 18Dh
TMR1L 0Eh	PCON 8Eh	EEDATH 10Eh	Reserved ⁽²⁾ 18Eh
TMR1H 0Fh		EEADRH 10Fh	Reserved ⁽²⁾ 18Fh
T1CON 10h			
TMR2 11h	SSPCON2 91h		
T2CON 12h	PR2 92h		
SSPBUF 13h	SSPADD 93h		
SSPCON 14h	SSPSTAT 94h		
CCPR1L 15h			
CCPR1H 16h			
CCP1CON 17h			
RCSTA 18h	TXSTA 98h		
TXREG 19h	SPBRG 99h		
RCREG 1Ah			
CCPR2L 1Bh			
CCPR2H 1Ch			
CCP2CON 1Dh			
ADRESH 1Eh	ADRESL 9Eh		
ADCON0 1Fh	ADCON1 9Fh		
General Purpose Register 96 Bytes	General Purpose Register 96 Bytes	accesses 20h-7Fh	accesses A0h - FFh
Bank 0 7Fh	Bank 1 FFh	Bank 2 17Fh	Bank 3 1FFh

 Unimplemented data memory locations, read as '0'.
 * Not a physical register.

Note 1: These registers are not implemented on the PIC16F873.
Note 2: These registers are reserved, maintain these registers clear.

PRODUCT LIST

Commercial Temperature Products(0~70°C)		Industrial Temperature Products(-40~85°C)	
Part Name	Function	Part Name	Function
K6T1008C2E-DL55	32-DIP, 55ns, Low Power	K6T1008C2E-GP55	32-SOP, 55ns, Low Power
K6T1008C2E-DL70	32-DIP, 70ns, Low Power	K6T1008C2E-GP70	32-SOP, 70ns, Low Power
K6T1008C2E-DB55	32-DIP, 55ns, Low Low Power	K6T1008C2E-GF55	32-SOP, 55ns, Low Low Power
K6T1008C2E-DB70	32-DIP, 70ns, Low Low Power	K6T1008C2E-GF70	32-SOP, 70ns, Low Low Power
K6T1008C2E-GL55	32-SOP, 55ns, Low Power	K6T1008C2E-TF55	32-TSOP F, 55ns, Low Low Power
K6T1008C2E-GL70	32-SOP, 70ns, Low Power	K6T1008C2E-TF70	32-TSOP F, 70ns, Low Low Power
K6T1008C2E-GB55	32-SOP, 55ns, Low Low Power	K6T1008C2E-RF55	32-TSOP R, 55ns, Low Low Power
K6T1008C2E-GB70	32-SOP, 70ns, Low Low Power	K6T1008C2E-RF70	32-TSOP R, 70ns, Low Low Power
K6T1008C2E-TB55	32-TSOP F, 55ns, Low Low Power		
K6T1008C2E-TB70	32-TSOP F, 70ns, Low Low Power		
K6T1008C2E-RB55	32-TSOP R, 55ns, Low Low Power		
K6T1008C2E-RB70	32-TSOP R, 70ns, Low Low Power		

FUNCTIONAL DESCRIPTION

CS1	CS2	OE	WE	I/O	Mode	Power
H	X ¹⁾	X ¹⁾	X ¹⁾	High-Z	Deselected	Standby
X ¹⁾	L	X ¹⁾	X ¹⁾	High-Z	Deselected	Standby
L	H	H	H	High-Z	Output Disabled	Active
L	H	L	H	Dout	Read	Active
L	H	X ¹⁾	L	Din	Write	Active

1. X means don't care (Must be in high or low states)

ABSOLUTE MAXIMUM RATINGS¹⁾

Item	Symbol	Ratings	Unit	Remark
Voltage on any pin relative to Vss	V _{IN} , V _{OUT}	-0.5 to 7.0	V	-
Voltage on Vcc supply relative to Vss	V _{CC}	-0.5 to 7.0	V	-
Power Dissipation	P _D	1.0	W	-
Storage temperature	T _{STG}	-65 to 150	°C	-
Operating Temperature	T _A	0 to 70	°C	K6T1008C2E-L/-B
		-40 to 85	°C	K6T1008C2E-P/-F

1. Stresses greater than those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. Functional operation should be restricted to recommended operating condition. Exposure to absolute maximum rating conditions for extended periods may affect reliability.

RECOMMENDED DC OPERATING CONDITIONS¹⁾

Item	Symbol	Product	Min	Typ	Max	Unit
Supply voltage	V _{CC}	K6T1008C2E Family	4.5	5.0	5.5	V
Ground	V _{SS}	All Family	0	0	0	V
Input high voltage	V _{IH}	K6T1008C2E Family	2.2	-	V _{CC} +0.5 ²⁾	V
Input low voltage	V _{IL}	K6T1008C2E Family	-0.5 ³⁾	-	0.8	V

Note:

1. Commercial Product: T_A=0 to 70°CIndustrial Product: T_A=-40 to 85°C, otherwise specified.2. Overshoot: V_{CC}+3.0V in case of pulse width≤30ns.

3. Undershoot: -3.0V in case of pulse width≤30ns.

4. Overshoot and undershoot are sampled, not 100% tested.

CAPACITANCE¹⁾ (f=1MHz, T_A=25°C)

Item	Symbol	Test Condition	Min	Max	Unit
Input capacitance	C _{IN}	V _{IN} =0V	-	6	pF
Input/Output capacitance	C _{IO}	V _{IO} =0V	-	8	pF

1. Capacitance is sampled, not 100% tested

DC AND OPERATING CHARACTERISTICS

Item	Symbol	Test Conditions	Min	Typ	Max	Unit
Input leakage current	I _{LI}	V _{IN} =V _{SS} to V _{CC}	-1	-	1	μA
Output leakage current	I _{LO}	CS ₁ =V _{IH} or CS ₂ =V _{IL} or OE=V _{IH} or WE=V _{IL} , V _{IO} =V _{SS} to V _{CC}	-1	-	1	μA
Operating power supply current	I _{CC}	I _{IO} =0mA, CS ₁ =V _{IL} , CS ₂ =V _{IH} , V _{IN} =V _{IH} or V _{IL} , Read	-	-	10	mA
Average operating current	I _{CC1}	Cycle time=1μs, 100%duty, I _{IO} =0mA, CS ₁ ≤0.2V, CS ₂ ≥V _{CC} -0.2V, V _{IN} ≤0.2V or V _{IN} ≥V _{CC} -0.2V	-	-	7	mA
	I _{CC2}	Cycle time=Min, 100% duty, I _{IO} =0mA, CS ₁ =V _{IL} , CS ₂ =V _{IH} , V _{IN} =V _{IH} or V _{IL}	-	-	50	mA
Output low voltage	V _{OL}	I _{OL} =2.1mA	-	-	0.4	V
Output high voltage	V _{OH}	I _{OH} =-1.0mA	2.4	-	-	V
Standby Current(TTL)	I _{SB}	CS ₁ =V _{IH} , CS ₂ =V _{IL} , Other inputs=V _{IH} or V _{IL}	-	-	3	mA
Standby Current(CMOS)	I _{SB1}	CS ₁ ≥V _{CC} -0.2V, CS ₂ ≥V _{CC} -0.2V or CS ₂ ≤0.2V, Other inputs=0-V _{CC}	-	-	50 ¹⁾	μA

1. 50μA for Low power product, in case of Low Low power products are comercial=10μA, industrial=15μA.

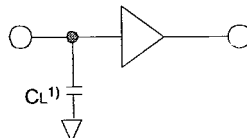
AC OPERATING CONDITIONS

TEST CONDITIONS (Test Load and Input/Output Reference)

Input pulse level: 0.8 to 2.4V

Input rising and falling time: 5ns

Input and output reference voltage: 1.5V

Output load(see right): $C_L=100\text{pF}+1\text{TTL}$ $C_L=50\text{pF}+1\text{TTL}$ 

1. Including scope and jig capacitance

AC CHARACTERISTICS ($V_{CC}=4.5\sim 5.5\text{V}$, Commercial Product: $T_A=0$ to 70°C , Industrial Product: $T_A=-40$ to 85°C)

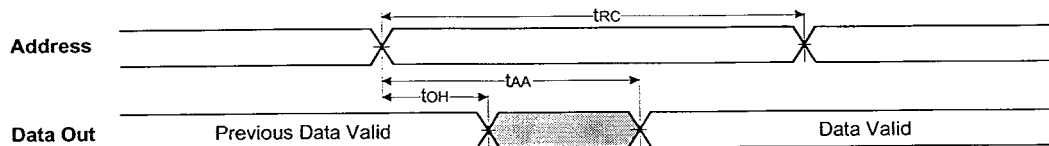
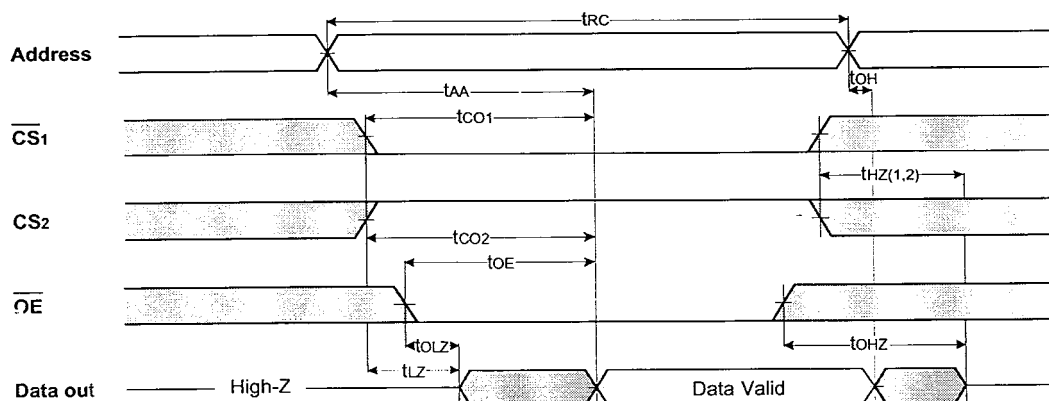
Parameter List		Symbol	Speed Bins				Units
			55ns		70ns		
			Min	Max	Min	Max	
Read	Read Cycle Time	t _{RC}	55	-	70	-	ns
	Address Access Time	t _{AA}	-	55	-	70	ns
	Chip Select to Output	t _{CO}	-	55	-	70	ns
	Output Enable to Valid Output	t _{OE}	-	25	-	35	ns
	Chip Select to Low-Z Output	t _{lZ}	10	-	10	-	ns
	Output Enable to Low-Z Output	t _{OLZ}	5	-	5	-	ns
	Chip Disable to High-Z Output	t _{hZ}	0	20	0	25	ns
	Output Disable to High-Z Output	t _{OHZ}	0	20	0	25	ns
	Output Hold from Address Change	t _{OH}	10	-	10	-	ns
Write	Write Cycle Time	t _{WC}	55	-	70	-	ns
	Chip Select to End of Write	t _{CW}	45	-	60	-	ns
	Address Set-up Time	t _{AS}	0	-	0	-	ns
	Address Valid to End of Write	t _{AW}	45	-	60	-	ns
	Write Pulse Width	t _{WP}	40	-	50	-	ns
	Write Recovery Time	t _{WR}	0	-	0	-	ns
	Write to Output High-Z	t _{WHZ}	0	20	0	25	ns
	Data to Write Time Overlap	t _{DW}	20	-	25	-	ns
	Data Hold from Write Time	t _{DH}	0	-	0	-	ns
	End Write to Output Low-Z	t _{OW}	5	-	5	-	ns

DATA RETENTION CHARACTERISTICS

Item	Symbol	Test Condition	Min	Typ	Max	Unit
V _{CC} for data retention	V _{DR}	$\overline{CS}_1 \geq V_{CC}-0.2\text{V}^{(1)}$	2.0	-	5.5	V
Data retention current	I _{DR}	$V_{CC}=3.0\text{V}, \overline{CS}_1 \geq V_{CC}-0.2\text{V}^{(1)}$	K6T1008C2E-L	-	20	μA
			K6T1008C2E-B	-	10	
			K6T1008C2E-P	-	25	
			K6T1008C2F-F	-	10	
Data retention set-up time	t _{SDR}	See data retention waveform	0	-	-	ms
Recovery time	t _{RDR}		5	-	-	

1. $\overline{CS}_1 \geq V_{CC}-0.2\text{V}$, $\overline{CS}_2 \geq V_{CC}-0.2\text{V}$ ($\overline{CS}_1$ controlled) or $\overline{CS}_2 \leq 0.2\text{V}$ ($\overline{CS}_2$ controlled)

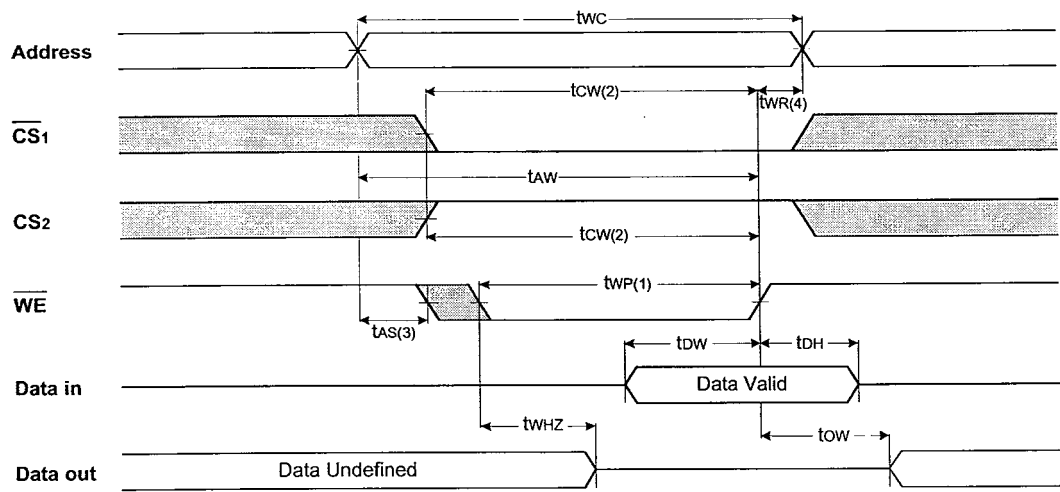
TIMMING DIAGRAMS

TIMING WAVEFORM OF READ CYCLE(1) (Address Controlled, $\overline{CS1}=\overline{OE}=V_{IL}$, $CS2=\overline{WE}=V_{IH}$)TIMING WAVEFORM OF READ CYCLE(2) ($\overline{WE}=V_{IH}$)

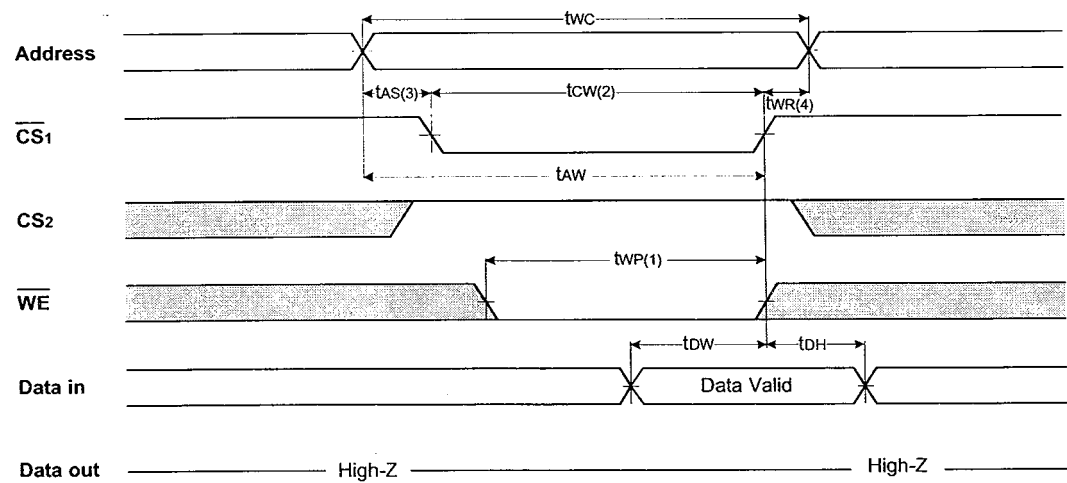
NOTES (READ CYCLE)

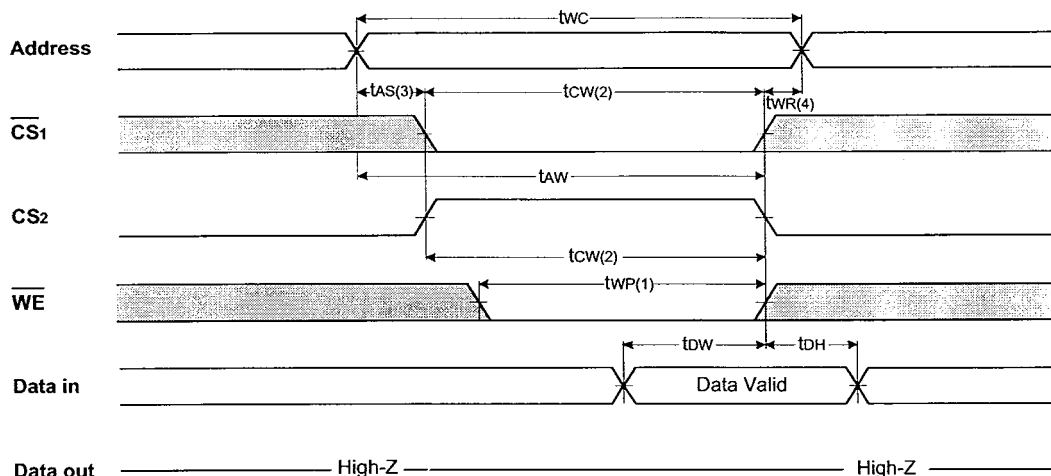
1. t_{HZ} and t_{OHZ} are defined as the time at which the outputs achieve the open circuit conditions and are not referenced to output voltage levels.
2. At any given temperature and voltage condition, $t_{HZ}(\text{Max.})$ is less than $t_{LZ}(\text{Min.})$ both for a given device and from device to device interconnection.

TIMING WAVEFORM OF WRITE CYCLE(1) ($\overline{WE}$ Controlled)



TIMING WAVEFORM OF WRITE CYCLE(2) ($\overline{CS_1}$ Controlled)

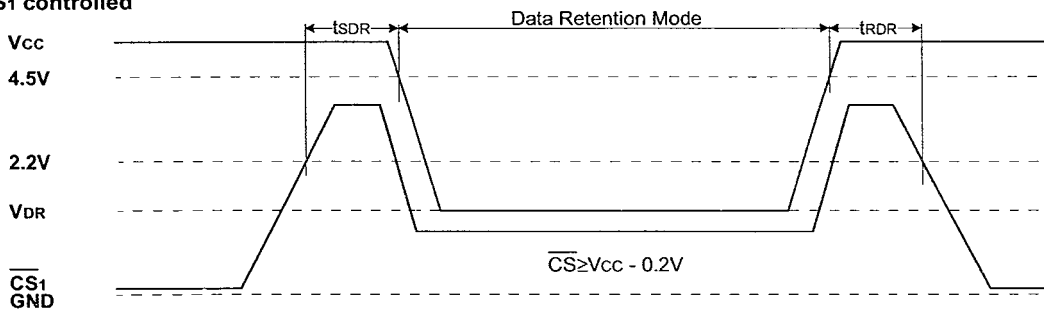
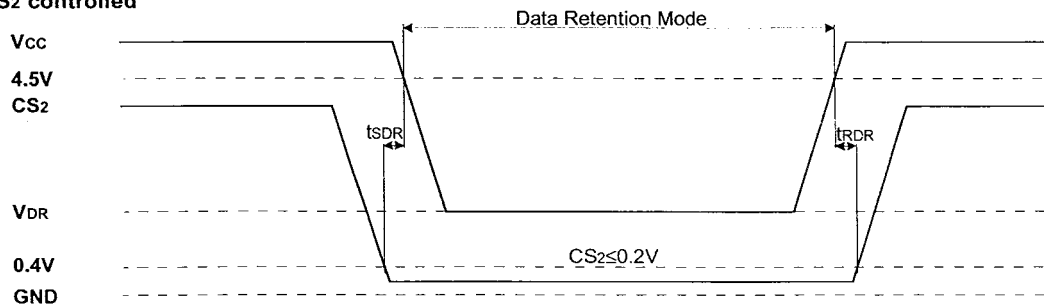


TIMING WAVEFORM OF WRITE CYCLE(3) (CS₂ Controlled)

NOTES (WRITE CYCLE)

1. A write occurs during the overlap of a low CS₁, a high CS₂ and a low WE. A write begins at the latest transition among CS₁ going low, CS₂ going high and WE going low. A write ends at the earliest transition among CS₁ going high, CS₂ going low and WE going high. t_{WP} is measured from the beginning of write to the end of write.
2. t_{CW} is measured from the CS₁ going low or CS₂ going high to the end of write.
3. t_{AS} is measured from the address valid to the beginning of write.
4. t_{WR} is measured from the end of write to the address change. t_{WR1} applied in case a write ends as CS₁ or WE going high t_{WR2} applied in case a write ends as CS₂ going to low.

DATA RETENTION WAVE FORM

CS₁ controlledCS₂ controlled

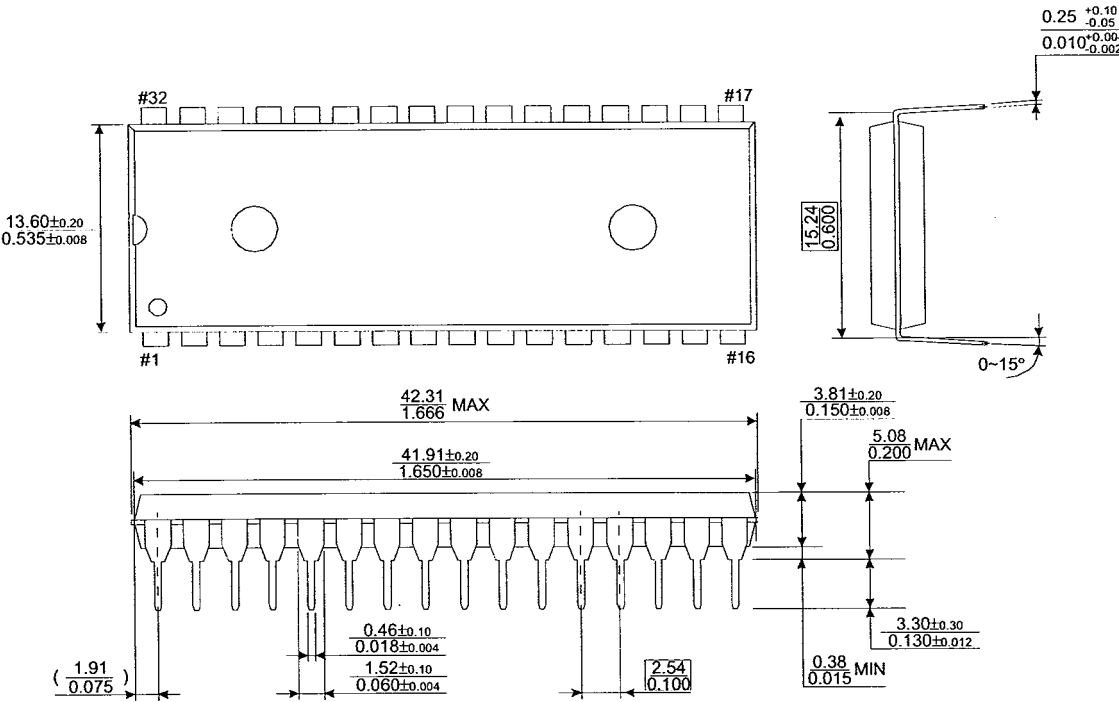
K6T1008C2E Family

CMOS SRAM

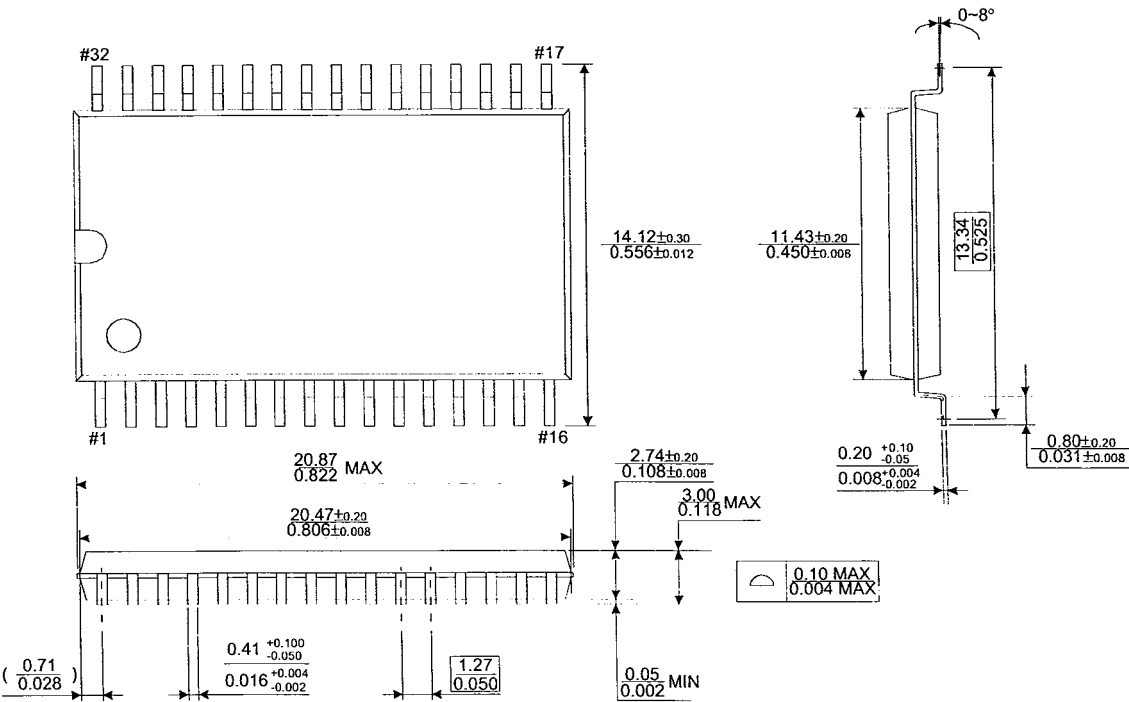
PACKAGE DIMENSIONS

32 DUAL INLINE PACKAGE (600mil)

Units: millimeters(inches)



32 PLASTIC SMALL OUTLINE PACKAGE (525mil)



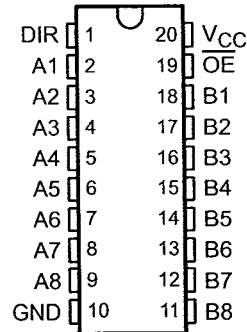
SN54LS245, SN74LS245 OCTAL BUS TRANSCEIVERS WITH 3-STATE OUTPUTS

SDLS146A – OCTOBER 1976 – REVISED FEBRUARY 2002

- 3-State Outputs Drive Bus Lines Directly
- PNP Inputs Reduce dc Loading on Bus Lines
- Hysteresis at Bus Inputs Improves Noise Margins
- Typical Propagation Delay Times Port to Port, 8 ns

TYPE	I _{OL} (SINK CURRENT)	I _{OH} (SOURCE CURRENT)
SN54LS245	12 mA	–12 mA
SN74LS245	24 mA	–15 mA

SN54LS245 . . . J OR W PACKAGE
SN74LS245 . . . DB, DW, N, OR NS PACKAGE
(TOP VIEW)

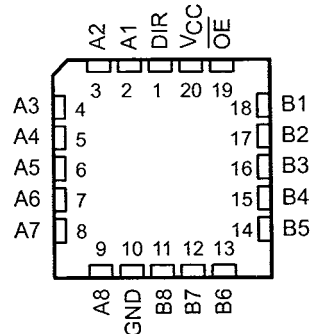


description

These octal bus transceivers are designed for asynchronous two-way communication between data buses. The control-function implementation minimizes external timing requirements.

The devices allow data transmission from the A bus to the B bus or from the B bus to the A bus, depending on the logic level at the direction-control (DIR) input. The output-enable ($\overline{OE}$) input can disable the device so that the buses are effectively isolated.

SN54LS245 . . . FK PACKAGE
(TOP VIEW)



ORDERING INFORMATION

T _A	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING
0°C to 70°C	PDIP – N	Tube	SN74LS245N	SN74LS245N
	SOIC – DW	Tube	SN74LS245DW	LS245
		Tape and reel	SN74LS245DWR	
	SOP – NS	Tape and reel	SN74LS245NSR	74LS245
	SSOP – DB	Tape and reel	SN74LS245DBR	LS245
–55°C to 125°C	CDIP – J	Tube	SN54LS245J	SN54LS245J
		Tube	SNJ54LS245J	SNJ54LS245J
	CFP – W	Tube	SNJ54LS245W	SNJ54LS245W
	LCCC – FK	Tube	SN54LS245FK	SN54LS245FK

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

**TEXAS
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 2002, Texas Instruments Incorporated
On products compliant to MIL-PRF-38535, all parameters are tested unless otherwise noted. On all other products, production processing does not necessarily include testing of all parameters.

SN54LS245, SN74LS245 OCTAL BUS TRANSCEIVERS WITH 3-STATE OUTPUTS

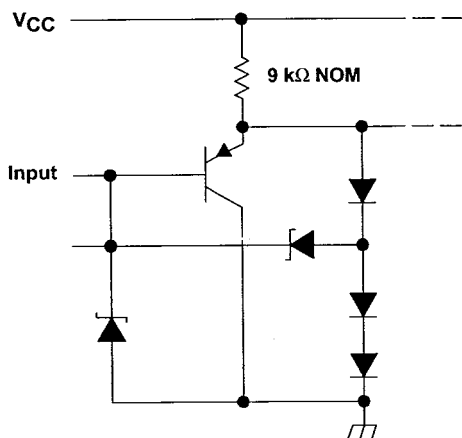
SDLS146A – OCTOBER 1976 – REVISED FEBRUARY 2002

FUNCTION TABLE

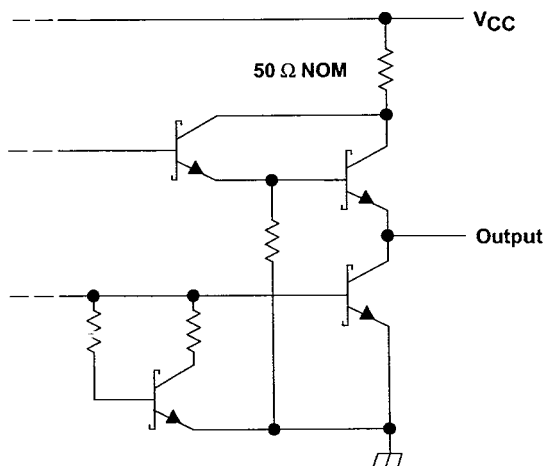
INPUTS		OPERATION
$\overline{OE}$	DIR	
L	L	B data to A bus
L	H	A data to B bus
H	X	Isolation

Schematics of inputs and outputs

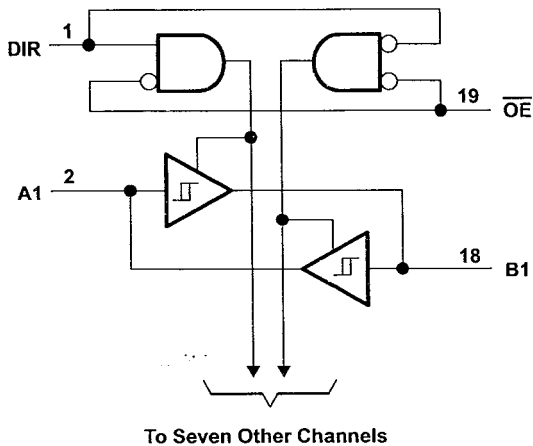
EQUIVALENT OF EACH INPUT



TYPICAL OF ALL OUTPUTS



Logic diagram (positive logic)



SN54LS245, SN74LS245 OCTAL BUS TRANSCEIVERS WITH 3-STATE OUTPUTS

SDLS146A – OCTOBER 1976 – REVISED FEBRUARY 2002

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)†

Supply voltage, V_{CC}	7 V
Input voltage, V_I (see Note 1)	7 V
Package thermal impedance, θ_{JA} (see Note 2): DB package	70°C/W
DW package	58°C/W
N package	69°C/W
NS package	60°C/W
Storage temperature range, T_{stg}	–65°C to 150°C

† Stresses beyond those listed under “absolute maximum ratings” may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under “recommended operating conditions” is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

- NOTES: 1. All voltage values are with respect to GND.
2. The package thermal impedance is calculated in accordance with JESD 51-7.

recommended operating conditions

		SN54LS245			SN74LS245			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
V_{CC}	Supply voltage	4.5	5	5.5	4.75	5	5.25	V
I_{OH}	High-level output current			–12			–15	mA
I_{OL}	Low-level output current			12			24	mA
T_A	Operating free-air temperature	–55		125	0		70	°C

SN54LS245, SN74LS245

OCTAL BUS TRANSCEIVERS

WITH 3-STATE OUTPUTS

DLS146A – OCTOBER 1976 – REVISED FEBRUARY 2002

Electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER			TEST CONDITIONS†		SN54LS245		SN74LS245		UNIT	
					MIN	TYP‡	MAX	MIN		TYP‡
V _{IH}	High-level input voltage				2		2		V	
V _{IL}	Low-level input voltage				0.7		0.8		V	
V _{IK}	Input clamp voltage		V _{CC} = MIN, I _I = -18 mA		-1.5		-1.5		V	
	Hysteresis (V _{T+} - V _{T-})	A or B	V _{CC} = MIN		0.2	0.4	0.2	0.4	V	
V _{OH}	High-level output voltage		V _{CC} = MIN, V _{IH} = 2 V, V _{IL} = V _{IL(max)}	I _{OH} = -3 mA	2.4	3.4	2.4	3.4	V	
				I _{OH} = MAX	2		2			
V _{OL}	Low-level output voltage		V _{CC} = MIN, V _{IH} = 2 V, V _{IL} = V _{IL(max)}	I _{OL} = 12 mA	0.4		0.4		V	
				I _{OL} = 24 mA	0.5					
I _{OZH}	Off-state output current, high-level voltage applied		V _{CC} = MAX, OE at 2 V	V _O = 2.7 V	20		20		μA	
I _{OZL}	Off-state output current, low-level voltage applied		V _{CC} = MAX, OE at 2 V	V _O = 0.4 V	-200		-200		μA	
I _I	Input current at maximum input voltage	A or B	V _{CC} = MAX	V _I = 5.5 V	0.1		0.1		mA	
		DIR or OE		V _I = 7 V	0.1		0.1			
I _{IH}	High-level input current		V _{CC} = MAX, V _{IH} = 2.7 V	20		20		μA		
I _{IL}	Low-level input current		V _{CC} = MAX, V _{IL} = 0.4 V	-0.2		-0.2		mA		
I _{OS}	Short-circuit output current§		V _{CC} = MAX	-40		-225		40	-225	mA
I _{CC}	Supply current	Total, outputs high	V _{CC} = MAX Outputs open		48		70		mA	
		Total, outputs low			62		90			
		Outputs at high Z			64		95			

† For conditions shown as MIN or MAX, use the appropriate values specified under recommended operating conditions.

‡ All typical values are at V_{CC} = 5 V, T_A = 25°C.

§ Not more than one output should be shorted at a time, and duration of the short circuit should not exceed one second.

Switching characteristics, V_{CC} = 5 V, T_A = 25°C (see Figure 1)

PARAMETER		TEST CONDITIONS		MIN	TYP	MAX	UNIT
t _{PLH}	Propagation delay time, low- to high-level output	C _L = 45 pF, R _L = 667 Ω			8	12	ns
t _{PHL}	Propagation delay time, high- to low-level output				8	12	
t _{PZL}	Output enable time to low level	C _L = 45 pF, R _L = 667 Ω			27	40	ns
t _{PZH}	Output enable time to high level				25	40	
t _{PLZ}	Output disable time from low level	C _L = 5 pF, R _L = 667 Ω			15	25	ns
t _{PHZ}	Output disable time from high level				15	28	

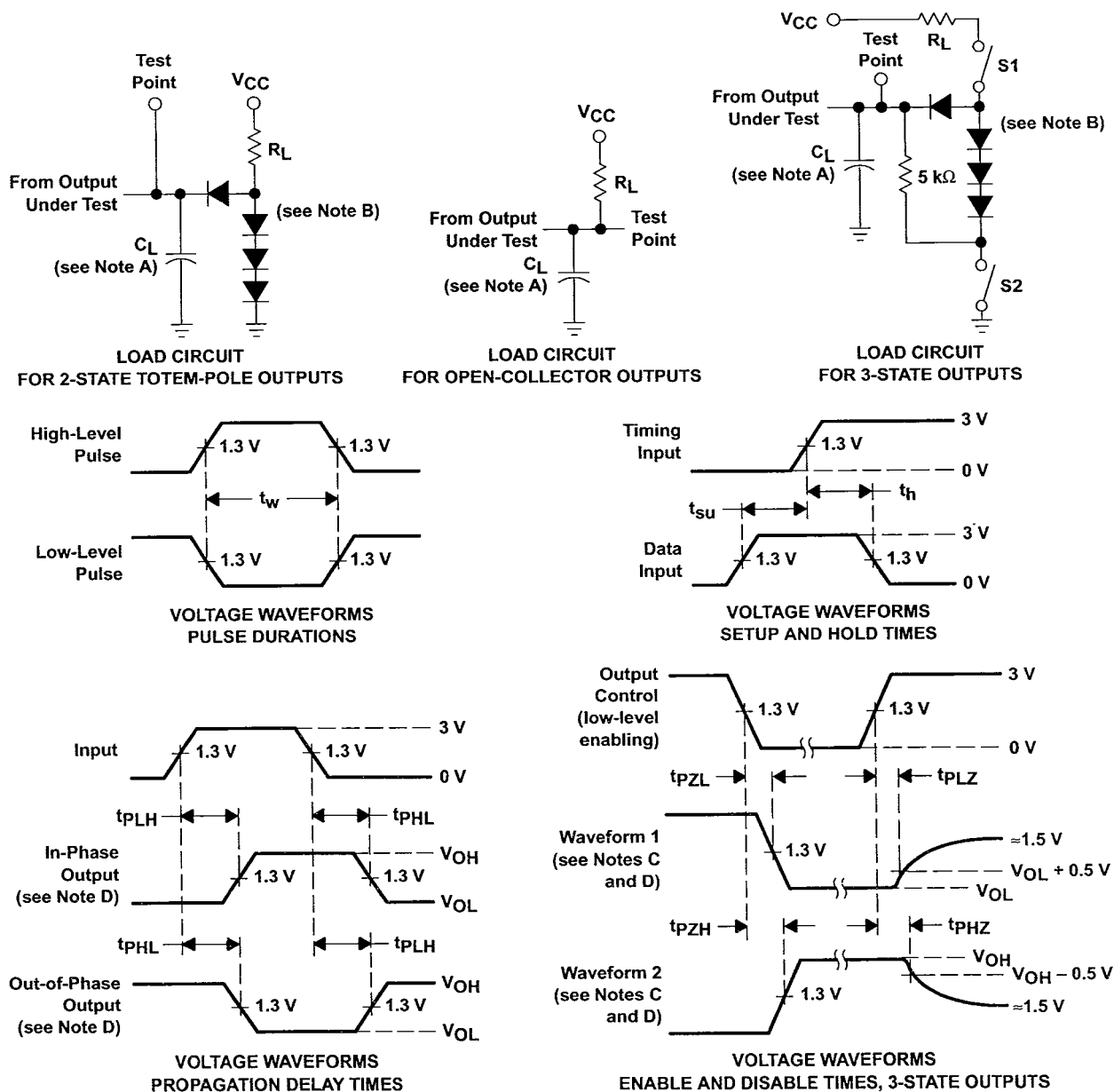


POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

SN54LS245, SN74LS245 OCTAL BUS TRANSCEIVERS WITH 3-STATE OUTPUTS

SDLS146A – OCTOBER 1976 – REVISED FEBRUARY 2002

PARAMETER MEASUREMENT INFORMATION SERIES 54LS/74LS DEVICES



- NOTES: A. C_L includes probe and jig capacitance.
 B. All diodes are 1N3064 or equivalent.
 C. Waveform 1 is for an output with internal conditions such that the output is low except when disabled by the output control. Waveform 2 is for an output with internal conditions such that the output is high except when disabled by the output control.
 D. S1 and S2 are closed for t_{PLH} , t_{PHL} , t_{PHZ} , and t_{PLZ} ; S1 is open and S2 is closed for t_{PZH} ; S1 is closed and S2 is open for t_{PZL} .
 E. Phase relationships between inputs and outputs have been chosen arbitrarily for these examples.
 F. All input pulses are supplied by generators having the following characteristics: $PRR \leq 1 \text{ MHz}$, $Z_O \approx 50 \Omega$, $t_r \leq 1.5 \text{ ns}$, $t_f \leq 2.6 \text{ ns}$.
 G. The outputs are measured one at a time with one input transition per measurement.

Figure 1. Load Circuits and Voltage Waveforms



Order this document by MC7800/D

MC7800, MC7800A, LM340, LM340A Series

Three-Terminal Positive Voltage Regulators

These voltage regulators are monolithic integrated circuits designed as fixed-voltage regulators for a wide variety of applications including local, on-card regulation. These regulators employ internal current limiting, thermal shutdown, and safe-area compensation. With adequate heatsinking they can deliver output currents in excess of 1.0 A. Although designed primarily as a fixed voltage regulator, these devices can be used with external components to obtain adjustable voltages and currents.

- Output Current in Excess of 1.0 A
- No External Components Required
- Internal Thermal Overload Protection
- Internal Short Circuit Current Limiting
- Output Transistor Safe-Area Compensation
- Output Voltage Offered in 2% and 4% Tolerance
- Available in Surface Mount D²PAK and Standard 3-Lead Transistor Packages
- Previous Commercial Temperature Range has been Extended to a Junction Temperature Range of -40°C to +125°C

THREE-TERMINAL POSITIVE FIXED VOLTAGE REGULATORS

SEMICONDUCTOR TECHNICAL DATA

DEVICE TYPE/NOMINAL OUTPUT VOLTAGE

MC7805AC LM340AT-5 MC7805C LM340T-5	5.0 V	MC7812C LM340T-12	12 V
MC7806AC MC7806C	6.0 V	MC7815AC LM340AT-15 MC7815C LM340T-15	15 V
MC7808AC MC7808C	8.0 V	MC7818AC MC7818C	18 V
MC7809C MC7812AC LM340AT-12	9.0 V 12 V	MC7824AC MC7824C	24 V

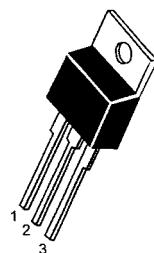
ORDERING INFORMATION

Device	Output Voltage Tolerance	Operating Temperature Range	Package
MC78XXACT	2%	T _J = −40° to +125°C	Insertion Mount
LM340AT−XX			
MC78XXACD2T			Surface Mount
MC78XXCT	4%		Insertion Mount
LM340T−XX			
MC78XXCD2T			Surface Mount

XX indicates nominal voltage.

T SUFFIX PLASTIC PACKAGE CASE 221A

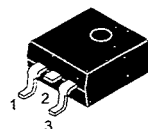
Heatsink surface
connected to Pin 2.



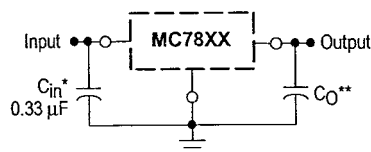
Pin 1. Input
2. Ground
3. Output

D2T SUFFIX PLASTIC PACKAGE CASE 936 (D²PAK)

Heatsink surface (shown as terminal 4 in
case outline drawing) is connected to Pin 2.



STANDARD APPLICATION



A common ground is required between the input and the output voltages. The input voltage must remain typically 2.0 V above the output voltage even during the low point on the input ripple voltage.

XX, These two digits of the type number indicate nominal voltage.

* C_{in} is required if regulator is located an appreciable distance from power supply filter.

** C_O is not needed for stability; however, it does improve transient response. Values of less than 0.1 μF could cause instability.

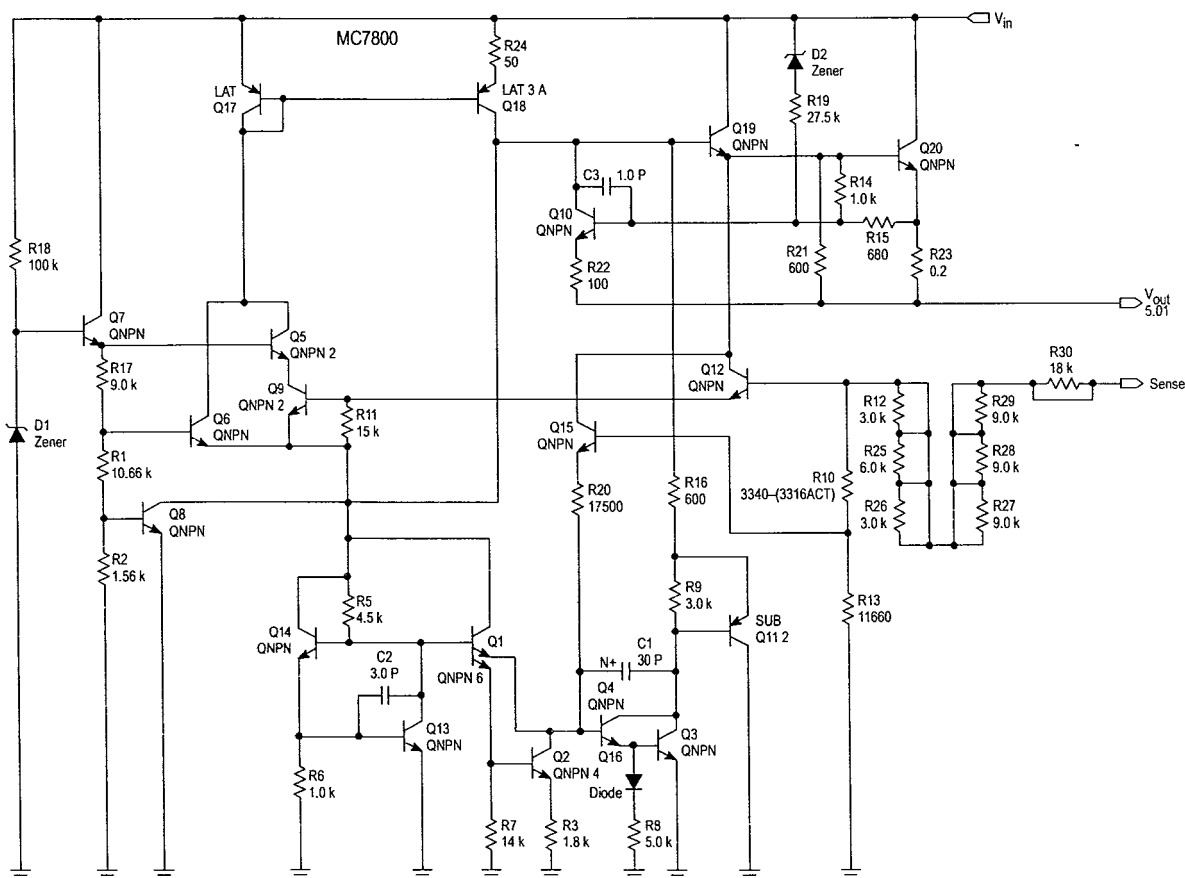
MC7800, MC7800A, LM340, LM340A Series

MAXIMUM RATINGS ($T_A = 25^\circ\text{C}$, unless otherwise noted.)

Rating	Symbol	Value	Unit
Input Voltage (5.0 – 18 V) (24 V)	V_I	35 40	Vdc
Power Dissipation Case 221A $T_A = 25^\circ\text{C}$ Thermal Resistance, Junction-to-Ambient Thermal Resistance, Junction-to-Case Case 936 (D ² PAK) $T_A = 25^\circ\text{C}$ Thermal Resistance, Junction-to-Ambient Thermal Resistance, Junction-to-Case	P_D $R_{\theta JA}$ $R_{\theta JC}$ P_D $R_{\theta JA}$ $R_{\theta JC}$	Internally Limited 65 5.0 Internally Limited See Figure 13 5.0	W $^\circ\text{C/W}$ $^\circ\text{C/W}$ W $^\circ\text{C/W}$ $^\circ\text{C/W}$
Storage Junction Temperature Range	T_{stg}	-65 to +150	$^\circ\text{C}$
Operating Junction Temperature	T_J	+150	$^\circ\text{C}$

NOTE: ESD data available upon request.

Representative Schematic Diagram



This device contains 22 active transistors.

MC7800, MC7800A, LM340, LM340A Series

ELECTRICAL CHARACTERISTICS ($V_{in} = 10\text{ V}$, $I_O = 500\text{ mA}$, $T_J = T_{low}$ to T_{high} [Note 1], unless otherwise noted.)

Characteristic	Symbol	MC7805C/LM340T-5			Unit
		Min	Typ	Max	
Output Voltage ($T_J = 25^\circ\text{C}$)	V_O	4.8	5.0	5.2	Vdc
Output Voltage ($5.0\text{ mA} \leq I_O \leq 1.0\text{ A}$, $P_D \leq 15\text{ W}$) $7.0\text{ Vdc} \leq V_{in} \leq 20\text{ Vdc}$ $8.0\text{ Vdc} \leq V_{in} \leq 20\text{ Vdc}$	V_O	4.75 —	5.0 —	5.25 —	Vdc
Line Regulation (Note 2) $7.5\text{ Vdc} \leq V_{in} \leq 20\text{ Vdc}$, 1.0 A $8.0\text{ Vdc} \leq V_{in} \leq 12\text{ Vdc}$	Regline	— —	0.5 0.8	20 10	mV
Load Regulation (Note 2) $5.0\text{ mA} \leq I_O \leq 1.0\text{ A}$ $5.0\text{ mA} \leq I_O \leq 1.5\text{ A}$ ($T_A = 25^\circ\text{C}$)	Regload	— —	1.3 1.3	25 25	mV
Quiescent Current	I_B	—	3.2	6.5	mA
Quiescent Current Change $7.0\text{ Vdc} \leq V_{in} \leq 25\text{ Vdc}$ $5.0\text{ mA} \leq I_O \leq 1.0\text{ A}$ ($T_A = 25^\circ\text{C}$)	ΔI_B	— —	0.3 0.08	1.0 0.8	mA
Ripple Rejection $8.0\text{ Vdc} \leq V_{in} \leq 18\text{ Vdc}$, $f = 120\text{ Hz}$	RR	62	83	—	dB
Dropout Voltage ($I_O = 1.0\text{ A}$, $T_J = 25^\circ\text{C}$)	$V_I - V_O$	—	2.0	—	Vdc
Output Noise Voltage ($T_A = 25^\circ\text{C}$) $10\text{ Hz} \leq f \leq 100\text{ kHz}$	V_n	—	10	—	$\mu\text{V}/V_O$
Output Resistance $f = 1.0\text{ kHz}$	r_O	—	0.9	—	$\text{m}\Omega$
Short Circuit Current Limit ($T_A = 25^\circ\text{C}$) $V_{in} = 35\text{ Vdc}$	I_{SC}	—	0.6	—	A
Peak Output Current ($T_J = 25^\circ\text{C}$)	I_{max}	—	2.2	—	A
Average Temperature Coefficient of Output Voltage	TCV_O	—	−0.3	—	$\text{mV}/^\circ\text{C}$

ELECTRICAL CHARACTERISTICS ($V_{in} = 10\text{ V}$, $I_O = 1.0\text{ A}$, $T_J = T_{low}$ to T_{high} [Note 1], unless otherwise noted.)

Characteristic	Symbol	MC7805AC/LM340AT-5			Unit
		Min	Typ	Max	
Output Voltage ($T_J = 25^\circ\text{C}$)	V_O	4.9	5.0	5.1	Vdc
Output Voltage ($5.0\text{ mA} \leq I_O \leq 1.0\text{ A}$, $P_D \leq 15\text{ W}$) $7.5\text{ Vdc} \leq V_{in} \leq 20\text{ Vdc}$	V_O	4.8	5.0	5.2	Vdc
Line Regulation (Note 2) $7.5\text{ Vdc} \leq V_{in} \leq 25\text{ Vdc}$, $I_O = 500\text{ mA}$ $8.0\text{ Vdc} \leq V_{in} \leq 12\text{ Vdc}$, $I_O = 1.0\text{ A}$ $8.0\text{ Vdc} \leq V_{in} \leq 12\text{ Vdc}$, $I_O = 1.0\text{ A}$, $T_J = 25^\circ\text{C}$ $7.3\text{ Vdc} \leq V_{in} \leq 20\text{ Vdc}$, $I_O = 1.0\text{ A}$, $T_J = 25^\circ\text{C}$	Regline	— — — —	0.5 0.8 1.3 4.5	10 12 4.0 10	mV
Load Regulation (Note 2) $5.0\text{ mA} \leq I_O \leq 1.5\text{ A}$, $T_J = 25^\circ\text{C}$ $5.0\text{ mA} \leq I_O \leq 1.0\text{ A}$ $250\text{ mA} \leq I_O \leq 750\text{ mA}$	Regload	— — —	1.3 0.8 0.53	25 25 15	mV
Quiescent Current	I_B	—	3.2	6.0	mA
Quiescent Current Change $8.0\text{ Vdc} \leq V_{in} \leq 25\text{ Vdc}$, $I_O = 500\text{ mA}$ $7.5\text{ Vdc} \leq V_{in} \leq 20\text{ Vdc}$, $T_J = 25^\circ\text{C}$ $5.0\text{ mA} \leq I_O \leq 1.0\text{ A}$	ΔI_B	— — —	0.3 — 0.08	0.8 0.8 0.5	mA
Ripple Rejection $8.0\text{ Vdc} \leq V_{in} \leq 18\text{ Vdc}$, $f = 120\text{ Hz}$, $I_O = 500\text{ mA}$	RR	68	83	—	dB
Dropout Voltage ($I_O = 1.0\text{ A}$, $T_J = 25^\circ\text{C}$)	$V_I - V_O$	—	2.0	—	Vdc

NOTES: 1. $T_{low} = -40^\circ\text{C}$ for MC78XXAC, C, LM340AT-XX, LM340T-XX $T_{high} = +125^\circ\text{C}$ for MC78XXAC, C, LM340AT-XX, LM340T-XX

2. Load and line regulation are specified at constant junction temperature. Changes in V_O due to heating effects must be taken into account separately. Pulse testing with low duty cycle is used.

MC7800, MC7800A, LM340, LM340A Series

Figure 1. Peak Output Current as a Function of Input/Output Differential Voltage (MC78XXC, AC)

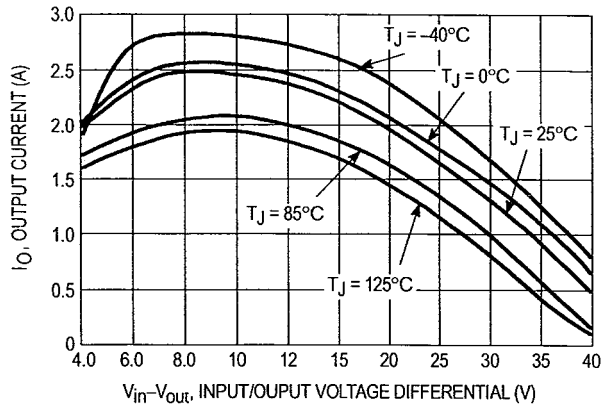


Figure 2. Ripple Rejection as a Function of Output Voltages (MC78XXC, AC)

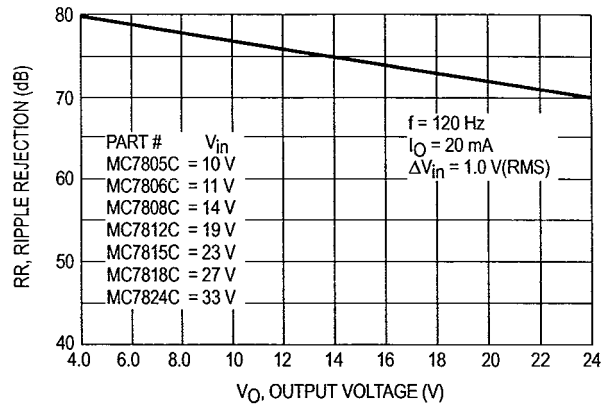


Figure 3. Ripple Rejection as a Function of Frequency (MC78XXC, AC)

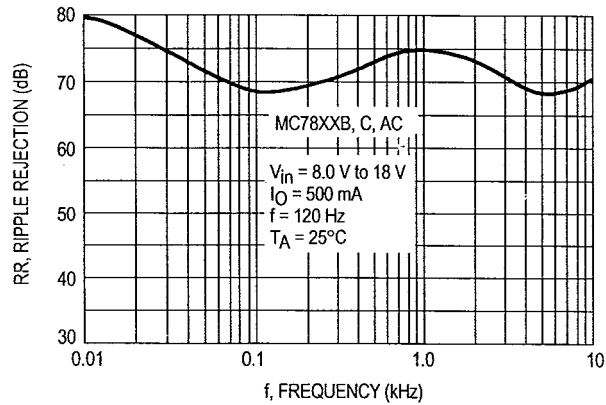


Figure 4. Output Voltage as a Function of Junction Temperature (MC7805C, AC)

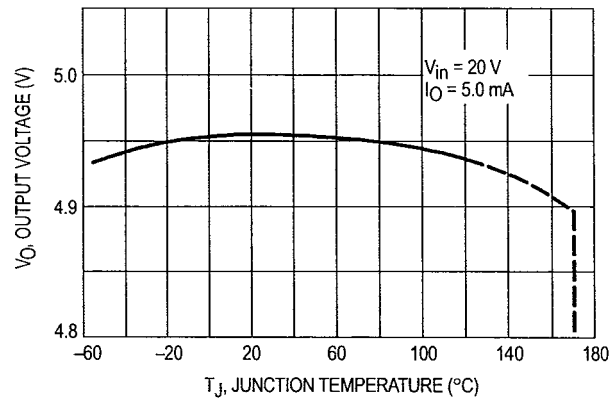


Figure 5. Output Impedance as a Function of Output Voltage (MC78XXC, AC)

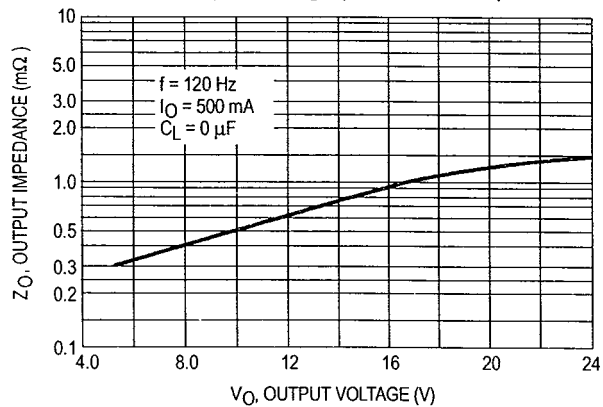
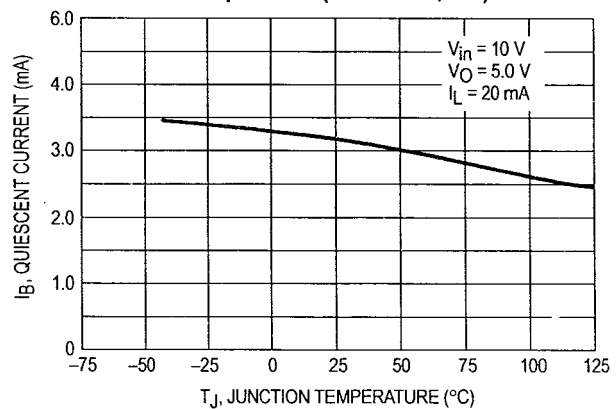


Figure 6. Quiescent Current as a Function of Temperature (MC78XXC, AC)



MC7800, MC7800A, LM340, LM340A Series

APPLICATIONS INFORMATION

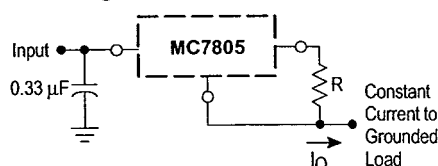
Design Considerations

The MC7800 Series of fixed voltage regulators are designed with Thermal Overload Protection that shuts down the circuit when subjected to an excessive power overload condition, Internal Short Circuit Protection that limits the maximum current the circuit will pass, and Output Transistor Safe-Area Compensation that reduces the output short circuit current as the voltage across the pass transistor is increased.

In many low current applications, compensation capacitors are not required. However, it is recommended that the regulator input be bypassed with a capacitor if the regulator is connected to the power supply filter with long

wire lengths, or if the output load capacitance is large. An input bypass capacitor should be selected to provide good high-frequency characteristics to insure stable operation under all load conditions. A 0.33 μF or larger tantalum, mylar, or other capacitor having low internal impedance at high frequencies should be chosen. The bypass capacitor should be mounted with the shortest possible leads directly across the regulators input terminals. Normally good construction techniques should be used to minimize ground loops and lead resistance drops since the regulator has no external sense lead.

Figure 7. Current Regulator



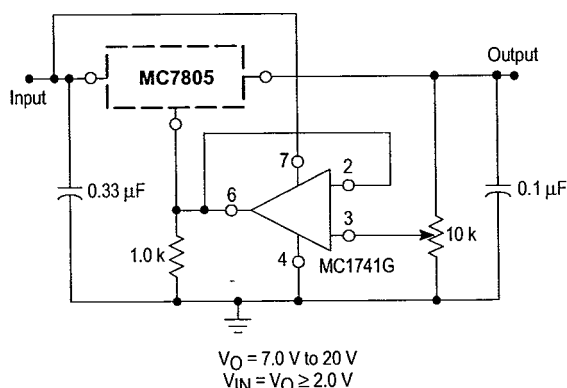
The MC7800 regulators can also be used as a current source when connected as above. In order to minimize dissipation the MC7805C is chosen in this application. Resistor R determines the current as follows:

$$I_O = \frac{5.0 \text{ V}}{R} + I_B$$

$$I_B \approx 3.2 \text{ mA over line and load changes.}$$

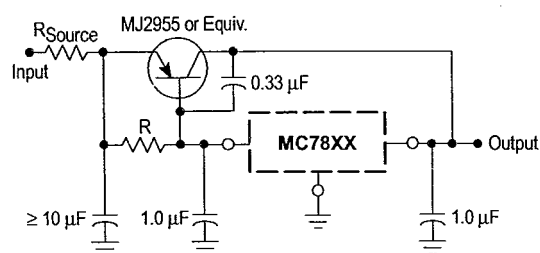
For example, a 1.0 A current source would require R to be a 5.0 Ω , 10 W resistor and the output voltage compliance would be the input voltage less 7.0 V.

Figure 8. Adjustable Output Regulator



The addition of an operational amplifier allows adjustment to higher or intermediate values while retaining regulation characteristics. The minimum voltage obtainable with this arrangement is 2.0 V greater than the regulator voltage.

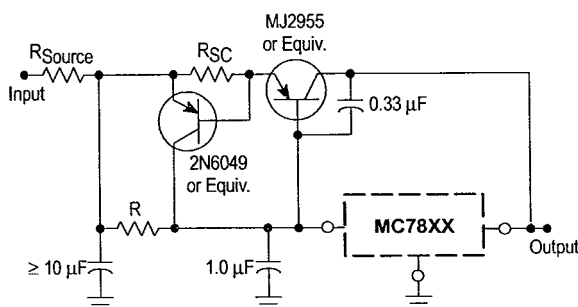
Figure 9. Current Boost Regulator



XX = 2 digits of type number indicating voltage.

The MC7800 series can be current boosted with a PNP transistor. The MJ2955 provides current to 5.0 A. Resistor R in conjunction with the V_{BE} of the PNP determines when the pass transistor begins conducting; this circuit is not short circuit proof. Input/output differential voltage minimum is increased by V_{BE} of the pass transistor.

Figure 10. Short Circuit Protection



XX = 2 digits of type number indicating voltage.

The circuit of Figure 9 can be modified to provide supply protection against short circuits by adding a short circuit sense resistor, R_{SC} , and an additional PNP transistor. The current sensing PNP must be able to handle the short circuit current of the three-terminal regulator. Therefore, a four-ampere plastic power transistor is specified.

MC7800, MC7800A, LM340, LM340A Series

Figure 11. Worst Case Power Dissipation versus Ambient Temperature (Case 221A)

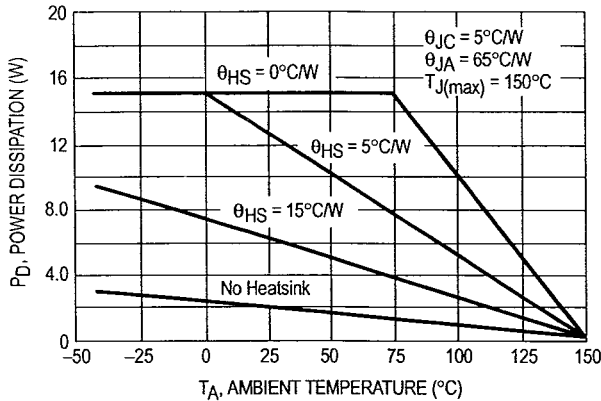


Figure 12. Input Output Differential as a Function of Junction Temperature (MC78XXC, AC)

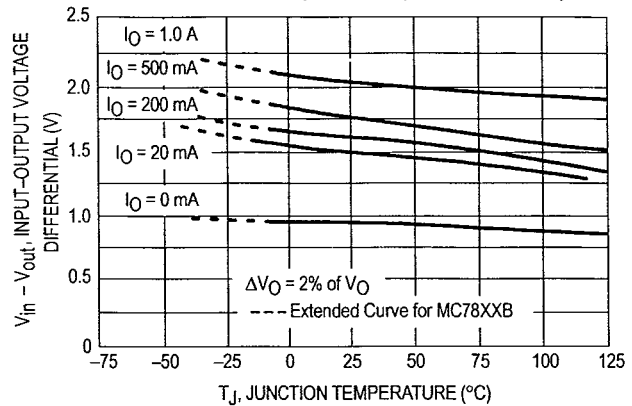
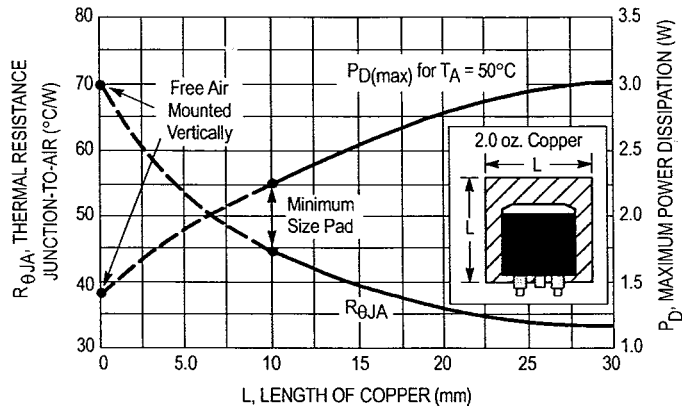


Figure 13. D²PAK Thermal Resistance and Maximum Power Dissipation versus P.C.B. Copper Length



DEFINITIONS

Line Regulation – The change in output voltage for a change in the input voltage. The measurement is made under conditions of low dissipation or by using pulse techniques such that the average chip temperature is not significantly affected.

Load Regulation – The change in output voltage for a change in load current at constant chip temperature.

Maximum Power Dissipation – The maximum total device dissipation for which the regulator will operate within specifications.

Quiescent Current – That part of the input current that is not delivered to the load.

Output Noise Voltage – The rms ac voltage at the output, with constant load and no input ripple, measured over a specified frequency range.

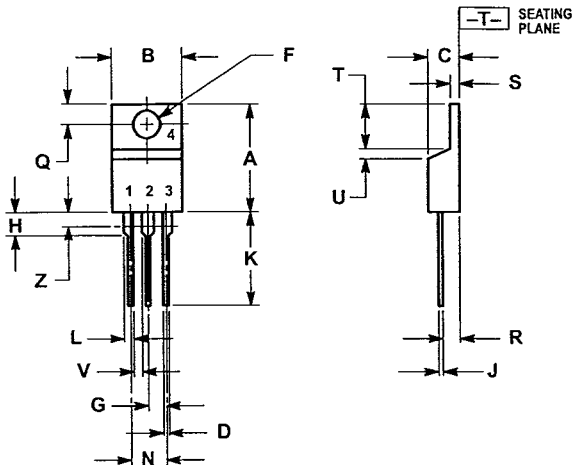
Long Term Stability – Output voltage stability under accelerated life test conditions with the maximum rated voltage listed in the devices' electrical characteristics and maximum power dissipation.

Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters which may be provided in Motorola data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and  are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

MC7800, MC7800A, LM340, LM340A Series

OUTLINE DIMENSIONS

T SUFFIX PLASTIC PACKAGE CASE 221A-06 ISSUE Y

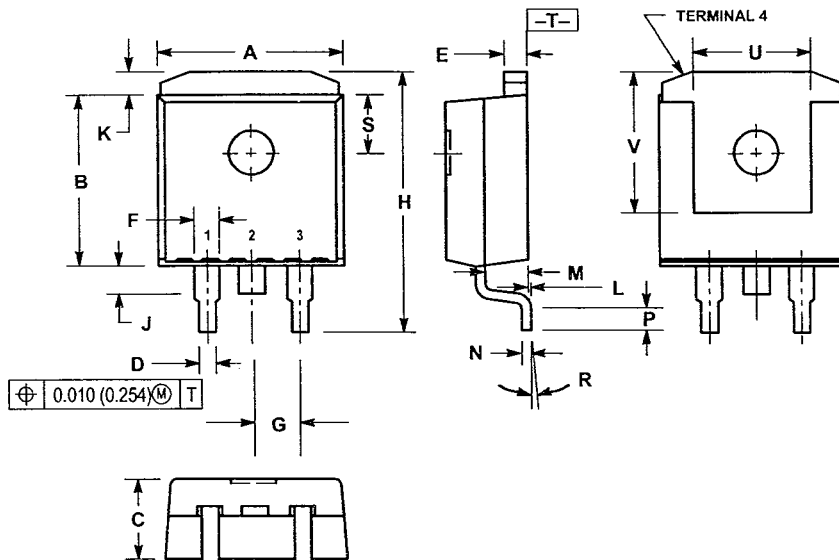


NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. DIM Z DEFINES A ZONE WHERE ALL BODY AND LEAD IRREGULARITIES ARE ALLOWED.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.570	0.620	14.48	15.75
B	0.380	0.405	9.66	10.28
C	0.160	0.190	4.07	4.82
D	0.025	0.035	0.64	0.88
F	0.142	0.147	3.61	3.73
G	0.095	0.105	2.42	2.66
H	0.110	0.155	2.80	3.93
J	0.018	0.025	0.46	0.64
K	0.500	0.562	12.70	14.27
L	0.045	0.060	1.15	1.52
N	0.190	0.210	4.83	5.33
Q	0.100	0.120	2.54	3.04
R	0.080	0.110	2.04	2.79
S	0.045	0.055	1.15	1.39
T	0.235	0.255	5.97	6.47
U	0.000	0.050	0.00	1.27
V	0.045	-	1.15	-
Z	-	0.080	-	2.04

D2T SUFFIX PLASTIC PACKAGE CASE 936-03 (D²PAK) ISSUE B



NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. TAB CONTOUR OPTIONAL WITHIN DIMENSIONS A AND K.
4. DIMENSIONS U AND V ESTABLISH A MINIMUM MOUNTING SURFACE FOR TERMINAL 4.
5. DIMENSIONS A AND B DO NOT INCLUDE MOLD FLASH OR GATE PROTRUSIONS. MOLD FLASH AND GATE PROTRUSIONS NOT TO EXCEED 0.025 (0.635) MAXIMUM.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.386	0.403	9.804	10.236
B	0.356	0.368	9.042	9.347
C	0.170	0.180	4.318	4.572
D	0.026	0.036	0.660	0.914
E	0.045	0.055	1.143	1.397
F	0.051	REF	1.295	REF
G	0.100	BSC	2.540	BSC
H	0.539	0.579	13.691	14.707
J	0.125	MAX	3.175	MAX
K	0.050	REF	1.270	REF
L	0.000	0.010	0.000	0.254
M	0.088	0.102	2.235	2.591
N	0.018	0.026	0.457	0.660
P	0.058	0.078	1.473	1.981
R	5°	REF	5°	REF
S	0.116	REF	2.946	REF
U	0.200	MIN	5.080	MIN
V	0.250	MIN	6.350	MIN

Mfax is a trademark of Motorola, Inc.

How to reach us:

USA/EUROPE/Locations Not Listed: Motorola Literature Distribution;
P.O. Box 5405, Denver, Colorado 80217. 1-303-675-2140 or 1-800-441-2447

JAPAN: Nippon Motorola Ltd.: SPD, Strategic Planning Office, 4-32-1,
Nishi-Gotanda, Shinagawa-ku, Tokyo 141, Japan. 81-3-5487-8488

Customer Focus Center: 1-800-521-6274

Mfax™: RMFAX0@email.sps.mot.com - TOUCHTONE 1-602-244-6609
Motorola Fax Back System - US & Canada ONLY 1-800-774-1848
- http://sps.motorola.com/mfax/

ASIA/PACIFIC: Motorola Semiconductors H.K. Ltd.; 8B Tai Ping Industrial Park,
51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852-26629298

HOME PAGE: <http://motorola.com/sps/>



SN54HC573A, SN74HC573A OCTAL TRANSPARENT D-TYPE LATCHES WITH 3-STATE OUTPUTS

SCLS147C – DECEMBER 1982 – REVISED MARCH 2001

- High-Current 3-State Outputs Drive Bus Lines Directly or up to 15 LSTTL Loads
- Bus-Structured Pinout

description

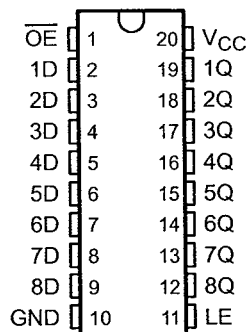
These octal transparent D-type latches feature 3-state outputs designed specifically for driving highly capacitive or relatively low-impedance loads. They are particularly suitable for implementing buffer registers, I/O ports, bidirectional bus drivers, and working registers.

While the latch-enable (LE) input is high, the Q outputs respond to the data (D) inputs. When LE is low, the outputs are latched to retain the data that was set up.

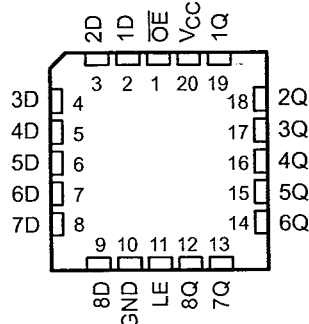
A buffered output-enable ($\overline{OE}$) input can be used to place the eight outputs in either a normal logic state (high or low logic levels) or the high-impedance state. In the high-impedance state, the outputs neither load nor drive the bus lines significantly. The high-impedance state and increased drive provide the capability to drive bus lines without interface or pullup components.

$\overline{OE}$ does not affect the internal operations of the latches. Old data can be retained or new data can be entered while the outputs are in the high-impedance state.

SN54HC573A . . . J OR W PACKAGE
SN74HC573A . . . DB, DW, N, OR PW PACKAGE
(TOP VIEW)



SN54HC573A . . . FK PACKAGE
(TOP VIEW)



ORDERING INFORMATION

T _A	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING
-40°C to 85°C	PDIP – N	Tube	SN74HC573AN	SN74HC573AN
	SOIC – DW	Tube	SN74HC573ADW	HC573A
		Tape and reel	SN74HC573ADWR	
	SSOP – DB	Tape and reel	SN74HC573ADBR	HC573A
-55°C to 125°C	TSSOP – PW	Tape and reel	SN74HC573APWR	HC573A
	CDIP – J	Tube	SNJ54HC573AJ	SNJ54HC573AJ
	CFP – W	Tube	SNJ54HC573AW	SNJ54HC573AW
	LCCC – FK	Tube	SNJ54HC573AFK	SNJ54HC573AFK

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

**TEXAS
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 2001, Texas Instruments Incorporated
On products compliant to MIL-PRF-38535, all parameters are tested unless otherwise noted. On all other products, production processing does not necessarily include testing of all parameters.

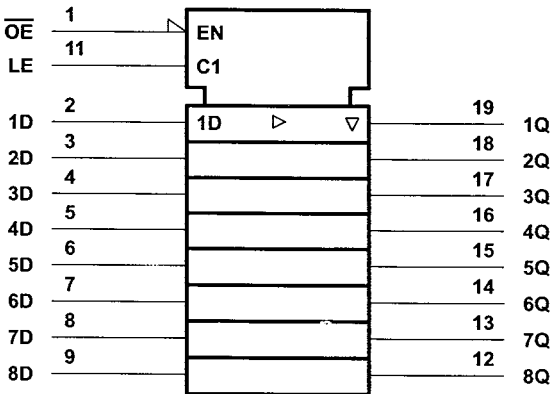
SN54HC573A, SN74HC573A
OCTAL TRANSPARENT D-TYPE LATCHES
WITH 3-STATE OUTPUTS
SCLS147C – DECEMBER 1982 – REVISED MARCH 2001

FUNCTION TABLE

(each latch)

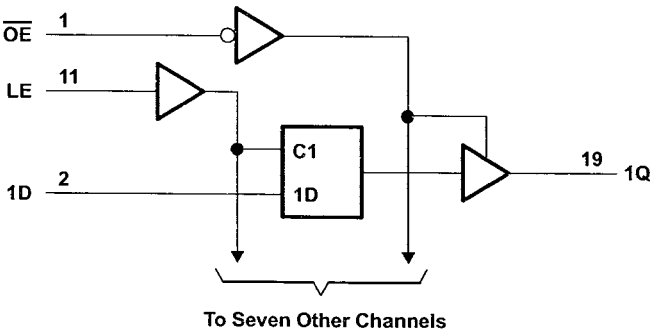
INPUTS			OUTPUT
OE	LE	D	Q
L	H	H	H
L	H	L	L
L	L	X	Q ₀
H	X	X	Z

logic symbol†



† This symbol is in accordance with ANSI/IEEE Std 91-1984 and IEC Publication 617-12.

logic diagram (positive logic)



SN54HC573A, SN74HC573A

OCTAL TRANSPARENT D-TYPE LATCHES

WITH 3-STATE OUTPUTS

SCLS147C – DECEMBER 1982 – REVISED MARCH 2001

absolute maximum ratings over operating free-air temperature range†

Supply voltage range, V_{CC}	–0.5 V to 7 V
Input clamp current, I_{IK} ($V_I < 0$ or $V_I > V_{CC}$) (see Note 1)	±20 mA
Output clamp current, I_{OK} ($V_O < 0$ or $V_O > V_{CC}$) (see Note 1)	±20 mA
Continuous output current, I_O ($V_O = 0$ to V_{CC})	±35 mA
Continuous current through V_{CC} or GND	±70 mA
Package thermal impedance, θ_{JA} (see Note 2): DB package	70°C/W
DW package	58°C/W
N package	69°C/W
PW package	83°C/W
Storage temperature range, T_{stg}	–65°C to 150°C

† Stresses beyond those listed under “absolute maximum ratings” may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under “recommended operating conditions” is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

NOTES: 1. The input and output voltage ratings may be exceeded if the input and output current ratings are observed.

2. The package thermal impedance is calculated in accordance with JESD 51-7.

recommended operating conditions

			SN54HC573A			SN74HC573A			UNIT
			MIN	NOM	MAX	MIN	NOM	MAX	
V_{CC}	Supply voltage		2	5	6	2	5	6	V
V_{IH}	High-level input voltage	$V_{CC} = 2\text{ V}$	1.5			1.5			V
		$V_{CC} = 4.5\text{ V}$	3.15			3.15			
		$V_{CC} = 6\text{ V}$	4.2			4.2			
V_{IL}	Low-level input voltage	$V_{CC} = 2\text{ V}$	0	0.5		0	0.5		V
		$V_{CC} = 4.5\text{ V}$	0	1.35		0	1.35		
		$V_{CC} = 6\text{ V}$	0	1.8		0	1.8		
V_I	Input voltage		0	V_{CC}		0	V_{CC}		V
V_O	Output voltage		0	V_{CC}		0	V_{CC}		V
t_t	Input transition (rise and fall) time	$V_{CC} = 2\text{ V}$	0	1000		0	1000		ns
		$V_{CC} = 4.5\text{ V}$	0	500		0	500		
		$V_{CC} = 6\text{ V}$	0	400		0	400		
T_A	Operating free-air temperature		–55	125		–40	85		°C



SN54HC573A, SN74HC573A
OCTAL TRANSPARENT D-TYPE LATCHES
WITH 3-STATE OUTPUTS

SCLS147C – DECEMBER 1982 – REVISED MARCH 2001

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS		V _{CC}	T _A = 25°C			SN54HC573A		SN74HC573A		UNIT
				MIN	TYP	MAX	MIN	MAX	MIN	MAX	
V _{OH}	V _I = V _{IH} or V _{IL}	I _{OH} = –20 µA	2 V	1.9	1.998		1.9		1.9		V
			4.5 V	4.4	4.499		4.4		4.4		
			6 V	5.9	5.999		5.9		5.9		
		I _{OH} = –6 mA	4.5 V	3.98	4.3		3.7		3.84		
		I _{OH} = –7.8 mA	6 V	5.48	5.8		5.2		5.34		
V _{OL}	V _I = V _{IH} or V _{IL}	I _{OL} = 20 µA	2 V		0.002	0.1		0.1		0.1	V
			4.5 V		0.001	0.1		0.1		0.1	
			6 V		0.001	0.1		0.1		0.1	
		I _{OL} = 6 mA	4.5 V		0.17	0.26		0.4		0.33	
		I _{OL} = 7.8 mA	6 V		0.15	0.26		0.4		0.33	
I _I	V _I = V _{CC} or 0		6 V		±0.1	±100		±1000		±1000	nA
I _{OZ}	V _O = V _{CC} or 0		6 V		±0.01	±0.5		±10		±5	µA
I _{CC}	V _I = V _{CC} or 0, I _O = 0		6 V			8		160		80	µA
C _i			2 V to 6 V		3	10		10		10	pF

timing requirements over recommended operating free-air temperature range (unless otherwise noted)

	V _{CC}	T _A = 25°C		SN54HC573A		SN74HC573A		UNIT
		MIN	MAX	MIN	MAX	MIN	MAX	
t _w Pulse duration, LE high	2 V	80		120		100		ns
	4.5 V	16		24		20		
	6 V	14		20		17		
t _{su} Setup time, data before LE↓	2 V	50		75		63		ns
	4.5 V	10		15		13		
	6 V	9		13		11		
t _h Hold time, data after LE↓	2 V	20		24		24		ns
	4.5 V	5		5		5		
	6 V	5		5		5		

SN54HC573A, SN74HC573A OCTAL TRANSPARENT D-TYPE LATCHES WITH 3-STATE OUTPUTS

SCLS147C – DECEMBER 1982 – REVISED MARCH 2001

switching characteristics over recommended operating free-air temperature range, $C_L = 50 \text{ pF}$ (unless otherwise noted) (see Figure 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	V_{CC}	$T_A = 25^\circ\text{C}$			SN54HC573A		SN74HC573A		UNIT
				MIN	TYP	MAX	MIN	MAX	MIN	MAX	
t_{pd}	D	Q	2 V		77	175		265		220	ns
			4.5 V		26	35		53		44	
			6 V		23	30		45		38	
	LE	Any Q	2 V		87	175		265		220	
			4.5 V		27	35		53		44	
			6 V		23	30		45		38	
t_{en}	$\overline{OE}$	Any Q	2 V		68	150		225		190	ns
			4.5 V		24	30		45		38	
			6 V		21	26		38		32	
t_{dis}	$\overline{OE}$	Any Q	2 V		47	150		225		190	ns
			4.5 V		23	30		45		38	
			6 V		21	26		38		32	
t_t		Any Q	2 V		28	60		90		75	ns
			4.5 V		8	12		18		15	
			6 V		6	10		15		13	

switching characteristics over recommended operating free-air temperature range, $C_L = 150 \text{ pF}$ (unless otherwise noted) (see Figure 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	V_{CC}	$T_A = 25^\circ\text{C}$			SN54HC573A		SN74HC573A		UNIT
				MIN	TYP	MAX	MIN	MAX	MIN	MAX	
t_{pd}	D	Q	2 V		95	200		300		250	ns
			4.5 V		33	40		60		50	
			6 V		21	34		51		43	
	LE	Any Q	2 V		103	225		335		285	
			4.5 V		33	45		67		57	
			6 V		29	38		57		48	
t_{en}	$\overline{OE}$	Any Q	2 V		85	200		300		250	ns
			4.5 V		29	40		60		50	
			6 V		26	34		51		43	
t_t		Any Q	2 V		60	210		315		265	ns
			4.5 V		17	42		63		53	
			6 V		14	36		53		45	

operating characteristics, $T_A = 25^\circ\text{C}$

PARAMETER		TEST CONDITIONS	TYP	UNIT
C_{pd}	Power dissipation capacitance per latch	No load	50	pF

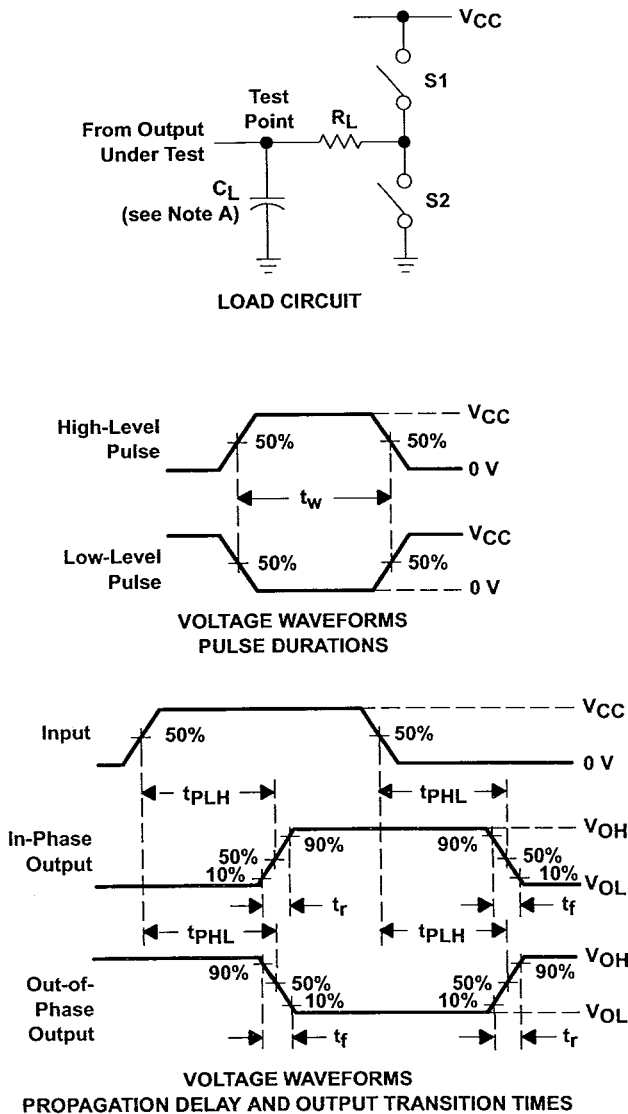


POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

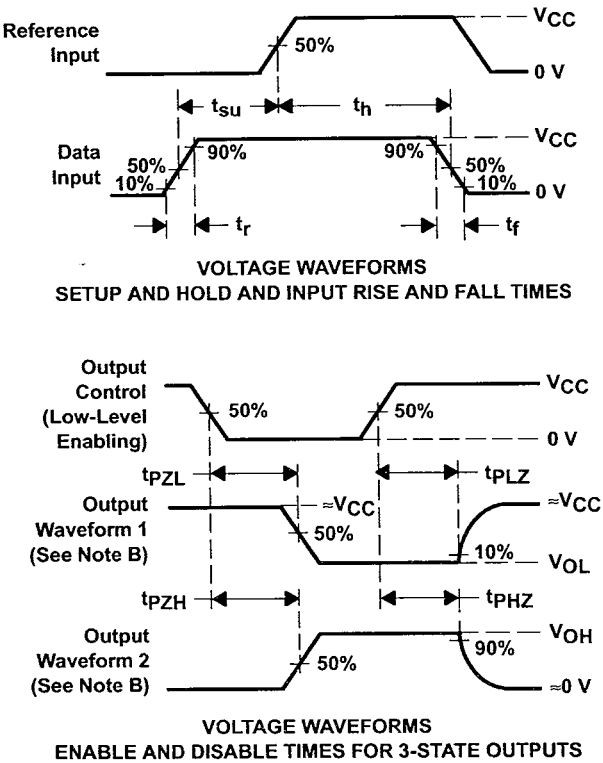
SN54HC573A, SN74HC573A
OCTAL TRANSPARENT D-TYPE LATCHES
WITH 3-STATE OUTPUTS

SCLS147C – DECEMBER 1982 – REVISED MARCH 2001

PARAMETER MEASUREMENT INFORMATION



PARAMETER		R_L	C_L	$S1$	$S2$
t_{en}	t_{PZH}	$1\text{ k}\Omega$	50 pF or 150 pF	Open	Closed
	t_{PZL}			Closed	Open
t_{dis}	t_{PHZ}	$1\text{ k}\Omega$	50 pF	Open	Closed
	t_{PLZ}			Closed	Open
t_{pd} or t_t		—	50 pF or 150 pF	Open	Open



- NOTES:
- A. C_L includes probe and test-fixture capacitance.
 - B. Waveform 1 is for an output with internal conditions such that the output is low except when disabled by the output control. Waveform 2 is for an output with internal conditions such that the output is high except when disabled by the output control.
 - C. Phase relationships between waveforms were chosen arbitrarily. All input pulses are supplied by generators having the following characteristics: $PRR \leq 1\text{ MHz}$, $Z_O = 50\ \Omega$, $t_r = 6\text{ ns}$, $t_f = 6\text{ ns}$.
 - D. The outputs are measured one at a time with one input transition per measurement.
 - E. t_{PLZ} and t_{PHZ} are the same as t_{dis} .
 - F. t_{PZL} and t_{PZH} are the same as t_{en} .
 - G. t_{PLH} and t_{PHL} are the same as t_{pd} .

Figure 1. Load Circuit and Voltage Waveforms

ภาคผนวก ข

0000: MOVLW 00	0024: GOTO 03B	009B: GOTO 09A
0001: MOVWF 0A	0025: MOVF 22,W	009C: DECFSZ 78,F
0002: GOTO 44D	0026: MOVWF 04	009D: GOTO 099
0003: NOP	0027: MOVF 23,W	009E: MOVLW 7B
0004: MOVWF 7F	0028: MOVWF 77	009F: MOVWF 77
0005: SWAPF 03,W	0029: MOVF 24,W	00A0: DECFSZ 77,F
0006: CLRF 03	002A: MOVWF 78	00A1: GOTO 0A0
0007: MOVWF 21	002B: MOVF 25,W	00A2: DECFSZ 00,F
0008: MOVF 0A,W	002C: MOVWF 79	00A3: GOTO 097
0009: MOVWF 20	002D: MOVF 26,W	00A4: BCF 0A.3
000A: CLRF 0A	002E: MOVWF 7A	00A5: BCF 0A.4
000B: MOVF 04,W	002F: MOVF 27,W	00A6: GOTO 4B3 (RETURN)
000C: MOVWF 22	0030: MOVWF 7B	
000D: MOVF 77,W	0031: MOVF 20,W	045C: MOVLW 50
000E: MOVWF 23	0032: MOVWF 0A	045D: MOVWF 53
000F: MOVF 78,W	0033: SWAPF 21,W	045E: MOVLW 78
0010: MOVWF 24	0034: MOVWF 03	045F: MOVWF 54
0011: MOVF 79,W	0035: SWAPF 7F,F	0460: MOVLW 80
0012: MOVWF 25	0036: SWAPF 7F,W	0461: MOVWF 55
0013: MOVF 7A,W	0037: RETFIE	0462: MOVLW 25
0014: MOVWF 26	0038: BCF 0A.3	0463: MOVWF 56
0015: MOVF 7B,W	0039: BCF 0A.4	
0016: MOVWF 27	003A: GOTO 03E	00A7: MOVLW 00
0017: BCF 03.7	003B: BCF 0A.3	00A8: BSF 03.5
0018: BCF 03.5	003C: BCF 0A.4	00A9: MOVWF 06
0019: MOVLW 8C	003D: GOTO 068	
001A: MOVWF 04		00AA: MOVLW 30
001B: BTFSS 00.2	0092: MOVLW 58	00AB: MOVWF 05
001C: GOTO 01F	0093: MOVWF 04	
001D: BTFSC 0C.2	0094: MOVF 00,W	00AC: BCF 05.1
001E: GOTO 038	0095: BTFSC 03.2	00AD: BCF 03.5
001F: MOVLW 8D	0096: GOTO 0A4	00AE: BCF 05.1
0020: MOVWF 04	0097: MOVLW 06	
0021: BTFSS 00.0	0098: MOVWF 78	00AF: MOVLW 00
0022: GOTO 025	0099: CLRF 77	00B0: BSF 03.5
0023: BTFSC 0D.0	009A: DECFSZ 77,F	00B1: MOVWF 06

00B2: BCF 03.5	00C5: BCF 05.3	015E: BCF 03.5
00B3: MOVF 58,W		015F: BSF 05.0
00B4: MOVWF 06	00C6: BCF 28.0	
	00C7: BCF 28.1	0160: BSF 03.5
00B5: BSF 03.5	00C8: BCF 28.2	0161: BCF 05.0
00B6: BCF 05.1	00C9: BCF 28.3	0162: BCF 03.5
00B7: BCF 03.5	00CA: BSF 28.4	0163: BCF 05.0
00B8: BSF 05.1	00CB: BCF 28.5	
	00CC: BSF 28.6	0164: MOVLW 00
00B9: BSF 03.5	00CD: BSF 28.7	0165: BSF 03.5
00BA: BCF 05.1	00CE: CLRF 29	0166: MOVWF 06
00BB: BCF 03.5		0167: BCF 03.5
00BC: BCF 05.1	014A: BSF 03.5	0168: MOVF 5A,W
	014B: BCF 09.2	0169: MOVWF 06
00D2: BSF 03.5	014C: BCF 03.5	
00D3: BCF 05.0	014D: BSF 09.2	016A: BSF 03.5
00D4: BCF 03.5		016B: BCF 09.2
00D5: BSF 05.0	014E: BSF 03.5	016C: BCF 03.5
	014F: BCF 09.0	016D: BCF 09.2
00D6: MOVLW FF	0150: BCF 03.5	
00D7: BSF 03.5	0151: BSF 09.0	016E: BSF 03.5
00D8: MOVWF 06		016F: BCF 09.0
	0152: BSF 03.5	0170: BCF 03.5
00D9: MOVWF 08	0153: BCF 09.1	0171: BCF 09.0
	0154: BCF 03.5	
00DA: BCF 03.5	0155: BSF 09.1	0172: MOVLW FF
00DB: RETLW 00		0173: BSF 03.5
	0156: MOVLW 00	0174: MOVWF 08
00BE: BSF 03.5	0157: BSF 03.5	
00BF: BCF 05.2	0158: MOVWF 06	0175: MOVWF 08
00C0: BCF 03.5	0159: BCF 03.5	0176: BCF 03.5
00C1: BCF 05.2	015A: MOVF 5B,W	0177: MOVF 08,W
	015B: MOVWF 06	0178: MOVWF 2E
00C2: BSF 03.5		
00C3: BCF 05.3	015C: BSF 03.5	0179: BSF 03.5
00C4: BCF 03.5	015D: BCF 05.0	017A: BCF 09.0

017B: BCF 03.5
017C: BSF 09.0

017D: BSF 03.5
017E: BCF 09.2
017F: BCF 03.5
0180: BSF 09.2
0181: RETLW 00

00E1: BSF 03.5
00E2: BCF 09.2
00E3: BCF 03.5
00E4: BSF 09.2

00E5: BSF 03.5
00E6: BCF 09.0
00E7: BCF 03.5
00E8: BSF 09.0

00E9: BSF 03.5
00EA: BCF 09.1
00EB: BCF 03.5
00EC: BSF 09.1

00ED: MOVLW 00
00EE: BSF 03.5
00EF: MOVWF 06
00F0: BCF 03.5
00F1: MOVF 5B,W
00F2: MOVWF 06

00F3: BSF 03.5
00F4: BCF 05.0
00F5: BCF 03.5
00F6: BSF 05.0

00F7: BSF 03.5
00F8: BCF 05.0
00F9: BCF 03.5
00FA: BCF 05.0

00FB: MOVLW 00
00FC: BSF 03.5
00FD: MOVWF 06
00FE: BCF 03.5
00FF: MOVF 5A,W
0100: MOVWF 06

0101: MOVLW 00
0102: BSF 03.5
0103: MOVWF 08

0104: BCF 09.2
0105: BCF 03.5
0106: BCF 09.2

0107: BSF 03.5
0108: BCF 09.1
0109: BCF 03.5
010A: BCF 09.1

010B: BSF 03.5
010C: MOVWF 08
010D: BCF 03.5
010E: MOVF 5C,W
010F: MOVWF 08

0110: BSF 03.5
0111: BCF 09.1
0112: BCF 03.5
0113: BSF 09.1

0114: BSF 03.5
0115: BCF 09.2
0116: BCF 03.5
0117: BSF 09.2
0118: RETLW 00

00DC: MOVF 5E,W
00DD: MOVWF 2F

00DE: MOVF 5F,W
00DF: MOVWF 2C

00E0: RETLW 00
1000: MOVF 54,W
1001: MOVWF 34
1002: MOVF 59,W
1003: MOVWF 48
1004: MOVF 58,W
1005: MOVWF 47

1006: MOVLW 02
1007: ADDWF 47,W
1008: MOVWF 41
1009: MOVF 48,W
100A: MOVWF 42
100B: BTFSC 03.0
100C: INCF 42,F

100D: MOVF 42,W
100E: MOVWF 5F
100F: MOVF 41,W
1010: MOVWF 5E
1011: BCF 0A.4
1012: CALL 0DC
1013: BSF 0A.4

1014: MOVF 2F,W	1034: BCF 03.0	
1015: MOVWF 5A	1035: RLF 34,W	1055: MOVF 34,W
1016: MOVF 2C,W	1036: SUBWF 47,W	1056: SUBWF 47,W
1017: MOVWF 5B	1037: MOVWF 5A	1057: MOVWF 5A
1018: BCF 0A.4	1038: MOVF 48,W	1058: MOVF 48,W
1019: CALL 14A	1039: MOVWF 5B	1059: MOVWF 5B
101A: BSF 0A.4	103A: MOVLW 00	105A: MOVLW 00
	103B: BTFSS 03.0	105B: BTFSS 03.0
101B: DECFSZ 2E,W	103C: MOVLW 01	105C: MOVLW 01
101C: GOTO 034	103D: SUBWF 5B,F	105D: SUBWF 5B,F
	103E: MOVLW 02	105E: MOVLW 01
101D: MOVLW 01	103F: ADDWF 5A,W	105F: ADDWF 5A,W
101E: ADDWF 47,W	1040: MOVWF 41	1060: MOVWF 5C
101F: MOVWF 5A	1041: MOVF 5B,W	1061: MOVF 5B,W
1020: MOVF 48,W	1042: MOVWF 42	1062: MOVWF 5D
1021: MOVWF 5B	1043: BTFSC 03.0	1063: BTFSC 03.0
1022: BTFSC 03.0	1044: INCF 42,F	1064: INCF 5D,F
1023: INCF 5B,F		1065: MOVF 5D,W
1024: MOVF 5B,W	1045: MOVF 42,W	1066: MOVWF 5F
1025: MOVWF 5F	1046: MOVWF 5F	1067: MOVF 5C,W
1026: MOVF 5A,W	1047: MOVF 41,W	1068: MOVWF 5E
1027: MOVWF 5E	1048: MOVWF 5E	1069: BCF 0A.4
1028: BCF 0A.4	1049: BCF 0A.4	106A: CALL 0DC
1029: CALL 0DC	104A: CALL 0DC	106B: BSF 0A.4
102A: BSF 0A.4	104B: BSF 0A.4	
		106C: MOVF 2F,W
102B: MOVF 2F,W	104C: MOVF 2F,W	106D: MOVWF 5A
102C: MOVWF 5A	104D: MOVWF 5A	106E: MOVF 2C,W
102D: MOVF 2C,W	104E: MOVF 2C,W	106F: MOVWF 5B
102E: MOVWF 5B	104F: MOVWF 5B	1070: MOVLW 01
102F: MOVLW 01	1050: BCF 0A.4	1071: MOVWF 5C
1030: MOVWF 5C	1051: CALL 14A	1072: BCF 0A.4
1031: BCF 0A.4	1052: BSF 0A.4	1073: CALL 0E1
1032: CALL 0E1		1074: BSF 0A.4
1033: BSF 0A.4	1053: DECFSZ 2E,W	
	1054: GOTO 075	1075: BCF 03.0

1076: RLF 34,W	1096: MOVLW 01	10B8: BTFSS 03.0
1077: SUBWF 47,W	1097: SUBWF 5B,F	10B9: MOVLW 01
1078: MOVWF 41	1098: MOVF 5B,W	10BA: SUBWF 42,F
1079: MOVF 48,W	1099: MOVWF 5F	
107A: MOVWF 42	109A: MOVF 5A,W	10BB: MOVF 42,W
107B: MOVLW 00	109B: MOVWF 5E	10BC: MOVWF 5F
107C: BTFSS 03.0	109C: BCF 0A.4	10BD: MOVF 41,W
107D: MOVLW 01	109D: CALL 0DC	10BE: MOVWF 5E
107E: SUBWF 42,F	109E: BSF 0A.4	10BF: BCF 0A.4
		10C0: CALL 0DC
		10C1: BSF 0A.4
107F: MOVF 42,W	109F: MOVF 2F,W	
1080: MOVWF 5F	10A0: MOVWF 5A	10C2: MOVF 2F,W
1081: MOVF 41,W	10A1: MOVF 2C,W	10C3: MOVWF 5A
1082: MOVWF 5E	10A2: MOVWF 5B	10C4: MOVF 2C,W
1083: BCF 0A.4	10A3: MOVLW 01	10C5: MOVWF 5B
1084: CALL 0DC	10A4: MOVWF 5C	10C6: BCF 0A.4
1085: BSF 0A.4	10A5: BCF 0A.4	10C7: CALL 14A
	10A6: CALL 0E1	10C8: BSF 0A.4
1086: MOVF 2F,W	10A7: BSF 0A.4	
1087: MOVWF 5A		10C9: DECFSZ 2E,W
1088: MOVF 2C,W	10A8: BCF 03.0	10CA: GOTO 0ED
1089: MOVWF 5B	10A9: RLF 34,W	
108A: BCF 0A.4	10AA: SUBWF 47,W	10CB: MOVF 34,W
108B: CALL 14A	10AB: MOVWF 5A	10CC: SUBWF 47,W
108C: BSF 0A.4	10AC: MOVF 48,W	10CD: MOVWF 5A
	10AD: MOVWF 5B	10CE: MOVF 48,W
108D: DECFSZ 2E,W	10AE: MOVLW 00	10CF: MOVWF 5B
108E: GOTO 0A8	10AF: BTFSS 03.0	10D0: MOVLW 00
	10B0: MOVLW 01	10D1: BTFSS 03.0
108F: MOVF 34,W	10B1: SUBWF 5B,F	10D2: MOVLW 01
1090: SUBWF 47,W	10B2: MOVLW 02	10D3: SUBWF 5B,F
1091: MOVWF 5A	10B3: SUBWF 5A,W	10D4: MOVLW 01
1092: MOVF 48,W	10B4: MOVWF 41	10D5: SUBWF 5A,W
1093: MOVWF 5B	10B5: MOVF 5B,W	10D6: MOVWF 5C
1094: MOVLW 00	10B6: MOVWF 42	10D7: MOVF 5B,W
1095: BTFSS 03.0	10B7: MOVLW 00	

10D8: MOVWF 5D	10FA: BTFSC 03.0	111A: MOVF 5D,W
10D9: MOVLW 00	10FB: INCF 42,F	111B: MOVWF 5F
10DA: BTFSS 03.0		111C: MOVF 5C,W
10DB: MOVLW 01	10FC: MOVF 42,W	111D: MOVWF 5E
10DC: SUBWF 5D,F	10FD: MOVWF 5F	111E: BCF 0A.4
10DD: MOVF 5D,W	10FE: MOVF 41,W	111F: CALL 0DC
10DE: MOVWF 5F	10FF: MOVWF 5E	1120: BSF 0A.4
10DF: MOVF 5C,W	1100: BCF 0A.4	
10E0: MOVWF 5E	1101: CALL 0DC	1121: MOVF 2F,W
10E1: BCF 0A.4	1102: BSF 0A.4	1122: MOVWF 5A
10E2: CALL 0DC		1123: MOVF 2C,W
10E3: BSF 0A.4	1103: MOVF 2F,W	1124: MOVWF 5B
	1104: MOVWF 5A	1125: MOVLW 01
10E4: MOVF 2F,W	1105: MOVF 2C,W	1126: MOVWF 5C
10E5: MOVWF 5A	1106: MOVWF 5B	1127: BCF 0A.4
10E6: MOVF 2C,W	1107: BCF 0A.4	1128: CALL 0E1
10E7: MOVWF 5B	1108: CALL 14A	1129: BSF 0A.4
10E8: MOVLW 01	1109: BSF 0A.4	
10E9: MOVWF 5C		112A: BCF 03.0
10EA: BCF 0A.4	110A: DECFSZ 2E,W	112B: RLF 34,W
10EB: CALL 0E1	110B: GOTO 12A	112C: ADDWF 47,W
10EC: BSF 0A.4		112D: MOVWF 41
	110C: MOVF 34,W	112E: MOVF 48,W
10ED: BCF 03.0	110D: ADDWF 47,W	112F: MOVWF 42
10EE: RLF 34,W	110E: MOVWF 5A	1130: BTFSC 03.0
10EF: ADDWF 47,W	110F: MOVF 48,W	1131: INCF 42,F
10F0: MOVWF 5A	1110: MOVWF 5B	
10F1: MOVF 48,W	1111: BTFSC 03.0	1132: MOVF 42,W
10F2: MOVWF 5B	1112: INCF 5B,F	1133: MOVWF 5F
10F3: BTFSC 03.0	1113: MOVLW 01	1134: MOVF 41,W
10F4: INCF 5B,F	1114: ADDWF 5A,W	1135: MOVWF 5E
10F5: MOVLW 02	1115: MOVWF 5C	1136: BCF 0A.4
10F6: ADDWF 5A,W	1116: MOVF 5B,W	1137: CALL 0DC
10F7: MOVWF 41	1117: MOVWF 5D	1138: BSF 0A.4
10F8: MOVF 5B,W	1118: BTFSC 03.0	
10F9: MOVWF 42	1119: INCF 5D,F	1139: MOVF 2F,W

113A: MOVWF 5A	115A: RLF 34,W	117A: SUBWF 5A,W
113B: MOVF 2C,W	115B: ADDLW FE	117B: MOVWF 5C
113C: MOVWF 5B	115C: ADDWF 47,W	117C: MOVF 5B,W
113D: BCF 0A.4	115D: MOVWF 41	117D: MOVWF 5D
113E: CALL 14A	115E: MOVF 48,W	117E: MOVLW 00
113F: BSF 0A.4	115F: MOVWF 42	117F: BTFSS 03.0
	1160: BTFSC 03.0	1180: MOVLW 01
1140: DECFSZ 2E,W	1161: INCF 42,F	1181: SUBWF 5D,F
1141: GOTO 159		1182: MOVF 5D,W
	1162: MOVF 42,W	1183: MOVWF 5F
1142: MOVF 34,W	1163: MOVWF 5F	1184: MOVF 5C,W
1143: ADDWF 47,W	1164: MOVF 41,W	1185: MOVWF 5E
1144: MOVWF 5A	1165: MOVWF 5E	1186: BCF 0A.4
1145: MOVF 48,W	1166: BCF 0A.4	1187: CALL 0DC
1146: MOVWF 5B	1167: CALL 0DC	1188: BSF 0A.4
1147: BTFSC 03.0	1168: BSF 0A.4	
1148: INCF 5B,F		1189: MOVF 2F,W
1149: MOVF 5B,W	1169: MOVF 2F,W	118A: MOVWF 5A
114A: MOVWF 5F	116A: MOVWF 5A	118B: MOVF 2C,W
114B: MOVF 5A,W	116B: MOVF 2C,W	118C: MOVWF 5B
114C: MOVWF 5E	116C: MOVWF 5B	118D: MOVLW 01
114D: BCF 0A.4	116D: BCF 0A.4	118E: MOVWF 5C
114E: CALL 0DC	116E: CALL 14A	118F: BCF 0A.4
114F: BSF 0A.4	116F: BSF 0A.4	1190: CALL 0E1
		1191: BSF 0A.4
1150: MOVF 2F,W	1170: DECFSZ 2E,W	
1151: MOVWF 5A	1171: GOTO 192	1192: RETLW 00
1152: MOVF 2C,W		
1153: MOVWF 5B	1172: MOVF 34,W	1193: MOVF 59,W
1154: MOVLW 01	1173: ADDWF 47,W	1194: MOVWF 48
1155: MOVWF 5C	1174: MOVWF 5A	1195: MOVF 58,W
1156: BCF 0A.4	1175: MOVF 48,W	1196: MOVWF 47
1157: CALL 0E1	1176: MOVWF 5B	
1158: BSF 0A.4	1177: BTFSC 03.0	1197: MOVF 54,W
	1178: INCF 5B,F	1198: MOVWF 34
1159: BCF 03.0	1179: MOVLW 01	

1199: MOVLW 04	11B8: GOTO 1CE	11D7: MOVWF 5B
119A: ADDWF 47,W		11D8: MOVLW 00
119B: MOVWF 41	11B9: INCF 41,F	11D9: BTFSS 03.0
119C: MOVF 48,W	11BA: BTFSC 03.2	11DA: MOVLW 01
119D: MOVWF 42	11BB: INCF 42,F	11DB: SUBWF 5B,F
119E: BTFSC 03.0		11DC: MOVLW 04
119F: INCF 42,F	11BC: MOVF 42,W	11DD: ADDWF 5A,W
	11BD: MOVWF 5F	11DE: MOVWF 41
11A0: MOVF 42,W	11BE: MOVF 41,W	11DF: MOVF 5B,W
11A1: MOVWF 5F	11BF: MOVWF 5E	11E0: MOVWF 42
11A2: MOVF 41,W	11C0: BCF 0A.4	11E1: BTFSC 03.0
11A3: MOVWF 5E	11C1: CALL 0DC	11E2: INCF 42,F
11A4: BCF 0A.4	11C2: BSF 0A.4	
11A5: CALL 0DC		11E3: MOVF 42,W
11A6: BSF 0A.4	11C3: MOVF 2F,W	11E4: MOVWF 5F
	11C4: MOVWF 5A	11E5: MOVF 41,W
11A7: MOVF 2F,W	11C5: MOVF 2C,W	11E6: MOVWF 5E
11A8: MOVWF 5A	11C6: MOVWF 5B	11E7: BCF 0A.4
11A9: MOVF 2C,W	11C7: MOVLW 01	11E8: CALL 0DC
11AA: MOVWF 5B	11C8: MOVWF 5C	11E9: BSF 0A.4
11AB: BCF 0A.4	11C9: BCF 0A.4	
11AC: CALL 14A	11CA: CALL 0E1	11EA: MOVF 2F,W
11AD: BSF 0A.4	11CB: BSF 0A.4	11EB: MOVWF 5A
		11EC: MOVF 2C,W
11AE: DECFSZ 2E,W	11CC: INCF 30,F	11ED: MOVWF 5B
11AF: GOTO 1CE	11CD: GOTO 1B5	11EE: BCF 0A.4
		11EF: CALL 14A
11B0: MOVF 48,W	11CE: RLF 34,W	11F0: BSF 0A.4
11B1: MOVWF 42	11CF: MOVWF 77	
11B2: MOVF 47,W	11D0: RLF 77,F	11F1: DECFSZ 2E,W
11B3: MOVWF 41	11D1: MOVLW FC	11F2: GOTO 215
	11D2: ANDWF 77,F	
11B4: CLRF 30	11D3: MOVF 77,W	11F3: MOVF 48,W
11B5: MOVF 30,W	11D4: SUBWF 47,W	11F4: MOVWF 42
11B6: SUBLW 02	11D5: MOVWF 5A	11F5: MOVF 47,W
11B7: BTFSS 03.0	11D6: MOVF 48,W	11F6: MOVWF 41

11F7: CLRF 30	1216: MOVWF 77	1236: MOVWF 41
11F8: MOVF 30,W	1217: RLF 77,F	
11F9: SUBLW 02	1218: MOVLW FC	1237: CLRF 30
11FA: BTFSS 03.0	1219: ANDWF 77,F	1238: MOVF 30,W
11FB: GOTO 215	121A: MOVF 77,W	1239: SUBLW 02
	121B: SUBWF 47,W	123A: BTFSS 03.0
11FC: MOVLW 01	121C: MOVWF 41	123B: GOTO 254
11FD: SUBWF 54,W	121D: MOVF 48,W	
11FE: SUBWF 41,F	121E: MOVWF 42	123C: MOVF 54,W
11FF: MOVLW 00	121F: MOVLW 00	123D: SUBWF 41,F
1200: BTFSS 03.0	1220: BTFSS 03.0	123E: MOVLW 00
1201: MOVLW 01	1221: MOVLW 01	123F: BTFSS 03.0
1202: SUBWF 42,F	1222: SUBWF 42,F	1240: MOVLW 01
		1241: SUBWF 42,F
1203: MOVF 42,W	1223: MOVF 42,W	
1204: MOVWF 5F	1224: MOVWF 5F	1242: MOVF 42,W
1205: MOVF 41,W	1225: MOVF 41,W	1243: MOVWF 5F
1206: MOVWF 5E	1226: MOVWF 5E	1244: MOVF 41,W
1207: BCF 0A.4	1227: BCF 0A.4	1245: MOVWF 5E
1208: CALL 0DC	1228: CALL 0DC	1246: BCF 0A.4
1209: BSF 0A.4	1229: BSF 0A.4	1247: CALL 0DC
		1248: BSF 0A.4
120A: MOVF 2F,W	122A: MOVF 2F,W	
120B: MOVWF 5A	122B: MOVWF 5A	1249: MOVF 2F,W
120C: MOVF 2C,W	122C: MOVF 2C,W	124A: MOVWF 5A
120D: MOVWF 5B	122D: MOVWF 5B	124B: MOVF 2C,W
120E: MOVLW 01	122E: BCF 0A.4	124C: MOVWF 5B
120F: MOVWF 5C	122F: CALL 14A	124D: MOVLW 01
1210: BCF 0A.4	1230: BSF 0A.4	124E: MOVWF 5C
1211: CALL 0E1		124F: BCF 0A.4
1212: BSF 0A.4	1231: DECFSZ 2E,W	1250: CALL 0E1
	1232: GOTO 254	1251: BSF 0A.4
1213: INCF 30,F		
1214: GOTO 1F8	1233: MOVF 48,W	1252: INCF 30,F
	1234: MOVWF 42	1253: GOTO 238
1215: RLF 34,W	1235: MOVF 47,W	

1254: RLF 34,W
1255: MOVWF 77
1256: RLF 77,F
1257: MOVLW FC
1258: ANDWF 77,F
1259: MOVF 77,W
125A: SUBWF 47,W
125B: MOVWF 5A
125C: MOVF 48,W
125D: MOVWF 5B
125E: MOVLW 00
125F: BTFSS 03.0
1260: MOVLW 01
1261: SUBWF 5B,F
1262: MOVLW 04
1263: SUBWF 5A,W
1264: MOVWF 41
1265: MOVF 5B,W
1266: MOVWF 42
1267: MOVLW 00
1268: BTFSS 03.0
1269: MOVLW 01
126A: SUBWF 42,F

126B: MOVF 42,W
126C: MOVWF 5F
126D: MOVF 41,W
126E: MOVWF 5E
126F: BCF 0A.4
1270: CALL 0DC
1271: BSF 0A.4

1272: MOVF 2F,W
1273: MOVWF 5A
1274: MOVF 2C,W
1275: MOVWF 5B

1276: BCF 0A.4
1277: CALL 14A
1278: BSF 0A.4

1279: DECFSZ 2E,W
127A: GOTO 29D

127B: MOVF 48,W
127C: MOVWF 42
127D: MOVF 47,W
127E: MOVWF 41

127F: CLRf 30
1280: MOVF 30,W
1281: SUBLW 02
1282: BTFSS 03.0
1283: GOTO 29D

1284: MOVLW 01
1285: ADDWF 54,W
1286: SUBWF 41,F
1287: MOVLW 00
1288: BTFSS 03.0
1289: MOVLW 01
128A: SUBWF 42,F

128B: MOVF 42,W
128C: MOVWF 5F
128D: MOVF 41,W
128E: MOVWF 5E
128F: BCF 0A.4
1290: CALL 0DC
1291: BSF 0A.4

1292: MOVF 2F,W
1293: MOVWF 5A

1294: MOVF 2C,W
1295: MOVWF 5B
1296: MOVLW 01
1297: MOVWF 5C
1298: BCF 0A.4
1299: CALL 0E1
129A: BSF 0A.4

129B: INCf 30,F
129C: GOTO 280

129D: RLF 34,W
129E: MOVWF 77
129F: RLF 77,F
12A0: MOVLW FC
12A1: ANDWF 77,F
12A2: MOVF 77,W
12A3: ADDWF 47,W
12A4: MOVWF 5A
12A5: MOVF 48,W
12A6: MOVWF 5B
12A7: BTFSC 03.0
12A8: INCf 5B,F
12A9: MOVLW 04
12AA: ADDWF 5A,W
12AB: MOVWF 41
12AC: MOVF 5B,W
12AD: MOVWF 42
12AE: BTFSC 03.0
12AF: INCf 42,F

12B0: MOVF 42,W
12B1: MOVWF 5F
12B2: MOVF 41,W
12B3: MOVWF 5E
12B4: BCF 0A.4

12B5: CALL 0DC	12D4: MOVWF 42	12F4: INCF 42,F
12B6: BSF 0A.4	12D5: BTFSC 03.0	
	12D6: INCF 42,F	12F5: MOVF 42,W
12B7: MOVF 2F,W		12F6: MOVWF 5F
12B8: MOVWF 5A	12D7: MOVF 42,W	12F7: MOVF 41,W
12B9: MOVF 2C,W	12D8: MOVWF 5F	12F8: MOVWF 5E
12BA: MOVWF 5B	12D9: MOVF 41,W	12F9: BCF 0A.4
12BB: BCF 0A.4	12DA: MOVWF 5E	12FA: CALL 0DC
12BC: CALL 14A	12DB: BCF 0A.4	12FB: BSF 0A.4
12BD: BSF 0A.4	12DC: CALL 0DC	
	12DD: BSF 0A.4	12FC: MOVF 2F,W
12BE: DECFSZ 2E,W		12FD: MOVWF 5A
12BF: GOTO 2E9	12DE: MOVF 2F,W	12FE: MOVF 2C,W
	12DF: MOVWF 5A	12FF: MOVWF 5B
12C0: MOVF 48,W	12E0: MOVF 2C,W	1300: BCF 0A.4
12C1: MOVWF 42	12E1: MOVWF 5B	1301: CALL 14A
12C2: MOVF 47,W	12E2: MOVLW 01	1302: BSF 0A.4
12C3: MOVWF 41	12E3: MOVWF 5C	
	12E4: BCF 0A.4	1303: DECFSZ 2E,W
12C4: CLRF 30	12E5: CALL 0E1	1304: GOTO 324
12C5: MOVF 30,W	12E6: BSF 0A.4	
12C6: SUBLW 02		1305: MOVF 48,W
12C7: BTFSS 03.0	12E7: INCF 30,F	1306: MOVWF 42
12C8: GOTO 2E9	12E8: GOTO 2C5	1307: MOVF 47,W
		1308: MOVWF 41
12C9: MOVF 54,W	12E9: RLF 34,W	
12CA: ADDWF 41,W	12EA: MOVWF 77	1309: CLRF 30
12CB: MOVWF 5A	12EB: RLF 77,F	130A: MOVF 30,W
12CC: MOVF 42,W	12EC: MOVLW FC	130B: SUBLW 02
12CD: MOVWF 5B	12ED: ANDWF 77,F	130C: BTFSS 03.0
12CE: BTFSC 03.0	12EE: MOVF 77,W	130D: GOTO 324
12CF: INCF 5B,F	12EF: ADDWF 47,W	
12D0: MOVLW 01	12F0: MOVWF 41	130E: MOVF 54,W
12D1: ADDWF 5A,W	12F1: MOVF 48,W	130F: ADDWF 41,F
12D2: MOVWF 41	12F2: MOVWF 42	1310: BTFSC 03.0
12D3: MOVF 5B,W	12F3: BTFSC 03.0	1311: INCF 42,F

	1331: MOVF 42,W	1350: INCF 5B,F
1312: MOVF 42,W	1332: MOVWF 5F	1351: MOVLW 01
1313: MOVWF 5F	1333: MOVF 41,W	1352: SUBWF 5A,W
1314: MOVF 41,W	1334: MOVWF 5E	1353: MOVWF 41
1315: MOVWF 5E	1335: BCF 0A.4	1354: MOVF 5B,W
1316: BCF 0A.4	1336: CALL 0DC	1355: MOVWF 42
1317: CALL 0DC	1337: BSF 0A.4	1356: MOVLW 00
1318: BSF 0A.4		1357: BTFSS 03.0
	1338: MOVF 2F,W	1358: MOVLW 01
1319: MOVF 2F,W	1339: MOVWF 5A	1359: SUBWF 42,F
131A: MOVWF 5A	133A: MOVF 2C,W	
131B: MOVF 2C,W	133B: MOVWF 5B	135A: MOVF 42,W
131C: MOVWF 5B	133C: BCF 0A.4	135B: MOVWF 5F
131D: MOVLW 01	133D: CALL 14A	135C: MOVF 41,W
131E: MOVWF 5C	133E: BSF 0A.4	135D: MOVWF 5E
131F: BCF 0A.4		135E: BCF 0A.4
1320: CALL 0E1	133F: DECFSZ 2E,W	135F: CALL 0DC
1321: BSF 0A.4	1340: GOTO 36C	1360: BSF 0A.4
1322: INCF 30,F	1341: MOVF 48,W	1361: MOVF 2F,W
1323: GOTO 30A	1342: MOVWF 42	1362: MOVWF 5A
	1343: MOVF 47,W	1363: MOVF 2C,W
1324: RLF 34,W	1344: MOVWF 41	1364: MOVWF 5B
1325: MOVWF 77		1365: MOVLW 01
1326: RLF 77,F	1345: CLRF 30	1366: MOVWF 5C
1327: MOVLW FC	1346: MOVF 30,W	1367: BCF 0A.4
1328: ANDWF 77,F	1347: SUBLW 02	1368: CALL 0E1
1329: MOVF 77,W	1348: BTFSS 03.0	1369: BSF 0A.4
132A: ADDLW FC	1349: GOTO 36C	
132B: ADDWF 47,W		136A: INCF 30,F
132C: MOVWF 41	134A: MOVF 54,W	136B: GOTO 346
132D: MOVF 48,W	134B: ADDWF 41,W	
132E: MOVWF 42	134C: MOVWF 5A	136C: RETLW 00
132F: BTFSC 03.0	134D: MOVF 42,W	
1330: INCF 42,F	134E: MOVWF 5B	0119: CLRF 36
	134F: BTFSC 03.0	011A: CLRF 35

011B: MOVF 36,W	01A0: SUBLW 27	01C2: MOVF 46,W
011C: SUBWF 56,W	01A1: BTFSS 03.0	01C3: ADDWF 40,F
011D: BTFSS 03.0	01A2: GOTO 216	
011E: GOTO 134		01C4: INCF 43,F
011F: BTFSS 03.2	01A3: BCF 03.0	01C5: BTFSC 03.2
0120: GOTO 125	01A4: RLF 3B,W	01C6: INCF 44,F
0121: MOVF 55,W	01A5: MOVWF 58	
0122: SUBWF 35,W	01A6: RLF 3C,W	01C7: MOVF 40,W
0123: BTFSC 03.0	01A7: MOVWF 59	01C8: MOVWF 36
0124: GOTO 134	01A8: MOVWF 5D	01C9: MOVF 3F,W
	01A9: MOVF 58,W	01CA: MOVWF 35
0125: MOVF 36,W	01AA: MOVWF 5C	
0126: MOVWF 5F	01AB: CLRF 5F	01CB: MOVLW 2F
0127: MOVF 35,W	01AC: MOVLW 78	01CC: MOVWF 58
0128: MOVWF 5E	01AD: MOVWF 5E	01CD: CALL 0A7
0129: CALL 0DC	01AE: CALL 135	
	01AF: MOVF 79,W	01CE: MOVLW 01
012A: MOVF 2F,W	01B0: MOVWF 3E	01CF: MOVWF 31
012B: MOVWF 5A	01B1: MOVF 78,W	
012C: MOVF 2C,W	01B2: MOVWF 3D	01D0: MOVWF 30
012D: MOVWF 5B		01D1: MOVF 30,W
012E: CLRF 5C	01B3: CLRF 5D	01D2: SUBLW 3C
012F: CALL 0E1	01B4: MOVLW 78	01D3: BTFSS 03.0
	01B5: MOVWF 5C	01D4: GOTO 1EC
0130: INCF 35,F	01B6: MOVF 44,W	
0131: BTFSC 03.2	01B7: MOVWF 5F	01D5: MOVF 36,W
0132: INCF 36,F	01B8: MOVF 43,W	01D6: MOVWF 5F
0133: GOTO 11B	01B9: MOVWF 5E	01D7: MOVF 35,W
0134: RETLW 00	01BA: CALL 135	01D8: MOVWF 5E
	01BB: MOVF 45,W	01D9: CALL 0DC
019A: CLRF 3C	01BC: ADDWF 78,W	
019B: CLRF 3B	01BD: MOVWF 3F	01DA: MOVF 2F,W
019C: MOVF 3C,F	01BE: MOVF 79,W	01DB: MOVWF 5A
019D: BTFSS 03.2	01BF: MOVWF 40	01DC: MOVF 2C,W
019E: GOTO 216	01C0: BTFSC 03.0	01DD: MOVWF 5B
019F: MOVF 3B,W	01C1: INCF 40,F	01DE: CALL 14A

01DF: DECFSZ 2E,W	01FE: ADDWF 3D,W	027D: CLRF 3B
01E0: GOTO 1E7	01FF: MOVWF 41	027E: MOVF 3C,F
	0200: MOVF 3E,W	027F: BTFSS 03.2
	0201: MOVWF 42	0280: GOTO 300
01E1: MOVLW 49	0202: BTFSC 03.0	0281: MOVF 3B,W
01E2: ADDWF 31,W	0203: INCF 42,F	0282: SUBLW 13
01E3: MOVWF 04		0283: BTFSS 03.0
01E4: MOVF 30,W	0204: MOVF 42,W	0284: GOTO 300
01E5: MOVWF 00	0205: MOVWF 5F	
01E6: INCF 31,F	0206: MOVF 41,W	0285: RLF 3B,W
01E7: INCF 35,F	0207: MOVWF 5E	0286: MOVWF 58
01E8: BTFSC 03.2	0208: CALL 0DC	0287: RLF 3C,W
01E9: INCF 36,F		0288: MOVWF 59
01EA: INCF 30,F	0209: MOVF 2F,W	0289: RLF 58,F
01EB: GOTO 1D1	020A: MOVWF 5A	028A: RLF 59,F
01EC: MOVLW 1F	020B: MOVF 2C,W	028B: MOVLW FC
01ED: MOVWF 58	020C: MOVWF 5B	028C: ANDWF 58,F
01EE: CALL 0A7	020D: MOVLW 01	028D: MOVF 59,W
	020E: MOVWF 5C	028E: MOVWF 5D
01EF: CLRF 30	020F: CALL 0E1	028F: MOVF 58,W
01F0: MOVLW 01		0290: MOVWF 5C
01F1: SUBWF 31,W	0210: INCF 30,F	0291: CLRF 5F
01F2: SUBWF 30,W	0211: GOTO 1F0	0292: MOVLW 78
01F3: BTFSC 03.0		0293: MOVWF 5E
01F4: GOTO 212	0212: INCF 3B,F	0294: CALL 135
	0213: BTFSC 03.2	0295: MOVF 79,W
01F5: MOVLW 01	0214: INCF 3C,F	0296: MOVWF 3E
01F6: ADDWF 30,W	0215: GOTO 19C	0297: MOVF 78,W
01F7: ADDLW 49		0298: MOVWF 3D
01F8: MOVWF 04	0278: MOVLW 1F	
01F9: BCF 03.0	0279: MOVWF 58	0299: CLRF 5D
01FA: RLF 00,W	027A: CALL 0A7	029A: MOVLW 78
01FB: ADDLW FF		029B: MOVWF 5C
01FC: MOVWF 33	027B: CALL 119	029C: MOVF 44,W
		029D: MOVWF 5F
01FD: MOVF 33,W	027C: CLRF 3C	029E: MOVF 43,W

029F: MOVWF 5E	02BD: MOVF 35,W	02D9: BTFSC 03.0
02A0: CALL 135	02BE: MOVWF 5E	02DA: GOTO 2FC
02A1: MOVF 45,W	02BF: CALL 0DC	
02A2: ADDWF 78,W		02DB: MOVLW 01
02A3: MOVWF 3F	02C0: MOVF 2F,W	02DC: ADDWF 30,W
02A4: MOVF 79,W	02C1: MOVWF 5A	02DD: ADDLW 49
02A5: MOVWF 40	02C2: MOVF 2C,W	02DE: MOVWF 04
02A6: BTFSC 03.0	02C3: MOVWF 5B	02DF: RLF 00,W
02A7: INCF 40,F	02C4: CALL 14A	02E0: MOVWF 77
02A8: MOVF 46,W		02E1: RLF 77,F
02A9: ADDWF 40,F	02C5: DECFSZ 2E,W	02E2: MOVLW FC
	02C6: GOTO 2CD	02E3: ANDWF 77,F
02AA: INCF 43,F		02E4: MOVF 77,W
02AB: BTFSC 03.2	02C7: MOVLW 49	02E5: ADDLW FF
02AC: INCF 44,F	02C8: ADDWF 31,W	02E6: MOVWF 33
	02C9: MOVWF 04	
02AD: MOVF 40,W	02CA: MOVF 30,W	02E7: MOVF 33,W
02AE: MOVWF 36	02CB: MOVWF 00	02E8: ADDWF 3D,W
02AF: MOVF 3F,W		02E9: MOVWF 41
02B0: MOVWF 35	02CC: INCF 31,F	02EA: MOVF 3E,W
		02EB: MOVWF 42
02B1: MOVLW 2F	02CD: INCF 35,F	02EC: BTFSC 03.0
02B2: MOVWF 58	02CE: BTFSC 03.2	02ED: INCF 42,F
02B3: CALL 0A7	02CF: INCF 36,F	
		02EE: MOVF 42,W
02B4: MOVLW 01	02D0: INCF 30,F	02EF: MOVWF 5F
02B5: MOVWF 31	02D1: GOTO 2B7	02F0: MOVF 41,W
		02F1: MOVWF 5E
02B6: MOVWF 30	02D2: MOVLW 1F	02F2: CALL 0DC
02B7: MOVF 30,W	02D3: MOVWF 58	
02B8: SUBLW 1E	02D4: CALL 0A7	02F3: MOVF 2F,W
02B9: BTFSS 03.0		02F4: MOVWF 5A
02BA: GOTO 2D2	02D5: CLRF 30	02F5: MOVF 2C,W
	02D6: MOVLW 01	02F6: MOVWF 5B
02BB: MOVF 36,W	02D7: SUBWF 31,W	02F7: MOVLW 01
02BC: MOVWF 5F	02D8: SUBWF 30,W	02F8: MOVWF 5C

02F9: CALL 0E1	0319: INCF 5B,F	0339: MOVF 2C,W
	031A: MOVF 5B,W	033A: MOVWF 5B
02FA: INCF 30,F	031B: MOVWF 5D	033B: CALL 14A
02FB: GOTO 2D6	031C: MOVF 5A,W	
	031D: MOVWF 5C	033C: DECFSZ 2E,W
02FC: INCF 3B,F	031E: CLRF 5F	033D: GOTO 345
02FD: BTFSC 03.2	031F: MOVLW 78	
02FE: INCF 3C,F	0320: MOVWF 5E	033E: MOVF 36,W
02FF: GOTO 27E	0321: CALL 135	033F: MOVWF 59
	0322: MOVF 79,W	0340: MOVF 35,W
0300: CLRF 3C	0323: MOVWF 40	0341: MOVWF 58
0301: CLRF 3B	0324: MOVF 78,W	0342: BSF 0A.4
0302: MOVF 3C,F	0325: MOVWF 3F	0343: CALL 193
0303: BTFSS 03.2		0344: BCF 0A.4
0304: GOTO 34F	0326: MOVLW 03	
0305: MOVF 3B,W	0327: ADDWF 3F,W	0345: MOVLW 04
0306: SUBLW 09	0328: MOVWF 35	0346: ADDWF 35,F
0307: BTFSS 03.0	0329: MOVF 40,W	0347: BTFSC 03.0
0308: GOTO 34F	032A: MOVWF 36	0348: INCF 36,F
	032B: BTFSC 03.0	
0309: RLF 3B,W	032C: INCF 36,F	0349: INCF 30,F
030A: MOVWF 58		034A: GOTO 32E
030B: RLF 3C,W	032D: CLRF 30	
030C: MOVWF 59	032E: MOVF 30,W	034B: INCF 3B,F
030D: RLF 58,F	032F: SUBLW 26	034C: BTFSC 03.2
030E: RLF 59,F	0330: BTFSS 03.0	034D: INCF 3C,F
030F: RLF 58,F	0331: GOTO 34B	034E: GOTO 302
0310: RLF 59,F		
0311: MOVLW F8	0332: MOVF 36,W	0216: CLRF 3C
0312: ANDWF 58,F	0333: MOVWF 5F	0217: CLRF 3B
0313: MOVLW 04	0334: MOVF 35,W	0218: MOVF 3C,F
0314: ADDWF 58,W	0335: MOVWF 5E	0219: BTFSS 03.2
0315: MOVWF 5A	0336: CALL 0DC	021A: GOTO 263
0316: MOVF 59,W		021B: MOVF 3B,W
0317: MOVWF 5B	0337: MOVF 2F,W	021C: SUBLW 12
0318: BTFSC 03.0	0338: MOVWF 5A	021D: BTFSS 03.0

021E: GOTO 263	0240: INCF 36,F	025D: INCF 30,F
		025E: GOTO 242
021F: RLF 3B,W	0241: CLRf 30	
0220: MOVWF 58	0242: MOVF 30,W	025F: INCF 3B,F
0221: RLF 3C,W	0243: SUBLW 3B	0260: BTFSC 03.2
0222: MOVWF 59	0244: BTFSS 03.0	0261: INCF 3C,F
0223: RLF 58,F	0245: GOTO 25F	0262: GOTO 218
0224: RLF 59,F		
0225: MOVLW FC	0246: MOVF 36,W	0182: MOVLW FF
0226: ANDWF 58,F	0247: MOVWF 5F	0183: MOVWF 58
0227: MOVLW 02	0248: MOVF 35,W	0184: CALL 0A7
0228: ADDWF 58,W	0249: MOVWF 5E	
0229: MOVWF 5A	024A: CALL 0DC	0185: BSF 03.5
022A: MOVF 59,W		0186: BCF 05.3
022B: MOVWF 5B	024B: MOVF 2F,W	0187: BCF 03.5
022C: BTFSC 03.0	024C: MOVWF 5A	0188: BCF 05.3
022D: INCF 5B,F	024D: MOVF 2C,W	
022E: MOVF 5B,W	024E: MOVWF 5B	0189: MOVLW 00
022F: MOVWF 5D	024F: CALL 14A	018A: BSF 03.5
0230: MOVF 5A,W		018B: MOVWF 06
0231: MOVWF 5C	0250: DECFSZ 2E,W	
0232: CLRf 5F	0251: GOTO 259	018C: MOVWF 08
0233: MOVLW 78		
0234: MOVWF 5E	0252: MOVF 36,W	018D: BCF 03.5
0235: CALL 135	0253: MOVWF 59	018E: MOVF 38,W
0236: MOVF 79,W	0254: MOVF 35,W	018F: MOVWF 44
0237: MOVWF 40	0255: MOVWF 58	0190: MOVF 37,W
0238: MOVF 78,W	0256: BSF 0A.4	0191: MOVWF 43
0239: MOVWF 3F	0257: CALL 000	
	0258: BCF 0A.4	0192: MOVF 3A,W
023A: MOVLW 01		0193: MOVWF 46
023B: ADDWF 3F,W	0259: MOVLW 02	0194: MOVF 39,W
023C: MOVWF 35	025A: ADDWF 35,F	0195: MOVWF 45
023D: MOVF 40,W	025B: BTFSC 03.0	
023E: MOVWF 36	025C: INCF 36,F	0196: MOVLW 1F
023F: BTFSC 03.0		0197: MOVWF 58

0198: CALL 0A7	0353: BTFSC 05.4	0371: CALL 182
	0354: GOTO 37B	
0199: CALL 119		0372: GOTO 37B
	0355: INCF 29,F	
0263: RETLW 00		0373: CLRF 38
0264: MOVLW FF	0356: MOVF 29,W	0374: MOVLW 1E
0265: MOVWF 58	0357: SUBLW 02	0375: MOVWF 37
0266: CALL 0A7	0358: BTFSC 03.0	
	0359: GOTO 35C	0376: CLRF 3A
0267: BSF 03.5	035A: MOVLW 02	0377: MOVLW 2D
0268: BCF 05.3	035B: MOVWF 29	0378: MOVWF 39
0269: BCF 03.5		
026A: BCF 05.3	035C: MOVLW 00	0379: CALL 264
	035D: BTFSC 28.3	
026B: MOVLW 00	035E: MOVLW 01	037A: GOTO 37B
026C: BSF 03.5	035F: SUBLW 01	
026D: MOVWF 06	0360: BTFSS 03.2	037B: BCF 0A.3
	0361: GOTO 35C	037C: BCF 0A.4
026E: MOVWF 08	0362: BCF 28.3	037D: GOTO 54D
		(RETURN)
026F: BCF 03.5	0363: MOVF 29,W	
0270: MOVF 38,W	0364: XORLW 01	037E: BSF 03.5
0271: MOVWF 44	0365: BTFSC 03.2	037F: BSF 05.5
0272: MOVF 37,W	0366: GOTO 36B	0380: BCF 03.5
0273: MOVWF 43	0367: XORLW 03	0381: BTFSC 05.5
	0368: BTFSC 03.2	0382: GOTO 3A6
0274: MOVF 3A,W	0369: GOTO 373	
0275: MOVWF 46	036A: GOTO 37B	0383: MOVLW 00
0276: MOVF 39,W		0384: BTFSC 28.3
0277: MOVWF 45	036B: CLRF 38	0385: MOVLW 01
	036C: MOVLW 14	0386: SUBLW 01
034F: RETLW 00	036D: MOVWF 37	0387: BTFSS 03.2
		0388: GOTO 383
0350: BSF 03.5	036E: CLRF 3A	
0351: BSF 05.4	036F: MOVLW 1E	0389: BCF 28.3
0352: BCF 03.5	0370: MOVWF 39	038A: MOVF 29,W

038B: XORLW 01	03A7: BCF 0A.4	03C2: INCF 37,F
038C: BTFSC 03.2	03A8: GOTO 54E	03C3: BTFSC 03.2
038D: GOTO 392		03C4: INCF 38,F
038E: XORLW 03	03A9: BSF 57.0	
038F: BTFSC 03.2	03AA: MOVF 57,W	03C5: CALL 182
0390: GOTO 39C	03AB: BSF 03.5	
0391: GOTO 3A6	03AC: MOVWF 07	03C6: GOTO 3CF
	03AD: BCF 03.5	
0392: MOVF 37,W	03AE: BTFSC 07.0	03C7: INCF 37,F
0393: BTFSC 03.2	03AF: GOTO 3CF	03C8: BTFSC 03.2
0394: DECF 38,F		03C9: INCF 38,F
0395: DECF 37,F	0464: MOVLW FF	
	0465: MOVWF 57	03CA: INCF 37,F
0396: MOVF 37,W		03CB: BTFSC 03.2
0397: BTFSC 03.2	03B0: MOVLW 00	03CC: INCF 38,F
0398: DECF 38,F	03B1: BTFSC 28.3	
0399: DECF 37,F	03B2: MOVLW 01	03CD: CALL 264
	03B3: SUBLW 01	
039A: CALL 182	03B4: BTFSS 03.2	03CE: GOTO 3CF
	03B5: GOTO 3B0	
039B: GOTO 3A6		03CF: BCF 0A.3
	03B6: BCF 28.3	03D0: BCF 0A.4
039C: MOVF 37,W		03D1: GOTO 54F (RETURN)
039D: BTFSC 03.2	03B7: MOVF 29,W	
039E: DECF 38,F	03B8: XORLW 01	03D2: BSF 57.3
039F: DECF 37,F	03B9: BTFSC 03.2	03D3: MOVF 57,W
	03BA: GOTO 3BF	03D4: BSF 03.5
03A0: MOVF 37,W	03BB: XORLW 03	03D5: MOVWF 07
03A1: BTFSC 03.2	03BC: BTFSC 03.2	03D6: BCF 03.5
03A2: DECF 38,F	03BD: GOTO 3C7	03D7: BTFSC 07.3
03A3: DECF 37,F	03BE: GOTO 3CF	03D8: GOTO 3F8
03A4: CALL 264	03BF: INCF 37,F	03D9: MOVLW 00
	03C0: BTFSC 03.2	03DA: BTFSC 28.3
03A5: GOTO 3A6	03C1: INCF 38,F	03DB: MOVLW 01
03A6: BCF 0A.3		03DC: SUBLW 01

03DD: BTFSS 03.2	03F7: GOTO 3F8	0415: MOVF 39,W
03DE: GOTO 3D9		0416: BTFSC 03.2
	03F8: BCF 0A.3	0417: DECF 3A,F
03DF: BCF 28.3	03F9: BCF 0A.4	0418: DECF 39,F
	03FA: GOTO 550 (RETURN)	
03E0: MOVF 29,W		0419: CALL 182
03E1: XORLW 01	03FB: BSF 57.4	
03E2: BTFSC 03.2	03FC: MOVF 57,W	041A: GOTO 425
03E3: GOTO 3E8	03FD: BSF 03.5	
03E4: XORLW 03	03FE: MOVWF 07	041B: MOVF 39,W
03E5: BTFSC 03.2	03FF: BCF 03.5	041C: BTFSC 03.2
03E6: GOTO 3F0	0400: BTFSC 07.4	041D: DECF 3A,F
03E7: GOTO 3F8	0401: GOTO 425	041E: DECF 39,F
03E8: INCF 39,F	0402: MOVLW 00	041F: MOVF 39,W
03E9: BTFSC 03.2	0403: BTFSC 28.3	0420: BTFSC 03.2
03EA: INCF 3A,F	0404: MOVLW 01	0421: DECF 3A,F
	0405: SUBLW 01	0422: DECF 39,F
03EB: INCF 39,F	0406: BTFSS 03.2	
03EC: BTFSC 03.2	0407: GOTO 402	0423: CALL 264
03ED: INCF 3A,F		
	0408: BCF 28.3	0424: GOTO 425
03EE: CALL 182		
	0409: MOVF 29,W	0425: BCF 0A.3
03EF: GOTO 3F8	040A: XORLW 01	0426: BCF 0A.4
	040B: BTFSC 03.2	0427: GOTO 551 (RETURN)
03F0: INCF 39,F	040C: GOTO 411	
03F1: BTFSC 03.2	040D: XORLW 03	0428: BSF 57.5
03F2: INCF 3A,F	040E: BTFSC 03.2	0429: MOVF 57,W
	040F: GOTO 41B	042A: BSF 03.5
03F3: INCF 39,F	0410: GOTO 425	042B: MOVWF 07
03F4: BTFSC 03.2		042C: BCF 03.5
03F5: INCF 3A,F	0411: MOVF 39,W	042D: BTFSC 07.5
	0412: BTFSC 03.2	042E: GOTO 44A
03F6: CALL 264	0413: DECF 3A,F	
	0414: DECF 39,F	042F: INCF 2A,F

0430: MOVF 2A,W	044B: BCF 0A.4	0057: BSF 28.1
0431: SUBLW 02	044C: GOTO 552 (RETURN)	
0432: BTFSC 03.2		0058: BSF 57.2
0433: GOTO 434	003E: BCF 0B.6	0059: MOVF 57,W
	003F: BCF 0B.7	005A: BSF 03.5
0434: CLRF 29	0040: BTFSC 0B.7	005B: MOVWF 07
	0041: GOTO 03F	005C: BCF 03.5
0435: CLRF 38		005D: CLRF 17
0436: MOVLW 14	0042: MOVLW 00	005E: MOVLW 05
0437: MOVWF 37	0043: BTFSC 28.6	005F: MOVWF 17
	0044: MOVLW 01	
0438: CLRF 3A	0045: XORLW 01	0060: BSF 28.6
0439: MOVLW 1E	0046: BTFSC 03.2	
043A: MOVWF 39	0047: GOTO 04C	0061: GOTO 062
	0048: XORLW 01	
043B: MOVLW 00	0049: BTFSC 03.2	0062: MOVLW C0
043C: BTFSC 28.3	004A: GOTO 057	0063: IORWF 0B,F
043D: MOVLW 01	004B: GOTO 062	
043E: SUBLW 01		0064: BCF 0C.2
043F: BTFSS 03.2	004C: BSF 28.0	0065: BCF 0A.3
0440: GOTO 43B		0066: BCF 0A.4
	setup_ccp1(CCP_CAPTURE_F	0067: GOTO 025
0441: BCF 28.3	E);	
	004D: BSF 57.2	0068: BCF 0B.6
0442: BCF 28.5	004E: MOVF 57,W	0069: BCF 0B.7
	004F: BSF 03.5	006A: BTFSC 0B.7
0443: BSF 03.5	0050: MOVWF 07	006B: GOTO 069
0444: BCF 05.3	0051: BCF 03.5	
0445: BCF 03.5	0052: CLRF 17	006C: MOVLW 00
0446: BCF 05.3	0053: MOVLW 04	006D: BTFSC 28.7
	0054: MOVWF 17	006E: MOVLW 01
0447: MOVLW 39		006F: XORLW 01
0448: MOVWF 58	0055: BCF 28.6	0070: BTFSC 03.2
0449: CALL 0A7		0071: GOTO 076
	0056: GOTO 062	0072: XORLW 01
044A: BCF 0A.3		0073: BTFSC 03.2

0074: GOTO 081	0090: BCF 0A.4	0474: MOVWF 07
0075: GOTO 08C	0091: GOTO 025	0475: BCF 03.5
		0476: BSF 57.4
0077: BSF 57.1	044D: CLRF 04	0477: MOVF 57,W
0078: MOVF 57,W	044E: MOVLW 1F	0478: BSF 03.5
0079: BSF 03.5	044F: ANDWF 03,F	0479: MOVWF 07
007A: MOVWF 07	0450: BSF 03.5	047A: BCF 03.5
007B: BCF 03.5	0451: BSF 1F.0	047B: BCF 57.3
007C: CLRF 1D	0452: BSF 1F.1	047C: MOVF 57,W
007D: MOVLW 04	0453: BSF 1F.2	047D: BSF 03.5
007E: MOVWF 1D	0454: BCF 1F.3	047E: MOVWF 07
	0455: MOVLW 81	047F: MOVLW 00
007F: BCF 28.7	0456: MOVWF 19	0480: BCF 03.5
	0457: MOVLW 26	0481: MOVWF 14
0080: GOTO 08C	0458: MOVWF 18	0482: BSF 03.5
	0459: MOVLW 90	0483: MOVWF 14
0081: BSF 28.3	045A: BCF 03.5	
	045B: MOVWF 18	0484: MOVF 01,W
0082: BSF 57.1		0485: ANDLW C0
0083: MOVF 57,W	0466: BSF 03.5	0486: IORLW 08
0084: BSF 03.5	0467: BSF 1F.0	0487: MOVWF 01
0085: MOVWF 07	0468: BSF 1F.1	
0086: BCF 03.5	0469: BSF 1F.2	0488: BCF 03.5
0087: CLRF 1D	046A: BCF 1F.3	0489: CLRF 10
0088: MOVLW 05		
0089: MOVWF 1D	046B: BCF 03.5	048A: MOVLW 00
	046C: BCF 1F.0	048B: MOVWF 78
008A: BSF 28.7		048C: MOVWF 12
	046D: BSF 03.5	048D: MOVLW 00
008B: GOTO 08C	046E: BCF 09.4	048E: BSF 03.5
		048F: MOVWF 12
008C: MOVLW C0	046F: BCF 03.5	0490: BCF 03.5
008D: IORWF 0B,F	0470: BCF 14.5	0491: BSF 57.2
	0471: BCF 57.5	0492: MOVF 57,W
008E: BCF 0D.0	0472: MOVF 57,W	0493: BSF 03.5
008F: BCF 0A.3	0473: BSF 03.5	0494: MOVWF 07

0495: BCF 03.5	04B2: GOTO 092	04D0: BCF 28.0
0496: CLRF 17		
0497: MOVLW 05	04B3: MOVLW FF	04D1: MOVLW 00
0498: MOVWF 17	04B4: MOVWF 58	04D2: BTFSC 28.1
	04B5: CALL 0A7	04D3: MOVLW 01
0499: BSF 57.1		04D4: SUBLW 01
049A: MOVF 57,W	04B6: GOTO 0BE	04D5: BTFSS 03.2
049B: BSF 03.5		04D6: GOTO 4E1
049C: MOVWF 07	04B7: MOVLW 00	
049D: BCF 03.5	04B8: BTFSC 28.0	04D8: MOVLW FF
049E: CLRF 1D	04B9: MOVLW 01	04D9: MOVWF 58
049F: MOVLW 05	04BA: SUBLW 01	04DA: CALL 0A7
04A0: MOVWF 1D	04BB: BTFSS 03.2	
	04BC: GOTO 4D1	04DB: CALL 0D2
04A1: BSF 03.5	04BD: MOVLW 00	
04A2: BSF 0C.2	04BE: BTFSC 28.5	04DC: BSF 03.5
	04BF: MOVLW 01	04DD: BCF 05.2
04A3: BSF 0D.0	04C0: XORLW 00	04DE: BCF 03.5
	04C1: BTFSS 03.2	04DF: BCF 05.2
04A4: MOVLW C0	04C2: GOTO 4D1	
04A5: BCF 03.5		04E1: MOVLW 00
04A6: IORWF 0B,F	04C4: MOVLW 3E	04E2: BTFSC 28.2
	04C5: MOVWF 58	04E3: MOVLW 01
04A7: MOVLW FF	04C6: CALL 0A7	04E4: SUBLW 01
04A8: BSF 03.5		04E5: BTFSS 03.2
04A9: MOVWF 07	04C7: CALL 0D2	04E6: GOTO 4FB
04AA: BCF 03.5		04E7: MOVLW 00
04AB: MOVWF 57	04C8: BSF 03.5	04E8: BTFSC 28.4
	04C9: BCF 05.2	04E9: MOVLW 01
04AC: MOVLW 30	04CA: BCF 03.5	04EA: XORLW 00
04AD: BSF 03.5	04CB: BSF 05.2	04EB: BTFSS 03.2
04AE: MOVWF 05		04EC: GOTO 4FB
	04CC: BSF 03.5	04ED: BSF 28.5
04AF: MOVLW C8	04CD: BCF 05.3	04EE: MOVLW 39
04B0: BCF 03.5	04CE: BCF 03.5	04EF: MOVWF 58
04B1: MOVWF 58	04CF: BCF 05.3	04F0: CALL 0A7

04F1: CALL 0D2	050B: BSF 03.5	0527: CLRF 2A
	050C: BSF 05.4	
04F2: BSF 03.5	050D: BCF 03.5	0528: CALL 182
04F3: BCF 05.3	050E: BTFSC 05.4	
04F4: BCF 03.5	050F: GOTO 553	0529: MOVF 2A,W
04F5: BSF 05.3		052A: SUBLW 01
	0510: BSF 03.5	052B: BTFSS 03.0
04F6: BSF 03.5	0511: BCF 05.2	052C: GOTO 553
04F7: BCF 05.2	0512: BCF 03.5	
04F8: BCF 03.5	0513: BCF 05.2	052D: MOVLW 00
04F9: BCF 05.2		052E: BTFSC 28.2
	0514: MOVLW 00	052F: MOVLW 01
04FA: BCF 28.2	0515: BTFSC 28.3	0530: SUBLW 01
	0516: MOVLW 01	0531: BTFSS 03.2
04FB: MOVLW 00	0517: SUBLW 01	0532: GOTO 53D
04FC: BTFSC 28.3	0518: BTFSS 03.2	
04FD: MOVLW 01	0519: GOTO 514	0533: BSF 28.5
04FE: SUBLW 01		
04FF: BTFSS 03.2	051A: BSF 03.5	0534: MOVLW 35
0500: GOTO 50B	051B: BCF 05.3	0535: MOVWF 58
	051C: BCF 03.5	0536: CALL 0A7
0501: BCF 28.5	051D: BCF 05.3	
		0537: CALL 0D2
0502: MOVLW FF	051E: BCF 28.3	
0503: MOVWF 58		0538: BSF 03.5
0504: CALL 0A7	051F: MOVLW 01	0539: BCF 05.3
	0520: MOVWF 29	053A: BCF 03.5
0505: CALL 0D2		053B: BSF 05.3
	0521: CLRF 38	
0506: BSF 03.5	0522: MOVLW 14	053C: BCF 28.2
0507: BCF 05.3	0523: MOVWF 37	
0508: BCF 03.5		053D: MOVLW 00
0509: BCF 05.3	0524: CLRF 3A	053E: BTFSC 28.3
	0525: MOVLW 1E	053F: MOVLW 01
050A: BCF 28.3	0526: MOVWF 39	0540: SUBLW 01

0541: BTFSS 03.2

0542: GOTO 54C

0543: BCF 28.5

0544: MOVLW FF

0545: MOVWF 58

0546: CALL 0A7

0547: BSF 03.5

0548: BCF 05.3

0549: BCF 03.5

054A: BCF 05.3

054B: BCF 28.3

054C: GOTO 350

054D: GOTO 37E

054E: GOTO 3A9

054F: GOTO 3D2

0550: GOTO 3FB

0551: GOTO 428

0552: GOTO 529

0553: GOTO 4B7

0554: SLEEP