

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

คู่มือแนะนำความถี่สูง

INDUCTION OVEN WITH HIGH FREQUENCY



เลขหมู่.....  
เลขทะเบียน **62114**  
วัน,เดือน,ปี **3 1 ก.ค. 2549**

b.....  
i.....

ปฏิญานินพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต  
ภาควิชาวิศวกรรมไฟฟ้า  
คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2547

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คู่มือเหนี่ยวนำความถี่สูง  
INDUCTION OVEN WITH HIGH FREQUENCY



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต  
ภาควิชาวิศวกรรมไฟฟ้า  
คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2547

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2547

ภาควิชา วิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ตู้อบเหนี่ยวนำความถี่สูง

INDUCTION OVEN WITH HIGH FREQUENCY

ผู้จัดทำ

1. นายวุฒิชัย บุญสังข์ รหัสประจำตัว 44010472
2. นายวุฒิชัย ศรีธรรม รหัสประจำตัว 44010474
3. นายศักดิ์ชัย เอกเฉลิมชัย รหัสประจำตัว 44010482
4. นายอำนาจ กรุพิมาย รหัสประจำตัว 44010615



อาจารย์ที่ปรึกษา

( รศ.ดร.วิริยะ พิเชฐจำเริญ )



อาจารย์ที่ปรึกษา

( ดร.สมภาพ ผลไม้ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## คู่มือเหนี่ยวนำความถี่สูง

นายวุฒิชัย บุญตั้งษ์	44010472
นายวุฒิชัย ศรีธรรม	44010474
นายศักดิ์ชัย เอกเฉลิมชัย	44010482
นายอำนาจ กรุพิมาย	44010615

รศ.ดร.วิริยะ พิเชษฐจำเริญ อาจารย์ที่ปรึกษา  
ดร.สมภพ ผลไม้ อาจารย์ที่ปรึกษา  
ปีการศึกษา 2547

### บทคัดย่อ

โครงการคู่มือเหนี่ยวนำความถี่สูงนี้เป็นการสร้างคู่มือโดยอาศัยหลักการเหนี่ยวนำของขดลวดขนาดพิคก้ากำลังไฟฟ้า 1,000 วัตต์ (watt) ซึ่งจะใช้วงจรฟลูบริดจ์อินเวอร์เตอร์ ( Full-Bridge-Inverter ) และมีพาวเวอร์มอสเฟต ( Power MOSFET ) เป็นตัวควบคุมการจ่ายพลังงานเข้าสู่ตัวคู่มือซึ่งเป็นโหลดอนุกรม R,L,C สามารถควบคุมการจ่ายพลังงานได้ด้วยการเปลี่ยนแปลงความถี่ที่จะจ่ายให้กับขดลวดเหนี่ยวนำ การควบคุมการจ่ายพลังงานให้กับคู่มือสามารถเพิ่มและลดกำลังได้โดยการเปลี่ยนความถี่โดยไม่ต้องเปลี่ยนขดลวดให้ความร้อนเหมือนดังคู่มือที่ใช้ขดลวดความร้อน ( Heating Oven ) และโดยการนำเอาวงจรไมโครคอนโทรลเลอร์มาเป็นตัวควบคุมในการจ่ายพลังงานให้กับคู่มือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

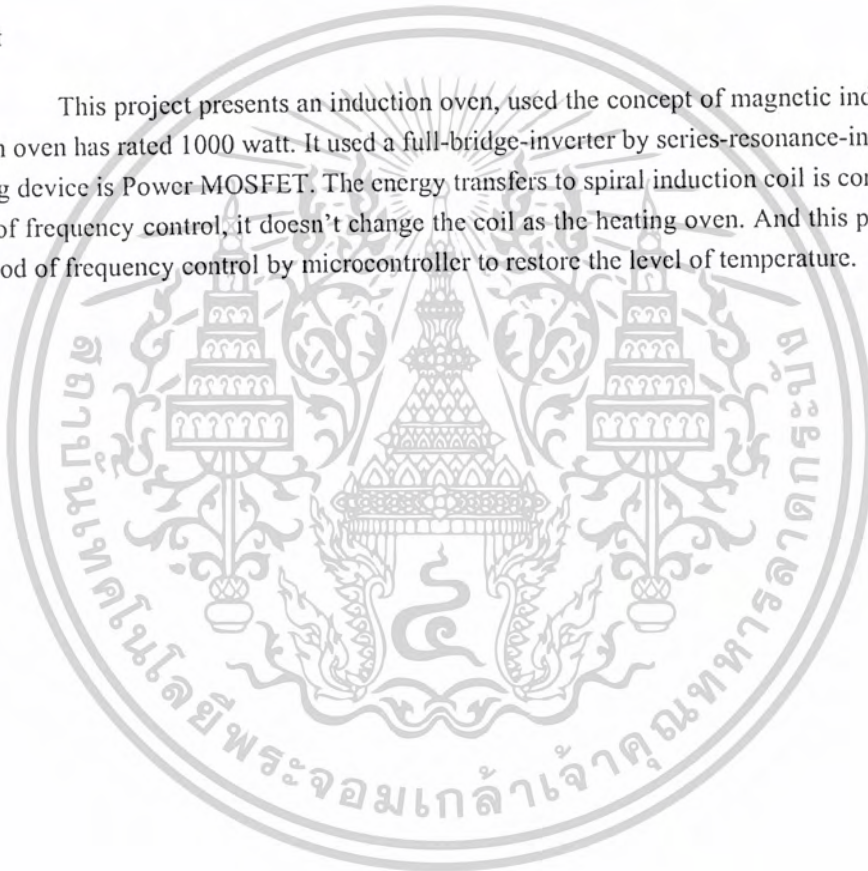
## Induction Oven with High Frequency

Wuttichai Boonsang  
 Wuttichai Sritham  
 Sakchai Akchalemchai  
 Amnat Kruphimai

Assc. Prof. Dr.Viriya Phichetjamroen    Advisor  
 Dr.Somphop Phonlamai                    Advisor

### Abstract

This project presents an induction oven, used the concept of magnetic induction and induction oven has rated 1000 watt. It used a full-bridge-inverter by series-resonance-inverter. The switching device is Power MOSFET. The energy transfers to spiral induction coil is control by the method of frequency control, it doesn't change the coil as the heating oven. And this project used the method of frequency control by microcontroller to restore the level of temperature.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ

	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	
สารบัญรูป	
บทที่ 1 บทนำ	1
1.1 ที่มาและความสำคัญ	1
1.2 วัตถุประสงค์	1
1.3 ประโยชน์ที่คาดว่าจะได้รับ	1
1.4 ขอบเขตการดำเนินงาน	2
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง	3
2.1 หลักการเบื้องต้น	3
2.2 การเหนี่ยวนำความร้อน	3
2.3 รีโซแนนซ์	4
2.4 อินเวอร์เตอร์รีโซแนนซ์แบบอนุกรม	5
2.4.1 หลักการทำงานเบื้องต้น	5
2.4.2 การสูญเสียจากสวิตชิง	6
2.5 การวัดอุณหภูมิ	6
2.5.1 หลักการของเทอร์โมคัปเปิล ( Thermocouple )	6
2.5.2 ปรัชญาการณของเทอร์โมคัปเปิล	7
2.5.3 เทอร์โมคัปเปิลชนิดมาตรฐาน	8
2.6 เพาเวอร์มอสเฟต	10
2.6.1 กำลังงานสูญเสียในรูปความร้อนของเพาเวอร์มอสเฟต	10
2.6.2 เส้นใยของวงจรถับเพาเวอร์มอสเฟต	12
2.7 ทฤษฎีที่ใช้ในการประมวลผลด้วยไมโครคอนโทรลเลอร์	15
2.7.1 สถาปัตยกรรมของ 89C51RD2	15
2.7.1.1 แนะนำไมโครคอนโทรลเลอร์	15
2.7.1.2 คุณลักษณะพื้นฐานของไมโครคอนโทรลเลอร์ตระกูล MCS-51	16
2.7.1.3 โครงสร้างของไมโครคอนโทรลเลอร์ตระกูล MCS-51	16
2.7.1.4 โครงสร้างหน่วยความจำภายในของไมโครคอนโทรลเลอร์ตระกูล MCS-51	16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	หน้า
2.7.2 การติดต่อสื่อสารระหว่างไอซีในระบบบัส I <sup>2</sup> C	18
2.7.2.1 ความรู้เบื้องต้นเกี่ยวกับระบบบัส I <sup>2</sup> C	18
2.7.2.2 คุณสมบัติโดยทั่วไปของบัส I <sup>2</sup> C	18
2.7.2.3 หลักการของระบบบัส I <sup>2</sup> C	18
2.7.2.4 สภาวะที่เกิดขึ้นบนบัส I <sup>2</sup> C	19
2.7.2.5 การทำงานบนระบบบัส I <sup>2</sup> C	19
2.7.3 การแปลงสัญญาณอนาล็อก-ดิจิทัล	21
2.7.3.1 การแปลงสัญญาณอนาล็อก-ดิจิทัลแบบประมาณค่าใกล้เคียง	21
2.7.3.2 ไอซีแปลงสัญญาณ ANALOG เป็นข้อมูลดิจิทัล ขนาด 16/20 บิต (CS5525/CS5526)	22
2.8 การเลือกวัสดุสำหรับการสร้างเตาอบแบบ Induction	23
บทที่ 3 โครงสร้างและการออกแบบ	25
3.1 วงจรเรียงกระแส ( Rectifier )	25
3.1.1 ตัวต้านทานลดทอนกระแส R <sub>s</sub>	25
3.1.2 วงจรกรองแรงดัน ( Capacitor Filter )	26
3.1.3 ไดโอดเรกติไฟเออร์	29
3.1.4 ฟิวส์ ( Fuse )	30
3.2 วงจรอินเวอร์เตอร์ ( Inverter )	30
3.3 วงจรสร้างสัญญาณพัลส์	31
3.4 ชุดสัญญาณขับอินเวอร์เตอร์	34
3.5 วงจรตั้งเวลา	36
3.6 การออกแบบแหล่งจ่ายไฟกระแสตรง	37
3.7 การจัดวางและจับยึดอุปกรณ์	38
บทที่ 4 การทดลองและผลการทดลอง	39
4.1 การทดสอบชุดวงจรสัญญาณขับเกท	39
4.2 การทดลองหาที่กักกำลังไฟฟ้าสูงสุดและต่ำสุด	43
บทที่ 5 สรุปและวิจารณ์โครงการ	45
เอกสารอ้างอิง	
ภาคผนวก ก. คู่มือการใช้งาน	
ภาคผนวก ข. Program	
ภาคผนวก ค. Data Sheet	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## การบัญชีรูป

	หน้า
รูปที่ 2-1 วงจรรีโชนแนนซ์อนุกรม	4
รูปที่ 2-2 หลักการของเทอร์โมคัปเปิล	7
รูปที่ 2-3 กฎของโลหะแทรก	7
รูปที่ 2-4 อุณหภูมิช่วงกลางสายจะไม่มีผลต่อการเกิดแรงเคลื่อนไฟฟ้า	8
รูปที่ 2-5 กฎของอุณหภูมิแทรก	8
รูปที่ 2-6 ความสัมพันธ์ระหว่างอุณหภูมิของเทอร์โมคัปเปิลกับแรงดัน	10
รูปที่ 2-7 ลักษณะของกระแสและแรงดันคร่อมเพาเวอร์มอสเฟตเมื่อเริ่มนำกระแสและเริ่มหยุดนำกระแส	11
รูปที่ 2-8 ตัวเก็บประจุแฝงที่ค่ออยู่ที่ขาค้างภายในตัวเพาเวอร์มอสเฟต	12
รูปที่ 2-9 แรงดันและกระแสขาเกตขณะเพาเวอร์มอสเฟตถูกไบอัสให้เห็นขวนำกระแส	13
รูปที่ 2-10 Gate charge chart	13
รูปที่ 2-11 การชาร์จประจุที่ขาเกตตามเวลาเมื่อเริ่มนำกระแส (ก) และผลเมื่อเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต (ข)	15
รูปที่ 2-12 รูปแบบของข้อมูลกำหนดแอดเดรสที่ใช้ในการอ้างถึงแบบ 7 บิต	20
รูปที่ 2-13 รูปแบบของข้อมูลอนุกรมที่ใช้คืดค่อกับอุปกรณ์บนบัส I <sup>2</sup> C เมื่อใช้การอ้างถึงแบบ 7 บิต	20
รูปที่ 2-14 รูปแบบของข้อมูลอนุกรมที่ใช้คืดค่อกับอุปกรณ์บนบัส I <sup>2</sup> C เมื่อใช้การอ้างถึงแบบ 10 บิต	21
รูปที่ 2-15 โครงสร้างภายในของไอซีเบอร์ CS5525/CS5526	23
รูปที่ 3-1 โครงสร้างและการจัดวางขลวดความร้อนของคู้อับ	25
รูปที่ 3-2 ลักษณะการชาร์จ – คาบประจุของตัวเก็บประจุฟิลเตอร์ในวงจรเรกติไฟเออร์	27
รูปที่ 3-3 การประมาณค่าเวลาในการคายประจุของตัวเก็บประจุฟิลเตอร์ให้มีค่าเท่ากับครึ่งหนึ่งของค่าคาบเวลาของแรงดันไฟสลับเพื่อสะดวกในการคำนวณ	28
รูปที่ 3-4 ชุดวงจรอินเวอร์เตอร์	31
รูปที่ 3-5 รูปคลื่นลักษณะการทำงานของ TL494	33
รูปที่ 3-6 การต่อชุดวงจรควบคุมกับค่าความต้านทานที่ขา 6 ของ IC TL-494	34
รูปที่ 3-7 Block diagram แสดงส่วนของวงจรควบคุม	34
รูปที่ 3-8 ชุดวงจรจ่ายสัญญาณขับอินเวอร์เตอร์	35
รูปที่ 3-9 การเชื่อมต่อระหว่างวงจรขับอินเวอร์เตอร์ (DRIVE ISOLATE) กับชุดอินเวอร์เตอร์	36
รูปที่ 3-10 วงจรวงจรรักษาระดับแรงดัน (Regulator)	35
รูปที่ 3-11 ชุดวงจรตั้งเวลา	37
รูปที่ 3-12 วงจรจ่ายไฟกระแสตรง +12V <sub>DC</sub>	38

หน้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4-1 วงจรกำลังที่ใช้ทดลอง	39
รูปที่ 4-2 วงจร DRIVE ISOLATE	40
รูปที่ 4-3 สัญญาณที่ได้จากไอซีเบอร์ TL 494	41
รูปที่ 4-4 สัญญาณที่ได้จากการ Isolate ผ่านไอซีเบอร์ PC 817	41
รูปที่ 4-5 สัญญาณที่ผ่าน IR2110 ขับอินเวอร์เตอร์ที่ขาเกตของ MOSFET	42
รูปที่ 4-6 ความสัมพันธ์ระหว่างอุณหภูมิกับเวลาที่ความถี่ต่างๆ	44



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### กิตติกรรมประกาศ

ปริญญาานิพนธ์ฉบับนี้อาจจะไม่สำเร็จด้วยดี หากไม่ได้รับความช่วยเหลือ และความร่วมมือจากหลายฝ่ายด้วยกัน

ขอขอบพระคุณอาจารย์ที่ปรึกษาปริญญาานิพนธ์ รศ.ดร.วิริยะ พิเชฐจำเริญ และ ดร.สมภพ ผลไม้ ที่ให้ความเอาใจใส่ แนะนำ และช่วยเหลือเสมอมา

ขอขอบคุณรุ่นพี่ปริญญาโท พี่ต้น พี่จุง พี่ลิ้ม และพี่อาร์ท ที่อำนวยความสะดวกด้านเครื่องมือและสถานที่พร้อมคำแนะนำดีๆ

ขอขอบพระคุณบุคคลสำคัญที่สุด คือ บิดา มารดา อันเป็นที่เคารพรักยิ่ง ซึ่งได้เสียสละมาเป็นอย่างดี พร้อมทั้งให้โอกาสในการศึกษาอย่างเต็มที่ และยังให้กำลังใจ เอาใจใส่เสมอมา ในทุก ๆ ด้านอันหาที่เปรียบมิได้ ขอระลึกในพระคุณอันสุดประมาณ และขอกราบขอบพระคุณมา ณ ที่นี้

นายวุฒิชัย บุญสังข์

นายวุฒิชัย ศรีธรรม

นายศักดิ์ชัย เอกเฉลิมชัย

นายอำนาจ กรุพิมาย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

### 1.1 ที่มาและความสำคัญ

ปัจจุบันพลังงานนับได้ว่าเป็นความสำคัญอย่างยิ่งในชีวิตประจำวันของมนุษย์เรา ที่จะต้องมีการบริหารจัดการ หรือการนำมาใช้ให้เกิดประโยชน์สูงสุด โดยเฉพาะพลังงานไฟฟ้าได้กลายเป็นพลังงานหลักที่เข้ามามีบทบาทเป็นอย่างมากในอุตสาหกรรมต่างๆ และในชีวิตประจำวันของทุกคนที่จำเป็นต้องบริโภคอุปโภคพลังงานไฟฟ้าเพื่อการดำรงชีวิต ทำให้เกิดการคิดค้นเทคโนโลยีใหม่ๆ ขึ้นเพื่ออำนวยความสะดวก และใช้ประโยชน์จากพลังงานไฟฟ้าอย่างเต็มที่และคุ้มค่า โดยมีการนำเอาทฤษฎีต่างๆ ทางด้านไฟฟ้าที่เกี่ยวข้องมาประยุกต์ใช้ เพื่อให้เกิดสิ่งประดิษฐ์ใหม่ๆ ที่มีคุณประโยชน์

การใช้พลังงานส่วนใหญ่ ผลของพลังงานมักปรากฏออกมาในรูปของแสงสว่างและพลังงานความร้อน โดยในส่วนของพลังงานความร้อนอาจได้มาจากขดลวดเหนี่ยวนำความร้อน ซึ่งสามารถนำมาประยุกต์ใช้เป็นเครื่องใช้ไฟฟ้าชนิดต่างๆ ได้

การเหนี่ยวนำความร้อนที่โลหะเป็นนวัตกรรมทางความร้อนที่น่าสนใจตามหลักการออกแบบทาง POWER ELECTRONIC ตามที่ได้ศึกษาวิจัยกันแล้ว เราสามารถที่จะนำเอาหลักการขดลวดเหนี่ยวนำความร้อนมาประยุกต์ใช้เป็นเครื่องใช้ไฟฟ้าต่างๆ ให้มีคุณภาพ พร้อมทั้งมีศักยภาพที่มากขึ้นเรื่อยๆ ไปได้ โดยใช้ความรู้ด้าน POWER ELECTRONIC ตามที่สนใจเป็นฐานในการเริ่มต้นพัฒนาต่อไป

### 1.2 วัตถุประสงค์

โครงการนี้เป็นกรนำเสนอนวัตกรรมในการทำเตาอบ โดยอาศัยหลักการเหนี่ยวนำแทนการให้ความร้อนแบบขดลวดความร้อนที่มีใช้อยู่ในปัจจุบัน โดยมีจุดมุ่งหมายเพื่อให้การเพิ่มขึ้นของอุณหภูมิภายในตู้อบแบบเหนี่ยวนำเร็วกว่าขดลวดความร้อนในขนาดพิกัดกำลังที่เท่ากัน

เป็นการพัฒนาระบบอินเวอร์เตอร์ ให้สามารถจ่ายพลังงานเพื่อสนองตอบต่อความต้องการพลังงานของโหลดเท่าที่จำเป็น เนื่องจากการเล็งเห็นถึงความสำคัญของพลังงาน ที่ต้องมีการจัดสรรอย่างมีประสิทธิภาพ

### 1.3 ประโยชน์ที่คาดว่าจะได้รับ

1.3.1 ใช้เวลาในการทำความร้อนต่ำ

1.3.2 ตู้อบมีการจัดการการใช้พลังงานหรือสามารถควบคุมกำลังไฟฟ้าที่ใช้ ให้สามารถตอบสนองต่อความต้องการพลังงานของโหลด

1.3.3 สามารถนำตู้อบไปใช้งานโดยทั่วไปได้อย่างมีประสิทธิภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 1.4 ขอบเขตการดำเนินงาน

ตู้อบเหนียวนำความถี่สูงที่สร้างขึ้น เป็นเครื่องที่มุ่งเน้นพัฒนาและออกแบบ อินเวอร์เตอร์ให้สามารถทำงานที่ความถี่สูง เพื่อให้เกิดการเหนียวนำความร้อนขึ้นที่ผิวของเหล็กที่เป็นตัวคู่อบ จนทำให้เกิดความร้อนขึ้นภายในคู่อบ โดยมีย่านอุณหภูมิอยู่ระหว่าง 40 - 160 องศาเซลเซียส สามารถทำการปรับตั้งเวลาการใช้งาน ตั้งแต่ 0 - 2 ชั่วโมง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2

### ทฤษฎีที่เกี่ยวข้อง

#### 2.1 หลักการเบื้องต้น

การให้ความร้อนแบบเหนี่ยวนำ ( Induction Heating ) เป็นหลักการเหนี่ยวนำทางคลื่นแม่เหล็กไฟฟ้าที่กระแสไฟฟ้าความถี่สูง ซึ่งทำให้เกิดปรากฏการณ์ผลกระทบที่ผิว ( Skin Effect ) เกิดขึ้น โดยโหลดที่ใช้ต้องเป็นโลหะหรือมีสาร Ferro ของแม่เหล็กเป็นส่วนประกอบ ซึ่งในขณะที่เหนี่ยวนำนั้น โมเลกุลที่อยู่ในเนื้อโลหะจะเกิดการสั่นตัวตามความถี่ที่ใช้งาน โดยทำให้เกิดการเสียดสีของโมเลกุลจึงทำให้เนื้อโลหะบริเวณผิวเกิดความร้อนขึ้นเรื่อยๆต่อไป

#### 2.2 การเหนี่ยวนำความร้อน

การเหนี่ยวนำความร้อนที่ผิวโลหะ พบว่าการใช้สนามแม่เหล็กในการส่งถ่ายพลังงานจะมีการสูญเสียในรูปของสนามแม่เหล็ก คือ การสูญเสียเนื่องจากกระแสไหลวน ( Eddy Current Loss ) และการสูญเสียเนื่องจากฮิสเทอรีซิส ( Hysteresis Loss ) ซึ่งเกิดขึ้นในเนื้อสารที่ใช้สร้างทางเดินแม่เหล็ก การสูญเสียนี้อยู่ในรูปความร้อนซึ่งเราไม่ต้องการและพยายามหลีกเลี่ยงมาโดยตลอด แต่ถ้าเรามองจุดนี้ให้เป็นประโยชน์ก็จะสามารถนำมาใช้ให้ความร้อนกับชิ้นงานได้ โดยการทำให้เกิดความร้อนขึ้นบนแกนเหล็กให้มากที่สุดหรือให้มีการสูญเสียในแกนเหล็ก ( Core Loss ) สูงสุด การสูญเสียในแกนเหล็กที่ประกอบด้วย การสูญเสียเนื่องจากกระแสไหลวน กับ การสูญเสียเนื่องจากฮิสเทอรีซิส สามารถอธิบายได้ดังสมการ

$$P_c = P_h + P_e \quad (2.1)$$

$$P_c = K_{lf} B_{max}^2 + K_{cf} f^2 B_{max}^2 \quad (2.2)$$

จากสมการมีตัวประกอบที่สำคัญ 2 อย่าง คือ ค่าความถี่ (f) กับค่าความหนาแน่นของเส้นแรงแม่เหล็ก ( $B_{max}$ ) โดยถ้าค่าทั้งสองยังมีค่ามาก ความร้อนก็จะมากขึ้น แต่การออกแบบต้องคำนึงถึงการใช้งานเป็นสำคัญตามพิถกของอุปกรณ์ที่ใช้ โดยออกแบบที่ความถี่สูงๆ เพื่อจะได้ไม่ต้องใช้กระแสมากในการสร้างความร้อน โดยลดพิถกของอุปกรณ์ที่ใช้งานต่างๆ ได้มากขึ้นด้วย

การทำงานด้านเอาท์พุทนั้น ชุดโหลดที่ใช้กับชุดขดลวดให้ความร้อนจะมีลักษณะเป็น L เกิดขึ้น ทำให้เราต้องใช้ตัวเก็บประจุ C ต่อร่วมด้วยเพื่อแก้ตัวประกอบกำลัง พร้อมทั้งแก้ค่า POWER FACTOR โดยที่สำคัญระบบต้องเกิดสภาวะรีโซแนนซ์ ซึ่งจะทำให้เกิดการส่งถ่ายพลังงานที่สูงที่สุดไปยังโหลด อย่างไรก็ตามในขณะที่อุณหภูมิเพิ่มขึ้นเรื่อยๆ นั้น ตามคุณลักษณะของโหลดจะเปลี่ยนแปลงไปด้วยในขณะที่ C คงที่นั้น เราต้องปรับความถี่จากการตรวจสอบกระแสให้ดีต่อไปได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.3 รีโซแนนซ์

ในทางไฟฟ้ารีโซแนนซ์ (Resonance) คือมุมเฟสของกระแสและแรงดันอินเฟสกัน วงจร RLC ที่ต่อแบบอนุกรมหรือแบบขนาน ไม่ว่าจะวงจรจะต่อในลักษณะใดก็ตาม ค่ารีแอกแตนซ์ (Reactance) ที่เกิดขึ้นภายในวงจรอาจจะเกิดขึ้นเสริมกันหรือหักล้างกันก็ได้ ทั้งนี้ขึ้นอยู่กับค่าอินดักทีฟรีแอกแตนซ์ ( $X_L$ ) หรือ คาปาซิทีฟรีแอกแตนซ์ ( $X_C$ ) ในส่วนต่างๆของวงจร อย่างไรก็ตาม ผลสุดท้ายค่ารีแอกแตนซ์ที่เกิดขึ้นนั้นจะเหลือแต่ค่ารีแอกแตนซ์รวมของวงจรเพียงค่าเดียวเท่านั้น ซึ่งจะปรากฏในรูปของค่าอินดักทีฟรีแอกแตนซ์ ( $X_L$ ) หรือ คาปาซิทีฟรีแอกแตนซ์ ( $X_C$ ) ก็ได้ ทั้งนี้ขึ้นอยู่กับค่าใดมีอิทธิพลมากกว่ากัน

ในวงจร RLC ถ้าหากค่ารีแอกแตนซ์ในวงจรเกิดการหักล้างกันหมด วงจรก็จะเหลือแต่ค่ารีซิสแตนซ์ (R) เพียงอย่างเดียวเท่านั้น ทำให้ค่าเพาเวอร์แฟกเตอร์ของวงจรมีค่าเท่ากับหนึ่ง สถานะดังกล่าวเรียกว่า สถานะรีโซแนนซ์ ซึ่งในโครงการคู่มือเขียนข้อความนี้ ได้ใช้หลักการของ รีโซแนนซ์อนุกรม



รูปที่ 2-1 วงจรรีโซแนนซ์อนุกรม

$$Z = R + jX_T \quad (2.3)$$

$$Z = R + j(X_L - X_C) \quad (2.4)$$

ที่รีโซแนนซ์

$$X_L = X_C \quad (2.5)$$

$$2\pi f_r L = 1/(2\pi f_r C) \quad (2.6)$$

$$f_r = \frac{1}{2\pi\sqrt{LC}} \quad (2.7)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.4 อินเวอร์เตอร์รีโซแนนซ์แบบอนุกรม

### 2.4.1 หลักการทำงานเบื้องต้น

อินเวอร์เตอร์รีโซแนนซ์แบบอนุกรม ก็คือ คอนเวอร์เตอร์ที่แปลงกำลังจากไฟฟ้ากระแสตรงเป็น กระแสสลับ ซึ่งจะเรียกว่าเป็นวงจรรีโซแนนซ์แบบอนุกรม เพราะมีตัวเหนี่ยวนำและตัวเก็บประจุอนุกรมกันกับ โหลดความต้านทาน การสวิตช์จะทำให้เกิดแรงดันรูปคลื่นสี่เหลี่ยม โดยที่ตัวเหนี่ยวนำและตัวเก็บประจุ (C) จะทำให้เกิดความถี่รีโซแนนซ์ซึ่งจะมีค่าเท่ากับความถี่สวิตช์

ขั้นตอนการวิเคราะห์ มีดังนี้

1. พิจารณาผลตอบสนองเชิงความถี่ของวงจร R-L-C จะได้ อัตรายบายแรงดันของวงจรซึ่งมีความสัมพันธ์ ดังนี้

$$\frac{V_o}{V_i} = \frac{R}{\sqrt{R^2 + \left(\omega L - \frac{1}{\omega C}\right)^2}} \quad (2.8)$$

$$\frac{V_o}{V_i} = \frac{1}{\sqrt{1 + \left(\frac{\omega L}{R} - \frac{1}{\omega RC}\right)^2}} \quad (2.9)$$

2. ความถี่รีโซแนนซ์จะมีค่าเท่ากับ

$$\omega_0 = \frac{1}{\sqrt{LC}} \quad (2.10)$$

$$f_0 = \frac{1}{2\pi\sqrt{LC}} \quad (2.11)$$

ที่ความถี่รีโซแนนซ์ ค่าอิมพีแดนซ์ของตัวเหนี่ยวนำและตัวเก็บประจุจะหักล้างกัน จึงมองเห็นเป็น โหลดมีค่าเฉพาะความต้านทานเท่านั้น

เมื่อแรงดันไฟฟ้าด้านออกเป็นรูปคลื่นสี่เหลี่ยมที่ความถี่  $f_0$  ผลของ L-C จะทำหน้าที่คล้ายเป็นตัวกรองความถี่ คือทำให้ความถี่หลักมูลผ่านไป และจะลดขนาดสัญญาณของฮาร์มอนิกลำดับต่างๆ ทำให้รูปคลื่นแรงดันตกคร่อมความต้านทานเป็นรูปคลื่นสัญญาณไซน์ ที่มีความถี่เดียวกันกับความถี่ของรูปคลื่นสี่เหลี่ยม

3. ขนาดของแรงดันความถี่หลักมูลของสัญญาณรูปคลื่นสี่เหลี่ยม  $\pm V_{dc}$  จะมีขนาดเท่ากับ

$$V_1 = \frac{4V_{dc}}{\pi} \quad (2.12)$$

4. ผลตอบสนองเชิงความถี่ของวงจรกรองความถี่จะแสดงในพจน์ของแบนวิธด์ โดยแสดงใน

รูปตัวประกอบคุณภาพ (Quality Factor : Q) ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Q = \frac{\omega_0 L}{R} = \frac{1}{\omega_0 RC} \quad (2.13)$$

5. อัตราขยายแรงดันในสมการที่ (9) สามารถแสดงได้ในพจน์ของ  $Q$  ได้ ดังนี้

$$\frac{V_o}{V_i} = \frac{1}{\sqrt{1 + Q^2 \left( \frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right)^2}} \quad (2.14)$$

6. อัตราขยายแรงดันของผลคูณของเชิงความถี่บรรทัดฐาน (Normalized Frequency ;  $f_s/f_0$ ) ที่ค่า  $Q$  ต่างๆ ซึ่งจะเห็นได้ว่าแวลต์คร่อมตัวต้านทานจะลดลงเมื่อค่า  $Q$  สูงขึ้น ขณะที่การเพิ่มค่า  $L$  และลดค่า  $C$  จะมีผลทำให้  $Q$  มีค่าสูงขึ้น เช่นกัน

#### 2.4.2 การสูญเสียจากสวิตซ์

จุดเด่นของอินเวอร์เตอร์รีโซแนนซ์ คือ การลดการสูญเสียของสวิตซ์เมื่อเทียบกับอินเวอร์เตอร์ทั่วไป หากความถี่รีโซแนนซ์และค่า  $Q$  ของวงจรมีค่าสูงขึ้น สวิตซ์จะทำงานเมื่อกระแสไหลลมีค่าเข้าใกล้ศูนย์ ทำให้อุปกรณ์สวิตซ์มีการสูญเสียต่ำ วงจรอินเวอร์เตอร์ชนิดนี้จึงมีประสิทธิภาพค่อนข้างสูง

### 2.5 การวัดอุณหภูมิ

#### 2.5.1 หลักการของเทอร์โมคัปเปิล ( Thermocouple )

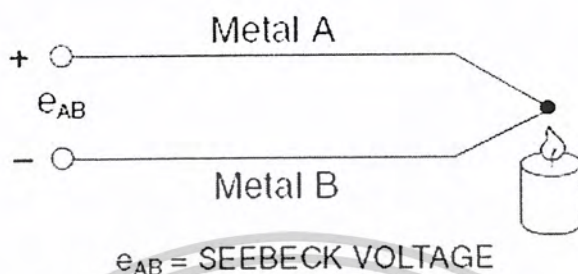
ในงานวิศวกรรม Thermocouple เป็นอุปกรณ์วัดอุณหภูมิที่นิยมใช้กันมากที่สุด เพราะมีข้อได้เปรียบอุปกรณ์วัดอุณหภูมิชนิดอื่นๆ อยู่หลายประการ เช่น

- เป็นอุปกรณ์ที่มีขนาดเล็ก สามารถวัดในพื้นที่ที่จำกัดได้
- แข็งแรง ทนทานต่อแรงกระแทก และการสั่นสะเทือนได้
- การติดตั้ง ประกอบทำได้สะดวก
- การวัดอุณหภูมิ 2 จุด ทำได้ง่าย

ในปี ค.ศ. 1827 นักวิทยาศาสตร์ชาวเยอรมันชื่อ Thomas Seebeck พบว่า เมื่อนำโลหะ 2 ชนิดที่ทำด้วยโลหะต่างชนิดกันมาเชื่อมปลายทั้งสองเข้าด้วยกัน และทำให้ปลายที่เชื่อมไว้ทั้งสองข้างมีอุณหภูมิต่างกัน จะเกิดกระแสไฟฟ้าในวงจรเส้นลวดทั้งสอง ปริมาณของกระแสไฟฟ้าจะเปลี่ยนแปลงไปตามผลต่างของอุณหภูมิที่ปลายจุดเชื่อมทั้งสองด้านนั้น แรงเคลื่อนนี้เรียกว่า ซีเบคโวลเตจ (Seebeck Voltage) ตามรูปที่ 2 ต่อมาในปี ค.ศ. 1934 นักวิทยาศาสตร์ชื่อ Jean C.A. Peltier พบว่า เมื่อจ่ายกระแสเข้าไปในวงจรลักษณะเดียวกันที่ซีเบคสร้างขึ้น จะทำให้อุณหภูมิที่ปลายทั้งสองด้านแตกต่างกัน โดยปลายด้านหนึ่งจะร้อน ส่วนอีกด้านหนึ่งจะเย็นลง ลวดทั้งสองทำจากบิสมัทและแอนติโมนี จากการค้นพบของซีเบคและเพลเทียร์ เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รากของการค้นคว้าเกี่ยวกับหลักการของเทอร์โมคัปเปิล ซึ่งได้พัฒนาเป็นเครื่องมือวัดอุณหภูมิที่ใช้กันอย่างกว้างขวางในอุตสาหกรรมปัจจุบัน



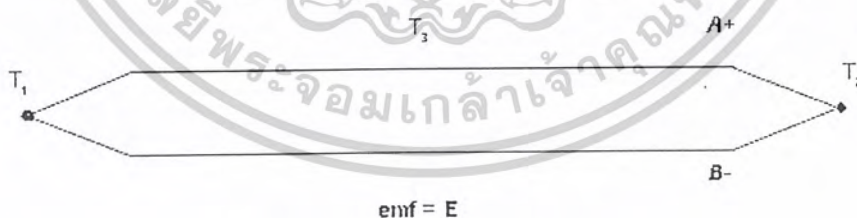
รูปที่ 2-2 หลักการของเทอร์โมคัปเปิล

## 2.5.2 ปรัชญาการณธ์ของเทอร์โมคัปเปิล

2.5.2.1 กฎของการเกิดแรงเคลื่อนทางไฟฟ้า เนื่องจากความแตกต่างของอุณหภูมิ

2.5.2.2 กฎของวงจรโลหะชนิดเดียวกัน (Law of the homogeneous circuit) ในวงจรที่ประกอบขึ้นด้วยโลหะชนิดเดียวกันจะไม่เกิดกระแสไฟฟ้าไหลในวงจร เมื่อเกิดความแตกต่างของอุณหภูมิที่ปลายจุดทั้งสอง

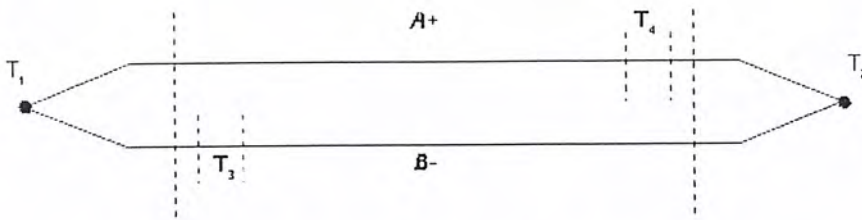
2.5.2.3 กฎของโลหะแทรก (Law of the intermediate circuit) ถ้าหากมีโลหะแทรกอยู่ในส่วนหนึ่งส่วนใดของวงจร การเพิ่มของโลหะที่แทรกเข้าไปนี้จะไม่มีผลต่อแรงดันไฟฟ้าที่เกิดขึ้นในทางปฏิบัติที่ใช้กันอยู่เสมอ เช่น ขั้วต่อ หรือสายทองแดงที่ใช้ต่อกับมิเตอร์



รูปที่ 2-3 กฎของโลหะแทรก

2.5.2.4 ในเทอร์โมคัปเปิลคู่เดียวกันอุณหภูมิที่มีผล คือ อุณหภูมิที่ปลายจุดต่อทั้งสองข้างเท่านั้น อุณหภูมิบนจุดต่างๆ ตามสายจะไม่มีผลต่อแรงเคลื่อนไฟฟ้าที่เกิดขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2-4 อุณหภูมิช่วงกลางสายจะไม่มีผลต่อการเกิดแรงเคลื่อนไฟฟ้า

2.5.2.5 กฎของอุณหภูมิแทรก ( Law of the intermediate temperature ) แรงเคลื่อนไฟฟ้าที่เกิดขึ้นโดยเทอร์โมคัปเปิลชุดใด ๆ จะมีค่าเท่ากับผลรวมทางพีชคณิตของแรงเคลื่อนไฟฟ้าของเทอร์โมคัปเปิลแต่ละคู่



รูปที่ 2-5 กฎของอุณหภูมิแทรก

2.5.2.6 การต่อขานานเทอร์โมคัปเปิลเข้าด้วยกัน ผลที่ได้คือแรงเคลื่อนไฟฟ้าที่แสดงค่าอุณหภูมิเฉลี่ย

2.5.2.7 การต่ออนุกรมเทอร์โมคัปเปิล แรงเคลื่อนไฟฟ้าที่เกิดขึ้นจะเป็นผลรวมของเทอร์โมคัปเปิล

แต่ละชุด

2.5.2.8 การต่อเทอร์โมคัปเปิลสองชุดกลับหัวกันเป็นการวัด ผลต่างของอุณหภูมิ

### 2.5.3 เทอร์โมคัปเปิลชนิดมาตรฐาน

#### เทอร์โมคัปเปิลชนิด S

สายลวดทำจากพลาคินัม และสายบวททำจากโลหะผสม 90% ของพลาคินัม + 10% ของโรเดียม สามารถวัดอุณหภูมิได้สูงถึง 1400 องศาเซลเซียส

คุณสมบัติของเทอร์โมคัปเปิลชนิด S นี้ สามารถนำไปใช้งานในสภาวะที่เป็น Oxidizing และ Inert ได้ดี โดยสามารถทนอุณหภูมิได้ถึง 1400 องศาเซลเซียส ถ้าเป็นการใช้งานในระยะสั้นๆ สามารถทนได้ถึง 1482 องศาเซลเซียส แต่ไม่เหมาะสำหรับสภาวะงานที่เป็น Recing , Vacuum หรือสภาพงานที่มีไอของโลหะ เช่น ตะกั่ว สังกะสี และไอของโลหะที่จะทำให้อายุการใช้งานสั้นลง จึงจำเป็นต้องป้องกันด้วย Protecting Tube ที่เป็นแบบอลูมิเนียม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**เทอร์โมกัมป์เปิดชนิด R**

สายบวกรทำจากพลาตินัม สายลบทำจากพลาตินัม 87% + โรเดียม 13% เอ้าท์พุทของชนิด R สูงกว่าชนิด S

**เทอร์โมกัมป์เปิดชนิด B**

สายบวกรทำจากพลาตินัม 70% + โรเดียม 30% สายลบทำจากพลาตินัม 94% + โรเดียม 6%  
เทอร์โมกัมป์เปิดชนิด B จะให้แรงเคลื่อนต่ำกว่าชนิด S และ R แต่คุณสมบัติที่เด่นกว่าคือทนอุณหภูมิได้สูงถึง 1704 องศาเซลเซียส ในสภาวะที่เป็น Oxidizing และ Inert แต่ไม่เหมาะสำหรับสภาวะงานที่เป็น Reducing, Vacuum

**เทอร์โมกัมป์เปิดชนิด J**

สายบวกรทำด้วยเหล็ก สายลบทำด้วย Constantan ( โลหะผสมระหว่าง 60% ของทองแดง + 40% ของนิกเกิล )

เทอร์โมกัมป์เปิดชนิด J นี้ เหมาะสำหรับสภาพงานที่เป็น Vacuum, Oxidizing, reducing หรือ Inert ที่อุณหภูมิไม่เกิน 760 องศาเซลเซียส ไม่เหมาะสำหรับงานที่มีอุณหภูมิต่ำกว่า 0 องศาเซลเซียส และที่อุณหภูมิสูงกว่า 538 องศาเซลเซียส ควรที่จะใช้สายเทอร์โมกัมป์เปิดที่มีขนาดใหญ่ ซึ่งจะทำให้อายุการใช้งานยืนยาวขึ้น

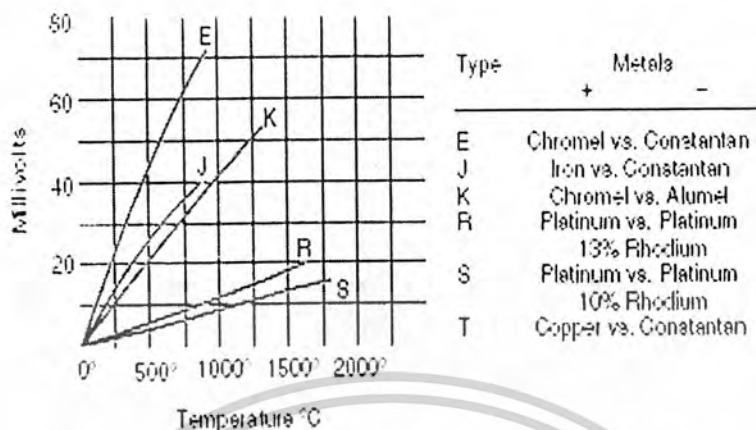
**เทอร์โมกัมป์เปิดชนิด T**

สายบวกรทำด้วยทองแดง สายลบทำจาก Constantan

เทอร์โมกัมป์เปิดชนิด T เหมาะสำหรับการวัดอุณหภูมิที่ต่ำกว่าจุดเยือกแข็งของน้ำ ในสภาพการใช้งานปกติสามารถวัดอุณหภูมิได้ต่ำถึง  $-184$  องศาเซลเซียส แต่อุณหภูมิทางบวกรวัดได้ต่ำกว่าชนิดอื่น และสามารถใช้งานในสภาวะที่เป็น Vacuum, Oxidizing, reducing หรือ Inert ได้ดี

**เทอร์โมกัมป์เปิดชนิด K**

สายบวกรทำจากโลหะผสมระหว่าง นิกเกิล 10% + โครเมียม 90% สายลบทำจากโลหะผสมระหว่าง นิกเกิล 95% + 5% ของส่วนผสมระหว่างอะลูมิเนียม, แมงกานีสและซิลิกอน สามารถนำมาใช้งานในสภาวะที่เป็น Oxidizing หรือ Inert ได้ดีกว่าชนิดอื่น สามารถทนอุณหภูมิได้สูงถึง 1260 องศาเซลเซียส และที่อุณหภูมิต่ำถึง  $-250$  องศาเซลเซียส



รูปที่ 2-6 ความสัมพันธ์ระหว่างอุณหภูมิของเทอร์โมคัปเปิลกับแรงดัน

## 2.6 เพาเวอร์มอสเฟต

เพาเวอร์มอสเฟต (Power Mosfet) สามารถทำงานได้ดีที่ความถี่สูง ขนาดตั้งแต่ 50 กิโลเฮิรตซ์ ไปจนถึงประมาณ 200-400 กิโลเฮิรตซ์ เนื่องจากมันใช้เวลาในการเปลี่ยนสถานะค่อนข้างสั้น และการพัฒนาในปัจจุบัน มีแนวโน้มจะทำให้เพาเวอร์มอสเฟตทำงานได้ดีที่ความถี่สูงขึ้นไปอีก ซึ่งจะทำให้เป็นผลดีในการลดขนาดอินเวอร์เตอร์ ในส่วนวงจรขับของเพาเวอร์มอสเฟตนั้นสามารถทำได้ง่าย โดยอาจจับเพาเวอร์มอสเฟตให้ทำงานได้จากไอซีควบคุม เช่น ไอซี TL494 โดยตรง เพาเวอร์มอสเฟตจึงเข้ามาแทนที่ไบโพลาร์เพาเวอร์ทรานซิสเตอร์อย่างรวดเร็วในการผลิตสวิตช์ซึ่งเพาเวอร์สวิตช์หลายในอุตสาหกรรมปัจจุบัน

โครงสร้างของเพาเวอร์มอสเฟตจะเป็นไปได้ทั้งในลักษณะ N-channel และ P-channel อย่างไรก็ตามจะขอกกล่าวถึงชนิด N-channel เท่านั้น

### 2.6.1 กำลังงานสูญเสียในรูปความร้อนของเพาเวอร์มอสเฟต

กำลังงานสูญเสียที่เกิดขึ้นในเพาเวอร์มอสเฟตขณะทำงานนั้นจะเป็นไปได้ใน 2 ลักษณะเช่นเดียวกันกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ คือ กำลังงานสูญเสียขณะเปลี่ยนแปลงสถานะ และกำลังงานสูญเสียขณะนำกระแส แต่เพาเวอร์มอสเฟตนั้นจะมีช่วงเวลานำกระแสและหยุดนำกระแสสั้นกว่าไบโพลาร์เพาเวอร์ทรานซิสเตอร์มาก เพราะตามโครงสร้างของเพาเวอร์มอสเฟต จะไม่มีประจุสะสมเกิดขึ้น จึงไม่มีปัญหาอย่างในลักษณะของไบโพลาร์เพาเวอร์ทรานซิสเตอร์ อย่างไรก็ตาม เพาเวอร์มอสเฟตจะมีค่าความต้านทานขณะที่นำกระแสค่อนข้างสูง การสูญเสียของเพาเวอร์มอสเฟตขณะมันนำกระแสจึงสูงกว่าไบโพลาร์เพาเวอร์ทรานซิสเตอร์ รูปที่ 2-7 แสดงลักษณะการตอบสนองของเพาเวอร์มอสเฟตเมื่อทำงานเป็นสวิตช์

ถึงแม้ว่าช่วงเวลาเริ่มนำกระแสและเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟตจะค่อนข้างสั้น แต่โดยทั่วไปเพาเวอร์มอสเฟตจะถูกใช้ในงานความถี่สูง ในการใช้งานที่ความถี่สูงกว่า 50 กิโลเฮิรตซ์ การคิดค่ากำลังงานสูญเสียขณะทำงานจำเป็นต้องนำค่ากำลังงานสูญเสียขณะเปลี่ยนแปลงสถานะมาคิดด้วย และ

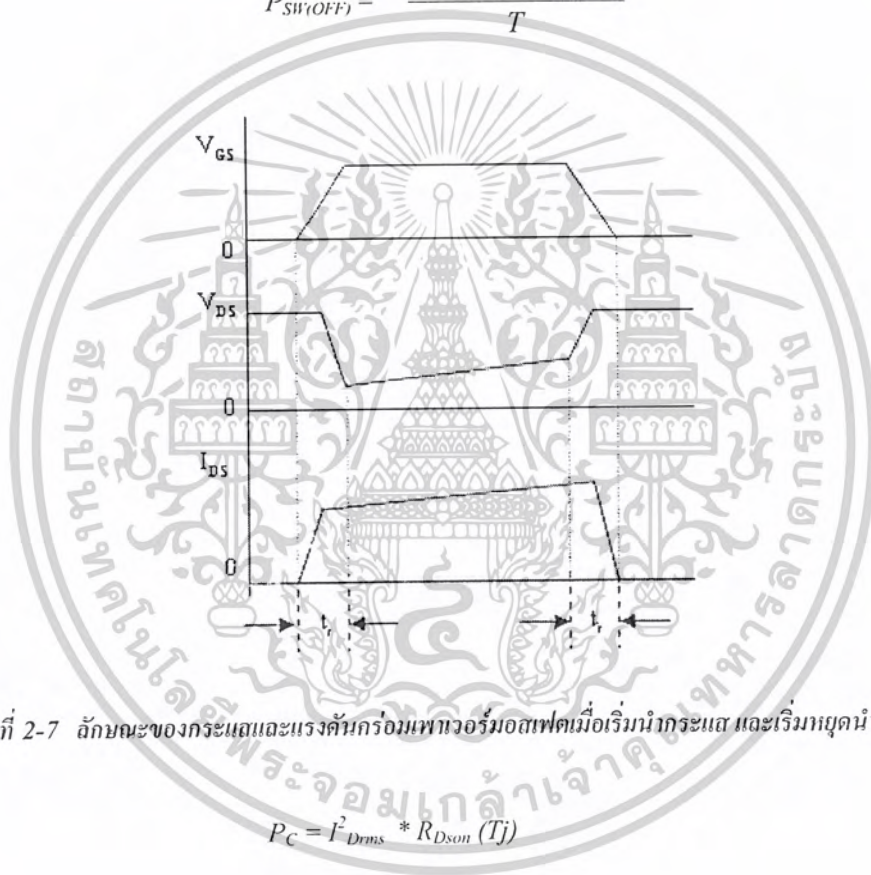
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากช่วงเวลาที่เริ่มหยุดนำกระแส (turn off time) และช่วงเวลาที่เริ่มนำกระแส (turn on time) ของเพาเวอร์มอสเฟตมีค่าใกล้เคียงกันจึงหึงงนามาคิดทั้งสองช่วงเวลาด้วย เพราะฉะนั้นกำลังงานที่สูญเสียของเพาเวอร์มอสเฟตขณะทำงาน  $P_D$  จะมีค่าเท่ากับ

$$P_D = P_{SW(ON)} + P_{SW(OFF)} + P_C \tag{2.15}$$

$$P_{SW(ON)} = \frac{0.5 I_{PK(on)} V_{in} * t_r}{T} \tag{2.16}$$

$$P_{SW(OFF)} = \frac{0.5 I_{PK(off)} V_{in} * t_f}{T} \tag{2.17}$$



รูปที่ 2-7 ลักษณะของกระแสและแรงดันกร่อมเพาเวอร์มอสเฟตเมื่อเริ่มนำกระแส และเริ่มหยุดนำกระแส

$$P_C = I_{Drms}^2 * R_{Dson}(T_j) \tag{2.18}$$

- เมื่อ  $P_{SW(on)}$  คือ กำลังงานสูญเสียขณะเริ่มนำกระแสของเพาเวอร์มอสเฟต
- $P_{SW(off)}$  คือ กำลังงานสูญเสียขณะเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต
- $P_C$  คือ กำลังงานสูญเสียขณะนำกระแสของเพาเวอร์มอสเฟต
- $I_{PK(on)}$  คือ ค่ากระแสสูงสุดขณะเริ่มนำกระแส
- $I_{PK(off)}$  คือ ค่ากระแสสูงสุดขณะเริ่มหยุดนำกระแส
- $I_{Drms}$  คือ ค่ากระแส rms ที่ไหลผ่านเพาเวอร์มอสเฟตขณะทำงาน
- $R_{Dson}(T_j)$  คือ ค่าความต้านทานระหว่างเดรนและซอร์ส ที่อุณหภูมิรอยต่อสูงสุดขณะทำงานของเพาเวอร์มอสเฟต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- $t_r$  คือ ช่วงเวลาเริ่มนำกระแสของเพาเวอร์มอสเฟต  
 $t_f$  คือ ช่วงเวลาเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต

หมายเหตุ สำหรับเพาเวอร์มอสเฟตโดยทั่วไป ช่วงขณะเริ่มนำกระแสและหยุดนำกระแสใน data sheet ของผู้ผลิตส่วนใหญ่ มักระบุมาเป็นค่า  $t_r$  (current rise time) และ  $t_f$  (current fall time) ตามลำดับ ในที่นี้จึงใช้สัญลักษณ์เป็น  $t_r$  และ  $t_f$  แทน  $t_{on}$  และ  $t_c$  เมื่อเปรียบเทียบกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์

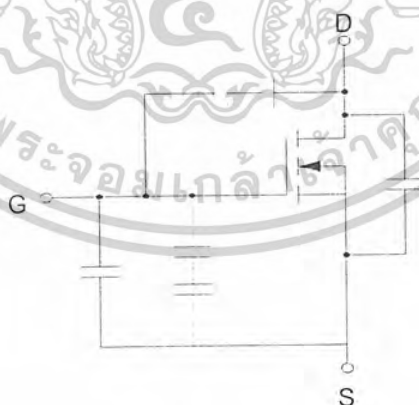
## 2.6.2 เงื่อนไขของวงจรขับเพาเวอร์มอสเฟต

การขับเพาเวอร์มอสเฟตให้นำกระแส นั้น แตกต่างจากการขับกระแสไบแอสในไบโพลาร์เพาเวอร์ทรานซิสเตอร์เนื่องจากมีเงื่อนไขที่แตกต่างกัน สำหรับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ กระแสจะสามารถไหลผ่านคอลเล็กเตอร์และอิมิตเตอร์ได้ก็ต่อเมื่อมีกระแสไหลผ่านที่เบสและอิมิตเตอร์ แต่สำหรับเพาเวอร์มอสเฟต จะมีกระแสไหลผ่านเดรนและซอร์สได้ก็ต่อเมื่อ แรงดันคกกร้อมที่ขาเกตและซอร์ส มีค่าอย่างต่ำเท่ากับแรงดันขีดเริ่ม + (threshold Voltage) ของมัน แต่จะใช้กระแสต่ำ การขับเพาเวอร์มอสเฟตจึงทำได้ง่ายและยุ่งยากน้อยกว่าไบโพลาร์เพาเวอร์ทรานซิสเตอร์มาก

อย่างไรก็ตาม เพื่อให้เพาเวอร์มอสเฟตทำงานได้อย่างมีประสิทธิภาพสูงสุดจึงจำเป็นต้องศึกษาเงื่อนไขต่างๆ สำหรับการบังคับให้เพาเวอร์มอสเฟตนำกระแสเป็นอันดับแรกเสียก่อน

### ค่าความจุไฟฟ้าด้านอินพุทของมอสเฟต (Input Capacitance)

เนื่องจากโครงสร้างภายในเพาเวอร์มอสเฟตเหมือนมีตัวเก็บประจุต่ออยู่รอบๆ ขาต่างๆ ของมัน



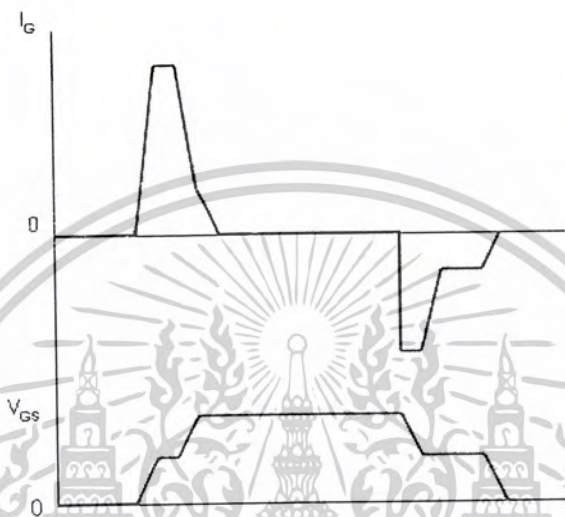
รูปที่ 2-8 ตัวเก็บประจุแฝงที่ต่ออยู่ที่ขาต่างๆภายในตัวเพาเวอร์มอสเฟต

โดยตัวเก็บประจุเหล่านี้จะบังคับให้เพาเวอร์มอสเฟตต้องชาร์จประจุเข้าไปที่ตัวเก็บประจุเสียก่อน เพื่อให้แรงดันคกกร้อมที่ขาเกต  $V_{GS}$  มีค่าเพิ่มขึ้นจนถึงค่าแรงดันขีดเริ่ม เพาเวอร์มอสเฟตจึงจะเริ่มนำกระแส ซึ่งในทางกลับกัน การหยุดนำกระแสของเพาเวอร์มอสเฟตจะทำให้ตัวเก็บประจุคายประจุออกไป จนแรงดันที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตกพร้อมที่ขา VGS มีค่าลดลงต่ำกว่าค่าแรงดันขีดเริ่ม เพาเวอร์มอสเฟตจึงหยุดนำกระแส ลักษณะของกระแส และแรงดันที่ขาเกตจึงมีลักษณะดังรูปที่ 2-9

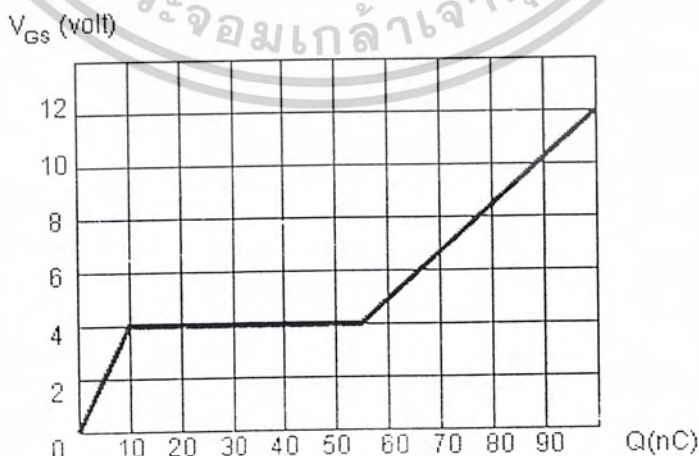
โดยทั่วไปแล้วค่าความจุในตัวเพาเวอร์มอสเฟตนี้เอง จะเป็นตัวกำหนดความเร็วในการเปลี่ยนแปลงสถานะของมัน



รูปที่ 2-9 แรงดันและกระแสขาเกตขณะเพาเวอร์มอสเฟตถูกไบอัสให้กึ่งนำกระแส

การกำหนดเวลาในการเปลี่ยนแปลงสถานะ

ปกติแล้วผู้ผลิตจะให้กราฟของค่าแรงดัน VGS ที่เพิ่มขึ้นในขณะที่ค่าประจุสะสมที่ขาเกตเพิ่มขึ้น หรือที่เรียกว่า Gate Charge Chart มาใน Data Sheet ด้วย กราฟนี้มีประโยชน์มากในการคำนวณหาค่ากระแสไบอัสเกตและเวลาในการเปลี่ยนสถานะของเพาเวอร์มอสเฟต



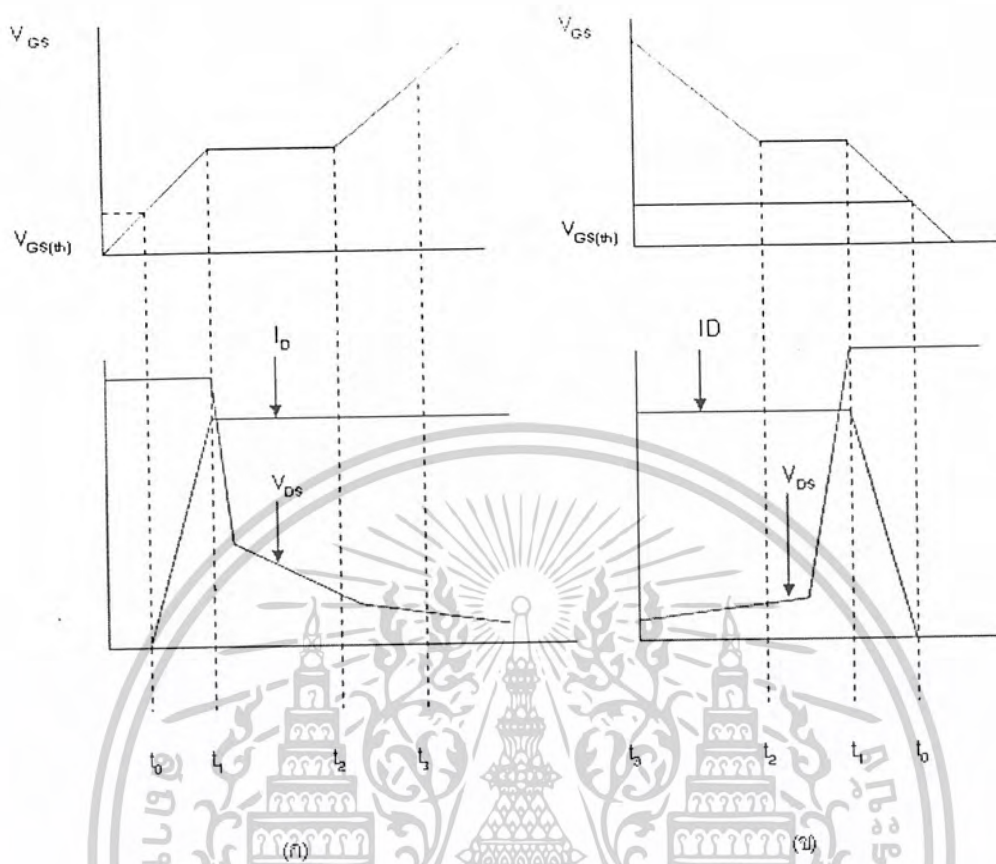
รูปที่ 2-10 Gate charge chart

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะของกราฟแบ่งออกเป็น 3 ช่วงตามผลของประจุที่เพิ่มขึ้น คือ

1. ช่วงเวลาหน่วงก่อนและเริ่มนำกระแส (turn on delay)  $t_0$
2. ช่วงเวลาเริ่มนำกระแส (rise time)  $t_0 \rightarrow t_2$
3. ช่วงเวลาสะสมประจุส่วนเกิน (excess charge time)  $t_2 \rightarrow t_3$

เมื่อเพาเวอร์มอสเฟตเริ่มชาร์จประจุที่ขาเกตนั้นจนกระทั่งพ้นช่วงเวลาหน่วงก่อนเริ่มนำกระแส เมื่อแรงดันที่ขาเกตมากกว่าแรงดันขีดเริ่ม  $V_{GS(th)}$  จึงจะเริ่มมีกระแสไหลผ่านแควนและซอร์ส ที่เวลา  $t_0$  ค่าของแรงดันจะยังไม่ลดลงจนกว่าจะผ่านเวลาเท่ากับ  $t_1$  แรงดันคกคร่อมแควนและซอร์ส  $V_{GS}$  จึงจะมีค่าลดลงอย่างรวดเร็วจากค่าแรงดันที่ประมาณ 90 เปอร์เซ็นต์ จนเหลือเพียง 10 เปอร์เซ็นต์ของค่าแรงดันคกคร่อม  $V_{GS}$  สูงสุด เพาเวอร์มอสเฟตจะเริ่มนำกระแสได้อย่างเต็มที่ในช่วงเวลาที่เริ่มนำกระแส  $t_1$  ถึง  $t_2$  นี้เอง และแรงดันที่คกคร่อมที่ขาเกต  $V_{GS}$  จะลงที่ จนกว่าเพาเวอร์มอสเฟตจะสามารถนำกระแสได้อย่างเต็มที่ ดังแสดงในรูปที่ 2.11 ในช่วงเวลาสะสมประจุส่วนเกิน ค่าความต้านทานระหว่างแควนและซอร์สจะมีค่าลดลงได้เรื่อยๆ หากปล่อยให้มีการสะสมประจุต่อไป ในช่วงเวลา  $t_2$  ถึง  $t_3$  แต่ประจุสะสมที่เพิ่มขึ้น จะทำให้เกิดการหน่วงขณะเริ่มหยุดนำกระแส เนื่องจากเพาเวอร์มอสเฟตจะต้องใช้เวลามากในการคายประจุส่วนเกินนี้ทิ้งไป ดังนั้นการขับเพาเวอร์มอสเฟตที่ขาเกตด้วยแรงดันสูงเกินความจำเป็น จะทำให้ช่วงเวลาเริ่มหยุดนำกระแสเพิ่มขึ้น ซึ่งเป็นผลเสียได้



รูปที่ 2-11 การชาร์จประจุที่ขั้วเกตตามเวลาเมื่อเริ่มนำกระแส (ก) และผลเมื่อเริ่มหยุดนำกระแสของเพาเวอร์ MOSFET (ข)

เนื่องจากเพาเวอร์ MOSFET ไม่เกิดประจุสะสมขึ้นขณะนำกระแส การหยุดการนำกระแสของเพาเวอร์ MOSFET จึงทำได้ง่าย ๆ ได้ด้วยการคายประจุที่ขั้วเกตทิ้งไปเช่นเดียวกับขณะเริ่มนำกระแส แต่ถ้าขนาดของกระแสเพื่อชาร์จประจุและคายประจุมีค่าเท่ากัน ช่วงเวลาเริ่มนำกระแสซึ่งจะช่วยเวลาเริ่มหยุดนำกระแสจะมีค่าเท่ากันด้วย ยกเว้นหากมีประจุสะสมมากในช่วงเวลา  $t_2$  ถึง  $t_3$  การหยุดนำกระแสจะมีช่วงเวลาน่าจะเพิ่มขึ้นด้วย เนื่องจากต้องใช้เวลาส่วนหนึ่งในการคายประจุส่วนเกินทิ้งไป

## 2.7 ทฤษฎีที่ใช้ในการประมวลผลด้วยไมโครคอนโทรลเลอร์

### 2.7.1 สถาปัตยกรรมของ 89C51RD2

#### 2.7.1.1 แนะนำไมโครคอนโทรลเลอร์

ไมโครคอนโทรลเลอร์ เป็นไมโครโปรเซสเซอร์ประเภทหนึ่งที่ได้รับการออกแบบมาเพื่อใช้งานกับระบบควบคุมที่มีขนาดเล็ก โดยไอซีไมโครคอนโทรลเลอร์หนึ่งตัวจะประกอบด้วยหน่วยการทำงานหลักของระบบคอมพิวเตอร์ครบถ้วน เช่น หน่วยประมวลผลกลางหรือซีพียู (CPU) หน่วยความจำ, พอร์ตในการติดต่อหรือควบคุมอุปกรณ์ต่างๆ เป็นต้น ซึ่งถ้าหากว่าเป็นการใช้งานไมโครโปรเซสเซอร์ทั่วไปก็จะต้องเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใช้อุปกรณ์ภายนอกมาประกอบเพื่อทำหน้าที่เหล่านี้ ดังนั้นจึงกล่าวได้ว่าไมโครคอนโทรลเลอร์เป็นระบบคอมพิวเตอร์เพื่องานควบคุมที่สมบูรณ์ โดยบรรจุอยู่ในไอซีเพียงตัวเดียว ในบางครั้งจึงอาจเรียกไมโครคอนโทรลเลอร์ว่าเป็น ระบบไมโครคอมพิวเตอร์ชิปเดี่ยว ไมโครคอนโทรลเลอร์ตระกูล MCS-51 ประกอบด้วย ไมโครคอนโทรลเลอร์หลายรุ่นซึ่งมีสถาปัตยกรรมพื้นฐานเหมือนกัน เพียงแต่มีขนาดหรือจำนวนของหน่วยทำงานภายในที่ต่างกันออกไปเพื่อความเหมาะสมในงานประยุกต์ต่างๆตามความต้องการ

### 2.7.1.2 คุณลักษณะพื้นฐานของไมโครคอนโทรลเลอร์ตระกูล MCS-51

- หน่วยประมวลผลกลางขนาด 8 บิต
- หน่วยประมวลผลสำหรับข้อมูลแบบบิต
- ความสามารถในการอ้างตำแหน่งของหน่วยความจำโปรแกรมภายนอก 64 กิโลไบต์
- ความสามารถในการอ้างตำแหน่งของหน่วยความจำข้อมูลภายนอก 64 กิโลไบต์
- หน่วยความจำโปรแกรมภายในขนาด 64 กิโลไบต์ แบบ Flash (เบอร์ 89C51RD2)
- หน่วยความจำแบบ RAM ภายใน จำนวน 128 ไบต์
- พอร์ตอินพุต-เอาต์พุตแบบขนานจำนวน 32 เส้น ซึ่งสามารถแยกการทำงานได้อย่างอิสระ
- วงจรสื่อสารแบบอนุกรมแบบคู่เหล็กเต็ม (Full Duplex)
- วงจรควบคุมการขัดจังหวะ (Interrupt) จากแหล่งกำเนิดสัญญาณ 6 ประเภทหรือกำหนดลำดับความสำคัญได้สองระดับ
- วงจรออสซิลเลเตอร์ภายใน

### 2.7.1.3 โครงสร้างของไมโครคอนโทรลเลอร์ตระกูล MCS-51

ไมโครคอนโทรลเลอร์แบบพื้นฐานสำหรับตระกูล MCS-51 ได้แก่ เบอร์ 8051, 8031, 8751 โดยเบอร์ 8051 จัดเป็นสมาชิกตัวแรกในตระกูล ซึ่งมีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปเป็น ROM ขนาด 4 กิโลไบต์ และหน่วยความจำสำหรับเก็บข้อมูลทั่วไปภายใน MCS-51 (RAM) เองจำนวน 128 ไบต์ มีพอร์ตขนาด 8 บิต 4 พอร์ต มีรีจิสเตอร์ในการขัดจังหวะจากภายนอกได้ 2 ชนิดสามารถรับส่งข้อมูลแบบอนุกรมผ่านทางพอร์ตสื่อสารข้อมูลแบบอนุกรม มีวงจรออสซิลเลเตอร์เพื่อสร้างสัญญาณนาฬิกาควบคุมการทำงานภายในตัวเอง ส่วนเบอร์ 8751 จะมีคุณสมบัติเหมือน 8051 ทุกประการ ต่างกันเพียงชนิดหน่วยความจำสำหรับเก็บโปรแกรมภายในตัวของเบอร์ 8751 จะเป็น EEPROM แทนที่จะเป็น ROM ส่วนเบอร์ 8031 ต่างกันเพียง 8031 จะไม่มีหน่วยความจำสำหรับเก็บข้อมูลภายในตัวเท่านั้น

### 2.7.1.4 โครงสร้างหน่วยความจำภายในของไมโครคอนโทรลเลอร์ตระกูล MCS-51

ไมโครคอนโทรลเลอร์ในตระกูล MCS-51 ทุกตัวจะแบ่งหน่วยความจำออกเป็น 2 ส่วน คือ หน่วยความจำสำหรับเก็บโปรแกรม ( Program Memory ) และหน่วยความจำสำหรับเก็บข้อมูล ( Data Memory ) โดยหน่วยความจำเก็บเก็บโปรแกรมจะใช้เก็บโปรแกรมควบคุมการทำงานของชิป MCS-51 บางตัวจะมีหน่วยความจำส่วนนี้อยู่ในตัว แต่บางเบอร์จะไม่มี ทำให้ต้องเก็บโปรแกรมไว้ในหน่วยความจำภายนอกทั้งหมด ส่วนหน่วยความจำสำหรับเก็บข้อมูล ใช้สำหรับเก็บข้อมูลระหว่างการทำงาน MCS-51 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทุกเบอร์จะมีส่วนนี้อยู่ในชิปข้อมูลจำนวนหนึ่ง แต่จะมีมากหรือน้อยเท่าใดขึ้นอยู่กับเบอร์ของชิป หน่วยความจำสำหรับเก็บโปรแกรมในไอซี MCS-51 จะแบ่งออกเป็น 2 ส่วน คือ หน่วยความจำสำหรับเก็บโปรแกรมภายในชิป (Internal Memory) และหน่วยความจำสำหรับเก็บโปรแกรมภายนอกชิป (External Memory) ขนาดของหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปมีได้ตั้งแต่ 0 , 4 , 8 , 16 , 64 กิโลไบต์ ขึ้นอยู่กับเบอร์ของชิป หน่วยความจำโปรแกรมมีแอสแอดเรสเริ่มต้นที่ 0000H เมื่อชิปอยู่ได้รับการรีเซ็ตให้ เริ่มต้นการทำงาน จะต้องมาเริ่มต้นที่แอสแอดเรส 0000 นี้เสมออย่างไรก็ตาม ในพื้นที่ของหน่วยความจำ โปรแกรมไม่ว่าจะใช้งานภายในหรือภายนอกก็ตาม ต้องมีการสงวนพื้นที่บางตำแหน่งไว้สำหรับการบริการ อินเทอร์เน็ต 6 ประเภท ประเภทละ 8 ไบต์ ประกอบด้วย

พื้นที่สำหรับบริการอินเทอร์เน็ต 0 จากภายนอก	กำหนดไว้ที่แอสแอดเรส 0003 H
พื้นที่สำหรับการบริการอินเทอร์เน็ตจากไทมเมอร์ 0	กำหนดไว้ที่แอสแอดเรส 000B H
พื้นที่สำหรับการบริการอินเทอร์เน็ตจากภายนอก	กำหนดไว้ที่แอสแอดเรส 0013 H
พื้นที่สำหรับการบริการอินเทอร์เน็ตจากไทมเมอร์ 1	กำหนดไว้ที่แอสแอดเรส 0003 H
พื้นที่สำหรับการบริการอินเทอร์เน็ตของการสื่อสารอนุกรม	กำหนดไว้ที่แอสแอดเรส 0023 H
พื้นที่สำหรับการบริการอินเทอร์เน็ตจากไทมเมอร์ 2	กำหนดไว้ที่แอสแอดเรส 002B H

หน่วยความจำสำหรับเก็บข้อมูลของ MCS-51 จะแบ่งออกเป็น 2 ส่วน คือ หน่วยความจำสำหรับเก็บข้อมูลภายในชิป และหน่วยความจำสำหรับเก็บข้อมูลภายนอกโดยหน่วยความจำสำหรับเก็บข้อมูลภายในชิป ยังแบ่งออกเป็น 2 ส่วนย่อย ดังนี้

- ส่วนที่ใช้เก็บข้อมูลทั่วไป ( Internal RAM ) เป็นหน่วยความจำสำหรับเก็บข้อมูลที่มีอยู่ใน MCS-51 หน่วยความจำส่วนนี้มีไว้สำหรับเก็บข้อมูลในระหว่างทำงาน แบ่งออกเป็น 3 ส่วนย่อย คือ ส่วนที่เป็นรีจิสเตอร์แบงก์ เป็นส่วนที่ใช้เก็บข้อมูลในการทำงานทั่วไป แบ่งออกเป็น 4 แบงก์ ละ 8 รีจิสเตอร์ คือ R0-R7 ส่วนที่สอง เป็นหน่วยความจำที่สามารถเข้าถึงได้ในระดับบิต และส่วนสุดท้ายคือ ส่วนที่สามารถเข้าถึงได้ในระดับไบต์

- ส่วนที่ใช้เป็นรีจิสเตอร์ใช้งานเฉพาะ ( Special Function Register ) เป็นหน่วยความจำสำหรับเก็บข้อมูลภายใน MCS-51 ซึ่งถูกกำหนดให้เป็นรีจิสเตอร์ใช้งานเฉพาะ เพื่อควบคุมการทำงานและบอกสถานะของชิป เนื่องจาก MCS-51 ถูกออกแบบมาให้ใช้สำหรับการควบคุมระบบโดยเฉพาะ จึงทำให้มีความสามารถเฉพาะตัวหลายอย่าง ซึ่งจำเป็นต้องอาศัยวงจรภายในตัวที่มีเพิ่มขึ้นมาจากไมโคร โปรเซสเซอร์ ทั่วไป การควบคุมการทำงานของวงจรภายในไมโครคอนโทรลเลอร์จะกระทำผ่านรีจิสเตอร์ที่ถูกกำหนดหน้าที่ไว้แล้ว ดังนั้นหากต้องการใช้ MCS-51 ให้มีประสิทธิภาพ จึงจำเป็นต้องทราบหน้าที่การทำงานของรีจิสเตอร์ใช้งานเฉพาะแต่ละตัวให้ละเอียด รีจิสเตอร์ใช้งานเฉพาะทั้งหมดอยู่ในหน่วยความจำสำหรับเก็บข้อมูลภายในตัว บริเวณที่ใช้เป็นรีจิสเตอร์ใช้งานเฉพาะ

## 2.7.2 การติดต่อสื่อสารระหว่างไอซีโดยระบบบัส I<sup>2</sup>C

### 2.7.2.1 ความรู้เบื้องต้นเกี่ยวกับระบบบัส I<sup>2</sup>C

I<sup>2</sup>C ย่อมาจาก Inter – IC Communication หมายถึงการติดต่อสื่อสารระหว่างไอซีโดยบัส I<sup>2</sup>C ได้รับการพัฒนาขึ้นโดยฟิลิปส์ (Philips) ด้วยจุดมุ่งหมายหลัก คือ ต้องการให้ไอซีหรือโมดูลสามารถติดต่อทำงานและควบคุมภายใต้สัญญาณเพียง 2 เส้น เส้นหนึ่งคือ สายข้อมูล (สายข้อมูลอนุกรม หรือ SDA Serial Data Line) อีกเส้นหนึ่งคือ สายสัญญาณนาฬิกา (สายสัญญาณนาฬิกาอนุกรม หรือ SCL Serial Clock Line) ที่ใช้ในการกำหนดจังหวะการทำงาน การร่วมนกันของอุปกรณ์บนบัส I<sup>2</sup>C ทำได้ง่ายมาก เพียงต่อสายข้อมูลและสายสัญญาณนาฬิกาของอุปกรณ์แต่ละตัวขนานหรือพ่วงกันไป ส่วนการกำหนดแอดเดรสหรือตำแหน่งสำหรับติดต่ออุปกรณ์แต่ละตัว จะใช้รหัสข้อมูลและการกำหนดสถานะลอจิกที่ขาแอดเดรสของอุปกรณ์แต่ละตัว

### 2.7.2.2 คุณสมบัติโดยทั่วไปของบัส I<sup>2</sup>C

สาย SDA และ SCL เป็นสายสัญญาณ 2 ทิศทาง (Bi – Directional Line) โดยมีอัตราการถ่ายเทข้อมูลบนบัส I<sup>2</sup>C สูงถึง 100 กิโลบิตต่อวินาทีในโหมดปกติ (Standard Mode) และสูงถึง 400 กิโลบิตต่อวินาทีในโหมดความเร็วสูง (Fast Mode) การเข้าถึงอุปกรณ์บนบัส I<sup>2</sup>C ใช้ข้อมูลในการเข้าถึง 2 คำ คือ 7 บิต (7-Bit Addressing) หรือ 10 บิต (10-Bit Addressing)

### 2.7.2.3 หลักการของระบบบัส I<sup>2</sup>C

บัส I<sup>2</sup>C ประกอบด้วยสายสัญญาณ 2 เส้น ตัวที่ได้กล่าวมาแล้ว คือ SDA และ SCL อุปกรณ์ที่ต่อพ่วงบนบัสสามารถมีได้มากมาย ดังนั้นจึงต้องมีการกำหนดรูปแบบของการติดต่อบนบัส เพื่อให้ผู้ใช้งานทราบว่า ขณะนี้อุปกรณ์ใดติดต่อกันอยู่ และอุปกรณ์ตัวใดเป็นตัวรับหรือตัวส่ง

อุปกรณ์ที่เป็นผู้สร้างข้อมูลหรือส่งข้อมูล เรียกว่า ตัวส่ง (Transmitter)

อุปกรณ์ที่เป็นผู้รับข้อมูล เรียกว่า ตัวรับ (Receiver) ในอุปกรณ์บนบัส I<sup>2</sup>C สามารถเป็นได้ทั้งตัวรับและตัวส่ง บางอุปกรณ์ทำหน้าที่เป็นตัวรับเพียงอย่างเดียว จะไม่มีอุปกรณ์ใดบนบัส I<sup>2</sup>C ที่ทำหน้าที่เป็นตัวส่งเพียงอย่างเดียว

อุปกรณ์ที่ทำหน้าที่ควบคุมจังหวะการติดต่อบนบัส I<sup>2</sup>C เรียกว่า มาสเตอร์ (Master)

อุปกรณ์ที่ถูกควบคุมหรืออุปกรณ์ที่ต่อพ่วงเข้าไปบนบัส I<sup>2</sup>C เรียกว่า สเลฟ (Slave)

ข้อกำหนด 2 ประการสำคัญของการติดต่อบนบัส I<sup>2</sup>C คือ

- การถ่ายเทข้อมูลจะเกิดขึ้นได้เมื่อบัสว่างเท่านั้น

- ในระหว่างการถ่ายเทข้อมูล เมื่อใดก็ตามที่สาย SCL มีสถานะเป็นลอจิกสูง สายข้อมูลต้องรักษาข้อมูลไว้ อย่าให้เกิดการเปลี่ยนแปลงขึ้นอย่างเด็ดขาด มิฉะนั้น สัญญาณที่เกิดขึ้นจะได้รับการแปลความหมายเป็นสัญญาณควบคุมแทน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.7.2.4 สถานะที่เกิดขึ้นบนบัส I<sup>2</sup>C

สถานะที่เกิดขึ้นมีด้วยกัน 5 สถานะ คือ

- บัสว่าง (Bus Not Busy) สถานะนี้เกิดขึ้นเมื่อสถานะลอจิกบนสาย SDA และ SCL เป็นลอจิกสูง ทั้งคู่ หมายความว่า การถ่ายเทข้อมูลสามารถเริ่มต้นขึ้นได้

- เริ่มต้นการถ่ายเทข้อมูล (Start Data Transfer) เกิดขึ้นเมื่อสาย SDA มีการเปลี่ยนแปลงระดับลอจิกจากสูงไปต่ำ ในขณะที่สาย SCL มีสถานะลอจิกสูง เรียกสถานะที่เกิดขึ้นนี้ว่า สถานะเริ่มต้น (Start)

- หยุดการถ่ายเทข้อมูล (Stop Data Transfer) เกิดขึ้นเมื่อสาย SDA มีการเปลี่ยนแปลงระดับลอจิกจากต่ำไปสูง ในขณะที่สาย SCL มีสถานะลอจิกสูง เรียกสถานะที่เกิดขึ้นนี้ว่า สถานะหยุด (Stop)

- ข้อมูลค้างอยู่บนบัส (Data Valid) สถานะนี้เกิดขึ้นถัดจากสถานะเริ่มต้น โดยสถานะลอจิกที่เกิดขึ้นบนสาย SDA ก็คือข้อมูลที่ทำการถ่ายเท เมื่อสาย SCL เป็นลอจิกสูง โดยสถานะที่สาย SDA ค้างที่ เพื่อให้อุปกรณ์รับรู้ข้อมูลในจังหวะนั้นว่า เป็น “0” หรือเป็น “1” ข้อมูลอาจเกิดการเปลี่ยนแปลงได้ ขณะที่สาย SCL เป็นลอจิกต่ำ แต่เมื่อใดก็ตามที่ต้องการให้เกิดการถ่ายเทขึ้นมาอย่างสมบูรณ์ สถานะลอจิกที่ขา SDA ต้องคงที่ตลอดช่วงเวลาที่สาย SCL มีสถานะลอจิกสูง หากเกิดการเปลี่ยนแปลงสถานะลอจิกที่สาย SDA ในขณะที่สาย SCL มีลอจิกสูงอยู่นั้น อุปกรณ์ไมโครที่ทำการควบคุมการถ่ายเทข้อมูล จะแปลความหมายเป็นสถานะหยุดหรือสถานะเริ่มต้นก็ได้ ทำให้ข้อมูลที่ทำการถ่ายเทนั้นเกิดความผิดพลาดขึ้น

- รับรู้ข้อมูล (Acknowledge) เกิดขึ้นหลังจากที่การถ่ายเทข้อมูลจากตัวส่งมาซึ่งตัวรับเกิดขึ้นอย่างสมบูรณ์ โพรเซสเซอร์จะทำการส่งข้อมูลมา 1 บิต เรียกว่า บิตรับรู้ (Acknowledge Bit) มีสถานะเป็นลอจิกสูง หลังจากที่ส่งข้อมูลมาครบถ้วน ส่วนอุปกรณ์ไมโครจะทำการส่งสัญญาณรับรู้พิเศษซึ่งสัมพันธ์กับสัญญาณนาฬิกา เพื่อตอบสนองบิตรับรู้ที่ส่งมาจากตัวส่ง ทางด้านตัวรับจะส่งบิตรับรู้ที่มีสถานะลอจิกต่ำลงบนบัส อุปกรณ์สเลฟที่ถูกอ้างถึงในการติดต่อหรือกำลังจะติดต่ออยู่ในขณะนั้น ก็จะกำเนิดบิตรับรู้เพื่อตอบสนองให้ทราบว่าได้รับข้อมูลในแต่ละไบต์เป็นที่เรียบร้อยแล้ว

### 2.7.2.5 การทำงานบนระบบบัส I<sup>2</sup>C

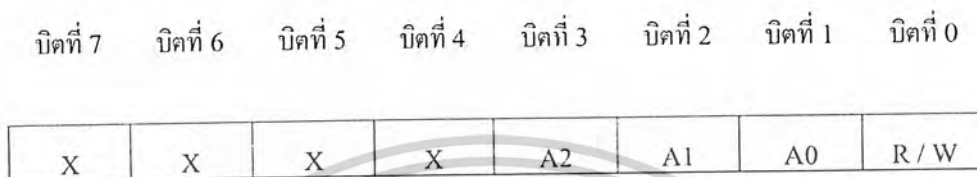
ก่อนที่จะเริ่มต้นการถ่ายเทระหว่างอุปกรณ์ต่างๆ ที่ต่ออยู่บนบัส ต้องมีการอ้างถึงเสียก่อน โดยการอ้างถึงอุปกรณ์บนบัส I<sup>2</sup>C นั้นจะมีการอ้างถึง 2 ลักษณะ คือ แบบ 7 บิต และแบบ 10 บิต ในกรณีที่มิอุปกรณ์ต่ออยู่บนบัสไม่มาก สามารถใช้การอ้างถึงแบบ 7 บิตได้ แต่ถ้ามีอุปกรณ์ต่ออยู่บนบัสมากกว่า 127 แอดเดรสแล้ว จำเป็นต้องใช้การอ้างถึงแบบ 10 บิต โดยที่หลังจากติดต่อกับอุปกรณ์แต่ละตัวได้เรียบร้อยแล้ว ก็จะเริ่มต้นการถ่ายเทข้อมูลกันต่อไป

#### การอ้างถึงแบบ 7 บิต

ข้อมูลไบต์แรกที่เกิดขึ้นหลังจากสถานะเริ่มต้น คือ ข้อมูลที่ใช้ในการอ้างถึงอุปกรณ์ที่ต้องการติดต่อ ด้วย หรือ ข้อมูลกำหนดแอดเดรส โดยมีรูปแบบแสดงไว้ในรูปที่ 2.12 ใน 7 บิตบน รวมทั้งบิต MSB ด้วย จะเป็นข้อมูลแอดเดรสของอุปกรณ์สเลฟที่ต้องการติดต่อ โดยแบ่งเป็นบิตกำหนดแอดเดรสคงที่ (Fixed Address Bit) จำนวน 4 บิต ซึ่งข้อมูลนี้อุปกรณ์แต่ละตัวจะถูกกำหนดมาจากผู้ผลิตไม่สามารถเปลี่ยนแปลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แก้ไขได้ ถัดมาอีก 3 บิต เป็นบิตกำหนดแอดเดรสที่สามารถโปรแกรมได้ (Programmable Address Bit) โดยผู้ใช้งานต้องกำหนดสถานะลอจิกให้แก่ขา A0-A2 ของอุปกรณ์ที่มีการเชื่อมต่อแบบบัส I<sup>2</sup>C ส่วนในบิต LSB เป็นบิตที่ใช้กำหนดการอ่านหรือเขียนข้อมูลกับอุปกรณ์ตัวเลขตัวนั้นๆ หากบิต LSB เป็น “0” หมายถึงต้องการเขียนข้อมูลไปยังอุปกรณ์ตัวนั้น แต่ถ้าหากบิต LSB เป็น “1” จะเป็นการอ่านข้อมูลจากอุปกรณ์ตัวนั้น

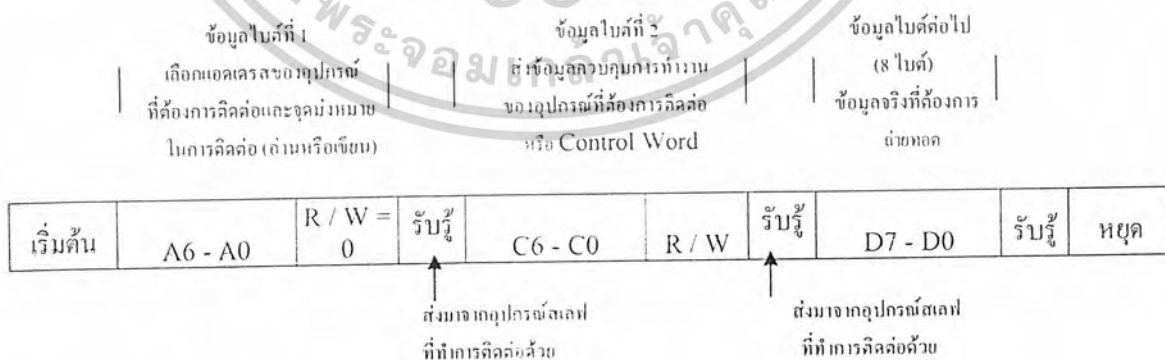


| บิตกำหนดแอดเดรสคงที่ | บิตกำหนดแอดเดรสโปรแกรมได้ |

รูปที่ 2.12 รูปแบบของข้อมูลกำหนดแอดเดรสที่ใช้ในการอ้างถึงแบบ 7 บิต

ข้อมูลในไบต์ต่อมา คือ ข้อมูลควบคุม (Control Byte) ในอุปกรณ์แต่ละตัวมีการกำหนดข้อมูลควบคุมที่แตกต่างกันออกไป ยกตัวอย่าง ไอซีขยายพอร์ต มีข้อมูลควบคุมที่ใช้กำหนดว่า บิตใดเป็นอินพุต บิตใดเป็นเอาต์พุต ในขณะที่ไอซี ADC/DAC ต้องการข้อมูลควบคุมเพื่อกำหนดว่าจะให้ทำงานเป็นวงจร ADC หรือให้ทำงานเป็นวงจร DAC เป็นต้น

ข้อมูลในไบต์ต่อมา คือ ข้อมูลที่ทำการถ่ายทอดจริง (Data) หลังจากที่มีการถ่ายทอดข้อมูลในแต่ละไบต์แล้ว อุปกรณ์ตัวเลขที่ได้รับการติดต่อต้องส่งสัญญาณรับรู้ตอบกลับมาด้วยทุกครั้ง เพื่อให้กระบวนการถ่ายทอดข้อมูลสามารถดำเนินต่อไปได้ โดยรูปที่ 2.13 จะแสดงรูปแบบของข้อมูลอนุกรมที่เกิดขึ้นในการติดต่อบนบัส I<sup>2</sup>C ของการอ้างถึงแบบ 7 บิต

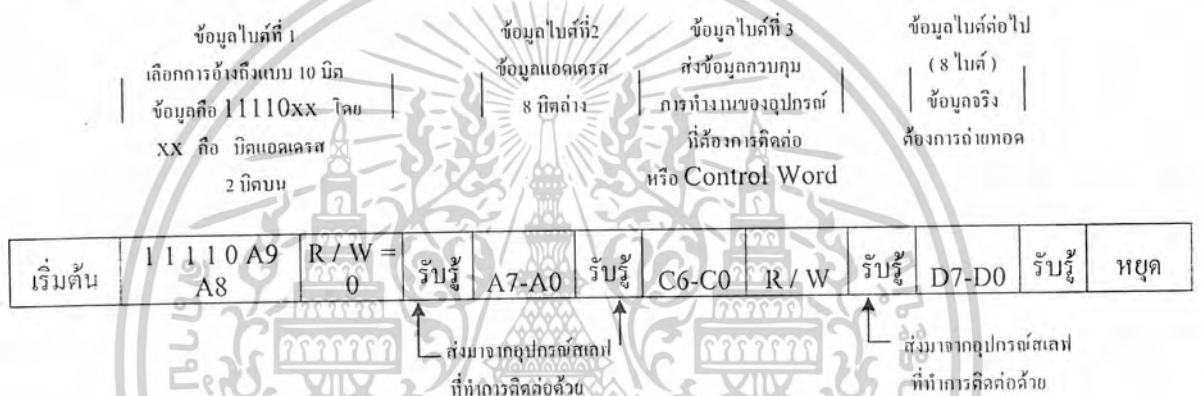


รูปที่ 2.13 รูปแบบของข้อมูลอนุกรมที่ใช้ติดต่อกับอุปกรณ์บนบัส I<sup>2</sup>C เมื่อใช้การอ้างถึงแบบ 7 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**การอ้างถึงแบบ 10 บิต**

ในการอ้างถึงแบบนี้ยังคงใช้รูปแบบข้อมูลอนุกรมที่เหมือนกับแบบ 7 บิต หากแต่จะมีข้อมูลเพิ่มขึ้นมาเล็กน้อย โดยในข้อมูลไบต์แรกหลังจากเกิดสถานะเริ่มต้น ต้องกำหนดให้ 5 บิตบนมีข้อมูลเป็น 11110 ส่วนอีก 2 บิตถัดมา เป็นบิตแอดเดรสของอุปกรณ์ที่ต้องการจะติดต่อ ในบิต LSB ของข้อมูลไบต์แรกยังคงเป็นการกำหนดว่าต้องการอ่านหรือเขียนข้อมูลกับอุปกรณ์สเลฟตัวที่ต้องการติดต่อกด้วย ข้อมูลไบต์ต่อมาเป็นข้อมูลแอดเดรสในไบต์ที่ 2 ของอุปกรณ์ที่ต้องการติดต่อกด้วย ข้อมูลไบต์ถัดไปจึงเป็นข้อมูลควบคุม ข้อมูลหลังจากนั้นก็จะเป็นข้อมูลจริงที่ใช้ในการติดต่อเช่นเดียวกับการอ้างถึงแบบ 7 บิต หลังจากการถ่ายทอดข้อมูลครบทุกไบต์แล้ว ต้องมีสถานะรับรู้เกิดขึ้น เพื่อให้กระบวนการถ่ายทอดข้อมูลเกิดขึ้นได้ ในรูปที่ 2.14 จะแสดงรูปแบบของข้อมูลอนุกรมของการอ้างถึงแบบ 10 บิต



รูปที่ 2-14 รูปแบบของข้อมูลอนุกรมที่ใช้ติดต่อกับอุปกรณ์บนบัส I<sup>2</sup>C เมื่อใช้การอ้างถึงแบบ 10 บิต

**2.7.3 การแปลงสัญญาณอนาล็อก-ดิจิตอล**

**2.7.3.1 การแปลงสัญญาณอนาล็อก-ดิจิตอลแบบประมาณค่าใกล้เคียง**

การแปลงสัญญาณอนาล็อก-ดิจิตอลแบบประมาณค่าใกล้เคียง (Successive Approximate ; ADC) เป็นวิธีที่ได้รับความนิยมสูงและมีประสิทธิภาพดี โดยสามารถอธิบายการแปลงค่าได้ดังนี้

สมมติว่าเราต้องการแปลงค่า 4 บิต

ถ้าบิตที่ ๑ เซต จะให้ค่า 1 โวลต์ , ถ้าบิตที่ 1 เซต จะให้ค่า 2 โวลต์ , ถ้าบิตที่ 2 เซต จะให้ค่า 4 โวลต์ และถ้าบิตที่ 3 เซต จะให้ค่า 8 โวลต์

ต้องการแปลงค่าสัญญาณอนาล็อก 13.5 โวลต์ ให้เป็นสัญญาณดิจิตอล

ในขั้นตอนแรก จะเซตค่าของบิตที่ 3 ให้เป็น 1 ก่อน เมื่อนำไปเข้าวงจรเปรียบเทียบแล้ว ปรากฏว่าน้อยกว่าค่า 13.5 โวลต์ ก็จะคงค่า 1 ของบิตที่ 3 ไว้

ต่อมาทำการเซตค่าบิตที่ 2 ให้เป็น 1 เมื่อนำไปรวมกับค่าที่เซตไว้ของบิตที่ 3 แล้วได้ 12 โวลต์ เข้าวงจรเปรียบเทียบแล้วปรากฏว่ายังน้อยกว่า 13.5 โวลต์ ก็ยังคงค่า 1 ของบิตที่ 2 ไว้

ต่อมาถ้าเกิดเลขค่าบิตที่ 1 ให้เป็น 1 เมื่อนำไปรวมกับค่าที่ผ่านมาแล้วได้ 14 โวลต์ เข้าวงจรเปรียบเทียบแล้วปรากฏมากกว่า 13.5 โวลต์ ก็จะทำการเคลียร์บิตที่ 1 ซะ ตอนนี้อันค่าโวลต์ที่ได้จะเป็น 12 โวลต์

ในขั้นตอนนี้ต่อมา ก็ทำการเซตค่าบิตที่ 0 ให้เป็น 14 เมื่อนำไปรวมกับค่าที่ผ่านมาแล้วจะได้ 13 โวลต์ เข้าวงจรเปรียบเทียบแล้วปรากฏว่าน้อยกว่า 13.5 โวลต์ ก็จะคงค่า 1 ของบิตที่ 0

ดังนั้นค่าที่แปลงได้ก็จะเป็น 1101

### 2.7.3.2 ไอซีแปลงสัญญาณ ANALOG เป็นข้อมูลดิจิตอลขนาด 16/20 บิต (CS5525/CS5526)

เป็นไอซีแปลงสัญญาณที่มีความสามารถสูง โดยมีรายละเอียดคุณสมบัติทางเทคนิคดังนี้

- ใช้ชิพของ CRYSTAL เมอร์ CS5525 ที่มีประสิทธิภาพการทำงานดี สัญญาณรบกวนต่ำ มีวงจรส่วน ANALOG ที่สมบูรณ์แบบมี INPUT คือ AIN+ , AIN- , REF+ , REF- เหมาะอย่างยิ่งกับการประยุกต์ใช้งานที่ต้องการ

- คุณภาพและเสถียรภาพสูง

- แปลงสัญญาณ ANALOG เป็นข้อมูล DIGITAL ขนาด 16 Bit (CS5525) หรือ 20 Bit (CS5526) ที่มีประสิทธิภาพและความเที่ยงตรงสูง

- ภายในมี Instrument Amp ที่สามารถโปรแกรม Gain (PGA) เป็นแบบ ซอปเปอร์แอมป์ที่มีเสถียรภาพสูง

- ฟังก์ชันการแปลงสัญญาณ ADC ใช้วิธีการแปลงแบบอินทิเกรตในระดับสูงแบบเดลต้า-ซิกมา ที่ให้ความผิดพลาดเชิงเส้นค่าเพียง 0.0015 %FS โดยปราศจากสัญญาณรบกวน

- สามารถวัดสัญญาณทาง INPUT ได้ทั้งแบบ Differential Mode และแบบ Common Mode

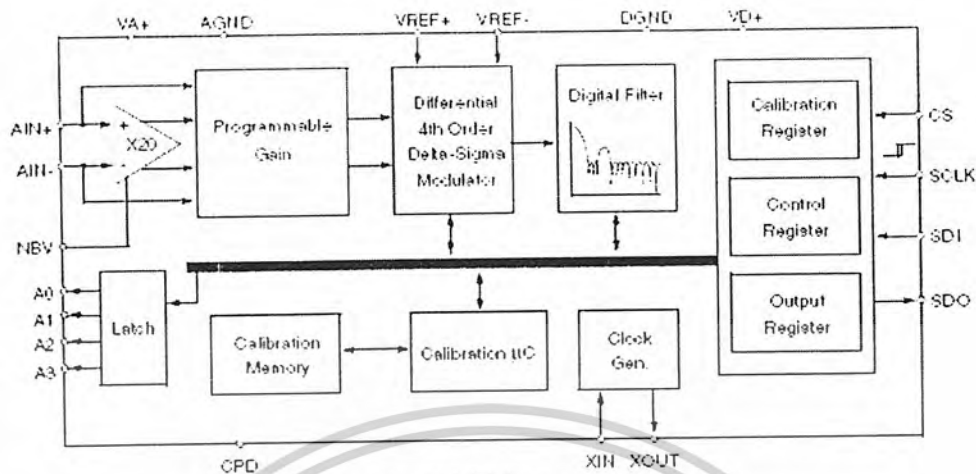
- ข่ายการวัดเลือกได้ตั้งแต่ 25mV , 55mV , 100mV , 1V , 2.5V และ 5V

- OUTPUT ของสัญญาณเป็นแบบ 4 บิตแลตซ์ .. อินเทอร์เฟซกับอุปกรณ์ภายนอกแบบอนุกรม 4 สาย

- การ Calibrate ระบบสามารถกระทำได้ที่ตัวไอซีจากการกำหนดในรีจิสเตอร์อ่าน/เขียน

- กินกำลังงานต่ำเพียง 4 mW

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2-15 โครงสร้างภายในของไอซีเบอร์ CS5525/CS5526

## 2.8 หลักการเลือกวัสดุสำหรับการสร้างเตาอบแบบ Induction

ในการเลือกวัสดุที่จะนำมาสร้างเตาอบนั้นจะแบ่งส่วนของการพิจารณาถึงวัสดุที่จะนำมาสร้างเตาอบออกเป็นสองส่วน คือ วัสดุในการสร้างเตาอบภายนอก และวัสดุที่ใช้ทำเตาอบภายใน เนื่องจากเตาอบแบบเหนี่ยวนำนั้นจะอาศัยหลักการของสนามแม่เหล็กมาเกี่ยวข้อง ดังนั้นการพิจารณาเลือกวัสดุที่จะนำมาสร้างเตาอบจะต้องพิจารณาถึงคุณสมบัติของสารแม่เหล็กของวัสดุที่จะเลือกใช้ คุณสมบัติที่สำคัญของสารแม่เหล็ก คือ ค่าความซึมซาบแม่เหล็กของสารนั้นๆ ดังสมการ

$$\mu = \mu_0 \mu_r \tag{2.19}$$

เมื่อ  $\mu_r$  คือ ค่าความซึมซาบแม่เหล็กสัมพัทธ์ (relative permeability) ไม่มีหน่วย

$\mu_0$  คือ ค่าความซึมซาบแม่เหล็กของสุญญากาศ ซึ่งเป็นค่าคงที่เท่ากับ  $4\pi \times 10^{-4}$

สารแม่เหล็กสามารถแบ่งเป็นประเภทต่างๆ โดยพิจารณาจากพฤติกรรมของค่าความซึมซาบแม่เหล็กสัมพัทธ์ของสารนั้นๆ ได้ดังนี้

1. Diamagnetic มีค่า  $\mu_r$  น้อยกว่า 1 เล็กน้อย เช่น ทองแดง ตะกั่ว น้ำ เป็นต้น
2. Paramagnetic มีค่า  $\mu_r$  มากกว่า 1 เล็กน้อย เช่น อากาศ อะลูมิเนียม พลาเดียม เป็นต้น
3. Nonmagnetic มีค่า  $\mu_r$  เท่ากับ 1 ได้แก่ สุญญากาศ
4. Ferrromagnetic มีค่า  $\mu_r$  มากกว่า 1 มากๆ เช่น นิกเกิล เหล็ก ซิลิกอน เป็นต้น
5. Ferrimagnetic เป็นสารที่มีส่วนประกอบเป็น iron oxide มีค่าความต้านทานไฟฟ้าจำเพาะสูง เหมาะสำหรับการใช้งาน อิเล็กทรอนิกส์ เช่น Nickle - zine ferrite เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. Amorphous เป็นสารแม่เหล็กชนิดใหม่ที่มีโครงสร้างแตกต่างจากประเภทอื่นๆ ซึ่งสามารถให้ค่าความหนาแน่นเส้นแรงแม่เหล็กสูง เหมาะสำหรับการใช้งานที่ความถี่ต่างๆ ได้ดี

สิ่งที่กล่าวไว้ในข้างต้น การพิจารณาเตาอบจะแบ่งการพิจารณาออกเป็นวัสดุที่จะนำมาทำการสร้างภายนอกและภายในเตาอบ สำหรับการพิจารณาวัสดุที่จะนำมาทำเตาอบภายในนั้นจะต้องพิจารณาสารแม่เหล็กที่มีความสามารถในการเหนี่ยวนำสนามแม่เหล็กได้ดี เพราะเมื่อวัสดุที่เลือกใช้มีความสามารถในการเหนี่ยวนำสนามแม่เหล็กได้ดีก็จะส่งผลให้เกิดความร้อนขึ้นอย่างรวดเร็วและต่อเนื่อง โดยในที่นี้ได้เลือกใช้เหล็กทำเป็นโครงเตาอบภายใน ซึ่งเหล็กสามารถเหนี่ยวนำสนามแม่เหล็กได้ดีและยังมีความแข็งแรง ทนต่อการบิดงอได้ดี เมื่อเนื้อเหล็กมีอุณหภูมิสูงขึ้น และที่สำคัญคือ ราคาถูก หาซื้อได้ง่าย ส่วนการพิจารณาถึงวัสดุที่จะนำมาสร้างโครงภายนอกของเตาอบนั้นจะต้องพิจารณาถึงปัจจัยต่างๆ ดังนี้

- ความสวยงาม
- แข็งแรงและทนทาน
- วัสดุที่เลือกใช้นั้นจะต้องมีความสามารถในการเหนี่ยวนำสนามแม่เหล็กค่ากล่าวคือ ต้องมีค่า  $\mu$  ค่าๆ เพื่อป้องกันการเหนี่ยวนำซึ่งจะทำให้เกิดความร้อนตามมา

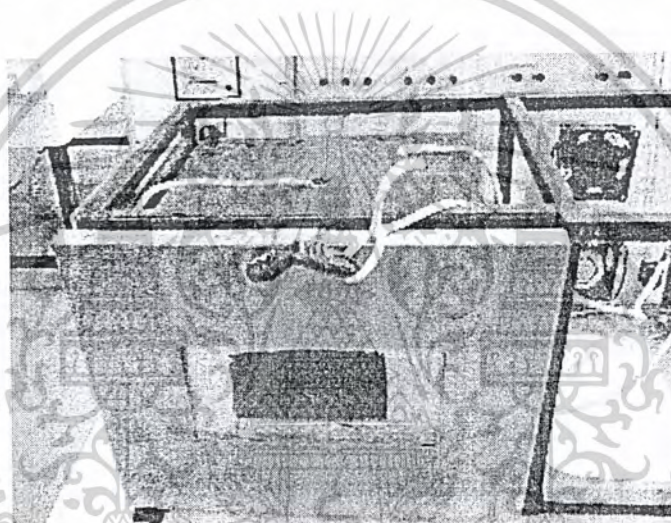


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 3

### โครงสร้างและการออกแบบ

โครงสร้างการออกแบบ ประกอบด้วย ส่วนที่เป็นตัวตู้บ ซึ่งเลือกใช้เหล็กทำเป็น โครงตู้บภายใน เนื่องจากเหล็กสามารถเหนียวนำสนามแม่เหล็กได้ดีเหมาะแก่การทำความร้อนแบบเหนียวนำ และยังมี ความแข็งแรง ทนต่อการบิดงอได้ดีเมื่อน้ำหนักมีอุณหภูมิสูงขึ้น และที่สำคัญคือ ราคาถูก หาซื้อได้ง่าย ตัวตู้มี ลักษณะเป็นทรงสี่เหลี่ยมลูกบาศก์ขนาดประมาณ 30 x 30 x 30 เซนติเมตร ดังรูป



รูปที่ 3-1 โครงสร้างและการจัดวางขดลวดความร้อนของตู้บ

โดยในส่วนวงจรประกอบด้วย

#### 3.1 วงจรเรียงกระแส ( Rectifier )

วงจรเรกติไฟเออร์นับเป็นส่วนที่สำคัญที่สุดของวงจรในส่วนอินพุทของสวิตซ์ซิงเพาเวอร์ซัพพลาย โดยจะเป็นตัวกำหนดค่าอัตราทดกระแสของฟิวส์และ RFI ฟิลเตอร์ เรกติไฟเออร์จะประกอบด้วยอุปกรณ์ สำคัญ 3 ตัว คือ ตัวต้านทานจำกัดกระแส ( $R_S$ ) , ตัวเก็บประจุ (C) และไดโอดเรกติไฟเออร์ D1-D4 มีหน้าที่หลักคือ เปลี่ยนแรงดันไฟสลับให้เป็นแรงดันไฟตรง เพื่อเป็นแรงดันอินพุทให้กับอินเวอร์เตอร์ต่อไป

##### 3.1.1 ตัวต้านทานกลดทอนกระแส $R_S$

ตัวต้านทานจำกัดกระแส  $R_S$  จะมีประโยชน์มากในวงจรเรกติไฟเออร์  $R_S$  จะเป็นตัวจำกัดกระแส กระแสที่เกิดขึ้นในวงจร โดยเฉพาะอย่างยิ่งขณะที่ตู้บเริ่มทำงาน โดยตัวเก็บประจุจะชาร์จประจุจะเหมือน เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มีการดึงจอร์ขึ้นมา โดยถ้าค่าของตัวเก็บประจุสูงก็จะทำให้เกิดกระแสกระชากขณะเริ่มทำงานสูงด้วย การกำหนดค่าตัวต้านทานจำกัดกระแส  $R_S$  ในวงจรเรกติไฟเออร์จึงจำเป็นต้องมีการกำหนดค่าอย่างเหมาะสม เนื่องจากในวงจรเรกติไฟเออร์ที่มีตัวเก็บประจุเป็นฟิลเตอร์นั้น ค่าของแรงดันที่ได้จากวงจรจะขึ้นกับค่าของ  $R_S$  และกำลังงานที่วงจรเรกติไฟเออร์จะต้องจ่ายออกไป

การต่อตัวต้านทานจำกัดกระแส  $R_S$  จะทำให้ประสิทธิภาพของสวิตซ์ซิงเพาเวอร์ซัพพลาย ลดลง เนื่องจากการเกิดกำลังงานสูญเสียในตัว  $R_S$  การกำหนดค่าของ  $R_S$  จึงต้องพิจารณาจากความเหมาะสม ระหว่างการลดกระแสกระชาก และประสิทธิภาพการทำงานของสวิตซ์ซิงเพาเวอร์ซัพพลาย

### 3.1.2 วงจรกรองแรงดัน ( Capacitor Filter )

ตัวเก็บประจุฟิลเตอร์จะเป็นตัวกรองแรงดันไฟตรงที่ได้จากการเรียงกระแสของไดโอด D1-D4 ให้มีค่าที่เรียบยิ่งขึ้น โดยจะช่วยให้กระแสที่ได้มีค่าเที่ยงพอตามที่อินเวอร์เตอร์ต้องการ การทำงานของตัวเก็บประจุฟิลเตอร์ (C) ในวงจรเรกติไฟเออร์จะเป็นไปในลักษณะของการชาร์จประจุและคายประจุ

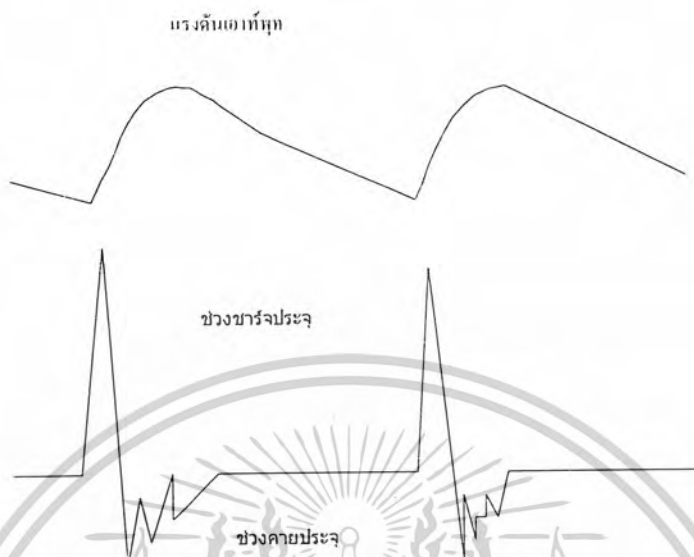
ค่ากระแสขณะชาร์จประจุและคายประจุนานหรือน้อยขึ้นอยู่กับค่าความจุของตัวเก็บประจุ (C) และภาวะของโหลดที่เอาท์พุทของวงจรเรกติไฟเออร์ รูปแสดงค่ากระแส RMS ที่อินพุท และค่ากระแส RMS ของตัวเก็บประจุฟิลเตอร์ C คือค่ากระแสประสิทธิผล  $I_c$  ที่อินพุทของวงจรเรกติไฟเออร์ โดยที่

$$I_c = \frac{P_{IN}}{V_{IN\text{-}RMS}} \quad (3.1)$$

- เมื่อ  $I_c$  คือ ค่ากระแสประสิทธิผลที่อินพุท เป็น RMS.Amp  
 $P_{IN}$  คือ กำลังงานที่จ่ายเข้าทางด้านอินพุท เป็นวัตต์  
 $V_{in\text{-}RMS}$  คือ ค่าแรงดัน RMS ที่อินพุท เป็น RMS.Volt  
 $R_{Sf}$  คือ ค่าแฟกเตอร์ของตัวต้านทาน  $R_S$  และค่า  $R_{Sf}$  หาได้จาก

$$R_{Sf} = R_S P_{IN} \quad (3.2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3-2 ลักษณะการขาร์จ - คายประจุของตัวเก็บประจุฟิลาเตอร์ในวงจรเรกติไฟเออร์

การพิจารณาเลือกตัวเก็บประจุฟิลาเตอร์ C สำหรับวงจรเรกติไฟเออร์

### 1. อัตราหนักระแสระลอก

กระแสระลอกในตัวเก็บประจุฟิลาเตอร์เกิดจากการขาร์จประจุและคายประจุของตัวเก็บประจุเอง ดังรูปที่ 3-2 กระแสระลอกในตัวเก็บประจุจะทำให้ตัวเก็บประจุร้อนและลดอายุการใช้งานของตัวเก็บประจุลงได้

การเลือกใช้ตัวเก็บประจุฟิลาเตอร์ C จะต้องใช้ค่าอัตราหนักระแสระลอก มากกว่าค่ากระแสระลอกที่คำนวณได้ เพื่อไม่ให้ตัวเก็บประจุร้อนขณะทำงาน ในกรณีที่กระแสระลอกมีค่าสูง การใช้ตัวเก็บประจุขนาดกันหลายตัวจะช่วยเพิ่มอัตราหนักระแสระลอกให้กับตัวเก็บประจุได้เช่นกัน

### 2. แรงดันกระเพื่อมที่เอาต์พุตของเรกติไฟเออร์

การกระเพื่อมที่แรงดันเอาต์พุตของเรกติไฟเออร์จะมีผลโดยตรงต่อการทำงานของ ชุดอินเวอร์เตอร์ในสวิทช์ซึ่งเพาเวอร์ซัพพลาย การกระเพื่อมที่แรงดันเอาต์พุตทำให้แรงดันที่อินพุตของอินเวอร์เตอร์มีค่าไม่คงที่ ถ้าหากยอมให้แรงดันกระเพื่อมที่แรงดันเอาต์พุตของเรกติไฟเออร์มีค่ามาก ก็จะลดความสามารถในการคงค่าแรงดันที่เอาต์พุตของอินเวอร์เตอร์ลงได้ โดยจะทำให้ช่วงแรงดันไฟสลับอินพุตของสวิทช์ซึ่งเพาเวอร์ซัพพลายแถบลง

ค่าของตัวเก็บประจุฟิลาเตอร์ C เพื่อให้ค่าแรงดันกระเพื่อมไม่เกินกำหนด อาจคำนวณได้จาก

$$C = \frac{Ie\Delta t}{\Delta V ripples} \quad (3.3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- เมื่อ  $I_c$  คือ ค่ากระแสประสิทธิผลของวงจรเรกติไฟเออร์  
 $\Delta t$  คือ ช่วงเวลาที่ C ภายประจุ  
 $\Delta V_{\text{ripple}}$  คือ ค่าขอดถึงขอดของแรงดันกระเพื่อมที่เอาท์พุทของเรกติไฟเออร์

หมายเหตุ เพื่อให้ง่ายในการคำนวณค่าของ C ช่วงเวลาที่คายประจุ  $\Delta t$  อาจกำหนดจากช่วงขอดสูงสุดของคลื่นลูกหนึ่งไปอีกลูกหนึ่งของแรงดันที่ได้จากไดโอดเรกติไฟเออร์ ดังในรูปที่ 3-3 ดังนั้นค่าเวลา  $\Delta t$  จะมีค่าเท่ากับครึ่งหนึ่งของคาบเวลาของแรงดันไฟสลับนั่นเอง ( $10 \times 10^{-3}$  วินาที ที่ความถี่ไฟสลับ 50 เฮิรตซ์)



รูปที่ 3-3 การประมาณค่าเวลาในการคายประจุของตัวเก็บประจุฟิเตอร์ ให้มีค่าเท่ากับครึ่งหนึ่งของคาบเวลาของแรงดันไฟสลับเพื่อสะดวกในการคำนวณ

### 3. ช่วงเวลาโฮล เวลาโฮลอ็อท

ช่วงเวลาโฮลอ็อท เป็นช่วงเวลาที่สวิตซ์ซิงเพาเวอร์ซัพพลายสามารถลงค่าแรงดันที่เอาท์พุทได้ตามปกติที่โหลดสูงสุด เมื่อมีการหยุดจ่ายแรงดันไฟสลับหรือค่าแรงดันไฟสลับต่ำกว่ากำหนด และเพื่อให้สวิตซ์ซิงเพาเวอร์ซัพพลายมีค่าโฮลอ็อท ตัวเก็บประจุฟิเตอร์จะต้องมีค่ามากพอเพื่อจ่ายกระแสให้กับอินเวอร์เตอร์ได้เพียงพอเมื่อมีการหยุดจ่ายแรงดันไฟสลับ ค่าของ C เพื่อให้เกิดช่วงเวลาโฮลอ็อทอาจได้จาก

$$C = \frac{2P_o I_H}{\eta(V_s^2 - V_r^2)} \quad (3.4)$$

เมื่อ  $P_o$  คือ กำลังงานสูงสุดที่เอาท์พุทของอินเวอร์เตอร์

$\eta$  คือ ค่าประสิทธิภาพของอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$V_s$  คือ ค่าแรงดันที่ตัวเก็บประจุฟิลเตอร์ก่อนหยุดจ่ายแรงดันไฟสลับ

$V_o$  คือ ค่าแรงดันที่ตัวเก็บประจุฟิลเตอร์หลังหยุดจ่ายแรงดันไฟสลับ

$t_{on}$  คือ ค่าช่วงเวลาไฮลัฟที่ต้องการ ( โดยทั่วไปจะมีค่าประมาณ  $20 \times 10^{-3}$  วินาที ถึง  $50 \times 10^{-3}$  วินาที )

#### 4. อัตราทนแรงดัน

ตัวเก็บประจุฟิลเตอร์ต้องทนแรงดันได้อย่างต่ำสุดได้ที่ค่าแรงดันไฟตรงเอาท์พุทของวงจรเรกติไฟเออร์ แต่เพื่อความปลอดภัยควรเผื่อค่าอัตราทนแรงดันของตัวเก็บประจุฟิลเตอร์ไว้อย่างน้อยที่ค่าแรงดันไฟตรงสูงสุดที่เป็นไปได้ของอินเวอร์เตอร์ เช่น สวิตซ์ชิงเพาเวอร์ซัพพลายที่มีแรงดันไฟสลับอินพุท 187-264 โวลต์ ตัวเก็บประจุฟิลเตอร์ควรมีอัตราทนแรงดันอย่างต่ำที่ 385 หรือ 400 โวลต์ เป็นต้น

#### 3.1.3 ไดโอดเรกติไฟเออร์

การเลือกใช้ไดโอดเรกติไฟเออร์มีข้อควรพิจารณาดังต่อไปนี้

##### 1. ค่ากระแสกระชาก $I_{FSM}$ ( Maximum Surge Current )

กระแสกระชากสูงสุดที่ผ่านไดโอดเรกติไฟเออร์ จะเกิดขึ้นขณะตู้เริ่มทำงาน เมื่อตัวเก็บประจุฟิลเตอร์ไม่มีประจุสะสมอยู่ ค่ากระแสสูงสุดอาจคำนวณได้จาก

$$I_{FSM} = \frac{V_{peak}}{(R_s + ESR)} \quad (3.5)$$

เมื่อ  $V_{peak}$  คือ แรงดันขั้วสูงสุดของไฟสลับอินพุท

$ESR$  คือ ค่าความต้านทานแฝงในตัวเก็บประจุค่าต่ำสุด

$R_s$  คือ ค่าของตัวต้านทานจำกัดกระแส

โดยทั่วไปแล้วไดโอดเรกติไฟเออร์ จะมีค่าอัตราทนกระแสกระชาก  $I_{FSM}$  ประมาณ 20-30 เท่าของอัตราทนกระแสเฉลี่ยขณะถูกไบแอสตรงของมัน ไดโอดเรกติไฟเออร์ที่ใช้จะต้องมีค่าอัตราทนกระแสกระชากมากกว่าที่คำนวณได้ จากสมการ 3.5 ค่าของกระแสกระชาก  $I_{FSM}$  อาจลดลงได้โดยการเพิ่มค่าของ  $R_s$  แต่ประสิทธิภาพของสวิตซ์ชิงเพาเวอร์ซัพพลายจะลดลง เนื่องจากกำลังสูญเสียที่เกิดขึ้นที่ตัวต้านทานจำกัดกระแส  $R_s$

##### 2. ค่ากระแสสูงสุดเมื่อถูกไบแอสตรง $I_{FSM}$ ( Maximum Forward Current )

ค่ากระแสสูงสุดที่เกิดขึ้นในวงจรเรกติไฟเออร์ จะเกิดขึ้นในจังหวะที่ตัวเก็บประจุฟิลเตอร์มีการเก็บประจุอีกครั้งหลังจกคายประจุออกไปให้โหลด ค่ากระแสสูงสุดเมื่อถูกไบแอสตรงของไดโอดเรกติไฟเออร์  $I_{FSM}$  จึงหาได้จากค่ากระแสสูงสุดของตัวเก็บประจุฟิลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3. ค่ากระแสเฉลี่ยเมื่อถูกไบแอสตรง $I_{FSM}$ ( Maximum Average Forward Current )

เป็นค่ากระแสเฉลี่ยสูงสุดที่ไดโอดเรกติไฟเออร์จะได้รับขณะทำงาน การพิจารณาค่า  $I_{FSM}$  อาจทำได้โดย ในทางปฏิบัติควรเผื่อค่ากระแสเฉลี่ยสูงสุด  $I_{FSM}$  ของไดโอดไว้ที่ประมาณ 1.5-2 เท่า จากที่คำนวณได้ เพื่อเพิ่มความปลอดภัยและอายุการใช้งาน

### 4. อัตราทนแรงดันไบแอสกลับสูงสุด $V_{RRM}$

ในสวิตซ์ซึ่งเพาเวอร์ซัพพลาย ปกติเรกติไฟเออร์ต้องต่อเข้ากับแรงดันไฟสลับที่ค่า 220 โวลต์ ดังนั้นอัตราทนแรงดันไบแอสกลับสูงสุดของไดโอด  $V_{RRM}$  จึงต้องมีค่าไม่ต่ำกว่าค่าแรงดันขอคสูงสุดของแรงดันไฟสลับ อย่างไรก็ตาม ควรพิจารณาเผื่อค่าแรงดันไบแอสกลับให้มากกว่าแรงดันขอคสูงสุดของแรงดันไฟสลับเอาไว้ด้วย สำหรับกรณีที่เกิดทรานเซียนต์ขึ้นในสายไฟสลับ

### 3.1.4 ฟิวส์ ( Fuse )

มีหน้าที่หลัก 2 ประการ คือ ป้องกันอุปกรณ์เสียหายเนื่องจากกระแสเกิน และเพื่อแยกส่วนวงจรออกจากแหล่งจ่ายไฟกรณีที่มีการลัดวงจรเกิดขึ้น การเลือกใช้ฟิวส์เพื่อใช้ในส่วนแรกของวงจรเรกติไฟเออร์ มีข้อควรพิจารณา ดังนี้

#### 1. ค่าอัตราทนแรงดัน (Voltage Rating)

ฟิวส์มาตรฐานสำหรับงานอิเล็กทรอนิกส์จะมีอัตราทนแรงดันได้ตามลำดับดังนี้ คือ 32 , 60 , 125 , 250 , 300 , 500 , 600 และ 700 โวลต์ การกำหนดใช้ค่าอัตราทนแรงดันของฟิวส์นับเป็นสิ่งสำคัญ โดยที่ค่าอัตราทนแรงดันของฟิวส์ที่ใช้ต้องมีค่ามากกว่าหรือเท่ากับค่าแรงดันของวงจรเพื่อลดการอาร์กของตัวฟิวส์ขณะตัดวงจร ถ้าอัตราทนแรงดันของฟิวส์มีค่าต่ำเกินไป การเกิดอาร์กภายในตัวฟิวส์อาจเป็นไปอย่างรุนแรงและตัวฟิวส์จะแตกออกได้

#### 2. ค่าอัตราทนกระแส (Current Rating)

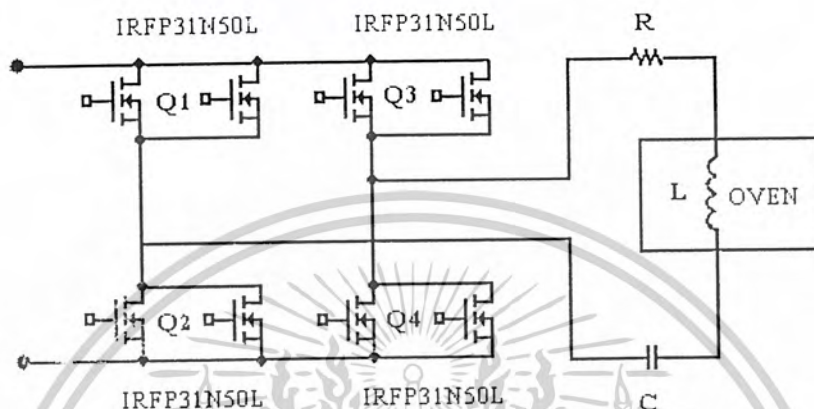
ค่าอัตราทนกระแสของฟิวส์สามารถกำหนดได้จากค่ากระแสอาร์เอ็มเอสด้านอินพุทของวงจรเรกติไฟเออร์ ซึ่งค่ากระแสอาร์เอ็มเอสของวงจรเรกติไฟเออร์จะขึ้นกับค่าของโหลด , ค่าความต้านทาน  $R_S$  , และค่าตัวเก็บประจุฟิลเตอร์ การพิจารณาอัตราทนกระแสของฟิวส์จึงอาจกำหนดได้จากค่ากระแสอาร์เอ็มเอสของวงจรเรกติไฟเออร์นั่นเอง โดยให้เผื่อค่าอัตราทนกระแสไว้อีก 50 % ด้วย เพื่อเพิ่มอายุการใช้งาน

### 3.2 วงจรอินเวอร์เตอร์ ( Inverter )

อินเวอร์เตอร์รีไซเคิลแบบอนุกรม ก็คือ คอนเวอร์เตอร์ที่แปลงกำลังจากไฟฟ้ากระแสตรงเป็นกระแสสลับ ซึ่งจะเรียกว่าเป็นวงจรรีไซเคิลแบบอนุกรม เพราะมีตัวเหนี่ยวนำและตัวเก็บประจุอนุกรมกันกับโหลดความต้านทาน การสวิตซ์จะทำให้เกิดแรงดันรูปคลื่นสี่เหลี่ยม โดยที่ตัวเหนี่ยวนำและตัวเก็บประจุ ( C ) จะทำให้เกิดคลื่นรีไซเคิลซึ่งจะมีค่าเท่ากับความถี่สวิตซ์

วงจรอินเวอร์เตอร์ (INVERTER) ที่ใช้เป็นแบบฟูลบริดจ์ (Full Bridge) โดยวงจรจะทำหน้าที่แปลงแรงดันไฟตรงให้กลับไปกลับความถี่สูง โดยใช้เพาเวอร์มอสเฟต (Power Mosfet) เบอร์ IRFP31N50L เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยการทำงานของพจนวอร์มอสเฟดจะทำงานสลับเป็นคู่ในแต่ละครึ่งคาบเวลา คือ Q1 และ Q4 จะนำกระแสพร้อมกันในครึ่งคาบเวลาแรก เมื่อหยุดนำกระแส Q2 และ Q3 จะนำกระแสพร้อมกันในครึ่งคาบเวลาต่อมา ซึ่งจะทำงานสลับกันไปอย่างนี้เรื่อยๆ



(ข)

รูปที่ 3-4 ชุดวงจรมอเตอร์

### 3.3 วงจรสร้างสัญญาณพัลส์

ชุด Drive ไอซี TL494 ทำหน้าที่สร้างสัญญาณพัลส์ลักษณะคลื่นสี่เหลี่ยม ได้ตั้งแต่ 1-200 kHz เพื่อให้เป็นสัญญาณเทริกแกมอสเฟดตามที่เรากออกแบบไว้ โดยข้อดีของ TL494 คือ จะมี Dead-Time ในตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไอซีเบอร์ TL 494 เป็นไอซีที่ออกแบบมาเพื่อใช้ควบคุมการทำงานของอินเวอร์เตอร์ โดยทำงานด้วยโหมลควบคุมจากแรงดัน ซึ่งจะได้นำมาเป็นตัวอย่างการทำงานสำหรับวงจรควบคุมด้วยวิธีควบคุมจากแรงดัน

#### การกำหนดคาบเวลาการทำงาน

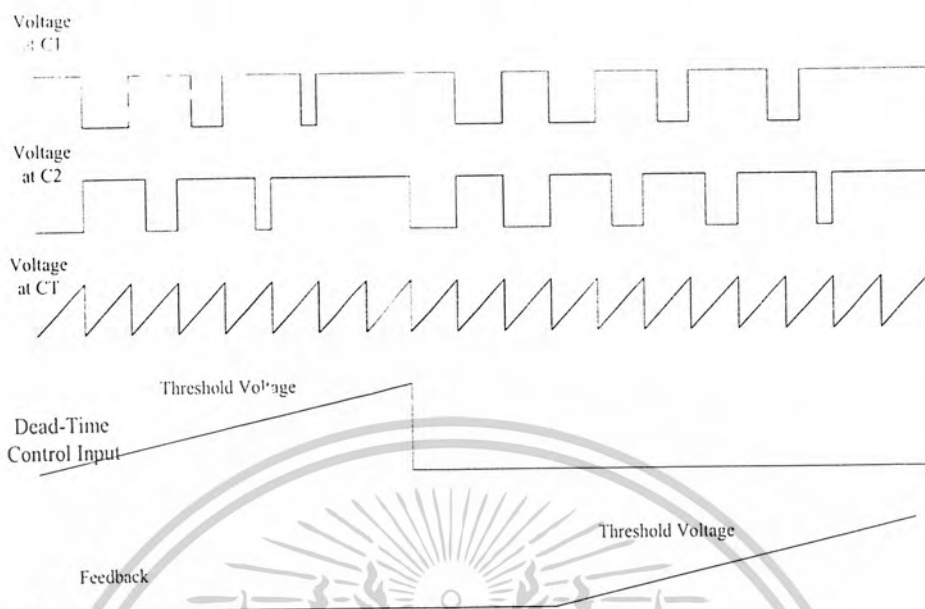
วงจร TL 494 เป็นวงจร PWM ที่มีความถี่คงที่ คาบเวลาการทำงานของเอาต์พุตพัลส์กำหนดโดยค่าของ  $R_T$  และ  $C_T$  จากภายนอกที่ข 16 และขา 5 ของไอซี ค่าคาบเวลาการทำงานจะกำหนดได้จาก

$$T = \frac{R_T C_T}{1.1} \quad (3.6)$$

#### การทำงานของไอซีในการก่แรงดันของอินเวอร์เตอร์

ความกว้างเอาต์พุตพัลส์ของไอซี จะได้จากการเปรียบเทียบสัญญาณฟันเลื่อยที่ขา 5 กับแรงดันที่ได้จากวงจรขยายความแตกต่าง (Error Amp) ทั้ง 2 ตัวที่ PWM Comparator ส่วน NOR GATE ที่ควบคุมทรานซิสเตอร์เอาต์พุต Q1 และ Q2 จะทำงานก็ต่อเมื่อขา  $C_k$  ของ Flip-Flop อยู่ในสถานะ “Low” เท่านั้น ซึ่ง  $C_k$  จะเป็น “Low” ได้ก็ต่อเมื่อ แรงดันของสัญญาณฟันเลื่อยมีค่ามากกว่าแรงดันที่มาจาก Error Amp ทั้ง 2 ตัว นั่นคือแรงดันป้อนกลับจากเอาต์พุตของอินเวอร์เตอร์หากมีค่าสูงขึ้น ความกว้างเอาต์พุตพัลส์ของไอซีจะลดลง ในทางกลับกัน แรงดันป้อนกลับหากมีค่าลดลง ความกว้างเอาต์พุตพัลส์ของไอซีจะเพิ่มขึ้น

ความกว้างเอาต์พุตพัลส์ของไอซีนีสามารถกำหนดให้มีค่ามากที่สุดหรือมีค่าเท่ากับศูนย์ได้ด้วยการเปลี่ยนแปลงแรงดันที่ขา 3 จาก 0.5 โวลต์ จนถึง 3.5 โวลต์ ส่วน Error Amp ทั้งสองตัวจะมีช่วงของอินพุตคอมมอนโหมล ตั้งแต่ -0.3 โวลต์ ถึง  $(V_{cc}-2)$  โวลต์ และสามารถใช้ตรวจจับแรงดันหรือกระแสที่เอาต์พุตของอินเวอร์เตอร์ได้ Error Amp ทั้ง 2 ตัว จะให้อาต์พุตในลักษณะให้สถานะ “High” (Active High) โดยค่อกันอยู่ในลักษณะ OR ที่ขา non-inverting ของ PWM Comparator การค่อกันในลักษณะนี้ Error Amp ตัวที่ทำให้เกิดความกว้างเอาต์พุตต่ำสุด จะเป็นตัวควบคุมความกว้างของเอาต์พุตพัลส์ของไอซี

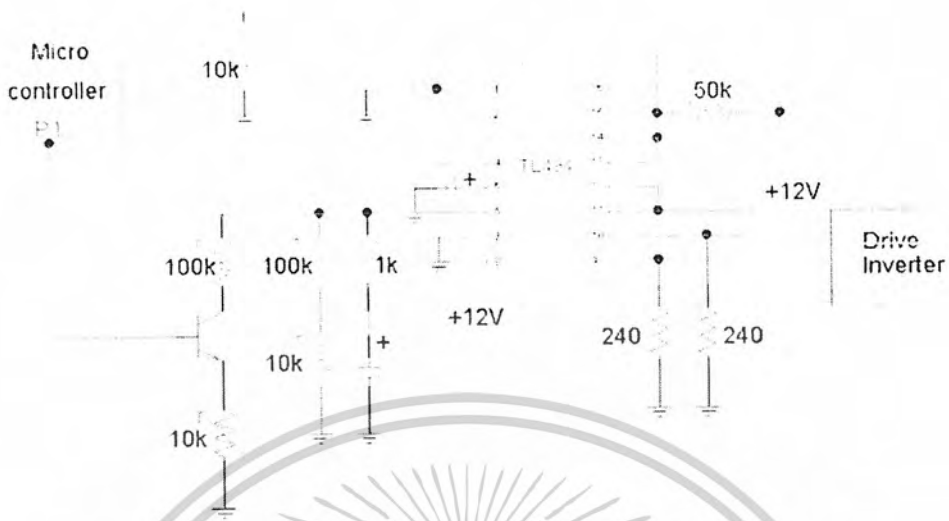


รูปที่ 3-5 รูปคลื่นอักษระการทำงานของ TL494

#### การกำหนดค่าเวลาเมื่อ $T_D$

TL 494 สามารถกำหนดค่าเวลาเมื่อ  $T_D$  ของวงจรได้เอง ด้วยการต่อแรงดันระหว่าง 0 ถึง 3.3 โวลต์ที่ขา 4 ของไอซี อย่างไรก็ตาม หากแรงดันที่ขา 4 มีค่าเท่ากับ 0 โวลต์ ค่าเวลาเมื่อค่าสุดของไอซีจะไม่ต่ำกว่า 4% ของค่าคาบเวลาการทำงาน (เนื่องจากมีแรงดันเอาต์พุต 120 มิลลิโวลต์ต่ออยู่ภายใน ดังนั้นช่วงเวลา  $t_{on}$  สูงสุดของอินเวอร์เตอร์ที่ได้จากไอซีจะเท่ากับ 48% ของค่าคาบเวลาเมื่อต่อขา 13 (output control) เข้ากับขา 14 (+5  $V_{ref}$ ) และมีค่าเท่ากับ 96% ของค่าคาบเวลาเมื่อต่อขา 13 ลงกราวด์

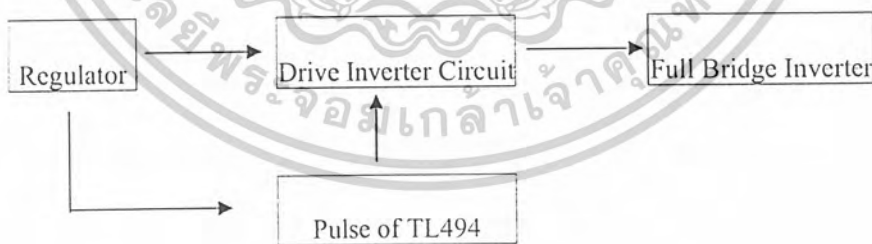
TL 494 ต้องการไฟเลี้ยงในช่วง  $V_{CC} = 7 - 40$  โวลต์ มีแรงดันอ้างอิงภายใน  $V_{ref} = 5$  โวลต์ และสามารถจ่ายกระแสได้ถึง 10 มิลลิแอมป์เพื่อใช้กับวงจรภายนอกได้ โดยมีค่าความถูกต้อง  $\pm 1.5\%$  ความคลาดเคลื่อนทางอุณหภูมิมีค่าน้อยกว่า 50 มิลลิโวลต์เมื่อทำงานในช่วง 0 ถึง 70 องศาเซลเซียส



รูปที่ 3-6 การต่อชุดวงจรควบคุมกับค่าความต้านทานที่ขา 6 ของ IC TL-494

### 3.4 ชุดสัญญาณขับอินเวอร์เตอร์

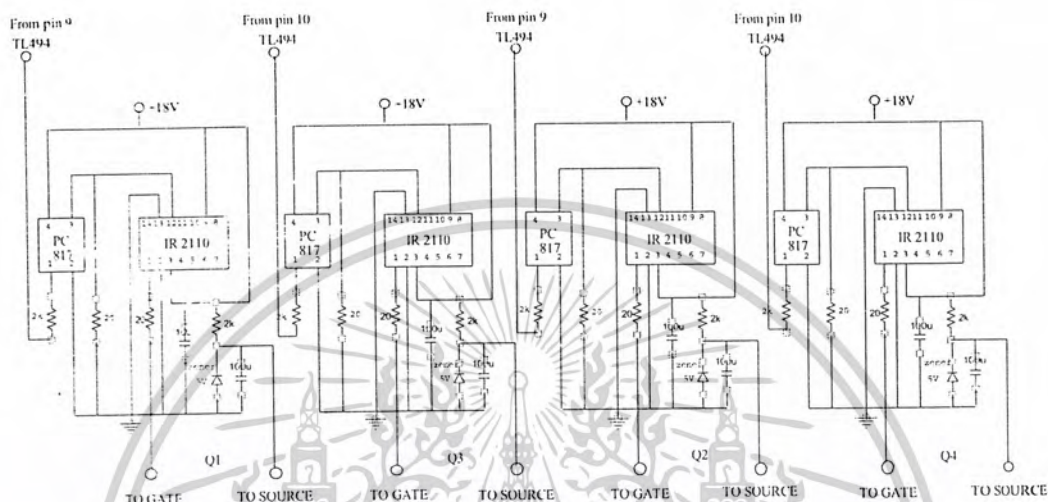
วงจรควบคุมสัญญาณขับเกทของมอสเฟตจะมีหน้าที่ในการทำให้มอสเฟต ทำงานเป็นสวิตช์ปิด – เปิด เพื่อให้เกิดความถี่สูงที่โหลด ส่วนวงจรกำลังเป็นวงจรฟูลบริดจ์อินเวอร์เตอร์ เพราะฉะนั้นจึงต้องสร้างวงจรขับเกทขึ้นมาทั้งหมด 4 ชุด โดยจะมี 2 ชุดสัญญาณที่มีเฟสตรงกัน และอีก 2 ชุดที่มีเฟสตรงข้ามกัน เพื่อนำไปขับเกทของมอสเฟตให้สลับกันทำงานเป็นคู่ ซึ่งวงจรสร้างสัญญาณพัลส์ได้จาก IC เบอร์ TL494



รูปที่ 3-7 Block diagram แสดงส่วนของวงจรควบคุม

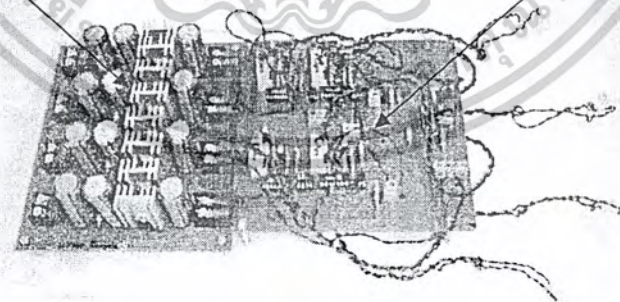
วงจรสัญญาณขับเกท (Gate Driver Circuit) วงจรนี้จะทำหน้าที่สร้างสัญญาณเพื่อทริกขาเกทของ MOSFET ทำให้วงจรฟูลบริดจ์อินเวอร์เตอร์สามารถทำงานได้ ในการทดลองได้ใช้ความถี่สวิทซ์ที่ 30 kHz โดยสร้างมาจาก IC เบอร์ TL494 แต่เนื่องจากสัญญาณที่ได้ยังมีความถี่ผันในช่วงเวลาขาขึ้นและขาลงอยู่จากการ Isolated โดย PC S17 จึงต้องนำสัญญาณนี้มาปรับแต่งโดยใช้ IC เบอร์ IR2110 พร้อมกันนั้นก็ได้นำเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

zener diode มาต่อกับวงจรเพื่อให้สัญญาณที่ไปขับเคลื่อนมีสัญญาณอยู่ในช่วงลง -5V ด้วย เพื่อต้องการให้ MOSFET ในวงจรฟูลบริดจ์ได้มีช่วงเวลาขยับประจุที่สะสมไว้ในขณะที่ทำการเปิดวงจรให้หมด ก่อนที่จะทำการเปิดวงจรครั้งต่อไป



วงจร voltage regulator

วงจรจ่ายสัญญาณขับเคลื่อน



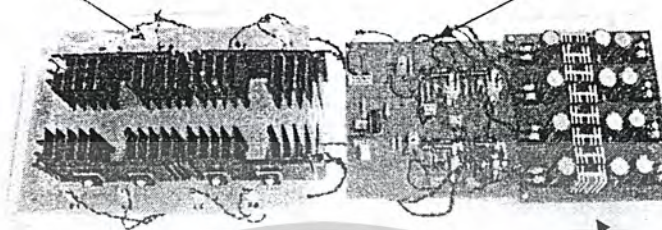
(ข)

รูปที่ 3-8 ชุดวงจรจ่ายสัญญาณขับเคลื่อนอินเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรอินเวอร์เตอร์

วงจร 555 ควบคุมมอเตอร์



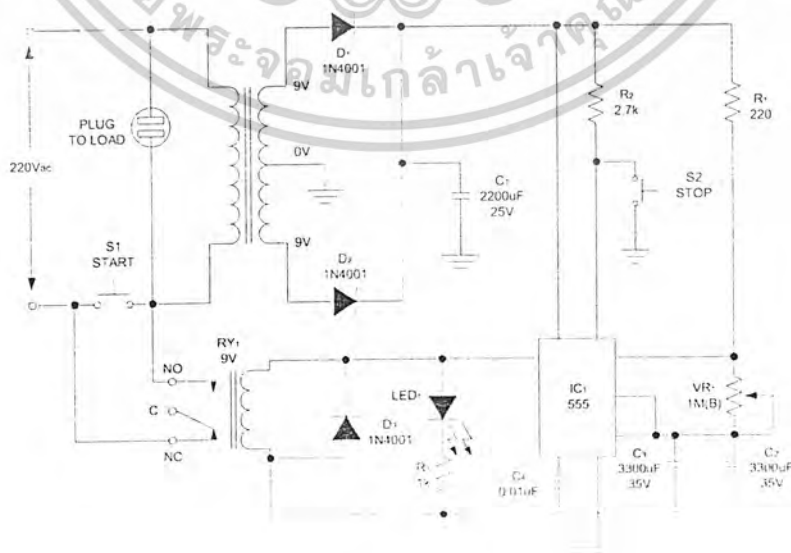
voltage recgulator จ่ายไฟเลี้ยงวงจร

รูปที่ 3-9 การเชื่อมต่อระหว่างวงจรขับอินเวอร์เตอร์ (DRIVE ISOLATE) กับชุดอินเวอร์เตอร์

### 3.5 วงจรตั้งเวลา

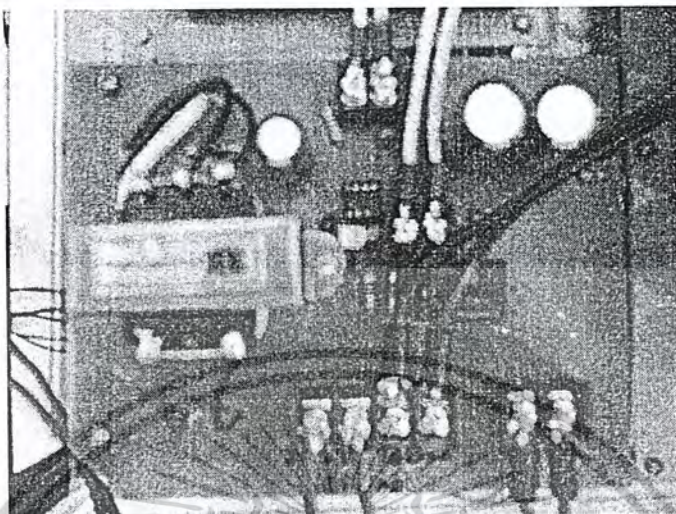
โดยทั่วไปแล้วเครื่องตั้งเวลาเมื่อถึงเวลาที่กำหนดไว้มันจะตัดไฟที่เครื่องใช้ไฟฟ้าทันที แต่มันจะไม่ตัดไฟที่จ่ายให้กับตัวมันเอง จึงทำให้เครื่องตั้งเวลากินไฟตลอดโดยเปล่าประโยชน์

สามารถแก้ปัญหานี้ได้ โดยการนำคอนแทกซ์ของรีเลย์มาเป็นตัวตัดไฟก่อนที่จะจ่ายไฟเข้าหม้อแปลงเครื่องตั้งเวลา แล้วทำการออกแบบวงจรเป็นแบบ อะสแตเบิลมัลติไวเบรเตอร์ วงจรดังรูป



(ม)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(๗)

รูปที่ 3-11 ชุดวงจรตั้งเวลา

จากวงจร IC1 ทำหน้าที่เป็น อะอสเตเบิลมัลติไวเบรเตอร์ โดยเวลาขึ้นอยู่กับ VR1 และ C2 , C3 หม้อแปลงใช้ขนาด 500mA 9V-0-9V รัลย์ 9V ขนาด 1A ขึ้นไป และ IC1 เบอร์ 555 ที่ใช้กันทั่วไป การนำไปใช้งาน: ขึ้นแรกป้อนไฟให้เครื่องตั้งเวลาแล้วก็นำเอาปลั๊กเครื่องใช้ไฟฟ้าเสียบเข้ากับปลั๊ก P1 ของเครื่องตั้งเวลา! แล้วก็ทำการกำหนดเวลาตามต้องการ โดยการปรับ VR1 พอเสร็จแล้วก็ทำการกดสวิทช์ S1 วงจรเครื่องตั้งเวลาจะทำงาน LED1 จะสว่าง และเครื่องใช้ไฟฟ้าก็จะทำงานทันที เมื่อต้องการให้เครื่องตั้งเวลาตัดก่อนกำหนด สามารถกดสวิทช์ S2 ได้ทันที

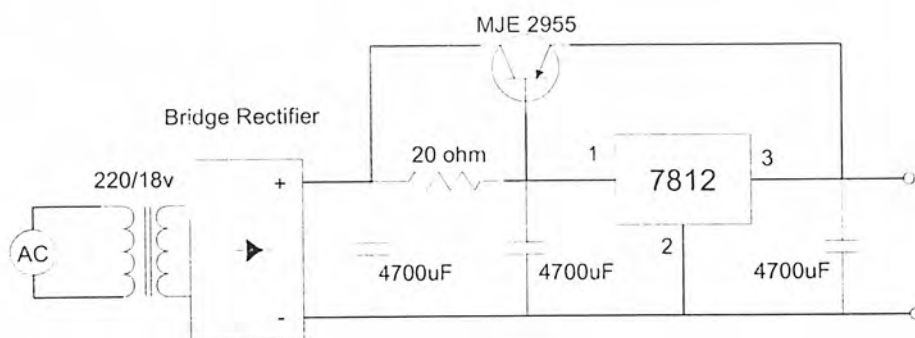
### 3.6 การออกแบบแหล่งจ่ายไฟกระแสตรง (Voltage Regulator)

วงจรจ่ายไฟ +12 V<sub>DC</sub>

สำหรับโครงการนี้ไฟกระแสตรงที่ใช้ในวงจรควบคุมต่างๆ คือ +12 โวลต์ โดยออกแบบให้ใช้วงจรรีกูเรเตอร์เป็นแหล่งจ่ายไฟเพราะทำง่าย

วงจรที่จ่ายแรงดันไฟตรงให้กับวงจรสร้างสัญญาณพัลส์และวงจรขับเกทซึ่งใช้ IC Regulator เบอร์ 7812 เพื่อรักษาระดับแรงดันไฟตรงค่าบวกขนาด +12 V ให้คงที่ วงจรที่ใช้แสดงได้ ดังรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3-12 วงจรจ่ายไฟกระแสตรง +12V<sub>DC</sub>

ปกติไอซีตระกูล 78xx จะจ่ายกระแสได้ไม่เกิน 1 Amp จึงต้องนำเอา Power Transistor มาต่อเพื่อช่วยจ่ายกระแสที่เกินแทน ขณะเดียวกันก็ต้องเลือก Bridge Rectifier และหม้อแปลงให้ทนกระแสมากขึ้นไปด้วย จากวงจร จะใช้ Power Transistor เบอร์ MJE2955 เป็นตัวช่วยจ่ายกระแส

### 3.7 การจัดวางและจับยึดอุปกรณ์

ในการนำส่วนประกอบต่างๆ มาประกอบเข้าด้วยกัน จะมีหลักการและแนวคิดในแต่ละส่วน ดังนี้

แผงยึดวงจร

แผงวงจรที่ใช้ทั้งหมดในโครงการ ซึ่งได้แก่

1. วงจรเรียงกระแส
2. วงจรขับฟูลบริดจ์อินเวอร์เตอร์
3. วงจรอินเวอร์เตอร์
4. วงจรตั้งเวลา
5. วงจรจ่ายไฟกระแสตรง

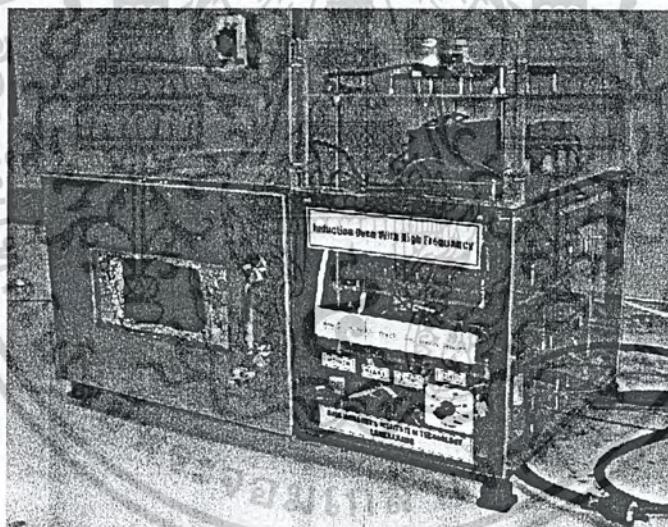
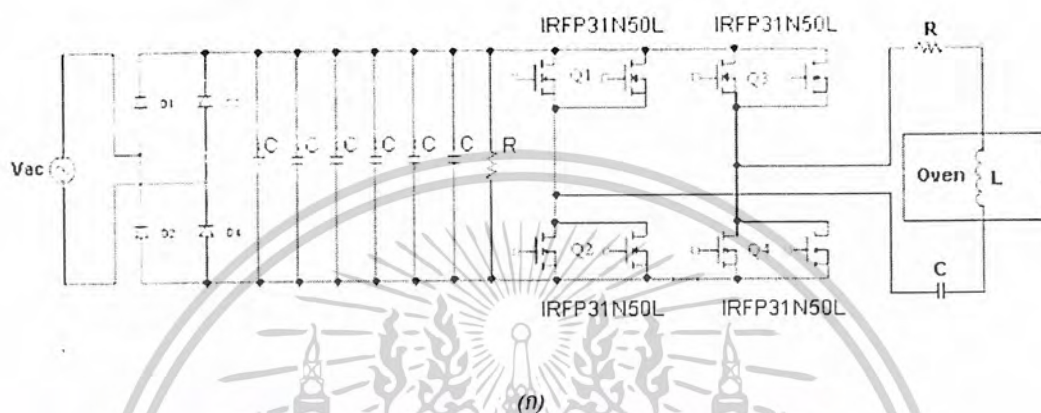
โดยจะแยกแต่ละวงจรให้เป็นอิสระต่อกัน แล้วเชื่อมโยงด้วยสายไฟ แทนที่จะทำเป็นแผงวงจรเดียวใหญ่ๆ ก็เพราะว่าต้องการให้มีความสะดวกในการแก้ไข, ปรับปรุง และซ่อมแซม ซึ่งจะสะดวกกว่าที่จะทำเป็นวงจรเดียวใหญ่ๆ

วงจรเหล่านี้จะถูกนำไปติดตั้งบนแผ่นพลาสติกใส ซึ่งได้มีการจัดวางเป็น 2 ชั้น เพื่อให้ได้สัดส่วน โดยมีแผ่นขนาดแผ่นพลาสติกชั้นล่างประมาณ 40 × 30 เซนติเมตร นอกจากนี้ยังมีอุปกรณ์เสริมอื่นๆ อีกที่ติดตั้งอยู่บนแผ่นพลาสติกใสนี้ ได้แก่ หม้อแปลง และ เทอร์มินอล เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

### การทดลองและผลการทดลอง



(ข)

รูปที่ 4-1 วงจรกำลังที่ใช้ทดลอง

#### 4.1 การทดสอบชุดวงจรสัญญาณขับเคลื่อน

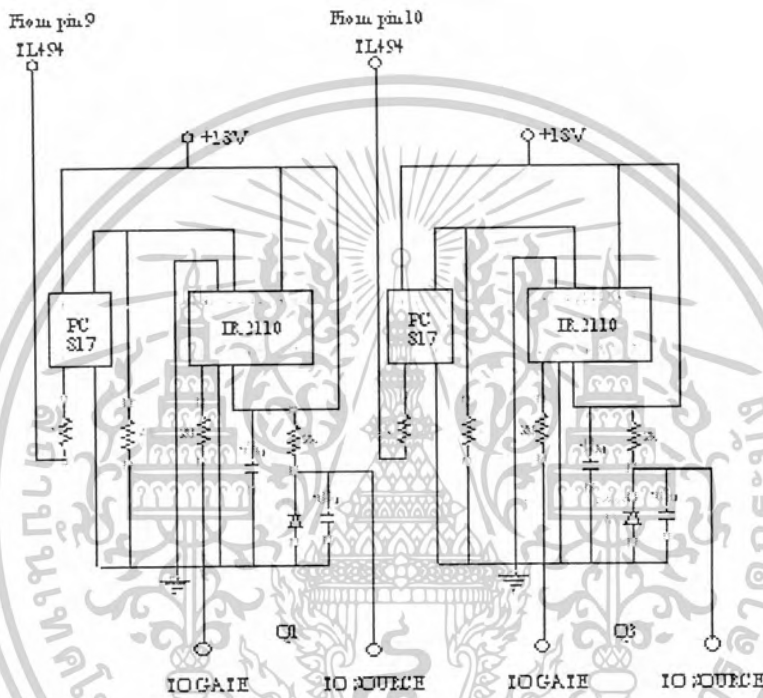
ต้องสร้างวงจรขับเคลื่อนทั้งหมด 4 ชุด โดยจะมี 2 ชุดสัญญาณที่มีเฟสตรงกัน และอีก 2 ชุดที่มีเฟสตรงข้ามกัน เพื่อนำไปขับเคลื่อนของมอเตอร์ให้สลับกันทำงานเป็นคู่ ซึ่งวงจรสร้างสัญญาณพัลส์ได้จาก IC เบอร์ TL494

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากการ DRIVE ISOLATE สัญญาณที่ได้ยังมีความผิดเพี้ยนในช่วงเวลาขาขึ้นและขาลงอยู่จากการ Isolated โดย PC 817 เพื่อต้องการสัญญาณขับเคลื่อนเป็นพัลส์สี่เหลี่ยม จึงต้องนำสัญญาณนี้มาปรับแต่งโดยใช้ IC เบอร์ IP211 โดยให้ขั้นตอนการทดลองดังนี้

ขั้นตอนการทดลอง

1. ทำการต่อวงจรดังรูป

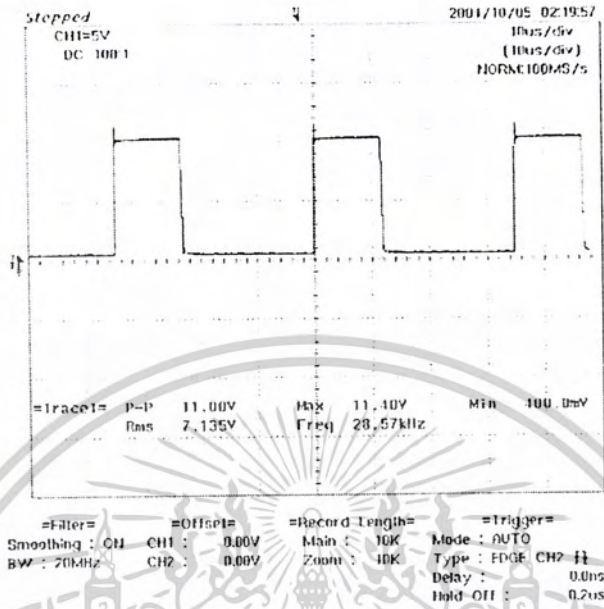


รูปที่ 4-2 วงจร DRIVE ISOLATE

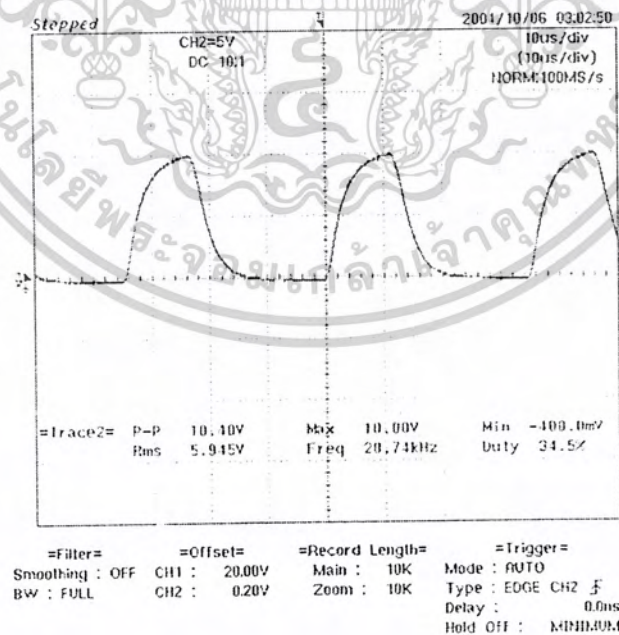
2. ใช้ Oscilloscope วัดสัญญาณที่ออกจาก TL494
3. ใช้ Oscilloscope วัดสัญญาณที่ได้จากการ Isolate ผ่านไอซีเบอร์ PC 817
4. ใช้ Oscilloscope วัดสัญญาณที่จะจ่ายเข้าขาเกต (G) และขาซอร์ส (S)
5. บันทึกผลการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลอง

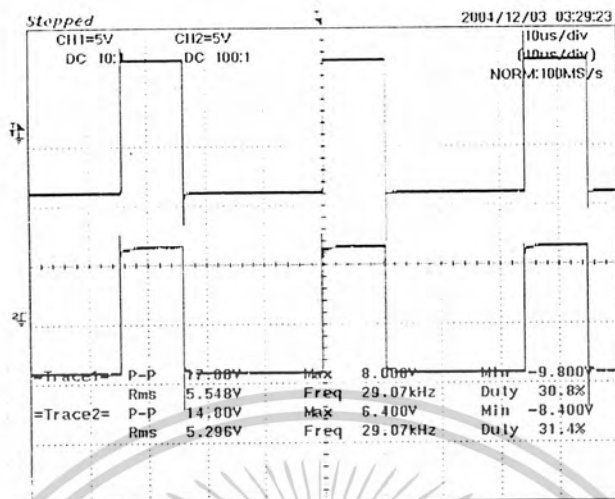


รูปที่ 4-3 สัญญาณที่ได้จากไอซีเบอร์ TL 494



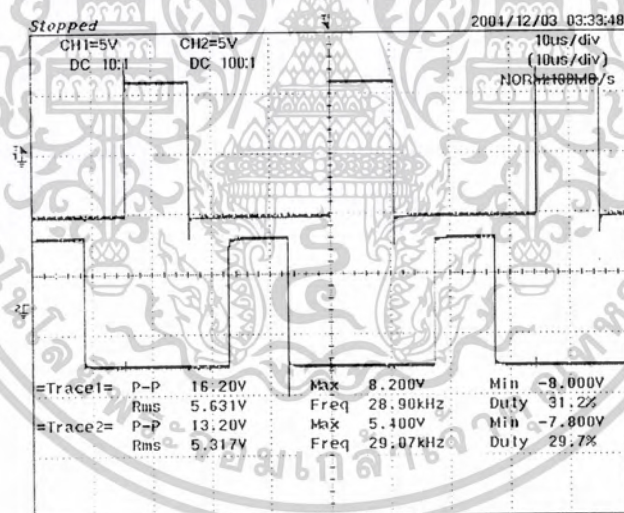
รูปที่ 4-4 สัญญาณที่ได้จากการ Isolate ผ่านไอซีเบอร์ PC 817

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



=Filter= =Offset= =Record Length= =Trigger=  
Smoothing OFF CH1 : 0.00V Main : 10K Mode : AUTO-LEVEL  
BW : FULL CH2 : 0.00V Zoom : 10K Type : EDGE CH1  $\neq$   
Delay : 0.0ns  
Hold Off : MINIMUM

(ก)



=Filter= =Offset= =Record Length= =Trigger=  
Smoothing : OFF CH1 : 0.00V Main : 10K Mode : AUTO-LEVEL  
BW : FULL CH2 : 0.00V Zoom : 10K Type : EDGE CH1  $\neq$   
Delay : 0.0ns  
Hold Off : MINIMUM

(ข)

รูปที่ 4-5 สัญญาณที่ผ่าน IR2110 ขับอินเวอร์เตอร์ที่ขาเกตของ MOSFET

( ก ) สัญญาณขับเกตที่จ่ายให้กับ MOSFET คู่ที่ทำงานพร้อมกัน

( ข ) ช่วงเวลา Dead Time ของสัญญาณที่จ่ายให้ MOSFET คู่ตรงข้ามกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.2 การทดลองหาพิกัดกำลังไฟฟ้าสูงสุดและต่ำสุด

เพื่อศึกษาถึงสถานะที่ทำให้เกิดกำลังไฟฟ้าสูงสุดและกำลังไฟฟ้าต่ำสุด

ขั้นตอนการทดลอง

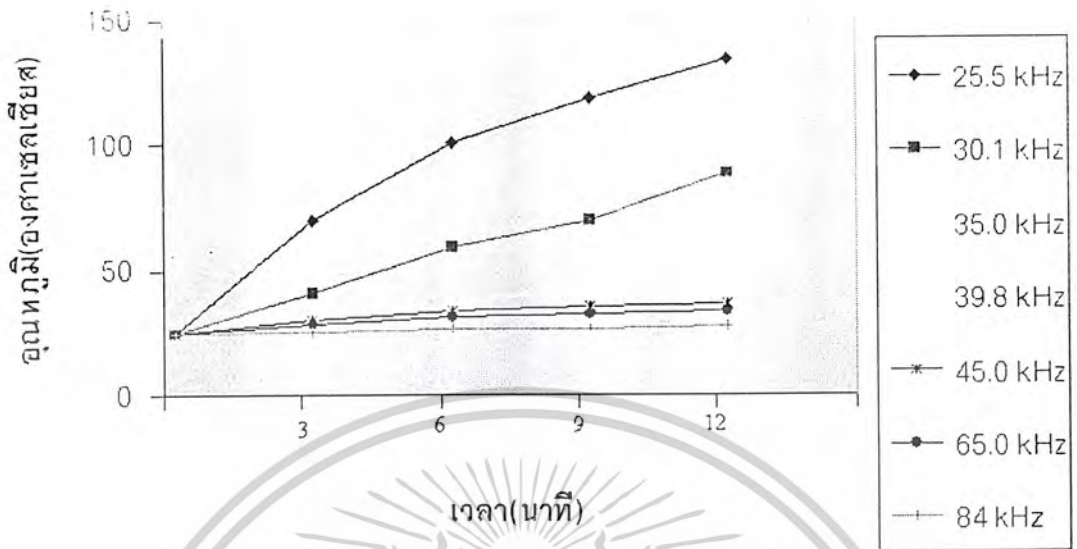
1. นำตู้อบเหนี่ยวนำ (Induction Oven) มาป้อนไฟกระแสสลับ ที่ได้จากชุด INVERTER โดยชุด INVERTER รับไฟกระแสตรง 320 VDC จากชุด RECTIFIER ที่มี Input 220 Vac ,50Hz ผ่าน Variac 15 A.
2. ปรับความถี่การส่วทซึ่งให้คลื่นกระแสและแรงดันใกล้เคียงกันหรือห่างกันเพื่อดูผลของอุณหภูมิที่เปลี่ยนไป
3. บันทึกการทดลอง

ผลการทดลอง

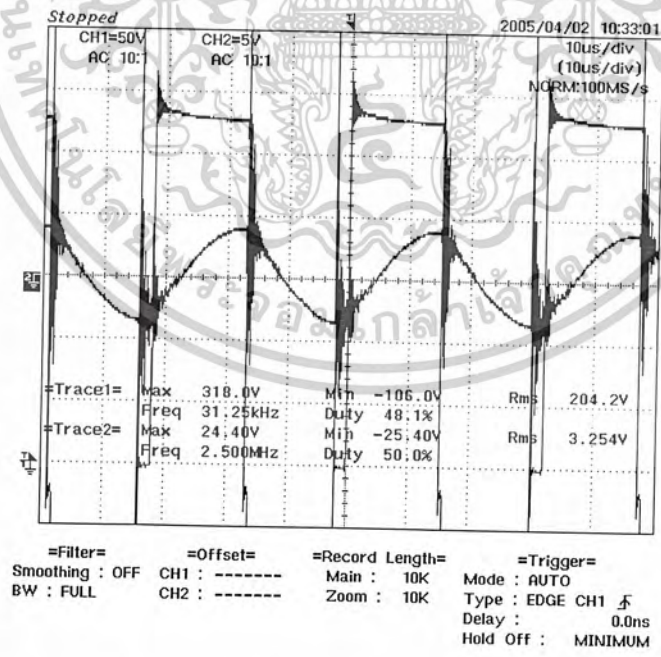
เวลา(นาที)	อุณหภูมิ (องศาเซลเซียส)						
	25.5 kHz	30.1 kHz	35 kHz	39.8 kHz	45 kHz	65 kHz	84 kHz
0	25	25	25	25	25	25	25
3	71	41	33	28	30	29	26
6	102	60	36	31	34	32	27
9	120	71	45	35	36	33	27
12	135	89	49	38	37	34	28

ตาราง ความสัมพันธ์ระหว่างอุณหภูมิกับเวลาที่ความถี่ต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-6 ความสัมพันธ์ระหว่างอุณหภูมิกับเวลาที่ความถี่ต่างๆ



กราฟสัญญาณแรงดัน (V) และกระแส (I) ที่จ่ายไปยังโหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

### สรุปและวิจารณ์โครงงาน

โครงงานตู้อบเหนียวนำความถี่สูง เป็นการนำความรู้อิเล็กทรอนิกส์มาประยุกต์ใช้งาน การออกแบบตู้อบ ทำการออกแบบที่พิกัดกำลัง 1000 วัตต์ โดยใช้ POWER MOSFET เบอร์ IRFP 31NS0L มาเป็นตัวอินเวอร์เตอร์ และใช้ไอซีเบอร์ TL494 เป็นตัวกำเนิดสัญญาณขับเคลื่อนของมอสเฟต ตู้อบสามารถทำความร้อนได้ดีและเร็วที่ความถี่ในการสวิตซ์ 25.5 kHz Duty Ratio 49.0 % ทำการปรับตั้งเวลาได้ตั้งแต่ 0 - 2 ชั่วโมง อินเวอร์เตอร์สามารถควบคุมการจ่ายไฟได้ดีโดยใช้ Microcontroller ในการควบคุม

จากการทำโครงงานนี้ที่ผ่านมา ปัญหาประการแรกที่พบคือ ปัญหาเรื่องน้ำหนักของตู้อบ เนื่องจากโครงสร้างของตู้ทำมาจากเหล็ก เพราะต้องการให้เกิดการเหนียวแม่เหล็ก และแผ่นเหล็กต้องมีความหนาเพียงพอที่จะทนต่อการบิดงอเมื่อแผ่นเหล็กเกิดความร้อน เนื่องจากเหล็กเกิดการขยายตัวแข็งเส้น ในการแก้ไขอาจทำได้โดยการหาวัสดุที่มีความหนาแน่นกว่าเหล็กและมีความหนาเพียงพอ แต่ต้องเป็นวัสดุที่สามารถเหนียวแม่เหล็กได้ คือมีค่าความซึมซาบแม่เหล็กใกล้เคียงกับเหล็กหรือดีกว่า ซึ่งมักเป็นวัสดุที่มีราคาสูงทำให้มีผลต่อต้นทุนการผลิต

ปัญหาของการนำเหล็กมาเป็นโครงสร้างของตู้อบอีกประการ คือ เมื่อใช้งานไปถึงระยะเหล็กจะเกิดสนิมขึ้น ทำให้ไม่สามารถนำไปใช้อาบอาหารได้ จึงควรมีการแก้ปัญหาในเรื่องของสนิมเหล็กที่เกิดขึ้น โดยอาจใช้วัสดุที่มีการเคลือบกันสนิม หรือการประยุกต์ใช้ในงานที่ไม่เกี่ยวข้องกับอาหาร

ปัญหาอีกประการหนึ่ง คือ การแผ่ความร้อนของตู้อบมายังขดลวดเหนียวนี้ เนื่องจากว่าหลักการทำให้เกิดความร้อนของตู้อบนี้ เกิดจากการนำขดลวดแผ่นบางนำมาขดเป็นวงแล้วทำการเหนียวทำให้ตู้อบเกิดความร้อนขึ้นมา เมื่อตู้อบมีอุณหภูมิสูงขึ้นเรื่อยๆ นั่นก็จะเกิดการแผ่กระจายความร้อนออกมารอบๆ ตู้ ความร้อนนี้ก็จะถูกแผ่มายังตัวขดลวดนี้ด้วย ทำให้ขดลวดเกิดความร้อนขึ้นมา ถ้าความร้อนยิ่งสูงมากๆ อาจทำให้ฉนวนที่ตัวขดลวดเกิดการละลายได้ และอาจเกิดการลัดวงจรในที่สุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## เอกสารอ้างอิง

- [1] John Davies & Peter Simpson, "Induction Heating Handbook", McGraw-Hill, New York, 1979
- [2] GEORGE C. CHRYSIS, "High Frequency Switching Power Supply Theory and Design" second edition McGraw-Hill, New York 1990
- [3] Rashid, Muhammad H., "Power Electronic Circuit, Device, and Application", Prentice Hall : New Jersey, 1993
- [4] Frank D. Petruzeila, "Industrial Electronics" McGraw-Hill, New York, 1998
- [5] H.M.El-Bolek and S.S.Abd-El-Hamid, "A microprocessor base self adjusting system for integral cycle power control of RL loads." IEEE Trans. Ind Electron, Vol 37 ,no. 2
- [6] Texas Instrument TTL Catalog, Bulletin no. DL S 7611802, Oct. 1976
- [7] N. Barry, U.S. Patent 4 604 517 , Aug. 5. 1986
- [8] K. Ogata, Discrete-Time Control Systems. Englewood Cliffs, NJ : Prentice-Hall, 1987
- [9] สุวัฒน์ ดัน , "เทคนิคและการออกแบบสวิตซ์พาวเวอร์ซีพหลาย". บริษัท เอนเทคไทย จำกัด. 2537

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

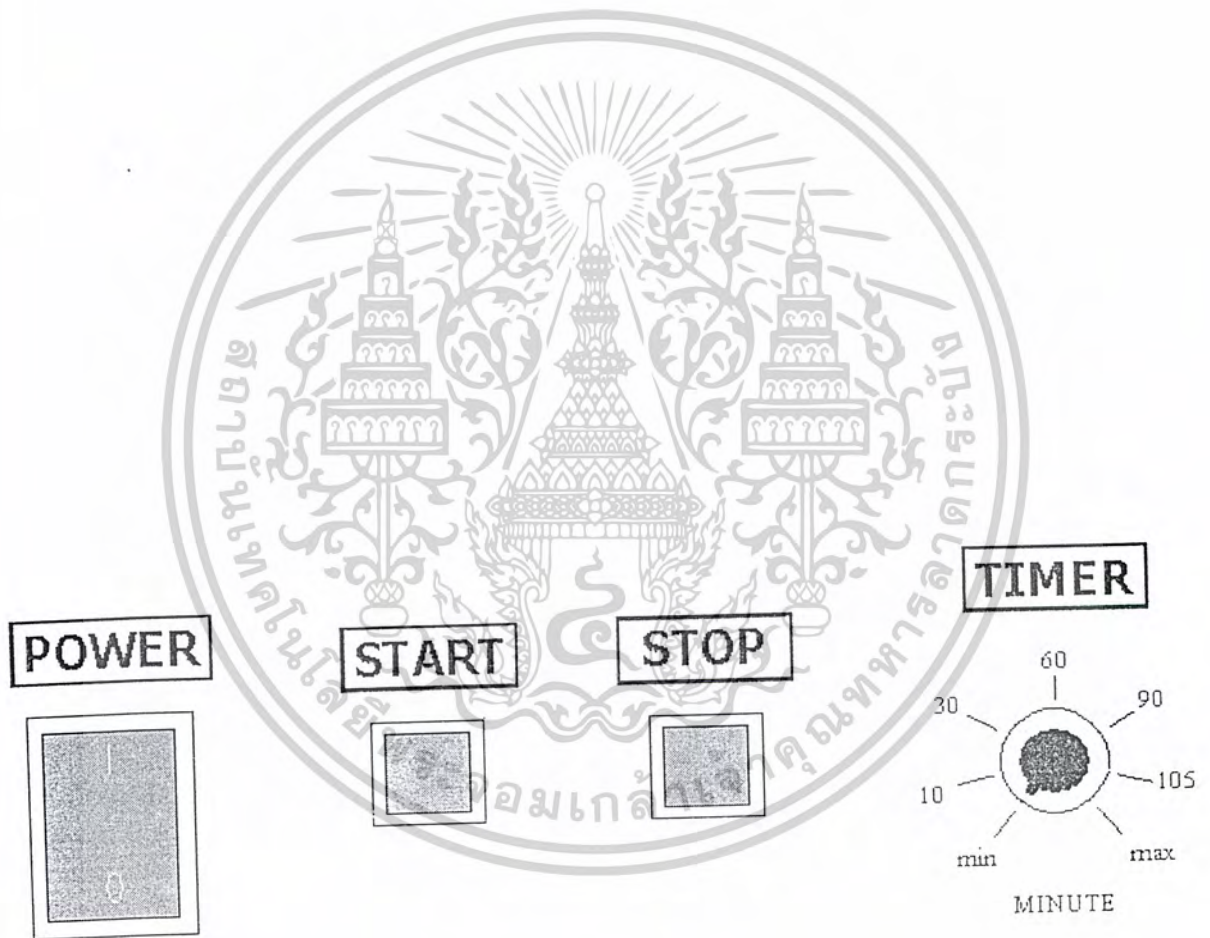


ภาคผนวก ก.

คู่มือการใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# Induction Oven With High Frequency



**KING MONGKUT'S INSTITUTE of TECHNOLOGY  
LADKRABANG**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# คู่มือการใช้ Induction Oven with High Frequency

1. ถ้าทำการสับ Circuit Breaker หลังตู้ให้อยู่ในตำแหน่ง ON
2. On switch POWER ที่หน้าตู้
3. ตั้งเวลาการทำงาน เลือกระยะเวลาโดยประมาณโดยปรับที่ปุ่ม TIMER
4. เมื่อเตรียมสิ่งที่จะนำมาอบ และนำใส่ตู้อบเรียบร้อยแล้ว กดปุ่ม START  
ตู้อบจะเริ่มทำงาน โดยจะสังเกตเห็นไฟแสดงสถานะการทำงานติด
5. ตู้อบจะทำงานจนถึงเวลาที่ตั้งไว้โดยประมาณ
6. ต้องการหยุดการทำงานอย่างกะทันหัน กดปุ่ม STOP



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

#include <89c51rd2.h>
#include <absacc.h>
#include <ctype.h>
#include <intrins.h>
#include <math.h>
#include <stdarg.h>
#include <stdio.h>
#include <stdlib.h>
#include <string.h>
#include <scankey4x3.h>

```

```

#define OSET_RD 0x90 /* Offset read command */
#define GAIN_RD 0x92 /* Gain read command */
#define CONF_RD 0x94 /* Config read command */
#define CONV_RD 0x96 /* Data read command */
#define SETU_RD 0x98 /* Setup read command */

```

```

#define OSET_WR 0x80 /* Offset Write command */
#define GAIN_WR 0x82 /* Gain Write command */
#define CONF_WR 0x84 /* Config Write command */
#define CONV_WR 0x86 /* Data Write command */
#define SETU_WR 0x88 /* Setup Write command */
#define OSC 1843200
#define baudrate 9600

```

```

sbit SCLK = P1^3; /* Shifting data to or from ADC */
sbit SDO = P1^2; /* Transfer data from ADC to CPU */
sbit SDI = P1^1; /* Transfer data from CPU to ADC */
sbit CS = P1^0; /* Chip Select */
sbit latch = P1^4;
sbit out = P1^5;

```

```

sbit a1 = P2^0;
sbit a2 = P2^1;
sbit a3 = P2^2;
sbit a4 = P2^3;
sbit a5 = P2^4;
sbit a6 = P2^5;

```

```

unsigned char data HIGH,MID,LOW,TEMP;

```

```

/*****
*****/

```

```

/* Write single byte */
void WriteByte(unsigned char dat) {
    unsigned char clock;
    for(clock=0; clock<8; clock++) {
        SDI = (dat & 0x80);
        dat = (dat << 1);

        SCLK = 1;
        SCLK = 0;
    }
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

}

    /* Read single byte */
unsigned char ReadByte(void) {
    unsigned char clock, dat;
    dat = 0;
    for(clock=0; clock<8; clock++) {
        dat = (dat << 1);
        dat = (dat | SDO);
    }
    return(dat);
}

/* Write register 3 bytes */
void WriteReg(unsigned char comm,high,mid,low) {
    WriteByte(comm);
    WriteByte(high);
    WriteByte(mid);
    WriteByte(low);
}

/* Read register 3 bytes */
void ReadReg(unsigned char comm) {
    WriteByte(comm);
    HIGH = ReadByte();
    MID = ReadByte();
    LOW = ReadByte();
}

/* Read configuration register */
void ReadConf(void) {
    ReadReg(CONF_RD);      /* Read configuration reg */
    putchar('\n');

    ReadReg(OSET_RD);     /* Read offset reg */

    ReadReg(GAIN_RD);     /* Read gain reg */
}

```

```

void Initialize(void) {
    unsigned int count;
    CS = 0;
    SCLK = 0;
    SDO = 0;
    SDI = 0;
    for(count=0; count<2047; count++) {
        SCLK = 1;          /* Assert SCLK */
        SCLK = 0;          /* Deassert */
    }
    SDI = 1;              /* Assert SDI */
    for(count=0; count<255; count++) {
        SCLK = 1;          /* Assert SCLK */
        SCLK = 0;          /* Deassert */
    }
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

}
SDI = 0;
SCLK = 1;
SCLK = 0;

WriteReg(CONF_WR,0x00,0x00,0x80);
WriteReg(CONF_WR,0x04,0x04,0x00);
WriteReg(GAIN_WR,0x80,0x00,0x00);
WriteReg(OSET_WR,0x06,0x00,0x00);
ReadConf();
}

/* Read data conversion */
unsigned long ReadConv(void) {
    unsigned long l;
    WriteReg(CONF_WR,0x04,0x04,0x00);
    WriteByte(0xc0);
    do {
        ReadReg(CONF_RD); /* Read Configuration Register */
    }while(!(LOW & 0x08));
    ReadReg(CONV_RD);
    l = HIGH;
    l <<= 8;
    l |= MID;
    l <<= 8;
    l |= LOW;
    l >>= 4;
    /* if(LOW & 0x01) { /* Test OF Flag
        beeph();
        beeph();
    }
    if(LOW & 0x02) { /* Test OD Flag
        beep1();
        beep1();
    } */
    return(l);
}

float VoltageAdd(unsigned long sn) {
    float y,c,mm;
    if(sn <= 524287) { /* y = mx + c ; mm = y2 - y1 / x2 - x1 */
        mm = 7.364845276e-6; /* mm = ( 3.8660 -4.7mV) / 524288 */
        c = 0.007; /* mm = 7.364845276e-6 */
        y = (mm*sn) + c;
        return(y);
    }
    else {
        sn = 1048576 - sn;
        mm = -7.364845276e-6;
        c = 0.002;
        y = (mm*sn) + c;
        return(y);
    }
}
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

    }
}
if(push_key==0x01)
    {a4=1;} else

    if(push_key==0x02)
    {a5=1;} else

    if(push_key==0x03)
    {a6=1;} else

    if(push_key==0x04)
    {a1=1;} else

    if(push_key==0x05)
    {a2=1;} else

    if(push_key==0x06)
    {a3=1;}
    l = loopx();
    v = VoltageAdd(l);
    Tout=v*125;
    if (Tout<xxx){out=0;}else
    if (Tout >=xxx){out=1;}
}}

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

/*****scankey4x3*****/
*****/

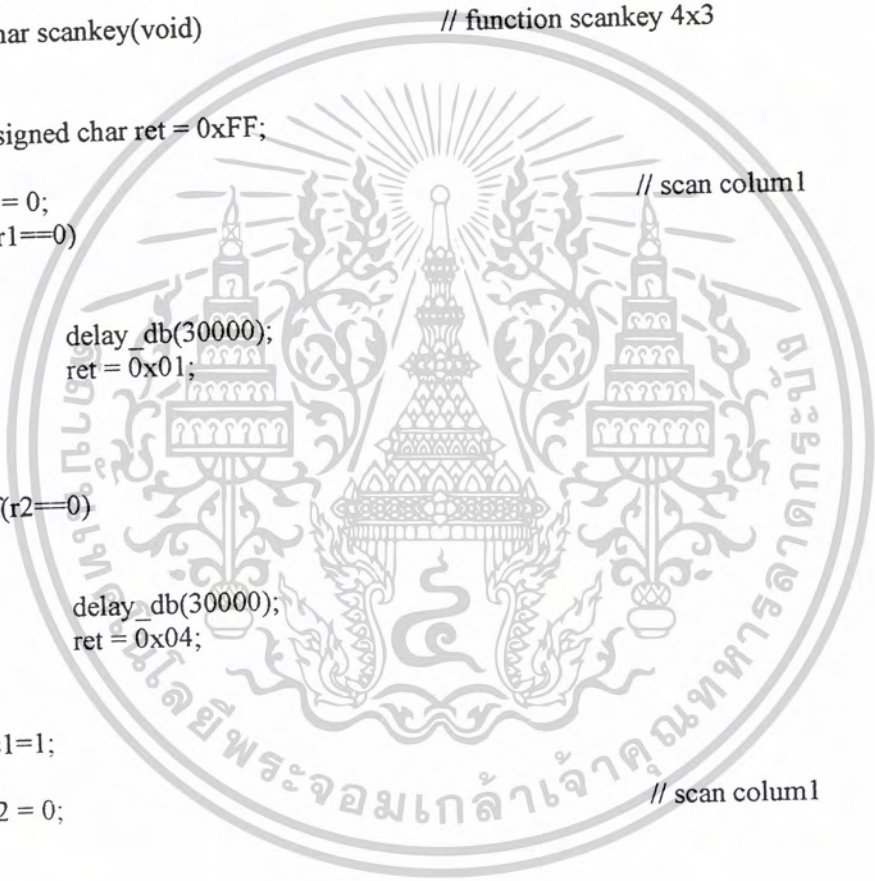
```

```

//column 1
//column 2

sbit c1 = P0^2;
sbit c2 = P0^3;
sbit c3 = P0^4;
sbit r1 = P0^0;
sbit r2 = P0^1;
void delay_db(int time)
{
    do
    {
        time--;
    }while (time>0);
}
unsigned char scankey(void) // function scankey 4x3
{
    unsigned char ret = 0xFF;
    c1 = 0;
    if(r1==0)
    {
        delay_db(30000);
        ret = 0x01;
    }
    if(r2==0)
    {
        delay_db(30000);
        ret = 0x04;
    }
    c1=1;
    c2 = 0;
    if(r1==0)
    {
        delay_db(30000);
        ret = 0x02;
    }
    if(r2==0)
    {
        delay_db(30000);
        ret = 0x05;
    }
}

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

}
c2=1;

c3 = 0; // scan colum1
if(r1==0)
{
    delay_db(30000);
    ret = 0x03;
}

if(r2==0)
{
    delay_db(30000);
    ret = 0x06;
}
c3=1;
return(ret);
}

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 16-Bit/20-Bit Multi-Range ADC with 4-Bit Latch

### Features

- Delta-Sigma A/D Converter
  - Linearity Error: 0.0015%FS
  - Noise Free Resolution: 18-bits
- Bipolar/Unipolar Input Ranges
  - 25 mV, 55 mV, 100 mV, 1 V, 2.5 V and 5 V
- Chopper Stabilized Instrumentation Amplifier
- On-Chip Charge Pump Drive Circuitry
- 4-Bit Output Latch
- Simple three-wire serial interface
  - SPI™ and Microwire™ Compatible
  - Schmitt Trigger on Serial Clock (SCLK)
- Programmable Output Word Rates
  - 3.76 Hz to 202Hz (XIN = 32.768 kHz)
  - 11.47 Hz to 616 Hz (XIN = 100 kHz)
- Output Settles in One Conversion Cycle
- Simultaneous 50/60 Hz Noise Rejection
- System and Self-Calibration with Read/Write Registers
- Single +5 V Analog Supply  
+3.0 V or +5 V Digital Supply
- Low Power Mode Consumption: 4.9 mW
  - 1.8 mW in 1 V, 2.5 V, and 5 V Input Ranges

### General Description

The 16-bit CS5525 and the 20-bit CS5526 are highly integrated  $\Delta\Sigma$  A/D converters which include an instrumentation amplifier, a PGA (programmable gain amplifier), eight digital filters, and self and system calibration circuitry.

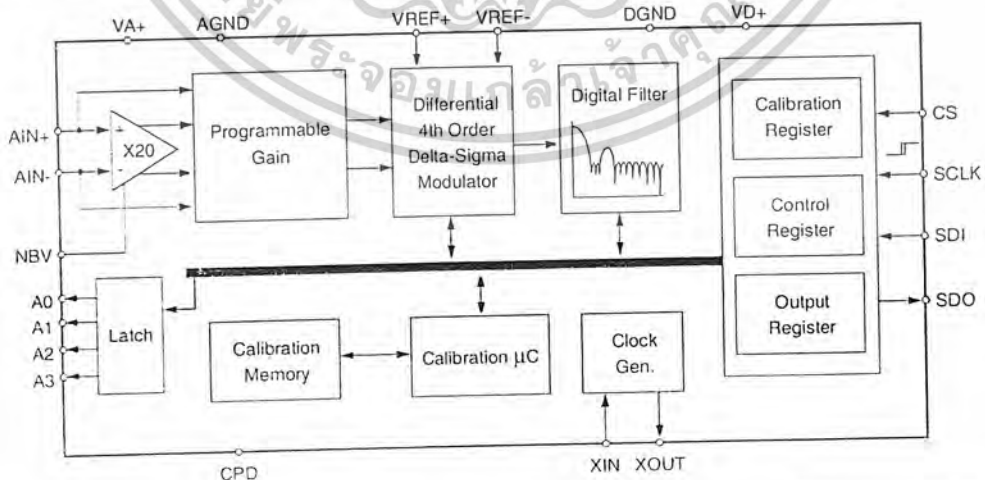
The converters are designed to provide their own negative supply which enables their on-chip instrumentation amplifiers to measure bipolar ground-referenced signals  $\pm 100$  mV. By directly supplying NBV with -2.5 V and with VA+ at 5 V,  $\pm 2.5$  V signals (with respect to ground) can be measured.

The digital filters provide programmable output update rates between 3.76 Hz to 202 Hz (XIN = 32.768 kHz). Output word rates can be increased by approximately 3X by using XIN = 100 kHz. Each filter is designed to settle to full accuracy for its output update rate in one conversion cycle. The filters with word rates of 15 Hz or less (XIN = 32.768 kHz) reject both 50 and 60 Hz ( $\pm 3$  Hz) line interference simultaneously.

Low power, single conversion settling time, programmable output rates, and the ability to handle negative input signals make these single supply products ideal solutions for isolated and non-isolated applications.

### ORDERING INFORMATION

See page 26.



**ANALOG CHARACTERISTICS** ( $T_A = 25\text{ }^\circ\text{C}$ ;  $V_{A+}, V_{D+} = 5\text{ V} \pm 5\%$ ;  $V_{REF+} = 2.5\text{ V}$ ,  $V_{REF-} = \text{AGND}$ ,  $NBV = -2.1\text{ V}$ ,  $F_{CLK} = 32.768\text{ kHz}$ ,  $OWR$  (Output Word Rate) = 15 Hz, Bipolar Mode, Input Range =  $\pm 100\text{ mV}$ ; See Notes 1 and 2.)

Parameter	CS5525			CS5526			Unit
	Min	Typ	Max	Min	Typ	Max	
<b>Accuracy</b>							
Linearity Error	-	$\pm 0.0015$	$\pm 0.003$	-	$\pm 0.0007$	$\pm 0.0015$	%FS
No Missing Codes	16	-	-	20	-	-	Bits
Bipolar Offset (Note 3)	-	$\pm 1$	$\pm 2$	-	$\pm 16$	$\pm 32$	LSB
Unipolar Offset (Note 3)	-	$\pm 2$	$\pm 4$	-	$\pm 32$	$\pm 64$	LSB
Offset Drift (Notes 3 and 4)	-	20	-	-	20	-	nV/ $^\circ\text{C}$
Bipolar Gain Error	-	$\pm 8$	$\pm 31$	-	$\pm 8$	$\pm 31$	ppm
Unipolar Gain Error	-	$\pm 16$	$\pm 62$	-	$\pm 16$	$\pm 62$	ppm
Gain Drift (Note 4)	-	1	3	-	1	3	ppm/ $^\circ\text{C}$
<b>Voltage Reference Input</b>							
Range ( $V_{REF+} - V_{REF-}$ )	1	2.5	3.0	1	2.5	3.0	V
Common Mode Rejection	dc	110	-	-	110	-	dB
	50, 60 Hz	130	-	-	130	-	dB
Input Capacitance	-	16	-	-	16	-	pF
CVF Current (Note 5)	-	0.6	-	-	0.6	-	$\mu\text{A/V}$

- Notes:
1. Applies after system calibration at any temperature within  $-40\text{ }^\circ\text{C}$  to  $+85\text{ }^\circ\text{C}$ .
  2. Specifications guaranteed by design, characterization, and/or test.
  3. Specification applies to the device only and does not include any effects by external parasitic thermocouples.  $\text{LSB} = \text{LSB}_{16}$  for the CS5525, and  $\text{LSB}_{20}$  for the CS5526.
  4. Drift over specified temperature range after calibration at power-up at  $25\text{ }^\circ\text{C}$ .
  5. See the section of the data sheet which discusses input models on page 15.

**RMS NOISE** (Notes 6 and 7)

Output Rate (Hz)	-3 dB Filter Frequency	Input Range, (Bipolar/Unipolar Mode)					
		25 mV	55 mV	100 mV	1 V	2.5 V	5 V
3.76	3.27	90 nV	90 nV	130 nV	1.0 $\mu\text{V}$	2.0 $\mu\text{V}$	4.0 $\mu\text{V}$
7.51	6.55	110 nV	130 nV	190 nV	1.5 $\mu\text{V}$	3.0 $\mu\text{V}$	7 $\mu\text{V}$
15.0	12.7	170 nV	200 nV	250 nV	2.0 $\mu\text{V}$	5.0 $\mu\text{V}$	10 $\mu\text{V}$
30.1	25.4	250 nV	300 nV	500 nV	4.0 $\mu\text{V}$	10 $\mu\text{V}$	15 $\mu\text{V}$
60.0	50.4	500 nV	1.0 $\mu\text{V}$	1.5 $\mu\text{V}$	15 $\mu\text{V}$	45 $\mu\text{V}$	85 $\mu\text{V}$
123.2 (Note 8)	103.6	2.0 $\mu\text{V}$	4.0 $\mu\text{V}$	8.0 $\mu\text{V}$	72 $\mu\text{V}$	190 $\mu\text{V}$	350 $\mu\text{V}$
168.9 (Note 8)	141.3	10 $\mu\text{V}$	20.0 $\mu\text{V}$	30 $\mu\text{V}$	340 $\mu\text{V}$	900 $\mu\text{V}$	2.0 mV
202.3 (Note 8)	169.2	30 $\mu\text{V}$	55 $\mu\text{V}$	105 $\mu\text{V}$	1.1 mV	2.4 mV	5.3 mV

- Notes:
6. Wideband noise aliased into the baseband. Referred to the input. Typical values shown for  $25\text{ }^\circ\text{C}$ .
  7. For Peak-to-Peak Noise multiply by 6.6 for all ranges and output rates.
  8. For input ranges  $< 100\text{ mV}$  and output word rates  $> 60\text{ Hz}$ , 32.768 kHz chopping frequency is used. Specifications are subject to change without notice.

**ANALOG CHARACTERISTICS** (Continued)

Parameter		Min	Typ	Max	Unit	
<b>Analog Input</b>						
Common Mode + Signal on AIN+ or AIN- NBV = -1.8 to -2.5 V	Bipolar/Unipolar Mode Range = 25 mV, 55 mV, or 100 mV	-0.150	-	0.950	V	
	Range = 1 V, 2.5 V, or 5 V	NBV	-	VA+	V	
NBV = AGND	Range = 25 mV, 55 mV, or 100 mV	1.85	-	2.65	V	
	Range = 1 V, 2.5 V, or 5 V	0.0	-	VA+	V	
Common Mode Rejection	dc	-	120	-	dB	
	50, 60 Hz	-	120	-	dB	
Input Capacitance		-	10	-	pF	
CVF Current on AIN+ or AIN- (Note 5)	Range = 25 mV, 55 mV, or 100 mV	-	100	300	pA	
	Range = 1 V, 2.5 V, or 5 V	-	1.2	-	$\mu$ A/V	
<b>System Calibration Specifications</b>						
Full Scale Calibration Range	Bipolar/Unipolar Mode (Note 9)					
	25 mV	17.5	-	32.5	mV	
	55 mV	38.5	-	71.5	mV	
	100 mV	70	-	105	mV	
	1 V	0.70	-	1.30	V	
	2.5 V	1.75	-	3.25	V	
Offset Calibration Range	Bipolar/Unipolar Mode					
	25 mV	-	-	$\pm$ 12.5	mV	
	55 mV	-	-	$\pm$ 27.5	mV	
	100 mV	-	-	$\pm$ 50	mV	
	1 V	-	-	$\pm$ 0.5	V	
	2.5 V	-	-	$\pm$ 1.25	V	
Power Supplies	DC Power Supply Currents (Normal Mode)	I <sub>A+</sub>	-	1.65	2.2	mA
		I <sub>D+</sub>	-	15	30	$\mu$ A
		I <sub>NBV</sub>	-	475	700	$\mu$ A
	Power Consumption	Normal Mode (Note 11)	-	9.4	12.7	mW
		Low Power Mode	-	4.9	8.5	mW
Standby		-	1.2	-	mW	
Sleep		-	500	-	$\mu$ W	
Power Supply Rejection	dc Positive Supplies	-	95	-	dB	
	dc NBV	-	110	-	dB	

Notes: 9. The minimum Full Scale Calibration Range (FSCR) is limited by the maximum allowed gain register value (with margin). The maximum FSCR is limited by the  $\Delta\Sigma$  modulator's 1's density range.

10. The maximum full scale signal can be limited by saturation of circuitry within the internal signal path.

11. All outputs unloaded. All input CMOS levels.

**5 V DIGITAL CHARACTERISTICS** ( $T_A = 25\text{ }^\circ\text{C}$ ;  $V_{A+}, V_{D+} = 5\text{ V} \pm 5\%$ ;  $GND = 0$ ;  
See Notes 2 and 12.))

Parameter	Symbol	Min	Typ	Max	Unit
High-Level Input Voltage All Pins Except XIN and SCLK XIN SCLK	$V_{IH}$	0.6 $V_{D+}$	-	-	V
		3.5	-	$V_{D+}$	V
		$(V_{D+}) - 0.45$	-	-	V
Low-Level Input Voltage All Pins Except XIN and SCLK XIN SCLK	$V_{IL}$	-	-	0.8	V
		0.0	-	1.5	V
		-	-	0.6	V
High-Level Output Voltage All Pins Except CPD and SDO (Note 13) CPD, $I_{out} = -4.0\text{ mA}$ SDO, $I_{out} = -5.0\text{ mA}$	$V_{OH}$	$(V_{A+}) - 1.0$	-	-	V
		$(V_{D+}) - 1.0$	-	-	V
		$(V_{D+}) - 1.0$	-	-	V
Low-Level Output Voltage All Pins Except CPD and SDO, $I_{out} = 1.6\text{ mA}$ CPD, $I_{out} = 2\text{ mA}$ SDO, $I_{out} = 5.0\text{ mA}$	$V_{OL}$	-	-	0.4	V
		-	-	0.4	V
		-	-	0.4	V
		-	-	0.4	V
Input Leakage Current	$I_{in}$	-	$\pm 1$	$\pm 10$	$\mu\text{A}$
3-State Leakage Current	$I_{OZ}$	-	-	$\pm 10$	$\mu\text{A}$
Digital Output Pin Capacitance	$C_{out}$	-	9	-	pF

Notes: 12. All measurements performed under static conditions.

13.  $I_{out} = -100\text{ }\mu\text{A}$  unless stated otherwise. ( $V_{OH} = 2.4\text{ V}$  @  $I_{out} = -40\text{ }\mu\text{A}$ .)

**3.0 V DIGITAL CHARACTERISTICS** ( $T_A = 25\text{ }^\circ\text{C}$ ;  $V_{A+} = 5\text{ V} \pm 5\%$ ;  $V_{D+} = 3.0\text{ V} \pm 10\%$ ;  $GND = 0$ ;  
See Notes 2 and 12.))

Parameter	Symbol	Min	Typ	Max	Unit
High-Level Input Voltage All Pins Except XIN and SCLK XIN SCLK	$V_{IH}$	0.6 $V_{D+}$	-	-	V
		0.54 $V_{A+}$	-	$V_{D+}$	V
		$(V_{D+}) - 0.45$	-	-	V
Low-Level Input Voltage All Pins Except XIN and SCLK XIN SCLK	$V_{IL}$	-	-	0.16 $V_{D+}$	V
		0.0	-	1.5	V
		-	-	0.6	V
High-Level Output Voltage All Pins Except CPD and SDO, $I_{out} = -400\text{ }\mu\text{A}$ CPD, $I_{out} = -4.0\text{ mA}$ SDO, $I_{out} = -5.0\text{ mA}$	$V_{OH}$	$(V_{A+}) - 0.3$	-	-	V
		$(V_{D+}) - 1.0$	-	-	V
		$(V_{D+}) - 1.0$	-	-	V
Low-Level Output Voltage All Pins Except CPD and SDO, $I_{out} = 400\text{ }\mu\text{A}$ CPD, $I_{out} = 2\text{ mA}$ SDO, $I_{out} = 5.0\text{ mA}$	$V_{OL}$	-	-	0.3	V
		-	-	0.4	V
		-	-	0.4	V
		-	-	0.4	V
Input Leakage Current	$I_{in}$	-	$\pm 1$	$\pm 10$	$\mu\text{A}$
3-State Leakage Current	$I_{OZ}$	-	-	$\pm 10$	$\mu\text{A}$
Digital Output Pin Capacitance	$C_{out}$	-	9	-	pF

**DYNAMIC CHARACTERISTICS**

Parameter	Symbol	Ratio	Unit
Modulator Sampling Frequency	$f_s$	XIN/2	Hz
Filter Settling Time to 1/2 LSB (Full Scale Step)	$t_s$	$1/f_{out}$	s

**RECOMMENDED OPERATING CONDITIONS (AGND, DGND = 0 V; See Note 14.)**

Parameter	Symbol	Min	Typ	Max	Unit	
DC Power Supplies	Positive Digital	VD+	2.7	5.0	5.25	V
	Positive Analog	VA+	4.75	5.0	5.25	V
Analog Reference Voltage	(VREF+) - (VREF-)	VRef <sub>diff</sub>	1.0	2.5	3.0	V
Negative Bias Voltage	NBV	-1.8	-2.1	-2.5	V	

Notes: 14. All voltages with respect to ground.

**ABSOLUTE MAXIMUM RATINGS (AGND, DGND = 0 V; See Note 14.)**

Parameter	Symbol	Min	Max	Unit	
DC Power Supplies	(Note 15) Positive Digital	VD+	-0.3	+6.0	V
	Positive Analog	VA+	-0.3	+6.0	V
	Negative Potential	NBV	+0.3	-3.0	V
Input Current, Any Pin Except Supplies	(Note 16 and 17) $I_{IN}$	-	$\pm 10$	mA	
Output Current	$I_{OUT}$	-	$\pm 25$	mA	
Power Dissipation	(Note 18) PDN	-	500	mW	
Analog Input Voltage	VREF pins	$V_{INR}$	-0.3	(VA+) + 0.3	V
	AIN Pins	$V_{INA}$	NBV - 0.3	(VA+) + 0.3	V
Digital Input Voltage	$V_{IND}$	-0.3	(VD+) + 0.3	V	
Ambient Operating Temperature	$T_A$	-40	85	°C	
Storage Temperature	$T_{stg}$	-65	150	°C	

Notes: 15. No pin should go more negative than NBV - 0.3 V.

16. Applies to all pins including continuous overvoltage conditions at the analog input (AIN) pins.

17. Transient current of up to 100 mA will not cause SCR latch-up. Maximum input current for a power supply pin is  $\pm 50$  mA.

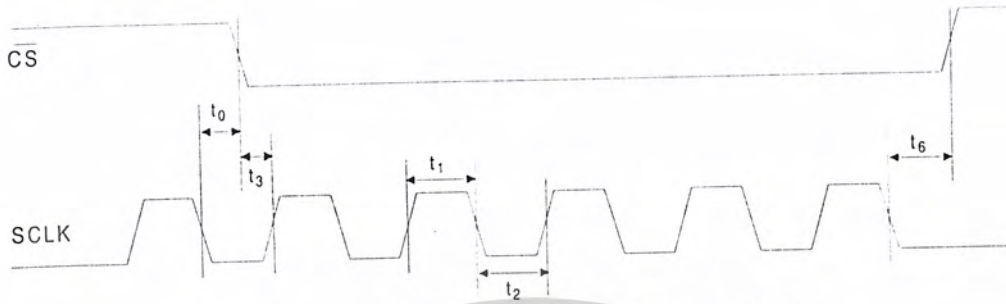
18. Total power dissipation, including all input currents and output currents.

**WARNING:** Operation at or beyond these limits may result in permanent damage to the device. Normal operation is not guaranteed at these extremes.

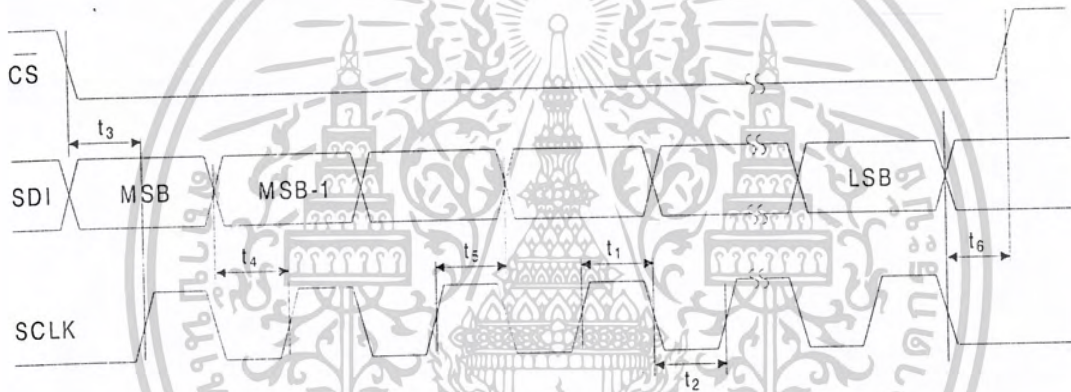
**SWITCHING CHARACTERISTICS** ( $T_A = 25\text{ }^\circ\text{C}$ ;  $V_{A+} = 5\text{ V} \pm 5\%$ ;  $V_{D+} = 3.0\text{ V} \pm 10\%$  or  $5\text{ V} \pm 5\%$ ;  
 Input Levels: Logic 0 = 0 V, Logic 1 =  $V_{D+}$ ;  $C_L = 50\text{ pF}$ .)

Parameter	Symbol	Min	Typ	Max	Unit	
Master Clock Frequency (Note 19)	XIN	30	32.768	36	kHz	
		30	32.768	100		
Master Clock Duty Cycle		40	-	60	%	
Rise Times (Note 20)	$t_{rise}$	-	-	1.0	$\mu\text{s}$	
		-	-	100	$\mu\text{s}$	
		-	50	-	ns	
Fall Times (Note 20)	$t_{fall}$	-	-	1.0	$\mu\text{s}$	
		-	-	100	$\mu\text{s}$	
		-	50	-	ns	
<b>Start-up</b>						
Oscillator Start-up Time	XTAL = 32.768 kHz (Note 21)	$t_{ost}$	-	500	-	ms
Power-on Reset Period		$t_{por}$	-	1003	-	XIN cycles
<b>Serial Port Timing</b>						
Serial Clock Frequency	SCLK	0	-	2	MHz	
SCLK Falling to CS Falling for continuous running SCLK (Note 22)	$t_0$	100	-	-	ns	
Serial Clock	Pulse Width High	$t_1$	250	-	-	ns
		$t_2$	250	-	-	ns
<b>SDI Write Timing</b>						
CS Enable to Valid Latch Clock	$t_3$	50	-	-	ns	
Data Set-up Time prior to SCLK rising	$t_4$	50	-	-	ns	
Data Hold Time After SCLK Rising	$t_5$	100	-	-	ns	
SCLK Falling Prior to CS Disable	$t_6$	100	-	-	ns	
<b>SDO Read Timing</b>						
CS to Data Valid	$t_7$	-	-	150	ns	
SCLK Falling to New Data Bit	$t_8$	-	-	150	ns	
CS Rising to SDO Hi-Z	$t_9$	-	-	150	ns	

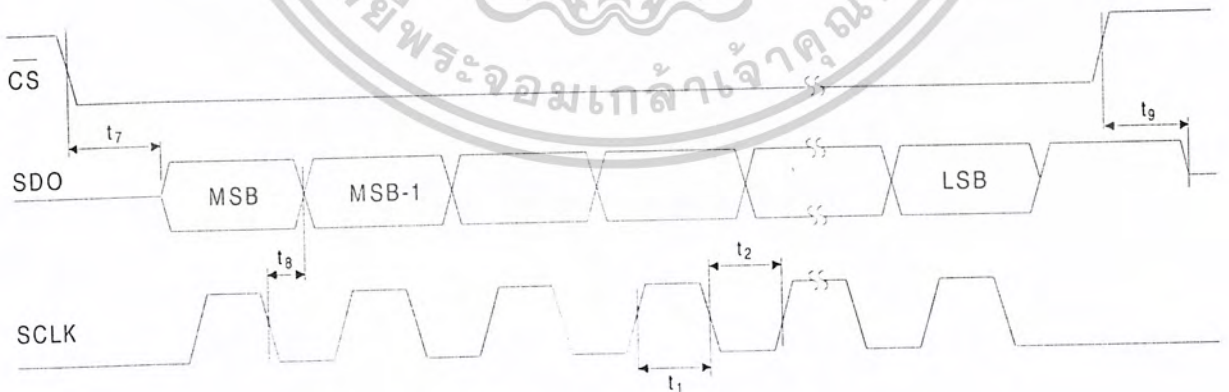
- Notes: 19. Device parameters are specified with a 32.768 kHz clock; however, clocks up to 100 kHz can be used for increased throughput.
20. Specified using 10% and 90% points on waveform of interest. Output loaded with 50 pF.
21. Oscillator start-up time varies with crystal parameters. This specification does not apply when using an external clock source.
22. Applicable when SCLK is continuously running.



**Continuous Running SCLK Timing (Not to Scale)**



**SDI Write Timing (Not to Scale)**



**SDO Read Timing (Not to Scale)**

## DETAILED DESCRIPTION

The CS5525 and CS5526 are 16-bit and 20-bit pin compatible converters which include a chopper-stabilized instrumentation amplifier input, and an on-chip programmable gain amplifier. They are both optimized for measuring low-level unipolar or bipolar signals in process control and medical applications.

The CS5525/26 also include a fourth order delta-sigma modulator, a calibration microcontroller, eight digital filters, a 4-bit analog latch, and a serial port. The digital filters provide any one of eight different output update rates.

The CS5525/26 include a CPD (Charge Pump Drive) output (shown in Figure 1). CPD provides a negative bias voltage to the on-chip instrumentation amplifier when used with a combination of external diodes and capacitors. This enables the CS5525/26 to measure negative voltages with re-

spect to ground, making the converters ideal for thermocouple temperature measurements.

## Theory of Operation

The CS5525/26 A/D converters are designed to operate from a single +5 V analog supply and provide several different input ranges. See the *Analog Characteristics* section on page 3 for details.

Figure 1 illustrates the CS5525/26 connected to generate their own negative bias supply using the on-chip CPD (Charge Pump Drive). This enables the CS5525/26 to measure ground referenced signals with magnitudes down to NBV (Negative Bias Voltage, approximately -2.1 V in this example). Figure 2 illustrates a charge pump circuit when the converters are powered from a +3.0 V digital supply. Alternatively, the negative bias supply can be generated from a negative supply voltage or a resistive divider as illustrated in Figure 3.

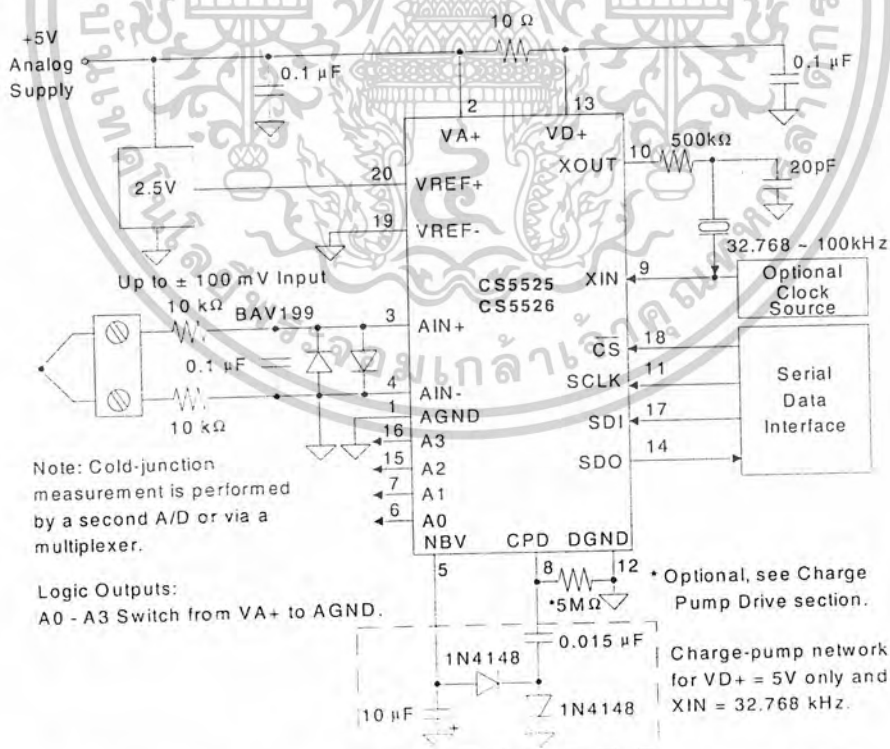


Figure 1. CS5525/26 Configured to use on-chip charge pump to supply NBV.

Figure 4 illustrates the CS5525/26 connected to measure ground referenced unipolar signals of a positive polarity using the 1 V, 2.5 V, and 5 V input voltage ranges on the converter. For the 25 mV, 55 mV, and 100 mV ranges the signal must have a common mode near +2.5 V (NBV = 0V).

The CS5525/26 are optimized for the measurement of thermocouple outputs, but they are also well suited for the measurement of ratiometric bridge transducer outputs. Figure 5 illustrates the CS5525/26 connected to measure the output of a ratiometric differential bridge transducer while operating from a single +5 V supply.

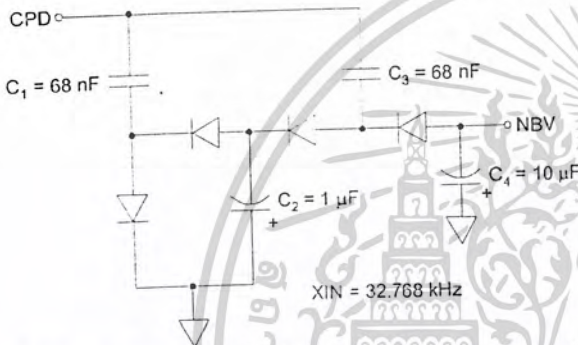


Figure 2. Charge Pump Drive Circuit for  $V_{D+} = 3$  V.

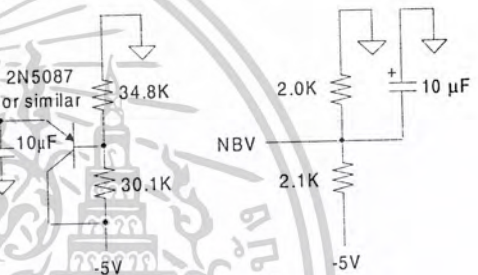


Figure 3. Alternate NBV Circuits.

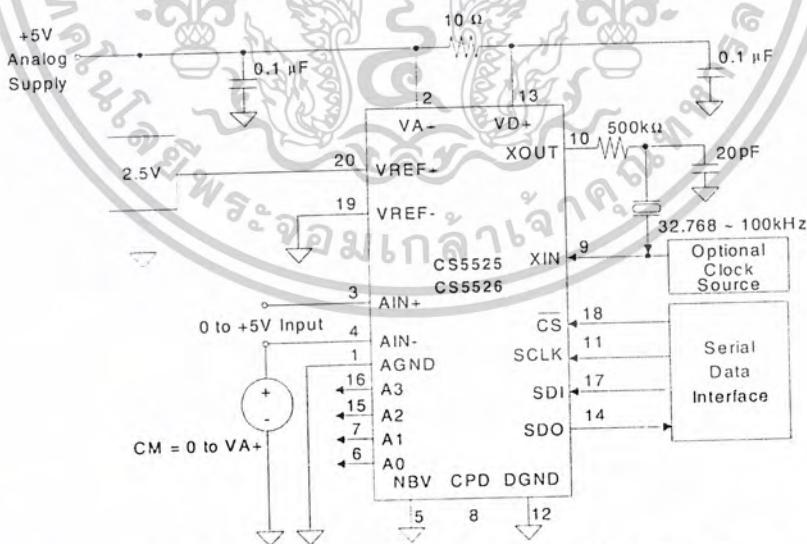


Figure 4. CS5525/26 Configured for ground-referenced Unipolar Signals.

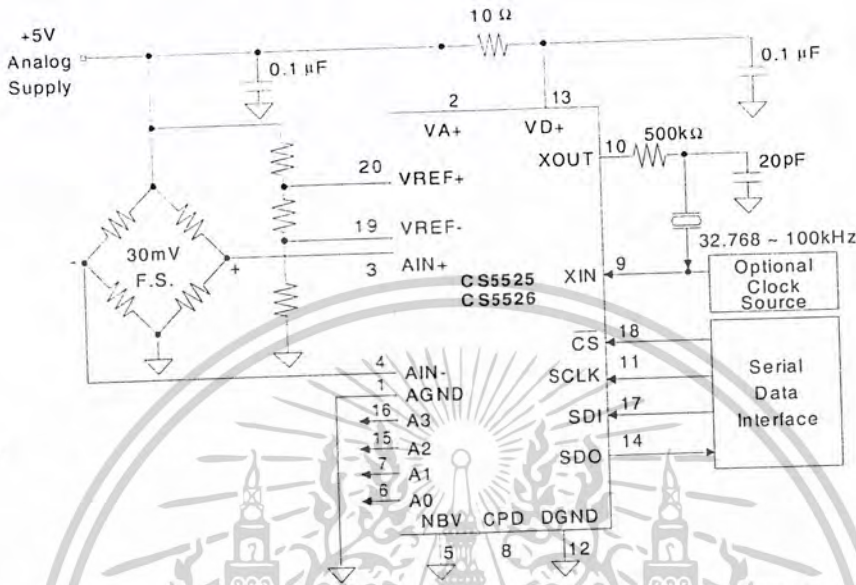


Figure 5. CS5525/26 Configured for Single Supply Bridge Measurement.

### System Initialization

When power to the CS5525/26 is applied, they are held in a reset condition until their 32.768 kHz oscillators have started and their start-up counter-timer elapses. Due to the high Q of a 32.768 kHz crystal, the oscillators take 400-600 ms to start. The converter's counter-timer counts no more than 1024 oscillator clock cycles to make sure the oscillator is fully stable. During this time-out period the serial port logic is reset and the RV (Reset Valid) bit in the configuration register is set. A reset can be initiated at any time by writing a logic 1 to the RS (Reset System) bit in the configuration register. This automatically sets the RV bit until the RS bit is written to logic 0, and the configuration register is read. After a reset, the on-chip registers are initialized to the following states and the converters are ready to perform conversions.

configuration register:	000040(H)
offset register:	000000(H)
gain register:	800000(H)

### Command Operation

The CS5525/26 include a microcontroller with five registers used to control the converter. Each register is 24-bits in length except the 8-bit command register (command, configuration, offset, gain, and conversion data). After a system initialization or reset, the serial port is initialized to the command mode and the converter stays in this mode until a valid 8-bit command is received (the first 8-bits into the serial port). Table 1 lists all the valid commands. Once a valid 8-bit command (a read or a write command word) is received and interpreted by the command register, the serial port enters the data mode. In data mode the next 24 serial clock pulses shift data either into or out of the serial port (72 serial clock pulses are needed if set-up register is selected). See Table 2 for configuring the CS5525/26.

### Reading/Writing On-Chip Registers

The CS5525/26's offset, gain, and configuration registers are read/writable while the conversion data register is read only.

To perform a read from a specific register, the  $\overline{R/W}$  bit of the command word must be a logic 1. The SC, CC, and  $\overline{PS/R}$  bits must be logic 0 and the CB (MSB) bit must be a logic 1. The register to be written is selected with the RSB2-RSB0 bits of the command word.

To perform a write to a specific register, the  $\overline{R/W}$  bit of the command word must be a logic 0. The SC,

CC, and  $\overline{PS/R}$  bits must be logic 0 and the CB (MSB) bit must be a logic 1. The register to be written is selected with the RSB2-RSB0 bits of the command word. Figure 6 illustrates the serial sequence necessary to write to, or read from the serial port.

If the Set-up Registers are chosen with the RSB2-RSB0 bits, the registers are read or written in the following sequence: Offset, Gain and Configuration. This is accomplished by following one 8-bit command word with three 24-bit data words for a total of 72 data bits.

### Command Register

D7(MSB)	D6	D5	D4	D3	D2	D1	D0
CB	SC	CC	R/W	RSB2	RSB1	RSB0	PS/R

BIT	NAME	VALUE	FUNCTION
D7	Command Bit, CB	0	Null command (no operation). All command bits, including CB must be 0.
		1	Logic 1 for executable commands.
D6	Single Conversion, SC	0	Single Conversion not active.
		1	Perform a conversion.
D5	Continuous Conversions, CC	0	Continuous Conversions not active.
		1	Perform conversions continuously.
D4	Read/Write, R/W	0	Write to selected register.
		1	Read from selected register.
D3-D1	Register Select Bit, RSB2-RSB0	000	Offset Register
		001	Gain Register
		010	Configuration Register
		011	Conversion Data Register (read only)
		100	Set-up Registers (Offset, Gain, Configuration)
		101	Reserved
		110	Reserved
		111	Reserved
D0	Power Save/Run, PS/R	0	Run
		1	Power Save

Table 1. Command Set

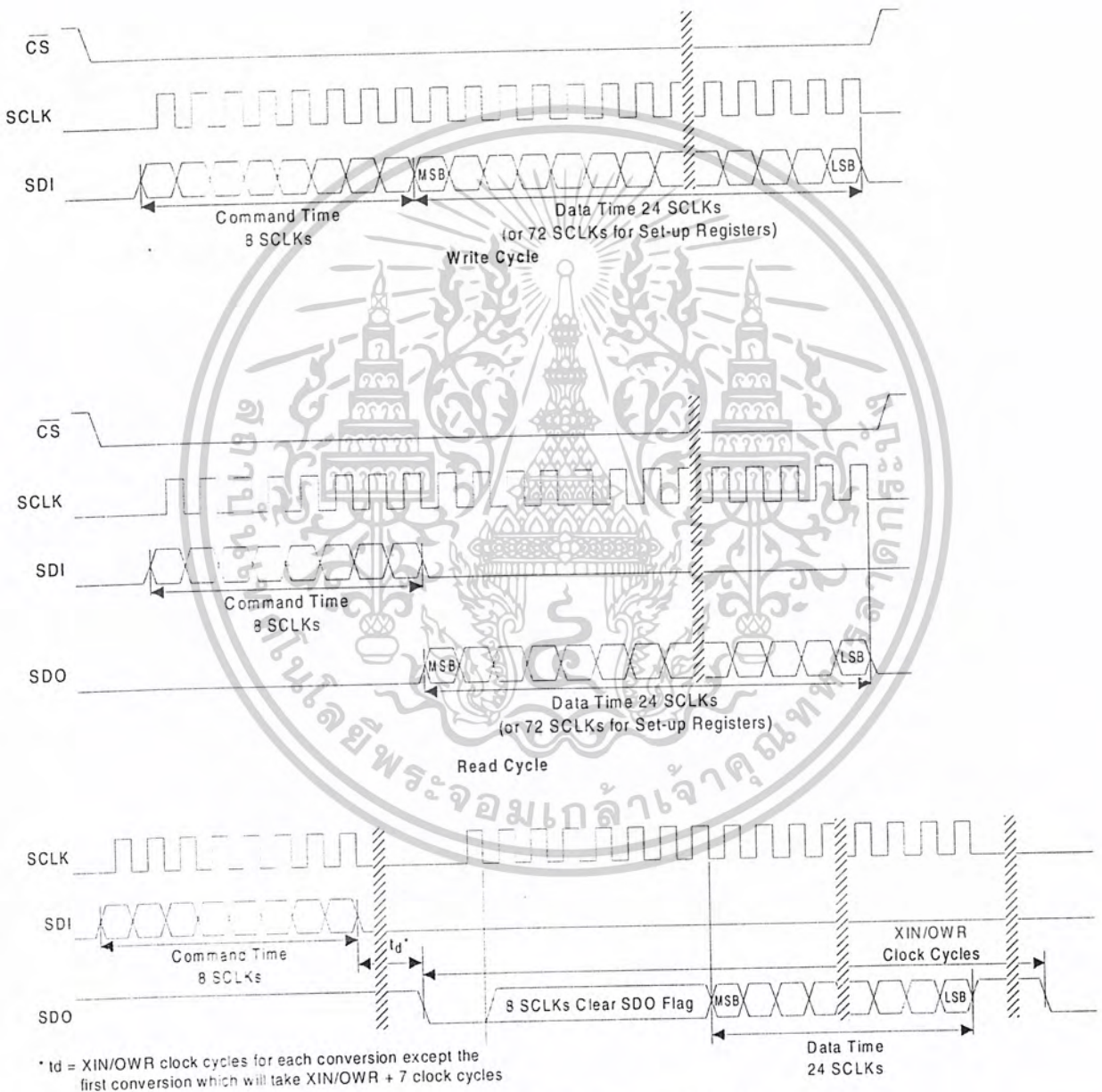
**Configuration Register**

D23(MSB)	D22	D21	D20	D19	D18	D17	D16	D15	D14	D13	D12
A3	A2	A1	A0	NU	CFS	NU	LPM	WR2	WR1	WR0	U/B
D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
G2	G1	G0	PD	RS	RV	PF	PSS	DF	CC2	CC1	CC0

BIT	NAME	VALUE		FUNCTION
D23-D20	Latch Outputs, A3-A0	0000	R*	Latch Output Pins A3-A0 mimic the D23-D20 Register bits.
D19	Not Used, NU	0	R	Must always be logic 0.
D18	Chop Frequency Select, CFS	0 1	R	256 Hz Amplifier chop frequency 32768 Hz Amplifier chop frequency
D17	Not Used, NU	0	R	Must always be logic 0.
D16	Low Power Mode, LPM	0 1	R	Normal Mode Reduced Power mode
D15-D13	Word Rate, WR2-0 Note: For XIN = 32.768kHz	000 001 010 011 100 101 110 111	R	15.0 Hz (2182 XIN cycles) 30.1 Hz (1090 XIN cycles) 60.0 Hz (546 XIN cycles) 123.2 Hz (266 XIN cycles) 168.9 Hz (194 XIN cycles) 202.3 Hz (162 XIN cycles) 3.76 Hz (8722 XIN cycles) 7.51 Hz (4362 XIN cycles)
D12	Unipolar/Bipolar, U/B	0 1	R	Bipolar Measurement mode Unipolar Measurement mode
D11-D9	Gain Bits, G2-G0	000 001 010 011 100 101 110/111	R	100 mV (assumes VREF = 2.5V) 55 mV 25 mV 1 V 5.0 V 2.5 V Not Used.
D8	Pump Disable, PD	0 1	R	Charge Pump Enabled For PD = 1, the CPD pin goes to a Hi-Z output state.
D7	Reset System, RS	0 1	R	Normal Operation Activate a Reset cycle. To return to Normal Operation write bit to zero.
D6	Reset Valid, RV	0 1	R	No reset has occurred or bit has been cleared (read only). Valid Reset has occurred. (Cleared when read.)
D5	Port Flag, PF	0 1	R	Port Flag mode inactive Port Flag mode active
D4	Power Save Select, PSS	0 1	R	Standby Mode (Oscillator active, allows quick power-up) Sleep Mode (Oscillator inactive)
D3	Done Flag, DF	0 1	R	Done Flag bit is cleared (read only). Calibration or Conversion cycle completed (read only).
D2-D0	Calibration Control Bits. CC2-CC0	000 001 010 011 100 101 110 111	R	Normal Operation (no calibration) Offset -- Self-Calibration Gain -- Self-Calibration Offset Self-Calibration followed by Gain Self-Calibration Not used. Offset -- System Calibration Gain -- System Calibration Not Used.

\* R indicates the bit value after the part is reset

Table 2. Configuration Register



SDO Continuous Conversion Read (PF bit = 1)

Figure 6. Command and Data Word Timing.

### Analog Input

Figure 7 illustrates a block diagram of the analog input signal path inside the CS5525/26. The front end consists of a chopper-stabilized instrumentation amplifier with 20X gain and a programmable gain section. The instrumentation amplifier is powered from VA+ and from the NBV (Negative Bias Voltage) pin allowing the CS5525/26 to be operated in either of two analog input configurations. The NBV pin can be biased to a negative voltage between -1.8 V and -2.5 V, or tied to AGND. The choice of the operating mode for the NBV voltage depends upon the input signal and its common mode voltage.

For the 25 mV, 55 mV, and 100 mV input ranges, the input signals to AIN+ and AIN- are amplified by the 20X instrumentation amplifier. For ground referenced signals with magnitudes less than 100 mV, the NBV pin should be biased with -1.8 V to -2.5 V. If NBV is tied between -1.8 V and -2.5 V, the (Common Mode + Signal) input on AIN+ and AIN- must stay between -0.150 V and 0.950 V to ensure proper operation. Alternatively, NBV can be tied to AGND where the input (Common Mode + Signal) on AIN+ and AIN- must stay between 1.85 V and 2.65 V to ensure that the amplifier operates properly.

For the 1 V, 2.5 V, and 5 V input ranges, the instrumentation amplifier is bypassed and the input signals are directly connected to the Programmable Gain block. With NBV tied between -1.8 V and -2.5 V, the (Common Mode + Signal) input on AIN+ and AIN- must stay between NBV and VA+.

Alternatively, NBV can be tied to AGND where the input (Common Mode + Signal) on AIN+ and AIN- pins can span the entire range between AGND and VA+.

The CS5525/26 can accommodate full scale ranges other than 25 mV, 55 mV, 100 mV, 1 V, 2.5 V and 5 V by performing a system calibration within the limits specified. See the **Calibration** section for more details. Another way to change the full scale range is to increase or to decrease the voltage reference to other than 2.5 V. See the **Voltage Reference** section for more details.

Three factors set the operating limits for the input span. They include: instrumentation amplifier saturation, modulator 1's density, and a lower reference voltage. When the 25 mV, 55 mV or 100 mV range is selected, the input signal (including the common mode voltage and the amplifier offset voltage) must not cause the 20X amplifier to saturate in either its input stage or output stage. To prevent saturation the absolute voltages on AIN+ and AIN- must stay within the limits specified (refer to the 'Analog Input' table on page 3). Additionally, the differential output voltage of the amplifier must not exceed 2.8 V. The equation

$$ABS(VIN + VOS) \times 20 = 2.8 \text{ V}$$

defines the differential output limit, where

$$VIN = (AIN+) - (AIN-)$$

is the differential input voltage and VOS is the absolute maximum offset voltage for the instrumentation amplifier (VOS will not exceed 40 mV). If the

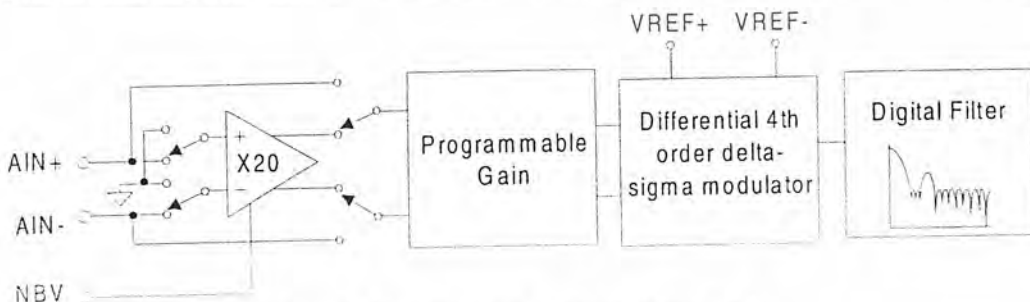


Figure 7. Block Diagram of Analog Signal Path

Input Range <sup>(1)</sup>	Max. Differential Output 20X Amplifier	VREF	Gain Factor	$\Delta$ - $\Sigma$ Nominal <sup>(1)</sup> Differential Input	$\Delta$ - $\Sigma$ <sup>(1)</sup> Max. Input
$\pm 25$ mV	2.8 V <sup>(2)</sup>	2.5V	5	$\pm 0.5$ V	$\pm 0.75$ V
$\pm 55$ mV	2.8 V <sup>(2)</sup>	2.5V	2.272727...	$\pm 1.1$ V	$\pm 1.65$ V
$\pm 100$ mV	2.8 V <sup>(2)</sup>	2.5V	1.25	$\pm 2.0$ V	$\pm 3.0$ V
$\pm 1.0$ V	-	2.5V	2.5	$\pm 1.0$ V	$\pm 1.5$ V
$\pm 2.5$ V	-	2.5V	1.0	$\pm 2.5$ V	$\pm 5.0$ V
$\pm 5.0$ V	-	2.5V	0.5	$\pm 5.0$ V	0V, VA+

Note: 1. The converter's actual input range, the delta-sigma's nominal full scale input, and the delta-sigma's maximum full scale input all scale directly with the value of the voltage reference. The values in the table assume a 2.5 V VREF voltage.

**Table 3. Relationship between Full Scale Input, Gain Factors, and Internal Analog Signal Limitations**

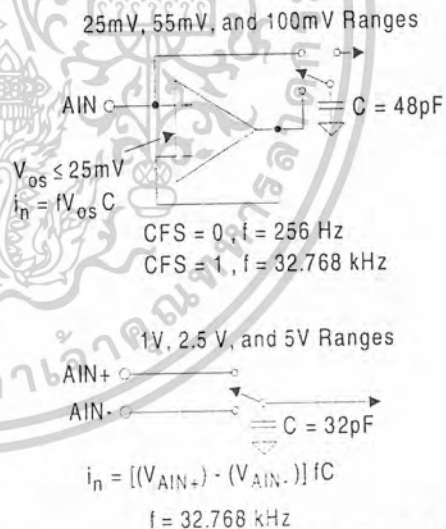
differential output voltage from the amplifier exceeds 2.8 V, the amplifier may saturate, which will cause a measurement error.

The input voltage into the modulator must not cause the modulator to exceed a low of 20 percent or a high of 80 percent 1's density. The nominal full scale input span of the modulator (from 30 percent to 70 percent 1's density) is determined by the VREF voltage divided by the Gain Factor. See Table 3 to determine if the CS5525/26 are being used properly. For example, in the 55 mV range to determine the nominal input voltage to the modulator, divide VREF (2.5 V) by the Gain Factor (2.2727).

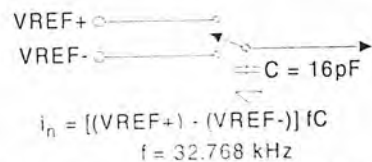
When a smaller voltage reference is used, the resulting code widths are smaller causing the converter output codes to exhibit more changing codes for a fixed amount of noise. Table 3 is based upon a VREF = 2.5 V. For other values of VREF, the values in Table 3 must be scaled accordingly.

Figure's 8 and 9 illustrate the input models for the AIN and VREF pins. The dynamic input current for each of the pins can be determined from the models shown and is dependent upon the setting of the CFS (Chop Frequency Select) bit. The effective input impedance for the AIN+ and AIN- pins remains constant for the three low level measurement ranges (25 mV, 55 mV, and 100 mV). The input current is lowest with the CFS bit cleared to logic 0.

Note: Residual noise appears in the converter's baseband for output word rates greater than 60 Hz if CFS is logic 0. By setting CFS to logic 1, the amplifier's chop frequency chops at 32768 Hz eliminating the residual noise, but increasing the current. Note that C=48pF is for input current modeling only. For physical input capacitance see 'Input Capacitance' specification under 'Analog Characteristics' on page 3.



**Figure 8. Input models for AIN+ and AIN- pins**



**Figure 9. Input model for VREF+ and VREF- pins.**

### Charge Pump Drive

The CPD (Charge Pump Drive) pin of the converters can be used with external components (shown in Figure 1) to develop an appropriate negative bias voltage for the NBV pin. When CPD is used to generate the NBV, the NBV voltage is regulated with an internal regulator loop referenced to VA+. Therefore, any change on VA+ results in a proportional change on NBV. With VA+ = 5 V, NBV's regulation is set proportional to VA+ at approximately -2.1 V.

Figure 3 illustrates a means of supplying NBV voltage from a -5 V supply. For ground based signals with the instrumentation amplifier engaged (when in the 25mV, 55mV, or 100mV ranges), the voltage on the NBV pin should at no time be less negative than -1.8 V or more negative than -2.5 V. To prevent excessive voltage stress to the chip the NBV voltage should not be more negative than -3.0 V.

The components in Figure 1 are the preferred components for the CPD filter. However, smaller capacitors can be used with acceptable results. The 10 μF ensures very low ripple on NBV. Intrinsic safety requirements prohibit the use of electrolytic capacitors. In this case, two 0.47 μF ceramic capacitors in parallel can be used.

The CPD pin itself is a tri-state output and enters tri-state whenever the converters are placed into the Sleep Mode, Standby Mode, or when the charge pump is disabled (when the Pump Disable bit, bit D8 in the configuration register, is set). Once in tri-state, the digital current can increase if this CPD output floats near 1/2 digital supply. To ensure the CPD pin stays near ground and to minimize the digital current, add a 5MΩ resistor between it and DGND (see Figure 1). If the resistor is left out, the digital supply current may increase from 2 μA to 10 μA.

### Voltage Reference

The CS5525/26 are specified for operation with a 2.5 V reference voltage between the VREF+ and VREF- pins of the devices. For a single-ended reference voltage, such as the LT1019-2.5, the reference's output is connected to the VREF+ pin of the CS5525/26. The ground reference for the LT1019-2.5 is connected to the VREF- pin.

The differential voltage between the VREF+ and VREF- can be any voltage from 1.0 V up to 3.0 V, however, the VREF- pin can not go below analog ground.

### Calibration

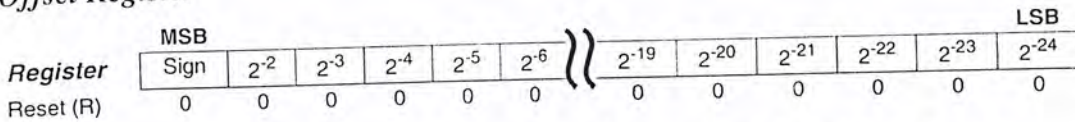
The CS5525/26 offer five different calibration functions including self calibration and system calibration. However, after the CS5525/26 are reset, they can perform measurements without being calibrated. In this case, the converters will utilize the initialized values of the on-chip registers (Gain = 1.0, Offset = 0.0) to calculate output words for the ±100 mV range. Any initial offset and gain errors in the internal circuitry of the chips will remain.

The gain and offset registers, which are used for both self and system calibration, are used to set the zero and full-scale points of the converter's transfer function. One LSB in the offset register is  $2^{-24}$  proportion of the input span (bipolar span is 2 times the unipolar span). The MSB in the offset register determines if the offset to be trimmed is positive or negative (0 positive, 1 negative). The converters can typically trim ±50 percent of the input span. The gain register spans from 0 to  $(2 - 2^{-23})$ . The decimal equivalent meaning of the gain register is

$$D = b_0 2^0 + b_1 2^{-1} + b_2 2^{-2} + \dots + b_N 2^{-N} = \sum_{i=0}^N b_i 2^{-i}$$

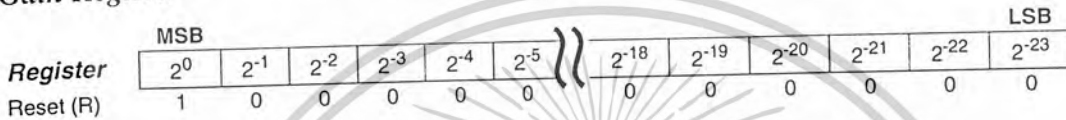
where the binary numbers have a value of either zero or one ( $b_0$  corresponds to the MSB). Refer to Table 4 for details.

### Offset Register



One LSB represents 2<sup>-24</sup> proportion of the input span (bipolar span is 2 times unipolar span)  
 Offset and data word bits align by MSB (bit MSB-4 of offset register changes bit MSB-4 of data)

### Gain Register



The gain register span is from 0 to (2-2<sup>-23</sup>). After Reset the MSB = 1, all other bits are 0.

Table 4. Offset and Gain Registers

The offset and gain calibration steps each take one conversion cycle to complete. At the end of the calibration step, the calibration control bits will be set back to logic 0, and the DF (Done Flag) bit will be set to a logic 1. For the combination self-calibration (CC2-CC0= 011; offset followed by gain), the calibration will take two conversion cycles to complete and will set the DF bit after the gain calibration is completed. The DF bit will be cleared any time the data register, the offset register, the gain register, or the setup register is read. Reading the configuration register alone will not clear the DF bit.

of the modulator are connected together and then routed to the VREF- pin as shown in Figure 11.

For self-calibration of gain, the differential inputs of the modulator are connected to VREF+ and

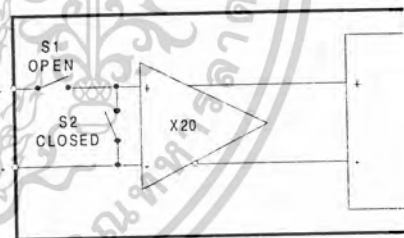


Figure 10. Self Calibration of Offset (Low Ranges).

### Self Calibration

The CS5525/26 offer both self offset and self gain calibrations. For the self-calibration of offset in the 25 mV, 55 mV, and 100 mV ranges, the converter internally ties the inputs of the instrumentation amplifier together and routes them to the AIN- pin as shown in Figure 10. For proper self-calibration of offset to occur in the 25 mV, 55 mV, and 100 mV ranges, the AIN- pin must be at the proper common-mode-voltage (i.e. AIN- = 0V, NBV must be between -1.8 V to -2.5 V). For self-calibration of offset in the 1.0 V, 2.5 V, and 5 V ranges, the inputs

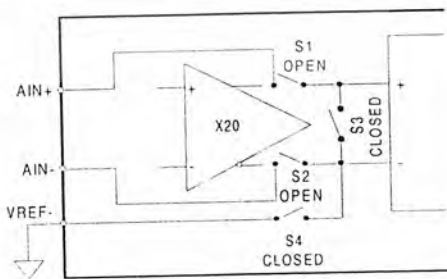
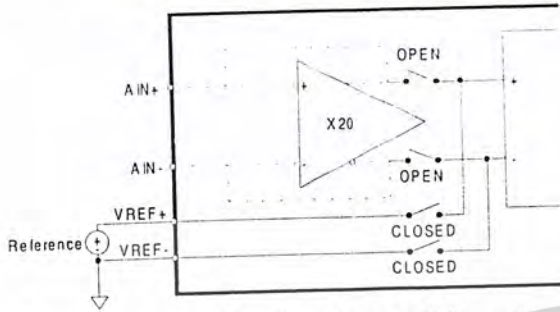


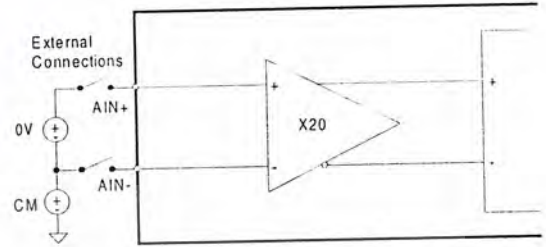
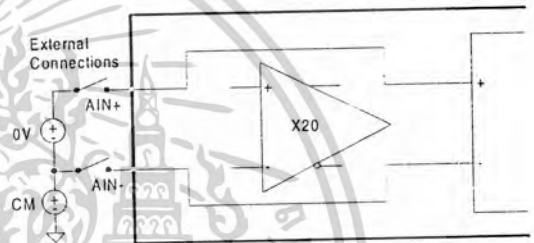
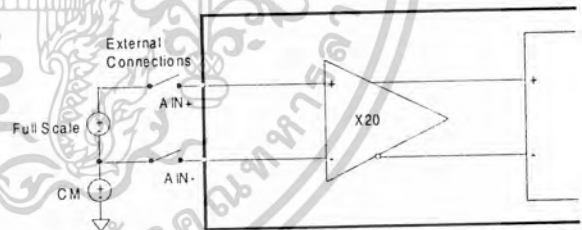
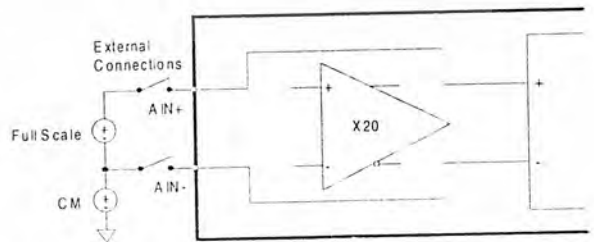
Figure 11. Self Calibration of Offset (High Ranges).


**Figure 12. Self Calibration of Gain (All Ranges).**

VREF- as shown in Figure 12. For any input range other than the 2.5 V range, the modulator gain error can not be completely calibrated out. This is due to the lack of an accurate full scale voltage internal to the chips. The 2.5 V range is an exception because the external reference voltage is 2.5 V nominal and is used as the full scale voltage. In addition, when self-calibration of gain is performed in the 25 mV, 55 mV, and 100 mV input ranges, the instrumentation amplifier's gain is not calibrated. These two factors can leave the converters with a gain error of up to  $\pm 20\%$  after self-calibration of gain. Therefore, a system gain is required to get better accuracy, except for the 2.5 V range.

### System Calibration

For the system calibration functions, the user must supply the converters calibration signals which represent ground and full scale. When a system offset calibration is performed, a ground reference signal must be applied to the converter. See Figures 13 and 14. As shown in Figures 15 and 16, the user must input a signal representing the positive full scale point to perform a system gain calibration. In either case, the calibration signals must be within the specified calibration limits for each specific calibration step (refer to the System Calibration Specifications).


**Figure 13. System Calibration of Offset (Low Ranges).**

**Figure 14. System Calibration of Offset (High Ranges).**

**Figure 15. System Calibration of Gain (Low Ranges)**

**Figure 16. System Calibration of Gain (High Ranges).**

Assuming a system can provide two known voltages, equations can allow the user to manually compute the calibration register's values based on two uncalibrated conversions. The offset and gain calibration registers are used to adjust a typical conversion as follows:

$$R_c = (R_u + C_o \gg 4) * C_g / 2^{23}$$

Calibration can be performed using the following equations:

$$C_o = (R_c / G - R_u) \ll 4$$

$$C_g = 2^{23} * G$$

$$\text{where } G = (R_{c1} - R_{c0}) / (R_{u1} - R_{u0})$$

**Note:** Uncalibrated conversions imply that the gain and offset registers are at default (gain register = 0x800000 (Hex) and offset register = 0x000000 (Hex)).

The variables are defined below.

- V0 = First calibration voltage
- V1 = Second calibration voltage (greater than V0)
- Ru = Result of any uncalibrated conversion
- Ru0 = Result of uncalibrated conversion V0 (20-bit integer or 2's complement)
- Ru1 = Result of uncalibrated conversion of V1 (20-bit integer or 2's complement)
- Rc = Result of any conversion
- Rc0 = Desired calibration result of converting V0 (20-bit integer or 2's complement)
- Rc1 = Desired calibration result of converting V1 (20-bit integer or 2's complement)
- Co = Offset calibration register value (24-bit 2's complement)
- Cg = Gain calibration register value (24-bit integer)
- >> = The shift right operator (e.g. x >> 2 is x shifted right 2 bits)
- << = The shift left operator (e.g. x << 2 is x shifted left 2 bits)

**Note:** The shift operators are used here to align the decimal points of words of various lengths. Data to the right of the decimal point may be used in the calculations shown. For the CS5525 all conversion results (Ru, Rc...) are 16 bits instead

of 20 bits. To get the equations to work correctly pad the 16 bit results with four zeros (on the right).

### Calibration Tips

Calibration steps are performed at the output word rate selected by the WR2-WR0 bits of the configuration register. Since higher word rates result in conversion words with more peak-to-peak noise, calibration should be performed at lower output word rates. Also, to minimize digital noise near the devices, the user should wait for each calibration step to be completed before reading or writing to the serial port.

For maximum accuracy, calibrations should be performed for offset and gain for each gain setting (selected by changing the G2-G0 bits of the configuration register). And if factory calibration is performed using the system calibration capabilities of the CS5525/26, the offset and gain register contents can be read by the system microcontroller and recorded in EEPROM. These same calibration words can then be uploaded into the offset and gain registers of the converters when power is first applied to the system, or when the gain range is changed.

Two final tips include two ways to determine when calibration is complete: 1) wait for SDO to fall. It falls to logic 0 if the PF (Port Flag) bit of the configuration register is set to logic 1; or 2) poll the DF (Done Flag) bit in the configuration register which is set at completion of calibration. Whichever method is used, the calibration control bits (CC2-CC0) will return to logic 0 upon completion of any calibration.

### Limitations in Calibration Range

System calibration can be limited by signal headroom in the analog signal path inside the chip as discussed under the *Analog Input* section of this data sheet. System calibration can also be limited by the intrinsic gain errors of the instrumentation amplifier and the modulator. For gain calibrations

the input signal can be reduced to the point in which the gain register reaches its upper limit of 2.0 (decimal) [FFFFFF Hex] (this is most likely to occur with an input signal approximately 1/2 the nominal range). Alternatively, the input signal can be increased to a point in which the modulator reaches its one's density upper limit of 80% (this is most likely to occur with an input signal approximately 1.5 times the nominal range). Also, for full scale inputs larger than the nominal full scale value of the range selected, there is some voltage at which the various internal circuits may saturate due to limited amplifier headroom (this is most likely to occur on the 100 mV range setting when NBV = -1.8 V).

### Analog Output Latch Pins

The A3-A0 pins of the converters mimic the D23-D20 bits of the configuration register. A3-A0 can be used to control multiplexers and other logic functions outside the converter. The outputs can sink or source at least 1 mA, but it is recommended to limit drive currents to less than 2  $\mu$ A to reduce self-heating of the chip. These outputs are powered from VA+, hence, their output voltage for a logic 1 will be limited to the VA+ voltage.

### Serial Port Interface

The CS5525/26 serial interface consist of four pins, SCLK, SDO, SDI, and  $\overline{CS}$ . The  $\overline{CS}$  pin must be held low (logic 0) before SCLK transitions can be recognized by the port logic. The SDO output will be held at high impedance any time  $\overline{CS}$  is a logic 1. If the  $\overline{CS}$  pin is tied low, the port can function as a three wire interface.

The SCLK input is designed with a Schmitt-trigger input to allow an optoisolator with slower rise and fall times to directly drive the pin.

The SDO output is capable of sinking or sourcing up to 5 mA to directly drive an optoisolator LED. SDO will have less than a 400 mV loss in the drive voltage when sinking or sourcing 5mA.

### Serial Port Initialization

The serial port is initialized to the command mode whenever a power-on reset is performed inside the converter, when the port initialization sequence is completed, or whenever a command byte, data word sequence is completed. The port initialization sequence involves clocking 15 (or more) bytes of all 1's, followed by one byte with the following bit contents (11111110). This sequence places the chips in the command mode where it waits for a valid command.

### Performing Conversions (With PF bit = 0)

Setting the SC (Single Conversion) bit of the command word to a logic 1 with the CB bit = 1, all other command bits = 0, the CS5525/CS5526 will perform one conversion. At the completion of the conversion the DF (Done Flag) bit of the configuration register will be set to a logic 1. The user can read the configuration register to determine if the DF bit is set. If DF has been set, a command can be issued to read the conversion data register to obtain the conversion data word. The DF bit of the configuration register will be cleared to logic 0 when the data register, the gain register, the offset register, or the set-up registers are read. Reading only the configuration register will not clear the DF flag bit.

If an SC command is issued to the converters while they are performing a conversion, the filter will re-start a convolution cycle to perform a new conversion.

### Performing Conversions (With PF bit = 1)

Setting the PF bit of the configuration register to a logic 1 enables the SDO output pin to behave as a flag signal whenever conversions are completed. This eliminates the need for the user to read the DF flag bit of the configuration register to determine if the conversion data word is available.

If the SC (Single Conversion) command is issued (SC = 1, CB = 1, all other command bits = 0) the SDO pin will go low at the completion of a conver-

sion. The user would then issue 8 SCLKs (with SDI = logic 0) to clear the SDO flag. Upon the falling edge of the 8th SCLK, the SDO pin will present the first bit (MSB) of the conversion word. 24 SCLKs (high, then low) are required to read the conversion word from the port. The user must not give an explicit command to read the conversion data register when the PF bit is set to logic 1. The data conversion word must be read before a new command can be entered (if the SC command is used with PF = 1).

If the CC (Continuous Conversion) command is issued (CC = 1, CB = 1, all other command bits = 0) the SDO pin will go low at the completion of a conversion. The user would then issue 8 SCLKs (with SDI = logic 0) to clear the SDO flag. Upon the falling edge of the 8th SCLK, the SDO pin will present the first bit (MSB) of the conversion word. 24 SCLKs (high, then low) are required to read the conversion word from the port. The user must not give an explicit command to read the conversion data register when the PF bit is set to logic 1. When operating in the continuous conversion mode, the user need not read every conversion. If the user does nothing after SDO falls, SDO will rise one XIN clock cycle before the next conversion word is available and then fall again to signal that another conversion word is available. If the user begins to clear the SDO flag and read the conversion data, this action must be finished before the conversion cycle which is occurring in the background is complete if the user wants to be able to read the new conversion data.

To exit the continuous conversion mode, issue any valid command to the SDI input when the SDO flag falls. If a CC command is issued to the converter while it is performing a conversion, the filter will restart a convolution cycle to perform a new conversion.

### Output Word Rate Selection

The WR2-WR0 bits of the configuration register set the output conversion word rate of the converters as shown in Table 2. The word rates indicated in the table assume a master clock of 32.768 kHz. Upon reset the converters are set to operate with an output word rate of 15.0 Hz.

### Clock Generator

The CS5525/26 include a gate which can be connected with an external crystal to provide the master clock for the chips. They are designed to operate using a low-cost 32.768 kHz "tuning fork" type crystal. The 32.768 kHz crystal should be connected as shown in Figure 18. Lead lengths should be minimized to reduce stray capacitance.

The converters will operate with an external (CMOS compatible) clock with frequencies up to three times the typical crystal frequency of 32.768 kHz. Figure 17 details the converter's performance at increased clock rates.

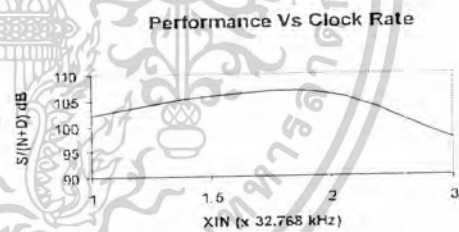
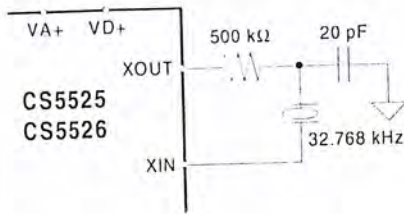
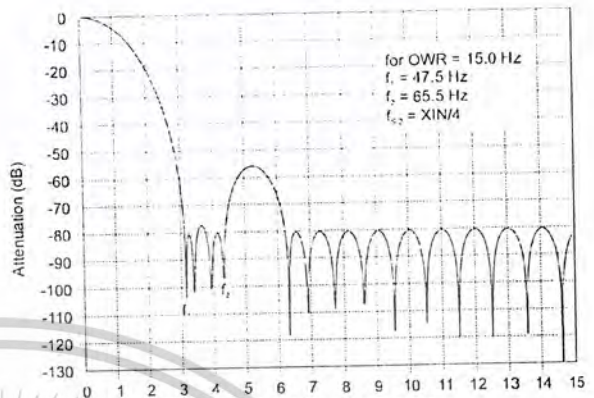


Figure 17. High Speed Clock Performance

The 32.768 kHz crystal is normally specified as a time-keeping crystal with tight specifications for both initial frequency and for drift over temperature. To maintain excellent frequency stability, these crystals are specified only over limited operating temperature ranges (i.e. -10 °C to +60 °C). However, applications with the CS5525/26 don't generally require such tight tolerances. When 32.768 kHz tuning fork crystals are used, it is recommended that protection components, an external resistor and capacitor as shown in Figure 18, be used.


**Figure 18. Tuning Fork Crystal Connection Diagram**

**Figure 19. Filter Response  
(Normalized to Output Word Rate = 1)**

### Digital Filter

The CS5525/26 have eight different linear phase digital filters which set the output word rates (OWRs) as stated in Table 2. These rates assume that XIN is 32.768 kHz. Each of the filters has a magnitude response similar to that shown in Figure 19. The filters are optimized to settle to full accuracy every conversion and yield better than 80 dB rejection for both 50 and 60 Hz with output word rates at or below 15.0 Hz.

The converter's digital filters scale with XIN. For example with an output word rate of 15 Hz, the filter's corner frequency is typically 12.7 Hz. If XIN is increased to 64.536 kHz the OWR doubles and the filter's corner frequency moves to 25.4 Hz.

### Output Coding

The CS5525/26 output data in binary format when operating in unipolar mode and in two's complement when operating in bipolar mode.

The output conversion word is 24 bits, or three bytes long, as shown in Table 5. The MSB is output

first followed by the rest of the data bits in descending order. For the CS5525 the last byte is composed of bits D7-D4, which are always logic 1; D3-D2, which are always logic 0; and bits D1-D0 which are the two flag bits. For the CS5526 the last byte includes data bits D7-D4, D3-D2 which are always logic 0 and the two flag bits.

The OF (Overrange Flag) bit is set to a logic 1 any time the input signal is: 1) more positive than positive full scale, 2) more negative than zero (unipolar mode), 3) more negative than negative full scale (bipolar mode). It is cleared back to logic 0 whenever a conversion word occurs which is not overranged.

The OD (Oscillation Detect) bit is set to a logic 1 any time that an oscillatory condition is detected in the modulator. This does not occur under normal operating conditions, but may occur whenever the input

#### Output Conversion Data CS5525 (16 bits + flags)

D23	D22	D21	D20	D19	D18	D17	D16	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
MSB	14	13	12	11	10	9	8	7	6	5	4	3	2	1	LSB	1	1	1	1	0	0	OD	OF

#### Output Conversion Data CS5526 (20 bits + flags)

D23	D22	D21	D20	D19	D18	D17	D16	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
MSB	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	LSB	0	0	OD	OF

**Table 5. Data Conversion Word**

**CS5525 16-Bit Output Coding**
**CS5526 20-Bit Output Coding**

Unipolar Input Voltage	Offset Binary	Bipolar Input Voltage	Two's Complement	Unipolar Input Voltage	Offset Binary	Bipolar Input Voltage	Two's Complement
>(VFS-1.5 LSB)	FFFF	>(VFS-1.5 LSB)	7FFF	>(VFS-1.5 LSB)	FFFFF	>(VFS-1.5 LSB)	7FFFF
VFS-1.5 LSB	FFFF ---- FFFE	VFS-1.5 LSB	7FFF ---- 7FFE	VFS-1.5 LSB	FFFFF ---- FFFEE	VFS-1.5 LSB	7FFFF ---- 7FFFE
VFS/2-0.5 LSB	8000 ---- 7FFF	-0.5 LSB	0000 ---- FFFF	VFS/2-0.5 LSB	80000 ---- 7FFFF	-0.5 LSB	00000 ---- FFFFF
+0.5 LSB	0001 ---- 0000	-VFS+0.5 LSB	8001 ---- 8000	+0.5 LSB	00001 ---- 00000	-VFS+0.5 LSB	80001 ---- 80000
<(+0.5 LSB)	0000	<(-VFS+0.5 LSB)	8000	<(+0.5 LSB)	00000	<(-VFS+0.5 LSB)	80000

Note: VFS in the table equals the voltage between ground and full scale for any of the unipolar gain ranges, or the voltage between  $\pm$  full scale for any of the bipolar gain ranges. See text about error flags under overrange conditions.

**Table 6. 5525/26 Output Coding**

to the converters is extremely overranged. If the OD bit is set, the conversion data bits can be completely erroneous. The OD flag bit will be cleared to logic 0 when the modulator becomes stable. Table 6 illustrates the output coding for the CS5525/26.

### Power Consumption

The CS5525/26 accommodate four power consumption modes: normal, low power, standby, and sleep. The normal mode, the default mode, is entered after a power-on-reset and typically consumes 9.4 mW. The low power mode is an alternate mode that reduces the consumed power to 4.9 mW. It is entered by setting bit D16 (the low power mode bit) in the configuration register to logic 1. Since the converter's noise performance improves with increased power consumption, slightly degraded noise or linearity performance should be expected in the low power mode. The final two modes are referred to as the power save modes. They power down most of the analog portion of the chips and stop filter convolutions. The power save modes are entered whenever the PS/R bit and the CB bit of the

command word are set to logic 1. The particular power save mode entered depends on state of bit D4 (the Power Save Select bit) in the configuration register. If D4 is logic 0, the converters enters the standby mode reducing the power consumption to 1.2mW. The standby mode leaves the oscillator and the on-chip bias generator running. This allows the converters to quickly return to the normal or low power mode once the PS/R bit is set back to a logic 1. If D4 in the configuration register and CB and PS/R in the command word are set to logic 1, the sleep mode is entered reducing the consumed power to less than 500  $\mu$ W. Since the sleep mode disables the oscillator, approximately a 500ms oscillator start-up delay period is required before returning to the normal or low power mode.

### PCB Layout

The CS5525/26 should be placed entirely over an analog ground plane with both the AGND and DGND pins of the device connected to the analog plane. Place the analog-digital plane split immediately adjacent to the digital portion of the chip.

**PIN DESCRIPTIONS**

ANALOG GROUND	AGND	1	20	VREF+ VOLTAGE REFERENCE INPUT
POSITIVE ANALOG POWER	VA+	2	19	VREF- VOLTAGE REFERENCE INPUT
DIFFERENTIAL ANALOG INPUT	AIN+	3	18	$\overline{CS}$ CHIP SELECT
DIFFERENTIAL ANALOG INPUT	AIN-	4	17	SDI SERIAL DATA INPUT
NEGATIVE BIAS VOLTAGE	NBV	5	16	A3 LOGIC OUTPUT
LOGIC OUTPUT	A0	6	15	A2 LOGIC OUTPUT
LOGIC OUTPUT	A1	7	14	SDO SERIAL DATA OUTPUT
CHARGE PUMP DRIVE	CPD	8	13	VD+ POSITIVE DIGITAL POWER
CRYSTAL IN	XIN	9	12	DGND DIGITAL GROUND
CRYSTAL OUT	XOUT	10	11	SCLK SERIAL CLOCK INPUT

**Clock Generator**

**XIN; XOUT - Crystal In; Crystal Out, Pins 9, 10.**

A gate inside the chip is connected to these pins and can be used with a crystal to provide the master clock for the device. Alternatively, an external (CMOS compatible) clock can be supplied into the XIN pin to provide the master clock for the device.

**Control Pins and Serial Data I/O**

**$\overline{CS}$  - Chip Select, Pin 18.**

When active low, the port will recognize SCLK. When high the SDO pin will output a high impedance state.  $\overline{CS}$  should be changed when SCLK = 0.

**SDI - Serial Data Input, Pin 17.**

SDI is the input pin of the serial input port. Data will be input at a rate determined by SCLK.

**SDO - Serial Data Output, Pin 14.**

SDO is the serial data output. It will output a high impedance state if  $\overline{CS} = 1$ .

**SCLK - Serial Clock Input, Pin 11.**

A clock signal on this pin determines the input/output rate of the data for the SDI/SDO pins respectively. This input is a Schmitt trigger to allow for slow rise time signals. The SCLK pin will recognize clocks only when  $\overline{CS}$  is low.

**A0, A1, A2, A3 - Logic Outputs, Pins 6, 7, 15, 16.**

The logic states of A0-A3 mimic the states of the D20-D23 bits of the configuration register. Logic Output 0 = AGND, and Logic Output 1 = VA+.

### *Measurement and Reference Inputs*

**AIN+, AIN-** - Differential Analog Input, Pins 3, 4.

Differential input pins into the device.

**VREF+, VREF-** - Voltage Reference Input, Pins 20, 19.

Fully differential inputs which establish the voltage reference for the on-chip modulator.

**NBV** - Negative Bias Voltage, Pin 5.

Input pin to supply the negative supply voltage for the 20X gain instrumentation amplifier. May be tied to AGND if AIN+ and AIN- inputs are centered around +2.5 V; or it may be tied to a negative supply voltage (-2.1 V typical) to allow the amplifier to handle low level signals more negative than ground.

**CPD** - Charge Pump Drive, Pin 8.

Square wave output used to provide energy for the charge pump.

### *Power Supply Connections*

**VA+** - Positive Analog Power, Pin 2.

Positive analog supply voltage. Nominally +5 V.

**VD+** - Positive Digital Power, Pin 13.

Positive digital supply voltage. Nominally +3.0 V or +5 V.

**AGND** - Analog Ground, Pin 1.

Analog Ground.

**DGND** - Digital Ground, Pin 12.

Digital Ground.

## SPECIFICATION DEFINITIONS

### Linearity Error

The deviation of a code from a straight line which connects the two endpoints of the A/D Converter transfer function. One endpoint is located 1/2 LSB below the first code transition and the other endpoint is located 1/2 LSB beyond the code transition to all ones. Units in percent of full-scale.

### Differential Nonlinearity

The deviation of a code's width from the ideal width. Units in LSBs.

### Full Scale Error

The deviation of the last code transition from the ideal  $[(VREF+) - (VREF-)] - 3/2 \text{ LSB}$ . Units are in LSBs.

### Unipolar Offset

The deviation of the first code transition from the ideal (1/2 LSB above the voltage on the AIN- pin.). When in unipolar mode ( $U/\bar{B}$  bit = 1). Units are in LSBs.

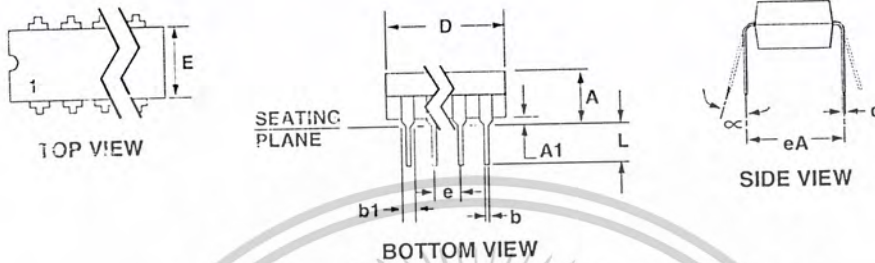
### Bipolar Offset

The deviation of the mid-scale transition (111...111 to 000...000) from the ideal (1/2 LSB below the voltage on the AIN- pin.). When in bipolar mode ( $U/\bar{B}$  bit = 0). Units are in LSBs.

## ORDERING GUIDE

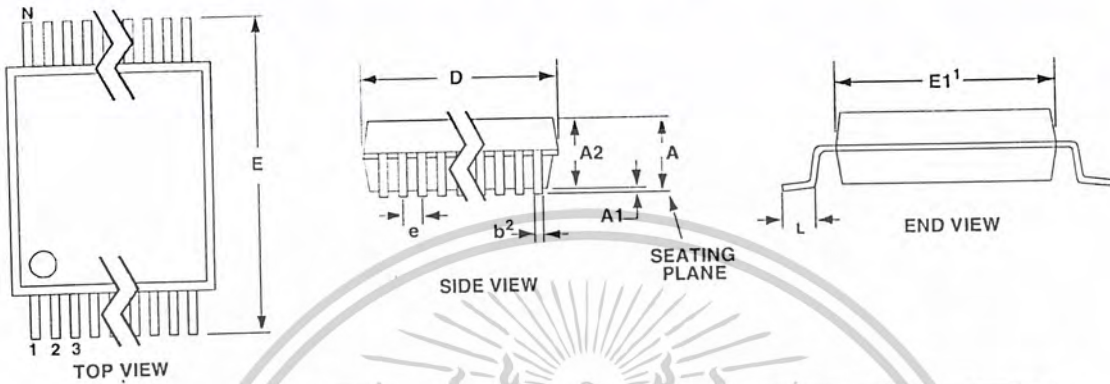
Model Number	Linearity Error (Max)	Temperature Range	Package
CS5525-AP	±0.003%	-40°C to +85°C	20-pin 0.3" Plastic DIP
CS5525-AS	±0.003%	-40°C to +85°C	20-pin 0.2" Plastic SSOP
CS5526-BP	±0.0015%	-40°C to +85°C	20-pin 0.3" Plastic DIP
CS5526-BS	±0.0015%	-40°C to +85°C	20-pin 0.2" Plastic SSOP

SPI™ is a trademark of Motorola Inc., Microwire™ is a trademark of National Semiconductor Corp.

**20 PIN PLASTIC (PDIP) PACKAGE DRAWING**


DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.155	0.180	3.94	4.57
A1	0.020	0.040	0.51	1.02
b	0.015	0.022	0.38	0.56
b1	0.050	0.065	1.27	1.65
c	0.008	0.015	0.20	0.38
D	0.960	1.040	24.38	26.42
E	0.240	0.260	6.10	6.60
e	0.095	0.105	2.41	2.67
eA	0.300	0.325	7.62	8.25
L	0.125	0.150	3.18	3.81
$\infty$	0°	15°	0°	15°

- Notes:
1. Positional tolerance of leads shall be within 0.25mm (0.010in.) at maximum material condition, in relation to seating plane and each other.
  2. Dimension eA to center of leads when formed parallel.
  3. Dimension E does not include mold flash.

**20 PIN SSOP PACKAGE DRAWING**


DIM	INCHES		MILLIMETERS		NOTE
	MIN	MAX	MIN	MAX	
A	--	0.084	--	2.13	
A1	0.002	0.010	0.05	0.25	
A2	0.064	0.074	1.62	1.88	
b	0.009	0.015	0.22	0.38	2,3
D	0.272	0.295	6.90	7.50	1
E	0.291	0.323	7.40	8.20	
E1	0.197	0.220	5.00	5.60	1
e	0.024	0.027	0.61	0.69	
L	0.025	0.040	0.63	1.03	
∞	0°	8°	0°	8°	

- Notes:
1. "D" and "E1" are reference datums and do not include mold flash or protrusions, but do include mold mismatch and are measured at the parting line, mold flash or protrusions shall not exceed 0.20 mm per side.
  2. Dimension "b" does not include dambar protrusion/intrusion. Allowable dambar protrusion shall be 0.13 mm total in excess of "b" dimension at maximum material condition. Dambar intrusion shall not reduce dimension "b" by more than 0.07 mm at least material condition.
  3. These dimensions apply to the flat section of the lead between 0.10 and 0.25 mm from lead tips.

## Contacting Cirrus Logic Support

For all product questions and inquiries contact a Cirrus Logic Sales Representative.  
To find one nearest you go to [www.cirrus.com](http://www.cirrus.com)

### IMPORTANT NOTICE

Cirrus Logic, Inc. and its subsidiaries ("Cirrus") believe that the information contained in this document is accurate and reliable. However, the information is subject to change without notice and is provided "AS IS" without warranty of any kind (express or implied). Customers are advised to obtain the latest version of relevant information to verify, before placing orders, that information being relied on is current and complete. All products are sold subject to the terms and conditions of sale supplied at the time of order acknowledgment, including those pertaining to warranty, patent infringement, and limitation of liability. No responsibility is assumed by Cirrus for the use of this information, including use of this information as the basis for manufacture or sale of any items, or for infringement of patents or other rights of third parties. This document is the property of Cirrus and by furnishing this information, Cirrus grants no license, express or implied under any patents, mask work rights, copyrights, trademarks, trade secrets or other intellectual property rights. Cirrus owns the copyrights associated with the information contained herein and gives consent for copies to be made of the information only for use within your organization with respect to Cirrus integrated circuits or other products of Cirrus. This consent does not extend to other copying such as copying for general distribution, advertising or promotional purposes, or for creating any work for resale.

An export permit needs to be obtained from the competent authorities of the Japanese Government if any of the products or technologies described in this material and controlled under the "Foreign Exchange and Foreign Trade Law" is to be exported or taken out of Japan. An export license and/or quota needs to be obtained from the competent authorities of the Chinese Government if any of the products or technologies described in this material is subject to the PRC Foreign Trade Law and is to be exported or taken out of the PRC.

CERTAIN APPLICATIONS USING SEMICONDUCTOR PRODUCTS MAY INVOLVE POTENTIAL RISKS OF DEATH, PERSONAL INJURY, OR SEVERE PROPERTY OR ENVIRONMENTAL DAMAGE ("CRITICAL APPLICATIONS"). CIRRUS PRODUCTS ARE NOT DESIGNED, AUTHORIZED OR WARRANTED FOR USE IN AIRCRAFT SYSTEMS, MILITARY APPLICATIONS, PRODUCTS SURGICALLY IMPLANTED INTO THE BODY, LIFE SUPPORT PRODUCTS OR OTHER CRITICAL APPLICATIONS (INCLUDING MEDICAL DEVICES, AIRCRAFT SYSTEMS OR COMPONENTS AND PERSONAL OR AUTOMOTIVE SAFETY OR SECURITY DEVICES). INCLUSION OF CIRRUS PRODUCTS IN SUCH APPLICATIONS IS UNDERSTOOD TO BE FULLY AT THE CUSTOMER'S RISK AND CIRRUS DISCLAIMS AND MAKES NO WARRANTY, EXPRESS, STATUTORY OR IMPLIED, INCLUDING THE IMPLIED WARRANTIES OF MERCHANTABILITY AND FITNESS FOR PARTICULAR PURPOSE, WITH REGARD TO ANY CIRRUS PRODUCT THAT IS USED IN SUCH A MANNER. IF THE CUSTOMER OR CUSTOMER'S CUSTOMER USES OR PERMITS THE USE OF CIRRUS PRODUCTS IN CRITICAL APPLICATIONS, CUSTOMER AGREES, BY SUCH USE, TO FULLY INDEMNIFY CIRRUS, ITS OFFICERS, DIRECTORS, EMPLOYEES, DISTRIBUTORS AND OTHER AGENTS FROM ANY AND ALL LIABILITY, INCLUDING ATTORNEYS' FEES AND COSTS, THAT MAY RESULT FROM OR ARISE IN CONNECTION WITH THESE USES.

Cirrus Logic, Cirrus, and the Cirrus Logic logo designs are trademarks of Cirrus Logic, Inc. All other brand and product names in this document may be trademarks or service marks of their respective owners.

International  
**IR** Rectifier

SMPS MOSFET

**IRFP31N50L**

HEXFET® Power MOSFET

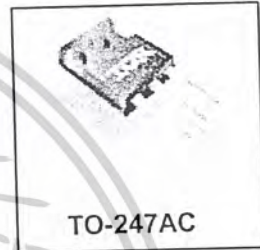
**Applications**

- Switch Mode Power Supply (SMPS)
- Uninterruptible Power Supply
- High Speed Power Switching
- ZVS and High Frequency Circuit
- PWM Inverters

$V_{DSS}$	$R_{DS(on)}$ typ.	$I_D$
500V	0.15Ω	31A

**Benefits**

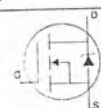
- Low Gate Charge  $Q_g$  results in Simple Drive Requirement
- Improved Gate, Avalanche and Dynamic  $dv/dt$  Ruggedness
- Fully Characterized Capacitance and Avalanche Voltage and Current
- Low  $T_{rr}$  and Soft Diode Recovery
- High Performance Optimised Anti-parallel Diode



**Absolute Maximum Ratings**

Parameter	Max.	Units
$I_D$ @ $T_C = 25^\circ C$	31	A
$I_D$ @ $T_C = 100^\circ C$	20	A
$I_{DM}$	124	A
$P_D$ @ $T_C = 25^\circ C$	460	W
	3.7	W/°C
	± 30	V
$V_{GS}$	19	V/ns
$dv/dt$	-55 to + 150	
$T_J$	300	°C
$T_{STG}$	300	°C
	10 lbf·in (1.1N·m)	
	Soldering Temperature, for 10 seconds (1.6mm from case)	
	Mounting torque, 6-32 or M3 screw	

**Diode Characteristics**

Symbol	Parameter	Min.	Typ.	Max.	Units	Conditions
$I_S$	Continuous Source Current (Body Diode)	—	—	31	A	MOSFET symbol showing the integral reverse p-n junction diode. 
$I_{SM}$	Pulsed Source Current (Body Diode) Ⓣ	—	—	124	A	
$V_{SD}$	Diode Forward Voltage	—	—	1.5	V	$T_J = 25^\circ C, I_S = 31A, V_{GS} = 0V$ Ⓣ
$t_{rr}$	Reverse Recovery Time	—	—	170	250	$T_J = 25^\circ C$
				220	330	$T_J = 125^\circ C$
$Q_{rr}$	Reverse Recovery Charge	—	—	570	860	$T_J = 25^\circ C$
				1.2	1.8	$T_J = 125^\circ C$
$I_{RRM}$	Reverse Recovery Current	—	7.9	12	A	
$t_{on}$	Forward Turn-On Time	Intrinsic turn-on time is negligible (turn-on is dominated by $L_S + L_D$ )				

**Typical SMPS Topologies**

- Bridge Converters
- All Zero Voltage Switching

www.irf.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# IRFP31N50L

International  
IR Rectifier

Static @  $T_J = 25^\circ\text{C}$  (unless otherwise specified)

Symbol	Parameter	Min.	Typ.	Max.	Units	Conditions
$V_{(BR)DSS}$	Drain-to-Source Breakdown Voltage	500	—	—	V	$V_{GS} = 0V, I_D = 250\mu A$
$\Delta V_{(BR)DSS}/\Delta T_J$	Breakdown Voltage Temp. Coefficient	—	0.28	—	V/°C	Reference to $25^\circ\text{C}, I_D = 1mA$ ①
$R_{DS(on)}$	Static Drain-to-Source On-Resistance	—	0.15	0.18	$\Omega$	$V_{GS} = 10V, I_D = 19A$ ②
$V_{GS(th)}$	Gate Threshold Voltage	3.0	—	5.0	V	$V_{DS} = V_{GS}, I_D = 250\mu A$
$I_{DSS}$	Drain-to-Source Leakage Current	—	—	50	$\mu A$	$V_{DS} = 500V, V_{GS} = 0V$
$I_{GSS}$	Gate-to-Source Forward Leakage	—	—	100	mA	$V_{DS} = 400V, V_{GS} = 0V, T_J = 125^\circ\text{C}$
	Gate-to-Source Reverse Leakage	—	—	-100		$V_{GS} = 30V$ $V_{GS} = -30V$

Dynamic @  $T_J = 25^\circ\text{C}$  (unless otherwise specified)

Symbol	Parameter	Min.	Typ.	Max.	Units	Conditions
$g_{fs}$	Forward Transconductance	15	—	—	S	$V_{DS} = 50V, I_D = 19A$ ③
$Q_g$	Total Gate Charge	—	—	210	nC	$I_D = 31A$
$Q_{gs}$	Gate-to-Source Charge	—	—	58	nC	$V_{DS} = 400V$
$Q_{gd}$	Gate-to-Drain ("Miller") Charge	—	—	100		$V_{GS} = 10V$ , See Fig. 6 and 13 ④
$t_{d(on)}$	Turn-On Delay Time	—	28	—	ns	$V_{DD} = 250V$
$t_r$	Rise Time	—	115	—		$I_D = 31A$
$t_{d(off)}$	Turn-Off Delay Time	—	54	—		$R_G = 4.3\Omega$
$t_f$	Fall Time	—	53	—	pF	$V_{GS} = 10V$ , See Fig. 10 ④
$C_{iss}$	Input Capacitance	—	5000	—		$V_{GS} = 0V$
$C_{oss}$	Output Capacitance	—	553	—		$V_{DS} = 25V$
$C_{rss}$	Reverse Transfer Capacitance	—	59	—		$f = 1.0MHz$ , See Fig. 5
$C_{oss}$	Output Capacitance	—	6630	—		$V_{GS} = 0V, V_{DS} = 1.0V, f = 1.0MHz$
$C_{oss}$	Output Capacitance	—	155	—		$V_{GS} = 0V, V_{DS} = 400V, f = 1.0MHz$
$C_{oss\ eff.}$	Effective Output Capacitance	—	276	—		$V_{GS} = 0V, V_{DS} = 0V\ to\ 400V$ ⑤

## Avalanche Characteristics

Symbol	Parameter	Typ.	Max.	Units
$E_{AS}$	Single Pulse Avalanche Energy①	—	460	mJ
$I_{AR}$	Avalanche Current②	—	31	A
$E_{AR}$	Repetitive Avalanche Energy③	—	46	mJ

## Thermal Resistance

Symbol	Parameter	Typ.	Max.	Units
$R_{\theta JC}$	Junction-to-Case	—	0.26	°C/W
$R_{\theta CS}$	Case-to-Sink, Flat, Greased Surface	0.24	—	
$R_{\theta JA}$	Junction-to-Ambient	—	40	

### Notes:

- ① Repetitive rating; pulse width limited by max. junction temperature. (See Fig. 11)
- ② Starting  $T_J = 25^\circ\text{C}$ ,  $L = 1mH$ ,  $R_G = 25\Omega$ ,  $I_{AS} = 31A$  (See Figure 12a).
- ③  $I_{SD} = 31A$ ,  $di/dt \leq 422A/\mu s$ ,  $V_{DD} \leq V_{(BR)DSS}$ ,  $T_J \leq 150^\circ\text{C}$ .

④ Pulse width  $\leq 300\mu s$ ; duty cycle  $\leq 2\%$ .

⑤  $C_{oss\ eff.}$  is a fixed capacitance that gives the same charging time as  $C_{oss}$  while  $V_{DS}$  is rising from 0 to 80%  $V_{DSS}$ .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

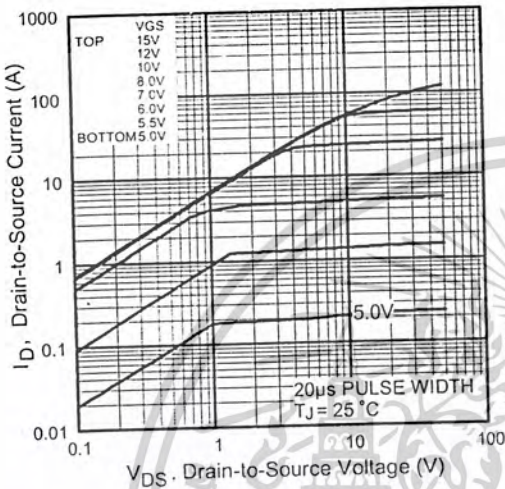


Fig 1. Typical Output Characteristics

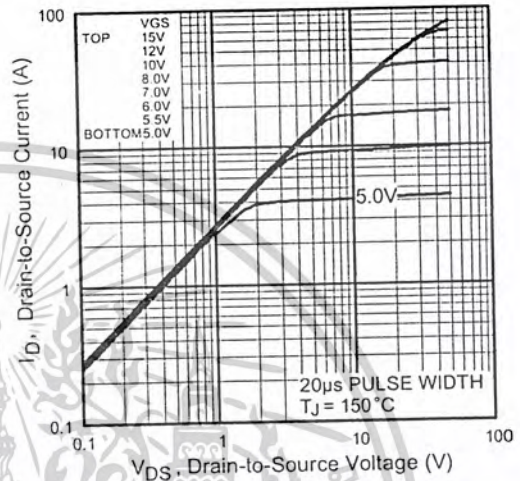


Fig 2. Typical Output Characteristics

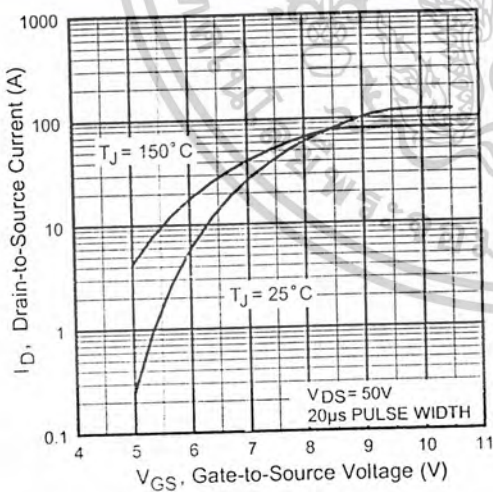


Fig 3. Typical Transfer Characteristics

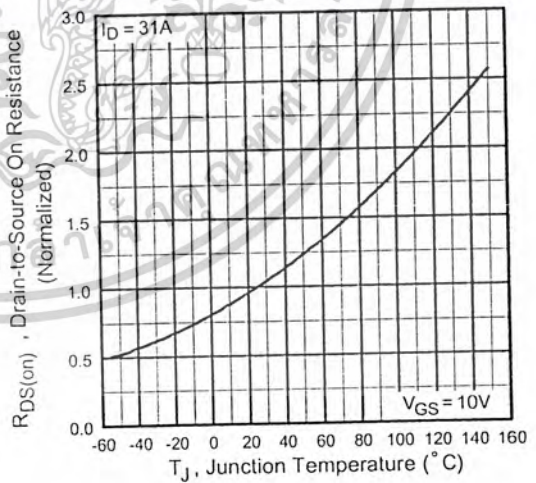


Fig 4. Normalized On-Resistance Vs. Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# IRFP31N50L

International  
IR Rectifier

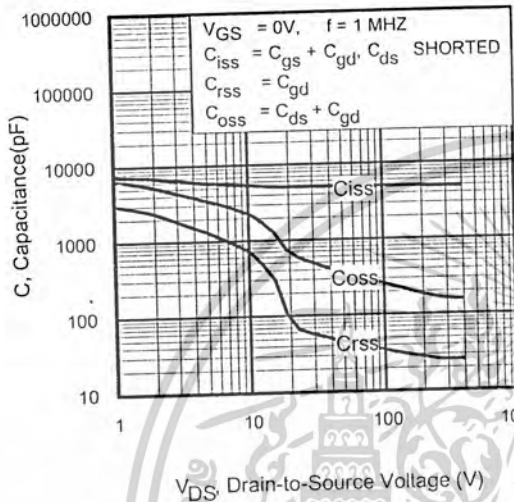


Fig 5. Typical Capacitance Vs. Drain-to-Source Voltage

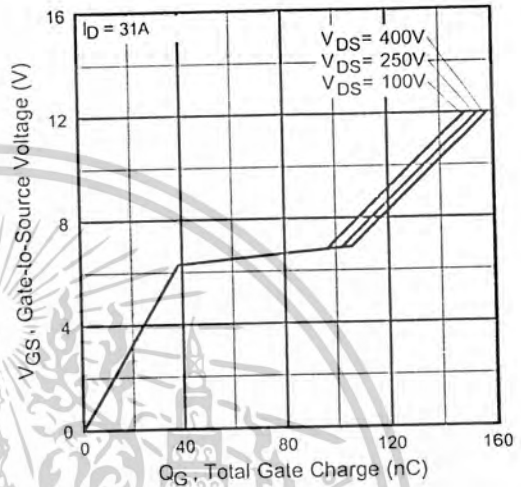


Fig 6. Typical Gate Charge Vs. Gate-to-Source Voltage

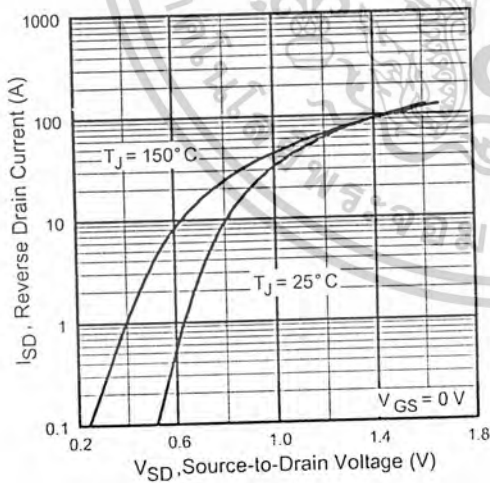


Fig 7. Typical Source-Drain Diode Forward Voltage

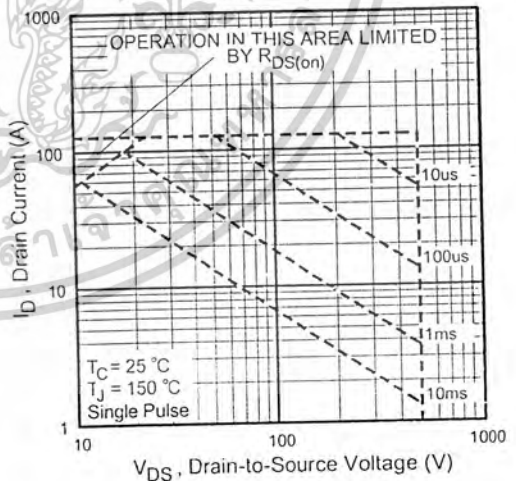


Fig 8. Maximum Safe Operating Area

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

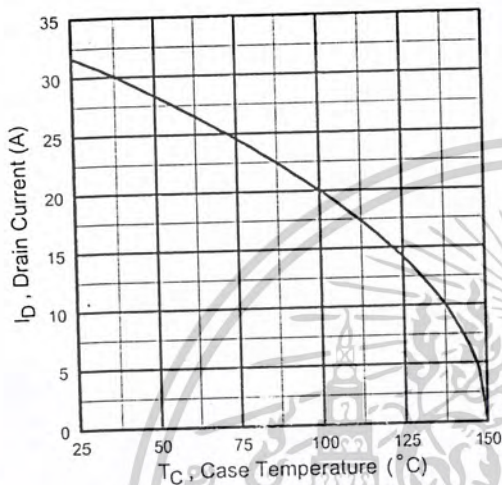


Fig 9. Maximum Drain Current Vs. Case Temperature

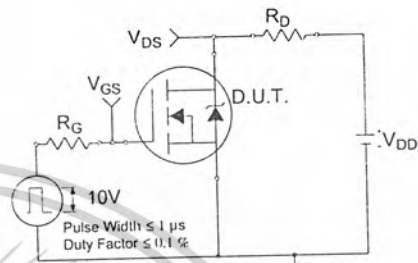


Fig 10a. Switching Time Test Circuit

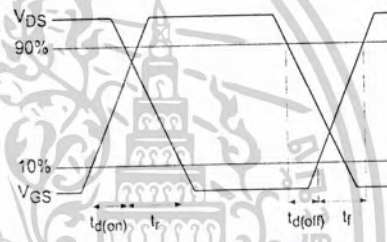


Fig 10b. Switching Time Waveforms

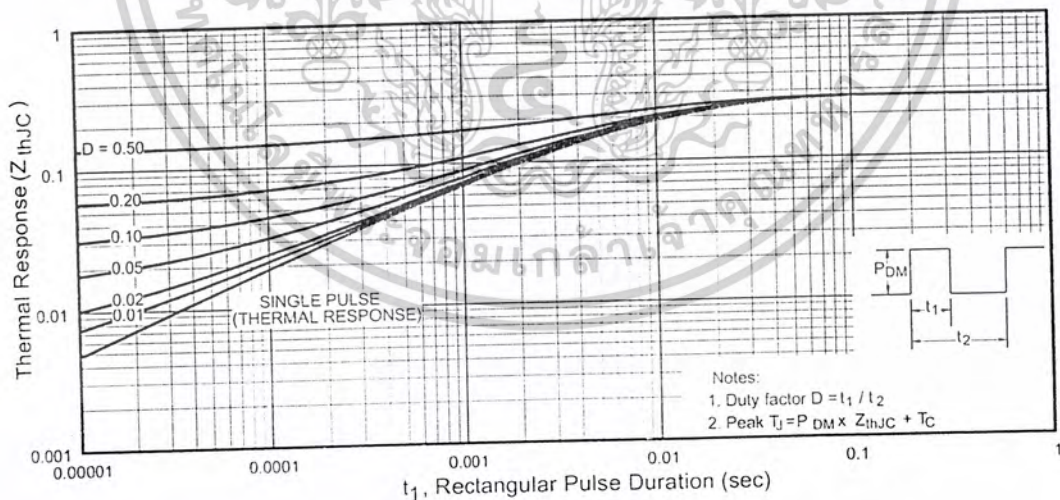


Fig 11. Maximum Effective Transient Thermal Impedance, Junction-to-Case

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# IRFP31N50L

International  
IRF Rectifier

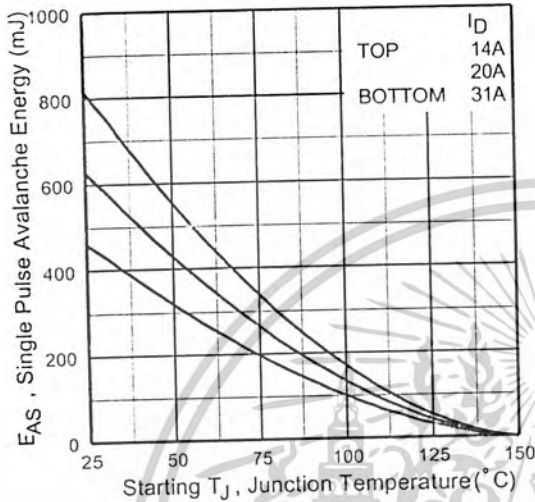


Fig 12a. Maximum Avalanche Energy Vs. Drain Current

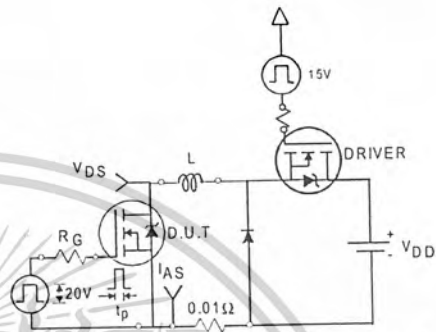


Fig 12c. Unclamped Inductive Test Circuit

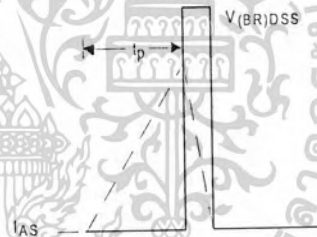


Fig 12d. Unclamped Inductive Waveforms

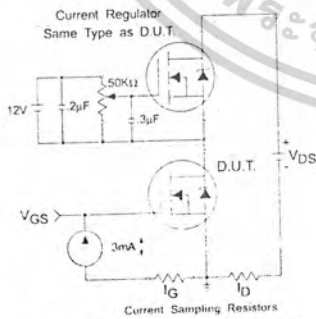


Fig 13a. Gate Charge Test Circuit

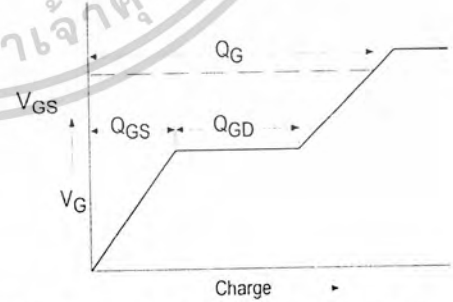


Fig 13b. Basic Gate Charge Waveform

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Peak Diode Recovery  $dv/dt$  Test Circuit

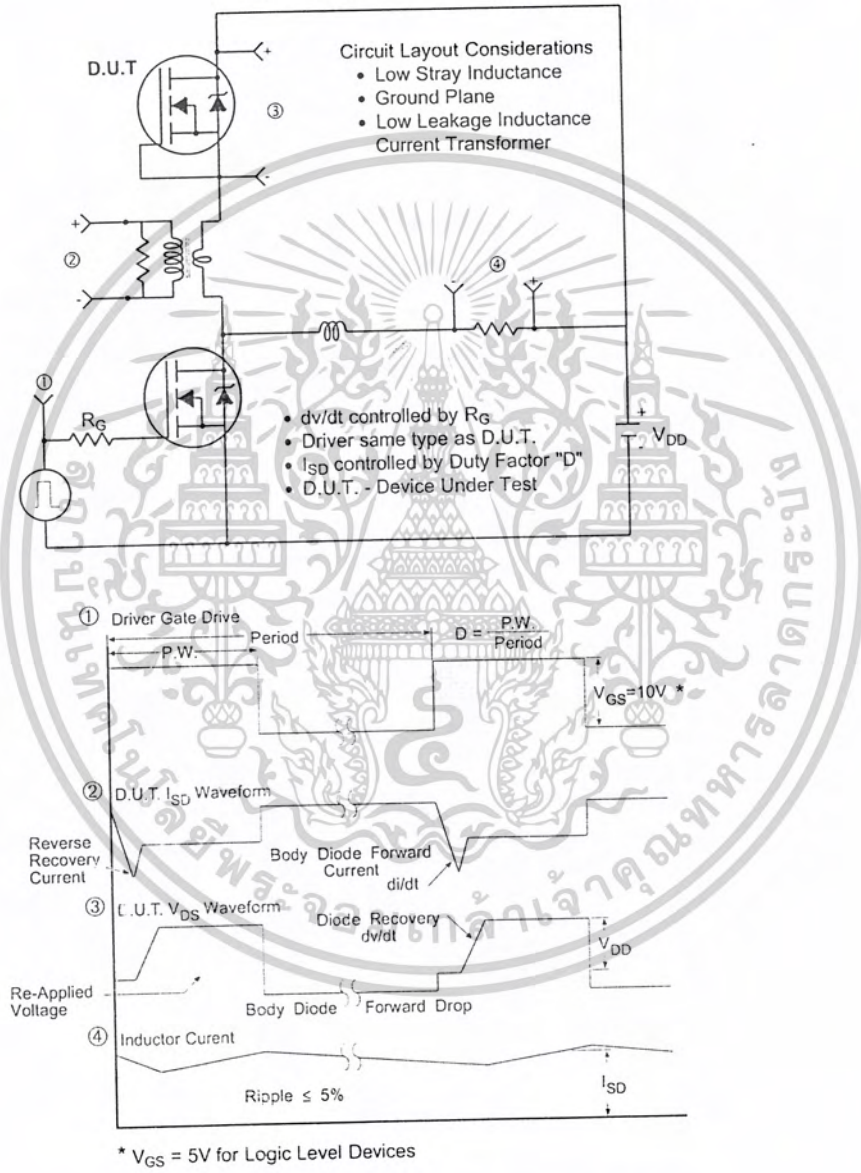


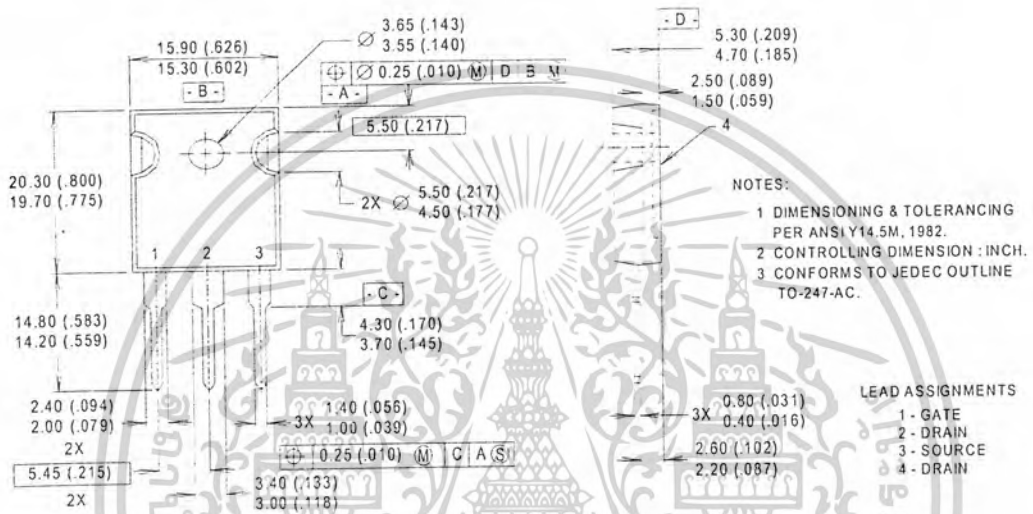
Fig 14. For N-Channel HEXFET® Power MOSFETS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# IRFP31N50L

International  
**IR** Rectifier

TO - 247 Package Outline  
Dimensions are shown in millimeters (inches)



**Notes:**

- ① Repetitive rating; pulse width limited by max. junction temperature.
- ② Starting  $T_J = 25^\circ\text{C}$ ,  $L = 4.3\text{mH}$ ,  $R_G = 25\Omega$ ,  $I_{AS} = 24\text{A}$ .
- ③  $I_{SD} = 24\text{A}$ ,  $di/dt \leq \text{TBD A}/\mu\text{s}$ ;  $V_{DD} \leq V_{(BR)DSS}$ ,  $T_J \leq 150^\circ\text{C}$ .
- ④ Pulse width  $\leq 300\mu\text{s}$ ; duty cycle  $\leq 2\%$ .
- ⑤  $C_{oss\ eff}$  is a fixed capacitance that gives the same charging time as  $C_{oss}$  while  $V_{DS}$  is rising from 0 to 80%  $V_{DSS}$ .
- ⑥ Calculated continuous current based on maximum allowable junction temperature. Package limitation current is 90A.

Data and specifications subject to change without notice.  
This product has been designed and qualified for the industrial market.  
Qualification Standards can be found on IR's Web site.

International  
**IR** Rectifier

IR WORLD HEADQUARTERS: 233 Kansas St., El Segundo, California 90245, USA Tel: (310) 252-7105  
TAC Fax: (310) 252-7903

Visit us at [www.irf.com](http://www.irf.com) for sales contact information.05/01

[www.irf.com](http://www.irf.com)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# PC817 Series

## High Density Mounting Type Photocoupler

※ Lead forming type (I type) and taping reel type (P type) are also available. (PC817I/PC817P)  
 ※ TÜV (VDE0884) approved type is also available as an option.

### ■ Features

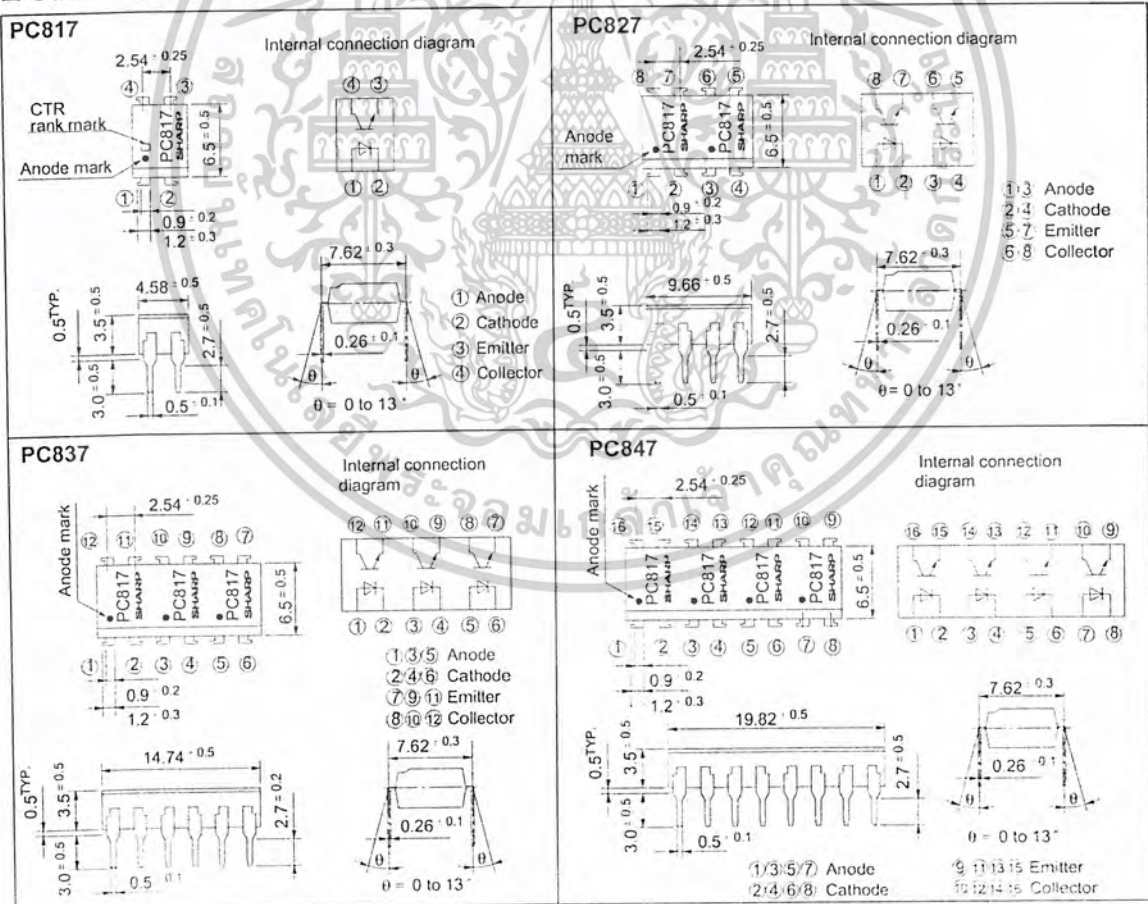
1. Current transfer ratio  
 (CTR: MIN. 50% at  $I_F = 5\text{mA}$ ,  $V_{CE} = 5\text{V}$ )
2. High isolation voltage between input and output ( $V_{iso} : 5000\text{V}_{rms}$ )
3. Compact dual-in-line package  
 PC817 : 1-channel type  
 PC827 : 2-channel type  
 PC837 : 3-channel type  
 PC847 : 4-channel type
4. Recognized by UL, file No. E64380

### ■ Applications

1. Computer terminals
2. System appliances, measuring instruments
3. Registers, copiers, automatic vending machines
4. Electric home appliances, such as fan heaters, etc.
5. Signal transmission between circuits of different potentials and impedances

### ■ Outline Dimensions

(Unit : mm)



In the absence of confirmation by device specification sheets, SHARP takes no responsibility for any defects that occur in equipment using any of SHARP's devices, shown in catalogs, data books, etc. Contact SHARP in order to obtain the latest version of the device specification sheets before using any SHARP's device.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

■ Absolute Maximum Ratings (Ta = 25°C)

Parameter	Symbol	Rating	Unit
Input	Forward current	$I_F$	50 mA
	*1 Peak forward current	$I_{FM}$	1 A
	Reverse voltage	$V_R$	6 V
	Power dissipation	$P$	70 mW
Output	Collector-emitter voltage	$V_{CEO}$	35 V
	Emitter-collector voltage	$V_{ECO}$	6 V
	Collector current	$I_C$	50 mA
	Collector power dissipation	$P_C$	150 mW
	Total power dissipation	$P_{tot}$	200 mW
	*2 Isolation voltage	$V_{iso}$	5 000 V <sub>rms</sub>
	Operating temperature	$T_{opr}$	-30 to +100 °C
Storage temperature	$T_{stg}$	-55 to +125 °C	
*3 Soldering temperature	$T_{sol}$	260 °C	

\*1 Pulse width ≤ 100µs, Duty ratio : 0.001

\*2 40 to 60% RH, AC for 1 minute

\*3 For 10 seconds

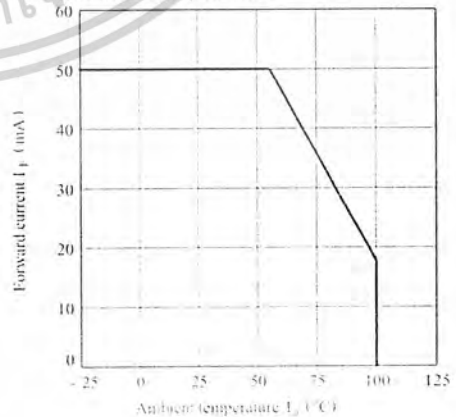
■ Electro-optical Characteristics (Ta = 25°C)

Parameter	Symbol	Conditions	MIN.	TYP.	MAX.	Unit
Input	Forward voltage	$V_F$ $I_F = 20\text{mA}$	-	1.2	1.4	V
	Peak forward voltage	$V_{FM}$ $I_{FM} = 0.5\text{A}$	-	-	3.0	V
	Reverse current	$I_R$ $V_R = 4\text{V}$	-	-	10	µA
	Terminal capacitance	$C_t$ $V = 0, f = 1\text{kHz}$	-	30	250	pF
Output	Collector dark current	$I_{CEO}$ $V_{CE} = 20\text{V}$	-	-	$10^{-7}$	A
Transfer characteristics	*4 Current transfer ratio	CTR $I_i = 5\text{mA}, V_{CE} = 5\text{V}$	50	-	600	%
	Collector-emitter saturation voltage	$V_{CE(sat)}$ $I_F = 20\text{mA}, I_C = 1\text{mA}$	-	0.1	0.2	V
	Isolation resistance	$R_{iso}$ DC500V, 40 to 60% RH	$5 \times 10^{10}$	$10^{11}$	-	Ω
	Floating capacitance	$C_f$ $V = 0, f = 1\text{MHz}$	-	0.6	1.0	pF
	Cut-off frequency	$f_c$ $V_{CE} = 5\text{V}, I_C = 2\text{mA}, R_L = 100\Omega, -3\text{dB}$	-	80	-	kHz
		Response time	Rise time $t_r$ $V_{CE} = 2\text{V}, I_C = 2\text{mA}, R_L = 100\Omega$	-	4	18
Fall time $t_f$			-	3	18	µs

\*4 Classification table of current transfer ratio is shown below.

Fig. 1 Forward Current vs. Ambient Temperature

Model No.	Rank mark	CTR (%)
PC817A	A	80 to 160
PC817B	B	130 to 260
PC817C	C	200 to 400
PC817D	D	300 to 600
PC8#7AB	A or B	80 to 260
PC8#7BC	B or C	130 to 400
PC8#7CD	C or D	200 to 600
PC8#7AC	A, B or C	80 to 400
PC8#7BD	B, C or D	130 to 600
PC8#7AD	A, B, C or D	80 to 600
PC8#7	A, B, C, D or Others	50 to 600



† 1 or 2 or 3 or 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Fig. 2 Collector Power Dissipation vs. Ambient Temperature

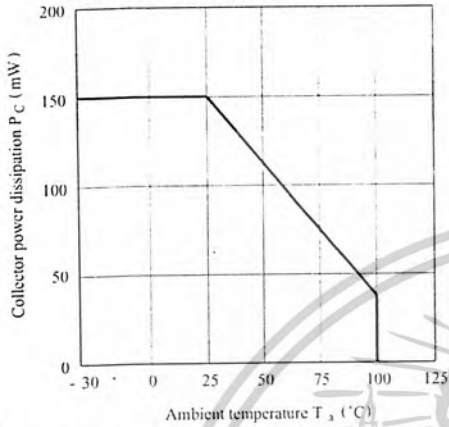


Fig. 3 Peak Forward Current vs. Duty Ratio

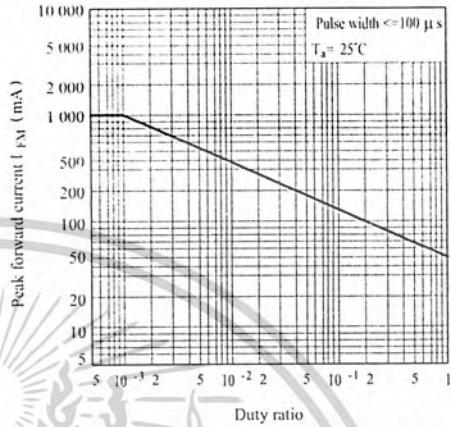


Fig. 4 Current Transfer Ratio vs. Forward Current

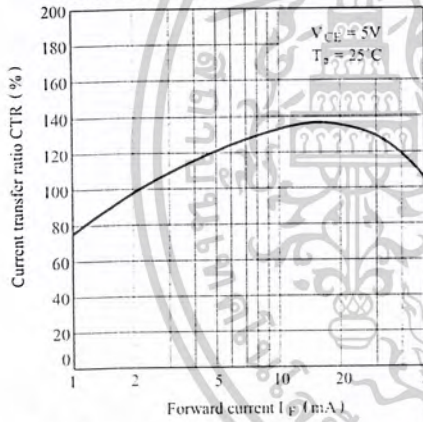


Fig. 5 Forward Current vs. Forward Voltage

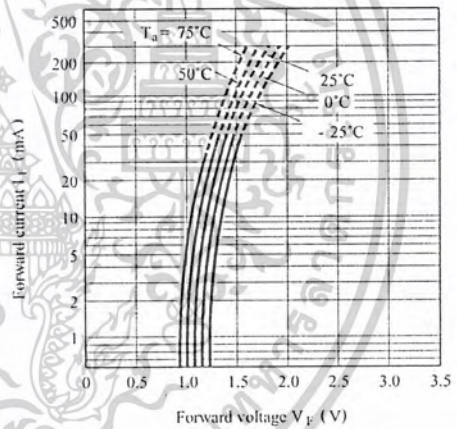


Fig. 6 Collector Current vs. Collector-emitter Voltage

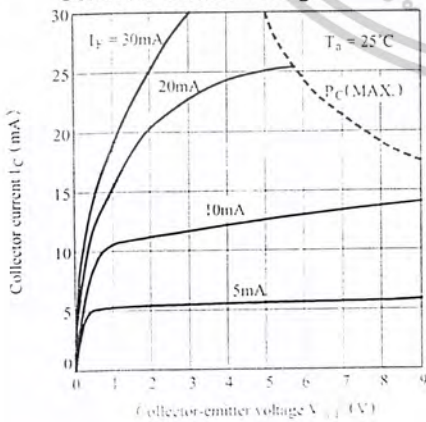
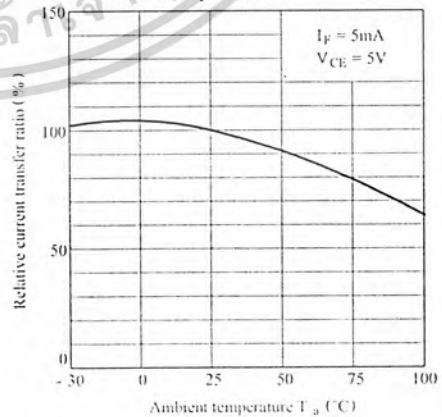


Fig. 7 Relative Current Transfer Ratio vs. Ambient Temperature



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Fig. 8 Collector-emitter Saturation Voltage vs. Ambient Temperature

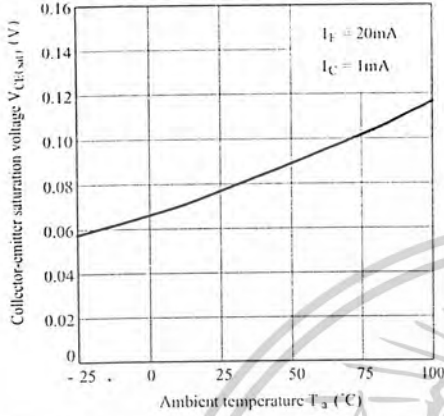


Fig. 9 Collector Dark Current vs. Ambient Temperature

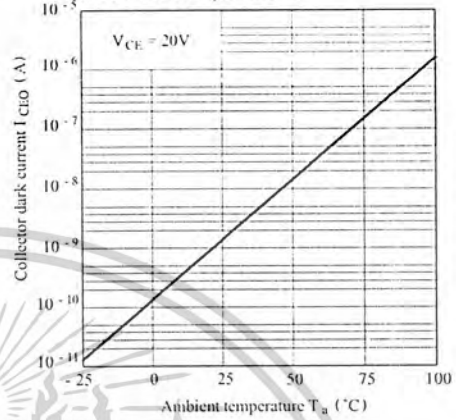


Fig.10 Response Time vs. Load Resistance

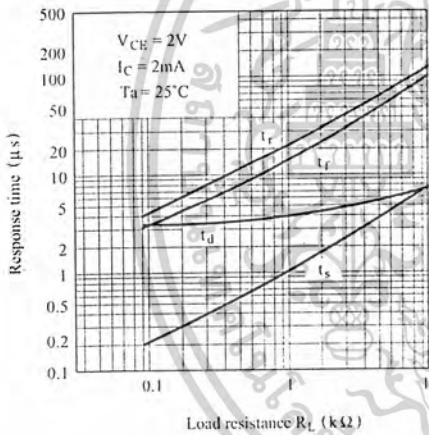
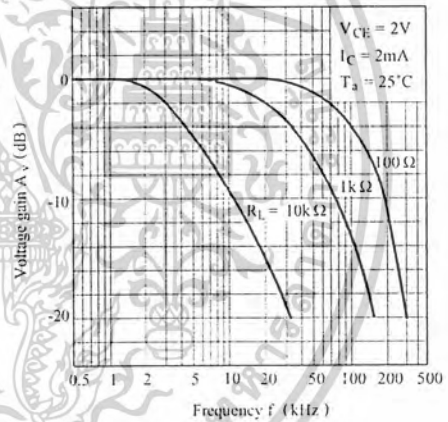
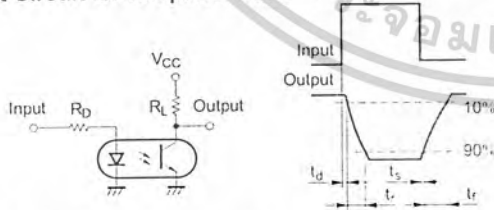


Fig.11 Frequency Response



Test Circuit for Response Time



Test Circuit for Frequency Response

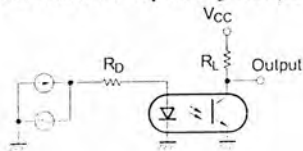
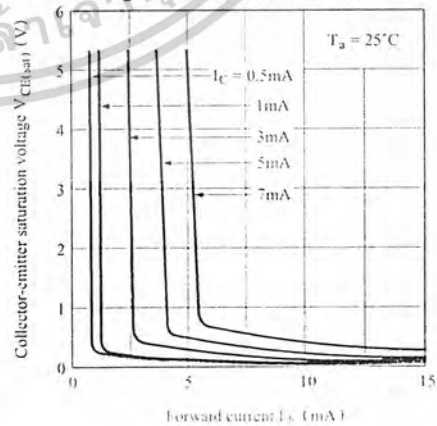


Fig.12 Collector-emitter Saturation Voltage vs. Forward Current



● Please refer to the chapter "Precautions for Use"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Order this document by TL494/D

# TL494

## SWITCHMODE™ Pulse Width Modulation Control Circuit

The TL494 is a fixed frequency, pulse width modulation control circuit designed primarily for SWITCHMODE power supply control.

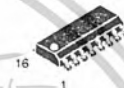
- Complete Pulse Width Modulation Control Circuitry
- On-Chip Oscillator with Master or Slave Operation
- On-Chip Error Amplifiers
- On-Chip 5.0 V Reference
- Adjustable Deadtime Control
- Uncommitted Output Transistors Rated to 500 mA Source or Sink
- Output Control for Push-Pull or Single-Ended Operation
- Undervoltage Lockout

### SWITCHMODE PULSE WIDTH MODULATION CONTROL CIRCUIT

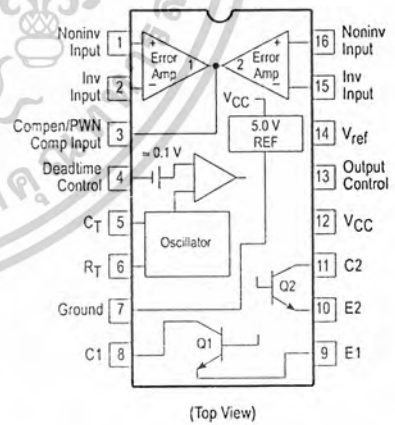
SEMICONDUCTOR TECHNICAL DATA

D SUFFIX  
PLASTIC PACKAGE  
CASE 751B  
(SO-16)

N SUFFIX  
PLASTIC PACKAGE  
CASE 648



### PIN CONNECTIONS



**MAXIMUM RATINGS** (Full operating ambient temperature range applies, unless otherwise noted.)

Rating	Symbol	TL494C	TL494I	Unit
Power Supply Voltage	V <sub>CC</sub>	42		V
Collector Output Voltage	V <sub>C1</sub> , V <sub>C2</sub>	42		V
Collector Output Current (Each transistor) (Note 1)	I <sub>C1</sub> , I <sub>C2</sub>	500		mA
Amplifier Input Voltage Range	V <sub>IR</sub>	-0.3 to +42		V
Power Dissipation @ T <sub>A</sub> ≤ 45°C	P <sub>D</sub>	1000		mW
Thermal Resistance, Junction-to-Ambient	R <sub>θJA</sub>	80		°C/W
Operating Junction Temperature	T <sub>J</sub>	125		°C
Storage Temperature Range	T <sub>stg</sub>	-55 to +125		°C
Operating Ambient Temperature Range TL494C TL494I	T <sub>A</sub>	0 to +70 -25 to +85		°C
Derating Ambient Temperature	T <sub>A</sub>	45		°C

NOTE: 1. Maximum thermal limits must be observed.

### ORDERING INFORMATION

Device	Operating Temperature Range	Package
TL494CD	T <sub>A</sub> = 0° to +70°C	SO-16
TL494CN		Plastic
TL494IN	T <sub>A</sub> = -25° to +85°C	Plastic

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# TL494

## RECOMMENDED OPERATING CONDITIONS

Characteristics	Symbol	Min	Typ	Max	Unit
Power Supply Voltage	$V_{CC}$	7.0	15	40	V
Collector Output Voltage	$V_{C1}, V_{C2}$	-	30	40	V
Collector Output Current (Each transistor)	$I_{C1}, I_{C2}$	-	-	200	mA
Amplified Input Voltage	$V_{in}$	-0.3	-	$V_{CC} - 2.0$	V
Current Into Feedback Terminal	$I_{fb}$	-	-	0.3	mA
Reference Output Current	$I_{ref}$	-	-	10	mA
Timing Resistor	$R_T$	1.8	30	500	k $\Omega$
Timing Capacitor	$C_T$	0.0047	0.001	10	$\mu$ F
Oscillator Frequency	$f_{osc}$	1.0	40	200	kHz

## ELECTRICAL CHARACTERISTICS ( $V_{CC} = 15$ V, $C_T = 0.01$ $\mu$ F, $R_T = 12$ k $\Omega$ , unless otherwise noted.)

For typical values  $T_A = 25^\circ\text{C}$ , for min/max values  $T_A$  is the operating ambient temperature range that applies, unless otherwise noted.

Characteristics	Symbol	Min	Typ	Max	Unit
<b>REFERENCE SECTION</b>					
Reference Voltage ( $I_O = 1.0$ mA)	$V_{ref}$	-4.75	5.0	5.25	V
Line Regulation ( $V_{CC} = 7.0$ V to 40 V)	Regline	-	2.0	25	mV
Load Regulation ( $I_O = 1.0$ mA to 10 mA)	Regload	-	3.0	15	mV
Short Circuit Output Current ( $V_{ref} = 0$ V)	$I_{SC}$	15	35	75	mA
<b>OUTPUT SECTION</b>					
Collector Off-State Current ( $V_{CC} = 40$ V, $V_{CE} = 40$ V)	$I_{C(off)}$	-	2.0	100	$\mu$ A
Emitter Off-State Current ( $V_{CC} = 40$ V, $V_C = 40$ V, $V_E = 0$ V)	$I_{E(off)}$	-	-	-100	$\mu$ A
Collector-Emitter Saturation Voltage (Note 2) Common-Emitter ( $V_E = 0$ V, $I_C = 200$ mA) Emitter-Follower ( $V_C = 15$ V, $I_E = -200$ mA)	$V_{sat(C)}$ $V_{sat(E)}$	-	1.1 1.5	1.3 2.5	V
Output Control Pin Current Low State ( $V_{OC} \leq 0.4$ V) High State ( $V_{OC} = V_{ref}$ )	$I_{OCL}$ $I_{OCH}$	-	10 0.2	- 3.5	$\mu$ A mA
Output Voltage Rise Time Common-Emitter (See Figure 12) Emitter-Follower (See Figure 13)	$t_r$	-	100 100	200 200	ns
Output Voltage Fall Time Common-Emitter (See Figure 12) Emitter-Follower (See Figure 13)	$t_f$	-	25 40	100 100	ns

NOTE: 2. Low duty cycle pulse techniques are used during test to maintain junction temperature as close to ambient temperature as possible.

## TL494

### ELECTRICAL CHARACTERISTICS ( $V_{CC} = 15\text{ V}$ , $C_T = 0.01\ \mu\text{F}$ , $R_T = 12\ \text{k}\Omega$ , unless otherwise noted.)

For typical values  $T_A = 25^\circ\text{C}$ , for min/max values  $T_A$  is the operating ambient temperature range that applies, unless otherwise noted.

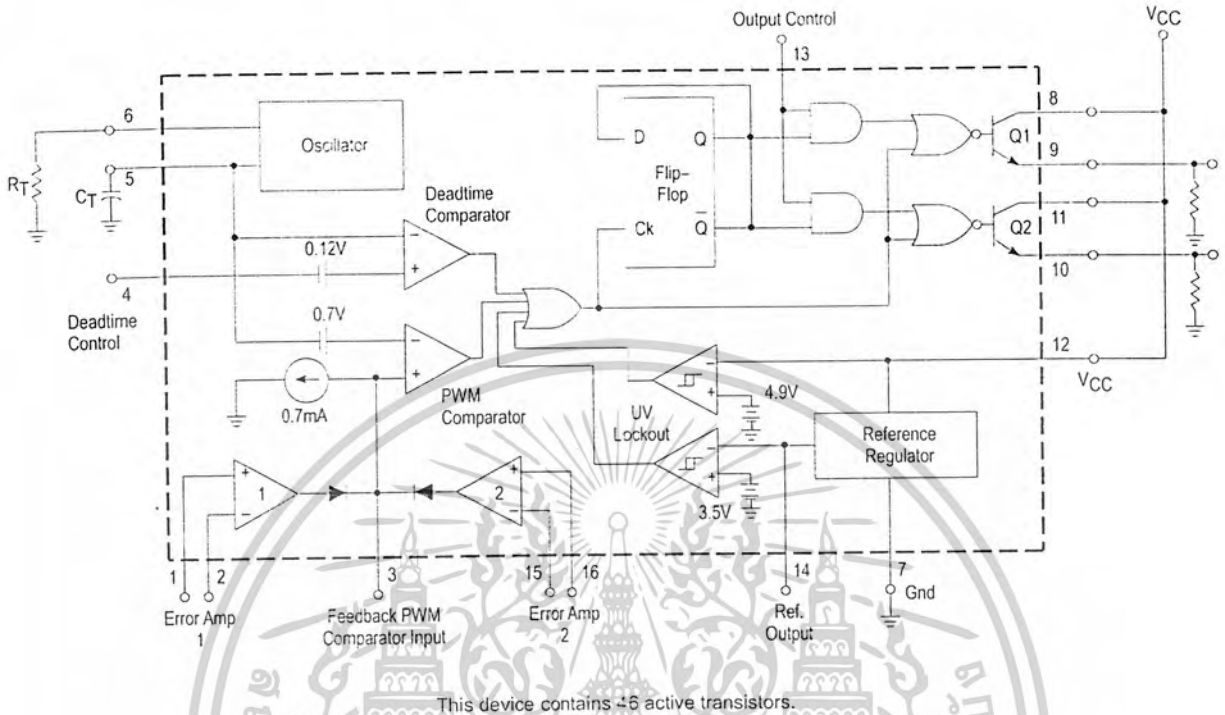
Characteristics	Symbol	Min	Typ	Max	Unit
<b>ERROR AMPLIFIER SECTION</b>					
Input Offset Voltage ( $V_O$ (Pin 3) = 2.5 V)	$V_{IO}$	–	2.0	10	mV
Input Offset Current ( $V_O$ (Pin 3) = 2.5 V)	$I_{IO}$	–	5.0	250	nA
Input Bias Current ( $V_O$ (Pin 3) = 2.5 V)	$I_{IB}$	–	–0.1	–1.0	$\mu\text{A}$
Input Common Mode Voltage Range ( $V_{CC} = 40\text{ V}$ , $T_A = 25^\circ\text{C}$ )	$V_{ICR}$	–0.3 to $V_{CC}-2.0$			V
Open Loop Voltage Gain ( $\Delta V_O = 3.0\text{ V}$ , $V_O = 0.5\text{ V}$ to $3.5\text{ V}$ , $R_L = 2.0\ \text{k}\Omega$ )	$A_{VOL}$	70	95	–	dB
Unity-Gain Crossover Frequency ( $V_O = 0.5\text{ V}$ to $3.5\text{ V}$ , $R_L = 2.0\ \text{k}\Omega$ )	$f_{c-}$	–	350	–	kHz
Phase Margin at Unity-Gain ( $V_O = 0.5\text{ V}$ to $3.5\text{ V}$ , $R_L = 2.0\ \text{k}\Omega$ )	$\phi_m$	–	65	–	deg.
Common Mode Rejection Ratio ( $V_{CC} = 40\text{ V}$ )	CMRR	65	90	–	dB
Power Supply Rejection Ratio ( $\Delta V_{CC} = 33\text{ V}$ , $V_O = 2.5\text{ V}$ , $R_L = 2.0\ \text{k}\Omega$ )	PSRR	–	100	–	dB
Output Sink Current ( $V_O$ (Pin 3) = 0.7 V)	$I_{O-}$	0.3	0.7	–	mA
Output Source Current ( $V_O$ (Pin 3) = 3.5 V)	$I_{O+}$	2.0	–4.0	–	mA
<b>PWM COMPARATOR SECTION (Test Circuit Figure 11)</b>					
Input Threshold Voltage (Zero Duty Cycle)	$V_{TH}$	–	2.5	4.5	V
Input Sink Current ( $V_{Pin\ 3} = 0.7\text{ V}$ )	$I_{T-}$	0.3	0.7	–	mA
<b>DEADTIME CONTROL SECTION (Test Circuit Figure 11)</b>					
Input Bias Current (Pin 4) ( $V_{Pin\ 4} = 0\text{ V}$ to $5.25\text{ V}$ )	$I_{IB}$ (DT)	–	–2.0	–10	$\mu\text{A}$
Maximum Duty Cycle, Each Output, Push-Pull Mode ( $V_{Pin\ 4} = 0\text{ V}$ , $C_T = 0.01\ \mu\text{F}$ , $R_T = 12\ \text{k}\Omega$ ) ( $V_{Pin\ 4} = 0\text{ V}$ , $C_T = 0.001\ \mu\text{F}$ , $R_T = 30\ \text{k}\Omega$ )	$DC_{max}$	45	48 45	50 50	%
Input Threshold Voltage (Pin 4) (Zero Duty Cycle) (Maximum Duty Cycle)	$V_{th}$	0	2.8	3.3	V
<b>OSCILLATOR SECTION</b>					
Frequency ( $C_T = 0.001\ \mu\text{F}$ , $R_T = 30\ \text{k}\Omega$ )	$f_{osc}$	–	40	–	kHz
Standard Deviation of Frequency* ( $C_T = 0.001\ \mu\text{F}$ , $R_T = 30\ \text{k}\Omega$ )	$\sigma_{f_{osc}}$	–	3.0	–	%
Frequency Change with Voltage ( $V_{CC} = 7.0\text{ V}$ to $40\text{ V}$ , $T_A = 25^\circ\text{C}$ )	$\Delta f_{osc} (\Delta V)$	–	0.1	–	%
Frequency Change with Temperature ( $\Delta T_A = T_{low}$ to $T_{high}$ ) ( $C_T = 0.01\ \mu\text{F}$ , $R_T = 12\ \text{k}\Omega$ )	$\Delta f_{osc} (\Delta T)$	–	–	12	%
<b>UNDERVOLTAGE LOCKOUT SECTION</b>					
Turn-On Threshold ( $V_{CC}$ increasing, $I_{ref} = 1.0\ \text{mA}$ )	$V_{th}$	5.5	6.43	7.0	V
<b>TOTAL DEVICE</b>					
Standby Supply Current (Pin 6 at $V_{ref}$ , All other inputs and outputs open) ( $V_{CC} = 15\text{ V}$ ) ( $V_{CC} = 40\text{ V}$ )	$I_{CC}$	–	5.5 7.0	10 15	mA
Average Supply Current ( $C_T = 0.01\ \mu\text{F}$ , $R_T = 12\ \text{k}\Omega$ , $V_{Pin\ 4} = 2.0\text{ V}$ ) ( $V_{CC} = 15\text{ V}$ ) (See Figure 12)		–	7.0	–	mA

\* Standard deviation is a measure of the statistical distribution about the mean as derived from the formula,  $\sigma$

$$\sigma = \sqrt{\frac{\sum_{n=1}^N (X_n - \bar{X})^2}{N - 1}}$$

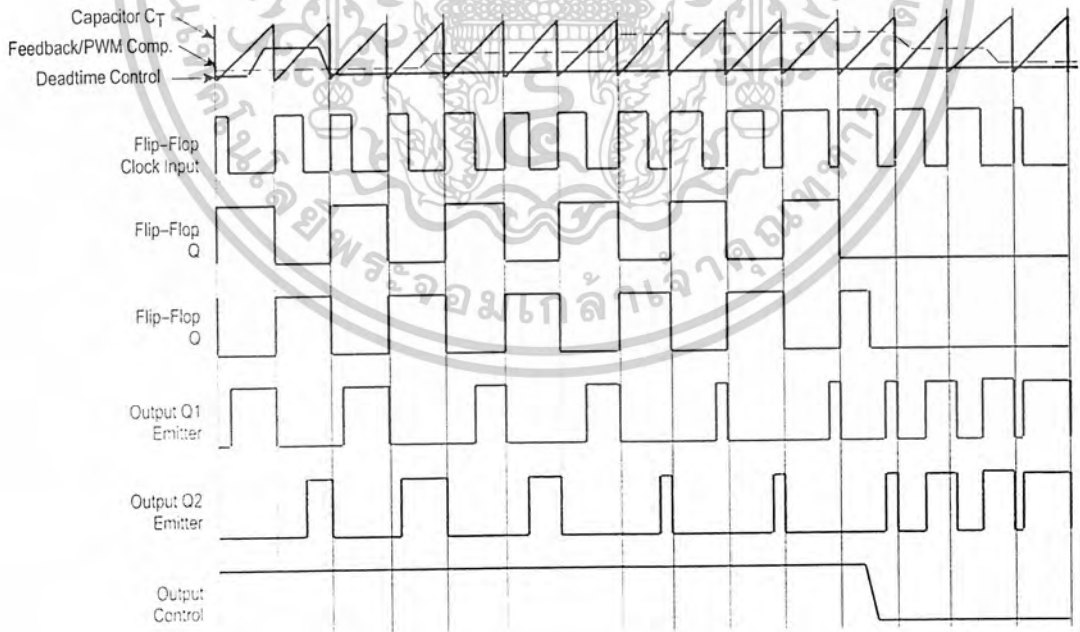
# TL494

Figure 1. Representative Block Diagram



This device contains 46 active transistors.

Figure 2. Timing Diagram



## TL494

### APPLICATIONS INFORMATION

#### Description

The TL494 is a fixed-frequency pulse width modulation control circuit, incorporating the primary building blocks required for the control of a switching power supply. (See Figure 1.) An internal-linear sawtooth oscillator is frequency-programmable by two external components,  $R_T$  and  $C_T$ . The approximate oscillator frequency is determined by:

$$f_{osc} \approx \frac{1.1}{R_T \cdot C_T}$$

For more information refer to Figure 3.

Output pulse width modulation is accomplished by comparison of the positive sawtooth waveform across capacitor  $C_T$  to either of two control signals. The NOR gates, which drive output transistors Q1 and Q2, are enabled only when the flip-flop clock-input line is in its low state. This happens only during that portion of time when the sawtooth voltage is greater than the control signals. Therefore, an increase in control-signal amplitude causes a corresponding linear decrease of output pulse width. (Refer to the Timing Diagram shown in Figure 2.)

The control signals are external inputs that can be fed into the deadtime control, the error amplifier inputs, or the feedback input. The deadtime control comparator has an effective 120 mV input offset which limits the minimum output deadtime to approximately the first 4% of the sawtooth-cycle time. This would result in a maximum duty cycle on a given output of 96% with the output control grounded, and 48% with it connected to the reference line. Additional deadtime may be imposed on the output by setting the deadtime-control input to a fixed voltage, ranging between 0 V to 3.3 V.

Functional Table

Input/Output Controls	Output Function	$\frac{f_{out}}{f_{osc}} =$
Grounded	Single-ended PWM @ Q1 and Q2	1.0
@ $V_{ref}$	Push-pull Operation	0.5

The pulse width modulator comparator provides a means for the error amplifiers to adjust the output pulse width from the maximum percent on-time, established by the deadtime control input, down to zero, as the voltage at the feedback pin varies from 0.5 V to 3.5 V. Both error amplifiers have a common mode input range from -0.3 V to  $(V_{CC} - 2V)$ , and

may be used to sense power-supply output voltage and current. The error-amplifier outputs are active high and are ORed together at the noninverting input of the pulse-width modulator comparator. With this configuration, the amplifier that demands minimum output on time, dominates control of the loop.

When capacitor  $C_T$  is discharged, a positive pulse is generated on the output of the deadtime comparator, which clocks the pulse-steering flip-flop and inhibits the output transistors, Q1 and Q2. With the output-control connected to the reference line, the pulse-steering flip-flop directs the modulated pulses to each of the two output transistors alternately for push-pull operation. The output frequency is equal to half that of the oscillator. Output drive can also be taken from Q1 or Q2, when single-ended operation with a maximum on-time of less than 50% is required. This is desirable when the output transformer has a ringback winding with a catch diode used for snubbing. When higher output-drive currents are required for single-ended operation, Q1 and Q2 may be connected in parallel, and the output-mode pin must be tied to ground to disable the flip-flop. The output frequency will now be equal to that of the oscillator.

The TL494 has an internal 5.0 V reference capable of sourcing up to 10 mA of load current for external bias circuits. The reference has an internal accuracy of  $\pm 5.0\%$  with a typical thermal drift of less than 50 mV over an operating temperature range of 0° to 70°C.

Figure 3. Oscillator Frequency versus Timing Resistance

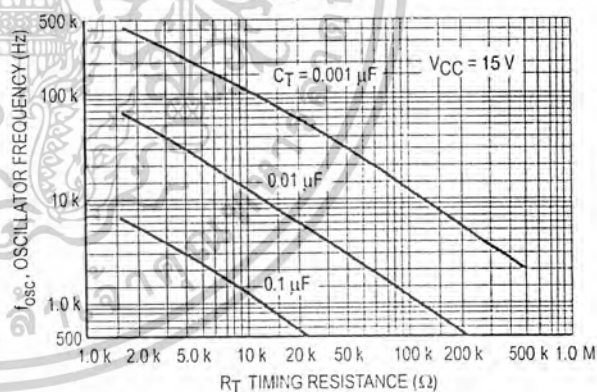


Figure 4. Open Loop Voltage Gain and Phase versus Frequency

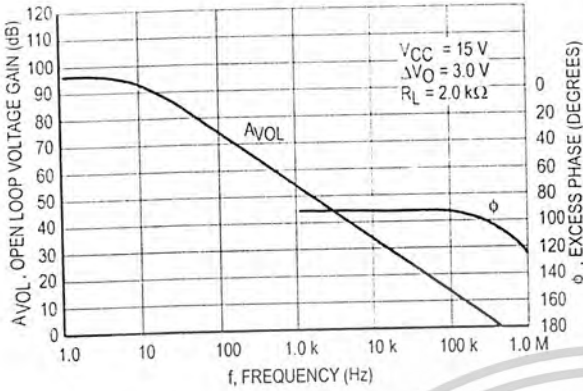


Figure 5. Percent Deadtime versus Oscillator Frequency

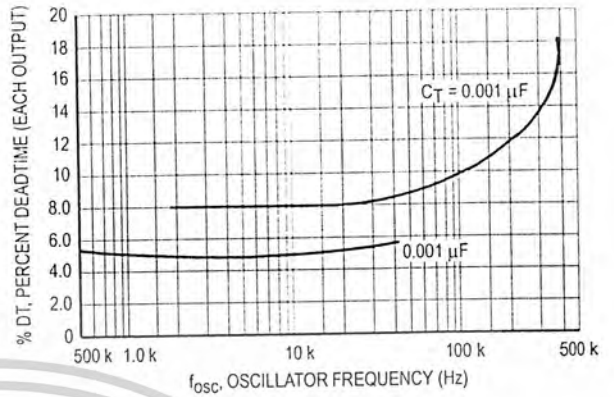


Figure 6. Percent Duty Cycle versus Deadtime Control Voltage

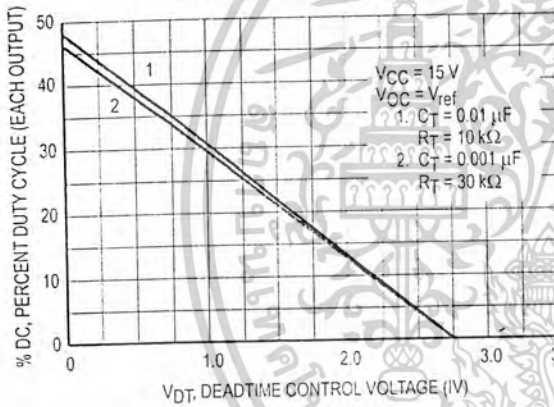


Figure 7. Emitter-Follower Configuration Output Saturation Voltage versus Emitter Current

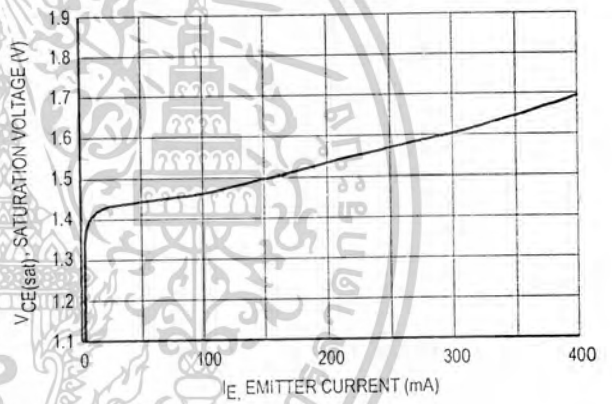


Figure 8. Common-Emitter Configuration Output Saturation Voltage versus Collector Current

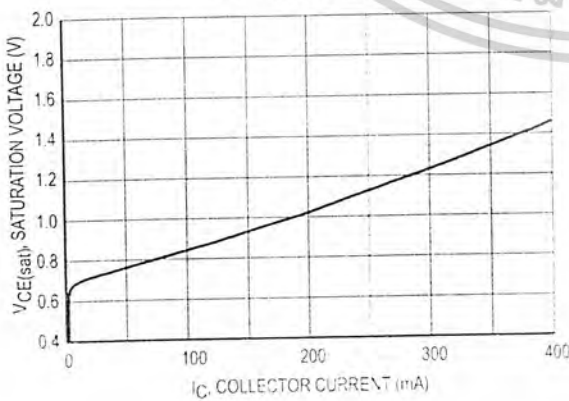
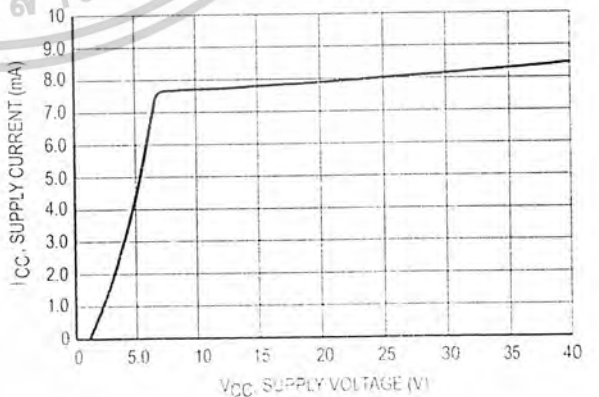


Figure 9. Standby Supply Current versus Supply Voltage



TL494

Figure 10. Error-Amplifier Characteristics

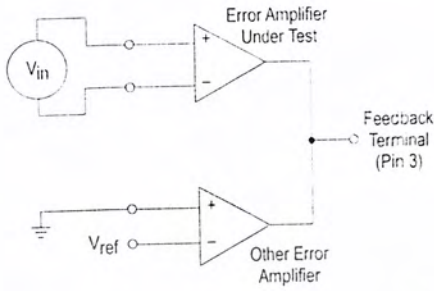


Figure 11. Deadtime and Feedback Control Circuit

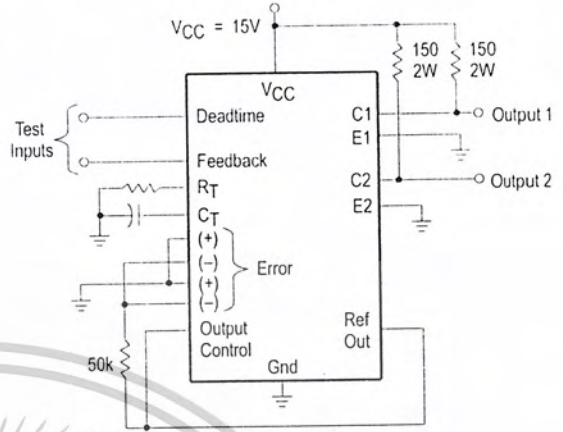


Figure 12. Common-Emitter Configuration Test Circuit and Waveform

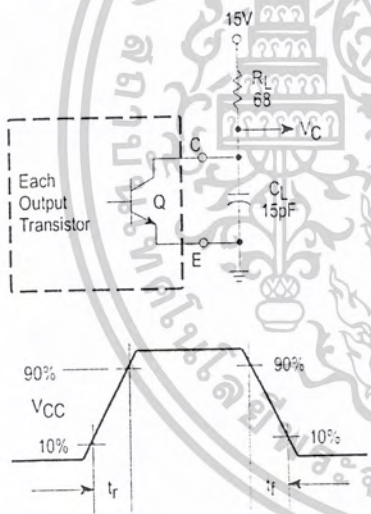
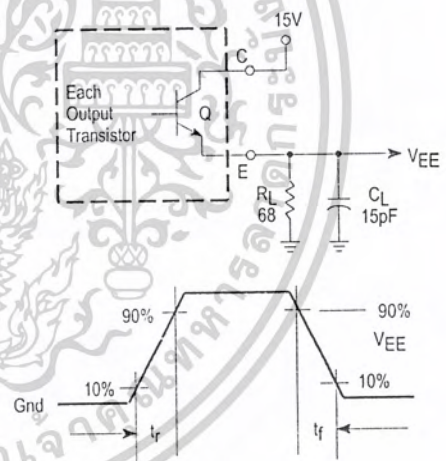


Figure 13. Emitter-Follower Configuration Test Circuit and Waveform



TL494

Figure 14. Error-Amplifier Sensing Techniques

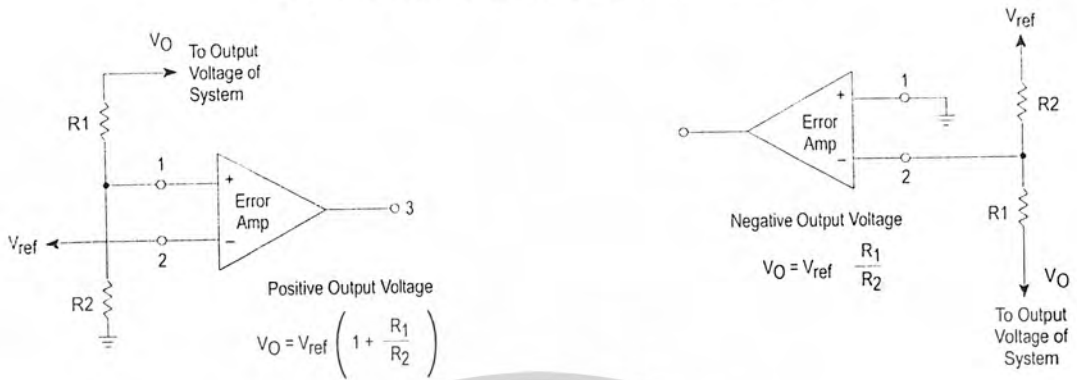


Figure 15. Deadtime Control Circuit

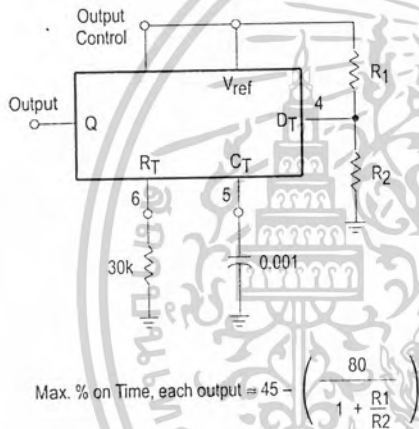


Figure 16. Soft-Start Circuit

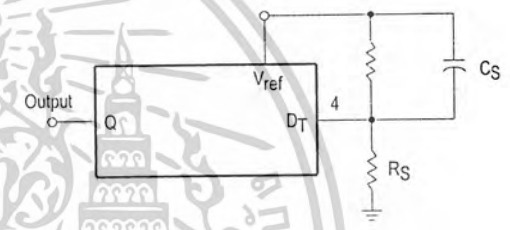
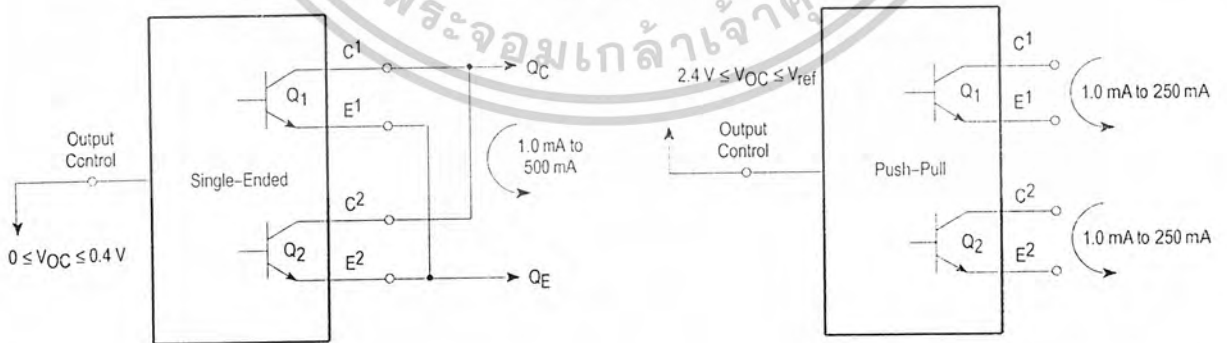


Figure 17. Output Connections for Single-Ended and Push-Pull Configurations



## TL494

Figure 18. Slaving Two or More Control Circuits

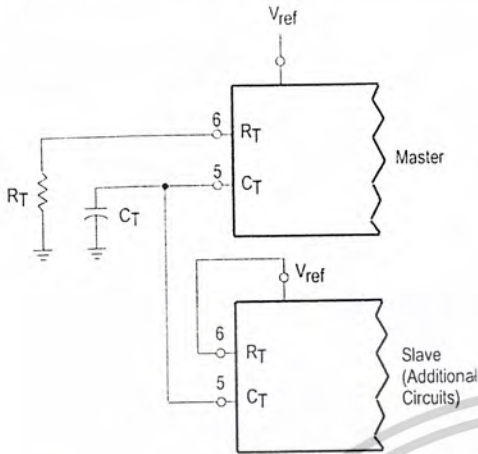


Figure 19. Operation with  $V_{in} > 40\text{ V}$  Using External Zener

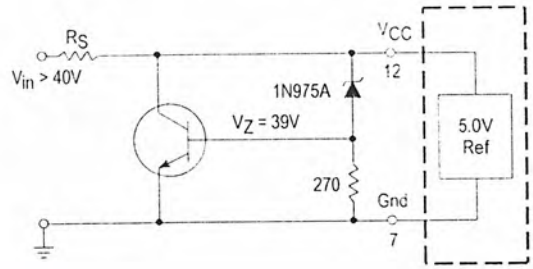
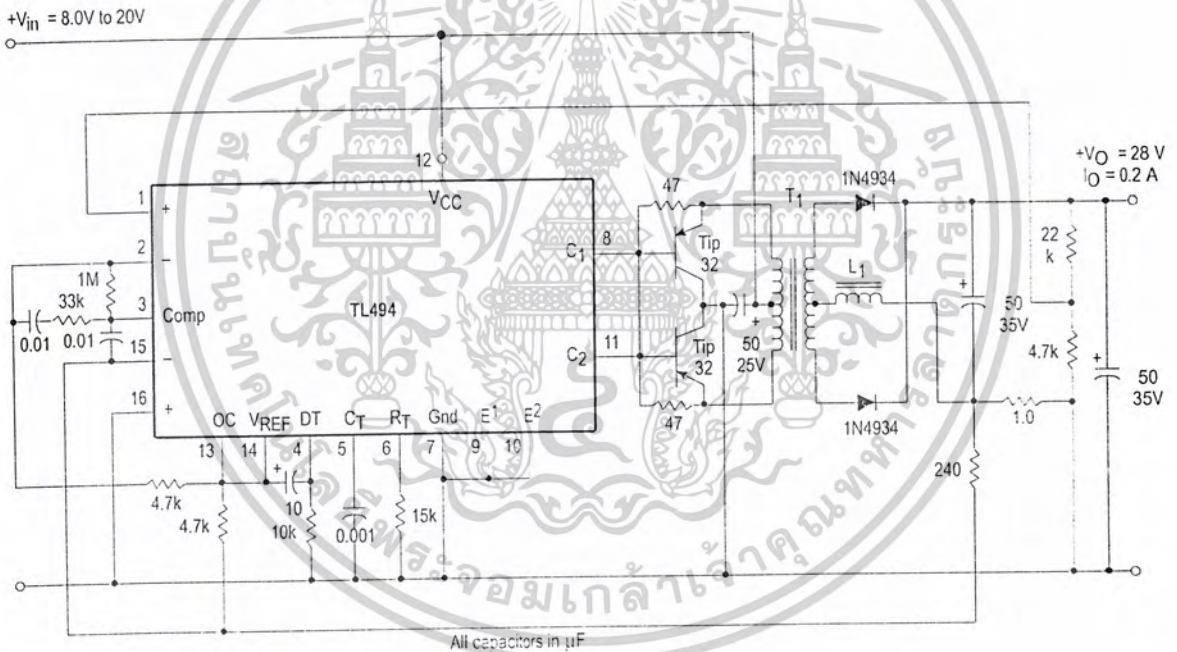


Figure 20. Pulse Width Modulated Push-Pull Converter

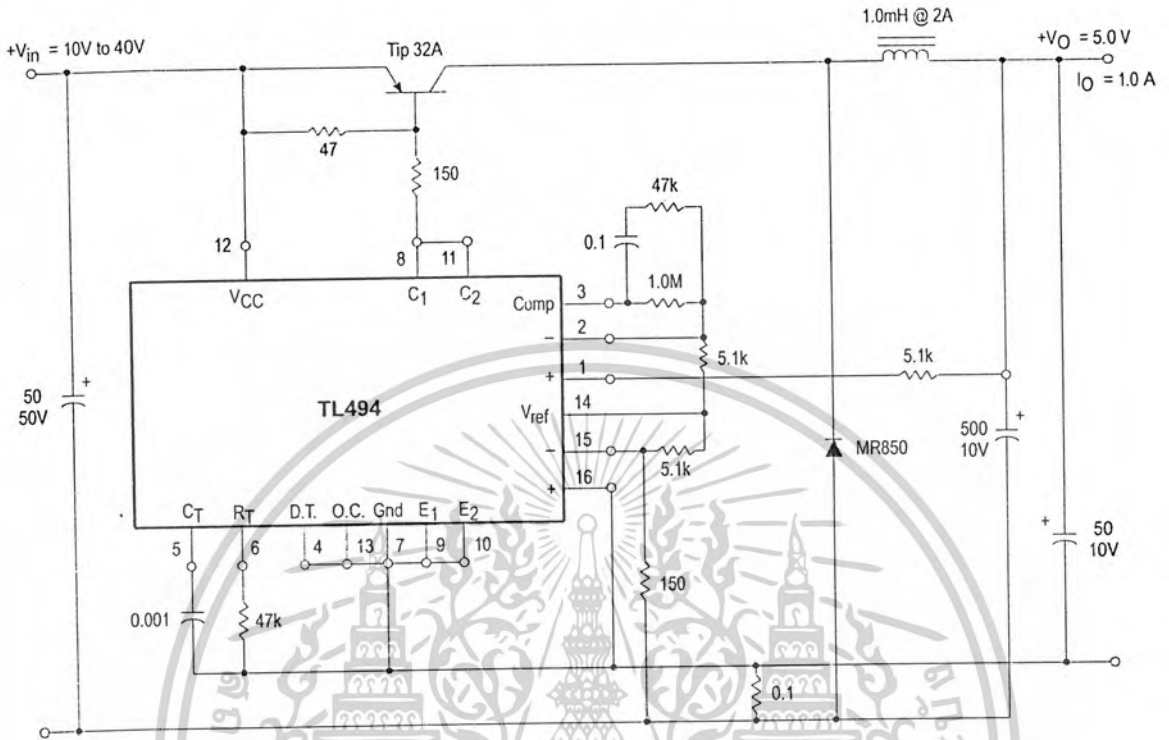


Test	Conditions	Results
Line Regulation	$V_{in} = 10\text{ V to }40\text{ V}$	14 mV 0.28%
Load Regulation	$V_{in} = 28\text{ V}, I_O = 1.0\text{ mA to }1.0\text{ A}$	3.0 mV 0.06%
Output Ripple	$V_{in} = 28\text{ V}, I_O = 1.0\text{ A}$	65 mV pp P.A.R.D.
Short Circuit Current	$V_{in} = 28\text{ V}, R_L = 0.1\ \Omega$	1.6 A
Efficiency	$V_{in} = 28\text{ V}, I_O = 1.0\text{ A}$	71%

L1 - 3.5 mH @ 0.3 A  
 T1 - Primary: 20T C.T. #28 AWG  
 Secondary: 120T C.T. #36 AWG  
 Core: Ferroxcube 1408P-L00-3CB

## TL494

Figure 21. Pulse Width Modulated Step-Down Converter

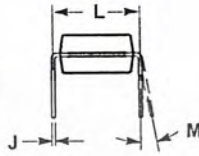
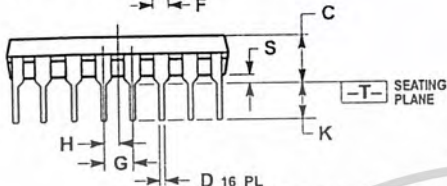
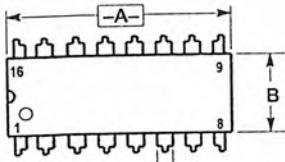


Test	Conditions	Results
Line Regulation	$V_{in} = 8.0 \text{ V to } 40 \text{ V}$	3.0 mV 0.01%
Load Regulation	$V_{in} = 12.6 \text{ V}, I_O = 0.2 \text{ mA to } 200 \text{ mA}$	5.0 mV 0.02%
Output Ripple	$V_{in} = 12.6 \text{ V}, I_O = 200 \text{ mA}$	40 mV pp P.A.R.D.
Short Circuit Current	$V_{in} = 12.6 \text{ V}, R_L = 0.1 \Omega$	250 mA
Efficiency	$V_{in} = 12.6 \text{ V}, I_O = 200 \text{ mA}$	72%

# TL494

## OUTLINE DIMENSIONS

**N SUFFIX  
PLASTIC PACKAGE  
CASE 648-08  
ISSUE R**



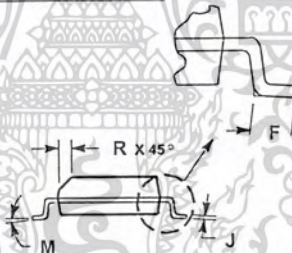
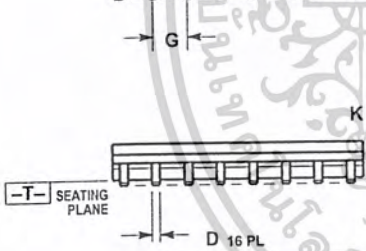
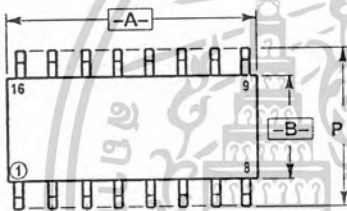
⊕ 0.25 (0.010) (M) T A (M)

**NOTES:**

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
4. DIMENSION B DOES NOT INCLUDE MOLD FLASH.
5. ROUNDED CORNERS OPTIONAL.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.740	0.770	18.80	19.55
B	0.250	0.270	6.35	6.85
C	0.145	0.175	3.69	4.44
D	0.015	0.021	0.39	0.53
F	0.040	0.70	1.02	1.77
G	0.100 BSC		2.54 BSC	
H	0.050 BSC		1.27 BSC	
J	0.008	0.015	0.21	0.38
K	0.110	0.130	2.80	3.30
L	0.295	0.305	7.50	7.74
M	0° 10°		0° 10°	
S	0.020	0.040	0.51	1.01

**D SUFFIX  
PLASTIC PACKAGE  
CASE 751B-05  
(SO-16)  
ISSUE J**




⊕ 0.25 (0.010) (M) T B (S) A (S)

**NOTES:**

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 (0.005) TOTAL IN EXCESS OF THE D DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	9.80	10.00	0.386	0.393
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.054	0.068
D	0.35	0.49	0.014	0.019
F	0.40	1.25	0.016	0.049
G	1.27 BSC		0.050 BSC	
J	0.19	0.25	0.008	0.009
K	0.10	0.25	0.004	0.009
M	0° 7°		0° 7°	
P	5.80	6.20	0.229	0.244
R	0.25	0.50	0.010	0.019



Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters which may be provided in Motorola data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and  are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

How to reach us:  
 USA/EUROPE/Locations Not Listed: Motorola Literature Distribution;  
 P.O. Box 20912; Phoenix, Arizona 85036. 1-800-441-2447 or 602-303-5454

JAPAN: Nippon Motorola Ltd.; Tatsumi-SPD-JLDC, 6F Seibu-Butsuryu-Center,  
 3-14-2 Tatsumi Koto-Ku, Tokyo 135, Japan. 03-81-3521-8315

MFAX: RMFAX0@email.sps.mot.com - TOUCHTONE 602-244-6609  
 INTERNET: http://Design-NET.com

ASIA/PACIFIC: Motorola Semiconductors H.K. Ltd.; 8B Tai Ping Industrial Park,  
 51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852-26629298



**MOTOROLA**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้  
 ใดๆ ผลิตซ้ำหรือเผยแพร่โดยไม่ได้รับอนุญาตจาก Motorola Inc. หรือผู้ถือลิขสิทธิ์ที่เกี่ยวข้อง  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494/D

