สำนักหอสมุดกลาง พระจอมเกล้าฯ เดิมระบัง

เครื่องบันทึกการใช้งานของเครื่องรับโทรทัศน์

TIME RECORDING OF TELEVISION RECEIVER

T 0 6 1 7 4 4

โดย

นายทวีชัย ขจรสมบัติ

นายเทียนชัย จำปาแพง

นายวรฉัตร อ่อนเฉวียง

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เลขหมู่.....
เลขทะเบียน 61744
วัน,เดือน,ปี 21 ก.ค. 2549

.b.....
.i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2547

ภาควิชา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องบันทึกการใช้งานของเครื่องรับโทรทัศน์

TIME RECORDING OF TELEVISION RECEIVER

โดย

นายทวีชัย ขจรสมบัติ 45015051

นายเทียนชัย จำปาแพง 45015052

นายวรฉัตร อ่อนเฉวียง 45015070

อาจารย์ที่ปรึกษา

รศ. นิภา ลีลารุจิ

รศ. ณรงค์ เหมกรณ์

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2547

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2547

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องบันทึกการใช้งานของเครื่องรับโทรทัศน์

TIME RECORDING OF TELEVISION RECEIVER

ผู้จัดทำ

1. นายทวีชัย ขจรสมบัติ 45015051
2. นายเทียนชัย จำปาแพง 45015052
3. นายวรฉัตร อ่อนเฉวียง 45015070

..... อาจารย์ที่ปรึกษา

(รศ.นิภา ลีลารุจิ)

..... อาจารย์ที่ปรึกษา

(รศ.ณรงค์ เหมกรณ์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องบันทึกการใช้งานของเครื่องรับโทรทัศน์

TIME RECORDING OF TELEVISION RECEIVER

โดย นายทวีชัย ขจรสมบัติ 45015051
นายเทียนชัย จำปาแพง 45015052
นายวรฉัตร อ่อนเฉวียง 45015070

อาจารย์ที่ปรึกษา รศ.นิภา ลีลารุจิ
รศ.ณรงค์ เหมกรณ์

บทคัดย่อ

โครงงานนี้นำเสนอเครื่องมือที่ช่วยในการตรวจสอบและบันทึกวัน-เวลาในการใช้งานของเครื่องรับโทรทัศน์ โดยนำเอาแรงดันที่เปลี่ยนแปลงของแต่ละช่องที่เกิดขึ้นภายในเครื่องรับโทรทัศน์นั้นนำมาทำการแปลงเป็นค่าที่สามารถระบุว่าเครื่องรับโทรทัศน์นั้นได้รับชมสื่อรายการช่องใด อยู่ โดยจะนำเอาข้อมูลมาบันทึกโดยใช้ไมโครคอนโทรลเลอร์ ในโครงงานนี้จะทำการศึกษาโทรทัศน์ เพียงหนึ่งเครื่องเท่านั้น และเพื่อเป็นแนวทางในการตรวจสอบความนิยมในการชม สื่อ-รายการโทรทัศน์ ต่อไป

ABSTRACT

This project presents the time checking and recoding equipment for Television Receiver by transforming the changer voltage of each channel to data which are able to identify which channel is being watched. This data will be recorded by Microcontroller. This project will study only one Television. This project aims to rate the rating of TV programs.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

เรื่อง	หน้า
บทคัดย่อ	
สารบัญภาพ	
สารบัญตาราง	
บทที่ 1 บทนำ	
1.1 แนวความคิดของโครงงาน	1
1.2 ประโยชน์ที่คาดว่าจะได้รับ	2
1.3 ขอบเขตของโครงงาน	2
บทที่ 2 ทฤษฎีและหลักการที่เกี่ยวข้อง	
2.1 การจัดสรรความถี่วิทยุที่ใช้ในการสื่อสารวิทยุโทรทัศน์	3
2.2 ระบบวิทยุโทรทัศน์ในปัจจุบัน	3
2.3 ระบบโทรทัศน์	4
2.4 เครื่องรับโทรทัศน์สี	6
2.5 หลักการทำงานของ Analog to Digital Converter	11
2.5.1 หลักการเบื้องต้นของการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอล	11
2.5.2 ค่าความละเอียดของ ADC	12
2.5.3 ชนิดของ ADC	12
2.6 การแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอล	15
2.7 การจัดระดับสัญญาณ (Quantizing)	17
2.8 การเข้ารหัส (Coding)	18
2.9 ไมโครคอนโทรลเลอร์ MCS-51	19
2.9.1 คุณสมบัติของไมโครคอนโทรลเลอร์ตระกูล MCS-51	19
2.9.2 การแบ่งประเภทของหน่วยความจำ	20
2.9.2.1 หน่วยความจำโปรแกรม (Program Memory)	21
2.9.2.2 หน่วยความจำข้อมูล (Data Memory)	22
2.9.2.2.1 หน่วยความจำข้อมูลภายใน	23
2.9.2.2.2 หน่วยความจำข้อมูลภายนอก	24
2.9.3 รีจิสเตอร์หน้าที่พิเศษ (SFR)	24
2.10 ไมโครคอนโทรลเลอร์ ตระกูล MCS-51 แบบแฟลช	28
2.10.1 คุณสมบัติทางเทคนิคของไมโครคอนโทรลเลอร์ตระกูล MCS-51	28
2.10.2 การจัดขาของไมโครคอนโทรลเลอร์ MCS-51	31
2.10.3 ไทมเมอร์/เคาน์เตอร์ของไมโครคอนโทรลเลอร์ MCS-51	33
2.10.3.1 การทำงานเป็นไทมเมอร์	33

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

เรื่อง	หน้า
2.10.3.2 การทำงานเป็นเคาน์เตอร์	34
2.11 RTC DS1302 (REAL TIME CLOCK DS1302)	34
2.11.1 คุณสมบัติ RTC DS1302	34
2.11.2 รายละเอียดของขาต่อใช้งาน	35
2.11.3 การทำงานของ DS1302	35
2.12 I²C	36
2.12.1 Bit Transfer	36
2.12.2 Start and Stop Conditions	36
2.12.3 System configuration	37
2.12.4 Acknowledge	37
2.13 EEPROM 24XX	37
2.14 การขับโมดูลแสดงผลแบบผลึกเหลว (LCD module)	39
2.14.1 รายละเอียดเกี่ยวกับโมดูล LCD	39
2.14.2 โมเดล LCD ขนาด 16 ตัวอักษร 1 บรรทัด (LCD 16x1)	39
2.15 พอร์ตอินพุตและเอาท์พุตของ 8051	40
2.16 อินพุตและเอาท์พุตข้อมูลอนุกรม	41
2.16.1 กระบวนการรับและส่งข้อมูลอนุกรมของ 8051	42
2.16.2 โหมดการส่งข้อมูลอนุกรม	42
2.17 การสื่อสารผ่านพอร์ตอนุกรม(Serial Port Communication)	44
2.17.1 ลักษณะทางกายของตัวกลาง	44
2.17.2 การสื่อสารแบบซิงโครนัส	45
2.17.3 ทิศทางการส่งข้อมูล Simplex, Half – Duplex, Full – Duplex	46
บทที่ 3 การคำนวณและการสร้าง	
3.1 หลักการออกแบบฮาร์ดแวร์ (Hardware)	48
3.1.1 ส่วนบัฟเฟอร์ (Buffer Amplifier)	49
3.1.2 ส่วนแปลงสัญญาณอนาล็อกเป็นดิจิตอล (A TO D Converter)	49
3.1.3 ส่วนไมโครคอนโทรลเลอร์	50
3.1.4 ส่วนหน่วยความจำข้อมูล	50
3.1.4.1 การเก็บค่าข้อมูลในหน่วยความจำข้อมูลภายนอก	50
3.1.4.1.1 ระยะเวลาในการเก็บค่าที่สั้นที่สุด	51
3.1.4.1.2 ระยะเวลาในการเก็บค่าที่นานที่สุด	51
3.1.4.2 การเพิ่มหน่วยความจำ	51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

เรื่อง	หน้า
3.1.4.3 ลักษณะรูปแบบของข้อมูลที่เก็บในหน่วยความจำ	52
3.1.5 ส่วนพีซีคอมพิวเตอร์	53
3.2 ส่วนของซอฟต์แวร์ (Software)	53
3.2.1 การเก็บข้อมูล	53
3.2.2 การส่งข้อมูลไปยังเครื่องคอมพิวเตอร์	54
บทที่ 4 การทดลองและผลการทดลอง	
4.1 การทดลองกล่องจูนเนอร์	55
4.1.1 การทดลองวัดระดับแรงดันไฟตรงที่ขาต่างๆของ Tuner Box	56
4.1.2 การทดลองหาความสัมพันธ์ของแรงดันจูนนิ่งที่ ขา VT กับ ความถี่	57
4.2 การทดลองส่วนของวงจร Analog to Digital	60
4.3 ผลการทำงานของเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์แสดงโดยการใช้ LCD	61
4.4 ข้อมูลที่ได้จากเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์และการประมวลผลข้อมูล	62
บทที่ 5 บทวิจารณ์และบทสรุป	
5.1 สรุปผลและวิจารณ์การทดลอง	75
5.1.1ส่วนของวงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอล	76
5.1.2 ส่วนของโปรแกรมไมโครคอนโทรลเลอร์	76
5.1.3 สรุปการทดลองเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์	76
5.1 แนวทางในการพัฒนาต่อ	76
ภาคผนวก	
กิตติกรรมประกาศ	
บรรณานุกรม	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

เรื่อง	หน้า
รูปที่ 1.1 บล็อกไดอะแกรมเครื่องบันทึกการใช้งานโทรทัศน์	2
รูปที่ 2.1 จูนเนอร์	8
รูปที่ 2.2 แสดงคุณสมบัติของวาริแคปไดโอด	9
รูปที่ 2.3 องค์ประกอบภายนอกของอีเล็กทรอนิกส์จูนเนอร์	10
รูปที่ 2.4 แสดงกราฟคุณสมบัติของ เอดีซี ขนาด 8 บิต	11
รูปที่ 2.5 แสดงบล็อกของ วงจรเอดีซี ขั้นบันไดหรือตามรอย	12
รูปที่ 2.6 แสดงรูปคลื่นของวงจร เอดีซี ขั้นบันได	13
รูปที่ 2.7 แสดงรูปคลื่นของวงจรเอดีซีตามรอย	13
รูปที่ 2.8 แสดงบล็อกของวงจร เอดีซี ที่ใช้การประมาณค่าโดยลำดับ	14
รูปที่ 2.9 แสดงรูปคลื่นวงจร เอดีซี	14
รูปที่ 2.10 การสุ่มสัญญาณ	16
รูปที่ 2.11 การเกิดความถี่ Aliasing	17
รูปที่ 2.12 แสดงการใช้หน่วยความจำสำหรับเก็บโปรแกรมภายในชิป	20
รูปที่ 2.13 แสดงการใช้หน่วยความจำสำหรับเก็บข้อมูลภายนอกชิป	20
รูปที่ 2.14 ผังหน่วยความจำสำหรับเก็บโปรแกรมสำหรับเบอร์ 8051	21
รูปที่ 2.15 ผังหน่วยความจำสำหรับ Data Memory เบอร์ 8051	22
รูปที่ 2.16 แสดง 128 ไบต์ของ RAM ที่เข้าข้อมูลแบบทางตรงและแบบทางอ้อม	23
รูปที่ 2.17 แสดงตำแหน่งบิตใน SFR	25
รูปที่ 2.18 โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์	28
รูปที่ 2.19 โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ MCS 51 แบบแฟลชในอนุกรม AT89Cxx	29
รูปที่ 2.20 โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ MCS 51 แบบแฟลชในอนุกรม AT89Sxx	30
รูปที่ 2.21 การจัดขามาตรฐานของไมโครคอนโทรลเลอร์ AT89Cxx	31
รูปที่ 2.22 รายละเอียดโครงสร้างหลักของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช	32
รูปที่ 2.23 แสดงโครงสร้างขาใช้งานของ RTC DS1302	34
รูปที่ 2.24 แสดงถึงส่วนประกอบหลักของ DS1302	35
รูปที่ 2.25 แสดง Timing Diagram ของ Bit Transfer	36
รูปที่ 2.26 แสดง Timing Diagram ของ Start and Stop Conditions	37
รูปที่ 2.27 แสดง Timing Diagram ของ Acknowledge	37
รูปที่ 2.28 แสดงโครงสร้างขาใช้งานของ EEPROM 24 xx515	38
รูปที่ 2.29 แสดงโครงสร้างภายในของ EEPROM 24c515	38
รูปที่ 2.30 แสดงลักษณะการ Device Address	39
รูปที่ 2.31 รูปร่างของ LCD แบบอักขระ 16 ตัวอักษร 1 บรรทัด	40

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ (ต่อ)

เรื่อง	หน้า
รูปที่ 2.32 แสดงการเชื่อมต่อระหว่างตัวส่งกับตัวรับ	45
รูปที่ 2.33 แสดงองค์ประกอบของเฟรม	45
รูปที่ 3.1 บล็อกไดอะแกรมเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์	48
รูปที่ 3.2 วงจรบัฟเฟอร์	49
รูปที่ 3.3 การทดสอบ A TO D 0804	50
รูปที่ 3.4 ADDRESS SEQUENCE BIT ASSIGNMENTS	51
รูปที่ 3.5 การเพิ่มหน่วยความจำ EEPROM สูงสุด 8 ตัว	52
รูปที่ 3.6 แสดงรูปแบบข้อมูลที่ทำการเก็บในหน่วยความจำ	52
รูปที่ 3.7 แสดงการเก็บข้อมูลของเครื่องบันทึกการใช้งานโทรทัศน์	53
รูปที่ 3.8 แสดงการส่งข้อมูลใน หน่วยความจำไปยัง COMPUTER	54
รูปที่ 4.1 กล่องจูนเนอร์	55
รูปที่ 4.2 แสดงจุดที่ทำการดึงสัญญาณที่ขา VT มาทำการวัดด้วย มิเตอร์ดิจิตอล	56
รูปที่ 4.3 แสดงการจูนความถี่ของเครื่องรับโทรทัศน์	57
รูปที่ 4.4 แสดงการการรับสัญญาณที่ตรงกันของความถี่ของเครื่องรับโทรทัศน์ กับ SIGNAL GENNERATOR ที่ป้อนให้กับเครื่องรับโทรทัศน์	57
รูปที่ 4.5 กราฟแสดงความสัมพันธ์ระหว่างความถี่และแรงดันจูนนิ่งของเครื่องรับโทรทัศน์	59
รูปที่ 4.6 วงจรทดลอง Analog to Digital Converter	60
รูปที่ 4.7 แสดงการทำงานของเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์	61
รูปที่ 4.8 แสดงการทำงานของเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์เมื่อทำการส่งข้อมูลไปยังคอมพิวเตอร์	62
รูปที่ 4.9 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ ในเวลา 06:00:00 – 07:00:00 น.	65
รูปที่ 4.10 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ ในเวลา 07:00:00 – 08:00:00 น.	66
รูปที่ 4.11 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ ในเวลา 08:00:00 – 09:00:00 น.	66
รูปที่ 4.12 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ ในเวลา 09:00:00 – 10:00:00 น.	66
รูปที่ 4.13 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ ในเวลา 10:00:00 – 11:00:00 น.	67
รูปที่ 4.14 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ ในเวลา 11:00:00 – 12:00:00 น.	67
รูปที่ 4.15 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ ในเวลา 06:00:00 – 12:00:00 น.	67
รูปที่ 4.16 กราฟแท่งแสดงการใช้งานเครื่องรับโทรทัศน์ ตั้งแต่เวลา 06:00:00 – 12:00:00 น.	68
รูปที่ 4.17 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ ในเวลา 12:00:00-13:00:00 น.	71
รูปที่ 4.18 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ ในเวลา 13:00:00-14:00:00 น .	72
รูปที่ 4.19 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ ในเวลา 14:00:00-15:00:00 น.	72
รูปที่ 4.20 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ ในเวลา 15:00:00-16:00:00 น.	72

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ (ต่อ)

เรื่อง	หน้า
รูปที่ 4.21 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ ในเวลา 16:00:00-17:00:00 น.	73
รูปที่ 4.22 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ ในเวลา 17:00:00-18:00:00 น .	73
รูปที่ 4.23 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ ตั้งแต่ 12:00:00-18:00:00 น.	73
รูปที่ 4.24 กราฟแท่งแสดงการใช้งานเครื่องรับโทรทัศน์ ตั้งแต่เวลา 12:00:00 – 18:00:00 น.	74

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

เรื่อง	หน้า
ตารางที่ 2.1 แถบความถี่วิทยุ	3
ตารางที่ 2.2 แสดงช่องความถี่โทรทัศน์ระบบ FCC และ CCIR ย่าน VHF	4
ตารางที่ 2.3 แสดงคุณสมบัติของแต่ละระบบโทรทัศน์	5
ตารางที่ 2.4 แสดงการเข้ารหัสสัญญาณ	18
ตารางที่ 2.5 แสดงสัญญาณของ 8051 ที่ใช้ระหว่างการติดต่อเพื่ออ่านข้อมูลจากหน่วยความจำโปรแกรมภายนอก	22
ตารางที่ 2.6 แสดงค่าภายในรีจิสเตอร์หลังจากการรีเซต	27
ตารางที่ 2.7 รายละเอียดโดยสรุปบางส่วนของไมโครคอนโทรลเลอร์ MCS-51 แบบ แฟลช	30
ตารางที่ 2.8 แสดงรายละเอียดของขาต่างๆของ RTC DS1302	35
ตารางที่ 2.9 แสดงตำแหน่งขาต่างๆของ EEPROM 24XXX	38
ตารางที่ 2.10 สถานะของสัญญาณกับแรงดันมาตรฐานของ RS 232	46
ตารางที่ 3.1 แสดงความสัมพันธ์ระหว่าง (Vref/2), Span Voltage (v), Vin (-), Step Size (mV)	49
ตารางที่ 3.2 แสดงการเลือก EEPROM ในการเก็บข้อมูล	52
ตารางที่ 4.1 ผลการทดลองวัดแรงดันไฟตรงที่กล่องจูนเนอร์	56
ตารางที่ 4.2 แสดงผลการเปลี่ยนแปลงของแรงดันจูนนิ่งกับความถี่	58
ตารางที่ 4.3 แสดงรหัสเอาท์พุทของวงจร ADC0804	60
ตารางที่ 4.4 แสดงข้อมูลที่ได้จากเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์ในวันที่ 10 มีนาคม 2548 เริ่มจากเวลา 06: 00:00 – 12:00:00 น	63
ตารางที่ 4.5 แสดงข้อมูลที่ได้จากเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์ในวันที่ 11 มีนาคม 2548 ตั้งแต่เวลา 12:00:00 – 18:00:00 น.	69

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

ในการเผยแพร่ข้อมูลข่าวสาร ต้องยอมรับว่าข้อมูลข่าวสารที่นำเสนอทางสื่อด้านต่าง ๆ ไม่ว่าจะเป็นทางหนังสือพิมพ์ , วารสาร , โทรทัศน์ , อินเตอร์เน็ต , เคเบิลทีวี ฯลฯ มีบทบาทและอิทธิพลอย่างมากในชีวิตประจำวันของคนโทรทัศน์เป็นอีกสื่อหนึ่งที่เป็นพื้นฐานในการรับข้อมูล ข่าวสารที่เกือบจะขาดเสียไม่ได้สำหรับประเทศที่มีประชากรหลายล้านคน และ เกือบทุกครัวเรือนที่มีโทรทัศน์ซึ่งเป็นผู้บริโภคสื่อย่อมมี หลายกลุ่มคน หลายประเภท หลายระดับทำให้กลุ่มคนเหล่านี้มีรสนิยมและความต้องการในการรับสื่อข้อมูลข่าวสารต่าง ๆ กันออกไปในการเลือกรับชมสื่อนี้ต่างคนต่างสามารถเลือกดูได้ตามความต้องการของตนซึ่งมีทั้งรายการ , เกมโชว์ , ข่าวสาร , สารคดี , ละคร ฯลฯ ในส่วนของผู้ผลิตสื่อเองจำเป็นอย่างยิ่งที่จะต้องมีข้อมูลของผู้บริโภคว่าต้องการรับสื่อลักษณะใด ประเภทไหน ทั้งนี้เพื่อมาปรับปรุงแก้ไขสื่อหรือรายการที่จะนำเสนอแก่ผู้บริโภค

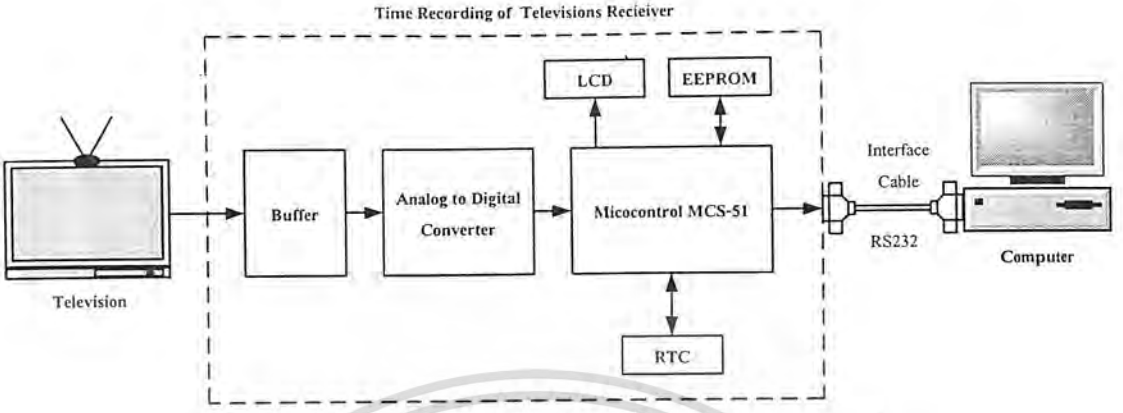
สื่อรายการ , โฆษณา , ข่าวสาร ฯลฯ ทางโทรทัศน์ถือว่าเป็นธุรกิจอย่างหนึ่งที่มีการแข่งขันสูงมาก และ ทุกวันนี้การตรวจสอบความนิยมของ รายการเกมโชว์ , สื่อโฆษณา , ละครโทรทัศน์ , สารคดีต่าง ๆ , ข่าวสารต่าง ฯลฯ ยังใช้การสำรวจความนิยมที่เป็นเอกสารแบบสอบถามโดยใช้คนทำหน้าที่บันทึกข้อมูลแล้วนำข้อมูลที่ได้มาทำเป็นสถิติ ซึ่งล่าช้าและไม่ค่อยตรงกับความเป็นจริงมากนักข้อมูลที่ได้มานี้ผู้ผลิตสื่อเองจะต้องนำมาวิเคราะห์และวางแผนว่าจะผลิตสื่อรายการแบบใด เวลาไหนที่คนชอบดูอะไรเพื่อที่จะผลิตสื่อให้ตรงกับความต้องการของผู้บริโภคที่เป็นกลุ่มเป้าหมายให้มากที่สุด

จากสาเหตุนี้จึงได้มีแนวคิดที่จะสร้างเครื่องบันทึกการใช้งานของเครื่องรับโทรทัศน์ขึ้นเพื่อจะได้นำข้อมูลที่บันทึกนี้ไปทำการวิเคราะห์เพื่อใช้ในการตรวจสอบความนิยมของการเลือกรับสื่อต่าง ๆ โดยใช้หลักการ คือ ภายในเครื่องรับโทรทัศน์ปกติแล้วถ้ามีการเปลี่ยนช่องรับสัญญาณจะมีการเปลี่ยนแปลงของแรงดันไฟฟ้ากระแสตรงเกิดขึ้นที่ภาคจูนเนอร์ (Tuner) ภายในเครื่องรับโทรทัศน์ เรียกว่า แรงดันไฟฟ้ากระแสตรงนี้ว่า "แรงดันจูนนิ่ง" แรงดันจูนนิ่งนี้จะมีค่าไม่เท่ากันของแต่ละช่องสัญญาณ ซึ่งมีค่าตั้งแต่ 0-5 โวลต์ นำแรงดันไฟฟ้าที่ได้ไปทำการเปลี่ยนแปลงเป็นรหัสดิจิตอล (Binary Code) จากนั้นนำรหัสดิจิตอลไปวิเคราะห์ และ ประมวลผลโดยไมโครคอนโทรเลอร์แล้วทำการเก็บบันทึกข้อมูลนั้นแล้วทำการเชื่อมต่อไมโครคอนโทรเลอร์เข้ากับไมโครคอมพิวเตอร์ เพื่อนำผลที่ได้จัดสรรข้อมูลนั้นให้แสดงผลในรูปแบบที่เข้าใจได้ง่ายต่อการใช้งาน

1.1 แนวความคิดของโครงงาน

แนวความคิดของโครงงานที่ต้องการสร้าง คือ จากกล่องจูนเนอร์ (Tuner) ในโทรทัศน์จะมีขา VT(Voltage Tuning) ที่เมื่อเราเปลี่ยนช่องสัญญาณจะมีแรงดันที่ไม่เหมือนกันของแต่ละช่องแล้วนำแรงดันที่ได้มาเข้า วงจร A to D converter(Analog to Digital) โดยในโครงงานนี้ใช้ ไอซี ADC0804 ขนาด 8 บิต ข้อมูลของช่องสัญญาณต่าง ๆ วันเวลาการใช้งานจะถูกบันทึกโดยมีไมโครคอนโทรลเลอร์ MCS-51 เป็นอุปกรณ์ที่ใช้ในการควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.1 บล็อกไดอะแกรมเครื่องบันทึกการใช้งานโทรทัศน์

1.2 ประโยชน์ที่คาดว่าจะได้รับ

1.เข้าใจถึงการออกแบบการทำงาน และโครงสร้างภายในของไมโครคอนโทรลเลอร์มากยิ่งขึ้น

2.มีความเข้าใจการออกแบบวงจร ทั้งฮาร์ดแวร์ และ ซอฟท์แวร์ที่ใช้ไมโครคอนโทรลเลอร์เป็นตัวควบคุมได้

3.ได้รู้จักขั้นตอนการทำงานการวางแผนการตรวจสอบการทำงาน และ แนวทางแก้ไขปัญหาที่เกิดขึ้น

4.สามารถนำแนวคิดไปประยุกต์ใช้งานให้เกิดประโยชน์ได้กว้างขวางขึ้นต่อไป

1.3 ขอบเขตของโครงงาน

ในโครงงานนี้จะศึกษาเครื่องรับโทรทัศน์เพียง 1 เครื่อง เท่านั้นโดยได้นำโทรทัศน์สี DISTAR รุ่นแท่น D-107 มาศึกษา ขาVT ที่กล่องจูนเนอร์ (Tuner) ที่มีแรงดันไม่เกิน 5 โวลต์ โดยได้นำไปทำการแปลงสัญญาณอนาล็อกเป็นดิจิตอล (A to D converter) ใช้ขนาด 8 บิต ข้อมูลดิจิตอลนี้จะถูกบันทึกไว้ในหน่วยความจำแบบ EEPROM ตลอดในช่วงการเก็บบันทึกข้อมูลและจะทำการส่งข้อมูลที่เก็บไว้นั้นไปยังคอมพิวเตอร์ผ่านทางพอร์ตอนุกรมRS232

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎีและหลักการที่เกี่ยวข้อง

2.1 การจัดสรรความถี่วิทยุที่ใช้ในการสื่อสารวิทยุโทรทัศน์

การสื่อสารด้วยคลื่นวิทยุแบ่งตามย่านความถี่ของคลื่นวิทยุ เรียกว่า คลื่นพาห์ (Carreir Wave) ดังตารางที่ 2.1 แบ่งออกเป็นหลาย ๆ ย่านความถี่ได้ดังนี้

ตารางที่ 2.1 แถบความถี่วิทยุ

ความถี่	ชื่อเต็ม	ชื่อย่อ	หมายเหตุ
30-300Hz	Extremely Low Frequency	ELF	
300-3,000Hz	Voice Frequency	VF	ย่านความถี่
3-30KHz	Very Low Frequency	VLF	เสียงพูดคน
30-300KHz	Low Frequency	LF	ความถี่ต่ำมาก
300KHz-3MHz	Medium Frequency	MF	ความถี่ต่ำ
3-30MHz	High Frequency	HF*	ความถี่
30-300MHz	Vary High Frequency	VHF*	ระดับกลาง
300MHz-3GHz	Ultra High Frequency	UHF*	ความถี่สูง
3-30GHz	Super High Frequency	SHF	ความถี่สูงมาก
30-300GHz	Extra High frequency	EHF	ความถี่สูงยิ่ง

* ย่านความถี่โทรทัศน์ที่ใช้ในโครงงานนี้

รายละเอียดการใช้งานความถี่แต่ละย่าน จากตารางที่ 2.1 นี้องค์กรควบคุมความถี่วิทยุ หรือ FCC(Federal-Communications Commission) ของอเมริกาเป็นผู้กำหนดมาตรฐานขึ้นและองค์กรควบคุมการใช้งานความถี่ของแต่ละประเทศนำไปพิจารณาใช้งานตามความเหมาะสม

2.2 ระบบวิทยุโทรทัศน์ในปัจจุบัน

วิทยุโทรทัศน์ในโลกนี้มีหลายระบบ แต่ละระบบจะมีความแตกต่างกัน ซึ่งความแตกต่างนี้เกิดจากการใช้ระบบไฟฟ้าของแต่ละประเทศ ที่ได้ทำการคิดค้นระบบโทรทัศน์ขึ้น เช่นทางยุโรป ใช้ไฟฟ้า 220 โวลต์ 50 เฮิรตซ์ และ ทางอเมริกาใช้ไฟฟ้า 110 โวลต์ 60 เฮิรตซ์ การใช้ไฟฟ้าไม่เท่ากันนี้เอง ทำให้การส่งสัญญาณภาพทางวิทยุโทรทัศน์ มีจำนวนกรอบภาพต่อวินาที (Frame/Sec) ไม่เท่ากันเพราะภาพที่ได้แต่ละภาพนั้นจะต้องไม่สั่น ถ้าภาพสั่นจะได้ภาพที่ไม่ชัดจากการทดลองพบว่าหากใช้จำนวนกรอบภาพต่อวินาทีเท่ากับจำนวนครึ่งหนึ่งของความถี่ไฟฟ้าที่ใช้จะได้ภาพมีความนิ่งที่สุดดังนั้นทางยุโรป และ ประเทศที่ใช้ระบบไฟฟ้าที่มีความถี่ 50 เฮิรตซ์ จึงส่งภาพ 25 กรอบต่อวินาที

ส่วนอเมริกา และ ประเทศที่ใช้ระบบไฟฟ้าที่มีความถี่ 60 เฮิรตซ์ ก็จะใช้ระบบส่งสัญญาณภาพ 30 กรอบภาพต่อวินาที ภาพที่ได้จึงจะไม่กระพริบ

การที่ระบบใดจะส่งจำนวนเส้นในหนึ่งกรอบภาพคือ จากส่วนบนสุดของจอถึงส่วนล่างสุดของจอภาพ นั้นก็เป็นเรื่องที่ต้องเลือกกันตามความเหมาะสม ถ้าจำนวนเส้นมาก ภาพจะมีรายระเอียดมาก มีความคมชัดมาก แต่ความกว้างของช่องสัญญาณ (Band Width) ก็จะสูงขึ้นด้วย ทำให้การส่งวิทยุโทรทัศน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช

ได้ จำนวนช่อง (Channel) น้อยลงเพราะว่า ความถี่ (Frequency) มีจำกัดถ้าจำนวนเส้นน้อยจะทำให้การส่งสัญญาณวิทยุโทรทัศน์มีจำนวนช่องเพิ่มขึ้นแต่ความละเอียดและความคมชัดของภาพที่ได้มีคุณภาพต่ำลง

ทางอเมริกาเลือกใช้ระบบ 525 เส้น เพราะมีความกว้างของช่องสัญญาณเพียง 6 MHz เรียกว่าระบบ FCC(Federal Communications Commission) หรือ ระบบอเมริกา

ทางยุโรปเลือกใช้ระบบ 625 เส้น เพราะให้ความคมชัดมากกว่า มีความกว้างของช่องสัญญาณ 7 MHz ส่งได้น้อยช่องกว่าเรียกว่าระบบ CCIR(International Radio Consultative Committee) หรือ ระบบยุโรป

ตารางที่ 2.2 แสดงช่องความถี่โทรทัศน์ระบบ FCC และ CCIR ย่าน VHF

Channel	ระบบ FCC(525 เส้น)			ระบบ CCIR(625เส้น)		
	แบนด์ความถี่ (MHz)	ความถี่พาห์ภาพ (MHz)	ความถี่พาห์เสียง (MHz)	แบนด์ความถี่ (MHz)	ความถี่พาห์ภาพ (MHZ)	ความถี่พาห์เสียง (MHz)
2	54-60	55.25	59.75	47-54	48.25	53.75
3*	60-66	61.25	65.75	54-61	55.25	60.75
4	66-72	67.25	71.75	61-68	62.25	67.75
5*	76-82	77.25	81.75	174-181	175.25	180.75
6	82-88	83.25	87.75	188-195	189.25	194.75
7*	174-180	175.25	179.75	195-202	195.25	201.75
8	180-186	181.25	185.75	202-209	203.25	208.75
9*	186-192	187.25	191.75	209-216	210.25	215.75
10	192-198	193.25	197.75	216-223	217.25	222.75
11*	198-204	199.25	203.75	223-230	224.25	229.75
12*(itv)	204-210	205.25	209.75	230-300	231.25	299.75
13	210-216	211.25	215.75	300-370	301.25	369.75

* ช่องสัญญาณโทรทัศน์ที่ใช้งานในประเทศไทย

2.3 ระบบโทรทัศน์

ระบบโทรทัศน์ที่สำคัญ ๆ ที่ใช้ทั่วโลกมีอยู่ 3 ระบบคือ

2.3.1 ระบบ NTSC(National Television System Committee) เป็นระบบที่เกิดขึ้นก่อนระบบอื่น ๆ และถือว่าเป็นระบบแม่แบบของระบบโทรทัศน์ สหรัฐอเมริกายึดถือเอาระบบนี้เป็นระบบมาตรฐานโทรทัศน์สีไม่ว่าระบบใดล้วนดัดแปลงมาจากระบบ NTSC ทั้งสิ้น

2.3.2 ระบบ SECAM(Sequential Colors With A Memory) เป็นระบบที่เกิดขึ้นจากประเทศฝรั่งเศส และ มีการปรับปรุงเรื่อยมา ระบบนี้ก็คล้ายกับระบบ NTSC แต่ระบบ SECAM มีจำนวนเส้นมากกว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.3 ระบบ PAL(Phase Alternating) เป็นระบบที่ดัดแปลงจากระบบ NTSC อีกระบบหนึ่ง เนื่องจากพบว่าระบบ NTSC มีความผิดเพี้ยนทางสี ทำให้ไม่ได้เห็นสีที่แท้จริง จึงแก้ไขส่วนนี้จนกลายเป็นระบบ PAL ขึ้น ระบบนี้ใช้กันมากในยุโรป ประเทศไทย และ ออสเตรเลีย เห็นว่าเป็นระบบที่ดีที่สุดจึงได้นำมาใช้ โดยทั่วไปมักเป็นประเทศที่ใช้ระบบจ่ายไฟตามบ้านแบบ 50 Hz ซึ่งก็จะใช้อัตราความถี่กวาดแนวดิ่งเท่ากับ 50 Hz ซึ่งจำนวนกรอบภาพต่อวินาทีจะเป็น 25 กรอบภาพ จำนวนเส้น 625 เส้น

ซึ่งแม้ว่าประเทศต่างๆ จะรับระบบเหล่านี้ไว้เป็น มาตรฐานในกิจการโทรทัศน์ของประเทศตน แต่รายละเอียดอื่น ๆ ของระบบอาจจะมีความแตกต่างกันออกไปได้อีก นอกจากนี้ยังมีการแปลงระบบจากระบบหนึ่งไปเป็นอีกระบบหนึ่งเพื่อครอบคลุมการใช้งานถึงกันทั่วโลก

ตารางที่ 2.3 แสดงคุณสมบัติของแต่ละระบบโทรทัศน์

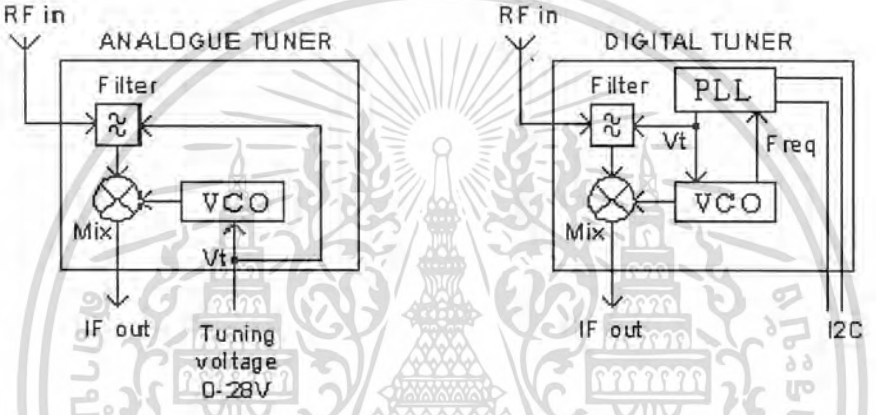
	ประเทศในแถบอเมริกาเหนือและอเมริกาใต้ สหรัฐอเมริกา	ประเทศในแถบยุโรปตะวันตก			
	แคนนาดา เม็กซิโก และญี่ปุ่น	เยอรมัน อิตาลี และสเปน(ไทย)	อังกฤษ	ฝรั่งเศส	รัสเซีย
เส้นต่อเฟรม	525	625	625	625	625
เฟรมต่อวินาที	30	25	25	25	25
ความถี่ฟิลด์(Hz)	60	50	50	50	50
ความถี่ลายน์(Hz)	15,750	15,625	15,625	15,625	15,625
ความกว้างภาพ (MHz)	4.2	5 หรือ 6	5.5	6	6
ความกว้างช่อง (MHz)	6	7 หรือ 8	8	8	8
มอดดูเลทชั่นภาพ	-	-	-	-	-
สัญญาณเสียง	FM	FM	FM	FM	FM
ระบบโทรทัศน์สี	NTSC	PAL	PAL	SECAM	SECAM
คลื่นพาหะรองสี (MHz)	3.85	4.43	4.43	4.43	4.43

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

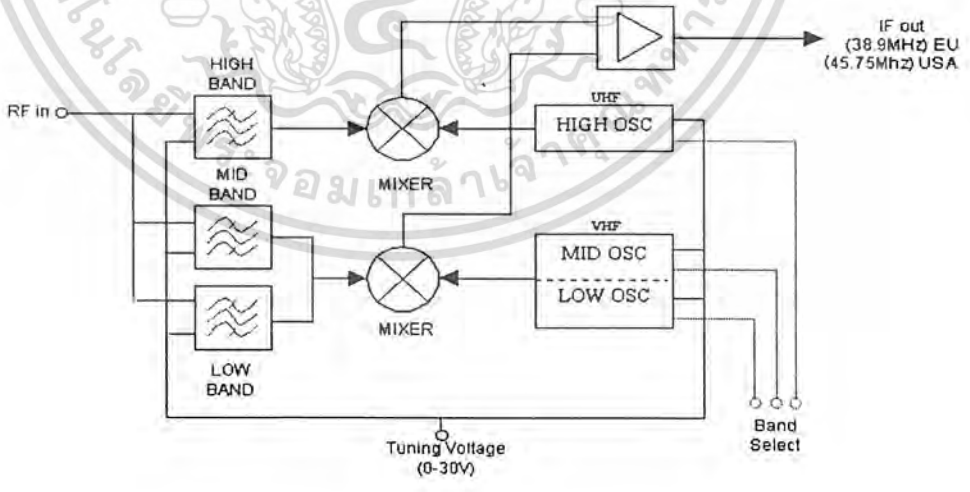
2.4 เครื่องรับโทรทัศน์สี

2.4.1 ภาคจูนเนอร์

ภาคจูนเนอร์ หรือ ภาคสวิตช์เลือกช่อง (Channel Select) ทำหน้าที่เลือกรับสัญญาณโทรทัศน์ช่องที่ต้องการจากสายอากาศขนาดของสัญญาณที่รับได้นั้นมีค่าเพียงไม่กี่ไมโครโวลต์จะถูกขยายและทอนความถี่อาร์เอฟ (RF Frequency) ให้ลดลงเป็นความถี่ไอเอฟ (IF Frequency)ไม่ว่าจะเป็นเครื่องรับโทรทัศน์สีหรือขาวดำก็ต้องมีภาคจูนเนอร์นี้ ในปัจจุบันการเลือกรับช่องสัญญาณมีหลายระบบอาทิ ระบบเลือกช่องแบบสัมผัส (Touch Tuner) ระบบอีเล็กทรอนิกส์จูนเนอร์ (Electronics Tuner) หรือ อาจใช้ระบบรีโมตคอนโทรล (Remote Control)

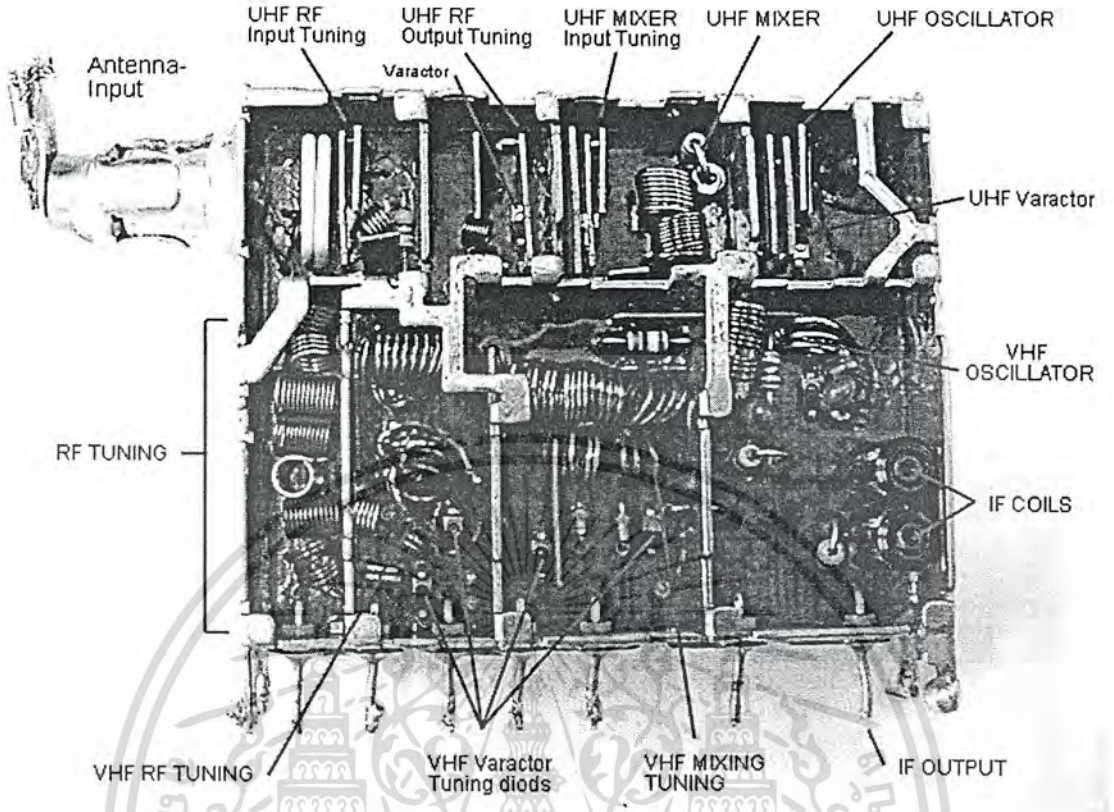


ก.) บล็อกไดอะแกรมของภาคจูนเนอร์แบบอนาล็อกและแบบดิจิตอล

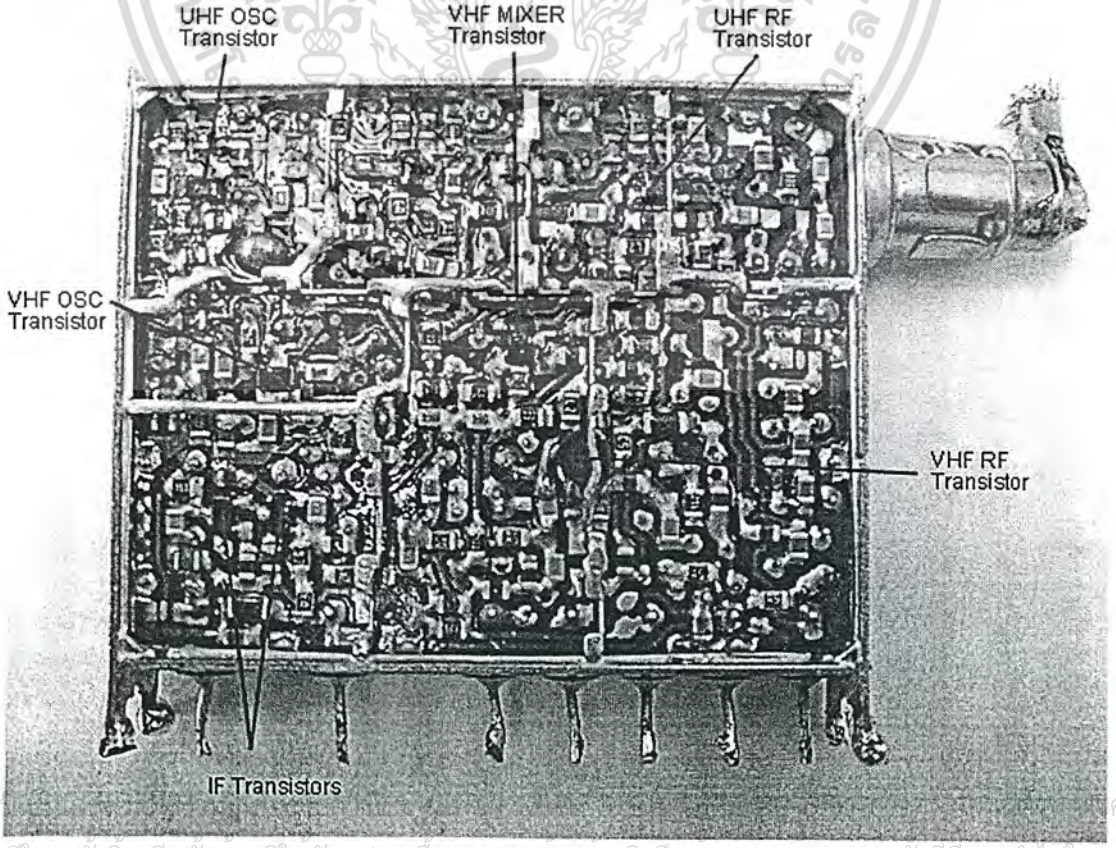


ข.) บล็อกไดอะแกรมของภาคจูนนิ่งโวลต์เตจ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

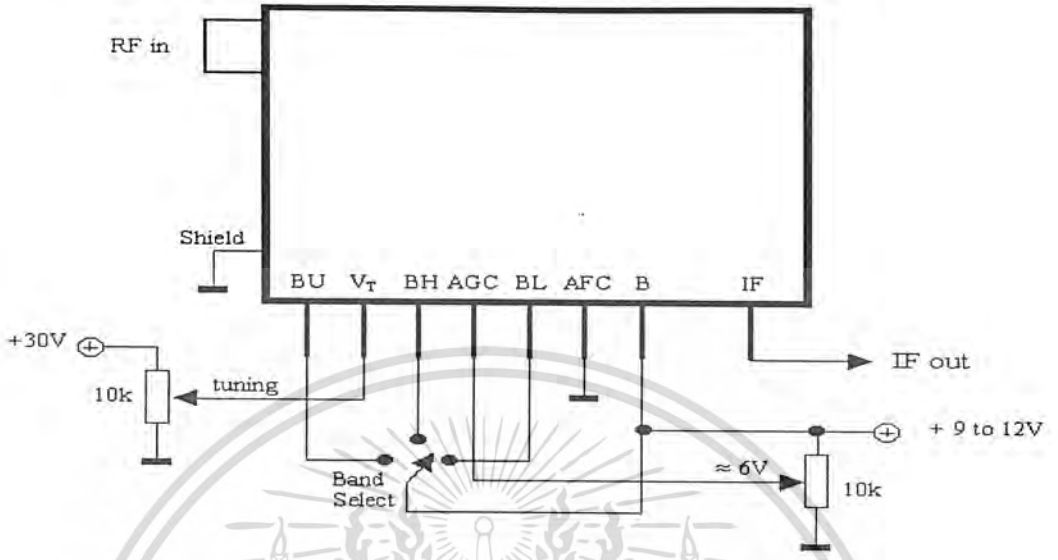


ค.) รูปด้านบนของกล่องจูนเนอร์



เอกสาร
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช

ง.) รูปด้านล่างกล่องจูนเนอร์

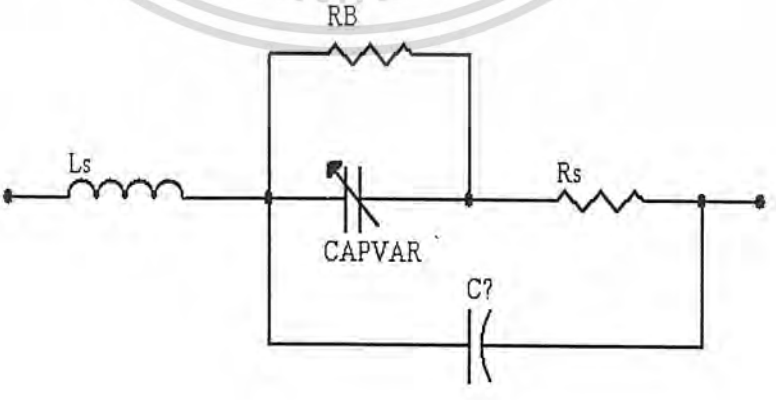


จ.) รูปวงจรของภาคจูนเนอร์

รูปที่ 2.1 จูนเนอร์

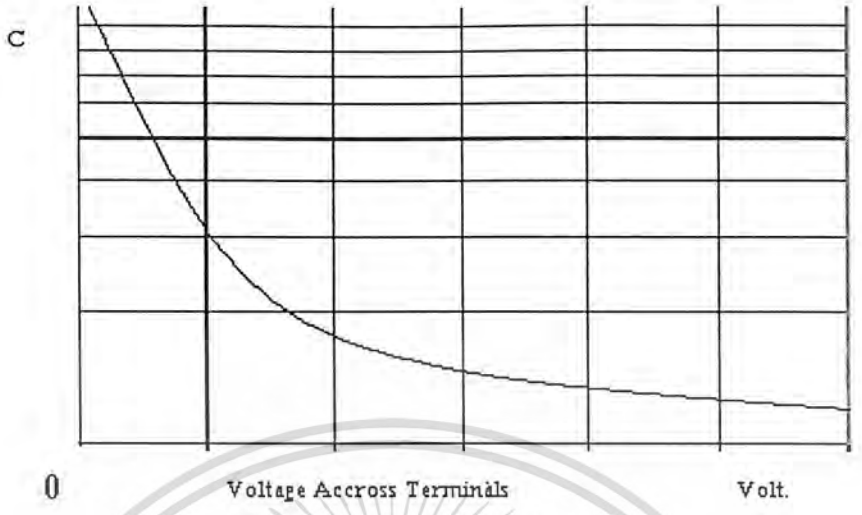
วงจรจูนเนอร์ในปัจจุบันได้หันมาใช้วงจรอีเล็กทรอนิกส์ และ ต่อ ๆ ไปคาดว่าวงจรจูนเนอร์จะมีระบบควบคุมอัตโนมัติมากขึ้นเรื่อย ๆ

จูนเนอร์ระบบอีเล็กทรอนิกส์ มีอุปกรณ์สำคัญอยู่อย่างหนึ่ง คือ วาแรคเตอร์ไดโอด (Varactor Diode) ซึ่งเป็นไดโอดชนิดหนึ่ง ที่สามารถเปลี่ยนค่าความจุได้ตามแรงดันไฟฟ้าที่ป้อนเข้ามา ใช้ในการปรับแต่งความถี่ของวงจร โดยการจ่ายแรงดันไฟแบบรีเวิร์สไบอัสให้แก่อุปกรณ์ตัวนั้น โดยคาปาซิเตอร์ตัวนี้ สามารถเปลี่ยนแปลงค่าได้เพียงแค่ทำการปรับเปลี่ยนแรงดันไฟฟ้าเท่านั้น

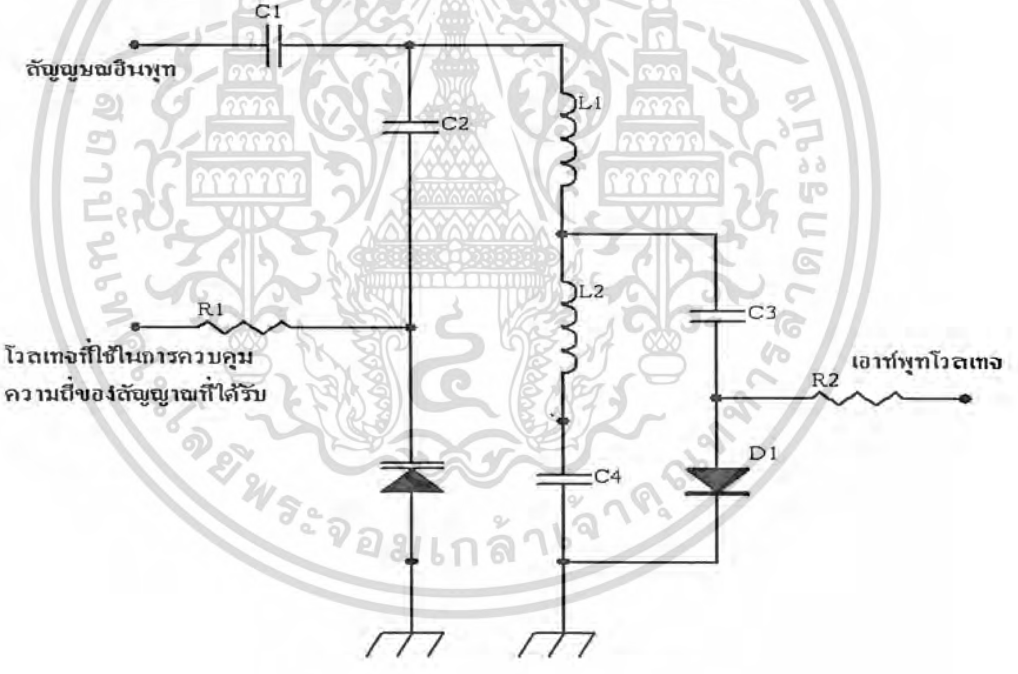


ก.) วงจรสมมูลของวาแร็คเตอร์ หรือ วาริแคบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ข.) แสดงค่าความจุที่เปลี่ยนแปลงตามค่าแรงดันไฟรีเวิร์ส



ค.) วงจรจูนเนอร์แบบใช้วาริแคบไดโอด

รูปที่ 2.2 แสดงคุณสมบัติของวาริแคบไดโอด

จากหลักการเบื้องต้นนั้น เราสามารถแยกวงจรอิเล็กทรอนิกส์จูนเนอร์ ออกเป็นส่วนประกอบสำคัญ ๆได้ 2 ส่วนด้วยกันส่วนแรกเป็นส่วนที่อยู่ในกล่องจูนเนอร์ซึ่งส่วนนี้เป็นส่วนที่มีโลหะชิลด์(Shild) ป้องกันสัญญาณรบกวนไว้ภายในประกอบด้วยวงจรหลักอันได้แก่ วงจรขยายย่านความถี่วิทยุ (RF Amp) วงจรผสมสัญญาณ(Mixer) วงจรผลิตความถี่(Oscillators) และ ระบบการเรโซแนนซ์ต่าง ๆ คล้ายกับวงจรจูนเนอร์ทั่วไป ส่วนที่สอง คือ ส่วนของระบบควบคุม ซึ่งส่วนนี้เป็นส่วนที่อยู่ภายนอกกล่องจูนเนอร์ ประกอบด้วยชุดควบคุมการเลือกความถี่สัญญาณเฉพาะช่อง

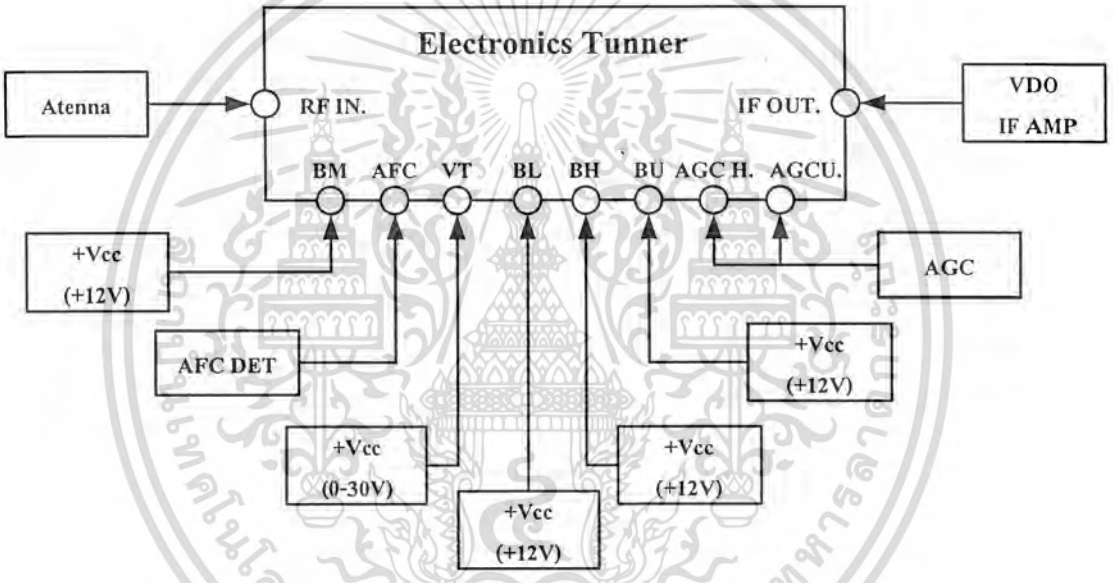
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

องค์ประกอบภายนอก ที่เกี่ยวข้องกับการทำงานของ วงจรอีเล็กทรอนิกส์จูนเนอร์ มีส่วนประกอบต่าง ๆ ดังรายละเอียดต่อไปนี้

- วงจรสายอากาศ (Antenna) ทำหน้าที่รับเอาสัญญาณความถี่สถานีต่างๆ จากระบบสายอากาศที่มีความแรงเพียงพอ (ระดับมาตรฐาน 60 เดซิเบล) ส่งให้กับจูนเนอร์ตรงตำแหน่ง RF IN.

- แรงดันไฟเลี้ยงวงจร (Main Voltage:BM) เป็นแรงดันไฟฟ้าที่จ่ายเป็นไฟ Vcc เป็นไฟหลักที่ใช้เลี้ยงทรานซิสเตอร์ภายในกล่องจูนเนอร์

- แรงดันไฟควบคุมอัตราขยายอัตโนมัติ (Automatic Gain Control:AGC) แรงดันไฟชุดนี้จ่ายให้กับวงจร RF Amplifier เพื่อควบคุมอัตราขยายอย่างอัตโนมัติ ให้ระดับความแรงของสัญญาณมีระดับความแรงที่คงที่ที่สุด



รูปที่ 2.3 องค์ประกอบภายนอกของอีเล็กทรอนิกส์จูนเนอร์

- แรงดันไฟเลือกความถี่แบนด์ต่ำ (VHF Low-Band Voltage:BL) แรงดันไฟจะมีผลต่อขดลวดภายในกล่องจูนเนอร์ ทำให้ค่าของขดลวดมีค่ามากขึ้น การรับความถี่ที่จะรับได้ในแบนด์ต่ำ คือ รับช่อง2 ถึงช่อง 4(ในประเทศไทยช่องที่อยู่ในแบนด์ต่ำนี้คือช่อง3)

- แรงดันไฟเลือกความถี่แบนด์สูง (VHF High-Band Voltage:BH) ทำหน้าที่เป็นแรงดันไฟฟ้าที่ไปบังคับสวิตซ์ชิ่งไดโอด เพื่อเลือกขดลวดให้รับเฉพาะ วีเฮชเอฟแบนด์สูงอย่างเดียวคือ ช่อง5 ถึง ช่อง 12 (ในประเทศไทยช่องที่อยู่ในแบนด์สูงนี้คือ ช่อง5 , 7 , 9 และ ช่อง11)

- แรงดันไฟเลือกย่านความถี่ ยูเฮชเอฟ (UHF Voltage:BU) ทำหน้าที่จ่ายไฟเลี้ยงอีเล็กทรอนิกส์จูนเนอร์เพื่อการรับย่านความถี่ยูเฮชเอฟซึ่งเป็นย่านความถี่เหนือสูง (Ultra High Frequency:UHF) ซึ่งได้แก่ ช่อง21 ถึง 69 ใน ระบบ CCIR หรือ ช่อง14 ถึง 83 ใน ระบบ FCC ในประเทศไทยช่องที่อยู่ในแบนด์ยูเฮชเอฟนี้ คือ ช่อง itv และช่อง3 ย่าน UHF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- แรงดันไฟจูนนิ่ง (Tuning Voltage:VT) เป็นตัวทำหน้าที่กำหนดค่าความจุของวาริแคป หรือวาแรคเตอร์ โดยการส่งแรงดันไฟฟ้าเข้าไปบังคับค่าความจุของวาริแคป ซึ่งการเปลี่ยนแปลงค่าความจุนี้เองมีผลทำให้มีการเปลี่ยนแปลงของความถี่ค่าต่าง ๆ ตามค่าแรงดันจูนนิ่ง

- แรงดันไฟ เอเอฟซี (Automatic Frequency) เป็นแรงดั นไฟฟ้าที่จ่าย เพื่อไปควบคุม การผลิตความถี่ของวงจรออสซิลเลเตอร์ ให้ผลิตความถี่ได้ถูกต้องตลอดเวลา มิให้มีการแกว่งของความถี่เนื่องจากการเกิดคลอสมอดดูเลทชั่น (Cross Modulation) หรือ อินเตอร์เฟอเลนซ์อื่น ๆ อันจะทำให้การรับสัญญาณภาพและเสียงชัดเจน

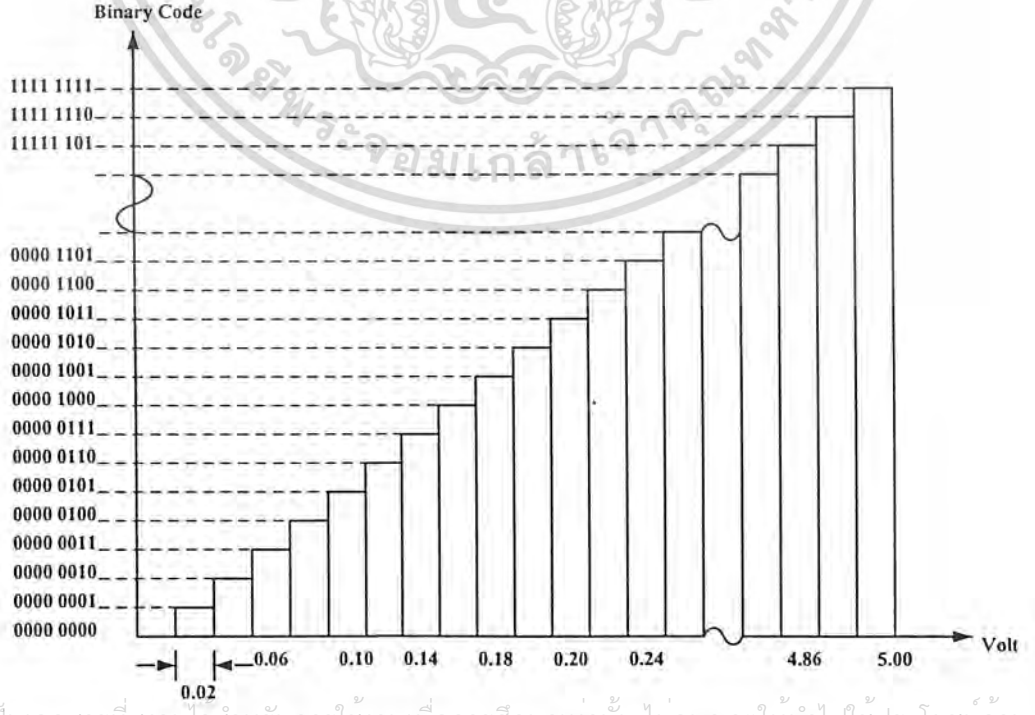
- ชุดควบคุมการเลือกช่อง (Selection Control Panel) ทำหน้าที่เป็นสวิตช์ตัดต่อเพื่อเลือกรับสัญญาณโทรทัศน์ เฉพาะช่องที่ต้องการเพียงชุดเดียว และ ยังทำหน้าที่เลือกย่านความถี่ หรือ แบนด์ว่าจะเลือกย่านใดเช่น VHF Low-Band , VHF High -Band หรือ UHF เป็นต้น

2.5 หลักการทำงานของ Analog to Digital Converter

กระบวนการต่าง ๆ ที่เกิดขึ้นตามธรรมชาติ ส่วนใหญ่หากนำมาแปรค่าเป็นสัญญาณทางไฟฟ้ามักเป็นสัญญาณที่อยู่ในรูปของแรงดัน หรือ กระแส หรือ ไม่ก็เป็นลักษณะของค่าความต้านทานลักษณะที่ได้จะเป็นสัญญาณอนาล็อก ซึ่งไม่สามารถนำไปใช้กับคอมพิวเตอร์ได้ จึงจำเป็นต้องมีวงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอล เราเรียกว่าวงจร "A to D Converter"

2.5.1 หลักการเบื้องต้นของการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอล

หากนำเอา A to D ขนาด 8 บิต มาเขียนกราฟคุณสมบัติระหว่างสัญญาณอินพุตกับเอาท์พุต โดยสมมุติว่าแรงดันอินพุต Vi เปลี่ยนค่าจาก 0-5 โวลต์ และ จะได้สัญญาณเอาท์พุตที่เป็นสัญญาณดิจิตอลจาก 00000000-11111111 ดังแสดงดังรูปที่ 2.4



รูปที่ 2.4 แสดงกราฟคุณสมบัติของ เอดีซี ขนาด 8 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.2 ค่าความละเอียดของ ADC

ค่าความละเอียดของ A to D หาได้จากการเปลี่ยนแปลงของค่าแรงดันอินพุตในการทำให้สัญญาณดิจิตอลเปลี่ยนค่าบิตนัยสำคัญต่ำสุดหรืออ้างอิงถึงเรื่อง A to D จะได้ว่าความละเอียดเท่ากับ 2^N โดยที่ N คือจำนวนบิตของวงจร

ความละเอียด = ค่าแรงดันอินพุตต่อบิต = ค่าเต็มสเกลหารด้วย $2^N - 1$

ถ้าสมมุติว่ามีเอาท์พุต 8 เส้น โดยเอาท์พุตแต่ละเส้นแสดงสถานะทางลอจิกเป็น 0 หรือ 1 จะมีความแตกต่างทางรหัสไบนารี ทั้งหมด 2^8 หรือ 256 รหัส

เช่น ถ้าตัวแปลงสัญญาณ มีความแตกต่างทางรหัสเอาท์พุต 256 ระดับ สัญญาณอินพุทถูกแทนเป็นไบนารีจาก 00000000 ถึง 11111111 ถ้าย่านอินพุตเริ่มจาก 0-5 โวลต์ ดังนั้นค่าความละเอียดเท่ากับ 5/256 = 0.019 โวลต์ หรือประมาณ 0.02 โวลต์

2.5.3 ชนิดของ ADC อาจจำแนกได้ดังนี้

2.5.3.1 เอดีซี ชนิดป้อนกลับขนาน

2.5.3.2 เอดีซี ชนิดอินทิเกรต

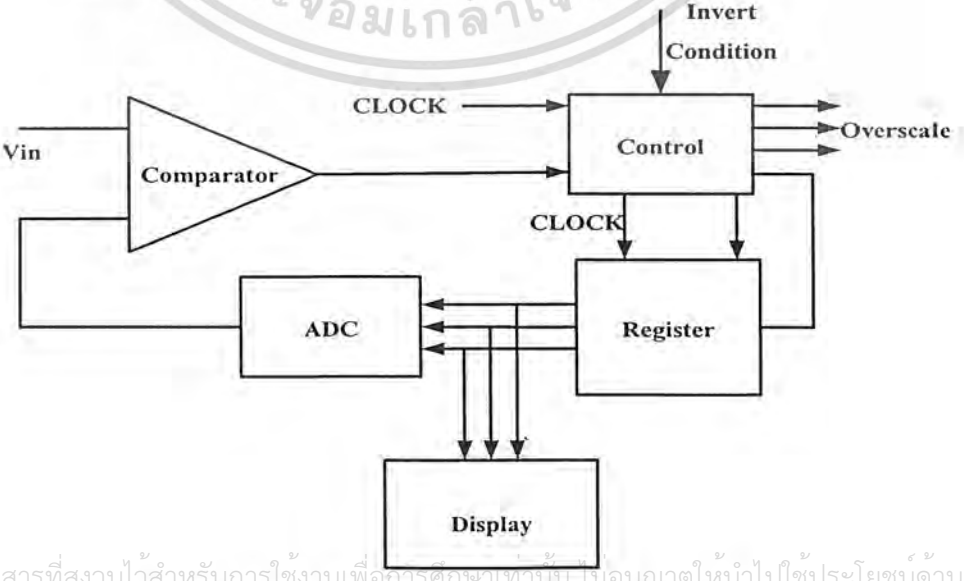
2.5.3.3 เอดีซี ชนิดพร้อมกัน

2.5.3.4 เอดีซี ชนิดป้อนกลับเรียงลำดับ

ในที่นี้จะกล่าวถึงวงจรเอดีซีชนิดป้อนกลับแบบขนานเท่านั้น ซึ่งเป็นชนิดที่ใช้ในโครงงานนี้ เอดีซี ชนิดป้อนกลับขนาน

หลักการคือการใช้วงจรดีเอซีในระบบป้อนกลับวงจรเอดีซีที่เป็นวงจรประมวลสำเร็จรูปส่วนใหญ่จะใช้หลักการนี้ เอดีซี ชนิดป้อนกลับขนานยังแบ่งเป็น

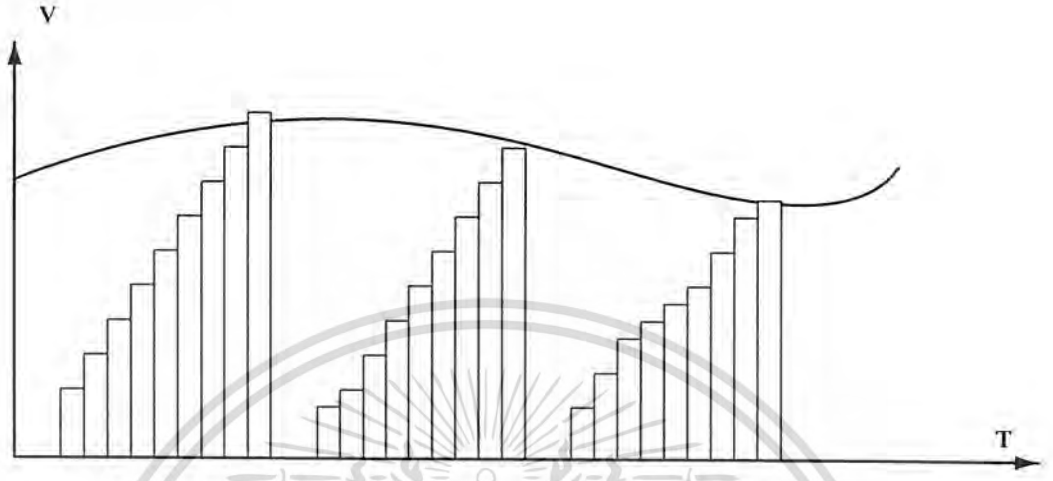
- เอดีซี ขั้นบันได
- เอดีซี ตามรอย (Tracking)
- เอดีซี ที่ใช้การประมาณค่าโดยลำดับ (Successive approximation)



รูปที่ 2.5 แสดงบล็อกของ วงจรเอดีซี ขั้นบันไดหรือตามรอย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

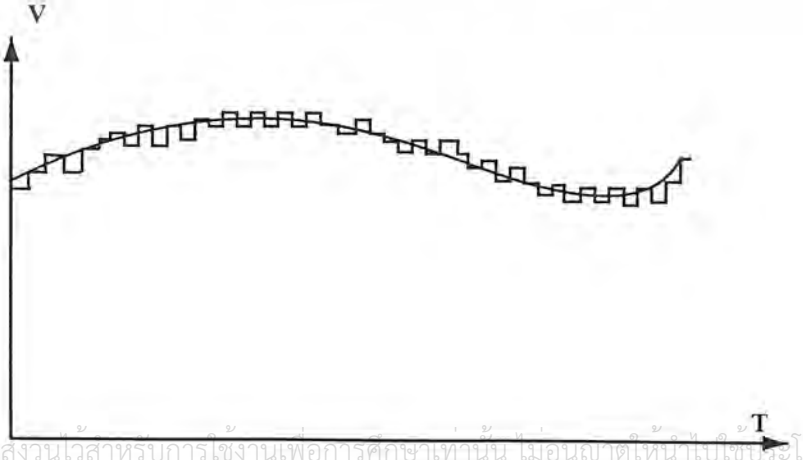
จากรูปที่ 2.5 แสดงแผนภาพของวงจรเอดีซี ขั้นบันได หรือตามรอยแล้วแต่ว่าวงจรนับเป็นแบบธรรมดาหรือแบบนับขึ้นลง



รูปที่ 2.6 แสดงรูปคลื่นของวงจร เอดีซี ขั้นบันได

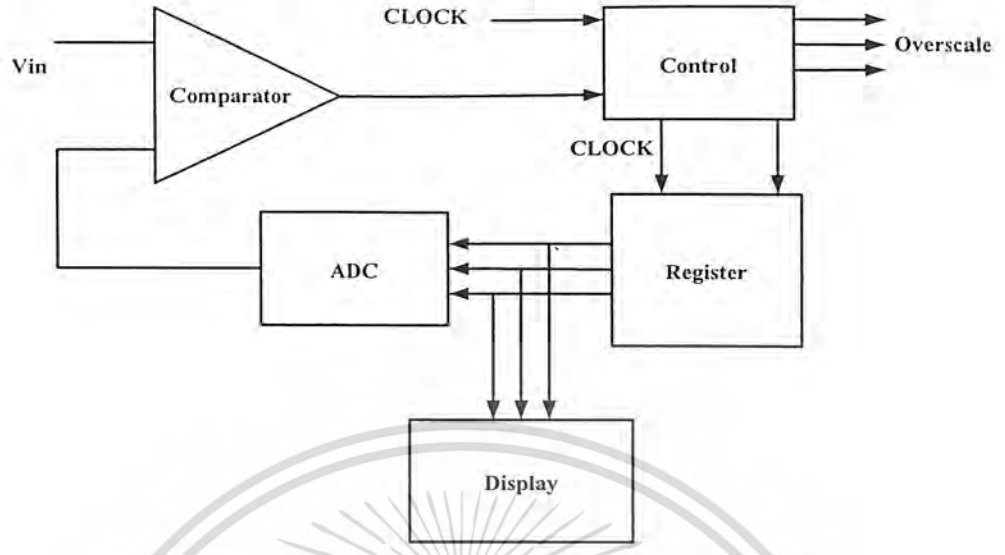
ในกรณีของวงจรเอดีซี ขั้นบันได เมื่อมีคำสั่งให้ทำการแปลงผันวงจรนับจะตั้งต้นใหม่ (Reset) สัญญาณนาฬิกาจะทำให้วงจรนับ นับขึ้นไปเรื่อย ๆ ผลก็ คือ แรงดันออกของเอดีซี จะเป็นรูปขั้นบันได (ดูรูปที่ 2.6) จนกระทั่งขึ้นสูงกว่า Va วงจรเปรียบเทียบจะบอกให้วงจรควบคุมหยุดสัญญาณนาฬิกาที่ส่งให้กับวงจรนับจนกว่าจะมีคำสั่งให้แปลงผันใหม่หรือไม่วงจรเปรียบเทียบจะบอกให้วงจรควบคุมตั้งต้นวงจรนับใหม่ (กรณีรูปที่ 2.6) และวงจรจะเริ่มต้นกระบวนการแปลงผันใหม่ทันที

ถ้าเราใช้วงจรนับขึ้น-ลง และ ให้วงจรเปรียบเทียบทำหน้าที่ตัดสินว่าจะนับขึ้น หรือ นับลงถ้าแรงดันออกของ เอดีซี ต่ำกว่า Va ให้นับขึ้น แรงดันออกของเอดีซีจะลดลง เช่นกัน สังเกต ได้ว่ากรณีที่ Va มีค่าคงตัวหรือเกือบคงตัว แรงดันออกของเอดีซี จะขึ้นลงทุก ๆจังหวะของสัญญาณนาฬิกา ทำให้เกิดความไม่แน่นอนในบิตต่ำสุดของสัญญาณเชิงเลข (Digital Signal) ขาออก (ดังรูปที่ 2.7) อย่างไรก็ดีวงจรเอดีซี ตามรอยมีข้อน่าสนใจ คือ เวลาการแปลงผัน (Conversion Time) จะสั้น และ สัญญาณเชิงเลขที่ได้จะแทนรูปคลื่นของสัญญาณเชิงอุปมาน (Analog Signal) ได้ดีกว่า



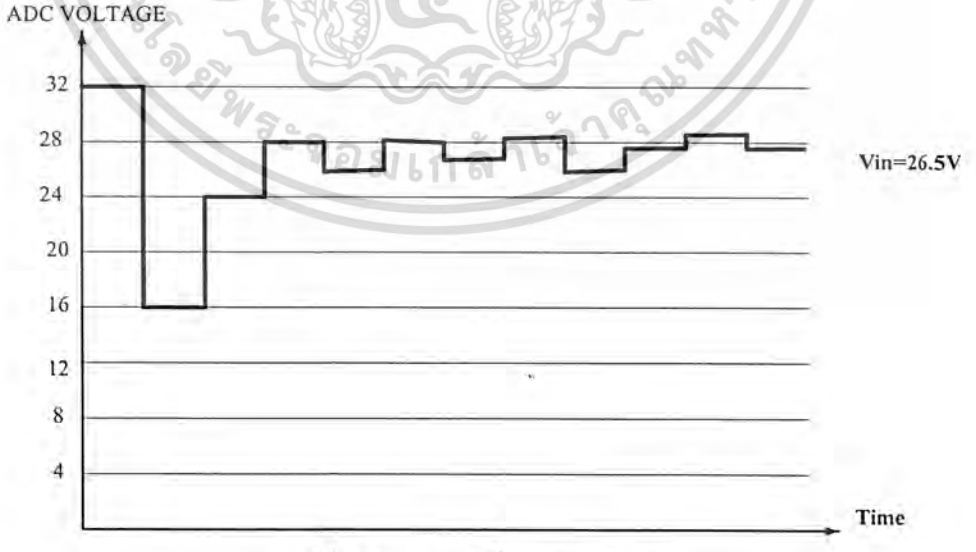
รูปที่ 2.7 แสดงรูปคลื่นของวงจรเอดีซีตามรอย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.8 แสดงบล็อกของวงจร เอดีซี ที่ใช้การประมาณค่าโดยลำดับ

จากรูปที่ 2.8 แสดงบล็อกของวงจรเอดีซีที่ใช้การประมาณค่าโดยลำดับจะสังเกตว่าเราใช้วงจรทะเบียน(Register) แทนวงจรนับการควบคุมการทำงานของวงจรจะมีขั้นตอนที่ยุ่งยากกว่า เอดีซี ตามรอยขั้นตอนการทำงานนี้แสดงอยู่ในแผนภาพในรูปที่ 2.4 ตัวอย่างเช่น เราต้องการแปลงผัน Vin = 26.5 โวลต์ เป็นสัญญาณเชิงเลข 6 บิต สมมุติว่าบิตในสำคัญต่ำสุด (LSB) สมนัยกับ 32 โวลต์ ซึ่งเทียบแล้วจะใหญ่กว่า Vin ดังนั้น บิตในสำคัญสูงสุดเท่ากับศูนย์ (MSB = 0) ให้บิตที่มีนัยสำคัญรองลงไปเป็น 1 เลข 010000 จะสมนัยกับ 24 โวลต์ เทียบ 24 โวลต์ Vin และเช่นนี้ไปเรื่อย ๆ ไปจนครบทุกบิต ดูรูปคลื่นในรูปที่ 2.9



รูปที่ 2.9 แสดงรูปคลื่นวงจร เอดีซี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

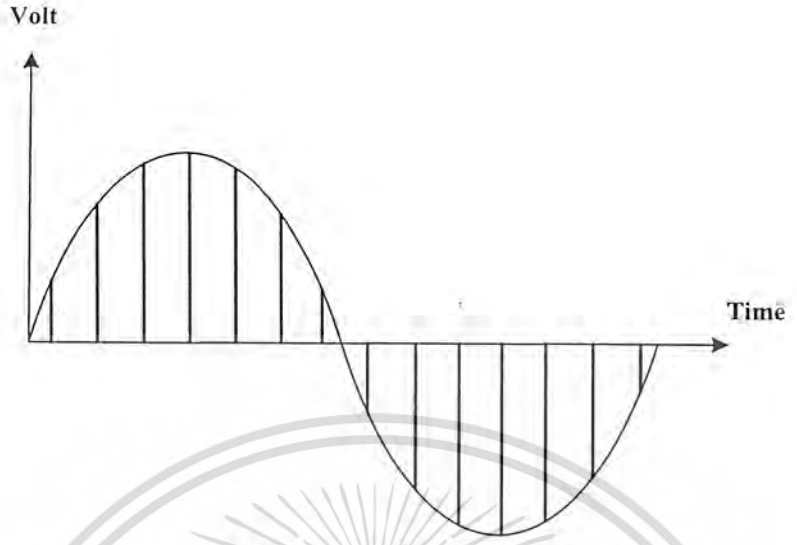
2.6 การแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอล

ในการแปลงสัญญาณอนาล็อกเป็นดิจิตอลนั้นสามารถทำได้ โดยการสร้างขบวนพัลส์เพื่อที่จะนำมาสุ่มสัญญาณโดยพัลส์นั้นจะมีความถี่คงที่ค่าหนึ่งที่ เรียกว่า ความถี่ในการสุ่มสัญญาณ(Sampling–Frequency:f_s) เมื่อทำการมอดดูเลตระหว่าง ขบวนพัลส์ กับ สัญญาณอนาล็อก โดยเสมือนว่าสัญญาณอนาล็อกจะซ้อนทับมาบนขบวนพัลส์ ถ้าหากสัญญาณอนาล็อกที่ถูกสุ่มถูก hold จนกว่าสัญญาณค่าใหม่จะถูกสุ่มเข้ามาจนได้ลักษณะของเอาท์พุทที่แสดงในรูปที่ 2.10 ง

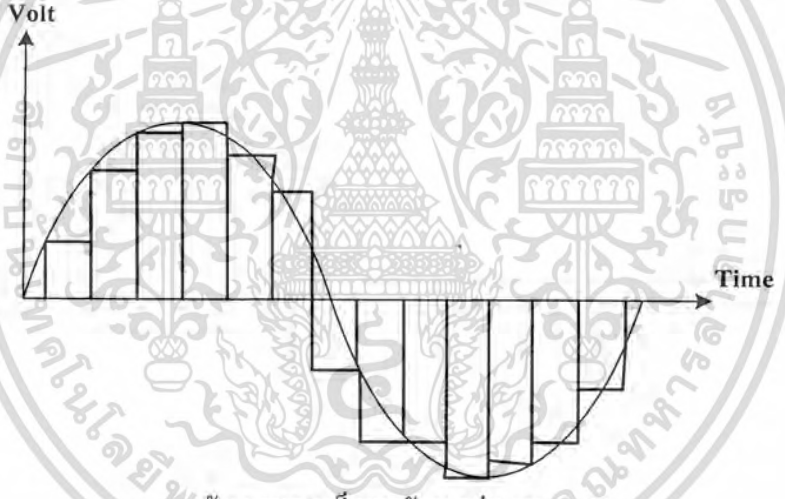
ก. สัญญาณอนาล็อกอินพุต

ข. พัลส์ที่นำมาสุ่มสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ค. สัญญาณอนาล็อกหลังการสุ่ม



ง. สัญญาณอนาล็อกหลังการสุ่มและ hold

รูปที่ 2.10 การสุ่มสัญญาณ

ถ้าสัญญาณต่อเนื่องซึ่งมีความถี่และฮาร์โมนิกส์ไม่เกิน f_c ถูกสุ่มด้วยอัตราการสุ่มเท่ากับ f_s ซึ่งมีค่าไม่น้อยกว่า $2f_c$ แล้วสัญญาณดังกล่าวจะสามารถเปลี่ยนกลับมาได้อย่างเดิม โดยที่จะไม่มีการสูญเสียรายละเอียดหรือผิดเพี้ยนไป

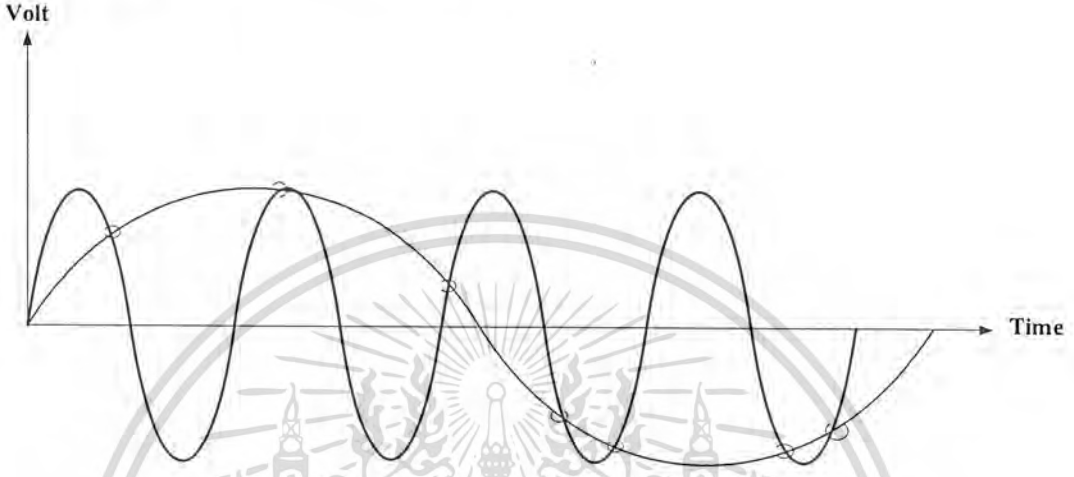
ผลของการใช้อัตราการสุ่มที่ไม่เหมาะสม จะไม่ทำให้เกิดสัญญาณรบกวนความถี่ต่ำ เรียกว่า Aliasing frequency เมื่อสัญญาณถูกเปลี่ยนกลับมาเช่นเดิมหลังจากถูกสุ่มค่าแล้วดังรูปที่ 2.10 จะเห็นว่าความถี่ Aliasing จะแตกต่างจากความถี่เดิมไปมาก Anti aliasing filter เป็นวงจรกรองผ่านความถี่ต่ำที่จะช่วยลดสัญญาณในแถบความถี่ทำให้เกิด Aliasing frequency ในขณะที่ไม่ต้องการให้เกิดความผิดพลาดของสัญญาณในแบนด์ที่ใช้งานและไม่ลดความแม่นยำในการวัดโดยรวมอีกด้วย นอกจากการใช้ฟิลเตอร์ฮาร์โมนิกส์ที่สูง ๆ แล้วพยายามให้การสุ่มเป็นไปได้รวดเร็วมากที่สุด ซึ่งปกติแล้วจะสูงกว่าความถี่ต่ำสุดตามทฤษฎี Sampling คือ $2f_c$

เอกสารนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าธนบุรี

การใช้ Anti aliasing filter ขึ้นอยู่กับ

- ความถี่สูงสุดที่น่าสนใจ
- อัตราการสุ่ม
- ความละเอียดของการแปลงสัญญาณ



รูปที่ 2.11 การเกิดความถี่ Aliasing

จากทฤษฎีการสุ่มค่าที่ว่าให้ความถี่ f_s มากกว่า $2f_c$ นั้นก็เพื่อขจัดการซ้อนกันของสเปคตรัม (Aliasing Effect) เพื่อจำกัดแบนด์วิดท์ของสัญญาณที่จะถูกแปลงไม่ให้เกินไปกว่า $f_s/2$ ซึ่งในทางปฏิบัติแล้วจะยังคงเกิดความถี่ frequency folding ได้เสมอจากส่วนฮาร์โมนิกส์ของสัญญาณ และ สเปคตรัมของสัญญาณรบกวนที่ยังคงมีอยู่แม้ว่าจะทำการฟิลเตอร์แล้วก็ตาม

2.7 การจัดระดับสัญญาณ (Quantizing)

อีกขั้นตอนหนึ่งที่สำคัญ หลังจากที่สัญญาณผ่านการสุ่มมาแล้วก็ คือ ขั้นตอนการจัดระดับของสัญญาณ โดยสัญญาณที่ผ่านการสุ่มซึ่งจะมีลักษณะที่ไม่ต่อเนื่อง (Discrete Signal) และ เนื่องจากสัญญาณอนาล็อก ส่วนใหญ่จะมีสัญญาณรบกวนปะปนมาด้วยเสมอ จึงจำเป็นที่ต้องกำจัดสัญญาณเหล่านี้ออกไป เพื่อไม่ให้เกิดความผิดพลาดในการประมวลผลแบบดิจิตอล และ สามารถนำไปเข้ารหัสได้ง่าย

เมื่อผ่านการสุ่ม และ การจัดระดับแล้วข้อมูลที่เป็นสัญญาณอนาล็อก จะถูกเปลี่ยนเป็นระดับสัญญาณที่แน่นอน และ มีลักษณะไม่ต่อเนื่องเป็นระดับต่าง ๆ กัน ในแต่ละสถานะของสัญญาณดิจิตอลเอาท์พุทจะแทนขนาดของสัญญาณอนาล็อกค่าใดค่าหนึ่ง ในช่วงแคบ ๆระหว่างจุดแบ่งระดับ เรียกช่วงเล็ก ๆ นี้ว่า Analog Quantization หรือ หนึ่งควอนตัม (Quantum) หรือ 1 LSB(Least significant Bit) ของการเปลี่ยนแปลงสัญญาณคลาดเคลื่อน (Error) ในการแทนค่าสัญญาณอนาล็อกในช่วงนั้นๆอยู่ด้วยค่าความคาดเคลื่อนนี้เป็นธรรมชาติของ Quantization ซึ่งทำการแก้ไขไม่ได้นอกเสียจากการเพิ่มจำนวนบิตของ Quantized ให้มากขึ้นและอีกอย่างหนึ่งที่สำคัญมากก็คือ ความละเอียด (Resolution) ของตัวแปลงว่ามีกี่บิต เพราะว่าจำนวนบิตของตัวแปลงจะบอกถึงจำนวนระดับสัญญาณ คือ

จำนวนระดับสัญญาณ$(Q) = 2^N$; N คือจำนวนบิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

61744

ถ้าเราใช้ตัวแปลงขนาด 8 บิต กับขนาดสัญญาณอนาล็อกที่สูงสุด 10โวลต์ จะได้จำนวนระดับสัญญาณเท่ากับ 256 ระดับ ดังนั้นค่าของบิตขวาสุด (Least Significant Bit:LSB) จะมีค่าเป็น

ค่าหนึ่งบิตด้านต่ำ เท่ากับ แรงดันสัญญาณด้านสูง/จำนวนระดับสัญญาณ

ในบางครั้งเราเรียก LSB ว่า "Step Size" โดยใช้สัญญาณจากตัวแปลง 8 บิต และขนาดสัญญาณ 10โวลต์ จะมีค่า $10/2^8 = 10/256 = 0.039$ โวลต์ แล้วอาจเขียนสมการในการหาค่า (Δ) ใหม่ได้ว่า

$$(\Delta) = FSR / Q$$

เมื่อ Q คือ จำนวนระดับสัญญาณ

FSR คือ ช่วงเต็มสเกลของแรงดันอนาล็อก (Full Scale Range)

Δ คือ ค่าความผิดพลาดจากการจัดระดับสัญญาณ

จะเห็นว่าจำนวนบิตยิ่งมาก ค่า Δ จะยิ่งลดลงจะทำให้ค่าความผิดพลาดลดลงไปด้วย โดยค่าความผิดพลาดจะอยู่ระหว่าง 0 ถึง $\Delta/2$ ซึ่งมีค่าความผิดพลาดอาจจะเป็นศูนย์ ถ้าสัญญาณอนาล็อกมีค่าที่กึ่งกลางของควอนตัมพอดี

2.8 การเข้ารหัส (Coding)

ในการเข้ารหัสสัญญาณที่ผ่านการสุ่ม และ การจัดระดับมาแล้วนั้น ส่วนใหญ่จะแปลงให้อยู่ในรูปของรหัสตัวเลขฐานสอง (Binary Code) แล้วทำการเปลี่ยนจากข้อมูลแบบขนานให้เป็นแบบอนุกรมเพื่อสามารถลดช่องสัญญาณในการส่งข้อมูลให้เหลือเพียงช่องสัญญาณเดียวได้

จากตารางที่ 2.3 จะแสดงการเข้ารหัสของระดับแรงดันที่ได้จากการสุ่มสัญญาณขนาด 0 ถึง 5 โวลต์ และ ผ่านการจัดระดับสัญญาณมาแล้ว ซึ่งที่ระดับแรงดันต่ำที่สุดก็จะมีขนาด 8 บิต เลขฐานสองเป็น 00000000 ส่วนระดับแรงดันสูงสุดก็จะมีรหัสเลขฐานสองเป็น 11111111 เป็นต้น

ตารางที่ 2.4 แสดงการเข้ารหัสสัญญาณ

Vin	Binary code
0	0000 0000
0.5	0001 1101
1.0	0011 0011
1.5	0100 1011
2.0	0110 0111
2.5	1000 0000
3.0	1001 1100
3.5	1011 0010
4.0	1100 1111
4.5	1110 1001
5.0	1111 1111

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากขั้นตอนทั้งหมดใน การแปลงสัญญาณอนาล็อกเป็นดิจิตอล นั้นเราสามารถที่จะทำการกำหนดความสามารถหรือคุณภาพในการแปลงสัญญาณได้ด้วยปัจจัยหนึ่งที่สำคัญมาก คือ ความละเอียด (Resolution) ซึ่งขึ้นอยู่กับจำนวนบิตนั้นเอง แต่ใ นการใช้งานจริงแล้วยังมีเรื่องความเร็วในการแปลงสัญญาณอีกด้วย

2.9 ไมโครคอนโทรลเลอร์ MCS-51

ไมโครคอนโทรลเลอร์เบอร์ 8051 เป็น CPU ในตระกูล MCS-51 ของบริษัทอินเทลถูกผลิตขึ้นมา ให้มีคุณสมบัติเหมาะสมกับงานประเภทระบบการควบคุมงานต่าง ๆ ในลักษณะงานที่ชื่อเรียกว่า Single Chip Microcontroller ดังนั้นในโครงงานนี้จึงได้ใช้โปรเซสเซอร์เบอร์นี้เป็นตัวควบคุมการรับและส่งข้อมูล ของหน่วยความจำ โดยอาศัยหน่วยความจำภายนอก และ พอร์ตอินพุต เอาท์พุต เพื่อให้ทำงานได้ตามต้องการ

2.9.1 คุณสมบัติของไมโครคอนโทรลเลอร์ตระกูล MCS-51

คุณสมบัติทั่วไปที่สำคัญของไมโครคอนโทรลเลอร์ตระกูล MCS-51 มีดังนี้

- เป็นไมโครคอนโทรลเลอร์ขนาด 8 บิต
- มีวงจรออสซิลเลเตอร์ และวงจรผลิตสัญญาณนาฬิกาภายในไอซี
- มีขาสัญญาณอินพุตเอาท์พุตจำนวน 32 บิต
- สามารถเชื่อมต่อหน่วยความจำภายนอก (External Data Memory) โดยอ้างตำแหน่งแอดเดรสได้ถึง 64K
- มีหน่วยความจำภายในตัว (On-Chip Program memory) ขนาด 4K โดยเฉพาะ 8052 จะมีหน่วยความจำส่วนนี้ถึง 8K สำหรับเบอร์ 8031 และ 8032 ไม่มีความจำในส่วนนี้
- มีหน่วยความจำภายในตัว (On-Chip Data memory) ขนาด 128 ไบต์ โดยเฉพาะเบอร์ 8032 และ 8052 จะมีหน่วยความจำในส่วนนี้ถึง 256 ไบต์
- มีหน่วยความจำข้อมูลภายในบางส่วนสามารถเข้าถึงข้อมูลระดับบิตได้ด้วยทำให้การควบคุมหรือ การตรวจสอบสถานะบิตทำได้ง่ายส่งผลให้การเขียนโปรแกรมทำได้ง่ายมากขึ้น
- มีไทมเมอร์/เคาน์เตอร์ (Timer/counters) ขนาด 16 บิต จำนวน 2 ตัว โดยเฉพาะเบอร์ 8052 จะมีไทมเมอร์/เคาน์เตอร์จำนวน 3 ตัว
- การอินเตอร์รัปต์สามารถทำได้จาก 5 แหล่งกำเนิดโดยเฉพาะเบอร์ 8032 และ 8052 จะทำการอินเตอร์รัปต์ได้จาก 6 แหล่งกำเนิด โดยการอินเตอร์รัปต์ยังสามารถจัดระดับความสำคัญได้เป็น 2 ระดับ
- มีพอร์ตสื่อสารอนุกรมอยู่ภายในตัวเองในการทำงานเป็นแบบฟูลดูเพล็กซ์(Full Duplex)
- มีคำสั่งในการคำนวณทางคณิตศาสตร์ และ ตรรกศาสตร์
- คำสั่งโดยส่วนใหญ่ใช้เวลาการทำงานเพียง 1uS(1/100000 วินาที) เมื่อใช้คริสตอลที่มีความถี่ 12 เมกะเฮิรตซ์
- ใช้แหล่งจ่ายไฟ 5 โวลต์เพียงชุดเดียว

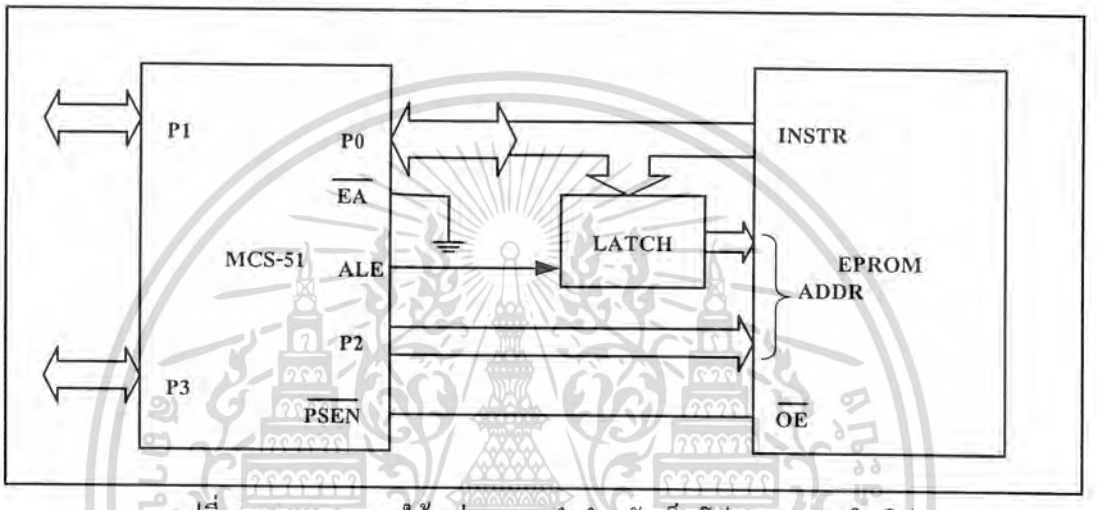
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.9.2 การแบ่งประเภทของหน่วยความจำ

ลักษณะการจัดการกับหน่วยความจำในระบบ CPU 8051 จะมีการแบ่งหน่วยความจำออกเป็น 2 ลักษณะ ตามชนิดของข้อมูลที่เก็บดังนี้

- หน่วยความจำโปรแกรม (Program memory)
- หน่วยความจำข้อมูล (Data Memory)

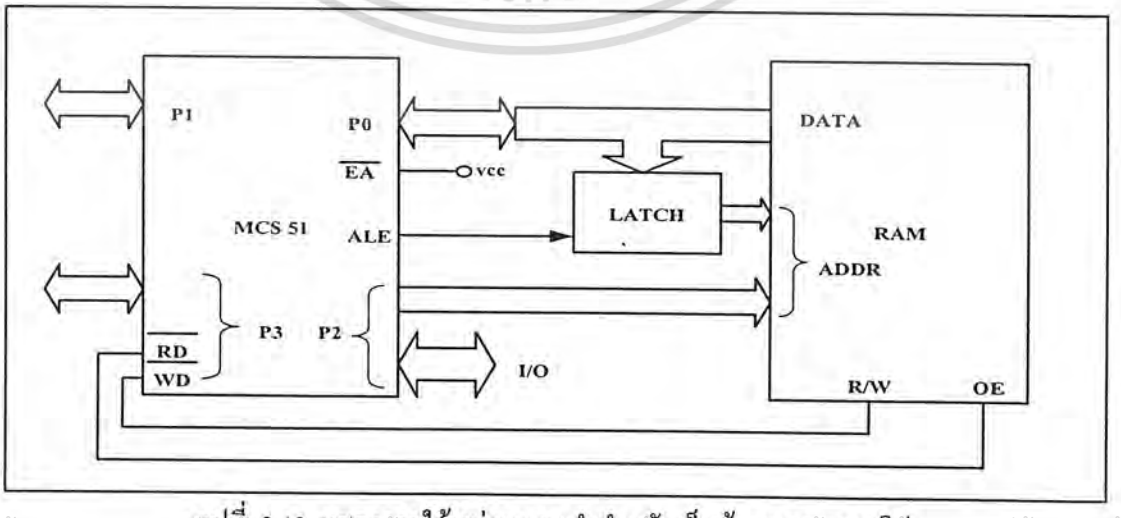
ส่วนหน่วยความจำโปรแกรมหมายถึง หน่วยความจำที่อ่านได้เพียงอย่างเดียว (ROM) ซึ่งเป็นส่วนหนึ่งที่บรรจุโปรแกรมที่ต้องการให้ CPU ทำงาน



รูปที่ 2.12 แสดงการใช้หน่วยความจำสำหรับเก็บโปรแกรมภายในชิป

ส่วนหน่วยความจำข้อมูลหมายถึง ส่วนที่เป็น RAM ซึ่งเราสามารถอ่าน หรือ เขียนเป็นข้อมูลเปลี่ยนแปลงได้ตลอดเวลาแต่ไม่สามารถประมวลผลโปรแกรมบนหน่วยความจำนี้ได้

โดยหน่วยความจำทั้ง 2 โปรแกรมนี้ถูกแยกออกกันด้วยคำสั่งทาง Software และลักษณะการติดต่อกับ Hardware ด้วยคือ จะมีคำสั่งเฉพาะสำหรับการติดต่อกับหน่วยความจำชนิดใดชนิดหนึ่งและจัดสัญญาณสโตรบในการติดต่อกับหน่วยความจำแต่ละชนิดแยกจากกันด้วย ดังรูปที่ 2.12 และ 2.13

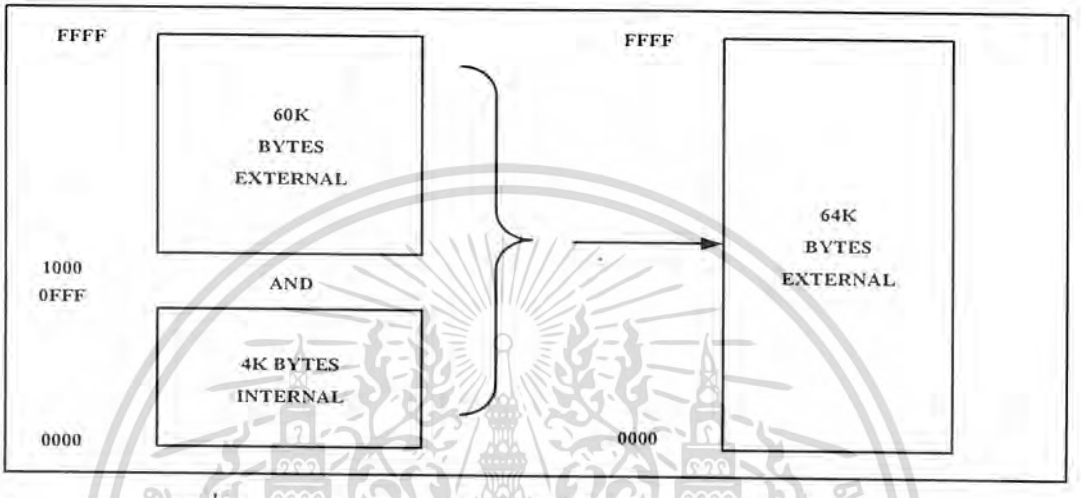


รูปที่ 2.13 แสดงการใช้หน่วยความจำสำหรับเก็บข้อมูลภายนอกชิป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.9.2.1 หน่วยความจำโปรแกรม (Program Memory)

หน่วยความจำโปรแกรมเป็นหน่วยความจำที่ใช้สำหรับเก็บค่าคำสั่งหรือโปรแกรมที่ผู้ใช้พัฒนาขึ้นมาโดยอาจประกอบอยู่ภายในตัวไอซีหรือไอซีหน่วยความจำประเภทอีพรอม (EPROM) ซึ่งในกรณีหลังนั้นจำเป็นต้องใช้ พอร์ตอินพุต/เอาท์พุตแอดเดรสบัส และ ดาตาบัส เพื่อให้สามารถต่อเข้ากับหน่วยความจำไอซีมาตรฐานได้



รูปที่ 2.14 ผังหน่วยความจำสำหรับเก็บโปรแกรมสำหรับเบอร์ 8051

ในการเชื่อมต่อหน่วยความจำโปรแกรมภายนอกต่อเข้ากับ 8051 นั้น เนื่องจากระบบบัสแอดเดรส และจากบัสข้อมูลของไมโครคอนโทรลเลอร์ 8051 จะเป็นลักษณะการใช้มัลติเพล็กซ์จากพอร์ตเดียวกัน คือ ในระยะเวลาเริ่มต้นเส้นสัญญาณของพอร์ตที่ใช้ในการส่งค่าแอดเดรสของตำแหน่งที่ต้องการติดต่อด้วยและในช่วงเวลาต่อมาจึงจะทำการเปลี่ยนไปเป็นสภาวะ High Impedance เพื่อใช้งานในสถานะของบัสข้อมูล แต่เนื่องจากว่าอีพรอมที่ใช้กันโดยทั่วไปนั้น ไม่ใช้การมัลติเพล็กซ์ และ มีขาสัญญาณบัสแอดเดรส และ บัสข้อมูลจะแยกออกจากกันโดยชัดเจน ดังนั้นการเชื่อมต่ออีพรอมเพื่อเป็นหน่วยความจำโปรแกรม จึงจำเป็นที่จะต้องมีวงจรประเภทแลตช์ประกอบขึ้น ในการเพิ่มเติมเพื่อค้างค่าของแอดเดรสที่ส่งออกมาจาก 8051 ในช่วงเวลาให้กับขาสัญญาณแอดเดรสของอีพรอมต่อไป

สัญญาณ EA(External Access) จะใช้ในการกำหนดเลือกว่า จะทำการอ่านข้อมูลที่มาจากหน่วยความจำโปรแกรมภายนอก หรือ ภายในตัวไอซีไมโครคอนโทรลเลอร์เอง ซึ่งหากเป็นระดับลอจิกต่ำจะอ่านข้อมูลมาจากหน่วยความจำภายนอกและกรณีตรงข้ามก็จะอ่านข้อมูลมาจากหน่วยความจำภายในตัวไอซีเอง สิ่งที่ควรสังเกต คือ เมื่อมีการอ่านข้อมูลจากหน่วยความจำภายใน และ มีค่าการใช้งานแอดเดรสที่อยู่ในช่วงที่สูงกว่าค่าสูงสุดของหน่วยความจำข้อมูลภายใน ในกรณีเช่นนี้ 8051 จะทำการอ่านค่าแอดเดรสที่สูงกว่ามาจากหน่วยความจำโปรแกรมภายนอกอัตโนมัติ ส่วนสัญญาณอื่น ๆ ของ 8051 ที่ใช้ระหว่างการติดต่อเพื่ออ่านข้อมูลจากหน่วยความจำโปรแกรมภายนอกดังแสดงในตารางที่ 2.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

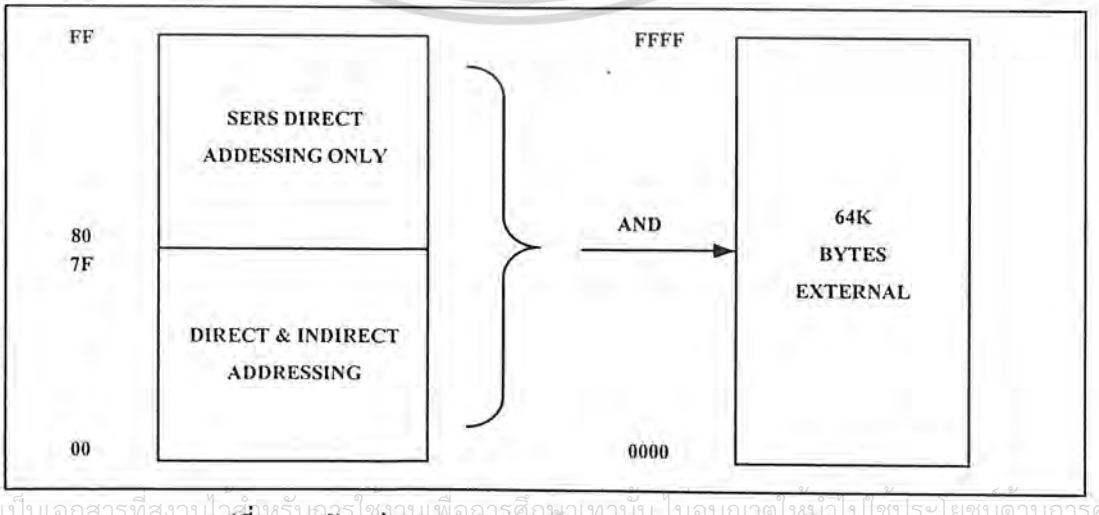
ตารางที่ 2.5 แสดงสัญญาณของ 8051 ที่ใช้ระหว่างการติดต่อเพื่ออ่านข้อมูลจากหน่วยความจำโปรแกรมภายนอก

สัญญาณ	คำจำกัดความ	ขาสัญญาณ	หน้าที่
EA	External Access	31	เลือกประเภทหน่วยความจำภายในหรือภายนอก
ALE	Address Enable	30	สัญญาณเอาท์พุตสำหรับการแลตซ์ข้อมูลแอดเดรสจากบัส
P2.0-P2.3	Port2	21-28	เป็นข้อมูลแอดเดรสไบต์สูงของหน่วยความจำ
P0.0-P0.7	Port 0	39-32	มัลติเพล็กซ์สัญญาณบัสแอดเดรสและบัสข้อมูล
PSEN	Program store Enable	29	สัญญาณระบุการอ่านให้กับหน่วยความจำ EPROM

การใช้งาน 8051 แบบไม่มีหน่วยความจำโปรแกรมภายในนั้น จำเป็นต้องมีการเชื่อมต่อเข้ากับหน่วยความจำโปรแกรมซึ่งเป็น ไอซีอีพรอม(EPROM) และ จะต้องกำหนดให้มันเริ่มต้นที่แอดเดรส 0000H เสมอทั้งนี้เพราะ เมื่อมีการรีเซต หรือ เริ่มต้นการจ่ายไฟให้กับระบบ 8051 จะได้เริ่มต้นการทำงานตามคำสั่งนี้ทันที

2.9.2.2 หน่วยความจำข้อมูล(Data Memory)

หน่วยความจำข้อมูลของ 8051 ไว้ใช้สำหรับเก็บข้อมูล หรือ ทำตัวแปรที่เกิดขึ้นในขณะที่กำลังประมวลผลโปรแกรมไว้เป็นการชั่วคราว โดยพื้นฐานแล้วหน่วยความจำข้อมูลจัดเป็นหน่วยความจำแบบสแตติก ดังนั้นเมื่อไม่มีการจ่ายไฟฟ้าให้กับระบบก็จะมีผลทำให้ข้อมูลที่เก็บไว้ภายในสูญหายสำหรับพื้นที่ของหน่วยความจำข้อมูลภายในของ 8051 สามารถได้สูงสุดไม่เกิน 64 กิโลไบต์ และ แยกประเภทออกเป็น 2 ลักษณะตามตำแหน่งที่ตั้งของหน่วยความจำคือ หน่วยความจำภายในซึ่งเป็นแรมที่อยู่ภายในตัวไอซีเองและ หน่วยความจำข้อมูลภายนอกซึ่งเป็นการใช้ไอซีหน่วยความจำมาเพิ่มเติมเข้าไปในวงจรเข้าไปในลักษณะเดียวกับการนำเอาไอซีอีพรอมมาต่อเป็นหน่วยความจำโปรแกรมดังแสดงในรูปที่ 2.15



รูปที่ 2.15 ผังหน่วยความจำสำหรับ Data Memory เบอร์ 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.9.2.2.1 หน่วยความจำข้อมูลภายใน

Byte	(MSB)							(LSB)	
7FH 30H	Scratch Pad Area								
2FH	7F	7E	7D	7C	7B	7A	79	78	
2EH	77	76	75	74	73	72	71	70	
2DH	6F	6E	6D	6C	6B	6A	69	68	
2CH	67	66	65	64	63	62	61	60	
2BH	5F	5E	5D	5C	5B	5A	59	58	
2AH	57	56	55	54	53	52	51	50	
29H	4F	4E	4D	4C	4B	4A	49	48	
28H	47	46	45	44	43	42	41	40	
27H	3F	3E	3D	3C	3B	3A	39	38	
26H	37	36	35	34	33	32	31	30	
25H	2F	2E	2D	2C	2B	2A	29	28	
24H	27	26	25	24	23	22	21	20	
23H	1F	2E	2D	2C	2B	2A	29	28	
22H	17	16	15	14	13	12	11	10	
21H	0F	0E	0D	0C	0B	0A	9	8	
20H	7	6	5	4	3	2	1	0	
1FH 18H	R0-R7								รีจิสเตอร์ แบงค์ 3
17H 10H	R0-R7								รีจิสเตอร์ แบงค์ 2
0FH 08H	R0-R7								รีจิสเตอร์ แบงค์ 1
07H 00H	R0-R7								รีจิสเตอร์ แบงค์ 0

รูปที่ 2.16 แสดง 128 ไบต์ของ RAM ที่เข้าข้อมูลแบบทางตรง และ แบบทางอ้อม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น การลอกเลียน ดัดแปลง เผยแพร่ หรือนำไปใช้

หน่วยความจำข้อมูลภายใน 8051 มีจำนวนทั้งหมด 256 ไบต์ โดยสามารถจำแนกออกได้เป็น 2 ลักษณะ คือ พื้นที่เฉพาะสำหรับตัวประมวลผลกลาง ซึ่งจะเรียกว่า รีจิสเตอร์ และพื้นที่ใช้งานทั่วไปสำหรับโปรแกรมที่ผู้ใช้สร้างขึ้นมาหน่วยความจำขนาด 128 ไบต์แรก บริเวณนี้ที่ตำแหน่งแอดเดรสอยู่ในช่วง 00H-2FH ซึ่งมีการจำแนกออกเป็น 3 ส่วนตามการใช้งานคือ

บริเวณแอดเดรส 00H-1FH แบ่งออกเป็นกลุ่มข้อมูลจำนวน 8 ไบต์ ได้รวมทั้งหมด 4 กลุ่ม โดยพื้นที่ในแต่ละกลุ่มจะถูกใช้งานในฐานะของรีจิสเตอร์ใช้งานโดยทั่วไปมีชื่อเรียกว่า รีจิสเตอร์ R0-R7

บริเวณแอดเดรส 20H-2FH จำนวนทั้งหมด 16 ไบต์ พื้นที่บริเวณนี้เป็นส่วนสำหรับผู้ใช้ซึ่งมีความสามารถพิเศษแตกต่างไปจากหน่วยความจำอื่น ๆ เนื่องจากผู้ใช้สามารถอ้างอิงถึงหน่วยความจำในบริเวณนี้ได้ในลักษณะไบต์ข้อมูล หรือ ในลักษณะบิตข้อมูลโดยตรง ดังนั้นหาก มองในลักษณะบิตข้อมูลแล้วจะมีพื้นที่ตัวแปรบิตให้ใช้ได้มากถึง 128 บิต

หน่วยความจำขนาด 128 ไบต์ ถัดไปเป็นพื้นที่ตั้งแต่บริเวณแอดเดรส 80H-FFH เป็นบริเวณของหน่วยความจำที่มีการใช้งานเฉพาะจาก 8051 เท่านั้นโดยจะนำมาใช้เป็นตำแหน่งของรีจีสเตอร์หน้าที่พิเศษจำนวน 20 ตำแหน่ง

2.9.2.2.2 หน่วยความจำข้อมูลภายนอก

การใช้หน่วยความจำภายนอกเป็นวิธีการแก้ปัญหาอย่างหนึ่งในกรณีที่ความต้องการหน่วยความจำสำหรับเก็บข้อมูลชั่วคราว หรือ ตัวแปรของโปรแกรมมากเกินกว่าขนาดของหน่วยความจำข้อมูลภายในซึ่งมีขนาดเพียง 128 ไบต์ หรือ 256 ไบต์ เท่านั้นบางครั้งการใช้หน่วยความจำข้อมูลภายนอกยังเหมาะสมกับงานประยุกต์บางอย่างที่จำเป็น ต้องมีการเก็บสำรองข้อมูลบางอย่างไว้ไม่ให้สูญหายแม้ว่าจะไม่มีการจ่ายไฟฟ้าแก่ให้ระบบก็สามารถทำได้ โดยการใช้ไอซีหน่วยความจำแรมพร้อมแบตเตอรี่สำรองประเภทลิเลี่ยมหรือใช้นิเกิลแคดเมี่ยมใช้ในการเป็นตัวเก็บข้อมูลเหล่านี้ไว้แทนอย่างไรก็ตาม ไม่ว่าสาเหตุของการนำไอซีหน่วยความจำภายนอกมาใช้งานจะเป็นอย่างไรจะมีผลทำให้ พอร์ตอินพุต/เอาท์พุต ของ 8051 ถูกนำไปใช้เพื่อติดต่อกับหน่วยความจำเหล่านี้แทน ดังนั้นจึงจำเป็นต้องมีการใช้วงจรประกอบอื่น ๆ เข้ามาชดเชยความสามารถเหล่านั้นของไมโครคอนโทรลเลอร์ 8051 แทน

การเชื่อมต่อกับหน่วยความจำข้อมูลภายนอกเข้ากับระบบของไมโครคอนโทรลเลอร์ 8051 จะมีวิธีการเหมือนกับการเชื่อมต่อหน่วยความจำอีพรอมโดยมีหลักการทำงานคือ จะมีไอซีแลตช์ทำหน้าที่ค้างค่าแอดเดรส ให้กับอินพุตของหน่วยความประเภทจำแรมส่วนขา RD , WR ก็จะทำการต่อโดยตรงกับไมโครคอนโทรลเลอร์ 8051 และ ถ้าต้องการต่อแรมหลาย ๆ ตัวก็ใช้การถอดรหัสแอดเดรสแบบเดียวกับการต่ออีพรอม

2.9.3 รีจิสเตอร์หน้าที่พิเศษ (SFR)

รีจิสเตอร์หน้าที่พิเศษเป็นรีจิสเตอร์สำหรับการควบคุมหน้าที่หรือเป็นตำแหน่งเฉพาะและ การทำงานของพอร์ตทั้งหมด โดยมีตำแหน่งอยู่ในบริเวณแอดเดรส 80H-FFH ดังแสดงในรูปที่ 2.17 การใช้งานในรีจิสเตอร์พิเศษเหล่านี้สามารถระบุชื่อ หรือ ตำแหน่งของรีจิสเตอร์ ได้แก่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- แอคคิวมูเลเตอร์รีจิสเตอร์ (Accumulator)

เป็นรีจิสเตอร์ขนาด 8 บิต จะทำหน้าที่ในกรณีเก็บข้อมูลที่จะทำการส่งให้กับหน่วยทำงานภายใน CPU และเก็บผลลัพธ์ที่ได้จากการทำงานนั้นการทำงานของรีจิสเตอร์แอคคิวมูเลเตอร์นี้มีลักษณะการทำงานเช่นเดียวกับแอคคิวมูเลเตอร์ทั่ว ๆ ไป

- รีจิสเตอร์ B (Register B) เป็นรีจิสเตอร์ที่ใช้สำหรับการทำคำสั่งคูณและหารตัวเลขในกรณีที่ใช้การคำนวณทางด้านคณิตศาสตร์ก็สามารถนำไปใช้งานเช่นเดียวกับรีจิสเตอร์ทั่ว ๆ ไป

Direct Byte Address	(MSB) Bit Address (LSB)								Special Function Register Symbol
	WDT	T32	SERR	IZC	P3HZ	P2HZ	P1HZ	ALF	
0F8H	FF	FE	FD	FC	FB	FA	F9	F8	IOCON
0F0H	F7	F6	F5	F4	F3	F2	F1	F0	B
0E0H	E7	E6	E5	E4	E3	E2	E1	E0	ACC
	CY	AC	F0	RS1	RS0	OV	F1	P	
0D0H	D7	D6	D5	D4	D3	D2	D1	D0	PSW
0CDH	Not Bit Addressable								TH2
0CCH	Not Bit Addressable								TL2
0CBH	Not Bit Addressable								RCAP2H
0CAH	Not Bit Addressable								RCAP2L
	TF2	EXF2	Rclk	Tclk	Exen2	TR2	C/T2	CP/RL2	
0C8H	CF	CE	CD	CC	CB	CA	C9	C8	T2CON
	PCT		PT2	PS	PT1	PX1	PT0	PX0	
0B8H	BF	-	BD	BC	BB	BA	B9	B8	IP
0B0H	B7	B6	B5	B4	B3	B2	B1	B0	P3
	EA		ET2	ES	ET1	EX1	ET0	EX0	
0A8H	AF	-	AD	AC	AB	AA	A9	A8	IE
0A0H	A7	A6	A5	A4	A3	A2	A1	A0	P2
99H	Not Bit Addressable								SBUF
	SM0	SM1	SM2	REN	TB8	RB8	TI	RI	
98H	9F	9E	9D	9C	9B	9A	99	98	SCON
90H	97	96	95	94	93	92	91	90	P1
8DH	Not Bit Addressable								TH1
8CH	Not Bit Addressable								TH0
8BH	Not Bit Addressable								TL1
8AH	Not Bit Addressable								TL0
89H	Not Bit Addressable								TMOD
	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0	
88H	8F	8E	8D	8C	8B	8A	89	88	TCON
87H	Not Bit Addressable								PCON
83H	Not Bit Addressable								DPH
82H	Not Bit Addressable								DPL
81H	Not Bit Addressable								SP
80H	87	86	85	84	83	82	81	80	P0

รูปที่ 2.17 แสดงตำแหน่งบิตใน SFR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- โปรแกรมเคาน์เตอร์ (Program Counter)

เป็นรีจิสเตอร์ที่ใช้ชี้ตำแหน่งแอดเดรสของ หน่วยความจำโปรแกรม ซึ่งจะต้องทำงานในลำดับถัดไป การใช้งานภายในโปรแกรมจะเรียกว่า รีจิสเตอร์ PC

- สแต็กพอยน์เตอร์ (Stack Pointer)

เป็นรีจิสเตอร์ขนาด 8 บิต ทำหน้าที่ในการเก็บตำแหน่งแอดเดรสของตัวชี้ หรือ พอยน์เตอร์ของบริเวณสแต็กสำหรับเก็บข้อมูลของแอดดิวมูเลเตอร์รีจิสเตอร์ต่าง ๆ รวมทั้งข้อมูลจากโปรแกรมโดยปกติแล้ว เมื่อทำการเริ่มต้นระบบใหม่ภายหลังจากการจ่ายไฟฟ้า หรือ มีการรีเซตเกิดขึ้น ค่าภายในของสแต็กพอยน์เตอร์จะมีค่า 07H ซึ่งเป็นตำแหน่งของแอดเดรสรหัสภายในเนื้อที่บริเวณ 128 ไบต์ แรกของหน่วยความจำข้อมูลภายในการใช้งานภายในจะเรียกว่า รีจิสเตอร์ SP

- ตัวชี้ข้อมูลหรือดาต้าพอยน์เตอร์ (Data Pointer)

เป็นรีจิสเตอร์ขนาด 16 บิต ซึ่งเรียกว่า รีจิสเตอร์ DPTR เมื่อใช้งานสามารถแยกรีจิสเตอร์ออกเป็นขนาดบิต 2 ตัว คือ รีจิสเตอร์ DPH และ รีจิสเตอร์ DPL เพื่อเก็บค่าของแอดเดรสหรือพื้นที่เฉพาะของหน่วยความจำที่ต้องใช้ภายในโปรแกรม หรือ อาจจะเป็นแอดเดรสของอุปกรณ์ภายนอกที่มีการกำหนดให้ติดต่อกันโดยใช้ตำแหน่งของหน่วยความจำนั้นภายในโปรแกรม

- โปรแกรมสเตตัสเวิร์ด (PSW)

รีจิสเตอร์นี้ทำหน้าที่บอกถึงแฟล็กสภาวการณ์ทำงานต่าง ๆ รวมทั้งบิตสำหรับการกำหนดเลือกแบงก์ของรีจิสเตอร์ที่ใช้งานด้วย

- รีจิสเตอร์ที่เกี่ยวข้องกับพอร์ต (Port Register)

รีจิสเตอร์เหล่านี้จะมีความเกี่ยวข้องกับการทำงานของ พอร์ตอินพุต/เอาท์พุต โดยตรงซึ่งแต่ละตัวจะเป็นรีจิสเตอร์ขนาด 8 บิต สามารถใช้งานได้ในลักษณะของการอินพุต หรือ การเอาท์พุตข้อมูลได้ การดำเนินการใด ๆ ที่เกี่ยวข้องกับพอร์ตทั้ง 4 นี้ข้อมูลที่ตำแหน่งของพอร์ตเหล่านี้เปลี่ยนแปลงไปเช่นกัน นอกจากนี้ พอร์ต P0 และ พอร์ต P2 ยังสามารถที่จะใช้ในการติดต่อกับหน่วยความจำโปรแกรม หรือหน่วยความจำข้อมูลภายนอกได้โดยการใช้ พอร์ต P2 จะเป็นค่าของแอดเดรสในช่วง 8 บิต ล่างของหน่วยความจำช่วงเวลาต่อมาจึงนำพอร์ต P0 ไปใช้เป็นบัสข้อมูลในการรับหรือส่งข้อมูลกับหน่วยอุปกรณ์ภายนอกสำหรับพอร์ต P3 นอกเหนือจะนำไปใช้เป็นพอร์ตอินพุตเอาท์พุตตามปกติแล้วยังนำไปใช้ ในฐานะบัสควบคุมเกี่ยวกับการอินเตอร์รัปต์ได้อีกด้วย

- รีจิสเตอร์ SBUF

เป็นบัฟเฟอร์ขนาด 8 บิต สำหรับการติต่อสื่อสารข้อมูลแบบอนุกรมทั้งการรับและการส่งข้อมูลซึ่งตามความเป็นจริงแล้วบัฟเฟอร์นี้มีอยู่ด้วยกัน 2 ชุด และแยกจากันอย่างชัดเจนสำหรับการส่งและการรับโดยซีพียูจะทำการเลือกบัฟเฟอร์ที่เหมาะสมให้โดยอัตโนมัติ

- รีจิสเตอร์ PCON

เป็นรีจิสเตอร์ที่ใช้การทำงานใน 3 ลักษณะ ได้แก่ การควบคุมการทำงานของโปรเซสเซอร์ (บิต IDL และ P) การกำหนดอัตราการทวีคูณของอัตราเร็วในการสื่อสารข้อมูลอนุกรม (บิต SMOD) และแฟล็กสภาวะสำหรับการใช้งานทั่วไป บิตGRO และ บิตGR1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บิต PD(Power Down) จะเป็นบิตใช้กำหนดให้สามารถลดกำลังไฟฟ้าที่จ่ายให้กับส่วนของโปรเซสเซอร์ภายในลง โดยยังคงมีกำลังไฟฟ้าจ่ายให้กับส่วนหน่วยความจำข้อมูลภายในผ่านขาสัญญาณ RST วิธีการนี้มักนำมาใช้ในกรณีที่มีความต้องในการตรวจสอบ การไม่มีกำลังไฟฟ้า (Power Failure) เป็นวงจรตรวจสอบภายนอกจะต้องมีการอินเตอร์รัปต์เข้ามาเพื่อทำการเก็บข้อมูลที่กำลังประมวลผลอยู่ก่อน และเมื่อมีกระแสไฟฟ้าจ่ายเป็นปกติจึงค่อยนำข้อมูลนั้นมาประมวลผลต่อไป

บิต IDL(Idle Mode) เป็นการกำหนดโปรเซสเซอร์หยุดทำงานชั่วขณะ (Sleep) และจะกลับอยู่ในสภาพปกติอีกครั้ง เมื่อทำการรีเซตทางฮาร์ดแวร์ หรือ มีการอินเตอร์รัปต์ อย่างใดอย่างหนึ่งเกิดขึ้น การทำงานในลักษณะนี้สามารถเกิดขึ้นได้ เนื่องจากว่าสภาวะการหยุดทำงานชั่วขณะนั้น เป็นเพียงเพื่อห้ามไม่ให้มีสัญญาณนาฬิกาจ่ายของโปรเซสเซอร์เท่านั้นส่วนของการอินเตอร์รัปต์พอร์ตอนุกรมและวงจรจับเวลายังคงมีสัญญาณนาฬิกาอยู่เป็นปกติ

- รีจิสเตอร์ IP , IE , TMOD , SCON

เป็นกลุ่มของรีจิสเตอร์ ที่ทำหน้าที่กำหนดการควบคุม และ การทำการอินเตอร์รัปต์ต่าง ๆ ของ 8051

ตารางที่ 2.6 แสดงค่าภายในรีจิสเตอร์หลังจากการรีเซต

REGISTER	VALUE HEX
PC	0000
DPTR	0000
A	00
B	00
SP	07
SPW	00
P0-3	FF
IP	XXX0000B
IE	0XX00000B
TCON	00
TMOD	00
TH0	00
TL0	00
TH1	00
TL1	00
SCON	00
SUBF	XX
PCON	0XXXXXXXB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

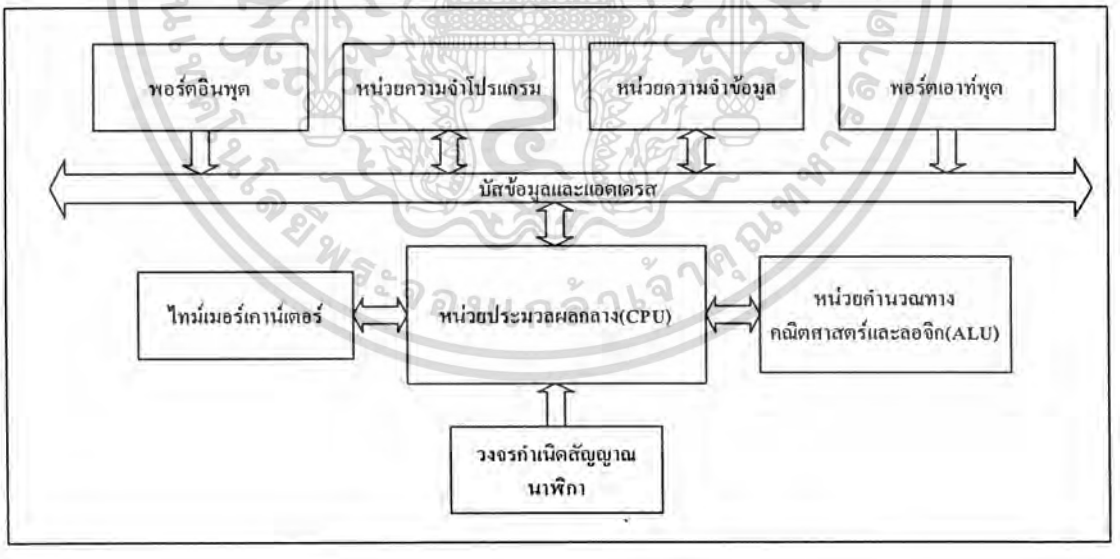
- การรีเซต (Reset)

การรีเซตสามารถมองเป็นการอินเตอร์รัปต์สูงสุดเพราะโปรแกรมไม่สามารถสกัดกั้นได้การอินเตอร์รัปต์ชนิดนี้บ่อยครั้ง เราเรียกว่า Nonmaskable เนื่องจากไม่มีบิตตัวใดที่สามารถหยุดมันได้ซึ่งไม่เหมือนกับการอินเตอร์รัปต์แบบอื่น PC จะไม่เก็บค่าโปรแกรมครั้งหลังสุดรีเซตเป็นคำสั่งที่สมบูรณ์ในการกระโดดไปที่ 0000H และเริ่มทำงานที่จุดนี้

เมื่อลอจิก "1" ใช้ที่ขา RST ของ 8051 (ขา 9) จะอยู่ในสภาวะรีเซตหลังจากขา RST เป็น "0" รีจิสเตอร์ภายในจะมีค่าดังตารางที่ 2.6

2.10 ไมโครคอนโทรลเลอร์ ตระกูล MCS-51 แบบแฟลช

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 เป็นไมโครคอนโทรลเลอร์ขนาด 8 บิต ที่มีอุปกรณ์สนับสนุนประกอบอยู่ภายในหลายอย่าง ได้แก่ หน่วยความจำสำหรับเก็บข้อมูล หน่วยความจำสำหรับเก็บโปรแกรมตัวตั้งเวลา/ตัวนับอุปกรณ์รับส่งข้อมูลจะเป็นทำงานแบบอนุกรม เนื่องจากโครงสร้างภายในของไมโครคอนโทรลเลอร์ มีอุปกรณ์สนับสนุนประกอบอยู่ภายในนี้เอง ทำให้การใช้งานง่ายขึ้น และมีประสิทธิภาพมากขึ้น โดยไม่ต้องมีการเชื่อมต่ออุปกรณ์ภายนอกมากเหมือนกับไมโครโปรเซสเซอร์ทั่วไป นอกจากนี้ หากเราต้องการใช้งานไมโครคอนโทรลเลอร์ร่วมกับอุปกรณ์อื่น เพิ่มเติม เช่น ไอซีเบอร์ 8255 หรือหน่วยความจำภายนอก เราก็สามารถนำมาเชื่อมต่อเพิ่มเติมเข้ากับไมโครคอนโทรลเลอร์มีโครงสร้างพื้นฐานดังรูปที่ 2.18



รูปที่ 2.18 โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์

2.10.1 คุณสมบัติทางเทคนิคของไมโครคอนโทรลเลอร์ตระกูล MCS-51 อนุกรม AT89Sxx

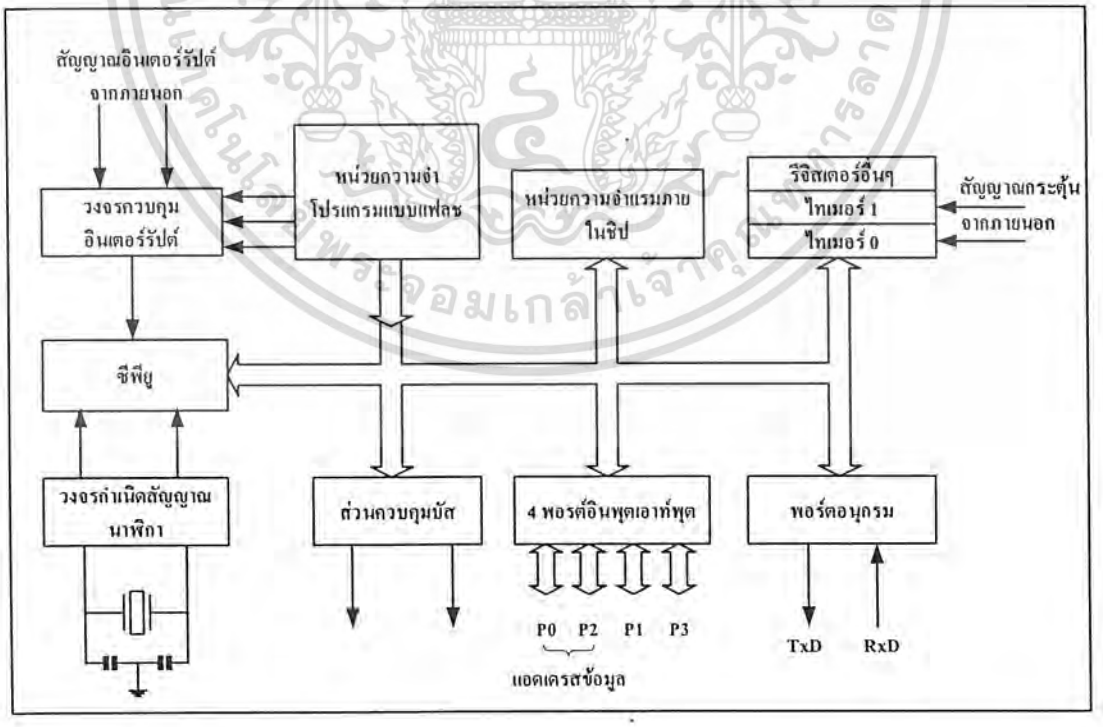
- เป็นไมโครคอนโทรลเลอร์ที่ใช้ซีพียูขนาด 8 บิต
- ภายในมีหน่วยความจำโปรแกรมเป็นแบบแฟลชสามารถลบและเขียนใหม่ได้พันครั้ง
- หน่วยความจำข้อมูลพื้นฐานเป็นหน่วยความจำแบบแรมในบางเบอร์จะมีหน่วยความจำแบบอีอีพรอมเพิ่มเติม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ขาพอร์ตเป็นแบบสองทิศทางสามารถใช้งานเป็นได้ทั้งอินพุต และ เอาท์พุต
- มีวงจรสื่อสารอนุกรมแบบฟูลดูเพล็กซ์
- ไทมเมอร์/เคาน์เตอร์ขนาด 16 บิต อย่างน้อย 2 ตัว
- สามารถรองรับแหล่งกำเนิดอินเตอร์รัปต์ได้ 6 ประเภท
- มีวงจรกำเนิดสัญญาณนาฬิกาอยู่ภายในชิป
- มีวงจรสื่อสารอนุกรมแบบ SPI สำหรับในกอนุกรม AT89Sxx
- มีวอตช์ด็อกไทมเมอร์ในตัว สำหรับในอนุกรม AT89Sxx

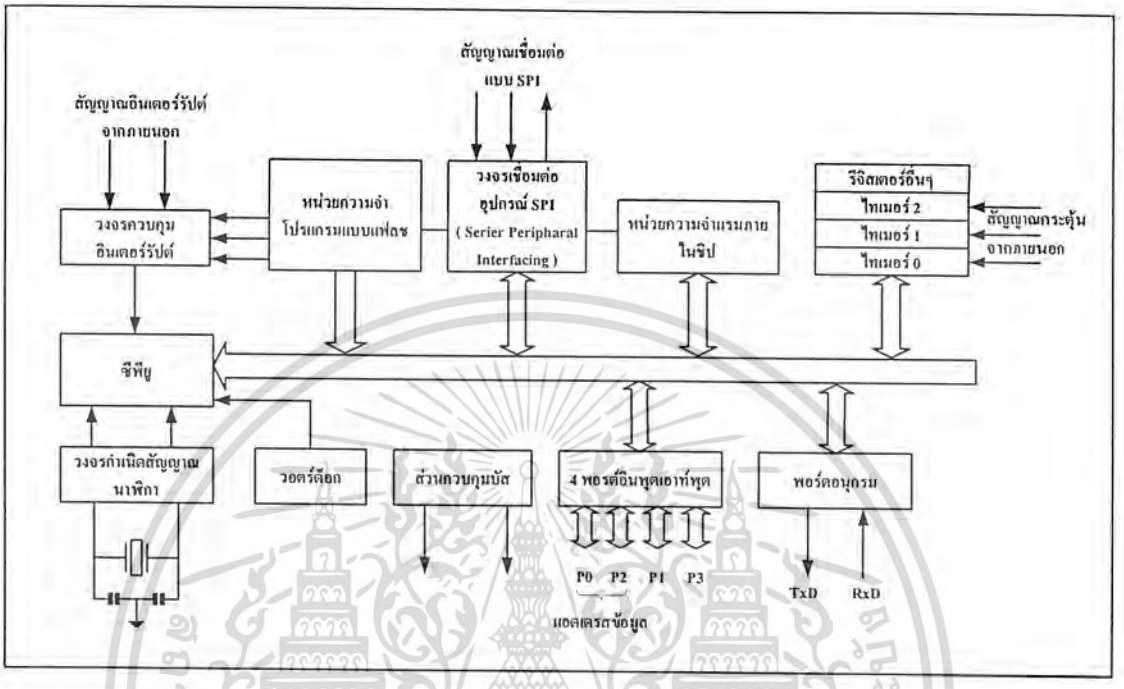
-ในรูปเป็นโครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ MCS-51 ในอนุกรม AT89Sxx จะเห็นได้ว่าโครงสร้างของ AT89Sxx จะเหมือนกับไมโครคอนโทรลเลอร์ตระกูล MCS-51 พื้นฐานหากแต่แตกต่างกันเฉพาะหน่วยความจำโปรแกรมแบบ แฟลชที่เพิ่มเติมเข้ามา หากเป็นไมโครคอนโทรลเลอร์ในอนุกรม 87xx หน่วยความจำโปรแกรมภายในจะเป็นแบบอีพรอมและบางเบอร์สามารถโปรแกรมได้เพียงครั้งเดียว

- เป็นโครงสร้างพื้นฐานของอนุกรม AT89Sxx จะเห็นได้ว่ามีส่วนประกอบที่เพิ่มเติมแตกต่างจาก AT89Sxx อยู่หลายส่วนอาทิ วงจรเชื่อมต่ออนุกรมแบบ SPI ซึ่งในไมโครคอนโทรลเลอร์อนุกรมนี้ใช้ในการเขียนข้อมูลลงในหน่วยความจำโปรแกรมโดยไม่ต้องถอดตัวชิปเข้ามาอีก 1 ตัวเป็น ไทมเมอร์ 2 และวงจรวอตช์ด็อกที่ใช้ในการตรวจสอบการทำงานผิดพลาดของ CPU



รูปที่ 2.19 โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ MCS 51 แบบแฟลชในอนุกรม AT89Cxx

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.20 โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์MCS 51 แบบแฟลชในอนุกร AT89Sxx

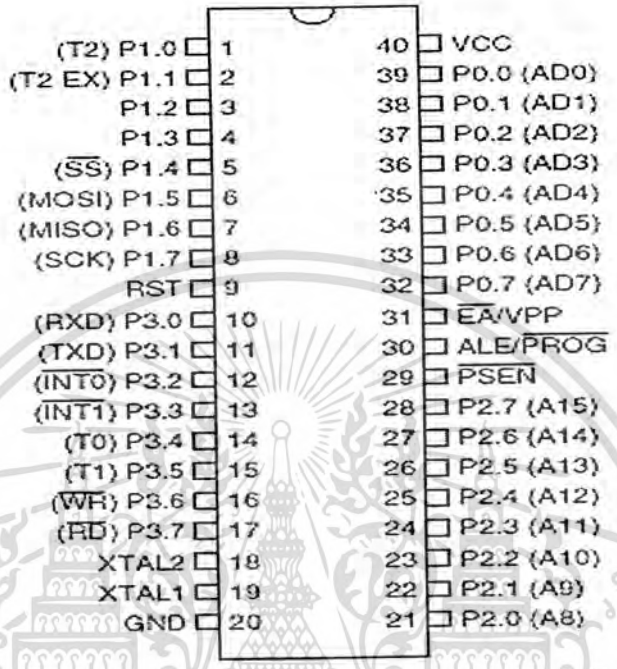
ตารางที่ 2.7 รายละเอียดโดยสรุปบางส่วนของไมโครคอนโทรลเลอร์ MCS-51 แบบ แฟลช

เบอร์ของ ไมโครคอนโทรลเลอร์	หน่วยความจำ โปรแกรม	หน่วยความจำ ข้อมูล	จำนวนไทมเมอร์ /เคาน์เตอร์ 16 บิต
AT89C1051	แบบ แฟลชขนาด 1 Kbytes	แรม 64 Byte	1
AT89C2051	แบบ แฟลชขนาด 2 Kbytes	แรม 128 Byte	2
AT89C51	แบบ แฟลชขนาด 4 Kbytes	แรม 128 Byte	2
AT89C52	แบบ แฟลชขนาด 8 Kbytes	แรม 256 Byte	3
AT89C55	แบบ แฟลชขนาด 20 Kbytes	แรม 256 Byte	3
AT89S8252	แบบ แฟลชขนาด 8 Kbytes	แรม 256 Byte อีอีพรอม 2 Kbytes	3
AT89S53	แบบ แฟลชขนาด 12 Kbytes	แรม 256 Byte	3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.10.2 การจัดขาของไมโครคอนโทรลเลอร์ MCS-51

ไมโครคอนโทรลเลอร์ MCS-51 ทุกเบอร์จะมีรูปร่างและขาใช้งานพื้นฐานเหมือนกัน



รูปที่ 2.21 การจัดขามาตรฐานของไมโครคอนโทรลเลอร์AT89Cxx

- ขา Vcc ใช้สำหรับต่อไฟเลี้ยง +5 V

- ขา GND เป็นขากราวด์สำหรับต่อกับกราวด์ของระบบ

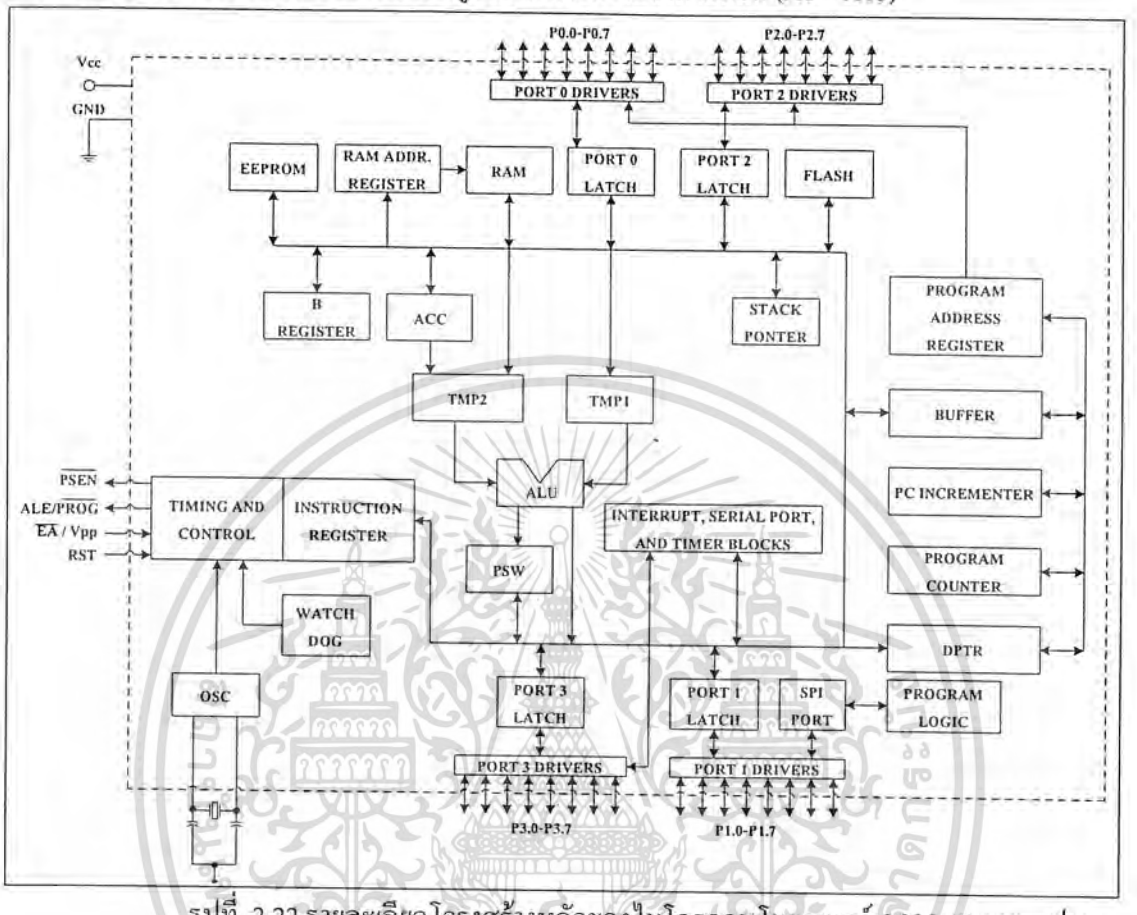
- ขาพอร์ต 0 (P0.0 – P0.7) มี 8 ขา แต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุต และเอาท์พุต สำหรับใช้งานทั่วไป ถ้าหากต้องการกำหนดให้ขาพอร์ต 0 ขาใดขาหนึ่งเป็นอินพุต สามารถได้โดยการเขียนข้อมูล "1" ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อด้วย ส่งผลให้ขาพอร์ตนั้นมีสถานะปล่อยลอย (float) จึงมีอินพุตอิมพิแดนซ์สูง สามารถใช้งานเป็นขาพอร์ตอินพุตได้นอกจากนั้นขาพอร์ตนี้ยังถูกใช้งานในการติดต่อกับขาแอดเดรสไบต์ต่ำของหน่วยความจำภายนอก (A0 – A7) และขาข้อมูล (D0 – D7)โดยใช้ขบวนการมัลติเพล็กเข้าช่วยเพื่อสลับการทำงานให้เป็นได้ทั้งขาติดต่อแอดเดรสและขาข้อมูล

- ขาพอร์ต 1 (P1.0 – P1.7) มี 8 ขา แต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุตและเอาท์พุต สำหรับใช้งานทั่วไป ถ้าหากต้องการกำหนดให้ขาพอร์ต 1 ขาใดขาหนึ่งเป็นอินพุตสามารถทำได้ โดยการเขียนข้อมูล "1" ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อด้วย นอกจากนั้นในอนุกรม AT89Sxx จะใช้ขาP1.0 เป็นขาอินพุต สำหรับการนับค่าของไทมเมอร์ 2 และ P1.1 เป็นขาอินพุตทริกเกอร์ของไทมเมอร์2 ในขณะขา P1.4 ถึง P1.7 เป็นขาสำหรับเชื่อมต่อแบบ SPI เพื่อทำการโปรแกรมข้อมูลในระบบ

- ขาพอร์ต 2 (P2.0 – P2.7) มี 8 ขา แต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุตและเอาท์พุต สำหรับใช้งานทั่วไป ถ้าหากต้องการกำหนดให้ขาพอร์ต 2 ขา ใดขาหนึ่งเป็นอินพุต สามารถทำได้โดยการเขียนข้อมูล "1" ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อด้วย ส่งผลให้ขาพอร์ตนั้นมีสถานะปล่อย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลอย (float) จึงมีอินพุตอิมพิแดนซ์สูง สามารถใช้งานเป็นขาพอร์ตอินพุตได้นอกจากนั้นขาพอร์ตนี้ยังถูกใช้งานในการติดต่อกับขาแอดเดรสไบต์สูงของหน่วยความจำภายนอก (A8 – A15)



รูปที่ 2.22 รายละเอียดโครงสร้างหลักของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช

- ขาพอร์ต 3(P3.0 – P3.7) มี 8 ขา แต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุต และ เอาท์พุต สำหรับใช้งานทั่วไปถ้าหากต้องการกำหนดให้ขาพอร์ต 3 ขาใดขาหนึ่งเป็นอินพุต สามารถทำได้โดยการเขียนข้อมูล "1" ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อด้วย ส่งผลให้ขาพอร์ตนั้นมีสถานะปล่อยลอย (float) จึงมีอินพุตอิมพิแดนซ์สูง สามารถใช้งานเป็นขาพอร์ตอินพุตได้ นอกจากนั้นขาพอร์ต 3 ยังเป็นขาที่มีหน้าที่การใช้งานพิเศษดังมีรายละเอียดขั้นต้นต่อไปนี้

P3. 0 ใช้เป็นขาอินพุตสำหรับรับข้อมูลจากการสื่อสารแบบอนุกรมหรือขา RxD

P3. 1 ใช้เป็นขาอินพุตสำหรับรับข้อมูลจากการสื่อสารแบบอนุกรมหรือขา TxD

P3. 2 ใช้เป็นขาอินพุตสำหรับรับสัญญาณอินเตอร์รัปต์จากภายรอกช่องที่ 0 หรือขา INT0

P3. 3 ใช้เป็นขาอินพุตสำหรับรับสัญญาณอินเตอร์รัปต์จากภายรอกช่องที่ 1 หรือขา INT1

P3. 4 ใช้เป็นขาอินพุตสำหรับรับสัญญาณไทมเมอร์จากภายนอกช่องที่ 0 หรือ ขาT0

P3. 5 ใช้เป็นขาอินพุตสำหรับรับสัญญาณไทมเมอร์จากภายนอกช่องที่ 1 หรือ ขาT1

P3. 6 ใช้เป็นขาสัญญาณ WR กรณีที่ใช้เชื่อมต่อกับหน่วยความจำภายนอก

P3. 7 ใช้เป็นขาสัญญาณ RD กรณีที่ใช้เชื่อมต่อกับหน่วยความจำภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ขารีเซตใช้ในการรีเซตการทำงานของไมโครคอนโทรลเลอร์โดยในการป้อนสัญญาณเพื่อรีเซตสถานะที่ขานี้ ต้องอ ยู่ในระดับรีเซตอย่างน้อย 2 แมชชีนไซเคิล โดยที่วงจรกำเนิดสัญญาณนาฬิกายังคงทำงานต่อเนื่องไปอย่างเป็นปกติ

- ขา ALE/PROG (Address Latch Enable/Program Pulse Input) เป็นขาที่ใช้ในการควบคมการแลตช์ของขาพอร์ต 0 เมื่อมีการทำใช้งานหน่วยความจำภายนอกนอกจากนั้นขานี้ยังใช้เป็นขาสำหรับพัลส์ของการโปรแกรมสำหรับโปรแกรมข้อมูล การทำงานลงในตัวไมโครคอนโทรลเลอร์ MCS-51 ในรุ่นที่มีหน่วยความจำโปรแกรมเป็นแบบอีอีพรอม

- ขา PSEN (Program Store Enable) ขานี้ใช้ในการส่งสัญญาณเพื่อจะร้องขอให้ทำการติดต่อกับหน่วยความจำโปรแกรมภายนอก เมื่อไมโครคอนโทรลเลอร์ต้องการอ่านข้อมูลจากหน่วยความจำโปรแกรมภายนอก ตัวไมโครคอนโทรลเลอร์จะส่งสัญญาณออกมาที่ขานี้ 2 ครั้ง ในแต่ละแมชชีนไซเคิลถ้าหากติดต่อกับหน่วยความจำข้อมูลภายนอก ขานี้จะไม่มีการส่งสัญญาณใด ๆ ออกมา

- ขา EA/Vpp (External Access Enable/Programming Voltage Input) ใช้สำหรับเลือกการติดต่อหน่วยความจำโปรแกรมจากภายนอก หรือ ภายในตัวไมโครคอนโทรลเลอร์ถ้าหากขานี้เป็น "0" เป็นการเลือกให้ไมโครคอนโทรลเลอร์ติดต่อกับหน่วยความจำโปรแกรมภายนอก แต่ถ้าหากเขานี้เป็น "1" เป็นการเลือกให้ ไมโครคอนโทรลเลอร์ติดต่อกับหน่วยความจำภายใน สำหรับ ไมโครคอนโทรลเลอร์แบบแฟลชต้องการแรงดันสำหรับการโปรแกรม +12 V

- ขา XTAL1 และ XTAL2 เป็นขาสำหรับต่อคริสตอลเพื่อสร้างสัญญาณนาฬิกาในการกำหนดจังหวะการทำงานของไมโครคอนโทรลเลอร์

2.10.3 ไทมเมอร์/เคาน์เตอร์ของไมโครคอนโทรลเลอร์ MCS-51

- ไทมเมอร์/เคาน์เตอร์ (Timer/Counter) เป็นส่วนประกอบสำคัญเนื่องจากในการทำงานของไมโครคอนโทรลเลอร์จะต้องมีการเก็บ และ ตรวจสอบค่าของสัญญาณนาฬิกาอยู่ตลอดเวลา ทั้งนี้เพื่อประโยชน์ในการสร้างฐานเวลาสร้างสัญญาณพัลส์เปรียบเทียบค่าเวลาหรือเปรียบเทียบค่าของการนับ รวมไปถึงการกำหนดอัตราเร็วในการสื่อสารข้อมูลของพอร์ตอนุกรมด้วย

- ในไมโครคอนโทรลเลอร์ MCS-51 อนุกรมแบบแฟลช AT89C51 มีวงจรไทมเมอร์และวงจรเคาน์เตอร์ขนาด 16 บิต 2 ตัว โดยค่าวงจรไทมเมอร์และค่าวงจรเคาน์เตอร์นี้จะเก็บไว้ในขนาด16บิตที่ชื่อ ไทมเมอร์0 (TIMER0:T0) และ ไทมเมอร์1 (TIMER1:T1) ในไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช AT89C52/55 และอนุกรม AT89SXX จะมีวงจรไทมเมอร์และวงจรเคาน์เตอร์ถึง 3 ตัว คือ มีรีจิสเตอร์ไทมเมอร์2 (TIMER2:T2) เพิ่มเติม โดยรีจิสเต อร์ไทมเมอร์ แ ละ รีจิสเตอร์ เคาน์เตอร์ทั้งสามตัวสามารถกำหนดให้ทำงานเป็นตัวตั้งเวลาหรือไทมเมอร์และตัวนับเวลาหรือเคาน์เตอร์ได้อย่างอิสระต่อกัน

2.10.3.1 การทำงานเป็นไทมเมอร์

- เมื่อกำห นดให้ทำงานเป็นตัวตั้งเวลา หรือ ไทมเ มอร์ค่าของรีจิสเตอร์เพิ่มขึ้นในทุก ๆ แมชชีนไซเคิล ดังนั้นเมื่อทำงานเป็นไทมเมอร์ รีจิสเตอร์จะทำการนับค่าของแมชชีนไซเคิลนั่นเอง และเนื่องจากแมชชีนไซเกิลประกอบด้วยคาบเวลาของวงจรกำเนิดสัญญาณนาฬิกา 12 คาบเวลา ดังนั้นอัตราในการนับของรีจิสเตอร์จึงเท่ากับ 1/12 ของความถี่สัญญาณนาฬิกา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.10.3.2 การทำงานเป็นเคาน์เตอร์

- การทำงานเป็นเคาน์เตอร์ หรือ ตัวนับจะทำให้ค่าของรีจิสเตอร์จะเกิดเพิ่มขึ้นก็ต่อเมื่อมีการเปลี่ยนแปลงของระดับลอจิกจาก "1" เป็น "0" เกิดขึ้นที่ขาอินพุตทางฮาร์ดแวร์ของวงจรไทมเมอร์และวงจรเคาน์เตอร์ซึ่งก็คือ ขาT0(P3.4) และ ขาT1(P3.5) สำหรับไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช AT89C52 และ อนุกรม AT89SXX โดยจะมีการสุ่มรับสัญญาณจากขาอินพุตในทุก ๆ คาบเวลาที่ 2 ของสเตทที่ 5(SSP2) ในแต่ละแมชชีนไซเคิล

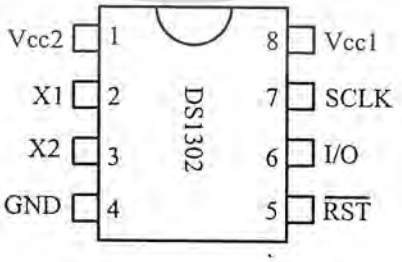
- เมื่อสัญญาณอินพุตเปลี่ยนแปลงจาก "1" เป็น "0" เป็นเวลาหนึ่งไซเคิลในไซเคิลต่อมาค่าของการนับจะเพิ่มขึ้นหนึ่งค่า และ จะไม่ปรากฏในรีจิสเตอร์ภายในคาบเวลาที่ 1 ของสเตทที่ 3(S3P1) ของแมชชีนไซเคิลต่อไปหลังจากที่ตรวจจับพบการเปลี่ยนแปลงที่ขาไทมเมอร์อินพุตแล้ว เมื่อเป็นเช่นนี้ ในกระบวนการตรวจจับการเปลี่ยนแปลงของสัญญาณอินพุต ที่ขาไทมเมอร์จะต้องใช้ 2 แมชชีนไซเคิล อัตราการนับของเคาน์เตอร์จึงเท่ากับ 1/24 ของความถี่สัญญาณนาฬิกา ดังนั้น ความถี่สูงสุดของสัญญาณอินพุตที่วงจรไทมเมอร์ และ วงจรเคาน์เตอร์ภายในไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชสามารถตรวจจับได้จึง เท่ากับ ความถี่ของสัญญาณนาฬิกาหาร 24 ยกตัวอย่าง ในไมโครคอนโทรลเลอร์MCS-51 แบบแฟลช AT89C51 สามารถใช้สัญญาณนาฬิกาได้สูงสุด 24MHz ดังนั้นความถี่สูงสุดของสัญญาณอินพุทวงจรไทมเมอร์และวงจรเคาน์เตอร์สามารถตรวจจับได้คือ 1MHz

2.11 RTC DS1302 (REAL TIME CLOCK DS1302)

RTC หรือ REAL TIME CLOCK เป็นชิปขนาด 8 ขา ที่ใช้เก็บเวลาได้ตั้งแต่ วินาที นาที ชั่วโมง วัน เดือน ปี และปีที่เป็นปีอธิกสุรทิน(เดือนกุมภาพันธ์ ที่มี 28 หรือ 29 วัน) ซึ่งสามารถใช้งานได้ถึงปี ค.ศ. 2100 เมื่อโปรแกรม(ตั้งเวลา)ให้กับตัวชิปอยู่ RTC ที่ใช้งานมีอยู่หลายเบอร์ด้วยกันเช่น DS 1202 DS1302 และ DS1302 ซึ่งเป็นของบริษัท Dallas Semiconductor ในโครงงานนี้ใช้ RTC เบอร์ DS1302

2.11.1 คุณสมบัติ RTC DS1302

- เป็นนาฬิกาที่สามารถให้ข้อมูลออกมาเป็น วินาที นาที ชั่วโมง วันที่ของเดือน เดือน วันของสัปดาห์ ปี ซึ่งชดเชยค่าแล้ว สามารถใช้งานได้ถึงปี 2100



รูปที่ 2.23 แสดงโครงสร้างขาใช้งานของ RTC DS1302

- มี RAM แบบ Nonvolatile(NV) จำนวน 31ไบต์

- สามารถเลือกใช้รุ่นที่ใช้ในงานอุตสาหกรรมได้โดยสามารถใช้อุณหภูมิได้ในช่วง -40°C ถึง +85°C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ต่อกลับใช้กับไมโครคอนโทรลเลอร์เพียง 3ขา
- ใช้กระแสไฟน้อยสุดที่ 300nA ที่ 2.0 โวลต์

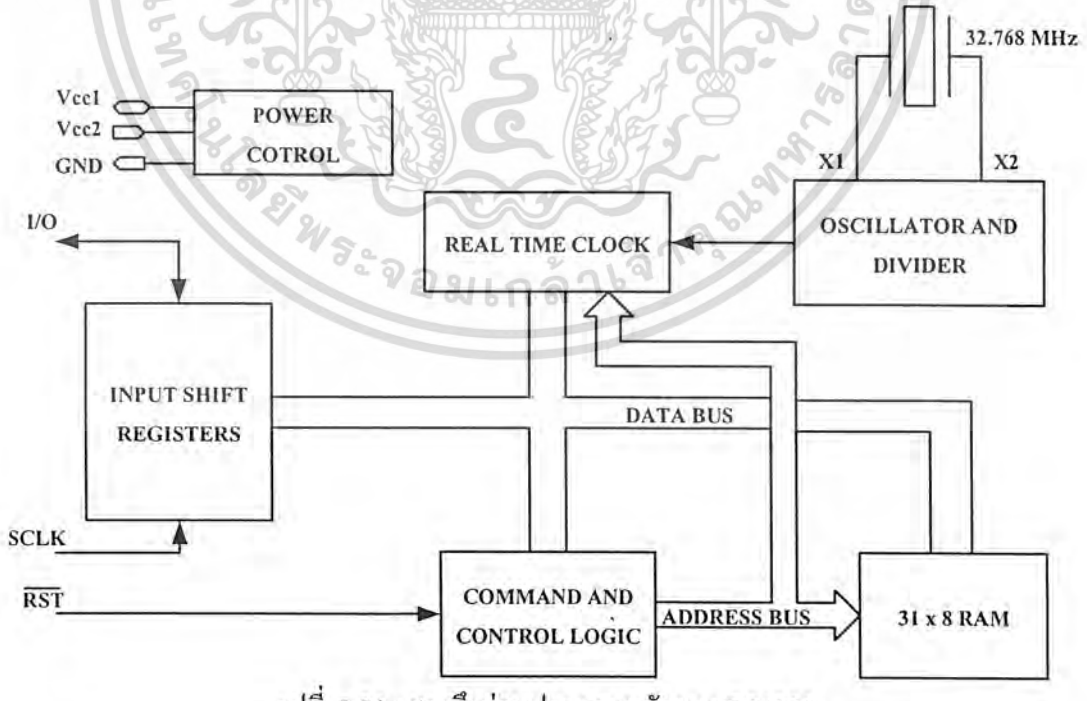
2.11.2 รายละเอียดของขาต่อใช้งาน

ตารางที่ 2.8 แสดงรายละเอียดของขาต่าง ๆ ของ RTC DS1302

ตำแหน่ง	สัญลักษณ์	รายละเอียด
1	Vcc2	ขาต่อแบตเตอรี่
2	X1	ขาต่อ Xtal 32.768 KHz
3	X2	ขาต่อ Xtal 32.768 KHz
4	GND	ขาต่อกราวด์
5	RST	ขารีเซต
6	I/O	สัญญาณ Data แบบอนุกรม
7	SCLK	สัญญาณ Clock แบบอนุกรม
8	Vcc1	ขาต่อกับแหล่งจ่ายไฟ

2.11.3 การทำงานของ DS1302

DS1307 เป็นอุปกรณ์ที่ต่ออยู่ในระบบบัสแบบ I²C โดยทำตัวเป็น Slave การเข้าถึงข้อมูลภายในสามารถทำได้โดยการส่งเงื่อนไข Start เลขประจำตัว และ ตำแหน่งของรีจิสเตอร์ตามลำดับ ลงบน



รูปที่ 2.24 แสดงถึงส่วนประกอบหลักของ DS1302

บัสแบบ I²C ที่มี DS1302 ต่อร่วมอยู่ โดยรีจิสเตอร์จะถูกเข้าถึงต่อไปเรื่อย ๆ จนกระทั่งเกิดเงื่อนไข Stop ในระบบบัสเมื่อมีแรงดันที่ ขา Vcc ตกลงต่ำกว่าแรงดันที่ ขา Vbat จะสลับตัวเองเข้าสู่โหมดประหยัดพลังงาน และ ใช้พลังงานจากแบตเตอร์รี่แต่ในทางกลับกัน DS1302 จะกลับไปทำงานในโหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปกติเมื่อแรงดันที่ขา Vcc สูงกว่าแรงดันที่ขา Vbat/+0.2 V โดยไดอะแกรมในรูปที่ 2.24 แสดงถึงส่วนประกอบหลักของ DS1302

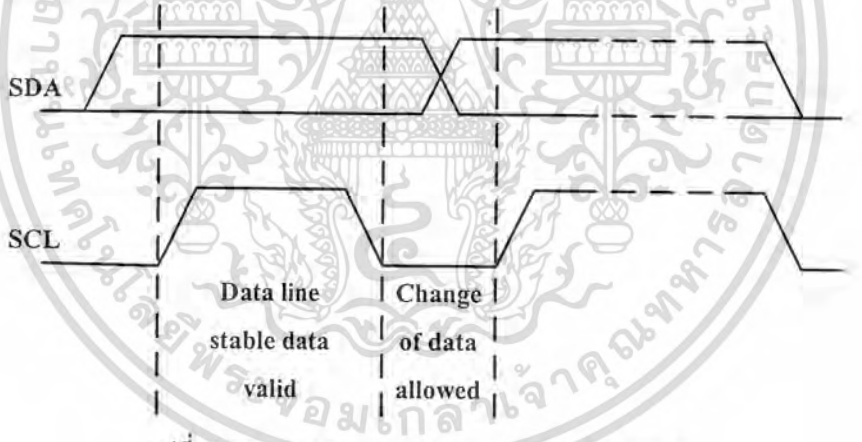
2.12 I²C

การสื่อสารข้อมูลด้วยระบบ I²C บัสเป็นอีกมิติหนึ่งของการสื่อสารระหว่างอุปกรณ์ประกอบร่วมกับไมโครคอนโทรลเลอร์ ระบบ I²C เป็นระบบที่ถูกพัฒนาขึ้นโดยบริษัท PHILIPS ดังนั้นอุปกรณ์หลาย ๆ ตัวที่มีการสื่อสารแบบ I²C จึงถูกผลิตออกมาจากบริษัท PHILIPS

ระบบ I²C บัสเป็นการสื่อสารแบบ 2 ทาง โดยใช้สายสัญญาณในการสื่อสารเพียง 2 เส้นโดยสายที่ใช้สื่อสารนี้ คือ SDA ซึ่งเป็นสายสัญญาณข้อมูล และ SCL ซึ่งเป็นสายสัญญาณ Clock โดยสัญญาณทั้ง 2 เส้นนี้สามารถต่อเข้ากับอุปกรณ์ได้มากกว่า 1ตัว ซึ่งทำให้การใช้งานไมโครคอนโทรลเลอร์มีประสิทธิภาพมาก ในแง่ของความสิ้นเปลืองพอร์ตของไมโครคอนโทรลเลอร์ทางบริษัทผู้พัฒนาระบบ I²C ได้ให้คำจำกัดความของการสื่อสารแบบ I²C ไว้เพื่อให้การศึกษาเกิดความเข้าใจเป็นเดียวกันโดยมีรายละเอียด ต่าง ๆดังนี้

2.12.1 Bit Transfer

ข้อมูล 1 บิตจะถูกส่งออกไปด้วยช่วงเวลา 1 CLOCK โดยข้อมูลที่สาย SDA จะต้องคงที่ในขณะที่ CLOCK เป็นลอจิก "1"

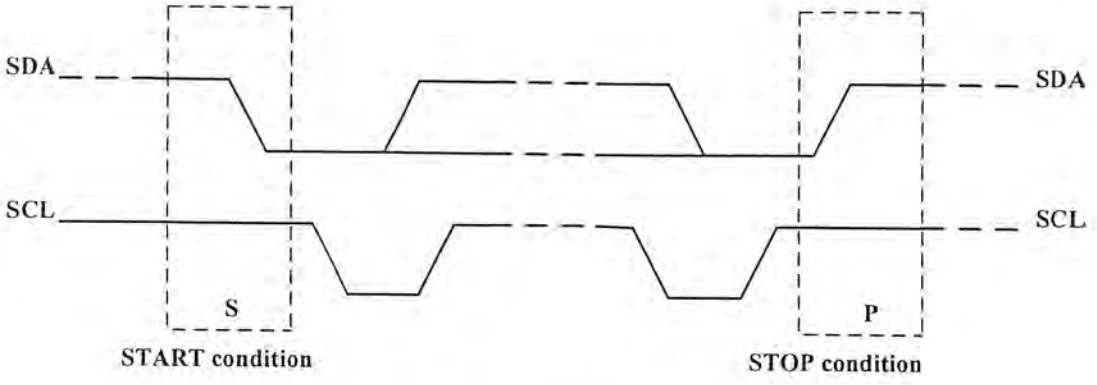


รูปที่ 2.25 แสดง Timing Diagram ของ Bit Transfer

2.12.2 Start and Stop Conditions

ทั้งสายสัญญาณ SDA และ สายสัญญาณ SCL ถ้าอยู่ในสถานะไม่ BUSY จะเป็นลอจิก "1" การเปลี่ยนแปลงจากลอจิก "1" เป็นลอจิก "0" ของสายสัญญาณ SDA ขณะที่สายสัญญาณ SCL เป็น "1" เรียกว่าการกำหนดเงื่อนไข START แต่การเปลี่ยนแปลงจาก "0" เป็น "1" ของสายสัญญาณ SDA ในขณะที่สายสัญญาณ SCL เป็น "1" เรียกว่าการกำหนดเงื่อนไข STOP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



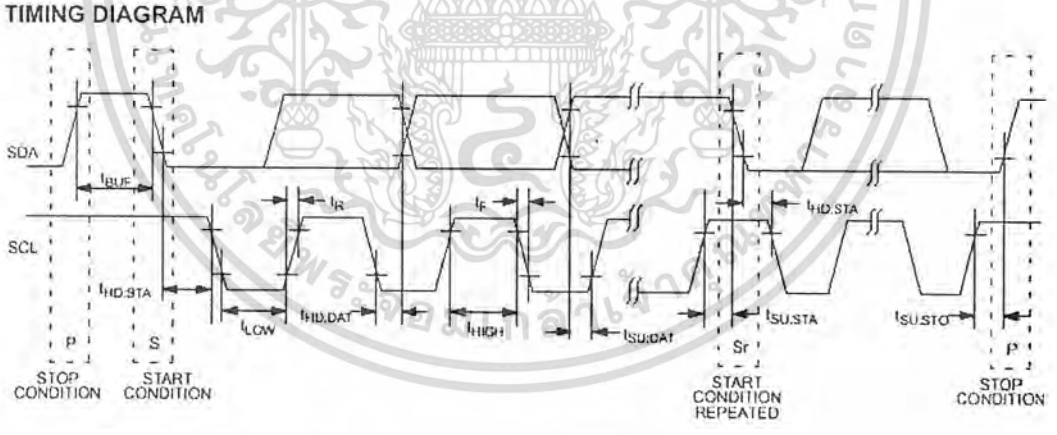
รูปที่ 2.26 แสดง Timing Diagram ของ Start and Stop Conditions

2.12.3 System Configuration

อุปกรณ์ที่ทำการส่งข้อมูลเรียกว่า TRANSMITTER ส่วนอุปกรณ์ที่ทำการรับข้อมูล เรียกว่า RECEIVER และ อุปกรณ์ที่ใช้ในการควบคุมทิศทางการสื่อสารข้อมูลเรียกว่า MASTER และอุปกรณ์ที่ถูกควบคุมจากMASTER เรียกว่า SLAVE

2.12.4 Acknowledge

จำนวนไบต์ของข้อมูลที่ถูกส่งระหว่างตัวรับ และ ตัวส่งมีได้ไม่จำกัดซึ่งเมื่อส่งข้อมูลครบ 1 ไบต์ จะต้องส่งบิต ACK ตามออกไป 1 บิต

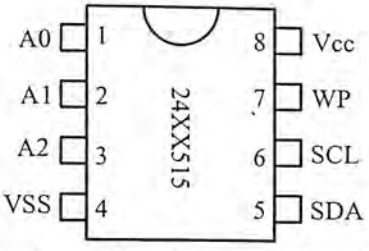


รูปที่ 2.27แสดง Timing Diagram ของ Acknowledge

2.13 EEPROM 24XX

IC EEPROM ในตระกูล 24XX ได้เช่น 24c16 , 24c128 , 24c256 , 24c515 เป็น EEPROM ที่มีขนาด 64Kbyte ในการทำการสื่อสารแบบ I²C สามารถต่อร่วมกับอุปกรณ์แบบ I²C ตัวอื่น ๆ ได้ในสายสัญญาณคู่เดียวกัน แต่ไม่สามารถต่อ 24c515 ในสายสัญญาณคู่เดียวกันเพราะ 24c515 มี ตำแหน่งที่คงที่เพียงตำแหน่งเดียว คือ ตำแหน่ง 00H โครงสร้างภายนอกและขาสัญญาณแสดงดังรูปที่ 2.28

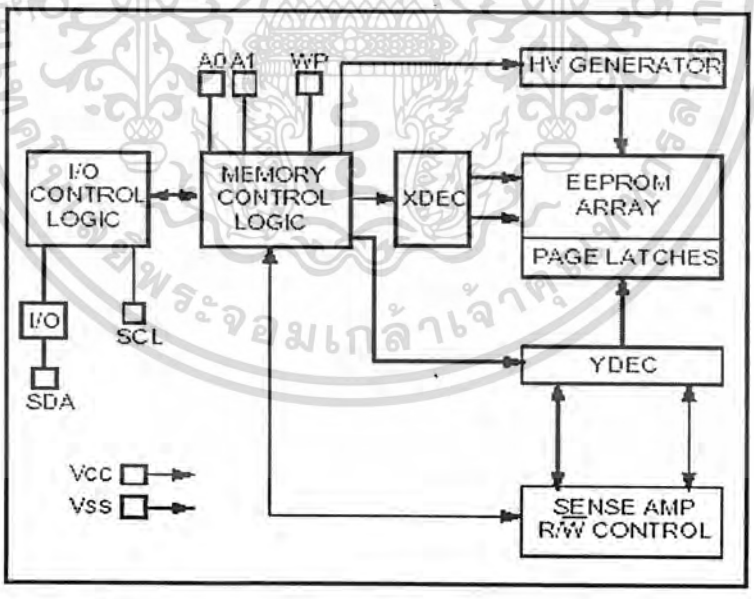
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.28 แสดงโครงสร้างขาใช้งานของ EEPROM 24 xx515

ตารางที่ 2.9 แสดงตำแหน่งขาต่าง ๆของ EEPROM 24XXX

ตำแหน่ง	สัญลักษณ์	รายละเอียด
1	A0	ขากำหนดตำแหน่ง A0
2	A1	ขากำหนดตำแหน่ง A1
3	A2	ขากำหนดตำแหน่ง A2
4	VSS	กราวด์
5	SDA	ขาสัญญาณข้อมูล
6	SCL	ขาสัญญาณนาฬิกา
7	WP	ขาป้องกันการเขียน
8	VCC	แหล่งจ่ายไฟ 5 โวลต์

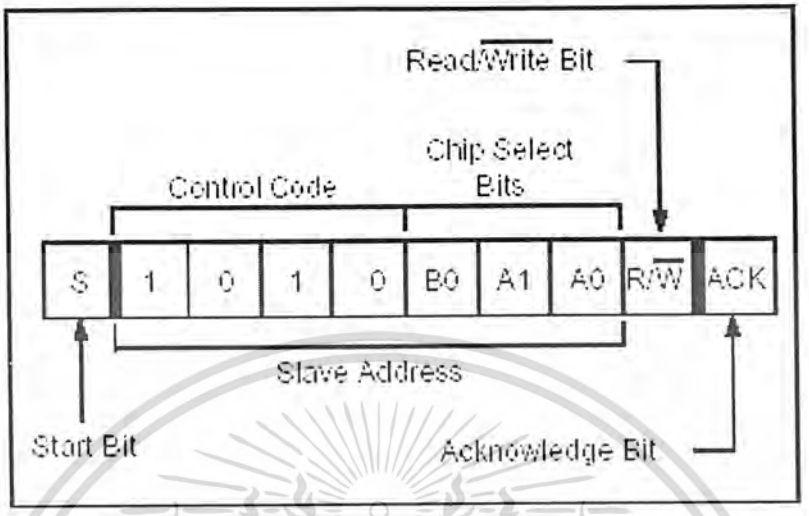


รูปที่ 2.29 แสดงโครงสร้างภายในของ EEPROM 24c515

- Device Addressing

- Control byte นั้นจะเป็น Byte แรกที่ต่อจากบิต START Control Byte จะประกอบด้วย Control Code 4 bit จะอยู่ในบิตที่ 7 ถึง 4 ใน 24c515 มีค่าเป็น 1010 และต่อมาอีก 3 บิต จะเป็น (A2 ,A1 ,A0) เป็นบิตที่ใช้เลือก Bank ของหน่วยความจำบิตที่ 0 เป็นบิต R/W มีหน้าที่กำหนดเงื่อนไขว่าจะเขียนหรืออ่านข้อมูลจาก 24c515

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.30 แสดงลักษณะการ Device Address

2.14 การขับโมดูลแสดงผลแบบผลึกเหลว (LCD module)

2.14.1 รายละเอียดเกี่ยวกับโมดูล LCD

ในโมดูล LCD จะมีส่วนประกอบหลัก ๆ 3 ส่วนดังนี้

- ตัวแสดงผล(Display) ภายในผลึกเหลวที่สามารถแสดงผลโดยอาศัยแสงจากภายนอกดังนั้นจึงต้องมีมุมในการมองข้อมูลที่แสดงผลบนจอ LCD

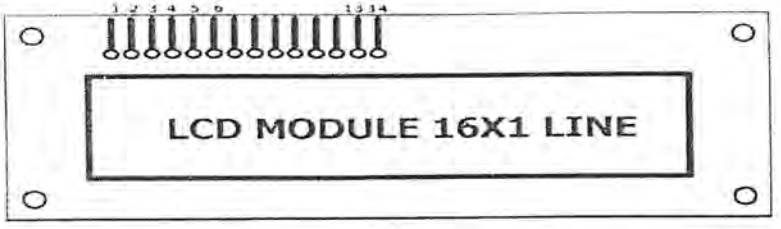
- ตัวควบคุม(Controller) เป็นตัวรับข้อมูลจากอุปกรณ์ภายนอกมาควบคุมการทำงานของโมดูล LCD เช่น การลบจอภาพแสดงตัวอักษร หรือ การเลื่อนเคอร์เซอร์เป็นต้น ตัวควบคุมนี้ใช้ชิปควบคุมโดยเฉพาะชิปที่นิยมใช้คือ เบอร์ HD44780 และ HD61830 โดย HD44780 จะใช้ควบคุม LCD แบบอักขระส่วน HD61830 ใช้ควบคุม LCD แบบกราฟิก

- ตัวขับ(Driver) เป็นตัวรับสัญญาณจากตัวควบคุมมาขับให้ตัวแสดงผลตามที่กำหนด ชิปที่ใช้ในการทำหน้าที่เป็นตัวขับนี้ ได้แก่ เบอร์ HD4410H และเบอร์ MSM5259 เป็นต้น

2.14.2 โมเดล LCD ขนาด 16 ตัวอักษร 1 บรรทัด (LCD 16x1)

สำหรับโมดูล LCD ที่ยกมาใช้ในการเรียนรู้เป็นขนาด 16 ตัวอักษร 1 บรรทัด เนื่องจากราคาถูกหาง่าย และ เป็นโมดูล LCD ที่มีโครงสร้างเป็นมาตรฐานมีผู้ผลิตหลายราย และ มีการระบุเบอร์แตกต่างกันออกไปตามผู้ผลิต อาทิ LM020L ของฮิตาชิ , DMC-16117A ของ อปเท็กซ์ (Optrex) เป็นต้น แต่อย่างไรก็ตามคอนโทรลเลอร์ที่ใช้คือเบอร์เดียวกันนั่นคือเบอร์ HD44750 ของฮิตาชิ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.31 รูปร่างของ LCD แบบอักขระ 16 ตัวอักษร 1 บรรทัด

โมดูล LCD ขนาด 16*1 มีขาต่อใช้งานทั้งสิ้น 14 ขา มีการจัดขาสำหรับรายละเอียดการทำงานของแต่ละขามีดังนี้

- VSS(ขา1) ต่อกราวด์
- VDD(ขา2) ต่อไฟเลี้ยง +5 โวลต์
- VO(ขา3) เป็นขาอินพุตรับแรงดันเพื่อปรับความเข้มของการแสดงผล
- RS(ขา5) เป็นขาอินพุตใช้ในการแยกชนิดของข้อมูลที่ทำการประมวลในขณะนั้นว่าเป็นคำสั่งสำหรับ รีจิสเตอร์ IR หรือ เป็นข้อมูลสำหรับรีจิสเตอร์ DR โดยถ้าขานี้เป็น "0" ข้อมูลที่ส่งมาจะเป็นคำสั่งแต่ถ้าขานี้เป็น "1" ข้อมูลที่ส่งมาจะเป็นข้อมูลสำหรับการแสดงผล
- R/W(ขา5) เป็นขาที่ใช้เลือกการอ่าน หรือ เขียนข้อมูลโมดูล LCD ถ้าเป็น "0" เป็นการกำหนดให้เขียนข้อมูลแต่ถ้าเป็น "1" จะเป็นการอ่านข้อมูล
- E(ขา6) เป็นขาสำหรับสัญญาณพัลส์เอ็นเนเบิลโมดูล LCD ให้ทำงาน
- D0-D7(ขา7-14) เป็นขาที่ใช้เป็นทางผ่านของข้อมูลระหว่าง LCD กับอุปกรณ์ภายนอกขนาด 8 บิตต่อหนึ่งขา RS , R/W และ E จะใช้งานร่วมกัน

2.15 พอร์ตอินพุตและเอาท์พุตของ 8051

MCS–51 มีโครงสร้างของพอร์ตที่สามารถใช้งานแบบขนาน ได้จำนวนทั้งหมด 4 พอร์ต เรียกชื่อตามลำดับว่า P0 , P1 , P2 , และ P3 และ เป็นพอร์ตขนาด 8บิต ทั้งหมดการใช้งานพอร์ตสามารถทำได้ในลักษณะของเส้นสัญญาณเดี่ยว ๆ หรือ ของกลุ่มสัญญาณได้ นอกจากนี้พอร์ต 0 , 2 และ 3 ยังสามารถนำไปใช้งานอื่น ๆ ที่ไม่ใช่เป็นอินพุตพอร์ต หรือ เอาท์พุตพอร์ตได้โดยใช้พอร์ต 0 จะทำหน้าที่มัลติเพล็กซ์ ระหว่างบัสแอดเดรสไบต์ และ แอดเดรสบัสข้อมูล สำหรับการติดต่อวงจรประกอบร่วมกับข้อมูลแอดเดรสไบต์สูงซึ่งจะส่งออกมาทางพอร์ต 2 สำหรับพอร์ต 3 นอกเหนือจากการนำไปใช้เป็นพอร์ตปกติสามารถนำไปใช้เป็นสัญญาณของการอินเตอร์รัปต์ต่าง ๆ ซึ่งรวมถึงการสร้างสัญญาณควบคุมการอ่าน และ การเขียนเพื่อทำหน้าที่ควบคุมการอ่าน และ การเขียนเพื่อทำหน้าที่ควบคุมการอ่าน และ การเขียนหน่วยความจำข้อมูลภายนอกด้วย

โครงสร้างการทำงานของพอร์ต 8051

จากลักษณะโครงสร้างของแต่ละบิตภายในพอร์ตทั้งหมดของ ไมโครคอนโทรลเลอร์ 8051 จะเห็นว่ามีความคล้ายคลึงกับลักษณะ โครงสร้างที่เรียกว่า QUASI-BIDIRECITIONAL PORT ยกเว้นพอร์ต 0 ซึ่งเพียง แต่ ไม่มีตัวต้านทานที่ทำหน้าที่พูลอัพ (Pull-Up) สัญญาณไว้ภายในเท่านั้นวงจรประกอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อื่นภายในยังมีฟลิปฟลอปแบบ D ซึ่งมีผลทำให้สามารถแลตช์หรือค้างสภาวะของสัญญาณได้ นอกจากนี้ในส่วนเอาท์พุตของฟลิปฟลอปเฉพาะของพอร์ต 0 และพอร์ต 2 จะมีโครงสร้างที่ทำหน้าที่คล้ายสวิทช์เพิ่มเติมขึ้นเพื่อทำการควบคุมให้เอาท์พุตนี้ต่อกับส่วนของทรานซิสเตอร์ในระหว่างที่ไม่ได้มีการทำงานในลักษณะของบัสแอดเดรสหรือบัสข้อมูลสำหรับบัฟเฟอร์จำนวน 2 ตัว ของทุกบิตในพอร์ตนั้นมีการทำงานโดยแยกอิสระโดยตัวที่อยู่ทางด้านบนจะยอมให้สัญญาณผ่านได้ก็ต่อเมื่อมีการอ่านข้อมูลที่ค้างไว้ส่วนตัวที่อยู่ทางด้านล่างจะถูกใช้งานเฉพาะเมื่อมีการอ่านสถานะของขาสัญญาณเท่านั้น

การใช้งานเป็นพอร์ตอินพุตเริ่มด้วยการส่งข้อมูล ที่มีค่าเป็น 1 ออกมาทางบิตของพอร์ตนั้นก่อนเป็นอันดับแรก เพื่อหยุดการทำงานของทรานซิสเตอร์ซึ่งทำหน้าที่ขับสัญญาณเอาท์พุตของบิตนั้น ทำให้สัญญาณของบิตถูกต่อเข้ากับตัวต้านทานที่ทำหน้าที่พูลอัพ ภายในซึ่งมีผลทำให้บิตนั้น ๆ ของพอร์ต 1 , 2 และ 3 เป็นสภาวะลอจิกสูงตัวต้านทานนี้มีค่าประมาณ 50กิโลโอห์ม ซึ่งเป็นค่าที่สูงมากและทำอุปกรณ์ภายนอกสามารถขับสัญญาณของพอร์ตเหล่านี้เป็นลอจิกต่ำได้ง่าย สำหรับบิตของพอร์ต 0 นั้นแม้ว่ามีหลักการทำงานที่คล้ายคลึงกับบิตอื่น แต่เนื่องจากการที่ไม่มีตัวต้านทานที่ทำหน้าที่ พูลอัพภายในไว้ทำให้เมื่อทรานซิสเตอร์ที่ทำหน้าที่ขับสัญญาณเอาท์พุตเหล่านั้นหยุดการทำงาน ก็จะเป็นผลทำให้ขาสัญญาณนี้อยู่ในสภาวะอิมพิแดนซ์สูงแทน

การใช้งานเป็นพอร์ตเอาท์พุตเริ่มด้วยการส่งข้อมูลที่มีค่าเป็น 0 ให้กับแต่ละบิตของพอร์ตทุกพอร์ตข้อมูลเหล่านี้จะถูกส่งให้กับฟลิปฟลอปในการทำหน้าที่จะทำหน้าที่ค้างสภาวะเหล่านี้ไว้และมีผลทำให้ทรานซิสเตอร์ที่ทำหน้าที่ขับสัญญาณเอาท์พุตเหล่านั้นทำงานดังนั้นขาสัญญาณก็จะมีสภาวะเป็นลอจิกต่ำด้วย

ส่วนการส่งข้อมูลที่มีค่าเป็นหนึ่งออกมานั้นในกรณีที่เป็นการทำงานของแต่ ละบิต ของพอร์ต 1 , 2 หรือ 3 จะทำให้ทรานซิสเตอร์ที่ทำหน้าในการขับสัญญาณเอาท์พุตนั้นหยุดทำงาน มีผลทำให้ขาของสัญญาณเป็นลอจิกด้วยตัวต้านทานที่พูลอัพอยู่ภายในนั้น แต่สำหรับการทำงานของแต่ละบิตภายในพอร์ต 0 นั้นจะมีผลที่แตกต่างกันออก เนื่องจากว่าขาสัญญาณจะมีสภาวะเป็นอิมพิแดนซ์สูงแทน เนื่องจากไม่มีตัวต้านทานอยู่ภายในเชื่อมอยู่นั่นเอง ดังนั้นในการใช้งานพอร์ต 0 เป็นการเอาท์พุตข้อมูลจำเป็นที่ต้องใช้ตัวต้านทานภายนอกพูลอัพสัญญาณไว้กับลอจิกสูงแทน

ความสามารถอีกประการหนึ่งที่เกี่ยวกับพอร์ตอิน และ พุตเอาท์พุตของ 8051 เป็นวิธีการอ่านค่าลอจิกจากพอร์ตซึ่งมีได้สองวิธี คือ การอ่านค่าลอจิกที่ขาสัญญาณ และ การอ่านค่าลอจิกของการแลตช์ที่พอร์ตวิธีการอ่านค่าสัญญาณทั้ง 2 แบบจะช่วยระบบสามารถทำงานได้ด้วยความถูกต้องมากยิ่งขึ้น

2.16 อินพุตและเอาท์พุตข้อมูลอนุกรม

คอมพิวเตอร์ต้องมีสามารถติดต่อกับคอมพิวเตอร์อื่น ๆ ในระบบมัลติโปรเซสเซอร์สมัยใหม่ การติดต่อที่มีประสิทธิภาพทางหนึ่ง คือการส่งและการรับบิตข้อมูลและการส่งข้อมูลอนุกรม 8051 มีวงจรติดต่อข้อมูลแบบอนุกรมโดยรีจิสเตอร์ SBUF เก็บข้อมูล SCON ควบคุมการสื่อสาร PCON ควบคุมอัตราข้อมูลและ ขาRXD และ ขาTXD ต่อกับเครือข่ายข้อมูลอนุกรม

SBUF มีอยู่ 2 รีจิสเตอร์ อันหนึ่งใช้เขียนและเก็บข้อมูลที่จะส่งออกของ 8051 ผ่าน TXD อีกตัวใช้อ่านและเก็บข้อมูลที่ได้รับจากภายนอกผ่าน RXD รีจิสเตอร์ทั้ง 2 นี้ มีแอดเดรส 99H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มีโหมด ที่โปรแกรมทั้งหมด 4โหมด สำหรับการสื่อสารข้อมูลแบบอนุกรม ซึ่งเลือกโดยบิต SMX ใน SCON ส่วนอัตราบิตกำหนดโดยโหมด ที่ใช้

2.16.1 กระบวนการรับและส่งข้อมูลอนุกรมของ 8051

การส่งข้อมูลออกทางพอร์ตอนุกรมของ 8051 จะเริ่มต้นขึ้นภายหลังเมื่อการเขียนข้อมูลลงในรีจิสเตอร์ SBUF ข้อมูลนี้จะถูกจัดการด้วยวิธีการทางด้านฮาร์ดแวร์ในการเลื่อนบิตข้อมูลและส่งสัญญาณออกไปภายนอกอัตโนมัติเมื่อข้อมูลเหล่านี้ได้ถูกส่งออกไปครบถ้วนแล้วจึงทำการกำหนดค่าของแฟล็ก TI ให้เป็น "1" เพื่อแจ้งให้ทราบว่าขณะนี้รีจิสเตอร์ SBUF ว่างและพร้อมที่จะส่งข้อมูลไบต์ต่อไปแล้วในกรณีที่ผู้ใช้เขียนข้อมูลใหม่ลงในรีจิสเตอร์ SBUF โดยไม่รอให้แฟล็ก TI มีค่าเป็น "1" ก่อนจะมีผลทำให้ข้อมูลที่ส่งออกไปผิดพลาดได้

สำหรับการรับข้อมูลจากพอร์ตอนุกรมจะต้องเริ่มต้นโดยการกำหนดค่าบิตของ REN(Receiver Enable) ให้มีค่าเป็น "1" ก่อนหลังจากนั้นเมื่อมีบิตของข้อมูลถูกส่งเข้ามาจากภายนอกระบบฮาร์ดแวร์ของ 8051 จึงจะทำการเลื่อนบิตเหล่านี้เข้ามาโดยอัตโนมัติและเมื่อบิตสุดท้ายถูกเลื่อนเข้ามาเรียบร้อยแล้วข้อมูลนั้นจะถูกย้ายมาเก็บไว้ยังรีจิสเตอร์ SBUF และทำการกำหนดให้แฟล็ก RI ให้ค่าเป็น "1" ซึ่งมีผลทำให้เกิดการอินเตอร์รัปต์โปรแกรมขึ้น

2.16.2 โหมด การส่งข้อมูลอนุกรม

ผู้ออกแบบ 8051 ได้รวบรวมโหมด ในการส่งข้อมูลอนุกรมไว้ 4 โหมด ทำให้การสื่อสารข้อมูลสามารถทำได้หลายทาง และ มีอัตราบอดหลายขนาด โหมด จะถูกเลือกโดยโปรแกรมเมอร์โดยการเซตบิตโหมด SMO และ SMI ใน SCON อัตราบอดจะคงที่ในโหมด 0 และ สามารถเปลี่ยนแปลงเมื่อใช้ไทมเมอร์ 1 และ บิตที่เปลี่ยนอัตราบอดอนุกรม (SMOD) ซึ่งอยู่ใน PCON สำหรับโหมด 1 , 2 , 3

- ข้อมูลอนุกรมในโหมด 0 เป็นโหมดการเลื่อนริจิสเตอร์

การเซตบิต SMO และ SMI ใน SCON เป็น 00H ทำให้ SBUF ทำการรับหรือการส่งข้อมูล 8บิต โดยใช้ ขาRXD ทั้ง 2 หน้าที่ ขาTXD จะต่อกับแหล่งกำเนิดพัลส์ภายในซึ่งจะทำให้พัลส์ที่เลื่อนแก่วงจรภายนอก ความถี่ที่เลื่อนหรืออัตราบอดจะคงที่ (เท่ากับความถี่ออสซิลเลเตอร์/12)อัตราขนาดนี้จะใช้เป็นไทมเมอร์เมื่อโครงสร้างเป็นไทมเมอร์ สัญญาณนาฬิกาที่เลื่อน TXD เป็นสี่เหลี่ยมซึ่งเป็น 0 ในสภาวะ S3 , S4 , S5 ของแมชชีนไซเคิลและเป็น "1" สำหรับสภาวะ S6 , S1 , S2 ของการส่งข้อมูล รีจิสเตอร์ที่เลื่อนข้อมูลโหมด 0 เมื่อข้อมูลส่งออกทาง RXD ข้อมูลที่เปลี่ยนขอบขาลงของ S6P2 หรือ "1" พัลส์นาฬิกา หลังจากขอบขาขึ้นของพัลส์นาฬิกาที่เลื่อน TRX ออกผู้ออกแบบระบบต้องออกแบบวงจรภายนอกซึ่งรับข้อมูลที่รับเชื่อถือได้

ข้อมูลที่รับเข้ามาทางขา RXD ควรจะพร้อมกับพัลส์นาฬิกาที่เลื่อนที่เกิดที่ TXD ข้อมูลถูกสุ่มที่ขอบขาลงของ S5P2 และเลื่อนไปยัง SBUF ที่ขอบขาขึ้นของสัญญาณนาฬิกาที่เลื่อน

โหมด 0 ไม่ได้ตั้งใจให้ใช้สำหรับการสื่อสารข้อมูลระหว่างคอมพิวเตอร์ แต่ จะเป็นวิธีที่จะได้ข้อมูลอนุกรมที่ความเร็วสูง โดยใช้ลอจิกดิสครีท (Discrete logic) เพื่อให้ได้อัตราข้อมูลสูง อัตราบอดที่ใช้ในโหมด 0 จะสูงกว่ามาตรฐานมาก เช่น คริสตอล 6MHz ได้อัตราเลื่อน 500MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ข้อมูลอนุกรม 1-UART มาตรฐาน

เมื่อ SM0 และ SM1 เซตเป็น 01B SBUF จะเป็นตัวรับและตัวส่ง 10 บิต โดยจะรับและส่งข้อมูลในเวลาเดียวกัน ขาRXD จะรับข้อมูลทั้งหมดและ ขาTXD จะส่งข้อมูลทั้งหมดอัตราบอดกำหนดได้ด้วย $f_{buad}(2^{smod} * ความถี่ออสซิลเลเตอร์)/64$ ข้อมูลทั้งหมดจะเริ่มต้น 1 บิต ข้อมูล 8 บิต สตอปบิต แฟล็กอินเตอร์รัปต์ TI จะเซตทันที 10 บิต ถูกส่งแล้วระยะของแต่ละบิต คือ ส่วนกลับของความถี่ของอัตราบอดแต่ละบิตว่าเป็น "1" หรือ "0" ตลอดช่วง

ข้อมูลที่รับจะมีลำดับเหมือนเดิมการรับจะถูกทริกที่ขอบขาลงของพัลส์นาฬิกาในบิตเริ่มต้น และต่อไปเรื่อย ๆถ้าบิตสิ้นสุดเป็น "0" ครึ่งหนึ่งของบิตเริ่มต้นนี่จะเป็นการวัดที่มีการรบกวนน้อยถ้าวงจรถูกทริกโดยสัญญาณรบกวนบนสายส่งจะเป็นการตรวจสอบสภาวะ "0" หลังจากบิตจะเป็นการจัดการรับข้อมูลที่ผิดพลาด

บิตข้อมูลที่เลื่อนเข้าตัวรับที่โปรแกรมอัตราบอดได้ และ เวิร์ดข้อมูลจะถูกส่งไปยัง SBUF ถ้าเงื่อนไขตามนี้เป็นจริง RI= 0 , SM = 0 โดยบิตสิ้นสุด = 0 , RI = 1 เป็นการบอกว่าโปรแกรมได้อ่านไบต์ข้อมูลมาก่อน และ พร้อมรับข้อมูลต่อไป โดยปกติบิตสิ้นสุดจะทำให้ส่งข้อมูลไปยัง SBUF ได้สมบูรณ์ที่สภาวะ SM2 โดยที่ SM2 = 0 ทำให้สามารถรับไบต์และสตอปบิตซึ่งเป็นข้อจำกัดในโหมดนี้แต่จะมีประโยชน์มากในโหมด 2 และโหมด 3 ถ้า SM2 = 1 ทำให้รับเฉพาะสตอปบิตที่ถูกต้องเท่านั้นและป้องกันการรบกวน

ใน 10 บิตนี้ที่ตำแหน่งสุดท้ายของการรับเป็นการชี้ว่าข้อมูลที่รับมาก่อนยังไม่ถูกโปรแกรมอ่านหรือถ้าเงื่อนไขอื่นไม่จริงข้อมูลใหม่จะไม่ถูกโหลดและจะสูญหายไป

อัตราบอดของโหมด 1 ไทมเมอร์ 1 จะถูกใช้สร้างบอดในโหมด 1 โดยการใช้งานโอเวอร์แฟล็กของไทมเมอร์ เพื่อจะกำหนดความถี่อัตราบอด ถ้าไทมเมอร์ 1 ใช้ในโหมด 1 เป็นไทมเมอร์ 8 บิตออโตรีโหมด(Auto reload) จะสร้างอัตราบอดได้

$$f_{buad}(2^{SMOD} * ความถี่ออสซิลเลเตอร์)/(32*12*(256-TH1)$$

SMOD เป็นบิตที่ควบคุมใน PCON และอาจุเป็น 0 หรือ 1 ถ้าไทมเมอร์ 1 ได้ทำงานในโหมด 2 อัตราบอดจะเป็น

$$f_{buad}(2^{SMOD} * \text{Time 1 overflow flag})/32$$

และไทมเมอร์ 1 สามารถใช้สัญญาณนาฬิกาภายใน หรือ เป็นเคาน์เตอร์ซึ่งรับพัลส์นาฬิกาจากภายนอกความถี่ออสซิลเลเตอร์ที่เลือกจะช่วยสร้างอัตราบอด ทั้งแบบมาตรฐาน และ ไม่มาตรฐานถ้าต้องการอัตราบอดมาตรฐานคริสตอล 11.0592MHz ควรใช้อัตรามาตรฐาน 9600bps และ TH1 จะมีค่าดังนี้

$$TH1 = 256(2*11.0592*10)/(32*12*9600)) = 0FDH = 253.0000D$$

- ข้อมูลอนุกรมโหมด 2 โหมดมัลติโปรเซสเซอร์

โหมด 2 คล้ายโหมด 1 เว้นแต่ว่ามีการส่ง 11 บิต คือ Start bit 1 บิต , ข้อมูล 9 บิต Stop bit 1 บิต โดยบิตข้อมูลที่ 9 ได้จาก TB8 ใน SCON ระหว่างการส่งและการเก็บในบิต RB8 ของ SCON เมื่อรับข้อมูลทั้งบิตเริ่มต้นและบิตสิ้นสุดจะทิ้งไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในโหมด 0 อัตราบิตจะสูงมากกว่ามาตรฐานมาก โดยอัตราข้อมูลที่สูงนี้จำเป็นที่ต้องมีการประยุกต์หลายมัลติโปรเซสเซอร์ข้อมูลสามารถส่งได้อย่างรวดเร็วจากเครือข่ายของไมโครคอนโทรลเลอร์ที่ใช้สื่อสารถ้าใช้อัตราบอดสูง

เงื่อนไขการเซต RI ในโหมด 1 RI ต้องเป็น "0" ก่อนที่จะรับบิตสุดท้ายและ SM2 ต้องเป็น "0" หรือข้อมูลบิตที่ 9 ต้องเป็น "1" การเซต RI ขึ้นกับสภาวะของ SM2 ในการรับ 051 และสภาวะ 9 ซึ่งทำให้มัลติโปรเซสเซอร์เป็นไปได้โดยให้ตัวรับถูกอินเตอร์รัปต์โดยข้อมูลบางตัว ในขณะที่ตัวรับอื่น ๆ ไม่สนใจข้อมูลนี้เฉพาะ 8051 เท่านั้นที่ SM2 เซตเป็น 0 จะถูกอินเตอร์รัปต์ โดยข้อมูลที่รับซึ่งข้อมูลบิตที่ 9 เซต เป็น 1 จะไม่ถูกอินเตอร์รัปต์โดยข้อมูล พร้อมกับข้อมูลบิต 9 เป็น 0 ตัวรับทั้งหมดจะถูกอินเตอร์รัปต์โดยข้อมูล และ ข้อมูลบิตที่ 9 เซตเป็น 1 ซึ่งสภาวะของ SM2 จะไม่ขัดขวางการรับข้อมูล

2.17 การสื่อสารผ่านพอร์ตอนุกรม(Serial Port Communication)

จุดประสงค์หลักของการใช้ซีเรียพอร์ต คือ การเชื่อมต่อระหว่างเครื่องคอมพิวเตอร์โดยเฉพาะการสื่อสารระยะไกลด้วยโมเด็ม และ โครงข่ายโทรศัพท์สาธารณะ แต่ก็สามารถนำมาใช้ในการเชื่อมต่ออุปกรณ์อื่น ๆ กับ เครื่องคอมพิวเตอร์ เช่น เมาส์ เป็นต้น

การเชื่อมต่อแบบพาราเรลพอร์ตจะมีความเร็วและการอินเตอร์เฟสที่ง่ายแต่ว่าจำนวนขาของพอร์ตนั้นมีถึง 25 ขา (อาจจะใช้ไม่หมดทุกขา) และ ความยาวสายเคเบิลสูงสุดได้เพียง 5 เมตร ถึงอย่างไรก็ตามมันก็ให้ความเร็วสูงสุดประมาณ 100Kbit/sec จึงเหมาะกับการส่งสำหรับเครื่องพรินเตอร์ส่วนพอร์ต PS/2 นั้นก็สามารถส่งข้อมูลได้ทิศทางเดียวในทางตรงกันข้ามเรามาส่งข้อมูลแบบสองทิศทางและแอดซีเรียพอร์ตโดยใช้จำนวนของขาที่ใช้แค่ 9 ขา (อาจจะใช้ไม่หมดทุกขา) เพราะว่าสัญญาณไฟฟ้าที่ใช้สำหรับแอดซีเรียพอร์ตได้ถูกออกแบบมา สำหรับใช้แอดซีเรียพอร์ตในการส่งข้อมูลระยะไกลกว่าว่าแบบพาราเรียวพอร์ตที่ใช้งานแบบ TIL โวลต์เตจ และในการร่วมกับใช้โมเด็มทำให้ซีเรียพอร์ต สามารถใช้กับการติดต่อระยะทางไกลมากขึ้น

การส่งรับข้อมูลแบบซีเรียพอร์ต จะส่งข้อมูล แบบเป็นกลุ่มของบิต โดยจะส่งทีละบิตบนหนึ่งเส้นสายสัญญาณข้อมูล บนสายสัญญาณจะเปลี่ยนตามเวลาที่ใช้ในการส่งสัญญาณแต่ละค่าของสัญญาณจะไม่เหมือนกับแบบพาราเรียวพอร์ต ที่จะส่งพร้อมกันทั้งหมดในกลุ่มของสายสัญญาณแต่ละค่าของสัญญาณไม่เหมือนกับกับแบบพาราเรียวซึ่งจะส่งพร้อมกันทั้งหมดในกลุ่มของสายสัญญาณเส้นในเวลาเดียวกันการส่งข้อมูลเรา ต้องพิจารณาถึงความหมายของคำต่อไปนี้

Transmitter:ตัวส่ง

Receiver:ตัวรับ

Transmission Medium ซึ่งจะเป็นเส้นทางในการใช้ข้อมูลจาก Transmitter ไปยัง Receiver ซึ่งสิ่งสำคัญที่จะมีผลต่อการพิจารณาตัวกลางการส่งข้อมูลดังนี้

2.17.1 ลักษณะทางกายของตัวกลาง ซึ่งโดยทั่วไปจะมีที่ใช้บ่อยอยู่ดังนี้

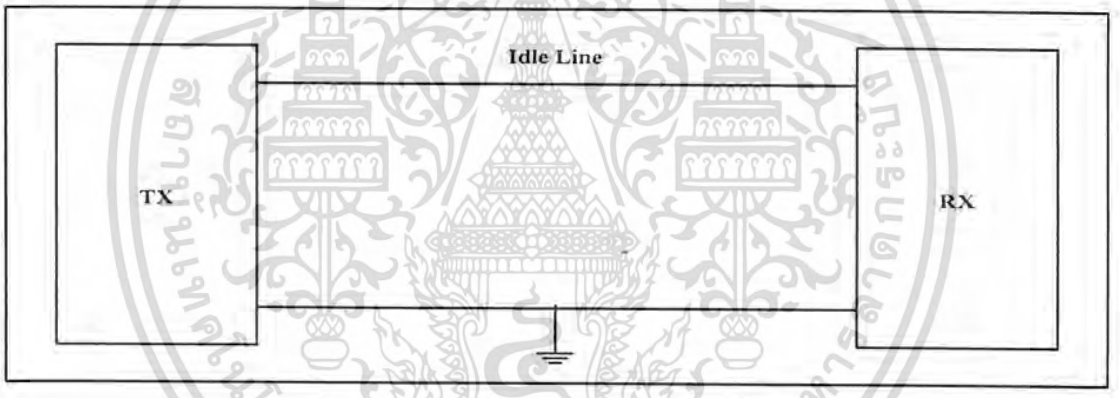
Direct line เส้นสัญญาณประเภทนี้ก็ คือ การเชื่อมต่อระหว่างเครื่องคอมพิวเตอร์กันโดยตรง หรือไม่ก็เชื่อมต่อระหว่างคอมพิวเตอร์กับอุปกรณ์อื่นโดยตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Dial–Up line เป็นลักษณะทางกายภาพของการเชื่อมต่อผ่านโครงข่ายสาธารณะ ผ่านโมเด็ม สำหรับแบบ Direct line จะเป็นการเชื่อมต่อทางไฟฟ้าระหว่างกันโดยแต่ในแบบ Dial–Up line จะต้องมีการเปลี่ยนลักษณะสัญญาณก่อนผ่านไปในตัวกลาง

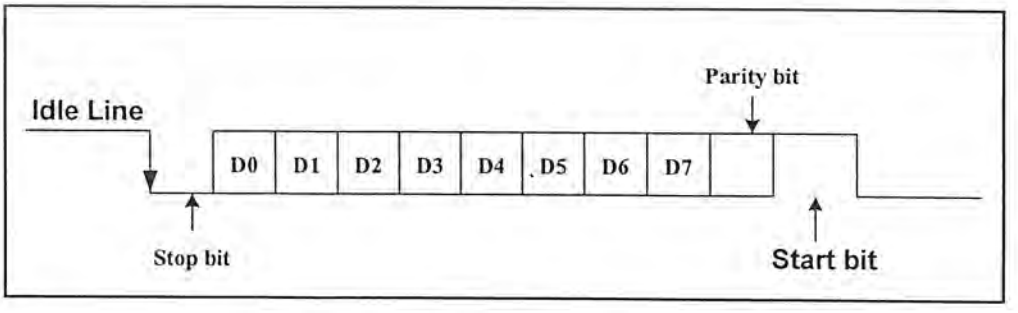
2.17.2 โหมดการสื่อสารแบบซิงโครนัส (Synchronous Mode) กับโหมดการสื่อสารแบบอะซิงโครนัส (Asynchronous Mode) ซิงโครนัส (Synchronous Mode) เป็นการส่งข้อมูลที่ใช้สัญญาณนาฬิกาตัวเดียวกันจะทำให้ตัวรับข้อมูลเหมือนกับข้อมูลตัวส่ง แต่ในความเป็นจริง การส่งระยะทางไกล ๆ เราไม่สามารถทำให้สัญญาณนาฬิกาได้ทั้งตัวรับและตัวส่งเท่ากันได้เพราะมีการเลื่อนเฟส (Phase Shift) สัญญาณ ดังนั้นเราจึงใช้อีกวิธีคือแบบ อะซิงโครนัส

โหมดการสื่อสารแบบอะซิงโครนัส (Asynchronous Mode) จะเป็นการส่งข้อมูลแบบที่ใช้สัญญาณนาฬิกา ตัวส่งตัวรับเป็นคนละตัวกัน แต่ทำให้มีค่าใกล้เคียงกันและสร้างเฟรม (Frame) ของข้อมูลมาเป็นตัวบอกใกล้ตัวรับทราบส่วนต่าง ๆ ของข้อมูลจะมีเป็นสายที่มีสัญญาณไฮ (High) เมื่อพร้อม รับจะรับข้อมูล ส่วนอีกเส้นหนึ่งจะเป็นกราวด์ (ground)



รูปที่ 2.32 แสดงการเชื่อมต่อระหว่างตัวส่งกับตัวรับ

จากรูปที่ 2.32 การเชื่อมต่อระหว่างตัวส่งกับตัวรับจะมีสายสองเส้นเชื่อมต่อกันโดยเส้นหนึ่งจะเป็นไอเดิลไลน์ (Idle Line)



รูปที่ 2.33 แสดงองค์ประกอบของเฟรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.33 องค์ประกอบของเฟรมประกอบด้วยบิตเริ่มต้น (Start bit) เป็นส่วนที่บอกให้ตัวรับทราบว่าพร้อมส่งข้อมูลแล้วซึ่งหลังจากบิตเริ่มต้นจะเป็น ข้อมูล (Data) ที่ต้องการส่งและส่วนต่อไปเป็นพาริตี้บิต (Parity bit) เป็นส่วนที่ใช้ตรวจสอบ และส่วนสุดท้ายเป็นบิตสิ้นสุด (Stop bit) เป็นส่วนทำให้ตัวรับทราบว่าสิ้นสุดเฟรมแล้วโดยบิตสิ้นสุดจะมีความหมายเป็น 1 , 1.5 , 2 บิต

การส่งข้อมูลเริ่มจากบิตเริ่มต้นที่มีค่าเป็น Low ("0") เป็นการแจ้งให้ตัวรับทราบว่าจะมีการส่งข้อมูลให้ตัวรับเตรียมพร้อมที่จะรับข้อมูลโดยเริ่มเซตสัญญาณนาฬิกาให้ใกล้เคียงกับตัวส่งแล้วจึงเริ่มส่งข้อมูลในบิตต่อไป ในความเป็นจริงการส่งบิตแรกที่เข้ามาจะมีสัญญาณนาฬิกาเหมือนกันหรือใกล้เคียงกันมากแต่ในบิตต่อ ๆ ไปจะเกิดการเลื่อนเฟสเนื่องจากตัวรับอาจใช้สัญญาณนาฬิกาใกล้เคียงที่ช้ากว่าหรือเร็วกว่าแต่ไม่เกินขอบเขตของข้อมูลแต่ละบิตจนไปถึงค่า ๆหนึ่งการเลื่อน(Shift) จะเกินขอบเขตที่รับข้อมูลได้ถูกต้องก็จะทำการหยุดส่งข้อมูล แล้วเริ่มส่งข้อมูลใหม่ซึ่งเราเรียกวิธีนี้ว่า "รีซิงโครไนซ์"(Resynchronize)

อุปกรณ์ที่ทำหน้าที่ในแบบอะซิงโครนัสเรียกว่า UART(Universal Asynchronous Receiver Transmit) เช่น Z80 , 8250 , 8251 , 8450 เป็นต้น

2.17.3 ทิศทางการส่งข้อมูล Simplex , Half – Duplex , Full – Duplex

- ในการสื่อสารข้อมูล ทิศทางข้อมูลจะถูกส่งไปมาระหว่างอุปกรณ์อิเล็กทรอนิกส์ผ่านทางการอินเตอร์เฟสซึ่งประกอบด้วย สัญญาณไฟฟ้าสายเคเบิลที่เป็นตัวนำสัญญาณไฟฟ้า และ คอนเน็คเตอร์ข้อมูลจะถูกส่งด้วยการเปลี่ยนแปลงของกระแสและแรงดันการสื่อสารข้อมูลจะเป็นไปได้ก็ต่อเมื่ออุปกรณ์ต่าง ๆ เป็นไปตามข้อกำหนดของ Physical Layer Protocol ซึ่งมีดังต่อไปนี้

- คุณสมบัติทางกลได้มีการกำหนดรายละเอียดของขนาดคอนเน็คเตอร์ , จำนวนขา , ฟังก์ชั่นการทำงานของขาต่าง ๆ และเส้นผ่าศูนย์กลางของขาต่าง ๆ ตำแหน่งของคอนเน็คเตอร์และคุณสมบัติของสายเคเบิล

- คุณสมบัติทางสัญญาณไฟฟ้า มีการกำหนดคุณสมบัติทางไฟฟ้าของสัญญาณที่ใช้ควบคุมการแลกเปลี่ยนข้อมูลและวงจรไฟฟ้าต่าง ๆที่เกี่ยวข้องรวมทั้งการกำหนดอัตราเร็วสูงสุดในการส่งข้อมูลระดับกระแส และ ระดับแรงดันในการแทนลอจิกต่าง ๆ และ คุณสมบัติของวงจรรับส่งสัญญาณที่ขาทุกขาของคอนเน็คเตอร์ RS232 จะเป็นสภาวะใดสภาวะหนึ่งต่อไปนี้

Mark / Space

On/Off

Logic 0 or Logic 1

ความสัมพันธ์ระหว่างสถานะของสัญญาณคู่ต่าง ๆ กับแรงดันที่แสดงไว้ในตาราง ที่ 2.10

ตารางที่ 2.10 สถานะของสัญญาณกับแรงดันมาตรฐานของ RS 232

VOLTAGERANGE	LOGIC	MEANING	TTY	SYNONYMS
+3V TO +25V	0	ON	SPACE	ACTIVE , "ASSERTED"
-25V TO -3V	1	OFF	MARK	INACTIVE
				"DISASSERTED"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการแทนลอจิกหนึ่งหรือสถานะ Mark ตัวขับสัญญาณไดร์เวอร์ต้องจ่ายแรงดันระหว่าง -5 ถึง +15 โวลต์ ส่วนในลอจิก "0" หรือ Space ตัวขับสัญญาณต้องจ่ายแรงดัน +5 ถึง +15 โวลต์

ตัวเก็บประจุที่ต่อขนานกับอุปกรณ์รับปลายทางมีค่าไม่เกิน 2500pF (ความยาวน้อยกว่า 50 ฟุต) และ แรงดันขณะเปิดวงจรหรือไม่มีโหลดจะต้องไม่เกิน 25 โวลต์ วงจรสัญญาณต้องสามารถทนต่อการลัดวงจรที่เกิดขึ้นได้จากความไม่ตั้งใจ โดยไม่ทำความเสียหายกับอุปกรณ์ของตัวมันเองหรือที่เกี่ยวข้อง

รายละเอียดตามหน้าที่ของสัญญาณต่างๆที่ใช้ในการอินเตอร์เฟสมักถูกกำหนดชื่อจากลักษณะการทำงานโดยดูทิศทางของการส่งข้อมูลจากตัวส่งหรือตัวรับ และ ความสัมพันธ์ของสัญญาณ

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

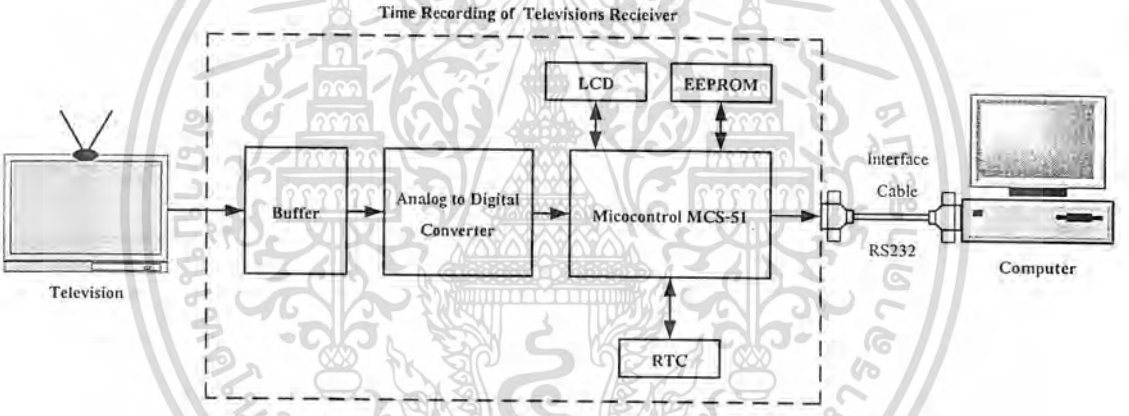
การคำนวณและการสร้าง

โครงงานชิ้นนี้เกิดขึ้นเนื่องจากต้องการทราบว่าการใช้งานของเครื่องรับโทรทัศน์ว่าผู้ชมได้รับชมสื่อรายการโทรทัศน์ มีพฤติกรรมในการรับชมสื่อรายการโทรทัศน์อย่างไร เพื่อนำข้อมูลที่ได้ไปทำการวิเคราะห์ ถึงพฤติกรรมของคนที่รับชมสื่อรายการโทรทัศน์ ในโครงงานนี้ในการคำนวณและการสร้างจะประกอบด้วยส่วนหลักอยู่ 2 ส่วน ดังนี้ คือ

- ส่วนของฮาร์ดแวร์ (Hardware)
- ส่วนของซอฟต์แวร์ (Software)

3.1 หลักการออกแบบฮาร์ดแวร์ (Hardware)

ส่วนของฮาร์ดแวร์ที่ออกแบบจะนำมาใช้เชื่อมต่อเข้ากับขา VT ของ TUNER BOX ภายในภาค TUNER ของเครื่องรับโทรทัศน์ โดยจะทำการดึงเอามาเป็นสัญญาณที่ตรวจวัดการปรับเปลี่ยนช่องของโทรทัศน์



รูปที่ 3.1 บล็อกไดอะแกรมเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์

จากบล็อกไดอะแกรมจะเห็นได้ว่า ระบบการตรวจวัดการใช้งานโทรทัศน์ประกอบไปด้วย 5 ส่วนคือ

1.ส่วนบัฟเฟอร์ (Buffer Amplifier)

2.ส่วนแปลงสัญญาณอนาล็อกเป็นดิจิตอล (Analog to Digital Converter)

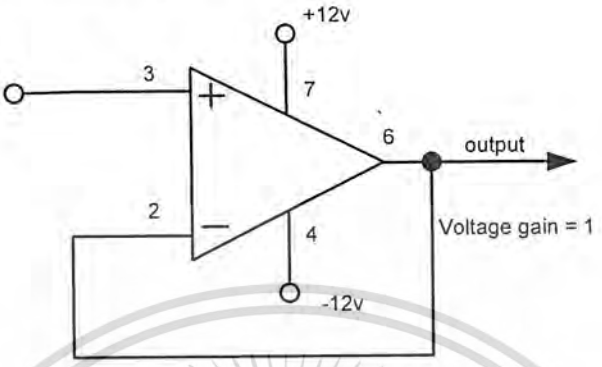
3.ส่วนไมโครคอนโทรลเลอร์ (Microcontroller)

4.ส่วนหน่วยความจำข้อมูล

5.ส่วนพีซีคอมพิวเตอร์ (PC Computer)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.1 ส่วนบัฟเฟอร์(Buffer Amplifier)



รูปที่ 3.2 วงจรบัฟเฟอร์

เนื่องจากสัญญาณที่ขา VT ของกล่องจูนเนอร์เป็นส่วนที่ไม่เชื่อมโยงถึงกันเมื่อนำมาใช้เราจึงต้องใช้วงจรBuffer Amplifier หรือวงจร Voltage Follower ด้วย OPAMP เพื่อป้องกันการรบกวนของวงจรแต่ละส่วน โดยคุณสมบัติของวงจร Voltage Follower มีดังนี้

- High Input Impedance
- Low Output Impedance
- Voltage Gain = 1

3.1.2 ส่วนแปลงสัญญาณอนาล็อกเป็นดิจิตอล(A to D Converter)

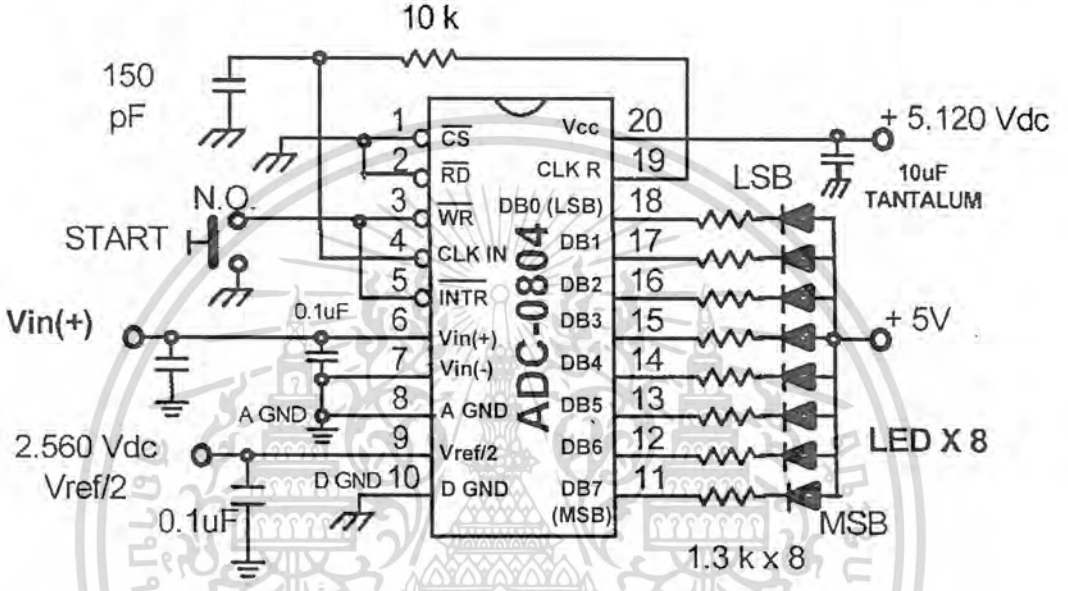
วงจร A to D ที่ใช้ในโครงงานนี้จะใช้ไอซีเบอร์ ADC0804 ทำการเปลี่ยนสัญญาณอนาล็อกที่เข้ามาเป็นสัญญาณดิจิตอล โดยใช้หลักการประมาณค่าแบบต่อเนื่อง ซึ่งมีขนาด 8 บิต มีความเร็วในการแปลงสัญญาณ 100 uS(Conversion Time = 100uS) สามารถเชื่อมต่อกับไมโครคอนโทรลเลอร์ได้ง่าย

ตารางที่ 3.1 แสดงความสัมพันธ์ระหว่าง(Vref/2) , Span Voltage(v) , Vin(-) , Step Size(mV)

Vref/2	Span Voltage(v)	Vin(-)	Input Range(v)	Step Size(mV)
Not connect*	5	0	0to5	5/256 = 19.53
2.0	4	0	0to4	4/256 = 15.62
1.5	3	0	0to3	3/256 = 11.71
1.28	2.56	0	0to2.56	2.56/256 = 10
1	2	0	0to2	2/256 = 7.81
0.5	1	0	0to1	1/256 = 3.90

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีสตาร์ท A to D ทำได้โดยส่งสัญญาณเข้าขา *WR* และ *CS* ด้วยศักย์ดาต่ำ(Low) แล้วให้รออีกประมาณ 100 μS หลังจากนั้น A to D จะส่งสัญญาณออกมาที่ขา *INTR* (คือสัญญาณที่บอกว่าแปลงสัญญาณเสร็จแล้ว) มีระดับสัญญาณเป็น Low ขานี้มักจะต่อกับขา *INT0 ,INT1* ของ CPU เพื่อบอกให้ CPU ทำขบวนการอินเตอร์รัปต์เพื่อนำข้อมูลที่แปลงแล้วไปเก็บ ในการอ่านข้อมูลไปเก็บ CPU ต้องส่งสัญญาณ *RD* มาเข้า *RD* ของ A to D (โดยขา *CS* เป็น Low อยู่ก่อนหน้านี้) รายละเอียดช่วงการสตาร์ท และ อ่านข้อมูลไปเก็บ



รูปที่ 3.3 การทดสอบ A to D ADC0804

3.1.3 ส่วนไมโครคอนโทรลเลอร์

เป็นส่วนที่ทำหน้าที่ควบคุมจัดการระบบ ซึ่งใช้ไมโครคอนโทรลเลอร์เบอร์ AT89S8252 ในตระกูล MCS-51 เป็นหัวใจหลักในการทำงาน ไม่ว่าจะเป็นตัวทำหน้าที่ในการควบคุมกระบวนการแปลงสัญญาณอนาล็อกเป็นดิจิตอล A to D converter การส่งค่าไปคอนโทรลเพื่อเลือกสัญญาณอินพุตการเก็บค่าไว้ในหน่วยความจำข้อมูลและ การอ่านข้อมูลที่เก็บไว้ในหน่วยความจำข้อมูลส่งออกไปที่พอร์ตอนุกรม สำหรับการสื่อสารกับคอมพิวเตอร์และการเชื่อมต่อเข้ากับคอมพิวเตอร์เมื่อต้องการส่งผ่านข้อมูลที่เก็บไว้ โดยจะใช้การสื่อสารแบบอนุกรม RS 232

3.1.4 ส่วนหน่วยความจำข้อมูล

เป็นส่วนที่ทำหน้าที่ในการเก็บข้อมูลที่ถูกเปลี่ยนเป็นสัญญาณดิจิตอลแล้ว โดยผ่าน MCS-51 ในโครงงานนี้ใช้หน่วยความจำแบบ EEPROM คือไอซีเบอร์ 24c515(64KB x 8) แต่ในการนำไปใช้งานจริงอาจเพิ่มให้มีค่ามากกว่านี้ได้เพื่อให้เหมาะสมกับข้อมูลที่ต้องการเก็บ

3.1.4.1การเก็บข้อมูลไปยังหน่วยความจำแบบ EEPROM หรือ I²C นั้นข้อมูลที่จะทำการเก็บสามารถกำหนดระยะเวลาในการเก็บข้อมูลได้คือ ตั้งแต่ 0วินาที ถึง 99 วินาที และ ที่ความถี่ 500Hz , 1KHz , 2KHz , 4KHz ซึ่งก็คือ 2 มิลลิวินาที , 1 มิลลิวินาที , 500 มิลลิวินาที , และ 250 ไมโครวินาที โดย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สามารถเลือกความจุ ในการเก็บค่าของหน่วยความจำข้อมูลภายนอกได้ดังนี้ 8Kbytes , 16Kbytes , 32 Kbytes และ 64Kbytes ดังนั้นสามารถคำนวณระยะเวลาในการเก็บค่าที่สั้นที่สุดและนานที่สุดได้ดังนี้

3.1.4.1.1 ระยะเวลาในการเก็บค่าที่สั้นที่สุด คือเก็บค่าของข้อมูลที่ความถี่ 4KHz หรือ ก็คือ 250 ไมโครวินาที ด้วยความจุของหน่วยความจำข้อมูลภายนอกที่ 8Kbytes ดังนั้นระยะเวลาในการเก็บข้อมูลคือ

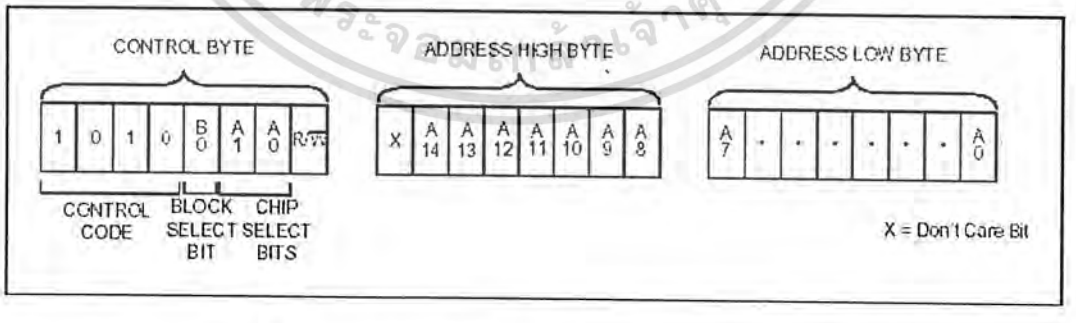
$$0.00025 \text{ วินาที} * 8\text{KB} = 2.048 \text{ วินาที}$$

3.1.4.1.2 ระยะเวลาในการเก็บค่าที่นานที่สุด คือ ของข้อมูลที่ด้วยระยะห่างของการเก็บค่า 99 วินาที และ ด้วยความจุของหน่วยความจำข้อมูลภายนอกที่ 64Kbytes ดังนั้นระยะเวลาในการเก็บข้อมูลคือ

$$99 \text{ วินาที} * 64 \text{ KB} = 6{,}336{,}000 \text{ วินาที}$$
$$= 105{,}600 \text{ นาที}$$
$$= 1{,}760 \text{ ชั่วโมง}$$
$$= 73 \text{ วัน}$$

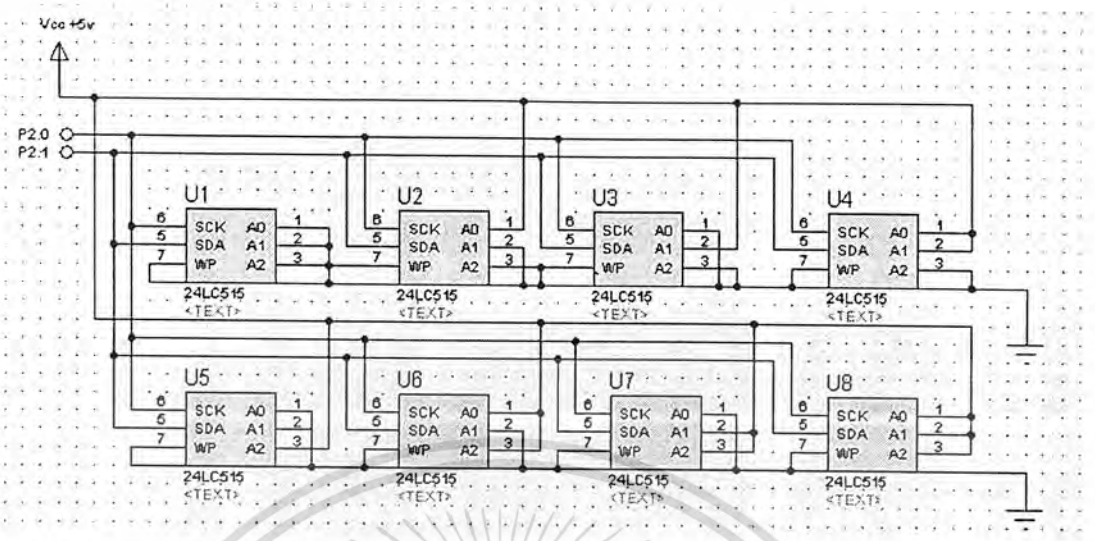
ในโครงงานนี้ จะทำการเก็บข้อมูล โดยไม่ต้องทำการกำหนดระยะเวลาในการเก็บ เพื่อว่าต้องการทราบผลจริง ๆ ของการรับชมโทรทัศน์ว่าผู้ชมมีพฤติกรรม ในการทำการปรับเปลี่ยนช่องไปอย่างไร โดยเมื่อทราบค่าที่ไม่จำเป็นที่สามารถมองข้ามไปได้ หรือ ค่าที่ได้จากการทำการปรับเปลี่ยนช่องโดยไม่ให้ความสำคัญกับช่องนั้น หรือ ไม่ให้ความสนใจนั้นเอง ซึ่งเมื่อได้ทราบค่านั้นแล้วเราสามารถคำนวณหาระยะเวลาในการเก็บข้อมูลได้ทั้งนี้ก็เพื่อการลดการใช้พื้นที่ของหน่วยความจำ

3.1.4.2 การเพิ่มหน่วยความจำในโครงงานนี้ได้ใช้หน่วยความจำชนิด EEPROM จากรูปที่ 3.4 แสดงถึง ADDRESS SEQUENCE BIT ASSIGNMENTS ซึ่งจาก CHIP SELECT BIT สามารถเพิ่มหน่วยความจำได้ถึง 8 ตัว แสดงได้ดังรูปที่ 3.5



รูปที่ 3.4 ADDRESS SEQUENCE BIT ASSIGNMENTS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 การเพิ่มหน่วยความจำ EEPROM สูงสุด 8 ตัว

ตารางที่ 3.2 แสดงการเลือก EEPROM ในการเก็บข้อมูล

EEPROM	CHIP SELECT BIT		
	A2	A1	A0
U1	0	0	0
U2	0	0	1
U3	0	1	0
U4	0	1	1
U5	1	0	0
U6	1	0	1
U7	1	1	0
U8	1	1	1

3.1.4.3 ลักษณะรูปแบบของข้อมูลที่เก็บในหน่วยความจำ ข้อมูลที่เก็บในหน่วยความจำ EEPROM หนึ่งชุดมีจำนวนการใช้งาน 7 ไบต์ สำหรับบันทึกค่าต่าง ๆเป็นดังนี้

วัน	เดือน	ปี	ชม.	นาที	วินาที	ข้อมูลจาก A to D

รูปที่ 3.6 แสดงรูปแบบข้อมูลที่ทำการเก็บในหน่วยความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อมูลที่ทำการเก็บใช้พื้นที่เก็บทั้งหมด 7 ไบต์ ต่อ 1 ชุดข้อมูล หรือ เรียกได้ว่าเป็นการปรับเปลี่ยนช่องสัญญาณโทรทัศน์ไปหนึ่งครั้ง ดังนั้นหน่วยความจำที่นำมาใช้งานคือ 64Kbytes หรือมีตำแหน่งของหน่วยความจำคือ 0000H ถึง 7FFFH และ 8000H to FFFFH(0000H to FFFFH) นั้น สามารถเก็บข้อมูลได้ คือ

FFFFFH/7 = 2492H = 9362D = 9,362 ชุด

สามารถเก็บข้อมูลได้ 9,362 ชุดข้อมูล หรือ เรียกได้ว่าเป็นการปรับเปลี่ยนช่องสัญญาณโทรทัศน์ไป 9,362 ครั้ง ต่อ ไอซี EEPROM 1 ตัว

3.1.5 ส่วนพีซีคอมพิวเตอร์

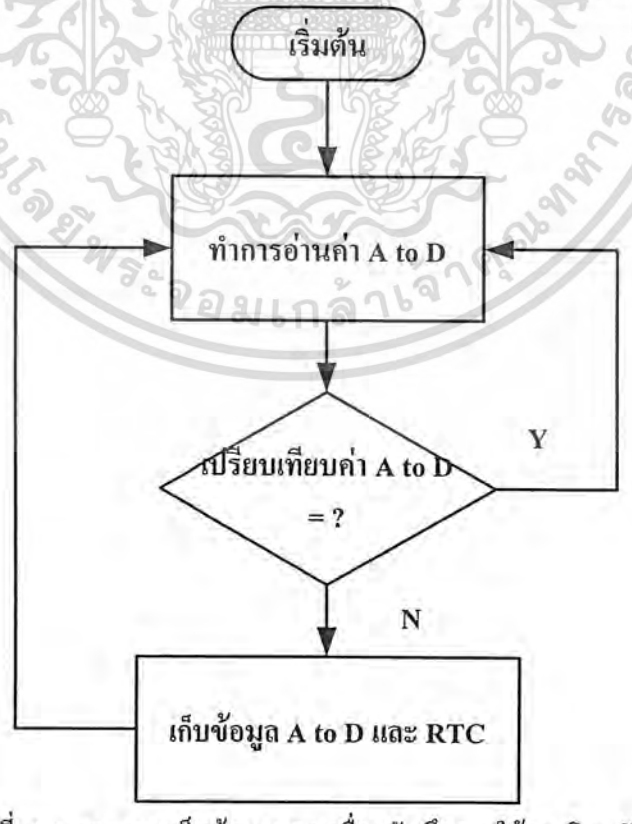
คอมพิวเตอร์จะใช้ติดต่อกับเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์ ผ่านทางพอร์ตอนุกรม ในการรับข้อมูลจากเครื่องบันทึกการใช้งานโทรทัศน์ เพื่อนำไปจัดเก็บและแสดงผลการใช้งานต่อไป

3.2 ส่วนของซอฟต์แวร์ (Software)

ลักษณะการทำงานของเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์ จะนำค่าที่อ่านได้จากส่วนของวงจรการเปลี่ยนสัญญาณอนาล็อกเป็นดิจิตอล และ ค่าของเวลาจริง ณ เวลาที่เกิดการเปลี่ยนแปลงของช่องสัญญาณโทรทัศน์ มาเก็บยังหน่วยความจำข้อมูล และ จะทำการส่งข้อมูลไปยังคอมพิวเตอร์ต่อไป

3.2.1 การเก็บข้อมูล

การเก็บข้อมูลของเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์ มีหลักการอยู่ว่าจะทำการอ่านค่าจากวงจรเปลี่ยนสัญญาณอนาล็อกเป็นสัญญาณดิจิตอล มาทำการเปรียบเทียบกับค่าที่เก็บไว้หากเท่ากัน



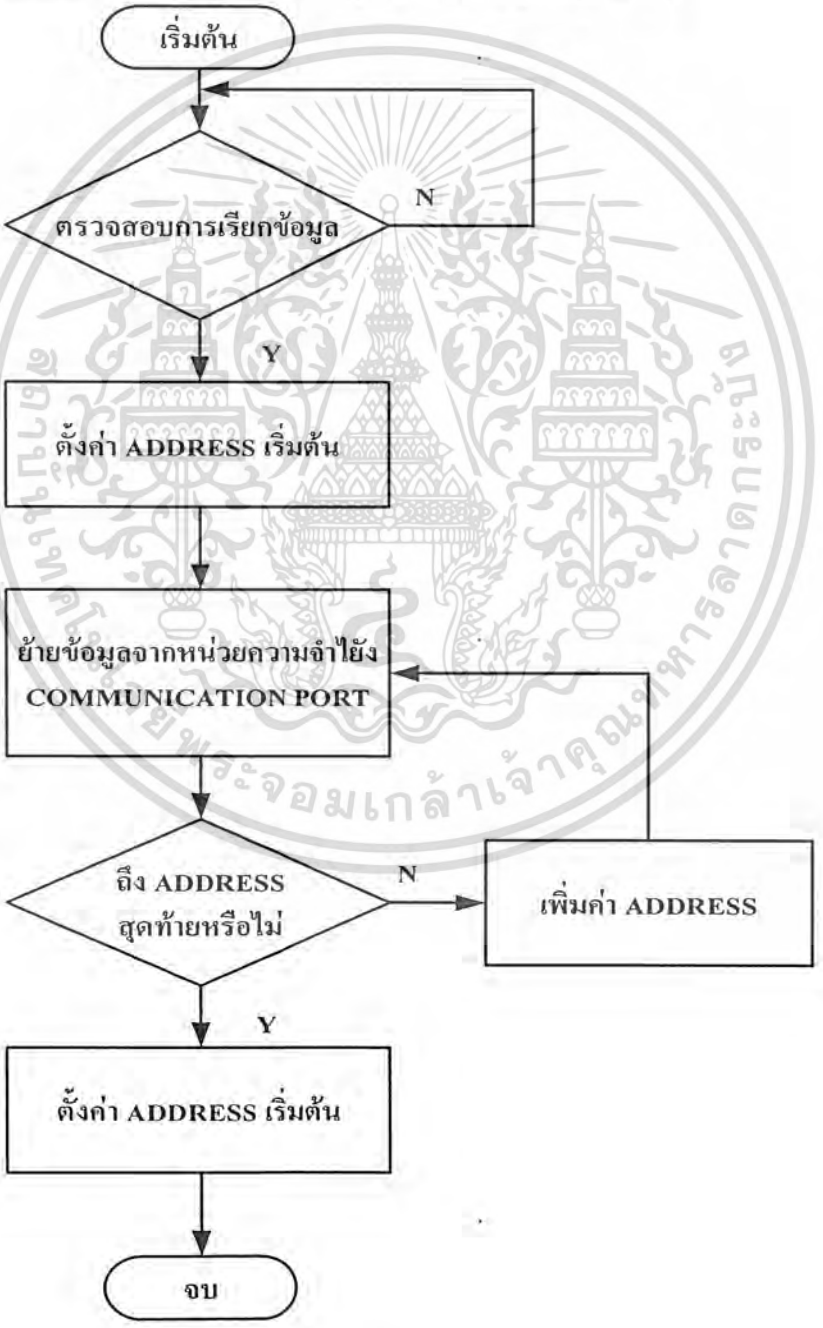
รูปที่ 3.7 แสดงการเก็บข้อมูลของเครื่องบันทึกการใช้งานโทรทัศน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ให้กลับไปอ่านค่าใหม่ แต่ถ้าหากไม่เท่ากับค่าเดิมที่เก็บไว้ให้เก็บค่านั้นลงไปยังหน่วยความจำได้แสดงการทำงานดังรูปที่ 3.7

3.2.2 การส่งข้อมูลไปยังเครื่องคอมพิวเตอร์

ลักษณะการทำงาน ในส่วนของการส่งข้อมูลไปยังเครื่องคอมพิวเตอร์ โดยจะเริ่มจากการทำการตรวจสอบการเรียกข้อมูล หากไม่มีการเรียกข้อมูลให้กลับไปทำการเก็บข้อมูลต่อ แต่ถ้าหากมีการเรียกข้อมูลจะทำการตั้งค่าแอดเดรสเริ่มต้นที่ต้องการส่งโดยทำการส่งข้อมูลและทำการเพิ่มค่าของแอดเดรสไปเรื่อย ๆ โปรแกรมทำงานโดยตรวจสอบว่าส่งที่แอดเดรสสุดท้ายหรือยังหากยังไม่ถึงแอดเดรสสุดท้าย ก็ส่งข้อมูลจนครบ เมื่อถึงค่าแอดเดรสสุดท้ายจึงจะหยุดทำการส่งข้อมูลดังรูปที่ 3.8



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

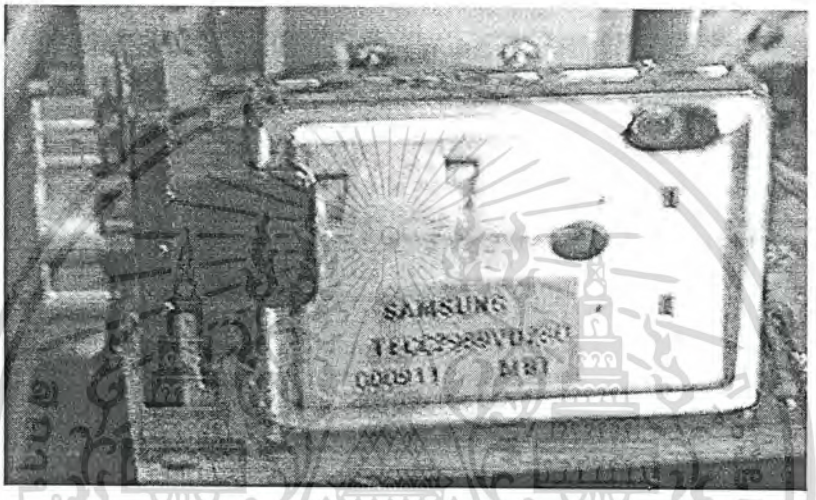
รูปที่ 3.8 แสดงการส่งข้อมูลในหน่วยความจำไปยัง COMPUTER

บทที่ 4

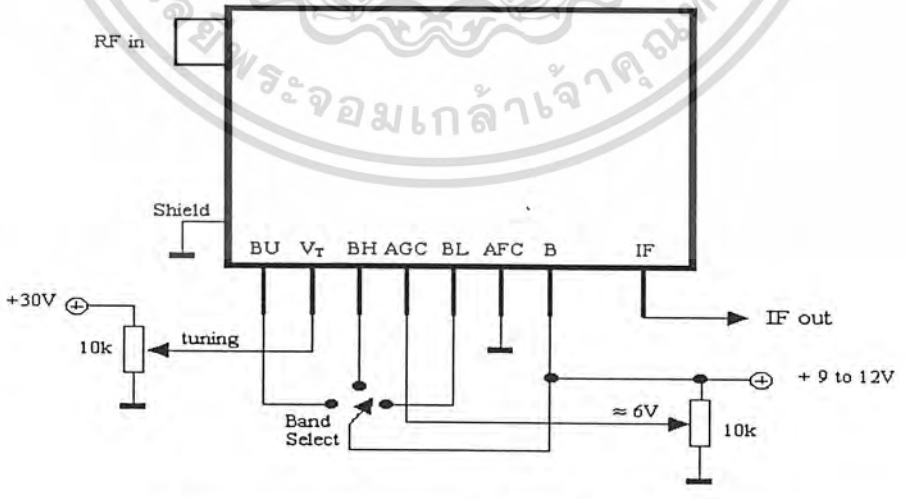
การทดลองและผลการทดลอง

4.1 การทดลองกล่องจูนเนอร์

จุดประสงค์ทดสอบความสัมพันธ์ระหว่างแรงดันจูนนิ่งที่ขา VT กับ ความถี่ ของกล่องจูนเนอร์ภายในเครื่องรับโทรทัศน์สี Distar ที่ใช้ทดลองในโครงงานนี้ โดยกล่องจูนเนอร์ของเครื่องรับโทรทัศน์สี Distar เป็นยี่ห่อ Sumsung รุ่น TECC2989VD280 000911 MBT ดังรูปที่ 4.1 ด้านล่าง



ก). กล่องจูนเนอร์เครื่องรับโทรทัศน์สี Distar ที่ใช้ในโครงงานนี้



ข). วงจรการต่อกล่องจูนเนอร์ใช้งานในเครื่องรับโทรทัศน์

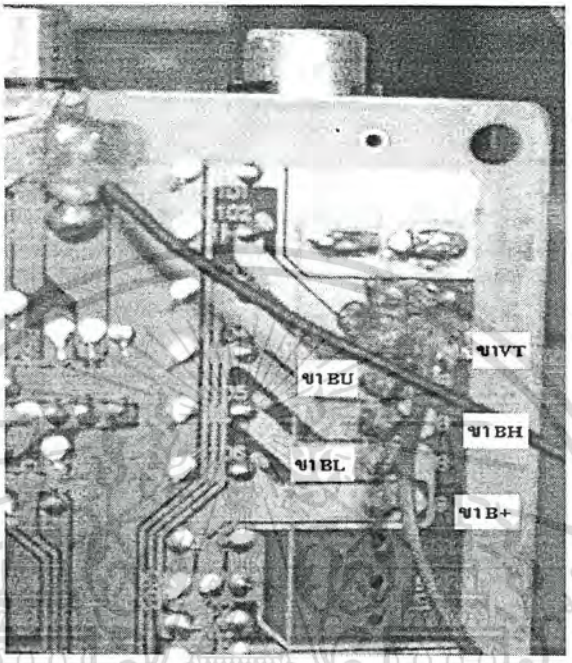
รูปที่ 4.1 กล่องจูนเนอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.1 การทดลองวัดระดับแรงดันไฟตรงที่ขาต่าง ๆของ Tuner Box

ขั้นตอนในการทดลองมีดังนี้

4.1.1.1ดึงสัญญาณที่ขา VT ของเครื่องรับโทรทัศน์ทำการวัดด้วยมิเตอร์ดิจิตอล



รูปที่ 4.2 แสดงจุดที่ทำการดึงสัญญาณที่ขา VT มาทำการวัดด้วย มิเตอร์ดิจิตอล

4.1.1.2 ทำการปรับเปลี่ยนช่องสัญญาณ 3(VHF-L) , 5 , 7 , 9 , 11 , itv และ 3(UHF) แล้วทำการบันทึกค่าได้ค่าดังนี้

ตารางที่ 4.1 ผลการทดลองวัดแรงดันไฟตรงที่กล่องจูนเนอร์

	Multimeter(volt DC)					
ช่องสัญญาณ	B+	BL	BU	VT	AG	BH
3 (VHF-L)	8.9	8.9	0	2.4-2.6	6.9	0
5	8.9	0	0	1.2-1.8	6.9	8.9
7	8.9	0	0	2.0-2.2	6.9	8.9
9	8.9	0	0	2.8-3.5	6.9	8.9
11	8.9	0	0	3.6-3.8	6.9	8.9
itv	8.9	0	8.9	4.4-4.7	6.9	0
3 (UHF)	8.9	0	8.9	5.5-5.7	6.9	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.2 การทดลองหาความสัมพันธ์ของแรงดันจูนนิ่งที่ ขา VT กับ ความถี่ มีขั้นตอนการทดลองดังนี้

4.1.2.1 ป้อนสัญญาณ SIGNAL GENERATOR ที่ทำการ Modulation ความถี่เสียง 1KHz กับความถี่ที่ปรับเปลี่ยนได้ เข้าที่อินพุตของเครื่องรับโทรทัศน์แทนสายอากาศ

4.1.2.2 ทำการจูนเครื่องรับโทรทัศน์ด้วยวิธีแบบปรับจูนด้วยตัวเอง โดยทำการปรับจูนทีละขีดการจูนหรือทีละระดับการจูนของเครื่องรับโทรทัศน์ที่ได้กำหนดไว้เริ่มตั้งแต่ขีดแรกจนครบ 32 ขีดในย่านความถี่แต่ละย่าน เริ่มตั้งแต่ย่าน VHF-L , VHF-H , UHF ดังรูป

รูปที่ 4.3 แสดงการจูนความถี่ของเครื่องรับโทรทัศน์

4.1.2.3 เมื่อตั้งขีดการจูนเครื่องรับโทรทัศน์หรือระดับการจูนของเครื่องรับโทรทัศน์ ได้แต่ละระดับ แล้วทำการปรับความถี่ที่ป้อนให้กับเครื่องรับโทรทัศน์จนได้ยินเสียงออกทางลำโพง และจอภาพจะแสดงภาพดังรูปที่ 4.4 และทำการจดบันทึกค่าความถี่ ค่าแรงดันที่วัดได้ และทำต่อไปจนกระทั่งครบทุกย่านความถี่

รูปที่ 4.4 แสดงการการรับสัญญาณที่ตรงกันของความถี่ของเครื่องรับโทรทัศน์ กับ SIGNAL GENNERATOR ที่ป้อนให้กับเครื่องรับโทรทัศน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.2.4 ผลที่ได้จากการทดลองได้ดังตารางด้านล่างนี้

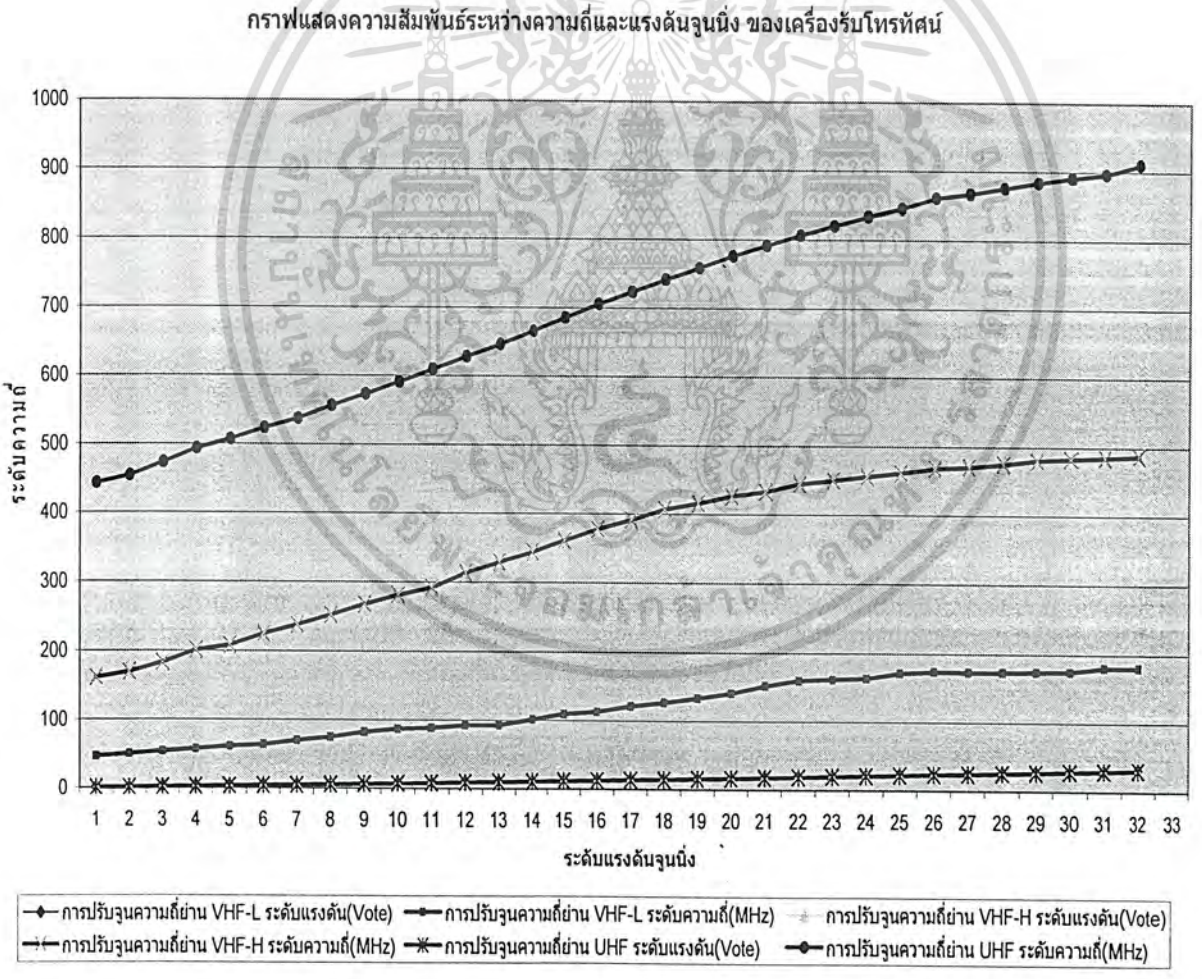
ตารางที่ 4.2 แสดงผลการเปลี่ยนแปลงของแรงดันจูนนิ่งกับความถี่

ระดับการจูน	การปรับจูนความถี่ย่าน VHF-L		การปรับจูนความถี่ย่าน VHF-H		การปรับจูนความถี่ย่าน UHF	
	ระดับแรงดัน (Volt)	ระดับความถี่ (MHz)	ระดับแรงดัน (Volt)	ระดับความถี่ (MHz)	ระดับแรงดัน (Volt)	ระดับความถี่ (MHz)
1	0.224	46.5	0.506	161.55	0.516	443
2	0.704	49.94	0.969	169.54	0.876	454
3	1.813	53.94	1.662	183.4	1.58	473.2
4	2.56	57.43	2.45	201.14	2.45	493.4
5	3.49	61.27	2.97	208.35	3.09	507.4
6	4.17	63.86	3.98	225.06	3.85	523.5
7	5.02	70.07	4.76	238.12	4.51	537.4
8	6.04	74.96	5.59	252.5	5.44	556.5
9	6.18	82.5	6.46	267.93	6.26	573.4
10	7.55	87.17	7.21	281.44	7.12	590.9
11	7.79	88.65	7.79	292.26	7.99	609.64
12	9.53	92.78	8.95	313.76	8.88	628.4
13	10.16	92.88	9.86	329.27	9.73	646.4
14	10.82	101.52	10.72	344.4	10.66	665.9
15	11.64	109.74	11.69	360.9	11.61	685.4
16	12.73	113.2	12.65	377.85	12.6	705.5
17	13.59	121.51	13.7	391.39	13.51	723.4
18	14.41	126.97	14.96	407.02	14.49	741.4
19	15.42	133.79	15.82	416.35	15.5	758.4
20	16.38	141.21	16.81	426.58	16.58	775.9
21	18.15	152	17.79	433.45	17.66	791.4
22	19.3	160.34	19.44	444.95	18.75	806.4
23	20.3	162.09	20.2	450.02	19.89	820.4
24	21.5	163.68	21.2	455.86	21	833.4
25	22.6	171.59	22.3	461.43	22.2	845.4
26	23.5	173.81	23.9	468.05	23.9	860.4
27	24.6	173.32	24.4	470.4	24.8	866.9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระดับการจูน	การปรับจูนความถี่ย่าน VHF-L		การปรับจูนความถี่ย่าน VHF-H		การปรับจูนความถี่ย่าน UHF	
	ระดับแรงดัน (Volt)	ระดับความถี่ (MHz)	ระดับแรงดัน (Volt)	ระดับความถี่ (MHz)	ระดับแรงดัน (Volt)	ระดับความถี่ (MHz)
28	26.4	173.43	25.6	474.8	25.8	875.4
29	27.9	174.33	27.8	480.59	27.1	883.4
30	28.3	175.17	29	482.89	28.4	890.7
31	30.2	180.74	30.1	484.76	29.8	896.4
32	31.9	180.75	31.5	487.38	31.3	910.4

4.1.2.5 นำค่าที่ได้ไปทำการสร้างกราฟจะได้กราฟดังรูปด้านล่าง

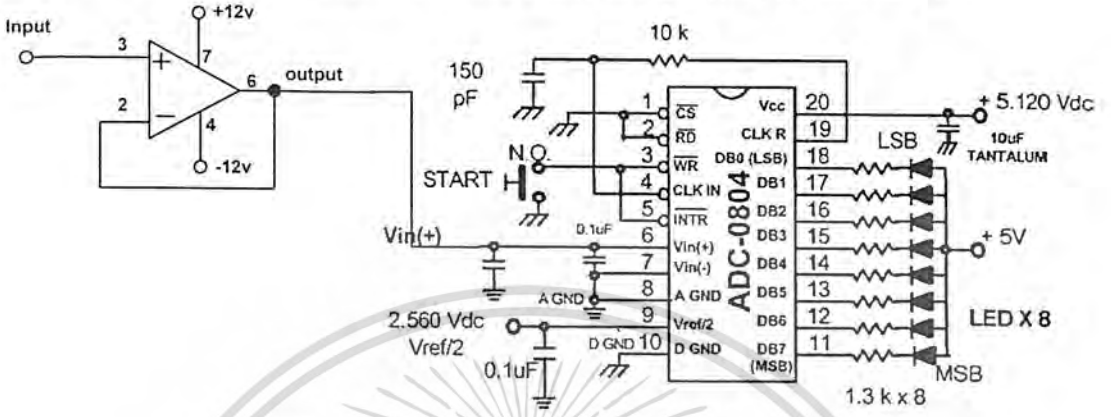


รูปที่ 4.5 กราฟแสดงความสัมพันธ์ระหว่างความถี่และแรงดันจูนนิ่งของเครื่องรับโทรทัศน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 การทดลองส่วนของวงจร Analog to Digital

ในการทดลองในส่วนของวงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอลเพื่อต้องการนำเอาค่าที่ได้ออกมาเป็นรหัสดิจิตอลไปเป็นข้อมูลให้กับในส่วนของไมโครคอนโทรลเลอร์ต่อไป



รูปที่ 4.6 วงจรทดลอง Analog to Digital Converter

จากวงจรทดลองเมื่อป้อนแรงดันที่ได้จากขา VT ของเครื่องรับโทรทัศน์เข้าที่ อินพุตของวงจร BUFFEER เพื่อป้องกันการดึงสัญญาณจากเครื่องรับโทรทัศน์ ส่งต่อไปยังวงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอล และ เมื่อทำการปรับเปลี่ยนช่องของเครื่องรับโทรทัศน์จะได้ค่าต่าง ๆ ดังตารางที่ 4.3

ตารางที่ 4.3 แสดงรหัสเอาท์พุทของวงจร ADC0804

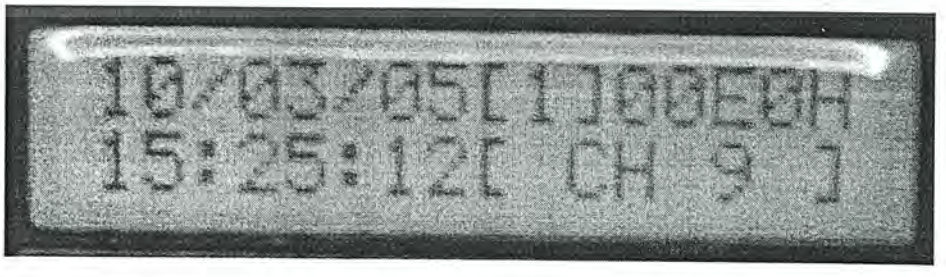
ช่อง	ระดับแรงดัน VT(volt)	เอาท์พุท ADC0804 MSB....LSB	Decimal Code (Level)	Hex Code
3 (VHF-L)	2.3	1000 0001	129	81
	2.4	1000 0010	130	82
	2.5	1000 0011	131	83
	2.6	1000 0100	132	84
5	1.25	0011 1110	62	3E
	1.4	0011 1111	63	3F
	1.6	0100 0000	64	40
	1.8	0100 0001	65	41
7	2.0	0110 0100	100	64
	2.1	0110 1001	101	65
	2.125	0110 1010	102	66
	2.2	0110 1011	103	67

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ช่อง	ระดับแรงดัน VT(volt)	เอาท์พุท ADC0804 MSB....LSB	Decimal Code (Level)	Hex Code
9	2.8	1000 1100	140	8C
	2.9	1000 1101	141	8D
	3.0	1000 1110	142	8E
	3.1	1000 1111	143	8F
11	3.6	1011 1000	184	B8
	3.7	1011 1001	185	B9
	3.8	1011 1010	186	BA
	3.9	1011 1011	187	BB
itv	4.4	1110 0000	224	E0
	4.5	1110 0001	225	E1
	4.6	1110 0010	226	E2
	4.7	1110 0011	227	E3
3 (UHF)	5.5	11111111	255	FF
	5.6	11111111	255	FF
	5.7	11111111	255	FF
	5.8	11111111	255	FF

4.3 ผลการทำงานของเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์แสดงโดยการใช้ LCD

4.3.1 การทำงานของเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์แสดงด้วย LCD มีลักษณะดังนี้



รูปที่ 4.7 แสดงการทำงานของเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความหมายของหมายเลขดังรูปที่ 4.7

หมายเลข 10 คือ DAY หมายถึง วันที่ 10

หมายเลข 03 คือ MONTH หมายถึง เดือนที่ 3(มีนาคม)

หมายเลข 05 คือ YEAR หมายถึง ปี 2005

หมายเลข [1] คือ U1 หมายถึง หน่วยความจำตัวที่ 1

หมายเลข 00E0H คือ ADDRESS หมายถึง ตำแหน่งของหน่วยความจำล่าสุดที่เก็บข้อมูล คือตำแหน่งที่ 00E0H

หมายเลข 15 คือ HOUR หมายถึง ชั่วโมง(15 นาฬิกา)

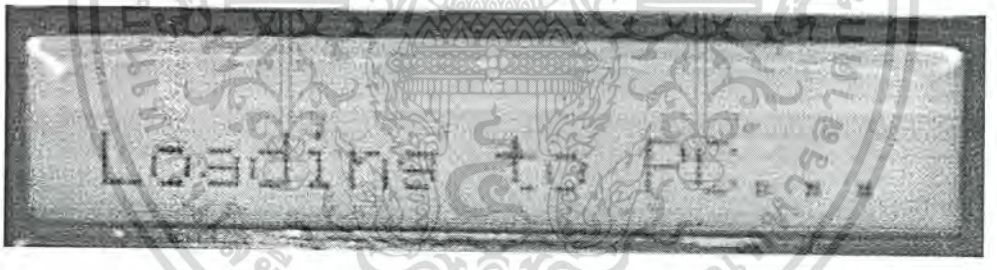
หมายเลข 25 คือ MIN หมายถึง นาที(25 นาที)

หมายเลข 12 คือ SEC หมายถึง วินาที(12 วินาที)

หมายเลข CH9 คือ DATA หมายถึง ช่องโทรทัศน์ที่ทำการเปิดอยู่ปัจจุบัน

สาเหตุที่ทำการออกแบบให้ LCD แสดงหน่วยความจำที่ทำการเก็บข้อมูลอยู่และตำแหน่งของหน่วยความจำที่ทำการเก็บข้อมูลล่าสุดเนื่องจากการทดลองจะได้ทราบได้ว่า ณ ตอนนี้ได้ทำการเก็บข้อมูลไปเท่าไรแล้วจะได้ทำการแก้ไข และ พัฒนาต่อไป

4.3.2 เมื่อทำการติดต่อกับคอมพิวเตอร์โดยทำการกดปุ่ม UP LOAD ของเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์ LCD มีลักษณะดังนี้



รูปที่ 4.8 แสดงการทำงานของเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์เมื่อทำการส่งข้อมูลไปยังคอมพิวเตอร์

4.4 ข้อมูลที่ได้จากเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์และการประมวลผลข้อมูล

ข้อมูลที่ได้จากเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์ และ การประมวลผลข้อมูลของการบันทึกการใช้งานเครื่องรับโทรทัศน์ในวันที่ 10 มีนาคม 2548 เวลา 06:00:00 น. ถึง 12:00:00 น. และ ในวันที่ 11 มีนาคม 2548 เวลา 12:00:00 น. ถึง 18:00:00 น. แสดงได้ดังตารางที่ 4.4 และ ตารางที่ 4.5 และ เมื่อนำข้อมูลที่ได้ไปทำการประมูลผลด้วยโปรแกรม EXCEL จะได้กราฟต่าง ๆ ดังรูปกราฟที่ 4.9 ถึง รูปกราฟที่ 4.24 ซึ่งข้อมูลที่ประมวลผลเป็นกราฟแล้วนั้นแสดงให้เห็นว่าในแต่ละชั่วโมงหรือในแต่ละช่วงเวลาพฤติกรรมของคนที่ดูโทรทัศน์นั้นได้รับชมโทรทัศน์ช่องไหนมากกว่าและน้อยกว่ากัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.4 แสดงข้อมูลที่ได้จากเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์ในวันที่ 10 มีนาคม 2548 เริ่มจากเวลา 06:00:00 – 12:00:00 น.

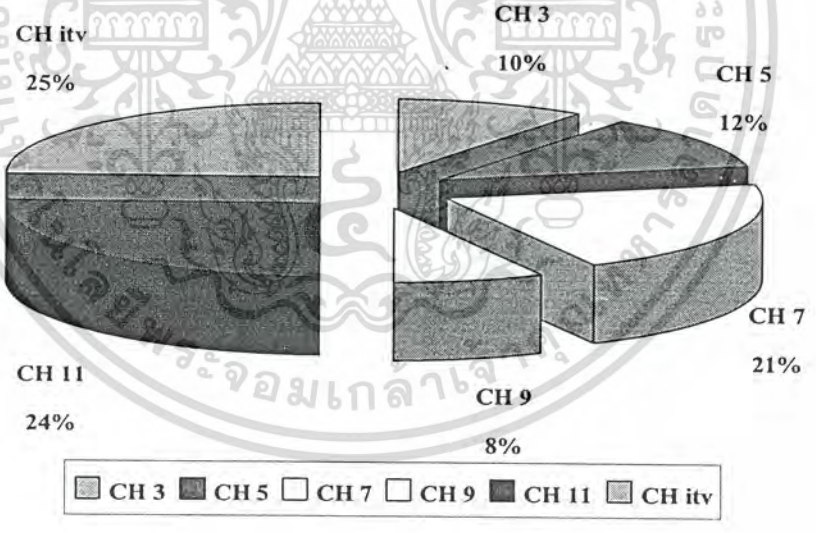
ข้อมูลการใช้งานเครื่องรับโทรทัศน์ที่ได้จากการบันทึกวันที่ 10 มีนาคม 2548 ช่วงเช้า								
	ผลรวมเวลาของแต่ละช่อง							
เวลา	ช่อง	CH 3	CH 5	CH 7	CH 9	CH 11	CH itv	รวม(ชม.)
06:00:00	CH 3	00:00:59						
06:00:59	CH 5		00:01:49					
06:02:48	CH 7			00:07:24				
06:10:12	CH 3	00:04:48						
06:15:00	CH 5		00:05:10					
06:20:10	CH 7			00:05:15				
06:25:25	CH 9				00:04:35			
06:30:00	CH 11					00:15:10		
06:45:10	CH itv						00:14:50	
ช่วง 06:00-07:00		**00:05:47**	**00:06:59**	**00:12:39**	**00:04:35**	**00:15:10**	**00:14:50**	**01:00:00**
เวลา	ช่อง	CH 3	CH 5	CH 7	CH 9	CH 11	CH itv	รวม(ชม.)
07:00:00	CH 3	00:12:01						
07:12:01	CH 5		00:13:29					
07:25:30	CH 7			00:05:10				
07:30:40	CH 9				00:15:10			
07:45:50	CH 11					00:04:31		
07:50:21	CH itv						00:08:49	
07:59:10	CH 7			00:00:50				
ช่วง 07:00-08:00		**00:12:01**	**00:13:29**	**00:06:00**	**00:15:10**	**00:04:31**	**00:08:49**	**01:00:00**
เวลา	ช่อง	CH 3	CH 5	CH 7	CH 9	CH 11	CH itv	รวม(ชม.)
08:00:00	CH 9				00:12:55			
08:12:55	CH 3	00:02:40						
08:15:35	CH 5		00:08:23					
08:23:58	CH 3	00:01:28						
08:25:26	CH itv						00:06:51	
08:32:17	CH 5		00:03:24					
08:35:41	CH 7			00:00:21				

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	ผลรวมเวลาของแต่ละช่อง							
เวลา	ช่อง	CH 3	CH 5	CH 7	CH 9	CH 11	CH itv	รวม(ชม.)
08:36:02	CH 9				00:09:20			
08:45:22	CH itv						00:02:50	
08:48:12	CH 11					00:02:13		
08:50:25	CH itv						00:09:29	
08:59:54	CH 7			00:00:06				
ช่วง 08:00-09:00		**00:04:08**	**00:11:47**	**00:00:27**	**00:22:15**	**00:02:13**	**00:19:10**	**01:00:00**
เวลา	ช่อง	CH 3	CH 5	CH 7	CH 9	CH 11	CH itv	รวม(ชม.)
09:00:00	CH 9				00:05:17			
09:05:17	CH 3	00:04:06						
09:09:23	CH 5		00:05:43					
09:15:06	CH 3	00:04:39						
09:19:45	CH itv						00:04:47	
09:24:32	CH 5		00:01:58					
09:26:30	CH 7			00:02:25				
09:28:55	CH 3	00:00:50						
09:29:45	CH 9				00:00:49			
09:30:34	CH itv						00:07:08	
09:37:42	CH 11					00:07:40		
09:45:22	CH itv						00:04:26	
09:49:48	CH 7			00:00:57				
09:50:45	CH 9				00:03:07			
09:53:52	CH 7			00:06:08				
ช่วง 09:00-10:00		**00:09:35**	**00:07:41**	**00:09:30**	**00:09:13**	**00:07:40**	**00:16:21**	**01:00:00**
เวลา	ช่อง	CH 3	CH 5	CH 7	CH 9	CH 11	CH itv	รวม(ชม.)
10:00:00	CH 3	00:15:43						
10:15:43	CH 5		00:09:53					
10:25:36	CH 7			00:09:27				
10:35:03	CH 9				00:24:57			
ช่วง 10:00-11:00		**00:15:43**	**00:09:53**	**00:09:27**	**00:24:57**	**0:00:00**	**0:00:00**	**01:00:00**

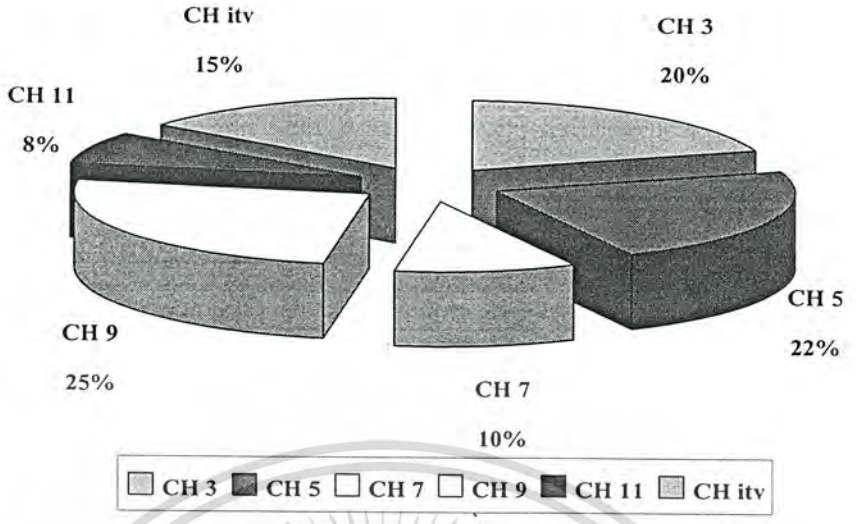
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	ผลรวมเวลาของแต่ละช่อง							
เวลา	ช่อง	CH 3	CH 5	CH 7	CH 9	CH 11	CH itv	รวม(ชม.)
11:00:00	CH itv						00:06:45	
11:06:45	CH 11					00:06:05		
11:12:50	CH itv						00:13:02	
11:25:52	CH 7			00:04:17				
11:30:09	CH 9				00:06:49			
11:36:58	CH 3	00:23:02						
12:00:00	CH 5							
ช่วง 11:00-12:00		00:23:02	0:00:00	00:04:17	00:06:49	00:06:05	00:19:47	01:00:00
รวมเวลาทั้งหมด		01:10:16	00:49:49	00:42:20	01:22:59	00:35:39	01:18:57	6:00:00

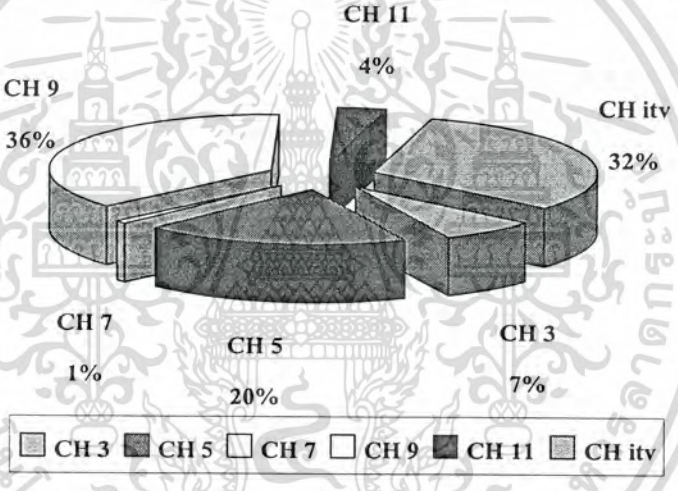


รูปที่ 4.9 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ในเวลา 06:00:00 – 07:00:00 น.

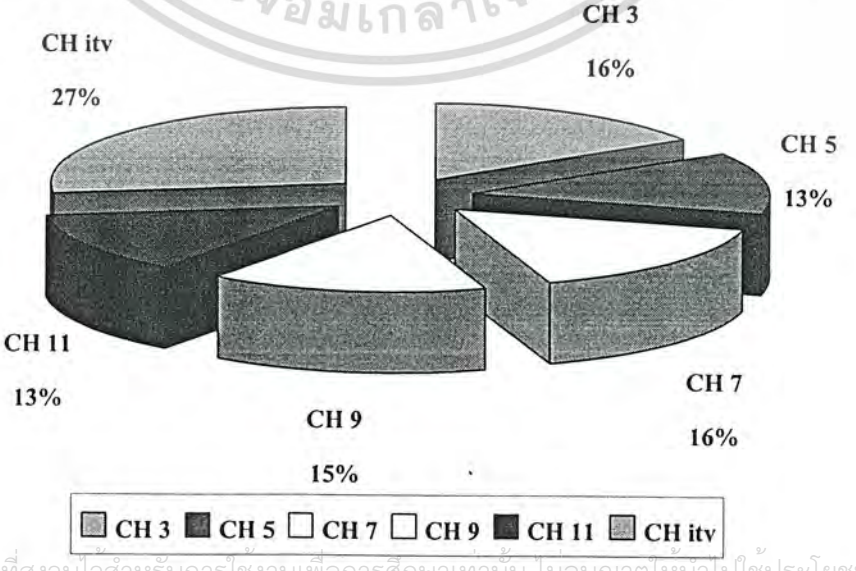
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.10.กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ในเวลา 07:00:00 – 08:00:00 น.

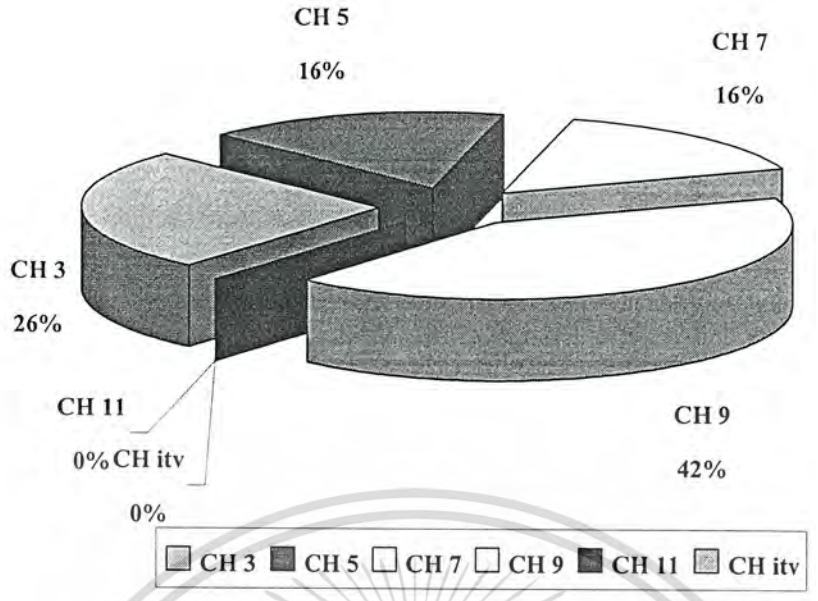


รูปที่ 4.11 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ในเวลา 08:00:00 – 09:00:00 น.

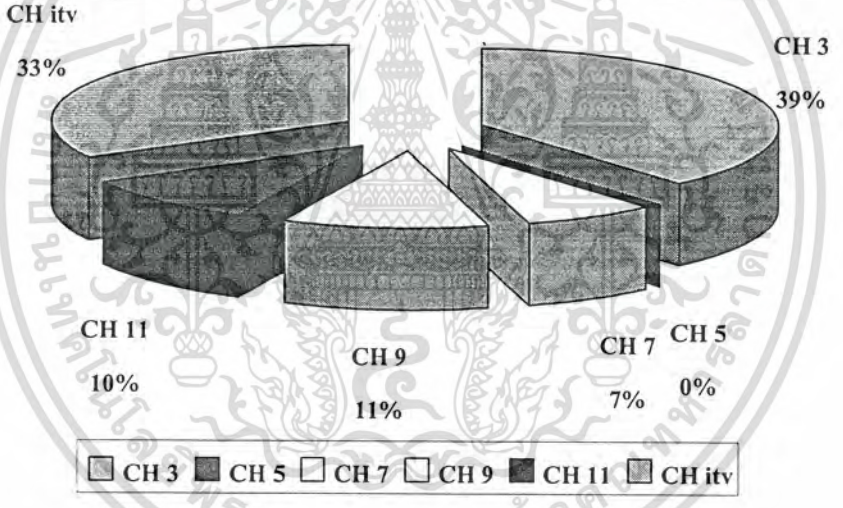


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

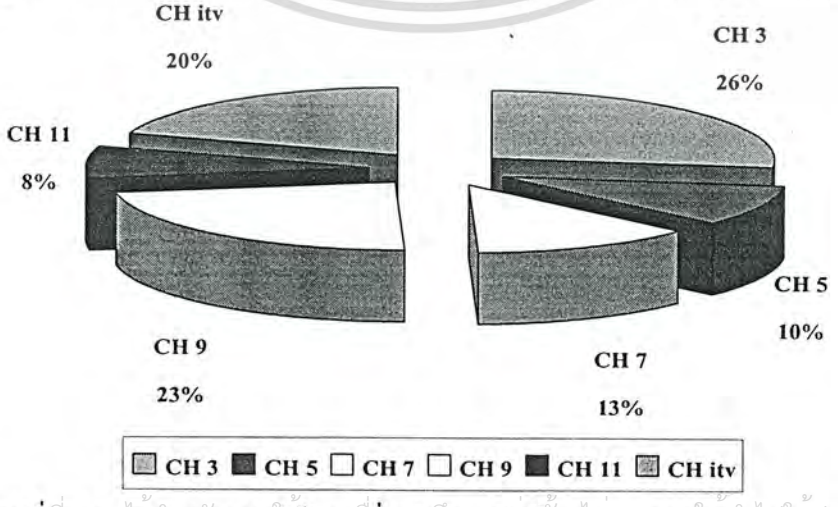
รูปที่ 4.12 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ในเวลา 09:00:00 – 10:00:00 น.



รูปที่ 4.13 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ในเวลา 10:00:00 – 11:00:00 น.

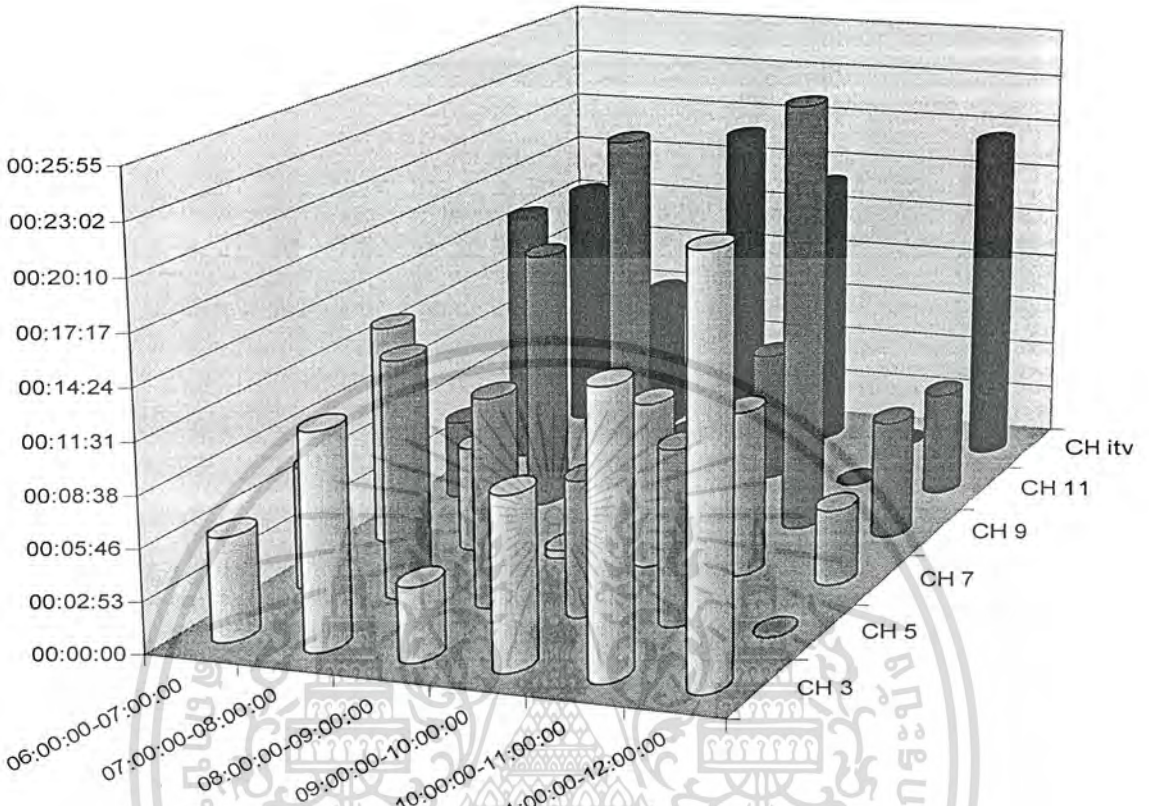


รูปที่ 4.14 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ในเวลา 11:00:00 – 12:00:00 น.



รูปที่ 4.15 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ในเวลา 06:00:00 – 12:00:00 น.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.16.กราฟแท่งแสดงการใช้งานเครื่องรับโทรทัศน์ตั้งแต่เวลา 06:00:00 – 12:00:00 น

จากข้อมูลที่ได้ในการบันทึกการใช้งานเครื่องรับโทรทัศน์ในวันที่ 10 มีนาคม 2548 เริ่มจากเวลา 06:00:00 – 12:00:00 เมื่อนำมาทำการประมวลผล โดยการสร้างกราฟโดยการใช้โปรแกรม EXECL ในการสร้างกราฟ จะเห็นได้ชัดว่า ในช่วงเวลาใดบ้าง ที่มีการใช้งานเครื่องรับโทรทัศน์ในการรับชมข้อมูลข่าวสารจากสถานีโทรทัศน์ต่าง ๆ ซึ่งสามารถระบุอ้างอิงกับรายการที่ออกอากาศในแต่ละช่วงเวลาได้เลยว่ามีการรับชมสื่อรายการโทรทัศน์นั้น ๆอยู่ในช่วงเวลาใดบ้าง และ ในช่วงเวลาใดที่มีการรับชมสื่อรายการโทรทัศน์มากที่สุด และอีกข้อมูลหนึ่งที่ทำการเก็บโดยใช้เครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์เป็นข้อมูลในวันที่ 11 มีนาคม 2548 ช่วงเวลา 12:00:00น. ถึง 18:00:00 น. ข้อมูลที่ได้แสดงได้ดังตารางที่ 4.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.5 แสดงข้อมูลที่ได้จากเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์ในวันที่ 11 มีนาคม 2548 ตั้งแต่เวลา 12:00:00 – 18:00:00 น.

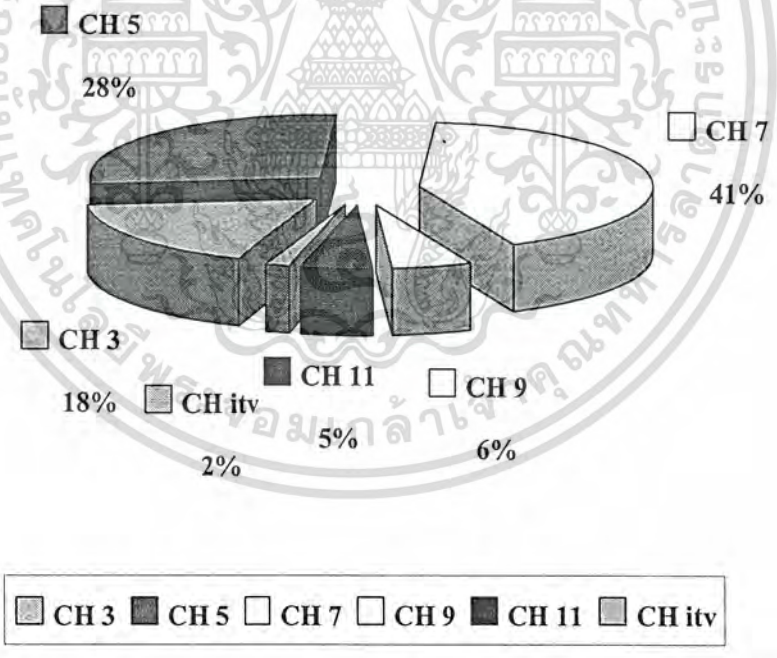
ข้อมูลการใช้งานเครื่องรับโทรทัศน์ที่ได้จากการบันทึกวันที่ 11 มีนาคม 2548 ช่วงบ่าย								
	ผลรวมเวลาของแต่ละช่อง							
เวลา	ช่อง	CH 3	CH 5	CH 7	CH 9	CH 11	CH itv	รวม(ชม.)
12:00:00	CH 5		00:05:45					
12:05:45	CH 3	00:04:50						
12:10:35	CH 7			00:25:17				
12:35:52	CH 3	00:03:13						
12:39:05	CH 5		00:10:51					
12:49:56	CH 11					00:02:58		
12:52:54	CH 9				00:03:28			
12:56:22	CH 3	00:02:39						
12:59:01	CH itv						00:00:59	
ช่วง 12:00-13:00		**00:10:42**	**00:16:36**	**00:25:17**	**00:03:28**	**00:02:58**	**00:00:59**	**01:00:00**
เวลา	ช่อง	CH 3	CH 5	CH 7	CH 9	CH 11	CH itv	รวม(ชม.)
13:00:00	CH 5		00:01:45					
13:01:45	CH 3	00:03:27						
13:05:12	CH itv						00:06:20	
13:11:32	CH 11					00:10:52		
13:22:24	CH 7			00:07:45				
13:30:09	CH 9				00:12:49			
13:42:58	CH 7			00:12:17				
13:55:15	CH itv						00:02:52	
13:58:07	CH 3	00:01:53						
ช่วง 13:00-14:00		**00:05:20**	**00:01:45**	**00:20:02**	**00:12:49**	**00:10:52**	**00:09:12**	**01:00:00**
เวลา	ช่อง	CH 3	CH 5	CH 7	CH 9	CH 11	CH itv	รวม(ชม.)
14:00:00	CH itv						00:10:06	
14:10:06	CH 3	00:06:46						
14:16:52	CH 5		00:02:21					
14:19:13	CH 3	00:03:22						
14:22:35	CH 7			00:13:18				

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	ผลรวมเวลาของแต่ละช่อง							
เวลา	ช่อง	CH 3	CH 5	CH 7	CH 9	CH 11	CH itv	รวม(ชม.)
14:35:53	CH itv						00:00:53	
14:36:46	CH 5		00:03:27					
14:40:13	CH 7			00:05:31				
14:45:44	CH 11					00:07:20		
14:53:04	CH itv						00:04:27	
14:57:31	CH 11					00:00:57		
14:58:28	CH 9				00:00:37			
14:59:05	CH 7			00:00:55				
ช่วง 14:00-15:00		**00:10:08**	**00:05:48**	**00:19:44**	**00:00:37**	**00:08:17**	**00:15:26**	**01:00:00**
15:00:00	CH itv						00:06:01	
15:06:01	CH 3	00:01:22						
15:07:23	CH itv						00:05:58	
15:13:21	CH 5		00:01:52					
15:15:13	CH 7			00:05:50				
15:21:03	CH itv						00:10:39	
15:31:42	CH 9				00:00:44			
15:32:26	CH 5		00:03:03					
15:35:29	CH 11					00:03:47		
15:39:16	CH 7			00:04:24				
15:43:40	CH itv						00:03:15	
15:46:55	CH 9				00:08:41			
15:55:36	CH 3	00:04:24						
ช่วง 15:00-16:00		**00:05:46**	**00:04:55**	**00:10:14**	**00:09:25**	**00:03:47**	**00:25:53**	**01:00:00**
เวลา	**ช่อง**	**CH 3**	**CH 5**	**CH 7**	**CH 9**	**CH 11**	**CH itv**	**รวม(ชม.)**
16:00:00	CH 3	00:05:03						
16:05:03	CH itv						00:40:33	
16:45:36	CH 7			00:10:07				
16:55:43	CH 9				00:04:17			
ช่วง 16:00-17:00		**00:05:03**	**00:00:00**	**00:10:07**	**00:04:17**	**00:00:00**	**00:40:33**	**01:00:00**

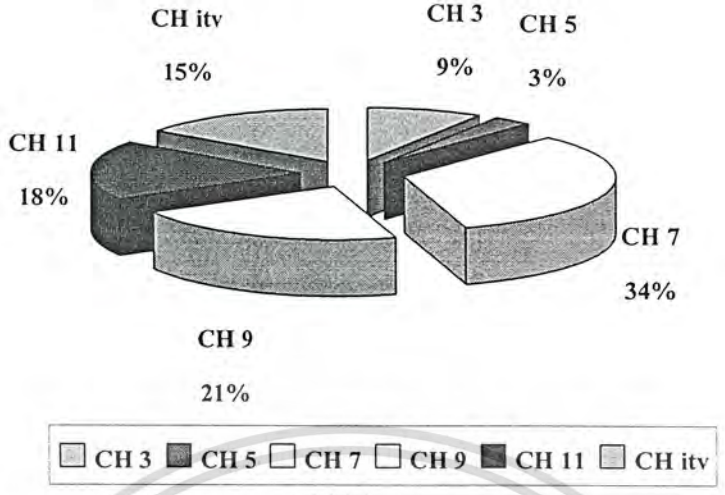
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	ผลรวมเวลาของแต่ละช่อง							
เวลา	ช่อง	CH 3	CH 5	CH 7	CH 9	CH 11	CH itv	รวม(ชม.)
17:00:00	CH itv						00:13:25	
17:13:25	CH 11					00:03:20		
17:16:45	CH 5		00:09:37					
17:26:22	CH itv						00:03:59	
17:30:21	CH 7			00:05:42				
17:36:03	CH 3	00:06:06						
17:42:09	CH 9				00:06:47			
17:48:56	CH 11					00:11:04		
18:00:00	CH 5		0:00:00					
ช่วง 17:00-18:00		**00:06:06**	**0:09:37**	**00:05:42**	**00:06:47**	**00:14:24**	**00:17:24**	**01:00:00**
รวมเวลาทั้งหมด		**00:43:05**	**00:38:41**	**01:31:06**	**00:37:23**	**00:40:18**	**01:49:27**	**6:00:00**

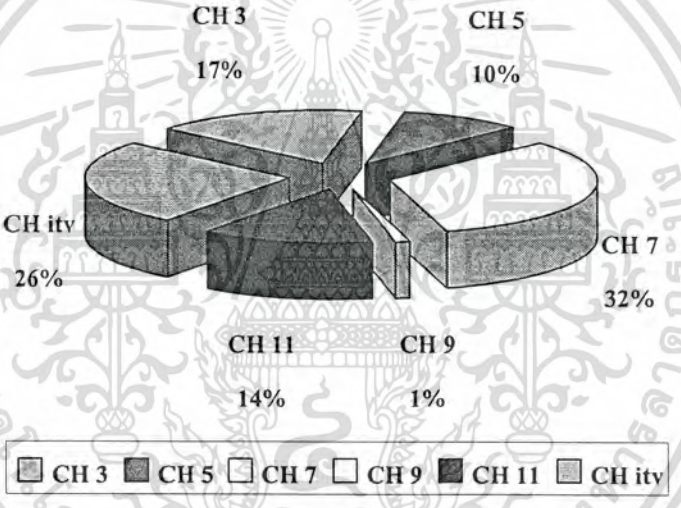


รูปที่ 4.17 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ในเวลา 12:00:00-13:00:00 น.

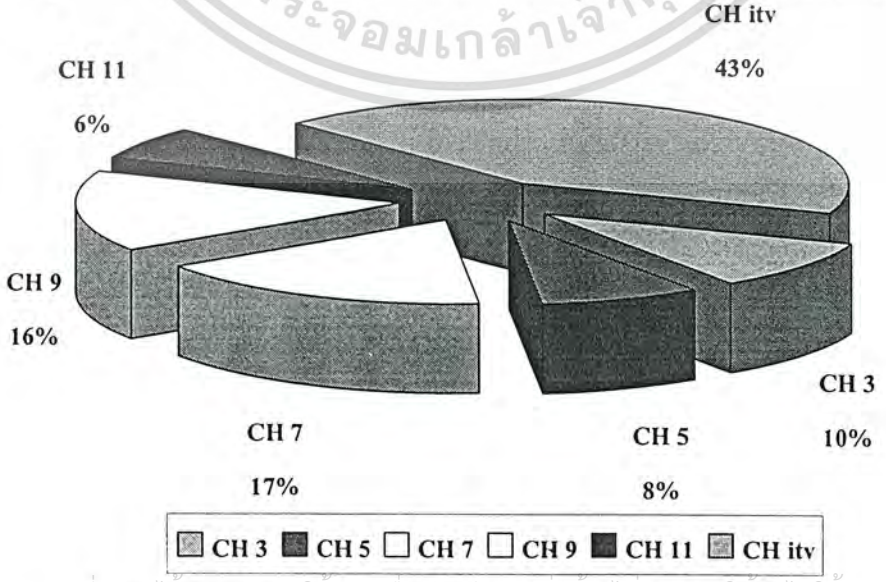
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.18 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ในเวลา 13:00:00-14:00:00 น.

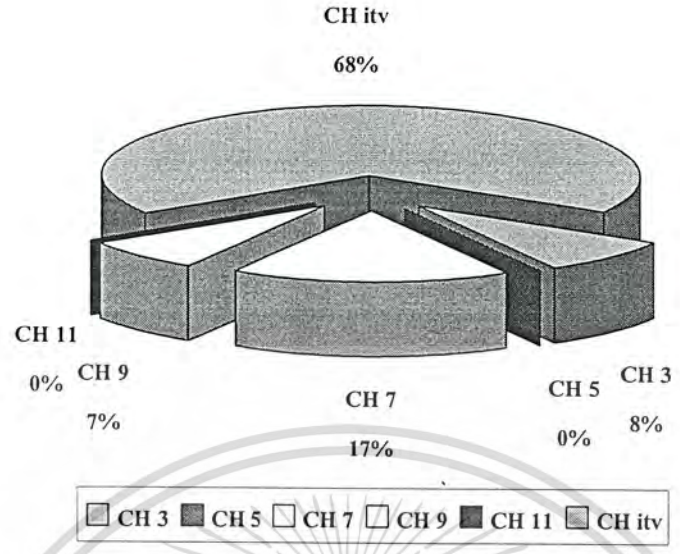


รูปที่ 4.19 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ในเวลา 14:00:00-15:00:00 น.

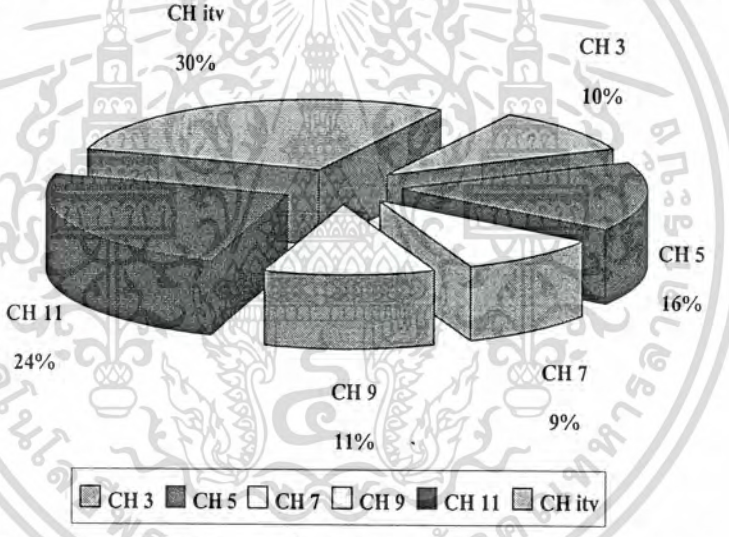


รูปที่ 4.20 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ในเวลา 15:00:00-16:00:00 น.

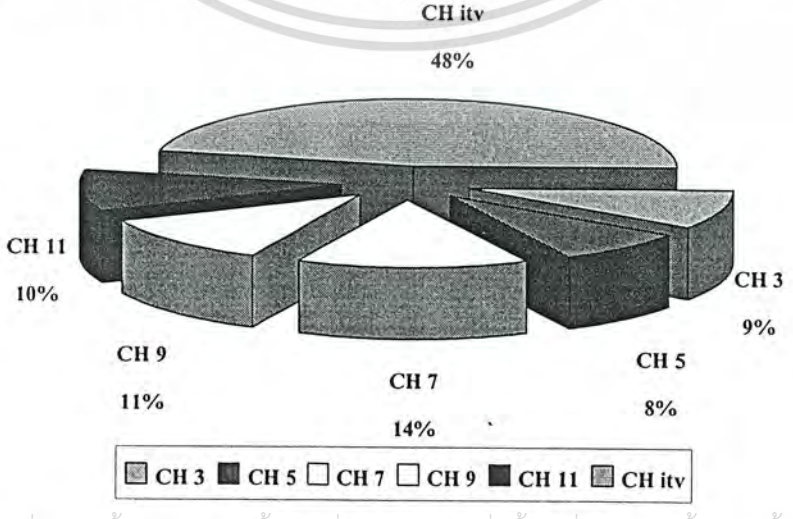
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.21 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ในเวลา 16:00:00-17:00:00 น.

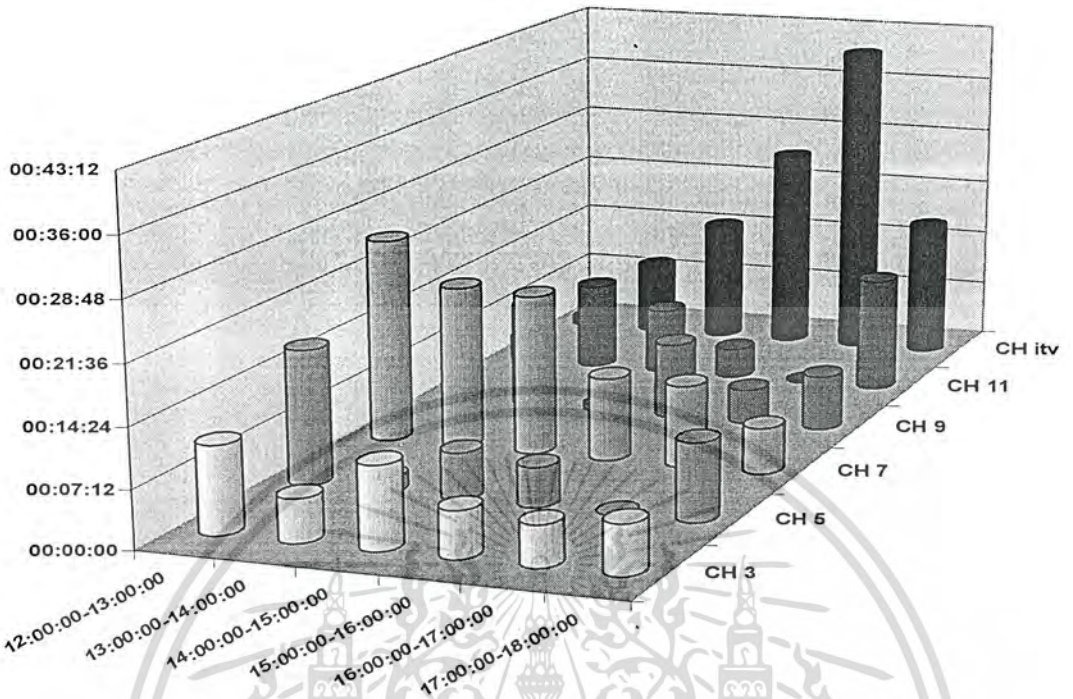


รูปที่ 4.22 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ในเวลา 17:00:00-18:00:00 น.



รูปที่ 4.23 กราฟแสดงการใช้งานเครื่องรับโทรทัศน์ 6 ชั่วโมงตั้งแต่ 12:00:00-18:00:00 น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.24 กราฟแท่งแสดงการใช้งานเครื่องรับโทรทัศน์ตั้งแต่เวลา 12:00:00 – 18:00:00 น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
บทวิจารณ์และบทสรุป

5.1 สรุปผลและวิจารณ์การทดลอง

จากการทดลองใช้งานเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์ โดยทำการดึงสัญญาณจากขา VT ของภาคจูนเนอร์ในเครื่องรับโทรทัศน์เข้าเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์ผลการทดลองปรากฏแสดงโดย LCD ในรูปที่ 4.7 เมื่อทำการปรับเปลี่ยนช่องสัญญาณโดยทำการกดปุ่มที่รีโมทคอนโทรล หรือ ที่ปุ่มกดเปลี่ยนช่องที่เครื่องรับโทรทัศน์ ผลที่ได้จะเป็นหมายเลขของช่องโทรทัศน์ที่เปลี่ยน จะแสดงที่จอ LCD พร้อมกับตำแหน่งของหน่วยความจำที่ทำการเก็บค่า นอกจากนี้ที่จอ LCD ยังแสดงชิปไอซี EEPROM ตัวที่ทำการเก็บข้อมูลอยู่ ซึ่งเมื่อมันทำการเก็บข้อมูลจนเต็มคือที่ตำแหน่ง FFFFH โปรแกรมจะทำการเปลี่ยนตัวชิบไอซีเป็นตัวถัดไป ซึ่งพิจารณาได้จากตารางที่ 3.2 แสดงการเลือก EEPROM ในการเก็บข้อมูล ซึ่งเราสามารถใช้งานไอซีได้มากสุด คือ 8ตัว ในการต่อเข้ากับขาคอนโทรลเลอร์ 2 ขา และ จากการคำนวณการเก็บข้อมูลเราสามารถเก็บข้อมูลได้มากสุด 9,362 ชุดข้อมูล ต่อชิปไอซีหนึ่งตัว ข้อมูลที่ได้ 9,362 ชุดข้อมูล นี้อาจกล่าวได้ว่าเป็นการปรับเปลี่ยนช่องสัญญาณไปถึง 9,362 ครั้ง แต่ละหนึ่งชุดข้อมูลจะมีการใช้พื้นที่เก็บข้อมูลในหน่วยความจำอยู่ 7ไบต์

เมื่อทำการส่งข้อมูล หรือทำการ UP LOAD ข้อมูลจากเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์ผ่านพอร์ตอนุกรมRS232 ไปยังคอมพิวเตอร์ ในโครงงานนี้เราจะทำการรับข้อมูลโดยการใช้โปรแกรมที่มีอยู่ในเครื่อง คือ โปรแกรม HYPER TERMINAL ในการรองรับข้อมูลแล้วทำการนำข้อมูลที่ได้ไปทำการจัดสรรข้อมูลด้วยโปรแกรม EXCEL ผลที่ได้จากการทดลอง เครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์ในการเก็บข้อมูลในวันที่ 10 มีนาคม 2548 ตั้งแต่เวลา 06:00:00 น. – 12:00:00 น. และ วันที่ 11 มีนาคม 2548 ตั้งแต่เวลา 12:00:00 น. – 18:00:00 น. เมื่อนำไปทำการจัดสรรแล้วได้ผลดังกราฟต่าง ๆ ที่แสดงในรูปที่ 4.9 ถึงรูปที่ 4.24

ในการทำโครงงานเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์ ส่วนที่ต้องทำการปรับปรุงของโครงงานมีดังนี้

5.1.1ส่วนของวงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอล

เนื่องจากที่วงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอลในโครงงานนี้ใช้ ไอซี ADC0804 นั้น มีค่าผิดพลาดอยู่ ±0.5% ซึ่งทำให้หนึ่งช่องสัญญาณที่ ADC 0804 ทำการแปลงค่าจะเกิดค่าที่เปลี่ยนแปลงหลายค่า ดังตารางที่ 4.2 ซึ่งในกรณีดังกล่าวนั้นเราได้ทำการปรับปรุงให้ได้ค่าที่แน่นอนที่สุดโดยทำการเพิ่มส่วนของแรงดันอ้างอิงที่ ขา9 ของไอซี ADC0804 ให้ได้ค่าแรงดัน 2.56 โวลต์ และจากการทดลองหาความสัมพันธ์ของแรงดันจูนนิ่งที่ ขาVT กับความถี่ในหัวข้อ 4.1.2 จะพบว่าแรงดันเปลี่ยนแปลงตามความถี่ในแต่ละย่านความถี่เป็นเชิงเส้นดังรูปที่ 4.5 ซึ่งจากการทดลองวัดแรงดันจูนนิ่งที่ขา VT ในตารางที่4.1 จะพบว่าช่องสัญญาณโทรทัศน์ที่แพร่ภาพนั้นจะมีแรงดันมากสุดคือ 5.5 - 5.7 โวลต์ ของช่อง 3 ย่าน UHF โดยในการทำโครงงานนี้ได้ใช้ไอซี ADC 0804 ซึ่งสามารถรับระดับแรงดันได้มากสุดคือ 5 โวลต์ เพราะฉะนั้นค่าที่ได้จึงเป็น 11111111BCD หรือ 255D หรือ FFH อาจกล่าวได้ว่าหากมีช่องสัญญาณที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำการแพร่มากกว่า 5 โวลต์ มากกว่าหนึ่งช่องสัญญาณจะต้องทำการเปลี่ยนไอซีแปลงสัญญาณอนาล็อกเป็นดิจิตอลจากไอซีเบอร์ ADC0804 เป็นเบอร์อื่น

5.1.2 ส่วนของโปรแกรมไมโครคอนโทรลเลอร์

เนื่องจากการทดลองเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์นั้นยังต้องทำการปรับปรุงดังนี้

5.1.2.1 การเลือกช่องสัญญาณโทรทัศน์

นอกจากช่องสัญญาณโทรทัศน์ที่ต้องการคือ ช่อง 3 ,ช่อง 5 , ช่อง7 , ช่อง9 , ช่อง11 , และ ช่อง itv ยังมีช่องสัญญาณที่เราไม่ต้องการอีกคือ ช่องที่ไม่มีสัญญาณภาพใด ๆ ในการใช้งานโทรทัศน์จริงพฤติกรรมของผู้ชม ในการกดเปลี่ยนช่องสัญญาณ ยังต้องทำการปรับเปลี่ยนมายังช่องที่ไม่มีสัญญาณอยู่บ้าง ซึ่งการทำงานของโปรแกรมจะไม่ทำการเก็บข้อมูลของช่องนี้จึงหมายความว่าเวลาจะถูกรวมเข้ากับเวลาของช่องสัญญาณที่เก็บไว้ก่อนหน้านี้ ซึ่งต้องไปทำการปรับปรุงในส่วนนี้ต่อไปอีก

5.1.2.2 การปิด – เปิดเครื่องรับโทรทัศน์

จากการทดลองเราใช้แหล่งจ่ายคนละส่วนกับโทรทัศน์และการปิดเครื่องรับโทรทัศน์จะมีผลต่อวงจรแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอล

5.1.2.2.1 จากการทดลอง เราใช้แหล่งจ่ายไฟคนละส่วนกับเครื่องรับโทรทัศน์ จึงทำให้เมื่อทำการปิดเครื่องรับโทรทัศน์จะส่งผลให้ วงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอลเคลียค่าตัวมันเองทำให้วงจรแปลงสัญญาณอนาล็อกเป็นดิจิตอลทำการนับบิตเริ่มจาก 11111111 จนถึง 00000000 โปรแกรมจึงทำการเก็บค่าต่าง ๆ ไว้ด้วยโดยเรียงจาก ช่อง 3 UHF ช่อง itv , ช่อง 11 , ช่อง9 , ช่อง 7 , ช่อง5 , และช่อง 3 VFH - L ตามลำดับ จึงต้องทำการแก้ไขในส่วนนี้ต่อไป

5.1.2.2.2 จากการทดลองเราใช้แหล่งจ่ายไฟคนละส่วนกับเครื่องรับโทรทัศน์ เมื่อทำการปิดหรือเปิดเครื่องรับโทรทัศน์โปรแกรมไม่สามารถรู้ได้ว่าเปิดหรือปิด จึงต้องมีการพัฒนาโปรแกรมเพื่อทำการแก้ไขในส่วนนี้ต่อไป

5.1.3 สรุปการทดลองเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์

จากการนำเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์ไปใช้งานจริง พอสรุปได้ว่าการทำงานของเครื่องสามารถใช้งานได้ในระดับหนึ่ง ซึ่งข้อมูลที่ได้นั้นสามารถนำไปประมวลผลได้ข้อมูลที่ถูกต้องพอสมควร

5.1 แนวทางในการพัฒนาต่อ

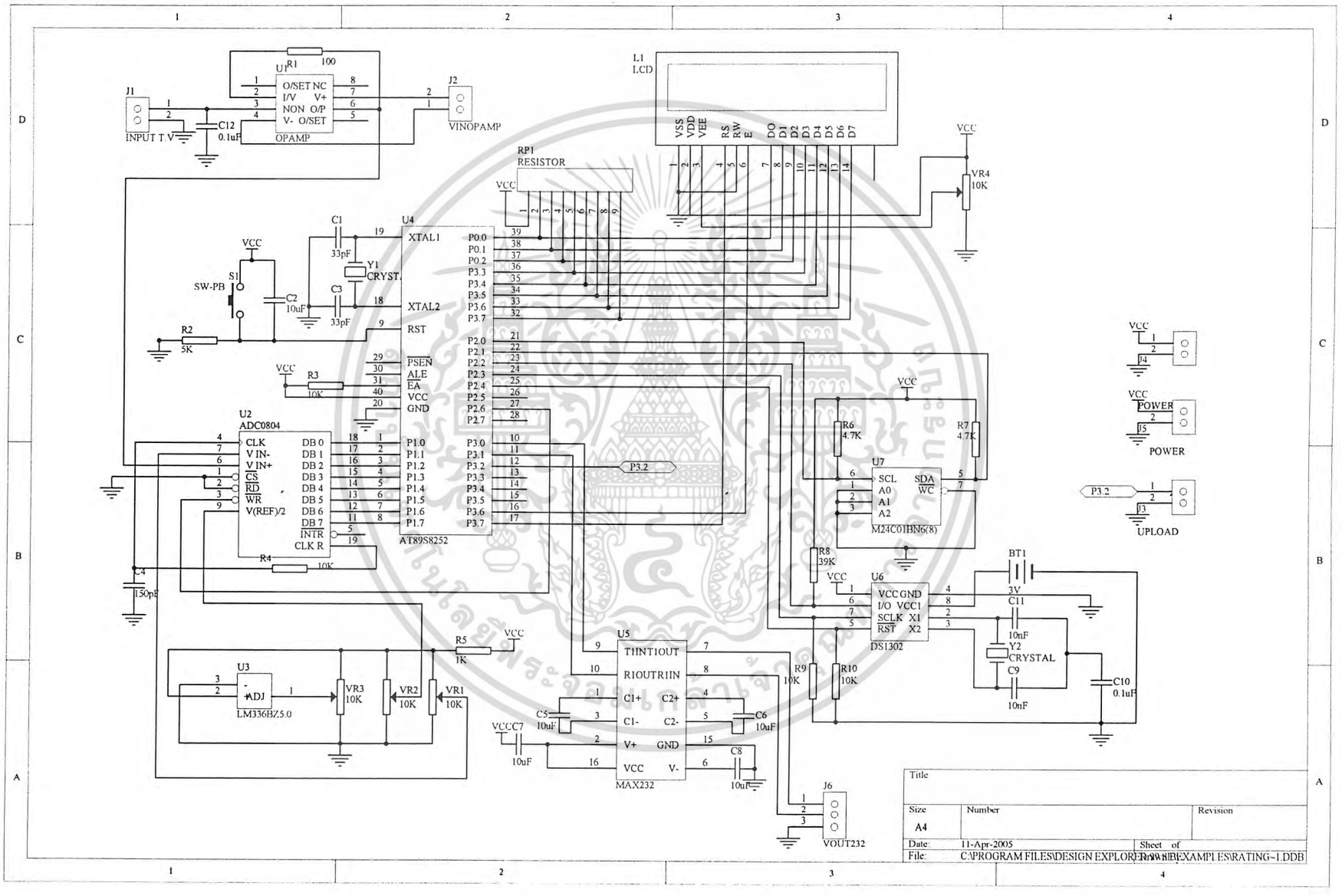
เมื่อเราได้ทำการปรับปรุงเครื่องบันทึกการใช้งานเครื่องรับโทรทัศน์ เสร็จสมบูรณ์แล้วเราสามารถที่จะนำไปใช้งานจริงได้ และ สามารถสร้างหลาย ๆเครื่องเพื่อเก็บข้อมูลเครื่องรับโทรทัศน์หลาย ๆ เครื่องเพื่อนำข้อมูลหลายเครื่องมาทำการประมวลผลข้อมูลเป็นข้อมูลที่หลากหลายมากขึ้น ซึ่งจะทำให้เราทราบได้ว่าสื่อรายการโทรทัศน์ที่ได้รับความนิยมเป็นไปในแนวทางใดบ้าง

แนวทางในการพัฒนาต่ออาจจะต้องมีการเขียนโปรแกรมรองรับข้อมูลและจัดสรรข้อมูลในคราวเดียวเลย โดยไม่ต้องทำการพึ่งพาโปรแกรมอื่น ซึ่งจะช่วยประหยัดเวลาในการจัดสรรข้อมูลและได้ผลของข้อมูลที่ต้องการได้รวดเร็วมากขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


U1
R1 100
O/SET NC
I/V V+
NON O/P
V- O/SET
OPAMP
J1
INPUT T.V
C12 0.1uF
J2
VINOPAMP
L1
LCD
VSS VDD VEE RS RW E D0 D1 D2 D3 D4 D5 D6 D7
RP1
RESISTOR
VR4 10K
U4
XTAL1
XTAL2
RST
PSEN
ALE
EA
VCC
GND
P0.0 P0.1 P0.2 P0.3 P0.4 P0.5 P0.6 P0.7
P1.0 P1.1 P1.2 P1.3 P1.4 P1.5 P1.6 P1.7
P2.0 P2.1 P2.2 P2.3 P2.4 P2.5 P2.6 P2.7
P3.0 P3.1 P3.2 P3.3 P3.4 P3.5 P3.6 P3.7
AT89S8252
C1 33pF
C2 10uF
C3 33pF
Y1 CRYST.
S1 SW-PB
R2 5K
R3 10K
U2
ADC0804
CLK
V IN-
V IN+
CS
RD
WR
V(REF)/2
DB 0 DB 1 DB 2 DB 3 DB 4 DB 5 DB 6 DB 7
INTR
CLK R
R4 10K
C4 150pF
U3
ADJ
LM336BZ5.0
VR3 10K
VR2 10K
VR1 10K
R5 1K
U5
T1IN T1OUT
R1OUT R1IN
C1+ C2+
C1- C2-
V+ GND
VCC V-
MAX232
C5 10uF
C6 10uF
C7 10uF
C8 10uF
J6
VOUT232
U7
SCL SDA
A0 WC
A1
A2
M24C01BN6(8)
R6 4.7K
R7 4.7K
R8 39K
R9 10K
R10 10K
U6
VCC GND
I/O VCC1
SCLK X1
RST X2
DS1302
BT1
3V
C11 10nF
Y2 CRYSTAL
C9 10nF
C10 0.1uF
J4
J5
POWER
P3.2
J3
UPLOAD
Title
Size A4
Number
Revision
Date: 11-Apr-2005
Sheet of
File: C:\PROGRAM FILES\DESIGN EXPLORER 99 SE\EXAMPLES\RATING~1.DDB

MICROCHIP 24AA515/24LC515/24FC515

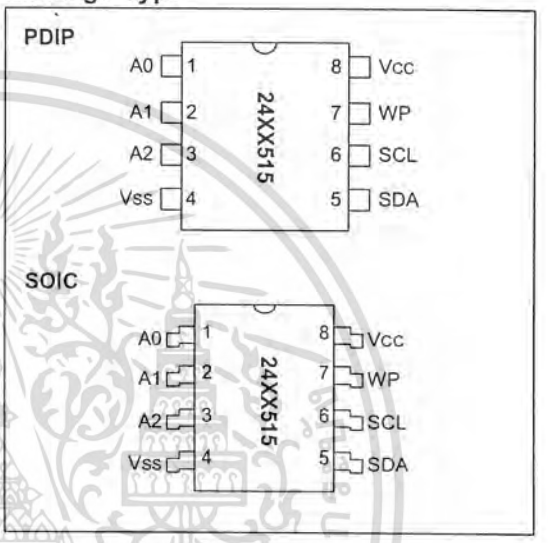
512K Bit I²C™ CMOS Serial EEPROM

Device Selection Table

Part Number	Vcc Range	Max Clock Frequency	Temp Ranges
24AA515	1.8-5.5V	400 kHz†	I
24LC515	2.5-5.5V	400 kHz	I
24FC515	2.5-5.5V	1 MHz	I

†100 kHz for Vcc < 2.5V.

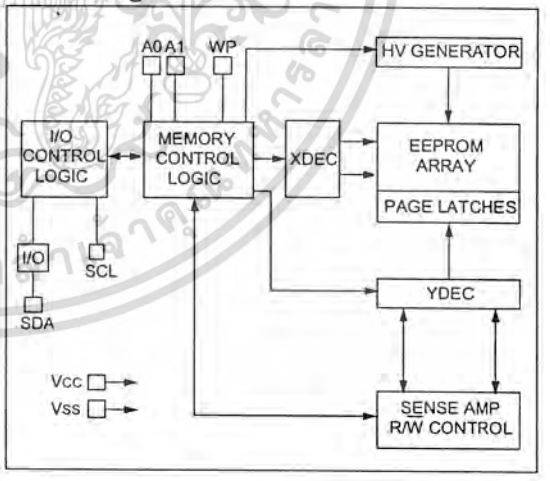
Package Type



Features

- Low power CMOS technology
  - Maximum write current 3 mA at 5.5V
  - Maximum read current 400 µA at 5.5V
  - Standby current 100 nA typical at 5.5V
- 2-wire serial interface bus, I²C™ compatible
- Cascadable for up to four devices
- Self-timed ERASE/WRITE cycle
- 64-byte page-write mode available
- 5 ms max write-cycle time
- Hardware write protect for entire array
- Output slope control to eliminate ground bounce
- Schmitt trigger inputs for noise suppression
- 100,000 erase/write cycles
- Electrostatic discharge protection > 4000V
- Data retention > 200 years
- 8-pin PDIP, SOIC packages
- Temperature ranges:
  - Industrial (I): -40°C to +85°C

Block Diagram



Description

The Microchip Technology Inc. 24AA515/24LC515/24FC515 (24XX515*) is a 64K x 8 (512K bit) Serial Electrically Erasable PROM, capable of operation across a broad voltage range (1.8V to 5.5V). It has been developed for advanced, low power applications such as personal communications or data acquisition. This device has both byte-write and page-write capability of up to 64 bytes of data. This device is capable of both random and sequential reads. Reads may be sequential within address boundaries 0000h to 7FFFh & 8000h to FFFFh. Functional address lines allow up to four devices on the same data bus. This allows for up to 2 Mbits total system EEPROM memory. This device is available in the standard 8-pin plastic DIP and SOIC packages.

*24XX515 is used in this document as a generic part number for the 24AA515/24LC515/24FC515 devices.

เอกสารนี้ถูกสร้างขึ้นเพื่อการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.0 ELECTRICAL CHARACTERISTICS

Absolute Maximum Ratings†

VCC.....6.5V

All inputs and outputs w.r.t. VSS.....-0.6V to V_{CC} +1.0V

Storage temperature.....-65°C to +150°C

Ambient temp. with power applied.....-65°C to +125°C

Soldering temperature of leads (10 seconds).....+300°C

ESD protection on all pins.....≥ 4 kV

† NOTICE: Stresses above those listed under "Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at those or any other conditions above those indicated in the operational listings of this specification is not implied. Exposure to maximum rating conditions for extended periods may affect device reliability.

1.1 DC Characteristics

DC CHARACTERISTICS			Industrial (I): VCC = +1.8V to 5.5V TAMB = -40°C to +85°C			
Param. No.	**Sym**	**Characteristic**	**Min**	**Max**	**Units**	**Conditions**
D1		A0, A1, SCL, SDA, and WP pins:				
D2	VIH	High level input voltage	0.7 VCC	—	V	VCC ≥ 2.5V
D3	VIL	Low level input voltage	—	0.3 VCC	V	VCC ≥ 2.5V
				0.2 VCC	V	VCC < 2.5V
D4	VHYS	Hysteresis of Schmitt Trigger inputs (SDA, SCL pins)	0.05 VCC	—	V	VCC ≥ 2.5V (Note)
D5	VOL	Low level output voltage	—	0.40	V	IOL = 3.0 mA @ VCC = 4.5V
						IOL = 2.1 mA @ VCC = 2.5V
D6	ILI	Input leakage current	-10	10	µA	VIN = VSS or VCC, WP = VSS
						VIN = VSS or VCC, WP = VCC
D7	ILO	Output leakage current	-10	10	µA	VOUT = VSS or VCC
D8	CIN, COUT	Pin capacitance (all inputs/outputs)	—	10	pF	VCC = 5.0V (Note) TAMB = 25°C, fc= 1 MHz
D9	ICC Read	Operating current	—	500	µA	VCC = 5.5V, SCL = 400 kHz
	ICC Write		—	3	mA	VCC = 5.5V
D10	ICCS	Standby current	—	5	µA	SCL = SDA = VCC = 5.5V A0, A1, WP = VSS, A2 = VCC

Note: This parameter is periodically sampled and not 100% tested.

© 2001 Microchip Technology Inc.
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.2 AC Characteristics

AC CHARACTERISTICS			Industrial (I):	VCC = +1.8V to 5.5V		TAMB = -40°C to +85°C
Param. No.	Sym	Characteristic	Min.	Max.	Units	Conditions
1	FCLK	Clock frequency	— — —	100 400 1000	kHz	1.8V ≤ Vcc ≤ 2.5V 2.5V ≤ Vcc ≤ 5.5V 2.5V ≤ Vcc ≤ 5.5V (24FC515 only)
2	THIGH	Clock high time	4000 600 500	— — —	ns	1.8V ≤ Vcc ≤ 2.5V 2.5V ≤ Vcc ≤ 5.5V 2.5V ≤ Vcc ≤ 5.5V (24FC515 only)
3	TLOW	Clock low time	4700 1300 500	— — —	ns	1.8V ≤ Vcc ≤ 2.5V 2.5V ≤ Vcc ≤ 5.5V 2.5V ≤ Vcc ≤ 5.5V (24FC515 only)
4	TR	SDA and SCL rise time (**Note 1**)	— — —	1000 300 300	ns	1.8V ≤ Vcc ≤ 2.5V 2.5V ≤ Vcc ≤ 5.5V 2.5V ≤ Vcc ≤ 5.5V (24FC515 only)
5	TF	SDA and SCL fall time (**Note 1**)	— —	300 100	ns	All except, 24FC515 2.5V ≤ Vcc ≤ 5.5V (24FC515 only)
6	THD:STA	START condition hold time	4000 600 250	— — —	ns	1.8V ≤ Vcc ≤ 2.5V 2.5V ≤ Vcc ≤ 5.5V 2.5V ≤ Vcc ≤ 5.5V (24FC515 only)
7	TSU:STA	START condition setup time	4700 600 250	— — —	ns	1.8V ≤ Vcc ≤ 2.5V 2.5V ≤ Vcc ≤ 5.5V 2.5V ≤ Vcc ≤ 5.5V (24FC515 only)
8	THD:DAT	Data input hold time	0	—	ns	(**Note 2**)
9	TSU:DAT	Data input setup time	250 100 100	— — —	ns	1.8V ≤ Vcc ≤ 2.5V 2.5V ≤ Vcc ≤ 5.5V 2.5V ≤ Vcc ≤ 5.5V (24FC515 only)
10	TSU:STO	STOP condition setup time	4000 600 250	— — —	ns	1.8V ≤ Vcc ≤ 2.5V 2.5V ≤ Vcc ≤ 5.5V 2.5V ≤ Vcc ≤ 5.5V (24FC515 only)
11	TSU:WP	WP setup time	4000 600 600	— — —	ns	1.8V ≤ Vcc ≤ 2.5V 2.5V ≤ Vcc ≤ 5.5V 2.5V ≤ Vcc ≤ 5.5V (24FC515 only)
12	THD:WP	WP hold time	4700 1300 1300	— — —	ns	1.8V ≤ Vcc ≤ 2.5V 2.5V ≤ Vcc ≤ 5.5V 2.5V ≤ Vcc ≤ 5.5V (24FC515 only)
13	TAA	Output valid from clock (**Note 2**)	— — —	3500 900 400	ns	1.8V ≤ Vcc ≤ 2.5V 2.5V ≤ Vcc ≤ 5.5V 2.5V ≤ Vcc ≤ 5.5V (24FC515 only)
14	TBUF	Bus free time: Time the bus must be free before a new transmission can start	4700 1300 500	— — —	ns	1.8V ≤ Vcc ≤ 2.5V 2.5V ≤ Vcc ≤ 5.5V 2.5V ≤ Vcc ≤ 5.5V (24FC515 only)
15	TOF	Output fall time from VIH minimum to VIL maximum CB ≤ 100 pF	10 + 0.1CB	250 250	ns	All except, 24FC515 (**Note 1**) 24FC515 (**Note 1**)
16	TSP	Input filter spike suppression (SDA and SCL pins)	—	50	ns	All except, 24FC515 (**Notes 1** and **3**)
17	TWC	Write cycle time (byte or page)	—	5	ms	
18		Endurance	100 k	—	cycles	25°C, Vcc = 5.0V, Block Mode (**Note 4**)

Note 1: Not 100% tested. CB = total capacitance of one bus line in pF.

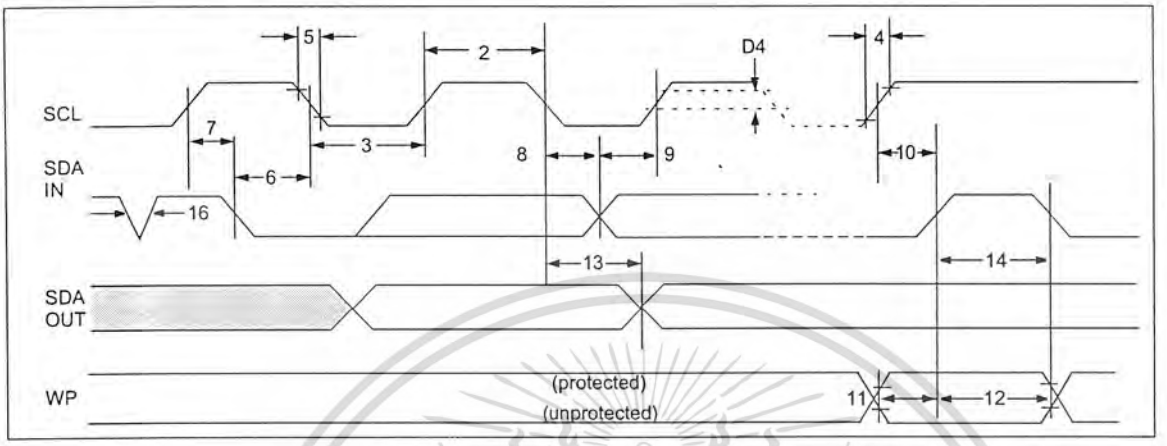
2: As a transmitter, the device must provide an internal minimum delay time to bridge the undefined region (minimum 300 ns) of the falling edge of SCL to avoid unintended generation of START or STOP conditions.

3: The combined TSP and VHYS specifications are due to new Schmitt trigger inputs which provide improved noise spike suppression. This eliminates the need for a TI specification for standard operation.

4: This parameter is not tested but established by characterization. For endurance estimates in a specific application, please consult the Total Endurance Model which can be obtained on Microchip's website @www.microchip.com.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 1-1: BUS TIMING DATA

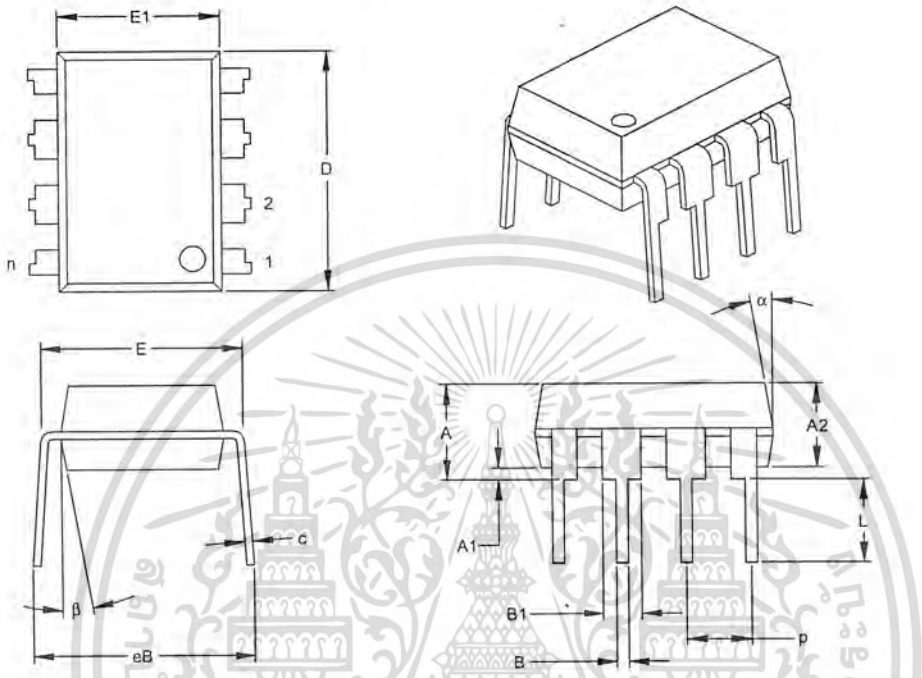


สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

 © 2001 Microchip Technology Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-Lead Plastic Dual In-line (P) – 300 mil (PDIP)



Units		INCHES*			MILLIMETERS		
Dimension Limits		MIN	NOM	MAX	MIN	NOM	MAX
Number of Pins	n		8			8	
Pitch	p		.100			2.54	
Top to Seating Plane	A	.140	.155	.170	3.56	3.94	4.32
Molded Package Thickness	A2	.115	.130	.145	2.92	3.30	3.68
Base to Seating Plane	A1	.015			0.38		
Shoulder to Shoulder Width	E	.300	.313	.325	7.62	7.94	8.26
Molded Package Width	E1	.240	.250	.260	6.10	6.35	6.60
Overall Length	D	.360	.373	.385	9.14	9.46	9.78
Tip to Seating Plane	L	.125	.130	.135	3.18	3.30	3.43
Lead Thickness	c	.008	.012	.015	0.20	0.29	0.38
Upper Lead Width	B1	.045	.058	.070	1.14	1.46	1.78
Lower Lead Width	B	.014	.018	.022	0.36	0.46	0.56
Overall Row Spacing §	eB	.310	.370	.430	7.87	9.40	10.92
Mold Draft Angle Top	α	5	10	15	5	10	15
Mold Draft Angle Bottom	β	5	10	15	5	10	15

* Controlling Parameter
§ Significant Characteristic

Notes:
Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" (0.254mm) per side.
JEDEC Equivalent: MS-001
Drawing No. C04-018

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

 © 2001 Microchip Technology Inc.

National Semiconductor

November 1999

ADC0801/ADC0802/ADC0803/ADC0804/ADC0805
8-Bit µP Compatible A/D Converters

General Description

The ADC0801, ADC0802, ADC0803, ADC0804 and ADC0805 are CMOS 8-bit successive approximation A/D converters that use a differential potentiometric ladder—similar to the 256R products. These converters are designed to allow operation with the NSC800 and INS8080A derivative control bus with TRI-STATE® output latches directly driving the data bus. These A/Ds appear like memory locations or I/O ports to the microprocessor and no interfacing logic is needed.

Differential analog voltage inputs allow increasing the common-mode rejection and offsetting the analog zero input voltage value. In addition, the voltage reference input can be adjusted to allow encoding any smaller analog voltage span to the full 8 bits of resolution.

Features

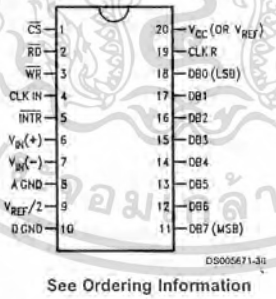
- Compatible with 8080 µP derivatives—no interfacing logic needed - access time - 135 ns
- Easy interface to all microprocessors, or operates "stand alone"
- Differential analog voltage inputs
- Logic inputs and outputs meet both MOS and TTL voltage level specifications
- Works with 2.5V (LM336) voltage reference
- On-chip clock generator
- 0V to 5V analog input voltage range with single 5V supply
- No zero adjust required
- 0.3" standard width 20-pin DIP package
- 20-pin molded chip carrier or small outline package
- Operates ratiometrically or with 5 V_{DC}, 2.5 V_{DC}, or analog span adjusted voltage reference

Key Specifications

- Resolution 8 bits
- Total error ±¼ LSB, ±½ LSB and ±1 LSB
- Conversion time 100 µs

Connection Diagram

ADC080X
Dual-In-Line and Small Outline (SO) Packages



See Ordering Information

Ordering Information

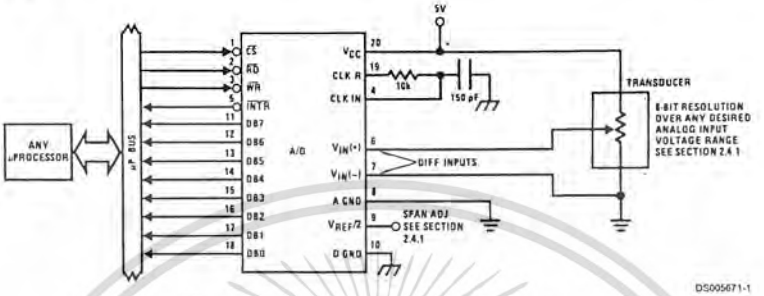
TEMP RANGE		0°C TO 70°C	0°C TO 70°C	−40°C TO +85°C
ERROR	±¼ Bit Adjusted			ADC0801LCN
	±½ Bit Unadjusted	ADC0802LCWM		ADC0802LCN
	±½ Bit Adjusted			ADC0803LCN
	±1Bit Unadjusted	ADC0804LCWM	ADC0804LCN	ADC0805LCN/ADC0804LCJ
PACKAGE OUTLINE		M20B—Small Outline	N20A—Molded DIP	

TRI-STATE® is a registered trademark of National Semiconductor Corp.
Z-80® is a registered trademark of Zilog Corp.

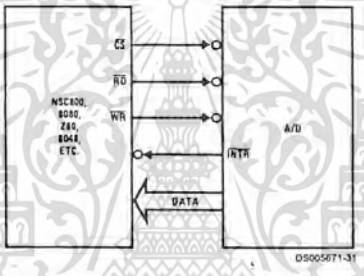
© 1999 National Semiconductor Corporation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications



8080 Interface

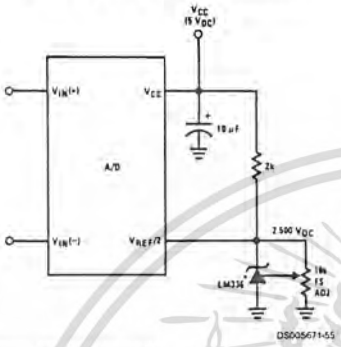


Error Specification (Includes Full-Scale, Zero Error, and Non-Linearity)			
Part Number	Full-Scale Adjusted	$V_{REF}/2$=2.500 V_{DC} (No Adjustments)	$V_{REF}/2$=No Connection (No Adjustments)
ADC0801	±¼ LSB		
ADC0802		±½ LSB	
ADC0803	±½ LSB		
ADC0804		±1 LSB	
ADC0805			±1 LSB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

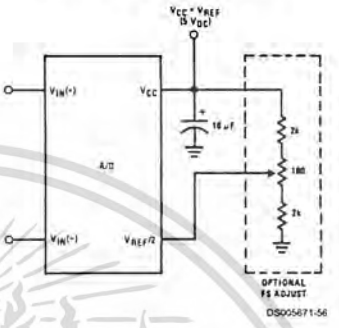
Absolute with a 2.500V Reference



DS005671-55

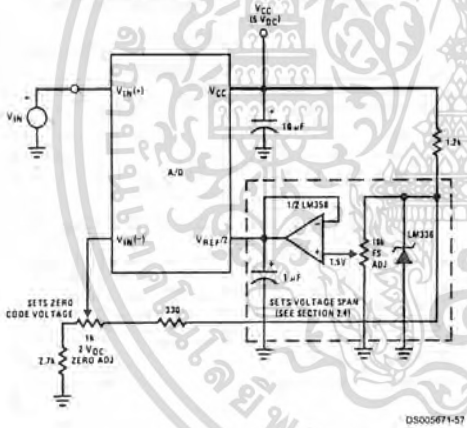
*For low power, see also LM385–2.5

Absolute with a 5V Reference



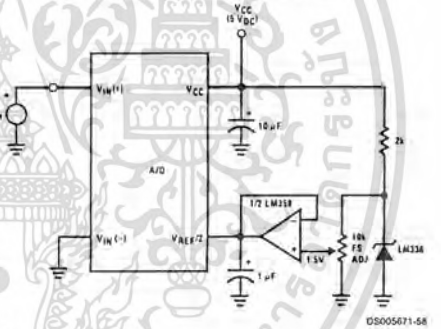
DS005671-56

Zero-Shift and Span Adjust: 2V ≤ V_{IN} ≤ 5V



DS005671-57

Span Adjust: 0V ≤ V_{IN} ≤ 3V

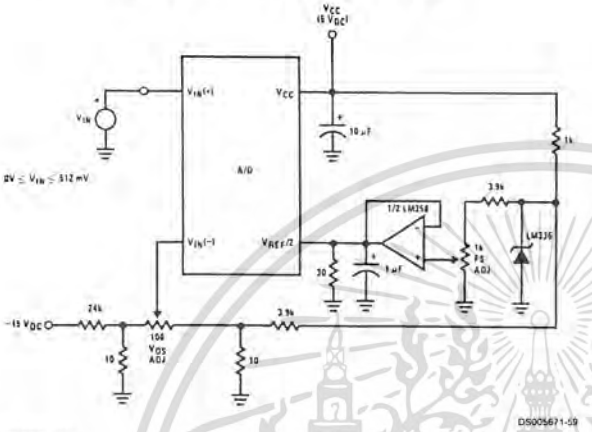


DS005671-58

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

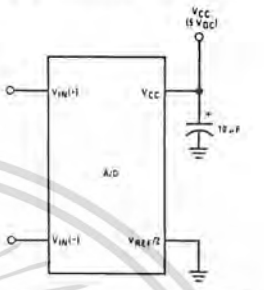
Directly Converting a Low-Level Signal



$0V \leq V_{IN} \leq 512$ mV

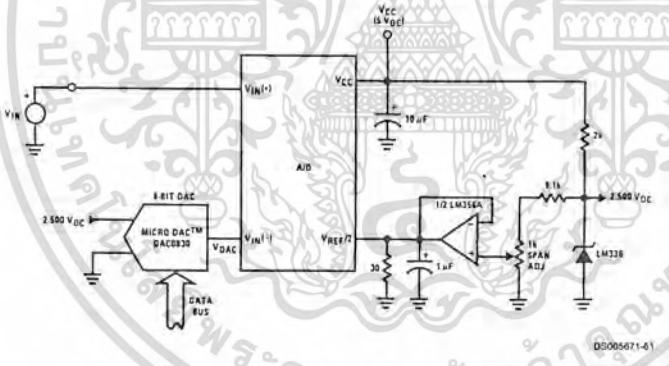
$V_{REF}/2$=256 mV

A µP Interfaced Comparator



For:
$V_{IN}(+) > V_{IN}(-)$
Output=FF_{HEX}
For:
$V_{IN}(+) < V_{IN}(-)$
Output=00_{HEX}

1 mV Resolution with µP Controlled Range

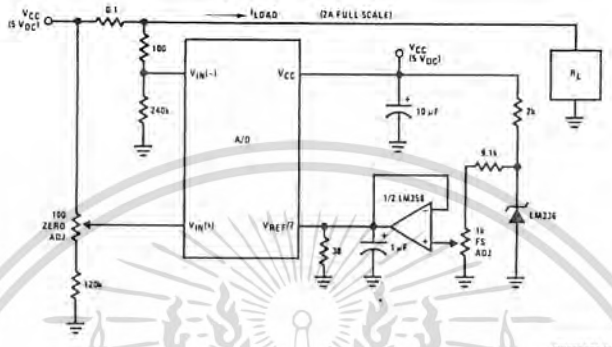


$V_{REF}/2$=128 mV
1 LSB=1 mV
$V_{DAC} \leq V_{IN} \leq (V_{DAC}+256$ mV)
$0 \leq V_{DAC} < 2.5V$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

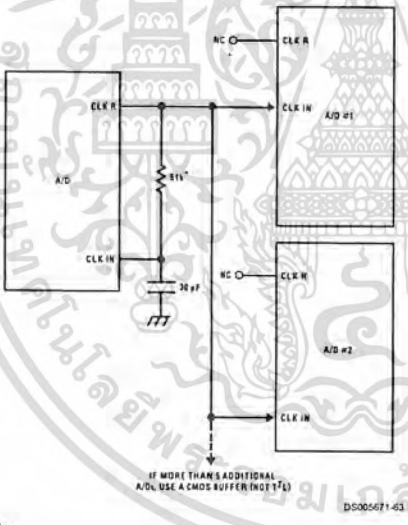
Typical Applications (Continued)

Digitizing a Current Flow



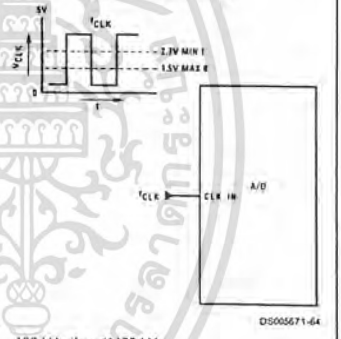
DS005671-62

Self-Clocking Multiple A/Ds



DS005671-63

External Clocking



DS005671-64

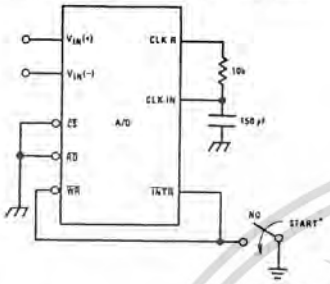
100 kHz≤f_{CLK}≤1460 kHz

* Use a large R value to reduce loading at CLK R output.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

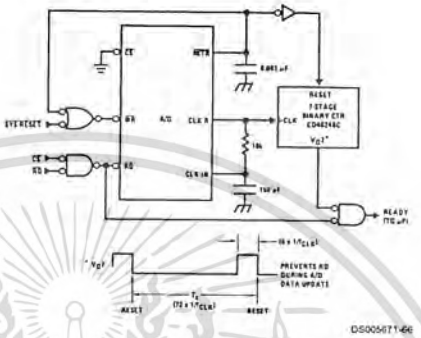
Self-Clocking in Free-Running Mode



DS005671-65

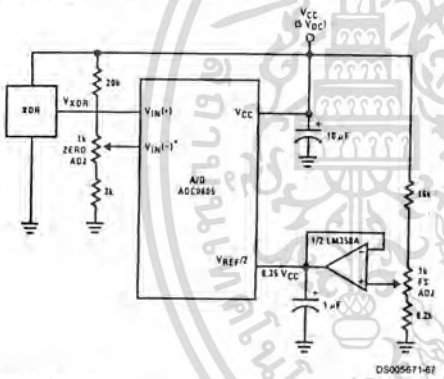
*After power-up, a momentary grounding of the $\overline{WR}$ input is needed to guarantee operation.

µP Interface for Free-Running A/D



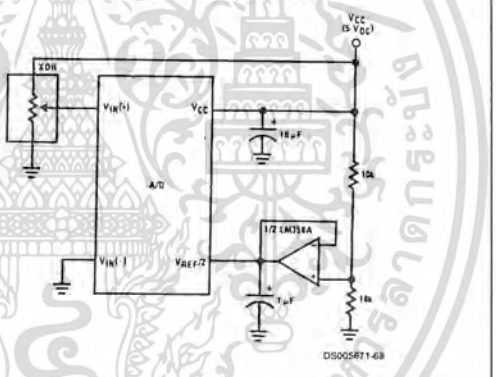
DS005671-66

Operating with "Automotive" Ratiometric Transducers



DS005671-67

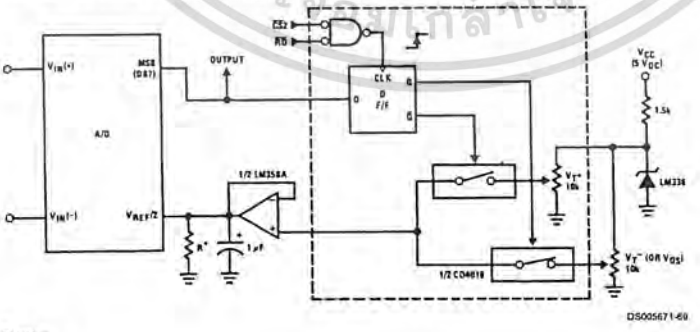
Ratiometric with $V_{REF}/2$ Forced



DS005671-68

*$V_{IN}(-)=0.15\ V_{CC}$
$15\% \text{ of } V_{CC} \le V_{XDR} \le 85\% \text{ of } V_{CC}$

µP Compatible Differential-Input Comparator with Pre-Set V_{OS} (with or without Hysteresis)

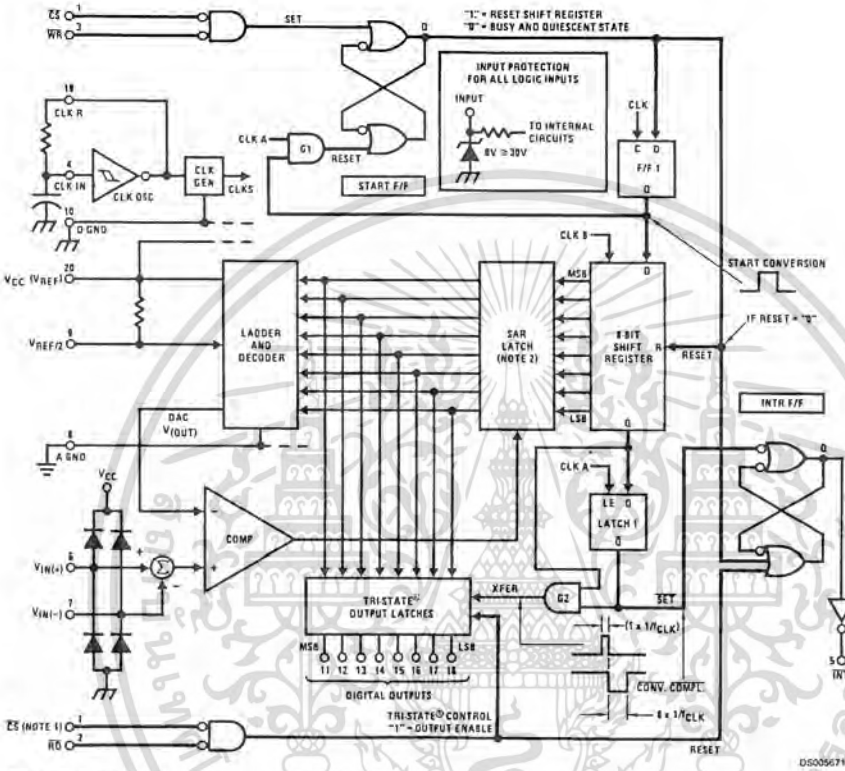


DS005671-69

*See *Figure 5* to select R value
DB7="1" for $V_{IN}(+) > V_{IN}(-) + (V_{REF}/2)$
Omit circuitry within the dotted area if hysteresis is not needed

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description (Continued)



Note 13: $\overline{CS}$ shown twice for clarity.

Note 14: SAR = Successive Approximation Register.

FIGURE 4. Block Diagram

After the "1" is clocked through the 8-bit shift register (which completes the SAR search) it appears as the input to the D-type latch, LATCH 1. As soon as this "1" is output from the shift register, the AND gate, G2, causes the new digital word to transfer to the TRI-STATE output latches. When LATCH 1 is subsequently enabled, the Q output makes a high-to-low transition which causes the INTR F/F to set. An inverting buffer then supplies the $\overline{INTR}$ input signal.

Note that this $\overline{SET}$ control of the INTR F/F remains low for 8 of the external clock periods (as the internal clocks run at 1/8 of the frequency of the external clock). If the data output is continuously enabled ($\overline{CS}$ and $\overline{RD}$ both held low), the $\overline{INTR}$ output will still signal the end of conversion (by a high-to-low transition), because the $\overline{SET}$ input can control the Q output of the INTR F/F even though the RESET input is constantly at a "1" level in this operating mode. This $\overline{INTR}$ output will therefore stay low for the duration of the $\overline{SET}$ signal, which is 8 periods of the external clock frequency (assuming the A/D is not started during this interval).

When operating in the free-running or continuous conversion mode ($\overline{INTR}$ pin tied to $\overline{WR}$ and $\overline{CS}$ wired low—see also section 2.8), the START F/F is SET by the high-to-low transition of the $\overline{INTR}$ signal. This resets the SHIFT REGISTER which causes the input to the D-type latch, LATCH 1, to go low. As the latch enable input is still present, the $\overline{Q}$ output will go high, which then allows the INTR F/F to be RESET. This reduces the width of the resulting $\overline{INTR}$ output pulse to only a few propagation delays (approximately 300 ns).

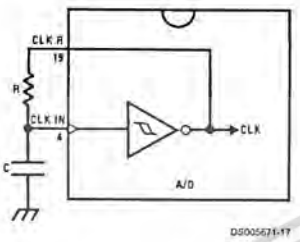
When data is to be read, the combination of both $\overline{CS}$ and $\overline{RD}$ being low will cause the INTR F/F to be reset and the TRI-STATE output latches will be enabled to provide the 8-bit digital outputs.

2.1 Digital Control Inputs

The digital control inputs ($\overline{CS}$, $\overline{RD}$, and $\overline{WR}$) meet standard T^2L logic voltage levels. These signals have been renamed when compared to the standard A/D Start and Output Enable labels. In addition, these inputs are active low to allow an easy interface to microprocessor control busses. For non-microprocessor based applications, the $\overline{CS}$ input (pin 1) can be grounded and the standard A/D Start function is obtained by an active low pulse applied at the $\overline{WR}$ input (pin 3) and the Output Enable function is caused by an active low pulse at the $\overline{RD}$ input (pin 2).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description (Continued)



DS005671-17

$$f_{CLK} \cong \frac{1}{1.1\,RC}$$

$R \approx 10\ k\Omega$

FIGURE 8. Self-Clocking the A/D

Heavy capacitive or DC loading of the clock R pin should be avoided as this will disturb normal converter operation. Loads less than 50 pF, such as driving up to 7 A/D converter clock inputs from a single clock R pin of 1 converter, are allowed. For larger clock line loading, a CMOS or low power TTL buffer or PNP input logic should be used to minimize the loading on the clock R pin (do not use a standard TTL buffer).

2.7 Restart During a Conversion

If the A/D is restarted ($\overline{CS}$ and $\overline{WR}$ go low and return high) during a conversion, the converter is reset and a new conversion is started. The output data latch is not updated if the conversion in process is not allowed to be completed, therefore the data of the previous conversion remains in this latch. The $\overline{INTR}$ output simply remains at the "1" level.

2.8 Continuous Conversions

For operation in the free-running mode an initializing pulse should be used, following power-up, to ensure circuit operation. In this application, the $\overline{CS}$ input is grounded and the $\overline{WR}$ input is tied to the $\overline{INTR}$ output. This $\overline{WR}$ and $\overline{INTR}$ node should be momentarily forced to logic low following a power-up cycle to guarantee operation.

2.9 Driving the Data Bus

This MOS A/D, like MOS microprocessors and memories, will require a bus driver when the total capacitance of the data bus gets large. Other circuitry, which is tied to the data bus, will add to the total capacitive loading, even in TRI-STATE (high impedance mode). Backplane bussing also greatly adds to the stray capacitance of the data bus.

There are some alternatives available to the designer to handle this problem. Basically, the capacitive loading of the data bus slows down the response time, even though DC specifications are still met. For systems operating with a relatively slow CPU clock frequency, more time is available in which to establish proper logic levels on the bus and therefore higher capacitive loads can be driven (see typical characteristics curves).

At higher CPU clock frequencies time can be extended for I/O reads (and/or writes) by inserting wait states (8080) or using clock extending circuits (6800).

Finally, if time is short and capacitive loading is high, external bus drivers must be used. These can be TRI-STATE buffers (low power Schottky such as the DM74LS240 series is recommended) or special higher drive current products which are designed as bus drivers. High current bipolar bus drivers with PNP inputs are recommended.

2.10 Power Supplies

Noise spikes on the V_{CC} supply line can cause conversion errors as the comparator will respond to this noise. A low inductance tantalum filter capacitor should be used close to the converter V_{CC} pin and values of 1 µF or greater are recommended. If an unregulated voltage is available in the system, a separate LM340LAZ-5.0, TO-92, 5V voltage regulator for the converter (and other analog circuitry) will greatly reduce digital noise on the V_{CC} supply.

2.11 Wiring and Hook-Up Precautions

Standard digital wire wrap sockets are not satisfactory for breadboarding this A/D converter. Sockets on PC boards can be used and all logic signal wires and leads should be grouped and kept as far away as possible from the analog signal leads. Exposed leads to the analog inputs can cause undesired digital noise and hum pickup, therefore shielded leads may be necessary in many applications.

A single point analog ground that is separate from the logic ground points should be used. The power supply bypass capacitor and the self-clocking capacitor (if used) should both be returned to digital ground. Any $V_{REF}/2$ bypass capacitors, analog input filter capacitors, or input signal shielding should be returned to the analog ground point. A test for proper grounding is to measure the zero error of the A/D converter. Zero errors in excess of ¼ LSB can usually be traced to improper board layout and wiring (see section 2.5.1 for measuring the zero error).

3.0 TESTING THE A/D CONVERTER

There are many degrees of complexity associated with testing an A/D converter. One of the simplest tests is to apply a known analog input voltage to the converter and use LEDs to display the resulting digital output code as shown in *Figure 9*.

For ease of testing, the $V_{REF}/2$ (pin 9) should be supplied with 2.560 V_{DC} and a V_{CC} supply voltage of 5.12 V_{DC} should be used. This provides an LSB value of 20 mV.

If a full-scale adjustment is to be made, an analog input voltage of 5.090 V_{DC} (5.120–1½ LSB) should be applied to the $V_{IN}(+)$ pin with the $V_{IN}(-)$ pin grounded. The value of the $V_{REF}/2$ input voltage should then be adjusted until the digital output code is just changing from 1111 1110 to 1111 1111. This value of $V_{REF}/2$ should then be used for all the tests.

The digital output LED display can be decoded by dividing the 8 bits into 2 hex characters, the 4 most significant (MS) and the 4 least significant (LS). *Table 1* shows the fractional binary equivalent of these two 4-bit groups. By adding the voltages obtained from the "VMS" and "VLS" columns in *Table 1*, the nominal value of the digital display (when $V_{REF}/2$ = 2.560V) can be determined. For example, for an output LED display of 1011 0110 or B6 (in hex), the voltage values from the table are 3.520 + 0.120 or 3.640 V_{DC}. These voltage values represent the center-values of a perfect A/D converter. The effects of quantization error have to be accounted for in the interpretation of the test results.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description (Continued)

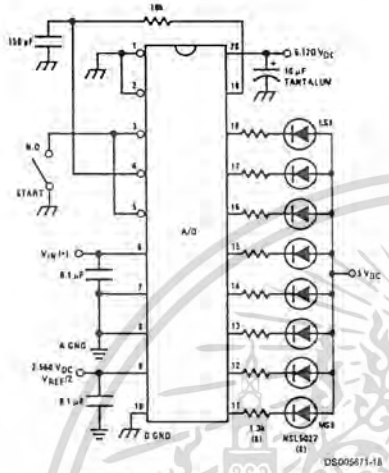


FIGURE 9. Basic A/D Tester

For a higher speed test system, or to obtain plotted data, a digital-to-analog converter is needed for the test set-up. An accurate 10-bit DAC can serve as the precision voltage source for the A/D. Errors of the A/D under test can be expressed as either analog voltages or differences in 2 digital words.

A basic A/D tester that uses a DAC and provides the error as an analog output voltage is shown in *Figure 8*. The 2 op amps can be eliminated if a lab DVM with a numerical subtraction feature is available to read the difference voltage, "A–C", directly. The analog input voltage can be supplied by a low frequency ramp generator and an X-Y plotter can be used to provide analog error (Y axis) versus analog input (X axis).

For operation with a microprocessor or a computer-based test system, it is more convenient to present the errors digitally. This can be done with the circuit of *Figure 11*, where the output code transitions can be detected as the 10-bit DAC is incremented. This provides ¼ LSB steps for the 8-bit A/D under test. If the results of this test are automatically plotted with the analog input on the X axis and the error (in LSB's) as the Y axis, a useful transfer function of the A/D under test results. For acceptance testing, the plot is not necessary and the testing speed can be increased by establishing internal limits on the allowed error for each code.

4.0 MICROPROCESSOR INTERFACING

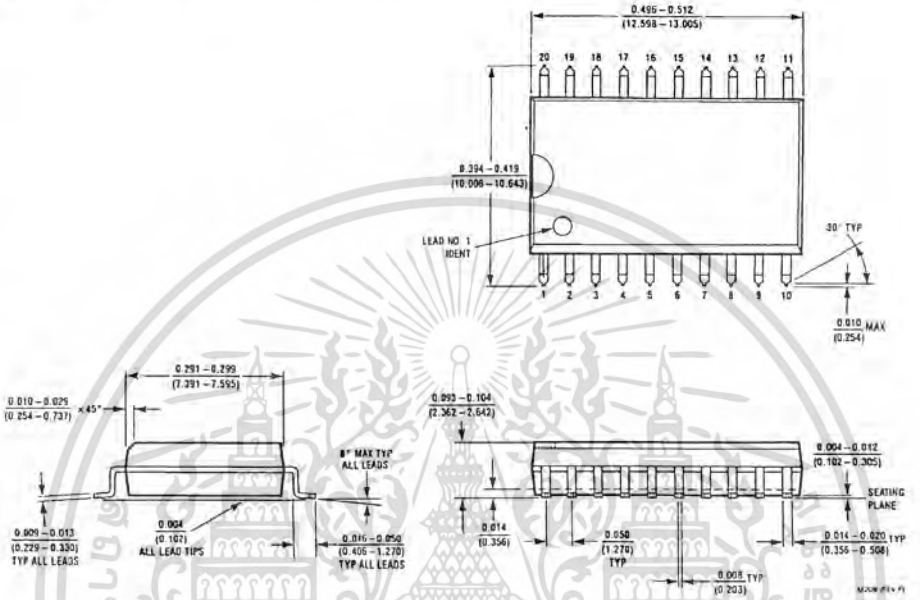
To dicuss the interface with 8080A and 6800 microprocessors, a common sample subroutine structure is used. The microprocessor starts the A/D, reads and stores the results of 16 successive conversions, then returns to the user's program. The 16 data bytes are stored in 16 successive memory locations. All Data and Addresses will be given in hexadecimal form. Software and hardware details are provided separately for each type of microprocessor.

4.1 Interfacing 8080 Microprocessor Derivatives (8048, 8085)

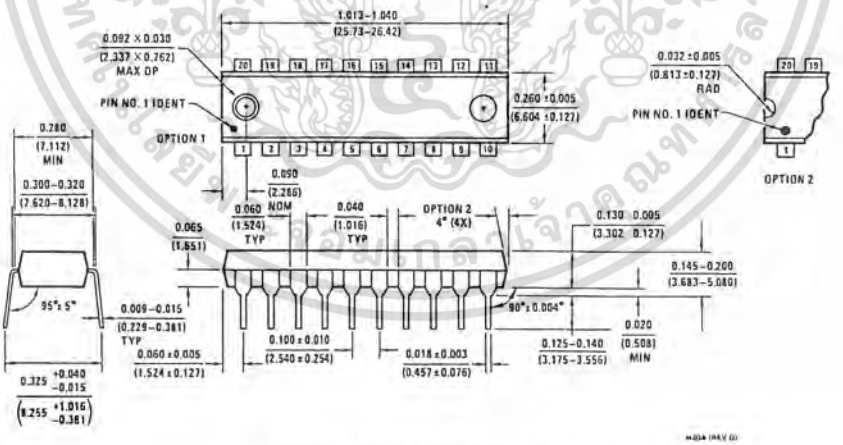
This converter has been designed to directly interface with derivatives of the 8080 microprocessor. The A/D can be mapped into memory space (using standard memory address decoding for $\overline{CS}$ and the $\overline{MEMR}$ and $\overline{MEMW}$ strobes) or it can be controlled as an I/O device by using the $\overline{I/O\ R}$ and $\overline{I/O\ W}$ strobes and decoding the address bits A0 → A7 (or address bits A8 → A15 as they will contain the same 8-bit address information) to obtain the $\overline{CS}$ input. Using the I/O space provides 256 additional addresses and may allow a simpler 8-bit address decoder but the data can only be input to the accumulator. To make use of the additional memory reference instructions, the A/D should be mapped into memory space. An example of an A/D in I/O space is shown in *Figure 12*.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted



SO Package (M)
Order Number ADC0802LCWM or ADC0804LCWM
NS Package Number M20B



Molded Dual-In-Line Package (N)
Order Number ADC0801LCN, ADC0802LCN,
ADC0803LCN, ADC0804LCN or ADC0805LCN
NS Package Number N20A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DALLAS SEMICONDUCTOR

DS1302
Trickle Charge Timekeeping Chip

www.maxim-ic.com

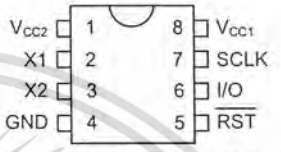
FEATURES

- Real-time clock (RTC) counts seconds, minutes hours, date of the month, month, day of the week, and year with leap-year compensation valid up to 2100
- 31-byte, battery-backed, nonvolatile (NV) RAM for data storage
- Serial I/O for minimum pin count
- 2.0V to 5.5V full operation
- Uses less than 300nA at 2.0V
- Burst mode for reading/writing successive addresses in clock/RAM
- 8-pin DIP or optional 8-pin SOICs for surface mount
- Simple 3-wire interface
- TTL-compatible (V_{CC} = 5V)
- Optional industrial temperature range: -40°C to +85°C
- DS1202 compatible
- Underwriters Laboratory (UL) recognized

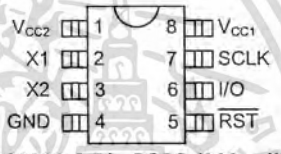
ORDERING INFORMATION

DS1302	8-Pin DIP (300-mil)
DS1302N	8-Pin DIP (Industrial)
DS1302S	8-Pin SOIC (200-mil)
DS1302SN	8-Pin SOIC (Industrial)
DS1302Z	8-Pin SOIC (150-mil)
DS1302ZN	8-Pin SOIC (Industrial)
DS1302S-16	16-Pin SOIC (300-mil)
DS1302SN-16	16-Pin SOIC (Industrial)

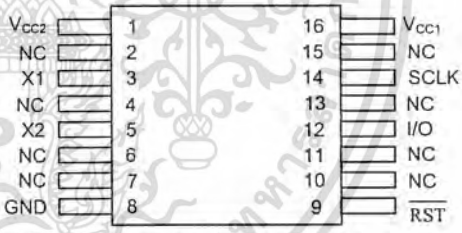
PIN ASSIGNMENT



DS1302 8-Pin DIP (300-mil)



DS1302 8-Pin SOIC (200-mil)
DS1302 8-Pin SOIC (150-mil)



DS1302 16-Pin SOIC (300-mil)

PIN DESCRIPTION

X1, X2	- 32.768kHz Crystal Pins
GND	- Ground
$\overline{RST}$	- Reset
I/O	- Data Input/Output
SCLK	- Serial Clock
V_{CC1}, V_{CC2}	- Power Supply Pins

DESCRIPTION

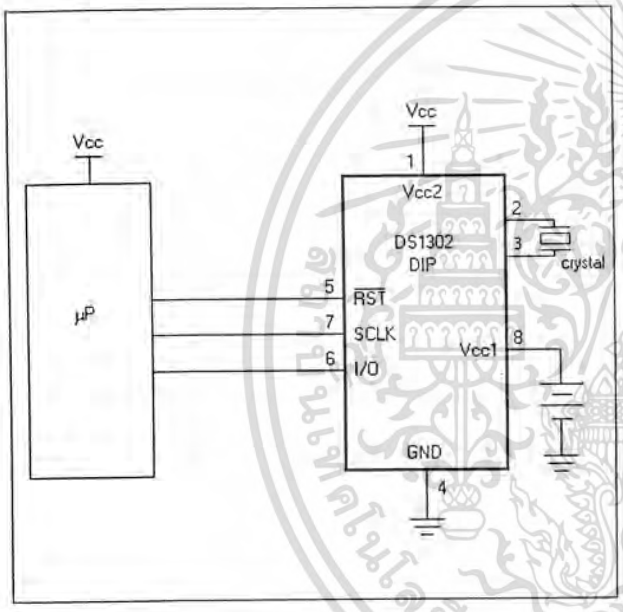
The DS1302 Trickle Charge Timekeeping Chip contains an RTC/calendar and 31 bytes of static RAM. It communicates with a microprocessor via a simple serial interface. The RTC/calendar provides seconds, minutes, hours, day, date, month, and year information. The end of the month date is automatically adjusted for months with fewer than 31 days, including corrections for leap year. The clock operates in either the 24-hour or 12-hour format with an AM/PM indicator.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Interfacing the DS1302 with a microprocessor is simplified by using synchronous serial communication. Only three wires are required to communicate with the clock/RAM: 1) $\overline{RST}$ (reset), 2) I/O (data line), and 3) SCLK (serial clock). Data can be transferred to and from the clock/RAM 1 byte at a time or in a burst of up to 31 bytes. The DS1302 is designed to operate on very low power and retain data and clock information on less than 1 microwatt.

The DS1302 is the successor to the DS1202. In addition to the basic timekeeping functions of the DS1202, the DS1302 has the additional features of dual-power pins for primary and back-up power supplies, programmable trickle charger for V_{CC1}, and seven additional bytes of scratchpad memory.

TYPICAL OPERATING CIRCUIT

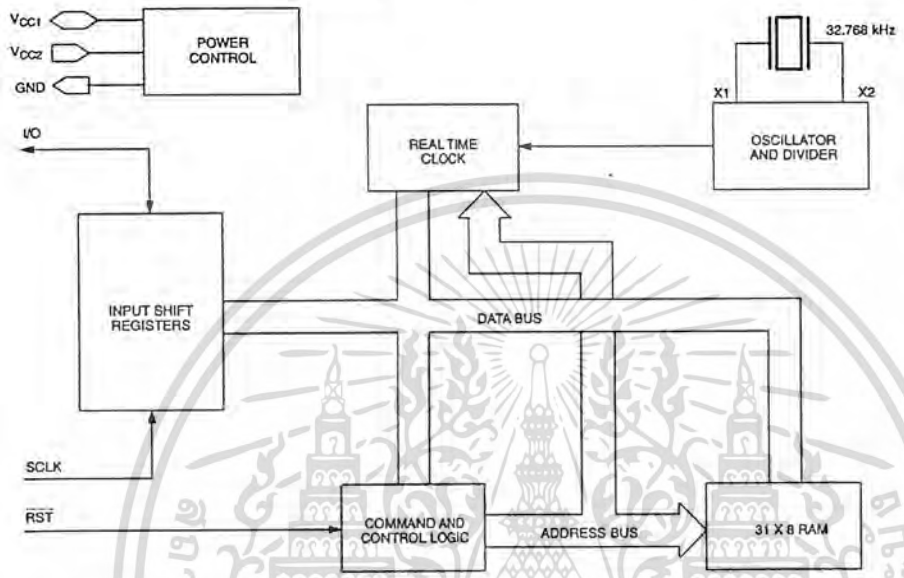


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OPERATION

The main elements of the serial timekeeper (i.e., shift register, control logic, oscillator, RTC, and RAM) are shown in Figure 1.

DS1302 BLOCK DIAGRAM Figure 1



SIGNAL DESCRIPTIONS

V_{CC1} – V_{CC1} provides low-power operation in single supply and battery-operated systems as well as low-power battery backup. In systems using the trickle charger, the rechargeable energy source is connected to this pin. UL recognized to ensure against reverse charging current when used in conjunction with a lithium battery.

See "Conditions of Acceptability" at http://www.maxim-ic.com/TechSupport/QA/ntrl.htm.

V_{CC2} – V_{CC2} is the primary power supply pin in a dual-supply configuration. V_{CC1} is connected to a backup source to maintain the time and date in the absence of primary power.

The DS1302 will operate from the larger of V_{CC1} or V_{CC2}. When V_{CC2} is greater than V_{CC1} + 0.2V, V_{CC2} will power the DS1302. When V_{CC2} is less than V_{CC1}, V_{CC1} will power the DS1302.

SCLK (Serial Clock Input) – SCLK is used to synchronize data movement on the serial interface. This pin has a 40kΩ internal pull-down resistor.

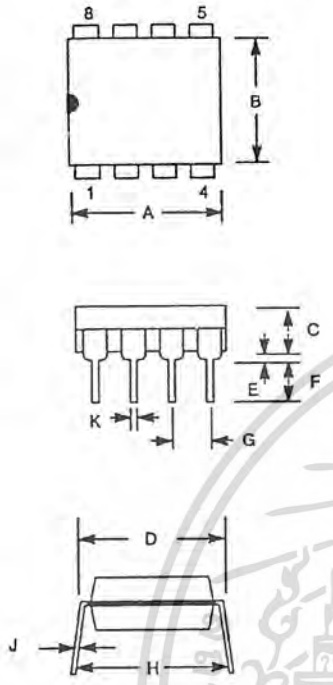
I/O (Data Input/Output) – The I/O pin is the bi-directional data pin for the 3-wire interface. This pin has a 40kΩ internal pull-down resistor.

$\overline{RST}$ (Reset) – The reset signal must be asserted high during a read or a write. This pin has a 40kΩ internal pull-down resistor.

X1, X2 – Connections for a standard 32.768kHz quartz crystal. The internal oscillator is designed for operation with a crystal having a specified load capacitance of 6pF. For more information on crystal selection and crystal layout considerations, please consult Application Note 58, "Crystal Considerations

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DS1302 SERIAL TIMEKEEPER 8-PIN DIP (300-MIL)



PKG	8-PIN	
DIM	MIN	MAX
A IN.	0.360	0.400
MM	9.14	10.16
B IN.	0.240	0.260
MM	6.10	6.60
C IN.	0.120	0.140
MM	3.05	3.56
D IN.	0.300	0.325
MM	7.62	8.26
E IN.	0.015	0.040
MM	0.38	1.02
F IN.	0.120	0.140
MM	3.04	3.56
G IN.	0.090	0.110
MM	2.29	2.79
H IN.	0.320	0.370
MM	8.13	9.40
J IN.	0.008	0.012
MM	0.20	0.30
K IN.	0.015	0.021
MM	0.38	0.53

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
;*****************************************************************************
;***************          RATING CHECKER PROJECT          ********************
;*****************************************************************************
;*********************          กำหนดตัวแปลLCD          ********************
      lcd_data     equ   p0
      lcd_rs       bit   p3.7
      lcd_en       bit   p3.6
      lcd_addr     equ   60h
      lcd_dat      equ   61h
;*****************************************************************************
;*********************          กำหนดตัวแปลRTC          ********************
      rtc_rst      bit   p2.4  ; Pin 5 ds 1302
      rtc_clk      bit   p2.3  ; Pin 7 ds 1302
      rtc_io       bit   p2.2  ; Pin 6 ds 1302

      sec_hi       equ   30h
      sec_low      equ   31h
      min_hi       equ   32h
      min_low      equ   33h
      hr_hi        equ   34h
      hr_low       equ   35h
      date_hi      equ   36h
      date_low     equ   37h
      mon_hi       equ   38h
      mon_low      equ   39h
      year_hi      equ   3ah
      year_low     equ   3bh

      dat_sec      equ   40h
      dat_min      equ   41h
      dat_hr       equ   42h
      dat_date     equ   43h
      dat_mon      equ   44h
      dat_year     equ   45h
      dat_code     equ   46h
      dat_buf      equ   47h

      ascii_hi     equ   50h
      ascii_low    equ   51h
      c_str        equ   52h
;*****************************************************************************
;*********************          กำหนดตัวแปลA to D          ********************

      wr_1         bit   p2.7
      d_ad         set   p1          ;INPUT A TO D
      m_ad         equ   53h         ;เก็บค่าA TO D

      comp_buf     equ   71h
      save_buf1    equ   72h
      ad_buf       equ   73h
;*****************************************************************************
;*********************          กำหนดตัวแปลi2c EEPROM          ********************
      scl          bit   p2.0
      sda          bit   p2.1

      data_i2c     equ   74h
      add_hi_i2c   equ   75h
      add_low_i2c  equ   76h
      add_i2c_4    equ   77h        ; adddress 4 row to LCD
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        add_i2c_3   equ   78h
        add_i2c_2   equ   79h
        add_i2c_1   equ   7ah
        add_hi      equ   7bh
        add_low     equ   7ch
;*************************************************************************
        sw2pc       bit   20h
;*************************************************************************
;*****************          Main Program          **********************
;*************************************************************************

            org   0000h
            sjmp  inti_1
            org   0003h
            ajmp  int_sw

;*************************************************************************
inti_1:
            mov   add_hi_i2c,#0
            mov   add_low_i2c,#0
            lcall en_com1
            clr   rtc_rst
            clr   rtc_clk
            clr   lcd_rs
            lcall inti_LCD
            lcall set_time
            lcall clr_addr
            acall en_interrupt
main:
            lcall read_time
            lcall save_AD
            lcall sent_txt2lcd
            lcall tx_key
            sjmp  main
;*************************************************************************
int_sw:
            clr   sw2pc
            reti
;*************************************************************************
en_interrupt:
            setb  ea
            clr   it0
            setb  ex0
            setb  sw2pc
            ret
;*************************************************************************
;           write text LCD
wr_lcd:
            mov   a,lcd_dat
            cjne  a,#'A',chk_wordA
            mov   dptr,#text_A
            sjmp  wr_lcd0
chk_wordA:
            cjne  a,#'B',chk_wordB
            mov   dptr,#text_B
            sjmp  wr_lcd0
chk_wordB:
            cjne  a,#'C',chk_wordC
            mov   dptr,#text_C
            sjmp  wr_lcd0
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
chk_wordC:
            cjne  a,#'D',chk_wordD
            mov   dptr,#text_D
            sjmp  wr_lcd0
chk_wordD:
            cjne  a,#'E',chk_wordE
            mov   dptr,#text_E
            sjmp  wr_lcd0
chk_wordE:
            cjne  a,#'F',chk_word1
            mov   dptr,#text_F
            sjmp  wr_lcd0
chk_word1:
            cjne  a,#'1',chk_wordL
            mov   dptr,#text_M1
            sjmp  wr_lcd0
chk_wordL:
            cjne  a,#'L',chk_word0
            mov   dptr,#text_load
            sjmp  wr_lcd0
chk_word0:
            cjne  a,#'0',chk_wordF
            mov   dptr,#text_clr
            sjmp  wr_lcd0
chk_wordF:
            mov   dptr,#text_S
            sjmp  wr_lcd0
            ret
;*****************************************************************
wr_lcd0:
            acall set_add_lcd       ;set Address LCD
wr_lcd1:
            setb  lcd_rs
            clr   a
            movc  a,@a+dptr
            cjne  a,#0ffh,wr_lcd2
            acall lcd_on
            ret
wr_lcd2:
            mov   lcd_data,a
            acall lcd_clk
            inc   dptr
            sjmp  wr_lcd1
            ret
;*****************************************************************
wr_lcd1b:
            acall set_add_lcd       ;set Address LCD
            setb  lcd_rs
            mov   lcd_data,lcd_dat
            acall lcd_clk
            acall lcd_on
            ret
;*****************************************************************
text_A:
            db    '  CH 3  ',0ffh
text_B:
            db    '  CH 5  ',0ffh
text_C:
            db    '  CH 7  ',0ffh
text_D:
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            db    '  CH 9  ',0ffh
text_E:
            db    '  CH 11 ',0ffh
text_F:
            db    ' CH itv ',0ffh
text_X:
            db    ' OFF TV ',0ffh
text_S:
            db    '   Non  ',0ffh
text_M1:
            db    '[1]',0ffh
text_load:
            db    'Loading to PC...',0ffh
text_clr:
            db    '                ',0ffh
;*********************************************************************
set_add_lcd:
            clr   lcd_rs
            mov   a,lcd_addr
            setb  acc.7
            mov   lcd_data,a
            acall lcd_clk
            ret
;*********************************************************************
;           Itiialize  LDC
inti_LCD:
            acall de_100ms
            acall lcd_mode
            acall lcd_mode
            acall lcd_off
            acall lcd_clr
            acall lcd_entry
            ret
;*********************************************************************
lcd_mode:
            clr   lcd_rs
            mov lcd_data,#00111000b ;LCDmode8bit5x8Dot16Char2line
            acall lcd_clk
            ret
;*********************************************************************
lcd_entry:
            clr   lcd_rs
            mov   lcd_data,#00000110b ;inc DD Ram and curser
            acall lcd_clk
            ret
;*********************************************************************
lcd_off:
            clr   lcd_rs
            mov   lcd_data,#08h
            acall lcd_clk
            ret
;*********************************************************************
lcd_on:
            clr   lcd_rs
            mov   lcd_data,#00001100b
            acall lcd_clk
            ret
;*********************************************************************
lcd_clr:
            clr   lcd_rs
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            mov   lcd_data,#01h
            acall lcd_clk
            ret

;*********************************************************************
lcd_clk:
            setb  lcd_en
            acall de_1ms
            acall de_1ms
            clr   lcd_en
            acall de_1ms
            acall de_1ms
            ret
;*********************************************************************
set_time:                           ;RTC
            mov   dat_code,#80H     ;write (sec)
            mov   dat_buf,#00h      ;00
            acall wr_time
            mov   dat_code,#82H     ;write (min)
            mov   dat_buf,#00h      ;00
            acall wr_time
            mov   dat_code,#84H     ;write (hr)
            mov   dat_buf,#08h      ;08
            acall wr_time
            mov   dat_code,#86H     ;write (date)
            mov   dat_buf,#12h      ;12
            acall wr_time
            mov   dat_code,#88H     ;write (mon)
            mov   dat_buf,#03h      ;03
            acall wr_time
            mov   dat_code,#8CH     ;write (year)
            mov   dat_buf,#05h      ;05
            acall wr_time
            ret
;*********************************************************************
;******************     BCD TO ASCII          **********************
bcd2ascii:
            push  acc
            anl   a,#0f0h           ; hi 4 bit data BCD
            swap  a
            add   a,#30h            ;Covert  to Ascii
            mov   ascii_hi,a
            pop   acc
            anl   a,#0fh            ; low 4 bit data BCD
            add   a,#30h            ;Covert  to Ascii
            mov   ascii_low,a
            ret
;*********************************************************************
wr_time:                            ;RTC
            mov   A,dat_code
            mov   B,dat_buf
            acall wr_rtc
            ret
;*********************************************************************
rd_time:                            ;RTC
            mov   A,dat_code
            acall rd_rtc
            ret
;*********************************************************************
read_time:                          ;RTC
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            mov   dat_code,#81H     ;read (sec)
            acall rd_time
            mov   dat_sec,a
            acall bcd2ascii         ;convert Ascii code
            mov   sec_hi,ascii_hi
            mov   sec_low,ascii_low

            mov   dat_code,#83H      ;read (min)
            acall rd_time
            mov   dat_min,a
            acall bcd2ascii          ;convert Ascii code
            mov   min_hi,ascii_hi
            mov   min_low,ascii_low

            mov   dat_code,#85H      ;read (hr)
            acall rd_time
            mov   dat_hr,a
            acall bcd2ascii         ;convert Ascii code
            mov   hr_hi,ascii_hi
            mov   hr_low,ascii_low

            mov   dat_code,#87H      ;read (date)
            acall rd_time
            mov   dat_date,a
            acall bcd2ascii          ;convert Ascii code
            mov   date_hi,ascii_hi
            mov   date_low,ascii_low

            mov   dat_code,#89H      ;read (mon)
            acall rd_time
            mov   dat_mon,a
            acall bcd2ascii         ;convert Ascii code
            mov   mon_hi,ascii_hi
            mov   mon_low,ascii_low

            mov   dat_code,#8DH      ;read (year)
            acall rd_time
            mov   dat_year,a
            acall bcd2ascii         ;convert Ascii code
            mov   year_hi,ascii_hi
            mov   year_low,ascii_low
            ret
;*************************************************************************
;*****************      format text to LCD           ***************
sent_txt2lcd:

            mov   lcd_dat,date_hi   ;sent  text (date_hi)
            mov   lcd_addr,#00h
            acall wr_lcd1b
            mov   lcd_dat,date_low  ;sent  text (date_low)
            mov   lcd_addr,#01h
            acall wr_lcd1b

            mov   lcd_dat,#'/'      ;sent  text ('/')
            mov   lcd_addr,#02h
            acall wr_lcd1b

            mov   lcd_dat,mon_hi    ;sent  text (mon_hi)
            mov   lcd_addr,#03h
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
acall wr_lcd1b
mov   lcd_dat,mon_low   ;sent  text (mon_low)
mov   lcd_addr,#04h
acall wr_lcd1b

mov   lcd_dat,#'/'      ;sent  text ('/')
mov   lcd_addr,#05h
acall wr_lcd1b

mov   lcd_dat,year_hi   ;sent  text (year_hi)
mov   lcd_addr,#06h
acall wr_lcd1b
mov   lcd_dat,year_low  ;sent  text (year_low)
mov   lcd_addr,#07h
acall wr_lcd1b

mov   lcd_dat,hr_hi     ;sent  text (hr_hi)
mov   lcd_addr,#40h
acall wr_lcd1b
mov   lcd_dat,hr_low    ;sent  text (hr_low)
mov   lcd_addr,#41h
acall wr_lcd1b

mov   lcd_dat,#':'      ;sent  text (':')
mov   lcd_addr,#42h
acall wr_lcd1b

mov   lcd_dat,min_hi    ;sent  text (min_hi)
mov   lcd_addr,#43h
acall wr_lcd1b
mov   lcd_dat,min_low   ;sent  text (min_low)
mov   lcd_addr,#44h
acall wr_lcd1b

mov   lcd_dat,#':'      ;sent  text (':')
mov   lcd_addr,#45h
acall wr_lcd1b

mov   lcd_dat,sec_hi    ;sent  text (sec_hi)
mov   lcd_addr,#46h
acall wr_lcd1b
mov   lcd_dat,sec_low   ;sent  text (sec_low)
mov   lcd_addr,#47h
acall wr_lcd1b

mov   lcd_dat,#'H'      ;sent text Address I2C EEPROM
mov   lcd_addr,#0fh
acall wr_lcd1b

mov   lcd_dat,#'1'      ;sent  text  MEM  I2C EEPROM
mov   lcd_addr,#08h
acall wr_lcd

mov   lcd_dat,comp_buf  ;sent  text   comp A to D
mov   lcd_addr,#48h
acall wr_lcd

mov   lcd_dat,add_i2c_4 ;sent text Address I2C EEPROM
                        ;to LCD
mov   lcd_addr,#0bh
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            acall wr_lcd1b

            mov   lcd_dat,add_i2c_3 ;sent  text  Address  I2C EEPROM
                                    ;3  to LCD
            mov   lcd_addr,#0ch
            acall wr_lcd1b

            mov   lcd_dat,add_i2c_2 ;sent  text  Address  I2C EEPROM
                                    ;2  to LCD
            mov   lcd_addr,#0dh
            acall wr_lcd1b

            mov   lcd_dat,add_i2c_1 ;sent  text  Address  I2C EEPROM
                                    ;1  to LCD
            mov   lcd_addr,#0eh
            acall wr_lcd1b
            ret
;*********************************************************************
;*****************      RTC WRITE COMMAND AND DATA          *********
wr_rtc:     setb  rtc_rst
            acall rtcdel
            mov   c_str,#8
            clr   c

rtcwd1:     rrc   a
            mov   rtc_io,c

            setb  rtc_clk
            acall rtcdel
            clr   rtc_clk

            djnz  c_str,rtcwd1

            mov   c_str,#8
            clr   C
            mov   a,b
rtcwd2:     rrc   a
            mov   rtc_io,c

            setb  rtc_clk
            acall rtcdel
            clr   rtc_clk

            djnz  c_str,rtcwd2
            clr   rtc_rst
            acall rtcdel
            ret
;*****************      RTC READ DATA          **********************
rd_rtc:     setb  rtc_rst
            acall rtcdel
            clr   c
            mov   c_str,#8

rtcrd1:     rrc   a
            mov   rtc_io,c
            setb  rtc_clk
            acall rtcdel
            clr   rtc_clk
            djnz  c_str,rtcrd1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            mov   c_str,#8
            clr   a
rtcrd2:     acall rtcdel
            mov   c,rtc_io
            setb  rtc_clk
            acall rtcdel
            clr   rtc_clk
            rrc   a
            djnz  c_str,rtcrd2
            acall rtcdel
            clr   rtc_rst
            ret
;*************************************************************************
;*****************          Delay time          ****************************
rtcdel:     mov   r6,#5
            djnz  r6,$
            ret
;*************************************************************************
;*****************        Save data A to D      ****************************
;*******************          AD_buf            ****************************
save_ad:
            acall comp_ad
            mov   a,comp_buf
            cjne  a,#0ffh,save_ad2
            ret
save_ad2:
            mov   save_buf1,comp_buf
            mov   a,ad_buf
            cjne  a,save_buf1,save_ad1
            ret
save_ad1:
            mov   ad_buf,save_buf1
            acall save_i2c_rom
            ret
;*************************************************************************
save_i2c_rom:
            mov   dph,add_hi_i2c
            mov   dpl,add_low_i2c
            mov   data_i2c,AD_buf
            acall wr_i2c
            inc   dptr
            acall de_10ms

            mov   data_i2c,dat_date
            acall wr_i2c
            inc   dptr
            acall de_10ms

            mov   data_i2c,dat_mon
            acall wr_i2c
            inc   dptr
            acall de_10ms

            mov   data_i2c,dat_year
            acall wr_i2c
            inc   dptr
            acall de_10ms

            mov   data_i2c,dat_hr
            acall wr_i2c
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            inc   dptr
            acall de_10ms

            mov   data_i2c,dat_min
            acall wr_i2c
            inc   dptr
            acall de_10ms

            mov   data_i2c,dat_sec
            acall wr_i2c
            inc   dptr
            acall de_10ms
            acall addr2LCD    ;show Address Display
            mov   add_hi_i2c,dph
            mov   add_low_i2c,dpl
            ret
;*************************************************************************
;***********              Ascii Address to LCD            ***************
addr2LCD:
            mov   a,dph
            acall hex2ascii
            mov   add_i2c_4,ascii_hi
            mov   add_i2c_3,ascii_low
            mov   a,dpl
            acall hex2ascii
            mov   add_i2c_2,ascii_hi
            mov   add_i2c_1,ascii_low
            ret
;*************************************************************************
;***********              hex to Ascii code               ***************
hex2ascii:
            push  acc
            anl   a,#0f0h     ; hi 4 bit data hex
            swap  a
            acall num_hex
            mov   ascii_hi,a
            pop   acc
            anl   a,#0fh      ; low 4 bit data hex
            acall num_hex
            mov   ascii_low,a
            ret
;*************************************************************************
num_hex:
            cjne  a,#0,num_hex1
            mov   a,#'0'
            ret
num_hex1:   cjne  a,#1,num_hex2
            mov   a,#'1'
            ret
num_hex2:   cjne  a,#2,num_hex3
            mov   a,#'2'
            ret
num_hex3:   cjne  a,#3,num_hex4
            mov   a,#'3'
            ret
num_hex4:   cjne  a,#4,num_hex5
            mov   a,#'4'
            ret
num_hex5:   cjne  a,#5,num_hex6
            mov   a,#'5'
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            ret
num_hex6:   cjne  a,#6,num_hex7
            mov   a,#'6'
            ret
num_hex7:   cjne  a,#7,num_hex8
            mov   a,#'7'
            ret
num_hex8:   cjne  a,#8,num_hex9
            mov   a,#'8'
            ret
num_hex9:   cjne  a,#9,num_hexA
            mov   a,#'9'
            ret
num_hexA:   cjne  a,#0ah,num_hexB
            mov   a,#'A'
            ret
num_hexB:   cjne  a,#0bh,num_hexC
            mov   a,#'B'
            ret
num_hexC:   cjne  a,#0ch,num_hexD
            mov   a,#'C'
            ret
num_hexD:   cjne  a,#0dh,num_hexE
            mov   a,#'D'
            ret
num_hexE:   cjne  a,#0eh,num_hexF
            mov   a,#'E'
            ret
num_hexF:   cjne  a,#0fh,num_hexEND
            mov   a,#'F'
            ret
num_hexEND:
            ret
;*****************************************************************
;**********          compare A to D          **********************
;*****************      comp_buf      ********************************
comp_ad:
            acall rd_ad                 ;Read  A to D
            mov   a,m_ad
;*****************************************************************
            cjne  a,#130,comp_a1    ;ch 3
            ajmp  box_a
comp_a1:
            cjne  a,#131,comp_a2
            ajmp  box_a
comp_a2:
            cjne  a,#133,comp_a3
            ajmp  box_a
comp_a3:
            cjne  a,#134,comp_a4
            ajmp  box_a
comp_a4:
            cjne  a,#255,comp_a5    ;ch 3
            ajmp  box_a
comp_a5:
            cjne  a,#129,comp_a6
            ajmp  box_a
comp_a6:
            cjne  a,#128,comp_a7
            ajmp  box_a
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
comp_a7:
            cjne  a,#127,comp_a8
            ajmp  box_a
comp_a8:
            cjne  a,#126,comp_a9
            ajmp  box_a
comp_a9:

;*************************************************************************
            cjne  a,#62,comp_b1     ;ch 5
            ajmp  box_b
comp_b1:
            cjne  a,#63,comp_b2
            ajmp  box_b
comp_b2:
            cjne  a,#64,comp_b3
            ajmp  box_b
comp_b3:
            cjne  a,#65,comp_b4
            ajmp  box_b
comp_b4:
            cjne  a,#66,comp_b5     ;ch 5
            ajmp  box_b
comp_b5:
            cjne  a,#61,comp_b6
            ajmp  box_b
comp_b6:
            cjne  a,#60,comp_b7
            ajmp  box_b
comp_b7:
            cjne  a,#59,comp_b8
            ajmp  box_b
comp_b8:
            cjne  a,#58,comp_b9
            ajmp  box_b
comp_b9:

;*************************************************************************
            cjne  a,#100,comp_c1    ;ch 7
            ajmp  box_c
comp_c1:
            cjne  a,#101,comp_c2
            ajmp  box_c
comp_c2:
            cjne  a,#102,comp_c3
            ajmp  box_c
comp_c3:
            cjne  a,#103,comp_c4
            ajmp  box_c
comp_c4:
            cjne  a,#104,comp_c5    ;ch 7
            ajmp  box_c
comp_c5:
            cjne  a,#99,comp_c6
            ajmp  box_c
comp_c6:
            cjne  a,#98,comp_c7
            ajmp  box_c
comp_c7:
            cjne  a,#97,comp_c8
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            ajmp  box_c
comp_c8:
            cjne  a,#96,comp_c9
            ajmp  box_c
comp_c9:

;*****************************************************************************
            cjne  a,#140,comp_d1    ; ch 9
            ajmp  box_d
comp_d1:
            cjne  a,#141,comp_d2
            ajmp  box_d
comp_d2:
            cjne  a,#142,comp_d3
            ajmp  box_d
comp_d3:
            cjne  a,#143,comp_d4
            ajmp  box_d
comp_d4:
            cjne  a,#144,comp_d5    ; ch 9
            ajmp  box_d
comp_d5:
            cjne  a,#139,comp_d6
            ajmp  box_d
comp_d6:
            cjne  a,#138,comp_d7
            ajmp  box_d
comp_d7:
            cjne  a,#137,comp_d8
            ajmp  box_d
comp_d8:
            cjne  a,#136,comp_d9
            ajmp  box_d
comp_d9:

;*****************************************************************************
            cjne  a,#184,comp_e1    ; ch 11
            ajmp  box_e
comp_e1:
            cjne  a,#183,comp_e2
            ajmp  box_e
comp_e2:
            cjne  a,#182,comp_e3
            ajmp  box_e
comp_e3:
            cjne  a,#185,comp_e4
            ajmp  box_e
comp_e4:
            cjne  a,#177,comp_e5    ; ch 11
            ajmp  box_e
comp_e5:
            cjne  a,#176,comp_e6
            ajmp  box_e
comp_e6:
            cjne  a,#175,comp_e7
            ajmp  box_e
comp_e7:
            cjne  a,#174,comp_e8
            ajmp  box_e
comp_e8:
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            cjne  a,#186,comp_e9
            ajmp  box_e
comp_e9:

;*********************************************************************
            cjne  a,#224,comp_f1    ; ch itv
            ajmp  box_f
comp_f1:
            cjne  a,#223,comp_f2
            ajmp  box_f
comp_f2:
            cjne  a,#222,comp_f3
            ajmp  box_f
comp_f3:
            cjne  a,#221,comp_f4
            ajmp  box_f
comp_f4:
            cjne  a,#225,comp_f5    ; ch itv
            ajmp  box_f
comp_f5:
            cjne  a,#226,comp_f6
            ajmp  box_f
comp_f6:
            cjne  a,#227,comp_f7
            ajmp  box_f
comp_f7:
            cjne  a,#228,comp_f8
            ajmp  box_f
comp_f8:
            cjne  a,#229,comp_f9    ; ch itv
            ajmp  box_f
comp_f9:
            cjne  a,#230,comp_f10
            ajmp  box_f
comp_f10:
            cjne  a,#231,comp_f11
            ajmp  box_f
comp_f11:
            cjne  a,#232,comp_f12
            ajmp  box_f
comp_f12:
            ajmp  box_else

;*********************************************************************
box_A:
            mov   comp_buf,#'A'
            ret
box_B:
            mov   comp_buf,#'B'
            ret
box_C:
            mov   comp_buf,#'C'
            ret
box_D:
            mov   comp_buf,#'D'
            ret
box_E:
            mov   comp_buf,#'E'
            ret
box_F:
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            mov   comp_buf,#'F'
            ret
box_else:
            mov   comp_buf,#0ffh
            ret
;*************************************************************************
;***********              READ A TO D                  *********************
;*********************          M_AD          ****************************
rd_ad:
            clr   wr_1
            acall de_100uS
            mov   m_ad,P1
            setb  wr_1
            ret
;*************************************************************************
wr_i2c:
;*********************   Write EEPROM      ****************************

            acall st_bit

;*********************   code EEPROM       ****************************

            mov   a,#0a0h
            mov   r0,#8
            rlc   a
wr_i2c1:
            mov   sda,c
            rlc   a
            acall clk
            djnz  r0,wr_i2c1

            setb  sda
            acall clk

;*********************   Address hi        ****************************

            mov   a,dph
            mov   r0,#8
            rlc   a
wr_i2c2:
            mov   sda,c
            rlc   a
            acall clk
            djnz  r0,wr_i2c2

            setb  sda
            acall clk

;*********************   Address low       ****************************

            mov   a,dpl
            mov   r0,#8
            rlc   a
wr_i2c3:
            mov   sda,c
            rlc   a
            acall clk
            djnz  r0,wr_i2c3

            setb  sda
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            acall clk
;*********************   data  EEPROM      ****************************
            mov   a,data_i2c
            mov   r0,#8
            rlc   a
wr_i2c4:
            mov   sda,c
            rlc   a
            acall clk
            djnz  r0,wr_i2c4

            setb  sda
            acall clk

            acall stop_bit
            ret
;*********************   END Write  EEPROM       **********************
;*********************   read  EEPROM            **********************
rd_i2c:
            acall st_bit
;*********************   code EEPROM             **********************
            mov   a,#0a0h
            mov   r0,#8
            rlc   a
rd_i2c1:
            mov   sda,c
            rlc   a
            acall clk
            djnz  r0,rd_i2c1

            setb  sda
            acall clk
;*********************    Address hi             **********************
            mov   a,dph
            mov   r0,#8
            rlc   a
rd_i2c2:
            mov   sda,c
            rlc   a
            acall clk
            djnz  r0,rd_i2c2

            setb  sda
            acall clk
;*********************    Address low            **********************
            mov   a,dpl
            mov   r0,#8
            rlc   a
rd_i2c3:
            mov   sda,c
            rlc   a
            acall clk
            djnz  r0,rd_i2c3
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            setb  sda
            acall clk
;*********************   code Read EEPROM        **********************
            acall st_bit
            mov   a,#0a1h
            mov   r0,#8
            rlc   a
rd_i2c4:
            mov   sda,c
            rlc   a
            acall clk
            djnz  r0,rd_i2c4

            setb  sda
            acall clk
;*********************   Read data  EEPROM       **********************
            mov   a,#0
            mov   r0,#8
rd_i2c5:
            mov   c,sda
            rlc   a
            acall clk
            djnz  r0,rd_i2c5
            mov   data_i2c,a

            setb  sda
            acall clk

            acall stop_bit
            ret
;************
                  END Read  EEPROM        **********************
;*****************************************************************
clk:
            acall clk_hi
            acall clk_low
            ret
clk_hi:
            setb  scl
            acall de_i2c
            ret
clk_low:
            clr   scl
            acall de_i2c
            ret
st_bit:
            setb  sda
            acall clk_hi
            clr   sda
            acall clk_low
            setb  sda
            ret
stop_bit:
            clr   sda
            acall clk_hi
            setb  sda
            ret
;*****************************************************************
load_tx:
            mov   lcd_dat,#'0'      ;clr Display
            mov   lcd_addr,#40h
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                acall wr_lcd
                mov   lcd_dat,#'0'
                mov   lcd_addr,#00h
                acall wr_lcd
                mov   lcd_dat,#'L'      ;sent  text  Loading to PC
                mov   lcd_addr,#40h
                acall wr_lcd
                ret
;*************************************************************************
tx_key:
                jb    sw2pc,tx_key1
                setb  sw2pc

                mov   a,add_hi_i2c      ;chk  address if value 0000H then
                                        ;Exit loop
                cjne  a,#00h, tx_key4
tx_key4:
                mov   a,add_low_i2c
                cjne  a,#00h, tx_key5
                ret
tx_key5:
                acall load_tx           ;Show loading Display
                mov   dptr,#0000h
tx_key2:
                acall rd_i2c
                mov   comp_buf,data_i2c ;Read code A - F
                inc   dptr
                acall rd_i2c
                mov   dat_date,data_i2c ;Read Date
                inc   dptr

                acall rd_i2c
                mov   dat_mon,data_i2c  ;Read Mon
                inc   dptr

                acall rd_i2c
                mov   dat_year,data_i2c ;Read Year
                inc   dptr

                acall rd_i2c
                mov   dat_hr,data_i2c   ;Read Hr
                inc   dptr

                acall rd_i2c
                mov   dat_min,data_i2c  ;Read Min
                inc   dptr

                acall rd_i2c
                mov   dat_sec,data_i2c  ;Read Sec
                inc   dptr

                acall sent_txt

                mov   a,add_hi_i2c
                mov   r1,dph
                cjne  a,01h,tx_key3
tx_key3:
                mov   a,add_low_i2c
                mov   r1,dpl
                cjne  a,01h,tx_key2
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            acall addr2LCD
            mov   lcd_dat,#'0'      ;clr Display
            mov   lcd_addr,#40h
            acall wr_lcd
            acall clr_addr
            ret
tx_key1:
            ret
;*********************************************************************
clr_addr:
            mov   dptr,#0000h       ;clr  LCD and i2c Eprom
            mov   add_hi,#0
            mov   add_low,#0
            mov   add_hi_i2c,#0
            mov   add_low_i2c,#0
            lcall addr2LCD
            ret
;*********************************************************************
;***********                sent to PC  9600 bps          ***************
;*********************************************************************
tx_text:
            clr   ti
            mov   sbuf,a
            jnb   ti,$
            clr   ti
            ret

;*********************************************************************
;************             format  text              **********************
sent_txt:
            mov   add_hi,dph
            mov   add_low,dpl

            acall comp_time
            acall comp_text         ;sent text box A - F

            mov   a,#' '            ;sent  text 'bank'
            acall tx_text
            mov   a,date_hi         ;sent  text (date)
            acall tx_text
            mov   a,date_low
            acall tx_text
            mov   a,#'/'            ;sent  text '/'
            acall tx_text
            mov   a,mon_hi          ;sent  text (mon)
            acall tx_text
            mov   a,mon_low
            acall tx_text
            mov   a,#'/'            ;sent  text '/'
            acall tx_text
            mov   a,year_hi         ;sent  text (year)
            acall tx_text
            mov   a,year_low
            acall tx_text
            mov   a,#' '            ;sent  text 'bank'
            acall tx_text
            mov   a,#' '            ;sent  text 'bank'
            acall tx_text
            mov   a,hr_hi           ;sent  text  (hr)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            acall tx_text
            mov   a,hr_low
            acall tx_text
            mov   a,#':'              ;sent  text ':'
            acall tx_text
            mov   a,min_hi            ;sent  text  (min)
            acall tx_text
            mov   a,min_low
            acall tx_text
            mov   a,#':'              ;sent  text ':'
            acall tx_text
            mov   a,sec_hi            ;sent  text  (sec)
            acall tx_text
            mov   a,sec_low
            acall tx_text
            mov   a,#' '              ;sent  text 'bank'
            acall tx_text
            mov   a,#0AH              ;Enter
            acall tx_text
            mov   a,#0DH              ;CURSOR AT HOME
            acall tx_text

            mov   dph,add_hi
            mov   dpl,add_low
            ret
;*************************************************************************
comp_time:
            mov   a,dat_date
            acall bcd2ascii           ;convert Ascii code
            mov   date_hi,ascii_hi
            mov   date_low,ascii_low

            mov   a,dat_mon
            acall bcd2ascii           ;convert Ascii code
            mov   mon_hi,ascii_hi
            mov   mon_low,ascii_low

            mov   a,dat_year
            acall bcd2ascii           ;convert Ascii code
            mov   year_hi,ascii_hi
            mov   year_low,ascii_low

            mov   a,dat_hr
            acall bcd2ascii           ;convert Ascii code
            mov   hr_hi,ascii_hi
            mov   hr_low,ascii_low

            mov   a,dat_min
            acall bcd2ascii           ;convert Ascii code
            mov   min_hi,ascii_hi
            mov   min_low,ascii_low

            mov   a,dat_sec
            acall bcd2ascii           ;convert Ascii code
            mov   sec_hi,ascii_hi
            mov   sec_low,ascii_low
            ret
;*************************************************************************
comp_text:
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            mov   a,comp_buf

            cjne  a,#'A',comp_txtA
            mov   dptr,#text_A
            acall sen_txt_comp
            ret
comp_txtA:
            cjne  a,#'B',comp_txtB
            mov   dptr,#text_B
            acall sen_txt_comp
            ret
comp_txtB:
            cjne  a,#'C',comp_txtC
            mov   dptr,#text_C
            acall sen_txt_comp
            ret
comp_txtC:
            cjne  a,#'D',comp_txtD
            mov   dptr,#text_D
            acall sen_txt_comp
            ret
comp_txtD:
            cjne  a,#'E',comp_txtE
            mov   dptr,#text_E
            acall sen_txt_comp
            ret
comp_txtE:
            cjne  a,#'F',comp_txtF
            mov   dptr,#text_F
            acall sen_txt_comp
            ret
comp_txtF:
            ret
;*************************************************************************
sen_txt_comp:
            clr   a
            movc  a,@a+dptr
            cjne  a,#0ffh,sen_txt1
            ret
sen_txt1:
            acall tx_text
            inc   dptr
            sjmp  sen_txt_comp
            ret
;*************************************************************************
en_com1:
            mov   scon,#50h
            orl   pcon,#00h
            mov   tmod,#20h
            mov   th1,#0FDh
            setb  tr1
            ret
;*************************************************************************
;***********              DELAY_TIME              **********************
;*************************************************************************
DE_1mS:
            mov   r7,#0FAH
DE_1mS1:
            nop
            nop
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                djnz   r7,DE_1mS1
                ret

DE_100uS:
                mov    r7,#200
                djnz   r7,$
                ret

DE_I2C:
                mov    r6,#5
                djnz   r6,$
                ret

de_10ms:
                mov    r6,#10
de_10ms1:
                acall  de_1ms
                DJNZ   R6,de_10ms1
                ret

de_100ms:
                mov    r6,#100
de_100ms1:
                acall  de_1ms
                djnz   r6,de_100ms1
                ret

DE_1S:
                mov    r5,#4
DE_1S2:
                mov    r6,#250
DE_1S1:
                acall  DE_1mS
                djnz   r6,DE_1S1
                djnz   r5,DE_1S2
                ret

                                END
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ทางผู้จัดทำโครงการนี้ ขอขอบพระคุณรองศาสตราจารย์ นิภา ลีลารุจิ และ รองศาสตราจารย์ ณรงค์ เหมกรณ์ อาจารย์ที่ปรึกษาเป็นอย่างสูง ที่ได้ประสิทธ์ประสาทวิชาแก่ผู้จัดทำ ตลอดจนคำแนะนำ และ ให้คำปรึกษาในการทำปริญญานิพนธ์นี้ ขอขอบคุณอาจารย์ และ เจ้าหน้าที่ภาควิชาวิศวกรรมโทรคมนาคม ที่มีส่วนช่วยเหลือในการทำปริญญานิพนธ์ จนสำเร็จลุล่วงด้วยดี สุดท้ายนี้ขอขอบคุณเพื่อน ๆ ที่คอยให้กำลังใจ และ ให้ความช่วยเหลือในการทดลองการทำงานของโครงการนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

[1] รศ. สมยศ จุณณะปิยะ . การประยุกต์ใช้งานไมโครคอนโทรลเลอร์ , พิมพ์ครั้งที่ 5. กรุงเทพฯ, 2546

[2] ชูเกียรติ จันทรานี . ทฤษฎีตรวจซ่อมโทรทัศน์สี , พิมพ์ครั้งที่ 8 . กรุงเทพฯ: เทพนิมิต , 2533

[3] สมศักดิ์ เตชะเศรษฐ์ธนะ และ สุชาติ กังวารจิตต์ , ทฤษฎีและปฏิบัติโทรทัศน์สีระบบPAL , ปรับปรุงและเพิ่มเติมครั้งที่ 2 . กรุงเทพฯ : ซีเอ็ดยูเคชั่น , 2540

[4] วรพจน์ กรแก้ววัฒนกุล , สนุกกับไมโครคอนโทรลเลอร์ MCS 51 ,บริษัท อินโนเวตีฟเอ็กเพอริเมทต์ จำกัด

[5] อภิชาต ภู่พลับ, เริ่มต้นเขียนโปรแกรมติต่อและควบคุมฮาร์ดแวร์ด้วย Visual Basic,พิมพ์ครั้งที่1 กันยายน 2546: Infopress Developer Book

[6] วรพจน์ กรแก้ววัฒนกุล , ชัยวัฒน์ ลิ้มพรจิตรวิไล ,เรียนรู้และปฏิบัติการไมโครคอนโทรลเลอร์ MCS 51 , ฉบับ AT89C51 ของ Atmel , บริษัท อินโนเวตีฟเอ็กเพอริเมทต์ จำกัด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้