ภาควิชาครุศาสตร์วิศวกรรม

คณะครุศาสตร์อุตสาหกรรม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ใบรับรองปริญญานิพนธ์

ชื่อหัวข้อ ชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์

Computer Control and Display Digital Demonstrator

ชื่อนักศึกษา 1. นายพิทักษ์ เถื่อนคำแสน รหัสประจำตัว 46035442

2. นายณัฐพงศ์ บุญช่วย รหัสประจำตัว 46035722

หลักสูตร ครุศาสตร์อุตสาหกรรมบัณฑิต **สาขาวิชา** เทคโนโลยีการวัดคุมทางอุตสาหกรรม

อาจารย์ที่ปรึกษา อ.ปิยะ ศุภวราสุวัฒน์

อาจารย์ที่ปรึกษาร่วม ผศ.วิสุทธิ์ อธิพรธรรม

คณะกรรมการสอบปริญญานิพนธ์	ลายมือชื่อ
1. ผศ.พีระวุฒิ สุวรรณจันทร์	
2. อ.ปิยะ ศุภวราสุวัฒน์	
3. อ.สุชิน อาจหาญ	
4. อ.พรพิมล ฉายรัศมี	พรพิมล ฉายรัศมี.
5. อ.พงษ์เกียรติ เชษฐพิทักษ์สกุล	

วัน/เดือน/ปีที่สอบ วันพฤหัสบดีที่ 12 พฤษภาคม พ.ศ. 2548 เวลา 9.00 น.

สถานที่สอบ ห้อง ค.310 คณะครุศาสตร์อุตสาหกรรม สจล.

ภาควิชารับรองแล้ว

ลงนาม.....

(ผศ.สุรสิทธิ์ ราตรี)

หัวหน้าภาควิชาครุศาสตร์วิศวกรรม

วันที่.....เดือน.....พ.ศ.....

<BT4720022>

ชุดทดลองวงจรดิจิตอลควบคุมและแสดงผล โดยใช้คอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ปริญญานิพนธ์

ชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์

COMPUTER CONTROL AND DISPLAY DIGITAL DEMONSTRATOR

T059497

นายพิทักษ์ เถื่อนคำแสน
นายณัฐพงศ์ บุญช่วย

ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรครุศาสตร์อุตสาหกรรมบัณฑิต
สาขาวิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม
ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2547

วพ
พ 6732
2547

เลขหมู่
เลขทะเบียน 59497
วัน เดือน ปี - 6 มิ.ย. 2549

b. 11569621
i.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์

เรื่อง ชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์

Computer Control and Display Digital Demonstrator

วัตถุประสงค์

1. เพื่อศึกษาหลักการทำงานของวงจรดิจิตอล, การเขียนโปรแกรมควบคุม และการควบคุมฮาร์ดแวร์
2. เพื่อออกแบบวงจรประกอบชุดทดลองวงจรวงจรดิจิตอล, ออกแบบโปรแกรมควบคุมและออกแบบใบงานประกอบการทดลอง
3. เพื่อสร้างวงจรประกอบชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์
4. เพื่อทดสอบการทำงานของชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์
5. เพื่อนำชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์ไปใช้งานจริง

ประโยชน์ที่คาดว่าจะได้รับ

1. มีความรู้เรื่องหลักการทำงานของวงจรดิจิตอลการเขียนโปรแกรมควบคุมและการควบคุมฮาร์ดแวร์
2. ได้วงจรประกอบชุดทดลองวงจรดิจิตอล
3. ได้ต้นแบบชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์
4. ได้ผลการทดสอบชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์
5. ได้ชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชื่อหัวข้อ	ชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์	
นักศึกษา	นายพิทักษ์	เถื่อนคำแสน
	นายณัฐพงค์	บุญช่วย
อาจารย์ที่ปรึกษา	อาจารย์ปิยะ	ศุภวราสุวัฒน์
อาจารย์ที่ปรึกษาร่วม	ผศ.วิสุทธิ์	อธิพรธรรม
หลักสูตร	ครุศาสตร์อุตสาหกรรมบัณฑิต	
สาขาวิชา	เทคโนโลยีการวัดคุมทางอุตสาหกรรม	
ปีการศึกษา	2547	

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้เป็นการนำเสนอชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยคอมพิวเตอร์ ชุดทดลองที่สร้างขึ้นจะประกอบด้วยแผงทดลอง 2 ส่วน คือ แผงทดลองหลักและแผงทดลองย่อย แผงทดลองหลักจะมีการ์ดสำหรับเชื่อมตรงกับเครื่องคอมพิวเตอร์แผงทดลองย่อยจะประกอบด้วยวงจรดิจิตอลต่างๆ ที่ใช้ในการทดลองซึ่งควบคุมการทำงานด้วยโปรแกรมควบคุมที่เขียนขึ้นด้วยวิชวลเบสิก และมีใบงานประกอบการทดลองจำนวน 13 ใบงาน นอกจากการใช้งานโดยการเชื่อมต่อกับคอมพิวเตอร์แล้วเรายังสามารถทำการทดลองได้โดยไม่จำเป็นต้องเชื่อมต่อกับคอมพิวเตอร์ได้อีกด้วย

ชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์นี้สามารถนำไปใช้ประกอบการเรียนการสอนในวิชาดิจิตอลประยุกต์ในระดับประกาศนียบัตรวิชาชีพชั้นสูงได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title	Computer Control and Display Digital Demonstrator
Students	Mr.Pithak Thuenkamsan
	Mr.Nattapong Bunchuay
Advisor	Mr.Piya Supavarasuwat
Co-Advisor	Assist. Prof. Wisuit Atiporntum
Education Level	Bachelor of Science in Industrial Education
Program in	Industrial Instrument Technology
Academic Year	2004

ABSTRACT

This thesis presents the Computer Control and Display Digital Demonstrator. It consists of two kinds of demonstrator board, main demonstrator board and sub demonstrator boards. A main demonstrator board has an interface card which is used to connect to PC. The sub monstrator boards consist of several digital circuits for demonstrating. The operation of this demonstrator is controlled by program which is developed on Visual Basic 6.0. This demonstrator has 13 ratories that are suitable for studying in applied digital logic design. Class in Diploma degree

We can also use this demonstrator as a standalone demonstrator if we don't have any PC.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สามารถสำเร็จลุล่วงได้นั้น เนื่องมาจากความร่วมมือร่วมใจของสมาชิกในกลุ่มทุกคนที่ช่วยกันทำงานโดยไม่ย่อท้อ คณะผู้จัดทำขอขอบพระคุณอาจารย์ที่ปรึกษาปริญญานิพนธ์อาจารย์ปิยะ ศุภวราสุวัฒน์ อาจารย์ที่ปรึกษาร่วม ผศ.วิสุทธิ์ อธิพรธรรม ที่คอยให้คำปรึกษา และคำแนะนำ และช่วยเหลือในทุกๆ ด้าน และขอขอบคุณคณาจารย์ประจำภาควิชาครุศาสตร์วิศวกรรมทุกท่านที่ให้ความอนุเคราะห์ และสนับสนุนทางด้านอุปกรณ์ และเครื่องมือต่างๆ ตลอดจนขอบคุณห้องสมุดคณะครุศาสตร์อุตสาหกรรม และสำนักหอสมุดกลางที่อำนวยความสะดวก และเอื้อเฟื้อสถานที่ในการค้นคว้าข้อมูล

ขอกราบขอบพระคุณบิดา มารดาและผู้มีพระคุณสำหรับพวกเราที่ได้ให้การสนับสนุนทางด้านการศึกษา และด้านทุนทรัพย์อีกทั้งคอยเป็นกำลังใจให้ รวมทั้งเพื่อนๆ ร่วมสาขาร่วมภาควิชาทุกคนที่สนับสนุนและส่งเสริมกันเรื่อยมา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

เรื่อง	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญตาราง	IV
สารบัญรูป	XI
บทที่ 1 บทนำ	1
1.1 ความเป็นมาและความสำคัญ	1
1.2 ขีดความสามารถของโครงงาน	1
1.3 เนื้อหาโดยสังเขป	2
บทที่ 2 ทฤษฎีและหลักการ	4
2.1 กล่าวนำ	4
2.2 การสอนเชิงปฏิบัติ	4
2.2.1 บทนำ	4
2.2.2 จุดมุ่งหมายของการสอนเชิงปฏิบัติ	5
2.2.3 การดำเนินการสอนเชิงปฏิบัติ	5
2.3 การออกแบบชุดทดลอง	7
2.3.1 หลักการออกแบบชุดทดลอง	7
2.4 การแสดงพฤติกรรมของเกต	8
2.4.1 การแสดงด้วยตารางความจริง	8
2.4.2 การแสดงด้วยแผนผังเวลา	9
2.5 เกตชนิดต่างๆ	9
2.5.1 แอนด์เกต	10
2.5.2 ออร์เกต	10
2.5.3 นอตเกต	11
2.5.4 แนนด์เกต	11
2.5.5 นอร์เกต	12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

เรื่อง	หน้า
2.5.6 ลอจิกเกตชนิดพิเศษ	13
2.6 ฟลิปฟลอป	16
2.6.1 อาร์เอสฟลิปฟลอป	16
2.6.2 เจเคฟลิปฟลอป	18
2.6.3 ทีฟลิปฟลอป	19
2.6.4 ดีฟลิปฟลอป	20
2.7 โปรแกรมวิชวลเบสิก	21
2.8 หลักการอินเตอร์เฟส	28
2.8.1 สัญญาณอินเตอร์เฟสของ PCI BUS	29
2.8.2 Request PIN แบ่งได้ตามนี้	39
2.8.3 การทำงานของ BUS แบบพื้นฐาน	30
2.8.4 ขบวนการเขียนข้อมูล	31
2.8.5 ขบวนการอ่านข้อมูล	31
บทที่ 3 การออกแบบ การสร้าง และการทำงาน	32
3.1 กล่าวนำ	32
3.2 วงจรลอจิกมอนิเตอร์	32
3.2.1 การออกแบบและการสร้าง	32
3.2.2 การทำงานของวงจร	33
3.3 วงจรถอดรหัสเลขฐานสองเป็นเลขฐานสิบหก	33
3.3.1 การออกแบบและการสร้าง	33
3.3.2 การทำงานของวงจร	34
3.4 วงจรลอจิกสวิตช์	34
3.4.1 การออกแบบและการสร้าง	34
3.4.2 การทำงานของวงจร	35
3.5 วงจรดีเบาซ์สวิตช์	35
3.5.1 การออกแบบและการสร้าง	35
3.5.2 การทำงานของวงจร	36

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

เรื่อง	หน้า
3.6 วงจรกำเนิดสัญญาณพัลส์	37
3.6.1 การออกแบบและการสร้าง	37
3.6.2 การทำงานของวงจร	37
3.7 วงจรจ่ายแรงดันไฟ	38
3.7.1 การออกแบบและการสร้าง	38
3.7.2 การทำงานของวงจร	38
3.8 แผงทดลองย่อยที่ 1 วงจรลอจิกเกต, บวกและลบเลขฐานสอง, ตรวจสอบพาริตี้	39
3.8.1 การออกแบบและการสร้าง	39
3.8.2 การทำงานของวงจร	40
3.9 แผงทดลองย่อยที่ 2 วงจรที่สร้างโดยเกตพื้นฐาน, แผนผังคาร์โนห์	40
3.9.1 การออกแบบและการสร้าง	40
3.9.2 การทำงานของวงจร	41
3.10 แผงทดลองย่อยที่ 3 วงจรเข้ารหัส, วงจรถอดรหัส, วงจรเปรียบเทียบ มัลติเพล็กซ์เซอร์ และดีมัลติเพล็กซ์เซอร์	41
3.10.1 การออกแบบและการสร้าง	41
3.10.2 การทำงานของวงจร	42
3.11 แผงทดลองย่อยที่ 4 ฟลิปฟลอป, วงจรนับ, วงจรชิฟต์รีจิสเตอร์	46
3.11.1 การออกแบบและการสร้าง	46
3.11.2 การทำงานของวงจร	47
3.12 แผงทดลองย่อยที่ 5 วงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอล และแปลงสัญญดิจิตอลเป็นสัญญาณแอนะลอก	49
3.12.1 การออกแบบและการสร้าง	49
3.12.2 การทำงานของวงจร	50
3.13 การออกแบบกล่อง และการจัดวางอุปกรณ์ต่างๆ	52
3.13.1 หน้าปัทม์ชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์	52
3.13.2 กล่องชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์	53
3.14 การออกแบบโปรแกรม	54

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

เรื่อง	หน้า
บทที่ 4 การทดลองและผลการทดลอง	56
4.1 กล่าวนำ	56
4.2 การทดลองวงจรลอจิกมอนิเตอร์	56
4.2.1 ลำดับขั้นการทดลอง	56
4.2.2 ผลการทดลอง	56
4.3 การทดลองวงจรถอดรหัสเลขฐานสองเป็นเลขฐานสิบหก	57
4.3.1 ลำดับขั้นการทดลอง	57
4.3.2 ผลการทดลอง	57
4.4 การทดลองวงจรลอจิกสวิตช์	58
4.4.1 ลำดับขั้นการทดลอง	58
4.4.2 ผลการทดลอง	58
4.5 การทดลองวงจรดีเบาซ์สวิตช์	58
4.5.1 ลำดับขั้นการทดลอง	58
4.5.2 ผลการทดลอง	58
4.6 การทดลองวงจรกำเนิดสัญญาณพัลส์	59
4.6.1 ลำดับขั้นการทดลอง	59
4.6.2 ผลการทดลอง	59
4.7 การทดลองวงจรจ่ายแรงดันไฟ	59
4.7.1 ลำดับขั้นการทดลอง	59
4.7.2 ผลการทดลอง	59
4.8 การทดลองแผงทดลองย่อยที่ 1	59
4.8.1 ลำดับขั้นการทดลอง	59
4.8.2 ผลการทดลอง	60
4.9 การทดลองแผงทดลองย่อยที่ 2	61
4.9.1 ลำดับขั้นการทดลอง	61
4.9.2 ผลการทดลอง	62
4.10 การทดลองแผงทดลองย่อยที่ 3	62

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

เรื่อง	หน้า
4.10.1 ลำดับขั้นการทดลอง	62
4.10.2 ผลการทดลอง	63
4.11 การทดลองแผงทดลองย่อยที่ 4	63
4.11.1 ลำดับขั้นการทดลอง	63
4.11.2 ผลการทดลอง	64
4.12 การทดลองแผงทดลองย่อยที่ 5	65
4.12.1 ลำดับขั้นการทดลอง	65
4.12.2 ผลการทดลอง	65
บทที่ 5 บทสรุป	67
5.1 สรุป	67
5.2 ปัญหาและแนวทางแก้ไข	68
5.3 แนวทางการพัฒนา	68
บรรณานุกรม	69
ภาคผนวก ก เครื่องต้นแบบ	70
ภาคผนวก ข วงจรและแผ่นวงจรพิมพ์	76
ภาคผนวก ค รายการอุปกรณ์	90
ภาคผนวก ง แผนผังการทำงานและรหัสต้นฉบับของโปรแกรม	96
ภาคผนวก จ ใบงานการทดลอง	108
ภาคผนวก ฉ เฉลยใบงาน	233
ภาคผนวก ช คู่มือการใช้งาน	355
ภาคผนวก ซ รายละเอียดและคุณสมบัติของอุปกรณ์	362
ประวัติผู้แต่ง	383

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
2.1 ตัวอย่างตางรางความจริงของแอนด์เกต	9
2.2 ตางรางความจริงของแอนด์เกตที่มีจุดสัญญาณเข้า 2 จุด	10
2.3 ตารางความจริงของออร์เกตที่มีจุดสัญญาณเข้า 2 จุด	11
2.4 ตางรางความจริงของนอตเกต	12
2.5 ตางรางความจริงของแนนด์เกตที่มีจุดสัญญาณเข้า 2 จุด	12
2.6 ตางรางความจริงของนอร์เกตที่มีจุดสัญญาณเข้า 2 จุด	13
2.7 ตารางความจริงของสภาวะลอจิกของเอ็กคลูซีฟออร์เกต	15
2.8 ตางรางความจริงของเอ็กคลูซีฟนอร์เกตที่มีจุดสัญญาณเข้า 2 จุด	16
2.9 ตารางความจริงของอาร์เอสฟลิปฟลอปแบบที่ใช้นอร์เกต	17
2.10 ตารางความจริงของอาร์เอสฟลิปฟลอปแบบที่ใช้แนนด์เกต	18
2.11 ตารางความจริงของเจเคฟลิปฟลอป	19
2.12 ตารางความจริงของทีฟลิปฟลอป	20
2.13 ตารางความจริงของดีฟลิปฟลอป	21
2.14 คุณสมบัติที่ใช้วาดเส้น	26
2.15 คุณสมบัติต่างๆ ที่ใช้วาดรูปภาพทางเรขาคณิต	27
3.1 ตารางความจริงของการเปรียบเทียบ 1 บิต	45
4.1 ผลการทดลองของวงจรลอจิกมอนิเตอร์	56
4.2 ผลการทดลองของวงจรถอดรหัสเลขฐานสองเป็นเลขฐานสิบหก	57
4.3 ผลการทดลองของวงจรลอจิกสวิตช์	58
4.4 ผลการทดลองของวงจรดีเบาซ์สวิตช์	58
4.5 ผลการทดลองวงจรที่ใช้ในการทดลองแผงทดลองย่อยที่ 1	60
4.5 (ต่อ) ผลการทดลองวงจรที่ใช้ในการทดลองแผงทดลองย่อยที่ 1	61
4.6 ผลการทดลองวงจรที่ใช้ในการทดลองแผงทดลองย่อยที่ 2	62
4.7 ผลการทดลองวงจรที่ใช้ในการทดลองแผงทดลองย่อยที่ 3	63
4.8 ผลการทดลองวงจรที่ใช้ในการทดลองแผงทดลองย่อยที่ 4	64
4.8 (ต่อ) ผลการทดลองวงจรที่ใช้ในการทดลองแผงทดลองย่อยที่ 4	65
4.9 ผลการทดลองวงจรที่ใช้ในการทดลองแผงทดลองย่อยที่ 5	66

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง (ต่อ)

ตารางที่	หน้า
ค.1 รายการอุปกรณ์แผงย่อยที่ 1	91
ค.2 รายการอุปกรณ์แผงย่อยที่ 2	91
ค.3 รายการอุปกรณ์แผงย่อยที่ 3	91
ค.3 (ต่อ) รายการอุปกรณ์แผงย่อยที่ 3	92
ค.4 รายการอุปกรณ์แผงย่อยที่ 4	92
ค.5 รายการอุปกรณ์แผงย่อยที่ 5	92
ค.5 (ต่อ) รายการอุปกรณ์แผงย่อยที่ 5	93
ค.6 รายการอุปกรณ์ของแผงทดลองหลัก	93
ค.6 (ต่อ) รายการอุปกรณ์ของแผงทดลองหลัก	94
ค.7 รายการอุปกรณ์แหล่งจ่ายแรงดันไฟฟ้า	95

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่	หน้า
2.1 รูปแบบใบงานการทดลอง	6
2.2 แผนผังเวลาของสัญญาณ	9
2.3 สัญลักษณ์ของแอนด์เกต	10
2.4 สัญลักษณ์ของออร์เกต	10
2.5 สัญลักษณ์ของนอตเกต	11
2.6 สัญลักษณ์ของแนนด์เกต	12
2.7 สัญลักษณ์ของนอร์เกต	13
2.8 วงจรภายในของเอ็กคลูซีฟออร์เกต	14
2.9 สัญลักษณ์ของเอ็กคลูซีฟออร์เกต	14
2.10 สัญลักษณ์ของเอ็กคลูซีฟนอร์เกต	15
2.11 อาร์เอสฟลิปฟลอปแบบที่ใช้นอร์เกต	16
2.12 อาร์เอสฟลิปฟลอปแบบที่ใช้แนนด์เกต	17
2.13 เจเคฟลิปฟลอป	18
2.14 ทีฟลิปฟลอป	19
2.15 ดีฟลิปฟลอป	20
2.16 การเริ่มต้นเข้าสู่ Visual Basic	22
2.17 IDE ของ Visual Basic	23
2.18 แถบเมนู	23
2.19 เมนู Context	23
2.20 แถบเครื่องมือ	24
2.21 สัญญาณอินเตอร์เฟสของ PCI BUS	29
2.22 ขบวนการเขียนข้อมูล	31
2.23 ขบวนการอ่านข้อมูล	31
3.1 วงจรลอจิกมอนิเตอร์	33
3.2 วงจรถอดรหัสเลขฐานสองเป็นฐานสิบหก	34
3.3 วงจรลอจิกสวิตช์	35
3.4 วงจรดีเบาซ์สวิตช์	36

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.5 วงจรกำเนิดสัญญาณพัลส์	37
3.6 วงจรจ่ายแรงดันไฟ	38
3.7 แผงทดลองย่อยที่ 1 วงจรลอจิกเกต, บวกและลบเลขฐานสอง, ตรวจสอบพาริตี้	39
3.8 แผงทดลองย่อยที่ 2 วงจรที่สร้างโดยเกตพื้นฐาน, แผนผังคาร์โนห์	41
3.9 แผงทดลองย่อยที่ 3 วงจรเข้ารหัสถอดรหัส, วงจรเปรียบเทียบ, มัลติเพล็กซ์เซอร์ และดีมัลติเพล็กซ์เซอร์	42
3.10 ไอซีเบอร์ 74147	43
3.11 วงจรถอดรหัส	43
3.12 วงจรมัลติเพล็กซ์เซอร์ และดีมัลติเพล็กซ์เซอร์	44
3.13 วงจรเปรียบเทียบ	44
3.14 ไอซีเปรียบเทียบ (74LS85)	45
3.15 แผงทดลองย่อยที่ 4 ฟลิปฟลอป, วงจรนับ, วงจรชิฟต์รีจิสเตอร์	46
3.16 เจเคฟลิปฟลอป	47
3.17 วงจรนับ	47
3.18 วงจรชิฟต์รีจิสเตอร์	48
3.19 แผงการทดลองย่อยที่ 5 วงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอล และสัญญาณดิจิตอลเป็นสัญญาณแอนะลอก	49
3.20 วงจร DAC แบบกำหนดน้ำหนักตัวต้านทาน	50
3.21 วงจร DAC แบบ R-2R แลดเดอร์	50
3.22 ไอซีแปลงสัญญาณดิจิตอลเป็นแอนะลอก	51
3.23 วงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอล	52
3.24 หน้าปัทม์ชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์	53
3.25 ขนาดกล่องของชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์	54
3.26 ผังการทำงานของโปรแกรมประกอบการทดลอง	55
4.1 วงจรที่ใช้ทดลองแผงทดลองย่อยที่ 1	60
4.2 วงจรที่ใช้ทดลองแผงทดลองย่อยที่ 2	61
4.3 วงจรที่ใช้ทดลองแผงทดลองย่อยที่ 3	63

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.4 วงจรที่ใช้ทดลองแผงทดลองย่อยที่ 4	64
4.5 วงจรที่ใช้ทดลองแผงทดลองย่อยที่ 5	66
ก.1 รูปหน้ากล่อง	71
ก.2 รูปหลังกล่อง	71
ก.3 แผงทดลองย่อยที่ 1	72
ก.4 แผงทดลองย่อยที่ 2	72
ก.5 แผงทดลองย่อยที่ 3	73
ก.6 แผงทดลองย่อยที่ 4	73
ก.7 แผงทดลองย่อยที่ 5	74
ก.8 การ์ดอินเตอร์เฟส	74
ก.9 แผงทดลองหลัก	75
ก.10 วงจรจ่ายแรงดันไฟ	75
ข.1 วงจรจ่ายแรงดันไฟ	77
ข.2 ลายทองแดงของวงจรจ่ายแรงดันไฟ	77
ข.3 การวางอุปกรณ์ของวงจรจ่ายแรงดันไฟ	78
ข.4 วงจรลอจิกมอนิเตอร์ 8 แชลแนล	78
ข.5 วงจรถอดรหัสเลขฐานสองเป็นฐานสิบหก	79
ข.6 วงจรลอจิกสวิตช์	79
ข.7 วงจรดีเบาซ์สวิตช์	80
ข.8 วงจรกำเนิดสัญญาณพัลส์	80
ข.9 ลายทองแดงแผงทดลองหลัก	81
ข.10 การวางอุปกรณ์ของแผงทดลองหลัก	81
ข.11 วงจรการทดลองของแผงทดลองย่อยที่ 1	82
ข.12 ลายทองแดงของแผงทดลองย่อยที่ 1	82
ข.13 การวางอุปกรณ์ของแผงทดลองย่อยที่ 1	83
ข.14 วงจรการทดลองของแผงทดลองย่อยที่ 2	83
ข.15 ลายทองแดงของแผงทดลองย่อยที่ 2	84

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
ข.16 การวางอุปกรณ์ของแผงทดลองย่อยที่ 2	84
ข.17 วงจรการทดลองของแผงทดลองย่อยที่ 3	85
ข.18 ลายทองแดงของแผงทดลองย่อยที่ 3	85
ข.19 การวางอุปกรณ์ของแผงทดลองย่อยที่ 3	86
ข.20 วงจรการทดลองของแผงทดลองย่อยที่ 4	86
ข.21 ลายทองแดงของแผงทดลองย่อยที่ 4	87
ข.22 การวางอุปกรณ์ของแผงทดลองย่อยที่ 4	87
ข.23 วงจรการทดลองของแผงทดลองย่อยที่ 5	88
ข.24 ลายทองแดงของแผงทดลองย่อยที่ 5	88
ข.25 การวางอุปกรณ์ของแผงทดลองย่อยที่ 5	89
ง.1 แผนผังการทำงานของชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์	97
ง.2 แผนผังการทำงานของทฤษฎีเบื้องต้น	98
ง.3 แผนผังการทำงานของแบบทดสอบ	98
ช.1 ส่วนประกอบและปุ่มควบคุมของชุดทดลองวงจรดิจิตอลควบคุมและแสดงผล โดยใช้คอมพิวเตอร์ด้านบน	357
ช.2 ส่วนประกอบและปุ่มควบคุมของชุดทดลองวงจรดิจิตอลควบคุมและแสดงผล โดยใช้คอมพิวเตอร์ด้านหลัง	358

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

1.1 ความเป็นมา และความสำคัญ

ในอดีตการทดลองวงจรดิจิตอลที่ใช้ในการฝึกทักษะของนักศึกษาต้องดูผลจากแอลอีดีบนแผงทดลองวงจร ซึ่งนักศึกษาจะทราบเพียงสภาวะอินพุตหรือเอาต์พุตเป็น “0” หรือ “1” เท่านั้น ไม่สามารถแสดงให้เห็นแผนผังเวลาของสัญญาณอินพุตหรือเอาต์พุตได้จริง ซึ่งในปัจจุบันเทคโนโลยีคอมพิวเตอร์ได้เข้ามามีบทบาทในการเรียนการสอนมากขึ้น ดังนั้นจึงมีแนวความคิดที่จะสร้างชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์ ซึ่งสามารถแสดงผลเอาต์พุตเป็นผังเวลาที่หน้าจอคอมพิวเตอร์ ทำให้นักศึกษาสามารถสังเกตการเปลี่ยนแปลงรวมถึงการทำงานได้อย่างละเอียด และชุดทดลองที่สร้างขึ้นนี้สามารถนำไปใช้ในการทดลองโดยไม่ใช้คอมพิวเตอร์เป็นตัวแสดงผลก็ได้แต่จะแสดงผลที่แผงทดลองได้ทันที ซึ่งจะช่วยอำนวยความสะดวกในการเรียนการสอนและยังเหมาะสมกับหลักสูตรประกาศนียบัตรวิชาชีพชั้นสูง (ปวส.) ชั้นปีที่ 1 ภาคเรียนที่ 1 สาขาวิชาไฟฟ้ากำลังอีกด้วย

1.2 ขีดความสามารถของโครงงาน

โครงงานนี้มีขีดความสามารถดังต่อไปนี้

1) สามารถแสดงผลการทดลองบนชุดทดลองวงจรดิจิตอลและหน้าจอคอมพิวเตอร์ได้

2) สามารถแสดงผลการทดลองที่แผงการทดลองได้

3) สามารถดำเนินการทดลองได้ครอบคลุมเนื้อหาวิชาดิจิตอลประยุกต์ ตามหลักสูตรระดับประกาศนียบัตรวิชาชีพชั้นสูง (ปวส.) ชั้นปีที่ 1 ภาคเรียนที่ 1 สาขาวิชาช่างไฟฟ้ากำลัง

4) มีใบงานปฏิบัติการทดลองซึ่งสามารถครอบคลุมเนื้อหาวิชาดิจิตอลประยุกต์ ตามหลักสูตรระดับประกาศนียบัตรวิชาชีพชั้นสูง (ปวส.) ชั้นปีที่1ภาคเรียนที่ 1 สาขาวิชาช่างไฟฟ้ากำลัง จำนวน 13 ใบงาน

4.1) วงจรลอจิกเกต

4.2) วงจรที่สร้างโดยเกตพื้นฐาน

4.3) แผนผังคาร์โนห์

4.4) วงจรบวกลบเลขฐานสอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5) ฟลิปฟลอป

4.6) วงจรนับ

4.7) วงจรเข้ารหัส

4.8) วงจรถอดรหัส

4.9) ชิฟต์รีจีสเตอร์

4.10) วงจรมัลติเพล็กซ์เซอร์ และดีมัลติเพล็กซ์เซอร์

4.11) วงจรเปรียบเทียบ

4.12) วงจรตรวจสอบพาริตี้

4.13) วงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณแอนะลอก และวงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอล

5) เป็นชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์ ที่ใช้ในระดับประกาศนียบัตรวิชาชีพชั้นสูง (ปวส.) ชั้นปีที่ 1 ภาคเรียนที่ 1 สาขาวิชาช่างไฟฟ้ากำลัง

1.3 เนื้อหาโดยสังเขป

เนื้อหาภายในปริญญานิพนธ์ฉบับนี้แบ่งออกเป็นบทต่างๆ เพื่อสะดวกต่อการศึกษาและทำความเข้าใจในแต่ละบทจะประกอบด้วยเนื้อหาดังต่อไปนี้

บทที่ 1 กล่าวถึงความเป็นมาและความสำคัญของปริญญานิพนธ์ ขีดความสามารถของโครงงานและเนื้อหาในบทต่างๆ โดยสังเขป

บทที่ 2 ทฤษฎีและหลักการ กล่าวถึง ทฤษฎี และหลักการทำงานของวงจรการปฏิบัติการทดลอง การ์ดอินเตอร์เฟสที่ใช้ และโปรแกรมที่ใช้เขียนสั่งงานคอมพิวเตอร์

บทที่ 3 การสร้าง การออกแบบ และการทำงานกล่าวถึง การออกแบบ และการสร้างวงจรต่างๆ ได้แก่ วงจรแหล่งจ่ายไฟกระแสตรง, วงจรกำเนิดความถี่, วงจรลอจิกมอนิเตอร์, วงจรลอจิกสวิตช์, วงจรดีเบาซ์สวิตช์, การ์ดอินเตอร์เฟส, ผังงานของโปรแกรม และโปรแกรมที่ใช้เขียนสั่งงานคอมพิวเตอร์

บทที่ 4 การทดลองและผลการทดลองกล่าวถึงเนื้อหาเกี่ยวกับลักษณะของสัญญาณที่ได้จากจุดทดสอบต่างๆ ของชุดทดลอง ซึ่งได้แบ่งชุดทดลองออกเป็น 13 การทดลอง ลำดับขั้นการทดลองและผลการทดลอง

บทที่ 5 เป็นการสรุปผลการจัดทำโครงงาน ปัญหาที่เกิดขึ้นและแนวทางในการแก้ไข รวมทั้งแนวทางการพัฒนา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก แสดงภาพเครื่องต้นแบบ การติดตั้งการเชื่อมต่ออุปกรณ์อื่นๆ ขณะใช้งานจริง

ภาคผนวก ข ผังรายละเอียดของวงจรและแผ่นวงจรพิมพ์

ภาคผนวก ค แสดงรายการอุปกรณ์ที่ใช้งานในแต่ละวงจร

ภาคผนวก ง แสดงแผนผังการทำงาน และรหัสต้นฉบับของโปรแกรมทั้งหมดที่สร้างขึ้นเพื่อประกอบการทำงานของโครงงาน

ภาคผนวก จ ใบงาน 13 ใบงาน

ภาคผนวก ฉ เฉลยใบงาน

ภาคผนวก ช คู่มือการใช้งานชุดทดลอง

ภาคผนวก ซ แสดงรายละเอียด และคุณสมบัติของอุปกรณ์สำคัญที่ใช้ในโครงงาน

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎีและหลักการ

2.1 กล่าวนำ

ชุดปฏิบัติการทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์ และหลักการที่นำมาใช้ประกอบการสร้างโครงงาน โดยประกอบด้วย ความรู้ทั่วไปเกี่ยวกับดิจิตอล ทฤษฎีและหลักการของการอินเตอร์เฟส โปรแกรมวิชวลเบสิก ซึ่งจะได้กล่าวถึงดังต่อไปนี้

2.2 การสอนเชิงปฏิบัติ

2.2.1 บทนำ

หลักการสอนที่สำคัญประการหนึ่ง คือ การสอน โดยให้ผู้เรียนได้ใช้ประสาทสัมผัสหลายทาง นั่นคือ นอกเหนือจากผู้เรียนได้ฟังคำบรรยาย ได้สังเกตการสาธิตแล้วผู้สอนต้องจัดกิจกรรมให้ผู้เรียนได้ปฏิบัติ เพื่อให้ผู้เรียนได้ประสบการณ์ตรง

1) ความสำคัญของการสอนเชิงปฏิบัติ

การสอนเชิงปฏิบัติมีความสำคัญต่อกระบวนการเรียนการสอนเพราะเป็นการสอนที่ส่งเสริมให้ผู้เรียนนำความรู้ไปประยุกต์ใช้ให้ถูกวิธีด้วยการกระทำเป็นการขยายและเพิ่มพูนประสบการณ์นอกเหนือจากการเรียนให้ผู้เรียนสามารถเชื่อมโยงทฤษฎีต่างๆ ไปสัมพันธ์กับปัญหาใช้แก้ปัญหาได้และเป็นการเปิดโอกาสให้ผู้เรียนได้แสวงหาข้อเท็จจริงใหม่อันนำไปสู่ความรู้ใหม่ๆ เป็นการส่งเสริมความสามารถการเรียนรู้ด้วยตนเองของผู้เรียนซึ่งเป็นจุดมุ่งหมายของการจัดการศึกษาในปัจจุบัน ที่เน้นให้ผู้เรียนมีความสามารถแสวงหาความรู้ด้วยตนเอง

2) หลักการสอนเชิงปฏิบัติ

การสอนเชิงปฏิบัติควรมีหลักการที่สำคัญดังนี้

1. เป็นการสอนที่ยึดผู้เรียนเป็นศูนย์กลาง (Child Center)
2. เป็นการสอนที่ให้ผู้เรียนรู้ด้วยการกระทำ (Learning by Doing)
3. เป็นการสอนที่ต้องให้ผู้เรียนได้ปฏิบัติจริง
4. เป็นการสอนที่เน้นทางด้านทักษะพิสัย (Psychomoter Domain)
5. เป็นการสอนที่ผู้เรียนเรียนรู้ด้วยตนเอง โดยผู้สอนเป็นเพียงผู้คอยช่วยเหลือแนะนำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.2 จุดมุ่งหมายของการสอนเชิงปฏิบัติ

การสอนเชิงปฏิบัติควรมีจุดมุ่งหมายหลักเพื่อเน้นทางด้านทักษะมุ่งให้ผู้เรียนได้เห็น เข้าใจ สัมผัส และปฏิบัติได้ในสิ่งที่เรียน ฉะนั้นการสอนเชิงปฏิบัติจึงได้นำมาใช้โดยมีจุดมุ่งหมายดังนี้

1) เพื่อพัฒนาความสามารถของผู้เรียนในการรวบรวมและสัมพันธ์แนวคิดหลักการและความรู้ต่างๆ เข้าด้วย

2) เพื่อประยุกต์หลักการเข้ากับสถานการณ์จริงในการปฏิบัติวิชาชีพนั้นๆ

3) เพื่อให้เห็นถึงปัญหาและพิจารณาทางเลือกในการดำเนินงานปฏิบัติ

4) เพื่อให้รู้จักวิเคราะห์ผลของการปฏิบัติและหาทางแก้ไขปัญหา โดยอาศัยความคิดที่มีจุดหมาย (Affective Thinking)

5) เพื่อฝึกและพัฒนาความสามารถในการสังเกตรวบรวมและตีความข้อมูลต่างๆ ที่ได้จากการปฏิบัติ

6) เพื่อเข้าถึงทักษะอาชีพปฏิบัติ

7) เพื่อฝึกความสามารถในการวางแผนงาน การรายงาน การสรุปผล และการทำงานอย่างมีระบบและกระบวนการ

8) เพื่อส่งเสริมและพัฒนาทัศนคติที่ดีต่องานอาชีพ

การสอนเชิงปฏิบัติเป็นการสอนโดยให้ผู้เรียนลงมือกระทำและเรียนรู้การแก้ไขปัญหาด้วยตนเอง โดยผู้สอนจะเป็นผู้คอยแนะนำเท่านั้น ซึ่งจะเป็นการกระทำในห้องปฏิบัติการ (Laboratory) การปฏิบัติอาจจะปฏิบัติคนเดียวหรือปฏิบัติเป็นกลุ่ม โดยแบ่งงานให้เป็นส่วนๆ แล้วนำผลของการปฏิบัติมาประกอบสัมพันธ์กันเป็นชิ้นงานออกมา

2.2.3 การดำเนินการสอนเชิงปฏิบัติ

1) การเตรียมการสอน

1.1) ผู้สอนกำหนดบทเรียนศึกษาบทเรียนให้เข้าใจวางโครงการสอนด้วยการลำดับกิจกรรมการสอนให้ชัดเจนและวางวัตถุประสงค์ให้นักเรียนทดลองเพื่อให้เกิดการเรียนรู้ในประเด็นใด

1.2) เตรียมเครื่องมือ อุปกรณ์ วัสดุต่างๆ ให้พร้อมเพียงพอกับจำนวนนักเรียน พร้อมทั้งต้องตรวจสอบความสมบูรณ์ของเครื่องมือ

1.3) ผู้สอนต้องทดลองใช้ให้ได้ผลก่อนเพื่อเป็นแนวทางในการอธิบายและช่วยแก้ปัญหาในขณะปฏิบัติงาน

1.4) เตรียมใบงานและแบบบันทึกผลการปฏิบัติงาน (Job Sheet) ซึ่งลักษณะใบงานส่วนมากจะประกอบด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.4.1) วัตถุประสงค์ในการปฏิบัติ

1.4.2) ทฤษฎีที่จะนำมาปฏิบัติ

1.4.3) เครื่องมืออุปกรณ์ที่ใช้ในการปฏิบัติ

1.4.4) ขั้นดำเนินการปฏิบัติ

1.4.5) ข้อสังเกตสิ่งที่เกิดขึ้นในขณะปฏิบัติ ซึ่งนอกเหนือไปจากทฤษฎี

1.4.6) ผลสรุปการปฏิบัติ

จากส่วนประกอบของแบบบันทึกผลการปฏิบัติงาน จะเขียนเป็นแบบใบงานได้ ดังต่อไปนี้

ใบงานที่...

เรื่อง.....

วัตถุประสงค์เชิงพฤติกรรม

1.....

2.....

เครื่องมือและอุปกรณ์

1.....

ทฤษฎีเบื้องต้น

.....

.....

ลำดับขั้นการทดลอง

1.....

2.....

สรุปผลการทดลอง

.....

.....

คำถามท้ายการทดลอง

1.....

รูปที่ 2.1 รูปแบบใบงานการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง_พระจอมเกล้าลาดกระบัง

1.5) เตรียมห้องปฏิบัติงาน โดยติดต่อกับหน่วยงานที่เกี่ยวข้อง

2) การดำเนินการสอน

2.1) ขั้นนำเข้าสู่บทเรียน ผู้สอนอธิบายแนะนำสิ่งที่จะปฏิบัติ อธิบายใบงาน อธิบายอุปกรณ์การใช้วัสดุ ข้อควรระวังในการทดลอง ปัญหาและข้อสังเกตบางกรณีผู้สอนอาจจะสาธิตการปฏิบัติเพื่อให้เห็นเป็นแนวทาง

2.2) ขั้นปฏิบัติงาน นักเรียนลงมือปฏิบัติด้วยตนเอง ผู้สอนคอยแนะนำให้การปฏิบัติดำเนินการไปตามขั้นตอนที่ต่อเนื่อง คอยชี้แจงเพื่อแก้ปัญหา ชี้แนะข้อสังเกตต่างๆ ตั้งคำถามให้นักเรียนคิดแก้ปัญหา ในขณะที่นักเรียนปฏิบัติผู้สอนต้องเอาใจใส่ตรวจสอบทุกกลุ่มให้ทั่วถึง

2.3) ขั้นสรุปผล ถ้าเป็นงานที่ต้องปฏิบัติให้เสร็จภายในเวลาอาจจะให้นักเรียนช่วยกันสรุปผลการปฏิบัติท้ายชั่วโมง และบันทึกเป็นรายงานเป็นทฤษฎี ถ้าเป็นชิ้นงานใหญ่ต้องใช้เวลาปฏิบัติหลายครั้งติดต่อกันอาจจะจัดให้นักเรียนอภิปรายผลการปฏิบัติงาน และแสดงผลการปฏิบัติงานนั้น

2.3 การออกแบบชุดทดลอง

ในส่วนการออกแบบชุดทดลองการปฏิบัติการขึ้นมาเราจะต้องรู้ข้อมูลเกี่ยวกับชุดทดลองที่เราต้องการจะออกแบบว่ามีวงจรภาคใดบ้างที่เราต้องการออกแบบและใส่ลงไปในชุดทดลอง เพื่อใช้ในการปฏิบัติการทดลองให้เป็นไปด้วยความเรียบร้อยบรรลุตามวัตถุประสงค์ที่ผู้ออกแบบได้ตั้งไว้ และยังมีในส่วนของการออกแบบกล่องของชุดทดลองที่จะต้องคำนึงถึงรูปแบบขนาดและการเก็บรักษารวมถึงความสวยงามดังนั้นจึงมีหลักการออกแบบดังต่อไปนี้

2.3.1 หลักการออกแบบชุดทดลอง

1) ศึกษาหลักสูตรรายวิชาที่จะทำการสร้างชุดทดลองว่าตรงตามหลักสูตรหรือไม่

2) กำหนดวัตถุประสงค์ในการสร้างชุดทดลอง

3) เขียนทฤษฎีการออกแบบใบงานประกอบ

4) ออกแบบและสร้างใบงานในการทำการทดลอง

5) ศึกษาค้นคว้าข้อมูลที่จะใช้ในการออกแบบวงจรภายในชุดทดลอง

6) สร้างชุดทดลองหลักหรือบอร์ดหลักในการที่จะนำมาทำเป็นสัญญาณป้อนให้ใบงาน

7) ออกแบบกล่องชุดทดลองโดยการออกแบบควรคำนึงถึงความเหมาะสมกับการนำไปใช้

8) ทำการทดลองประสิทธิภาพของชุดทดลองโดยลองทดลองใบงานจริงจากที่ออกแบบไว้

9) จัดทำคู่มือการใช้งานชุดทดลองที่สร้างขึ้น

10) นำชุดทดลองไปใช้ประกอบการเรียนในส่วนของภาคปฏิบัติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 การแสดงพฤติกรรมของเกต

การแสดงพฤติกรรมของเกต คือ การแสดงความสัมพันธ์ของสภาวะลอจิกที่ขาเข้าและขาออกของเกตหรือความสัมพันธ์ระหว่างจุดสัญญาณต่างๆ ในวงจรที่ประกอบขึ้นมาจากเกตนั้นมีการแสดงไว้ 2 วิธีใหญ่ๆ คือ

2.4.1 การแสดงด้วยตารางความจริง

การแสดงด้วยตารางความจริงเพื่อความสะดวกในการเขียนตารางความจริงและการอ้างอิงตำแหน่งในวงจรดิจิตอล จะกำหนดตัวแปรให้กับจุดที่ต้องการแสดงสภาวะลอจิกโดยสัญลักษณ์ที่กำหนดให้จุดดังกล่าวจะเป็นตัวอักษร เช่น ตัวแปรขาเข้า 2 ตัวแปร ใช้สัญลักษณ์ A และ B กับมีตัวแปรขาออกอีก 1 ตัวแปร ใช้สัญลักษณ์ Y จากนั้นเขียนคอลัมน์เท่ากับตัวแปรทั้งหมดโดยนิยมเขียนให้ตัวแปรสำหรับสัญญาณขาเข้าอยู่ในคอลัมน์ทางซ้าย และตัวแปรสัญญาณขาออกอยู่ทางขวา บรรทัดแรกจะเขียนชื่อของสัญลักษณ์ไว้ บรรทัดต่อๆ มาจะเขียนสภาวะลอจิกของสัญญาณแต่ละสภาวะของสัญญาณนี้อาจจะเขียนในรูปของตัวอักษรที่บอกสภาวะทางตรรกศาสตร์ เช่น “T” หรือ “F” หรือเขียนเป็นตัวเลขแทนสภาวะลอจิกเช่น “1” หรือ “0” ก็ได้ ซึ่งการวัดสภาวะทาง ลอจิกนี้ก็เพื่อนำมาเขียนใส่ในตารางความจริงเราจะใช้เครื่องมือในการวัดได้หลายอย่าง เช่น ใช้โวลต์มิเตอร์วัดระดับแรงดันไฟฟ้าที่จุดที่ต้องการ ถ้ามีระดับแรงดันไฟฟ้าต่ำกว่าค่าหนึ่งให้เป็นสภาวะลอจิก “0” และถ้ามีแรงดันไฟฟ้าสูงกว่าค่าหนึ่งให้ถือว่าเป็นสภาวะลอจิก “1” ระดับแรงดันไฟฟ้าที่ใช้อ้างอิงนี้จะมีค่าเท่าใดขึ้นอยู่กับชนิดของอุปกรณ์ เครื่องมืออีกชนิดหนึ่งที่นิยมนำมาวัดคือลอจิกโพรบเมื่อใช้เครื่องมือนี้ไปวัดสัญญาณที่จุดใดของวงจรจะแสดงสภาวะลอจิกที่จุดนั้นออกมาเป็นตัวอักษรเรืองแสง เช่น “H” หรือ “L” หมายถึงสภาวะลอจิก สูง หรือ ต่ำ ตามลำดับ

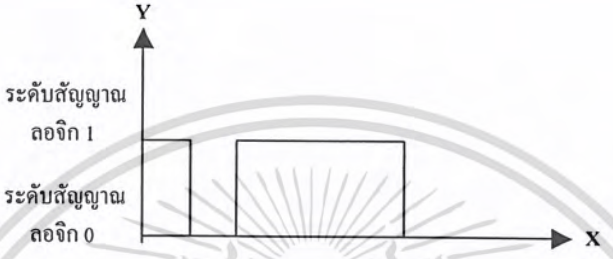
ตารางที่ 2.1 ตัวอย่างตารางความจริงของแอนด์เกต

อินพุต		เอาต์พุต
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.2 การแสดงด้วยแผนผังเวลา

แผนผังเวลาเป็นแผนภาพแสดงสภาวะของลอจิกที่เวลาต่างๆ กัน การแสดงเวลาของแผนผังเวลาแสดงในระนาบ 2 มิติ โดยแกน X และ แกน Y ซึ่งแกน X เป็นเวลาที่มีค่าเพิ่มขึ้นจากซ้ายไปขวาและแกน Y แสดงระดับของลอจิกดังในรูปที่ 2.1



รูปที่ 2.2 แผนผังเวลาของสัญญาณ

ในรูปที่ 2.1 เป็นการแสดงตัวอย่างแผนผังเวลาของสัญญาณที่ป้อนเข้ามาจะเป็นระดับ “0” และ “1” ซึ่งเมื่อเวลาเปลี่ยนไประยะเวลาหนึ่งระดับของสัญญาณก็จะเปลี่ยนแปลงตามไปด้วยการแสดงความสัมพันธ์ระหว่างจุดต่างๆ ด้วยแผนผังเวลามีข้อดีกว่าการแสดงด้วยตารางความจริง คือ สามารถแสดงความสัมพันธ์ที่มีการหน่วงเวลาไว้ได้ด้วย เช่น เมื่อป้อนสัญญาณที่ขาเข้าไปแล้วต้องใช้ระยะเวลาหนึ่งในการที่สัญญาณของขาออกจะเปลี่ยนสภาวะลอจิก ค่าเวลานี้เรียกว่า เวลาหน่วง (Delay time)

การวัดสภาวะของสัญญาณที่มีมากกว่า “1” สัญญาณโดยทั่วไปแล้วจะใช้เครื่องมือที่เรียกว่าลอจิกอะนาไลเซอร์เครื่องมือวัดชนิดนี้มีทั้งแบบที่เป็นเครื่องเฉพาะและแบบที่เป็นการ์ดเสียบเข้าไปที่เครื่องไมโครคอมพิเตอร์แล้วบนเครื่องไมโครคอมพิวเตอร์จะมีโปรแกรมควบคุมการเก็บข้อมูลและแสดงผลออกทางหน้าจอคอมพิวเตอร์

2.5 เกตชนิดต่างๆ

เกตที่ใช้ในการปฏิบัติงานในงานดิจิตอลอิเล็กทรอนิกส์ทำงานด้วยสัญญาณลอจิกในระบบเลขฐานสองจึงเรียกว่า ลอจิกเกตฐานสองหรือระดับของสัญญาณลอจิก “1” และ “0” ซึ่งประกอบด้วยเกตชนิดต่างๆ ดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.1 แอนด์เกต

แอนด์เกต (AND Gate) เป็นอุปกรณ์ทางดิจิตอลที่จะให้สัญญาณเอาต์พุตเป็น “1” เมื่ออินพุต (A,B) เป็น 1 ทั้งหมดและจะได้เอาต์พุตเป็น “0” ก็ต่อเมื่ออินพุตเป็น “0” ตัวใดตัวหนึ่งหรือทั้งหมด

$Y = A.B$

รูปที่ 2.3 สัญลักษณ์ของแอนด์เกต

ตารางที่ 2.2 ตารางความจริงของแอนด์เกตที่มีจุดสัญญาณเข้า 2 จุด

อินพุต		เอาต์พุต
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

2.5.2 ออร์เกต

ออร์เกต (OR Gate) เป็นอุปกรณ์ทางดิจิตอลที่จะให้สัญญาณเอาต์พุตของออร์เกตจะเป็น “1” ก็ต่อเมื่ออินพุต (A,B) ตัวใดตัวหนึ่งหรือทั้งหมดเป็น “1” และเอาต์พุตเป็น “0” ก็ต่อเมื่ออินพุต (A,B) เป็น “0” ทั้งหมด

$Y = A+B$

รูปที่ 2.4 สัญลักษณ์ของออร์เกต

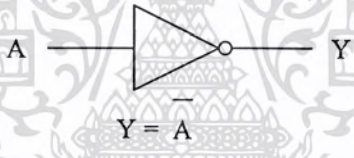
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.3 ตารางความจริงของออร์เกตที่มีจุดสัญญาณเข้า 2 จุด

อินพุต		เอาต์พุต
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

2.5.3 นอตเกต

นอตเกต (NOT Gate) เป็นอุปกรณ์ทางดิจิตอลที่มีหน้าที่ในการปรับสภาวะของตัวแปรค่า หรือกล่าวได้ว่า เอาต์พุตเป็น Complement ของอินพุตสามารถเขียนตารางความจริงนอตเกตได้ดังนี้



รูปที่ 2.5 สัญลักษณ์ของนอตเกต

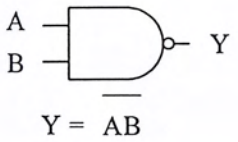
ตารางที่ 2.4 ตารางความจริงของนอตเกต

อินพุต	เอาต์พุต
A	Y
0	1
1	0

2.5.4 แนนด์เกต

แนนด์เกต (NAND Gate) เป็นอุปกรณ์ลอจิกเกตที่มีการทำงานตรงกันข้ามกับแอนด์เกตคือ จะให้เอาต์พุตเป็น “1” เมื่ออินพุตตัวใดตัวหนึ่งเป็น “0” และจะให้เอาต์พุตเป็น “0” เมื่ออินพุตทั้งหมดเป็น “1”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6 สัญลักษณ์ของแนนด์เกต

ตารางที่ 2.5 ตารางความจริงของแนนด์เกตที่มีจุดสัญญาณเข้า 2 จุด

อินพุต		เอาต์พุต
A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

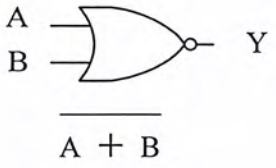
2.5.5 นอร์เกต

นอร์เกต (NOR Gate) เป็นอุปกรณ์ลอจิกเกตที่มีการทำงานตรงกันข้ามกับออร์เกตคือ จะให้เอาต์พุตเป็น “1” เมื่ออินพุตทั้งหมดเป็น “0” และจะให้เอาต์พุตเป็น “0” เมื่ออินพุตตัวใดตัวหนึ่งเป็น “1”

ตารางที่ 2.6 ตารางความจริงของนอร์เกตที่มีจุดสัญญาณเข้า 2 จุด

อินพุต		เอาต์พุต
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.7 สัญลักษณ์นอร์เกต

2.5.6 ลอจิกเกตชนิดพิเศษ

1) เอ็กคลูซีฟออร์ (Exclusive OR)

เอ็กคลูซีฟออร์ หรือเรียกว่า XOR เกตเป็นเกตที่จะให้สภาวะลอจิกที่ขาออกเป็น "1" ต่อเมื่อสภาวะของลอจิกทางขาเข้าเป็น "1" เพียงสัญญาณเดียวเท่านั้น ถ้าสภาวะลอจิกทางขาเข้าเป็น "0" หรือเป็น "1" มากกว่า 1 สัญญาณจะให้สภาวะลอจิกขาออกเป็น "0" เอ็กคลูซีฟออร์เกตที่พบกันโดยทั่วไปมักจะพบว่ามีจุดสัญญาณขาเข้าเพียง 2 จุดเท่านั้นเอ็กคลูซีฟออร์เกตนี้จะใช้มากในวงจรคำนวณทางคณิตศาสตร์สมการของการกระทำแบบเอ็กคลูซีฟออร์ที่มีจุดสัญญาณเข้า 2 จุด (แทนด้วยตัวแปร A และ B) และมีจุดสัญญาณออก "1" จุด (แทนด้วยตัวแปร Y) เขียนได้ดังนี้

$$Y = \overline{A} \cdot B + A \cdot \overline{B} \qquad (2.1)$$

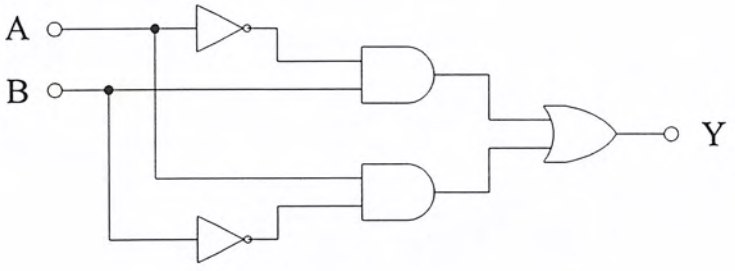
หรือ

$$Y = A \oplus B \qquad (2.2)$$

สัญลักษณ์ $\oplus$ เป็นเครื่องหมายสำหรับการกระทำของเอ็กคลูซีฟออร์จากสมการเขียนเป็นวงจรได้ดังรูปที่ 2.7

ซึ่งจะเห็นได้ว่าสภาวะลอจิกของ Y ในคอลัมน์ $Y = \overline{A} \cdot B + A \cdot \overline{B}$ จะมีค่าเป็น "1" ต่อเมื่อทั้ง A และ B มีสภาวะลอจิกเป็น "1" เพียงตัวแปรเดียวเท่านั้นถ้าทั้งสองมีสภาวะลอจิกเป็น "1" หรือ "0" เหมือนกันจะให้ Y เป็น "0"

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.8 วงจรภายในของเอ็กคลูซีฟออร์เกต

ตารางที่ 2.7 ตารางความจริงของสภาวะลอจิกของเอ็กคลูซีฟออร์เกต

A	B	$\overline{A}$	$\overline{B}$	$\overline{A} \cdot B$	$A \cdot \overline{B}$	$Y = \overline{A} \cdot B + A \cdot \overline{B}$
0	0	1	1	0	0	0
0	1	1	0	1	0	1
0	0	0	1	0	1	1
0	1	0	0	0	0	0

วงจรของเอ็กคลูซีฟออร์เกตในรูปที่ 2.7 ไม่สะดวกกับการใช้งานเพราะวงจรดังกล่าวเป็นเพียงสัญลักษณ์แสดงความสัมพันธ์ของจุดสัญญาณออกกับจุดสัญญาณเข้าเท่านั้น สัญลักษณ์มาตรฐานของเอ็กคลูซีฟออร์เกตแสดงดังรูปที่ 2.8 ซึ่งจะคล้ายกับสัญลักษณ์ของออร์เกต แต่มีเส้นโค้งเพิ่มเข้าไปทางด้านขาเข้า

$$Y = \overline{A}B + A\overline{B}$$

รูปที่ 2.9 สัญลักษณ์ของเอ็กคลูซีฟออร์เกต

2) เอ็กคลูซีฟนอร์ (Exclusive NOR)

เอ็กคลูซีฟนอร์ หรือเรียกว่า XNOR เกตซึ่งเกตแบบนี้ก็คือ XOR เกตที่มีเกตอินเวอร์เตอร์ต่ออยู่ตรงจุดสัญญาณออก ดังนั้นระดับลอจิกของสัญญาณออกจากเกตนี้จะตรงกันข้ามกับของ XOR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อสภาวะลอจิกที่จุดสัญญาณเข้าเหมือนเอ็กคลูซีฟนอร์เกตที่มีจุดสัญญาณเข้า 2 จุด (สัญลักษณ์ A และ B) และมีจุดสัญญาณออก 1 จุด (สัญลักษณ์ Y) เขียนเป็นสมการแสดงความสัมพันธ์ของสัญญาณเข้าและออกได้ดังสมการ (2.3)

$$Y = \overline{\overline{A} \cdot B + A \cdot \overline{B}} \tag{2.3}$$

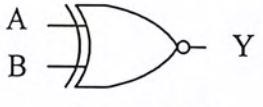
หรือ

$$Y = \overline{A \oplus B} \tag{2.4}$$

ในตารางที่ 2.8 เป็นตารางความจริงแสดงสภาวะลอจิกของเอ็กคลูซีฟนอร์เกต จะเห็นว่าสภาวะลอจิกที่จุดขาออกเป็น “1” ต่อเมื่อสภาวะลอจิกที่ขาเข้าเป็น “0” หรือ “1” ทั้งคู่ สัญลักษณ์วงจรของเอ็กคลูซีฟนอร์เขียนได้ดังรูปที่ 2.9 จะเห็นได้ว่าสัญลักษณ์ของเอ็กคลูซีฟนอร์เกตจะคล้ายกับสัญลักษณ์ของเอ็กคลูซีฟออร์เกตแตกต่างกันที่มีสัญลักษณ์อินเวอร์เตอร์ที่ปลายสัญญาณออกของเอ็กคลูซีฟนอร์เกตเท่านั้น

ตารางที่ 2.8 ตารางความจริงของเอ็กคลูซีฟนอร์เกตที่มีจุดสัญญาณเข้า 2 จุด

อินพุต		เอาต์พุต
A	B	$Y = \overline{A \oplus B}$
0	0	1
0	1	0
1	0	0
1	1	1



$$Y = \overline{AB} + \overline{AB}$$

รูปที่ 2.10 สัญลักษณ์ของเอ็กคลูซีฟนอร์เกต

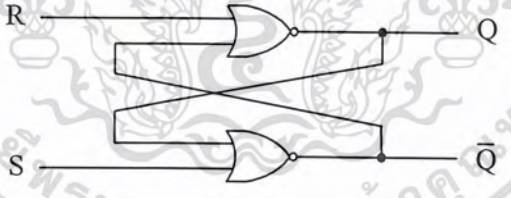
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 ฟลิปฟลอป

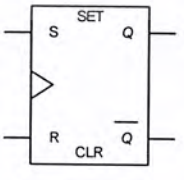
ฟลิปฟลอป (Flip Flop) เป็นมัลติไวเบรเตอร์ (Multivibrator) ชนิดไบสเตเบิ้ล (Bistable) คือ มีเอาต์พุตคงที่อยู่ 2 สภาวะสำหรับเอาต์พุตทั้งสองเราจะตั้งเงื่อนไขว่า เอาต์พุตหนึ่งจะเป็นคอมพลีเมนต์ของอีกเอาต์พุตหนึ่งในกรณีใดๆ ก็ตามหากเอาต์พุตหนึ่งไม่เป็นคอมพลีเมนต์ของอีกเอาต์พุตหนึ่งแล้วจะไม่ยอมให้เกิดขึ้น เอาต์พุตทั้งสองดังกล่าวจะคงอยู่ในสภาวะอันใดอันหนึ่งจนกว่าจะมีพัลส์อินพุตมากระตุ้นให้เปลี่ยนสภาวะไปการที่เอาต์พุตมีสภาวะคงตัว 2 สภาวะและคงอยู่ในสภาวะใดสภาวะหนึ่งโดยไม่จำกัดเวลา จึงกล่าวได้ว่ามันสามารถจดจำสภาวะที่เกิดขึ้นเมื่อพัลส์อันสุดท้ายป้อนเข้ามากระตุ้นที่อินพุตได้ฟลิปฟลอปที่จะกล่าวถึงมีดังต่อไปนี้

2.6.1 อาร์เอสฟลิปฟลอป

วงจรดังรูปที่ 2.10 เป็นวงจรอาร์เอสฟลิปฟลอปที่ใช้นอร์เกต 2 ตัวต่อรวมกันถ้าหากต้องการใช้แนนด์เกตสร้างอาร์เอสฟลิปฟลอป สามารถทำได้ดังรูปที่ 2.11 จะเห็นว่าการป้อนลอจิกเพื่อให้ฟลิปฟลอปทำการ Set และ Reset จะตรงข้ามกันนั่นคือถ้าเป็นนอร์เกตฟลิปฟลอปจะเซตหรือรีเซตด้วยลอจิก “1” แต่ถ้าเป็นแนนด์เกตฟลิปฟลอปจะเซตหรือรีเซตด้วยลอจิก “0” สัญลักษณ์ของอาร์เอสฟลิปฟลอปในแบบที่ใช้แนนด์เกตจะเห็นว่ามีวงกลมที่อินพุต S และ R แสดงให้ทราบว่าอินพุตที่เข้ามาต้องผ่านการกลับสถานะลอจิกก่อน



(ก) วงจรลอจิก



(ข) สัญลักษณ์ของอาร์เอสฟลิปฟลอป

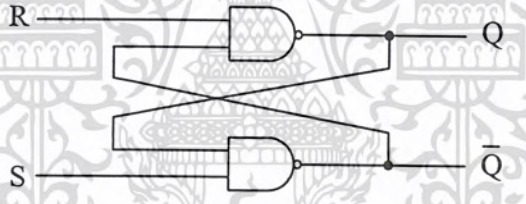
รูปที่ 2.11 อาร์เอสฟลิปฟลอปแบบที่ใช้นอร์เกต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

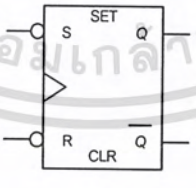
ตารางที่ 2.9 ตารางความจริงของอาร์เอสฟลิปฟลอปแบบที่ใช้นอร์เกต

อินพุต		เอาต์พุต		สภาวะของ
R	S	Q	$\overline{Q}$	เอาต์พุต
0	0	Q	$\overline{Q}$	ไม่เปลี่ยนแปลง
0	1	1	0	เซต
1	0	0	1	รีเซต
1	1	-	-	กำหนดไม่ได้

ถ้าสังเกตจะเห็นว่าในอาร์เอสฟลิปฟลอปแบบนอร์เกตที่สภาวะที่ขา R และ S เป็น "1" ทั้งคู่จะเกิดสถานะลอจิกที่ไม่สามารถกำหนดได้จึงต้องทำการปรับปรุงแก้ไขโดยการใช้ เจเค ฟลิปฟลอป



(ก) วงจรลอจิก



(ข) สัญลักษณ์ของอาร์เอสฟลิปฟลอป

รูปที่ 2.12 อาร์เอสฟลิปฟลอปแบบที่ใช้แนนด์เกต

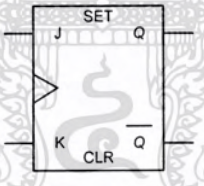
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
59497

ตารางที่ 2.10 ตารางความจริงของอาร์เอสฟลิปฟลอปแบบที่ใช้แนนด์เกต

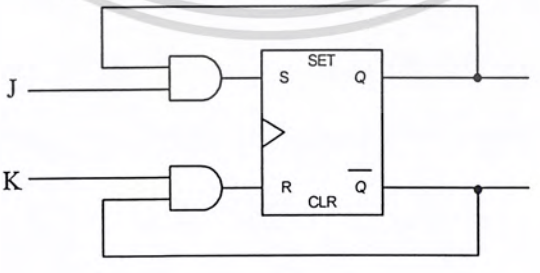
อินพุต		เอาต์พุต		สภาวะของ
R	S	Q	$\overline{Q}$	เอาต์พุต
0	0	-	-	กำหนดไม่ได้
0	1	1	0	เซต
1	0	0	1	รีเซต
1	1	Q	$\overline{Q}$	ไม่เปลี่ยนแปลง

2.6.2 เจเคฟลิปฟลอป

เจเคฟลิปฟลอปได้รับการปรับปรุงจาก อาร์เอสฟลิปฟลอป เพื่อแก้ปัญหาสถานะลอจิกที่ไม่สามารถกำหนดได้เมื่ออินพุตทั้งสองของฟลิปฟลอปเป็น “1” โดย เจเคฟลิปฟลอปจะเกิดสภาวะลอจิกท็อกเกิล (Toggle) เมื่ออินพุตทั้งสองของฟลิปฟลอปเป็น “1” สามารถดัดแปลงอาร์เอสฟลิปฟลอป เป็น เจเคฟลิปฟลอปได้โดยการต่อ AND Gate 2 อินพุต 2 ตัว ดังแสดงในรูปที่ 2.13 (ข)



(ก) สัญลักษณ์ของเจเคฟลิปฟลอป



(ข) การดัดแปลง อาร์เอสฟลิปฟลอป เป็น เจเคฟลิปฟลอป

รูปที่ 2.13 เจเคฟลิปฟลอป

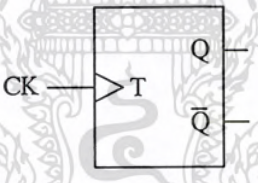
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.11 ตารางความจริงของเจเคฟลิปฟลอป

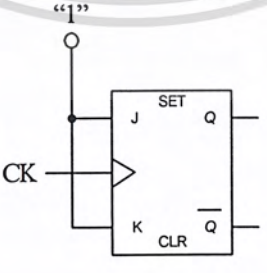
อินพุต		เอาต์พุต
J	K	Q
0	0	Qn
0	1	0
1	0	1
1	1	Toggle

2.6.3 ทีฟลิปฟลอป

ทีฟลิปฟลอป มีสัญลักษณ์ ดังรูปที่ 2.14 และตารางความจริงดังแสดงในตารางที่ 2.12 เมื่อมีสัญญาณป้อนเข้ามาที่อินพุต T สภาวะทางเอาต์พุตจะเปลี่ยนเป็นตรงข้าม เช่น จากเดิม “0” จะกลายเป็น “1” เราสามารถดัดแปลง เจเคฟลิปฟลอป เป็น ทีฟลิปฟลอป ได้โดยการต่ออินพุต J และ K เข้ากับลอจิก “1” ตลอดเวลาแล้วใช้ขาสัญญาณนาฬิกาหรือ CK



(ก) สัญลักษณ์ของทีฟลิปฟลอป



(ข) การต่อ เจเคฟลิปฟลอป เป็น ทีฟลิปฟลอป

รูปที่ 2.14 ทีฟลิปฟลอป

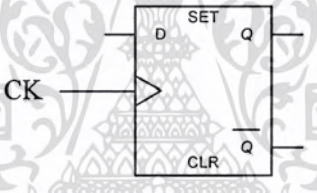
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.12 ตารางความจริงของทีฟลิปฟลอป

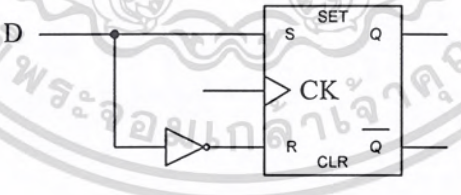
อินพุต	เอาต์พุต
CK	Q
⎍	ตรงข้าม

2.6.4 ดีฟลิปฟลอป

ดีฟลิปฟลอป เป็นฟลิปฟลอปที่ให้เอาต์พุตเหมือนอินพุตทุกประการ เช่น ถ้าป้อนลอจิก "1" เข้าที่อินพุตแล้วป้อนสัญญาณนาฬิกาเอาต์พุตจะเป็น "1" แต่ถ้าหากไม่ป้อนสัญญาณนาฬิกา เอาต์พุตก็ยังคงเป็นค่าก่อนหน้านี้เราสามารถดัดแปลงอาร์เอสฟลิปฟลอป เป็น ดีฟลิปฟลอปได้โดยการต่อ NOT Gate เข้าไปที่อินพุตของอาร์เอสฟลิปฟลอป ดังรูปที่ 2.14 (ค)



(ก) สัญลักษณ์ของดีฟลิปฟลอป

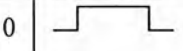
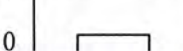


(ข) การต่ออาร์เอสฟลิปฟลอป เป็น ดีฟลิปฟลอป

รูปที่ 2.15 ดีฟลิปฟลอป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.13 ตารางความจริงของดีฟลิปฟลอป

อินพุต		เอาต์พุต	
D	CK	Q	$\overline{Q}$
0		0	Qn
0		1	1

2.7 โปรแกรมวิชวลเบสิก

ในปัจจุบันในระบบปฏิบัติการในลักษณะของวินโดวส์ได้เข้ามาแทนที่ในระบบปฏิบัติการแบบเดิม ซึ่งส่วนใหญ่ที่นิยมใช้ คือ ดอส วินโดวส์ได้ทำการเปลี่ยนรูปแบบของคอมพิวเตอร์ให้มีความสามารถมากกว่าการเป็นคอมพิวเตอร์ส่วนบุคคล ด้วยการเพิ่มความสามารถทางด้านการติดต่อระหว่างคอมพิวเตอร์และผู้ใช้ ซึ่งเรียกว่า "User Interface" เข้าไปจะทำให้คอมพิวเตอร์มีการใช้งานที่ง่ายมากขึ้นด้วยการพัฒนารูปโปรแกรมแบบต่างๆ ให้อยู่ในรูปของ Graphic User Interface ซึ่งแตกต่างจากรูปแบบของโปรแกรม ในลักษณะเดิมที่ใช้กันอยู่บนระบบปฏิบัติการดอสแต่เดิมการแสดงผลจะอยู่ในรูปแบบตัวอักษร ซึ่งค่อนข้างมีข้อจำกัดโดยเฉพาะรูปแบบของคำสั่งที่ใช้จะเป็นแบบของคำสั่งที่ใช้ป้อนทีละบรรทัด หรือเรียกว่า "Command Line" โดยผู้ใช้จะต้องทำการเรียนรู้และจดจำรูปแบบของแต่ละคำสั่งอย่างถูกต้องแม่นยำ จึงจะใช้โปรแกรมนั้นได้เป็นอย่างดี

ในการพัฒนาโปรแกรมขึ้นใช้งานเช่นเดียวกัน แต่เดิมโปรแกรมเมอร์พัฒนาโปรแกรมอยู่บนระบบปฏิบัติการดอส จึงเปลี่ยนแปลงรูปแบบและแนวความคิดมาทำการพัฒนาโปรแกรมบนวินโดวส์แทน ในยุคแรกการพัฒนาโปรแกรมวินโดวส์ นั้นค่อนข้างจะทำได้ยาก โดยอาจจะใช้ภาษา C หรือ Software Development Kit (SDK) มาเขียนโปรแกรมแต่ต้องเขียน Routine ต่างๆ เป็นจำนวนมากเพื่อพัฒนาโปรแกรมหนึ่งๆ ให้แล้วเสร็จ ด้วยเหตุนี้ Microsoft จึงนำภาษาคอมพิวเตอร์มาใช้ชื่อ "BASIC" ในรูปแบบเดิมมาพัฒนาขึ้นใหม่ให้ชื่อว่า "Visual Basic" โดยเริ่มต้นจาก Visual Basic Version 1.0 และได้มีการพัฒนามาเป็นลำดับจนกระทั่งถึงในปัจจุบัน

เราสามารถใช้ Visual Basic สร้างโปรแกรมบนวินโดวส์ โดยอาศัยการออกแบบโปรแกรมในลักษณะ Visualize ซึ่งใช้การกำหนดตำแหน่งของออปเจ็คลงบนจอภาพเพื่อติดต่อกับผู้ใช้โดยตรง ออปเจ็คเหล่านี้จะเปลี่ยนไปตามเหตุการณ์ต่างๆ ที่เกิดขึ้น เช่น การเคลื่อนเมาส์ หรือการรับข้อมูลจากคีย์บอร์ด ในการกำหนดขั้นตอนการทำงานให้กับออปเจ็คภายใต้เหตุการณ์ใดๆ จะใช้ภาษา Basic เข้ามาช่วยในการเขียนโปรแกรม ดังนั้นอาจกล่าวได้ว่า การพัฒนาโปรแกรมบนวินโดวส์ โดยการใช้ Visual Basic มีความง่ายและสะดวกในการใช้งาน รวมทั้งมีขั้นตอนน้อย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

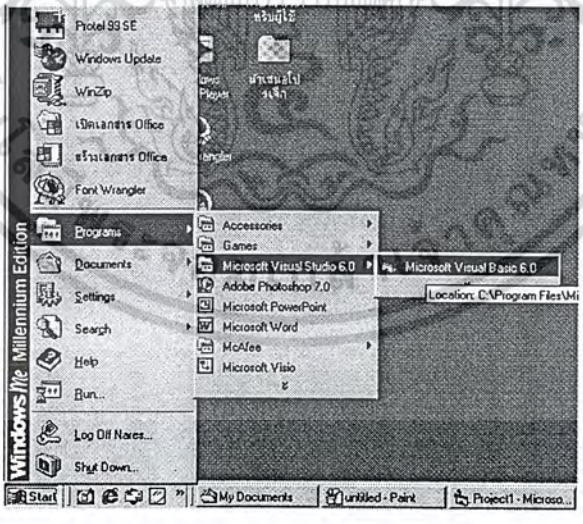
เพียงแต่เลือก From และ Control ที่เหมาะสมแล้ววาดภาพลงบนจอภาพเพื่อใช้ติดต่อกับผู้ใช้ จากนั้นจึงทำการเขียนภาษา Basic เพื่อสร้างโปรแกรมด้วยตนเองด้วยวิธีที่ง่ายและเร็วกว่าที่คิดจึงทำให้ผู้ใช้เรียนรู้ได้ภายในเวลา 2-3 ชั่วโมง สามารถสร้างโปรแกรมบน Windows แบบง่ายๆ ได้

นอกจากนี้ Visual Basic ยังใช้ได้ตั้งแต่ User ระดับต้นเพื่อใช้สร้างโปรแกรมง่ายๆ บนวินโดวส์ หรือโปรแกรมเมอร์ระดับกลางที่จะเรียกใช้ฟังก์ชั่นการทำงานต่างๆ ของ Visual Basic ได้อย่างมีประสิทธิภาพตลอดจนโปรแกรมเมอร์ในระดับอาชีพที่พัฒนาโปรแกรมในระดับสูงโดยการใช้ Object Linking and Embedding (OLE) Windows Application Programming Interface (API) มาประกอบในการเขียนโปรแกรม

1. การเริ่มต้นในการเปิดโปรแกรม Visual Basic 6 (Starting the Visual Basic IDE)

เมื่อรันการติดตั้งโปรแกรมของ Visual Basic จะอนุญาตแทนที่สิ่งต่างๆ ในกลุ่มโปรแกรมหรือสร้างกลุ่มโปรแกรมใหม่ และสิ่งต่างๆ ของโปรแกรมใหม่สำหรับ Visual Basic ในวินโดวส์พร้อมแล้วที่จะเริ่มต้นใช้ Visual Basic จากวินโดวส์ ต่อไปนี้เป็นขั้นตอนการเริ่มต้น Visual Basic จากวินโดวส์

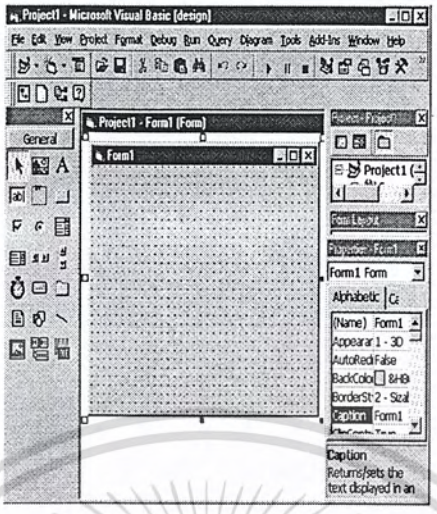
1.1 คลิก Start บน Toolbar และเลือก Programs Microsoft Visual Basic 6.0 แล้วดับเบิลคลิกที่รายการ Microsoft Visual Basic 6.0



รูปที่ 2.16 การเริ่มต้นเข้าสู่ Visual Basic

1.2 วินโดวส์ของ Microsoft Visual Basic ปรากฏที่จอภาพจะเห็นการเชื่อมโยงต่างๆ ของ IDE (Integrated Development Environment)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

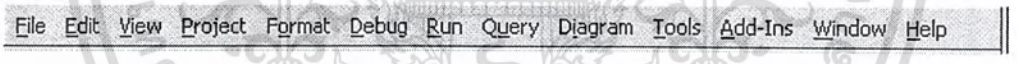


รูปที่ 2.17 IDE ของ Visual Basic

2.สมาชิกต่างๆ ของ IDE

IDE ของ Visual Basic ประกอบด้วยสมาชิกต่อไปนี้

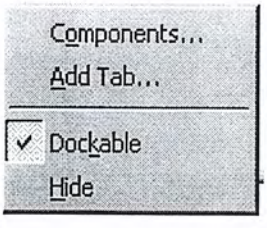
2.1 แถบเมนู (Menu Bar)



รูปที่ 2.18 แถบเมนู

แสดงคำสั่งต่างๆ ที่ใช้ทำงานด้วย วิชวลเบสิก จะประกอบด้วยเมนู file, Edit, View Project Format, Debug, Run, Tools, Add – Ins, Window และ Help ซึ่งเมนู Project, Format, และ Debug ช่วยให้เข้าถึงฟังก์ชั่นต่างๆ สำหรับโปรแกรม

2.2 เมนู Context (Context Menus)



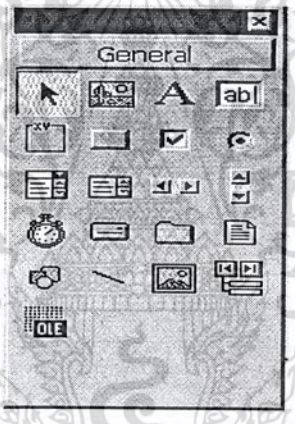
รูปที่ 2.19 เมนู Context

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรจุ Shortcut ที่ต้องดำเนินการบ่อยๆ การเปิดเมนูContext ให้คลิกปุ่มขวามือของเมาส์บนออปเจ็คต์ รายการ Shortcut จากเมนู Context จะแปรตามส่วนของสภาวะแวดล้อมที่คลิกปุ่มขวามือของเมาส์ เช่น เมนู Context แสดงเมื่อคลิกปุ่มขวามือของเมาส์บนบ๊อกซ์เครื่องมือ (Toolbar) จะปรากฏไดอะล็อกบ๊อกซ์ของ Components, Add Tab, Dockabie, Hilde, หรืออื่นๆ

2.3 แถบเครื่องมือ (Toolbars)

เพื่ออำนวยความสะดวกในการใช้คำสั่งต่างๆ ในสภาวะแวดล้อมของโปรแกรมได้เร็วและสามารถคลิกปุ่มต่างๆ บนแถบเครื่องมือ (Toolbars) เพื่อใช้คำสั่งต่างๆ ดังกล่าว Toolbar มาตรฐานได้จัดทำไว้โดยอัตโนมัติ เมื่อเริ่มต้น IDE ของ วิชวลเบสิก (Visual Basic) แถบเครื่องมือช่วยเหลือในการปรับปรุงแก้ไขแอพพลิเคชัน และ การออกแบบฟอร์ม (Form) รวมทั้งการตรวจสอบข้อผิดพลาด สามารถกำหนดให้เป็น On หรือ Off จากคำสั่งของ Toolbars บนเมนู View



รูปที่ 2.20 แถบเครื่องมือ

1) Label เป็น Control ที่ใช้สำหรับเขียนข้อความบนจอภาพ

2) Text box เป็น Control ที่ใช้สำหรับข้อมูลจากคีย์บอร์ด

3) Command Button ใช้เป็นปุ่มต่างๆ บน Control

4) Option Button ใช้สำหรับกำหนดข้อความที่เป็นทางเลือก โดยบังคับให้เลือกตัวเลือกใดตัวเลือกหนึ่งซึ่งมี Property ที่น่าสนใจ คือ Property Value ที่ใช้สำหรับกำหนดตัวเลือกเริ่มต้นไว้ล่วงหน้า ซึ่งมักจะเป็นตัวเลือกที่ถูกเลือกบ่อยครั้งกว่าตัวเลือกอื่น หรือใช้ตรวจสอบว่าตัวเลือกใดที่ถูกเลือกในการเขียนโปรแกรม

5) Frame ใช้สำหรับวาดกรอบลงบน From ซึ่งนอกจากความสวยงามแล้วเรายังนำมาประยุกต์ใช้เพื่อแบ่งกลุ่มของ Option Button ที่ต่างกันออกจากกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6) Check Box มีลักษณะเช่นเดียวกับกับ Option Button ต่างกันตรงที่สามารถเลือกได้มากกว่า 1 ทางเลือก

7) List Box เป็น Control ที่มีลักษณะเป็นทางเลือกเช่นเดียวกับ Option Button แต่จะมีทางเลือกไม่จำกัดเนื่องจากสามารถเพิ่มเติมได้ และสามารถเลือกได้มากกว่า 1 ทางเลือก ซึ่งแตกต่างจาก Option Button ที่มีทางเลือกตายตัวและเลือกได้เพียงทางเดียว Property ที่น่าสนใจ ได้แก่ Property List ซึ่งใช้สำหรับกำหนดข้อมูลให้กับ List Box

8) Combo Box เป็น Control ที่มีรูปแบบของ Text Box และ List Box รวมกัน โดยใช้ Property Style ในการกำหนดรูปแบบ มีอยู่ด้วยกัน 3 รูปแบบ คือ

รูปแบบที่ 1 เซ็ตค่า = 0-Drop Down Combo

จะมีรูปแบบของ Text Box และ List Box รวมกัน กล่าว คือ สามารถเอาข้อมูลได้โดยการป้อนข้อมูลลงในช่องของ Combo Box หรือเลือกข้อมูลจากช่อง List Box ที่ปรากฏขึ้น เมื่อคลิกปุ่มใน Combo Box เช่น ตัวกำหนด Front ใน Microsoft Word

รูปแบบที่ 2 เซ็ตค่า = 1-Simple Combo

จะมีรูปแบบของ Text Box เพียงอย่างเดียวกล่าว คือ จะเลือกข้อมูลได้จากการป้อนข้อมูล

รูปแบบที่ 3 เซ็ตค่า = 2-Drop Down List

จะมีรูปแบบของ List Box เพียงอย่างเดียว เช่น ตัวกำหนดรูปแบบของกรอบในแถบเครื่องมือ (Border) ใน Microsoft Word

9) Hscroll Bar และ Vscroll Bar เป็นแถบ Scroll Bar ที่การเลื่อนแต่ละครั้งจะให้ค่าออกมาเป็นตัวเลข โดยที่จะเป็นแถบในแนวนอนส่วน Vscroll Bar จะเป็นแถบในแนวตั้งค่าของตัวเลขที่ได้จากการเลื่อนของทั้ง 2 Control จะประมาณออกมาผ่านทาง Property Value โดยจะมีค่าอยู่ระหว่างค่าที่กำหนดไว้ใน Property Min และ Max

10) Drive List Box, Dir List Box และ File List Box ทั้ง 3 Control นี้เกี่ยวข้องกับ File, Directory และ Drive โดยที่จะทำหน้าที่เป็น Drop Down List Box ที่แสดง Drive ต่างๆ ของเครื่อง Dir List Box ใช้แสดง Directory ต่างๆ และ File List Box ใช้แสดงรายชื่อใน File ใน Directory ที่เลือกไว้ใน Dir List Box

11) Line เป็น Control ที่ใช้วาดเส้นโดยกำหนดรูปแบบของเส้นผ่านทางคุณสมบัติ ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.14 คุณสมบัติที่ใช้วาดเส้น

คุณสมบัติ	การใช้งาน
Property Border Style	ใช้กำหนดรูปแบบของเส้น เช่น เส้นตรง เส้นประ จุดไข่ปลา เป็นต้น
Property Border Width	ใช้กำหนดความหนาของเส้น
Property X1	ใช้กำหนดจุดเริ่มต้นของเส้นในแนวแกน X
Property X2	ใช้กำหนดจุดสิ้นสุดของเส้นในแนวแกน X
Property Y1	ใช้กำหนดจุดเริ่มต้นของเส้นในแนวแกน Y

12) Shape ใช้วาดภาพทางเรขาคณิต โดยกำหนดรูปแบบผ่านทาง Property Shape ซึ่งมี 6 รูปดังนี้

ตารางที่ 2.15 คุณสมบัติต่างๆ ที่ใช้วาดรูปภาพทางเรขาคณิต

คุณสมบัติ	การใช้งาน
Property 0-Rectangle	รูปสี่เหลี่ยมผืนผ้า
Property 1-Square	รูปสี่เหลี่ยมจัตุรัส
Property 2-Oval	รูปวงรี
Property 3-Circle	รูปวงกลม
Property 4-Rounded Rectangle	รูปสี่เหลี่ยมผืนผ้าที่มีมุมบน
Property 5-Rounded Square	รูปสี่เหลี่ยมจัตุรัสที่มีมุมบน

13) Image และ Picture Box เป็น Control ที่ใช้อ่าน File รูปภาพมาแสดงบน Form โดยการกำหนดชื่อ File ใน Property Picture สามารถอ่าน File รูปภาพได้ทั้ง File ที่มีนามสกุล BMP, ICO, WMF, DIF และ JPG ทั้ง 2 Control มีข้อแตกต่างดังนี้

1. Control Image ไม่สามารถใช้งานร่วมกับ Control Line ที่ใช้ในการวาดรูปอื่นๆ ได้ เช่น Control หรือ Shape เป็นต้น ส่วน Control Picture Box ทำได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. Control Image ไม่สามารถใช้กับไฟล์รูปภาพในลักษณะ Data Dynamic Exchange (DDE) ซึ่งเป็นความสามารถในการแลกเปลี่ยนข้อมูลระหว่างโปรแกรมที่ทำอยู่บนระบบการปฏิบัติการวินโดวส์ได้ส่วน Control Picture Box ทำได้

3. Control Image สามารถใช้งานในลักษณะของปุ่มที่มีรูปภาพได้ ส่วน Control Picture Box ทำไม่ได้

4. Control Image จะปรับขนาดของภาพที่อ่านมาให้เหมาะกับขนาดของออปเจ็คโดยอัตโนมัติ ส่วน Control Picture Box จะต้องกำหนดให้ Property Auto Size มีค่าเป็นจริงจึงจะทำได้

5. Control Image สามารถย่อขยายรูปภาพได้ เมื่อกำหนดค่าให้กับ Property Strech เป็นจริง ส่วน Control Picture Box ทำไม่ได้

14) Time เป็น Control ที่จะไม่ปรากฏบนจอภาพเมื่อทำการ Run ทำหน้าที่เป็นตัวจับเวลาเพื่อกำหนดการทำงานของโปรแกรมตามช่วงเวลาที่กำหนด ซึ่งใช้ในการเขียนโปรแกรมเพียงอย่างเดียว

15) OLE ใช้สำหรับเรียกใช้งานโปรแกรมอื่นที่ทำงานบนระบบปฏิบัติการวินโดวส์ และสามารถทำงานในลักษณะออปเจ็ค Linking and Embedding ได้

16) Data เป็น Control ที่ใช้ติดต่อกับฐานข้อมูล

3. การสร้างเมนู

ในการสร้างเมนูลงบน Form จะต้องระบุ Form ที่จะจัดทำเมนูก่อน โดยการเรียก Form ที่จะจัดทำเมนูขึ้นมาบนจอภาพจากนั้นให้เลือกเมนู Tool Bar แทนจะปรากฏภาพ Menu Editor ใน Menu Editor นี้จะมีส่วนที่น่าสนใจดังนี้

1. ข้อความที่ใส่ถ้าต้องการให้ตัวอักษรใดมีการขีดเส้นใต้ให้ใส่ & ไว้ข้างหน้าตัวอักษรนั้น เช่น &Exit เป็นต้น จะปรากฏเป็น Exit ซึ่งตัวอักษรที่ขีดเส้นใต้นี้จะใช้ร่วมกับคีย์ Alt

2 Caption ใช้สำหรับใส่ข้อความที่จะใช้เป็นเมนู เช่น ข้อความ File, Edit, View ในจอภาพของ Visual Basic

3. Name ใช้สำหรับกำหนดชื่อให้กับแต่ละเมนู เพราะ Visual Basic จะถือว่าแต่ละเมนู คือ 1 ออปเจ็ค

4. Shortcut จะอยู่ในรูปของ Drop-Down List ซึ่งใช้กำหนด Hot Key ให้กับเมนู เช่น Al-X

5. Checked ใช้สำหรับกำหนดให้เมนูนั้นเป็นแบบ On/Off เช่น Set Default Printer ในเมนูของ Setting Printer ใน Windows 95

6. Enabled ใช้กำหนดว่าต้องการให้เมนูนั้นทำงานหรือไม่ ซึ่งถ้าไม่เลือก Enabled เมื่อทำการ Run เมนูนั้นจะปรากฏเป็นข้อความสีเทาในเมนู ซึ่งไม่สามารถเลือกเพื่อใช้งานได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7. Visible ใช้กำหนดให้เมนูนั้นปรากฏบนจอภาพหรือไม่

8. Windows List ใช้กำหนดว่าเมนูดังกล่าวมีเมนูย่อยหรือไม่

4. ตัวออกแบบฟอร์ม (Form Designer)

วินโดวส์สำหรับใช้เป็นที่ออกแบบการเชื่อมโยงของแอพพลิเคชั่น สามารถเพิ่มคอลโทรล (Control) กราฟฟิก และภาพต่างๆ ให้ฟอร์มที่สร้างขึ้นตามต้องการแต่ละฟอร์ม (Form) ในแอพพลิเคชันจะมีวินโดวส์สำหรับเป็นตัวออกแบบฟอร์มของมันเอง

5. วินโดวส์ Properties (Properties Window)

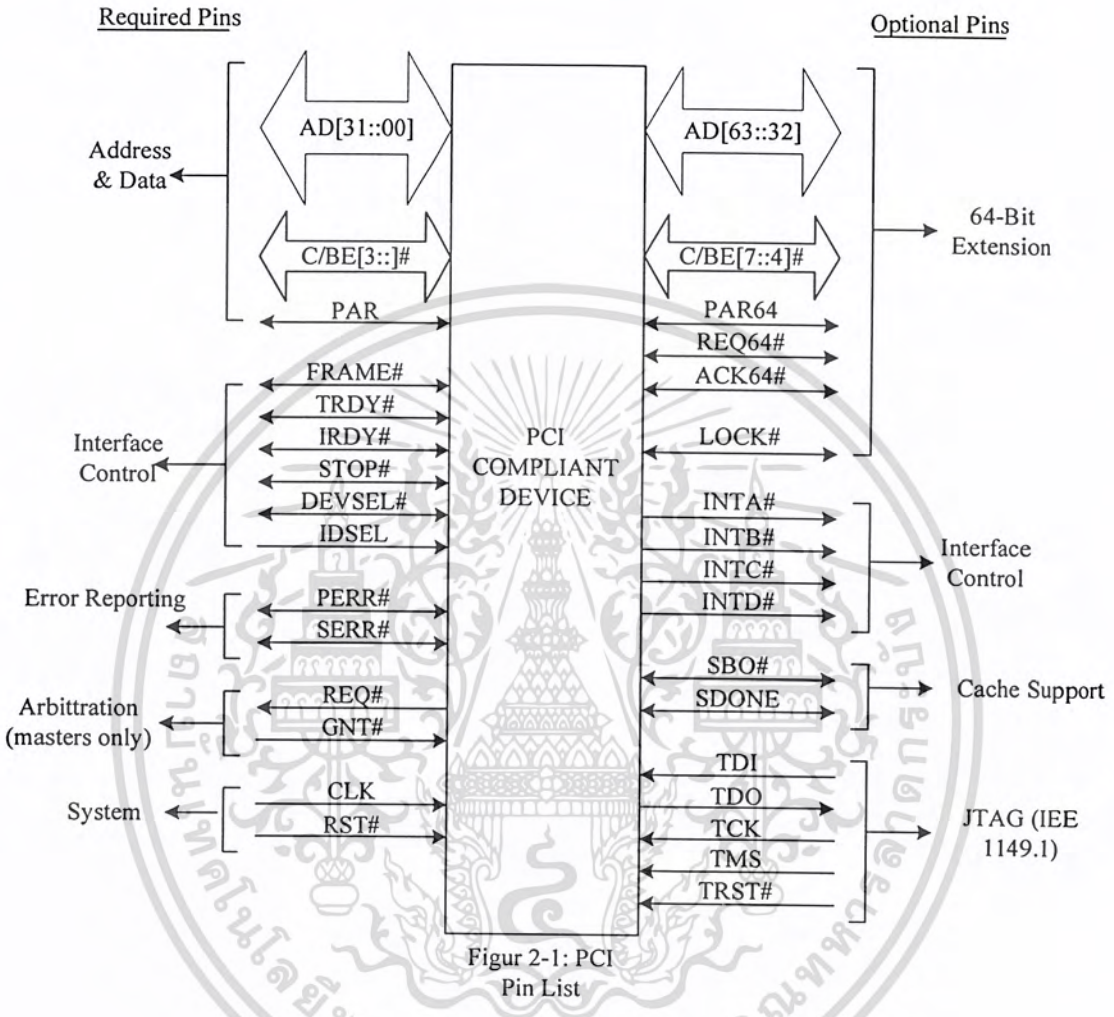
วินโดวส์แสดงพรอพเพอร์ที (Properties) ต่างๆ ที่ได้ติดตั้งจากการเลือกฟอร์มหรือคอนโทรล (Control) ซึ่งเป็นคุณลักษณะต่างๆ ของออปเจ็คต์ เช่น ขนาด (Size) ข้อความจ่าหน้า (Caption) หรือสี (Color) เป็นต้น

2.8 หลักการอินเตอร์เฟส

PCI BUS เป็นสถาปัตยกรรมยุคใหม่ที่มีความสามารถสูง และสามารถถ่ายโอนข้อมูลได้มากมีความซับซ้อนมากกว่า ISA BUS แบบเก่ามากอุปกรณ์ที่จะนำมาเชื่อมต่อกับ PCI จะต้องได้มาตรฐานตามคุณสมบัติที่กำหนดไว้แล้วแต่การออกแบบอุปกรณ์ PCI ชนิด Target Only สำหรับนำมาใช้งานควบคุมที่ไม่ซับซ้อน นับเป็นทางเลือกอีกอย่างหนึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8.1 สัญญาณอินเตอร์เฟสของ PCI BUS



รูปที่ 2.21 สัญญาณอินเตอร์เฟสของ PCI BUS

สัญญาณอินเตอร์เฟสของ PCI BUS สามารถแยกเป็นสองส่วนได้แก่ Option PIN และ Request PIN

2.8.2 Request PIN แบ่งได้ตามหน้าที่ดังนี้

1. SYSTEM PIN

1.1 CLOCK Clock ของระบบ PCI BUS การเปลี่ยนแปลงของสัญญาณต่างจะมีผลที่ขอบขาขึ้นของ Clock

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.2 RESET สัญญาณ RESET

2. ADRESS and DATA PIN

2.1 AD0-AD31 สัญญาณ Address และ Data ใช้ร่วมกันมีทั้งหมด 32 บิต

2.2 C/BE [0::3] สัญญาณชุดคำสั่งของบัส เช่น อ่าน เขียน

2.3 PAR สัญญาณตรวจสอบ Parity

3. INTERFACE CONTROL PIN

3.1 FRAME สัญญาณสำหรับบ่งชี้ว่าเริ่มต้น และสิ้นสุดขบวนการถ่ายโอนข้อมูล

3.2 IRDY สัญญาณแสดงความพร้อมของ Master

3.3 TRDY สัญญาณแสดงความพร้อมของ Target

3.4 DEVSEL สัญญาณเลือกอุปกรณ์

Option PIN เป็นสัญญาณสำหรับอุปกรณ์ PCI ความสามารถสูง

2.8.3 การทำงานของ BUS แบบพื้นฐาน

หลักการถ่ายโอนข้อมูลของ PCI ประกอบด้วย 3 สัญญาณ คือ

1. FRAME เป็นสัญญาณจาก Master สำหรับบ่งชี้ว่าว่าเริ่มต้น และสิ้นสุดขบวนการถ่ายโอนข้อมูล

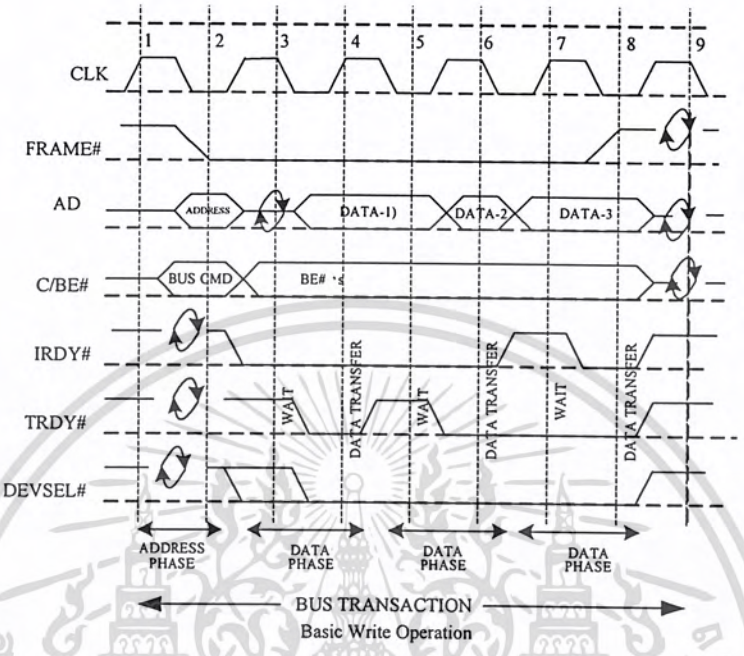
2. IRDY Initiator Ready เป็นสัญญาณจาก Master สำหรับบ่งชี้ ว่าพร้อมที่จะรับข้อมูล

3. TRDY Target Ready เป็นสัญญาณจาก Target สำหรับบ่งชี้ว่า พร้อมที่จะรับส่งข้อมูล

เมื่อ Bus อยู่ในสภาวะ Ldle สัญญาณ Frame Irdy จะไม่ Active สัญญาณ Clock ที่ขอบขาขึ้นลูกแรกเมื่อ Frame เริ่ม Active เรียกสภาวะนี้ว่า Address Phase และสัญญาณ Address, Command จะถูกถ่ายโอนในสัญญาณ Clock ที่ขอบขาขึ้นนี้ สัญญาณที่ขอบขาขึ้น Clock ถัดไปเรียกสภาวะนี้ว่า Data Phase ในสภาวะนี้ Irdy Trdy จะ Active สภาวะ Wait Cycle อาจเกิดขึ้นได้ เมื่อสัญญาณ Irdy หรือ Trdy ไม่ Active ขบวนการถ่ายโอนข้อมูลจะสิ้นสุดเมื่อ สัญญาณ Frame ไม่ Active

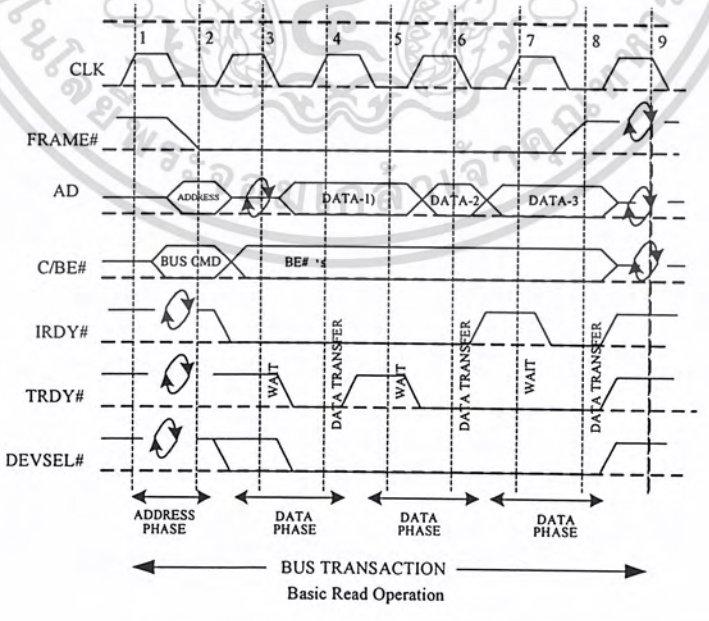
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8.4 กระบวนการเขียนข้อมูล



รูปที่ 2.22 กระบวนการเขียนข้อมูล

2.8.5 กระบวนการอ่านข้อมูล



รูปที่ 2.23 กระบวนการอ่านข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การออกแบบ การสร้าง และการทำงาน

3.1 กล่าวนำ

ในบทนี้จะกล่าวถึงการสร้าง และการออกแบบวงจรชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์โดยแยกออกเป็น 2 ส่วน ประกอบด้วยแผงทดลองหลัก และแผงทดลองย่อย ซึ่งแผงทดลองย่อยมี 5 แผงทดลอง คือ แผงทดลองย่อยที่ 1 ประกอบด้วยวงจรลอจิกเกต, วงจรบวก และลบเลขฐานสอง, วงจรตรวจสอบพาริตี้ แผงทดลองย่อยที่ 2 ประกอบด้วยวงจรที่สร้างโดยเกตพื้นฐาน, แผนผังคาร์โนห์ แผงทดลองย่อยที่ 3 ประกอบด้วยวงจรเข้ารหัส ถอดรหัส, วงจรเปรียบเทียบ, มัลติเพล็กซ์เซอร์ และดีมัลติเพล็กซ์เซอร์ แผงทดลองย่อยที่ 4 ประกอบด้วยฟลิปฟลอป, วงจรนับ, ชิฟต์รีจิสเตอร์ แผงทดลองย่อยที่ 5 ประกอบด้วยวงจรแปลงสัญญาณ แอนะลอกเป็นสัญญาณดิจิตอล และสัญญาณดิจิตอลเป็นสัญญาณแอนะลอก

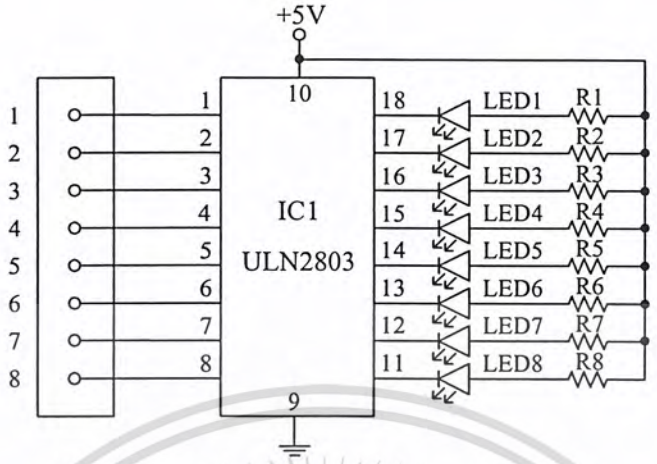
ส่วนชุดทดลองหลักนั้นจะใช้สำหรับการทดลองแบบปกติ ซึ่งในชุดทดลองนี้ประกอบไปด้วยวงจรลอจิกมอนิเตอร์, วงจรถอดรหัสเลขฐานสองเป็นเลขฐานสิบหก, วงจรลอจิกสวิตช์, วงจรดีเบาซ์สวิตช์, วงจรกำเนิดสัญญาณพัลส์และวงจรจ่ายแรงดัน

3.2 วงจรลอจิกมอนิเตอร์

3.2.1 การออกแบบและการสร้าง

วงจรลอจิมอนิเตอร์ใช้แสดงสถานะทางเอาต์พุตของวงจรดิจิตอล โดยแสดงในลักษณะของการติดหรือดับของแอลอีดี ถ้าแอลอีดีติดแสดงว่าเป็นลอจิก “1” ถ้าแอลอีดีดับแสดงว่าเป็นลอจิก“0” ในวงจรจะใช้ไอซีเบอร์ ULN2803 ในการควบคุมการแสดงผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.1 วงจรลอจิกมอนิเตอร์

3.2.2 การทำงานของวงจร

เป็นส่วนที่ใช้แสดงสถานะลอจิกในชุดทดลองดิจิตอล ซึ่งมีทั้งหมด 8 ช่อง เมื่ออินพุตมีสัญญาณลอจิกเข้ามาเป็น “0” แอลอีดีแสดงสถานะลอจิกมอนิเตอร์จะดับ ถ้าหากอินพุต ได้รับลอจิกเป็น “1” แอลอีดีแสดงสถานะลอจิกมอนิเตอร์จะสว่างแทนลอจิก “1”

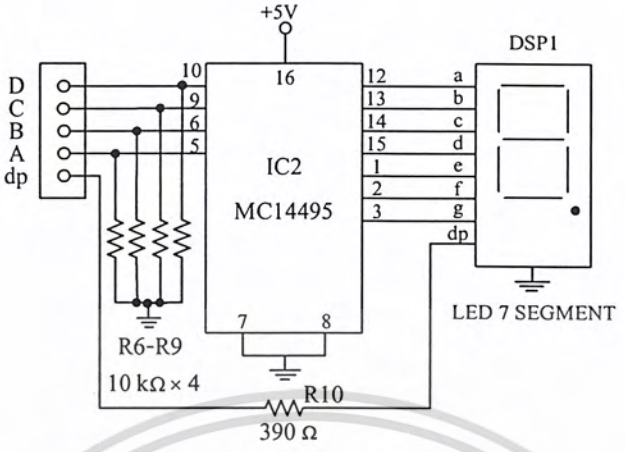
วงจรลอจิกมอนิเตอร์จะใช้ไอซีเบอร์ ULN2803 ภายในเป็นอินเวอร์เตอร์ 8 ตัว จึงสามารถนำมาใช้เป็นลอจิกมอนิเตอร์ได้ 8 ช่อง ขา 1 - 8 จะเป็นอินพุตของลอจิกมอนิเตอร์ที่ขา 11 - 18 เป็นขาเอาต์พุตจะต่อกับแอลอีดี และตัวความต้านทานจำกัดกระแส ถ้าหากอินพุต 1 - 8 ได้รับลอจิก “0” IC1 จะกลับลอจิกเป็น “1” ทำให้ LED1 - LED7 ได้รับแรงดันไบแอสตรงจึงไม่ติดเป็นการแสดงสถานะลอจิก “0” หรือ “LOW” ถ้าหากอินพุต 1 - 8 ได้รับลอจิก “1” หรือแรงดัน +5 โวลต์ IC1 จะกลับลอจิกเป็น “0” ทำให้ LED1 - LED7 ได้รับแรงดันไบแอสตรงจึงติดสว่างแสดงสถานะลอจิก “1”

3.3 วงจรถอดรหัสเลขฐานสองเป็นเลขฐานสิบหก

3.3.1 การออกแบบและการสร้าง

วงจรถอดรหัสเลขฐานสองเป็นฐานสิบหกออกแบบโดยใช้ไอซีเบอร์ MC14495 เป็นวงจรที่ใช้ในการแสดงสถานะการแปลงรหัสจากเลขฐานสองเป็นฐานสิบหกซึ่งผลการแปลงเลขฐานจะแสดงบนจอ 7 - Segment เพื่อให้เห็นชัดเจนว่าการแปลงเลขฐานสองออกมาแล้วตรงกับเลขฐานสิบหกเลขใด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 วงจรถอดรหัสเลขฐานสองเป็นฐานสิบหก

3.3.2 การทำงานของวงจร

วงจรประกอบด้วยไอซีเบอร์ MC14495 ภายในมีหน่วยความจำที่เก็บข้อมูลตัวเลขฐานสิบหก 0-F และที่ภาคเอาต์พุตมีตัวความต้านทานจำกัดกระแสให้แอลอีดีต่ออยู่ด้วย ดังนั้นการเชื่อมต่อแอลอีดี 7 ส่วนเข้ากับ IC2 จึงสามารถต่อได้โดยตรง

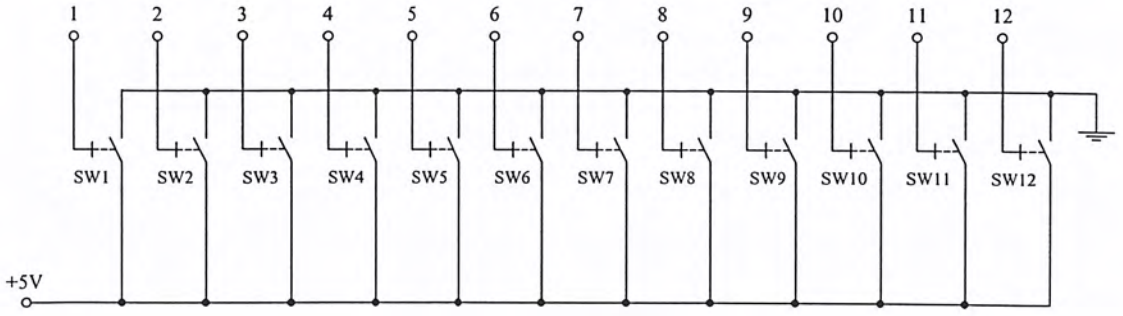
แอลอีดี 7 ส่วน ที่ต่อกับ IC2 จะต้องใช้แบบแคโทดร่วม และต้องต่อขาร่วม (Common) ลงกราวด์ สำหรับจุดต่อ dp เป็นจุดบนตัวแอลอีดีตัวเลข 7 ส่วนจะใช้ตัวความต้านทาน R10 จำกัดกระแสไว้

3.4 วงจรลอจิกสวิตช์

3.4.1 การออกแบบและการสร้าง

วงจรลอจิกสวิตช์สร้างมาเพื่อป้อนสัญญาณทางอินพุตของการทดลองว่าต้องการอินพุตเป็นลอจิก “0” หรือลอจิก “1” ซึ่งสัญญาณลอจิกที่ได้เมื่อเป็นลอจิก “1” จะเปรียบเสมือนต่อไฟ +5 V แต่ถ้าเป็นลอจิก “0” จะเสมือนต่อลงกราวด์ ออกแบบ และสร้างโดยใช้สวิตช์ตัดต่อตรงระหว่างไฟเลี้ยงกับกราวด์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 วงจรลอจิกสวิตช์

3.4.2 การทำงานของวงจร

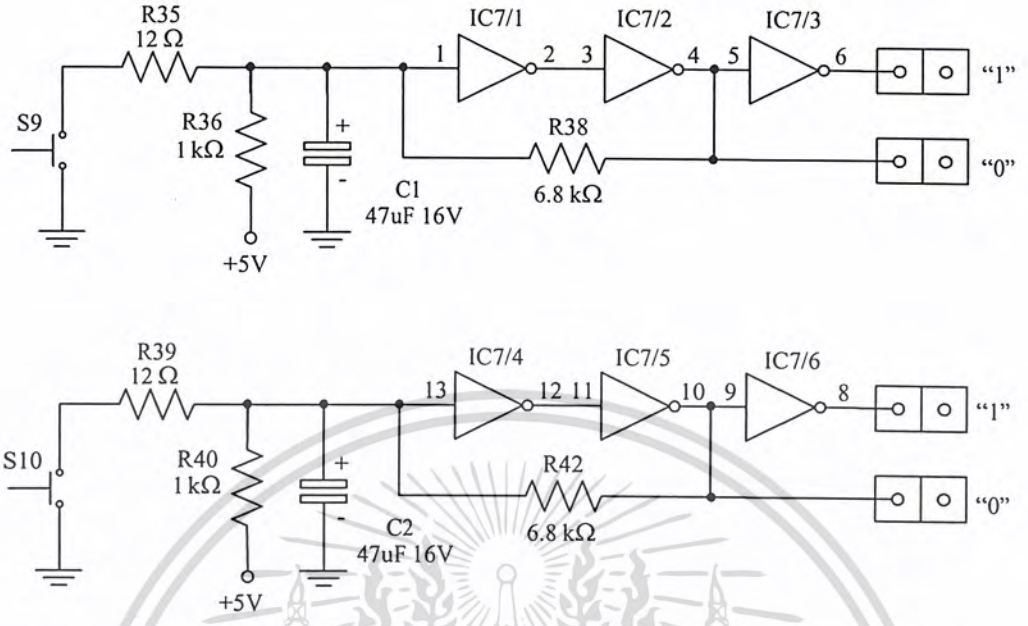
วงจรลอจิกสวิตช์แบบโยกเป็นส่วนที่ทำหน้าที่ป้อนสัญญาณลอจิก “0” และ “1” โดยลอจิก “0” จะมีค่าแรงดันต่ำกว่า 0.8 โวลต์ ในขณะที่ลอจิก “1” จะมีแรงดันมากกว่า 2 โวลต์ ส่วนสำคัญของวงจรก็คือ สวิตช์โยกตัดต่อวงจรว่าจะต่อวงจรกับไฟ 5 โวลต์หรือกราวด์ และจะต่อไปยังจุดสัญญาณที่รอการต่อเอาสัญญาณลอจิกไปใช้ในการทดลองวงจร

3.5 วงจรดีเบาซ์สวิตช์

3.5.1 การออกแบบและการสร้าง

วงจรดีเบาซ์สวิตช์ออกแบบ และสร้างโดยใช้ไอซีเบอร์ 40106 ใช้ในการกลับสภาวะเมื่อมีการกดสวิตช์สภาวะลอจิกที่จ่ายออกมาจะเกิดการเปลี่ยนแปลงขึ้น หมายถึงว่าถ้าไม่มีการกดสวิตช์ที่เอาต์พุต “0” จะมีสถานะลอจิกเป็น “1” เมื่อกดสวิตช์ก็กลายเป็น “0” ที่เอาต์พุต “1” จะมีการทำงานตรงกันข้ามกัน คือ เป็น “0” เมื่อไม่กดสวิตช์และเป็น “1” เมื่อกดสวิตช์ถ้าจะมองในแง่ของการป้อนพัลส์ก็คือ เอาต์พุต “0” ให้พัลส์ขอบขาลง ส่วนเอาต์พุต “1” ให้พัลส์ขอบขาขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4 วงจรดีเบาซ์สวิตช์

3.5.2 การทำงานของวงจร

จะใช้ IC7 เบอร์ 40106 ที่มีนอร์เกตอยู่ภายใน 5 ตัว นำมาสร้างวงจรดีเบาซ์สวิตช์ได้ 2 ชุด เอาต์พุตมี 2 จุดคือ เอาต์พุต "0" และ "1" ถ้าไม่มีการกดสวิตช์ที่เอาต์พุต "0" จะมีสถานะลอจิกเป็น "1" เมื่อกดสวิตช์จะเป็น "0" ที่เอาต์พุต "1" จะมีการทำงานตรงกันข้ามกัน คือเป็น "0" เมื่อไม่กดสวิตช์และเป็น "1" เมื่อกดสวิตช์ ถ้าจะมองในแง่ของการป้อนพัลส์ก็คือ เอาต์พุต "0" ให้พัลส์ขอบขาลง ส่วนเอาต์พุต "1" ให้พัลส์ขอบขาขึ้น

เมื่อไม่มีการกดสวิตช์ S9 อินพุตของ IC7/1 ที่ขา 1 จะมีสถานะเป็น "1" โดยแรงดันจากไฟเลี้ยง +5 โวลต์ ผ่าน R36 และ R37 ส่วน R38 จะทำหน้าที่ถ่ายทอดลอจิก "1" จากอินพุตของ IC7/1 ไปปรากฏที่เอาต์พุตตำแหน่ง "0" ส่วน IC7/1 เมื่อได้รับลอจิก "1" ก็จะกลับสถานะเป็น "0" ป้อนเข้าที่ IC7/2 ที่เอาต์พุตของ IC7/2 ก็จะกลายเป็น "1" ผ่านเข้าสู่ IC7/3 กลับสถานะอีกครั้งเป็น "0" ออกไปเป็นเอาต์พุต "1"

เมื่อกดสวิตช์ S9 อินพุต 1 ของ IC7/1 เสมือนถูกต่อลงกราวด์ได้รับลอจิก "0" ทำให้เอาต์พุตของ IC7/2 เป็น "1" เอาต์พุตของ IC7/2 จึงกลายเป็น "0" ป้อนเข้า IC7/3 กลับลอจิกเป็น "1" ออกไปที่เอาต์พุตตำแหน่ง "1" และจะคงสถานะนั้นไปจนกว่า S9 จะถูกปล่อยหรือเปิดวงจร ส่วนเอาต์พุตตำแหน่ง "0" ก็จะมีสถานะที่ตรงกันข้าม คือ เมื่อกด S9 ตัวความต้านทาน R38 ก็เสมือนต่อลงกราวด์

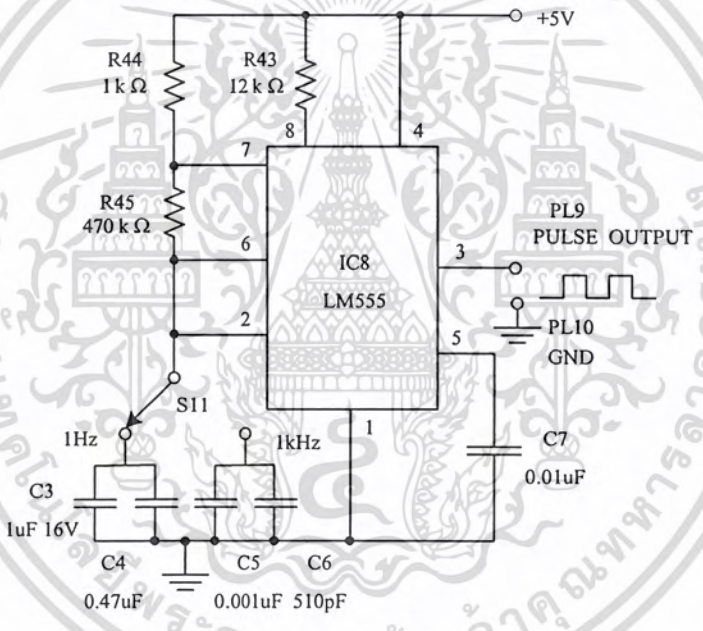
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระดับลอจิกที่เอาต์พุต “0” จึงกลายเป็น “0” ส่วน C1 จะทำหน้าที่ลดสัญญาณรบกวนอันอาจเกิดจากกดสวิตช์

3.6 วงจรกำเนิดสัญญาณพัลส์

3.6.1 การออกแบบและการสร้าง

วงจรกำเนิดสัญญาณพัลส์ออกแบบ และสร้างโดยใช้ไอซี LM 555 เพื่อจ่ายพัลส์ให้กับวงจรการทดลองจะจ่ายพัลส์ในลักษณะโยกสวิตช์เปลี่ยนความถี่ โดยมี 2 ความถี่ คือ 1 เฮิรตซ์และ 1 กิโลเฮิรตซ์



รูปที่ 3.5 วงจรกำเนิดสัญญาณพัลส์

3.6.2 การทำงานของวงจร

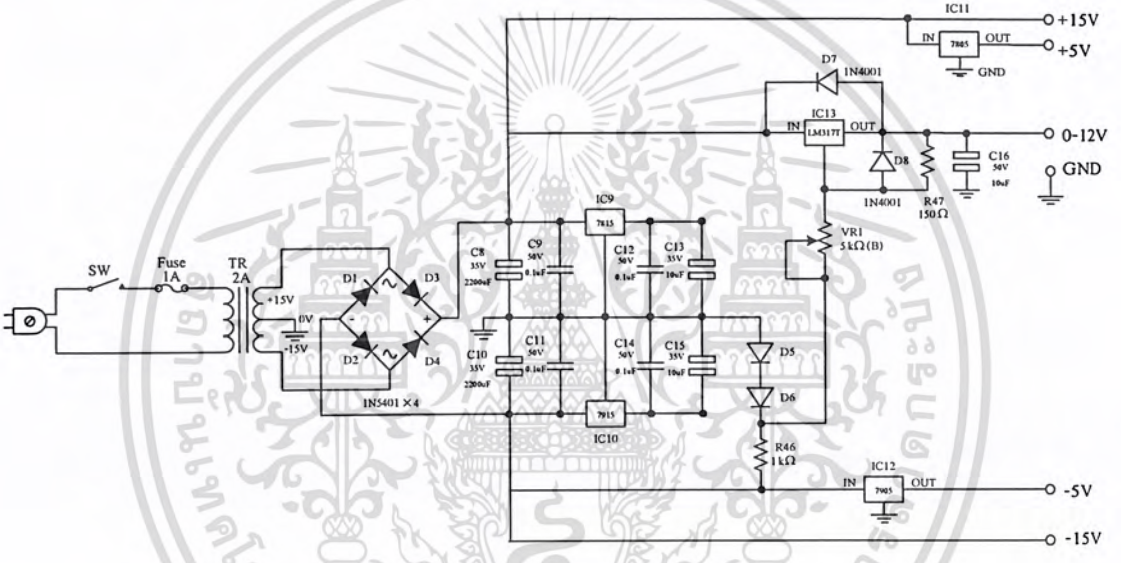
จากวงจรกำเนิดสัญญาณรูปสี่เหลี่ยมต่อเนื่องมีความถี่ 2 ค่าคือ 1 เฮิรตซ์และ 2 เฮิรตซ์ โดยใช้ IC8 เบอร์ 555 เป็นวงจรอะสเตเบิลมัลติไวเบรเตอร์ R43, R44, C5, C6 ทำหน้าที่กำหนดความถี่ของวงจรโดยผ่านการเลือกของสวิตช์ S11 ต่อกับ C3 และ C4 สัญญาณเอาต์พุตของวงจรจะมีความถี่ 1 เฮิรตซ์ถ้า S11 ต่อกับ C5 และ C6 สัญญาณเอาต์พุตจะมีความถี่ 1 กิโลเฮิรตซ์ สัญญาณเอาต์พุตมีระดับแรงดัน 5 โวลต์พีค ซึ่งออกทางขา 3 ของ IC8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.7 วงจรจ่ายแรงดันไฟ

3.7.1 การออกแบบและการสร้าง

วงจรจ่ายแรงดันไฟมีความจำเป็นอย่างยิ่งในการที่จะทำการทดลองใบงานเนื่องจากเป็นตัวที่จ่ายไฟเลี้ยงให้ทั้งชุดทดลองหลักและแผงทดลองย่อยโดยไฟที่ใช้ในแต่ละภาคแต่ละวงจรจะมีลักษณะการใช้ไฟเลี้ยงวงจรที่แตกต่างกันคือที่จะออกแบบสามารถสร้างแรงดันไฟ 5 ระดับคือ +5 โวลต์, –5 โวลต์ +15 โวลต์, -15 โวลต์ และปรับค่า 0-12 โวลต์ โดยใช้หม้อแปลง 15V, 0, 15V ขนาด 2 แอมป์



รูปที่ 3.6 วงจรจ่ายแรงดันไฟ

3.7.2 การทำงานของวงจร

วงจรของแหล่งจ่ายไฟนี้จะมีแรงดันทางเอาต์พุต 5 ระดับคือ +5 โวลต์, –5 โวลต์, +15 โวลต์, -15 โวลต์ และปรับค่า 0-12 โวลต์ โดยใช้หม้อแปลง 15V, 0, 15V ขนาด 2 แอมป์ D1 - D4 ต่อเป็นไดโอดบริดจ์ C8, C10 เป็นตัวปรับระดับแรงดันให้เรียบ C9, C11, C12, C14 เป็นตัวกรองความถี่

สำหรับ IC13 เบอร์ LM317T ซึ่งเป็นไอซีควบคุมแรงดันที่สามารถปรับค่าแรงดันได้ตั้งแต่ 1.2-30 โวลต์ แต่ในที่นี้ได้ออกแบบให้สามารถจ่ายแรงดันได้ 0-12 โวลต์ โดยต้องป้อนไฟลบขนาด 1.2 โวลต์ผ่านตัวความต้านทานที่ใช้ในการปรับค่าแรงดันเอาต์พุตเข้าที่ขา Adjust ของ IC13 ไฟลบ

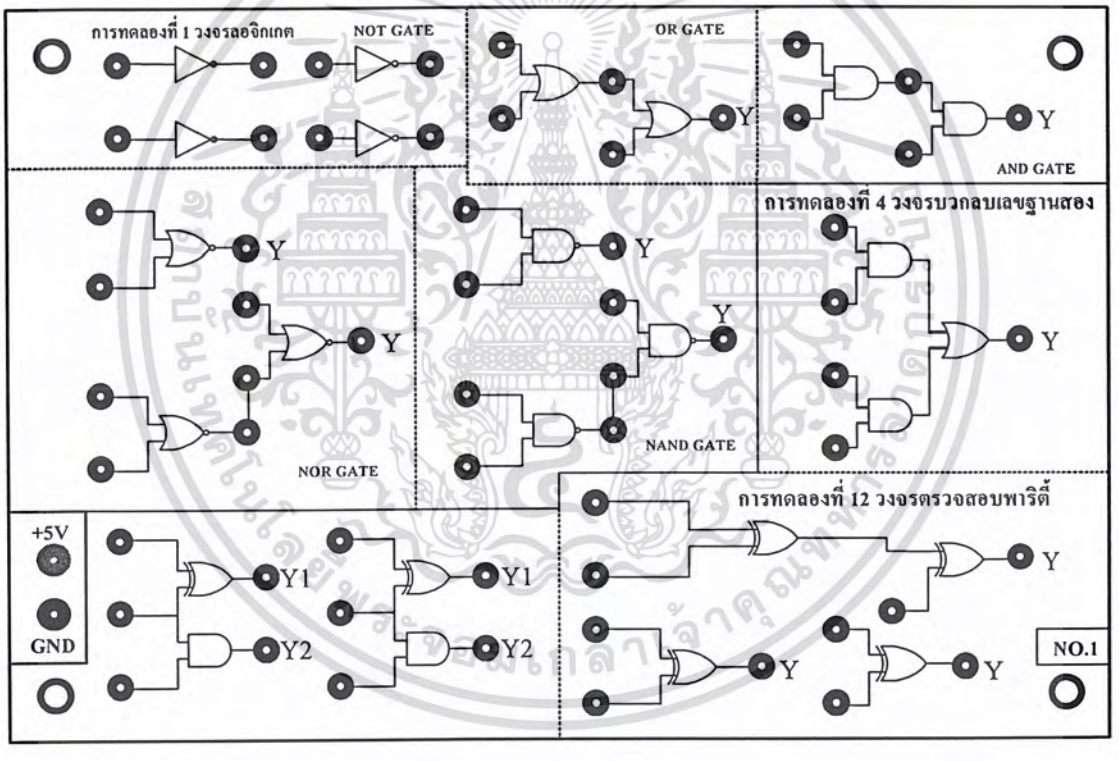
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นี้ได้มาจาก D5, D6 และ R46 โดยจ่ายผ่าน VR1 เข้าสู่ขา Adjust ของ IC13 แรงดันไฟตรงที่สามารถปรับค่าได้จะถูกจ่ายออกมาทางขาเอาต์พุตของ IC13 โดยสามารถปรับค่าได้ตั้งแต่ 0-12 โวลต์ที่ VR1

IC11 และ IC12 เบอร์ 7805 ทำหน้าที่ที่ควบคุมให้ได้แรงดัน +5 โวลต์ และ –5 โวลต์ เพื่อจ่ายให้กับไอซีทีที่ใช้ในการทดลอง โดยได้รับแรงดันอินพุตจาก IC9 และ IC10

3.8 แผงทดลองย่อยที่ 1 วงจรลอจิกเกต, บวกและลบเลขฐานสอง, ตรวจสอบพาริตี้

3.8.1 การออกแบบและการสร้าง



รูปที่ 3.7 แผงทดลองย่อยที่ 1 วงจรลอจิกเกต, บวกและลบเลขฐานสอง, ตรวจสอบพาริตี้

ในแผงการทดลองย่อยที่ 1 จะมีการทดลอง 3 ใบงานด้วยกัน คือ

1. ใบงานที่ 1 วงจรลอจิกเกต
2. ใบงานที่ 4 การบวกลบเลขฐานสอง
3. ใบงานที่ 12 การตรวจสอบพาริตี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งในแผงการทดลองย่อยที่ 1 นี้จะเห็นว่าเป็นการนำเอาเกตพื้นฐาน เช่น แอนด์เกต นอตเกต, นอร์เกต, แนนด์เกต์ และเอ็กคลูซีฟออร์เกต มาต่อร่วมกันเพื่อการใช้ทำการทดลองในแต่ละใบงาน

3.8.2 การทำงานของวงจร

แผงทดลองย่อยที่ 1 จะใช้สำหรับทดลองเกี่ยวกับวงจรเกตพื้นฐาน, วงจรบวกลบเลขฐานสอง และวงจรตรวจสอบพาริตี้ โดย IC1 มีนอร์เกตภายใน 6 ตัว แต่จะใช้เพียง 4 ตัวเท่านั้น IC2 และ IC3 เป็นไอซีออร์เกตและแอนด์เกตตามลำดับ ซึ่งแต่ละเบอร์จะมีเกตภายใน 4 ตัวใช้สำหรับทดลองคุณสมบัติของออร์เกตและแอนด์เกตขนาด 2 และ 3 อินพุต โดยจะต่อ INPUT ของออร์เกตและแอนด์เกตเข้าด้วยกัน

IC7 เบอร์ 74LS02 เป็นไอซีนอร์เกตภายใน 4 ตัว ใช้สำหรับทดลองคุณสมบัติของนอร์เกต การนำนอร์เกตมาต่อเป็นแนนด์เกต, ออร์เกต และแอนด์เกต

IC6 เบอร์ 74LS00 เป็นไอซีแนนด์เกต จะมีแนนด์เกตภายใน 4 ตัวใช้สำหรับทดลองคุณสมบัติของแนนด์เกต การนำแนนด์เกตมาต่อเป็นนอร์เกต, แอนด์เกต และออร์เกต โดยอินพุตแต่ละขาของ IC4 จะต่อเข้ากับ IC6

IC5 เบอร์ 74LS86 เป็นไอซีเอ็กคลูซีฟออร์เกต จะนำมาต่อร่วมกับ IC6 เบอร์ 74LS08 ซึ่งเป็นไอซีแอนด์เกต ใช้สำหรับต่อเป็นวงจรบวกและลบเลขฐานสองแบบคิดตัวทด และไม่คิดตัวทด

ส่วน IC8 เบอร์ 74LS86 จะใช้สำหรับการทดลองวงจรตรวจสอบพาริตี้ และสร้างพาริตี้บิต

3.9 แผงทดลองย่อยที่ 2 วงจรที่สร้างโดยเกตพื้นฐาน, แผนผังคาร์โนห์

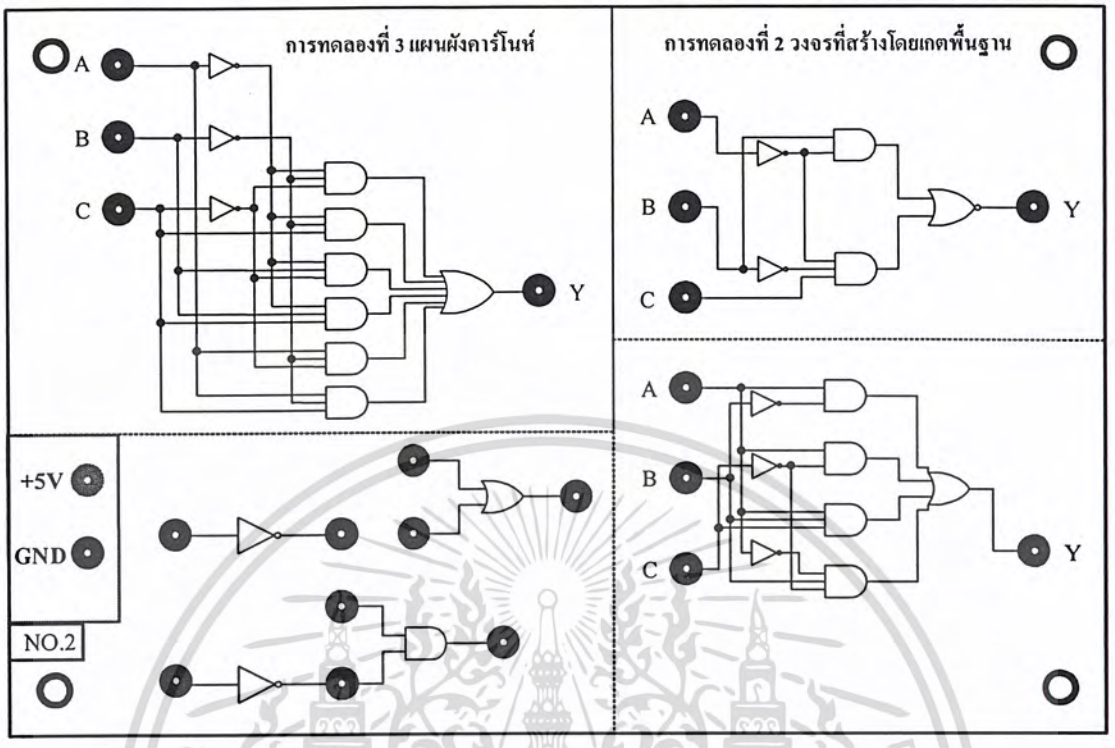
3.9.1 การออกแบบและการสร้าง

ในแผงการทดลองย่อยที่ 2 จะมีการทดลอง 2 ใบงานด้วยกัน คือ

1. ใบงานที่ 2 วงจรที่สร้างโดยเกตพื้นฐาน
2. ใบงานที่ 3 แผนผังคาร์โนห์

ซึ่งในแผงการทดลองย่อยที่ 2 นี้จะเป็นวงจรสำเร็จรูปที่ทำการป้อนอินพุต แล้วจะแสดงผลทางเอาต์พุต เช่น วงจรที่ใช้ทดลองในการลดรูปโดยใช้พีชคณิตบูลีน และแผนผังคาร์โนห์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 แผงทดลองย่อยที่ 2 วงจรที่สร้างโดยเกตพื้นฐาน, แผนผังคาร์โนห์

3.9.2 การทำงานของวงจร

เป็นการนำเอาเกตต่างๆ มาดัดแปลงตามสมการที่ให้มาเพื่อใช้ในการลดรูปสมการว่าเมื่อท้ายที่สุดแล้วสมการที่ทำการทดลองออกมาได้ค่าตรงตามกับสมการในทฤษฎีหรือไม่ โดยมีทฤษฎีการลดรูปบูลีนเข้ามาเกี่ยวข้องด้วยซึ่งจะต้องนำมาเป็นตัวคิดหาวิธีการลดรูปสมการให้สั้นที่สุด โดยมีไอซีประกอบดังนี้ คือ แอนด์เกต, ออร์เกต, นอตเกต และนอร์เกต ส่วนการทำงานเกตของแต่ละตัวก็ทำหน้าที่คุณสมบัติของตัวมันเองแต่เพียงแค่เรานำคุณสมบัติเฉพาะของเกตตัวนั้นๆ มาต่อเป็นวงจรเพื่อลดรูปสมการตามทฤษฎี

3.10 แผงทดลองย่อยที่ 3 วงจรเข้ารหัส, วงจรถอดรหัส, วงจรเปรียบเทียบมัลติเพล็กซ์เซอร์ และดีมัลติเพล็กซ์เซอร์

3.10.1 การออกแบบและการสร้าง

ในแผงการทดลองย่อยที่ 3 จะมีการทดลอง 4 ใบงานด้วยกัน คือ

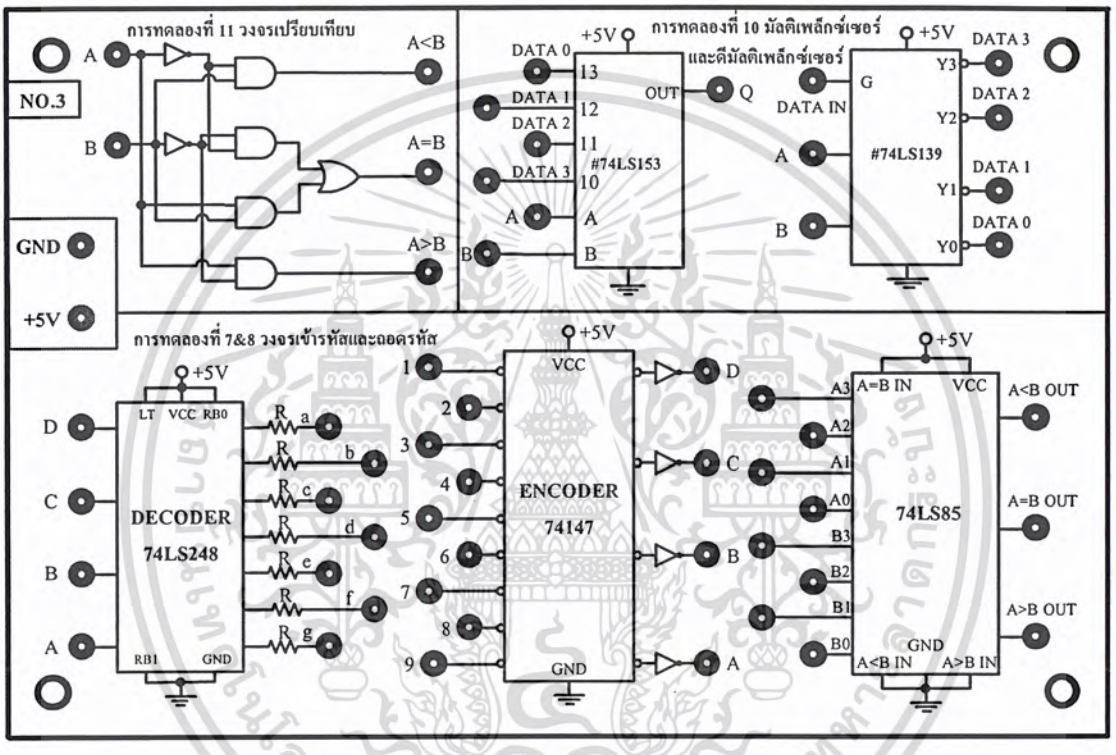
1. ใบงานที่ 7 วงจรเข้ารหัส
2. ใบงานที่ 8 วงจรถอดรหัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ใบงานที่ 10 มัลติเพล็กซ์เซอร์ และดีมัลติเพล็กซ์เซอร์

4. ใบงานที่ 11 วงจรเปรียบเทียบ

ซึ่งในแผงทดลองย่อยที่ 3 นี้จะเป็นการนำเกตพื้นฐานมาประกอบเป็นวงจรสำเร็จรูปสำหรับใช้ในการทดลองวงจรเปรียบเทียบ และวงจรเข้ารหัส BCD อีกทั้งยังมีใช้ไอซีสำเร็จรูปสำหรับการทดลองใบงานการเข้ารหัสถอดรหัสอีกด้วย

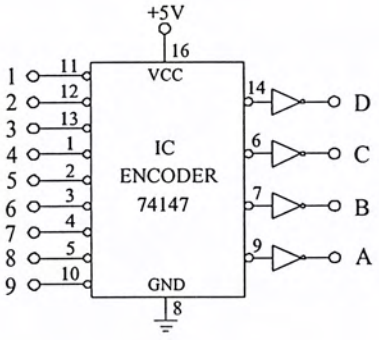


รูปที่ 3.9 แผงทดลองย่อยที่ 3 วงจรเข้ารหัสถอดรหัส, วงจรเปรียบเทียบ, มัลติเพล็กซ์เซอร์ และดีมัลติเพล็กซ์เซอร์

3.10.2 การทำงานของวงจร

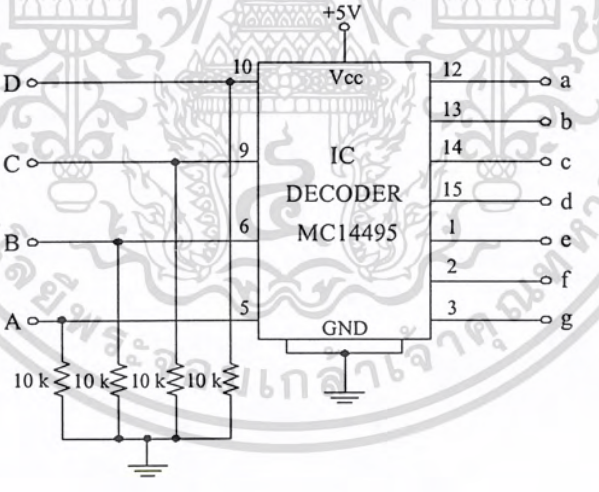
วงจรเข้ารหัส (Encoder) เป็นวงจรที่ทำหน้าที่แปลงข้อมูลจำนวนมากเป็นรหัส (Code) เพื่อลดจำนวนสายสัญญาณหรือจำนวนช่องสัญญาณ ไอซีเข้ารหัสที่นำมาใช้งานคือ IC7 เบอร์ 74147 ตำแหน่งขาต่างๆ ของ IC7 จะมีรายละเอียดดังรูปที่ 3.10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.10 ไอซีเบอร์ 74147

วงจรถอดรหัส IC11 เบอร์ MC14495 เป็นไอซีที่ทำหน้าที่ถอดรหัสเลขฐานสองเป็นเลขฐานสิบหก โดยสามารถต่อเอาต์พุตของ IC11 เข้ากับแอลอีดีตัว 7 ส่วนชนิดแคโทดร่วมได้โดยตรง ส่วนความต้านทาน 10 กิโลโอห์ม ต่อไว้เพื่อให้สภาวะเมื่อยังไม่ป้อนอินพุตเป็นลอจิก “0” เสมอ

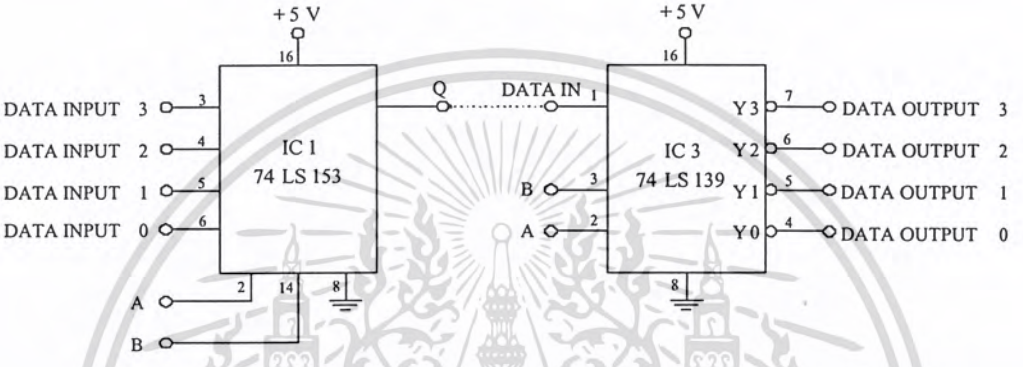


รูปที่ 3.11 วงจรถอดรหัส

วงจรมัลติเพล็กซ์เซอร์จะใช้ IC1 เบอร์ 74LS153 ซึ่งมี 4 อินพุต ในการเลือกเอาเอาต์พุตใดออกเลือกได้ที่ขาอินพุต Data Select A และ B ถ้า A และ B เป็น “0” ทั้งคู่ก็หมายความว่าจะเลือกข้อมูลอินพุต “0” ออกไปทางเอาต์พุต Q และไล่เรียงไปจนถึงเมื่อ A และ B เป็น “1” ก็จะเลือกข้อมูลอินพุต 3 ออกไป

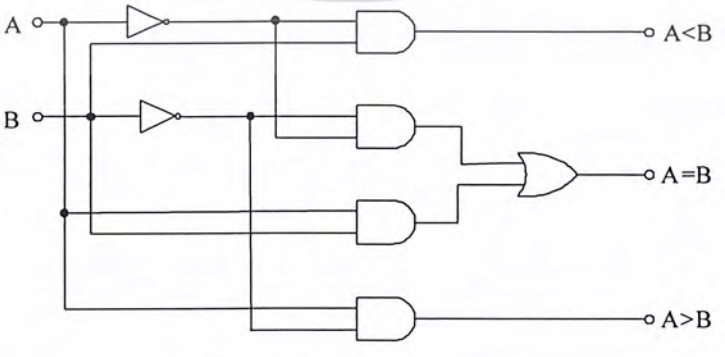
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรดีมัลติเพล็กซ์เซอร์จะใช้ IC3 เบอร์ 74LS139 มี 1 อินพุต 4 เอาต์พุตเป็นวงจรถอดรหัสของวงจรมัลติเพล็กซ์เซอร์อินพุตที่เข้ามายัง IC3 จะถูกเลือกให้ออกไปทางเอาต์พุต โดยการป้อนสัญญาณเข้าที่ขา Channel Data Select หรือขาเลือกช่องเอาต์พุต ซึ่ง คือ ขา A และ B เช่นเดียวกับ IC1 เมื่ออินพุต A และ B เป็น “0” ข้อมูลจะออกไปที่เอาต์พุตช่องที่ “0” และไล่ไปจนถึงเมื่อ A และ B เป็น “1” ข้อมูลจะออกไปที่ขาเอาต์พุตช่องที่ 3



รูปที่ 3.12 วงจรมัลติเพล็กซ์เซอร์ และดีมัลติเพล็กซ์เซอร์

วงจรเปรียบเทียบข้อมูลดิจิตอลจะให้เอาต์พุต 3 ลักษณะ คือ มากกว่า, น้อยกว่า และเท่ากัน โดยข้อมูลอินพุตจะมีตั้งแต่ 1 บิตขึ้นไป และต้องมีข้อมูลอย่างน้อย 2 ชุด คือชุด A และ B จากรูปด้านล่างเป็นวงจรเปรียบเทียบอินพุตขนาด 1 บิต ถ้าหากอินพุต A และ B มีค่าเท่ากัน เอาต์พุตที่ A = B จะมีค่าเป็น “1” ส่วนเอาต์พุตอื่นจะเป็น “0” ถ้าอินพุต A มากกว่า B คือ อินพุต A เป็น “1” อินพุต B เป็น “0” เอาต์พุตที่ A>B จะมีค่าเป็น “1” ส่วนเอาต์พุตอื่นจะเป็น “0”

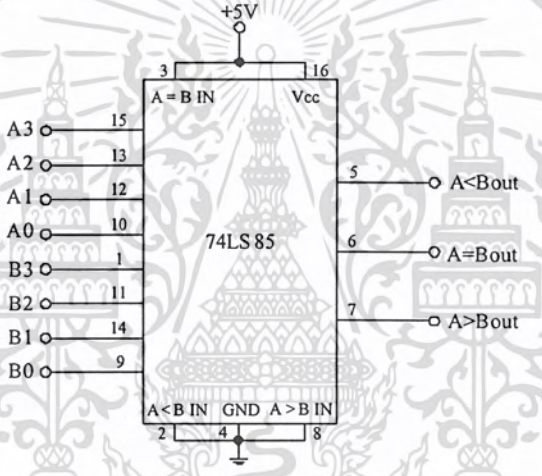


รูปที่ 3.13 วงจรเปรียบเทียบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.1 ตารางความจริงของการเปรียบเทียบ 1 บิต

อินพุต		เอาต์พุต		
A	B	A<B	A=B	A>B
0	0	0	1	0
0	1	1	0	0
1	0	0	0	1
1	1	0	1	0



รูปที่ 3.14 ไอซีเปรียบเทียบ (74LS85)

ไอซี 74LS85 เป็นวงจรเปรียบเทียบข้อมูลดิจิตอลขนาด 4 บิต ในการต่อใช้งานนั้นขาอินพุตที่ใช้กำหนดสถานะของการเปรียบเทียบ A = Bin ต้องต่อกับไฟ +5 โวลต์ ส่วนขา A > Bin และ A < Bin ให้ต่อลงกราวด์ในการเปรียบเทียบข้อมูลระหว่างชุด A และ B จะทำการเปรียบเทียบทีละบิต โดยจะทำการเปรียบเทียบบิตต่ำก่อนถ้ายังเท่ากันก็จะเปรียบเทียบที่อยู่สูงกว่า 1 บิต โดยถ้ายังเท่ากันก็จะเปรียบเทียบไปเรื่อยๆ ถ้ายังเท่ากันก็แสดงว่าข้อมูลชุด A และ B เท่ากันทำให้เอาต์พุต A = Bout มีค่าเป็น “1”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

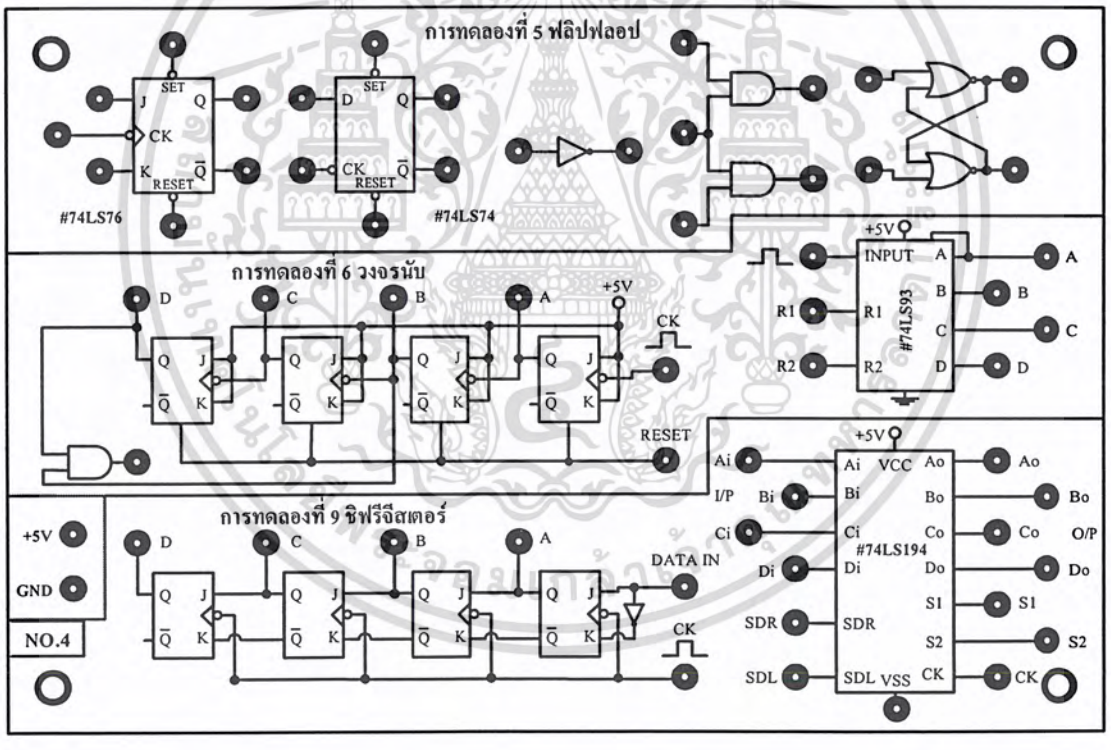
3.11 แผงทดลองย่อยที่ 4 ฟลิปฟลอป, วงจรนับ, วงจรชิฟต์รีจิสเตอร์

3.11.1 การออกแบบและการสร้าง

ในแผงการทดลองย่อยที่ 4 จะมีการทดลอง 3 ใบงานด้วยกัน คือ

1. ใบงานที่ 5 ฟลิปฟลอป
2. ใบงานที่ 6 วงจรนับ
3. ใบงานที่ 9 วงจรชิฟต์รีจิสเตอร์

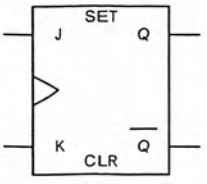
ซึ่งในแผงทดลองย่อยที่ 4 นี้จะเป็นการนำฟลิปฟลอปพื้นฐานมาประกอบเป็นวงจรสำหรับใช้ในการทดลองวงจรนับ และวงจรชิฟต์รีจิสเตอร์อีกทั้งยังมีใช้ไอซีสำเร็จรูปสำหรับการทดลองใบงานวงจรนับ และชิฟต์รีจิสเตอร์อีกด้วย



รูปที่ 3.15 แผงทดลองย่อยที่ 4 ฟลิปฟลอป, วงจรนับ, วงจรชิฟต์รีจิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

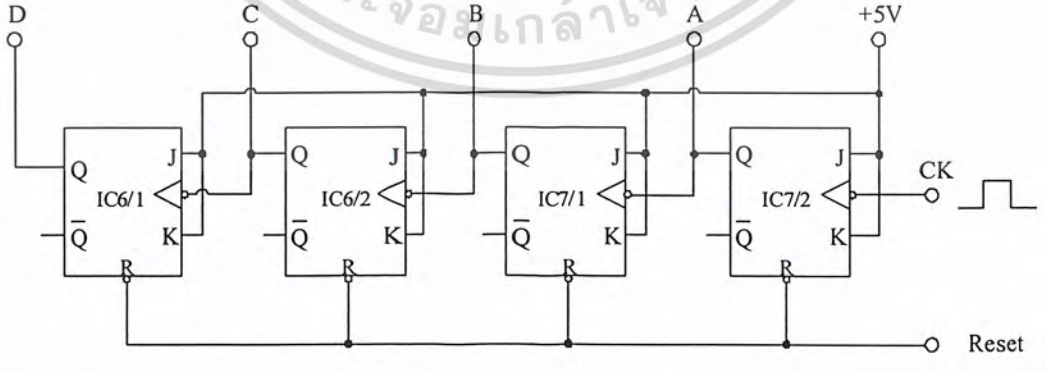
3.11.2 การทำงานของวงจร



รูปที่ 3.16 เจเคฟลิปฟลอป

ฟลิปฟลอป เป็น มัลติไวเบรเตอร์ ชนิด ไบสเตเบิล คือ มีเอาต์พุตคงที่อยู่ 2 สภาวะ สำหรับเอาต์พุตทั้งสองจะตั้งเงื่อนไขว่า เอาต์พุตหนึ่งจะเป็น Complement ของอีกเอาต์พุตหนึ่งในกรณีใดๆ ก็ตามหากเอาต์พุตหนึ่งไม่เป็น Complement ของอีกเอาต์พุตหนึ่งแล้วเราจะไม่ยอมให้เกิดขึ้น เอาต์พุตทั้งสองดังกล่าวจะคงอยู่ในสภาวะอันใดอันหนึ่งจนกว่าจะมี พัลส์อินพุต มากระตุ้นให้เปลี่ยนสภาวะไปการที่เอาต์พุตมีสภาวะคงตัว 2 สภาวะ และคงอยู่ในสภาวะใดสภาวะหนึ่งโดยไม่จำกัดเวลาเราจึงเรียกได้ว่ามันสามารถจดจำสภาวะที่เกิดขึ้นเมื่อพัลส์อันสุดท้ายป้อนเข้ามากระตุ้นที่อินพุตได้

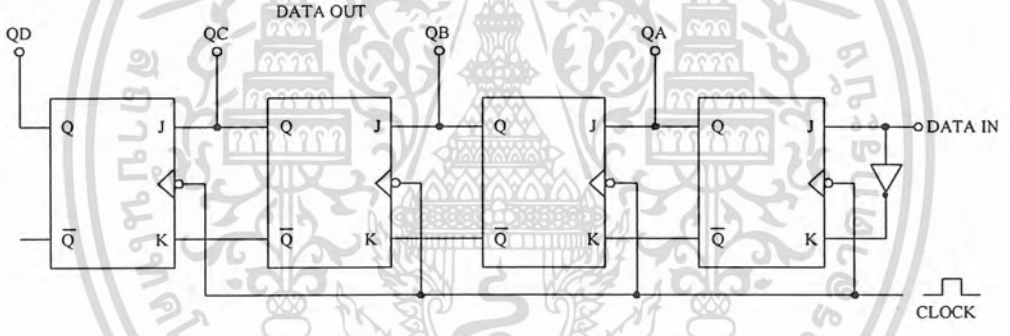
เจเคฟลิปฟลอป ได้รับการปรับปรุงจาก อาร์เอสฟลิปฟลอป เพื่อแก้ปัญหาสถานะลอจิกที่ไม่สามารถกำหนดได้ เมื่ออินพุตทั้งสองของฟลิปฟลอปเป็น “1” โดย เจเคฟลิปฟลอปจะเกิดสภาวะลอจิกท็อกเกิล (Toggle) เมื่ออินพุตทั้งสองของฟลิปฟลอปเป็น “1” สามารถดัดแปลง อาร์เอสฟลิปฟลอป เป็น เจเคฟลิปฟลอปได้โดยการต่อ AND Gate 2 อินพุต 2 ตัว



รูปที่ 3.17 วงจรนับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรจะเป็นวงจรนับค่าตั้งแต่ 0000 - 1111 โดยใช้ J/K ฟลิปฟลอป 4 ตัว มาต่อร่วมกัน ซึ่งจะทำงานที่ลอจิก “0” หรือที่พัลส์ขอบขาลง เริ่มแรกที่จะทำให้เอาต์พุตของวงจรนับเป็น 0000 โดยการทำให้ขา Reset เป็น “1” ชั่วขณะ จากนั้นเมื่อทำการป้อนพัลส์ลูกที่ 1 เข้ามาจะทำให้ IC7/2 ได้รับสัญญาณนาฬิกาเป็น “1” ขา Q ของ IC7/2 จึงเป็น “1” ส่วนไอซีตัวอื่นๆ จะไม่ทำงานเอาต์พุตที่ได้จะเป็น 0001 เมื่อป้อนพัลส์ลูกต่อมาขา Q ของ IC7/2 จะมีค่ากลับเป็นตรงข้ามคือเป็น “0” เมื่อ QA เป็น “0” จะส่งผลให้ IC7/1 ได้รับสัญญาณนาฬิกาเป็น “0” ทำให้ QB มีค่าเป็น “1” C6 ก็ยังคงไม่ทำงานเพราะได้รับสัญญาณนาฬิกาที่เป็น “1” เอาต์พุตที่ได้ก็เป็น 0010 เมื่อพัลส์เข้ามาอีก IC7/2 จะได้รับสัญญาณนาฬิกาเป็น “0” ส่งผลให้ QA กลับเป็นตรงข้ามคือเป็น “1” ทำให้ IC7/1 ได้รับสัญญาณนาฬิกา “1” จึงทำให้ไม่ทำงานเอาต์พุตที่ได้ก็จะเป็น 0011 เมื่อพัลส์ลูกต่อมาเข้ามาก็จะนับไปเรื่อยๆ เมื่อพัลส์เข้ามาครบ 16 ลูกเอาต์พุตจะเป็น 1111 เมื่อมีพัลส์เข้ามาอีกก็จะได้เอาต์พุตกลับเป็น 0000 ซึ่งก็จะทำการเริ่มนับใหม่อีกครั้งหนึ่ง



รูปที่ 3.18 วงจรชิฟต์รีจิสเตอร์

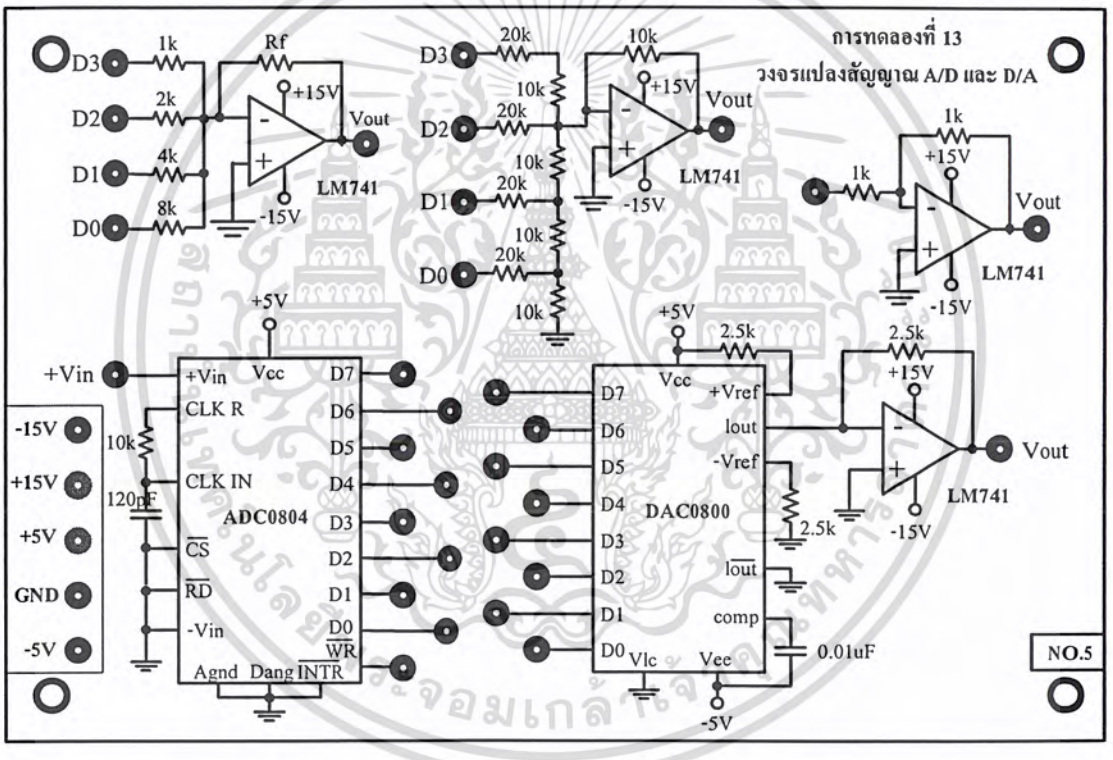
วงจรชิฟต์รีจิสเตอร์นี้จะเป็นแบบ SIPO ขนาด 4 บิต โดยจะใช้ JK ฟลิปฟลอป 4 ตัวมาต่อพ่วงกันข้อมูลจะเข้าที่ขา Data in ของ IC9/2 และจะมีส่วนหนึ่งต่อผ่านนอร์เกตเข้าที่ขา K ของ IC9/2 ในการป้อนข้อมูลจะทำการป้อนข้อมูลทีละบิต โดยในการป้อนข้อมูล 1 บิต ก็จะต้องใช้สัญญาณนาฬิกาหนึ่งลูก ดังนั้นถ้าต้องการให้ครบ 4 บิตก็จะต้องใช้สัญญาณนาฬิกาสี่ลูกเมื่อมีสัญญาณนาฬิกาลูกแรกเข้ามาข้อมูลจะออกมาปรากฏที่ขา QA ของ IC9/2 เมื่อสัญญาณนาฬิกาลูกที่สองเข้ามาข้อมูลก็จะเลื่อนไปออกที่ขา QB ของ IC9/1 จนถึงสัญญาณนาฬิกาลูกที่สี่เข้ามาข้อมูลจะออกมาทางขา QD ของ IC10/1 ข้อมูลที่ถูกส่งเข้ามาทาง Data in จะถูกเลื่อนออกทาง Data out ในลักษณะอนุกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.12 แผงทดลองย่อยที่ 5 วงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอล และสัญญาณดิจิตอลเป็นสัญญาณแอนะลอก

3.12.1 การออกแบบและการสร้าง

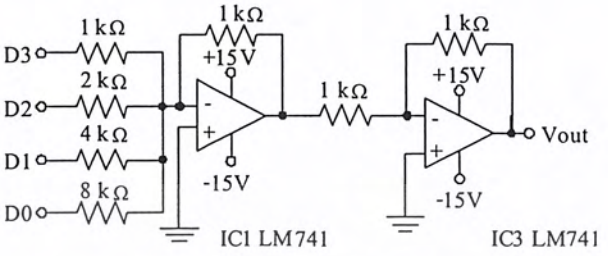
ในแผงการทดลองย่อยที่ 5 จะมีการทดลองใบงานเดียว คือ การแปลงวงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอลและสัญญาณดิจิตอลเป็นสัญญาณแอนะลอก ซึ่งจะประกอบด้วยวงจร DAC แบบกำหนดน้ำหนักตัวต้านทาน วงจร DAC แบบ R-2R แลดเดอร์ และยังมีไอซีดิจิตอลเป็นสัญญาณแอนะลอกด้วย



รูปที่ 3.19 แผงการทดลองย่อยที่ 5 วงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอล และสัญญาณดิจิตอลเป็นสัญญาณแอนะลอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.12.2 การทำงานของวงจร

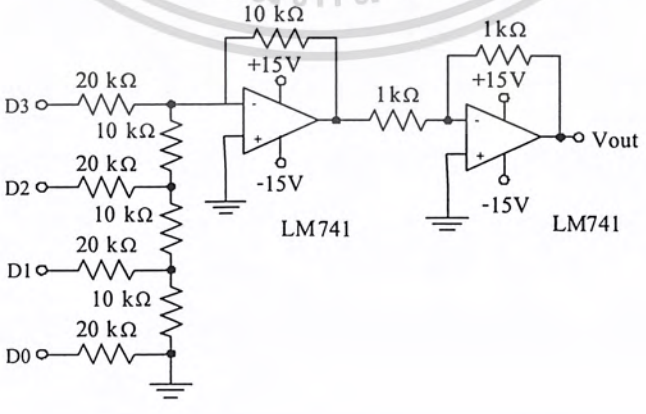


รูปที่ 3.20 วงจร DAC แบบกำหนดน้ำหนักตัวต้านทาน

วงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณแอนะลอกแบบกำหนดน้ำหนักตัวความต้านทาน คือ วงจรรวมสัญญาณความต้านทานที่นำมาต่ออนุกรมกับอินพุตจะมีค่าแตกต่างกันตามสัดส่วนที่กำหนดไว้คือ 1, 2, 4 และ 8 เท่า โดยแรงดันแอนะลอกทางเอาต์พุตของ IC1 สามารถหาได้จาก

$$Vout = -\left(\frac{Rf}{Ri}\right) \times Vin \qquad (3.1)$$

จากสมการ Vout จะพบว่าแรงดันที่ได้จะมีค่าเป็นลบ ดังนั้นจึงต้องเพิ่ม IC2 เข้าไปอีกหนึ่งตัวโดยให้มีอัตราการขยายเท่ากับหนึ่ง ดังนั้นแรงดัน Vout ที่ได้จาก IC3 จะมีค่าเป็นบวก

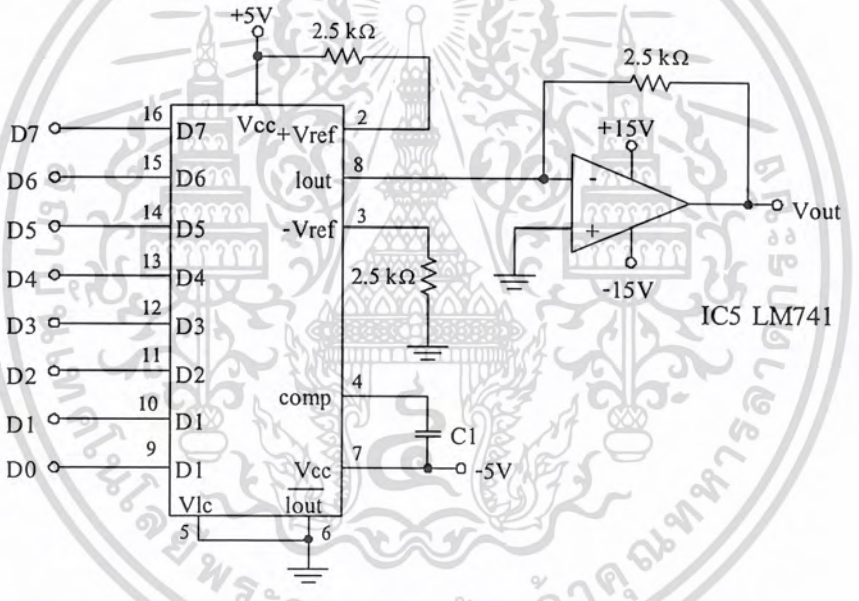


รูปที่ 3.21 วงจร DAC แบบ R-2R แลดเดอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณแอนะลอกแบบ R-2R แลดเดอร์อาศัยหลักการของการแบ่งกระแสในการออกแบบในสภาวะที่เป็น “1” บิตที่สูงกว่าจะมีกระแสไหลมากกว่าบิตที่อยู่ต่ำกว่า จากนั้น จะนำกระแสทั้งหมดมารวมกันแล้วนำไปผ่าน IC2 เพื่อเปลี่ยนให้อยู่ในรูปของแรงดัน แต่เนื่องจากแรงดันเอาต์พุตที่ได้จาก IC2 มีค่าเป็นลบ จึงต้องทนแรงดันไฟลบที่ได้มาผ่าน IC3 ที่มีอัตราการขยายเท่ากับหนึ่งเพื่อให้ได้แรงดันเอาต์พุตมีค่าเป็นบวก แรงดันเอาต์พุตสามารถคำนวณได้จากสูตร

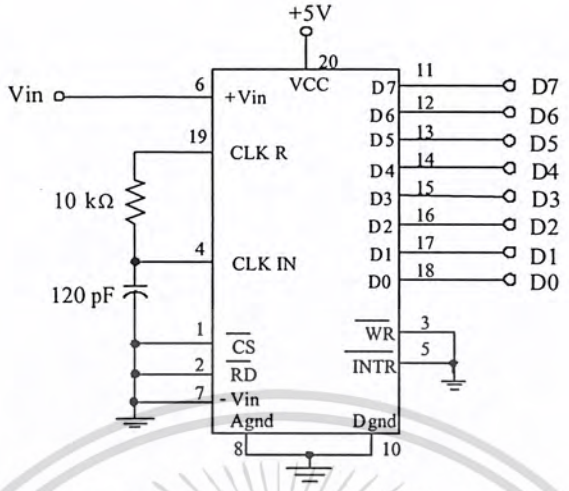
$$Vout = \left(\frac{1}{2} + \frac{1}{8} + \frac{1}{16}\right) \times Rf \qquad (3.2)$$



รูปที่ 3.22 ไอซีแปลงสัญญาณดิจิตอลเป็นสัญญาณแอนะลอก

DAC0800 เป็นไอซีแปลงสัญญาณดิจิตอลเป็นสัญญาณแอนะลอก ซึ่งมีแหล่งกำเนิดกระแสอ้างอิงภายในตัวมันเอง ขา 5 ถึง ขา 12 เป็นข้อมูลอินพุตแบบดิจิตอลขนาด 8 บิต จะถูกแปลงเป็นสัญญาณแอนะลอกในรูปกระแสไฟฟ้าออกมาทางขา 4 โดยมี R1 และ R2 ทำหน้าที่กำหนดแรงดันอ้างอิงภายในให้แก่ IC6 กระแสที่ออกมาจาก IC6 จะเข้ามายังวงจรแปลงกระแสไฟฟ้าเป็นแรงดันโดย IC5 ซึ่งเป็นไอซีออปแอมป์เบอร์ LM741 แรงดันเอาต์พุตจะออกจากขา 6 ของ IC5 โดยมี R3 เป็นตัวควบคุมอัตราการขยาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.23 วงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอล

IC4 เบอร์ ADC0804 เป็นไอซีแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอลขนาด 8 บิต สัญญาณแอนะลอกที่ต้องการแปลงจะถูกป้อนเข้าที่อินพุต ขา 6 อินพุต WR เป็นอินพุตสำหรับป้อนสัญญาณควบคุมการทำงานของ IC4 ถ้าต้องการให้ IC4 ทำการแปลงสัญญาณอย่างต่อเนื่องต้องป้อนลอจิก "0" เข้าที่ขา WR และ INTR

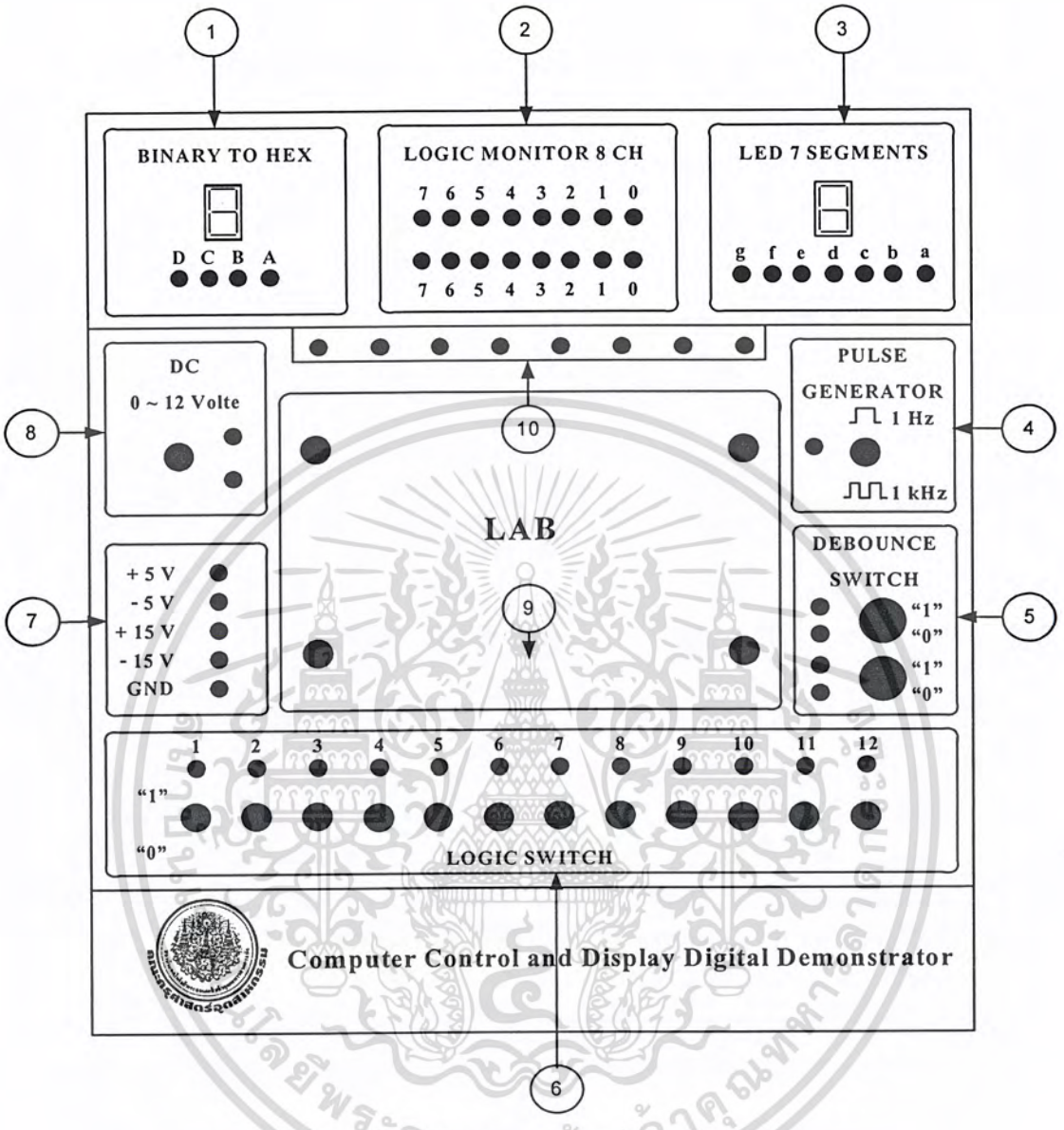
เอาต์พุตข้อมูลดิจิตอลจะออกมาทางขา 11 ถึงขา 18 ของ IC4 เป็น D7 - D0 ตามลำดับ ขา 18 ของ IC4 เป็น D7 - D0 ตามลำดับ R4 และ C2 ทำหน้าที่กำหนดการทำงานของวงจรออสซิลเลเตอร์ภายในตัว IC4 แรงดันสูงสุดที่สามารถป้อนเข้าที่อินพุต +Vin คือ +5 โวลต์ โดยจะได้เอาต์พุตเป็น 11111111

3.13 การออกแบบกล่อง และการจัดวางอุปกรณ์ต่างๆ

3.13.1 หน้าปัทม์ชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์

การออกแบบในส่วนหน้าปัทม์ออกแบบให้ใช้งานง่าย โดยส่วนด้านบนจะเป็นวงจรลอจิกมอนิเตอร์มีไว้เพื่อแสดงสภาวะทางเอาต์พุต ตามด้วยวงจรถอดรหัสเลขฐานสองเป็นเลขฐานสิบหกมีไว้แสดงการถอดรหัส และในส่วนของ LED 7 - Segment ทางด้านกลางเป็นส่วนของการวางแผงทดลองออกแบบให้สามารถถอดเปลี่ยนแผงทดลองได้แผงทดลองย่อยมีขนาดกว้าง 6 นิ้วยาว 4 นิ้ว ทางด้านซ้าย จะเป็นส่วนของวงจรแหล่งจ่ายแรงดันไฟแบบปรับค่าได้ 0- 12 โวลต์ และแบบคงที่ ทางด้านขวาจะเป็นส่วนของวงจรกำเนิดสัญญาณพัลส์ และวงจรดีเบาซ์สวิตช์ซึ่ง ลักษณะของหน้าปัทม์ชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์แสดงดังรูปที่ 3.24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

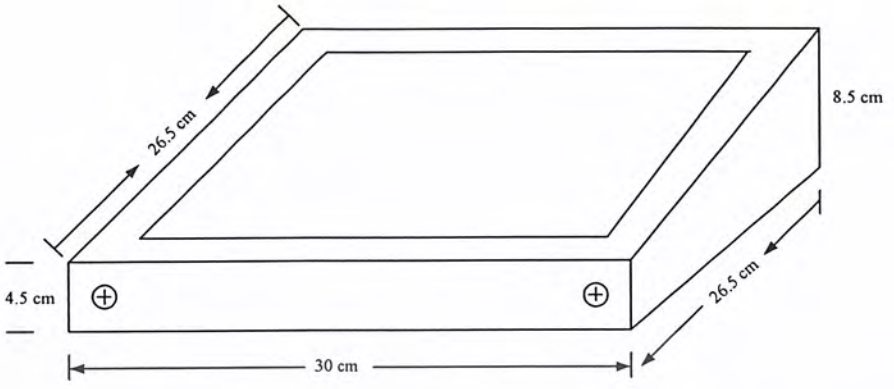


รูปที่ 3.24 หน้าปัทม์ชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์

3.13.2 กล่องชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์

ชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์ ออกแบบโดยใช้กล่องที่มีความลาดเอียงเล็กน้อยเพื่อความสะดวกในการทดลอง มีขนาดความกว้าง 26.5 เซนติเมตร ยาว 30 เซนติเมตร ความสูงทางด้านหน้า 4.5 เซนติเมตร ความสูงทางด้านหลัง 8.5 เซนติเมตร ดังรูปที่ 3.25

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

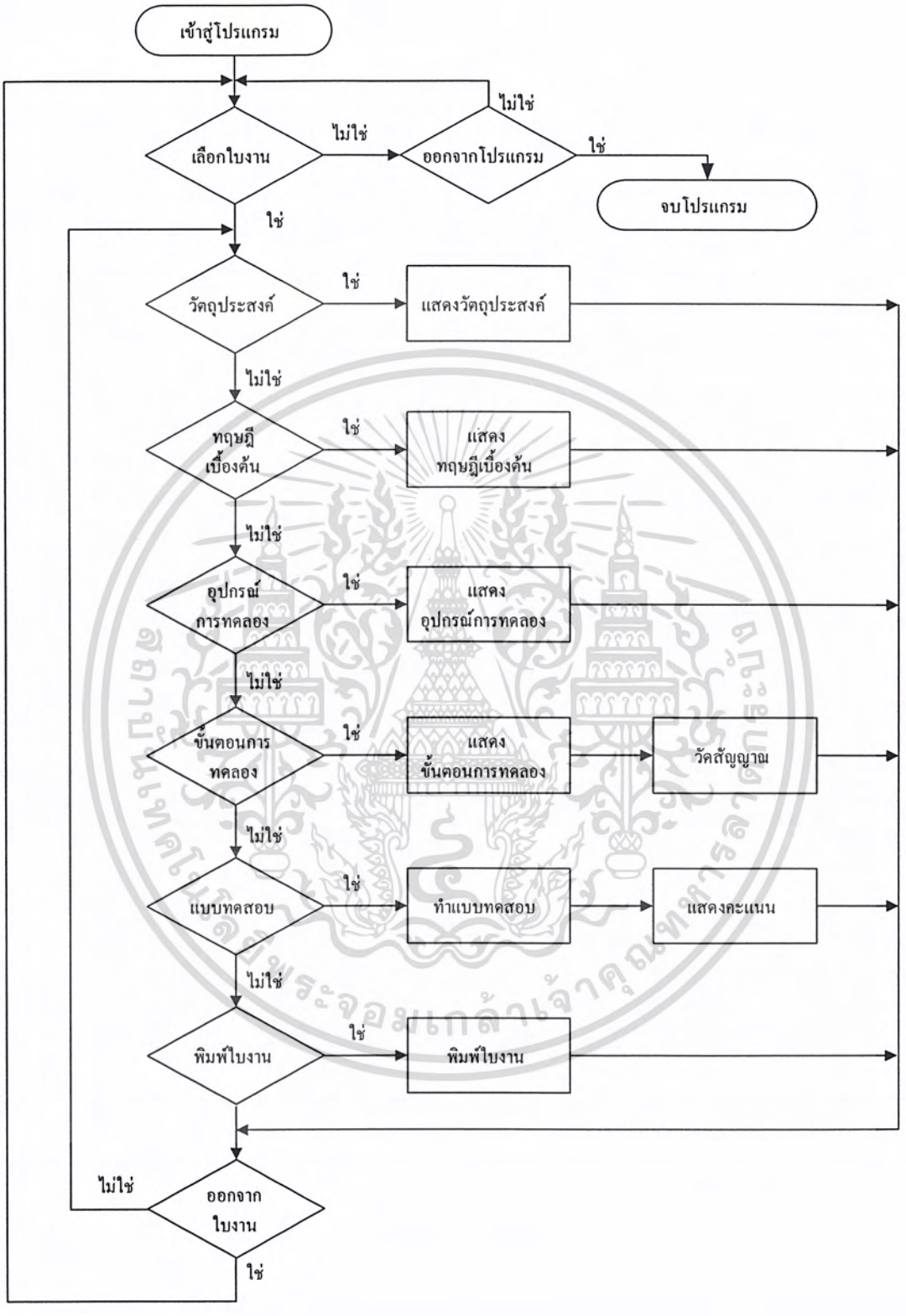


รูปที่ 3.25 ขนาดกล่องของชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์

3.14 การออกแบบโปรแกรม

จากรูปที่ 3.26 แสดงผังงานของโปรแกรมชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์ เริ่มจากการเข้าสู่โปรแกรมจะเข้าสู่หน้าจอให้เลือกใบงานการทดลองซึ่งจะมีทั้งหมด 13 ใบงาน ถ้าไม่เลือกก็สามารถออกจากโปรแกรมได้ทันที ในกรณีที่เลือกใบงานใดใบงานหนึ่งจะเข้าสู่หน้าจอใบงานซึ่งจะแสดงหัวข้อของใบงานขึ้นมาและมีปุ่มให้เลือก 6 ปุ่ม คือ วัตถุประสงค์ ทฤษฎีเบื้องต้น อุปกรณ์การทดลอง ขั้นตอนการทดลอง แบบทดสอบ พิมพ์ใบงาน และปุ่มกลับเมนูหลักอีก 1 ปุ่ม ในกรณีที่เลือกวัตถุประสงค์จะแสดงวัตถุประสงค์การทดลองขึ้นมา ในกรณีถ้าเลือกทฤษฎีเบื้องต้นจะแสดงทฤษฎีขึ้นมาที่หน้าจอเมื่อมีหลายหน้าจะแสดงปุ่มต่อไปให้เลือก ในกรณีที่มีหน้าเดียวจะไม่ขึ้นปุ่มต่อไปให้ ในกรณีถ้าเลือกอุปกรณ์การทดลองจะแสดงอุปกรณ์ที่ประกอบการทดลองในใบงานนั้นๆ ขึ้นมาให้ทราบในกรณีเมื่อเลือกขั้นตอนการทดลองก็จะแสดงลำดับการทดลองตั้งแต่ขั้นที่ 1 เรียงลำดับไปถึงขั้นตอนสุดท้ายมีวงจรแสดงให้ต่อตามและมีการแสดงผลสัญญาณที่วัดได้ผ่านหน้าจอคอมพิวเตอร์ ในกรณีที่เลือกแบบทดสอบจะแสดงคำถามแบบปรนัย 4 ตัวเลือกขึ้นมาให้ทำจำนวน 5 ข้อ เมื่อทำการทดลองเสร็จต้องการออกจากใบงานให้เลือกที่ปุ่มกลับเมนูหลัก และเลือกออกจากโปรแกรมอีกครั้งหนึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.26 ผังการทำงานของโปรแกรมประกอบการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4
การทดลองและผลการทดลอง

4.1 กล่าวนำ

ในการทดลองที่จัดทำขึ้นจะต้องใช้อุปกรณ์ที่สำคัญในการทดลอง คือ ชุดทดลองหลัก ชุดทดลองย่อยเครื่องคอมพิวเตอร์ที่ทำการโปรแกรมไว้แล้ว ในแผงทดลองหลักจะประกอบไปด้วย วงจรลอจิกมอนิเตอร์, วงจรถอดรหัสเลขฐานสองเป็นเลขฐานสิบหก, วงจรลอจิกสวิตช์, วงจรดีเบาซ์สวิตช์ วงจรกำเนิดสัญญาณพัลส์และวงจรจ่ายแรงดัน สำหรับแผงทดลองย่อยมี 5 แผงทดลอง สามารถทำการทดลองได้ 13 การทดลอง

ในบทที่ 4 นี้จะเป็นการทดลองและผลการทดลองของแผงทดลองหลัก และแผงทดลองย่อยโดยจะทดลองว่าแผงทดลองหลักสามารถส่งอินพุตและแสดงเอาต์พุตได้จริง ส่วนแผงทดลองย่อยนั้นทดลองว่าสามารถใช้ทำการทดลองได้จริง จึงได้แยกการทดลองและผลการทดลองเป็นของแต่ละแผงทดลองย่อย ดังจะแสดงต่อไปนี้

4.2 การทดลองวงจรลอจิกมอนิเตอร์

วงจรลอจิกมอนิเตอร์สามารถแสดงสถานะของการทำงานได้สองลักษณะ คือ “0” หรือ “1” ในการทดลองภาคลอจิกมอนิเตอร์จึงใช้การสังเกตสถานะของแอลอีดี ว่าอยู่ในลักษณะใด

4.2.1 ลำดับขั้นการทดลอง

1) นำแหล่งจ่ายไฟ +5 โวลต์ ต่อเข้าที่อินพุต 0-7 ของชุดลอจิกมอนิเตอร์สังเกตผล

2) ต่ออินพุต 0-7 ลงกราวด์ผลการทดลองเป็นดังตารางที่ 4.1

4.2.2 ผลการทดลอง

ตารางที่ 4.1 ผลการทดลองของวงจรลอจิกมอนิเตอร์

ตำแหน่งสถานะ	7	6	5	4	3	2	1	0
ป้อนไฟ +5 โวลต์	ติด	ติด	ติด	ติด	ติด	ติด	ติด	ติด
ป้อนไฟ 0 โวลต์	ดับ	ดับ	ดับ	ดับ	ดับ	ดับ	ดับ	ดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การทดลองวงจรถอดรหัสเลขฐานสองเป็นเลขฐานสิบหก

4.3.1 ลำดับขั้นการทดลอง

1) วงจรชุดนี้จะทำการแสดงผลเลขฐานสิบหก ตั้งแต่ 0-F โดยจะต้องทำการป้อนเลขฐานสองเข้าที่อินพุตของวงจร

2) ป้อนเลขฐานสองตามตาราง สังเกตการเปลี่ยนแปลงที่ตัวแสดงผล 7 ส่วนจะได้ผลการทดลองดังตารางที่ 4.2

4.3.2 ผลการทดลอง

ตารางที่ 4.2 ผลการทดลองของวงจรถอดรหัสเลขฐานสองเป็นเลขฐานสิบหก

อินพุต				เอาต์พุต
D	C	B	A	
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9
1	0	1	0	A
1	0	1	1	B
1	1	0	0	C
1	1	0	1	D
1	1	1	0	E
1	1	1	1	F

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 การทดลองวงจรลอจิกสวิตช์

วงจรลอจิกสวิตช์จะให้สถานะทางเอาต์พุตของวงจรเป็น “0” และ “1” จึงสามารถทำการทดลองได้โดยการสังเกตสถานะของ LED ว่าอยู่ในสภาวะใด

4.4.1 ลำดับขั้นการทดลอง

1) นำโวลต์มิเตอร์วัดระดับแรงดันที่เอาต์พุตของสวิตช์แต่ละตัว โดยยังไม่ต้องทำการโยกสวิตช์

2) สังเกต และบันทึกผล แล้วทำการกดสวิตช์ในตำแหน่งต่างๆ บันทึกผลได้ดังตารางที่ 4.3

4.4.2 ผลการทดลอง

ตารางที่ 4.3 ผลการทดลองของวงจรลอจิกสวิตช์

ตำแหน่งสถานะ	1	2	3	4	5	6	7	8
สวิตช์อยู่ที่ 0	0V	0V	0V	0V	0V	0V	0V	0V
สวิตช์อยู่ที่ 1	5V	5V	5V	5V	5V	5V	5V	5V

4.5 การทดลองวงจรดีเบาซ์สวิตช์

วงจรดีเบาซ์สวิตช์สามารถผลิตลอจิกได้ 2 ระดับคือ “0” และ “1” ในเวลาเดียวกันแต่ถ้าหากมีการกดสวิตช์จะทำให้สถานะทางเอาต์พุตของวงจรดีเบาซ์สวิตช์กลับเป็นตรงกันข้าม

4.5.1 ลำดับขั้นการทดลอง

1) นำโวลต์มิเตอร์วัดระดับแรงดันเอาต์พุตของวงจรดีเบาซ์สวิตช์ทั้งสองจุด แล้วสังเกตและบันทึกผล

2) ทำการกดสวิตช์ของวงจรดีเบาซ์สวิตช์ สังเกต และบันทึกผลได้ดังตารางที่ 4.4

4.5.2 ผลการทดลอง

ตารางที่ 4.4 ผลการทดลองของวงจรดีเบาซ์สวิตช์

ตำแหน่งเอาต์พุต	“0”	“1”
ไม่กดสวิตช์	0V	5V
กดสวิตช์	5V	0V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.6 การทดลองวงจรกำเนิดสัญญาณพัลส์

ตำแหน่งของสวิตช์วงจรกำเนิดสัญญาณพัลส์มี 2 ตำแหน่ง คือ ตำแหน่งที่ทำงานที่ความถี่ 1 Hz และความถี่ 1 kHz

4.6.1 ลำดับขั้นการทดลอง

1) นำออสซิลโลสโคปทำการวัดสัญญาณที่เอาต์พุตของวงจรกำเนิดสัญญาณพัลส์

2) ทำการปรับตำแหน่งสวิตช์ไปที่ความถี่ 1 Hz และความถี่ 1 kHz

4.6.2 ผลการทดลอง

จะได้สัญญาณเอาต์พุตของวงจรกำเนิดสัญญาณพัลส์ที่ความถี่ 1 Hz และสัญญาณเอาต์พุตของวงจรกำเนิดสัญญาณพัลส์ที่ความถี่ 1 kHz ขนาดแรงดัน 5 Vp-p

4.7 การทดลองวงจรจ่ายแรงดัน

4.7.1 ลำดับขั้นการทดลอง

1) ต่อไฟ 220 โวลต์เอซีผ่านหม้อแปลงเข้าวงจรแหล่งจ่ายไฟ

2) ใช้โวลต์มิเตอร์วัดที่เอาต์พุตของภาคแหล่งจ่ายแรงดันแล้วทำการปรับค่าความต้านทานปรับค่าได้ สังเกตที่โวลต์มิเตอร์

4.7.2 ผลการทดลอง

ที่โวลต์มิเตอร์ระดับแรงดันจะเพิ่มขึ้นเรื่อยๆ สามารถวัดตรงปรับค่าได้ตั้งแต่ 0-12 โวลต์ และยังมีแหล่งจ่ายไฟคงที่อีกคือ วัดได้ + 5 โวลต์ -5 โวลต์ +15 โวลต์ และ -15 โวลต์ซึ่งผลการทดลองสามารถวัดไฟออกมาได้ตรงตามที่วงจรการทดลองต้องการใช้ในการทดลอง

4.8 การทดลองแผงทดลองย่อยที่ 1

ในแผงทดลองย่อยที่ 1 นี้ ประกอบด้วยการทดลองวงจรลอจิกเกต, วงจรบวกลบเลขฐานสอง, วงจรตรวจสอบพาริตี้ ซึ่งจะเลือกทดลองวงจรตรวจสอบพาริตี้ ลำดับขั้นการทดลอง และผลการทดลอง เป็นดังนี้

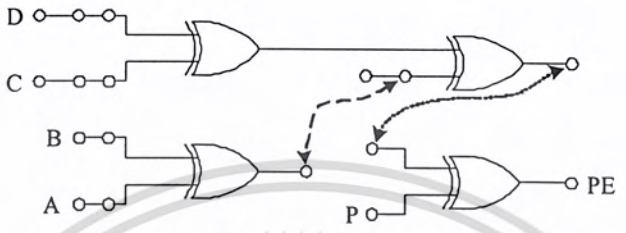
4.8.1 ลำดับขั้นการทดลอง

1) นำแผงทดลองย่อยที่ 1 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 12

2) จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 1 ที่ตำแหน่ง +5 V และ GND

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3) ใช้วงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B, C, D และ P จากนั้นต่อเอาต์พุต PE ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 4.5



รูปที่ 4.1 วงจรที่ใช้ทดลองแผงทดลองย่อยที่ 1

4.8.2 ผลการทดลอง

ตารางที่ 4.5 ผลการทดลองวงจรที่ใช้ในการทดลองแผงทดลองย่อยที่ 1

อินพุต				P	PE
D	C	B	A		
0	0	0	0	0	0
0	0	0	1	1	0
0	0	1	0	1	0
0	0	1	1	0	0
0	1	0	0	1	0
0	1	0	1	0	0
0	1	1	0	0	0
0	1	1	1	1	0
1	0	0	0	1	0
1	0	0	1	0	0
1	0	1	0	0	0
1	0	1	1	1	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.5 (ต่อ) ผลการทดลองวงจรที่ใช้ในการทดลองแผงทดลองย่อยที่ 1

อินพุต				P	PE
D	C	B	A		
1	1	0	0	0	0
1	1	0	1	1	0
1	1	1	0	1	0
1	1	1	1	0	0

4.9 การทดลองแผงทดลองย่อยที่ 2

ในแผงทดลองย่อยที่ 2 นี้ ประกอบด้วยแผนผังคาร์โนห์ และวงจรที่สร้างโดยเกตพื้นฐาน ซึ่งจะเลือกทดลองแผนผังคาร์โนห์ ลำดับขั้นการทดลอง และผลการทดลอง เป็นดังนี้

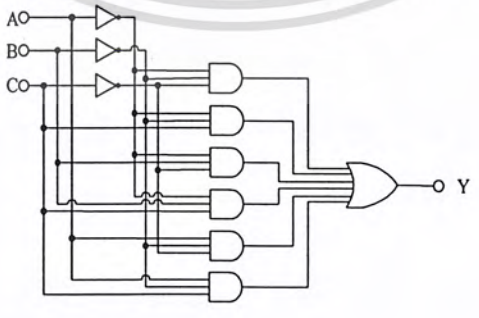
4.9.1 ลำดับขั้นการทดลอง

1) นำแผงทดลองย่อยที่ 2 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 3

2) จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 2 ที่ตำแหน่ง +5 V และ GND

3) ใช้วงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B และ C ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 4.6 ซึ่งจะได้สมการเอาต์พุตเป็น

$$Y = \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}C + \bar{A}B\bar{C} + \bar{A}BC + A\bar{B}\bar{C} + A\bar{B}C$$



รูปที่ 4.2 วงจรที่ใช้ทดลองแผงทดลองย่อยที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.9.2 ผลการทดลอง

ตารางที่ 4.6 ผลการทดลองวงจรที่ใช้ในการทดลองแผงทดลองย่อยที่ 2

อินพุต			เอาต์พุต
A	B	C	Y
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	0

4.10 การทดลองแผงทดลองย่อยที่ 3

ในแผงทดลองย่อยที่ 3 นี้ ประกอบด้วยวงจรเข้ารหัส และถอดรหัส, มัลติเพล็กซ์เซอร์ และดีมัลติเพล็กซ์เซอร์ และวงจรเปรียบเทียบ ซึ่งจะเลือกทดลองวงจรเปรียบเทียบ ลำดับขั้นการทดลอง และผลการทดลองเป็นดังนี้

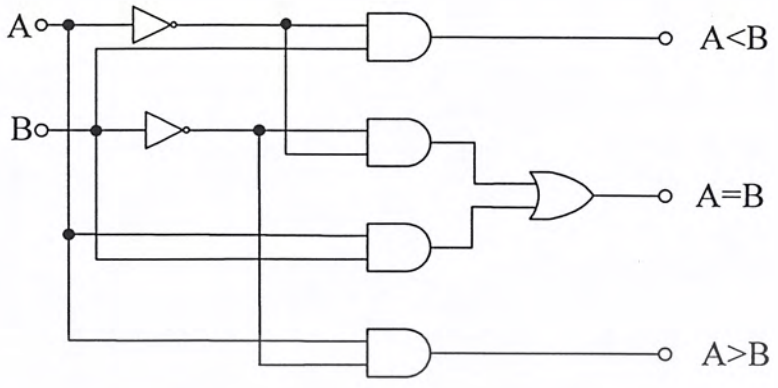
4.10.1 ลำดับขั้นการทดลอง

1) นำแผงทดลองย่อยที่ 3 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 11

2) จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 3 ที่ตำแหน่ง +5 V และ GND

3) ป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B จากนั้นต่อเอาต์พุต A<B, A=B, และ A>B ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 4.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3 วงจรที่ใช้ทดลองแผงย่อยที่ 3

4.10.2 ผลการทดลอง

ตารางที่ 4.7 ผลการทดลองวงจรที่ใช้ในการทดลองแผงทดลองย่อยที่ 3

อินพุต		เอาต์พุต		
A	B	A<B	A=B	A>B
0	0	0	1	0
0	1	1	0	0
1	0	0	0	1
1	1	0	1	0

4.11 การทดลองแผงทดลองย่อยที่ 4

ในแผงทดลองย่อยที่ 4 นี้ ประกอบด้วยวงจรฟลิปฟลอป, วงจรนับ และวงจรชิฟต์รีจิสเตอร์ ซึ่งจะเลือกทดลองวงจรนับ ลำดับขั้นการทดลอง และผลการทดลองเป็นดังนี้

4.11.1 ลำดับขั้นการทดลอง

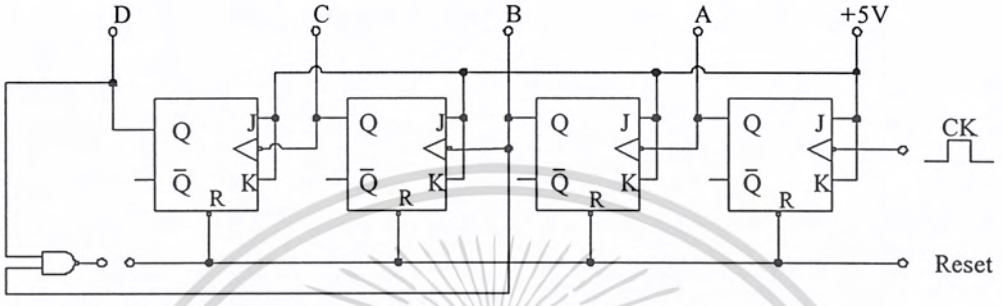
1) นำแผงทดลองย่อยที่ 4 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 6

2) จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 4 ที่ตำแหน่ง +5 V และ GND

3) ใช้วงจรตามรูปทำการรีเซตค่าโดยป้อน “0” ให้แก่ขา R แล้วกลับไปเป็น “1” โดยคลิกที่ปุ่ม Reset

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4) ป้อนพัลส์เพื่อเริ่มการนับทีละพัลส์เข้าที่ขา CK ต่อเอาต์พุต A, B, C และ D ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 4.8



รูปที่ 4.4 วงจรที่ใช้ทดลองแผงทดลองย่อยที่ 4

4.11.2 ผลการทดลอง

ตารางที่ 4.8 ผลการทดลองวงจรที่ใช้ในการทดลองแผงทดลองย่อยที่ 4

พัลส์ลูกที่	เอาต์พุต			
	D	C	B	A
1	0	0	0	0
2	0	0	0	1
3	0	0	1	0
4	0	0	1	1
5	0	1	0	0
6	0	1	0	1
7	0	1	1	0
8	0	1	1	1
9	1	0	0	0
10	1	0	0	1
11	1	0	1	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.8 (ต่อ) ผลการทดลองวงจรที่ใช้ในการทดลองแผงทดลองย่อยที่ 4

พัลส์ลูกที่	เอาต์พุต			
	D	C	B	A
12	1	0	1	1
13	1	1	0	0
14	1	1	0	1
15	1	1	1	0
16	1	1	1	1

4.12 การทดลองแผงทดลองย่อยที่ 5

ในแผงทดลองย่อยที่ 5 นี้ ประกอบด้วยวงจรแปลงสัญญาณดิจิตอลเป็นแอนะลอก และวงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอล ซึ่งจะทดลองวงจรแปลงสัญญาณดิจิตอลเป็นแอนะลอก และวงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอล มีลำดับขั้นการทดลอง และผลการทดลองเป็นดังนี้

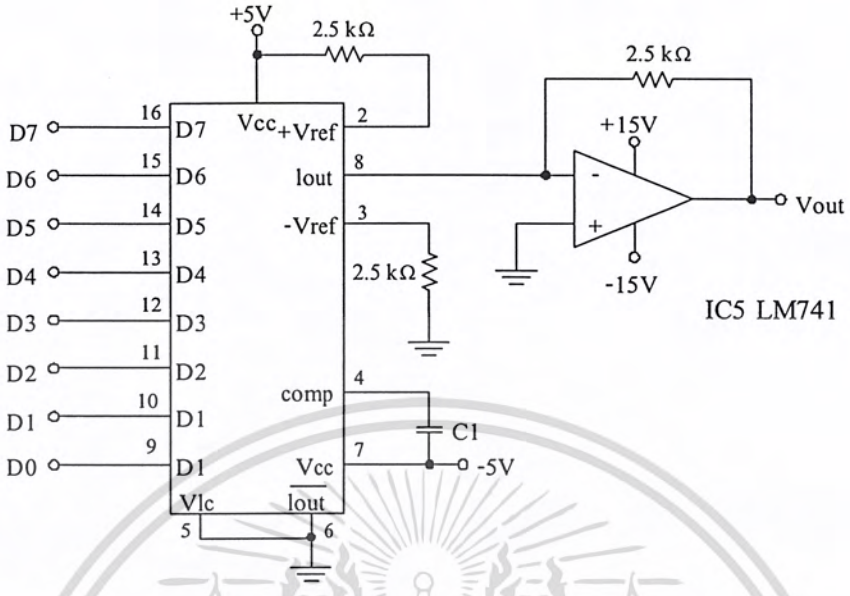
4.12.1 ลำดับขั้นการทดลอง

1) นำแผงทดลองย่อยที่ 5 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 13

2) จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 5 ที่ตำแหน่ง +5 V และ GND

3) ใช้วงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา D0 - D7 จากนั้นทำการวัดเอาต์พุตด้วยมัลติมิเตอร์เพื่อทำการวัดแรงดัน และบันทึกผลการทดลองในตารางที่ 4.9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 วงจรที่ใช้ทดลองแผงทดลองย่อยที่ 5

4.12.2 ผลการทดลอง

ตารางที่ 4.9 ผลการทดลองวงจรที่ใช้ในการทดลองแผงทดลองย่อยที่ 5

อินพุต								เอาต์พุต (โวลต์)
D7	D6	D5	D4	D3	D2	D1	D0	
0	0	0	0	0	0	0	0	0
0	0	0	0	0	0	0	1	0.02
0	0	0	0	0	0	1	0	0.04
0	0	0	0	0	1	0	0	0.075
0	0	0	0	1	0	0	0	0.15
0	0	0	1	0	0	0	0	0.3
0	0	1	0	0	0	0	0	0.4
0	1	0	0	0	0	0	0	1.22
1	0	0	0	0	0	0	0	2.4
1	1	1	1	1	1	1	1	4.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
บทสรุป

5.1 สรุป

ชุดปฏิบัติการทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์ที่สร้างขึ้นสามารถครอบคลุมใบงานการทดลองของวิชาดิจิตอลประยุกต์ในระดับชั้นประกาศนียบัตรวิชาชีพชั้นสูง ช่างไฟฟ้า มีจำนวน 13 ใบงานสามารถเชื่อมต่อกับคอมพิวเตอร์โดยผ่านทางการ์ดอินเตอร์เฟส เพื่อนำสัญญาณที่ได้จากชุดทดลองไปแสดงเป็นรูปสัญญาณไทม์มิ่ง ที่หน้าจอคอมพิวเตอร์ สามารถถอดประกอบ และซ่อมแซมได้ง่าย

ชุดปฏิบัติการทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์ เริ่มจากการนำชุดปฏิบัติการทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์มาต่อเข้ากับคอมพิวเตอร์ แล้วนำแผงทดลองย่อยมาต่อเข้ากับชุดปฏิบัติการทดลองจากนั้นประกอบวงจรตามแผงทดลองแล้วป้อนสัญญาณลอจิกสวิตช์ให้กับวงจรการทดลอง และป้อนแรงดันไฟตามที่ใบงานการทดลองกำหนด จากนั้นจะได้ผลการทดลองที่ต้องการที่ออกมาเป็นสัญญาณดิจิตอลไปติดที่ลอจิกมอนิเตอร์ จากนั้นสัญญาณดิจิตอลที่ได้มาจะผ่านไปยังวงจรบันทึกข้อมูลสัญญาณเพื่อทำการเก็บข้อมูลที่ได้ก่อนส่งเข้าการ์ดอินเตอร์เฟส เพื่อที่จะทำหน้าที่แสดงรูปสัญญาณไทม์มิ่งออกที่หน้าจอคอมพิวเตอร์

การออกแบบชุดปฏิบัติการทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์ที่จัดทำขึ้นจะแบ่งออกเป็น 3 ส่วนใหญ่ๆ คือ

ส่วนที่ 1 ส่วนการทดลองของชุดปฏิบัติการทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์

ส่วนที่ 2 การทดลองการ์ดปฏิบัติการทดลอง

ส่วนที่ 3 การทดลองของแผงย่อยที่จัดทำขึ้นเทียบกับการทดลองในคอมพิวเตอร์

จากการทดลองชุดปฏิบัติการทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์จะทำการต่อชุดปฏิบัติการทดลองเข้ากับคอมพิวเตอร์ แล้วทำการป้อนสัญญาณต่างๆ ตามใบงานที่กำหนด จากนั้นจะเปรียบเทียบสัญญาณที่ได้บนลอจิกมอนิเตอร์ กับสัญญาณไทม์มิ่งที่ปรากฏบนจอคอมพิวเตอร์เมื่อเปรียบเทียบกันแล้วผลการทดลองจะต้องตรงกันทั้ง 2 วิธี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2 ปัญหา และแนวทางแก้ไข

ชุดปฏิบัติการทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์ได้จัดทำขึ้นยังมีข้อบกพร่องบางประการในการทำงาน ทางคณะผู้จัดทำจึงได้รวบรวมปัญหาที่เกิดขึ้นและแนวทางการพัฒนาโดยมีรายละเอียดดังต่อไปนี้

1. ปัญหา อุปกรณ์ประเภทตัวความต้านทานที่ใช้ในการประกอบวงจรค่า 2.5, 4 และ 8 กิโลโอห์มไม่มีขายในท้องตลาดซึ่งในการทดลองไม่สามารถใช้เบอร์แทนได้เพราะจะทำให้ได้ค่าผิดไป

แนวทางการแก้ไข นำตัวความต้านทานมาต่ออนุกรม และขนานกันให้ได้ค่าความต้านทานตรงตามต้องการ

2. ปัญหา การสกรีนรูปลงบนแผงทดลองย่อยทำได้ยากถ้าไปจ้างสกรีนก็มีราคาแพง

แนวทางการแก้ไข ทำการวาดรูปที่จะสกรีนลงบนแผงทดลองย่อยในโปรแกรม Visio แล้วปริ๊นท์กับกระดาษปริ๊นท์รูปจากนั้นติดทับด้วยสติ๊กเกอร์ใสอีกทีก็จะได้แผงย่อยที่มีรูปสกรีนตามใบงานการทดลอง

3. ปัญหา ในการจ่ายไฟเลี้ยงให้กับวงจรการทดลองจะพบว่าไอซีบางตัวมีโครงสร้างการต่อไฟกับกราว์ดไม่เหมือนกันเมื่อไม่ตรวจสอบให้แน่ชัดจะทำให้ไอซีเสียหายได้

แนวทางแก้ไข ตรวจสอบศึกษาโครงสร้างภายในของไอซีที่ทำการทดลองในหนังสือคู่มือไอซี

5.3 แนวทางการพัฒนา

1. ตัวเครื่องควรจะมีขนาดเล็กกะทัดรัด เพื่อสะดวกในการเคลื่อนย้าย
2. แผงทดลองย่อยควรจะทำให้มีการปิดด้านข้างเพื่อไม่ให้เห็นการเดินสายไฟในวงจร
3. พัฒนาวงจรลอจิกมอนิเตอร์ให้สามารถแสดงผลเอาต์พุตได้หลายๆ ช่องสัญญาณซึ่งจากเดิมมี 8 ช่องควรเพิ่มเป็น 12 หรือ 16 ช่อง
4. พัฒนาในส่วนการเชื่อมต่อกับคอมพิวเตอร์ผ่านพอร์ต USB
5. สายไฟที่ต่อในแผงทดลองย่อยควรทำเป็นพอร์ตแบบเสียบจะได้ไม่ต้องบัดกรี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

บัณฑิต บัวบูชา. **ทฤษฎีการออกแบบดิจิตอล**. กรุงเทพฯ : ฟิสิกส์เซ็นเตอร์. 2538

วัฒนา แก้วดุก. **การออกแบบดิจิตอลวิศวกรรม**. กรุงเทพฯ : สมาคมส่งเสริมเทคโนโลยี. 2546

สมศักดิ์ มิตะถา. **การออกแบบวงจรดิจิตอลและวงจรตรรกะ**. กรุงเทพฯ : ภาควิชาวิศวกรรมคอมพิวเตอร์ คณะวิศวกรรมศาสตร์ สจล. 2543

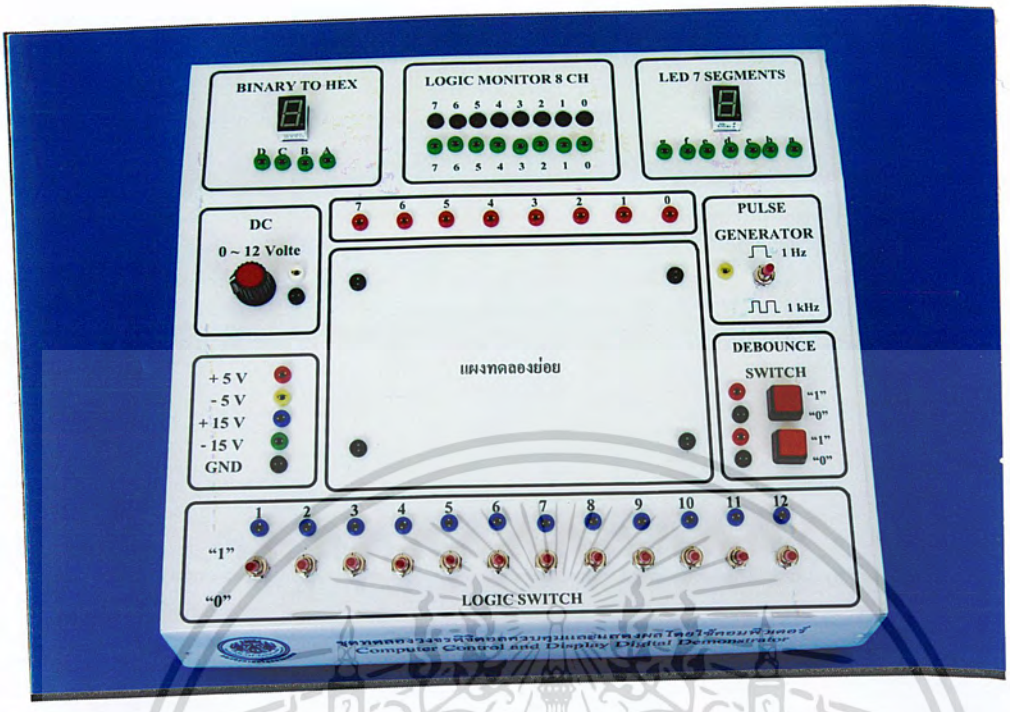
ศักดิ์ วาสิกะสิน. **ดิจิตอลคอมพิวเตอร์อิเล็กทรอนิกส์**. กรุงเทพฯ : ซีเอ็ดยูเคชั่น. 2537

อภิชาต ภู่พลับ. **เริ่มต้นเขียนโปรแกรมติดต่อและควบคุมฮาร์ดแวร์ด้วย Visual Basic**. นนทบุรี: อินโฟเพรส. 2546

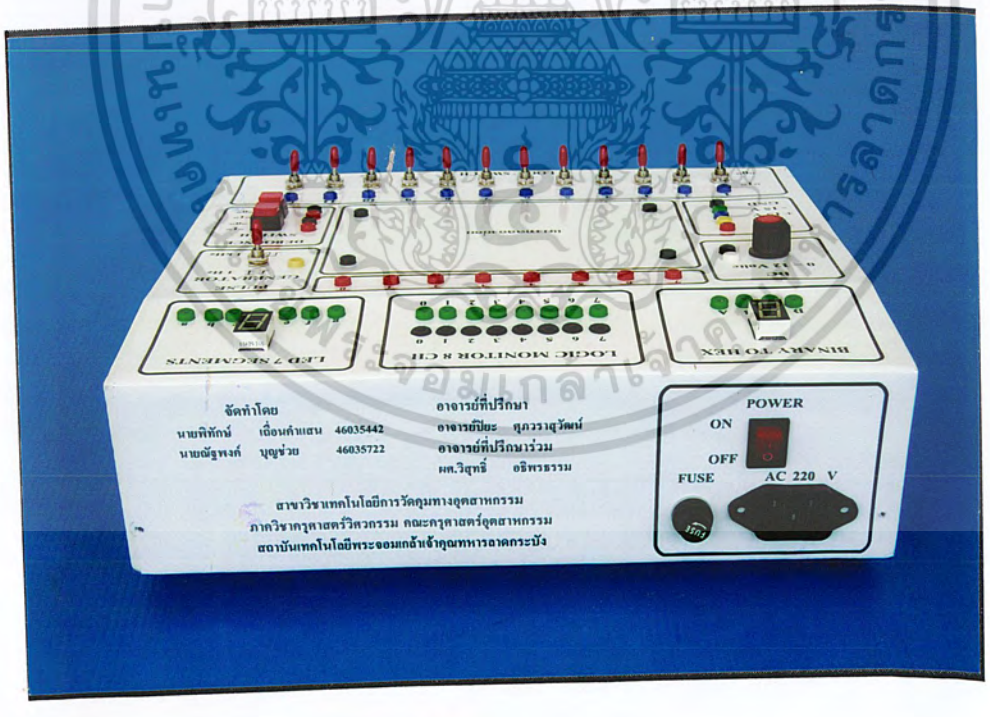
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก
เครื่องต้นแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

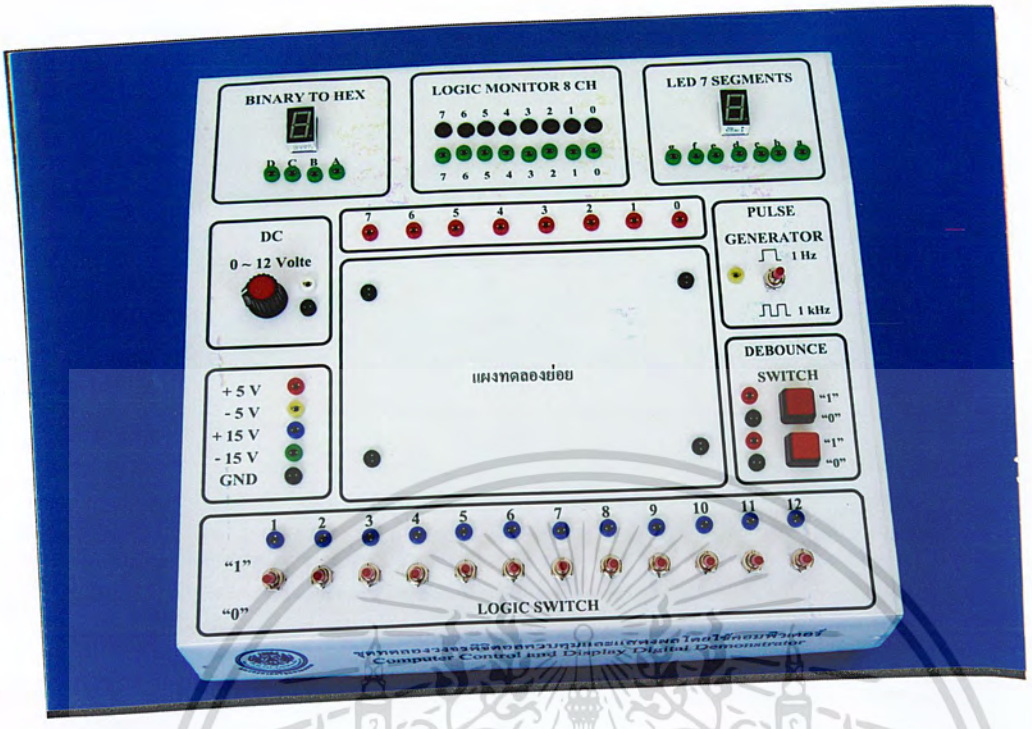


รูปที่ ก.1 รูปหน้ากล่อง

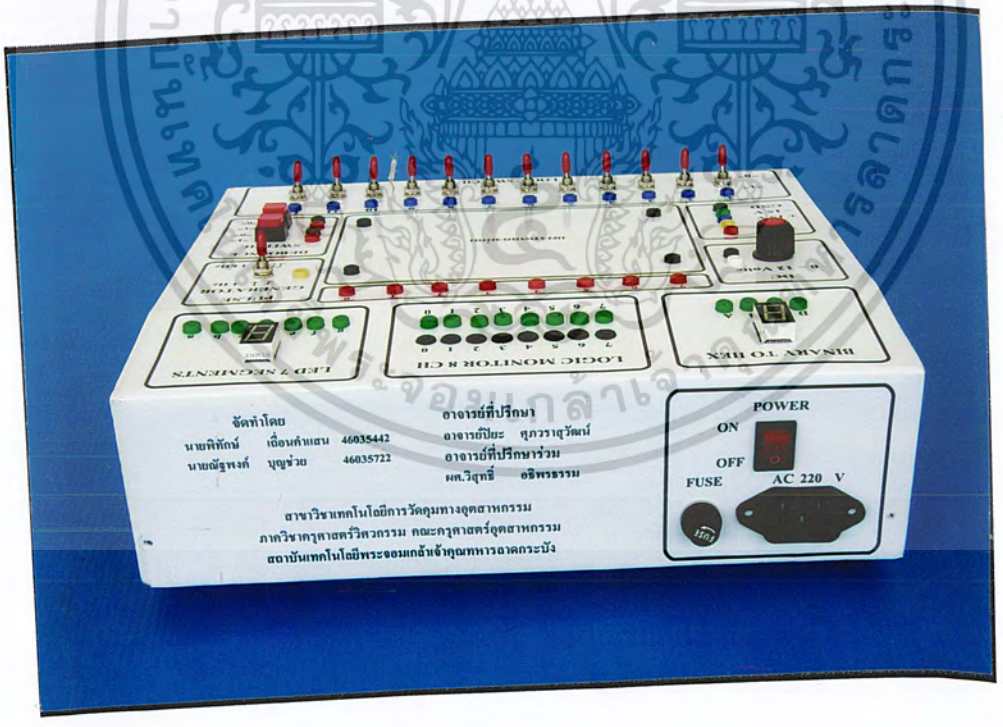


รูปที่ ก.2 รูปหลังกล่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

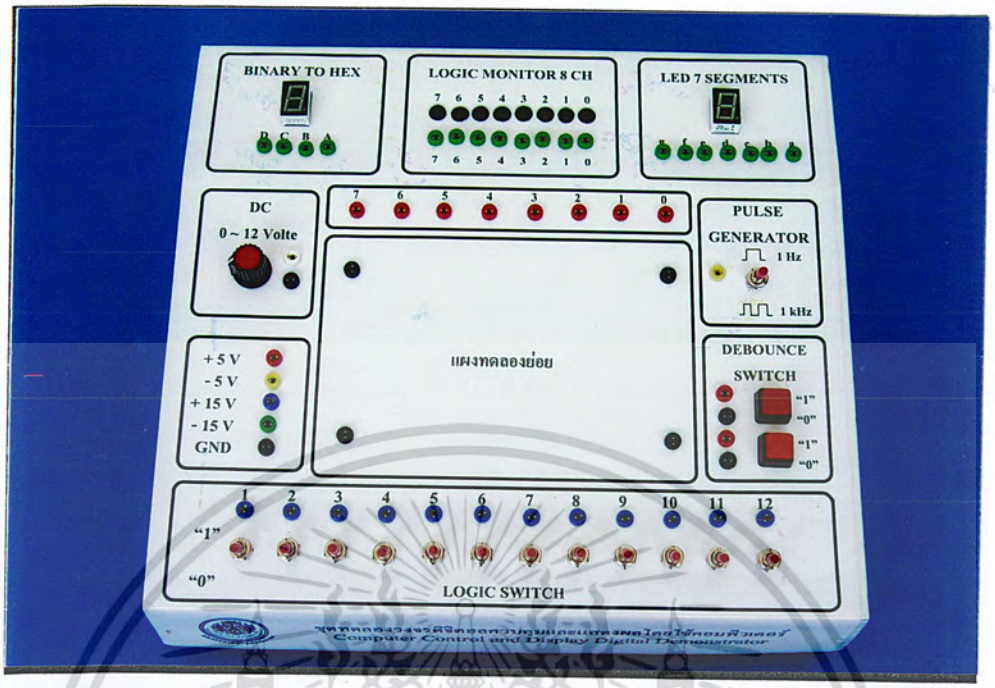


รูปที่ ก.1 รูปหน้ากล่อง

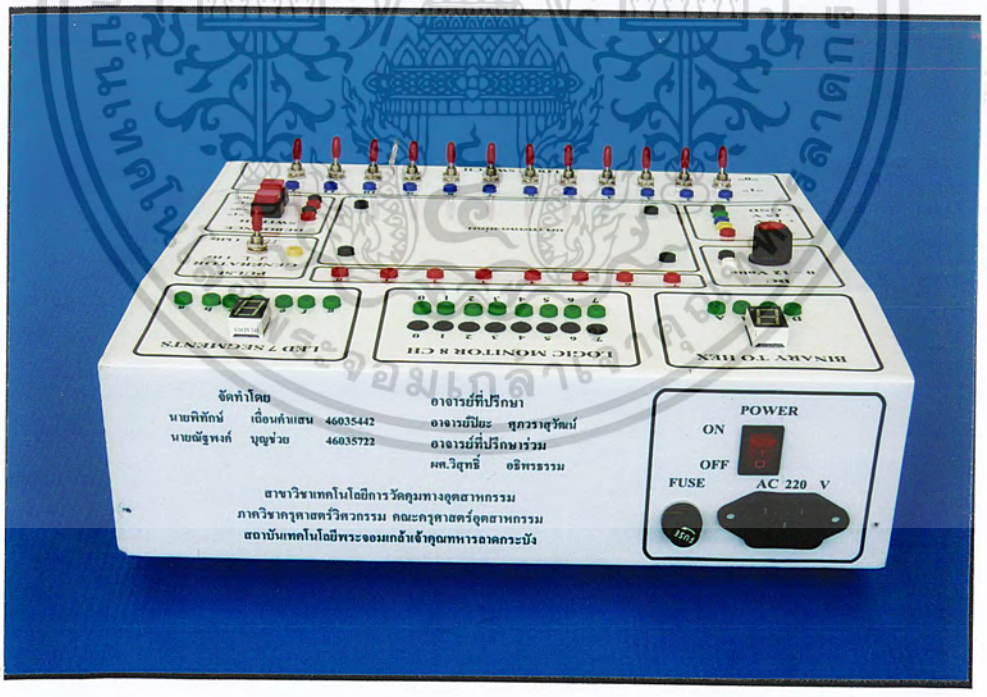


รูปที่ ก.2 รูปหลังกล่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

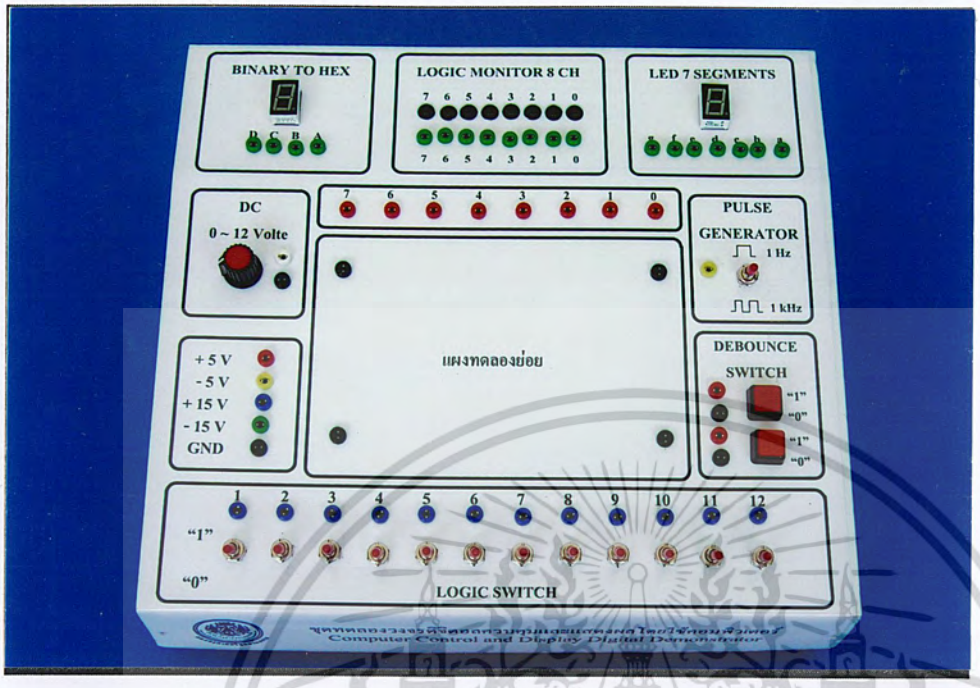


รูปที่ ก.1 รูปหน้ากล่อง

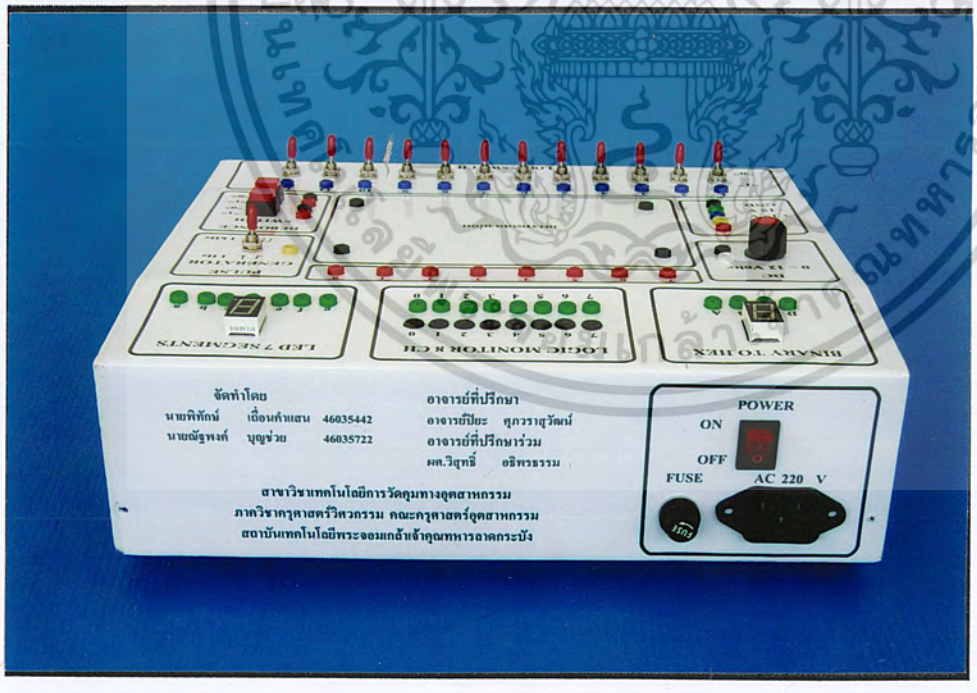


รูปที่ ก.2 รูปหลังกล่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

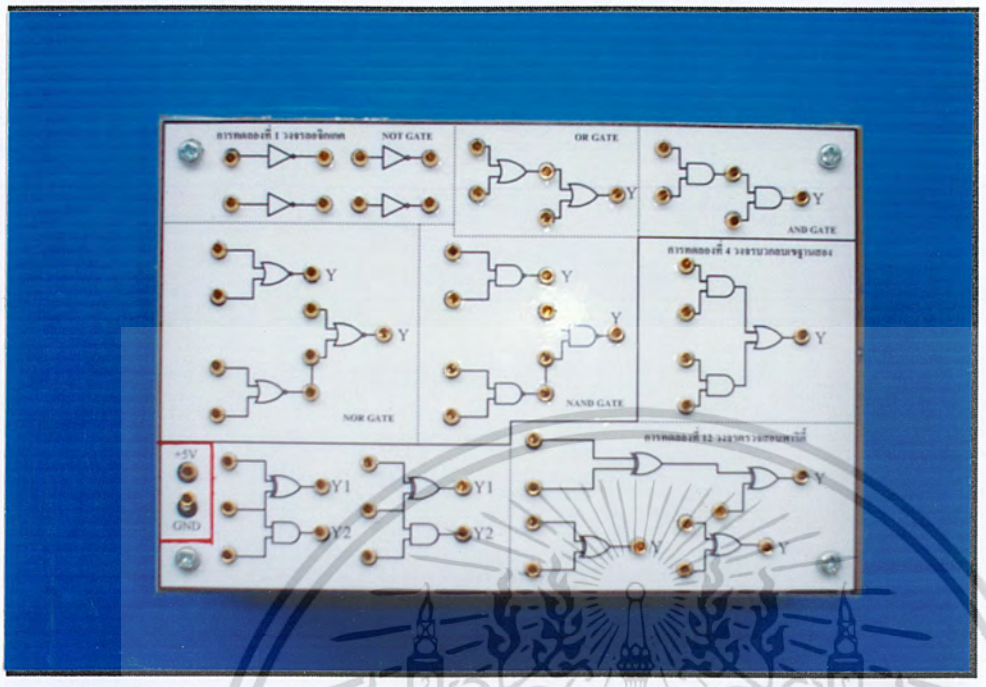


รูปที่ ก.1 รูปหน้ากล่อง

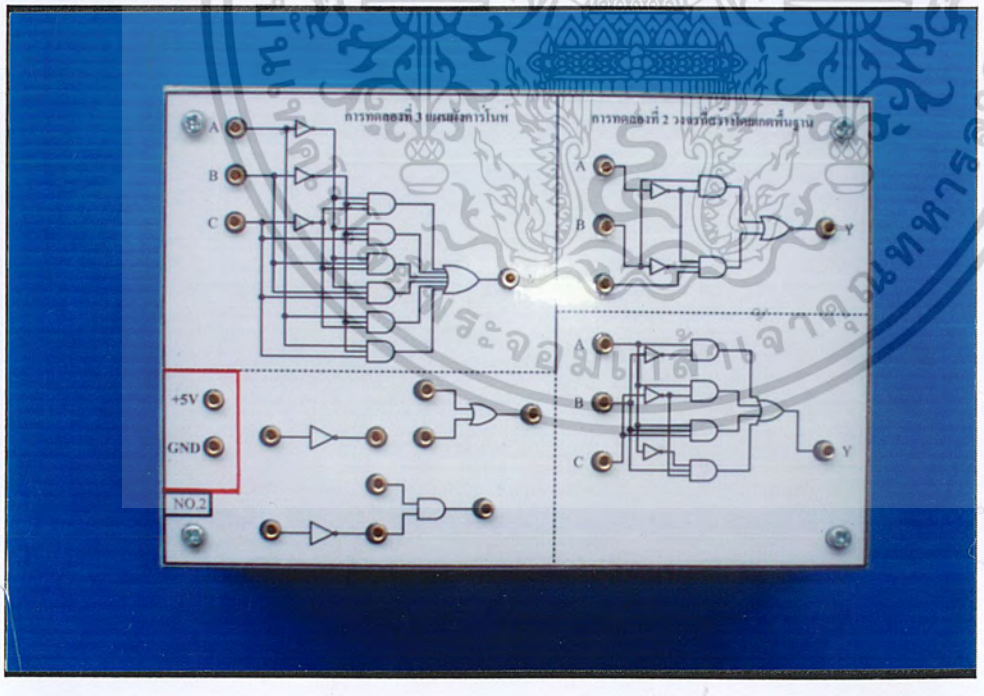


รูปที่ ก.2 รูปหลังกล่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

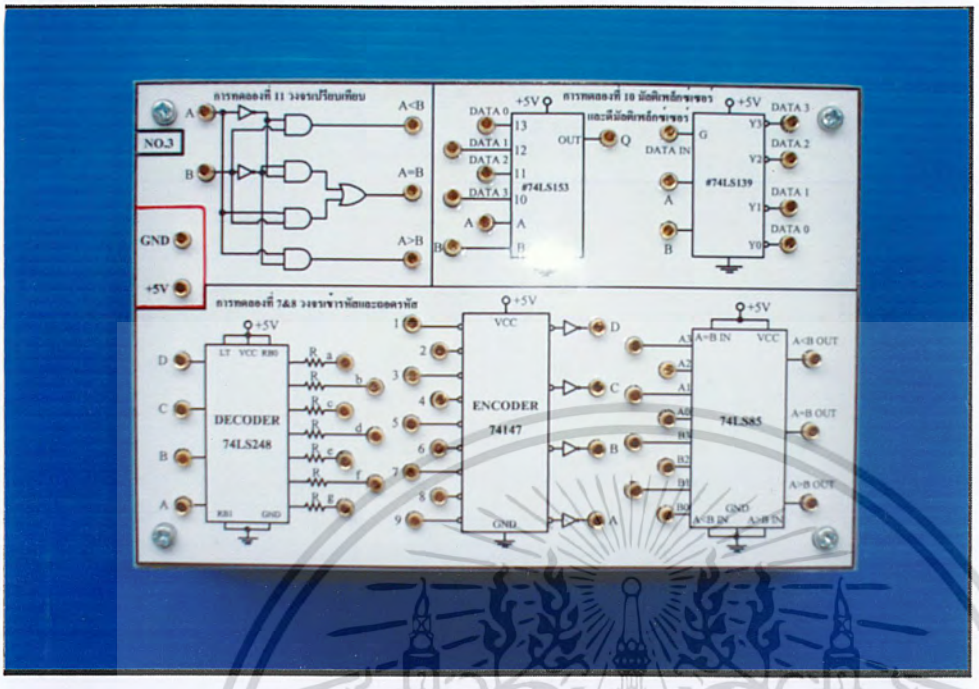


รูปที่ ก.3 แผงทดลองย่อยที่ 1

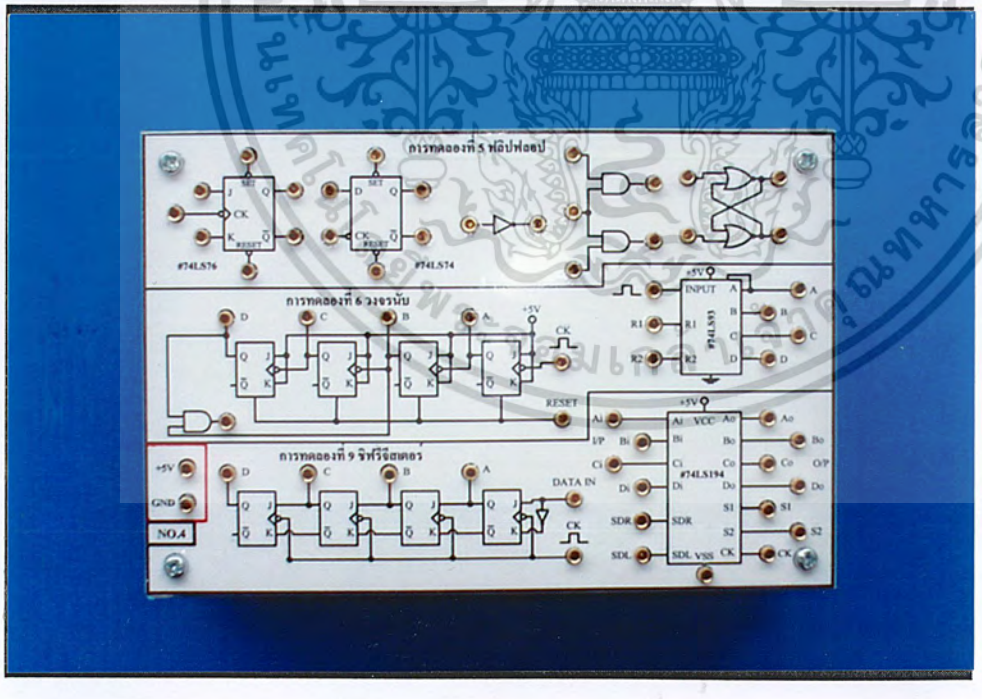


รูปที่ ก.4 แผงทดลองย่อยที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

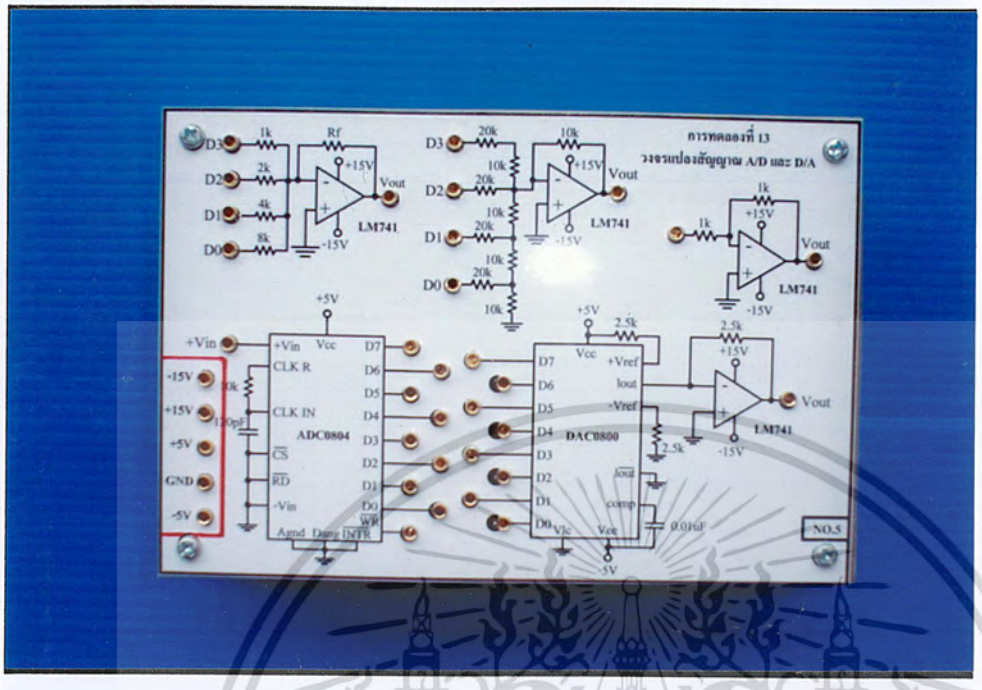


รูปที่ ก.5 แผงทดลองย่อยที่ 3

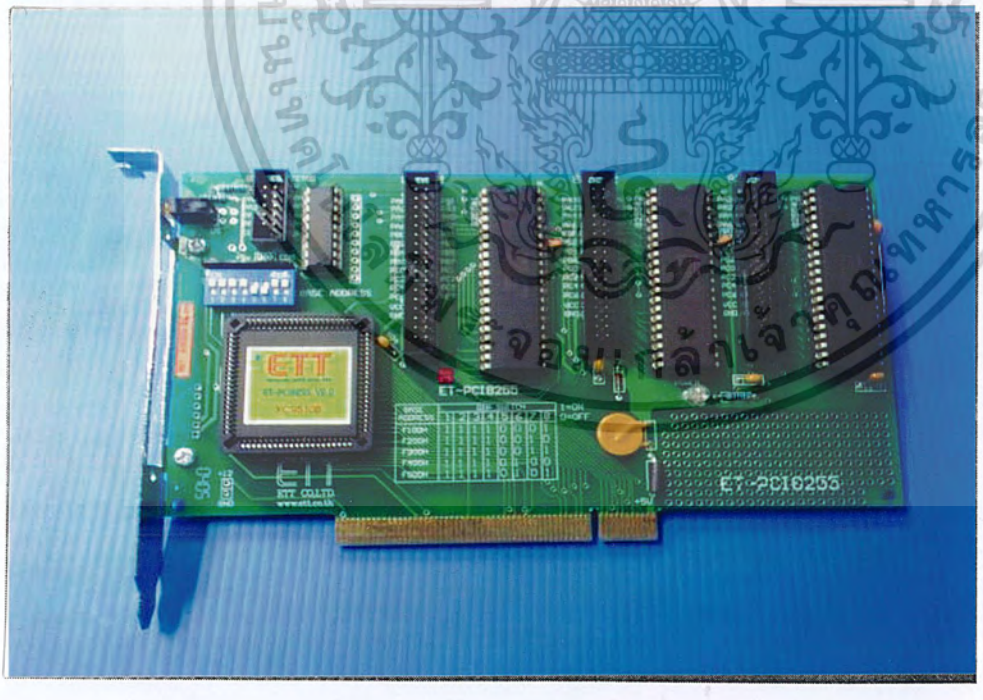


รูปที่ ก.6 แผงทดลองย่อยที่ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

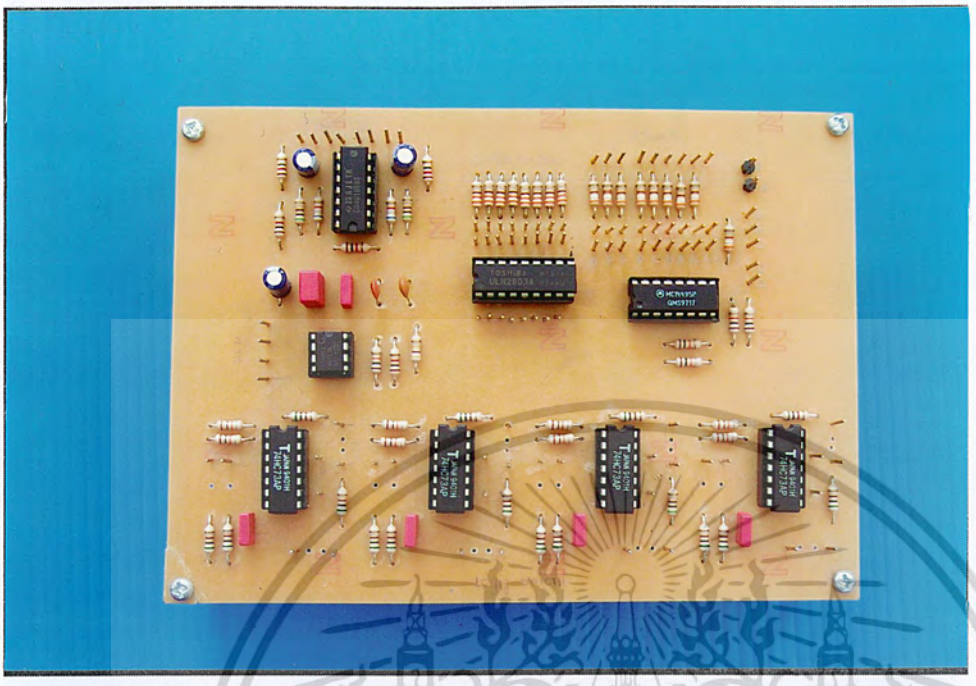


รูปที่ ก.7 แผงทดลองย่อยที่ 5

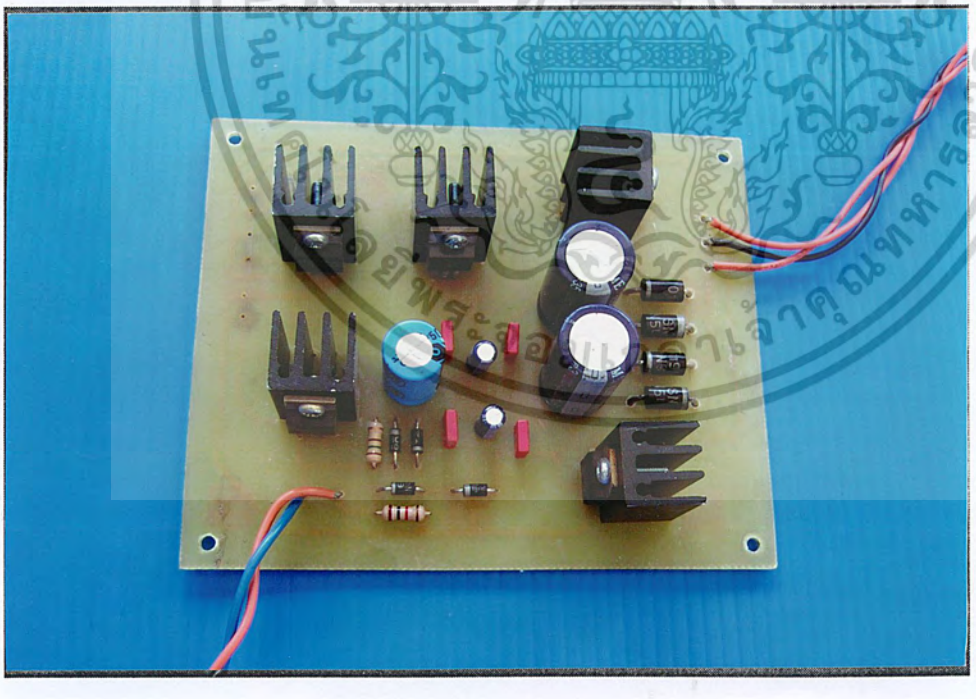


รูปที่ ก.8 การ์ดอินเตอร์เฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ก.9 แผงทดลองหลัก



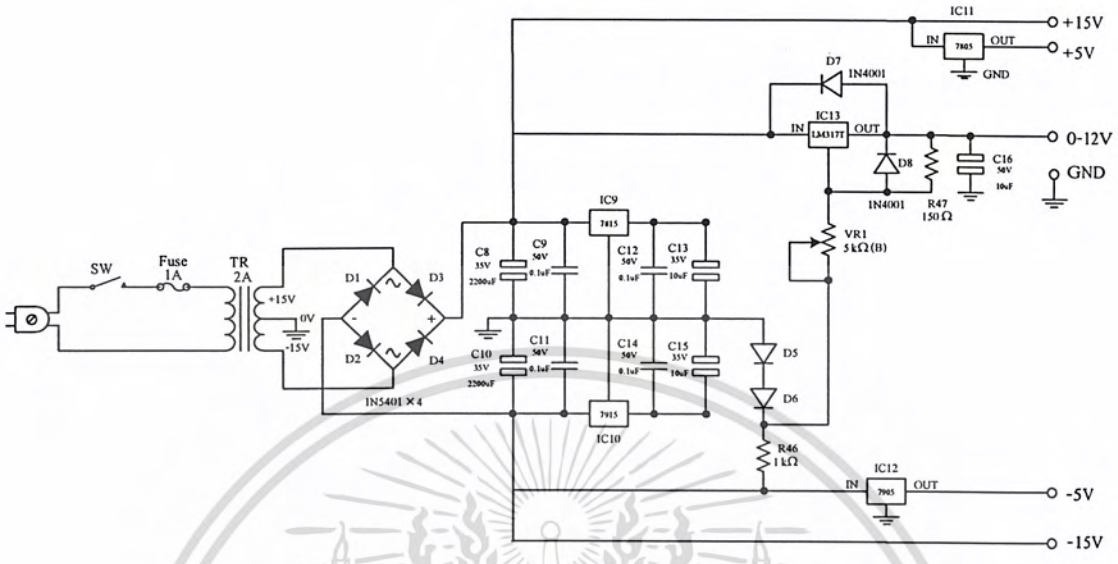
รูปที่ ก.10 วงจรจ่ายแรงดันไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

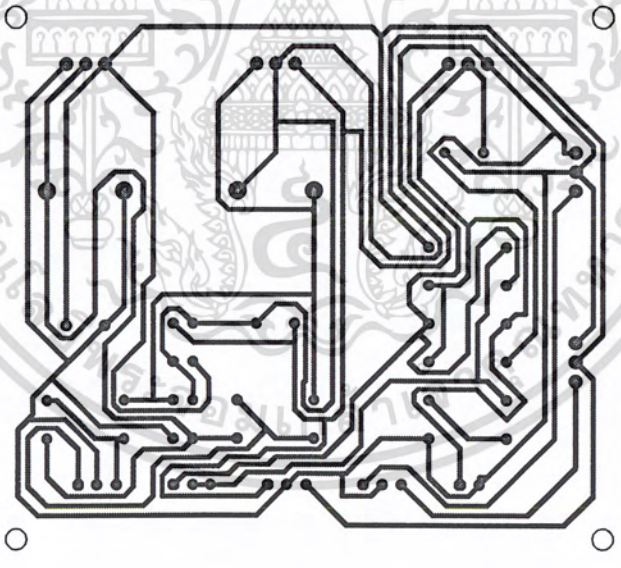
ภาคผนวก ข

วงจรและแผ่นวงจรพิมพ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

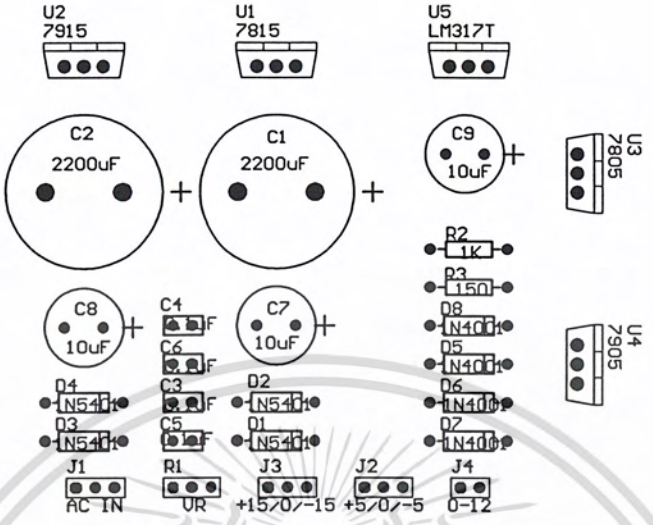


รูปที่ ข.1 วงจรจ่ายแรงดันไฟ

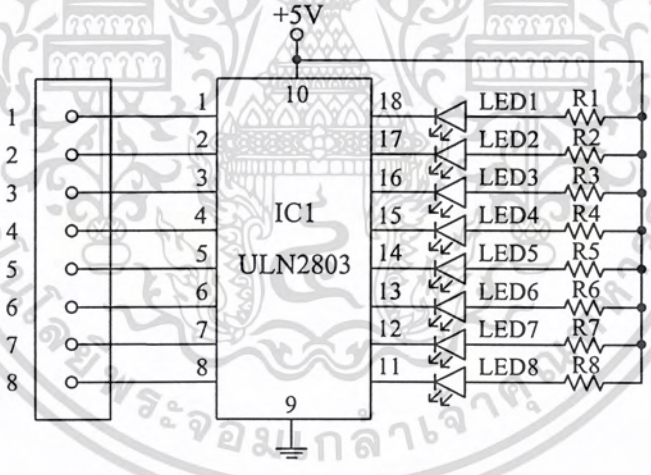


รูปที่ ข.2 ลายทองแดงของวงจรจ่ายแรงดันไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

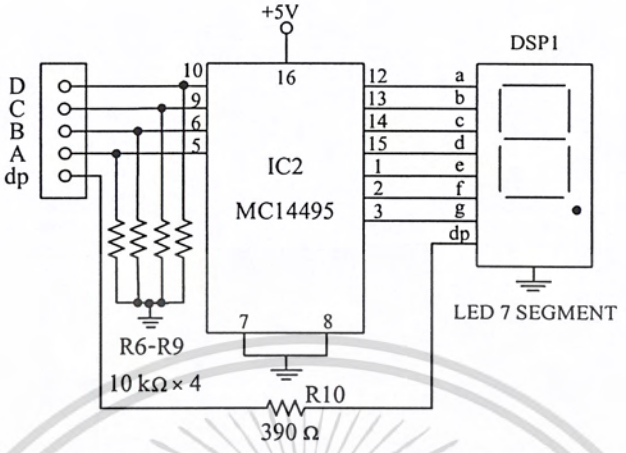


รูปที่ ข.3 การวางอุปกรณ์ของวงจรจ่ายแรงดันไฟ

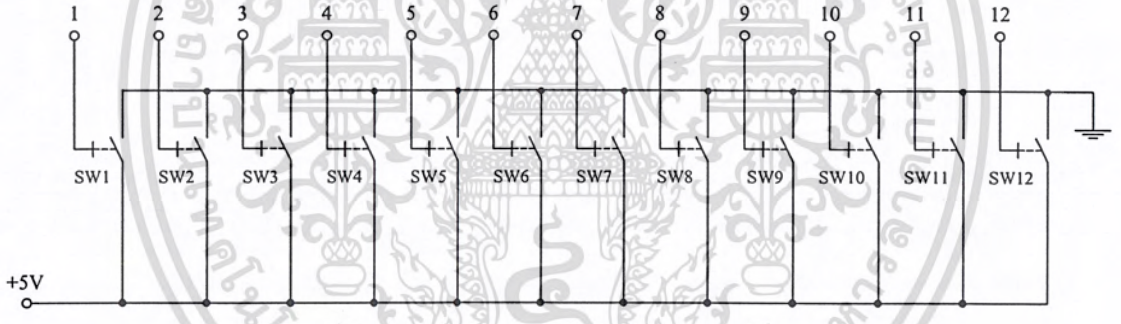


รูปที่ ข.4 วงจรลอจิกมอนิเตอร์ 8 แชลแนล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

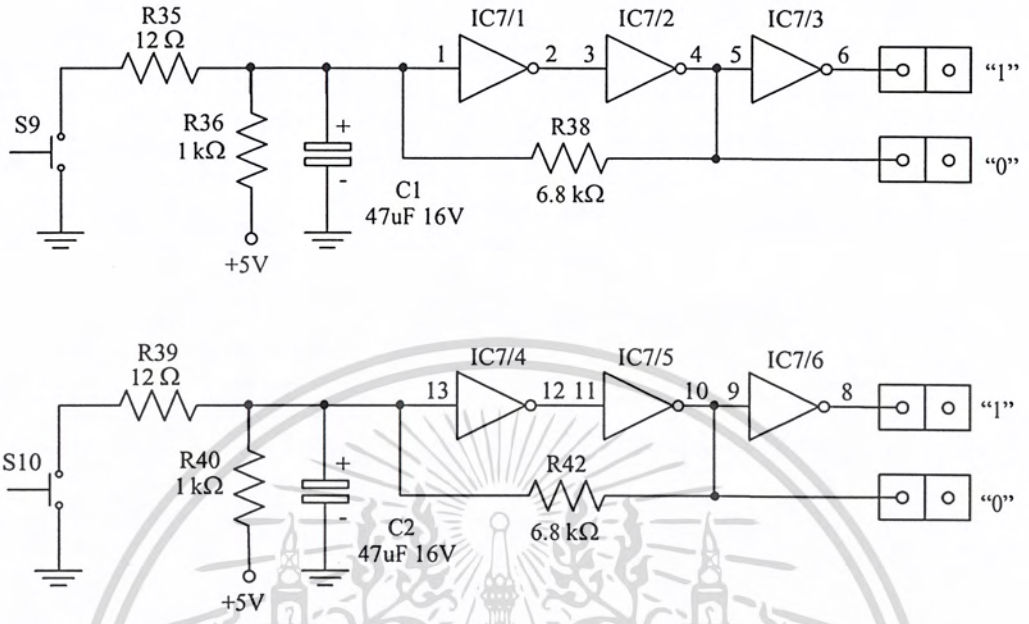


รูปที่ ข.5 วงจรถอดรหัสเลขฐานสองเป็นฐานสิบหก

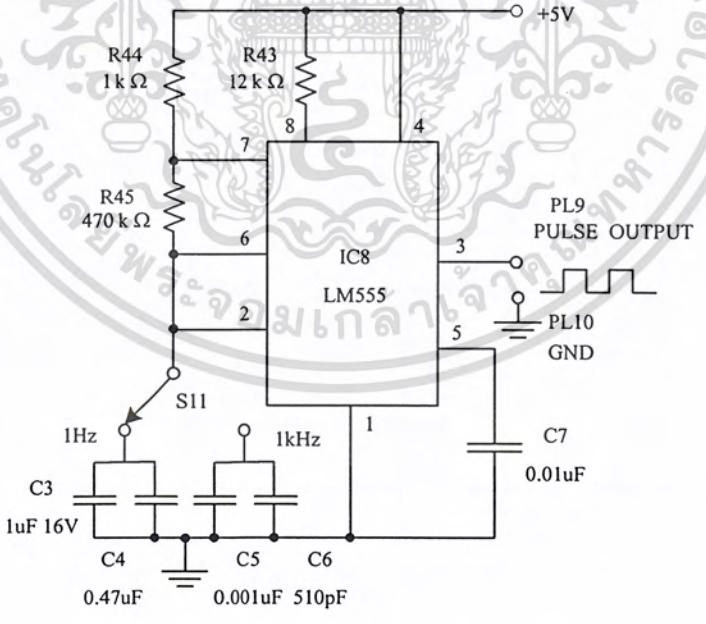


รูปที่ ข.6 วงจรลอจิกสวิตช์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

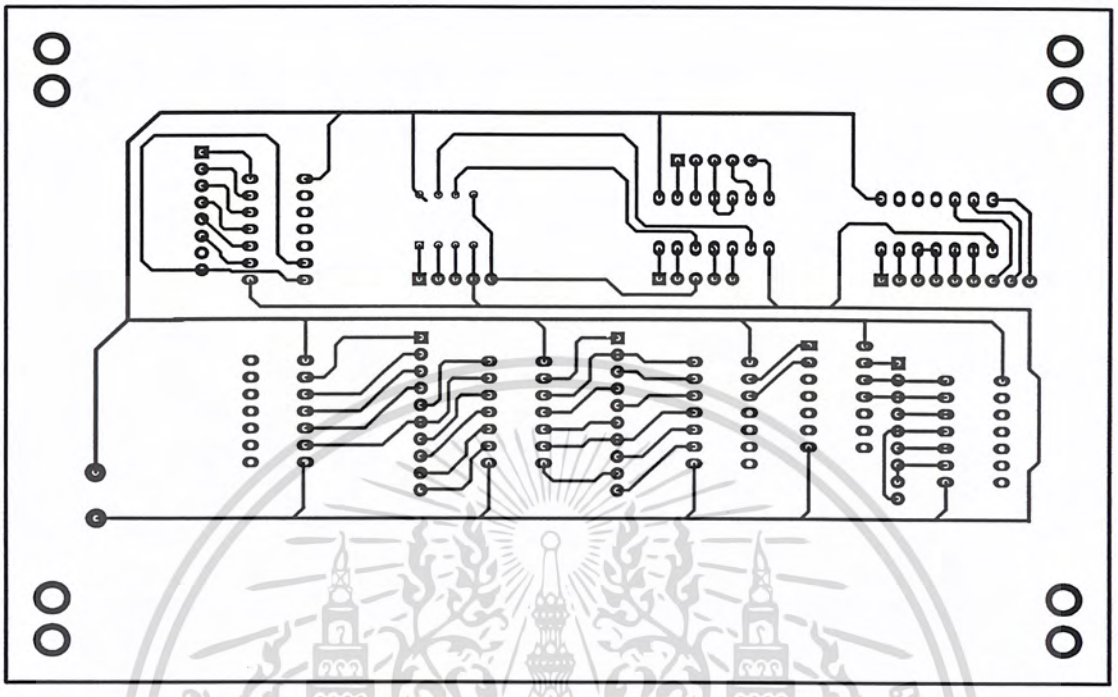


รูปที่ ข.7 วงจรดีเบาซ์สวิตช์

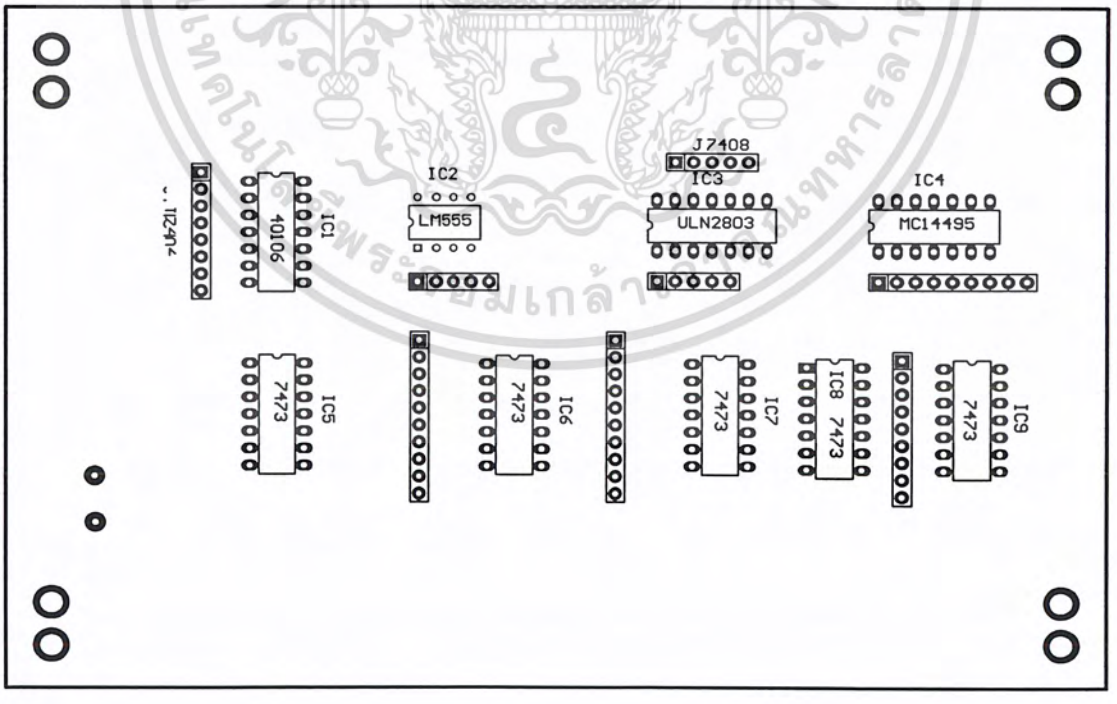


รูปที่ ข.8 วงจรกำเนิดสัญญาณพัลส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

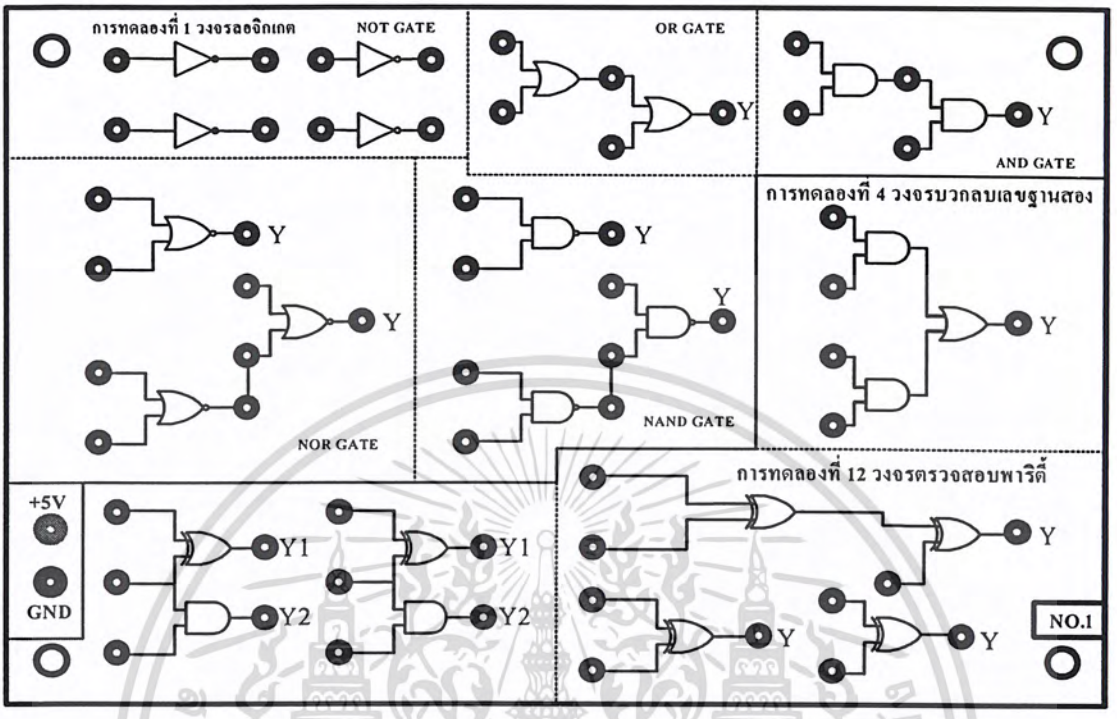


รูปที่ ข.9 ลายทองแดงแผงทดลองหลัก

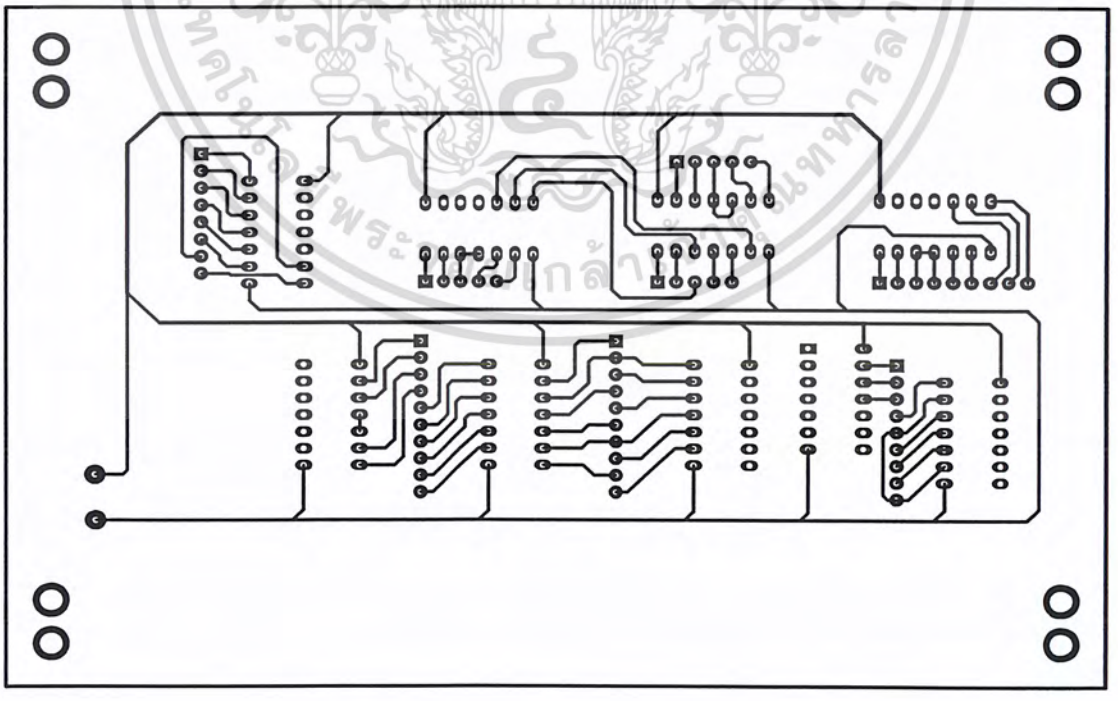


รูปที่ ข.10 การวางอุปกรณ์ของแผงทดลองหลัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

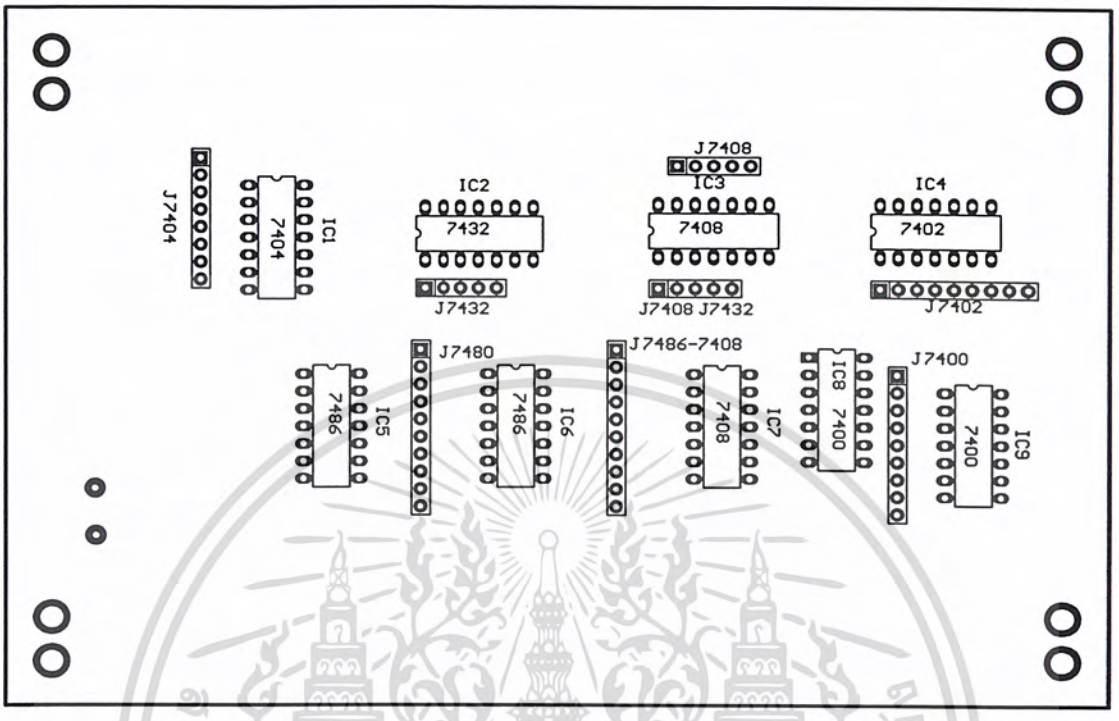


รูปที่ ข.11 วงจรการทดลองของแผงทดลองย่อยที่ 1

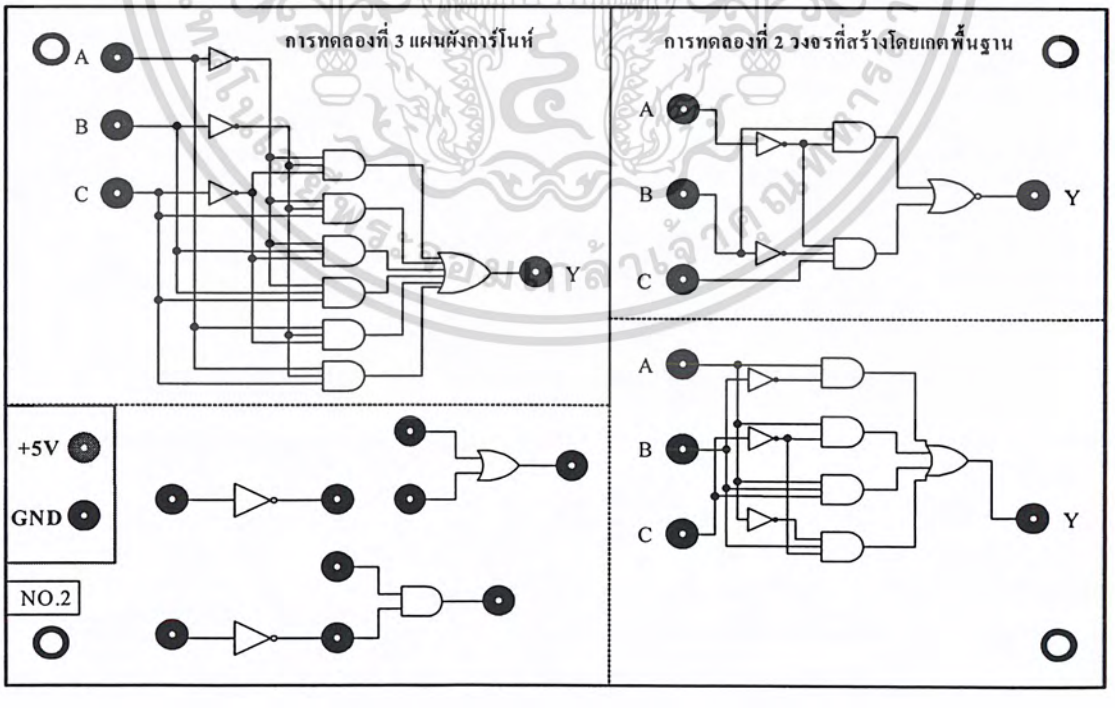


รูปที่ ข.12 ลายทองแดงของแผงทดลองย่อยที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

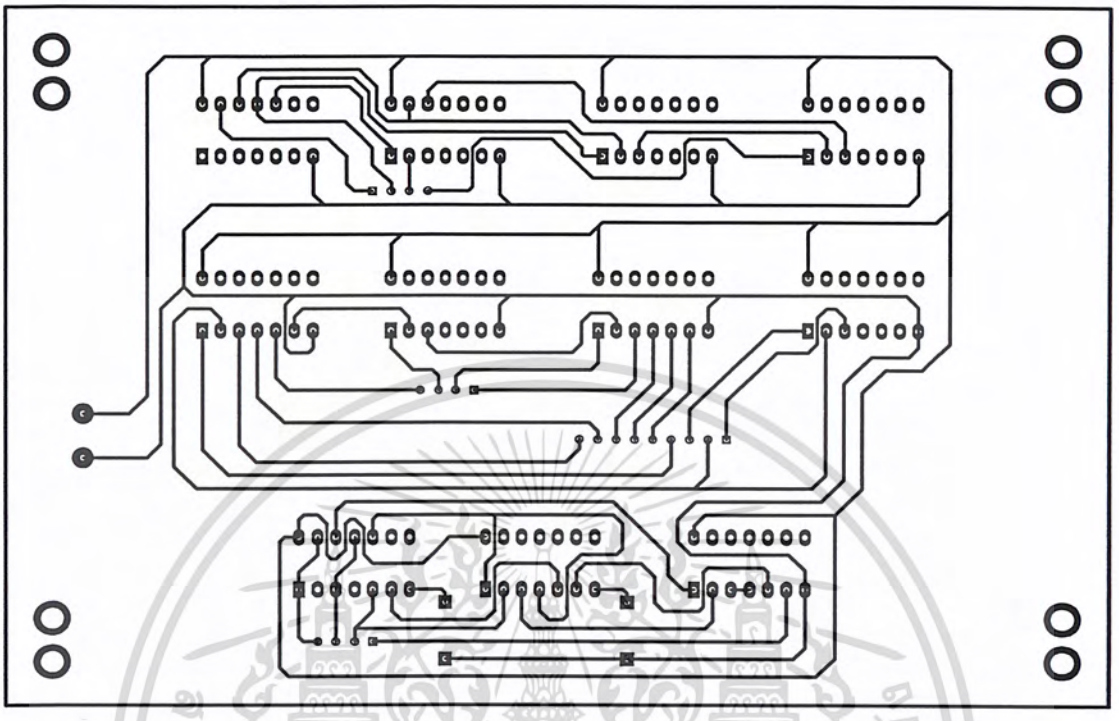


รูปที่ ข.13 การวางอุปกรณ์ของแผงทดลองย่อยที่ 1

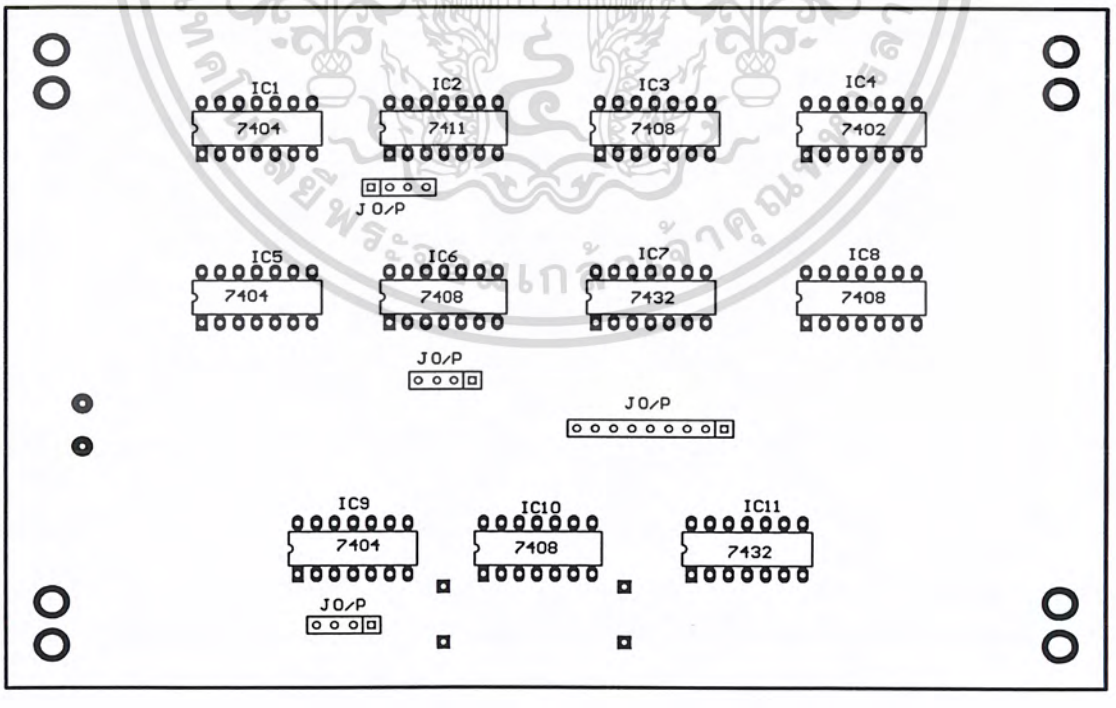


รูปที่ ข.14 วงจรการทดลองของแผงทดลองย่อยที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

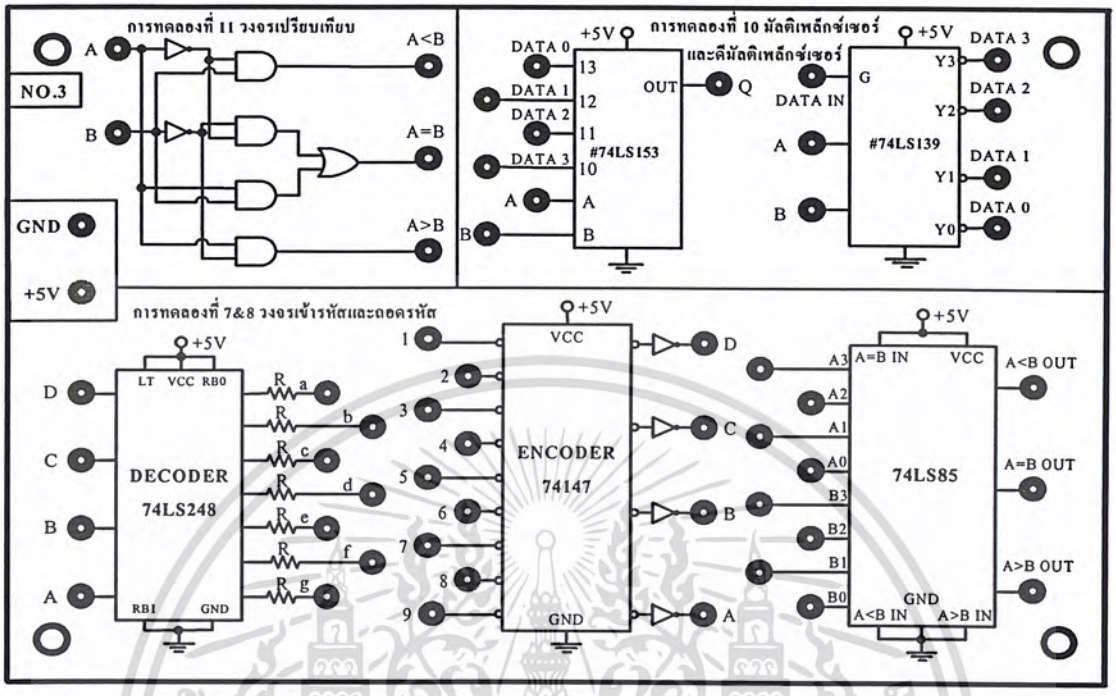


รูปที่ ข.15 ลายทองแดงของแผงทดลองย่อยที่ 2

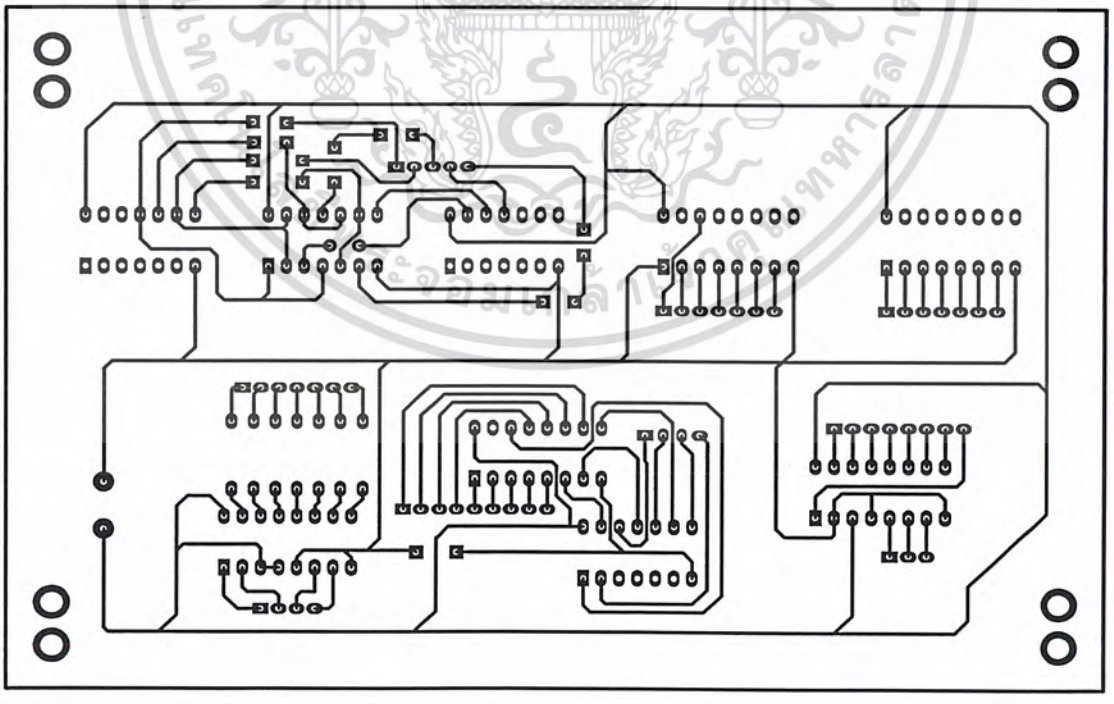


รูปที่ ข.16 การวางอุปกรณ์ของแผงทดลองย่อยที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

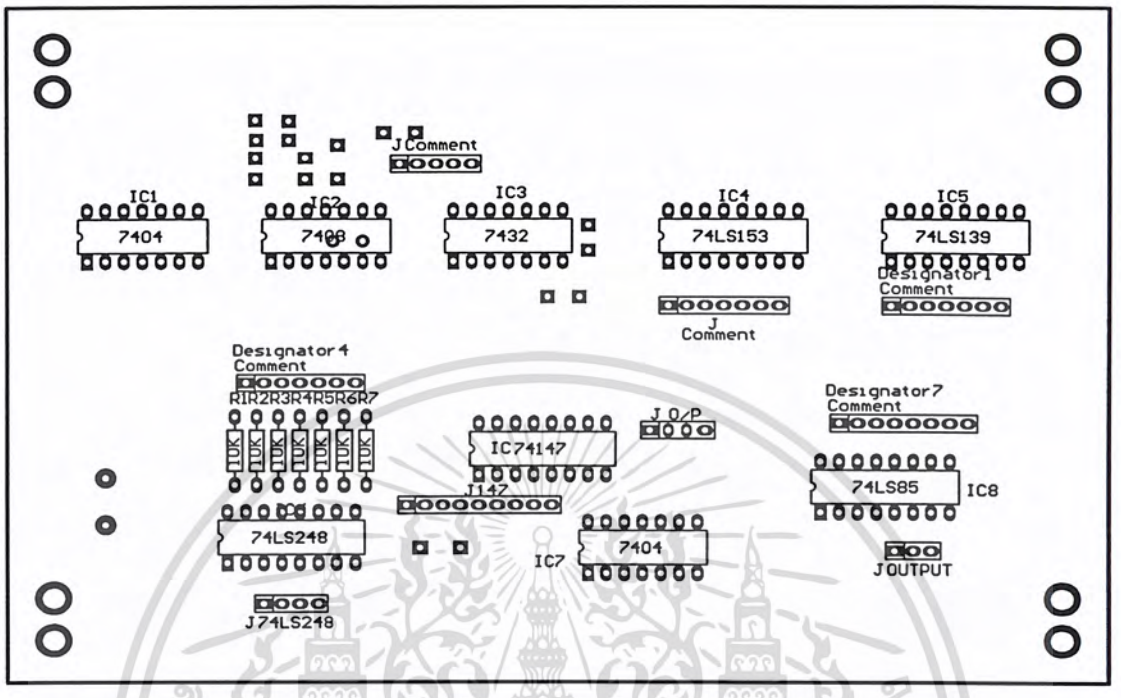


รูปที่ ข.17 วงจรการทดลองของแผงทดลองย่อยที่ 3

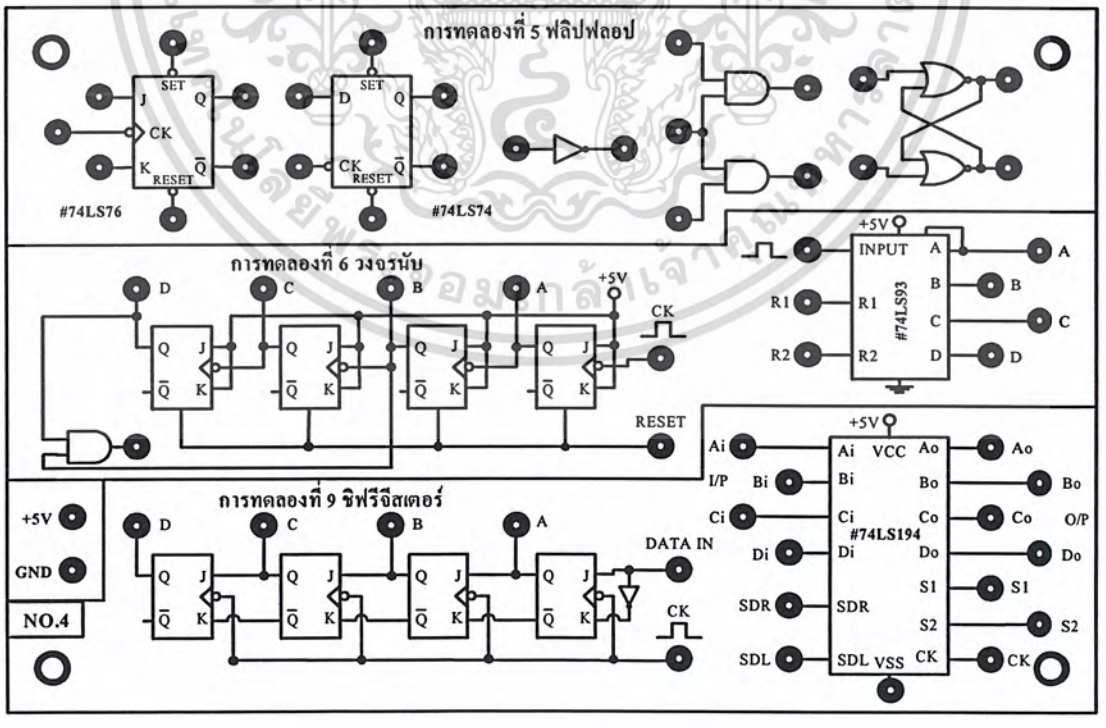


รูปที่ ข.18 ลายทองแดงของแผงทดลองย่อยที่ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

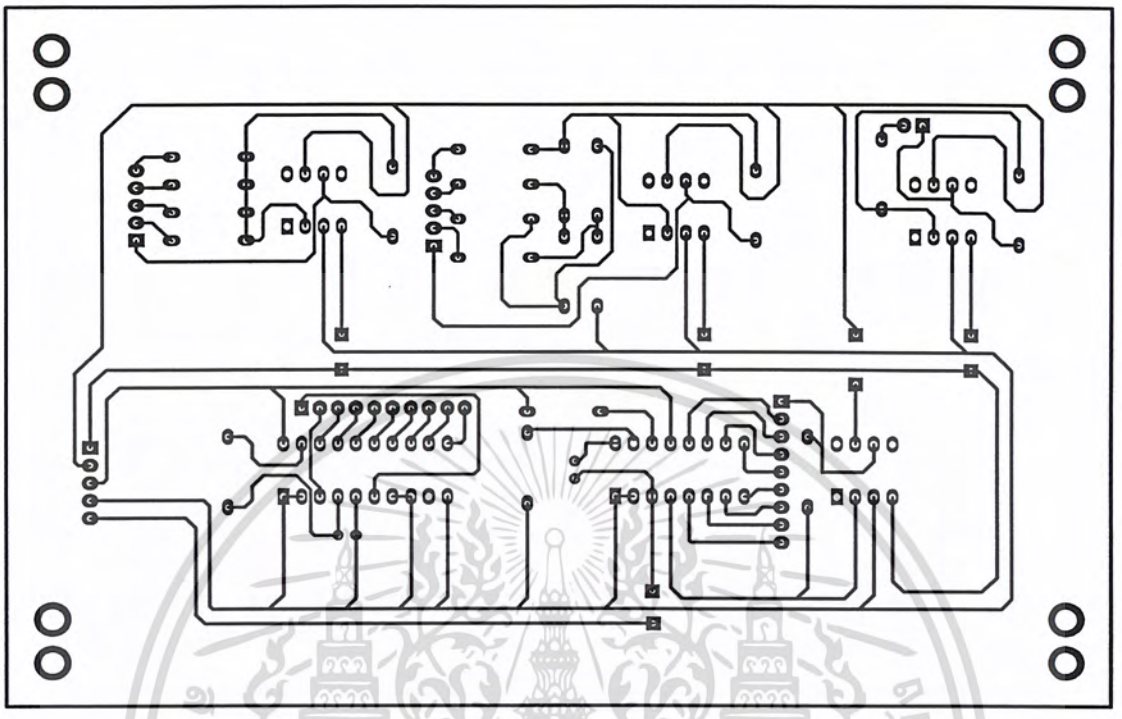


รูปที่ ข.19 การวางอุปกรณ์ของแผงทดลองย่อยที่ 3

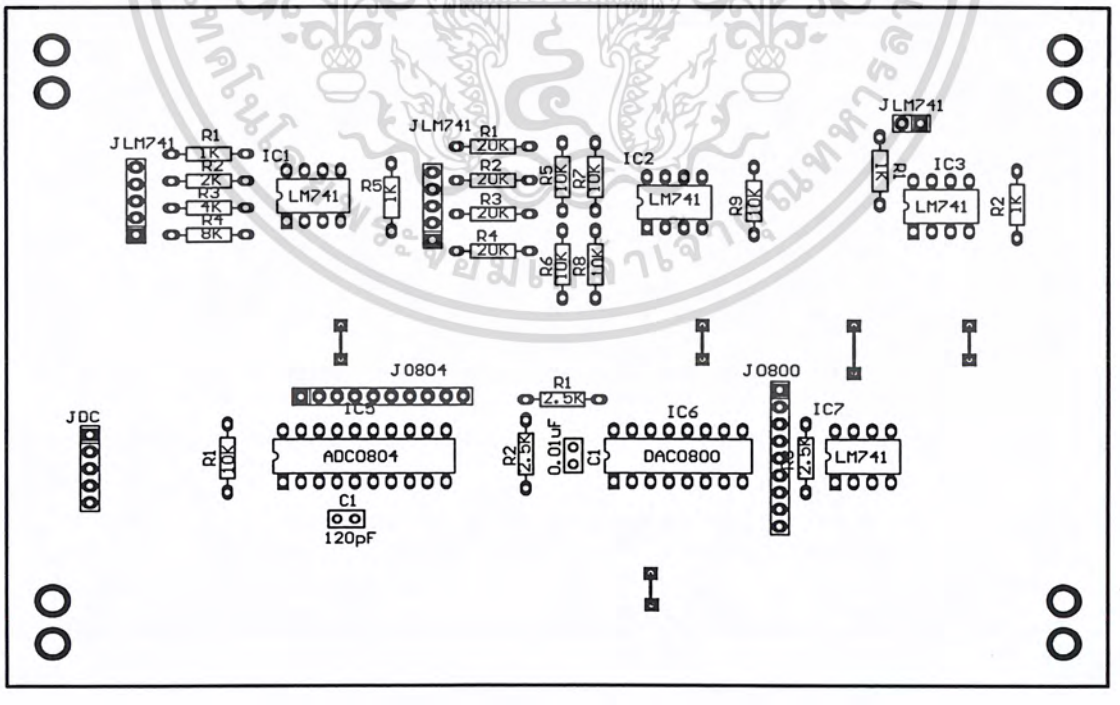


รูปที่ ข.20 วงจรการทดลองของแผงทดลองย่อยที่ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

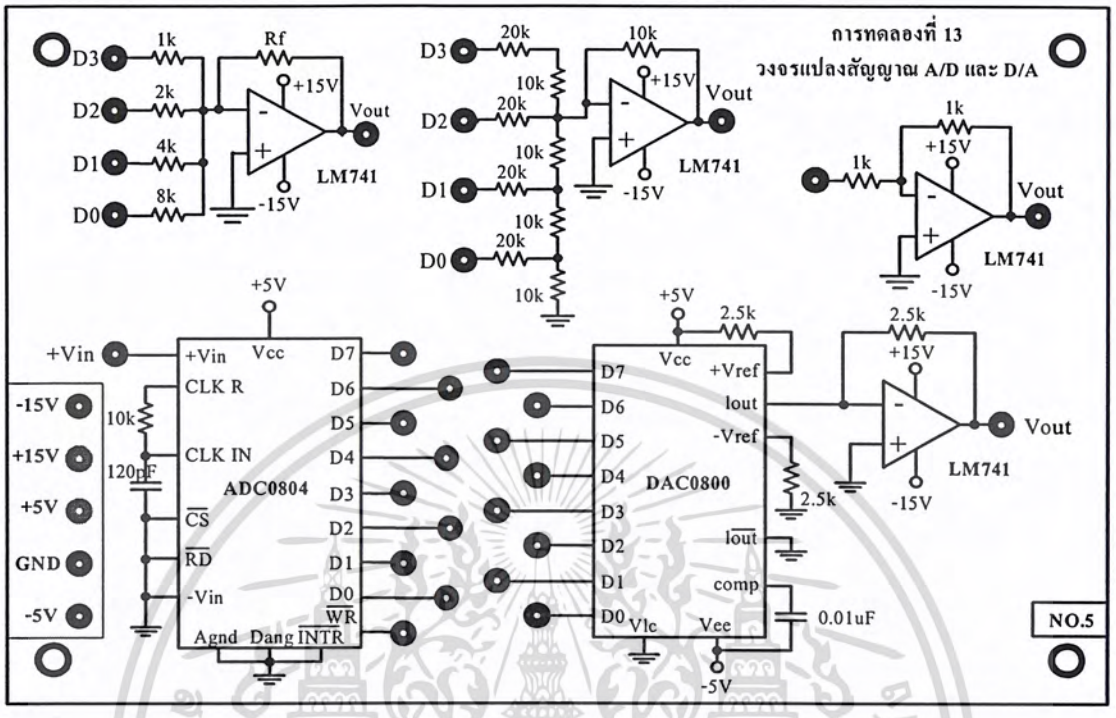


รูปที่ ข.21 ลายทองแดงของแผงทดลองย่อยที่ 4

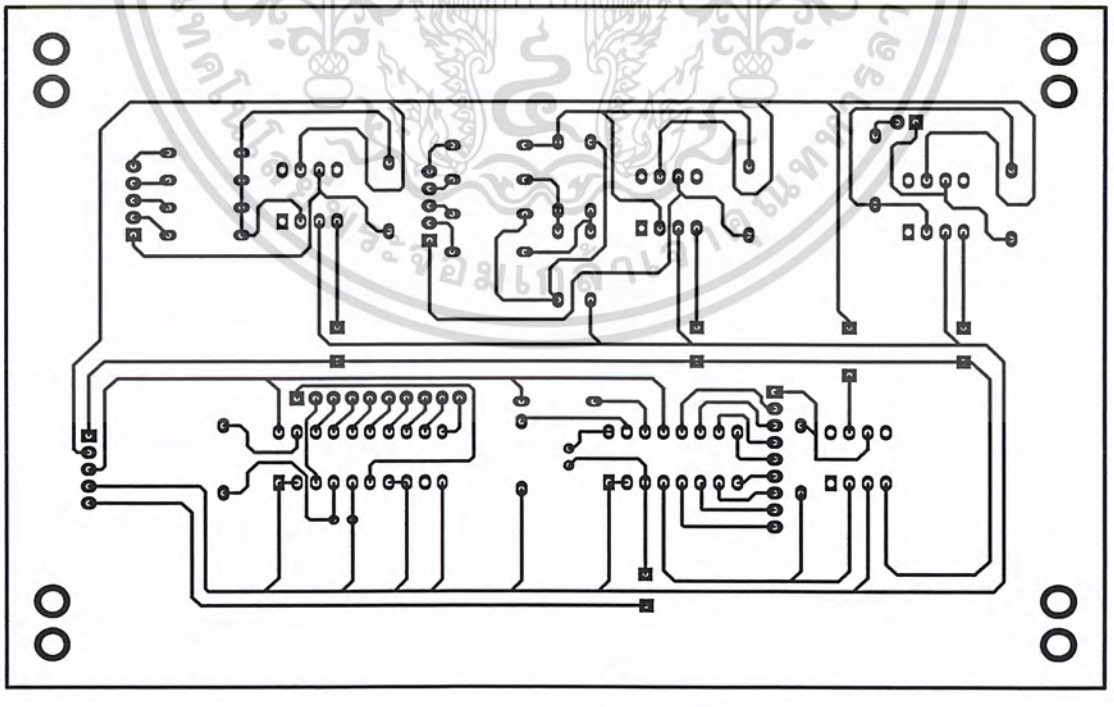


รูปที่ ข.22 การวางอุปกรณ์ของแผงทดลองย่อยที่ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

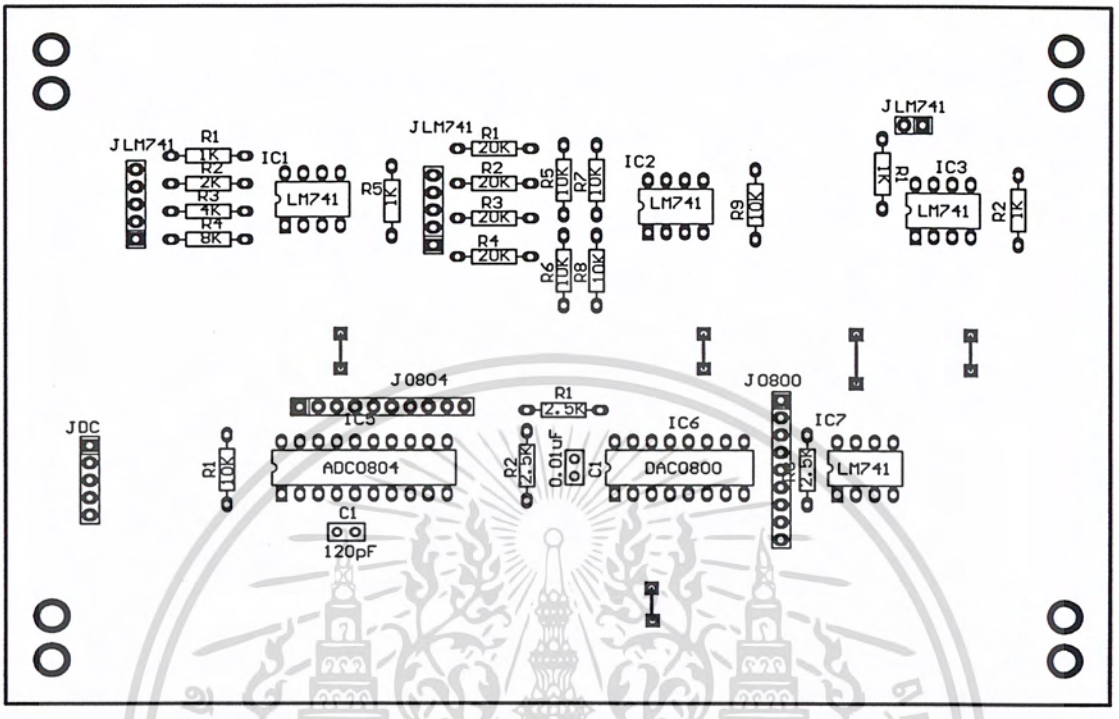


รูปที่ ข.23 วงจรการทดลองของแผงทดลองย่อยที่ 5



รูปที่ ข.24 ลายทองแดงของแผงทดลองย่อยที่ 5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ข.25 การวางอุปกรณ์ของแผงทดลองย่อยที่ 5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค
รายการอุปกรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ ค.1 รายการอุปกรณ์แผงย่อยที่ 1

ชื่ออุปกรณ์	รายละเอียด	จำนวน
วงจรรวม		
IC_1	74LS04	1 ตัว
IC_2	74LS32	1 ตัว
IC_3, IC_6	74LS08	2 ตัว
IC_4	74LS02	1 ตัว
IC_5	74LS00	1 ตัว
IC_7, IC_8	74LS86	2 ตัว

ตารางที่ ค.2 รายการอุปกรณ์แผงย่อยที่ 2

ชื่ออุปกรณ์	รายละเอียด	จำนวน
วงจรรวม		
IC_1, IC_2, IC_3	74LS04	3 ตัว
IC_4, IC_5, IC_6	74LS11	3 ตัว
IC_7, IC_8	74LS08	2 ตัว
IC_9, IC_{10}, IC_{11}	74LS32	3 ตัว

ตารางที่ ค.3 รายการอุปกรณ์แผงย่อยที่ 3

ชื่ออุปกรณ์	รายละเอียด	จำนวน
วงจรรวม		
IC_1, IC_2	74LS04	2 ตัว
IC_3	74LS32	1 ตัว
IC_4	74LS08	1 ตัว
IC_5	74LS153	1 ตัว
IC_6	74LS139	1 ตัว
IC_7	74LS248	1 ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ ค.3 (ต่อ) รายการอุปกรณ์แผงย่อยที่ 3

ชื่ออุปกรณ์	รายละเอียด	จำนวน
วงจรรวม		
IC_8	74LS147	1 ตัว
IC_9	74LS85	1 ตัว
ตัวความต้านทาน		
R_1, R_2, R_3, R_4, R_5, R_6, R_7	390 Ω	7 ตัว

ตารางที่ ค.4 รายการอุปกรณ์แผงย่อยที่ 4

ชื่ออุปกรณ์	รายละเอียด	จำนวน
วงจรรวม		
IC_1, IC_6, IC_7, IC_8, IC_9	74LS76	5 ตัว
IC_2	74LS74	1 ตัว
IC_3, IC_{12}	74LS04	2 ตัว
IC_4	74LS08	1 ตัว
IC_5	74LS02	1 ตัว
IC_{10}	74LS93	1 ตัว
IC_{11}	74LS194	1 ตัว

ตารางที่ ค.5 รายการอุปกรณ์แผงย่อยที่ 5

ชื่ออุปกรณ์	รายละเอียด	จำนวน
วงจรรวม		
IC_1, IC_2, IC_3, IC_6	LM741	4 ตัว
IC_4	ADC0804	1 ตัว
IC_5	DAC0800	1 ตัว
ตัวเก็บประจุ		
C_1	120 pF เซรามิค	1 ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ ค.5 (ต่อ) รายการอุปกรณ์แผงย่อยที่ 5

ชื่ออุปกรณ์	รายละเอียด	จำนวน
ตัวเก็บประจุ		
C_2	0.01 μF เซรามิค	1 ตัว
ตัวความต้านทาน		
R_1 , R_5, R_{15}, R_{16}	1 kΩ	4 ตัว
R_2	2 kΩ	1 ตัว
R_3	4 kΩ	1 ตัว
R_4	8 kΩ	1 ตัว
R_6, R_7, R_8, R_9	20 kΩ	4 ตัว
R_{10}, R_{11}, R_{12}, R_{13}, R_{14}, R_{17}	10 kΩ	6 ตัว
R_{18}, R_{719}, R_{20}	2.5 kΩ	3 ตัว

ตารางที่ ค.6 รายการอุปกรณ์ของแผงทดลองหลัก

ชื่ออุปกรณ์	รายละเอียด	จำนวน
วงจรรวม		
IC_1	ULN0823	1 ตัว
IC_2	MC14495	1 ตัว
IC_3	CD40106	1 ตัว
IC_4	LM555	1 ตัว
อุปกรณ์สารกึ่งตัวนำ		
LED_1, LED_2, LED_3, LED_4 LED_5, LED_6 LED_7, LED_8	สีแดง	8 ตัว
ตัวเก็บประจุ		
C_1, C_2	470 pF เซรามิค	1 ตัว
C_3, C_4	47 μF 16 V	2 ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ ค.6 (ต่อ) รายการอุปกรณ์ของแผงทดลองหลัก

ชื่ออุปกรณ์	รายละเอียด	จำนวน
ตัวเก็บประจุ		
C_5	1 µF 16 V	1 ตัว
C_6	0.47 µF เซรามิค	1 ตัว
C_7	0.001 µF เซรามิค	1 ตัว
C_8	510 pF เซรามิค	1 ตัว
C_9	0.01 µF เซรามิค	1 ตัว
ตัวความต้านทาน		
R_1, R_2, R_3, R_4, R_5, R_6, R_7, R_8	330 Ω	8 ตัว
R_9, R_{10}, R_{11}, R_{12}	10 kΩ	4 ตัว
R_{25}, R_{26}, R_{31}, R_{32}, R_{33}, R_{34}	1 kΩ	6 ตัว
R_{27}, R_{30}, R_{13}, R_{14}, R_{15}, R_{16}, R_{17}, R_{18}, R_{19}, R_{20}, R_{21}, R_{22}, R_{23}, R_{24}	500 Ω	14 ตัว
R_{28}, R_{29}	6.8 kΩ	2 ตัว
R_{35}	470 kΩ	1 ตัว
อุปกรณ์อื่นๆ		
7 - SEGMENT	สีแดง	1 ตัว
SW_1, SW_2, SW_3, SW_4, SW_5, SW_6, SW_7, SW_8, SW_9, SW_{10}, SW_{11}, SW_{12}	สวิตช์โยก	12 ตัว
SW_3, SW_4	สวิตช์กดติดปล่อยดับ	2 ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

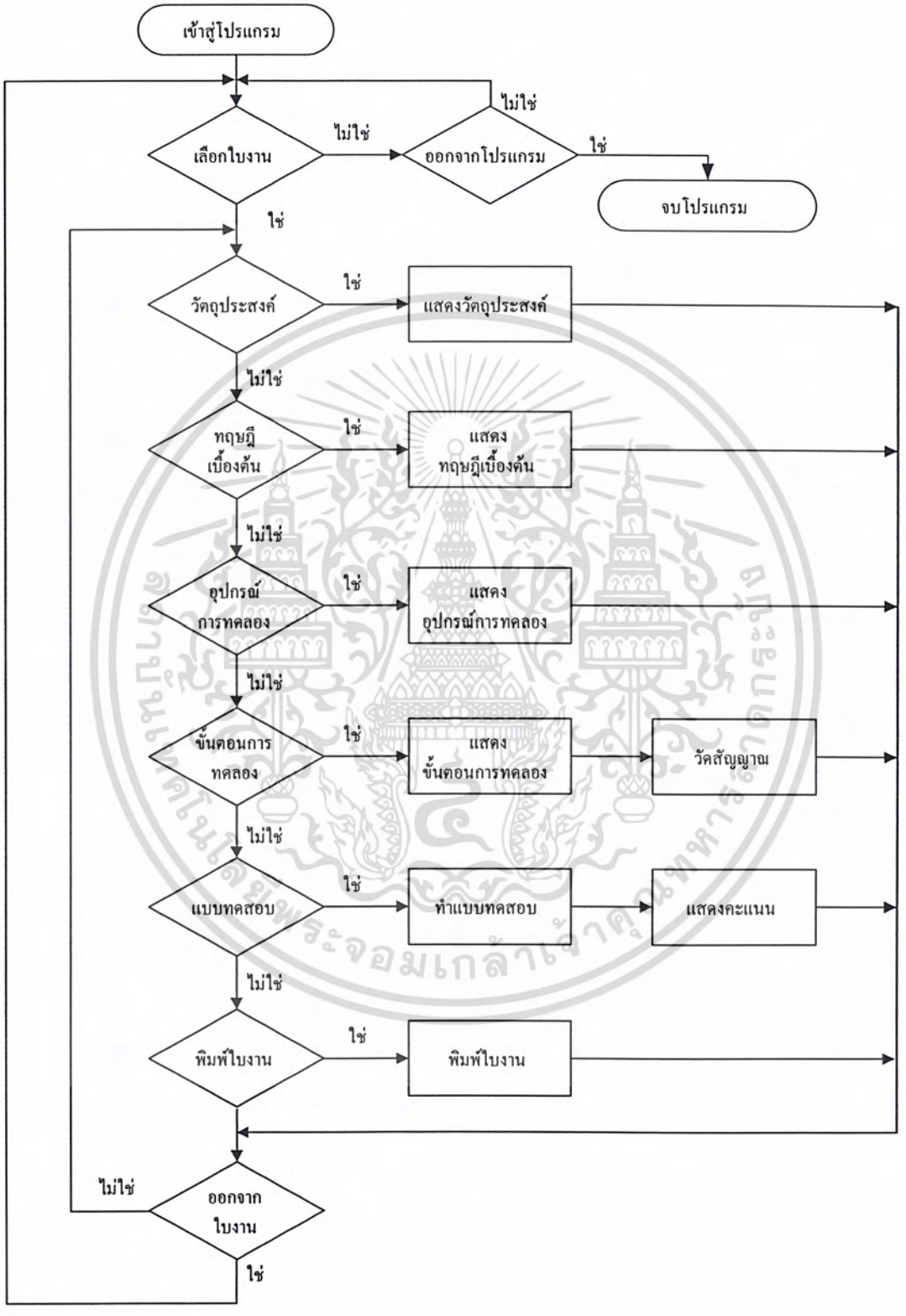
ตารางที่ ค.7 รายการอุปกรณ์ของวงจรแหล่งจ่ายแรงดันไฟ

ชื่ออุปกรณ์	รายละเอียด	จำนวน
วงจรรวม		
IC_1	7815	1 ตัว
IC_2	7915	1 ตัว
IC_3	7805	1 ตัว
IC_4	LM317T	1 ตัว
IC_5	7905	1 ตัว
อุปกรณ์สารกึ่งตัวนำ		
D_1, D_2, D_3, D_4	1N5401	4 ตัว
D_5, D_6, D_7, D_8	1N4001	4 ตัว
ตัวเก็บประจุ		
C_1, C_3	2200 µF 35 V	2 ตัว
C_6, C_8, C_9	10 µF 35 V	3 ตัว
C_2, C_4, C_5, C_7	0.1 µF 50 V	4 ตัว
ตัวความต้านทาน		
R_1	4.7 kΩ	1 ตัว
R_2	5.6 kΩ	1 ตัว
VR_1	5 kΩ	1 ตัว
อุปกรณ์อื่นๆ		
T_1	หม้อแปลงขนาด 2 A	1 ตัว
F_1	ฟิวส์ 1 A	1 ตัว
SW_1	กดติดกดดับ	1 ตัว
Connector	คอนเนคเตอร์ 2 ขา	1 ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

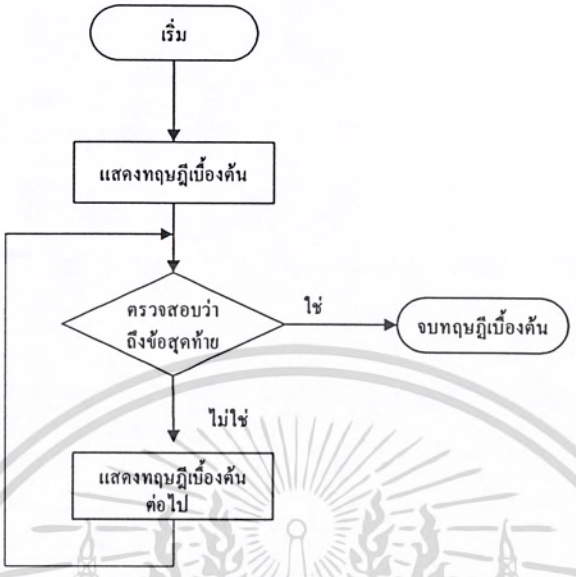
ภาคผนวก ง
แผนผังการทำงาน และรหัสต้นฉบับของโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

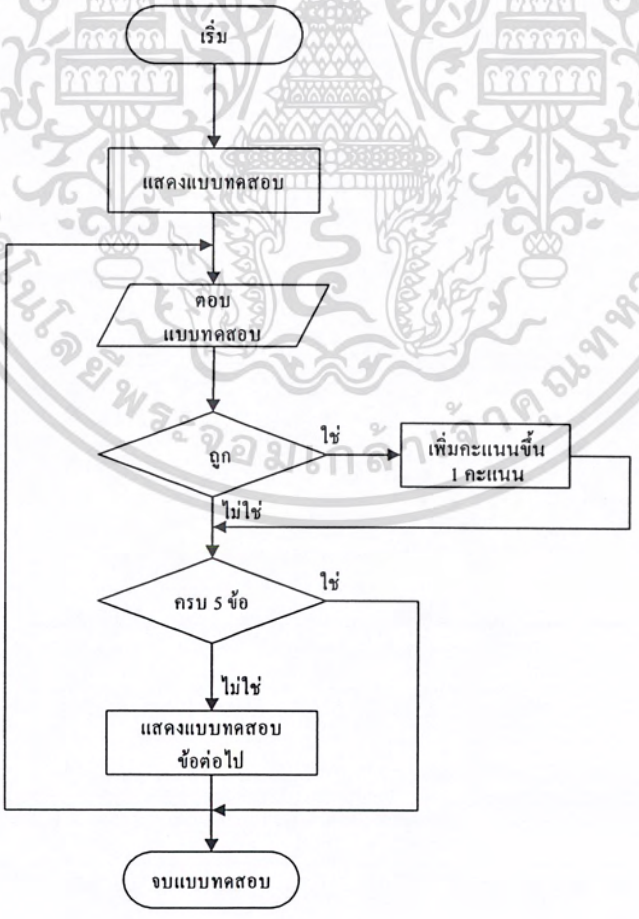


รูปที่ ง.1 แผนผังการทำงานของชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ง.2 แผนผังการทำงานของทฤษฎีเบื้องต้น



รูปที่ ง.3 แผนผังการทำงานของแบบทดสอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมควบคุมการทำงานของชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์

```
Const address$ = "c:\digital\digital_bottom\menu1\"
Dim a(1 To 5) As Boolean
Private Sub Form_Load()
    Form1.Picture = LoadPicture(address$ & "digital_bgm1.jpg")
End Sub

Private Sub Form_MouseMove(Button As Integer, Shift As Integer, X As
Single, Y As Single)
    For i = 1 To 9
    ImgPrac(i).Picture = LoadPicture(address$ & "bottom" +
Right(Str(i), 1) + "1.jpg")
    Next i
    For i = 10 To 14
      ImgPrac(i).Picture = LoadPicture(address$ & "bottom" +
Right(Str(i), 2) + "1.jpg")
    Next i
End Sub

Private Sub Imgprac_Click(Index As Integer) 'ตรวจสอบการเลือกใบงาน
     Select Case Index
          Case 1: Text1.Text = "1"  'Text1.text ใช้แก็บหมายเลขใบงาน
          Case 2: Text1.Text = "2"
          Case 3: Text1.Text = "3"
          Case 4: Text1.Text = "4"
          Case 5: Text1.Text = "5"
          Case 6: Text1.Text = "6"
          Case 7: Text1.Text = "7"
          Case 8: Text1.Text = "8"
          Case 9: Text1.Text = "9"
          Case 10: Text1.Text = "10"
          Case 11: Text1.Text = "11"
          Case 12: Text1.Text = "12"
          Case 13: Text1.Text = "13"
          Case 14: End
     End Select
     Form2.Show 'Form 2 ใช้แสดงใบงานการทดลอง
     Form2.Refresh
End Sub
' ตรวจสอบการเลื่อนตำแหน่งของเมาส์
Private Sub ImgPrac_MouseMove(Index As Integer, Button As Integer,
Shift As Integer, X As Single, Y As Single)
    For i = 1 To 9
          ImgPrac(i).Picture = LoadPicture(address$ & "bottom" +
Right(Str(i), 1) + "1.jpg")
    Next i
    For i = 10 To 14
          ImgPrac(i).Picture = LoadPicture(address$ & "bottom" +
Right(Str(i), 2) + "1.jpg")
    Next i
    aa = Index
        If aa <= 9 Then
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            ImgPrac(Index).Picture = LoadPicture(address$ & "bottom"
+ Right(Str(aa), 1) + "2.jpg")
        Else
            ImgPrac(Index).Picture = LoadPicture(address$ & "bottom"
+ Right(Str(aa), 2) + "2.jpg")
        End If
End Sub

Private Sub Image15_Click()   ' ออกจากโปรแกรมกลับหน้าจอปกติ
 End
End Sub

Dim a(1 To 5) As Boolean
Dim score As Byte    ' ใช้เก็บคะแนน
Dim QID As Integer   ' ใช้เก็บหมายเลขคำถาม
Const address$ = "c:\digital\digital_bottom\menu1\"
Const AddressMenu$ = "c:\digital\digital_bottom\menu2\"
Const AddressBackNext$ = "C:\digital\digital_bottom\menu2\"

Private Sub Command1_Click()
  mousepointor = 99 - Custom
  MouseIcon = LoadPicture("c:\digital\digital_bottom\HAND_L.CUR")
End Sub

Private Sub Cmdlogic_Click()
  Form3.Show  ' ใช้เป็นหน้าจอของ logic analyzer
End Sub

Private Sub Data1_Reposition() ' ให้แสดงข้อมูลปัจจุบัน
    If Data1.Recordset.EOF Then
        Data1.Recordset.MoveLast
    Else
        If Data1.Recordset.BOF Then
            Data1.Recordset.MoveFirst
        End If
    End If
End Sub

Private Sub Data2_Reposition()
    If Data2.Recordset.EOF Then
        Data2.Recordset.MoveLast
    Else
        If Data2.Recordset.BOF Then
            Data2.Recordset.MoveFirst
        End If
    End If
End Sub

Private Sub Data3_Reposition()
    If Data3.Recordset.EOF Then
        Data3.Recordset.MoveLast
    Else
        If Data3.Recordset.BOF Then
            Data3.Recordset.MoveFirst
        End If
    End If
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
End Sub
Private Sub Data4_Reposition()
    If Data4.Recordset.EOF Then
        Data4.Recordset.MoveLast
    Else
        If Data4.Recordset.BOF Then
            Data4.Recordset.MoveFirst
        End If
    End If
End Sub

Private Sub Data5_Reposition()
    If Data5.Recordset.EOF Then
        Data5.Recordset.MoveLast
    Else
        If Data5.Recordset.BOF Then
            Data5.Recordset.MoveFirst
        End If
    End If
End Sub

Private Sub Form_Activate() 'กำหนดค่าเริ่มต้นการแสดงใบงานต่างๆ
    score = 0
    QID = 0
    Imgscore_Q.Visible = False
    Imgscore_P.Visible = False
    ImgBody.Visible = True
    ImgQuestion.Visible = False
    Txtprn.Text = Form1.Text1.Text
    ImgHead.Picture=
            LoadPicture("c:\digial\digital_bottom\name_lab\lab" &
            Txtprn.Text & ".jpg")
    For i = 1 To 6
        Imagemenu(i).Visible = True
    Next i
   sqlcmd$  =  "SELECT  Purpose.LabID,  Lab.LabName,  Purpose.PStep,
Purpose.PImage"
    sqlcmd$ = sqlcmd$ & " FROM Lab INNER JOIN Purpose ON Lab.LabID =
Purpose.LabID"
    sqlcmd$ = sqlcmd$ & " Where (((Purpose.LabID) ="
    sqlcmd$ = sqlcmd$ & Txtprn.Text & "))ORDER BY Purpose.PStep"
    Data1.RecordSource = sqlcmd$
    Data1.Refresh

    sqlcmd$ = "SELECT Theory.LabID, Theory.TStep, Theory.TImage"
    sqlcmd$ = sqlcmd$ & " FROM Lab INNER JOIN Theory ON Lab.LabID =
Theory.LabID"
    sqlcmd$ = sqlcmd$ & " WHERE (((Theory.LabID)=" & Txtprn.Text &
"))ORDER BY Theory.TStep"
    Data2.RecordSource = sqlcmd$
    Data2.Refresh

    sqlcmd$ = "SELECT Device.LabID, Device.TStep, Device.TImage"
    sqlcmd$ = sqlcmd$ & " FROM Lab INNER JOIN Device ON Lab.LabID =
Device.LabID"
    sqlcmd$ = sqlcmd$ & " Where (((Device.LabID) =" & Txtprn.Text &
"))ORDER BY Device.TStep"
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    Data3.RecordSource = sqlcmd$
    Data3.Refresh

    sqlcmd$ = "SELECT Step.LabID, Step.SStep, Step.SImage"
    sqlcmd$ = sqlcmd$ & " FROM Lab INNER JOIN Step ON Lab.LabID =
Step.LabID"
    sqlcmd$ = sqlcmd$ & " WHERE (((Step.LabID)=" & Txtprn.Text &
"))ORDER BY Step.SStep"
    Data4.RecordSource = sqlcmd$
    Data4.Refresh

    sqlcmd$ = "SELECT Question.LabID, Question.Qstep,
Question.QImage"
    sqlcmd$ = sqlcmd$ & ", Question.AXY1, Question.AXY2,
Question.BXY1, Question.BXY2"
    sqlcmd$ = sqlcmd$ & ", Question.CXY1, Question.CXY2,
Question.DXY1, Question.DXY2, Question.ans"
    sqlcmd$ = sqlcmd$ & " FROM Lab INNER JOIN Question ON Lab.LabID =
Question.LabID"
    sqlcmd$ = sqlcmd$ & " Where (((Question.LabID) =" & Txtprn.Text &
"))ORDER BY Question.Qstep"
    Data5.RecordSource = sqlcmd$
    Data5.Refresh
    ImgBody.Visible = True
    ImgBody.Picture = LoadPicture(Txtdata1.Text)
End Sub

Private Sub Form_Load()
    QID = 0
    Form2.Picture = LoadPicture(AddressMenu$ & "digital_bgm2.jpg")
End Sub

Private Sub ImgBckMenu_Click()
ImgBody.Visible = False
ImgQuestion.Visible = False
For i = 1 To 6
    Imagemenu(i).Picture = LoadPicture(AddressMenu$ & "bottom_m" +
Right(Str(i), 1) + ".jpg")
Next i
For i = 0 To 1
    Imgdata1(i).Visible = False 'กำหนดหน้าจอแสดงวัตถุประสงค์
    Imgdata2(i).Visible = False 'กำหนดหน้าจอแสดงทฤษฎี
    Imgdata3(i).Visible = False 'กำหนดหน้าจอแสดงอุปกรณ์การทดลอง
    Imgdata4(i).Visible = False 'กำหนดหน้าจอแสดงขั้นตอนการทดลอง
    Imgdata5(i).Visible = False 'กำหนดหน้าจอแสดงแบบทดสอบ
Next i
Form1.Show  ' แสดงหน้าจอหลัก
Form2.Hide  ' ปิดหน้าจอใบงาน
End Sub

Private Sub imagemenu_MouseMove(Index As Integer, Button As Integer,
Shift As Integer, X As Single, Y As Single)
    Text1.Text = Index
End Sub

Private Sub imagemenu_Click(Index As Integer)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    ImgBody.Visible = False
    ImgQuestion.Visible = False
    Imgscore_Q.Visible = False
    Imgscore_P.Visible = False
    For i = 0 To 1
        Imgdata1(i).Visible = False
        Imgdata2(i).Visible = False
        Imgdata3(i).Visible = False
        Imgdata4(i).Visible = False
        Imgdata5(i).Visible = False
    Next i
    Text1.Visible = False
    Text1.Text = Index
    For j = 1 To 6
        If j = Index Then
              Imagemenu(j).Picture = LoadPicture(AddressMenu$ &
              "bottom_m1" + Text1.Text + ".jpg")
        Else
              Imagemenu(j).Picture = LoadPicture(AddressMenu$ &
             "bottom_m" + Right(Str(j), 1) + ".jpg")
        End If
    Next j

    Select Case Index
    Case 1
        ImgBody.Visible = True
        ImgBody.Picture = LoadPicture(Txtdata1.Text)
    Case 2
        ImgBody.Visible = True
        ImgBody.Picture = LoadPicture(Txtdata2.Text)
        Imgdata1(0).Picture = LoadPicture(AddressBackNext$ &
        "bback01.jpg")
        Imgdata2(1).Picture = LoadPicture(AddressBackNext$ &
        "bnext01.jpg")
        Imgdata2(0).Visible = True
        Imgdata2(1).Visible = True
    Case 3
        ImgBody.Visible = True
        ImgBody.Picture = LoadPicture(Txtdata3.Text)
    Case 4
        ImgBody.Visible = True
        ImgBody.Picture = LoadPicture(Txtdata4.Text)
        Imgdata4(0).Picture = LoadPicture(AddressBackNext$ &
        "bback01.jpg")
        Imgdata4(1).Picture = LoadPicture(AddressBackNext$ &
        "bnext01.jpg")
        Imgdata4(0).Visible = True
        Imgdata4(1).Visible = True
    Case 5
        ImgQuestion.Visible = True
        ImgQuestion.Picture = LoadPicture(Txtdata5.Text)

    If QID = 5 Then
        Imgscore_Q.Visible = True
        Imgscore_P.Visible = True
        Select Case score
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
      Case 0
            score = 0
            Imgscore_Q.Picture = LoadPicture(AddressMenu$ & "0.jpg")
            Imgscore_P.Picture = LoadPicture(AddressMenu$ & "00.gif")
      Case 1
            score = 1
            Imgscore_Q.Picture = LoadPicture(AddressMenu$ & "1.jpg")
            Imgscore_P.Picture = LoadPicture(AddressMenu$ & "20.gif")
      Case 2
            score = 2
            Imgscore_Q.Picture = LoadPicture(AddressMenu$ & "2.jpg")
            Imgscore_P.Picture = LoadPicture(AddressMenu$ & "40.gif")
      Case 3
            score = 3
            Imgscore_Q.Picture = LoadPicture(AddressMenu$ & "3.jpg")
            Imgscore_P.Picture = LoadPicture(AddressMenu$ & "60.gif")
      Case 4
            score = 4
            Imgscore_Q.Picture = LoadPicture(AddressMenu$ & "4.jpg")
            Imgscore_P.Picture = LoadPicture(AddressMenu$ & "80.gif")
      Case 5
            score = 5
            Imgscore_Q.Picture = LoadPicture(AddressMenu$ & "5.jpg")
            Imgscore_P.Picture = LoadPicture(AddressMenu$ &
            "100.gif")
        End Select
    End If

    Case 6
        practice = "c:\digital\practice\practice" + Txtprn.Text +
                   ".pdf"
        OLE1.CreateEmbed practice, "AcroExch.Document"
        OLE1.Action = 7
    End Select
End Sub

Private Sub Form_MouseMove(Button As Integer, Shift As Integer, X As
Single, Y As Single)
        Text1.Text = X / 15 & " y " & Y / 15
End Sub

Private Sub ImgQuestion_Click() 'โปรแกรมย่อยแสดงคำถาม
    If TextChoice.Text <> 0 Then
        QID = QID + 1
        If TextChoice.Text = TextANS.Text Then score = score + 1
        TextScore.Text = score
        Data5.Recordset.MoveNext
        ImgQuestion.Picture = LoadPicture(Txtdata5.Text)
    End If
    If QID = 5 Then
        Imgscore_Q.Visible = True
        Imgscore_P.Visible = True
        Select Case score
          Case 0
            score = 0
            Imgscore_Q.Picture = LoadPicture(AddressMenu$ & "0.jpg")
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
            Imgscore_P.Picture = LoadPicture(AddressMenu$ & "00.gif")
          Case 1
            score = 1
            Imgscore_Q.Picture = LoadPicture(AddressMenu$ & "1.jpg")
            Imgscore_P.Picture = LoadPicture(AddressMenu$ & "20.gif")
          Case 2
            score = 2
            Imgscore_Q.Picture = LoadPicture(AddressMenu$ & "2.jpg")
            Imgscore_P.Picture = LoadPicture(AddressMenu$ & "40.gif")
          Case 3
            score = 3
            Imgscore_Q.Picture = LoadPicture(AddressMenu$ & "3.jpg")
            Imgscore_P.Picture = LoadPicture(AddressMenu$ & "60.gif")
          Case 4
            score = 4
            Imgscore_Q.Picture = LoadPicture(AddressMenu$ & "4.jpg")
            Imgscore_P.Picture = LoadPicture(AddressMenu$ & "80.gif")
          Case 5
            score = 5
            Imgscore_Q.Picture = LoadPicture(AddressMenu$ & "5.jpg")
            Imgscore_P.Picture = LoadPicture(AddressMenu$ &
                                 "100.gif")
        End Select
    End If
End Sub

Private Sub ImgQuestion_MouseMove(Button As Integer, Shift As
Integer, X As Single, Y As Single)
Dim xx, yy As Integer
    xx = X / 15  'แสดงตำแหน่งของตัวเลือกแกน x
    yy = Y / 15  'แสดงตำแหน่งของตัวเลือกแกน y
    Ax1 = Val(TextA1.Text) ' หาตำแหน่งของตัวเลือก ก จุดที่ 1
    poscomma = InStr(TextA1.Text, ",")
    lenstr = Len(TextA1.Text)
    Ay1 = Mid(TextA1.Text, poscomma + 1, lenstr - poscomma)

    Ax2 = Val(TextA2.Text) ' หาตำแหน่งของตัวเลือก ก จุดที่ 2
    poscomma = InStr(TextA2.Text, ",")
    lenstr = Len(TextA2.Text)
    Ay2 = Mid(TextA2.Text, poscomma + 1, lenstr - poscomma)

    Bx1 = Val(TextB1.Text) ' หาตำแหน่งของตัวเลือก ข จุดที่ 1
    poscomma = InStr(TextB1.Text, ",")
    lenstr = Len(TextB1.Text)
    By1 = Mid(TextB1.Text, poscomma + 1, lenstr - poscomma)

    Bx2 = Val(TextB2.Text) ' หาตำแหน่งของตัวเลือก ข จุดที่ 2
    poscomma = InStr(TextB2.Text, ",")
    lenstr = Len(TextB2.Text)
    By2 = Mid(TextB2.Text, poscomma + 1, lenstr - poscomma)

    Cx1 = Val(TextC1.Text) ' หาตำแหน่งของตัวเลือก ค จุดที่ 1
    poscomma = InStr(TextC1.Text, ",")
    lenstr = Len(TextC1.Text)
    Cy1 = Mid(TextC1.Text, poscomma + 1, lenstr - poscomma)
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    Cx2 = Val(TextC2.Text) ' หาตำแหน่งของตัวเลือก ค จุดที่ 2
    poscomma = InStr(TextC2.Text, ",")
    lenstr = Len(TextC2.Text)
    Cy2 = Mid(TextC2.Text, poscomma + 1, lenstr - poscomma)

    Dx1 = Val(TextD1.Text) ' หาตำแหน่งของตัวเลือก ง จุดที่ 1
    poscomma = InStr(TextD1.Text, ",")
    lenstr = Len(TextD1.Text)
    Dy1 = Mid(TextD1.Text, poscomma + 1, lenstr - poscomma)

    Dx2 = Val(TextD2.Text) ' หาตำแหน่งของตัวเลือก ง จุดที่ 2
    poscomma = InStr(TextD2.Text, ",")
    lenstr = Len(TextD2.Text)
    Dy2 = Mid(TextD2.Text, poscomma + 1, lenstr - poscomma)
    xx = X / 15
    yy = Y / 15
    Text2.Text = "x =" & xx & " y = " & yy
    ChangeMouse (1)
' เปรียบเทียบว่าเลือกตัวเลือกใด
    If (xx > ax1 And xx < ax2) And (yy > ay1 And yy < ay2) Then
        TextChoice.Text = "1"
        ChangeMouse (0)
    ElseIf (xx > bx1 And xx < bx2) And (yy > by1 And yy < by2) Then
        TextChoice.Text = "2"
        ChangeMouse (0)
    ElseIf (xx > cx1 And xx < cx2) And (yy > cy1 And yy < cy2) Then
        TextChoice.Text = "3"
        ChangeMouse (0)
    ElseIf (xx > dx1 And xx < dx2) And (yy > dy1 And yy < dy2) Then
        TextChoice.Text = "4"
        ChangeMouse (0)
    Else
        TextChoice.Text = "0"
    End If
End Sub

Private Sub Imgdata1_Click(Index As Integer)
    If Index = 0 Then
        Data1.Recordset.MovePrevious
    Else
        Data1.Recordset.MoveNext
    End If
    ImgBody.Picture = LoadPicture(Txtdata1.Text)
End Sub

Private Sub Imgdata2_Click(Index As Integer)
    If Index = 0 Then
        Data2.Recordset.MovePrevious
    Else
        Data2.Recordset.MoveNext
    End If
    ImgBody.Picture = LoadPicture(Txtdata2.Text)
End Sub

Private Sub Imgdata3_Click(Index As Integer)
    If Index = 0 Then
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        Data3.Recordset.MovePrevious
    Else
        Data3.Recordset.MoveNext
    End If
    ImgBody.Picture = LoadPicture(Txtdata3.Text)
End Sub

Private Sub Imgdata4_Click(Index As Integer)
    If Index = 0 Then
        Data4.Recordset.MovePrevious
    Else
        Data4.Recordset.MoveNext
        If Data4.Recordset.EOF Then
           Imgdata4 (1).Visible = False
        End If
    End If
    ImgBody.Picture = LoadPicture(Txtdata4.Text)
End Sub

Private Sub ChangeMouse(Index As Integer) ' แสดงเมาส์รูปมือ
Select Case Index
    Case 0:
    Me.MousePointer = 99
    Me.MouseIcon= LoadPicture("c:\digital\digital_bottom\HAND_L.CUR")
    Case 1:
    Me.MousePointer = 0
End Select
End Sub
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก จ

ใบงานการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบงานที่ 1
ลอจิกเกต

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. อธิบายคุณสมบัติของไอซีเกตชนิดต่างๆ ได้
2. นำไอซีเกตชนิดต่างๆ ไปใช้งานได้
3. ประยุกต์ใช้งานไอซีเกตชนิดต่างๆ ได้

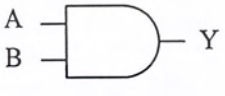
เครื่องมือและอุปกรณ์

1. แผงทดลองหลัก
2. แผงทดลองย่อยที่ 1
3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง

ทฤษฎี

1.1 แอนด์เกต

แอนด์เกต (AND Gate) เป็นอุปกรณ์ทางดิจิตอลที่จะให้สัญญาณเอาต์พุตเป็น “1” เมื่ออินพุต (A,B) เป็น “1” ทั้งหมดและจะได้เอาต์พุตเป็น “0” ก็ต่อเมื่ออินพุตเป็น “0” ตัวใดตัวหนึ่งหรือทั้งหมด



Y = A.B

รูปที่ 1.1 สัญลักษณ์ของแอนด์เกต

สามารถเขียนตารางความจริงสำหรับแอนด์เกตได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1.1 ตารางความจริงของแอนด์เกต

อินพุต		เอาต์พุต
A	B	Y=A.B
0	0	0
0	1	0
1	0	0
1	1	1

1.2 ออร์เกต

ออร์เกต (OR Gate) เป็นอุปกรณ์ทางดิจิตอลที่จะให้สัญญาณเอาต์พุตของออร์เกตจะเป็น "1" ก็ต่อเมื่ออินพุต (A,B) ตัวใดตัวหนึ่งหรือทั้งหมดเป็น "1" และเอาต์พุตเป็น "0" ก็ต่อเมื่ออินพุต (A,B) เป็น "0" ทั้งหมด

Y = A+B

รูปที่ 1.2 สัญลักษณ์ของออร์เกต

สามารถเขียนตารางความจริงสำหรับออร์เกตได้ดังนี้

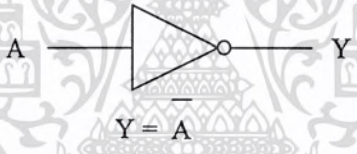
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตาราง 1.2 ตารางความจริงออร์เกต

อินพุต		เอาต์พุต
A	B	Y=A+B
0	0	0
0	1	1
1	0	1
1	1	1

1.3 นอตเกต

นอตเกต (NOT Gate) เป็นอุปกรณ์ทางดิจิตอลที่มีหน้าที่ในการปรับสภาวะของค่าตัวแปร หรืออาจกล่าวได้ว่า เอาต์พุตของวงจรนอตเกตเป็น Complement ของอินพุต



รูปที่ 1.3 สัญลักษณ์ของนอตเกต

สามารถเขียนตารางความจริงสำหรับนอตเกตได้ดังนี้

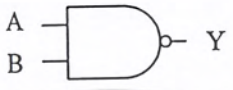
ตารางที่ 1.3 ตารางความจริงของนอตเกต

อินพุต	เอาต์พุต
A	$Y = \overline{A}$
0	1
1	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.4 แนนด์เกต

แนนด์เกต (NAND Gate) เป็นอุปกรณ์ลอจิกเกตที่มีการทำงานตรงกันข้ามกับแอนด์เกต คือ จะให้เอาต์พุตเป็น “1” เมื่อ อินพุตตัวใดตัวหนึ่งเป็น “0” และจะให้เอาต์พุตเป็น “0” เมื่อ อินพุตทั้งหมดเป็น “1”



$Y = \overline{AB}$

รูปที่ 1.4 สัญลักษณ์ของแนนด์เกต

สามารถเขียนตารางความจริงสำหรับแนนด์เกตได้ดังนี้

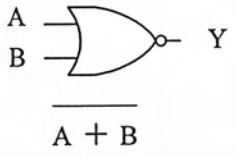
ตารางที่ 1.4 ตารางความจริงของแนนด์เกต

อินพุต		เอาต์พุต
A	B	$Y = \overline{AB}$
0	0	1
0	1	1
1	0	1
1	1	0

1.5 นอร์เกต (NOR Gate)

นอร์เกต (NOR Gate) เป็นอุปกรณ์ลอจิกเกตที่มีการทำงานตรงกันข้ามกับออร์เกต คือจะให้เอาต์พุตเป็น “1” เมื่ออินพุตทั้งหมดเป็น “0” และจะให้เอาต์พุตเป็น “0” เมื่ออินพุตตัวใดตัวหนึ่งเป็น “1”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.5 สัญลักษณ์นอร์เกต

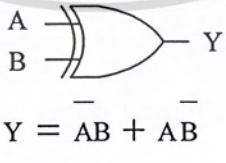
สามารถเขียนตารางความจริงสำหรับนอร์เกตได้ดังนี้

ตารางที่ 1.5 ตารางความจริงของนอร์เกต

อินพุต		เอาต์พุต
A	B	$Y=\overline{A + B}$
0	0	1
0	1	0
1	0	0
1	1	0

1.6 เอ็กคลูซีฟออร์เกต

เอ็กคลูซีฟออร์เกต (Exclusive Or Gate) เป็นอุปกรณ์ดิจิตอลที่จะให้เอาต์พุตเป็น “0” เมื่ออินพุตมีลอจิกที่เหมือนกัน และให้เอาต์พุตเป็น “1” เมื่ออินพุตมีลอจิกที่ต่างกัน



รูปที่ 1.6 สัญลักษณ์ของเอ็กคลูซีฟออร์เกต

สามารถเขียนตารางความจริงสำหรับเอ็กคลูซีฟออร์เกตได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1.6 ตารางความจริงของเอ็กคลูซีฟออร์เกต

อินพุต		เอาต์พุต
A	B	$Y = \overline{A}B + A\overline{B}$
0	0	0
0	1	1
1	0	1
1	1	0

1.7 เอ็กคลูซีฟนอร์เกต)

เอ็กคลูซีฟนอร์เกต (Exclusive Nor Gate) เป็นเกตที่จะให้เอาต์พุตเป็น “1” เมื่ออินพุตมีลอจิกที่ต่างกันและจะให้เอาต์พุตเป็น “1” เมื่อ อินพุตมีลอจิกที่เหมือนกัน

$$Y = \overline{A}\overline{B} + AB$$

รูปที่ 1.7 สัญลักษณ์ของเอ็กคลูซีฟนอร์เกต

สามารถเขียนตารางความจริงสำหรับเอ็กคลูซีฟนอร์เกตได้ดังนี้

ตารางที่ 1.7 ตารางความจริงของเอ็กคลูซีฟนอร์เกต

อินพุต		เอาต์พุต
A	B	$Y = \overline{A}\overline{B} + AB$
0	0	1
0	1	0
1	0	0
1	1	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 1 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 1

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 1 ที่ตำแหน่ง +5 V และ GND

3. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา Vin ต่อเอาต์พุต Vo ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.8

รูปที่ 1.8 วงจรที่ใช้ในการทดลองข้อ 3

ตารางที่ 1.8

อินพุต	เอาต์พุต
Vin	Vo
0 V	
5 V	

4. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา Vin ต่อเอาต์พุต Vo ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.9

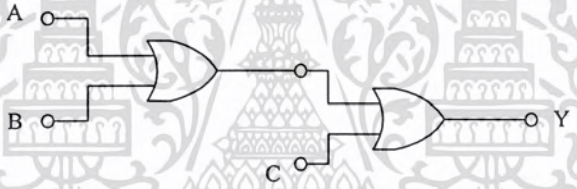
รูปที่ 1.9 วงจรที่ใช้ในการทดลองข้อ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1.9

อินพุต	เอาต์พุต
Vin	Vo
0V	
5V	

5. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B และ C ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.10



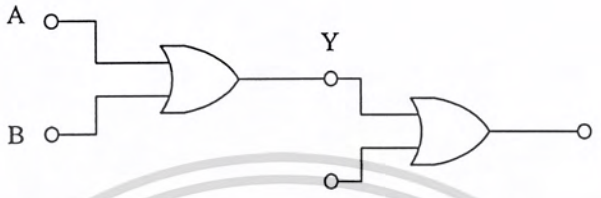
รูปที่ 1.10 วงจรที่ใช้ในการทดลองข้อ 5

ตารางที่ 1.10

อินพุต			เอาต์พุต
A	B	C	Y
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.11

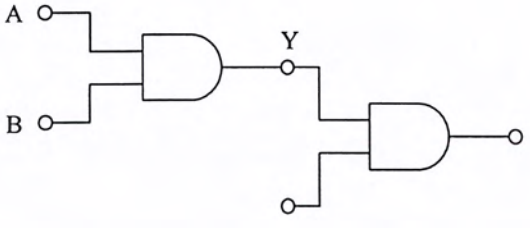


รูปที่ 1.11 วงจรที่ใช้ในการทดลองข้อ 6

ตารางที่ 1.11

อินพุต		เอาต์พุต
A	B	Y
0	0	
0	1	
1	0	
1	1	

7. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.12



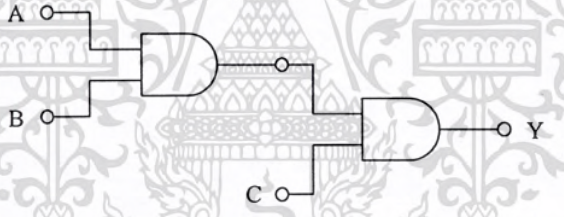
รูปที่ 1.12 วงจรที่ใช้ในการทดลองข้อ 7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1.12

อินพุต		เอาต์พุต
A	B	Y
0	0	
0	1	
1	0	
1	1	

8. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B และ C ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.13



รูปที่ 1.13 วงจรที่ใช้ในการทดลองข้อ 8

ตารางที่ 1.13

อินพุต			เอาต์พุต
A	B	C	Y
0	0	0	
0	0	1	
0	1	0	
0	1	1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1.13 (ต่อ)

อินพุต			เอาต์พุต
A	B	C	Y
1	0	0	
1	0	1	
1	1	0	
1	1	1	

9. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.14

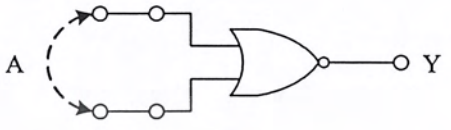
รูปที่ 1.14 วงจรที่ใช้ในการทดลองข้อ 9

ตารางที่ 1.14

อินพุต		เอาต์พุต
A	B	Y
0	0	
0	1	
1	0	
1	1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

10. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.15

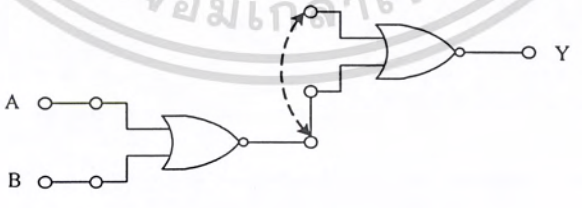


รูปที่1.15 วงจรที่ใช้ในการทดลองข้อ 10

ตารางที่ 1.15

อินพุต	เอาต์พุต
A	Y
0	
1	

11. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.16



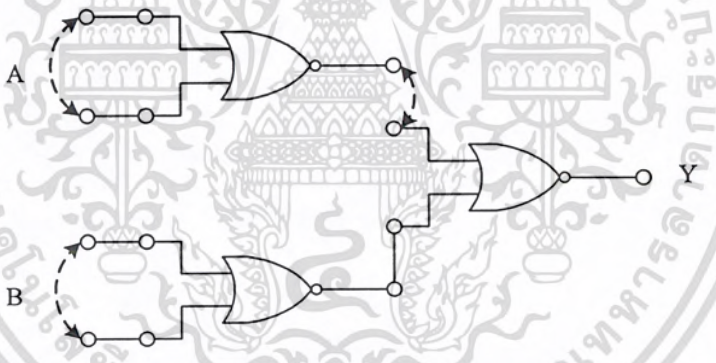
รูปที่ 1.16 วงจรที่ใช้ในการทดลองข้อ11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1.16

อินพุต		เอาต์พุต
A	B	Y
0	0	
0	1	
1	0	
1	1	

12. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.17



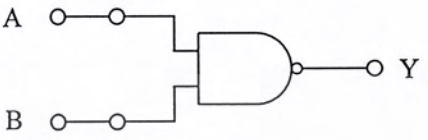
รูปที่ 1.17 วงจรที่ใช้ในการทดลองข้อ 12

ตารางที่ 1.17

อินพุต		เอาต์พุต
A	B	Y
0	0	
0	1	
1	0	
1	1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

13. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.18

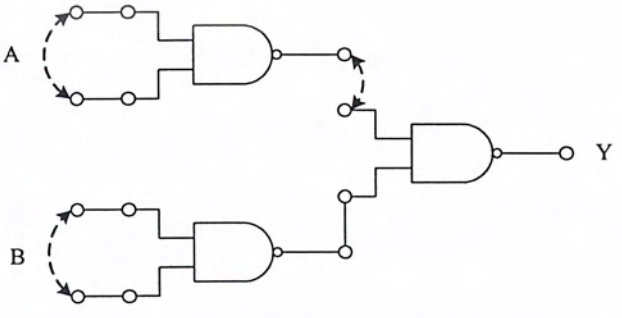


รูปที่ 1.18 วงจรที่ใช้ในการทดลองข้อ 13

ตารางที่ 1.18

อินพุต		เอาต์พุต
A	B	Y
0	0	
0	1	
1	0	
1	1	

14. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.19



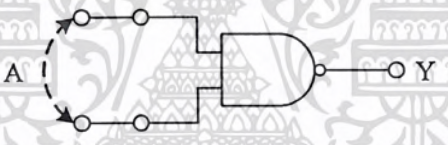
รูปที่ 1.19 วงจรที่ใช้ในการทดลองข้อ 14

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1.19

อินพุต		เอาต์พุต
A	B	Y
0	0	
0	1	
1	0	
1	1	

15. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.20



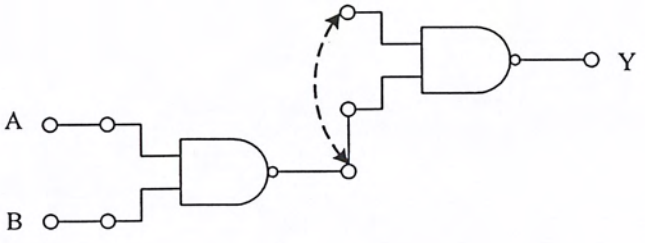
รูปที่ 1.20 วงจรที่ใช้ในการทดลองข้อ 15

ตารางที่ 1.20

อินพุต	เอาต์พุต
A	Y
0	
1	

16. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.21

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

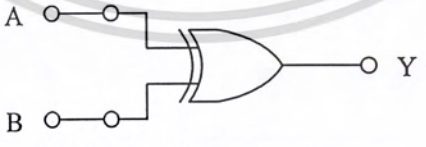


รูปที่ 1.21 วงจรที่ใช้ในการทดลองข้อ 16

ตารางที่ 1.21

อินพุต		เอาต์พุต
A	B	Y
0	0	
0	1	
1	0	
1	1	

17. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.22



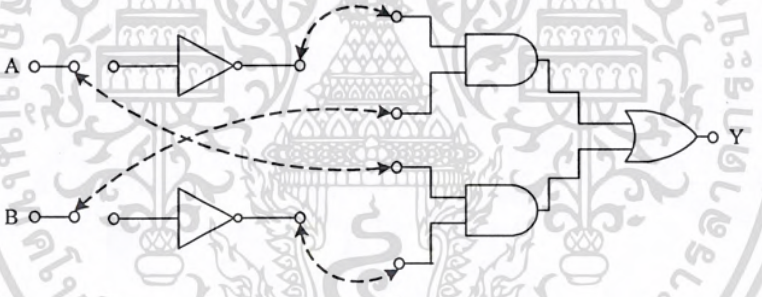
รูปที่ 1.22 วงจรที่ใช้ในการทดลองข้อ 17

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1.22

อินพุต		เอาต์พุต
A	B	Y
0	0	
0	1	
1	0	
1	1	

18. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.23



รูปที่ 1.23 วงจรที่ใช้ในการทดลองข้อ 18

ตารางที่ 1.23

อินพุต		เอาต์พุต
A	B	Y
0	0	
0	1	
1	0	
1	1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปผลการทดลอง

.....

.....

.....

.....

.....

.....

คำถามท้ายการทดลอง

1. เกตชนิดใดที่เมื่ออินพุตตัวใดตัวหนึ่งเป็น “0” เอาต์พุตก็จะเป็น “0” ตาม

ก. แอนด์เกต

ข. ออร์เกต

ค. นอตเกต

ง. แนนด์เกต

2. เกตชนิดใดที่มีการทำงานและให้สภาวะทางเอาต์พุตตรงกันข้ามกับแอนด์เกต

ก. นอตเกต

ข. ออร์เกต

ค. แนนด์เกต

ง. นอร์เกต

3. เกตชนิดใดที่ให้เอาต์พุตเป็น “0” เมื่ออินพุตมีลอจิกเหมือนกันและให้เอาต์พุตเป็น “1” เมื่ออินพุตที่มีลอจิกต่างกัน

ก. เอ็กคลูซีฟนอร์เกต

ข. เอ็กคลูซีฟออร์เกต

ค. นอร์เกต

ง. แนนด์เกต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. เกตชนิดใดที่กลับสภาวะทางอินพุตที่ป้อนเข้ามาหรือที่เรียกว่าเอาต์พุตเป็น Complement ของอินพุต

ก. นอตเกต

ข. แอนด์เกต

ค. นอร์เกต

ง. แนนด์เกต

5. ออร์เกตจะมีเอาต์พุตเป็น “0” เมื่อใด

ก. เมื่ออินพุต A=0 และ B=0

ข. เมื่ออินพุต A=0 และ B=1

ค. เมื่ออินพุต A=1 และ B=0

ง. เมื่ออินพุต A=1 และ B=1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบงานที่ 2
วงจรที่สร้างโดยเกตพื้นฐาน

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. อธิบายหลักการของวงจรที่สร้างโดยเกตพื้นฐานได้
2. พิสูจน์พีชคณิตบูลีนในการทดลองวงจรได้
3. บอกขั้นตอนการใช้พีชคณิตบูลีนลดรูปสมการได้

เครื่องมือและอุปกรณ์

1. แผงทดลองหลัก
2. แผงทดลองย่อยที่ 2
3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง

ทฤษฎี

2.1 พีชคณิตบูลีน (Boolean Algebra)

มีหลักพื้นฐาน 3 หลักการคือ

1. คอมพลีเมนท์หรือการกลับลอจิก (Complementation Investion)
2. การแอนด์หรือการคูณกัน (AND Multiplication)
3. การออร์หรือการรวมกัน (OR Addition)

สามารถสรุปได้ดังนี้

คอมพลีเมนท์	แอนด์	ออร์
$0 = 1$	$0.0 = 0$	$0+0 = 0$
$1 = 0$	$0.1 = 0$	$0+1 = 1$
$A \cdot \overline{A} = 0$	$1.0 = 0$	$1+0 = 1$
$A + \overline{A} = 1$	$1.1 = 1$	$1+1 = 1$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากหลักการทั้งสามนี้สามารถนำมาสร้างกฎของบูลีนได้ 8 กฎคือ

1. กฎการสลับที่ (Commutation)

$A+B = B+A$

$A.B = B.A$

2. กฎการจัดหมู่ (Association)

$A+(B+C) = (A+B)+C$

$A.(B.C) = (A.B).C$

3. กฎการกระจาย (Distribution)

$A.(B+C) = (A.B) + (A.C)$

$A+(B.C) = (A+B).(A+C)$

4. กฎการซึมซาบ (Absorption)

$A+(A.B) = A$

$A.(A+B) = A$

5. กฎการหักล้าง (Annulment)

$A+1 = A$

$A.0 = 0$

6. กฎการเหมือนกัน (Identity)

$A+0 = A$

$A.1 = A$

7. กฎการซ้ำกัน (Tautology)

$A.A = A$

$A+A = A$

8. กฎดับเบิ้ลเนกาชั่น (Double Negartion)

$\overline{\overline{A}} = A$

นอกจากนั้นยังมีทฤษฎีอีก 1 ทฤษฎีที่มีความสำคัญมากในพีชคณิตบูลีน คือ ทฤษฎีดีมอร์แกน (De Morgan's Theorem) ซึ่งระบุว่า

$\overline{A.B} = \overline{A}+\overline{B}$

$\overline{A + B} = \overline{A}.\overline{B}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

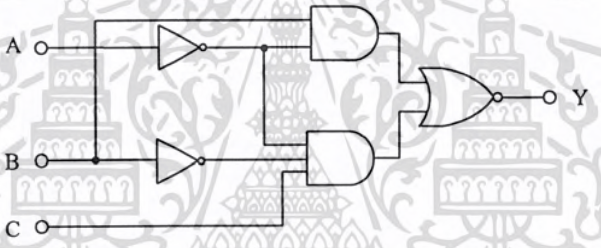
ประโยชน์ของหลักการกฎและทฤษฎีต่างๆ ของพีชคณิตบูลีน คือใช้ในการลดรูปสมการลอจิก (Simplified) เพื่อให้ได้วงจรลอจิกที่ใช้อุปกรณ์ลอจิกน้อยที่สุด

ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 2 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 2

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 2 ที่ตำแหน่ง +5 V และ GND

3. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B และ C ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 2.1



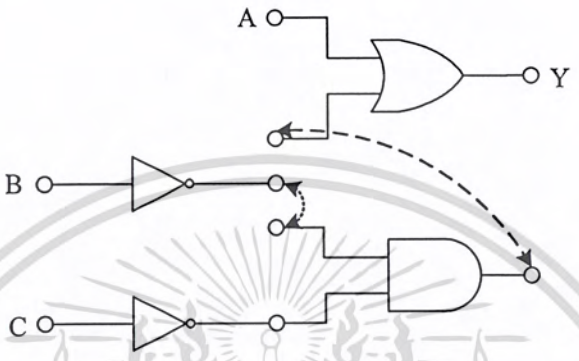
รูปที่ 2.1 วงจรที่ใช้ในการทดลองข้อ 3

ตารางที่ 2.1

อินพุต			เอาต์พุต
A	B	C	Y
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B และ C ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 2.2



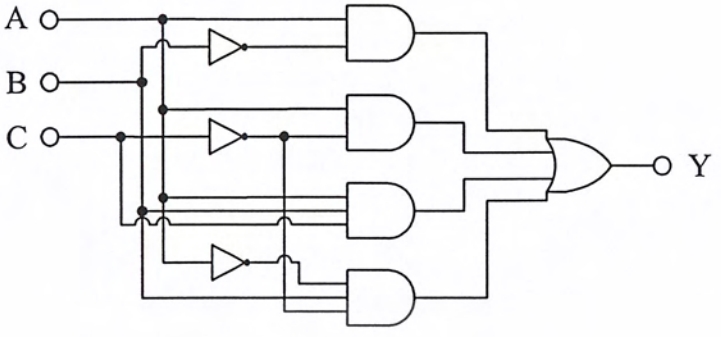
รูปที่ 2.2 วงจรที่ใช้ในการทดลองข้อ 4

ตารางที่ 2.2

อินพุต			เอาต์พุต
A	B	C	Y
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

5. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B และ C ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 2.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



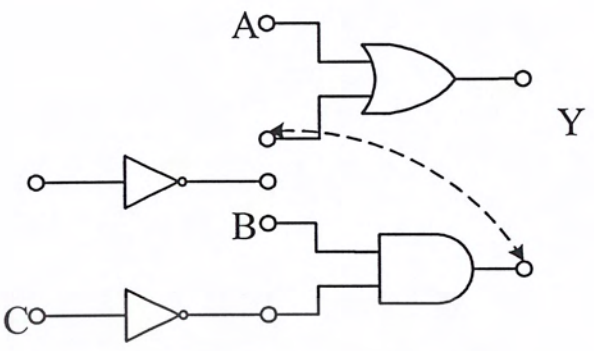
รูปที่ 2.3 วงจรที่ใช้ในการทดลองข้อ 5

ตารางที่ 2.3

อินพุต			เอาต์พุต
A	B	C	Y
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

6. ใช้วงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B และ C ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 2.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4 วงจรที่ใช้ในการทดลองข้อ 6

ตารางที่ 2.4

อินพุต			เอาต์พุต
A	B	C	Y
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

สรุปผลการทดลอง

.....

.....

.....

.....

.....

.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำถามท้ายการทดลอง

1. พีชคณิตบูลีน (Boolean Algebra) มีหลักพื้นฐานกี่ประการ

ก. 2 ประการ

ข. 3 ประการ

ค. 4 ประการ

ง. 5 ประการ

2. จากทฤษฎีบทต่อไปนี้ A+A.B เท่ากับเท่าใด

ก. A.B

ข. A+B

ค. A

ง. B

3. จากทฤษฎีบทต่อไปนี้ $\bar{A} + A.B$ เท่ากับเท่าใด

ก. A.B

ข. $\bar{A} + B$

ค. A

ง. B

4. จากทฤษฎีบท A.(B+C) = (A.B)+(A.C) และ A+(B.C) = (A+B).(A+C) คือทฤษฎีบทใด

ก. กฎการสลับที่

ข. กฎการจัดหมู่

ค. กฎการกระจาย

ง. กฎเอกลักษณ์

5. ประโยชน์ของหลักการกฎและทฤษฎีต่างๆ ของพีชคณิตบูลีนมีไว้เพื่ออะไร

ก. เพื่อลดรูปสมการที่ยาวๆ ให้สั้นลง

ข. เพื่อให้ได้วงจรลอจิกที่ใช้อุปกรณ์ลอจิกน้อยที่สุด

ค. เพื่อใช้พีชคณิตบูลีนลดรูปสมการได้อย่างถูกต้อง

ง. ถูกทุกข้อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบงานที่ 3
แผนผังคาร์โนห์

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. อธิบายหลักการลดรูปสมการโดยใช้แผนผังคาร์โนห์ได้
2. บอกวิธีการนำแผนผังคาร์โนห์ไปใช้ในการลดรูปสมการลอจิกได้
3. อธิบายข้อได้เปรียบและข้อด้อยของแผนผังคาร์โนห์เมื่อเทียบกับพีชคณิตบูลีนในการลดรูปสมการลอจิกได้

เครื่องมือและอุปกรณ์

1. แผงทดลองหลัก
2. แผงทดลองย่อยที่ 2
3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง

ทฤษฎี

3.1 แผนผังคาร์โนห์ (Kanaugh - Map)

แผนผังคาร์โนห์ (Kanaugh-Map) บางทีเรียกว่า เค-แมบ (K - Map) เป็นเครื่องมือหนึ่งที่ใช้ในการลดรูปสมการลอจิกนอกเหนือไปจากการใช้พีชคณิตบูลีน โดยอาศัยแผนผังคาร์โนห์นี้เหมาะจะใช้กับสมการลอจิกที่มีตัวแปร 2-4 ตัว แผนผังคาร์โนห์มีลักษณะเป็นตารางสี่เหลี่ยม ตั้งแต่ 2×2 ขึ้นไป คือมีช่องทางด้านแนวนอน 2 ช่อง โดยจำนวนช่องสี่เหลี่ยมในแผนผังคาร์โนห์นี้ จะขึ้นอยู่กับตัวแปรของสมการลอจิกความสัมพันธ์

จำนวนช่อง เท่ากับ 2 ยกกำลัง n

n คือ จำนวนตัวแปรหรือจำนวนบิต

นั่นคือถ้าในสมการมีจำนวนตัวแปร 2 ตัว แผนผังคาร์โนห์จะมีจำนวน 4 ช่องถ้ามีตัวแปร 3 ตัวจะมีจำนวน 8 ช่อง และถ้ามีตัวแปร 4 ตัวจะมีขนาด 16 ช่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การลดรูปสมการลอจิกมีด้วยกัน 4 ขั้นตอนดังนี้

1. สร้างแผนผังคาร์โนห์จากตารางความจริง
2. ใส่ค่าเอาต์พุตลงในแผนผังคาร์โนห์
3. จัดกลุ่มสถานะเอาต์พุต
4. เขียนสมการลอจิกใหม่จากการจัดกลุ่ม

ตารางความจริง มีความจำเป็นมากในการสร้างแผนผังคาร์โนห์ในรูปที่ 3.1 เป็นการแสดงความสัมพันธ์ของตารางความจริงกับแผนผังคาร์โนห์ โดยจะนำตัวแปรมาใส่ไว้ที่มุมบนซ้ายของแผนผัง ส่วนของด้านบนและด้านซ้ายจะใส่ลอจิก ที่สามารถเกิดขึ้นได้ทั้งหมดเช่นถ้าเป็น 1 ตัวแปรจะเกิดค่า 2 ค่าคือ 0 กับ 1 ทั้งด้านบนและด้านซ้าย ดังในรูปที่ 3.1 (ก) ถ้าเป็น 3 ตัวแปรจะแบ่งเป็นด้านซ้าย 2 ตัว โดยเริ่มจากตัวแปรบิต LSB (ปกติ A จะเป็นบิต LSB) แล้วถัดไปจะเป็นตัวแปรที่ 2 ค่าลอจิกทางด้านซ้ายจะมีด้วยกัน 4 ค่าคือ 00.01,10 และ 11 แต่ในการใส่ค่า 10 และ 11 จะต้องใส่ 11 ก่อนแล้วตามด้วย 10 หรือจะเรียงใหม่ก็ได้ แต่ต้องยึดหลักที่ว่า การเปลี่ยนค่าในแต่ละครั้งจะต้องเกิดการเปลี่ยนแปลงเพียงบิตเดียวเท่านั้น เช่น จากเดิม 00 ต้องเป็น 10 หรือ 01 จะเป็น 11 ไม่ได้ หรือจาก 11 ต่อไปเป็น 10 หรือ 01 จะเป็น 00 ไม่ได้ ส่วนตัวแปรบิต MSB จะใส่ไว้ด้านบน

B	A	Y
0	0	1
0	1	0
1	0	1
1	1	0

A \ B	0	1
0		
1		

รูปที่ 3.1 กรณี 2 ตัวแปร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

C	B	A	Y
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

BA \ C	0	1
00		
01		
11		
10		

รูปที่ 3.2 กรณี 3 ตัวแปร

D	C	B	A	Y
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	0
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0

BA \ DC	00	01	11	10
00				
01				
11				
10				

รูปที่ 3.3 กรณี 4 ตัวแปร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การใส่ค่าลงในแผนผังคาร์โนห์

ในรูปที่ 3.4 แสดงการใส่ค่าเอาต์พุตลงในแผนผังคาร์โนห์เริ่มจากการพิจารณาตารางความจริง แล้วกำหนดตำแหน่งของช่องเพื่อที่จะใส่ค่าเอาต์พุต ยกตัวอย่างในรูปที่ 3.4 ต้องการใส่ค่าเอาต์พุตเมื่ออินพุต BA เป็น 10 นั่นคือ B = 1, A = 0 ช่วงเอาต์พุตเมื่อ B = 1 จะอยู่ตำแหน่งแนวตั้งแถวขวาสุด ส่วนช่องเอาต์พุตเมื่อ A = 0 จะอยู่ตำแหน่งด้านบนช่องที่อยู่ในตำแหน่งจุดตัดของ B = 1 และ A = 0 จะใส่เอาต์พุตซึ่งต้องเท่ากับ 1 ตามตารางความจริง

B	A	Y
0	0	1
0	1	0
1	0	1
1	1	0

A \ B	0	1
0	1	1
1		

(ก) กรณี 2 ตัวแปร

C	B	A	Y
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

BA \ C	0	1
00	1	1
01		
11	1	
10	1	1

(ข) กรณี 3 ตัวแปร

รูปที่ 3.4 การใส่ค่าของตัวแปรลงในแผนผังคาร์โนห์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

D	C	B	A	Y
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	0
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0

BA \ DC	00	01	11	10
00	1	1	1	1
01			1	1
11		1		1
10	1			

(ค) กรณี 4 ตัวแปร

รูปที่ 3.4 (ต่อ) การใส่ค่าของตัวแปรลงในแผนผังคาร์โนห์

สำหรับในกรณี 3 และ 4 ตัวแปร จะมีตัวอย่างการใส่ค่าเอาต์พุตตามรูปที่ 3.4 (ข) และ (ค) เมื่อใส่ค่าเอาต์พุตครบจะได้แผนผังคาร์โนห์ที่สมบูรณ์ ตามรูปที่ 3.5

B	A	Y
0	0	1
0	1	0
1	0	1
1	1	0

A \ B	0	1
0	1	1
1	0	0

(ก) กรณี 2 ตัวแปร

รูปที่ 3.5 ตารางแผนผังคาร์โนห์ที่สมบูรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

C	B	A	Y
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

BA \ C	0	1
00	1	1
01	0	0
11	1	0
10	1	1

(ข) กรณี 3 ตัวแปร

D	C	B	A	Y
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	0
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0

BA \ DC	00	01	11	10
00	1	1	1	1
01	0	0	1	1
11	0	1	0	1
10	1	0	0	0

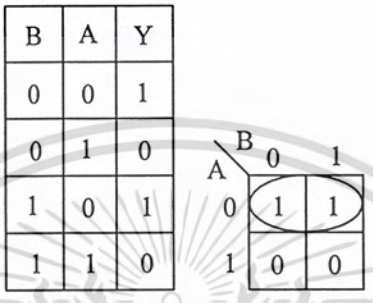
(ค) กรณี 4 ตัวแปร

รูปที่ 3.5 (ต่อ) ตารางแผนผังคาร์โนห์ที่สมบูรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การจัดกลุ่มสถานะเอาต์พุตบนแผนผังคาร์โนห์

หลังจากที่ใส่ค่าเอาต์พุตลงในแผนผังคาร์โนห์เรียบร้อยแล้ว ขั้นตอนต่อไปจะเป็นการจัดกลุ่มสถานะเอาต์พุต ช่องเอาต์พุตที่สนใจคือ ช่องเอาต์พุตที่มีสถานะเป็น “1” ให้ทำการลากเส้นรอบช่องเอาต์พุต ที่มีสถานะเป็น “1” ทั้งที่เป็นช่องติดกันและช่องเดี่ยว



B	A	Y
0	0	1
0	1	0
1	0	1
1	1	0

A \ B	0	1
0	1	1
1	0	0

(ก) กรณี 2 ตัวแปร

C	B	A	Y
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

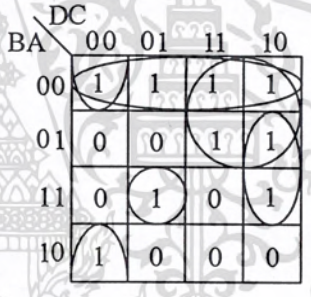
BA \ C	0	1
00	1	1
01	0	0
11	1	0
10	1	1

(ข) กรณี 3 ตัวแปร

รูปที่ 3.6 การจัดกลุ่มสถานะเอาต์พุตของแผนผังคาร์โนห์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

D	C	B	A	Y
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	0
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0



(ค) กรณี 4 ตัวแปร

รูปที่ 3.6 (ต่อ) การจัดกลุ่มสถานะเอาต์พุตของแผนผังคาร์โนห์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเขียนสมการลอจิกที่ได้จากการจัดกลุ่ม

B	A	Y
0	0	1
0	1	0
1	0	1
1	1	0

A \ B	0	1
0	1	1
1	0	0

สมการลอจิกจากตารางความจริง $X = B\overline{A} + \overline{BA}$

สมการลอจิกจากแผนผังคาร์โนห์ $X = \overline{A}$

รูปที่ 3.7 เปรียบเทียบสมการลอจิกที่ได้ระหว่างจากการใช้ตารางความจริงและจากแผนผังคาร์โนห์

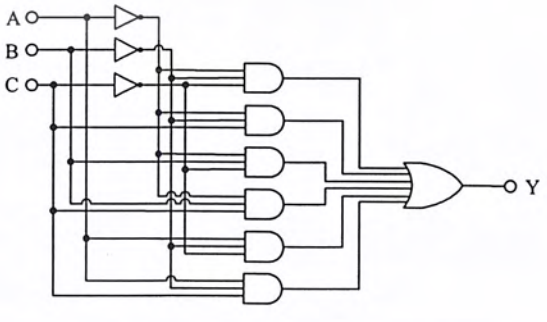
ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 2 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 3

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 2 ที่ตำแหน่ง +5 V และ GND

3. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B และ C ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 3.1 ซึ่งจะได้สมการเอาต์พุตเป็น

$$Y = \overline{A}\overline{B}\overline{C} + \overline{A}\overline{B}C + \overline{A}B\overline{C} + \overline{A}BC + A\overline{B}\overline{C} + A\overline{B}C$$



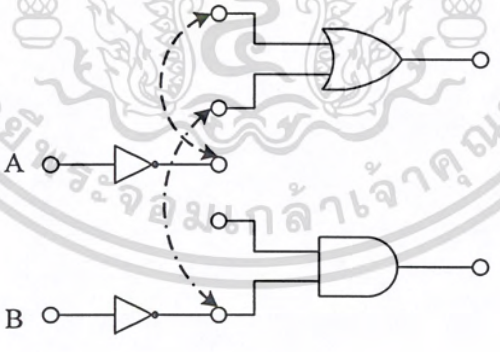
รูปที่ 3.8 วงจรที่ใช้ในการทดลองข้อ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.1

อินพุต			เอาต์พุต
A	B	C	Y
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

4. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 3.2



รูปที่ 3.9 วงจรที่ใช้ในการทดลองข้อ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.2

อินพุต			เอาต์พุต
A	B	C	Y
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

สรุปผลการทดลอง

.....

.....

.....

.....

.....

.....

คำถามท้ายการทดลอง

1. แผนผังคาร์โนห์มีลักษณะเป็นอย่างไร

ก. เป็นลักษณะแผนผังวงกลม

ข. เป็นลักษณะสามเหลี่ยม

ค. เป็นลักษณะตารางสี่เหลี่ยม

ง. เป็นลักษณะแผนผังหกเหลี่ยม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ถ้าในสมการมีจำนวนตัวแปร 2 ตัวแปรแผนผังคาร์โนห์จะมีจำนวนกี่ช่อง

ก. 2 ช่อง

ข. 4 ช่อง

ค. 8 ช่อง

ง. 10 ช่อง

3. การลดรูปสมการลอจิกโดยแผนผังคาร์โนห์มีกี่ขั้นตอน

ก. 2 ขั้นตอน

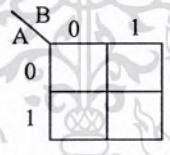
ข. 3 ขั้นตอน

ค. 4 ขั้นตอน

ง. 5 ขั้นตอน

4. จากตารางความจริงใช้ลดรูปแผนผังคาร์โนห์กี่ตัวแปร

B	A	Y
0	0	1
0	1	0
1	0	1
1	1	0



ก. 2 ตัวแปร

ข. 3 ตัวแปร

ค. 4 ตัวแปร

ง. 5 ตัวแปร

5. การจัดกลุ่มสถานะเอาต์พุตบนแผนผังคาร์โนห์ในข้อใดไม่สามารถจัดได้

ก. จับ 2

ข. จับ 4

ค. จับ 8

ง. จับ 10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบงานที่ 4

วงจรบวกลบเลขฐานสอง

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. อธิบายความหมายของการบวกและลบเลขฐานสองทั้งแบบไม่มีตัวทด - การยืมและการบวกและลบเลขฐานสองแบบมีการทด - การยืมได้

2 บอกขั้นตอนการทำการบวกและลบเลขฐานสองทั้งแบบไม่มีตัวทด - การยืมและการบวกและลบเลขฐานสองแบบมีการทด - การยืมได้

3. เปรียบเทียบวงจรการบวกลบเลขฐานสองได้

4. ประยุกต์ใช้งานได้จริง

เครื่องมือและอุปกรณ์

1. แผงทดลองหลัก
2. แผงทดลองย่อยที่ 1
3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง

ทฤษฎี

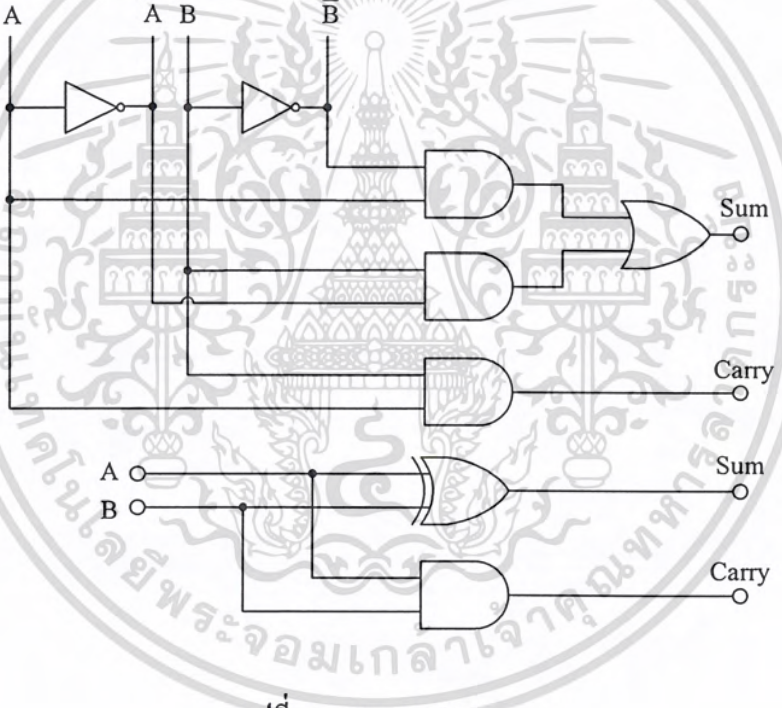
4.1 วงจรบวกเลขฐานสองแบบไม่คิดตัวทด

วงจรบวกเลขฐานสองแบบไม่คิดตัวทด (Half Adder) คือ วงจรที่ใช้ในการบวกเลขฐานสอง 2 บิต เข้าด้วยกันสามารถสร้างรางความจริง สำหรับวงจร Half Adder โดยมีอินพุตเป็นเลขฐานสอง 2 บิต และเอาต์พุต 2 บิต เช่นเดียวกัน คือ ผลบวก (Sum) และตัวทด (Carry) ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.1 ตารางความจริงของวงจร Half Adder

อินพุต		เอาต์พุต	
A	B	Sum	Carry
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1



รูปที่ 4.1 วงจร Half Adder

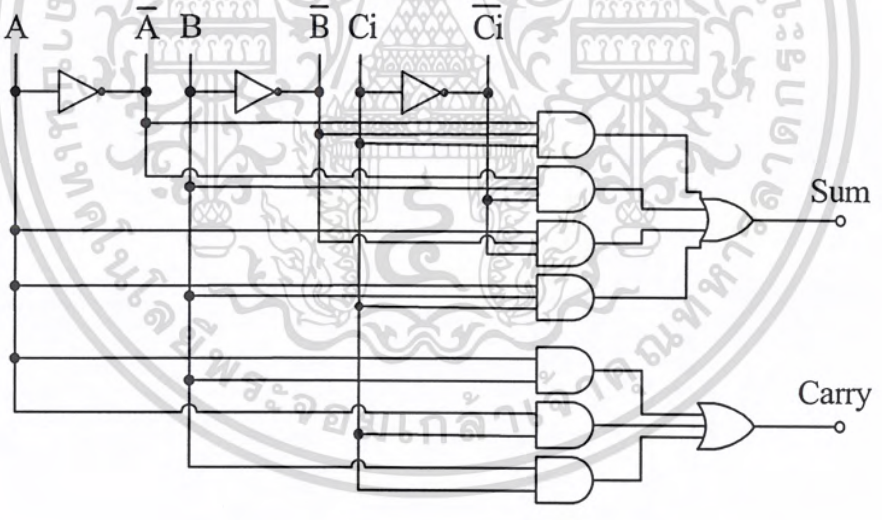
4.2 วงจรบวกเลขฐานสองแบบคิดตัวทด

วงจรบวกเลขฐานสองแบบคิดตัวทด คือ วงจรที่ใช้บวกเลขฐานสอง 2 บิต และตัวทดอีก 1 บิต รวมเป็น 3 บิต เข้าด้วยกันเราสามารถสร้างตารางความจริงสำหรับวงจร Full Adder โดยมีอินพุตเป็นเลขฐานสอง 2 ตัว และตัวทด อีก 1 ตัว ส่วนเอาต์พุตมี 2 ตัวคือ ผลบวก (Sum) และตัวทด (Carry out) ได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.2 ตารางความจริงของวงจร Full Adder

อินพุต			เอาต์พุต	
A	B	Ci	Sum	Co
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1



รูปที่ 4.2 วงจร Full Adder

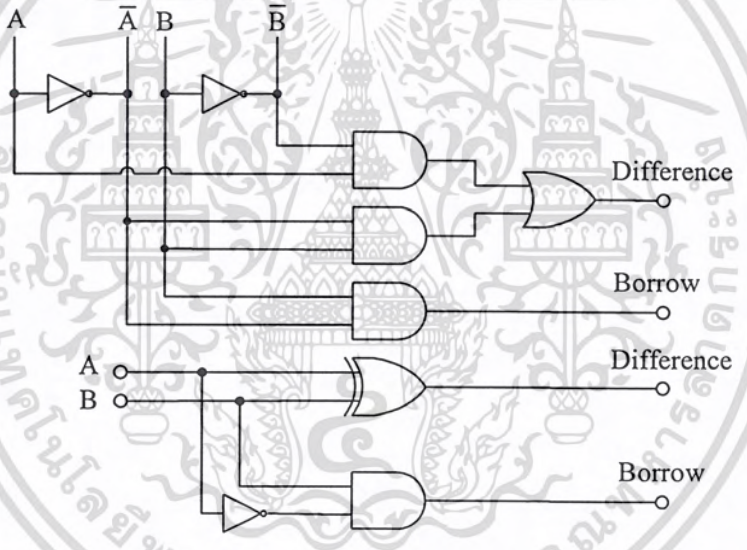
4.3 วงจรลบเลขฐานสองแบบไม่คิดตัวยืม

วงจรลบเลขฐานสองแบบไม่คิดตัวยืม คือ วงจรลบเลขฐานสอง 2 บิต เราเขียนตารางความจริง ของวงจร Half Subtractor โดยมีอินพุต เป็นเลขฐานสอง 2 ตัว และเอาต์พุตก็มี 2 ตัว คือ ผลต่าง (Difference) และตัวยืม (Borrow) ได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.3 ตารางความจริงของวงจร Half Subtractor

อินพุต		เอาต์พุต	
A	B	Diff	Bor
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0



รูปที่ 4.3 วงจร Half subtractor

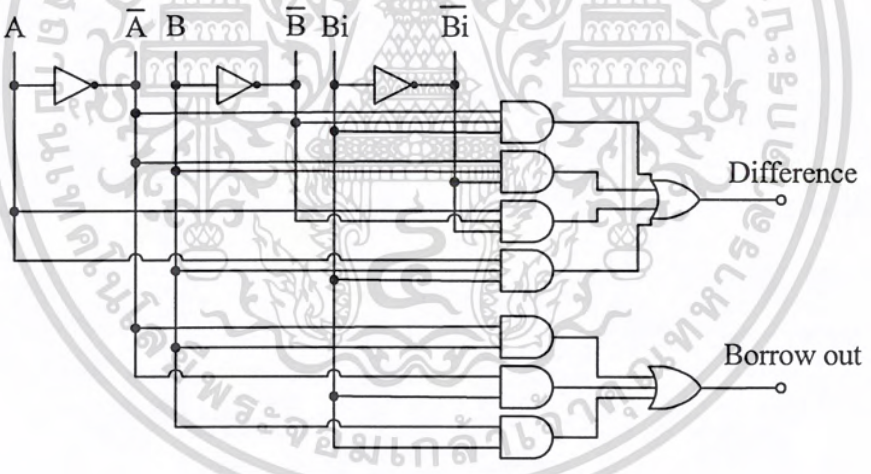
4.4 วงจรลบเลขฐานสองแบบคิดตัวยืม

วงจรลบเลขฐานสองแบบคิดตัวยืม คือวงจรลบเลขฐานสอง 2 บิต และลบด้วยตัวยืมอีก 1 บิต เราสามารถเขียนตารางความจริงของวงจร Full subtractor โดยมีอินพุตเป็นเลขฐานสอง 2 บิต และตัวยืม (Borrow In:bi) ส่วนเอาต์พุตก็มี 2 ตัว คือผลต่าง (Differnce) และตัวยืม (Borrow Out:Bo) ได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.4 ตารางความจริงของวงจร Full subtractor

อินพุต			เอาต์พุต	
A	B	Bi	Diff	Bo
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1



รูปที่ 4.4 วงจร Full Subtractor

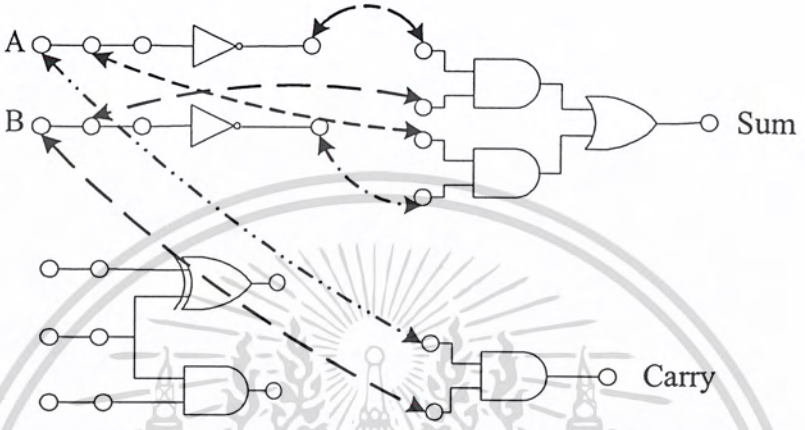
ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 1 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 4

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 1 ที่ตำแหน่ง +5 V และ GND

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Sum, Carry ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 4.5



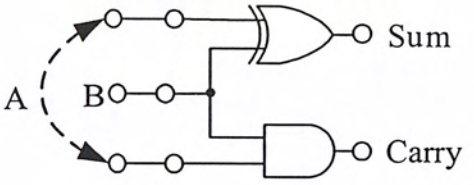
รูปที่ 4.5 วงจรที่ใช้ในการทดลองข้อ 3

ตารางที่ 4.5

อินพุต		เอาต์พุต	
A	B	Sum	Carry
0	0		
0	1		
1	0		
1	1		

4. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Sum, Carry ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 4.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

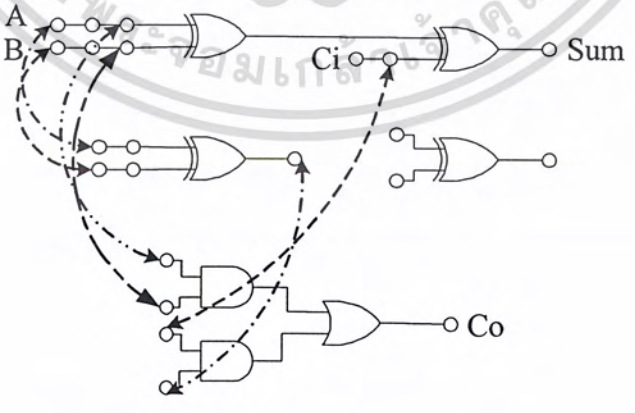


รูปที่ 4.6 วงจรที่ใช้ในการทดลองข้อ 4

ตารางที่ 4.6

อินพุต		เอาต์พุต	
A	B	Sum	Carry
0	0		
0	1		
1	0		
1	1		

5. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B และขา Ci ต่อเอาต์พุต Sum ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 4.7



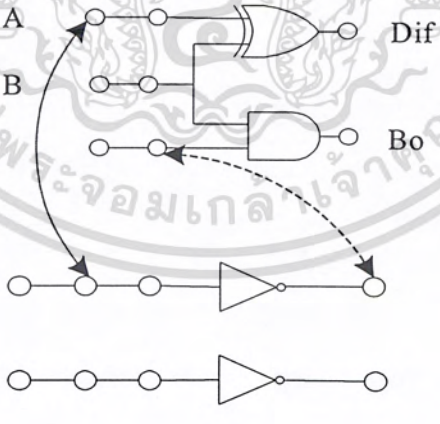
รูปที่ 4.7 วงจรที่ใช้ในการทดลองข้อ 5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.7

อินพุต			เอาต์พุต	
A	B	Ci	Sum	Co
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

6. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Dif, Bo ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 4.8



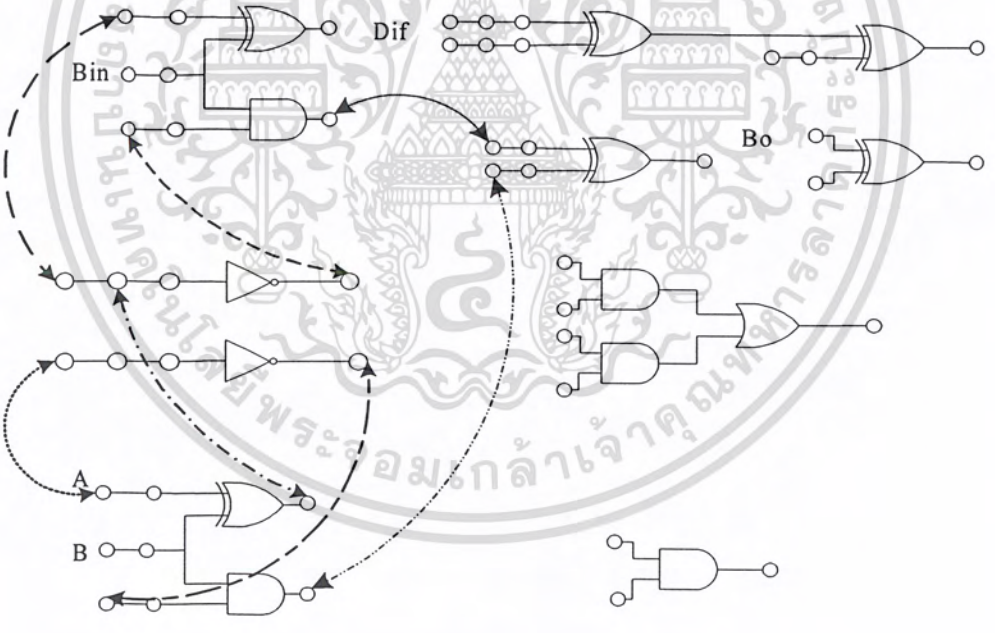
รูปที่ 4.8 วงจรที่ใช้ในการทดลองข้อ 6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.8

อินพุต		เอาต์พุต	
A	B	Dif	Bo
0	0		
0	1		
1	0		
1	1		

7. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B และ Bin ต่อเอาต์พุต Dif, Bo ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 4.9



รูปที่ 4.9 วงจรที่ใช้ในการทดลองข้อ 7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.9

อินพุต			เอาต์พุต	
A	B	Bin	Dif	Bo
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

สรุปผลการทดลอง

.....

.....

.....

.....

.....

คำถามท้ายการทดลอง

1. ข้อใดต่อไปนี้คือวงจรบวกเลขฐานสองโดยไม่คิดตัวทด

ก. Half Addder

ข. Full Adder

ค. Half Subtractor

ง. Full Subtractor

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ข้อใดต่อไปนี้คือวงจรลบเลขฐานสองโดยคิดตัวทด

ก. Half Addder

ข. Full Adder

ค. Half Subtractor

ง. Full Subtractor

3. วงจรบวกเลขแบบคิดตัวทดใช้บวกเลขไบนารี่กี่บิต

ก. เลขฐานสอง 2 บิต

ข. เลขฐานสอง 4 บิต

ค. เลขฐานสอง 2 บิต ตัวทดอีก 1 บิต รวม 3 บิต

ง. เลขฐานสอง 4 บิต ตัวทดอีก 1 บิต รวม 5 บิต

4. วงจรลบเลขแบบคิดตัวทดให้เอาต์พุตกี่ตัวอะไรบ้าง

ก. 2 ตัว คือ ผลบวก 1 ตัว และตัวทด 1 ตัว

ข. 3 ตัว คือ ผลบวก 2 ตัว และตัวทด 1 ตัว

ค. 2 ตัว คือ ผลต่าง 1 ตัว และตัวยืม 1 ตัว

ง. 3 ตัว คือ ผลต่าง 2 ตัว และตัวยืม 1 ตัว

5. ข้อใดต่อไปนี้คือวงจรลบเลขฐานสองโดยไม่คิดตัวทด

ก. Half Addder

ข. Full Adder

ค. Half Subtractor

ง. Full Subtractor

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบงานที่ 5
ฟลิปฟลอป

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. อธิบายหลักการทำงานของวงจรฟลิปฟลอปแบบต่างๆ ได้
2. บอกขั้นตอนการออกแบบวงจรฟลิปฟลอปได้
3. นำฟลิปฟลอปแบบต่างๆ ไปประยุกต์ใช้งานจริงได้

เครื่องมือและอุปกรณ์

1. แผงทดลองหลัก
2. แผงทดลองย่อยที่ 4
3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง

ทฤษฎี

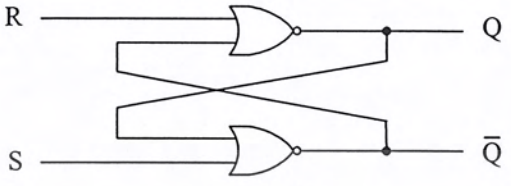
ฟลิปฟลอปเป็น มัลติไวเบรเตอร์ ชนิด ไบสเตเบิล คือมีเอาต์พุตคงที่อยู่ 2 สภาวะสำหรับเอาต์พุต ทั้งสองจะตั้งเงื่อนไขว่าเอาต์พุตหนึ่งจะเป็น Complement ของอีกเอาต์พุตหนึ่งในกรณีใดๆ ก็ตามหากเอาต์พุตหนึ่งไม่เป็น Complement ของอีกเอาต์พุตหนึ่งแล้วจะไม่ยอมให้เกิดขึ้น เอาต์พุตทั้งสองดังกล่าวจะคงอยู่ในสภาวะอันใดอันหนึ่งจนกว่าจะมีพัลส์อินพุตมากระตุ้นให้เปลี่ยนสภาวะไปการที่เอาต์พุตมีสภาวะคงตัว 2 สภาวะ และคงอยู่ในสภาวะใดสภาวะหนึ่งโดยไม่จำกัดเวลา จึงเรียกได้ว่าสามารถจดจำสภาวะที่เกิดขึ้นเมื่อพัลส์อันสุดท้ายป้อนเข้ามากระตุ้นที่อินพุตได้

5.1 อาร์เอสฟลิปฟลอป

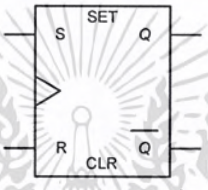
วงจรดังรูปที่ 5.1 เป็นวงจรอาร์เอสฟลิปฟลอปที่ใช้นอร์เกต 2 ตัวต่อรวมกัน ถ้าหากต้องการใช้แนนด์เกตสร้างอาร์เอสฟลิปฟลอปสามารถทำได้ดังรูปที่ 5.2 จะเห็นว่าการป้อนลอจิกเพื่อให้ฟลิปฟลอปทำการ Set และ Reset จะตรงข้ามกันนั่นคือถ้าเป็นนอร์เกตฟลิปฟลอปจะเซต หรือ รีเซต ด้วยลอจิก “1” แต่ถ้าเป็นแนนด์เกตฟลิปฟลอปจะเซต หรือ รีเซตด้วยลอจิก “0” สัญลักษณ์ของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อาร์เอสฟลิปฟลอปในแบบที่ใช้แนนด์เกตจะเห็นว่ามีวงกลมที่อินพุต S และ R แสดงให้ทราบว่าอินพุตที่เข้ามาต้องผ่านการกลับสถานะลอจิกก่อน



(ก) วงจรลอจิก



(ข) สัญลักษณ์

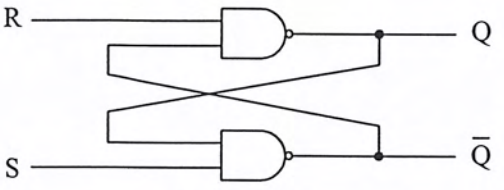
อินพุต		เอาต์พุต
R	S	Q
0	0	NA
0	1	0
1	0	1
1	1	Qn

(ค) ตารางความจริงอาร์เอสฟลิปฟลอปแบบใช้นอร์เกต

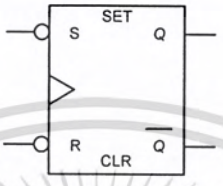
รูปที่ 5.1 อาร์เอสฟลิปฟลอปแบบที่ใช้นอร์เกต

ถ้าสังเกตจะเห็นว่าในอาร์เอสฟลิปฟลอปแบบนอร์เกตที่สภาวะที่ขา R และ S เป็น “1” ทั้งคู่ จะเกิดสภาวะลอจิกที่ไม่สามารถกำหนดได้ จึงต้องทำการปรับปรุงแก้ไขโดยการใช้ เจเคฟลิปฟลอป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) วงจรลอจิก



(ข) สัญลักษณ์

อินพุต		เอาต์พุต
R	S	Q
0	0	NA
0	1	0
1	0	1
1	1	Qn

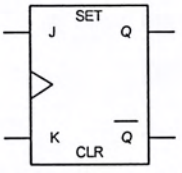
(ค) ตารางความจริงอาร์เอสฟลิปฟลอปแบบใช้แนนด์เกต

รูปที่ 5.2 อาร์เอสฟลิปฟลอปแบบที่ใช้แนนด์เกต

5.2 เจเคฟลิปฟลอป

เจเคฟลิปฟลอป ได้รับการปรับปรุงจากอาร์เอสฟลิปฟลอปเพื่อแก้ปัญหาสถานะลอจิกที่ไม่สามารถกำหนดได้ เมื่ออินพุตทั้งสองของฟลิปฟลอปเป็น “1” โดยเจเคฟลิปฟลอปจะเกิดสภาวะลอจิกท็อกเกิล (Toggle) เมื่ออินพุตทั้งสองของฟลิปฟลอปเป็น “1” สามารถดัดแปลงอาร์เอส ฟลิปฟลอป เป็น เจเคฟลิปฟลอปได้โดยการต่อ AND Gate 2 อินพุต 2 ตัว ดังแสดงในรูปที่ 5.3 (ค)

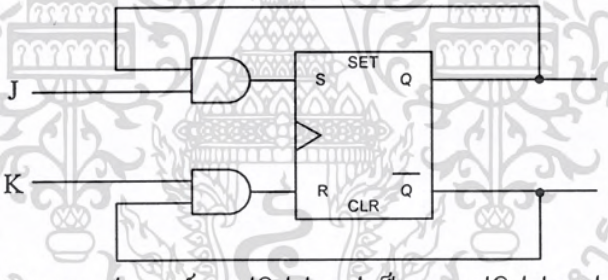
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) สัญลักษณ์เจเคฟลิปฟลอป

อินพุต		เอาต์พุต
J	K	Q
0	0	Qn
0	1	0
1	0	1
1	1	Toggle

(ข) ตารางความจริงการทำงานของเจเคฟลิปฟลอป



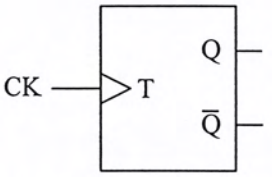
(ค) การแปลงอาร์เอสฟลิปฟลอป เป็น เจเคฟลิปฟลอป

รูปที่ 5.3 เจเคฟลิปฟลอป

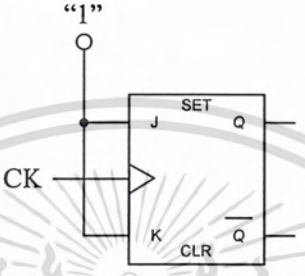
5.3 ทีฟลิปฟลอป

ทีฟลิปฟลอป มีสัญลักษณ์ และตารางความจริง ดังแสดงในรูปที่ 5.4 เมื่อมีสัญญาณป้อนเข้ามาที่อินพุต T สภาวะทางเอาต์พุตจะเปลี่ยนเป็นตรงข้าม เช่นจากเดิม “0” ก็จะกลายเป็น “1” สามารถดัดแปลงเจเคฟลิปฟลอป เป็น ทีฟลิปฟลอปได้โดยการต่ออินพุต J และ K เข้ากับลอจิก “1” ตลอดเวลา แล้วใช้ขาสัญญาณนาฬิกาหรือ CK

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) สัญลักษณ์ทีฟลิปฟลอป



(ข) การต่อเจเคฟลิปฟลอป เป็น ทีฟลิปฟลอป

อินพุต	เอาต์พุต
CK	Q
⎍	ตรงข้าม

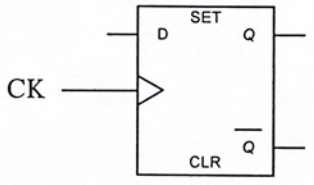
(ค) ตารางความจริงการทำงานของทีฟลิปฟลอป

รูปที่ 5.4 ทีฟลิปฟลอป

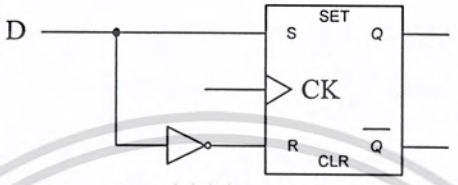
5.4 ดีฟลิปฟลอป

ดีฟลิปฟลอป เป็นฟลิปฟลอปที่ให้เอาต์พุตเหมือนอินพุตทุกประการ เช่น ถ้าป้อนลอจิก "1" เข้าที่อินพุตแล้วป้อนสัญญาณนาฬิกา เอาต์พุตจะเป็น "1" แต่ถ้าหากไม่ป้อนสัญญาณนาฬิกาเอาต์พุตก็ยังคงเป็นค่าก่อนหน้านี้สามารถดัดแปลงอาร์เอสฟลิปฟลอปเป็นดีฟลิปฟลอปได้โดยการต่อ NOT Gate เข้าไปที่อินพุตของอาร์เอสฟลิปฟลอป ดังรูปที่ 5.5 (ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) สัญลักษณ์ของดีฟลิปฟลอป



(ข) การต่อ อาร์เอสฟลิปฟลอป เป็น ดีฟลิปฟลอป

อินพุต		เอาต์พุต	
D	CK	Q	$\overline{Q}$
0	⎍	0	Qn
0	⎍	1	1

(ค) ตารางความจริงการทำงานของดีฟลิปฟลอป

รูปที่ 5.5 ดีฟลิปฟลอป

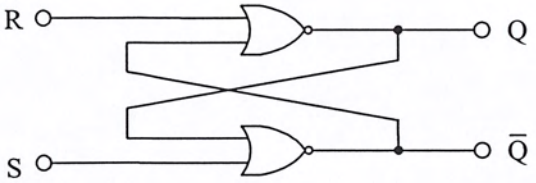
ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 4 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 5

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 4 ที่ตำแหน่ง +5 V และ GND

3. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา R, S ต่อเอาต์พุต Q, $\overline{Q}$ ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 5.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

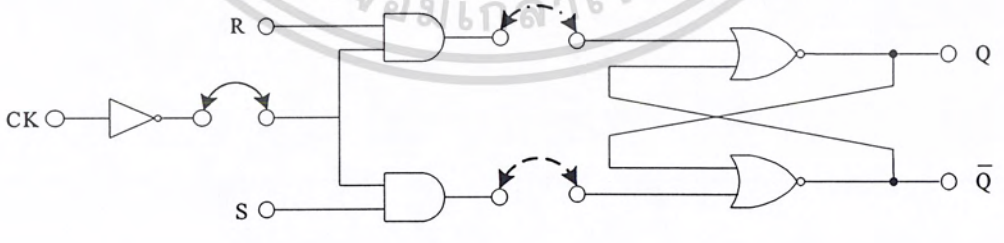


รูปที่ 5.6 วงจรที่ใช้ในการทดลองข้อ 3

ตารางที่ 5.1

อินพุต		เอาต์พุต	
R	S	Q	$\overline{Q}$
0	0		
0	1		
1	0		
1	1		

4. ต่อวงจรตามรูปป้อนอินพุตจากพัลส์เจนเนอร์เรเตอร์เข้าที่ขา CK และป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา R, S ต่อเอาต์พุต Q, $\overline{Q}$ ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 5.2



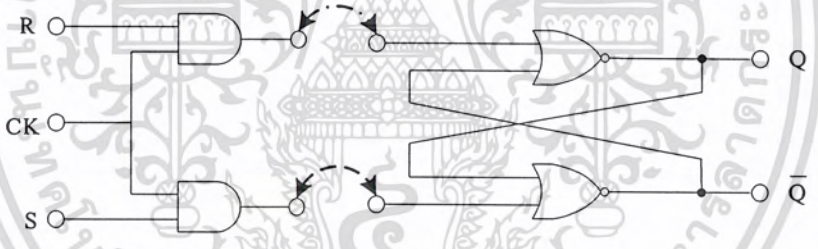
รูปที่ 5.7 วงจรที่ใช้ในการทดลองข้อ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.2

อินพุต			เอาต์พุต	
CLK	R	S	Q	$\overline{Q}$
0	X	X		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

5. ต่อวงจรตามรูปป้อนอินพุตจากพัลส์เจนเนอร์เรเตอร์เข้าที่ขา CK และป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา R, S ต่อเอาต์พุต Q, $\overline{Q}$ ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 5.3



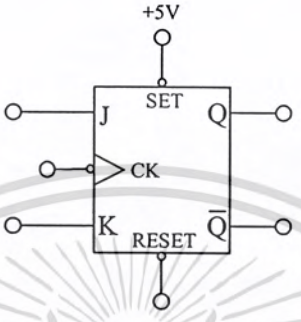
รูปที่ 5.8 วงจรที่ใช้ในการทดลองข้อ 5

ตารางที่ 5.3

อินพุต			เอาต์พุต	
CLK	X	X	Q	$\overline{Q}$
0	X	X		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. ต่อวงจรตามรูปป้อนอินพุตจากพัลส์เจนเนอร์เรเตอร์เข้าที่ขา CK และป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา J, K ต่อเอาต์พุต Q, $\overline{Q}$ ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 5.4



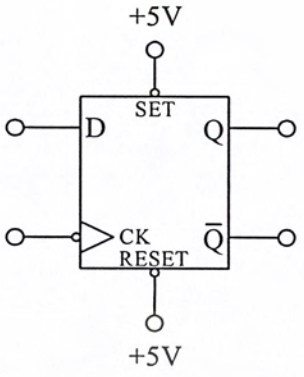
รูปที่ 5.9 วงจรที่ใช้ในการทดลองข้อ 6

ตารางที่ 5.4

อินพุต					เอาต์พุต	
Set	Reset	CK	J	K	Q	$\overline{Q}$
L	L	X	X	X		
L	H	X	X	X		
H	L	X	X	X		
H	H	0	0	0		
H	H	0	0	1		
H	H	0	1	0		
H	H	0	1	1		
H	H	1	X	X		

7. ต่อวงจรตามรูปป้อนอินพุตจากพัลส์เจนเนอร์เรเตอร์เข้าที่ขา CK และป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา D ต่อเอาต์พุต Q, $\overline{Q}$ ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 5.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.10 วงจรที่ใช้ในการทดลองข้อ 7

ตารางที่ 5.5

อินพุต		เอาต์พุต	
CK	D	Q	$\overline{Q}$
	0		
	1		
	0		

สรุปผลการทดลอง

.....

.....

.....

.....

.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำถามท้ายการทดลอง

1. ฟลิปฟลอปเป็นอุปกรณ์ Multivibrator ชนิดใด

ก. ชนิด Monostable

ข. ชนิด Astable

ค. ชนิด Stable

ง. ชนิด Bistable

2. ฟลิปฟลอปที่ใช้อยู่ในปัจจุบันมีกี่ชนิด

ก. 3 ชนิด

ข. 4 ชนิด

ค. 5 ชนิด

ง. 6 ชนิด

3. อาร์เอสฟลิปฟลอป เมื่ออินพุต R และ S ได้รับลอจิก 1 ทั้งคู่จะเกิดสภาวะใดขึ้นที่เอาต์พุต

ก. สภาวะเซต

ข. สภาวะรีเซต

ค. สภาวะไม่สามารถกำหนดได้

ง. สภาวะไม่เปลี่ยนแปลง

4. เจเคฟลิปฟลอป เมื่ออินพุต J และ K ได้รับลอจิก 1 ทั้งคู่จะเกิดสภาวะใดขึ้นที่เอาต์พุต

ก. สภาวะเซต

ข. สภาวะรีเซต

ค. สภาวะไม่สามารถกำหนดได้

ง. สภาวะ Toggle

5. ทีฟลิปฟลอป เมื่อมีอินพุตพัลส์ป้อนเข้ามาเอาต์พุตที่ได้จะให้ผลอย่างไร

ก. จะให้ผลเอาต์พุตตรงกันข้ามกับอินพุตที่ป้อน

ข. จะให้ผลเอาต์พุตเหมือนกับอินพุตทุกประการ

ค. ไม่สามารถกำหนดได้

ง. ไม่มีข้อใดถูก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบงานที่ 6
วงจรนับ

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. อธิบายหลักการทำงานของวงจรนับแบบซิงโครนัส และอะซิงโครนัสได้
2. ออกแบบวงจรนับแบบซิงโครนัส และอะซิงโครนัสได้
3. อธิบายความแตกต่างของวงจรนับแบบซิงโครนัส และอะซิงโครนัสได้
4. ประยุกต์ใช้งานวงจรนับแบบต่างๆ ได้จริง

เครื่องมือและอุปกรณ์

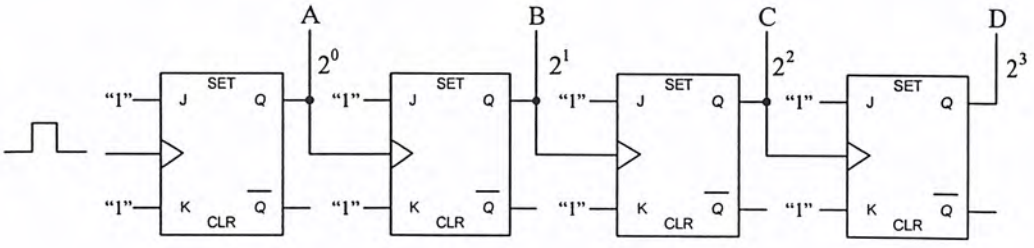
1. แผงทดลองหลัก
2. แผงทดลองย่อยที่ 4
3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง

ทฤษฎี

6.1 วงจรนับอะซิงโครนัส (Asynchronous Counter)

จากการทำงานของเจเคฟลิปฟลอป เมื่อนำมาสร้างเป็นทีฟลิปฟลอป สามารถนำมาต่อร่วมกันเป็นวงจรนับได้ ดังแสดงในรูปที่ 6.1 ซึ่งเป็นวงจรนับแบบอะซิงโครนัส 4 บิต เอาต์พุตของฟลิปฟลอปตัวที่ได้รับพัลส์กระตุ้นชุดแรกจะเป็น (Least Significant Bit : LSB) หรือบิตที่มีค่าต่ำสุด เมื่อใช้ฟลิปฟลอป 4 ตัวจะได้วงจรนับ 4 บิต สามารถนับได้ 16 ค่า คือ ตั้งแต่ 0-15 (เลขฐานสิบ) หรือ 0000-1111 (เลขฐานสอง) หรือ 0-F (เลขฐานสิบหก) ข้อดีของวงจรนับแบบนี้ คือสร้างง่ายแต่ว่ามีข้อเสีย คือ ต้องการใช้สัญญาณเอาต์พุตของอุปกรณ์ตัวก่อนหน้าอินพุตอาจเกิดปัญหาเกี่ยวกับการหน่วงเวลาได้ ทำให้เกิดความถี่ที่สามารถใช้งานได้มีขีดจำกัด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

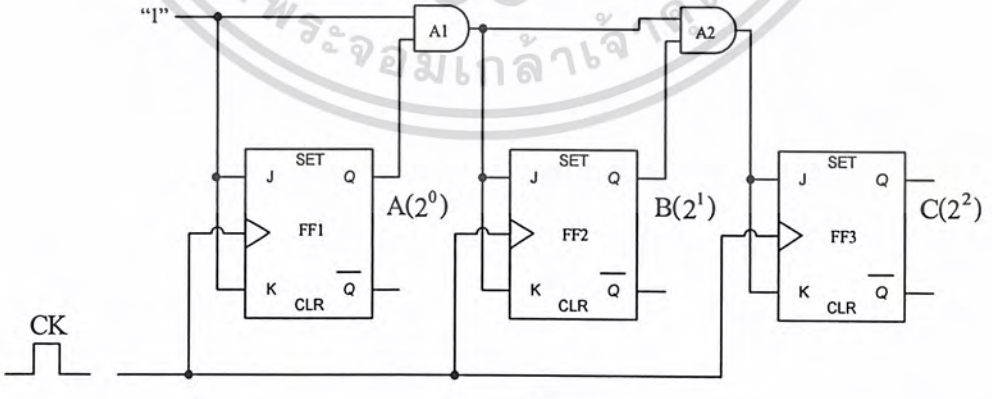


รูปที่ 6.1 วงจรนับอะซิงโครนัส

6.2 วงจรซิงโครนัส (Synchronous Counter)

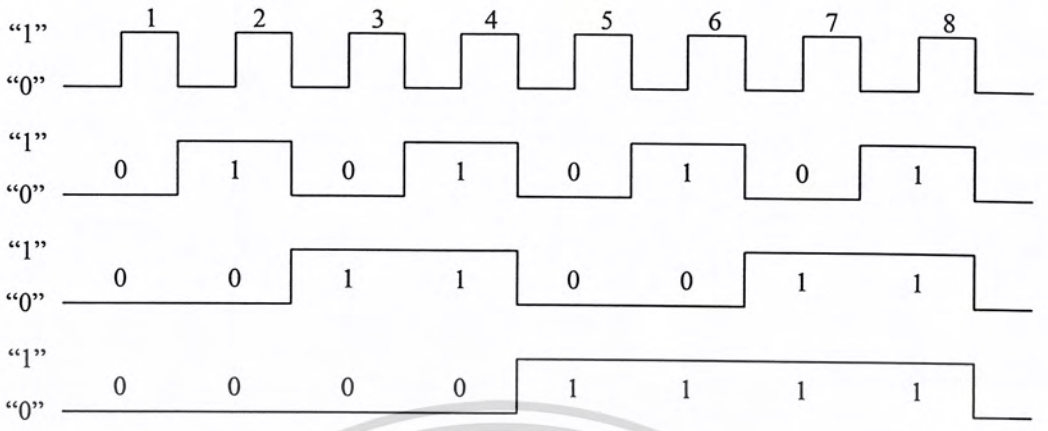
มีรูปแบบวงจรพื้นฐานดังรูปที่ 6.2 เป็นวงจรนับชนิด 3 บิต จะเห็นว่าสัญญาณนาฬิกาที่ใช้กระตุ้นต่อเข้ากับฟลิปฟลอปทุกตัวทำให้ฟลิปฟลอปทุกตัวทำงานพร้อมกันเมื่อมีพัลส์เข้ามาลูกที่ 1 ฟลิปฟลอปตัวที่ 1 จะทำงานเปลี่ยนจาก 0 เป็น 1 เมื่อพัลส์ลูกที่ 2 เข้ามาฟลิปฟลอปตัวที่ 1 จะกลายเป็น 0 แต่ก่อนหน้านี้ Q1 เป็น 1 ทำให้ฟลิปฟลอปตัวที่ 2 ทำงาน Q2 กลายเป็น 1 ทำให้เกิดการนับจาก 001 เป็น 010 เมื่อพัลส์ลูกที่ 3 เข้ามาฟลิปฟลอปตัวที่ 1 ทำงาน ค่าการนับจึงเป็น 011 เมื่อพัลส์ลูกที่ 4 เข้ามา ฟลิปฟลอปตัวที่ 3 ทำงานเนื่องจากก่อนหน้านี้ทั้งเอาต์พุตของ A2 เป็น 1 และฟลิปฟลอปตัวที่ 1 และฟลิปฟลอปตัวที่ 2 ก็ทำงานด้วยเช่นกันทำให้ค่าของการนับกลายเป็น 100 เป็นเช่นนี้จนถึง 111 แล้วกลับมาที่ 000 อีกครั้งดังแผนผังเวลาการทำงาน

วงจรนับแบบนี้มีผลดีคือ ไม่เกิดการหน่วงเวลาในฟลิปฟลอปแต่ละตัวทำให้ทำงานที่ความถี่สูงได้ แต่ก็มีข้อเสียคือ วงจรจะมีความซับซ้อนขึ้น



รูปที่ 6.2 วงจรซิงโครนัสเบื้องต้นที่ใช้เจเคฟลิปฟลอป

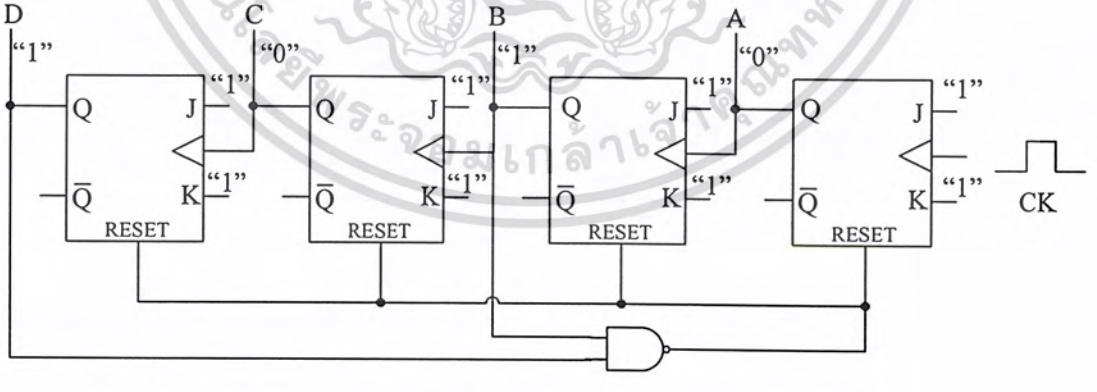
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.3 แผนผังเวลาการทำงานของวงจรนับเบื้องต้น

6.3 การควบคุมการนับ

ในวงจร 4 บิตปกติจะให้ค่าตั้งแต่ 0000-1111 หรือ 0 – F แต่ถ้าหากต้องการนับแค่ 9 (1001) เพื่อให้กลายเป็นวงจรนับเลขฐานสิบ (BCD counter) ทำได้โดยการตรวจสอบลอจิกที่บิตที่ 21 (หรือ B) และ 23 (หรือ D) ถ้านับสิบค่าของเลขฐานสองจะเป็น 1010 นั่นคือ บิตที่ 21 และ 23 จะเป็น "1" ทั้งคู่นำสัญญาณทั้งสองมาแอนด์กัน แล้วส่งไปยังขารีเซตของฟลิปฟลอป ดังแสดงในรูปที่ 6.4 วงจรนี้จึงสามารถนับได้ถึง 9



รูปที่ 6.4 การควบคุมวงจรนับเลขฐานสิบให้นับเลข 0-9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

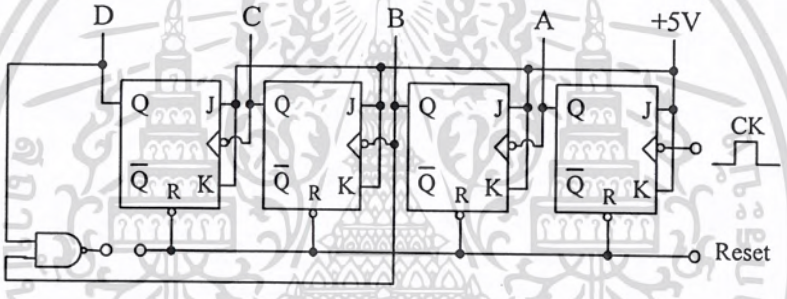
ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 4 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 6

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 4 ที่ตำแหน่ง +5 V และ GND

3. ต่อวงจรตามรูปทำการรีเซตค่าโดยป้อน "0" ให้แก่ขา R แล้วกลับไปเป็น "1" โดยคลิกที่ปุ่ม Reset

4. ป้อนพัลส์เพื่อเริ่มการนับทีละพัลส์เข้าที่ขา CK ต่อเอาต์พุต A, B, C และ D ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 6.1



รูปที่ 6.5 วงจรที่ใช้ในการทดลองข้อ 2

ตารางที่ 6.1

พัลส์ลูกที่	เอาต์พุต			
	D	C	B	A
1				
2				
3				
4				
5				
6				
7				

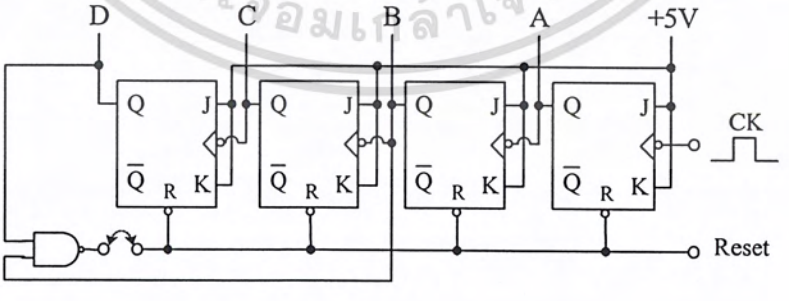
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 6.1 (ต่อ)

พัลส์ลูกที่	เอาต์พุต			
	D	C	B	A
8				
9				
10				
11				
12				
13				
14				
15				
16				

5. ต่อวงจรตามรูปทำการรีเซตค่าของวงจรนับเก่าโดยป้อน “0” ให้แก่ขา R โดยคลิกที่ปุ่ม Reset

6. ป้อนพัลส์เพื่อเริ่มการนับทีละพัลส์เข้าที่ขา CK ต่อเอาต์พุต A, B, C และ D ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 6.2



รูปที่ 6.6 วงจรที่ใช้ในการทดลองข้อ 5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

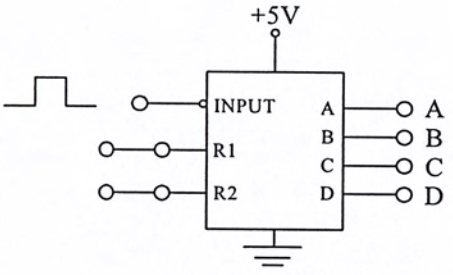
ตารางที่ 6.2

พัลส์ลูกที่	เอาต์พุต			
	D	C	B	A
1				
2				
3				
4				
5				
6				
7				
8				
9				
10				
11				
12				
13				
14				
15				
16				

7. ต่อวงจรตามรูปทำการรีเซตค่าของวงจรนับเก่าโดยป้อน “0” ให้แก่ขา R โดยคลิกที่ปุ่ม Reset

8. ป้อนพัลส์เพื่อเริ่มการนับทีละพัลส์เข้าที่ขา CK ต่อเอาต์พุต A, B, C และ D ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 6.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.7 วงจรที่ใช้ในการทดลองข้อ 7

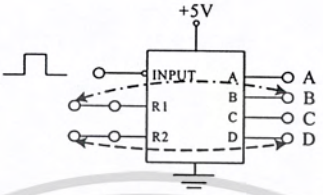
ตารางที่ 6.3

พัลส์ลูกที่	เอาต์พุต			
	D	C	B	A
1				
2				
3				
4				
5				
6				
7				
8				
9				
10				
11				
12				
13				
14				
15				
16				

9. ต่อวงจรตามรูปทำการรีเซตค่าของวงจรนับเก่าโดยป้อน "0" ให้แก่ขา R โดยคลิกที่ปุ่ม Reset

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

10. ป้อนพัลส์เพื่อเริ่มการนับทีละพัลส์เข้าที่ขา CK ต่อเอาต์พุต A, B, C และ D ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 6.8



รูปที่ 6.8 วงจรที่ใช้ในการทดลองข้อ 9

ตารางที่ 6.4

พัลส์ลูกที่	เอาต์พุต			
	D	C	B	A
1				
2				
3				
4				
5				
6				
7				
8				
9				
10				
11				
12				
13				
14				
15				
16				

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปผลการทดลอง

.....

.....

.....

.....

.....

คำถามท้ายการทดลอง

1. วงจรนับแบบอะซิงโครนัสมีลักษณะอย่างไร

ก. ใช้สัญญาณอินพุตพัลส์ร่วมกันทุกตัว

ข. ใช้สัญญาณอินพุตพัลส์แยกแต่ละตัว

ค. ใช้สัญญาณเอาต์พุตพัลส์ของตัวก่อนหน้าเป็นอินพุต

ง. ถูกทุกข้อ

2. วงจรนับแบบซิงโครนัสมีลักษณะอย่างไร

ก. ใช้สัญญาณอินพุตพัลส์ร่วมกันทุกตัว

ข. ใช้สัญญาณอินพุตพัลส์แยกแต่ละตัว

ค. ใช้สัญญาณเอาต์พุตพัลส์ของตัวก่อนหน้าเป็นอินพุต

ง. ถูกทุกข้อ

3. เมื่อใช้ฟลิปฟลอป 4 ตัวจะได้วงจรนับกี่บิตตั้งแต่เท่าไหร่ถึงเท่าไหร่

ก. 2 บิต นับ 0-3

ข. 3 บิต นับ 0-7

ค. 4 บิต นับ 0-15

ง. 5 บิต นับ 0-31

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. วงจรนับแบบซิงโครนัสมีข้อดีคืออะไร

ก. ไม่เกิดการหน่วงเวลาในฟลิปฟลอป

ข. ฟลิปฟลอปแต่ละตัวทำงานความถี่สูงได้

ค. ไม่มีความซับซ้อน

ง. ถูกทั้ง ก.และ ข.

5. ข้อใดคือข้อดีของวงจรนับแบบอะซิงโครนัส

ก. ไม่เกิดการหน่วงเวลาในฟลิปฟลอป

ข. ฟลิปฟลอปแต่ละตัวทำงานความถี่สูงได้

ค. ไม่มีความซับซ้อนสร้างง่าย

ง. ถูกทั้ง ก.และ ข.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบงานที่ 7
วงจรเข้ารหัส

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. อธิบายหลักการทำงานของวงจรเข้ารหัสได้
2. ออกแบบวงจรเข้ารหัสได้
3. ประยุกต์ใช้งานวงจรเข้ารหัสได้จริง

เครื่องมือและอุปกรณ์

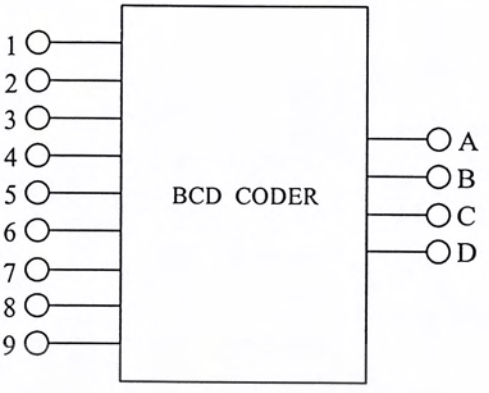
1. แผงทดลองหลัก
2. แผงทดลองย่อยที่ 3
3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง

ทฤษฎี

7.1 การเข้ารหัส

การเข้ารหัส (Encoder) เป็นการเปลี่ยนระดับของลอจิกจากสวิตช์มาเป็นสัญญาณลอจิกตามรหัสที่เราต้องการ วงจรเข้ารหัสจะเป็นวงจรที่ทำหน้าที่แปลงข้อมูลจำนวนมากเป็นรหัสเพื่อที่จะช่วยลดจำนวนสายสัญญาณหรือจำนวนช่องสัญญาณ หรืออาจใช้ในการแปลงรหัสฐานก็ได้ ในรูปที่ 7.1 เป็นแผนผังแสดงการทำงานของวงจรเข้ารหัส ตัวอย่างของการเข้ารหัสข้อมูลจากเลขฐานสิบเป็นรหัส BCD หรือเป็นฐานสอง ตารางความจริงแสดงการทำงานของวงจรนี้แสดงในตารางที่ 7.1 โดยข้อมูลเลขฐานสิบใดที่ต้องการเข้ารหัสจะมีสถานะเป็น “1” ที่เหลือเป็น “0” ทั้งหมด ส่วนเอาต์พุต DCBA คือรหัสเลขฐานสองที่เข้ารหัสเรียบร้อยแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

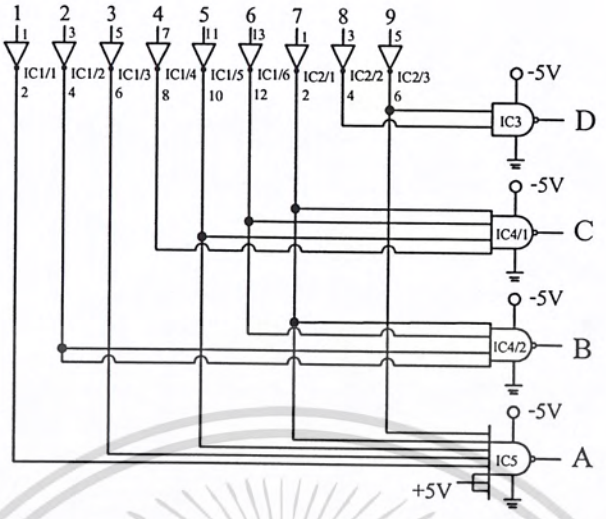


รูปที่ 7.1 ผังการทำงานของวงจรเข้ารหัส

ตารางที่ 7.1 ตารางความจริงการทำงานของวงจรเข้ารหัส BCD

อินพุต									เอาต์พุต			
1	2	3	4	5	6	7	8	9	D	C	B	A
0	0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	0	0	0	0	0	1
0	1	0	0	0	0	0	0	0	0	0	1	0
0	0	1	0	0	0	0	0	0	0	0	1	1
0	0	0	1	0	0	0	0	0	0	1	0	0
0	0	0	0	1	0	0	0	0	0	1	0	1
0	0	0	0	0	1	0	0	0	0	1	1	0
0	0	0	0	0	0	1	0	0	0	1	1	1
0	0	0	0	0	0	0	1	0	1	0	0	0
0	0	0	0	0	0	0	0	1	1	0	0	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



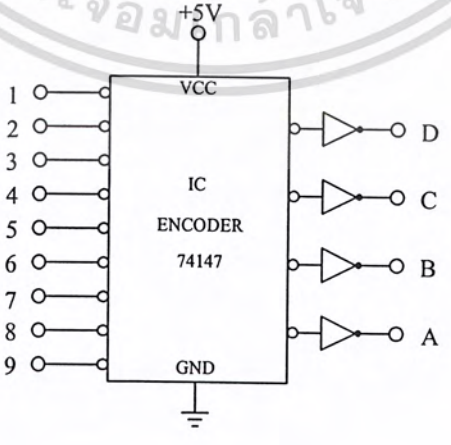
รูปที่ 7.2 วงจรเข้ารหัส BCD

ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 3 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 7

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 3 ที่ตำแหน่ง +5 V และ GND

3. ต่อวงจรตามรูปป้อนอินพุตเข้าที่ขา 1-9 ต่อเอาต์พุต A, B, C และ D ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 7.2



รูปที่ 7.3 วงจรที่ใช้ในการทดลองข้อ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 7.2

อินพุต									เอาต์พุต								
									ไม่ต่อNot gate				ต่อ Not gate				LED 7 ส่วน
1	2	3	4	5	6	7	8	9	D	C	B	A	D	C	B	A	
1	1	1	1	1	1	1	1	1									
1	1	1	1	1	1	1	1	0									
1	1	1	1	1	1	1	0	1									
1	1	1	1	1	1	0	1	1									
1	1	1	1	1	0	1	1	1									
1	1	1	1	0	1	1	1	1									
1	1	1	0	1	1	1	1	1									
1	1	0	1	1	1	1	1	1									
1	0	1	1	1	1	1	1	1									
0	1	1	1	1	1	1	1	1									

สรุปผลการทดลอง

.....

.....

.....

.....

.....

คำถามท้ายการทดลอง

1. การเข้ารหัสหมายถึงอะไร

ก. วงจรที่แปลงข้อมูลจำนวนมากเป็นรหัส

ข. เปลี่ยนระดับของลอจิกจากสวิตช์มาเป็นสัญญาณลอจิกตามที่เราต้องการ

ค. แปลงข้อมูลเป็นรหัสเพื่อลดจำนวนสายสัญญาณหรือช่องสัญญาณ

ง. ถูกทุกข้อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ข้อไหนคือตัวอย่างไอซีที่ทำหน้าที่เข้ารหัส (Encoder)

ก. 74147

ข. 74136

ค. 7486

ง. 7432

3. เราสามารถสร้างวงจรเข้ารหัส (Encoder) โดยใช้วงจรไหนได้บ้าง

ก. วงจรของไอซีสำเร็จรูป

ข. ลอจิกเกต

ค. วงจรไดโอดแมททริก

ง. ถูกทุกข้อ

4. การเข้ารหัส (Encoder) หากมีอินพุต 24 ข้อมูลจะได้จำนวนช่องเอาต์พุตเท่าใด

ก. 3 ช่อง

ข. 4 ช่อง

ค. 5 ช่อง

ง. 6 ช่อง

5. ไอซีเบอร์ 74147 มีกี่เอาต์พุต

ก. 2 เอาต์พุต

ข. 3 เอาต์พุต

ค. 4 เอาต์พุต

ง. 5 เอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบงานที่ 8
วงจรถอดรหัส

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. อธิบายหลักการทำงานของวงจรถอดรหัสได้
2. ออกแบบวงจรถอดรหัสได้
3. ประยุกต์ใช้งานวงจรถอดรหัสได้จริง

เครื่องมือและอุปกรณ์

1. แผงทดลองหลัก
2. แผงทดลองย่อยที่ 3
3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง

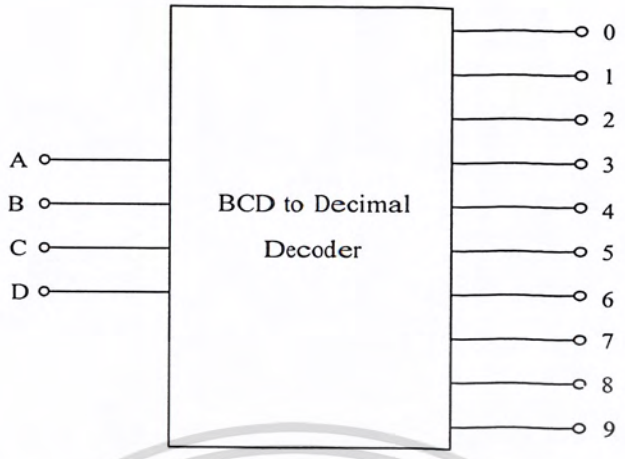
ทฤษฎี

8.1 วงจรถอดรหัส

เมื่อมีวงจรเข้ารหัสแล้ว ก็ต้องมีวงจรถอดรหัส (Decoder) วงจรถอดรหัสนี้จะรับสัญญาณระดับลอจิกในรูปรหัส Binary BCD เมื่อแปลงออกมาเป็นฐานสิบ ซึ่งก็ทำได้ทั้งวงจรไดโอด และ Gate Combination การแสดงผลออกมาเป็น LED 7 ส่วน (7 segment) ซึ่งจะทำให้การอ่านการแสดงผลได้ง่าย วงจรถอดรหัสก็ต้องเป็นวงจรถอดรหัสสำหรับจุด LED 7 ชิ้นส่วน

ดังนั้นวงจรถอดรหัสจึงต้องให้ เอาต์พุตไปจุด LED แต่ละชิ้นส่วนแล้วได้เอาต์พุตตามรหัสที่อินพุต เช่นถ้าป้อนรหัส BCD เป็น 0000 LED ชิ้นที่ a,b,c,d,e,f ต้องสว่าง ส่วนชิ้น g ดับนั่นคือ จะมองเห็นเป็นเลข 0 ในทำนองเดียวกันถ้า BCD อินพุตเป็น 0001 LED ชิ้น b,c ติดนอกนั้นดับจะมองเห็นเป็นเลข 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

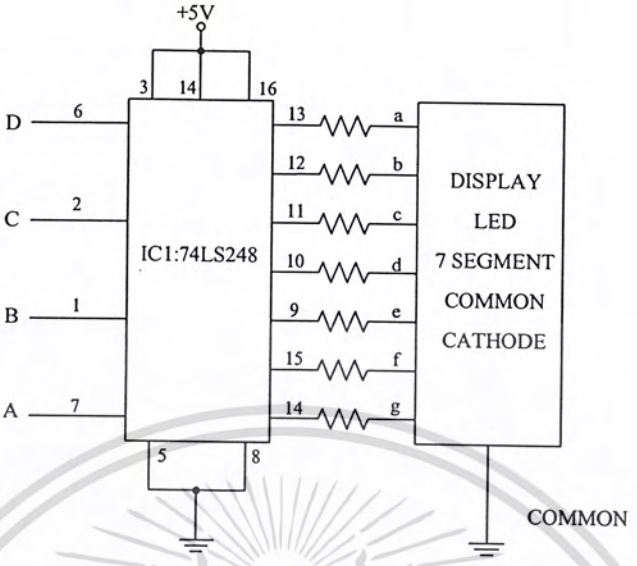


รูปที่ 8.1 ผังที่ทำงานของวงจรถอดรหัส BCD

ตารางที่ 8.1 ตารางความจริงของวงจรถอดรหัส BCD เป็น เอาต์พุต LED 7 ส่วน

อินพุต				เอาต์พุต								
D	C	B	A	1	2	3	4	5	6	7	8	9
0	0	0	0	0	0	0	0	0	0	0	0	0
0	0	0	1	1	0	0	0	0	0	0	0	0
0	0	1	0	0	1	0	0	0	0	0	0	0
0	0	1	1	0	0	1	0	0	0	0	0	0
0	1	0	0	0	0	0	1	0	0	0	0	0
0	1	0	1	0	0	0	0	1	0	0	0	0
0	1	1	0	0	0	0	0	0	1	0	0	0
0	1	1	1	0	0	0	0	0	0	1	0	0
1	0	0	0	0	0	0	0	0	0	0	1	0
1	0	0	1	0	0	0	0	0	0	0	0	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



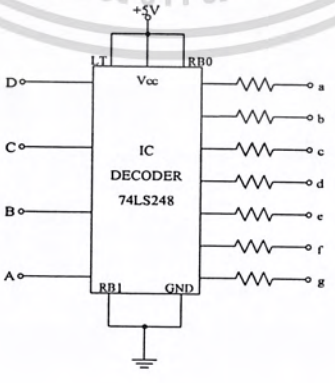
รูปที่ 8.2 วงจรถอดรหัส BCD เป็นเอาต์พุต LED 7 ส่วน

ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 3 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 8

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 3 ที่ตำแหน่ง +5 V และ GND

3. ต่อวงจรตามรูปป้อนอินพุตเข้า ต่อเอาต์พุต A, B, C และ D ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 8.2



รูปที่ 8.3 วงจรที่ใช้ในการทดลองข้อ 3

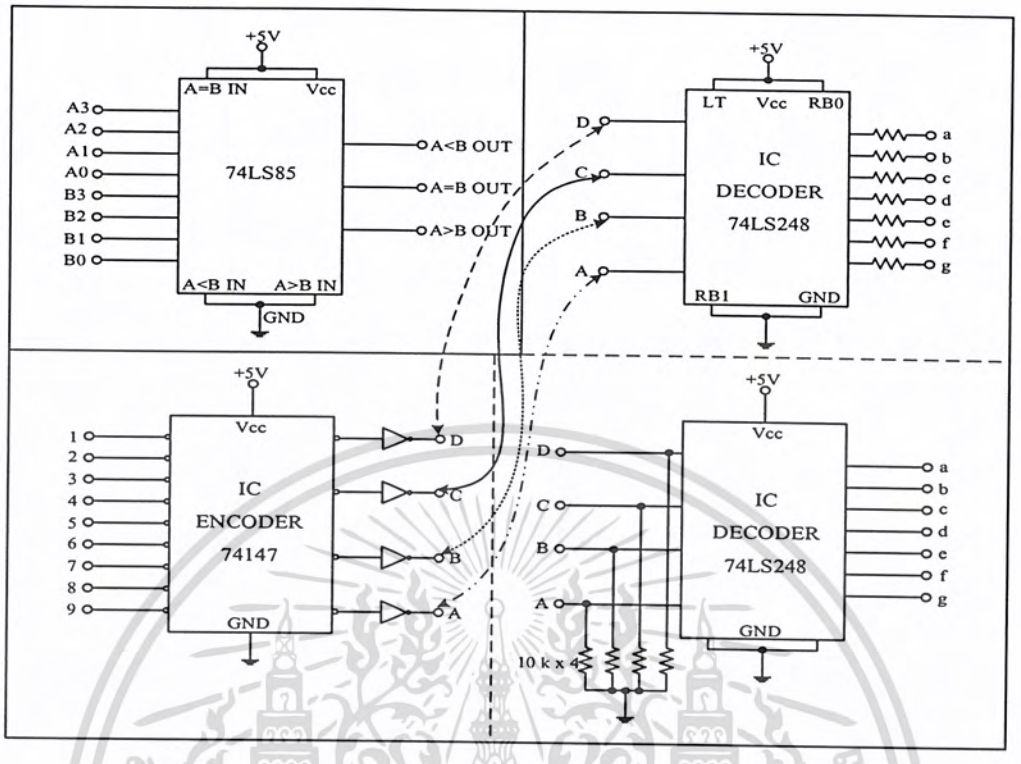
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 8.2

อินพุต				เอาต์พุต							
D	C	B	A	a	b	c	d	e	f	g	7 Segmrnt
0	0	0	0								
0	0	0	1								
0	0	1	0								
0	0	1	1								
0	1	0	0								
0	1	0	1								
0	1	1	0								
0	1	1	1								
1	0	0	0								
1	0	0	1								
1	0	1	0								
1	0	1	1								
1	1	0	0								
1	1	0	1								
1	1	1	0								
1	1	1	1								

4. ต่อวงจรตามรูปป้อนอินพุตเข้า ต่อเอาต์พุตไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 8.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 8.4 วงจรที่ใช้ในการทดลองข้อ 4

ตารางที่ 8.3

อินพุต									เอาต์พุต				
1	2	3	4	5	6	7	8	9	D	C	B	A	7 Segment
1	1	1	1	1	1	1	1	1					
1	1	1	1	1	1	1	1	0					
1	1	1	1	1	1	1	0	1					
1	1	1	1	1	1	0	1	1					
1	1	1	1	1	0	1	1	1					
1	1	1	1	0	1	1	1	1					
1	1	1	0	1	1	1	1	1					
1	1	0	1	1	1	1	1	1					
1	0	1	1	1	1	1	1	1					
0	1	1	1	1	1	1	1	1					

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปผลการทดลอง

.....

.....

.....

.....

คำถามท้ายการทดลอง

1. วงจรถอดรหัสถ้าให้เอาต์พุตต่อร่วมกับ 7 Segment เมื่ออินพุตเป็นเลข BCD 0000 ชิ้นใดของ 7 Segment ที่จะต้องดับไป

ก. ชิ้น d

ข. ชิ้น e

ค. ชิ้น f

ง. ชิ้น g

2. วงจรถอดรหัสถ้าให้เอาต์พุตต่อร่วมกับ 7 Segment เมื่ออินพุตเป็นเลข BCD 0001 ชิ้นใดของ 7 Segment ที่จะต้องติดบ้าง

ก. ชิ้น a, b, c, d, d, e, f

ข. ชิ้น b, c

ค. ชิ้น a, b, g, e, d

ง. ชิ้น a, b, c, d, g

3. ข้อใดต่อไปนี้ไม่ใช้เบอร์ของไอซีถอดรหัส

ก. 74LS248

ข. MC14495

ค. 74147

ง. ข้อ ก และ ข.ถูก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. ข้อใดต่อไปนี้เป็นการถอดรหัสที่ไม่ถูกต้อง

ก. อินพุตเป็น BCD 0000 เอาต์พุตเป็น 0

ข. อินพุตเป็น BCD 1111 เอาต์พุตเป็น F

ค. อินพุตเป็น BCD 0110 เอาต์พุตเป็น 7

ง. อินพุตเป็น BCD 1011 เอาต์พุตเป็น B

5. วงจรถอดรหัสถ้าให้เอาต์พุตต่อร่วมกับ 7 Segment เมื่ออินพุตเป็นเลข BCD 1111 ชิ้นใดของ 7 Segment ที่จะต้องดับบ้าง

ก. ชิ้น g

ข. ชิ้น b, c, d

ค. ชิ้น f, e

ง. ติดทุกชิ้นไม่มีชิ้นไหนดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบงานที่ 9
ชิฟต์รีจิสเตอร์

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. บอกหลักการทำงานของชิฟต์รีจิสเตอร์แบบต่างๆ ได้
2. นำชิฟต์รีจิสเตอร์ไปประยุกต์ใช้งานจริงได้

เครื่องมือและอุปกรณ์

1. แผงทดลองหลัก
2. แผงทดลองย่อยที่ 4
3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง

ทฤษฎี

9.1 ชิฟต์รีจิสเตอร์

ชิฟต์รีจิสเตอร์เป็นกลุ่มของฟลิปฟลอปเพื่อทำหน้าที่เลื่อนข้อมูลทาง Binary ไปทางซ้ายหรือไปทางขวาก็ได้ ในบางกรณีอาจจะเลื่อนข้อมูลเป็นชุดในลักษณะขนาน ซึ่งก็แล้วแต่วงจรที่ออกแบบ ซึ่งชิฟต์รีจิสเตอร์เป็นอุปกรณ์ที่สำคัญมากในระบบดิจิตอล เพราะใช้เป็นอุปกรณ์ในการเก็บ ข้อมูลเลขฐานสองอันเป็นพื้นฐานสำคัญของการพัฒนาเป็นหน่วยความจำของระบบคอมพิวเตอร์ต่อไป

ชิฟรีจิสเตอร์มีอยู่ด้วยกัน 4 ชนิดคือ

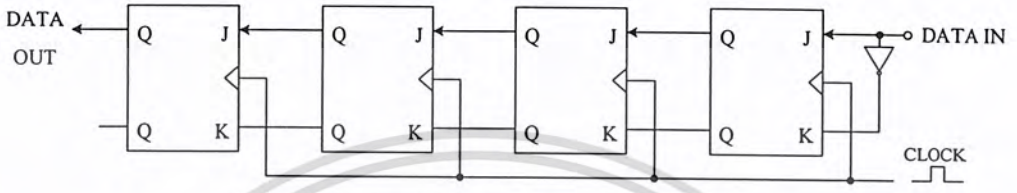
1. ข้อมูลเข้าแบบอนุกรม ข้อมูลออกแบบอนุกรม (Serial In Serial Out : SISO)
2. ข้อมูลเข้าแบบอนุกรม ข้อมูลออกแบบขนาน (serial In Parallel Out : SIPO)
3. ข้อมูลเข้าแบบขนาน ข้อมูลออกแบบอนุกรม (parallel In Serial Out : PISO)
4. ข้อมูลเข้าแบบขนาน ข้อมูลออกแบบขนาน (parallel In Parallel Out : PIPO)

1) ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าแบบอนุกรม ข้อมูลออกแบบอนุกรม

มีลักษณะวงจรเบื้องต้นดังรูปที่ 9.1 ซึ่งใช้ ดีฟลิปฟลอปต่อพ่วงกันข้อมูลที่จะเข้าอินพุต Data in ของดีฟลิปฟลอปตัวแรกเมื่อมีสัญญาณนาฬิกาลูกแรกเข้ามาข้อมูลจะออกมาปรากฏที่ขา QA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

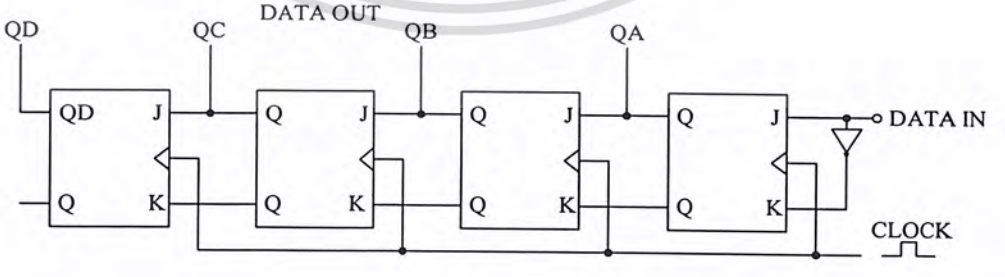
ของดีฟลิปฟลอปตัวแรกเมื่อสัญญาณนาฬิกาลูกที่สองเข้ามาข้อมูลจะเลือกออกไปที่ขา QB ของดีฟลิปฟลอปตัวที่สองจนถึงสัญญาณนาฬิกาลูกที่สี่เข้ามาข้อมูลจะออกมาทางขา QD ของดีฟลิปฟลอปตัวสุดท้าย จะเห็นได้ว่าข้อมูลที่ถูกส่งเข้ามาทาง Data in จะถูกเลื่อนมาออกทาง Data out ในลักษณะอนุกรม



รูปที่ 9.1 วงจรเบื้องต้นของชิฟรีจิสเตอร์แบบข้อมูลเข้าแบบอนุกรม ข้อมูลออกแบบอนุกรม (SISO)

2) ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าแบบอนุกรม ข้อมูลออกแบบขนาน

มีวงจรพื้นฐานโดยใช้เจเคฟลิปฟลอป ดังรูปที่ 9.2 เริ่มต้นด้วยการป้อนข้อมูล 1 เข้าที่ขา J หรือ Data in ของเจเคฟลิปฟลอปตัวที่ 1 เมื่อมีสัญญาณนาฬิกาเข้ามาสถานะทางเอาต์พุต Q ของเจเคฟลิปฟลอปตัวที่ 1 หรือ QA จะกลายเป็น 1 ทำให้ขา J ของเจเคฟลิปฟลอปตัวที่ 2 ได้รับลอจิก 1 เมื่อมีสัญญาณนาฬิกาลูกต่อไปเข้ามาทางเอาต์พุตของ Q ของเจเคฟลิปฟลอปตัวที่ 2 หรือ QB จะกลายเป็น 1 นั่นคือเกิดการเลื่อนข้อมูล 1 จากเจเคฟลิปฟลอปตัวที่ 1 ไปยังเจเคฟลิปฟลอปตัวที่ 2 แล้วจะเห็นได้ว่า ชิฟรีจิสเตอร์แบบ SIPO นี้คล้ายกับชิฟรีจิสเตอร์แบบ SISO มาก ต่างกันที่การนำข้อมูลออกไปใช้งาน โดยในแบบ SIPO จะนำข้อมูลที่ขา Q ของฟลิปฟลอปทุกตัวไปใช้งานพร้อมกัน

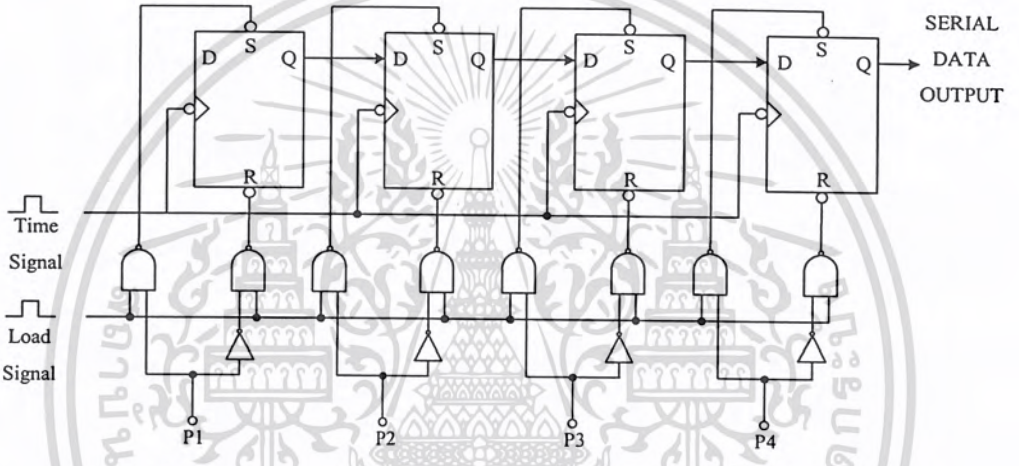


รูปที่ 9.2 วงจรเบื้องต้นของชิฟต์รีจิสเตอร์แบบข้อมูลเข้าแบบอนุกรม ข้อมูลออกแบบขนาน (SIPO)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3) ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าแบบขนาน ข้อมูลออกแบบอนุกรม

ในชิฟต์รีจิสเตอร์แบบนี้จะสามารถรับข้อมูลเข้าสู่ฟลิปฟลอปที่ทำหน้าที่เป็นรีจิสเตอร์ได้พร้อมกันในลักษณะขนานแทนที่จะรับข้อมูลโดยวิธีการอนุกรม ดังแสดงในรูปที่ 9.3 โดยใช้ขา Set และ Reset ของเจเคฟลิปฟลอปทุกตัวเป็นอินพุตสำหรับป้อนข้อมูล เริ่มต้นด้วยการล้างค่าของเจเคฟลิปฟลอปทุกตัวก่อนจากนั้นจึงป้อนข้อมูลเข้าที่ขา Set แล้วจึงป้อนสัญญาณนาฬิกา ฟลิปฟลอปจะทำงานตามจังหวะของสัญญาณนาฬิกาข้อมูลเอาต์พุตจะออกมาทาง Q ของเจเคฟลิปฟลอปตัวสุดท้าย

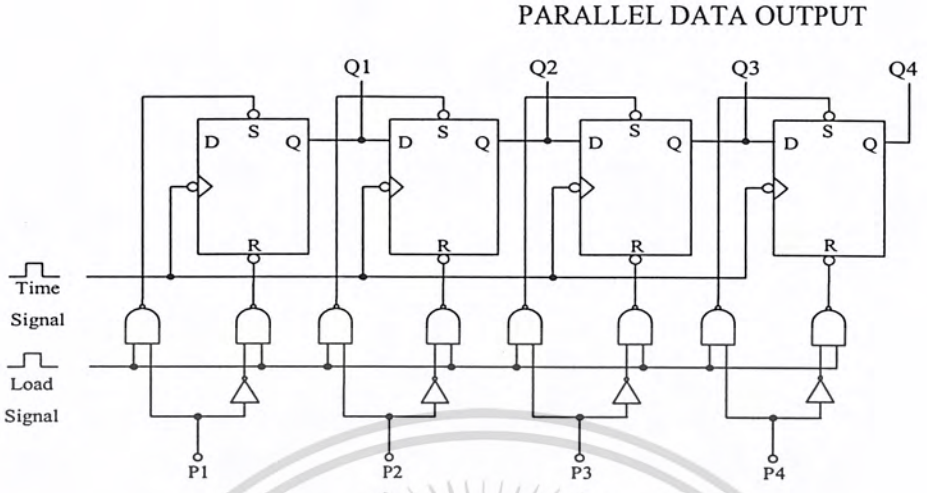


รูปที่ 9.3 วงจรเบื้องต้นของชิฟต์รีจิสเตอร์แบบขนาน ข้อมูลออกแบบอนุกรม (PISO)

4) ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าแบบขนาน ข้อมูลออกแบบขนาน

ชิฟต์รีจิสเตอร์แบบนี้จะรับข้อมูลพร้อมกันทุกบิต เมื่อมีสัญญาณนาฬิกาเข้ามาข้อมูลก็จะออกจากรีจิสเตอร์พร้อมกันทุกบิตเช่นกันชิฟต์รีจิสเตอร์แบบนี้จึงถูกนำมาใช้เป็นตัวพักข้อมูล (Latch) ในวงจรคอมพิวเตอร์ และเป็นพื้นฐานที่สำคัญของการสร้างไอซีหน่วยความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



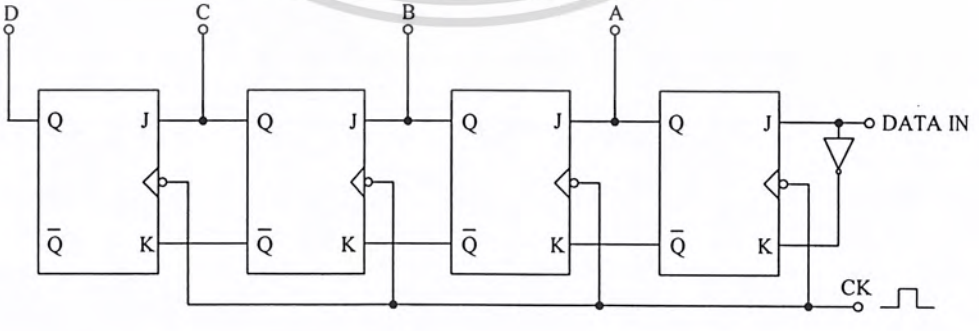
รูปที่ 9.4 วงจรเบื้องต้นของชิฟต์รีจิสเตอร์แบบขนานข้อมูลออกแบบขนาน (PIPO)

ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 4 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 9

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 4 ที่ตำแหน่ง +5 V และ GND

3. ต่อวงจรตามรูปป้อนข้อมูลเข้าที่ขา DATA IN จากนั้นป้อนพัลส์เพื่อเริ่มการนับทีละพัลส์เข้าที่ขา CK ต่อเอาต์พุต A, B, C และ D ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 9.1



รูปที่ 9.5 วงจรที่ใช้ในการทดลองข้อ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 9.1

CK	D	C	B	A
0				
1				
2				
3				
4				
5				

สรุปผลการทดลอง

.....

.....

.....

.....

.....

คำถามท้ายการทดลอง

1. ชิฟต์รีจิสเตอร์มีด้วยกันอยู่กี่ชนิด

ก. 2 ชนิด

ข. 3 ชนิด

ค. 4 ชนิด

ง. 5 ชนิด

2. ชิฟต์รีจิสเตอร์เปรียบเสมือนอุปกรณ์ตัวใดในคอมพิวเตอร์

ก. ซีดีรอม

ข. หน่วยความจำ

ค. คีย์บอร์ด

ง. เมาส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. Serial In Serial Out หรือ SISO หมายถึงอะไร

ก. ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าอนุกรมข้อมูลออกอนุกรม

ข. ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าขนานข้อมูลออกอนุกรม

ค. ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าอนุกรมข้อมูลออกขนาน

ง. ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าขนานข้อมูลออกขนาน

4. ชิฟต์รีจิสเตอร์แบบรับข้อมูลพร้อมกันทุกบิตเมื่อมีสัญญาณนาฬิกาเข้ามาข้อมูลก็จะออกจากชิฟต์รีจิสเตอร์พร้อมกันทุกบิตคือชิฟต์รีจิสเตอร์แบบใด

ก. ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าอนุกรมข้อมูลออกขนาน

ข. ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าขนานข้อมูลออกอนุกรม

ค. ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าอนุกรมข้อมูลออกอนุกรม

ง. ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าขนานข้อมูลออกขนาน

5. ชิฟต์รีจิสเตอร์แบบรับข้อมูลทีละบิตเมื่อมีสัญญาณนาฬิกาเข้ามาข้อมูลก็จะออกจากชิฟต์รีจิสเตอร์พร้อมกันทุกบิตคือชิฟต์รีจิสเตอร์แบบใด

ก. ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าอนุกรมข้อมูลออกขนาน

ข. ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าขนานข้อมูลออกอนุกรม

ค. ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าอนุกรมข้อมูลออกอนุกรม

ง. ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าขนานข้อมูลออกขนาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบงานที่ 10
มัลติเพล็กซ์เซอร์และดีมัลติเพล็กซ์เซอร์

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. อธิบายหลักการทำงานของมัลติเพล็กซ์เซอร์และดีมัลติเพล็กซ์เซอร์ได้
2. ออกแบบวงจรมัลติเพล็กซ์เซอร์และดีมัลติเพล็กซ์เซอร์ได้
3. นำวงจรมัลติเพล็กซ์เซอร์และดีมัลติเพล็กซ์เซอร์ไปประยุกต์ใช้งานจริงได้

เครื่องมือและอุปกรณ์

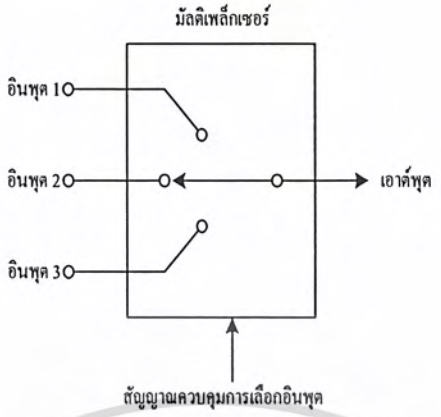
1. แผงทดลองหลัก
2. แผงทดลองย่อยที่ 3
3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง

ทฤษฎี

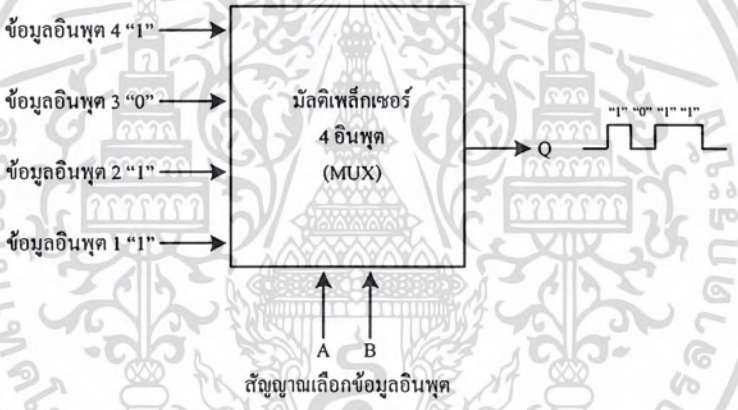
10.1 มัลติเพล็กซ์เซอร์

มัลติเพล็กซ์เซอร์ (Multiplexer : MUX) เป็นวงจรที่ใช้การเลือกอินพุตจำนวนมากมาเพียงอินพุตเดียวหรือเลือกเฉพาะที่ต้องการดังมีวงจรดังรูปที่ 10.1 บางทีอาจเรียกมัลติเพล็กซ์เซอร์ว่าตัวเลือกข้อมูล (Data Selector) โดยมีการป้อนรหัสเพื่อเลือกอินพุต ยกตัวอย่างในไอซีมัลติเพล็กซ์เซอร์ 4 อินพุตในรูปที่ 10.2 ขาอินพุต Data Select A และ B จะเป็นขาที่ใช้ป้อนสัญญาณเพื่อเลือกอินพุตถ้า A และ B เป็น “0” ทั้งคู่ก็หมายความว่า MUX จะเลือกข้อมูลอินพุต 1 บิต LSB ออกไปทางเอาต์พุต Q ถัดมาถ้า B= “0” A=”1” MUX จะเลือกข้อมุลอินพุต 3 ออกไปทางเอาต์พุต Q จนกระทั่ง B= “1”, A= “1” MUX จะเลือกข้อมูลอินพุตช่องที่ 4 บิต MSB ออกไปทางเอาต์พุต Q

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 10.1 วงจรสมบูรณ์ของมัลติเพล็กซ์เซอร์

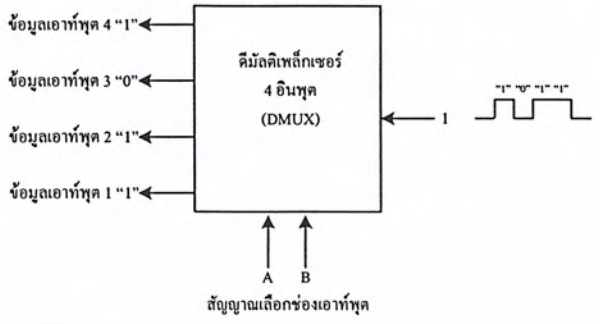


รูปที่ 10.2 ผังการทำงานของไอซีมัลติเพล็กซ์

10.2 ดีมัลติเพล็กซ์เซอร์

ดีมัลติเพล็กซ์เซอร์ (Demultiplexer : DMUX) บางทีเรียกตัวถอดรหัส มีหลักการทำงานดังแสดงในรูปที่ 10.3 อินพุตที่เข้ามายัง DMUX จะถูกเลือกให้ออกไปทางเอาต์พุต โดยการป้อนสัญญาณเข้ามาที่ขา channel data select หรือขาเลือกช่องเอาต์พุต ซึ่งก็คือขา A และ B เช่นเดียวกับ MUX เมื่ออินพุต A และ B เป็น "0" ข้อมูลออกไปทางเอาต์พุตช่องที่ 1 และจะเปลี่ยนแปลงตามลำดับไปจนถึงเมื่อ A และ B เป็น "1" ข้อมูลจะออกไปทางเอาต์พุตช่องที่ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



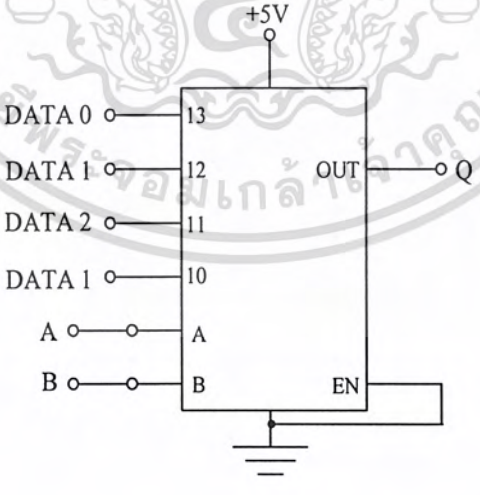
รูปที่ 10.3 ผังการทำงานของไอซีดีมัลติเพล็กซ์

ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 3 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 10

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 3 ที่ตำแหน่ง +5 V และ GND

3. ต่อวงจรตามรูปในการทดลอง โดยป้อนข้อมูล DATA 0 = 1, DATA 1 = 0, DATA 2=1 และ DATA 3 = 1 ป้อนลอจิกสวิตช์เข้าที่ขา A และ B ต่อเอาต์พุต Q ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 10.1



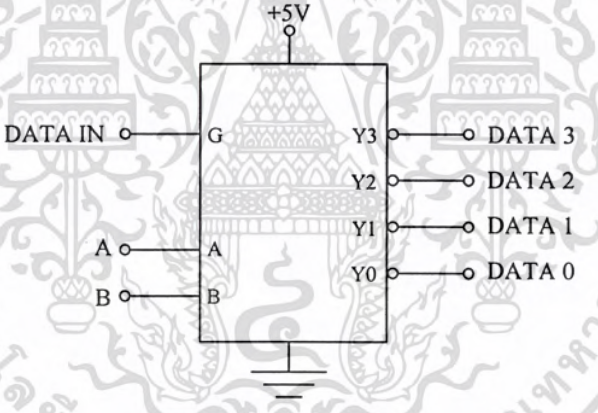
รูปที่ 10.4 วงจรที่ใช้ในการทดลองข้อ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 10.1

A	B	Q	ตรงกับข้อมูลอินพุตช่องที่
0	0		
0	1		
1	0		
1	1		

4. ต่อวงจรตามรูปในการทดลอง โดยป้อนข้อมูลที่ DATA IN และป้อนลอจิกสวิตช์เข้าที่ขา A และ B ต่อเอาต์พุต DATA 0, DATA 1, DATA 2 และ DATA 3 ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 10.2



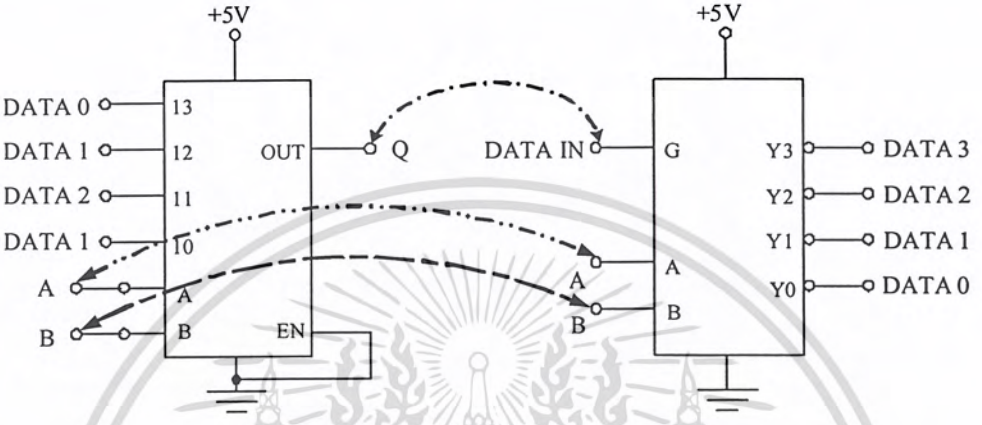
รูปที่ 10.5 วงจรที่ใช้ในการทดลองข้อ 4

ตารางที่ 10.2

ข้อมูลอินพุต	A	B	เอาต์พุต 3	เอาต์พุต 2	เอาต์พุต 1	เอาต์พุต 0
1	0	0				
0	0	1				
1	1	0				
1	1	1				

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. ต่อวงจรตามรูปในการทดลอง โดยป้อนข้อมูล DATA 0, DATA 1, DATA 2 และ DATA 3 แล้วป้อนลอจิกสวิตช์เข้าที่ขา A และ B ต่อเอาต์พุตไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 10.3



รูปที่ 10.6 วงจรที่ใช้ในการทดลองข้อ 5

ตารางที่ 10.3

อินพุต				SELECT		ข้อมูลเอาต์พุต			
D	C	B	A	S1	S2	D	C	B	A
1	1	0	1	0	0				
1	1	0	1	0	1				
1	1	0	1	1	0				
1	1	0	1	1	1				

สรุปผลการทดลอง

.....

.....

.....

.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำถามท้ายการทดลอง

1. วงจรที่มีหลายอินพุตแต่มีเอาต์พุตเดียวที่เวลาใดเวลาหนึ่งเรียกว่าวงจรอะไร

ก. วงจรดีมัลติเพล็กซ์เซอร์

ข. วงจรมัลติเพล็กซ์เซอร์

ค. วงจรชิฟรีจิสเตอร์

ง. วงจรนับ

2. วงจรดีมัลติเพล็กซ์เซอร์มีกี่อินพุต

ก. 1 อินพุต

ข. 2 อินพุต

ค. 3 อินพุต

ง. 4 อินพุต

3. ข้อมูลที่ได้จากวงจรมัลติเพล็กซ์เซอร์จะถูกถอดออกมาด้วยวงจรใด

ก. วงจรเข้ารหัส

ข. วงจรนับ

ค. วงจรดีมัลติเพล็กซ์เซอร์

ง. วงจรชิฟรีจิสเตอร์

4. วงจรดีมัลติเพล็กซ์เซอร์จะเปรียบเสมือนกับสวิตช์ในลักษณะใด

ก. สวิตช์ที่มีทางออกเดียว

ข. สวิตช์ที่ไม่มีทางออกเลย

ค. สวิตช์ที่มีทางออกหลายๆ ทาง

ง. ไม่มีข้อใดถูก

5. วงจรมัลติเพล็กซ์เซอร์ทำหน้าที่ควบคุมข้อมูลทางอินพุตเพราะอะไร

ก. มีข้อมูลเข้าทางอินพุตหลายตัว

ข. เพื่อเลือกเอาข้อมูลทีละตัวส่งต่อไปเอาต์พุต

ค. เพราะทำงานเป็นอุปกรณ์เลือกข้อมูล

ง. ถูกทุกข้อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบงานที่ 11
วงจรเปรียบเทียบ

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. อธิบายหลักการทำงานของวงจรเปรียบเทียบข้อมูลได้
2. ออกแบบวงจรเปรียบเทียบข้อมูลได้
3. นำวงจรเปรียบเทียบข้อมูลไปประยุกต์ใช้งานจริงได้

เครื่องมือและอุปกรณ์

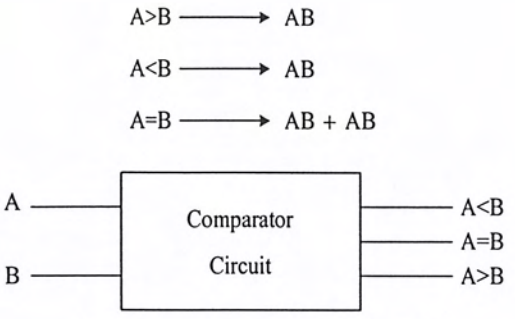
1. แผงทดลองหลัก
2. แผงทดลองย่อยที่ 3
3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง

ทฤษฎี

11.1 วงจรเปรียบเทียบ 1 บิต

วงจรเปรียบเทียบข้อมูลดิจิตอลจะให้เอาต์พุต 3 ลักษณะ คือ มากกว่า, น้อยกว่า และเท่ากัน โดยข้อมูลอินพุตจะมีตั้งแต่ 1 บิตขึ้นไป และต้องมีข้อมูลอย่างน้อย 2 ชุด คือ ชุด A และ ชุด B ดังมีผังการทำงานและตารางความจริงดังรูปที่ 11.1 ในการทดลองนี้จะขออธิบายการทำงาน และออกแบบวงจรเปรียบเทียบแบบ 1 บิตสามารถเขียนสมการลอจิกของเอาต์พุตได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

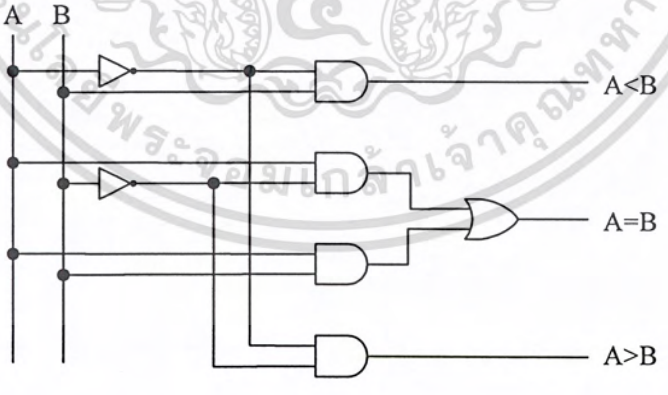


(ก) ผังการทำงานของวงจรเปรียบเทียบ

อินพุต		เอาต์พุต		
A	B	A<B	A=B	A>B
0	0	0	1	0
0	1	1	0	0
1	0	0	0	1
1	1	0	1	0

(ข) ตารางความจริงของวงจรเปรียบเทียบ

รูปที่ 11.1 วงจรเปรียบเทียบ 1 บิต



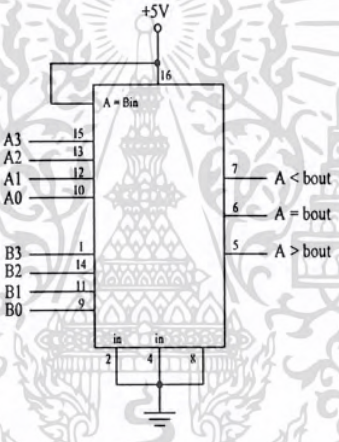
รูปที่ 11.2 วงจรเปรียบเทียบขนาด 1 บิต ที่สร้างจากตารางความจริงในรูปที่ 11.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

11.2 ไอซี วงจรเปรียบเทียบ

ไอซีวงจรเปรียบเทียบที่ถูกออกแบบให้ใช้ในการเปรียบเทียบ ได้แก่เบอร์ 74LS85 เป็นไอซีวงจรเปรียบเทียบข้อมูลดิจิตอลขนาด 4 บิต ซึ่งสามารถต่อขยายให้สามารถเปรียบเทียบข้อมูลได้มากกว่า 4 บิต

ในการต่อใช้งานไอซีเบอร์ 74LS85 เพื่อเปรียบเทียบข้อมูลไม่เกิน 4 บิต ขาอินพุตที่ใช้กำหนดสถานะของการเปรียบเทียบ A=B หรือ A=B In ต้องต่อกับไฟ +5V ส่วนขา A>B และ A<B In ให้ต่อลงกราวด์ ส่วนข้อมูลของ A และ B ทั้ง 4 บิต ก็ต่อเข้าที่อินพุต A0 – A3 และ B0 – B3 ตามลำดับ สำหรับเอาต์พุตมีด้วยกัน 3 ขาคือ A = B, A>B, A<B วงจรการต่อใช้งาน 74LS85 เบื้องต้นแสดงในรูปที่ 11.3

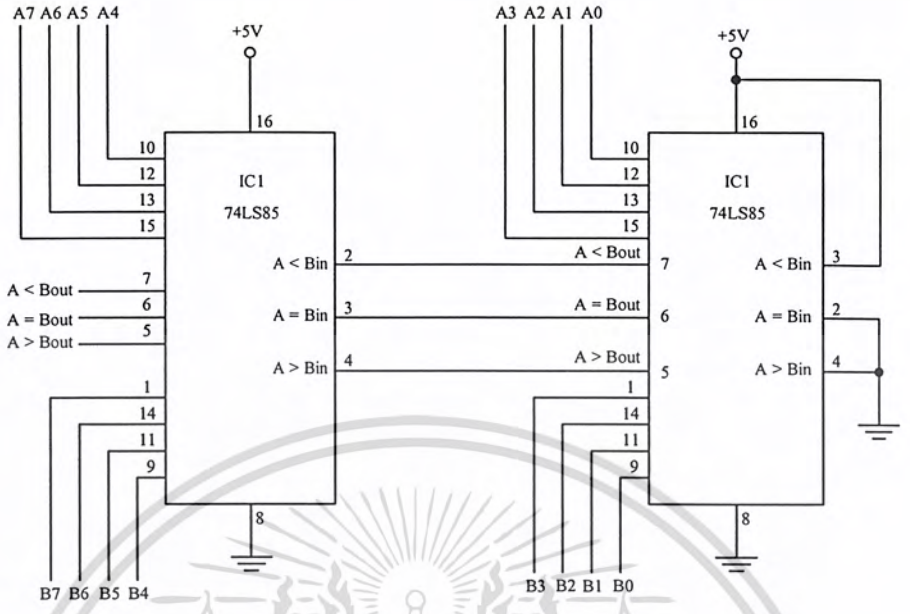


รูปที่ 11.3 วงจรการต่อใช้งาน 74LS85

ถ้าหากต้องการเพิ่มจำนวนบิตของข้อมูลที่ต้องการเปรียบเทียบ เช่น เพิ่มเป็นวงจรเปรียบเทียบขนาด 8 บิต ก็ต้องใช้ไอซี 74LS85 2 ตัวมาต่อพ่วงกันเริ่มต้นด้วยการแยกข้อมูล A และ B เป็นสองส่วน ส่วนละ 4 บิต แบ่งเป็น 4 บิตล่างคือ A0 – A3 และ B0 – B3 โดยต่อเข้าที่ขาอินพุต A0 – A1 และ B0 – B3 ของ 74LS85 ตัวแรกส่วนที่เหลือคือ 4 บิตบนคือ A4 – A7 และ B4 – B7 ให้ต่อเข้ากับขา A0 – A3 และ B0 – B3 ของ 74LS85 ตัวถัดไป

จากนั้นต่อขาเอาต์พุต A=B, A>B, A<B ของ 74LS85 ตัวแรกที่ใช้เปรียบเทียบข้อมูล 4 บิตล่างเข้ากับขาอินพุต A=B In, A>B In และ A<B In ของ 74LS85 ตัวต่อไปใช้เปรียบเทียบข้อมูล 4 บิตบน ส่วนขาอินพุตA=B In, A>B In และ A<B In ของ 74LS85 ตัวแรกให้ต่อตามข้อกำหนดเมื่อใช้ในการเปรียบเทียบข้อมูล 4 บิต ปกติจะได้วงจรเปรียบเทียบข้อมูลขนาด 8 บิตดังในรูปที่ 11.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



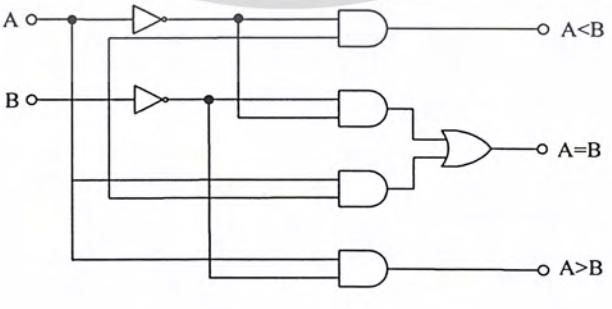
รูปที่ 11.4 การต่อวงจรเปรียบเทียบขนาด 8 บิต จากไอซี 74LS85 2 ตัว

ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 3 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 11

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 3 ที่ตำแหน่ง +5 V และ GND

3. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B จากนั้นต่อเอาต์พุต A<B, A=B, และ A>B ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 11.1



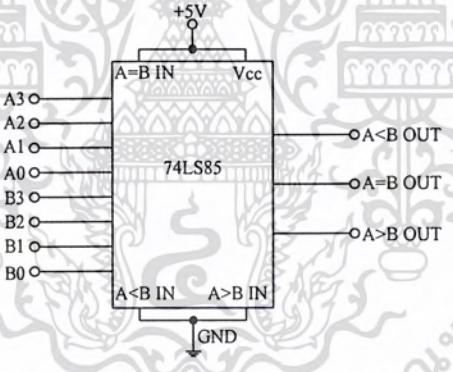
รูปที่ 11.5 วงจรที่ใช้ในการทดลองข้อ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 11.1

อินพุต		เอาต์พุต		
A	B	A<B	A=B	A>B
0	0			
0	1			
1	0			
1	1			

4. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขาอินพุตจากนั้นต่อเอาต์พุต A<B, A=B, และ A>B ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 11.2



รูปที่ 11.6 วงจรที่ใช้ในการทดลองข้อ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 11.2

อินพุต								เอาต์พุต		
A3	A2	A1	A0	B3	B2	B1	B0	A<B	A=B	A>B
0	0	0	0	0	0	0	0			
1	0	0	0	0	0	0	0			
1	0	0	1	1	0	0	0			
1	1	0	1	1	0	0	1			
1	0	0	1	1	1	0	1			
1	0	1	1	1	0	1	1			
1	0	1	1	1	0	0	1			
1	0	0	1	1	0	1	1			

สรุปผลการทดลอง

.....

.....

.....

.....

.....

คำถามท้ายการทดลอง

1. วงจรเปรียบเทียบข้อมูลจะให้เอาต์พุตออกได้กี่ลักษณะ

ก. 1 ลักษณะ

ข. 2 ลักษณะ

ค. 3 ลักษณะ

ง. 4 ลักษณะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ข้อใดไม่ใช่ลักษณะเอาต์พุตของวงจรเปรียบเทียบข้อมูล

ก. เท่ากัน

ข. ไม่เท่ากัน

ค. มากกว่า

ง. น้อยกว่า

3. ไอซีเบอร์ 74LS85 เป็นวงจรเปรียบเทียบข้อมูลขนาดกี่บิต

ก. 2 บิต

ข. 3 บิต

ค. 4 บิต

ง. 5 บิต

4. ถ้าต้องการเปรียบเทียบเพิ่มเป็น 8 บิตจะต้องทำอย่างไร

ก. ใช้วงจรเปรียบเทียบ 4 บิต

ข. ใช้วงจรเปรียบเทียบ 4 บิตเปรียบเทียบ 2 ครั้ง

ค. ใช้ไอซีเบอร์ 74LS85 มาต่อพ่วงกันสองตัว

ง. ไม่สามารถทำได้

5. วงจรเปรียบเทียบข้อมูลทางอินพุตจะต้องมีตั้งแต่ 1 บิตขึ้นไปและต้องมีอย่างน้อยกี่ชุด

ก. 2 ชุด

ข. 2 ชุดขึ้นไป

ค. 1 ชุด

ง. ถูกทั้ง ก และ ข

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบงานที่ 12
วงจรตรวจสอบพาริตี้

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. บอกความหมายของพาริตี้ได้
2. อธิบายความหมายและการทำงานของวงจรกำเนิดและตรวจสอบพาริตี้ได้
3. บอกประโยชน์ของวงจรกำเนิดและตรวจสอบพาริตี้ได้
4. นำวงจรกำเนิดและตรวจสอบพาริตี้ไปประยุกต์ใช้งานจริงได้

เครื่องมือและอุปกรณ์

1. แผงทดลองหลัก
2. แผงทดลองย่อยที่ 1
3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง

ทฤษฎี

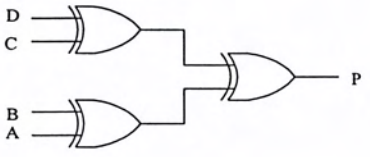
พาริตี้เป็นตัวแปรที่บ่งบอกถึงจำนวนของข้อมูล 1 ที่มีอยู่ทั้งหมดของกลุ่มข้อมูลหนึ่งๆ ถ้าหากข้อมูลนี้มีจำนวนบิตที่เป็น 1 รวมกันเป็นเลขคู่ คือมี 2,4,6,8 ฯลฯ พาริตี้ของข้อมูลกลุ่มนี้จะเป็นคู่ (Even Parity) ในทางตรงกันข้ามหากมีจำนวนบิตที่เป็น 1 รวมกันเป็นเลขคี่ 1,3,5,7 ฯลฯ พาริตี้ของข้อมูลกลุ่มนี้จะเป็นคี่ (Odd Parity)

12.1 การใช้พาริตี้ (Parity) ในการตรวจสอบข้อมูล

การแสดงค่าพาริตี้ของข้อมูลจะใช้ตัวแปรอีกหนึ่งที่เรียกว่าบิตพาริตี้ (Parity Bit) ซึ่งอาจส่งรวมไปกับข้อมูลหรือส่งแยกต่างหากก็ได้ถ้าบิตพาริตี้เป็น 0 หมายความว่า ข้อมูลนี้พาริตี้เป็นคู่ และจะเป็น 1 เมื่อข้อมูลมีพาริตี้เป็นคี่ในการรับส่งข้อมูลขนาด 8 บิต ถ้าหากข้อมูลที่ต้นทางเป็น 10110111 นั่นคือมีบิตที่เป็น 1 อยู่ 6 บิต ดังนั้นพาริตี้ของข้อมูลชุดนี้จึงเป็นคู่ บิตพาริตี้จึงเป็น 0 ถ้าหากปลายทางรับข้อมูลแล้วตรวจสอบพาริตี้ของข้อมูลแล้วพบว่าเป็นคี่แต่บิตพาริตี้ที่ส่งไปเป็นคู่ นั่นก็หมายความว่า ข้อมูลมีการผิดพลาดเกิดขึ้นแต่ถ้าหากทุกอย่างตรงกันก็สรุปได้ว่าข้อมูลที่รับได้มีความถูกต้องอย่างไรก็ตามการตรวจสอบข้อมูลโดยใช้พาริตี้นี้ก็อาจมีข้อผิดพลาดได้ ยกตัวอย่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เช่นหากข้อมูลที่พาริตี้เป็นคู่เกิดความผิดพลาดขึ้น 2 บิต คือเกิดข้อมูล 1 เพิ่มขึ้นหรือลดลง 2 บิต พาริตี้ที่ตรวจสอบได้จะเป็นคู่เหมือนเดิม



(ก) วงจรกำเนิดพาริตี้ของข้อมูลขนาด 4 บิต

อินพุต				เอาต์พุต
D	C	B	A	P
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

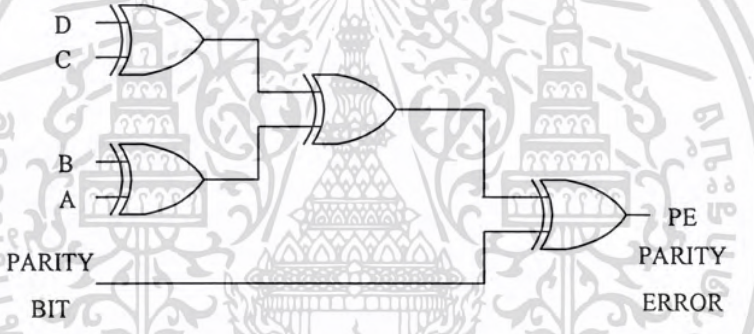
(ข) ตารางความจริงของวงจรกำเนิดพาริตี้ข้อมูลขนาด 4 บิต

รูปที่ 12.1 วงจรกำเนิดพาริตี้ข้อมูลขนาด 4 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

12.2 วงจรกำเนิดและตรวจสอบพาริตี้

พื้นฐานของวงจรนี้ คือ วงจรเอ็กคลูซีฟ-ออร์เกต ในรูปที่ 12.1 เป็นตารางความจริงและวงจรกำเนิดพาริตี้ของข้อมูลขนาด 4 บิต (4 Bit Parity Generator) จะเห็นได้ว่า เมื่อข้อมูล 1 มีจำนวนรวมเป็นเลขคู่ เอาต์พุตจะเป็น 0 เสมอ เอาต์พุตของวงจรนี้คือ บิตพาริตี้นั่นเอง ซึ่งจะส่งออกไปเป็นบิตที่ 5 ที่ปลายทางก็จะมีวงจรตรวจสอบพาริตี้ (Parity Checker) ซึ่งก็ได้พื้นฐานมาจากวงจรเอ็กคลูซีฟออร์เกตนั่นเอง ดังแสดงในรูปที่ 12.2 โดยวงจรตรวจสอบพาริตี้นี้ จะนำข้อมูลที่รับได้ 4 บิต มาตรวจสอบหาพาริตี้ก่อนว่ามีพาริตี้เป็นคู่หรือคี่ จากนั้นจึงตรวจสอบกับบิตพาริตี้ที่ส่งเข้ามาอีกครั้งหนึ่งเพื่อยืนยันผลการตรวจสอบหากว่าเอาต์พุตออกมาเป็น 0 หมายความว่า ไม่มีการผิดพลาดเกิดขึ้นพาริตี้ของข้อมูลกับบิตพาริตี้มีค่าตรงกัน แต่ถ้าไม่ตรงกันเอาต์พุตจะเป็น 1 เพื่อแจ้งแสดงว่าการตรวจสอบพาริตี้พบความผิดพลาดเกิดขึ้น (Parity Error)



รูปที่ 12.2 วงจรตรวจสอบพาริตี้ของข้อมูลขนาด 4 บิต

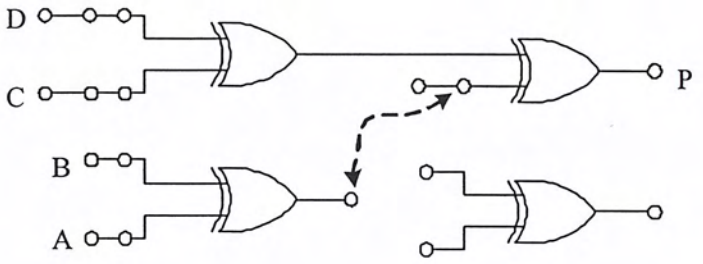
ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 1 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 12

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 1 ที่ตำแหน่ง +5 V และ GND

3. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B, C และ D จากนั้นต่อเอาต์พุต P ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 12.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



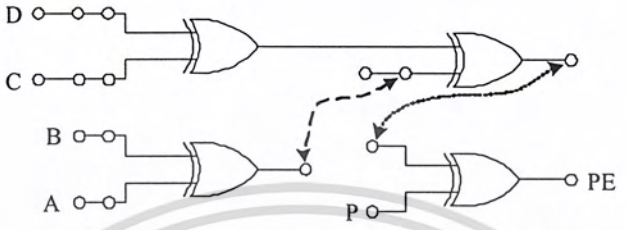
รูปที่ 12.3 วงจรที่ใช้ในการทดลองข้อ 3

ตารางที่ 12.1

อินพุต				P	P	ผลการเปรียบเทียบ
D	C	B	A	คำนวณ	จากการทดลอง	
0	0	0	0			
0	0	0	1			
0	0	1	0			
0	0	1	1			
0	1	0	0			
0	1	0	1			
0	1	1	0			
0	1	1	1			
1	0	0	0			
1	0	0	1			
1	0	1	0			
1	0	1	1			
1	1	0	0			
1	1	0	1			
1	1	1	0			
1	1	1	1			

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B, C, D และ P จากนั้นต่อเอาต์พุต PE ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 12.2



รูปที่ 12.4 วงจรที่ใช้ในการทดลองข้อ 4

ตารางที่ 12.2

อินพุต				P	PE
D	C	B	A		
0	0	0	0		
0	0	0	1		
0	0	1	0		
0	0	1	1		
0	1	0	0		
0	1	0	1		
0	1	1	0		
0	1	1	1		
1	0	0	0		
1	0	0	1		
1	0	1	0		
1	0	1	1		
1	1	0	0		
1	1	0	1		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 12.2 (ต่อ)

อินพุต				P	PE
D	C	B	A		
1	1	1	0		
1	1	1	1		

สรุปผลการทดลอง

.....

.....

.....

.....

.....

.....

คำถามท้ายการทดลอง

1. พาริตี้เป็นตัวแปรที่บอกถึงจำนวนของข้อมูล 1 ที่มีอยู่ทั้งหมดของกลุ่มข้อมูลหนึ่งถ้าหากข้อมูลมีจำนวนบิตที่เป็น 1 รวมกันเป็นเลขคู่จะเรียกพาริตี้ของข้อมูลกลุ่มนี้ว่าอย่างไร

ก. Odd Parity

ข. Even Parity

ค. Parity Bit

ง. Parity

2. พาริตี้เป็นตัวแปรที่บอกถึงจำนวนของข้อมูล 1 ที่มีอยู่ทั้งหมดของกลุ่มข้อมูลหนึ่งถ้าหากข้อมูลมีจำนวนบิตที่เป็น 1 รวมกันเป็นเลขคี่จะเรียกพาริตี้ของข้อมูลกลุ่มนี้ว่าอย่างไร

ก. Odd Parity

ข. Even Parity

ค. Parity Bit

ง. Parity

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. การแสดงค่าพาริตี้ของข้อมูลจะใช้ตัวแปรอีกตัวแปรหนึ่งเรียกว่าอะไร

ก. Odd Parity

ข. Even Parity

ค. Parity Bit

ง. Parity

4. ถ้าข้อมูลคือ 1110111 พาริตี้ของข้อมูลเป็นคู่ บิตพาริตี้จะเป็นเท่าไหร่

ก. 10

ข. 01

ค. 0

ง. 1

5. ทำไมต้องมีการตรวจข้อมูลโดยใช้พาริตี้

ก. ง่ายต่อการตรวจสอบ

ข. ไม่ยุ่งยากไม่ซับซ้อน

ค. สามารถรู้ได้ว่าข้อมูลผิดพลาดหรือไม่

ง. ถูกทุกข้อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบงานที่ 13
วงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณแอนะลอกและ วงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอล

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. อธิบายการทำงานของวงจรแปลงสัญญาณแอนะลอกและวงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอลได้
2. ออกแบบวงจร ADC และ DAC ชนิดต่างๆได้
3. นำไอซี ADC และ DAC ไปประยุกต์ใช้งานได้

เครื่องมือและอุปกรณ์

1. แผงทดลองหลัก
2. แผงทดลองย่อยที่ 5
3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง
4. มัลติมิเตอร์

ทฤษฎี

13.1 การแปลงสัญญาณดิจิตอลเป็นแอนะลอก

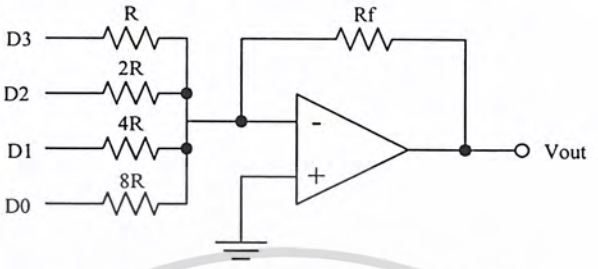
ทุกวันนี้คอมพิวเตอร์เข้ามามีบทบาทต่อมนุษย์มากขึ้น อุปกรณ์ประเภทวงจรแปลงสัญญาณดิจิตอลเป็นแอนะลอก ก็มีบทบาทเพิ่มขึ้นด้วย จะพบว่าเสียงดนตรีเสียงพูดก็เป็นลักษณะดิจิตอลจะสามารถจำกัดเสียงรบกวนและส่งสัญญาณในรูปของกระแสไฟฟ้าได้ง่ายและเมื่อต้องการใช้งานจริงทางเครื่องรับจะถูกเปลี่ยนกลับให้เป็นสัญญาณแอนะลอกอีกครั้งหนึ่ง

วงจร DAC แบบกำหนดน้ำหนักตายตัว

ตัวอย่างการแปลงสัญญาณดิจิตอลเป็นแอนะลอกที่สามารถทำความเข้าใจได้ง่ายที่สุดคือวิธีที่เรียกว่า กำหนดน้ำหนักตัวต้านทาน (Weighted Resistor) ดังแสดงในวงจรพื้นฐานตามรูปที่ 13.1 ซึ่งก็คือ วงจรรวมสัญญาณ (Summing Amplifier) นั่นเอง จากรูปที่ 13.1 เป็น DAC ขนาด 4 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

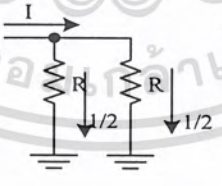
ตัวความต้านทาน 4 ตัวที่ต่ออนุกรมอินพุตจะมีค่าแตกต่างกันตามสัดส่วนที่กำหนดไว้คือ 1,2,4 และ 8 เท่า เช่นถ้า R = 10 kΩ ตัวความต้านทานตัวต่อไปต้องมีค่า 20 kΩ, 40 kΩ และ 80 kΩ เป็นต้น

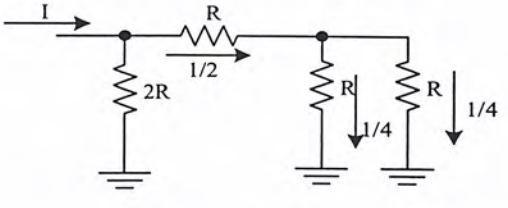


รูปที่ 13.1 วงจรแปลงสัญญาณดิจิตอลเป็นแอนะลอกแบบกำหนดน้ำหนักตัวความต้านทาน

วงจร DAC แบบ R-2R แลดเดอร์

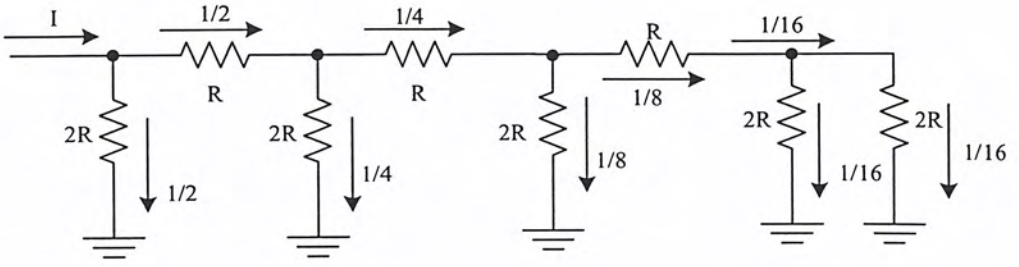
เป็นวงจร DAC แบบหนึ่งที่นิยมใช้กันมาก เริ่มต้นจากวงจรตัวความต้านทานขนานกัน 2 ตัว ดังในรูปที่ 13.2 (ก) หากตัวความต้านทานสองตัวมีค่าเท่ากันกระแสที่ไหลผ่านตัวความต้านทานทั้งสองตัวจะมีค่าเท่ากัน คือ เท่ากับ 1/2 จากนั้นทำการเปลี่ยนค่าของตัวความต้านทานเพื่อขยายสาขาของวงจรดังรูปที่ 13.2 (ข) ค่าความต้านทานทั้งด้านซ้ายและด้านขวามือของจุด X จะมีค่าเท่ากันคือ 2R ทำให้ปริมาณกระแสที่ไหลผ่านเท่ากันคือ 1/2 จากจุด X มีกระแสไหลเข้า 1/2 จะถูกแยกเป็นสองทางด้วยตัวความต้านทาน 2R สองตัวที่ขนานกัน กระแสที่ไหลผ่านวงจรในสาขานี้จึงเป็น 1/4





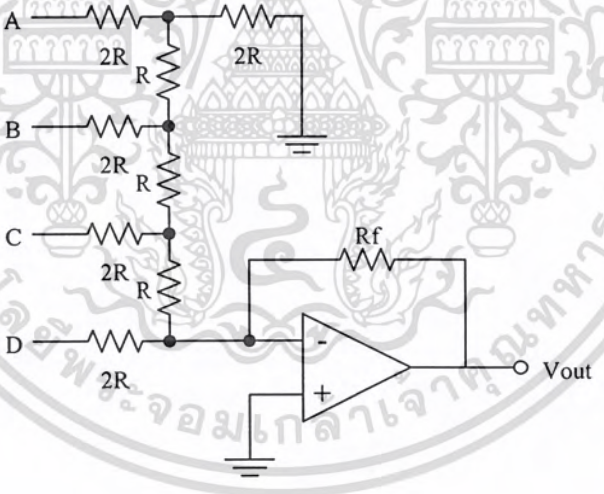
รูปที่ 13.2 พื้นฐานของวงจร R-2R แลดเดอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 13.2 (ต่อ) พื้นฐานของวงจร R-2R แลดเดอร์

นั่นหมายความว่าหากต่อพ่วงวงจรความต้านทานเข้าไปอีกหลายสาขาก็จะทำให้ถูกเฉลี่ยมากขึ้นเหมือนกับการสร้างบันไดของกระแสทีละขั้นด้วยอัตราส่วนของตัวความต้านทานที่คงที่ คือ R และ 2R ดังในวงจรรูปที่ 13.2 จากนั้นนำวงจร R-2R แลดเดอร์นี้ต่อเข้ากับวงจรแปลงค่ากระแสเป็นแรงดันโดยใช้ออปแอมป์ ดังในรูปที่ 13.3



รูปที่ 13.3 วงจรแปลงสัญญาณดิจิตอลเป็นแอนะลอกแบบ R-2R แลดเดอร์

ไอซีแปลงสัญญาณดิจิตอลเป็นแอนะลอกแบบ R-2R แลดเดอร์

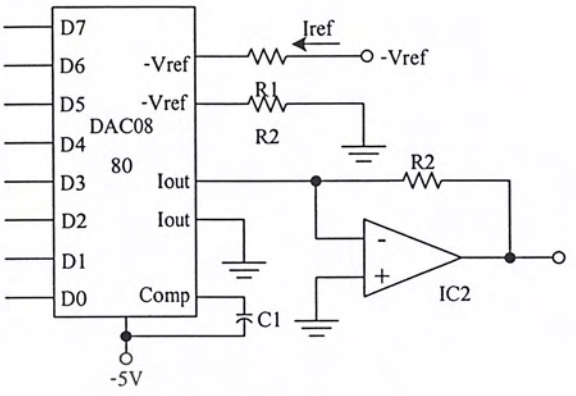
กระแสสูงสุดของวงจรจะสามารถคำนวณได้จาก DAC0800

$Iout = (255/256)\ Iref$

ส่วนแรงดันเอาต์พุตสูงสุดคำนวณได้จาก

$Vout = Iout \times RL$

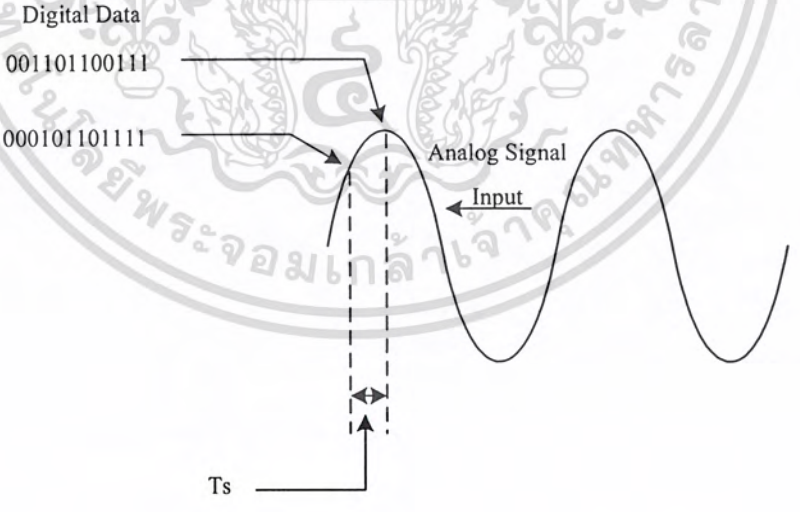
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 13.4 วงจรใช้งานเบื้องต้นของไอซี DAC0800

13.2 การแปลงสัญญาณแอนะลอกเป็นดิจิตอล

การแปลงสัญญาณแอนะลอกเป็นดิจิตอล สัญญาณจะถูกแปลงเป็นจำนวนทางดิจิตอล โดยการสุ่มสัญญาณหรือการแซมปลิ้ง (Sampling) ดังจะเห็นได้ในรูปที่ 13.5 ถ้าสมมติว่ามีเอาต์พุต 8 เส้น โดยเอาต์พุตแต่ละเส้นแสดงสถานะทางลอจิกเป็น 1 หรือ 0 จะมีความแตกต่างทางรหัสไบนารีทั้งหมด 256 รหัส

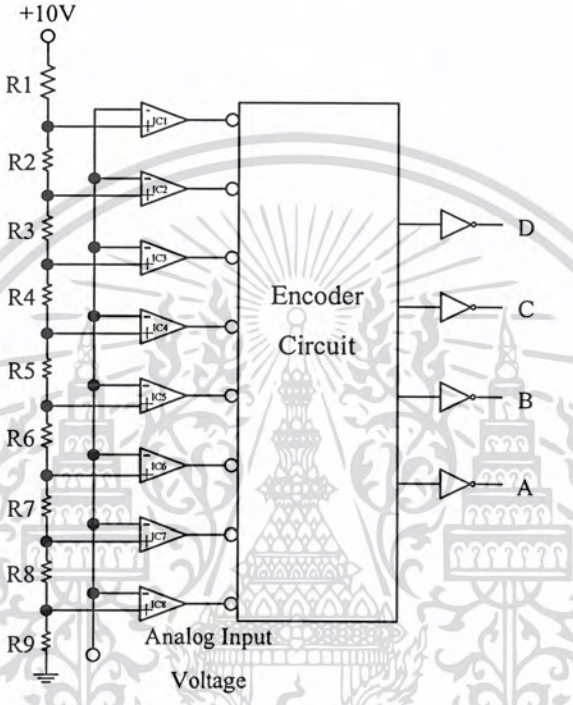


รูปที่ 13.5 การสุ่มสัญญาณแอนะลอกเพื่อกำหนดข้อมูลดิจิตอล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1) การแปลงสัญญาณแอนะลอกเป็นดิจิตอลการเปรียบเทียบแรงดัน (Voltage Comparator ADC)

หลักการเบื้องต้นคือใช้การเปรียบเทียบแรงดันระหว่างอินพุตกับแรงดันอ้างอิงจากนั้นวงจรเปรียบเทียบแรงดันจะส่งสัญญาณสูงและต่ำซึ่งแทนผลการเปรียบเทียบเข้าสู่วงจรรหัสเพื่อกำหนดข้อมูลดิจิตอลทางเอาต์พุตต่อไป ตัวอย่างดังในรูปที่ 13.6



รูปที่ 13.6 การแปลงสัญญาณแอนะลอกเป็นดิจิตอลแบบเปรียบเทียบแรงดัน

ตัวความต้านทาน R1 – R9 ทำหน้าที่กำหนดแรงดันอ้างอิงให้แก่ออปแอมป์ IC1 – IC8 ซึ่งทำหน้าที่เปรียบเทียบแรงดันอินพุตกับแรงดันอ้างอิงหากแรงดันอินพุตมีค่ามากกว่าแรงดันอ้างอิงที่จุดใดออปแอมป์ตัวนั้นจะทำงานให้เอาต์พุตเป็นแรงดันต่ำส่งไปยังวงจรเข้ารหัสในทางตรงกันข้ามหากแรงดันอินพุตน้อยกว่าแรงดันอ้างอิง ออปแอมป์จะไม่ทำงาน

ยกตัวอย่าง ถ้าแรงดันอินพุตมีค่า 5V จะทำให้ IC1 ทำงานเกิดสัญญาณแรงดันต่ำป้อนไปยังวงจรป้อนรหัสซึ่งไอซีเบอร์ 74LS147 ได้ข้อมูลเอาต์พุตเป็น 1011 ซึ่งต้องกลับสถานะลอจิกด้วยนอตเกตเป็น 0100 จะได้ค่าข้อมูลดิจิตอลตามต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

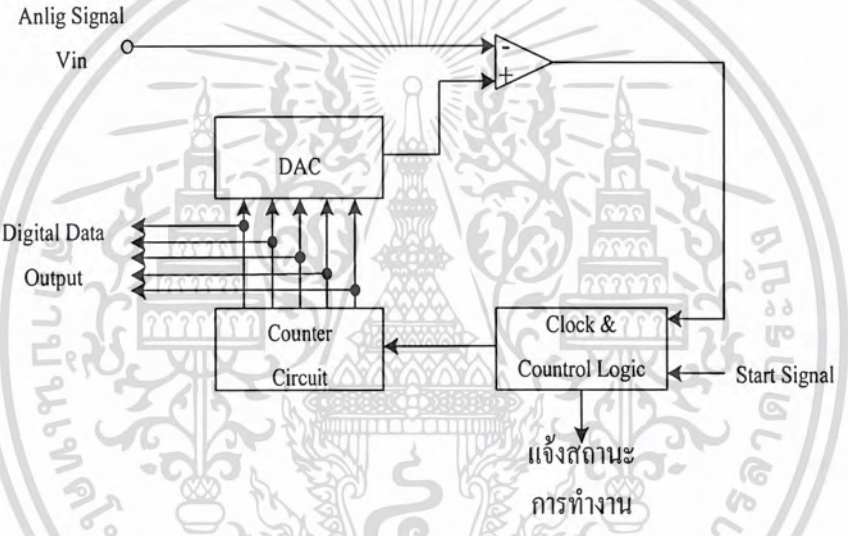
2) การแปลงสัญญาณแอนะลอกเป็นดิจิตอลวงจรนับแรมป์ (Simple Counter-Ramp ADC)

มีผังการทำงานดังรูปที่ 13.7 แบ่งเป็น 4 ส่วนใหญ่ๆ คือ

1. วงจรกำเนิดสัญญาณนาฬิกาและควบคุมลอจิก (Clock & Control Logic) ส่วนนี้จะได้รับสัญญาณให้เริ่มทำงานแล้วส่งสัญญาณนาฬิกาไปยังวงจรนับ

2. วงจรนับ ส่วนนี้จะทำการนับค่าตามสัญญาณนาฬิกาที่ส่งเข้ามาแล้วส่งต่อไปยังวงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอล

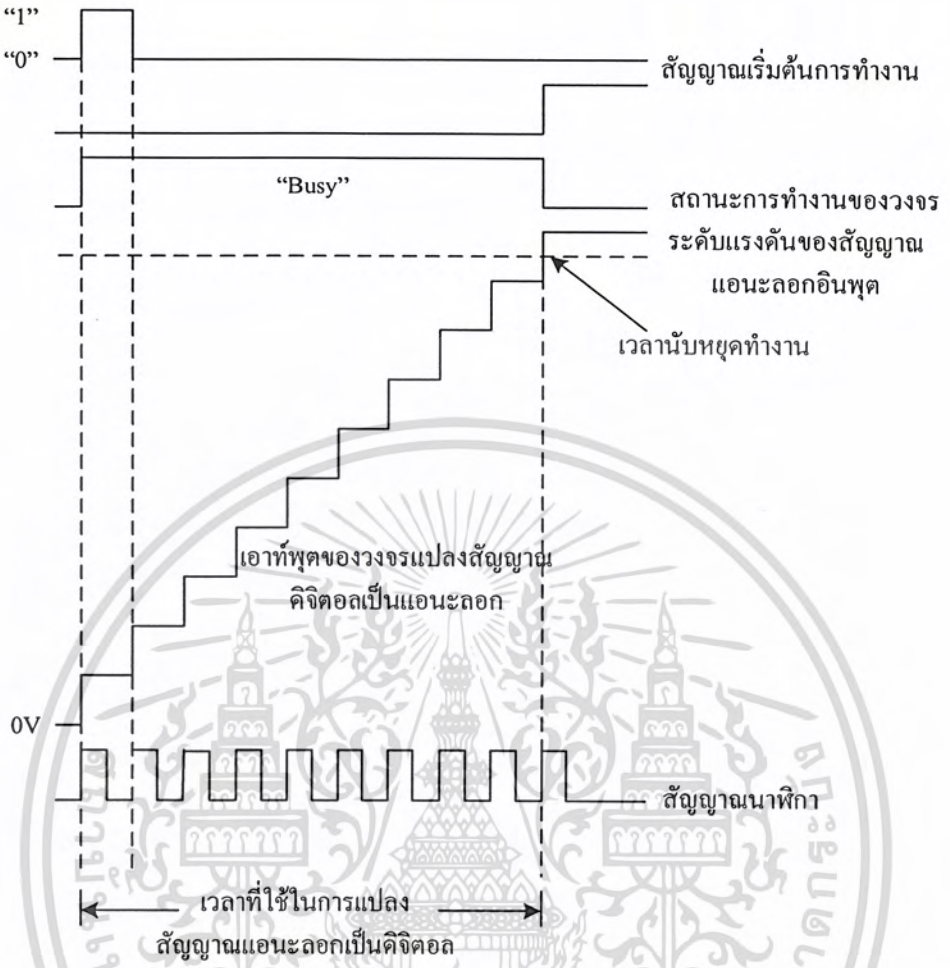
3. วงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอล (ADC) ในส่วนนี้จะแปลงค่าของการนับจากวงจรนับเป็นแรงดันไฟตรง เพื่อส่งไปยังวงจรเปรียบเทียบแรงดัน



รูปที่ 13.7 ผังการทำงานของวงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอลแบบวงจรนับแรมป์

4. วงจรเปรียบเทียบแรงดัน จะทำหน้าที่เปรียบเทียบแรงดันจากวงจร DAC กับแรงดันแอนะลอกที่ส่งเข้ามาทางอินพุตของวงจร (Vin) หากยังไม่เท่ากับวงจรเปรียบเทียบแรงดันจะส่งสัญญาณไปยังวงจรกำเนิดสัญญาณนาฬิกาและส่วนควบคุมลอจิกให้ทำงานต่อไป เพื่อให้วงจรนับและวงจร DAC ทำงานจนกระทั่งแรงดันจากวงจร DAC มีค่าเท่ากับแรงดันอินพุต วงจรเปรียบเทียบจะทำการส่งสัญญาณควบคุมให้วงจรทั้งหมดหยุดทำงาน ค่าของวงจรนับครั้งสุดท้ายคือ ผลลัพธ์ของวงจร ADC แบบนี้ ในรูปที่ 13.9 เป็นผังแสดงเวลาการทำงานของวงจร ADC แบบวงจรนับแรมป์นี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 13.8 ผังเวลาแสดงการทำงานของวงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอล แบบวงจรนับแรมป์

ไอซีแปลงสัญญาณแอนะลอกเป็นดิจิตอล (ADC 0804)

ความถี่ของสัญญาณนาฬิกาภายในได้จาก RC ภายนอก โดยค่าความถี่หาได้จากสมการ

F = 1.1/RC

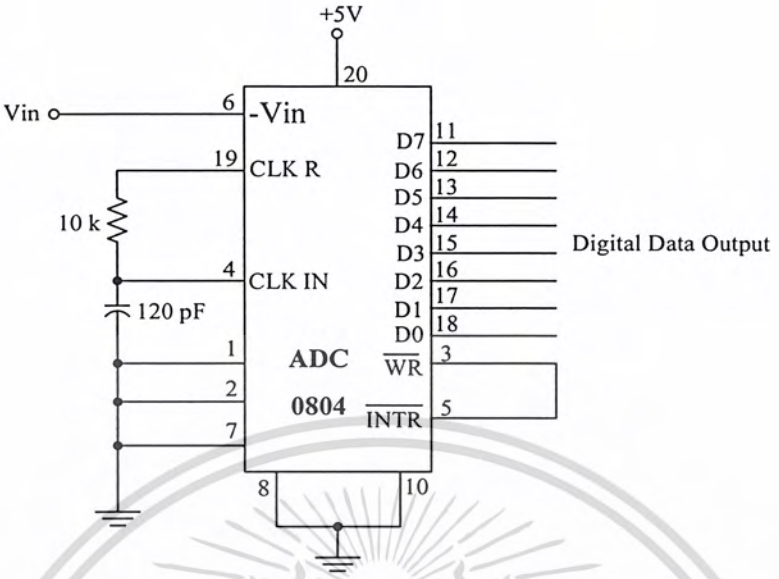
F = ความถี่เอาต์พุต

R = ค่าความต้านทาน

C = ค่าตัวเก็บประจุ

ความถี่ของสัญญาณนาฬิกายิ่งมากขึ้นเท่าใดมีผลทำให้ข้อมูลดิจิตอลทางเอาต์พุตมีค่าสอดคล้องกับสัญญาณแอนะลอกอินพุตมากขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



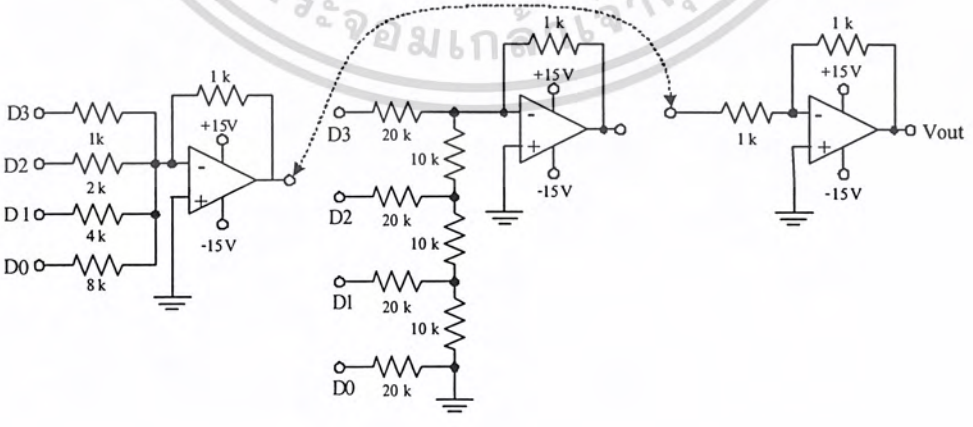
รูปที่ 13.9 การต่อวงจรเพื่อให้ ADC0804 ทำงานต่อเนื่อง

ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 5 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 13

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 5 ที่ตำแหน่ง +5 V และ GND

3. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา D0, D1, D2 และ D3 จากนั้นทำการวัดเอาต์พุตด้วยมัลติมิเตอร์เพื่อทำการวัดแรงดัน และบันทึกผลการทดลองในตารางที่ 13.1



รูปที่ 13.10 วงจรที่ใช้ในการทดลองข้อ 3

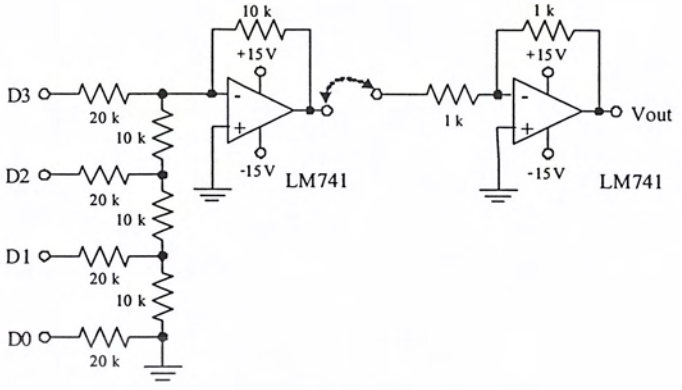
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 13.1

อินพุต				เอาต์พุต
D3	D2	D1	D0	weight
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

4. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา D0, D1, D2 และ D3 จากนั้นทำการวัดเอาต์พุตด้วยมัลติมิเตอร์เพื่อทำการวัดแรงดัน และบันทึกผลการทดลองในตารางที่ 13.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



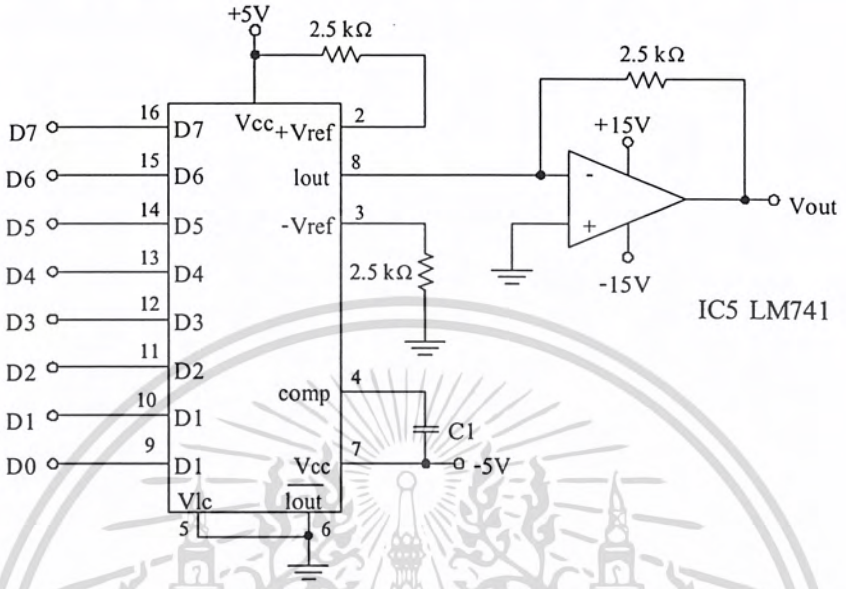
รูปที่ 13.11 วงจรที่ใช้ในการทดลองข้อ 4

ตารางที่ 13.2

Input				Output
D3	D2	D1	D0	R-2R
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา D0 - D7 จากนั้นทำการวัดเอาต์พุต ด้วยมัลติมิเตอร์เพื่อทำการวัดแรงดัน และบันทึกผลการทดลองในตารางที่ 13.3



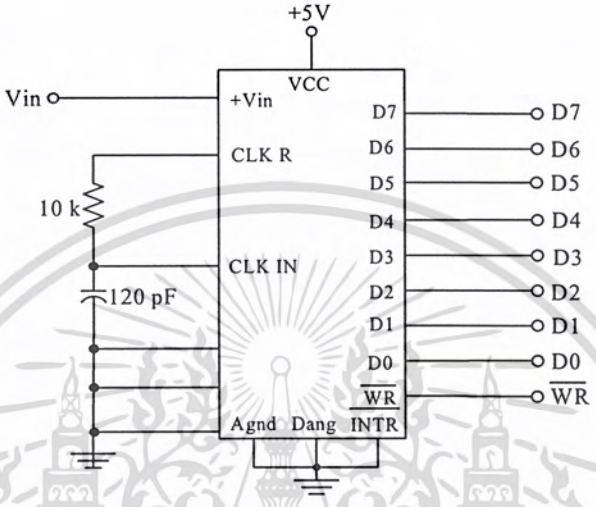
รูปที่ 13.12 วงจรที่ใช้ในการทดลองข้อ 5

ตารางที่ 13.3

อินพุต								เอาต์พุต
D7	D6	D5	D4	D3	D2	D1	D0	
0	0	0	0	0	0	0	0	
0	0	0	0	0	0	0	1	
0	0	0	0	0	0	1	0	
0	0	0	0	0	1	0	0	
0	0	0	0	1	0	0	0	
0	0	0	1	0	0	0	0	
0	0	1	0	0	0	0	0	
0	1	0	0	0	0	0	0	
1	0	0	0	0	0	0	0	
1	1	1	1	1	1	1	1	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. ต่อวงจรตามรูปป้อนแรงดันอินพุตเข้าที่ขา Vin จากนั้นต่อเอาต์พุต D0-D7 ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 13.4



รูปที่ 13.13 วงจรที่ใช้ในการทดลองข้อ 6

ตารางที่ 13.4

Vin	Output							
	D7	D6	D5	D4	D3	D2	D1	D0
1								
0								
1								
1								
1								
1								
1								
1								
1								
1								

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 13.4 (ต่อ)

Vin	Output							
	D7	D6	D5	D4	D3	D2	D1	D0
1								
1								

สรุปผลการทดลอง

.....

.....

.....

.....

.....

คำถามท้ายการทดลอง

1. สัญญาณแอนะลอกเป็นสัญญาณลักษณะใด

ก. เป็นสัญญาณที่เกิดจากธรรมชาติมีการเปลี่ยนแปลงไม่ต่อเนื่อง

ข. เป็นสัญญาณที่เกิดจากธรรมชาติมีการเปลี่ยนแปลงต่อเนื่อง

ค. เป็นสัญญาณที่เกิดจากมนุษย์มีการเปลี่ยนแปลงไม่ต่อเนื่อง

ง. เป็นสัญญาณที่เกิดจากมนุษย์มีการเปลี่ยนแปลงต่อเนื่อง

2. การแปลงสัญญาณดิจิตอลเป็นแอนะลอกที่สามารถทำความเข้าใจง่ายที่สุดคือวิธีไหน

ก. แบบการกำหนดน้ำหนักตัวต้านทาน

ข. แบบ R-2R แลดเดอร์

ค. แบบเปรียบเทียบแรงดัน

ง. แบบวงจรนับแรมป์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. วงจร DAC แบบ R-2R แลดเดอร์ถ้าต่อพ่วงวงจรความต้านทานเข้าไปอีกหลายสาขาจะเกิดอะไรขึ้น

ก. กระแสไหลเพิ่มขึ้น

ข. กระแสไหลได้เท่าเดิม

ค. กระแสหยุดไหล

ง. กระแสลดลงจากเดิม

4. วงจรแปลงสัญญาณ DAC และ ADC มีความแตกต่างกันหรือไม่อย่างไร

ก. ไม่แตกต่างกัน

ข. แตกต่างกันตรงวงจร

ค. แตกต่างกันตรงที่ลักษณะของการเปลี่ยนแปลงสัญญาณ

ง. ข้อ ข และ ค ถูก

5. ข้อใดเป็นวิธีการแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอล

ก. แบบเปรียบเทียบแรงดัน

ข. แบบวงจรนับแรมป์

ค. แบบ R-2R แลดเดอร์

ง. ข้อ ก และ ข ถูก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ฉ

เฉลยใบงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เฉลยเฉลยใบงานที่ 1

ลอจิกเกต

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. อธิบายคุณสมบัติของไอซีเกตชนิดต่างๆ ได้
2. นำไอซีเกตชนิดต่างๆ ไปใช้งานได้
3. ประยุกต์ใช้งานไอซีเกตชนิดต่างๆ ได้

เครื่องมือและอุปกรณ์

1. แผงทดลองหลัก
2. แผงทดลองย่อยที่ 1
3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง

ทฤษฎี

1.1 แอนด์เกต

แอนด์เกต (AND Gate) เป็นอุปกรณ์ทางดิจิตอลที่จะให้สัญญาณเอาต์พุตเป็น “1” เมื่ออินพุต (A,B) เป็น “1” ทั้งหมดและจะได้เอาต์พุตเป็น “0” ก็ต่อเมื่ออินพุตเป็น “0” ตัวใดตัวหนึ่งหรือทั้งหมด

$Y = A.B$

รูปที่ 1.1 สัญลักษณ์ของแอนด์เกต

สามารถเขียนตารางความจริงสำหรับแอนด์เกตได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1.1 ตารางความจริงของแอนด์เกต

อินพุต		เอาต์พุต
A	B	Y=A.B
0	0	0
0	1	0
1	0	0
1	1	1

1.2 ออร์เกต

ออร์เกต (OR Gate) เป็นอุปกรณ์ทางดิจิตอลที่จะให้สัญญาณเอาต์พุตของออร์เกตจะเป็น "1" ก็ต่อเมื่ออินพุต (A,B) ตัวใดตัวหนึ่งหรือทั้งหมดเป็น "1" และเอาต์พุตเป็น "0" ก็ต่อเมื่ออินพุต (A,B) เป็น "0" ทั้งหมด

Y = A+B

รูปที่ 1.2 สัญลักษณ์ของออร์เกต

สามารถเขียนตารางความจริงสำหรับออร์เกตได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตาราง 1.2 ตารางความจริงออร์เกต

อินพุต		เอาต์พุต
A	B	Y=A+B
0	0	0
0	1	1
1	0	1
1	1	1

1.3 นอตเกต

นอตเกต (NOT Gate) เป็นอุปกรณ์ทางดิจิตอลที่มีหน้าที่ในการปรับสภาวะของค่าตัวแปร หรืออาจกล่าวได้ว่า เอาต์พุตของวงจรนอตเกตเป็น Complement ของอินพุต

รูปที่ 1.3 สัญลักษณ์ของนอตเกต

สามารถเขียนตารางความจริงสำหรับนอตเกตได้ดังนี้

ตารางที่ 1.3 ตารางความจริงของนอตเกต

อินพุต	เอาต์พุต
A	$Y = \overline{A}$
0	1
1	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.4 แนนด์เกต

แนนด์เกต (NAND Gate) เป็นอุปกรณ์ลอจิกเกตที่มีการทำงานตรงกันข้ามกับแอนด์เกต คือ จะให้เอาต์พุตเป็น “1” เมื่อ อินพุตตัวใดตัวหนึ่งเป็น “0” และจะให้เอาต์พุตเป็น “0” เมื่อ อินพุตทั้งหมดเป็น “1”

$$Y = \overline{AB}$$

รูปที่ 1.4 สัญลักษณ์ของแนนด์เกต

สามารถเขียนตารางความจริงสำหรับแนนด์เกตได้ดังนี้

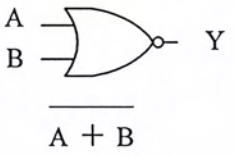
ตารางที่ 1.4 ตารางความจริงของแนนด์เกต

อินพุต		เอาต์พุต
A	B	$Y = \overline{AB}$
0	0	1
0	1	1
1	0	1
1	1	0

1.5 นอร์เกต (NOR Gate)

นอร์เกต (NOR Gate) เป็นอุปกรณ์ลอจิกเกตที่มีการทำงานตรงกันข้ามกับออร์เกต คือจะให้เอาต์พุตเป็น “1” เมื่ออินพุตทั้งหมดเป็น “0” และจะให้เอาต์พุตเป็น “0” เมื่ออินพุตตัวใดตัวหนึ่งเป็น “1”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.5 สัญลักษณ์นอร์เกต

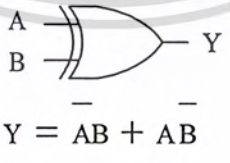
สามารถเขียนตารางความจริงสำหรับนอร์เกตได้ดังนี้

ตารางที่ 1.5 ตารางความจริงของนอร์เกต

อินพุต		เอาต์พุต
A	B	$Y = \overline{A + B}$
0	0	1
0	1	0
1	0	0
1	1	0

1.6 เอ็กคลูซีฟออร์เกต

เอ็กคลูซีฟออร์เกต (Exclusive Or Gate) เป็นอุปกรณ์ดิจิตอลที่จะให้เอาต์พุตเป็น “0” เมื่ออินพุตมีลอจิกที่เหมือนกัน และให้เอาต์พุตเป็น “1” เมื่ออินพุตมีลอจิกที่ต่างกัน



รูปที่ 1.6 สัญลักษณ์ของเอ็กคลูซีฟออร์เกต

สามารถเขียนตารางความจริงสำหรับเอ็กคลูซีฟออร์เกตได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1.6 ตารางความจริงของเอ็กคลูซีฟออร์เกต

อินพุต		เอาต์พุต
A	B	$Y = \bar{A}B + A\bar{B}$
0	0	0
0	1	1
1	0	1
1	1	0

1.7 เอ็กคลูซีฟนอร์เกต)

เอ็กคลูซีฟนอร์เกต (Exclusive Nor Gate) เป็นเกตที่จะให้เอาต์พุตเป็น “1” เมื่ออินพุตมีลอจิกที่ต่างกันและจะให้เอาต์พุตเป็น “1” เมื่อ อินพุตมีลอจิกที่เหมือนกัน

$$Y = \overline{\overline{A}B + A\overline{B}}$$

รูปที่ 1.7 สัญลักษณ์ของเอ็กคลูซีฟนอร์เกต

สามารถเขียนตารางความจริงสำหรับเอ็กคลูซีฟนอร์เกตได้ดังนี้

ตารางที่ 1.7 ตารางความจริงของเอ็กคลูซีฟนอร์เกต

อินพุต		เอาต์พุต
A	B	$Y = \overline{\overline{A}B + A\overline{B}}$
0	0	1
0	1	0
1	0	0
1	1	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 1 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 1

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 1 ที่ตำแหน่ง +5 V และ GND

3. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา Vin ต่อเอาต์พุต Vo ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.8

รูปที่ 1.8 วงจรที่ใช้ในการทดลองข้อ 3

ตารางที่ 1.8

อินพุต	เอาต์พุต
Vin	Vo
0 V	5 V
5 V	0 V

4. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา Vin ต่อเอาต์พุต Vo ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.9

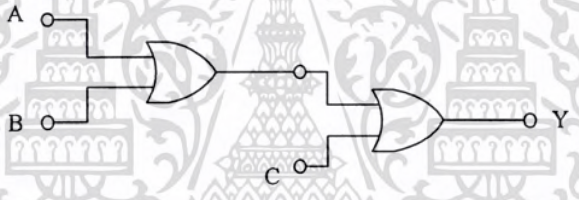
รูปที่ 1.9 วงจรที่ใช้ในการทดลองข้อ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1.9

อินพุต	เอาต์พุต
Vin	Vo
0V	0V
5V	5V

5. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B และ C ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.10



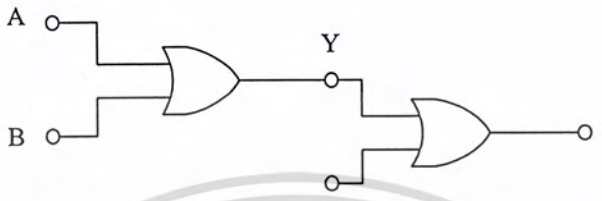
รูปที่ 1.10 วงจรที่ใช้ในการทดลองข้อ 5

ตารางที่ 1.10

อินพุต			เอาต์พุต
A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.11

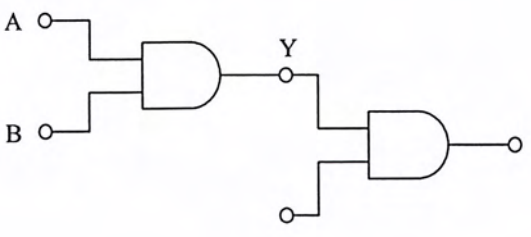


รูปที่ 1.11 วงจรที่ใช้ในการทดลองข้อ 6

ตารางที่ 1.11

อินพุต		เอาต์พุต
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

7. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.12



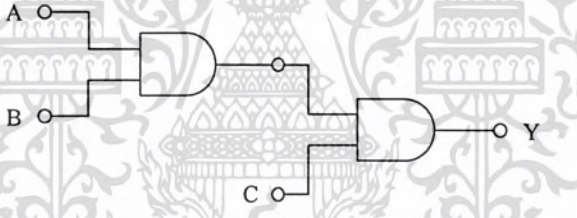
รูปที่ 1.12 วงจรที่ใช้ในการทดลองข้อ 7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1.12

อินพุต		เอาต์พุต
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

8. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B และ C ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.13



รูปที่ 1.13 วงจรที่ใช้ในการทดลองข้อ 8

ตารางที่ 1.13

อินพุต			เอาต์พุต
A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1.13 (ต่อ)

อินพุต			เอาต์พุต
A	B	C	Y
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

9. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.14

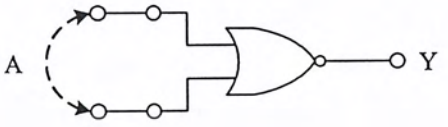
รูปที่ 1.14 วงจรที่ใช้ในการทดลองข้อ 9

ตารางที่ 1.14

อินพุต		เอาต์พุต
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

10. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.15

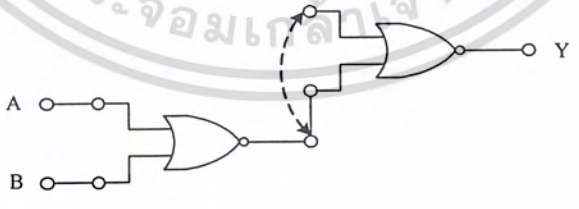


รูปที่1.15 วงจรที่ใช้ในการทดลองข้อ 10

ตารางที่ 1.15

อินพุต	เอาต์พุต
A	Y
0	1
1	0

11. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.16



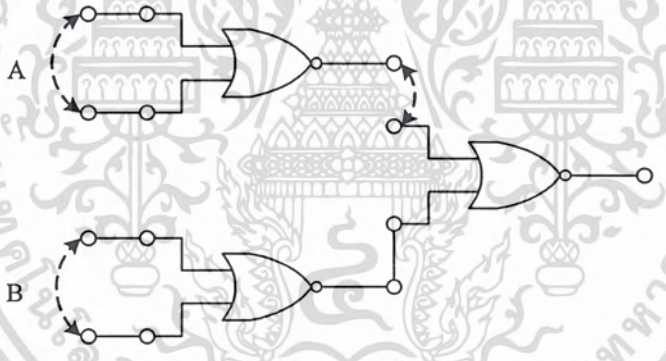
รูปที่ 1.16 วงจรที่ใช้ในการทดลองข้อ11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1.16

อินพุต		เอาต์พุต
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

12. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.17



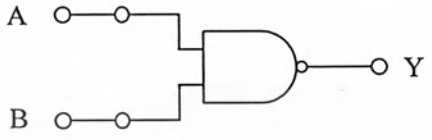
รูปที่ 1.17 วงจรที่ใช้ในการทดลองข้อ 12

ตารางที่ 1.17

อินพุต		เอาต์พุต
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

13. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.18

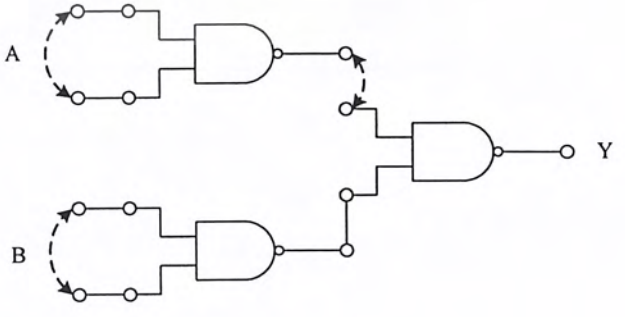


รูปที่ 1.18 วงจรที่ใช้ในการทดลองข้อ 13

ตารางที่ 1.18

อินพุต		เอาต์พุต
A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

14. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.19



รูปที่ 1.19 วงจรที่ใช้ในการทดลองข้อ 14

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1.19

อินพุต		เอาต์พุต
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

15. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.20

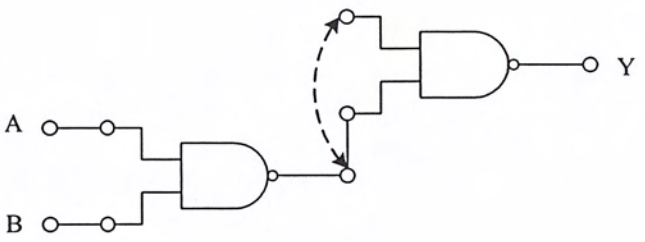
รูปที่ 1.20 วงจรที่ใช้ในการทดลองข้อ 15

ตารางที่ 1.20

อินพุต	เอาต์พุต
A	Y
0	1
1	0

16. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.21

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.21 วงจรที่ใช้ในการทดลองข้อ 16

ตารางที่ 1.21

อินพุต		เอาต์พุต
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

17. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.22

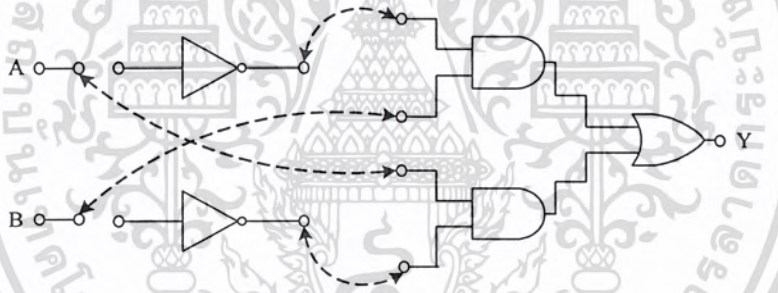
รูปที่ 1.22 วงจรที่ใช้ในการทดลองข้อ 17

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 1.22

อินพุต		เอาต์พุต
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

18. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 1.23



รูปที่ 1.23 วงจรที่ใช้ในการทดลองข้อ 18

ตารางที่ 1.23

อินพุต		เอาต์พุต
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปผลการทดลอง

จากผลการทดลองสรุปได้ว่าเป็นการทดสอบคุณสมบัติของเกตแต่ละตัวว่าทำงานอย่างไร ยกตัวอย่างเช่นแอนด์เกต เมื่อมีอินพุตตัวใดตัวหนึ่งเป็น 0 เอาต์พุตก็จะเป็น 0 ตาม เปรียบเสมือนว่าเอาอินพุตมาแอนด์กันหรือคูณกัน ดังนั้นในการทดลองนี้จึงเป็นการทดสอบคุณสมบัติเฉพาะของเกตแต่ละตัว ซึ่งจากผลการทดลองผลที่ได้เป็นไปตามคุณสมบัติเฉพาะตัวของเกตตัวที่นำมาทดลองและได้ค่าตรงตามทฤษฎี

คำถามท้ายการทดลอง

1. เกตชนิดใดที่เมื่ออินพุตตัวใดตัวหนึ่งเป็น “0” เอาต์พุตก็จะเป็น “0” ตาม

(ก.)แอนด์เกต

ข. ออร์เกต

ค. นอตเกต

ง. แนนด์เกต

2. เกตชนิดใดที่มีการทำงานและให้สภาวะทางเอาต์พุตตรงกันข้ามกับแอนด์เกต

ก. นอตเกต

ข. ออร์เกต

(ค.)แนนด์เกต

ง. นอร์เกต

3. เกตชนิดใดที่ให้เอาต์พุตเป็น “0” เมื่ออินพุตมีลอจิกเหมือนกันและให้เอาต์พุตเป็น “1” เมื่ออินพุตที่มีลอจิกต่างกัน

ก. เอ็กคลูซีฟนอร์เกต

(ข.)เอ็กคลูซีฟออร์เกต

ค. นอร์เกต

ง. แนนด์เกต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. เกตชนิดใดที่กลับสภาวะทางอินพุตที่ป้อนเข้ามาหรือที่เรียกว่าเอาต์พุตเป็น Complement ของอินพุต

(ก.) นอตเกต

ข. แอนด์เกต

ค. นอร์เกต

ง. แนนด์เกต

5. ออร์เกตจะมีเอาต์พุตเป็น “0” เมื่อใด

(ก.) เมื่ออินพุต A=0 และ B=0

ข. เมื่ออินพุต A=0 และ B=1

ค. เมื่ออินพุต A=1 และ B=0

ง. เมื่ออินพุต A=1 และ B=1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เฉลยใบงานที่ 2
วงจรที่สร้างโดยเกตพื้นฐาน

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. อธิบายหลักการของวงจรที่สร้างโดยเกตพื้นฐานได้
2. พิสูจน์พีชคณิตบูลีนในการทดลองวงจรได้
3. บอกขั้นตอนการใช้พีชคณิตบูลีนลดรูปสมการได้

เครื่องมือและอุปกรณ์

1. แผงทดลองหลัก
2. แผงทดลองย่อยที่ 2
3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง

ทฤษฎี

2.1 พีชคณิตบูลีน (Boolean Algebra)

มีหลักพื้นฐาน 3 หลักการคือ

1. คอมพลีเมนท์หรือการกลับลอจิก (Complementation Investion)
2. การแอนด์หรือการคูณกัน (AND Multiplication)
3. การออร์หรือการรวมกัน (OR Addition)

สามารถสรุปได้ดังนี้

คอมพลีเมนท์	แอนด์	ออร์
$0 = 1$	$0.0 = 0$	$0+0 = 0$
$1 = 0$	$0.1 = 0$	$0+1 = 1$
$A \cdot \overline{A} = 0$	$1.0 = 0$	$1+0 = 1$
$A + \overline{A} = 1$	$1.1 = 1$	$1+1 = 1$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากหลักการทั้งสามนี้สามารถนำมาสร้างกฎของบูลีนได้ 8 กฎคือ

1. กฎการสลับที่ (Commutation)

$A+B = B+A$

$A.B = B.A$

2. กฎการจัดหมู่ (Association)

$A+(B+C) = (A+B)+C$

$A.(B.C) = (A.B).C$

3. กฎการกระจาย (Distribution)

$A.(B+C) = (A.B) + (A.C)$

$A+(B.C) = (A+B).(A+C)$

4. กฎการซึมซาบ (Absorption)

$A+(A.B) = A$

$A.(A+B) = A$

5. กฎการหักล้าง (Annulment)

$A+1 = A$

$A.0 = 0$

6. กฎการเหมือนกัน (Identity)

$A+0 = A$

$A.1 = A$

7. กฎการซ้ำกัน (Tautology)

$A.A = A$

$A+A = A$

8. กฎดับเบิ้ลเนกาชั่น (Double Negartion)

$\overline{\overline{A}} = A$

นอกจากนั้นยังมีทฤษฎีอีก 1 ทฤษฎีที่มีความสำคัญมากในพีชคณิตบูลีน คือ ทฤษฎีดีมอร์แกน (De Morgan's Theorem) ซึ่งระบุว่า

$\overline{A.B} = \overline{A}+\overline{B}$

$\overline{A + B} = \overline{A}.\overline{B}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

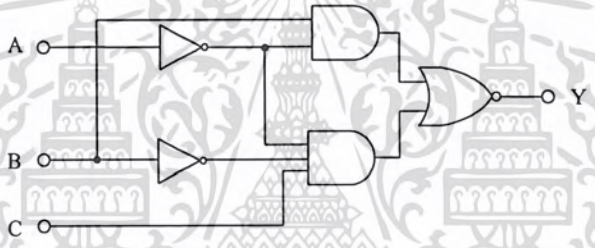
ประโยชน์ของหลักการกฎและทฤษฎีต่างๆ ของพีชคณิตบูลีน คือใช้ในการลดรูปสมการลอจิก (Simplified) เพื่อให้ได้วงจรลอจิกที่ใช้อุปกรณ์ลอจิกน้อยที่สุด

ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 2 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 2

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 2 ที่ตำแหน่ง +5 V และ GND

3. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B และ C ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 2.1



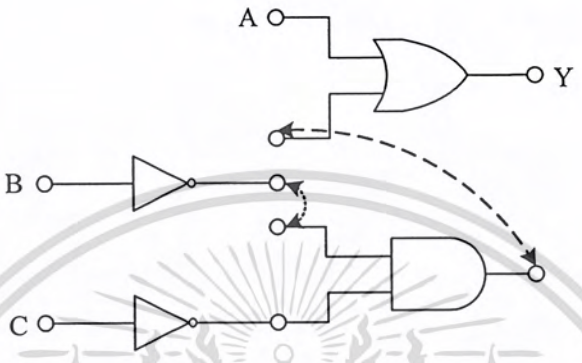
รูปที่ 2.1 วงจรที่ใช้ในการทดลองข้อ 3

ตารางที่ 2.1

อินพุต			เอาต์พุต
A	B	C	Y
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B และ C ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 2.2



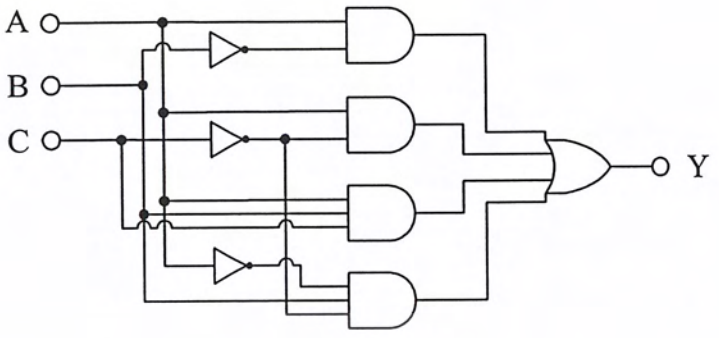
รูปที่ 2.2 วงจรที่ใช้ในการทดลองข้อ 4

ตารางที่ 2.2

อินพุต			เอาต์พุต
A	B	C	Y
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

5. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B และ C ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 2.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



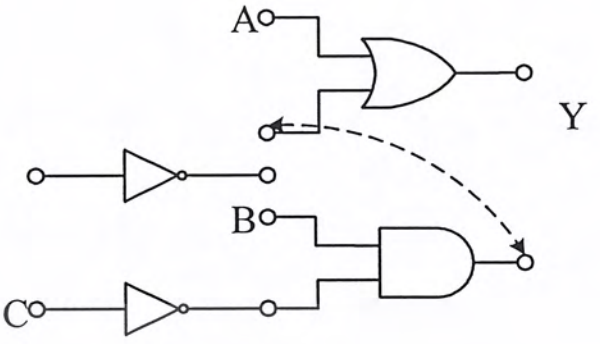
รูปที่ 2.3 วงจรที่ใช้ในการทดลองข้อ 5

ตารางที่ 2.3

อินพุต			เอาต์พุต
A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

6. ใช้วงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B และ C ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 2.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4 วงจรที่ใช้ในการทดลองข้อ 6

ตารางที่ 2.4

อินพุต			เอาต์พุต
A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

สรุปผลการทดลอง

จากการทดลองสรุปได้ว่าในการออกแบบวงจรที่สร้างจากเกตพื้นฐานนั้นบางครั้งสมการที่ใช้ในการออกแบบก็มีความยาวมากทำให้การออกแบบวงจรลอจิกเกตต้องใช้เกตจำนวนมาก ดังนั้นจึงมีวิธีหรือทฤษฎีที่จำเป็นจะต้องนำมาใช้ในการลดรูปสมการให้สั้นลงนั่นก็คือวิธีการลดรูปด้วยพีชคณิตบูลีน ซึ่งจากการทดลองผลการทดลองทางเอาต์พุตที่ได้จากการใช้เกตจำนวนมากในการออกแบบ มีผลทางเอาต์พุตเช่นเดียวกับการลดรูปทางพีชคณิตบูลีนทำให้ใช้เกตในการออกแบบวงจรลอจิกเกตน้อยแต่ได้ผลทางเอาต์พุตเท่าเดิม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำถามท้ายการทดลอง

1. พีชคณิตบูลีน (Boolean Algebra) มีหลักพื้นฐานกี่ประการ

ก. 2 ประการ

(ข.) 3 ประการ

ค. 4 ประการ

ง. 5 ประการ

2. จากทฤษฎีบทต่อไปนี้ A+A.B เท่ากับเท่าใด

ก. A.B

ข. A+B

(ค.) A

ง. B

3. จากทฤษฎีบทต่อไปนี้ $\overline{A}$ + A.B เท่ากับเท่าใด

ก. A.B

(ข.) $\overline{A}$ + B

ค. A

ง. B

4. จากทฤษฎีบท A.(B+C) = (A.B)+(A.C) และ A+(B.C) = (A+B).(A+C) คือทฤษฎีบทใด

ก. กฎการสลับที่

ข. กฎการจัดหมู่

(ค.) กฎการกระจาย

ง. กฎเอกลักษณ์

5. ประโยชน์ของหลักการกฎและทฤษฎีต่างๆ ของพีชคณิตบูลีนมีไว้เพื่ออะไร

ก. เพื่อลดรูปสมการที่ยาวๆ ให้สั้นลง

ข. เพื่อให้ได้วงจรลอจิกที่ใช้อุปกรณ์ลอจิกน้อยที่สุด

ค. เพื่อใช้พีชคณิตบูลีนลดรูปสมการได้อย่างถูกต้อง

(ง.) ถูกทุกข้อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เฉลยใบงานที่ 3
แผนผังคาร์โนห์

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. อธิบายหลักการลดรูปสมการโดยใช้แผนผังคาร์โนห์ได้
2. บอกวิธีการนำแผนผังคาร์โนห์ไปใช้ในการลดรูปสมการลอจิกได้
3. อธิบายข้อได้เปรียบและข้อด้อยของแผนผังคาร์โนห์เมื่อเทียบกับพีชคณิตบูลีนในการลดรูปสมการลอจิกได้

เครื่องมือและอุปกรณ์

1. แผงทดลองหลัก
2. แผงทดลองย่อยที่ 2
3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง

ทฤษฎี

3.1 แผนผังคาร์โนห์ (Kanaugh - Map)

แผนผังคาร์โนห์ (Kanaugh-Map) บางทีเรียกว่า เค-แมบ (K - Map) เป็นเครื่องมือหนึ่งที่ใช้ในการลดรูปสมการลอจิกนอกเหนือไปจากการใช้พีชคณิตบูลีน โดยอาศัยแผนผังคาร์โนห์นี้เหมาะจะใช้กับสมการลอจิกที่มีตัวแปร 2-4 ตัว แผนผังคาร์โนห์มีลักษณะเป็นตารางสี่เหลี่ยม ตั้งแต่ 2×2 ขึ้นไป คือมีช่องทางด้านแนวนอน 2 ช่องโดยจำนวนช่องสี่เหลี่ยมในแผนผังคาร์โนห์นี้ จะขึ้นอยู่กับตัวแปรของสมการลอจิกความสัมพันธ์

จำนวนช่อง เท่ากับ 2 ยกกำลัง n

n คือ จำนวนตัวแปรหรือจำนวนบิต

นั่นคือถ้าในสมการมีจำนวนตัวแปร 2 ตัว แผนผังคาร์โนห์จะมีจำนวน 4 ช่องถ้ามีตัวแปร 3 ตัวจะมีจำนวน 8 ช่อง และถ้ามีตัวแปร 4 ตัวจะมีขนาด 16 ช่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การลดรูปสมการลอจิกมีด้วยกัน 4 ขั้นตอนดังนี้

1. สร้างแผนผังคาร์โนห์จากตารางความจริง
2. ใส่ค่าเอาต์พุตลงในแผนผังคาร์โนห์
3. จัดกลุ่มสถานะเอาต์พุต
4. เขียนสมการลอจิกใหม่จากการจัดกลุ่ม

ตารางความจริง มีความจำเป็นมากในการสร้างแผนผังคาร์โนห์ในรูปที่ 3.1 เป็นการแสดงความสัมพันธ์ของตารางความจริงกับแผนผังคาร์โนห์ โดยจะนำตัวแปรมาใส่ไว้ที่มุมบนซ้ายของแผนผัง ส่วนของด้านบนและด้านซ้ายจะใส่ลอจิก ที่สามารถเกิดขึ้นได้ทั้งหมดเช่นถ้าเป็น 1 ตัวแปรจะเกิดค่า 2 ค่าคือ 0 กับ 1 ทั้งด้านบนและด้านซ้าย ดังในรูปที่ 3.1 (ก) ถ้าเป็น 3 ตัวแปรจะแบ่งเป็นด้านซ้าย 2 ตัว โดยเริ่มจากตัวแปรบิต LSB (ปกติ A จะเป็นบิต LSB) แล้วถัดไปจะเป็นตัวแปรที่ 2 ค่าลอจิกทางด้านซ้ายจะมีด้วยกัน 4 ค่าคือ 00.01,10 และ 11 แต่ในการใส่ค่า 10 และ 11 จะต้องใส่ 11 ก่อนแล้วตามด้วย 10 หรือจะเรียงใหม่ก็ได้ แต่ต้องยึดหลักที่ว่า การเปลี่ยนค่าในแต่ละครั้งจะต้องเกิดการเปลี่ยนแปลงเพียงบิตเดียวเท่านั้น เช่น จากเดิม 00 ต้องเป็น 10 หรือ 01 จะเป็น 11 ไม่ได้ หรือจาก 11 ต่อไปเป็น 10 หรือ 01 จะเป็น 00 ไม่ได้ ส่วนตัวแปรบิต MSB จะใส่ไว้ด้านบน

B	A	Y
0	0	1
0	1	0
1	0	1
1	1	0

A \ B	0	1
0		
1		

รูปที่ 3.1 กรณี 2 ตัวแปร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

C	B	A	Y
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

BA \ C	0	1
00		
01		
11		
10		

รูปที่ 3.2 กรณี 3 ตัวแปร

D	C	B	A	Y
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	0
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0

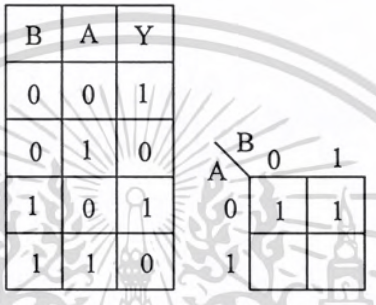
BA \ DC	00	01	11	10
00				
01				
11				
10				

รูปที่ 3.3 กรณี 4 ตัวแปร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การใส่ค่าลงในแผนผังคาร์โนห์

ในรูปที่ 3.4 แสดงการใส่ค่าเอาต์พุตลงในแผนผังคาร์โนห์เริ่มจากการพิจารณาตารางความจริง แล้วกำหนดตำแหน่งของช่องเพื่อที่จะใส่ค่าเอาต์พุต ยกตัวอย่างในรูปที่ 3.4 ต้องการใส่ค่าเอาต์พุตเมื่ออินพุต BA เป็น 10 นั่นคือ B = 1, A = 0 ช่วงเอาต์พุตเมื่อ B = 1 จะอยู่ตำแหน่งแนวตั้งแถวขวาสุด ส่วนช่องเอาต์พุตเมื่อ A = 0 จะอยู่ตำแหน่งด้านบนช่องที่อยู่ในตำแหน่งจุดตัดของ B = 1 และ A = 0 จะใส่เอาต์พุตซึ่งต้องเท่ากับ 1 ตามตารางความจริง



B	A	Y
0	0	1
0	1	0
1	0	1
1	1	0

A \ B	0	1
0	1	1
1		

(ก) กรณี 2 ตัวแปร

C	B	A	Y
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

BA \ C	0	1
00	1	1
01		
11	1	
10	1	1

(ข) กรณี 3 ตัวแปร

รูปที่ 3.4 การใส่ค่าของตัวแปรลงในแผนผังคาร์โนห์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

D	C	B	A	Y
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	0
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0

BA \ DC	00	01	11	10
00	1	1	1	1
01			1	1
11		1		1
10	1			

(ค) กรณี 4 ตัวแปร

รูปที่ 3.4 (ต่อ) การใส่ค่าของตัวแปรลงในแผนผังคาร์โนห์

สำหรับในกรณี 3 และ 4 ตัวแปร จะมีตัวอย่างการใส่ค่าเอาต์พุตตามรูปที่ 3.4 (ข) และ (ค) เมื่อใส่ค่าเอาต์พุตครบจะได้แผนผังคาร์โนห์ที่สมบูรณ์ ตามรูปที่ 3.5

B	A	Y
0	0	1
0	1	0
1	0	1
1	1	0

A \ B	0	1
0	1	1
1	0	0

(ก) กรณี 2 ตัวแปร

รูปที่ 3.5 ตารางแผนผังคาร์โนห์ที่สมบูรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

C	B	A	Y
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

BA \ C	0	1
00	1	1
01	0	0
11	1	0
10	1	1

(ข) กรณี 3 ตัวแปร

D	C	B	A	Y
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	0
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0

BA \ DC	00	01	11	10
00	1	1	1	1
01	0	0	1	1
11	0	1	0	1
10	1	0	0	0

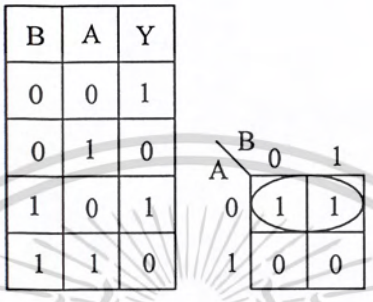
(ค) กรณี 4 ตัวแปร

รูปที่ 3.5 (ต่อ) ตารางแผนผังคาร์โนห์ที่สมบูรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การจัดกลุ่มสถานะเอาต์พุตบนแผนผังคาร์โนห์

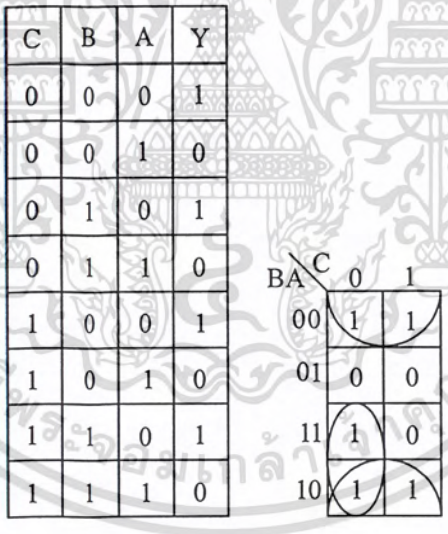
หลังจากที่ใส่ค่าเอาต์พุตลงในแผนผังคาร์โนห์เรียบร้อยแล้ว ขั้นตอนต่อไปจะเป็นการจัดกลุ่มสถานะเอาต์พุต ช่องเอาต์พุตที่สนใจคือ ช่องเอาต์พุตที่มีสถานะเป็น "1" ให้ทำการลากเส้นรอบช่องเอาต์พุต ที่มีสถานะเป็น "1" ทั้งที่เป็นช่องติดกันและช่องเดี่ยว



B	A	Y
0	0	1
0	1	0
1	0	1
1	1	0

A \ B	0	1
0	1	1
1	0	0

(ก) กรณี 2 ตัวแปร



C	B	A	Y
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

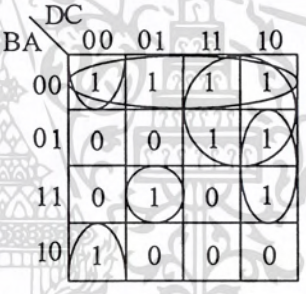
BA \ C	0	1
00	1	1
01	0	0
11	1	0
10	1	1

(ข) กรณี 3 ตัวแปร

รูปที่ 3.6 การจัดกลุ่มสถานะเอาต์พุตของแผนผังคาร์โนห์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

D	C	B	A	Y
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	0
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0



(ค) กรณี 4 ตัวแปร

รูปที่ 3.6 (ต่อ) การจัดกลุ่มสถานะเอาต์พุตของแผนผังคาร์โนห์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเขียนสมการลอจิกที่ได้จากการจัดกลุ่ม

B	A	Y
0	0	1
0	1	0
1	0	1
1	1	0

A \ B	0	1
0	1	1
1	0	0

สมการลอจิกจากตารางความจริง $X = B\overline{A} + \overline{B}\overline{A}$

สมการลอจิกจากแผนผังคาร์โนห์ $X = \overline{A}$

รูปที่ 3.7 เปรียบเทียบสมการลอจิกที่ได้ระหว่างจากการใช้ตารางความจริงและจากแผนผังคาร์โนห์

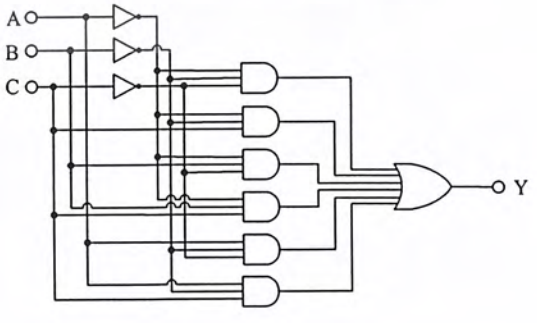
ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 2 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 3

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 2 ที่ตำแหน่ง +5 V และ GND

3. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B และ C ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 3.1 ซึ่งจะได้สมการเอาต์พุตเป็น

$$Y = \overline{A}\overline{B}\overline{C} + \overline{A}\overline{B}C + \overline{A}B\overline{C} + \overline{A}BC + A\overline{B}\overline{C} + A\overline{B}C$$



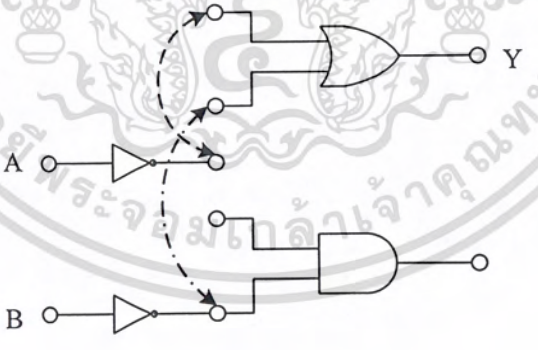
รูปที่ 3.8 วงจรที่ใช้ในการทดลองข้อ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.1

อินพุต			เอาต์พุต
A	B	C	Y
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	0

4. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Y ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 3.2



รูปที่ 3.9 วงจรที่ใช้ในการทดลองข้อ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.2

อินพุต			เอาต์พุต
A	B	C	Y
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	0

สรุปผลการทดลอง

แผนผังคาร์โนห์ เป็นเครื่องมือหนึ่งที่ใช้ในการลดรูปสมการลอจิกนอกเหนือไปจากการใช้พีชคณิตบูลีน โดยอาศัยแผนผังคาร์โนห์นี้เหมาะจะใช้กับสมการลอจิกที่มีตัวแปร 2-4 ตัว แผนผังคาร์โนห์มีลักษณะเป็นตารางสี่เหลี่ยมตั้งแต่ 2×2 ขึ้นไปคือมีช่องทางด้านแนวนอน 2 ช่องโดยจำนวนช่องสี่เหลี่ยมในแผนผังคาร์โนห์นี้จะขึ้นอยู่กับตัวแปรของสมการลอจิกความสัมพันธ์

คำถามท้ายการทดลอง

1. แผนผังคาร์โนห์มีลักษณะเป็นอย่างไร

ก. เป็นลักษณะแผนผังวงกลม

ข. เป็นลักษณะสามเหลี่ยม

(ค.) เป็นลักษณะตารางสี่เหลี่ยม

ง. เป็นลักษณะแผนผังหกเหลี่ยม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ถ้าในสมการมีจำนวนตัวแปร 2 ตัวแปรแผนผังคาร์โนห์จะมีจำนวนกี่ช่อง

ก. 2 ช่อง

(ข.) 4 ช่อง

ค. 8 ช่อง

ง. 10 ช่อง

3. การลดรูปสมการลอจิกโดยแผนผังคาร์โนห์มีกี่ขั้นตอน

ก. 2 ขั้นตอน

ข. 3 ขั้นตอน

(ค.) 4 ขั้นตอน

ง. 5 ขั้นตอน

4. จากตารางความจริงใช้ลดรูปแผนผังคาร์โนห์กี่ตัวแปร

B	A	Y
0	0	1
0	1	0
1	0	1
1	1	0

A \ B	0	1
0		
1		

(ก.) 2 ตัวแปร

ข. 3 ตัวแปร

ค. 4 ตัวแปร

ง. 5 ตัวแปร

5. การจัดกลุ่มสถานะเอาต์พุตบนแผนผังคาร์โนห์ในข้อใดไม่สามารถจัดได้

ก. จับ 2

ข. จับ 4

ค. จับ 8

(ง.) จับ 10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เฉลยใบงานที่ 4

วงจรบวกลบเลขฐานสอง

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. อธิบายความหมายของการบวกและลบเลขฐานสองทั้งแบบไม่มีตัวทด - การยืมและการบวกและลบเลขฐานสองแบบมีการทด - การยืมได้

2 บอกขั้นตอนการทำการบวกและลบเลขฐานสองทั้งแบบไม่มีตัวทด - การยืมและการบวกและลบเลขฐานสองแบบมีการทด - การยืมได้

3. เปรียบเทียบวงจรการบวกลบเลขฐานสองได้

4. ประยุกต์ใช้งานได้จริง

เครื่องมือและอุปกรณ์

1. แผงทดลองหลัก

2. แผงทดลองย่อยที่ 1

3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง

ทฤษฎี

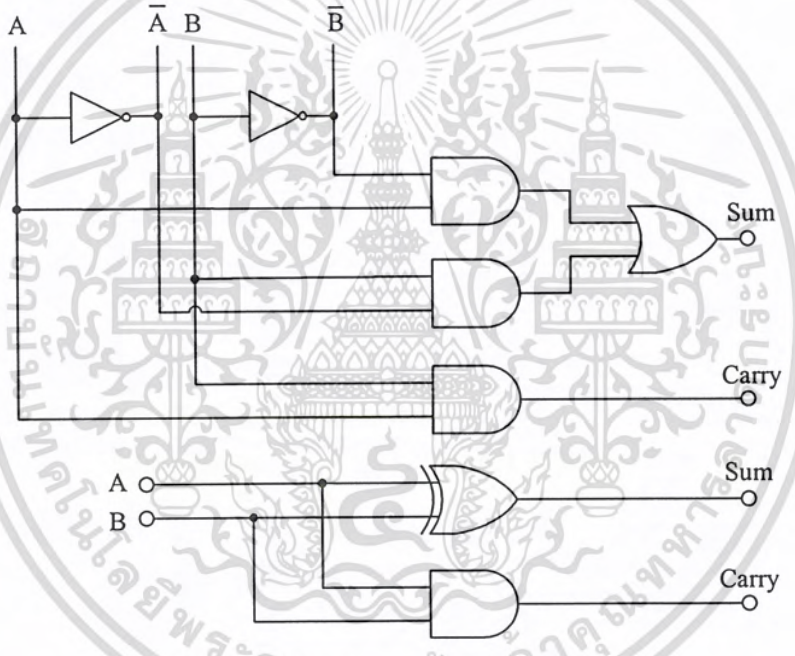
4.1 วงจรบวกเลขฐานสองแบบไม่คิดตัวทด

วงจรบวกเลขฐานสองแบบไม่คิดตัวทด (Half Adder) คือ วงจรที่ใช้ในการบวกเลขฐานสอง 2 บิต เข้าด้วยกันสามารถสร้างรางความจริง สำหรับวงจร Half Adder โดยมีอินพุตเป็นเลขฐานสอง 2 บิต และเอาต์พุต 2 บิต เช่นเดียวกัน คือ ผลบวก (Sum) และตัวทด (Carry) ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.1 ตารางความจริงของวงจร Half Adder

อินพุต		เอาต์พุต	
A	B	Sum	Carry
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1



รูปที่ 4.1 วงจร Half Adder

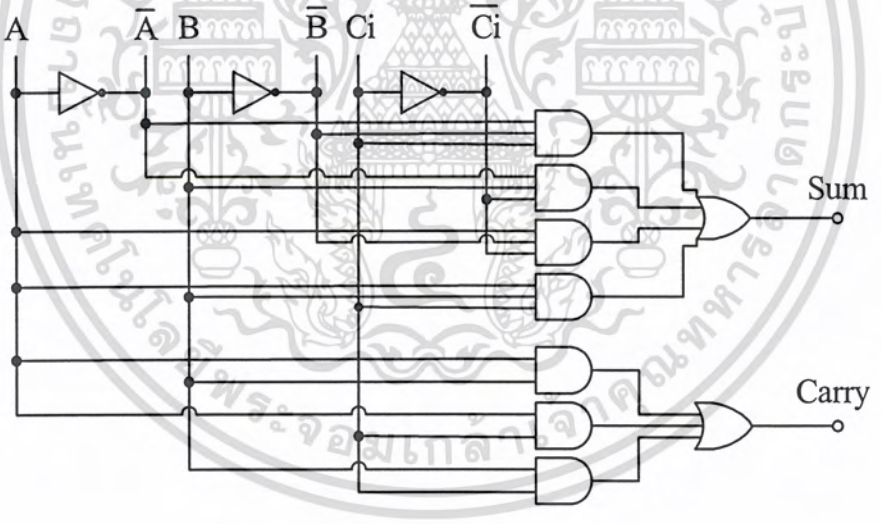
4.2 วงจรบวกเลขฐานสองแบบคิดตัวทด

วงจรบวกเลขฐานสองแบบคิดตัวทด คือ วงจรที่ใช้บวกเลขฐานสอง 2 บิต และตัวทดอีก 1 บิต รวมเป็น 3 บิต เข้าด้วยกันเราสามารถสร้างตารางความจริงสำหรับวงจร Full Adder โดยมีอินพุตเป็นเลขฐานสอง 2 ตัว และตัวทด อีก 1 ตัว ส่วนเอาต์พุตมี 2 ตัวคือ ผลบวก (Sum) และตัวทด (Carry out) ได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.2 ตารางความจริงของวงจร Full Adder

อินพุต			เอาต์พุต	
A	B	Ci	Sum	Co
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1



รูปที่ 4.2 วงจร Full Adder

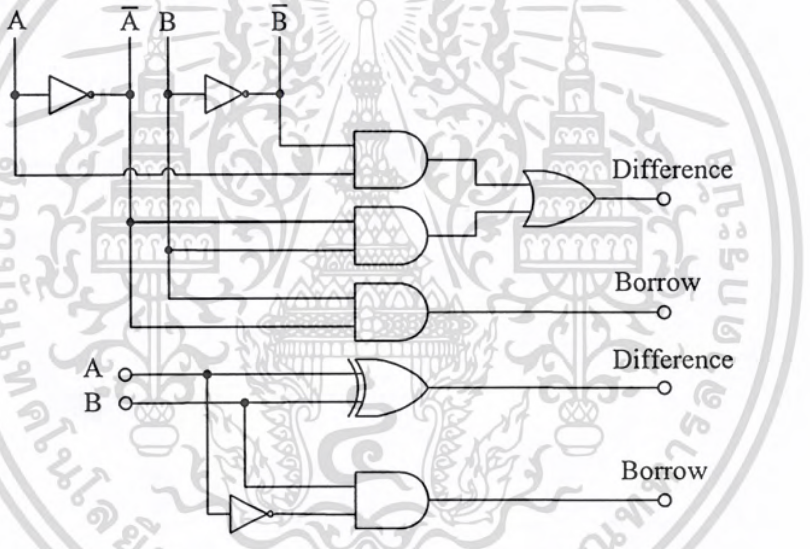
4.3 วงจรลบเลขฐานสองแบบไม่คิดตัวยืม

วงจรลบเลขฐานสองแบบไม่คิดตัวยืม คือ วงจรลบเลขฐานสอง 2 บิต เราเขียนตารางความจริง ของวงจร Half Subtractor โดยมีอินพุต เป็นเลขฐานสอง 2 ตัว และเอาต์พุตก็มี 2 ตัว คือ ผลต่าง (Difference) และตัวยืม (Borrow) ได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.3 ตารางความจริงของวงจร Half Subtractor

อินพุต		เอาต์พุต	
A	B	Diff	Bor
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0



รูปที่ 4.3 วงจร Half subtractor

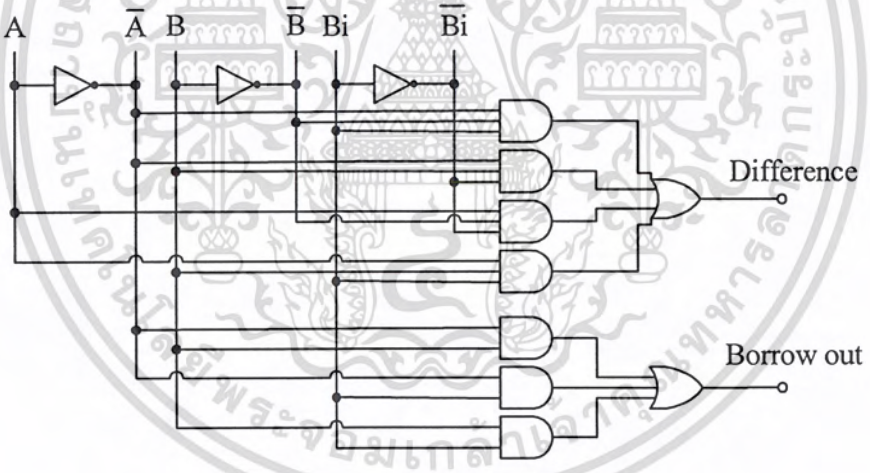
4.4 วงจรลบเลขฐานสองแบบคิดตัวยืม

วงจรลบเลขฐานสองแบบคิดตัวยืม คือวงจรลบเลขฐานสอง 2 บิต และลบด้วยตัวยืมอีก 1 บิต เราสามารถเขียนตารางความจริงของวงจร Full subtractor โดยมีอินพุตเป็นเลขฐานสอง 2 บิต และตัวยืม (Borrow In:bi) ส่วนเอาต์พุตก็มี 2 ตัว คือผลต่าง (Differnce) และตัวยืม (Borrow Out:Bo) ได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.4 ตารางความจริงของวงจร Full subtractor

อินพุต			เอาต์พุต	
A	B	Bi	Diff	Bo
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1



รูปที่ 4.4 วงจร Full Subtractor

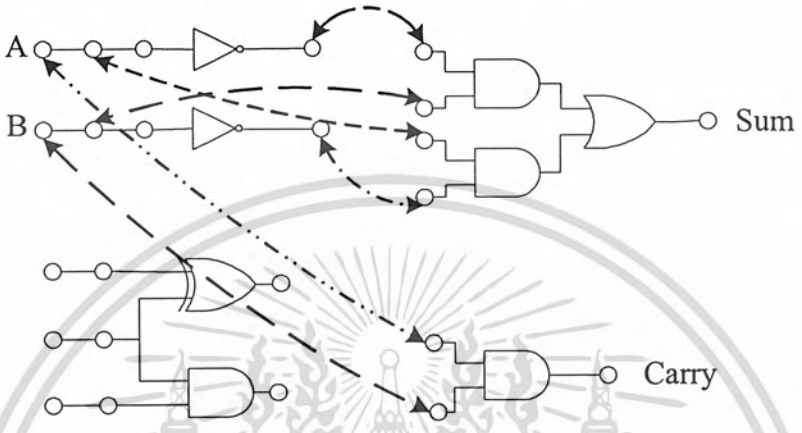
ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 1 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 4

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 1 ที่ตำแหน่ง +5 V และ GND

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Sum, Carry ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 4.5



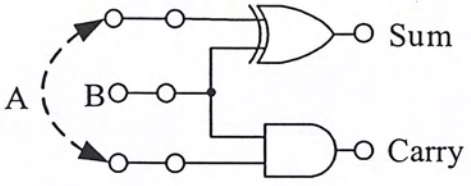
รูปที่ 4.5 วงจรที่ใช้ในการทดลองข้อ 3

ตารางที่ 4.5

อินพุต		เอาต์พุต	
A	B	Sum	Carry
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

4. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Sum, Carry ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 4.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

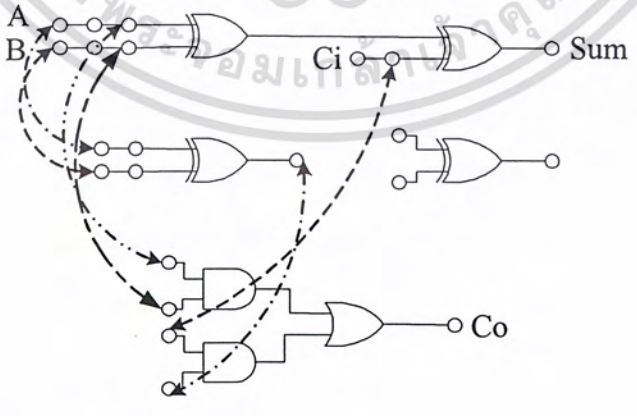


รูปที่ 4.6 วงจรที่ใช้ในการทดลองข้อ 4

ตารางที่ 4.6

อินพุต		เอาต์พุต	
A	B	Sum	Carry
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

5. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B และขา Ci ต่อเอาต์พุต Sum ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 4.7



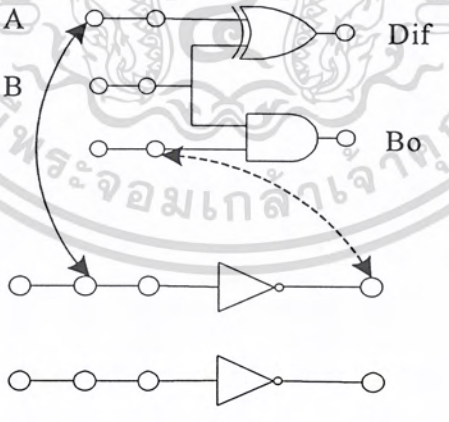
รูปที่ 4.7 วงจรที่ใช้ในการทดลองข้อ 5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.7

อินพุต			เอาต์พุต	
A	B	Ci	Sum	Co
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

6. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B ต่อเอาต์พุต Dif, Bo ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 4.8



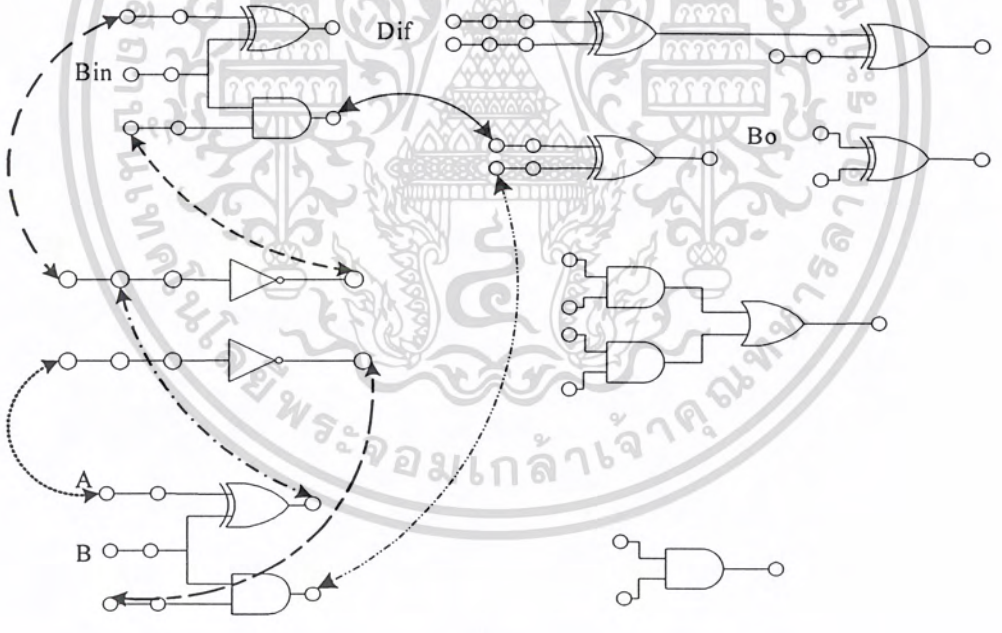
รูปที่ 4.8 วงจรที่ใช้ในการทดลองข้อ 6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.8

อินพุต		เอาต์พุต	
A	B	Dif	Bo
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

7. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B และ Bin ต่อเอาต์พุต Dif, Bo ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 4.9



รูปที่ 4.9 วงจรที่ใช้ในการทดลองข้อ 7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.9

อินพุต			เอาต์พุต	
A	B	Bin	Dif	Bo
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

สรุปผลการทดลอง

จากการทดลองจะเห็นได้ว่ามีผลการทดลองที่ตรงตามทฤษฎีทุกอย่างเพราะในการทดลองนี้เป็นการทดลองที่ต้องการเปรียบเทียบสภาวะของเอาต์พุตเพราะว่าเอาต์พุตนั้นไม่ได้มีเพียงตัวเดียวแต่จะมีส่วนของผลบวก เทียบตัวทด หรือ ผลต่างเทียบกับตัวยืม ซึ่งการทดลองก็เป็นไปตามทฤษฎี

คำถามท้ายการทดลอง

1. ข้อใดต่อไปนี้คือวงจรบวกเลขฐานสองโดยไม่คิดตัวทด

(ก.) Half Addder

ข. Full Adder

ค. Half Subtractor

ง. Full Subtractor

2. ข้อใดต่อไปนี้คือวงจรลบเลขฐานสองโดยคิดตัวทด

ก. Half Addder

ข. Full Adder

ค. Half Subtractor

(ง.) Full Subtractor

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. วงจรบวกเลขแบบคิดตัวทดใช้บวกเลขไบนารี่กี่บิต

ก. เลขฐานสอง 2 บิต

ข. เลขฐานสอง 4 บิต

(ค.) เลขฐานสอง 2 บิต ตัวทดอีก 1 บิต รวม 3 บิต

ง. เลขฐานสอง 4 บิต ตัวทดอีก 1 บิต รวม 5 บิต

4. วงจรลบเลขแบบคิดตัวทดให้เอาต์พุตกี่ตัวอะไรบ้าง

ก. 2 ตัว คือ ผลบวก 1 ตัว และตัวทด 1 ตัว

ข. 3 ตัว คือ ผลบวก 2 ตัว และตัวทด 1 ตัว

(ค.) 2 ตัว คือ ผลต่าง 1 ตัว และตัวยืม 1 ตัว

ง. 3 ตัว คือ ผลต่าง 2 ตัว และตัวยืม 1 ตัว

5. ข้อใดต่อไปนี้คือวงจรลบเลขฐานสองโดยไม่คิดตัวทด

ก. Half Addder

ข. Full Adder

(ค.) Half Subtractor

ง. Full Subtractor

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เฉลยใบงานที่ 5
ฟลิปฟลอป

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. อธิบายหลักการทำงานของวงจรฟลิปฟลอปแบบต่างๆ ได้
2. บอกขั้นตอนการออกแบบวงจรฟลิปฟลอปได้
3. นำฟลิปฟลอปแบบต่างๆ ไปประยุกต์ใช้งานจริงได้

เครื่องมือและอุปกรณ์

1. แผงทดลองหลัก
2. แผงทดลองย่อยที่ 4
3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง

ทฤษฎี

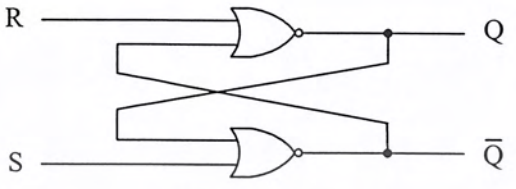
ฟลิปฟลอปเป็น มัลติไวเบรเตอร์ ชนิด ไบสเตเบิล คือมีเอาต์พุตคงที่อยู่ 2 สภาวะสำหรับเอาต์พุต ทั้งสองจะตั้งเงื่อนไขว่าเอาต์พุตหนึ่งจะเป็น Complement ของอีกเอาต์พุตหนึ่งในกรณีใดๆ ก็ตามหากเอาต์พุตหนึ่งไม่เป็น Complement ของอีกเอาต์พุตหนึ่งแล้วจะไม่ยอมให้เกิดขึ้น เอาต์พุตทั้งสองดังกล่าวจะคงอยู่ในสภาวะอันใดอันหนึ่งจนกว่าจะมีพัลส์อินพุตมากระตุ้นให้เปลี่ยนสภาวะไปการที่เอาต์พุตมีสภาวะคงตัว 2 สภาวะ และคงอยู่ในสภาวะใดสภาวะหนึ่งโดยไม่จำกัดเวลา จึงเรียกได้ว่าสามารถจดจำสภาวะที่เกิดขึ้นเมื่อพัลส์อันสุดท้ายป้อนเข้ามากระตุ้นที่อินพุตได้

5.1 อาร์เอสฟลิปฟลอป

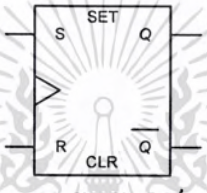
วงจรดังรูปที่ 5.1 เป็นวงจรอาร์เอสฟลิปฟลอปที่ใช้นอร์เกต 2 ตัวต่อรวมกัน ถ้าหากต้องการใช้แนนด์เกตสร้างอาร์เอสฟลิปฟลอปสามารถทำได้ดังรูปที่ 5.2 จะเห็นว่าการป้อนลอจิกเพื่อให้ฟลิปฟลอปทำการ Set และ Reset จะตรงข้ามกันนั่นคือถ้าเป็นนอร์เกตฟลิปฟลอปจะเซต หรือ รีเซตด้วยลอจิก “1” แต่ถ้าเป็นแนนด์เกตฟลิปฟลอปจะเซต หรือ รีเซตด้วยลอจิก “0” สัญลักษณ์ของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อาร์เอสฟลิปฟลอปในแบบที่ใช้แนนด์เกตจะเห็นว่ามีวงกลมที่อินพุต S และ R แสดงให้ทราบว่าอินพุตที่เข้ามาต้องผ่านการกลับสถานะลอจิกก่อน



(ก) วงจรลอจิก



(ข) สัญลักษณ์

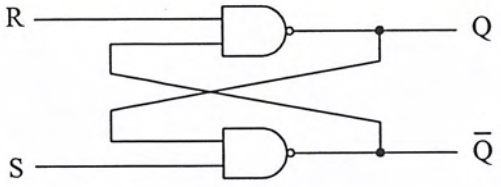
อินพุต		เอาต์พุต
R	S	Q
0	0	NA
0	1	0
1	0	1
1	1	Qn

(ค) ตารางความจริงอาร์เอสฟลิปฟลอปแบบใช้นอร์เกต

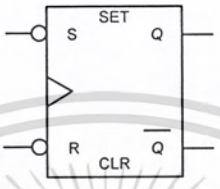
รูปที่ 5.1 อาร์เอสฟลิปฟลอปแบบที่ใช้นอร์เกต

ถ้าสังเกตจะเห็นว่าในอาร์เอสฟลิปฟลอปแบบนอร์เกตที่สภาวะที่ขา R และ S เป็น "1" ทั้งคู่ จะเกิดสภาวะลอจิกที่ไม่สามารถกำหนดได้ จึงต้องทำการปรับปรุงแก้ไขโดยการใช้ เจเคฟลิปฟลอป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) วงจรลอจิก



(ข) สัญลักษณ์

อินพุต		เอาต์พุต
R	S	Q
0	0	NA
0	1	0
1	0	1
1	1	Qn

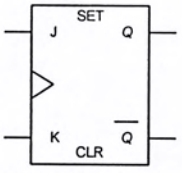
(ค) ตารางความจริงอาร์เอสฟลิปฟลอปแบบใช้แนนด์เกต

รูปที่ 5.2 อาร์เอสฟลิปฟลอปแบบที่ใช้แนนด์เกต

5.2 เจเคฟลิปฟลอป

เจเคฟลิปฟลอป ได้รับการปรับปรุงจากอาร์เอสฟลิปฟลอปเพื่อแก้ปัญหาสถานะลอจิกที่ไม่สามารถกำหนดได้ เมื่ออินพุตทั้งสองของฟลิปฟลอปเป็น “1” โดยเจเคฟลิปฟลอปจะเกิดสภาวะลอจิกท็อกเกิล (Toggle) เมื่ออินพุตทั้งสองของฟลิปฟลอปเป็น “1” สามารถดัดแปลงอาร์เอส ฟลิปฟลอป เป็น เจเคฟลิปฟลอปได้โดยการต่อ AND Gate 2 อินพุต 2 ตัว ดังแสดงในรูปที่ 5.3 (ค)

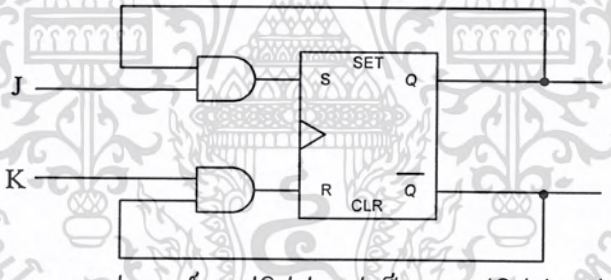
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) สัญลักษณ์เจเคฟลิปฟลอป

อินพุต		เอาต์พุต
J	K	Q
0	0	Qn
0	1	0
1	0	1
1	1	Toggle

(ข) ตารางความจริงการทำงานของเจเคฟลิปฟลอป



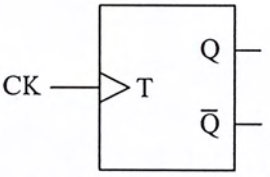
(ค) การแปลงอาร์เอสฟลิปฟลอป เป็น เจเคฟลิปฟลอป

รูปที่ 5.3 เจเคฟลิปฟลอป

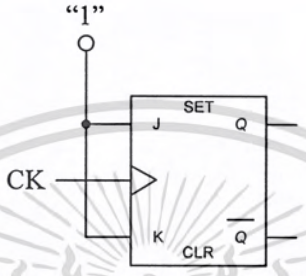
5.3 ทีฟลิปฟลอป

ทีฟลิปฟลอป มีสัญลักษณ์ และตารางความจริง ดังแสดงในรูปที่ 5.4 เมื่อมีสัญญาณป้อนเข้ามาที่อินพุต T สภาวะทางเอาต์พุตจะเปลี่ยนเป็นตรงข้าม เช่นจากเดิม “0” ก็จะกลายเป็น “1” สามารถดัดแปลงเจเคฟลิปฟลอป เป็น ทีฟลิปฟลอปได้โดยการต่ออินพุต J และ K เข้ากับลอจิก “1” ตลอดเวลา แล้วใช้ขาสัญญาณนาฬิกาหรือ CK

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) สัญลักษณ์ทีฟลิปฟลอป



(ข) การต่อเจเคฟลิปฟลอป เป็น ทีฟลิปฟลอป

อินพุต	เอาต์พุต
CK	Q
	ตรงข้าม

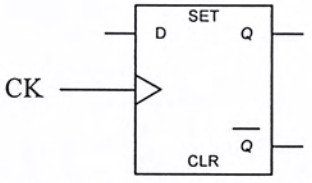
(ค) ตารางความจริงการทำงานของทีฟลิปฟลอป

รูปที่ 5.4 ทีฟลิปฟลอป

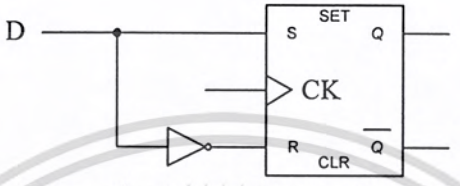
5.4 ดีฟลิปฟลอป

ดีฟลิปฟลอป เป็นฟลิปฟลอปที่ให้เอาต์พุตเหมือนอินพุตทุกประการ เช่น ถ้าป้อนลอจิก "1" เข้าที่อินพุตแล้วป้อนสัญญาณนาฬิกา เอาต์พุตจะเป็น "1" แต่ถ้าหากไม่ป้อนสัญญาณนาฬิกาเอาต์พุตก็ยังคงเป็นค่าก่อนหน้านี้สามารถดัดแปลงอาร์เอสฟลิปฟลอปเป็นดีฟลิปฟลอปได้โดยการต่อ NOT Gate เข้าไปที่อินพุตของอาร์เอสฟลิปฟลอป ดังรูปที่ 5.5 (ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) สัญลักษณ์ของดีฟลิปฟลอป



(ข) การต่อ อาร์เอสฟลิปฟลอป เป็น ดีฟลิปฟลอป

อินพุต		เอาต์พุต	
D	CK	Q	$\overline{Q}$
0	⎍	0	Qn
0	⎍	1	1

(ค) ตารางความจริงการทำงานของดีฟลิปฟลอป

รูปที่ 5.5 ดีฟลิปฟลอป

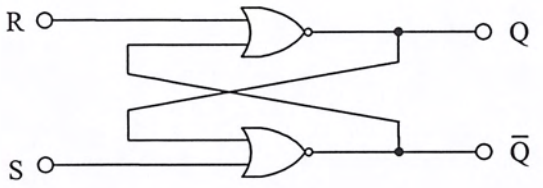
ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 4 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 5

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 4 ที่ตำแหน่ง +5 V และ GND

3. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา R, S ต่อเอาต์พุต Q, $\overline{Q}$ ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 5.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

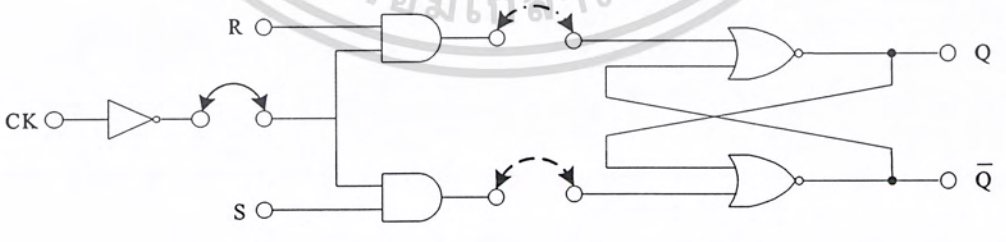


รูปที่ 5.6 วงจรที่ใช้ในการทดลองข้อ 3

ตารางที่ 5.1

อินพุต		เอาต์พุต	
R	S	Q	$\overline{Q}$
0	0	0	0
0	1	1	0
1	0	0	1
1	1	1	1

4. ต่อวงจรตามรูปป้อนอินพุตจากพัลส์เจนเนอร์เรเตอร์เข้าที่ขา CK และป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา R, S ต่อเอาต์พุต Q, $\overline{Q}$ ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 5.2



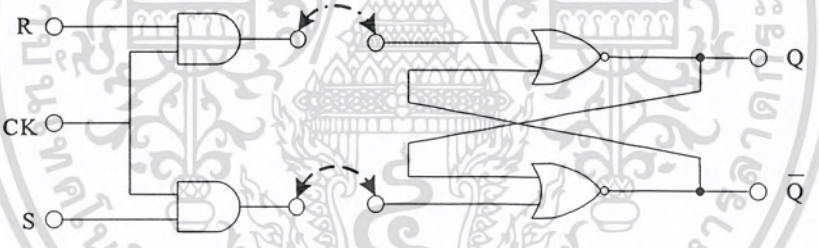
รูปที่ 5.7 วงจรที่ใช้ในการทดลองข้อ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.2

อินพุต			เอาต์พุต	
CLK	R	S	Q	$\overline{Q}$
0	X	X	0	0
1	0	0	0	0
1	0	1	1	0
1	1	0	0	1
1	1	1	1	1

5. ต่อวงจรตามรูปป้อนอินพุตจากพัลส์เจนเนอร์เรเตอร์เข้าที่ขา CK และป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา R, S ต่อเอาต์พุต Q, $\overline{Q}$ ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 5.3



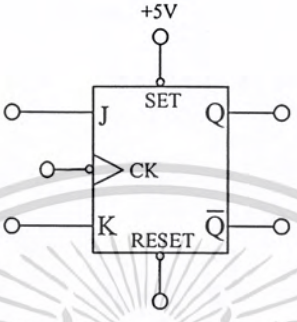
รูปที่ 5.8 วงจรที่ใช้ในการทดลองข้อ 5

ตารางที่ 5.3

อินพุต			เอาต์พุต	
CLK	X	X	Q	$\overline{Q}$
0	X	X	0	0
1	0	0	0	0
1	0	1	0	1
1	1	0	1	0
1	1	1	0	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. ต่อวงจรตามรูปป้อนอินพุตจากพัลส์เจนเนอร์เรเตอร์เข้าที่ขา CK และป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา J, K ต่อเอาต์พุต Q, $\overline{Q}$ ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 5.4



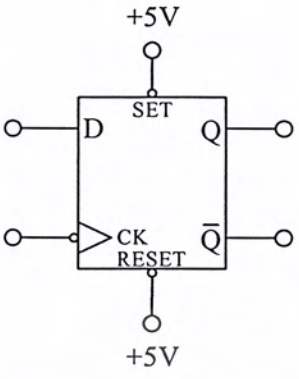
รูปที่ 5.9 วงจรที่ใช้ในการทดลองข้อ 6

ตารางที่ 5.4

อินพุต					เอาต์พุต	
Set	Reset	CK	J	K	Q	$\overline{Q}$
L	L	X	X	X	0	0
L	H	X	X	X	0	1
H	L	X	X	X	1	0
H	H	0	0	0	0	1
H	H	0	0	1	0	1
H	H	0	1	0	1	0
H	H	0	1	1	1	0
H	H	1	X	X	1	0

7. ต่อวงจรตามรูปป้อนอินพุตจากพัลส์เจนเนอร์เรเตอร์เข้าที่ขา CK และป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา D ต่อเอาต์พุต Q, $\overline{Q}$ ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 5.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.10 วงจรที่ใช้ในการทดลองข้อ 7

ตารางที่ 5.5

อินพุต		เอาต์พุต	
CK	D	Q	$\overline{Q}$
⌐¬	0	0	1
⌐¬	1	1	0
⌐¬	0	0	1

สรุปผลการทดลอง

ฟลิปฟลอปเป็น มัลติไวเบรเตอร์ ชนิด ไบสเตเบิล คือมีเอาต์พุตคงที่อยู่ 2 สภาวะสำหรับเอาต์พุต ทั้งสองจะตั้งเงื่อนไขว่าเอาต์พุตหนึ่งจะเป็น Complement ของอีกเอาต์พุตหนึ่งในกรณีใดๆ ก็ตามหากเอาต์พุตหนึ่งไม่เป็น Complement ของอีกเอาต์พุตหนึ่งแล้วเราจะไม่ยอมให้เกิดขึ้น เอาต์พุตทั้งสองดังกล่าวจะคงอยู่ในสภาวะอันใดอันหนึ่งจนกว่าจะมีพัลส์อินพุตมากระตุ้นให้เปลี่ยนสภาวะไปการที่เอาต์พุตมีสภาวะคงตัว 2 สภาวะ และคงอยู่ในสภาวะใดสภาวะหนึ่งโดยไม่จำกัดเวลา เราจึงเรียกได้ว่ามันสามารถจดจำสภาวะที่เกิดขึ้นเมื่อพัลส์อันสุดท้ายป้อนเข้ามากระตุ้นที่อินพุตได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำถามท้ายการทดลอง

1. ฟลิปฟลอปเป็นอุปกรณ์ Multivibrator ชนิดใด

ก. ชนิด Monostable

ข. ชนิด Astable

ค. ชนิด Stable

(ง.) ชนิด Bistable

2. ฟลิปฟลอปที่ใช้อยู่ในปัจจุบันมีกี่ชนิด

ก. 3 ชนิด

(ข.) 4 ชนิด

ค. 5 ชนิด

ง. 6 ชนิด

3. อาร์เอสฟลิปฟลอป เมื่ออินพุต R และ S ได้รับลอจิก 1 ทั้งคู่จะเกิดสภาวะใดขึ้นที่เอาต์พุต

ก. สภาวะเซต

ข. สภาวะรีเซต

(ค.) สภาวะไม่สามารถกำหนดได้

ง. สภาวะไม่เปลี่ยนแปลง

4. เจเคฟลิปฟลอป เมื่ออินพุต J และ K ได้รับลอจิก 1 ทั้งคู่จะเกิดสภาวะใดขึ้นที่เอาต์พุต

ก. สภาวะเซต

ข. สภาวะรีเซต

ค. สภาวะไม่สามารถกำหนดได้

(ง.) สภาวะ Toggle

5. ทีฟลิปฟลอป เมื่อมีอินพุตพัลส์ป้อนเข้ามาเอาต์พุตที่ได้จะให้ผลอย่างไร

(ก.) จะให้ผลเอาต์พุตตรงกันข้ามกับอินพุตที่ป้อน

ข. จะให้ผลเอาต์พุตเหมือนกับอินพุตทุกประการ

ค. ไม่สามารถกำหนดได้

ง. ไม่มีข้อใดถูก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เฉลยใบงานที่ 6
วงจรนับ

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. อธิบายหลักการทำงานของวงจรนับแบบซิงโครนัส และอะซิงโครนัสได้
2. ออกแบบวงจรนับแบบซิงโครนัส และอะซิงโครนัสได้
3. อธิบายความแตกต่างของวงจรนับแบบซิงโครนัส และอะซิงโครนัสได้
4. ประยุกต์ใช้งานวงจรนับแบบต่างๆ ได้จริง

เครื่องมือและอุปกรณ์

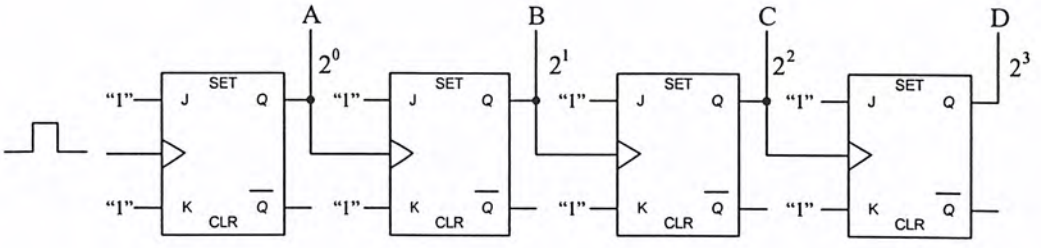
1. แผงทดลองหลัก
2. แผงทดลองย่อยที่ 4
3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง

ทฤษฎี

6.1 วงจรนับอะซิงโครนัส (Asynchronous Counter)

จากการทำงานของเจเคฟลิบฟลอป เมื่อนำมาสร้างเป็นทีฟลิบฟลอป สามารถนำมาต่อร่วมกันเป็นวงจรนับได้ ดังแสดงในรูปที่ 6.1 ซึ่งเป็นวงจรนับแบบอะซิงโครนัส 4 บิต เอาต์พุตของฟลิปฟลอปตัวที่ได้รับพัลส์กระตุ้นชุดแรกจะเป็น (Least Significant Bit : LSB) หรือบิตที่มีค่าต่ำสุด เมื่อใช้ฟลิปฟลอป 4 ตัวจะได้วงจรนับ 4 บิต สามารถนับได้ 16 ค่า คือ ตั้งแต่ 0-15 (เลขฐานสิบ) หรือ 0000-1111 (เลขฐานสอง) หรือ 0-F (เลขฐานสิบหก) ข้อดีของวงจรนับแบบนี้ คือสร้างง่ายแต่ว่ามีข้อเสีย คือ ต้องการใช้สัญญาณเอาต์พุตของอุปกรณ์ตัวก่อนหน้าอินพุตอาจเกิดปัญหาเกี่ยวกับการหน่วงเวลาได้ ทำให้เกิดความถี่ที่สามารถใช้งานได้มีขีดจำกัด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

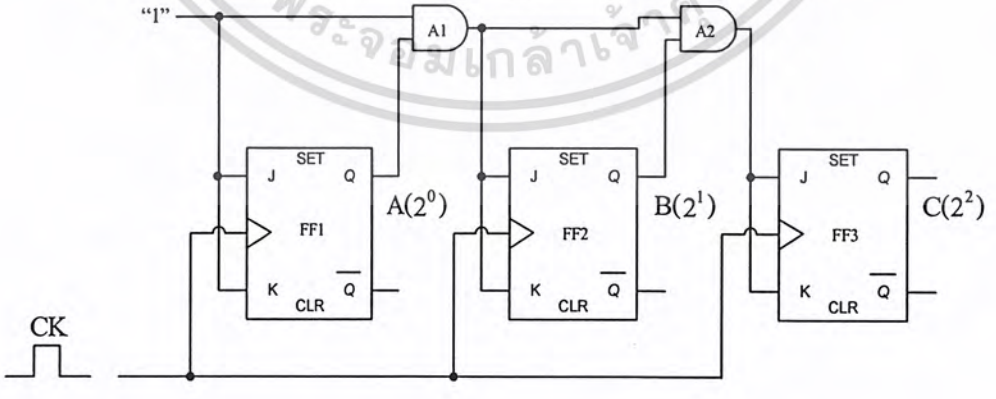


รูปที่ 6.1 วงจรนับอะซิงโครนัส

6.2 วงจรซิงโครนัส (Synchronous Counter)

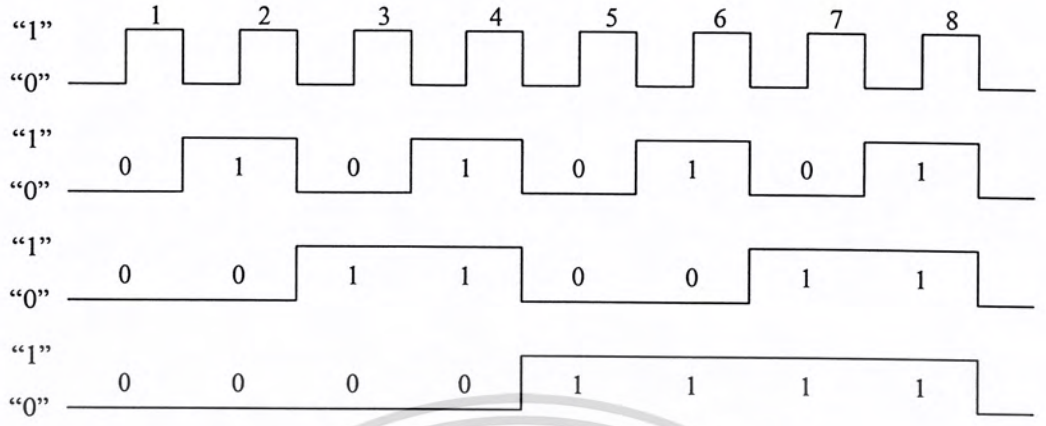
มีรูปแบบวงจรพื้นฐานดังรูปที่ 6.2 เป็นวงจรนับชนิด 3 บิต จะเห็นว่าสัญญาณนาฬิกาที่ใช้กระตุ้นต่อเข้ากับฟลิปฟลอปทุกตัวทำให้ฟลิปฟลอปทุกตัวทำงานพร้อมกันเมื่อมีพัลส์เข้ามาลูกที่ 1 ฟลิปฟลอปตัวที่ 1 จะทำงานเปลี่ยนจาก 0 เป็น 1 เมื่อพัลส์ลูกที่ 2 เข้ามาฟลิปฟลอปตัวที่ 1 จะกลายเป็น 0 แต่ก่อนหน้านี้ Q1 เป็น 1 ทำให้ฟลิปฟลอปตัวที่ 2 ทำงาน Q2 กลายเป็น 1 ทำให้เกิดการนับจาก 001 เป็น 010 เมื่อพัลส์ลูกที่ 3 เข้ามาฟลิปฟลอปตัวที่ 1 ทำงาน ค่าการนับจึงเป็น 011 เมื่อพัลส์ลูกที่ 4 เข้ามา ฟลิปฟลอปตัวที่ 3 ทำงานเนื่องจากก่อนหน้านี้ทั้งเอาต์พุตของ A2 เป็น 1 และฟลิปฟลอปตัวที่ 1 และฟลิปฟลอปตัวที่ 2 ก็ทำงานด้วยเช่นกันทำให้ค่าของการนับกลายเป็น 100 เป็นเช่นนี้จนถึง 111 แล้วกลับมาที่ 000 อีกครั้งดังแผนผังเวลาการทำงาน

วงจรนับแบบนี้มีผลดีคือ ไม่เกิดการหน่วงเวลาในฟลิปฟลอปแต่ละตัวทำให้ทำงานที่ความถี่สูงได้ แต่ก็มีข้อเสียคือ วงจรจะมีความซับซ้อนขึ้น



รูปที่ 6.2 วงจรซิงโครนัสเบื้องต้นที่ใช้เจเคฟลิปฟลอป

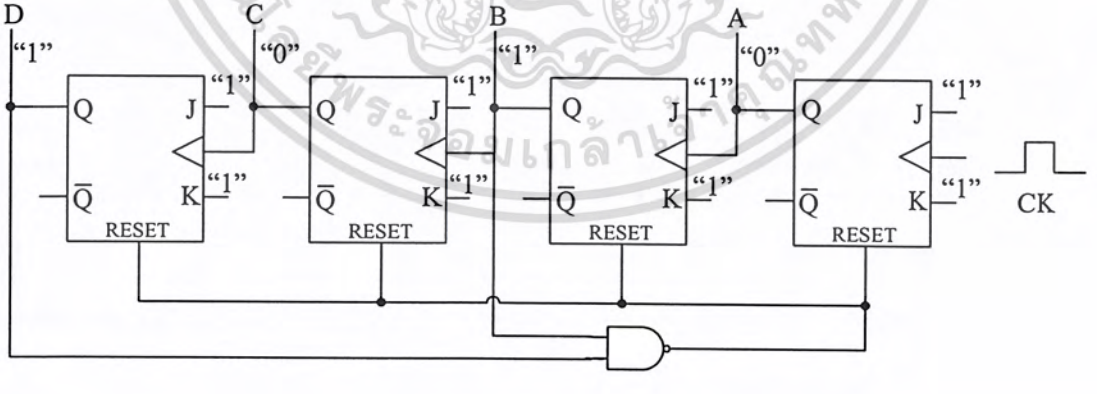
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.3 แผนผังเวลาการทำงานของวงจรนับเบื้องต้น

6.3 การควบคุมการนับ

ในวงจร 4 บิตปกติจะให้ค่าตั้งแต่ 0000-1111 หรือ 0 – F แต่ถ้าหากต้องการนับแค่ 9 (1001) เพื่อให้กลายเป็นวงจรนับเลขฐานสิบ (BCD counter) ทำได้โดยการตรวจสอบลอจิกที่บิตที่ 21 (หรือ B) และ 23 (หรือ D) ถ้านับสิบค่าของเลขฐานสองจะเป็น 1010 นั่นคือ บิตที่ 21 และ 23 จะเป็น "1" ทั้งคู่นำสัญญาณทั้งสองมาแอนด์กัน แล้วส่งไปยังขารีเซตของฟลิปฟลอป ดังแสดงในรูปที่ 6.4 วงจรนี้จึงสามารถนับได้ถึง 9



รูปที่ 6.4 การควบคุมวงจรนับเลขฐานสิบให้นับเลข 0-9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

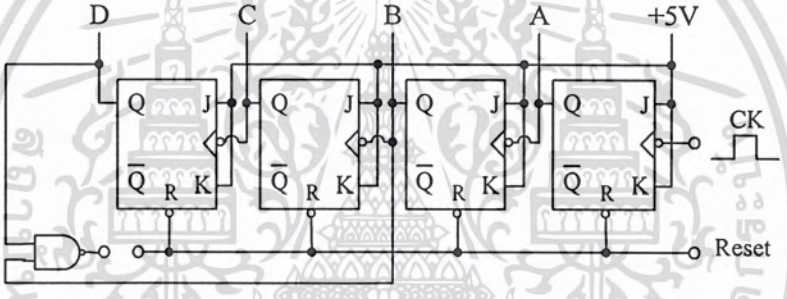
ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 4 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 6

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 4 ที่ตำแหน่ง +5 V และ GND

3. ต่อวงจรตามรูปทำการรีเซตค่าโดยป้อน "0" ให้แก่ขา R แล้วกลับไปเป็น "1" โดยคลิกที่ปุ่ม Reset

4. ป้อนพัลส์เพื่อเริ่มการนับทีละพัลส์เข้าที่ขา CK ต่อเอาต์พุต A, B, C และ D ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 6.1



รูปที่ 6.5 วงจรที่ใช้ในการทดลองข้อ 2

ตารางที่ 6.1

พัลส์ลูกที่	เอาต์พุต			
	D	C	B	A
1	0	0	0	0
2	0	0	0	1
3	0	0	1	0
4	0	0	1	1
5	0	1	0	0
6	0	1	0	1
7	0	1	1	0

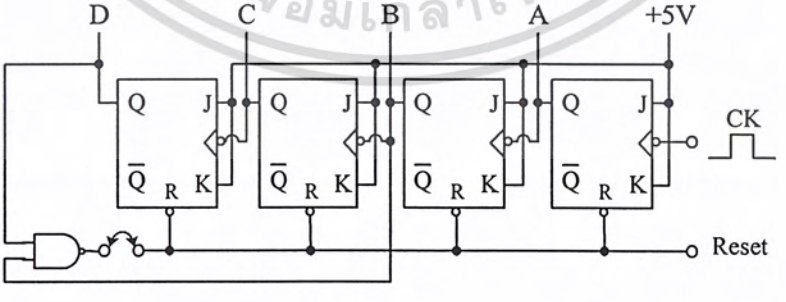
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 6.1 (ต่อ)

พัลส์ลูกที่	เอาต์พุต			
	D	C	B	A
8	0	1	1	1
9	1	0	0	0
10	1	0	0	1
11	1	0	1	0
12	1	0	1	1
13	1	1	0	0
14	1	1	0	1
15	1	1	1	0
16	1	1	1	1

5. ต่อวงจรตามรูปทำการรีเซตค่าของวงจรนับเก่าโดยป้อน "0" ให้แก่ขา R โดยคลิกที่ปุ่ม Reset

6. ป้อนพัลส์เพื่อเริ่มการนับทีละพัลส์เข้าที่ขา CK ต่อเอาต์พุต A, B, C และ D ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 6.2



รูปที่ 6.6 วงจรที่ใช้ในการทดลองข้อ 5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

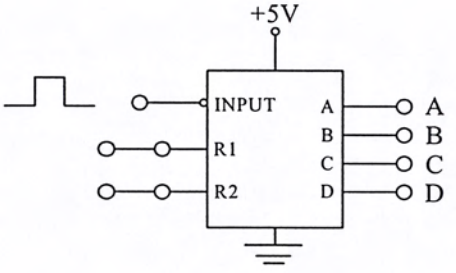
ตารางที่ 6.2

พัลส์ลูกที่	เอาต์พุต			
	D	C	B	A
1	0	0	0	0
2	0	0	0	1
3	0	0	1	0
4	0	0	1	1
5	0	1	0	0
6	0	1	0	1
7	0	1	1	0
8	0	1	1	1
9	1	0	0	0
10	1	0	0	1
11	0	0	0	0
12	0	0	0	0
13	0	0	0	0
14	0	0	0	0
15	0	0	0	0
16	0	0	0	0

7. ต่อวงจรตามรูปทำการรีเซตค่าของวงจรนับเก่าโดยป้อน “0” ให้แก่ขา R โดยคลิกที่ปุ่ม Reset

8. ป้อนพัลส์เพื่อเริ่มการนับทีละพัลส์เข้าที่ขา CK ต่อเอาต์พุต A, B, C และ D ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 6.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.7 วงจรที่ใช้ในการทดลองข้อ 7

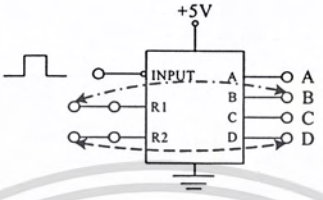
ตารางที่ 6.3

พัลส์ลูกที่	เอาต์พุต			
	D	C	B	A
1	0	0	0	0
2	0	0	0	1
3	0	0	1	0
4	0	0	1	1
5	0	1	0	0
6	0	1	0	1
7	0	1	1	0
8	0	1	1	1
9	1	0	0	0
10	1	0	0	1
11	1	0	1	0
12	1	0	1	1
13	1	1	0	0
14	1	1	0	1
15	1	1	1	0
16	1	1	1	1

9. ต่อวงจรตามรูปทำการรีเซตค่าของวงจรนับเก่าโดยป้อน “0” ให้แก่ขา R โดยคลิกที่ปุ่ม Reset

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

10. ป้อนพัลส์เพื่อเริ่มการนับทีละพัลส์เข้าที่ขา CK ต่อเอาต์พุต A, B, C และ D ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 6.8



รูปที่ 6.8 วงจรที่ใช้ในการทดลองข้อ 9

ตารางที่ 6.4

พัลส์ลูกที่	เอาต์พุต			
	D	C	B	A
1	0	0	0	0
2	0	0	0	1
3	0	0	1	0
4	0	0	1	1
5	0	1	0	0
6	0	1	0	1
7	0	1	1	0
8	0	1	1	1
9	1	0	0	0
10	1	0	0	1
11	0	0	0	0
12	0	0	0	0
13	0	0	0	0
14	0	0	0	0
15	0	0	0	0
16	0	0	0	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปผลการทดลอง

จากการทดลองสรุปได้ว่าวงจรแรกเป็นวงจรนับ 0000 - 1111 โดยใช้ เจเคฟลิปฟลอป และในวงจรการทดลองที่ 2 เป็นวงจรนับ 4 บิต ปกติจะให้ค่าตั้งแต่ 0000 -1111 หรือ 0 – F แต่ถ้าหากต้องการนับแค่ 9 (1001) เพื่อให้กลายเป็นวงจรนับเลขฐานสิบ (BCD Counter) ทำได้โดยการตรวจสอบลอจิกที่บิตที่ 21 (หรือ B) และ 23 (หรือ D) ถ้านับสิบค่าของเลขฐานสอง จะเป็น 1010 นั่นคือ บิตที่ 21 และ 23 จะเป็น "1" ทั้งคู่ นำสัญญาณทั้งสองมาแอนด์กัน แล้วส่งไปยังขารีเซตของฟลิปฟลอปวงจรนี้จึงสามารถนับได้ถึง 9 ส่วนการทดลองที่เหลือเป็นการทดลองวงจรนับแบบไอซีสำเร็จรูป

คำถามท้ายการทดลอง

1. วงจรนับแบบอะซิงโครนัสมีลักษณะอย่างไร

ก. ใช้สัญญาณอินพุตพัลส์ร่วมกันทุกตัว

ข. ใช้สัญญาณอินพุตพัลส์แยกแต่ละตัว

(ค.) ใช้สัญญาณเอาต์พุตพัลส์ของตัวก่อนหน้าเป็นอินพุต

ง. ถูกทุกข้อ

2. วงจรนับแบบซิงโครนัสมีลักษณะอย่างไร

(ก.) ใช้สัญญาณอินพุตพัลส์ร่วมกันทุกตัว

ข. ใช้สัญญาณอินพุตพัลส์แยกแต่ละตัว

ค. ใช้สัญญาณเอาต์พุตพัลส์ของตัวก่อนหน้าเป็นอินพุต

ง. ถูกทุกข้อ

3. เมื่อใช้ฟลิปฟลอป 4 ตัวจะได้วงจรนับกี่บิตตั้งแต่เท่าไหร่ถึงเท่าไหร่

ก. 2 บิต นับ 0-3

ข. 3 บิต นับ 0-7

(ค.) 4 บิต นับ 0-15

ง. 5 บิต นับ 0-31

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. วงจรนับแบบซิงโครนัสมีข้อดีคืออะไร

ก. ไม่เกิดการหน่วงเวลาในฟลิปฟลอป

ข. ฟลิปฟลอปแต่ละตัวทำงานความถี่สูงได้

ค. ไม่มีความซับซ้อน

(ง.) ถูกทั้ง ก.และ ข.

5. ข้อใดคือข้อดีของวงจรนับแบบอะซิงโครนัส

ก. ไม่เกิดการหน่วงเวลาในฟลิปฟลอป

ข. ฟลิปฟลอปแต่ละตัวทำงานความถี่สูงได้

(ค.) ไม่มีความซับซ้อนสร้างง่าย

ง. ถูกทั้ง ก.และ ข.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เฉลยใบงานที่ 7
วงจรเข้ารหัส

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. อธิบายหลักการทำงานของวงจรเข้ารหัสได้
2. ออกแบบวงจรเข้ารหัสได้
3. ประยุกต์ใช้งานวงจรเข้ารหัสได้จริง

เครื่องมือและอุปกรณ์

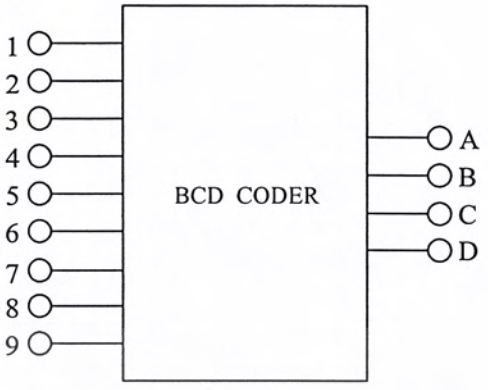
1. แผงทดลองหลัก
2. แผงทดลองย่อยที่ 3
3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง

ทฤษฎี

7.1 การเข้ารหัส

การเข้ารหัส (Encoder) เป็นการเปลี่ยนระดับของลอจิกจากสวิตช์มาเป็นสัญญาณลอจิกตามรหัสที่เราต้องการ วงจรเข้ารหัสจะเป็นวงจรที่ทำหน้าที่แปลงข้อมูลจำนวนมากเป็นรหัสเพื่อที่จะช่วยลดจำนวนสายสัญญาณหรือจำนวนช่องสัญญาณ หรืออาจใช้ในการแปลงรหัสฐานก็ได้ ในรูปที่ 7.1 เป็นแผนผังแสดงการทำงานของวงจรเข้ารหัส ตัวอย่างของการเข้ารหัสข้อมูลจากเลขฐานสิบเป็นรหัส BCD หรือเป็นฐานสอง ตารางความจริงแสดงการทำงานของวงจรนี้แสดงในตารางที่ 7.1 โดยข้อมูลเลขฐานสิบใดที่ต้องการเข้ารหัสจะมีสถานะเป็น “1” ที่เหลือเป็น “0” ทั้งหมด ส่วนเอาต์พุต DCBA คือรหัสเลขฐานสองที่เข้ารหัสเรียบร้อยแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

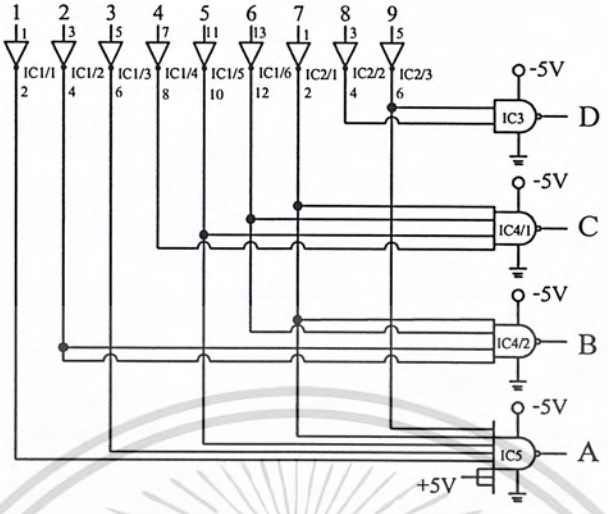


รูปที่ 7.1 ผังการทำงานของวงจรเข้ารหัส

ตารางที่ 7.1 ตารางความจริงการทำงานของวงจรเข้ารหัส BCD

อินพุต									เอาต์พุต			
1	2	3	4	5	6	7	8	9	D	C	B	A
0	0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	0	0	0	0	0	1
0	1	0	0	0	0	0	0	0	0	0	1	0
0	0	1	0	0	0	0	0	0	0	0	1	1
0	0	0	1	0	0	0	0	0	0	1	0	0
0	0	0	0	1	0	0	0	0	0	1	0	1
0	0	0	0	0	1	0	0	0	0	1	1	0
0	0	0	0	0	0	1	0	0	0	1	1	1
0	0	0	0	0	0	0	1	0	1	0	0	0
0	0	0	0	0	0	0	0	1	1	0	0	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



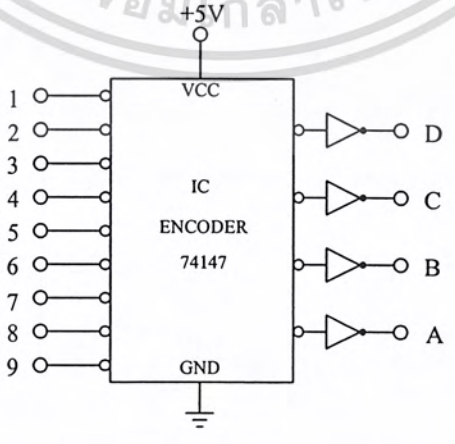
รูปที่ 7.2 วงจรเข้ารหัส BCD

ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 3 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 7

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 3 ที่ตำแหน่ง +5 V และ GND

3. ต่อวงจรตามรูปป้อนอินพุตเข้าที่ขา 1-9 ต่อเอาต์พุต A, B, C และ D ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 7.2



รูปที่ 7.3 วงจรที่ใช้ในการทดลองข้อ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 7.2

อินพุต									เอาต์พุต								
									ไม่ต่อNot gate				ต่อ Not gate				LED 7 ส่วน
1	2	3	4	5	6	7	8	9	D	C	B	A	D	C	B	A	
1	1	1	1	1	1	1	1	1	1	1	1	1	0	0	0	0	0
1	1	1	1	1	1	1	1	0	1	1	1	0	0	0	0	1	1
1	1	1	1	1	1	1	0	1	1	1	0	1	0	0	1	0	2
1	1	1	1	1	1	0	1	1	1	1	0	0	0	0	1	1	3
1	1	1	1	1	0	1	1	1	1	0	1	1	0	1	0	0	4
1	1	1	1	0	1	1	1	1	1	0	1	0	0	1	0	1	5
1	1	1	0	1	1	1	1	1	1	0	0	1	0	1	1	0	6
1	1	0	1	1	1	1	1	1	1	0	0	0	0	1	1	1	7
1	0	1	1	1	1	1	1	1	0	1	1	1	1	0	0	0	8
0	1	1	1	1	1	1	1	1	0	1	1	0	1	0	0	1	9

สรุปผลการทดลอง

จากการทดลองเป็นการทดลองเรื่องของการเข้ารหัสซึ่งในใบงานเป็นไอซีเบอร์ 74147 สามารถเข้ารหัสได้ 9 อินพุตและแปลรหัสออกมาได้ 0-9 ซึ่งการเปลี่ยนระดับของลอจิกจากสวิตช์มาเป็นสัญญาณลอจิก ตามรหัสที่เราต้องการ วงจรเข้ารหัสจะเป็นวงจรที่ทำหน้าที่ แปลงข้อมูลจำนวนมากเป็นรหัส เพื่อที่จะช่วยลดจำนวนสายสัญญาณหรือจำนวนช่องสัญญาณ หรืออาจใช้ในการแปลงรหัสฐานก็ได้

คำถามท้ายการทดลอง

1. การเข้ารหัสหมายถึงอะไร

ก. วงจรที่แปลงข้อมูลจำนวนมากเป็นรหัส

ข. เปลี่ยนระดับของลอจิกจากสวิตช์มาเป็นสัญญาณลอจิกตามที่เราต้องการ

ค. แปลงข้อมูลเป็นรหัสเพื่อลดจำนวนสายสัญญาณหรือช่องสัญญาณ

(ง.) ถูกทุกข้อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ข้อไหนคือตัวอย่างไอซีที่ทำหน้าที่เข้ารหัส (Encoder)

(ก.) 74147

ข. 74136

ค. 7486

ง. 7432

3. เราสามารถสร้างวงจรเข้ารหัส (Encoder) โดยใช้วงจรไหนได้บ้าง

ก. วงจรของไอซีสำเร็จรูป

ข. ลอจิกเกต

ค. วงจรไดโอดแมททริก

(ง.) ถูกทุกข้อ

4. การเข้ารหัส (Encoder) หากมีอินพุต 24 ข้อมูลจะได้จำนวนช่องเอาต์พุตเท่าใด

ก. 3 ช่อง

ข. 4 ช่อง

(ค.) 5 ช่อง

ง. 6 ช่อง

5. ไอซีเบอร์ 74147 มีกี่เอาต์พุต

ก. 2 เอาต์พุต

ข. 3 เอาต์พุต

(ค.) 4 เอาต์พุต

ง. 5 เอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เฉลยใบงานที่ 8
วงจรถอดรหัส

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. อธิบายหลักการทำงานของวงจรถอดรหัสได้
2. ออกแบบวงจรถอดรหัสได้
3. ประยุกต์ใช้งานวงจรถอดรหัสได้จริง

เครื่องมือและอุปกรณ์

1. แผงทดลองหลัก
2. แผงทดลองย่อยที่ 3
3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง

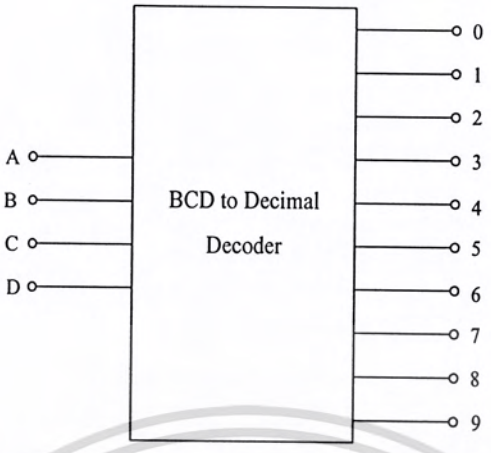
ทฤษฎี

8.1 วงจรถอดรหัส

เมื่อมีวงจรเข้ารหัสแล้ว ก็ต้องมีวงจรถอดรหัส (Decoder) วงจรถอดรหัสนี้จะรับสัญญาณระดับลอจิกในรูปรหัส Binary BCD เมื่อแปลงออกมาเป็นฐานสิบ ซึ่งก็ทำได้ทั้งวงจรไดโอด และ Gate Combination การแสดงผลออกมาเป็น LED 7 ส่วน (7 segment) ซึ่งจะทำให้การอ่านการแสดงผลได้ง่าย วงจรถอดรหัสก็ต้องเป็นวงจรถอดรหัสสำหรับจุด LED 7 ชิ้นส่วน

ดังนั้นวงจรถอดรหัสจึงต้องให้ เอาต์พุตไปจุด LED แต่ละชิ้นส่วนแล้วได้เอาต์พุตตามรหัสที่อินพุต เช่นถ้าป้อนรหัส BCD เป็น 0000 LED ชิ้นที่ a,b,c,d,e,f ต้องสว่าง ส่วนชิ้น g ดับนั่นคือ จะมองเห็นเป็นเลข 0 ในทำนองเดียวกันถ้า BCD อินพุตเป็น 0001 LED ชิ้น b,c ติดนอกนั้นดับจะมองเห็นเป็นเลข 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

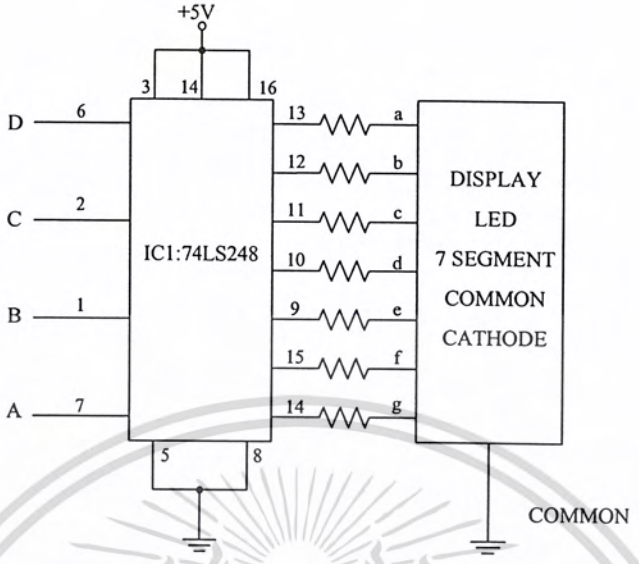


รูปที่ 8.1 ผังที่ทำงานของวงจรถอดรหัส BCD

ตารางที่ 8.1 ตารางความจริงของวงจรถอดรหัส BCD เป็น เอาต์พุต LED 7 ส่วน

อินพุต				เอาต์พุต								
D	C	B	A	1	2	3	4	5	6	7	8	9
0	0	0	0	0	0	0	0	0	0	0	0	0
0	0	0	1	1	0	0	0	0	0	0	0	0
0	0	1	0	0	1	0	0	0	0	0	0	0
0	0	1	1	0	0	1	0	0	0	0	0	0
0	1	0	0	0	0	0	1	0	0	0	0	0
0	1	0	1	0	0	0	0	1	0	0	0	0
0	1	1	0	0	0	0	0	0	1	0	0	0
0	1	1	1	0	0	0	0	0	0	1	0	0
1	0	0	0	0	0	0	0	0	0	0	1	0
1	0	0	1	0	0	0	0	0	0	0	0	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



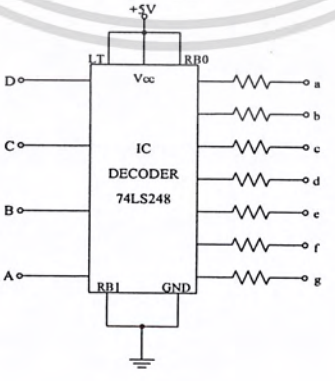
รูปที่ 8.2 วงจรถอดรหัส BCD เป็นเอาต์พุต LED 7 ส่วน

ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 3 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 8

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 3 ที่ตำแหน่ง +5 V และ GND

3. ต่อวงจรตามรูปป้อนอินพุตเข้า ต่อเอาต์พุต A, B, C และ D ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 8.2



รูปที่ 8.3 วงจรที่ใช้ในการทดลองข้อ 3

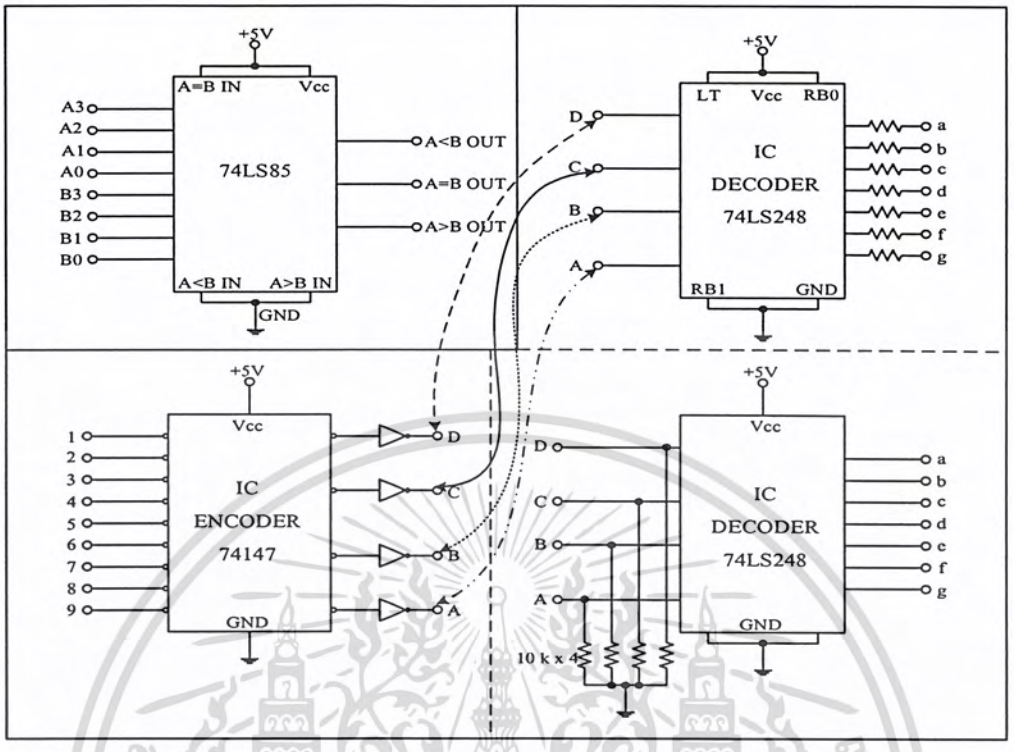
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 8.2

อินพุต				เอาต์พุต							
D	C	B	A	a	b	c	d	e	f	g	7 Segmrnt
0	0	0	0	1	1	1	1	1	1	0	0
0	0	0	1	0	1	1	0	0	0	0	1
0	0	1	0	1	1	0	1	1	0	1	2
0	0	1	1	1	1	1	1	0	0	1	3
0	1	0	0	0	1	1	0	0	1	1	4
0	1	0	1	1	0	1	1	0	1	1	5
0	1	1	0	1	0	1	1	1	1	1	6
0	1	1	1	1	1	1	0	0	1	0	7
1	0	0	0	1	1	1	1	1	1	0	8
1	0	0	1	1	1	1	1	0	1	1	9
1	0	1	0	-	-	-	-	-	-	-	-
1	0	1	1	-	-	-	-	-	-	-	-
1	1	0	0	-	-	-	-	-	-	-	-
1	1	0	1	-	-	-	-	-	-	-	-
1	1	1	0	-	-	-	-	-	-	-	-
1	1	1	1	-	-	-	-	-	-	-	-

4. ต่อวงจรตามรูปป้อนอินพุตเข้า ต่อเอาต์พุตไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 8.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 8.4 วงจรที่ใช้ในการทดลองข้อ 4

ตารางที่ 8.3

อินพุต									เอาต์พุต				
1	2	3	4	5	6	7	8	9	D	C	B	A	7 Segment
1	1	1	1	1	1	1	1	1	0	0	0	0	0
1	1	1	1	1	1	1	1	0	0	0	0	1	1
1	1	1	1	1	1	1	0	1	0	0	1	0	2
1	1	1	1	1	1	0	1	1	0	0	1	1	3
1	1	1	1	1	0	1	1	1	0	1	0	0	4
1	1	1	1	0	1	1	1	1	0	1	0	1	5
1	1	1	0	1	1	1	1	1	0	1	1	0	6
1	1	0	1	1	1	1	1	1	0	1	1	1	7
1	0	1	1	1	1	1	1	1	1	0	0	0	8
0	1	1	1	1	1	1	1	1	1	0	0	1	9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปผลการทดลอง

จากการทดลองสรุปได้ว่าวงจรถอดรหัสนี้จะรับสัญญาณระดับลอจิก ในรูปรหัส Binary BCD เมื่อแปลออกมาเป็นฐานสิบ ซึ่งก็ทำได้ทั้งวงจร Diode และ Gate Combination การแสดงผลออกมาเป็น LED 7 ส่วน (7 segment) ซึ่งจะทำให้การอ่านการแสดงผลได้ง่าย วงจรถอดรหัสก็ต้องเป็นวงจรถอดรหัสสำหรับจุด LED 7 ชิ้นส่วนซึ่งในใบงานการทดลองจะใช้ไอซีเบอร์ 74248 ถอดรหัสได้คือ 0 - 9

คำถามท้ายการทดลอง

1. วงจรถอดรหัสถ้าให้เอาต์พุตต่อร่วมกับ 7 Segment เมื่ออินพุตเป็นเลข BCD 0000 ชิ้นใดของ 7 Segment ที่จะต้องดับไป

(ก.) ชิ้น d
ข. ชิ้น e
ค. ชิ้น f
ง. ชิ้น g

2. วงจรถอดรหัสถ้าให้เอาต์พุตต่อร่วมกับ 7 Segment เมื่ออินพุตเป็นเลข BCD 0001 ชิ้นใดของ 7 Segment ที่จะต้องติดบ้าง

ก. ชิ้น a, b, c, d, d, e, f
(ข.) ชิ้น b, c
ค. ชิ้น a, b, g, e, d
ง. ชิ้น a, b, c, d, g

3. ข้อใดต่อไปนี้ไม่ใช้เบอร์ของไอซีถอดรหัส

ก. 74LS248
ข. MC14495
ค. 74147
(ง.) ข้อ ก และ ข.ถูก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. ข้อใดต่อไปนี้เป็นการถอดรหัสที่ไม่ถูกต้อง

ก. อินพุตเป็น BCD 0000 เอาต์พุตเป็น 0

ข. อินพุตเป็น BCD 1111 เอาต์พุตเป็น F

(ค.) อินพุตเป็น BCD 0110 เอาต์พุตเป็น 7

ง. อินพุตเป็น BCD 1011 เอาต์พุตเป็น B

5. วงจรถอดรหัสถ้าให้เอาต์พุตต่อร่วมกับ 7 Segment เมื่ออินพุตเป็นเลข BCD 1111 ชิ้นใดของ 7 Segment ที่จะต้องดับบ้าง

ก. ชิ้น g

(ข.) ชิ้น b, c, d

ค. ชิ้น f, e

ง. ติดทุกชิ้นไม่มีชิ้นไหนดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เฉลยใบงานที่ 9
ชิฟต์รีจิสเตอร์

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. บอกหลักการทำงานของชิฟต์รีจิสเตอร์แบบต่างๆ ได้
2. นำชิฟต์รีจิสเตอร์ไปประยุกต์ใช้งานจริงได้

เครื่องมือและอุปกรณ์

1. แผงทดลองหลัก
2. แผงทดลองย่อยที่ 4
3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง

ทฤษฎี

9.1 ชิฟต์รีจิสเตอร์

ชิฟต์รีจิสเตอร์เป็นกลุ่มของฟลิปฟลอปเพื่อทำหน้าที่เลื่อนข้อมูลทาง Binary ไปทางซ้ายหรือไปทางขวาก็ได้ ในบางกรณีอาจจะเลื่อนข้อมูลเป็นชุดในลักษณะขนาน ซึ่งก็แล้วแต่วงจรที่ออกแบบ ซึ่งชิฟต์รีจิสเตอร์เป็นอุปกรณ์ที่สำคัญมากในระบบดิจิตอล เพราะใช้เป็นอุปกรณ์ในการเก็บ ข้อมูลเลขฐานสองอันเป็นพื้นฐานสำคัญของการพัฒนาเป็นหน่วยความจำของระบบคอมพิวเตอร์ต่อไป

ชิฟรีจิสเตอร์มีอยู่ด้วยกัน 4 ชนิดคือ

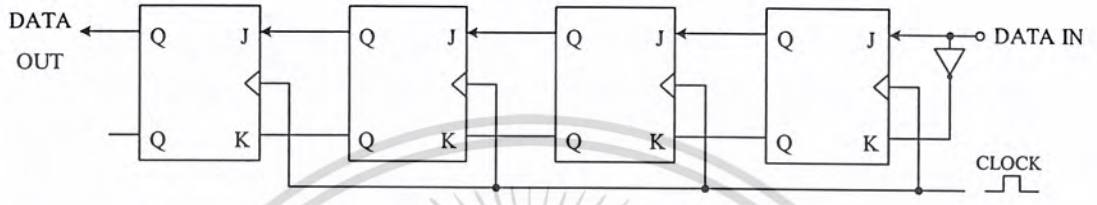
1. ข้อมูลเข้าแบบอนุกรม ข้อมูลออกแบบอนุกรม (Serial In Serial Out : SISO)
2. ข้อมูลเข้าแบบอนุกรม ข้อมูลออกแบบขนาน (serial In Parallel Out : SIPO)
3. ข้อมูลเข้าแบบขนาน ข้อมูลออกแบบอนุกรม (parallel In Serial Out : PISO)
4. ข้อมูลเข้าแบบขนาน ข้อมูลออกแบบขนาน (parallel In Parallel Out : PIPO)

1) ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าแบบอนุกรม ข้อมูลออกแบบอนุกรม

มีลักษณะวงจรเบื้องต้นดังรูปที่ 9.1 ซึ่งใช้ ดีฟลิปฟลอปต่อพ่วงกันข้อมูลที่จะเข้าอินพุต Data in ของดีฟลิปฟลอปตัวแรกเมื่อมีสัญญาณนาฬิกาลูกแรกเข้ามาข้อมูลจะออกมาปรากฏที่ขา QA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

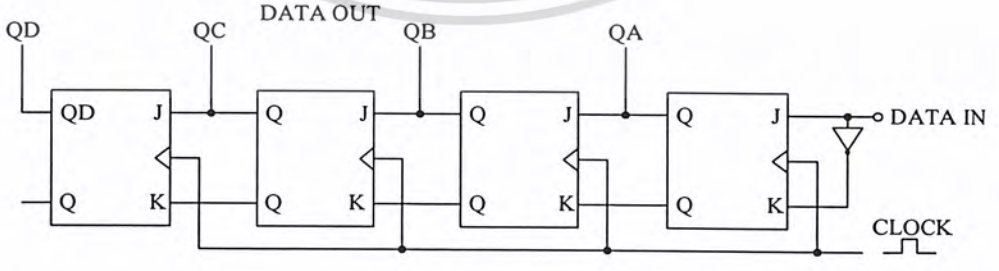
ของดีฟลิปฟลอปตัวแรกเมื่อสัญญาณนาฬิกาลูกที่สองเข้ามาข้อมูลจะเลือกออกไปที่ขา QB ของดีฟลิปฟลอปตัวที่สองจนถึงสัญญาณนาฬิกาลูกที่สี่เข้ามาข้อมูลจะออกมาทางขา QD ของดีฟลิปฟลอปตัวสุดท้าย จะเห็นได้ว่าข้อมูลที่ถูกส่งเข้ามาทาง Data in จะถูกเลื่อนมาออกทาง Data out ในลักษณะอนุกรม



รูปที่ 9.1 วงจรเบื้องต้นของชิฟรีจิสเตอร์แบบข้อมูลเข้าแบบอนุกรม ข้อมูลออกแบบอนุกรม (SISO)

2) ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าแบบอนุกรม ข้อมูลออกแบบขนาน

มีวงจรพื้นฐานโดยใช้เจเคฟลิปฟลอป ดังรูปที่ 9.2 เริ่มต้นด้วยการป้อนข้อมูล 1 เข้าที่ขา J หรือ Data in ของเจเคฟลิปฟลอปตัวที่ 1 เมื่อมีสัญญาณนาฬิกาเข้ามาสถานะทางเอาต์พุต Q ของเจเคฟลิปฟลอปตัวที่ 1 หรือ QA จะกลายเป็น 1 ทำให้ขา J ของเจเคฟลิปฟลอปตัวที่ 2 ได้รับลอจิก 1 เมื่อมีสัญญาณนาฬิกาลูกต่อไปเข้ามาทางเอาต์พุตของ Q ของเจเคฟลิปฟลอปตัวที่ 2 หรือ QB จะกลายเป็น 1 นั่นคือเกิดการเลื่อนข้อมูล 1 จากเจเคฟลิปฟลอปตัวที่ 1 ไปยังเจเคฟลิปฟลอปตัวที่ 2 แล้วจะเห็นได้ว่า ชิฟรีจิสเตอร์แบบ SIPO นี้คล้ายกับชิฟรีจิสเตอร์แบบ SISO มาก ต่างกันที่การนำข้อมูลออกไปใช้งาน โดยในแบบ SIPO จะนำข้อมูลที่ขา Q ของฟลิปฟลอปทุกตัวไปใช้งานพร้อมกัน

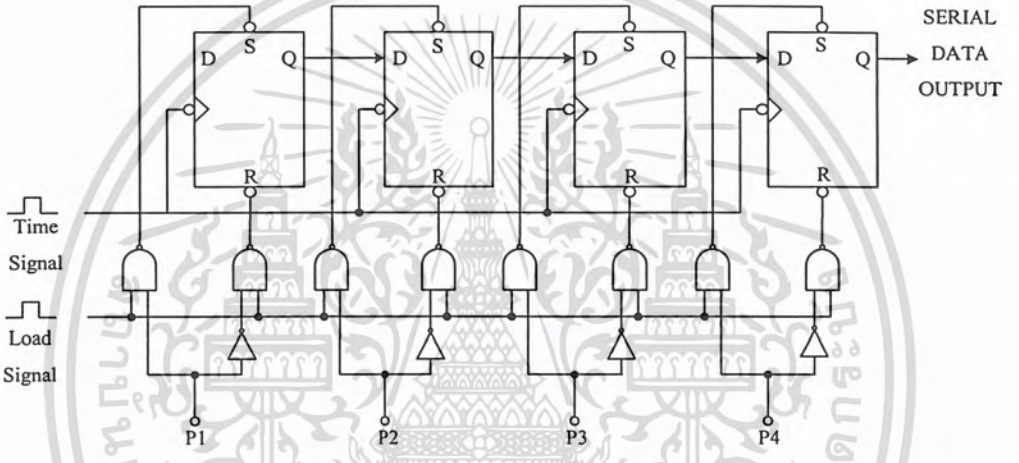


รูปที่ 9.2 วงจรเบื้องต้นของชิฟต์รีจิสเตอร์แบบข้อมูลเข้าแบบอนุกรม ข้อมูลออกแบบขนาน (SIPO)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3) ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าแบบขนาน ข้อมูลออกแบบอนุกรม

ในชิฟต์รีจิสเตอร์แบบนี้จะสามารถรับข้อมูลเข้าสู่ฟลิปฟลอปที่ทำหน้าที่เป็นรีจิสเตอร์ได้พร้อมกันในลักษณะขนานแทนที่จะรับข้อมูลโดยวิธีการอนุกรม ดังแสดงในรูปที่ 9.3 โดยใช้ขา Set และ Reset ของเจเคฟลิปฟลอปทุกตัวเป็นอินพุตสำหรับป้อนข้อมูล เริ่มต้นด้วยการล้างค่าของเจเคฟลิปฟลอปทุกตัวก่อนจากนั้นจึงป้อนข้อมูลเข้าที่ขา Set แล้วจึงป้อนสัญญาณนาฬิกา ฟลิปฟลอปจะทำงานตามจังหวะของสัญญาณนาฬิกาข้อมูลเอาต์พุตจะออกมาทาง Q ของเจเคฟลิปฟลอปตัวสุดท้าย

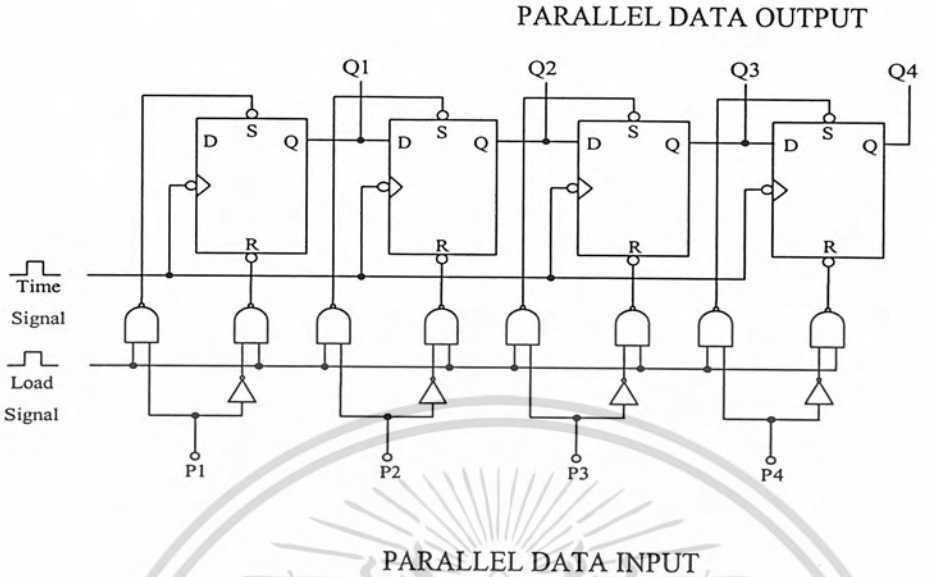


รูปที่ 9.3 วงจรเบื้องต้นของชิฟต์รีจิสเตอร์แบบขนาน ข้อมูลออกแบบอนุกรม (PISO)

4) ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าแบบขนาน ข้อมูลออกแบบขนาน

ชิฟต์รีจิสเตอร์แบบนี้จะรับข้อมูลพร้อมกันทุกบิต เมื่อมีสัญญาณนาฬิกาเข้ามาข้อมูลก็จะออกจากรีจิสเตอร์พร้อมกันทุกบิตเช่นกันชิฟต์รีจิสเตอร์แบบนี้จึงถูกนำมาใช้เป็นตัวพักข้อมูล (Latch) ในวงจรคอมพิวเตอร์ และเป็นพื้นฐานที่สำคัญของการสร้างไอซีหน่วยความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



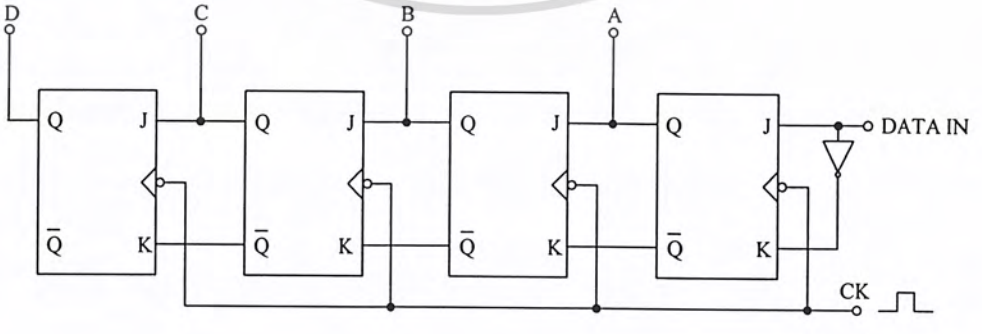
รูปที่ 9.4 วงจรเบื้องต้นของชิฟต์รีจิสเตอร์แบบขนานข้อมูลออกแบบขนาน (PIPO)

ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 4 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 9

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 4 ที่ตำแหน่ง +5 V และ GND

3. ต่อวงจรตามรูปป้อนข้อมูลเข้าที่ขา DATA IN จากนั้นป้อนพัลส์เพื่อเริ่มการนับทีละพัลส์เข้าที่ขา CK ต่อเอาต์พุต A, B, C และ D ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 9.1



รูปที่ 9.5 วงจรที่ใช้ในการทดลองข้อ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 9.1

CK	D	C	B	A
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	1	0	0
4	1	0	0	0
5	0	0	0	0

สรุปผลการทดลอง

จากการทดลองสรุปได้ว่ามีลักษณะวงจรเบื้องต้นซึ่งใช้ดีฟลิปฟลอปต่อพ่วงกัน ข้อมูลที่จะเข้าอินพุต Data in ของดีฟลิปฟลอปตัวแรก เมื่อมีสัญญาณนาฬิกาลูกแรกเข้ามาข้อมูลจะออกมาปรากฏที่ขา QA ของดีฟลิปฟลอปตัวแรก เมื่อสัญญาณนาฬิกาลูกที่สองเข้ามา ข้อมูลจะเลื่อกออกไปที่ขา QB ของดีฟลิปฟลอปตัวที่สองจนถึงสัญญาณนาฬิกาลูกที่สี่เข้ามา ข้อมูลจะออกมาทางขา QD ของดีฟลิปฟลอปตัวสุดท้าย จะเห็นได้ว่า ข้อมูลที่ถูกส่งเข้ามาทาง Data in จะถูกเลื่อนมาออกทาง Data out ในลักษณะอนุกรม

คำถามท้ายการทดลอง

1. ชิฟต์รีจิสเตอร์มีด้วยกันอยู่กี่ชนิด

ก. 2 ชนิด

ข. 3 ชนิด

(ค.) 4 ชนิด

ง. 5 ชนิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ชิฟต์รีจิสเตอร์เปรียบเสมือนอุปกรณ์ตัวใดในคอมพิวเตอร์

ก. ซีดีรอม

(ข) หน่วยความจำ

ค. คีย์บอร์ด

ง. เมาส์

3. Serial In Serial Out หรือ SISO หมายถึงอะไร

(ก) ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าอนุกรมข้อมูลออกอนุกรม

ข. ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าขนานข้อมูลออกอนุกรม

ค. ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าอนุกรมข้อมูลออกขนาน

ง. ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าขนานข้อมูลออกขนาน

4. ชิฟต์รีจิสเตอร์แบบรับข้อมูลพร้อมกันทุกบิตเมื่อมีสัญญาณนาฬิกาเข้ามาข้อมูลก็จะออกจากชิฟต์รีจิสเตอร์พร้อมกันทุกบิตคือชิฟต์รีจิสเตอร์แบบใด

ก. ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าอนุกรมข้อมูลออกขนาน

ข. ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าขนานข้อมูลออกอนุกรม

ค. ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าอนุกรมข้อมูลออกอนุกรม

(ง.) ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าขนานข้อมูลออกขนาน

5. ชิฟต์รีจิสเตอร์แบบรับข้อมูลทีละบิตเมื่อมีสัญญาณนาฬิกาเข้ามาข้อมูลก็จะออกจากชิฟต์รีจิสเตอร์พร้อมกันทุกบิตคือชิฟต์รีจิสเตอร์แบบใด

(ก) ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าอนุกรมข้อมูลออกขนาน

ข. ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าขนานข้อมูลออกอนุกรม

ค. ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าอนุกรมข้อมูลออกอนุกรม

ง. ชิฟต์รีจิสเตอร์แบบข้อมูลเข้าขนานข้อมูลออกขนาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เฉลยใบงานที่ 10
มัลติเพล็กซ์เซอร์และดีมัลติเพล็กซ์เซอร์

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. อธิบายหลักการทำงานของมัลติเพล็กซ์เซอร์และดีมัลติเพล็กซ์เซอร์ได้
2. ออกแบบวงจรมัลติเพล็กซ์เซอร์และดีมัลติเพล็กซ์เซอร์ได้
3. นำวงจรมัลติเพล็กซ์เซอร์และดีมัลติเพล็กซ์เซอร์ไปประยุกต์ใช้งานจริงได้

เครื่องมือและอุปกรณ์

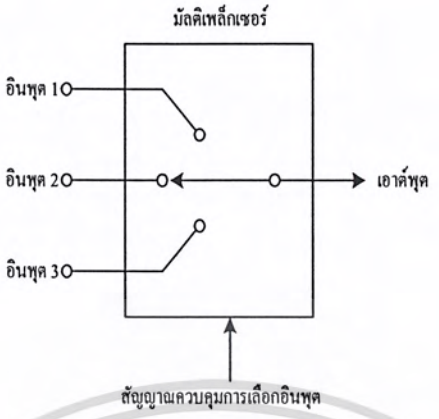
1. แผงทดลองหลัก
2. แผงทดลองย่อยที่ 3
3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง

ทฤษฎี

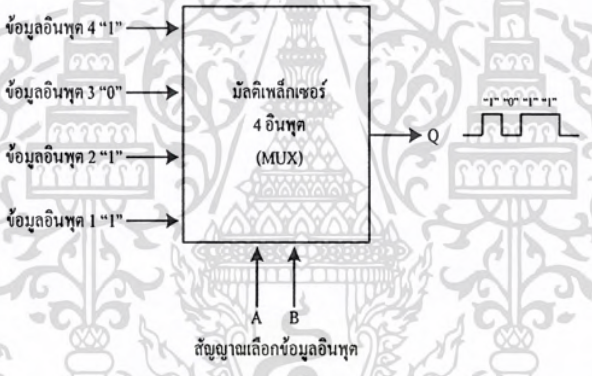
10.1 มัลติเพล็กซ์เซอร์

มัลติเพล็กซ์เซอร์ (Multiplexer : MUX) เป็นวงจรที่ใช้การเลือกอินพุตจำนวนมากมาเพียงอินพุตเดียวหรือเลือกเฉพาะที่ต้องการดังมีวงจรดังรูปที่ 10.1 บางทีอาจเรียกมัลติเพล็กซ์เซอร์ว่าตัวเลือกข้อมูล (Data Selector) โดยมีการป้อนรหัสเพื่อเลือกอินพุต ยกตัวอย่างในไอซีมัลติเพล็กซ์เซอร์ 4 อินพุตในรูปที่ 10.2 ขาอินพุต Data Select A และ B จะเป็นขาที่ใช้ป้อนสัญญาณเพื่อเลือกอินพุตถ้า A และ B เป็น “0” ทั้งคู่ก็หมายความว่า MUX จะเลือกข้อมูลอินพุต 1 บิต LSB ออกไปทางเอาต์พุต Q ถัดมาถ้า B= “0” A=”1” MUX จะเลือกข้อมูลอินพุต 3 ออกไปทางเอาต์พุต Q จนกระทั่ง B= “1”, A= “1” MUX จะเลือกข้อมูลอินพุตช่องที่ 4 บิต MSB ออกไปทางเอาต์พุต Q

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 10.1 วงจรสมบูรณ์ของมัลติเพล็กซ์เซอร์

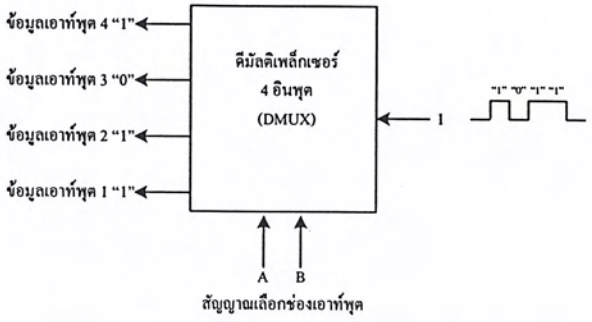


รูปที่ 10.2 ผังการทำงานของไอซีมัลติเพล็กซ์

10.2 ดีมัลติเพล็กซ์เซอร์

ดีมัลติเพล็กซ์เซอร์ (Demultiplexer : DMUX) บางทีเรียกตัวถอดรหัส มีหลักการทำงานดังแสดงในรูปที่ 10.3 อินพุตที่เข้ามายัง DMUX จะถูกเลือกให้ออกไปทางเอาต์พุต โดยการป้อนสัญญาณเข้ามาที่ขา channel data select หรือขาเลือกช่องเอาต์พุต ซึ่งก็คือขา A และ B เช่นเดียวกับ MUX เมื่ออินพุต A และ B เป็น "0" ข้อมูลออกไปทางเอาต์พุตช่องที่ 1 และจะเปลี่ยนแปลงตามลำดับไปจนถึงเมื่อ A และ B เป็น "1" ข้อมูลจะออกไปทางเอาต์พุตช่องที่ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



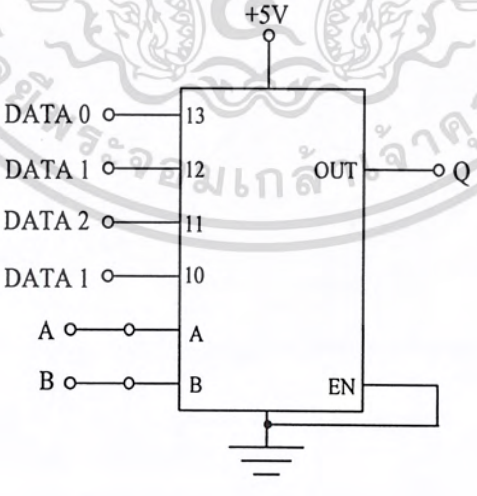
รูปที่ 10.3 ผังการทำงานของไอซีดีมัลติเพล็กซ์

ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 3 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 10

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 3 ที่ตำแหน่ง +5 V และ GND

3. ต่อวงจรตามรูปในการทดลอง โดยป้อนข้อมูล DATA 0 = 1, DATA 1 = 0, DATA 2=1 และ DATA 3 = 1 ป้อนลอจิกสวิตช์เข้าที่ขา A และ B ต่อเอาต์พุต Q ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 10.1



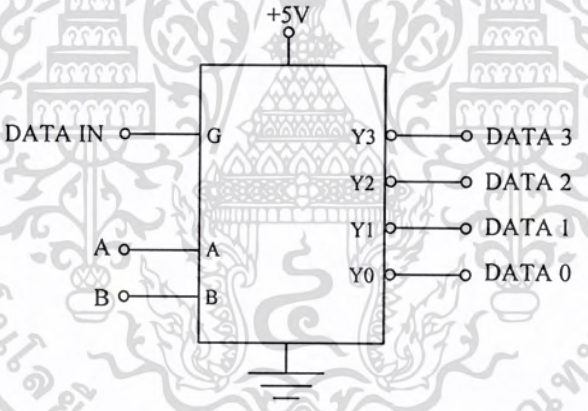
รูปที่ 10.4 วงจรที่ใช้ในการทดลองข้อ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 10.1

A	B	Q	ตรงกับข้อมูลอินพุตช่องที่
0	0	1	0
0	1	0	1
1	0	1	2
1	1	1	3

4. ต่อวงจรตามรูปในการทดลอง โดยป้อนข้อมูลที่ DATA IN และป้อนลอจิกสวิตช์เข้าที่ขา A และ B ต่อเอาต์พุต DATA 0, DATA 1, DATA 2 และ DATA 3 ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 10.2



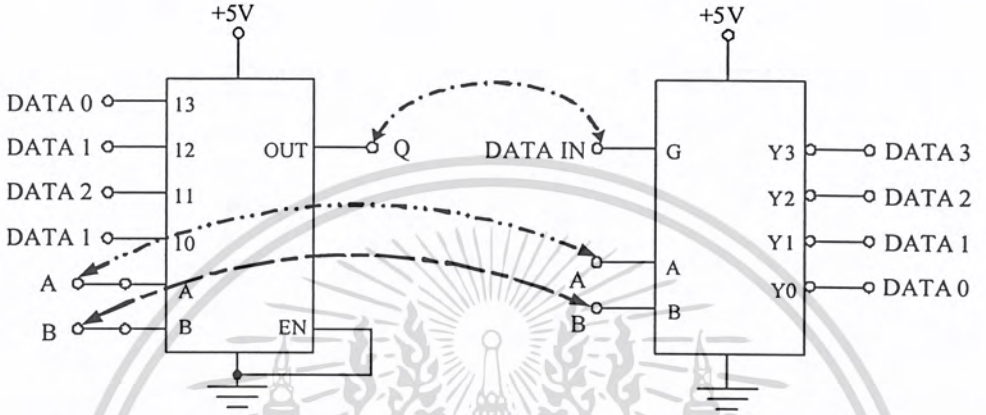
รูปที่ 10.5 วงจรที่ใช้ในการทดลองข้อ 4

ตารางที่ 10.2

ข้อมูลอินพุต	A	B	เอาต์พุต 3	เอาต์พุต 2	เอาต์พุต 1	เอาต์พุต 0
1	0	0	1	1	1	1
0	0	1	1	1	0	1
1	1	0	1	1	1	1
1	1	1	1	1	1	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. ต่อวงจรตามรูปในการทดลอง โดยป้อนข้อมูล DATA 0, DATA 1, DATA 2 และ DATA 3 แล้วป้อนลอจิกสวิตช์เข้าที่ขา A และ B ต่อเอาต์พุตไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 10.3



รูปที่ 10.6 วงจรที่ใช้ในการทดลองข้อ 5

ตารางที่ 10.3

อินพุต				SELECT		ข้อมูลเอาต์พุต			
D	C	B	A	S1	S2	D	C	B	A
1	1	0	1	0	0	1	1	0	1
1	1	0	1	0	1	1	1	0	1
1	1	0	1	1	0	1	1	0	1
1	1	0	1	1	1	1	1	0	1

สรุปผลการทดลอง

มัลติเพล็กซ์เซอร์ เป็นวงจรที่ใช้ในการเลือกอินพุตจำนวนมากมาเพียงอินพุตเดียว หรือเลือกเฉพาะที่ต้องการ บางทีอาจเรียกมัลติเพล็กซ์เซอร์ว่า ตัวเลือกข้อมูล (Data Selector) โดยมีการป้อนรหัสเพื่อเลือกอินพุต

ดีมัลติเพล็กซ์เซอร์ บางทีเรียกตัวถอดรหัส (Decoder) มีหลักการทำงานคืออินพุตที่เข้ามายัง DMUX จะถูกเลือกให้ออกไปทางเอาต์พุต โดยการป้อนสัญญาณเข้ามาที่ขา Channel Data Select

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หรือขาเลือกช่องเอาต์พุต ซึ่งก็คือขา A และ B เช่นเดียวกับ MUX เมื่ออินพุต A และ B เป็น “0” ข้อมูลออกไปทางเอาต์พุตช่องที่ 1 และจะเปลี่ยนแปลงตามลำดับไปจนถึงเมื่อ A และ B เป็น “1” ข้อมูลจะออกไปทางเอาต์พุตช่องที่ 4

คำถามท้ายการทดลอง

1. วงจรที่มีหลายอินพุตแต่มีเอาต์พุตเดียวที่เวลาใดเวลาหนึ่งเรียกว่าวงจรอะไร

ก. วงจรดีมัลติเพล็กซ์เซอร์

(ข.) วงจรมัลติเพล็กซ์เซอร์

ค. วงจรชิฟรีจิสเตอร์

ง. วงจรนับ

2. วงจรดีมัลติเพล็กซ์เซอร์มีกี่อินพุต

(ก.) 1 อินพุต

ข. 2 อินพุต

ค. 3 อินพุต

ง. 4 อินพุต

3. ข้อมูลที่ได้จากวงจรมัลติเพล็กซ์เซอร์จะถูกถอดออกมาด้วยวงจรใด

ก. วงจรเข้ารหัส

ข. วงจรนับ

(ค.) วงจรดีมัลติเพล็กซ์เซอร์

ง. วงจรชิฟรีจิสเตอร์

4. วงจรดีมัลติเพล็กซ์เซอร์จะเปรียบเสมือนกับสวิตช์ในลักษณะใด

ก. สวิตช์ที่มีทางออกเดียว

ข. สวิตช์ที่ไม่มีทางออกเลย

(ค.) สวิตช์ที่มีทางออกหลายๆ ทาง

ง. ไม่มีข้อใดถูก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. วงจรมัลติเพล็กซ์เซอร์ทำหน้าที่ควบคุมข้อมูลทางอินพุตเพราะอะไร

ก. มีข้อมูลเข้าทางอินพุตหลายตัว

ข. เพื่อเลือกเอาข้อมูลทีละตัวส่งต่อไปเอาต์พุต

ค. เพราะทำงานเป็นอุปกรณ์เลือกข้อมูล

(ง.)ถูกทุกข้อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เฉลยใบงานที่ 11
วงจรเปรียบเทียบ

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. อธิบายหลักการทำงานของวงจรเปรียบเทียบข้อมูลได้
2. ออกแบบวงจรเปรียบเทียบข้อมูลได้
3. นำวงจรเปรียบเทียบข้อมูลไปประยุกต์ใช้งานจริงได้

เครื่องมือและอุปกรณ์

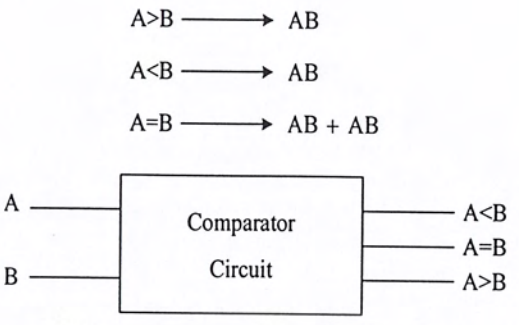
1. แผงทดลองหลัก
2. แผงทดลองย่อยที่ 3
3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง

ทฤษฎี

11.1 วงจรเปรียบเทียบ 1 บิต

วงจรเปรียบเทียบข้อมูลดิจิตอลจะให้เอาต์พุต 3 ลักษณะ คือ มากกว่า, น้อยกว่า และเท่ากัน โดยข้อมูลอินพุตจะมีตั้งแต่ 1 บิตขึ้นไป และต้องมีข้อมูลอย่างน้อย 2 ชุด คือ ชุด A และ ชุด B ดังมีผังการทำงานและตารางความจริงดังรูปที่ 11.1 ในการทดลองนี้จะขออธิบายการทำงาน และออกแบบวงจรเปรียบเทียบแบบ 1 บิตสามารถเขียนสมการลอจิกของเอาต์พุตได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

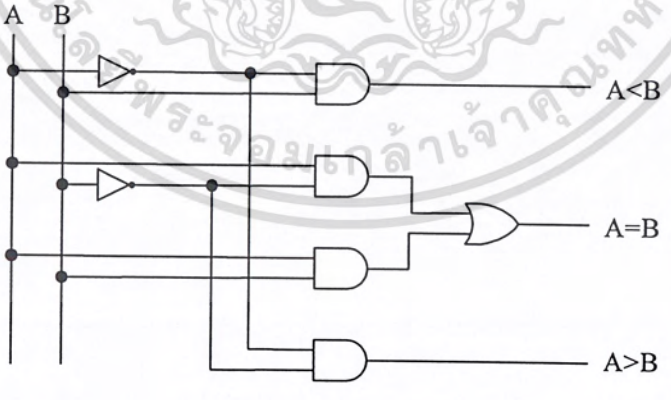


(ก) ผังการทำงานของวงจรเปรียบเทียบ

อินพุต		เอาต์พุต		
A	B	A<B	A=B	A>B
0	0	0	1	0
0	1	1	0	0
1	0	0	0	1
1	1	0	1	0

(ข) ตารางความจริงของวงจรเปรียบเทียบ

รูปที่ 11.1 วงจรเปรียบเทียบ 1 บิต



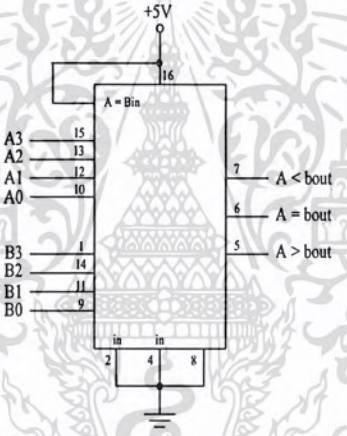
รูปที่ 11.2 วงจรเปรียบเทียบขนาด 1 บิต ที่สร้างจากตารางความจริงในรูปที่ 11.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

11.2 ไอซี วงจรเปรียบเทียบ

ไอซีวงจรเปรียบเทียบที่ถูกออกแบบให้ใช้ในการเปรียบเทียบ ได้แก่เบอร์ 74LS85 เป็นไอซีวงจรเปรียบเทียบข้อมูลดิจิตอลขนาด 4 บิต ซึ่งสามารถต่อขยายให้สามารถเปรียบเทียบข้อมูลได้มากกว่า 4 บิต

ในการต่อใช้งานไอซีเบอร์ 74LS85 เพื่อเปรียบเทียบข้อมูลไม่เกิน 4 บิต ขาอินพุตที่ใช้กำหนดสถานะของการเปรียบเทียบ A=B หรือ A=B In ต้องต่อกับไฟ +5V ส่วนขา A>B และ A<B In ให้ต่อลงกราวด์ ส่วนข้อมูลของ A และ B ทั้ง 4 บิต ก็ต่อเข้าที่อินพุต A0 – A3 และ B0 – B3 ตามลำดับ สำหรับเอาต์พุตมีด้วยกัน 3 ขาคือ A = B, A>B, A<B วงจรการต่อใช้งาน 74LS85 เบื้องต้นแสดงในรูปที่ 11.3

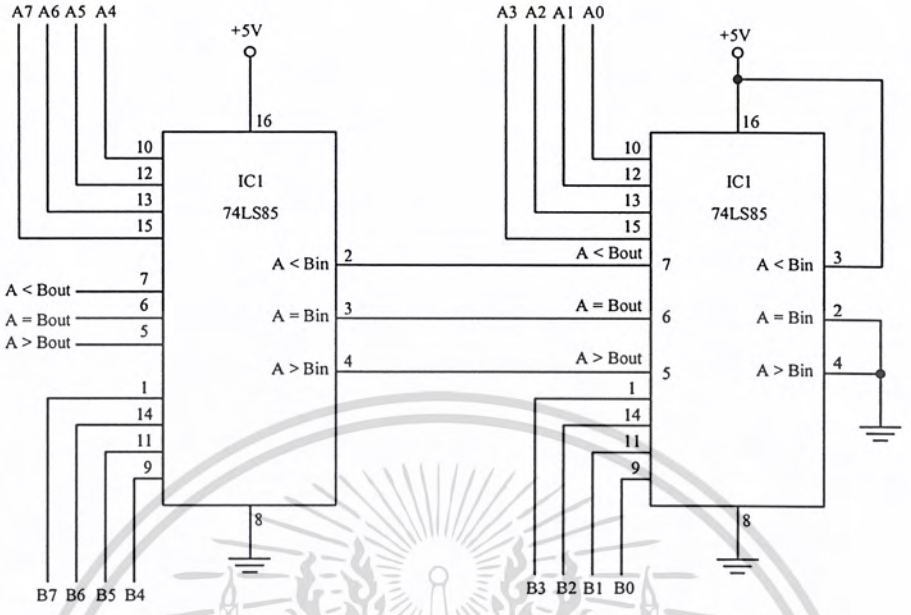


รูปที่ 11.3 วงจรการต่อใช้งาน 74LS85

ถ้าหากต้องการเพิ่มจำนวนบิตของข้อมูลที่ต้องการเปรียบเทียบ เช่น เพิ่มเป็นวงจรเปรียบเทียบขนาด 8 บิต ก็ต้องใช้ไอซี 74LS85 2 ตัวมาต่อพ่วงกันเริ่มต้นด้วยการแยกข้อมูล A และ B เป็นสองส่วน ส่วนละ 4 บิต แบ่งเป็น 4 บิตล่างคือ A0 – A3 และ B0 – B3 โดยต่อเข้าที่ขาอินพุต A0 – A1 และ B0 – B3 ของ 74LS85 ตัวแรกส่วนที่เหลือคือ 4 บิตบนคือ A4 – A7 และ B4 – B7 ให้ต่อเข้ากับขา A0 – A3 และ B0 – B3 ของ 74LS85 ตัวถัดไป

จากนั้นต่อขาเอาต์พุต A=B, A>B, A<B ของ 74LS85 ตัวแรกที่ใช้เปรียบเทียบข้อมูล 4 บิตล่างเข้ากับขาอินพุต A=B In, A>B In และ A<B In ของ 74LS85 ตัวต่อไปใช้เปรียบเทียบข้อมูล 4 บิตบน ส่วนขาอินพุตA=B In, A>B In และ A<B In ของ 74LS85 ตัวแรกให้ต่อตามข้อกำหนดเมื่อใช้ในการเปรียบเทียบข้อมูล 4 บิต ปกติจะได้วงจรเปรียบเทียบข้อมูลขนาด 8 บิตดังในรูปที่ 11.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



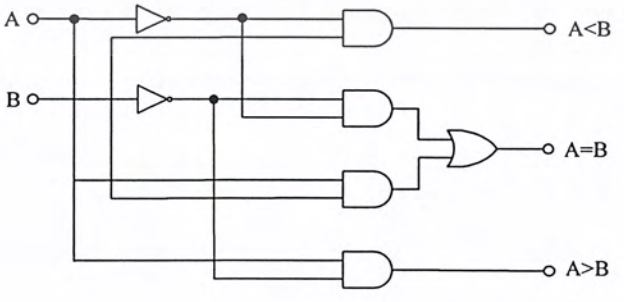
รูปที่ 11.4 การต่อวงจรเปรียบเทียบขนาด 8 บิต จากไอซี 74LS85 2 ตัว

ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 3 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 11

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 3 ที่ตำแหน่ง +5 V และ GND

3. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B จากนั้นต่อเอาต์พุต A<B, A=B, และ A>B ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 11.1



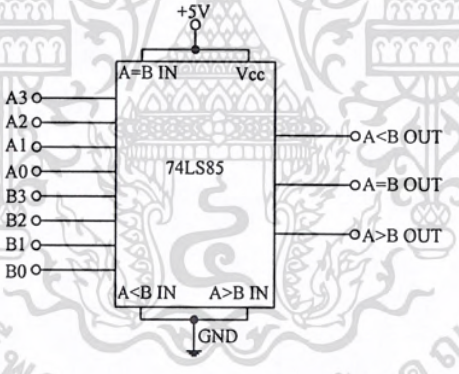
รูปที่ 11.5 วงจรที่ใช้ในการทดลองข้อ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 11.1

อินพุต		เอาต์พุต		
A	B	A<B	A=B	A>B
0	0	0	1	0
0	1	1	0	0
1	0	0	0	1
1	1	0	1	0

4. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขาอินพุตจากนั้นต่อเอาต์พุต A<B, A=B, และ A>B ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 11.2



รูปที่ 11.6 วงจรที่ใช้ในการทดลองข้อ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 11.2

อินพุต								เอาต์พุต		
A3	A2	A1	A0	B3	B2	B1	B0	A<B	A=B	A>B
0	0	0	0	0	0	0	0	0	1	0
1	0	0	0	0	0	0	0	0	0	1
1	0	0	1	1	0	0	0	0	1	0
1	1	0	1	1	0	0	1	0	0	1
1	0	0	1	1	1	0	1	1	0	0
1	0	1	1	1	0	1	1	0	1	0
1	0	1	1	1	0	0	1	0	0	1
1	0	0	1	1	0	1	1	1	0	0

สรุปผลการทดลอง

จากการทดลองเป็นวงจรเปรียบเทียบข้อมูลดิจิตอลจะให้เอาต์พุต 3 ลักษณะ คือ มากกว่า น้อยกว่า และเท่ากัน โดยข้อมูลอินพุตจะมีตั้งแต่ 1 บิตขึ้นไป และต้องมีข้อมูลอย่างน้อย 2 ชุด คือ ชุด A และ ชุด B ผลการทดลองจะแสดงออกทางเอาต์พุตที่เป็นตัวเปรียบเทียบว่าอินพุตมีลักษณะเป็นเช่นใด

คำถามท้ายการทดลอง

1. วงจรเปรียบเทียบข้อมูลจะให้เอาต์พุตออกได้กี่ลักษณะ

ก. 1 ลักษณะ

ข. 2 ลักษณะ

(ค.) 3 ลักษณะ

ง. 4 ลักษณะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ข้อใดไม่ใช่ลักษณะเอาต์พุตของวงจรเปรียบเทียบข้อมูล

ก. เท่ากัน

ข. ไม่เท่ากัน

ค. มากกว่า

ง. น้อยกว่า

3. ไอซีเบอร์ 74LS85 เป็นวงจรเปรียบเทียบข้อมูลขนาดกี่บิต

ก. 2 บิต

ข. 3 บิต

ค. 4 บิต

ง. 5 บิต

4. ถ้าต้องการเปรียบเทียบเพิ่มเป็น 8 บิตจะต้องทำอย่างไร

ก. ใช้วงจรเปรียบเทียบ 4 บิต

ข. ใช้วงจรเปรียบเทียบ 4 บิตเปรียบเทียบ 2 ครั้ง

ค. ใช้ไอซีเบอร์ 74LS85 มาต่อพ่วงกันสองตัว

ง. ไม่สามารถทำได้

5. วงจรเปรียบเทียบข้อมูลทางอินพุตจะต้องมีตั้งแต่ 1 บิตขึ้นไปและต้องมีอย่างน้อยกี่ชุด

ก. 2 ชุด

ข. 2 ชุดขึ้นไป

ค. 1 ชุด

ง. ถูกทั้ง ก และ ข

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เฉลยใบงานที่ 12
วงจรตรวจสอบพาริตี้

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. บอกความหมายของพาริตี้ได้
2. อธิบายความหมายและการทำงานของวงจรกำเนิดและตรวจสอบพาริตี้ได้
3. บอกประโยชน์ของวงจรกำเนิดและตรวจสอบพาริตี้ได้
4. นำวงจรกำเนิดและตรวจสอบพาริตี้ไปประยุกต์ใช้งานจริงได้

เครื่องมือและอุปกรณ์

1. แผงทดลองหลัก
2. แผงทดลองย่อยที่ 1
3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง

ทฤษฎี

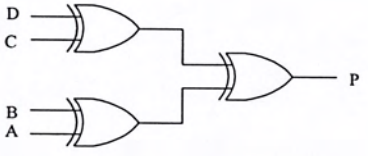
พาริตี้เป็นตัวแปรที่บ่งบอกถึงจำนวนของข้อมูล 1 ที่มีอยู่ทั้งหมดของกลุ่มข้อมูลหนึ่งๆ ถ้าหากข้อมูลนี้มีจำนวนบิตที่เป็น 1 รวมกันเป็นเลขคู่ คือมี 2,4,6,8 ฯลฯ พาริตี้ของข้อมูลกลุ่มนี้จะเป็นคู่ (Even Parity) ในทางตรงกันข้ามหากมีจำนวนบิตที่เป็น 1 รวมกันเป็นเลขคี่ 1,3,5,7 ฯลฯ พาริตี้ของข้อมูลกลุ่มนี้จะเป็นคี่ (Odd Parity)

12.1 การใช้พาริตี้ (Parity) ในการตรวจสอบข้อมูล

การแสดงค่าพาริตี้ของข้อมูลจะใช้ตัวแปรอีกหนึ่งที่เรียกว่าบิตพาริตี้ (Parity Bit) ซึ่งอาจส่งรวมไปกับข้อมูลหรือส่งแยกต่างหากก็ได้ถ้าบิตพาริตี้เป็น 0 หมายความว่า ข้อมูลนี้พาริตี้เป็นคู่ และจะเป็น 1 เมื่อข้อมูลมีพาริตี้เป็นคี่ในการรับส่งข้อมูลขนาด 8 บิต ถ้าหากข้อมูลที่ต้นทางเป็น 10110111 นั่นคือมีบิตที่เป็น 1 อยู่ 6 บิต ดังนั้นพาริตี้ของข้อมูลชุดนี้จึงเป็นคู่ บิตพาริตี้จึงเป็น 0 ถ้าหากปลายทางรับข้อมูลแล้วตรวจสอบพาริตี้ของข้อมูลแล้วพบว่าเป็นคี่แต่บิตพาริตี้ที่ส่งไปเป็นคู่ นั่นก็หมายความว่า ข้อมูลมีการผิดพลาดเกิดขึ้นแต่ถ้าหากทุกอย่างตรงกันก็สรุปได้ว่าข้อมูลที่รับได้มีความถูกต้องอย่างไรก็ตามการตรวจสอบข้อมูลโดยใช้พาริตี้นี้ก็อาจมีข้อผิดพลาดได้ ยกตัวอย่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เช่นหากข้อมูลที่พาริตี้เป็นคู่เกิดความผิดพลาดขึ้น 2 บิต คือเกิดข้อมูล 1 เพิ่มขึ้นหรือลดลง 2 บิต พาริตี้ที่ตรวจสอบได้จะเป็นคู่เหมือนเดิม



(ก) วงจรกำเนิดพาริตี้ของข้อมูลขนาด 4 บิต

อินพุต				เอาต์พุต
D	C	B	A	P
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

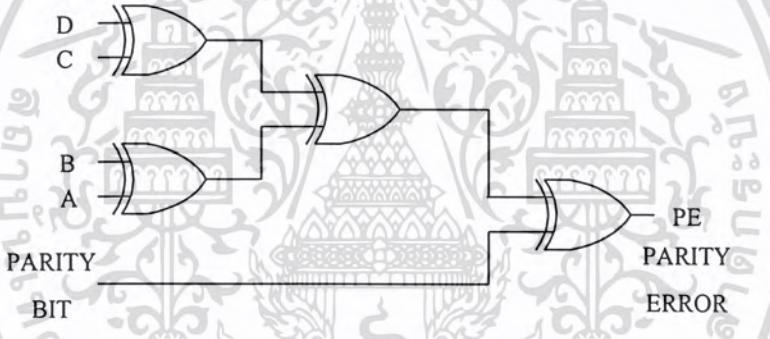
(ข) ตารางความจริงของวงจรกำเนิดพาริตี้ข้อมูลขนาด 4 บิต

รูปที่ 12.1 วงจรกำเนิดพาริตี้ข้อมูลขนาด 4 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

12.2 วงจรกำเนิดและตรวจสอบพาริตี้

พื้นฐานของวงจรนี้ คือ วงจรเอ็กคลูซีฟ-ออร์เกต ในรูปที่ 12.1 เป็นตารางความจริงและวงจรกำเนิดพาริตี้ของข้อมูลขนาด 4 บิต (4 Bit Parity Generator) จะเห็นได้ว่า เมื่อข้อมูล 1 มีจำนวนรวมเป็นเลขคู่ เอาต์พุตจะเป็น 0 เสมอ เอาต์พุตของวงจรนี้คือ บิตพาริตี้นั่นเอง ซึ่งจะส่งออกไปเป็นบิตที่ 5 ที่ปลายทางก็จะมีวงจรตรวจสอบพาริตี้ (Parity Checker) ซึ่งก็ได้พื้นฐานมาจากวงจรเอ็กคลูซีฟออร์เกตนั่นเอง ดังแสดงในรูปที่ 12.2 โดยวงจรตรวจสอบพาริตี้นี้ จะนำข้อมูลที่รับได้ 4 บิต มาตรวจสอบหาพาริตี้ก่อนว่ามีพาริตี้เป็นคู่หรือคี่ จากนั้นจึงตรวจสอบกับบิตพาริตี้ที่ส่งเข้ามาอีกครั้งหนึ่งเพื่อยืนยันผลการตรวจสอบหากว่าเอาต์พุตออกมาเป็น 0 หมายความว่า ไม่มีการผิดพลาดเกิดขึ้นพาริตี้ของข้อมูลกับบิตพาริตี้มีค่าตรงกัน แต่ถ้าไม่ตรงกันเอาต์พุตจะเป็น 1 เพื่อแจ้งแสดงว่าการตรวจสอบพาริตี้พบความผิดพลาดเกิดขึ้น (Parity Error)



รูปที่ 12.2 วงจรตรวจสอบพาริตี้ของข้อมูลขนาด 4 บิต

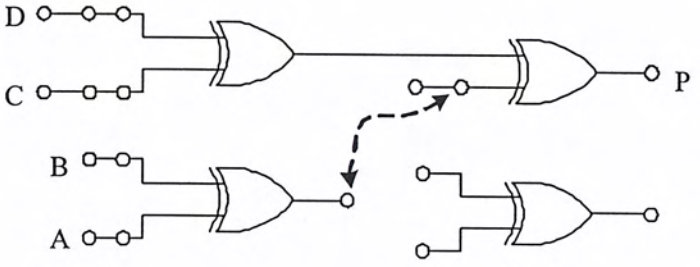
ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 1 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 12

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 1 ที่ตำแหน่ง +5 V และ GND

3. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B, C และ D จากนั้นต่อเอาต์พุต P ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 12.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



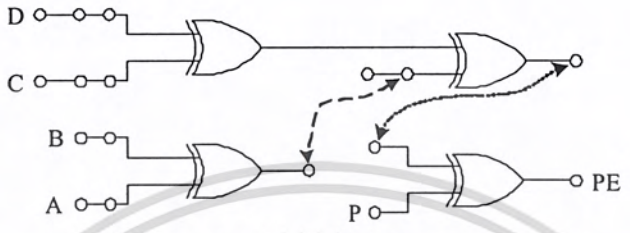
รูปที่ 12.3 วงจรที่ใช้ในการทดลองข้อ 3

ตารางที่ 12.1

อินพุต				P	P	ผลการเปรียบเทียบ
D	C	B	A	คำนวณ	จากการทดลอง	
0	0	0	0	0	0	0
0	0	0	1	1	1	0
0	0	1	0	1	1	0
0	0	1	1	0	0	0
0	1	0	0	1	1	0
0	1	0	1	0	0	0
0	1	1	0	0	0	0
0	1	1	1	1	1	0
1	0	0	0	1	1	0
1	0	0	1	0	0	0
1	0	1	0	0	0	0
1	0	1	1	1	1	0
1	1	0	0	0	0	0
1	1	0	1	1	1	0
1	1	1	0	1	1	0
1	1	1	1	0	0	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา A, B, C, D และ P จากนั้นต่อเอาต์พุต PE ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 12.2



รูปที่ 12.4 วงจรที่ใช้ในการทดลองข้อ 4

ตารางที่ 12.2

อินพุต				P	PE
D	C	B	A		
0	0	0	0	0	0
0	0	0	1	1	0
0	0	1	0	1	0
0	0	1	1	0	0
0	1	0	0	1	0
0	1	0	1	0	0
0	1	1	0	0	0
0	1	1	1	1	0
1	0	0	0	1	0
1	0	0	1	0	0
1	0	1	0	0	0
1	0	1	1	1	0
1	1	0	0	0	0
1	1	0	1	1	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 12.2 (ต่อ)

อินพุต				P	PE
D	C	B	A		
1	1	1	0	1	0
1	1	1	1	0	0

สรุปผลการทดลอง

จากการทดลองจะเห็นได้ว่าพาริตี้เป็นตัวแปรที่บ่งบอกถึงจำนวนของข้อมูล 1 ที่มีอยู่ทั้งหมดของกลุ่มข้อมูลหนึ่งๆ ถ้าหากข้อมูลนี้มีจำนวนบิตที่เป็น 1 รวมกันเป็นเลขคู่ คือมี 2,4,6,8 ฯลฯ พาริตี้ของข้อมูลกลุ่มนี้จะเป็นคู่ (Even Parity) ในทางตรงกันข้ามหากมีจำนวนบิตที่เป็น 1 รวมกันเป็นเลขคี่ 1,3,5,7 ฯลฯ พาริตี้ของข้อมูลกลุ่มนี้จะเป็นคี่ (Odd Parity)

คำถามท้ายการทดลอง

1. พาริตี้เป็นตัวแปรที่บอกถึงจำนวนของข้อมูล 1 ที่มีอยู่ทั้งหมดของกลุ่มข้อมูลหนึ่งถ้าหากข้อมูลมีจำนวนบิตที่เป็น 1 รวมกันเป็นเลขคู่จะเรียกพาริตี้ของข้อมูลกลุ่มนี้ว่าอย่างไร

ก. Odd Parity

(ข.) Even Parity

ค. Parity Bit

ง. Parity

2. พาริตี้เป็นตัวแปรที่บอกถึงจำนวนของข้อมูล 1 ที่มีอยู่ทั้งหมดของกลุ่มข้อมูลหนึ่งถ้าหากข้อมูลมีจำนวนบิตที่เป็น 1 รวมกันเป็นเลขคี่จะเรียกพาริตี้ของข้อมูลกลุ่มนี้ว่าอย่างไร

(ก.) Odd Parity

ข. Even Parity

ค. Parity Bit

ง. Parity

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. การแสดงค่าพาริตี้ของข้อมูลจะใช้ตัวแปรอีกตัวแปรหนึ่งเรียกว่าอะไร

ก. Odd Parity

ข. Even Parity

(ค.) Parity Bit

ง. Parity

4. ถ้าข้อมูลคือ 1110111 พาริตี้ของข้อมูลเป็นคู่ บิตพาริตี้จะเป็นเท่าไหร่

ก. 10

ข. 01

(ค.) 0

ง. 1

5. ทำไมต้องมีการตรวจข้อมูลโดยใช้พาริตี้

ก. ง่ายต่อการตรวจสอบ

ข. ไม่ยุ่งยากไม่ซับซ้อน

ค. สามารถรู้ได้ว่าข้อมูลผิดพลาดหรือไม่

(ง.) ถูกทุกข้อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เฉลยใบงานที่ 13
วงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณแอนะลอกและ วงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอล

วัตถุประสงค์

เพื่อให้นักศึกษาสามารถ

1. อธิบายการทำงานของวงจรแปลงสัญญาณแอนะลอกและวงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอลได้
2. ออกแบบวงจร ADC และ DAC ชนิดต่างๆ ได้
3. นำไอซี ADC และ DAC ไปประยุกต์ใช้งานได้

เครื่องมือและอุปกรณ์

1. แผงทดลองหลัก
2. แผงทดลองย่อยที่ 5
3. เครื่องคอมพิวเตอร์พร้อมโปรแกรม 1 เครื่อง
4. มัลติมิเตอร์

ทฤษฎี

13.1 การแปลงสัญญาณดิจิตอลเป็นแอนะลอก

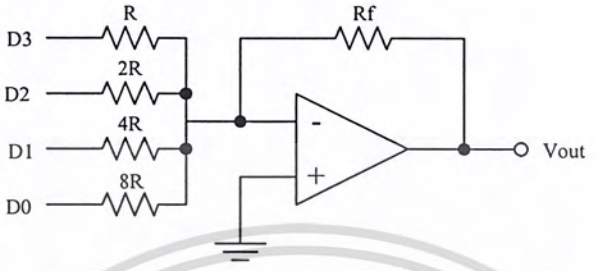
ทุกวันนี้คอมพิวเตอร์เข้ามามีบทบาทต่อมนุษย์มากขึ้น อุปกรณ์ประเภทวงจรแปลงสัญญาณดิจิตอลเป็นแอนะลอก ก็มีบทบาทเพิ่มขึ้นด้วย จะพบว่าเสียงดนตรีเสียงพูดก็เป็นลักษณะดิจิตอลจะสามารถจำกัดเสียงรบกวนและส่งสัญญาณในรูปของกระแสไฟฟ้าได้ง่ายและเมื่อต้องการใช้งานจริงทางเครื่องรับจะถูกเปลี่ยนกลับให้เป็นสัญญาณแอนะลอกอีกครั้งหนึ่ง

วงจร DAC แบบกำหนดน้ำหนักตายตัว

ตัวอย่างการแปลงสัญญาณดิจิตอลเป็นแอนะลอกที่สามารถทำความเข้าใจได้ง่ายที่สุดคือวิธีที่เรียกว่า กำหนดน้ำหนักตัวต้านทาน (Weighted Resistor) ดังแสดงในวงจรพื้นฐานตามรูปที่ 13.1 ซึ่งก็คือ วงจรรวมสัญญาณ (Summing Amplifier) นั่นเอง จากรูปที่ 13.1 เป็น DAC ขนาด 4 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

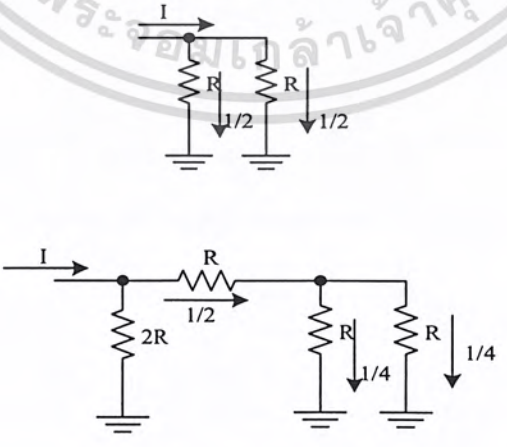
ตัวความต้านทาน 4 ตัวที่ต่ออนุกรมอินพุตจะมีค่าแตกต่างกันตามสัดส่วนที่กำหนดไว้คือ 1,2,4 และ 8 เท่า เช่นถ้า R = 10 kΩ ตัวความต้านทานตัวต่อไปต้องมีค่า 20 kΩ, 40 kΩ และ 80 kΩ เป็นต้น



รูปที่ 13.1 วงจรแปลงสัญญาณดิจิตอลเป็นแอนะลอกแบบกำหนดน้ำหนักตัวความต้านทาน

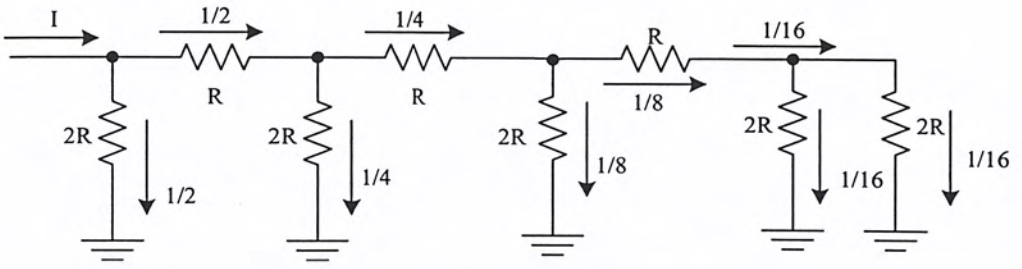
วงจร DAC แบบ R-2R แลดเดอร์

เป็นวงจร DAC แบบหนึ่งที่นิยมใช้กันมาก เริ่มต้นจากวงจรตัวความต้านทานขนานกัน 2 ตัว ดังในรูปที่ 13.2 (ก) หากตัวความต้านทานสองตัวมีค่าเท่ากันกระแสที่ไหลผ่านตัวความต้านทานทั้งสองตัวจะมีค่าเท่ากัน คือ เท่ากับ 1/2 จากนั้นทำการเปลี่ยนค่าของตัวความต้านทานเพื่อขยายสาขาของวงจรดังรูปที่ 13.2 (ข) ค่าความต้านทานทั้งด้านซ้ายและด้านขวามือของจุด X จะมีค่าเท่ากันคือ 2R ทำให้ปริมาณกระแสที่ไหลผ่านเท่ากันคือ 1/2 จากจุด X มีกระแสไหลเข้า 1/2 จะถูกแยกเป็นสองทางด้วยตัวความต้านทาน 2R สองตัวที่ขนานกัน กระแสที่ไหลผ่านวงจรในสาขานี้จึงเป็น 1/4



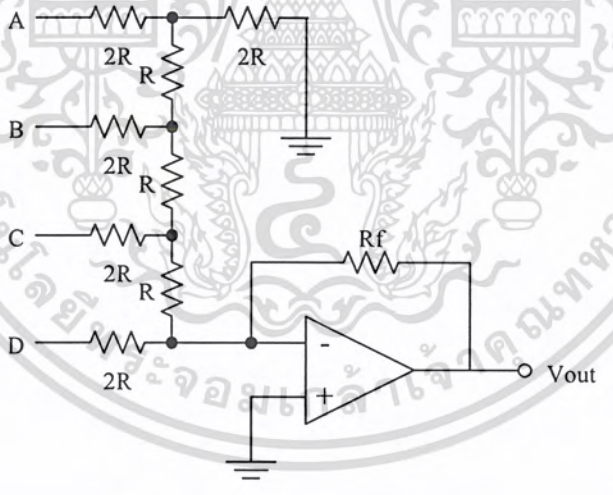
รูปที่ 13.2 พื้นฐานของวงจร R-2R แลดเดอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 13.2 (ต่อ) พื้นฐานของวงจร R-2R แลดเดอร์

นั่นหมายความว่าหากต่อพ่วงวงจรความต้านทานเข้าไปอีกหลายสาขาก็จะทำให้ถูกเฉลี่ยมากขึ้นเหมือนกับการสร้างบันไดของกระแสทีละขั้นด้วยอัตราส่วนของตัวความต้านทานที่คงที่ คือ R และ 2R ดังในวงจรรูปที่ 13.2 จากนั้นนำวงจร R-2R แลดเดอร์นี้ต่อเข้ากับวงจรแปลงค่ากระแสเป็นแรงดันโดยใช้ออปแอมป์ ดังในรูปที่ 13.3



รูปที่ 13.3 วงจรแปลงสัญญาณดิจิตอลเป็นแอนะลอกแบบ R-2R แลดเดอร์

ไอซีแปลงสัญญาณดิจิตอลเป็นแอนะลอกแบบ R-2R แลดเดอร์

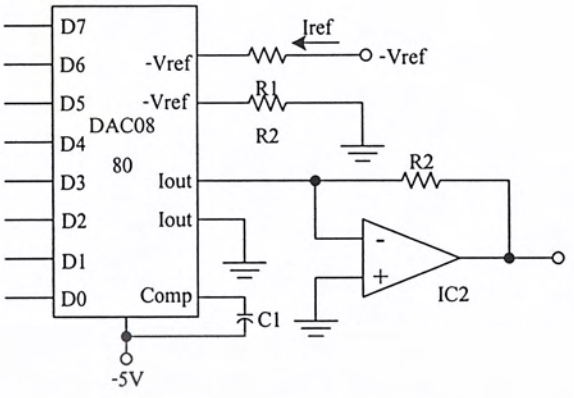
กระแสสูงสุดของวงจรจะสามารถคำนวณได้จาก DAC0800

$Iout = (255/256)\ Iref$

ส่วนแรงดันเอาต์พุตสูงสุดคำนวณได้จาก

$Vout = Iout \times RL$

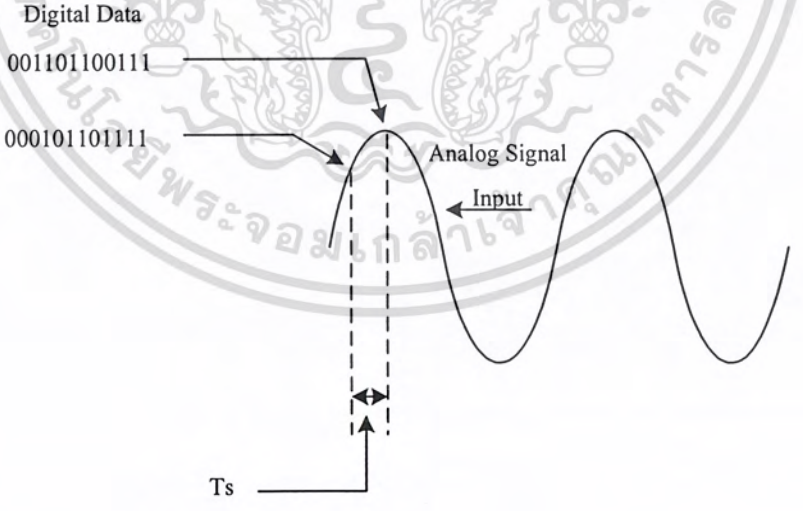
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 13.4 วงจรใช้งานเบื้องต้นของไอซี DAC0800

13.2 การแปลงสัญญาณแอนะลอกเป็นดิจิตอล

การแปลงสัญญาณแอนะลอกเป็นดิจิตอล สัญญาณจะถูกแปลงเป็นจำนวนทางดิจิตอล โดยการสุ่มสัญญาณหรือการแซมปลิ้ง (Sampling) ดังจะเห็นได้ในรูปที่ 13.5 ถ้าสมมติว่ามีเอาต์พุต 8 เส้น โดยเอาต์พุตแต่ละเส้นแสดงสถานะทางลอจิกเป็น 1 หรือ 0 จะมีความแตกต่างทางรหัสไบนารีทั้งหมด 256 รหัส

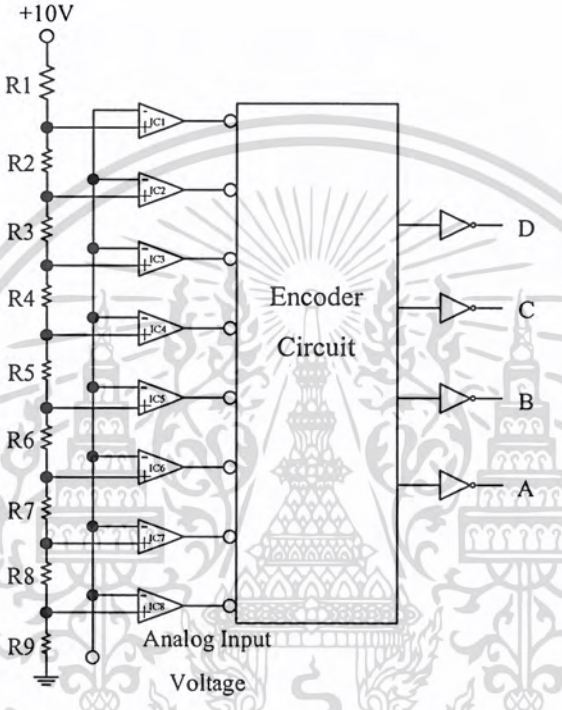


รูปที่ 13.5 การสุ่มสัญญาณแอนะลอกเพื่อกำหนดข้อมูลดิจิตอล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1) การแปลงสัญญาณแอนะลอกเป็นดิจิตอลการเปรียบเทียบแรงดัน (Voltage Comparator ADC)

หลักการเบื้องต้นคือใช้การเปรียบเทียบแรงดันระหว่างอินพุตกับแรงดันอ้างอิงจากนั้นวงจรเปรียบเทียบแรงดันจะส่งสัญญาณสูงและต่ำซึ่งแทนผลการเปรียบเทียบเข้าสู่วงจรรหัสเพื่อกำหนดข้อมูลดิจิตอลทางเอาต์พุตต่อไป ตัวอย่างดังในรูปที่ 13.6



รูปที่ 13.6 การแปลงสัญญาณแอนะลอกเป็นดิจิตอลแบบเปรียบเทียบแรงดัน

ตัวความต้านทาน R1 – R9 ทำหน้าที่กำหนดแรงดันอ้างอิงให้แก่ออปแอมป์ IC1 – IC8 ซึ่งทำหน้าที่เปรียบเทียบแรงดันอินพุตกับแรงดันอ้างอิงหากแรงดันอินพุตมีค่ามากกว่าแรงดันอ้างอิงที่จุดใดออปแอมป์ตัวนั้นจะทำงานให้เอาต์พุตเป็นแรงดันต่ำส่งไปยังวงจรเข้ารหัสในทางตรงกันข้ามหากแรงดันอินพุตน้อยกว่าแรงดันอ้างอิง ออปแอมป์จะไม่ทำงาน

ยกตัวอย่าง ถ้าแรงดันอินพุตมีค่า 5V จะทำให้ IC1 ทำงานเกิดสัญญาณแรงดันต่ำป้อนไปยังวงจรป้อนรหัสซึ่งไอซีเบอร์ 74LS147 ได้ข้อมูลเอาต์พุตเป็น 1011 ซึ่งต้องกลับสถานะลอจิกด้วยนอตเกตเป็น 0100 จะได้ค่าข้อมูลดิจิตอลตามต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

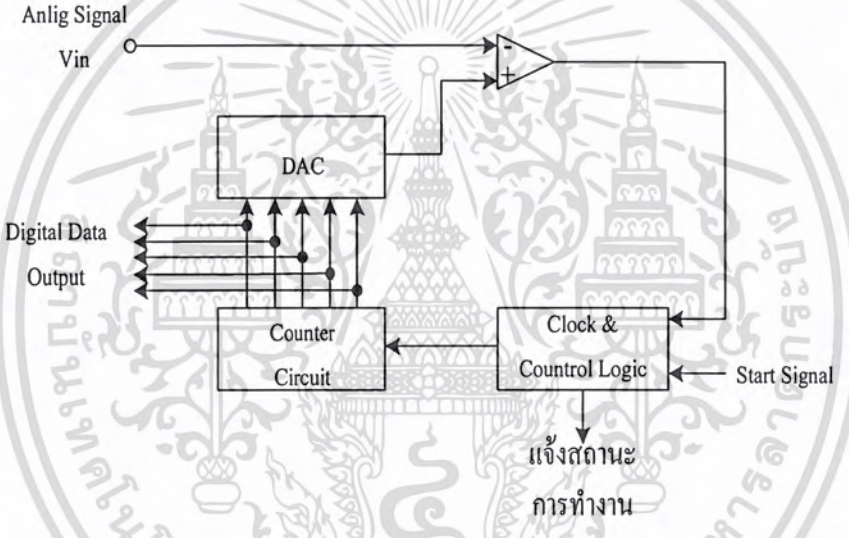
2) การแปลงสัญญาณแอนะลอกเป็นดิจิตอลวงจรนับแรมป์ (Simple Counter-Ramp ADC)

มีผังการทำงานดังรูปที่ 13.7 แบ่งเป็น 4 ส่วนใหญ่ๆ คือ

1. วงจรกำเนิดสัญญาณนาฬิกาและควบคุมลอจิก (Clock & Control Logic) ส่วนนี้จะได้รับสัญญาณให้เริ่มทำงานแล้วส่งสัญญาณนาฬิกาไปยังวงจรนับ

2. วงจรนับ ส่วนนี้จะทำการนับค่าตามสัญญาณนาฬิกาที่ส่งเข้ามาแล้วส่งต่อไปยังวงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอล

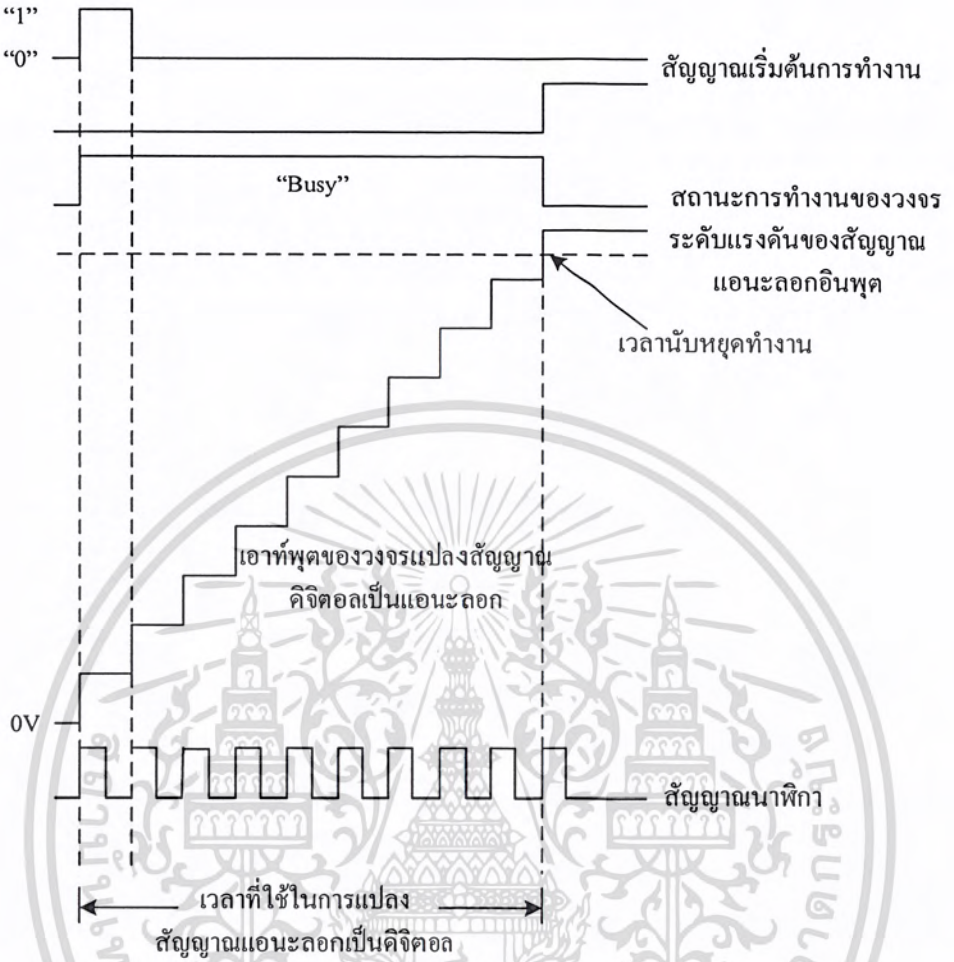
3. วงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอล (ADC) ในส่วนนี้จะแปลงค่าของการนับจากวงจรนับเป็นแรงดันไฟตรง เพื่อส่งไปยังวงจรเปรียบเทียบแรงดัน



รูปที่ 13.7 ผังการทำงานของวงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอลแบบวงจรนับแรมป์

4. วงจรเปรียบเทียบแรงดัน จะทำหน้าที่เปรียบเทียบแรงดันจากวงจร DAC กับแรงดันแอนะลอกที่ส่งเข้ามาทางอินพุตของวงจร (Vin) หากยังไม่เท่ากับวงจรเปรียบเทียบแรงดันจะส่งสัญญาณไปยังวงจรกำเนิดสัญญาณนาฬิกาและส่วนควบคุมลอจิกให้ทำงานต่อไป เพื่อให้วงจรนับและวงจร DAC ทำงานจนกระทั่งแรงดันจากวงจร DAC มีค่าเท่ากับแรงดันอินพุต วงจรเปรียบเทียบจะทำการส่งสัญญาณควบคุมให้วงจรทั้งหมดหยุดทำงาน ค่าของวงจรนับครั้งสุดท้ายคือ ผลลัพธ์ของวงจร ADC แบบนี้ ในรูปที่ 13.9 เป็นผังแสดงเวลาการทำงานของวงจร ADC แบบวงจรนับแรมป์นี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 13.8 ผังเวลาแสดงการทำงานของวงจรแปลงสัญญาณแอนะลอกเป็นดิจิตอล แบบวงจรนับแรมป์

ไอซีแปลงสัญญาณแอนะลอกเป็นดิจิตอล (ADC 0804)

ความถี่ของสัญญาณนาฬิกาภายในได้จาก RC ภายนอก โดยค่าความถี่หาได้จากสมการ

F = 1.1/RC

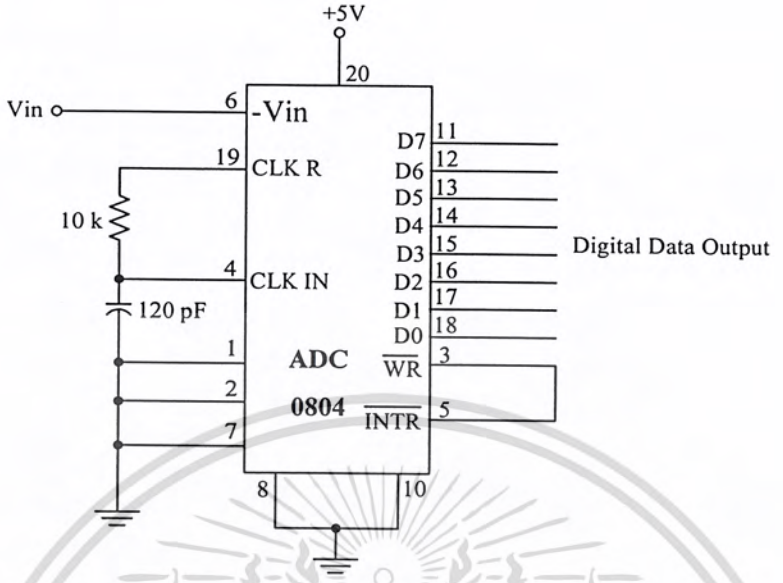
F = ความถี่เอาต์พุต

R = ค่าความต้านทาน

C = ค่าตัวเก็บประจุ

ความถี่ของสัญญาณนาฬิกายิ่งมากขึ้นเท่าใดมีผลทำให้ข้อมูลดิจิตอลทางเอาต์พุตมีค่าสอดคล้องกับสัญญาณแอนะลอกอินพุตมากขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



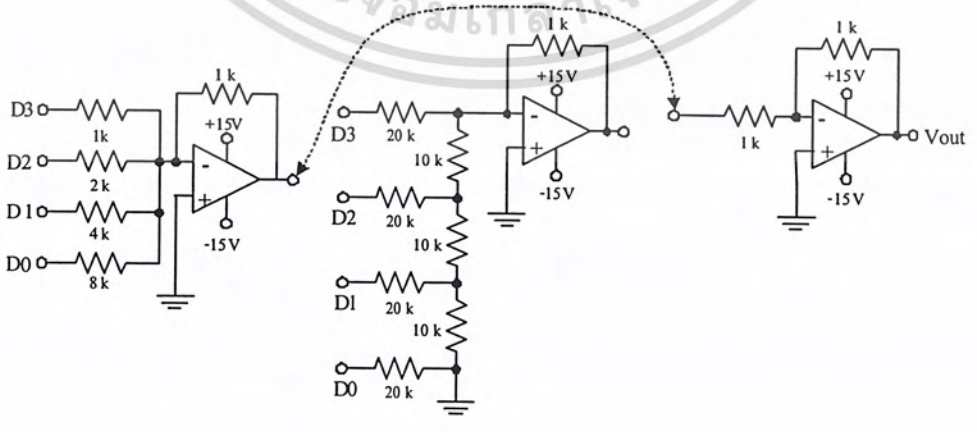
รูปที่ 13.9 การต่อวงจรเพื่อให้ ADC0804 ทำงานต่อเนื่อง

ลำดับขั้นการทดลอง

1. นำแผงทดลองย่อยที่ 5 มาต่อเข้ากับแผงทดลองหลัก แล้วทำการเข้าสู่โปรแกรมการทดลองที่ 13

2. จ่ายไฟเลี้ยงให้กับแผงทดลองย่อยที่ 5 ที่ตำแหน่ง +5 V และ GND

3. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา D0, D1, D2 และ D3 จากนั้นทำการวัดเอาต์พุตด้วยมัลติมิเตอร์เพื่อทำการวัดแรงดัน และบันทึกผลการทดลองในตารางที่ 13.1



รูปที่ 13.10 วงจรที่ใช้ในการทดลองข้อ 3

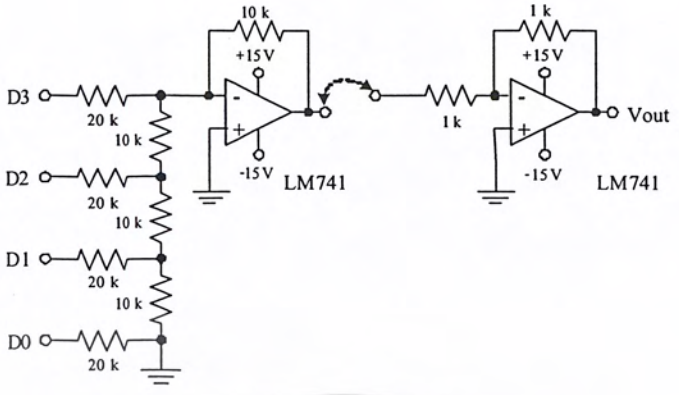
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 13.1

อินพุต				เอาต์พุต
D3	D2	D1	D0	weight
0	0	0	0	0.310
0	0	0	1	0.88
0	0	1	0	1.46
0	0	1	1	2.03
0	1	0	0	2.57
0	1	0	1	3.15
0	1	1	0	3.72
0	1	1	1	4.28
1	0	0	0	4.77
1	0	0	1	5.35
1	0	1	0	5.90
1	0	1	1	6.48
1	1	0	0	7.01
1	1	0	1	7.58
1	1	1	0	8.10
1	1	1	1	8.16

4. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา D0, D1, D2 และ D3 จากนั้นทำการวัดเอาต์พุตด้วยมัลติมิเตอร์เพื่อทำการวัดแรงดัน และบันทึกผลการทดลองในตารางที่ 13.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



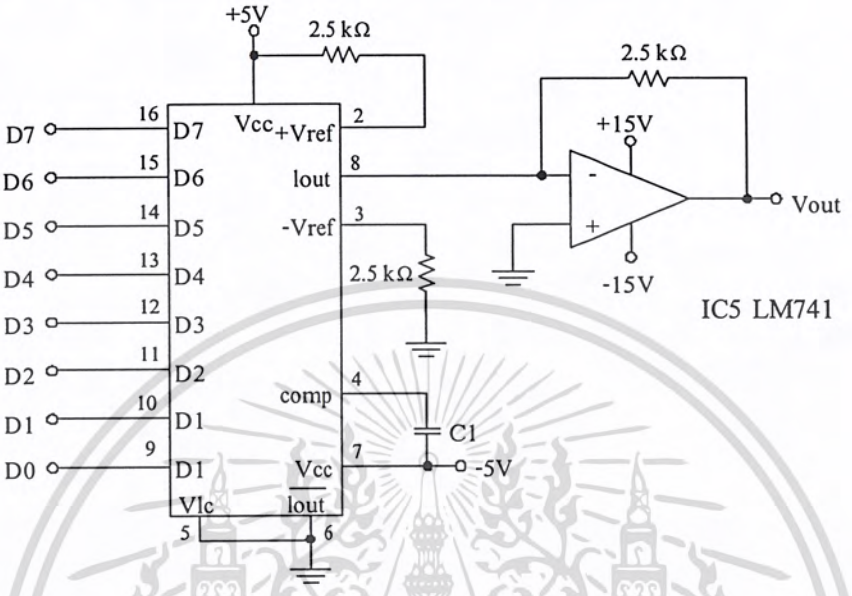
รูปที่ 13.11 วงจรที่ใช้ในการทดลองข้อ 4

ตารางที่ 13.2

Input				Output
D3	D2	D1	D0	R-2R
0	0	0	0	0.08
0	0	0	1	0.29
0	0	1	0	0.62
0	0	1	1	0.84
0	1	0	0	1.23
0	1	0	1	1.44
0	1	1	0	1.75
0	1	1	1	1.98
1	0	0	0	0.08
1	0	0	1	0.29
1	0	1	0	0.62
1	0	1	1	0.83
1	1	0	0	1.23
1	1	0	1	1.45
1	1	1	0	1.75
1	1	1	1	1.98

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. ต่อวงจรตามรูปป้อนอินพุตจากลอจิกสวิตช์เข้าที่ขา D0 - D7 จากนั้นทำการวัดเอาต์พุตด้วยมัลติมิเตอร์เพื่อทำการวัดแรงดัน และบันทึกผลการทดลองในตารางที่ 13.3



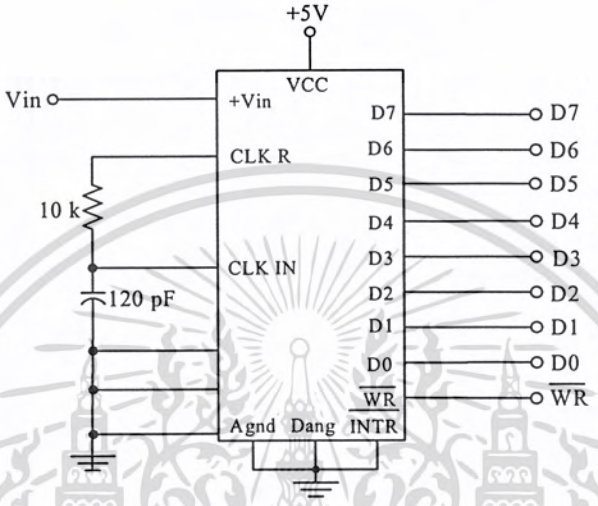
รูปที่ 13.12 วงจรที่ใช้ในการทดลองข้อ 5

ตารางที่ 13.3

อินพุต								เอาต์พุต
D7	D6	D5	D4	D3	D2	D1	D0	
0	0	0	0	0	0	0	0	0
0	0	0	0	0	0	0	1	0.02
0	0	0	0	0	0	1	0	0.04
0	0	0	0	0	1	0	0	0.075
0	0	0	0	1	0	0	0	0.15
0	0	0	1	0	0	0	0	0.3
0	0	1	0	0	0	0	0	0.4
0	1	0	0	0	0	0	0	1.22
1	0	0	0	0	0	0	0	2.4
1	1	1	1	1	1	1	1	4.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. ต่อวงจรตามรูปป้อนแรงดันอินพุตเข้าที่ขา Vin จากนั้นต่อเอาต์พุต D0-D7 ไปที่ลอจิกมอนิเตอร์ และจุดวัดสัญญาณ แล้วสังเกตผลทางเอาต์พุต โดยคลิกที่ปุ่ม RUN และบันทึกผลการทดลองในตารางที่ 13.4



รูปที่ 13.13 วงจรที่ใช้ในการทดลองข้อ 6

ตารางที่ 13.4

Vin	Output							
	D7	D6	D5	D4	D3	D2	D1	D0
1	1	1	1	1	1	1	1	1
0	0	0	0	0	0	0	0	0
1	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	1	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 13.4 (ต่อ)

Vin	Output							
	D7	D6	D5	D4	D3	D2	D1	D0
1	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	1	1

สรุปผลการทดลอง

จากการทดลองจะเห็นได้ว่าเป็นการทดลองวงจรในแบบต่างในการแปลงสัญญาณดิจิตอลเป็นสัญญาณแอนะลอกและแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอลซึ่งในการทดลองการแปลงสัญญาณดิจิตอลเป็นแอนะลอกนั้นต้องใช้มิเตอร์ในการวัดค่าแรงดันออกมา และจากการทดลองปรากฏว่าเป็นไปตามทฤษฎี และในส่วนของการแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอลนั้นต้องอ่านค่าที่แสดงบนลอจิกมอนิเตอร์ของชุดทดลองหลักออกมา

คำถามท้ายการทดลอง

1. สัญญาณแอนะลอกเป็นสัญญาณลักษณะใด

ก. เป็นสัญญาณที่เกิดจากธรรมชาติมีการเปลี่ยนแปลงไม่ต่อเนื่อง

(ข) เป็นสัญญาณที่เกิดจากธรรมชาติมีการเปลี่ยนแปลงต่อเนื่อง

ค. เป็นสัญญาณที่เกิดจากมนุษย์มีการเปลี่ยนแปลงไม่ต่อเนื่อง

ง. เป็นสัญญาณที่เกิดจากมนุษย์มีการเปลี่ยนแปลงต่อเนื่อง

2. การแปลงสัญญาณดิจิตอลเป็นแอนะลอกที่สามารถทำความเข้าใจง่ายที่สุดคือวิธีไหน

(ก) แบบการกำหนดน้ำหนักตัวต้านทาน

ข. แบบ R-2R แลดเดอร์

ค. แบบเปรียบเทียบแรงดัน

ง. แบบวงจรนับแรมป์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. วงจร DAC แบบ R-2R แลดเดอร์ถ้าต่อพ่วงวงจรความต้านทานเข้าไปอีกหลายสาขาจะเกิดอะไรขึ้น

ก. กระแสไหลเพิ่มขึ้น

ข. กระแสไหลได้เท่าเดิม

ค. กระแสหยุดไหล

(ง.) กระแสลดลงจากเดิม

4. วงจรแปลงสัญญาณ DAC และ ADC มีความแตกต่างกันหรือไม่อย่างไร

ก. ไม่แตกต่างกัน

ข. แตกต่างกันตรงวงจร

ค. แตกต่างกันตรงที่ลักษณะของการเปลี่ยนแปลงสัญญาณ

(ง.) ข้อ ข และ ค ถูก

5. ข้อใดเป็นวิธีการแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอล

ก. แบบเปรียบเทียบแรงดัน

ข. แบบวงจรนับแรมป์

ค. แบบ R-2R แลดเดอร์

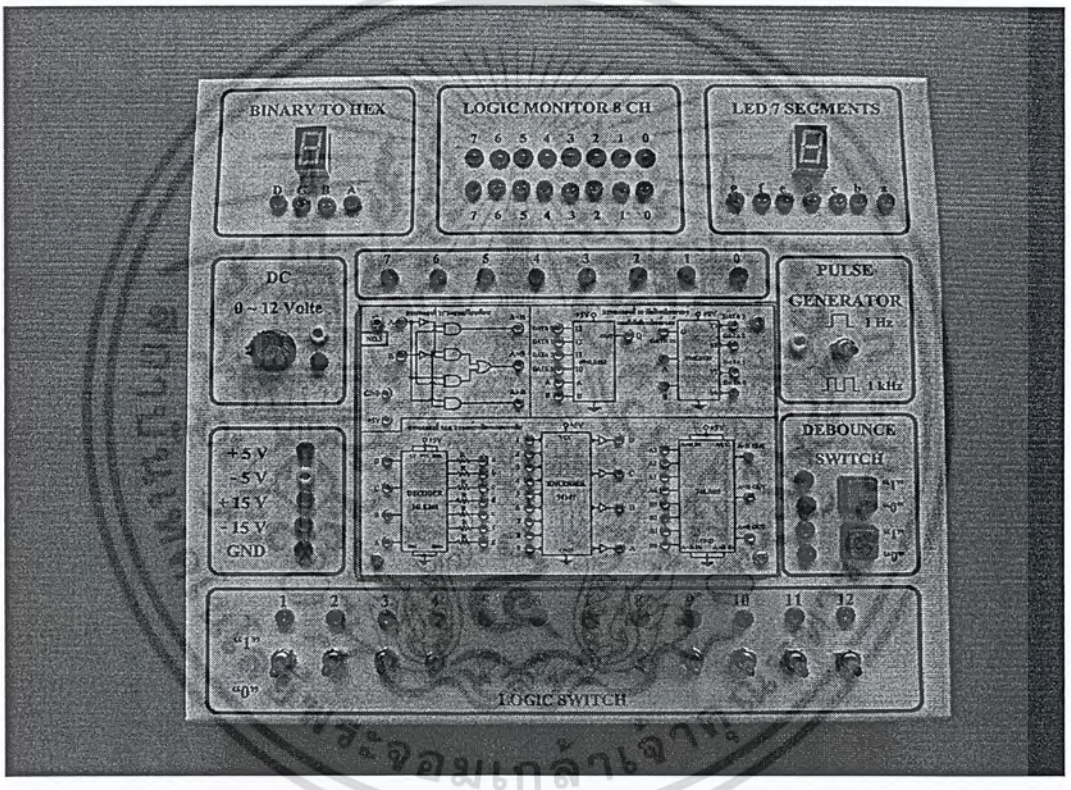
(ง.) ข้อ ก และ ข ถูก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ช
คู่มือการใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คู่มือการใช้งาน
ชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์



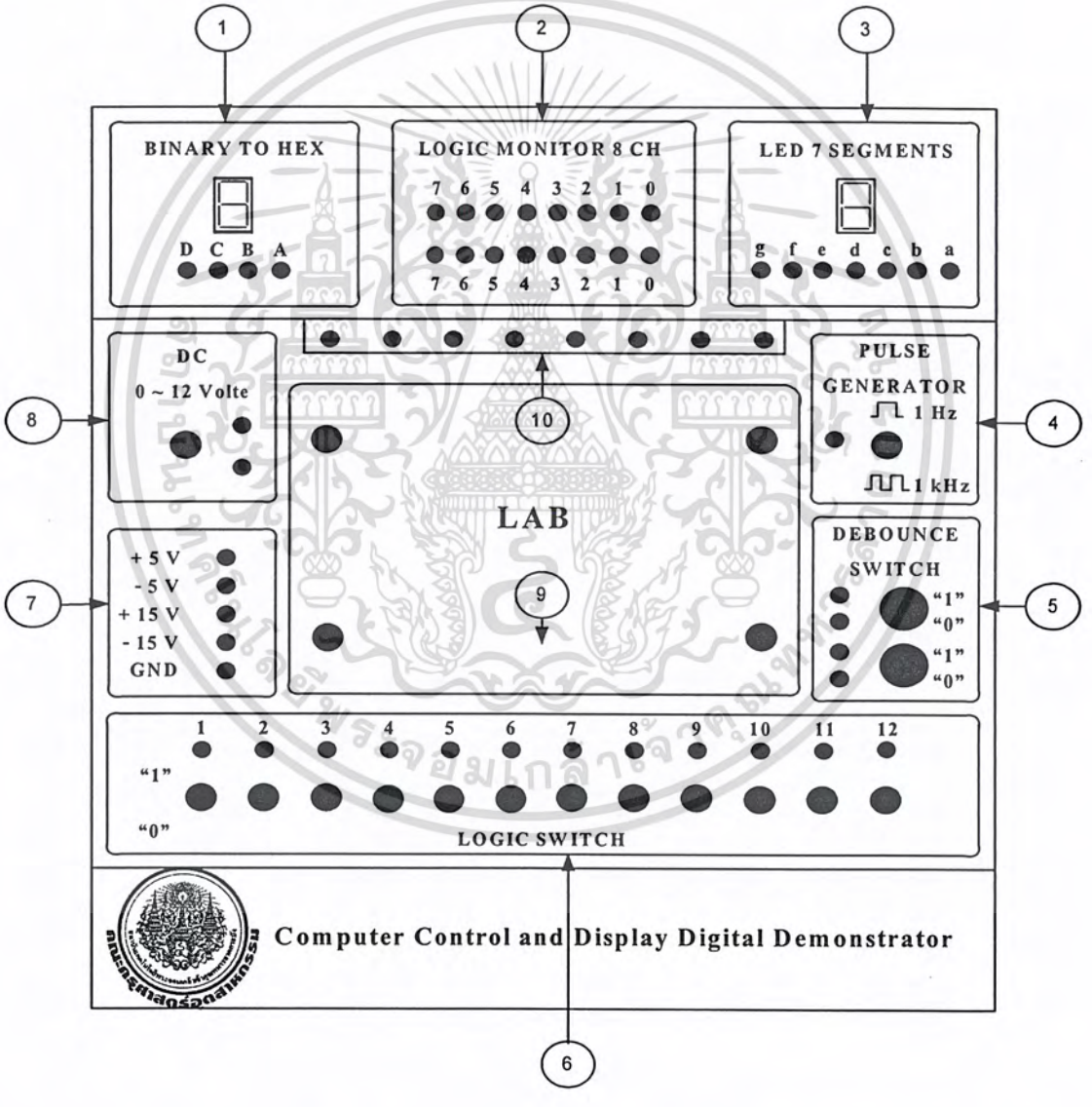
ภาควิชาครุศาสตร์วิศวกรรม
คณะครุศาสตร์อุตสาหกรรม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2547

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. คำแนะนำเบื้องต้น

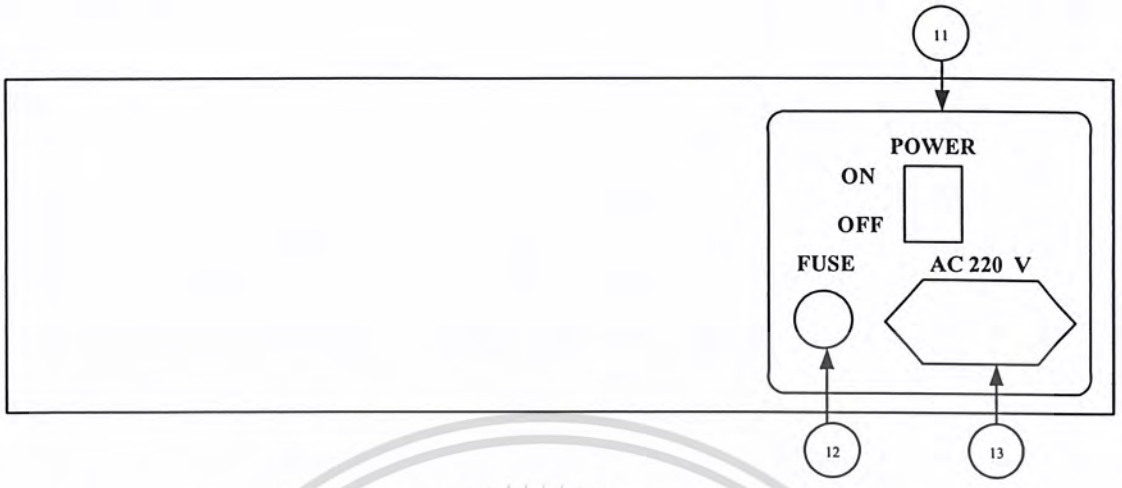
ก่อนที่จะลงมือใช้งานชุดทดลองวงจรดิจิตอลควบคุม และแสดงผลโดยใช้คอมพิวเตอร์ นั้นควรทำการศึกษาการใช้งานจากคู่มือให้เข้าใจ เพื่อผลการทดลองที่ถูกต้อง และเป็นการป้องกันการเสียหายที่อาจเกิดขึ้นกับชุดทดลองวงจรดิจิตอลควบคุมและแสดงผลโดยใช้คอมพิวเตอร์

2. ส่วนประกอบ และปุ่มควบคุม



รูปที่ ช.1 ส่วนประกอบ และปุ่มควบคุมของชุดทดลองวงจรดิจิตอลควบคุม และแสดงผลโดยใช้คอมพิวเตอร์ด้านบน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ช.2 ส่วนประกอบ และปุ่มควบคุมของชุดทดลองวงจรดิจิตอลควบคุม และแสดงผลโดยใช้คอมพิวเตอร์ด้านหลัง

จากรูปที่ ช.1 และ ช.2 มีรายละเอียดต่างๆ ดังนี้

(1.) 7 - Segment แสดงการแปลงเลขฐานสองเป็นเลขฐานสิบหก

(2.) ลอจิกมอนิเตอร์สำหรับโชว์สัญญาณลอจิกเอาต์พุตที่วัดได้จากการทดลองใบงาน

(3.) LED 7 - Segment ใช้สำหรับแสดงผลการทดสอบ LED 7 - Segment

(4.) วงจรกำเนิดสัญญาณรูปสี่เหลี่ยมต่อเนื่องมีความถี่ 2 ค่าทำหน้าที่กำหนดความถี่ของวงจรสัญญาณเอาต์พุตของวงจรจะมีความถี่ 1 เฮิรตซ์และความถี่ 1 กิโลเฮิรตซ์ สัญญาณเอาต์พุตมีระดับแรงดัน 5 โวลต์พีค

(5.) วงจรดีเบาซ์สวิตช์ใช้ IC7 เบอร์ 40106 ที่มีนอร์เกตอยู่ภายใน 5 ตัว นำมาสร้างวงจรดีเบาซ์สวิตช์ได้ 2 ชุด เอาต์พุตมี 2 จุดคือ เอาต์พุต “0” และ “1” หมายถึงว่าถ้าไม่มีการกดสวิตช์ที่เอาต์พุต “0” จะมีสถานะลอจิกเป็น “1” เมื่อกดสวิตช์ก็กลายเป็น “0” ที่เอาต์พุต “1” จะมีการทำงานตรงกันข้ามกันคือเป็น “0” เมื่อไม่กดสวิตช์และเป็น “1” เมื่อกดสวิตช์ถ้าจะมองในแง่ของการป้อนพัลส์ก็คือเอาต์พุต “0” ให้พัลส์ขอบขาลง ส่วนเอาต์พุต “1” ให้พัลส์ขอบขาขึ้น

(6.) ลอจิกสวิตช์ใช้สำหรับเป็นตัวป้อนสัญญาณอินพุตในการทดลองใบงานมีระดับลอจิกเป็น 0 กับ 1 คือเป็น 0 เปรียบเสมือนต่อลงกราวด์และเป็น 1 เปรียบเสมือนต่อไฟ 5 โวลต์

(7.) แหล่งจ่ายไฟเลี้ยงให้กับวงจรการทดลอง

(8.) แหล่งจ่ายไฟเลี้ยงแบบปรับค่าได้ตั้งแต่ 0 โวลต์ถึง 12 โวลต์

(9.) แผงการทดลองย่อยที่ใช้ทำการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(10) จุดรับสัญญาณเอาต์พุตจากการทดลองไปอินเตอร์เฟสสัญญาณแสดงผลบนคอมพิวเตอร์

(11) สวิตซ์ปิด – เปิด การทำงานของเครื่อง

(12) ฟิวส์

(13) ปลั๊กไฟฟ้ากระแสสลับ 220 โวลต์

3. การติดตั้ง และการใช้งาน

3.1 ความต้องการของระบบ

1) ไมโครคอมพิวเตอร์เพนเทียมทรี 700 MHz

2) หน่วยความจำอย่างน้อย 128 MB

3) พื้นที่ว่างบนฮาร์ดดิสก์ 60 เมกะไบต์

4) มีไดร์ฟซีดีรอม 1 ไดร์ฟ

5) มีสล็อต PCI 1 ช่อง

6) เครื่องพิมพ์

3.2 ทำการเสียบการ์ดอินเตอรเฟสลงไปในสล็อต PCI และตรวจสอบความเรียบร้อย

3.3 ทำการติดตั้งไดร์ฟเวอร์ของการ์ด

3.4 ทำการติดตั้งโปรแกรม Digital logic analyzer โดยทำตามขั้นตอนจนเสร็จ

3.5 นำชุดปฏิบัติการทดลองต่อเข้ากับเครื่องคอมพิวเตอร์

3.6 เสียบปลั๊กไฟฟ้ากระแสสลับ 220 โวลต์ พร้อมเปิดสวิตซ์การทำงานของชุดทดลองหลัก

3.7 เปิดโปรแกรม Digital Project ขึ้นมา

3.8 หน้าจอคอมพิวเตอร์จะปรากฏหน้าจอของชุดทดลองขึ้นมาซึ่งจะประกอบไปด้วยใบงานที่ 1 - 13 ให้เลือกทดลอง

3.9 ทำการกดปุ่มเลือกใบงานที่ต้องการทดลอง หน้าจอจะปรากฏใบงานที่ต้องการทดลอง

3.10 นำแผงการทดลองที่จะทดลองมาประกอบกับชุดปฏิบัติการทดลอง

3.11 ทำการทดลอง และวัดค่าต่างๆ ตามใบงานการทดลองที่ปรากฏบนจอคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. การแก้ปัญหาเบื้องต้น

เมื่อท่านประสบปัญหาเกี่ยวกับการใช้งานชุดทดลองวงจรดิจิตอลควบคุม และแสดงผลโดยใช้คอมพิวเตอร์ สามารถตรวจสอบแนวทางแก้ปัญหาเบื้องต้น ได้จากตารางข้างล่างนี้

อาการ	สาเหตุและ/หรือวิธีแก้ไข
ชุดปฏิบัติการไม่ทำงาน	ตรวจสอบแหล่งจ่ายไฟเลี้ยง, เปิดสวิตซ์, ตรวจสอบฟิวส์
การ์ดอินเตอร์เฟสไม่ทำงาน	ตรวจสอบการติดตั้งไดร์ฟเวอร์, ตรวจสอบแอลอีดีหลังการ์ดว่าติดทั้ง 2 ดวงหรือไม่
โปรแกรมทำงานไม่สมบูรณ์	ทำการติดตั้งโปรแกรมใหม่
พิมพ์ใบงานไม่ได้	ตรวจสอบการติดตั้งเครื่องพิมพ์

5. การดูแลรักษาและข้อควรระวัง

5.1 การดูแลรักษา

1) ไม่ควรเก็บชุดทดลองในที่อุณหภูมิสูง หรือมีความชื้นสูง ควรวางไว้ในห้องที่มีอุณหภูมิพอเหมาะ

2) เช็ดทำความสะอาดชุดทดลองด้วยผ้านุ่ม อย่าใช้สารใดๆ ที่เป็นตัวทำลาย เพราะทำให้ชุดทดลองเป็นรอยเสียหายได้

3) ทุกครั้งที่ทำการทดลองเสร็จให้เก็บอุปกรณ์รวมทั้งสายต่อวงจรให้เรียบร้อย

5.2 ข้อควรระวัง

1) ระวังความชื้นอันอาจจะทำให้วงจรภายในชุดทดลองเกิดความเสียหายได้

2) ตรวจสอบวงจรที่ต่อให้ถูกต้องก่อนจ่ายไฟเข้าระบบ มิฉะนั้นอาจทำความเสียหายให้กับเครื่องคอมพิวเตอร์ที่เชื่อมต่ออยู่ได้

3) ขณะทำการทดลองไม่ควรอยู่ใกล้แหล่งกำเนิดสนามแม่เหล็กไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.ข้อมูลจำเพาะ

คุณสมบัติ	รายละเอียด
วงจรกำเนิดความถี่	ทำหน้าที่กำหนดความถี่ ของวงจรสัญญาณเอาต์พุตของวงจรจะมีความถี่ 1 เฮิรตซ์และความถี่ 1 กิโลเฮิรตซ์ สัญญาณเอาต์พุตมีระดับแรงดัน 5 โวลต์พีค
แหล่งกำเนิดแรงดันแบบปรับค่าได้ 0 - 12 โวลต์	กำเนิดแรงดันได้ตั้งแต่ 0 - 12 V
แหล่งกำเนิดแรงดันคงที่	กำเนิดแรงดัน +5 โวลต์, -5 โวลต์, +15 โวลต์, -15 โวลต์ และ กราว์ด
ลอจิกมอนิเตอร์	สามารถแสดงสัญญาณทางด้านเอาต์พุตได้เพียง 8 ช่องสัญญาณเพียงเท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ซ

รายละเอียดและคุณสมบัติของอุปกรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

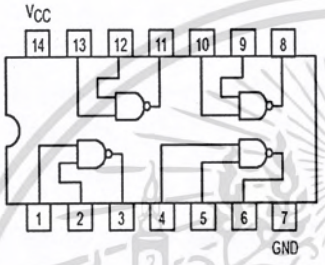
SN54/74LS00

QUAD 2-INPUT NAND GATE

- ESD > 3500 Volts

QUAD 2-INPUT NAND GATE

LOW POWER SCHOTTKY



J SUFFIX
CERAMIC
CASE 632-08

N SUFFIX
PLASTIC
CASE 646-06

D SUFFIX
SOIC
CASE 751A-02

ORDERING INFORMATION

SN54LSXXJ	Ceramic
SN74LSXXN	Plastic
SN74LSXXD	SOIC

GUARANTEED OPERATING RANGES

Symbol	Parameter		Min	Typ	Max	Unit
V_{CC}	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T_A	Operating Ambient Temperature Range	54 74	−55 0	25 25	125 70	°C
I_{OH}	Output Current — High	54, 74			−0.4	mA
I_{OL}	Output Current — Low	54 74			4.0 8.0	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

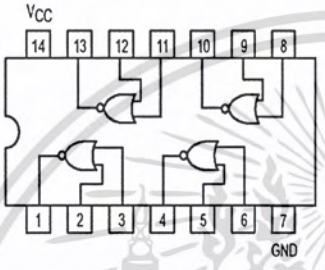
MOTOROLA

QUAD 2-INPUT NOR GATE

SN54/74LS02

QUAD 2-INPUT NOR GATE

LOW POWER SCHOTTKY



J SUFFIX
CERAMIC
CASE 632-08

N SUFFIX
PLASTIC
CASE 646-06

D SUFFIX
SOIC
CASE 751A-02

ORDERING INFORMATION

SN54LSXXJ	Ceramic
SN74LSXXN	Plastic
SN74LSXXD	SOIC

GUARANTEED OPERATING RANGES

Symbol	Parameter		Min	Typ	Max	Unit
V_{CC}	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T_A	Operating Ambient Temperature Range	54 74	−55 0	25 25	125 70	°C
I_{OH}	Output Current — High	54, 74			−0.4	mA
I_{OL}	Output Current — Low	54 74			4.0 8.0	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

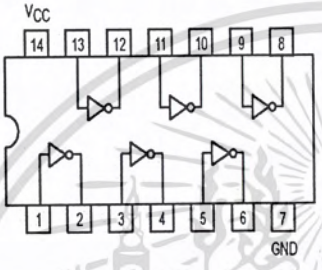
MOTOROLA

HEX INVERTER

SN54/74LS04

HEX INVERTER

LOW POWER SCHOTTKY



J SUFFIX
CERAMIC
CASE 632-08

N SUFFIX
PLASTIC
CASE 646-06

D SUFFIX
SOIC
CASE 751A-02

ORDERING INFORMATION

SN54LSXXJ	Ceramic
SN74LSXXN	Plastic
SN74LSXXD	SOIC

GUARANTEED OPERATING RANGES

Symbol	Parameter		Min	Typ	Max	Unit
V_{CC}	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T_A	Operating Ambient Temperature Range	54 74	−55 0	25 25	125 70	°C
I_{OH}	Output Current — High	54, 74			−0.4	mA
I_{OL}	Output Current — Low	54 74			4.0 8.0	mA

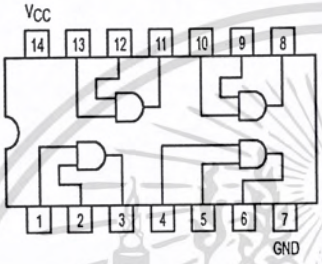
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

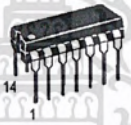
QUAD 2-INPUT AND GATE

SN54/74LS08

QUAD 2-INPUT AND GATE
LOW POWER SCHOTTKY



J SUFFIX
CERAMIC
CASE 632-08



N SUFFIX
PLASTIC
CASE 646-06

D SUFFIX
SOIC
CASE 751A-02

ORDERING INFORMATION

SN54LSXXJ	Ceramic
SN74LSXXN	Plastic
SN74LSXXD	SOIC

GUARANTEED OPERATING RANGES

Symbol	Parameter		Min	Typ	Max	Unit
V_{CC}	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T_A	Operating Ambient Temperature Range	54 74	−55 0	25 25	125 70	°C
I_{OH}	Output Current — High	54, 74			−0.4	mA
I_{OL}	Output Current — Low	54 74			4.0 8.0	mA

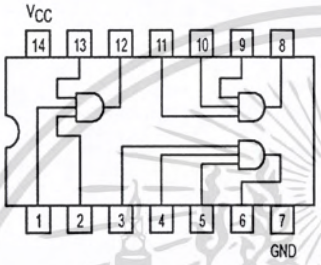
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

TRIPLE 3-INPUT AND GATE

SN54/74LS11

TRIPLE 3-INPUT AND GATE
LOW POWER SCHOTTKY



J SUFFIX
CERAMIC
CASE 632-08

N SUFFIX
PLASTIC
CASE 646-06

D SUFFIX
SOIC
CASE 751A-02

ORDERING INFORMATION

SN54LSXXJ	Ceramic
SN74LSXXN	Plastic
SN74LSXXD	SOIC

GUARANTEED OPERATING RANGES

Symbol	Parameter		Min	Typ	Max	Unit
V_{CC}	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T_A	Operating Ambient Temperature Range	54 74	−55 0	25 25	125 70	°C
I_{OH}	Output Current — High	54, 74			−0.4	mA
I_{OL}	Output Current — Low	54 74			4.0 8.0	mA

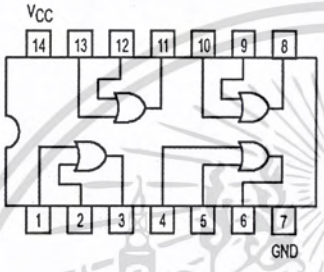
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

QUAD 2-INPUT OR GATE

SN54/74LS32

QUAD 2-INPUT OR GATE
LOW POWER SCHOTTKY



J SUFFIX
CERAMIC
CASE 632-08

N SUFFIX
PLASTIC
CASE 646-06

D SUFFIX
SOIC
CASE 751A-02

ORDERING INFORMATION

SN54LSXXJ	Ceramic
SN74LSXXN	Plastic
SN74LSXXD	SOIC

GUARANTEED OPERATING RANGES

Symbol	Parameter		Min	Typ	Max	Unit
V_{CC}	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T_A	Operating Ambient Temperature Range	54 74	−55 0	25 25	125 70	°C
I_{OH}	Output Current — High	54, 74			−0.4	mA
I_{OL}	Output Current — Low	54 74			4.0 8.0	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

SN54/74LS74A

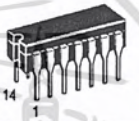
DUAL D-TYPE POSITIVE EDGE-TRIGGERED FLIP-FLOP

The SN54/74LS74A dual edge-triggered flip-flop utilizes Schottky TTL circuitry to produce high speed D-type flip-flops. Each flip-flop has individual clear and set inputs, and also complementary Q and Q outputs.

Information at input D is transferred to the Q output on the positive-going edge of the clock pulse. Clock triggering occurs at a voltage level of the clock pulse and is not directly related to the transition time of the positive-going pulse. When the clock input is at either the HIGH or the LOW level, the D input signal has no effect.

DUAL D-TYPE POSITIVE EDGE-TRIGGERED FLIP-FLOP

LOW POWER SCHOTTKY



J SUFFIX
CERAMIC
CASE 632-08

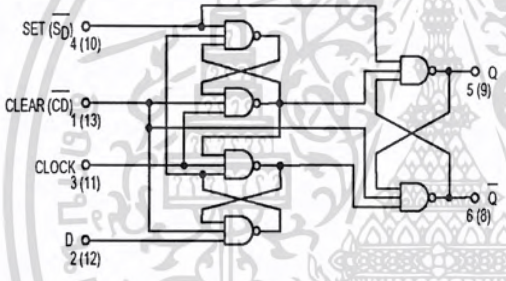
N SUFFIX
PLASTIC
CASE 646-06

D SUFFIX
SOIC
CASE 751A-02

ORDERING INFORMATION

SN54LSXXJ	Ceramic
SN74LSXXN	Plastic
SN74LSXXD	SOIC

LOGIC DIAGRAM (Each Flip-Flop)



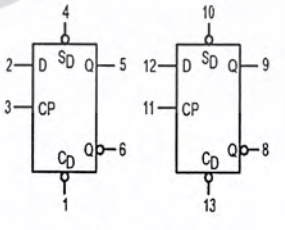
MODE SELECT — TRUTH TABLE

OPERATING MODE	INPUTS			OUTPUTS	
	S_D	$\overline{S_D}$	D	Q	$\overline{Q}$
Set	L	H	X	H	L
Reset (Clear)	H	L	X	L	H
*Undetermined	L	L	X	H	H
Load "1" (Set)	H	H	h	H	L
Load "0" (Reset)	H	H	l	L	H

* Both outputs will be HIGH while both S_D and C_D are LOW, but the output states are unpredictable if S_D and C_D go HIGH simultaneously. If the levels at the set and clear are near V_{IL} maximum then we cannot guarantee to meet the minimum level for V_{OH}.

H, h = HIGH Voltage Level
L, l = LOW Voltage Level
X = Don't Care
i, h (q) = Lower case letters indicate the state of the referenced input (or output) one set-up time prior to the HIGH to LOW clock transition.

LOGIC SYMBOL



V_{CC} = PIN 14
GND = PIN 7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

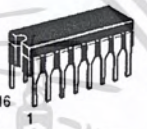
SN54/74LS76A

DUAL JK FLIP-FLOP WITH SET AND CLEAR

The SN54/74LS76A offers individual J, K, Clock Pulse, Direct Set and Direct Clear inputs. These dual flip-flops are designed so that when the clock goes HIGH, the inputs are enabled and data will be accepted. The Logic Level of the J and K inputs will perform according to the Truth Table as long as minimum set-up times are observed. Input data is transferred to the outputs on the HIGH-to-LOW clock transitions.

DUAL JK FLIP-FLOP
WITH SET AND CLEAR

LOW POWER SCHOTTKY



J SUFFIX
CERAMIC
CASE 620-09

N SUFFIX
PLASTIC
CASE 648-08

D SUFFIX
SOIC
CASE 751B-03

ORDERING INFORMATION

SN54LSXXJ	Ceramic
SN74LSXXN	Plastic
SN74LSXXD	SOIC

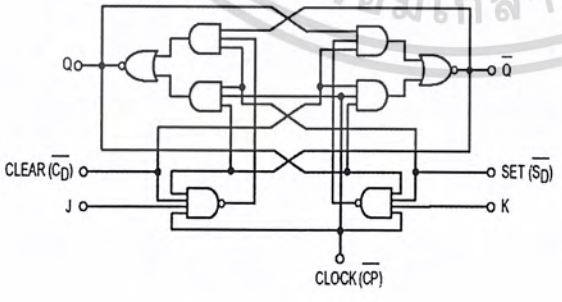
MODE SELECT — TRUTH TABLE

OPERATING MODE	INPUTS				OUTPUTS	
	$\overline{S}_D$	$\overline{C}_D$	J	K	Q	$\overline{Q}$
Set	L	H	X	X	H	L
Reset (Clear)	H	L	X	X	L	H
*Undetermined	L	L	X	X	H	H
Toggle	H	H	h	h	q	$\overline{q}$
Load "0" (Reset)	H	H	l	h	L	H
Load "1" (Set)	H	H	h	l	H	L
Hold	H	H	l	l	q	$\overline{q}$

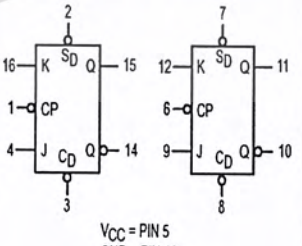
*Both outputs will be HIGH while both S_D and C_D are LOW, but the output states are unpredictable if S_D and C_D go HIGH simultaneously.

H,h = HIGH Voltage Level
L,l = LOW Voltage Level
X = Immaterial
l, h (q) = Lower case letters indicate the state of the referenced input (or output) one setup time prior to the HIGH-to-LOW clock transition

LOGIC DIAGRAM



LOGIC SYMBOL



V_{CC} = PIN 5
GND = PIN 13

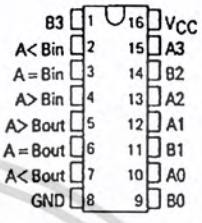
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN5485, SN54LS85, SN54S85
SN7485, SN74LS85, SN74S85
4-BIT MAGNITUDE COMPARATORS

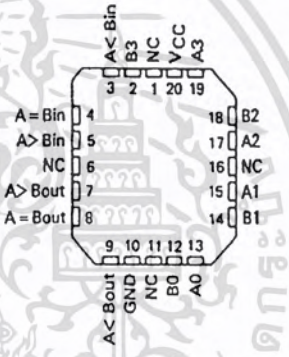
SDLS123 – MARCH 1974 – REVISED MARCH 1988

TYPE	TYPICAL POWER DISSIPATION	TYPICAL DELAY (4-BIT WORDS)
'85	275 mW	23 ns
'LS85	52 mW	24 ns
'S85	365 mW	11 ns

SN5485, SN54LS85, SN54S85 . . . J OR W PACKAGE
SN7485 . . . N PACKAGE
SN74LS85, SN74S85 . . . D OR N PACKAGE
(TOP VIEW)



SN54LS85, SN54S85 . . . FK PACKAGE
(TOP VIEW)



NC - No internal connection

description

These four-bit magnitude comparators perform comparison of straight binary and straight BCD (8-4-2-1) codes. Three fully decoded decisions about two 4-bit words (A, B) are made and are externally available at three outputs. These devices are fully expandable to any number of bits without external gates. Words of greater length may be compared by connecting comparators in cascade. The A > B, A < B, and A = B outputs of a stage handling less-significant bits are connected to the corresponding A > B, A < B, and A = B inputs of the next stage handling more-significant bits. The stage handling the least-significant bits must have a high-level voltage applied to the A = B input. The cascading paths of the '85, 'LS85, and 'S85 are implemented with only a two-gate-level delay to reduce overall comparison times for long words. An alternate method of cascading which further reduces the comparison time is shown in the typical application data.

FUNCTION TABLE

COMPARING INPUTS				CASCADING INPUTS			OUTPUTS		
A3, B3	A2, B2	A1, B1	A0, B0	A > B	A < B	A = B	A > B	A < B	A = B
A3 > B3	X	X	X	X	X	X	H	L	L
A3 < B3	X	X	X	X	X	X	L	H	L
A3 = B3	A2 > B2	X	X	X	X	X	H	L	L
A3 = B3	A2 < B2	X	X	X	X	X	L	H	L
A3 = B3	A2 = B2	A1 > B1	X	X	X	X	H	L	L
A3 = B3	A2 = B2	A1 < B1	X	X	X	X	L	H	L
A2 = B3	A2 = B2	A1 = B1	A0 > B0	X	X	X	H	L	L
A3 = B3	A2 = B2	A1 = B1	A0 < B0	X	X	X	L	H	L
A3 = B3	A2 = B2	A1 = B1	A0 = B0	H	L	L	H	L	L
A3 = B3	A2 = B2	A1 = B1	A0 = B0	L	H	L	L	H	L
A3 = B3	A2 = B2	A1 = B1	A0 = B0	X	X	H	L	L	H
A3 = B3	A2 = B2	A1 = B1	A0 = B0	H	H	L	L	L	L
A3 = B3	A2 = B2	A1 = B1	A0 = B0	L	L	L	H	H	L

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

Copyright © 1988, Texas Instruments Incorporated

TEXAS INSTRUMENTS
POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

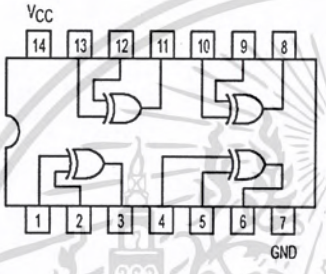
MOTOROLA

QUAD 2-INPUT EXCLUSIVE OR GATE

SN54/74LS86

QUAD 2-INPUT
EXCLUSIVE OR GATE

LOW POWER SCHOTTKY



J SUFFIX
CERAMIC
CASE 632-08

N SUFFIX
PLASTIC
CASE 646-06

D SUFFIX
SOIC
CASE 751A-02

ORDERING INFORMATION

SN54LSXXJ	Ceramic
SN74LSXXN	Plastic
SN74LSXXD	SOIC

TRUTH TABLE

IN		OUT
A	B	Z
L	L	L
L	H	H
H	L	H
H	H	L

GUARANTEED OPERATING RANGES

Symbol	Parameter		Min	Typ	Max	Unit
V_{CC}	Supply Voltage	54 74	4.5 4.75	5.0 5.0	5.5 5.25	V
T_A	Operating Ambient Temperature Range	54 74	−55 0	25 25	125 70	°C
I_{OH}	Output Current — High	54, 74			−0.4	mA
I_{OL}	Output Current — Low	54 74			4.0 8.0	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

SN54/74LS90
SN54/74LS92
SN54/74LS93

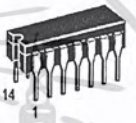
DECADE COUNTER; DIVIDE-BY-TWELVE COUNTER; 4-BIT BINARY COUNTER

DECADE COUNTER;
DIVIDE-BY-TWELVE COUNTER;
4-BIT BINARY COUNTER

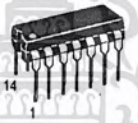
LOW POWER SCHOTTKY

The SN54/74LS90, SN54/74LS92 and SN54/74LS93 are high-speed 4-bit ripple type counters partitioned into two sections. Each counter has a divide-by-two section and either a divide-by-five (LS90), divide-by-six (LS92) or divide-by-eight (LS93) section which are triggered by a HIGH-to-LOW transition on the clock inputs. Each section can be used separately or tied together (Q to CP) to form BCD, bi-quinary, modulo-12, or modulo-16 counters. All of the counters have a 2-input gated Master Reset (Clear), and the LS90 also has a 2-input gated Master Set (Preset 9).

- Low Power Consumption . . . Typically 45 mW
- High Count Rates . . . Typically 42 MHz
- Choice of Counting Modes . . . BCD, Bi-Quinary, Divide-by-Twelve, Binary
- Input Clamp Diodes Limit High Speed Termination Effects



J SUFFIX
CERAMIC
CASE 632-08



N SUFFIX
PLASTIC
CASE 646-06

D SUFFIX
SOIC
CASE 751A-02

PIN NAMES

		LOADING (Note a) HIGH	LOW
$\overline{CP_0}$	Clock (Active LOW going edge) Input to +2 Section	0.5 U.L.	1.5 U.L.
$\overline{CP_1}$	Clock (Active LOW going edge) Input to +5 Section (LS90), +6 Section (LS92)	0.5 U.L.	2.0 U.L.
$\overline{CP_1}$	Clock (Active LOW going edge) Input to +8 Section (LS93)	0.5 U.L.	1.0 U.L.
MR_1, MR_2	Master Reset (Clear) Inputs	0.5 U.L.	0.25 U.L.
MS_1, MS_2	Master Set (Preset-9, LS90) Inputs	0.5 U.L.	0.25 U.L.
Q_0	Output from +2 Section (Notes b & c)	10 U.L.	5 (2.5) U.L.
Q_1, Q_2, Q_3	Outputs from +5 (LS90), +6 (LS92), +8 (LS93) Sections (Note b)	10 U.L.	5 (2.5) U.L.

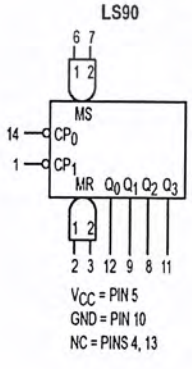
NOTES:
a. 1 TTL Unit Load (U.L.) = 40 µA HIGH/1.6 mA LOW.
b. The Output LOW drive factor is 2.5 U.L. for Military, (54) and 5 U.L. for commercial (74) Temperature Ranges.
c. The Q_0 Outputs are guaranteed to drive the full fan-out plus the $\overline{CP_1}$ input of the device.
d. To insure proper operation the rise (t_r) and fall time (t_f) of the clock must be less than 100 ns.

ORDERING INFORMATION

SN54LSXXJ	Ceramic
SN74LSXXN	Plastic
SN74LSXXD	SOIC

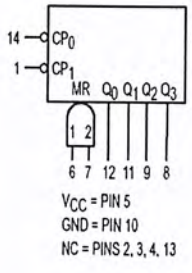
LOGIC SYMBOL

LS90



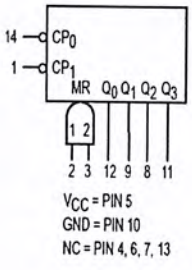
V_{CC} = PIN 5
GND = PIN 10
NC = PINS 4, 13

LS92



V_{CC} = PIN 5
GND = PIN 10
NC = PINS 2, 3, 4, 13

LS93



V_{CC} = PIN 5
GND = PIN 10
NC = PIN 4, 6, 7, 13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

SN54/74LS139

DUAL 1-OF-4 DECODER/ DEMULTIPLEXER

The LSTTL/MSI SN54/74LS139 is a high speed Dual 1-of-4 Decoder/Demultiplexer. The device has two independent decoders, each accepting two inputs and providing four mutually exclusive active LOW Outputs. Each decoder has an active LOW Enable input which can be used as a data input for a 4-output demultiplexer. Each half of the LS139 can be used as a function generator providing all four minterms of two variables. The LS139 is fabricated with the Schottky barrier diode process for high speed and is completely compatible with all Motorola TTL families.

- Schottky Process for High Speed
- Multifunction Capability
- Two Completely Independent 1-of-4 Decoders
- Active Low Mutually Exclusive Outputs
- Input Clamp Diodes Limit High Speed Termination Effects
- ESD > 3500 Volts

DUAL 1-OF-4 DECODER/ DEMULTIPLEXER

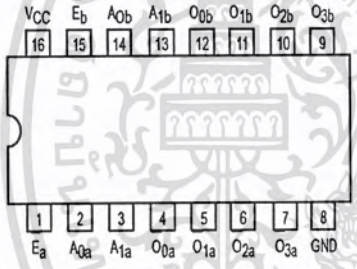
LOW POWER SCHOTTKY

J SUFFIX
CERAMIC
CASE 620-09

N SUFFIX
PLASTIC
CASE 648-08

D SUFFIX
SOIC
CASE 751B-03

CONNECTION DIAGRAM DIP (TOP VIEW)



NOTE:
The Flatpak version has the same pinouts (Connection Diagram) as the Dual In-Line Package.

PIN NAMES

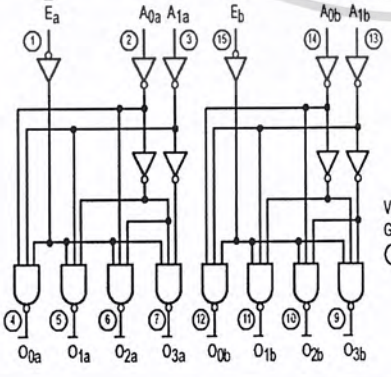
		LOADING (Note a) HIGH	LOW
A_0, A_1	Address Inputs	0.5 U.L.	0.25 U.L.
$\overline{E}$	Enable (Active LOW) Input	0.5 U.L.	0.25 U.L.
$\overline{O}_0 - \overline{O}_3$	Active LOW Outputs (Note b)	10 U.L.	5 (2.5) U.L.

NOTES:
a) 1 TTL Unit Load (U.L.) = 40 µA HIGH/1.6 mA LOW.
b) The Output LOW drive factor is 2.5 U.L. for Military (54) and 5 U.L. for Commercial (74) Temperature Ranges.

ORDERING INFORMATION

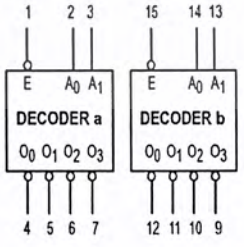
SN54LSXXXJ Ceramic
SN74LSXXXN Plastic
SN74LSXXXD SOIC

LOGIC DIAGRAM



VCC = PIN 16
GND = PIN 8
○ = PIN NUMBERS

LOGIC SYMBOL



VCC = PIN 16
GND = PIN 8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

DUAL 4-INPUT MULTIPLEXER

SN54/74LS153

The LSTTL/MSI SN54/74LS153 is a very high speed Dual 4-Input Multiplexer with common select inputs and individual enable inputs for each section. It can select two bits of data from four sources. The two buffered outputs present data in the true (non-inverted) form. In addition to multiplexer operation, the LS153 can generate any two functions of three variables. The LS153 is fabricated with the Schottky barrier diode process for high speed and is completely compatible with all Motorola TTL families.

- Multifunction Capability
- Non-Inverting Outputs
- Separate Enable for Each Multiplexer
- Input Clamp Diodes Limit High Speed Termination Effects

DUAL 4-INPUT MULTIPLEXER

LOW POWER SCHOTTKY

CONNECTION DIAGRAM DIP (TOP VIEW)

NOTE:
The Flatpak version has the same pinouts (Connection Diagram) as the Dual In-Line Package.

J SUFFIX
CERAMIC
CASE 620-09

N SUFFIX
PLASTIC
CASE 648-08

D SUFFIX
SOIC
CASE 751B-03

PIN NAMES

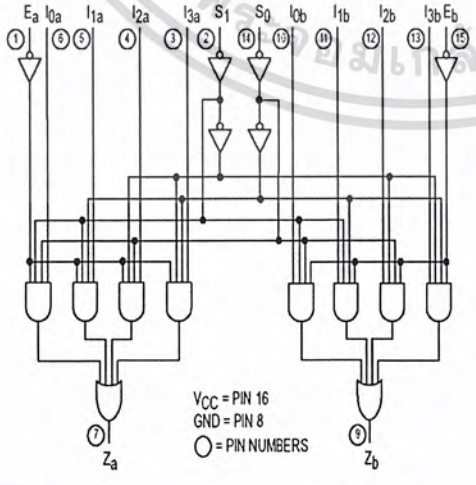
		LOADING (Note a) HIGH	LOADING (Note a) LOW
$\bar{S}_0$	Common Select Input	0.5 U.L.	0.25 U.L.
$\bar{E}$	Enable (Active LOW) Input	0.5 U.L.	0.25 U.L.
I_0, I_1	Multiplexer Inputs	0.5 U.L.	0.25 U.L.
Z	Multiplexer Output (Note b)	10 U.L.	5 (2.5) U.L.

NOTES:
a) 1 TTL Unit Load (U.L.) = 40 µA HIGH/1.6 mA LOW.
b) The Output LOW drive factor is 2.5 U.L. for Military (54) and 5 U.L. for Commercial (74) Temperature Ranges.

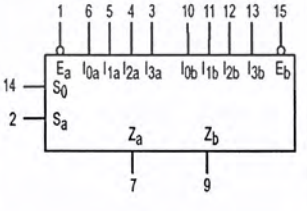
ORDERING INFORMATION

SN54LSXXXJ Ceramic
SN74LSXXXN Plastic
SN74LSXXXD SOIC

LOGIC DIAGRAM



LOGIC SYMBOL



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SDLS075

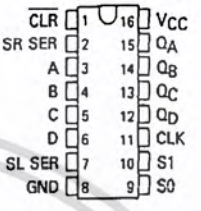
SN54194, SN54LS194A, SN54S194, SN74194, SN74LS194A, SN74S194
4-BIT BIDIRECTIONAL UNIVERSAL SHIFT REGISTERS

MARCH 1974—REVISED MARCH 1988

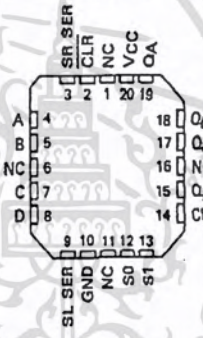
- Parallel Inputs and Outputs
- Four Operating Modes:
  - Synchronous Parallel Load
  - Right Shift
  - Left Shift
  - Do Nothing
- Positive Edge-Triggered Clocking
- Direct Overriding Clear

TYPE	TYPICAL MAXIMUM CLOCK FREQUENCY	TYPICAL POWER DISSIPATION
'194	36 MHz	195 mW
'LS194A	36 MHz	75 mW
'S194	105 MHz	425 mW

SN54194, SN54LS194A, SN54S194 . . . J OR W PACKAGE
SN74194 . . . N PACKAGE
SN74LS194A, SN74S194 . . . D OR N PACKAGE
(TOP VIEW)



SN54LS194A, SN54S194 . . . FK PACKAGE
(TOP VIEW)



NC – No internal connection

description

These bidirectional shift registers are designed to incorporate virtually all of the features a system designer may want in a shift register. The circuit contains 46 equivalent gates and features parallel inputs, parallel outputs, right-shift and left-shift serial inputs, operating-mode-control inputs, and a direct overriding clear line. The register has four distinct modes of operation, namely:

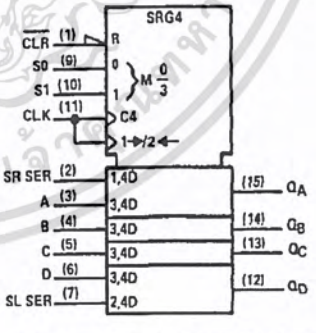
- Inhibit clock (do nothing)
- Shift right (in the direction Q_A toward Q_D)
- Shift left (in the direction Q_D toward Q_A)
- Parallel (broadside) load

Synchronous parallel loading is accomplished by applying the four bits of data and taking both mode control inputs, S0 and S1, high. The data are loaded into the associated flip-flops and appear at the outputs after the positive transition of the clock input. During loading, serial data flow is inhibited.

Shift right is accomplished synchronously with the rising edge of the clock pulse when S0 is high and S1 is low. Serial data for this mode is entered at the shift-right data input. When S0 is low and S1 is high, data shifts left synchronously and new data is entered at the shift-left serial input.

Clocking of the shift register is inhibited when both mode control inputs are low. The mode controls of the SN54194/SN74194 should be changed only while the clock input is high.

logic symbol†



†This symbol is in accordance with ANSI/IEEE Std. 91-1984 and IEC Publication 617-12.
Pin numbers shown are for D, J, N, and W packages.

PRODUCTION DATA documents contain information current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

TEXAS INSTRUMENTS
POST OFFICE BOX 655012 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOTOROLA

SN54/74LS247
SN54/74LS248
SN54/74LS249

BCD-TO-SEVEN-SEGMENT DECODERS/DRIVERS

BCD-TO-SEVEN-SEGMENT DECODERS/DRIVERS

LOW POWER SCHOTTKY

The SN54/74LS247 thru SN54/74LS249 are BCD-to-Seven-Segment Decoder/Drivers.

The LS247 and LS248 are functionally and electrically identical to the LS47 and LS48 with the same pinout configuration. The LS249 is a 16-pin version of the 14-pin LS49 and includes full functional capability for lamp test and ripple blanking which was not available in the LS49.

The composition of all characters, except the 6 and 9 are identical between the LS247, 248, 249 and the LS47, 48 and 49. The LS47 thru 49 compose the 6 and 9 without tails, the LS247 thru 249 compose the 6 and 9 with the tails. The LS247 has active-low outputs for direct drive of indicators. The LS248 and 249 have active-high outputs for driving lamp buffers.

All types feature a lamp test input and have full ripple-blanking input/output controls. On all types an automatic leading and/or trailing-edge zero-blanking control (RBI and RBO) is incorporated and an overriding blanking input (BI) is contained which may be used to control the lamp intensity by pulsing or to inhibit the output's lamp test may be performed at any time when the BI/RBO node is at high level. Segment identification and resultant displays are shown below. Display pattern for BCD input counts above 9 are unique symbols to authenticate input conditions.

LS247

- Open-Collector Outputs Drive Indicators Directly
- Lamp-Test Provision
- Leading/Trailing Zero Suppression

LS248

- Internal Pull-Ups Eliminate Need for External Resistors
- Lamp-Test Provision
- Leading/Trailing Zero Suppression

LS249

- Open-Collector Outputs
- Lamp-Test Provision
- Leading/Trailing Zero Suppression

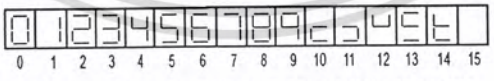
J SUFFIX
CERAMIC
CASE 620-09

N SUFFIX
PLASTIC
CASE 648-08

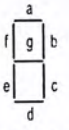
D SUFFIX
SOIC
CASE 751B-03

ORDERING INFORMATION

SN54LSXXXJ	Ceramic
SN74LSXXXN	Plastic
SN74LSXXXDW	SOIC



NUMERICAL DESIGNATIONS AND RESULTANT DISPLAYS



SEGMENT IDENTIFICATION

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

intersil

ADC0803, ADC0804

Data Sheet | August 2002 | FN3094.4

8-Bit, Microprocessor-Compatible, A/D Converters

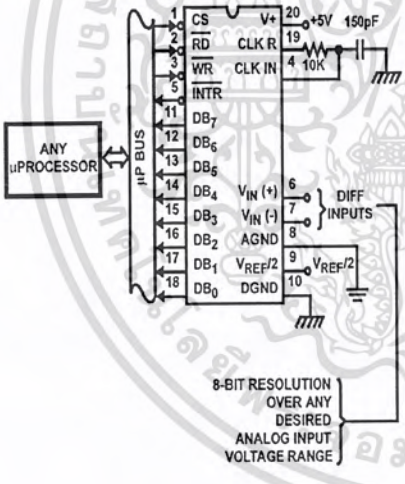
The ADC080X family are CMOS 8-Bit, successive-approximation A/D converters which use a modified potentiometric ladder and are designed to operate with the 8080A control bus via three-state outputs. These converters appear to the processor as memory locations or I/O ports, and hence no interfacing logic is required.

The differential analog voltage input has good common-mode-rejection and permits offsetting the analog zero-input-voltage value. In addition, the voltage reference input can be adjusted to allow encoding any smaller analog voltage span to the full 8 bits of resolution.

Features

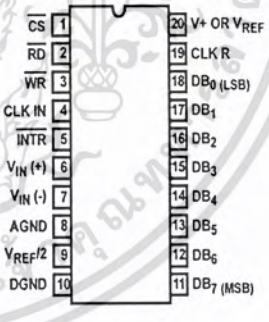
- 80C48 and 80C80/85 Bus Compatible - No Interfacing Logic Required
- Conversion Time . . . . . <100µs
- Easy Interface to Most Microprocessors
- Will Operate in a "Stand Alone" Mode
- Differential Analog Voltage Inputs
- Works with Bandgap Voltage References
- TTL Compatible Inputs and Outputs
- On-Chip Clock Generator
- Analog Voltage Input Range (Single + 5V Supply) . . . . . 0V to 5V
- No Zero-Adjust Required
- 80C48 and 80C80/85 Bus Compatible - No Interfacing Logic Required

Typical Application Schematic



Pinout

ADC0803, ADC0804
(PDIP)
TOP VIEW



Ordering Information

PART NUMBER	ERROR	EXTERNAL CONDITIONS	TEMP. RANGE (°C)	PACKAGE	PKG. NO
ADC0803LCN	$\pm^1/_2$ LSB	$V_{REF}/2$ Adjusted for Correct Full Scale Reading	0 to 70	20 Ld PDIP	E20.3
ADC0804LCN	±1 LSB	$V_{REF}/2 = 2.500V_{DC}$ (No Adjustments)	0 to 70	20 Ld PDIP	E20.3

CAUTION: These devices are sensitive to electrostatic discharge. follow proper IC Handling Procedures.
1-888-INTERSIL or 321-724-7143 | Intersil (and design) is a registered trademark of Intersil Americas Inc.
Copyright © Intersil Americas Inc. 2002. All Rights Reserved

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

January 1995

DAC0800/DAC0801/DAC0802 8-Bit Digital-to-Analog Converters

General Description

The DAC0800 series are monolithic 8-bit high-speed current-output digital-to-analog converters (DAC) featuring typical settling times of 100 ns. When used as a multiplying DAC, monotonic performance over a 40 to 1 reference current range is possible. The DAC0800 series also features high compliance complementary current outputs to allow differential output voltages of 20 Vp-p with simple resistor loads as shown in *Figure 1*. The reference-to-full-scale current matching of better than ±1 LSB eliminates the need for full-scale trims in most applications while the nonlinearities of better than ±0.1% over temperature minimizes system error accumulations.

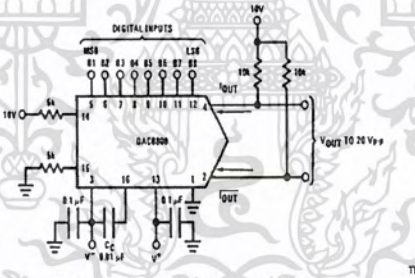
The noise immune inputs of the DAC0800 series will accept TTL levels with the logic threshold pin, V_{LC}, grounded. Changing the V_{LC} potential will allow direct interface to other logic families. The performance and characteristics of the device are essentially unchanged over the full ±4.5V to ±18V power supply range; power dissipation is only 33 mW with ±5V supplies and is independent of the logic input states.

The DAC0800, DAC0802, DAC0800C, DAC0801C and DAC0802C are a direct replacement for the DAC-08, DAC-08A, DAC-08C, DAC-08E and DAC-08H, respectively.

Features

- Fast settling output current — 100 ns
- Full scale error — ±1 LSB
- Nonlinearity over temperature — ±0.1%
- Full scale current drift — ±10 ppm/°C
- High output compliance — −10V to +18V
- Complementary current outputs
- Interface directly with TTL, CMOS, PMOS and others
- 2 quadrant wide range multiplying capability
- Wide power supply range — ±4.5V to ±18V
- Low power consumption — 33 mW at ±5V
- Low cost

Typical Applications



TL/H/5686–1

FIGURE 1. ±20 V_{p-p} Output Digital-to-Analog Converter (Note 4)

Ordering Information

Non-Linearity	Temperature Range	Order Numbers				
		J Package (J16A)*		N Package (N16A)*		SO Package (M16A)
±0.1% FS	0°C ≤ T_A ≤ +70°C	DAC0802LCJ	DAC-08HQ	DAC0802LCN	DAC-08HP	DAC0802LCM
±0.19% FS	−55°C ≤ T_A ≤ +125°C	DAC0800LJ	DAC-08Q			
±0.19% FS	0°C ≤ T_A ≤ +70°C	DAC0800LCJ	DAC-08EQ	DAC0800LCN	DAC-08EP	DAC0800LCM
±0.39% FS	0°C ≤ T_A ≤ +70°C			DAC0801LCN	DAC-08CP	DAC0801LCM

*Devices may be ordered by using either order number.

©1995 National Semiconductor Corporation TL/H/5686

RRD-B30M115/Printed in U. S. A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

February 1988

CD40106BM/CD40106BC Hex Schmitt Trigger

General Description

The CD40106B Hex Schmitt Trigger is a monolithic complementary MOS (CMOS) integrated circuit constructed with N and P-channel enhancement transistors. The positive and negative-going threshold voltages, V_{T+} and V_{T-}, show low variation with respect to temperature (typ 0.0005V/°C at V_{DD} = 10V), and hysteresis, $V_{T+} - V_{T-} \geq 0.2\ V_{DD}$ is guaranteed.

All inputs are protected from damage due to static discharge by diode clamps to V_{DD} and V_{SS}.

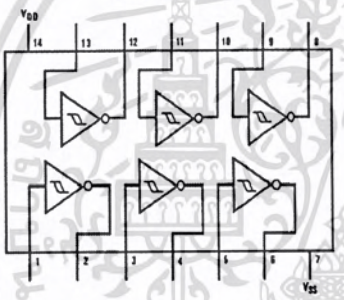
Features

■ Wide supply voltage range	3V to 15V
■ High noise immunity	0.7 V_{DD} (typ.)
■ Low power TTL compatibility	Fan out of 2 driving 74L or 1 driving 74LS
■ Hysteresis	0.4 V_{DD} (typ.) 0.2 V_{DD} guaranteed

■ Equivalent to MM54C14/MM74C14
■ Equivalent to MC14584B

Connection Diagram

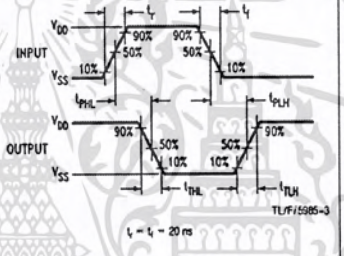
Dual-In-Line Package



TL/F/5985–2

Top View

Switching Time Waveforms

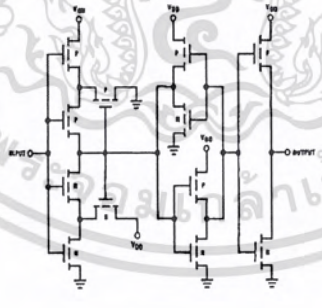


TL/F/5985–3

$t_r = t_f = 20$ ns

Order Number CD40106B

Schematic Diagram



TL/F/5985–1

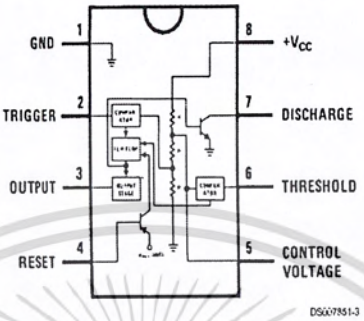
©1995 National Semiconductor Corporation TL/F/5985

RRD-B30M105/Printed in U. S. A.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Connection Diagram

Dual-In-Line, Small Outline
and Molded Mini Small Outline Packages



Top View

Ordering Information

Package	Part Number	Package Marking	Media Transport	NSC Drawing
8-Pin SOIC	LM555CM	LM555CM	Rails	M08A
	LM555CMX	LM555CM	2.5k Units Tape and Reel	
8-Pin MSOP	LM555CMM	Z55	1k Units Tape and Reel	MUA08A
	LM555CMMX	Z55	3.5k Units Tape and Reel	
8-Pin MDIP	LM555CN	LM555CN	Rails	N08E

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

August 2000

LM741
Operational Amplifier

General Description

The LM741 series are general purpose operational amplifiers which feature improved performance over industry standards like the LM709. They are direct, plug-in replacements for the 709C, LM201, MC1439 and 748 in most applications.

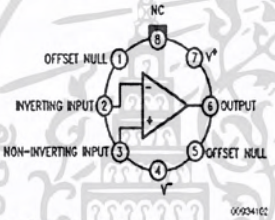
The amplifiers offer many features which make their application nearly foolproof: overload protection on the input and output, no latch-up when the common mode range is exceeded, as well as freedom from oscillations.

The LM741C is identical to the LM741/LM741A except that the LM741C has their performance guaranteed over a 0°C to +70°C temperature range, instead of −55°C to +125°C.

Features

Connection Diagrams

Metal Can Package

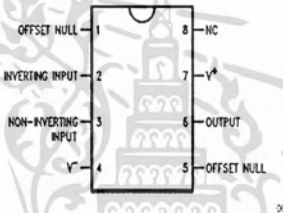


00934102

Note 1: LM741H is available per JM38510/10101

Order Number LM741H, LM741H/883 (Note 1), LM741AH/883 or LM741CH
See NS Package Number H08C

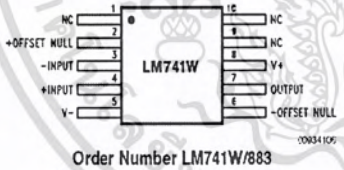
Dual-In-Line or S.O. Package



00934103

Order Number LM741J, LM741J/883, LM741CN
See NS Package Number J08A, M08A or N08E

Ceramic Flatpak

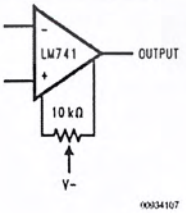


00934105

Order Number LM741W/883
See NS Package Number W10A

Typical Application

Offset Nulling Circuit



00934107

© 2004 National Semiconductor Corporation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้แต่ง

ชื่อ-สกุล	นายพิทักษ์ เถื่อนคำแสน
วัน เดือน ปีเกิด	8 กรกฎาคม พ.ศ. 2525
ภูมิลำเนา	188 หมู่ 11 ตำบลหัวขวาง อำเภอโกสุมพิสัย จังหวัดมหาสารคาม 44140 โทรศัพท์ 0-6643-3450

ประวัติการศึกษา

ประถมศึกษา	โรงเรียนศรีโกสุมวิทยามิตรภาพที่ 209 จังหวัดมหาสารคาม
มัธยมศึกษาตอนต้น	โรงเรียนโกสุมวิทยาสรรค์ จังหวัดมหาสารคาม
ประกาศนียบัตรวิชาชีพ	โรงเรียนเทคโนโลยีภาคตะวันออกเฉียงเหนือ
ประกาศนียบัตรวิชาชีพชั้นสูง	สถาบันเทคโนโลยีราชมงคล วิทยาเขตขอนแก่น
ปริญญาตรี	สาขาวิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหรรม สจล.

คติพจน์ ความรักและความผูกพันธ์ของพ่อ-แม่คือแรงผลักดันให้มีวันนี้
ความรักและความผูกพันธ์ของเพื่อนฝูงคือแรงผลักดันให้มีวันข้างหน้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้แต่ง

ชื่อ-สกุล	นายณัฐพงศ์ บุญช่วย
วัน เดือน ปีเกิด	31 มีนาคม พ.ศ. 2523
ภูมิลำเนา	191 หมู่ 2 ตำบล บ่อหิน อำเภอ สิเกา จังหวัด ตรัง 92150
	โทรศัพท์ 075-248259

ประวัติการศึกษา

ประถมศึกษา	โรงเรียนบ้านพรุจูด
มัธยมศึกษาตอนต้น	โรงเรียนสิเกาประชาผดุงวิทย์ จังหวัดตรัง
ประกาศนียบัตรวิชาชีพ	วิทยาลัยเทคนิคตรัง จังหวัดตรัง
ประกาศนียบัตรวิชาชีพชั้นสูง	โรงเรียนช่างฝีมือทหาร จังหวัดกรุงเทพมหานคร
ปริญญาตรี	สาขาวิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม
	ภาควิชาครุศาสตร์วิศวกรรม
	คณะครุศาสตร์อุตสาหรรม สจล.
คติพจน์	คนเราเลือกเกิดไม่ได้ แต่เลือกที่จะเป็นได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้