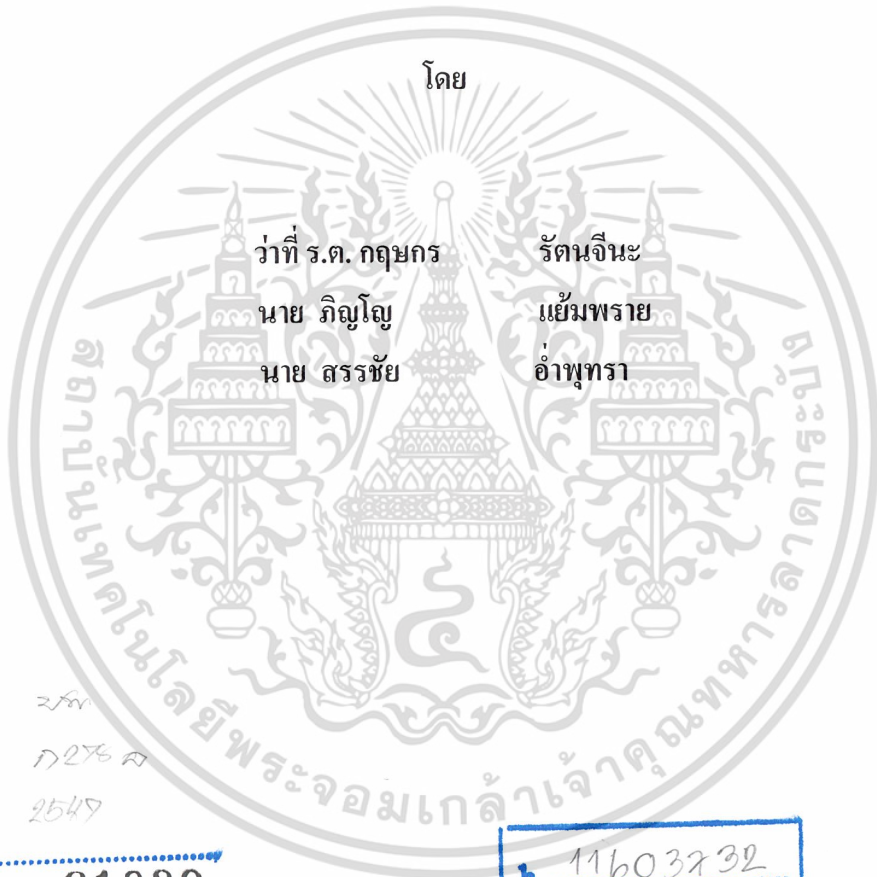


สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

อินเวอร์เตอร์

INVERTER



โดย

ว่าที่ ร.ต. กฤษกร

รัตน์จีนะ

นาย ภิญโญ

แย้มพราย

นาย สรรชัย

อำพุทรา

๖๖
๖๖๖๖
๖๖๖๖

เลขหมู่.....
เลขทะเบียน **61830**
วัน,เดือน,ปี **21 ก.ค. 2549**

b. 11603232
i.

ปริญญาโทนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2547

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อินเวอร์เตอร์

INVERTER



ปริญญาานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชา อิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2547

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาานิพนธ์ ปีการศึกษา 2547

ภาควิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
เรื่อง อินเวอร์เตอร์

ผู้จัดทำ

1.ว่าที่ ร.ต. กฤษกร รัตนจินะ รหัส 45015225

2.นาย ภิญโญ แยมพราย รหัส 45015246

3.นาย สรรชัย อำพุทรา รหัส 45015258



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


โครงการเรื่อง อินเวอร์เตอร์
INVERTER

ผู้จัดทำ

- 1.ว่าที่ ร.ต. กฤษกร รัตนจินะ รหัส 45015225
- 2.นาย ภิญโญ เข้มพราย รหัส 45015246
- 3.นาย สรรชัย อ่ำพุทรา รหัส 45015258

โครงการนี้ได้รับการตรวจสอบแล้วพร้อมที่จะทำการสอบได้




.....
(รศ. สมศักดิ์ เขียวศิริกุล)
อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้า

บทคัดย่อ

ABSTRACT

บทที่ 1 บทนำ

1.1 ความสำคัญ

1.2 วัตถุประสงค์ของการทำโครงการ

1.3 ขอบเขตของโครงการ

บทที่ 2 ทฤษฎีที่เกี่ยวข้องกับอินเวอร์เตอร์

2.1 วงจรต่าง ๆ ของอินเวอร์เตอร์

2.2 ความรู้พื้นฐานเกี่ยวกับพัลส์วิดมอดูเลชัน (PWM)

2.2.1 รูปคลื่น PWM แบบ 2 ระดับ และ 3 ระดับ

2.2.2 การสร้างรูปคลื่น PWM

2.2.3 การสร้างรูปคลื่น PWM แบบเนเทอร์อลและแบบเรกูลาร์

(Natural and Regular Form)

2.3 การสร้างรูปคลื่นแบบเนเทอร์อลแซมปลิง (Natural Sampling Patern)

2.4 การสร้างรูปคลื่นแบบเรกูลาร์แซมปลิง

2.5 บัตเตอร์เวิร์ทโลว์แพสฟิลเตอร์ (Butterworth Low Pass Filter)

2.5.1 วงจรบัตเตอร์เวิร์ทที่ให้ค่า -40 เดซิเบลต่อดีเคด

2.5.2 วงจรบัตเตอร์เวิร์ทที่ให้ค่า -60 เดซิเบลต่อดีเคด

2.5.3 ผลตอบสนองของฟิลเตอร์

2.6 พื้นฐานการทำงานของฮาร์ฟบริดจ์คอนเวอร์เตอร์

2.6.1 ฟลายแบคคอนเวอร์เตอร์

2.6.2 ฟอร์เวิร์ดคอนเวอร์เตอร์

2.6.3 พูช-พูลคอนเวอร์เตอร์

2.6.4 ฮาร์ฟบริดจ์คอนเวอร์เตอร์

2.6.4.1 ตัวเก็บประจุล้อยก C_b เพื่อป้องกันการไม่

สมมาตรปลั๊กซ์แม่เหล็ก

2.6.4.2 คอมมิวเตตติ้งไดโอด D_3 และ D_4

2.6.4.3 ค่าเวลาเพื่อ t_b สำหรับฮาร์ฟบริดจ์คอนเวอร์เตอร์

2.6.5 ฟูลบริดจ์คอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7 หม้อแปลงสวิตชิง	24
2.7.1 ส่วนประกอบของหม้อแปลงสวิตชิง	25
2.7.2 แกนเฟอร์ไรต์ (Ferrite Core)	25
2.7.3 บอบบี้ (Bobbin)	25
2.7.4 ลวดทองแดงอาบนํ้ายา (Enamelled Copper Wire)	26
2.7.5 เทปฉนวน (Insulation Tape)	26
2.8 แกนเฟอร์ไรต์และการเลือกใช้	27
2.8.1 ลักษณะและขนาดมาตรฐานของแกนเฟอร์ไรต์	27
2.8.2 ลักษณะสมบัติของเนื้อสารที่ใช้ทำแกนเฟอร์ไรต์	28
2.8.3 การกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดในแกนหม้อแปลง	29
2.8.4 ช่องอากาศคั่นทางเดินแม่เหล็กในแกนเฟอร์ไรต์ (Air Gap)	32
2.9 ความสัมพันธ์ระหว่างขดไพรมารีและขดเซคันดารีของหม้อแปลงสวิตชิง	33
2.10 การพันขดลวดทองแดงและการกำหนดขนาดของขดลวด	34
2.10.1 ผลจากการนำกระแสแค่เพียงที่ผิวของลวดทองแดง (Skin effect)	34
2.10.2 อัตราส่วนระหว่างความต้านทานที่กระแสสลับต่อความต้านทานที่กระแสดตรงของลวดทองแดง (F_R)	37
2.11 เพาเวอร์มอสเฟต	38
2.11.1 กำลังงานสูญเสียในรูปความร้อนของเพาเวอร์มอสเฟต	39
2.11.2 เงื่อนไขของวงจรขับเพาเวอร์มอสเฟต	40
บทที่ 3 รายละเอียดในการออกแบบและการสร้าง	44
บทที่ 4 ผลการทดลอง	52
4.1 ผลการทดลองสร้างสัญญาณพื้นฐาน	52
4.2 ผลการทดลองการสร้างสัญญาณ SINE 50 HZ	53
4.3 ผลการทดลองสัญญาณควบคุมภาค POWER STATE	54
4.4 ผลการสัญญาณควบคุม POWERMOSFET ในวงจร Full Bridge	55
4.5 ผลการทดลองสัญญาณ Pulse Width Modulation	57

อินเวอร์เตอร์

ว่าที่ ร.ต. กฤษกร รัตน์จินะ
นาย ภิญ โญ แย้มพราย
นาย สรรชัย อ่ำพุทรา
รศ. สมศักดิ์ เชียร์ศิริกุล
ปีการศึกษา 2547

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้จะกล่าวถึงการทดสอบและทดลองสร้างสัญญาณควบคุมการสวิทช์ของมอสเฟตที่จะนำไปใช้เป็นส่วนหนึ่งของวงจรอินเวอร์เตอร์ซึ่งในการสร้างสัญญาณควบคุมเพื่อใช้ในการสวิทช์นั้นเราสร้างสัญญาณควบคุมการสวิทช์มาจากการใช้เทคนิคของพัลส์วิดท์มอดูเลชันซึ่งสร้างมาจากวงจรการเปรียบเทียบสัญญาณชาน์และสัญญาณสามเหลี่ยม และสัญญาณควบคุมที่ได้จะนำไปควบคุมการสวิทช์ของมอสเฟตที่ต่อกันแบบฟูลบริดจ์ทางภาคเพาเวอร์สเตท ส่วนทางด้านมอสเฟตที่ต่อแบบฮาร์ฟบริดจ์นั้นจะนำสัญญาณควบคุมมาจากขา 8 และ 11 ของไอซี TL 494 ในส่วนของสัญญาณควบคุมการสวิทช์ของวงจรฟูลบริดจ์ จะเป็นวงจรที่สร้างสัญญาณพัลส์ที่มีความกว้างต่างๆกัน และเมื่อเรานำสัญญาณนี้ไปผ่านวงจรรองความถี่ก็จะได้รูปคลื่นชาน์ออกมา

INVERTER

Kritsakorn Rattanajena

Pinyo Yampri

Sanchai Amphutsa

Somsuk Chearsikun Advisor

2004

ABSTRACT

This project present a method to build the control signal MOSFET of output state for using in an inverter circuit. We use the control signal that from the pulse width modulation circuit to switch the full bridge power MOSFET. This control signal is generated from the comparator circuit and TL494. TL494 is also used to control MOSFET in half bridge circuit. The output from the half bridge circuit is the pulse with varies width. This pulse can be use control to sinusoidal wave by low pass filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้ ที่สำเร็จลุล่วงได้ด้วยดีนั้น เนื่องมาจากความช่วยเหลือในด้านต่างๆ ของหลายๆ ฝ่ายด้วยกัน โดยเฉพาะอย่างยิ่งอาจารย์ที่ปรึกษา รวมทั้งอาจารย์ประจำภาควิชาอิเล็กทรอนิกส์ทุกท่าน ที่ได้กรุณาให้คำปรึกษาและข้อมูลเสนอแนะ ผู้ที่อยู่เบื้องหลังความสำเร็จของโครงการนี้ก็คือ คุณพ่อ คุณแม่ ที่ได้ให้กำเนิดและอบรมเลี้ยงดู คอยสนับสนุนรวมทั้งให้กำลังใจ ขอขอบคุณเพื่อนๆ ที่ได้ให้คำแนะนำจนโครงการสำเร็จตามวัตถุประสงค์ที่ได้ตั้งไว้ จึงขอขอบคุณมา ณ. โอกาสนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ความสำคัญ

การใช้งานของวงจรอิเล็กทรอนิกส์ จำเป็นที่จะต้องมีการจ่ายไฟ ให้กับตัวมันเอง ซึ่งแหล่งจ่ายไฟดังกล่าว สามารถที่จะแยกได้หลายชนิด เช่น แหล่งจ่ายไฟกระแสตรงที่ถูกแปลงเป็นกระแสไฟฟ้าสลับ และแหล่งจ่ายไฟกระแสสลับที่ถูกแปลงมาเป็นกระแสตรง เป็นต้น แต่ในที่นี้เราจะกล่าวถึงเฉพาะ แหล่งจ่ายกระแสสลับที่ได้มาจากการแปลงไฟตรง ที่เรียกว่า inverter ซึ่งในการสร้าง inverter ที่ความถี่สูงๆ ควรใช้อุปกรณ์ Power MOSFET ซึ่งมีพิกัดแรงดันที่ไม่สูงมากนัก มาแทนทรานซิสเตอร์ และ SCR ทั้งนี้ Power MOSFET นั้นดีกว่า ในเรื่องไม่จำเป็นต้องใช้อุปกรณ์การคอมมิวเตชันอย่าง SCR อีกทั้ง Power MOSFET สามารถหยุดนำกระแสได้อย่าง SCR จึงทำให้ Power MOSFET สามารถควบคุมการทำงานเป็น Power Switch on,off ได้ด้วยการควบคุมแรงดันที่ป้อนให้กับขาเกต ให้ควบคุมการทำงานในการเป็น อุปกรณ์ เพาเวอร์สวิทช์ในภาคเพาเวอร์สเตท

1.2 วัตถุประสงค์ของการทำโครงการ

จากการเปรียบเทียบคุณสมบัติของอุปกรณ์ Power MOSFET กับอุปกรณ์ ที่ใช้กับการสวิตซ์อื่นๆ เช่น เพาเวอร์ทรานซิสเตอร์ หรือ SCR จะพบว่า Power MOSFET มีความเหมาะสมที่จะนำมาใช้เป็นอุปกรณ์จ่ายไฟ เพาเวอร์สวิทช์ ให้กับวงจรของโครงการ ซึ่งเราจะต้องสร้างสัญญาณพัลส์มาควบคุมการทำงานของเพาเวอร์มอสเฟสที่ต่อแบบ ฟูลบริดจ์ ทางภาคเพาเวอร์สเตท ส่วนเพาเวอร์มอสเฟสที่ต่อกันแบบฮาร์ฟบริดจ์จะนำสัญญาณควบคุมมาจาก IC TL 494

1.3 ขอบเขตของโครงการ

ในโครงการนี้จะเป็นการสร้าง Inverter ที่มีพิกัดในการจ่ายโหลด 1KW ที่มีแรงดันอินพุต 48 VOLT (DC) และให้เอาต์พุตออกมาที่ 220 VOLT (AC) ที่มีความถี่ 50 Hz

บทที่ 2

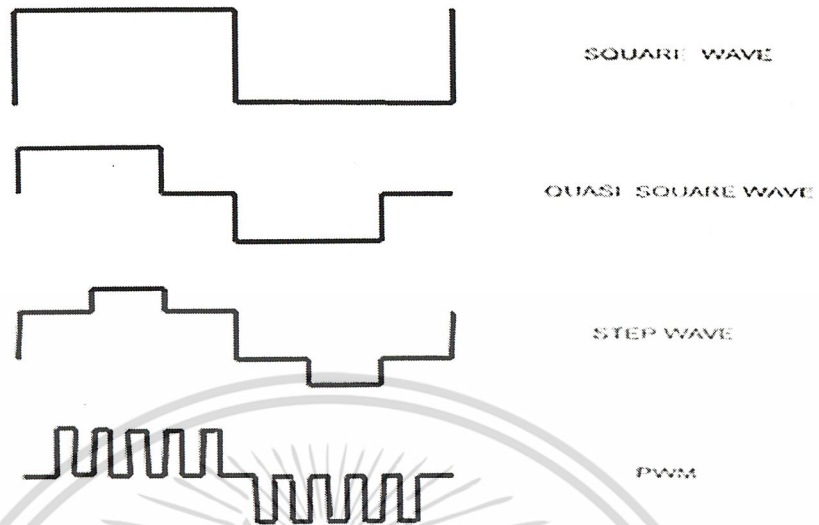
ทฤษฎีที่เกี่ยวข้องกับอินเวอร์เตอร์

วงจรอินเวอร์เตอร์ เป็นการเปลี่ยนกำลังไฟฟ้าทางด้านอินพุต ซึ่งเป็นไฟกระแสตรง (AC) ที่มีแรงดันและความถี่ตามที่ต้องการ โดยในที่นี้ต้องการความถี่ 50 Hz แรงดันไฟ AC จะเป็นสัญญาณที่ใกล้เคียงกับคลื่นไซน์ และมีขนาด 220 โวลต์ อินเวอร์เตอร์ความถี่ที่ใช้งานได้ใช้งานเป็นแหล่งจ่ายไฟสำรอง แหล่งจ่ายไฟบนยานพาหนะ หรือนำไปใช้ในระบบแหล่งจ่ายไฟต่อเนื่อง (UPS) อินเวอร์เตอร์ที่ดีควรมีประสิทธิภาพสูงเชื่อถือได้ นอกจากนี้ควรมีขนาดเล็กและน้ำหนักเบาด้วย วิธีหนึ่งคือสวิตช์ที่ความถี่สูง ๆ จะสามารถลดขนาดของหม้อแปลงและตัวกรองลงได้ และเพื่อให้การส่งผ่านพลังงานมีประสิทธิภาพสูง ต้องลดการสูญเสียเนื่องจากการสวิตช์พร้อมกันสองตัว (Switching Loss) โดยการเลือกอุปกรณ์ที่มีความเร็วในการสวิตช์สูงสามารถ ON/OFF ได้เร็วในโครงการนี้เลือกใช้เพาเวอร์มอสเฟตเป็นอุปกรณ์ในการสวิตช์

หลักการของอินเวอร์เตอร์จะอาศัยการตัดต่อของสวิตช์ที่เป็นสารกึ่งตัวนำ เป็นตัวตัดต่อไฟฟ้ากระแสตรงที่ต่ออยู่ภาระไฟฟ้า (Load) เช่น เพาเวอร์ทรานซิสเตอร์, เพาเวอร์มอสเฟต เพื่อที่จะทำให้แรงดันที่ตกคร่อมภาระไฟฟ้าเป็นสัญญาณไฟกระแสสลับ ซึ่งในโครงการนี้เป็นการศึกษาโดยการนำเอาเพาเวอร์มอสเฟตมาทำหน้าที่เป็นตัวสวิตช์ของวงจรทางด้านกำลังโดยใช้สัญญาณควบคุมที่มีรูปคลื่นเป็นแบบสี่เหลี่ยมคางหมู (Quasi square wave) แล้วนำมาผ่านวงจรกรองความถี่ต่ำผ่านจะรูปคลื่นเป็นแบบไซน์

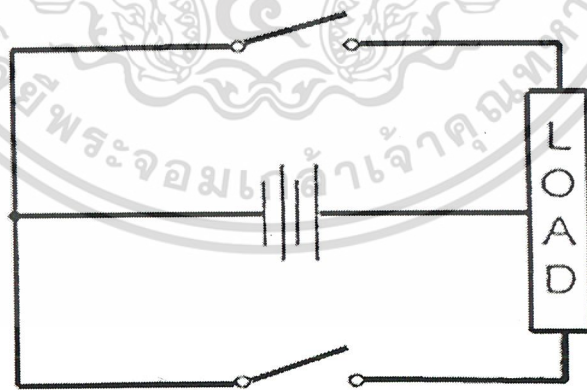
2.1 วงจรต่าง ๆ ของอินเวอร์เตอร์

วงจรอินเวอร์เตอร์นั้น เอาท์พุตที่ได้จากวงจร ยังไม่ได้เป็นคลื่นไซน์ ถ้าหากยังไม่ได้มีการกรองความถี่ รูปคลื่นที่ได้จากวงจรอินเวอร์เตอร์จะมีลักษณะที่ประกอบไปด้วยผลรวมระหว่างคลื่นความถี่หลักมูล กับ องค์ประกอบฮาร์โมนิกส์ ที่มีความถี่เป็นจำนวนเท่าของความถี่หลักมูลวงจรอินเวอร์เตอร์ เมื่อพิจารณาตามลักษณะของรูปคลื่นเอาต์พุต จะมีอยู่ด้วยกันหลายแบบดังแสดงในรูป



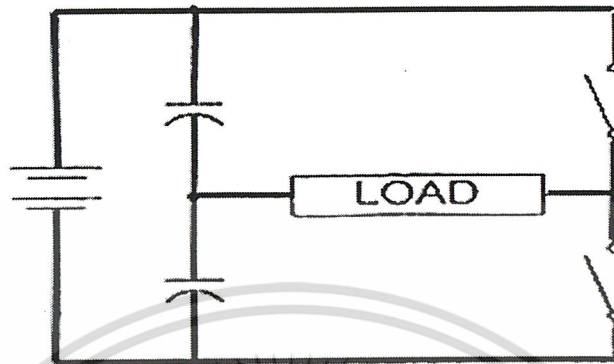
รูปที่ 2.1 แสดงรูปคลื่นเอาต์พุตแบบต่าง ๆ ของวงจรมอเตอร์

วงจรมอเตอร์ซึ่งวงจรมอเตอร์ที่นิยมใช้กันมีหลายแบบ แต่ละแบบจะมีคุณสมบัติที่แตกต่างกันไป รวมทั้งคุณสมบัติของอุปกรณ์ในแต่ละวงจร และขนาดของอุปกรณ์ก็จะแตกต่างกันไป โดยวงจรมอเตอร์ที่นิยมใช้ได้แก่ วงจรพืชนพ (Push – pull) วงจรฮาร์ฟบริดจ์ (Half Bridge) วงจรฟูลบริดจ์ (Full Bridge)

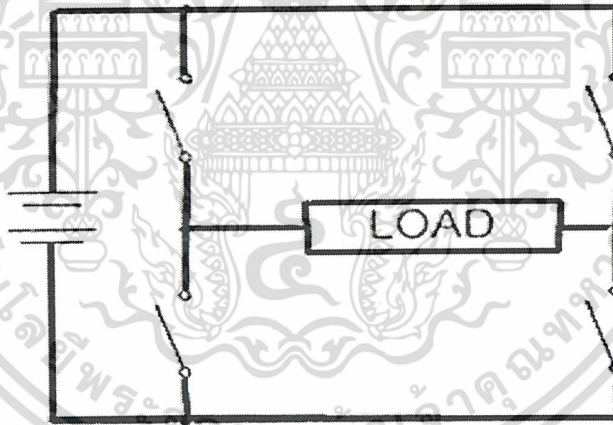


รูปที่ 2.2 วงจรมอเตอร์แบบพืชนพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 วงจรอินเวอร์เตอร์แบบฮาร์ฟบริดจ์

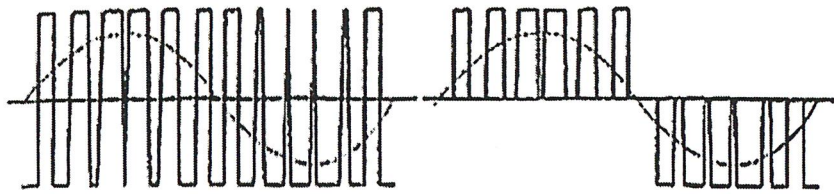


รูปที่ 2.4 วงจรอินเวอร์เตอร์แบบฟูลบริดจ์

2.2 ความรู้พื้นฐานเกี่ยวกับพัลส์วีดมอดูเลชัน (PWM)

การมอดูเลทความกว้างของพัลส์ (Pulse Width Modulation) เป็นเทคนิคการแบ่งรูปคลื่นใน 1 คาบ ออกเป็นพัลส์ย่อยหลาย ๆ พัลส์ โดยที่แต่ละพัลส์อาจมีความกว้างของพัลส์ไม่เท่ากัน ในหัวข้อนี้ จะกล่าวถึงรูปคลื่น PWM ชนิดต่าง ๆ รวมทั้งเทคนิคในการสร้างรูปคลื่น PWM ในแนวความคิดต่าง ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 แสดงรูปคลื่น PWM (ก) แบบ 2 ระดับ (ข) แบบ 3 ระดับ

2.2.1 รูปคลื่น PWM แบบ 2 ระดับ และ 3 ระดับ

รูปคลื่น PWM มีอยู่ด้วยกันหลายชนิด แต่ชนิดที่นำมาใช้มากที่สุด และเป็นชนิดพื้นฐานที่สุดได้แก่ แบบ 2 ระดับ และ แบบ 3 ระดับ

- PWM 2 LEVEL เป็นรูปคลื่นที่มีการสวิตช์ ระหว่างระดับอ้างอิงสองระดับคือ $V, -V$
- PWM 3 LEVEL เป็นรูปคลื่นที่มีการสวิตช์ ระหว่างระดับอ้างอิงสามระดับคือ $V, 0, -V$

ในรูปที่ 2.5 ข้างต้น เป็นการแสดงรูปคลื่น PWM เปรียบเทียบกับคลื่นความถี่หลักมูล (Fundamental) ของรูปคลื่น PWM นั้น

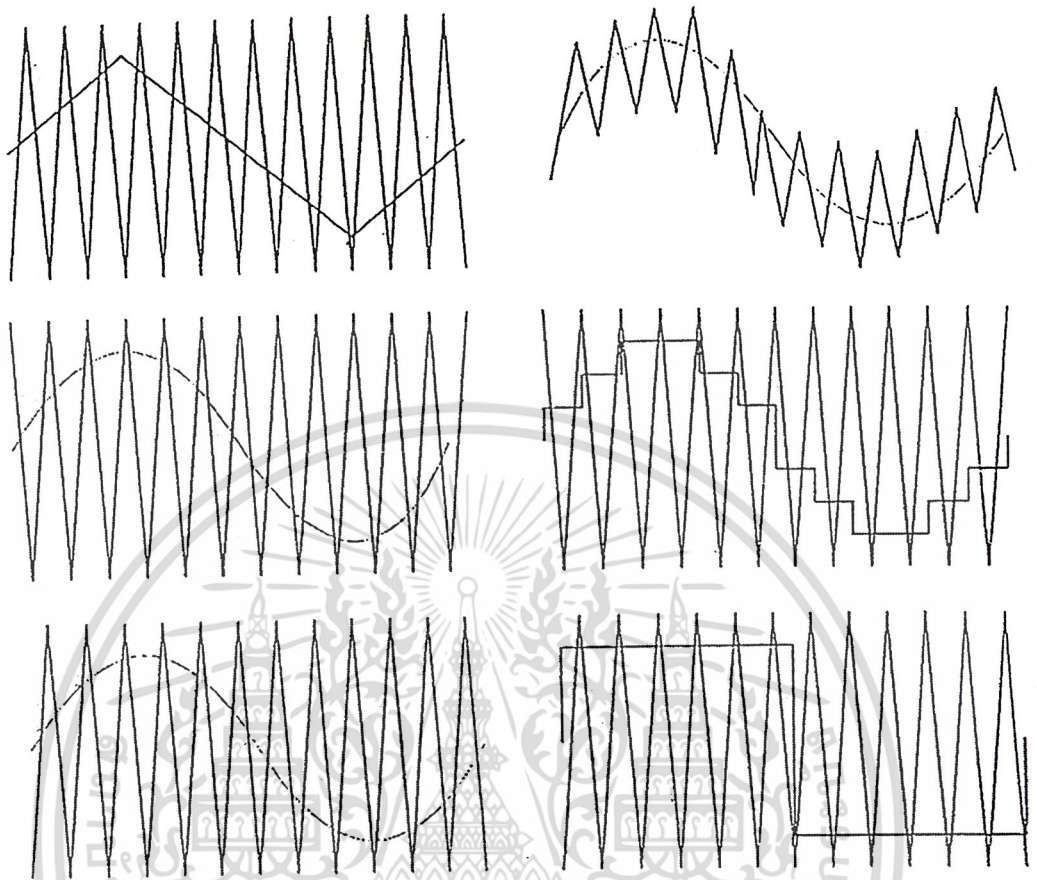
2.2.2 การสร้างรูปคลื่น PWM

รูปคลื่น PWM สามารถสร้างขึ้นมาได้โดยวิธีต่าง ๆ ได้แก่

- การใช้ไมโครโปรเซสเซอร์ ซึ่งสามารถกระทำได้โดยการโปรแกรมให้ไมโครโปรเซสเซอร์ส่งสัญญาณซึ่งสอดคล้องกับมุมสวิตช์ผ่านทางพอร์ตเอาต์พุต (OUTPUT PORT) ซึ่งวิธีนี้จะต้องมีการคำนวณหรือกำหนดค่ามุมสวิตช์มุมต่าง ๆ ออกมาเสียก่อน แล้วจึงเก็บข้อมูลไว้ในหน่วยความจำไมโครโปรเซสเซอร์ จะอาศัยข้อมูลในหน่วยความจำนั้นเพื่อสร้างรูปแบบ (pattern) สัญญาณ PWM ขึ้นมาแล้วจึงส่งผ่านพอร์ตเอาต์พุตออกมา

- โดยการใช่วงจรอิเล็กทรอนิกส์ การสร้าง PWM จากวงจรรอิเล็กทรอนิกส์นี้ วิธีที่สะดวกที่สุดคือใช่วงจรเปรียบเทียบ (comparator) เช่น ไอซีเบอร์ LF339 , LF311 เป็นต้นซึ่งสามารถทำได้โดยป้อนสัญญาณอินพุต 2 สัญญาณ เข้าสู่ วงจรเปรียบเทียบ คือสัญญาณอ้างอิง (Reference – Signal) กับสัญญาณแครี่เรียร์ (Carrier Signal) สัญญาณอ้างอิงจะมีความถี่เท่ากับรูปคลื่น PWM ส่วนสัญญาณแครี่เรียร์จะมีความถี่สูงกว่า ในโครงงานนี้ ใช้วิธีเปรียบเทียบโดยวงจรรอิเล็กทรอนิกส์ในการสร้างสัญญาณวิธีนี้ มุมสวิตช์ของรูปคลื่น PWM ก็คือจุดตัดของสัญญาณทั้งสอง การสร้างโดยอาศัยวงจรรเปรียบเทียบนี้ สามารถเลือกสัญญาณที่ใช้เปรียบเทียบได้หลายลักษณะ ดังรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6 ตัวอย่างการสร้างรูปคลื่น PWM โดยการใช้วงจรเปรียบเทียบ

2.2.3 การสร้างรูปคลื่น PWM แบบเนเทอร์อดและแบบเรกูลาร์ (Natural and Regular Form)

การสร้างรูปคลื่น PWM โดยการใช้วงจรเปรียบเทียบ จะมีองค์ประกอบ 2 ประการที่จะเป็นตัวกำหนดลักษณะรูปคลื่น PWM ได้แก่

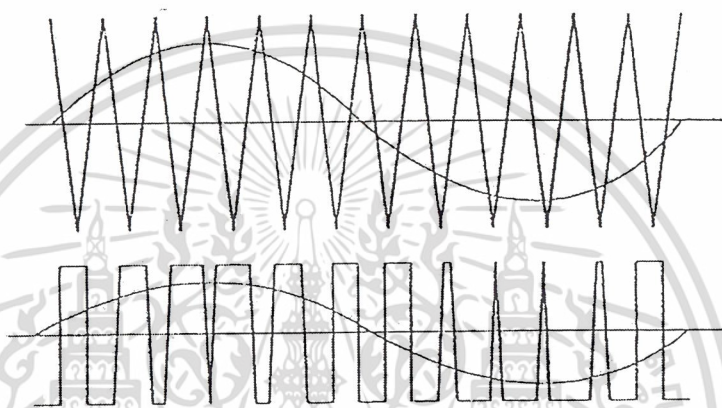
- อัตราส่วนความถี่ของสัญญาณแคร์เรียร์ ต่อสัญญาณอ้างอิง (Frequency Ratio)
- อัตราส่วนแอมพลิจูด ของสัญญาณอ้างอิงต่อสัญญาณแคร์เรียร์ หรืออัตราส่วนการมอดูเลชัน Modulation Ratio, K)

จากทฤษฎีและข้อมูลค่าที่มีการคำนวณและศึกษามา ได้นำค่า K , N ไปวิเคราะห์องค์ประกอบฮาร์โมนิกส์ จะได้ว่า โดยปกติแล้วค่าอัตราส่วนการมอดูเลชันจะใช้ค่าอยู่ในช่วงไม่เกิน 1 ค่านี้จะเป็นตัวกำหนดความกว้างของพัลส์แต่ละพัลส์ โดยความกว้างของพัลส์จะมากขึ้นถ้าค่า K มีค่ามากขึ้น ส่วนค่าอัตราส่วนความถี่จะเป็นตัวกำหนดจำนวนพัลส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

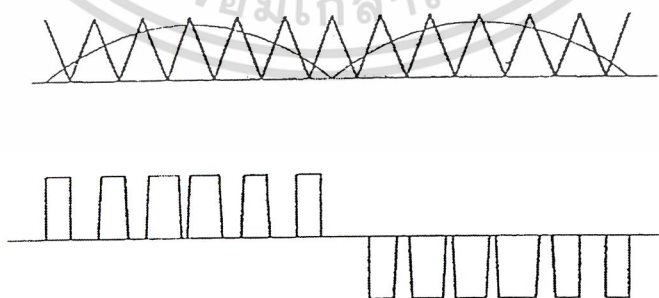
2.3 การสร้างรูปคลื่นแบบเนเทอร์อลแซมปลิง (Natural Sampling Patern)

การสร้างแบบนี้จะใช้คลื่นขายน้เป็นสัญญาณอ้างอิง และคลื่นสามเหลี่ยมเป็นสัญญาณแครี่เรียร์ โดยสามารถสร้างได้ทั้งแบบ 2 ระดับ และแบบ 3 ระดับ การสร้างแบบ 2 ระดับจะใช้คลื่นขายน้และคลื่นสามเหลี่ยมแบบเต็มรูปคลื่น ช่วงที่ขายน้มากกว่าสามเหลี่ยมจะเป็นบวก และช่วงที่คลื่นขายน้มีขนาดน้อยกว่าจะเป็นลบ



รูปที่ 2.7 การสร้างรูปคลื่นแบบเนเทอร์อลแซมปลิง ชนิด 2 ระดับ

สำหรับการเปรียบเทียบ 3 ระดับนั้นจะใช้คลื่นขายน้ที่เรคตีฟายขึ้น ไปเป็นคลื่นฟูลเวฟ เปรียบเทียบกับคลื่นสามเหลี่ยม ที่ถูกยกระดับขึ้นไปอยู่เหนือเส้นกราวด์ (Ground) ช่วงที่คลื่นฟูลเวฟ มีขนาดมากกว่าในครึ่งคาบแรก การสวิตซ์จะมีค่าเป็นศูนย์ ดังแสดงในรูป 2.8

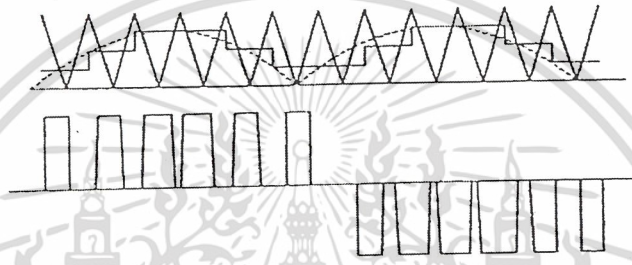


รูปที่ 2.8 การสร้างรูปคลื่นแบบเนเทอร์อลแซมปลิง ชนิด 3 ระดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 การสร้างรูปคลื่นแบบเรกูลาร์แซมปลิง

การสร้างแบบนี้ใช้หลักการแบบเดียวกันกับแบบเนทีอรอล โดยคัดแปลงจากแบบเนทีอรอล เนื่องจากการเปรียบเทียบแบบเนทีอรอลนั้น ระหว่างเปรียบเทียบแต่ละครั้ง ส่วนของซายน์จะไม่เป็นเชิงเส้น การเปรียบเทียบเรกูลาร์จะนำคลื่นซายน์ผ่านวงจรมแซมเปิดและโฮลด์ (Sample and Hold) ที่มีความถี่การแซมเปิดเท่ากับความถี่ของคลื่นสามเหลี่ยม ซึ่งจะเห็นได้ว่าระหว่างการเปรียบเทียบแต่ละช่วงจะเป็นเชิงเส้น การเปรียบเทียบแบบเรกูลาร์สามารถทำได้แบบ 3 ระดับ เช่นเดียวกัน

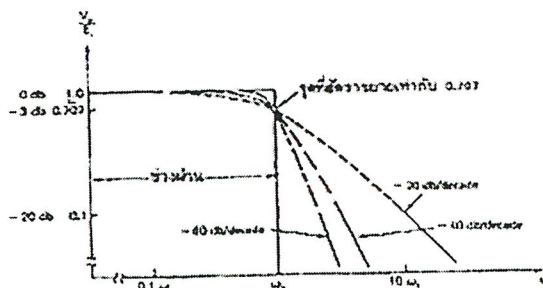


รูปที่ 2.9 การสร้างรูปคลื่นแบบเรกูลาร์แซมปลิง ชนิด 3 ระดับ

2.5 บัตเตอร์เวิร์ทโลว์แพสฟิลเตอร์ (Butterworth Low Pass Filter)

ในการออกแบบวงจรกรองสัญญาณความถี่ต่ำผ่านนั้น นอกจากจะต้องให้ได้จุดคัตออฟที่ถูกต้องแล้ว ยังต้องทำให้อัตราขยายแบบปิดลูบมีค่าเท่ากับ 1 ในช่วงผ่าน บัตเตอร์เวิร์ทฟิลเตอร์เป็นวงจรที่มีคุณสมบัติเด่นในเรื่องของอัตราขยายของวงจร โดยจะให้ค่า A_{cl} ที่คงที่ตลอดในสัญญาณช่วงผ่าน บางครั้งจึงเรียกวงจรแบบนี้ว่า Maximally flat หรือ flat – flat filter

ในรูปที่ 2.10 แสดงถึงผลตอบสนองทางความถี่ เส้นทึบแสดงถึงผลในทางอุดมคติ ส่วนเส้นประแสดงถึงผลในทางความเป็นจริง ที่ค่าความชันในการลดลงแตกต่างกัน 3 แบบ คือ -20 เดซิเบลต่อดีเคด -40 เดซิเบลต่อดีเคด และ -60 เดซิเบลต่อดีเคด



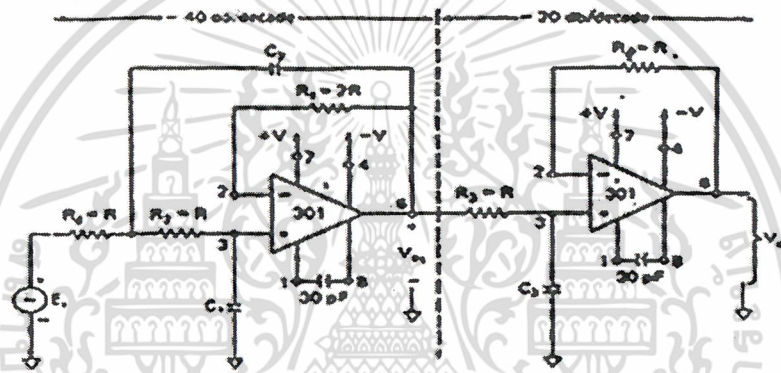
รูปที่ 2.10 การตอบสนองความถี่ของวงจรกรองความถี่ต่ำผ่านชนิดบัตเตอร์เวิร์ท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.1 วงจรบัตเตอร์เวิร์ทที่ให้ค่า -40 เดซิเบลต่อดีเคด

ในรูปที่ 2.11 เป็น วงจรบัตเตอร์เวิร์ทแบบที่มีค่าความชันในการลดลงของ A_{cl} เป็น -40 เดซิเบลต่อดีเคดที่มักจะนำมาใช้งานกันโดยทั่วไป ค่าของความชันในการลดลงเป็น -40 เดซิเบลต่อดีเคดนี้มีความหมายว่า ในช่วงที่ความถี่มีค่าตั้งแต่ ω_c ขึ้นไป ค่าของอัตราขยายจะมีค่าลดลง 40 เดซิเบล ในขณะที่ความถี่เพิ่มขึ้นเป็น 10 เท่า

ออปแอมป์ที่ต่อในวงจรนี้มีค่าอัตราขยายเป็น 1 สำหรับสัญญาณไฟ DC ของตัวออปแอมป์ (ทำให้อินพุตที่ขาทั้งสองข้างมีความต้านทานที่เหมือนกัน)



รูปที่ 2.11 วงจรบัตเตอร์เวิร์ทที่ให้ค่า -40 เดซิเบลต่อดีเคดและกราฟการตอบสนองความถี่

พิจารณาการทำงานของวงจรจะเห็นได้ว่ามีลักษณะเป็นวงจรตามแรงดันคือ แรงดันที่ขาอินพุตที่ขา 3 จะมีเท่ากับแรงดันเอาต์พุต ดังนั้นแรงดันคั่นคร่อม C_1 มีค่าเท่ากับ V_o เพื่อให้ง่ายแก่การคำนวณ ดังนั้นจะกำหนดให้ $R_1 = R_2 = R$ ต่อไปก็จะเป็นขั้นตอนในการออกแบบวงจรซึ่งประกอบด้วย 5 ขั้นตอนคือ

1. กำหนดค่าความถี่คัทออฟที่ต้องการ ω_0 หรือ f_c
2. เลือกค่า C_1 ที่จะใช้ ปกติควรมีค่าอยู่ระหว่าง 100 พิโกฟารัด ถึง 0.1 ไมโครฟารัด
3. เลือกค่า C_2 ให้มีค่าเท่ากับ $2C_1$
4. คำนวณค่า R โดยได้จากสมการ

$$R = \frac{0.707}{\omega_c C}$$

5. เลือก R_4 ให้มีค่าเท่ากับ $2R$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.2 วงจรบัตเตอร์เวิร์ทที่ให้ค่า -60 เดซิเบลต่อดีเคด

การสร้างวงจรกรองความถี่ต่ำผ่านเพื่อให้วงจรมีอัตราการลดลงของ $|A_{cl}|$ เป็น -60 เดซิเบลต่อดีเคดนั้น สามารถทำได้หลายแบบ แบบหนึ่งที่เราสร้างได้ง่ายคือการนำเอาวงจรที่มีอัตราการลดลง -40 เดซิเบลต่อดีเคดมาต่ออีกทอดหนึ่งกับวงจรที่มีอัตราการลดลง -20 เดซิเบลต่อดีเคดก็จะได้วงจรที่มีค่าของอัตราการลดลงรวมเป็น -60 เดซิเบลต่อดีเคดตามต้องการ ดังรูปที่ 2.12 (ก) พิจารณา $|A_{cl}|$ ของวงจรรวมได้จาก สมการ

$$A_{cl} = \frac{V_o}{E_i} = \frac{V_{o1}}{E_i} \times \frac{V_o}{V_{o1}}$$

วงจรบัตเตอร์เวิร์ทแบบที่ได้นี้จะตอบสนองความถี่คงที่มากในช่วงความถี่ต่ำ และจะตัดช่วงของความถี่ที่สูงกว่า ω_c ได้อย่างแน่นอนมากยิ่งขึ้น (ความชันในการลดลงมีค่าสูง)

ขั้นตอนการออกแบบ

1. เลือกค่าความถี่คัตออฟที่จะใช้งาน ω_c หรือ f_c
2. เลือกค่าตัวเก็บประจุ C_3 ของวงจรในรูปที่ 2.12 (ก) โดยควรมีค่าอยู่ระหว่าง 0.001 ถึง 0.1 ไมโครฟารัด
3. จากค่า C_3 ที่เลือกไว้ ทำให้ได้ค่า C_1 และ C_2 ที่จะใช้งาน คือ

$$C_1 = \frac{1}{2} C_3$$

และ $C_2 = 2C_3$

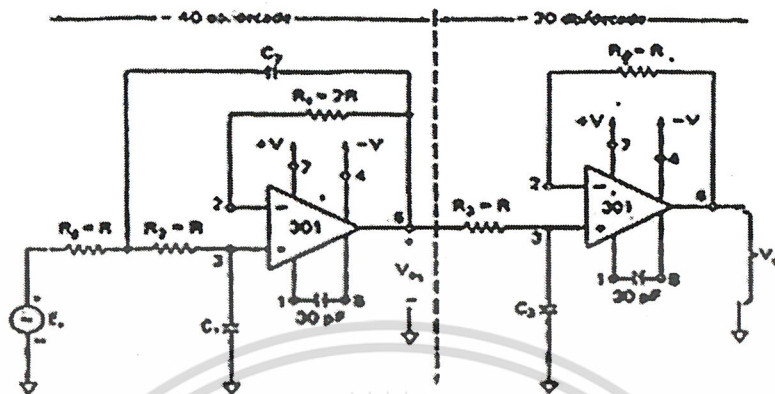
4. คำนวณค่าความต้านทาน R ที่ต้องการใช้ได้จากสมการ

$$R = \frac{1}{\omega_c C_3}$$

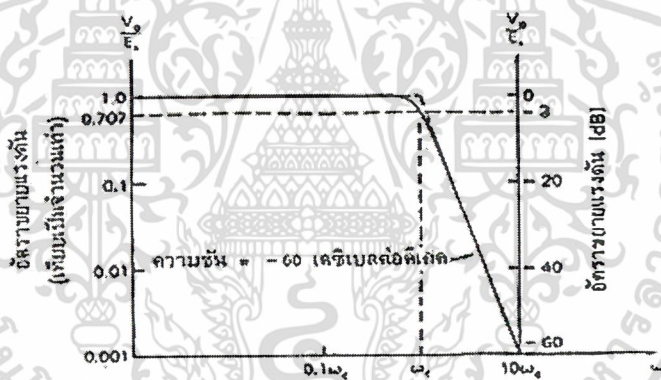
ในการเลือกค่าความต้านทาน R จะใช้งานควรอยู่ในช่วง 10 ถึง 100 กิโลโอห์ม ถ้าคำนวณได้ค่าที่นอกเหนือจากค่าในช่วงนี้ออกไปควรปรับเปลี่ยนค่า C_3 เพื่อให้ได้ค่า R ที่เหมาะสม

5. กำหนดให้ความต้านทาน R_1, R_2, R_3 ทั้ง 3 ตัวมีค่าเท่ากับ R
6. กำหนดให้ $R_{11} = 2R$ และ $R_{12} = R$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) วงจรบัตเตอร์เวิร์ทที่ให้ค่า -60 เดซิเบลต่อดีเคด



(ข) กราฟแสดงการตอบสนองความถี่ของวงจรบัตเตอร์เวิร์ทนี้

รูปที่ 2.12 การออกแบบวงจรบัตเตอร์เวิร์ทที่ให้ค่า -60 เดซิเบลต่อดีเคด และกราฟแสดงการตอบสนองความถี่

2.5.3 ผลตอบสนองของฟิลเตอร์

ผลตอบสนองในทางความถี่ของแต่ละวงจรจะไม่เท่ากัน ตารางที่ 2.1 แสดงการเปรียบเทียบระหว่างวงจรทั้ง 3 แบบ (-20 , -40 , -60 เดซิเบลต่อดีเคด) จะเห็นได้ว่า $|A_{cl}|$ ของวงจรในแบบที่เป็น -60 เดซิเบลต่อดีเคดนั้น มีค่าใกล้เคียงกับ 1 มาก จนเมื่อถึง ω_c จึงจะมีการลดลงอย่างรวดเร็ว ซึ่งถือว่าเป็นวงจรกรองสัญญาณที่มีคุณภาพดีที่สุดเมื่อเปรียบเทียบกับอีก 2 แบบที่แสดง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.1 เปรียบเทียบมุมเฟสของวงจรถูกในรูปที่ 2.10, 2.11 และ 2.12

ω	-20dB/decade	-40dB/decade	-60dB/decade
0.1 ω_c	1.0	1.0	1.0
0.25 ω_c	0.97	0.998	0.999
0.5 ω_c	0.89	0.97	0.992
ω_c	0.707	0.707	0.707
2 ω_c	0.445	0.24	0.124
4 ω_c	0.25	0.053	0.022
10 ω_c	0.1	0.01	0.001

พิจารณาในเรื่องของมุมที่เลื่อนไปของเอาต์พุตเทียบกับอินพุตนั้น เราได้ว่าวงจรถูกทั้ง 3 แบบ มีการเลื่อนมุมที่ไม่เท่ากัน วงจรถูกในรูปที่ 2.12 (ก) จะมีการเลื่อนมุมตั้งแต่ 0 ที่ $\omega = 0$ ไปจนถึง -270 องศา ที่ ω มีค่าเข้าใกล้ ∞ วงจรถูกที่มีอัตราการลดลงเป็น -40 เดซิเบลต่อดีเคด มีการเลื่อนมุมระหว่าง 0 ถึง -180 องศา วงจรถูกที่มีอัตราการลดลงเป็น -20 เดซิเบลต่อดีเคดมีการเลื่อนมุมระหว่าง 0 ถึง -90 องศา ดังที่แสดงการเปรียบเทียบในตารางที่ 2.2

ตารางที่ 2.2 เปรียบเทียบมุมเฟสของวงจรถูกในรูปที่ 2.10, 2.11 และ 2.12

ω	-20dB/decade	-40dB/decade	-60dB/decade
0.1 ω_c	-6 องศา	-8 องศา	-12 องศา
0.25 ω_c	-14 องศา	-21 องศา	-29 องศา
0.5 ω_c	-27 องศา	-43 องศา	-60 องศา
ω_c	-45 องศา	-90 องศา	-135 องศา
2 ω_c	-63 องศา	-137 องศา	-210 องศา
4 ω_c	-76 องศา	-143 องศา	-226 องศา
10 ω_c	-84 องศา	-172 องศา	-256 องศา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 พื้นฐานการทำงานของคอนเวอร์เตอร์

คอนเวอร์เตอร์นับเป็นส่วนสำคัญในแหล่งกำเนิดแรงดันไฟฟ้ากระแสตรงแบบสวิตซ์ซึ่ง มีหน้าที่ลดทอนแรงดันกระแสไฟฟ้าตรงค่าต่ำและสามารถคงค่าแรงดันได้คอนเวอร์เตอร์มี หลายแบบ ขึ้นอยู่กับลักษณะการจذبจรรยาใน โดยคอนเวอร์เตอร์ แต่ละแบบจะมีข้อดีข้อเสียที่แตกต่างกันออกไป การจะเลือกคอนเวอร์เตอร์แบบใดสำหรับแหล่งกำเนิดแรงดันไฟฟ้ากระแสตรงแบบสวิตซ์ซึ่งนั้น มี ข้อควรพิจารณาจากลักษณะพื้นฐานของคอนเวอร์เตอร์แต่ละแบบดังนี้

ลักษณะการแยกจากกันทางไฟฟ้าระหว่างอินพุตกับเอาต์พุตของคอนเวอร์เตอร์

- ค่าแรงดันอินพุตที่จะนำมาใช้กับคอนเวอร์เตอร์
- ค่ากระแสสูงสุดที่ไหลผ่านทรานซิสเตอร์กำลังในคอนเวอร์เตอร์ขณะทำงาน
- ค่าแรงดันสูงสุดที่ตกคร่อมทรานซิสเตอร์กำลังในคอนเวอร์เตอร์ขณะทำงาน
- การรักษาระดับแรงดันในกรณีที่คอนเวอร์เตอร์มีเอาต์พุตหลายค่า
- การกำเนิดสัญญาณรบกวน RFI/EMI ของตัวคอนเวอร์เตอร์

จากหัวข้อที่พิจารณาดังกล่าวจะทำให้ผู้ออกแบบทราบขีดจำกัดของ คอนเวอร์เตอร์ และ ประเมินราคาเพื่อตัดสินใจเลือกใช้คอนเวอร์เตอร์แบบใดได้ปัจจุบันได้มีการพิจารณาคอนเวอร์เตอร์ ในรูปแบบต่างๆขึ้นมามากมาย เราสามารถแบ่งชนิดต่างๆของคอนเวอร์เตอร์ได้ดังนี้

2.6.1. ฟลายแบคคอนเวอร์เตอร์ <Flyback Converter>

2.6.2 ฟอว์เวิร์ดคอนเวอร์เตอร์ <Forward Converter>

2.6.3 พูช-พูลคอนเวอร์เตอร์ <Push-pull Converter>

2.6.4 ฮาล์ฟ-บริดจ์คอนเวอร์เตอร์ <Half-Bridge Converter>

2.6.5 ฟูล-บริดจ์คอนเวอร์เตอร์ <Full-Bridge Converter>

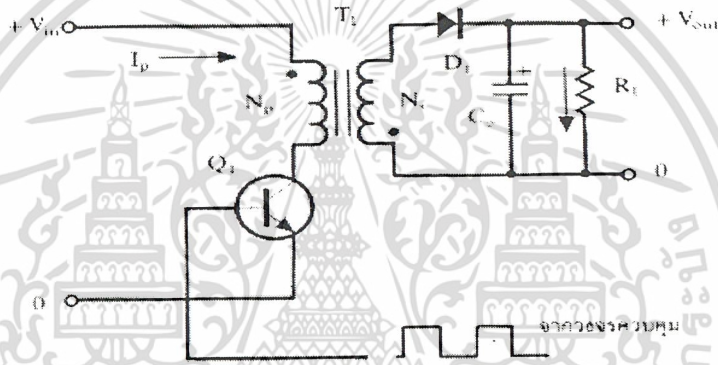
คอนเวอร์เตอร์ทั้ง 5 แบบมีลักษณะการทำงานที่ไม่แตกต่างกันมากจนเกินไปนักและค่อนข้าง ง่ายต่อการทำความเข้าใจและศึกษาคอนเวอร์เตอร์เหล่านี้ยังสามารถแบ่งออกได้เป็นคอนเวอร์เตอร์อีก หลายประเภทด้วยการเพิ่มเทคนิคบางประการให้กับคอนเวอร์เตอร์แต่ละจะไม่ขอกกล่าวถึงเช่นเดียวกัน วจรพื้นฐานของคอนเวอร์เตอร์ทั้ง 5 แบบ

2.6.1 ฟลายแบคคอนเวอร์เตอร์

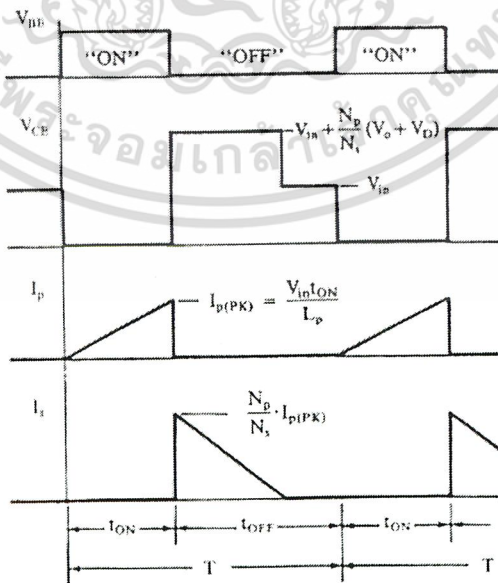
ฟลายแบคคอนเวอร์เตอร์ <Flyback Converter> มีค่าใช้จ่ายในการสร้างต่ำจึงเหมาะ สำหรับแหล่งกำเนิดแรงไฟฟ้ากระแสตรงแบบสวิตซ์ซึ่งที่มีกำลังขาออกในช่วง 50 วัตต์ ถึง 150 วัตต์ ฟลายแบคคอนเวอร์เตอร์มีข้อเสียคือ แรงดันเอาต์พุตที่ได้จะมีค่าแรงดันกระเพื่อม <Ripple> ค่อนข้าง สูงและเมื่อใช้กับแรงดันไฟฟ้ากระแสสลับ 220 โวลต์ ทรานซิสเตอร์กำลังในวงจรต้องทนแรงดันได้ สูงประมาณ 800 โวลต์ ถึง 1,000 โวลต์ ซึ่งมีราคาแพง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของวงจรจะเป็นดังนี้ทรานซิสเตอร์กำลัง Q1 จะทำงานโดยนำกระแส <ON> และหยุดนำกระแส<OFF> สลับกันไปเมื่อ Q1 นำกระแสจะมีกระแสไหลผ่านขดลวดปฐมภูมิ<Ip> แต่เนื่องจากหม้อแปลงถูกกำหนดให้ ขดลวดปฐมภูมิและขดทุติยภูมิพันอยู่ในลักษณะกลับทิศกัน ดังนั้นในขณะที่ Q1 นำกระแส ไดโอด D1 จะอยู่ในลักษณะถูกไบแอสกลับและไม่มีกระแสไหลผ่านไปยังโหลด RL พลังงานจึงถูกสะสมอยู่ที่ขดปฐมภูมิของหม้อแปลง เมื่อ Q1 หยุดนำกระแส สนามแม่เหล็กในแกนหม้อแปลงยุบตัว ทำให้มีการสลับขั้วจึงแรงดันที่ขดทุติยภูมิ ไดโอด D1 จึงอยู่ในลักษณะถูกไบแอสตรงพลังงานที่ถูกสะสมไว้ที่ขดลวดปฐมภูมิจะถูกถ่ายเทไปยังขดลวดทุติยภูมิ และมีกระแสไหลผ่านไปยังโหลดและตัวเก็บประจุเอาต์พุต Co ได้



รูปที่ 2.13 วงจรฟลายแบคคอนเวอร์เตอร์



รูปที่ 2.14 กระแสและแรงดันที่เกิดขึ้นในวงจรขณะทำงานของฟลายแบคคอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อวงจรทำงานอยู่ในสภาวะคงที่ค่าแรงดันเอาต์พุตที่ได้จากคอนเวอร์เตอร์จะเป็นไปตามสมการ

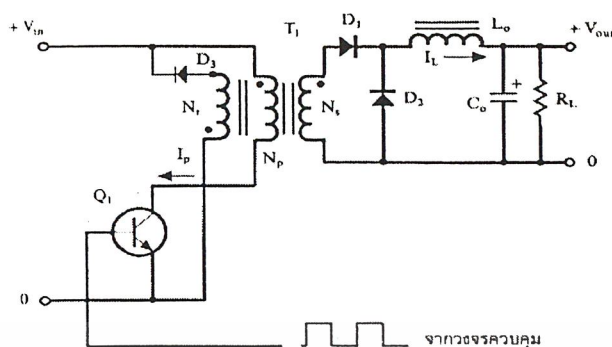
$$V_{out} = t_{on} * \left(\frac{N_s}{N_p} \right) (V_{in} * V_{ce(sat)} - V_d (t - t_{on}))$$

เมื่อ	t	คือ คาบเวลาการทำงานของ Q1 เป็นวินาที
	t _{on}	คือ ช่วงเวลาที่ Q1 นำกระแสเป็นวินาที
	N _p	คือ จำนวนรอบขอลขดปฐมภูมิเป็นรอบ
	N _s	คือ จำนวนรอบของขดทุติยภูมิเป็นรอบ
	V _{OUT}	คือ แรงดันที่เอาต์พุตของคอนเวอร์เตอร์เป็นโวลต์
	V _{IN}	คือ แรงดันที่อินพุตของคอนเวอร์เตอร์เป็นโวลต์
	V _{CE<SAT>}	คือ แรงดันตกคร่อมไดโอด D1 ขณะนำกระแสเป็นโวลต์

2.6.2 ฟอว์เวิร์ดคอนเวอร์เตอร์

ฟอว์เวิร์ดคอนเวอร์เตอร์ <Forward Converter> เหมาะสำหรับแหล่งกำเนิดแรงดันไฟฟ้ากระแสตรงแบบสวิตช์ที่ให้กำลังงานในช่วง 100 วัตต์ ถึง 200 วัตต์ และถึงแม้จะมีค่าใช้จ่ายในการสร้างมากกว่าฟลายแบคคอนเวอร์เตอร์แต่เนื่องจากฟอว์เวิร์ดคอนเวอร์เตอร์มีข้อได้เปรียบหลายประการที่เหนือกว่าฟลายแบคคอนเวอร์เตอร์ ดังนั้นที่กำลังงานสูงไม่เกิน 200 วัตต์ ฟอว์เวิร์ดคอนเวอร์เตอร์จึงเป็นคอนเวอร์เตอร์อีกแบบหนึ่งที่นิยมใช้ในแหล่งกำเนิดแรงดันไฟฟ้ากระแสตรงแบบสวิตช์ซึ่ง

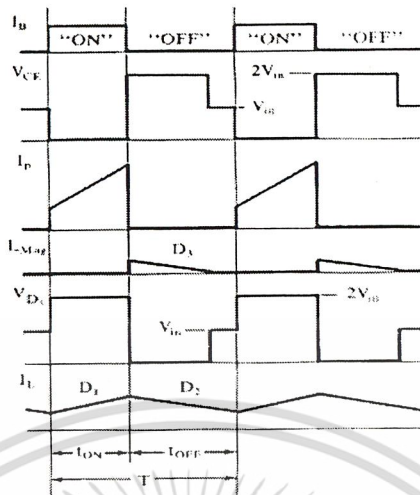
วงจรพื้นฐานของฟอว์เวิร์ดคอนเวอร์เตอร์แสดงไว้ในรูป 2.15 พื้นฐานการทำงานของฟอว์เวิร์ดคอนเวอร์เตอร์จะแตกต่างจาก ฟลายแบคคอนเวอร์เตอร์ กล่าวคือหม้อแปลงในฟอว์เวิร์ดคอนเวอร์เตอร์จะ ทำหน้าที่ ส่งผ่านพลังงานในช่วงที่แหล่งกำเนิดแรงดันไฟฟ้ากระแสตรงแบบสวิตช์ซึ่งนำกระแสต่างจากฟลายแบคคอนเวอร์เตอร์ซึ่งหม้อแปลงจะสะสมพลังงานในช่วงที่แหล่งกำเนิดแรงดันไฟฟ้ากระแสตรงแบบสวิตช์ซึ่งนำกระแสแล้วจึงจ่ายพลังงานออกไปขณะที่ทรานซิสเตอร์กำลังหยุดนำกระแส



รูปที่ 2.15 วงจรฟอร์เวิร์ดคอนเวอร์เตอร์

ทรานซิสเตอร์กำลัง Q_1 จะทำงานโดยนำกระแสและหยุดนำกระแสสลับกันไป เมื่อ Q_1 นำกระแส จะมีกระแส i_p ไหลผ่านขดลวดปฐมภูมิ N_p และตัวมัน เนื่องจากหม้อแปลงถูกกำหนดให้ ขดลวดทางปฐมภูมิ N_p และขดลวดทุติยภูมิ N_s พันอยู่ในลักษณะมีทิศทางเดียวกัน ดังนั้น ไดโอด D_1 จึงอยู่ในลักษณะไบแอสตรง ทำให้มีกระแสไหลที่ขดลวดทุติยภูมิ N_s ผ่านตัวเหนี่ยวนำ L_o ไปยัง โหลด RL ได้ และมีการสะสมพลังงานที่ L_o ส่วนของไดโอด D_2 จะอยู่ในลักษณะถูกไบแอสกลับจึง ไม่นำกระแส เช่นเดียวกับไดโอด D_3 เนื่องจากขดลวดแม่เหล็กใน N_s ถูกพันไว้ในทิศทางตรงกันข้ามกับ ขดลวดปฐมภูมิ N_p ไดโอด D_3 จึงอยู่ในลักษณะถูกไบแอสกลับและไม่มีกระแสไหลเมื่อ Q_1 หยุด นำกระแส ไดโอด D_1 จะอยู่ในลักษณะถูกไบแอสกลับและไม่มีกระแสไหลจากขดลวดทุติยภูมิ N_s แต่ในขณะที่เดียวกันสนามแม่เหล็กที่เกิดขึ้นใน L_o ยุบตัว ทำให้มีการกลับขั้วแรงดันที่ L_o ไดโอด D_2 จึงอยู่ในลักษณะถูกไบแอสตรง พลังงานที่ถูกสะสมไว้ใน L_o จะถูกถ่ายเทออกมาทำให้มีกระแสไหล ผ่าน ไดโอด D_2 ไปยังตัวเก็บประจุ C_o และโหลด RL ได้ กระแสที่ไหลผ่านโหลดจึงมีลักษณะ ต่อเนื่อง

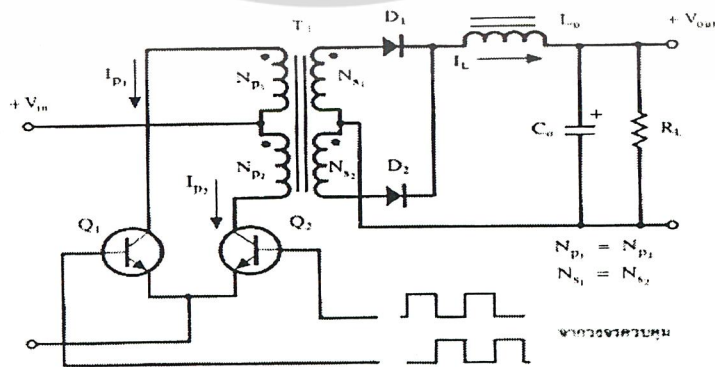
เมื่อวงจรทำงานอยู่ในสภาวะคงที่ ค่าแรงดันเอาต์พุตที่ได้จากคอนเวอร์เตอร์จะเป็นไปตามสมการ



รูปที่ 2.16 กระแสและแรงดันที่เกิดขึ้นในวงจรขณะทำงานของฟลายแบคคอนเวอร์เตอร์

2.6.3 พูช-พูลคอนเวอร์เตอร์

การทำงานของพูช-พูลคอนเวอร์เตอร์ <Push-Pull Converter> เปรียบเสมือนการนำฟอร์เวิร์ดคอนเวอร์เตอร์สองชุดมาทำงานต่อรวมกัน โดยผลัดกันทำงานในแต่ละครึ่งคาบเวลาในลักษณะกลับเฟสทำให้จ่ายกำลังได้ค่อนข้างสูงในช่วง 200 วัตต์ ถึง 1,000 วัตต์ อย่างไรก็ตามทรานซิสเตอร์กำลังใน วงจรยังคงมีแรงดันตกคร่อมขณะหยุดนำกระแสค่อนข้างสูงเช่นเดียวกับฟอร์เวิร์ดและฟลายแบคคอนเวอร์เตอร์ รวมทั้งปัญหาในการเกิดฟลักซ์ไม่สมมาตรในแกนเฟอร์ไรต์ของวงจรทำให้ทรานซิสเตอร์กำลังพังเสียหายง่ายจึงเป็นการอธิบายการทำงานของพูช-พูลคอนเวอร์เตอร์และการคำนวณต่างๆ เพื่อเป็นพื้นฐานในการทำความเข้าใจการทำงานของฮาล์ฟบริดจ์ และ ฟูลบริดจ์คอนเวอร์เตอร์ซึ่งเป็นคอนเวอร์เตอร์ที่มีการทำงานคล้ายกันแต่มีข้อบกพร่องน้อยกว่ารวมทั้งทรานซิสเตอร์กำลังมีแรงดันตกคร่อมขณะหยุดนำกระแสต่ำและค่าใช้จ่ายในการสร้างต่ำกว่าด้วย



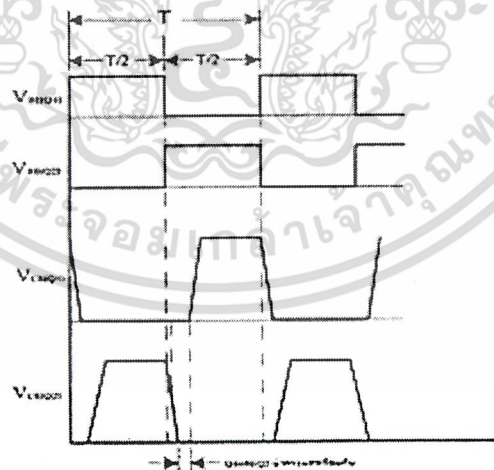
รูปที่ 2.17 วงจรพูช-พูลคอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา หรือทำซ้ำโดยไม่ขออนุญาตอย่างอ้อมถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรพื้นฐานของพุก-พูลคอนเวอร์เตอร์ แสดงไว้ในรูปที่ 2.17 การทำงานของวงจรจริงดังนี้ ทรานซิสเตอร์กำลัง Q1 และ Q2 จะสลับกันทำงานโดยผลัดกันนำกระแสในแต่ละครึ่งของคาบเวลา T ขณะที่ Q1 นำกระแสจะมีกระแส IP ไหลผ่านขดลวดปฐมภูมิ Np1 และไดโอด D1 จะอยู่ในลักษณะถูกไบแอสกลับ ส่วนไดโอด D2 จะอยู่ในลักษณะถูกไบแอสตรงทำให้มีกระแสไหลที่ขดลวดปฐมภูมิ Ns2 ผ่านไดโอด D2 และ Lo ไปยังตัวเก็บประจุ Co และโหลด RL ได้ ในจังหวะนี้แรงดันตกคร่อม Q2 จะมีค่าเป็น $2 V_{in}$ <จำนวนรอบ $N_{p1} = N_{p2}$ และ $N_{s1} = N_{s2}$ > ในทำนองเดียวกันขณะที่ Q2 นำกระแสจากขดลวดทุติยภูมิ Ns1 ผ่าน Lo ไปยังตัวเก็บประจุ Co และโหลด RL จะเห็นได้ว่าในคาบเวลาการทำงาน ขดลวดทุติยภูมิจะให้กระแสไหลผ่าน Lo ได้ถึงสองครั้ง พุก-พูล คอนเวอร์เตอร์ จึงสามารถจ่ายกำลังได้มากเป็นสองเท่าของฟอร์เวิร์ดคอนเวอร์เตอร์ที่ค่ากระแสสูงสุดด้านปฐมภูมิมีค่าเท่ากัน

เมื่อวงจรทำงานอยู่ในสภาวะคงที่ค่าแรงดันเอาต์พุตที่ได้จากคอนเวอร์เตอร์จะเป็นไปตามสมการ

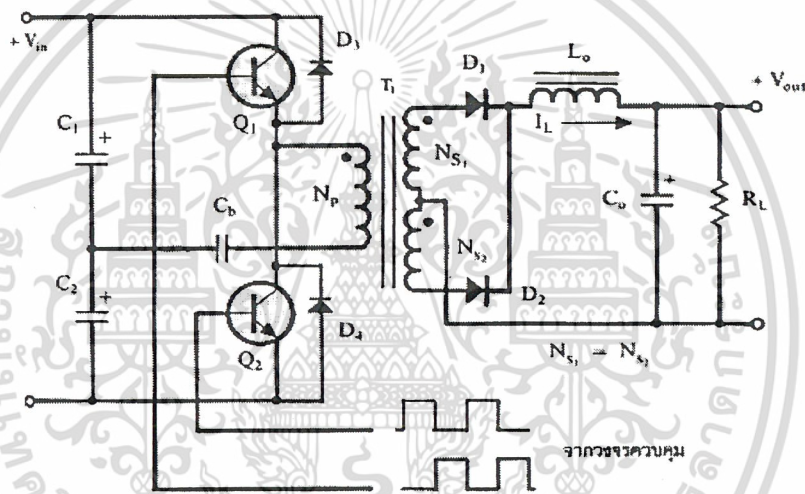
$$V_{out} = \left(\frac{N_s}{N_p} \right) (V_{in} - V_{ce(sat)}) \left(\frac{t_{on}}{T} \right) * VD$$



รูปที่ 2.18 กระแสและแรงดันที่เกิดขึ้นในวงจรขณะทำงานของพุก-พูลคอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฮาล์ฟบริดจ์คอนเวอร์เตอร์ <Half-Bridge Converter> เป็นคอนเวอร์เตอร์ในตระกูลเดียวกันกับพุก-พุลคอนเวอร์เตอร์ในแต่ลักษณะการจัดของวงจรฮาล์ฟบริดจ์คอนเวอร์เตอร์จะทำให้ทรานซิสเตอร์กำลังภายในวงจรมีแรงดันตกคร่อมขณะหยุดนำกระแสเพียงค่าแรงดันอินพุตเท่านั้นทำให้ทรานซิสเตอร์กำลังที่ใช้มีราคาถูกลงและหาได้ง่ายกว่าซึ่งจะลดข้อจำกัดต่างๆ เมื่อใช้กับระบบแรงดันไฟฟ้ากระแสสลับสูงๆ เช่นที่แรงดันกระแสไฟฟ้ากระแสสลับ 220 โวลต์ ลงได้มากรวมทั้งฮาล์ฟบริดจ์คอนเวอร์เตอร์ยังสามารถหลีกเลี่ยงปัญหาการไม่สมมาตรฟลักซ์ในแกนเฟอร์ไรต์หม้อแปลงได้อีกด้วย

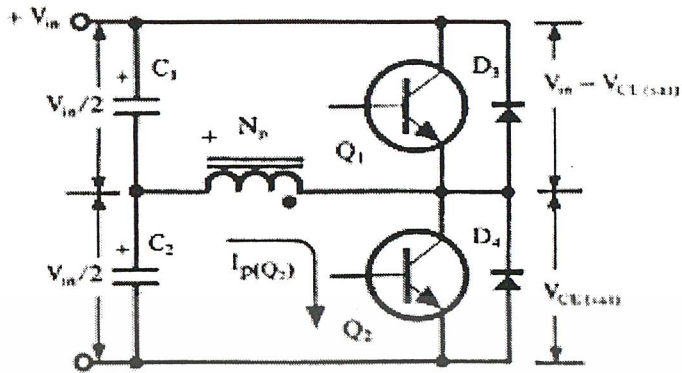


รูปที่ 2.19 วงจรฮาล์ฟบริดจ์คอนเวอร์เตอร์

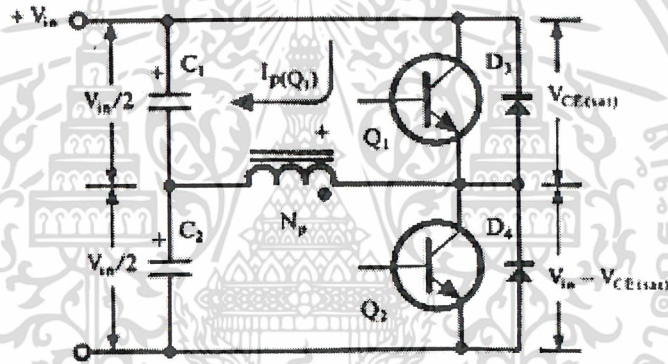
วงจรมูลฐานของฮาล์ฟบริดจ์คอนเวอร์เตอร์ การทำงานของวงจรจะเป็นดังนี้เนื่องจากตัวเก็บประจุ C_1 และ C_2 กำหนดให้มีค่าเท่ากันต่ออนุกรมกันอยู่ทางด้านอินพุตเพื่อแบ่งครึ่งแรงดันแรงดันตกคร่อม C_1 และ C_2 จึงมีค่าเท่ากับครึ่งหนึ่งของแรงดันที่อินพุตเพาเวอร์ ทรานซิสเตอร์ Q_1 และ Q_2 จะสลับกันทำงานคนละครึ่งคาบเวลาเช่นเดียวกับพุก-พุลคอนเวอร์เตอร์

เพื่อให้ง่ายแก่การพิจารณาการทำงานของวงจร เราพิจารณาในกรณีที่ไม่มีตัวเก็บประจุ C_b ต่ออยู่ในวงจรเสียก่อน โดยให้ปลายของขดลวดปฐมภูมิ N_p ที่ต่อกับ C_b นั้นต่อโดยตรงเข้ากับจุดต่อระหว่างตัวเก็บประจุ C_1 และ C_2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.30 ขณะที่ Q1 นำกระแส Q2 จะมีแรงดันตกคร่อมเท่ากับ $V_{in} - V_{CE(sat)}$ และแรงดันตกคร่อม N_p เท่ากับ $V_{in}/2 - V_{CE(sat)}$



รูปที่ 2.31 ขณะที่ Q2 นำกระแสจะมีแรงดันตกคร่อมเท่ากับ $V_{in} - V_{CE(sat)}$ เช่นเดียวกันและมีแรงดันตกคร่อม N_p เท่ากับ $V_{in}/2 - V_{CE(sat)}$

เมื่อ Q1 เริ่มนำกระแส และ Q2 ไม่นำกระแส แรงตกคร่อม Q2 จะมีค่าเท่ากับ $V_{in} - V_{CE(sat)}$ ส่วนแรงดันตกคร่อมของปฏุมภูมิ N_p จะมีค่าเท่ากับ $V_{c1} - V_{CE(sat)}$ หรือมีค่าเท่ากับ $V_{in}/2 - V_{CE(sat)}$ นั้นเอง ในทำนองเดียวกัน เมื่อ Q2 นำกระแสและ Q1 ไม่นำกระแส แรงดันตกคร่อม Q1 จะมีค่าเท่ากับ $V_{in} - V_{CE(sat)}$ เช่นเดียวกัน แรงดันตกคร่อมที่ขดปฏุมภูมิ ก็ยังคงมีค่าเท่ากับ $V_{in}/2 - V_{CE(sat)}$ เนื่องจาก $V_{CE(sat)}$ มีค่าประมาณ 0.5-1 โวลต์ ดังนั้นจะเห็นได้ว่าแรงดันตกคร่อม Q1 และ Q2 ขณะหยุดนำกระแสจะมีค่าเพียงแรงดันอินพุตเท่านั้น ผลของการทำงานของ Q1 และ Q2 ที่ด้านพหุติภูมิจะมีลักษณะเดียวกันกับพวช-พุลคอนเวอร์เตอร์

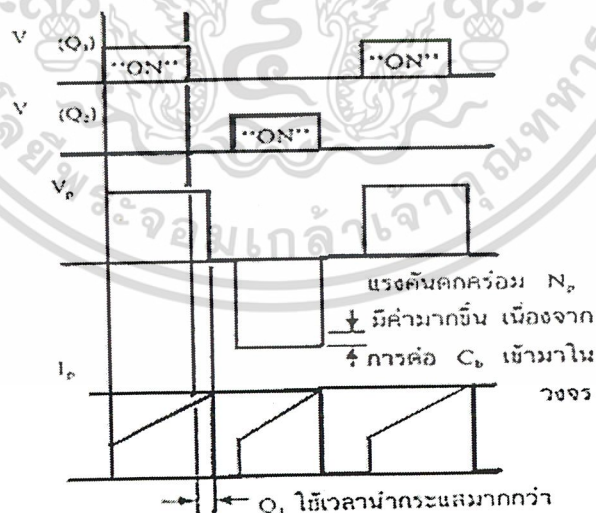
เมื่อวงจรทำงานอยู่ในสภาวะคงที่ค่าแรงดันเอาต์พุตที่ได้จากคอนเวอร์เตอร์จะเป็นไปตามสมการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6.4.1 ตัวเก็บประจุบล็อกกิ้ง C_b เพื่อป้องกันการไม่สมมาตรพลักซ์แม่เหล็ก

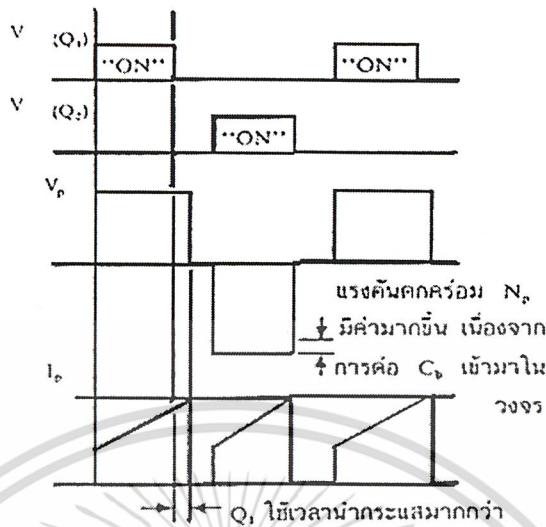
ตัวเก็บประจุบล็อกกิ้ง (Blocking Capacitor) C_b ที่ต่อเพิ่มเข้ามาในวงจรนั้นมีหน้าที่หลักคือ ป้องกันการเกิดไม่สมมาตรพลักซ์ขึ้นในแกนเฟอร์ไรต์ขณะวงจรทำงาน เพราะในทางปฏิบัติการต่อตัวเก็บประจุ C_1 และ C_2 เพื่อให้แรงดันที่ตกคร่อมตัวเก็บประจุทั้งสองมีค่าเท่ากันจริง ๆ นั้นทำได้ยาก รวมทั้งการไม่แมตซ์กันของเพาเวอร์มอสเฟต Q_1 และ Q_2 อาจก่อให้เกิดปัญหาการไม่สมมาตรพลักซ์ขึ้นได้ทั้งสิ้น

การต่อตัวเก็บประจุบล็อกกิ้ง C_b คั่นเข้ามาในวงจร จะทำให้ C_b มีการเก็บประจุและคายประจุสลับกันไปตามทิศทางของกระแสที่ไหลในขดไพรมารี N_p ถ้าผลของการเกิดประจุสะสมที่ทำให้ Q_1 และ Q_2 มีช่วงเวลานำกระแสไม่เท่ากัน ก็จะทำให้การเก็บประจุและคายประจุของ C_b ใช้เวลาไม่เท่ากันด้วยเป็นผลทำให้มีประจุเหลือค้างใน C_b และทำให้เกิดค่าแรงดันตกคร่อม C_b นั่นคือ หากเพาเวอร์มอสเฟต ตัวใดมีค่าช่วงเวลานำกระแสมากกว่า ในกรณีนี้ค่ากระแสสูงสุดจะมีค่ามากขึ้นตามช่วงเวลาที่เพิ่มขึ้นด้วย อย่างไรก็ตามก็จะทำให้มีประจุเหลือค้างใน C_b จะช่วยเพิ่มค่าแรงดันตกคร่อมขดไพรมารีให้มีค่ามากขึ้น ค่าของกระแสสูงสุดก็จะมีค่าเท่ากันได้และไม่เกิดการไม่สมมาตร พลักซ์ขึ้น (ดูรูปที่ 2.17 ประกอบ) ส่วนการทำงานของ C_b ในกรณีที่แรงดันตกคร่อม C_1 และ C_2 มีค่าไม่เท่ากันนั้นก็จะเป็นไปในทำนองเดียวกัน

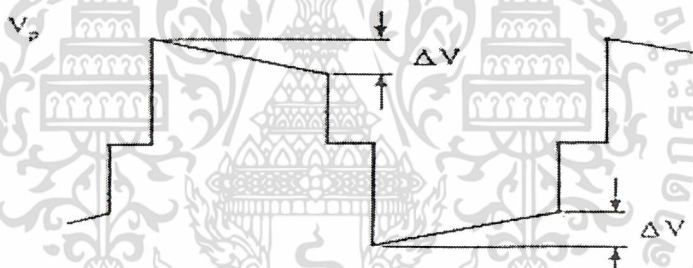


รูปที่ 2.32 (ก) แสดงลักษณะของการไม่สมมาตรพลักซ์เนื่องจาก Q_1 ใช้เวลานำกระแสมากกว่า Q_2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.33 (ข) แสดงผลของการต่อตัวเก็บประจุล้อยอกถึง C_b เข้ามาในวงจรเพื่อลดการไม่สมมาตรฟลักซ์



รูปที่ 2.34 แสดงลักษณะของการเกิดความลาด (D_{roop}) ขึ้นบนแรงดันที่ตกคร่อมขดไพรมารีเมื่อต่อตัวเก็บประจุล้อยอกถึง C_b คั่นเข้ามาในวงจร

อย่างไรก็ตาม การต่อตัวเก็บประจุล้อยอกถึง C_b คั่นเข้าไปในวงจร จะทำให้แรงดันที่ตกคร่อมขดไพรมารีมีค่าลดลงตามเวลาหรือเกิดความลาด (D_{roop}) ขึ้นบนแรงดัน เนื่องจากแรงดันส่วนหนึ่งไปตกคร่อม C_b นั้นเอง และจะมีผลต่อแรงดันทางด้านเซคันดารีทำให้เกิดการกระเพื่อมของแรงดันที่เอาต์พุตซึ่งไม่เป็นที่ต้องการเช่นกัน ดังนั้นจึงจำเป็นต้องกำหนดค่า C_b อาจทำได้ดังนี้คือ

$$C_b = \frac{I_p(PK)x(0.45T)}{\Delta V}$$

- เมื่อ $I_{p(PK)}$ คือ ค่ากระแสสูงสุดที่ขดไพรมารี
- ΔV คือ ค่าของความลาดแรงดันสูงสุดที่ยอมรับได้ (ไม่เกิน 20% ของ $V/2$)
- T คือ ค่าคาบเวลาการทำงานของคอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

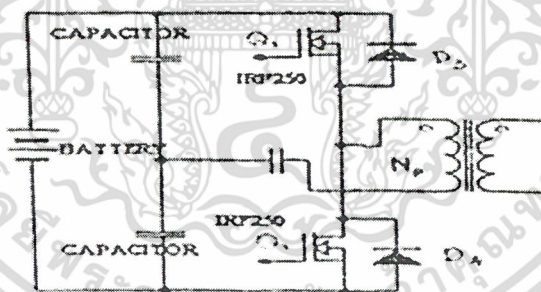
2.6.4.2 คอมมิวเตตติ้งไดโอด D_3 และ D_4

จากวงจรในรูปที่ 2.35 จะเห็นได้ว่ามีไดโอด D_3 และ D_4 ต่อคร่อมเพาเวอร์มอสเฟต Q_1 และ Q_2 อยู่ ไดโอดทั้งสองตัวนี้เรียกว่า คอมมิวเตตติ้งไดโอด (Commutating Diode) มีหน้าที่ 2 ประการคือ

1. ป้องกันการเกิดแรงดันสไปค์ในขณะที่เพาเวอร์มอสเฟต หยุดนำกระแสเนื่องจากค่าความเหนี่ยวนำแฝงในหม้อแปลง โดยพลังงานที่สะสมอยู่ในตัวเหนี่ยวนำแฝงนี้จะถูกถ่ายเทออกไปยังภาคอินพุตด้วยคอมมิวเตตติ้งไดโอด จึงไม่ทำให้เกิดแรงดันสไปค์เมื่อเพาเวอร์มอสเฟตเริ่มหยุดนำกระแส

2. ในขณะที่เพาเวอร์มอสเฟต Q_1 เริ่มหยุดนำกระแสขดไพรมารี N_p จะมีการกลับขั้วแรงดันเกิดขึ้น ถ้าไม่มีคอมมิวเตตติ้งไดโอด D_2 จะได้รับแรงดันตกคร่อมที่คอลเลกเตอร์เป็นลบ ในขณะที่ Q_1 จะมีแรงดันตกคร่อมมากกว่าค่า $V_{in}/2$ ในกรณีนี้ ไดโอด D_4 จะอยู่ในลักษณะถูกไบแอสตรงจากแรงดันของขดไพรมารีและลดค่าแรงดันนี้ลงไป ในทำนองเดียวกับเมื่อ Q_2 เริ่มหยุดนำกระแสไดโอด D_3 จะทำหน้าที่เช่นเดียวเป็นการป้องกันเพาเวอร์มอสเฟต

ไดโอดที่นำมาใช้เป็นคอมมิวเตตติ้งไดโอด D_3 และ D_4 ต้องเป็นชนิดฟาสต์รีคัฟเวอรี และต้องทนแรงดันย้อนกลับได้อย่างน้อย 2 เท่าของแรงดันตกคร่อมเพาเวอร์มอสเฟต ขณะหยุดนำกระแส



รูปที่ 2.35 คอมมิวเตตติ้งไดโอด (Commutating Diode)

2.6.4.3 ค่าเวลาเพื่อ t_0 สำหรับฮาร์ฟบริดจ์คอนเวอร์เตอร์

ค่าเวลาเพื่อ t_0 เพื่อจำกัดช่วงเวลานำกระแสสูงสุด $t_{ON(max)}$ ของเพาเวอร์มอสเฟต Q_1 และ Q_2 เป็นสิ่งสำคัญมากในวงจรฮาร์ฟบริดจ์คอนเวอร์เตอร์ จะเห็นได้ว่าการต่อกันอยู่ในวงจรของ Q_1 และ Q_2 นั้น ถ้าหาก Q_1 และ Q_2 นำกระแสพร้อม ๆ กัน จะเกิดการลัดวงจรของแรงดัน อินพุตทรานส์ฟอร์มิ่งที่ซึ่งเป็นอันตรายต่อเพาเวอร์มอสเฟตและอุปกรณ์อื่น ๆ ในวงจรได้ ดังนั้นช่วงเวลานำกระแสสูงสุด

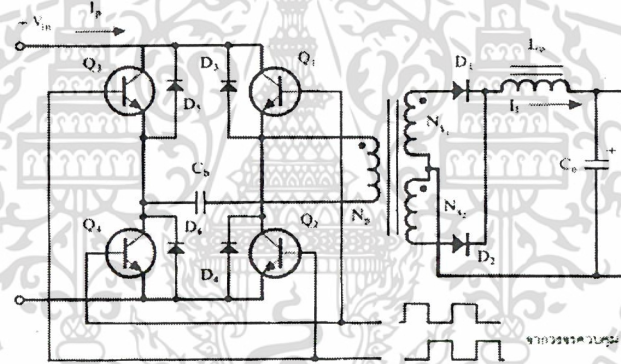
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของ Q_1 และ Q_2 จะถูกจำกัดด้วยค่าเวลาเพื่อ t_0 เช่นเดียวกับพุก- พูนคอนเวอร์เตอร์ โดยอาจกำหนดไว้ที่ 20 เปอร์เซ็นต์ของครึ่งหนึ่งของค่าคาบเวลา ดังนั้น

$$t_{ON(max)} = 0.4T$$

2.6.5 ฟูลบริดจ์คอนเวอร์เตอร์

ฟูลบริดจ์คอนเวอร์เตอร์ <Full-Bridge> ขณะทำงานจะมีแรงดันตกคร่อมขดลวดปฐมภูมิเท่ากับแรงดันอินพุตแต่แรงดันตกคร่อมทรานซิสเตอร์กำลังมีค่าเพียงครึ่งหนึ่งของแรงดันอินพุตเท่านั้นและค่ากระแสสูงสุดที่ทรานซิสเตอร์กำลังแต่ละตัวนั้นมีค่าเป็นครึ่งหนึ่งของค่ากระแสสูงสุดในฮาล์ฟบริดจ์คอนเวอร์เตอร์ที่กำลังขาออกเท่ากันเนื่องจากข้อจำกัดด้านทรานซิสเตอร์กำลังลดน้อยลงไปกำลังงานสูงสุดที่จะได้จากฟูลบริดจ์คอนเวอร์เตอร์จึงมีค่าสูงได้ตั้งแต่ 500 วัตต์ จนถึง 1,000 วัตต์ วงจรพื้นฐานของฟูลบริดจ์คอนเวอร์เตอร์แสดงไว้ในรูปที่ 2.11 การทำงานของวงจรจะเป็นดังนี้



รูปที่ 2.36 วงจรฟูลบริดจ์คอนเวอร์เตอร์

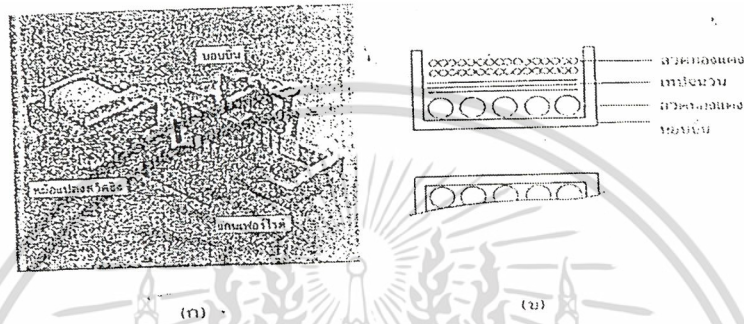
2.7 หม้อแปลงสวิตชิง

หม้อแปลงสวิตชิง (Switching Transformer) จัดเป็นอุปกรณ์สำคัญสำหรับสวิตชิงเพาเวอร์ซัพพลาย ผู้ออกแบบสวิตชิงเพาเวอร์ซัพพลายจึงจำเป็นต้องศึกษารูปแบบที่เป็นไปได้ในลักษณะต่างๆ ของหม้อแปลงสวิตชิง ความเหมาะสมในการใช้งาน การคำนวณขนาดแกนเฟอร์ไรต์ และขนาดขดลวดทองแดงรวมทั้งการกำหนดความปลอดภัยทางไฟฟ้า เพื่อความปลอดภัยและลดกำลังงานสูญเสียในหม้อแปลงสวิตชิงขณะทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7.1 ส่วนประกอบของหม้อแปลงสวิตชิง

หม้อแปลงสวิตชิงมีหน้าที่หลักในการลดทอนแรงดันไฟตรงที่อินพุตของคอนเวอเตอร์ ซึ่งอาจจะมีค่าสูงได้ถึง 310 โวลต์ ให้มีค่าลดลงเป็นแรงดันไฟต่ำที่เอาท์พุต และทำให้เกิดการแยกจากกันทางไฟฟ้าระหว่างแรงดันอินพุตและแรงดันเอาท์พุตที่ได้ เพื่อป้องกันอันตรายจากการถูกไฟดูด ส่วนประกอบที่สำคัญของหม้อแปลงสวิตชิงแสดงไว้ดังรูปที่ 2.37 โดยมีรายละเอียดดังนี้



รูปที่ 2.37 (ก) แสดงส่วนประกอบหลักของหม้อแปลงสวิตชิง และ (ข) การพันขดลวดทองแดงอบน้ำยาบนบอบบิ้น

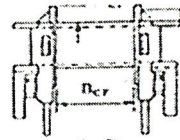
2.7.2 แกนเฟอร์ไรต์ (Ferrite Core)

เฟอร์ไรต์เป็นวัสดุประเภทเฟอร์โรแมกเนติก (Ferromagnetic material) การเห็นขวนำแม่เหล็กบนแกนเฟอร์ไรต์จะมีผลทำให้เกิดความหนาแน่นฟลักซ์แม่เหล็กสูงกว่าการเห็นขวนำแม่เหล็กที่เกิดขึ้นบนแกนอากาศมาก เฟอร์ไรต์มีค่าจุดอิ่มตัวฟลักซ์แม่เหล็กค่อนข้างสูงประมาณในช่วง 3,000 – 4,000 เกาส์ และเกิดการสูญเสียในตัวมันต่ำที่ความถี่สูง ๆ ดังนั้นหม้อแปลงสวิตชิงจึงนิยมใช้แกนเป็นเฟอร์ไรต์มากที่สุด เฟอร์ไรต์ที่นำมาทำเป็นแกนของหม้อแปลงสวิตชิงจะมีรูปร่างแตกต่างกันออกไปขึ้นอยู่กับการใช้งานและมาตรฐานในการออกแบบ

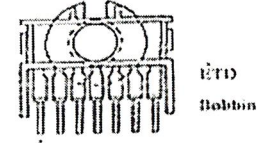
2.7.3 บอบบิ้น (Bobbin)

บอบบิ้นหรือแบบรองพัน ปกติจะทำจากพลาสติกชนิดทนความร้อนได้สูงและไม่ติดไฟ บอบบิ้นจะช่วยการพันลวดบนแกนเฟอร์ไรต์สะดวกขึ้น และป้องกันปัญหาการลัดวงจรระหว่างลวดกับแกนเฟอร์ไรต์ได้ บอบบิ้นจะมีขนาดมาตรฐานตามมาตรฐานของแกนเฟอร์ไรต์ตัวอย่างของขนาดบอบบิ้นดูได้จากรูปที่ 2.38 บอบบิ้นส่วนใหญ่จะถูกออกแบบให้มีขาพันลวดทองแดง เพื่อความสะดวกในการพันลวดและบัดกรีติดกับแผ่น PCB

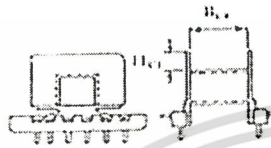
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



CORE TYPE	A_c (mm)	H_c (mm)	H_e (mm)	L_c (mm)
ETD 34	1.23	21.0	6.0	59.84
ETD 39	1.34	25.6	6.9	64.51
ETD-44	2.13	29.6	7.3	70.2
ETD 49	2.71	32.5	8.4	83.09

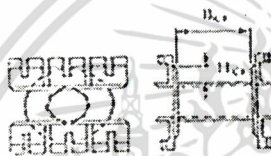


- A_c = รัศมีของขดลวด
- H_c = ความยาวแกนที่ขดลวดได้
- H_e = ระยะห่างความสูงของแกน
- L_c = ความยาวของแกนขดลวดรวมขดลวดในแกนขดลวด



CORE TYPE	A_c (mm)	H_c (mm)	H_e (mm)	L_c (mm)
E 813E250	0.37	6.7	2.1	34.22
E 813E187	0.33	9.3	3.2	36.32
E 813E343	0.36	10.0	3.2	47.50
E 812E250	0.58	10.1	4.9	53.12
E 782E272	0.80	12.3	4.7	55.84
E 375	1.05	16.3	6.6	73.41
E 21	1.12	17.9	6.0	86.16
E 783E 605	1.38	26.3	7.1	92.95
E 388E 272	1.82	26.3	7.1	129.65
E 625	1.32	21.2	6.1	94.9
E 35	2.50	33.1	8.6	113.03
E 75	2.42	26.2	8.1	119.35

EE Bobbin



CORE TYPE	A_c (mm)	H_c (mm)	H_e (mm)	L_c (mm)
EC 35	0.55	21.5	4.8	50.04
EC 44	1.33	24.5	5.6	59.92
EC 52	2.13	28.3	7.7	72.92
EC 70	4.77	31.5	11.7	93.0

EC Bobbin

รูปที่ 2.38 ตัวอย่างและขนาดมาตรฐานของบอบบิ้น สำหรับแกนเฟอร์ไรต์แบบ EE, EC และ ETD

2.7.4 ลวดทองแดงอาบน้ำยา (Enamelled Copper Wire)

การพันลวดทั้งไพรมารีและเซคันดารีของหม้อแปลงสวิตชิ่งที่กำลังไม่สูงมากนัก ปกติจะใช้ลวดทองแดงอาบน้ำยาพันบนแกนบอบบิ้น เพื่อให้ได้จำนวนรอบตามต้องการ ขนาดของขดลวดทองแดงที่จะใช้พันนั้น ขึ้นอยู่กับค่ากระแสสูงสุดที่ผ่านขดลวด

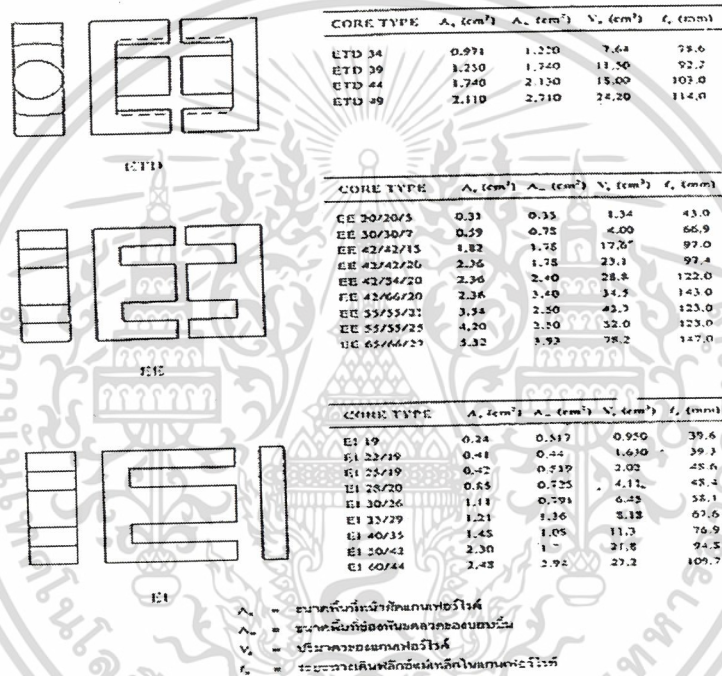
2.7.5 เทปฉนวน (Insulation Tape)

เทปฉนวนใช้พันสำหรับเป็นตัวรองระหว่างชั้นของขดลวดในหม้อแปลงสวิตชิ่งซึ่งมีหน้าที่สำคัญในการแยกส่วนทางไฟฟ้าระหว่างขดไพรมารีและเซคันดารีด้วยวัสดุที่ใช้ทำเทปฉนวนอาจเป็นพวกไมลาร์ (Mylar) หรือโพลีเอสเตอร์ (Polyester) ที่มีความหนาอยู่ในช่วง 0.05 – 0.1 มม. การเลือกใช้จะขึ้นอยู่กับการออกแบบและค่าความปลอดภัยที่ต้องการจากหม้อแปลงสวิตชิ่งเป็นหลัก

2.8 แกนเฟอร์ไรต์และการเลือกใช้

2.8.1 ลักษณะและขนาดมาตรฐานของแกนเฟอร์ไรต์

แกนเฟอร์ไรต์สำหรับหม้อแปลงสวิตชิงโดยทั่วไป จะถูกผลิตออกมาที่ขนาดและรูปทรงต่าง ๆ ตามมาตรฐานเดียวกัน เช่น แกนแบบ EI, EE, ETD หรือแกนแบบ POT เป็นต้น ปกติผู้ผลิตจะทำแกนเฟอร์ไรต์ออกมาในลักษณะของคู่ประกอบ เพื่อความสะดวกในการประกอบเข้ากับบอบบิ้น การประกอบแกนเฟอร์ไรต์บนบอบบิ้นจะทำให้ทางเดินของฟลักแม่เหล็กที่เกิดขึ้นในแกนเฟอร์ไรต์มีลักษณะเป็นวงบรรจบได้ ดังตัวอย่างในรูปที่ 2.39



รูปที่ 2.39 แสดงตัวอย่างขนาดของแกนเฟอร์ไรต์ EE, EI และ ETD

แกนแบบ POT นั้นจะใช้กับหม้อแปลงสวิตชิงที่ไม่ต้องการสูญเสียกำลังสูง (ไม่เกิน 125 วัตต์) และในงานที่ต้องการสัญญาณรบกวน EMI/RFI ต่ำ เนื่องจากลักษณะรูปของมันสามารถป้องกันการแพร่กระจายของสัญญาณรบกวนได้ดี แต่แกนแบบ POT มีช่องสำหรับให้ขดลวดลอดออกมาภายนอกได้ค่อนข้างเล็ก จึงเป็นอุปสรรคในการพันลวดทองแดงขนาดใหญ่เมื่อหม้อแปลงต้องการกำลังสูง ๆ แกนที่นิยมใช้กันมากสำหรับหม้อแปลงสวิตชิงที่ต้องการกำลังงานสูง จะเป็นแกนแบบ EE, EI และ ETD เนื่องจากสามารถพันขดลวดรอบแกนบอบบิ้นได้สะดวก แกนในกลุ่มนี้จะมีขนาดต่าง ๆ ให้เลือกใช้งานได้เป็นจำนวนมาก โดยสามารถให้กำลังงานได้ตั้งแต่ 5 วัตต์ ไปจนถึง 10 กิโลวัตต์ อย่างไรก็ตามสัญญาณรบกวน EMI/RFI ที่เกิดขึ้นจะมีมากกว่าแกนแบบ POT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8.2 ลักษณะสมบัติของเนื้อสารที่ใช้ทำแกนเฟอร์ไรต์

ชนิดของเนื้อสารแกนเฟอร์ไรต์ที่แตกต่างกันจะมีคุณสมบัติทางแม่เหล็กของแกนเฟอร์ไรต์แตกต่างกันด้วยถึงแม้จะมีขนาดเท่ากันทุกประการก็ตาม

- เส้นโค้งฮิสเตอร์รีซิส (Hysteresis Curve)

เส้นโค้งฮิสเตอร์รีซิส จะแสดงความสัมพันธ์ระหว่างค่าความหนาแน่นฟลักซ์แม่เหล็ก (B) ที่เกิดขึ้นในแกนเฟอร์ไรต์กับความเข้มของสนามแม่เหล็ก (H) ที่เกิดจากการเหนี่ยวนำของขดลวดที่พันบนแกน

เส้นโค้งฮิสเตอร์รีซิสจะมีลักษณะเหมือนกันทุกประการ เพียงแต่จะมีลักษณะกลับทิศกันเท่านั้น ดังแสดงในรูปที่ 2.40



รูปที่ 2.40 แสดงลักษณะที่สมบูรณ์ของเส้นโค้งฮิสเตอร์รีซิส ซึ่งจะมีลักษณะสมมาตรของกราฟซีกบนและซีกล่าง

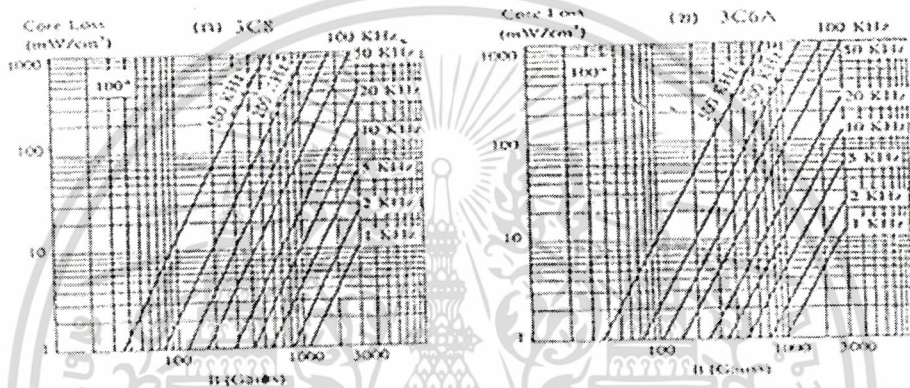
การใช้งานแกนเฟอร์ไรต์ในหม้อแปลงสวิตชิงจะต้องระวังไม่ทำให้แกนเฟอร์ไรต์เกิดการอิ่มตัวขึ้นได้ ดังนั้นโดยทั่วไปการออกแบบหม้อแปลงสวิตชิง จึงควรกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กที่ยอมให้เกิดขึ้นได้ในแกนขนาดทำงาน มีค่าไม่เกินครึ่งหนึ่งของความหนาแน่นฟลักซ์แม่เหล็กสูงสุดของการอิ่มตัวของแกนเฟอร์ไรต์เพื่อความปลอดภัย

- ค่าการสูญเสียในแกนเฟอร์ไรต์ (Core Loss)

การสูญเสียที่เกิดขึ้นในแกนเฟอร์ไรต์จะทำให้แกนเฟอร์ไรต์ร้อน ซึ่งมีสาเหตุหลัก 2 ประการคือ การสูญเสียที่เกิดจากลักษณะฮิสเตอร์รีซิสของแกน (Hysteresis Loss) และการสูญเสียจากการเกิดกระแสไหลวนภายในแกนเฟอร์ไรต์ (Eddy Current Loss)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ความถี่ต่ำกว่า 100 กิโลเฮิร์ตซ์ การสูญเสียจากการเกิดกระแสไหลวนในแกนจะมีค่าน้อย สำหรับแกนที่มีขนาดไม่ใหญ่มากนัก ดังนั้นการสูญเสียที่ก่อให้เกิดความร้อนในแกนอาจพิจารณาได้จาก การสูญเสียทางฮิสเตอรีซิสเพียงอย่างเดียว ตัวอย่างจากกราฟแสดงการสูญเสียที่เกิดขึ้นในแกนเฟอร์ไรต์แสดงไว้ในรูปที่ 2.41 (ก) และ 2.41 (ข) ปกติค่ากำลังสูญเสียจะถูกระบุไว้เป็นมิลลิวัตต์ต่อหนึ่งลูกบาศก์เซนติเมตร (mW/cm³) และมีค่าขึ้นกับความหนาแน่นฟลักซ์แม่เหล็ก ความถี่การใช้งาน รวมถึงอุณหภูมิขณะใช้งานของแกนเฟอร์ไรต์



รูปที่ 2.41 แสดงการสูญเสียในแกนเฟอร์ไรต์ของเนื้อสารชนิด 3C8 (ก) และ 3C6A (ข)

2.8.3 การกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดในแกนหม้อแปลง

ค่าความหนาแน่นฟลักซ์แม่เหล็กในแกนของหม้อแปลง จะขึ้นอยู่กับจำนวนรอบของขดลวดไพรมารีและขนาดของแกน จากกฎของฟาราเดย์จะได้ว่า

$$\Delta B = \frac{V \cdot t}{N_p \cdot A_c} \times 10$$

- เมื่อ ΔB คือ ค่าความหนาแน่นฟลักซ์แม่เหล็กที่เกิดขึ้นในแกนเป็นเกาส์
- V คือ ค่าแรงดันที่ตกคร่อมขดไพรมารีเป็น โวลต์
- N_p คือ ค่าจำนวนรอบของขดไพรมารีเป็นรอบ
- A_c คือ ขนาดพื้นที่หน้าตัดของแกนเป็นตารางเซนติเมตร
- t คือ ช่วงเวลาที่มีการเปลี่ยนแปลงฟลักซ์แม่เหล็กเกิดขึ้น เป็นวินาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

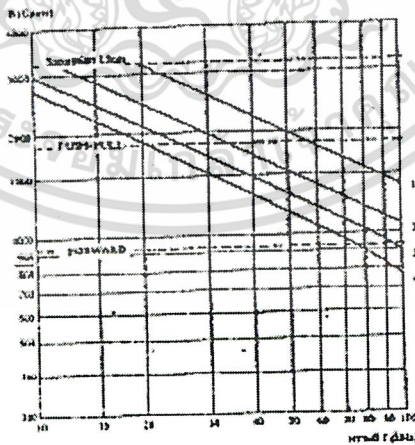
จะเห็นได้ว่า ยิ่งจำนวนรอบของขดลวดไพรมารีมีค่าน้อยลง ค่าความหนาแน่นฟลักซ์ที่เกิดขึ้นจะยิ่งมีค่ามากขึ้น ซึ่งการลดจำนวนรอบของขดไพรมารีลงจะทำให้สามารถใช้ลวดทองแดงขนาดใหญ่ขึ้นได้ และสามารถทนกระแสสูงทำให้หม้อแปลงให้กำลังได้สูงขึ้น

อย่างไรก็ตาม หากค่าความหนาแน่นฟลักซ์แม่เหล็กมีค่าเพิ่มขึ้นจนถึงจุดอิ่มตัว จะทำให้แรงดันตกคร่อมขดไพรมารีมีค่าลดลงอย่างรวดเร็วคั่นอินพุตจะไปตกคร่อมที่เพาเวอร์ทรานซิสเตอร์ ขณะที่กำลังนำกระแสสูง ๆ แทน ทำให้เพาเวอร์ทรานซิสเตอร์พังเสียหายได้ และความหนาแน่นฟลักซ์แม่เหล็กที่มีค่าสูงจะทำให้เกิดการสูญเสียภายในแกนสูงอีกด้วย ดังนั้นการกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดที่ยอมให้เกิดขึ้นในแกนเฟอร์ไรต์ของหม้อแปลงขณะทำงาน จึงมีข้อควรคำนึงถึง 2 ประการคือ

1. แกนเฟอร์ไรต์ต้องไม่เกิดอิ่มตัวขณะทำงาน
2. ที่ค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดที่เกิดขึ้นในแกนขณะทำงานต้องเกิดการ

สูญเสียในแกนเฟอร์ไรต์ต่ำที่สุด

ในรูปที่ 2.42 (ก), (ข), และ (ค) เป็นกราฟแสดงความหนาแน่นฟลักซ์แม่เหล็กสูงสุดที่เหมาะสมของแกนเฟอร์ไรต์ซึ่งแนะนำไว้โดย L.M.Bracke, ใช้สำหรับพวง-พูลคอนเวอร์เตอร์และฟอร์เวิร์ดคอนเวอร์เตอร์ เพื่อให้ได้กำลังงานสูงสุดและมีค่าการสูญเสียน้อยที่สุดด้วย การใช้กราฟนี้เพื่อกำหนดค่าความหนาแน่นฟลักซ์แม่เหล็กสูงสุดในขั้นต้นสำหรับการออกแบบหม้อแปลงสวิตชิ่ง ซึ่งจะทำให้เกิดความสะกดและรวดเร็วขึ้น

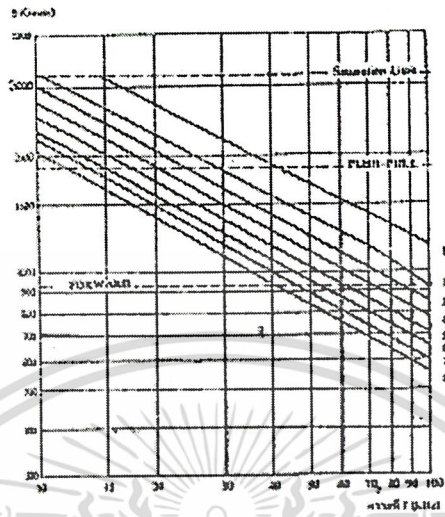


รูปที่ 2.42 (ก)

ขนาดของแกนเฟอร์ไรต์ :

- 1) UU 15/22/6, E20/20/5
- 2) UU20/32/7, EE25/25/7, EE30/30/7
- 3) UU 25/40/13
- 4) UU 30/15/16

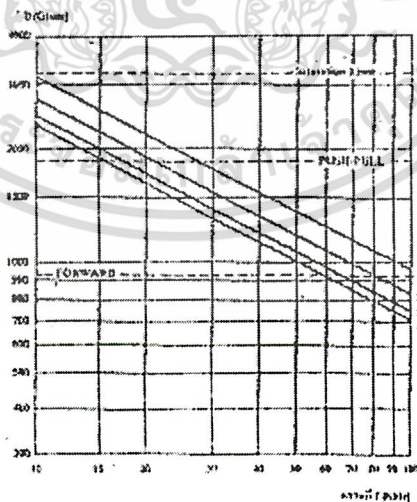
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.42 (ข)

ขนาดของแกนเฟอไรต์ :

- 1) EC35 2) EC 41, EC 52 3) EC70 4) EE 42/42/15
- 5) EE 42/42/20, EE 42/54/20, EE 42/66/20 6) EE 55/55/21
- 7) EE 55/55/25 8) EE 65/66/27



รูปที่ 2.42 (ค)

ขนาดของแกนเฟอไรต์ :

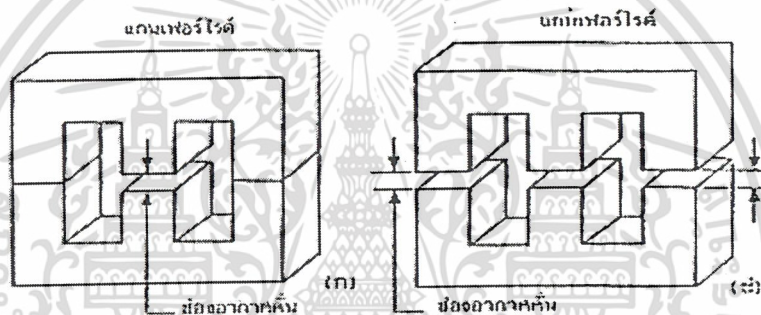
- 1) ETD 34 2) ETD39 3) ETD 44 4) ETD 49

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8.4 ช่องอากาศคั่นทางเดินแม่เหล็กในแกนเฟอร์ไรต์ (Air Gap)

การกำหนดช่องอากาศคั่นทางเดินแม่เหล็ก (Air Gap) ในแกนเฟอร์ไรต์ เป็นวิธีการอย่างหนึ่งที่ใช้ป้องกันการอิ่มตัวของแกนเฟอร์ไรต์ และช่วยให้การสะสมพลังงานของขดลวดในหม้อแปลงสวิตช์มีค่ามากขึ้นได้ด้วย อย่างไรก็ตามช่องอากาศคั่นในแกนเฟอร์ไรต์จะทำให้เกิดการแพร่กระจายสัญญาณรบกวน EMI ออกมาและอาจ รบกวนอุปกรณ์ภายนอกได้เช่นกัน

สำหรับแกนเฟอร์ไรต์แบบ EE, EI, ETD หรือแบบ POT สามารถกำหนดลักษณะของช่องอากาศคั่นในแกนได้ 2 ลักษณะ ดังรูปที่ 2.43 (ก) และ (ข) คือ การกำหนดช่องอากาศคั่นที่แกนกลางอย่างเดียว และการคั่นแกนด้วยช่องอากาศระหว่างคู่ประกบ



รูปที่ 2.43 แสดงการคั่นช่องอากาศคั่นที่แกนกลาง (ก) และการคั่นช่องอากาศระหว่างคู่ประกบของแกนเฟอร์ไรต์ (ข)

การคั่นแกนด้วยช่องอากาศระหว่างคู่ประกบสามารถทำได้ง่ายกว่าการคั่นช่องอากาศที่แกนกลาง ซึ่งทำได้โดยการใช้แผ่นฉนวนที่มีความหนาเป็นครึ่งหนึ่งของระยะช่องอากาศคั่นที่ต้องการ นำมาคั่นระหว่างแกนนอกของคู่ประกบ ส่วนการกำหนดช่องอากาศคั่นที่แกนกลางต้องตั้งโดยตรงจากผู้ผลิตแกนเฟอร์ไรต์หรือขีดแกนกลางออกเองเพื่อให้ได้ระยะช่องอากาศคั่นตามต้องการ

มีข้อสังเกตคือ การคั่นช่องอากาศระหว่างคู่ประกบ ความหนาของแผ่นฉนวนคั่นที่ใช้จะมีค่าเพียงครึ่งหนึ่งของระยะช่องอากาศคั่นที่ต้องการเท่านั้น เนื่องจากช่องอากาศที่เกิดขึ้นจะคั่นทางเดินฟลักซ์แม่เหล็กถึงสองครั้งในแกน ดังนั้นระยะช่องอากาศคั่นที่ได้จึงเป็นผลรวมของระยะช่องอากาศที่เกิดขึ้นทั้งหมด

การกำหนดให้มีช่องอากาศคั่นแกนเฟอร์ไรต์นั้น มีความจำเป็นมากสำหรับหม้อแปลงของฟลายแบคคอนเวอร์เตอร์และเอาต์พุต โชคที่ใช้แกนเฟอร์ไรต์

2.9 ความสัมพันธ์ระหว่างขดไพรมารีและขดเซคันดารีของหม้อแปลงสวิตซ์

หม้อแปลงสวิตซ์ซึ่งจะมีความสัมพันธ์ของขดไพรมารีและขดเซคันดารีเป็นไปตามทฤษฎีหม้อแปลงทั่วไป ผลของจำนวนรอบและค่าของแรงดันที่เกิดขึ้นในวงจรจากรูปที่ 2.44 จะเป็นดังนี้

$$\frac{V_p}{V_s} = \frac{N_p}{N_s} = \frac{I_s}{I_p}$$



รูปที่ 2.44 แสดงความสัมพันธ์พื้นฐานของหม้อแปลง

และ

$$\frac{N_p}{N_s} = \sqrt{\frac{L_p}{L_s}}$$

เมื่อ

N_p คือ จำนวนรอบของขดไพรมารี

N_s คือ จำนวนรอบของขดไพรมารี

V_p คือ ค่าแรงดันตกคร่อมขดไพรมารี

V_s คือ ค่าแรงดันตกคร่อมขดเซคันดารี

L_p คือ ค่าความเหนี่ยวนำของขดไพรมารี

L_s คือ ค่าความเหนี่ยวนำของขดเซคันดารี

I_p คือ ค่ากระแสที่ไหลผ่านขดไพรมารี

I_s คือ ค่ากระแสที่ไหลผ่านขดเซคันดารี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มีข้อสังเกตคือ แรงดัน V_p เป็นค่าแรงดันที่ตกคร่อมขดไพรมารีซึ่งเกิดจากการเปลี่ยนแปลงของฟลักซ์ภายในแกนของหม้อแปลงเนื่องจากมีกระแสไหลผ่านขดไพรมารี ไม่ใช่ค่าแรงดันอินพุต V_1 จะมีค่าเป็นไปตามสมการ

$$V_p = N_p \cdot A_c \left(\frac{dB}{dt} \right) \times 10^8$$

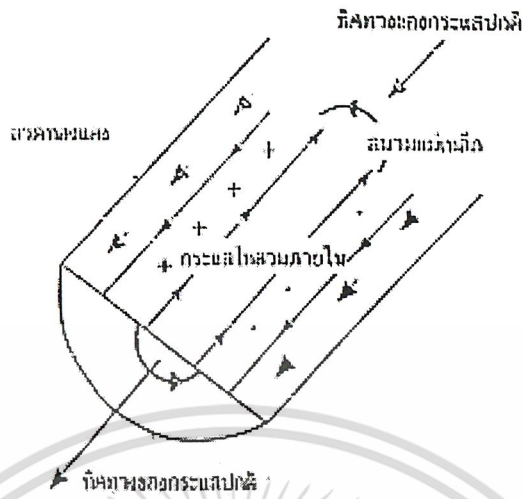
และค่า ที่เกิดขึ้นจะมีค่าใกล้เคียงกับค่า แต่ถ้าแกนเฟอร์ไรต์เกิดการอิ่มตัว อัตราการเปลี่ยนแปลงของฟลักซ์แม่เหล็ก $\left(\frac{dB}{dt} \right)$ จะมีค่าน้อยมากหรือมีค่าเป็นศูนย์ แรงดันตกคร่อม จะมีค่าลดลงอย่างรวดเร็วเหมือนการเกิดการลัดวงจร และจะมีผลต่อการทำงานของหม้อแปลงและวงจรที่เกี่ยวข้องด้วย

2.10 การพันขดลวดทองแดงและการกำหนดขนาดของขดลวด

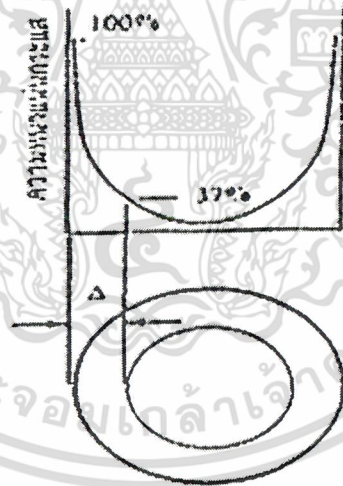
ปฏิกิริยาพันขดลวดในหม้อแปลงสวิตชิงจะใช้ลวดทองแดงอาบน้ำยา (enameled copper wire) เป็นตัวพัน (ตารางที่ 2.3 จะแสดงขนาดของข้อมูลอื่น ๆ ของเส้นลวดทองแดงอาบน้ำยาตามมาตรฐาน AWG ที่มีการผลิตจำหน่าย) ในขณะที่หม้อแปลงทำงาน สำหรับหม้อแปลงสวิตชิง กระแสสลับที่ไหลผ่านขดลวดความถี่สูง ที่ความถี่สูง ๆ ลวดทองแดงจะนำกระแสได้เพียงที่ผิว ซึ่งมีผลทำให้พื้นที่หน้าตัดในการนำกระแสของลวดทองแดงลดลง การสูญเสียในขดลวดจะมีมากขึ้น รวมทั้งการเรียงซ้อนกันของขดลวดก็ทำให้เกิดการสูญเสียขึ้นในขดลวดได้เช่นเดียวกัน กำลังงานที่สูญเสียเหล่านี้จะทำให้ขดลวดร้อน ซึ่งเป็นสิ่งที่ไม่ต้องการให้เกิดขึ้น ในขณะที่หม้อแปลงทำงาน การกำหนดขนาดและวิธีการพันขดลวดทองแดงจึงต้องทำอย่างเหมาะสมเพื่อลดการสูญเสียในขดลวดทองแดงให้มีค่าน้อยที่สุด

2.10.1 ผลจากการนำกระแสแค่เพียงที่ผิวของลวดทองแดง (Skin effect)

ลวดทองแดงเมื่อมีกระแสสลับไหลผ่านจะเกิดสนามแม่เหล็กไหลวนที่ภายในและรอบ ๆ ตัวมัน สนามแม่เหล็กที่เกิดขึ้นนี้จะเหนี่ยวนำให้เกิดกระแสไหลวน (Eddy current) ขึ้นภายในตัวลวดทองแดงอีกทอดหนึ่ง การไหลของกระแสไหลวนนี้ จะทำให้กระแสปกติไหลได้เฉพาะที่ผิวของลวดทองแดงอีกทอดหนึ่ง การไหลของกระแสไหลวนนี้ จะทำให้กระแสปกติไหลได้เฉพาะที่ผิวของลวดทองแดง ดังแสดงในรูปที่ 2.45



รูปที่ 2.45 แสดงลักษณะของการเกิดกระแสไหลวนภายในหลอดทองแดงเมื่อมีกระแสลมพัดผ่าน ทำให้กระแสปกติจะไหลได้เฉพาะที่ผิวของหลอดทองแดง



รูปที่ 2.46 แสดงระยะที่จะถือว่าเป็นพื้นผิวนำกระแส Δ คือ ระยะที่ค่าความหนาแน่นกระแสมีค่าลดลงเหลือเพียงแค่ 37 เปอร์เซ็นต์ของค่าความหนาแน่นกระแสที่ผิวนอกสุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.3 แสดงขนาดมาตรฐาน AWG และข้อมูลอื่น ๆ ของลวดทองแดงอาบน้ำยา

ขนาด AWG (ม.ม.)	ขนาดเส้นผ่านศูนย์กลาง (ม.)		ขนาดเส้นผ่านศูนย์กลางของลวดทองแดง (ม.)	พื้นที่หน้าตัด (ม.ม. ²)	ค่าความต้านทาน (Ω/m)	ร้อยละของน้ำหนัก
	นอก	ใน				
24	0.64198	0.6203	0.64504	0.00199	11.180	0.071
23	0.66032	0.6384	0.67366	0.00230	8.299	0.079
22	0.66939	0.6471	0.68128	0.00314	7.073	0.087
21	0.68286	0.6711	0.69122	0.00397	6.194	0.098
20	0.69312	0.6794	0.7041	0.00500	5.442	0.111
19	0.70555	0.6927	0.71243	0.00631	4.769	0.122
18	0.70097	0.7006	0.7295	0.00799	4.243	0.138
17	0.70445	0.7110	0.7448	0.01003	3.773	0.154
16	0.70909	0.7170	0.7626	0.0127	3.354	0.172
15	0.70936	0.7132	0.7778	0.01639	3.028	0.188
14	0.7043	0.7160	0.7981	0.0207	2.763	0.209
13	0.7071	0.7183	0.8233	0.0255	2.543	0.236
12	0.70350	0.7202	0.8489	0.0314	2.365	0.261
11	0.7068	0.7214	0.8741	0.0381	2.223	0.287
10	0.70400	0.7230	0.9042	0.0457	2.108	0.319
9	0.7111	0.7240	0.9404	0.0547	1.995	0.356
8	0.7126	0.7203	0.9797	0.0654	1.882	0.393
7	0.7141	0.7160	1.0191	0.0772	1.775	0.438
6	0.7139	0.7109	1.0607	0.0908	1.673	0.491
5	0.7179	0.7141	1.1052	0.1062	1.576	0.547
4	0.7221	0.7105	1.1517	0.1235	1.485	0.603
3	0.7236	0.7140	1.2002	0.1427	1.400	0.671
2	0.7253	0.7142	1.2512	0.164	1.320	0.744
1	0.7265	0.7139	1.3052	0.187	1.247	0.821
0	0.7230	0.7138	1.3726	0.219	1.182	0.917
19	0.6939	0.6919	1.663	0.663	0.93923	1.048
18	0.6940	1.024	1.318	0.823	0.92700	1.368
17	0.6433	1.151	1.241	1.040	0.92137	1.503
16	0.6508	1.290	1.389	1.304	0.91029	1.652
15	0.6511	1.450	1.527	1.653	0.91115	1.827
14	0.6641	1.624	1.737	2.082	0.91000	1.995
13	0.6726	1.823	1.943	2.627	0.90940	2.160
12	0.6808	2.052	2.172	3.298	0.90817	2.376
11	0.6897	2.304	2.431	4.168	0.90733	2.580
10	0.6919	2.582	2.730	5.264	0.90624	2.842

ปริมาณของกระแสปกติจะยังคงมีค่าเท่าเดิม แต่ความหนาแน่นของกระแสในลวดทองแดงที่ใกล้ผิวจะมีค่าสูงเพราะกระแสส่วนใหญ่ไหลได้เฉพาะที่ผิวนั้น การไหลของกระแสไหลวนจะเป็นการจำกัดพื้นที่นำกระแสของลวดทองแดง และมีผลเหมือนพื้นที่นำกระแสของลวดทองแดงลดลงจากพื้นที่หน้าตัดเดิมของมัน

จากผิวของลวดทองแดงลึกลงมาในเนื้อลวดทองแดง จนถึงจุดที่ค่าความหนาแน่นของกระแสมีค่าลดลงเหลือเพียง 37 เปอร์เซ็นต์ของค่าความหนาแน่นกระแสที่ผิวนั้น เราจะเรียกระยะนี้ว่าเป็นความหนาผิวนำกระแสของลวดทองแดง (skin depth) ดังที่แสดงไว้ในรูปที่ 2.46 ความหนาของผิวนำกระแสนี้มีค่าขึ้นกับความถี่ และสำหรับลวดทองแดงที่ 100 เมกะเฮิรตซ์ ความหนาของผิวนำกระแสจะมีค่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\Delta = \sqrt{\frac{5.62}{f}}$$

เมื่อ Δ คือ ความหนาผิวหนังกระแสเป็นมิลลิเมตร
 f คือ ความถี่ของกระแสเป็นกิโลเฮิร์ตซ์

2.10.2 อัตราส่วนระหว่างความต้านทานที่กระแสสลับต่อความต้านทานที่กระแสตรงของลวดทองแดง (F_r)

เนื่องจากความต้านทานของลวดทองแดงนั้น ขึ้นกับค่าพื้นที่หน้าตัดนำกระแสของมัน และที่กระแสสลับพื้นที่หน้าตัดนำกระแสของลวดทองแดงจะลดลง เพราะกระแสไหลได้เฉพาะที่ผิวหนังกระแส ดังนั้นความต้านทานที่กระแสสลับของลวดทองแดงจึงค่ามากกว่าความต้านทานเมื่อมันนำกระแสตรง

อัตราส่วนระหว่างความต้านทานของลวดทองแดงที่กระแสสลับต่อความต้านทานของมันที่กระแสตรงหรือ F_r (resistance factor) อาจหาได้จาก

$$F_r = \frac{R_{ac}}{R_{dc}} = \frac{(d/2\Delta)^2}{(d/2\Delta)^2 - (d/2\Delta - 1)^2}$$

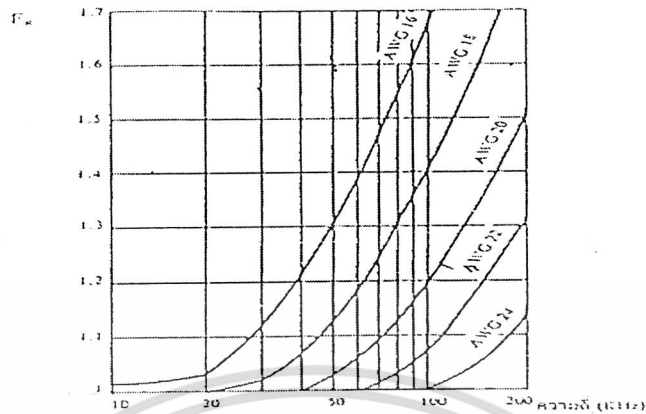
เมื่อ R_{ac} คือ ค่าความต้านทานของลวดทองแดงที่กระแสสลับเป็นโอห์ม
 R_{dc} คือ ค่าความต้านทานของลวดทองแดงที่กระแสตรงเป็นโอห์ม
 D คือ ขนาดเส้นผ่าศูนย์กลางของลวดทองแดงเป็นมิลลิเมตร
 Δ คือ ความหนาผิวหนังกระแสเป็นมิลลิเมตร

ในทางปฏิบัติ ค่า อาจหาได้จากการประมาณค่า โดย

$$F_r \cong \frac{1}{4} \left(\frac{d}{\Delta} + 1 \right) \quad \text{ถ้า} \quad \frac{d}{\Delta} \geq 5$$

เมื่อเปรียบเทียบค่า F_r ของลวดทองแดงเบอร์ AWG22 กับลวดทองแดงเบอร์ AWG18 ที่ความถี่ 100 กิโลเฮิร์ตซ์ ตามรูปที่ 2.47 จะได้ว่าที่ 100 กิโลเฮิร์ตซ์ ค่าความต้องการที่กระแสสลับ (R_{ac}) ของลวดทองแดงเบอร์ AWG18 เมื่อเทียบกับค่าความต้านทานที่กระแสตรง (R_{dc}) ของมันจะมีค่ามากกว่าลวดทองแดงเบอร์ AWG22 ขณะเดียวกันที่ความถี่เท่ากับ 20 กิโลเฮิร์ตซ์ จะไม่มีผลต่อความต้านทานของลวดทองแดง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.47 แสดงค่าอัตราส่วนความต้านทานที่กระแสลับต่อความต้านที่กระแสตรง (F_R) ของหลอดทองแดงต่อความถี่ที่หลอดทองแดงขนาดต่าง ๆ

ความหมายของค่าอัตราส่วน F_R ไม่ได้แสดงว่าค่าความต้านทานของหลอดทองแดงที่กระแสลับจะมีค่ามากขึ้นเมื่อขนาดของหลอดทองแดงมากขึ้น โดยความเป็นจริงแล้วค่าความต้านทานของหลอดทองแดงที่กระแสลับจะมีค่าลดลงเมื่อขนาดของหลอดทองแดงใหญ่ขึ้น แต่เนื่องจากค่าความต้านทานที่กระแสตรงมีค่าลดลงมากกว่าเมื่อขนาดของหลอดทองแดงใหญ่ขึ้น ดังนั้นค่าอัตราส่วน F_R จึงมีค่ามากขึ้น การใช้หลอดทองแดงขนาดใหญ่จึงไม่เกิดประโยชน์ใด ๆ ที่ความถี่สูง ๆ เพราะเกิดการสูญเสียมากกว่าเนื่องจากค่าความต้านทานที่กระแสลับของมันขณะที่มีกระแสไหล

ค่าอัตราส่วน F_R จึงมีประโยชน์มากในการเลือกขนาดของหลอดทองแดง การกำหนดขนาดของหลอดทองแดงและวิธีการพันขดลวดที่ให้ค่า F_R น้อยที่สุด จะทำให้เกิดการสูญเสียที่เกิดขึ้นในหลอดทองแดงมีค่าน้อยที่สุดเช่นกัน

2.11 เพาเวอร์มอสเฟต

เพาเวอร์มอสเฟต (MOSFET Power Transistor) สามารถทำงานได้ดีที่ความถี่สูงตั้งแต่ 50 กิโลเฮิร์ตซ์ ไปจนถึงประมาณ 200 หรือ 400 กิโลเฮิร์ตซ์ เนื่องจากมันใช้เวลาในการเปลี่ยนสถานะค่อนข้างสั้น และการพัฒนาในปัจจุบันมีแนวโน้มจะทำให้เพาเวอร์มอสเฟตทำงานได้ที่ความถี่สูงขึ้นไปอีกซึ่งจะเป็นผลดีในการลดขนาดของคอนเวอร์เตอร์ ในส่วนวงจรขับของเพาเวอร์มอสเฟตนั้นสามารถทำได้ง่าย โดยอาจขับเพาเวอร์มอสเฟตให้ทำงานได้จากไอซีควบคุมเช่น UC 3842 โดยตรง เพาเวอร์มอสเฟตจึงเข้ามาแทนที่ไบโพลาร์เพาเวอร์ทรานซิสเตอร์อย่างรวดเร็วในการผลิตสวิตซ์เพาเวอร์ซึ่งพบหลายในตลาดอุตสาหกรรมปัจจุบัน

โครงสร้างของเพาเวอร์มอสเฟตจะเป็นไปไปได้ทั้งในลักษณะ N-channel และ P-channel เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.11.1 กำลังงานสูญเสียในรูปความร้อนของเพาเวอร์มอสเฟต

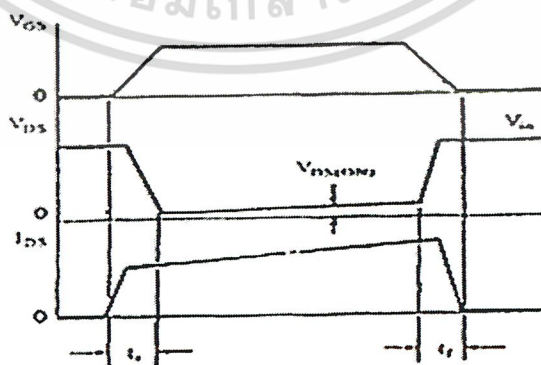
กำลังงานสูญเสียที่เกิดขึ้นในเพาเวอร์มอสเฟตขณะทำงานจะเป็นไปได้ 2 ลักษณะ เช่นเดียวกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ คือ กำลังงานสูญเสียขณะเปลี่ยนสถานะและกำลังงานสูญเสียขณะนำกระแส แต่สำหรับเพาเวอร์มอสเฟตจะมีช่วงเวลาเริ่มนำกระแส และช่วงเวลาเริ่มหยุดนำกระแสสั้นกว่าไบโพลาร์เพาเวอร์ทรานซิสเตอร์มาก เพราะตามโครงสร้างของเพาเวอร์มอสเฟตจะไม่มีประจุสะสมเกิดขึ้นจะไม่มีปัญหาในลักษณะเดียวกับไบโพลาร์เพาเวอร์ทรานซิสเตอร์ อย่างไรก็ตาม เพาเวอร์มอสเฟตจะมีค่าความต้านทานขณะมันนำกระแสค่อนข้างสูง การสูญเสียเพาเวอร์มอสเฟตขณะนำกระแสจึงสูงกว่าไบโพลาร์เพาเวอร์ทรานซิสเตอร์ รูปที่ 2.48 แสดงลักษณะการตอบสนองของเพาเวอร์มอสเฟตเมื่อทำงานเป็นสวิตช์

ถึงแม้ว่าช่วงเวลาเริ่มนำกระแสและเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟตจะค่อนข้างสั้น แต่โดยทั่วไปเพาเวอร์มอสเฟตมักถูกใช้งานที่ความถี่สูง การใช้งานสูญเสียขณะเปลี่ยนสถานะมาคิดด้วย และเนื่องจากช่วงเวลาเริ่มหยุดนำกระแส (turn off time) กับช่วงเวลาเริ่มนำกระแส (turn on time) ของเพาเวอร์มอสเฟตมีค่าใกล้เคียงกัน จึงต้องนำมาคิดทั้งสองช่วงเวลา ดังนั้นกำลังงานสูญเสียของเพาเวอร์มอสเฟตขณะทำงาน P_D จะมีค่าเท่ากับ

$$P_D = P_{SW(on)} + P_{SW(off)} + P_C$$

$$P_{SW(on)} = \frac{0.5I_{pk}(on)V_{in}.tr}{T}$$

$$P_{SW(off)} = \frac{0.5I_{pk}(off)V_{in}.tr}{T}$$



รูปที่ 2.48 แสดงลักษณะของกระแสและแรงดันตกคร่อมเพาเวอร์มอสเฟตเมื่อเริ่มนำกระแสและเริ่ม

หยุดนำกระแส ในส่วนที่เป็นเงาจะเป็นส่วนที่เกิดกำลังงานสูญเสียในรูปความร้อนได้สูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

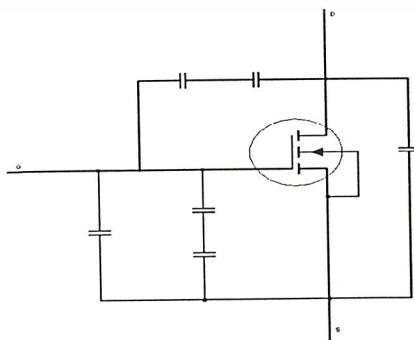
		$P_C = I_{Drms}^2 \times R_{DSON}(Tj)$
เมื่อ	$P_{sw(on)}$	คือ กำลังงานสูญเสียขณะเริ่มนำกระแสของเพาเวอร์มอสเฟต
	$P_{sw(off)}$	คือ กำลังงานสูญเสียขณะเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต
	P_C	คือ กำลังงานสูญเสียขณะนำกระแสของเพาเวอร์มอสเฟต
	$I_{PK(on)}$	คือ ค่ากระแสสูงสุดขณะเริ่มนำกระแส
	$I_{PK(off)}$	คือ ค่ากระแสสูงสุดขณะเริ่มหยุดนำกระแส
	I_{Drms}	คือ ค่ากระแส rms ที่ไหลผ่านเพาเวอร์มอสเฟตขณะทำงาน
	$R_{DSON}(Tj)$	คือ ค่าความต้านทานระหว่างเดรนกับซอร์สที่อุณหภูมิรอยต่อ สูงสุดขณะทำงานของเพาเวอร์มอสเฟต
	t_r	คือ ช่วงเวลาเริ่มนำกระแสของเพาเวอร์มอสเฟต
	t_f	คือ ช่วงเวลาเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต

2.11.2 เงื่อนไขของวงจรขับเพาเวอร์มอสเฟต

การขับเพาเวอร์มอสเฟตให้นำกระแสที่แตกต่างจากการขับกระแสไบแอสในไบโพลาร์ เพาเวอร์ทรานซิสเตอร์ เนื่องจากมีเงื่อนไขการไบแอสที่แตกต่างกัน สำหรับไบโพลาร์เพาเวอร์ทรานซิสเตอร์กระแสจะไหลผ่านคอลเล็กเตอร์และอิมิตเตอร์ได้ก็ต่อเมื่อมีกระแสไบแอสไหลผ่านที่เบสและอิมิตเตอร์แต่เพาเวอร์มอสเฟตจะมีกระแสไหลผ่านเดรนและซอร์สได้ก็ต่อเมื่อแรงดันตกคร่อมที่ขาเกตและซอร์สมีค่าอย่างต่ำเท่ากับค่าแรงดันขีดเริ่ม (Threshold Voltage) ของมันแต่ใช้กระแสต่ำการขับเพาเวอร์มอสเฟตให้นำกระแสจึงทำได้ง่ายและยุ่งยากน้อยกว่าไบโพลาร์ทรานซิสเตอร์มาก

- ค่าความจุไฟฟ้าด้านอินพุต (Input Capacitance)

เนื่องจากลักษณะโครงสร้างภายใน ตัวเพาเวอร์มอสเฟตจึงเหมือนกับมีตัวเก็บประจุต่ออยู่รอบ ๆ ขาต่าง ๆ ของมัน ดังรูปที่ 2.49

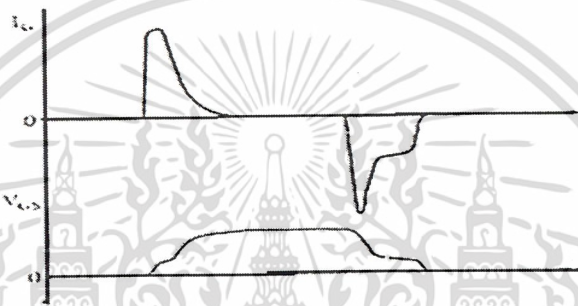


รูปที่ 2.49 แสดงตัวเก็บประจุแฝงที่ต่ออยู่ที่ขาต่าง ๆ ภายในตัวเพาเวอร์มอสเฟต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวเก็บประจุเหล่านี้ บังคับให้เพาเวอร์มอสเฟตต้องชาร์จประจุเข้าไปที่ตัวเก็บประจุ เพื่อให้แรงดันตกคร่อมที่ขาเกต V_{GS} มีค่าเพิ่มขึ้นจนถึงค่าแรงดันขีดเริ่ม เพาเวอร์มอสเฟตจึงจะเริ่มนำกระแส ในทางกลับกันการหยุดนำกระแสของเพาเวอร์มอสเฟต จะต้องทำให้ตัวเก็บประจุคายประจุออกไปจนแรงดันตกคร่อมที่ขาเกต V_{GS} มีค่าลดลงต่ำกว่าค่าแรงดันขีดเริ่ม เพาเวอร์มอสเฟตจึงจะหยุดนำกระแส ลักษณะของกระแสและแรงดันที่ขาเกตจึงมีลักษณะดังรูปที่ 2.50

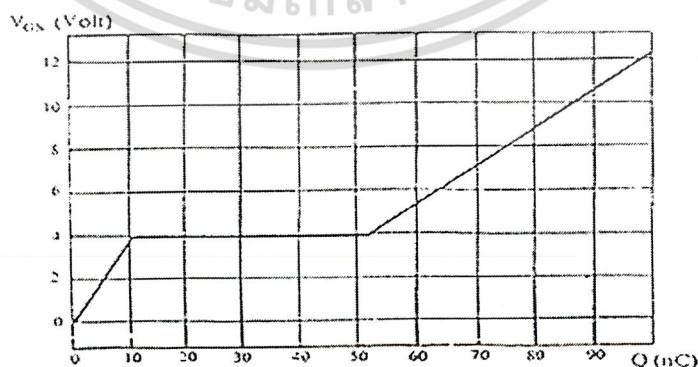
โดยทั่วไปแล้ว ค่าความจุของตัวเก็บประจุในตัวเพาเวอร์มอสเฟตนี้เองจะเป็นตัวกำหนดความเร็วในการเปลี่ยนสถานะของมัน



รูปที่ 2.50 แสดงลักษณะของแรงดันและกระแสที่ขาเกตขณะถูกไบแอสให้นำกระแส

- การกำหนดเวลาในการเปลี่ยนสถานะ

ปกติแล้วผู้ผลิตมักจะให้กราฟของแรงดัน V_{GS} ที่เพิ่มขึ้นในขณะที่ค่าประจุสะสมที่ขาเกตเพิ่มขึ้น หรือที่เรียกว่า Gate Charge Chart มาในค่าต่ำสุดด้วย (รูปที่ 2.51) กราฟนี้จะมีประโยชน์มากในการคำนวณค่ากระแสไบแอสเกตและเวลาในการเปลี่ยนสถานะของเพาเวอร์มอสเฟต



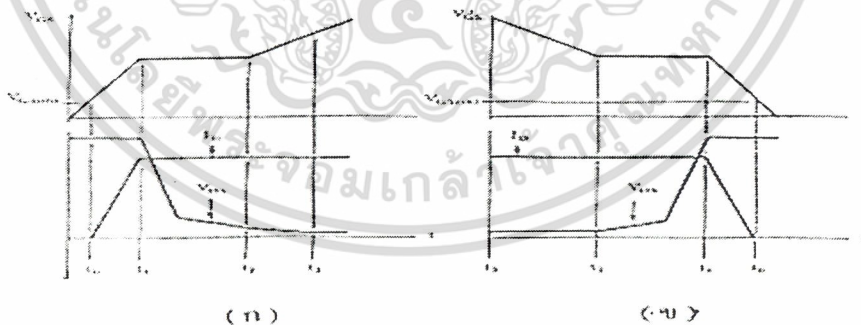
รูปที่ 2.51 แสดงตัวอย่างของ Gate Charge Chart

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะของกราฟจะแบ่งออกได้เป็น 3 ช่วงตามผลของประจุที่เพิ่มขึ้นคือ

1. ช่วงเวลาหน่วงก่อนเริ่มนำกระแส (turn of delay) t_0
2. ช่วงเวลาเริ่มนำกระแส (rise time) $t_0 \rightarrow t_2$
3. ช่วงเวลาสะสมประจุส่วนเกิน (excess charge chart) $t_2 \rightarrow t_3$

เมื่อเพาเวอร์มอสเฟตเริ่มชาร์ตประจุที่ขาเกต จนกระทั่งพ้นช่วงเวลาหน่วงก่อนเริ่มนำกระแสเมื่อแรงดันที่ขาเกตมากกว่า แรงดันขีดเริ่ม ($V_{GS(th)}$) จึงจะเริ่มมีกระแสไหลผ่านเดรนและซอร์สที่เวลา t_0 ค่าของแรงดันจะยังไม่ลดลงจนกว่าจะผ่านเวลาเท่ากับ t_1 แรงดันตกคร่อมเดรนและซอร์ส V_{DS} จึงจะลดลงอย่างรวดเร็วจากค่าแรงดันที่ประมาณ 90 เปอร์เซ็นต์ จนเหลือเพียง 10 เปอร์เซ็นต์ค่าของแรงดันตกคร่อม V_{DS} สูงสุด เพาเวอร์มอสเฟต จะนำกระแสได้อย่างเต็มที่ในช่วงเวลาเริ่มนำกระแส t_1 ไปถึง t_2 และแรงดันตกคร่อมที่ขาเกต V_{GS} จะคงที่ จนกว่าเพาเวอร์มอสเฟตจะนำกระแสได้อย่างเต็มที่ ดังแสดงในรูปที่ 2.52 ในช่วงเวลาสะสมประจุส่วนเกิน ค่าความต้านทานระหว่างเดรนกับซอร์สจะมีค่าลดลงไปเรื่อย ๆ หากปล่อยให้มีการสะสมประจุต่อไปในช่วงเวลา t_2 ถึง t_3 แต่ประจุสะสมที่จะเพิ่มขึ้นจะทำให้เกิดการหน่วงขณะเริ่มหยุดนำกระแส เนื่องจากเพาเวอร์มอสเฟตจะต้องใช้เวลามากในการคายประจุส่วนเกินนี้ทิ้งไป ดังนั้นการขับเพาเวอร์มอสเฟตที่ขาเกตด้วยแรงดันสูงเกินความจำเป็น จะทำให้ช่วงเวลาเริ่มหยุดนำกระแสเพิ่มขึ้นซึ่งเป็นผลเสีย



รูปที่ 2.52 (ก) แสดงลักษณะการชาร์ตประจุที่ขาเกตตามเวลาที่มีผลต่อการเริ่มนำกระแส และ (ข) ผลเมื่อเริ่มหยุดนำกระแสของเพาเวอร์มอสเฟต

เนื่องจากเพาเวอร์มอสเฟตไม่เกิดประจุสะสมขึ้นขณะนำกระแส การหยุดนำกระแสของเพาเวอร์มอสเฟตจึงทำได้ง่าย ๆ ด้วยการคายประจุที่ขาเกตทิ้งไปเช่นเดียวกับขณะเริ่มนำกระแส และถ้าขนาดกระแสเพื่อชาร์ตประจุและคายประจุมีค่าเท่ากัน ช่วงเวลาเริ่มนำกระแสและช่วงเวลาเริ่มหยุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำกระแสจะมีค่าเท่ากันด้วย ยกเว้นหากมีประจุสะสมมากในช่วงเวลา t_2 ถึง t_3 การหยุดนำกระแสจะมีเวลาช่วงหนึ่งเพิ่มขึ้น เนื่องจากต้องใช้เวลาส่วนหนึ่งในการคายประจุส่วนเกินไป

จากกราฟในรูปที่ 2.51 ของเพาเวอร์มอสเฟตแต่ละเบอร์ จะนำมาหาค่าช่วงเวลาเริ่มนำกระแส t_r และช่วงเวลาเริ่มหยุดนำกระแส t_f ได้จาก

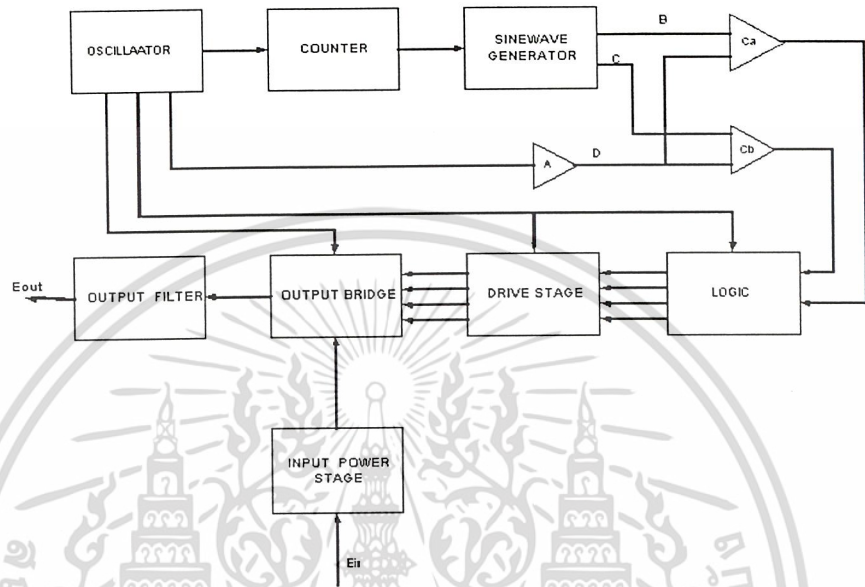
$$t = \frac{Q_g}{I_g}$$

เมื่อ Q_g คือ ค่าประจุที่ได้จากกราฟ เป็นคูลอมบ์
 I_g คือ ค่ากระแสที่ใช้ชาร์จประจุที่ค่ากระแสคงที่เป็นแอมป์

จะเห็นได้ว่าการขับเพาเวอร์มอสเฟตให้นำกระแสได้นั้น จะต้องมีการชาร์จประจุและคายประจุที่ขาเกต วงจรขับเพาเวอร์มอสเฟตจะต้องมีลักษณะของการจ่ายและรับกระแส (source and sink) ได้ที่ประมาณ 200 ถึง 400 มิลลิแอมป์ด้วยและต้องให้แรงดันตกคร่อมที่ขาเกต V_{GS} มีค่ามากพอ เพื่อที่เพาเวอร์มอสเฟตจะทำงานได้อย่างเต็มที่ด้วย (ประมาณ 10 โวลต์)

บทที่ 3

รายละเอียดในการออกแบบและการสร้าง



รูปที่ 3.1 บล็อกไดอะแกรมแสดงโครงสร้างทั้งหมด

การทำงานของวงจรภาคต่างๆ

1. OSCILLAATOR ใช้ IC 494 สร้างความถี่ SAWTOOTH 20 kHz ที่ขา 5 และ SQUARE WAVE 10 kHz ที่ขา 8 และ 11

2. COUNTER นำสัญญาณ SAWTOOTH และ DC COMPARE กัน เพื่อสร้าง PULSE เข้าวงจรนับ 400 ให้เหลือความถี่เพียง 50 Hz จาก IC 4024 และ 74LS90 อีก 2 ตัว เท่ากับ $4 \times 10 \times 10 = 400$

3. SINEWAVE GENERATOR ใช้ OP-AMP 741 ทำการเปลี่ยน DC PULSE เป็น AC PULSE แล้วกรองความถี่ด้วย LOWPASS FILTER ต่อ AMPLIFIER เพื่อปรับ GAIN ที่จุด B และทำการกลับเฟส SINEWAVE ที่ B 180° เป็นสัญญาณที่จุด C สัญญาณ SINE 2 ชุดนี้ ต้องเป็น PURE SINE จริงๆ เพราะ PULSEWIDTH MODULATED ที่ได้จะผิดเพี้ยนมากน้อยหรือไม่ ขึ้นกับสัญญาณ SINEWAVE 2 ชุดนี้

3.1 COMPARATOR นำสัญญาณ SAWTOOTH จาก 494 ผ่าน AMPLIFIER เป็น

สัญญาณ D เปรียบเทียบกับสัญญาณที่จุด B และ C ได้ PULSE ความถี่ 20 kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 LOGIC ทำงานเป็น T-FF ทารความถี่ INPUT เหลือ 10 kHz และใช้ CLOCK จาก COUNTER ด้วย SET สถานะเริ่มต้นของ O/P T-FF วงจรส่วนนี้เป็นสิ่งสำคัญของการทำงาน เพราะวงจรเราทำงานแบบ DOUBLE-EDGE MODULATED สัญญาณที่ใช้ไคร์ฟเกทต้องคงที่ ไม่เกิดการ SHIFT PHASE จนทำให้ไม่เกิด OUTPUT

4. DRIVE STAGE เนื่องจาก O/P ของ FF มีระดับ 5V จึงต้องขยาย GAIN เป็น 15V เพื่อขับเพาเวอร์มอสเฟตที่ภาคไคร์ฟ สำหรับการขับมอสเฟตที่ต้องนำกระแสสูง ๆ การต่อ CMOS ในลักษณะขนานกันจะสามารถเพิ่มกระแสที่ขาเกต จะทำให้ความเร็วในการเปลี่ยนสถานะเป็นไปได้อย่างเร็วขึ้น จากนั้นใช้ TRANSFORMER – COUPLE เพื่อแยกกราวด์ของส่วน SIGNAL และ POWER ออกจากกัน แล้วใช้ ZENER DIODE REGULATE แรงดัน เพื่อให้ O/P จาก TRANSFORMER ทุกตัวมีแรงดันเท่ากัน

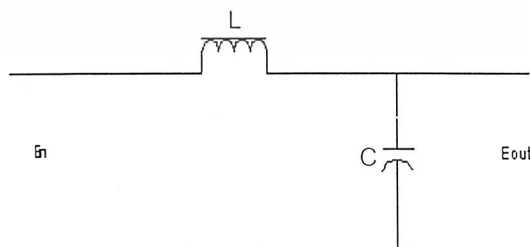
5. INPUT POWER STAGE ต่อเป็นวงจร HALF BRIDGE CONVERTER แรงดันที่ตกคร่อม C1 และ C2 จะเท่ากับ $E_{in}/2$ Q1 และ Q2 จะสลับกันทำงานตามสัญญาณที่ภาคไคร์ฟ

6. OUTPUT BRIDGE STAGE แบ่งการวิเคราะห์ตาม TIMING ได้ดังนี้

- 1.1 เวลา T1 NODE Es เป็น +, Q4, Q5, ON, D5, D8, D9, D12 นำกระแส
- 1.2 เวลา T2 NODE Es เป็น -, Q3, Q6, ON, D3, D2, D15, D14 นำกระแส
- 1.3 สลับกันไปเช่นนี้จน SINEWAVE ทำมุม 180°
- 1.4 เวลา T7 NODE Es เป็น +, Q3, Q6, ON, D1, D4, D13, D14 นำกระแส
- 1.5 เวลา T8 NODE Es เป็น -, Q4, Q8, ON, D10, D11, D7, D6 นำกระแส
- 1.6 สลับกันไปเช่นนี้จน SINEWAVE ทำมุม 360°

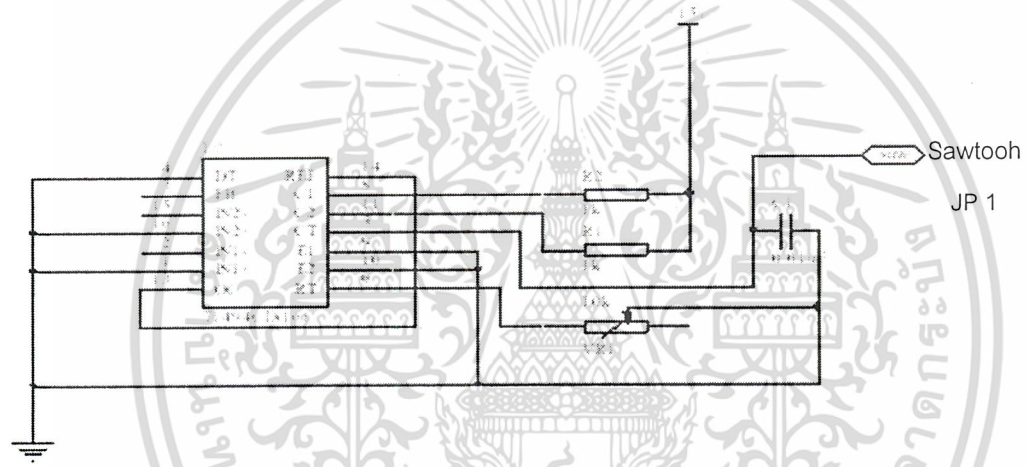
7. OUTPUT FILTER จะใช้ L, C ฟิลเตอร์ ซึ่งสามารถคำนวณค่าต่าง ๆ จากสมการ

$$W_0 = 1/\sqrt{LC}$$



รูปที่ 3.2 วงจรกรองความถี่ Low pass

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

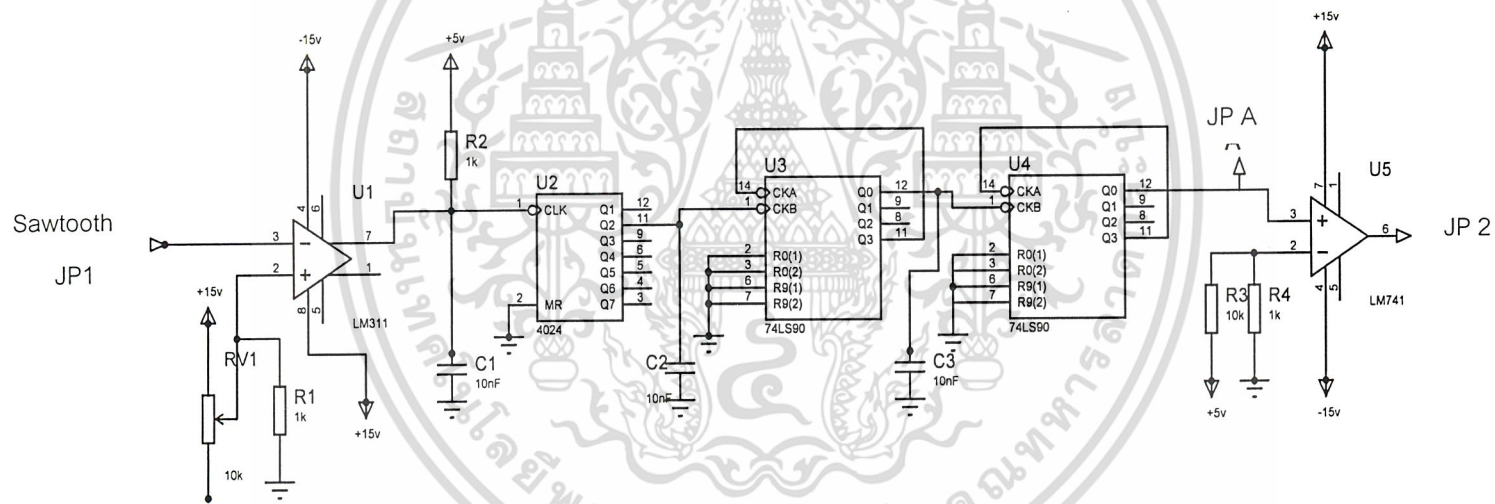


รูปที่ 3.3 วงจรสร้างสัญญาณควมคุม

JP3

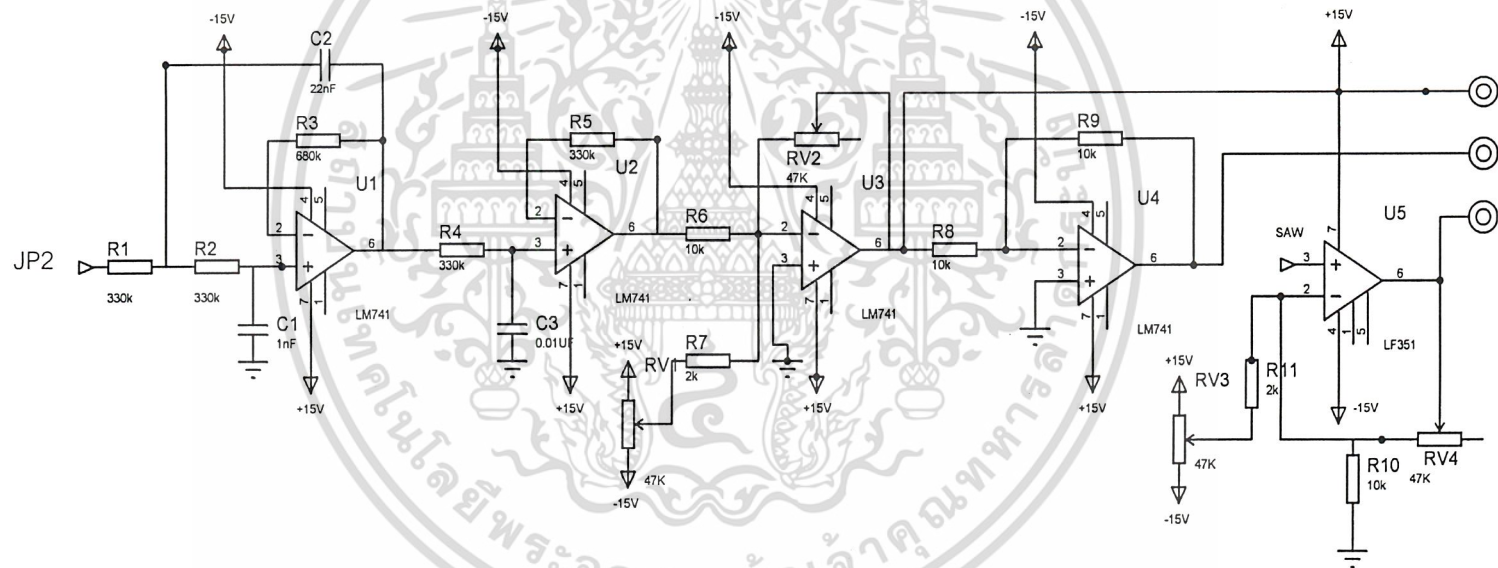
JP4

JP5

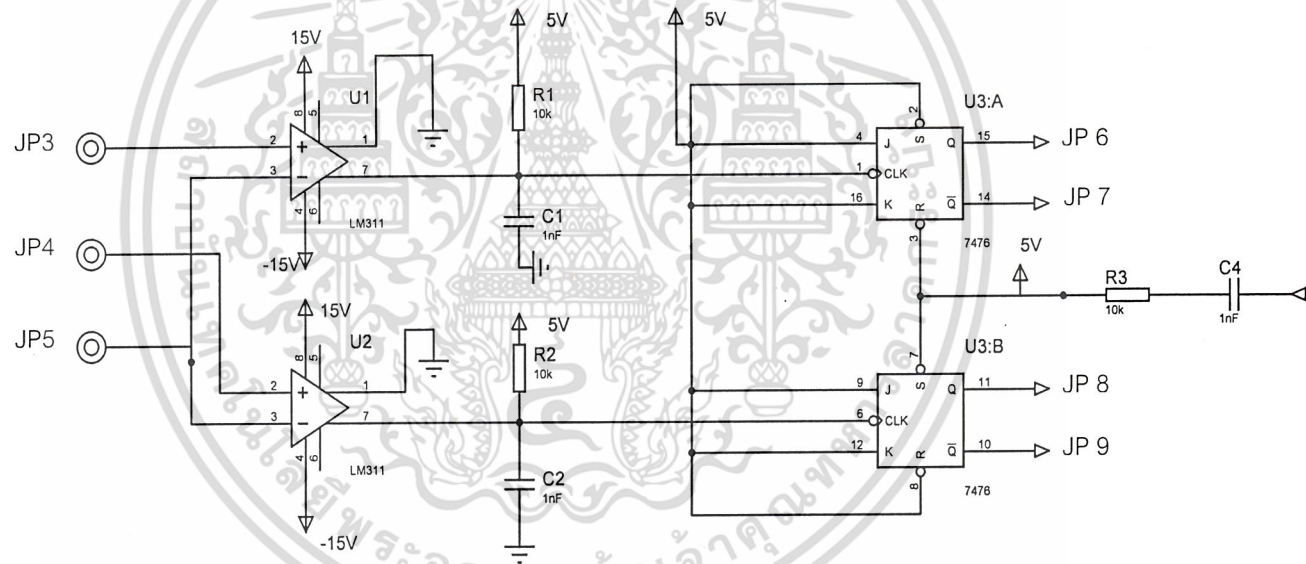


รูปที่ 3.4 วงจรควบคุม และวงจร

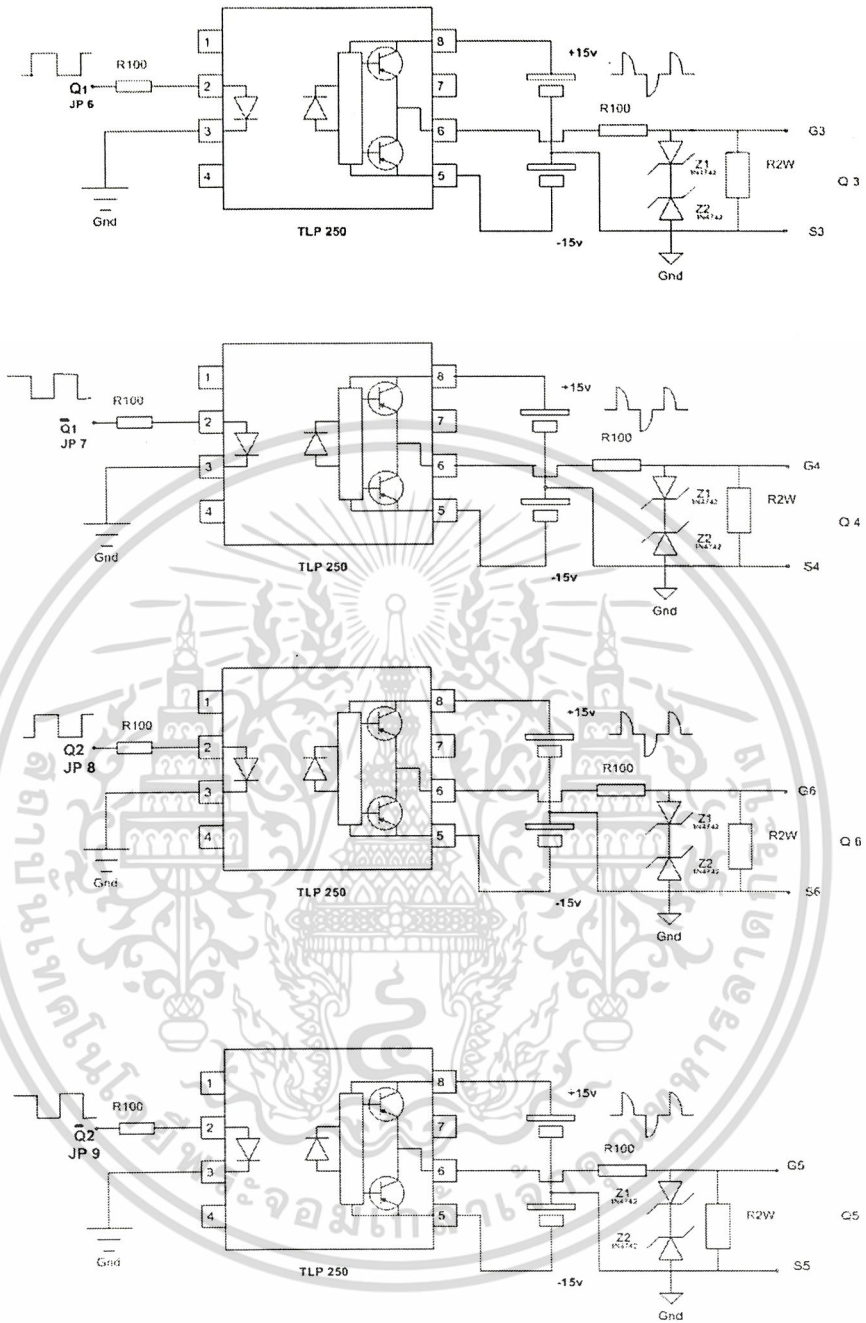
JP A



รูปที่ 3.5 วงจรสร้างสัญญาณ sine

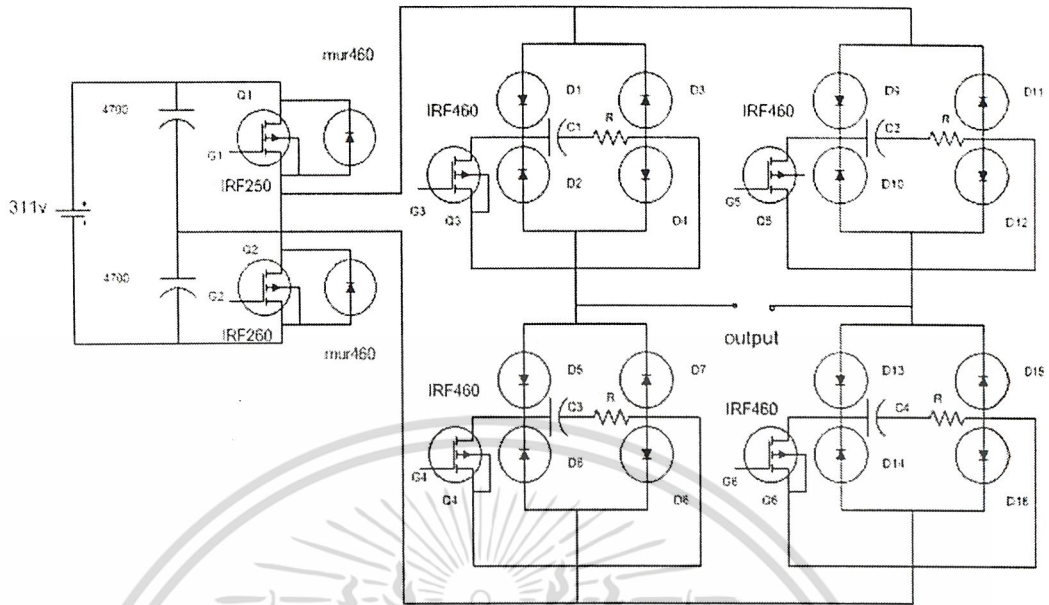


รูปที่ 3.6 วงจรเปรียบเทียบสัญญาณ sine กับ sawtooth



รูปที่ 3.6 วงจรภาคขับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



C1-C4 = 0.012 μ F

R = 25 Ω 10 W

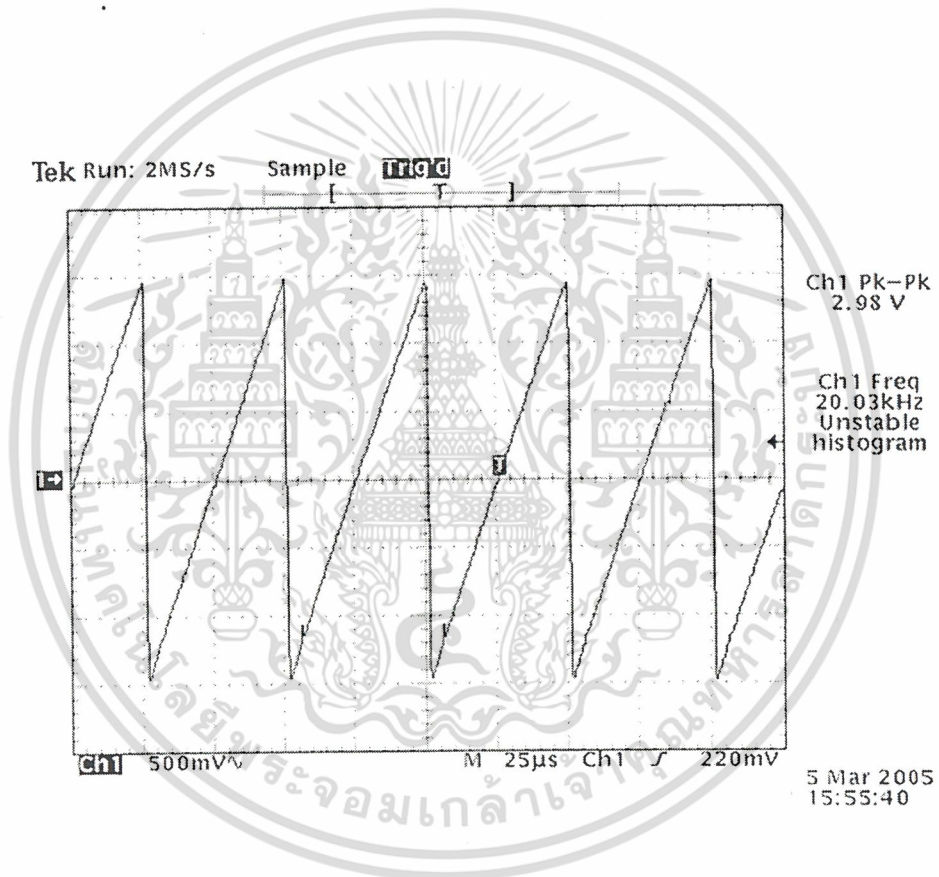
รูปที่ 3.7 วงจร Power Stage

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

ผลการทดลอง

4.1 ผลการทดลองสร้างสัญญาณฟันเลื่อย

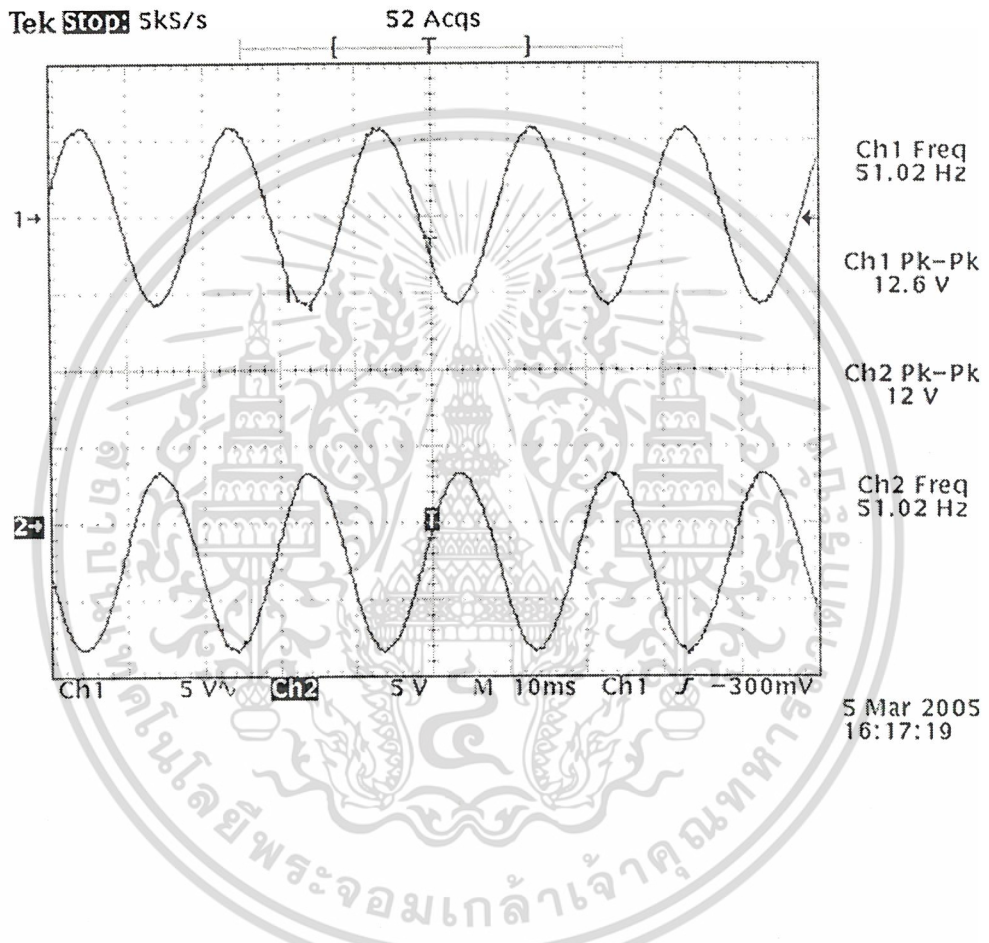


รูปที่ 4.1 ผลการทดลองสร้างสัญญาณฟันเลื่อยที่ขา 5 ของ IC TL494

สัญญาณฟันเลื่อยที่ขา 5 ของ IC TL494 จะนำไปเปรียบเทียบกับสัญญาณ 50 Hz สัญญาณที่ได้จะเป็นสัญญาณพัลส์ ซึ่งมี Ton ไม่เท่ากันเพื่อนำไปเป็นสัญญาณสวิตซ์ให้กับ ไนวงจร Full Bridge

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 ผลการทดลองการสร้างสัญญาณ Sine 50 Hz

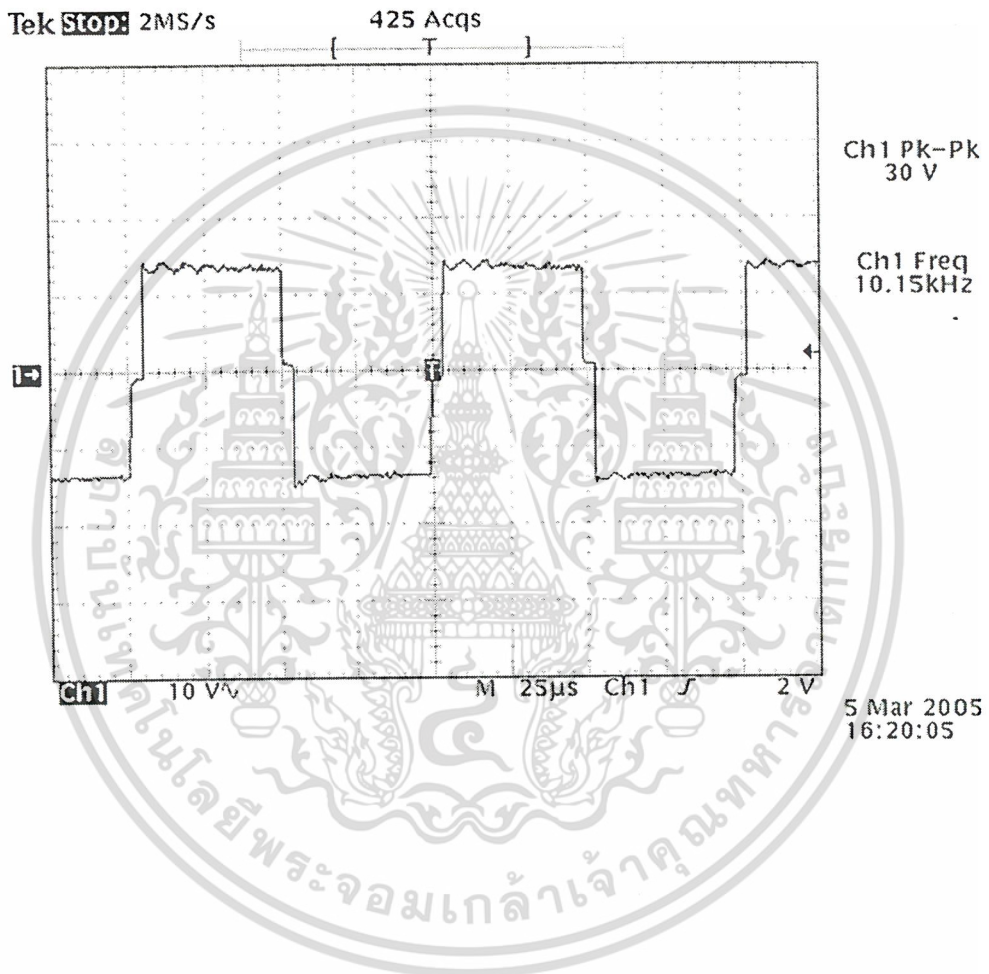


รูปที่ 4.2 ผลการทดลองการสร้างสัญญาณ Sine 50Hz

สัญญาณ Sine 50Hz ซึ่งเป็นสัญญาณที่กลับเฟสกัน 180 องศา เพื่อนำไปเปรียบเทียบกับสัญญาณพื้นเลื่อย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 ผลการทดลองสัญญาณควบคุมภาคPOWER STATE

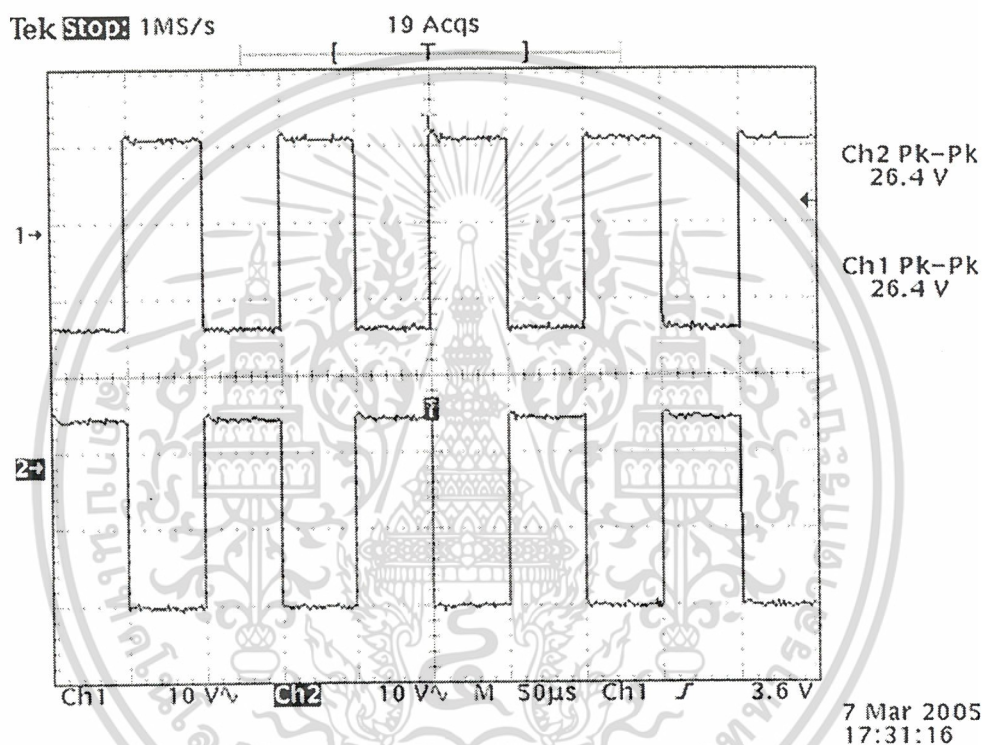


รูปที่4.3 ผลของสัญญาณสวิตช์ Q1 และ Q2

สัญญาณควบคุม POWERMOSFET ในวงจร Half Bridge ซึ่งเป็นสัญญาณพัลส์ซึ่งมี Dead Time 20%

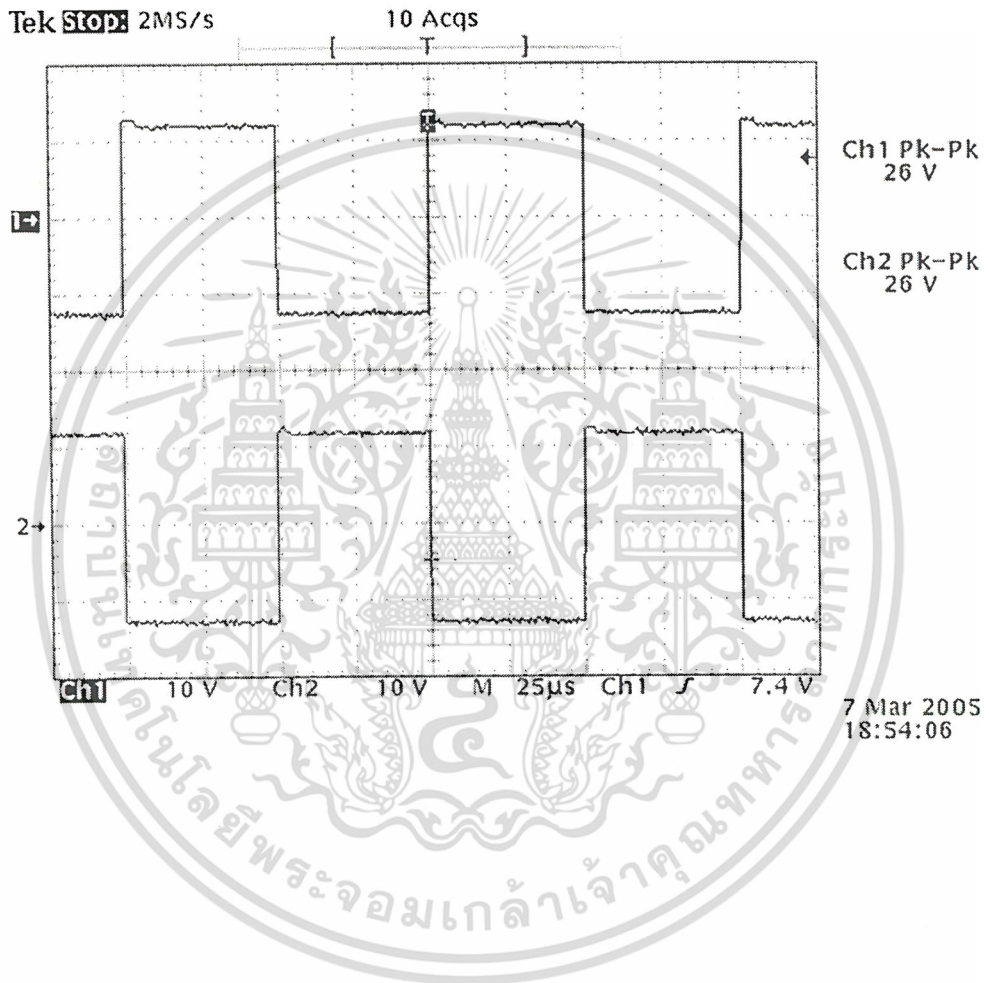
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 สัญญาณควบคุม POWERMOSFET ในวงจร Full Bridge



รูปที่ 4.4 ผลของสัญญาณสวิตช์ Q3 และ Q4

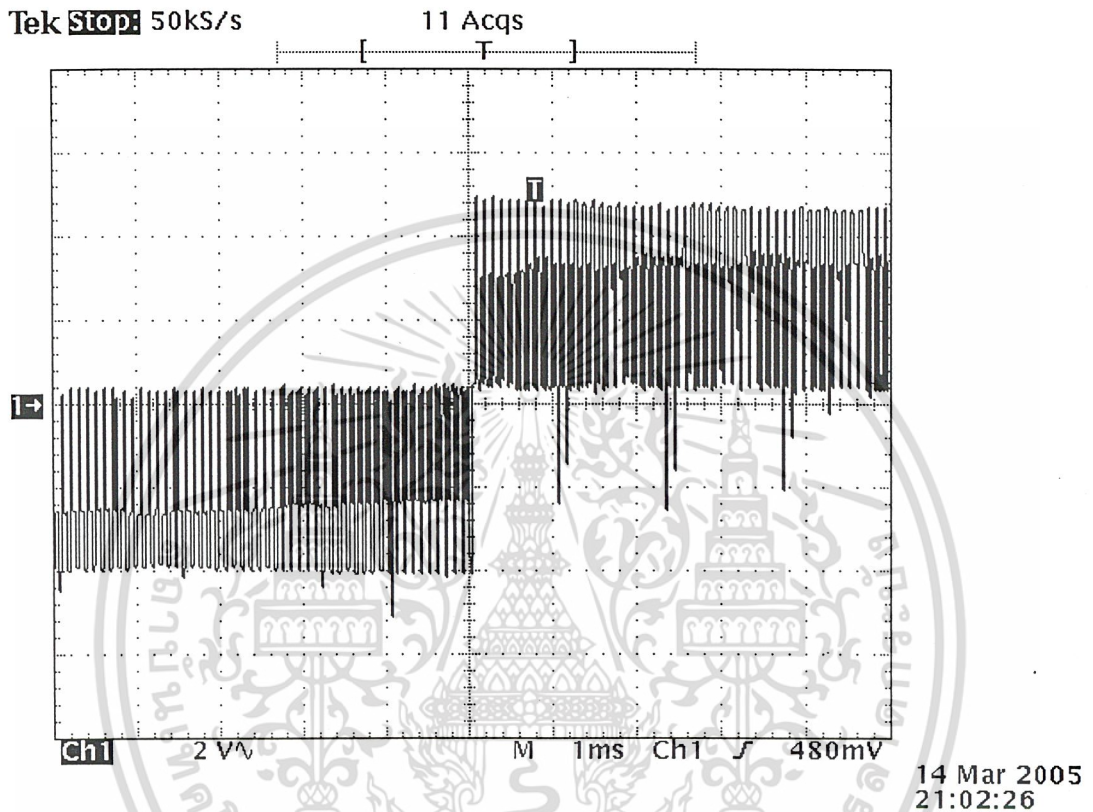
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 ผลของสัญญาณสวิตช์ Q5 และ Q6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5 ผลการทดลองสัญญาณ PULSE WIDTH MODULATION



รูปที่ 4.6 ผลการทดลองสัญญาณ PULSE WIDTH MODULATION

สัญญาณ PULSE WIDTH MODULATION เป็นสัญญาณก่อนการ Filter โดยใช้สาย

Probe คุณ 10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าที่ได้จากการทดลอง

$P_i = 313.1 \text{ W}$ ที่ $E_{in} = 310 \text{ V}$, $I_{in} = 1.01 \text{ A}$

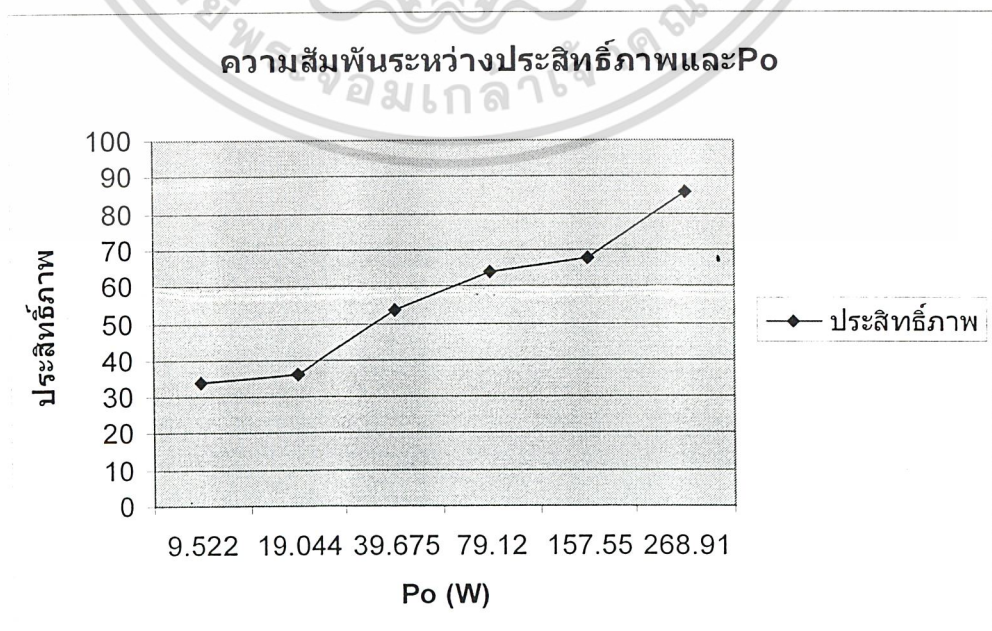
$P_o = 268.912 \text{ W}$, $R_L = 70 \Omega$, $E_o = 137.2 \text{ V}$, $I_o = 1.92 \text{ A}$

จะได้ค่า $\eta = (P_o/P_i) \times 100 = (268.912/313.1) \times 100 = 85.88 \%$

ตารางที่ 4.1 แสดงผลการทดลองที่ R_L ค่าต่างๆ เมื่อมี $E_o = 138 \text{ V}$

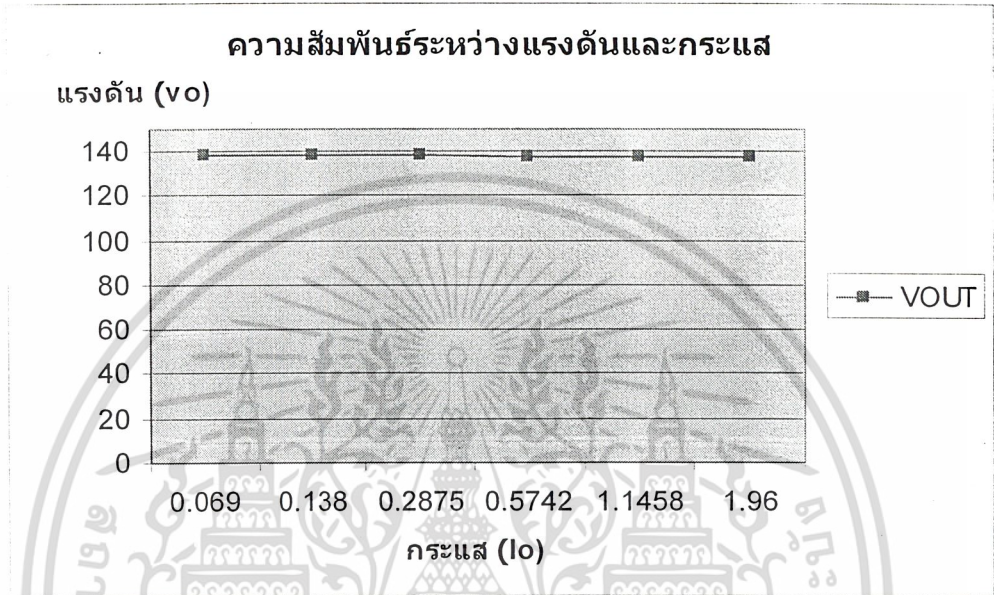
RL	VDC	VOUT	VR(1โอห์ม)	Iin	Iout	Pout	Pin	ประสิทธิภาพ
2K	310	138	0.09	0.09	0.069	9.522	27.9	34.129032
1K	310	138	0.17	0.17	0.138	19.044	52.7	36.136622
480	310	138	0.24	0.24	0.2875	39.675	74.4	53.326612
240	310	137.8	0.4	0.4	0.574167	79.12017	124	63.806586
120	310	137.5	0.75	0.75	1.145833	157.5521	232.5	67.764336
70	310	137.2	1.01	1.01	1.96	268.912	313.1	85.886937

รูปที่ 4.7 กราฟแสดงความสัมพันธ์ระหว่าง ประสิทธิภาพกับ P_o

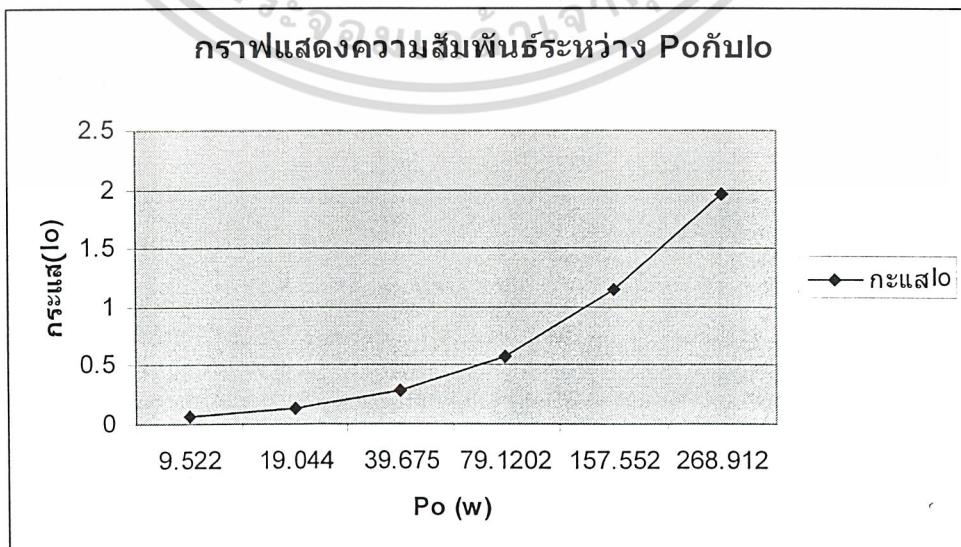


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.8 กราฟแสดงความสัมพันธ์ระหว่างแรงดันและกระแส



รูปที่ 4.9 กราฟแสดงความสัมพันธ์ระหว่าง Po กับ Io



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปและวิจารณ์ผลการทดลอง

จากการทดลองพบว่าสัญญาณที่ได้บางส่วนนั้นยังไม่สมบูรณ์ ซึ่งอาจเกิดจากวงจรไม่เสถียรภาพ จากวงจรคิดว่าสัญญาณที่จะนำไปควบคุมทางด้าน POWER STAGE นั้นมีผลต่อประสิทธิภาพของเอาต์พุต ดังนั้นเพื่อให้หัวจรทำงานได้ดีที่สุดนั้นจะต้องมีสัญญาณควบคุมที่ดี ดังนั้น จึงขอสรุปได้ดังนี้

เริ่มจากส่วนสำคัญ TL494 ไอซีตัวนี้จะผลิตสัญญาณสองส่วนคือ

- สัญญาณแรกเป็นพัลส์มี dead time อยู่แล้วจากไอซี TL494 จึงนำไปเป็นสัญญาณควบคุม มอสเฟตทางด้านอินพุตซึ่งมอสเฟตต่อกันแบบ HALF BRIDGE CONVERTER เพื่อสร้าง acพัลส์ ออกไปรอที่เอาต์พุตที่มี มอสเฟตต่อแบบ BRIDGE CONVERTER รออยู่แล้ว
- ในส่วนสัญญาณที่สองนั้น เป็น SAWTOOTH 20 kHz ส่วนนี้จะนำไปผ่านการเทียบสัญญาณกับ dc ด้วยไอซี LM311 จะได้สัญญาณที่เป็นพัลส์ ไปเข้าวงจรนับ เพื่อทำให้เป็น dcพัลส์ที่มีความถี่ 50 Hz จากนั้นไอซี LM741 จะทำให้กลายเป็น acพัลส์ และผ่าน FILTER เพื่อสร้างสัญญาณ SINE ที่เป็น PURE SINE ที่มีความถี่ 50 Hz พร้อมทั้งกลับเฟส 180 เพื่อนำไปเทียบกับ SAWTOOTH 20 kHz เพื่อสร้างพัลส์ไปควบคุม มอสเฟส 4 ตัว ดังนั้น จึงนำเอาสัญญาณ PURE SINE 50 Hz มารวมกับ SAWTOOTH 20 KHz ซึ่งจะได้สัญญาณ 2 สัญญาณ แต่เราต้องการ 4สัญญาณ จึงใช้ D-FFมาทำการแตกออกเป็น 4 สัญญาณ เพื่อนำไปขับมอสเฟส 4 ตัว ซึ่งทั้งหมดในส่วนที่สองนี้ อาศัยหลักการของ double-edge modulate HFPD inverter ซึ่งมอสเฟสที่ เอาต์พุตจะทำงานเป็นคู่ๆ สลับกันทำงาน การmod แบบนี้จะให้เอาต์พุตที่มีพัลส์ ทั้งซีกบวกและลบ สุดท้ายจะสามารถทำให้ เป็นสัญญาณSINE อีกครั้งได้ด้วยการ ใช้ LC FILTER (LOW PASS FILTER)

เนื่องจากการทดลองแต่ในการทดลองแต่ละครั้งเราจะพบปัญหาที่อุปสรรคให้การดำเนินการหยุดชะงักและล่าช้า ซึ่งในบางครั้งก็ถึงขนาดเริ่มต้นดำเนินงานกันใหม่ปัญหาที่พบบ่อย เช่น การไม่เสถียรภาพของวงจร ความเสียหายของอุปกรณ์ที่สำคัญ เช่น POWER MOSFET ซึ่งแต่ละปัญหาล้วนทำให้การดำเนินการล่าช้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญาบัตรฉบับนี้ ที่สำเร็จลุล่วงได้ด้วยดีนั้น เนื่องจากความช่วยเหลือในด้านต่างๆของหลายๆ ฝ่ายด้วยกัน โดยเฉพาะอย่างยิ่งอาจารย์ที่ปรึกษา รวมทั้งอาจารย์ประจำภาควิชาอิเล็กทรอนิกส์ทุกท่าน ที่ได้กรุณาให้คำปรึกษาและข้อมูลเสนอแนะ ผู้ที่อยู่เบื้องหลังความสำเร็จของโครงการนี้ก็คือ คุณพ่อ คุณแม่ ที่ได้ให้กำเนิดและอบรมเลี้ยงดู คอยสนับสนุนรวมทั้งให้กำลังใจ ขอขอบคุณเพื่อนๆ ที่ได้ให้คำแนะนำจนโครงการสำเร็จตามวัตถุประสงค์ที่ได้ตั้งไว้ จึงขอขอบคุณมา ณ. โอกาสนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

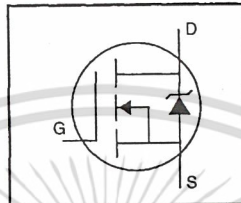


ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HEXFET® Power MOSFET

- Dynamic dv/dt Rating
- Repetitive Avalanche Rated
- Isolated Central Mounting Hole
- Fast Switching
- Ease of Paralleling
- Simple Drive Requirements

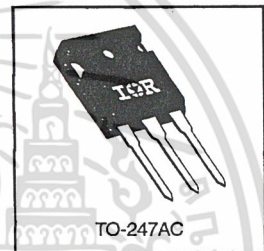


$V_{DSS} = 500V$
$R_{DS(on)} = 0.27\Omega$
$I_D = 20A$

Description

Third Generation HEXFETs from International Rectifier provide the designer with the best combination of fast switching, ruggedized device design, low on-resistance and cost-effectiveness.

The TO-247 package is preferred for commercial-industrial applications where higher power levels preclude the use of TO-220 devices. The TO-247 is similar but superior to the earlier TO-218 package because of its isolated mounting hole. It also provides greater creepage distance between pins to meet the requirements of most safety specifications.



DATA SHEETS

Absolute Maximum Ratings

	Parameter	Max.	Units
$I_D @ T_C = 25^\circ C$	Continuous Drain Current, $V_{GS} @ 10 V$	20	A
$I_D @ T_C = 100^\circ C$	Continuous Drain Current, $V_{GS} @ 10 V$	13	
I_{DM}	Pulsed Drain Current ①	80	
$P_D @ T_C = 25^\circ C$	Power Dissipation	280	W
	Linear Derating Factor	2.2	W/°C
V_{GS}	Gate-to-Source Voltage	± 20	V
E_{AS}	Single Pulse Avalanche Energy ②	960	mJ
I_{AR}	Avalanche Current ①	20	A
E_{AR}	Repetitive Avalanche Energy ①	28	mJ
dv/dt	Peak Diode Recovery dv/dt ③	3.5	V/ns
T_J	Operating Junction and Storage Temperature Range	-55 to +150	°C
T_{STG}			
	Mounting Torque, 6-32 or M3 screw	10 lbf•in (1.1 N•m)	

Thermal Resistance

	Parameter	Min.	Typ.	Max.	Units
$R_{\theta JC}$	Junction-to-Case	—	—	0.45	°C/W
$R_{\theta CS}$	Case-to-Sink, Flat, Greased Surface	—	0.24	—	
$R_{\theta JA}$	Junction-to-Ambient	—	—	40	

IRFP460



Electrical Characteristics @ T_J = 25°C (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Test Conditions
V _{(BR)DSS}	Drain-to-Source Breakdown Voltage	500	—	—	V	V _{GS} =0V, I _D = 250μA
ΔV _{(BR)DSS/ΔT_J}	Breakdown Voltage Temp. Coefficient	—	0.63	—	V/°C	Reference to 25°C, I _D = 1mA
R _{DS(on)}	Static Drain-to-Source On-Resistance	—	—	0.27	Ω	V _{GS} =10V, I _D =12A ④
V _{GS(th)}	Gate Threshold Voltage	2.0	—	4.0	V	V _{DS} =V _{GS} , I _D = 250μA
g _{fs}	Forward Transconductance	13	—	—	S	V _{DS} =50V, I _D =12A ④
I _{DSS}	Drain-to-Source Leakage Current	—	—	25	μA	V _{DS} =500V, V _{GS} =0V
I _{GSS}	Gate-to-Source Forward Leakage	—	—	100	nA	V _{DS} =400V, V _{GS} =0V, T _J =125°C
	Gate-to-Source Reverse Leakage	—	—	-100	nA	V _{GS} =20V
Q _g	Total Gate Charge	—	—	210	nC	I _D =20A
Q _{gs}	Gate-to-Source Charge	—	—	29	nC	V _{DS} =400V
Q _{gd}	Gate-to-Drain ("Miller") Charge	—	—	110	nC	V _{DS} =10V See Fig. 6 and 13 ④
t _{d(on)}	Turn-On Delay Time	—	18	—	ns	V _{DD} =250V
t _r	Rise Time	—	59	—	ns	I _D =20A
t _{d(off)}	Turn-Off Delay Time	—	110	—	ns	R _G =4.3Ω
t _f	Fall Time	—	58	—	ns	R _D =13Ω See Figure 10 ④
L _D	Internal Drain Inductance	—	5.0	—	nH	Between lead, 6 mm (0.25in.) from package and center of die contact
L _S	Internal Source Inductance	—	13	—	nH	
C _{iss}	Input Capacitance	—	4200	—	pF	V _{GS} =0V
C _{oss}	Output Capacitance	—	870	—	pF	V _{DS} = 25V
C _{rss}	Reverse Transfer Capacitance	—	350	—	pF	f=1.0MHz See Figure 5

Source-Drain Ratings and Characteristics

	Parameter	Min.	Typ.	Max.	Units	Test Conditions
I _S	Continuous Source Current (Body Diode)	—	—	20	A	MOSFET symbol showing the integral reverse p-n junction diode.
I _{SM}	Pulsed Source Current (Body Diode) ④	—	—	80	A	
V _{SD}	Diode Forward Voltage	—	—	1.8	V	T _J =25°C, I _S =20A, V _{GS} =0V ④
t _{rr}	Reverse Recovery Time	—	570	860	ns	T _J =25°C, I _F =20A
Q _{rr}	Reverse Recovery Charge	—	5.7	8.6	μC	di/dt=100A/μs ④
t _{on}	Forward Turn-On Time	Intrinsic turn-on time is negligible (turn-on is dominated by L _S +L _D)				

Notes:

- ① Repetitive rating; pulse width limited by max. junction temperature (See Figure 11)
- ② V_{DD}=50V, starting T_J=25°C, L=4.3mH R_G=25Ω, I_{AS}=20A (See Figure 12)
- ③ I_{SD}≤20A, di/dt≤160A/μs, V_{DD}≤V_{(BR)DSS}, T_J≤150°C
- ④ Pulse width ≤ 300 μs; duty cycle ≤2%.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

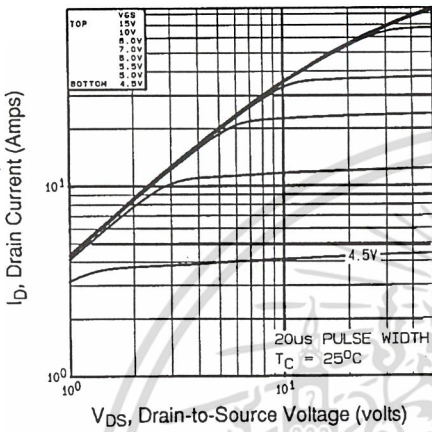


Fig 1. Typical Output Characteristics, $T_C=25^\circ\text{C}$

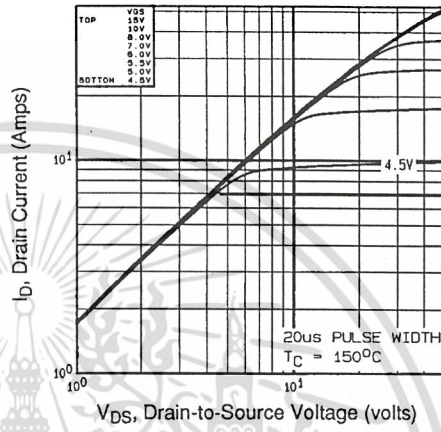


Fig 2. Typical Output Characteristics, $T_C=150^\circ\text{C}$

DATA SHEETS

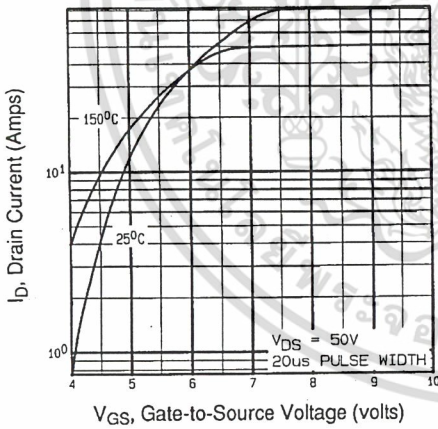


Fig 3. Typical Transfer Characteristics

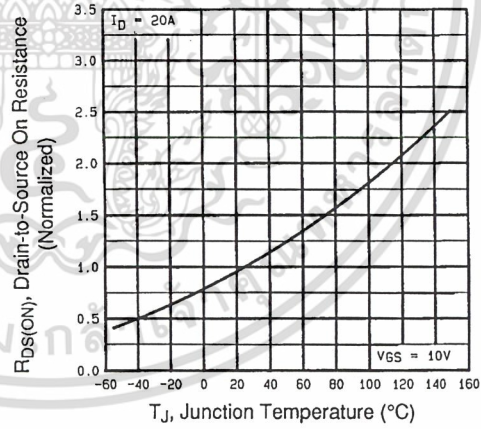


Fig 4. Normalized On-Resistance Vs. Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

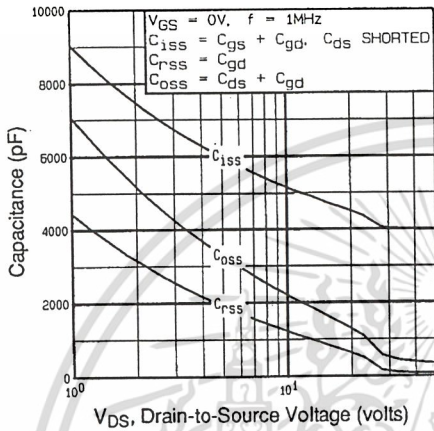


Fig 5. Typical Capacitance Vs. Drain-to-Source Voltage

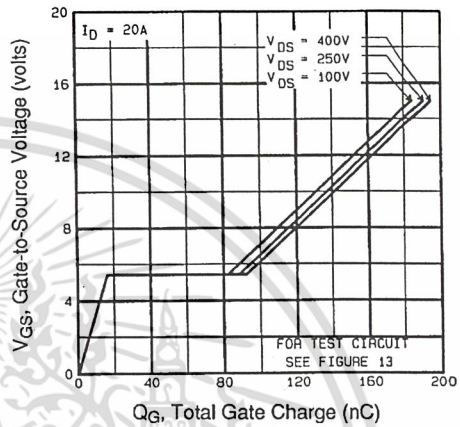


Fig 6. Typical Gate Charge Vs. Gate-to-Source Voltage

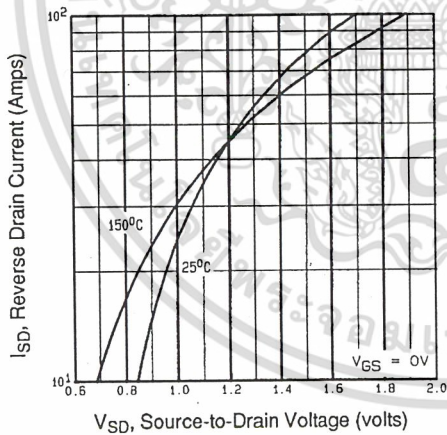


Fig 7. Typical Source-Drain Diode Forward Voltage

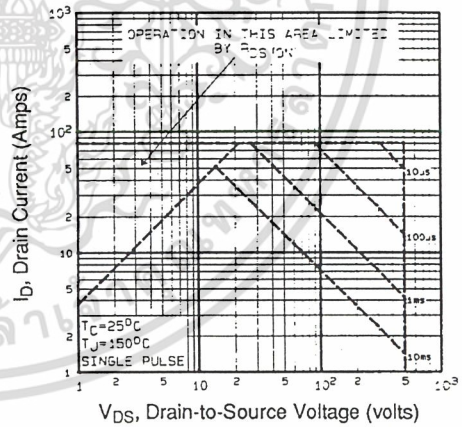


Fig 8. Maximum Safe Operating Area

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

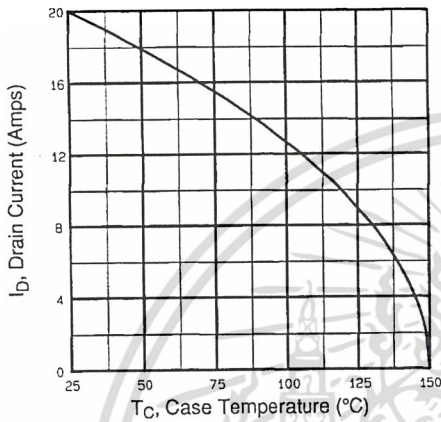


Fig 9. Maximum Drain Current Vs. Case Temperature

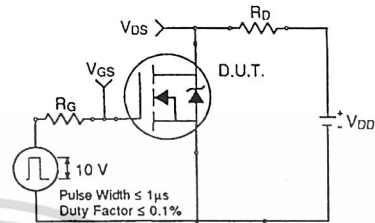


Fig 10a. Switching Time Test Circuit

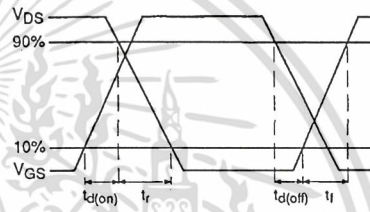


Fig 10b. Switching Time Waveforms

DATA SHEETS

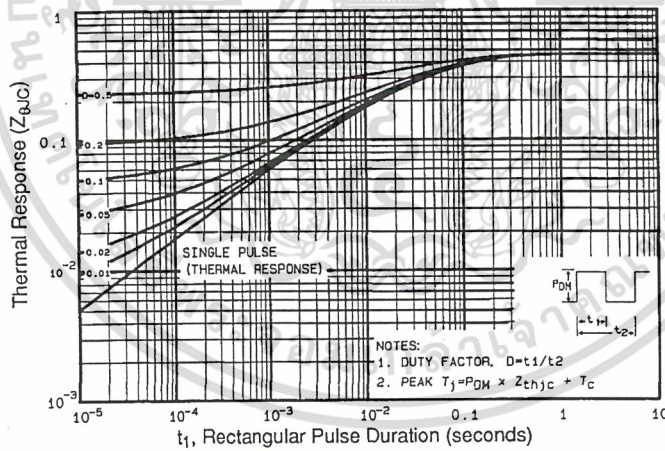


Fig 11. Maximum Effective Transient Thermal Impedance, Junction-to-Case

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

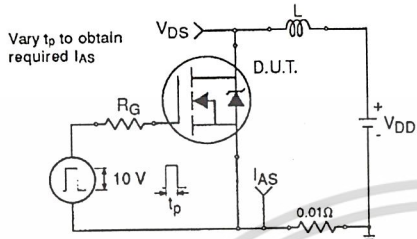


Fig 12a. Unclamped Inductive Test Circuit

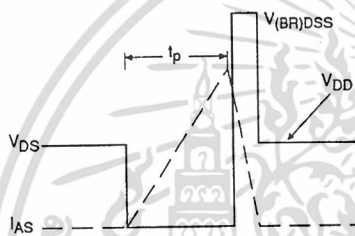


Fig 12b. Unclamped Inductive Waveforms

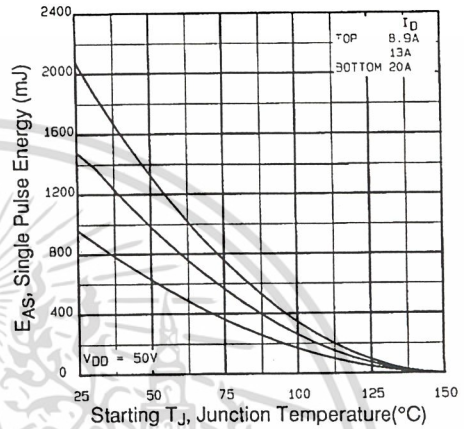


Fig 12c. Maximum Avalanche Energy Vs. Drain Current

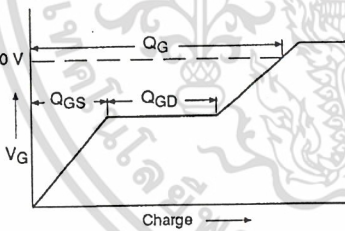


Fig 13a. Basic Gate Charge Waveform

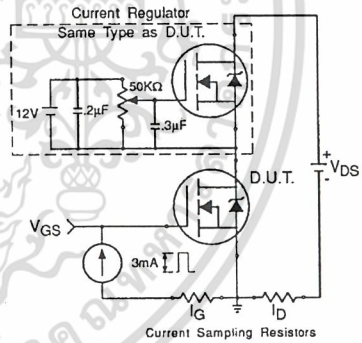


Fig 13b. Gate Charge Test Circuit

Appendix A: Figure 14, Peak Diode Recovery dv/dt Test Circuit – See page 1505

Appendix B: Package Outline Mechanical Drawing – See page 1511

Appendix C: Part Marking Information – See page 1517

TLP250

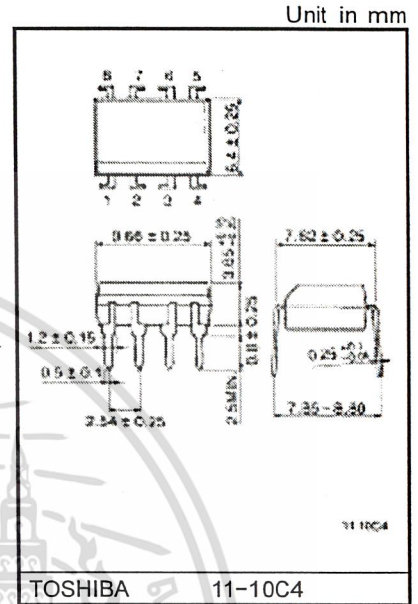
Transistor Inverter
 Inverter For Air Conditionor
 IGBT Gate Drive
 Power MOS FET Gate Drive

The TOSHIBA TLP250 consists of a GaAlAs light emitting diode and a integrated photodetector.
 This unit is 8-lead DIP package.
 TLP250 is suitable for gate driving circuit of IGBT or power MOS FET.

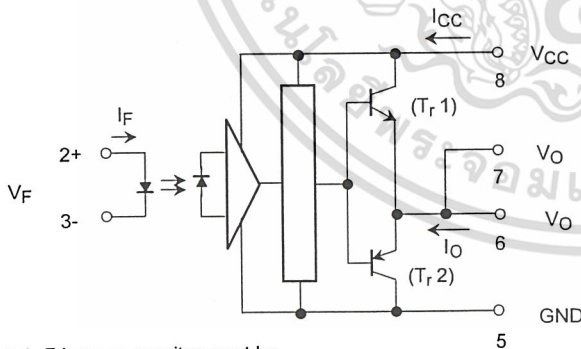
- Input threshold current: $I_F=5\text{mA}(\text{max.})$
- Supply current (I_{CC}): $11\text{mA}(\text{max.})$
- Supply voltage (V_{CC}): $10\text{--}35\text{V}$
- Output current (I_O): $\pm 1.5\text{A}(\text{max.})$
- Switching time (t_{pLH}/t_{pHL}): $1.5\mu\text{s}(\text{max.})$
- Isolation voltage: $2500\text{V}_{\text{rms}}(\text{min.})$
- UL recognized: UL1577, file No.E67349
- Option (D4) type
 VDE approved: DIN VDE0884/06.92,certificate No.76823
 Maximum operating insulation voltage: 630V_{PK}
 Highest permissible over voltage: 4000V_{PK}

(Note) When a VDE0884 approved type is needed, please designate the "option (D4)"

- Creepage distance: $6.4\text{mm}(\text{min.})$
 Clearance: $6.4\text{mm}(\text{min.})$

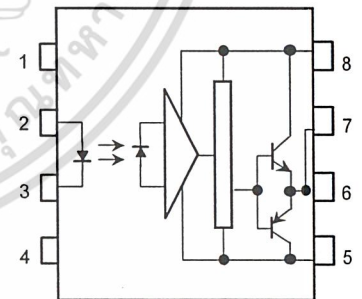


Schematic



A $0.1\mu\text{F}$ bypass capacitor must be connected between pin 8 and 5 (See Note 5).

Pin Configuration (top view)



- 1 : N.C.
- 2 : Anode
- 3 : Cathode
- 4 : N.C.
- 5 : GND
- 6 : V_O (Output)
- 7 : V_O
- 8 : V_{CC}

Truth Table

		Tr1	Tr2
Input LED	On	On	Off
	Off	Off	On

Absolute Maximum Ratings (Ta = 25°C)

Characteristic		Symbol	Rating	Unit	
LED	Forward current	I _F	20	mA	
	Forward current derating (Ta ≥ 70°C)	ΔI _F / ΔTa	-0.36	mA / °C	
	Peak transient forward current (Note 1)	I _{FPT}	1	A	
	Reverse voltage	V _R	5	V	
	Junction temperature	T _j	125	°C	
Detector	"H" peak output current (P _W ≤ 2.5μs, f ≤ 15kHz) (Note 2)	I _{OPH}	-1.5	A	
	"L" peak output current (P _W ≤ 2.5μs, f ≤ 15kHz) (Note 2)	I _{OPL}	+1.5	A	
	Output voltage	V _O	(Ta ≤ 70°C)	35	V
			(Ta = 85°C)	24	
	Supply voltage	V _{CC}	(Ta ≤ 70°C)	35	V
			(Ta = 85°C)	24	
	Output voltage derating (Ta ≥ 70°C)	ΔV _O / ΔTa	-0.73	V / °C	
	Supply voltage derating (Ta ≥ 70°C)	ΔV _{CC} / ΔTa	-0.73	V / °C	
	Junction temperature	T _j	125	°C	
	Operating frequency (Note 3)	f	25	kHz	
Operating temperature range	T _{opr}	-20~85	°C		
Storage temperature range	T _{stg}	-55~125	°C		
Lead soldering temperature (10 s) (Note 4)	T _{sol}	260	°C		
Isolation voltage (AC, 1 min., R.H. ≤ 60%) (Note 5)	BV _S	2500	V _{rms}		

Note 1: Pulse width P_W ≤ 1μs, 300pps

Note 2: Exponential waveform

Note 3: Exponential waveform, I_{OPH} ≤ -1.0A (≤ 2.5μs), I_{OPL} ≤ +1.0A (≤ 2.5μs)

Note 4: It is 2 mm or more from a lead root.

Note 5: Device considered a two terminal device: Pins 1, 2, 3 and 4 shorted together, and pins 5, 6, 7 and 8 shorted together.

Note 6: A ceramic capacitor(0.1μF) should be connected from pin 8 to pin 5 to stabilize the operation of the high gain linear amplifier. Failure to provide the bypassing may impair the switching property. The total lead length between capacitor and coupler should not exceed 1cm.

Recommended Operating Conditions

Characteristic	Symbol	Min.	Typ.	Max.	Unit
Input current, on (Note 7)	I _{F(ON)}	7	8	10	mA
Input voltage, off	V _{F(OFF)}	0	—	0.8	V
Supply voltage	V _{CC}	15	—	30 20	V
Peak output current	I _{OPH} /I _{OPL}	—	—	±0.5	A
Operating temperature	T _{opr}	-20	25	70 85	°C

Note 7: Input signal rise time (fall time) < 0.5 μs.

Electrical Characteristics (Ta = -20~70°C, unless otherwise specified)

Characteristic		Symbol	Test Circuit	Test Condition	Min.	Typ.*	Max.	Unit
Input forward voltage		V _F	—	I _F = 10 mA, Ta = 25°C		1.6	1.8	V
Temperature coefficient of forward voltage		ΔV _F / ΔTa	—	I _F = 10 mA	—	-2.0	—	mV / °C
Input reverse current		I _R	—	V _R = 5V, Ta = 25°C		—	10	μA
Input capacitance		C _T	—	V = 0, f = 1MHz, Ta = 25°C	—	45	250	pF
Output current	"H" level	I _{OPH}	3	V _{CC} = 30V (*1) I _F = 10 mA, V ₈₋₆ = 4V I _F = 0, V ₆₋₅ = 2.5V	-0.5	-1.5	—	A
	"L" level	I _{OPL}	2		0.5	2	—	
Output voltage	"H" level	V _{OH}	4	V _{CC1} = +15V, V _{EE1} = -15V, R _L = 200Ω, I _F = 5mA	11	12.8	—	V
	"L" level	V _{OL}	5	V _{CC1} = +15V, V _{EE1} = -15V, R _L = 200Ω, V _F = 0.8V	—	-14.2	-12.5	
Supply current	"H" level	I _{CCH}	—	V _{CC} = 30V, I _F = 10mA, Ta = 25°C	—	7	—	mA
				V _{CC} = 30V, I _F = 10mA	—	—	11	
	"L" level	I _{CCL}	—	V _{CC} = 30V, I _F = 0mA, Ta = 25°C	—	7.5	—	
				V _{CC} = 30V, I _F = 0mA	—	—	11	
Threshold input current	"Output L→H"	I _{FLH}	—	V _{CC1} = +15V, V _{EE1} = -15V, R _L = 200Ω, V _O > 0V	—	1.2	5	mA
Threshold input voltage	"Output H→L"	I _{FHL}	—	V _{CC1} = +15V, V _{EE1} = -15V, R _L = 200Ω, V _O < 0V	0.8	—	—	V
Supply voltage		V _{CC}	—		10	—	35	V
Capacitance (input-output)		C _S	—	V _S = 0, f = 1MHz, Ta = 25°C	—	1.0	2.0	pF
Resistance(input-output)		R _S	—	V _S = 500V, Ta = 25°C, R.H. ≤ 60%	1×10 ¹²	10 ¹⁴	—	Ω

* All typical values are at Ta = 25°C (*1): Duration of I_O time ≤ 50μs

Switching Characteristics (Ta = -20~70°C , unless otherwise specified)

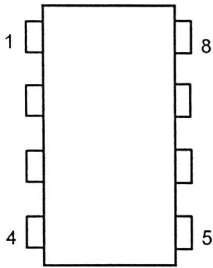
Characteristic	Symbol	Test Circuit	Test Condition	Min.	Typ.*	Max.	Unit
Propagation delay time	L→H	t _{pLH}	I _F = 8mA (Note 7) V _{CC1} = +15V, V _{EE1} = -15V R _L = 200Ω	—	0.15	0.5	μs
	H→L	t _{pHL}		—	0.15	0.5	
Output rise time	t _r	6		—	—	—	
Output fall time	t _f			—	—	—	
Common mode transient immunity at high level output	C _{MH}	7	V _{CM} = 600V, I _F = 8mA V _{CC} = 30V, Ta = 25°C	-5000	—	—	V/μs
Common mode transient immunity at low level output	C _{M L}	7	V _{CM} = 600V, I _F = 0mA V _{CC} = 30V, Ta = 25°C	5000	—	—	V/μs

* All typical values are at Ta = 25°C

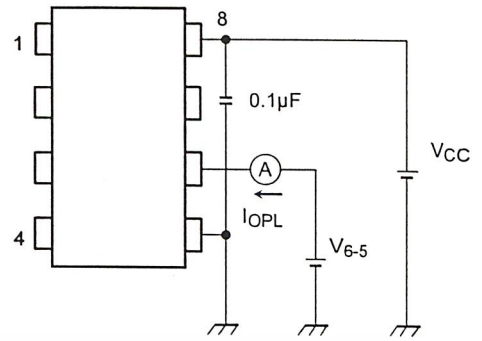
Note 7: Input signal rise time (fall time) < 0.5 μs.



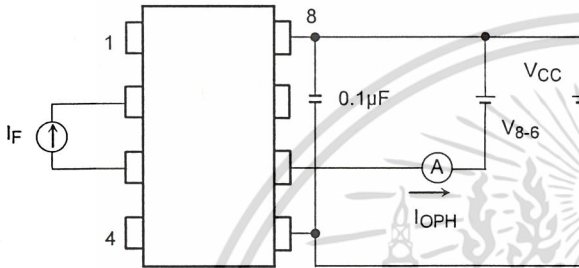
Test Circuit 1 :



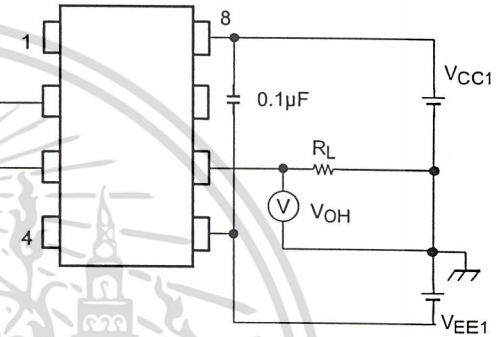
Test Circuit 2 : IOPL



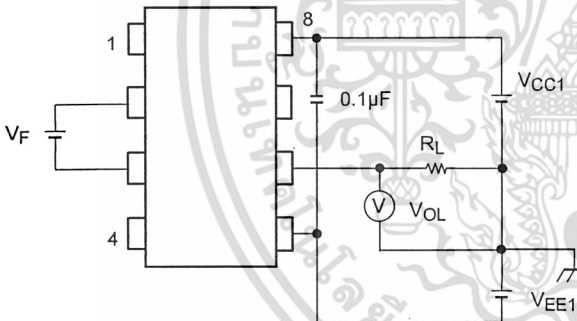
Test Circuit 3 : IOPH



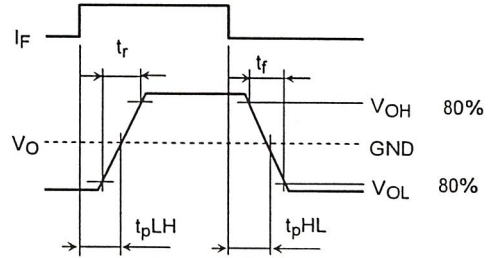
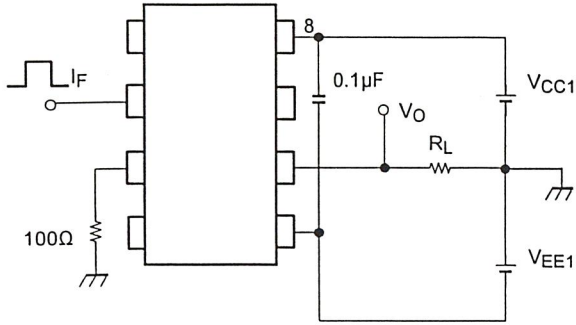
Test Circuit 4 : VOH



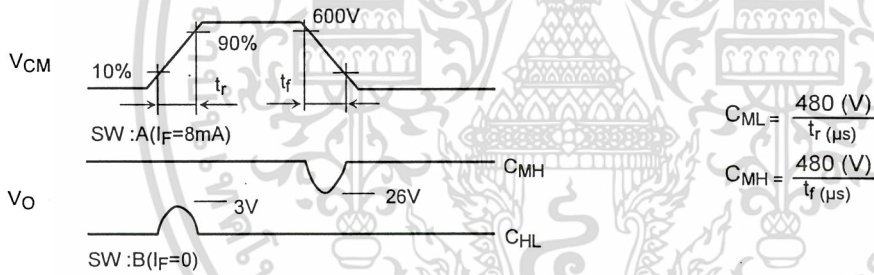
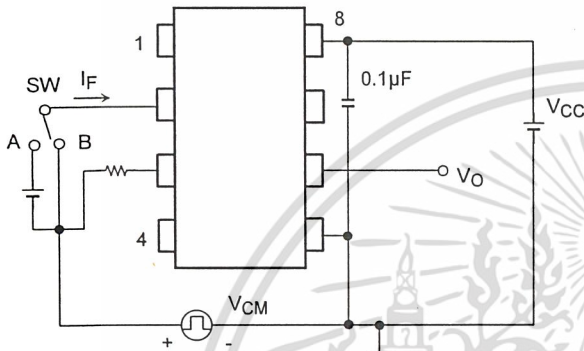
Test Circuit 5 : VOL



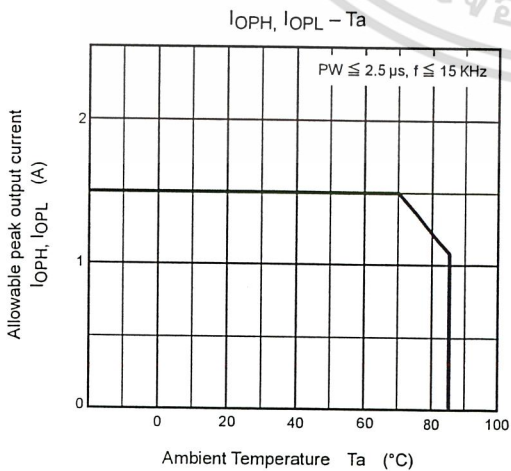
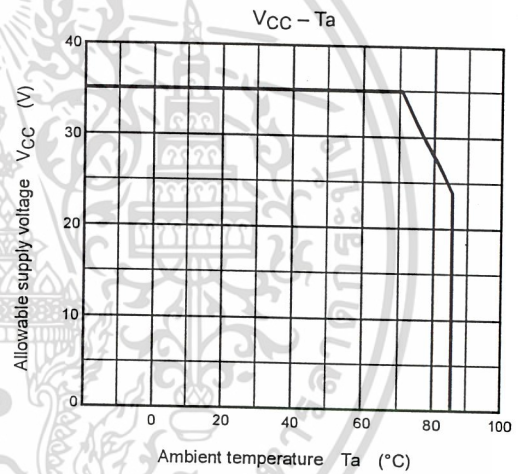
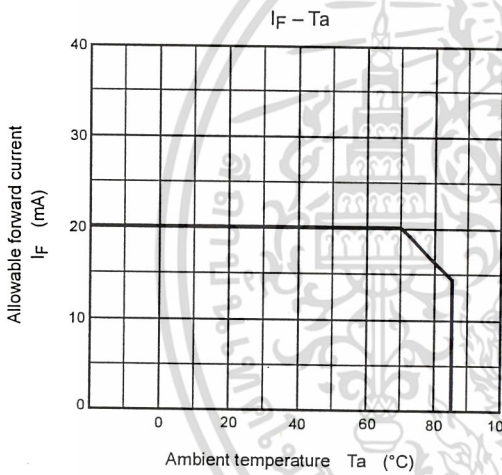
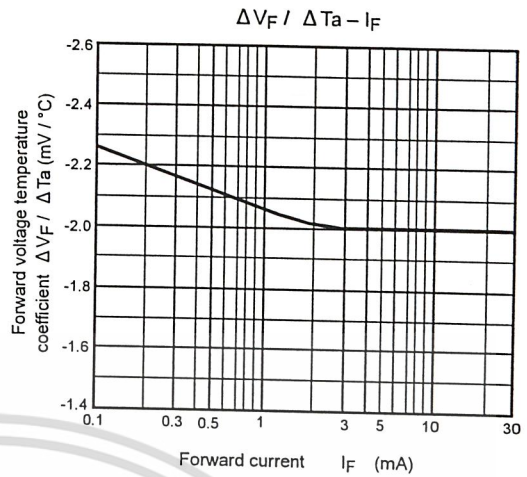
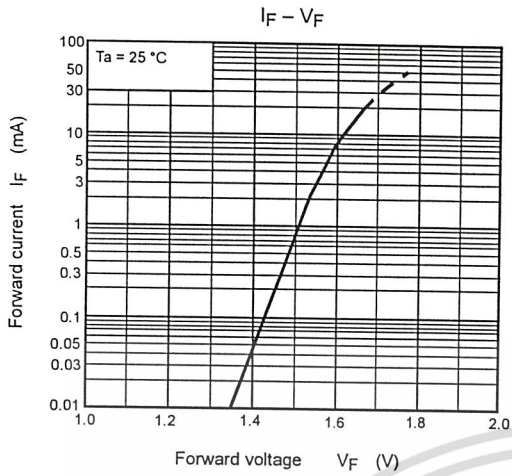
Test Circuit 6: t_{pLH} , t_{pHL} , t_r , t_f



Test Circuit 7: C_{MH} , C_{ML}

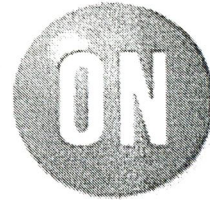


$C_{ML}(C_{MH})$ is the maximum rate of rise (fall) of the common mode voltage that can be sustained with the output voltage in the low (high) state.



TL494, NCV494

SWITCHMODE™ Pulse Width Modulation Control Circuit



ON Semiconductor®

http://onsemi.com

The TL494 is a fixed frequency, pulse width modulation control circuit designed primarily for SWITCHMODE power supply control.

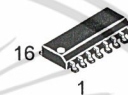
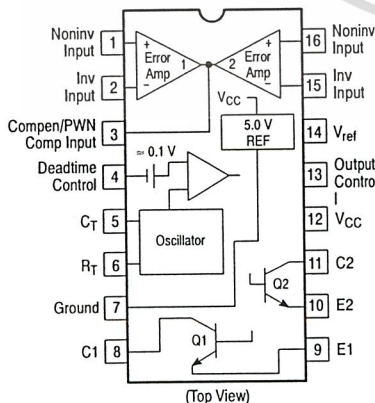
- Complete Pulse Width Modulation Control Circuitry
- On-Chip Oscillator with Master or Slave Operation
- On-Chip Error Amplifiers
- On-Chip 5.0 V Reference
- Adjustable Deadtime Control
- Uncommitted Output Transistors Rated to 500 mA Source or Sink
- Output Control for Push-Pull or Single-Ended Operation
- Undervoltage Lockout
- NCV Prefix for Automotive and Other Applications Requiring Site and Control Changes

MAXIMUM RATINGS (Full operating ambient temperature range applies, unless otherwise noted.)

Rating	Symbol	Value	Unit
Power Supply Voltage	V _{CC}	42	V
Collector Output Voltage	V _{C1} , V _{C2}	42	V
Collector Output Current (Each transistor) (Note 1)	I _{C1} , I _{C2}	500	mA
Amplifier Input Voltage Range	V _{IR}	-0.3 to +42	V
Power Dissipation @ T _A ≤ 45°C	P _D	1000	mW
Thermal Resistance, Junction-to-Ambient	R _{θJA}	80	°C/W
Operating Junction Temperature	T _J	125	°C
Storage Temperature Range	T _{stg}	-55 to +125	°C
Operating Ambient Temperature Range TL494B TL494C TL494I NCV494B	T _A	-40 to +125 0 to +70 -40 to +85 -40 to +125	°C
Derating Ambient Temperature	T _A	45	°C

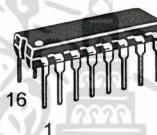
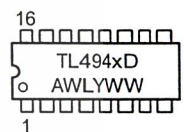
1. Maximum thermal limits must be observed.

PIN CONNECTIONS

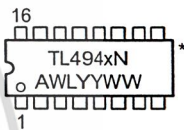


SO-16
D SUFFIX
CASE 751B

MARKING DIAGRAMS



PDIP-16
N SUFFIX
CASE 648



x = B, C or I
A = Assembly Location
WL, L = Wafer Lot
YY, Y = Year
WW, W = Work Week

*This marking diagram also applies to NCV494.

ORDERING INFORMATION

Device	Package	Shipping†
TL494BD	SO-16	48 Units/Rail
TL494BDR2	SO-16	2500 Tape & Reel
TL494CD	SO-16	48 Units/Rail
TL494CDR2	SO-16	2500 Tape & Reel
TL494CN	PDIP-16	25 Units/Rail
TL494IN	PDIP-16	25 Units/Rail
NCV494BDR2*	SO-16	2500 Tape & Reel

†For information on tape and reel specifications, including part orientation and tape sizes, please refer to our Tape and Reel Packaging Specification Brochure, BRD8011/D.

*NCV494: T_{low} = -40°C, T_{high} = +125°C. Guaranteed by design. NCV prefix is for automotive and other applications requiring site and change control.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494, NCV494

RECOMMENDED OPERATING CONDITIONS

Characteristics	Symbol	Min	Typ	Max	Unit
Power Supply Voltage	V_{CC}	7.0	15	40	V
Collector Output Voltage	V_{C1}, V_{C2}	-	30	40	V
Collector Output Current (Each transistor)	I_{C1}, I_{C2}	-	-	200	mA
Amplified Input Voltage	V_{in}	-0.3	-	$V_{CC} - 2.0$	V
Current Into Feedback Terminal	I_{fb}	-	-	0.3	mA
Reference Output Current	I_{ref}	-	-	10	mA
Timing Resistor	R_T	1.8	30	500	k Ω
Timing Capacitor	C_T	0.0047	0.001	10	μ F
Oscillator Frequency	f_{osc}	1.0	40	200	kHz

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15$ V, $C_T = 0.01$ μ F, $R_T = 12$ k Ω , unless otherwise noted.)

For typical values $T_A = 25^\circ\text{C}$, for min/max values T_A is the operating ambient temperature range that applies, unless otherwise noted.

Characteristics	Symbol	Min	Typ	Max	Unit
-----------------	--------	-----	-----	-----	------

REFERENCE SECTION

Reference Voltage ($I_O = 1.0$ mA)	V_{ref}	4.75	5.0	5.25	V
Line Regulation ($V_{CC} = 7.0$ V to 40 V)	Reg_{line}	-	2.0	25	mV
Load Regulation ($I_O = 1.0$ mA to 10 mA)	Reg_{load}	-	3.0	15	mV
Short Circuit Output Current ($V_{ref} = 0$ V)	I_{SC}	15	35	75	mA

OUTPUT SECTION

Collector Off-State Current ($V_{CC} = 40$ V, $V_{CE} = 40$ V)	$I_{C(off)}$	-	2.0	100	μ A
Emitter Off-State Current ($V_{CC} = 40$ V, $V_C = 40$ V, $V_E = 0$ V)	$I_{E(off)}$	-	-	-100	μ A
Collector-Emitter Saturation Voltage (Note 2) Common-Emitter ($V_E = 0$ V, $I_C = 200$ mA) Emitter-Follower ($V_C = 15$ V, $I_E = -200$ mA)	$V_{sat(C)}$ $V_{sat(E)}$	- -	1.1 1.5	1.3 2.5	V
Output Control Pin Current Low State ($V_{OC} \leq 0.4$ V) High State ($V_{OC} = V_{ref}$)	I_{OCL} I_{OCH}	- -	10 0.2	- 3.5	μ A mA
Output Voltage Rise Time Common-Emitter (See Figure 12) Emitter-Follower (See Figure 13)	t_r	- -	100 100	200 200	ns
Output Voltage Fall Time Common-Emitter (See Figure 12) Emitter-Follower (See Figure 13)	t_f	- -	25 40	100 100	ns

2. Low duty cycle pulse techniques are used during test to maintain junction temperature as close to ambient temperature as possible.

TL494, NCV494

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15\text{ V}$, $C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$, unless otherwise noted.)

For typical values $T_A = 25^\circ\text{C}$, for min/max values T_A is the operating ambient temperature range that applies, unless otherwise noted.

Characteristics	Symbol	Min	Typ	Max	Unit
ERROR AMPLIFIER SECTION					
Input Offset Voltage (V_O (Pin 3) = 2.5 V)	V_{IO}	-	2.0	10	mV
Input Offset Current (V_O (Pin 3) = 2.5 V)	I_{IO}	-	5.0	250	nA
Input Bias Current (V_O (Pin 3) = 2.5 V)	I_{IB}	-	-0.1	-1.0	μA
Input Common Mode Voltage Range ($V_{CC} = 40\ \text{V}$, $T_A = 25^\circ\text{C}$)	V_{ICR}	-0.3 to $V_{CC}-2.0$			V
Open Loop Voltage Gain ($\Delta V_O = 3.0\ \text{V}$, $V_O = 0.5\ \text{V}$ to $3.5\ \text{V}$, $R_L = 2.0\ \text{k}\Omega$)	A_{VOL}	70	95	-	dB
Unity-Gain Crossover Frequency ($V_O = 0.5\ \text{V}$ to $3.5\ \text{V}$, $R_L = 2.0\ \text{k}\Omega$)	f_{c-}	-	350	-	kHz
Phase Margin at Unity-Gain ($V_O = 0.5\ \text{V}$ to $3.5\ \text{V}$, $R_L = 2.0\ \text{k}\Omega$)	ϕ_m	-	65	-	deg.
Common Mode Rejection Ratio ($V_{CC} = 40\ \text{V}$)	CMRR	65	90	-	dB
Power Supply Rejection Ratio ($\Delta V_{CC} = 33\ \text{V}$, $V_O = 2.5\ \text{V}$, $R_L = 2.0\ \text{k}\Omega$)	PSRR	-	100	-	dB
Output Sink Current (V_O (Pin 3) = 0.7 V)	I_{O-}	0.3	0.7	-	mA
Output Source Current (V_O (Pin 3) = 3.5 V)	I_{O+}	2.0	-4.0	-	mA

PWM COMPARATOR SECTION (Test Circuit Figure 11)

Input Threshold Voltage (Zero Duty Cycle)	V_{TH}	-	2.5	4.5	V
Input Sink Current ($V_{Pin 3} = 0.7\ \text{V}$)	I_{I-}	0.3	0.7	-	mA

DEADTIME CONTROL SECTION (Test Circuit Figure 11)

Input Bias Current (Pin 4) ($V_{Pin 4} = 0\ \text{V}$ to $5.25\ \text{V}$)	$I_{IB} (DT)$	-	-2.0	-10	μA
Maximum Duty Cycle, Each Output, Push-Pull Mode ($V_{Pin 4} = 0\ \text{V}$, $C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$) ($V_{Pin 4} = 0\ \text{V}$, $C_T = 0.001\ \mu\text{F}$, $R_T = 30\ \text{k}\Omega$)	DC_{max}	45 -	48 45	50 50	%
Input Threshold Voltage (Pin 4) (Zero Duty Cycle) (Maximum Duty Cycle)	V_{th}	- 0	2.8 -	3.3 -	V

OSCILLATOR SECTION

Frequency ($C_T = 0.001\ \mu\text{F}$, $R_T = 30\ \text{k}\Omega$)	f_{osc}	-	40	-	kHz
Standard Deviation of Frequency* ($C_T = 0.001\ \mu\text{F}$, $R_T = 30\ \text{k}\Omega$)	$\sigma_{f_{osc}}$	-	3.0	-	%
Frequency Change with Voltage ($V_{CC} = 7.0\ \text{V}$ to $40\ \text{V}$, $T_A = 25^\circ\text{C}$)	$\Delta f_{osc} (\Delta V)$	-	0.1	-	%
Frequency Change with Temperature ($\Delta T_A = T_{low}$ to T_{high}) ($C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$)	$\Delta f_{osc} (\Delta T)$	-	-	12	%

UNDERVOLTAGE LOCKOUT SECTION

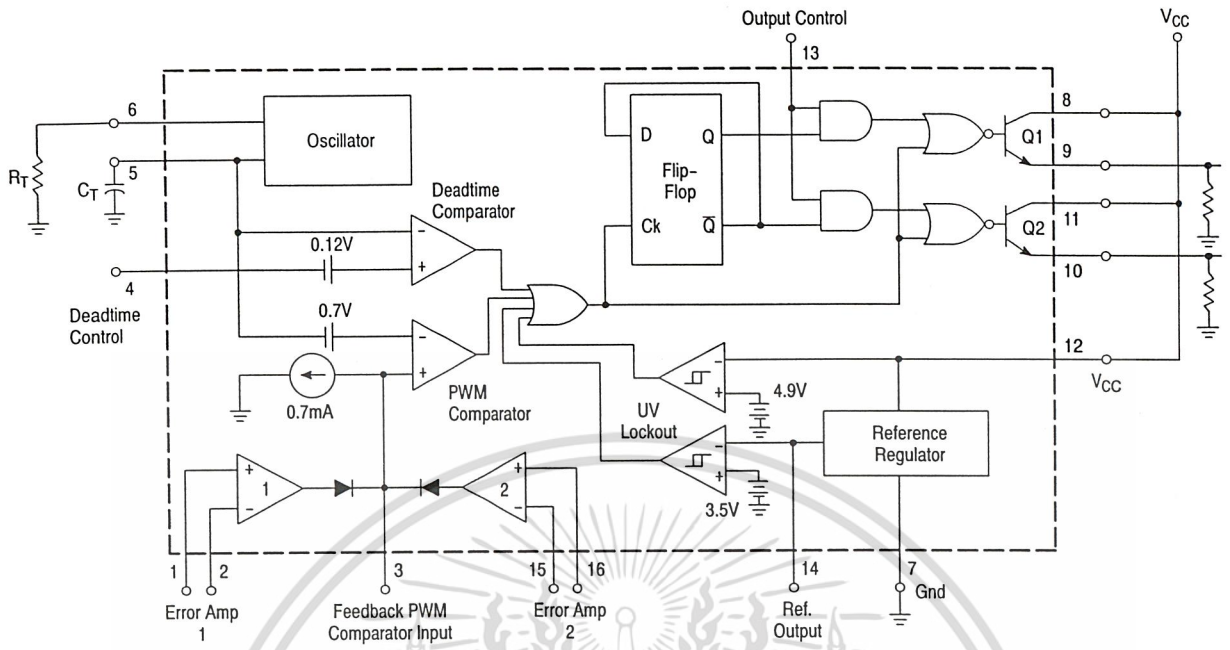
Turn-On Threshold (V_{CC} increasing, $I_{ref} = 1.0\ \text{mA}$)	V_{th}	5.5	6.43	7.0	V
---	----------	-----	------	-----	---

TOTAL DEVICE

Standby Supply Current (Pin 6 at V_{ref} , All other inputs and outputs open) ($V_{CC} = 15\ \text{V}$) ($V_{CC} = 40\ \text{V}$)	I_{CC}	- -	5.5 7.0	10 15	mA
Average Supply Current ($C_T = 0.01\ \mu\text{F}$, $R_T = 12\ \text{k}\Omega$, $V_{(Pin 4)} = 2.0\ \text{V}$) ($V_{CC} = 15\ \text{V}$) (See Figure 12)		-	7.0	-	mA

* Standard deviation is a measure of the statistical distribution about the mean as derived from the formula, $\sigma = \sqrt{\frac{\sum (X_n - \bar{X})^2}{N - 1}}$

TL494, NCV494



This device contains 46 active transistors.

Figure 1. Representative Block Diagram

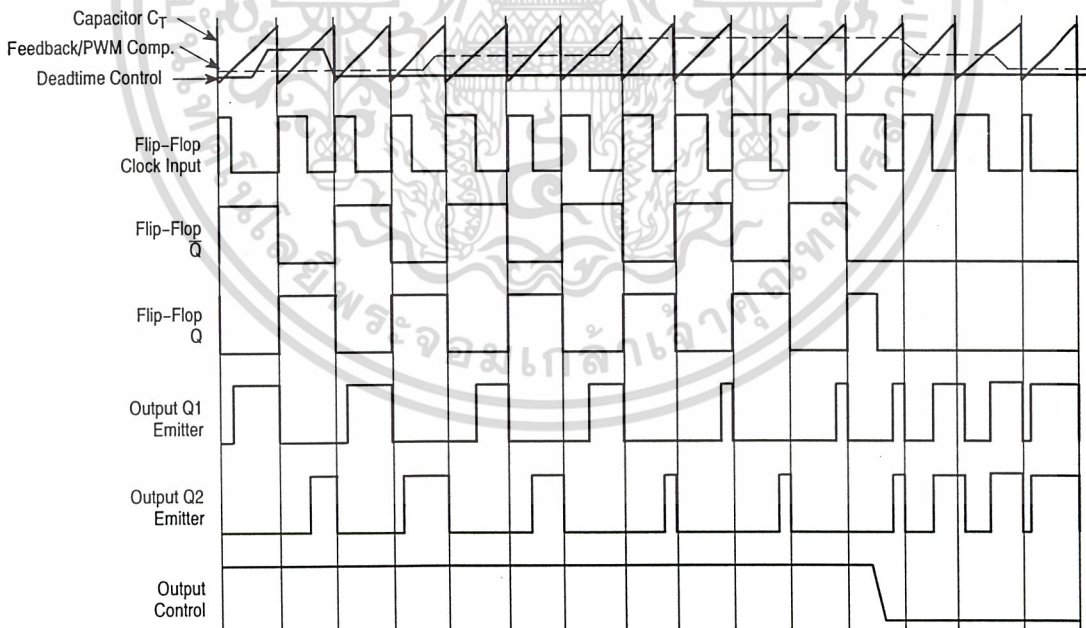


Figure 2. Timing Diagram

TL494, NCV494

APPLICATIONS INFORMATION

Description

The TL494 is a fixed-frequency pulse width modulation control circuit, incorporating the primary building blocks required for the control of a switching power supply. (See Figure 1.) An internal-linear sawtooth oscillator is frequency-programmable by two external components, R_T and C_T . The approximate oscillator frequency is determined by:

$$f_{osc} \approx \frac{1.1}{R_T \cdot C_T}$$

For more information refer to Figure 3.

Output pulse width modulation is accomplished by comparison of the positive sawtooth waveform across capacitor C_T to either of two control signals. The NOR gates, which drive output transistors Q1 and Q2, are enabled only when the flip-flop clock-input line is in its low state. This happens only during that portion of time when the sawtooth voltage is greater than the control signals. Therefore, an increase in control-signal amplitude causes a corresponding linear decrease of output pulse width. (Refer to the Timing Diagram shown in Figure 2.)

The control signals are external inputs that can be fed into the deadtime control, the error amplifier inputs, or the feedback input. The deadtime control comparator has an effective 120 mV input offset which limits the minimum output deadtime to approximately the first 4% of the sawtooth-cycle time. This would result in a maximum duty cycle on a given output of 96% with the output control grounded, and 48% with it connected to the reference line. Additional deadtime may be imposed on the output by setting the deadtime-control input to a fixed voltage, ranging between 0 V to 3.3 V.

Functional Table

Input/Output Controls	Output Function	$\frac{f_{out}}{f_{osc}} =$
Grounded	Single-ended PWM @ Q1 and Q2	1.0
@ V_{ref}	Push-pull Operation	0.5

The pulse width modulator comparator provides a means for the error amplifiers to adjust the output pulse width from the maximum percent on-time, established by the deadtime control input, down to zero, as the voltage at the feedback pin varies from 0.5 V to 3.5 V. Both error amplifiers have a

common mode input range from -0.3 V to $(V_{CC} - 2V)$, and may be used to sense power-supply output voltage and current. The error-amplifier outputs are active high and are ORed together at the noninverting input of the pulse-width modulator comparator. With this configuration, the amplifier that demands minimum output on time, dominates control of the loop.

When capacitor C_T is discharged, a positive pulse is generated on the output of the deadtime comparator, which clocks the pulse-steering flip-flop and inhibits the output transistors, Q1 and Q2. With the output-control connected to the reference line, the pulse-steering flip-flop directs the modulated pulses to each of the two output transistors alternately for push-pull operation. The output frequency is equal to half that of the oscillator. Output drive can also be taken from Q1 or Q2, when single-ended operation with a maximum on-time of less than 50% is required. This is desirable when the output transformer has a ringback winding with a catch diode used for snubbing. When higher output-drive currents are required for single-ended operation, Q1 and Q2 may be connected in parallel, and the output-mode pin must be tied to ground to disable the flip-flop. The output frequency will now be equal to that of the oscillator.

The TL494 has an internal 5.0 V reference capable of sourcing up to 10 mA of load current for external bias circuits. The reference has an internal accuracy of $\pm 5.0\%$ with a typical thermal drift of less than 50 mV over an operating temperature range of 0° to 70°C.

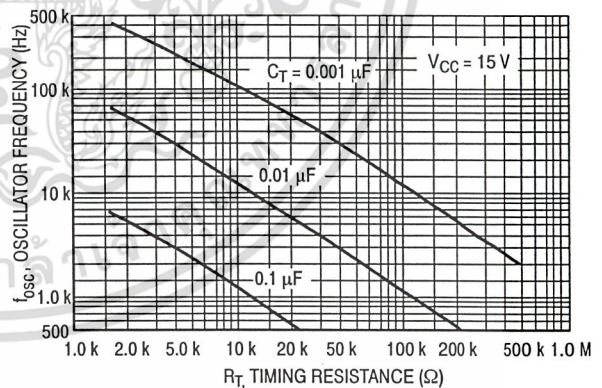


Figure 3. Oscillator Frequency versus Timing Resistance

TL494, NCV494

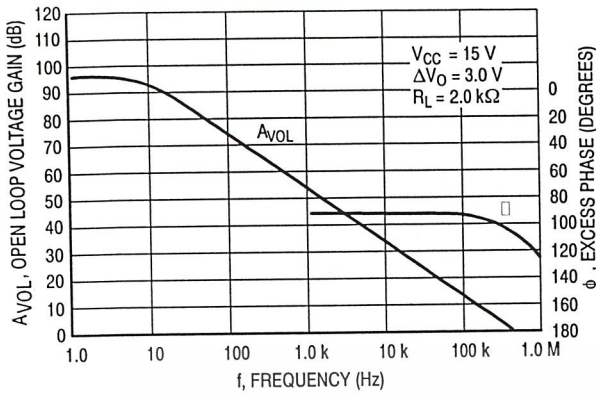


Figure 4. Open Loop Voltage Gain and Phase versus Frequency

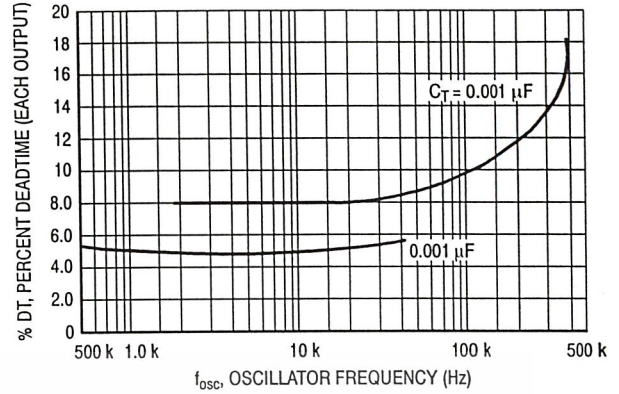


Figure 5. Percent Deadtime versus Oscillator Frequency

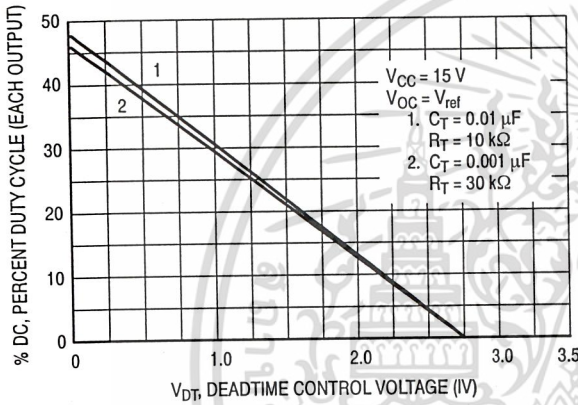


Figure 6. Percent Duty Cycle versus Deadtime Control Voltage

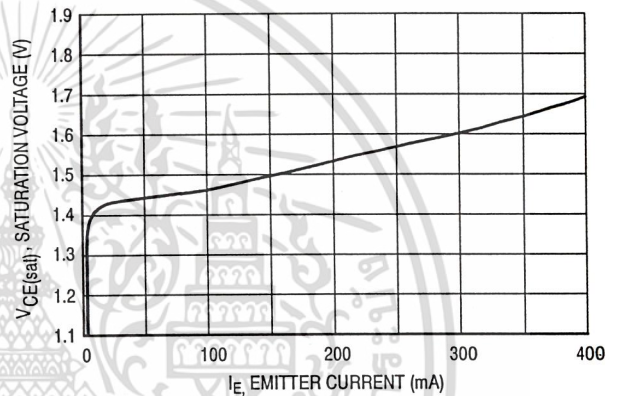


Figure 7. Emitter-Follower Configuration Output Saturation Voltage versus Emitter Current

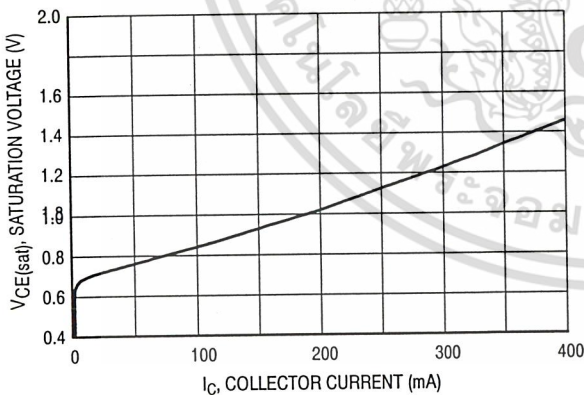


Figure 8. Common-Emitter Configuration Output Saturation Voltage versus Collector Current

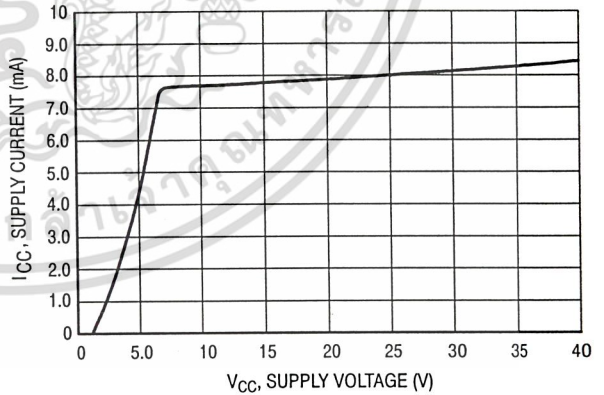


Figure 9. Standby Supply Current versus Supply Voltage

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494, NCV494

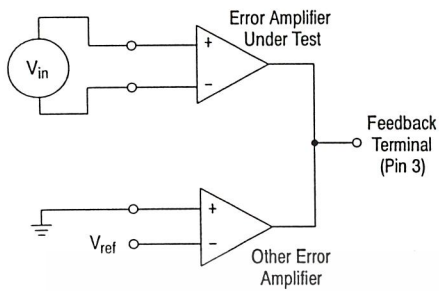


Figure 10. Error-Amplifier Characteristics

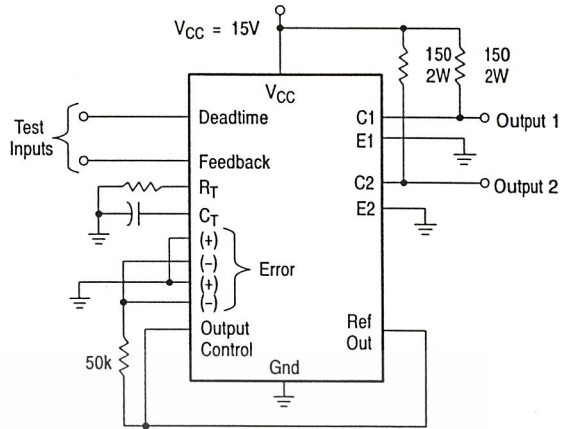


Figure 11. Deadtime and Feedback Control Circuit

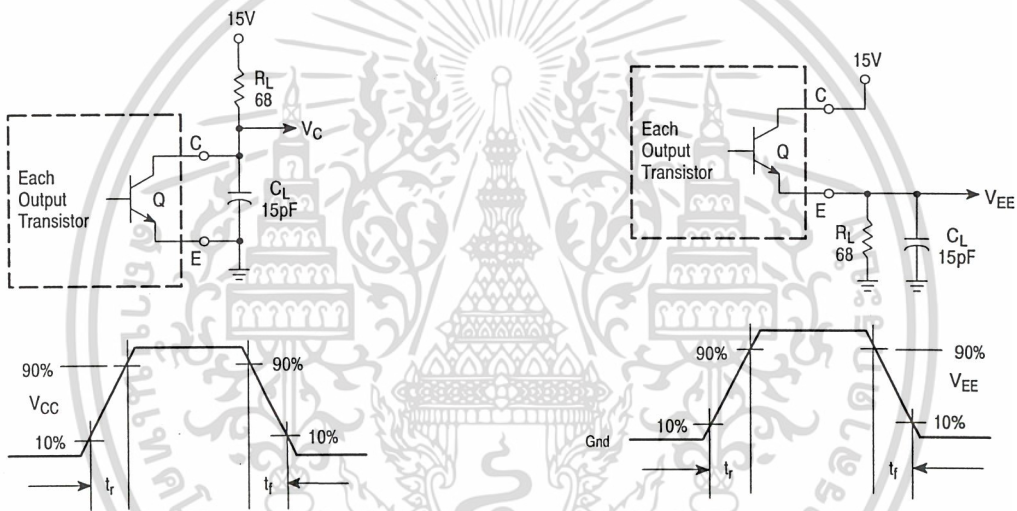


Figure 12. Common-Emitter Configuration Test Circuit and Waveform

Figure 13. Emitter-Follower Configuration Test Circuit and Waveform

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494, NCV494

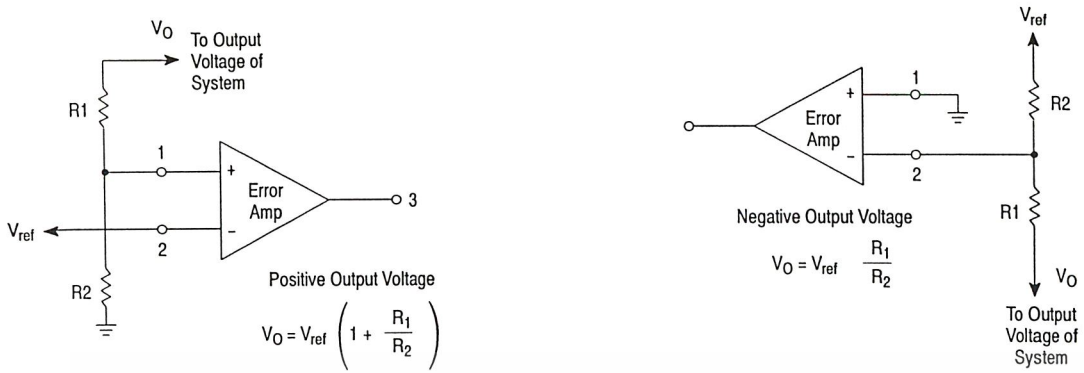


Figure 14. Error-Amplifier Sensing Techniques

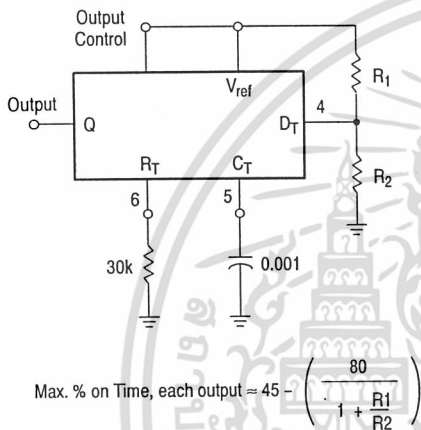


Figure 15. Deadtime Control Circuit

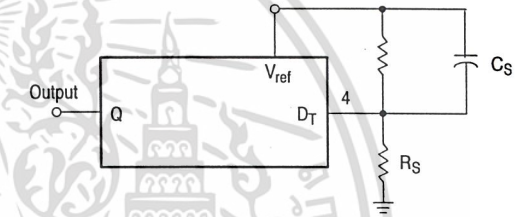


Figure 16. Soft-Start Circuit

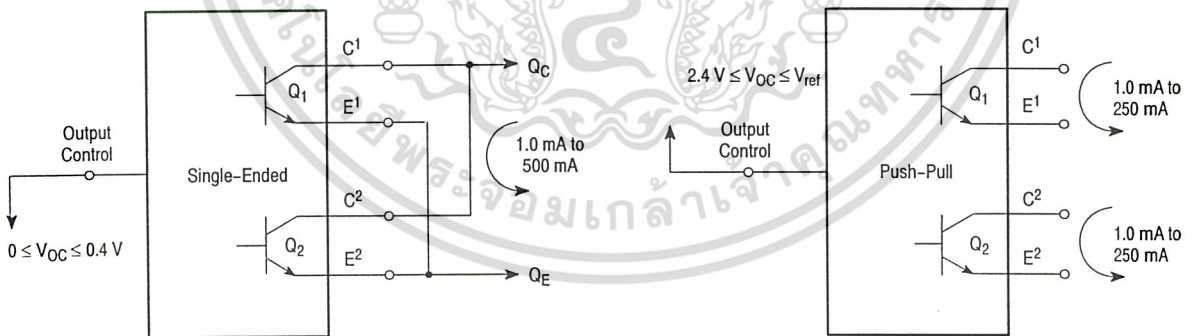


Figure 17. Output Connections for Single-Ended and Push-Pull Configurations

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494, NCV494

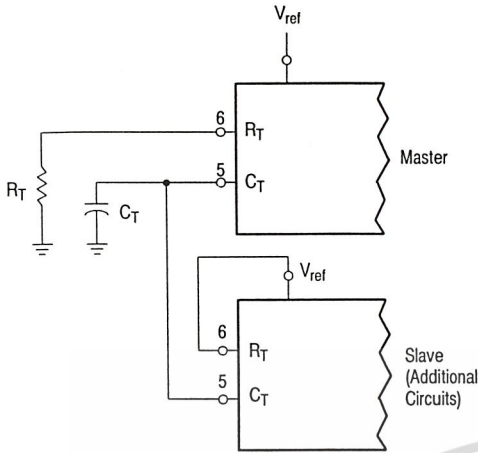


Figure 18. Slaving Two or More Control Circuits

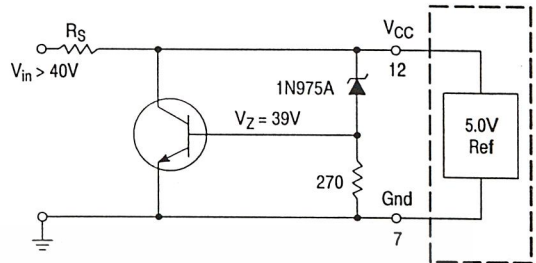


Figure 19. Operation with $V_{in} > 40\text{ V}$ Using External Zener

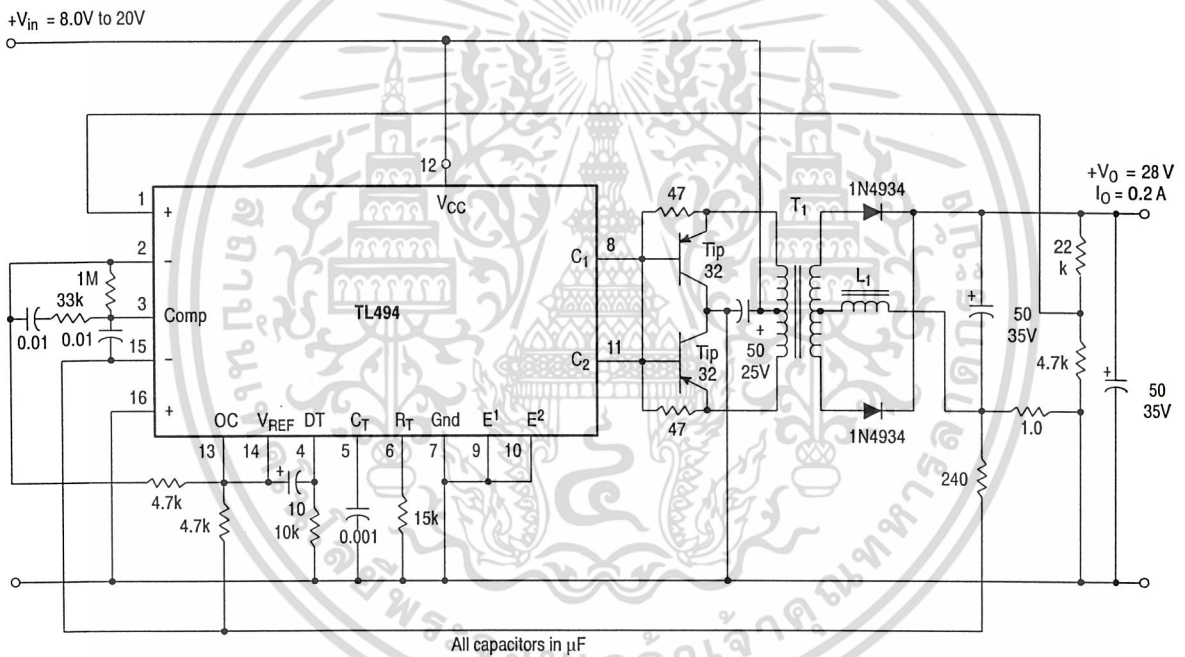


Figure 20. Pulse Width Modulated Push-Pull Converter

Test	Conditions	Results
Line Regulation	$V_{in} = 10\text{ V to } 40\text{ V}$	14 mV 0.28%
Load Regulation	$V_{in} = 28\text{ V}, I_O = 1.0\text{ mA to } 1.0\text{ A}$	3.0 mV 0.06%
Output Ripple	$V_{in} = 28\text{ V}, I_O = 1.0\text{ A}$	65 mV pp P.A.R.D.
Short Circuit Current	$V_{in} = 28\text{ V}, R_L = 0.1\ \Omega$	1.6 A
Efficiency	$V_{in} = 28\text{ V}, I_O = 1.0\text{ A}$	71%

L1 - 3.5 mH @ 0.3 A
 T1 - Primary: 20T C.T. #28 AWG
 Secondary: 120T C.T. #36 AWG
 Core: Ferroxcube 1408P-L00-3CB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494, NCV494

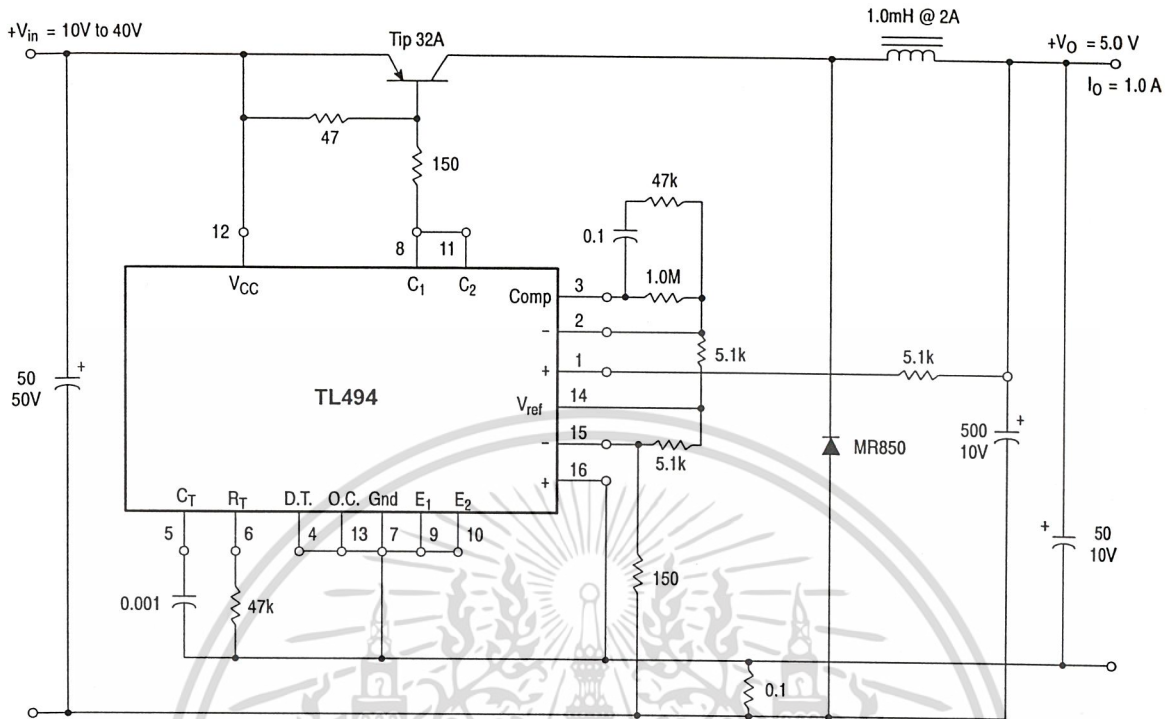


Figure 21. Pulse Width Modulated Step-Down Converter

Test	Conditions	Results
Line Regulation	$V_{in} = 8.0 \text{ V to } 40 \text{ V}$	3.0 mV 0.01%
Load Regulation	$V_{in} = 12.6 \text{ V}, I_O = 0.2 \text{ mA to } 200 \text{ mA}$	5.0 mV 0.02%
Output Ripple	$V_{in} = 12.6 \text{ V}, I_O = 200 \text{ mA}$	40 mV pp P.A.R.D.
Short Circuit Current	$V_{in} = 12.6 \text{ V}, R_L = 0.1 \Omega$	250 mA
Efficiency	$V_{in} = 12.6 \text{ V}, I_O = 200 \text{ mA}$	72%

LF111/LF211/LF311 Voltage Comparators

General Description

The LF111, LF211 and LF311 are FET input voltage comparators that virtually eliminate input current errors. Designed to operate over a 5.0V to $\pm 15V$ range the LF111 can be used in the most critical applications.

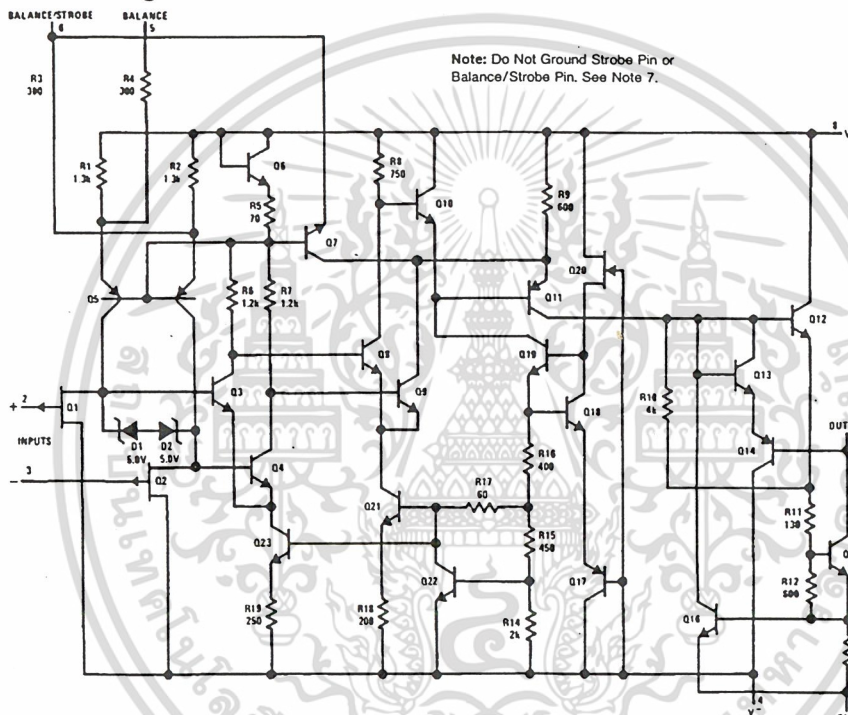
The extremely low input currents of the LF111 allows the use of a simple comparator in applications usually requiring input current buffering. Leakage testing, long time delay circuits, charge measurements, and high source impedance voltage comparisons are easily done.

Further, the LF111 can be used in place of the LM111 eliminating errors due to input currents. See the "application hints" of the LM311 for application help.

Features

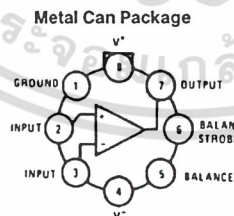
- Eliminates input current errors
- Interchangeable with LM111
- No need for input current buffering

Schematic Diagram



Note: Do Not Ground Strobe Pin or Balance/Strobe Pin. See Note 7.

Connection Diagram



TL/H/5703-1

Order Number LF111H, LF111H-MIL or LF311H
See NS Package Number H08C

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications. (Note 8)

	LF111/LF211	LF311
Total Supply Voltage (V_{B4})	36V	36V
Output to Negative Supply Voltage (V_{74})	50V	40V
Ground to Negative Supply Voltage (V_{14})	30V	30V
Differential Input Voltage	$\pm 30V$	$\pm 30V$
Input Voltage (Note 1)	$\pm 15V$	$\pm 15V$
Power Dissipation (Note 2)	500 mW	500 mW
Output Short Circuit Duration	10 seconds	10 seconds

	LF111/LF211	LF311
Operating Temp. Range	LF111	$-55^{\circ}C$ to $+125^{\circ}C$
	LF211	$-25^{\circ}C$ to $+85^{\circ}C$
	LF311	$0^{\circ}C$ to $+70^{\circ}C$
Storage Temp. Range	$-65^{\circ}C$ to $+150^{\circ}C$	$-65^{\circ}C$ to $+150^{\circ}C$
Lead Temp. (Soldering, 10 seconds)	260°C	260°C
	ESD rating to be determined.	

Electrical Characteristics (LF111/LF211) (Note 3)

Parameter	Conditions	Min	Typ	Max	Units
Input Offset Voltage (Note 4)	$T_A = 25^{\circ}C, R_S \leq 50k$		0.7	4.0	mV
Input Offset Current (Note 4)	$T_A = 25^{\circ}C, V_{CM} = 0$ (Note 6)		5.0	25	pA
Input Bias Current	$T_A = 25^{\circ}C, V_{CM} = 0$ (Note 6)		20	50	pA
Voltage Gain	$T_A = 25^{\circ}C$	40	200		V/mV
Response Time (Note 5)	$T_A = 25^{\circ}C$		200		ns
Saturation Voltage	$V_{IN} \leq -5.0$ mV, $I_{OUT} = 50$ mA, $T_A = 25^{\circ}C$		0.75	1.5	V
Strobe On Current	$T_A = 25^{\circ}C$		3.0		mA
Output Leakage Current	$V_{IN} \leq 5.0$ mV, $V_{OUT} = 35V, T_A = 25^{\circ}C$		0.2	10	nA
Input Offset Voltage (Note 4)	$R_S \leq 50k$			6.0	mV
Input Offset Current (Note 4)	$V_S = \pm 15V, V_{CM} = 0$ (Note 6)		2.0	3.0	nA
Input Bias Current	$V_S = \pm 15V, V_{CM} = 0$ (Note 6)		5.0	7.0	nA
Input Voltage Range		-13.5	± 14	13.0	V
Saturation Voltage	$V^+ \geq 4.5V, V^- = 0$ $V_{IN} \leq -6.0$ mV, $I_{OUT} \leq 8.0$ mA		0.23	0.4	V
Output Leakage Current	$V_{IN} \geq 5.0$ mV, $V_{OUT} = 35V$		0.1	0.5	μA
Positive Supply Current	$T_A = 25^{\circ}C$		5.1	6.0	mA
Negative Supply Current	$T_A = 25^{\circ}C$		4.1	5.0	mA

Note 1: This rating applies for $\pm 15V$ supplies. The positive input voltage limit is 30V above the negative supply. The negative input voltage limit is equal to the negative supply voltage or 30V below the positive supply, whichever is less.

Note 2: The maximum junction temperature of the LF111 is $+150^{\circ}C$, the LF211 is $+110^{\circ}C$ and the LF311 is $+85^{\circ}C$. For operating at elevated temperatures, devices in the H08 package must be derated based on a thermal resistance of $+65^{\circ}C/W$ junction to ambient (in 400 linear feet/min air flow), $+165^{\circ}C/W$ junction to ambient (in static air), or $+20^{\circ}C/W$ junction to case.

Note 3: These specifications apply for $V_S = \pm 15V$, and the Ground pin at ground, and $-55^{\circ}C \leq T_A \leq +125^{\circ}C$ for the LF111, unless otherwise stated. With the LF211, however, all temperature specifications are limited to $-25^{\circ}C \leq T_A \leq +85^{\circ}C$ and for the LF311 $0^{\circ}C \leq T_A \leq +70^{\circ}C$. The offset voltage, offset current and bias current specifications apply for any supply voltage from a single 5.0V supply up to $\pm 15V$ supplies.

Note 4: The offset voltages and offset currents given are the maximum values required to drive the output within a volt of either supply with a 1.0 mA load. Thus, these parameters define an error band and take into account the worst case effects of voltage gain and input impedance.

Note 5: The response time specified (see definitions) is for a 100 mV input step with 5.0 mV overdrive.

Note 6: For input voltages greater than 15V above the negative supply the bias and offset currents will increase—see typical performance curves.

Note 7: This specification gives the current that must be drawn from the strobe pin to ensure the output is properly disabled. Do not short the strobe pin to ground; it should be current driven at 3 to 5 mA.

Note 8: Refer to RETSF111X for LF111H military specifications.

Electrical Characteristics (LF311) (Note 3)

Parameter	Conditions	Min	Typ	Max	Units
Input Offset Voltage (Note 4)	$T_A = 25^\circ\text{C}$, $R_S \leq 50\text{k}$		2.0	10	mV
Input Offset Current (Note 4)	$T_A = 25^\circ\text{C}$, $V_{CM} = 0$ (Note 6)		5.0	75	pA
Input Bias Current	$T_A = 25^\circ\text{C}$, $V_{CM} = 0$ (Note 6)		25	150	pA
Voltage Gain	$T_A = 25^\circ\text{C}$		200		V/mV
Response Time (Note 5)	$T_A = 25^\circ\text{C}$		200		ns
Saturation Voltage	$V_{IN} \leq -10\text{ mV}$, $I_{OUT} \leq 50\text{ mA}$, $T_A = 25^\circ\text{C}$		0.75	1.5	V
Strobe On Current	$T_A = 25^\circ\text{C}$		3.0		mA
Output Leakage Current	$V_{IN} \geq 10\text{ mV}$, $V_{OUT} = 35\text{ V}$, $T_A = 25^\circ\text{C}$		0.2	10	nA
Input Offset Voltage (Note 4)	$R_S \leq 50\text{k}$			15	mV
Input Offset Current (Note 4)	$V_S = \pm 15\text{ V}$, $V_{CM} = 0$ (Note 6)		1.0		nA
Input Bias Current	$V_S = 15\text{ V}$, $V_{CM} = 0$ (Note 6)		3.0		nA
Input Voltage Range			+ 14 - 13.5		V V
Saturation Voltage	$V^+ \geq 4.5\text{ V}$, $V^- = 0$ $V_{IN} \leq -10\text{ mV}$, $I_{OUT} \leq 8.0\text{ mA}$		0.23	0.4	V
Positive Supply Current	$T_A = 25^\circ\text{C}$		5.1	7.5	mA
Negative Supply Current	$T_A = 25^\circ\text{C}$		4.1	5.0	mA

Note 1: This rating applies for $\pm 15\text{ V}$ supplies. The positive input voltage limit is 30V above the negative supply. The negative input voltage limit is equal to the negative supply voltage or 30V below the positive supply, whichever is less.

Note 2: The maximum junction temperature of the LF111 is $+150^\circ\text{C}$, the LF211 is $+110^\circ\text{C}$ and the LF311 is $+85^\circ\text{C}$. For operating at elevated temperatures, devices in the H08 package must be derated based on a thermal resistance of $+165^\circ\text{C/W}$, junction to ambient, or $+20^\circ\text{C/W}$, junction to case.

Note 3: These specifications apply for $V_S = \pm 15\text{ V}$ and $-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$ for the LF111, unless otherwise stated. With the LF211, however, all temperature specifications are limited to $-25^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$ and for the LF311 $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$. The offset voltage, offset current and bias current specifications apply for any supply voltage from a single 5.0 mV supply up to $\pm 15\text{ V}$ supplies.

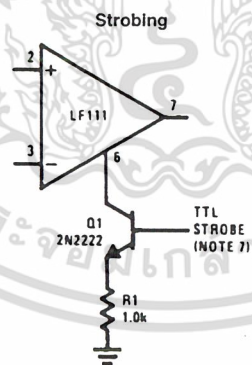
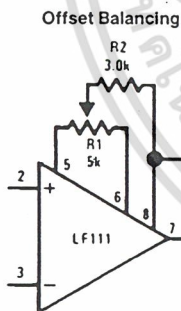
Note 4: The offset voltages and offset currents given are the maximum values required to drive the output within a volt of either supply with a 1.0 mA load. Thus, these parameters define an error band and take into account the worst case effects of voltage gain and input impedance.

Note 5: The response time specified (see definitions) is for a 100 mV input step with 5.0 mV overdrive.

Note 6: For input voltages greater than 15V above the negative supply the bias and offset currents will increase—see typical performance curves.

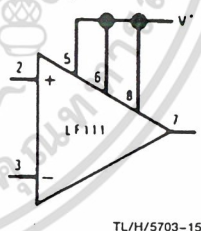
Note 7: This specification gives the current that must be drawn from the strobe pin to ensure the output is properly disabled. Do not short the strobe pin to ground; it should be current driven at 3 to 5 mA.

Auxiliary Circuits



Note: Do Not Ground Strobe Pin.

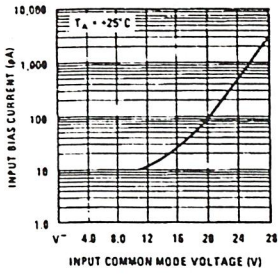
Increasing Input Stage Current*



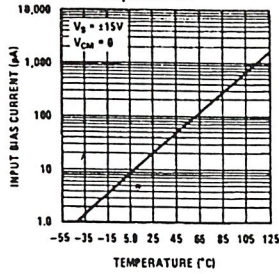
*Increases typical common mode slew from $7.0\text{ V}/\mu\text{s}$ to $18\text{ V}/\mu\text{s}$

Typical Performance Characteristics

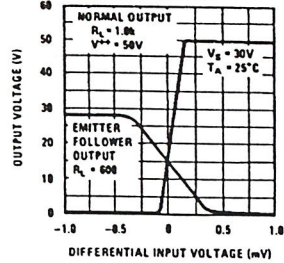
Input Bias Current vs Common Mode



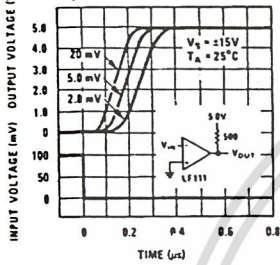
Input Bias Current vs Temperature



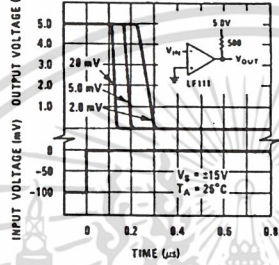
Transfer Function



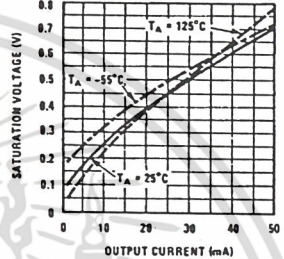
Response Time for Various Input Overdrives



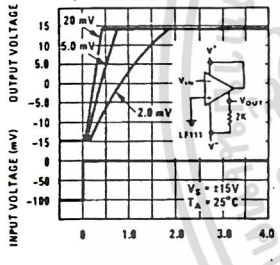
Response Time for Various Input Overdrives



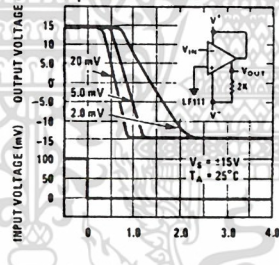
Output Saturation Voltage



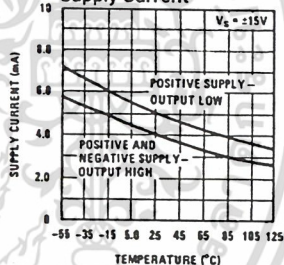
Response Time for Various Input Overdrives



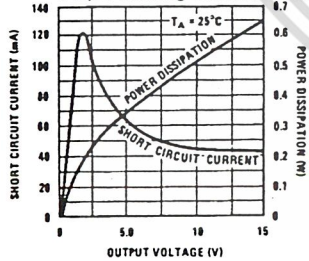
Response Time for Various Input Overdrives



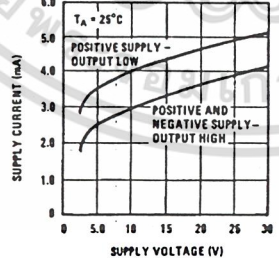
Supply Current



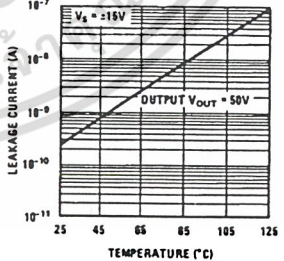
Output Limiting Characteristics



Supply Current



Leakage Currents

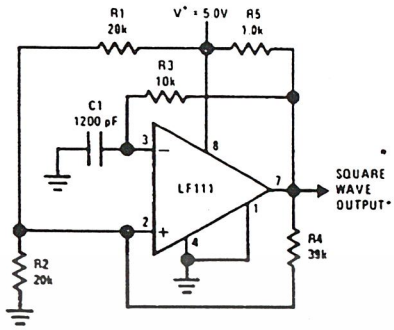


TL/H/5703-4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications

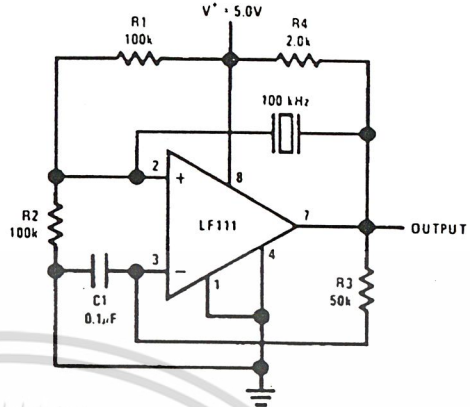
100 kHz Free Running Multivibrator



*TTL or DTL fanout of two.

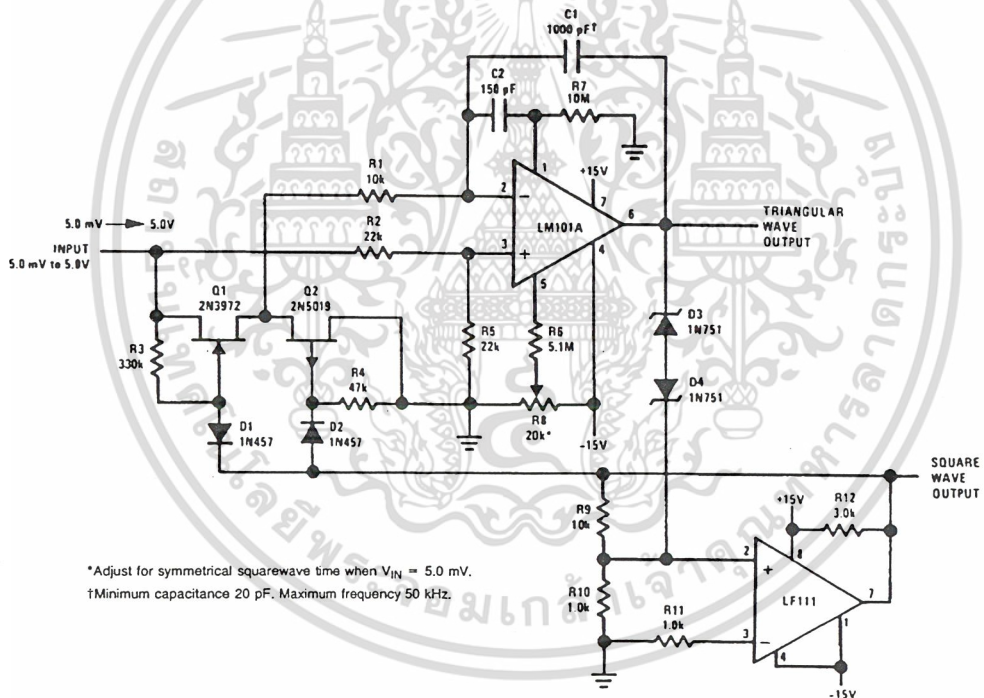
TL/H/5703-7

Crystal Oscillator



TL/H/5703-3

10 Hz to 10 kHz Voltage Controlled Oscillator



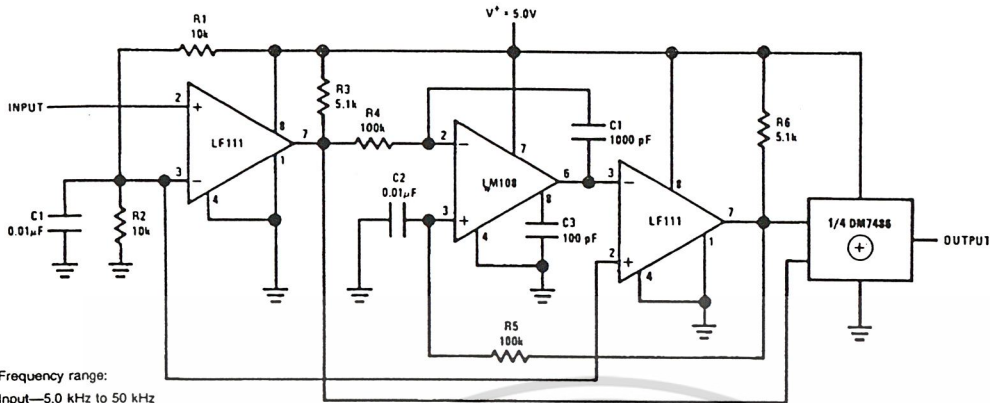
*Adjust for symmetrical squarewave time when $V_{IN} = 5.0$ mV.
†Minimum capacitance 20 pF. Maximum frequency 50 kHz.

TL/H/5703-5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

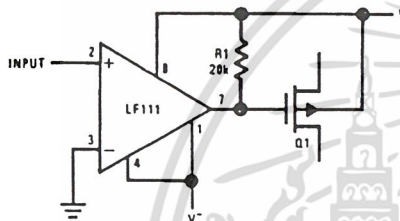
Frequency Doubler



Frequency range:
Input—5.0 kHz to 50 kHz
Output—10 kHz to 100 kHz

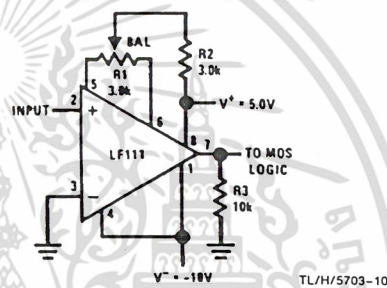
TL/H/5703-8

Zero Crossing Detector Driving MOS Switch



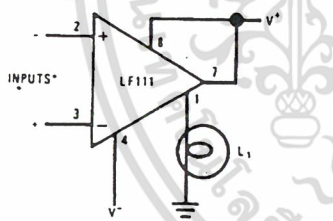
TL/H/5703-9

Zero Crossing Detector Driving MOS Logic



TL/H/5703-10

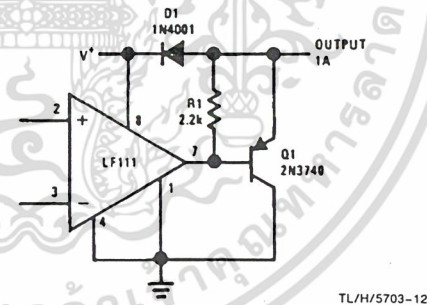
Driving Ground-Referred Load



TL/H/5703-11

*Input polarity is reversed when using pin 1 as output.

Comparator and Solenoid Driver

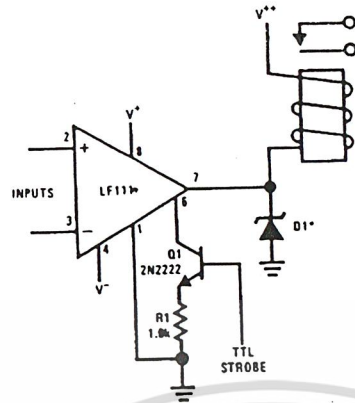


TL/H/5703-12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

Relay Driver with Strobe

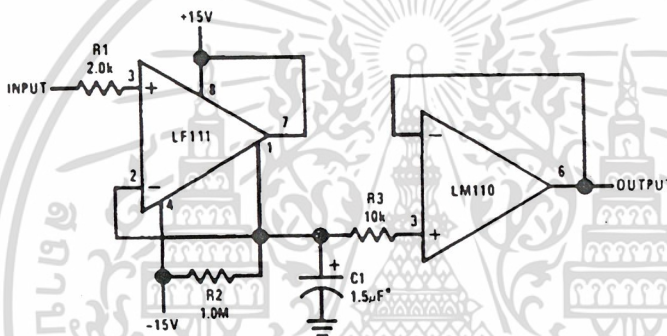


*Absorbs inductive kickback of relay and protects IC from severe voltage transients on V^{+} line.

TL/H/5703-18

Note: Do Not Ground Strobe Pin.

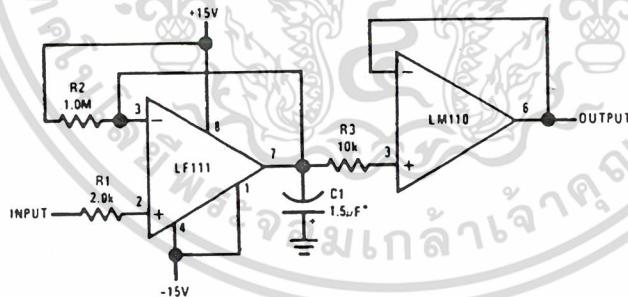
Positive Peak Detector



*Solid tantalum

TL/H/5703-19

Negative Peak Detector



*Solid tantalum

TL/H/5703-20

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้