

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ควบคุมการทำงานของกล้องและการเลือกจอภาพของระบบ TV วงจรปิด

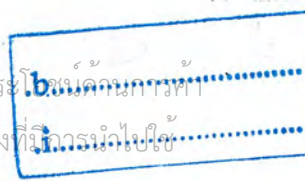
CONTROL CCTV AND SELECT MONITOR



ปริญญาบัตรนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2546

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์อื่นใด
ไม่ว่ากรณีใดๆ ทั้งสิ้น หากมีให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เลขหมู่.....
เลขทะเบียน..... 55452
วัน,เดือน,ปี..... 9 พ.ค. 2548



ควบคุมการทำงานของกล้องและการเลือกจอภาพของระบบ TV วงจรปิด
CONTROL CCTV AND SELECT MONITOR



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2546

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโท ปีการศึกษา 2546

ภาควิชา อิเล็กทรอนิกส์


คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
เรื่อง ควบคุมการทำงานของกล้องและการเลือกจอภาพของระบบ TV วงจรปิด

(Control CCTV and select monitor)

ผู้จัดทำ

1. นางสาวศศิธรดา แสงพารา รหัสประจำตัว 43010425
2. นายสุภณัฐ สุขวานิช รหัสประจำตัว 43010437
3. นายสุชาติพงศ์ คชชน รหัสประจำตัว 43010476




.....อาจารย์ที่ปรึกษา
(ผ.ศ. พงษ์เทพ วัฒนกุล)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ควบคุมการทำงานของกล้องและการเลือกจอภาพของระบบ TV วงจรปิด
(Control CCTV and select monitor)

ผู้จัดทำ

- | | | | |
|------------------|-----------|--------------|----------|
| 1. นางสาวศศิธรดา | แสงพารา | รหัสประจำตัว | 43010425 |
| 2. นายสุภณัฐ | สุยะวานิช | รหัสประจำตัว | 43010437 |
| 3. นายสุชาติพงศ์ | คชาชน | รหัสประจำตัว | 43010476 |

โครงการนี้ได้รับการตรวจสอบแล้ว พร้อมทั้งจะทำการสอบได้



อาจารย์ที่ปรึกษา

(ผ.ศ. พงษ์ภรณ์ ชตุรกุล)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ควบคุมการทำงานของกล้องและการเลือกจอภาพของระบบ TV วงจรปิด

น.ส.ศศิรดา แสงพารา 43010425

นายสุภณัฐ สุยะวานิช 43010437

นายสุชาติพงษ์ คชาชน 43010476

ผ.ศ.พลผดุง ผดุงกุล อาจารย์ที่ปรึกษา
ปีการศึกษา 2546

บทคัดย่อ

โครงการนี้เป็นการศึกษาการควบคุมกล้องโทรทัศน์วงจรปิดโดยผ่านทางสายสัญญาณวิดีโอ (AV Line โดยนำลักษณะของสัญญาณวิดีโอ และการแสดงภาพบนจอโทรทัศน์มาใช้ในการออกแบบโครงการ ซึ่งโครงการนี้มีส่วนประกอบใหญ่ ๆ 2 ส่วน คือ ภาคส่งหรือส่วนควบคุม ซึ่งทำหน้าที่รวมสัญญาณควบคุมเข้ากับสัญญาณวิดีโอและภาครับ ซึ่งทำหน้าที่แปลสัญญาณที่ส่งมาจากภาคส่งเพื่อนำไปควบคุมกล้องโทรทัศน์วงจรปิด หลักการทำงานจะใช้ไมโครคอนโทรลเลอร์เป็นตัวควบคุมการรวมสัญญาณที่ใช้ในการควบคุมกล้อง และแปลสัญญาณที่ส่งมาจากภาคส่งเพื่อนำไปควบคุมกล้องโทรทัศน์วงจรปิด

โครงการนี้ สามารถนำไปเป็นแนวทางในการออกแบบ ตลอดจนเป็นแนวทางในการพัฒนาระบบให้มีประสิทธิภาพที่ดีขึ้น เพื่อนำไปใช้งานจริงได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CONTROL CCTV AND SELECT MONITOR

Miss.Sasirada	Saengpara	43010425
Mr.Supanut	Suyavanit	43010437
Mr.Suchatpong	Kachachon	43010476
Asst.Prof.Pholphadung Phadungkul		Advisor
Education Year 2003		

Abstract

This paper presents a control CCTV through VDO line (AV line). A characteristic of VDO signal and a show of picture on a television screen is used to design project. This project has two components. Two components are

1. Transmitter and controller are to combine control signal and VDO signal.
- 2 Receiver is to translate signal which is transmitted from transmitter.

This signal control CCTV.

A principle of project is use microcontroller control the combine control signal and the translation signal which is transmitted from transmitter. his project can be used to design and develop to higher efficiency for real using.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

โครงการนี้มีอาจสำเร็จลงได้ หากไม่ได้รับความช่วยเหลือจากอาจารย์ที่ปรึกษาคือผู้ช่วยศาสตราจารย์พลผดุง ผดุงกุล รวมถึงอาจารย์ท่านอื่นๆ ในภาควิชาอิเล็กทรอนิกส์ ที่ได้ให้คำแนะนำและช่วยแก้ปัญหาต่างๆ รวมถึงเอื้อเฟื้ออุปกรณ์ในการทำงาน อีกทั้งเพื่อนทุกคนในภาควิชาอิเล็กทรอนิกส์ที่มีได้เอ่ยนาม ณ ที่นี้ ที่ได้ให้ความช่วยเหลือและอำนวยความสะดวก ในการทำงานจนโครงการชิ้นนี้สำเร็จได้ด้วยดี ทางผู้จัดทำขอขอบคุณทุก ๆ ท่านที่มีส่วนเกี่ยวข้องในความสำเร็จครั้งนี้ด้วย

คณะผู้จัดทำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อ	I
ABSTRACT	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญรูปภาพ	VII
สารบัญตาราง	VIII
บทที่ 1 บทนำ	1
บทที่ 2 สัญญาณภาพรวม	3
2.1 สัญญาณภาพขาว – ดำ	3
2.2 สัญญาณแปลงกิ่ง	4
2.3 สัญญาณซิงโครไนซ์	4
2.3.1 ซอร์ซฮอนตอล ซิงโครไนซ์ (Horizontal Synchronize)	4
2.3.2 เวอร์ติคอลล ซิงโครไนซ์ (Vertical Synchronize)	4
2.4 สัญญาณอีควอไลซิง	5
2.5 การสแกนภาพ	6
2.5.1 จำนวนเส้นของโทรทัศน์	7
2.5.2 อัตราการซ้ำของภาพ	7
2.5.3 การสแกนแบบสลับเส้น	8
2.6 สัญญาณภาพสีรวม CVBS	10
2.6.1 สัญญาณแบล็กกิ้ง (B)	10
2.6.2 สัญญาณซิงโครไนซ์ (S)	11
2.6.2.1 สัญญาณซิงโครไนซ์เพื่อการสแกนเส้นแนวนอน (Line Sync)	11
2.6.2.2 สัญญาณซิงโครไนซ์ทางแนวตั้งเพื่อการเปลี่ยนฟิลด์ (Vertical Field Sync)	12
2.6.3 สัญญาณคัลเลอร์เบิร์ต	13
2.6.4 สัญญาณสี (C)	14
2.6.5 สัญญาณภาพ (V)	14

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3 แนวคิดการออกแบบโครงงาน	15
บทที่ 4 โครงสร้างและวงจรภาคส่งสัญญาณ	17
4.1 การทำงานของส่วนมอดิเตอร์	18
4.2 แผนภูมิแสดงโปรแกรมการทำงานส่วนมอดิเตอร์	19
4.3 หน้าที่ของสัญญาณต่างๆในการทำงานของวงจร	20
4.4 วงจรการทำงานส่วนเลือกกล่องและมอดิเตอร์	22
4.5 แผนภูมิแสดงโปรแกรมการทำงานของสวิทช์	24
4.6 อธิบายการทำงานของวงจรภาคส่ง	25
บทที่ 5 โครงสร้างและวงจรภาครับสัญญาณ	27
5.1 ส่วนเปลี่ยนสัญญาณ จาก Serial มาเป็น Parallel	27
5.2 วงจรนับ (COUNTER)	29
5.3 วงจรแยก Sync	30
5.4 วงจร โม โนสเตเบิล	31
5.5 ส่วนของไมโครคอนโทรลเลอร์ (MCH51)	31
5.6 โพลชาร์ตแสดงการทำงานของไมโครคอนโทรลเลอร์ภาครับ	32
5.7 วงจรขับมอเตอร์	35
5.8 อธิบายการทำงานของภาครับสัญญาณ	38
บทที่ 6 วิธีการทดลองและผลการทดลอง	40
บทที่ 7 สรุปและวิจารณ์	52
หนังสืออ้างอิง	53
ภาคผนวก	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

	หน้า
รูปที่ 2.1 แสดงลักษณะของสัญญาณภาพรวมเบื้องต้น	3
รูปที่ 2.2 แสดงสัญญาณภาพรวมที่มีรายละเอียดทุกอย่าง	5
รูปที่ 2.3 แสดงระบบพัลส์ในฟิลด์ของการชิงโคร โนซ์ของระบบโทรทัศน์	6
รูปที่ 2.4 วิธีการส่งภาพโทรทัศน์	7
รูปที่ 2.5 การแบ่งภาพ 1 เฟรม 625 เส้นออกเป็น 2 ฟิลด์ ฟิลด์ละ 312.5 เส้น	8
รูปที่ 2.6 ลำดับการส่งภาพแบบสแกนสลับเส้นฟิลด์ AB 50 ฟิลด์ 25 เฟรมต่อวินาที	9
รูปที่ 2.7 แสดงระดับของสัญญาณ VBS	11
รูปที่ 2.8 รายละเอียดของสัญญาณชิงก์แนวนอน	12
รูปที่ 2.9 แสดงสัญญาณชิงโคร โนซ์ทางแนวตั้งเพื่อการเปลี่ยนฟิลด์	13
รูปที่ 2.10 สัญญาณคัลเลอร์เบิร์ตอยู่บนบ่าหลังของแบดถึงกิ่งทางเส้นแนวนอน	14
รูปที่ 4.1 วงจรภาคส่งสัญญาณ	17
รูปที่ 4.2 แผนภูมิแสดงโปรแกรมการทำงานส่วนมอดิเตอร์	19
รูปที่ 4.3 สัญญาณวีดีโอ	20
รูปที่ 4.4 วงจรสร้างสัญญาณนาฬิกา	21
รูปที่ 4.5 รูปสัญญาณนาฬิกา	22
รูปที่ 4.6 แสดงวงจรตัวหลัก	22
รูปที่ 4.7 แผนภูมิของโปรแกรมแสดงการทำงานของสวิตซ์	24
รูปที่ 5.1 บล็อกไดอะแกรมแสดงการทำงานของภาครับสัญญาณ	27
รูปที่ 5.2 วงจรการเปลี่ยนข้อมูลจาก Serial มาเป็น Parallel	28
รูปที่ 5.3 วงจรนับ	29
รูปที่ 5.4 วงจรแยกชิงค์	30
รูปที่ 5.5 วงจรโมโนสเตเบิล	31
รูปที่ 5.6 แผนภูมิการทำงานของไมโครคอนโทรลเลอร์	32
รูปที่ 5.7 แผนภูมิการทำงานของไมโครคอนโทรลเลอร์	33
รูปที่ 5.8 แผนภูมิการทำงานของไมโครคอนโทรลเลอร์	34
รูปที่ 5.9 แสดงโครงสร้างภายในของ R ภายในมอดิเตอร์	36
รูปที่ 5.10 โครงสร้างควบคุมการหมุนของมอดิเตอร์	36
รูปที่ 5.11 วงจรรวมของการขับมอดิเตอร์โดยที่ $R_s=1\ \Omega$, $R_c=1\ k\Omega$	37

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.12	วงจรถ่ายภาพรับสัญญาณ	39
รูปที่ 6.1	สัญญาณเวอร์คิคอล ชิงโครไนซ์ กับสัญญาณวีดีโอ	40
รูปที่ 6.2	สัญญาณฮอริซอนคอลล ชิงโครไนซ์ กับสัญญาณวีดีโอ	41
รูปที่ 6.3	สัญญาณเบิร์ส	42
รูปที่ 6.4	สัญญาณ โมโนสเตเบิล และสัญญาณเบิร์ส	43
รูปที่ 6.5	สัญญาณ โมโนสเตเบิลเทียบกับสัญญาณวีดีโอ	44
รูปที่ 6.6	สัญญาณ โมโนสเตเบิลและสัญญาณนาฬิกา (Clock) จากเกาท์เตอร์ภาคส่ง	45
รูปที่ 6.7	สัญญาณ โมโนสเตเบิลและสัญญาณนาฬิกา (Clock) จากเกาท์เตอร์ภาครับ	46
รูปที่ 6.8	สัญญาณ Auto เทียบกับสัญญาณนาฬิกา	47
รูปที่ 6.9	สัญญาณ Manual เทียบกับสัญญาณนาฬิกา	48
รูปที่ 6.10	สัญญาณลึ่วขวา เทียบกับสัญญาณนาฬิกา	49
รูปที่ 6.11	สัญญาณลึ่วซ้าย เทียบกับสัญญาณนาฬิกา	50



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

	หน้า
ตารางที่ 4.1 ตารางแสดงข้อมูลคำตั้ง	26
ตารางที่ 5.1 ตารางการควบคุม O(เฟส)	35
ตารางที่ 5.2 ตารางการควบคุมขนาดกระแส	35



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

ในการดูแลความสงบเรียบร้อยและดูแลรักษาความปลอดภัยภายในสถานที่ต่าง ๆ นั้น ปัจจุบันระบบโทรทัศน์วงจรปิดเข้ามามีบทบาทมากแทนการใช้กำลังคน ซึ่งมีความสิ้นเปลืองมากกว่า จะสังเกตได้ว่าปัจจุบันนี้แทบทุกสถานที่ที่มีความเสี่ยงที่จะเกิดอันตราย จะมีกล้องโทรทัศน์วงจรปิดติดตั้งไว้ ทั้งนี้ข้อดีของการใช้กล้องโทรทัศน์วงจรปิดคือ ลดจำนวนคนในการตรวจตรา ใช้คนเพียงแค่นั่งดูภาพจากจอมอนิเตอร์ (Monitor) เท่านั้น อีกทั้งระบบโทรทัศน์วงจรปิดยังสามารถบันทึกภาพได้ด้วยสะดวกในการนำกลับมาดูเมื่อมีปัญหาเกิดขึ้น เป็นการเพิ่มความปลอดภัยในการเฝ้าระวังอีกชั้นหนึ่ง

แต่จะสังเกตได้ว่าระบบโทรทัศน์วงจรปิดที่ทำการติดตั้งในสถานที่ต่าง ๆ นั้น สามารถบันทึกภาพได้เพียงมุมเดียว คือ ตัวกล้องจะถูกติดตั้งอยู่กับที่ ไม่มีระบบควบคุมการหมุนของกล้องที่เราจะเห็นได้จากสถานที่สำคัญ ๆ เท่านั้น อันเนื่องมาจากระบบควบคุมการหมุนของกล้องนั้น จะมีราคาแพงมากเมื่อเทียบกับระบบโทรทัศน์วงจรปิดที่ติดตั้งอยู่กับที่ อีกทั้งถ้าในระบบมีการใช้กล้องหลายตัวเราต้องทำการเพิ่มจอมอนิเตอร์เพื่อดูภาพตามจำนวนกล้องทำให้เป็นการสิ้นเปลือง ถึงแม้จะมีระบบควบคุมได้ แต่ระบบดังกล่าวจะมีความยุ่งยากซับซ้อนในการวางระบบ ในกรณีที่ใช้กล้องหลายตัวจากปัจจัยข้างต้นนั้นเราจะเห็นได้ว่าในปัจจุบันการใช้ระบบโทรทัศน์วงจรปิดนั้น ยังไม่สามารถใช้งานของระบบได้อย่างเต็มประสิทธิภาพเท่าที่ควร ดังนั้นเพื่อให้การใช้ระบบโทรทัศน์วงจรปิดให้ได้เต็มประสิทธิภาพ จึงทำให้เกิดโครงการขึ้นนี้ขึ้นมา

สำหรับโครงการเครื่องควบคุมกล้องโทรทัศน์วงจรปิดโดยผ่านทางสายสัญญาณวีดีโอ ซึ่งได้จัดทำขึ้นมานี้ จะมีราคาต่ำถ้าเทียบกับระบบควบคุมที่มีใช้กันในปัจจุบัน แต่มีประสิทธิภาพทัดเทียมกัน โดยเราสามารถดูภาพจากกล้องวีดีโอหลาย ๆ ตัวผ่านทางจอมอนิเตอร์เพียงตัวเดียว อีกทั้งยังสามารถเลือกควบคุมกล้องตัวใดตัวหนึ่งจากศูนย์ควบคุมได้ตามต้องการ อีกทั้งระบบนี้ยังส่งสัญญาณภาพจากกล้องโดยผ่านทางสายสัญญาณวีดีโอเพียงเส้นเดียว แม้จะใช้กล้องในระบบหลายตัวก็ตาม

ทำให้ลดค่าใช้จ่ายลงมาก ระบบก็ไม่ซับซ้อน ทำการติดตั้งง่าย สามารถนำไปใช้กับระบบโทรทัศน์วงจรปิดที่มีการติดตั้งมุมกล้องตายตัวที่มีอยู่แล้วได้ง่าย เพียงเพิ่มระบบควบคุมเข้าไปที่ตัวกล้อง และห้องควบคุม เราก็สามารถใช้ระบบควบคุมกล้องได้เลย โดยระบบจะทำการรวมสัญญาณควบคุมเข้ากับสัญญาณวีดีโอจากกล้องวีดีโอ แล้วคำสั่งจะถูกแปลรหัสข้อมูลที่ปลายทางเพื่อควบคุมกล้องอีกที โดยระบบนี้จะสามารถปรับปรุงให้เหมาะสำหรับแต่ละพื้นที่ที่นำไปติดตั้ง โดยการแก้ไข

ตัวโปรแกรมควบคุมให้เหมาะสม เหมาะสำหรับสถานที่หรือ โรงงานขนาดใหญ่ที่มีกำลังคนในการดูแลรักษาความปลอดภัยน้อย และต้องการการดูแลอย่างทั่วถึงและมีประสิทธิภาพ

จุดประสงค์

- เพื่อศึกษาลักษณะของสัญญาณวิดีโอและคุณสมบัติของสัญญาณวิดีโอแล้วนำข้อดีหรือคุณสมบัติต่างๆ มาใช้ ให้เหมาะสมกับโครงการที่จัดทำขึ้น
- ศึกษาการแสดงผลภาพของสัญญาณวิดีโอบนจอโทรทัศน์
- ประยุกต์การใช้งานไมโครคอนโทรลเลอร์กับสัญญาณวิดีโอ
- ใช้ระบบโทรทัศน์วงจรปิดที่มีอยู่เดิมให้เกิดประสิทธิภาพสูงสุด



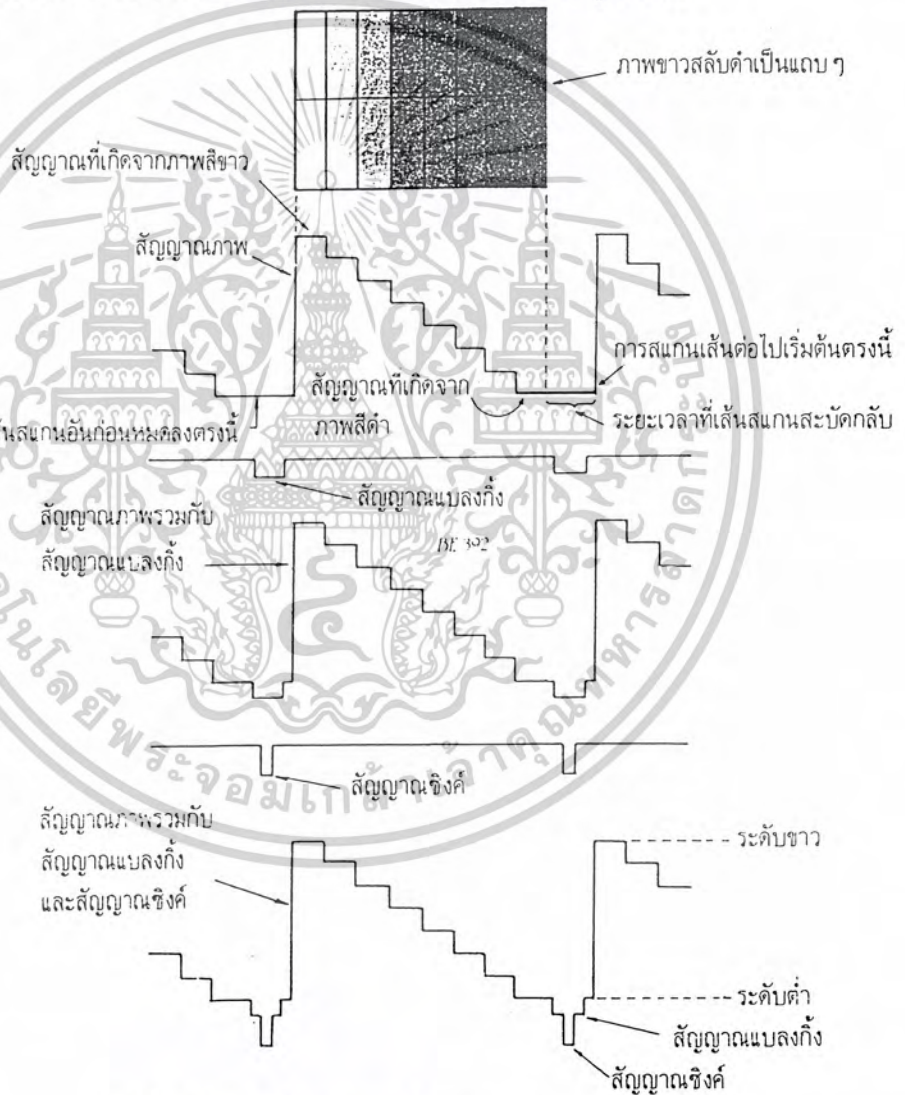
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

สัญญาณภาพรวม

2.1 สัญญาณภาพขาว-ดำ

สัญญาณขาว-ดำ หรือสัญญาณโมโนโครม ภาพที่เป็นสีขาวคือภาพที่มีความสว่างมากที่สุด และภาพที่เป็นสีดำคือภาพที่ไม่มีแสงเลย ภาพจำลองของกรณีนี้ก็คือ แถบภาพที่มีความแตกต่างของระดับขาวดำที่น้อย ซึ่งเราเรียกว่าระดับเกรย์สเกล ดังรูปที่ 2.1



รูปที่ 2.1 แสดงลักษณะของสัญญาณภาพรวมเบื้องต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากภาพที่ 2.1 แสดงให้เห็นระดับของเกรย์สเกล ในกรณีที่ระดับสัญญาณภาพเป็นสัญญาณสีขาวเข้ามา หมายความว่าระดับความแรงของสัญญาณภาพมากที่สุดจึงให้ความส่องสว่างที่หน้าจอสว่างมากที่สุด และเมื่อระดับสัญญาณสีขาวลดลงเป็นสีม่วง เทา และดำ นั้น ระดับสัญญาณจะลดลงมาเรื่อยๆ นั่นหมายความว่าเมื่อสัญญาณมีความแรงน้อยลง ความส่องสว่างจะน้อยลงตามไปด้วย

2.2 สัญญาณแบลนกกิ่ง

เมื่อมีการสแกนลืออิเล็กทรอนิกส์ที่หน้าจอจะเกิดเส้นริเทรตหรือเส้นสะบัดกลับ ซึ่งเป็นสัญญาณที่เราไม่ต้องการ เครื่องส่งจึงต้องส่งสัญญาณแบลนกกิ่ง (Blanking) เพื่อบังคับให้เครื่องรับสามารถลบเส้นสะบัดกลับได้ สัญญาณแบลนกกิ่งส่วนหนึ่ง เครื่องรับจะต้องสร้างขึ้นเหมือนการสร้างสัญญาณซิงโครไนซ์ แต่มันจะสัมพันธ์กับเครื่องส่งได้อย่างไร จึงต้องมีการส่งสัญญาณแบลนกกิ่งมาจากเครื่องส่งเพื่อลบเส้นสะบัดกลับในเครื่องรับ สัญญาณแบลนกกิ่งมีอยู่ 2 อย่างคือเวอร์ติคอลลแบลนกกิ่งกับฮอริซอนตอลแบลนกกิ่ง

2.3 สัญญาณซิงโครไนซ์

เป็นสัญญาณเพื่อให้การสแกนเป็นไปอย่างถูกต้อง ทั้งการสแกนแนวตั้งและแนวนอน โดยสัญญาณซิงโครไนซ์หรือสัญญาณซิงค์มีอยู่ 2 สัญญาณ คือ

2.3.1 ฮอริซอนตอล ซิงโครไนซ์ (Horizontal Synchronize) เป็นสัญญาณซิงโครไนซ์ทางแนวนอน ซึ่งมีความถี่ 15,625 เฮิรตซ์ (ในระบบ CCIR) หรือ 15,750 เฮิรตซ์ (ในระบบ FCC) ถ้าไม่มีสัญญาณส่วนนี้ส่งมาจะทำให้ภาพเกิดการล้าได้

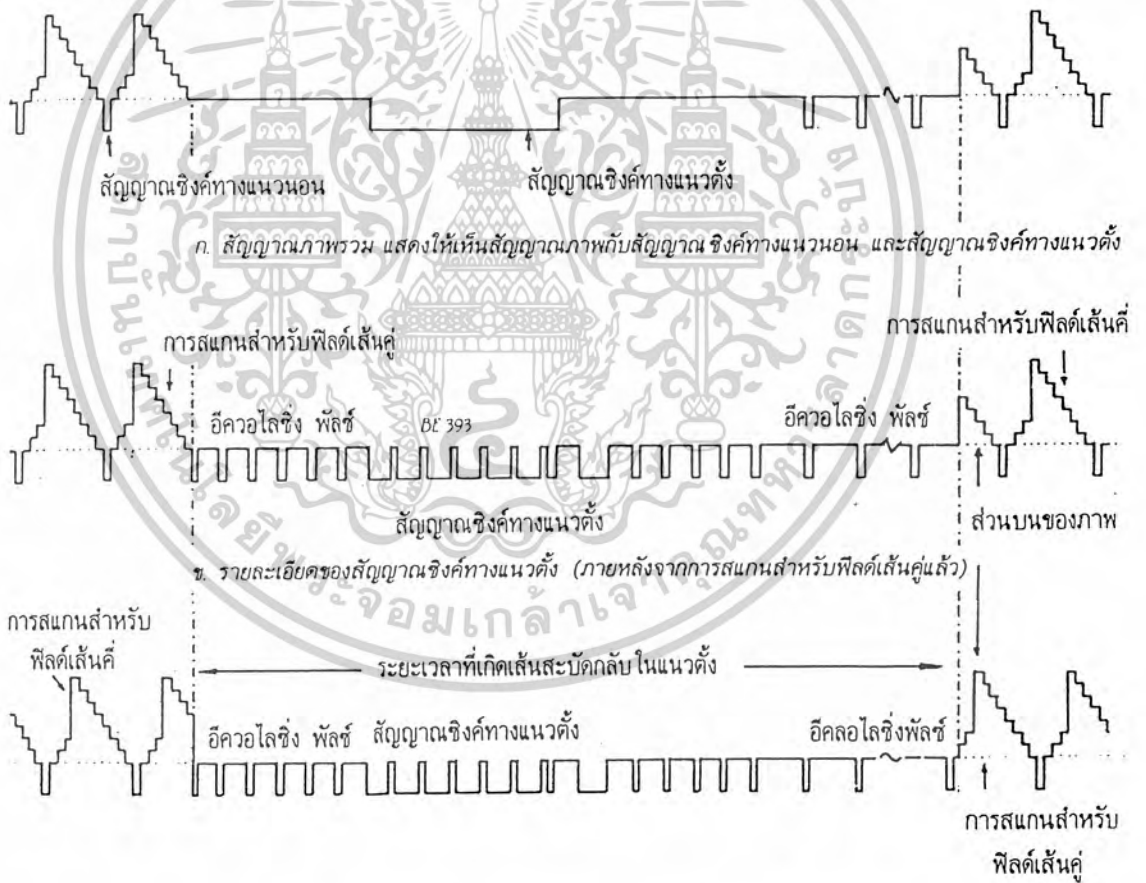
2.3.2 เวอร์ติคอลล ซิงโครไนซ์ (Vertical Synchronize) เป็นสัญญาณซิงโครไนซ์ทางแนวตั้ง ซึ่งมีความถี่ 50 เฮิรตซ์ (ในระบบ CCIR) หรือ 60 เฮิรตซ์ (ในระบบ FCC) ถ้าไม่มีสัญญาณส่วนนี้มาจะทำให้ภาพเลื่อน

เนื่องจากสัญญาณซิงโครไนซ์กับสัญญาณแบลนกกิ่งไม่ว่าจะเป็นแนวนอนหรือแนวตั้ง จะมีความถี่เท่ากัน เวลาส่งจึงต้องกำหนดตำแหน่งของการส่งให้ถูกต้อง มิฉะนั้นแล้วจะเกิดการกวนกันได้ ในทางปฏิบัติจึงให้สัญญาณซิงค์พัลซ์มีขนาดความกว้างน้อยกว่าแบลนกกิ่งพัลซ์ แล้วใช้วิธีการส่งแบบผสม กล่าวคือ ส่งซิงค์พัลซ์กับแบลนกกิ่งพัลซ์ไปด้วยกัน ให้แบลนกกิ่งพัลซ์เป็นฐานของสัญญาณซิงค์พัลซ์ เมื่อมีการจัดระดับของสัญญาณส่วนนี้เทียบกับเกรย์สเกล ระดับของแบลนกกิ่งจะอยู่ระดับต่ำ

กว่าค่า ส่วนซิงค์จะเป็นระดับต่ำกว่าระดับค้ำมากกว่าลงไปอีก สัญญาณเหล่านี้จึงไม่มีการส่งผลต่อการมองเห็น (หรือไม่กวนสัญญาณภาพ) ดังรูปที่ 2.1

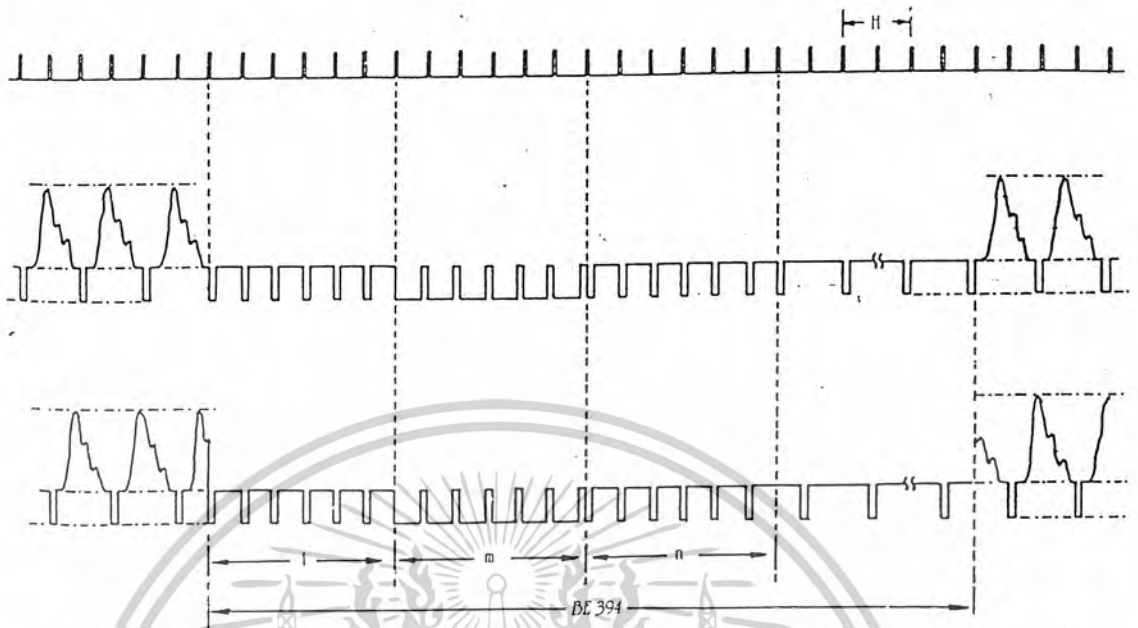
2.4 สัญญาณอีควอไลซิง

เป็นสัญญาณบังคับรูปร่างของสัญญาณซิงโครไนซ์ทางแนวตั้ง เพื่อให้สามารถคงรูปถูกต้องแล้วยังช่วยให้การสแกนแบบสลับเส้นเป็นไปได้อย่างถูกต้องด้วย สามารถขึ้นเส้นคู่เส้นคี่ในตำแหน่งที่ถูกต้องได้ ทั้งยังส่งผลทางอ้อมให้สัญญาณซิงโครไนซ์ทางแนวนอนไม่ขาดช่วงหายไปในช่วงการส่งสัญญาณทางแนวตั้งด้วย สัญญาณตัวนี้จะมีขนาดของพัลส์รวมเท่ากับเวอร์ติคอลล ซิงโครไนซ์ พัลส์ สัญญาณส่วนนี้จะถูกแบ่งออกเป็น 6 ลูก เต็มๆ ในระบบ 525 เส้น และถูกแบ่งเป็น 5 ลูกในระบบ 625 เส้น ดังแสดงในรูปที่ 2.2



รูปที่ 2.2 แสดงสัญญาณภาพรวมที่มีรายละเอียดทุกอย่าง

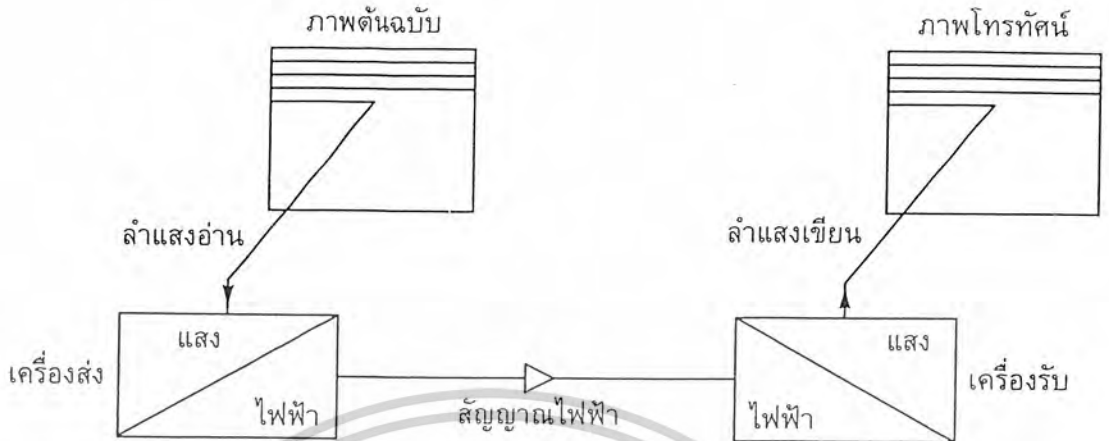
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 แสดงระบบพัลส์ในฟิล์มของการซิงโครไนซ์ของระบบโทรทัศน์

2.5 การสแกนภาพ

ภาพโทรทัศน์ที่บันทึกไว้หรือนำออกแสดงที่หน้าจอถูกแบ่งออกเป็นส่วนเล็ก ๆ ที่เรียกว่า จุดภาพหรืออีลิเมนต์หรือพิกเซล (Elements or Pixels) โดยการเปลี่ยนข้อมูลทางแสงให้เป็นข้อมูลทางไฟฟ้าโดยผ่านอุปกรณ์เก็บสัญญาณภาพที่อยู่ในกล้องถ่ายโทรทัศน์ เช่น CCD (Charge Coupled Device) หรือหลอดเก็บสัญญาณภาพ เช่น หลอดพอลิมบิคอน (Plumbicon) หลอดไทรนิคอน (Trinicon) หลอดวิดิคอน (Vidicon) พิกเซลเหล่านี้จะถูกเปลี่ยนให้เป็นค่าทางไฟฟ้าที่เป็นสัญญาณภาพแทนความสว่างของภาพและแทนแม่สีแดง สีเขียว สีน้ำเงิน ที่อยู่ในภาพโดยวิธีการใช้ลำแสงอ่านสแกนตามแนวอนไปบนภาพที่ละเส้นจากด้านซ้ายไปยังด้านขวาของภาพ และเรียงเส้นจากด้านบนลงด้านล่างของภาพ สัญญาณไฟฟ้าที่ได้จากการสแกนเส้นจะส่งไปแสดงผลที่ด้านเครื่องรับที่ละเส้นแบบเส้นต่อเส้น โดยเครื่องรับจะใช้สัญญาณไฟฟ้าที่เป็นสัญญาณภาพมาเปลี่ยนเป็นสัญญาณควบคุมลำอิเล็กตรอนเพื่อเขียนภาพที่หน้าจอโทรทัศน์ได้ภาพลักษณะเช่นเดียวกับที่ส่งมา ทั้งนี้สัญญาณภาพที่ส่งมาต้องมีสัญญาณซิงโครไนซ์เพื่อให้การแสดงผลที่เครื่องรับเกิดขึ้นสัมพันธ์กับเครื่องส่งด้วย ดังแสดงในรูปที่ 2.4



รูปที่ 2.4 วิธีการส่งภาพโทรทัศน์

2.5.1 จำนวนเส้นของโทรทัศน์

ความละเอียดของภาพที่แสดงหน้าจอเครื่องรับ โทรทัศน์นอกจากจะขึ้นอยู่กับจำนวนเส้นสแกนแนวนอนประกอบเป็นภาพแล้ว ยังขึ้นอยู่กับระยะทางการดูภาพด้วย ซึ่งระยะทางการดูภาพกำหนดไว้ที่ 5 เท่าของความสูงของภาพ ถ้ามีจำนวนเส้นต่อภาพมากจะสามารถแสดงภาพได้ละเอียดและคมชัดสูง เพราะเส้นที่ประกอบเป็นภาพจะเรียงอยู่ชิดกัน สำหรับระบบ PAL และ SECAM จำนวนเส้นสแกนภาพ 1 ภาพ จะกำหนดไว้ที่ 625 เส้น (เส้นที่มองเห็นจริงหน้าจอ 575 เส้น) และระบบ NTSC จะกำหนดจำนวนเส้นสแกนต่อ 1 ภาพ ไว้ที่ 525 เส้น (เส้นที่มองเห็นจริงหน้าจอ 485 เส้น) ในระบบโทรทัศน์ความชัดสูง HDTV จำนวนเส้นสแกนอาจจะเพิ่มเป็น 1050 เส้น ซึ่งขึ้นอยู่กับระบบที่เลือกใช้

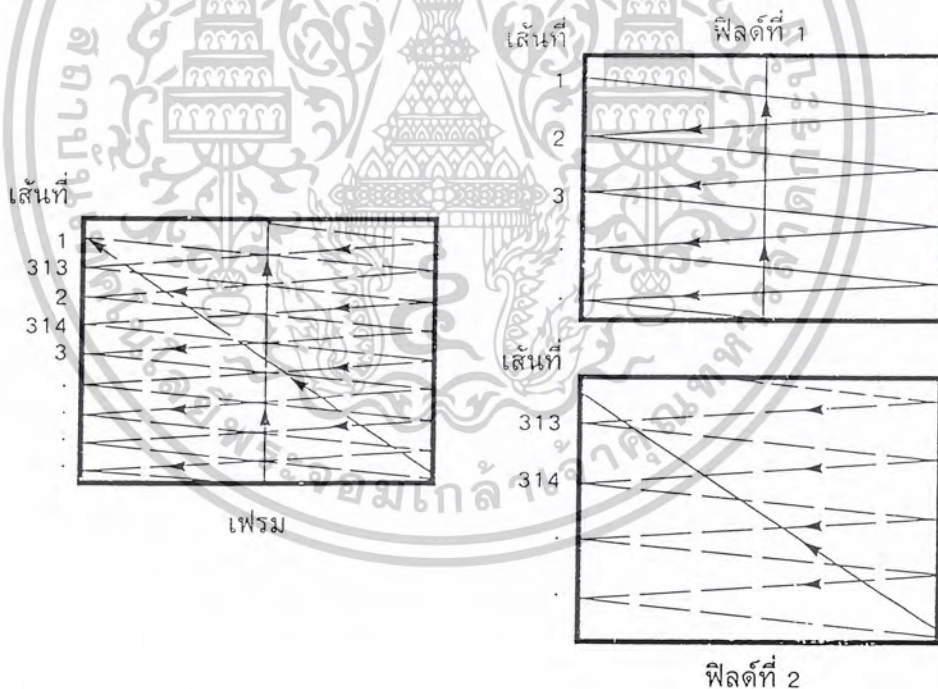
2.5.2 อัตราการซ้ำของภาพ

เพื่อให้ภาพที่แสดงหน้าจอมีความนิ่งไม่สั่นไหว อัตราการซ้ำของภาพจะต้องไม่ต่ำกว่า 16 ภาพต่อวินาที การซ้ำของภาพในภาพยนตร์จะกำหนดไว้ที่ 24 ภาพต่อวินาที สำหรับโทรทัศน์ อัตราการซ้ำจะมีความสัมพันธ์กับความถี่ไฟฟสลบที่สายเมน คือ 25 ภาพต่อวินาที สำหรับไฟเมนที่มีความถี่ 50 Hz และ 30 ภาพต่อวินาทีสำหรับเมนที่มีความถี่ 60 Hz อัตราการซ้ำของภาพ 25 ภาพต่อวินาทีซึ่งถือว่าน้อย ไม่พอที่จะให้การแสดงภาพปรากฏทำให้เกิดการกระพริบได้ รวมไปถึงกรณีของภาพยนตร์ด้วย นั่นคือนัยน์ตามนุษย์ยังสามารถสังเกตเห็นการกระพริบของภาพการแก้ปัญหาใน

ภาพยนตร์จะใช้วิธีแสดงภาพทุกภาพซ้ำ 2 ครั้ง ซึ่งจะมีอัตราการซ้ำของภาพเพิ่มเป็น 48 ภาพต่อวินาที ส่วนการแก้ปัญหาในระบบโทรทัศน์นั้นจะใช้วิธีสแกนสลับเส้น (Interlacing) โดยใช้ความถี่เป็น 2 เท่าของภาพที่แสดง แต่นั่นตามนุษย์ก็ยังสามารถดูภาพยังไม่นิ่งพอ จึงมีการพัฒนาการแสดงผลหน้าจอโทรทัศน์ให้มีการแสดงผลภาพสูงขึ้นเป็นระบบ 100 Hz/120 Hz

2.5.3 การสแกนแบบสลับเส้น

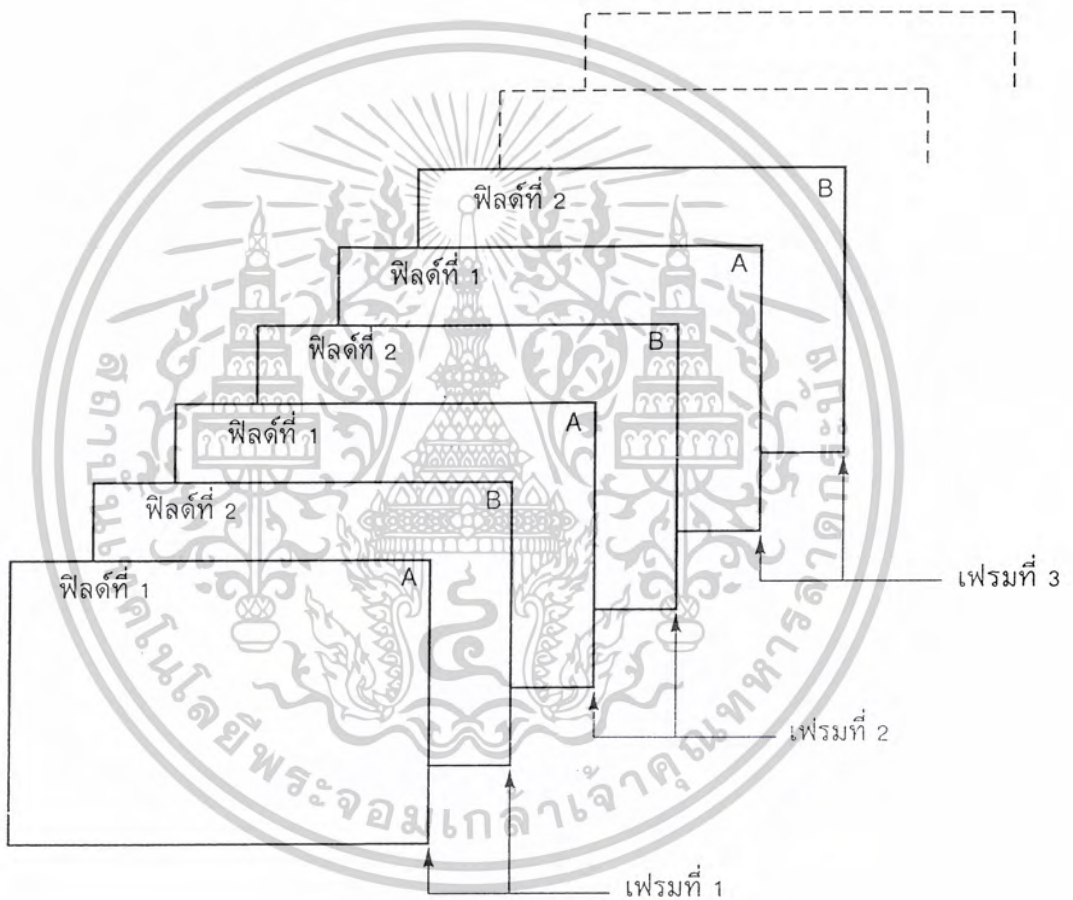
รูปที่ 2.5 แสดงหลักการสแกนภาพแบบสลับเส้นในโทรทัศน์ จำนวนเส้นที่สแกน 1 ภาพหรือ 1 เฟรม ถูกแบ่งออกเป็น 2 ส่วน หรือ 2 ฟิวด์ ตัวอย่างโทรทัศน์ 625 เส้น ฟิวด์แรกคือเส้นที่ 1 ถึงเส้นที่ 312.5 จะได้รับการสแกน และถูกส่งออกไปแสดงก่อน แล้วจึงสแกนเพื่อแสดงภาพฟิวด์ที่ 2 คือเส้นที่ 312.5 ถึงเส้นที่ 625 แทรกลงไประหว่างเส้นของฟิวด์แรก เส้นที่ 1 และเส้นที่ 313 จะเริ่มต้นสแกนที่ด้านบนของจอ ส่วนเส้นที่ 312.5 นั้นจะสแกนครึ่งเส้นในฟิวด์แรกสิ้นสุดกลางจอด้านล่างและไปเริ่มสแกนอีกครั้งเส้นที่กลางจอด้านบนในฟิวด์ที่ 2



รูปที่ 2.5 การแบ่งภาพ 1 เฟรม 625 เส้นออกเป็น 2 ฟิวด์ ฟิวด์ละ 312.5 เส้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อฟิล์มหรือครึ่งของภาพที่ประกอบด้วยเส้น 312.5 เส้น จำนวน 50 ฟิล์ม ถูกนำมาสอดประสานสลับเส้นเข้าด้วยกัน จะทำให้เรามองเห็นเป็นภาพที่สมบูรณ์ 25 ภาพ ภาพละ 625 เส้น จำนวนเส้นของภาพต่อวินาทีหรือความถี่เส้นสแกนแนวอนหาได้จาก $f_H = 25 \times 625 = 50 \times 312.5 = 15,625 \text{ Hz}$ รูปที่ 2.6 แสดงลำดับการส่งภาพแบบสแกนสลับเส้นฟิล์ม AB 50 ฟิล์มต่อวินาที ซึ่งสายตามนุษย์จะรวมฟิล์ม AB เข้าด้วยกันเป็นเฟรมที่สมบูรณ์ 25 ภาพต่อวินาที



รูปที่ 2.6 ลำดับการส่งภาพแบบสแกนสลับเส้นฟิล์ม AB 50 ฟิล์ม 25 เฟรมต่อวินาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 สัญญาณภาพสีรวม CVBS

สัญญาณภาพสีรวม CVBSที่ใช้ในเครื่องรับโทรทัศน์สี เป็นสัญญาณเบสแบนด์ที่ประกอบด้วย สัญญาณสี สัญญาณภาพ สัญญาณแบลิ่งกิ้ง และสัญญาณซิงโครไนซ์ซึ่งความหมายของตัวย่อ CVBS คือ

C = สัญญาณสี (Color)

V = สัญญาณภาพ (Video)

B = สัญญาณแบลิ่งกิ้ง (Blanking)

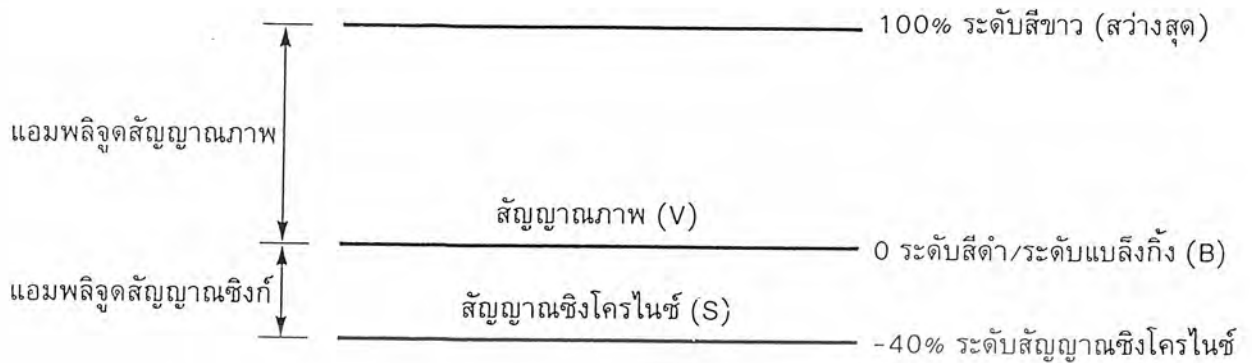
S = สัญญาณซิงโครไนซ์ (Synchronization)

2.6.1 สัญญาณแบลิ่งกิ้ง (B)

ในช่วงการสลับกลับทางแนวตั้งและแนวนอนของลำอิเล็กตรอนจะต้องไม่ปรากฏแสงสีออกมาที่หน้าจอ เพราะจะเป็นการรบกวนภาพซึ่งจะต้องมีการก่ระดับของลำอิเล็กตรอนไว้ไม่ให้ยิงอิเล็กตรอนออกในช่วงนั้น โดยใช้สัญญาณแบลิ่งกิ้งโทรทัศน์ PAL/SECAM 625 เส้นทุกระบบ (B,D,G,H,K,KI,L,N) ใช้เวลาสแกนเส้นตลอดหน้าจอ 1 เส้นในเวลา 52 us และสลับกลับไปตั้งต้นใหม่ใช้เวลา 12 us ดังนั้นต้องมีแบลิ่งกิ้งพัลส์แนวนอนขนาด 12 us ใ้ไว้เพื่อหยุดลำอิเล็กตรอน ส่วนในระบบ NTSC (M) 525 เส้น จะใช้เวลาแบลิ่งกิ้งพัลส์แนวนอนเท่ากับ 10.8 us

แบลิ่งกิ้งแนวตั้งจะใช้เวลามากถึงสูญเสียเส้นสแกนหลายเส้น เช่น ระบบ PAL/SECAM 625 เส้น แบลิ่งกิ้งแนวตั้งใช้เวลาเท่ากับ 25 เส้น+12 us หรือ = 1.612ms ส่วนระบบ NTSC (M) ใช้เวลาการแบลิ่งกิ้งแนวตั้งเท่ากับ 20 เส้น + 10.8 us = 1.2819 ms

ระดับของแบลิ่งกิ้งพัลส์จะเท่ากับระดับสีค่าในระบบ PAL และ SECAM หรือต่ำกว่าระดับดำในระบบ NTSC รูปที่ 2.7 แสดงระดับสัญญาณภาพ ระดับสัญญาณแบลิ่งกิ้ง และระดับสัญญาณซิงโครไนซ์



รูปที่ 2.7 แสดงระดับของสัญญาณ VBS

2.6.2 สัญญาณซิงโครไนซ์ (S)

ภาพโทรทัศน์จะถูกทำให้มีจังหวะสัมพันธ์กับสัญญาณภาพของสถานีส่ง หรือสัมพันธ์กับสัญญาณภาพที่ได้รับการบันทึกจากกล้องวิดีโอหรือเครื่องบันทึกภาพอื่น ๆ วงจรหักเหในเครื่องรับโทรทัศน์จะถูกควบคุมโดยสัญญาณซิงโครไนซ์ ระดับของพัลส์สัญญาณซิงโครไนซ์เหล่านี้ต่ำกว่าระดับของแบล็กกิ้ง ดังนั้นจึงไม่ส่งผลกระทบต่อภาพที่มองเห็นบนหน้าจอโทรทัศน์ การซิงโครไนซ์จะต้องมีทั้งทางเส้นแนวนอน และทางฟิลด์ในแนวตั้ง

2.6.2.1 สัญญาณซิงโครไนซ์เพื่อการสแกนเส้นแนวนอน (Line Sync)

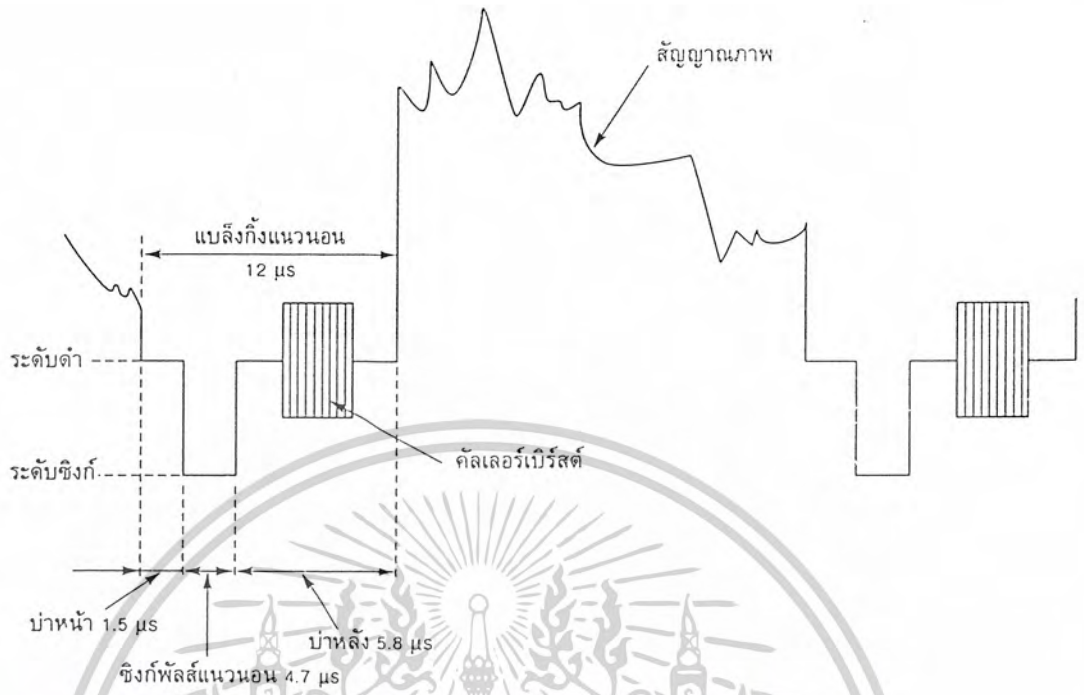
การซิงโครไนซ์เพื่อสแกนเส้นแนวนอนที่ใช้ในโทรทัศน์จะมีประจำอยู่ทุกเส้น จะบรรจุพัลส์ลบไว้ในแบล็กกิ้งแนวนอน ซึ่งประกอบด้วย 3 ส่วนคือ (ดังแสดงในรูปที่ 2.8)

ส่วนที่ 1 บ่าหน้า ใช้เพื่อรับประกันว่าจะมีการกดสัญญาณภาพไว้ก่อนที่ลำอิเล็กตรอนจะสลับกลับ ความกว้าง 1.5 us

ส่วนที่ 2 พัลส์ซิงโครไนซ์ ความกว้าง 4.7 us

ส่วนที่ 3 บ่าหลัง ใช้เพื่อเป็นระดับอ้างอิงและใช้บรรจุสัญญาณคัลเลอรัเบิร์ตหรือซิงกัสนี้ ความกว้าง 5.8 us

ระยะเวลาทั้งหมดของสัญญาณซิงโครไนซ์เพื่อการสแกนเส้นแนวนอนประมาณ 0.0734 H (ระยะเวลา 1 H คือเวลาที่ใช้สแกนแนวนอน 1 เส้น = 64 us) หรือประมาณ 4.7 us



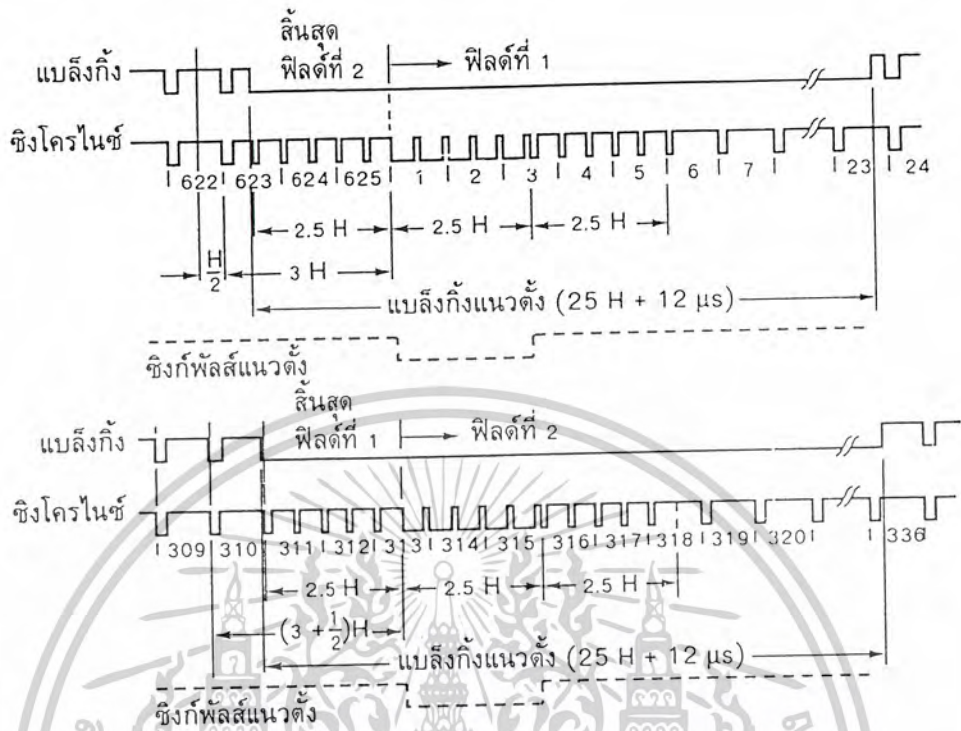
รูปที่ 2.8 รายละเอียดของสัญญาณซิงก์แนวนอน

2.6.2.2 สัญญาณซิงโครไนซ์ทางแนวตั้งเพื่อการเปลี่ยนฟิลด์

(Vertical Field Sync)

การซิงโครไนซ์ทางแนวตั้งจะเกิดขึ้นอยู่ทุกๆ ฟิลด์ โดยมีช่วงเวลาของการซิงโครไนซ์ 2.5 H ในช่วงเวลาซิงโครไนซ์ทางแนวตั้งนี้ยังคงมีพัลส์ซิงโครไนซ์ทางแนวนอนปรากฏอยู่ด้วย แต่อยู่ที่ระยะทางการสแกนเพียงครึ่งเส้นหรือ H/2

ภาพที่สมบูรณ์ 1 ภาพหรือ 1 เฟรม จะเกิดจากการรวมภาพของ 2 ฟิลด์ ฟิลด์แรกเริ่มสแกนเส้นที่ 1 ตรงมุมบนซ้ายของจอ และฟิลด์ที่ 2 เริ่มสแกนที่เส้น 312.5 ตรงด้านบนสุดกลางจอ

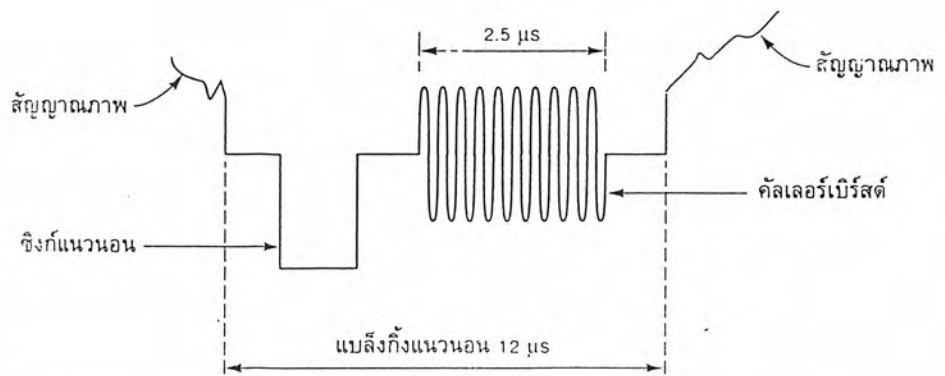


รูปที่ 2.9 แสดงสัญญาณซิงโครไนซ์ทางแนวตั้งเพื่อการเปลี่ยนฟิลต์

สัญญาณซิงโครไนซ์ทางแนวตั้งประกอบด้วยกลุ่มของสัญญาณอีควอไลซ์ซึ่งส่วนหน้าจำนวน 5 ฟิลต์ และอีควอไลซ์ซึ่งส่วนหลังอีกจำนวน 5 ฟิลต์ โดยมีฟิลต์ที่ใช้ซิงโครไนซ์แนวตั้งอยู่ตรงกลาง จำนวน 5 ฟิลต์ ฟิลต์เหล่านี้เมื่อผ่านวงจรอินทิเกรเตอร์ในเครื่องรับจนมีความสูงระดับหนึ่งจะสามารถดีเทกและสร้างฟิลต์ซิงโครไนซ์ขึ้นมาได้

2.6.3 สัญญาณคัลเลอร์เบิร์สต์

สัญญาณคัลเลอร์เบิร์สต์หรือสัญญาณซิงโครไนซ์ของสีจะถูกใส่ไว้บนบ่าหลังของสัญญาณแบล็กกิ้งทุกเส้นทางแนวนอน ประกอบด้วยกลุ่มของฟิลต์ 10 ลูก (ประมาณ 8-12 ลูก) มีช่วงเวลาประมาณ 2.5 us สัญญาณคัลเลอร์เบิร์สต์จะส่งมาให้เครื่องรับสร้างความถี่พาหะย่อยของสีให้เข้าจังหวะ มีเฟสตรงกับทางเครื่องส่งเพื่อให้การถอดรหัสสีถูกต้องตามระบบสีที่ส่งมา



รูปที่ 2.10 สัญญาณคัลเลอร์เบิร์สต์อยู่บนนำหลังของแบล็งกั้ทางเส้นแนวอน

2.6.4 สัญญาณสี (C)

สัญญาณสีเป็นส่วนที่เป็นความถี่สูงของสัญญาณเบสแบนด์ สัญญาณสีที่นำมาใช้ในโทรทัศน์สีคือ B-Y และ R-Y การใช้งานจะต้องรวมสัญญาณสีนี้เข้ากับสัญญาณ VBS เพื่อกำเนิดสัญญาณ CVBS โดยการใช้พาหะย่อยของสีและสัญญาณคัลเลอร์เบิร์สต์

2.6.5 สัญญาณภาพ (V)

สัญญาณภาพจะบรรจุข้อมูลระดับดำและขาวของภาพ หรือลูมิแนนซ์หรือสัญญาณ Y เท่านั้น สัญญาณนี้จะให้เครื่องรับขาวดำที่รับสัญญาณ โทรทัศน์สีแสดงภาพขาวดำออกมาได้ ในเครื่องรับโทรทัศน์สีจะใช้สัญญาณนี้เป็นข้อความสว่างเพื่อการถอดรหัสสัญญาณสีแดง สีน้ำเงินและใช้เพื่อการคืนรูปสร้างสีเขียวขึ้นมาทางเครื่องรับ ระดับสีขามีค่าเท่ากับระดับสูงสุดของสัญญาณ ระดับสีดำมีค่าเท่ากับระดับต่ำสุดของสัญญาณหรือระดับแบล็งกั้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

แนวคิดในการออกแบบโครงการ

จากที่ได้กล่าวมาแล้ว ระบบโทรทัศน์วงจรปิดที่สามารถควบคุมการหมุนของกล้องได้ที่มีใช้ในปัจจุบันนั้นมีราคาแพงมาก เนื่องจากบางตัวต้องนำเข้าจากต่างประเทศ รวมทั้งมีระบบที่ซับซ้อนมีความยุ่งยากในการวางระบบ ยากในการดัดแปลงให้เหมาะสมในการควบคุมแต่ละพื้นที่ และเนื่องจากความซับซ้อนและยุ่งยากของระบบทำให้การซ่อมบำรุงรักษานั้นทำได้ยากเช่นกัน

โครงการชิ้นนี้จึงถือกำเนิดขึ้นด้วยแนวคิดที่ว่า จะทำอย่างไรจึงจะสามารถควบคุมกล้องโทรทัศน์วงจรปิดได้ ภายใต้งैนใจคือ

1. ใช้งานง่าย
2. มีระบบไม่ซับซ้อนมาก
3. ราคาไม่แพงจนเกินไป
4. มีประสิทธิภาพทัดเทียมของที่ใช้ในท้องตลาด
5. สามารถนำมาควบคุมใช้งานกับระบบที่มีอยู่เดิมได้

จากเงื่อนงำข้างต้น จึงได้มีการศึกษาลักษณะของสัญญาณภาพวิดีโอและการแสดงภาพของสัญญาณวิดีโอจากกล้องวิดีโอบนจอมอนิเตอร์ เพื่อนำลักษณะต่าง ๆ ของสัญญาณภาพวิดีโอ และลักษณะการแสดงภาพของสัญญาณวิดีโอ มาทำการออกแบบระบบที่ต้องการ ภายใต้งैนใจที่กำหนด

จากการศึกษาลักษณะของสัญญาณวิดีโอพบว่า สัญญาณวิดีโอในแต่ละสัญญาณนั้นจะประกอบด้วย ฮอริซอนตอล ซิงโครไนซ์และเวอร์ติคัล ซิงโครไนซ์ ซึ่งในฮอริซอนตอลช่วงแรก ๆ ของสัญญาณวิดีโอ นั้นจะไม่มีสัญญาณภาพปรากฏอยู่ กล่าวคือมีเฉพาะสัญญาณซิงโครไนซ์อย่างเดียว และจากการศึกษาการแสดงภาพทางจอโทรทัศน์พบว่า 1 ภาพจะมีเส้นสแกน 625 เส้น แต่เส้นที่เรามองเห็นจริง คือ 575 เส้น ส่วน 25 เส้นแรก และ 25 เส้นสุดท้าย จะมองไม่เห็นเพราะอยู่ที่ขอบจอ ดังนั้นเราจึงนำความรู้ซึ่งได้จากส่วนนี้ นำมาออกแบบวงจรควบคุมระบบโทรทัศน์วงจรปิด

จากความรู้ข้างต้นทำให้เกิดความคิดที่ว่า เพื่อความประหยัด และการใช้งานที่ไม่ซับซ้อน ควรทำการส่งสัญญาณควบคุมระบบไปกับสัญญาณวิดีโอ ซึ่งสามารถทำได้ เนื่องจากเราสามารถนำข้อมูลที่ใช้ในการควบคุมใส่ไปในสัญญาณวิดีโอในช่วงที่ไม่มีสัญญาณภาพ และนำสัญญาณควบคุมที่ใส่รวมกับสัญญาณวิดีโอดังกล่าว ไปแปลงรหัสควบคุมที่ปลายทาง

จากแนวคิดข้างต้นนี้นำมาสู่การออกแบบการทำงานของระบบดังกล่าวคือ โครงงานชิ้นนี้จะประกอบด้วยส่วนสำคัญ 2 ส่วนคือ

ส่วนส่งสัญญาณควบคุม (ภาคส่ง) จะทำการผลิตสัญญาณควบคุม ซึ่งเป็นสัญญาณดิจิทัล (Digital) ขนาด 10 บิต (bit) ซึ่งประกอบด้วยสัญญาณควบคุมการเลือกกล้อง และสัญญาณควบคุมการหมุนซ้าย หมุนขวาของกล้อง และทำการรวมสัญญาณดิจิทัลขนาด 10 บิตนี้เข้ากับสัญญาณวิดีโอส่งให้ภาครับสัญญาณ

ส่วนแปลรหัสสัญญาณควบคุม (ภาครับ) ทำหน้าที่รับสัญญาณดิจิทัลขนาด 10 บิต ที่รวมมากับสัญญาณวิดีโอแล้วทำการแปลรหัสที่ส่งมา นำข้อมูลที่ได้ไปทำการควบคุมการเลือกกล้อง และหมุนกล้องตามข้อมูลที่ได้รับตามความต้องการของภาคส่ง

4.1 การทำงานของส่วนมอริเตอร์

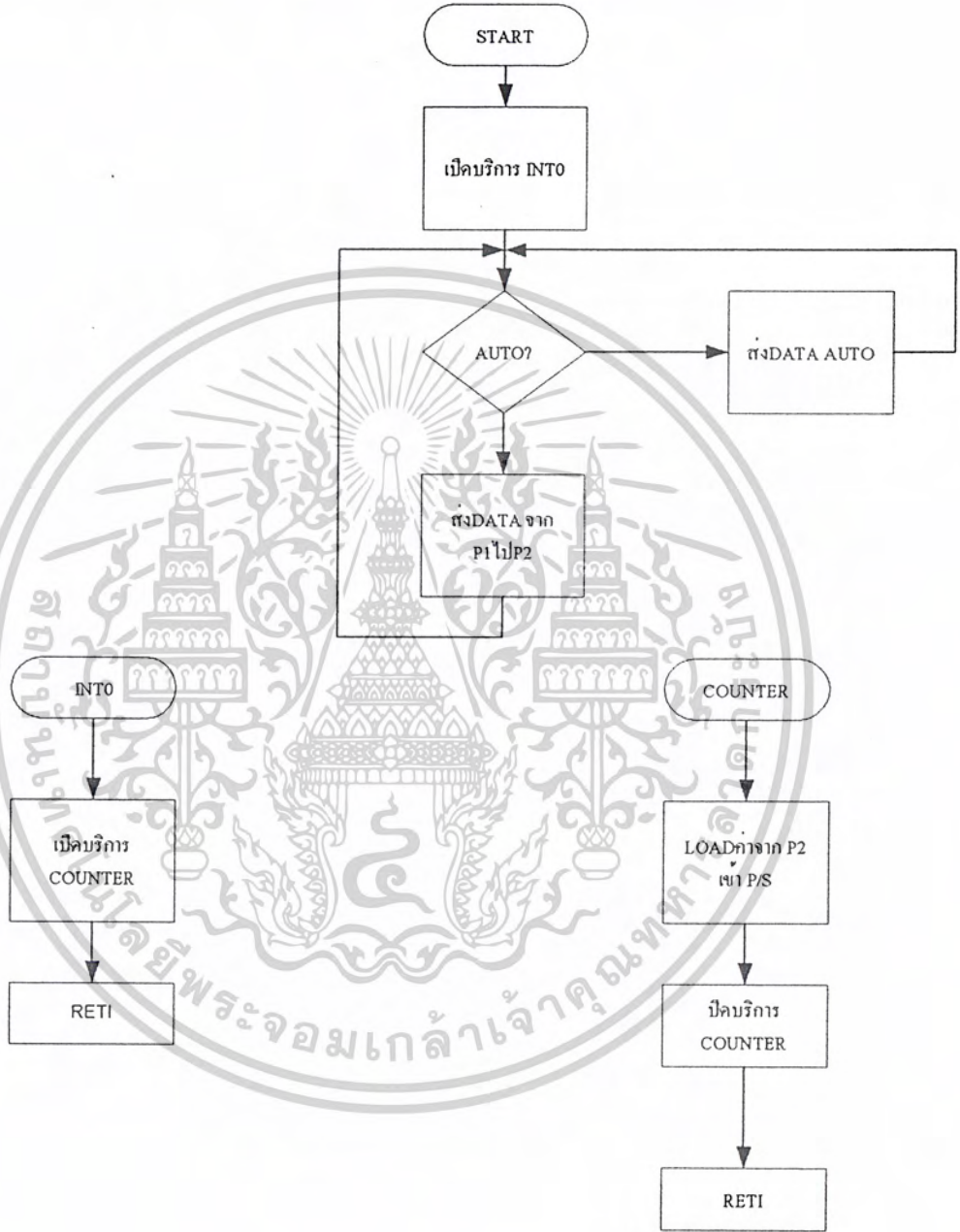
ไมโครคอนโทรลเลอร์ส่วนนี้ทำหน้าที่เหมือนเป็นทางผ่านข้อมูลที่ส่งมาจากตัวหลักแต่เป็นทางผ่านที่ต้องรู้จังหวะการส่งข้อมูลว่าจะส่ง ณ เวลาไหน ซึ่งการส่งนั้นจังหวะต้องไม่ตรงกับช่วงที่มีสัญญาณภาพมา ซึ่งถ้าเป็นเช่นนั้นจะส่งผลทำให้ค่าของข้อมูลที่ส่งไปตามเส้นทางของสายสัญญาณภาพจะไปรบกวนสัญญาณภาพและมองในทางกลับกันทำให้ข้อมูลที่ส่งไปเกิดการผิดพลาดเนื่องจากสัญญาณภาพขึ้นได้ การทำงานแบ่งเป็นส่วนๆดังนี้

เริ่มที่ภาคแรกของวงจรเป็นวงจรแยกซิงค์สัญญาณภาพ โดยสิ่งที่จำเป็นในการนำไปใช้ที่ทางออกวงจรคือสัญญาณซิงค์แนวนอน (Horizontal sync) สัญญาณซิงค์แนวตั้ง (Vertical sync) และสัญญาณซิงค์ลี (Burst sync)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 แผนภูมิ (Flow Chart) แสดงโปรแกรมการทำงานส่วนมอนิเตอร์



รูปที่ 4.2 แผนภูมิ แสดงโปรแกรมการทำงานส่วนมอนิเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

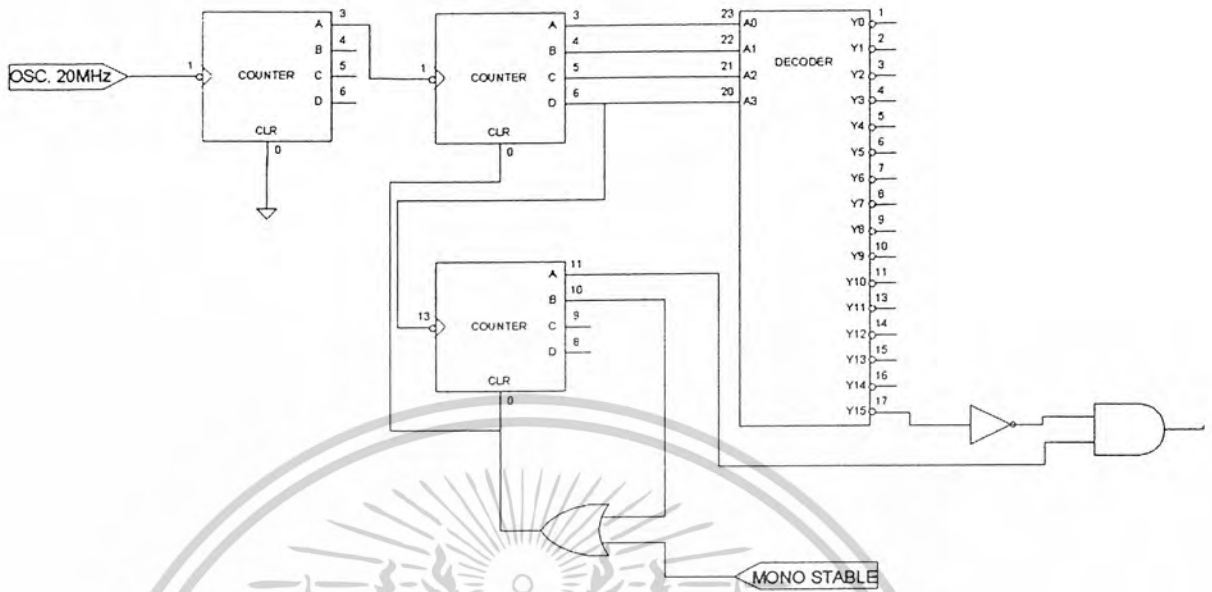
4.3 หน้าที่ของสัญญาณต่างๆในการทำงานของวงจร

วงจรมีได้ถูกออกแบบมาเพื่อทำงานตามลำดับขั้น โดยเริ่มต้นที่สัญญาณซิงค์ตามแนวตั้งจะเป็นตัวกำหนดจุดเริ่มต้นของการทำงานของวงจรนับสัญญาณซิงค์แนวนอน โดยเราต้องรู้ว่าสัญญาณซิงค์แนวนอนช่วงไหนนั้นจะไม่มีสัญญาณภาพ และเมื่อถึงช่วงสัญญาณที่เราต้องการโปรแกรมที่อยู่ในไมโครคอนโทรลเลอร์จะสั่งให้ส่งข้อมูลได้ โดยโปรแกรมที่ว่ามาข้างต้นเป็นโปรแกรมนับ (Counter) และเพื่อไม่ให้สัญญาณที่เป็นข้อมูลนั้นไปทับกับสัญญาณซิงค์ภาพ จึงได้นำวงจรมอนอสเตเบิล (Mono stable) มาใช้ร่วมกับสัญญาณซิงค์สี โดยการทำงานของมอนอสเตเบิลจะทำงาน ณ ที่ขอบขาขึ้นของสัญญาณ



รูปที่ 4.3 สัญญาณวิดีโอ

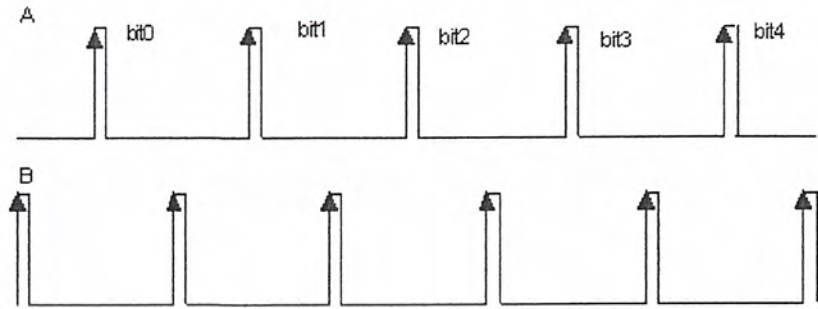
โดยการออกแบบมอนอสเตเบิลนั้น ไม่ควรให้มันทำงานเกินช่วงเวลาของซิงค์แนวนอนลูกต่อไป โดยช่วงเวลา t ในรูปนั้นเป็นเวลาที่ส่งข้อมูลลงไป ซึ่งเป็นสัญญาณที่มอนอสเตเบิลจะส่งไป เพื่อทริกให้วงจรแปลงข้อมูลขนานเป็นอนุกรม (Parallel in/Serial output Shift Register) โดยที่วงจรดังกล่าวจะทำงานอนเนเบิลการชิฟข้อมูลอนุกรม ณ ระดับลอจิกต่ำ ที่ขา clk inhibit การทำงานวงจรการจ่ายสัญญาณนาฬิกา (clk) ในการชิฟข้อมูลออกที่ทางออกอนุกรม มีดังนี้



รูปที่ 4.4 วงจรสร้างสัญญาณนาฬิกา

โดยวงจรนับตัวแรก ทำหน้าที่หารความถี่ของวงจรผลิตความถี่จาก 20 MHz เป็น 10 MHz โดยวงจรภาคถัดจากนี้จะทำหน้าที่จ่ายสัญญาณนาฬิกา ทุก ๆ การนับ 32 ของสัญญาณนาฬิกา 10 MHz ซึ่งจะส่งไปทำงานการชิฟข้อมูล โดยจะชิฟข้อมูลทุก ๆ ขอบขาขึ้นของสัญญาณนาฬิกาโดยค่าข้อมูลต่าง ๆ ที่ออกมาทางอนุกรมทางออกจะไปทำหน้าที่ปิด-เปิดสวิตช์ขั้วนอก (Analog switch) โดย 1 สวิตช์จะปิด และ 0 สวิตช์จะเปิด โดยการส่งข้อมูลโดยใช้แรงดัน 1V ส่งผ่านสายสัญญาณภาพ

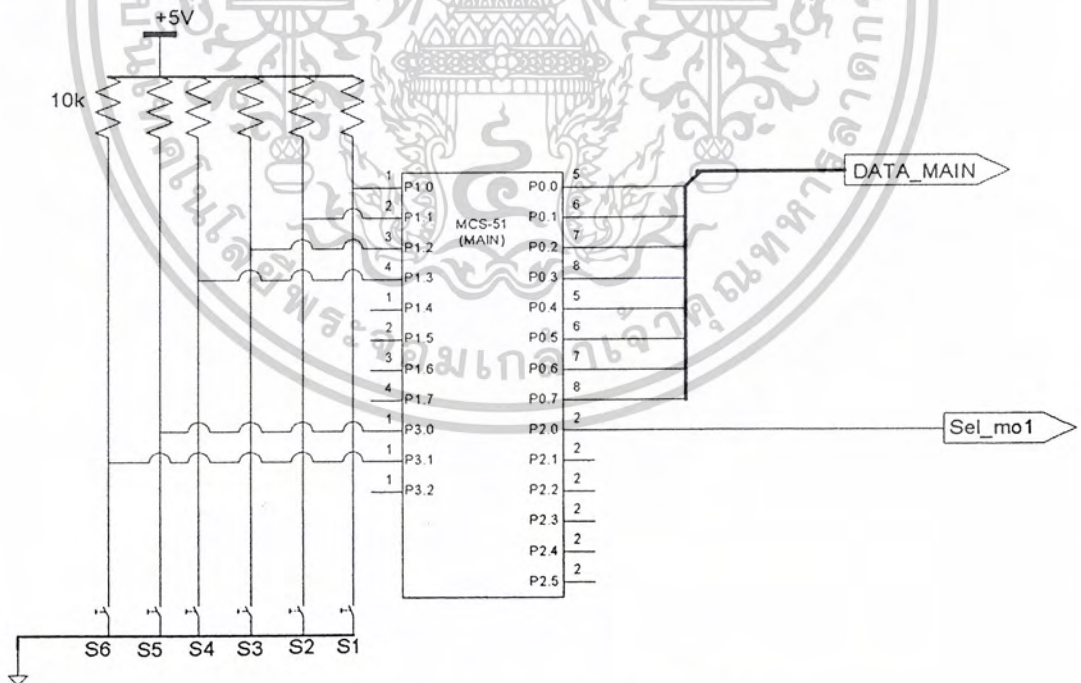
จากที่กล่าวถึงขณะวงจรข้างต้นมาแล้วนั้น วงจรภาคส่ง (มอนิเตอร์) นั้นการส่งข้อมูลจะตรงจึ่งหะกับการรับของตัวรับ (กล้อง) การส่งข้อมูลต้องมีสัญญาณนาฬิกาเดียวกัน แต่เนื่องจากข้อบังคับที่ต้องการที่จะส่งข้อมูลผ่านสายเส้นเดียว เราจึงไม่ใช้สายสัญญาณนาฬิการ่วมกัน ซึ่งการที่จะทำให้จึ่งหะนั้นตรงกันได้นั้น เราต้องใช้สัญญาณซิงค์สัญญาณภาพและสีเข้าร่วมด้วย โดยที่ภาคส่งส่งข้อมูลทุก ๆ นับ 32 ของสัญญาณนาฬิกา 10 MHz และภาครับต้องรับข้อมูลทุก ๆ นับ 16 ของสัญญาณนาฬิกา 10 MHz โดยจะแสดงสัญญาณนาฬิกาที่สำหรับชิฟข้อมูล



รูปที่ 4.5 รูปสัญญาณนาฬิกา

โดยกราฟ A (ภาคส่ง) เป็นกราฟนับ 32 กราฟ B (ภาครับ)เป็น กราฟนับ 16 จะเห็นว่าการชีพสัญญาณนาฬิกาของ A และ B จะเหลื่อมล้ำกันอยู่ครึ่งหนึ่ง โดยที่ขอบขาขึ้นของ B จะเป็นการชีพข้อมูลเข้าภาครับ

4.4 วงจรการทำงานส่วนเลือกกล่องและมอนิเตอร์



รูปที่ 4.6 แสดงวงจรตัวหลัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของระบบตัวหลักที่มีหน้าที่ในการทำงานภายนอกดังนี้
 สวิตช์ ต่าง ๆ ทำหน้าที่ดังนี้

S1-S2 : ทำหน้าที่ในการเลือก ระบบ Auto – Manual

S3-S4 : ทำหน้าที่ในการเลือก หมุนซ้าย-หมุนขวา ตามลำดับ

S5-S6 : ทำหน้าที่ในการเลือก กล้อง 1 – กล้อง 2

พอร์ต ต่าง ๆ ทำหน้าที่ดังนี้

P1.0-P1.1 : รับคำสั่งจากสวิตช์ S1 และ S2

P1.2-P1.3 : รับคำสั่งจากสวิตช์ S3 และ S4

P3.0-P3.1 : รับคำสั่งจากสวิตช์ S5 และ S6



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.6 อธิบายการทำงานของวงจรถอดส่ง

จะเห็นได้ว่าวงจรถอดส่งสัญญาณจะใช้ไมโครคอนโทรลเลอร์ 2 ตัว โดยตัวแรกจะทำหน้าที่รับข้อมูลจากสวิตช์ควบคุม ซึ่งประกอบด้วยสวิตช์ต่าง ๆ ดังนี้ สวิตช์เลือกโหมด จะมี 2 สวิตช์ คือ โหมด Auto และโหมด Manual สวิตช์เลือกกล่อง จะมี 2 สวิตช์ คือ สวิตช์เลือกกล่องตัวที่ 1 และ สวิตช์เลือกกล่องตัวที่ 2 สวิตช์ควบคุมการหมุนของกล่อง จะมี 2 สวิตช์ คือ สวิตช์เลือกให้กล่องหมุนซ้าย และสวิตช์เลือกให้กล่องหมุนขวา ไมโครคอนโทรลเลอร์จะรับข้อมูลจากสวิตช์เหล่านี้แล้วทำการประมวลผล จากนั้นจะส่งข้อมูลคำสั่งที่ได้ให้กับไมโครคอนโทรลเลอร์ตัวที่สองต่อไป โดยข้อมูลที่ส่งไปมีขนาด 8 บิต

ไมโครคอนโทรลเลอร์ตัวที่ 2 มีหน้าที่คือ รับข้อมูลคำสั่งจากไมโครคอนโทรลเลอร์ตัวที่ 1 แล้วส่งออกผ่านสายสัญญาณวีดีโอ ในลักษณะสัญญาณดิจิทัล (Digital) อนุกรมขนาด 10 บิตโดยมีวิธีการทำงานคือ หลังจากรับข้อมูลจากไมโครคอนโทรลเลอร์ตัวแรกแล้ว จะนำข้อมูลดังกล่าว ซึ่งเป็นข้อมูลขนาด 8 บิต ทำการเพิ่มบิตเริ่มต้น (Start Bit) และบิตสุดท้าย (Stop Bit) เข้าไป รวมเป็นข้อมูล 10 บิต จากนั้นนำค่าข้อมูลที่ได้ไปผ่านตัว Parallel In/Serial Out เพื่อแปลงสัญญาณขนานเป็นสัญญาณอนุกรม โดยอาศัยสัญญาณจากตัวเคาท์เตอร์ (Counter) เป็นตัวควบคุมการส่งข้อมูลออก (Shift Data) สัญญาณอนุกรมที่ได้จะถูกนำไปควบคุมการทำงานของอนาล็อกสวิตช์ เพื่อให้จ่ายแรงดันในรูปแบบ High และ Low ไปรวมกับสัญญาณวีดีโอ เพื่อส่งให้กับภาครับสัญญาณต่อไป

สำหรับการรวมสัญญาณดิจิทัลขนาด 10 บิต กับสัญญาณวีดีโอนั้น การที่ภาครับจะสามารถรับข้อมูลจากภาครับได้นั้น ต้องมีการกำหนดตำแหน่งที่แน่นอน ซึ่งโครงงานนี้จะทำการส่งข้อมูลทุก ๆ เส้น ฮอริซอนตอล ซิงโครไนซ์ (Horizontal Synchronize) ที่ 13 ของทุก ๆ เส้น เวอร์ติคัล ซิงโครไนซ์ (Vertical Synchronize) โดยไมโครคอนโทรลเลอร์จะรับสัญญาณเวอร์ติคัล ซิงโครไนซ์ จากวงจรแยกสัญญาณซิงค์ (Zync) จากนั้นก็จะเริ่มนับสัญญาณฮอริซอนตอล ซิงโครไนซ์ จนถึงเส้นที่ 13 จึงส่งข้อมูลออกไปรวมกับสัญญาณวีดีโอ

สำหรับข้อมูลดิจิทัลขนาด 10 บิต ที่ส่งออกไปจะประกอบด้วยข้อมูล 8 บิต รวมกับบิตเริ่มต้น และ บิตสุดท้าย อีก 2 บิต โดยบิตเริ่มต้น (บิตที่ 0) จะถูกกำหนดให้เป็น High (1) และบิตสุดท้าย (บิตที่ 9) จะถูกกำหนดให้เป็น Low (0) ข้อมูลคำสั่งจะถูกกำหนดด้วยบิตที่ 1 ถึงบิตที่ 8 โดยจะมีรายละเอียดของข้อมูลคำสั่งดังนี้

บิตเริ่มต้น	ข้อมูลคำสั่ง	บิตสุดท้าย	ความหมาย
1	1111 1111	0	ให้ระบบทำงานในโหมด (Mode) Auto
1	0000 0000	0	ให้ระบบทำงานในโหมด Manual
1	0001 0000	0	ให้ระบบเลือกกล่อง 1
1	0011 0000	0	ให้ระบบเลือกกล่อง 2
1	0000 0001	0	ให้ระบบหมุนซ้าย
1	0000 0011	0	ให้ระบบหมุนขวา
1	1111 0000	0	ให้ระบบหยุดหมุน

ตารางที่ 4.1 ตารางแสดงข้อมูลคำสั่ง

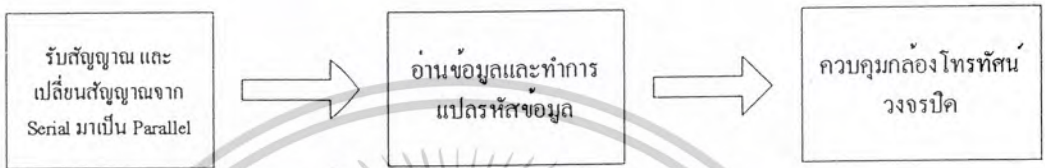
ข้อมูลดังกล่าวจะแบ่งดังนี้คือ บิตที่ 1 ถึงบิตที่ 6 ความคุมการเลือกกล่อง บิตที่ 7 และบิตที่ 8 ความคุมการหมุนของกล่อง ถ้าระบบมีกล่องหลายตัวก็สามารถเปลี่ยนแปลงเพิ่มเข้าไปได้ ซึ่งข้อมูลส่วนนี้ทั้งภาครับและภาคส่งจะใช้ข้อมูลชุดเดียวกันจึงจะทำให้ภาคส่งและภาครับสื่อสารข้อมูลกันได้ถูกต้อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

โครงสร้างและวงจรภาครับสัญญาณ

โครงสร้างและส่วนประกอบต่าง ๆ



รูปที่ 5.1 บล็อกไดอะแกรมแสดงการทำงานของภาครับสัญญาณ

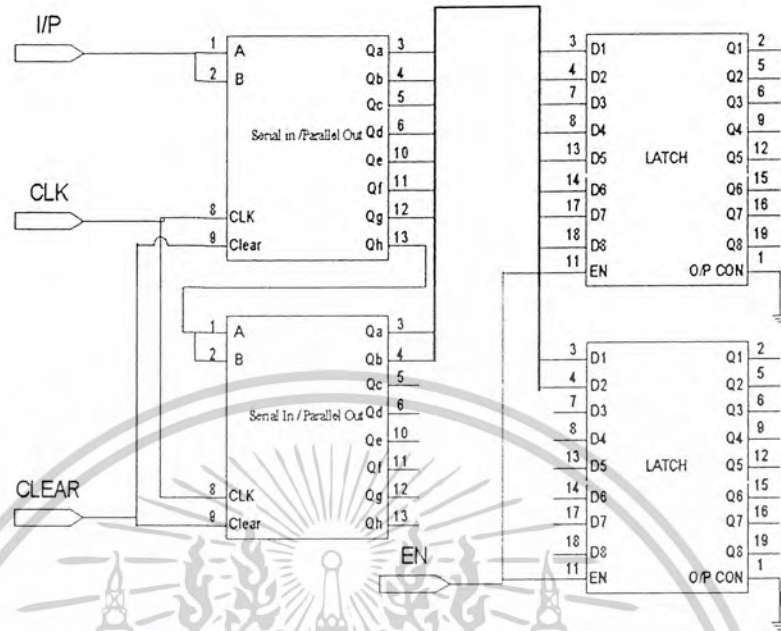
ส่วนประกอบ โดยรวมของภาครับสัญญาณนั้น ประกอบด้วย ฮาร์ดแวร์ ต่าง ๆ ดังนี้

1. ส่วนเปลี่ยนสัญญาณ จาก Serial มาเป็น Parallel
2. ส่วนวงจรมับ (Counter)
3. วงจรแยกสัญญาณ Sync จากสัญญาณ VDO
4. วงจรโมโนสเตเบิล
5. ส่วนอ่านรหัส และ แปลรหัสข้อมูล
6. วงจรจับมอเตอร์เพื่อหมุนก๊อถง

5.1 ส่วนเปลี่ยนสัญญาณ จาก Serial มาเป็น Parallel

สาเหตุที่ต้องมีส่วนนี้เนื่องจาก สัญญาณที่ส่งมากับสัญญาณวีดีโอ นั้น จะส่งมาในรูปของอนุกรม จำนวน 10 บิต สัญญาณที่ได้นั้นเราจะทำการอ่านโดยใช้ ไมโครคอนโทรลเลอร์เป็นตัวอ่าน ซึ่งไมโครคอนโทรลเลอร์จะอ่านข้อมูลแบบขนาน จึงจำเป็นต้องเปลี่ยนสัญญาณจากอนุกรมมาเป็นขนานเสียก่อนแล้วจึงส่งเข้าพอร์ทของไมโครคอนโทรลเลอร์

สำหรับการเปลี่ยนสัญญาณนั้น ในที่นี้จะใช้วงจรรวมสำเร็จรูป (Integrated Circuit : IC) แทนการสร้าง Shift Register เอง ซึ่งวงจรรวมสำเร็จรูปที่ใช้ในครั้งนี่คือเบอร์ DM74LS164 ซึ่งเป็น 8- Bit Serial In / Parallel Out Shift Register (สามารถดูรายละเอียดได้จากคาต้าลิสต์ในภาคผนวก)



รูปที่ 5.2 วงจรการเปลี่ยนข้อมูลจาก Serial มาเป็น Parallel

จากรูปที่ 5.2 เป็นวงจรการเปลี่ยนสัญญาณจากอนุกรมมาเป็นขนาน โดยใช้ไอซีเบอร์ DM74LS164 และทำการแลทซ์ค้างไว้เพื่อเป็นข้อมูลป้อนให้ไมโครคอนโทรลเลอร์ เนื่องจากข้อมูลที่ทำการส่งมาจากภาคส่งนั้น เป็นข้อมูลขนาด 10 บิต แต่เนื่องจากไอซี DM74LS164 เป็น 8-Bit Serial In / Parallel Out Shift Register ดังนั้นจำเป็นต้องใช้ DM74LS164 จำนวนสองตัวนำมาต่อขนานกัน เพื่อทำการเพิ่มรีจิสเตอร์ให้มี 10 บิต ตามที่เราต้องการ ข้อมูลที่ได้ทำการส่งต่อให้ไอซีแลทซ์เพื่อทำการแลทซ์ค้างไว้เพื่อเป็นข้อมูลป้อนให้กับไมโครคอนโทรลเลอร์ โดยจะใช้ไอซีเบอร์ MM74HC373 ซึ่งเป็น 3-STATE Octal D-Type Latch เนื่องจากไอซีเบอร์นี้เป็นแลทซ์ขนาด 8 บิต เมื่อต้องการข้อมูลขนาด 10 บิต จึงต้องทำการต่อ MM74HC373 2 ตัวขนานกันเช่นกันโดยวงจรส่วนนี้จะถูกควบคุมโดยสัญญาณนาฬิกาจากวงจรนับ และพัลส์จากวงจรโมโนสเตเบิล

5.3 วงจรแยก Sync

วงจรแยก Sync มีความสำคัญอย่างมาก เนื่องจากการทำงานของวงจรทั้งภาครับและภาคส่ง จะทำงานเข้ากันได้ต้องอาศัยซิงค์จากสัญญาณวีดีโอเป็นตัวกำหนด การแยกซิงค์นั้นเราจะใช้ไอซีสำเร็จรูป LM1881 ซึ่งจะมีวงจรการต่อใช้งานตามรูปที่ 5.4 ซึ่งสัญญาณที่เราต้องการมี 3 สัญญาณด้วยกัน คือ 1 สัญญาณ เวย์ริคคอด , 2 สัญญาณฮอริซอนทอล และสัญญาณเบิร์ส โดยที่สัญญาณเวย์ริคคอดและสัญญาณฮอริซอนทอล จะเป็นตัวกำหนดการแปลงสัญญาณที่ส่งมาของไมโครคอนโทรลเลอร์ ส่วนสัญญาณเบิร์สนั้นจะเป็นตัวกำหนดการเริ่มต้นของวงจรมับส่วนที่กล่าวมาแล้ว



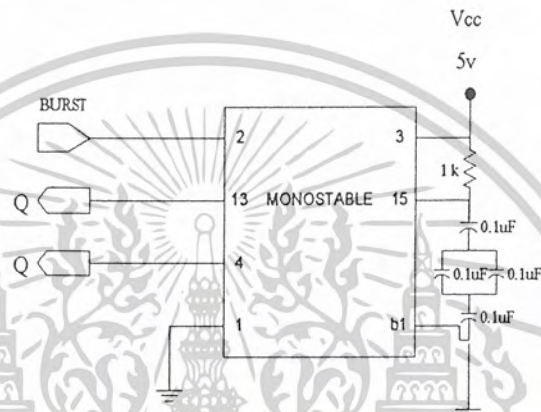
รูปที่ 5.4 วงจรแยกซิงค์

จากรูปพบว่า สัญญาณเวย์ริคคอดและสัญญาณฮอริซอนทอล จะถูกส่งให้ส่วนควบคุม (MCS-51) และสัญญาณเบิร์สจะส่งให้วงจรโมโนสเตเบิล เพื่อทำการผลิตพัลส์ไปควบคุมวงจรมับ คือ เป็นตัวกำหนดให้วงจรมับเริ่มต้นนับนั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.4 วงจรโมโนสเตเบิล

วงจรโมโนสเตเบิล จะมีหน้าที่สร้างพัลส์ เพื่อกำหนดการเริ่มต้นนับของวงจรมับและกำหนดพัลส์เพื่อไปเคลียร์วงจรมับ เปลี่ยนสัญญาณจากอนุกรมเป็นขนาน ซึ่งวงจรโมโนสเตเบิลนี้จะใช้ไอซีตัวเรีจรูปเบอร์ M74HC123A มีการต่อใช้งานดังรูปที่ 5.5



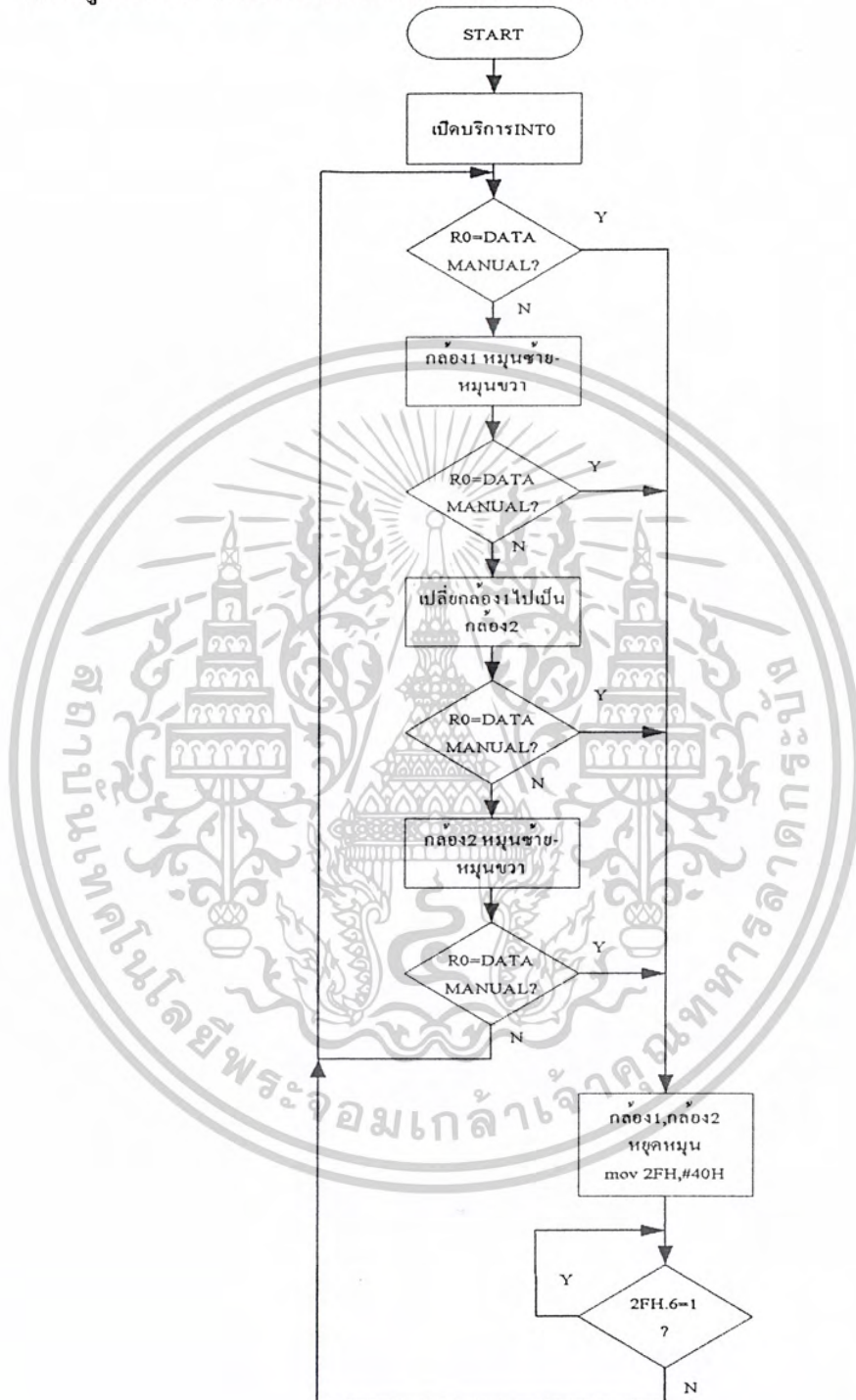
รูปที่ 5.5 วงจรโมโนสเตเบิล

5.5 ส่วนของไมโครคอนโทรลเลอร์ (MCS-51)

เป็นส่วนที่ทำการควบคุมการทำงานของวงจรมับ โดยที่ตรวจสอบสัญญาณที่ส่งมาและทำการแปลงสัญญาณที่ส่งมา เพื่อนำข้อมูลที่ได้ไปควบคุมกล้องโทรทัศน์วงจรมับ ตามที่ต้องการ ซึ่งการควบคุมนี้เราสามารถที่จะทำการเปลี่ยนแปลงได้โดยการเปลี่ยน โปรแกรมทางภาคส่งและภาครับได้ตามต้องการ

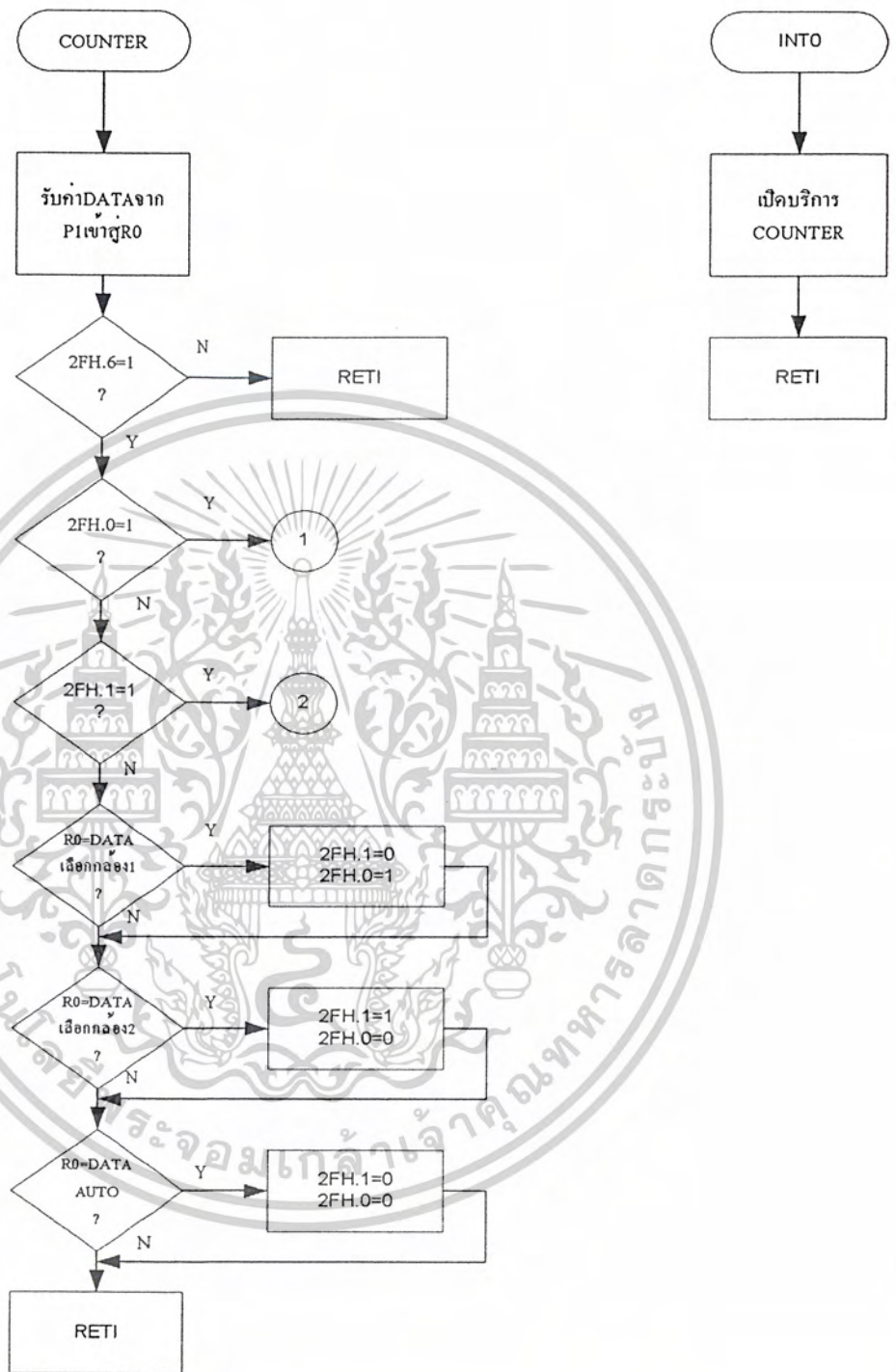
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.6 แผนภูมิแสดงการทำงานของไมโครคอนโทรลเลอร์ภาครับ



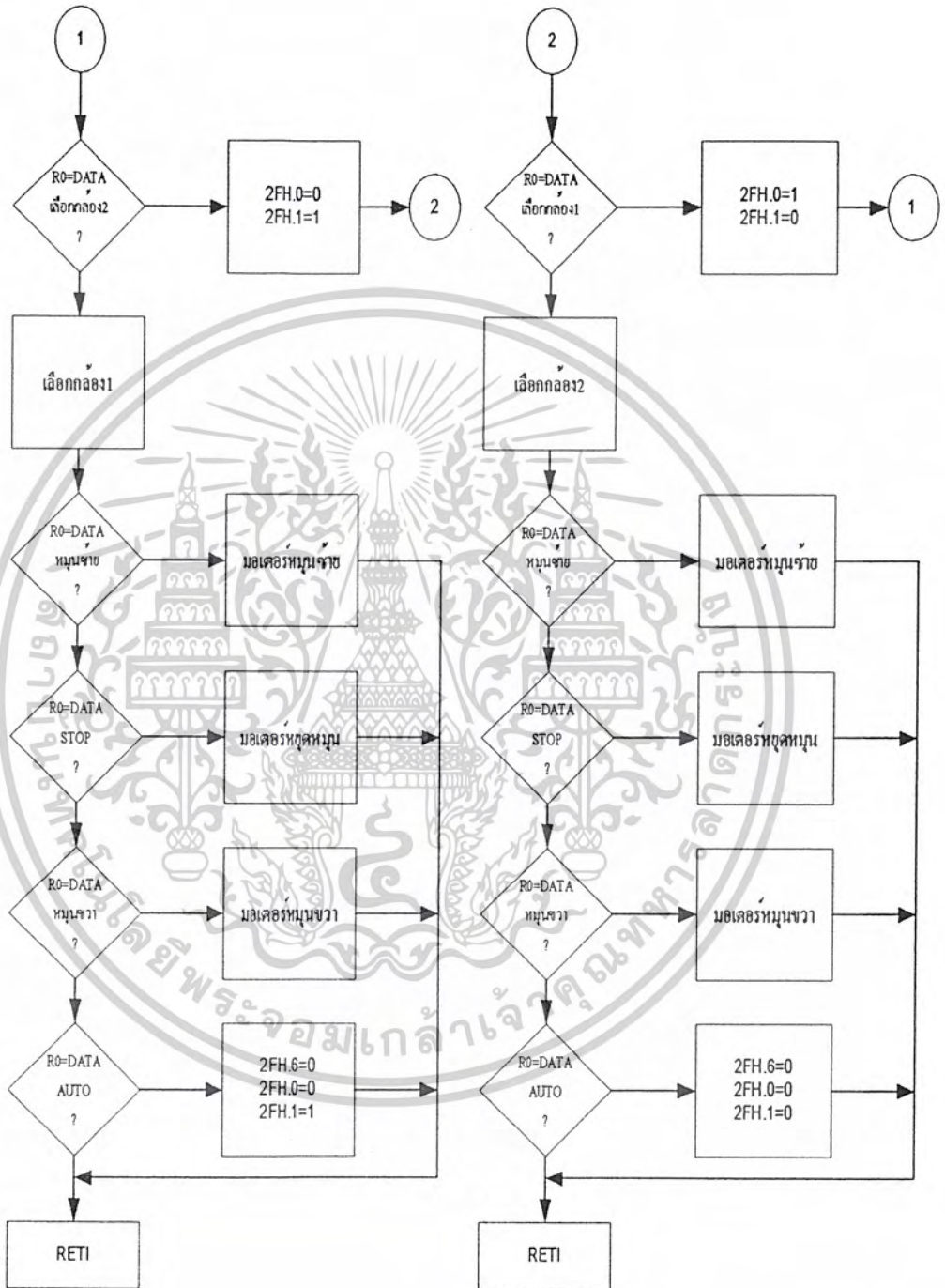
รูปที่ 5.6 แผนภูมิการทำงานของไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.7 แผนภูมิ การทำงานของไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.8 แผนภูมิการทำงานของไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.7 วงจรขั้วมอเตอร์

การทำงานของวงจรขั้วมอเตอร์โดยที่ θ จะทำหน้าที่ในการบังคับทิศทางจะให้หมุนซ้ายหรือหมุนขวาโดยการกลับทิศของแรงดันหรือกระแสในการขั้วมอเตอร์ โดยตารางการควบคุม θ (เฟส) มีดังนี้

PHASE	OUT A	OUT B
H	H	L
L	L	H

ตารางที่ 5.1 ตารางการควบคุม θ (เฟส)

ส่วนการควบคุมของขนาดกระแสจะควบคุมโดยขา I0,I1 โดยมีดังนี้

I0	I1	OUTPUT CURRENT
L	L	$V_{REF}/10 R_S = I_{TRIP}$
H	L	$V_{REF}/15 R_S = 2/3 I_{TRIP}$
L	H	$V_{REF}/30 R_S = 1/3 I_{TRIP}$
H	H	0

ตารางที่ 5.2 ตารางการควบคุมขนาดกระแส

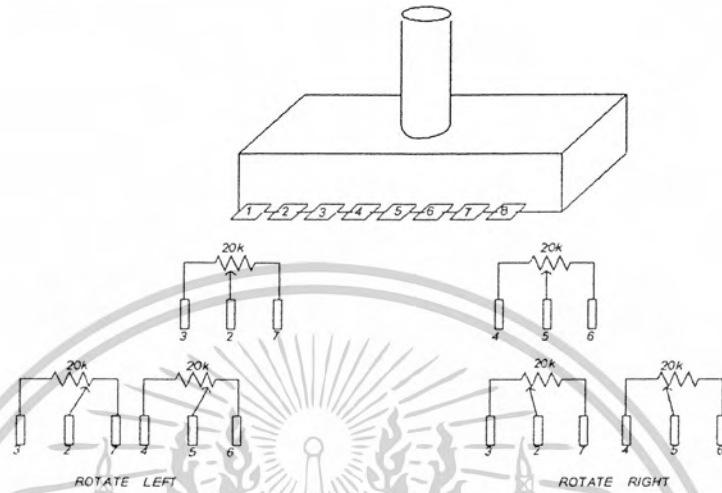
โดยเรากำหนดให้ $V_{REF}=5V$, $R_S=1\Omega$ เพราะฉะนั้นจะมีความสามารถในการขับกระแสมากที่สุด

$$I_{TRIP}=V_{REF}/10R_S=5/(10 \times 1)=0.5A$$

การควบคุมการหมุนถ้าต้องการจะเปลี่ยนทิศทางในการหมุนเราต้องให้มอเตอร์นั้นหยุดหมุนก่อนก่อนที่จะสั่งการทำงานหมุนกลับอีกทิศหนึ่งเพื่อที่จะป้องกันไม่ให้มอเตอร์เสียหาย

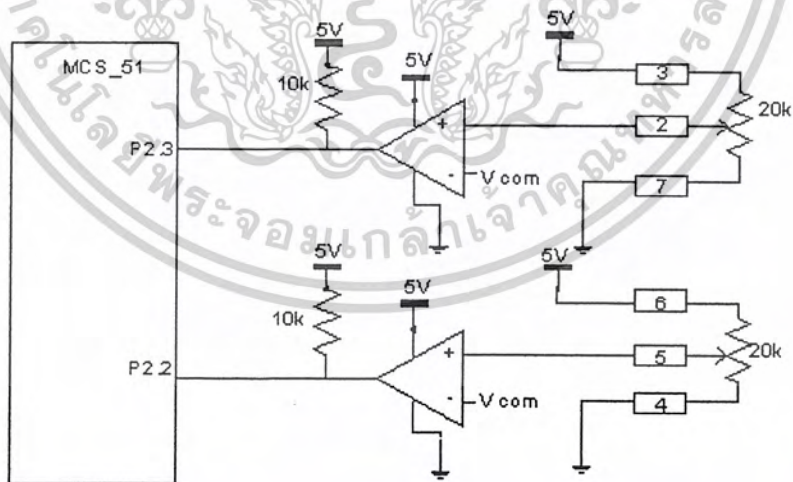
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากโครงสร้างภายในของมอเตอร์จะมีโครงสร้างของ R ปรับค่าได้อยู่ 2 ตัวซึ่งมีค่า = 20k โดยมีโครงสร้างดังนี้



รูปที่ 5.9 แสดงโครงสร้างภายในของ R ภายในมอเตอร์

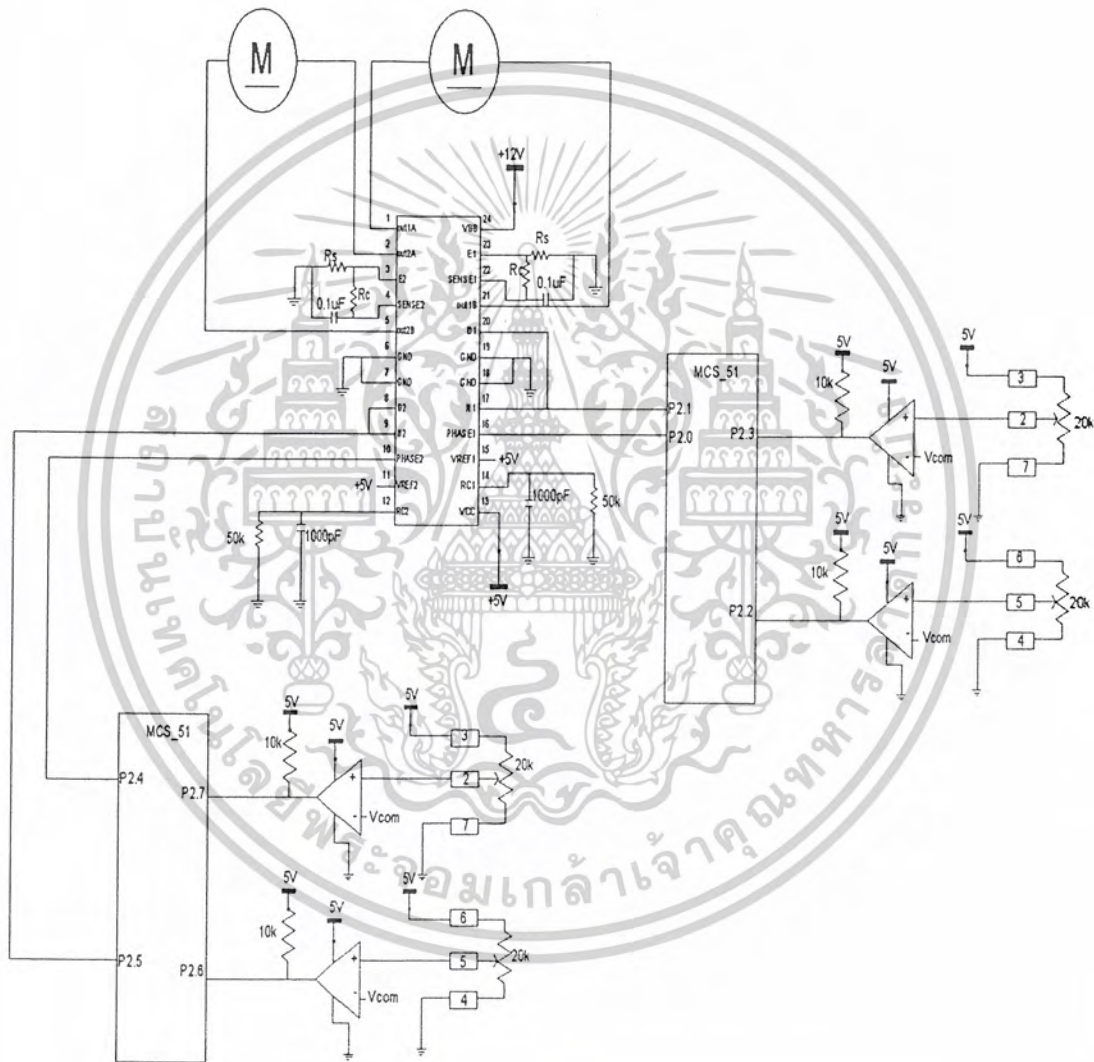
โดยเราจะนำโครงสร้างตัวนี้เป็นตัวเซ็นเซอร์หมุนของมอเตอร์ในโหมดอัลตราโซนิกดังรูปที่ 5.10



รูปที่ 5.10 โครงสร้างควบคุมการหมุนของมอเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรนี้จะเป็นตัวกำหนดคองศาของการหมุนของมอเตอร์โดยการปรับค่าแรงดัน V_{COM} ซึ่ง P2.2 และ P2.3 ทำหน้าที่ในการตรวจเช็คการองศาของการหมุนโดย P2.2 ทำหน้าที่เช็คคองศาการหมุนซ้าย P2.3 เช็คคองศาการหมุนขวาและเมื่อ P2.2 กับ P2.3 ทำการตรวจเช็คเจอมันจะส่งข้อมูลไปควบคุมให้มอเตอร์ควบคุมในทิศทางที่ตรงกันข้ามกับการหมุนของก่อนหน้านี้



รูปที่ 5.11 วงจรรวมของการขับมอเตอร์โดยที่ $R_s=1\Omega$, $R_c=1k\Omega$

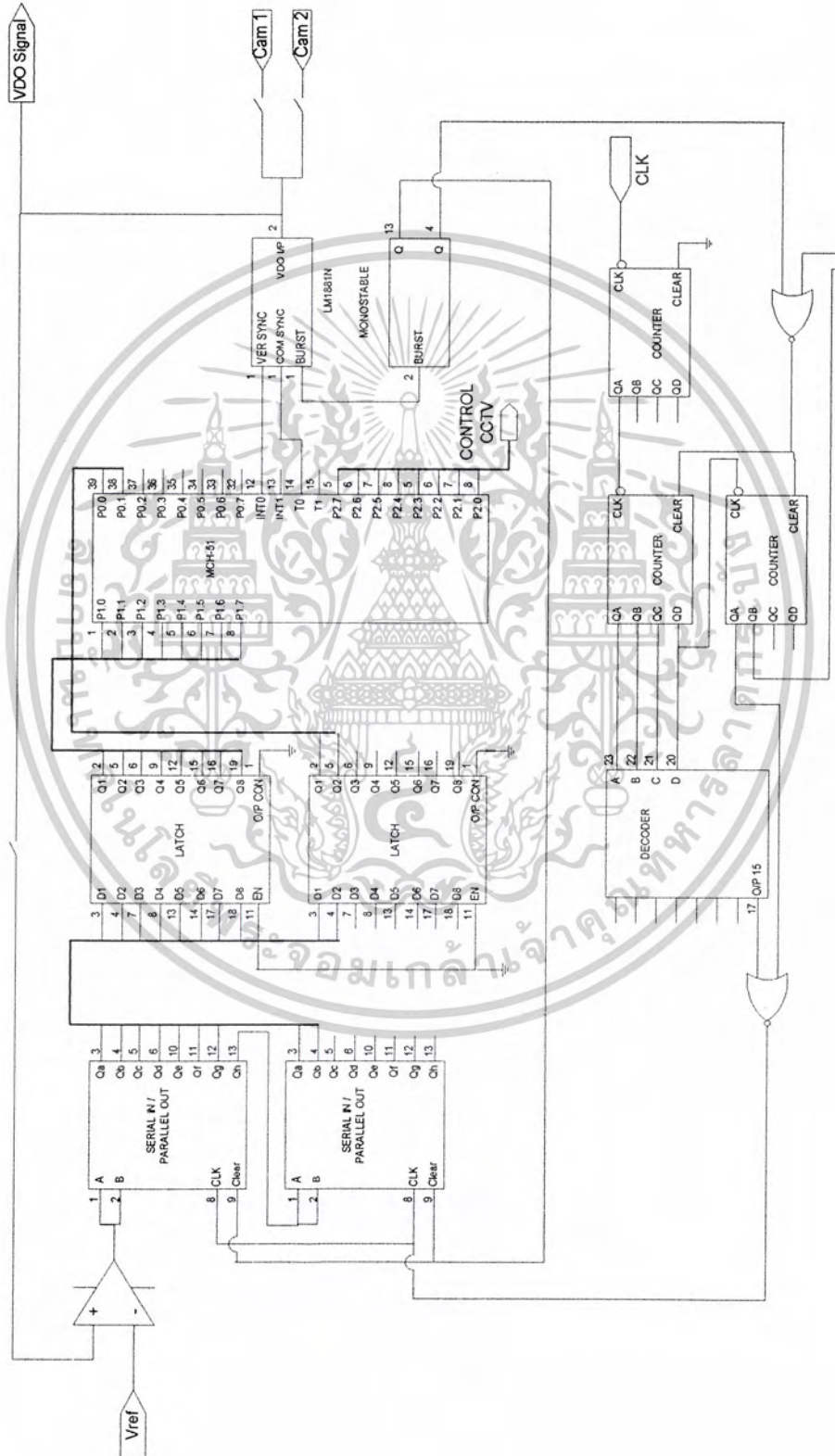
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.8 อธิบายการทำงานของภาครับสัญญาณ

สัญญาณที่ทำการส่งมากับสัญญาณวีดีโอ คือสัญญาณดิจิทัลขนาด 10 บิต ซึ่งส่งมาในรูปแบบสัญญาณอนุกรม วงจรภาครับจะทำการเปลี่ยนจากสัญญาณดิจิทัลแบบอนุกรม มาเป็นสัญญาณดิจิทัลแบบขนาน โดยอาศัยสัญญาณการส่งข้อมูลเข้าจากวงจรเคาท์เตอร์ข้อมูลคำสั่งหลังจากถูกเปลี่ยนเป็นสัญญาณขนานขนาด 10 บิต แล้วจะถูกนำข้อมูลมาแลทช์ (Latch) ค้างไว้ที่แลทช์อเนบิล (Latch Enable) เพื่อทำการค้างข้อมูลไว้ ทำให้ไมโครคอนโทรลเลอร์สามารถอ่านข้อมูลได้ทันที

การรับข้อมูลของไมโครคอนโทรลเลอร์นั้น เนื่องจากตำแหน่งการส่งข้อมูลถูกกำหนดจากภาคส่ง ดังนั้น ไมโครคอนโทรลเลอร์ภาครับจะทำการรับข้อมูลทุก ๆ เส้น ฮอริซอนตอล ซิงโครไนซ์ ที่ 13 ของทุก ๆ เส้น เวอร์ติคอล ซิงโครไนซ์ โดยจะมีหลักการทำงานคล้ายกับภาคส่งคือ ไมโครคอนโทรลเลอร์จะทำการรับสัญญาณเวอร์ติคอล ซิงโครไนซ์ จากวงจรแยกซิงค์ แล้วเริ่มทำการนับสัญญาณฮอริซอนตอล ซิงโครไนซ์ จนถึงเส้นที่ 13 จึงทำการเปิดพอร์ตข้อมูล โดยไมโครคอนโทรลเลอร์จะทำการเช็คข้อมูลบิตเริ่มต้นและบิตสุดท้ายก่อน เพื่อป้องกันความผิดพลาดในการรับข้อมูล จากนั้นจะทำการเปรียบเทียบข้อมูลคำสั่งว่าตรงกับคำสั่งใด ก็จะปฏิบัติตามคำสั่งนั้น โดยไมโครคอนโทรลเลอร์จะทำงานในโหมด Auto ตลอดเวลาจนกว่าจะได้รับคำสั่ง Manual จากภาคส่ง โดยเมื่อทราบข้อมูลที่ภาคส่งต้องการแล้ว จะทำการส่งสัญญาณควบคุมการหมุนมอเตอร์ซึ่งควบคุมการหมุนของกล่องให้ทำงานตามที่ภาครับต้องการ

ข้อมูลที่ทำกรรับมานั้น ต้องเป็นข้อมูลที่ตรงกับภาคส่ง ภาครับจึงจะสามารถปฏิบัติตามได้ โดยข้อมูลเปรียบเทียบจะมีข้อมูลดังตารางที่ 4.1 ถ้าข้อมูลที่ได้รับเป็นข้อมูลที่ไม่ตรงตามตาราง ไมโครคอนโทรลเลอร์ก็จะแปลความหมายว่าให้ทำงานในโหมด Auto



รูปที่ 5.12 วงจรภาพรับสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

วิธีการทดลองและผลการทดลอง

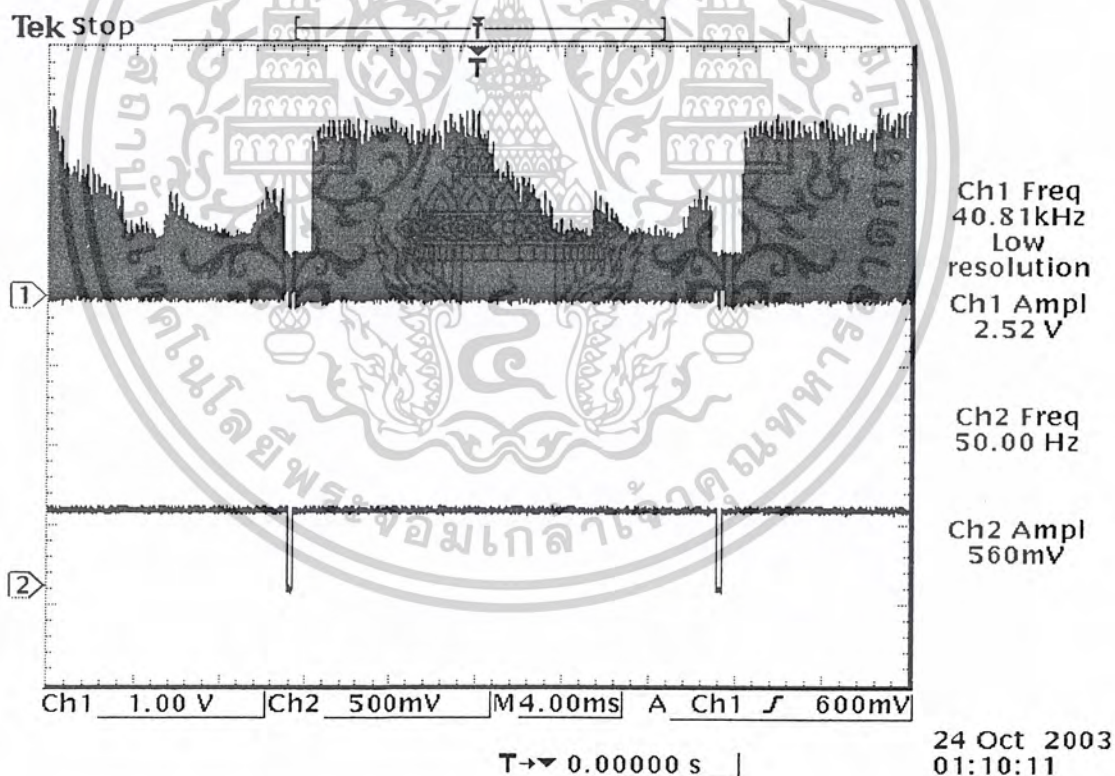
เริ่มต้นจากการทำการทดสอบวงจรย่อยแต่ละส่วนที่ประกอบกันเป็นวงจรรวมทั้งภาครับและภาคส่ง โดยเริ่มจาก

6.1 สัญญาณเวกเตอร์คอด ซิงโครไนซ์

เป็นสัญญาณซิงค์แนวตั้ง โดยทำการต่อวงจรของ IC เบอร์ LM 1881 สัญญาณที่วัดได้สัญญาณพัลส์ความถี่ 50 Hz โดยทำการวัดเทียบกับสัญญาณวีดีโอ

โดยกำหนด CH1 เป็นสัญญาณวีดีโอ

CH2 เป็นสัญญาณเวกเตอร์คอด ซิงโครไนซ์



รูปที่ 6.1 สัญญาณเวกเตอร์คอด ซิงโครไนซ์ กับสัญญาณวีดีโอ

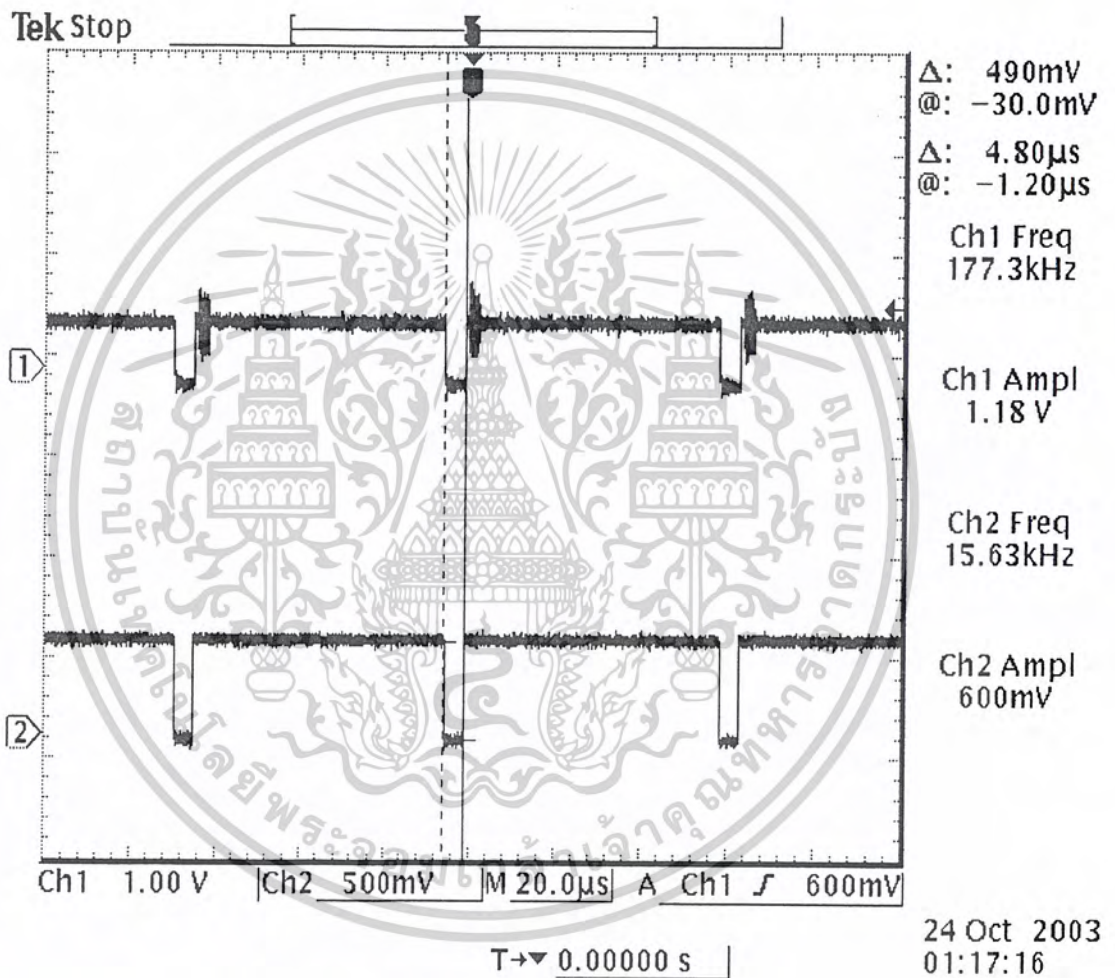
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.2 สัญญาณฮอริซอนตอล ซิงโครไนซ์

เป็นสัญญาณซิงค์แนวอน จะมิลักษณะเป็นสัญญาณพัลส์สี่เหลี่ยมมีความถี่ 15,625 Hz โดยทำการวัดเทียบกับสัญญาณวิดีโอ ซึ่งวัดจาก IC เบอร์ 1881 เช่นกัน

โดยกำหนด CH1 เป็นสัญญาณวิดีโอ

CH2 เป็นสัญญาณฮอริซอนตอล ซิงโครไนซ์



รูปที่ 6.2 สัญญาณฮอริซอนตอล ซิงโครไนซ์ กับสัญญาณวิดีโอ

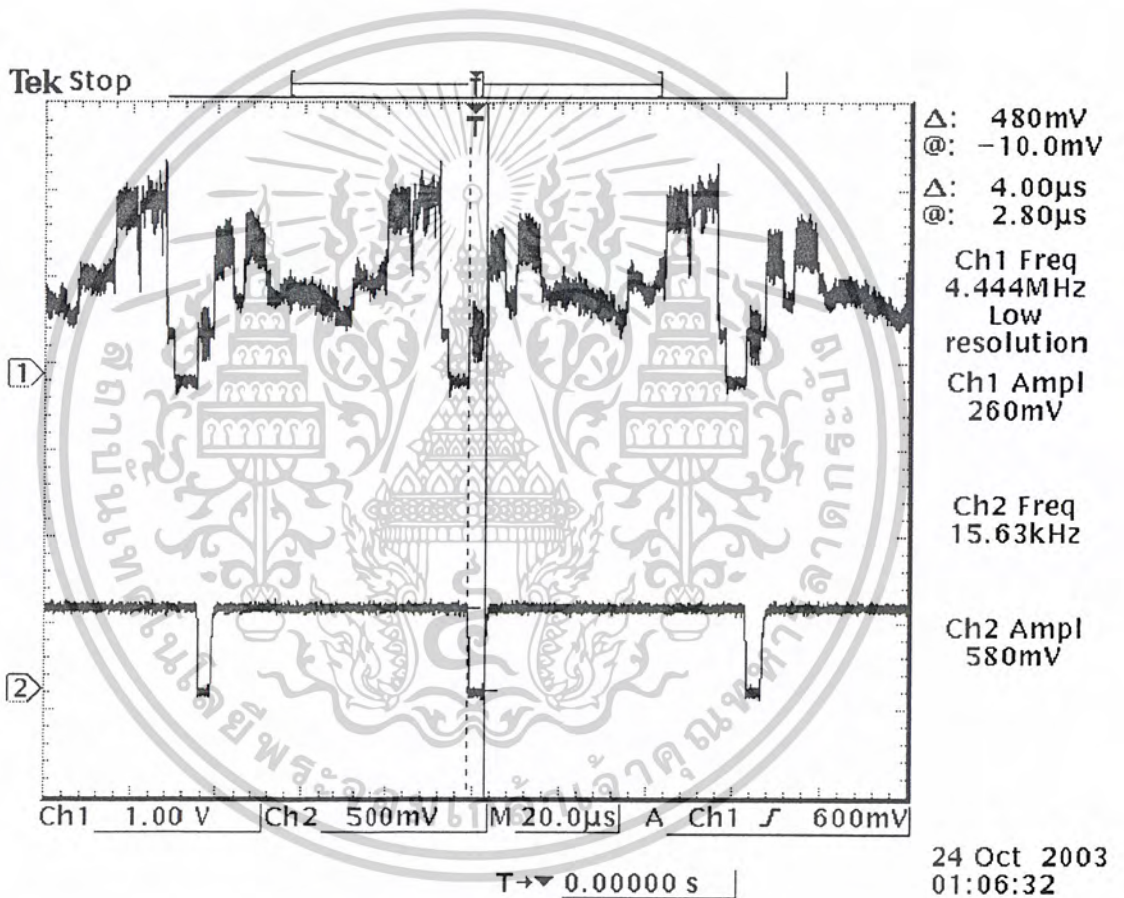
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.3 สัญญาณเบิร์ส (Burst)

เป็นสัญญาณซึ่งใช้กำหนดจังหวะของโมโนสเตเบิล ในวงจรทั้งภาครับและภาคส่ง ซึ่งจะมีลักษณะเป็นพัลส์ที่มีความถี่เท่ากับสัญญาณซอริซอนตอล ซิงโครไนซ์ โดยจะทำการวัดเทียบกับสัญญาณวีดีโอ

โดยกำหนด CH1 เป็นสัญญาณวีดีโอ

CH2 เป็นสัญญาณเบิร์ส



รูปที่ 6.3 สัญญาณเบิร์ส

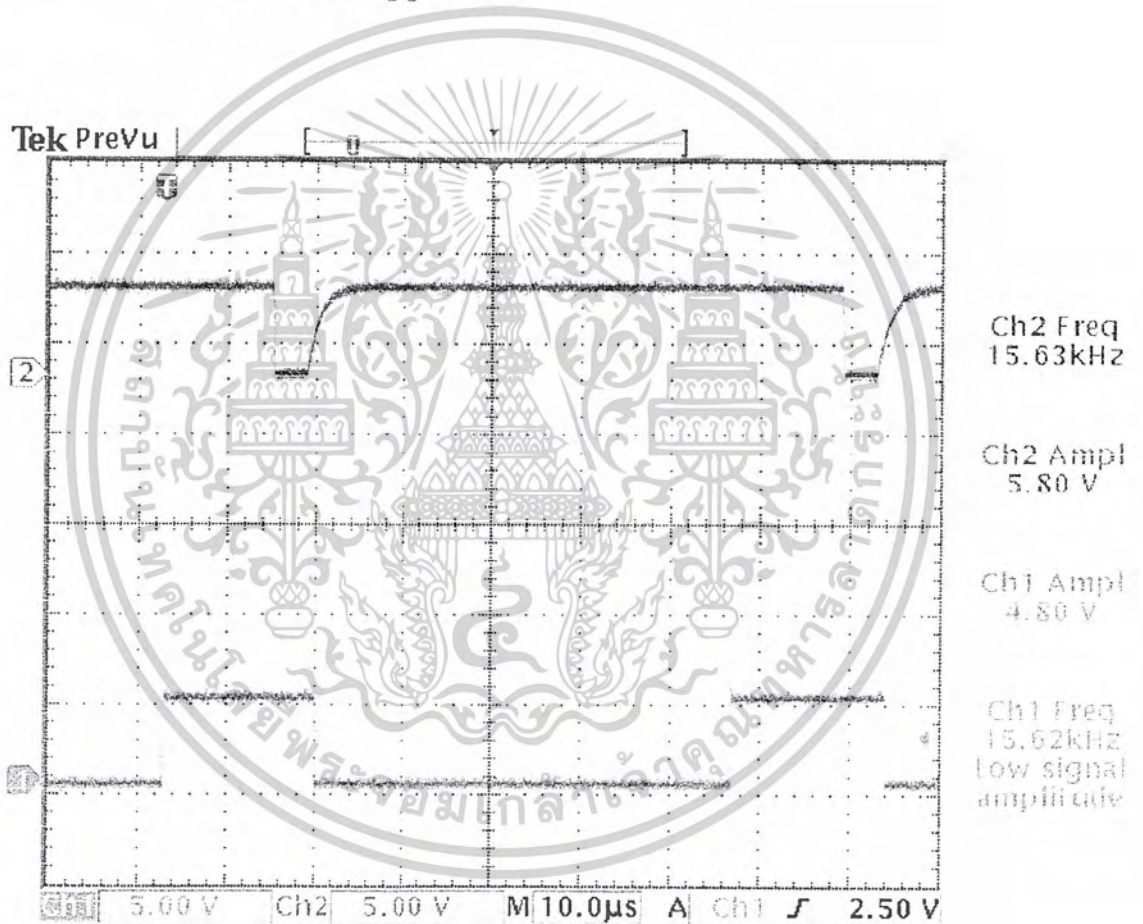
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.4 สัญญาณโมโนสเตเบิล (Mono Stable) และสัญญาณเบียร์ส

จากการทำงานของวงจร เราจะใช้สัญญาณเบียร์สเป็นตัวทริก (Trig) วงจร โมโนสเตเบิลเพื่อนำสัญญาณโมโนสเตเบิลไปควบคุมวงจรเคาท์เตอร์ จึงต้องทราบลักษณะของสัญญาณโมโนสเตเบิลโดยวัดเทียบกับสัญญาณเบียร์ส

โดยกำหนด CH1 เป็นสัญญาณโมโนสเตเบิล

CH2 เป็นสัญญาณเบียร์ส

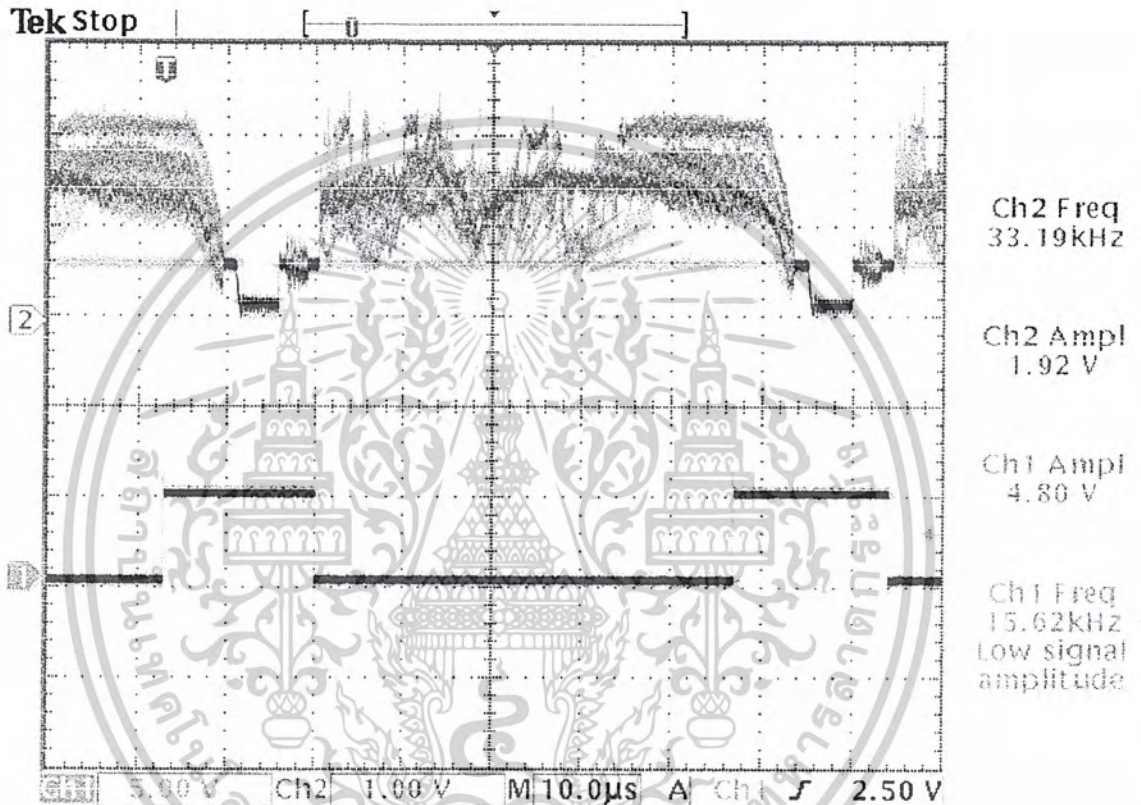


รูปที่ 6.4 สัญญาณโมโนสเตเบิล และสัญญาณเบียร์ส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.5 สัญญาณโมนอสเตเบิลเทียบกับสัญญาณวีดีโอ

โดยกำหนด CH1 เป็นสัญญาณโมนอสเตเบิล
CH2 เป็นสัญญาณวีดีโอ



รูปที่ 6.5 สัญญาณโมนอสเตเบิลเทียบกับสัญญาณวีดีโอ

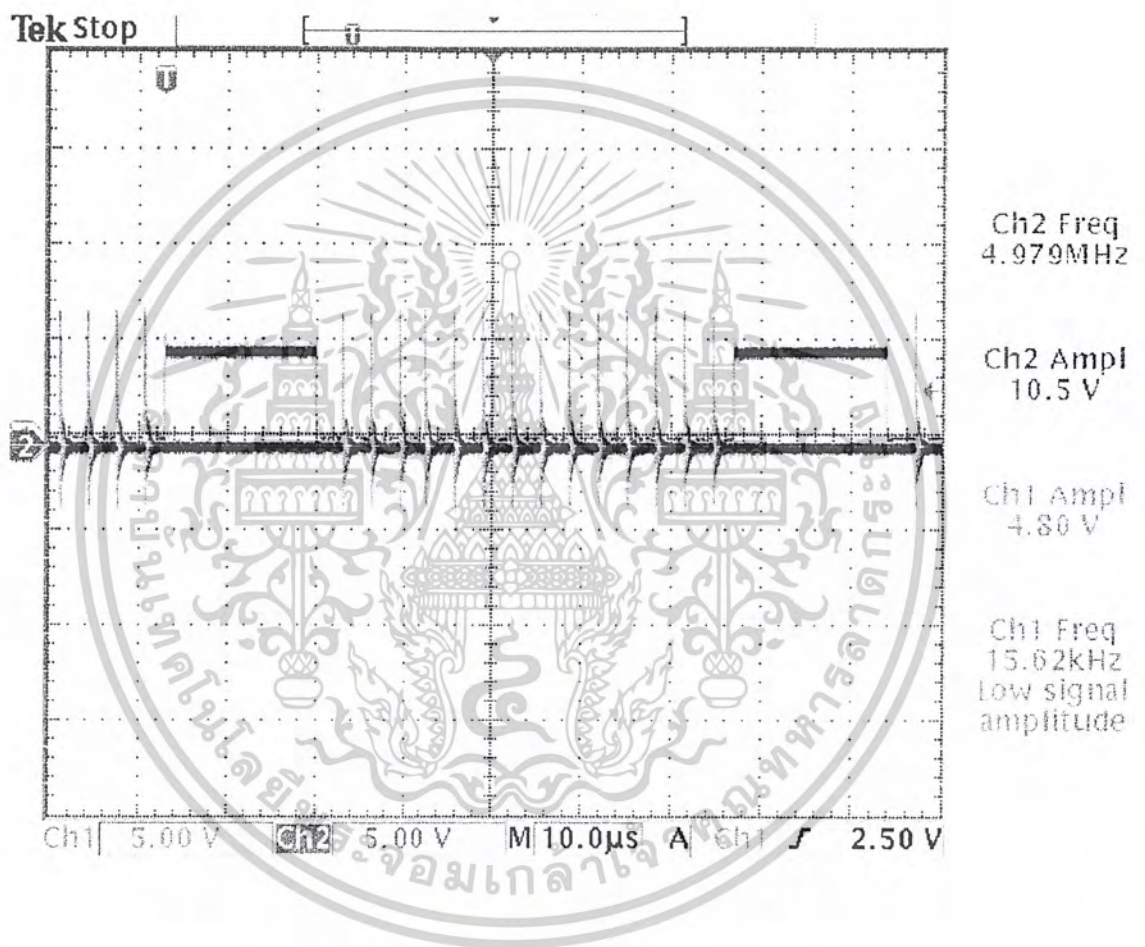
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.6 สัญญาณโมโนสเตเบิลและสัญญาณนาฬิกา (Clock) จากเคาท์เตอร์

ทำการวัดสัญญาณโมโนสเตเบิลเทียบกับสัญญาณนาฬิกาที่ใช้ในการชีพข้อมูลทั้งทางภาคส่งและภาครับ

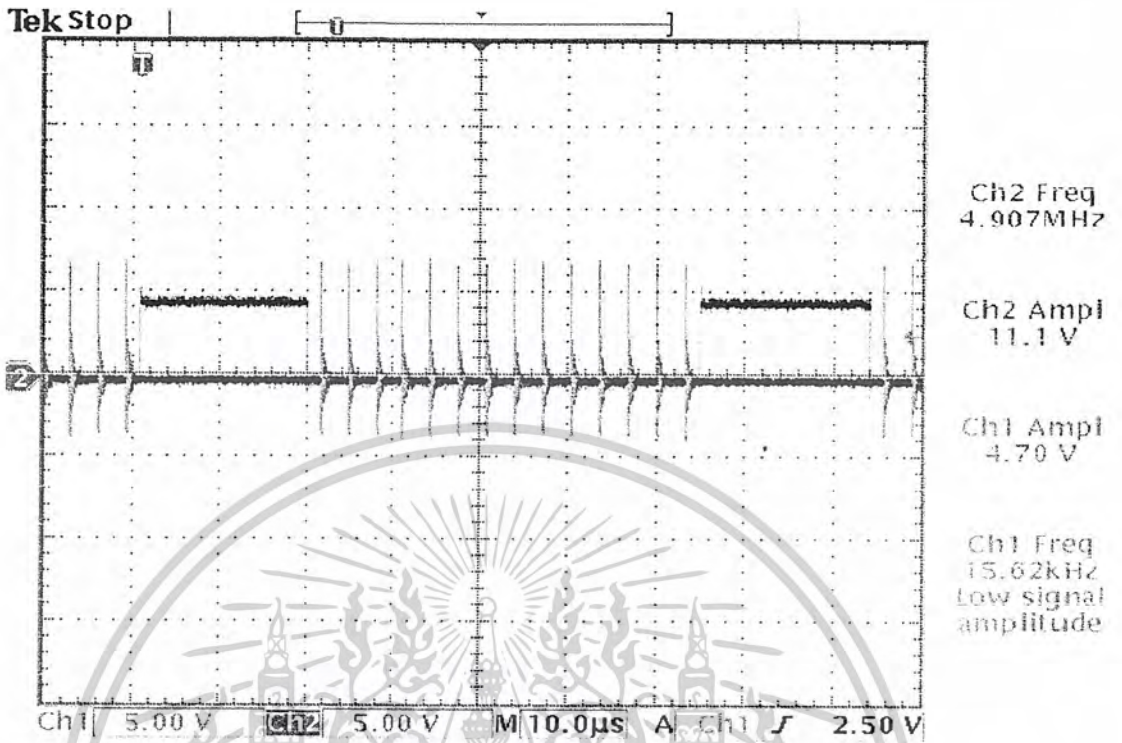
โดยกำหนด CH1 เป็นสัญญาณโมโนสเตเบิล

CH2 เป็นสัญญาณนาฬิกา



รูปที่ 6.6 สัญญาณโมโนสเตเบิลและสัญญาณนาฬิกา (Clock) จากเคาท์เตอร์ภาคส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.7 สัญญาณโมโนสเตเบิลและสัญญาณนาฬิกา (Clock) จากเคาท์เตอร์ภาครับ

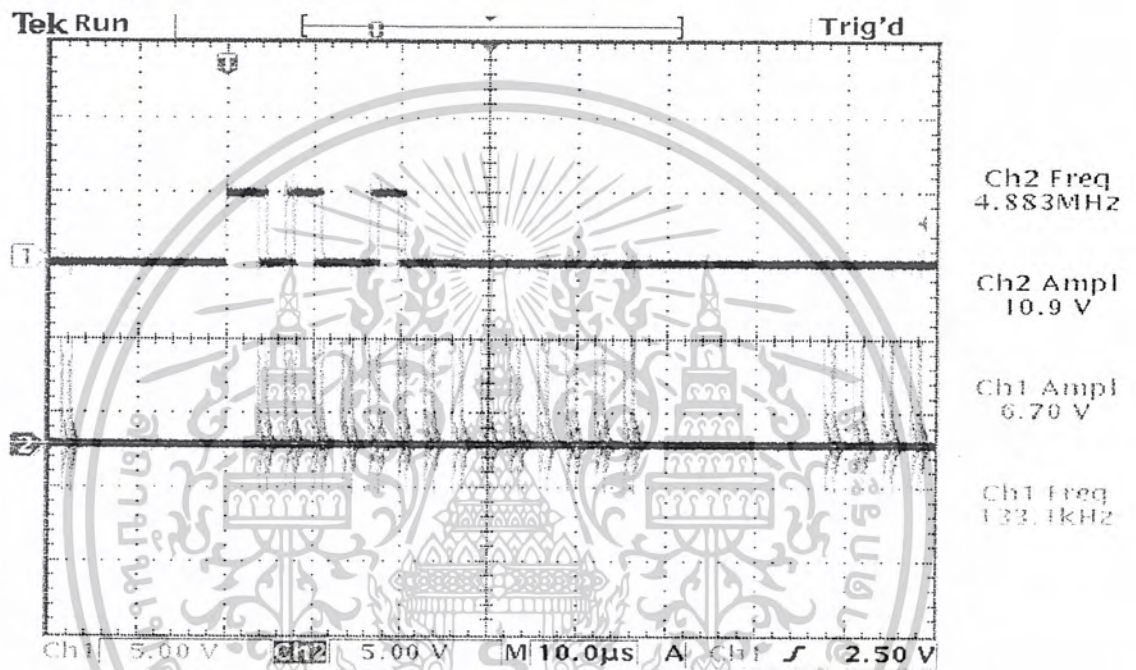
เนื่องจากทั้งภาคส่งและภาครับใช้วงจรกำเนิดสัญญาณนาฬิกาคนละตัวกัน ดังนั้น ความถี่ของสัญญาณนาฬิกาจึงไม่เท่ากัน อันเป็นผลมาจากปัจจัยในอุปกรณ์เอง เราจึงนำสัญญาณโมโนสเตเบิลมาเป็นตัวอ้างอิง เนื่องจากสัญญาณโมโนสเตเบิลจะถูกสร้างจากการทริกของสัญญาณเบิรซ์ของสัญญาณวีดีโอ ทำให้สัญญาณโมโนสเตเบิลมีจังหวะการทำงานที่พร้อมกันทั้งภาครับและภาคส่ง

จากผลการทดลองรูปที่ 6.6 ของภาคส่ง และรูปที่ 6.7 ของภาครับ พบว่า ถ้าเอาสัญญาณโมโนสเตเบิลเป็นตัวอ้างอิง สัญญาณนาฬิกาของภาคส่งและภาครับจะทำงานไม่พร้อมกัน ทำให้เราสามารถรับข้อมูลได้อย่างถูกต้อง สาเหตุที่ต้องออกแบบให้สัญญาณมีลักษณะดังกล่าว ก็เพื่อให้มีการรับข้อมูลได้ถูกต้องเมื่อสัญญาณมีการดีเลย์ (Delay) โดยค่าความกว้างระหว่างขอบขาของสัญญาณโมโนสเตเบิลและสัญญาณนาฬิกาของภาคส่งต้องมีความกว้างมากกว่าทางภาครับ

6.7 สัญญาณควบคุมเทียบกับสัญญาณนาฬิกา

ทำการวัดสัญญาณควบคุมเทียบกับสัญญาณนาฬิกา เพื่อทำการเปรียบเทียบดูผลว่าข้อมูลที่ถูกซิงค์เข้าโดยสัญญาณนาฬิกามีค่าตรงกับสัญญาณที่ส่งจากภาคส่งหรือไม่ ถ้ามีค่าคลาดเคลื่อนต้องทำการปรับเปลี่ยนสัญญาณนาฬิกาใหม่ โดยทำการวัดข้อมูลดังนี้

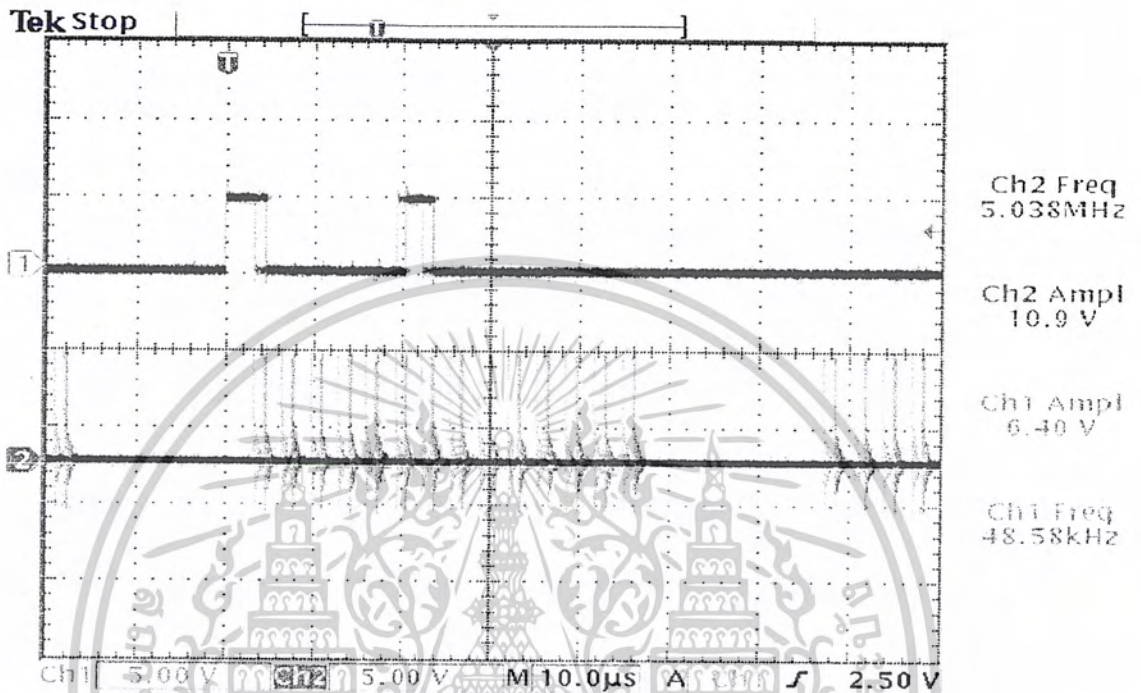
6.7.1 สัญญาณ Auto เทียบกับสัญญาณนาฬิกา



รูปที่ 6.8 สัญญาณ Auto เทียบกับสัญญาณนาฬิกา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

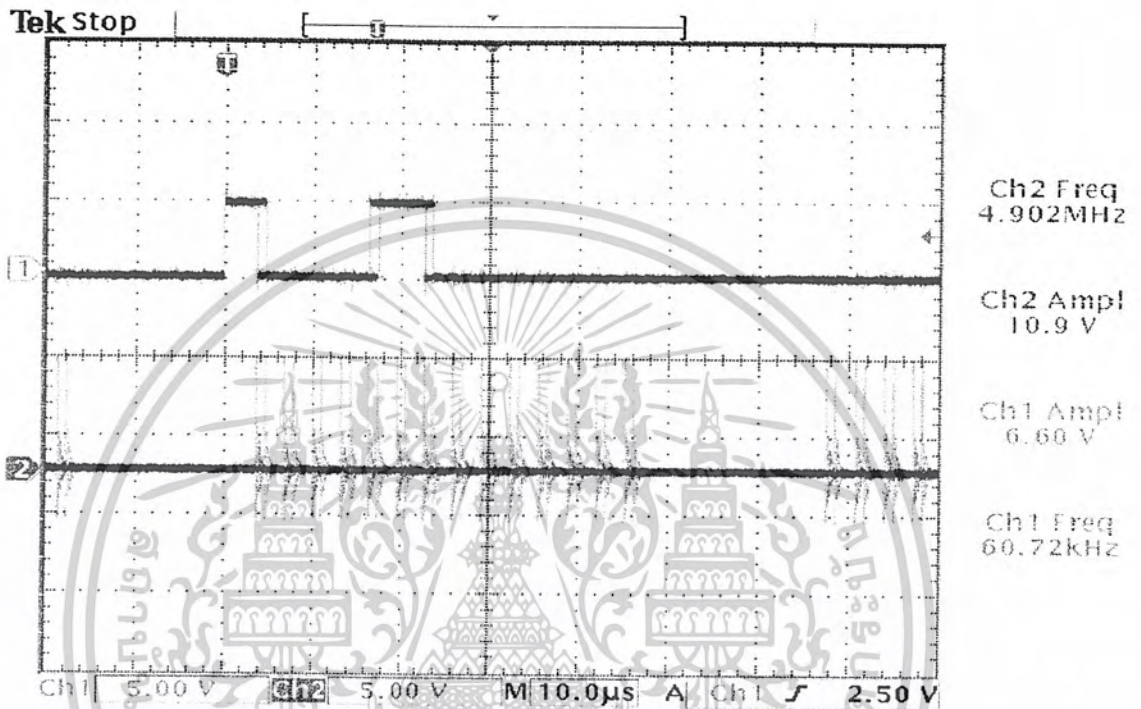
6.7.2 สัญญาณ Manualเทียบกับสัญญาณนาฬิกา



รูปที่ 6.9 สัญญาณ Manual เทียบกับสัญญาณนาฬิกา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

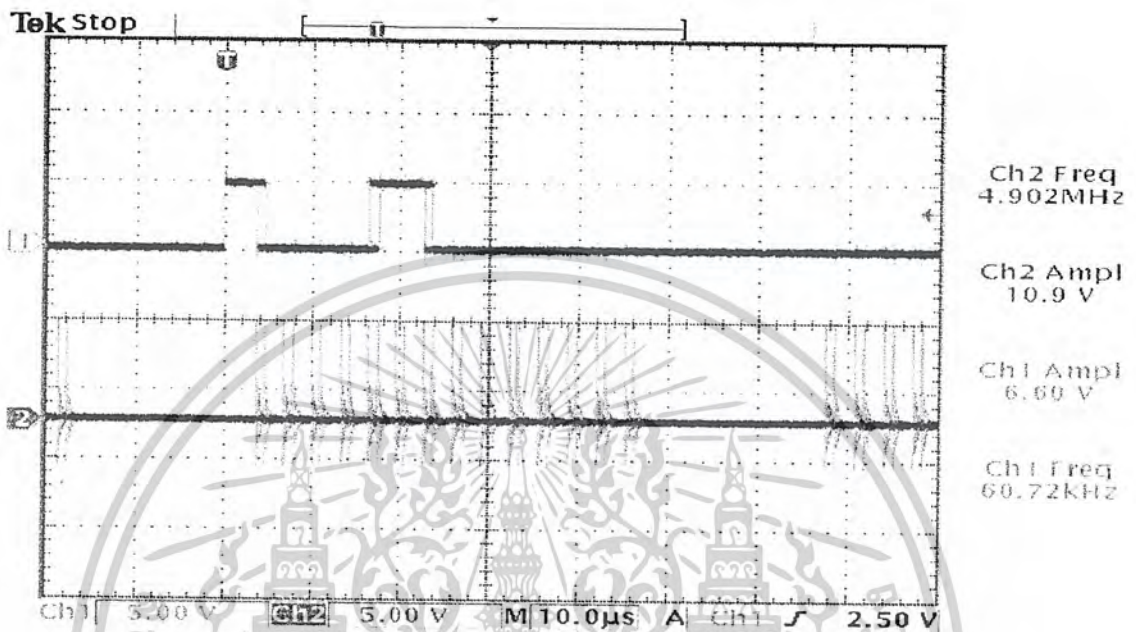
6.7.3 สัญญาณ เลี้ยวขวาเทียบกับสัญญาณนาฬิกา



รูปที่ 6.10 สัญญาณเลี้ยวขวาเทียบกับสัญญาณนาฬิกา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.7.4 สัญญาณเลี้ยวซ้าย เทียบกับสัญญาณนาฬิกา



รูปที่ 6.11 สัญญาณเลี้ยวซ้าย เทียบกับสัญญาณนาฬิกา

การทดลองวงจรขั้นต่อไปคือ

หลังจากทำการวัดสัญญาณที่ตำแหน่งต่าง ๆ ในวงจร เมื่อทำการปรับแต่งสัญญาณให้เป็นไปตามทฤษฎีและผลจากการคำนวณแล้วทำการต่อวงจรทั้งภาครับและภาคส่งให้สมบูรณ์แล้วทำการส่งสัญญาณควบคุมจากภาคส่งไปยังภาครับ โดยยังไม่ต้องรวมสัญญาณควบคุมกับสัญญาณวิดีโอ (ส่งสัญญาณอนุกรมดิจิทัลขนาด 10 บิตโดยตรง) ทำการตรวจสอบข้อมูลที่ไมโครคอนโทรลเลอร์ที่ภาครับได้ว่าตรงกับข้อมูลที่ส่งหรือไม่

ผลการตรวจสอบวงจรพบว่าไมโครคอนโทรลเลอร์ภาครับสามารถรับข้อมูลได้อย่างถูกต้อง ขั้นตอนต่อไปทำการรวมสัญญาณควบคุมไปกับสัญญาณวิดีโอ เนื่องจากสัญญาณวิดีโอมีการแกว่งตลอดเวลาถึงแม้จะเป็นช่วงที่ไม่มีสัญญาณภาพก็ตาม จึงต้องมีการปรับตั้งค่าแรงดันอ้างอิงของวงจรเปรียบเทียบแรงดันที่ภาครับให้มีความสัมพันธ์กับค่าขนาดแรงดัน (Amplitude) ของสัญญาณดิจิทัลที่

ส่งมาให้ดี มิฉะนั้นจะไม่สามารถรับข้อมูลได้ แต่ขนาดของแรงดันที่ทำการส่งไปต้องมีค่ามากกว่าแรงดันอ้างอิงเสมอ

ผลการทดลอง ภาครับสามารถรับข้อมูลที่ส่งมาจากภาคส่งได้อย่างถูกต้อง โดยการวัดข้อมูลได้จากวงจรแลตซ์ จากนั้นก็ให้ไมโครคอนโทรลเลอร์นำค่าข้อมูลคำสั่งที่รับได้ไปควบคุมการทำงานของกล้อ่ง ถ้ากล้อ่งทำงานตามต้องการ ก็สามารถสรุปได้ว่าโครงการนี้ประสบความสำเร็จโดยสมบูรณ์ ผลที่ได้จากการทดลองนี้คือ ภาคส่งสามารถควบคุมกล้อ่งได้อย่างสมบูรณ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7

สรุปและวิจารณ์

จากการสร้างเครื่องควบคุมการทำงานของกล้องโทรทัศน์วงจรปิด และเลือกภาพแสดงบนจอ โดยควบคุมผ่านทางสายสัญญาณวีดีโอนี้ การที่จะทำให้โครงการทำงานได้อย่างมีประสิทธิภาพและมีเสถียรภาพ จะต้องมีการออกแบบวงจรที่ดีและรอบคอบ มีความแม่นยำในการกำหนดค่าตัวแปรต่าง ๆ เช่น การกำหนดคาบเวลาในการรับและส่งสัญญาณของวงจรเคาท์เตอร์ เป็นต้น และอุปกรณ์ต่าง ๆ ที่ใช้ในวงจรต้องมีคุณภาพสูงและต้องเลือกใช้ให้เหมาะสม เพราะปัจจัยต่าง ๆ เหล่านี้ ล้วนเป็นปัจจัยที่มีผลต่อการรวมสัญญาณควบคุมกับสัญญาณวีดีโอเป็นอย่างมาก ถ้ามีการทำงานที่ผิดพลาด

อาจทำให้ภากรับไม่สามารถรับสัญญาณและแปลความหมายสัญญาณควบคุมได้ หรืออาจรับและแปลผิดเพี้ยนได้ รวมทั้งอาจทำให้ภาพที่ได้ถูกรบกวนจากสัญญาณที่ใส่เข้าไป ภาพอาจลំมได้

โครงการชิ้นนี้จะช่วยให้การใช้ระบบโทรทัศน์วงจรปิดมีประสิทธิภาพมากขึ้น โดยมีประสิทธิภาพทัดเทียมกับระบบที่มีลักษณะเดียวกัน ซึ่งมีราคาแพงมาก อีกทั้งโครงการนี้ยังสามารถปรับแต่งให้เหมาะสมกับสถานที่ที่ติดตั้งได้อีกด้วย

สำหรับโครงการนี้ วงจรที่นำมาใช้นับว่าเป็นวงจรที่ไม่ซับซ้อนและยุ่งยากมากนัก โดยนำความรู้ที่เรียนมาและค้นคว้าเพิ่มเติมประยุกต์ขึ้นมาเป็นโครงการ ซึ่งโครงการนี้ยังมีข้อจำกัดบางประการ ดังนั้น เพื่อให้ประสิทธิภาพในการทำงานที่ดีขึ้นจึงต้องมีการพัฒนาและปรับปรุงอุปกรณ์บางตัว เพื่อให้มีความเหมาะสมกับการใช้งานในสถานที่ต่าง ๆ มากยิ่งขึ้น

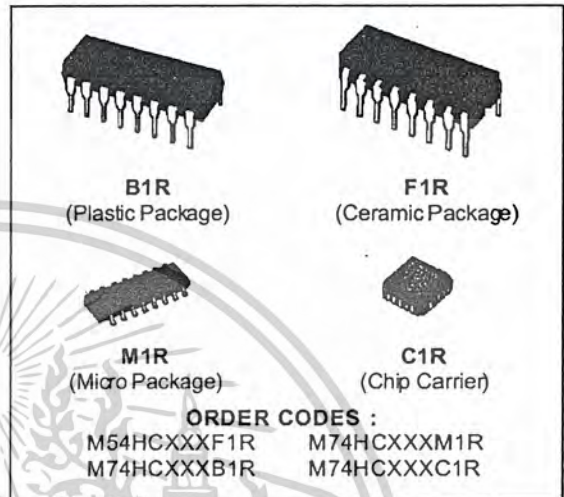


ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DUAL RETRIGGERABLE MONOSTABLE MULTIVIBRATOR

- **HIGH SPEED**
t_{PD} = 25 ns (TYP) at V_{CC} = 5V
- **LOW POWER DISSIPATION**
STANDBY STATE I_{CC} = 4 μA (MAX.) AT T_A = 25°C
ACTIVE STATE I_{CC} = 200 μA (TYP.) AT V_{CC} = 5V
- **HIGH NOISE IMMUNITY**
V_{NIH} = V_{NIL} = 28 % V_{CC} (MIN.)
- **OUTPUT DRIVE CAPABILITY**
10 LSTTL LOADS
- **SYMMETRICAL OUTPUT IMPEDANCE**
I_{OH} = I_{OL} = 4 mA (MIN.)
- **BALANCED PROPAGATION DELAYS**
t_{PLH} = t_{PHL}
- **WIDE OPERATING VOLTAGE RANGE**
V_{CC} (OPR) = 2 V TO 6 V
- **WIDE OUTPUT PULSE WIDTH RANGE**
t_{WOUT} = 120 ns ~ 60 s OVER AT V_{CC} = 4.5 V
- **PIN AND FUNCTION COMPATIBLE WITH**
54/74LS123



DESCRIPTION

The M54/74HC123 is a high speed CMOS MONOSTABLE multivibrator fabricated with silicon gate C²MOS technology. It achieves the high speed operation similar to equivalent LSTTL while maintaining the CMOS low power dissipation. There are two trigger inputs, A INPUT (negative edge) and B INPUT (positive edge). These inputs are valid for slow rising/falling signals, (tr = tf = 1 sec). The device may also be triggered by using the CLR input (positive-edge) because of the Schmitt-trigger input ; after triggering the output maintains the MONOSTABLE state for the time period determined by the external resistor Rx and capacitor Cx. When Cx ≥ 10nF and Rx ≥ 10KΩ, the output pulse width value is approssimatively given by the formula: t_{w(out)} = K • Cx • Rx.

Two different pulse width constant are available:
K ≅ 0.45 for HC123 K ≅ 1 for HC123A.

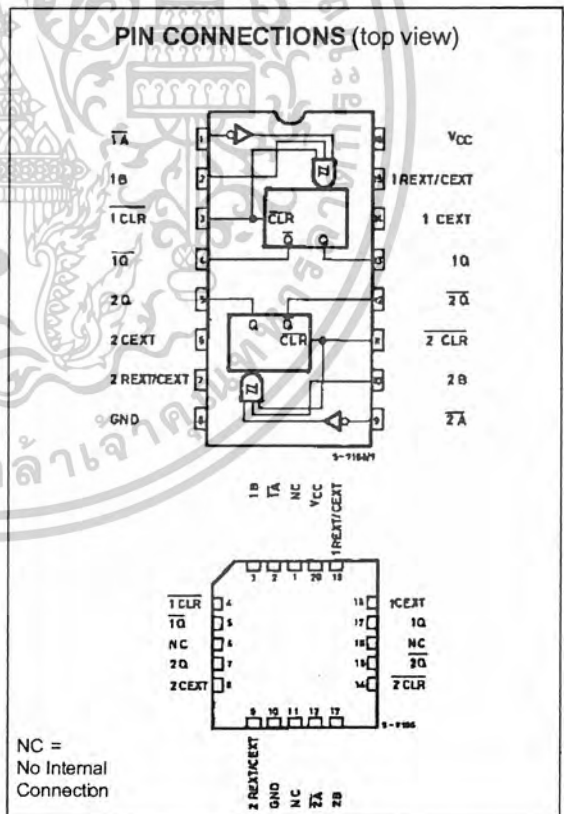
Taking CLR low breaks this MONOSTABLE STATE. If the next trigger pulse occurs during the MONOSTABLE period it makes the MONOSTABLE period longer. Limit for values of Cx and Rx :

Cx : NO LIMIT

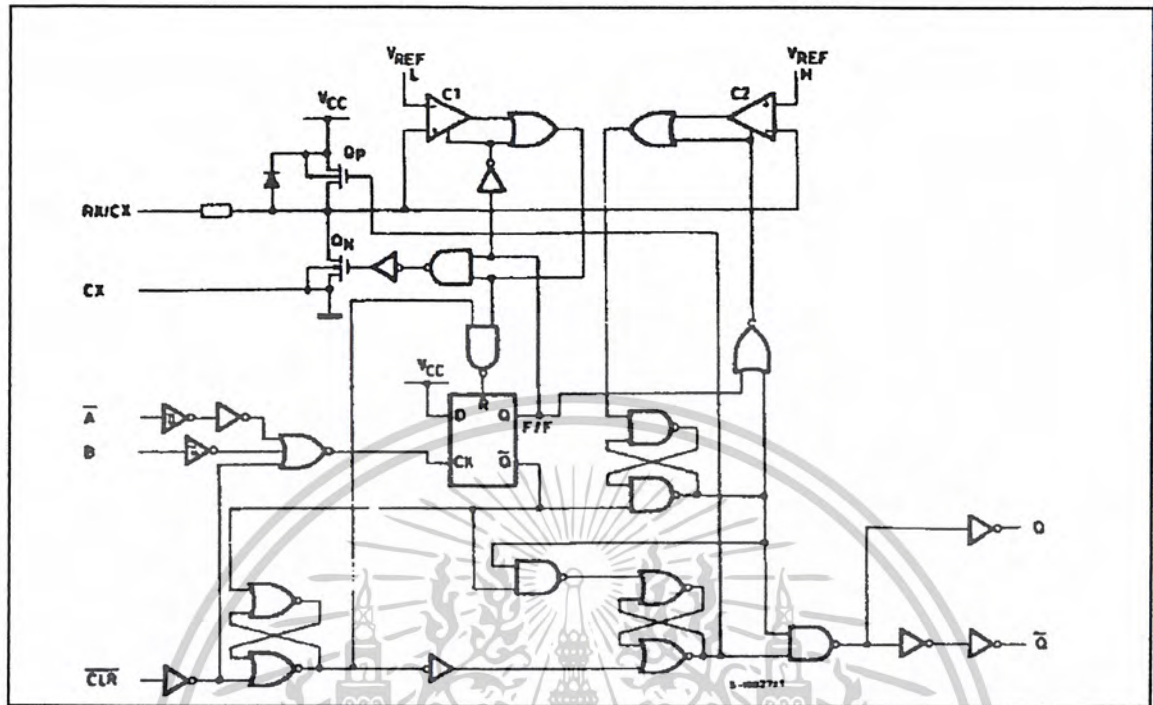
Rx : V_{CC} < 3.0 V 5 K Ω to 1 M Ω

V_{CC} ≥ 3.0 V 1 K Ω to 1 M Ω

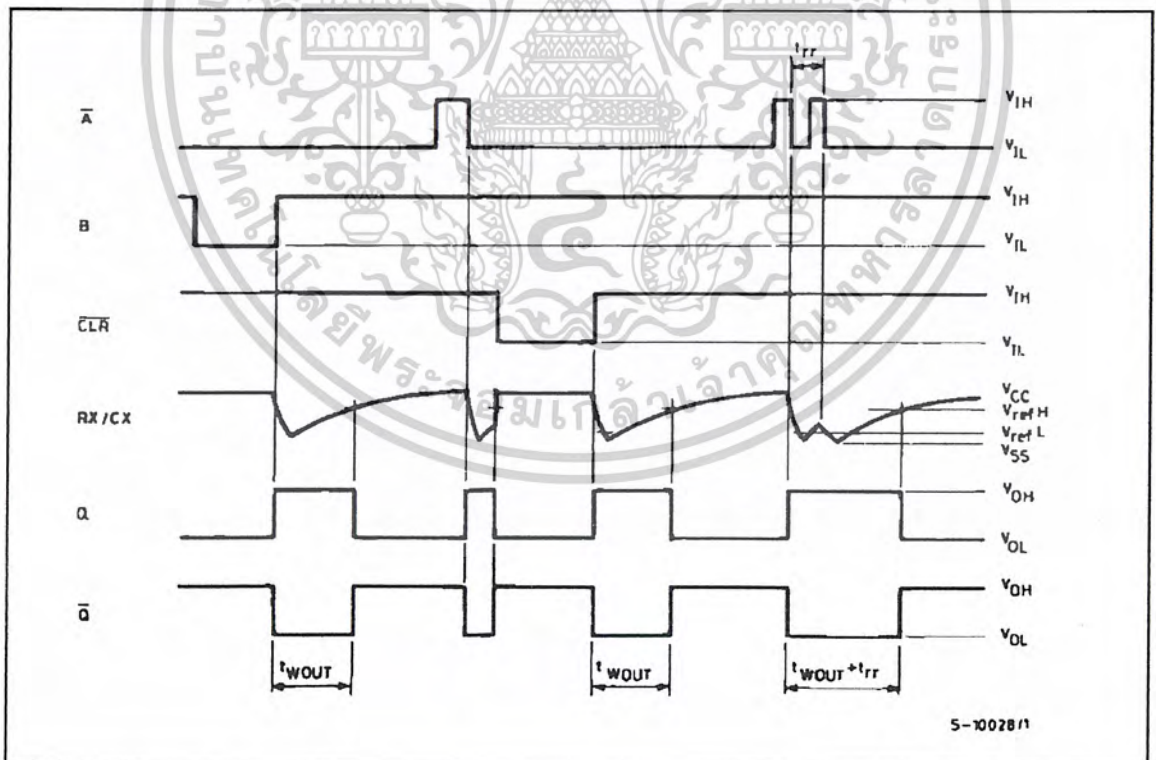
All inputs are equipped with protection circuits



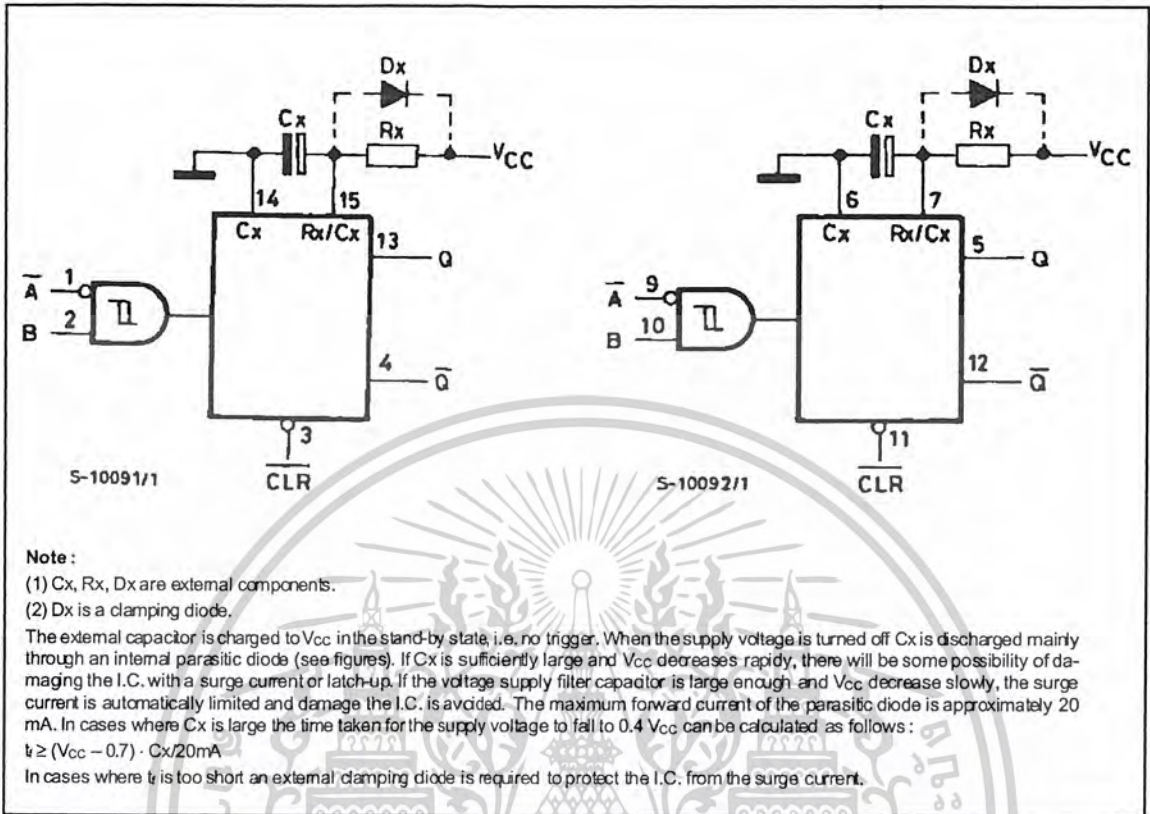
SYSTEM DIAGRAM



TIMING CHART



BLOCK DIAGRAM



FUNCTIONAL DESCRIPTION

STAND-BY STATE

The external capacitor, Cx, is fully charged to V_{CC} in the stand-by state. Hence, before triggering, transistor Qp and Qn (connected to the Rx/Cx node) are both turned-off. The two comparators that control the timing and the two reference voltage sources stop operating. The total supply current is therefore only leakage current.

TRIGGER OPERATION

Triggering occurs when :

- 1 st) A is "low" and B has a falling edge ;
- 2 nd) B is "high" and A has a rising edge ;
- 3 rd) A is low and B is high and C1 has a rising edge.

After the multivibrator has been retriggered comparator C1 and C2 start operating and Qn is turned on. Cx then discharges through Qn. The voltage at the node R/C external falls.

When it reaches V_{REFL} the output of comparator C1 becomes low. This in turn resets the flip-flop and Qn is turned off.

At this point C1 stops functioning but C2 continues to operate.

The voltage at R/C external begins to rise with a time constant set by the external components Rx, Cx.

Triggering the multivibrator causes Q to go high after internal delay due to the flip-flop and the gate. Q remains high until the voltage at R/C external rises again to V_{REFH}. At this point C2 output goes low and O goes low, C2 stop operating. That means that after triggering when the voltage R/C external returns to V_{REFH} the multivibrator has returned to its MONOSTABLE STATE. In the case where Rx · Cx are large enough and the discharge time of the capacitor and the delay time in the I.C. can be ignored, the width of the output pulse tw (out) is as follows :

$$t_{w(OUT)} = 0.46 C_x \cdot R_x \text{ (HC123)}$$

$$t_{w(OUT)} = C_x \cdot R_x \text{ (HC123A)}$$

LM1881, LM1881-X Video Sync Separator

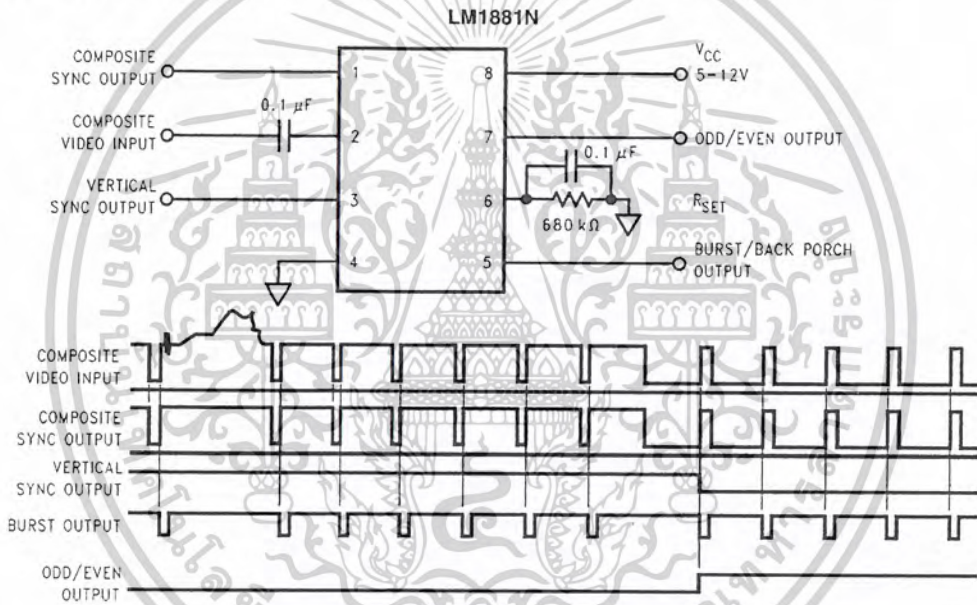
General Description

The LM1881 Video sync separator extracts timing information including composite and vertical sync, burst/back porch timing, and odd/even field information from standard negative going sync NTSC, PAL* and SECAM video signals with amplitude from 0.5V to 2V p-p. The integrated circuit is also capable of providing sync separation for non-standard, faster horizontal rate video signals. The vertical output is produced on the rising edge of the first serration in the vertical sync period. A default vertical output is produced after a time delay if the rising edge mentioned above does not occur within the externally set delay period, such as might be the case for a non-standard video signal.

Features

- AC coupled composite input signal
- >10 kΩ input resistance
- <10 mA power supply drain current
- Composite sync and vertical outputs
- Odd/even field output
- Burst gate/back porch output
- Horizontal scan rates to 150 kHz
- Edge triggered vertical output
- Default triggered vertical output for non-standard video signal (video games-home computers)
- -40°C to +85°C operation (LM1881-X)

Connection Diagram



Order Number LM1881M or LM1881N (0°C to +70°C)
Order Number LM1881M-X or LM1881N-X (-40°C to +85°C)
See NS Package Number M08A or N08E

00915001

*PAL in this datasheet refers to European broadcast TV standard "Phase Alternating Line", and not to Programmable Array Logic.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

Supply Voltage	13.2V
Input Voltage	3 V _{P-P} (V _{CC} = 5V) 6 V _{P-P} (V _{CC} ≥ 8V)
Output Sink Currents; Pins, 1, 3, 5	5 mA
Output Sink Current; Pin 7	2 mA

Package Dissipation (Note 2)	1100 mW
Storage Temperature Range	-65°C to +150°C
ESD Susceptibility (Note 3)	2 kV
Soldering Information	
Dual-In-Line Package (10 sec.)	260°C
Small Outline Package	
Vapor Phase (60 sec.)	215°C
Infrared (15 sec.)	220°C

Electrical Characteristics LM1881

V_{CC} = 5V; R_{SET} = 680 kΩ; T_A = 0°C to +70°C by correlation with 100% electrical testing at T_A = 25°C

Parameter	Conditions	Min	Typ (Note 4)	Max	Units
Supply Current	Outputs at Logic 1 V _{CC} = 5V V _{CC} = 12V		5.2	10	mA
			5.5	12	
DC Input Voltage	Pin 2	1.3	1.5	1.8	V
Input Threshold Voltage	(Note 5)	55	70	85	mV
Input Discharge Current	Pin 2; V _{IN} = 2V	6	11	16	μA
Input Clamp Charge Current	Pin 2; V _{IN} = 1V	0.2	0.8		mA
R _{SET} Pin Reference Voltage	Pin 6; (Note 6)	1.10	1.22	1.35	V
Composite Sync. & Vertical Outputs	I _{OUT} = 40 μA; Logic 1	V _{CC} = 5V	4.0	4.5	V
		V _{CC} = 12V	11.0		
	I _{OUT} = 1.6 mA Logic 1	V _{CC} = 5V	2.4	3.6	V
		V _{CC} = 12V	10.0		
Burst Gate & Odd/Even Outputs	I _{OUT} = 40 μA; Logic 1	V _{CC} = 5V	4.0	4.5	V
		V _{CC} = 12V	11.0		
Composite Sync. Output	I _{OUT} = -1.6 mA; Logic 0; Pin 1		0.2	0.8	V
Vertical Sync. Output	I _{OUT} = -1.6 mA; Logic 0; Pin 3		0.2	0.8	V
Burst Gate Output	I _{OUT} = -1.6 mA; Logic 0; Pin 5		0.2	0.8	V
Odd/Even Output	I _{OUT} = -1.6 mA; Logic 0; Pin 7		0.2	0.8	V
Vertical Sync Width		190	230	300	μs
Burst Gate Width	2.7 kΩ from Pin 5 to V _{CC}	2.5	4	4.7	μs
Vertical Default Time	(Note 7)	32	65	90	μs

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics LM1881-X

$V_{CC} = 5V$; $R_{SET} = 680\text{ k}\Omega$; $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$ by correlation with 100% electrical testing at $T_A = 25^\circ\text{C}$

Parameter	Conditions	Min	Typ	Max	Units
Supply Current	Outputs at Logic 1	$V_{CC} = 5V$	5.2	10	mA
		$V_{CC} = 12V$	5.5	12	
DC Input Voltage	Pin 2	1.3	1.5	1.8	V
Input Threshold Voltage		55	70	85	mV
Input Discharge Current	Pin 2; $V_{IN} = 2V$	6	11	16	μA
Input Clamp Charge Current	Pin 2; $V_{IN} = 1V$	0.2	0.8		mA
R_{SET} Pin Reference Voltage	Pin 6;	1.10	1.22	1.35	V
Composite Sync. & Vertical Outputs	$I_{OUT} = 40\text{ }\mu\text{A}$; Logic 1	$V_{CC} = 5V$	4.0	4.5	V
		$V_{CC} = 12V$	11.0		
	$I_{OUT} = 1.6\text{ mA}$ Logic 1	$V_{CC} = 5V$	2.4	3.6	V
		$V_{CC} = 12V$	10.0		
Burst Gate & Odd/Even Outputs	$I_{OUT} = 40\text{ }\mu\text{A}$; Logic 1	$V_{CC} = 5V$	4.0	4.5	V
		$V_{CC} = 12V$	11.0		
Composite Sync. Output	$I_{OUT} = -1.6\text{ mA}$; Logic 0; Pin 1		0.2	0.8	V
Vertical Sync. Output	$I_{OUT} = -1.6\text{ mA}$; Logic 0; Pin 3		0.2	0.8	V
Burst Gate Output	$I_{OUT} = -1.6\text{ mA}$; Logic 0; Pin 5		0.2	0.8	V
Odd/Even Output	$I_{OUT} = -1.6\text{ mA}$; Logic 0; Pin 7		0.2	0.8	V
Vertical Sync Width		140	230	588	μs
Burst Gate Width	2.7 k Ω from Pin 5 to V_{CC}	2.2	4	4.7	μs
Vertical Default Time		32	65	90	μs

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. For guaranteed specifications and test conditions, see the Electrical Characteristics. The guaranteed specifications apply only for the test conditions listed.

Note 2: For operation in ambient temperatures above 25°C , the device must be derated based on a 150°C maximum junction temperature and a package thermal resistance of 110°C/W , junction to ambient.

Note 3: ESD susceptibility test uses the "human body model, 100 pF discharged through a 1.5 k Ω resistor".

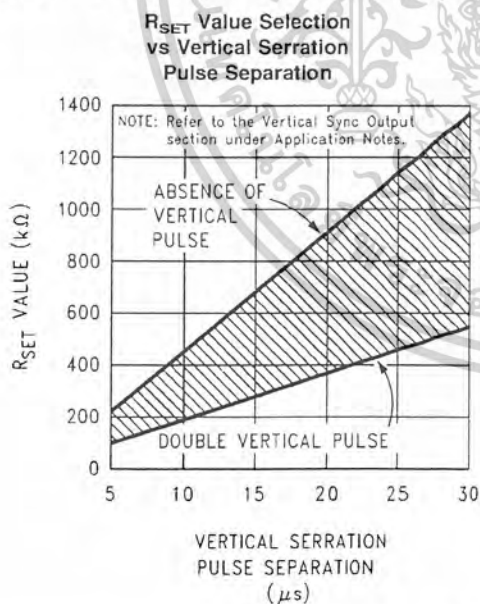
Note 4: Typical values are at $T_J = 25^\circ\text{C}$ and represent the most likely parametric norm.

Note 5: Relative difference between the input clamp voltage and the minimum input voltage which produces a horizontal output pulse.

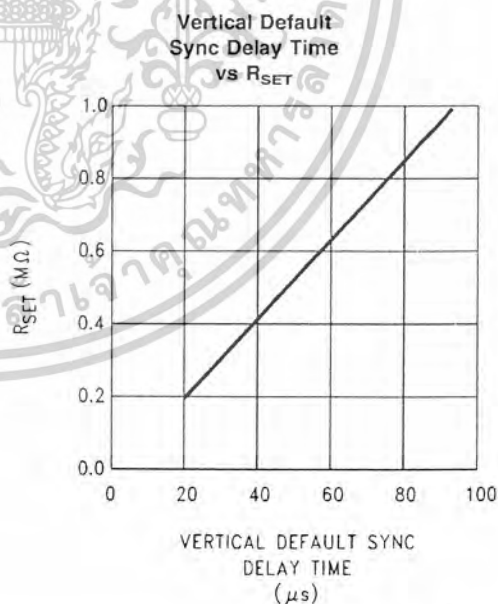
Note 6: Careful attention should be made to prevent parasitic capacitance coupling from any output pin (Pins 1, 3, 5 and 7) to the R_{SET} pin (Pin 6).

Note 7: Delay time between the start of vertical sync (at input) and the vertical output pulse.

Typical Performance Characteristics



00915007



00915008

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DM74LS165 8-Bit Parallel In/Serial Output Shift Registers

General Description

This device is an 8-bit serial shift register which shifts data in the direction of Q_A toward Q_H when clocked. Parallel-in access is made available by eight individual direct data inputs, which are enabled by a low level at the shift/load input. These registers also feature gated clock inputs and complementary outputs from the eighth bit.

Clocking is accomplished through a 2-input NOR gate, permitting one input to be used as a clock-inhibit function. Holding either of the clock inputs HIGH inhibits clocking, and holding either clock input LOW with the load input HIGH enables the other clock input. The clock-inhibit input should be changed to the high level only while the clock input is HIGH. Parallel loading is inhibited as long as the load input is HIGH. Data at the parallel inputs are loaded directly into the register on a HIGH-to-LOW transition of the shift/load input, regardless of the logic levels on the clock, clock inhibit, or serial inputs.

Features

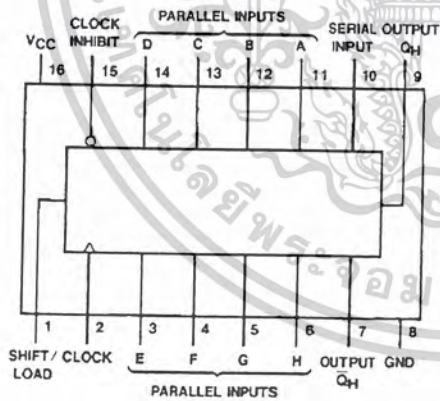
- Complementary outputs
- Direct overriding (data) inputs
- Gated clock inputs
- Parallel-to-serial data conversion
- Typical frequency 35 MHz
- Typical power dissipation 105 mW

Ordering Code:

Order Number	Package Number	Package Description
DM74LS165M	M16A	16-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150 Narrow
DM74LS165WM	M16B	16-Lead Small Outline Intergrated Circuit (SOIC), JEDEC MS-013, 0.300 Wide
DM74LS165N	N16E	16-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

Connection Diagram

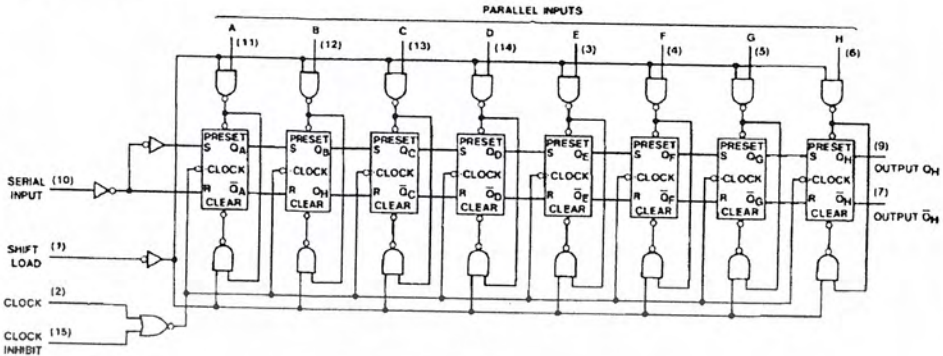


Function Table

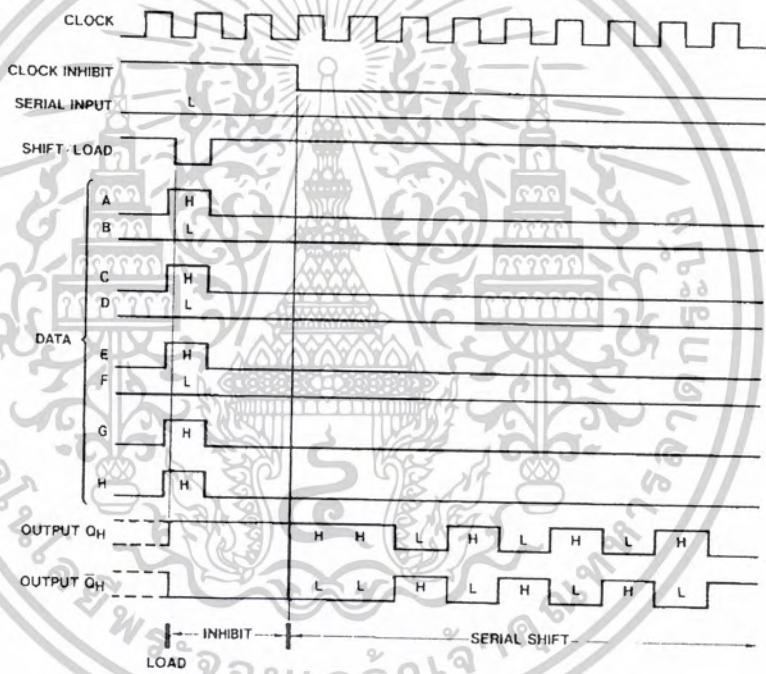
Shift/Load	Inputs				Internal Outputs		Output
	Clock Inhibit	Clock	Serial	Parallel A...H	Q_A	Q_B	
L	X	X	X	a...h	a	b	h
H	L	L	X	X	Q_{A0}	Q_{B0}	Q_{H0}
H	L	↑	H	X	H	Q_{An}	Q_{Gn}
H	L	↑	L	X	L	Q_{An}	Q_{Gn}
H	H	X	X	X	Q_{A0}	Q_{B0}	Q_{H0}

H = HIGH Level (steady state)
L = LOW Level (steady state)
X = Don't Care (any input, including transitions)
↑ = Transition from LOW-to-HIGH level
a...h = The level of steady-state input at Inputs A through H, respectively.
 Q_{A0} , Q_{B0} , Q_{H0} = The level of Q_A , Q_B , or Q_H , respectively, before the indicated steady-state input conditions were established.
 Q_{An} , Q_{Gn} = The level of Q_A or Q_G , respectively, before the most recent ↑ transition of the clock.

Logic Diagram



Timing Diagram



Typical Shift, Load, and Inhibit Sequences

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Note 1)

Supply Voltage	TV
Input Voltage	TV
Operating Free Air Temperature Range	0°C to +70°C
Storage Temperature Range	-65°C to +150°C

Note 1: The "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. The device should not be operated at these limits. The parametric values defined in the Electrical Characteristics tables are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" table will define the conditions for actual device operation.

Recommended Operating Conditions

Symbol	Parameter	Min	Nom	Max	Units
V _{CC}	Supply Voltage	4.75	5	5.25	V
V _{IH}	HIGH Level Input Voltage	2			V
V _{IL}	LOW Level Input Voltage			0.8	V
I _{OH}	HIGH Level Output Current			-0.4	mA
I _{OL}	LOW Level Output Current			8	mA
f _{CLK}	Clock Frequency (Note 2)	0		25	MHz
f _{CLK}	Clock Frequency (Note 3)	0		20	MHz
t _w	Pulse Width (Note 3)	Clock	25		ns
		Load	15		
t _{SU}	Setup Time (Note 4)	Parallel	10		ns
		Serial	20		
		Enable	30		
		Shift	45		
t _H	Hold Time (Note 4)	0			ns
T _A	Free Air Operating Temperature	0		70	°C

Note 2: C_L = 15 pF, R_L = 2 kΩ, T_A = 25°C and V_{CC} = 5V

Note 3: C_L = 50 pF, R_L = 2 kΩ, T_A = 25°C and V_{CC} = 5V

Note 4: T_A = 25°C and V_{CC} = 5V.

Electrical Characteristics

over recommended operating free air temperature range (unless otherwise noted)

Symbol	Parameter	Conditions	Min	Typ (Note 5)	Max	Units
V _I	Input Clamp Voltage	V _{CC} = Min, I _I = -18 mA			-1.5	V
V _{OH}	HIGH Level Output Voltage	V _{CC} = Min, I _{OH} = Max V _{IL} = Max, V _{IH} = Min	2.7	3.4		V
V _{OL}	LOW Level Output Voltage	V _{CC} = Min, I _{OL} = Max V _{IL} = Max, V _{IH} = Min I _{OL} = 4 mA, V _{CC} = Min		0.35 0.25	0.4 0.4	V
I _I	Input Current @ Max Input Voltage	V _{CC} = Max, V _I = 7V	Shift/Load Others		0.3 0.1	mA
I _{IH}	HIGH Level Input Current	V _{CC} = Max V _I = 2.7V	Shift/Load Others		60 20	μA
I _{IL}	LOW Level Input Current	V _{CC} = Max V _I = 0.4V	Shift/Load Others		-1.2 -0.4	mA
I _{CS}	Short Circuit Output Current	V _{CC} = Max (Note 6)			-20	mA
I _{CC}	Supply Current	V _{CC} = Max (Note 7)		21	-100 36	mA

Note 5: All typicals are at V_{CC} = 5V, T_A = 25° C.

Note 6: Not more than one output should be shorted at a time, and the duration should not exceed one second.

Note 7: With all outputs OPEN, clock inhibit and shift/load at 4.5V, and a clock pulse applied to the CLOCK input, I_{CC} is measured first with the parallel inputs at 4.5V, then again grounded.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Switching Characteristics

at $V_{CC} = 5V$ and $T_A = 25^\circ C$

Symbol	Parameter	From (Input) To (Output)	$C_L = 15\text{ pF}$		$R_L = 2\text{ k}\Omega, C_L = 50\text{ pF}$		Units
			Min	Max	Min	Max	
f_{MAX}	Maximum Clock Frequency		25		20		MHz
t_{PLH}	Propagation Delay Time LOW-to-HIGH Level Output	Load to Any Q		35		37	ns
t_{PHL}	Propagation Delay Time HIGH-to-LOW Level Output	Load to Any Q		35		42	ns
t_{PLH}	Propagation Delay Time LOW-to-HIGH Level Output	Clock to Any Q		40		42	ns
t_{PHL}	Propagation Delay Time HIGH-to-LOW Level Output	Clock to Any Q		40		47	ns
t_{PLH}	Propagation Delay Time LOW-to-HIGH Level Output	H to Q_H		25		27	ns
t_{PHL}	Propagation Delay Time HIGH-to-LOW Level Output	H to Q_H		30		37	ns
t_{PLH}	Propagation Delay Time LOW-to-HIGH Level Output	H to \bar{Q}_H		30		32	ns
t_{PHL}	Propagation Delay Time HIGH-to-LOW Level Output	H to \bar{Q}_H		25		32	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DM74LS164 8-Bit Serial In/Parallel Out Shift Register

General Description

These 8-bit shift registers feature gated serial inputs and an asynchronous clear. A low logic level at either input inhibits entry of the new data, and resets the first flip-flop to the low level at the next clock pulse, thus providing complete control over incoming data. A high logic level on either input enables the other input, which will then determine the state of the first flip-flop. Data at the serial inputs may be changed while the clock is HIGH or LOW, but only information meeting the setup and hold time requirements will be entered. Clocking occurs on the LOW-to-HIGH level transition of the clock input. All inputs are diode-clamped to minimize transmission-line effects.

Features

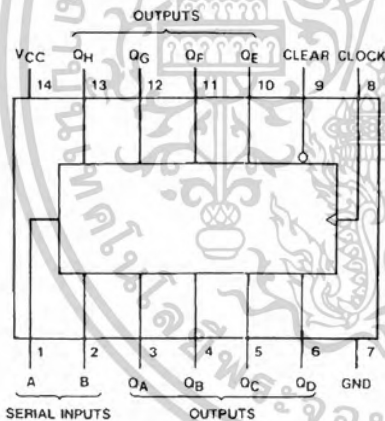
- Gated (enable/disable) serial inputs
- Fully buffered clock and serial inputs
- Asynchronous clear
- Typical clock frequency 36 MHz
- Typical power dissipation 80 mW

Ordering Code:

Order Number	Package Number	Package Description
DM74LS164M	M14A	14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150 Narrow
DM74LS164N	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter 'X' to the ordering code.

Connection Diagram



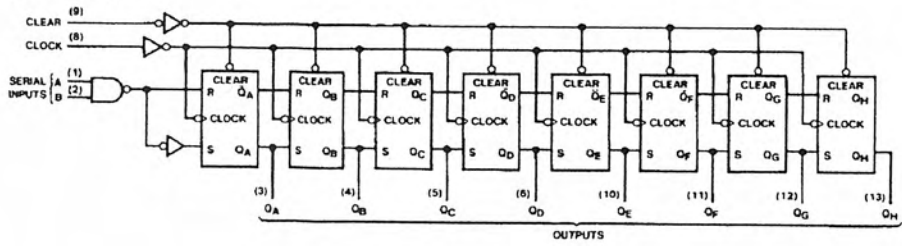
Function Table

Inputs		Outputs					
Clear	Clock	A	B	QA	QB	...	QH
L	X	X	X	L	L	...	L
H	L	X	X	QA0	QB0	...	QH0
H	↑	H	H	H	QA _n	...	Q _{Gn}
H	↑	L	X	L	QA _n	...	Q _{Gn}
H	↑	X	L	L	QA _n	...	Q _{Gn}

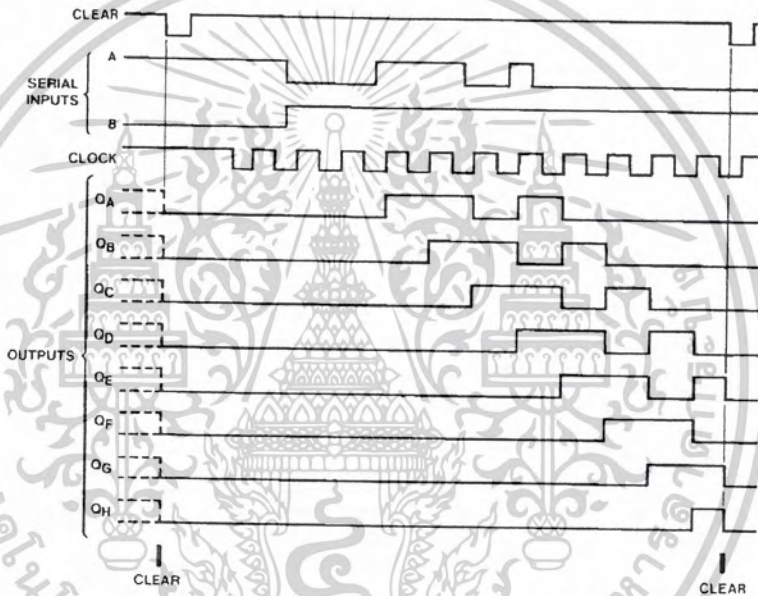
H = HIGH Level (steady state)
L = LOW Level (steady state)
X = Don't Care (any input, including transitions)
↑ = Transition from LOW-to-HIGH level
QA₀, QB₀, Q_{H0} = The level of QA, QB, or Q_H, respectively, before the indicated steady-state input conditions were established.
QA_n, Q_{Gn} = The level of QA or Q_G before the most recent ↑ transition of the clock; indicates a one-bit shift.

DM74LS164

Logic Diagram



Timing Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings(Note 1)

Supply Voltage	7V
Input Voltage	7V
Operating Free Air Temperature Range	0°C to +70°C
Storage Temperature Range	-65°C to +150°C

Note 1: The "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. The device should not be operated at these limits. The parametric values defined in the Electrical Characteristics tables are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" tables will define the conditions for actual device operation.

Recommended Operating Conditions

Symbol	Parameter	Min	Nom	Max	Units
V _{CC}	Supply Voltage	4.75	5	5.25	V
V _{IH}	HIGH Level Input Voltage	2			V
V _{IL}	LOW Level Input Voltage			0.8	V
I _{OH}	HIGH Level Output Current			-0.4	mA
I _{OL}	LOW Level Output Current			8	mA
f _{CLK}	Clock Frequency (Note 2)	0		25	MHz
t _w	Pulse Width (Note 2)				ns
		Clock	20		
		Clear	20		
t _{SU}	Data Setup Time (Note 2)	17			ns
t _H	Data Hold Time (Note 2)	5			ns
t _{REL}	Clear Release Time (Note 2)	30			ns
T _A	Free Air Operating Temperature	0		70	°C

Note 2: T_A = 25°C and V_{CC} = 5V.

Electrical Characteristics

over recommended operating free air temperature range (unless otherwise noted)

Symbol	Parameter	Conditions	Min	Typ (Note 3)	Max	Units
V _I	Input Clamp Voltage	V _{CC} = Min, I _I = -18 mA			-1.5	V
V _{OH}	HIGH Level Output Voltage	V _{CC} = Min, I _{OH} = Max V _{IL} = Max, V _{IH} = Min	2.7	3.4		V
V _{OL}	LOW Level Output Voltage	V _{CC} = Min, I _{OL} = Max V _{IL} = Max, V _{IH} = Min I _{OL} = 4 mA, V _{CC} = Min		0.35	0.5	V
I _I	Input Current @ Max Input Voltage	V _{CC} = Max, V _I = 7V		0.25	0.4	mA
I _{IH}	HIGH Level Input Current	V _{CC} = Max, V _I = 2.7V			20	μA
I _{IL}	LOW Level Input Current	V _{CC} = Max, V _I = 0.4V			-0.4	mA
I _{OS}	Short Circuit Output Current	V _{CC} = Max (Note 4)	-20		-100	mA
I _{CC}	Supply Current	V _{CC} = Max (Note 5)		16	27	mA

Note 3: All typicals are at V_{CC} = 5V, T_A = 25°C.

Note 4: Not more than one output should be shorted at a time, and the duration should not exceed one second.

Note 5: I_{CC} is measured with all outputs OPEN, the SERIAL input grounded, the CLOCK input at 2.4V, and a momentary ground, then 4.5V, applied to the CLEAR input.

Switching Characteristics

at V_{CC} = 5V and T_A = 25°C

Symbol	Parameter	From (Input) To (Output)	R _L = 2 kΩ				Units
			C _L = 15 pF		C _L = 50 pF		
			Min	Max	Min	Max	
f _{MAX}	Maximum Clock Frequency		25			MHz	
t _{PLH}	Propagation Delay Time LOW-to-HIGH Level Output	Clock to Output		27		30	ns
t _{PHL}	Propagation Delay Time HIGH-to-LOW Level Output	Clock to Output		32		40	ns
t _{PHL}	Propagation Delay Time HIGH-to-LOW Level Output	Clear to Output		36		45	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DUAL FULL-BRIDGE PWM MOTOR DRIVER

UDN2916B

OUT_{1A} 1, OUT_{2A} 2, E₂ 3, SENSE₂ 4, OUT_{2B} 5, GROUND 6, GROUND 7, I_{O2} 8, I_{I2} 9, PHASE₂ 10, V_{REF2} 11, RC₂ 12, V_{BB} 24, E₁ 23, SENSE₁ 22, OUT_{1B} 21, I_{O1} 20, GROUND 19, GROUND 18, I_{I1} 17, PHASE₁ 16, V_{REF1} 15, RC₁ 14, V_{CC} 13, LOGIC SUPPLY 13.

ABSOLUTE MAXIMUM RATINGS
at $T_J \leq 150^\circ\text{C}$

Motor Supply Voltage, V_{BB} 45 V
 Output Current, I_{OUT}
 (Peak) +1.0 A
 (Continuous) +750 mA
 Logic Supply Voltage, V_{CC} 7.0 V
 Logic Input Voltage Range,
 V_{IN} -0.3 V to +7.0 V
 Output Emitter Voltage, V_E 1.5 V
 Package Power Dissipation,
 P_D See Graph
 Operating Temperature Range,
 T_A -20°C to +85°C
 Storage Temperature Range,
 T_S -55°C to +150°C

Output current rating may be limited by duty cycle, ambient temperature, and heat sinking. Under any set of conditions, do not exceed the specified peak current rating or a junction temperature of +150°C.

The UDN2916B, UDN2916EB, and UDN2916LB motor drivers are designed to drive both windings of a bipolar stepper motor or bidirectionally control two dc motors. Both bridges are capable of sustaining 45 V and include internal pulse-width modulation (PWM) control of the output current to 750 mA. The outputs have been optimized for a low output saturation voltage drop (less than 1.8 V total source plus sink at 500 mA).

For PWM current control, the maximum output current is determined by the user's selection of a reference voltage and sensing resistor. Two logic-level inputs select output current limits of 0, 33, 67, or 100% of the maximum level. A PHASE input to each bridge determines load current direction.

The bridges include both ground clamp and flyback diodes for protection against inductive transients. Internally generated delays prevent cross-over currents when switching current direction. Special power-up sequencing is not required. Thermal protection circuitry disables the outputs if the chip temperature exceeds safe operating limits.

The UDN2916B is supplied in a 24-pin dual in-line plastic batwing package with a copper lead-frame and heat sinkable tabs for improved power dissipation capabilities. The UDN2916EB is supplied in a 44-lead power PLCC for surface mount applications. The UDN2916LB is supplied in a 24-lead surface-mountable SOIC. Their batwing construction provides for maximum package power dissipation in the smallest possible construction. The UDN2916B/EB/LB are available for operation from -40°C to +85°C. To order, change the prefix from 'UDN' to 'UDQ'. These devices are also available on special order for operation to +105°C.

FEATURES

- 750 mA Continuous Output Current
- 45 V Output Sustaining Voltage
- Internal Clamp Diodes
- Internal PWM Current Control
- Low Output Saturation Voltage
- Internal Thermal Shutdown Circuitry
- Similar to Dual PBL3717, UC3770

Always order by complete part number:

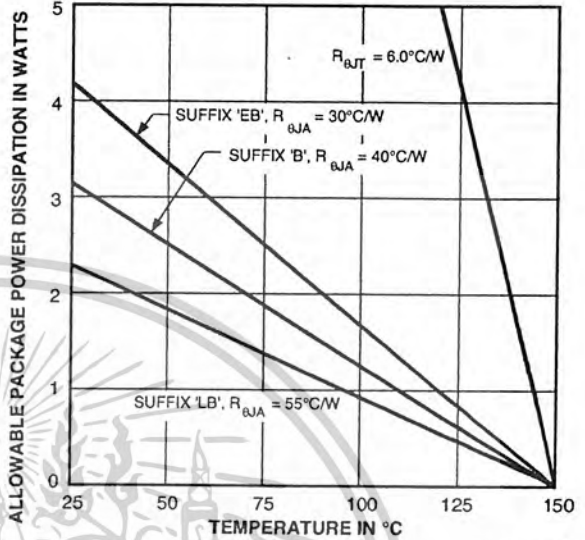
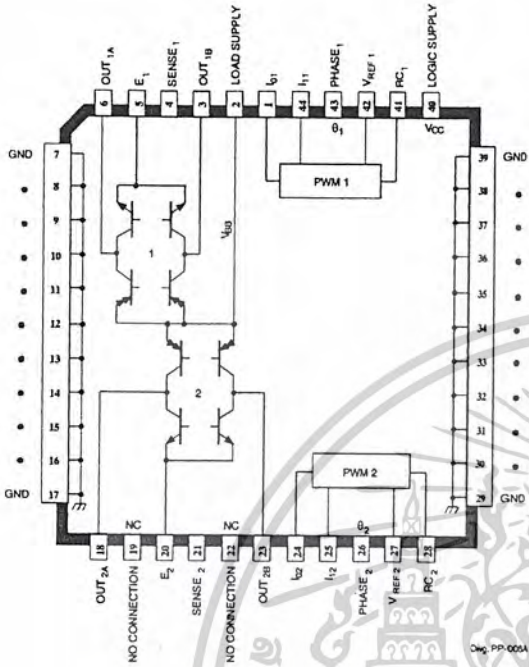
Part Number	Package
UDN2916B	24-Pin DIP
UDN2916EB	44-Lead PLCC
UDN2916LB	24-Lead SOIC

Allegro
MicroSystems, Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2916 DUAL FULL-BRIDGE MOTOR DRIVER

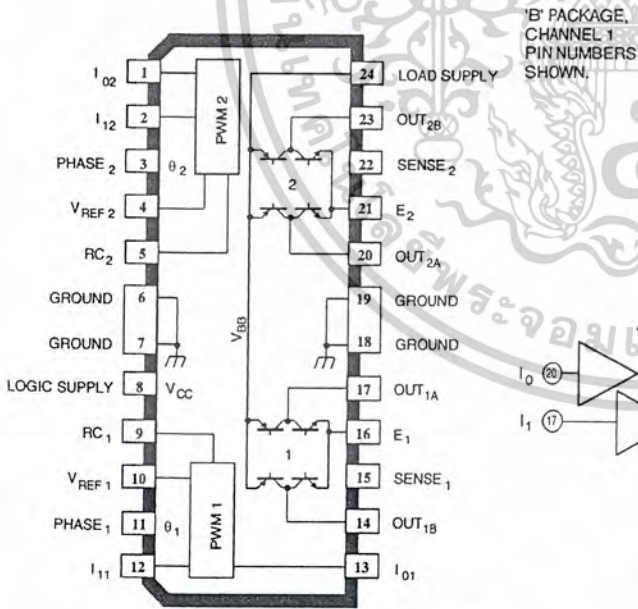
UDN2916EB



Dwg. GP-035A

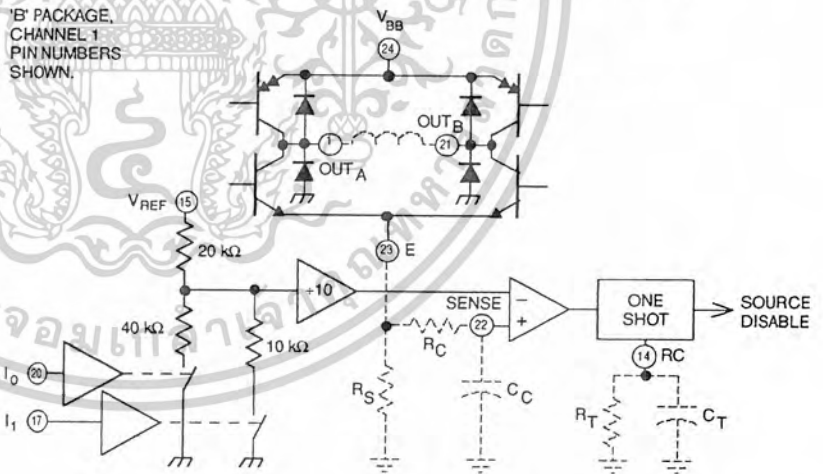
UDN2916LB

PWM CURRENT-CONTROL CIRCUITRY



Dwg. PP-047

'B' PACKAGE,
CHANNEL 1
PIN NUMBERS
SHOWN.



Dwg. EP-007B

TRUTH TABLE

PHASE	OUT _A	OUT _B
H	H	L
L	L	H

Allegro
MicroSystems, Inc.

115 Northeast Cutoff, Box 15036
Worcester, Massachusetts 01615-0036 (508) 853-5000
Copyright © 1994, 1998 Allegro MicroSystems, Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2916
DUAL FULL-BRIDGE
MOTOR DRIVER

ELECTRICAL CHARACTERISTICS at $T_A = +25^\circ\text{C}$, $T_J \leq 150^\circ\text{C}$, $V_{BB} = 45\text{ V}$, $V_{CC} = 4.75\text{ V to } 5.25\text{ V}$, $V_{REF} = 5.0\text{ V}$ (unless otherwise noted).

Characteristic	Symbol	Test Conditions	Limits			
			Min.	Typ.	Max.	Units

Output Drivers (OUT_A or OUT_B)

Motor Supply Range	V_{BB}		10	—	45	V
Output Leakage Current	I_{CEX}	$V_{OUT} = V_{BB}$	—	< 1.0	50	μA
		$V_{OUT} = 0$	—	< -1.0	-50	μA
Output Sustaining Voltage	$V_{CE(sus)}$	$I_{OUT} = \pm 750\text{ mA}$, $L = 3.0\text{ mH}$	45	—	—	V
Output Saturation Voltage	$V_{CE(SAT)}$	Sink Driver, $I_{OUT} = +500\text{ mA}$	—	0.4	0.6	V
		Sink Driver, $I_{OUT} = +750\text{ mA}$	—	1.0	1.2	V
		Source Driver, $I_{OUT} = -500\text{ mA}$	—	1.0	1.2	V
		Source Driver, $I_{OUT} = -750\text{ mA}$	—	1.3	1.5	V
Clamp Diode Leakage Current	I_R	$V_R = 45\text{ V}$	—	< 1.0	50	μA
Clamp Diode Forward Voltage	V_F	$I_F = 750\text{ mA}$	—	1.6	2.0	V
Driver Supply Current	$I_{BB(ON)}$	Both Bridges ON, No Load	—	20	25	mA
	$I_{BB(OFF)}$	Both Bridges OFF	—	5.0	10	mA

Control Logic

Input Voltage	$V_{IN(1)}$	All inputs	2.4	—	—	V
	$V_{IN(0)}$	All inputs	—	—	0.8	V
Input Current	$I_{IN(1)}$	$V_{IN} = 2.4\text{ V}$	—	< 1.0	20	μA
		$V_{IN} = 0.8\text{ V}$	—	-3.0	-200	μA
Reference Voltage Range	V_{REF}	Operating	1.5	—	7.5	V
Current Limit Threshold (at trip point)	V_{REF}/V_{SENSE}	$I_0 = I_1 = 0.8\text{ V}$	9.5	10	10.5	—
		$I_0 = 2.4\text{ V}$, $I_1 = 0.8\text{ V}$	13.5	15	16.5	—
		$I_0 = 0.8\text{ V}$, $I_1 = 2.4\text{ V}$	25.5	30	34.5	—
Thermal Shutdown Temperature	T_J		—	170	—	$^\circ\text{C}$
Total Logic Supply Current	$I_{CC(ON)}$	$I_0 = I_1 = 0.8\text{ V}$, No Load	—	40	50	mA
	$I_{CC(OFF)}$	$I_0 = I_1 = 2.4\text{ V}$, No Load	—	10	12	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2916 DUAL FULL-BRIDGE MOTOR DRIVER

APPLICATIONS INFORMATION

PWM CURRENT CONTROL

The UDN2916B/EB/LB dual bridges are designed to drive both windings of a bipolar stepper motor. Output current is sensed and controlled independently in each bridge by an external sense resistor (R_s), internal comparator, and monostable multivibrator.

When the bridge is turned ON, current increases in the motor winding and it is sensed by the external sense resistor until the sense voltage (V_{SENSE}) reaches the level set at the comparator's input:

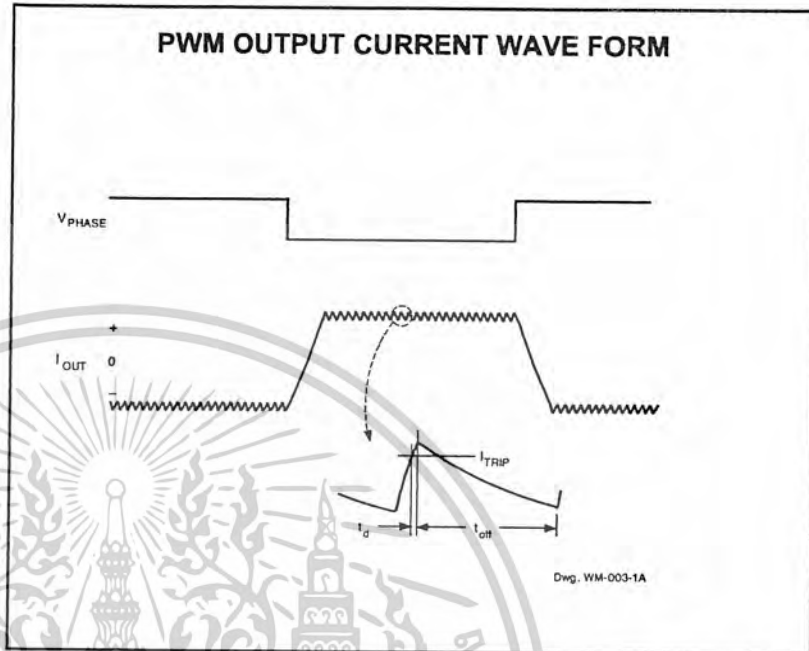
$$I_{TRIP} = V_{REF} / 10 R_s$$

The comparator then triggers the monostable which turns OFF the source driver of the bridge. The actual load current peak will be slightly higher than the trip point (especially for low-inductance loads) because of the internal logic and switching delays. This delay (t_d) is typically 2 μ s. After turn-off, the motor current decays, circulating through the ground-clamp diode and sink transistor. The source driver's OFF time (and therefore the magnitude of the current decrease) is determined by the monostable's external RC timing components, where $t_{off} = R_t C_t$ within the range of 20 k Ω to 100 k Ω and 100 pF to 1000 pF.

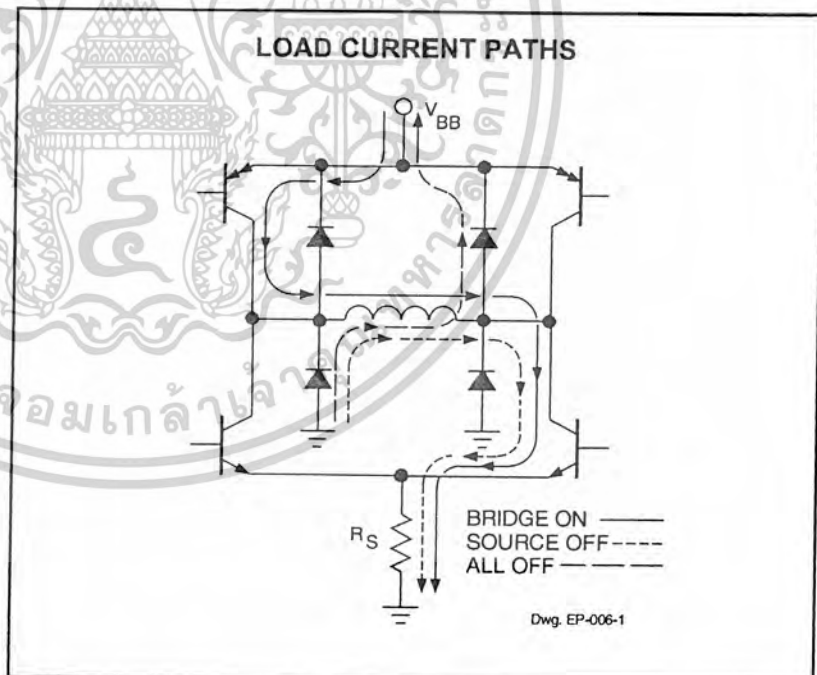
When the source driver is re-enabled, the winding current (the sense voltage) is again allowed to rise to the comparator's threshold. This cycle repeats itself, maintaining the average motor winding current at the desired level.

Loads with high distributed capacitances may result in high turn-ON current peaks. This peak (appearing across R_s) will attempt to trip the comparator, resulting in erroneous current control or high-frequency oscillations. An external $R_c C_c$ time delay should be used to further delay the action of the comparator. Depending on load type, many applications will not require these external components (SENSE connected to E).

PWM OUTPUT CURRENT WAVE FORM



LOAD CURRENT PATHS



Allegro
MicroSystems, Inc.

115 Northeast Cutoff, Box 15036
Worcester, Massachusetts 01615-0036 (508) 853-5000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2916 DUAL FULL-BRIDGE MOTOR DRIVER

LOGIC CONTROL OF OUTPUT CURRENT

Two logic level inputs (I_0 and I_1) allow digital selection of the motor winding current at 100%, 67%, 33%, or 0% of the maximum level per the table. The 0% output current condition turns OFF all drivers in the bridge and can be used as an OUTPUT ENABLE function.

CURRENT-CONTROL TRUTH TABLE

I_0	I_1	Output Current
L	L	$V_{REF}/10 R_S = I_{TRIP}$
H	L	$V_{REF}/15 R_S = 2/3 I_{TRIP}$
L	H	$V_{REF}/30 R_S = 1/3 I_{TRIP}$
H	H	0

These logic level inputs greatly enhance the implementation of μ P-controlled drive formats.

During half-step operations, the I_0 and I_1 allow the μ P to control the motor at a constant torque between all positions in an eight-step

sequence. This is accomplished by digitally selecting 100% drive current when only one phase is ON and 67% drive current when two phases are ON. Logic highs on both I_0 and I_1 turn OFF all drivers to allow rapid current decay when switching phases. This helps to ensure proper motor operation at high step rates.

The logic control inputs can also be used to select a reduced current level (and reduced power dissipation) for 'hold' conditions and/or increased current (and available torque) for start-up conditions.

GENERAL

The PHASE input to each bridge determines the direction motor winding current flows. An internally generated deadtime (approximately 2 μ s) prevents crossover currents that can occur when switching the PHASE input.

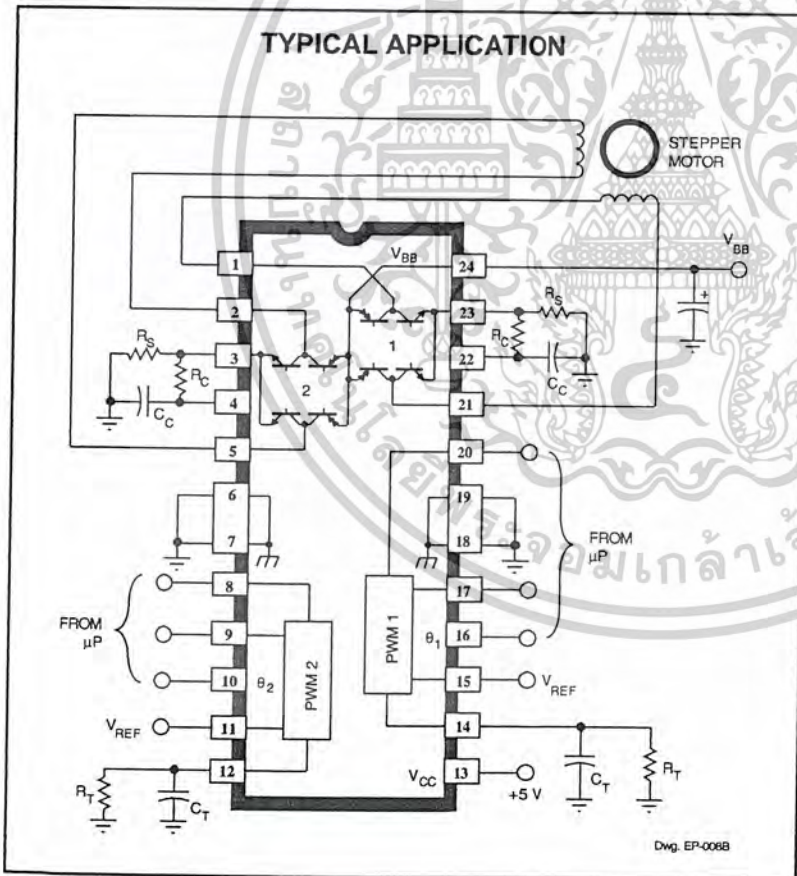
All four drivers in the bridge output can be turned OFF between steps ($I_0 = I_1 \geq 2.4$ V) resulting in a fast current decay through the internal output clamp and flyback diodes. The fast current decay is desirable in half-step and high-speed applications. The PHASE, I_0 , and I_1 inputs float high.

Varying the reference voltage (V_{REF}) provides continuous control of the peak load current for micro-stepping applications.

Thermal protection circuitry turns OFF all drivers when the junction temperature reaches +170°C. It is only intended to protect the device from failures due to excessive junction temperature and should not imply that output short circuits are permitted. The output drivers are re-enabled when the junction temperature cools to +145°C.

The UDN2916B/EB/LB output drivers are optimized for low output saturation voltages—less than 1.8 V total (source plus sink) at 500 mA. Under normal operating conditions, when combined with the excellent thermal properties of the batwing package design, this allows continuous operation of both bridges simultaneously at 500 mA.

TYPICAL APPLICATION



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MM74HC373 3-STATE Octal D-Type Latch

General Description

The MM74HC373 high speed octal D-type latches utilize advanced silicon-gate CMOS technology. They possess the high noise immunity and low power consumption of standard CMOS integrated circuits, as well as the ability to drive 15 LS-TTL loads. Due to the large output drive capability and the 3-STATE feature, these devices are ideally suited for interfacing with bus lines in a bus organized system.

When the LATCH ENABLE input is HIGH, the Q outputs will follow the D inputs. When the LATCH ENABLE goes LOW, data at the D inputs will be retained at the outputs until LATCH ENABLE returns HIGH again. When a high logic level is applied to the OUTPUT CONTROL input, all outputs go to a high impedance state, regardless of what

signals are present at the other inputs and the state of the storage elements.

The 74HC logic family is speed, function, and pin-out compatible with the standard 74LS logic family. All inputs are protected from damage due to static discharge by internal diode clamps to V_{CC} and ground.

Features

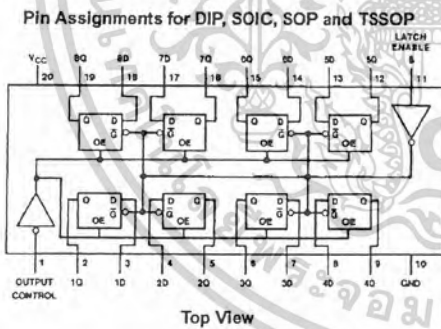
- Typical propagation delay: 18 ns
- Wide operating voltage range: 2 to 6 volts
- Low input current: 1 μ A maximum
- Low quiescent current: 80 μ A maximum (74 Series)
- Output drive capability: 15 LS-TTL loads

Ordering Code:

Order Number	Package Number	Package Description
MM74HC373WM	M20B	20-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-013, 0.300" Wide
MM74HC373SJ	M20D	20-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
MM74HC373MTC	MTC20	20-Lead Thin Shrink Small Outline Package (TSSOP), JEDEC MO-153, 4.4mm Wide
MM74HC373N	N20A	20-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

Connection Diagram



Truth Table

Output Control	Latch Enable	Data	373 Output
L	H	H	H
L	H	L	L
L	L	X	Q_0
H	X	X	Z

H = HIGH Level
L = LOW Level
 Q_0 = Level of output before steady-state input conditions were established.
Z = High Impedance

Absolute Maximum Ratings(Note 1)

(Note 2)

Supply Voltage (V_{CC})	-0.5 to +7.0V
DC Input Voltage (V_{IN})	-1.5 to $V_{CC}+1.5V$
DC Output Voltage (V_{OUT})	-0.5 to $V_{CC}+0.5V$
Clamp Diode Current (I_{IK}, I_{OK})	± 20 mA
DC Output Current, per pin (I_{OUT})	± 35 mA
DC V_{CC} or GND Current, per pin (I_{CC})	± 70 mA
Storage Temperature Range (T_{STG})	-65°C to +150°C
Power Dissipation (P_D)	
(Note 3)	600 mW
S.O. Package only	500 mW
Lead Temperature (T_L)	
(Soldering 10 seconds)	260°C

Recommended Operating Conditions

Supply Voltage (V_{CC})	Min	Max	Units
	2	6	V
DC Input or Output Voltage (V_{IN}, V_{OUT})	0	V_{CC}	V
Operating Temperature Range (T_A)	-40	+85	°C
Input Rise or Fall Times (t_r, t_f)			
$V_{CC} = 2.0V$		1000	ns
$V_{CC} = 4.5V$		500	ns
$V_{CC} = 6.0V$		400	ns

Note 1: Absolute Maximum Ratings are those values beyond which damage to the device may occur.

Note 2: Unless otherwise specified all voltages are referenced to ground.

Note 3: Power Dissipation temperature derating — plastic "N" package: — 12 mW/°C from 65°C to 85°C.

DC Electrical Characteristics

Symbol	Parameter	Conditions	V_{CC}	$T_A = 25^\circ C$			Units
				Typ	Guaranteed Limits		
V_{IH}	Minimum HIGH Level Input Voltage		2.0V		1.5	1.5	V
			4.5V		3.15	3.15	V
			6.0V		4.2	4.2	V
V_{IL}	Maximum LOW Level Input Voltage		2.0V		0.5	0.5	V
			4.5V		1.35	1.35	V
			6.0V		1.8	1.8	V
V_{OH}	Minimum HIGH Level Output Voltage	$V_{IN} = V_{IH}$ or V_{IL} $ I_{OUT} \leq 20 \mu A$	2.0V	2.0	1.9	1.9	V
			4.5V	4.5	4.4	4.4	V
		6.0V	6.0	5.9	5.9	V	
		$V_{IN} = V_{IH}$ or V_{IL} $ I_{OUT} \leq 6.0$ mA	4.5V	4.2	3.98	3.84	V
			6.0V	5.7	5.48	5.34	V
		$ I_{OUT} \leq 7.8$ mA	4.5V				V
6.0V					V		
V_{OL}	Maximum LOW Level Output Voltage	$V_{IN} = V_{IH}$ or V_{IL} $ I_{OUT} \leq 20 \mu A$	2.0V	0	0.1	0.1	V
			4.5V	0	0.1	0.1	V
		6.0V	0	0.1	0.1	V	
		$V_{IN} = V_{IH}$ or V_{IL} $ I_{OUT} \leq 6.0$ mA	4.5V	0.2	0.26	0.33	V
			6.0V	0.2	0.26	0.33	V
		$ I_{OUT} \leq 7.8$ mA	4.5V				V
6.0V					V		
I_{IN}	Maximum Input Current	$V_{IN} = V_{CC}$ or GND	6.0V		± 0.1	± 1.0	μA
I_{OZ}	Maximum 3-STATE Output Leakage Current	$V_{IN} = V_{IH}$ or V_{IL} , $O_C = V_{IH}$ $V_{OUT} = V_{CC}$ or GND	6.0V		± 0.5	± 5	μA
I_{CC}	Maximum Quiescent Supply Current	$V_{IN} = V_{CC}$ or GND $I_{OUT} = 0 \mu A$	6.0V		8.0	80	μA

Note 4: For a power supply of 5V $\pm 10\%$ the worst case output voltages (V_{OH} , and V_{OL}) occur for HC at 4.5V. Thus the 4.5V values should be used when designing with this supply. Worst case V_{IH} and V_{IL} occur at $V_{CC} = 5.5V$ and 4.5V respectively. (The V_{IH} value at 5.5V is 3.85V.) The worst case leakage current (I_{IN} , I_{CC} , and I_{OZ}) occur for CMOS at the higher voltage and so the 6.0V values should be used.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Electrical Characteristics					
$V_{CC} = 5V, T_A = 25^\circ C, t_r = t_f = 6 \text{ ns}$					
Symbol	Parameter	Conditions	Typ	Guaranteed Limit	Units
t_{PHL}, t_{PLH}	Maximum Propagation Delay, Data to Q	$C_L = 45 \text{ pF}$	18	25	ns
t_{PHL}, t_{PLH}	Maximum Propagation Delay, LE to Q	$C_L = 45 \text{ pF}$	21	30	ns
t_{PZH}, t_{PZL}	Maximum Output Enable Time	$R_L = 1 \text{ k}\Omega$ $C_L = 45 \text{ pF}$	20	28	ns
t_{PHZ}, t_{PLZ}	Maximum Output Disable Time	$R_L = 1 \text{ k}\Omega$ $C_L = 5 \text{ pF}$	18	25	ns
t_S	Minimum Set Up Time			5	ns
t_H	Minimum Hold Time			10	ns
t_W	Minimum Pulse Width		9	16	ns

AC Electrical Characteristics									
$V_{CC} = 2.0\text{--}6.0V, C_L = 50 \text{ pF}, t_r = t_f = 6 \text{ ns}$ (unless otherwise specified)									
Symbol	Parameter	Conditions	V_{CC}	$T_A = 25^\circ C$			Units		
				Guaranteed Limits					
				Typ	$T_A = -40 \text{ to } 85^\circ C$	$T_A = -55 \text{ to } 125^\circ C$			
t_{PHL}, t_{PLH}	Maximum Propagation Delay, Data to Q	$C_L = 50 \text{ pF}$	2.0V	50	150	188	225	ns	
			2.0V	80	200	250	300	ns	
		$C_L = 150 \text{ pF}$	4.5V	22	30	37	45	ns	
			4.5V	30	40	50	60	ns	
		$C_L = 50 \text{ pF}$	6.0V	19	26	31	39	ns	
			6.0V	26	35	44	53	ns	
t_{PHL}, t_{PLH}	Maximum Propagation Delay, LE to Q	$C_L = 50 \text{ pF}$	2.0V	63	175	220	263	ns	
			2.0V	110	225	280	338	ns	
		$C_L = 150 \text{ pF}$	4.5V	25	35	44	52	ns	
			4.5V	35	45	56	68	ns	
		$C_L = 50 \text{ pF}$	6.0V	21	30	37	45	ns	
			6.0V	28	39	49	59	ns	
t_{PZH}, t_{PZL}	Maximum Output Enable Time	$R_L = 1 \text{ k}\Omega$	$C_L = 50 \text{ pF}$	2.0V	50	150	188	225	ns
				2.0V	80	200	250	300	ns
		$C_L = 150 \text{ pF}$	4.5V	21	30	37	45	ns	
			4.5V	30	40	50	60	ns	
		$C_L = 50 \text{ pF}$	6.0V	19	26	31	39	ns	
			6.0V	26	35	44	53	ns	
t_{PHZ}, t_{PLZ}	Maximum Output Disable Time	$R_L = 1 \text{ k}\Omega$ $C_L = 50 \text{ pF}$	2.0V	50	150	188	225	ns	
			4.5V	21	30	37	45	ns	
			6.0V	19	26	31	39	ns	
t_S	Minimum Set Up Time		2.0V	50	60	75	ns		
			4.5V	9	13	15	ns		
			6.0V	9	11	13	ns		
t_H	Minimum Hold Time		2.0V	5	5	5	ns		
			4.5V	5	5	5	ns		
			6.0V	5	5	5	ns		
t_W	Minimum Pulse Width		2.0V	30	80	100	120	ns	
			4.5V	10	16	20	24	ns	
			6.0V	9	14	18	20	ns	
t_{THL}, t_{TLH}	Maximum Output Rise and Fall Time	$C_L = 50 \text{ pF}$	2.0V	25	60	75	90	ns	
			4.5V	7	12	15	18	ns	
			6.0V	6	10	13	15	ns	
C_{PD}	Power Dissipation Capacitance (Note 5)	(per latch) $OC = V_{CC}$ $OC = GND$		30			pF		
				50			pF		
C_{IN}	Maximum Input Capacitance			5	10	10	10	pF	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้