



บอร์ดประกาศข่าวอิเล็กทรอนิกส์ผ่านเครือข่ายอินเทอร์เน็ต II
ELECTRONIC ANNOUNCEMENT BOARD ACCESS VIA INTERNET II



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมโทรคมนาคม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2546

เลขหมู่.....
เลขทะเบียน..... 54959
วันเดือนปี..... - 1 พ.ย. 2548

b.....
.....

บอร์ดประกาศข่าวอิเล็กทรอนิกส์ผ่านเครือข่ายอินเทอร์เน็ต II

ELECTRONIC ANNOUNCEMENT BOARD ACCESS VIA INTERNET II

โดย

นายสุรินทร์ สหระนานนท์ 43010501
นายเอกสิทธิ์ เปี่ยมวัฒน์มงคล 43010567



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิทยาศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2546

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2546

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง บอร์ดประกาศข่าวอิเล็กทรอนิกส์ผ่านเครือข่ายอินเทอร์เน็ต II

ELECTRONIC ANNOUNCEMENT BOARD ACCESS VIA INTERNET II

ผู้จัดทำ

1. นายสุรินทร์ สหชนานนท์ 43010501
2. นายเอกสิทธิ์ เปี่ยมวัฒน์มงคล 43010567

ปราโมทย์
(รศ.ดร. ปราโมทย์ วาดเขียน)

อาจารย์ที่ปรึกษา



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บอร์ดประกาศข่าวอิเล็กทรอนิกส์ผ่านเครือข่ายอินเทอร์เน็ต II

ELECTRONIC ANNOUNCEMENT BOARD ACCESS VIA INTERNET II

โดย นายสุรินทร์ สหะนันนท 43010501

นายเอกสิทธิ์ เปี่ยมวัฒนมงคล 43010567

อาจารย์ที่ปรึกษา รศ.ดร.ปราโมทย์ วาดเขียน

บทคัดย่อ

โครงการบอร์ดประกาศข่าวอิเล็กทรอนิกส์ผ่านเครือข่ายอินเทอร์เน็ต จัดทำเพื่อให้ผู้ใช้สามารถประกาศข้อความบนบอร์ดประกาศข่าวอิเล็กทรอนิกส์ผ่านระบบเครือข่ายอินเทอร์เน็ตได้ เมื่อผู้ใช้ต้องการใช้งานต้องทำการ ล็อก-อินเข้าไปในเว็บเพจสำหรับส่งข้อความและเมื่อได้ทำการส่งข้อความแล้วข้อความนั้นจะถูกส่งไปยังเว็บเซิร์ฟเวอร์ และเว็บเซิร์ฟเวอร์จะส่งข้อความไปยังบอร์ดอิเล็กทรอนิกส์ที่ใช้ไมโครคอนโทรลเลอร์เป็นตัวควบคุม โดยโครงการนี้ได้แบ่งเป็น 2 ส่วนคือ ส่วนที่หนึ่ง : เว็บเซิร์ฟเวอร์ และการจัดการฐานข้อมูล และส่วนที่สอง : การแสดงผลข้อมูลด้วยบอร์ดประกาศข่าวอิเล็กทรอนิกส์

โดยที่ส่วนที่หนึ่ง จะเป็นการสร้างและออกแบบเว็บเพจสำหรับโพสต์ข้อความ ระบบการจัดการฐานข้อมูลสำหรับจัดการข้อมูลผู้ใช้และข้อความประกาศ แอปพลิเคชันที่ใช้ในส่วนของกรส่งข้อความต่อไปที่ไมโครคอนโทรลเลอร์โดยเว็บเซิร์ฟเวอร์จะเป็นส่วนที่ให้บริการทางเว็บเพื่อรับรองความต้องการของผู้ใช้ และ ในส่วนที่สอง บอร์ดประกาศข่าวอิเล็กทรอนิกส์จะใช้จอแสดงผลแอลอีดีขนาด 32 x 192 จุด ที่สามารถแสดงข้อความได้ทั้งภาษาไทยและภาษาอังกฤษ โดยแสดงผลข้อความวิ่งจากขวาไปซ้าย ซึ่งบอร์ดแสดงผลนี้ถูกควบคุมโดยไมโครคอนโทรลเลอร์ที่เชื่อมต่อกับเว็บเซิร์ฟเวอร์ผ่านทางพอร์ตอนุกรม

ABSTRACT

An electronic announcement board which can display a message from users through the Internet network is proposed. It comprises of two parts, the first part is a connection between users terminal and webserver. The second one is a display board which receives messages from webserver to show messages.

For the first part, the webpage for postal message and database management system is designed. Users can interact to website to show messages and manage data in database. When the message is received by webserver, it sends messages to microcontroller by a serial port (RS-232).

For the second part, electronic announcement board is LED display 32 x 192 dots which can show both in Thai and English languages and can show moving text from right to left. The LED display board is controlled by microcontroller which is connected to microcomputer by serial port (RS-232).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและหลักการ	2
2.1 แอลอีดี	2
2.1.1 ข้อดีของแอลอีดี	3
2.1.2 ข้อเสียของแอลอีดี	3
2.2 หลักการทำงานของบอร์ดแสดงผลทั่วไป	4
2.2.1 หลักการทำให้เกิดภาพบนบอร์ดแสดงผล	4
2.2.1.1 การสแกนการหลัก	5
2.2.1.2 การสแกนทางแถว	5
2.3 หลักการทำงานของ การแสดงผลแบบสแกนทางด้านหลัก	6
2.3.1 ส่วนควบคุมทางด้านแถว	6
2.3.1.1 ส่วนรับข้อมูลจาก ไมโครคอนโทรลเลอร์	6
2.3.1.2 ส่วนวงจรขับกระแส	6
2.3.2 ส่วนควบคุมทางด้านหลัก	7
2.4 ไมโครคอนโทรลเลอร์ตระกูล MCS-51	7
2.4.1 ข้อดีของ MCS-51	7
2.4.2 โครงสร้างของ 8051	8
2.4.2.1 หน่วยประมวลผล	9
2.4.2.2 หน่วยความจำ	9
2.4.2.3 อุปกรณ์อินพุตและเอาต์พุต	9
2.5 การเชื่อมต่อ ไอซี 8255 เข้ากับ MCS-51	11
2.5.1 โหมคการทำงานของ 8255	12
2.5.2 สัญญาณต่างๆของ 8255	14
2.5 การสื่อสารข้อมูลอนุกรม	15
2.6.1 การสื่อสารข้อมูลแบบอะซิงโครนัส	15
2.6.2 มาตรฐานพอร์ตอนุกรมแบบ RS-232	16
บทที่ 3 การคำนวณและการสร้าง	20
3.1 บล็อกไดอะแกรมของบอร์ดแสดงผลแอลอีดี	20
3.2 ส่วนควบคุม	20
3.3 ส่วนวงจรการทำงานของบอร์ดแสดงผล	22
3.3.1 วงจรแลตซ์และขับกระแสด้านแถว	22
3.3.2 วงจรสแกนและรับกระแสด้านหลัก	22

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 วงจรแอลอีดีเมตริกซ์	26
3.5 บล็อกไดอะแกรมรวมของบอร์ดแสดงผลแอลอีดี	26
3.6 ส่วนโปรแกรมของไมโครคอนโทรลเลอร์	28
บทที่ 4 การทดลองและผลการทดลอง	30
4.1 ผลการทดลองโปรแกรมแสดงผลตัวอักษรบนบอร์ดแสดงผลขนาด 1 ตัวอักษร	30
4.2 ไทม์มิงไดอะแกรมของไมโครคอนโทรลเลอร์ที่ใช้ควบคุมการแสดงผล ทั้ง 32 x 64 จุด	31
4.3 ผลการทดลองแสดงผลตัวอักษรบนบอร์ดแสดงผลขนาด 4 ตัวอักษร 32 x 64 จุด	32
4.4 ลักษณะสัญญาณที่ส่งมาจากคอมพิวเตอร์ผ่านทางพอร์ตอนุกรม RS-232	33
4.5 ผลการทดลองแสดงผลตัวอักษรบนบอร์ดแสดงผลขนาด 32 x 192 จุด โดยผ่านเครือข่ายอินเทอร์เน็ต	33
บทที่ 5 สรุปผลการทดลอง	36
ภาคผนวก	
กิตติกรรมประกาศ	
หนังสืออ้างอิง	



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

	หน้า
รูปที่ 1.1 บล็อกไดอะแกรมของโครงการ	1
รูปที่ 2.1 แสดงสัญลักษณ์ของแอลอีดี	2
รูปที่ 2.2 แสดงลักษณะการไบอัสที่จะทำให้แอลอีดีเปล่งแสงได้	2
รูปที่ 2.3 แสดงโครงสร้างหลักของบอร์ดแสดงผลโดยทั่วไป	4
รูปที่ 2.4 แสดงการสแกนทางหลัก	5
รูปที่ 2.5 แสดงการสแกนทางแถว	6
รูปที่ 2.6 วงจรคาร์ลิงตันทรานซิสเตอร์	6
รูปที่ 2.7 แสดงโครงสร้างของ 8051	8
รูปที่ 2.8 โครงสร้างภายในของไอซี 8255	11
รูปที่ 2.9 การจัดเรียงขาของไอซี 8255	12
รูปที่ 2.10 การกำหนดค่าคอนโทรลเวิร์ดเพื่อให้ไอซีทำหน้าที่เป็น พอร์ตได้ตามที่เราต้องการ	14
รูปที่ 2.11 แสดงรูปแบบอย่างง่ายที่สุดของข้อมูลอนุกรม	15
รูปที่ 2.12 แสดงรูปแบบอย่างง่ายที่สุดของข้อมูลอนุกรมแบบอะซิงโครนัส	16
รูปที่ 2.13 แสดงคอนเน็คเตอร์แบบ DB-25 และ DB-9	17
รูปที่ 2.14 แสดงการต่ออุปกรณ์ภายนอกกับพอร์ตอนุกรมของคอมพิวเตอร์ในลักษณะต่างๆ	19
รูปที่ 3.1 แสดงบล็อกไดอะแกรมของจอแสดงผลแอลอีดี	20
รูปที่ 3.2 แสดงการทำงานของ MCS-51 กับพอร์ต A,B และ C ของ 8255	20
รูปที่ 3.3 แสดงส่วนของวงจรควบคุมด้วยไมโครคอนโทรลเลอร์	21
รูปที่ 3.4 แสดงบล็อกไดอะแกรมของบอร์ดแสดงผลขนาด 32 x 64 จุด	23
รูปที่ 3.5 แสดงวงจรการส่งข้อมูลและแสดงข้อมูล	24
รูปที่ 3.6 แสดงวงจรสแกนและรับกระแสต้านหลัก	25
รูปที่ 3.7 แอลอีดีโมดูลและแผนผังของขาที่แอลอีดีจุดต่างๆ	26
รูปที่ 3.8 แสดงบล็อกไดอะแกรมเมื่อนำบอร์ดแสดงผลขนาด 32 x 64 จุดมาต่อกัน 3 บอร์ด ให้มีขนาด 32 x 192 จุด	27
รูปที่ 3.9 แสดงโพล์ซาร์ตของโปรแกรมรวมของบอร์ดแสดงผล	28
รูปที่ 3.10 แสดงโพล์ซาร์ตของโปรแกรมแสดงผลและเลื่อนตัวอักษร	29
รูปที่ 4.1 การแสดงผลตัวอักษรบนบอร์ดแสดงผลขนาด 1 ตัวอักษร	30
รูปที่ 4.2 แสดงไหม้ิงไดอะแกรมของไมโครคอนโทรลเลอร์ที่ใช้ควบคุมการแสดงผล ตัวอักษรขนาด 32 x 192 จุด	31
รูปที่ 4.3 การแสดงผลตัวอักษรบนบอร์ดแสดงผลขนาด 1 บล็อก (4 ตัวอักษร)	32
รูปที่ 4.4 แสดงลักษณะสัญญาณรหัสแอสกีของตัว "A"	33

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.5 แสดงข้อความภาษาอังกฤษที่จอแสดงผลแอลอีดี	33
รูปที่ 4.6 แสดงข้อความภาษาไทยที่จอแสดงผลแอลอีดี	34
รูปที่ 4.7 แสดงข้อความ "BREAK" เมื่อไม่มีการส่งข้อความมาจากคอมพิวเตอร์แม่ข่าย	34
รูปที่ 4.8 แสดงส่วนของวงจรควบคุมจอแสดงผลแอลอีดีแบบสมบูรณ์	35



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

	หน้า
ตารางที่ 1 แสดงพินเนม (PIN NAMES) ของไอซี 8255	12
ตารางที่ 2 สรุปลิขิตการทำงานของ 8255	13
ตารางที่ 3 แสดงการจัดขาของคอนเน็กเตอร์พอร์ตอนุกรมตามมาตรฐาน RS-232	19



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

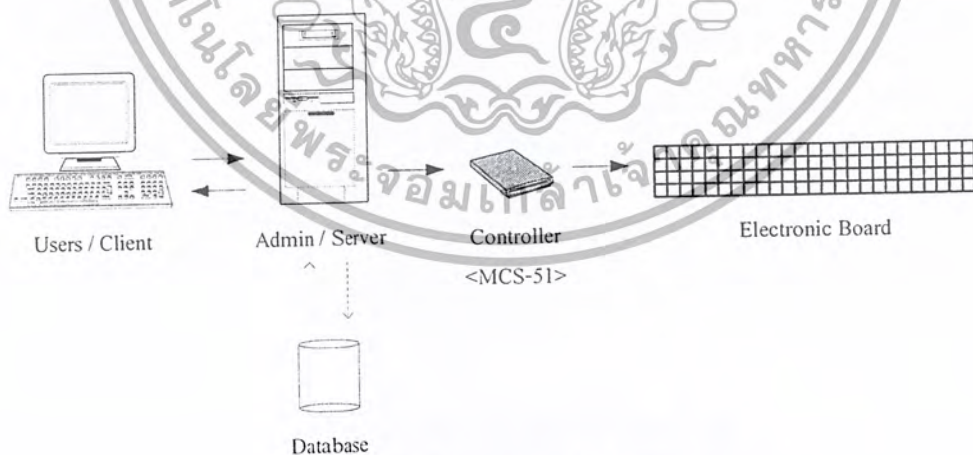
บทที่ 1

บทนำ

เนื่องจากในปัจจุบันเราจะเห็นบอร์ดประกาศข่าวอิเล็กทรอนิกส์หรือจอแสดงผลที่ติดตามตึกที่ใช้หลอดไฟจำนวนมากหลายหมื่นดวงที่แสดงได้ทั้งภาพและตัวอักษรหรือที่ติดภายในอาคารส่วนมากจะแสดงได้เฉพาะข้อความใช้หลอดไฟจำนวนมาก

บอร์ดประกาศข่าวอิเล็กทรอนิกส์หรือจอแสดงผลที่ใช้หลอดไฟหรือแอลอีดีต่อกันแบบเมตริกซ์นั้นเป็นอีกสิ่งหนึ่งที่นิยมใช้กันมากในปัจจุบัน ซึ่งสามารถพบเห็นได้ง่ายตามแหล่งชุมชน ย่านธุรกิจ ศูนย์การค้า โรงพยาบาล หน่วยงานราชการและตามบริษัทห้างร้านต่างๆ การแสดงผลนั้นทั้งแบบตัวอักษรภาษาไทย ภาษาอังกฤษรวมทั้งรูปภาพกราฟฟิกต่างๆ นอกจากนี้ บอร์ดประกาศข่าวอิเล็กทรอนิกส์ยังสามารถรับสัญญาณภาพของโทรทัศน์และวีดีโอมาแสดงผลได้ด้วย

สำหรับโครงการนี้เป็นการรับข้อมูลผู้ใช้จากคอมพิวเตอร์ผ่านโครงข่าย อินเทอร์เน็ตทางพอร์ตสื่อสารอนุกรมของคอมพิวเตอร์แม่ข่าย (Server) มาใช้กับบอร์ดประกาศข่าวอิเล็กทรอนิกส์ โดยส่วนบอร์ดประกาศข่าวอิเล็กทรอนิกส์นั้นใช้แอลอีดีชนิดดอตเมตริกซ์ขนาด 8x8 มาเรียงต่อกันให้แสดงข้อความได้ประมาณ 12 ตัวอักษร และมีการเลื่อนข้อความจากซ้ายไปขวาหรือจากขวาไปซ้าย โดยจะใช้ไมโครคอนโทรลเลอร์ในการควบคุมการแสดงผลที่บอร์ดประกาศข่าวอิเล็กทรอนิกส์ โดยรับตัวอักษรมาจากเครื่องคอมพิวเตอร์แม่ข่าย (Computer Server) ผ่านทางพอร์ตอนุกรม RS-232 แล้วนำมาเก็บไว้ในส่วนของหน่วยความจำซึ่งถูกแบ่งเป็น 8 แอดเดรส เพื่อให้เก็บข่าวสารได้ทั้งหมด 8 ข่าว โดยสามารถเก็บข่าวที่มีความยาวได้ 40 ตัวอักษร จากนั้นส่วนควบคุมจะทำหน้าที่เลือกเอาข่าวแต่ละข่าวออกมาแสดงผลบนบอร์ดเรียงลำดับกันไป



รูปที่ 1.1 บล็อกไดอะแกรมของโครงการ

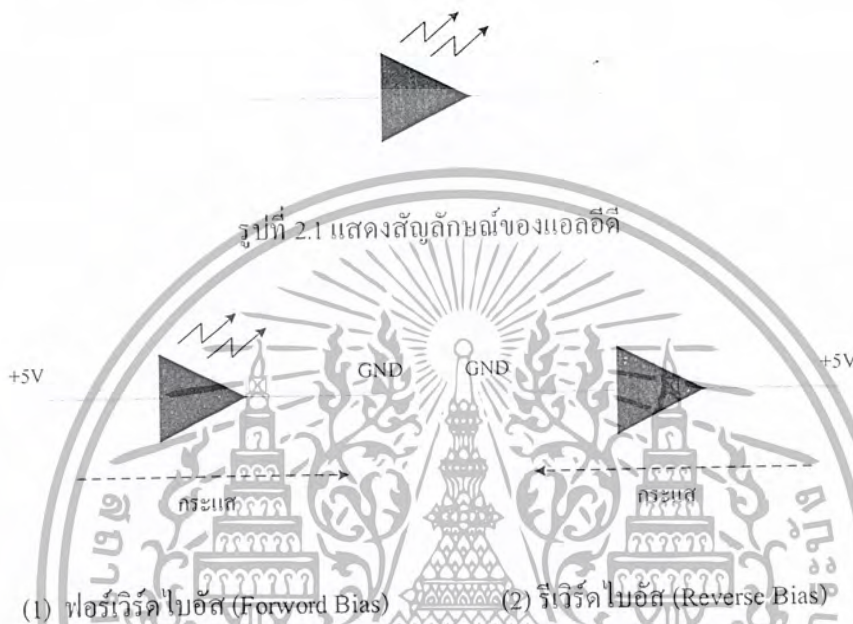
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีและหลักการ

2.1 แอลอีดี (Light Emitting Diode)

แอลอีดี คือ ไดโอดชนิดหนึ่งที่ถูกออกแบบมาเป็นพิเศษ ให้เปล่งแสงออกมาในขณะที่ถูกไบอัสแบบฟอร์เวิร์ด (Forward Bias) สัญลักษณ์ของแอลอีดีจะมีแสงเปล่งออกมามีดังรูปที่ 2.1



รูปที่ 2.2 แสดงลักษณะการไบอัสที่จะทำให้แอลอีดีเปล่งแสงได้

การที่แอลอีดีเปล่งแสงออกมาได้นั้น อาศัยโครงสร้างการจัดเรียงตัวของสารกึ่งตัวนำ คือ อิเล็กตรอนในอะตอมของสารจะอยู่เป็นชั้นๆ (Level) ซึ่งแต่ละชั้นของอิเล็กตรอนก็จะมีระดับพลังงานไม่เท่ากัน ชั้นที่อยู่ห่างจากศูนย์กลางมากก็จะมีพลังงานมากกว่าชั้นที่อยู่ใกล้กว่า สำหรับสารกึ่งตัวนำล้วนๆ ที่อุณหภูมิ 0 องศาเซลเซียส จะมีอิเล็กตรอนอยู่ในชั้นพลังงานในๆเต็ม และชั้นนอกๆจะไม่มีอิเล็กตรอนอยู่เลย ชั้นพลังงานนอกสุดของชั้นที่อิเล็กตรอนเต็ม เรียกว่า วาเลนซ์แบนด์ (Valence Band) และชั้นในสุดของชั้นที่ไม่มีอิเล็กตรอนอยู่ จะเรียกว่า คอนดักชันแบนด์ (Conduction Band) ซึ่งพลังงานที่แตกต่างกันระหว่างชั้นพลังงานทั้งสองนี้เรียกว่า E_g (Energy) อิเล็กตรอนจะไม่สามารถข้ามไปมาระหว่างชั้นทั้งสองได้ การใส่สารไม่บริสุทธิ์ (Impurity) จะเป็นผลทำให้อิเล็กตรอนสามารถข้ามไปมาระหว่างชั้นทั้งสองได้ ถ้าอะตอมใดมีอิเล็กตรอนอิสระอยู่ในคอนดักชันแบนด์ เราจะเรียกอะตอมนี้ว่า อะตอมผู้ให้ (Donor Atom) หรือเรียกอีกอย่างว่าเป็นสารกึ่งตัวนำชนิดเอ็น (N-type) ถ้าอะตอมใดมีอิเล็กตรอนขาดหายไป (มี Hole เกิดขึ้น) ในวาเลนซ์แบนด์ เราเรียกอะตอมนี้ว่า อะตอมผู้รับ (Acceptor Atom) หรือเรียกอีกอย่างว่าเป็นสารกึ่งตัวนำชนิดพี (P-type) เมื่ออิเล็กตรอนอิสระในอะตอมผู้ให้มารวมตัว (Recombine) กับโฮลในอะตอม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผู้รับจะมีการเปลี่ยนแปลงพลังงานจากชั้นที่มีพลังงานโฟตอน (Photon) ซึ่งความถี่ของโฟตอนจะถูกกำหนดด้วยระดับพลังงานที่เปลี่ยนแปลง ยิ่งพลังงานมีมากก็ยิ่งได้ความถี่สูงขึ้น

สำหรับสารกึ่งตัวนำที่นำมาใช้ทำแอลอีดีนั้น นักวิทยาศาสตร์ได้ทำการคัดเลือกชนิดที่มีคุณสมบัติง่ายต่อการสร้างขึ้นและมีเสถียรภาพในสภาวะแวดล้อมต่างๆ สารเหล่านี้มีแกเลียมอาร์ซีไนด์ (GaAs) แกเลียมอาร์ซีไนด์ฟอสไฟด์ (GaAsP) แอลอีดีที่ใช้ GaAs ทำจะมีความยาวคลื่น 9000 อังสตรอม ซึ่งในช่วงความยาวคลื่นนี้ตาคนเราจะไม่เห็น ส่วนแอลอีดีที่ใช้ GaAsP นั้นมีความยาวคลื่น 6600 อังสตรอม ซึ่งอยู่ในช่วงที่ตาคนเรามองเห็น ความถี่ที่ได้ออกมาค่อนข้างจะคงที่ (monochromatic) แต่อาจจะมีการเปลี่ยนแปลงไปบ้างเนื่องจากคุณสมบัติของอะตอมซึ่งจะเคลื่อนที่อย่างสะเปะสะปะ

แอลอีดีที่ผลิตขึ้นจะทำโดยนำเอาสารกึ่งตัวนำชนิด P และ N มาประกบกัน ถ้าให้แรงดันเข้าไปแบบแบบฟอร์เวิร์ดไบอัส จะทำให้อิเล็กตรอนและโฮลไหลมารวมกันซึ่งจะเปล่งแสงออกมาได้ โดยแอลอีดีจะนำกระแสที่เสถียรค่าหนึ่ง (ประมาณ 1 โวลต์สำหรับ GaAs) แล้วมีกระแสไหลมากขึ้นเมื่อเพิ่มศักดาเข้าไป พลังงานแสงที่ได้ออกมาจะแปรผันโดยตรงกับกระแสที่ไหล

แอลอีดีที่หว่าไปจะไม่สามารถมองเห็นได้จากทุกมุม กล่าวคือ เราจะเห็นแสงที่เปล่งออกมาจากแอลอีดีที่มุมแคบๆที่ทำกับแกนของมันเท่านั้น

2.1.1 ข้อดีของแอลอีดี

1. สามารถสว่างและดับได้ในเวลาที่สั้นมากเพียงไม่กี่นาโนเซก (nSec) ดังนั้นจึงสามารถให้แสงจากแอลอีดี เป็นตัวนำข่าวสารและข้อมูลไปใช้ในการสื่อสาร ที่มีความถี่สูงเป็นเมกะเฮิรต (MHz)
2. ใช้แรงดันต่ำ จึงเหมาะที่จะใช้งานควบคู่กับ IC ได้
3. มีอายุการใช้งานมากกว่าหลอดไฟ
4. มีพลังงานส่องสว่างแปรผันตามกระแสที่ไหลผ่าน ดังนั้นจึงสามารถส่งข้อมูลในรูปของกระแสจากจุดหนึ่งไปยังจุดหนึ่งผ่านทางไกลออกไปโดยให้แสงได้
5. แสงที่เปล่งออกมามีช่วงความยาวคลื่นแคบ นั่นคือ แสงที่เปล่งออกมาจะมีสีเดียว (monochromatic)
6. สามารถผลิตให้แอลอีดีมีขนาดเล็กกะทัดรัดได้
7. ทนทานต่อการกระทบกระเทือน (พวกหลอดธรรมดาเวลาถูกกระทบ กระเทือนใส่หลอดจะขาดได้ง่าย)
8. มีหลายสี
9. มีราคาถูก

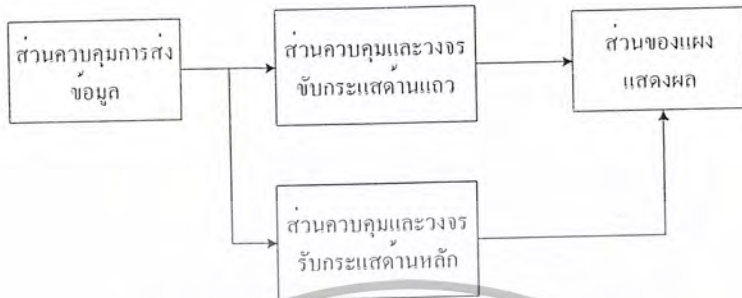
2.1.2 ข้อเสียของแอลอีดี

1. กำลังส่องสว่างขึ้นอยู่กับอุณหภูมิ สำหรับการใช้งานที่ต้องการกำลังส่องสว่างเต็มที่ ต้องมีวงจรควบคุมกำลังส่องสว่างของแอลอีดี
2. เสียหายได้ง่าย ถ้าแรงดันและกระแสสูงกว่าที่มันจะทนได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 หลักการทำงานของบอร์ดแสดงผลทั่วไป

โดยการพัฒนาบอร์ดแสดงผลอิเล็กทรอนิกส์นั้นมาอย่างต่อเนื่องมาโดยตลอด ทำให้การแสดงผลสามารถทำได้ใกล้เคียงกับจอภาพคอมพิวเตอร์หรือโทรทัศน์ได้ โครงสร้างต่างๆของบอร์ดแสดงผลอิเล็กทรอนิกส์ทั่วไปจะมีลักษณะที่คล้ายกัน ดังในรูปที่ 2.3



รูปที่ 2.3 แสดงโครงสร้างหลักของบอร์ดแสดงผลโดยทั่วไป

จากรูปที่ 2.3 จะเห็นว่าโครงสร้างหลักของบอร์ดแสดงผลอิเล็กทรอนิกส์จะประกอบด้วย 4 ส่วนหลักๆ คือ

ส่วนที่ 1 ส่วนควบคุมการส่งข้อมูล มีหน้าที่ในการจัดการเกี่ยวกับข้อมูลบนบอร์ดแสดงผล และยังเป็นส่วนที่สร้างสัญญาณควบคุมต่างๆของระบบ เช่น สร้างสัญญาณควบคุมทางด้านแนวนอนและแนวตั้งเพื่อให้ส่วนต่างๆทำงานประสานกันได้อย่างถูกต้อง

ส่วนที่ 2 ส่วนควบคุมและวงจรขั้วกระแสนอนและส่วนควบคุมและวงจรรับกระแสนอนหลัก สำหรับจัดการข้อมูลทางแนวนอนที่ได้รับมาจากส่วนที่ 1 ในการเปิดหรือปิดวงจรด้านแนวนอนๆ เพื่อใช้ในการแสดงผลในลักษณะของการติดและดับก่อนที่จะส่งข้อมูลที่ได้รับมาแก่บอร์ดแสดงผล และยังทำให้การแสดงผลที่ได้แน่นอนและสามารถควบคุมเป็นจุดๆได้

ส่วนที่ 3 ส่วนควบคุมและวงจรรับกระแสนอนและส่วนควบคุมและวงจรขั้วกระแสนอน สำหรับการจัดการข้อมูลในแนวตั้งที่ได้รับมาจากส่วนที่ 1 การทำงานคล้ายคลึงกับส่วนควบคุมและวงจรขั้วกระแสนอน และทั้งสองส่วนนี้จะต้องมีการทำงานประสานกันเป็นอย่างดี เพื่อให้การควบคุมการแสดงผลเป็นไปอย่างถูกต้องและแม่นยำ

ส่วนที่ 4 ส่วนของบอร์ดแสดงผล เป็นส่วนที่ใช้ในการแสดงผลจากข้อมูลที่ได้รับมาทางด้านแนวตั้งและแนวนอน ซึ่งส่วนนี้จะใช้ไดโอดเปล่งแสง (LED: Light Emitting Diode) เป็นส่วนประกอบ

2.2.1 หลักการทำให้เกิดภาพบนบอร์ดแสดงผล

เราสามารถทำให้ภาพบนบอร์ดแสดงผลแบบจุด (Dot Matrix) ได้จากการอาศัยหลักการสแกนคล้ายๆกับจอภาพของโทรทัศน์นั่นเอง คือ ภาพที่ปรากฏนั้นจะประกอบด้วยการรวมเส้นที่เกิดจากการสแกนครั้งละ 1 เส้น เป็นจำนวนเท่ากับหลัก (Column) หรือแถว (Row) ของบอร์ดแสดงผลแบบจุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรนำไปใช้

แล้วแต่รูปแบบของการสแกน ที่ทำซ้ำกันหลายรอบ ความเร็วที่ใช้มันต้องมากกว่าหรือเท่ากับ 25 รอบต่อวินาที ภาพที่ได้มันจะนิ่งไม่กระพริบหรือเราไม่สามารถจับการแสดงผลได้นั่นเอง โดยการสแกนนั้นจะใช้สวิตซ์ซึ่งถูกควบคุมด้วยไมโครคอนโทรเลอร์ ซึ่งสามารถกำหนดความเร็วได้ โดยส่วนทางด้านกรป้อนข้อมูลนั้นจะต้องสัมพันธ์กับการสแกนด้วย เช่น ข้อมูลหลักแรกเข้ามา ก็ต้องตรงกับสวิตซ์สแกนตัวแรกต่อกับวงจรในหลักแรกด้วย เป็นต้น ซึ่งสามารถนำหลักการนี้ไปสร้างเป็นวงจรใช้งานจริง ซึ่งสามารถแบ่งการสแกนได้เป็น

2.2.1.1 การสแกนทางหลัก (Column)

ในการสแกนทางหลัก จะทำการส่งข้อมูลออกไปทางแถว โดยส่งข้อมูลตัวที่ 1 ออกไป แล้วให้หลักที่ 1 ทำงาน จากนั้นก็ทำการส่งข้อมูลตัวที่ 2 ออกไป แล้วให้หลักที่ 2 ทำงาน ทำเช่นนี้ไปจนกระทั่งข้อมูลถูกส่งออกไปครบหมดทุกหลัก ก็จะเป็นการสแกนครบ 1 รอบ แต่จะสังเกตว่าการแสดงผลให้ครบ 1 ภาพนั้นจะต้องใช้เวลายาวนาน เพราะฉะนั้น กระแสเฉลี่ยที่ไหลผ่านแอลอีดีจึงมีค่าน้อย เพราะฉะนั้นจะทำให้แอลอีดีไม่สว่าง การสแกนซ้ำเกินไปก็จะเกิดการกระพริบซึ่งจะเป็นผลเสียต่อบอร์ดแสดงผล แต่มีข้อดีที่ว่า ใช้อุปกรณ์ เช่น แบตเตอรี่ที่อยู่ใกล้ๆ จะมีส่วนประกอบที่มากกว่าตัวสวิตซ์ ดังนั้นอุปกรณ์ในส่วนนี้น้อยลงทำให้เกิดการประหยัด

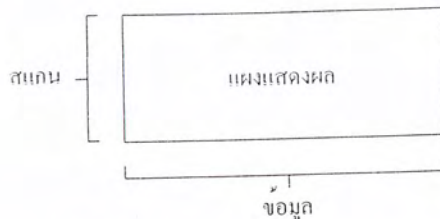


รูปที่ 2.4 แสดงการสแกนทางหลัก

2.2.1.2 การสแกนทางแถว (Row)

การทำงานหลักจะเหมือนกับการสแกนทางหลัก แต่จะสลับทิศทาง จะทำการส่งข้อมูลออกไปทางหลัก โดยจะส่งข้อมูลออกไปจนครบทุกหลักก่อน แล้วจึงให้แถวที่ 1 ทำงาน จากนั้นก็ทำการส่งข้อมูลชุดถัดไปออกไปจนครบหมดทุกหลักแล้วจึงให้แถวที่ 2 ทำงาน ทำเช่นนี้จนกระทั่งข้อมูลถูกส่งออกไปครบหมดทุกแถวก็จะเป็นการสแกนครบ 1 รอบ เพราะฉะนั้นการต่อลักษณะนี้จะทำให้ระยะเวลาในการสแกนครบ 1 ภาพจะรวดเร็วกว่า หรือ ถ้าเวลาเท่าๆกันแบบนี้ก็จะสแกนได้หลายครั้งกว่า และจะมีผลต่อความสว่างของหลอดแอลอีดี จะสว่างกว่า เพราะกระแสเฉลี่ยที่ไหลผ่านจะมากกว่า ซึ่งหลักการของบอร์ดแสดงผลแบบนี้เองที่นำมาแก้ไขปัญหาคือความสว่างของหลอดแอลอีดี และถ้าจัดเวลาให้เหมาะสมแล้วภาพก็ไม่เกิดอาการพลัว แต่ก็มีข้อเสียคือระบบฮาร์ดแวร์จะแพงกว่าแบบแรก และการเขียนโปรแกรมควบคุมให้ตัวอักษรเลื่อนทำได้ยากกว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 แสดงการสแกนทางแถว

2.3 หลักการทำงานของผลการแสดงผลแบบสแกนทางด้านหลัก

ในโครงงานชิ้นนี้เราเลือกใช้การสแกนทางด้านหลัก เนื่องจากสามารถที่จะทำการเขียน โปรแกรมให้เลื่อนตัวอักษรได้ง่ายและใช้อุปกรณ์น้อยกว่า โดยการสแกนทางด้านหลักจะแบ่งส่วนควบคุมการแสดงผลของจอแสดงผลออกเป็น 2 ส่วน คือ

2.3.1 ส่วนควบคุมทางด้านแถว

เป็นส่วนควบคุมด้านการส่งข้อมูลตัวอักษร แบ่งออกได้เป็น 2 ส่วน คือ

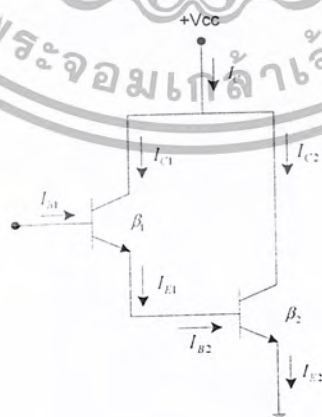
2.3.1.1 ส่วนรับข้อมูลจากไมโครคอนโทรลเลอร์

MCS-51 จะส่งข้อมูลมายังแถวที่ต้องการ โดยใช้เลขไบนารีในการเลือกแถว แล้วจึงส่งข้อมูลออกมายังแถวที่ต้องการ และจะทำงานแบบนี้ไปจนกระทั่งครบทุกแถว ซึ่งก่อนที่จะข้อมูลจะถูกส่งไปยังบอร์ดแสดงผลจะต้องผ่านวงจรขับกระแสก่อน

2.3.1.2 ส่วนวงจรขับกระแส

เนื่องจากกระแสที่ได้จากตัวไมโครคอนโทรลเลอร์มีค่าต่ำ ซึ่งไม่เพียงพอที่จะใช้ในการแสดงผลของหลอดแอลอีดีพร้อมๆกันทั้งแถวได้ จึงต้องมีส่วนเพิ่มกระแสให้กับบอร์ดแสดงผล โดยโครงงานนี้เราใช้วงจรดาร์ลิ่งตันทรานซิสเตอร์ (Darlington Transistor) ในการขับกระแส

วงจรดาร์ลิ่งตันทรานซิสเตอร์ (Darlington Transistor)



รูปที่ 2.6 วงจรดาร์ลิ่งตันทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.6 $I_B = I_{B1} \cdot I_E = I_{E2}$

$$I_{C1} = \beta_1 I_{B1}$$

$$I_{E1} = (\beta_1 + 1) I_{B1}$$

แต่ $I_{E1} = I_{B2}$

$$I_{C2} = \beta_2 I_{B2}$$

$$I_{C2} = \beta_2 (\beta_1 + 1) I_{B1}$$

ที่ node 1 $I_C = I_{C1} + I_{C2}$

$$= \beta_1 I_{B1} + \beta_2 (\beta_1 + 1) I_{B1}$$

$$= (\beta_1 + \beta_1 \beta_2 + \beta_2) I_{B1}$$

$$I_C = (\beta_1 + \beta_1 \beta_2 + \beta_2) I_B$$

เนื่องจาก $I_E \approx I_C$

$$I_E = (\beta_1 + \beta_1 \beta_2 + \beta_2) I_B$$

2.3.2 ส่วนควบคุมทางด้านหลัก

รับข้อมูลจากไมโครคอนโทรลเลอร์ควบคุมว่าจะให้หลักใดเริ่มรับกระแสก่อน ซึ่งก็คือ ทำให้แอลอีดีในหลักนั้นติดนั่นเอง

2.4 ไมโครคอนโทรลเลอร์ตระกูล MCS-51

ไมโครคอนโทรลเลอร์แบบชิปเดี่ยว (Single Chip Microcontroller) คือ ไมโครคอมพิวเตอร์แบบที่มีขนาดเล็ก โดยบรรจุไว้ในแผงวงจรรวม (Integrated Circuit) เพียงชิปเดียวเหมาะสำหรับงานควบคุมอุปกรณ์อื่นๆแบบอัตโนมัติ เพราะผู้ใช้สามารถเขียนโปรแกรมควบคุมการทำงานได้ตามต้องการ

2.4.1 ข้อดีของ MCS-51

1. สามารถนำเอาข้อมูลมา AND, OR หรือทำ Complement ทั้งแบบทีละ 8 บิต และ 1 บิต
2. สามารถใช้สำหรับหน่วยความจำสำหรับโปรแกรม (Program Memory) ซึ่งเป็นหน่วยความจำที่ใช้สำหรับเก็บชุดคำสั่งที่จะให้ MCS-51 ทำงานได้สูงสุด 64 กิโลไบต์ (Kilobyte) ทำให้สามารถเขียนควบคุมโปรแกรมได้มาก
3. สามารถต่อกับหน่วยความจำสำหรับข้อมูล (Data Memory) ซึ่งเป็นหน่วยความจำสำหรับเก็บข้อมูลในระหว่างการทำงานของโปรแกรมได้สูงสุด 64 กิโลไบต์
4. ใน 8051 มีหน่วยความจำสำหรับโปรแกรมจำนวน 4 กิโลไบต์ และใน 8052 มีหน่วยความจำสำหรับโปรแกรมจำนวน 8 กิโลไบต์ อยู่ภายในวงจรรวมทำให้ไม่ต้องต่อหน่วยความจำสำหรับโปรแกรมอยู่ภายนอก ระบบรวมทั้งหมดจึงมีขนาดเล็กและสัญญาณรบกวนจากภายนอกจะทำให้ MCS-51 ทำงานผิดพลาดได้ยาก
5. มีพอร์ทแบบขนาน (Parallel Port) สำหรับข้อมูลเข้าและออกจำนวน 32 บิต ที่ข้อมูลแต่ละบิตเป็นอิสระต่อกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. มีวงจร Timer/Counter ขนาด 16 บิต 2 ชุด (8052 มี 3 ชุด) ที่ทำงานในโหมดต่างๆได้ถึง 4 โหมด

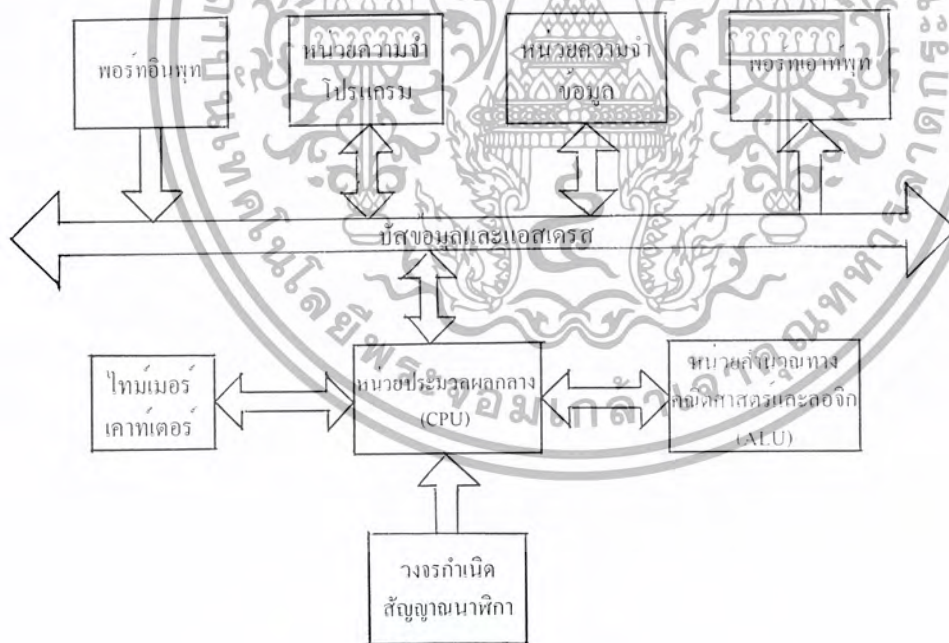
7. มี UART (Universal Asynchronous Receiver Transmitter) สำหรับรับส่งข้อมูลอนุกรม (Serial) แบบฟลูดูเพล็กซ์ (Full Duplex) ที่สามารถเลือกรูปแบบในการรับส่งข้อมูลได้ 4 แบบ

8. มีแหล่งกำเนิดสัญญาณขอขัดจังหวะการทำงานของโปรแกรม (Interrupt Request Signal) 6 แหล่งซึ่งสามารถกระโดดไปทำงานตอบสนองการขัดจังหวะ (Interrupt Service Routine) ได้ต่างๆกัน 5 ตำแหน่ง

9. สามารถเลือกการทำงานให้อยู่ในโหมดของ Idle และ Power Down ซึ่งจะประหยัดกำลังไฟในการทำงาน

ซึ่งจากข้อดีดังกล่าวจึงทำให้ MCS-51 เป็นที่นิยมนำมาใช้ในการควบคุมระบบอัตโนมัติมาก คุณสมบัติดังกล่าวบรรจุไว้ในวงจรรวมเดี่ยว (Single Chip) ขนาด 40 ขา ดังนั้นจึงสามารถออกแบบให้ระบบทั้งหมดมีขนาดเล็ก และการที่ทั้งหมดบรรจุอยู่ในวงจรรวมเดี่ยวจึงทำให้เกิดการตรวจสอบหาข้อผิดพลาดในระบบง่ายไม่สลับซับซ้อน รวมทั้งลดปัญหาเรื่องการที่มีสัญญาณรบกวนในระบบจนทำให้การทำงานผิดพลาดไป

2.4.2 โครงสร้างของ 8051



รูปที่ 2.7 แสดงโครงสร้างของ 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภายใน 8051 จะประกอบขึ้นด้วย GATE ต่างๆ เช่น AND , OR , NOT ซึ่ง GATE เหล่านี้จะถูกนำมาออกแบบให้มีหน้าที่การทำงานต่างๆ เช่น วงจรถอดรหัสคำสั่ง (Instruction Decoder), วงจรสร้างสัญญาณนาฬิกา (Clock Generator) โครงสร้างภายในของ 8051 จะประกอบด้วยส่วนย่อยๆคือ

2.4.2.1 หน่วยประมวลผล (Central Processing Unit)

ส่วนนี้มีวงจรที่ทำหน้าที่สร้างสัญญาณในการควบคุมในการติดต่อกับส่วนอื่นๆ เรียกว่า วงจรควบคุม (Control Unit) สัญญาณที่สร้างจากวงจรควบคุมได้แก่ สัญญาณสำหรับติดต่อกับหน่วยความจำ, อุปกรณ์รับข้อมูลเข้าหรือส่งข้อมูลออกจากตัว 8051 ซึ่งส่วนควบคุมการขัดจังหวะ (Interrupt Control) และส่วนควบคุมบัส (Bus Control) ก็เป็นส่วนหนึ่งของวงจรควบคุมด้วย การสร้างสัญญาณควบคุมจากหน่วยประมวลผลนี้จะทำการสร้างสัญญาณโดยการถอดรหัสดังคำสั่ง (Instruction) ตามที่มีการกำหนดไว้ และสัญญาณที่สร้างขึ้นมาจะอ้างอิงกับสัญญาณนาฬิกาที่สร้างจากวงจรถอดรหัสเพื่อให้อุปกรณ์ทุกส่วนในวงจรทำงานประสานกัน (Synchronize) อย่างถูกต้อง

ในหน่วยประมวลผลนี้ยังประกอบด้วย ส่วนย่อยอีกส่วนที่เรียกว่า ส่วนประมวลผลส่วนนี้จะทำหน้าที่ประมวลผลข้อมูล เช่น การบวก ,ลบ, คูณ หรือหาร ข้อมูลแล้วนำผลลัพธ์ไปเก็บไว้ในรีจิสเตอร์หรือหน่วยความจำที่ต้องการ

2.4.2.2 หน่วยความจำ (Memory)

ส่วนนี้มีไว้สำหรับจดจำข้อมูล การเอาข้อมูลไปเก็บในหน่วยความจำเรียกว่า การเขียน (Write) ข้อมูลและการนำเอาข้อมูลออกจากหน่วยความจำเรียกว่า การอ่าน (Read) ข้อมูลซึ่งแต่ละตำแหน่งของหน่วยความจำจะเก็บข้อมูลได้เพียงค่าเดียวเท่านั้น ในไมโครโปรเซสเซอร์ทั่วไปรวมทั้ง 8051 นั้น ข้อมูลในแต่ละตำแหน่งของหน่วยความจำจะมีค่าได้เพียง 1 ไบต์ ดังนั้นแต่ละตำแหน่งของหน่วยความจำจะเก็บข้อมูลมีค่าได้ระหว่าง 0 ถึง 255 (00000000 ถึง 11111111 ในเลขฐาน 2) แต่จำนวนตำแหน่งที่จะเก็บข้อมูลได้ขึ้นกับไมโครโปรเซสเซอร์แต่ละเบอร์การติดต่อกับหน่วยความจำจะต้องมีสัญญาณ 3 กลุ่มคือ

- แอดเดรส หรือ ค่าตำแหน่งที่ต้องการติดต่อกับหน่วยความจำใน 8051 จะติดต่อกับหน่วยของความจำประเภท Program Memory หรือ Data Memory ได้สูงสุดชนิดละ 65536 ตำแหน่ง ดังนั้นการอ้างอิงแต่ละตำแหน่งของหน่วยความจำจะต้องใช้เส้นแสดงตำแหน่งในเลขฐาน 2 ทั้งหมด 16 เส้น
- ข้อมูลที่จะอ่านหรือเขียนกับหน่วยความจำที่ตำแหน่งในข้อ 1
- สัญญาณควบคุมที่จะส่งไปยังหน่วยความจำ เพื่อบอกกับหน่วยความจำว่าต้องการอ่านหรือเขียนข้อมูล

สัญญาณเหล่านี้จะถูกควบคุมภายใน 8051 สร้างมาจากวงจรถอดรหัสของคำสั่งที่ 8051 อ่านจากหน่วยความจำ Program Memory เข้าไปทำงานนั่นเอง

2.4.2.3 อุปกรณ์อินพุตและเอาต์พุต (Input/Output Device)

เป็นส่วนที่จะใช้ส่งข้อมูลเข้าหรือออกจาก 8051 ทำให้ 8051 ติดต่อกับภายนอกได้ซึ่งประกอบด้วย

- พอร์ตอินพุต/เอาต์พุต 4 พอร์ต เป็นที่ใช้สำหรับรับส่งข้อมูลซึ่งเป็นสัญญาณดิจิทัลเข้าหรือออกจากตัว MCS-51 โดยแต่ละพอร์ตจะรับส่งข้อมูลได้ 8 บิต มีพอร์ต P0,P1,P2 และ P3 บางพอร์ตจะใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

งานได้มากกว่า 1 อย่างก็ได้ เช่น พอร์ต P0 และ P2 จะใช้สำหรับส่งค่าตำแหน่ง (Address) ของหน่วยความจำที่ต้องการติดต่อและพอร์ต P0 จะใช้รับ-ส่งข้อมูลเมื่อติดต่อกับหน่วยความจำได้ด้วย แต่สิ่งเหล่านี้ไม่ได้เกิดขึ้นในเวลาเดียวกัน แต่จะใช้วิธีทำงานตามลำดับโดยควบคุมจากสัญญาณควบคุมที่ถอดรหัสมาจากแต่ละคำสั่งให้คอมพิวเตอร์ทำงานนั่นเองและสัญญาณทั้งหมดจะอ้างอิงจากสัญญาณนาฬิกา

- Timer 0 และ Timer1 เป็นวงจรรับที่สามารถกำหนดให้ทำการนับจำนวนไซเคิลของสัญญาณที่ต่อจากภายนอก 8051 หรือจำนวนไซเคิลของสัญญาณนาฬิกาภายใน 8051 ก็ได้ค่าจากการนับจะถูกอ่านหรือตั้งค่าเริ่มต้นของการนับได้โดยหน่วยประมวลผล

- พอร์ตอนุกรม (Serial Port) หน่วยประมวลผลจะอ่านหรือเขียนข้อมูลกับพอร์ตอนุกรมเป็นแบบ 8 บิต แต่ข้อมูลจะถูกส่งออกจาก 8051 เรียงไปทีละบิตออกจากขา TxD และในการรับข้อมูลเข้าก็จะรับข้อมูลเข้าทีละบิตทางขา RxD แล้วจัดเรียงใหม่เป็น 8 บิต เพื่อให้หน่วยประมวลผลอ่านไปใช้งานต่อไป การจัดการหน่วยความจำของ 8051

หน่วยความจำของ 8051 แบ่งออกได้เป็น 2 แบบ ตามลักษณะของการใช้งานคือ

หน่วยความจำโปรแกรม (Program Memory)

เป็นหน่วยความจำที่ใช้ในการเก็บคำสั่งในรูปของภาษาเครื่อง (Machine Language) ซึ่งต้องการให้ 8051 ทำงานเมื่อ 8051 ทำงานก็จะอ่านข้อมูลที่เก็บในหน่วยความจำประเภทนี้เข้าไปถอดรหัสแล้วสร้างสัญญาณควบคุมส่วนอื่นๆ ตามการทำงานของแต่ละคำสั่งนั้นหน่วยความจำแบบนี้ต้องเป็นแบบ Read Only Memory (ROM) และผู้ใช้ต้องเขียนข้อมูลในแต่ละตำแหน่งของหน่วยความจำเป็นรหัสภาษาเครื่องของ 8051 ตามลำดับการทำงานที่ต้องการ (หน่วยความจำแบบ ROM เป็นแบบ Non Volatile ซึ่งเมื่อปิดไฟแล้วข้อมูลก็จะไม่มีการสูญหาย) การเขียนข้อมูลไปบน ROM จะต้องใช้เครื่องมือพิเศษ ในระหว่างการทำงานของ 8051 ผู้ใช้จะไม่สามารถใช้คำสั่งทำการเขียนข้อมูลลงในหน่วย ความจำแบบนี้ได้ จำนวนตำแหน่งสูงสุดของหน่วยความจำแบบนี้ที่ 8051 จะใช้งานได้คือ 65536 ตำแหน่ง ค่าของตำแหน่งจะเขียนเป็นเลขฐาน 16 ได้ตั้งแต่ 0000H ถึง FFFFH หน่วยความจำตำแหน่ง 0000H ถึง FFFFH จำนวน 4 กิโลไบต์ ผู้ใช้จะเลือกได้ว่าเป็นตำแหน่งของ ROM ที่อยู่ภายในหรือภายนอก 8051

ถ้าต้องการให้ 8051 ทำงานตามคำสั่งที่เก็บไว้ใน ROM ภายใน 8051 ก็ให้ป้อนสัญญาณสถานะลอจิก High (1) เข้าที่ขา EA ของ 8051 แต่ถ้าต้องการให้ทำงานในโปรแกรมที่เก็บไว้ใน ROM ภายนอก 8051 ก็ให้ต่อลอจิก Low (0) เข้าที่ขา EA ของ 8051 ส่วนหน่วยความจำตำแหน่ง 1FFFH ถึง FFFFH จะต้องอยู่ภายนอก 8051 เสมอ

หน่วยความจำข้อมูล (Data Memory)

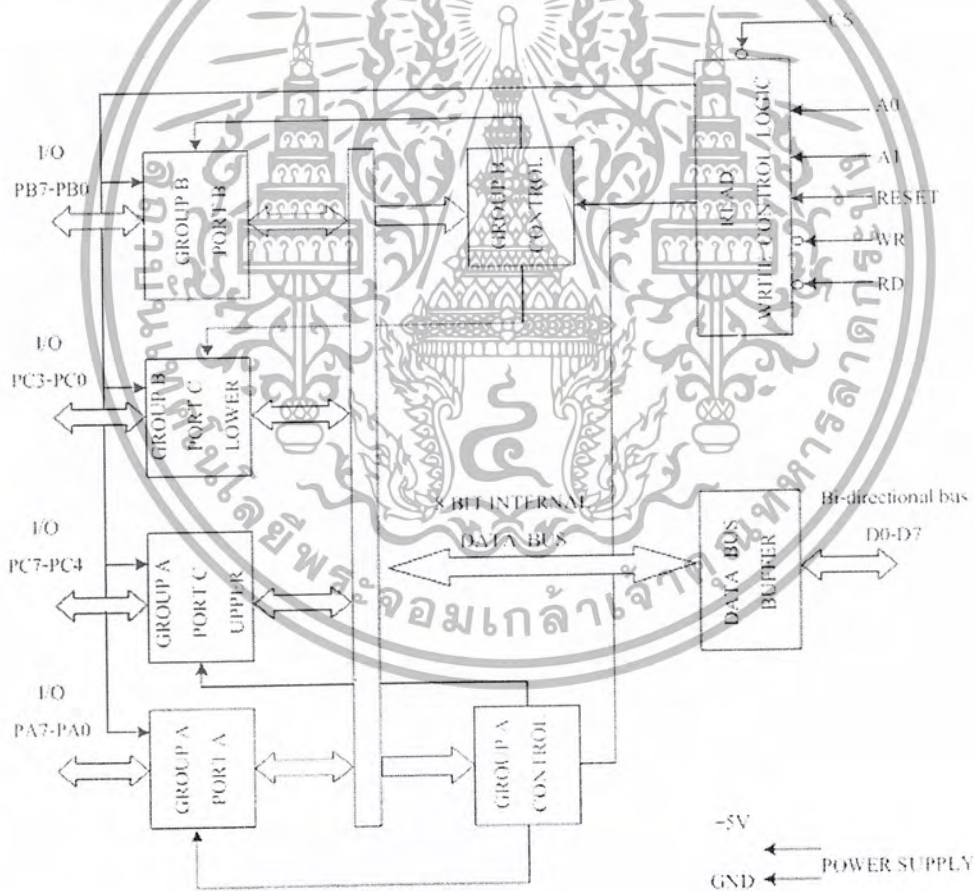
เป็นหน่วยความจำที่ 8051 จะใช้สำหรับพักเก็บข้อมูล แล้วเรียกใหม่ระหว่างการทำงานของ 8051 การอ่านหรือเขียนข้อมูลจากหน่วยความจำจะกระทำโดยคำสั่งที่เก็บไว้ในหน่วยความจำโปรแกรม หน่วยความจำแบบนี้เป็นประเภท Random Access Memory (RAM) ถ้ามีไฟเลี้ยงอยู่ข้อมูลที่เก็บไว้ก็จะไม่สูญหาย แต่ถ้าปิดเครื่องหรือไม่จ่ายไฟให้แก่ RAM แล้วข้อมูลใน RAM ก็จะสูญหายไป การสูญหายของข้อมูลไม่ได้หมายความว่าไม่มีอะไรอยู่เลย แต่เป็นการที่มีข้อมูลใหม่ซึ่งไม่ใช่ข้อมูลที่เก็บไว้เดิมเข้ามาอยู่แทนที่ หน่วยความจำข้อมูลของ 8051 จะมีอยู่ 2 ชุด ชุดหนึ่งอยู่ภายใน 8051 จำนวน 128 ไบต์ ที่ตำแหน่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

00H ถึง 7FH และอีกชุดหนึ่งจะต้องอยู่ภายนอกของวงจรรวม 8051 มีได้สูงสุด 65536 ไบท์ อยู่ที่ตำแหน่ง 0000H ถึง FFFFH หน่วยความจำข้อมูลภายใน 8051 ที่ตำแหน่ง 80H ถึง FFH นั้นไม่ได้มีอยู่ทุกตำแหน่ง จะมีเฉพาะในบางตำแหน่งซึ่งเรียกหน่วยความจำในบางตำแหน่งนี้ว่า Special Function Register (SFR) เพราะจะใช้หน่วยความจำเหล่านี้สำหรับงานที่พิเศษเท่านั้น

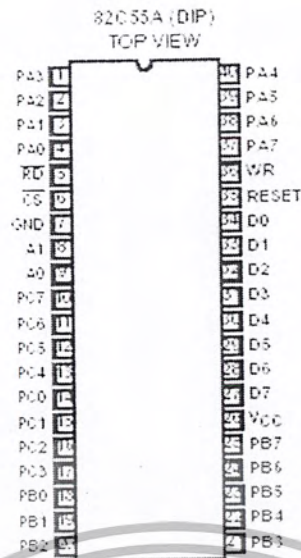
2.5 การเชื่อมต่อ ไอซี 8255 เข้ากับ MCS-51

ไอซีเบอร์ 8255 เป็นชิพขนาด 40 ขา โดยจะเป็นอุปกรณ์ที่ใช้สำหรับเป็นพอร์ตอินพุต/เอาต์พุต โดยมีขาที่ใช้เป็นอินพุต/เอาต์พุตทั้งหมด 24 ขา ซึ่งแบ่งได้เป็นขาของพอร์ต A, พอร์ต B และพอร์ต C โดยที่แต่ละพอร์ตจะมี 8 ขา การทำงานของพอร์ต C จะแยกเป็น 2 ส่วน คือ พอร์ต C ล่างหรือตั้งแต่ $PC_0 - PC_3$ มีจำนวน 4 บิตและพอร์ต C บนหรือตั้งแต่ $PC_4 - PC_7$ มีจำนวน 4 บิตเช่นกัน และที่พอร์ต C นี้เองเราสามารถกำหนดให้มันทำงานเป็นอินพุตหรือเอาต์พุตก็ได้ โครงสร้างภายในของไอซี 8255 จะมีโครงสร้างตามรูปที่ 2.8 และมีการจัดเรียงขาของไอซีตามรูปที่ 2.9



รูปที่ 2.8 โครงสร้างภายในของไอซี 8255

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.9 การจัดเรียงขาของไอซี 8255

จากรูปที่ 2.9 แต่ละขาของไอซีจะมีชื่อตามตารางที่ 1

$D_7 - D_0$	Data Bus (Bi-Directional)
RESET	Reset Input
CS	Chip Select
RD	Read Input
WR	Write Input
A_0, A_1	Port Address
$PA_7 - PA_0$	Port A (bit)
$PB_7 - PB_0$	Port B (bit)
$PC_7 - PC_0$	Port C (bit)
V_{CC}	+5 Volts
GND	0 Volts

ตารางที่ 1 แสดงพินเนม (PIN NAMES) ของไอซี 8255

2.5.1 โหมดการทำงานของ 8255

การทำงานของ 8255 มีอยู่ด้วยกัน 3 โหมด คือ

1. โหมด 0 มีการทำงานแบบ เบสิกไอ/โอ (Basic I/O) จะไม่มีการตรวจสัญญาณ (Handshake)
2. โหมด 1 โหมดนี้ใช้ในพอร์ต A และพอร์ต B จะใช้ในการรับ-ส่งข้อมูล และใช้พอร์ต C ในการตรวจสัญญาณ (Handshake)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. โหมด 2 โหมดนี้ใช้พอร์ท A ในการรับ-ส่งข้อมูล 2 ทิศทาง และใช้พอร์ท B ในการรับ - ส่งข้อมูล และใช้พอร์ท C บิต 0 , 1 และ 2 ในการรับ-ส่งข้อมูลบิต 4 , 5 และ 6 เป็นตัวตรวจสอบสัญญาณ (Handshake)

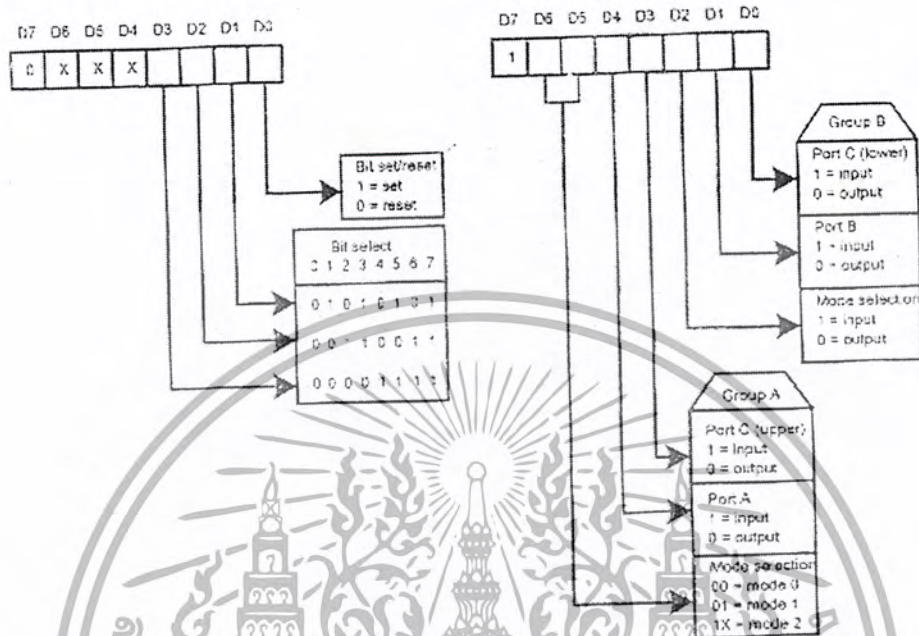
เราสามารถเขียนสรุปโหมดการทำงานของ 8255 ได้ดังตารางที่ 2

	MODE 0		MODE 1		MODE 2
	IN	OUT	IN	OUT	GROUP A ONLY
PA_0	IN	OUT	IN	OUT	↔
PA_1	IN	OUT	IN	OUT	↔
PA_2	IN	OUT	IN	OUT	↔
PA_3	IN	OUT	IN	OUT	↔
PA_4	IN	OUT	IN	OUT	↔
PA_5	IN	OUT	IN	OUT	↔
PA_6	IN	OUT	IN	OUT	↔
PA_7	IN	OUT	IN	OUT	↔
PB_0	IN	OUT	IN	OUT	_____
PB_1	IN	OUT	IN	OUT	_____
PB_2	IN	OUT	IN	OUT	_____
PB_3	IN	OUT	IN	OUT	_____
PB_4	IN	OUT	IN	OUT	_____
PB_5	IN	OUT	IN	OUT	_____
PB_6	IN	OUT	IN	OUT	_____
PB_7	IN	OUT	IN	OUT	_____
PC_0	IN	OUT	\overline{INTR}_E	\overline{INTR}_B	I/O
PC_1	IN	OUT	\overline{ITRF}_E	\overline{OBF}_B	I/O
PC_2	IN	OUT	\overline{STB}_E	\overline{ACK}_B	I/O
PC_3	IN	OUT	\overline{INTR}_A	$INTR_A$	\overline{INTR}_A
PC_4	IN	OUT	\overline{STB}_A	I/O	\overline{STB}_A
PC_5	IN	OUT	\overline{IBF}_A	I/O	\overline{IBF}_A
PC_6	IN	OUT	I/O	\overline{ACK}_A	\overline{ACK}_A
PC_7	IN	OUT	I/O	\overline{OBF}_A	\overline{OBF}_A

ตารางที่ 2 สรุปโหมดการทำงานของ 8255

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การที่เราจะรับ-ส่งข้อมูลผ่านพอร์ตทั้ง 3 พอร์ตได้นั้นจะต้องมีการกำหนดค่าเริ่มต้นเป็นรหัสควบคุมเพื่อที่จะให้ไอซีทำงาน ซึ่งเป็นการกำหนดว่าจะให้พอร์ตใดทำหน้าที่เป็นพอร์ตอินพุตหรือพอร์ตใดทำหน้าที่เป็นพอร์ตเอาต์พุต โดยเราสามารถกำหนดค่าเริ่มต้นซึ่งเรียกว่า คอนโทรลเวิร์ด (Control Word) ได้ตามรูปที่ 2.10



รูปที่ 2.10 การกำหนดค่าคอนโทรลเวิร์ดเพื่อให้ไอซีทำหน้าที่เป็นพอร์ตได้ตามที่เราต้องการ

2.5.2 สัญญาณต่างๆของ 8255

จากรูปที่ 2.9 จะมีสัญญาณที่เกี่ยวข้องกับการทำงานดังนี้ คือ

$D_0 - D_7$: บิตข้อมูลเชื่อมโยงกับ CPU

$A_0 - A_7$: ใช้เลือกพอร์ต A,B,C และพอร์ตควบคุม

RESET : เมื่อขาได้รับสัญญาณกระตุ้นลอจิก 1 จะทำให้ 8255 ถูกรีเซ็ตมีผลทำให้ทุกพอร์ตเป็นอินพุตทันที

$PA_0 - PA_7$: เป็นพอร์ตขนาน 8 บิต

$PB_0 - PB_7$: เป็นพอร์ตขนาน 8 บิต

$PC_0 - PC_7$: เป็นพอร์ตขนาน 8 บิต

RD : ใช้ในการอ่านข้อมูลที่พอร์ตขนานของ 8255 ต้องทำให้ลอจิกที่ขานี้มีค่าเป็น 0 พร้อมกับ CS

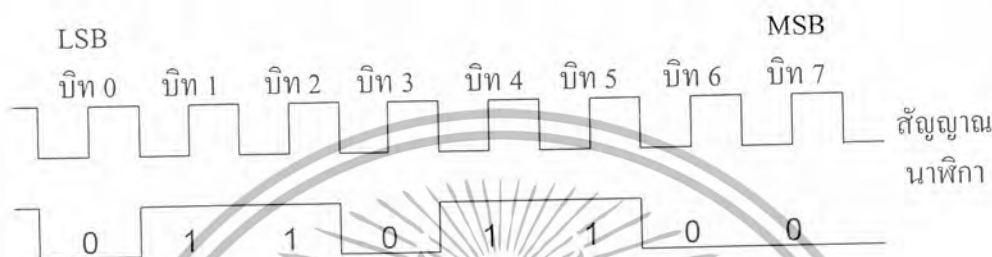
WR : ใช้ในการอ่านข้อมูลหรือโปรแกรมลงบน 8255 ต้องทำให้ลอจิกที่ขานี้มีค่าเป็น 0 พร้อมกับ CS

CS : เป็นขาเลือกชิพ 8255 ได้ ขานี้มักจะต่อกับไอ/โอดีโค้ดเดอร์ (I/O decoder)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 การสื่อสารแบบอนุกรม

การสื่อสารแบบอนุกรมนั้นจะแบ่งออกได้เป็น 2 แบบ คือการสื่อสารอนุกรมแบบซิงโครนัสและการสื่อสารแบบอนุกรมแบบอะซิงโครนัส การสื่อสารแบบซิงโครนัสจะมีสัญญาณนาฬิกา่วมอยู่กับการรับและการส่งสัญญาณด้วย ตัวอย่างการส่งข้อมูลแบบ ซิงโครนัสก็คือคีย์บอร์ดของคอมพิวเตอร์ ซึ่งสายเส้นหนึ่งจะเป็นสายของสัญญาณนาฬิกาส่วนสายของอีกเส้นจะเป็นสายของข้อมูลดังนั้นการติดต่อกันแบบซิงโครนัสจะต้องใช้สายในการเชื่อมต่ออย่างน้อยที่สุด 3 เส้นคือ สัญญาณนาฬิกา ข้อมูลและกราวด์จากรูปที่ 2.11 แสดงไหมมิ่งไดอะแกรมของการส่งข้อมูลแบบซิงโครนัส



รูปที่ 2.11 แสดงรูปแบบอย่างง่ายที่สุดของข้อมูลอนุกรม

2.6.1 การสื่อสารข้อมูลแบบอะซิงโครนัส

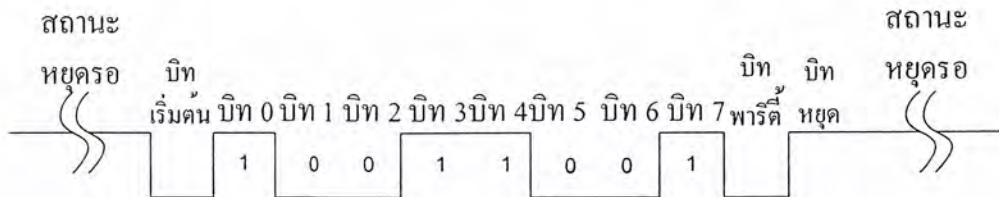
การสื่อสารข้อมูลแบบอะซิงโครนัสคือการรับและส่งข้อมูลไปในสายโดยไม่จำเป็นต้องมีสัญญาณนาฬิกา ร่วมด้วยเหมือนกับการส่งข้อมูลแบบซิงโครนัส แต่จะใช้การกำหนดค่าสัญญาณนาฬิกาทั้งภาคส่งและภาครับให้มีความเท่ากัน ซึ่งเรียกสัญญาณนาฬิกาที่ใช้ในการกำหนดค่าให้ภาครับและภาคส่งนี้ว่าอัตรา การถ่ายทอกข้อมูลหรือบอดเรต (Baudrate) มีหน่วยเป็นบิตต่อวินาที (bit per second: bps)

รูปแบบของข้อมูลที่ใช้ในการรับและส่งข้อมูลแบบอะซิงโครนัสประกอบด้วย 4 ส่วนด้วยกันคือ

1. บิตเริ่มต้น (Start Bit) ซึ่งจะมีขนาด 1 บิต
2. บิตข้อมูลแบบอนุกรมจะมีขนาด 5,6,7 หรือ 8 บิต
3. บิตตรวจสอบพาริตี (Parity Bit) จะมีขนาด 1 บิต หรือไม่มี
4. บิตปิดท้าย (Stop Bit) จะมีขนาด 1,1.5 หรือ 2 บิต

จากรูปที่ 2.12 แสดงรูปแบบของข้อมูลอนุกรมแบบอะซิงโครนัส เมื่อไม่มีข้อมูลที่จะส่งหา DATA จะมีสถานะลอจิก "1" ซึ่งซึ่งจะเรียกสถานะนี้ว่าสถานะหยุดรอ (waiting stage) การเริ่มต้นส่งข้อมูลจะเริ่มจากการให้หา DATA มีลอจิก "0" ด้วยช่วงระยะเวลา 1 บิต ซึ่งจะเรียกบิตนี้ว่าบิตเริ่มต้นจากนั้นบิตข้อมูลจะถูกส่งออกไป โดยเริ่มจากบิตที่มี นัยสำคัญต่ำสุด (LSB) ซึ่งข้อมูลในไบท์ที่จะส่งอาจมีจำนวนบิต 5,6,7 หรือ 8 บิตก็ได้ จากนั้นจะตามด้วยบิตพาริตีซึ่งใช้เพื่อตรวจสอบความผิดพลาดที่เกิดขึ้นจากการส่งข้อมูล บิตสุดท้ายที่จะส่งคือบิตปิดท้าย ซึ่งจะทำให้หา DATA มีสถานะลอจิก "1" อีกครั้งหนึ่งด้วยระยะเวลาอย่างน้อย 1,1.5 หรือ 2 บิต เพื่อเป็นการแสดงว่าสิ้นสุดข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.12 แสดงรูปแบบอย่างง่ายที่สุดของข้อมูลอนุกรมแบบอะซิงโครนัส

อุปกรณ์พิเศษที่ได้รับการออกแบบมาสำหรับการรับและการส่งข้อมูลแบบอะซิงโครนัสเรียกว่า Universal Asynchronous Receiver/Transmitter หรือ UART อัตราความเร็วในการรับและการส่งข้อมูลของการส่งข้อมูลแบบอะซิงโครนัสคือค่าบอดเรต ซึ่งก็คือค่าจำนวนบิตต่อวินาทีที่ใช้ในการรับและส่งข้อมูล บอดเรตมาตรฐานที่ใช้สำหรับพอร์ตอนุกรม RS-232 ได้แก่ 110,150,300,600,1200,2400,4800,6900 และ 19200 บิตต่อวินาที และมีค่าเพิ่มมากขึ้นตามเทคโนโลยีของคอมพิวเตอร์ซึ่งการรับและส่งแบบอนุกรมโดยไม่ผ่านโมเด็มอาจจะกำหนดค่าบอดเรตได้สูงถึง 115200 บิตต่อวินาที เนื่องจากบอดเรตคือจำนวนบิตของข้อมูลที่สามารถถ่ายเทได้ภายใน 1 วินาที ยกตัวอย่าง ข้อมูลอนุกรมถูกส่งในลักษณะ 8 บิต ไม่มีการตรวจสอบพาริตี มีบิตเริ่มต้น 1 บิต และบิตปิดท้าย 1 บิต ความยาวของข้อมูลที่รับส่งนี้เท่ากับ 10 บิต ถ้าใช้บอดเรตในการรับส่งข้อมูลเท่ากับ 9600 บิตต่อวินาที ก็จะสามารถรับส่งข้อมูลได้ด้วยความเร็ว 960 ไบท์ต่อวินาที และถ้ามีการใช้พาริตีความเร็วในการรับส่งข้อมูลจะเหลือเป็น 872 ไบท์ต่อวินาที

การตรวจสอบพาริตีสามารถกำหนดให้เป็นแบบก๊ (Odd), แบบคู่ (Even) หรือไม่มีการตรวจสอบพาริตีก็ได้ การตรวจสอบพาริตีเป็นการตรวจสอบจำนวนรวมของบิตที่เป็นลอจิก "1" ภายในข้อมูลที่ถูกส่งออกไป 1 ไบท์ว่ามีจำนวนรวมเป็นเลขคู่หรือคี่ โดยต้องรวมพาริตีบิตเข้าไปด้วย ยกตัวอย่างข้อมูลที่ทำการส่งมีขนาด 8 บิต และมีค่าเท่ากับ 99 เลขฐาน 16 หรือ 10011001 เลขฐาน 2 จะเห็นว่าข้อมูลในไบท์นี้มีจำนวนลอจิก "1" จำนวน 4 ตัว ซึ่งเป็นเลขคู่ ดังนั้นถ้ากำหนดพาริตีเป็นคู่ค่าในบิตพาริตีจะต้องมีค่าลอจิกเป็น "0" แต่ถ้าพาริตีเป็นคี่ค่าที่บิตพาริตีจะต้องเป็น "1" เพื่อให้ข้อมูล 1 ไบท์รวมทั้งบิตพาริตีมีจำนวนบิตที่เป็นลอจิก "1" มีจำนวนรวมกันเป็นเลขคี่

บิตพาริตีถูกสร้างขึ้นจากภาคส่งข้อมูลของ UART ซึ่งทางภาครับจะต้องทำการกำหนดคุณสมบัติการตรวจสอบพาริตีให้ตรงกันว่าจะตรวจสอบพาริตีคี่หรือพาริตีคู่ จากนั้นภาครับของ UART จะทำการตรวจสอบพาริตีที่เกิดขึ้นว่าเป็นคู่หรือคี่ โดยการนับจำนวนลอจิก "1" ทั้งหมดรวมทั้งพาริตีบิตด้วยถ้ากำหนดพาริตีไว้เป็นคู่แต่อ่านค่าตัวเลขในการนับออกมาได้เป็นเลขคี่ทางภาครับจะแสดงข้อผิดพลาดมาให้ผู้ใช้ทราบ นับเป็นการตรวจสอบความผิดพลาดที่เกิดขึ้นเท่านั้น ถ้าข้อมูลที่ทำการส่งมีบิตที่ผิดพลาดมากกว่า 1 บิต การตรวจสอบวิธีนี้จะไม่ได้ผล สำหรับการตั้งพาริตีเป็น None นั้นทางภาครับและภาคส่งจะไม่มี การตรวจสอบพาริตี

2.6.2 มาตรฐานพอร์ตอนุกรมแบบ RS-232

มาตรฐานการเชื่อมต่อแบบอนุกรมแบบ RS-232 เป็นมาตรฐานอุตสาหกรรมที่ออกแบบมาเพื่อใช้ในกาส่งข้อมูลอนุกรมแบบอะซิงโครนัส 2 ทิศทาง โดยมาตรฐาน RS-232 ในอดีตถูกออกแบบมาเพื่อการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่งผ่านข้อมูลจากคอมพิวเตอร์ไปยังโมเด็มเพียงอย่างเดียวเพื่อที่จะนำข้อมูลจากโมเด็มนี้สื่อสารผ่านสายโทรศัพท์ไปยังคอมพิวเตอร์อีกชุดหนึ่งซึ่งอยู่ห่างไกลกัน โดยคณะกรรมการที่เรียกว่าสมาคมอุตสาหกรรม อิเล็กทรอนิกส์ (Electronic Industries Association: EIA) ได้วางมาตรฐานที่มีชื่อที่เรียกกันว่า EIA RS-232 มาตรฐานนี้ในช่วงแรกจะใช้คอนเนคเตอร์เป็นแบบ DB-25 โดยกำหนดความยาวสูงสุดไว้ที่ 50 ฟุต มีระดับสัญญาณตั้งแต่ -3 ถึง -12 โวลต์ แสดงว่ามีข้อมูล (Mark) และ +3 ถึง +12 โวลต์ แสดงว่าเป็นช่องว่าง(Space)

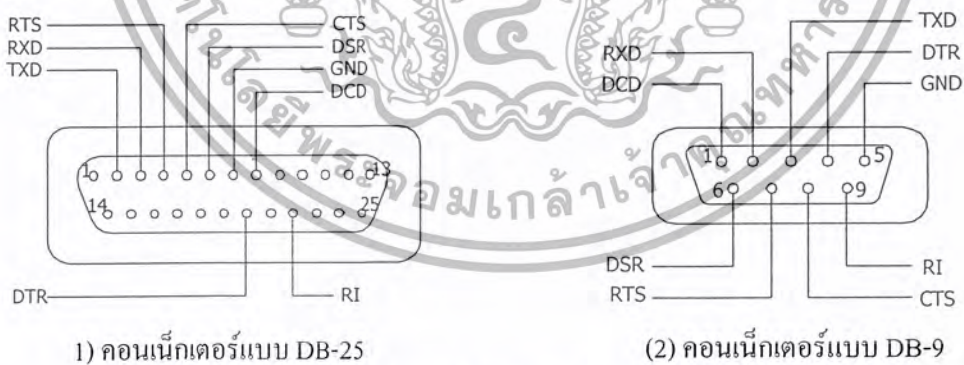
มาตรฐาน RS-232 ได้กำหนดรูปแบบของอุปกรณ์เชื่อมต่อข้อมูล (Data Terminal Equipment: DTE) กับวงจรข้อมูลปลายทาง (Data Communication Equipment: DCE) ไว้ว่าอุปกรณ์ DTE จะต้องเป็นอุปกรณ์ที่ประมวลผลในตัวเช่น ไมโครคอนโทรลเลอร์หรือไมโครคอมพิวเตอร์ ซึ่งมีความสามารถในการสร้างบิตข้อมูลแบบอนุกรมได้ ส่วนอุปกรณ์ DCE จะทำหน้าที่เป็นเพียงตัวรับข้อมูลที่ส่งมาจาก DTE เท่านั้น โดยการรับส่งข้อมูลระหว่างอุปกรณ์ทั้งสองจะกระทำผ่านมาตรฐาน RS-232

ข้อแตกต่างระหว่างอุปกรณ์ DTE และอุปกรณ์ DCE อย่างที่เห็นได้ชัดคือ คอนเน็คเตอร์ของ DTE จะเป็นตัวผู้ส่วนคอนเน็คเตอร์ของ DCE จะเป็นตัวเมีย ซึ่งพอร์ตอนุกรมของคอมพิวเตอร์ที่ใช้กันอยู่ทั่วไปจะเป็นแบบ DTE ส่วนคอนเน็คเตอร์ที่โมเด็มจะเป็นแบบ DCE

สำหรับการใช้งานบนคอมพิวเตอร์ พอร์ตอนุกรม RS-232 มักจะถูกใช้เชื่อมต่อกับโมเด็มหรือเมาส์ โดยสามารถรับส่งข้อมูลได้ด้วยความยาวของสายสัญญาณสูงสุด 20 เมตร

3. คอนเน็คเตอร์สำหรับพอร์ต RS-232 และการเชื่อมต่อ

มาตรฐานการเชื่อมต่อแบบ RS-232 จะใช้คอนเน็คเตอร์แบบ DB-9 ตัวผู้หรือ DB-25 ตัวผู้ซึ่งคอนเน็คเตอร์แบบ DB-25 จะมีขาต่อใช้งานเพียง 9 เส้นเช่นเดียวกับ คอนเน็คเตอร์แบบ DB-9 เนื่องจากขาอื่นๆที่เคยใช้งานในอดีต ปัจจุบันมีการใช้งานไม่มากนักจึงถูกยกเลิกไป โดยแสดงรูปร่างและตำแหน่งขาในรูปที่ 2.13



รูปที่ 2.13 แสดงคอนเน็คเตอร์แบบ DB-25 และ DB-9

สำหรับการเชื่อมต่อคอมพิวเตอร์กับอุปกรณ์ภายนอกแสดงดังรูปที่ 2.14 ลูกศรในรูปแสดงถึงทิศทางของข้อมูล ในรูปที่ 2.14(ก) เป็นการเชื่อมต่อแบบ Null Modem หรือการเชื่อมต่อโดยไม่ต้องผ่านโมเด็ม โดยจะมีการตรวจสอบหรือแฮนด์เช็กเต็มรูปแบบ ส่วนในรูปที่ 2.14(ข) เป็นการเชื่อมต่อแบบ Null modem ในลักษณะที่สายสัญญาณเพียง 3 เส้น โดยเส้นหนึ่งสำหรับส่งข้อมูล อีกเส้นหนึ่งสำหรับรับข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเอกสารนี้หรือทำซ้ำอย่างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และเส้นสุดท้ายเป็นกราวด์ สำหรับรายละเอียดหน้าที่การทำงานในแต่ละขาของพอร์ตอนุกรม RS-232 มีดังนี้

Data Carrier Detect: DCD หรืออาจเรียกว่า Carrier Detect: CD ขานี้จะแอกทีฟเมื่อมีการส่งสัญญาณพาห้จากอุปกรณ์สื่อสารข้อมูล เช่น โมเด็ม สำหรับการใช้งานปกติขานี้จะไม่ถูกใช้งานมากนัก

Receive Data: RD หรือ RxD ขานี้ใช้เพื่อรับสัญญาณอนุกรมเข้ามายังคอมพิวเตอร์โดยนำข้อมูลที่อ่านได้เก็บไว้ในรีจิสเตอร์บัฟเฟอร์

Transmitted Data: TD หรือ TxD ขานี้ใช้เพื่อส่งข้อมูลออกจากคอมพิวเตอร์โดยนำข้อมูลที่เก็บอยู่ในบัฟเฟอร์สำหรับส่งข้อมูลออกไป

Data Terminal Ready: DTR เป็นขาสัญญาณที่ถูกส่งออกจากคอมพิวเตอร์เพื่อให้อุปกรณ์ปลายทางรับรู้ว่าต้องการติดต่อด้วย โดยขา DTR นี้จะต้องเชื่อมต่อกับขา DSR ของอุปกรณ์ปลายทางและขา DTR ของอุปกรณ์ปลายทางจะต้องเชื่อมต่อกับขา DSR ของคอมพิวเตอร์ ถ้าใช้การเชื่อมต่อแบบ Null modem ซึ่งใช้สายในการเชื่อมต่อเพียง 3 เส้น จะต้องต่อขา DTR และ DSR ของตัวมันเองเข้าด้วยกันและต้องต่อกับขา DCD ด้วยในกรณีที่โปรแกรมสื่อสารที่ใช้มีการตรวจสอบสัญญาณพาห้

Signal Ground: GND ขากราวด์ของระบบ

Data Set Ready: DSR ขานี้ใช้คู่กับขา DTR เพื่อตรวจสอบการเชื่อมต่อกันระหว่างคอมพิวเตอร์กับอุปกรณ์ปลายทาง ซึ่งขา DSR นี้จะเป็นขาสำหรับรับข้อมูลจากภายนอก ซึ่งถูกส่งมาจากขา DTR

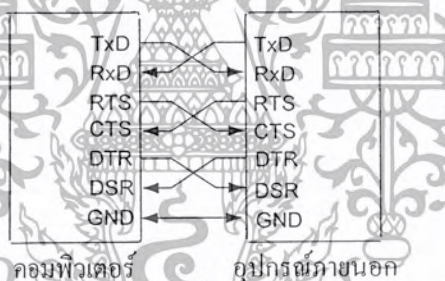
Request To Sent: RTS เป็นขาสำหรับส่งสัญญาณร้องขอทางอุปกรณ์ปลายทางส่งข้อมูลกลับมายังคอมพิวเตอร์ โดยขาที่รับสัญญาณ RTS ก็คือขา CTS ในกรณีที่ใช้การเชื่อมต่อแบบ Null modem 3 สาย จะต้องเชื่อมต่อกับขา RTS และ CTS ของตัวมันเองเข้าด้วยกันเพื่อที่จะทำให้การรับส่งข้อมูลสามารถเกิดขึ้นได้ตลอดเวลา

Clear To Sent: CTS ขานี้จะคอยรับสัญญาณจากขา RTS เมื่อรับสัญญาณได้ข้อมูลที่ขา TxD จะถูกส่งออกไป ดังนั้นขานี้จึงถูกใช้เพื่อตรวจสอบอุปกรณ์ต่อพ่วงว่าพร้อมที่จะรับข้อมูลหรือไม่

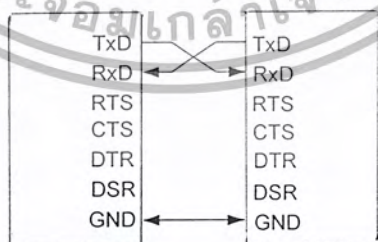
Ring Indicator: RI ใช้แสดงสถานะสัญญาณเรียกจากสายโทรศัพท์ ปกติในการสื่อสารโดยทั่วไปสายนี้จะไม่ถูกใช้งาน จะใช้งานก็ต่อเมื่อมีการเชื่อมต่อกับโมเด็มและโปรแกรมมีการตรวจสอบสัญญาณนี้เท่านั้น

คอนเน็กเตอร์ DB-9	คอนเน็กเตอร์ DB-25	ชื่อของสายสัญญาณ	ชนิดของสายสัญญาณ
1	8	Data Carrier Detect: DCD	อินพุต
2	3	Received Data: RxD	อินพุต
3	2	Transmitted Data: TxD	เอาต์พุต
4	20	Data Terminal Ready: DTR	เอาต์พุต
5	7	Signal Ground: GND	-
6	6	Data Set Ready: DSR	อินพุต
7	4	Request To Send: RTS	เอาต์พุต
8	5	Clear To Send: CTS	อินพุต
9	22	Ring Indicator: RI	อินพุต

ตารางที่ 3 แสดงการจัดการของคอนเน็กเตอร์พอร์ตอนุกรมตามมาตรฐาน RS-232



(ก) แสดงการต่ออุปกรณ์ภายนอกเข้ากับคอมพิวเตอร์แบบ Null modem



(ข) แสดงการต่ออุปกรณ์ภายนอกเข้ากับคอมพิวเตอร์แบบ RS-232

โดยใช้สายสัญญาณเพียง 3 เส้น

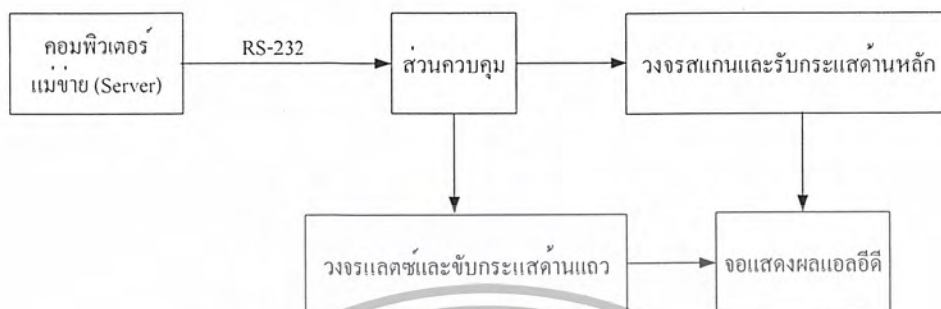
รูปที่ 2.14 แสดงการต่ออุปกรณ์ภายนอกกับพอร์ตอนุกรมของคอมพิวเตอร์ในลักษณะต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การคำนวณและการสร้าง

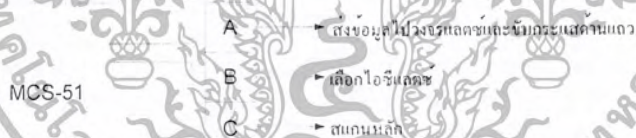
3.1 บล็อกไดอะแกรมของบอร์ดแสดงผลแอลอีดี



รูปที่ 3.1 แสดงบล็อกไดอะแกรมของบอร์ดแสดงผลแอลอีดี

3.2 ส่วนควบคุม

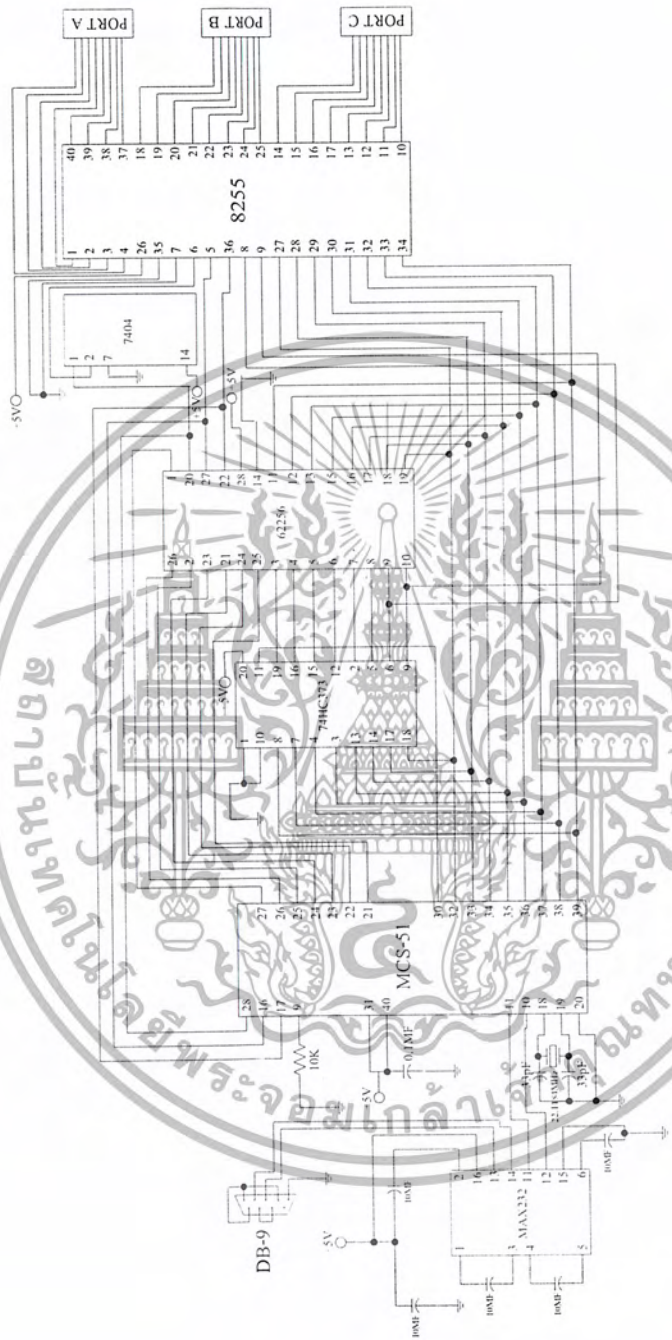
ใช้ไมโครคอนโทรลเลอร์ตระกูล MCS-51เบอร์ P89C51RD2 ส่งข้อมูลที่จะแสดงผลไปให้วงจรแลตซ์ข้อมูล และขับกระแสต้านแถว และวงจรสแกนและรับกระแสต้านหลัก โดยผ่านทางพอร์ต A,B และ C ของ ไอซี 8255 ดังรูปที่ 3.2



รูปที่ 3.2 แสดงการทำงานของ MCS-51 กับพอร์ต A,B และ C ของ 8255

หน่วยความจำสำหรับเก็บข้อมูล (Data Memory) ใช้เพื่อเป็นหน่วยความจำชั่วคราวได้แก่ เป็นบัฟเฟอร์แสดงผล เป็นพื้นที่ที่ใช้สำหรับปรับเปลี่ยนรูปแบบการแสดงผล เป็นพื้นที่ใช้เก็บข้อมูลที่รับมาจากไมโครคอนโทรลเลอร์ โดยใช้ไอซีเบอร์ 62256 ซึ่งวงจรส่วนควบคุมแสดงดังรูป 3.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 แสดงส่วนของวงจรมicrocontroller

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 ส่วนวงจรการทำงานของบอร์ดแสดงผล

โดยในการทำงานเราจะแบ่งแผงวงจรเป็น 3 ส่วน เพื่อความสะดวกในการทำงาน แต่ละแผงจะประกอบด้วย แอลอีดี 32x64 จุด ดังรูปที่ 3.4

3.3.1 วงจรแลตซ์และขั้วกระแสด้านแถว

เราจะรับข้อมูลมาจากพอร์ท A ของไอซี 8255 ซึ่งเป็นขาที่ส่งข้อมูลเข้ามายังไอซีเบอร์ 74HCT573 ที่ใช้ในการแลตซ์ข้อมูลที่ได้มา โดยจะเลือกให้ไอซี 74HCT573 ตัวใดทำงานก็必须有ไฟ 0 V เข้ามาที่ขา \overline{oc} (Active Low) ซึ่งได้มาจากไอซีเบอร์ 74HC138 เป็นไอซีถดถอรหัสแบบ Active Low โดยรับข้อมูลที่ใช้ในการเลือกมาจากพอร์ท B ของไอซี 8255

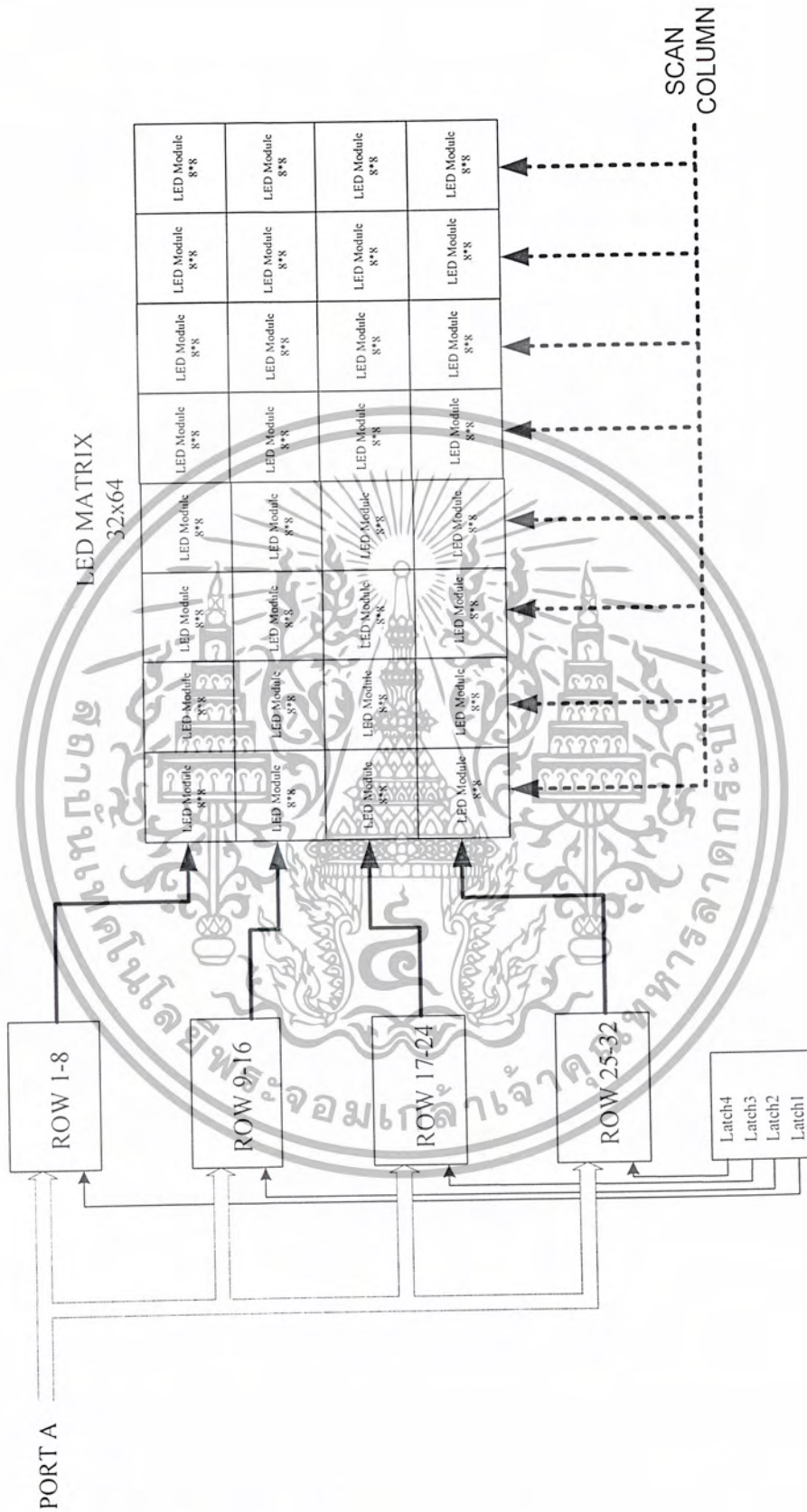
จากนั้นจะนำเอาที่พุดที่ได้จากไอซี 74HC573 มาจ่ายให้ส่วนขั้วกระแสให้แอลอีดี โดยต้องต่อความต้านทานขนาด 1 กิโลโห์มที่เอาที่พุดลงกราวด์ เพื่อเป็นการป้องกันกระแสไหลเกินไปยังแอลอีดี โมดูลขณะที่มีการใช้งาน

ในรูปที่ 3.5 เป็นการแสดงวงจรแลตซ์และขั้วกระแสด้านแถว ทั้ง 4 บล็อก (แอลอีดีทั้งหมด 32 แถว)

3.3.2 วงจรสแกนและรับกระแสด้านหลัก

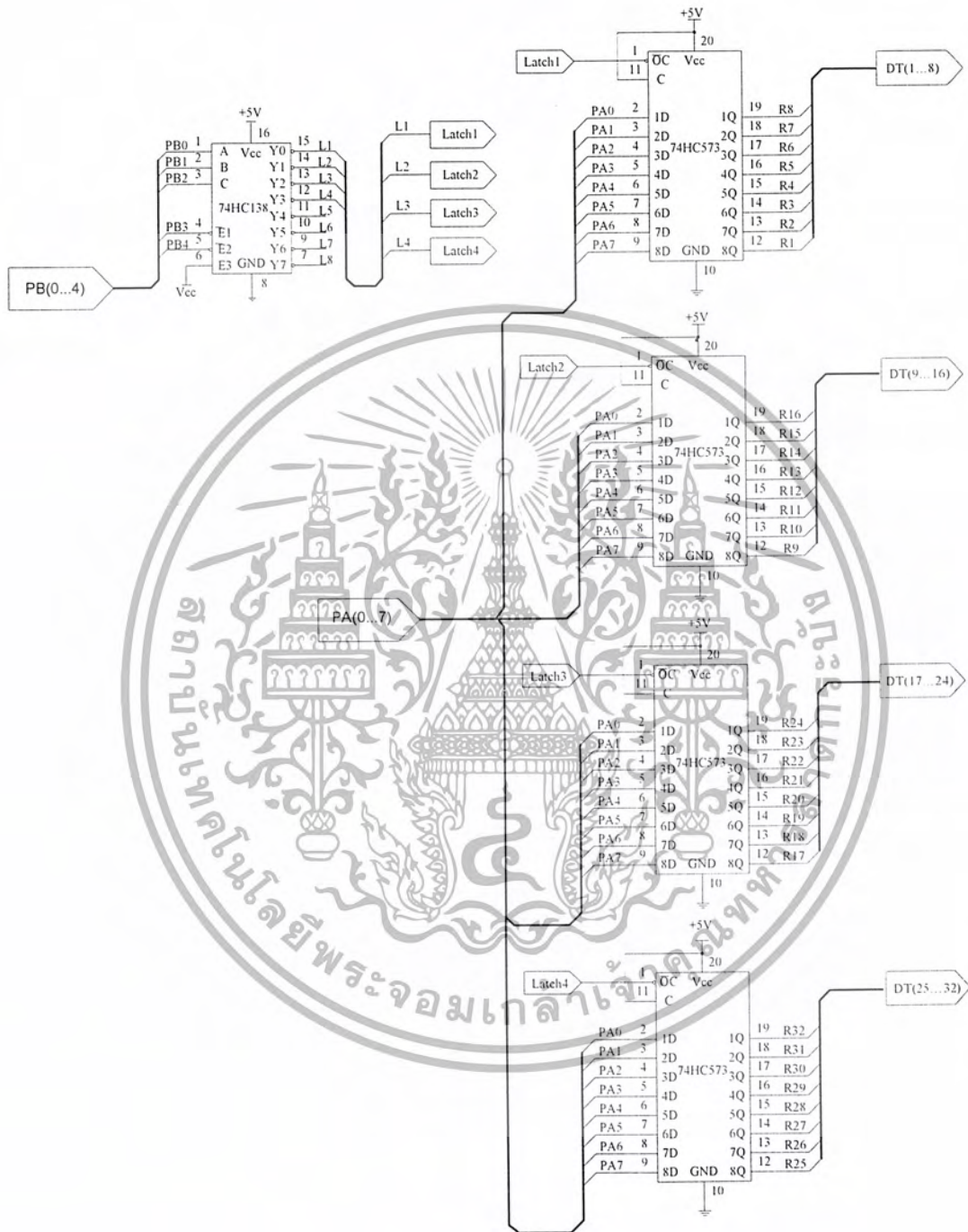
ใช้ไอซี 74HCT4514 ซึ่งเป็นไอซีถดถอรหัสที่มีอินพุต 4 ขา แล้วได้เอาที่พุด 16 ขา 4 ตัว ต่อร่วมกับไอซีเบอร์ 74HCT4515 เป็นตัวเลือกให้ไอซีทั้ง 4 ตัวทำงาน โดยเอาที่พุดจากไอซี 74HCT4514 ทั้ง 64 ขา มาเป็นอินพุตให้ไอซี ULN2803 ซึ่งเป็นไอซีตรึงต้นทรวานซิสเตอร์อาร์เรย์ สำหรับรับกระแสด้านหลักทั้งหมด

โดยอินพุตที่นำมาใช้ในการเลือกหลักทั้งหมดคือพอร์ท C ของไอซี 8255 โดย 4 บิตบนจะเป็นอินพุตของไอซี 74HCT4515 ที่ใช้ในการเลือกไอซี 74HCT4514 และ 4 บิตล่างเป็นอินพุตของไอซี 74HCT4514 ที่ใช้ในการเลือกหลักทั้งหมด ดังรูปที่ 3.6



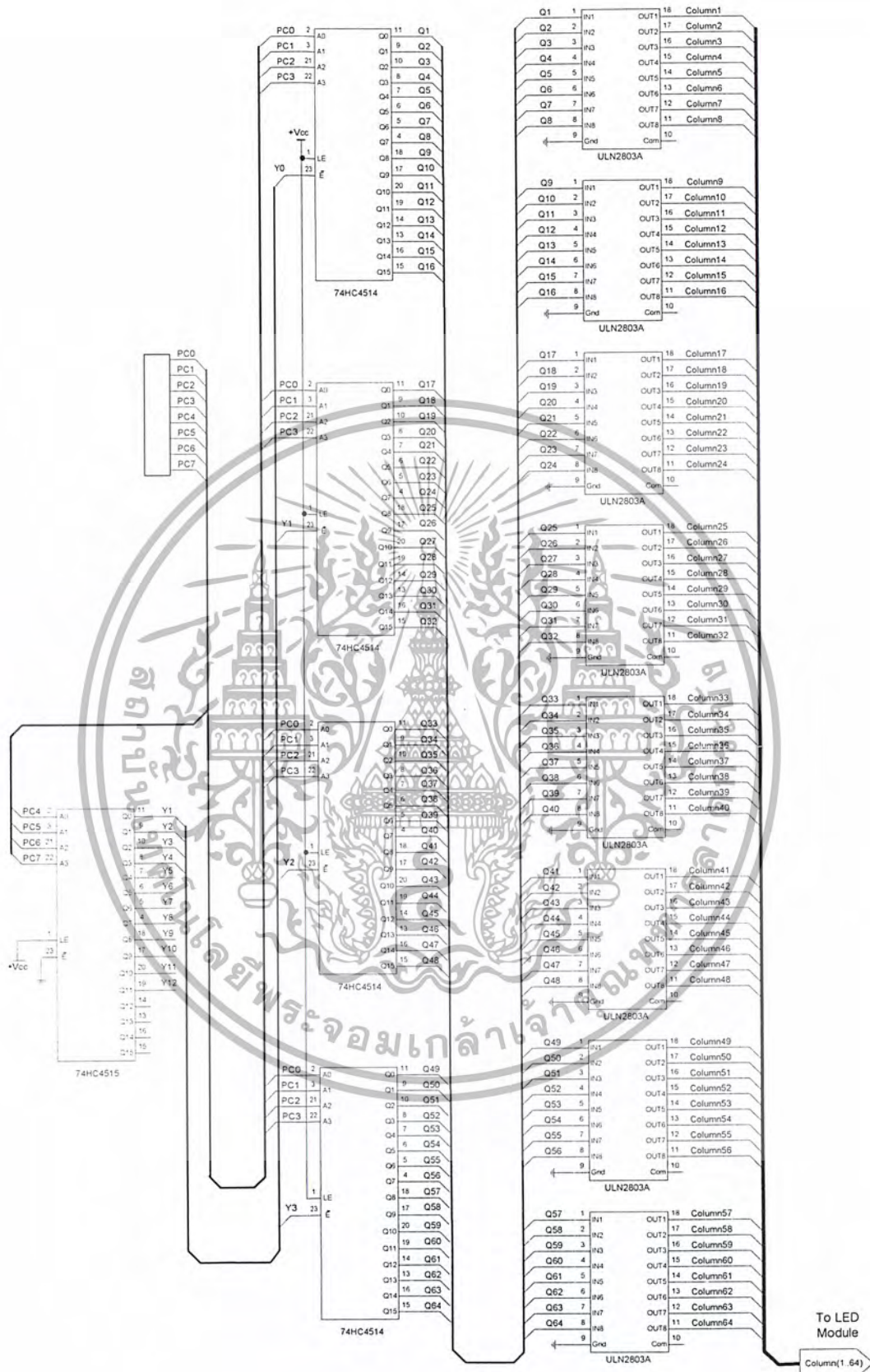
รูปที่ 3.4 แสดงบล็อกไดอะแกรมของบอร์ดแสดงผลขนาด 32 x 64 จุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 แสดงวงจรการส่งข้อมูลและแลตช์ข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับญาติให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 แสดงวงจรสแกนและรับกระแสต้านหลัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 วงจรแอลอีดีเมตริกซ์

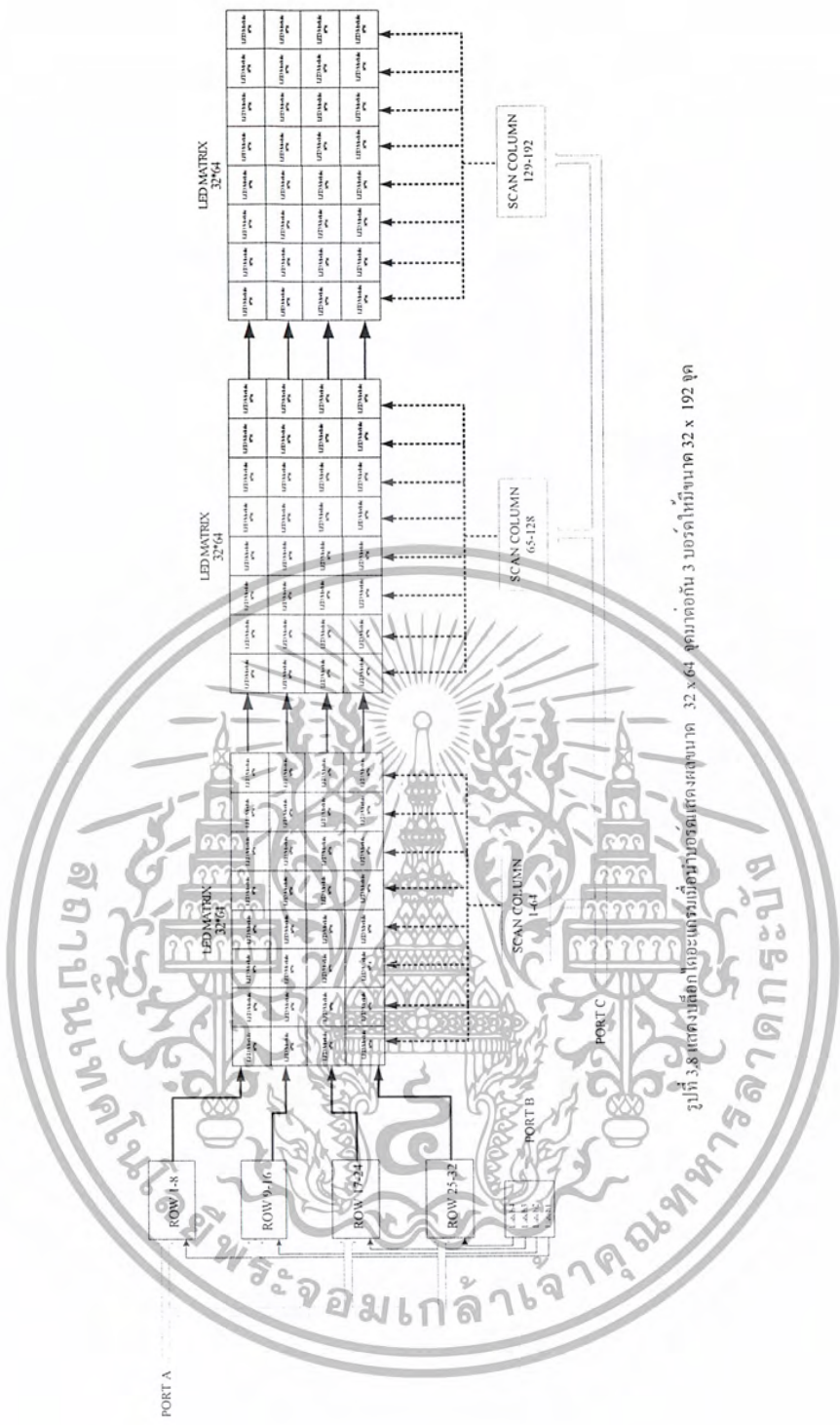
ใช้แอลอีดีโมดูลแบบ 8 x 8 จุด สีแดง นำมาต่อเรียงกันให้ได้ขนาด 32 x 192 จุด รูปแอลอีดีโมดูล ดังรูปที่ 3.7

8	18	13	1H	15	1A	1G	1B	1E	H
7	28	23	2H	25	2A	2G	2B	2E	G
6	68	63	6H	65	6A	6G	6B	6E	F
5	F8	F3	FH	F5	FA	FG	FB	FE	E
4	78	73	7H	75	7A	7G	7B	7E	D
3	D8	D3	DH	D5	DA	DG	DB	DE	C
2	C8	C3	CH	C5	CA	CG	CB	CE	B
1	48	43	4H	45	4A	4G	4B	4E	A

รูปที่ 3.7 แอลอีดีโมดูลและแผนผังของขาที่แอลอีดีจุดต่างๆ

3.5 บล็อกไดอะแกรมรวมของบอร์ดแสดงผลแอลอีดี

เมื่อนำส่วนของบอร์ดแสดงผลขนาด 32 x 64 จุด ทั้ง 3 บอร์ดมาต่อกัน จะได้บอร์ดแสดงผลขนาด 32 x 192 จุด ดังรูปที่ 3.8



รูปที่ 3.8 แสดงหลักโตะแผงเบ็ดนำหลอดแสงขนาด 32 x 64 ชุดต่อกัน 3 บอร์ดให้ขนาด 32 x 192 ชุด

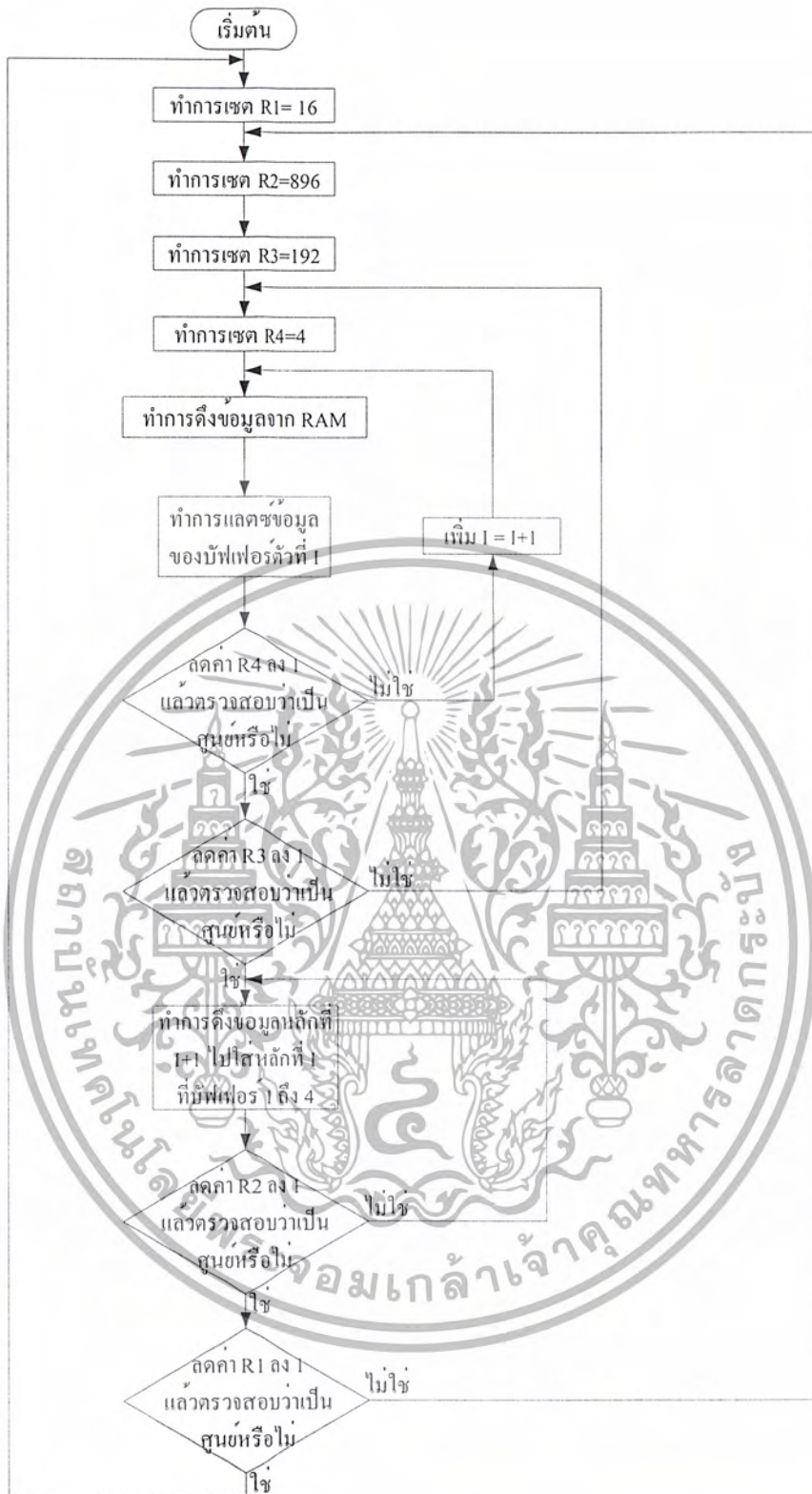
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.6 ส่วนโปรแกรมของไมโครคอนโทรลเลอร์



รูปที่ 3.9 แสดงโฟลว์ชาร์ตของโปรแกรมรวมของบอร์ดแสดงผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



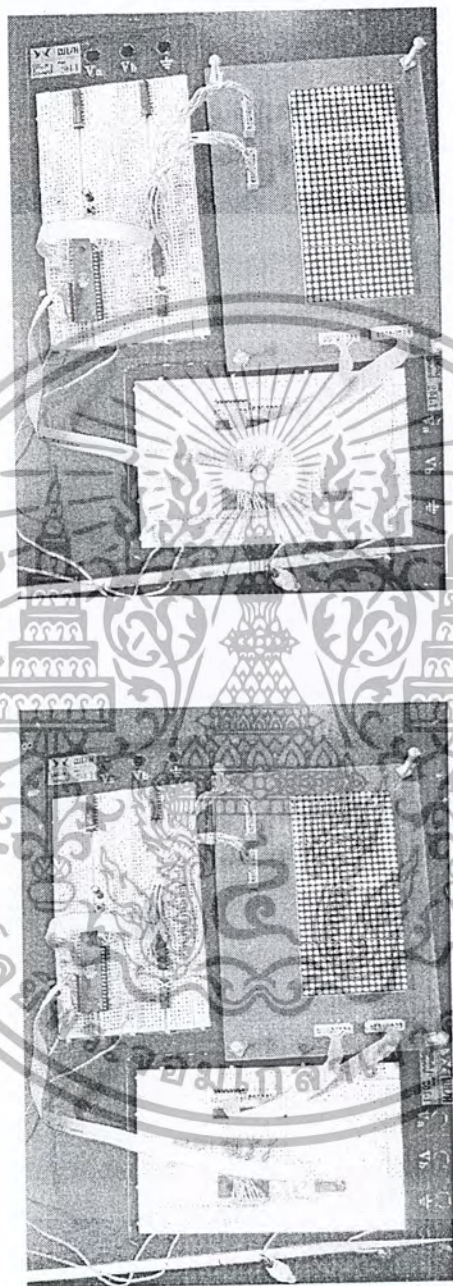
รูปที่ 3.10 แสดงโฟลว์ชาร์ตของโปรแกรมแสดงผลและเลื่อนตัวอักษร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

ผลการทดลอง

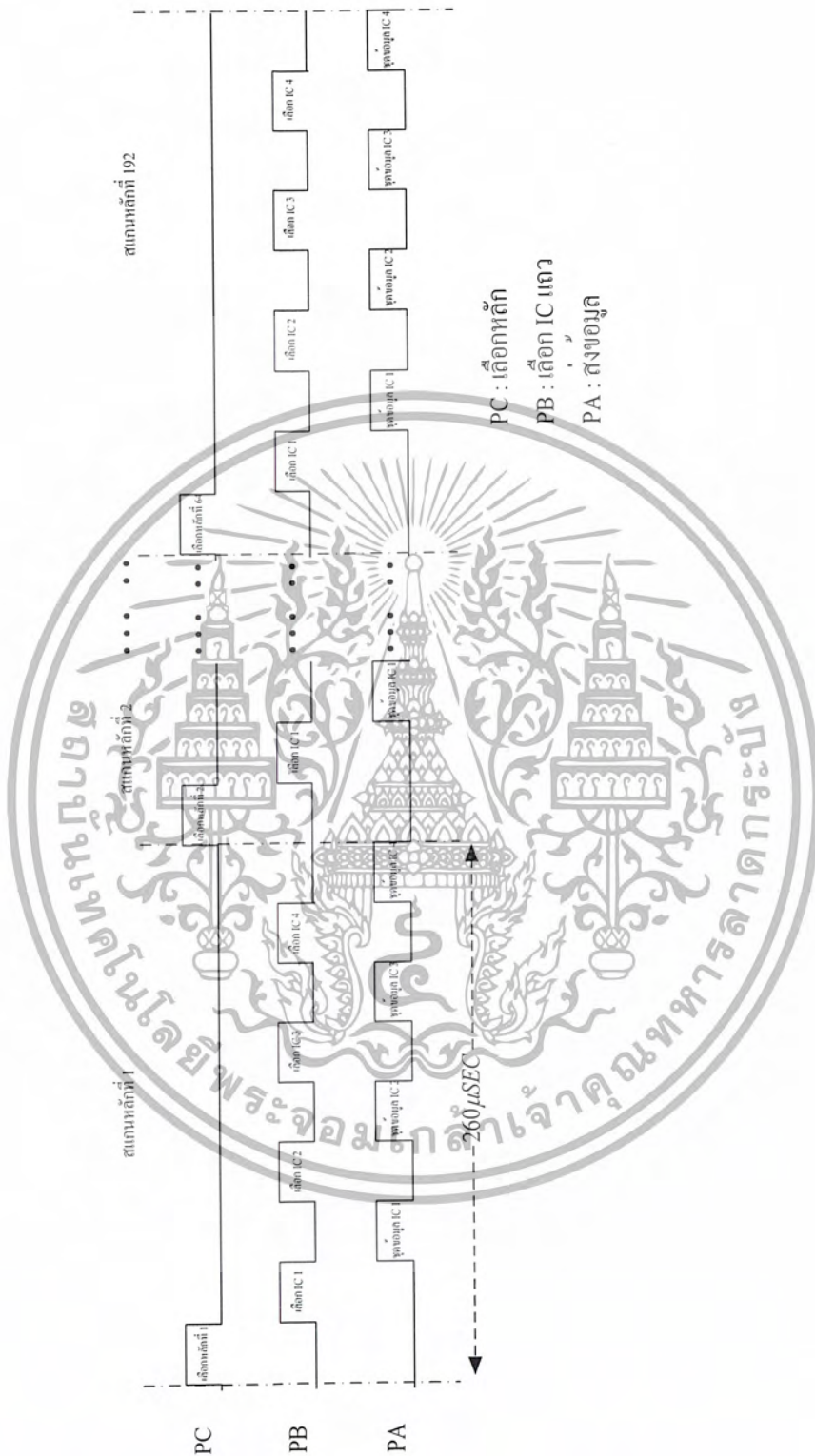
4.1 ผลการทดลองโปรแกรมแสดงผลตัวอักษรบนบอร์ดแสดงผลทดลองขนาด 1 ตัวอักษร



รูปที่ 4.1 การแสดงผลตัวอักษรบนบอร์ดแสดงผลขนาด 1 ตัวอักษร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

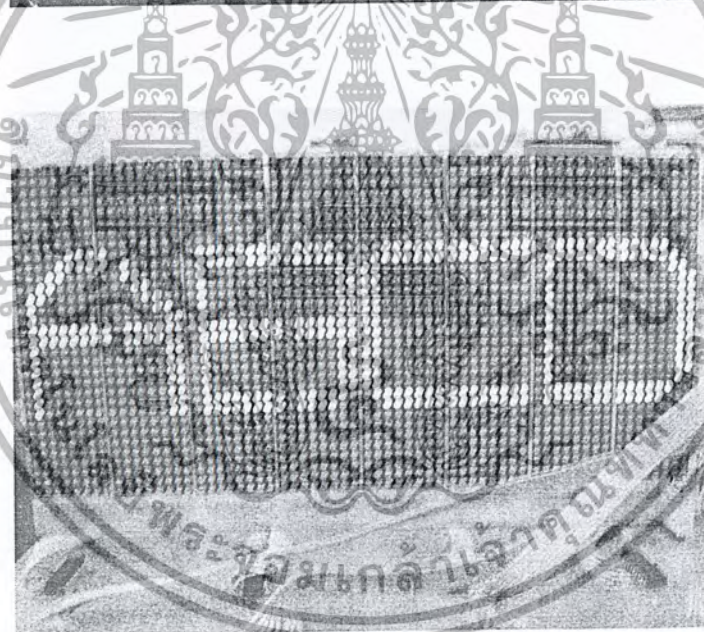
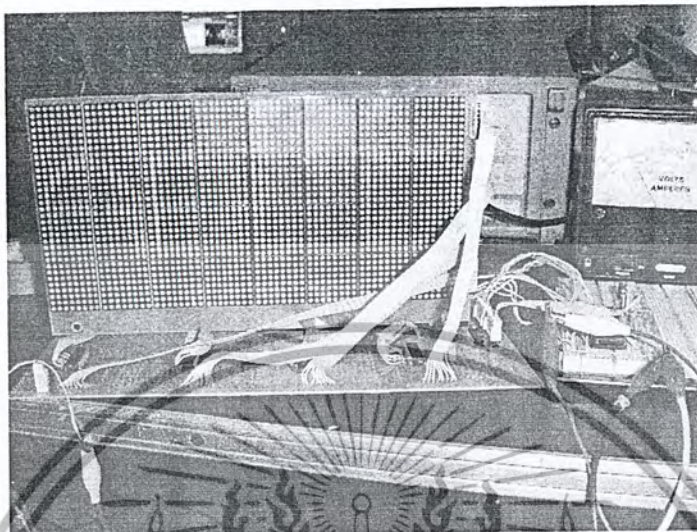
4.2 ไทม์มิ่งไดอะแกรมของไมโครคอนโทรลเลอร์ที่ใช้ควบคุมการแสดงผลทั้ง 32 x 192 จุด



รูปที่ 4.2 แสดงไทม์มิ่งไดอะแกรมของไมโครคอนโทรลเลอร์ที่ใช้ควบคุมการแสดงผลตัวอักษร ขนาด 32 x 192 จุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 ผลการทดลองแสดงผลตัวอักษรบนบอร์ดแสดงผลขนาด 4 ตัวอักษร 32 x64 จุด
เป็นการแสดงผลตัวอักษร ABCD โดยไม่มีการเลื่อน แสดงดังรูปที่ 4.3

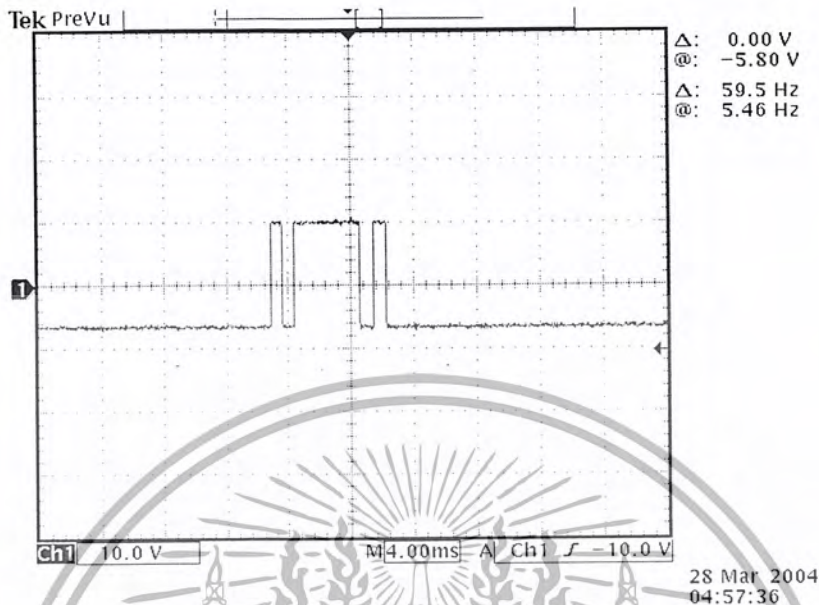


รูปที่ 4.3 การแสดงผลตัวอักษรบนบอร์ดแสดงผลขนาด 1 บล็อก (4 ตัวอักษร)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 ลักษณะสัญญาณที่ส่งมาจากคอมพิวเตอร์ผ่านทางพอร์ตอนุกรม RS-232

สัญญาณที่ส่งมาโดยใช้การส่งข้อมูลอนุกรมแบบอะซิงโครนัส ซึ่งส่งรหัสแอสกีของตัวอักษรต่างๆ ที่ใช้ทั้งภาษาไทยและภาษาอังกฤษ



รูปที่ 4.4 แสดงลักษณะสัญญาณรหัสแอสกีของตัว "A"

4.5 ผลการทดลองแสดงผลตัวอักษรบนบอร์ดแสดงผลขนาด 32 x 192 จุด โดยผ่านเกร็ดย้ายอินเทอร์เนต

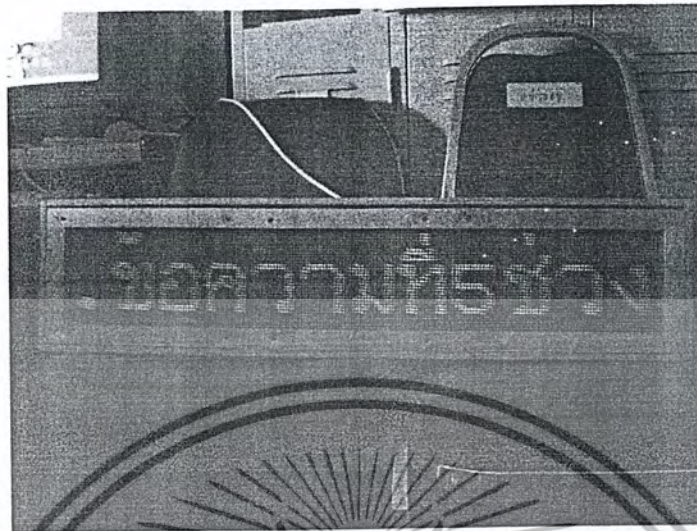
ข้อความภาษาอังกฤษที่มีการส่งมาจากคอมพิวเตอร์เม้าซ์เมื่อมีการประกาศข่าวจากผู้ใช้เมื่อพิมพ์ว่า "MESSAGE2" แสดงดังรูปที่ 4.5



รูปที่ 4.5 แสดงข้อความภาษาอังกฤษที่จอแสดงผลแอลอีดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อความภาษาไทยที่มีการส่งมาจากคอมพิวเตอร์แม่ข่ายเมื่อมีการประกาศข่าวจากผู้ใช้มือพิมพ์ว่า
 “ข้อความที่ 5 ช่วงบ่าย” แสดงดังรูปที่ 4.6



รูปที่ 4.6 แสดงข้อความภาษาไทยที่จอแสดงผลแอลอีดี

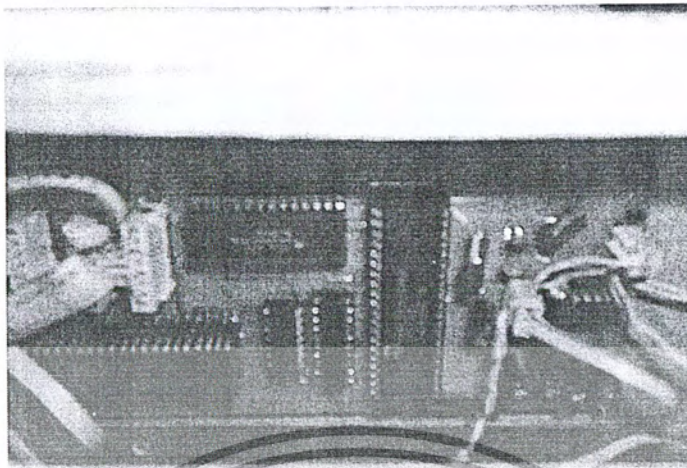
ข้อความ "BREAK" ขณะที่ไม่มีการส่งข้อความมาจากคอมพิวเตอร์แม่ข่าย แสดงดังรูปที่ 4.7



รูปที่ 4.7 แสดงข้อความ "BREAK" เมื่อไม่มีการส่งข้อความมาจากคอมพิวเตอร์แม่ข่าย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปของวงจรส่วนควบคุมด้วยไมโครคอนโทรลเลอร์ แสดงดังรูปที่ 4.8



รูปที่ 4.8 แสดงส่วนของวงจรควบคุมจอแสดงผลแอลอีดีแบบสมบูร์ณ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปผลการทดลอง

การทำงานโครงการบอร์ดประกาศข่าวอิเล็กทรอนิกส์ผ่านเครือข่ายอินเทอร์เน็ตส่วนที่ 2 นี้แบ่งออกเป็น 2 ส่วน คือ

ส่วนที่ 1 ส่วนฮาร์ดแวร์ตัวบอร์ดแสดงผลแอลอีดี

ส่วนที่ 2 ส่วนโปรแกรมต่างๆ ทั้งแสดงผลตัวอักษร , ฐานข้อมูลของตัวอักษร , การเลื่อนตัวอักษรจากขวาไปซ้าย และการเชื่อมต่อกับพอร์ตอนุกรม RS-232

ในการทำงานในภาคการศึกษาเป็นการทำงานต่อเนื่องมาจากภาคการศึกษาที่แล้ว ซึ่งเป็นการรวมบอร์ดแสดงผล 32 x 64 จุดทั้ง 3 ส่วน ให้มีขนาด 32 x 192 จุด และเขียนโปรแกรมต่างๆ ให้เสร็จสมบูรณ์ โดยปัญหาที่เกิดขึ้นในการทำงานแบ่งได้ดังนี้

ปัญหาทางด้านฮาร์ดแวร์ คือ การทำงานของบอร์ดแสดงผลต้องมีการสแกนภาพด้วยความเร็วสูง จึงจะไม่เห็นข้อความกระพริบ ดังนั้นเราจึงใช้ไอซีที่ทำงานในสัญญาณนาฬิกาสูงๆ ได้ คือ ไอซีตระกูล HC,HCT และ F ในการออกแบบ

อีกส่วนหนึ่งคือในการทำงานภาคการศึกษาแรกเป็นการทดลองบอร์ดแสดงผลขนาดเพียง 32x 64 จุด ซึ่งใช้คริสตอลอสซิลเลเตอร์ที่ผลิตสัญญาณนาฬิกาที่ความถี่ 11.0592 เมกะเฮิร์ตซ ซึ่งบอร์ดขนาด 32 x 64 จุดสามารถแสดงผลตัวอักษรได้โดยไม่มีอาการกระพริบ แต่เมื่อนำบอร์ดทั้ง 3 ส่วนมาต่อกัน ให้มีขนาด 32 x 192 จุด และใช้สัญญาณนาฬิกาเดิม การแสดงผลของตัวอักษรจะมีการกระพริบซึ่งทำให้ไม่สบายตา จึงได้แก้ไขด้วยการเปลี่ยนมาใช้คริสตอลอสซิลเลเตอร์ที่ผลิตสัญญาณนาฬิกาที่ความถี่ 22.1184 เมกะเฮิร์ตซแทน ซึ่งทำให้การแสดงผลของตัวอักษรมีการกระพริบเพียงเล็กน้อยเท่านั้น

ปัญหาในส่วนของโปรแกรมคือส่วนของโปรแกรมการเลื่อนตัวอักษร ซึ่งต้องมีการกำหนดการหน่วงเวลาให้เหมาะสม เพื่อให้การเลื่อนตัวอักษรเป็นไปอย่างไม่ติดขัด

โดยโครงการชิ้นนี้ยังสามารถพัฒนาได้คือการเพิ่มภาพกราฟิกและสีของตัวอักษร ซึ่งในส่วนนี้จำเป็นต้องทำงานร่วมกันกับกลุ่มบอร์ดประกาศข่าวอิเล็กทรอนิกส์ผ่านเครือข่ายอินเทอร์เน็ตส่วนที่ 1 ซึ่งเป็นส่วนของการเขียนโปรแกรมติดต่อกับผู้ใช้โดยตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SOURCE CODE สำหรับส่วนควบคุม

```

PORTA      EQU      8000H
PORTB      EQU      8001H
PORTC      EQU      8002H
CONTROL    EQU      8003H
MAIN:      ORG      0000H
           MOV      SP,#07H          ;SET STAC
           MOV      A,#80H          ;8255 O/P PORT
           MOV      DPTR,#CONTROL
           MOVX     @DPTR,A
           MOV      SCON,#040H      ;SERIAL MODE1,REN=0
           MOV      TMOD,#020H      ;TIMER1 MODE2
           MOV      TH1,#0FAH       ;9600 BAUD XTAL 22.1184 MHz
           MOV      TL1,#0FAH
           SETB     TR1              ;START TIMER1
           MOV      20H,#256        ;CLEAR RAM 32K
           MOV      21H,#128        ;CLEAR RAM 32K
           MOV      DPTR,#0000H
           MOV      A,#00H
           ;CLEAR RAM 32 KBYTES
CLEAR:     MOVX     @DPTR,A
           INC      DPTR
           DJNZ     20H,CLEAR
           MOV      20H,#256        ;SET FOR DELETE
           DJNZ     21H,CLEAR
           CLR      TI
           MOV      A,#0EEH         ;TRANSFER ACK TO COM
           MOV      SBUF,A          ;REGISTER A TO BUFFER
WAIT:      JNB     TI,WAIT          ;WAIT FOR TRANSFER
           CLR      TI              ;MARK
           MOV      22H,#00H
           MOV      23H,#70H
           SETB     REN             ;SET FOR RECEIVE
RS:        CLR      RI
RECEIVE:   JNB     RI,RECEIVE      ;WAIT FOR RECEIVE
           MOV      A,SBUF
           CJNE    A,#0FBH,TORAM    ;CHECK LAST BIT
           LJMP    GMM
TORAM:     MOV      DPL,22H
           MOV      DPH,23H
           MOVX    @DPTR,A
           INC      DPTR
           MOV      22H,DPL
           MOV      23H,DPH
           LJMP    RS
GMM:       MOV      24H,#00H
           MOV      25H,#70H
GREEN:     MOV      DPL,24H
           MOV      DPH,25H
           MOVX    A,@DPTR
           INC      DPTR
           MOV      24H,DPL
           MOV      25H,DPH
           ;##### A-Z
A1:        CJNE    A,#00H,A2
           LJMP    MAIN
    
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

A2 :      CJNE      A, #41H, A3
          MOV       DPTR, #CHAR_A
          LJMP      DISC
A3 :      CJNE      A, #42H, A4
          MOV       DPTR, #CHAR_B
          LJMP      DISC
A4 :      CJNE      A, #43H, A5
          MOV       DPTR, #CHAR_C
          LJMP      DISC
A5 :      CJNE      A, #44H, A6
          MOV       DPTR, #CHAR_D
          LJMP      DISC
A6 :      CJNE      A, #45H, A7
          MOV       DPTR, #CHAR_E
          LJMP      DISC
A7 :      CJNE      A, #46H, A8
          MOV       DPTR, #CHAR_F
          LJMP      DISC
A8 :      CJNE      A, #47H, A9
          MOV       DPTR, #CHAR_G
          LJMP      DISC
A9 :      CJNE      A, #48H, B1
          MOV       DPTR, #CHAR_H
          LJMP      DISC
B1 :      CJNE      A, #49H, B2
          MOV       DPTR, #CHAR_I
          LJMP      DISC
B2 :      CJNE      A, #4AH, B3
          MOV       DPTR, #CHAR_J
          LJMP      DISC
B3 :      CJNE      A, #4BH, B4
          MOV       DPTR, #CHAR_K
          LJMP      DISC
B4 :      CJNE      A, #4CH, B5
          MOV       DPTR, #CHAR_L
          LJMP      DISC
B5 :      CJNE      A, #4DH, B6
          MOV       DPTR, #CHAR_M
          LJMP      DISC
B6 :      CJNE      A, #4EH, B7
          MOV       DPTR, #CHAR_N
          LJMP      DISC
B7 :      CJNE      A, #4FH, B8
          MOV       DPTR, #CHAR_O
          LJMP      DISC
B8 :      CJNE      A, #50H, B9
          MOV       DPTR, #CHAR_P
          LJMP      DISC
B9 :      CJNE      A, #51H, C1
          MOV       DPTR, #CHAR_Q
          LJMP      DISC
C1 :      CJNE      A, #52H, C2
          MOV       DPTR, #CHAR_R
          LJMP      DISC
C2 :      CJNE      A, #53H, C3
          MOV       DPTR, #CHAR_S
          LJMP      DISC

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

C3:      CJNE      A,#54H,C4
         MOV       DPTR,#CHAR_T
         LJMP      DISC
C4:      CJNE      A,#55H,C5
         MOV       DPTR,#CHAR_U
         LJMP      DISC
C5:      CJNE      A,#56H,C6
         MOV       DPTR,#CHAR_V
         LJMP      DISC
C6:      CJNE      A,#57H,C7
         MOV       DPTR,#CHAR_W
         LJMP      DISC
C7:      CJNE      A,#58H,C8
         MOV       DPTR,#CHAR_X
         LJMP      DISC
C8:      CJNE      A,#59H,C9
         MOV       DPTR,#CHAR_Y
         LJMP      DISC
C9:      CJNE      A,#5AH,D1
         MOV       DPTR,#CHAR_Z
         LJMP      DISC
;##### a-z
D1:      CJNE      A,#61H,D2
         MOV       DPTR,#CHAR_A1
         LJMP      DISC
D2:      CJNE      A,#62H,D3
         MOV       DPTR,#CHAR_B1
         LJMP      DISC
D3:      CJNE      A,#63H,D4
         MOV       DPTR,#CHAR_C1
         LJMP      DISC
D4:      CJNE      A,#64H,D5
         MOV       DPTR,#CHAR_D1
         LJMP      DISC
D5:      CJNE      A,#65H,D6
         MOV       DPTR,#CHAR_E1
         LJMP      DISC
D6:      CJNE      A,#66H,D7
         MOV       DPTR,#CHAR_F1
         LJMP      DISC
D7:      CJNE      A,#67H,D8
         MOV       DPTR,#CHAR_G1
         LJMP      DISC
D8:      CJNE      A,#68H,D9
         MOV       DPTR,#CHAR_H1
         LJMP      DISC
D9:      CJNE      A,#69H,E1
         MOV       DPTR,#CHAR_I1
         LJMP      DISC
E1:      CJNE      A,#6AH,E2
         MOV       DPTR,#CHAR_J1
         LJMP      DISC
E2:      CJNE      A,#6BH,E3
         MOV       DPTR,#CHAR_K1
         LJMP      DISC
E3:      CJNE      A,#6CH,E4
         MOV       DPTR,#CHAR_L1

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LJMP      DISC
E4:      CJNE      A,#6DH,E5
         MOV       DPTR,#CHAR_M1
         LJMP      DISC
E5:      CJNE      A,#6EH,E6
         MOV       DPTR,#CHAR_N1
         LJMP      DISC
E6:      CJNE      A,#6FH,E7
         MOV       DPTR,#CHAR_O1
         LJMP      DISC
E7:      CJNE      A,#70H,E8
         MOV       DPTR,#CHAR_P1
         LJMP      DISC
E8:      CJNE      A,#71H,E9
         MOV       DPTR,#CHAR_Q1
         LJMP      DISC
E9:      CJNE      A,#72H,F1
         MOV       DPTR,#CHAR_R1
         LJMP      DISC
F1:      CJNE      A,#73H,F2
         MOV       DPTR,#CHAR_S1
         LJMP      DISC
F2:      CJNE      A,#74H,F3
         MOV       DPTR,#CHAR_T1
         LJMP      DISC
F3:      CJNE      A,#75H,F4
         MOV       DPTR,#CHAR_U1
         LJMP      DISC
F4:      CJNE      A,#76H,F5
         MOV       DPTR,#CHAR_V1
         LJMP      DISC
F5:      CJNE      A,#77H,F6
         MOV       DPTR,#CHAR_W1
         LJMP      DISC
F6:      CJNE      A,#78H,F7
         MOV       DPTR,#CHAR_X1
         LJMP      DISC
F7:      CJNE      A,#79H,F8
         MOV       DPTR,#CHAR_Y1
         LJMP      DISC
F8:      CJNE      A,#7AH,F9
         MOV       DPTR,#CHAR_Z1
         LJMP      DISC
;##### KOR KAI-NOKHUK
F9:      CJNE      A,#0A0H,G1
         MOV       DPTR,#CHAR_AA
         LJMP      DISC
G1:      CJNE      A,#0A1H,G2
         MOV       DPTR,#CHAR_AB
         LJMP      DISC
G2:      CJNE      A,#0A2H,G3
         MOV       DPTR,#CHAR_AC
         LJMP      DISC
G3:      CJNE      A,#0A3H,G4
         MOV       DPTR,#CHAR_AD
         LJMP      DISC
G4:      CJNE      A,#0A4H,G5

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV          DPTR, #CHAR_AE
LJMP        DISC
G5 :        CJNE    A, #0A5H, G6
MOV          DPTR, #CHAR_AF
LJMP        DISC
G6 :        CJNE    A, #0A6H, G7
MOV          DPTR, #CHAR_AG
LJMP        DISC
G7 :        CJNE    A, #0A7H, G8
MOV          DPTR, #CHAR_AH
LJMP        DISC
G8 :        CJNE    A, #0A8H, G9
MOV          DPTR, #CHAR_AI
LJMP        DISC
G9 :        CJNE    A, #0A9H, H1
MOV          DPTR, #CHAR_AJ
LJMP        DISC
H1 :        CJNE    A, #0AAH, H2
MOV          DPTR, #CHAR_AK
LJMP        DISC
H2 :        CJNE    A, #0ABH, H3
MOV          DPTR, #CHAR_AL
LJMP        DISC
H3 :        CJNE    A, #0ACH, H4
MOV          DPTR, #CHAR_AM
LJMP        DISC
H4 :        CJNE    A, #0ADH, H5
MOV          DPTR, #CHAR_AN
LJMP        DISC
H5 :        CJNE    A, #0AEH, H6
MOV          DPTR, #CHAR_AO
LJMP        DISC
H6 :        CJNE    A, #0AFH, H7
MOV          DPTR, #CHAR_AP
LJMP        DISC
H7 :        CJNE    A, #0B0H, H8
MOV          DPTR, #CHAR_AQ
LJMP        DISC
H8 :        CJNE    A, #0B1H, H9
MOV          DPTR, #CHAR_AR
LJMP        DISC
H9 :        CJNE    A, #0B2H, I1
MOV          DPTR, #CHAR_AS
LJMP        DISC
I1 :        CJNE    A, #0B3H, I2
MOV          DPTR, #CHAR_AT
LJMP        DISC
I2 :        CJNE    A, #0B4H, I3
MOV          DPTR, #CHAR_AU
LJMP        DISC
I3 :        CJNE    A, #0B5H, I4
MOV          DPTR, #CHAR_AV
LJMP        DISC
I4 :        CJNE    A, #0B6H, I5
MOV          DPTR, #CHAR_AW
LJMP        DISC
I5 :        CJNE    A, #0B7H, I6

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV          DPTR, #CHAR_AX
LJMP        DISC
I6:         CJNE   A, #0B8H, I7
MOV          DPTR, #CHAR_AY
LJMP        DISC
I7:         CJNE   A, #0B9H, I8
MOV          DPTR, #CHAR_AZ
LJMP        DISC
I8:         CJNE   A, #0BAH, I9
MOV          DPTR, #CHAR_BA
LJMP        DISC
I9:         CJNE   A, #0BBH, J1
MOV          DPTR, #CHAR_BB
LJMP        DISC
J1:         CJNE   A, #0BCH, J2
MOV          DPTR, #CHAR_BC
LJMP        DISC
J2:         CJNE   A, #0BDH, J3
MOV          DPTR, #CHAR_BD
LJMP        DISC
J3:         CJNE   A, #0BEH, J4
MOV          DPTR, #CHAR_BE
LJMP        DISC
J4:         CJNE   A, #0BFH, J5
MOV          DPTR, #CHAR_BF
LJMP        DISC
J5:         CJNE   A, #0C0H, J6
MOV          DPTR, #CHAR_EG
LJMP        DISC
J6:         CJNE   A, #0C1H, J7
MOV          DPTR, #CHAR_BH
LJMP        DISC
J7:         CJNE   A, #0C2H, J8
MOV          DPTR, #CHAR_BI
LJMP        DISC
J8:         CJNE   A, #0C3H, J9
MOV          DPTR, #CHAR_BJ
LJMP        DISC
J9:         CJNE   A, #0C4H, K1
MOV          DPTR, #CHAR_BK
LJMP        DISC
K1:         CJNE   A, #0C5H, K2
MOV          DPTR, #CHAR_BL
LJMP        DISC
K2:         CJNE   A, #0C6H, K3
MOV          DPTR, #CHAR_BM
LJMP        DISC
K3:         CJNE   A, #0C7H, K4
MOV          DPTR, #CHAR_BN
LJMP        DISC
K4:         CJNE   A, #0C8H, K5
MOV          DPTR, #CHAR_BO
LJMP        DISC
K5:         CJNE   A, #0C9H, K6
MOV          DPTR, #CHAR_BP
LJMP        DISC
K6:         CJNE   A, #0CAH, K7

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV          DPTR, #CHAR_BQ
LJMP        DISC
K7:         CJNE     A, #0CBH, K8
MOV          DPTR, #CHAR_BR
LJMP        DISC
K8:         CJNE     A, #0CCH, K9
MOV          DPTR, #CHAR_BS
LJMP        DISC
K9:         CJNE     A, #0CDH, L1
MOV          DPTR, #CHAR_BT
LJMP        DISC
L1:         CJNE     A, #0CEH, L2
MOV          DPTR, #CHAR_BU
LJMP        DISC
L2:         CJNE     A, #0CFH, L3
MOV          DPTR, #CHAR_BV
LJMP        DISC
L3:         CJNE     A, #90H, L4
MOV          DPTR, #CHAR_BW
LJMP        DISC
L4:         CJNE     A, #80H, L5
MOV          DPTR, #CHAR_BX
LJMP        DISC
;##### SARA, WANNAYUK
L5:         CJNE     A, #0D0H, L6
MOV          DPTR, #CHAR_BY
LJMP        DISC
L6:         CJNE     A, #0D1H, L7
MOV          DPTR, #CHAR_BZ
LJMP        FIX
L7:         CJNE     A, #98H, L8
MOV          DPTR, #CHAR_BZ
LJMP        FIX
L8:         CJNE     A, #0D2H, L9
MOV          DPTR, #CHAR_CA
LJMP        DISC
L9:         CJNE     A, #0D3H, M1
MOV          DPTR, #CHAR_EY
LJMP        DISC
M1:         CJNE     A, #0D4H, M2
MOV          DPTR, #CHAR_CB
LJMP        FIX
M2:         CJNE     A, #81H, M3
MOV          DPTR, #CHAR_CB
LJMP        FIX
M3:         CJNE     A, #0D5H, M4
MOV          DPTR, #CHAR_CC
LJMP        FIX
M4:         CJNE     A, #82H, M5
MOV          DPTR, #CHAR_CC
LJMP        FIX
M5:         CJNE     A, #0D6H, M6
MOV          DPTR, #CHAR_CD
LJMP        FIX
M6:         CJNE     A, #83H, M7
MOV          DPTR, #CHAR_CD
LJMP        FIX

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

M7 :      CJNE      A, #0D7H, M8
          MOV       DPTR, #CHAR_CE
          LJMP      FIX
M8 :      CJNE      A, #84H, M9
          MOV       DPTR, #CHAR_CE
          LJMP      FIX
M9 :      CJNE      A, #0D8H, N1
          MOV       DPTR, #CHAR_CF
          LJMP      FIX
N1 :      CJNE      A, #0FCH, N2
          MOV       DPTR, #CHAR_CF
          LJMP      FIX
N2 :      CJNE      A, #0D9H, N3
          MOV       DPTR, #CHAR_CG
          LJMP      FIX
N3 :      CJNE      A, #0FDH, N4
          MOV       DPTR, #CHAR_CG
          LJMP      FIX
N4 :      CJNE      A, #0E0H, N5
          MOV       DPTR, #CHAR_CH
          LJMP      DISC
N5 :      CJNE      A, #0E1H, N6
          MOV       DPTR, #CHAR_CI
          LJMP      DISC
N6 :      CJNE      A, #0E2H, N7
          MOV       DPTR, #CHAR_CJ
          LJMP      DISC
N7 :      CJNE      A, #0E3H, N8
          MOV       DPTR, #CHAR_CK
          LJMP      DISC
N8 :      CJNE      A, #0E4H, N9
          MOV       DPTR, #CHAR_CL
          LJMP      DISC
N9 :      CJNE      A, #0E5H, O1
          MOV       DPTR, #CHAR_CM
          LJMP      DISC
O1 :      CJNE      A, #0E6H, O2
          MOV       DPTR, #CHAR_CN
          LJMP      DISC
O2 :      CJNE      A, #0E7H, O3
          MOV       DPTR, #CHAR_CQ
          LJMP      FIX
O3 :      CJNE      A, #9AH, O4
          MOV       DPTR, #CHAR_CO
          LJMP      FIX
O4 :      CJNE      A, #0E8H, O5
          MOV       DPTR, #CHAR_CP
          LJMP      FIX
O5 :      CJNE      A, #86H, O6
          MOV       DPTR, #CHAR_CP
          LJMP      FIX
O6 :      CJNE      A, #8BH, O7
          MOV       DPTR, #CHAR_CP
          LJMP      FIX
O7 :      CJNE      A, #9BH, O8
          MOV       DPTR, #CHAR_CP
          LJMP      FIX

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

O8:      CJNE      A,#0E9H,09
         MOV       DPTR,#CHAR_CQ
         LJMP      FIX
O9:      CJNE      A,#087H,P1A
         MOV       DPTR,#CHAR_CQ
         LJMP      FIX
P1A:     CJNE      A,#08CH,P2A
         MOV       DPTR,#CHAR_CQ
         LJMP      FIX
P2A:     CJNE      A,#09CH,P3A
         MOV       DPTR,#CHAR_CQ
         LJMP      FIX
P3A:     CJNE      A,#0EAH,P4A
         MOV       DPTR,#CHAR_CR
         LJMP      FIX
P4A:     CJNE      A,#88H,P5
         MOV       DPTR,#CHAR_CR
         LJMP      FIX
P5:      CJNE      A,#8DH,P6
         MOV       DPTR,#CHAR_CR
         LJMP      FIX
P6:      CJNE      A,#9DH,P7
         MOV       DPTR,#CHAR_CR
         LJMP      FIX
P7:      CJNE      A,#0EBH,P8
         MOV       DPTR,#CHAR_CS
         LJMP      FIX
P8:      CJNE      A,#89H,P9
         MOV       DPTR,#CHAR_CS
         LJMP      FIX
P9:      CJNE      A,#8EH,Q1
         MOV       DPTR,#CHAR_CS
         LJMP      FIX
Q1:      CJNE      A,#9EH,Q2
         MOV       DPTR,#CHAR_CS
         LJMP      FIX
Q2:      CJNE      A,#0ECH,Q3
         MOV       DPTR,#CHAR_CT
         LJMP      FIX
Q3:      CJNE      A,#8AH,Q4
         MOV       DPTR,#CHAR_CT
         LJMP      FIX
Q4:      CJNE      A,#8FH,Q5
         MOV       DPTR,#CHAR_CT
         LJMP      FIX
Q5:      CJNE      A,#9FH,Q6
         MOV       DPTR,#CHAR_CT
         LJMP      FIX
;##### SUNYALUCK
Q6:      CJNE      A,#7BH,Q7
         MOV       DPTR,#CHAR_CU
         LJMP      DISC
Q7:      CJNE      A,#7DH,Q8
         MOV       DPTR,#CHAR_CV
         LJMP      DISC
Q8:      CJNE      A,#21H,Q9
         MOV       DPTR,#CHAR_CW

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	LJMP	DISC
Q9:	CJNE	A, #022H, R1A
	MOV	DPTR, #CHAR_CX
	LJMP	DISC
R1A:	CJNE	A, #093H, R2A
	MOV	DPTR, #CHAR_CX
	LJMP	DISC
R2A:	CJNE	A, #094H, R3A
	MOV	DPTR, #CHAR_CX
	LJMP	DISC
R3A:	CJNE	A, #023H, R4A
	MOV	DPTR, #CHAR_CY
	LJMP	DISC
R4A:	CJNE	A, #024H, R5A
	MOV	DPTR, #CHAR_CZ
	LJMP	DISC
R5A:	CJNE	A, #025H, R6A
	MOV	DPTR, #CHAR_DA
	LJMP	DISC
R6A:	CJNE	A, #026H, R7A
	MOV	DPTR, #CHAR_DB
	LJMP	DISC
R7A:	CJNE	A, #028H, R8A
	MOV	DPTR, #CHAR_DC
	LJMP	DISC
R8A:	CJNE	A, #29H, R9
	MOV	DPTR, #CHAR_DD
	LJMP	DISC
R9:	CJNE	A, #2AH, S1
	MOV	DPTR, #CHAR_DE
	LJMP	DISC
S1:	CJNE	A, #2BH, S2
	MOV	DPTR, #CHAR_DF
	LJMP	DISC
S2:	CJNE	A, #2CH, S3
	MOV	DPTR, #CHAR_DG
	LJMP	DISC
S3:	CJNE	A, #2DH, S4
	MOV	DPTR, #CHAR_DH
	LJMP	DISC
S4:	CJNE	A, #2EH, S5
	MOV	DPTR, #CHAR_DI
	LJMP	DISC
S5:	CJNE	A, #2FH, S6
	MOV	DPTR, #CHAR_DJ
	LJMP	DISC
S6:	CJNE	A, #3AH, S7
	MOV	DPTR, #CHAR_DK
	LJMP	DISC
S7:	CJNE	A, #3BH, S8
	MOV	DPTR, #CHAR_DL
	LJMP	DISC
S8:	CJNE	A, #3CH, S9
	MOV	DPTR, #CHAR_DM
	LJMP	DISC
S9:	CJNE	A, #03DH, T1A
	MOV	DPTR, #CHAR_DN

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LJMP          DISC
T1A:         CJNE          A,#03EH,T2A
             MOV          DPTR,#CHAR_DO
             LJMP          DISC
T2A:         CJNE          A,#3FH,T3
             MOV          DPTR,#CHAR_DP
             LJMP          DISC
T3:          CJNE          A,#40H,T4
             MOV          DPTR,#CHAR_DQ
             LJMP          DISC
T4:          CJNE          A,#5BH,T5
             MOV          DPTR,#CHAR_DR
             LJMP          DISC
T5:          CJNE          A,#5CH,T6
             MOV          DPTR,#CHAR_AA
             LJMP          DISC
T6:          CJNE          A,#5DH,T7
             MOV          DPTR,#CHAR_DT
             LJMP          DISC
T7:          CJNE          A,#5EH,T8
             MOV          DPTR,#CHAR_DU
             LJMP          DISC
T8:          CJNE          A,#5FH,T9
             MOV          DPTR,#CHAR_DV
             LJMP          DISC
T9:          CJNE          A,#27H,U1
             MOV          DPTR,#CHAR_DW
             LJMP          DISC
U1:          CJNE          A,#91H,U2
             MOV          DPTR,#CHAR_DW
             LJMP          DISC
U2:          CJNE          A,#92H,U3
             MOV          DPTR,#CHAR_DW
             LJMP          DISC
U3:          CJNE          A,#0A0H,U4
             MOV          DPTR,#CHAR_AA
             LJMP          DISC
U4:          CJNE          A,#20H,U5
             MOV          DPTR,#CHAR_AA
             LJMP          DISC
;##### 0-9
U5:          CJNE          A,#30H,U6
             MOV          DPTR,#CHAR_EA
             LJMP          DISC
U6:          CJNE          A,#31H,U7
             MOV          DPTR,#CHAR_EB
             LJMP          DISC
U7:          CJNE          A,#32H,U8
             MOV          DPTR,#CHAR_EC
             LJMP          DISC
U8:          CJNE          A,#33H,U9
             MOV          DPTR,#CHAR_ED
             LJMP          DISC
U9:          CJNE          A,#34H,V1
             MOV          DPTR,#CHAR_EE
             LJMP          DISC
V1:          CJNE          A,#35H,V2

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV          DPTR, #CHAR_EF
LJMP        DISC
V2:         CJNE   A, #36H, V3
MOV          DPTR, #CHAR_EG
LJMP        DISC
V3:         CJNE   A, #37H, V4
MOV          DPTR, #CHAR_EH
LJMP        DISC
V4:         CJNE   A, #38H, V5
MOV          DPTR, #CHAR_EI
LJMP        DISC
V5:         CJNE   A, #39H, V6
MOV          DPTR, #CHAR_EJ
LJMP        DISC
V6:         CJNE   A, #0F0H, V7
MOV          DPTR, #CHAR_EK
LJMP        DISC
V7:         CJNE   A, #0F1H, V8
MOV          DPTR, #CHAR_EL
LJMP        DISC
V8:         CJNE   A, #0F2H, V9
MOV          DPTR, #CHAR_EM
LJMP        DISC
V9:         CJNE   A, #0F3H, W1
MOV          DPTR, #CHAR_EN
LJMP        DISC
W1:         CJNE   A, #0F4H, W2
MOV          DPTR, #CHAR_EO
LJMP        DISC
W2:         CJNE   A, #0F5H, W3
MOV          DPTR, #CHAR_EP
LJMP        DISC
W3:         CJNE   A, #0F6H, W4
MOV          DPTR, #CHAR_EQ
LJMP        DISC
W4:         CJNE   A, #0F7H, W5
MOV          DPTR, #CHAR_ER
LJMP        DISC
W5:         CJNE   A, #0F8H, W6
MOV          DPTR, #CHAR_ES
LJMP        DISC
W6:         CJNE   A, #0F9H, W7
MOV          DPTR, #CHAR_ET
LJMP        DISC
;##### ADDITION
W7:         CJNE   A, #7EH, W8
MOV          DPTR, #CHAR_EU
LJMP        DISC
W8:         CJNE   A, #0DFH, W9
MOV          DPTR, #CHAR_EV
LJMP        DISC
W9:         CJNE   A, #0EDH, X1
MOV          DPTR, #CHAR_EW
LJMP        FIX
X1:         CJNE   A, #99H, X2
MOV          DPTR, #CHAR_EW
LJMP        FIX

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

X2:      CJNE      A,#0FEH,X3
          MOV      DPTR,#CHAR_EX
          LJMP     FIX
X3:      CJNE      A,#0DAH,X4
          MOV      DPTR,#CHAR_EX
          LJMP     FIX
X4:      MOV      DPTR,#CHAR_AA
          LJMP     DISC
          ;LOAD DATA FROM PROGRAM MEMO TO EXT RAM
DISC:    MOV      30H,#40H          ;LEOAN
          MOV      31H,#03H
          MOV      32H,#00
          MOV      33H,#64
KET:     MOV      A,32H
          MOVC     A,@A+DPTR        ;LOAD ALPHABET
          INC      32H
          LCALL   KEB              ;GO TO EXT RAM
          DJNZ    33H,KET         ;CHECK FOR LOOP
          LJMP    TL
KEB:     PUSH     DPL
          PUSH     DPH
          MOV      DPL,30H
          MOV      DPH,31H
          MOVX    @DPTR,A
          INC      DPTR
          MOV      30H,DPL
          MOV      31H,DPH
          POP      DPH
          POP      DPL
          RET
FIX:     MOV      34H,#00H          ;NOT LEOAN
          MOV      35H,#03H
          MOV      36H,#00
          MOV      37H,#64
KET1:    MOV      A,36H
          MOVC     A,@A+DPTR        ;LOAD ALPHABET
          INC      36H
          LCALL   KEB1            ;GO TO EXT RAM
          DJNZ    37H,KET1       ;CHECK FOR LOOP
          LJMP    GREEN
KEB1:    PUSH     DPL
          PUSH     DPH
          MOV      38H,A
          MOV      DPL,34H
          MOV      DPH,35H
          MOVX    A,@DPTR
          XRL     A,38H
          MOVX    @DPTR,A
          INC      DPTR
          MOV      34H,DPL
          MOV      35H,DPH
          POP      DPH
          POP      DPL
          RET
          ;DISPLAY
TL:      MOV      54H,#16          ;LOOP
TT:      MOV      57H,#65          ;SHIFT

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

PLAY:      MOV      58H, #15          ;CHECK ALPHABET
           MOV      DPTR, #0000H
           MOV      R0, #192        ;SET COLUMN
           MOV      R1, #00H
COL:       MOV      R2, #04         ;SET ROW
           MOV      R3, #00H
ROW:       MOVX     A, @DPTR
           INC      DPTR
           LCALL    OOK            ;DISPLAY TO BOARD
           DJNZ     R2, LOOP1
           DJNZ     R0, LOOP2
           MOV      DPTR, #PORTA    ;SET FOR PORTA
           MOV      A, #00H
           MOVX     @DPTR, A
           MOV      52H, #00H
           MOV      53H, #00H
           MOV      DPTR, #0004H    ;SET FOR SHIFT
CHECK:     DJNZ     57H, SHIFT
           MOV      57H, #65        ;FILL
           DJNZ     58H, SHIFT
           DJNZ     54H, TT
           LJMP     GREEN
OOK:       PUSH     DPL
           PUSH     DPH
           MOV      56H, A
           MOV      DPTR, #PORTA    ;SET FOR PORTA
           MOV      A, #00H
           MOVX     @DPTR, A
           MOV      DPTR, #PORTC    ;SET FOR PORTC
           MOV      A, R1
           MOVX     @DPTR, A
           MOV      DPTR, #PORTB    ;SET FOR PORTB
           MOV      A, R3
           MOVX     @DPTR, A
           MOV      DPTR, #PORTA
           MOV      A, 56H
           MOVX     @DPTR, A
           POP      DPH
           POP      DPL
           RET
LOOP1:     INC      R3
           LJMP     ROW
LOOP2:     INC      R1
           LJMP     COL
SHIFT:     MOVX     A, @DPTR
           INC      DPTR
           LCALL    TAN
           LJMP     CHECK
TAN:       PUSH     DPL
           PUSH     DPH
           MOV      DPL, 52H
           MOV      DPH, 53H
           MOVX     @DPTR, A
           INC      DPTR
           MOV      52H, DPL
           MOV      53H, DPH
           POP      DPH

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

POP
RET

DPL



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DATA SHEET

For a complete data sheet, please also download:

- The IC06 74HC/HCT/HCU/HCMOS Logic Family Specifications
- The IC06 74HC/HCT/HCU/HCMOS Logic Package Information
- The IC06 74HC/HCT/HCU/HCMOS Logic Package Outlines

74HC/HCT138

3-to-8 line decoder/demultiplexer;
inverting

Product specification
File under Integrated Circuits, IC06

September 1993

Philips
Semiconductors



PHILIPS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3-to-8 line decoder/demultiplexer; inverting

74HC/HCT138

FEATURES

- Demultiplexing capability
- Multiple input enable for easy expansion
- Ideal for memory chip select decoding
- Active LOW mutually exclusive outputs
- Output capability: standard
- I_{CC} category: MSI

GENERAL DESCRIPTION

The 74HC/HCT138 are high-speed Si-gate CMOS devices and are pin compatible with low power Schottky TTL (LSTTL). They are specified in compliance with JEDEC standard no. 7A.

The 74HC/HCT138 decoders accept three binary weighted address inputs (A_0, A_1, A_2) and when enabled, provide 8 mutually exclusive active LOW outputs (\bar{Y}_0 to \bar{Y}_7).

The "138" features three enable inputs: two active LOW (\bar{E}_1 and \bar{E}_2) and one active HIGH (E_3). Every output will be HIGH unless \bar{E}_1 and \bar{E}_2 are LOW and E_3 is HIGH.

This multiple enable function allows easy parallel expansion of the "138" to a 1-of-32 (5 lines to 32 lines) decoder with just four "138" ICs and one inverter.

The "138" can be used as an eight output demultiplexer by using one of the active LOW enable inputs as the data input and the remaining enable inputs as strobes. Unused enable inputs must be permanently tied to their appropriate active HIGH or LOW state.

The "138" is identical to the "238" but has inverting outputs.

QUICK REFERENCE DATA

GND = 0 V; $T_{amb} = 25^\circ\text{C}$; $t_r = t_f = 6\text{ ns}$

SYMBOL	PARAMETER	CONDITIONS	TYPICAL		UNIT
			HC	HCT	
t_{PHL}/t_{PLH}	propagation delay	$C_L = 15\text{ pF}; V_{CC} = 5\text{ V}$	12	17	ns
	A_n to \bar{Y}_n				
	E_3 to \bar{Y}_n				
\bar{E}_n to \bar{Y}_n	14	19	ns		
C_I	input capacitance		3.5	3.5	pF
C_{PD}	power dissipation capacitance per package	notes 1 and 2	67	67	pF

Notes

1. C_{PD} is used to determine the dynamic power dissipation (P_D in μW):

$$P_D = C_{PD} \times V_{CC}^2 \times f_i + \sum (C_L \times V_{CC}^2 \times f_o) \text{ where:}$$

f_i = input frequency in MHz

f_o = output frequency in MHz

$\sum (C_L \times V_{CC}^2 \times f_o)$ = sum of outputs

C_L = output load capacitance in pF

V_{CC} = supply voltage in V

2. For HC the condition is $V_I = \text{GND to } V_{CC}$
For HCT the condition is $V_I = \text{GND to } V_{CC} - 1.5\text{ V}$

ORDERING INFORMATION

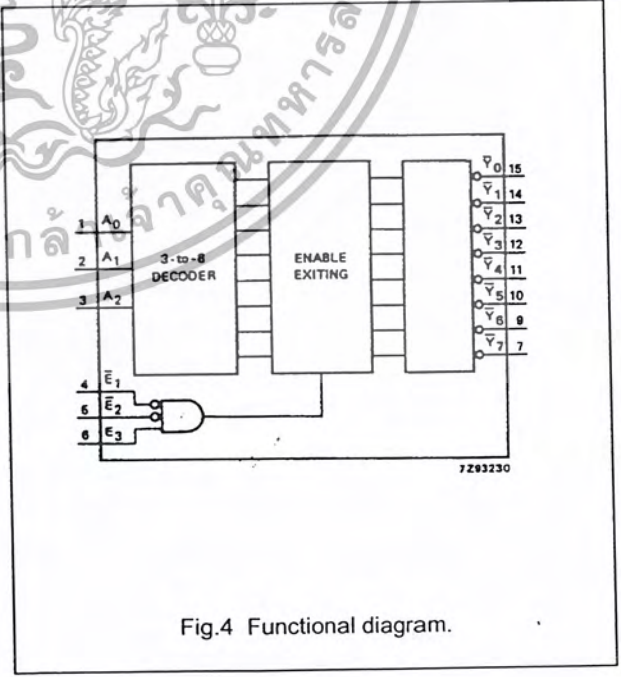
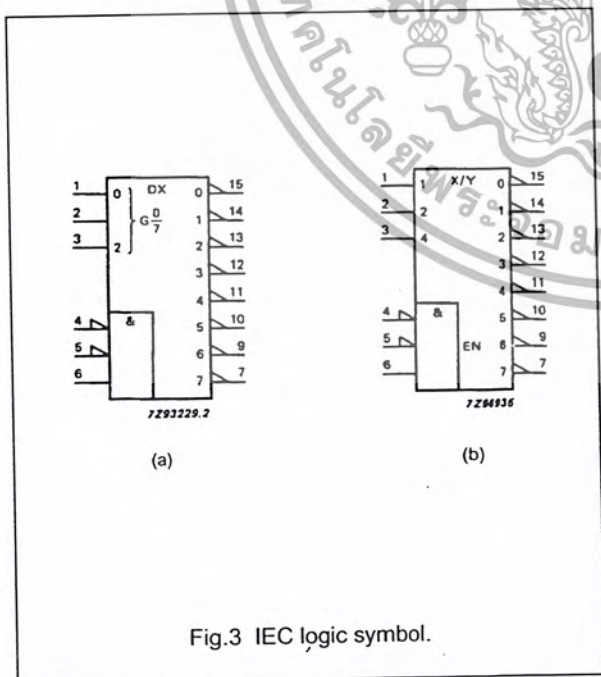
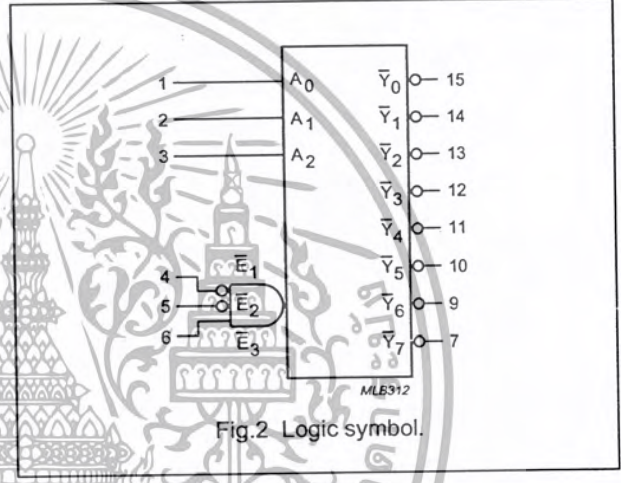
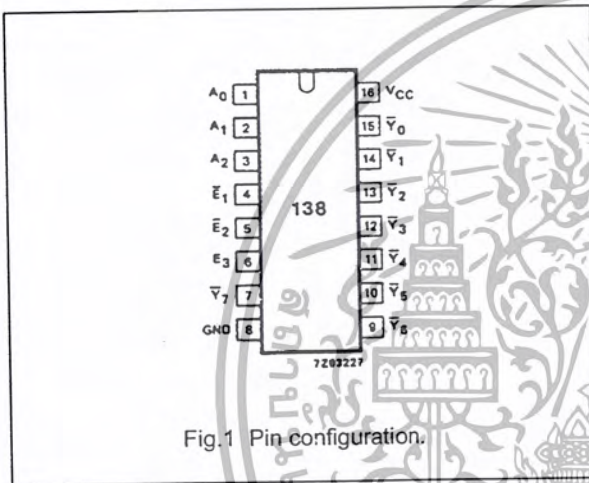
See "74HC/HCT/HCU/HCMOS Logic Package Information".

3-to-8 line decoder/demultiplexer; inverting

74HC/HCT138

PIN DESCRIPTION

PIN NO.	SYMBOL	NAME AND FUNCTION
1, 2, 3	A_0 to A_2	address inputs
4, 5	\bar{E}_1, \bar{E}_2	enable inputs (active LOW)
6	E_3	enable input (active HIGH)
8	GND	ground (0 V)
15, 14, 13, 12, 11, 10, 9, 7	\bar{Y}_0 to \bar{Y}_7	outputs (active LOW)
16	V_{CC}	positive supply voltage



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3-to-8 line decoder/demultiplexer; inverting

74HC/HCT138

FUNCTION TABLE

INPUTS						OUTPUTS							
\bar{E}_1	\bar{E}_2	E_3	A_0	A_1	A_2	\bar{Y}_0	\bar{Y}_1	\bar{Y}_2	\bar{Y}_3	\bar{Y}_4	\bar{Y}_5	\bar{Y}_6	\bar{Y}_7
H	X	X	X	X	X	H	H	H	H	H	H	H	H
X	H	X	X	X	X	H	H	H	H	H	H	H	H
X	X	L	X	X	X	H	H	H	H	H	H	H	H
L	L	H	L	L	L	L	H	H	H	H	H	H	H
L	L	H	H	L	L	H	L	H	H	H	H	H	H
L	L	H	L	H	L	H	H	L	H	H	H	H	H
L	L	H	H	H	L	H	H	H	L	H	H	H	H
L	L	H	L	L	H	H	H	H	H	L	H	H	H
L	L	H	H	L	H	H	H	H	H	H	L	H	H
L	L	H	L	H	H	H	H	H	H	H	H	L	H
L	L	H	H	H	H	H	H	H	H	H	H	H	L

Notes

- 1. H = HIGH voltage level
- L = LOW voltage level
- X = don't care

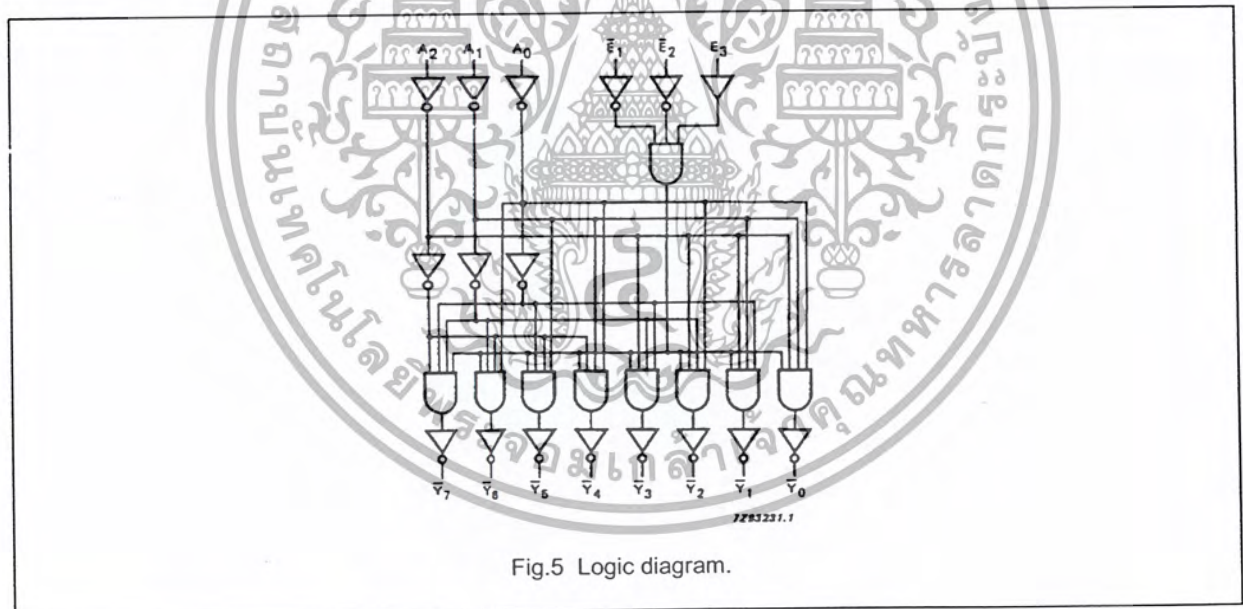


Fig.5 Logic diagram.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3-to-8 line decoder/demultiplexer; inverting

74HC/HCT138

DC CHARACTERISTICS FOR 74HC

For the DC characteristics see "74HC/HCT/HCU/HCMOS Logic Family Specifications".

Output capability: standard
I_{CC} category: MSI

AC CHARACTERISTICS FOR 74HC

GND = 0 V; t_r = t_f = 6 ns; C_L = 50 pF

SYMBOL	PARAMETER	T _{amb} (°C)						UNIT	TEST CONDITIONS		
		74HC							V _{CC} (V)	WAVEFORMS	
		+25			-40 to +85		-40 to +125				
		min.	typ.	max.	min.	max.	min.				max.
t _{PHL} / t _{PLH}	propagation delay A _n to \bar{Y}_n	41	150		190	225	ns	2.0	Fig.6		
		15	30		38	45					
		12	26		33	38					
t _{PHL} / t _{PLH}	propagation delay E ₃ to \bar{Y}_n	47	150		190	225	ns	2.0	Fig.6		
		17	30		38	45					
		14	26		33	38					
t _{PHL} / t _{PLH}	propagation delay \bar{E}_n to \bar{Y}_n	47	150		190	225	ns	2.0	Fig.7		
		17	30		38	45					
		14	26		33	38					
t _{THL} / t _{TLH}	output transition time	19	75		95	110	ns	2.0	Figs 6 and 7		
		7	15		19	22					
		6	13		16	19					

3-to-8 line decoder/demultiplexer; inverting

74HC/HCT138

DC CHARACTERISTICS FOR 74HCT

For the DC characteristics see "74HC/HCT/HCU/HCMOS Logic Family Specifications".

Output capability: standard

I_{CC} category: MSI

Note to HCT types

The value of additional quiescent supply current (ΔI_{CC}) for a unit load of 1 is given in the family specifications. To determine ΔI_{CC} per input, multiply this value by the unit load coefficient shown in the table below.

INPUT	UNIT LOAD COEFFICIENT
A _n	1.50
\bar{E}_n	1.25
E ₃	1.00

AC CHARACTERISTICS FOR 74HCT

GND = 0 V; t_r = t_f = 6 ns; C_L = 50 pF

SYMBOL	PARAMETER	T _{amb} (°C)						UNIT	TEST CONDITIONS		
		74HCT							V _{CC} (V)	WAVEFORMS	
		+25			-40 to +85		-40 to +125				
		min.	typ.	max.	min.	max.	min.				max.
t _{PHL} / t _{PLH}	propagation delay A _n to \bar{Y}_n		20	35		44		53	ns	4.5	Fig.6
t _{PHL} / t _{PLH}	propagation delay E ₃ to \bar{Y}_n		18	40		50		60	ns	4.5	Fig.6
t _{PHL} / t _{PLH}	propagation delay \bar{E}_n to \bar{Y}_n		19	40		50		60	ns	4.5	Fig.7
t _{THL} / t _{TLH}	output transition time		7	15		19		22	ns	4.5	Figs 6 and 7

3-to-8 line decoder/demultiplexer; inverting

74HC/HCT138

AC WAVEFORMS

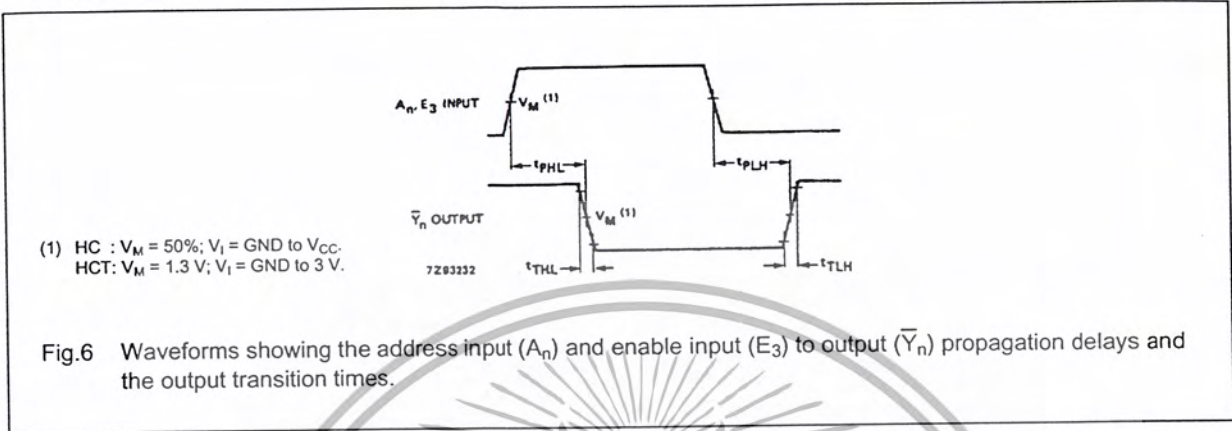


Fig.6 Waveforms showing the address input (A_n) and enable input (E_3) to output (\bar{Y}_n) propagation delays and the output transition times.

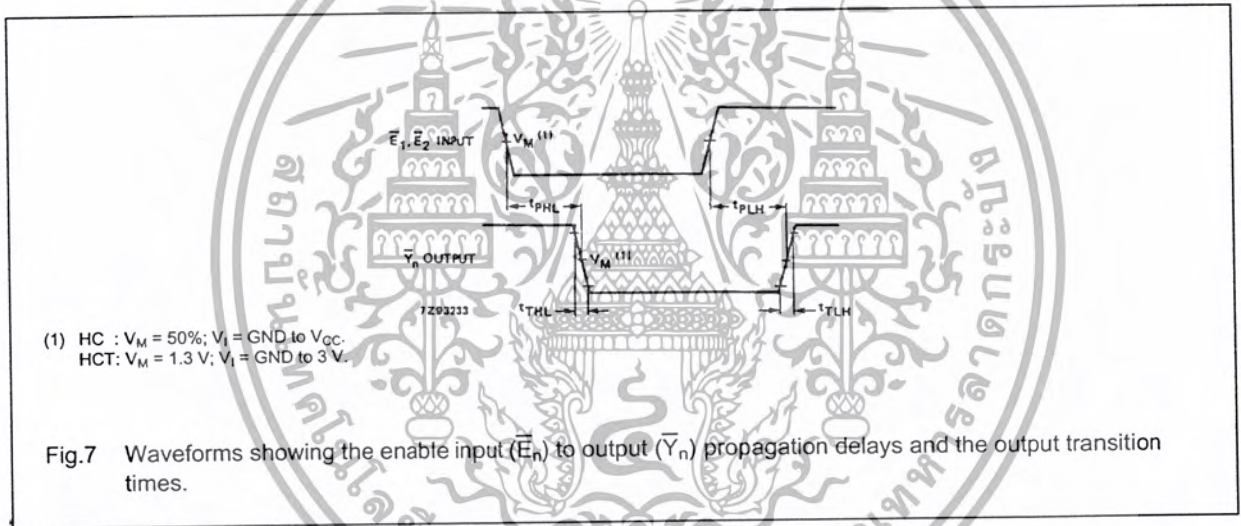


Fig.7 Waveforms showing the enable input (\bar{E}_n) to output (\bar{Y}_n) propagation delays and the output transition times.

PACKAGE OUTLINES

See "74HC/HCT/HCU/HCMOS Logic Package Outlines".

DATA SHEET

For a complete data sheet, please also download:

- The IC06 74HC/HCT/HCU/HCMOS Logic Family Specifications
- The IC06 74HC/HCT/HCU/HCMOS Logic Package Information
- The IC06 74HC/HCT/HCU/HCMOS Logic Package Outlines

74HC/HCT4514

4-to-16 line decoder/demultiplexer
with input latches

Product specification
File under Integrated Circuits, IC06

September 1993

Philips
Semiconductors



PHILIPS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4-to-16 line decoder/demultiplexer with input latches

74HC/HCT4514

FEATURES

- Non-inverting outputs
- Output capability: standard
- I_{CC} category: MSI

GENERAL DESCRIPTION

The 74HC/HCT4514 are high-speed Si-gate CMOS devices and are pin compatible with "4514" of the "4000B" series. They are specified in compliance with JEDEC standard no. 7A.

The 74HC/HCT4514 are 4-to-16 line decoders/demultiplexers having four binary weighted address inputs (A₀ to A₃), with latches, a latch enable input (LE), and an active LOW enable input (\bar{E}). The 16 outputs (Q₀ to Q₁₅) are mutually exclusive active HIGH. When LE is HIGH, the selected output is determined by the data on A_n. When LE goes LOW, the last data present at A_n are stored in the latches and the outputs remain stable. When \bar{E} is LOW, the selected output, determined by the contents of the latch, is HIGH. At \bar{E} HIGH, all outputs are LOW. The enable input (\bar{E}) does not affect the state of the latch.

When the "4514" is used as a demultiplexer, \bar{E} is the data input and A₀ to A₃ are the address inputs.

QUICK REFERENCE DATA

GND = 0 V; T_{amb} = 25 °C; t_r = t_f = 6 ns

SYMBOL	PARAMETER	CONDITIONS	TYPICAL		UNIT
			HC	HCT	
t _{PHL} / t _{PLH}	propagation delay A _n to Q _n	C _L = 15 pF; V _{CC} = 5 V	23	26	ns
C _I	input capacitance		3.5	3.5	pF
C _{PD}	power dissipation capacitance per package	notes 1 and 2	44	45	pF

Notes

1. C_{PD} is used to determine the dynamic power dissipation (P_D in μW):

$$P_D = C_{PD} \times V_{CC}^2 \times f_i + \sum (C_L \times V_{CC}^2 \times f_o) \text{ where:}$$

f_i = input frequency in MHz

f_o = output frequency in MHz

∑ (C_L × V_{CC}² × f_o) = sum of outputs

C_L = output load capacitance in pF

V_{CC} = supply voltage in V

2. For HC the condition is V_I = GND to V_{CC}
For HCT the condition is V_I = GND to V_{CC} - 1.5 V

ORDERING INFORMATION

See "74HC/HCT/HCU/HCMOS Logic Package Information".

4-to-16 line decoder/demultiplexer with input latches

74HC/HCT4514

PIN DESCRIPTION

PIN NO.	SYMBOL	NAME AND FUNCTION
1	LE	latch enable input (active HIGH)
2, 3, 21, 22	A ₀ to A ₃	address inputs
11, 9, 10, 8, 7, 6, 5, 4, 18, 17, 20, 19, 14, 13, 16, 15	Q ₀ to Q ₁₅	multiplexer outputs (active HIGH)
12	GND	ground (0 V)
23	\bar{E}	enable input (active LOW)
24	V _{CC}	positive supply voltage

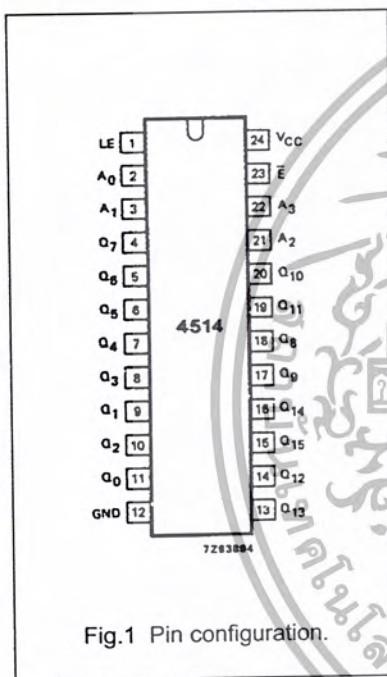


Fig.1 Pin configuration.

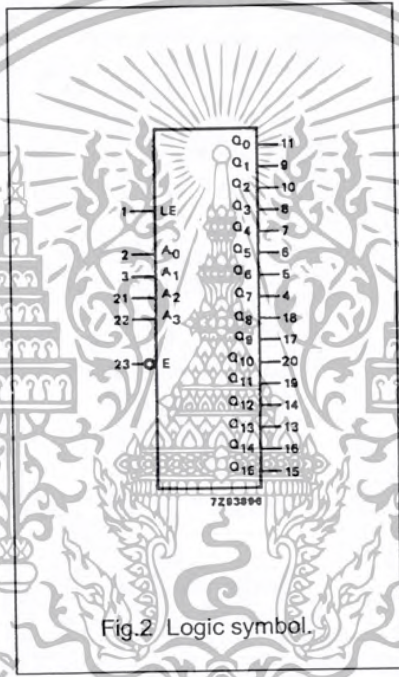


Fig.2 Logic symbol.

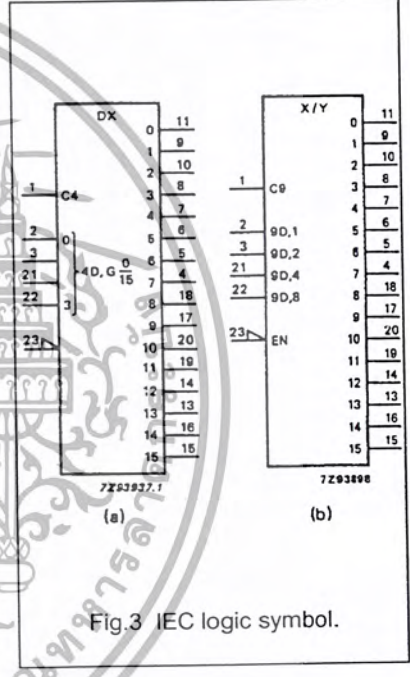
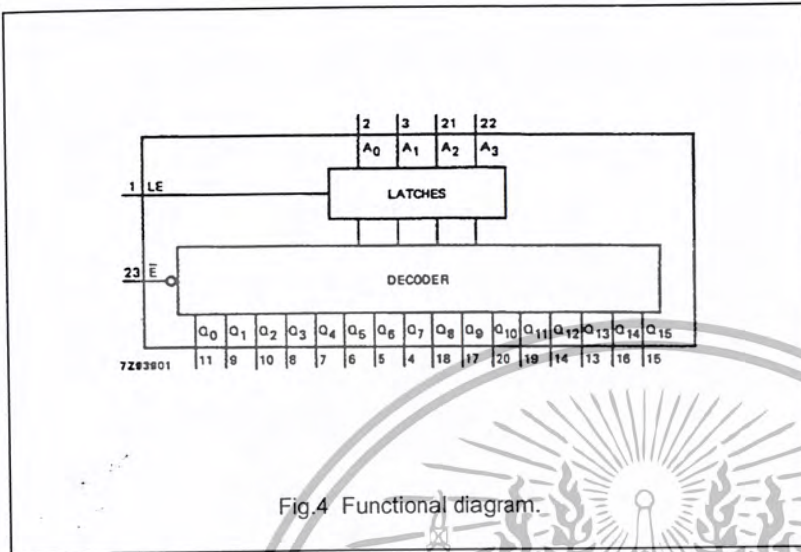


Fig.3 IEC logic symbol.

4-to-16 line decoder/demultiplexer with input latches

74HC/HCT4514



APPLICATIONS

- Digital multiplexing
- Address decoding
- Hexadecimal/BCD decoding

Fig.4 Functional diagram.

FUNCTION TABLE

INPUTS					OUTPUTS																
\bar{E}	A ₀	A ₁	A ₂	A ₃	Q ₀	Q ₁	Q ₂	Q ₃	Q ₄	Q ₅	Q ₆	Q ₇	Q ₈	Q ₉	Q ₁₀	Q ₁₁	Q ₁₂	Q ₁₃	Q ₁₄	Q ₁₅	
H	X	X	X	X	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	H	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	H	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	H	L	L	L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	H	L	L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	H	L	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	H	L	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	H	L	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L	H	L	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L	L	H	L	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L	L	L	H	L	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	H	L	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	H	L	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	H	L	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	H	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	H	L	L
L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	H	L

Notes

1. LE = HIGH
 H = HIGH voltage level
 L = LOW voltage level
 X = don't care

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4-to-16 line decoder/demultiplexer with input latches

74HC/HCT4514

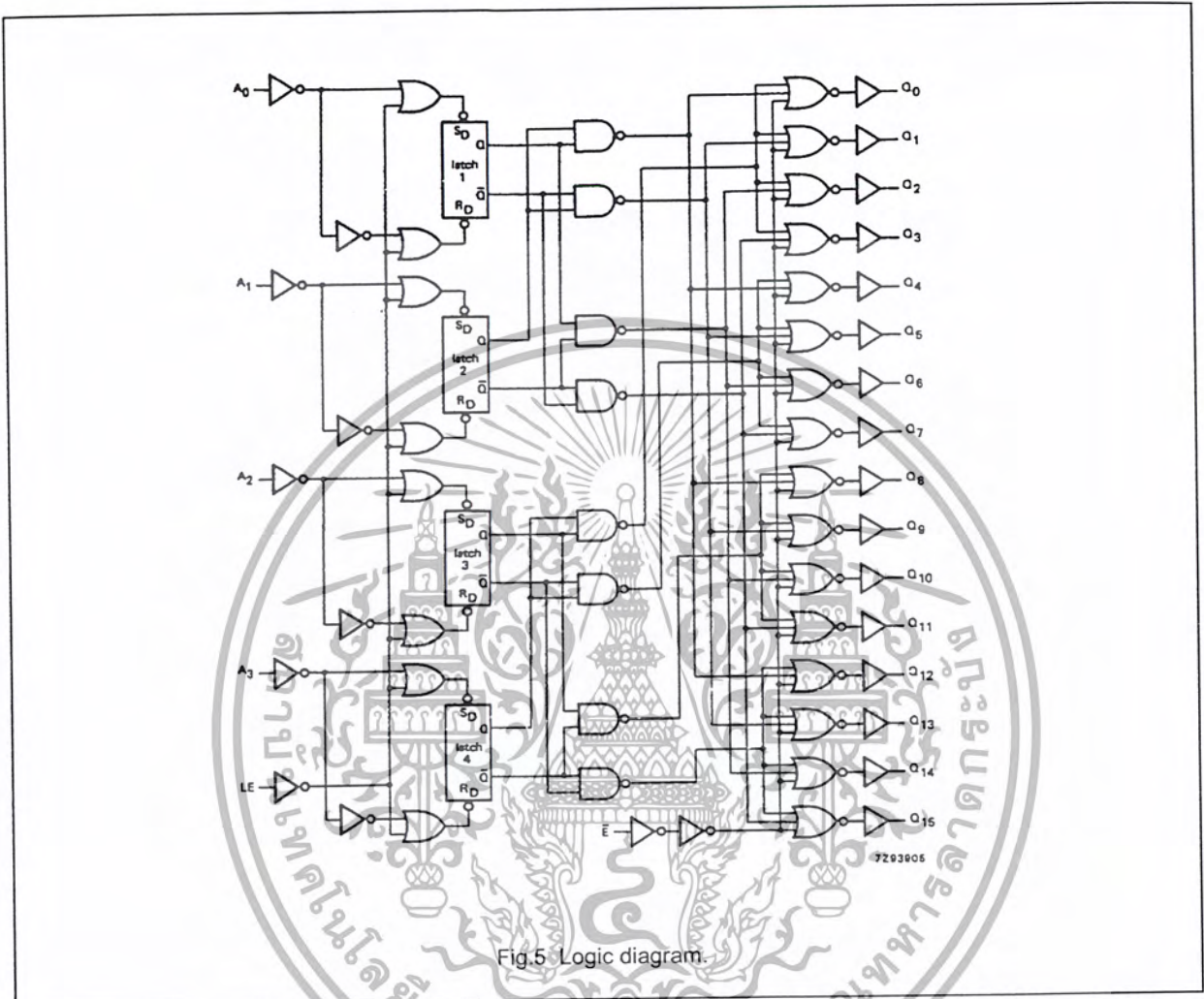


Fig.5 Logic diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4-to-16 line decoder/demultiplexer with
input latches

74HC/HCT4514

DC CHARACTERISTICS FOR 74HC

For the DC characteristics see "74HC/HCT/HCU/HCMOS Logic Family Specifications".

Output capability: standard

 I_{CC} category: MSI

AC CHARACTERISTICS FOR 74HC

GND = 0 V; $t_r = t_f = 6$ ns; $C_L = 50$ pF

SYMBOL	PARAMETER	T_{amb} (°C)						UNIT	TEST CONDITIONS		
		74HC							V_{CC} (V)	WAVEFORMS	
		+25			-40 to +85		-40 to +125				
		min.	typ.	max.	min.	max.	min.				max.
t_{PHL} / t_{PLH}	propagation delay A_n to Q_n		74 27 22	230 46 39		290 58 49		345 69 59	ns	2.0 4.5 6.0	Fig.6
t_{PHL} / t_{PLH}	propagation delay LE to Q_n		74 27 22	230 46 39		290 58 49		345 69 59	ns	2.0 4.5 6.0	Fig.6
t_{PHL} / t_{PLH}	propagation delay \bar{E} to Q_n		41 15 12	175 35 30		220 44 37		265 53 45	ns	2.0 4.5 6.0	Fig.6
t_{THL} / t_{TLH}	output transition time		19 7 6	75 15 13		95 19 16		110 22 19	ns	2.0 4.5 6.0	Fig.6
t_w	latch enable pulse width HIGH	80 16 14	14 5 4		100 20 17		120 24 20	ns	2.0 4.5 6.0	Fig.7	
t_{su}	set-up time A_n to LE	90 18 15	25 9 7		115 23 20		135 27 23	ns	2.0 4.5 6.0	Fig.7	
t_h	hold time A_n to LE	1 1 1	-11 -4 -3		1 1 1		1 1 1	ns	2.0 4.5 6.0	Fig.7	

4-to-16 line decoder/demultiplexer with input latches

74HC/HCT4514

DC CHARACTERISTICS FOR 74HCT

For the DC characteristics see "74HC/HCT/HCU/HCMOS Logic Family Specifications".

Output capability: standard

I_{CC} category: MSI

Note to HCT types

The value of additional quiescent supply current (ΔI_{CC}) for a unit load of 1 is given in the family specifications. To determine ΔI_{CC} per input, multiply this value by the unit load coefficient shown in the table below.

INPUT	UNIT LOAD COEFFICIENT
A _n	0.65
LE	1.40
\bar{E}	1.00

AC CHARACTERISTICS FOR 74HCT

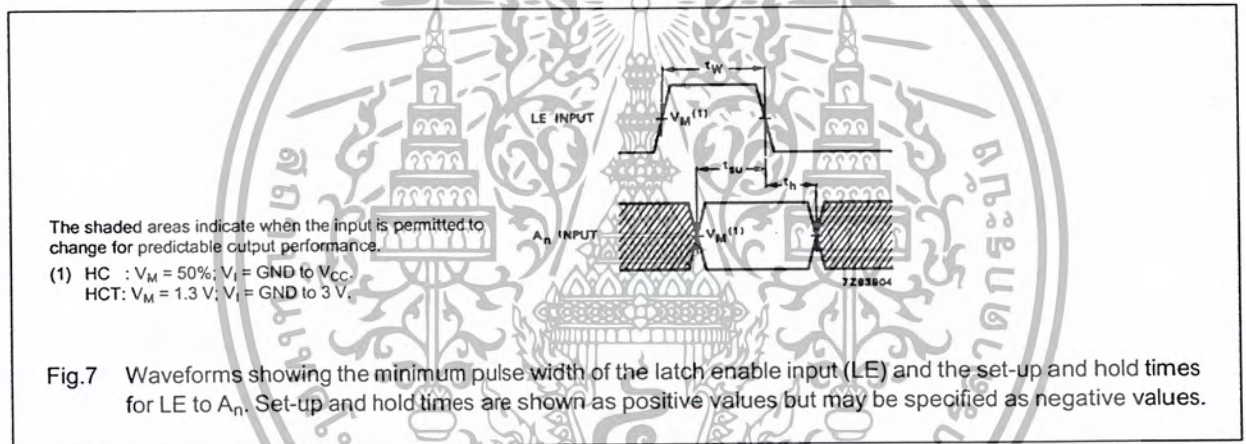
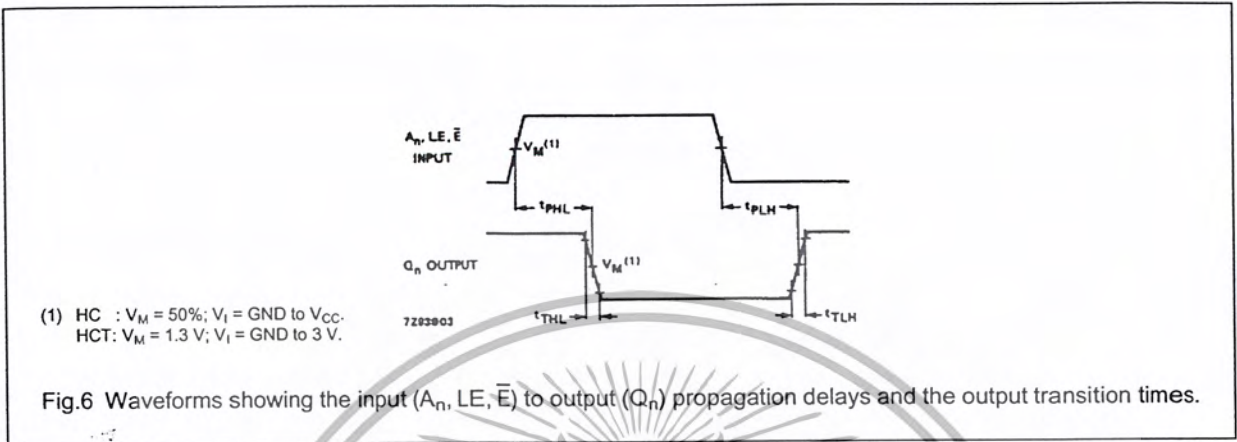
GND = 0 V; t_r = t_f = 6 ns; C_L = 50 pF

SYMBOL	PARAMETER	T _{amb} (°C)						UNIT	TEST CONDITIONS		
		74HCT							V _{CC} (V)	WAVEFORMS	
		+25			-40 to +85		-40 to +125				
		min.	typ.	max.	min.	max.	min.				max.
t _{PHL} / t _{PLH}	propagation delay A _n to Q _n		30	55		69		83	ns	4.5	Fig.6
t _{PHL} / t _{PLH}	propagation delay LE to Q _n		29	50		63		75	ns	4.5	Fig.6
t _{PHL} / t _{PLH}	propagation delay \bar{E} to Q _n		17	40		50		60	ns	4.5	Fig.6
t _{THL} / t _{TLH}	output transition time		7	15		19		22	ns	4.5	Fig.6
t _w	latch enable pulse width HIGH	16	4		20		24		ns	4.5	Fig.7
t _{su}	set-up time A _n to LE	18	9		23		27		ns	4.5	Fig.7
t _h	hold time A _n to LE	3	3		3		3		ns	4.5	Fig.7

4-to-16 line decoder/demultiplexer with input latches

74HC/HCT4514

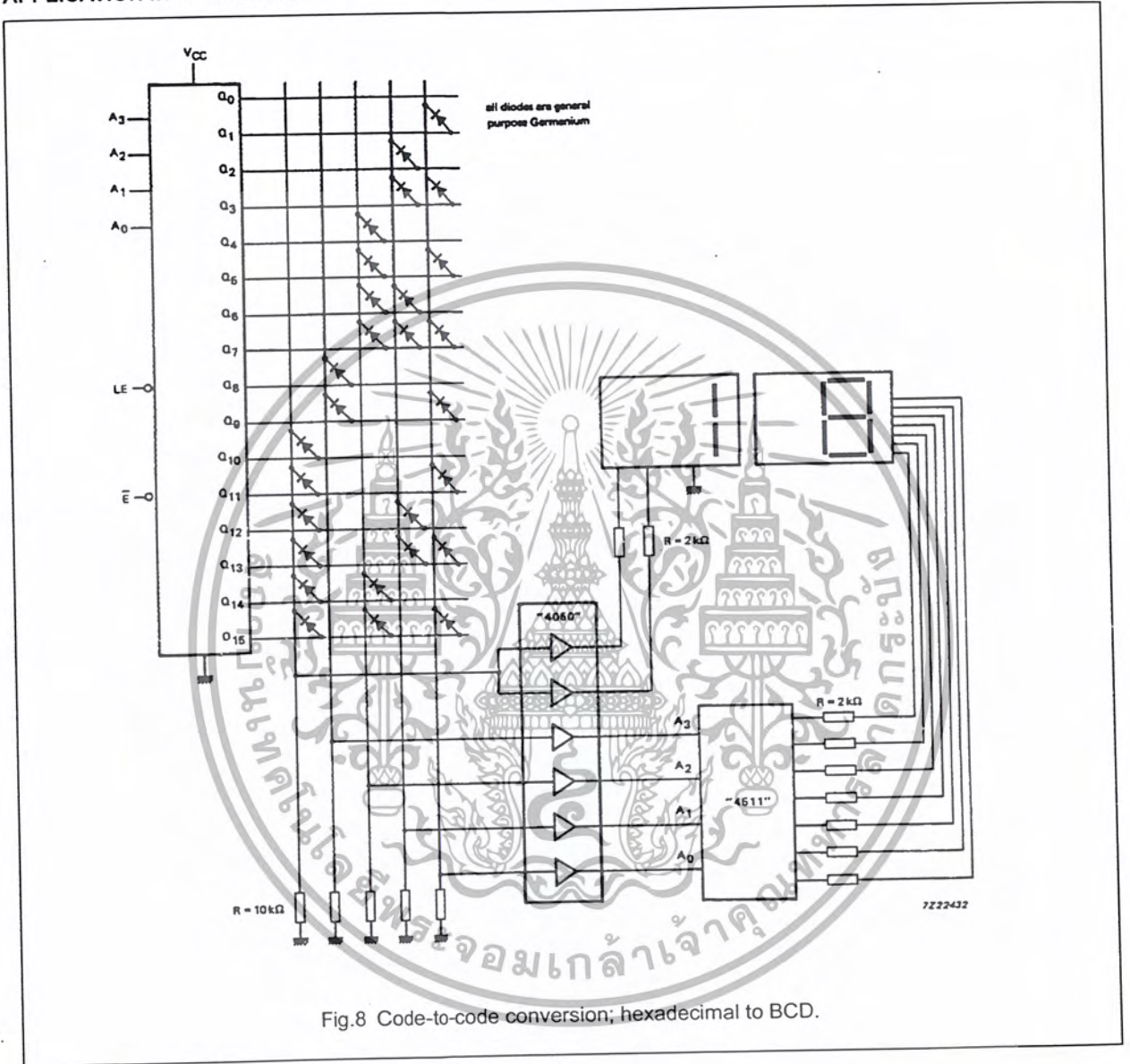
AC WAVEFORMS



4-to-16 line decoder/demultiplexer with input latches

74HC/HCT4514

APPLICATION INFORMATION



PACKAGE OUTLINES

See "74HC/HCT/HCU/HCMOS Logic Package Outlines".

DATA SHEET

For a complete data sheet, please also download:

- The IC06 74HC/HCT/HCU/HCMOS Logic Family Specifications
- The IC06 74HC/HCT/HCU/HCMOS Logic Package Information
- The IC06 74HC/HCT/HCU/HCMOS Logic Package Outlines

74HC/HCT573 Octal D-type transparent latch; 3-state

Product specification
File under Integrated Circuits, IC06

December 1990

Philips
Semiconductors



PHILIPS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Octal D-type transparent latch; 3-state

74HC/HCT573

FEATURES

- Inputs and outputs on opposite sides of package allowing easy interface with microprocessors
- Useful as input or output port for microprocessors/microcomputers
- 3-state non-inverting outputs for bus oriented applications
- Common 3-state output enable input
- Functionally identical to the "563" and "373"
- Output capability: bus driver
- I_{CC} category: MSI

GENERAL DESCRIPTION

The 74HC/HCT573 are high-speed Si-gate CMOS devices and are pin compatible with low power Schottky TTL (LSTTL). They are specified in compliance with JEDEC standard no. 7A.

The 74HC/HCT573 are octal D-type transparent latches featuring separate D-type inputs for each latch and 3-state outputs for bus oriented applications.

A latch enable (LE) input and an output enable (\overline{OE}) input are common to all latches.

The "573" consists of eight D-type transparent latches with 3-state true outputs. When LE is HIGH, data at

the D_n inputs enter the latches. In this condition the latches are transparent, i.e. a latch output will change state each time its corresponding D-input changes.

When LE is LOW the latches store the information that was present at the D-inputs a set-up time preceding the HIGH-to-LOW transition of LE. When \overline{OE} is LOW, the contents of the 8 latches are available at the outputs. When \overline{OE} is HIGH, the outputs go to the high impedance OFF-state. Operation of the \overline{OE} input does not affect the state of the latches.

The "573" is functionally identical to the "563" and "373", but the "563" has inverted outputs and the "373" has a different pin arrangement.

QUICK REFERENCE DATA

GND = 0 V; T_{amb} = 25 °C; t_r = t_f = 6 ns

SYMBOL	PARAMETER	CONDITIONS	TYPICAL		UNIT
			HC	HCT	
t _{PHL} t _{PLH}	propagation delay	C _L = 15 pF; V _{CC} = 5 V			
	D _n to Q _n		14	17	ns
	LE to Q _n		15	15	ns
C _I	input capacitance		3.5	3.5	pF
C _{PD}	power dissipation capacitance per latch	notes 1 and 2	26	26	pF

Notes

1. C_{PD} is used to determine the dynamic power dissipation (P_D in μW):

$$P_D = C_{PD} \times V_{CC}^2 \times f_i + \sum (C_L \times V_{CC}^2 \times f_o) \text{ where:}$$

f_i = input frequency in MHz; f_o = output frequency in MHz

∑ (C_L × V_{CC}² × f_o) = sum of outputs

C_L = output load capacitance in pF; V_{CC} = supply voltage in V

2. For HC the condition is V_I = GND to V_{CC}; for HCT the condition is V_I = GND to V_{CC} - 1.5 V

ORDERING INFORMATION

See "74HC/HCT/HCU/HCMOS Logic Package Information".

Octal D-type transparent latch; 3-state

74HC/HCT573

PIN DESCRIPTION

PIN NO.	SYMBOL	NAME AND FUNCTION
2, 3, 4, 5, 6, 7, 8, 9	D ₀ to D ₇	data inputs
11	LE	latch enable input (active HIGH)
1	\overline{OE}	3-state output enable input (active LOW)
10	GND	ground (0 V)
19, 18, 17, 16, 15, 14, 13, 12	Q ₀ to Q ₇	3-state latch outputs
20	V _{CC}	positive supply voltage

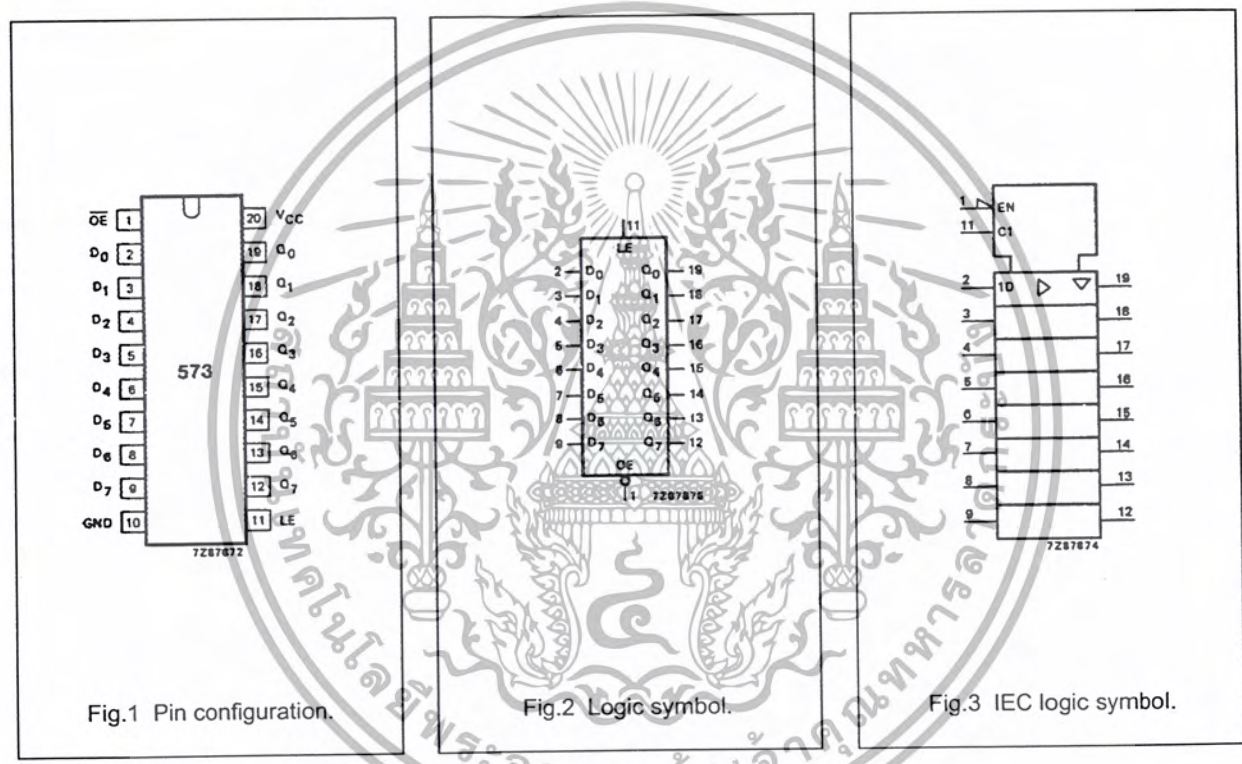


Fig.1 Pin configuration.

Fig.2 Logic symbol.

Fig.3 IEC logic symbol.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Octal D-type transparent latch; 3-state

74HC/HCT573

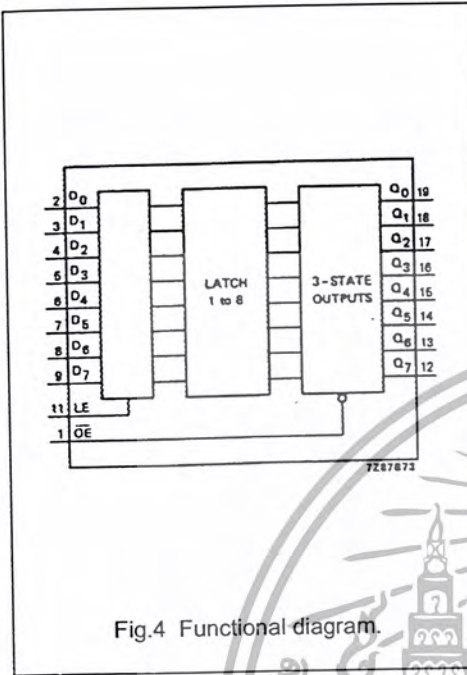


Fig.4 Functional diagram.

FUNCTION TABLE

OPERATING MODES	INPUTS			INTERNAL LATCHES	OUTPUTS Q ₀ to Q ₇
	\overline{OE}	LE	D _N		
enable and read register (transparent mode)	L	H	L	L	L
	L	H	H	H	H
latch and read register	L	L	l	L	L
	L	L	h	H	H
latch register and disable outputs	H	L	l	L	Z
	H	L	h	H	Z

Notes

- H = HIGH voltage level
h = HIGH voltage level one set-up time prior to the HIGH-to-LOW LE transition
L = LOW voltage level
l = LOW voltage level one set-up time prior to the HIGH-to-LOW LE transition
Z = high impedance OFF-state

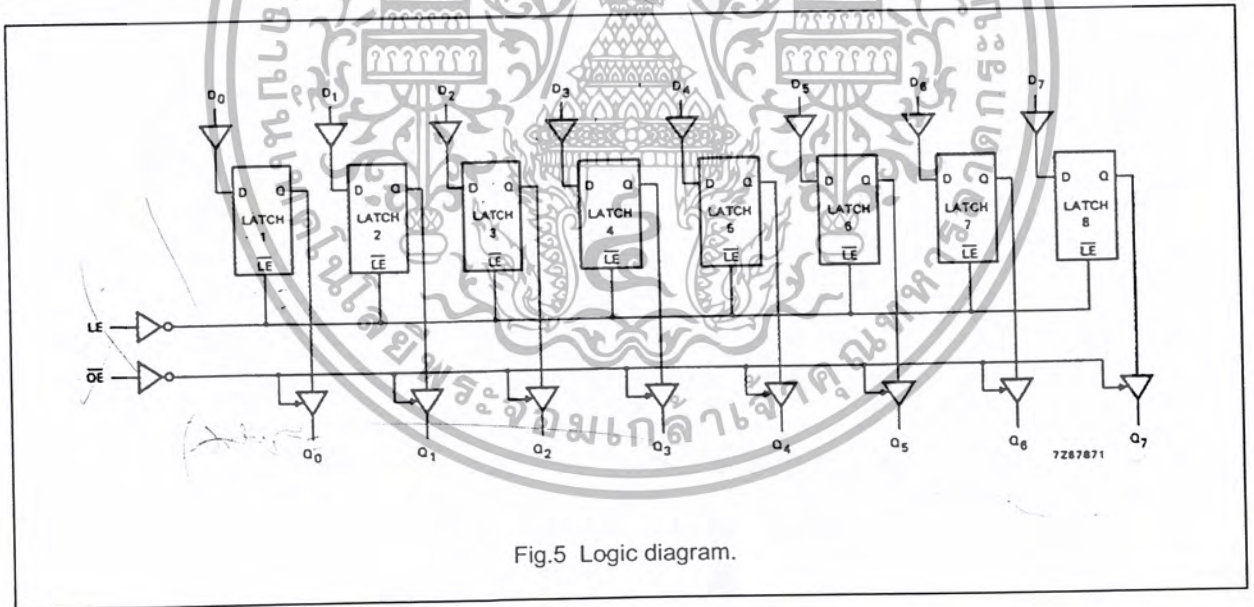


Fig.5 Logic diagram.

Octal D-type transparent latch; 3-state

74HC/HCT573

DC CHARACTERISTICS FOR 74HC

For the DC characteristics see "74HC/HCT/HCU/HCMOS Logic Family Specifications".

Output capability: bus driver

I_{CC} category: MSI

AC CHARACTERISTICS FOR 74HC

GND = 0 V; t_r = t_f = 6 ns; C_L = 50 pF

SYMBOL	PARAMETER	T _{amb} (°C)						UNIT	TEST CONDITIONS		
		74HC							V _{CC} (V)	WAVEFORMS	
		+25			-40 to +85		-40 to +125				
		min.	typ.	max.	min.	max.	min.				max.
t _{PHL} / t _{PLH}	propagation delay D _n to Q _n		47	150		190		225	ns	2.0	Fig.6
			17	30		38		45			
			14	26		33		38			
t _{PHL} / t _{PLH}	propagation delay LE to Q _n		50	150		190		225	ns	2.0	Fig.7
			18	30		38		45			
			14	26		33		38			
t _{PZH} / t _{PZL}	3-state output enable time \overline{OE} to Q _n		44	140		175		210	ns	2.0	Fig.8
			16	28		35		42			
			13	24		30		36			
t _{PHZ} / t _{PLZ}	3-state output disable time \overline{OE} to Q _n		55	150		190		225	ns	2.0	Fig.8
			20	30		38		45			
			16	26		33		38			
t _{THL} / t _{TLH}	output transition time		14	60		75		90	ns	2.0	Fig.6
			5	12		15		18			
			4	10		13		15			
t _w	enable pulse width HIGH		80	14		100		120	ns	2.0	Fig.7
			16	5		20		24			
			14	4		17		20			
t _{su}	set-up time D _n to LE		50	11		65		75	ns	2.0	Fig.9
			10	4		13		15			
			9	3		11		13			
t _h	hold time D _n to LE		5	3		5		5	ns	2.0	Fig.9
			5	1		5		5			
			5	1		5		5			

Octal D-type transparent latch; 3-state

74HC/HCT573

DC CHARACTERISTICS FOR 74HCT

For the DC characteristics see "74HC/HCT/HCU/HCMOS Logic Family Specifications".

Output capability: bus driver

 I_{CC} category: MSI

Note to HCT types

The value of additional quiescent supply current (ΔI_{CC}) for a unit load of 1 is given in the family specifications. To determine ΔI_{CC} per input, multiply this value by the unit load coefficient shown in the table below.

INPUT	UNIT LOAD COEFFICIENT
D_n	0.35
LE	0.65
\overline{OE}	1.25

AC CHARACTERISTICS FOR 74HCT

GND = 0 V; $t_r = t_f = 6$ ns; $C_L = 50$ pF

SYMBOL	PARAMETER	T_{amb} (°C)						UNIT	TEST CONDITIONS		
		74HCT							V_{CC} (V)	WAVEFORMS	
		+25			-40 to +85		-40 to +125				
		min.	typ.	max.	min.	max.	min.				max.
t_{PHL} / t_{PLH}	propagation delay D_n to Q_n		20	35		44		53	ns	4.5	Fig.6
t_{PHL} / t_{PLH}	propagation delay LE to Q_n		18	35		44		53	ns	4.5	Fig.7
t_{PZH} / t_{PZL}	3-state output enable time \overline{OE} to Q_n		17	30		38		45	ns	4.5	Fig.8
t_{PHZ} / t_{PLZ}	3-state output disable time \overline{OE} to Q_n		18	30		38		45	ns	4.5	Fig.8
t_{THL} / t_{TLH}	output transition time		5	12		15		18	ns	4.5	Fig.6
t_W	enable pulse width HIGH	16	5		20		24		ns	4.5	Fig.7
t_{su}	set-up time D_n to LE	13	7		16		20		ns	4.5	Fig.9
t_h	hold time D_n to LE	9	4		11		14		ns	4.5	Fig.9

Octal D-type transparent latch; 3-state

74HC/HCT573

AC WAVEFORMS

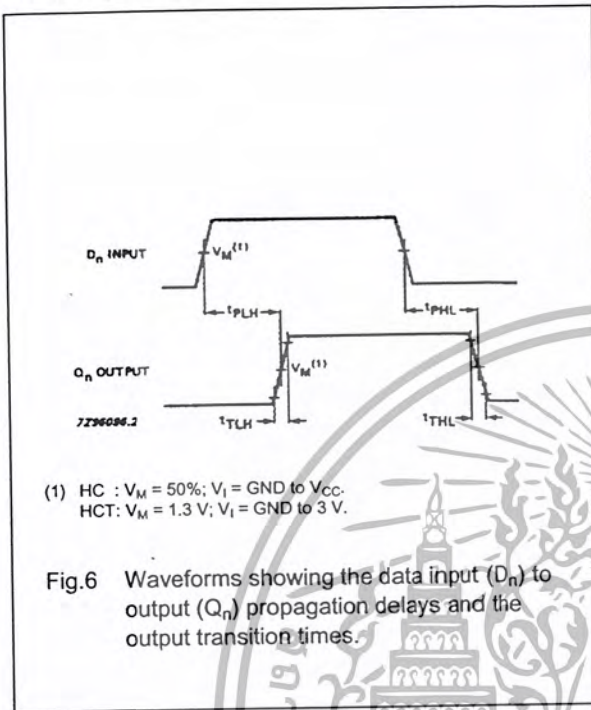


Fig. 6 Waveforms showing the data input (D_n) to output (Q_n) propagation delays and the output transition times.

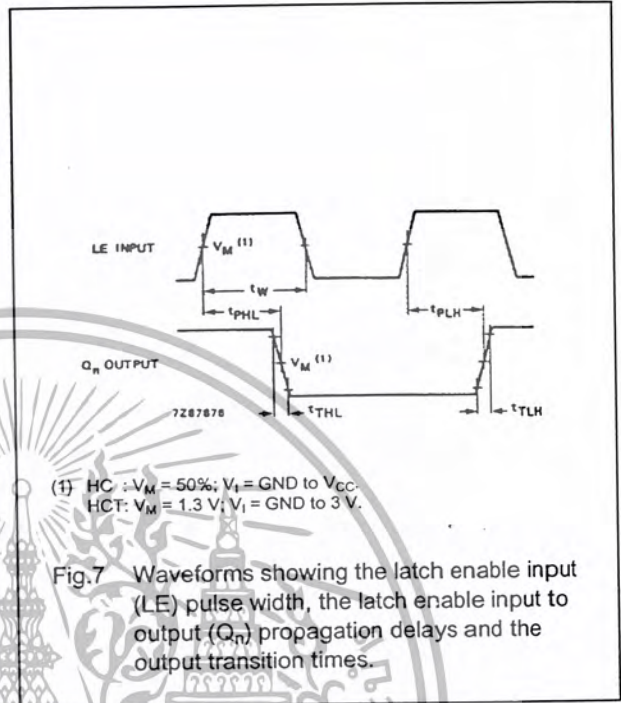


Fig. 7 Waveforms showing the latch enable input (LE) pulse width, the latch enable input to output (Q_n) propagation delays and the output transition times.

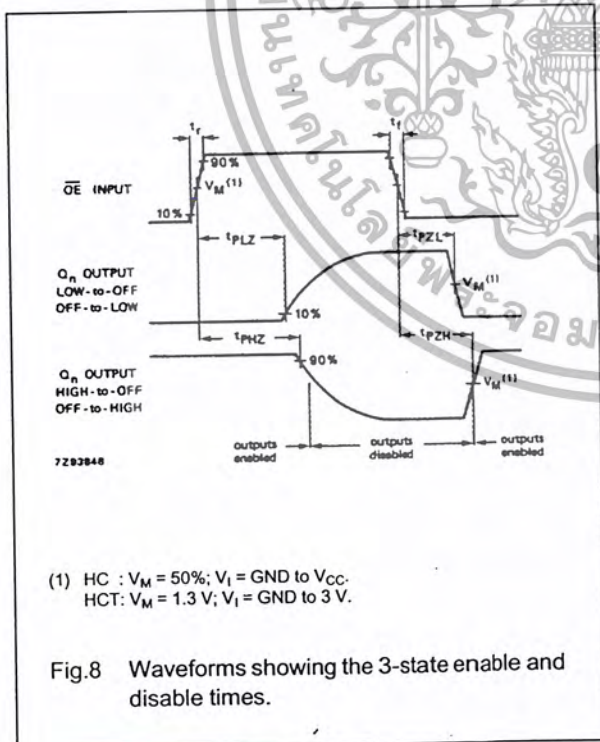


Fig. 8 Waveforms showing the 3-state enable and disable times.

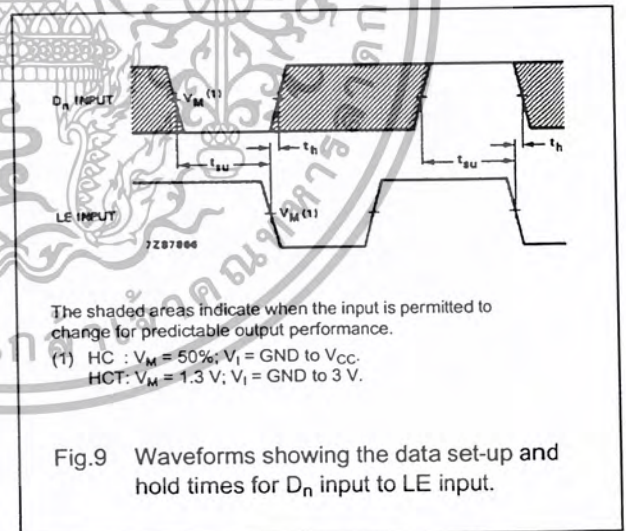


Fig. 9 Waveforms showing the data set-up and hold times for D_n input to LE input.

PACKAGE OUTLINES

See "74HC/HCT/HCU/HCMOS Logic Package Outlines".

EIGHT DARLINGTON ARRAYS

- EIGHT DARLINGTONS WITH COMMON EMITTERS
- OUTPUT CURRENT TO 500 mA
- OUTPUT VOLTAGE TO 50 V
- INTEGRAL SUPPRESSION DIODES
- VERSIONS FOR ALL POPULAR LOGIC FAMILIES
- OUTPUT CAN BE PARALLELED
- INPUTS PINNED OPPOSITE OUTPUTS TO SIMPLIFY BOARD LAYOUT



DIP18

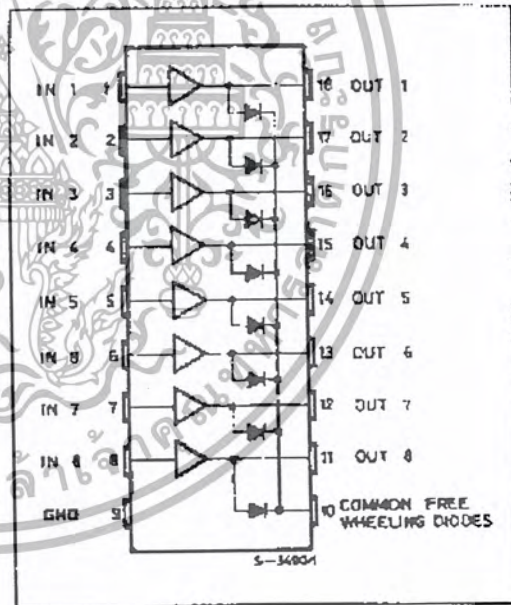
DESCRIPTION

The ULN2801A-ULN2805A each contain eight darlington transistors with common emitters and integral suppression diodes for inductive loads. Each darlington features a peak load current rating of 600mA (500mA continuous) and can withstand at least 50V in the off state. Outputs may be paralleled for higher current capability.

Five versions are available to simplify interfacing to standard logic families: the ULN2801A is designed for general purpose applications with a current limit resistor; the ULN2802A has a 10.5k Ω input resistor and zener for 14-25V PMOS; the ULN2803A has a 2.7k Ω input resistor for 5V TTL and CMOS; the ULN2804A has a 10.5k Ω input resistor for 6-15V CMOS and the ULN2805A is designed to sink a minimum of 350mA for standard and Schottky TTL where higher output current is required.

All types are supplied in a 18-lead plastic DIP with a copper lead from and feature the convenient input-opposite-output pinout to simplify board layout.

PIN CONNECTION (top view)



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V_o	Output Voltage	50	V
V_i	Input Voltage for ULN2802A, UL2803A, ULN2804A for ULN2805A	30 15	V
I_c	Continuous Collector Current	500	mA
I_b	Continuous Base Current	25	mA
P_{tot}	Power Dissipation (one Darlington pair) (total package)	1.0 2.25	W
T_{amb}	Operating Ambient Temperature Range	-20 to 85	$^{\circ}$ C
T_{stg}	Storage Temperature Range	-55 to +50	$^{\circ}$ C

THERMAL DATA

Symbol	Parameter	Value	Unit
$R_{th(jc)}$	Thermal Resistance Junction-ambient	Max. 65	$^{\circ}$ C/W

ELECTRICAL CHARACTERISTICS ($T_{amb} = 25^{\circ}$ C unless otherwise specified)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit	Fig.
$I_{ce(s)}$	Output Leakage Current	$V_{CE} = 50V$ $T_{amb} = 70^{\circ}C, V_{CE} = 50V$ $T_{amb} = 70^{\circ}C$ for ULN2802A $V_{CE} = 50V, V_i = 6V$ for ULN2804A $V_{CE} = 50V, V_i = 1V$			50 100	μ A μ A	1a 1a
					500	μ A	1b
					500	μ A	1b
$V_{CE(sat)}$	Collector-emitter Saturation Voltage	$I_c = 100mA, I_b = 250\mu A$ $I_c = 200mA, I_b = 350\mu A$ $I_c = 350mA, I_b = 500\mu A$		0.9 1.1 1.3	1.1 1.3 1.6	V V V	2
$I_{i(on)}$	Input Current	for ULN2802A $V_i = 17V$ for ULN2803A $V_i = 3.85V$ for ULN2804A $V_i = 5V$ for ULN2805A $V_i = 12V$ $V_i = 3V$		0.82 0.93 0.35 1 1.5	1.25 1.35 0.5 1.45 2.4	mA mA mA mA mA	3
$I_{i(off)}$	Input Current	$T_{amb} = 70^{\circ}C, I_c = 500\mu A$	50	65		μ A	4
$V_{i(on)}$	Input Voltage	$V_{CE} = 2V$ for ULN2802A $I_c = 300mA$ for ULN2803A $I_c = 200mA$ $I_c = 250mA$ $I_c = 300mA$ for ULN2804A $I_c = 125mA$ $I_c = 200mA$ $I_c = 275mA$ $I_c = 350mA$ for ULN2805A $I_c = 350mA$			13 2.4 2.7 3 5 6 7 8 2.4	V V V V V V V V V	5
h_{FE}	DC Forward Current Gain	for ULN2801A $V_{CE} = 2V, I_c = 350mA$	1000				2
C_i	Input Capacitance			15	25	pF	-
t_{P-H}	Turn-on Delay Time	0.5 V to 0.5 V_i		3.25	1	μ s	-
t_{P-L}	Turn-off Delay Time	0.5 V to 0.5 V_o		3.25	1	μ s	-
I_H	Clamp Diode Leakage Current	$V_i = 50V$ $T_{amb} = 70^{\circ}C, V_{CE} = 50V$			50 100	μ A μ A	6 6
V_F	Clamp Diode Forward Voltage	$I_F = 350mA$		1.7	2	V	7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DATA SHEET

For a complete data sheet, please also download:

- The IC06 74HC/HCT/HCU/HCMOS Logic Family Specifications
- The IC06 74HC/HCT/HCU/HCMOS Logic Package Information
- The IC06 74HC/HCT/HCU/HCMOS Logic Package Outlines

74HC/HCT4515

4-to-16 line decoder/demultiplexer
with input latches; inverting

Product specification
File under Integrated Circuits, IC06

September 1993

Philips
Semiconductors



PHILIPS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4-to-16 line decoder/demultiplexer with input latches; inverting

74HC/HCT4515

FEATURES

- Inverting outputs
- Output capability: standard
- I_{CC} category: MSI

GENERAL DESCRIPTION

The 74HC/HCT4515 are high-speed Si-gate CMOS devices and are pin compatible with "4515" of the "4000B" series. They are specified in compliance with JEDEC standard no. 7A.

The 74HC/HCT4515 are 4-to-16 line decoders/demultiplexers having four binary weighted address inputs (A₀ to A₃) with latches, a latch enable input (LE), and an active LOW enable input (\bar{E}). The 16 inverting outputs (\bar{Q}_0 to \bar{Q}_{15}) are mutually exclusive active LOW. When LE is HIGH, the selected output is determined by the data on A_n. When LE goes LOW, the last data present at A_n are stored in the latches and the outputs remain stable. When \bar{E} is LOW, the selected output, determined by the contents of the latch, is LOW. When \bar{E} is HIGH, all outputs are HIGH. The enable input (\bar{E}) does not affect the state of the latch.

When the "4515" is used as a demultiplexer, \bar{E} is the data input and A₀ to A₃ are the address inputs.

QUICK REFERENCE DATA

GND = 0 V; T_{amb} = 25 °C; t_r = t_f = 6 ns

SYMBOL	PARAMETER	CONDITIONS	TYPICAL		UNIT
			HC	HCT	
t _{PHL} / t _{PLH}	propagation delay A _n to \bar{Q}_n	C _L = 15 pF; V _{CC} = 5 V	25	26	ns
C _I	input capacitance		3.5	3.5	pF
C _{PD}	power dissipation capacitance per package	notes 1 and 2	44	46	pF

Notes

1. C_{PD} is used to determine the dynamic power dissipation (P_D in μW):

$$P_D = C_{PD} \times V_{CC}^2 \times f_i + \sum (C_L \times V_{CC}^2 \times f_o) \text{ where:}$$

f_i = input frequency in MHz

f_o = output frequency in MHz

$\sum (C_L \times V_{CC}^2 \times f_o)$ = sum of outputs

C_L = output load capacitance in pF

V_{CC} = supply voltage in V

2. For HC the condition is V_I = GND to V_{CC}
For HCT the condition is V_I = GND to V_{CC} - 1.5 V

ORDERING INFORMATION

See "74HC/HCT/HCU/HCMOS Logic Package Information".

4-to-16 line decoder/demultiplexer with input latches; inverting

74HC/HCT4515

PIN DESCRIPTION

PIN NO.	SYMBOL	NAME AND FUNCTION
1	LE	latch enable input (active HIGH)
2, 3, 21, 22	A ₀ to A ₃	address inputs
11, 9, 10, 8, 7, 6, 5, 4, 18, 17, 20, 19, 14, 13, 16, 15	\bar{Q}_0 to \bar{Q}_{15}	multiplexer outputs (active LOW)
12	GND	ground (0 V)
23	\bar{E}	enable input (active LOW)
24	V _{CC}	positive supply voltage

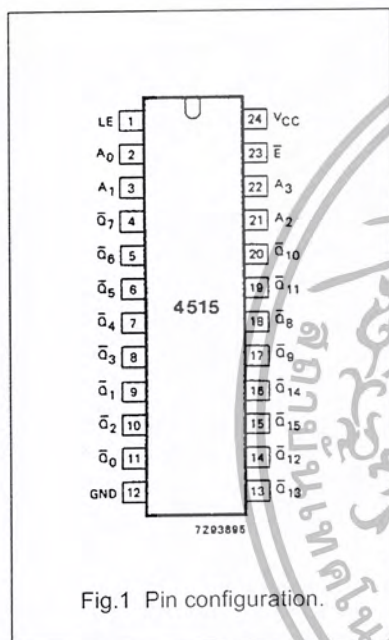


Fig.1 Pin configuration.

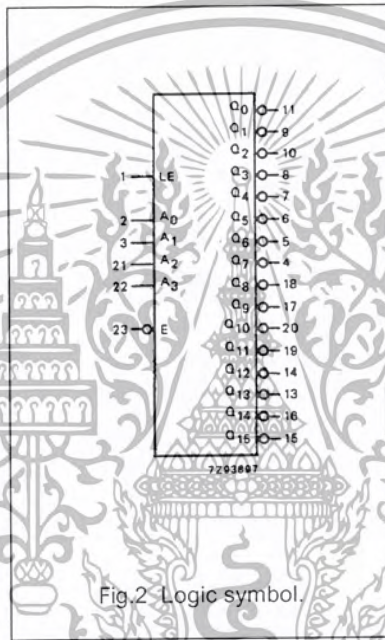


Fig.2 Logic symbol.

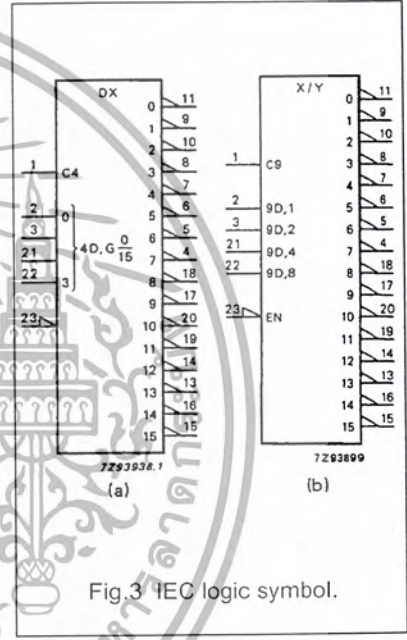


Fig.3 IEC logic symbol.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4-to-16 line decoder/demultiplexer with
input latches; inverting

74HC/HCT4515

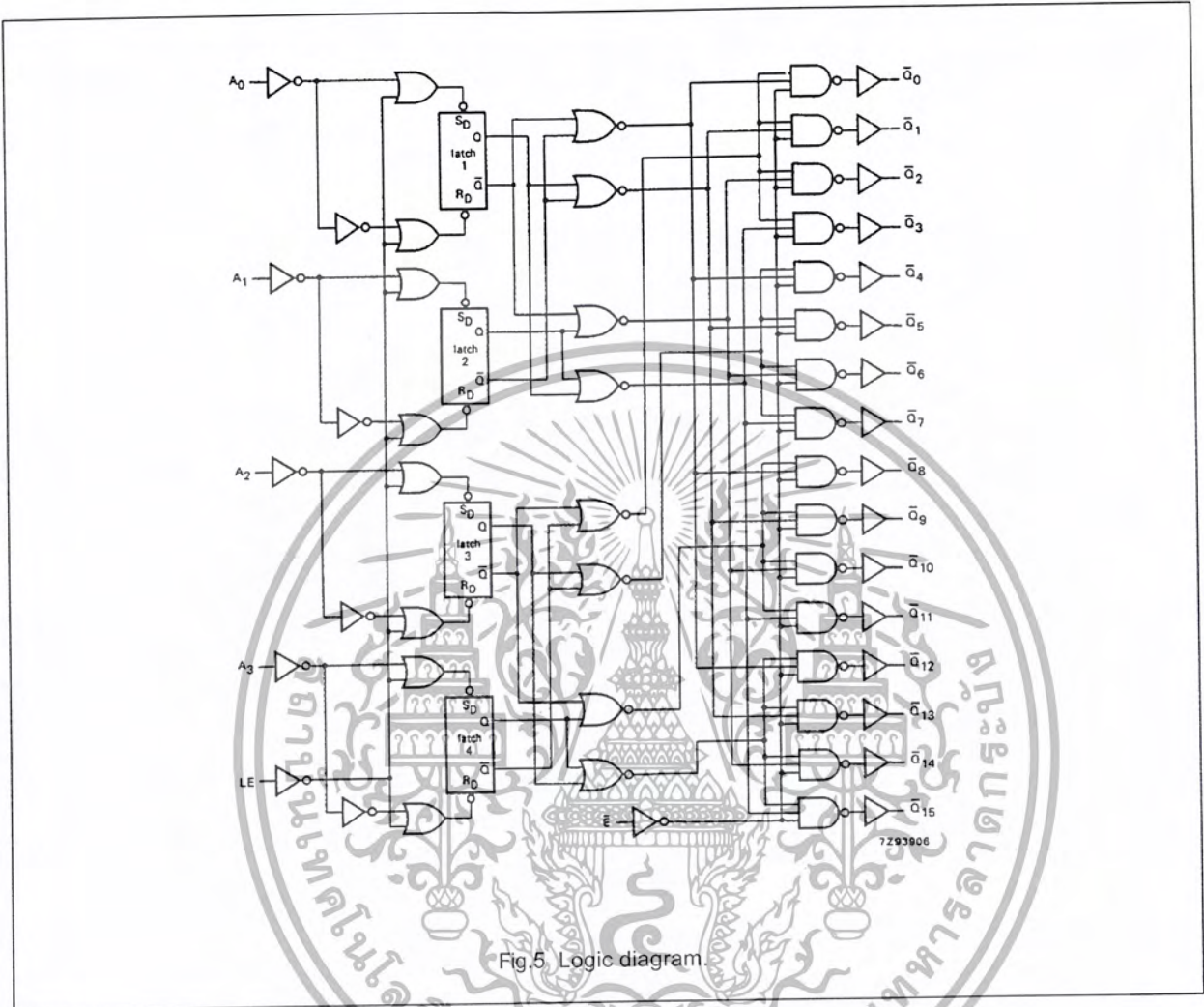


Fig.5 Logic diagram

4-to-16 line decoder/demultiplexer with
input latches; inverting

74HC/HCT4515

DC CHARACTERISTICS FOR 74HC

For the DC characteristics see "74HC/HCT/HCU/HCMOS Logic Family Specifications".

Output capability: standard

I_{CC} category: MSI

AC CHARACTERISTICS FOR 74HC

GND = 0 V; t_r = t_f = 6 ns; C_L = 50 pF

SYMBOL	PARAMETER	T _{amb} (°C)						UNIT	TEST CONDITIONS		
		74HC							V _{CC} (V)	WAVEFORMS	
		+25			-40 to +85		-40 to +125				
		min.	typ.	max.	min.	max.	min.				max.
t _{PHL} / t _{PLH}	propagation delay A _n to Q _n	80	250		315		375	ns	2.0	Fig.6	
		29	50		63		75				
		23	43		54		64				
t _{PHL} / t _{PLH}	propagation delay LE to Q _n	66	225		280		340	ns	2.0	Fig.6	
		24	45		56		68				
		19	38		48		58				
t _{PHL} / t _{PLH}	propagation delay Ē to Q _n	50	175		220		265	ns	2.0	Fig.6	
		18	35		44		53				
		14	30		37		45				
t _{THL} / t _{TLH}	output transition time	19	75		95		110	ns	2.0	Fig.6	
		7	15		19		22				
		6	13		16		19				
t _w	latch enable pulse width HIGH	75	14		95		110	ns	2.0	Fig.7	
		15	5		19		22				
		13	4		16		19				
t _{su}	set-up time A _n to LE	90	28		115		135	ns	2.0	Fig.7	
		18	10		23		27				
		15	8		20		23				
t _h	hold time A _n to LE	0	-11		0		0	ns	2.0	Fig.7	
		0	-4		0		0				
		0	-3		0		0				

4-to-16 line decoder/demultiplexer with input latches; inverting

74HC/HCT4515

DC CHARACTERISTICS FOR 74HCT

For the DC characteristics see "74HC/HCT/HCU/HCMOS Logic Family Specifications".

Output capability: standard

I_{CC} category: MSI

Note to HCT types

The value of additional quiescent supply current (ΔI_{CC}) for a unit load of 1 is given in the family specifications.

To determine ΔI_{CC} per input, multiply this value by the unit load coefficient shown in the table below.

INPUT	UNIT LOAD COEFFICIENT
A _n	0.65
LE	1.40
E	1.00

AC CHARACTERISTICS FOR 74HCT

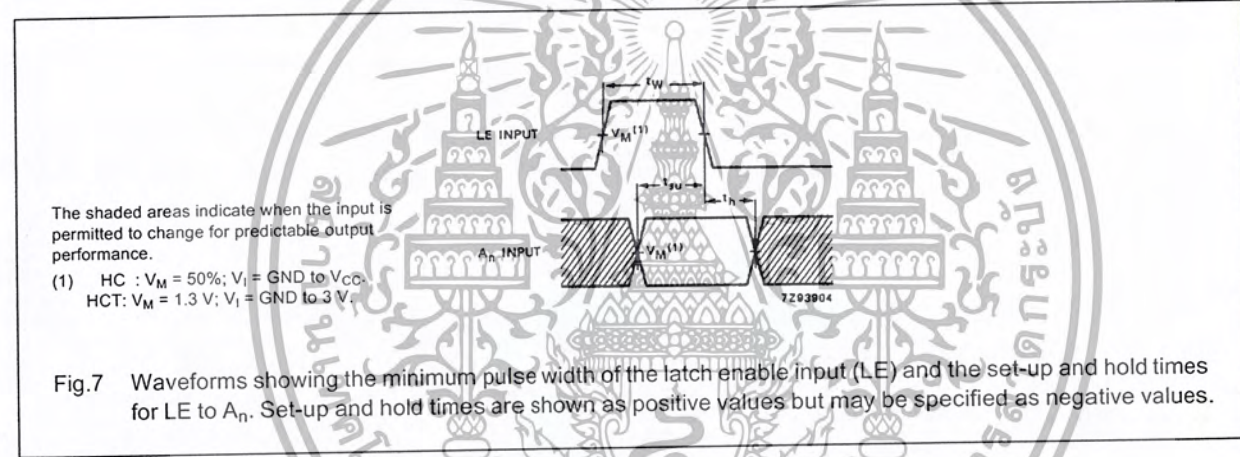
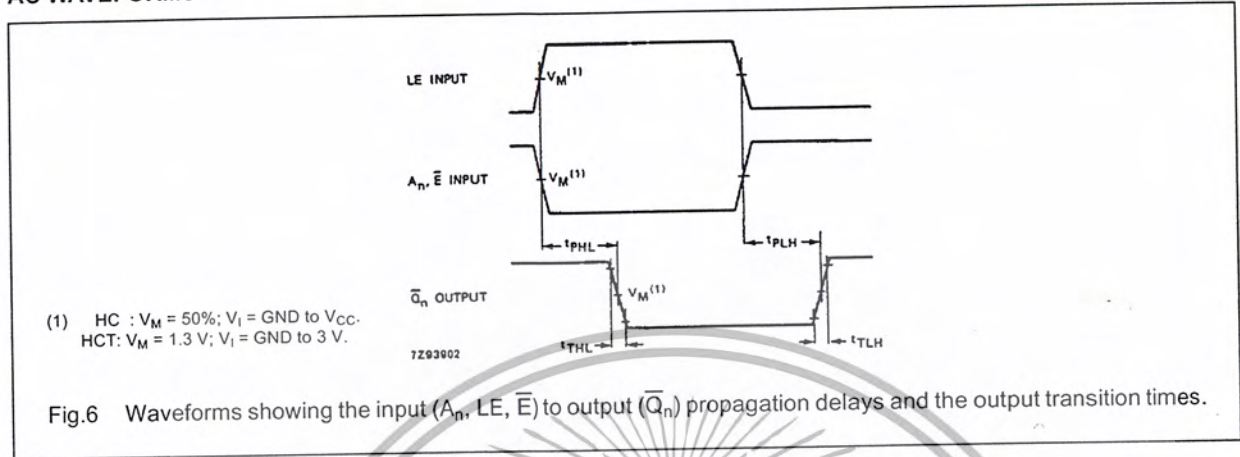
GND = 0 V; t_r = t_f = 6 ns; C_L = 50 pF

SYMBOL	PARAMETER	T _{amb} (°C)						UNIT	TEST CONDITIONS		
		74HCT							V _{CC} (V)	WAVEFORMS	
		+25			-40 to +85		-40 to +125				
		min.	typ.	max.	min.	max.	min.				max.
t _{PHL} / t _{PLH}	propagation delay A _n to Q _n		30	55		69		83	ns	4.5	Fig.6
t _{PHL} / t _{PLH}	propagation delay LE to Q _n		29	50		63		75	ns	4.5	Fig.6
t _{PHL} / t _{PLH}	propagation delay E to Q _n		18	40		50		60	ns	4.5	Fig.6
t _{THL} / t _{TLH}	output transition time		7	15		19		22	ns	4.5	Fig.6
t _w	latch enable pulse width HIGH	16	3		20		24		ns	4.5	Fig.7
t _{su}	set-up time A _n to LE	18	9		23		27		ns	4.5	Fig.7
t _h	hold time A _n to LE	3	-2		3		3		ns	4.5	Fig.7

4-to-16 line decoder/demultiplexer with input latches; inverting

74HC/HCT4515

AC WAVEFORMS



PACKAGE OUTLINES

See "74HC/HCT/HCU/HCMOS Logic Package Outlines".

กิตติกรรมประกาศ

ขอขอบคุณ คุณพ่อคุณแม่ที่ให้อำนาจในการเรียนเสมอมา ขอขอบคุณ อาจารย์ที่ปรึกษา
รศ.ดร.ปราโมทย์ วาดเขียน ที่ให้คำแนะนำในการทำงานตลอดจนช่วยติดตามตรวจสอบความเรียบร้อย
ของโครงการชิ้นนี้ ขอขอบคุณ คุณปานวิทย์ ชูระนุติ ที่ช่วยอำนวยความสะดวกในการทำงานและขอ
ขอบคุณเพื่อนๆทุกคนที่ให้ความช่วยเหลือในการทำงานครั้งนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

- [1] สมยศ จุณณะปิยะ. การประยุกต์ใช้งานไมโครคอนโทรลเลอร์. พิมพ์ครั้งที่ 2. กรุงเทพฯ:2543
- [2] ชัยยศ พirkษ์, คิเรก แก้วช่างเขียน และอาณัติ นิลขาว. “ จอแสดงผลแอลอีดี ” ปรินูญานินพนธ์ วิศวกรรมศาสตร์บัณฑิต สาขาวิศวกรรมโทรคมนาคม, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2543



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้