สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

แหล่งจ่ายกระแสสูงสำหรับการทดสอบสายเคเบิลตามมาตรฐาน IEC 60502-2 (1998) และการทดสอบ Hot Line Bail Clamp Connector ตามมาตรฐาน ANSI C119–4-1991

HIGH-CURRENT SOURCE FOR CABLE TEST BY IEC 60502-2 (1998) STANDARD AND HOT LINE BAIL CLAMP CONNECTOR BY ANSI C119–4-1991 STANDARD

T055612

โดย

นางสาวธัชนี จองไพจิตรสกุล

นายอรรถกร คุ้มทรัพย์

นายเอกราช วรกิจจานุวัฒน์

อาจารย์ที่ปรึกษา

รศ. ศิริวัฒน์ โพธิเวชกุล

ปริญญานิพนธ์นี้เป็นส่วนหนึ่ง ของการศึกษาตามหลักสูตรวิศวกรรมศาสตร์บัณฑิต

ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2546

เลขหมู่ .....
เลขทะเบียน 55612
วัน,เดือน,ปี 20 พ.ค. 2548
b.....
i.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2546

ภาควิชา วิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง แหล่งจ่ายกระแสสูงสำหรับการทดสอบสายเคเบิลตามมาตรฐาน IEC 60502-2 (1998) และการทดสอบ Hot Line Bail Clamp Connector ตามมาตรฐาน ANSI C119–4-1991

HIGH-CURRENT SOURCE FOR CABLE TEST BY IEC 60502-2 (1998) STANDARD AND HOT LINE BAIL CLAMP CONNECTOR BY ANSI C119–4-1991 STANDARD

ผู้จัดทำ

1. นางสาว ธัชนี จองไพจิตรสกุล รหัสประจำตัว 43010350
2. นาย อรรถกร คุ้มทรัพย์ รหัสประจำตัว 43010530
3. นาย เอกราช วรกิจจานุวัฒน์ รหัสประจำตัว 43010558

อาจารย์ที่ปรึกษา

(รศ. ศิริวัฒน์ โพธิเวชกุล)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แหล่งจ่ายกระแสสูงสำหรับการทดสอบสายเคเบิลตามมาตรฐาน IEC 60502-2 (1998) และการทดสอบ Hot Line Bail Clamp Connector ตามมาตรฐาน ANSI C119-4-1991

นางสาวธัชนี จองไพจิตรสกุล 43010350
นายอรรถกร คุ้มทรัพย์ 43010530
นายเอกราช วรกิจจานุวัฒน์ 43010558
รศ. ศิริวัฒน์ โพธิเวชกุล อาจารย์ที่ปรึกษา
ปีการศึกษา 2546

บทคัดย่อ

โครงงานนี้เป็นการศึกษาทฤษฎีและออกแบบจัดสร้างแหล่งจ่ายกระแสสูง ขนาด 2000 แอมป์แปร์ จัดสร้างขึ้นเพื่อใช้ในการทดสอบฉนวนของสายเคเบิล ในหัวข้อ การทดสอบดิสชาร์จบางส่วน (Partials Discharge) ด้วยวิธีการจ่ายกระแส (Heating Cycle Test) ตามข้อกำหนดมาตรฐาน IEC 60502-2 (1998) ซึ่งเป็นมาตรฐานในการทดสอบสายเคเบิลของภาคอุตสาหกรรมในปัจจุบัน และใช้การทดสอบอุปกรณ์เชื่อมต่อทางไฟฟ้าแรงสูง (Hot Line Bail Clamp Connector) โดยชุดทดสอบจะประกอบไปด้วย แหล่งจ่ายกระแสสูง ขนาด 2000 แอมแปร์ ชุดควบคุมแมคเนติกคอนแทคเตอร์เพื่อตัดต่อกระแสไฟฟ้า และวงจรขยายสัญญาณเพื่อนำอุณหภูมิจากการทดสอบสายเคเบิลและ Hot Line Bail Clamp Connector ที่ได้ไปแสดงและบันทึกในคอมพิวเตอร์ สุดท้ายจะทำการวิเคราะห์และสรุปผลการทดสอบสายเคเบิลขนาดต่างๆ ตามข้อกำหนดมาตรฐาน IEC 60502-2 (1998) และจะทำการวิเคราะห์และสรุปผลการทดสอบ Hot Line Bail Clamp Connector ตามมาตรฐาน ANSI C119-4-1991

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HIGH-CURRENT SOURCE FOR CABLE TEST BY IEC 60502-2 (1998) STANDARD AND HOT LINE BAIL CLAMP CONNECTOR BY ANSI C119–4-1991 STANDARD

Thachanee	Jongpaijitsakul	43010350
Attakorn	Kumsap	43010530
Eakarat	Worakitjanuwat	43010558
Prof. Siriwat	Potiwechakul	Advisor

ABSTRACK

This project is to study theory and design 2000-ampere High Current Source which is built to test insulator in term of Partial Discharge by using following IEC 60502-2 (1998) Standard. Now a day this standard is use for testing and insulator in industry. And built to test Hot Line Bail Clamp Connector in term of Current Cycle Test by using following ANSI C119–4-1991 Standard. This testing set consists of 2000-Ampere High current source, magnetic contactor control set and amplifier which is use for measuring temperature of tested cable line and Hot Line Bail Clamp Connector each size. The temperature will be shown, storage, analyzed, summarized following IEC 60502-2 (1998) Standard and ANSI C119–4-1991 Standard by using computer.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

โครงงานนี้สามารถสำเร็จลุล่วงได้เป็นอย่างดี หากไม่ได้รับความช่วยเหลือจากหลายๆฝ่าย โดยได้รับความช่วยเหลืออย่างดียิ่ง อันดับแรกจาก รศ. ศิริวัฒน์ โพธิเวชกุล อาจารย์ที่ปรึกษาวิทยานิพนธ์ที่ให้โอกาสการทำงาน ได้รับคำปรึกษาและคำแนะนำจากวิศวกรทางบริษัท ทัสโก้ ทราโฟ จำกัด ซึ่งมีประสบการณ์ในการผลิตหม้อแปลงไฟฟ้าจ่ายกระแส ความอนุเคราะห์ค้านอุปกรณ์การทดสอบจาก บริษัท ส.กมล เทรดดิ้ง จำกัด และสำนักงานกองทุนสนับสนุนการวิจัย ฝ่ายอุตสาหกรรม โครงการโครงงานอุตสาหกรรมสำหรับปริญญาตรี ประจำปี 2546 ที่ให้การสนับสนุนเรื่องงบประมาณการจัดสร้างชุดทดสอบ จึงขอขอบพระคุณในความอนุเคราะห์ของท่านที่มีให้ ขอขอบพระคุณ บุพการี ครู อาจารย์ ที่ได้ประสาทวิชาความรู้ ตลอดจนพี่ปริญญาโท เพื่อน ๆ ทุกท่านที่ได้ช่วยเหลือและให้กำลังใจ สนับสนุนตลอดมา

คณะผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้า

บทคัดย่อภาษาไทย I

บทคัดย่อภาษาอังกฤษ II

กิตติกรรมประกาศ III

สารบัญ IV

สารบัญตาราง IX

สารบัญรูปภาพ XI

บทที่ 1 บทนำ 1

1.1 ที่มาและความสำคัญ 1

1.2 วัตถุประสงค์ของโครงงาน 2

1.3 ขอบเขตของการวิจัย 2

1.4 บล็อคไดอะแกรม 3

1.5 วิธีการดำเนินการวิจัย 3

1.6 ประโยชน์ที่คาดว่าจะได้รับ 4

บทที่ 2 ทฤษฎีหม้อแปลงและมาตรฐานการทดสอบที่เกี่ยวข้อง 5

2.1 ทฤษฎีหม้อแปลง 5

2.1.1 วงจรแม่เหล็ก (Magnetic Circuit) 5

2.1.2 การเหนี่ยวนำศักดาไฟฟ้า (Induced Voltage) 6

2.1.3 หม้อแปลงในอุดมคติ (Ideal Transformer) 8

2.1.4 วงจรเสมือนของหม้อแปลงไฟฟ้า (Transformer Equivalent Circuit) 11

2.2 มาตรฐานการทดสอบสายเคเบิล IEC60502-2 (1998) 15

2.2.1 การทดสอบสายเคเบิลในหัวข้อการทดสอบดิสชาร์จบางส่วน (Partials Discharge) ด้วยวิธีการจ่ายกระแส (Heating Cycle Test) ตามมาตรฐาน IEC 60502-2 (1998) 15

2.2.2 ตัวอย่างสายเคเบิลที่จะนำมาทำการทดสอบ 16

2.3 ทฤษฎีที่ใช้ในการวัดอุณหภูมิ 18

2.3.1 เทอร์โมคัปเปิล (Thermocouple) 18

2.3.2 กฎการเกิดแรงเคลื่อนไฟฟ้าจากความร้อน (Thermoelectric Laws) 19

2.3.3 ปรากฏการณ์ของเทอร์โมคัปเปิล (Phenomena) ที่ควรทราบ 19

2.3.4 เทอร์โมคัปเปิลแบบมาตรฐาน 19

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

2.3.5 ส่วนประกอบของเทอร์โมคัปเปิล 20
2.4 ทฤษฎีที่ใช้ในการออกแบบด้วยไมโครคอนโทรลเลอร์ 21
2.4.1 สถาปัตยกรรมของ 89C51RD2 21
2.4.2 คุณลักษณะพื้นฐานของไมโครคอนโทรลเลอร์ตระกูล MCS-51 22
2.4.3 โครงสร้างของไมโครคอนโทรลเลอร์ตระกูล MCS-51 22
2.4.4 โครงสร้างหน่วยความจำภายในของไมโครคอนโทรลเลอร์ ตระกูล MCS-51 23
2.4.5 การติดต่อสื่อสารระหว่างไอซีโดยระบบบัส I^2C 24
2.4.5.1 คุณสมบัติโดยทั่วไปของบัส I^2C 24
2.4.5.2 หลักการของระบบบัส I^2C 25
2.4.5.3 สภาวะที่เกิดขึ้นบนบัส I^2C 25
2.4.5.4 การทำงานบนระบบบัส I^2C 27
2.4.6 การแปลงสัญญาณอนาลอกเป็นดิจิตอล 29
2.4.6.1 การแปลงสัญญาณอนาลอกเป็นดิจิตอล แบบประมาณค่าใกล้เคียง 29
2.4.6.2 ข้อมูลเบื้องต้นของไอซีแปลงสัญญาณอนาลอกดิจิตอล (CS 5525) 30
2.5 ทฤษฎีที่ใช้ในการแสดงผลและเก็บข้อมูล 31
2.5.1 การแสดงผลทางหน้าจอแสดงผลแบบผลึกเหลว (LCD) 31
2.5.1.1 รายละเอียดเกี่ยวกับ LCD 31
2.5.1.2 โครงสร้างภายในของตัวควบคุม LCD 31
2.5.1.3 หน้าที่การทำงานของขาต่างๆ ของ LCD ขนาด 16 ตัวอักษร 1 บรรทัด (LCD 16x1) 32
2.5.1.4 คำสั่งสำหรับควบคุม LCD 32
2.5.1.5 การเขียนคำสั่งและข้อมูลให้แก่ LCD 36
2.5.1.6 จังหวะการทำงานของ LCD 36
2.5.2 การส่งผ่านข้อมูลด้วยพอร์ตอนุกรม (Serial Port) 36
2.5.2.1 แนะนำพอร์ตอนุกรม 36
2.5.2.2 รีจิสเตอร์ที่เกี่ยวข้องกับการทำงานของพอร์ตอนุกรม ใน MCS-51 36

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

		หน้า
	2.5.2.3 โหมดการทำงานของพอร์ตอนุกรมใน MCS-51	38
	2.5.2.4 อัตราบอดของพอร์ตอนุกรมใน MCS-51	38
บทที่ 3	การออกแบบ	40
	3.1 การออกแบบสร้างหม้อแปลงจ่ายกระแส	40
	3.1.1 พิกัดของหม้อแปลงจ่ายกระแสที่ต้องการออกแบบ	40
	3.1.2 การเลือกแกนเหล็ก	42
	3.1.3 เลือกขนาดขดลวดและการพันขดลวด	43
	3.2 การออกแบบวงจรควบคุมแรงดันกึ่งอัตโนมัติ	46
	3.2.1 แบบแสดงการทำงาน (Schematic Diagram)	48
	3.2.1.1 แบบแสดงการทำงานของวงจรกำลัง (Power Circuit)	48
	3.2.1.2 แบบแสดงการทำงานของวงจรควบคุม (Control Circuit)	50
	3.2.1.3 แบบแสดงการทำงานจริง	51
	3.3 การออกแบบส่วนแสดงอุณหภูมิ	52
	3.2.2 เทอร์โมคัปเปิล	52
	3.2.3 วงจรขยายสัญญาณเทอร์โมคัปเปิล	53
	3.4 การออกแบบโปรแกรมประมวลผลด้วยไมโครคอนโทรลเลอร์	54
	3.4.1 ไดอะแกรมการทำงานของโปรแกรมประมวลผลด้วยไมโครคอนโทรลเลอร์	54
	3.4.2 การรอรับข้อมูลเริ่มต้นต่างๆ จากคอมพิวเตอร์	55
	3.4.3 การส่งข้อมูลของอุณหภูมิไปยังคอมพิวเตอร์	55
	3.4.4 โปรแกรมย่อยการแสดงผลทางหน้าจอ LCD	55
	3.5 การออกแบบโปรแกรมสั่งงาน แสดงผลและจัดเก็บผลการทดลอง	55
	3.5.1 หน้าจอหลัก	57
	3.5.2 การตั้งหน้าจอคอมพิวเตอร์ก่อนจะใช้งานชุดทดสอบ	58
	3.5.3 รายละเอียดหน้าจอเพื่อจะแสดงกราฟอุณหภูมิ	59

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

บทที่ 4	การทดสอบหม้อแปลงจ่ายกระแส 2000 แอมป์ และการทดสอบตามมาตรฐาน IEC 60502-2 (1998)	60
	4.1 การทดสอบหม้อแปลงจ่ายกระแส 2000 แอมป์	60
	4.1.1 การทดสอบแบบ No Load Test	61
	4.1.1.1 วัตถุประสงค์	61
	4.1.1.2 เครื่องมือและอุปกรณ์	61
	4.1.1.3 วิธีการทดสอบ	61
	4.1.1.4 ผลการทดสอบ	62
	4.1.1 การทดสอบแบบ On Load Test	82
	4.1.2.1 วัตถุประสงค์	82
	4.1.2.2 เครื่องมือและอุปกรณ์	82
	4.1.2.3 วิธีการทดสอบ	82
	4.1.2.4 ผลการทดสอบ	85
	4.2 การทดสอบตามมาตรฐาน IEC 60502-2 (1998)	86
บทที่ 5	การทดสอบ Hot Line Bail Clamp Connector ตามมาตรฐาน ANSI C119–4-1991	91
	5.1 มาตรฐานการทดสอบ ผลิตภัณฑ์ Hot Line Bail Clamp Connector ANSI C119–4-1991	91
	5.1.1 การทดสอบผลิตภัณฑ์ Hot Line Bail Clamp Connector ในหัวข้อการทดสอบอุณหภูมิ โดยวิธีการจ่ายกระแส (Current Cycle Test) ตามมาตรฐาน ANSI C119–4-1991	91
	5.1.2 การออกแบบวงจรควบคุมแรงดันกึ่งอัตโนมัติ	92
	5.1.2.1 แบบแสดงการทำงานของวงจรกำลัง (Power Circuit)	93
	5.1.2.2 แบบแสดงการทำงานของวงจรควบคุม (Control Circuit)	94
	5.1.2.3 แบบแสดงการทำงานจริง	95
	5.2 การทดสอบตามมาตรฐาน ANSI C119–4-1991	96
	5.3 ตัวอย่างผลิตภัณฑ์ Hot Line Bail Clamp Connector ที่นำมาทำการทดสอบ	97

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

	5.4 การทดสอบผลิตภัณฑ์ Hot Line Bail Clamp Connector	99
	5.4.1 วัตถุประสงค์	99
	5.4.2 เครื่องมือและอุปกรณ์	99
	5.4.3 วิธีการทดสอบ	99
	5.4.4 ผลการทดสอบ	102
บทที่ 6	สรุปผลการดำเนินงานวิจัย	109
	6.1 สรุปผลการออกแบบหม้อแปลงจ่ายกระแส	109
	6.2 สรุปผลชุดควบคุมการทำงานกึ่งอัตโนมัติ	109
	6.3 สรุปผลชุดแสดงค่าอุณหภูมิ	109
	6.5 สรุปผลการทดสอบ	110
	6.6 สรุปคุณสมบัติของชุดทดสอบ	110

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

หน้า

ตารางที่2-1 Insulation Resistance 16

ตารางที่2-2 Maximum Resistance of Conductor for Single Core and Multicore Cable (20° C) 17

ตารางที่2-3 คุณสมบัติเปรียบเทียบเทอร์โมคัปเปิล แบบมาตรฐาน Type ต่าง ๆ 21

ตารางที่2-4 การเลือกอัตราบอดของวงจรพอร์ตอนุกรมในไมโครคอนโทรลเลอร์ MCS-51 39

ตารางที่3-1 ความสัมพันธ์ระหว่างการ TAPPING กับ แรงดันต่อรอบ (volt per turn) 40

ตารางที่4-1 แสดงค่ากำหนดของหม้อแปลงทดสอบ 60

ตารางที่4-2 แสดงผลการทดสอบ Open Circuit Test ที่จำนวนขดลวด a เท่ากับ 50 รอบที่ 5.2 V/T 62

ตารางที่4-3 แสดงผลการทดสอบ Open Circuit Test ที่จำนวนขดลวด b เท่ากับ 50 รอบที่ 5.2 V/T 62

ตารางที่4-4 แสดงผลการทดสอบ Open Circuit Test ที่จำนวนขดลวด c เท่ากับ 50 รอบที่ 5.2 V/T 63

ตารางที่4-5 แสดงผลการทดสอบ Open Circuit Test ที่จำนวนขดลวด d เท่ากับ 50 รอบที่ 5.2 V/T 63

ตารางที่4-6 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด a ขนานกับขดลวด b ที่ 5.2 V/T 65

ตารางที่4-7 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด a ขนานกับขดลวด c ที่ 5.2 V/T 66

ตารางที่4-8 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด a ขนานกับขดลวด d ที่ 5.2 V/T 66

ตารางที่4-9 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด b ขนานกับขดลวด c ที่ 5.2 V/T 67

ตารางที่4-10 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด b ขนานกับขดลวด d ที่ 5.2 V/T 67

ตารางที่4-11 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด c ขนานกับขดลวด d ที่ 5.2 V/T 68

ตารางที่4-12 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด a ขนานกับขดลวด b ขนานกับ ขดลวด c และขนานกับขดลวด d ที่ 5.2 V/T 70

ตารางที่4-13 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด a ต่ออนุกรมกับ ขดลวด b ที่ 2.6 V/T 72

ตารางที่4-14 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด a ต่ออนุกรมกับขดลวด c ที่ 2.6 V/T 73

ตารางที่4-15 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด a ต่ออนุกรมกับขดลวด d ที่ 2.6 V/T 73

ตารางที่4-16 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด b ต่ออนุกรมกับขดลวด c ที่ 2.6 V/T 74

ตารางที่4-17 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด b ต่ออนุกรมกับขดลวด d ที่ 2.6 V/T 74

ตารางที่4-18 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด c ต่ออนุกรมกับขดลวด d ที่ 2.6 V/T 75

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง (ต่อ)

หน้า

ตารางที่4-19 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด a ต่อขนานกับขดลวด b แล้วนำมาต่อ อนุกรมกับขดลวด c ที่ต่อขนานกับขดลวด d ที่ 2.6 V/T 77

ตารางที่4-20 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด a ต่อขนานกับขดลวด c แล้วนำมาต่ออนุกรมกับขดลวด b ที่ต่อขนานกับขดลวด d ที่ 2.6 V/T 78

ตารางที่4-21 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด a ต่อขนานกับขดลวด d แล้วนำมาต่ออนุกรมกับขดลวด b ที่ต่อขนานกับขดลวด c ที่ 2.6 V/T 78

ตารางที่4-22 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด a ต่ออนุกรมกับขดลวด b ต่ออนุกรมกับ c และต่ออนุกรมกับขดลวด d ที่ 1.3 V/T 80

ตารางที่4-23 ตารางผลการทดสอบคุณสมบัติของหม้อแปลงแบบ On Load Test โดยใช้ Under Ground Cable ขนาด 35 sq.mm^2 84

ตารางที่4-24 การทดสอบสายUnderground Cable ขนาด 35 sq.mm.^{2} เพื่อหาค่าที่เหมาะสมก่อนทำการทดสอบตามมาตรฐาน IEC 60502-2 87

ตารางที่4-25 การทดสอบสายUnderground Cable ขนาด 70 sq.mm.^{2} เพื่อหาค่าที่เหมาะสมก่อนทำการ ทดสอบตามมาตรฐาน IEC 60502-2 89

ตารางที่5-1 การทดสอบConnecter ขนาด 25 mm.^{2} โดยการจับอุณหภูมิ t (°C) ที่ตัว Hot Line Bail Clamp 102

ตารางที่5-2 ผลการทดสอบ Connecter ขนาด 25 mm.^{2} โดยการจับ t (°C) ที่ Hot Line Clamp 104

ตารางที่5-3 การทดสอบสาย Connecter ขนาด 25 mm.^{2} เพื่อหาค่าที่เหมาะสมก่อนทำการทดสอบตามมาตรฐาน ANSI C119-4 -1992 106

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

หน้า

รูปที่ 1-1 แสดงบล็อกไดอะแกรมขอบเขตของการวิจัย 3

รูปที่ 2-1 ความสัมพันธ์ระหว่าง B กับ H (B-H Curve) 5

รูปที่ 2-2 หม้อแปลงในอุดมคติ 8

รูปที่ 2-3 วงจรแม่เหล็กของหม้อแปลงในอุดมคติ 9

รูปที่ 2-4 วงจรเสมือนของหม้อแปลงในอุดมคติ 10

รูปที่ 2-5 แสดงศักดาไฟฟ้าตกคร่อมทางด้านปฐมภูมิ 11

รูปที่ 2-6 วงจรเสมือนของหม้อแปลงไฟฟ้า 12

รูปที่ 2-7 วงจรเสมือนของหม้อแปลงที่ Transfer มาอยู่ทางด้านปฐมภูมิ 13

รูปที่ 2-8 วงจรเสมือนของหม้อแปลงที่ Transfer มาอยู่ทางด้านทุติยภูมิ 14

รูปที่ 2-9 ความสัมพันธ์ระหว่าง อุณหภูมิ กับ เวลา ในการให้ความร้อนแก่สายเคเบิลตาม มาตรฐาน IEC 60502-2 15

รูปที่ 2-10 แสดงส่วนประกอบต่างๆของสายเคเบิลฉนวน XLPE แบบตัวนำ 1 แกน ขนาด 1-30 kV 16

รูปที่ 2-11 แสดงวงจร "ซีเบ็ค โวลต์เตช" 18

รูปที่ 2-12 แสดงไดอะแกรมเวลาของสถานะต่างๆ ในบัส I^2C 26

รูปที่ 2-13 แสดงรูปแบบของข้อมูลกำหนดแอดเดรสที่ใช้ในการอ้างถึงแบบ 7 บิต 27

รูปที่ 2-14 แสดงรูปแบบของข้อมูลอนุกรมที่ใช้ติดต่อกับอุปกรณ์บนบัส I^2C เมื่อใช้การอ้างถึงแบบ 7 บิต 28

รูปที่ 2-15 แสดงรูปแบบของข้อมูลอนุกรมที่ใช้ติดต่อกับอุปกรณ์บนบัส I^2C เมื่อใช้การอ้างถึงแบบ 10 บิต 28

รูปที่ 2-16 แสดงโครงสร้างภายในของ CS 5525 30

รูปที่ 2-17 แสดงรายละเอียดของรูปแบบข้อมูลคำสั่งเลือกโหมดการป้อนข้อมูล 33

รูปที่ 2-18 แสดงรายละเอียดของรูปแบบข้อมูลคำสั่งควบคุมการแสดงผล 33

รูปที่ 2-19 แสดงรายละเอียดของรูปแบบข้อมูลคำสั่งควบคุมการเลื่อนเคอร์เซอร์และข้อมูลตัวอักษร 34

รูปที่ 2-20 แสดงรายละเอียดของรูปแบบข้อมูลคำสั่งกำหนดฟังก์ชั่นการทำงาน 34

รูปที่ 2-21 แสดงรายละเอียดของรูปแบบข้อมูลคำสั่งอ่านแฟลก BUSY และแอดเดรส 35

รูปที่ 2-22 แสดงรายละเอียดการทำงานของรีจิสเตอร์ SCON 37

รูปที่ 3-1 แสดงการต่อขดลวดแบบต่าง ๆ 41

รูปที่ 3-2 แสดงความสัมพันธ์ระหว่างการ TAPPING กับ แรงดันต่อรอบ (Volt per Turn) 42

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ (ต่อ)

หน้า

รูปที่ 3-3 แบบจำลองหม้อแปลงกระแสสูงพร้อมกับการพันขดลวด (โดยไม่มีขดลวดด้านทุติยภูมิ) 44

รูปที่ 3-4 แบบจำลองพื้นที่หน้าตัดของแกนเหล็ก(A_c) 44

รูปที่ 3-5 Transformer Lay out 45

รูปที่ 3-6 ต้นแบบหม้อแปลงไฟฟ้ากระแสสูง 46

รูปที่ 3-7 Flowchart วงจรควบคุมการทำงาน 47

รูปที่ 3-8 แบบแสดงวงจรกำลัง 48

รูปที่ 3-9 (ก) แสดงการฝัง Thermocouple ณ ตำแหน่งต่างๆของสายเคเบิล 49

(ข) แสดงชั้น Conductor และ Copper Shield Tape 49

รูปที่ 3-10 วงจรควบคุม 50

รูปที่ 3-11 วงจรการทำงานจริง 51

รูปที่ 3-12 เทอร์โมคัปเปิล 52

รูปที่ 3-13 แสดงวงจรขยายเทอร์โมคัปเปิล 53

รูปที่ 3-14 แสดงไดอะแกรมการทำงานของโปรแกรมประมวลผลด้วยไมโครคอนโทรลเลอร์ 54

รูปที่ 3-15 (ก) แสดงหน้าจอหลัก 56

(ข) หน้าจอแสดงกราฟอุณหภูมิของ 56

รูปที่ 3-16 แสดงหน้าจอหลัก 57

รูปที่ 3-17 แสดงหน้าจอก่อนการใช้งานชุดทดสอบ 58

รูปที่ 3-18 แสดงรายละเอียดหน้าจอคอมพิวเตอร์ 59

รูปที่ 4-1 วงจรแสดงการทดสอบแบบ No Load Test 61

รูปที่ 4-2 กราฟแสดงความสัมพันธ์ระหว่าง I_∞ กับ V_∞ ที่จำนวนขดลวดต่างๆ เท่ากับ 50 รอบ ที่ 5.2 V/T 64

รูปที่ 4-3 กราฟแสดงความสัมพันธ์ระหว่าง I_∞ กับ V_∞ โดยที่ขดลวดขนานกันครั้งละ 2 ขด (50 รอบ 5.2 V/T) 69

รูปที่ 4-4 กราฟแสดงความสัมพันธ์ระหว่าง I_∞ กับ V_∞ โดยที่ขดลวดขนานกันทุกขด (50 รอบ 5.2 V/T) 71

รูปที่ 4-5 กราฟแสดงความสัมพันธ์ระหว่าง I_∞ กับ V_∞ โดยที่ขดลวดต่ออนุกรมกันครั้งละ 2 ขด (100 รอบ 2.6 V/T) 76

รูปที่ 4-6 กราฟแสดงความสัมพันธ์ระหว่าง I_∞ กับ V_∞ โดยต่อขดลวดขนานกัน 2 ขด 2 ชุด แล้วนำมาต่อกับขดลวดที่ต่ออนุกรมกัน (100 รอบ 2.6 V/T) 79

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ (ต่อ)

หน้า

รูปที่ 4-7 กราฟแสดงความสัมพันธ์ระหว่าง I_{oc} กับ V_{oc} โดยที่ต่อขดลวด a ต่ออนุกรม กับขดลวด b ต่ออนุกรมกับ c และต่ออนุกรมกับขดลวด d ที่ 1.3 V/T 81

รูปที่ 4-8 แสดงการทดสอบแบบ On Load Test โดยใช้สายเคเบิล 82

รูปที่ 4-9 แสดงการคล้องสาย Under Ground Cable เข้ากับด้านทุติยภูมิของหม้อแปลง 83

รูปที่ 4-9 แสดงการคล้องสาย Under Ground Cable เข้ากับด้านทุติยภูมิของหม้อแปลง 83

รูปที่ 4-10 ชุดควบคุมแรงดัน 84

รูปที่ 4-11 กราฟเปรียบเทียบ I_{in} กับ I_{out} เพื่อหาค่า ratio (a) ของหม้อแปลง 85

รูปที่ 4.12 (ก) แสดงการฝัง Thermocouple Type K ณ ตำแหน่งต่างๆของสายเคเบิล 86

(ข) แสดงชั้น Conductor และ Copper Shield Tape 86

รูปที่ 4-13 กราฟแสดงความสัมพันธ์ระหว่างเวลากับอุณหภูมิ (t_1) 88

รูปที่ 4-14 กราฟแสดงความสัมพันธ์ระหว่างเวลากับอุณหภูมิ (t_1) 90

รูปที่ 4-15 ตัวอย่างกราฟที่ได้จากการทดสอบสายเคเบิล ขนาด 70 $sq.mm^2$. 1 ครั้ง 90

รูปที่ 5-1 ความสัมพันธ์ระหว่างกระแสไฟฟ้ากับ เวลา ในการทดสอบผลิตภัณฑ์ Hot Line Bail Clamp Connector ตามมาตรฐาน ANSI C119-4-1991 91

รูปที่ 5-2 Flowchart วงจรควบคุมการทำงาน 92

รูปที่ 5-3 แบบแสดงวงจรกำลัง 93

รูปที่ 5-4 วงจรควบคุม 94

รูปที่ 5-5 แบบวงจรการทำงานจริง 95

รูปที่ 5-6 แสดงการฝัง Thermocouple Type k ณ ตำแหน่งต่างๆ ของผลิตภัณฑ์ Hot Line Bail Clamp Connector 96

รูปที่ 5-7 Hot Line Clamp size 25-50 $mm.^2$ 97

รูปที่ 5-8 Hot Line Bail Clamp size 25-50 $mm.^2$ 97

รูปที่ 5-9 Hot Line Bail Clamp in combination with Hot Line as tap Connection 98

รูปที่ 5-10 แสดงการทดสอบผลิตภัณฑ์ Hot Line Bail Clamp Connector 99

รูปที่ 5-11 แสดงการทดสอบ Hot Line Bail Clamp Connector 100

รูปที่ 5-12 แสดงการวัดอุณหภูมิโดยใช้เทอร์โมคัปเปิล (Thermocouple) วัดที่ Hot Line Bail Clamp 100

รูปที่ 5-13 มิเตอร์ (Meter) แสดงอุณหภูมิจาก เทอร์โมคัปเปิล (Thermocouple) 101

รูปที่ 5-14 กราฟแสดงความสัมพันธ์ระหว่างเวลากับอุณหภูมิ (t_1) 103

รูปที่ 5-15 กราฟแสดงความสัมพันธ์ระหว่างเวลากับอุณหภูมิ (t_1) 105

รูปที่ 5-16 กราฟแสดงความสัมพันธ์ระหว่างเวลากับอุณหภูมิ (t_1) 107

รูปที่ 5-17 กราฟแสดงความสัมพันธ์ระหว่างเวลากับอุณหภูมิที่ทำการทดสอบ 1 รอบ 108

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

1.1 ความสำคัญและที่มา

สำหรับภาคอุตสาหกรรมการผลิตสายเคเบิลและอุปกรณ์เชื่อมต่อทางไฟฟ้าแรงสูง จำเป็นต้องมีการทดสอบผลิตภัณฑ์ดังกล่าวก่อนจะนำไปใช้งาน วิธีการจ่ายกระแสก็เป็นวิธีหนึ่งของขั้นตอนการทดสอบ และการมีแหล่งจ่ายกระแสสูงที่ได้มาตรฐาน ซึ่งสามารถทดสอบผลิตภัณฑ์ในปัจจุบัน จากการที่ได้ศึกษาและดูงานตามห้องทดสอบของโรงงานผลิตสายเคเบิลใหญ่ๆหลายที่ด้วยกัน พบว่าแหล่งจากกระแสสูงที่จะนำมาจ่ายกระแสเพื่อทดสอบผลิตภัณฑ์นี้ยังมีจำนวนน้อยเมื่อเทียบกับความต้องการ มีราคาแพงมาก และไม่มีโปรแกรมในการบันทึกข้อมูลและแสดงผล ส่วนใหญ่จะใช้คนในการจดบันทึกผลการทดสอบซึ่งจะทำให้ข้อมูลที่ได้จากการทดสอบมีความคลาดเคลื่อน และระยะเวลาการทดสอบนั้นจะอาศัยหลายวัน จึงไม่ค่อยสะดวกในการทดสอบแต่ละครั้ง ด้วยเหตุนี้จึงเกิดแนวความคิดจัดทำโครงงานนี้ขึ้น เพื่อให้สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบังเป็น สถาบันทดสอบผลิตภัณฑ์ทางไฟฟ้าแรงสูง แก่บริษัทและหน่วยงานต่างๆ

โดยจะแบ่งส่วนของการออกแบบเป็น 3 ส่วน ส่วนแรกคือการออกแบบแหล่งจ่ายกระแสสูง โดยใช้หลักการเหนี่ยวนำกระแสไฟฟ้าตามทฤษฎีของหม้อแปลงไฟฟ้า ในส่วนที่สองคือการออกแบบชุดควบคุมโดยใช้หลักการวงจรแมคเนติกคอนแทคเตอร์ สุดท้ายคือส่วนของออกแบบชุดวงจรขยายสัญญาณ โดยจะใช้หลักการทำงานของไมโครคอนโทรลเลอร์ เพื่อแสดงผลและบันทึกการทดสอบทางคอมพิวเตอร์

โครงการวิศวกรรมนี้จึงมุ่งไปที่การออกแบบหม้อแปลงจ่ายกระแสขึ้น เพื่อทดสอบผลิตภัณฑ์ให้ได้อุณหภูมิและกระแสตามที่มาตรฐานกำหนดไว้ โดยจะใช้ชุดควบคุมควบคุมการจ่ายกระแสตลอดระยะเวลาการทดสอบผลิตภัณฑ์จากชุดควบคุมให้ได้ตามมาตรฐาน IEC 60502-2 (1998) (สำหรับการทดสอบสายเคเบิล) และมาตรฐาน ANSI C119-4-1991 (สำหรับการทดสอบ Hot Line Bail Clamp Connector) บันทึกและแสดงผลการทดสอบผลิตภัณฑ์โดยคอมพิวเตอร์ สำหรับการสร้างเครื่องชุดทดสอบชุดนี้ขึ้นมา จะมีความน่าสนใจตรงที่ชุดทดสอบนี้ยังไม่มีใช้ทั่วๆไป และเมื่อเปรียบเทียบกับแหล่งจ่ายกระแสของชุดทดสอบอื่นๆ ไม่ว่าจะเป็นในเรื่องราคาและความแม่นยำในการแสดงและเก็บข้อมูลแล้ว นับว่าเป็นนวัตกรรมใหม่ที่ออกแบบมาเพื่อทดแทนและลบจุดบกพร่องของชุดทดสอบที่มีอยู่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.2 วัตถุประสงค์ของงานวิจัย

1. ศึกษามาตรฐาน IEC 60502-2 (1998) และมาตรฐาน ANSI C119–4-1991 เพื่อทำการออกแบบและจัดทำแหล่งจ่ายกระแสสูง

2. ออกแบบและจัดทำแหล่งจ่ายกระสูงสำหรับใช้ทดสอบสายเคเบิล และ Hot Line Bail Clamp Connector โดยอ้างอิงการทดสอบสายเคเบิลตามมาตรฐาน IEC 60502-2 (1998) ในหัวข้อการทดสอบดีสชาร์จบางส่วน (Partial Discharge) ด้วยวิธีการจ่ายกระแส (Heating Cycle Test) และอ้างอิงการทดสอบ Hot Line Bail Clamp Connector ตามมาตรฐาน ANSI C119–4-1991 ในหัวข้อการทดสอบอุณหภูมิ โดยวิธีการจ่ายกระแส (Current Cycle Test)

3. เพื่อออกแบบสร้างวงจรควบคุมชุดควบคุมแรงดัน โดยการใช้งานจะเป็นแบบกึ่งอัตโนมัติ

4. เพื่อออกแบบวงจรขยายสัญญาณเพื่อแสดงและบันทึกผลของอุณหภูมิ โดยคอมพิวเตอร์

5. เตรียมขั้นตอนการทดสอบสายเคเบิลอ้างอิงตามมาตรฐาน IEC 60502-2 (1998) ในหัวข้อการทดสอบดีสชาร์จบางส่วน (Partial Discharge) ด้วยวิธีการจ่ายกระแส (Heating Cycle Test)

6. เตรียมขั้นตอนการทดสอบ Hot Line Bail Clamp Connector ตามมาตรฐาน ANSI C119–4-1991 ในหัวข้อการทดสอบอุณหภูมิ โดยวิธีการจ่ายกระแส (Current Cycle Test)

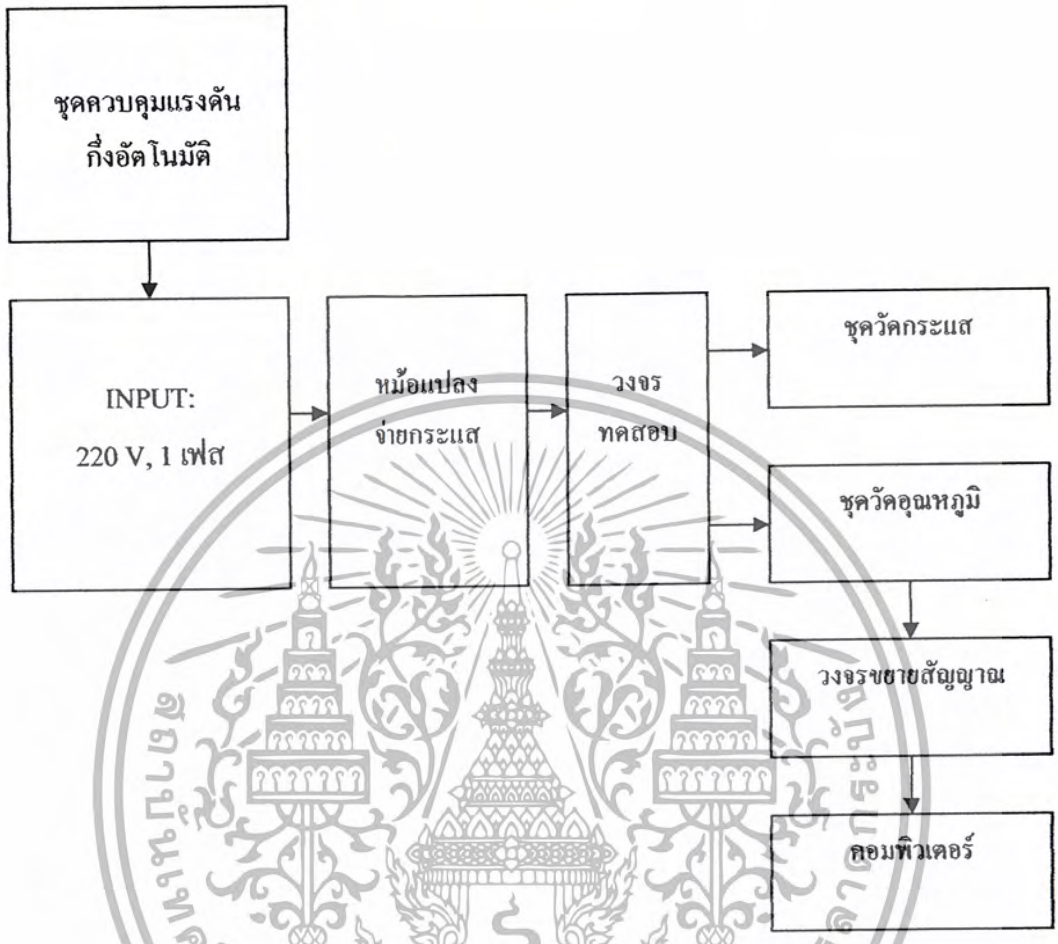
7. ส่งเสริมการวิจัยและพัฒนาเทคโนโลยีทางด้านวิศวกรรมไฟฟ้าแรงสูง ด้วยการสร้างเครื่องมือชุดทดสอบสายเคเบิลขึ้นมาใช้งาน โดยอาศัยความรู้และทฤษฎีที่ได้ศึกษามา

1.3 ขอบเขตงานวิจัย

โครงงานวิจัยนี้เป็นการศึกษาทฤษฎีและหลักการทำงานของแหล่งจ่ายกระแสสูงเพื่อนำไปใช้ใน การออกแบบสร้างแหล่งจ่ายกระแสสูง เพื่อนำไปใช้ในงานทดสอบสายเคเบิล ภายใต้หัวข้อ การทดสอบดีสชาร์จบางส่วน (Partial Discharge) ด้วยวิธีการจ่ายกระแส (Heating Cycle Test) โดยจะอ้างอิงการทดสอบฉนวนสายเคเบิลตามมาตรฐาน IEC 60502-2 (1998) และนำไปใช้ในงานทดสอบ Hot Line Bail Clamp Connector ในหัวข้อการทดสอบอุณหภูมิ โดยวิธีการจ่ายกระแส (Current Cycle Test) ตามมาตรฐาน ANSI C119–4-1991 พร้อมจัดสร้างชุดทดสอบให้ใช้งานได้สะดวกต่อการทดสอบ โดยจะประกอบด้วยชุดควบคุมแรงดัน หม้อแปลงจ่ายกระแส และวงจรแสดงผลของอุณหภูมิบนจอคอมพิวเตอร์ รวมถึงการเตรียมขั้นตอนการทดสอบสายเคเบิลและHot Line Bail Clamp Connector ท้ายสุดคือการจัดทำผลการวิเคราะห์การทดสอบสายเคเบิล สรุปผลการทดลองและจัดทำเป็นปริญญานิพนธ์รายงานผลการงานวิจัย เพื่อใช้เป็นเอกสารอ้างอิงต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.4 บล็อกไดอะแกรม



รูปที่ 1-1 บล็อกไดอะแกรมของขอบเขตงานวิจัย

1.5 วิธีการดำเนินการวิจัย

1. ศึกษาหลักการการทดสอบสายเคเบิลตามมาตรฐาน IEC 60502-2 (1998) ในหัวข้อการทดสอบดีสชาร์จบางส่วน (Partial Discharge) ด้วยวิธีการจ่ายกระแส (Heating Cycle Test)

2. ศึกษาหลักการการทดสอบHot Line Bail Clamp Connector ตามมาตรฐาน ANSI C119–4-1991 ในหัวข้อการทดสอบอุณหภูมิ โดยวิธีการจ่ายกระแส (Current Cycle Test)

3. ศึกษาหลักการการทดสอบ

4. ศึกษาทฤษฎีหม้อแปลงและการออกแบบหม้อแปลงจ่ายกระแส

5. ออกแบบหม้อแปลงจ่ายกระแส 2000 A โดยอาศัยหลักการทำงานของหม้อแปลงไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. ติดต่อประสานงานกับบริษัทผู้ผลิตหม้อแปลงไฟฟ้าเพื่อขอความอนุเคราะห์ในการจัดสร้างหม้อแปลงจ่ายกระแส

7. ประกอบชิ้นงานที่ได้จากการออกแบบ ตามข้อ 4 โดยขอความอนุเคราะห์ในเรื่องอุปกรณ์และสถานที่ที่จะทำการจัดสร้างหม้อแปลงกระแสกับบริษัทผู้ผลิตหม้อแปลงไฟฟ้า

8. ออกแบบวงจรควบคุมชุดควบคุมแรงดัน

9. ประกอบชิ้นงานในส่วนที่เป็นวงจรควบคุมที่ได้จากการออกแบบ จากข้อ 7

10. ออกแบบวงจรขยายสัญญาณ

11. ประกอบวงจรที่ได้จากการออกแบบ จากข้อ 8

12. เตรียมขั้นตอนการทดสอบสายเคเบิล โดยอ้างอิงการทดสอบตามมาตรฐาน IEC 60502-2 (1998) ในหัวข้อ การทดสอบดีสชาร์จบางส่วน (Partial Discharge) ด้วยวิธีการจ่ายกระแส (Heating Cycle Test)

13. เตรียมขั้นตอนการทดสอบ Hot Line Bail Clamp Connector โดยอ้างอิงการทดสอบตามมาตรฐาน ANSI C119-4-1991 ในหัวข้อ Current Cycle Test

14. ประเมินการทำงานของชิ้นงาน รวมถึงการแก้ไขข้อผิดพลาดที่อาจเกิดขึ้นได้

15. สรุปผลและจัดทำเอกสารรายงานปริญญานิพนธ์

1.6 ประโยชน์ที่คาดว่าจะได้รับ

1. สามารถสร้างแหล่งจ่ายกระแสสูงขนาด 2000 A ที่มีประสิทธิภาพตามมาตรฐาน และเหมาะสมสำหรับใช้ในงานทดสอบความเป็นฉนวนของสายเคเบิลอ้างอิงมาตรฐาน IEC 60502-2 (1998) และ งานทดสอบของ Hot Line Bail Clamp Connectorตามมาตรฐาน ANSI C119-4-1991

2. สามารถสร้างวงจรควบคุมการทำงานชุดทดสอบ เพื่อความสะดวกในการตัดต่อกระแสไฟฟ้าตลอดระยะเวลาทำการทดสอบ

3. สามารถสร้างวงจรขยายสัญญาณ เพื่อบันทึกและแสดงผลอุณหภูมิที่วัดได้จากวงจรทดสอบโดยคอมพิวเตอร์ เพื่อความสะดวกในการทดสอบ

4. นักศึกษาเรียนรู้ถึงการทำงานเป็นทีมและการมีระเบียบวินัยในการปฏิบัติงาน

5. นักศึกษาสามารถนำความรู้ที่ได้ศึกษามาประยุกต์ใช้กับการแก้ไขปัญหาเชิงวิศวกรรม และสามารถผลิตบุคลากรที่มีความรู้ความสามารถ มีความเชี่ยวชาญและความเข้าใจในมาตรฐาน และหลักการทดสอบผลิตภัณฑ์ เพื่อรองรับความต้องการบุคลากรของภาคอุตสาหกรรม

6. เกิดความร่วมมือทางด้านวิชาการระหว่างมหาวิทยาลัยและภาคอุตสาหรรม โดยสร้างเครื่องมือต้นแบบสำหรับการใช้งานที่มีอยู่ในปัจจุบันในภาคอุตสาหรรม

7. ส่งเสริมให้เกิดการศึกษาวิจัยและการพัฒนาเทคโนโลยีขึ้นใช้องภายในประเทศ เพื่อการพัฒนาและลดความสูญเสียทางเศรษฐกิจจากการนำเข้าเทคโนโลยีจากต่างประเทศ

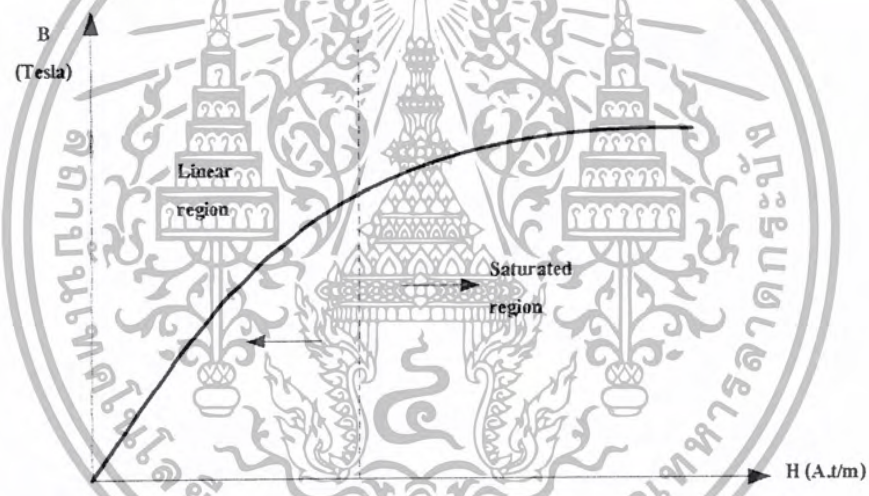
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่2
ทฤษฎีหม้อแปลงและมาตรฐานการทดสอบที่เกี่ยวข้อง

2.1 ทฤษฎีหม้อแปลง

2.1.1 วงจรแม่เหล็ก (Magnetic Circuit)

วงจรแม่เหล็ก คือ วงจรทางเดินของเส้นแรงแม่เหล็ก โดยกำหนดให้ว่าแกนเหล็กทำจากสารแม่เหล็ก (Ferromagnetic Material) จะมีความสัมพันธ์ระหว่างความหนาแน่นเส้นแรงแม่เหล็ก (B) กับความเข้มสนามแม่เหล็ก (H) ซึ่งสามารถดูได้จาก B-H curve ดังแสดงในรูปที่ 2-1 โดยจะเห็นได้ว่าความสัมพันธ์ไม่เป็นแบบเชิงเส้น (Non-Linear) จะเรียกช่วงที่เพิ่มค่าของ H ขึ้นไปมาก ๆ แต่ค่า B เพิ่มขึ้นเพียงเล็กน้อยนี้ว่าช่วงแกนเหล็กอิ่มตัว (Saturated Region)



รูปที่ 2-1 ความสัมพันธ์ระหว่าง B กับ H (B-H Curve)

ถ้าความสัมพันธ์ระหว่าง B กับ H เป็นไปอย่างเชิงเส้น (Linear) หรือถูกใช้งานอยู่ในช่วงของความสัมพันธ์เป็นแบบเชิงเส้น (Linear Region) สามารถเขียนความสัมพันธ์ระหว่าง B กับ H โดยมีค่าคงที่ขึ้นอยู่กับชนิดของตัวกลางของสนามแม่เหล็ก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$B = \mu H \tag{2.1}$$

ซึ่ง

$$\mu = \mu_0 \mu_r$$

โดยกำหนดให้

B	คือ	ความหนาแน่นเส้นแรงแม่เหล็ก มีหน่วยเป็น Tesla, Wb/m^2
H	คือ	ความเข้มสนามแม่เหล็ก มีหน่วยเป็น At/m
μ	คือ	ค่าความซึมซาบของตัวกลาง มีหน่วยเป็น H/m
μ_0	คือ	ค่าความซึมซาบในห้วงอวกาศ มีค่า $4\pi \times 10^{-7}$ H/m
μ_r	คือ	ค่าความซึมซาบสัมพัทธ์

ในการคำนวณทางวงจรแม่เหล็กให้คิดค่าความซึมซาบของตัวกลาง (μ) มีค่าคงที่ โดยที่ค่าของความหนาแน่นเส้นแรงแม่เหล็กที่เลือกใช้จะต้องไม่เกินจุดอิ่มตัว

2.1.2 การเหนี่ยวนำศักดาไฟฟ้า (Induced Voltage)

ในวงจรแม่เหล็กเมื่อจ่ายไฟฟ้ากระแสสลับเข้าไปในขดลวดที่พันอยู่ในแกนเหล็ก ที่ไม่มีช่องอากาศ โดยความยาวของวงจรแม่เหล็ก (l_c) และพื้นที่หน้าตัดของวงจรแม่เหล็กเป็น (A_c) จะทำให้เกิดสนามแม่เหล็กที่มีการเปลี่ยนแปลงตามแรงเคลื่อนสนามแม่เหล็ก (mmf) ที่ป้อนให้กับวงจรแม่เหล็ก

ในระบบการจ่ายไฟฟ้ากระแสสลับ ลักษณะของรูปสัญญาณ (Wave Form) ของศักดาไฟฟ้าจะมีรูปสัญญาณตามแบบของ Sinusoidal Function ที่แปรเปลี่ยนกับเวลา (t) ซึ่งจะมีผลให้เส้นแรงแม่เหล็ก (ϕ) มีการเปลี่ยนแปลงตาม Sinusoidal Function ด้วย ถ้ากำหนดให้การเปลี่ยนแปลงของเส้นแรงแม่เหล็กในแกนเหล็ก $\phi(t)$ เป็นแบบ Sinusoidal

$$\phi(t) = \phi_{max} \sin \omega t$$

$$= A_c B_{max} \sin \omega t \tag{2.2}$$

โดยกำหนดให้

ϕ_{max}	คือ	ค่าสูงสุดของเส้นแรงแม่เหล็ก มีหน่วยเป็น Wb.
B_{max}	คือ	ค่าสูงสุดของความหนาแน่นเส้นแรงแม่เหล็ก มีหน่วยเป็น Tesla
$\omega = 2\pi f$	คือ	ความเร็วเชิงมุม (Angular Velocity) มีหน่วยเป็น rad/sec
f	คือ	ความถี่ของไฟฟ้ากระแสสลับ มีหน่วยเป็น Hz.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จาก Faraday's Law สามารถหาการเหนี่ยวนำศักดาไฟฟ้า (Induced Voltage) เมื่อจำนวนรอบของขดลวดที่พันอยู่เท่ากับ N รอบ โดยกำหนดให้ว่า ในวงจรแม่เหล็กเส้นแรงแม่เหล็กที่คล้องขดลวดที่พันอยู่รอบแกนเหล็ก มีค่าเท่ากันทุกรอบ

$$e(t) = N\frac{d\phi(t)}{dt}$$

$$= \omega \cdot N \cdot A_c B_{\max} \cos \omega t$$

$$e(t) = E_{\max} \cos \omega t \tag{2.3}$$

เมื่อ

$$E_{\max} = 2\pi f \cdot N \cdot A_c B_{\max}$$

ในทางปฏิบัตินิยมใช้ค่าเฉลี่ย เมื่อระบบทำงานอยู่ในสภาวะคงตัว

$$E_{rms} = \frac{E_{\max}}{\sqrt{2}}$$

$$= \frac{2\pi f \cdot N \cdot A_c B_{\max}}{\sqrt{2}}$$

$$\therefore \quad E_{rms} = 4.44 f \cdot N \cdot A_c B_{\max} \tag{2.4}$$

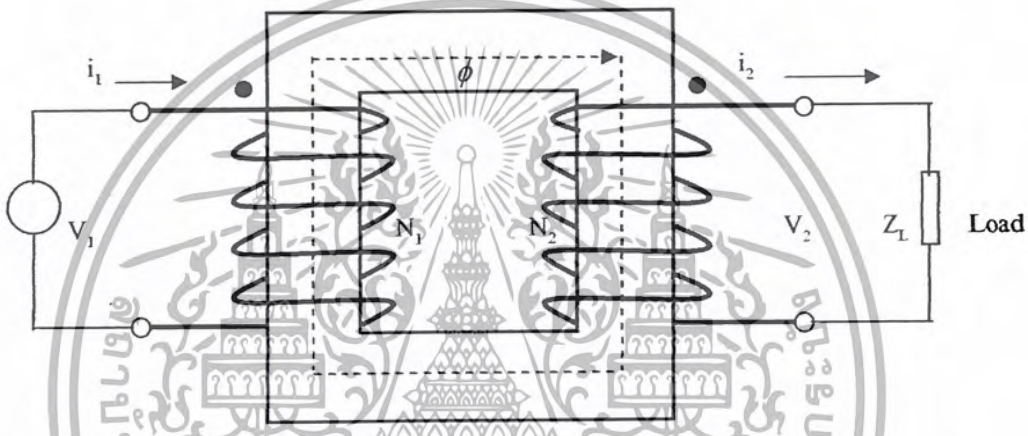
ในการทำให้เกิดเส้นแรงแม่เหล็กในแกนเหล็ก จะต้องมีกระแสไฟฟ้าป้อนให้กับขดลวด เรียกกระแสนี้ว่า กระแสกระตุ้น (Exciting Current) สำหรับในสารแม่เหล็กที่มีคุณสมบัติเป็นแบบ Non – Linear เพื่อเส้นแรงแม่เหล็กใน Sinusoidal จะมีผลทำให้กระแสกระตุ้นมีรูปร่างแตกต่างไปจากรูปสัญญาณของเส้นแรงแม่เหล็กตามสภาพความสัมพันธ์ระหว่าง B กับ H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.3 หม้อแปลงในอุดมคติ (Ideal Transformer)

กำหนดให้ขดลวดปฐมภูมิมีจำนวนรอบเท่ากับ N_1 รอบและขดลวดทุติยภูมิมีจำนวนรอบเท่ากับ N_2 รอบ โดยคุณสมบัติของหม้อแปลงในอุดมคติมีดังนี้คือ

1. ค่าความต้านทานของขดลวดปฐมภูมิและทุติยภูมิมีค่าน้อยมากสามารถตัดไม่นำมาคิด
2. เส้นแรงแม่เหล็กจะเรียงตัวอยู่ในแกนแม่เหล็กและคล้องขดลวดทั้ง 2 ขดเท่ากัน ดังนั้นจึงไม่มีสนามแม่เหล็กรั่ว (Leakage Flux)
3. ความสูญเสียในแกนเหล็กมีค่าน้อยมากจึงไม่นำมาคิด
4. ค่า Permeability μ ของแกนเหล็กมีค่าสูงมากๆ ดังนั้นกระแสกระตุ้นจึงมีค่าน้อยมาก



รูปที่ 2-2 หม้อแปลงในอุดมคติ

เมื่อป้อนไฟฟ้ากระแสสลับเข้าทางด้านปฐมภูมิ จะมีกระแสกระตุ้นในขดลวด ทำให้เกิดเส้นแรงแม่เหล็ก(ϕ) ในแกนเหล็ก โดยแรงแม่เหล็กจะเหนี่ยวนำขดลวดปฐมภูมิเกิดศักดาไฟฟ้าเหนี่ยวนำ (E_1) เมื่อกระแสกระตุ้นและค่าความต้านทานของขดลวดมีค่าน้อยมากจาก Kirchoff's Voltage Law จะได้ว่า

$$v_1 = e_1 = N_1 \frac{d\phi}{dt} \tag{2.5}$$

เส้นแรงแม่เหล็กจะคล้องขดลวดทุติยภูมิด้วยดังนั้นจะเกิดศักดาไฟฟ้าเหนี่ยวนำทางด้านทุติยภูมิ(E_2) และมีขนาดเท่ากับศักดาไฟฟ้าที่จุดต่อ (Terminal Voltage) ของทุติยภูมิ (V_2)

$$v_2 = e_2 = N_2 \frac{d\phi}{dt} \tag{2.6}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (2.5) และ (2.6) จะได้ว่า

$$\frac{v_1}{v_2} = \frac{N_1}{N_2} \tag{2.7}$$

อัตราส่วนของศักดาไฟฟ้าทางด้านปฐมภูมิกับทุติยภูมิ จะเป็นอัตราส่วนโดยตรงของจำนวนรอบของขดลวด โดยเรียกอัตราส่วนโดยตรงของจำนวนรอบทางด้านปฐมภูมิต่อจำนวนรอบทางด้านทุติยภูมิ Transformer Ratio หรือ Turn Ratio (a)

$$\text{turn ratio (a)} = \frac{N_1}{N_2} \tag{2.8}$$

เมื่อนำภาระมาต่อทางด้านทุติยภูมิของหม้อแปลงไฟฟ้าจะมีกระแส i_2 ขึ้นในแกนเหล็ก ดังแสดงในรูปที่ 2-3 ซึ่งทิศทางของแรงเคลื่อนทางแม่เหล็กทางด้านทุติยภูมิ ($N_2 i_2$) จะตรงข้ามกันกับทางด้านปฐมภูมิ ($N_1 i_1$) ซึ่งทั้งสองแรงเคลื่อนทางแม่เหล็กจะหักล้างกัน เพื่อให้เกิดแรงเคลื่อนลัพธ์ที่จะคงค่าการเปลี่ยนแปลงเส้นแรงแม่เหล็กและศักดาไฟฟ้าเหนี่ยวนำ

รูปที่ 2-3 วงจรแม่เหล็กของหม้อแปลงในอุดมคติ

สรุปได้ว่าจะมีผลทำให้เกิดกระแสไหลเพิ่มขึ้นทางด้านปฐมภูมิ เนื่องจากเป็นหม้อแปลงในอุดมคติ กระแสกระตุ้นมีค่าน้อยมาก และไม่มีเส้นแรงแม่เหล็กรั่วรวมถึงค่าความต้านทานของขดลวดมาก จะได้ว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$N_1 i_1 - N_2 i_2 = N_1 i_\phi$$

แต่ $i_\phi = 0$ ดังนั้น

$$N_1 i_1 = N_2 i_2$$

หรือ

$$\frac{i_1}{i_2} = \frac{N_2}{N_1} = \frac{1}{a} \tag{2.9}$$

จะพบว่าหม้อแปลงในอุดมคติ อัตราส่วนระหว่างกระแสทางด้านปฐมภูมิกับทุติยภูมิจะเป็นส่วนกลับของ turn ratio $(\frac{1}{a})$

จากสมการที่ (2.7) และ (2.9) จะได้ว่า

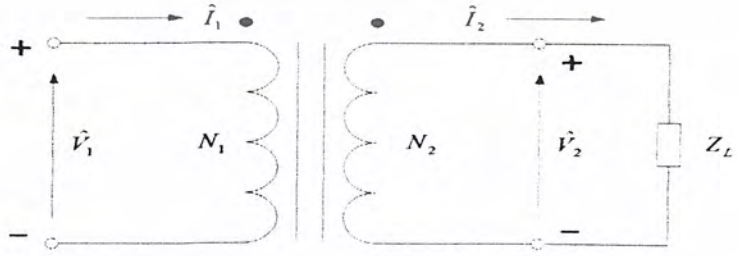
$$v_1 i_1 = v_2 i_2 \tag{2.10}$$

จากสมการที่ (2.10) สรุปได้ว่า Apparent Power ทางด้านปฐมภูมิ $v_1 i_1$ จะเท่ากับ ทางด้านทุติยภูมิ $v_2 i_2$

ในการศึกษาเกี่ยวกับหม้อแปลงในการคำนวณหาค่าต่าง ๆ จะใช้วงจรเสมือนซึ่งแสดงในรูปที่ 2-4 โดยเป็นวงจรเสมือนของหม้อแปลงไฟฟ้าในอุดมคติ และในทางด้านไฟฟ้ากำลัง เนื่องจากเป็นระบบที่มีความถี่คงที่ ค่าของศักดาไฟฟ้าและกระแสไฟฟ้าเปลี่ยนแปลงกับเวลาจะถูกเปลี่ยนรูปเป็นแบบ Frequency Domain หรือ เฟสเซอร์ (Phasor) ซึ่งจากสมการที่ (2.7) และ (2.9) เขียนอยู่ในรูปของเฟส (Phase) จะได้เป็น

$$\frac{\hat{V}_1}{\hat{V}_2} = a \tag{2.11}$$

$$\frac{\hat{I}_1}{\hat{I}_2} = \frac{1}{a} \tag{2.12}$$



รูปที่ 2-4 วงจรเสมือนของหม้อแปลงในอุดมคติ

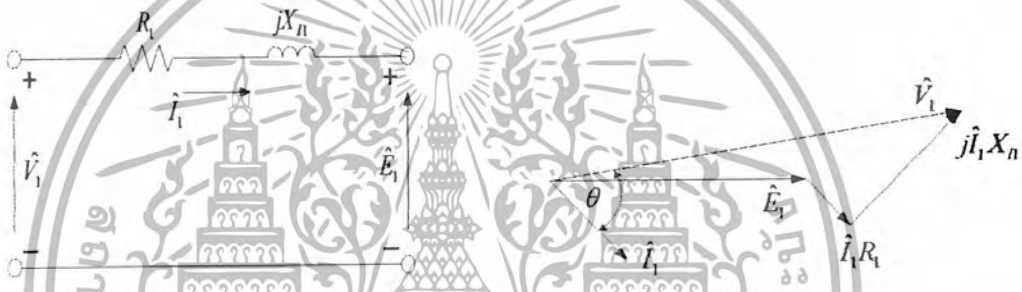
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.4 วงจรเสมือนของหม้อแปลงไฟฟ้า (Transformer Equivalent Circuit)

การสร้างวงจรเสมือนของหม้อแปลงไฟฟ้าจะนำความต้านทานสนามแม่เหล็กรั่ว และกระแสกระตุ้นมาคิด เพื่อให้ได้ความถูกต้องของการคำนวณหม้อแปลงไฟฟ้า

สนามแม่เหล็กเกี่ยวคล้องทั้งหมด (Total Flux Linkage) ทางด้านปฐมภูมิสามารถแบ่งออกเป็น 2 ส่วน คือ Resultance Mutual Flux ซึ่งจะอยู่ในแกนเหล็กและจะเกิดขึ้นมาจากผลรวมของ mmf ทางด้านปฐมภูมิและทุติยภูมิ อีกส่วนเป็น Primary Leakage Flux ซึ่งจะคล้องเฉพาะขดลวดปฐมภูมิ

สามารถจำลอง Leakage Flux มาเป็น Leakage Inductance (มีค่าเท่ากับ Leakage Flux หารด้วย Primary Current) หรือ Leakage Reactance ซึ่งทั้ง Leakage Reactance และความต้านทานทางด้านปฐมภูมิจะทำให้เกิดความต่างศักย์ตกคร่อม (Voltage Drop) ทางด้านปฐมภูมิ



รูปที่ 2-5 แสดงศักดาไฟฟ้าตกคร่อมทางด้านปฐมภูมิ

เมื่อป้อนศักดาไฟฟ้า $\hat{V}_1$ ซึ่งสามารถเขียนวงจรไฟฟ้าทางด้านปฐมภูมิแสดงตามรูปที่ 2-5 ซึ่งแสดงถึงศักดาไฟฟ้าตกคร่อมทางด้านปฐมภูมิ ที่เกิดจากค่าความต้านทาน และความเหนี่ยวทางด้านปฐมภูมิ ส่วน $\hat{E}_1$ เป็นศักดาไฟฟ้าเหนี่ยวนำทางขดลวดปฐมภูมิที่เกิดจากสนามแม่เหล็กลัพธ์ (Resultance Mutual Flux)

ดังนั้นจึงสามารถเขียนสมการทางด้านปฐมภูมิเป็น

$$\hat{V}_1 = \hat{I}_1(R_1 + jX_{\ell 1}) + \hat{E}_1 \tag{2.13}$$

กระแสป้อนเข้าทางด้านปฐมภูมิ $\hat{I}_1$ จะต้องตอบสนองของวงจรแม่เหล็กคือ ต่อต้านผลการลดสนามแม่เหล็ก (Demagnetizing Effect) ของกระแสทางด้านทุติยภูมิ และส่วนที่ก่อให้เกิดแรงเคลื่อนทางแม่เหล็ก เพื่อทำให้เกิดสนามแม่เหล็กลัพธ์ (Resultance Mutual Flux) ซึ่งมีผลทำให้สามารถเขียนวงจรสำหรับการหากระแสทางด้านปฐมภูมิ โดยแยกกระแสออกเป็น 2 ส่วน คือ Load Current Component ($\hat{I}_2'$) และ Exciting Current Component ($\hat{I}_\phi$) เป็นดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\hat{I}_1 = \hat{I}'_2 + \hat{I}_\phi \tag{2.14}$$

โดยที่ Load Current Component ($\hat{I}'_2$) ถูกกำหนดเหมือนกับส่วนของกระแสทางด้านปฐมภูมิซึ่งต่อต้านกับแรงเคลื่อนทางแม่เหล็กที่เกิดจากกระแสทางด้านทุติยภูมิ ($\hat{I}_2$) ซึ่งเขียนสมการได้ดังนี้

$$N_1\hat{I}'_2 = N_2\hat{I}_2$$

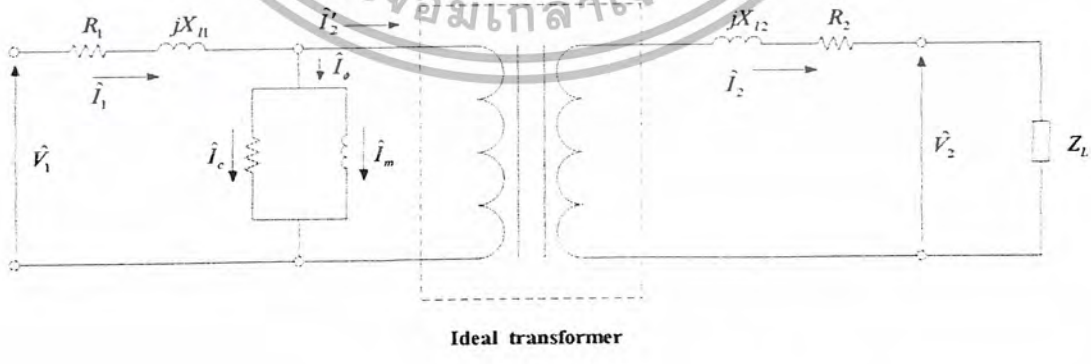
$$\hat{I}'_2 = \frac{N_2}{N_1}\cdot\hat{I}_2 = \frac{\hat{I}_2}{a} \tag{2.15}$$

กระแส $\hat{I}'_2$ จะมีค่าเท่ากับกระแสทางด้านทุติยภูมิที่อ้างอิงมาทางด้านปฐมภูมิในหม้อแปลงอุดมคติ

ส่วน Exciting Current Component ($\hat{I}_\phi$) จะเป็นส่วนของกระแสทางด้านปฐมภูมิที่ต้องมีเพื่อทำให้เกิด Resultance Mutual Flux ซึ่งสามารถแยก Exciting Current Component เป็น 2 ส่วน คือ Core Loss Current Component ($\hat{I}_c$) ที่ Inphase กับศักดาไฟฟ้าเหนี่ยวนำ $\hat{E}_1$ และ Magnetizing Current Component ($\hat{I}_m$) ซึ่งจะ Lagging กับ $\hat{E}_1$ เป็นมุมเท่ากับ 90 องศา ซึ่งจะได้สมการดังนี้

$$\hat{I}_\phi = \hat{I}_c + \hat{I}_m \tag{2.16}$$

ทางด้านทุติยภูมิจะมีผลของศักดาไฟฟ้าตกคร่อม (Voltage Drop) ที่เกิดจากค่าความต้านทานของขดลวดทุติยภูมิ R_2 และ Leakage Reactance ของขดลวดทุติยภูมิ X_{l2} ซึ่งสามารถนำผลทั้งหมดของทางด้านปฐมภูมิ และ ทุติยภูมิมาเขียนเป็นวงจรเสมือนได้ดังแสดงในรูปที่ 2-6 ซึ่งเป็นวงจรเสมือนของหม้อแปลงไฟฟ้ากำลังที่ใช้งานกับความถี่คงที่



รูปที่ 2-6 วงจรเสมือนของหม้อแปลงไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปของวงจรเสมือนของหม้อแปลงไฟฟ้ามีทางด้านปฐมภูมิและทุติยภูมิ ซึ่งจะไม่สะดวกในการคำนวณ ดังนั้นจึงนิยมเขียนวงจรเสมือนเพื่อคำนวณหาค่าทางด้านปฐมภูมิหรือทุติยภูมิที่ Transfer ค่ามาอยู่ทางด้านปฐมภูมิ ดังแสดงในรูปที่ 2-7 ค่า Parameter ที่ถูก Transfer มาอยู่ทางด้านปฐมภูมิ จะได้ว่า

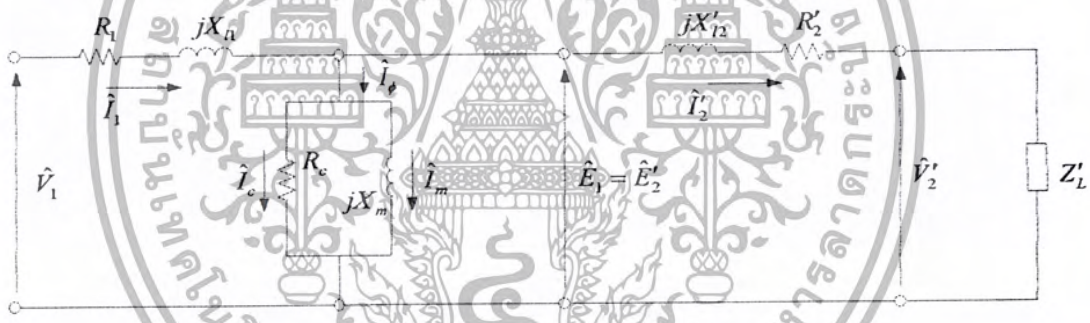
$$\hat{V}_2' = a\hat{V}_2 \tag{2.17}$$

$$\hat{I}_2' = \frac{\hat{I}_2}{a} \tag{2.18}$$

$$R_2' = a^2 R_2 \tag{2.19}$$

$$jX_{l2}' = ja^2 X_{l2} \tag{2.20}$$

$$Z_L' = a^2 Z_L \tag{2.21}$$



รูปที่ 2-7 วงจรเสมือนของหม้อแปลงที่ Transfer มาอยู่ทางด้านปฐมภูมิ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 2-8 เป็นการ Transfer ค่า Parameter ต่าง ๆ มาอยู่ทางด้านทุติยภูมิ

$$\hat{V}_1' = \frac{\hat{V}_1}{a} \tag{2.22}$$

$$\hat{I}_1' = a\hat{I}_2 \tag{2.23}$$

$$R_1' = \frac{R_1}{a^2} \tag{2.24}$$

$$jX_{l1}' = \frac{jX_{l2}}{a^2} \tag{2.25}$$

$$R_c' = \frac{R_c}{a^2} \tag{2.26}$$

$$jX_m' = \frac{jX_m}{a^2} \tag{2.27}$$

รูปที่ 2-8 วงจรเสมือนของหม้อแปลงที่ Transfer มาอยู่ทางด้านทุติยภูมิ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

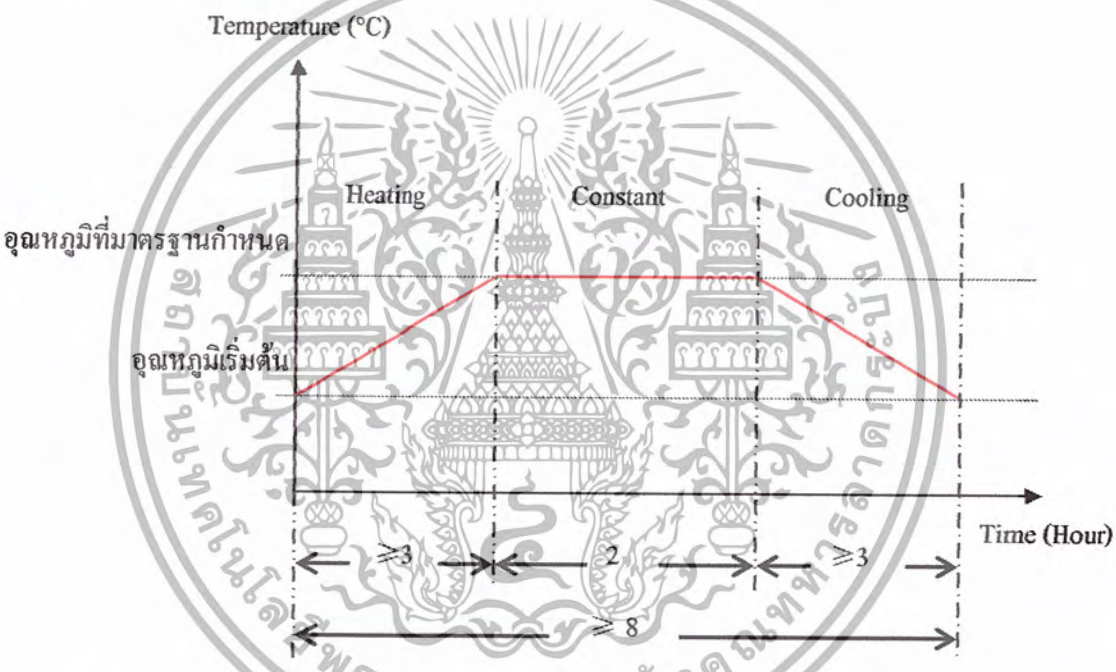
2.2 การทดสอบสายเคเบิลตามมาตรฐาน IEC 60502-2 (1998)

2.2.1 การทดสอบสายเคเบิลในหัวข้อการทดสอบดีสชาร์จบางส่วน (Partial Discharge) ด้วยวิธีการจ่ายกระแส (Heating Cycle Test) ตามมาตรฐาน IEC 60502-2 (1998)

ให้ความร้อนโดยการผ่านกระแสเข้าไปในตัวนำ จนกระทั่งตัวนำมีอุณหภูมิเพิ่มจนคงที่ และมีค่าอุณหภูมิสูงกว่าค่าอุณหภูมิสูงสุดของตัวนำในสภาวะการใช้งานปกติอยู่ 5-10 องศา

สำหรับกรณีสายเคเบิล 3 แกน การจ่ายกระแสที่ให้ความร้อนต้องจ่ายกระแสทุกๆตัวนำ

ใน 1 รอบของการทดสอบต้องใช้เวลาอย่างน้อยที่สุด 8 ชั่วโมง โดยที่ต้องรักษาอุณหภูมิของตัวนำในสภาวะคงที่อย่างน้อยที่สุด 2 ชั่วโมง ในแต่ละคาบการให้ความร้อน และปล่อยให้เย็นตัวลงที่อุณหภูมิห้องอย่างน้อย 3 ชั่วโมง ตามรูปที่2-9

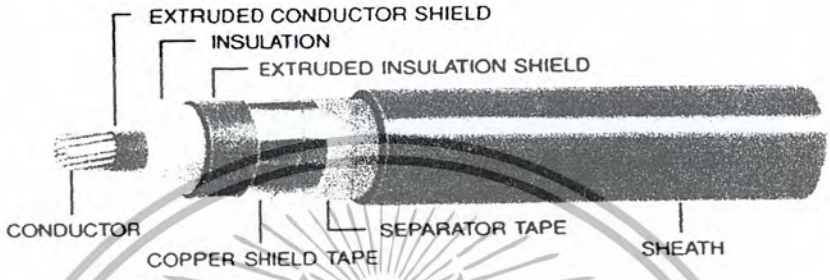


รูปที่ 2-9 ความสัมพันธ์ระหว่าง อุณหภูมิ กับ เวลา ในการให้ความร้อนแก่สายเคเบิล ตามมาตรฐาน IEC 60502-2 (1998)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.2 ตัวอย่างสายเคเบิลที่จะนำมาทำการทดสอบ

ในมาตรฐาน IEC 60502-2 (1998) ในหัวข้อการทดสอบดีสชาร์จบางส่วน (Partial Discharge) ด้วยวิธีการจ่ายกระแส (Heating Cycle Test) สายเคเบิลที่จะนำมาทำการทดสอบมีหลายประเภทด้วยกัน แต่ตามมาตรฐานนี้ในปี 1998 ส่วนใหญ่จะทดสอบแต่สายเคเบิลที่มีฉนวนแบบ XLPE แบบตัวนำ 1 แกน ซึ่งมีขนาดตั้งแต่ 1 – 30 kV โดยจะแสดงส่วนประกอบต่างๆของสายเคเบิลและค่าความต้านทานของฉนวน ค่าความต้านทานของตัวนำในสายเคเบิลดังนี้



รูปที่ 2-10 แสดงส่วนประกอบต่างๆของสายเคเบิลฉนวน XLPE แบบตัวนำ 1 แกน ขนาด1-30 kV

ตารางที่2-1 *Insulation Resistance*

Rate Voltage (U_0/U) (kV) / Nominal Cross-Section Area mm.^{2}	Min. Insulation Resistance at 20° C						
	0.6/1	1.8/3	3.6/6	6/10	8.7/15	12/20	18/30
35	1000	1800	2100	2400	2900		
50	900	1600	1900	2200	2700	3100	4000
70	900	1400	1700	1900	2400	2800	3600
95	800	1200	1500	1700	2200	2500	3300
120	700	1100	1300	1600	2000	2300	3000
150	800	1100	1200	1500	1800	2200	2800
185	800	900	1100	1400	1700	2000	2700
240	700	800	1000	1200	1500	1800	2400
300	700	700	1000	1100	1400	1600	2200
400	700	700	900	1000	1300	1500	2000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ตารางที่2-2 *Maximum Resistance of Conductor for Single Core and Multicore Cable (20° C)*

Nominol Cross-Section Area mm.^{2}	Copper Conductor Ohm/km.
35	0.524
50	0.387
70	0.268
95	0.193
120	0.153
150	0.124
185	0.0991
240	0.0754
300	0.0601
400	0.0470

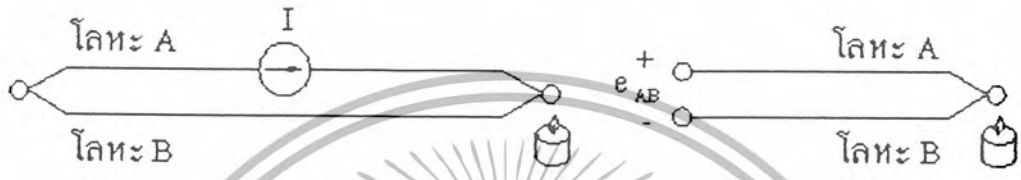
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

55612

2.3 ทฤษฎีที่ใช้ในการวัดอุณหภูมิ

2.3.1 เทอร์โมคัปเปิล (Thermocouple)

หลักการของเทอร์โมคัปเปิลมีอยู่ว่า เมื่อนำลวดโลหะ 2 เส้นที่ทำด้วยโลหะต่างชนิดกันมาเชื่อมต่อปลายทั้งสองเข้าด้วยกัน ถ้าปลายจุดต่อทั้งสองมีอุณหภูมิต่างกัน จะเกิดกระแสไฟฟ้าไหลในวงจรเส้นลวดทั้งสองนี้ โดยปริมาณการไหลของกระแสไฟฟ้านี้จะเปลี่ยนแปลงไปตามผลต่างของอุณหภูมิที่ปลายจุดต่อทั้งสอง และถ้าเปิดปลายจุดต่อข้างหนึ่งออก จะทำให้เกิดแรงเคลื่อนไฟฟ้าขึ้นที่ปลายด้านที่เปิด แรงเคลื่อนไฟฟ้านี้เรียกว่า "ซีเบ็ค โวลต์เตจ" (Seebeck Voltage)



รูปที่ 2-11 แสดงวงจร "ซีเบ็ค โวลต์เตจ"

ปริมาณของแรงเคลื่อนไฟฟ้าจะแปรผันโดยตรงกับผลต่างอุณหภูมิของปลายจุดต่อทั้งสอง โดยมีความสัมพันธ์ดังนี้

$$e_{AB} = \alpha\Delta T \qquad (2.28)$$

โดยกำหนดให้

E คือ แรงเคลื่อนไฟฟ้าที่วัดได้ (Seebeck Voltage)

α คือ ค่าสัมประสิทธิ์ของวีเบ็ค (Seebeck Coefficient) เป็นค่าคงที่ มีหน่วยเป็น Volt/K

ΔT คือ ผลต่างอุณหภูมิของปลายจุดต่อทั้งสอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.2 กฎการเกิดแรงเคลื่อนไฟฟ้าจากความร้อน (Thermoelectric Laws)

1. กฎของวงจรโลหะชนิดเดียวกัน (Law of the Homogeneous Circuit) ในวงจรที่ประกอบขึ้นด้วยโลหะชนิดเดียวกัน จะไม่เกิดกระแสไฟฟ้าไหลในวงจรเมื่อเกิดความแตกต่างของอุณหภูมิ ณ ปลายจุดต่อทั้งสอง

กระแสไฟฟ้าจะเกิดขึ้นในกรณีที่ลวดทั้งสองเป็นโลหะต่างชนิดกันเท่านั้นแรงเคลื่อนไฟฟ้าที่เกิดขึ้นจะเป็นสัดส่วนโดยตรงกับผลต่างของอุณหภูมิที่ปลายจุดต่อทั้งสอง

2. กฎของโลหะแทรก (Law of Intermediate Metals) ในวงจรเทอร์โมคัปเปิล ถ้ามีโลหะแทรกอยู่ในส่วนหนึ่งส่วนใดของวงจร หากจุดต่อของปลายโลหะแทรกทั้งสองมีอุณหภูมิเท่ากันแล้ว โลหะแทรกนี้จะไม่มีผลต่อแรงเคลื่อนไฟฟ้าที่เกิดขึ้น ในทางปฏิบัติมีอยู่เสมอ เช่น ข้อต่อ หรือสายทองแดงที่ใช้ต่อเข้ามิเตอร์

3. กฎของอุณหภูมิแทรก (Law of Intermediate Temperature) แรงเคลื่อนไฟฟ้าที่เกิดขึ้นโดยเทอร์โมคัปเปิลชุดใด ๆ ที่มีอุณหภูมิที่จุดต่อต่างกัน จะมีค่าเท่ากับผลบวกทางพีชคณิตของแรงเคลื่อนไฟฟ้าของเทอร์โมคัปเปิลชุดนั้น

2.3.3 ปรากฏการณ์ของเทอร์โมคัปเปิล (Phenomena) ที่ควรทราบ

1. ในเทอร์โมคัปเปิลคู่เดียวกัน อุณหภูมิที่มีผลคือ อุณหภูมิที่ปลายจุดต่อทั้งสองเท่านั้น อุณหภูมิบนจุดต่าง ๆ ตามสายจะไม่มีผลต่อแรงเคลื่อนไฟฟ้าที่เกิดขึ้น
2. การต่อขนานเทอร์โมคัปเปิลเข้าด้วยกัน ผลที่ได้คือแรงเคลื่อนไฟฟ้าที่แสดงค่าอุณหภูมิเฉลี่ย
3. การต่อเทอร์โมคัปเปิลสองชุดกลับขั้วกันเป็นการวัดผลต่างของอุณหภูมิ
4. การเพิ่มเทอร์โมคัปเปิลที่จุดวัดอุณหภูมิหนึ่ง จะไม่มีผลต่อแรงเคลื่อนไฟฟ้าที่เกิดขึ้น
5. การต่ออนุกรมเทอร์โมคัปเปิล แรงเคลื่อนที่เกิดขึ้นจะเป็นผลรวมของเทอร์โมคัปเปิลแต่ละชุด

2.3.4 เทอร์โมคัปเปิลแบบมาตรฐาน

เทอร์โมคัปเปิลมีหลายชนิด (Type) ให้เลือก แล้วแต่ย่านอุณหภูมิ และลักษณะการใช้งาน โดยความแตกต่างของแต่ละชนิดนี้ เกิดจากการเลือกใช้คู่ของวัสดุ (Element) ของโลหะ ที่จะนำมาเชื่อมเข้าด้วยกันให้แตกต่างกัน เพราะโลหะแต่ละชนิดย่อมมีคุณสมบัติพิเศษเฉพาะตัวของมันอยู่แล้ว เมื่อนำโลหะชนิดต่าง ๆ กันมาจับคู่เข้าด้วยกัน จะทำให้คุณสมบัติของเทอร์โมคัปเปิลที่ได้แตกต่างกันไป นอกจากนี้ ได้มีการทดลองผสมโลหะต่างชนิดกันเข้าด้วยกัน เพื่อปรับปรุงคุณสมบัติของโลหะเดิมให้ดีขึ้น หรือเพื่อใช้แทนโลหะบางชนิดที่ใช้อยู่เดิม เช่น แพลทินัม เนื่องจากมีราคาสูง ตัวอย่างโลหะผสมที่เกิดขึ้น เช่น

โครเมล (Cromel) คือ นิกเกิล 90% + โครเมียม 10%

อลูเมล (Alumel) คือ นิกเกิล 95% + อลูมิเนียม 2% + แมงกานีส 2% + ซิลิคอน 1%

คอนสแตนแตนท์ (Constantan) คือ ทองแดง 60% + นิกเกิล 40% เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การใช้งานเทอร์โมคัปเปิล ควรเลือกใช้ให้ถูกต้องและเหมาะสมกับงานนั้น ๆ โดยสิ่งที่ควรพิจารณามีหลายข้อ เช่น ค่าอุณหภูมิสูงสุดที่ใช้งาน, ราคา, ความกัดกร่อนของสารที่เทอร์โมคัปเปิลสัมผัส, ลักษณะบรรยากาศที่เป็น Oxidizing, Reducing, Inert หรือ Vacuum เป็นต้น

2.3.5 ส่วนประกอบของเทอร์โมคัปเปิล

1. ตัวเทอร์โมคัปเปิล คือส่วนที่นำเส้นลวด 2 เส้นมาเชื่อมต่อกันด้วยวิธีต่าง ๆ เพื่อเป็นจุดใช้วัดอุณหภูมิ

2. ครอบโลหะป้องกันตัวเทอร์โมคัปเปิล (Metal Sheath) คือส่วนที่หุ้มคู่สายของเทอร์โมคัปเปิลเพื่อให้มีความเรียบร้อยและแข็งแรง ลักษณะการประกอบตัวเทอร์โมคัปเปิลเข้ากับ Metal Sheath มีหลายแบบได้แก่

2.1 แบบเปลือย - จุดต่อสำหรับวัดไม่มี Metal Sheath หุ้ม , ให้ผลการวัดไวที่สุด แต่ชำรุดง่าย และอายุการใช้งานสั้น

2.2 แบบ Ungrounded Junction - จุดต่อของคู่สายไม่เชื่อมต่อกับอยู่กับ Metal Sheath ,ทนทานที่สุด แต่ให้ผลการวัดช้า

2.3 แบบ Grounded Junction - สายทั้งคู่ของเทอร์โมคัปเปิลถูกเชื่อมต่อลงบน Metal Sheath, ให้ผลการวัดไวกว่าแบบ Ungrouned Junction แต่ถ้ามีกระแสไฟฟ้ารั่วจากอุปกรณ์อื่นมาที่ Metal Sheath จะทำให้ผลการวัดผิดพลาดได้

3. ฉนวนของเทอร์โมคัปเปิล เป็นส่วนที่ใช้กั้นระหว่างตัวเทอร์โมคัปเปิลกับ Metal Sheath ส่วนใหญ่จะเป็นสารประเภท แมกนีเซียมออกไซด์ อะลูมิเนียมออกไซด์ หรือ เบอรีลเลียมออกไซด์

4. เทอร์โมเวลล์ (Thermowell) ใช้เสริมความแข็งแรงให้ตัวเทอร์โมคัปเปิล และป้องกันไม่ให้เทอร์โมคัปเปิลสัมผัสกับสารที่ต้องการวัดอุณหภูมิโดยตรง

5. Extension Wire คือ สายที่ใช้ในการเชื่อมต่อ หรือต่อเพิ่มจากตัวเทอร์โมคัปเปิลที่มีอยู่แล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่2-3 คุณสมบัติเปรียบเทียบเทอร์โมคัปเปิลแบบมาตรฐาน Type ต่าง ๆ

Type	ส่วนผสม	ย่านอุณหภูมิใช้งาน		แรงเคลื่อนไฟฟ้าที่ได้
		°C	°F	mV
B	แพลทินัม – 30% โรเดียม แพลทินัม – 6% โรเดียม	0 ถึง 1820	32 ถึง 3310	0 ถึง 13.814
R	แพลทินัม – 13% โรเดียม แพลทินัม	- 50 ถึง 1768	- 60 ถึง 3210	-02.26 ถึง 21.108
S	แพลทินัม – 6% โรเดียม แพลทินัม	- 50 ถึง 1768	- 60 ถึง 3210	-0.236 ถึง 18.698
J	เหล็ก/คอนสแตนแตน	- 210 ถึง 760	- 350 ถึง 1400	-8.096 ถึง 42.922
K	โครเมล/อะลูเมล	- 270 ถึง 1372	- 450 ถึง 2500	-6.458 ถึง 54.875
T	ทองแดง/คอนสแตนแตน	- 270 ถึง 400	- 450 ถึง 750	-6.258 ถึง 20.869
E	โครเมล/คอนสแตนแตน	- 270 ถึง 1000	- 450 ถึง 1830	-9.835 ถึง 76.358
แรงเคลื่อนไฟฟ้าที่ได้จากการเปรียบเทียบอุณหภูมิที่วัดกับจุดเยือกแข็งของน้ำ				

2.4 ทฤษฎีที่ใช้ในการออกแบบด้วยไมโครคอนโทรลเลอร์

2.4.1 สถาปัตยกรรมของ 89C51RD2

ไมโครคอนโทรลเลอร์ เป็นไมโครโปรเซสเซอร์ประเภทหนึ่ง ที่ได้รับการออกแบบมาเพื่อใช้งานกับระบบควบคุมที่มีขนาดเล็ก โดยไอซีไมโครคอนโทรลเลอร์หนึ่งตัวจะประกอบด้วยหน่วยการทำงานหลักของระบบคอมพิวเตอร์ครบถ้วน เช่น หน่วยประมวลผลกลางหรือซีพียู (CPU), หน่วยความจำ, พอร์ตในการติดต่อหรือควบคุมอุปกรณ์ต่างๆ เป็นต้น ซึ่งถ้าหากว่าเป็นการใช้งานไมโครโปรเซสเซอร์ทั่วไป ก็จะต้องใช้อุปกรณ์ภายนอกมาประกอบเพื่อทำหน้าที่เหล่านี้ ดังนั้นจึงกล่าวได้ว่าไมโครคอนโทรลเลอร์เป็นระบบคอมพิวเตอร์ เพื่องานควบคุมที่สมบูรณ์โดยบรรจุอยู่ในไอซีเพียงตัวเดียว ในบางครั้งจึงอาจเรียกไมโครคอนโทรลเลอร์ว่าเป็นระบบควบคุมไมโครคอมพิวเตอร์ชิปเดี่ยว ไมโครคอนโทรลเลอร์ตระกูล MCS-51 ประกอบด้วยไมโครคอนโทรลเลอร์หลายรุ่นซึ่งมีสถาปัตยกรรมพื้นฐานที่เหมือนกัน เพียงแต่มีขนาดหรือจำนวนของหน่วยทำงานภายในที่ต่างกันออกไป เพื่อความเหมาะสมในงานประยุกต์ต่างๆ ตามความต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.2 คุณลักษณะพื้นฐานของไมโครคอนโทรลเลอร์ตระกูล MCS-51

1. หน่วยประมวลกลางขนาด 8 บิต
2. หน่วยประมวลผลสำหรับข้อมูลแบบบิต (Boolean Processor)
3. ความสามารถในการอ้างตำแหน่งของหน่วยความจำโปรแกรมภายนอก 64 กิโลไบต์
4. ความสามารถในการอ้างตำแหน่งของหน่วยความจำข้อมูลภายนอก 64 กิโลไบต์
5. หน่วยความจำโปรแกรมภายในขนาด 64 กิโลไบต์แบบ Flash (เบอร์ 89C51RD2)
6. หน่วยความจำแบบ RAM ภายในจำนวน 128 ไบต์
7. พอร์ตอินพุต/เอาท์พุต แบบขนานจำนวน 32 เส้น ซึ่งสามารถแยกการทำงานได้อย่างอิสระ
8. วงจรสื่อสารแบบอนุกรมแบบดูเพลกซ์เต็ม (Full Duplex)
9. วงจรควบคุมการขัดจังหวะ(Interrupt) จากแหล่งกำเนิดสัญญาณ 6 ประเภท พร้อมกำหนดลำดับความสำคัญได้สองระดับ
10. วงจรออสซิลเลเตอร์ภายใน

2.4.3 โครงสร้างของไมโครคอนโทรลเลอร์ตระกูล MCS-51

ไมโครคอนโทรลเลอร์เบอร์พื้นฐานสำหรับตระกูล MCS-51 ได้แก่เบอร์ 8051, 8031, 8751 โดยเบอร์ 8051 จัดเป็นสมาชิกตัวแรกในตระกูล ซึ่งมีหน่วยความจำสำหรับเก็บโปรแกรมภายในชิปเป็น ROM ขนาด 4 กิโลไบต์ และหน่วยความจำสำหรับเก็บข้อมูลทั่วไปภายใน MCS-51 (RAM) เองจำนวน 128 ไบต์ มีพอร์ตขนาด 8 บิต 4 พอร์ต มีรีจิสเตอร์ในการขัดจังหวะจากภายนอกได้ 2 ชนิด สามารถรับส่งข้อมูลแบบอนุกรมผ่านทางพอร์ตสื่อสารข้อมูลแบบอนุกรม มีวงจรออสซิลเลเตอร์ เพื่อสร้างสัญญาณนาฬิกาควบคุมการทำงานในตัวเอง ส่วนเบอร์ 8751 จะมีคุณสมบัติเหมือน 8051 ทุกอย่าง ต่างกันเพียงชนิดหน่วยความจำสำหรับเก็บโปรแกรมภายในตัวของเบอร์ 8751 จะเป็น EEPROM แทนที่จะเป็น ROM ส่วนเบอร์ 8031 จะเหมือนกับเบอร์ 8051 ต่างกันเพียง 8031 จะไม่มีหน่วยความจำสำหรับเก็บข้อมูลภายในตัวเท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.4 โครงสร้างหน่วยความจำภายในของไมโครคอนโทรลเลอร์ตระกูล MCS-51

ไมโครคอนโทรลเลอร์ในตระกูล MCS-851 ทุกตัวจะแบ่งหน่วยความจำออกเป็น 2 ส่วน คือ หน่วยความจำสำหรับเก็บโปรแกรม (Program Memory) และ หน่วยความจำสำหรับเก็บข้อมูล (Data Memory) โดยหน่วยความจำสำหรับเก็บโปรแกรม จะใช้เก็บโปรแกรมควบคุมการทำงานของชิป MCS-51 บางเบอร์จะมีหน่วยความจำส่วนนี้อยู่ในตัว แต่บางเบอร์จะไม่มี ทำให้ต้องเก็บโปรแกรมไว้ในหน่วยความจำภายนอกทั้งหมด ส่วนหน่วยความจำสำหรับเก็บข้อมูล ใช้สำหรับเก็บข้อมูลระหว่างการทำงาน MCS-51 ทุกเบอร์จะมีส่วนนี้อยู่ในชิปข้อมูลจำนวนหนึ่ง แต่จะมีมากหรือน้อยเท่าใดขึ้นอยู่กับเบอร์ของชิป

หน่วยความจำสำหรับเก็บโปรแกรม ในไอซี MCS-51 จะแบ่งออกเป็น 2 ส่วน คือ หน่วยความจำสำหรับเก็บโปรแกรมภายในชิป (Internal Memory) และหน่วยความจำสำหรับเก็บโปรแกรมภายนอกชิป (External Memory) ขนาดของหน่วยความจำสำหรับเก็บโปรแกรมภายในชิป มีได้ตั้งแต่ 0 , 4 , 8 , 16 , 64 กิโลไบต์ ขึ้นอยู่กับเบอร์ของชิป หน่วยความจำโปรแกรมมีแอดเดรสเริ่มต้นที่ 0000H เมื่อซีพียูได้รับการรีเซตให้เริ่มต้นการทำงาน จะต้องมาเริ่มต้นที่แอดเดรส 0000H นี้เสมอ อย่างไรก็ตาม ในพื้นที่ของหน่วยความจำโปรแกรมไม่ว่าจะใช้งานภายในหรือภายนอกก็ตามต้องมีการสงวนพื้นที่บางตำแหน่งไว้สำหรับการบริการอินเตอร์รัปต์ 6 ประเภท ประเภทละ 8 ไบต์ ประกอบด้วย

1. พื้นที่สำหรับการบริการอินเตอร์รัปต์ 0 จากภายนอก กำหนดไว้ที่แอดเดรส 0003H
2. พื้นที่สำหรับการบริการอินเตอร์รัปต์จากไทเมอร์ 0 กำหนดไว้ที่แอดเดรส 000BH
3. พื้นที่สำหรับการบริการอินเตอร์รัปต์ 1 จากภายนอก กำหนดไว้ที่แอดเดรส 0013H
4. พื้นที่สำหรับการบริการอินเตอร์รัปต์จากไทเมอร์ 1 กำหนดไว้ที่แอดเดรส 001BH
5. พื้นที่สำหรับการบริการอินเตอร์รัปต์ของการสื่อสารอนุกรม กำหนดไว้ที่แอดเดรส 0023H
6. พื้นที่สำหรับการบริการอินเตอร์รัปต์จากไทเมอร์ 2 กำหนดไว้ที่แอดเดรส 002BH

หน่วยความจำสำหรับเก็บข้อมูลของ MCS-51 จะแบ่งออกเป็น 2 ส่วน คือ หน่วยความจำสำหรับเก็บข้อมูลภายในชิป และหน่วยความจำสำหรับเก็บข้อมูลภายนอก โดยหน่วยความจำสำหรับเก็บข้อมูลภายในชิปยังแบ่งออกเป็น 2 ส่วนย่อยดังนี้

1. ส่วนที่ใช้เก็บของมูลทั่วไป (Internal RAM) เป็นหน่วยความจำสำหรับเก็บข้อมูลที่มีอยู่ภายใน MCS-51 หน่วยความจำส่วนนี้มีไว้สำหรับเก็บข้อมูลในขณะทำงาน แบ่งออกเป็นส่วนย่อยๆ 3 ส่วน คือ ส่วนที่เป็นรีจิสเตอร์แบงค์ เป็นส่วนที่ใช้เก็บข้อมูลในการทำงานทั่วไป แบ่งออกเป็น 4 แบงค์ แบงค์ละ 8 รีจิสเตอร์ คือ R0 – R7 ส่วนที่สอง เป็นหน่วยความจำที่สามารถเข้าถึงได้ในระดับบิต และส่วนสุดท้ายคือส่วนที่สามารถเข้าถึงได้ในระดับไบต์

2. ส่วนที่ใช้เป็นรีจิสเตอร์ใช้งานเฉพาะ (Special Function Register) เป็นหน่วยความจำสำหรับเก็บข้อมูลภายใน MCS-51 ซึ่งถูกกำหนดให้เป็นรีจิสเตอร์ใช้งานเฉพาะ เพื่อควบคุมการทำงานและบอกสถานะของซีพียู เนื่องจาก MCS-51 ถูกออกแบบให้ใช้สำหรับการควบคุมระบบโดยเฉพาะ จึงทำให้มีความสามารถเฉพาะตัวหลายอย่าง ซึ่งจำเป็นต้องอาศัยวงจรภายในตัวที่มีเพิ่มขึ้นมาจากไมโครโปรเซสเซอร์ทั่วไป การควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของวงจรภายในไมโครคอนโทรลเลอร์จะกระทำผ่านรีจิสเตอร์ที่ถูกกำหนดหน้าที่ไว้แล้ว ดังนั้นหากต้องการใช้ MCS-51 ให้มีประสิทธิภาพ จึงจำเป็นต้องทราบหน้าที่การทำงานของรีจิสเตอร์ใช้งานเฉพาะแต่ละตัวให้ละเอียด รีจิสเตอร์ใช้งานเฉพาะทั้งหมดอยู่ในหน่วยความจำสำหรับเก็บของมูลภายในตัว บริเวณที่ใช้เป็นรีจิสเตอร์ใช้งานเฉพาะ

2.4.5 การติดต่อสื่อสารระหว่างไอซีโดยระบบบัส I²C

I²C ย่อมาจาก Inter-IC Communication หมายถึง การติดต่อสื่อสารระหว่างไอซีโดยบัส I²C ได้รับการพัฒนาขึ้นโดยฟิลิปส์ (Philips) ด้วยจุดมุ่งหมายหลัก คือ ต้องการให้ไอซีหรือโมดูลสามารถติดต่อสั่งงานและควบคุมภายใต้สายสัญญาณเพียง2เส้น เส้นหนึ่งคือ สายข้อมูล (สายข้อมูลอนุกรม หรือ SDA Serial Data Line) อีกเส้นหนึ่ง คือ สายสัญญาณนาฬิกา (สายสัญญาณนาฬิกาอนุกรม หรือ SCL Serial Clock Line) ที่ใช้ในการกำหนดจังหวะการทำงาน การต่อร่วมกันของอุปกรณ์บนบัส I²C ทำได้ง่ายมาก เพียงต่อสายข้อมูลและสายสัญญาณนาฬิกาของอุปกรณ์แต่ละตัวขนานหรือพ่วงกันไป ส่วนการกำหนดแอดเดรสหรือตำแหน่งสำหรับติดต่ออุปกรณ์แต่ละตัว จะใช้รหัสข้อมูลและการกำหนดสภาวะลอจิกที่ขาแอดเดรสของอุปกรณ์แต่ละตัว

2.4.5.1 คุณสมบัติโดยทั่วไปของบัส I²C

สาย SDA และ SCL เป็นสายสัญญาณ 2 ทิศทาง (Bi – Directional Line) โดยมีอัตราการถ่ายทอดข้อมูลบนบัส I²C สูงถึง 100 กิโลบิตต่อวินาทีในโหมดปกติ (Standard Mode) และสูงถึง 400 กิโลบิตต่อวินาทีในโหมดความเร็วสูง (Fast Mode) การเข้าถึงอุปกรณ์บนบัส I²C ใช้ข้อมูลในการเข้าถึง 2 ค่า คือ 7 บิต (7-Bit Addressing) หรือ 10 บิต (10-Bit Addressing)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.5.2 หลักการของระบบบัส I²C

บัส I²C ประกอบด้วยสายสัญญาณ 2 เส้น ดังที่ได้กล่าวมาแล้วคือ SDA และ SCL อุปกรณ์ที่ต่อพ่วงบนบัสสามารถมีได้มากมาย ดังนั้นจึงต้องมีการกำหนดรูปแบบของการติดต่อบนบัส เพื่อให้ผู้ใช้งานทราบว่าขณะนี้อุปกรณ์ใดติดต่อกันอยู่ และอุปกรณ์ตัวใดเป็นตัวรับหรือตัวส่ง

อุปกรณ์ที่เป็นผู้สร้างข้อมูลหรือส่งข้อมูล เรียกว่า ตัวส่ง (Transmitter)

อุปกรณ์ที่เป็นผู้รับข้อมูล เรียกว่า ตัวรับ (Receiver) ในอุปกรณ์บนบัส I²C สามารถเป็นได้ทั้งตัวรับและตัวส่ง บางอุปกรณ์ทำหน้าที่เป็นตัวรับเพียงอย่างเดียว จะไม่มีอุปกรณ์ใดบนบัส I²C ที่ทำหน้าที่เป็นตัวส่งเพียงอย่างเดียว

อุปกรณ์ที่ทำหน้าที่ควบคุมจังหวะการติดต่อบนบัส I²C เรียกว่า มาสเตอร์ (Master)

อุปกรณ์ที่ถูกควบคุมหรืออุปกรณ์ที่ต่อพ่วงเข้าไปบนบัส I²C เรียกว่า สเลฟ (Slave)

ข้อกำหนด 2 ประการสำคัญของการติดต่อบนบัส I²C คือ

1. การถ่ายทอดข้อมูลจะเกิดขึ้นได้เมื่อบัสว่างเท่านั้น

2. ในระหว่างการถ่ายทอดข้อมูล เมื่อใดก็ตามที่สาย SCL มีสถานะเป็นลอจิกสูง สายข้อมูลต้องรักษาข้อมูลไว้ อย่าให้เกิดการเปลี่ยนแปลงขึ้นเด็ดขาด มิฉะนั้น สัญญาณที่เกิดขึ้นจะได้รับการแปลความหมายเป็นสัญญาณควบคุมแทน

2.4.5.3 สภาวะที่เกิดขึ้นบนบัส I²C

สภาวะที่เกิดขึ้นมีด้วยกัน 5 สภาวะ คือ

1. บัสว่าง (Bus Not Busy) สภาวะนี้เกิดขึ้นเมื่อสถานะลอจิกบนสาย SDA และ SCL เป็นลอจิกสูงทั้งคู่ นั่นหมายความว่า การถ่ายทอดข้อมูลสามารถเริ่มต้นขึ้นได้

2. เริ่มต้นการถ่ายทอดข้อมูล (Start Data Transfer) เกิดขึ้นเมื่อสาย SDA มีการเปลี่ยนแปลงระดับลอจิกจากสูงไปต่ำ ในขณะที่สาย SCL มีสถานะลอจิกสูง เรียกสภาวะที่เกิดขึ้นนี้ว่า สภาวะเริ่มต้น (START)

3. หยุดการถ่ายทอดข้อมูล (Stop Data Transfer) เกิดขึ้นเมื่อสาย SDA มีการเปลี่ยนแปลงระดับลอจิกจากต่ำไปสูง ในขณะที่สาย SCL มีสถานะลอจิกสูง เรียกสภาวะที่เกิดขึ้นนี้ว่า สภาวะหยุด (STOP)

4. ข้อมูลคำรงอยู่บนบัส (Data Valid) สภาวะนี้เกิดขึ้นถัดจากสภาวะเริ่มต้น โดยสถานะลอจิกที่เกิดขึ้นบนสาย SDA ก็คือข้อมูลที่ทำการถ่ายทอด เมื่อสาย SCL เป็นลอจิกสูง โดยสถานะที่สาย SDA ต้องคงที่เพื่อให้อุปกรณ์รับรู้ข้อมูลในจังหวะนั้นว่าเป็น " 0 " หรือเป็น " 1 " ข้อมูลอาจเกิดการเปลี่ยนแปลงได้ขณะที่สาย SCL เป็นลอจิกต่ำ แต่เมื่อใดก็ตามที่ต้องการให้เกิดการถ่ายทอดข้อมูลอย่างสมบูรณ์ สถานะลอจิกที่ขา SDA ต้องคงที่ตลอดช่วงเวลาที่สาย SCL มีสถานะลอจิกสูง หากเกิดการเปลี่ยนแปลงสถานะลอจิกที่สาย SDA ในขณะที่สาย SCL มีลอจิกสูงอยู่นั้น อุปกรณ์มาสเตอร์ที่ทำการควบคุมการถ่ายทอดข้อมูล จะแปลความหมายเป็นสภาวะหยุดหรือสภาวะเริ่มต้นก็ได้ ทำให้ข้อมูลที่ทำการถ่ายทอดนั้นเกิดความผิดพลาดขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. รับรู้ข้อมูล (Acknowledge) เกิดขึ้นหลังจากที่การถ่ายทอดข้อมูล จากตัวส่งมายังตัวรับเกิดขึ้นอย่างสมบูรณ์ โดยตัวส่งจะทำการส่งข้อมูลมา 1 บิต เรียกว่า บิตรับรู้ (Acknowledge Bit) มีสถานะเป็นลอจิกสูง หลังจากที่ส่งข้อมูลมาครบถ้วน ส่วนอุปกรณ์มาสเตอร์จะทำการส่งสัญญาณรับรู้พิเศษซึ่งสัมพันธ์กับสัญญาณนาฬิกา เพื่อตอบสนองบิตรับรู้ที่ส่งมาจากตัวส่ง ทางด้านตัวรับจะส่งบิตรับรู้ที่มีสถานะลอจิกต่ำลงบนบัส อุปกรณ์สเลฟที่ถูกอ้างถึงในการติดต่อหรือกำลังจะติดต่ออยู่ในขณะนั้น ก็จะกำเนิดบิตรับรู้เพื่อตอบสนองให้ทราบว่าได้รับข้อมูลในแต่ละไบต์เป็นที่เรียบร้อยแล้ว

6. ในรูปที่ 2-12 เป็นไดอะแกรมเวลาที่แสดงถึงการเกิดสภาวะต่างๆ บนบัส I²C ไม่ว่าจะเป็นสภาวะบัสว่าง , เริ่มต้นถ่ายทอดข้อมูล , ถ่ายทอดข้อมูล , รับรู้ และ หยุดการถ่ายทอดข้อมูล

รูปที่ 2-12 แสดงไดอะแกรมเวลาของสถานะต่างๆ ในบัส I²C

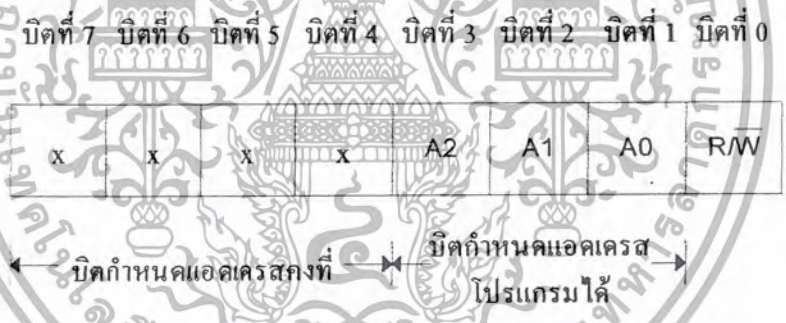
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.5.4 การทำงานบนระบบบัส I^2C

ก่อนที่จะเริ่มต้นการถ่ายทอดระหว่างอุปกรณ์ต่าง ๆ ที่ต่ออยู่บนบัส ต้องมีการอ้างถึงเสียก่อน โดยการอ้างถึงอุปกรณ์บนบัส I^2C นั้นจะมีการอ้างถึง 2 ลักษณะ คือ แบบ 7 บิต และ แบบ 10 บิต ในกรณีที่มีอุปกรณ์ต่ออยู่บนบัสไม่มาก สามารถใช้การอ้างถึงแบบ 7 บิตได้ แต่ถ้ามีอุปกรณ์ต่ออยู่บนบัสมากกว่า 127 แอดเดรส แล้ว จำเป็นต้องใช้การอ้างถึงแบบ 10 บิต โดยที่หลังจากติดต่อกับอุปกรณ์แต่ละตัวได้เรียบร้อยแล้ว ก็จะเริ่มต้นการถ่ายทอดข้อมูลกันต่อไป

1. การอ้างถึงแบบ 7 บิต

ข้อมูลไบต์แรกที่เกิดขึ้นหลังจากสภาวะเริ่มต้น คือ ข้อมูลที่ใช้ในการอ้างถึงอุปกรณ์ที่ต้องการติดต่อด้วย หรือ ข้อมูลกำหนดแอดเดรส โดยมีรูปแบบแสดงไว้ในรูปที่ 2-13 ใน 7 บิตบนรวมทั้งบิต MSB ด้วย จะเป็นข้อมูลแอดเดรสของอุปกรณ์สเลฟที่ต้องการติดต่อ โดยแบ่งเป็น บิตกำหนดแอดเดรสคงที่ (Fixed Address Bit) จำนวน 4 บิต ซึ่งข้อมูลนี้อุปกรณ์แต่ละตัวจะถูกกำหนดมาจากผู้ผลิตไม่สามารถเปลี่ยนแปลงแก้ไขได้ ถัดมาอีก 3 บิตเป็น บิตกำหนดแอดเดรสที่สามารถโปรแกรมได้ (Programmable Address Bit) โดยผู้ใช้งานต้องกำหนดสถานะลอจิกให้แก่ขา A0 – A2 ของอุปกรณ์ที่มีการเชื่อมต่อแบบบัส I^2C ส่วนในบิต LSB เป็นบิตที่ใช้กำหนดการอ่านหรือเขียนข้อมูลกับอุปกรณ์สเลฟตัวนั้นๆ หากบิต LSB เป็น “0” หมายถึงต้องการเขียนข้อมูลไปยังอุปกรณ์ตัวนั้น แต่ถ้าบิต LSB เป็น “1” จะเป็นการอ่านข้อมูลจากอุปกรณ์ตัวนั้นแทน

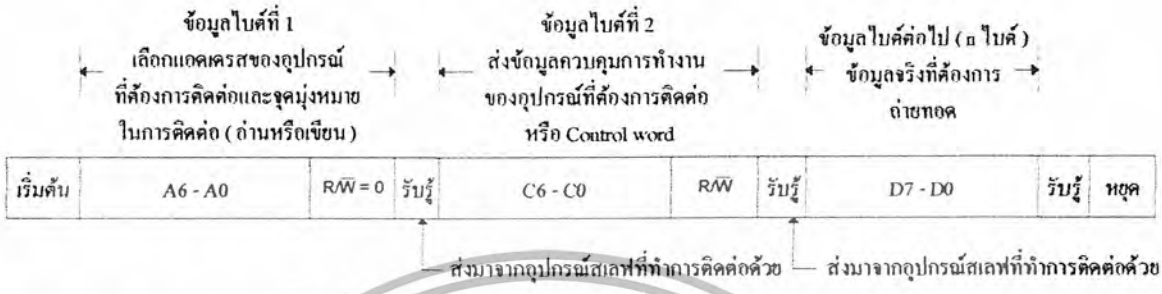


รูปที่ 2-13 แสดงรูปแบบของข้อมูลกำหนดแอดเดรสที่ใช้ในการอ้างถึงแบบ 7 บิต

ข้อมูลในไบต์ต่อมา คือ ข้อมูลควบคุม (Control Byte) ในอุปกรณ์แต่ละตัวมีการกำหนดข้อมูลควบคุมที่แตกต่างกันไป ยกตัวอย่าง ไอซีขยายพอร์ต มีข้อมูลควบคุมที่ใช้กำหนดว่า บิตใดเป็นอินพุต บิตใดเป็นเอาต์พุต ในขณะที่ไอซี ADC/DAC ต้องการข้อมูลควบคุมเพื่อกำหนดว่าจะให้ทำงานเป็นวงจร ADC หรือ ให้ทำงานเป็นวงจร DAC เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อมูลในไบต์ต่อมา คือ ข้อมูลที่ทำการถ่ายทอดจริง (Data) หลังจากที่มีการถ่ายทอดข้อมูลในแต่ละไบต์แล้ว อุปกรณ์สเลฟที่ได้รับการติดต่อต้องส่งสัญญาณรับรู้ตอบกลับมาด้วยทุกครั้ง เพื่อให้กระบวนการถ่ายทอดข้อมูลสามารถดำเนินต่อไปได้ โดยรูปที่ 2-14 แสดงรูปแบบของข้อมูลอนุกรมที่เกิดขึ้นในการติดต่อบนบัส I^2C ของการอ้างถึงแบบ 7 บิต



รูปที่2-14 แสดงรูปแบบของข้อมูลอนุกรมที่ใช้ติดต่อกับอุปกรณ์บนบัส I^2C เมื่อใช้การอ้างถึงแบบ 7 บิต

2. การอ้างถึงแบบ 10 บิต

ในการอ้างถึงแบบนี้ยังคงใช้รูปแบบข้อมูลอนุกรมที่เหมือนกับแบบ 7 บิต หากแต่จะมีข้อมูลเพิ่มเติมขึ้นมาเล็กน้อย โดยในข้อมูลไบต์แรกหลังจากเกิดสภาวะเริ่มต้น ต้องกำหนดให้ 5 บิต บนมีข้อมูลเป็น 11110 ส่วนอีก 2 บิต ถัดมาเป็นบิตแอดเดรสของอุปกรณ์ที่ต้องการจะติดต่อ ในบิต LSB ของข้อมูลไบต์แรกยังคงเป็นการกำหนดว่าต้องการอ่านหรือเขียนข้อมูลกับอุปกรณ์สเลฟตัวที่ต้องการติดต่อด้วย ข้อมูลไบต์ต่อมาเป็นข้อมูลแอดเดรสในไบต์ที่ 2 ของอุปกรณ์ที่ต้องการติดต่อด้วย ข้อมูลไบต์ถัดไปจึงเป็นข้อมูลควบคุม ข้อมูลหลังจากนั้นก็จะเป็นข้อมูลจริงที่ใช้ในการติดต่อ เช่นเดียวกับการอ้างถึงแบบ 7 บิต หลังจากการถ่ายทอดข้อมูลครบทุกไบต์แล้ว ต้องมีสภาวะรับรู้เกิดขึ้น เพื่อให้กระบวนการถ่ายทอดข้อมูลสามารถดำเนินต่อไปได้ ในรูปที่ 2.13 แสดงรูปแบบของข้อมูลอนุกรมของการอ้างถึงแบบ 10 บิต

รูปที่ 2-15 แสดงรูปแบบของข้อมูลอนุกรมที่ใช้ติดต่อกับอุปกรณ์บนบัส I^2C เมื่อใช้การอ้างถึงแบบ 10 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.6 การแปลงสัญญาณอนาลอกเป็นดิจิตอล

2.4.6.1 การแปลงสัญญาณอนาลอกเป็นดิจิตอลแบบประมาณค่าใกล้เคียง

การแปลงสัญญาณอนาลอกเป็นดิจิตอลแบบประมาณค่าใกล้เคียง (Successive Approximation ADC) เป็นวิธีที่ได้รับความนิยมสูงและมีประสิทธิภาพดี โดยสามารถอธิบายการแปลงค่าได้ดังต่อไปนี้

สมมุติว่าเป็นการแปลงค่า 4 บิต

ถ้าบิตที่ 0 เซต จะให้ค่า 1 โวลต์, ถ้าบิตที่ 1 เซต จะให้ค่า 2 โวลต์, ถ้าบิตที่ 2 เซต จะให้ค่า 4 โวลต์ และ ถ้าบิตที่ 3 เซต จะให้ค่า 8 โวลต์

ต้องการแปลงค่าสัญญาณอนาลอก 13.5 โวลต์ ให้เป็นสัญญาณดิจิตอล

ในขั้นตอนแรก จะเซตค่าของบิตที่ 3 ให้เป็น 1 ก่อน เมื่อนำไปเข้าวงจรเปรียบเทียบแล้วปรากฏว่าน้อยกว่า ค่า 13.5 โวลต์ ก็จะคงค่า 1 ของ บิตที่ 3 ไว้

ต่อมาก็ทำการเซตค่า บิตที่ 2 ให้เป็น 1 เมื่อนำไปรวมกับค่าที่เซตไว้ของบิตที่ 3 แล้วได้ 12 โวลต์ เข้าวงจรเปรียบเทียบแล้วปรากฏว่ายังคงน้อยกว่า 13.5 โวลต์ ก็ยังคงค่า 1 ของบิตที่ 2 ไว้

ต่อมาก็ทำการเซตค่า บิตที่ 1 ให้เป็น 1 เมื่อนำไปรวมกับค่าที่ผ่านมา แล้วได้ 14 โวลต์ เข้าวงจรเปรียบเทียบ แล้วปรากฏว่ามากกว่า 13.5 โวลต์ ก็จะทำการเคลียร์บิตที่ 1 ซะ ตอนนี้ค่าโวลต์ที่ได้ จะเป็น 12

ในขั้นตอนต่อมา ก็ทำการเซตค่าบิตที่ 0 ให้เป็น 1 เมื่อนำไปรวมกับค่าที่ผ่านมา แล้วจะได้ 13 โวลต์ เข้าวงจรเปรียบเทียบแล้วปรากฏว่า น้อยกว่า 13.5 โวลต์ ก็จะคงค่า 1 ของบิตที่ 0

ดังนั้นค่าที่แปลงได้ก็จะเป็น 1101

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.6.2 ข้อมูลเบื้องต้นของไอซีแปลงสัญญาณอนาลอกดิจิตอล (CS 5525)

เป็นไอซีแปลงสัญญาณที่มีความสามารถสูง โดยมีรายละเอียดคุณสมบัติทางเทคนิคดังนี้

1. ใช้ชิพของ CRYSTAL เบอร์ CS5525 ที่ประสิทธิภาพการทำงานดี สัญญาณรบกวนต่ำ มีวงจรส่วน ANALOG ที่สมบูรณ์แบบมี INPUT คือ AIN+, AIN- , REF+, REF- เหมาะอย่างยิ่งกับการประยุกต์ใช้งานที่ต้องการ

2. คุณภาพและเสถียรภาพสูง

3. ภายในมี Instument Amp ที่สามารถโปรแกรม Gain (PGA) เป็นแบบชอปเปอร์แอมป์ ที่มีเสถียรภาพสูง

4. ฟังก์ชั่นการแปลงสัญญาณ ADC ใช้วิธีการแปลงแบบอินทิเกรตในระดับสูงแบบเดลต้า-ซิกม่า ที่ให้ความผิดพลาดเชิงเส้นต่ำเพียง 0.0015 %FS โดยปราศจากสัญญาณรบกวน

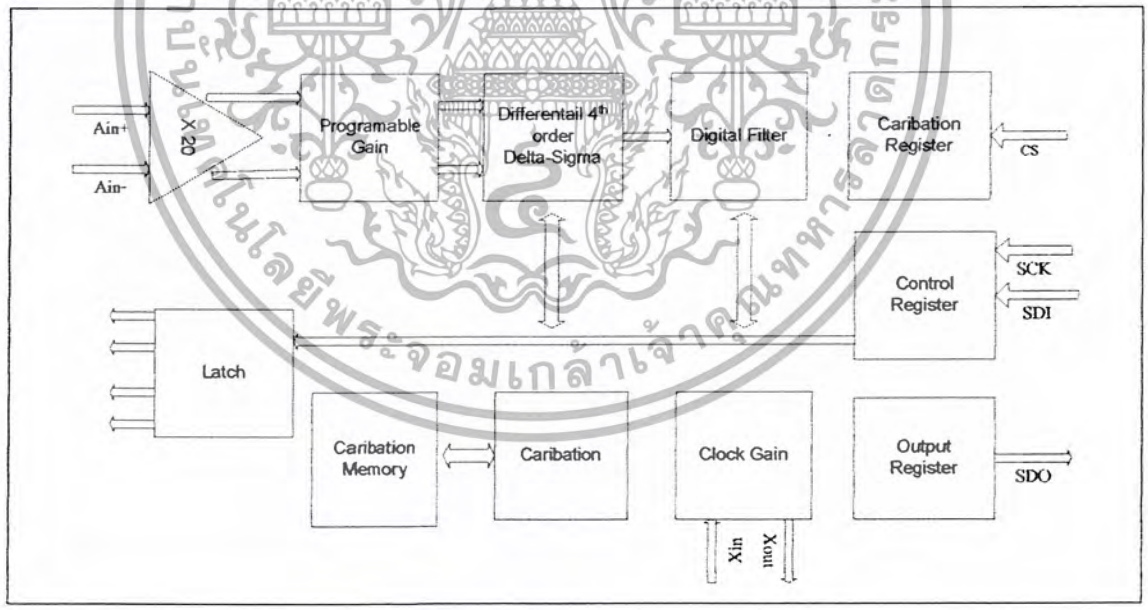
5. สามารถวัดสัญญาณทาง INPUT ได้ทั้งแบบ Differential Mode และแบบ Commond Mode

6. ย่านการวัดเลือกได้ตั้งแต่ 25mV , 55mV , 100mV , 1V , 2.5V และ 5V

7. OUTPUTของสัญญาณเป็นแบบ 4 บิทแลตช์ .. อินเตอร์เฟสกับอุปกรณ์ภายนอกแบบอนุกรม 4 สาย

8. การ Calibrate ระบบสามารถกระทำได้ที่ตัวไอซีจากการกำหนดในรีจิสเตอร์อ่าน/เขียน

9. กินกำลังงานต่ำเพียง 4 mW.



รูปที่ 2-16 แสดงโครงสร้างภายในของ CS 5525

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 ทฤษฎีที่ใช้ในการแสดงผลและเก็บข้อมูล

2.5.1 การแสดงผลทางหน้าจอแสดงผลแบบผลึกเหลว (LCD)

2.5.1.1 รายละเอียดเกี่ยวกับ LCD

ในตัว LCD จะมีส่วนประกอบหลักๆ 3 ส่วน ดังนี้

1. ตัวแสดงผล (Display) ภายในเป็นผลึกเหลวที่สามารถแสดงผลให้เห็นโดยอาศัยแสงจากภายนอก ดังนั้นจึงต้องอาศัยมุมในการมองข้อมูลที่แสดงผลบนจอ LCD

2. ตัวควบคุม (Controller) เป็นตัวรับข้อมูลจากอุปกรณ์ภายนอกมาควบคุมการทำงานของ LCD เช่น ลบจอภาพ แสดงตัวอักษร หรือเลื่อนเคอร์เซอร์ เป็นต้น ตัวควบคุมนี้ใช้ชิปควบคุมโดยเฉพาะ ชิปที่นิยมใช้ คือ เบอร์ HD44780 และ HD61830 โดย HD44780 จะใช้ควบคุม LCD แบบอักขระ ส่วน HD61830 ใช้ควบคุม LCD แบบกราฟิก

3. ตัวขับ (Driver) เป็นตัวรับสัญญาณจากตัวควบคุมมาขับให้ตัวแสดงผลแสดงข้อมูลตามที่กำหนด ชิปที่ใช้ทำหน้าที่เป็นตัวขับนี้ ได้แก่ เบอร์ HD44100H และ MSM5259 เป็นต้น

2.5.1.2 โครงสร้างภายในของตัวควบคุม LCD

ในการใช้งาน LCD จำเป็นต้องทำความเข้าใจเกี่ยวกับโครงสร้างและคำสั่งที่ใช้ในการควบคุมให้ดีเสียก่อน โดยส่วนต่างๆ ภายในของชิปควบคุม LCD ที่ใช้ใน LCD แบบอักขระ ประกอบด้วย

1. บัฟเฟอร์อินพุตเอาต์พุต เป็นส่วนที่ใช้ในการติดต่อรับส่งข้อมูลกับอุปกรณ์ภายนอก เพื่อที่จะถ่ายทอดข้อมูลเข้าออกภายในตัวควบคุม

2. รีจิสเตอร์คำสั่ง (Instruction Register : IR) เป็นรีจิสเตอร์ที่ใช้รับข้อมูลคำสั่งจากอุปกรณ์ภายนอก เพื่อนำไปควบคุมการแสดงผล

3. รีจิสเตอร์ข้อมูล (Data Register : DR) เป็นรีจิสเตอร์ที่ใช้รับข้อมูลจากอุปกรณ์ภายนอก เพื่อถ่ายทอดต่อไปยังหน่วยความจำที่ทำหน้าที่เก็บข้อมูลแสดงผล หรือนำข้อมูลไปสร้างตัวอักษรเพิ่มเติมในแรมเก็บตัวอักษร

4. แรมเก็บข้อมูลแสดงผล (Display Data RAM : DDRAM) เป็นหน่วยความจำแรมที่ทำหน้าที่เก็บข้อมูลที่มาจากรีจิสเตอร์ DR โดยตัวควบคุมจะนำข้อมูลใน DDRAM นี้ไปเปิดตาราง (Look-Up Table) ของตัวอักษรที่เก็บไว้ในหน่วยความจำรอมและแรมเก็บตัวอักษรเพื่อนำไปแสดงที่ตัวแสดงผล

5. รอมเก็บตัวอักษร (Character Generator ROM : CGROM) เป็นหน่วยความจำรอมที่ใช้เก็บข้อมูลตัวอักษรหรือสัญลักษณ์ที่สามารถอ่านออกไปแสดงที่ตัวแสดงผลได้ มีขนาด 7200 บิต โดยจะถูกอ่านด้วยค่าของข้อมูลใน DDRAM

6. แรมเก็บตัวอักษร (Character generator RAM : CGRAM) เป็นหน่วยความจำแรมที่ใช้เก็บตัวอักษรที่มีการสร้างเพิ่มเติมขึ้นใหม่ ในกรณีที่ตัวอักษรใน CGROM ไม่เพียงพอ มีขนาด 512 บิต การเขียน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และอ่านค่าไปใช้นั้นทำได้เช่นเดียวกับ CGROM คือ เขียนข้อมูลลงใน DDRAM แล้วตัวควบคุมจะมาอ่านค่าจาก CGRAM เอง

7. แฟลก BUSY เป็นส่วนที่ทำหน้าที่แจ้งสถานะการทำงานของตัวควบคุมให้อุปกรณ์ภายนอกทราบว่า ตัวควบคุมพร้อมที่จะรับข้อมูลหรือคำสั่งหรือไม่ ดังนั้นก่อนการส่งข้อมูลหรือคำสั่งมายังตัวควบคุมจะต้องตรวจสอบสถานะของแฟลก BUSY นี้เสียก่อน

2.5.1.3 หน้าที่การทำงานของขาต่างๆ ของ LCD ขนาด 16 ตัวอักษร 1 บรรทัด (LCD 16x1)

LCD 16x1 มีขาต่อใช้งานทั้งสิ้น 14 ขา โดยรายละเอียดการทำงานของแต่ละขามีดังนี้

1. V_{ss} (ขา 1) : ต่อกราวด์
2. V_{DD} (ขา 2) : ต่อไฟเลี้ยง + 5 โวลต์
3. V_O (ขา 3) : เป็นขาอินพุตรับแรงดันเพื่อปรับความเข้มของการแสดงผล
4. RS (ขา 4) : เป็นขาอินพุตใช้ในการแยกชนิดของข้อมูลที่ทำการประมวลผลในขณะนั้นว่าเป็นคำสั่งสำหรับรีจิสเตอร์ IR หรือเป็นข้อมูลสำหรับรีจิสเตอร์ DR โดยถ้าขานี้เป็น "0" ข้อมูลที่ส่งมาจะเป็นคำสั่ง แต่ถ้าขานี้เป็น " 1 " ข้อมูลที่ส่งมาจะเป็นข้อมูลสำหรับการแสดงผล
5. R/W (ขา 5) : เป็นขาที่ใช้เลือกการอ่านหรือเขียนข้อมูลกับ LCD ถ้าเป็น "0" เป็นการกำหนดให้เขียนข้อมูล แต่ถ้าเป็น " 1 " จะเป็นการอ่านข้อมูล
6. E (ขา 6) : เป็นขาอีนาเบิลให้ LCD ทำงาน
7. D0 – D7 (ขา 7 – 14) : เป็นขาที่ใช้เป็นทางผ่านของข้อมูลระหว่าง LCD กับอุปกรณ์ภายนอกขนาด 8 บิต

2.5.1.4 คำสั่งสำหรับควบคุม LCD

คำสั่งควบคุม LCD ของชิปควบคุม ที่สำคัญมี 10 คำสั่งดังนี้

1. คำสั่งเคลียร์ตัวแสดงผล (Clear Display) มีข้อมูลคำสั่งเป็น 01H เป็นคำสั่งที่ใช้เขียนข้อมูลช่องว่างเข้าไปใน DDRAM ทั้งหมด
2. คำสั่ง Return home ต้องกำหนดให้บิต 1 ของข้อมูลเป็น "1" เป็นคำสั่งให้เคอร์เซอร์เคลื่อนที่กลับไปยังตำแหน่งซ้ายสุดของจอแสดงผลแต่ข้อมูลบนจอแสดงผลไม่เปลี่ยนแปลง นั่นคือข้อมูลคำสั่งนี้จะเป็น 02H หรือ 03H ก็ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. คำสั่งเลือกโหมดการป้อนข้อมูล (Entry Mode Set) มีรายละเอียดของรูปแบบข้อมูลคำสั่งดังรูปที่ 2-17

บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
0	0	0	0	0	1	I/D	S

รูปที่ 2-17 แสดงรายละเอียดของรูปแบบข้อมูลคำสั่งเลือกโหมดการป้อนข้อมูล

บิต S เป็นบิตที่ใช้ในการกำหนดลักษณะของการแสดงผล เมื่อมีการป้อนข้อมูล ถ้าหากบิต S เป็น "1" เมื่อเกิดข้อมูลใหม่บนจอแสดงผล ตัวเคอร์เซอร์จะอยู่กับที่ แต่อักษรข้อมูลเดิมจะถูกดันไปทางซ้าย แต่หากบิตนี้เป็น "0" เมื่อเกิดข้อมูลใหม่ตัวเคอร์เซอร์จะเลื่อนไปทางขวามือ

บิต I/D เป็นบิตที่ใช้ในการกำหนดว่า เมื่อเขียนหรืออ่านข้อมูลแล้ว ทำให้แอดเดรสของ DDRAM เพิ่มขึ้นหรือลดลงหนึ่งแอดเดรส โดยถ้าบิตนี้เป็น "1" แอดเดรสของDDRAM จะเพิ่มขึ้นแต่ถ้าเป็น "0" แอดเดรสของ DDRAM จะลดลง

4. คำสั่งควบคุมการแสดงผล มีรายละเอียดของรูปแบบข้อมูลคำสั่งดังรูปที่ 2-18

บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
0	0	0	0	1	D	C	B

รูปที่ 2-18 แสดงรายละเอียดของรูปแบบข้อมูลคำสั่งควบคุมการแสดงผล

บิต D ใช้ควบคุมการเปิดปิดจอแสดงผล ถ้าบิตนี้เป็น "1" จะเป็นการเปิดจอแสดงผล ถ้าเป็น "0" จะเป็นการปิดจอแสดงผล

บิต C ใช้ควบคุมการแสดงตัวเคอร์เซอร์บนจอแสดงผล ถ้าต้องการให้มีเคอร์เซอร์แสดงผลบนจอแสดงผล ต้องกำหนดให้บิตนี้เป็น "1" ถ้ากำหนดให้เป็น "0" จะเป็นการปิดเคอร์เซอร์ หรือไม่แสดงเคอร์เซอร์

บิต B ใช้ควบคุมการกระพริบของเคอร์เซอร์ ถ้าบิตนี้เป็น "1" เคอร์เซอร์จะกระพริบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คำสั่งควบคุมการเลื่อนเคอร์เซอร์และข้อมูลตัวอักษร มีรายละเอียดของรูปแบบข้อมูล คำสั่งดังรูปที่ 2-19

บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
0	0	0	1	S/C	R/L	*	*

รูปที่ 2-19 แสดงรายละเอียดของรูปแบบข้อมูลคำสั่งควบคุมการเลื่อนเคอร์เซอร์และข้อมูลตัวอักษร

การควบคุมการเลื่อนเคอร์เซอร์และตัวอักษรบนจอแสดงผลขึ้นอยู่กับการกำหนดบิต S/C และ R/L ซึ่งสามารถสรุปได้ดังนี้

ถ้า S/C เป็น "0" และ R/L เป็น "0" จะเป็นการเลื่อนเคอร์เซอร์ไปทางซ้าย

ถ้า S/C เป็น "0" และ R/L เป็น "1" จะเป็นการเลื่อนเคอร์เซอร์ไปทางขวา

ถ้า S/C เป็น "1" และ R/L เป็น "0" จะเป็นการเลื่อนตัวอักษรใหม่ไปทางซ้าย

ถ้า S/C เป็น "1" และ R/L เป็น "1" จะเป็นการเลื่อนตัวอักษรใหม่ไปทางขวา

คำสั่งกำหนดฟังก์ชั่นการทำงาน มีรายละเอียดของรูปแบบข้อมูลคำสั่งดังรูปที่ 2-20

บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
0	0	1	DL	N	F	*	*

รูปที่ 2-20 แสดงรายละเอียดของรูปแบบข้อมูลคำสั่งกำหนดฟังก์ชั่นการทำงาน

บิต DL ใช้กำหนดจำนวนบิตที่ใช้ติดต่อส่งผ่านข้อมูล ถ้าบิตนี้เป็น "0" จะเป็นการติดต่อแบบ 4 บิต แต่ถ้าบิตนี้เป็น "1" จะเป็นแบบ 8 บิต

บิต N ใช้กำหนดจำนวนบรรทัดของการแสดงผล ถ้าเป็น "0" จะแสดงผล 1 บรรทัด แต่ถ้าเป็น "1" จะแสดงผล 2 บรรทัด ในกรณีที่จอแสดงผลสามารถแสดงผลได้มากกว่า 2 บรรทัด และต้องการให้แสดงผลมากกว่า 2 บรรทัด ก็ให้กำหนดบิต N นี้เป็น "1"

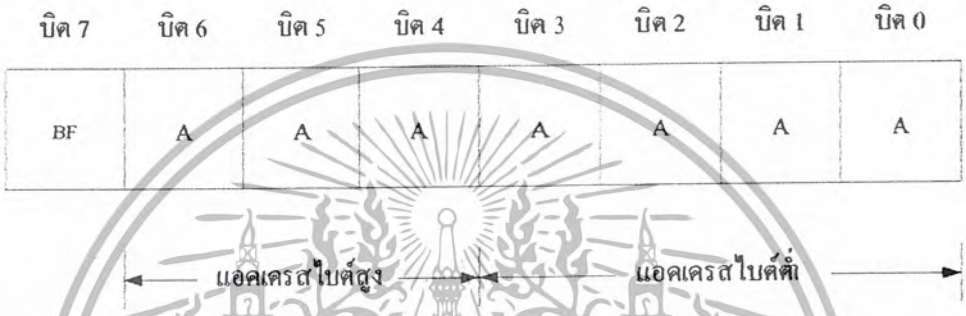
บิต F ใช้เลือกความละเอียดของตัวอักษรในการแสดงผล ถ้าบิตนี้เป็น "0" จะเป็นการแสดงผลแบบ 5 x 7 จุด และถ้าเป็น "1" จะเป็นการแสดงผลแบบ 5 x 10 จุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. คำสั่งเลือกแอดเดรสของ CGRAM เมื่อต้องการกำหนดแอดเดรสของ CGRAM ต้องกำหนดให้บิต 7 เป็น "0" บิต 6 เป็น "1" ส่วนอีก 6 บิตที่เหลือจะแทนด้วยค่าแอดเดรสของ CGRAM โดยจะต้องทำการกำหนดแอดเดรสด้วยคำสั่งนี้ก่อนที่จะทำการอ่านหรือเขียนข้อมูลให้ CGRAM โดยแอดเดรสของ CGRAM อยู่ที่ 00H-3FH

6. คำสั่งเลือกแอดเดรสของ DDRAM ใช้ในการเลือกแอดเดรสของ DDRAM ก่อนที่จะทำการอ่านหรือเขียนข้อมูล โดยบิต 7 ต้องเป็น "1" และข้อมูลอีก 7 บิตที่เหลือจะเป็นค่าแอดเดรสของ DDRAM ซึ่งแอดเดรสของ DDRAM จะอยู่ระหว่าง 80H – 0FFH

คำสั่งอ่านแฟลก BUSY และแอดเดรส มีรายละเอียดของรูปแบบข้อมูลคำสั่งดังรูปที่ 2-21



รูปที่ 2-21 แสดงรายละเอียดของรูปแบบข้อมูลคำสั่งอ่านแฟลก BUSY และแอดเดรส

เป็นคำสั่งที่ใช้อ่านแฟลก BUSY (BF) โดยแฟลกนี้จะเป็นตัวบอกสถานะของตัวควบคุม LCD ว่าพร้อมจะรับข้อมูลอยู่หรือไม่ ถ้าหากบิต BF เป็น "0" แสดงว่าตัวควบคุม LCD พร้อมที่จะรับข้อมูลหรือคำสั่ง แต่ถ้าเป็น "1" แสดงว่าขณะนี้ตัวควบคุม LCD ยังอยู่ในกระบวนการทำงานยังไม่พร้อมที่จะรับข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.1.5 การเขียนคำสั่งและข้อมูลให้แก่ LCD

ในการเขียนข้อมูลเพื่อควบคุม LCD ให้แสดงผลตามที่ผู้ใช้งานต้องการ ต้องส่งคำสั่ง (Instruction) แล้วกำหนดโหมดการทำงานให้แก่ LCD ก่อน จากนั้นจึงค่อยส่งข้อมูล (Data) ที่ต้องการแสดงผล เนื่องจากบัสข้อมูลของ LCD มี 8 เส้น คือ D0 – D7 และใช้เป็นทางผ่านของทั้งคำสั่งและข้อมูล ดังนั้นในการส่งคำสั่งและข้อมูลจึงต้องอาศัยการกำหนดสัญญาณลอจิกที่ขา RS

เมื่อต้องการเขียนหรืออ่านข้อมูลใน CGRAM และ DDRAM เริ่มต้นต้องกำหนดแอดเดรสที่ต้องการอ่านหรือเขียนก่อน โดยใช้คำสั่งเลือกแอดเดรส จากนั้นกำหนดให้ขา RS เป็น "1" เพื่อแจ้งให้ตัวควบคุมทราบว่าข้อมูลที่ปรากฏต่อไปนี้จะเป็นข้อมูลปกติไม่ใช่ข้อมูลคำสั่ง ในกรณีที่ต้องการอ่านข้อมูลจะต้องกำหนดให้ขา R/W เป็น "1" ข้อมูลขนาด 8 บิต ก็จะปรากฏบนบัสข้อมูล โดยข้อมูลที่อ่านออกมาได้จะเป็นข้อมูลจากแอดเดรสของ CGRAM หรือ DDRAM ตามที่ต้องการ

2.5.1.6 จังหวะการทำงานของ LCD

ในการติดต่อกับ LCD จะต้องมีการหน่วงเวลาหลังจากที่ทำการส่งรหัสคำสั่งหรือข้อมูล เนื่องจากต้องรอให้คอนโทรลเลอร์ภายใน LCD แปลความหมายของรหัสคำสั่งและทำงานตามคำสั่งให้เรียบร้อยก่อน จากนั้นจึงจะรับข้อมูลหรือดำเนินการต่อไป

2.5.2 การส่งผ่านข้อมูลด้วยพอร์ตอนุกรม (Serial Port)

2.7.2.1 แนะนำพอร์ตอนุกรม

ในไมโครคอนโทรลเลอร์ตระกูล MCS 51 มีวงจรสื่อสารอนุกรมแบบฟูลดูเพล็กซ์ 1 ชุด (วงจรสื่อสารที่สามารถทำการรับและส่งข้อมูลในลักษณะ 2 ทิศทางได้ในเวลาเดียวกัน) โดยใช้การสื่อสารข้อมูลแบบอะซิงโครนัส (การรับส่งข้อมูลโดยไม่จำเป็นต้องมีสัญญาณนาฬิการ่วมด้วยแต่จะใช้การกำหนดค่าอัตราเร็วในการรับและส่งข้อมูลให้มีค่าเท่ากัน ซึ่งเรียกว่า อัตราบอด มีหน่วยเป็น บิตต่อวินาที)

2.7.2.2 รีจิสเตอร์ที่เกี่ยวข้องกับการทำงานของพอร์ตอนุกรมใน MCS-51

รีจิสเตอร์ที่เกี่ยวข้องกับการทำงานของพอร์ตอนุกรม มีอยู่ 2 ตัว คือ

1. SBUF เป็นรีจิสเตอร์ขนาด 8 บิต มีแอดเดรสอยู่ที่ 99H เป็นเสมือนที่พักของข้อมูลก่อนที่จะมีการส่งออกหรือรับเข้า ถ้าจะทำการส่งข้อมูลออก พอร์ตอนุกรมจะทำการส่งข้อมูลที่อยู่ใน SBUF ออกเท่านั้น ส่วนในการรับข้อมูลเข้า พอร์ตอนุกรมก็จะรับข้อมูลเข้ามาเก็บไว้ที่ SBUF เท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. SCON เป็นรีจิสเตอร์ขนาด 8 บิต มีแอดเดรสอยู่ที่ 98H สามารถเข้าถึงได้ในระดับบิต มีรายละเอียดการทำงานดังรูปที่ 2-22

บิต 7	บิต 6	บิต 5	บิต 4	บิต 3	บิต 2	บิต 1	บิต 0
SM0	SM1	SM2	REN	TB8	RB8	TI	RI

รูปที่ 2-22 แสดงรายละเอียดการทำงานของรีจิสเตอร์ SCON

บิต SM0 – SM1 (Serial Port Mode Bit 0 – 1) : ใช้ในการเลือกโหมดการทำงานของพอร์ตอนุกรม

บิต SM2 : ใช้ในการอีนาเบิลการสื่อสารในแบบมัลติโปรเซสเซอร์ (Multiprocessor) ในการทำงานของโหมด 2 และ โหมด 3 ของพอร์ตอนุกรม โดยถ้าบิตนี้เป็น "1" บิต RI จะไม่แอกตีฟถ้าบิตที่ 9 ที่รับเข้ามาเป็น "0" (ข้อมูลบิตที่ 9 จะถูกเก็บไว้ที่บิต RB8) ส่วนในการทำงานในโหมด 1 ถ้าบิตนี้เซต บิต RI จะไม่แอกตีฟถ้ายังไม่ได้รับบิตหยุด ส่วนในโหมด 0 บิตนี้ไม่มีการใช้งาน

บิต REN (Enable Serial Reception) : ใช้ในการอีนาเบิลการรับข้อมูลของพอร์ตอนุกรม ทำการเซตและเคลียร์ด้วยกระบวนการทางซอฟต์แวร์ ถ้าต้องการให้มีการรับข้อมูลต้องเซตบิตนี้ให้เป็น "1"

บิต TB8 : ใช้สำหรับเก็บข้อมูลบิตที่ 9 ที่ต้องการส่งออกไป ในการทำงานในโหมด 2 และโหมด 3 เซต และเคลียร์ด้วยกระบวนการทางซอฟต์แวร์

บิต RB8 : ใช้สำหรับรับข้อมูลบิตที่ 9 ที่เข้ามาในการทำงานในโหมด 2 และโหมด 3 แต่ถ้าหากพอร์ตอนุกรมทำงานอยู่ในโหมด 1 และบิต SM2 เป็น "0" ข้อมูลที่บิต RB8 จะเป็นข้อมูลของบิตหยุด (Stop Bit) สำหรับในการทำงานในโหมด 0 บิตนี้จะไม่ใช้งาน บิต RB8 นี้สามารถเซตและเคลียร์ได้ด้วยกระบวนการทางซอฟต์แวร์

บิต TI (Transmit Interrupt Flag) : ใช้ในการแสดงการเกิดอินเตอร์รัปต์เมื่อมีการส่งข้อมูลออกจากพอร์ตอนุกรม สามารถเซตได้ด้วยกระบวนการทางฮาร์ดแวร์เมื่อทำการส่งข้อมูลบิตที่ 8 ไปเรียบร้อยแล้วในการทำงานในโหมด 0 ส่วนในการทำงานในโหมดอื่นๆ บิตนี้จะเซตเมื่อมีการเริ่มต้นส่งบิตหยุดออกไป การเคลียร์บิตนี้ต้องใช้กระบวนการทางซอฟต์แวร์เท่านั้น

บิต RI (Receive Interrupt Flag) : ใช้ในการแสดงการเกิดอินเตอร์รัปต์เมื่อมีการรับข้อมูลเข้าสู่พอร์ตอนุกรม สามารถเซตได้ด้วยกระบวนการทางฮาร์ดแวร์เมื่อทำการรับข้อมูลบิตที่ 8 เรียบร้อยแล้วในการทำงานในโหมด 0 ส่วนในการทำงานในโหมดอื่นๆ บิตนี้จะเซตเมื่อรับบิตหยุดของข้อมูลอนุกรมไปได้ครึ่งทางแล้ว ยกเว้นในกรณีที่บิต SM2 มีการเซตบิตนี้จะเซตได้ก็ต่อเมื่อได้รับบิตหยุดหรือบิตที่ 9 อย่างสมบูรณ์แล้ว การเคลียร์บิตนี้ต้องใช้กระบวนการทางซอฟต์แวร์เท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5.2.3 โหมดการทำงานของพอร์ตอนุกรมใน MCS-51

พอร์ตอนุกรมในไมโครคอนโทรลเลอร์ สามารถเลือกโหมดการทำงานได้ 4 โหมด คือ

1. โหมด 0 เป็นการกำหนดให้พอร์ตอนุกรมทำงานในลักษณะชิฟต์รีจิสเตอร์ (Shift register)
2. โหมด 1 เป็นการกำหนดให้เป็น UART ขนาด 8 บิต โดยสามารถเลือกอัตราบอดได้
3. โหมด 2 เป็นการกำหนดให้เป็น UART ขนาด 9 บิต โดยมีอัตราบอดคงที่
4. โหมด 3 เป็นการกำหนดให้เป็น UART ขนาด 9 บิต โดยสามารถเลือกอัตราบอดได้

การเลือกโหมดการทำงานของวงจรพอร์ตอนุกรม สามารถกระทำได้โดยการกำหนดข้อมูลให้แก่บิต SM0 และ SM1 ในรีจิสเตอร์ SCON

2.5.2.4 อัตราบอดของพอร์ตอนุกรมใน MCS-51

ในการทำงานโหมด 0 อัตราบอด จะมีค่าคงที่ เท่ากับ

อัตราบอด = ความถี่ของสัญญาณนาฬิกา / 12 หน่วยเป็น บิต ต่อ วินาที

ในการทำงานโหมด 1 และ โหมด 3 สามารถเลือกแหล่งกำเนิดอัตราบอดได้จากอัตราการเกิดโอเวอร์โฟลวของ ไทเมอร์ 1 โดยจะต้องใช้ค่าของบิต SMOD ในรีจิสเตอร์ PCON มาพิจารณาประกอบด้วย โดยสามารถคำนวณหาอัตราบอดได้จาก

$$\text{อัตราบอด} = \left(2^{\text{ค่าของบิต SMOD}} / 32 \right) \times \left(\text{ความถี่ของสัญญาณนาฬิกา} / \{ 12 \times [256 - TH_1] \} \right)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่2-4 การเลือกอัตราบอดของวงจรพอร์ตอนุกรมในไมโครคอนโทรลเลอร์ MCS-51

อัตราบอด (บิตต่อวินาที : bps)	ความถี่ สัญญาณนาฬิกา	SMOD	ไทเมอร์ 1		
			C/T	โหมด	ค่ารีโหลด
โหมด 0 : สูงสุด 1 MHz	12 MHz	X	X	X	X
โหมด 2 : สูงสุด 375KHz	12 MHz	1	X	X	X
โหมด 1,3 : 62.5 KHz	12 MHz	1	0	2	FFH
19.2K (19,200)	11.0592 MHz	1	0	2	FDH
9.6K (9,600)	11.0592 MHz	0	0	2	FDH
4.8K (4,800)	11.0592 MHz	0	0	2	FAH
2.4K (2,400)	11.0592 MHz	0	0	2	F4H
1.2K (1,200)	11.0592 MHz	0	0	2	E8H
137.5	11.0592 MHz	0	0	2	1DH
110	6 MHz	0	0	2	72H
110	12 MHz	0	0	1	FEEBH

ในการทำงานโหมด 2 การกำหนดอัตราบอดจะขึ้นกับค่าของบิต SMOD ในรีจิสเตอร์ PCON โดยสามารถคำนวณหาอัตราบอดได้จาก

$$\text{อัตราบอด} = (2^{\text{ค่าของบิต SMOD}} / 64) \times \text{ความถี่ของสัญญาณนาฬิกา}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่3

การออกแบบ

3.1 การออกแบบสร้างหม้อแปลงจ่ายกระแส

3.1.1 พิกัดของหม้อแปลงจ่ายกระแสที่ต้องการออกแบบ

จากข้อมูลมาตรฐานการทดสอบสายเคเบิลที่ขนาดสายต่างๆ จะได้ว่า

กำลังไฟฟ้า	10 KVA, 1ϕ
แรงดันไฟฟ้าขาเข้า	260 V
แรงดันต่อรอบ (volt/turn)	5.2 Volt per Turn
ความถี่	50 Hz
ความหนาแน่นเส้นแรงแม่เหล็กสูงสุด (B_{max})	1.75 Tesla

ถ้าคิดว่าจ่ายกระแสไฟฟ้าให้กับภาระได้เท่ากับกระแสที่พิกัด (2000 A) จึงคิดว่าควรใช้ขดลวดจำนวน 4 ชุด โดยแต่ละชุดมีการต่อแบบ Tapping

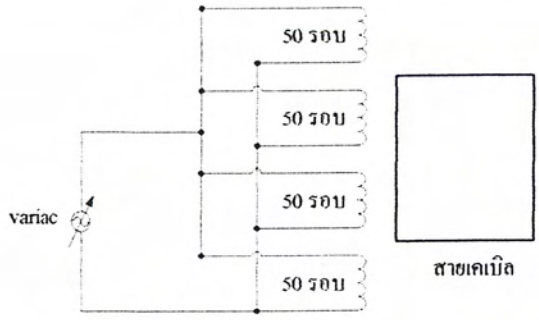
ดังนั้นแต่ละชุดจะมีจำนวนขดลวด 260/5.2 = 50 รอบ

ความสัมพันธ์การต่อกันของขดลวดแต่ละชุดกับแรงดันต่อรอบ (Volt per Turn) และกระแสที่พิกัดแสดงได้ดังนี้

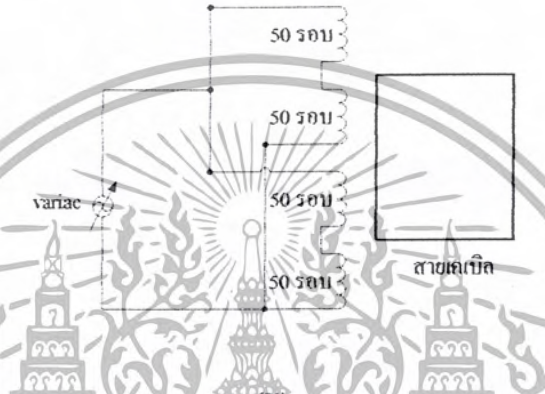
ตารางที่3-1 *ความสัมพันธ์ระหว่างการ TAPPING กับ แรงดันต่อรอบ (volt per turn)*

ลักษณะการต่อขดลวด	จำนวนขดลวดรวม (รอบ)	E/T (volt/turn)	กระแสที่พิกัด (A)
อนุกรม	200	1.3	7692.30
ขนาด 2 ชุด/ อนุกรม 2ชุด	100	2.6	3846.15
ขนานกันหมด	50	5.2	1923.08

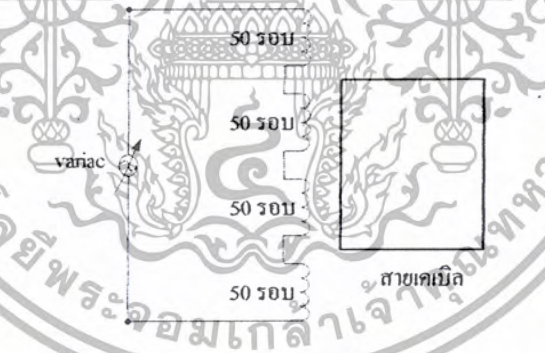
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



(ข)



(ค)

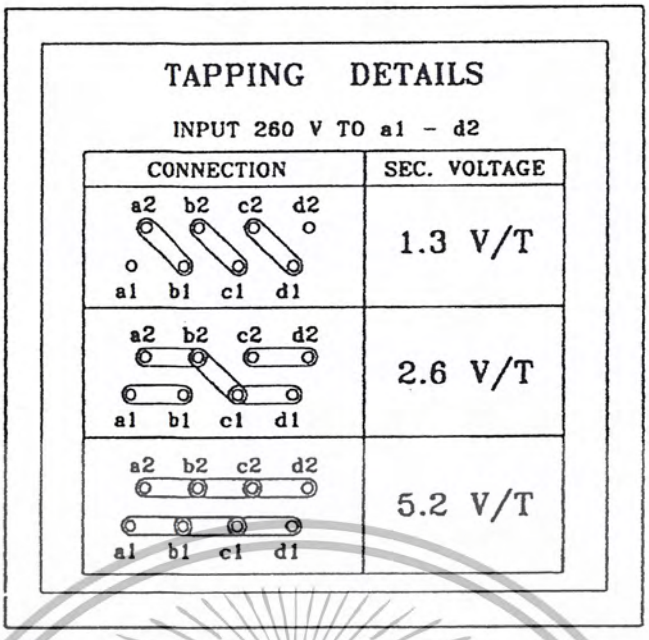
***รูปที่ 3-1** แสดงการต่อขดลวดแบบต่าง ๆ*

(ก) แสดงการต่อขดลวดที่ 5.2 V/T

(ข) แสดงการต่อขดลวดที่ 2.6 V/T

(ค) แสดงการต่อขดลวดที่ 1.3 V/T

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3-2 แสดงความสัมพันธ์ระหว่างการ TAPPING กับ แรงดันต่อรอบ (Volt per Turn)

3.1.2 การเลือกแกนเหล็ก

จากสมการ

$$\frac{E}{N} = 4.44 f \cdot A_c B_{max} \qquad (3.1)$$

จะได้ $$A_c = \frac{5.2 \times 10^4}{4.44 \times 50 \times 1.75}$$

$$= 133.8 \text{ cm.}^2$$

เลือกใช้แกนเหล็ก $9 \times 15 = 135 \text{ cm.}^2$

$$135 \times s.f = 135 \times 0.97 \approx 131 \text{ cm.}^2$$

ดังนั้น เลือกใช้แกนเหล็กขนาด $90 \times 150 \text{ mm.}^2$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.3 เลือกขนาดขดลวดและการพันขดลวด

จากสมการ $$S = IV \tag{3.2}$$

$$I = \frac{10 \times 10^3}{260}$$

$$= 38.5 \text{ A}$$

จากสมการความหนาแน่นของกระแสไฟฟ้าต่อพื้นที่หน้าตัด

$$J = \frac{I}{A} \tag{3.3}$$

เลือกใช้ $J = 1.85$ A/mm.^{2}

จะได้ขนาดพื้นที่หน้าตัดของขดลวด

$$A = \frac{38.5}{1.85}$$

$$\approx 20.8 \text{ mm.}^2$$

เลือกขนาดของขดลวด 2.6×8 mm.^{2}

กำหนดการพันขดลวด

ใช้ 4 ชั้น โดยชั้นที่ 1- 3 = 13 รอบ

ชั้นที่ 4 = 11 รอบ

ความกว้างของขดลวด 8 mm. เผื่อฉนวน 0.5 mm.

จะได้ความกว้างของเส้นลวด 8.5 mm

ดังนั้นความกว้างของขดลวดแต่ละชุด $8.5 \times (13+1) = 119 \approx 120$ mm.

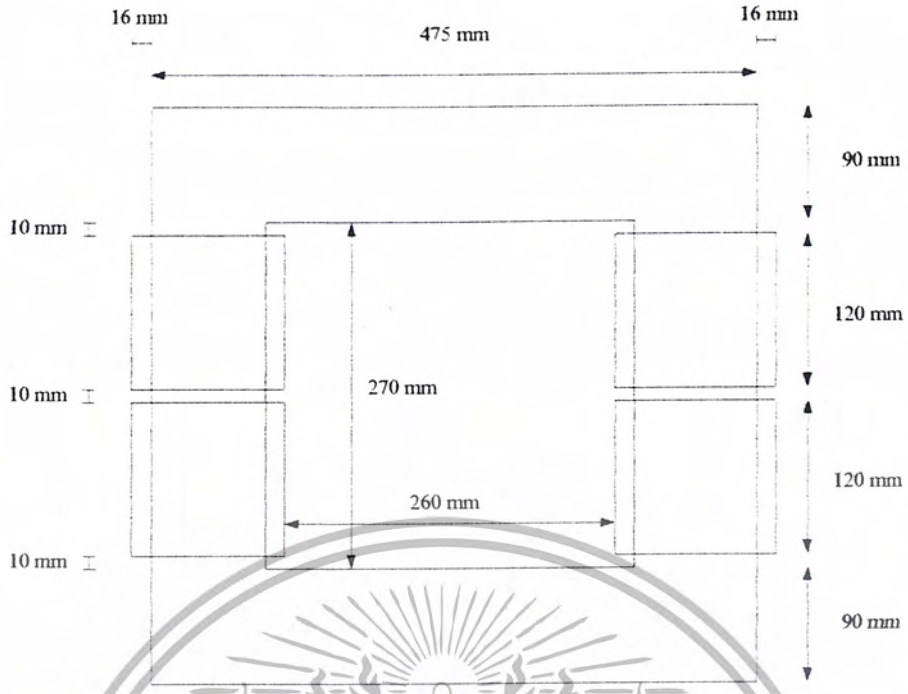
ความหนาของขดลวด 2.6 mm. เผื่อฉนวน 0.5 mm.

จะได้ความหนาของเส้นลวด 3.1 mm.

ดังนั้นความหนาของขดลวดในแต่ละชุด $3.1 \times 4 = 12.4 \approx 13$ mm.

เผื่อ Factor การพันอีก 3 mm. จะได้ 16 mm.

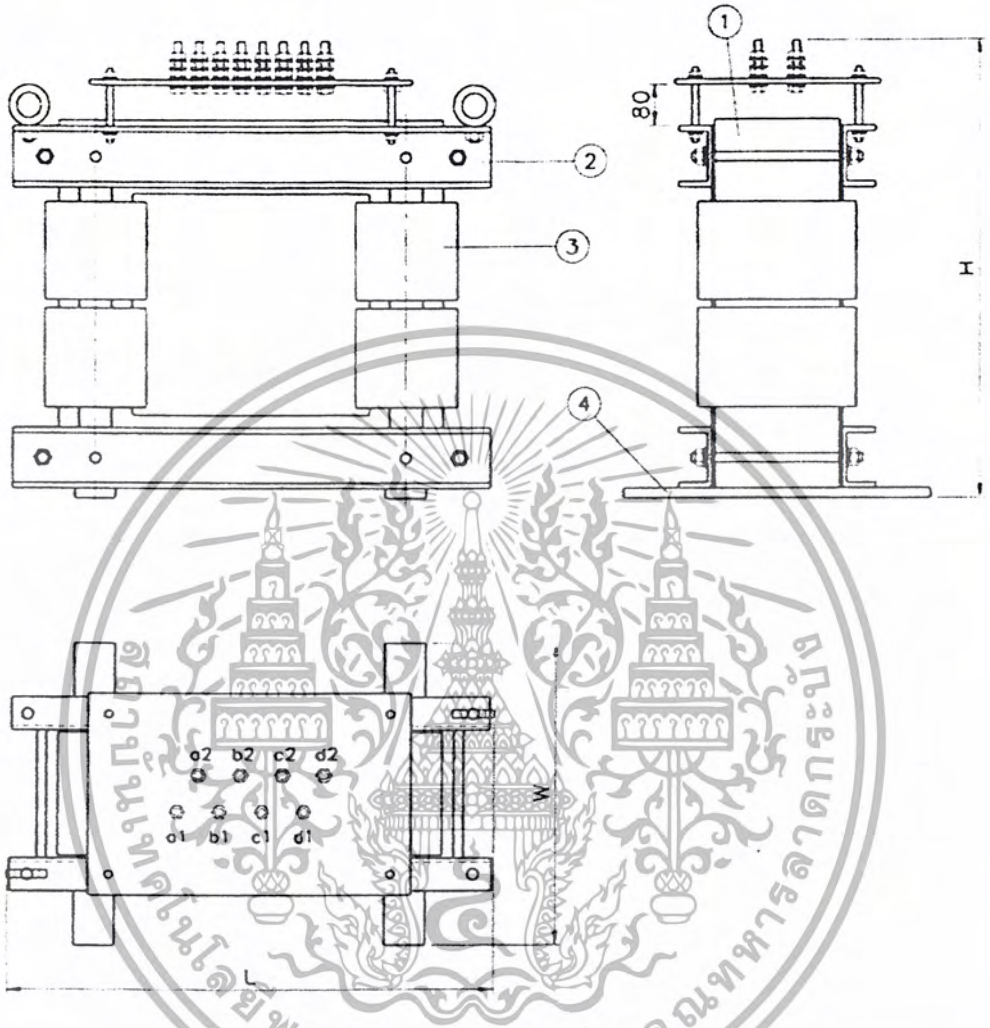
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3-3 แบบจำลองหม้อแปลงกระแสสูงพร้อมกับการพันขดลวด (โดยไม่มีขดลวดด้านทุติยภูมิ)

รูปที่ 3-4 แบบจำลองพื้นที่หน้าตัดของแกนเหล็ก (A)

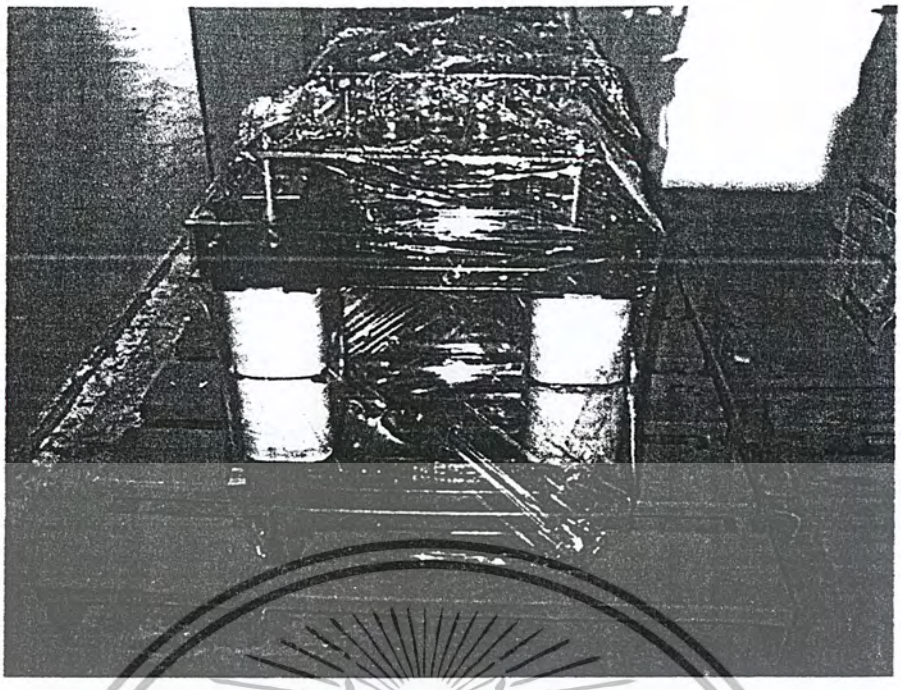
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Overall dimension				NO.	Name of parts
H	L	W	Total wt	4	Base
600	600	350	200 kgs.	3	Winding
				2	Clamping
				1	Core

รูปที่ 3-5 Transformer Lay out

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

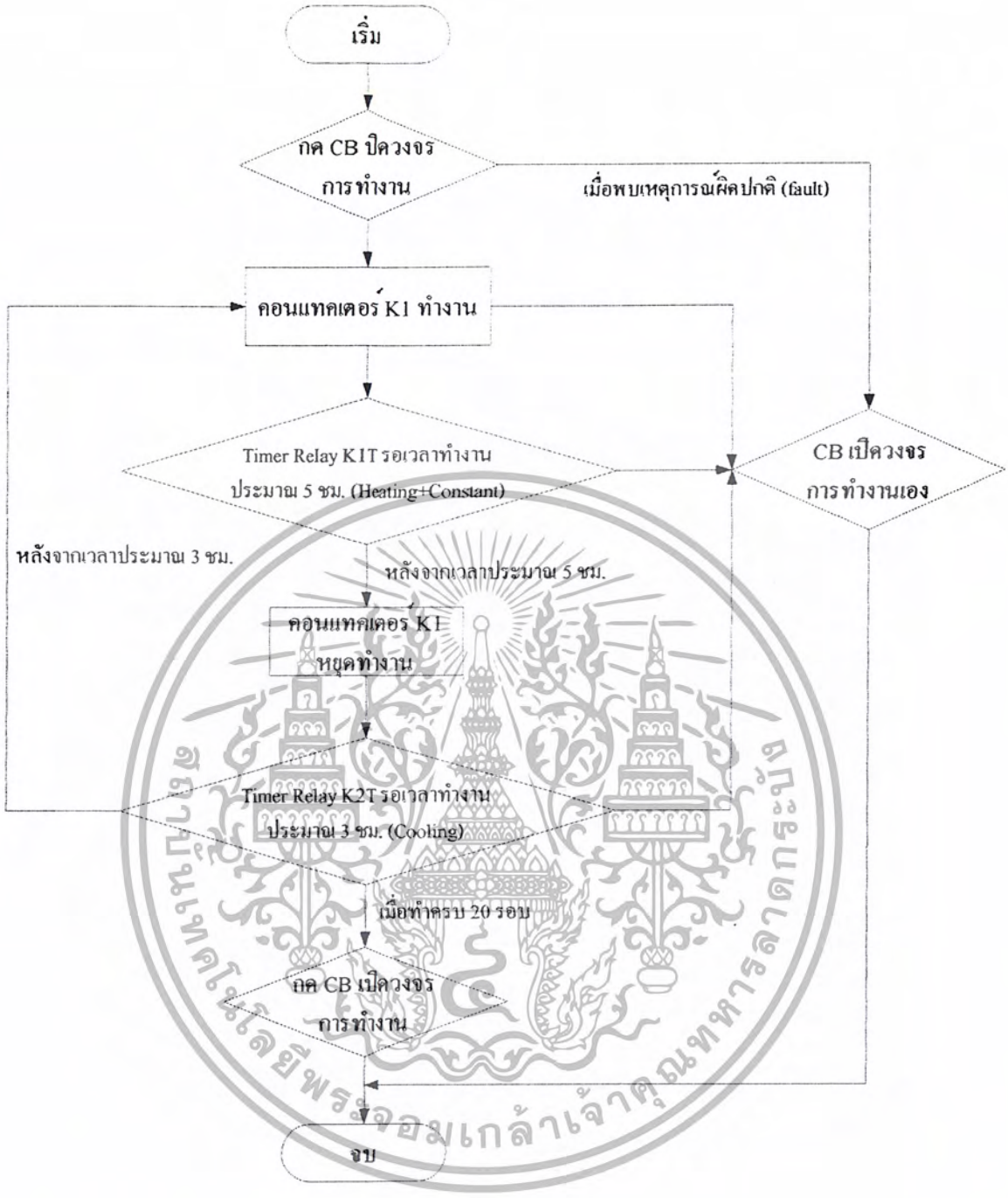


รูปที่ 3-6 ต้นแบบหม้อแปลงไฟฟ้ากระแสสูง

3.2 การออกแบบวงจรควบคุมแรงดันกึ่งอัตโนมัติ

เนื่องจากตามมาตรฐาน IEC 60502-2 (1998) ได้กำหนดเวลาช่วงการทดสอบใน 1 รอบ ประกอบด้วยมีกระแสไฟฟ้า (Heating + Constant) ไม่น้อยกว่า 5 ชั่วโมง และตัดกระแสไฟฟ้าออก (Cooling) ไม่น้อยกว่า 3 ชั่วโมง ดังนั้นจึงออกแบบวงจรควบคุมโดยใช้คอนแทคเตอร์ (Contactor) และรีเลย์ตั้งเวลา (Timer Relay) เป็นตัวตัดต่อวงจรและกำหนดเวลาการทำงาน โดยแสดงการทำงานของวงจรตาม Flowchart ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3-7 Flowchart วงจรควบคุมการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

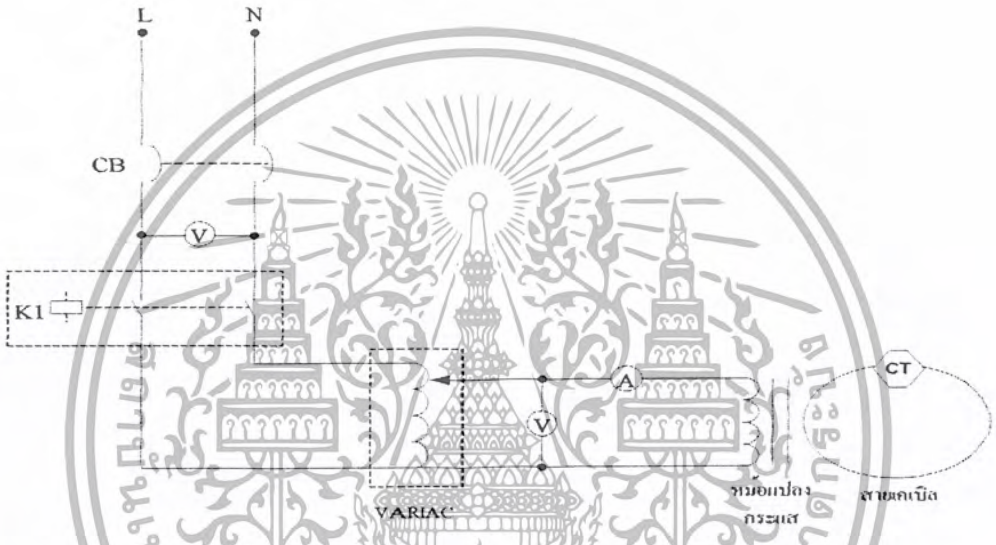
3.2.1 แบบแสดงการทำงาน (Schematic Diagram)

แบบแสดงการทำงาน ตามลักษณะวงจรได้เป็น 3 แบบ

3.2.1.1 แบบแสดงการทำงานของวงจรกำลัง (Power Circuit)

สามารถแสดงวงจรการทดสอบสายเคเบิลประกอบทั้งแสดงการวัดกระแสและแรงดันก่อนเข้า ชุดควบคุมแรงดัน (Variac) และหลังเข้าชุดควบคุมแรงดัน (ก่อนเข้าหม้อแปลงกระแส) เพื่อแสดงผลให้ง่ายต่อการปรับชุดควบคุมแรงดัน (ให้มีความสัมพันธ์กับกระแสที่หม้อแปลงสามารถจ่ายกระแสให้กับสายเคเบิล)

โดยสายเคเบิลกำหนดให้มีหม้อแปลงกระแสไฟฟ้า (C.T: Current Transformer) เป็นตัววัดกระแสที่ไหลวนในสายเคเบิล ดังรูปที่ 3-8



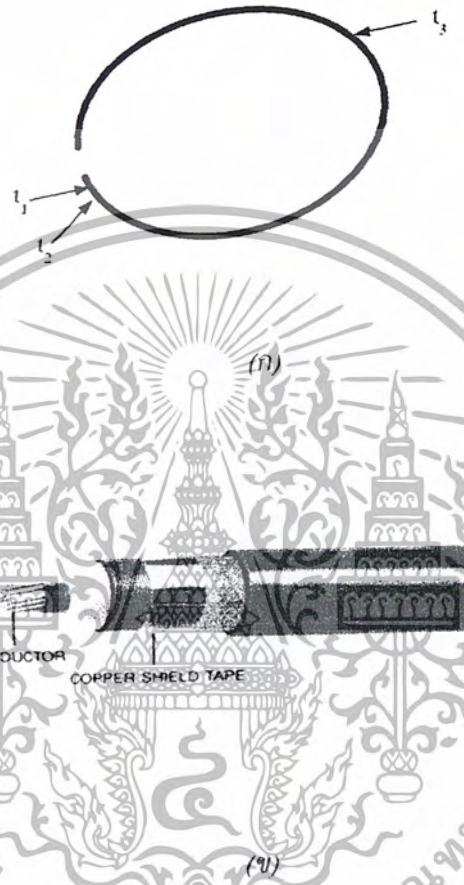
รูปที่ 3-8 แบบแสดงวงจรกำลัง

โดยกำหนดให้

CB	*คือ*	*เซอร์กิตเบรกเกอร์ ขนาด 40 A.T.*
VARIAC	*คือ*	*1 เฟส ปรับย่านแรงดัน 0-260 โวลต์ ทนกระแสได้ 50 แอมป์*
A_1	*คือ*	*แอมป์มิเตอร์วัดกระแสไฟฟ้าด้านขาเข้า VARIAC มีย่านการวัด 0-50 แอมป์*
V_1	*คือ*	*โวลต์มิเตอร์วัดแรงดันไฟฟ้าด้านขาเข้า VARIAC มีย่านการวัด 0-250 โวลต์*
A_2	*คือ*	*แอมป์มิเตอร์วัดกระแสไฟฟ้าด้านขาออก VARIAC มีย่านการวัด 0-5แอมป์*
V_2	*คือ*	*โวลต์มิเตอร์วัดแรงดันไฟฟ้าด้านขาออก VARIAC มีย่านการวัด 0-30โวลต์*
CT	*คือ*	*หม้อแปลงกระแสไฟฟ้า (C.T. Current Transformer) 2000/5 แอมป์*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนการวัดอุณหภูมิในสายเคเบิลใช้ Thermocouple Type K แสดงอุณหภูมิโดยฝัง ณ จุดต่างๆ ดังรูปที่ 3-9



รูปที่ 3-9 (ก) แสดงการฝัง Thermocouple ณ ตำแหน่งต่างๆของสายเคเบิล
(ข) แสดงชั้น Conductor และ Copper Shield Tape

โดยกำหนดให้

t_1 คือ ฝัง *Thermocouple* ณ ตำแหน่งปลายสายเคเบิลในชั้น *Conductor*

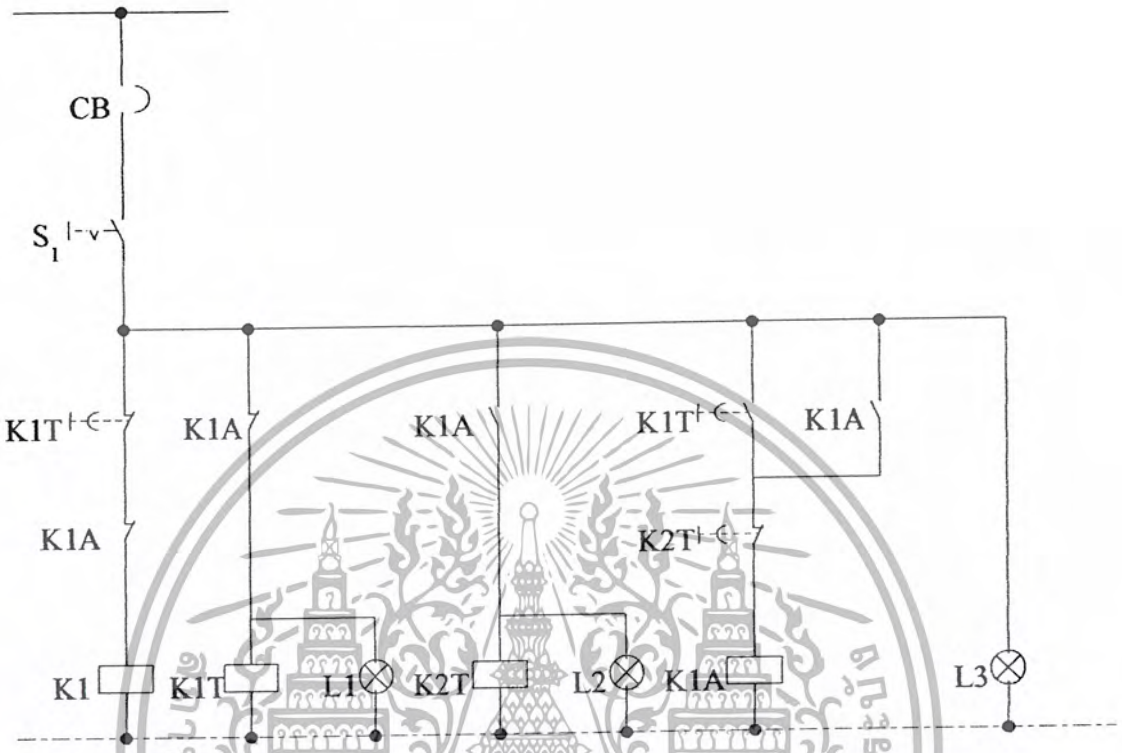
t_2 คือ ฝัง *Thermocouple* ณ ตำแหน่งปลายสายเคเบิลในชั้น *Copper Shield Tape*

t_3 คือ ฝัง *Thermocouple* ณ ตำแหน่งกลางสายเคเบิลในชั้น *Conductor*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.1.2 แบบแสดงการทำงานของวงจรควบคุม (Control Circuit)

จัดให้มีส่วนประกอบตามเงื่อนไขของ Flowchart และมีไฟแสดงฐานะดังนี้



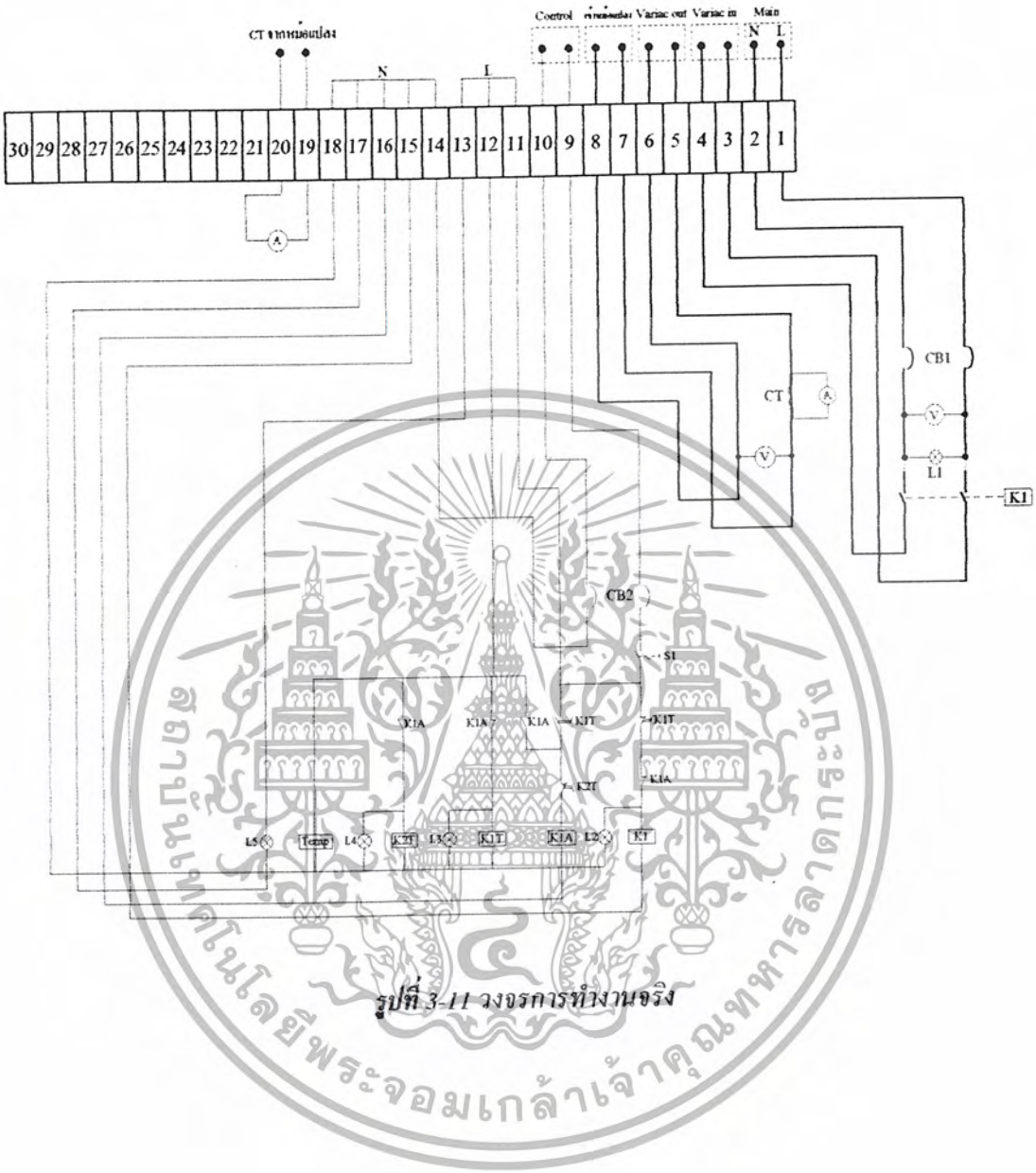
รูปที่ 3-10 วงจรควบคุม

โดยกำหนดให้

CB	*คือ*	*เซอร์กิตเบรกเกอร์ 40 A.T.*
K1	*คือ*	*คอนแทคเตอร์ ขนาด 80 แอมป์*
K1A	*คือ*	*Auxiliary Contactor ขนาด 80 แอมป์*
K1T	*คือ*	*รีเลย์ตั้งเวลา (Timer Relay) หน่วงเวลาทำงานเมื่อมีกระแสไฟฟ้าเข้า Coil ประมาณ 5 ชั่วโมง*
K2T	*คือ*	*รีเลย์ตั้งเวลา (Timer Relay) หน่วงเวลาทำงานเมื่อมีกระแสไฟฟ้าเข้า Coil ประมาณ 3ชั่วโมง*
SI	*คือ*	*สวิตช์เซอร์กิตเบรกเกอร์*
L1, L2, L3	*คือ*	*ไฟแสดงสถานะการทำงาน*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.1.3 แบบแสดงการทำงานจริง



รูปที่ 3-11 วงจรการทำงานจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 การออกแบบส่วนแสดงอุณหภูมิ

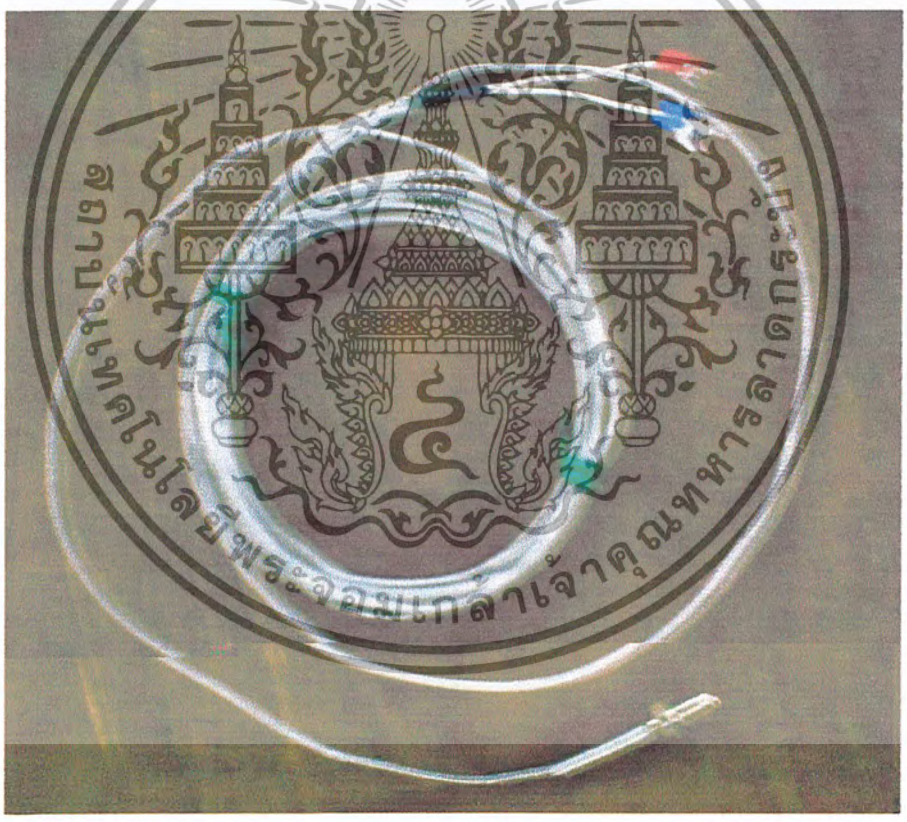
3.2.2 เทอร์โมคัปเปิล

เลือกใช้เทอร์โมคัปเปิล Type K ในการวัดอุณหภูมิ เนื่องจากมีความทนทาน, เหมาะกับงานที่ใช้งานเป็นเวลานาน, มีส่วนผสม (โครเมล/อะลูเมล) ที่ไม่ทำปฏิกิริยากับน้ำ, มีระดับแรงเคลื่อนไฟฟ้าที่ค่อนข้างสูง และมีราคาที่ไม่แพงมากนัก

เลือกความยาวก้านวัด 1.5 ซ.ม. เพื่อให้ปลายของเทอร์โมคัปเปิล (ส่วนวัดอุณหภูมิ) สัมผัสถึงตัวนำทองแดงได้

เลือกใช้เทอร์โมคัปเปิลที่มี Metal Sheath แบบ Ungrounded Junction อีกทั้งให้ตัวเทอร์โมคัปเปิลและสายของเทอร์โมคัปเปิลถูกหุ้มด้วยท่อหด เพื่อป้องกันไม่ให้กระแสไฟฟ้าจากอุปกรณ์ตัวอื่นไหลเข้าตัวเทอร์โมคัปเปิล หรือกระแสไฟฟ้าจากตัวเทอร์โมคัปเปิลรั่วออกไป ซึ่งจะส่งผลให้ค่าที่วัดได้ผิดพลาดไป

ที่ปลายสายของเทอร์โมคัปเปิล จะเป็นหางปลา (ห้ามบัดกรี) เพื่อความสะดวกในการถอด/ประกอบเข้ากับแผงวงจรขยายสัญญาณ



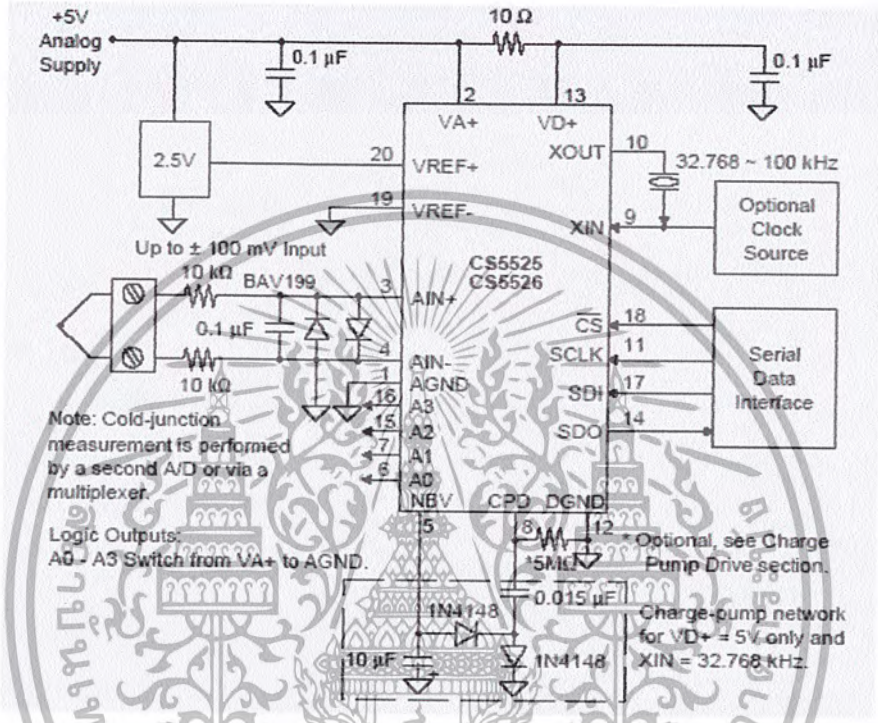
รูปที่ 3-12 เทอร์โมคัปเปิล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.3 วงจรขยายสัญญาณเทอร์โมคัปเปิล

เนื่องจากแรงดันที่ได้จากเทอร์โมคัปเปิลจะมีปริมาณน้อยมาก (เป็นมิลลิโวลต์) อีกทั้งยังไม่ได้เปรียบเทียบจากอุณหภูมิที่วัดกับจุดเยือกแข็งของน้ำ ดังนั้นจึงต้องมีวงจรเปรียบเทียบอุณหภูมิที่วัดกับจุดเยือกแข็งของน้ำ (Cold Junction Compensation) และวงจรขยายสัญญาณ

สำหรับโครงงานนี้ใช้ IC เบอร์ CS 5525 เป็นตัวชดเชยอุณหภูมิและขยายสัญญาณ โดยมีวงจรดังนี้



รูปที่ 3-13 แสดงวงจรขยายเทอร์โมคัปเปิล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 การออกแบบโปรแกรมประมวลผลด้วยไมโครคอนโทรลเลอร์

3.4.1 ไดอะแกรมการทำงานของโปรแกรมประมวลผลด้วยไมโครคอนโทรลเลอร์

ในส่วนของโปรแกรมประมวลผลด้วยไมโครคอนโทรลเลอร์นั้น ต้องออกแบบให้สามารถแสดงอุณหภูมิของสายเคเบิลได้ ซึ่งก็คือ การแสดงอุณหภูมิ , การควบคุมเวลา, การส่งข้อมูลไปแสดงผลทั้งที่หน้าจอ LCD และการส่งข้อมูลไปยังคอมพิวเตอร์เพื่อแสดงผลทางหน้าจอคอมพิวเตอร์ และ เก็บข้อมูล โดยสามารถแสดงไดอะแกรมการทำงานของโปรแกรมที่ได้ออกแบบไว้ดังรูปที่ 3-13

รูปที่ 3-14 แสดงไดอะแกรมการทำงานของโปรแกรมประมวลผลด้วยไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4.2 การรอรับข้อมูลเริ่มต้นต่างๆ จากคอมพิวเตอร์

การรอรับข้อมูลเริ่มต้นต่างๆ จากคอมพิวเตอร์ ใช้การสื่อสารผ่านทางพอร์ตอนุกรม โดยข้อมูลที่รอรับได้แก่ ค่าระยะเวลาที่ใช้ในการทดสอบ และค่าอุณหภูมิที่ใช้ในการทดสอบ

3.4.3 การส่งข้อมูลของอุณหภูมิไปยังคอมพิวเตอร์

การส่งข้อมูลของอุณหภูมิไปยังคอมพิวเตอร์ จะทำการส่งทุกๆ ครั้งหลังจากที่แปลงค่าสัญญาณแรงดันจากเทอร์โมคัปเปิลเป็นค่าดิจิตอลเรียบร้อยแล้ว โดยค่าที่ส่งไปยังคอมพิวเตอร์นั้นจะเป็นค่าดิจิตอลขนาด 16 บิต (ซึ่งยังไม่ใช่ค่าของตัวเลขอุณหภูมิ แต่จะเป็นค่าดิจิตอลของสัญญาณแรงดันจากเทอร์โมคัปเปิล) เมื่อคอมพิวเตอร์รับค่านี้ไปก็จะนำไปเปิดตารางอุณหภูมิในคอมพิวเตอร์ แล้วจึงได้ค่าอุณหภูมิออกมา

3.4.4 โปรแกรมย่อยการแสดงผลทางหน้าจอ LCD

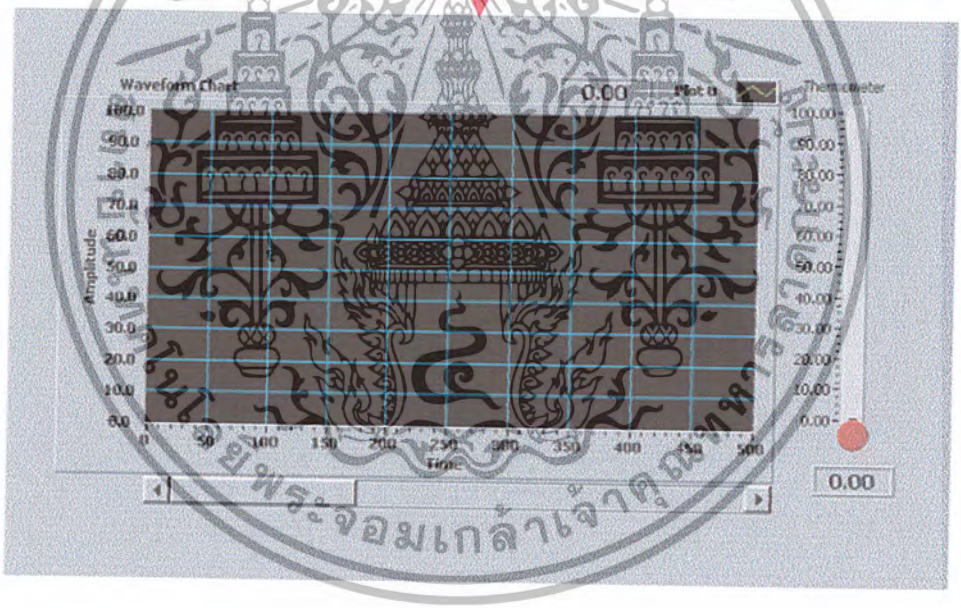
ทำการแสดงค่าของอุณหภูมิออกทางหน้าจอ LCD

3.5 การออกแบบโปรแกรมสั่งงาน แสดงผลและจัดเก็บผลการทดสอบ

ในส่วนของโปรแกรมสั่งงาน,แสดงผลและจัดเก็บผลการทดลองนั้น ได้นำ Lab View มาใช้ในการออกแบบ โดยโปรแกรมที่เขียนขึ้นมานั้นออกแบบให้ สามารถแสดงผลค่าของอุณหภูมิเปรียบเทียบกับค่าของเวลาขณะที่หม้อต้มกำลังทำงานอยู่ในรูปแบบของกราฟ สามารถเก็บค่าของอุณหภูมิในระบบฐานข้อมูลแบบ Microsoft Access สามารถเรียกข้อมูลการทดสอบเก่าขึ้นมาดูในรูปแบบของกราฟได้ โดยมีแบบฟอร์มต่างๆ ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(ก)



(ข)

รูปที่ 3-15 (ก) แสดงหน้าจอหลัก

(ข) หน้าจอแสดงกราฟอุณหภูมิ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5.1 หน้าจอหลัก

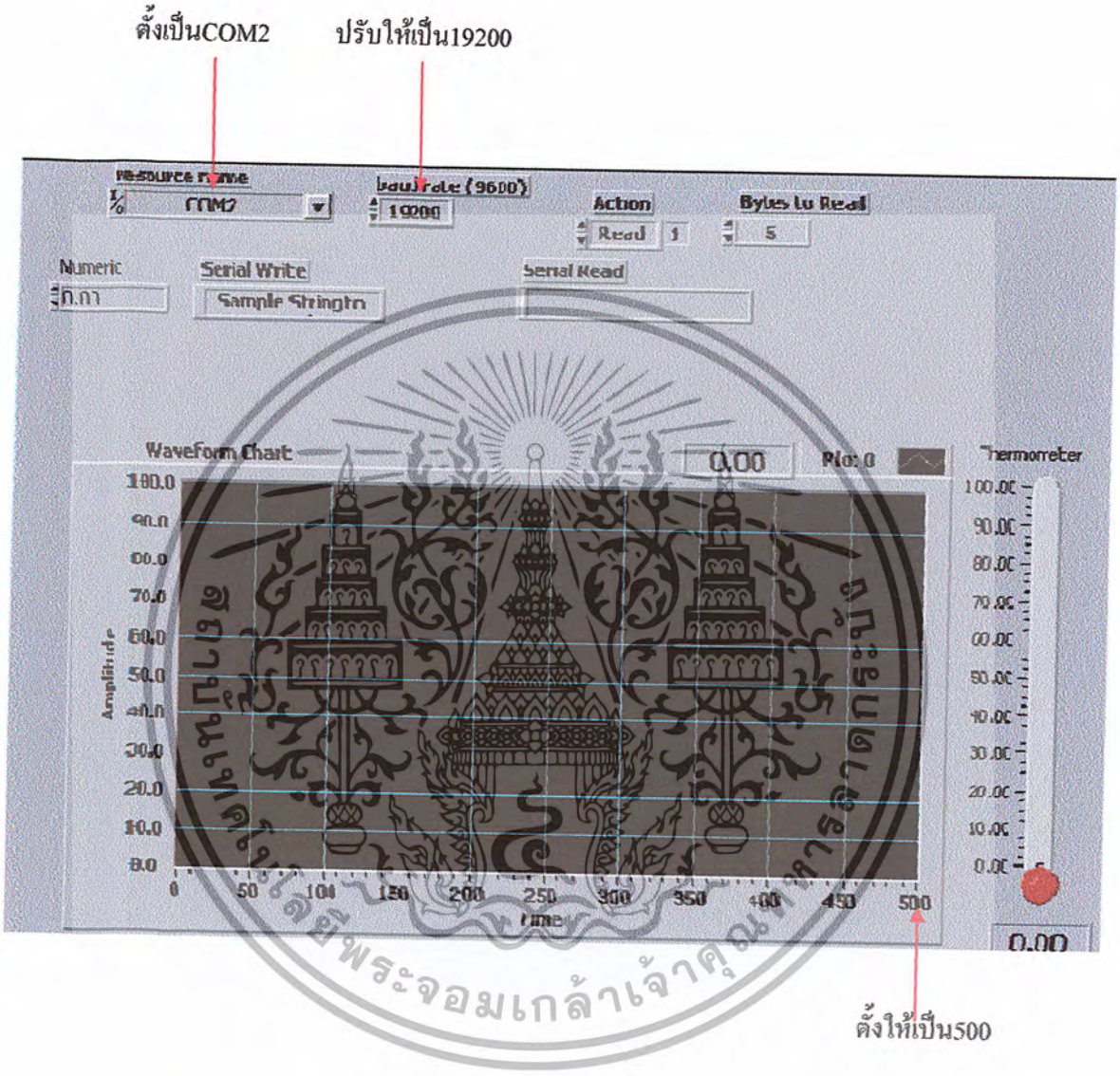
เป็นหน้าจอที่ใช้เปิดโปรแกรม Lab View ทั้งหมด เป็นหน้าจอแรกที่จะต้องเจอหลังจากที่โหลดโปรแกรมขึ้นมา มีไว้สำหรับให้เลือกว่าจะต้องการทำการทดสอบหรือต้องการดูฐานข้อมูลเก่าหรือต้องการออกจากโปรแกรม

รูปที่ 3-16 แสดงหน้าจอหลัก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5.2 การตั้งหน้าจอคอมพิวเตอร์ก่อนจะใช้งานชุดทดสอบ

ก่อนจะเก็บค่าจากการทดสอบ จะต้องทำการปรับเปลี่ยนค่าที่ตั้งไว้เพื่อให้เหมาะสมกับค่าที่ต้องการจะแสดง

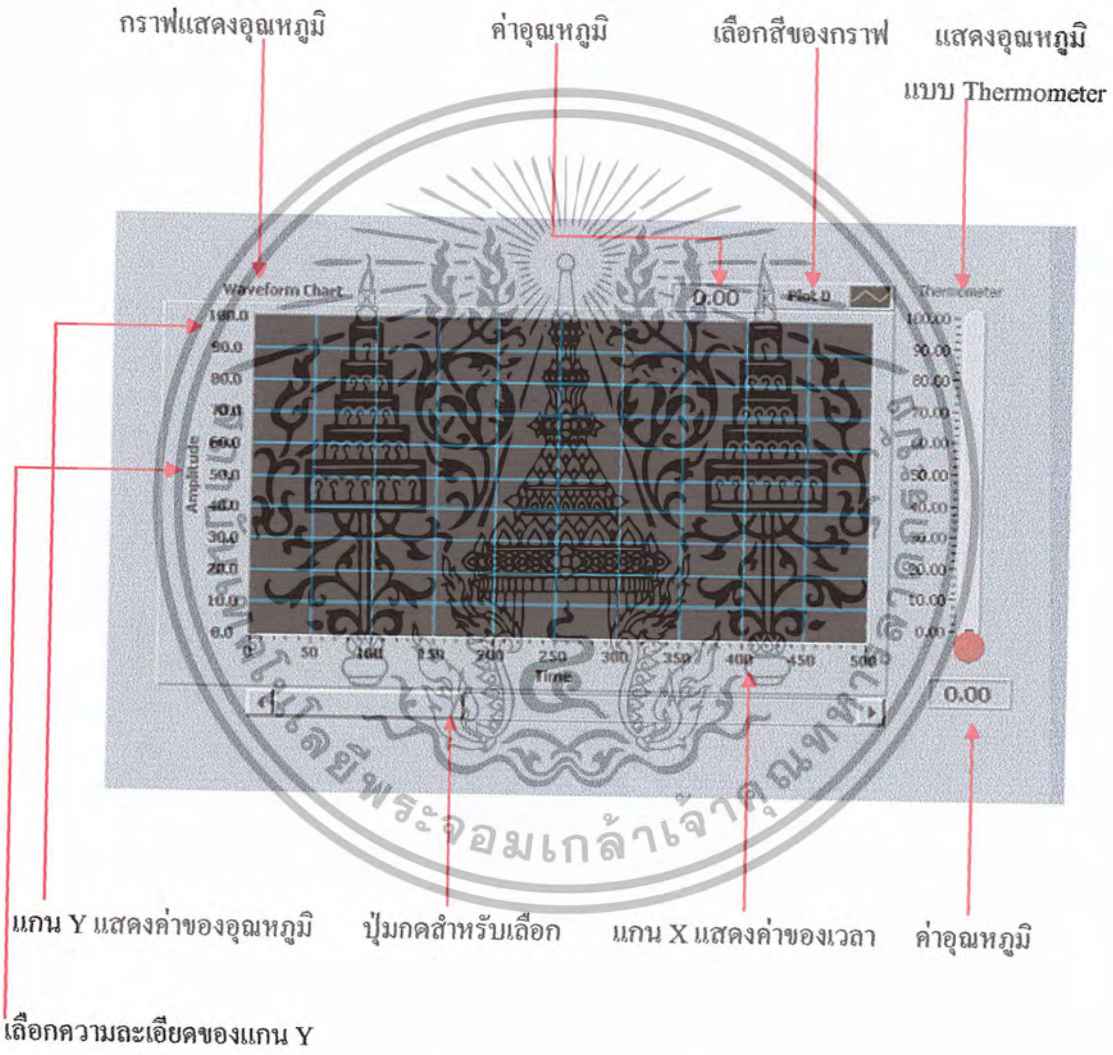


รูปที่ 3-17 แสดงหน้าจอก่อนการใช้งานชุดทดสอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5.3 รายละเอียดหน้าจอเพื่อจะแสดงกราฟอุณหภูมิ

โดยรายละเอียดจะประกอบไปด้วยข้อความแสดงข้อมูลเริ่มต้นต่างๆ, ข้อความแสดงค่าอุณหภูมิปัจจุบัน , ข้อความแสดงระยะเวลาที่ได้ทำการทดสอบไปแล้ว โดยมีแกน Y เป็นค่าอุณหภูมิและแกน X เป็นค่าเวลา และยังสามารถเลือกความละเอียดของกราฟได้อีก มีปุ่มกดสำหรับดูกราฟของผ่านวันที่ผ่านมา, ปุ่มกดสำหรับดูกราฟของวันถัดไป โดยค่าในการ Plot กราฟนั้น ไมโครคอนโทรลเลอร์จะส่งค่ามาทุกๆ 1 นาที โดยมีรูปแบบของตารางดังรูปที่ 3-18



รูปที่ 3-18 แสดงรายละเอียดหน้าจอคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4
การทดสอบหม้อแปลงจ่ายกระแส 2000 แอมป์
และการทดสอบสายเคเบิลตามมาตรฐาน IEC 60502-2 (1998)

4.1 การทดสอบหม้อแปลงจ่ายกระแส 2000 แอมป์

หม้อแปลงทดสอบ(หม้อแปลงจ่ายกระแส 2000 แอมป์) ที่ประกอบสร้างขึ้นได้ทำการทดสอบเพื่อตรวจลักษณะสมบัติของหม้อแปลงไฟฟ้าว่าเป็นไปตามที่ออกแบบหรือไม่ สามารถใช้งานได้ดีหรือไม่ โดยการทดสอบหม้อแปลงไฟฟ้าจะอ้างอิงตามทฤษฎีหม้อแปลงไฟฟ้า รายการทดสอบหม้อแปลงที่ประกอบสร้างขึ้นมีดังตารางที่ 4-1

ตารางที่4-1 *แสดงค่ากำหนดของหม้อแปลงทดสอบ*

กำลังไฟฟ้า	ชุดกระแสสูง		ชุดกระแสต่ำ		จำนวนเฟส	ความถี่
	แรงดัน	กระแส	แรงดัน	กระแส		
(KVA)	(V)	(A)	(V)	(A)	(Phase)	(Hz)
10	0-260	40	0	0-2000	1	50

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.1 การทดสอบแบบ No Load Test

4.1.1.1 วัตถุประสงค์

1. ทดสอบคุณสมบัติและค่าพารามิเตอร์ตามที่ได้ออกแบบไว้โดยการ No Load Test
2. ทดสอบคุณสมบัติของขดลวด และการต่อของแบบขดลวด

4.1.1.2 เครื่องมือและอุปกรณ์

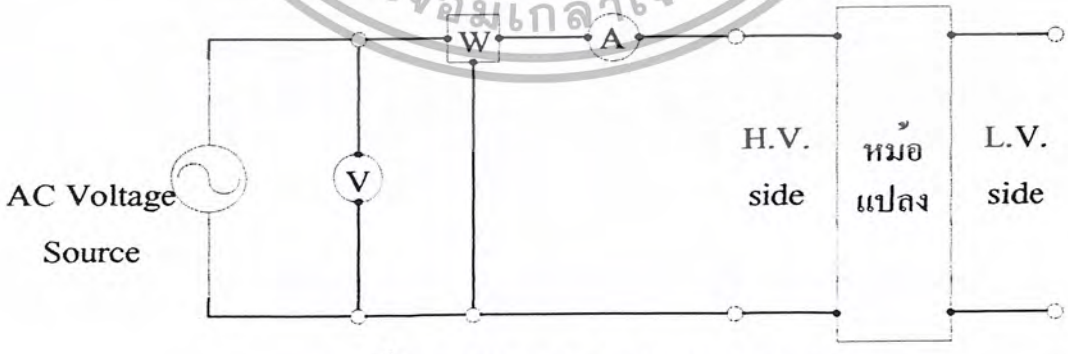
1. VARIAC 1 Phase, 0-260 V
2. DIGITAL MULTIMITER

4.1.1.3 วิธีการทดสอบ

1. ต่อวงจรตามรูปที่ 4-1
2. นำ DIGITAL MULTIMITER วัดค่าแรงดัน กระแส และกำลังงานที่สูญเสียในแกนเหล็ก

โดยกำหนดรูปแบบการทดสอบ 6 แบบ เพื่อดูคุณสมบัติของขดลวดแต่ละขดและการต่อกันของขดลวดในแต่ละขด ดังนี้

1. ทดสอบขดลวดแต่ละขด (50 รอบ 5.2 V/T)
2. ทดสอบขดลวดโดยต่อขดลวดขนานกันครั้งละ 2 ขด (50 รอบ 5.2 V/T)
3. ทดสอบขดลวดโดยต่อขดลวดขนานกันทุกขด (50 รอบ 5.2 V/T)
4. ทดสอบขดลวดโดยต่อขดลวดอนุกรมกันครั้งละ 2 ขด (100 รอบ 2.6 V/T)
5. ทดสอบขดลวดโดยต่อขดลวดขนานกัน 2 ขด 2 ชุด แล้วนำมาต่อกับขดลวดที่ต่ออนุกรมกัน (100 รอบ 2.6 V/T)
6. ทดสอบขดลวดโดยนำขดลวดมาต่ออนุกรมกันทุกขด (400 รอบ 1.3 V/T)



รูปที่ 4-1 วงจรแสดงการทดสอบแบบ No Load Test

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.1.4 ผลการทดสอบ

1. ผลการทดสอบขดลวดแต่ละขด (50 รอบ 5.2 V/T)

ตารางที่4-2 แสดงผลการทดสอบ Open Circuit Test ที่จำนวนขดลวด a เท่ากับ 50 รอบที่ 5.2 V/T

V_{oc} (V)		I_{oc}	P_{oc}	p.f	S
Rated (%)	V	(A)	(kW)		(KVA)
25%	65	0.26	0.01	0.66	0.02
50%	130	0.53	0.04	0.65	0.06
75%	195	1.47	0.10	0.37	0.28
80%	208	1.73	0.11	0.33	0.35
85%	221	3.01	0.14	0.21	0.67
90%	234	4.70	0.16	0.15	1.10
95%	247	7.02	0.19	0.11	1.75
100%	257	8.82	0.22	0.10	2.25

ตารางที่4-3 แสดงผลการทดสอบ Open Circuit Test ที่จำนวนขดลวด b เท่ากับ 50 รอบที่ 5.2 V/T

V_{oc} (V)		I_{oc}	P_{oc}	p.f	S
Rated (%)	V	(A)	(kW)		(KVA)
25%	65	0.26	0.01	0.65	0.02
50%	130	0.53	0.04	0.64	0.06
75%	195	1.47	0.10	0.37	0.28
80%	208	1.72	0.11	0.33	0.35
85%	221	2.98	0.14	0.22	0.65
90%	234	4.67	0.16	0.15	1.09
95%	247	7.02	0.19	0.11	1.73
100%	257	8.83	0.22	0.10	2.24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่4-4 แสดงผลการทดสอบ Open Circuit Test ที่จำนวนขดลวด c เท่ากับ 50 รอบที่ 5.2 V/T

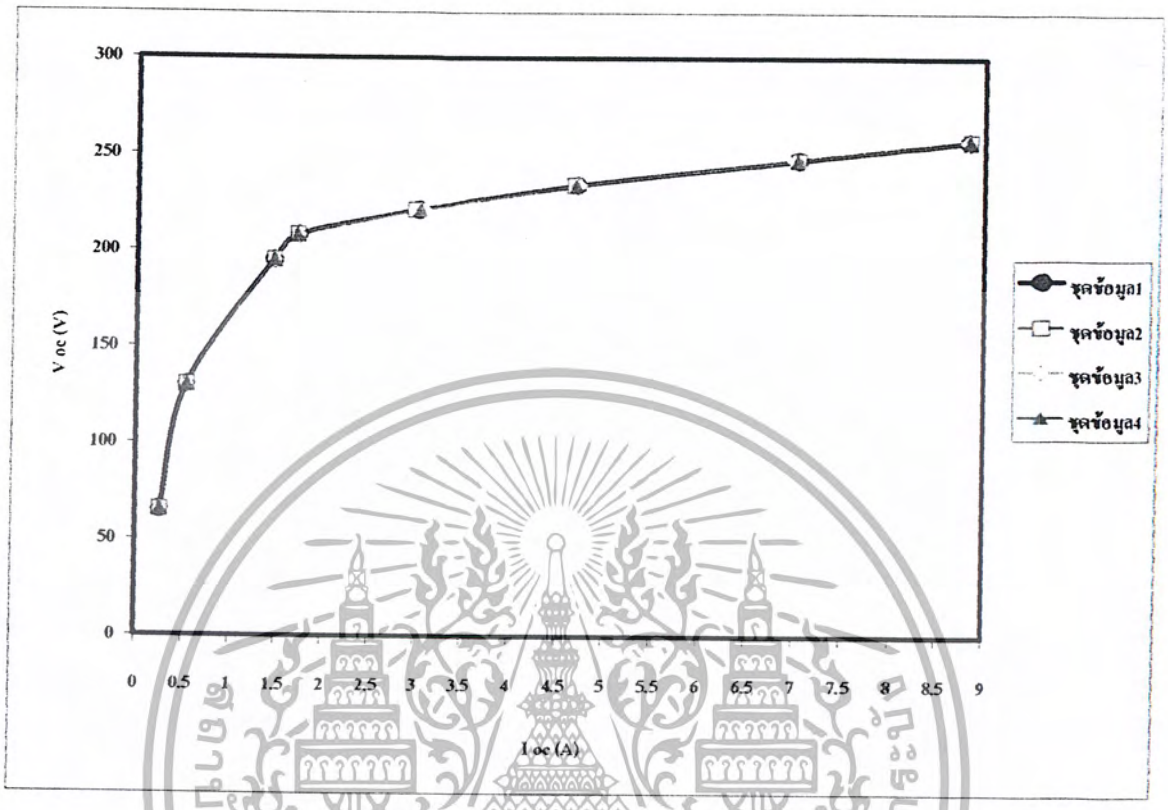
V_{oc} (V)		I_{oc}	P_{oc}	p.f	S
Rated (%)	V	(A)	(kW)		(KVA)
25%	65	0.26	0.01	0.65	0.02
50%	130	0.53	0.04	0.65	0.06
75%	195	1.47	0.10	0.36	0.28
80%	208	1.73	0.11	0.33	0.35
85%	221	3.06	0.14	0.21	0.65
90%	234	4.72	0.16	0.15	1.09
95%	247	6.98	0.19	0.11	1.73
100%	257	8.80	0.22	0.10	2.25

ตารางที่4-5 แสดงผลการทดสอบ Open Circuit Test ที่จำนวนขดลวด d เท่ากับ 50 รอบที่ 5.2 V/T

V_{oc} (V)		I_{oc}	P_{oc}	p.f	S
Rated (%)	V	(A)	(kW)		(KVA)
25%	65	0.26	0.01	0.65	0.02
50%	130	0.53	0.04	0.65	0.06
75%	195	1.47	0.10	0.36	0.28
80%	208	1.72	0.11	0.32	0.35
85%	221	3.02	0.14	0.20	0.65
90%	234	4.69	0.16	0.13	1.10
95%	247	7.01	0.19	0.11	1.74
100%	257	8.82	0.22	0.09	2.26

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำผลการทดสอบ I_{∞} กับ V_{∞} จากตารางที่ 4-2 – ตารางที่ 4-5 มาเขียนกราฟหาความสัมพันธ์แบบ B-H Curve ได้ดังรูปที่ 4-2



***รูปที่** 4-2 กราฟแสดงความสัมพันธ์ระหว่าง I_{∞} กับ V_{∞} ที่จำนวนขดลวดต่างๆ เท่ากับ 50 รอบ ที่ 5.2 V/T*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ทดสอบขดลวดโดยต่อขดลวดขนานกันครั้งละ 2 ขด (50 รอบ 5.2 V/T)

ตารางที่4-6 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด a ขนานกับขดลวด b ที่ 5.2 V/T

V_{oc} (V)		I_{oc}	P_{oc}	p.f	S
Rated (%)	V	(A)	(kW)		(KVA)
25%	65	0.26	0.01	0.66	0.02
50%	130	0.53	0.04	0.65	0.07
75%	195	1.48	0.11	0.36	0.29
80%	208	1.76	0.12	0.33	0.35
85%	221	3.05	0.14	0.21	0.69
90%	234	4.83	0.17	0.15	1.13
95%	247	7.38	0.21	0.11	1.83
100%	257	10.26	0.24	0.09	2.37

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่4-7 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด a ขนานกับขดลวด c ที่ 5.2 V/T

V_{oc} (V)		I_{oc}	P_{oc}	p.f	S
Rated (%)	V	(A)	(kW)		(KVA)
25%	65	0.26	0.01	0.66	0.02
50%	130	0.54	0.04	0.65	0.07
75%	195	1.49	0.11	0.36	0.29
80%	208	1.75	0.12	0.32	0.35
85%	221	3.04	0.14	0.20	0.69
90%	234	4.82	0.17	0.14	1.13
95%	247	7.40	0.21	0.11	1.83
100%	257	10.28	0.24	0.09	2.37

ตารางที่4-8 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด a ขนานกับขดลวด d ที่ 5.2 V/T

V_{oc} (V)		I_{oc}	P_{oc}	p.f	S
Rated (%)	V	(A)	(kW)		(KVA)
25%	65	0.26	0.01	0.66	0.02
50%	130	0.53	0.04	0.65	0.07
75%	195	1.48	0.11	0.36	0.29
80%	208	1.76	0.12	0.33	0.35
85%	221	3.03	0.14	0.20	0.69
90%	234	4.84	0.17	0.14	1.13
95%	247	7.39	0.21	0.10	1.83
100%	257	10.27	0.24	0.09	2.37

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่4-9 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด b ขนานกับขดลวด c ที่ 5.2 V/T

V_{oc} (V)		I_{oc}	P_{oc}	p.f	S
Rated (%)	V	(A)	(kW)		(KVA)
25%	65	0.26	0.01	0.66	0.02
50%	130	0.52	0.04	0.65	0.07
75%	195	1.47	0.11	0.36	0.29
80%	208	1.76	0.12	0.33	0.35
85%	221	3.02	0.14	0.20	0.69
90%	234	4.84	0.17	0.14	1.13
95%	247	7.42	0.21	0.10	1.83
100%	257	10.29	0.24	0.09	2.37

ตารางที่4-10 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด b ขนานกับขดลวด d ที่ 5.2 V/T

V_{oc} (V)		I_{oc}	P_{oc}	p.f	S
Rated (%)	V	(A)	(kW)		(KVA)
25%	65	0.26	0.01	0.66	0.02
50%	130	0.52	0.04	0.65	0.07
75%	195	1.47	0.11	0.36	0.29
80%	208	1.76	0.12	0.33	0.35
85%	221	3.02	0.14	0.20	0.69
90%	234	4.84	0.17	0.14	1.13
95%	247	7.42	0.21	0.10	1.83
100%	257	10.29	0.24	0.09	2.37

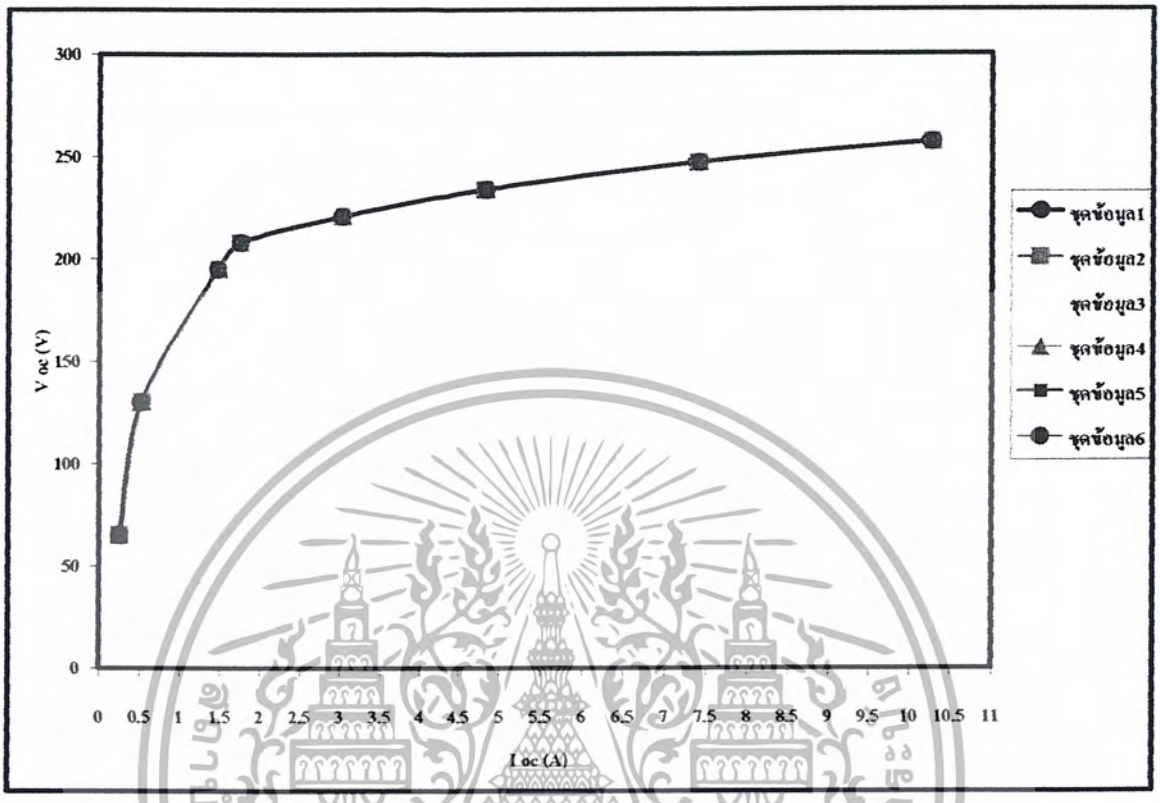
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่4-11 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด c ขนานกับขดลวด d ที่ 5.2 V/T

V_{oc} (V)		I_{oc}	P_{oc}	p.f	S
Rated (%)	V	(A)	(kW)		(KVA)
25%	65	0.26	0.01	0.66	0.02
50%	130	0.52	0.04	0.65	0.07
75%	195	1.47	0.11	0.36	0.29
80%	208	1.76	0.12	0.33	0.35
85%	221	3.02	0.14	0.20	0.69
90%	234	4.84	0.17	0.14	1.13
95%	247	7.42	0.21	0.10	1.83
100%	257	10.29	0.24	0.09	2.37

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำผลการทดสอบ I_{oc} กับ V_{oc} จากตารางที่ 4-6 – ตารางที่ 4-11 มาเขียนกราฟหาความสัมพันธ์แบบ B-H Curve ได้ดังรูปที่ 4-3



รูปที่ 4-3 กราฟแสดงความสัมพันธ์ระหว่าง I_{oc} กับ V_{oc} โดยที่ขดลวดขนานกันครั้งละ 2 ขด (50 รอบ 5.2 V/T)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

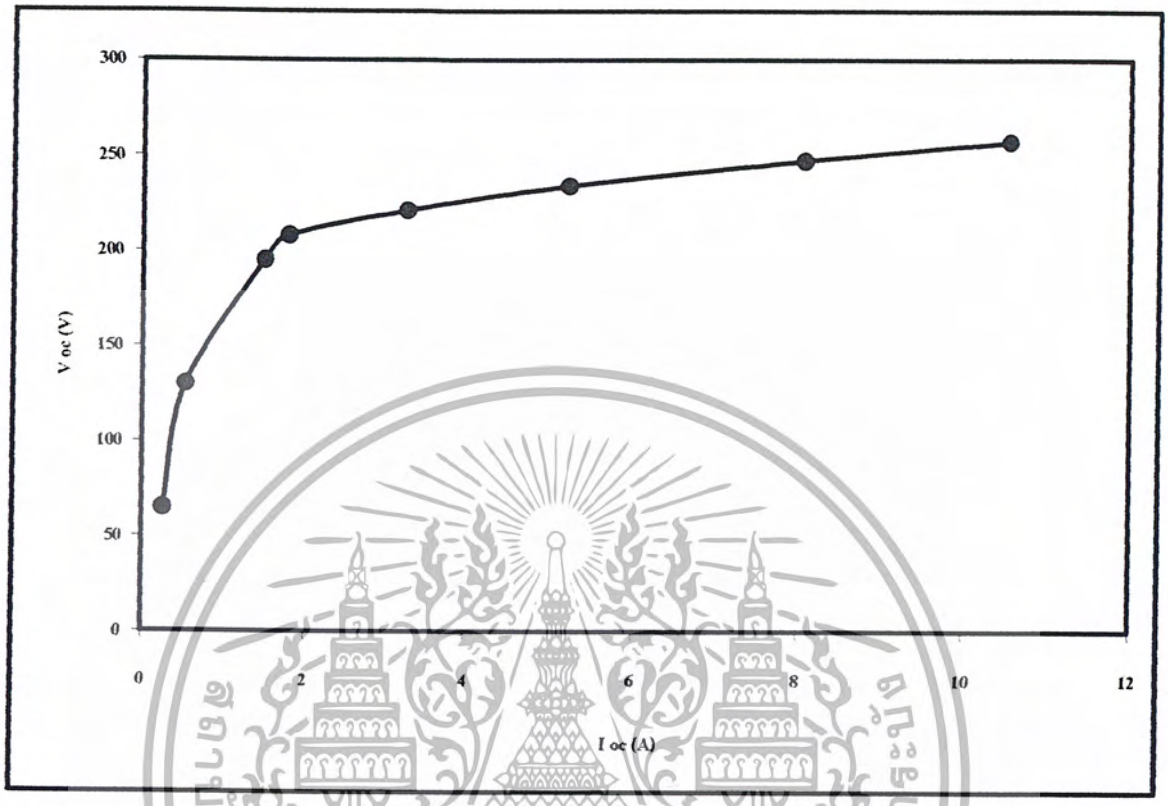
3. ทดสอบขดลวดโดยต่อขดลวดขนานกันทุกขด (50 รอบ 5.2 V/T)

ตารางที่4-12 *แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด a ขนานกับขดลวด b ขนานกับขดลวด c และขนานกับขดลวด d ที่ 5.2 V/T*

V_{∞} (V)		I_{∞}	P_{∞}	p.f	S
Rated (%)	V	(A)	(kW)		(KVA)
25%	65	0.26	0.01	0.65	0.02
50%	130	0.53	0.04	0.65	0.06
75%	195	1.50	0.11	0.36	0.29
80%	208	1.80	0.12	0.32	0.36
85%	221	3.27	0.14	0.20	0.72
90%	234	5.23	0.17	0.13	1.21
95%	247	8.07	0.21	0.11	1.93
100%	257	10.55	0.23	0.09	2.69

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำผลการทดสอบ I_{∞} กับ V_{∞} จากตารางที่ 4-12 มาเขียนกราฟหาความสัมพันธ์แบบ B-H Curve ได้ดังรูปที่ 4-4



รูปที่ 4-4 กราฟแสดงความสัมพันธ์ระหว่าง I_{∞} กับ V_{∞} โดยที่ขดลวดขนานกันทุกขด (50 รอบ 5.2 V/T)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. ทดสอบขดลวดโดยต่อขดลวดอนุกรมกันครั้งละ 2 ขด (100 รอบ 2.6 V/T)

ตารางที่4-13 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด a ต่ออนุกรมกับขดลวด b ที่ 2.6 V/T

V_{oc} (V)		I_{oc}	P_{oc}	p.f	S
Rated (%)	V	(A)	(kW)		(KVA)
25%	65	0.07	0.003	0.63	0.005
50%	130	0.13	0.01	0.67	0.01
75%	195	0.14	0.02	0.68	0.03
80%	208	0.19	0.03	0.68	0.04
85%	221	0.21	0.03	0.68	0.05
90%	234	0.22	0.04	0.68	0.05
95%	247	0.24	0.04	0.66	0.06
100%	257	0.26	0.04	0.65	0.07

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่4-14 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด a ต่ออนุกรมกับขดลวด c ที่ 2.6 V/T

V_{oc} (V)		I_{oc}	P_{oc}	p.f	S
Rated (%)	V	(A)	(kW)		(KVA)
25%	65	0.07	0.003	0.60	0.005
50%	130	0.13	0.01	0.66	0.01
75%	195	0.14	0.02	0.68	0.03
80%	208	0.19	0.03	0.69	0.04
85%	221	0.21	0.03	0.68	0.05
90%	234	0.22	0.04	0.68	0.05
95%	247	0.24	0.04	0.66	0.06
100%	257	0.26	0.04	0.66	0.07

ตารางที่4-15 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด a ต่ออนุกรมกับขดลวด d ที่ 2.6 V/T

V_{oc} (V)		I_{oc}	P_{oc}	p.f	S
Rated (%)	V	(A)	(kW)		(KVA)
25%	65	0.07	0.003	0.63	0.005
50%	130	0.13	0.01	0.67	0.01
75%	195	0.14	0.02	0.68	0.03
80%	208	0.19	0.03	0.68	0.04
85%	221	0.21	0.03	0.68	0.05
90%	234	0.22	0.04	0.67	0.05
95%	247	0.24	0.04	0.68	0.06
100%	257	0.26	0.04	0.65	0.07

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่4-16 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด b ต่ออนุกรมกับขดลวด c ที่ 2.6 V/T

V_{oc} (V)		I_{oc}	P_{oc}	p.f	S
Rated (%)	V	(A)	(kW)		(KVA)
25%	65	0.07	0.003	0.62	0.005
50%	130	0.13	0.01	0.65	0.01
75%	195	0.14	0.02	0.68	0.03
80%	208	0.19	0.03	0.68	0.04
85%	221	0.21	0.03	0.68	0.05
90%	234	0.22	0.04	0.67	0.05
95%	247	0.24	0.04	0.66	0.06
100%	257	0.26	0.04	0.65	0.07

ตารางที่4-17 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด b ต่ออนุกรมกับขดลวด d ที่ 2.6 V/T

V_{oc} (V)		I_{oc}	P_{oc}	p.f	S
Rated (%)	V	(A)	(kW)		(KVA)
25%	65	0.07	0.003	0.62	0.005
50%	130	0.13	0.01	0.65	0.01
75%	195	0.14	0.02	0.68	0.03
80%	208	0.19	0.03	0.68	0.04
85%	221	0.21	0.03	0.68	0.05
90%	234	0.22	0.04	0.68	0.05
95%	247	0.24	0.04	0.66	0.06
100%	257	0.26	0.04	0.65	0.07

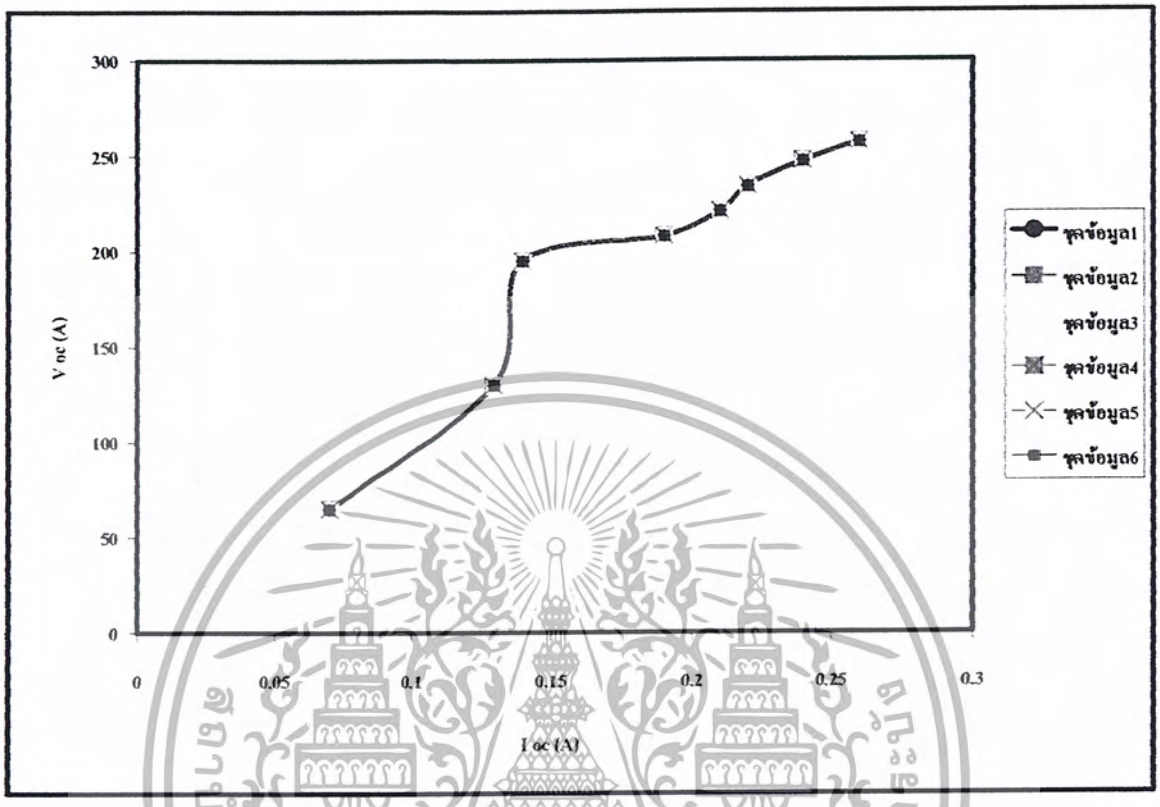
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่4-18 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด c ต่ออนุกรมกับขดลวด d ที่ 2.6 V/T

V_{oc} (V)		I_{oc}	P_{oc}	p.f	S
Rated (%)	V	(A)	(kW)		(KVA)
25%	65	0.07	0.003	0.61	0.005
50%	130	0.13	0.01	0.65	0.01
75%	195	0.14	0.02	0.68	0.03
80%	208	0.19	0.03	0.68	0.04
85%	221	0.21	0.03	0.68	0.05
90%	234	0.22	0.04	0.67	0.05
95%	247	0.24	0.04	0.67	0.06
100%	257	0.26	0.04	0.65	0.07

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำผลการทดสอบ I_{∞} กับ V_{∞} จากตารางที่ 4-13 - ตารางที่ 4-18 มาเขียนกราฟหาความสัมพันธ์แบบ B-H Curve ได้ดังรูปที่ 4-5



รูปที่ 4-5 กราฟแสดงความสัมพันธ์ระหว่าง I_{∞} กับ V_{∞} โดยที่ขดลวดต่ออนุกรมกันครั้งละ 2 ขด (100 รอบ 2.6 V/T)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. ทดสอบขดลวดโดยต่อขดลวดขนานกัน 2 ขด 2 ชุด แล้วนำมาต่อกับขดลวดที่ต่ออนุกรมกัน (100 รอบ 2.6 V/T)

ตารางที่4-19 *แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด a ต่อขนานกับขดลวด b แล้วนำมาต่ออนุกรมกับขดลวด c ที่ต่อขนานกับขดลวด d ที่ 2.6 V/T*

V_{oc} (V)		I_{oc}	P_{oc}	p.f	S
Rated (%)	volt	(A)	(kW)		(KVA)
25%	65	0.075	0.003	0.61	0.005
50%	130	0.13	0.01	0.66	0.01
75%	195	0.14	0.02	0.68	0.03
80%	208	0.19	0.03	0.69	0.04
85%	221	0.21	0.03	0.68	0.05
90%	234	0.22	0.04	0.68	0.05
95%	247	0.24	0.04	0.66	0.06
100%	257	0.26	0.04	0.65	0.07

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่4-20 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด a ต่อขนานกับขดลวด c แล้วนำมาต่ออนุกรมกับขดลวด b ที่ต่อขนานกับขดลวด d ที่ 2.6 V/T

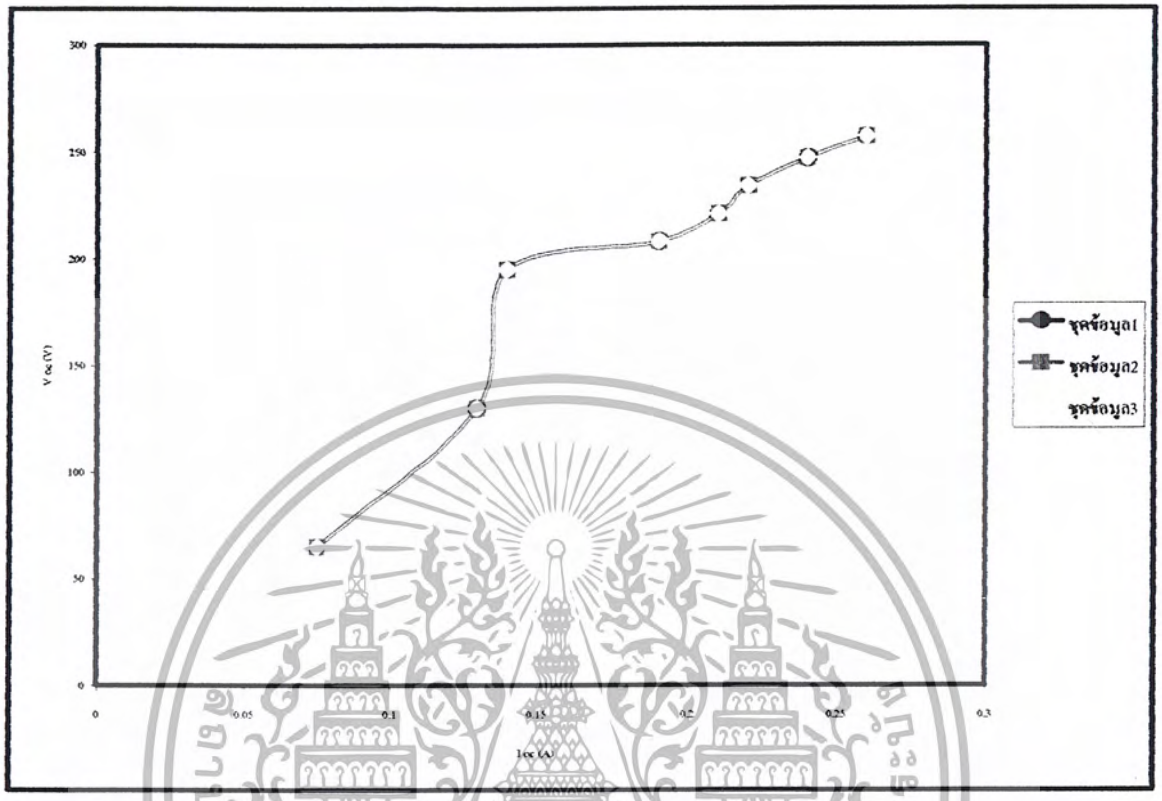
V_{oc} (V)		I_{oc}	P_{oc}	p.f	S
Rated (%)	volt	(A)	(kW)		(KVA)
25%	65	0.075	0.003	0.61	0.005
50%	130	0.13	0.01	0.66	0.01
75%	195	0.14	0.02	0.68	0.03
80%	208	0.19	0.03	0.68	0.04
85%	221	0.21	0.03	0.68	0.05
90%	234	0.22	0.04	0.67	0.05
95%	247	0.24	0.04	0.66	0.06
100%	257	0.26	0.04	0.65	0.07

ตารางที่4-21 แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด a ต่อขนานกับขดลวด d แล้วนำมาต่ออนุกรมกับขดลวด b ที่ต่อขนานกับขดลวด c ที่ 2.6 V/T

V_{oc} (V)		I_{oc}	P_{oc}	p.f	S
Rated (%)	volt	(A)	(kW)		(KVA)
25%	65	0.075	0.003	0.61	0.005
50%	130	0.13	0.01	0.65	0.01
75%	195	0.14	0.02	0.68	0.03
80%	208	0.19	0.03	0.68	0.04
85%	221	0.21	0.03	0.68	0.05
90%	234	0.22	0.04	0.67	0.05
95%	247	0.24	0.04	0.66	0.06
100%	257	0.26	0.04	0.65	0.07

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำผลการทดสอบ I_{∞} กับ V_{∞} จากตารางที่ 4-19 - ตารางที่ 4-21 มาเขียนกราฟหาความสัมพันธ์แบบ B-H Curve ได้ดังรูปที่ 4-6



รูปที่ 4-6 กราฟแสดงความสัมพันธ์ระหว่าง I_{∞} กับ V_{∞} โดยต่อขดลวดขนานกัน 2 ขด 2 ชุด แล้วนำมาต่อกับขดลวดที่ต่ออนุกรมกัน (100 รอบ 2.6 V/I)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

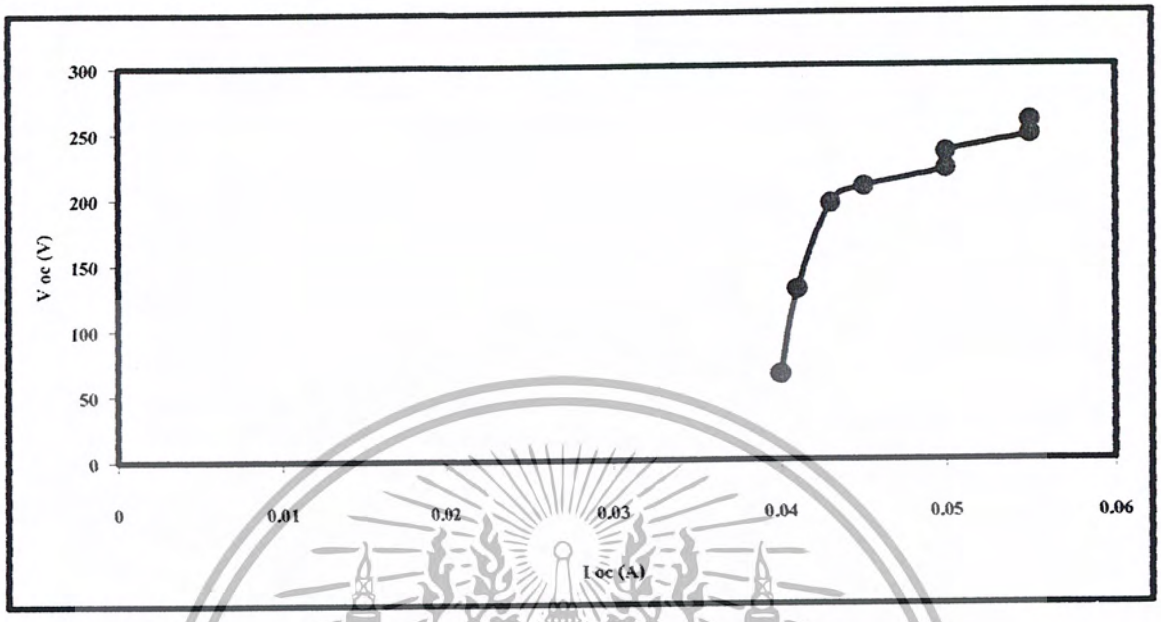
6. ทดสอบขดลวดโดยนำขดลวดมาต่ออนุกรมกันทุกขด (400 รอบ 1.3 V/T)

ตารางที่4-22 *แสดงผลการทดสอบ Open Circuit Test ที่ขดลวด a ต่ออนุกรมกับขดลวด b ต่ออนุกรมกับ c และต่ออนุกรมกับขดลวด d ที่ 1.3 V/T*

V_{∞} (V)		I_{∞}	P_{∞}	p.f	S
Rated (%)	V	(A)	(kW)		(KVA)
25%	65	0.040	0.002	0.77	0.005
50%	130	0.041	0.004	0.77	0.007
75%	195	0.043	0.006	0.77	0.008
80%	208	0.045	0.007	0.77	0.009
85%	221	0.050	0.008	0.76	0.011
90%	234	0.050	0.009	0.75	0.012
95%	247	0.055	0.010	0.74	0.014
100%	257	0.055	0.011	0.74	0.015

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำผลการทดสอบ I_{∞} กับ V_{∞} จากตารางที่ 4-22 มาเขียนกราฟหาความสัมพันธ์แบบ B-H Curve ได้ดังรูปที่ 4-7



***รูปที่** 4-7 กราฟแสดงความสัมพันธ์ระหว่าง I_{∞} กับ V_{∞} โดยที่ต่อขดลวด a ต่ออนุกรมกับขดลวด b ต่ออนุกรมกับ c และต่ออนุกรมกับขดลวด d ที่ 1.3 V/T*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.2 การทดสอบแบบ On Load Test

4.1.2.1 วัตถุประสงค์

1. การทดสอบหาอัตราเร่งระหว่างกระแสทางด้านขาเข้า (I_{in}) เปรียบเทียบกับกระแสขาออก (I_{out})

4.1.2.2 เครื่องมือและอุปกรณ์

1. VARIAC 1 phase, 0-260 V
2. Digital Multimeter
3. Under Ground Cable ขนาด 35 sq.mm^2 ยาว 15 เมตร

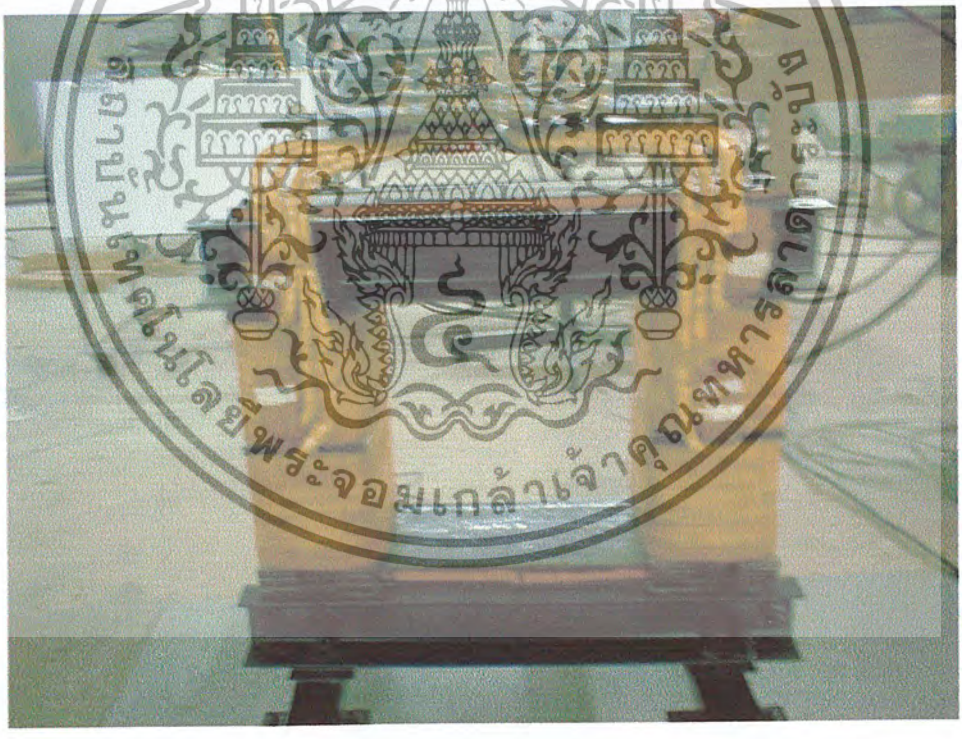
4.1.2.3 วิธีการทดสอบ

1. ต่อวงจรตามรูปที่ 4-8
2. ใช้มิเตอร์วัดค่าแรงดันขาเข้า กระแสขาเข้า กำลังงาน และกระแสขาออก

รูปที่ 4-8 แสดงการทดสอบแบบ On Load Test โดยใช้สายเคเบิล

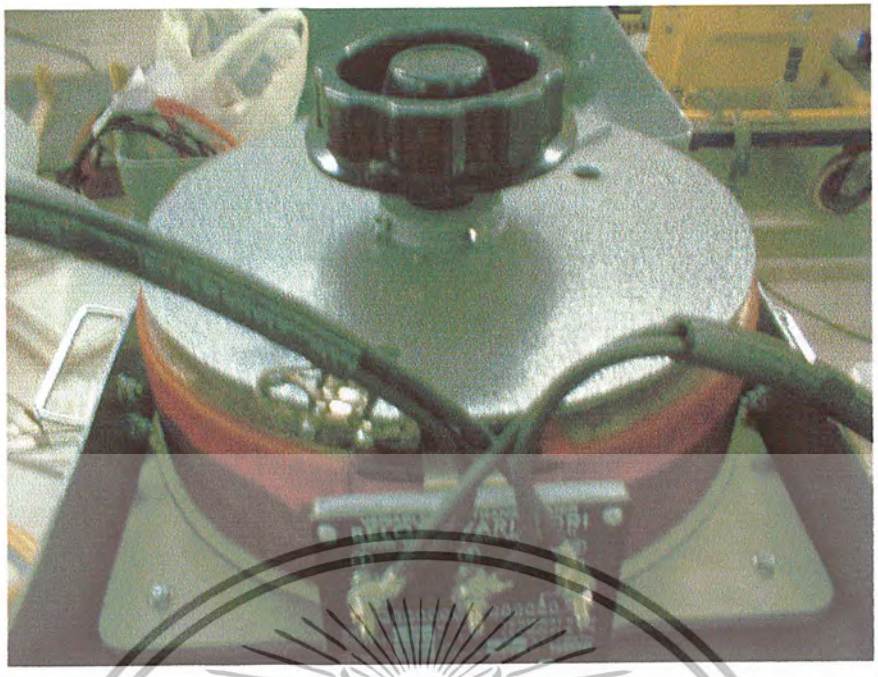
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4-9 แสดงการคล้องสาย Under Ground Cable เข้ากับด้านทุติยภูมิของหม้อแปลง



รูปที่ 4-9 แสดงการคล้องสาย Under Ground Cable เข้ากับด้านทุติยภูมิของหม้อแปลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-10 ชุดควบคุมแรงดัน

4.1.2.4 ผลการทดสอบ

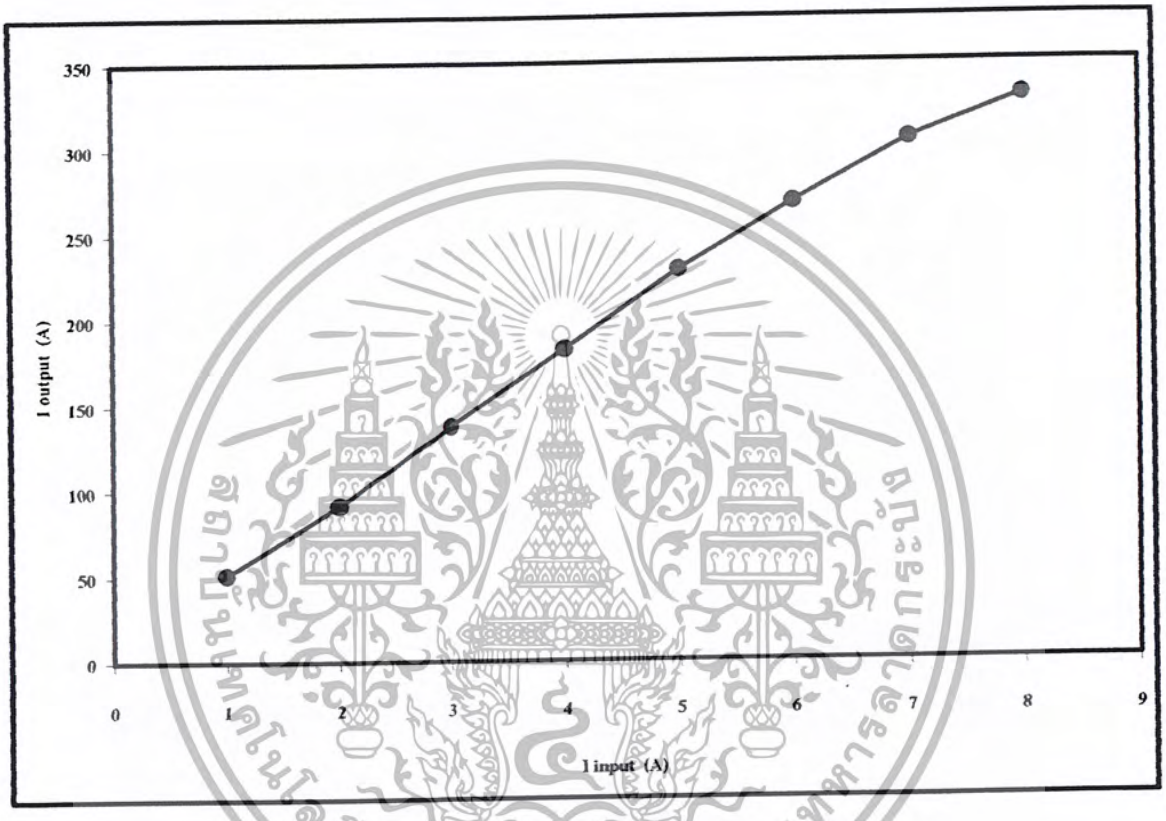
***ตารางที่4-23** ตารางผลการทดสอบคุณสมบัติของหม้อแปลงแบบ On Load Test โดยใช้ Under Ground Cable ขนาด 35 sq.mm²*

Input			Output
V_{in} (V)	I_{in} (A)	P_{in} (kW)	I_{out} (A)
27.9	1	0.02	51.2
49.8	2	0.08	91.5
74.8	3	0.18	137.7
100.8	4	0.32	182.6
128.9	5	0.52	228.5
155.3	6	0.74	267.8
181.7	7	1.01	304.5
205.8	8	1.26	329.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากตารางที่ 4-23 กำหนดการป้อน I_{in} ในช่วงแรก เพื่อเป็นการทดสอบ Ratio (a) ของหม้อแปลง โดยดูความสัมพันธ์ I_{in} กับ I_{out} จากนั้นเป็นการดูความสัมพันธ์ของ I_{out} กับอุณหภูมิในจุดต่างๆที่กำหนด โดยสังเกตว่าอุณหภูมิจะต่ำลงเมื่อกระแส I_{out} ต่ำลง โดยกระแส I_{out} ต่ำลงเพราะค่าความต้านทานของสายเคเบิล จะมีความต้านทานมากขึ้นเมื่ออุณหภูมิสูงขึ้น จากนั้นจึงเลี้ยงกระแส I_{out} ให้สูงขึ้นเพื่อรักษาอุณหภูมิให้สูงขึ้นสัมพันธ์กับเวลาตามที่กำหนด

เขียนกราฟความพันธ์ได้ตามรูปที่ 4-11



รูปที่ 4-11 กราฟเปรียบเทียบ I_{in} กับ I_{out} เพื่อหาค่า ratio (a) ของหม้อแปลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 การทดสอบตามมาตรฐาน IEC 60502-2 (1998)

เนื่องจากการทดสอบนั้นต้องทำตามมาตรฐานที่กำหนด ดังนั้นก่อนที่จะทำการทดสอบตามมาตรฐาน จึงต้องทำการเก็บข้อมูลของกระแสที่ทำให้ได้อุณหภูมิในสายเคเบิลทดสอบ ที่เหมาะสมตามมาตรฐานกำหนด แล้วจึงทำการทดสอบตามมาตรฐาน

ในการทดสอบนั้นเพื่อให้ครอบคลุมต่อสายแต่ละขนาด จึงทำการกำหนดตัวอย่างที่ขนาด

เล็ก กลาง และใหญ่ คือ 35, 70 และ 400 sq.mm^2. 12/20 kV และทำการฝัง Thermocouple ตามจุดต่างๆ ดังนี้

รูปที่ 4.12 (ก) แสดงการฝัง Thermocouple Type K ณ ตำแหน่งต่างๆของสายเคเบิล
(ข) แสดงชั้น Conductor และ Copper Shield Tape

โดยกำหนดให้

t_1 คือ ฝัง *Thermocouple* ณ ตำแหน่งปลายสายเคเบิลในชั้น *Conductor*

t_2 คือ ฝัง *Thermocouple* ณ ตำแหน่งปลายสายเคเบิลในชั้น *Copper Shield Tape*

t_3 คือ ฝัง *Thermocouple* ณ ตำแหน่งกลางสายเคเบิลในชั้น *Conductor*

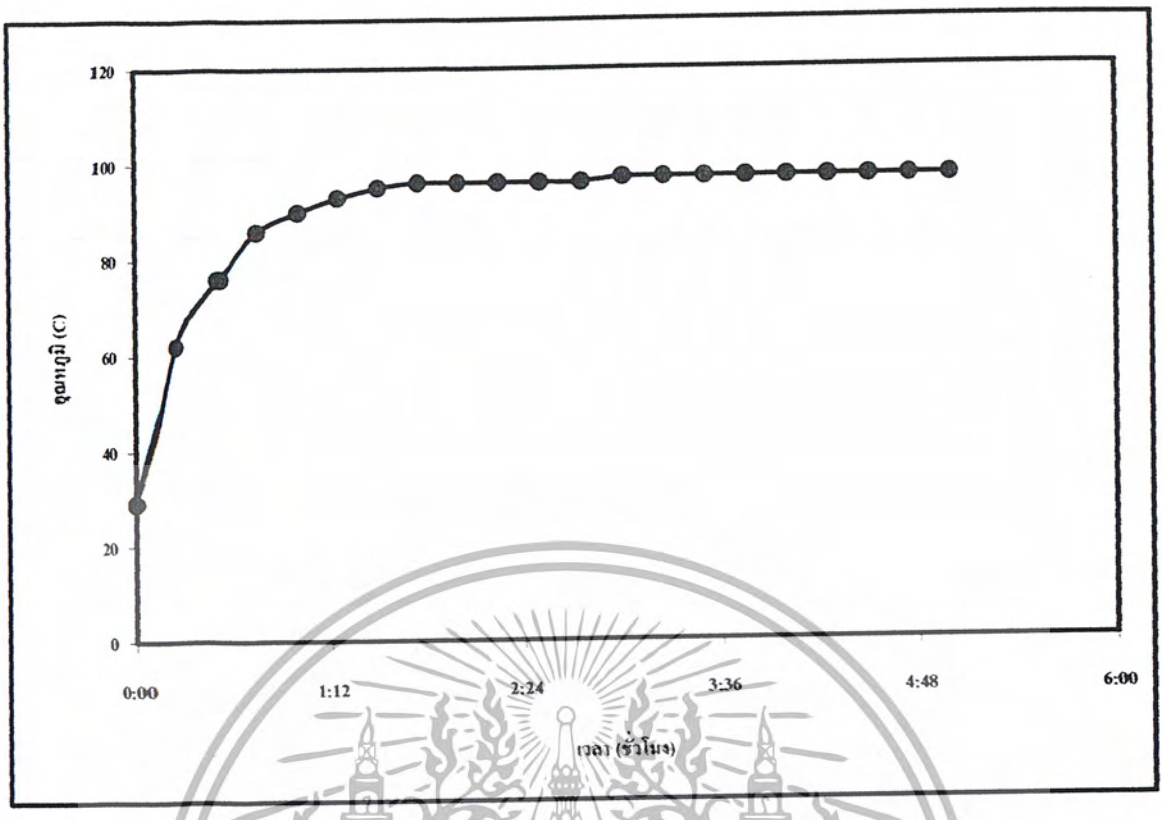
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่4-24 การทดสอบสายUnderground Cable ขนาด 35 sq.mm². เพื่อหาค่าที่เหมาะสมก่อนทำการทดสอบตามมาตรฐาน IEC 60502-2 (1998)

เวลา (ชั่วโมง:นาที)	Input			Output			
	V_{in} (V)	I_{in} (A)	P_{in} (kW)	I_{out} (A)	t_1 (°C)	t_2 (°C)	t_3 (°C)
00:00	155	6.1	0.79	276	29	29	29
00:15	168.9	6.3	0.89	276	62	46	62
00:30	173.2	6.3	0.88	276	76	57	75
00:45	176.2	6.4	0.91	276	86	65	85
01:00	178.0	6.4	0.92	276	90	70	89
01:15	179.1	6.4	0.93	276	93	74	93
01:30	179.7	6.4	0.93	276	95	75	99
01:45	180.1	6.4	0.93	276	96	76	95
02:00	180.7	6.4	0.94	276	96	76	96
02:15	179.9	6.4	0.93	276	96	77	97
02:30	179.6	6.4	0.93	276	96	77	97
02:45	179.6	6.4	0.93	276	96	77	98
03:00	180.0	6.4	0.93	276	97	77	98
03:15	179.7	6.4	0.93	276	97	77	98
03:30	179.8	6.4	0.93	276	97	77	98
03:45	179.6	6.4	0.93	276	97	77	99
04:00	179.5	6.4	0.93	276	97	77	99
04:15	179.6	6.4	0.93	276	97	77	98
04:30	179.7	6.4	0.93	276	97	77	98
04:45	179.7	6.4	0.93	276	97	77	99
05:00	179.8	6.4	0.93	276	97	77	99

t_1 = อุณหภูมิที่ตัวนำปลายสาย, t_2 = อุณหภูมิที่shield ปลายสาย, t_3 = อุณหภูมิที่ตัวนำกลางสาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-13 กราฟแสดงความสัมพันธ์ระหว่างเวลากับอุณหภูมิ (t,)

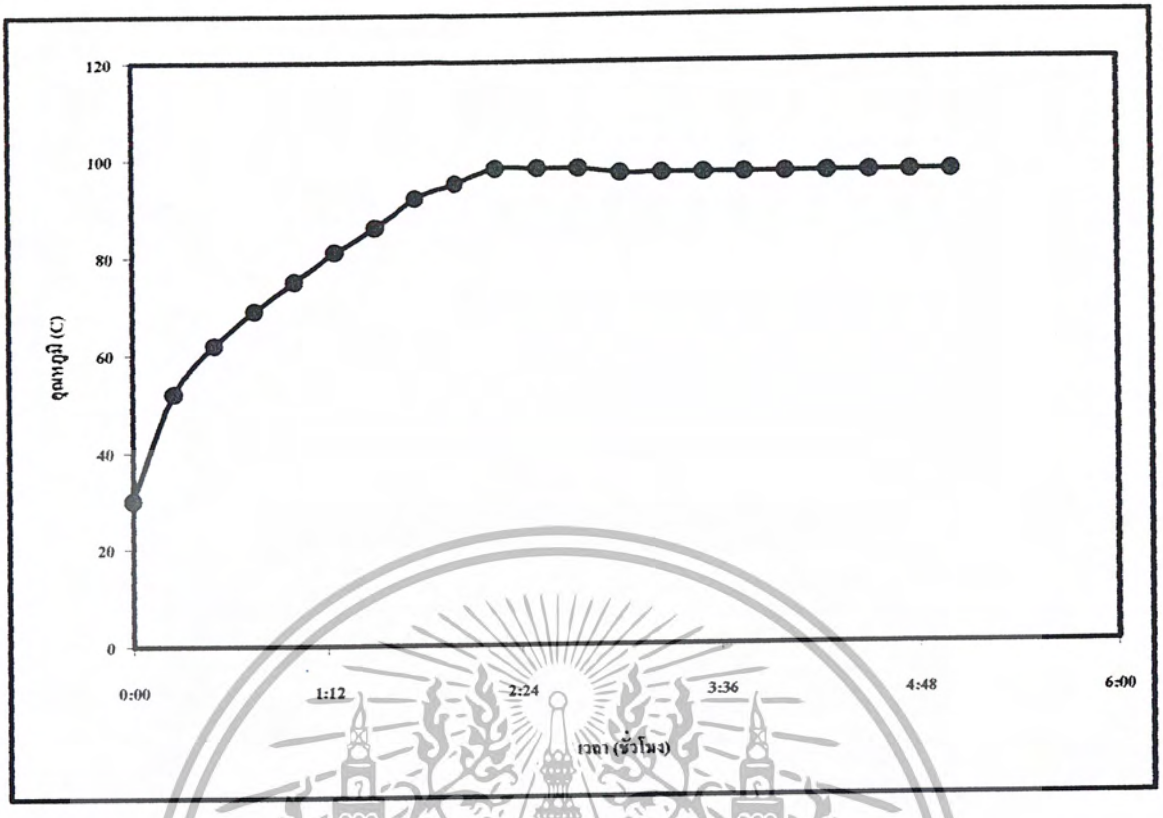
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่4-25 การทดสอบสายUnderground Cable ขนาด 70 sq.mm². เพื่อหาค่าที่เหมาะสมก่อนทำการทดสอบตามมาตรฐาน IEC 60502-2 (1998)

เวลา (ชั่วโมง:นาที)	Input			Output			
	V_{in} (V)	I_{in} (A)	P_{in} (kW)	I_{out} (A)	t_1 (°C)	t_2 (°C)	t_3 (°C)
00:00	122.8	7.0	0.51	328	30	26	30
00:15	130.0	7.3	0.59	339	52	38	51
00:30	135.1	7.5	0.64	348	62	45	61
00:45	142.0	7.8	0.70	363	69	53	70
01:00	147.5	8.1	0.76	373	75	57	76
01:15	152.8	8.4	0.82	385	81	62	82
01:30	160.2	8.7	0.90	401	86	65	87
01:45	161.7	8.8	0.92	405	92	69	92
02:00	163.3	8.9	0.94	407	95	72	96
02:15	161.4	8.7	0.92	401	98	74	98
02:30	159.0	8.6	0.89	394	98	75	99
02:45	158.8	8.6	0.89	394	98	75	98
03:00	159.1	8.6	0.89	395	97	75	98
03:15	159.5	8.6	0.90	396	97	75	98
03:30	159.7	8.6	0.90	397	97	75	98
03:45	158.9	8.6	0.89	395	97	75	98
04:00	159.4	8.6	0.90	395	97	75	98
04:15	159.1	8.6	0.89	395	97	75	98
04:30	159.2	8.6	0.89	395	97	75	98
04:45	158.9	8.6	0.89	395	97	75	98
05:00					97	75	98

t_1 = อุณหภูมิที่ตัวนำปลายสาย, t_2 = อุณหภูมิที่shield ปลายสาย, t_3 = อุณหภูมิที่ตัวนำกลางสาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-14 กราฟแสดงความสัมพันธ์ระหว่างเวลากับอุณหภูมิ (t)

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

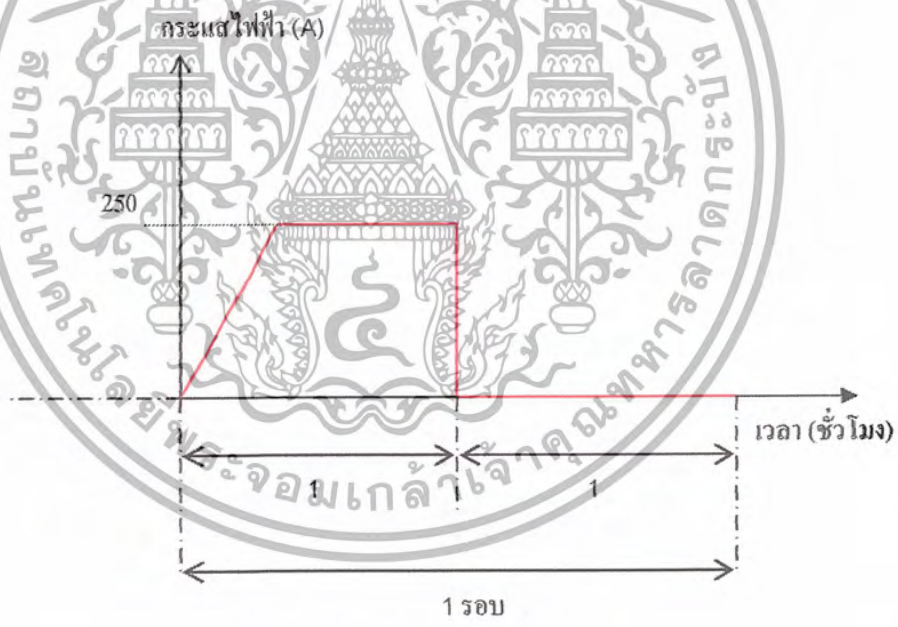
บทที่ 5

การทดสอบ Hot Line Bail Clamp Connector ตามมาตรฐาน ANSI C119–4-1991

5.1 มาตรฐาน ANSI C119–4-1991 สำหรับการทดสอบผลิตภัณฑ์ Hot Line Bail Clamp Connector

5.1.1 การทดสอบผลิตภัณฑ์ Hot Line Bail Clamp Connector ในหัวข้อการทดสอบอุณหภูมิ โดยวิธีการจ่ายกระแส (Current Cycle Test) ตามมาตรฐาน ANSI C119–4-1991

ในการทดสอบจะประกอบด้วย 500 รอบ จะประกอบไปด้วยช่วงที่ผ่านกระแสไฟฟ้าเข้าไปเป็นเวลาประมาณ 1 ชั่วโมง และหยุดการผ่านกระแสไฟฟ้าเป็นเวลาประมาณ 1 ชั่วโมง ในช่วงที่ผ่านกระแสไฟฟ้าจะทำการปรับกระแสไฟฟ้าให้มีค่าระดับเดียวกับตัวนำ (ประมาณ 250 A) เมื่ออุณหภูมิของการควบคุมตัวนำสูงกว่าอุณหภูมิรอบข้างประมาณ 100-105°C และค่าแปรผันของอุณหภูมิการควบคุมตัวนำมีค่าไม่เกิน 2°C จะใช้เวลาไม่เกิน 10 นาทีในการหยุดพัก และในขณะเดียวกันอุณหภูมิรอบข้างจะถูกควบคุมที่ 25°C

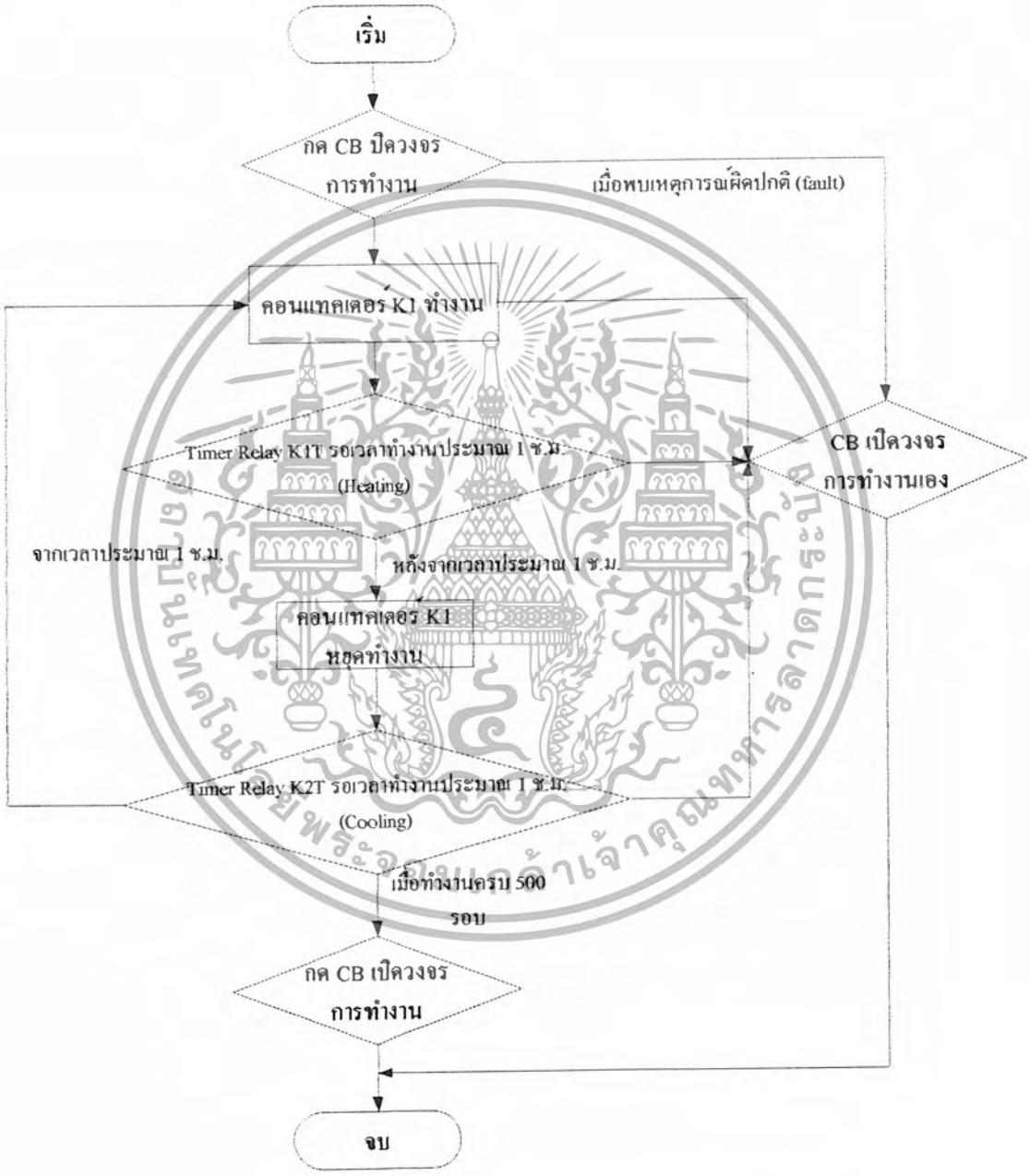


รูปที่ 5-1 ความสัมพันธ์ระหว่าง กระแสไฟฟ้า กับ เวลา ในการทดสอบผลิตภัณฑ์ Hot Line Bail Clamp Connector ตามมาตรฐาน ANSI C119–4-1991

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.1.2 การออกแบบวงจรควบคุมแรงดันกึ่งอัตโนมัติ

เนื่องจากตามมาตรฐาน ANSI C119–4-1991ได้กำหนดเวลาช่วงการทดสอบใน 1 รอบ ประกอบด้วย มีกระแสไฟฟ้า (Heating) 1 ชั่วโมง และตัดกระแสไฟฟ้าออก (Cooling) 1 ชั่วโมง ดังนั้นจึงออกแบบวงจรควบคุมโดยใช้คอนแทคเตอร์ (Contactor) และรีเลย์ตั้งเวลา (Timer Relay) เป็นตัวตัดต่อวงจรและกำหนดเวลาการทำงาน โดยแสดงการทำงานของวงจรตาม Flowchart ดังนี้



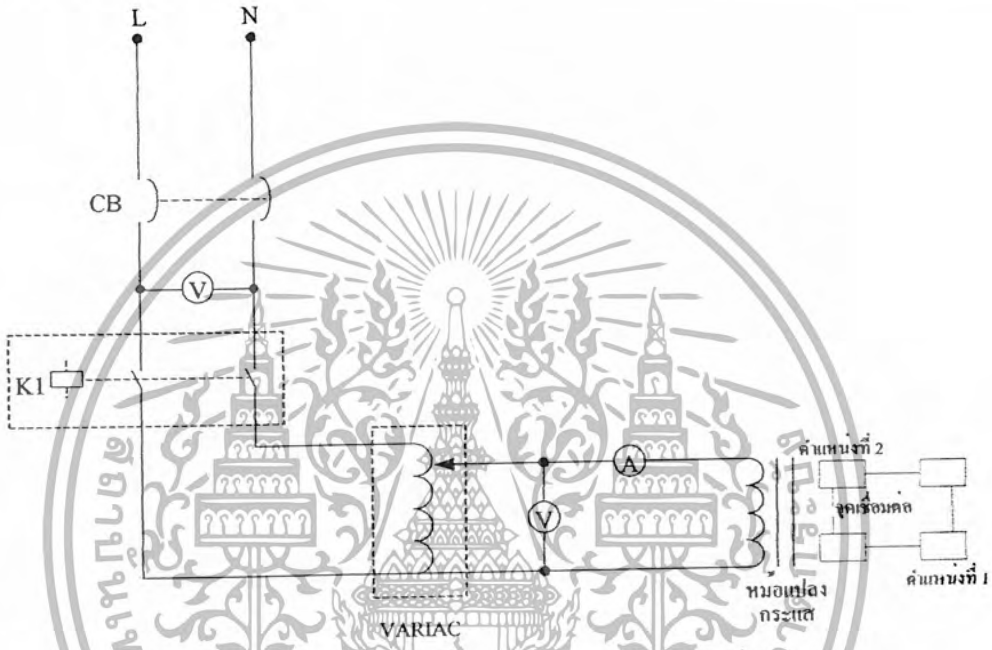
รูปที่ 5-2 Flowchart วงจรควบคุมการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.1.2.1 แบบแสดงการทำงานของวงจรกำลัง (Power Circuit)

สามารถแสดงวงจรการทดสอบสายเคเบิลประกอบทั้งแสดงการวัดกระแสและแรงดันก่อนเข้า ชุดควบคุมแรงดัน (Variac) และหลังเข้าชุดควบคุมแรงดัน (ก่อนเข้าหม้อแปลงกระแส) เพื่อแสดงผลให้ง่ายต่อการปรับชุดควบคุมแรงดัน (ให้มีความสัมพันธ์กับกระแสที่หม้อแปลงสามารถจ่ายกระแสให้กับ Hot Line Bail Clamp Connector)

โดยกำหนดให้มีหม้อแปลงกระแสไฟฟ้า (C.T, Current Transformer) เป็นตัววัดกระแสที่ไหลวนในสายอลูมิเนียม ดังรูปที่ 3-8



รูปที่ 5-3 แบบแสดงวงจรกำลัง

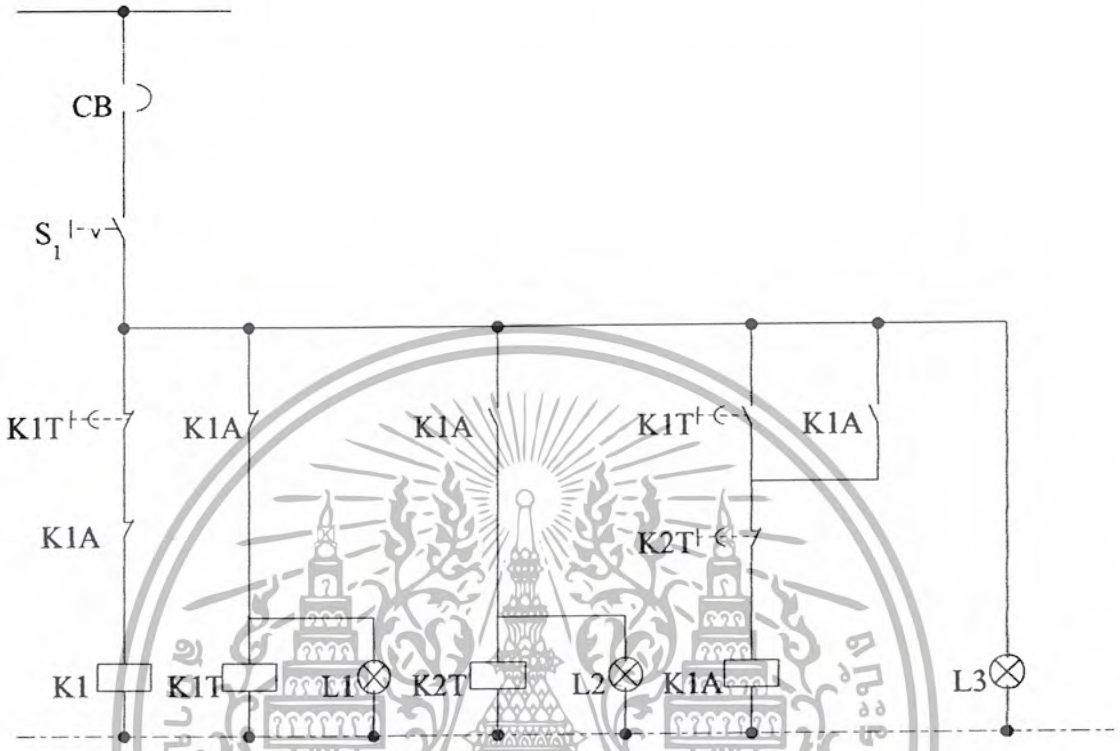
โดยกำหนดให้

CB	*คือ*	*เซอร์กิตเบรกเกอร์ ขนาด 40 A.T.*
VARIAC	*คือ*	*1 เฟส ปรับย่านแรงดัน 0-260 โวลต์ ทนกระแสได้ 50 แอมป์*
A_1	*คือ*	*แอมป์มิเตอร์วัดกระแสไฟฟ้าด้านขาเข้า VARIAC มีย่านการวัด 0-50 แอมป์*
V_1	*คือ*	*โวลต์มิเตอร์วัดแรงดันไฟฟ้าด้านขาเข้า VARIAC มีย่านการวัด 0-250 โวลต์*
A_2	*คือ*	*แอมป์มิเตอร์วัดกระแสไฟฟ้าด้านขาออก VARIAC มีย่านการวัดระหว่าง 0-50 แอมป์*
V_2	*คือ*	*โวลต์มิเตอร์วัดแรงดันไฟฟ้าด้านขาออก VARIAC มีย่านการวัดระหว่าง 0-300 โวลต์*
CT	*คือ*	*หม้อแปลงกระแสไฟฟ้า (C.T, Current Transformer) 2000/5 แอมป์*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.1.2.2 แบบแสดงการทำงานของวงจรควบคุม (Control Circuit)

จัดให้มีส่วนประกอบตามเงื่อนไขของ Flowchart และมีไฟแสดงฐานะดังนี้



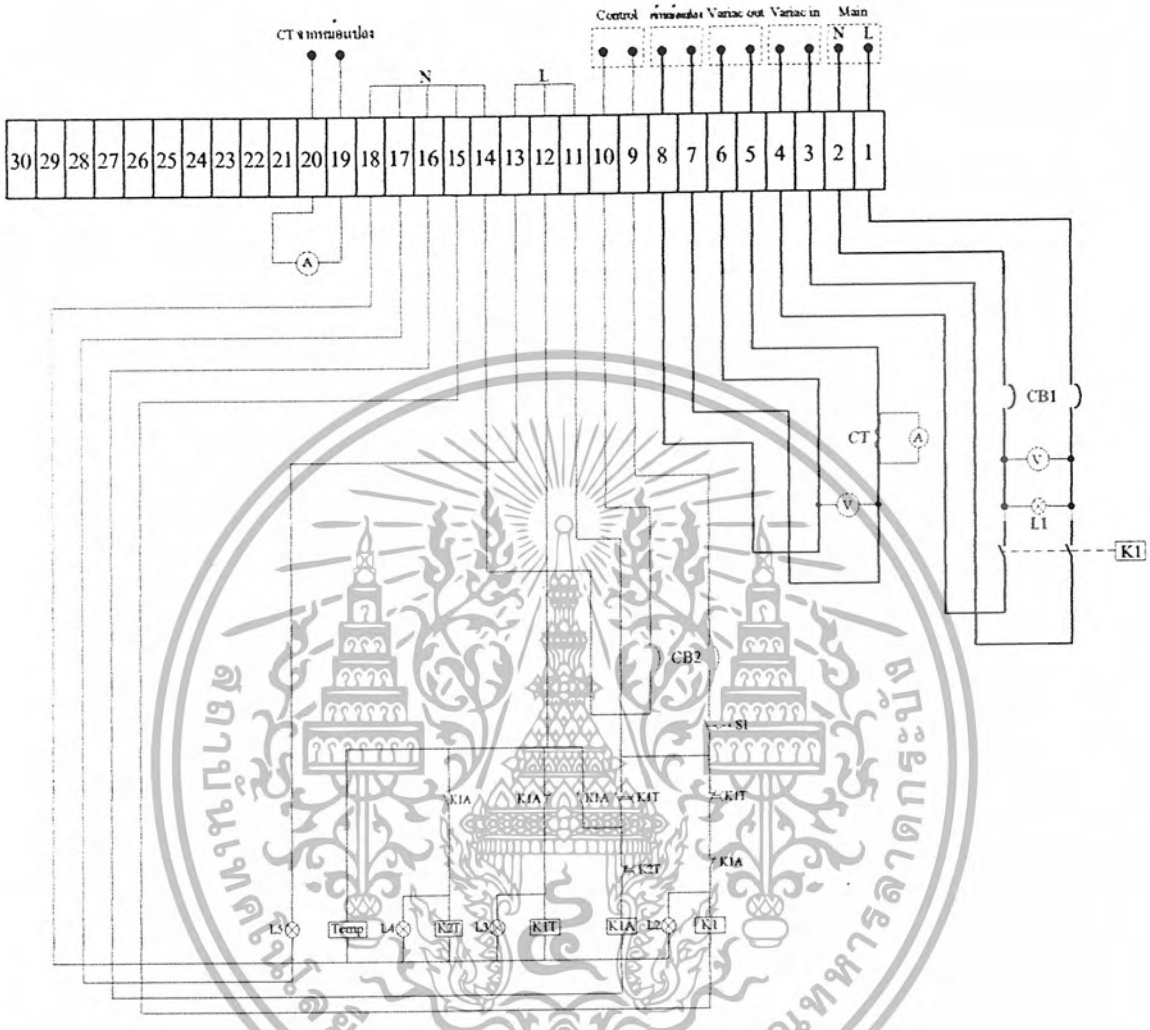
รูปที่ 5-4 วงจรควบคุม

โดยกำหนดให้

CB	*คือ*	*เซอร์กิตเบรกเกอร์ 40 A.T.*
K1	*คือ*	*คอนแทคเตอร์ ขนาด 80 แอมป์*
K1A	*คือ*	*Auxiliary Contactor ขนาด 80 แอมป์*
K1T	*คือ*	*รีเลย์ตั้งเวลา (Timer Relay) หน่วงเวลาทำงานเมื่อมีกระแสไฟฟ้าเข้า Coil ประมาณ 1 ชั่วโมง*
K2T	*คือ*	*รีเลย์ตั้งเวลา (Timer Relay) หน่วงเวลาทำงานเมื่อมีกระแสไฟฟ้าเข้า Coi ประมาณ 1ชั่วโมง*
S1	*คือ*	*สวิตช์เซอร์กิตเบรกเกอร์*
L1, L2, L3	*คือ*	*ไฟแสดงสถานะการทำงาน*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.1.2.3 แบบแสดงการทำงานจริง

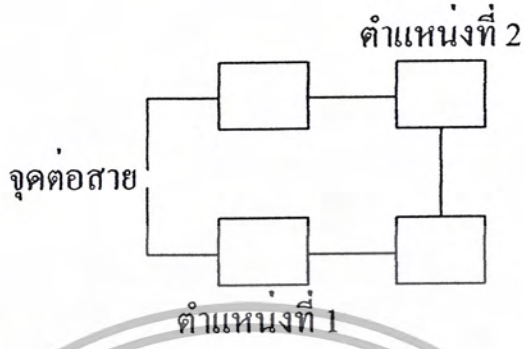


รูปที่ 5-5 แบบวงจรการทำงานจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2 การทดสอบตามมาตรฐาน ANSI C119–4-1991

ในการทดสอบนั้นเพื่อให้ครอบคลุมต่อผลิตภัณฑ์ Hot Line Bail Clamp Connector ทำการฝัง Thermocouple ตามจุดต่างๆ ดังนี้



รูปที่ 5-6 แสดงการฝัง Thermocouple Type k ณ ตำแหน่งต่างๆ ของผลิตภัณฑ์ Hot Line Bail Clamp Connector

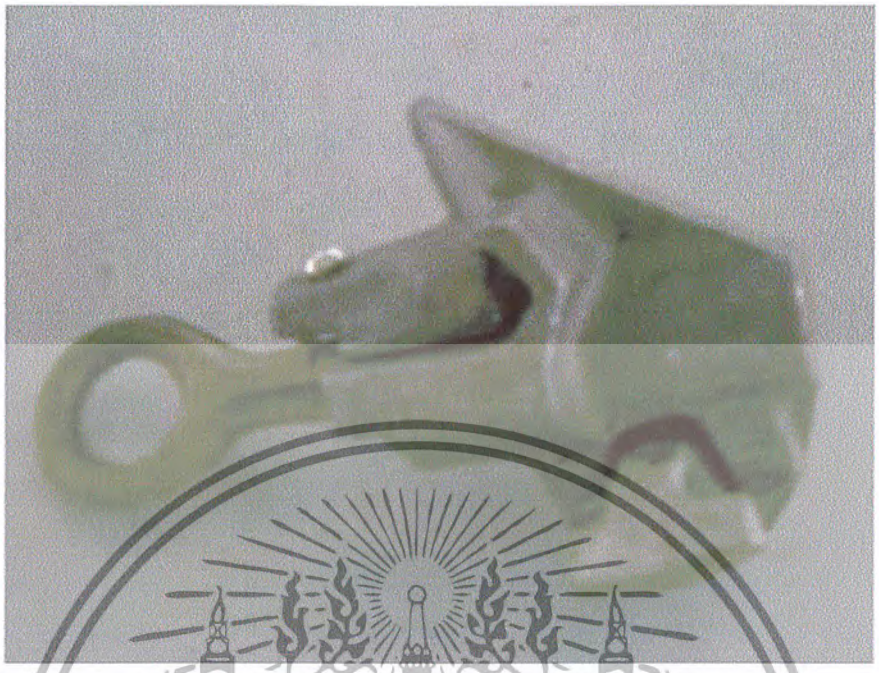
โดยกำหนดให้

ตำแหน่งที่1 คือ Hot Line Bail Clamp ที่จุดปลาย loop

ตำแหน่งที่2 คือ Hot Line Bail Clamp ที่จุดกลาง loop

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

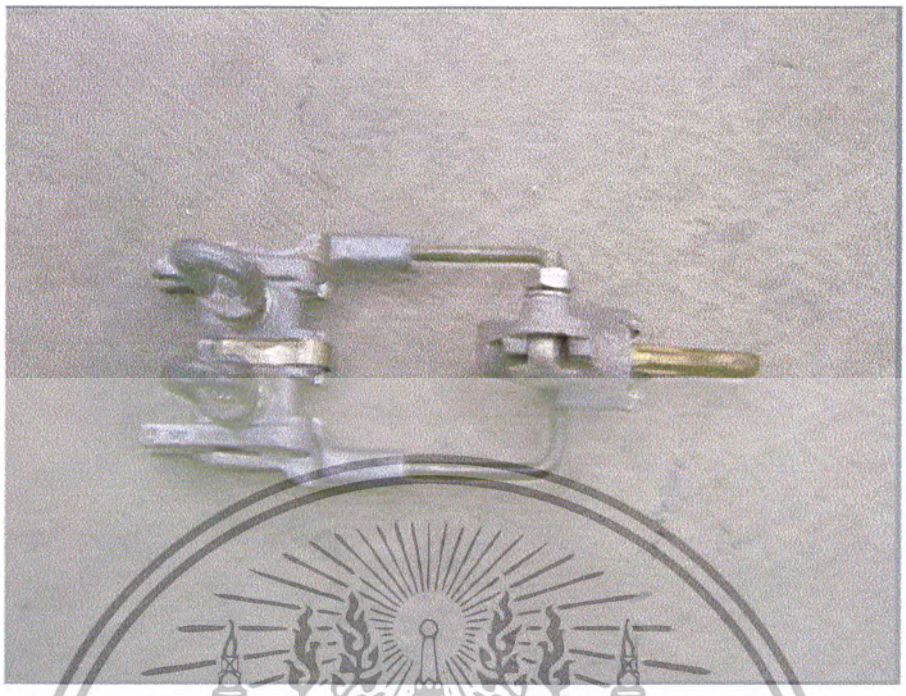
5.3 ตัวอย่างผลิตภัณฑ์ Hot Line Bail Clamp Connector ที่นำมาทำการทดสอบ



รูปที่ 5-7 Hot Line Clamp size 25-50 mm.²

รูปที่ 5-8 Hot Line Bail Clamp size 25-50 mm.²

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5-9 Hot Line Bail Clamp in combination with Hot Line as tap Connection

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.4 การทดสอบผลิตภัณฑ์ Hot Line Bail Clamp Connector

5.4.1 วัตถุประสงค์

1. การทดสอบ

5.4.2 เครื่องมือและอุปกรณ์

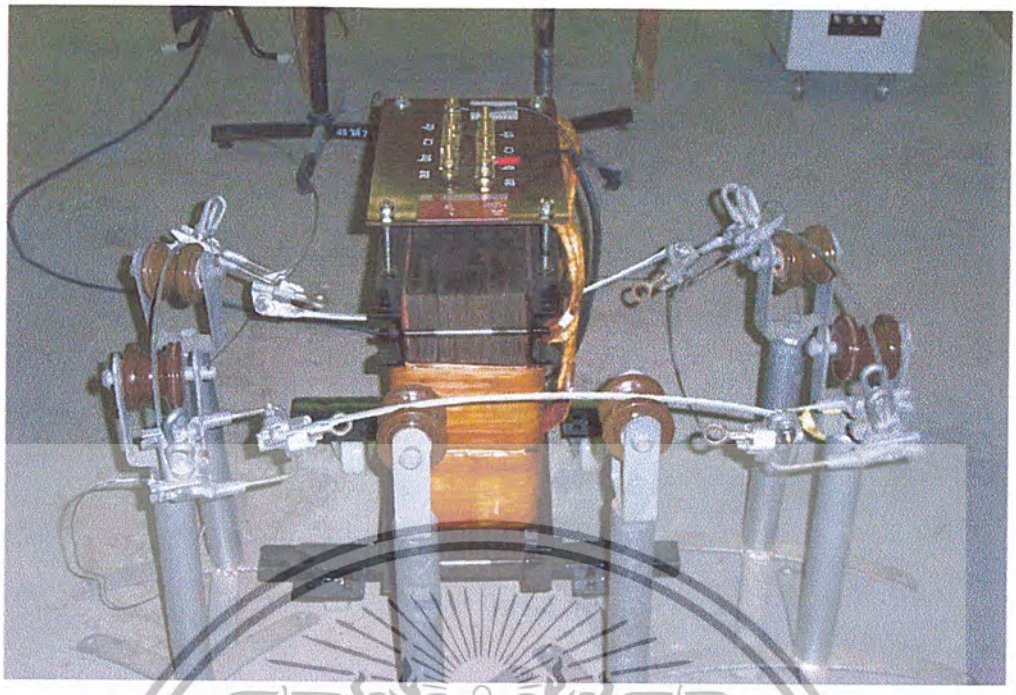
1. VARIAC 1 phase, 0-260 V
2. Digital Multimeter
3. Thermocouple Type k
4. ผลิตภัณฑ์ Hot Line Bail Clamp Connector

5.4.3 วิธีการทดสอบ

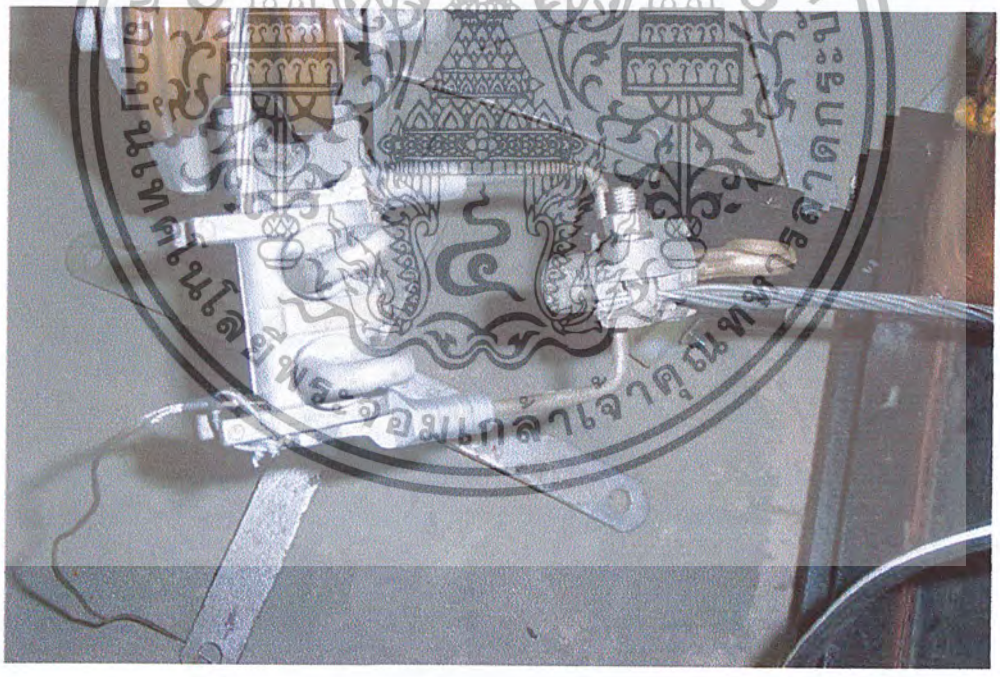
1. ต่อวงจรตามรูปที่ 5-6
2. ใช้มิเตอร์วัดค่าแรงดันขาเข้า กระแสขาเข้า กำลังงาน กระแสขาออก และแรงดันขาออก
3. ใช้Thermocouple Type K วัดอุณหภูมิของผลิตภัณฑ์ Hot Line Bail Clamp Connector

รูปที่ 5-10 แสดงการทดสอบผลิตภัณฑ์ Hot Line Bail Clamp Connector

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

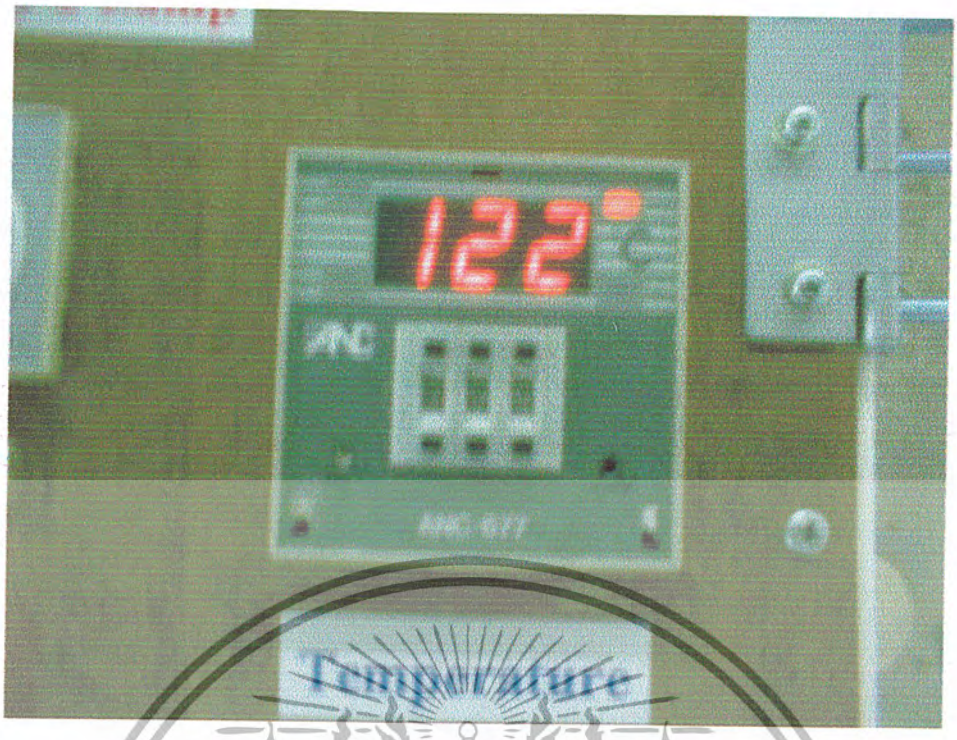


รูปที่ 5-11 แสดงการทดสอบ Hot Line Bail Clamp Connector



รูปที่ 5-12 แสดงการวัดอุณหภูมิโดยใช้เทอร์โมคัปเปิล (Thermocouple) วัดที่ Hot Line Bail Clamp

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5-13 มิเตอร์ (Meter) แสดงอุณหภูมิจาก เทอร์โมคัปเปิล (Thermocouple)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.4.4 ผลการทดสอบ

ตารางที่5-1 การทดสอบConnecter ขนาด 25 mm.^{2} โดยการจับอุณหภูมิ t (°C) ที่ตัว Hot Line Bail Clamp

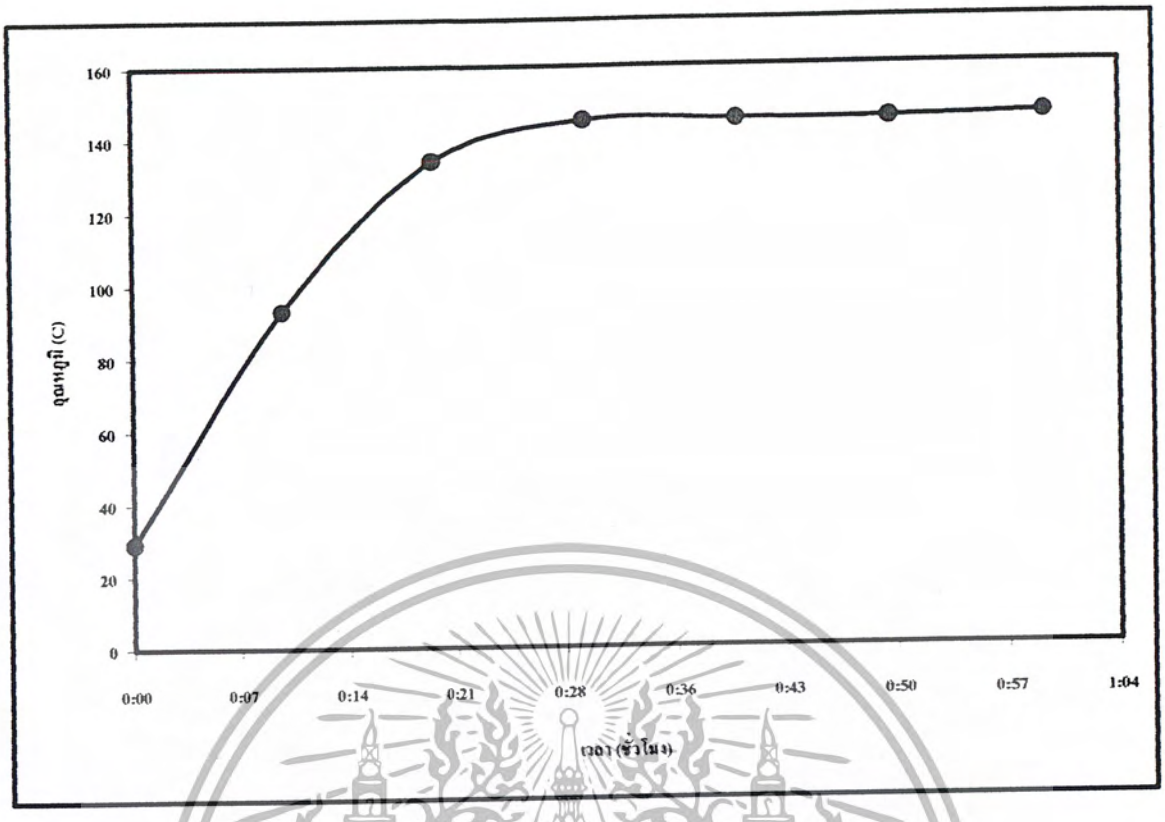
เวลา (ชั่วโมง:นาที)	Input			Output		Temperature (°C)	
	I_{in} (A)	V_{in} (V))	P_{in} (kW)	I_o (A)	V_o (V)	ตำแหน่งที่ 1	ตำแหน่งที่ 2
00:00	207.9	3.3	0.48	258	1.69	29	29
00:10	228.7	3.1	0.55	254	1.69	93	58
00:20	227.6	3.2	0.56	255	1.70	134	71
00:30	227.8	3.2	0.56	256	1.73	145	84
00:40	236.4	3.3	0.58	256	1.72	145	86
00:50	236.6	3.3	0.58	258	1.74	145	90
01:00	236.8	3.3	0.58	257	1.73	146	91

ตำแหน่งที่1 คือ Hot Line Bail Clamp ที่จุดปลาย loop

ตำแหน่งที่2 คือ Hot Line Bail Clamp ที่จุดกลาง loop

หมายเหตุ ทำการทดสอบ 21.30-22.30 น. อุณหภูมิห้องทดสอบ 30.5 °C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5-14 กราฟแสดงความสัมพันธ์ระหว่างเวลากับอุณหภูมิ (t)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่5-2 ผลการทดสอบ Connecter ขนาด 25 mm.^{2} โดยการจับ t (°C) ที่ Hot Line Clamp

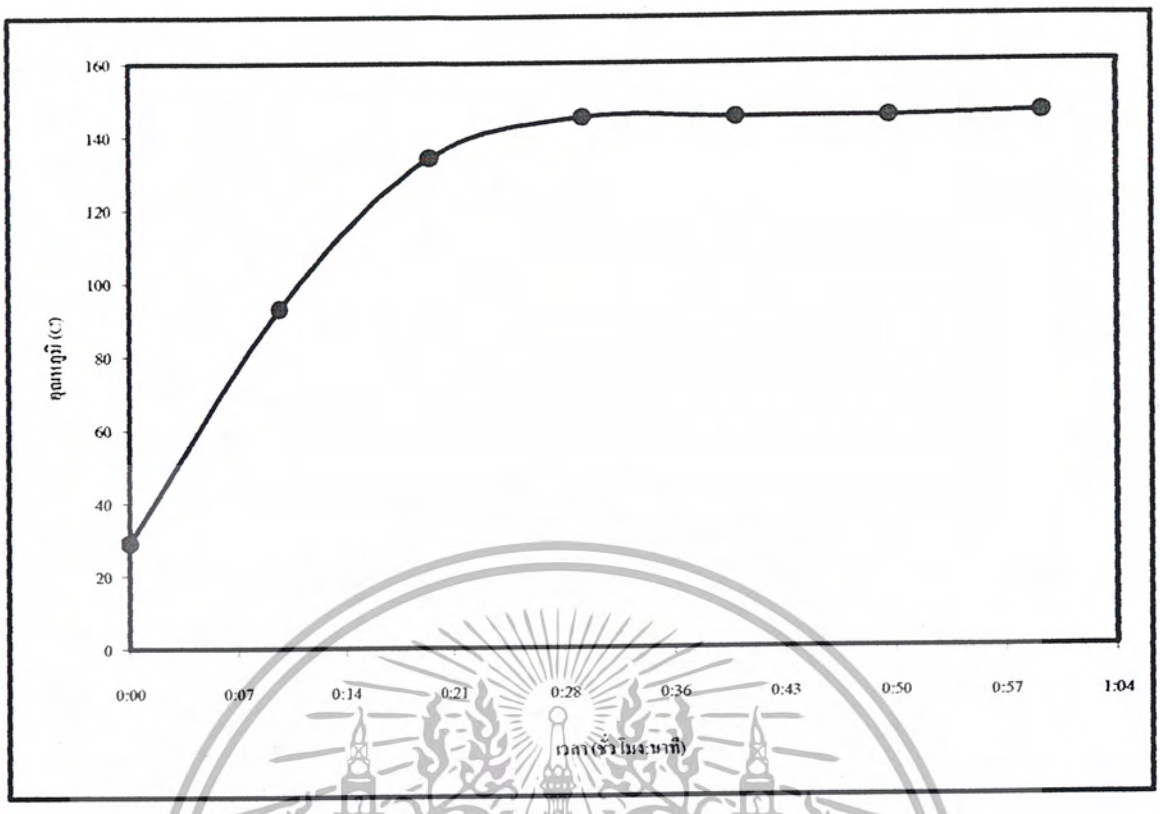
เวลา (ชั่วโมง:นาที)	Input			Output		Temperature (°C)	
						ตำแหน่งที่	
	I_{in} (A)	V_{in} (V)	P_{in} (kW)	I_o (A)	V_o (V)	1	2
00:00	207.9	3.3	0.48	258	1.69	29	29
00:10	228.7	3.1	0.55	254	1.69	93	58
00:20	227.6	3.2	0.56	255	1.70	134	71
00:30	227.8	3.2	0.56	256	1.73	145	84
00:40	236.4	3.3	0.58	256	1.72	145	86
00:50	236.6	3.3	0.58	258	1.74	145	90
01:00	236.8	3.3	0.58	257	1.73	146	91

ตำแหน่งที่ 1 คือ Hot Line Bail Clamp ที่จุดปลาย loop

ตำแหน่งที่ 2 คือ Hot Line Bail Clamp ที่จุดกลาง loop

หมายเหตุ ทำการทดสอบ 23.40-0.40 น. อุณหภูมิห้องทดสอบ 30.5 °C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5-15 กราฟแสดงความสัมพันธ์ระหว่างเวลากับอุณหภูมิ (t)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่5-3 การทดสอบConnecter ขนาด 25 mm.^{2} เพื่อหาค่าที่เหมาะสมก่อนทำการทดสอบตามมาตรฐาน ANSI C119-4 -1992

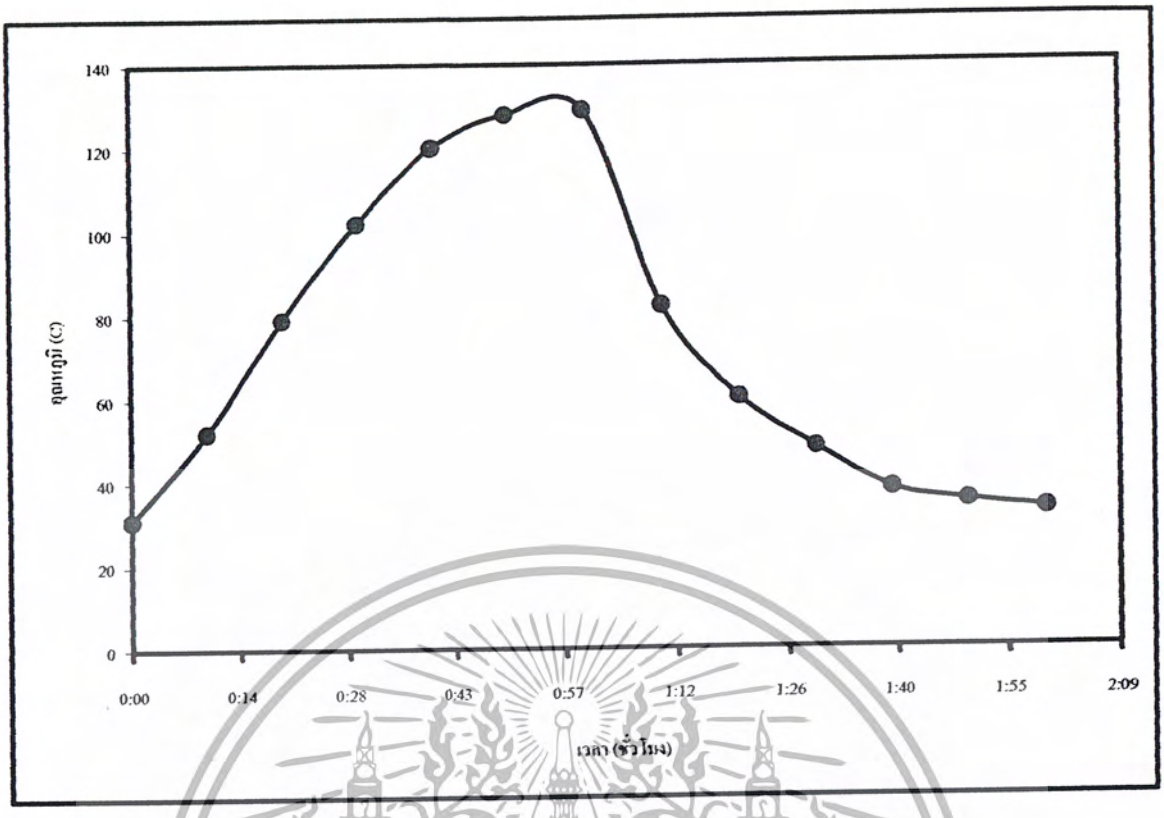
เวลา (ชั่วโมง:นาที)	Input			Output	Temperature (°C)	
					ตำแหน่งที่	
	I_{in} (A)	V_{in} (V)	P_{in} (kW)	I_o (A)	1	2
00:00	54.9	5.5	0.29	270	31	31
00:10	81.6	6.3	0.50	305	52	52
00:20	112.4	7.3	0.80	352	79	77
00:30	141.5	8.1	1.12	384	102	100
00:40	153.0	8.3	1.24	395	120	117
00:50	150.1	8.0	1.20	385	128	126
01:00	149.5	8.0	1.18	385	129	127
01:10					82	81
01:20					60	60
01:30					48	48
01:40					38	38
01:50					35	35
02:00					33	33

ตำแหน่งที่1 คือ Hot Line Bail Clamp ที่จุดปลาย loop

ตำแหน่งที่2 คือ Hot Line Bail Clamp ที่จุดกลาง loop

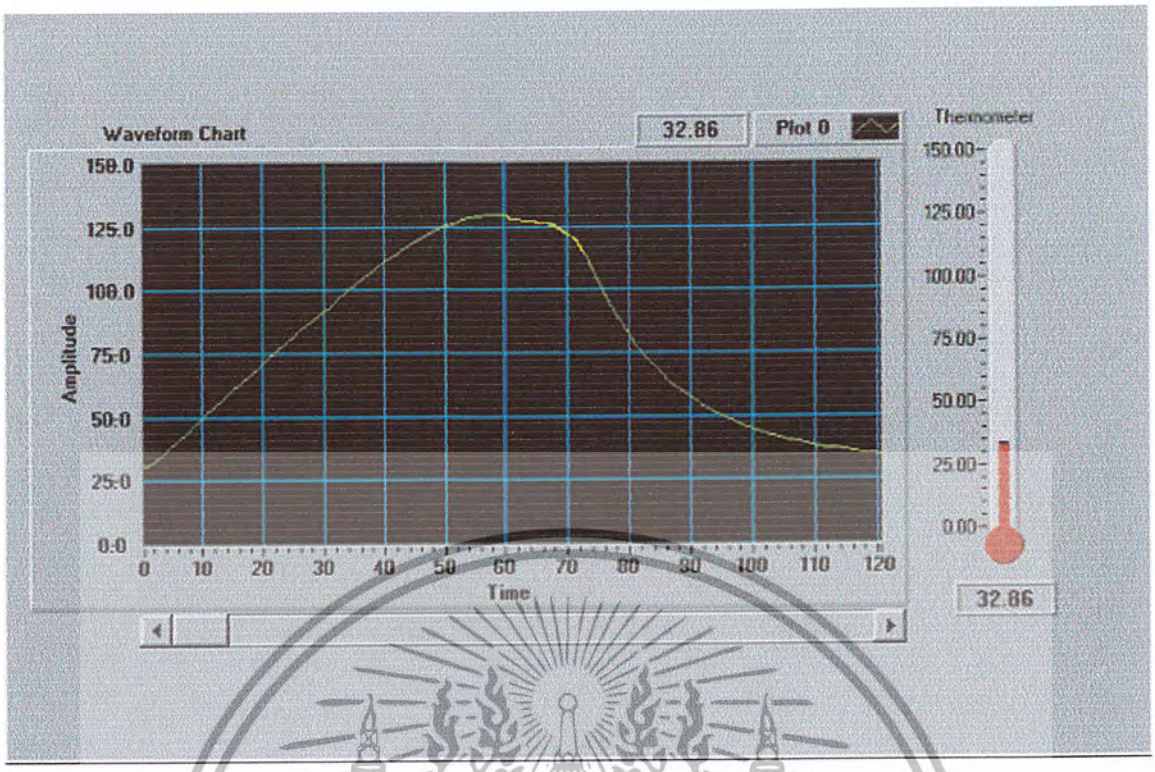
หมายเหตุ ทำการทดสอบ 21.30-22.30 น. อุณหภูมิห้องทดสอบ 30.5 °C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5-16 กราฟแสดงความสัมพันธ์ระหว่างเวลากับอุณหภูมิ (t_1)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5-17 กราฟจากที่บันทึกจากคอมพิวเตอร์แสดงความสัมพันธ์ระหว่างเวลากับอุณหภูมิ โดยทำการทดสอบ 1 รอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6
สรุปผลการดำเนินงานวิจัย

6.1 สรุปผลการออกแบบหม้อแปลงกระแส

จากที่ได้ออกแบบหม้อแปลงกระแสและทำการทดสอบ Open Circuit Test และ Short Circuit Test แล้ว พบว่าหม้อแปลงมีคุณสมบัติตามที่ได้ออกแบบไว้ โดยสามารถแสดงค่าความเข้มแม่เหล็กกับค่าเส้นแรงแม่เหล็กได้ตามค่าอ้างอิง และยังแสดงค่าอัตราส่วนได้ถูกต้อง

แต่ยังไม่สามารถให้กระแสตามพิกัดได้เนื่องจากตอนนี้ยังไม่มีชุดควบคุมแรงดันได้ตามพิกัดของหม้อแปลงกระแส โดยตอนนี้สามารถจ่ายกระแสได้สูงสุดประมาณ 830 แอมป์ จากชุดควบคุมแรงดันที่มีค่ากระแสที่พิกัด 23 แอมป์

ข้อเสนอแนะ ควรจะจัดหาชุดจ่ายแรงดันที่ให้กระแสได้ตามพิกัดของหม้อแปลงกระแส โดยมีพิกัดที่กระแสขาเข้าอยู่ประมาณ 36 แอมป์

6.2 สรุปผลชุดควบคุมการทำงานกึ่งอัตโนมัติ

สามารถตัดต่อการทำงานได้ตามเวลาที่มาตรฐานกำหนด โดยสามารถตั้ง Timer Relay ปรับเปลี่ยนการทำงานตามเวลาได้ตามแต่ละมาตรฐาน อีกทั้งยังสามารถแสดงผลของแรงดัน กระแส และอุณหภูมิตามชุดต่างๆตามที่ได้ออกแบบไว้

6.3 สรุปผลชุดแสดงค่าอุณหภูมิ

ในส่วนของการแสดงผลสามารถแสดงผลการทดลองออกมาเป็นกราฟระหว่างค่าอุณหภูมิ และค่าเวลาโดยจะแสดงผลในทุกๆ 2 นาที จะนำค่าอุณหภูมิไปบันทึกเป็นกราฟของโปรแกรมที่ได้ตั้งค่าไว้ (Lab View)

ข้อเสนอแนะ ในการทดสอบควรแยกห้องควบคุมกับห้องทดสอบ โดยมีการกั้นผลจากสนามแม่เหล็กแรงสูงได้อย่างดี เนื่องจากสนามแม่เหล็กนี้จะไปรบกวนการทำงานของคอนโทรลเลอร์และคอมพิวเตอร์ ทำให้การประมวลผลผิดพลาด ถ้าทำติดต่อเป็นเวลานานจะทำให้คอมพิวเตอร์ไม่สามารถทำงานได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.5 สรุปผลการทดสอบ

ในส่วนการทดสอบสายเคเบิล สามารถทดสอบได้ในขนาดสายขนาด 35-185 $mm.^2$ โดยสามารถควบคุมตามมาตรฐาน IEC 60502-2 (1998) ในหัวข้อ Partial Discharge ด้วยวิธีการ Heating Cycle Test ที่ยังไม่สามารถทดสอบขนาดสายที่ใหญ่กว่านี้ได้เนื่องจากยังไม่สามารถหาชุดควบคุมได้ตามพิกัด โดยควรจะคำนึงผลของคำแนะนำข้างต้น

ในส่วนการทดสอบผลิตภัณฑ์อุปกรณ์เชื่อมต่อไฟฟ้าแรงสูง (Clamp) สามารถทดสอบได้ตามมาตรฐาน ANSI C119-4-1991 ในหัวข้อ Current Cycle Testได้ แต่ควรระวังในเรื่องเทคนิคในการจับอุณหภูมิในแต่ละจุดให้เท่ากัน และค่ากระแสที่สูงเกินจะทำให้สายอะลูมิเนียมละลายได้

6.6 สรุปคุณสมบัติของชุดทดสอบ

ใช้สำหรับทดสอบสายเคเบิล ตามมาตรฐาน IEC 60502-2 (1998) ในหัวข้อ Partial Discharge ด้วยวิธีการ Heating Cycle Test และ การทดสอบผลิตภัณฑ์อุปกรณ์เชื่อมต่อไฟฟ้าแรงสูง (Clamp) สามารถทดสอบได้ตามมาตรฐาน ANSI C119-4-1991 ในหัวข้อ Current Cycle Test

- ชุดควบคุมแรงดัน1 เฟส แรงดัน 0-260 โวลต์ ให้กระแสทางด้านขาเข้าหม้อแปลงกระแสสูง
- ควบคุมการทำงานตามเวลาตามมาตรฐานด้วยวงจร Magnetic Contractor และ Timer Relay
- แสดงอุณหภูมิโดยการประมวลผลจากไมโครคอนโทรลเลอร์ไปแสดงยังหน้าจอคอมพิวเตอร์ (Lab View) และ LCD
- ให้ความร้อนในการทดสอบด้วยการจ่ายกระแสสูงที่ผลิตภัณฑ์ทดสอบ
- ใช้กับไฟฟ้ากระแสสลับ 1 เฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

[1] A.E.Fitzgerald, Charles Kingsley, Jr., Stephen D.Umans : "Electric Machinery , 5 Edition", Mc Graw Hill, 1992, pp 1-89.

[2] ผศ. พิชิต ลำยอง : "Electrical Machine I", ภาควิชาวิศวกรรมไฟฟ้า, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2539, หน้า 1-105

[3] ผศ. สัมพันธ์ หาญชเล : "Electrical Machine 1 Vol. 1 (Transformers) 16th Edition", ภาควิชาวิศวกรรมไฟฟ้า,มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าธนบุรี, 2542

[4] ผศ. ศุภชัย สุรินทร์วงศ์ : "Electromagnetic Circuit and Transformers", สำนักพิมพ์ ส.ส.ท, 2000

[5] ผศ. อำนาจ ทองผาสุข, ผศ. วิทยา ประยงค์พันธุ์ : "การควบคุมมอเตอร์", คณะครุศาสตร์อุตสาหกรรม, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าพระนครเหนือ, 2539

[6] สุรศักดิ์ อยู่สวัสดิ์, อุเทน คำน่าน : "อิเล็คทรอนิคส์กำลัง", สำนักพิมพ์ โกลบอลวิชั่น, 2540

[7] แผนกระบบอุณหภูมิ : "Temperature sensor & Heating Catalog", บริษัท เทคโนโลยีอินสรูเมนท์ จำกัด

[8] ชัยวัฒน์ ลิ้มพรจิตรวิไล, วรพจน์ กรแก้ววัฒนกุล : "เรียนรู้และปฏิบัติการไมโครคอนโทรลเลอร์ MCS-51", บริษัท อินโนเวตีฟ เอ็กเพอร์ริเมนท์ จำกัด

[9] Data Sheet TCA 785, CS 5525, 89C51RD2

[10] IEC 60502-2 (1998) Standard

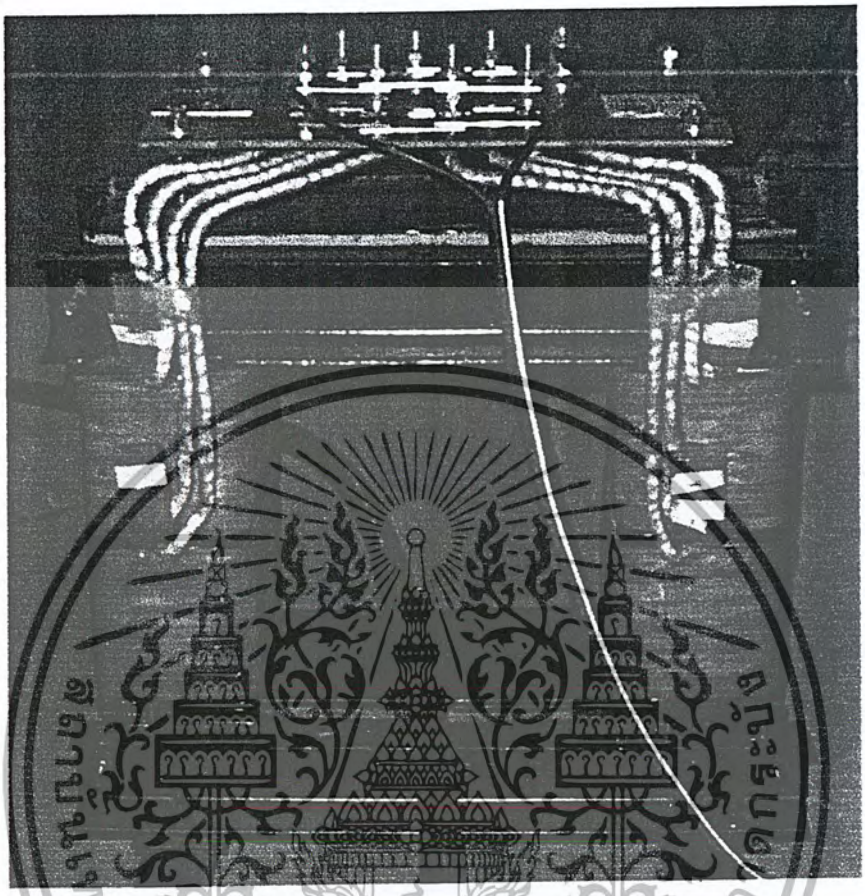
[11] ANSI C119-4-1991 Standard

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก

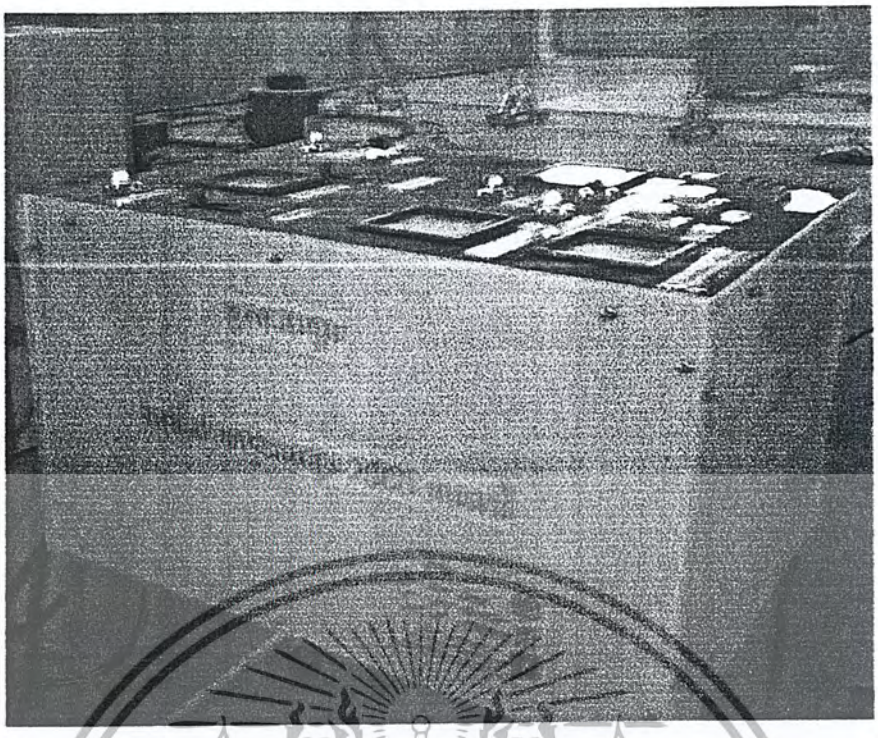
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีการใช้งานหม้อแปลงจ่ายกระแส ชุดควบคุมการทำงานกึ่งอัตโนมัติ และชุดวงจรขยายสัญญาณเพื่อแสดงผลการทดสอบทางคอมพิวเตอร์

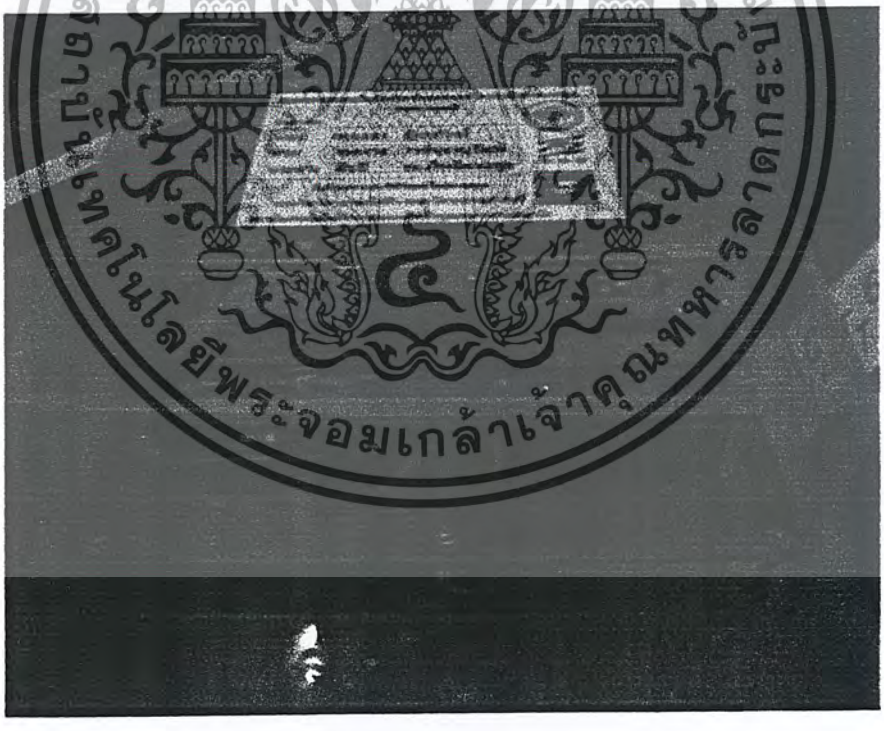


รูปหม้อแปลงจ่ายกระแส 2000 แอมป์แปร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



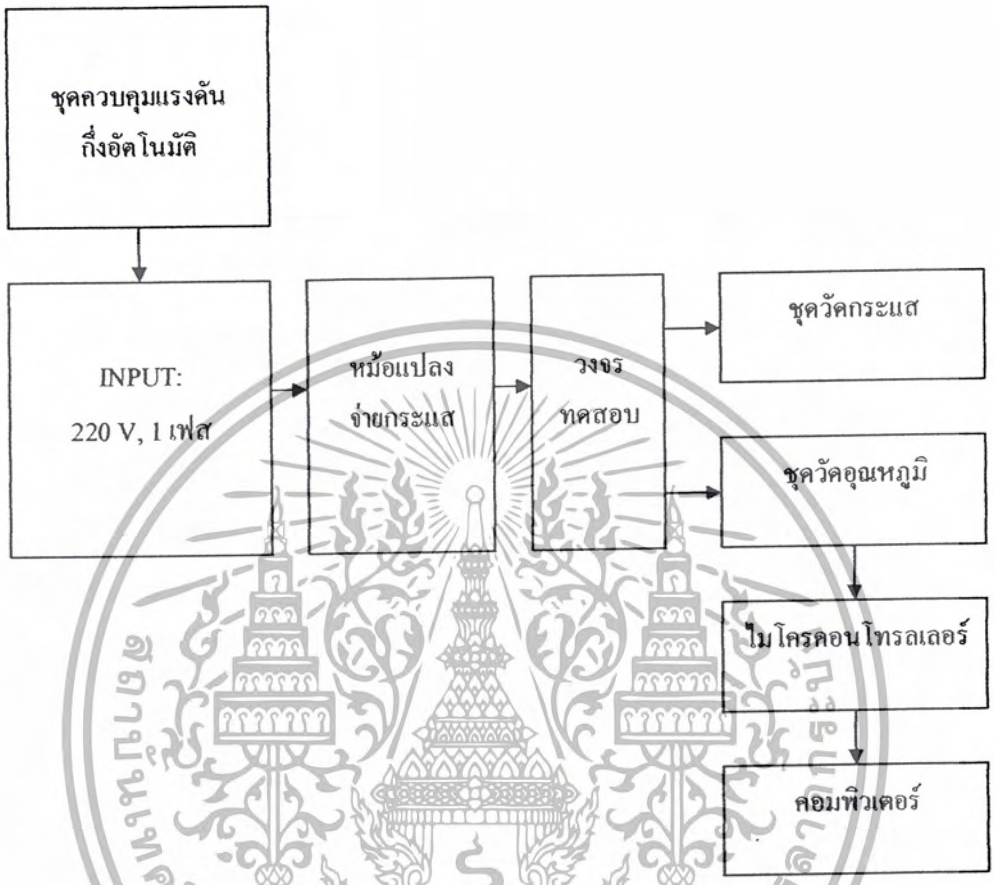
รูปตู้คอนโทรลของชุดควบคุมการทำงานแบบกึ่งอัตโนมัติ



รูปวงจรขยายสัญญาณ

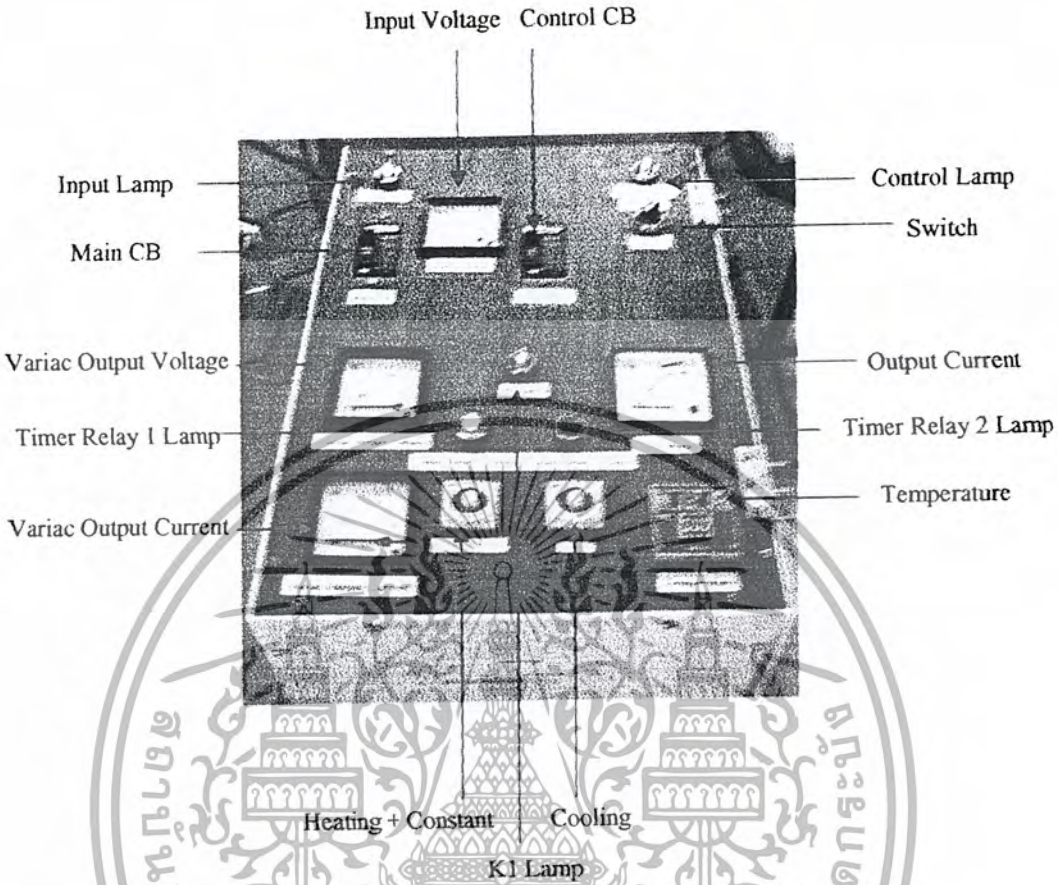
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิธีการทดสอบ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรการทำงานของชุดทดสอบ

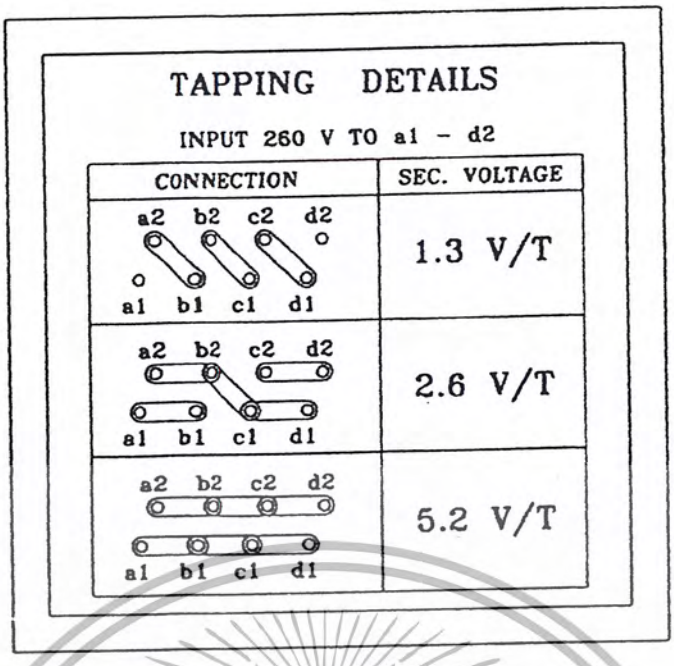


รูปวงจรการทำงาน

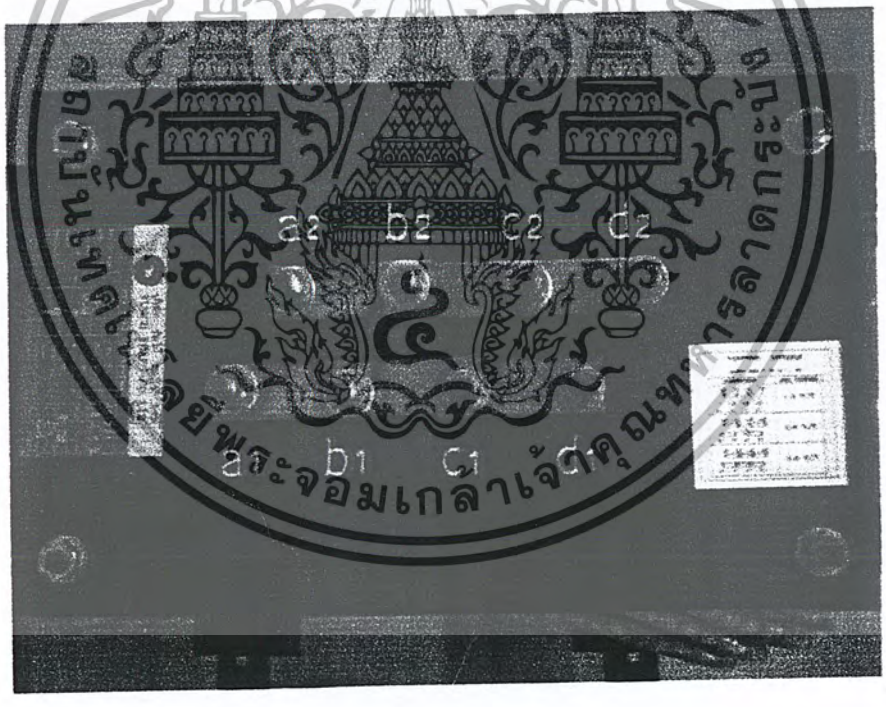
ขั้นตอนการใช้งาน

1. นำสายไฟจาก Main (1Ø, 220 V) ต่อเข้ากับ Port 1 และ Port 2
2. นำสายไฟออกจาก Port 3 และ Port 4 เข้าไปยัง $Variac_{in}$
3. นำสายไฟจาก $Variac_{out}$ เข้ายัง Port 5 และ 6
4. นำสายไฟออกจาก Port 7 และ Port 8 ไปต่อเข้ากับ a_1 และ d_2 ที่แท็ปของหม้อแปลงและเปลี่ยนแท็ปให้เหมาะสมกับการใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



(ข)

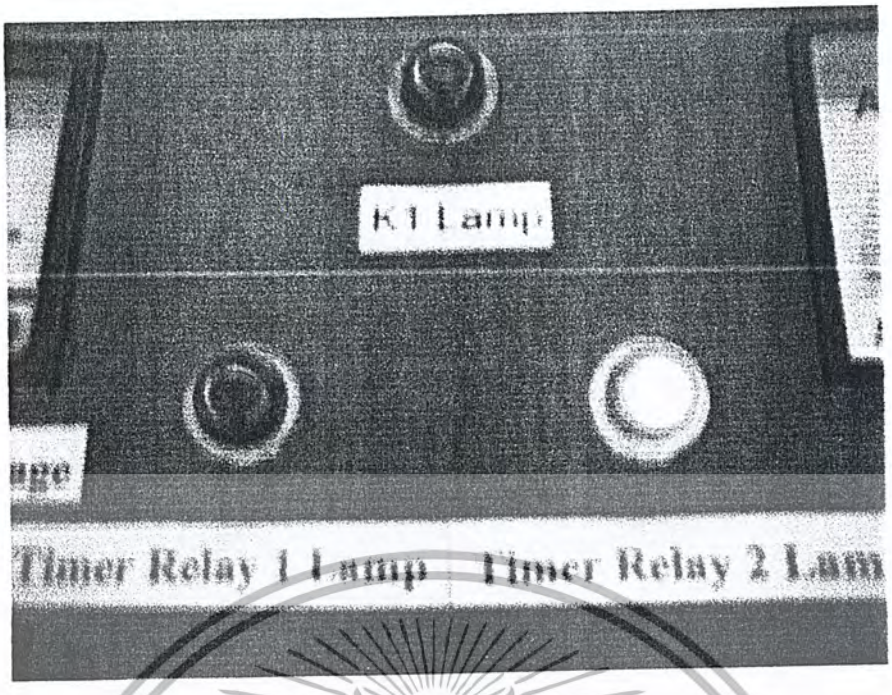
รูปแท็ปหม้อแปลงจ่ายกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

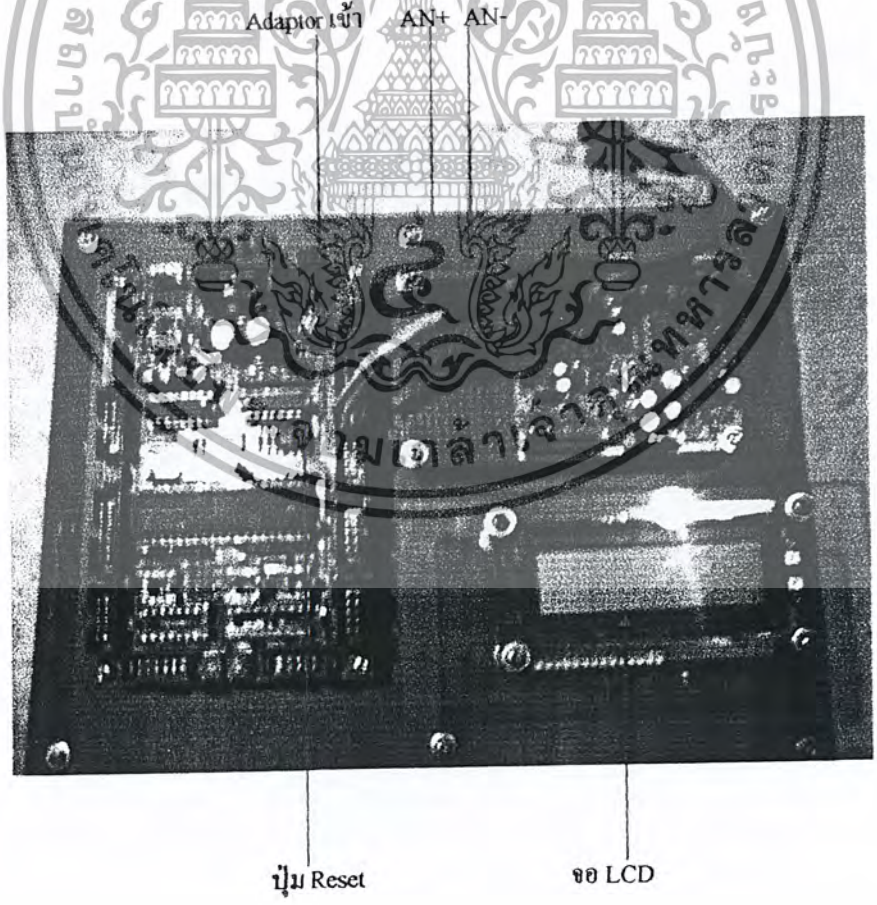
5. นำสายไฟจาก 1Ø, 220 V เข้าสู่ Port 9 และ Port 10 (วงจรคอนโทรล)
6. ตั้งค่า Time Relay (Heating + Constant) และ Time Relay (Cooling) ตามต้องการ
7. นำเทอร์โมคัปเปิล (1) เข้าที่ Temperature (Port TC+ และ TC-)
8. นำเทอร์โมคัปเปิล (2) ต่อเข้าที่ Port AN+ และ AN-

รูปแสดงสถานะ Time Relay 1 (Heating + Constant) ขณะใช้งานชุดทดสอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปแสดงสถานะ Time Relay 2 (Cooling) ขณะใช้งานชุดทดสอบ

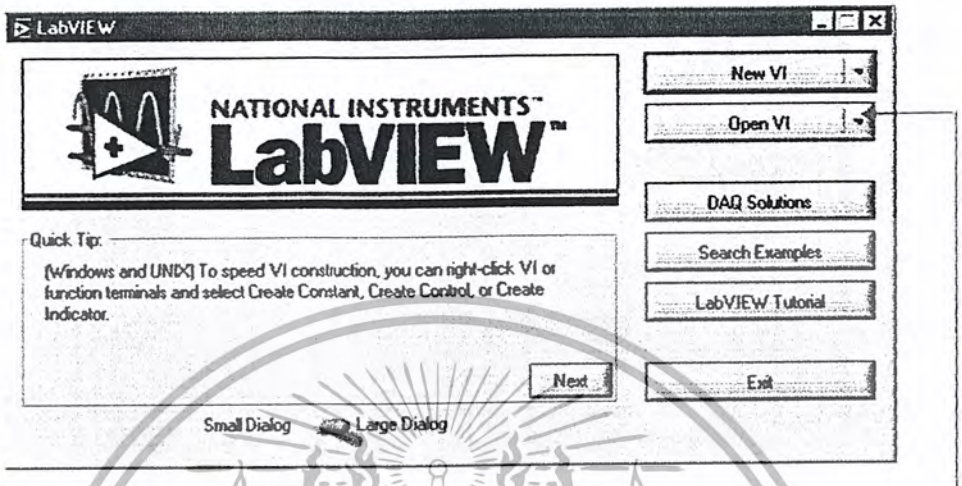


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

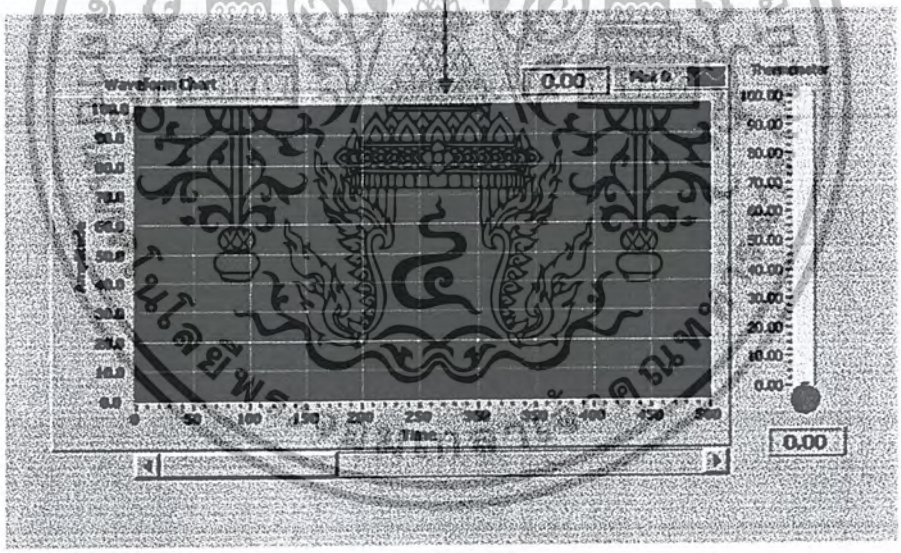
9. ต่อสายที่ Adaptor เข้า (Adaptor 9-12 V)

10. กดปุ่ม Reset ค่าเก่าออกดูค่าอุณหภูมิใหม่ (อุณหภูมิห้อง)

11. ทำการเปิดโปรแกรม Lab View จาก Computer โดยมีขั้นตอนการเปิดดังนี้

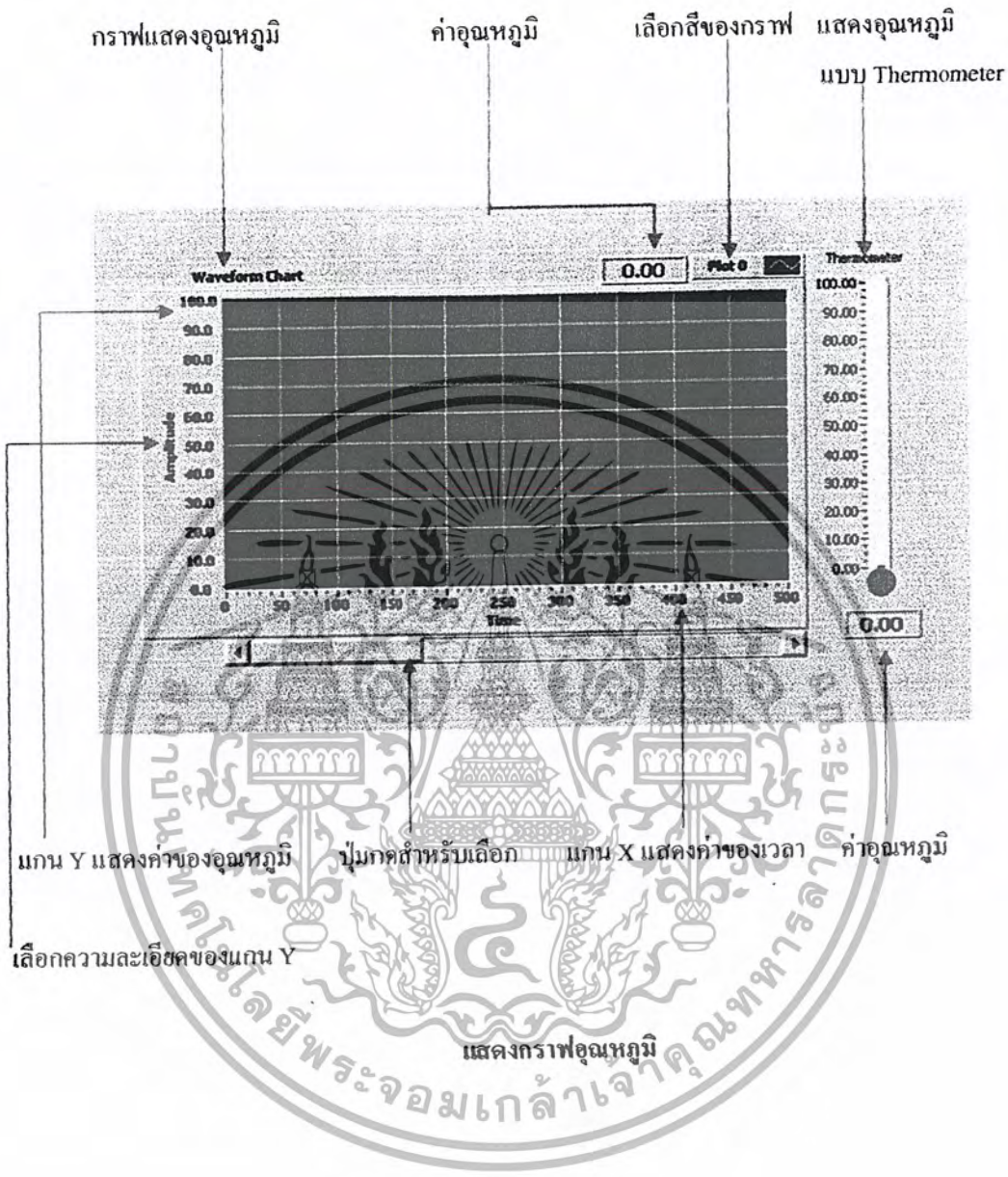


รูปหน้าจอหลัก



รูปหน้าจอแสดงกราฟอุณหภูมิ

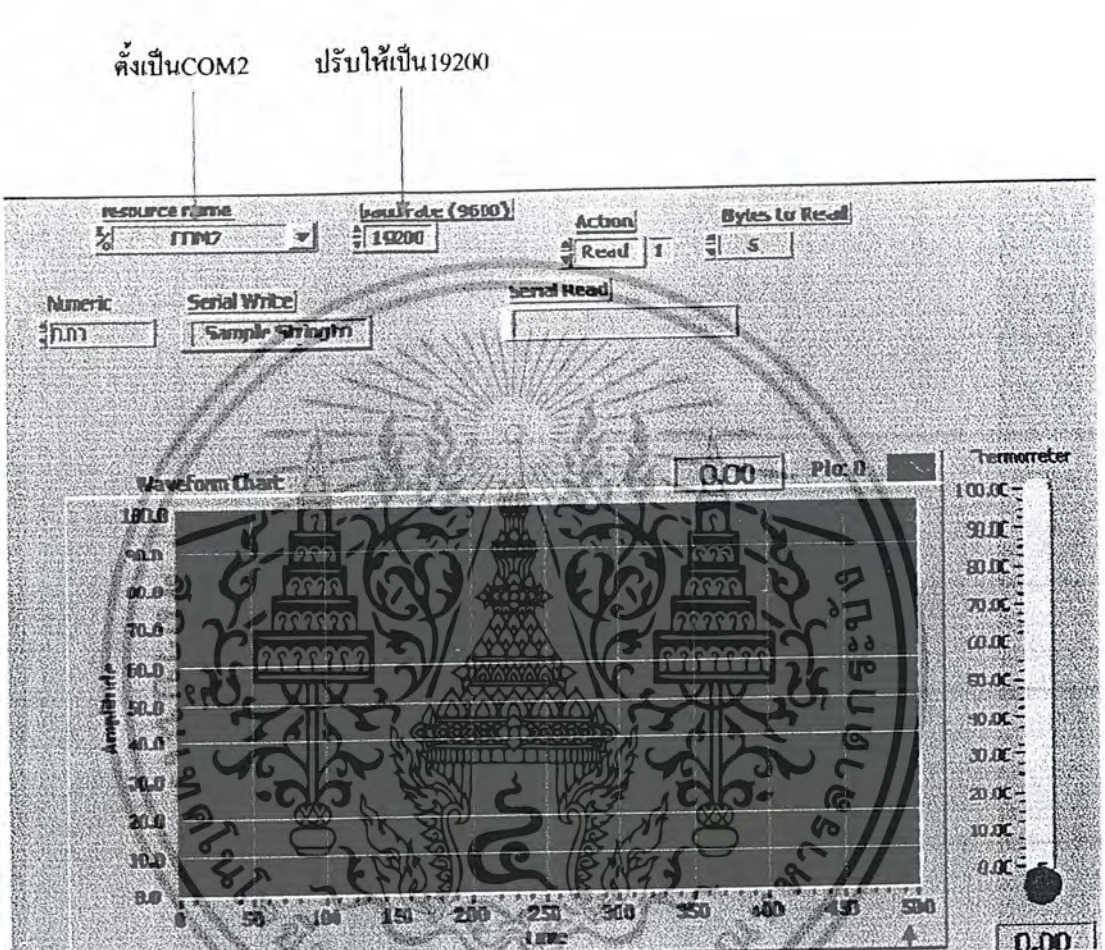
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

11.1 การตั้งหน้าจอเพื่อแสดงอุณหภูมิขณะทดสอบสายเคเบิล

ก่อนจะเก็บค่าจากการทดสอบสายเคเบิล จะต้องทำการปรับเปลี่ยนค่าที่ตั้งไว้เพื่อให้เหมาะสมกับค่าที่ต้องการจะแสดง โดยต้องทำการตั้งค่าดังนี้



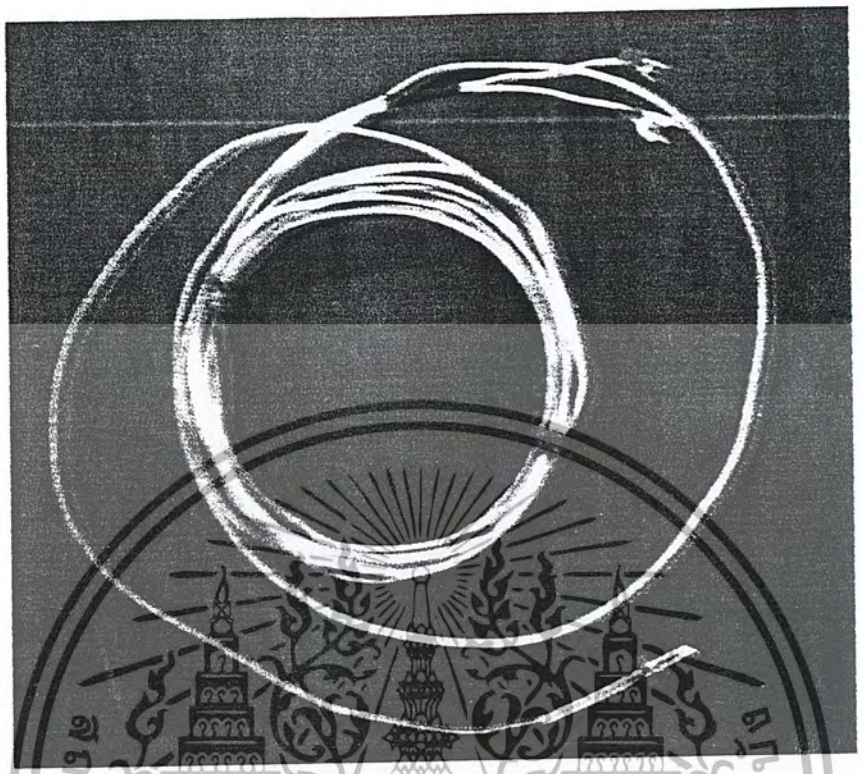
แสดงหน้าจอก่อนใช้งานชุดทดสอบ

หมายเหตุ ถ้าไมโครคอนโทรลเลอร์เกิดการผิดพลาดให้ทำการกด Reset ที่บอร์ดของไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

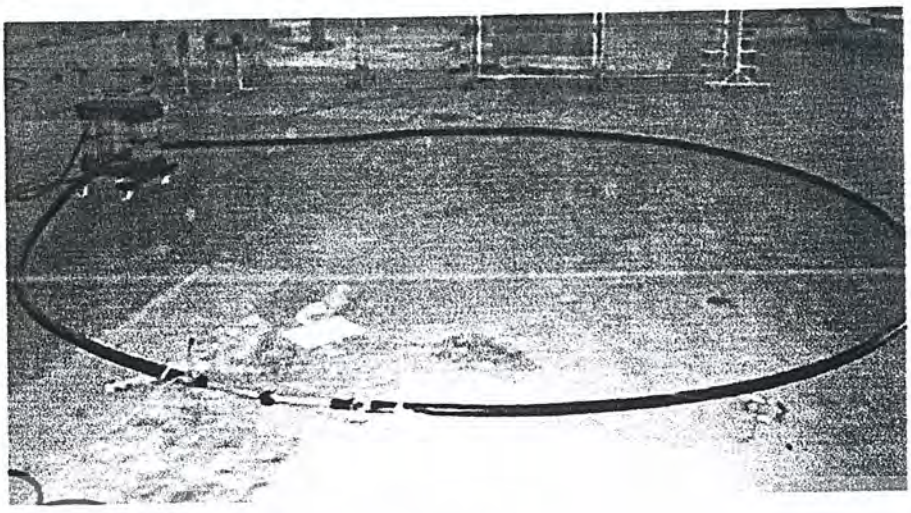
12. เปิด Main CB และ On Switch การทำงาน

13. ปรับ Variac ให้ได้อุณหภูมิที่ตามต้องการ



รูปเทอร์โมคัปเปิล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



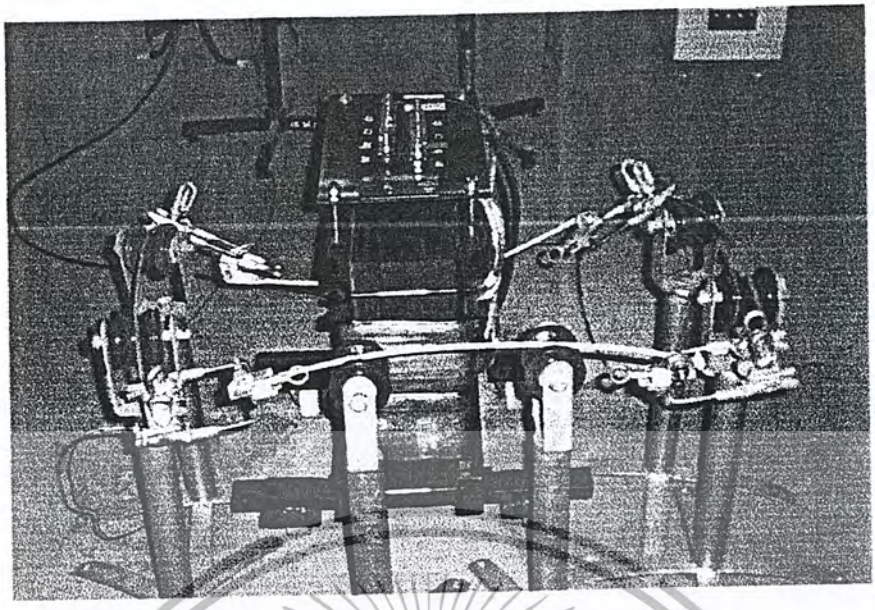
(ก)

(ข)

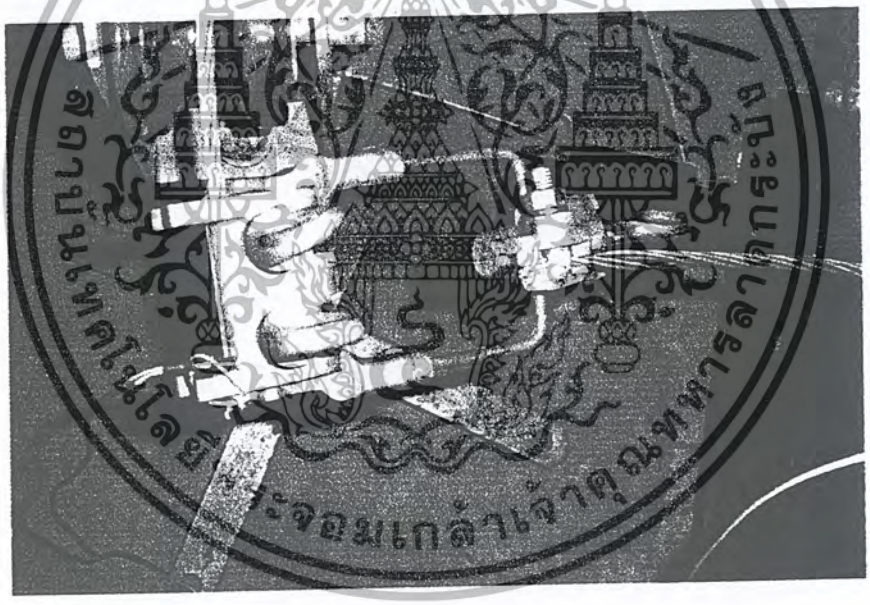
รูป (ก) ตัวอย่างการทดสอบสายเคเบิล

(ข) การฝังเทอร์โมคัปเปิลที่สายเคเบิล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



(ข)

รูป (ก) ตัวอย่างการทดสอบ Hot line Bail Clamp Connector

(ข) แสดงการฝังเทอร์โมคัปเปิลที่ Hot Line Clamp

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Source code

```
#include <89c51rd2.h>
#include <stdio.h>
#include <printf.h>
#include <cs5525.h>


#define D_st  0.000076293  //  5 / 65536
#define T_st 25000        //  1000 / 0.040
#define Vdata_step 0.004887585    // 5 / 1023
void main (void)
{
 float v,Tout;
 int Din;
unsigned int loopclk;
   CKCON = CKCON & 0xFE;
   delay(2000);
   serial_init();
   adc_init();
   lcd_init();
//  out_dac(DAC_A,0x3ff);
  while(1){
     Din = ReadConv();    /* Read conversion */
   if(Din > 32767 || Din == 32768)
     Din = ~Din + 1;


   v = Din * D_st;
          v = v / 100;
   Tout = v * T_st;



   loopclk++;
   if(loopclk > 470){    //60 loop = 10 sec
   target = SERIAL;
   printf("%3.2f\n",Tout);
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
 loopclk = 0;
}
//  printf("\fTEMP: %3.2f",Tout);
//  printf("  VOLT: %2.7f\n\r",v);
 target = LCD;
  line1(); printf("TEMP: %3.2f ",Tout);
//  printf("HEX: %02bX%02bX %02bX",HIGH,MID,LOW);
  line2(); printf("VOLT: %2.7f ",v);
  }
}
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CS 5525

```
sbit AD_CS   = P1^0;
sbit AD_SDI  = P1^1;
sbit AD_SDO  = P1^2;
sbit AD_SCLK = P1^3;

unsigned char data HIGH,MID,LOW;

#define OSET_RD    0x90   /* Offset  read command */
#define GAIN_RD    0x92   /* Gain    read command */
#define CONF_RD    0x94   /* Config  read command */
#define CONV_RD    0x96   /* Data    read command */
#define SETU_RD    0x98   /* Setup   read command */

#define OSET_WR    0x80   /* Offset  Write command */
#define GAIN_WR    0x82   /* Gain    Write command */
#define CONF_WR    0x84   /* Config  Write command */
#define CONV_WR    0x86   /* Data    Write command */
#define SETU_WR    0x88   /* Setup   Write command */


/* Write single byte */
void writebyte(unsigned char dat) {
 unsigned char clock;
  for(clock=0; clock<8; clock++) {
                AD_SDI  = (dat & 0x80);
                dat  = (dat << 1);
    AD_SCLK = 1;
    AD_SCLK = 0;
        }
  AD_SDI = 0;
}

/* Read single byte */
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
unsigned char readbyte(void) {
 unsigned char clock, dat;
   dat = 0;
   for(clock=0; clock<8; clock++) {
                        dat  = (dat << 1);
                        dat  = (dat | AD_SDO);
      AD_SCLK = 1;
      AD_SCLK = 0;
           }
           return(dat);
}

/* Write register 3 bytes */
void writereg(unsigned char comm,high,mid,low) {
   writebyte(comm);
   writebyte(high);
   writebyte(mid);
   writebyte(low);
}

/* Read register 3 bytes */
void readreg(unsigned char comm) {
   writebyte(comm);
   HIGH = readbyte();
   MID  = readbyte();
   LOW  = readbyte();
}

/*  A/D Initialize */
void adc_init(void) {
 unsigned int count;
// char temp;
   AD_CS   = 0;
   AD_SCLK = 0;
   AD_SDO  = 0;
   AD_SDI  = 0;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
  for(count=0; count<2047; count++) {
    AD_SCLK = 1;                    /* Assert SCLK */
    AD_SCLK = 0;                    /* Deassert    */
  }
  AD_SDI = 1;                       /* Assert SDI  */
  for(count=0; count<255; count++) {
    AD_SCLK = 1;                    /* Assert SCLK */
    AD_SCLK = 0;                    /* Deassert    */
  }
  AD_SDI  = 0;
  AD_SCLK = 1;
  AD_SCLK = 0;

  writereg(CONF_WR,0x00,0x00,0x80);  /* Reset                    */
  writereg(CONF_WR,0x04,0x04,0x00);  /* Initialize configuration */
  writereg(GAIN_WR,0x80,0x00,0x00);  /* gain                     */
  writereg(OSET_WR,0x06,0x00,0x00);  /* span                     */
target = SERIAL;
  readreg(CONF_RD);                 /* Read configuration reg   */
//  printf("CONFIG = %02bx%02bx%02bx\n\r",HIGH,MID,LOW); /* Print    */

  readreg(OSET_RD);                 /* Read offset reg          */
//  printf("OFFSET = %02bx%02bx%02bx\n\r",HIGH,MID,LOW); /* Print    */

  readreg(GAIN_RD);                 /* Read gain reg            */
//  printf("GAIN   = %02bx%02bx%02bx\n\r",HIGH,MID,LOW); /* Print    */

//  printf("Press any key to continue");
 // temp=getchar();
}
unsigned long ReadConv(void) {
  unsigned long l;
  writereg(CONF_WR,0x04,0x04,0x00);
  writebyte(0xc0);
  do {
    readreg(CONF_RD);    /*  Read Configuration Register  */
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
    }while(!(LOW & 0x08));
    readreg(CONV_RD);
    l  = HIGH;
    l <<= 8;
    l |= MID;
    l <<= 8;
    l |= LOW;
    l >>= 8;              /* if use AD_CS5526 l >>= 4; */
    return(l);
}
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Printf

```
#include <stdio.h>

#define SERIAL 0
#define LCD    1
#define OSC      18432000
#define baudrate 9600
#define d_lcd P2

sbit RS = P2^2;
sbit EN = P2^3;
//sbit RW = P3^5;

char code reserve [3] _at_ 0x23;   /* space for serial interrupt */
unsigned char target;

void delay(unsigned int count){
unsigned int loop;
for(loop=0;loop<count;loop++){}
}

void lcd_enable(void){
EN = 0;
delay(200);
EN = 1;
delay(200);
}

void write_instruct(unsigned char command){
RS = 0;
d_lcd = (d_lcd & 0x0F)|(command & 0xF0);
lcd_enable();
d_lcd = (d_lcd & 0x0F)|((command<<4) & 0xF0);
lcd_enable();
}
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
void lcd_putc(unsigned char ascii){
RS = 1;
EN = 1;
d_lcd = (d_lcd & 0x0F)|(ascii & 0xF0);
lcd_enable();
d_lcd = (d_lcd & 0x0F)|((ascii<<4) & 0xF0);
lcd_enable();
}

void lcd_init(void){
write_instruct(0x33);  //function set DL = 1 8 bit
write_instruct(0x32);  //function set DL = 0 4 bit
write_instruct(0x28);  //function set
write_instruct(0x1c);  //cursor display
write_instruct(0x06);  //entry mode
write_instruct(0x0C);  //display on off
write_instruct(0x01);  //clr
}
/*
void cls(void){
write_instruct(0x01);
}
*/
void line1(void){
write_instruct(0x80);
}

void line2(void){
write_instruct(0xC0);
}

void serial_init(void){
 SCON  = 0x50;     /* SCON: mode 1, 8-bit UART, enable rcvr      */
 TMOD |= 0x21;     /* TMOD: timer 1, mode 2, 8-bit reload        */
 TH1   = (unsigned char) (256 - (OSC / (32L * 12L * baudrate)));
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
 TR1  = 1;       /* TR1:  timer 1 run                    */
 TI   = 1;       /* TI:   set TI to send first char of UART   */
}


char putchar(char k){
switch(target){
 default:
 case SERIAL:
    while (!TI);  /* wait until transmitter ready */
    TI = 0;
    SBUF = k;     /* output character */
 break;

 case LCD:
    lcd_putc(k);  /* output to lcd */
 break;
 }
return(k);
}
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Your source for temperature measurement and supplies

Thermocouple Type K

Reference Junction at 0°Celsius
ITS-90
Thermometricscorp.com

Celsius	mV	Celsius	mV	Celsius	mV	Celsius	mV	Celsius	mV
1	0.039	101	4.138	201	8.178	301	12.25	401	16.439
2	0.079	102	4.179	202	8.218	302	12.291	402	16.482
3	0.119	103	4.220	203	8.258	303	12.333	403	16.524
4	0.158	104	4.262	204	8.298	304	12.374	404	16.566
5	0.198	105	4.303	205	8.338	305	12.416	405	16.608
6	0.238	106	4.344	206	8.378	306	12.457	406	16.651
7	0.277	107	4.385	207	8.418	307	12.499	407	16.693
8	0.317	108	4.427	208	8.458	308	12.540	408	16.735
9	0.357	109	4.468	209	8.499	309	12.582	409	16.778
10	0.397	110	4.509	210	8.539	310	12.624	410	16.820
11	0.437	111	4.550	211	8.579	311	12.665	411	16.862
12	0.477	112	4.591	212	8.619	312	12.707	412	16.904
13	0.517	113	4.633	213	8.659	313	12.748	413	16.947
14	0.557	114	4.674	214	8.699	314	12.790	414	16.989
15	0.597	115	4.715	215	8.739	315	12.831	415	17.031
16	0.637	116	4.756	216	8.779	316	12.873	416	17.074
17	0.677	117	4.797	217	8.819	317	12.915	417	17.116
18	0.718	118	4.838	218	8.860	318	12.956	418	17.158
19	0.758	119	4.879	219	8.900	319	12.998	419	17.201
20	0.798	120	4.920	220	8.940	320	13.040	420	17.243
21	0.838	121	4.961	221	8.980	321	13.081	421	17.285
22	0.879	122	5.002	222	9.020	322	13.123	422	17.328
23	0.919	123	5.043	223	9.061	323	13.165	423	17.370
24	0.960	124	5.084	224	9.101	324	13.206	424	17.413
25	1.000	125	5.124	225	9.141	325	13.248	425	17.455
26	1.041	126	5.165	226	9.181	326	13.290	426	17.497
27	1.081	127	5.206	227	9.222	327	13.331	427	17.540
28	1.122	128	5.247	228	9.262	328	13.373	428	17.582
29	1.163	129	5.288	229	9.302	329	13.415	429	17.624
30	1.203	130	5.328	230	9.343	330	13.457	430	17.667
31	1.244	131	5.369	231	9.383	331	13.498	431	17.709
32	1.285	132	5.410	232	9.423	332	13.540	432	17.752
33	1.326	133	5.450	233	9.464	333	13.582	433	17.794
34	1.366	134	5.491	234	9.504	334	13.624	434	17.837
35	1.407	135	5.532	235	9.545	335	13.665	435	17.879
36	1.448	136	5.572	236	9.585	336	13.707	436	17.921
37	1.489	137	5.613	237	9.626	337	13.749	437	17.964
38	1.530	138	5.653	238	9.666	338	13.791	438	18.006
39	1.571	139	5.694	239	9.707	339	13.833	439	18.049
40	1.612	140	5.735	240	9.747	340	13.874	440	18.091
41	1.653	141	5.775	241	9.788	341	13.916	441	18.134
42	1.694	142	5.815	242	9.828	342	13.958	442	18.176
43	1.735	143	5.856	243	9.869	343	14.000	443	18.218
44	1.776	144	5.896	244	9.909	344	14.042	444	18.261
45	1.817	145	5.937	245	9.950	345	14.084	445	18.303
46	1.858	146	5.977	246	9.991	346	14.126	446	18.346
47	1.899	147	6.017	247	10.031	347	14.167	447	18.388

Thermometricscorp.com

เอกสารนี้เป็นเทคโนโลยีที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของลิขสิทธิ์ทุกครั้งที่มีการนำไปใช้

48	1.941	148	6.058		248	10.072	348	14.209		448	18.431
49	1.982	149	6.098		249	10.113	349	14.251		449	18.473
50	2.023	150	6.138		250	10.153	350	14.293		450	18.516
51	2.064	151	6.179		251	10.194	351	14.335		451	18.558
52	2.106	152	6.219		252	10.235	352	14.377		452	18.601
53	2.147	153	6.259		253	10.276	353	14.419		453	18.643
54	2.188	154	6.299		254	10.316	354	14.461		454	18.686
55	2.230	155	6.339		255	10.357	355	14.503		455	18.728
56	2.271	156	6.380		256	10.398	356	14.545		456	18.771
57	2.312	157	6.420		257	10.439	357	14.587		457	18.813
58	2.354	158	6.460		258	10.480	358	14.629		458	18.856
59	2.395	159	6.500		259	10.520	359	14.671		459	18.898
60	2.436	160	6.540		260	10.561	360	14.713		460	18.941
61	2.478	161	6.580		261	10.602	361	14.755		461	18.983
62	2.519	162	6.620		262	10.643	362	14.797		462	19.026
63	2.561	163	6.660		263	10.684	363	14.839		463	19.068
64	2.602	164	6.701		264	10.725	364	14.881		464	19.111
65	2.644	165	6.741		265	10.766	365	14.923		465	19.154
66	2.685	166	6.781		266	10.807	366	14.965		466	19.196
67	2.727	167	6.821		267	10.848	367	15.007		467	19.239
68	2.768	168	6.861		268	10.889	368	15.049		468	19.281
69	2.810	169	6.901		269	10.930	369	15.091		469	19.324
70	2.851	170	6.941		270	10.971	370	15.133		470	19.366
71	2.893	171	6.981		271	11.012	371	15.175		471	19.409
72	2.934	172	7.021		272	11.053	372	15.217		472	19.451
73	2.976	173	7.060		273	11.094	373	15.259		473	19.494
74	3.017	174	7.100		274	11.135	374	15.301		474	19.537
75	3.059	175	7.140		275	11.176	375	15.343		475	19.579
76	3.100	176	7.180		276	11.217	376	15.385		476	19.622
77	3.142	177	7.220		277	11.259	377	15.427		477	19.664
78	3.184	178	7.260		278	11.300	378	15.469		478	19.707
79	3.225	179	7.300		279	11.341	379	15.511		479	19.750
80	3.267	180	7.340		280	11.382	380	15.554		480	19.792
81	3.308	181	7.380		281	11.423	381	15.596		481	19.835
82	3.350	182	7.420		282	11.465	382	15.638		482	19.877
83	3.391	183	7.460		283	11.506	383	15.680		483	19.920
84	3.433	184	7.500		284	11.547	384	15.722		484	19.962
85	3.474	185	7.540		285	11.588	385	15.764		485	20.005
86	3.516	186	7.579		286	11.630	386	15.806		486	20.048
87	3.557	187	7.619		287	11.671	387	15.849		487	20.090
88	3.599	188	7.659		288	11.712	388	15.891		488	20.133
89	3.640	189	7.699		289	11.753	389	15.933		489	20.175
90	3.682	190	7.739		290	11.795	390	15.975		490	20.218
91	3.723	191	7.779		291	11.836	391	16.017		491	20.261
92	3.765	192	7.819		292	11.877	392	16.059		492	20.303
93	3.806	193	7.859		293	11.919	393	16.102		493	20.346
94	3.848	194	7.899		294	11.960	394	16.144		494	20.389
95	3.889	195	7.939		295	12.001	395	16.186		495	20.431
96	3.931	196	7.979		296	12.043	396	16.228		496	20.474
97	3.972	197	8.019		297	12.084	397	16.270		497	20.516
98	4.013	198	8.059		298	12.126	398	16.313		498	20.559
99	4.055	199	8.099		299	12.167	399	16.355		499	20.602
100	4.096	200	8.138		300	12.209	400	16.397		500	20.644

Thermometricscorp.com
hermometricscorp.com Temperature sensors for Aerospace, Marine Petro-Chemical, Food Processing, & Utilities
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A DIVISION OF CIRRUS LOGIC

CS5525
CS5526

16-Bit/20-Bit Multi-Range ADC with 4-Bit Latch

Features

- Delta-Sigma A/D Converter
  - Linearity Error: 0.0015%FS
  - Noise Free Resolution: 18-bits
- Bipolar/Unipolar Input Ranges
  - 25 mV, 55 mV, 100 mV, 1 V, 2.5 V and 5 V
- Chopper Stabilized Instrumentation Amplifier
- On-Chip Charge Pump Drive Circuitry
- 4-Bit Output Latch
- Simple three-wire serial interface
  - SPI™ and Microwire™ Compatible
  - Schmitt Trigger on Serial Clock (SCLK)
- Programmable Output Word Rates
  - 3.76 Hz to 202Hz (XIN = 32.768 kHz)
  - 11.47 Hz to 616 Hz (XIN = 100 kHz)
- Output Settles in One Conversion Cycle
- Simultaneous 50/60 Hz Noise Rejection
- System and Self-Calibration with Read/Write Registers
- Single +5 V Analog Supply
  +3.0 V or +5 V Digital Supply
- Low Power Mode Consumption: 4 mW
  - 1.8 mW in 1 V, 2.5 V, and 5 V Input Ranges

General Description

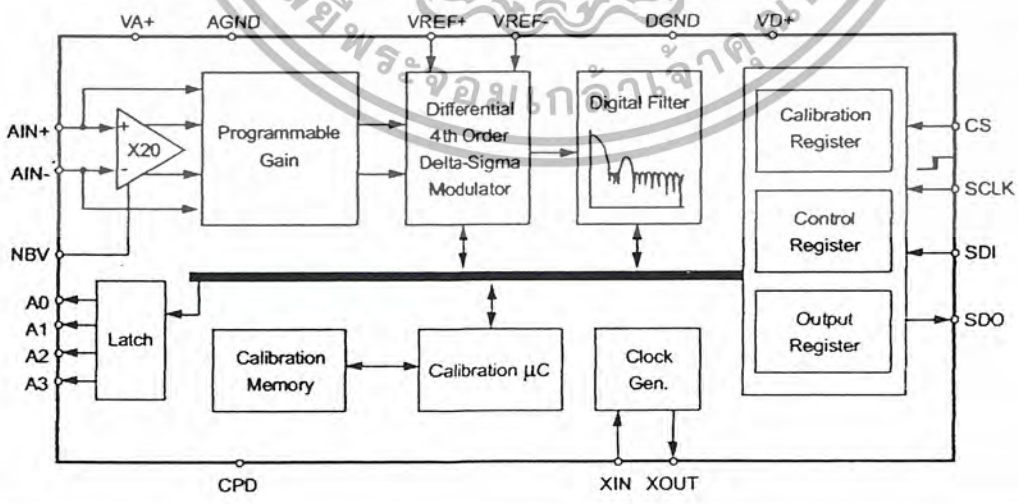
The 16-bit CS5525 and the 20-bit CS5526 are highly integrated ΔΣ A/D converters which include an instrumentation amplifier, a PGA (programmable gain amplifier), eight digital filters, and self and system calibration circuitry.

The converters are designed to provide their own negative supply which enables their on-chip instrumentation amplifiers to measure bipolar ground-referenced signals ≤±100 mV. By directly supplying NBV with -2.5 V and with VA+ at 5 V, ±2.5 V signals (with respect to ground) can be measured.

The digital filters provide programmable output update rates between 3.76 Hz to 202 Hz (XIN = 32.768 kHz). Output word rates can be increased by approximately 3X by using XIN = 100 kHz. Each filter is designed to settle to full accuracy for its output update rate in one conversion cycle. The filters with word rates of 15 Hz or less (XIN = 32.768 kHz) reject both 50 and 60 Hz (±3 Hz) line interference simultaneously.

Low power, single conversion settling time, programmable output rates, and the ability to handle negative input signals make these single supply products ideal solutions for isolated and non-isolated applications.

ORDERING INFORMATION
See page 26.



Cirrus Logic, Inc.
Crystal Semiconductor Products Division
P.O. Box 17847, Austin, Texas 78760
(512) 445 7222 FAX: (512) 445 7581
http://www.crystal.com

Copyright © Cirrus Logic, Inc. 1998
(All Rights Reserved)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ANALOG CHARACTERISTICS (T_A = 25 °C; VA+, VD+ = 5 V ±5%; VREF+ = 2.5 V, VREF- = AGND, NBV = -2.1 V, FCLK = 32.768 kHz, OWR (Output Word Rate) = 15 Hz, Bipolar Mode, Input Range = ±100 mV; See Notes 1 and 2.)

Parameter		CS5525			CS5526			Unit
		Min	Typ	Max	Min	Typ	Max	
Accuracy								
Linearity Error		-	±0.0015	±0.003	-	±0.0007	±0.0015	%FS
No Missing Codes		16	-	-	20	-	-	Bits
Bipolar Offset	(Note 3)	-	±1	±2	-	±16	±32	LSB
Unipolar Offset	(Note 3)	-	±2	±4	-	±32	±64	LSB
Offset Drift	(Notes 3 and 4)	-	20	-	-	20	-	nV/°C
Bipolar Gain Error		-	±8	±31	-	±8	±31	ppm
Unipolar Gain Error		-	±16	±62	-	±16	±62	ppm
Gain Drift	(Note 4)	-	1	3	-	1	3	ppm/°C
Voltage Reference Input								
Range	(VREF+) - (VREF-)	1	2.5	3.0	1	2.5	3.0	V
Common Mode Rejection	dc	-	110	-	-	110	-	dB
	50, 60 Hz	-	130	-	-	130	-	dB
Input Capacitance		-	16	-	-	16	-	pF
CVF Current	(Note 5)	-	0.6	-	-	0.6	-	µA/V

Notes:
1. Applies after system calibration at any temperature within -40 °C ~ +85 °C.
2. Specifications guaranteed by design, characterization, and/or test.
3. Specification applies to the device only and does not include any effects by external parasitic thermocouples. LSB = LSB_{16} for the CS5525, and LSB_{20} for the CS5526.
4. Drift over specified temperature range after calibration at power-up at 25 °C.
5. See the section of the data sheet which discusses input models on page 15.

RMS NOISE (Notes 6 and 7)

Output Rate (Hz)	-3 dB Filter Frequency	Input Range, (Bipolar/Unipolar Mode)					
		25 mV	55 mV	100 mV	1 V	2.5 V	5 V
3.76	3.27	90 nV	90 nV	130 nV	1.0 µV	2.0 µV	4.0 µV
7.51	6.55	110 nV	130 nV	190 nV	1.5 µV	3.0 µV	7 µV
15.0	12.7	170 nV	200 nV	250 nV	2.0 µV	5.0 µV	10 µV
30.1	25.4	250 nV	300 nV	500 nV	4.0 µV	10 µV	15 µV
60.0	50.4	500 nV	1.0 µV	1.5 µV	15 µV	45 µV	85 µV
123.2 (Note 8)	103.6	2.0 µV	4.0 µV	8.0 µV	72 µV	190 µV	350 µV
168.9 (Note 8)	141.3	10 µV	20.0 µV	30 µV	340 µV	900 µV	2.0 mV
202.3 (Note 8)	169.2	30 µV	55 µV	105 µV	1.1 mV	2.4 mV	5.3 mV

Notes:
6. Wideband noise aliased into the baseband. Referred to the input. Typical values shown for 25 °C.
7. For Peak-to-Peak Noise multiply by 6.6 for all ranges and output rates.
8. For input ranges <100 mV and output word rates >60 Hz, 32.768 kHz chopping frequency is used.

Specifications are subject to change without notice.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ANALOG CHARACTERISTICS (Continued)

Parameter		Min	Typ	Max	Unit
Analog Input					
Common Mode + Signal on AIN+ or AIN-	Bipolar/Unipolar Mode				
NBV = -1.8 to -2.5 V	Range = 25 mV, 55 mV, or 100 mV	-0.150	-	0.950	V
	Range = 1 V, 2.5 V, or 5 V	NBV	-	VA+	V
NBV = AGND	Range = 25 mV, 55 mV, or 100 mV	1.85	-	2.65	V
	Range = 1 V, 2.5 V, or 5 V	0.0	-	VA+	V
Common Mode Rejection	dc	-	120	-	dB
	50, 60 Hz	-	120	-	dB
Input Capacitance		-	10	-	pF
CVF Current on AIN+ or AIN-	(Note 5)				
	Range = 25 mV, 55 mV, or 100 mV	-	100	300	pA
	Range = 1 V, 2.5 V, or 5 V	-	1.2	-	µA/V
System Calibration Specifications					
Full Scale Calibration Range	Bipolar/Unipolar Mode (Note 9)				
	25 mV	17.5	-	32.5	mV
	55 mV	38.5	-	71.5	mV
	100 mV	70	-	105	mV
	1 V	0.70	-	1.30	V
	2.5 V	1.75	-	3.25	V
	5 V	3.50	-	VA+	V
Offset Calibration Range	Bipolar/Unipolar Mode				
	25 mV	-	-	±12.5	mV
	55 mV	-	-	±27.5	mV
	100 mV (Note 10)	-	-	±50	mV
	1 V	-	-	±0.5	V
	2.5 V	-	-	±1.25	V
	5 V	-	-	±2.50	V
Power Supplies					
DC Power Supply Currents (Normal Mode)	I_{A+}	-	1.3	1.7	mA
	I_{D+}	-	15	30	µA
	I_{NBV}	-	400	550	µA
Power Consumption	Normal Mode (Note 11)	-	7.5	10	mW
	Low Power Mode	-	4.0	6.5	mW
	Standby	-	1.2	-	mW
	Sleep	-	500	-	µW
Power Supply Rejection	dc Positive Supplies	-	95	-	dB
	dc NBV	-	110	-	dB

Notes: 9. The minimum Full Scale Calibration Range (FSCR) is limited by the maximum allowed gain register value (with margin). The maximum FSCR is limited by the ΔΣ modulator's 1's density range.

10. The maximum full scale signal can be limited by saturation of circuitry within the internal signal path.

11. All outputs unloaded. All input CMOS levels.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5 V DIGITAL CHARACTERISTICS (T_A = 25 °C; VA+, VD+ = 5 V ±5%; GND = 0; See Notes 2 and 12.))

Parameter		Symbol	Min	Typ	Max	Unit
High-Level Input Voltage	All Pins Except XIN and SCLK	V_{IH}	0.6 VD+	-	-	V
	XIN		3.5	-	VD+	V
	SCLK		(VD+) - 0.45	-	-	V
Low-Level Input Voltage	All Pins Except XIN and SCLK	V_{IL}	-	-	0.8	V
	XIN		0.0	-	1.5	V
	SCLK		-	-	0.6	V
High-Level Output Voltage		V_{OH}				
	All Pins Except CPD and SDO (Note 13)		(VA+) - 1.0	-	-	V
	CPD, I_{out} = -4.0 mA		(VD+) - 1.0	-	-	V
	SDO, I_{out} = -5.0 mA		(VD+) - 1.0	-	-	V
Low-Level Output Voltage		V_{OL}				
	All Pins Except CPD and SDO, I_{out} = 1.6 mA		-	-	0.4	V
	CPD, I_{out} = 2 mA		-	-	0.4	V
	SDO, I_{out} = 5.0 mA		-	-	0.4	V
Input Leakage Current		I_{in}	-	±1	±10	µA
3-State Leakage Current		I_{OZ}	-	-	±10	µA
Digital Output Pin Capacitance		C_{out}	-	9	-	pF

Notes: 12. All measurements performed under static conditions.

13. I_{out} = -100 µA unless stated otherwise. (V_{OH} = 2.4 V @ I_{out} = -40 µA.)

3.0 V DIGITAL CHARACTERISTICS (T_A = 25 °C; VA+ = 5 V ±5%; VD+ = 3.0 V ±10%; GND = 0; See Notes 2 and 12.))

Parameter		Symbol	Min	Typ	Max	Unit
High-Level Input Voltage	All Pins Except XIN and SCLK	V_{IH}	0.6 VD+	-	-	V
	XIN		0.54 VA+	-	VD+	V
	SCLK		(VD+) - 0.45	-	-	V
Low-Level Input Voltage	All Pins Except XIN and SCLK	V_{IL}	-	-	0.16 VD+	V
	XIN		0.0	-	1.5	V
	SCLK		-	-	0.6	V
High-Level Output Voltage		V_{OH}				
	All Pins Except CPD and SDO, I_{out} = -400 µA		(VA+) - 0.3	-	-	V
	CPD, I_{out} = -4.0 mA		(VD+) - 1.0	-	-	V
	SDO, I_{out} = -5.0 mA		(VD+) - 1.0	-	-	V
Low-Level Output Voltage		V_{OL}				
	All Pins Except CPD and SDO, I_{out} = 400 µA		-	-	0.3	V
	CPD, I_{out} = 2 mA		-	-	0.4	V
	SDO, I_{out} = 5.0 mA		-	-	0.4	V
Input Leakage Current		I_{in}	-	±1	±10	µA
3-State Leakage Current		I_{OZ}	-	-	±10	µA
Digital Output Pin Capacitance		C_{out}	-	9	-	pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DYNAMIC CHARACTERISTICS

Parameter	Symbol	Ratio	Unit
Modulator Sampling Frequency	f_s	XIN/2	Hz
Filter Settling Time to 1/2 LSB (Full Scale Step)	t_s	$1/f_{out}$	s

RECOMMENDED OPERATING CONDITIONS (AGND, DGND = 0 V; See Note 14.))

Parameter		Symbol	Min	Typ	Max	Unit
DC Power Supplies	Positive Digital	VD+	2.7	5.0	5.25	V
	Positive Analog	VA+	4.75	5.0	5.25	V
Analog Reference Voltage	(VREF+) - (VREF-)	$VRef_{diff}$	1.0	2.5	3.0	V
Negative Bias Voltage		NBV	-1.8	-2.1	-2.5	V

Notes: 14. All voltages with respect to ground.

ABSOLUTE MAXIMUM RATINGS (AGND, DGND = 0 V; See Note 14.)

Parameter		Symbol	Min	Max	Unit
DC Power Supplies	(Note 15)				
	Positive Digital	VD+	-0.3	+6.0	V
	Positive Analog	VA+	-0.3	+6.0	V
Negative Bias Voltage	Negative Potential	NBV	+0.3	-3.0	V
Input Current, Any Pin Except Supplies	(Note 16 and 17)	I_{IN}	-	±10	mA
Output Current		I_{OUT}	-	±25	mA
Power Dissipation	(Note 18)	PDN	-	500	mW
Analog Input Voltage	VREF pins	V_{INR}	-0.3	(VA+) + 0.3	V
	AIN Pins	V_{INA}	NBV - 0.3	(VA+) + 0.3	V
Digital Input Voltage		V_{IND}	-0.3	(VD+) + 0.3	V
Ambient Operating Temperature		T_A	-40	85	°C
Storage Temperature		T_{stg}	-65	150	°C

Notes: 15. No pin should go more negative than NBV - 0.3 V.

16. Applies to all pins including continuous overvoltage conditions at the analog input (AIN) pins.

17. Transient current of up to 100 mA will not cause SCR latch-up. Maximum input current for a power supply pin is ±50 mA.

18. Total power dissipation, including all input currents and output currents.

WARNING: Operation at or beyond these limits may result in permanent damage to the device. Normal operation is not guaranteed at these extremes.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SWITCHING CHARACTERISTICS (T_A = 25 °C; VA+ = 5 V ±5%; VD+ = 3.0 V ±10% or 5 V ±5%; Input Levels: Logic 0 = 0 V, Logic 1 = VD+; C_L = 50 pF.))

Parameter	Symbol	Min	Typ	Max	Unit
Master Clock Frequency (Note 19)	XIN				
Internal Clock		30	32.768	36	kHz
External Clock		30	32.768	100	
Master Clock Duty Cycle		40	-	60	%
Rise Times (Note 20)	t_{rise}				
Any Digital Input Except SCLK		-	-	1.0	µs
SCLK		-	-	100	µs
Any Digital Output		-	50	-	ns
Fall Times (Note 20)	t_{fall}				
Any Digital Input Except SCLK		-	-	1.0	µs
SCLK		-	-	100	µs
Any Digital Output		-	50	-	ns
Start-up					
Oscillator Start-up Time XTAL = 32.768 kHz (Note 21)	t_{ost}	-	500	-	ms
Power-on Reset Period	t_{por}	-	1003	-	XIN cycles
Serial Port Timing					
Serial Clock Frequency	SCLK	0	-	2	MHz
SCLK Falling to $\overline{CS}$ Falling for continuous running SCLK (Note 22)	t_0	100	-	-	ns
Serial Clock Pulse Width High	t_1	250	-	-	ns
Pulse Width Low	t_2	250	-	-	ns
SDI Write Timing					
$\overline{CS}$ Enable to Valid Latch Clock	t_3	50	-	-	ns
Data Set-up Time prior to SCLK rising	t_4	50	-	-	ns
Data Hold Time After SCLK Rising	t_5	100	-	-	ns
SCLK Falling Prior to $\overline{CS}$ Disable	t_6	100	-	-	ns
SDO Read Timing					
$\overline{CS}$ to Data Valid	t_7	-	-	150	ns
SCLK Falling to New Data Bit	t_8	-	-	150	ns
$\overline{CS}$ Rising to SDO Hi-Z	t_9	-	-	150	ns

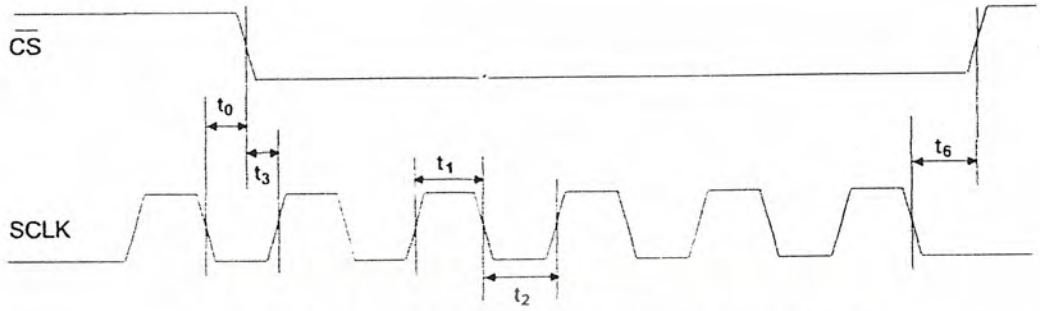
Notes: 19. Device parameters are specified with a 32.768 kHz clock; however, clocks up to 100 kHz can be used for increased throughput.

20. Specified using 10% and 90% points on waveform of interest. Output loaded with 50 pF.

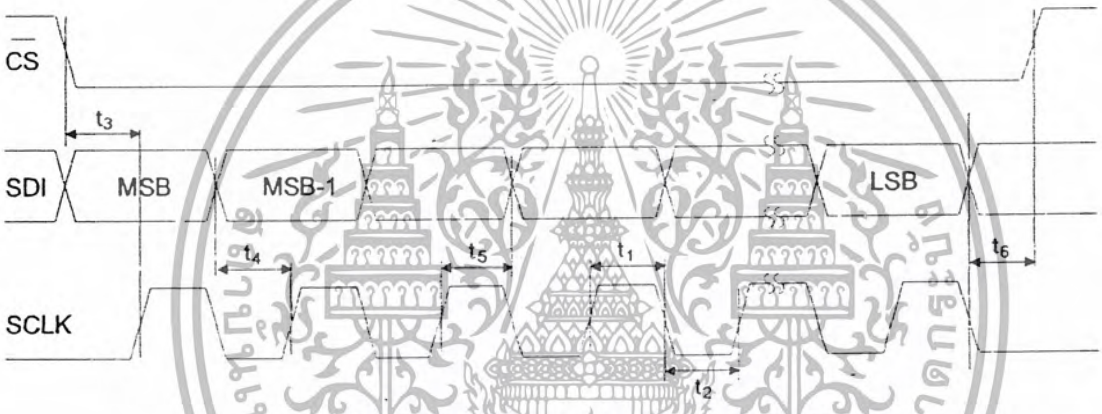
21. Oscillator start-up time varies with crystal parameters. This specification does not apply when using an external clock source.

22. Applicable when SCLK is continuously running.

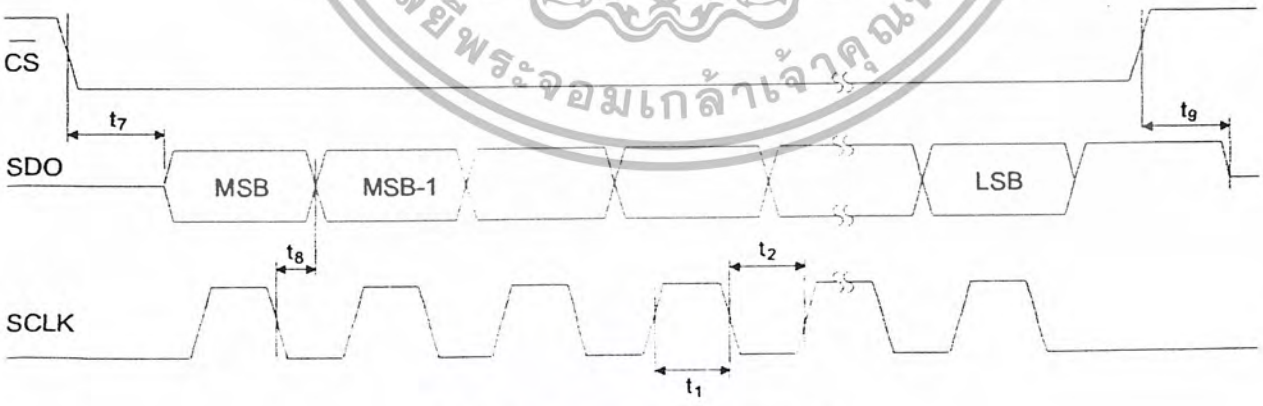
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Continuous Running SCLK Timing (Not to Scale)



SDI Write Timing (Not to Scale)



SDO Read Timing (Not to Scale)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

GENERAL DESCRIPTION

The CS5525 and CS5526 are 16-bit and 20-bit pin compatible converters which include a chopper-stabilized instrumentation amplifier input, and an on-chip programmable gain amplifier. They are both optimized for measuring low-level unipolar or bipolar signals in process control and medical applications.

The CS5525/26 also include a fourth order delta-sigma modulator, a calibration microcontroller, eight digital filters, a 4-bit analog latch, and a serial port. The digital filters provide any one of eight different output update rates.

The CS5525/26 include a CPD (Charge Pump Drive) output (shown in Figure 1). CPD provides a negative bias voltage to the on-chip instrumentation amplifier when used with a combination of external diodes and capacitors. This enables the CS5525/26 to measure negative voltages with respect to ground, making the converters ideal for thermocouple temperature measurements.

Theory of Operation

The CS5525/26 A/D converters are designed to operate from a single +5 V analog supply and provide several different input ranges. See the ***Analog Characteristics*** section on page 3 for details.

Figure 1 illustrates the CS5525/26 connected to generate their own negative bias supply using the on-chip CPD (Charge Pump Drive). This enables the CS5525/26 to measure ground referenced signals with magnitudes down to NBV (Negative Bias Voltage, approximately -2.1 V in this example). Figure 2 illustrates a charge pump circuit when the converters are powered from a +3.0 V digital supply. Alternatively, the negative bias supply can be generated from a negative supply voltage or a resistive divider as illustrated in Figure 3.

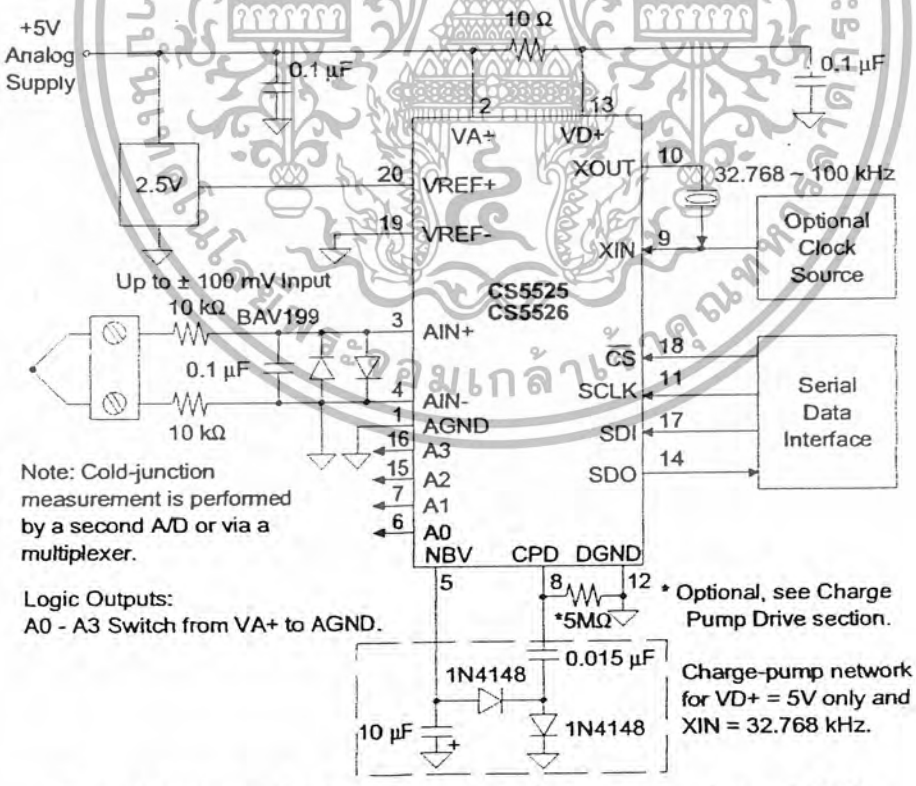


Figure 1. CS5525/26 Configured to use on-chip charge pump to supply NBV.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 4 illustrates the CS5525/26 connected to measure ground referenced unipolar signals of a positive polarity using the 1 V, 2.5 V, and 5 V input voltage ranges on the converter. For the 25 mV, 55 mV, and 100 mV ranges the signal must have a common mode near +2.5 V (NBV = 0V).

The CS5525/26 are optimized for the measurement of thermocouple outputs, but they are also well suited for the measurement of ratiometric bridge transducer outputs. Figure 5 illustrates the CS5525/26 connected to measure the output of a ratiometric differential bridge transducer while operating from a single +5 V supply.

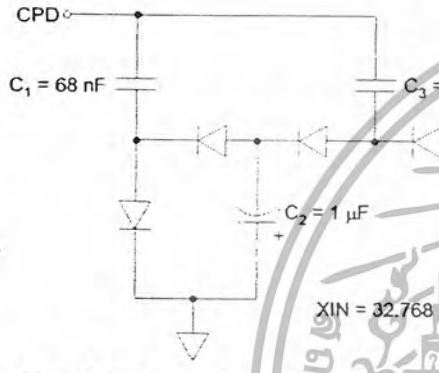


Figure 2. Charge Pump Drive Circuit for VD+ = 3 V.

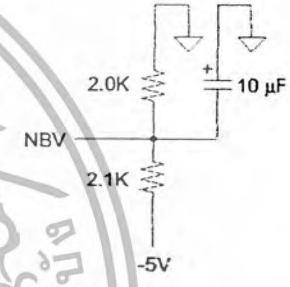


Figure 3. Alternate NBV Circuits.

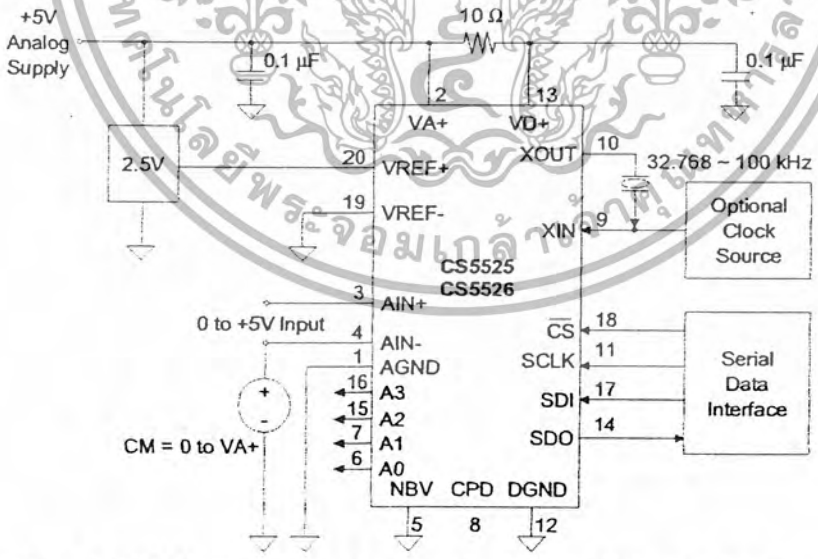


Figure 4. CS5525/26 Configured for ground-referenced Unipolar Signals.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

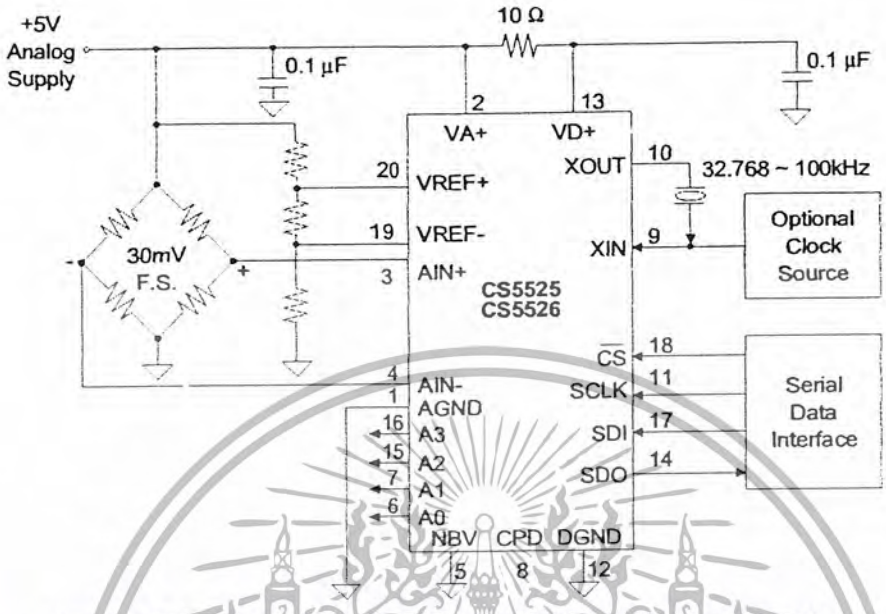


Figure 5. CS5525/26 Configured for Single Supply Bridge Measurement.

System Initialization

When power to the CS5525/26 is applied, they are held in a reset condition until their 32.768 kHz oscillators have started and their start-up counter-timer elapses. Due to the high Q of a 32.768 kHz crystal, the oscillators take 400-600 ms to start. The converter's counter-timer counts no more than 1024 oscillator clock cycles to make sure the oscillator is fully stable. During this time-out period the serial port logic is reset and the RV (Reset Valid) bit in the configuration register is set. A reset can be initiated at any time by writing a logic 1 to the RS (Reset System) bit in the configuration register. This automatically sets the RV bit until the RS bit is written to logic 0, and the configuration register is read. After a reset, the on-chip registers are initialized to the following states and the converters are ready to perform conversions.

configuration register:	000040(H)
offset register:	000000(H)
gain register:	800000(H)

Command Operation

The CS5525/26 include a microcontroller with five registers used to control the converter. Each register is 24-bits in length except the 8-bit command register (command, configuration, offset, gain, and conversion data). After a system initialization or reset, the serial port is initialized to the command mode and the converter stays in this mode until a valid 8-bit command is received (the first 8-bits into the serial port). Table 1 lists all the valid commands. Once a valid 8-bit command (a read or a write command word) is received and interpreted by the command register, the serial port enters the data mode. In data mode the next 24 serial clock pulses shift data either into or out of the serial port (72 serial clock pulses are needed if set-up register is selected). See Table 2 for configuring the CS5525/26.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Reading/Writing On-Chip Registers

The CS5525/26's offset, gain, and configuration registers are read/writable while the conversion data register is read only.

To perform a read from a specific register, the R/$\overline{W}$ bit of the command word must be a logic 1. The SC, CC, and PS/$\overline{R}$ bits must be logic 0 and the CB (MSB) bit must be a logic 1. The register to be written is selected with the RSB2-RSB0 bits of the command word.

To perform a write to a specific register, the R/$\overline{W}$ bit of the command word must be a logic 0. The SC, CC, and PS/R bits must be logic 0 and the CB (MSB) bit must be a logic 1. The register to be written is selected with the RSB2-RSB0 bits of the command word. Figure 6 illustrates the serial sequence necessary to write to, or read from the serial port.

If the Set-up Registers are chosen with the RSB2-RSB0 bits, the registers are read or written in the following sequence: Offset, Gain and Configuration. This is accomplished by following one 8-bit command word with three 24-bit data words for a total of 72 data bits.

Command Register

D7(MSB)	D6	D5	D4	D3	D2	D1	D0
CB	SC	CC	R/$\overline{W}$	RSB2	RSB1	RSB0	PS/$\overline{R}$

BIT	NAME	VALUE	FUNCTION
D7	Command Bit, CB	0	Null command (no operation). All command bits, including CB must be 0.
		1	Logic 1 for executable commands.
D6	Single Conversion, SC	0	Single Conversion not active.
		1	Perform a conversion.
D5	Continuous Conversions, CC	0	Continuous Conversions not active.
		1	Perform conversions continuously.
D4	Read/$\overline{\text{Write}}$, R/$\overline{W}$	0	Write to selected register.
		1	Read from selected register.
D3-D1	Register Select Bit, RSB2-RSB0	000	Offset Register
		001	Gain Register
		010	Configuration Register
		011	Conversion Data Register (read only)
		100	Set-up Registers (Offset, Gain, Configuration)
		101	Reserved
		110	Reserved
		111	Reserved
D0	Power Save/$\overline{\text{Run}}$, PS/$\overline{R}$	0	Run
		1	Power Save

Table 1. Command Set

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Configuration Register

D23(MSB)	D22	D21	D20	D19	D18	D17	D16	D15	D14	D13	D12
A3	A2	A1	A0	NU	CFS	NU	LPM	WR2	WR1	WR0	U/B

D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
G2	G1	G0	PD	RS	RV	PF	PSS	DF	CC2	CC1	CC0

BIT	NAME	VALUE		FUNCTION
D23-D20	Latch Outputs, A3-A0	0000	R*	Latch Output Pins A3-A0 mimic the D23-D20 Register bits.
D19	Not Used, NU	0	R	Must always be logic 0.
D18	Chop Frequency Select, CFS	0 1	R	256 Hz Amplifier chop frequency 32768 Hz Amplifier chop frequency
D17	Not Used, NU	0	R	Must always be logic 0.
D16	Low Power Mode, LPM	0 1	R	Normal Mode Reduced Power mode
D15-D13	Word Rate, WR2-0 Note: For XIN = 32.768kHz	000 001 010 011 100 101 110 111	R	15.0 Hz (2182 XIN cycles) 30.1 Hz (1090 XIN cycles) 60.0 Hz (546 XIN cycles) 123.2 Hz (266 XIN cycles) 168.9 Hz (194 XIN cycles) 202.3 Hz (162 XIN cycles) 3.76 Hz (8722 XIN cycles) 7.51 Hz (4362 XIN cycles)
D12	Unipolar/Bipolar, U/B	0 1	R	Bipolar Measurement mode Unipolar Measurement mode
D11-D9	Gain Bits, G2-G0	000 001 010 011 100 101 110/111	R	100 mV (assumes VREF = 2.5V) 55 mV 25 mV 1 V 5.0 V 2.5 V Not Used.
D8	Pump Disable, PD	0 1	R	Charge Pump Enabled For PD = 1, the CPD pin goes to a Hi-Z output state.
D7	Reset System, RS	0 1	R	Normal Operation Activate a Reset cycle. To return to Normal Operation write bit to zero.
D6	Reset Valid , RV	0 1	R	No reset has occurred or bit has been cleared (read only). Valid Reset has occurred. (Cleared when read.)
D5	Port Flag, PF	0 1	R	Port Flag mode inactive Port Flag mode active
D4	Power Save Select, PSS	0 1	R	Standby Mode (Oscillator active, allows quick power-up) Sleep Mode (Oscillator inactive)
D3	Done Flag, DF	0 1	R	Done Flag bit is cleared (read only). Calibration or Conversion cycle completed (read only).
D2-D0	Calibration Control Bits, CC2-CC0	000 001 010 011 100 101 110 111	R	Normal Operation (no calibration) Offset – Self-Calibration Gain – Self-Calibration Offset Self-Calibration followed by Gain Self-Calibration Not used. Offset – System Calibration Gain – System Calibration Not Used.

* R indicates the bit value after the part is reset

Table 2. Configuration Register

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

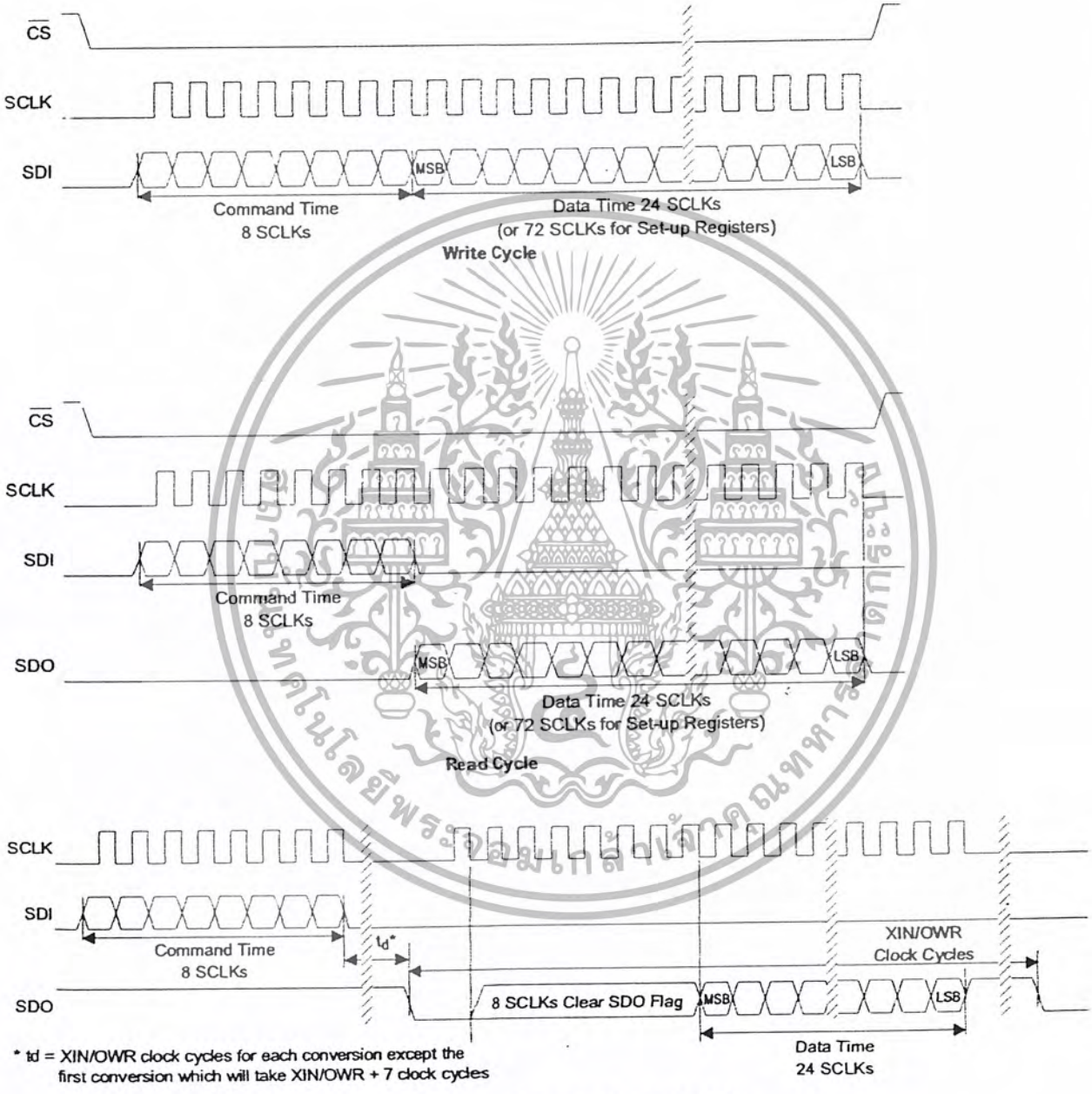


Figure 6. Command and Data Word Timing.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Analog Input

Figure 7 illustrates a block diagram of the analog input signal path inside the CS5525/26. The front end consists of a chopper-stabilized instrumentation amplifier with 20X gain and a programmable gain section. The instrumentation amplifier is powered from VA+ and from the NBV (Negative Bias Voltage) pin allowing the CS5525/26 to be operated in either of two analog input configurations. The NBV pin can be biased to a negative voltage between -1.8 V and -2.5 V, or tied to AGND. The choice of the operating mode for the NBV voltage depends upon the input signal and its common mode voltage.

For the 25 mV, 55 mV, and 100 mV input ranges, the input signals to AIN+ and AIN- are amplified by the 20X instrumentation amplifier. For ground referenced signals with magnitudes less then 100 mV, the NBV pin should be biased with -1.8 V to -2.5 V. If NBV is tied between -1.8 V and -2.5 V, the (Common Mode + Signal) input on AIN+ and AIN- must stay between -0.150 V and 0.950 V to ensure proper operation. Alternatively, NBV can be tied to AGND where the input (Common Mode + Signal) on AIN+ and AIN- must stay between 1.85 V and 2.65 V to ensure that the amplifier operates properly.

For the 1 V, 2.5 V, and 5 V input ranges, the instrumentation amplifier is bypassed and the input signals are directly connected to the Programmable Gain block. With NBV tied between -1.8 V and -2.5 V, the (Common Mode + Signal) input on AIN+ and AIN- must stay between NBV and VA+. Alternatively, NBV can be tied to AGND where the input (Common Mode + Signal) on AIN+ and AIN- pins can span the entire range between AGND and VA+.

The CS5525/26 can accommodate full scale ranges other than 25 mV, 55 mV, 100 mV, 1 V, 2.5 V and 5 V by performing a system calibration within the limits specified. See the **Calibration** section for more details. Another way to change the full scale range is to increase or to decrease the voltage reference to other than 2.5 V. See the **Voltage Reference** section for more details.

Three factors set the operating limits for the input span. They include: instrumentation amplifier saturation, modulator 1's density, and a lower reference voltage. When the 25 mV, 55 mV or 100 mV range is selected, the input signal (including the common mode voltage and the amplifier offset voltage) must not cause the 20X amplifier to saturate in either its input stage or output stage. To prevent saturation the absolute voltages on AIN+ and AIN- must stay within the limits specified (refer to the '*Analog Input*' table on page 3). Additionally, the differential output voltage of the amplifier must not exceed 2.8 V. The equation

$$ABS(VIN + VOS) \times 20 = 2.8\ V$$

defines the differential output limit, where

$$VIN = (AIN+) - (AIN-)$$

is the differential input voltage and VOS is the absolute maximum offset voltage for the instrumentation amplifier (VOS will not exceed 40 mV). If the

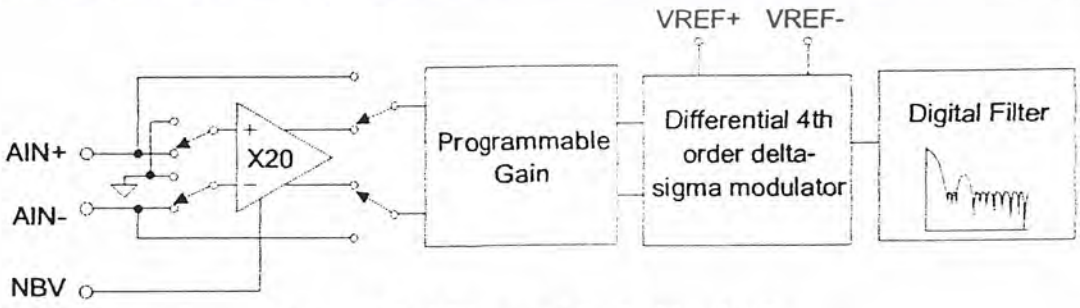


Figure 7. Block Diagram of Analog Signal Path

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Input Range(1)	Max. Differential Output 20X Amplifier	VREF	Gain Factor	Δ-Σ Nominal(1) Differential Input	Δ-Σ(1) Max. Input
± 25 mV	2.8 V (2)	2.5V	5	± 0.5 V	± 0.75 V
± 55 mV	2.8 V (2)	2.5V	2.272727...	± 1.1 V	± 1.65 V
± 100 mV	2.8 V (2)	2.5V	1.25	± 2.0 V	± 3.0 V
± 1.0 V	-	2.5V	2.5	± 1.0 V	± 1.5 V
± 2.5 V	-	2.5V	1.0	± 2.5 V	± 5.0 V
± 5.0 V	-	2.5V	0.5	± 5.0 V	0V, VA+

Note: 1. The converter's actual input range, the delta-sigma's nominal full scale input, and the delta-sigma's maximum full scale input all scale directly with the value of the voltage reference. The values in the table assume a 2.5 V VREF voltage.

Table 3. Relationship between Full Scale Input, Gain Factors, and Internal Analog Signal Limitations

differential output voltage from the amplifier exceeds 2.8 V, the amplifier may saturate, which will cause a measurement error.

The input voltage into the modulator must not cause the modulator to exceed a low of 20 percent or a high of 80 percent 1's density. The nominal full scale input span of the modulator (from 30 percent to 70 percent 1's density) is determined by the VREF voltage divided by the Gain Factor. See Table 3 to determine if the CS5525/26 are being used properly. For example, in the 55 mV range to determine the nominal input voltage to the modulator, divide VREF (2.5 V) by the Gain Factor (2.2727).

When a smaller voltage reference is used, the resulting code widths are smaller causing the converter output codes to exhibit more changing codes for a fixed amount of noise. Table 3 is based upon a VREF = 2.5 V. For other values of VREF, the values in Table 3 must be scaled accordingly.

Figure's 8 and 9 illustrate the input models for the AIN and VREF pins. The dynamic input current for each of the pins can be determined from the models shown and is dependent upon the setting of the CFS (Chop Frequency Select) bit. The effective input impedance for the AIN+ and AIN- pins remains constant for the three low level measurement ranges (25 mV, 55 mV, and 100 mV). The input current is lowest with the CFS bit cleared to logic 0.

Note: Residual noise appears in the converter's baseband for output word rates greater than 60 Hz if CFS is logic 0. By setting CFS to logic 1, the amplifier's chop frequency chops at 32768 Hz eliminating the residual noise, but increasing the current. Note that C=48pF is for input current modeling only. For physical input capacitance see 'Input Capacitance' specification under 'Analog Characteristics' on page 3.

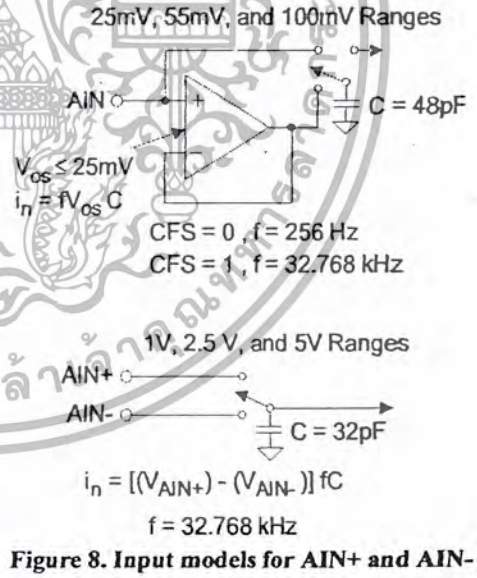


Figure 8. Input models for AIN+ and AIN- pins

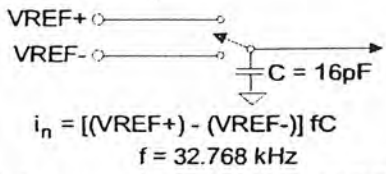


Figure 9. Input model for VREF+ and VREF- pins.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Charge Pump Drive

The CPD (Charge Pump Drive) pin of the converters can be used with external components (shown in Figure 1) to develop an appropriate negative bias voltage for the NBV pin. When CPD is used to generate the NBV, the NBV voltage is regulated with an internal regulator loop referenced to VA+. Therefore, any change on VA+ results in a proportional change on NBV. With VA+ = 5 V, NBV's regulation is set proportional to VA+ at approximately -2.1 V.

Figure 3 illustrates a means of supplying NBV voltage from a -5 V supply. For ground based signals with the instrumentation amplifier engaged (when in the 25mV, 55mV, or 100mV ranges), the voltage on the NBV pin should at no time be less negative than -1.8 V or more negative than -2.5 V. To prevent excessive voltage stress to the chip the NBV voltage should not be more negative than -3.0 V.

The components in Figure 1 are the preferred components for the CPD filter. However, smaller capacitors can be used with acceptable results. The 10 µF ensures very low ripple on NBV. Intrinsic safety requirements prohibit the use of electrolytic capacitors. In this case, two 0.47 µF ceramic capacitors in parallel can be used.

The CPD pin itself is a tri-state output and enters tri-state whenever the converters are placed into the Sleep Mode, Standby Mode, or when the charge pump is disabled (when the Pump Disable bit, bit D8 in the configuration register, is set). Once in tri-state, the digital current can increase if this CPD output floats near 1/2 digital supply. To ensure the CPD pin stays near ground and to minimize the digital current, add a 5MΩ resistor between it and DGND (see Figure 1). If the resistor is left out, the digital supply current may increase from 2 µA to 10 µA.

Voltage Reference

The CS5525/26 are specified for operation with a 2.5 V reference voltage between the VREF+ and VREF- pins of the devices. For a single-ended reference voltage, such as the LT1019-2.5, the reference's output is connected to the VREF+ pin of the CS5525/26. The ground reference for the LT1019-2.5 is connected to the VREF- pin.

The differential voltage between the VREF+ and VREF- can be any voltage from 1.0 V up to 3.0 V, however, the VREF- pin can not go below analog ground.

Calibration

The CS5525/26 offer five different calibration functions including self calibration and system calibration. However, after the CS5525/26 are reset, they can perform measurements without being calibrated. In this case, the converters will utilize the initialized values of the on-chip registers (Gain = 1.0, Offset = 0.0) to calculate output words for the ±100 mV range. Any initial offset and gain errors in the internal circuitry of the chips will remain.

The gain and offset registers, which are used for both self and system calibration, are used to set the zero and full-scale points of the converter's transfer function. One LSB in the offset register is 2^{-24} proportion of the input span (bipolar span is 2 times the unipolar span). The MSB in the offset register determines if the offset to be trimmed is positive or negative (0 positive, 1 negative). The converters can typically trim ±50 percent of the input span. The gain register spans from 0 to $(2 - 2^{-23})$. The decimal equivalent meaning of the gain register is

$$D = b_0 2^0 + b_1 2^{-1} + b_2 2^{-2} + \ldots + b_N 2^{-N} = \sum_{i=0}^{N} b_i 2^{-i}$$

where the binary numbers have a value of either zero or one (b_0 corresponds to the MSB). Refer to Table 4 for details.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Offset Register

	MSB											LSB
Register	Sign	2^{-2}	2^{-3}	2^{-4}	2^{-5}	2^{-6}	2^{-19}	2^{-20}	2^{-21}	2^{-22}	2^{-23}	2^{-24}
Reset (R)	0	0	0	0	0	0	0	0	0	0	0	0

One LSB represents 2^{-24} proportion of the input span (bipolar span is 2 times unipolar span)
Offset and data word bits align by MSB (bit MSB-4 of offset register changes bit MSB-4 of data)

Gain Register

	MSB											LSB
Register	2^{0}	2^{-1}	2^{-2}	2^{-3}	2^{-4}	2^{-5}	2^{-18}	2^{-19}	2^{-20}	2^{-21}	2^{-22}	2^{-23}
Reset (R)	1	0	0	0	0	0	0	0	0	0	0	0

The gain register span is from 0 to ($2-2^{-23}$). After Reset the MSB = 1, all other bits are 0.

Table 4. Offset and Gain Registers

The offset and gain calibration steps each take one conversion cycle to complete. At the end of the calibration step, the calibration control bits will be set back to logic 0, and the DF (Done Flag) bit will be set to a logic 1. For the combination self-calibration (CC2-CC0= 011; offset followed by gain), the calibration will take two conversion cycles to complete and will set the DF bit after the gain calibration is completed. The DF bit will be cleared any time the data register, the offset register, the gain register, or the setup register is read. Reading the configuration register alone will not clear the DF bit.

Self Calibration

The CS5525/26 offer both self offset and self gain calibrations. For the self-calibration of offset in the 25 mV, 55 mV, and 100 mv ranges, the converter internally ties the inputs of the instrumentation amplifier together and routes them to the AIN- pin as shown in Figure 10. For proper self-calibration of offset to occur in the 25 mV, 55 mV, and 100 mV ranges, the AIN- pin must be at the proper common-mode-voltage (i.e. AIN- = 0V, NBV must be between -1.8 V to -2.5 V). For self-calibration of offset in the 1.0 V, 2.5 V, and 5 V ranges, the inputs of the modulator are connected together and then routed to the VREF- pin as shown in Figure 11.

For self-calibration of gain, the differential inputs of the modulator are connected to VREF+ and

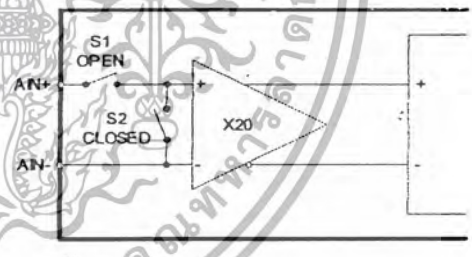


Figure 10. Self Calibration of Offset (Low Ranges).

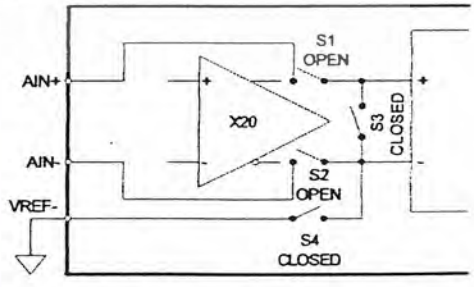


Figure 11. Self Calibration of Offset (High Ranges).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

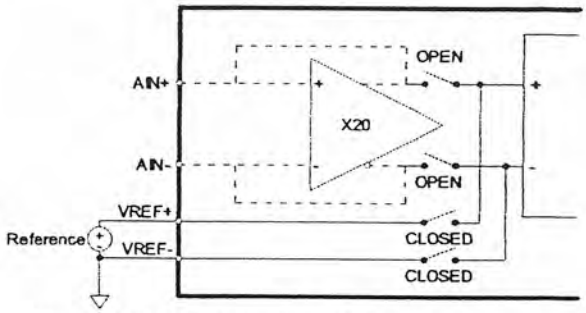


Figure 12. Self Calibration of Gain (All Ranges).

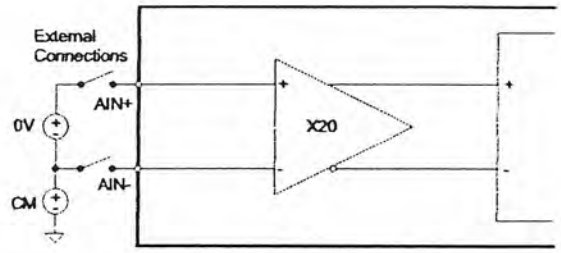


Figure 13. System Calibration of Offset (Low Ranges).

VREF- as shown in Figure 12. For any input range other than the 2.5 V range, the modulator gain error can not be completely calibrated out. This is due to the lack of an accurate full scale voltage internal to the chips. The 2.5 V range is an exception because the external reference voltage is 2.5 V nominal and is used as the full scale voltage. In addition, when self-calibration of gain is performed in the 25 mV, 55 mV, and 100 mV input ranges, the instrumentation amplifier's gain is not calibrated. These two factors can leave the converters with a gain error of up to ±20% after self-calibration of gain. Therefore, a system gain is required to get better accuracy, except for the 2.5 V range.

System Calibration

For the system calibration functions, the user must supply the converters calibration signals which represent ground and full scale. When a system offset calibration is performed, a ground reference signal must be applied to the converter. See Figures 13 and 14. As shown in Figures 15 and 16, the user must input a signal representing the positive full scale point to perform a system gain calibration. In either case, the calibration signals must be within the specified calibration limits for each specific calibration step (refer to the System Calibration Specifications).

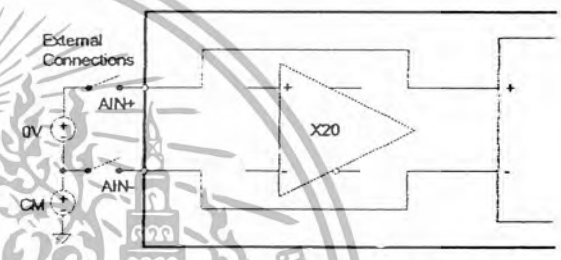


Figure 14. System Calibration of Offset (High Ranges).

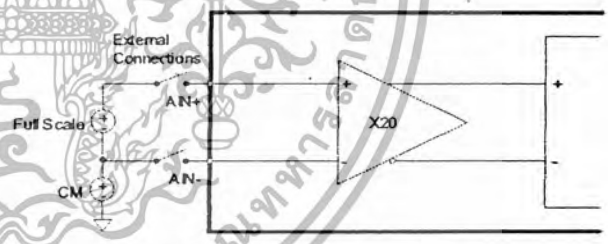


Figure 15. System Calibration of Gain (Low Ranges)

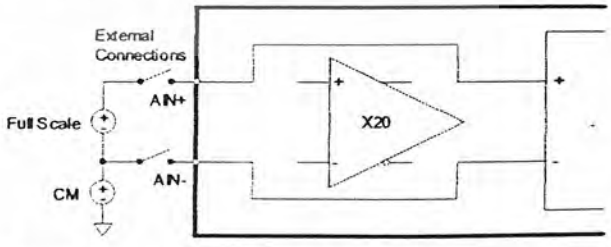


Figure 16. System Calibration of Gain (High Ranges).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Assuming a system can provide two known voltages, equations can allow the user to manually compute the calibration register's values based on two uncalibrated conversions. The offset and gain calibration registers are used to adjust a typical conversion as follows:

$$Rc = (Ru + Co>>4) * Cg / 2^{23}.$$

Calibration can be performed using the following equations:

$$Co = (Rc0/G - Ru0) << 4$$

$$Cg = 2^{23} * G$$

where $G = (Rc1 - Rc0)/(Ru1-Ru0)$.

Note: Uncalibrated conversions imply that the gain and offset registers are at default {gain register = 0x800000 (Hex) and offset register = 0x000000 (Hex)}.

The variables are defined below.

V0	=	First calibration voltage
V1	=	Second calibration voltage (greater than V0)
Ru	=	Result of any uncalibrated conversion
Ru0	=	Result of uncalibrated conversion V0 (20-bit integer or 2's complement)
Ru1	=	Result of uncalibrated conversion of V1 (20-bit integer or 2's complement)
Rc	=	Result of any conversion
Rc0	=	Desired calibration result of converting V0 (20-bit integer or 2's complement)
Rc1	=	Desired calibration result of converting V1 (20-bit integer or 2's complement)
Co	=	Offset calibration register value (24-bit 2's complement)
Cg	=	Gain calibration register value (24-bit integer)
>>	=	The shift right operator (e.g. x >>2 is x shifted right 2 bits)
<<	=	The shift left operator (e.g. x<<2 is x shifted left 2 bits)

Note: The shift operators are used here to align the decimal points of words of various lengths. Data to the right of the decimal point may be used in the calculations shown. For the CS5525 all conversion results (Ru, Rc...) are 16 bits instead of 20 bits. To get the equations to work correctly pad the 16 bit results with four zeros (on the right).

Calibration Tips

Calibration steps are performed at the output word rate selected by the WR2-WR0 bits of the configuration register. Since higher word rates result in conversion words with more peak-to-peak noise, calibration should be performed at lower output word rates. Also, to minimize digital noise near the devices, the user should wait for each calibration step to be completed before reading or writing to the serial port.

For maximum accuracy, calibrations should be performed for offset and gain for each gain setting (selected by changing the G2-G0 bits of the configuration register). And if factory calibration is performed using the system calibration capabilities of the CS5525/26, the offset and gain register contents can be read by the system microcontroller and recorded in EEPROM. These same calibration words can then be uploaded into the offset and gain registers of the converters when power is first applied to the system, or when the gain range is changed.

Two final tips include two ways to determine when calibration is complete: 1) wait for SDO to fall. It falls to logic 0 if the PF (Port Flag) bit of the configuration register is set to logic 1; or 2) poll the DF (Done Flag) bit in the configuration register which is set at completion of calibration. Whichever method is used, the calibration control bits (CC2-CC0) will return to logic 0 upon completion of any calibration.

Limitations in Calibration Range

System calibration can be limited by signal headroom in the analog signal path inside the chip as discussed under the ***Analog Input*** section of this data sheet. System calibration can also be limited by the intrinsic gain errors of the instrumentation amplifier and the modulator. For gain calibrations

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

the input signal can be reduced to the point in which the gain register reaches its upper limit of 2.0 (decimal) [FFFFFF Hex] (this is most likely to occur with an input signal approximately 1/2 the nominal range). Alternatively, the input signal can be increased to a point in which the modulator reaches its one's density upper limit of 80% (this is most likely to occur with an input signal approximately 1.5 times the nominal range). Also, for full scale inputs larger than the nominal full scale value of the range selected, there is some voltage at which the various internal circuits may saturate due to limited amplifier headroom (this is most likely to occur on the 100 mV range setting when NBV = -1.8 V).

Analog Output Latch Pins

The A3-A0 pins of the converters mimic the D23-D20 bits of the configuration register. A3-A0 can be used to control multiplexers and other logic functions outside the converter. The outputs can sink or source at least 1 mA, but it is recommended to limit drive currents to less than 20 µA to reduce self-heating of the chip. These outputs are powered from VA+, hence, their output voltage for a logic i will be limited to the VA+ voltage.

Serial Port Interface

The CS5525/26 serial interface consist of four pins, SCLK, SDO, SDI, and $\overline{CS}$. The $\overline{CS}$ pin must be held low (logic 0) before SCLK transitions can be recognized by the port logic. The SDO output will be held at high impedance any time $\overline{CS}$ is a logic 1.

If the $\overline{CS}$ pin is tied low, the port can function as a three wire interface.

The SCLK input is designed with a Schmitt-trigger input to allow an optoisolator with slower rise and fall times to directly drive the pin.

The SDO output is capable of sinking or sourcing up to 5 mA to directly drive an optoisolator LED. SDO will have less than a 400 mV loss in the drive voltage when sinking or sourcing 5 mA.

Serial Port Initialization

The serial port is initialized to the command mode whenever a power-on reset is performed inside the converter, when the port initialization sequence is completed, or whenever a command byte, data word sequence is completed. The port initialization sequence involves clocking 15 (or more) bytes of all 1's, followed by one byte with the following bit contents (11111110). This sequence places the chips in the command mode where it waits for a valid command.

Performing Conversions (With PF bit = 0)

Setting the SC (Single Conversion) bit of the command word to a logic 1 with the CB bit = 1, all other command bits = 0, the CS5525/CS5526 will perform one conversion. At the completion of the conversion the DF (Done Flag) bit of the configuration register will be set to a logic 1. The user can read the configuration register to determine if the DF bit is set. If DF has been set, a command can be issued to read the conversion data register to obtain the conversion data word. The DF bit of the configuration register will be cleared to logic 0 when the data register, the gain register, the offset register, or the set-up registers are read. Reading only the configuration register will not clear the DF flag bit.

If an SC command is issued to the converters while they are performing a conversion, the filter will restart a convolution cycle to perform a new conversion.

Performing Conversions (With PF bit = 1)

Setting the PF bit of the configuration register to a logic 1 enables the SDO output pin to behave as a flag signal whenever conversions are completed. This eliminates the need for the user to read the DF flag bit of the configuration register to determine if the conversion data word is available.

If the SC (Single Conversion) command is issued (SC = 1, CB= 1, all other command bits = 0) the SDO pin will go low at the completion of a conver-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

sion. The user would then issue 8 SCLKs (with SDI = logic 0) to clear the SDO flag. Upon the falling edge of the 8th SCLK, the SDO pin will present the first bit (MSB) of the conversion word. 24 SCLKs (high, then low) are required to read the conversion word from the port. The user must not give an explicit command to read the conversion data register when the PF bit is set to logic 1. The data conversion word must be read before a new command can be entered (if the SC command is used with PF = 1).

If the CC (Continuous Conversion) command is issued (CC = 1, CB =1, all other command bits = 0) the SDO pin will go low at the completion of a conversion. The user would then issue 8 SCLKs (with SDI = logic 0) to clear the SDO flag. Upon the falling edge of the 8th SCLK, the SDO pin will present the first bit (MSB) of the conversion word. 24 SCLKs (high, then low) are required to read the conversion word from the port. The user must not give an explicit command to read the conversion data register when the PF bit is set to logic 1. When operating in the continuous conversion mode, the user need not read every conversion. If the user does nothing after SDO falls, SDO will rise one XIN clock cycle before the next conversion word is available and then fall again to signal that another conversion word is available. If the user begins to clear the SDO flag and read the conversion data, this action must be finished before the conversion cycle which is occurring in the background is complete if the user wants to be able to read the new conversion data.

To exit the continuous conversion mode, issue any valid command to the SDI input when the SDO flag falls. If a CC command is issued to the converter while it is performing a conversion, the filter will restart a convolution cycle to perform a new conversion.

Output Word Rate Selection

The WR2-WR0 bits of the configuration register set the output conversion word rate of the converters as shown in Table 2. The word rates indicated in the table assume a master clock of 32.768 kHz. Upon reset the converters are set to operate with an output word rate of 15.0 Hz.

Clock Generator

The CS5525/26 include a gate which can be connected with an external crystal to provide the master clock for the chips. They are designed to operate using a low-cost 32.768 kHz "tuning fork" type crystal. One lead of the crystal should be connected to XIN and the other to XOUT. Lead lengths should be minimized to reduce stray capacitance.

The converters will operate with an external (CMOS compatible) clock with frequencies up to three times the typical crystal frequency of 32.768 kHz. Figure 17 details the converter's performance at increased clock rates.

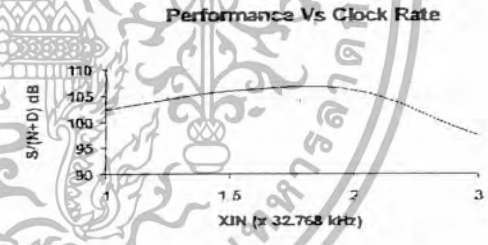


Figure 17. High Speed Clock Performance

The 32.768 kHz crystal is normally specified as a time-keeping crystal with tight specifications for both initial frequency and for drift over temperature. To maintain excellent frequency stability, these crystals are specified only over limited operating temperature ranges (i.e. -10 °C to +60 °C). However, applications with the CS5525/26 don't generally require such tight tolerances. When 32.768 kHz surface mount crystals are used, it is recommended that protection components, an external resistor and capacitor as shown in Figure 18, be used.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

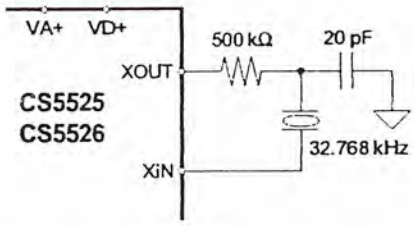


Figure 18. Surface Mount Crystal Connection Diagram

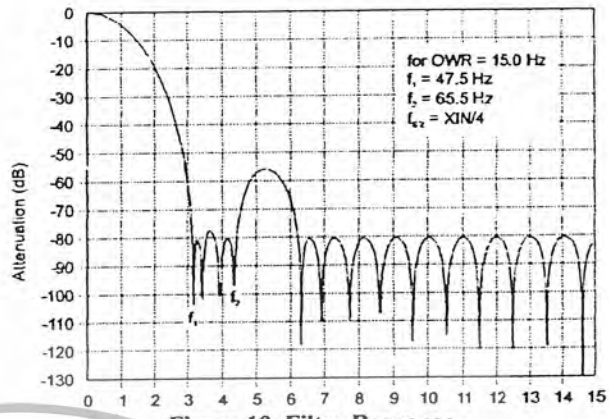


Figure 19. Filter Response
(Normalized to Output Word Rate = 1)

Digital Filter

The CS5525/26 have eight different linear phase digital filters which set the output word rates (OWRs) as stated in Table 2. These rates assume that XIN is 32.768 kHz. Each of the filters has a magnitude response similar to that shown in Figure 19. The filters are optimized to settle to full accuracy every conversion and yield better than 80 dB rejection for both 50 and 60 Hz with output word rates at or below 15.0 Hz.

The converter's digital filters scale with XIN. For example with an output word rate of 15 Hz, the filter's corner frequency is typically 12.7 Hz. If XIN is increased to 64.536 kHz the OWR doubles and the filter's corner frequency moves to 25.4 Hz.

Output Coding

The CS5525/26 output data in binary format when operating in unipolar mode and in two's complement when operating in bipolar mode.

The output conversion word is 24 bits, or three bytes long, as shown in Table 5. The MSB is output first followed by the rest of the data bits in descending order. For the CS5525 the last byte is composed of bits D7-D4, which are always logic 1; D3-D2, which are always logic 0; and bits D1-D0 which are the two flag bits. For the CS5526 the last byte includes data bits D7-D4, D3-D2 which are always logic 0 and the two flag bits.

The OF (Overrange Flag) bit is set to a logic 1 any time the input signal is: 1) more positive than positive full scale, 2) more negative than zero (unipolar mode), 3) more negative than negative full scale (bipolar mode). It is cleared back to logic 0 whenever a conversion word occurs which is not overranged.

The OD (Oscillation Detect) bit is set to a logic 1 any time that an oscillatory condition is detected in the modulator. This does not occur under normal operating conditions, but may occur whenever the input

Output Conversion Data CS5525 (16 bits + flags)

D23	D22	D21	D20	D19	D18	D17	D16	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
MSB	14	13	12	11	10	9	8	7	6	5	4	3	2	1	LSB	1	1	1	1	0	0	OD	OF

Output Conversion Data CS5526 (20 bits + flags)

D23	D22	D21	D20	D19	D18	D17	D16	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
MSB	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	LSB	0	0	OD	OF

Table 5. Data Conversion Word

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CS5525 16-Bit Output Coding

Unipolar Input Voltage	Offset Binary	Bipolar Input Voltage	Two's Complement
>(VFS-1.5 LSB)	FFFF	>(VFS-1.5 LSB)	7FFF
VFS-1.5 LSB	FFFF — FFFE	VFS-1.5 LSB	7FFF — 7FFE
VFS/2-0.5 LSB	8000 — 7FFF	-0.5 LSB	0000 — FFFF
+0.5 LSB	0001 — 0000	-VFS+0.5 LSB	8001 — 8000
<(+0.5 LSB)	0000	<(-VFS+0.5 LSB)	8000

CS5526 20-Bit Output Coding

Unipolar Input Voltage	Offset Binary	Bipolar Input Voltage	Two's Complement
>(VFS-1.5 LSB)	FFFFF	>(VFS-1.5 LSB)	7FFFF
VFS-1.5 LSB	FFFFF — FFFFE	VFS-1.5 LSB	7FFFF — 7FFFE
VFS/2-0.5 LSB	80000 — 7FFFF	-0.5 LSB	00000 — FFFFF
+0.5 LSB	00001 — 00000	-VFS+0.5 LSB	80001 — 80000
<(+0.5 LSB)	00000	<(-VFS+0.5 LSB)	80000

Note: VFS in the table equals the voltage between ground and full scale for any of the unipolar gain ranges, or the voltage between ± full scale for any of the bipolar gain ranges. See text about error flags under overrange conditions.

Table 6. 5525/26 Output Coding

to the converters is extremely overranged. If the OD bit is set, the conversion data bits can be completely erroneous. The OD flag bit will be cleared to logic 0 when the modulator becomes stable. Table 6 illustrates the output coding for the CS5525/26.

Power Consumption

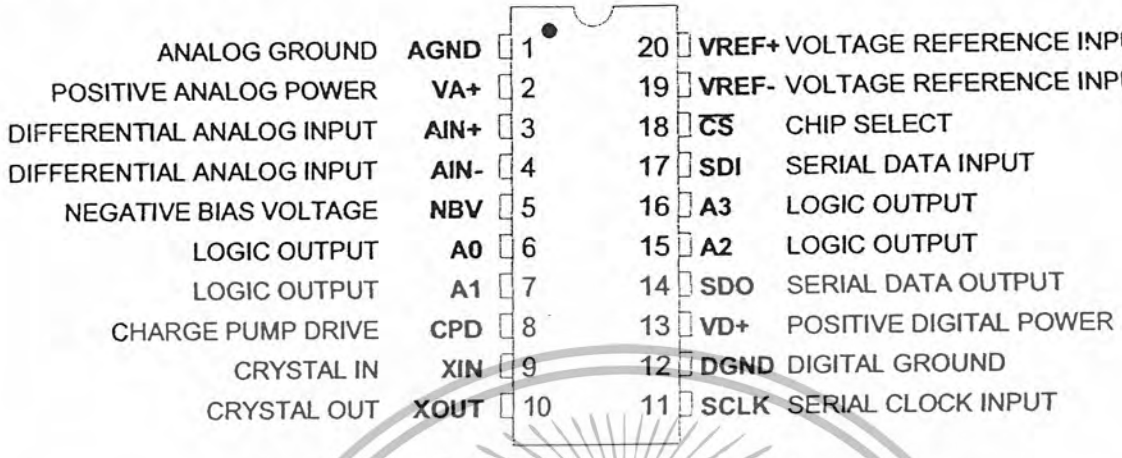
The CS5525/26 accommodate four power consumption modes: normal, low power, standby, and sleep. The normal mode, the default mode, is entered after a power-on-reset and typically consumes 7.5 mW. The low power mode is an alternate mode that reduces the consumed power to 4 mW. It is entered by setting bit D16 (the low power mode bit) in the configuration register to logic 1. Since the converter's noise performance improves with increased power consumption, slightly degraded noise or linearity performance should be expected in the low power mode. The final two modes are referred to as the power save modes. They power down most of the analog portion of the chips and stop filter convolutions. The power save modes are entered whenever the PS/$\overline{R}$ bit and the CB bit of the command word are set to logic 1. The particular power save mode entered depends on state of bit D4 (the Power Save Select bit) in the configuration register. If D4 is logic 0, the converters enters the standby mode reducing the power consumption to 1.2mW. The standby mode leaves the oscillator and the on-chip bias generator running. This allows the converters to quickly return to the normal or low power mode once the PS/$\overline{R}$ bit is set back to a logic 1. If D4 in the configuration register and CB and PS/$\overline{R}$ in the command word are set to logic 1, the sleep mode is entered reducing the consumed power to less than 500 µW. Since the sleep mode disables the oscillator, approximately a 500ms oscillator start-up delay period is required before returning to the normal or low power mode.

PCB Layout

The CS5525/26 should be placed entirely over an analog ground plane with both the AGND and DGND pins of the device connected to the analog plane. Place the analog-digital plane split immediately adjacent to the digital portion of the chip.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIN DESCRIPTIONS



Clock Generator

XIN; XOUT - Crystal In; Crystal Out, Pins 9, 10.

A gate inside the chip is connected to these pins and can be used with a crystal to provide the master clock for the device. Alternatively, an external (CMOS compatible) clock can be supplied into the XIN pin to provide the master clock for the device.

Control Pins and Serial Data I/O

$\overline{CS}$ - Chip Select, Pin 18.

When active low, the port will recognize SCLK. When high the SDO pin will output a high impedance state. $\overline{CS}$ should be changed when SCLK = 0.

SDI - Serial Data Input, Pin 17.

SDI is the input pin of the serial input port. Data will be input at a rate determined by SCLK.

SDO - Serial Data Output, Pin 14.

SDO is the serial data output. It will output a high impedance state if $\overline{CS}$ = 1.

SCLK - Serial Clock Input, Pin 11.

A clock signal on this pin determines the input/output rate of the data for the SDI/SDO pins respectively. This input is a Schmitt trigger to allow for slow rise time signals. The SCLK pin will recognize clocks only when $\overline{CS}$ is low.

A0, A1, A2, A3 - Logic Outputs, Pin 6, 7, 15, 16.

The logic states of A0-A3 mimic the states of the D20-D23 bits of the configuration register. Logic Output 0 = AGND, and Logic Output 1 = VA+.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Measurement and Reference Inputs

AIN+, AIN- - Differential Analog Input, Pins 3, 4.

Differential input pins into the device.

VREF+, VREF- - Voltage Reference Input, Pins 20, 19.

Fully differential inputs which establish the voltage reference for the on-chip modulator.

NBV - Negative Bias Voltage, Pin 5.

Input pin to supply the negative supply voltage for the 20X gain instrumentation amplifier. May be tied to AGND if AIN+ and AIN- inputs are centered around +2.5 V; or it may be tied to a negative supply voltage (-2.1 V typical) to allow the amplifier to handle low level signals more negative than ground.

CPD - Charge Pump Drive, Pin 8.

Square wave output used to provide energy for the charge pump.

Power Supply Connections

VA+ - Positive Analog Power, Pin 2.

Positive analog supply voltage. Nominally +5 V.

VD+ - Positive Digital Power, Pin 13.

Positive digital supply voltage. Nominally +3.0 V or +5 V.

AGND - Analog Ground, Pin 1.

Analog Ground.

DGND - Digital Ground, Pin 12.

Digital Ground.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SPECIFICATION DEFINITIONS

Linearity Error

The deviation of a code from a straight line which connects the two endpoints of the A/D Converter transfer function. One endpoint is located 1/2 LSB below the first code transition and the other endpoint is located 1/2 LSB beyond the code transition to all ones. Units in percent of full-scale.

Differential Nonlinearity

The deviation of a code's width from the ideal width. Units in LSBs.

Full Scale Error

The deviation of the last code transition from the ideal [{(VREF+) - (VREF-)} - 3/2 LSB]. Units are in LSBs.

Unipolar Offset

The deviation of the first code transition from the ideal (1/2 LSB above the voltage on the AIN- pin.). When in unipolar mode (U/$\overline{B}$ bit = 1). Units are in LSBs.

Bipolar Offset

The deviation of the mid-scale transition (111...111 to 000...000) from the ideal (1/2 LSB below the voltage on the AIN- pin). When in bipolar mode (U/$\overline{B}$ bit = 0). Units are in LSBs.

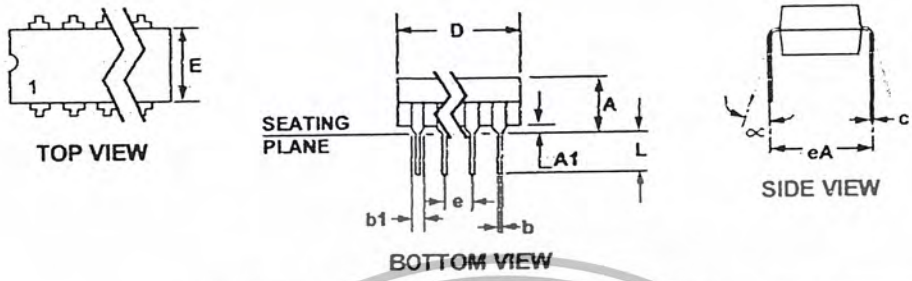
ORDERING GUIDE

Model Number	Linearity Error (Max)	Temperature Range	Package
CS5525-AP	±0.003%	-40°C to +85°C	20-pin 0.3" Plastic DIP
CS5525-AS	±0.003%	-40°C to +85°C	20-pin 0.2" Plastic SSOP
CS5526-BP	±0.0015%	-40°C to +85°C	20-pin 0.3" Plastic DIP
CS5526-BS	±0.0015%	-40°C to +85°C	20-pin 0.2" Plastic SSOP

SPI™ is a trademark of Motorola Inc., Microwire™ is a trademark of National Semiconductor Corp.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

20 PIN PLASTIC (PDIP) PACKAGE DRAWING



	INCHES		MILLIMETERS	
DIM	MIN	MAX	MIN	MAX
A	0.155	0.180	3.94	4.57
A1	0.020	0.040	0.51	1.02
b	0.015	0.022	0.38	0.56
b1	0.050	0.065	1.27	1.65
c	0.008	0.015	0.20	0.38
D	0.960	1.040	24.38	26.42
E	0.240	0.260	6.10	6.60
e	0.095	0.105	2.41	2.67
eA	0.300	0.325	7.62	8.25
L	0.125	0.150	3.18	3.81
∝	0°	15°	0°	15°

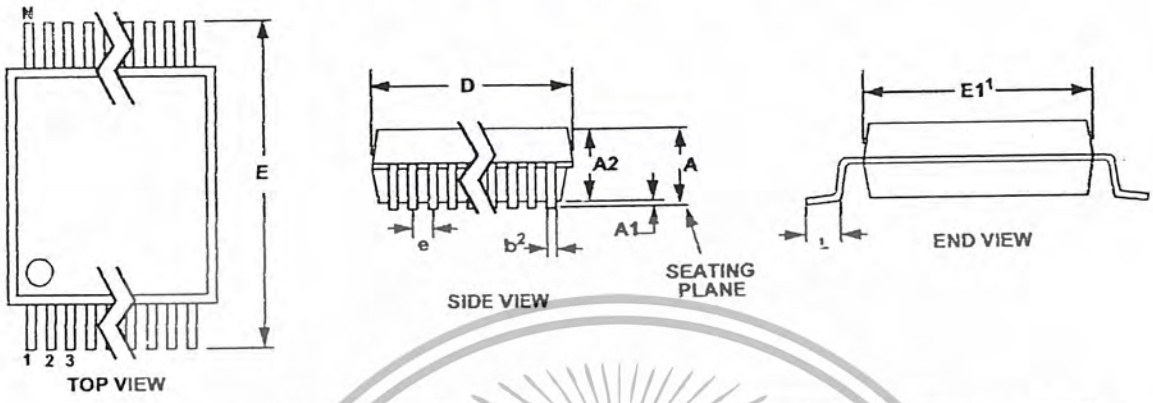
Notes: 1. Positional tolerance of leads shall be within 0.25 mm (0.010 in.) at maximum material condition, in relation to seating plane and each other.

2. Dimension eA to center of leads when formed parallel.

3. Dimension E does not include mold flash.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

20 PIN SSOP PACKAGE DRAWING



	INCHES		MILLIMETERS		NOTE
DIM	MIN	MAX	MIN	MAX	
A	—	0.084	—	2.13	
A1	0.002	0.010	0.05	0.25	
A2	0.064	0.074	1.62	1.88	
b	0.009	0.015	0.22	0.38	2,3
D	0.272	0.295	6.90	7.50	1
E	0.291	0.323	7.40	8.20	
E1	0.197	0.220	5.00	5.60	1
e	0.024	0.027	0.61	0.69	
L	0.025	0.040	0.63	1.03	
∝	0°	8°	0°	8°	

Notes:
1. "D" and "E1" are reference datums and do not included mold flash or protrusions, but do include mold mismatch and are measured at the parting line, mold flash or protrusions shall not exceed 0.20 mm per side.
2. Dimension "b" does not include dambar protrusion/intrusion. Allowable dambar protrusion shall be 0.13 mm total in excess of "b" dimension at maximum material condition. Dambar intrusion shall not reduce dimension "b" by more than 0.07 mm at least material condition.
3. These dimensions apply to the flat section of the lead between 0.10 and 0.25 mm from lead tips.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A DIVISION OF CIRRUS LOGIC

CDB5525
CDB5526

CDB5525/26 Evaluation Board and Software

Features

- Direct Thermocouple Interface
- RS-232 Serial Communication with PC
- On-board 80C51 Microcontroller
- On-board Voltage Reference
- Lab Windows/CVI™ Evaluation Software
  - Register Setup & Chip Control
  - FFT Analysis
  - Time Domain Analysis
  - Noise Histogram Analysis
- On-board Charge Pump Drive Circuitry
- Integrated RS-232 Test Mode

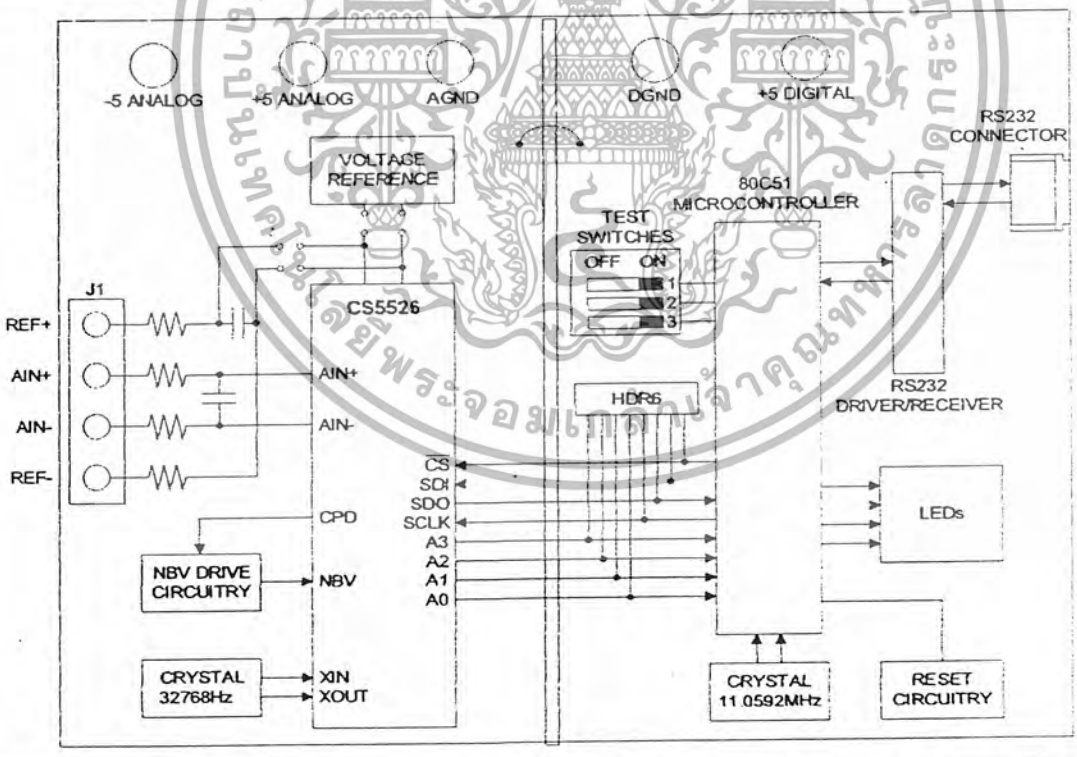
General Description

The CDB5525/26 is an inexpensive tool designed to evaluate the performance of the CS5525 and CS5526, 16-bit and 20-bit Multi-Range Analog-to-Digital Converters (ADC).

The evaluation board includes an LT1019 voltage reference, an 80C51 microcontroller, an RS232 driver/receiver, and firmware. The 8051 controls the serial communication between the evaluation board and the PC via the firmware, thus, enabling quick and easy access to all of the CS5525/26's registers.

The CDB5525/26 also includes software for Time Domain Analysis, Histogram Analysis, and Frequency Domain Analysis.

ORDERING INFORMATION: CDB5526



Preliminary Product Information | This document contains information for a new product. Cirrus Logic reserves the right to modify this product without notice.

Cirrus Logic, Inc.
Crystal Semiconductor Products Division
P.O. Box 17847, Austin, Texas 78760
(512) 445 7222 FAX: (512) 445 7581
http://www.crystal.com

Copyright © Cirrus Logic, Inc. 1998
(All Rights Reserved)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PART I: HARDWARE

Introduction

The CDB5525/26 evaluation board provides a quick means of testing the CS5525 and CS5526 Analog-to-Digital Converters (ADCs). The board interfaces the CS5525/26 to an IBM™ compatible PC via an RS-232 interface while operating from a +5V and -5V power supply. To accomplish this, the board comes equipped with an 80C51 microcontroller and a 9-pin RS-232 cable physically interfaces the evaluation board to the PC. Additionally, analysis software provides easy access to the internal registers of the converter, and provides a means to display the converter's time domain, frequency domain, and noise histogram performance.

Evaluation Board Overview

The board is partitioned into two main sections: analog and digital. The analog section consists of the CS5525 or the CS5526, a precision voltage reference, and the circuitry to generate a negative voltage. The digital section consists of the 80C51 microcontroller, the hardware test switches, the reset circuitry, and the RS-232 interface.

The CS5525/26 is designed to digitize low level signals while operating from a 32.768 KHz crystal. As shown in Figure 1, a thermocouple can be connected to the converter's inputs via J1's AIN+ and AIN- inputs. Note, a simple RC network filters the thermocouple's output to reduce any interference picked up by the thermocouple leads.

The evaluation board provides two voltage reference options, on-board and external. With HDR5's jumpers in positions 1 and 4, the LT1019 provides 2.5 volts (the LT1019 was chosen for its low drift, typically 5ppm/°C). By setting HDR5's jumpers to position 2 and 3, the user can supply an external voltage reference to J1's REF+ and REF- inputs (Application Note 4 in the back of the 1995 Crystal Semiconductor Data Acquisition Databook details various voltage references).

The ADC serial interface is *SPI™* and *MICROWIRE™* compatible. The interface control lines (CS, SDI, SDO, and SCLK) are connected to the 80C51 microcontroller via port one. To interface an external microcontroller, these control lines are also connected to HDR6. However to accomplish this, the evaluation board must be modified in one of three ways: 1) cut the interface control traces going to the microcontroller, 2) remove resistors R1-R8, or 3) remove the microcontroller.

Figure 2 illustrates the schematic of the digital section. It contains the microcontroller, a Motorola MC145407 interface chip, and test switches. The test switches aid in debugging communication problems between the CDB5525/26 and the PC. The microcontroller derives its clock from an 11.0592 MHz crystal. From this, the controller is configured to communicate via RS-232 at 9600 baud, no parity, 8-bit data, and 1 stop bit.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

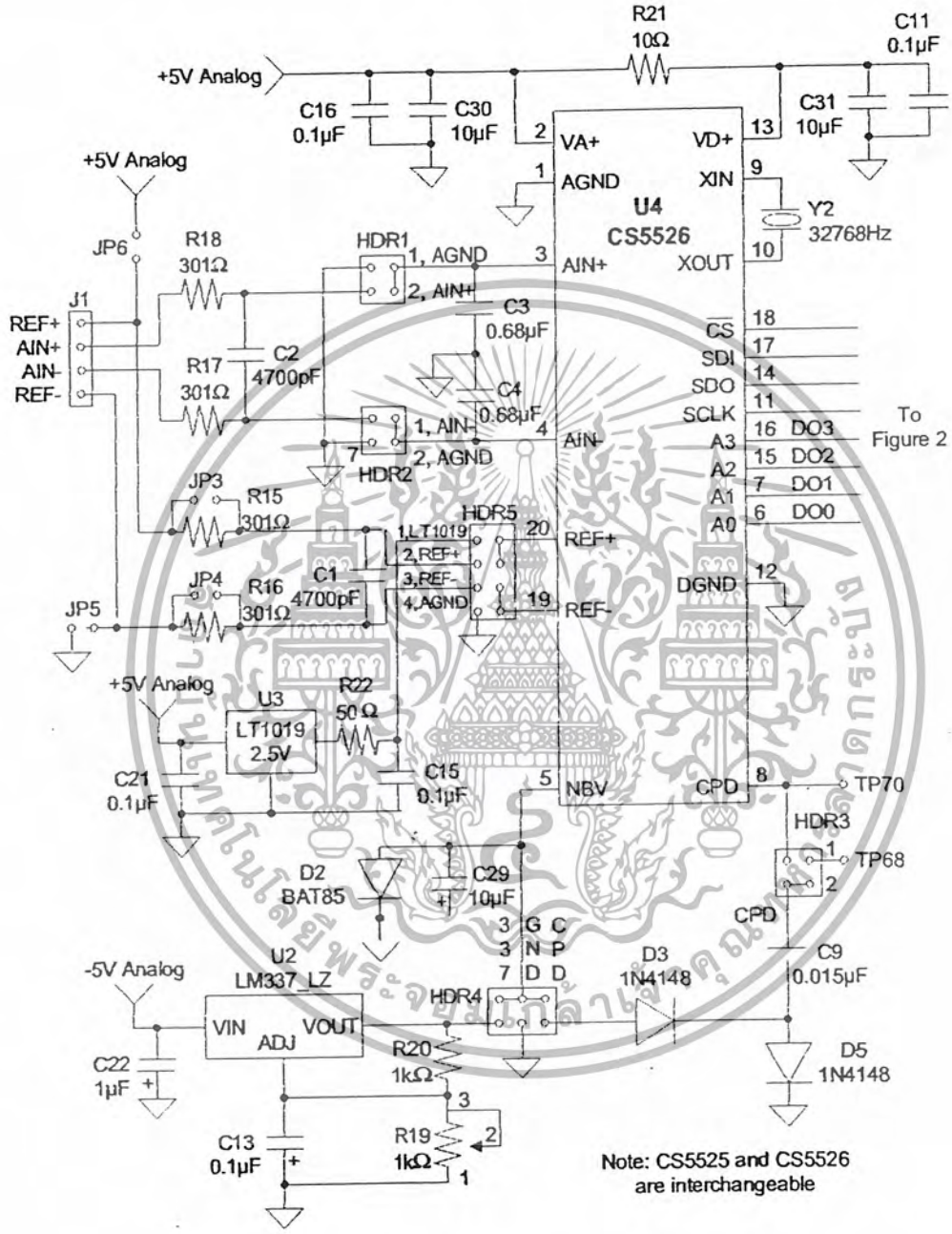


Figure 1. Analog Schematic Section

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

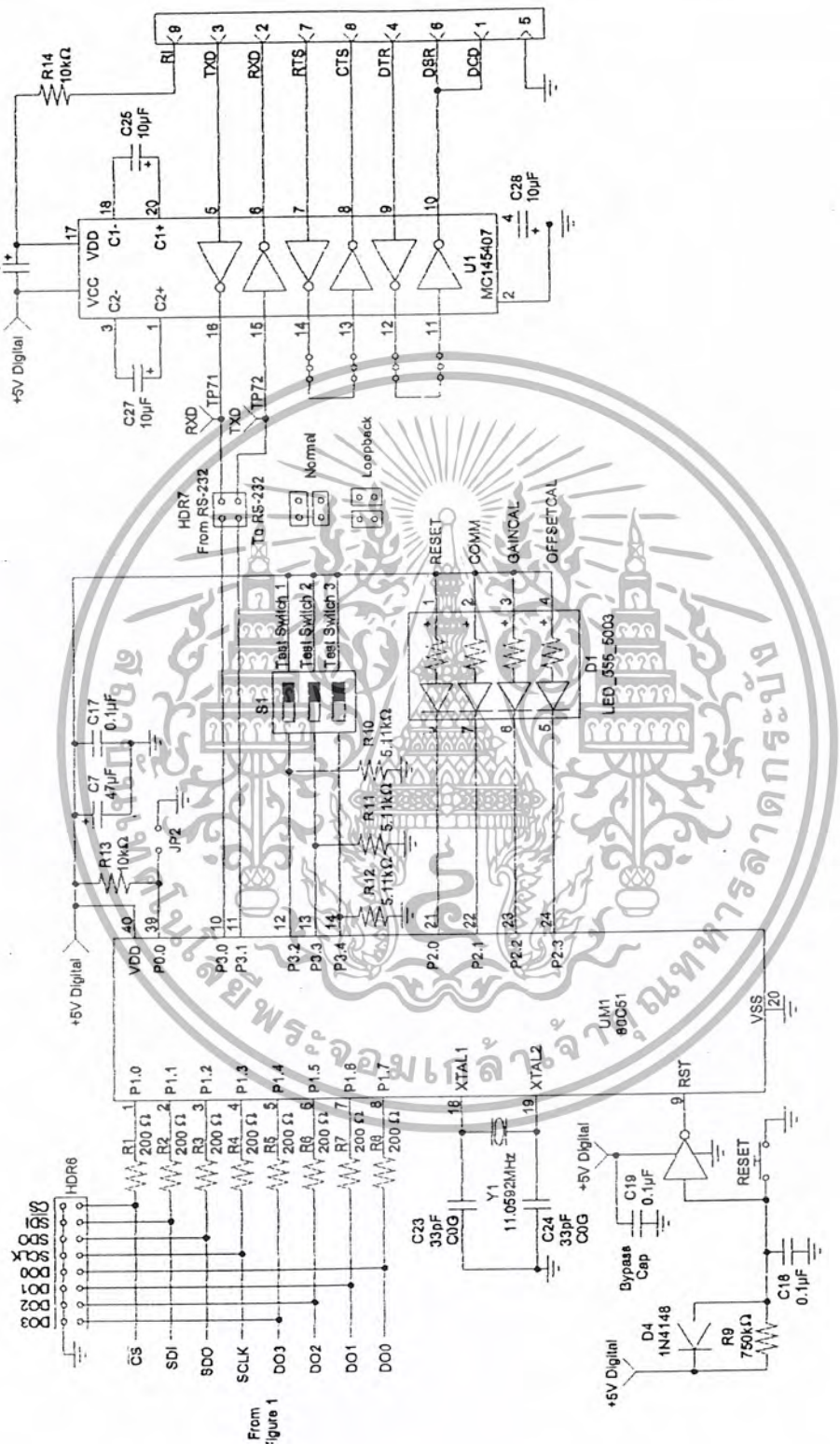


Figure 2. Digital Schematic Section

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Register	Read Command Byte	Write Command Byte
Offset Register	0x90 (H)	0x80 (H)
Gain Register	0x92 (H)	0x82 (H)
Configuration Register	0x94 (H)	0x84 (H)
Conversion Data Register	0x96 (H)	—

Table 1. Microcontroller Command via RS-232

Table 1 lists the RS-232 commands used to communicate between the PC and the microcontroller. To develop additional code to communicate to the evaluation board via RS-232, the following applies: to write to an internal ADC register, choose the appropriate write command byte (See Table 1), and transmit it LSB first. Then, transmit the three data bytes lowest order byte (bits 7-0) first with the LSB of each byte transmitted first. These three data bytes provide the 24-bits of information to be written to the desired register. To read from an internal register, choose the appropriate read command byte and transmit it LSB first. Then, the microcontroller automatically acquires the ADC's register contents and returns the 24-bits of information. The returned data is transmitted lowest order byte first with the LSB of each byte transmitted first.

Figure 3 illustrates the power supply connections to the evaluation board. The +5V Analog supplies the analog section of the evaluation board, the LT1019 and the ADC. The -5V Analog supplies the negative bias voltage circuitry. The +5V Digital supplies a separate five volts to the digital section of the evaluation board, the 80C51, the reset circuitry, and the RS-232 interface circuitry.

Using the Evaluation Board

The CS5525/26 are highly integrated ADCs. They contain an instrumentation amplifier (IA), a programmable gain amplifier (PGA), an on-chip charge pump drive (CPD), and programmable output word rates (OWR). The IA provides a set gain of 20 while the PGA sets the input levels of the ADC at either 25 mV, 55 mV, 100 mV, 1 V, 2.5 V, or 5 V (for VREF = 2.5 V). The CPD provides a square wave output. This output is used to supply the negative supply to the IA, enabling measurements of ground referenced signals. The ADC's digital filter allows the user to select output word rates (OWR's) from 3.76 Hz up to 202 Hz. 606 Hz output word rates can be attained when a 100kHz clock source is used. Since the CS5525/26 have such a high degree of integration and flexibility, the CS5525/26 data sheet should be read thoroughly before and consulted during the use of the CDB5525/26.

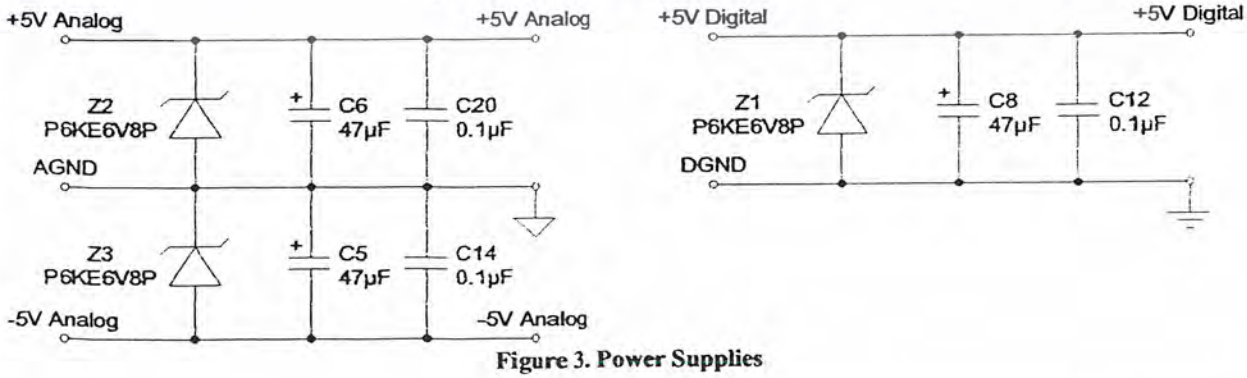


Figure 3. Power Supplies

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Negative Bias Voltage

The evaluation board provides three means of supplying the Negative Bias Voltage (NBV). HDR4 selects between them. When HRD4 is in position one, the LM337 supplies NBV with an adjustable voltage. R19 is used to adjust this voltage between -1.25 V and -5 V. When in position two, HDR4 grounds NBV. And by setting HDR4 to position three, the converter's Charge Pump Drive provides NBV with a dc rectified voltage, nominally -2.1 V.

Note: *NBV should not exceed a voltage more negative than -3.0 V.*

Name	Function Description
HDR1	Used to switch AIN+ between J1 input and AGND.
HDR2	Used to switch AIN- between J1 input and AGND.
HDR3	Used in conjunction with HDR4 to switch the power for NBV from the LM337, CPD or analog ground.
HDR4	Used in conjunction with HDR3 to switch the power for NBV from the LM337, CPD or analog ground.
HDR5	Used to switch VREF+ and VREF- pins from external J1 connection header to the on board LT1019 reference.
HDR6	Used to connect external micro-controller.
HDR7	Used in conjunction with the self test modes to test the UART communication between the microcontroller and the PC.

Software

The evaluation board comes with software and an RS-232 cable to link the evaluation board to the PC. The executable software was developed with Lab Windows/CVI™ and meant to run under Windows™ 3.1 or later. After installing the software, read the readme.txt file for last minute changes in the software. Additionally, ***Part II: Software*** further details how to install and use the software.

IBM, AT and PS/2 are trademarks of International Business Machines Corporation.

Windows is a trademark of Microsoft Corporation.

Lab Windows and CVI are trademarks of National Instruments.

SPI™ is a trademark of Motorola.

MICROWIRE™ is a trademark of National Semiconductor.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้