

การบันทึกข้อมูลและการแสดงผลสำหรับอินเวอร์เตอร์ขับเคลื่อนมอเตอร์เหนี่ยวนำ3เฟส

Data Acquisition and Monitoring of 3 Phase Inverter Fed Induction Motor



นายภาณุวัฒน์ ตีรักษา
นายจตุรงค์ สำแดงเดช
นายธีรศักดิ์ ทັນธรรม
นายสะกาด คำแผ่น

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2546

เลขหมู่เอกสารเรียงเลขสารที่ส่งวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

เลขทะเบียน 55600

วัน,เดือน,ปี 20 พ.ค. 2548

6.....
1.....

การบันทึกข้อมูลและการแสดงผลสำหรับอินเวอร์เตอร์ขับเคลื่อนมอเตอร์เหนี่ยวนำ 3 เฟส

Data Acquisition and Monitoring of 3 Phase Inverter Fed Induction Motor



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2546

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายงานปีการศึกษา 2546

ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การบันทึกข้อมูลและการแสดงผลสำหรับอินเวอร์เตอร์ขับเคลื่อนมอเตอร์เหนี่ยวนำ 3 เฟส

ผู้จัดทำ

- 1.นายภาณุวัฒน์ ตีรักษา
- 2.นายจตุรงค์ ต้าแดงเดช
- 3.นายธีรศักดิ์ ทันธรรม
- 4.นายสะกต คำแผ่น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อ	I
Abstract	II
กิตติกรรมประกาศ	III
สารบัญรูป	IV
สารบัญตาราง	VII
บทที่ 1 บทนำ	1
1.1 บทนำ	1
1.2 วัตถุประสงค์ของโครงการ	1
1.3 ขอบเขตของโครงการ	2
บทที่ 2 ทฤษฎีที่เกี่ยวข้องกับโครงการ	3
2.1 ทฤษฎีของมอเตอร์เหนี่ยวนำ	3
2.1.1 หลักการทำงาน (Principle of Operation)	3
2.1.2 วงจรสมมูลของมอเตอร์เหนี่ยวนำ (Three-Phase Induction Motor Equivalent Circuit)	4
2.1.3 กำลังและแรงบิด (Power and Torque Characteristics)	7
2.1.4 การทดสอบมอเตอร์ (Three-Phase Induction Motor Tests)	9
2.1.5 การควบคุมมอเตอร์เหนี่ยวนำ 3 เฟส (Operations of Three-Phase Induction Motors)	11
2.2 อินเวอร์เตอร์เพื่อการขับเคลื่อนมอเตอร์เหนี่ยวนำ	13
2.3 การวิเคราะห์หาค่าแรงบิดและกำลังต่างๆ	18
2.3.1 สมการทางวิศวกรรม	18
2.3.2 การทดสอบมอเตอร์	20
บทที่ 3 การคำนวณการสร้างและการออกแบบ	21
3.1 การทำงานของโครงการ	21
3.2 การตรวจจับกระแส (Current detector)	23
3.3 การตรวจจับแรงดัน (Voltage detector)	24
3.4 ตัวประมวลผลสัญญาณดิจิทัล (Digital Signal Processor: DSP)	25
3.4.1 คุณสมบัติที่สำคัญของ TMS320LF2407	26
3.4.2 การเชื่อมต่อสัญญาณ	26
3.4.3 การคำนวณ	29
3.5 ทฤษฎีการติดต่อกับคอมพิวเตอร์	29

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

หน้า

3.5.1	โครงสร้างโดยทั่วไปของระบบคอมพิวเตอร์	29
3.5.2	การอินเตอร์เฟสแบบขนาน	31
3.5.3	พอร์ขนาน(Paralell Port)	32
3.5.4	โหมคตามมาตรฐานของ IEEE1284-1994 Standard	36
บทที่ 4	การจำลองการทำงานของวงจร	44
4.1	การเปรียบเทียบสัญญาณระหว่างการจำลองโดยใช้โปรแกรม ORCAD กับ วัดสัญญาณจริง	44
4.1.1	จำลองการวัดกระแสโดยใช้สัญญาณอินพุทเป็นไซน์(Sine wave)	44
4.1.2	จำลองการวัดกระแสโดยใช้สัญญาณอินพุทเป็นพีคดับบิวเอ็ม(PWM)	46
4.1.3	จำลองการวัดแรงดันโดยใช้สัญญาณอินพุทเป็นไซน์(Sin wave)	47
4.1.4	จำลองการวัดแรงดันโดยใช้สัญญาณอินพุทเป็นพีคดับบิวเอ็ม(PWM)	49
4.2	ทดสอบสัญญาณก่อนเข้า DSP	50
4.2.1	ทดสอบด้วยสัญญาณไซน์	50
4.2.2	ทดสอบด้วยสัญญาณพีคดับบิวเอ็ม(PWM)	51
4.3	แสดงบล็อกโคแอสแกรมที่ใช้ในการจำลองใน โปรแกรม Mat lab	52
บทที่ 5	ผลการทดลอง	55
5.1	พิจารณาสัญญาณไซน์	55
5.2	พิจารณาสัญญาณพีคดับบิวเอ็ม(PWM)	65
บทที่ 6	บทวิจารณ์และบทสรุป	68
6.1	ส่วนของฮาร์ดแวร์	68
6.1.1	วงจรตรวจจับสัญญาณกระแส	68
6.1.2	วงจรตรวจจับสัญญาณแรงดัน	68
6.1.3	ตัวประมวลสัญญาณดิจิทัล	68
6.2	ส่วนของโปรแกรม	68
6.2.1	ส่วนโปรแกรมประมวลผลใน DSP	68
6.2.2	ส่วนโปรแกรมแสดงผลในคอมพิวเตอร์	69
	ภาคผนวก ก	
	เอกสารอ้างอิง	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การบันทึกข้อมูลและการแสดงผลสำหรับอินเวอร์เตอร์ขับเคลื่อนมอเตอร์เหนี่ยวนำ 3 เฟส

นายภาณุวัฒน์ ศิริรักษา

นายจตุรงค์ ลำแดงเดช

นายธีรศักดิ์ ทันธรรม

นายสะกต คำแผ่น

รศ.ดร.วิจิตร กิณเรศ อาจารย์ที่ปรึกษา

อาจารย์ ชัยทัต มณีอินทร์ อาจารย์ที่ปรึกษา

ปีการศึกษา 2546

บทคัดย่อ

การบันทึกข้อมูลและการแสดงผลสำหรับอินเวอร์เตอร์ขับเคลื่อนมอเตอร์เหนี่ยวนำ 3 เฟส เป็นโครงการที่ทำการศึกษาเกี่ยวกับการนำสัญญาณของกระแสและสัญญาณแรงดัน ซึ่งสัญญาณทั้งสองนี้จะรับมาจากมอเตอร์เหนี่ยวนำ 3 เฟส ซึ่งรูปคลื่นแรงดันและกระแสที่วัดได้จะถูกลดทอนให้มีค่าต่ำลงโดยอาศัยการแบ่งแรงดันและตัวตรวจจับกระแส(LEM)ตามลำดับ เพื่อประมวลผลค่าของแรงบิด และกำลังไฟฟ้าของมอเตอร์ โดยตัวประมวลผลสัญญาณดิจิทัล(DSP) แล้วนำผลลัพธ์ที่ได้ไปแสดงที่หน้าจอคอมพิวเตอร์ ซึ่งจะใช้โปรแกรม Delphi ในการรับค่า และ แสดงผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Data Acquisition And Monitoring of 3 Phase Inverter Fed Induction Motor

Panuwat Deeruksa

Jaturong Sumdeangdech

Theerasak Tantham

Sakol Khampean

Assoc.Prof.Dr.Vijit Kinnares Advisor

Mr.Chaitouch Manee-in Advisor

2003


ABSTRACT

The project concerned with is data acquisition and monitoring of 3 phase inverter fed induction motor. The objective of this thesis is to study about detection of input voltage and current signals of three phase induction motor. The measured voltage and current waveforms are attenuated into lower values by the voltage divider and the current transducer (LEM), respectively. The voltage signal and current signal are also calculated for electromagnetic torque and power of induction motor by digital signal processor (DSP). We write program to interface with DSP by delphi program to display motor data on PC monitor.

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้คงไม่อาจเสร็จได้ด้วยดี หากไม่ได้รับความช่วยเหลือ และร่วมมือจากหลาย ๆ ฝ่ายด้วยกัน บุคคลแรกที่ต้องกล่าวถึงเพราะเป็นส่วนสำคัญที่ทำให้วิทยานิพนธ์นี้เสร็จลงได้ก็คือ รศ.ดร.วิจิตร กิณเรศ และ อาจารย์ชัยทัต มณีอินทร์ อาจารย์ที่ปรึกษาวิทยานิพนธ์ ของขอขอบคุณ พี่วีระ พี่มิน พี่ลิขิต และพี่ๆที่กำลังศึกษาปริญญาโท ทุกท่านที่ให้คำปรึกษา ให้ความเอาใจใส่ แนะนำ และช่วยเหลือเสมอมา ซึ่งต้องขอขอบพระคุณเป็นอย่างมาก

และต้องขอขอบพระคุณบุคคลสำคัญที่สุดที่ทำให้ข้าพเจ้ามีวันนี้ ก็คือ บิดา มารดา อันเป็นที่เคารพรักยิ่ง ซึ่งได้เลี้ยงดูผู้เขียนมาเป็นอย่างดี พร้อมทั้งให้โอกาสในการศึกษาอย่างเต็มที่ และยังให้กำลังใจ เอาใจใส่เสมอมา ในทุก ๆ ด้านอันหาที่เปรียบมิได้ ข้าพเจ้าขอระลึกในพระคุณอันสุดประมาณ และขอกราบขอบพระคุณมา ณ ที่นี้



นายภาณุวัฒน์ ศิริรักษา
นายจตุรงค์ ตำแดงเดช
นายธีรศักดิ์ ทันธรรม
นายสะกต คำแผ่น

สารบัญรูป

หน้า

รูปที่ 2.1	หลักการทำงานของมอเตอร์เหนี่ยวนำ 3 เฟส	3
รูปที่ 2.2	วงจรมุมลู่ทางไฟฟ้าต่อเฟส ของโรเตอร์ 2 รูปแบบ	5
รูปที่ 2.3	วงจรมุมลู่ทางไฟฟ้าต่อเฟสของสเตเตอร์	6
รูปที่ 2.4	วงจรมุมลู่ทางไฟฟ้าต่อเฟสของมอเตอร์เหนี่ยวนำเมื่อพิจารณาด้านสเตเตอร์	6
รูปที่ 2.5	วงจรมุมลู่ทางไฟฟ้าต่อเฟสของมอเตอร์เหนี่ยวนำเมื่อพิจารณาค่า Core lossคงที่ และนำไปคิดรวมกับการสูญเสียทางกล	7
รูปที่ 2.6	วงจรมุมลู่ทางไฟฟ้าต่อเฟสของมอเตอร์เหนี่ยวนำที่ใช้พิจารณาค่ากำลังไฟฟ้า	7
รูปที่ 2.7	ขั้นตอนการพิจารณาค่ากำลังไฟฟ้าของมอเตอร์เหนี่ยวนำ	8
รูปที่ 2.8	กราฟคุณลักษณะของมอเตอร์เหนี่ยวนำ 3 เฟส	9
รูปที่ 2.9	วงจรถดสอบมอเตอร์เหนี่ยวนำในลักษณะ No-load	9
รูปที่ 2.10	วงจรถดสอบมอเตอร์เหนี่ยวนำในลักษณะ Blocked-rotor	10
รูปที่ 2.11	การควบคุมความเร็วมอเตอร์เหนี่ยวนำ โดยเปลี่ยนความถี่ของไฟฟ้า	11
รูปที่ 2.12	ความสัมพันธ์ของค่าแรงบิดและความเร็วของมอเตอร์ โดยการเปลี่ยนค่าความถี่ และแรงดันไฟฟ้าของระบบไฟฟ้า	12
รูปที่ 2.13	กราฟความสัมพันธ์ของแรงบิดและความเร็วเมื่อปรับความเร็วมอเตอร์ โดยการเปลี่ยนค่าสลิป	12
รูปที่ 2.14	แสดงบล็อกไดอะแกรมของระบบอินเวอร์เตอร์เพื่อการขับนำมอเตอร์เหนี่ยวนำ	13
รูปที่ 2.15	ชนิดของ Variable-Frequency Converters	14
รูปที่ 2.16	PWM-VSI (a) โครงสร้างของPWM-VSI (b) รูปคลื่นของ PWM-VSI	15
รูปที่ 2.17	(a) ลักษณะสัญญาณของ SQUARE-WAVE VSI (b) ผลของฮาร์มอนิกส์ที่เกิดขึ้น	16
รูปที่ 2.18	(a) วงจรของ CSI (b) ลักษณะสัญญาณในอุดมคติ	17
รูปที่ 2.19	แสดงการเปลี่ยนระบบ 3 เฟส 3 แกน เป็น 2 แกน	18
รูปที่ 2.20	บล็อกไดอะแกรมการหาค่าฟลัก	19
รูปที่ 2.21	บล็อกไดอะแกรมหาค่าแรงบิด	19
รูปที่ 2.22	แสดงการใส่และการวัดแรงบิดของภาระ	20
รูปที่ 3.1	Block Diagram การทำงานของโครงการ	21
รูปที่ 3.2	โครงสร้างการรับสัญญาณจากมอเตอร์	22
รูปที่ 3.3	โครงสร้างของโครงการ	22
รูปที่ 3.4	วงจรตรวจจับสัญญาณกระแส	23
รูปที่ 3.5	สัญญาณกระแส Ia และ Ib ที่ได้จากวงจรตรวจจับกระแส	24
รูปที่ 3.6	โครงสร้างภายนอกของ LEM	24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

หน้า

รูปที่ 3.7	วงจรตรวจจับสัญญาณแรงดัน	25
รูปที่ 3.8	สัญญาณแรงดัน Vba และ Vac ที่ได้จากวงจรตรวจจับแรงดัน	25
รูปที่ 3.9	การสุ่มสัญญาณ	28
รูปที่ 3.10	แสดงบล็อกไดอะแกรมขั้นตอนการคำนวณ	29
รูปที่ 3.11	แสดงบล็อกไดอะแกรมของระบบคอมพิวเตอร์	29
รูปที่ 3.12	แสดงการอินเตอร์เฟซคอมพิวเตอร์	30
รูปที่ 3.13	แสดงระบบการรับส่งข้อมูลแบบขนาน	31
รูปที่ 3.14	บล็อกไดอะแกรมโครงสร้างของพอร์ตขนาน	32
รูปที่ 3.15	ขาสัญญาณของ Connector DB25	33
รูปที่ 3.16	การจัดเรียงสัญญาณของพอร์ตขนาน	33
รูปที่ 3.17	สัญญาณเวลาในการติดต่อกับเครื่องพิมพ์	36
รูปที่ 3.18	แสดงแผนภาพการติดต่อใน Nibble Mode	37
รูปที่ 3.19	แสดงแผนภาพการติดต่อใน Byte Mode	39
รูปที่ 3.20	แผนภาพเวลาแสดงการทำงานใน EPP Mode (วงรอบการเขียน)	40
รูปที่ 3.21	แผนภาพเวลาแสดงการทำงานใน ECP โหมด	42
รูปที่ 3.22	แผนภาพเวลาแสดงการทำงานในโหมด ECP	42
รูปที่ 4.1	แสดงวงจรจำลองตรวจจับกระแสชาชน	44
รูปที่ 4.2	แสดงรูปคลื่นของวงจรจำลองตรวจจับกระแสชาชน	44
รูปที่ 4.3	(a),(b) แสดงรูปคลื่นของวงจรตรวจจับกระแสชาชน	45
รูปที่ 4.4	แสดงวงจรจำลองตรวจจับกระแสที่ดับบิวเอ็ม (PWM)	46
รูปที่ 4.5	แสดงรูปคลื่นของวงจรจำลองตรวจจับกระแสที่ดับบิวเอ็ม (PWM)	46
รูปที่ 4.6	แสดงรูปคลื่นของวงจรตรวจจับกระแส PWM ก่อนเข้า DSP	47
รูปที่ 4.7	แสดงวงจรจำลองตรวจจับแรงดันชาชน	47
รูปที่ 4.8	แสดงรูปคลื่นของวงจรจำลองตรวจจับแรงดันชาชน	48
รูปที่ 4.9	(a), (b) แสดงรูปคลื่นของวงจรตรวจจับแรงดันชาชน	48
รูปที่ 4.10	แสดงวงจรจำลองตรวจจับแรงดันที่ดับบิวเอ็ม (PWM)	49
รูปที่ 4.11	แสดงรูปคลื่นของวงจรจำลองตรวจจับแรงดันที่ดับบิวเอ็ม (PWM)	49
รูปที่ 4.12	แสดงรูปคลื่นของวงจรตรวจจับแรงดันที่ดับบิวเอ็ม (PWM) ก่อนเข้า DSP	50
รูปที่ 4.13	สัญญาณแรงดันชาชนก่อนเข้า DSP	50
รูปที่ 4.14	สัญญาณกระแสชาชนก่อนเข้า DSP	51
รูปที่ 4.15	สัญญาณแรงดันที่ดับบิวเอ็ม(PWM) ก่อนเข้า DSP	51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.16 สัญญาณกระแสพีคดับนิวเอม(PWM) ก่อนเข้า DSP	52
รูปที่ 4.17 แสดงบล็อกไดอะแกรมของมอเตอร์ที่ใช้สัญญาณชานซ์	52
รูปที่ 4.18 แสดงบล็อกไดอะแกรมของมอเตอร์ที่ใช้สัญญาณพีคดับนิวเอม(PWM)	53
รูปที่ 4.19 แสดงบล็อกไดอะแกรมการหาค่าฟลักซ์(ψ_d) และฟลักซ์คว(ψ_q)	53
รูปที่ 4.20 แสดงบล็อกไดอะแกรมการหาค่ากำลังไฟฟ้า	54
รูปที่ 4.21 แสดงบล็อกไดอะแกรมการหาค่าแรงบิด	54
รูปที่ 5.1 แสดงสัญญาณแรงดันที่ได้ทางคอมพิวเตอร์	56
รูปที่ 5.2 สัญญาณแรงดันจริงที่วัดจากออสซิลโลสโคป	56
รูปที่ 5.3 แสดงสัญญาณกระแสที่ได้ทางคอมพิวเตอร์	57
รูปที่ 5.4 สัญญาณกระแสจริงที่วัดจากออสซิลโลสโคป	57
รูปที่ 5.5 แสดงสัญญาณแรงดัน V_d, V_q ที่ได้ทางคอมพิวเตอร์	58
รูปที่ 5.6 แสดงสัญญาณแรงดัน V_d, V_q ที่ได้จากการจำลองใน Mat lab	58
รูปที่ 5.7 แสดงสัญญาณกระแส I_d, I_q ที่ได้ทางคอมพิวเตอร์	59
รูปที่ 5.8 เส้นทางเดินกระแสที่ได้จากการแปลงจากระบบ 3 แกนมาเป็น 2 แกน	59
รูปที่ 5.9 แสดงสัญญาณกระแส I_d, I_q ที่ได้จากการจำลองใน Mat lab	60
รูปที่ 5.10 แสดงสัญญาณฟลักซ์ (ψ_d, ψ_q) ที่ได้ทางคอมพิวเตอร์	60
รูปที่ 5.11 แสดงสัญญาณฟลักซ์ (ψ_d, ψ_q) ที่ได้จากการจำลองใน Mat lab	61
รูปที่ 5.12 แสดงสัญญาณกำลังไฟฟ้าที่ได้ทางคอมพิวเตอร์(ขณะไม่มีโหลด)	61
รูปที่ 5.13 แสดงสัญญาณกำลังไฟฟ้าที่ได้ทางคอมพิวเตอร์(ขณะมีโหลด 10 Kg: 98 นิวตัน)	62
รูปที่ 5.14 แสดงสัญญาณกำลังไฟฟ้าที่ได้จากการจำลองใน Mat lab	62
รูปที่ 5.15 แสดงสัญญาณแรงบิดที่ได้ทางคอมพิวเตอร์(ขณะไม่มีโหลด: นิวตัน-เมตร)	63
รูปที่ 5.16 แสดงสัญญาณแรงบิดที่ได้ทางคอมพิวเตอร์(ขณะมีโหลด: นิวตัน-เมตร)	63
รูปที่ 5.17 แสดงสัญญาณแรงบิดที่ได้จากการจำลองใน Mat lab	64
รูปที่ 5.18 แสดงสัญญาณกระแสพีคดับนิวเอม(PWM) ที่ได้ทางคอมพิวเตอร์	65
รูปที่ 5.19 แสดงสัญญาณกระแส Id, Iq (PWM) ที่ได้จากคอมพิวเตอร์	65
รูปที่ 5.20 แสดงสัญญาณแรงดันพีคดับนิวเอม (PWM) ที่ได้จากการจำลองใน Mat lab	66
รูปที่ 5.21 แสดงสัญญาณแรงดันพีคดับนิวเอม(PWM) ที่ได้ทางคอมพิวเตอร์ที่ความถี่ 50 Hz	67
รูปที่ 5.22 แสดงสัญญาณแรงดันพีคดับนิวเอม (PWM) ที่ได้ทางคอมพิวเตอร์ที่ความถี่ 30 Hz	67

สารบัญตาราง

หน้า

ตารางที่ 3.1 รายละเอียดขาสัญญาณ Connector ของพอร์ทขนาน	34
ตารางที่ 3.2 รีจิสเตอร์ข้อมูล (Data) ตำแหน่ง 378H (LPT1), 278H (LPT2)	34
ตารางที่ 3.3 สัญญาณใน Nibble Mode และหน้าที่การทำงาน	37
ตารางที่ 3.4 แสดงสัญญาณใน Byte Mode โหมดและหน้าที่การทำงาน	38
ตารางที่ 3.5 แสดงสัญญาณเปรียบเทียบใน EPP โหมด	40
ตารางที่ 3.6 แสดงสัญญาณเปรียบเทียบใน ECP โหมด	41



บทที่ 1

1.1 บทนำ

การบันทึกข้อมูลและการแสดงผลสำหรับอินเวอร์เตอร์ขับเคลื่อนมอเตอร์เหนี่ยวนำ 3 เฟส เป็น โครงการนที่ ทำการศึกษาเกี่ยวกับนำสัญญาณของกระแสและสัญญาณของแรงดันจากมอเตอร์เหนี่ยวนำมาวิเคราะห์ และประมวลผล เพื่อหาค่าต่างๆ ที่เกี่ยวข้องทางวงจรของมอเตอร์ และหาค่าผลของมอเตอร์ที่เกิดขึ้น โดยในโครงการนี้จะทำการประมวลผลโดย นำสัญญาณกระแสและแรงดัน มาหาค่าแรงบิดของมอเตอร์ และค่ากำลังไฟฟ้าของมอเตอร์ โดยอาศัยหลักการ ของการ ตรวจจับสัญญาณกระแสและแรงดันด้วย วงจรตรวจจับสัญญาณจากนั้นนำมาประมวลผลเพื่อหาค่า

โดยในการหาค่าแรงบิดนั้นจะอาศัยหลักการของการตรวจจับสัญญาณโดยสัญญาณที่ได้จะมีค่า เป็น 3 เฟสจากนั้นจะใช้สมการเปลี่ยนค่าของกระแสและแรงดันจาก 3 เฟสให้มีค่าเป็นค่ากระแสและ แรงดันที่มีค่า 2 แกน ที่มีมุมต่างเฟสกัน 90 องศา นำไปวิเคราะห์เพื่อหาค่าของแรงบิดที่เกิดขึ้น การ หาค่าของกำลังไฟฟ้าโดยนำกระแสและแรงดันไปวิเคราะห์และประมวลผลเพื่อหาผลของกำลังไฟฟ้าที่เกิด ขึ้นกับมอเตอร์โดยอาศัยสมการทางไฟฟ้าในการพิจารณา จากสัญญาณของกระแสและสัญญาณของ แรงดันเราสามารถตรวจจับได้โดยอาศัยวงจรทางอิเล็กทรอนิกส์ที่ออกแบบไว้ แรงบิดและกำลังไฟฟ้า เราสามารถหาโดยอาศัยสมการทางวิศวกรรมไฟฟ้ามาวิเคราะห์และประมวลผลด้วยตัวประมวลผล DSP ข้อมูลทั้งหมดเราจะนำมาแสดงค่าโดยจะแสดงที่หน้าจอคอมพิวเตอร์ โดยอาศัยการเขียนโปรแกรมภาษา Delphi 7 เพื่อรับค่าสัญญาณกระแสและแรงดันที่เป็นแบบดิจิทัลเพื่อนำมาประมวลผลและแสดงผลที่ จอคอมพิวเตอร์

โครงการนี้เป็นชิ้นงานต้นแบบที่ใช้หลักการวิเคราะห์สัญญาณและประมวลผลสัญญาณโดยอาศัย ตัวประมวลผล DSP และแสดงผลได้ที่จอคอมพิวเตอร์ เพื่อให้เกิดความสะดวกในการวัดค่าต่างๆที่เกิด ขึ้นกับอินดักชันมอเตอร์โดยไม่ต้องเข้าไปวัดค่าโดยตรง

1.2 วัตถุประสงค์ของโครงการ

1. เพื่อศึกษาคูณลักษณะของสัญญาณกระแสและสัญญาณแรงดันของอินดักชันมอเตอร์ 3 เฟส
2. วิเคราะห์สัญญาณกระแสและสัญญาณแรงดันของอินดักชันมอเตอร์
3. เพื่อศึกษาการใช้ DSP ในการวิเคราะห์ และ ประมวลผลหาค่าแรงบิดของอินดักชันมอเตอร์
4. ศึกษาการติดต่อกับคอมพิวเตอร์ผ่านพอร์ตขนานเพื่อนำสัญญาณไปแสดงผลที่หน้าจอ คอมพิวเตอร์ ในลักษณะ Real time
5. เพื่อให้เกิดความสะดวกในการวัดสัญญาณโดยไม่ต้องเข้าไปวัดเพียงแต่อยู่ที่หน้าจอ คอมพิวเตอร์ก็สามารถวัดสัญญาณที่จุดต่างๆ ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. เพื่อเป็นแนวทางในการศึกษาการนำสัญญาณต่างๆ มาประมวลผลและประยุกต์ใช้ในการควบคุมอุปกรณ์ระยะไกล หรือที่ที่มีอันตราย

1.3 ขอบเขตของโครงการ

เนื่องจากว่าในส่วนของการแสดงผลที่คอมพิวเตอร์โดยใช้ Delphi จะต้องใช้ระยะเวลาช่วงหนึ่งในการแสดงผล ดังนั้นถึงแม้ว่าเราจะแซมปลิงรับค่า เร็วกว่า ADC ของ DSP 50 เท่า แต่เราก็ไม่สามารถที่จะแสดงผลให้เร็วได้ เราจึงใช้เทคนิคการสุ่มจับสัญญาณที่ละไซเคิลและแสดงผลก่อนที่จะรับไซเคิลต่อไป

ส่วนสัญญาณที่เป็นสัญญาณ PWM ไม่สามารถที่จะตรวจสอบได้ว่าครบ 1 ไซเคิลเมื่อไร จึงเก็บสัญญาณไว้ในอาร์เรย์ ก่อนที่จะนำสัญญาณเหล่านั้นไปแสดง จำนวนไซเคิลขึ้นอยู่กับข้อมูลที่เก็บไว้ในอาร์เรย์ดังนั้นค่าที่แสดงผลจึงไม่เป็นในลักษณะ Real time ที่แท้จริง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีที่เกี่ยวข้องกับโครงการงาน

2.1 ทฤษฎีของมอเตอร์เหนี่ยวนำ

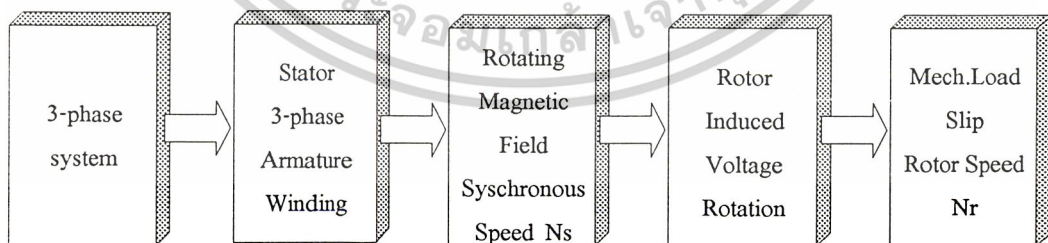
มอเตอร์ที่เกิดจากการเหนี่ยวนำนี้อาจเป็นแบบเฟสเดียว หรือหลายเฟสก็ได้โดยปกติแล้วมอเตอร์ที่เกิดจากการเหนี่ยวนำชนิดหลายเฟส (Poly phase induction motor) มักจะหมายถึงแบบ 3 เฟส ซึ่งแบ่งออกได้เป็น 2 ชนิดคือ

1. แบบที่มีตัวหมุน คล้ายกรงกระรอก (Squirrel-cage rotor) ซึ่งเป็นแบบที่ไม่ต้องการใช้วงแหวน (Slip ring) ติดอยู่ที่ตัวหมุน

2. แบบที่ตัวหมุนมีขดลวดพันอยู่รอบๆ (wound rotor) โดยที่ขั้วแม่เหล็กจะเกิดขึ้นบนตัวหมุนนี้จะต้องมีจำนวนขั้วเท่ากับที่มีอยู่บนตัวอยู่กับที่ (Stator) แบบนี้ต้องใช้วงแหวนติดไว้ที่บนตัวหมุน เพื่อนำปลายของขดลวดที่พันอยู่บนตัวหมุนนั้น ต่อกออกมายังวงจรรภายนอก หรือเรียกอีกชื่อหนึ่งว่า “Slip ring”

2.1.1 หลักการทำงาน (Principle of Operation)

มอเตอร์เหนี่ยวนำนี้ ไม่มีวงจรไฟฟ้าต่อเชื่อมกันระหว่างตัวอยู่กับที่กับตัวหมุน กระแสที่เกิดขึ้นในตัวหมุน ที่ไหลอยู่ภายในแท่งตัวนำที่ฝังอยู่รอบๆตัวหมุนนั้น เกิดจากแรงเคลื่อนไฟฟ้าที่เกิดขึ้นภายในตัวหมุนนั้น แรงเคลื่อนไฟฟ้าที่เกิดขึ้นนี้เกิดจากสนามแม่เหล็กหมุน ที่มาจากตัวอยู่กับที่ ขนาดของแรงเคลื่อนขึ้นอยู่กับ อัตราการ เปลี่ยนแปลงของเส้นแรงแม่เหล็กที่เกิดขึ้นบนตัวนำของ (Rotor) ปฏิกิริยาการต่างๆที่เกิดขึ้นนี้มีหลักการคล้ายคลึงกับหม้อแปลงที่มีส่วนที่สองสามารถเคลื่อนที่ได้ สนามแม่เหล็กพัทธ์ที่เกิดขึ้นบนตัวอยู่กับที่นี้ จะหมุนคล้ายกับการหมุนของแม่เหล็กถาวรด้วยความเร็วเท่ากับ (Synchronous) เมื่อมีสนามแม่เหล็กวิ่งผ่านตัวนำบน Rotor ทำให้เกิดการเหนี่ยวนำแรงเคลื่อนไฟฟ้าขึ้นที่ตัวนำใน Rotor แรงเคลื่อนนี้จะทำให้เกิดกระแสไหลในตัวนำ ซึ่งทำให้เกิดแรงบิด (Torque) ขึ้นที่ตัวหมุนในทิศทางเดียวกับการเคลื่อนที่ของสนามแม่เหล็กหมุน ทิศทางของแรงเคลื่อนไฟฟ้านั้นหาได้โดยใช้กฎมือขวาของเฟรมมิ่ง ส่วนทิศทางการเคลื่อนที่หาได้จากกฎมือซ้ายของเฟรมมิ่ง



รูปที่ 2.1 หลักการทำงานของมอเตอร์เหนี่ยวนำ 3 เฟส

เมื่อขดลวด Stator ได้รับแรงดันไฟฟ้า 3 เฟส จะสร้างสนามแม่เหล็กหมุนขึ้นมา เคลื่อนที่หมุนไปรอบช่องอากาศด้วยความเร็วเท่ากับ Synchronous speed N_s ดังสมการ

Synchronous speed

$$N_s = \frac{120f}{p} \text{ rpm} \quad (2-1)$$

Slip คือ อัตราส่วนของความเร็วที่เกิดจากความแตกต่างของความเร็วที่ Rotor กับความเร็วที่ synchronous ต่อความเร็วที่ Synchronous ของสนามแม่เหล็กหมุนที่เกิดขึ้นในเครื่องจักร

$$S = \frac{N_s - N_r}{N_s} \quad (2-2)$$

เมื่อ

$$S = \text{Slip}$$

$$N_s = \text{Synchronous speed (rpm)}$$

$$N_r = \text{Rotor speed (rpm)}$$

Slip speed

$$sN_s = N_s - N_r \text{ (rpm)} \quad (2-3)$$

Rotor speed

$$N_r = (1 - S)N_s \text{ (rpm)} \quad (2-4)$$

Rotor frequency

$$f_r = sf \text{ (Hz)} \quad (2-5)$$

ขณะเริ่มหมุน (Starting) rotor หยุดนิ่งอยู่กับที่ $s = 1$

Rotor frequency = stator frequency

2.1.2 วงจรสมมูลของมอเตอร์เหนี่ยวนำ (Three-Phase Induction Motor Equivalent Circuit)

เราจะสร้างแบบจำลองที่แทนคุณลักษณะของเครื่องจักรไฟฟ้าเหนี่ยวนำ ในรูปของวงจรไฟฟ้า โดยอาศัยทฤษฎีพื้นฐานทางแม่เหล็กไฟฟ้าและวงจรไฟฟ้าสร้างขึ้นมา Rotor Equivalent Circuit (per phase)

จากสมการที่ 2-5 จะเห็นได้ว่าค่าความถี่ของ Rotor จะมีค่าเปลี่ยนไปตามค่า Slip ดังนั้นค่าพารามิเตอร์ต่างๆทางไฟฟ้าที่ Rotor จะขึ้นอยู่กับค่า Slip

เมื่อมอเตอร์ได้รับโหลดจะทำให้เกิดกระแสไหลภายในตัวหมุน และทำให้ความเร็วของตัวหมุนช้าลงไป เมื่อเป็นเช่นนั้นย่อมทำให้ค่า Slip เพิ่มขึ้นด้วย นั่นคือทำให้แรงเคลื่อนไฟฟ้าที่ตัวหมุนเพิ่มขึ้นเป็น sE_2 ส่วนค่า Leakage reactance X_2 ก็เปลี่ยนเป็น sX_2 ส่วนค่า R_2 ไม่ขึ้นกับการเปลี่ยนแปลงของ Slip

$$X_{2s} = sX_2 \quad (2-6)$$

$$E_{2s} = sE_2 \quad (2-7)$$

เมื่อ X_{2s} = ค่า Leakage reactance ของ rotor ที่ค่า slip ใดๆ

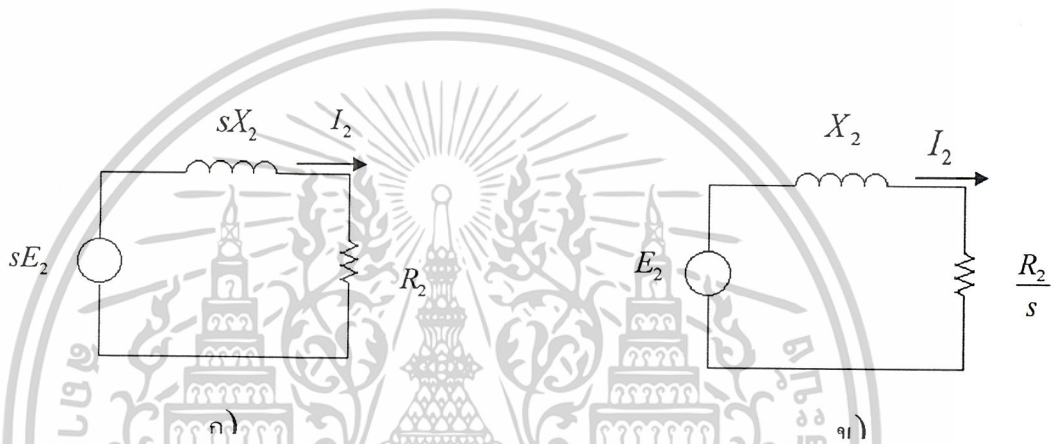
X_2 = ค่า Leakage reactance ของ rotor ขณะหยุดนิ่ง

E_{2s} = ค่า Induced voltage ของ rotor ที่ค่า slip ใดๆ

E_2 = ค่า Induced voltage ของ rotor ขณะหยุดนิ่ง

วงจรสมมูลทางไฟฟ้า per phase ของ rotor สามารถแสดงได้ดังนี้

วงจรสมมูลทางไฟฟ้า per phase ของ rotor สามารถแสดงได้ดังนี้



รูปที่ 2.2 วงจรสมมูลทางไฟฟ้าต่อเฟส ของโรเตอร์ 2 รูปแบบ

R_2 = ค่า Resistance ของ rotor

จากรูป

$$\text{Rotor current } I_2 = \frac{sE_2}{\sqrt{R_2^2 + (sX_2)^2}} \quad (2-8)$$

จัดรูปสมการที่ 2-6 ใหม่ จะได้

$$I_2 = \frac{E_2}{\sqrt{(R_2/s)^2 + (X_2)^2}} \quad (2-9)$$

แสดงเป็นวงจรสมมูลได้ดังรูป ข)

∴ ความต้านทานของวงจรคือ

$$\begin{aligned} \frac{R_2}{s} &= R_2 + \frac{R_2}{s} - R_2 \\ &= R_2 + R_2 \frac{(1-s)}{s} \end{aligned} \quad (2-10)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

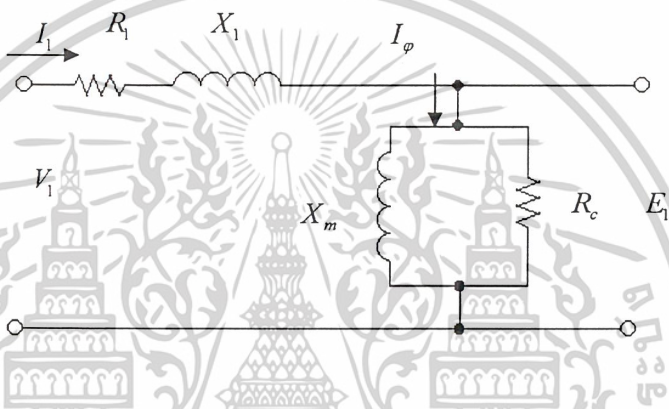
ซึ่งประกอบด้วยค่าความต้านทาน 2 ส่วนคือ

ส่วนแรกเป็นส่วนของความต้านทานของ Rotor คือ R_2 แทนการสูญเสียของเส้นลวดใน Rotor (Cu loss)

ส่วนที่สองคือค่า $\frac{R_2(1-s)}{s}$ คือ load ความต้านทาน R_L ที่สมมูล load ทางไฟฟ้าแทน Load ทางกลของมอเตอร์นั่นเอง

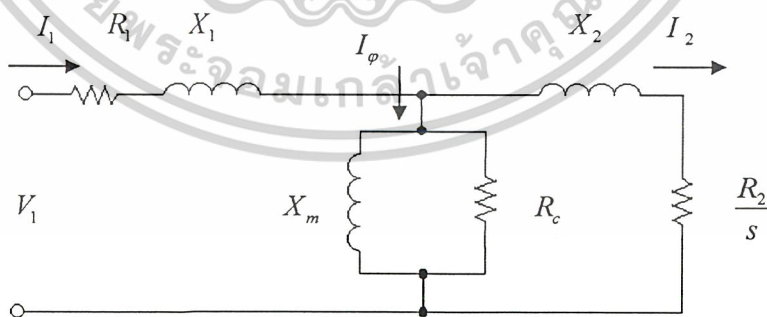
Stator Equivalent Circuit (per phase)

เนื่องจากมอเตอร์เหนี่ยวนำอาศัยหลักการในการทำงานเช่นเดียวกับหม้อแปลง ต่างกันตรงที่มอเตอร์มีส่วนที่เคลื่อนที่ได้ Rotor ดังนั้นจึงเขียนวงจรสมมูลได้เช่นเดียวกับหม้อแปลง



รูปที่ 2.3 วงจรสมมูลทางไฟฟ้าต่อเฟสของสเตเตอร์

จากการพิจารณารวมวงจรสมมูลระหว่าง Rotor และ stator ของ Induction motor ดังรูป กำหนดให้ค่า R_2 และ X_2 เป็นค่าที่พิจารณาอยู่ด้าน Stator แล้ว

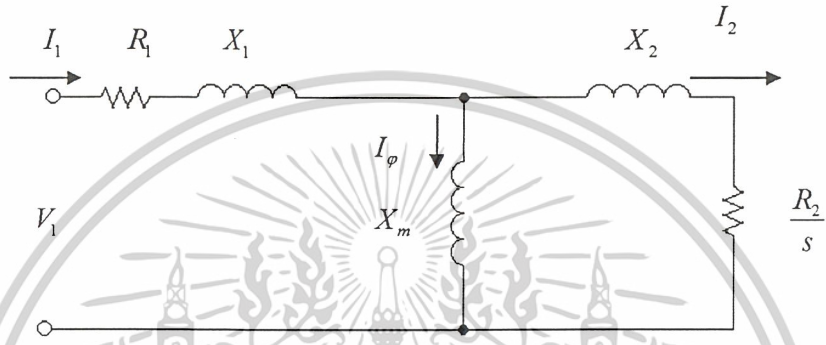


รูปที่ 2.4 วงจรสมมูลทางไฟฟ้าต่อเฟสของมอเตอร์เหนี่ยวนำเมื่อพิจารณาด้านสเตเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

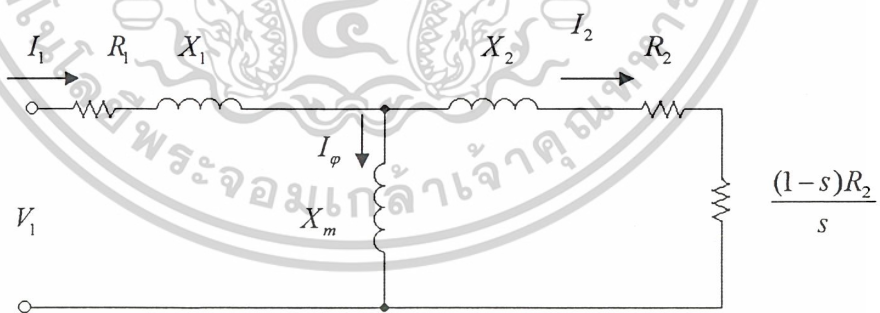
กระแสกระตุ้น I_ϕ สามารถแยกออกได้สองส่วนคือ กระแสส่วนที่สูญเสียในแกนเหล็ก I_c ซึ่งจะมีเฟสเดียวกับกับ E_1 และกระแสส่วนสร้างแม่เหล็ก I_m ซึ่งจะล่าหลัง E_1 เป็นมุม 90° ในวงจรสมมูล กระแสกระตุ้น I_ϕ สามารถแสดงไว้ในส่วนวงจรขนานที่ประกอบด้วยความต้านทาน R_c และค่าแมกนิตาซึ่งรีแอกแตนซ์ X_m

2.1.3 กำลังและแรงบิด (Power and Torque Characteristics)



รูปที่ 2.5 วงจรสมมูลทางไฟฟ้าต่อเฟสของมอเตอร์เหนี่ยวนำเมื่อพิจารณาค่า Core loss คงที่และนำไปคิดรวมกับการสูญเสียทางกล

และจากสมการที่ 2-8 สามารถเขียนวงจรสมมูลใหม่ได้ดังนี้



รูปที่ 2.6 วงจรสมมูลทางไฟฟ้าต่อเฟสของมอเตอร์เหนี่ยวนำที่ใช้พิจารณาค่ากำลังไฟฟ้า

สมการแรงบิดและกำลังไฟฟ้าของมอเตอร์เหนี่ยวนำสามารถพิสูจน์ได้จากวงจรสมมูล กำลังสูญเสียเนื่องจากความต้านทานใน Stator (Stator copper loss)

$$P_{cu,1} = 3I_1^2 R_1 \tag{2-11}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำลังสูญเสียเนื่องจากความต้านทานใน Rotor (Rotor copper loss)

$$P_{cu,2} = 3I_2^2 R_2 \quad (2-12)$$

กำลังไฟฟ้าที่ป้อน (Input power)

$$P_i = 3V_1 I_1 \cos \phi_1 \quad (2-13)$$

Rotor input (power across air gap)

$$P_g = 3I_2^2 \frac{R_2}{s} \quad (2-14)$$

Rotor output (electromagnetic power)

$$P_e = P_g - P_{cu,2} = (1-s)P_g \quad (2-15)$$

Electromagnetic torque

$$T_e = \frac{P_e}{\omega_r} = \frac{P_g}{\omega_s} \quad (2-16)$$

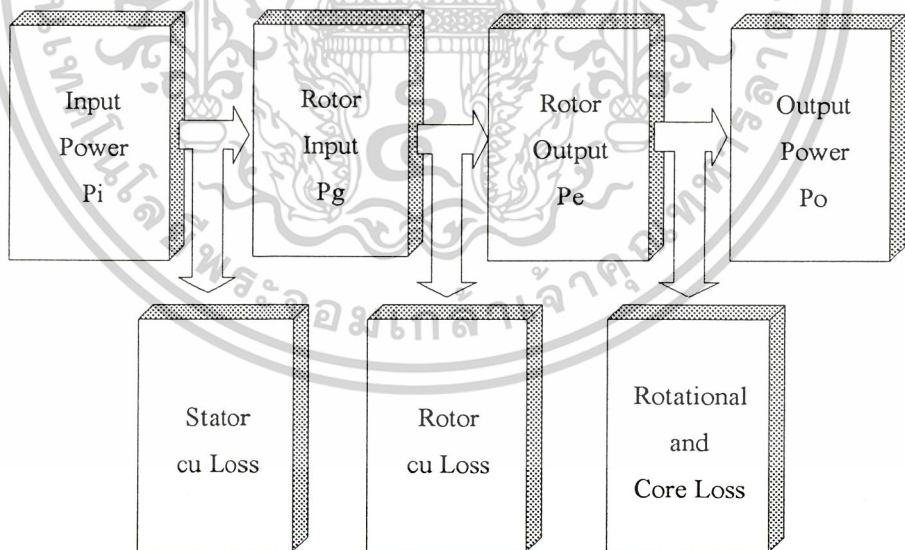
Output power (mechanical power)

$$P_o = P_e - P_r \quad (2-17)$$

Output torque

$$T_o = \frac{P_o}{\omega_r} \quad (2-18)$$

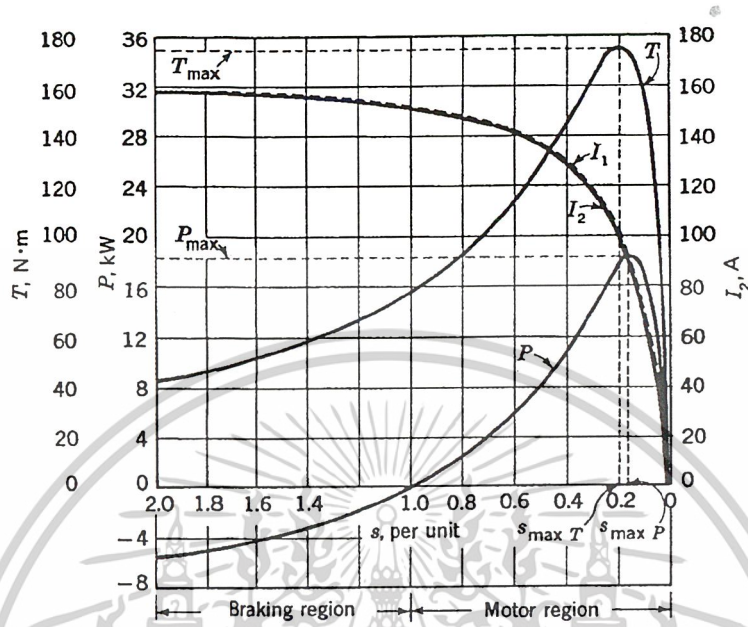
ขั้นตอนการพิจารณาหาค่ากำลังไฟฟ้าของมอเตอร์เหนี่ยวนำ (Induction motor)



รูปที่ 2.7 ขั้นตอนการพิจารณาหาค่ากำลังไฟฟ้าของมอเตอร์เหนี่ยวนำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เราสามารถหาค่าต่างๆเหล่านี้ที่ค่า Slip ต่างๆ ได้โดยการแทนค่า Slip แล้วคำนวณตามขั้นตอนข้างต้นเมื่อแทนค่า Slip ให้มีค่าเท่ากับ 0 ถึง 1.0 จะได้กราฟดังรูป



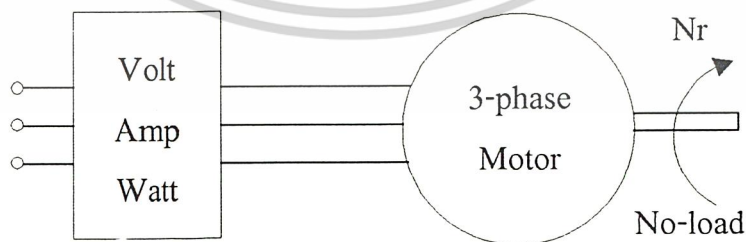
รูปที่ 2.8 กราฟคุณลักษณะของมอเตอร์เหนี่ยวนำ 3 เฟส

2.1.4 การทดสอบมอเตอร์ (Three-Phase Induction Motor Tests)

การทดสอบมอเตอร์เหนี่ยวนำมี 2 วิธี คือ

No-Load Test

ทดสอบที่พิกัดแรงดันไฟฟ้าขณะที่ Motor อยู่ในสภาพ no-load แล้วบันทึกค่า V,A,W แล้วพิจารณาเป็นค่าต่อเฟส V_o, I_o, P_o



รูปที่ 2.9 วงจรทดสอบมอเตอร์เหนี่ยวนำในลักษณะ No-load

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการทดสอบสามารถหา ϕ_0, R_c, X_m ได้

$$\phi_0 = \cos^{-1} \frac{P_0}{V_0 I_0} \quad (2-19)$$

$$R_c = \frac{V_0^2}{P_0} \quad (2-20)$$

$$X_m = \frac{V_0}{I_0 \sin \phi_0} \quad (2-21)$$

Blocked-Rotor Test

ทดสอบที่พิกัดกระแสไฟฟ้าในขณะที่ Motor อยู่ในสภาพ block-rotor แล้วบันทึกค่า V,A,W แล้วเปลี่ยนให้เป็นค่าต่อเฟส V_b, I_b, P_b



รูปที่ 2.10 วงจรทดสอบมอเตอร์เหนี่ยวนำในลักษณะ Blocked-rotor

จากการทดสอบจะได้

$$\phi_b = \cos^{-1} \frac{P_b}{V_b I_b} \quad (2-22)$$

$$Z_b = \frac{V_b}{I_b} \quad (2-23)$$

$$R_b = \frac{P_b}{I_b^2} \quad (2-24)$$

$$X_b = \sqrt{(Z_b)^2 - (R_b)^2} = \frac{V_b \sin \phi_b}{I_b} \quad (2-25)$$

$$R_b = R_1 + R_2 \quad (2-26)$$

ถ้า R_1 (Armature winding resistance per phase) สามารถหาได้จากวิธีการ VI-method (DC)

$$X_b = X_1 + X_2 \quad (2-27)$$

Maximum Torque Calculation

Maximum torque สามารถประมาณค่าได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{R_2}{s_{\max,T}} = \sqrt{R_1^2 + (X_1 + X_2)^2} \quad (2-28)$$

ดังนั้นค่า Maximum torque จะเกิดขึ้นที่ค่า slip เท่ากับ

$$s_{\max,T} = \frac{R_2}{\sqrt{R_1^2 + (X_1 + X_2)^2}} \quad (2-29)$$

2.1.5 การควบคุมมอเตอร์เหนี่ยวนำ 3 เฟส (Operations of Three-Phase Induction Motors)

สตาร์ทมอเตอร์ (Starting Conditions)

ขณะเริ่มหมุนมอเตอร์จะเกิดกระแสสูงกว่าปกติ พิจารณาเมื่อ Slip = 1

$$I_2 = \frac{V_1}{\sqrt{(R_1 + R_2)^2 + (X_1 + X_2)^2}} \quad (2-30)$$

จะเห็นได้ว่าค่าแรงบิดขณะเริ่มหมุนจะพิจารณาได้จาก

$$T_e = \frac{P_g}{\omega_s} = \frac{3I_2^2 R_2}{\omega_s} = \frac{3R_2}{\omega_s} \frac{V_1^2}{(R_1 + R_2)^2 + (X_1 + X_2)^2} \quad (2-31)$$

ดังนั้นเราสามารถลดค่ากระแสขณะเริ่มหมุนได้โดยพิจารณาจากสมการ 2-30

ลดแรงดันไฟฟ้าที่จ่ายให้ motor (แรงบิดขณะเริ่มหมุนจะลดลง)

- Autotransformer
- Star-delta Start

เพิ่มค่าความต้านทานไฟฟ้าที่ rotor

การควบคุมความเร็ว (Speed Control)

ความเร็วของ Motor ขณะจ่ายภาระทางกลสามารถเปลี่ยนแปลงได้โดย

เปลี่ยนค่าความเร็ว Synchronous ของ Motor

โดยใช้ความสัมพันธ์จากสมการ $N_s = \frac{120f}{P}$ ซึ่งจะเห็นได้ว่าความเร็ว Synchronous จะขึ้นอยู่กับ

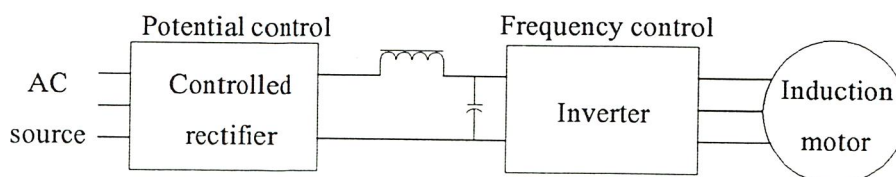
กับจำนวนขั้วแม่เหล็ก และความถี่ของระบบไฟฟ้า

ดังนั้นความเร็ว Rotor

$$N_r = (1-s) \frac{120f}{P} \quad (2-32)$$

ซึ่งสามารถทำได้โดยใช้วิธีการ

- Pole-changing
- Variable Frequency

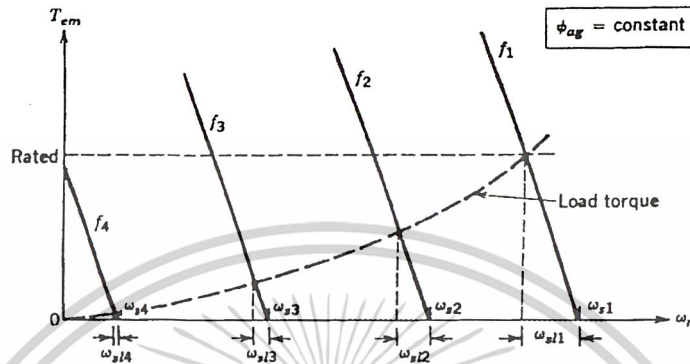


รูปที่ 2.11 การควบคุมความเร็วมอเตอร์เหนี่ยวนำโดยเปลี่ยนความถี่ของไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ้าสำหรับวิธีการเปลี่ยนความถี่ ถ้าต้องการให้ค่าแรงบิดของมอเตอร์ไม่เปลี่ยนแปลง จะต้องทำให้ค่าความหนาแน่นเส้นแรงแม่เหล็กที่ความถี่ต่างๆมีค่าไม่เปลี่ยนแปลง ซึ่งสามารถจะกระทำได้โดยการทำให้อัตราส่วนแรงดันไฟฟ้าต่อความถี่ (V/f) มีค่าคงที่

$$\frac{V}{f} = k_m B_m \tag{2-33}$$

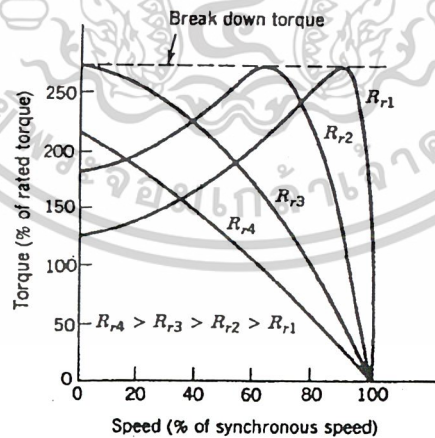


รูปที่ 2.12 ความสัมพันธ์ของค่าแรงบิดและความเร็วของมอเตอร์โดยการเปลี่ยนค่าความถี่ และแรงดันไฟฟ้าของระบบไฟฟ้า

การเปลี่ยนค่าสลลิป (Slip)

การควบคุมสลลิปของมอเตอร์จะทำได้โดยการควบคุม Torque-Speed Curve ของมอเตอร์ซึ่งทำได้ 2 วิธีคือ

- Variable Stator Voltage
- Variable Rotor Resistance



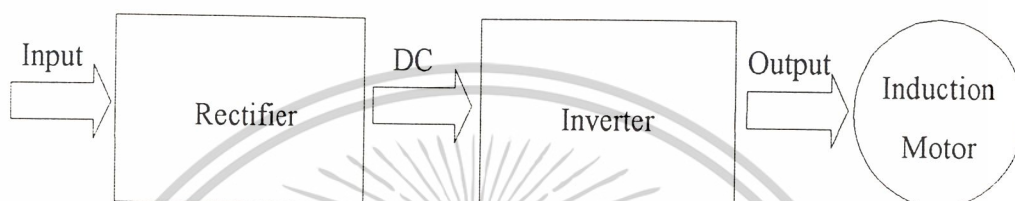
รูปที่ 2.13 กราฟความสัมพันธ์ของแรงบิดและความเร็วเมื่อปรับความเร็วมอเตอร์โดยการเปลี่ยนค่าสลลิป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 อินเวอร์เตอร์เพื่อการขับเคลื่อนมอเตอร์เหนี่ยวนำ

อินเวอร์เตอร์ที่ใช้ในการควบคุมมอเตอร์เหนี่ยวนำ จะต้องสามารถเปลี่ยนแปลงแรงดันแอมพลิจูดได้ซึ่งจะทำหน้าที่เชื่อมโยงระหว่างระบบจ่ายไฟและมอเตอร์ ดังนั้นอินเวอร์เตอร์ที่ดีต้องมีคุณสมบัติพื้นฐานที่สอดคล้องกับความต้องการของมอเตอร์

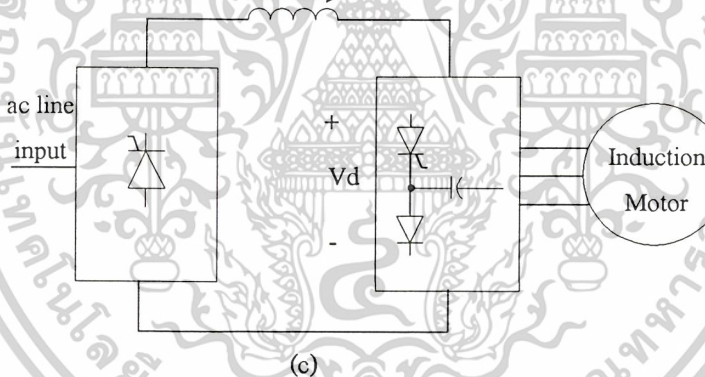
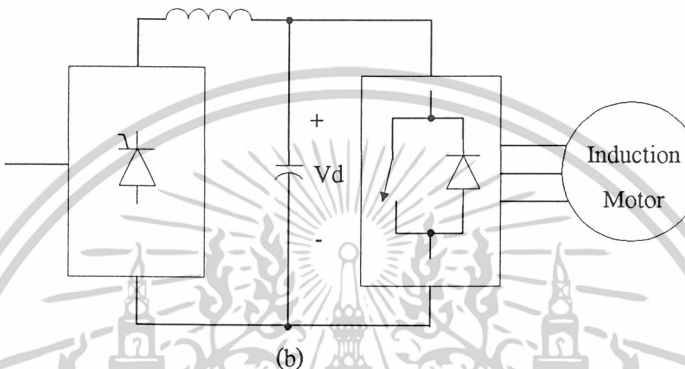
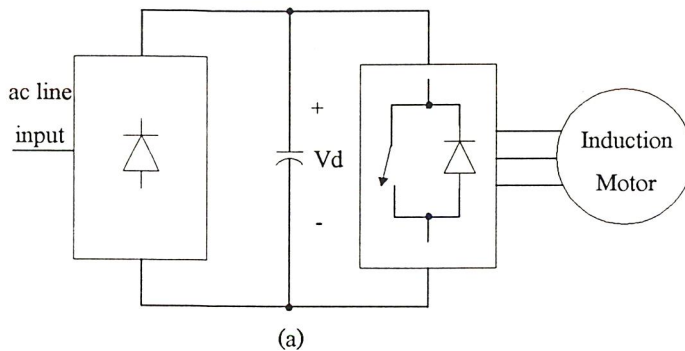
สามารถที่จะปรับความถี่ได้ เป็นสัดส่วนกับความเร็วรอบที่ต้องการสามารถปรับแรงดันเอาต์พุตเพื่อรักษาอัตราส่วนแรงดันต่อความถี่ (V/f) ให้คงที่ตลอดเพื่อให้แรงบิดคงที่สามารถจ่ายกระแสได้เต็มพิกัดที่ความถี่ใดๆซึ่งอยู่ในช่วง Torque คงที่



รูปที่ 2.14 แสดงบล็อกไดอะแกรมของระบบอินเวอร์เตอร์เพื่อการขับเคลื่อนมอเตอร์เหนี่ยวนำ

ชนิดอินเวอร์เตอร์สำหรับ Induction Motor

- PWM VSI
- Six step VSI หรือ Quasi VSI
- Current source inverter CSI



- (a) Pulse Width Modulation Voltage Source Inverter(PWM-VSI) กับ ไดโอดเรกติไฟเออร์
- (b) Square-Wave Voltage Source Inverter กับเรกติไฟเออร์แบบควบคุมได้
- (c). Current Source Inverter (CSI) กับเรกติไฟเออร์แบบควบคุมได้

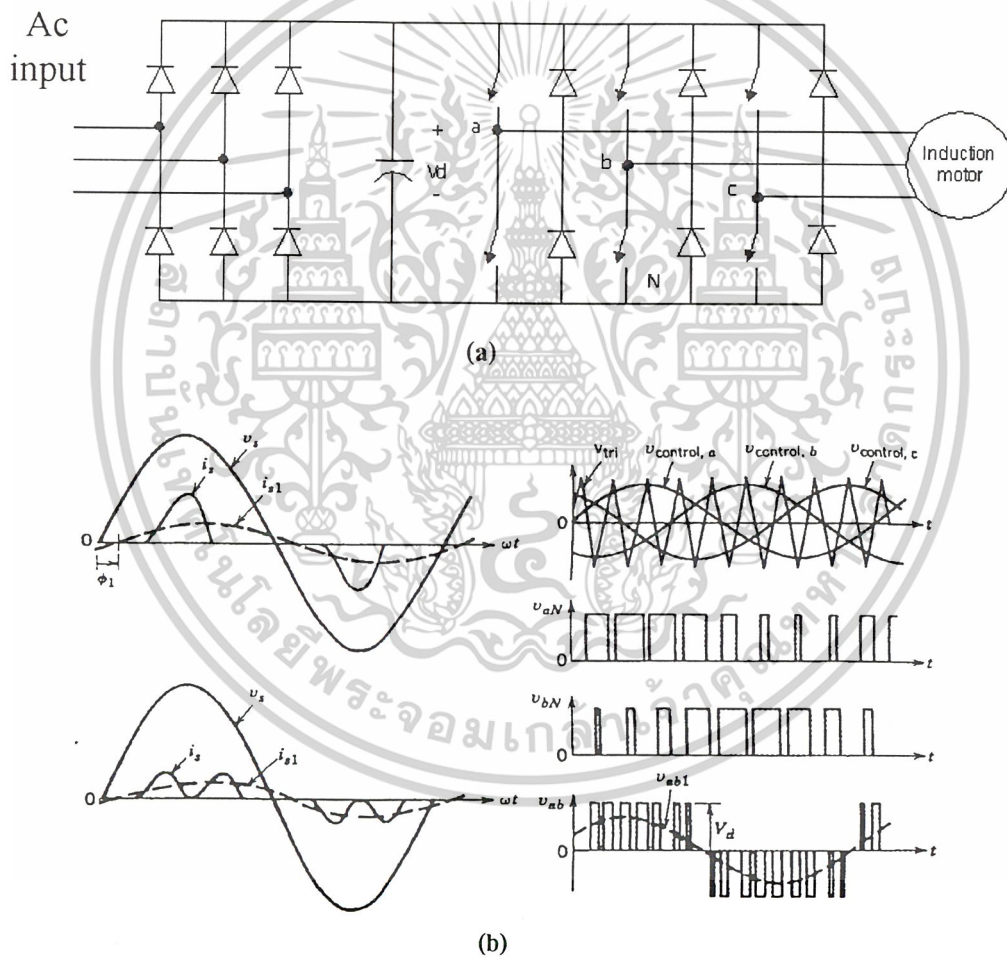
รูปที่ 2.15 ชนิดของ Variable-Frequency Converters

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pulse Width Modulation Voltage Source Inverter (PWM – VSI)

โครงสร้างของ PWM-VSI ในส่วนของแรงดันคิซึลิ่งค์สามารถใช้เรกติไฟเออร์ที่เป็นไดโอด ทำให้แรงดันของคิซึลิ่งค์มีค่าคงที่ซึ่งไม่สามารถควบคุมได้ ทำให้ค่า Power Factor ทางด้านอินพุตสูงขึ้น ดังนั้นความถี่และแรงดันเอาต์พุตของแรงดันมาตรฐานสามารถควบคุมโดยใช้เทคนิคของ PWM เทคนิค PWM-VSI นี้จะให้แรงดันเอาต์พุตที่มีองค์ประกอบฮาร์โมนิกส์ (Harmonic) อินดิคต้าแต่จำนวนครั้งของการ Switching สูงขึ้นดังนั้นจึงมีปัญหาการกระเพื่อมของแรงบิด

แม้ว่า PWM-VSI สามารถลดการสูญเสียของมอเตอร์เนื่องจากผลของฮาร์โมนิกส์ (Harmonic) ก็ตามแต่ประสิทธิภาพของอินเวอร์เตอร์ค่อนข้างจะต่ำ เพราะผลของจำนวน switching สูง

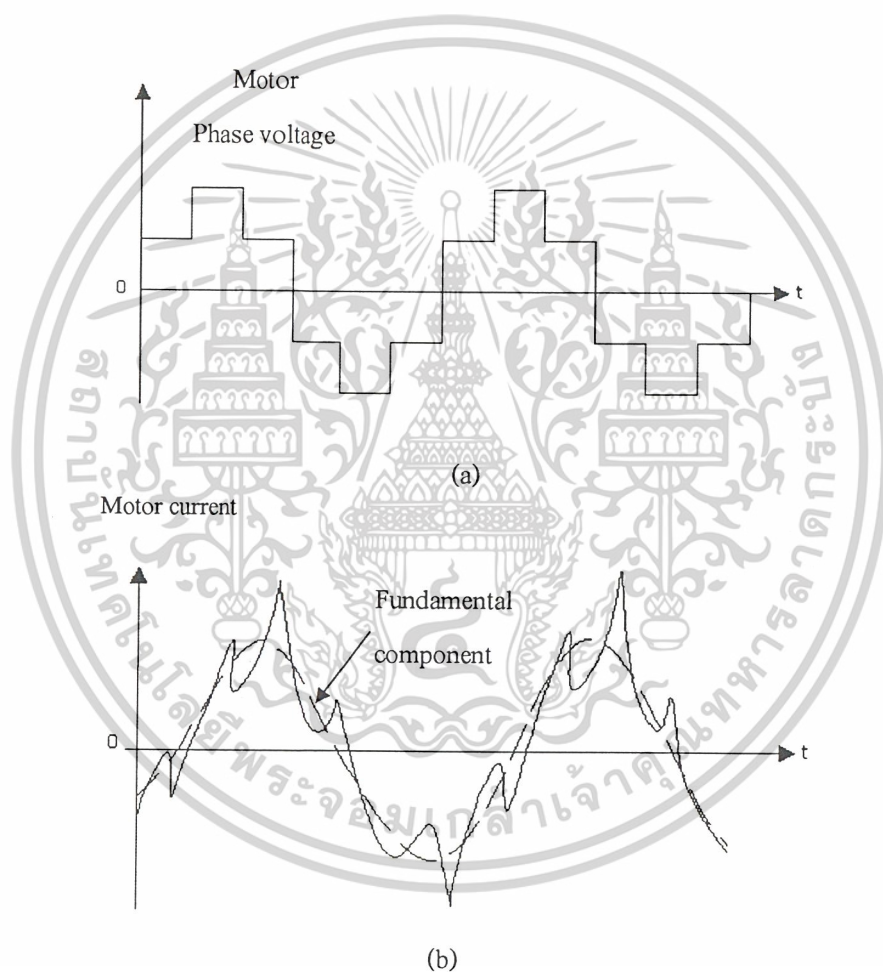


รูปที่ 2.16 PWM-VSI (a) โครงสร้างของPWM-VSI (b) รูปคลื่นของ PWM-VSI

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Square - Wave Voltage Source Inverter

สำหรับ SQUARE-WAVE VSI สามารถควบคุมการจ่ายแรงดันเอาต์พุตที่ปรับเปลี่ยนความถี่ได้ การควบคุมแรงดันคิซึลิ่งค์โดยใช้รีกติไฟเออร์เป็นอุปกรณ์ตัดต่อทำให้ค่าเพาเวอร์แฟคเตอร์(power factor) ทางด้านอินพุตมีค่าต่ำเราสามารถแก้ไขได้โดยเปลี่ยนมาใช้ (dc/dc) converter ที่เป็นชอปเปอร์มาควบคุม ทำให้ค่าเพาเวอร์แฟคเตอร์(Power Factor) คีซึน อินเวอร์เตอร์ชนิดนี้เหมาะสำหรับมอเตอร์ขนาดกำลังต่ำ ไปจนถึงขนาดปานกลาง และจะใช้ได้ดีในช่วงความถี่อินเวอร์เตอร์สูง แต่อย่างไรก็ตามลักษณะการควบคุมเพื่อที่จะให้ (V/f) คงที่จะต้องควบคุมวงจรกำลัง 2 ส่วนคือในส่วนของคิซึลิ่งค์และอินเวอร์เตอร์ ทำให้ระบบซับซ้อนจึงทำให้เสถียรภาพของระบบต่ำลง

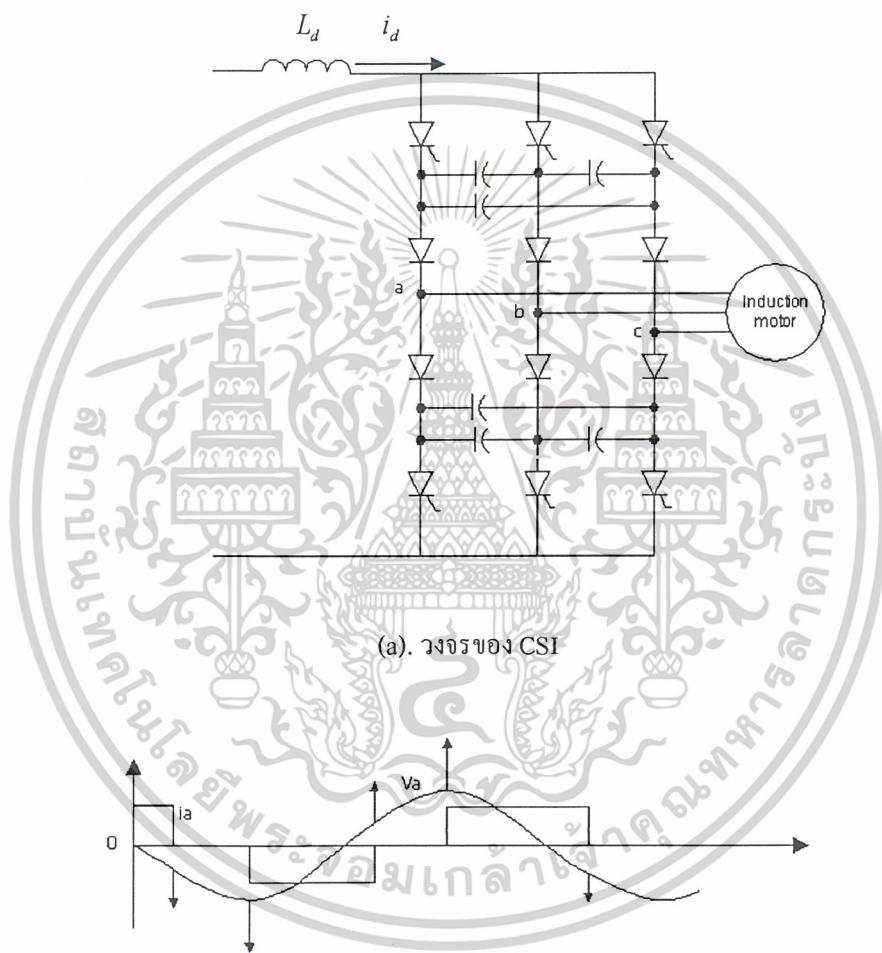


รูปที่ 2.17 (a) ลักษณะสัญญาณของ Square-Wave VSI (b) ผลของฮาร์มอนิกส์ที่เกิดขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Current Source Inverter (CSI)

CSI สามารถควบคุมได้โดยการควบคุมเฟสของ AC Line และมีอินดักเตอร์ขนาดใหญ่ต่ออนุกรมอยู่แต่ไม่มีตัวเก็บประจุต่อขนานอยู่ด้วยเพื่อสร้างแหล่งจ่ายกระแสให้กับอินเวอร์เตอร์ซึ่งเป็นข้อแตกต่างของโครงสร้างทางวงจรของ VSI สำหรับ CSI มีข้อดีซึ่งสามารถสรุปได้ดังนี้ วงจรกำลังจะใหญ่และไว้วางใจได้ดี ป้องกันการลัดวงจรได้ดี แต่ก็มีข้อเสียคือช่วงความถี่ของอินเวอร์เตอร์ปรับได้ค่อนข้างต่ำและไม่สามารถทำงานได้ที่สภาวะไร้อะไรไหล



(b). ลักษณะสัญญาณในอุดมคติ

รูปที่ 2.18 ลักษณะวงจรและสัญญาณของ CSI

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 การวิเคราะห์หาค่าแรงบิดและกำลังต่างๆ

2.3.1 สมการทางวิศวกรรม

ในการหาค่าแรงบิดของมอเตอร์เหนี่ยวนำ เราสามารถใช้โปรแกรม MATLAB ในการวิเคราะห์ เพื่อหาค่าของแรงบิด โดยอาศัยสมการทางวิศวกรรม ดังนี้

1. กรณีรับสัญญาณกระแส และ สัญญาณแรงดัน มาทั้ง 3 เฟส จะใช้สมการดังนี้

$$T_e = \frac{P}{2\sqrt{3}} [(i_A - i_B) \int (V_{CA} - R(i_C - i_A) dt) - (i_C - i_A) \int (V_{AB} - R(i_A - i_B) dt)] \quad (2-34)$$

2. เพื่อให้ง่ายต่อการคำนวณจะเปลี่ยนสมการของกระแสและสมการของแรงดันจากระบบ 3 เฟส 3 แกนเป็น 2 แกน

โดยอาศัยสมการ



รูปที่ 2.19 แสดงการเปลี่ยนระบบ 3 เฟส 3 แกน เป็น 2 แกน

$$u_D = \frac{1}{3}(u_{BA} - u_{AC}) \quad (2-35)$$

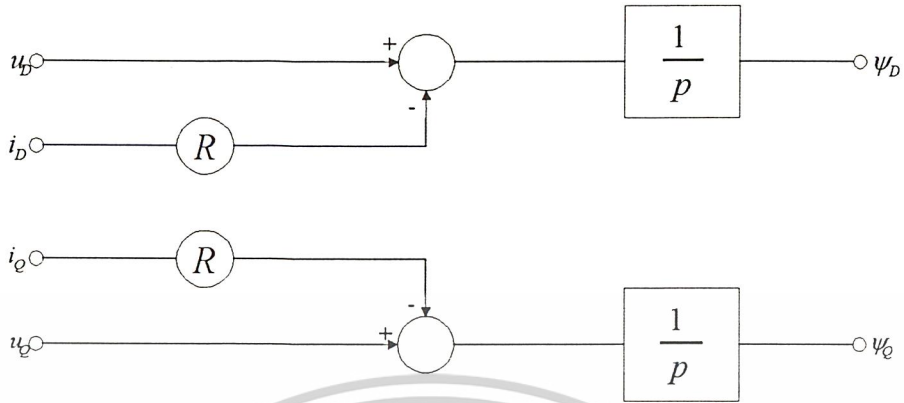
$$u_Q = -\left(\frac{1}{\sqrt{3}}\right)(u_{AC} + u_{BA}) \quad (2-36)$$

$$i_D = i_A \quad (2-37)$$

$$i_Q = \left(\frac{1}{\sqrt{3}}\right)(i_A + 2i_B) \quad (2-38)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากนั้นจะนำสมการกระแสคูณกับค่าความต้านทานที่ได้จากมอเตอร์เหนี่ยวนำ

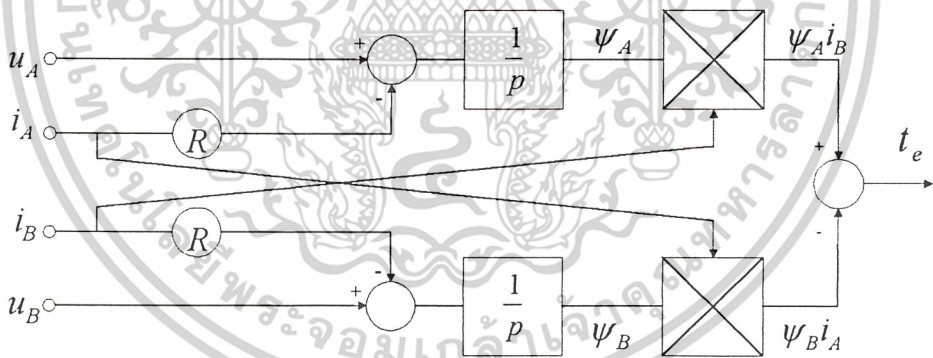


รูปที่ 2.20 บล็อกไดอะแกรมการหาค่าฟลัก

$$\psi_{sd} = \int (V_{sd} - I_{sd}R) dt \tag{2-39}$$

$$\psi_{sq} = \int (V_{sq} - I_{sq}R) dt \tag{2-40}$$

สามารถหาค่าแรงบิดได้



รูปที่ 2.21 บล็อกไดอะแกรมหาค่าแรงบิด

$$t_e = \psi_{sd}I_{sq} - \psi_{sq}I_{sd} \tag{2-41}$$

การวิเคราะห์เพื่อหาค่ากำลังไฟฟ้า

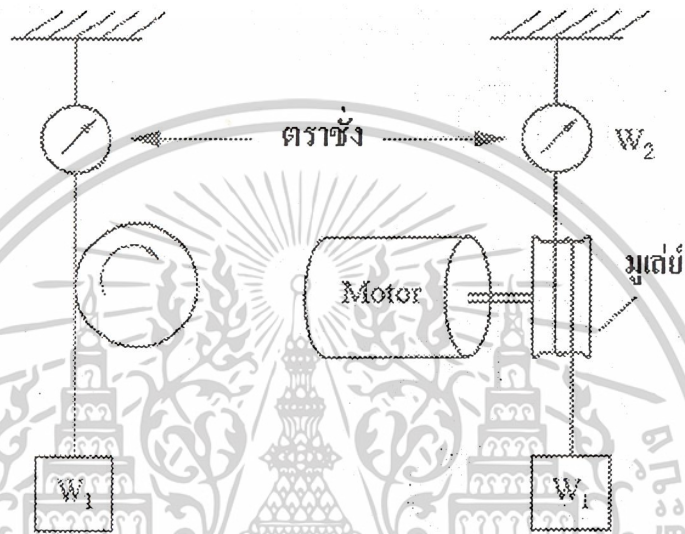
$$P = \frac{3}{2}(V_{sd}I_{sd} + V_{sq}I_{sq}) \tag{2-42}$$

$$Q = \frac{3}{2}(V_{sd}I_{sq} - V_{sq}I_{sd}) \tag{2-43}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.2 การทดสอบมอเตอร์

เป็นการทดสอบเพื่อหาค่าแรงบิดกำลังไฟฟ้า และประสิทธิภาพของมอเตอร์ โดยการทำให้เกิดความฝืดที่มุ่ลย์ซึ่งตัวมุ่ลย์มีการระบายความร้อน โดยใช้น้ำใส่ไว้ภายใน ความฝืดระหว่างเชือกกับมุ่ลย์จะเป็นแรงบิดของภาระ (Load -Torque) ที่สามารถวัดค่าได้ดังแสดงตามรูปที่ 2.22 พร้อมทั้งมีเครื่องวัดปริมาณทางไฟฟ้าที่ป้อน โดยวัดศักดาไฟฟ้าที่ป้อนเข้า (Vi/p)



รูปที่ 2.22 แสดงการใส่และการวัดแรงบิดของภาระ

ขณะที่มอเตอร์ยังไม่หมุนตราซังจะอ่านค่ามวลของลูกน้ำหนักได้เท่ากับ W1 และเมื่อมอเตอร์หมุนด้วยความเร็วเท่ากับ N รอบ/นาทีตราซังอ่านน้ำหนักได้น้อยลงเป็น W2 โดยที่แรงที่เกิดจากความฝืดระหว่างผิวของมุ่ลย์จะเป็นแรงที่ช่วยดึงลูกน้ำหนัก

ในการใส่ภาระทางกลแบบนี้จะกำหนดทิศทางการหมุนในลักษณะที่ทำให้เกิดแรงดึงลูกน้ำหนักขึ้นทำให้ตราซังอ่านค่าได้น้อยลง ถ้ารัศมีจากจุดศูนย์กลางของมุ่ลย์มาถึงจุดศูนย์กลางของเชือกเท่ากับ R เมตร (m) จะสามารถคำนวณค่าต่างๆได้ดังนี้

$$\text{แรงบิดที่จับภาระ}(T_L) = 9.81(W_1 - W_2).R \tag{2-44}$$

$$\begin{aligned} \text{กำลังส่งออกของมอเตอร์}(P_o/p) &= T_L \cdot \omega \tag{2-45} \\ &= 9.81(W_1 - W_2) \cdot R \cdot (2\pi N/60) \end{aligned}$$

$$(P_o/p) = R \cdot N \cdot (W_1 - W_2) \tag{2-46}$$

$$\text{กำลังไฟฟ้าป้อนเข้า}(P_{i/p}) = V_{i/p} \cdot I_{i/p} \tag{2-47}$$

$$\text{ประสิทธิภาพของมอเตอร์}(\eta) = (P_o/p)/(P_i/p) \tag{2-48}$$

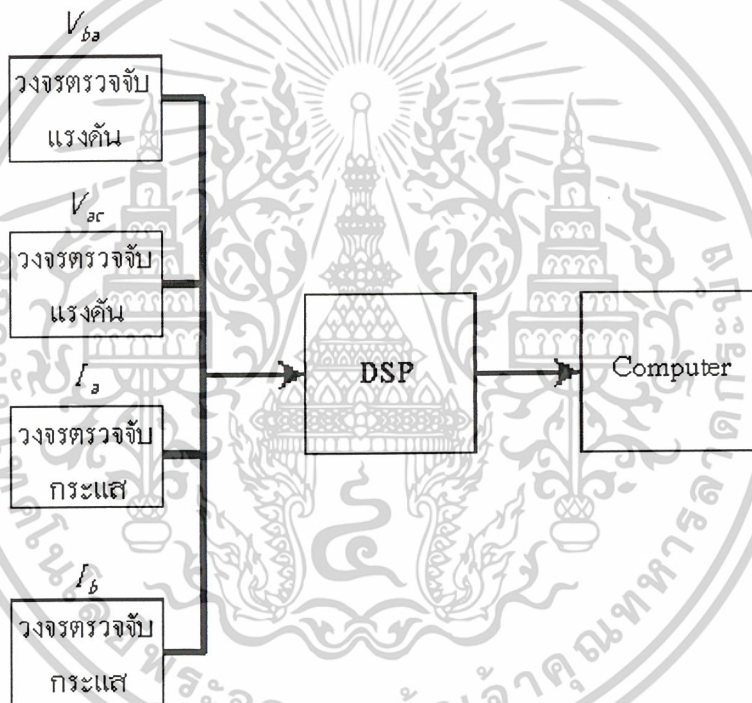
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การคำนวณการสร้างและการออกแบบ

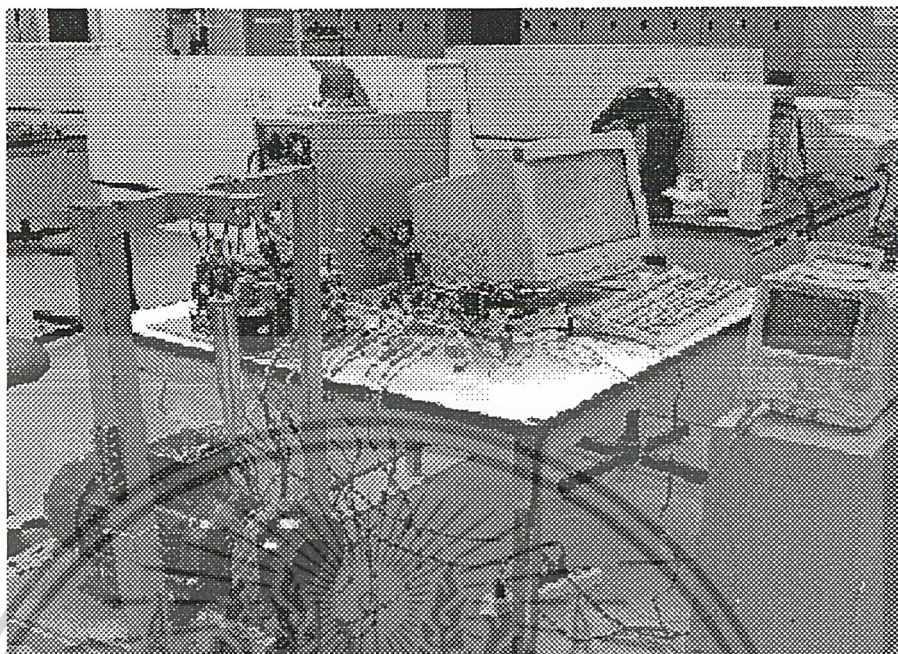
3.1 การทำงานของโครงการ

สำหรับหลักการการทำงานของโครงการการคำนวณหาค่าแรงบิดเราจะใช้สมการ ในหัวข้อ 2.3.1 ซึ่งจะเปลี่ยนสมการของกระแสและสมการของแรงดันจากระบบ 3 เฟส 3 แกนเป็น 2 แกน ดังนั้น จึงต้องการอินพุต ของสัญญาณแรงดัน 2 สัญญาณ และ สัญญาณกระแส 2 สัญญาณ คือ V_{ba} , V_{ac} , I_a และ I_b ตามลำดับ จากนั้นก็นำสัญญาณที่ได้ มาคำนวณหาค่า แรงบิด และ กำลังไฟฟ้า โดยตัวประมวลผลสัญญาณดิจิทัล (DSP) สัญญาณที่ได้แสดงผลที่จอคอมพิวเตอร์ผ่านพอร์ตขนาน

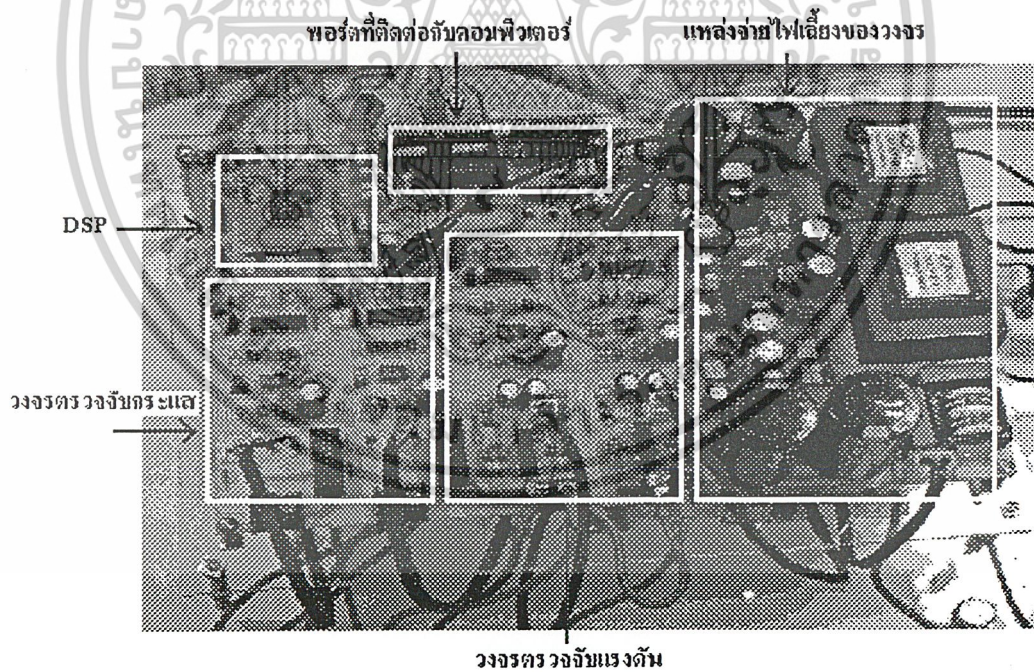


รูปที่ 3.1 Block Diagram การทำงานของโครงการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 โครงสร้างการรับสัญญาณจากมอเตอร์

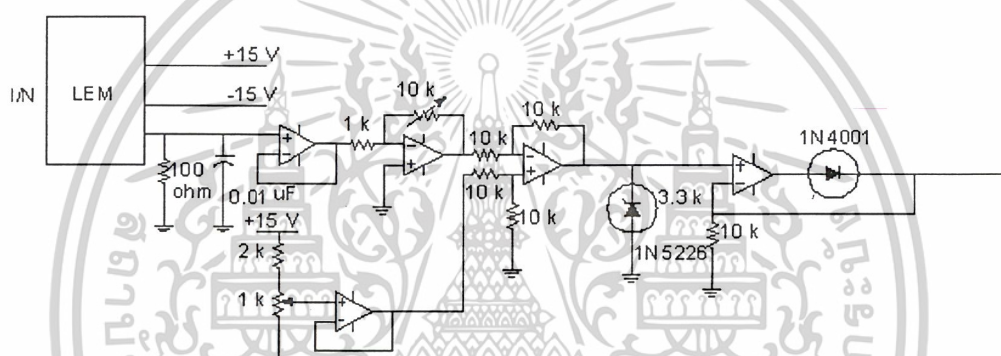


รูปที่ 3.3 โครงสร้างของโครงการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

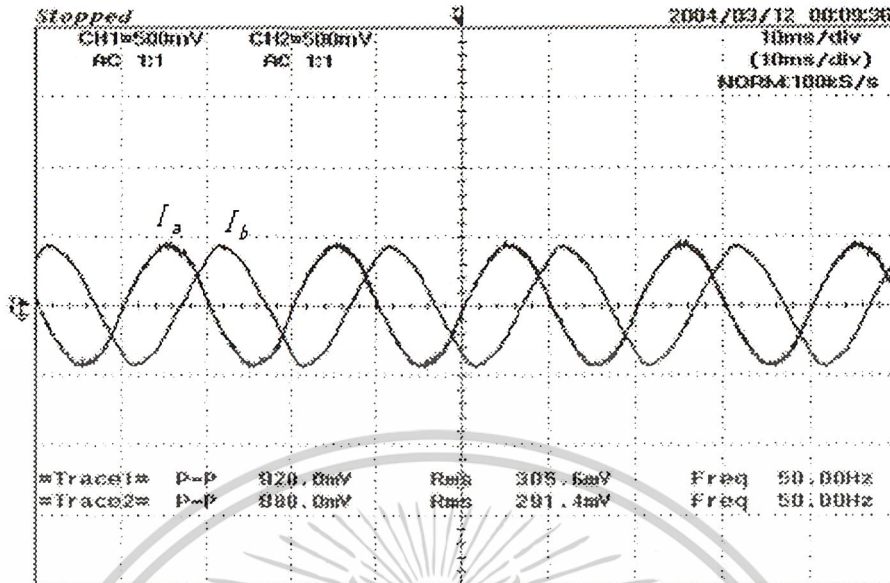
3.2 การตรวจจ็กระแส (Current Detector)

วงจรนี้ทำหน้าที่ตรวจจ็กระแสเพื่อการควบคุม ในโครงการนี้ได้ใช้ LEM ซึ่งเป็นอุปกรณ์ที่ใช้หลักการ hall-effect เป็นตัวตรวจจ็กระแส เนื่องจากมีข้อดีกว่า CT (Current Transformer) ในด้านที่สามารถตรวจจ็ได้กระแสที่เป็นรูปคลื่นไฟฟ้ากระแสตรงและกระแสสลับ สามารถตอบสนองกับงานที่มีความถี่สูงได้ ความผิดเพี้ยนของสัญญาณที่ได้มีค่าและมีให้เลือกใช้งานหลายขนาดวิธีการใช้งานง่าย ซึ่งในการควบคุมนี้ใช้ LEM ตรวจจ็กระแสจากมอเตอร์ เพื่อที่จะนำมาใช้งานวงจรต่อไป โดยเลือกพิกัดของ LEM 50 A รุ่น LA55-P สำหรับการใช้งาน LEM จะต้องมีการเซตข่านในการลดระดับของกระแสลงซึ่งในโครงการนี้ใช้ 1:1000 นอกจากนี้ต้องมีวงจรสนับสนุนทำงานพร้อมกับ LEM ด้วย เช่น แหล่งจ่ายไฟขนาด +/-15 V วงจรปรับเฟรควเ้นและวงจรปรับค่าออฟเซตสัญญาณเพื่อที่จะทำให้สัญญาณที่ได้เหมาะสมกับวงจรที่ใช้งานหลังจาก LEM เพื่อช่วยให้การทำงานดียิ่งขึ้น

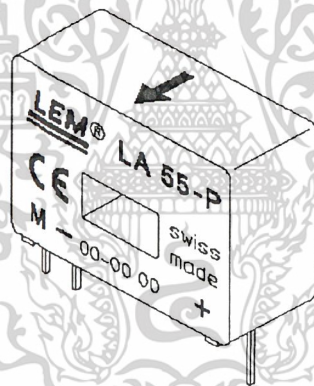


รูปที่ 3.4 วงจรตรวจจ็สัญญาณกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 สัญญาณกระแส I_a และ I_b ที่ได้จากวงจรตรวจจ็บกระแส

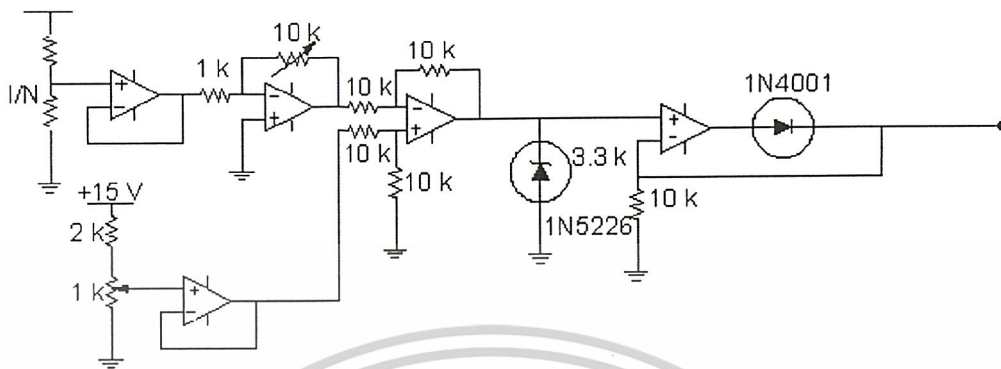


รูปที่ 3.6 โครงสร้างภายนอกของ LEM

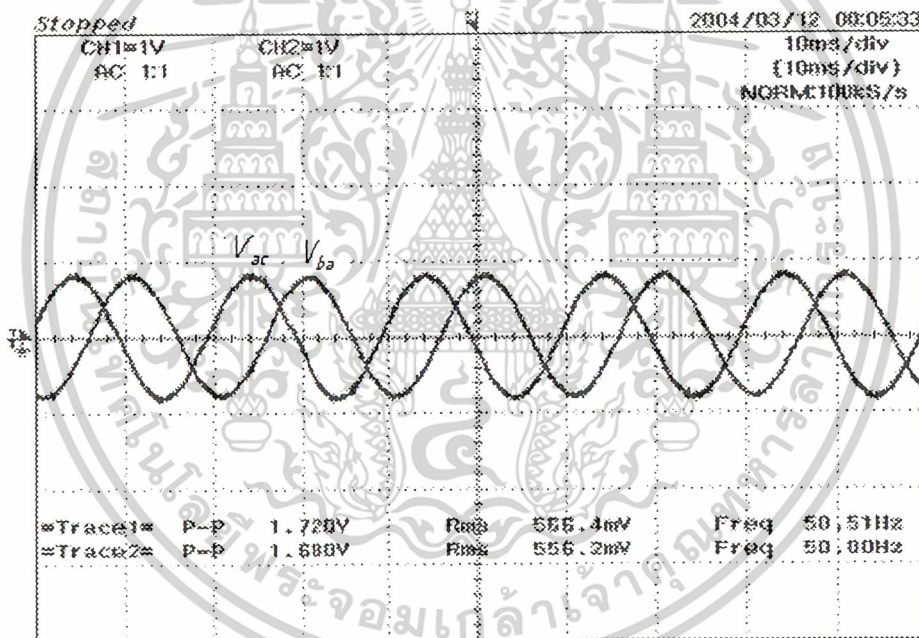
3.3 การตรวจจ็บแรงดัน (Voltage Detector)

ใช้วงจรตรวจจ็บแรงดัน เพื่อลดระดับจากแรงดันสูงให้เป็นแรงดันต่ำสำหรับใช้ควบคุมการทำงานของวงจร โดยออกแบบให้ลดระดับแรงดันจาก 380 V ให้เหลือระดับแรงดัน 10 V เพื่อสะดวกสำหรับการทำงานแบบลอจิก วิธีการลดทอนแรงดันได้ใช้ความต้านทานมาเป็นส่วนแบ่งของแรงดัน (Voltage Divider) เมื่อได้แรงดันตามต้องการแล้วจะนำมาผ่านวงจรควบคุมเพื่อจัดเตรียมแรงดันให้ได้ตามต้องการและเพิ่มอิมพีแดนซ์ของวงจรให้สูงขึ้น ก่อนที่จะนำไปใช้งานควบคุมจริงต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.7 วงจรตรวจจับสัญญาณแรงดัน

รูปที่ 3.8 สัญญาณแรงดัน V_{ba} และ V_{ac} ที่ได้จากวงจรตรวจจับแรงดัน

3.4 ตัวประมวลผลสัญญาณดิจิทัล (Digital Signal Processor: DSP)

ตัวประมวลผลสัญญาณดิจิทัล DSP จะเน้นความเร็วของการทำคำสั่งทางคณิตศาสตร์โดยมีสถาปัตยกรรมการทำงานแบบขนานด้วยฮาร์ดแวร์ เช่น มีฮาร์ดแวร์การคูณ (Multiplier), ฮาร์ดแวร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สเกลลิงชิฟเตอร์(Scaling Shifter). ส่วนประมวลผลทางคณิตศาสตร์ของรีจิสเตอร์(Auxiliary Register Arithmetic Unit) แยกอิสระ เป็นต้น จึงมีผลทำให้ระบบควบคุมที่ออกแบบโดยใช้ DSP มีความเร็วในการประมวลผลทางคณิตศาสตร์ที่เร็วกว่าเมื่อเทียบกับตัวประมวลผลแบบทั่วไปที่มีความเร็วเท่าๆกัน

ซึ่งภายในประกอบด้วยอุปกรณ์รอบข้างที่ใช้ในการควบคุมมอเตอร์ตัวอย่างเช่น ตัวแปลงสัญญาณ อนุภาค เป็น คิจิตอล ความละเอียด 10 บิต 2 ชุด (Dual 10-bit analog – to – digital converter)ตัวสร้างสัญญาณพีคดับวีเอ็ม (PWM), ตัวสร้างการประวิงเวลา (Dead Time), ตัวนับพัลส์จากเอ็นโคเดอร์ (Encoder) ตัวติดต่อสื่อสารแบบขนาน เป็นต้น

สำหรับโครงงานนี้เราใช้ DSP เบอร์ TMS320LF2407 ในการรับและประมวลผลของสัญญาณแรงดันและกระแสเพื่อหาค่าแรงบิด จากนั้นนำสัญญาณที่ได้จากการประมวลผล ซึ่งเป็นสัญญาณคิจิตอลไปแสดงผลที่หน้าจอกอมพิวเตอร์ โดยผ่านทางพอร์ตขนาน

3.4.1 คุณสมบัติที่สำคัญของ TMS320LF2407

- มีความเร็วในการประมวลผล 10 MHz – 40 MHz ขึ้นอยู่กับความต้องการใช้งาน
- ตัวคูณเลขแบบขนาน 16*16 บิต
- หน่วยคณิตศาสตร์และลอจิกส่วนกลางขนาด 32 บิต
- แอควิวมูเลเตอร์ขนาด 32 บิต
- ตัวแปลงสัญญาณอะนาลอกเป็นคิจิตอลความละเอียด 10 บิต ชุด ซึ่งสามารถอ่านค่าอนาลอกได้ 2 สัญญาณในเวลาเดียวกัน
- ตัวสร้างสัญญาณพีคดับวีเอ็ม 9 ช่องอิสระ
- ตัวนับขนาด 16 บิต 3 ช่องอิสระ
- ตัวนับพัลส์จากเอ็นโคเดอร์ เพื่อกำหนดตำแหน่ง
- อินพุต / เอาท์พุต พอร์ต 28 ช่อง
- ตัวรับอินเทอร์รัพท์จากภายนอก 6 ช่อง
- ฮาร์ดแวร์การคูณแบบขนานขนาด 16 * 16 ผลลัพธ์ 32 บิต

3.4.2 การแซมปลิงสัญญาณ

ในการแปลงสัญญาณอนาลอกเป็นรหัสคิจิตอลนั้น ADC จะต้องใช้เวลาช่วงหนึ่งในการจัดการซึ่งเวลาดังกล่าวขึ้นอยู่กับหลายๆแฟคเตอร์ เช่น ความละเอียดของการเปลี่ยนสัญญาณ (จำนวนคิจิตอลบิต) เทคนิคของการเปลี่ยนแปลงสัญญาณ และความเร็วในการทำงานของอุปกรณ์ร่วมอื่นๆ การกำหนดความเร็วของการแปลงสัญญาณนี้ขึ้นอยู่กับภาระการประยุกต์ใช้งานเฉพาะอย่างและความแม่นยำที่ต้องการ ช่วงเวลาในการแปลงสัญญาณบางครั้งเรียกว่า Aperture time ซึ่งความหมายโดยทั่วไปหมายถึงช่วงเวลาที่เกิดความไม่แน่นอนของการวัดและผลก็คือความผิดพลาด (Error) ต่อค่าที่วัดได้ Sampling and hold และ Aperture time error

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

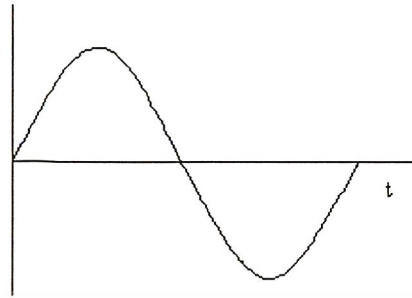
วงจร Sampling and hold จะทำการสุ่ม (Sampling) สัญญาณอินพุต และนำสัญญาณที่สุ่มนั้นมาเก็บ (hold) ไว้ในช่วงเวลาหนึ่งได้ ซึ่งส่วนใหญ่จะใช้การประจุแรงดันนั้นไว้ในตัวเก็บประจุที่รั่วไหลต่ำ Aperture time ของ Sampling & Hold คือเวลาดังแต่เริ่มสุ่มสัญญาณเก็บประจุค่าแรงดันจนถึงค่าที่สุ่ม ซึ่งสำหรับ Sampling and hold และ Aperture time ขึ้นอยู่กับแบนวิทซ์ และ Switching time ของอุปกรณ์ แอคทีฟ ที่ใช้ในวงจร ซึ่งหาและสร้างได้ง่ายและราคาถูกกว่าการสร้าง ADC ความเร็วสูง

ในการสุ่มสัญญาณอนาลอกจะถูกสุ่มเป็นระยะๆที่ตามรูปที่ 3.9 (b) การสุ่มจะเป็นการตัดต่อสัญญาณอนาลอก ในช่วงเวลาอันสั้นด้วยสวิทซ์ที่ทำงานด้วยความเร็วสูง ผลของการสุ่มสัญญาณด้วยความเร็วจะเสมือนกับการคูณขบวนสัญญาณพัลส์แคบๆ กับสัญญาณอนาลอก ซึ่งจะได้เป็นสัญญาณที่มอดูเลท ระหว่างขบวนพัลส์สัญญาณอนาลอก โดยเสมือนว่าสัญญาณอนาลอกเข้ามาบนขบวนพัลส์ ดังแสดงในรูปที่ 3.9(c) ถ้าหากสัญญาณอนาลอกที่ถูกสุ่ม ถูกสุ่มจนกว่าสัญญาณค่าใหม่ถูกสุ่มเข้ามาซึ่งจะได้ลักษณะของเอาท์พุทแสดงในรูปที่ 3.9(d)

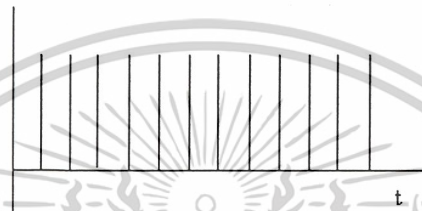
มีปัญหาที่ว่าอัตราการสุ่มสัญญาณนั้นควรมีขนาดเท่าไร จึงจะไม่ทำให้ข้อมูลสูญหายไป เมื่อสัญญาณนั้นถูกเปลี่ยนกลับมาเป็นเช่นเดิม ค่าตอบคือขึ้นอยู่กับสัญญาณอนาลอก ซึ่งทฤษฎีของการสุ่มตัวอย่างกล่าวไว้ว่า “ถ้าสัญญาณต่อเนื่องซึ่งมีความถี่และฮาโมนิคไม่เกิน f_c จะถูกสุ่มด้วยอัตราการสุ่มไม่น้อยกว่า $2f_c$ แล้วสัญญาณดังกล่าวจะสามารถเปลี่ยนกลับมาได้อย่างเดิมโดยไม่สูญเสียรายละเอียดหรือผิดเพี้ยนไป”

ในส่วนของชุดแปลงสัญญาณจากแอนะล็อกไปเป็นดิจิตอลในรุ่น 2407DSP จะมีอยู่ด้วยกัน 16 อินพุต ซึ่งคุณสมบัติของชุดแปลงสัญญาณจากแอนะล็อก/ดิจิตอล ที่อยู่ในตัวประมวลผลสัญญาณดิจิตอลมีดังนี้

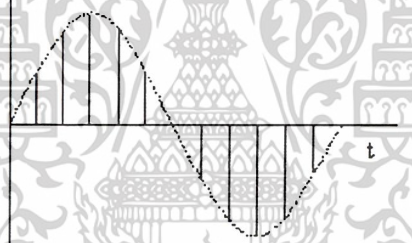
- มีความละเอียดขนาด 10 บิต
- มีอัตราการแซมปลิง 375 μ s



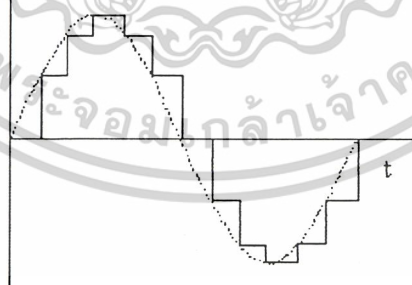
(a) สัญญาณอนาล็อกอินพุท



(b) พัลส์ที่นำมาสุ่มสัญญาณ



(c) สัญญาณอนาล็อกหลังการสุ่ม

(d) สัญญาณอนาล็อกหลังการสุ่ม
และ hold ไว้

รูปที่ 3.9 การสุ่มสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4.3 การคำนวณ

การคำนวณในตัวประมวลผลสัญญาณ ดิจิตอล เพื่อหาค่าสัญญาณแรงบิดและกำลังไฟฟ้าจะอาศัยสมการในหัวข้อ 2.3.2 ซึ่งขั้นตอนในการคำนวณสามารถอธิบายตามบล็อก ไดอะแกรมได้ดังนี้



รูปที่ 3.11 แสดงบล็อกไดอะแกรมของระบบคอมพิวเตอร์

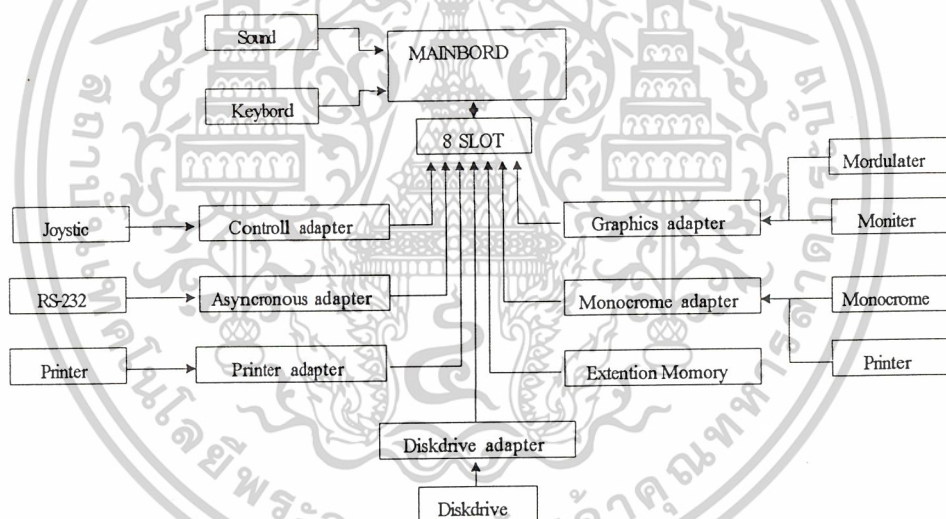
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบคอมพิวเตอร์ จะประกอบด้วยส่วนประกอบใหญ่ ดังต่อไปนี้

- หน่วยความจำ (Memory Unit)
- หน่วยประมวลผลกลาง(Central Processing Unit)
- หน่วยรับส่งข้อมูล (Input/Output Unit)

ซึ่งได้แสดงดังบล็อกไดอะแกรม ดังรูป จะเห็นว่าแต่ละส่วนทำงานเกี่ยวโยงสัมพันธ์กัน โดยมีการติดต่อเชื่อมโยงจากส่วนหนึ่งไปยังอีกส่วนหนึ่ง แสดงให้เห็นว่ามีการเคลื่อนย้ายข้อมูลนั้นบางส่วนจะเป็นแบบทิศทางเดียว บางส่วนจะเป็นแบบสองทิศทาง

ในการพิจารณาการอินเตอร์เฟสจะพิจารณาถึงการทำงานเพียงบางส่วนของส่วนใหญ่ๆ ของเครื่องคอมพิวเตอร์ คือการรับและส่งข้อมูลจากส่วนหนึ่งไปยังอีกส่วนหนึ่ง ซึ่งจะเกี่ยวข้องกับการทำงานด้านอื่นๆ ที่มีกระบวนการกระทำทางคณิตศาสตร์และทางลอจิกเกิดจากการทำงานของหน่วยประมวลผลกลางร่วมกับอุปกรณ์อื่นๆ บนแผงวงจรเดียวกัน เช่น ติดต่อกับหน่วยความจำรอม (ROM : Read Only Memory) , แรม (RAM, Random Access Memory) หน่วยแสดงผล , จอภาพ (Monitor) หรืออุปกรณ์ภายนอกต่างๆ ที่มาทำการ อินเตอร์เฟส ดังรูป



รูปที่ 3.12 แสดงการอินเตอร์เฟสคอมพิวเตอร์

ข้อมูลที่จะโอนย้ายทุกข้อมูลจะต้องมีแหล่งส่งข้อมูลและแหล่งรับข้อมูล ซึ่งในขบวนการต่างๆ จะมีหลักสำคัญอยู่ว่าข้อมูลนั้นจะเป็นตำแหน่ง(Address) หรือข้อมูล (Data) จะส่งจากจุดไหนไปยังจุดไหน เช่นส่งจากหน่วยประมวลผลกลางไปยังหน่วยความจำหรืออุปกรณ์อินพุท/เอาต์พุท และจะส่งเมื่อใด ขบวนการเหล่านี้ โดยทั่วๆ ไปจะต้องมีสัญญาณตรวจสอบความพร้อมของอุปกรณ์ที่จะส่งหรือรับข้อมูลก่อนเสมอ ซึ่งจุดส่งข้อมูลและจุดรับข้อมูลจะต้องมีสัญญาณการตรวจสอบความพร้อมเสมอเพื่อให้ข้อมูลมีการใช้งานอย่างเป็นระเบียบ สำหรับการรับและการส่งข้อมูลไปยังอุปกรณ์ภายนอกโดยข้อมูลที่

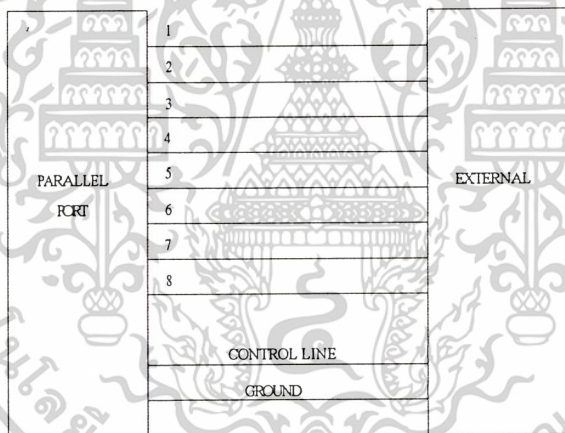
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โอนย้ายไปมานั้นจะอยู่ในลักษณะของเลขฐานสอง ตัวเลขแต่ละตัวจะแทนเป็นบิต อาจจะเป็นแบบ 8 บิต หรือ 16 บิต ก็ขึ้นอยู่กับระบบการรับส่งข้อมูลของระบบนั้นๆ วงจรอินเทอร์เฟซนี้ โดยปกติจะมีหน้าที่สำคัญ 4 ประการ

- บัฟเฟอร์ (Buffer)
- ถอดรหัสข้อมูล(Data Decoding)
- ถอดรหัสคำสั่ง(Command decoding)
- ควบคุมและกำหนดเวลา (Timing Control)

3.5.2 การอินเทอร์เฟซแบบขนาน

การอินเทอร์เฟซแบบขนาน คือการรับส่งข้อมูลที่ข้อมูลทุกๆ บิต จะถูกส่งออกไปพร้อมๆกัน ครั้งเดียวโดยแต่ละบิตจะส่งในสายส่งแต่ละเส้น โดยจะทำการส่งไปพร้อมๆ กัน ทั้ง 8 บิต ครั้งเดียว ข้อดีของการรับส่งข้อมูลแบบขนานที่เห็นได้เด่นชัด คือ ความเร็วในการส่งถ่ายข้อมูลที่รวดเร็วกว่าการส่งแบบอนุกรม แต่ระยะทางที่ส่งจะสั้นกว่าการส่งข้อมูลแบบอนุกรม นอกจากสายบัสข้อมูลแล้วยังมีสายส่งข้อมูลอย่างน้อย 2 เส้น ร่วมกันอีก คือ Data Ready และ Ground



รูปที่ 3.13 แสดงระบบการรับส่งข้อมูลแบบขนาน

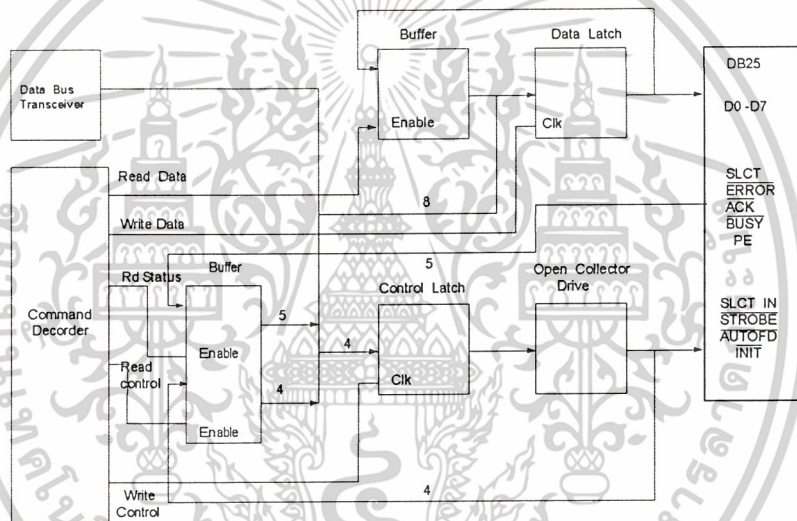
ความจำเป็นของสายกราวด์นั้น มีไว้เพื่อใช้เป็นจุดอ้างอิงของแรงดันไฟฟ้า เพื่อแสดงสถานะทางลอจิกของข้อมูลโดยที่ระดับแรงดันไฟฟ้าของข้อมูลจะมีเพียงลอจิก “0” กับ “1” เท่านั้นสำหรับสาย DataReady นั้นจะเป็นตัวบอกถึงความพร้อมของตัวส่งข้อมูลว่าขณะนี้ข้อมูลพร้อมที่จะส่งแล้ว ข้อสังเกตอีกข้อหนึ่ง คือ ในการส่งข้อมูลแบบขนานนี้ควรมีสัญญาณควบคุม เพื่อใช้ควบคุมการปฏิบัติงานให้ถูกต้อง

3.5.3 พอร์ตขนาน(Paralell Port)

พอร์ตขนาน โดยมากจะใช้สำหรับการต่อกับเครื่องพิมพ์(Printer) แต่ก็มีการทำงานหลายอย่างที่ได้ต่อเชื่อมกับพอร์ตขนาน เพื่อนำมาใช้งาน อย่างเช่น การส่งข้อมูลไฟล์ ระหว่างคอมพิวเตอร์ การส่งสัญญาณไปควบคุมการทำงานของอุปกรณ์ภายนอก การรับสัญญาณจากภายนอกเพื่อนำมาประมวลผล และอุปกรณ์ป้องกันของซอฟต์แวร์ (Hard lock) เป็นต้น ดังนั้นจะเห็นได้ว่าการทำงาน ที่เกิดจากการเชื่อมต่อของพอร์ตขนานมีส่วนที่น่าสนใจและน่าศึกษามาก

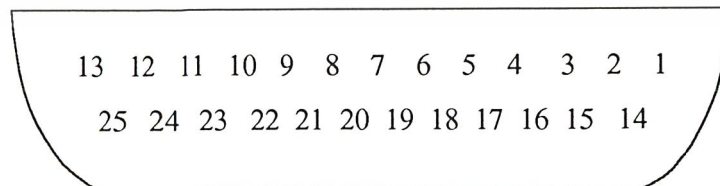
โครงสร้างของพอร์ตขนาน

โครงสร้างของพอร์ตขนานนั้น เป็นโครงสร้างที่ถูกออกแบบมาเพื่อทำงานร่วมกับ เครื่องพิมพ์ โดยเฉพาะดังนั้นสัญญาณต่างๆ จะเป็นสัญญาณที่มีความเกี่ยวข้องกับการติดต่อกับเครื่องพิมพ์ พอร์ตขนานบนเครื่องคอมพิวเตอร์จะมีหลายชุด โดยจะใช้สัญลักษณ์ LTP1,LTP2 เป็นต้น



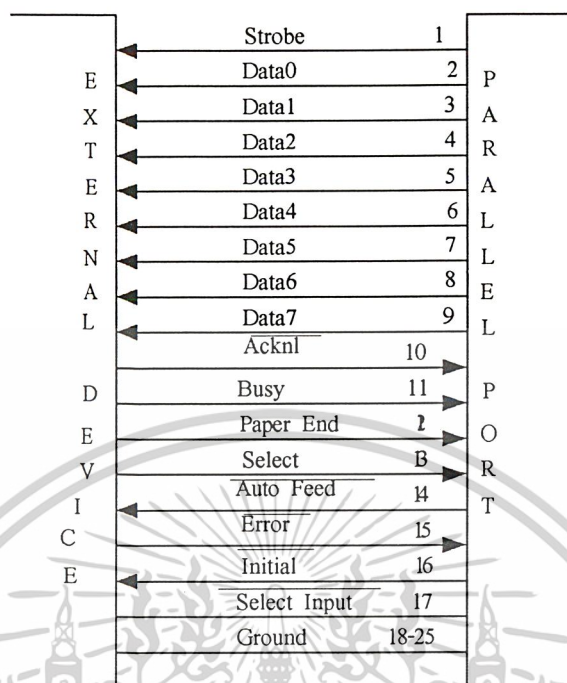
รูปที่ 3.14 บล็อกไดอะแกรม โครงสร้างของพอร์ตขนาน

ขาสัญญาณและรายละเอียดขาสัญญาณ Connector ของพอร์ตขนาน



รูปที่ 3.15 ขาสัญญาณของ Connector DB25

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.16 การจัดเรียงสัญญาณของพอร์ทขนาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขาสัญญาณ	สัญลักษณ์	ทิศทางจากพอร์ต	ความหมาย
1	-STROBE	OUT	สัญญาณเป็น Low เพื่อส่งข้อมูลให้เครื่องพิมพ์
2-9	D0 – D7	OUT	สัญญาณข้อมูล
10	-ACKNL	IN	สัญญาณ Low แสดงว่าเครื่องพิมพ์ได้รับข้อมูลแล้ว
11	BUSY	IN	สัญญาณ High แสดงว่าเครื่องพิมพ์ไม่พร้อมสำหรับรับข้อมูล
12	PE	IN	สัญญาณ High แสดงว่าเครื่องพิมพ์กระดาษหมด
13	SLCT	IN	สัญญาณ High แสดงว่าเครื่องพิมพ์อยู่ในสภาวะ Select
14	-AUTOFD	OUT	สัญญาณ Low เพื่อให้เครื่องพิมพ์เลื่อนกระดาษขึ้นหลังจากพิมพ์เสร็จ
15	- ERROR	IN	สัญญาณ Low แสดงการผิดพลาดจาก Paper End, Off line
16	-INIT	OUT	สัญญาณ Low เพื่อให้เครื่องพิมพ์เริ่มต้นการทำงานใหม่
17	- SLCTIN	OUT	สัญญาณ Low เพื่อให้เครื่องพิมพ์รับข้อมูล โดยปกติอาจจะมีการ กำหนดไว้แล้วที่เครื่องพิมพ์
18 - 25	GND	-	กราวด์

ตารางที่ 3.1 รายละเอียดขาสัญญาณ Connector ของพอร์ตนาน

การจัดวางตำแหน่งต่างๆที่ควบคุมการทำงานของพอร์ตนาน

การจัดวางตำแหน่งของพอร์ตนาน

LPT	ตำแหน่ง	ความหมาย
1	378H	Data
	379H	Status
	37AH	Control
2	278H	Data
	279H	Status
	27AH	Control

ตารางที่ 3.2 วิธีสตอร์ข้อมูล (Data) ตำแหน่ง 378H (LPT1), 278H (LPT2)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

D7	D6	D5	D4	D3	D2	D1	D0
----	----	----	----	----	----	----	----

เมื่อต้องการส่งข้อมูลออกพอร์ทขนาน ไปยังภายนอก ก็ใช้คำสั่ง OUT ออกที่ แอดเดรสนี้โดยตรงคุณสมบัติของขาสัญญาณ D0 - D7 นี้จะสามารถจ่ายกระแส (Source) ได้ 2.6 mA และดึงกระแส (Sink) ได้ 24mA ดังนั้นจึงควรมีตัวต้านทานในเรียงของการเชื่อมต่อ กับอุปกรณ์ภายนอกกับ ขาสัญญาณเหล่านี้ โดยไม่ให้ Short ลงกราวด์ เพราะจะทำให้วงจรของพอร์ทขนานเสียหายได้

รีจิสเตอร์แสดงสถานะ(Status) ตำแหน่ง 379(LPT1), 279H (LPT2)

ขา 11	ขา 10	ขา 12	ขา 13	ขา 15	-	-	-
-------	-------	-------	-------	-------	---	---	---

รีจิสเตอร์นี้จะแสดงสถานะการทำงานของพอร์ท โดยบิตที่ 7 (ขา 11) เพียงบิตเดียวที่จะแสดงสถานะตรงข้ามกับสัญญาณจริง ที่ได้รับเข้ามา

รีจิสเตอร์ควบคุม(Control) ตำแหน่ง 37AH (LPT1), 27AH (LPT2)

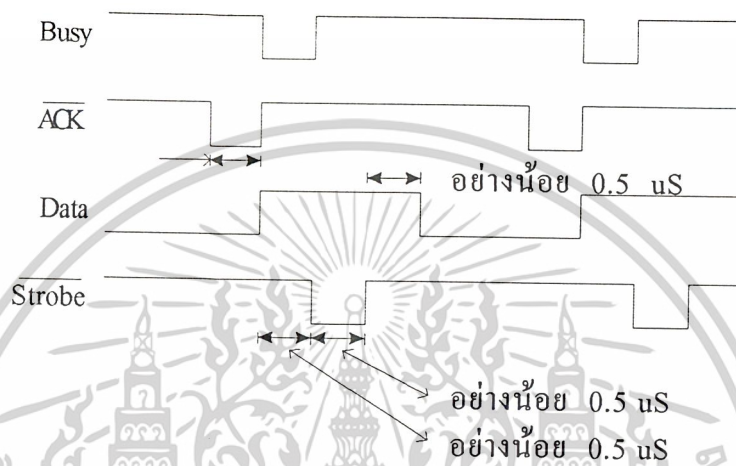
-	-	-	IRQ	ขา 17	ขา 16	ขา 14	ขา 1
			Enable				

รีจิสเตอร์ตำแหน่งนี้จะทำหน้าที่ส่งสัญญาณควบคุมออกไปภายนอก โครงสร้างทาง ฮาร์ดแวร์ของพอร์ทตำแหน่งนี้จะเป็น Open Collector โดยมี R pull up 4.7K ซึ่งสามารถดึงกระแสได้ ประมาณ 7 mA ข้อมูลทั้ง 4 บิตล่างจะตรงข้ามกับสัญญาณจริง ที่ส่งไปยังภายนอกยกเว้น บิตที่ 2 (ขา 16 สัญญาณ Initial)ที่ข้อมูลจะตรงกับสัญญาณที่ส่งออกไปภายนอก เช่นกำหนดบิต 1 (Strob) เป็น 1 แต่ สัญญาณที่ส่งออกภายนอก จะเป็น 0 และบิต IRQ Enable ทำหน้าที่สร้างสัญญาณ อินเทอร์พท์ CPU เมื่อมีการส่งสัญญาณตอบกลับมา(สัญญาณเป็น Low ที่ ขา IOACKL)

พอร์ทขนานของ PC ในปัจจุบันสามารถที่จะรับและส่งข้อมูลได้ แบ่งตามสถานะจะได้ 3 กลุ่ม ก็คือ พอร์ทส่งข้อมูล เอาท์พุทขนาด 8 บิต พอร์ทควบคุมทำหน้าที่เอาท์พุท ขนาด 4 บิต พอร์ทสถานะ ทำหน้าที่อินพุทขนาด 5 บิต และถ้าแบ่งตาม โหมดตามมาตรฐาน IEEE 1284-1994 Standard จะแบ่งได้

3.5.4 โหมดตามมาตรฐานของ IEEE1284-1994 Standard

1. **Compatibility Mode** หรือ **Centronics Mode** เป็นโหมดมาตรฐานที่พอร์ทขนาน โดยทั่วไปใช้ในการส่งข้อมูลสู่ Printer โหมดนี้ข้อมูลจะถูกวางลงใน ระบบบัตซ์ข้อมูลสถานะของ Printer จะถูกเช็คถ้าไม่มีข้อผิดพลาดหรือไม่มีสัญญาณ Busy ส่วนของซอฟต์แวร์ ก็จะเป็นตัวสร้างสัญญาณ Strobe ส่งให้กับ Printer ดังรูป



รูปที่ 3.17 สัญญาณเวลาในการติดต่อกับเครื่องพิมพ์

การส่งข้อมูลออกเครื่องพิมพ์มาตรฐาน

1. รอจนกว่าสัญญาณ Busy จะเป็น Low
2. ส่งข้อมูลไปที่ขา D0- D7 พร้อมหน่วงเวลา 0.5 uS
3. ส่งสัญญาณ Strobe เป็น Low เป็นเวลาประมาณ 0.5 uS และค้างสถานะของข้อมูล D0- D7 ไว้ อีก 0.5 uS
4. เครื่องพิมพ์จะทำการส่งสัญญาณ ACK มาเป็น Low อย่างน้อย 5 uS
5. เมื่อสัญญาณ ACK กลับมาเป็น High เครื่องพิมพ์จะให้สัญญาณ Busy เป็น Low

2. **Nibble Mode** เป็นโหมดของการติดต่อที่ทางพอร์ทขนาน ที่อุปกรณ์ต่อพ่วง (Peripheral) สามารถที่จะส่งข้อมูลย้อนกลับมาให้กับเครื่อง PC ได้ โดยวิธีส่งทีละ 4 บิต (Nibble) แต่การส่ง 2 วงรอบของการส่งข้อมูล โดยใช้พอร์ทที่แสดง สถานะเป็นตัวส่ง 4 พอร์ทและใช้สัญญาณ nACK เป็น ตัวระบุงรอบของการส่งข้อมูลโดยสัญญาณจะเป็นดังตาราง และรูปดังนี้

ชื่อสัญญาณมาตรฐาน	ชื่อสัญญาณใน Nibble Mode	In /Out	ลักษณะการทำงานของสัญญาณใน nibble Mode
nTROBE	NSTROBE	Out	ไม่ใช้ในโหมดนี้
NAUTOFEED	HostBusy	Out	สัญญาณระบุงการส่งข้อมูลถ้าเป็นLowตัวHost(PC)พร้อมรับข้อมูล4 บิตถ้าเป็น High ตัว Host(PC) ได้รับข้อมูลแล้ว 4 บิต
nSELECTIN	1248Active	Out	จะเป็น High เมื่ออยู่ในโหมดการส่งข้อมูลตามมาตรฐาน 1248
nINIT	NINIT	Out	ไม่ใช้ในโหมดนี้
nACK	PtrCik	In	เป็น Low เมื่อมีการวางข้อมูลแล้วเป็น High เมื่อตอบสนองสัญญาณที่ขา HostBusy เป็นขอขาขึ้น
BUSY	PtrBusy	In	ใช้เป็นสัญญาณข้อมูลบิต 3 และ บิต 7
PaperEnd	AckDataReq	In	ใช้เป็นสัญญาณข้อมูลบิต 2 และ บิต 6
SELECT	Xflag	In	ใช้เป็นสัญญาณข้อมูลบิต 1 และ บิต 5
nERROR	NDataAvail	In	ใช้เป็นสัญญาณข้อมูลบิต 0 และ บิต 4
DATA(8:1)	Not Used	Not Used	ไม่ใช้ในโหมดนี้

ตารางที่ 3.3 สัญญาณใน Nibble Mode และหน้าที่การทำงาน



รูปที่ 3.18 แสดงแผนภาพการติดต่อใน Nibble Mode

การอ่านข้อมูลเข้าพอร์ทของเครื่องพิมพ์

1. สัญญาณจากตัวพอร์ทขานานส่งขึ้นขั้วที่จะสามารถรับข้อมูลได้ Host Busy ตกเป็น Low
2. อุปกรณ์ต่อพ่วงเริ่มวางข้อมูล 4 บิตแรก
3. สัญญาณจากอุปกรณ์ต่อพ่วงขึ้นขั้วข้อมูลถูกต้องเมื่อ PtrCik เริ่มเป็นขอขาลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

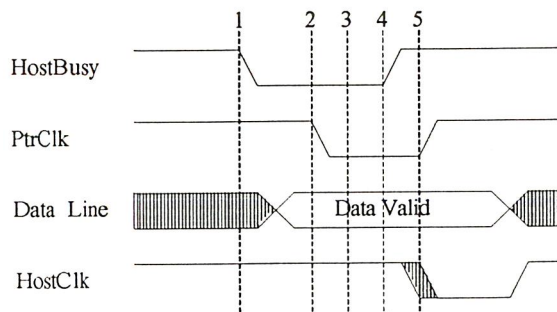
4. สัญญาณ HostBusy เป็นขอขาขึ้นแสดงการรับข้อมูลทั้ง 4 บิต เข้าและแสดงสถานะว่า ยังไม่พร้อมสำหรับอีก 4 บิต
5. อุปกรณ์ต่อพ่วงส่งสัญญาณ PtrClk เป็นขอขาขึ้นเพื่อบอกกับตัวพอร์ทขนาน
6. เริ่มต้นกระทำข้อ 1-4 ใหม่อีกครั้งเพื่อดึงข้อมูล บิต 5 –8

3. Byte Mode ในโหมดนี้จะเป็นการส่งข้อมูลให้กับพอร์ทขนานในแบบเดียวกับ Nibble Mode เพียงแต่สามารถที่จะส่งข้อมูลได้ 1 ไบท์ ในหนึ่งวงรอบของการส่งข้อมูลโดยใช้สาย Data Bus .ในการส่ง ซึ่งการส่งข้อมูลเข้าสู่พอร์ทขนานแบบนี้ อาจจะคล้ายกับคอมแพทโทมดแต่คนละทิศทาง ดังนั้นการเรียกการส่งข้อมูลเข้าสู่พอร์ทขนานโหมดนี้จะเรียกว่า Enhance Bi-direction อาจจะมีการเข้าใจผิดและเรียกการส่งข้อมูลแบบนี้ว่าเป็นแบบ Enhance Parallel Port (EPP) ดังตารางแสดงสัญญาณใน Byte โหมด

ชื่อสัญญาณมาตรฐาน	ชื่อสัญญาณใน Byte Mode	In / Out	ลักษณะการทำงานของสัญญาณใน Byte Mode
nTROBE	HostClk	Out	จะเป็น Low เมื่อสิ้นสุดการส่งข้อมูล 1 ไบท์เข้าสู่พอร์ทขนาน
nAUTOF EED	HostBusy	Out	สัญญาณระบุนการส่งข้อมูล ถ้าเป็น Low ตัว Host พร้อมรับข้อมูล 8 บิตแล้ว ถ้าเป็น High ตัว Host ได้รับข้อมูล 8 บิตแล้ว
nSELEC TIN	1248Active	Out	จะเป็น High เมื่ออยู่ใน โหมดการส่งข้อมูลนี้ตามมาตรฐาน 1248
nINIT	NINIT	Out	ไม่ใช้งานในโหมดนี้
nACK	PtrClk	In	เป็น Low เมื่อมีการวางข้อมูลแล้วเป็น High เมื่อตอบสนองสัญญาณที่ขา Host Busy เป็นขอขาขึ้น
BUSY	PtrBusy	In	ตัวส่งสัญญาณ Busy
PaperEnd	AckDataReq	In	แสดงตามมาเมื่อมีการส่งข้อมูลแล้ว
SELECT	Xflag	In	ไม่มีการใช้งานใน Byte Mode
NERROR	NDataAvail	In	เป็น Low เมื่ออุปกรณ์ต่อพ่วง มีการวางข้อมูลแล้ว
DATA (8:1)	Data 8 บิต	Bi-direction	ใช้ในการส่งข้อมูลระหว่างพอร์ท และอุปกรณ์ต่อพ่วง

ตารางที่ 3.4 แสดงสัญญาณใน Byte Mode โหมดและหน้าที่การทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.19 แสดงแผนภาพการติดต่อใน Byte Mode

การรับข้อมูลใน Byte Mode

1. เมื่อสัญญาณ Host Busy ตกเป็น Low แสดงการยืนยันว่าสามารถรับข้อมูลได้จาก Host
2. อุปกรณ์ต่อพ่วงตอบรับ โดยเริ่มการวางข้อมูลที่ถูกต้อง
3. อุปกรณ์ต่อพ่วง ตอบรับความพร้อม โดยให้ PtrClk เริ่มเป็น Low
4. พอร์ตขนานส่ง Host Busy เป็นขอบขาขึ้นแสดงการตอบรับ การรับข้อมูลเข้า
5. อุปกรณ์ต่อพ่วงส่งสัญญาณ PtrClk เป็นขอบขาขึ้นเพื่อบอกกับพอร์ตขนานและสัญญาณ HostClk แสดงการตอบรับ โดยเริ่มเป็นขอบขาลง
6. เริ่มวงรอบของการส่งข้อมูลในวงรอบต่อไป

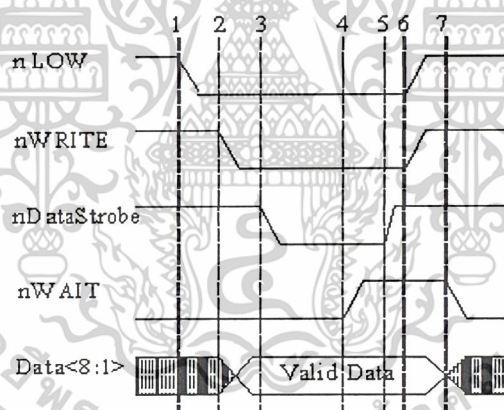
4. Enhanced Parallel Port (EPP) Mode โหมดนี้ได้ถูกพัฒนาโดย Intel , Xircom และ Zenith data System เพื่อเพิ่มและขยายความสามารถ จาก SPP ให้สามารถส่งข้อมูลได้จำนวนมากและส่งสัญญาณควบคุมแบบ 2 ทิศทางได้ ถ้าแบ่งการส่งข้อมูลเป็นแบบของการส่ง เป็นแบบโปรโตคอล 4 แบบ คือ

- 4.1.1 วงรอบการเขียนข้อมูล
- 4.1.2 วงรอบของการอ่านข้อมูล
- 4.1.3 วงรอบของการเขียน แอดเดรส
- 4.1.4 วงรอบของการอ่าน แอดเดรส

วงรอบของการจัดการจะมี 2 ส่วนหลัก ก็คือ คาต่ากับ แอดเดรส โดยการติดต่อระหว่างอุปกรณ์ต่อพ่วงเพื่อใช้งานเฉพาะอย่างผู้ใช้ก็จะสามารถที่จะใช้วงรอบของแอดเดรสเป็นสัญญาณควบคุมสัญญาณตามต้องการได้ การส่งข้อมูลในโหมดนี้รองรับการส่งได้ถึง 500 K ถึง 2 M ไบท์ต่อวินาทีทำให้สามารถกล่าวได้ว่าพอร์ตขนานในโหมดนี้มีความสามารถเทียบได้กับการ์ด บนสล็อตขยาย ISA ในการรับส่งข้อมูลนี้จะใช้ลักษณะของสัญญาณเป็นคู่ในการติดต่อสื่อสาร อย่างคู่ของสัญญาณในการติดต่อและตอบรับของสัญญาณ nWAIT และ nDataStrobe ในการเช็คซึ่งกันและกัน

Spp Signal	EPP Signal Name	IN/ OUT	ลักษณะการทำงานใน EPP Mode
NSTROBE	NWRITE	Out	Low = เขียน, High = อ่าน
NAUTOFEED	NDATA STROBE	Out	Low = เขียน, High = อ่าน
Nselection	nADDRSTB	Out	Low = เขียน, อ่าน, แอดเดรส
NINIT	nRESET	Out	Low = อุปกรณ์ต่อพ่วงรีเซ็ต
NACK	nINIT	In	อุปกรณ์ต่อพ่วงใช้ตอบกลับ(INTR)
BUSY	nWAIT	In	Low = เริ่มวงรอบ, High = เสร็จสิ้น
D0 – D7	A/D	Bi-Di	แอดเดรส และค่า แบบ 2 ทาง
PE	ผู้ใช้กำหนด	In	ผู้ใช้กำหนด
Select	ผู้ใช้กำหนด	In	ผู้ใช้กำหนด
NERROR	ผู้ใช้กำหนด	In	ผู้ใช้กำหนด

ตารางที่ 3.5 แสดงสัญญาณเปรียบเทียบใน EPP โหมด



รูปที่ 3.20 แผนภาพเวลาแสดงการทำงานใน EPP Mode (วงรอบการเขียน)

1. โปรแกรมติดต่อมาโดยส่งออกมาเป็นสัญญาณ I/O Write (nIoW)
2. สัญญาณ nWRITE ยืนยันการส่งข้อมูลออกมาเป็นขอบขาลงมีข้อมูลใน D0 –D7
3. สัญญาณ nDataStrobe ส่งยืนยันการวางข้อมูลขณะที่สัญญาณ nWAIT เป็น Low
4. พอร์ตรอกการตอบรับจากอุปกรณ์ต่อพ่วง nWAIT และแสดงการรับข้อมูลเป็นขอบขาขึ้น
5. สัญญาณ nDataStrobe ยืนยันการเสร็จวงรอบของการเขียน
6. ครบวงรอบของ ISA
7. nWAIT เป็น Low แสดงการเริ่มวงรอบของการเขียนต่อไป ของข้อมูลชุดใหม่

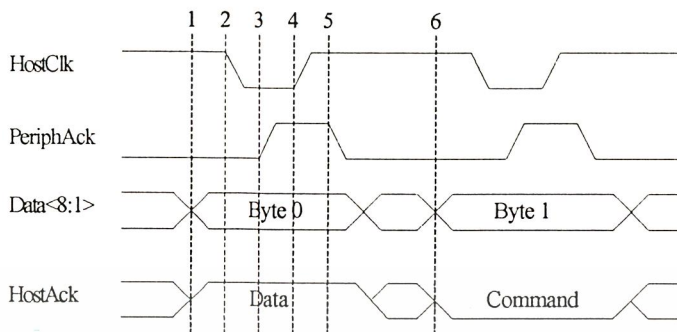
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. ECP Mode โหมดนี้ได้ถูกพัฒนาต่อมา โดยการร่วมมือระหว่างบริษัทไมโครซอฟท์ และ Hewlett Packard เพื่อให้เหมาะสมกับการใช้งานของ Printer และ Scanner คุณภาพสูงซึ่งการติดต่อจะใช้โปรโตคอลโครงสร้างคล้ายกับแบบของEPP แต่เพิ่มความสามารถ การติดต่อแบบ DMA ขึ้นมาได้ อีกทั้งประสิทธิภาพของข้อมูลในโหมดนี้ข้อมูลจะเป็นลักษณะการบีบอัดข้อมูล โดยใช้วิธี RLE (Run Length Encording) ในอัตราส่วน 64:1 ส่งผ่านข้อมูลแบบ FIFO (First In First Out) ทั้งทางพอร์ทและอุปกรณ์ต่อพ่วง การต่อพ่วงอุปกรณ์ในพอร์ทขนานพอร์ทเดียว กับอุปกรณ์หลายตัว เช่น FAX ,MODEM PRINTER ในโหมดนี้ยังสามารถมีการติดต่อในขณะที่ เครื่องพิมพ์อยู่ในสถานะ Busy ก็จะสามารถที่จะรับข้อมูลจากโมเด็มได้ซึ่งเป็นข้อดีเมื่อเปรียบเทียบกับ การทำงานใน Standard Parallel Port (SPP) โหมด

SPP Signal	ECP Moad Name	IN/OUT	ลักษณะการทำงานใน ECP Mode
NSTROBE	HostClk	Out	ใช้งานคู่กับ PeriphAck แสดงในช่วงการส่งข้อมูลในทิศทาง Forward
NAUTOFEED	HostAck	Out	ใช้งานคู่กับ PeriphAck แสดงในช่วงการส่งข้อมูลในทิศทาง Reward
NSelection	1284Active	Out	จะเป็น High เมื่อพอร์ทอยู่ในสถานะส่งข้อมูล
NINIT	nReverse Request	Out	จะเป็น Low เมื่อมีการส่งผ่านข้อมูลในทิศทาง Reverse
NACK	PeriphClk	In	ใช้คู่กับ HostAck ในการส่งผ่านข้อมูลในทิศทาง Reverse
BUSY	PerphAck	In	ใช้งานคู่กับ HostClk ในการส่งผ่านทิศทาง Forverse และ Reverse เมื่อเป็นคำสั่งควบคุม
PE	nAckReverse	In	เป็น Low เมื่อมีการร้องขอส่งผ่านแบบ Reverse
SELECT	Xflag	In	ใช้แสดงสถานะของ Flag ที่เพิ่มขึ้น
NERROR	nPeriph request	In	จะเป็น High เมื่อพอร์ทอยู่ในสถานะส่งผ่านข้อมูลแบบ Reverse
D0 – D7	D0 – D7	Bi - Di	ใช้ในการส่งผ่านข้อมูลทั้งแบบ Forverse และ Reverse

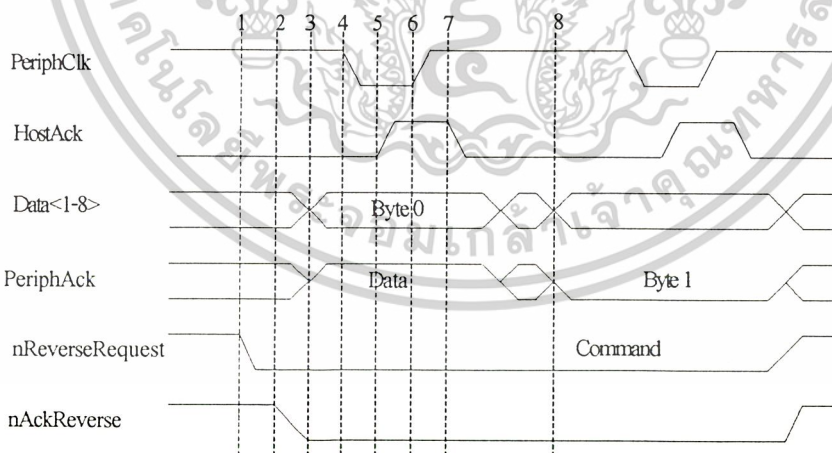
ตารางที่ 3.6 แสดงสัญญาณเปรียบเทียบกับใน ECP โหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.21 แผนภาพเวลาแสดงการทำงานใน ECP โหมด

1. Host เริ่มทำการวางข้อมูล สัญญาณ Host Ack เริ่มมีการเปลี่ยนเป็น High
2. Host ยืนยันการวางข้อมูลที่ต้องการโดยจะเป็น LOW
3. อุปกรณ์ต่อพ่วงเริ่มรับรู้การวางข้อมูล และตอบรับกลับมาโดยแสดง PeriphAck เป็น High
4. HostClk เริ่มเป็นขอบขาขึ้นแสดงเป็น Clk ให้กับอุปกรณ์ต่อพ่วงเพื่อกำกับชุดข้อมูล
5. อุปกรณ์ต่อพ่วงกำหนดให้ PeriphAck เริ่มเป็น Low เพื่อพร้อมรับไปท์ต่อไป
6. วงรอบของการส่งเริ่มใหม่แต่ HostClk เป็น Low แสดงถึงชุดข้อมูลที่จะส่ง เป็น คำสั่งควบคุม



รูปที่ 3.22 แผนภาพเวลาแสดงการทำงานในโหมด ECP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. Host ร้องขอการส่งข้อมูลแบบ Reverse โดยให้สัญญาณ nReverseReQuest เป็น Low
2. อุปกรณ์ต่อพ่วงตอบรับ โดยกำหนด nAckReverse เริ่มเป็น Low
3. อุปกรณ์ต่อพ่วงเริ่มวางข้อมูล โดยแสดงช่วงของข้อมูลด้วยสัญญาณ PeriphAck เป็น High
4. อุปกรณ์ต่อพ่วงยืนยันให้ PeriphClk เป็น Low เพื่อบอกถึงข้อมูลที่ถูกต้องอยู่ในสายสัญญาณ
5. Host รับรู้การวางข้อมูล โดยให้ HostAck เป็น High
6. Peripheral กำหนดให้ PeriphClk เป็น High ซึ่งขอขาสัญญาณนี้จะ เป็น Clk ให้กับ Host
7. Host กำหนดให้ HostAck เป็น Low เพื่อแสดงความพร้อมสำหรับ ไบท์ต่อไป
8. เริ่มวางรอบการส่งข้อมูลให้แต่วงรอบใหม่จะเป็นชุดคำสั่ง เพราะ PeriphAck เป็น Low

การส่งผ่านข้อมูลในโหมดนี้จะสามารถเข้าถึงโดยใช้ตำแหน่งของ I/O ซึ่งสามารถติดต่อโดยใช้ A0 – A9 ในการติดต่อ แต่ในปัจจุบันโหมดนี้จะใช้การขยายพอร์ทในการติดต่อกับ รีจิสเตอร์ที่ควบคุม การกำหนดโหมดรีจิสเตอร์ที่ส่งผ่านข้อมูล โดยใช้หน่วยความจำแบบ Multiple pages โดยการบวก 400h เพื่อสร้างเป็นตำแหน่งใหม่ ในการเข้าถึงในโหมดนี้



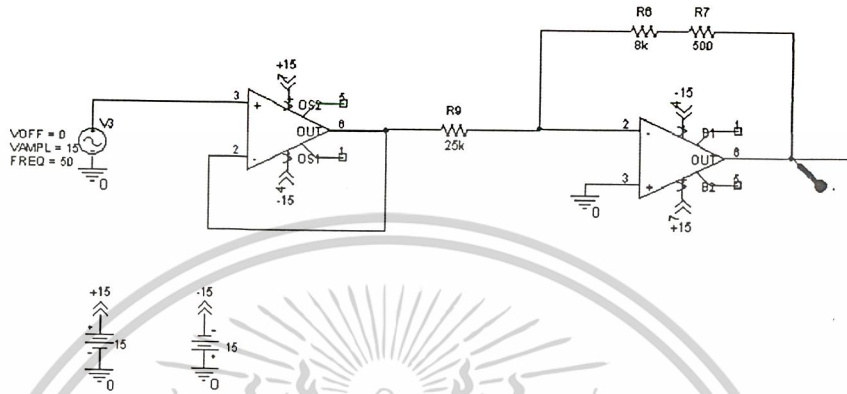
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การจำลองการทำงานของวงจร

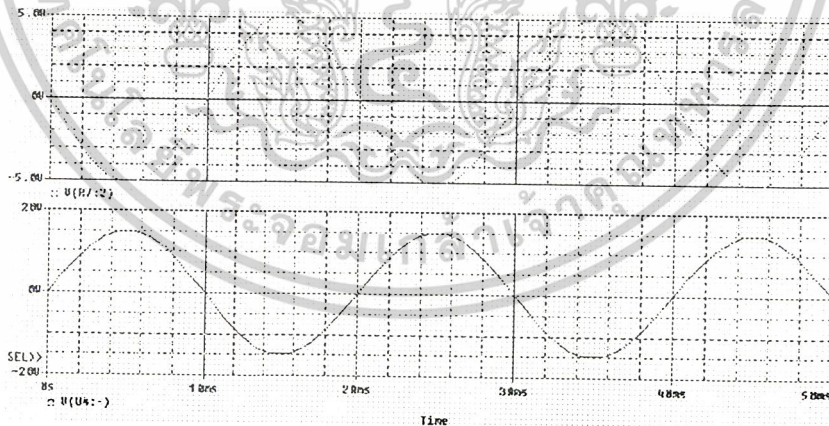
4.1 การเปรียบเทียบสัญญาณระหว่างการจำลองโดยใช้โปรแกรม ORCAD กับวัดสัญญาณจริง

4.1.1 จำลองการวัดกระแสโดยใช้สัญญาณอินพุทเป็นไซน์(Sine-Wave)



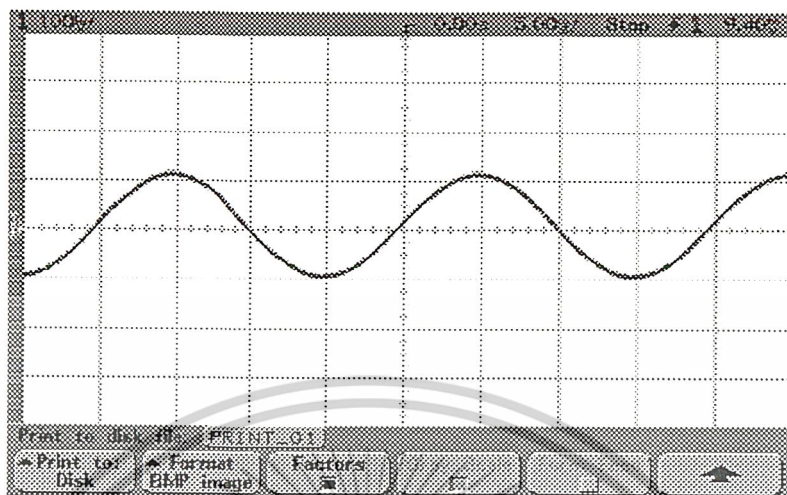
รูปที่ 4.1 แสดงวงจรจำลองตรวจจับกระแสไซน์

เปรียบเทียบสัญญาณระหว่างการจำลอง โดยใช้โปรแกรม ORCAD กับวัดสัญญาณจริงของ
กระแสไซน์

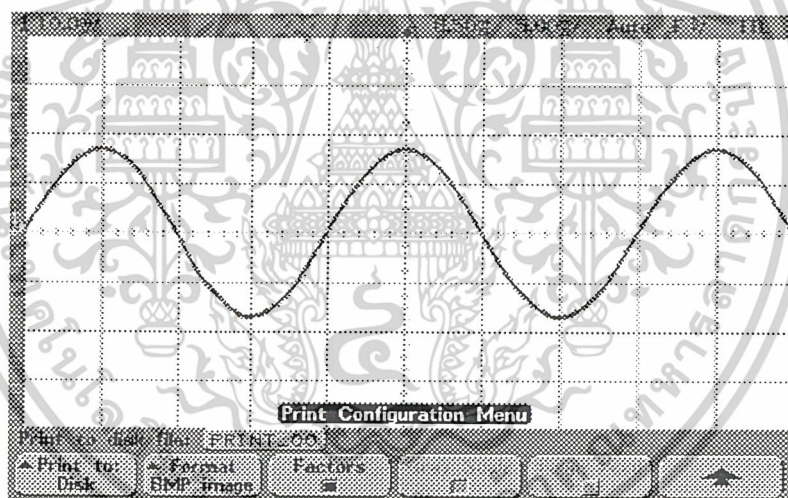


รูปที่ 4.2 แสดงรูปคลื่นของวงจรจำลองตรวจจับกระแสไซน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(a)

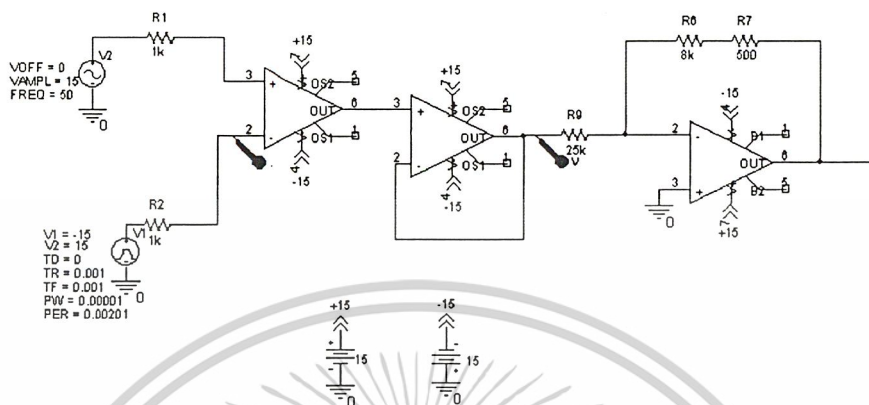


(b)

รูปที่ 4.3 แสดงรูปคลื่นของวงจรตรวจจับกระแสขายน้

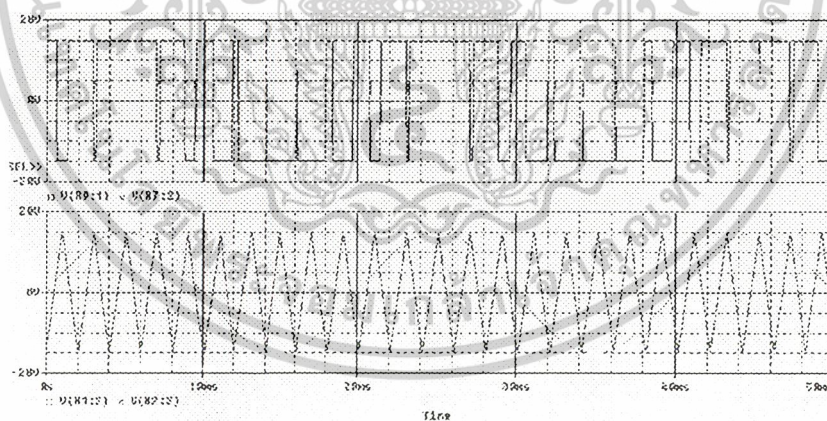
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.2 จำลองการวัดกระแสโดยใช้สัญญาณอินพุทเป็นพีคดับบิวเอ็ม (PWM)



รูปที่ 4.4 แสดงวงจรจำลองตรวจจับกระแสพีคดับบิวเอ็ม (PWM)

เปรียบเทียบสัญญาณระหว่างการจำลอง โดยใช้โปรแกรม ORCAD กับวัดสัญญาณจริงของกระแสพีคดับบิวเอ็ม (PWM)

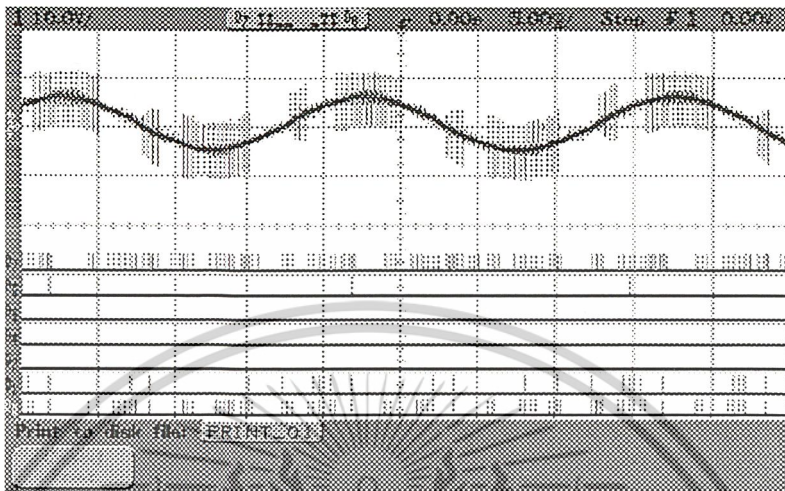


รูปที่ 4.5 แสดงรูปคลื่นของวงจรจำลองตรวจจับกระแสพีคดับบิวเอ็ม (PWM)

ทดสอบสัญญาณกระแสพีคดับบิวเอ็ม (PWM) ด้วยอินเวอร์เตอร์ (Inverter) โดยใช้ความถี่ Fundamental 50 Hz

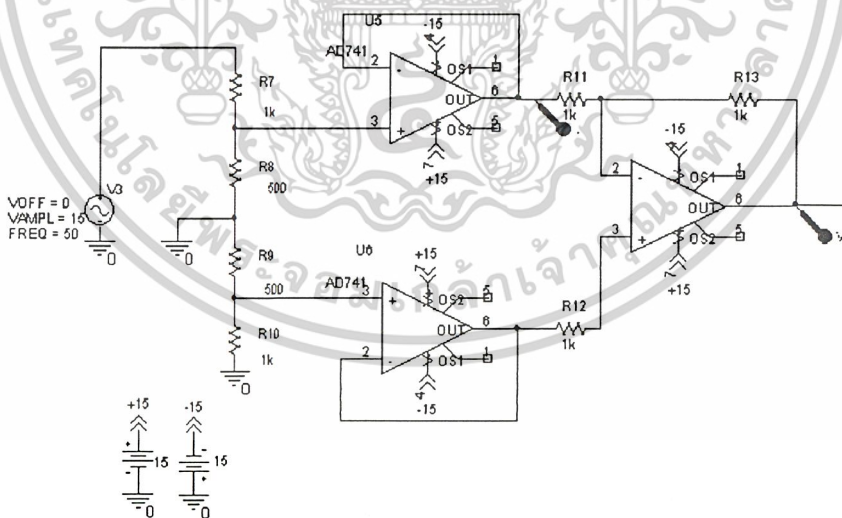
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากผลของการจำลองกับการทดลองจริงสัญญาณที่ได้มีความแตกต่างกันบ้างเนื่องจากการใช้โปรแกรม ORCAD ไม่สามารถสร้างสัญญาณทดสอบได้เหมือนของจริง



รูปที่ 4.6 แสดงรูปคลื่นของวงจรตรวจจับกระแส PWM ก่อนเข้า DSP

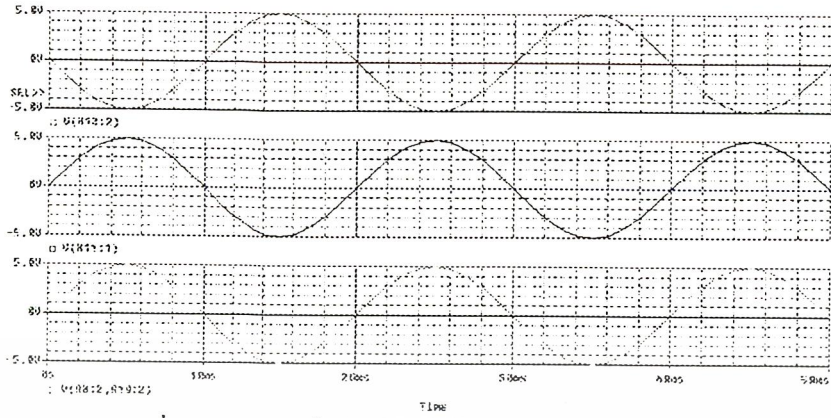
4.1.3 จำลองการวัดแรงดันโดยใช้สัญญาณอินพุตเป็นไซน์ (Sin wave)



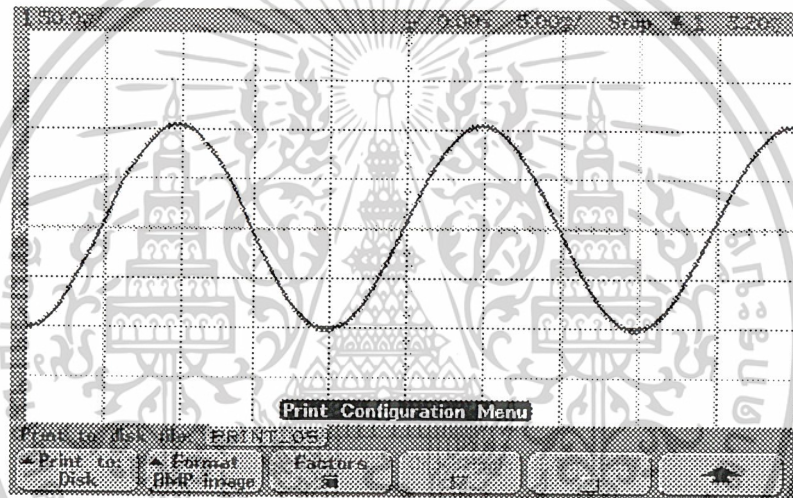
รูปที่ 4.7 แสดงวงจรจำลองตรวจจับแรงดันไซน์

เปรียบเทียบสัญญาณระหว่างการจำลองโดยใช้โปรแกรม ORCAD กับวัดสัญญาณจริงของแรงดันไซน์

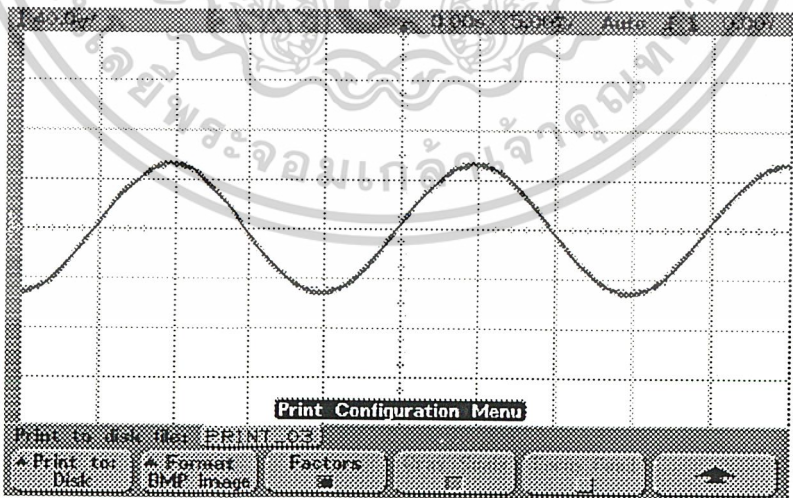
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 แสดงรูปคลื่นของวงจรจำลองตรวจจับแรงดันชานน์



(a)

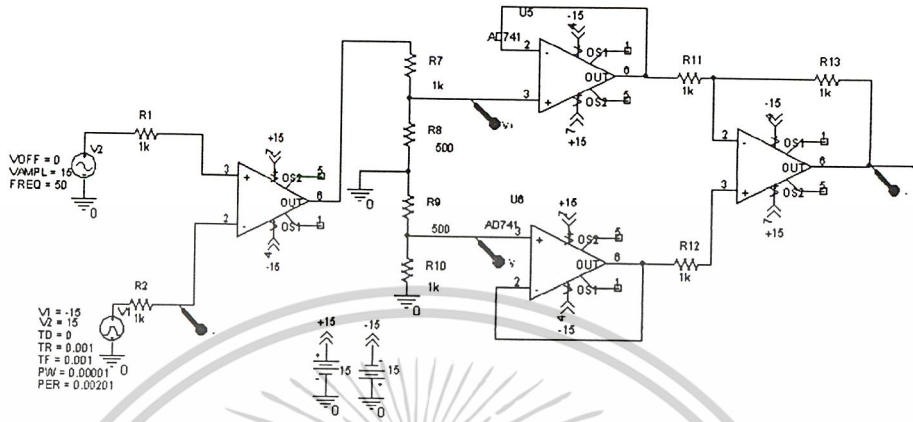


(b)

รูปที่ 4.9 แสดงรูปคลื่นของวงจรตรวจจับแรงดันชานน์

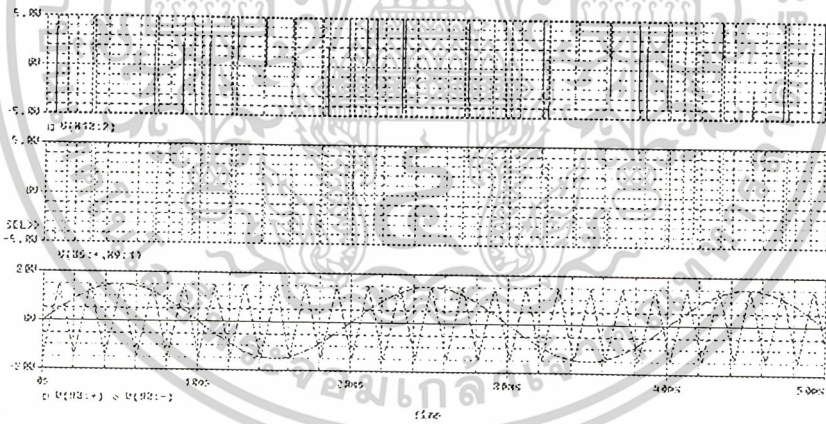
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.4 จำลองการวัดแรงดันโดยใช้สัญญาณอินพุตเป็นพีคดับบีวเอ็ม(PWM)



รูปที่ 4.10 แสดงวงจรจำลองตรวจจับแรงดันพีคดับบีวเอ็ม (PWM)

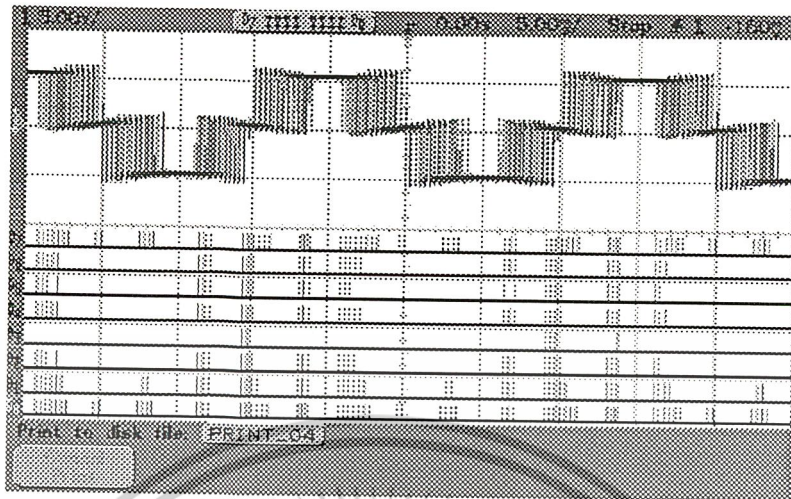
เปรียบเทียบสัญญาณระหว่างการจำลองโดยใช้โปรแกรม ORCAD กับวัดสัญญาณจริงของแรงดันพีคดับบีวเอ็ม (PWM)



รูปที่ 4.11 แสดงรูปคลื่นของวงจรจำลองตรวจจับแรงดันพีคดับบีวเอ็ม (PWM)

ทดสอบสัญญาณแรงดันพีคดับบีวเอ็ม (PWM) ด้วยอินเวอร์เตอร์ (Inverter) โดยใช้ความถี่ Fundamental 50 Hz

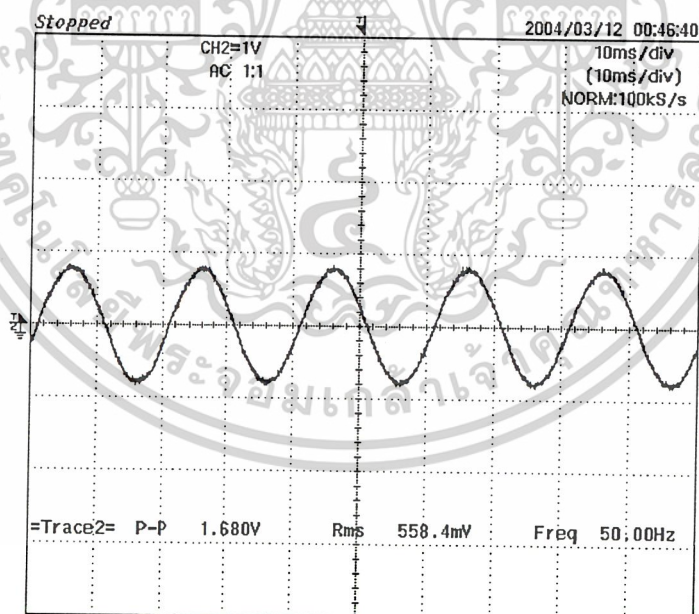
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.12 แสดงรูปคลื่นของวงจรตรวจจับแรงดันคั่นพีคบีวีเอ็ม (PWM) ก่อนเข้า DSP

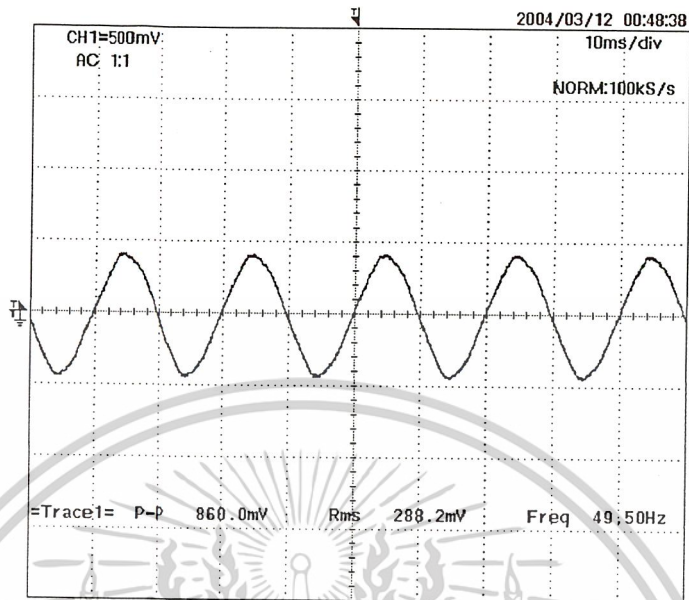
4.2 ทดสอบสัญญาณก่อนเข้า DSP

4.2.1 ทดสอบด้วยสัญญาณไซน์



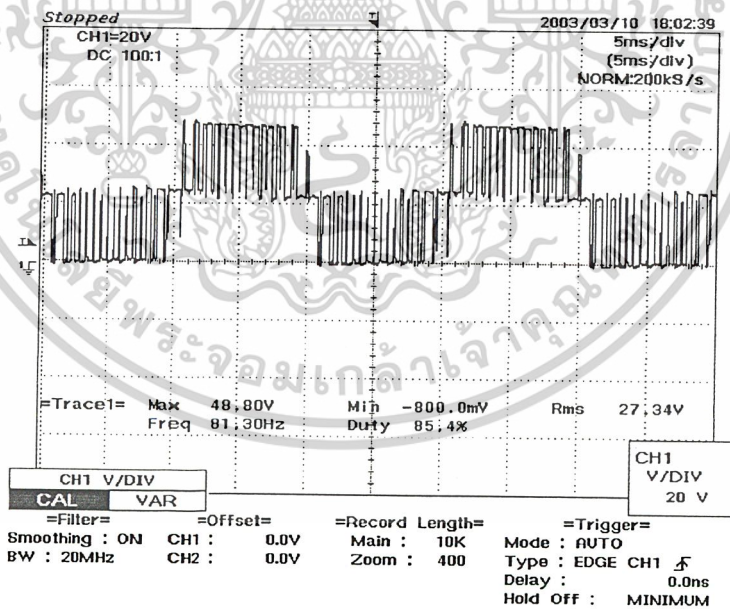
รูปที่ 4.13 สัญญาณแรงดันไซน์ก่อนเข้า DSP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



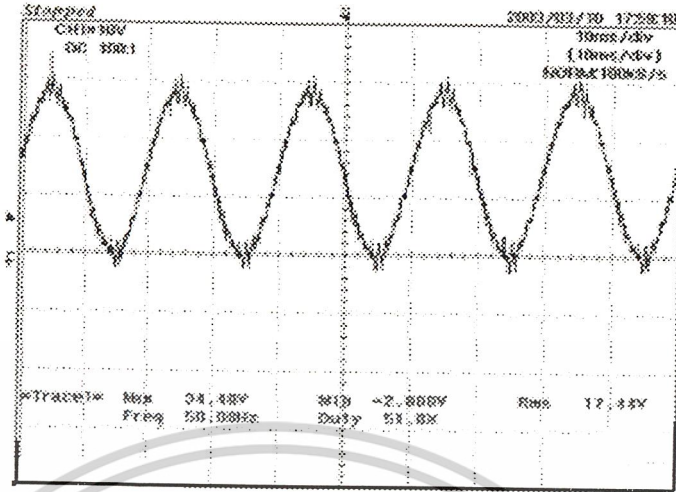
รูปที่ 4.14 สัญญาณกระแสขาเข้าก่อนเข้า DSP

4.2.2 ทดสอบด้วยสัญญาณพีดีบีเอ็ม (PWM)



รูปที่ 4.15 สัญญาณแรงดันพีดีบีเอ็ม(PWM) ก่อนเข้า DSP

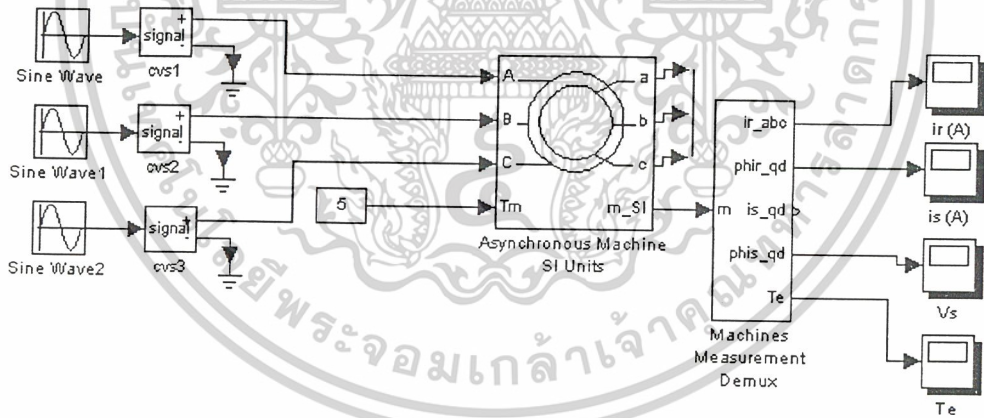
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.16 สัญญาณกระแสพีดับวีเอ็ม(PWM) ก่อนเข้า DSP

4.3 แสดงบล็อกไดอะแกรมที่ใช้ในการจำลองในโปรแกรม Mat lab

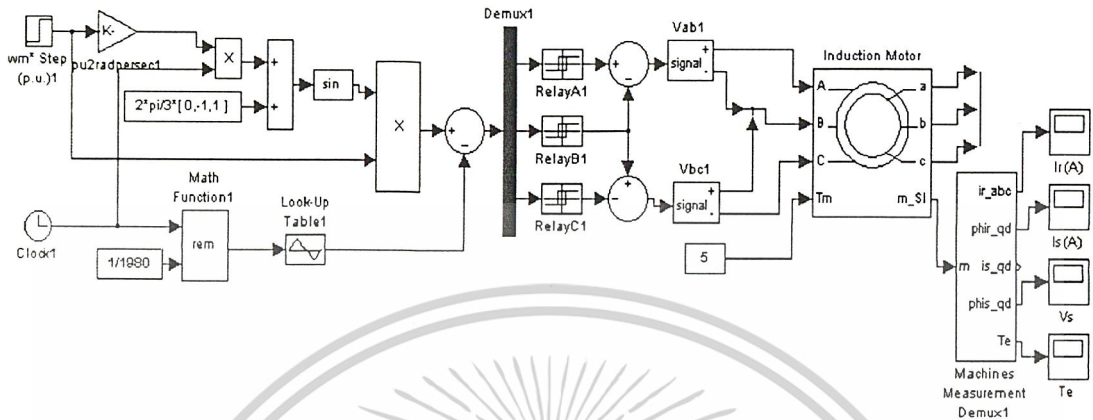
สัญญาณไซน์ (Sine-Wave)



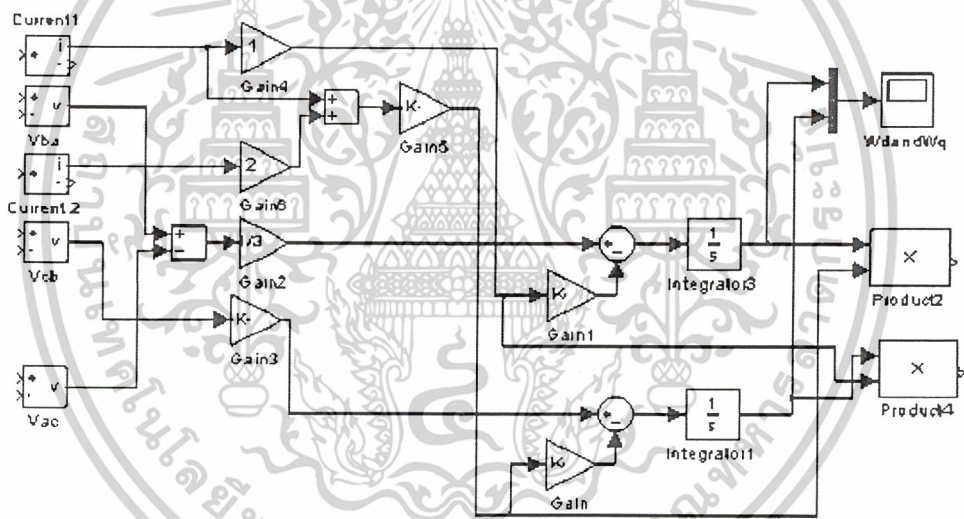
รูปที่ 4.17 แสดงบล็อกไดอะแกรมของมอเตอร์ที่ใช้สัญญาณไซน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณพีดับบีวเอ็ม (PWM)



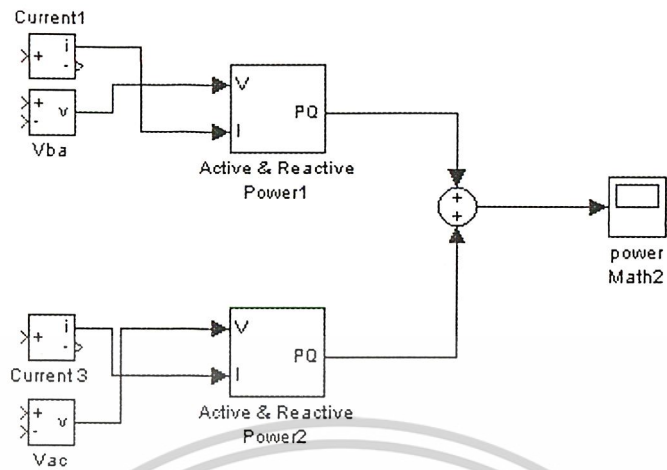
รูปที่ 4.18 แสดงบล็อกไดอะแกรมของมอเตอร์ที่ใช้สัญญาณพีดับบีวเอ็ม(PWM)



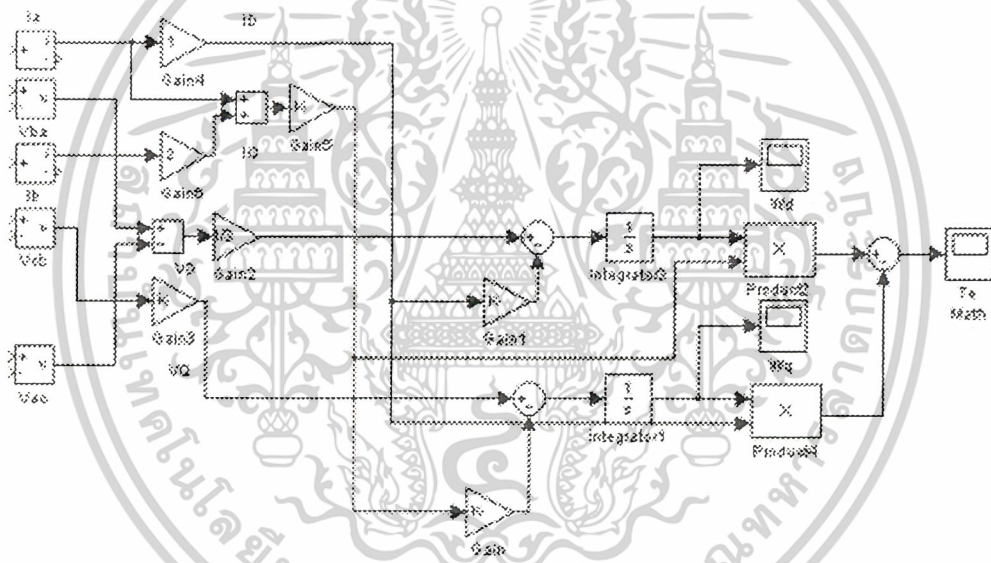
รูปที่ 4.19 แสดงบล็อกไดอะแกรมการหาค่าฟลักซ์ดี (ψ_d) และฟลักซ์คว (ψ_q)

ซึ่งบล็อกไดอะแกรมที่สร้างมาเพื่อหาค่าฟลักซ์กำลังไฟฟ้และค่าแรงบิดของมอเตอร์นั้นได้มาจากการเปลี่ยนแรงดันและกระแส 3 เฟส 3 แกน มาเป็น 2 แกนซึ่งสมการได้แสดงไว้แล้วในบทที่ 2 ในหัวข้อ 2.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.20 แสดงบล็อกไดอะแกรมการหาค่ากำลังไฟฟ้า



รูปที่ 4.21 แสดงบล็อกไดอะแกรมการหาค่าแรงบิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

ผลการทดลอง

ผลการทดลองที่ได้ทางคอมพิวเตอร์ จะแสดงเปรียบเทียบกับผลที่ได้จากการจำลองใน Mat lab, ค่าจริงที่วัดจาก ออสซิลโลสโคป และ สมการทางวิศวกรรม ผลที่ได้มีค่าใกล้เคียงกัน ซึ่งการทดลองจะแยกออกเป็น 2 กรณี

คือ

- การทดลองโดยสัญญาณที่เป็นไซน์
- การทดลองโดยสัญญาณ PWM

5.1 พิจารณาสัญญาณไซน์

ผลจากการวัดค่ากำลังไฟฟ้า(Power) และแรงบิด (Torque) ของ 3 เฟส Induction Motor โดยเครื่อง (Fluke 41B Power Hamonics Analyzer)

ขณะไม่มีการจ่ายภาระโหลด

กระแสไฟฟ้า = 3.3 Amp

แรงดันไฟฟ้า = 390 Volt

กำลังไฟฟ้า 3 เฟส = 400 Watt

แรงบิด = 2.8 นิวตัน

ขณะทำการจ่ายภาระโหลดที่ 10 kg (98 นิวตัน)

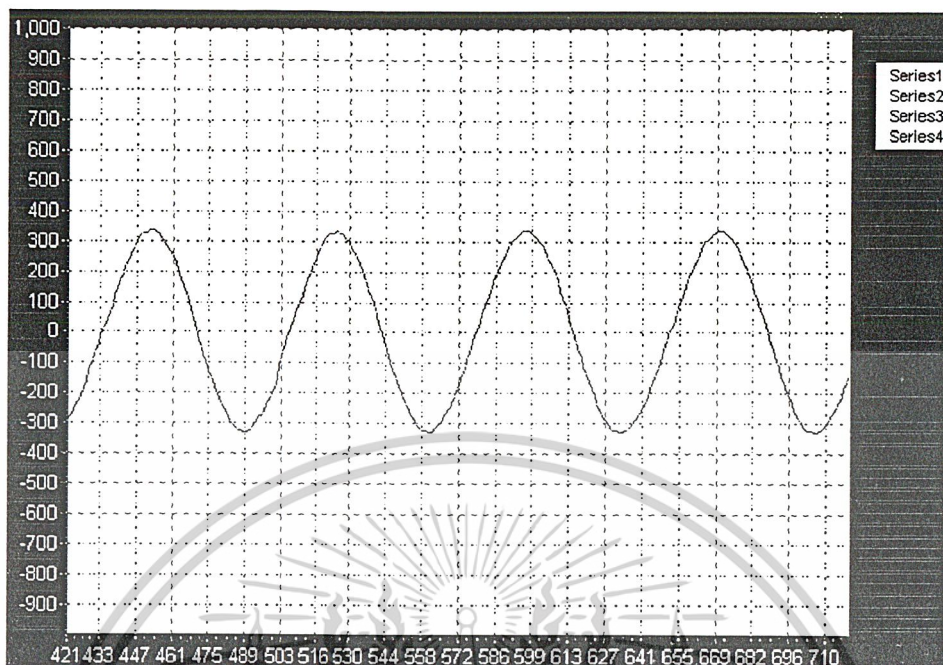
กระแสไฟฟ้า = 3.79 Amp

แรงดันไฟฟ้า = 387 Volt

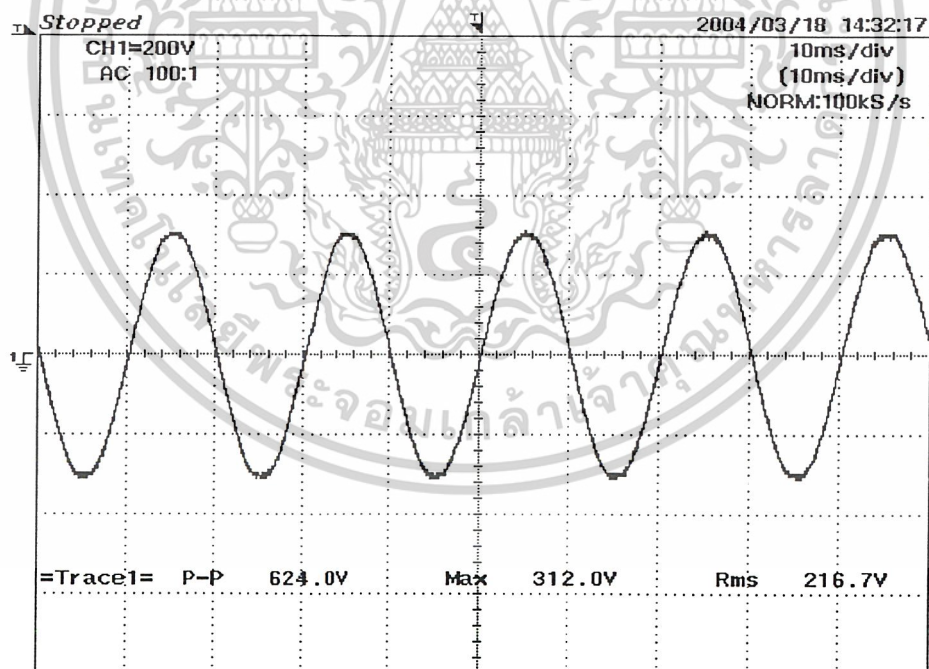
กำลังไฟฟ้า 3 เฟส = 1.14 Kwatt

แรงบิด = 6.60 นิวตัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

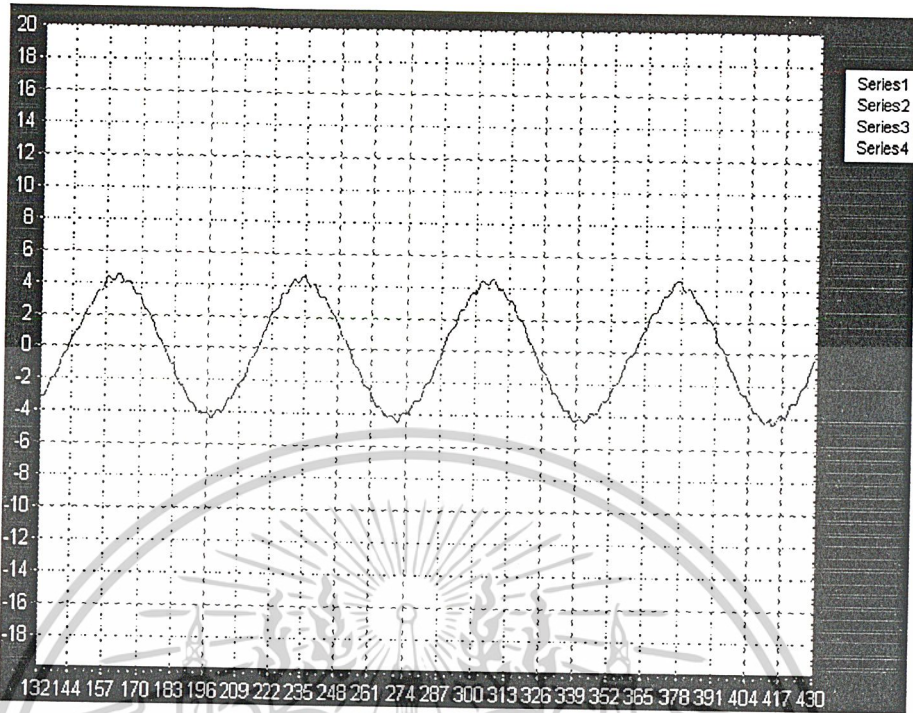


รูปที่ 5.1 แสดงสัญญาณแรงดันที่ได้ทางคอมพิวเตอร์

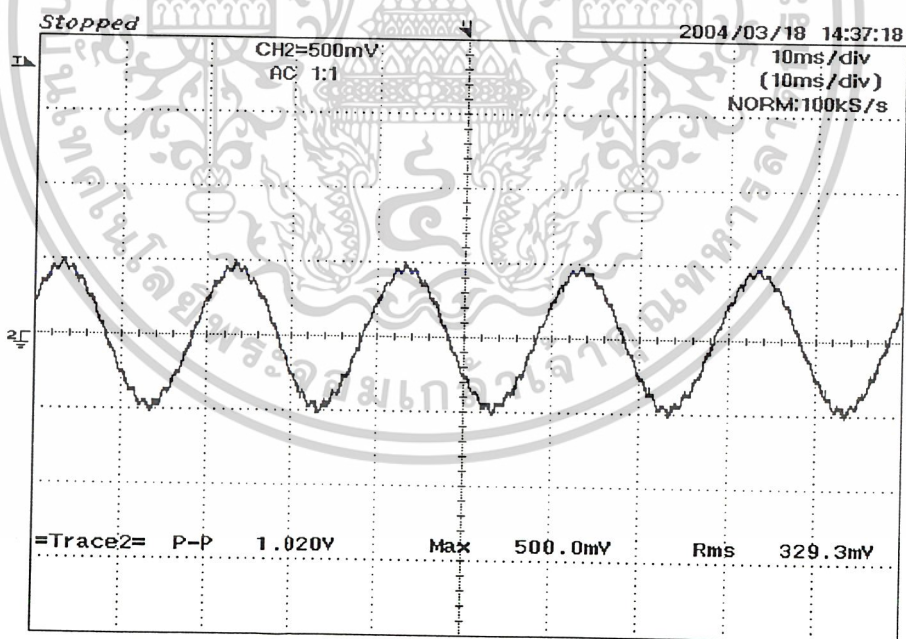


รูปที่ 5.2 สัญญาณแรงดันจริงที่วัดจากออสซิลโลสโคป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

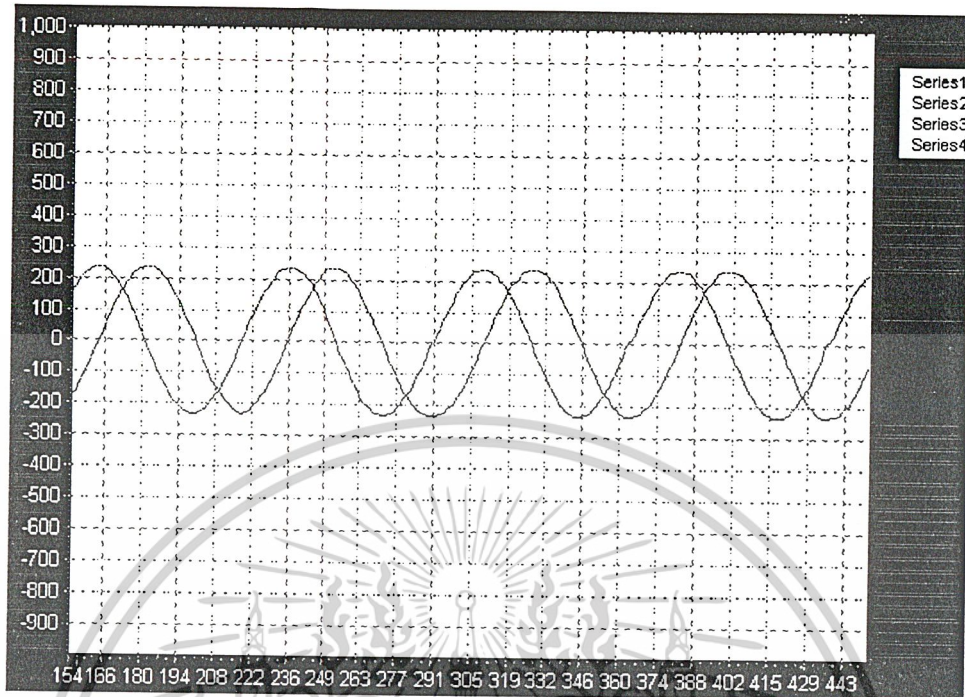


รูปที่ 5.3 แสดงสัญญาณกระแสที่ได้ทางคอมพิวเตอร์

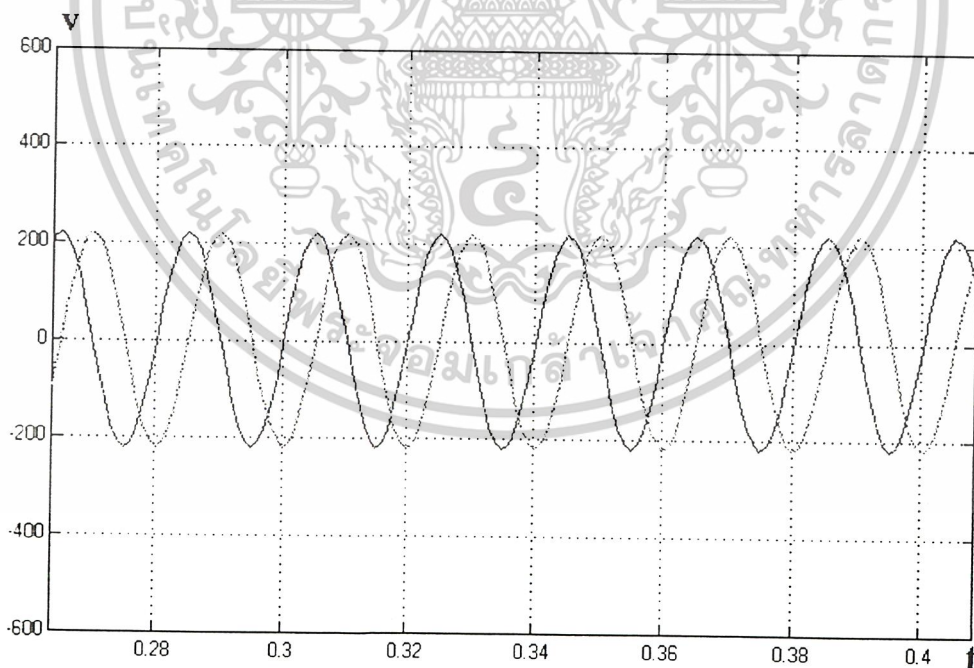


รูปที่ 5.4 สัญญาณกระแสจริงที่วัดจากออสซิลโลสโคป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

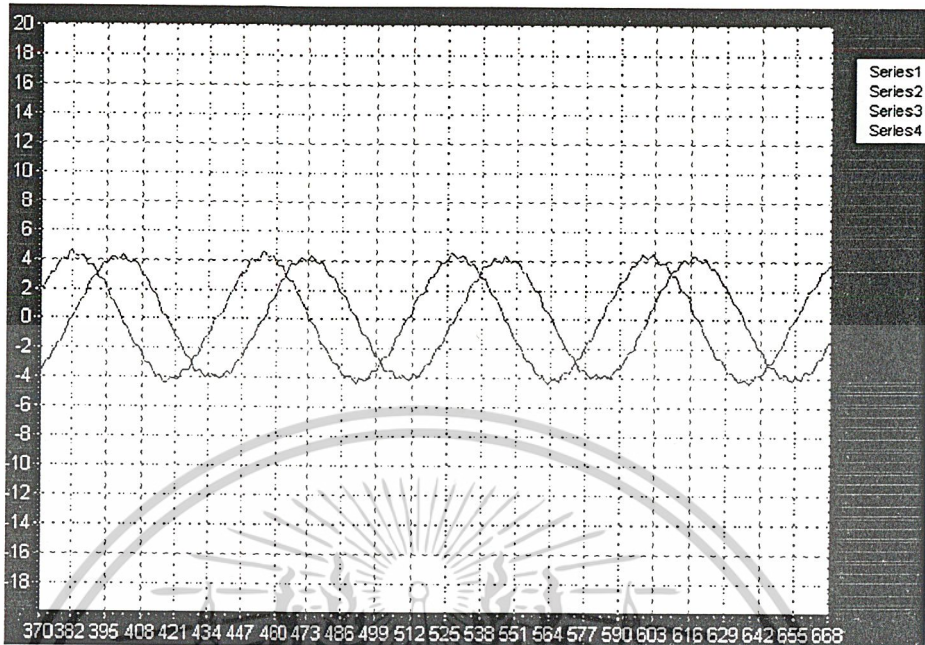


รูปที่ 5.5 แสดงสัญญาณแรงดัน V_d, V_q ที่ได้ทางคอมพิวเตอร์

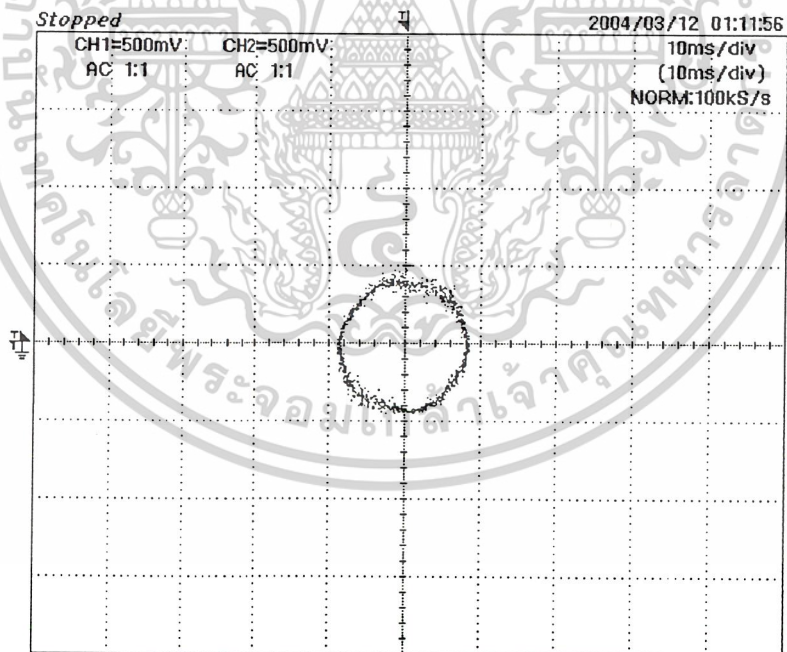


รูปที่ 5.6 แสดงสัญญาณแรงดัน V_d, V_q ที่ได้จากการจำลองใน Matlab

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

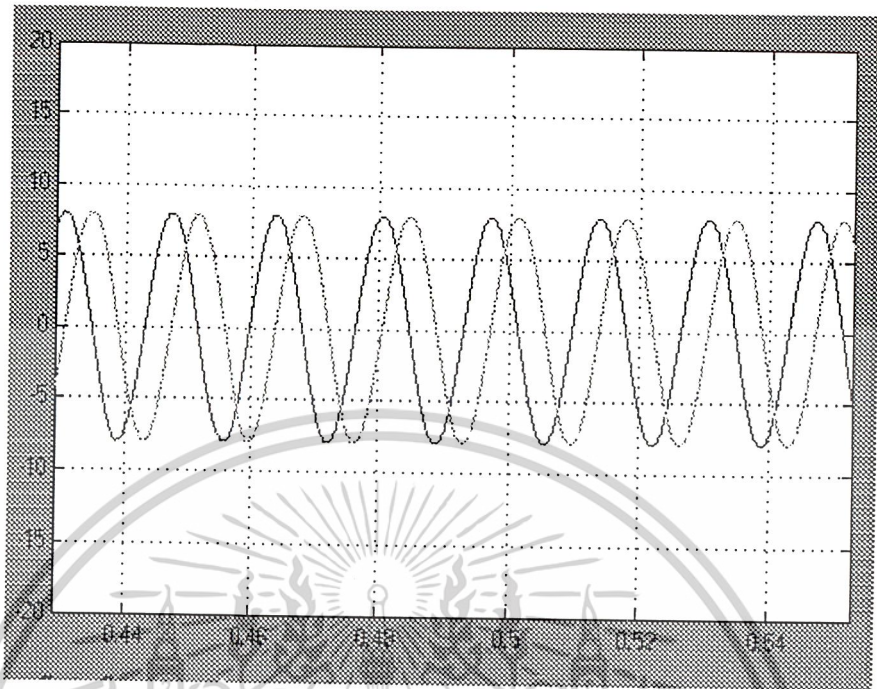


รูปที่ 5.7 แสดงสัญญาณกระแส I_d, I_q ที่ได้ทางคอมพิวเตอร์

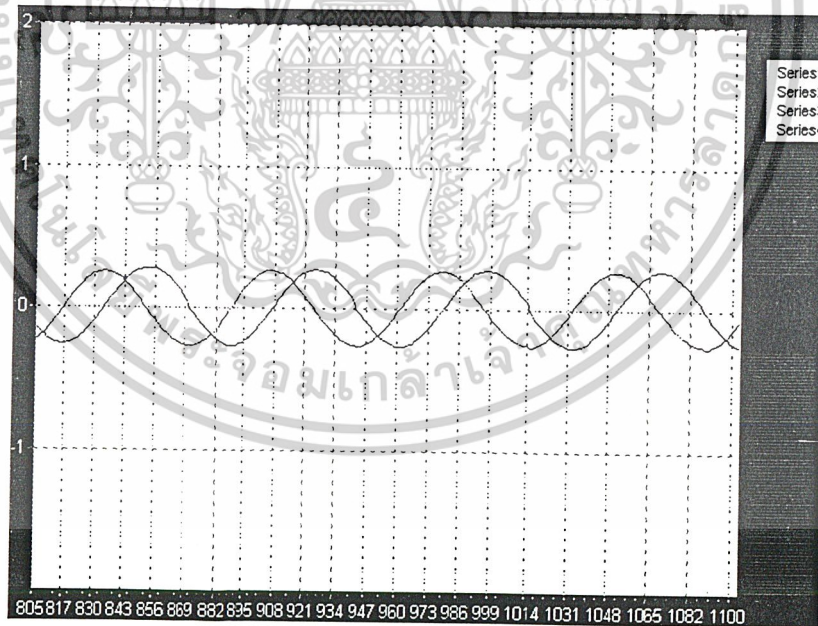


รูปที่ 5.8 เส้นทางเดินกระแสที่ได้จากการแปลงจากระบบ 3 แกนมาเป็น 2 แกน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

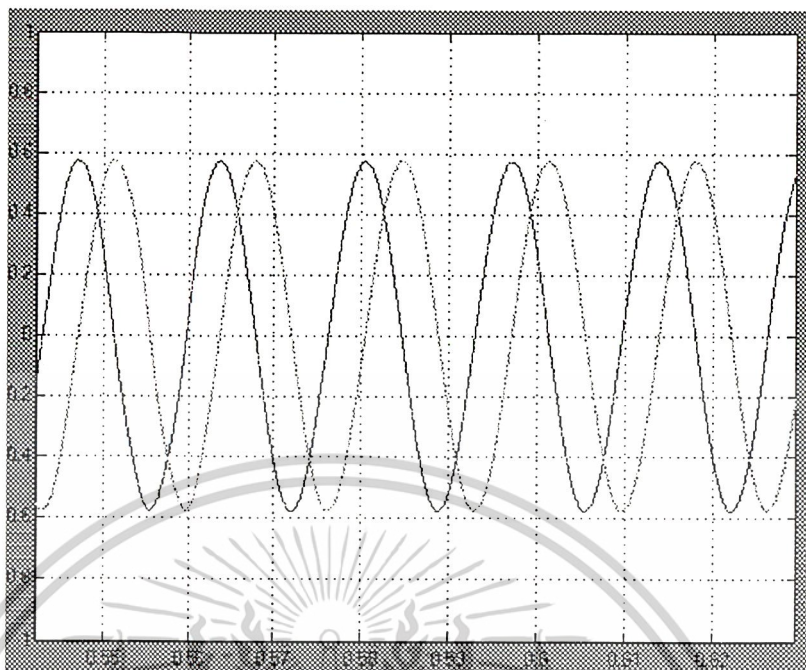


รูปที่ 5.9 แสดงสัญญาณกระแส I_d, I_q ที่ได้จากการจำลองใน Matlab

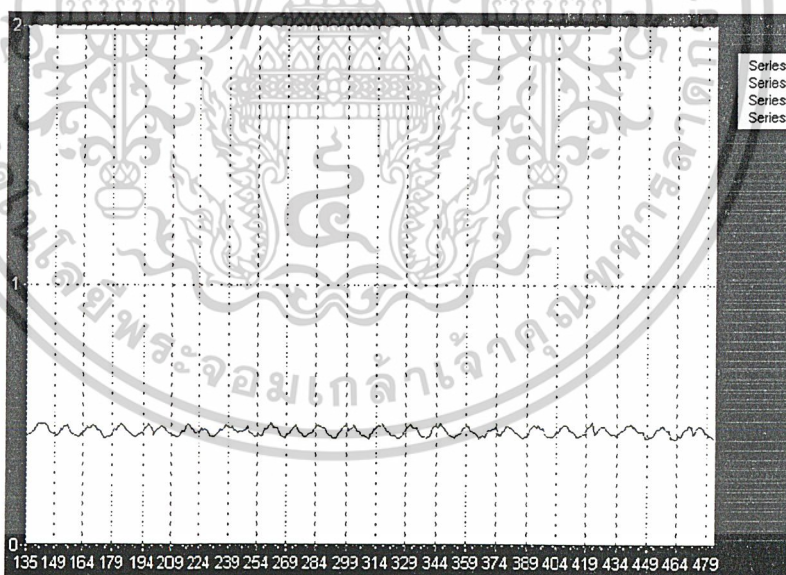


รูปที่ 5.10 แสดงสัญญาณฟลักซ์ (ψ_d, ψ_q) ที่ได้ทางคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

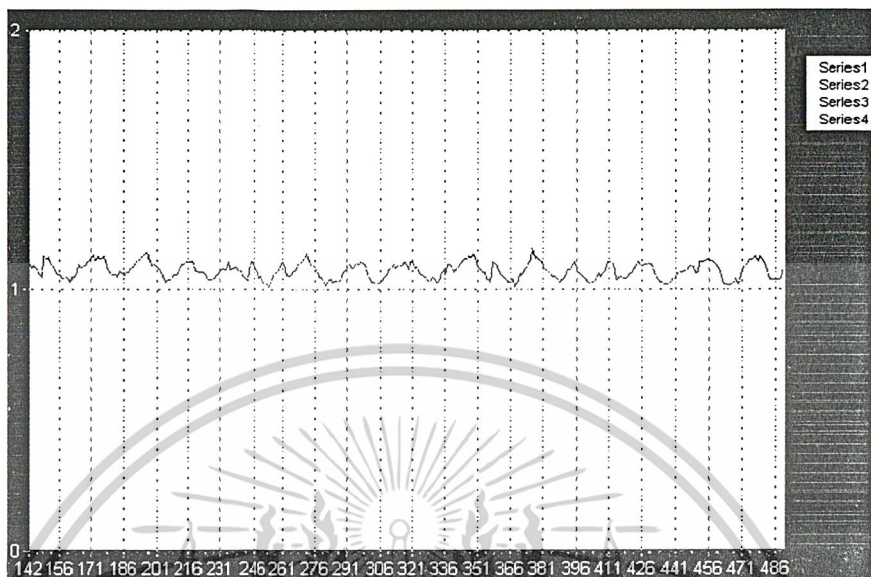


รูปที่ 5.11 แสดงสัญญาณฟลักซ์ (ψ_d, ψ_q) ที่ได้จากการจำลองใน Mat lab ลักษณะสัญญาณของ (ψ_d, ψ_q) มีมุมต่างเฟสกัน 90 องศา

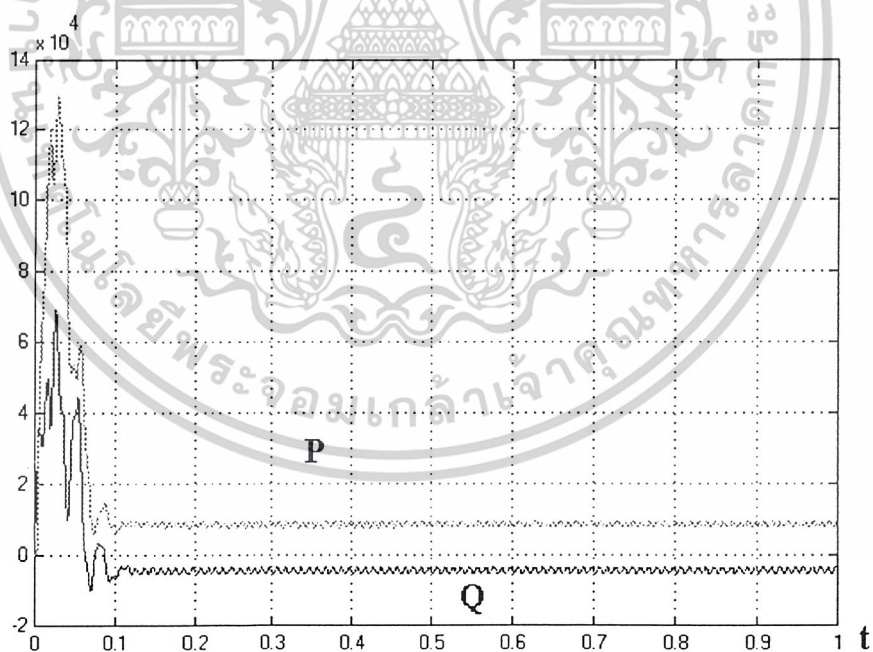


รูปที่ 5.12 แสดงสัญญาณแอมแปร์ไฟฟ้าที่ได้ทางคอมพิวเตอร์(ขณะไม่มีโหลด)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

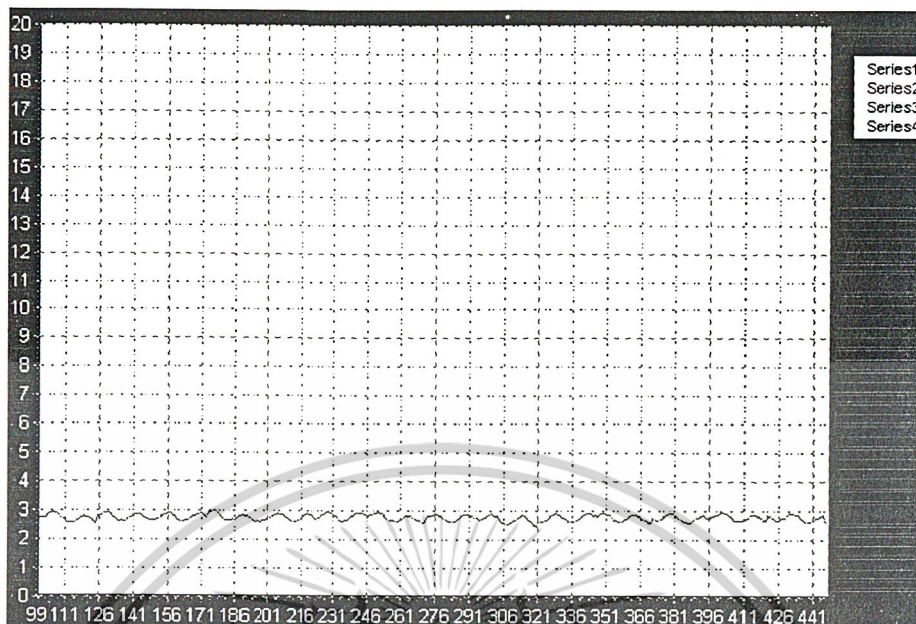


รูปที่ 5.13 แสดงสัญญาณกำลังไฟฟ้าที่ได้ทางคอมพิวเตอร์(ขณะมีโหลด 10 Kg: 98 นิวตัน)



รูปที่ 5.14 แสดงสัญญาณกำลังไฟฟ้าที่ได้จากการจำลองใน Mat lab

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

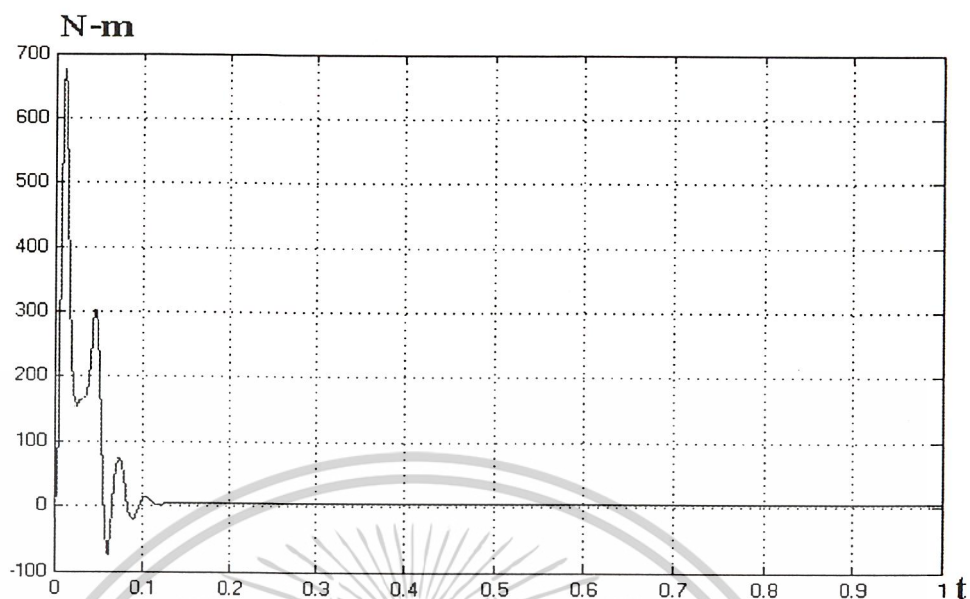


รูปที่ 5.15 แสดงสัญญาณแรงบิดที่ได้ทางคอมพิวเตอร์(ขณะไม่มีโหลด: นิวตัน-เมตร)



รูปที่ 5.16 แสดงสัญญาณแรงบิดที่ได้ทางคอมพิวเตอร์(ขณะมีโหลด: นิวตัน-เมตร)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

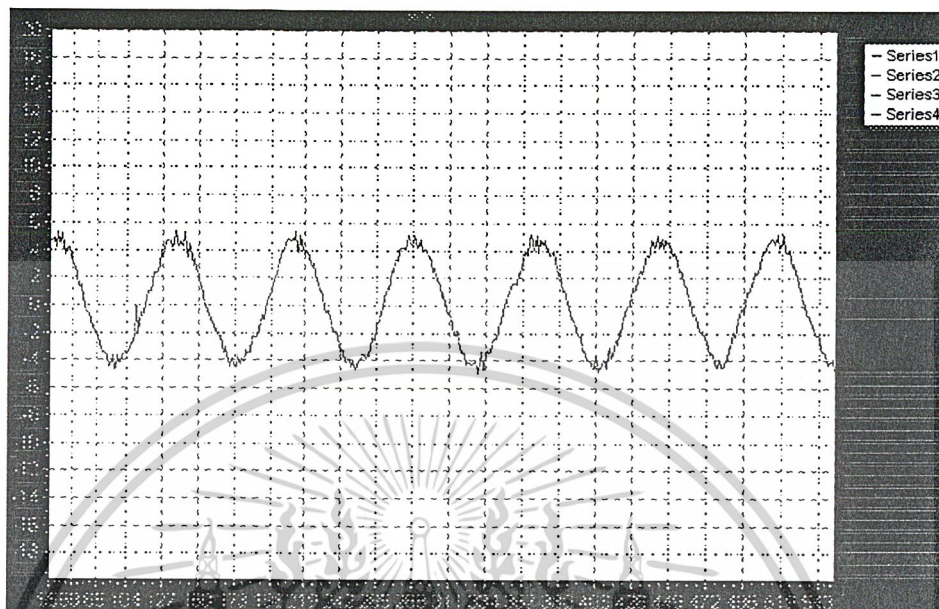


รูปที่ 5.17 แสดงสัญญาณแรงบิดที่ได้จากการจำลองใน Mat lab

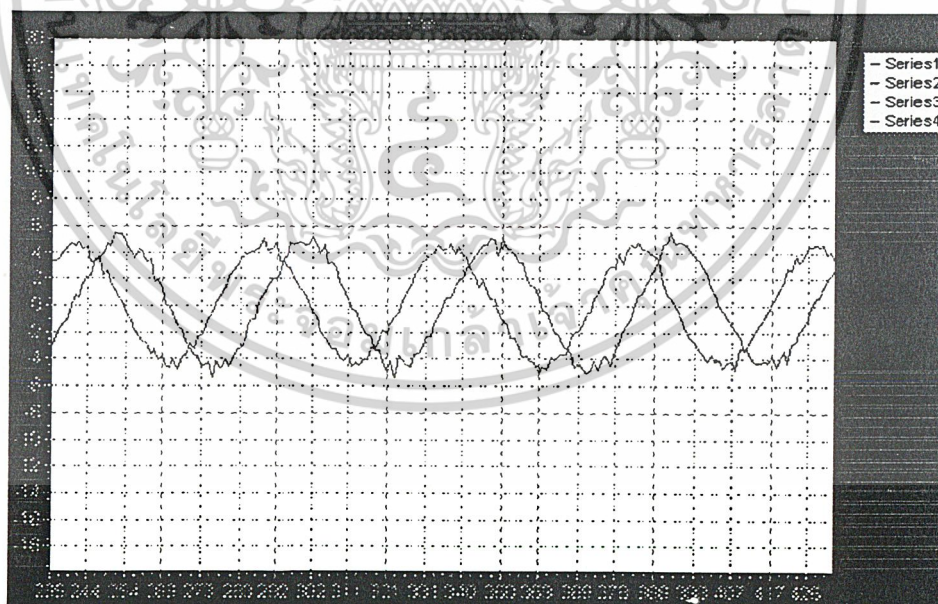
จากผลของแรงบิด และ กำลังไฟฟ้าที่ได้ทางคอมพิวเตอร์ และ จากการวัดสัญญาณจริง โดย เครื่อง Fluke 41B Power Harmonics Analyzer จะเห็นได้ว่ามีค่าใกล้เคียงกันซึ่งค่าที่แสดงบน จอคอมพิวเตอร์ จะเป็นค่าโดยประมาณเท่านั้น ซึ่งเราสามารถอ้างอิงได้จากสมการในหัวข้อ 2.3.2 เกี่ยวกับ การหาค่าแรงบิดและกำลังไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2 พิจารณาสัญญาณที่ดับบลิเอ็ม (PWM)

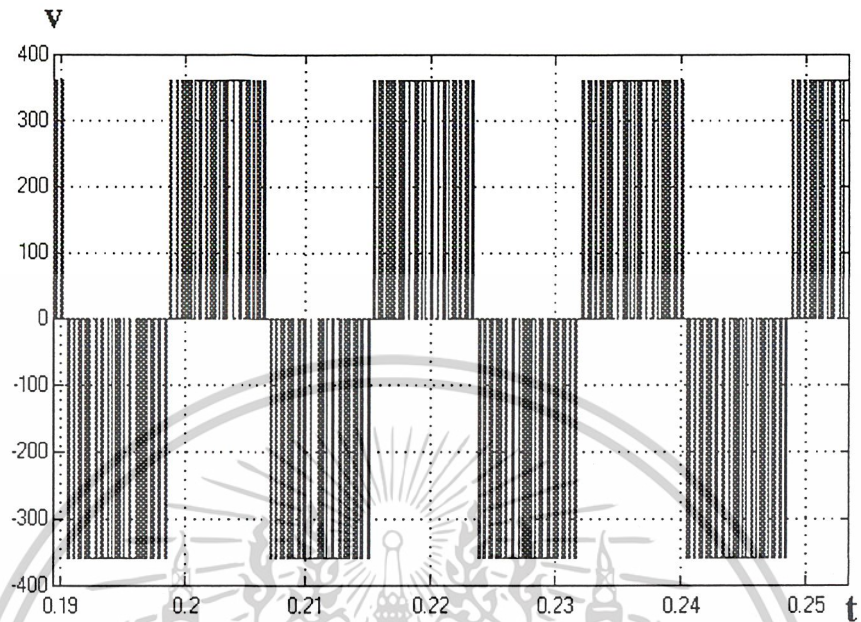


รูปที่ 5.18 แสดงสัญญาณกระแสไฟดับบลิเอ็ม(PWM) ที่ได้ทางคอมพิวเตอร์

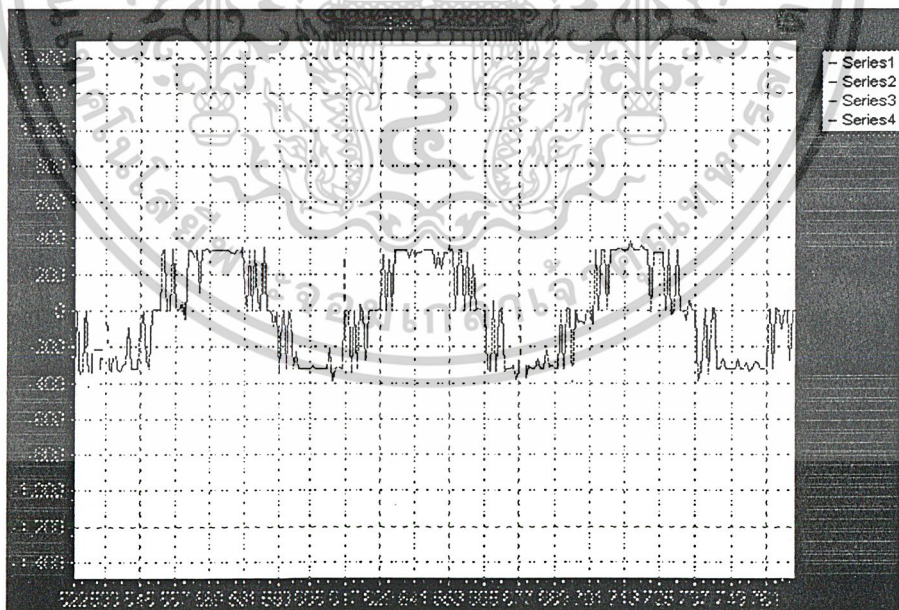


รูปที่ 5.19 แสดงสัญญาณกระแส Id, Iq (PWM) ที่ได้จากคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.20 แสดงสัญญาณแรงดันพัลส์บวกลวเอม (PWM) ที่ได้จากการจำลองใน Mat lab

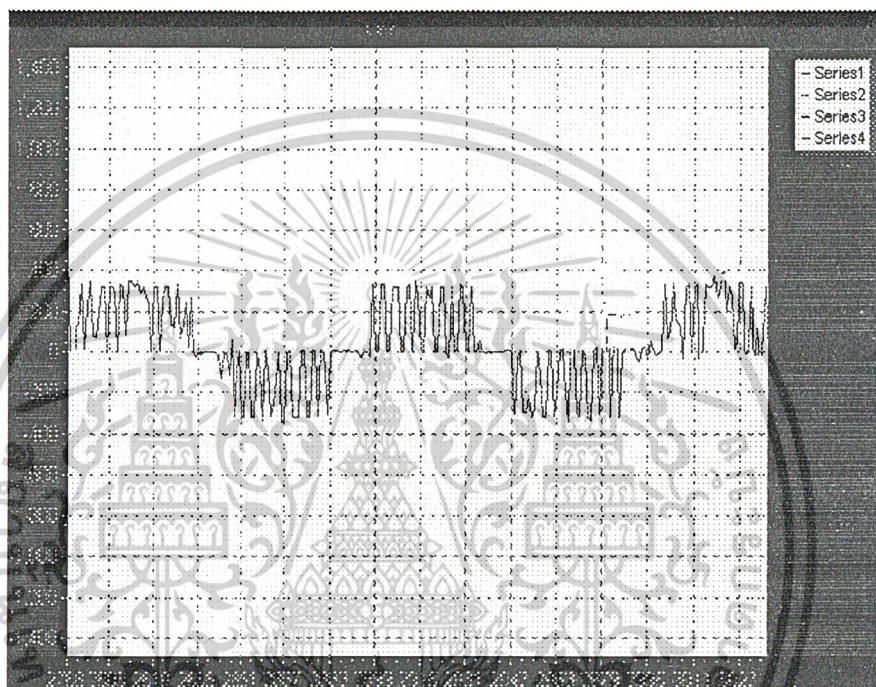


รูปที่ 5.21 แสดงสัญญาณแรงดันพัลส์บวกลวเอม(PWM) ที่ได้ทางคอมพิวเตอร์ที่ความถี่ 50 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การรับค่าสัญญาณ PWM ซึ่งเป็นสัญญาณที่มีการเปลี่ยนแปลงของสัญญาณตลอดเวลาตาม การเปลี่ยนแปลงความถี่ของ อินเวอร์เตอร์ ที่ปรับความเร็วของมอเตอร์เหนี่ยวนำ อีกทั้งมีสัญญาณรบกวน จากภายนอก เมื่อรับสัญญาณเข้ามาเพื่อคำนวณหาค่าแรงบิดของมอเตอร์ ซึ่งได้จากการอินทิเกรตสัญญาณ แรงดันและกระแส มีค่าไม่ถูกต้อง ดังนั้น การทดสอบหาค่าแรงบิด และ กำลังไฟฟ้าของมอเตอร์ จึง ทดสอบเฉพาะแรงดันที่เป็นชานส์

การเขียนของสัญญาณ PWM ที่รับเข้ามาแสดงได้ดังรูป



รูปที่ 5.22 แสดงสัญญาณแรงดันพีดับเบิลยูเอ็ม (PWM) ที่ได้ทางคอมพิวเตอร์ที่ความถี่ 30 Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6 บทวิจารณ์และบทสรุป

โครงการ การบันทึกข้อมูลและการแสดงผลสำหรับอินเวอร์เตอร์ขับเคลื่อนมอเตอร์เหนี่ยวนำ 3 เฟสหมวดการทำงาน 2 ส่วนหลักคือ

1. ส่วนของฮาร์ดแวร์

- วงจรตรวจจับสัญญาณกระแส
- วงจรตรวจจับสัญญาณแรงดัน
- ตัวประมวลผลสัญญาณดิจิทัล : DSP

2. ส่วนของซอฟต์แวร์

- โปรแกรมประมวลผลใน DSP
- โปรแกรมประมวลผลในคอมพิวเตอร์ (Delphi)

6.1 ส่วนของฮาร์ดแวร์

แยกออกเป็น 3 ส่วนคือ

6.1.1 วงจรตรวจจับสัญญาณกระแส

ในวงจรนี้จะใช้ LEM เป็นตัวตรวจจับสัญญาณกระแสเพื่อนำไปประมวลผล ซึ่งการแปลงกระแสจกระแสด้านการของปรากฏการณ์ฮอลล์ (Hall Effect) โดยการทำงานจะคล้ายกับหม้อแปลงกระแสทั่วไป สัญญาณที่ออกจาก LEM จะผ่านวงจรระดับสัญญาณ และวงจรการปรับอัตราส่วน ซึ่งจะพิกัดแรงดันไว้ไม่เกิน 3.3 โวลต์ ก่อนที่จะเข้าตัวประมวลผลสัญญาณดิจิทัลต่อไป

6.1.2 วงจรตรวจจับสัญญาณแรงดัน

จะใช้หลักการของวงจรแบ่งแรงดัน โดยใช้ความต้านทานมาต่ออนุกรมเพื่อแบ่งแรงดันจาก 380 โวลต์ หรือ 220 โวลต์ลดทอนเหลือ 10 โวลต์ก่อนที่จะเข้าวงจรระดับสัญญาณ วงจรปรับอัตราส่วนแล้วนำสัญญาณเข้า DSP ต่อไป

6.1.3 ตัวประมวลผลสัญญาณดิจิทัล

ใช้เบอร์ TAXAS2407 เป็นตัวประมวลผลและติดต่อกับคอมพิวเตอร์เพื่อแสดงผลที่คำนวณได้ โดยผ่านพอร์ตขนาน

6.2 ส่วนของโปรแกรม

แยกออกเป็น 2 ส่วน คือ

6.2.1 ส่วนโปรแกรมประมวลผลใน DSP

ใช้ภาษาแอสเซมบลีเขียนโปรแกรมซึ่งในการเขียนโปรแกรมนั้น จะแบ่งออกเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัลซึ่งจะรับสัญญาณมาทั้งหมด 4 สัญญาณ คือ สัญญาณแรงดัน 2 สัญญาณ และสัญญาณกระแส 2 สัญญาณ ก่อนที่จะนำสัญญาณเหล่านี้ไปประมวลผลต่อไป

ส่วนของการคำนวณหาค่าต่างๆ ไม่ว่าจะเป็นสัญญาณแรงบิด กำลังไฟฟ้า ตามสมการที่กล่าวไว้ในหัวข้อ 2.2

ส่วนของการติดต่อกับคอมพิวเตอร์ ซึ่งจะส่งข้อมูลที่คำนวณได้ออกพอร์ตที่ละ 8 บิต เพื่อส่งผ่านข้อมูลไปยังพอร์ตขนานของคอมพิวเตอร์ต่อไป

6.2.2 ส่วนโปรแกรมแสดงผลในคอมพิวเตอร์

ในส่วนของการแสดงผลที่จอคอมพิวเตอร์ใช้โปรแกรม Delphi ซึ่งจะใช้ภาษาปาสคาล เขียนเพื่อรับค่าที่คำนวณได้จาก DSP มาแสดงผลทางหน้าจอคอมพิวเตอร์

ซึ่งสัญญาณที่รับเข้ามาเป็นสัญญาณดิจิทัลขนาด 8 บิต อัตราการแซมปลิงของโปรแกรมเร็วกว่า DSP ประมาณ 50 เท่า ขึ้นอยู่กับความยาวของโปรแกรม Delphi ที่เราเขียนมีค่าสูงสุด 256 ดังนั้นต้องมีการปรับอัตราส่วนของสัญญาณที่จะแสดงอีกครั้งหนึ่ง

สำหรับการตรวจสอบความถูกต้องของสัญญาณที่แสดงบนหน้าจอคอมพิวเตอร์ ก็สามารถทำได้ โดยการเปรียบเทียบสัญญาณ ที่เกิดจากการจำลองในโปรแกรม Mat lab

ข้อจำกัดของโครงการ

เนื่องจากว่าในส่วนของการแสดงผลที่คอมพิวเตอร์โดยใช้ Delphi จะต้องใช้ระยะเวลาช่วงหนึ่งในการแสดงผล ดังนั้นถึงแม้ว่าเราจะแซมปลิงรับค่า เร็วกว่า ADC ของ DSP 50 เท่า แต่เราก็ไม่สามารถที่จะแสดงผลให้เร็วได้

เราจึงใช้เทคนิคการสุ่มจับสัญญาณทีละไซเคิลและแสดงผล ก่อนที่จะรับไซเคิลต่อไป

ส่วนสัญญาณที่เป็นสัญญาณ PWM ไม่สามารถที่จะตรวจสอบได้ว่าครบ 1 ไซเคิลเมื่อไร จึงเก็บสัญญาณไว้ในอาร์เรย์ ก่อนที่จะนำสัญญาณเหล่านั้นไปแสดงจำนวนไซเคิลขึ้นอยู่กับข้อมูลที่เก็บไว้ในอาร์เรย์ดังนั้นค่าที่แสดงผลจึงไม่เป็นในลักษณะ Real time ที่แท้จริง

การพัฒนา

เพื่อการรับค่าและแสดงผลให้เป็นไปในลักษณะ Real Time ที่แท้จริง เราอาจจะพัฒนาเขียนโปรแกรมรับค่าใน DOS ซึ่งจะทำให้คอมพิวเตอร์ทำงานเร็วขึ้นอย่างมาก เนื่องจากว่าในระบบปฏิบัติการ Window จะมีโปรแกรมที่ติดตั้งอยู่ด้วยหลายโปรแกรม จึงทำให้หน่วยประมวลผลกลางของคอมพิวเตอร์ต้องรอการอินเตอร์รัพจากโปรแกรมเหล่านั้นนอกจากนี้ยังต้องรอการ อินเตอร์รัพ จากเมาส์และคีย์บอร์ดอีกด้วย ซึ่งถ้าหากเราไปพัฒนาการเขียนโปรแกรมใน DOS ก็จะทำให้ โปรแกรมรับค่าและแสดงผลได้เร็วขึ้น

ปัญหาที่เกิดขึ้นและแนวทางแก้ไข

การวางแผนในช่วงระยะเวลา 1 ปี ในช่วงภาคเรียนแรก แผนงานที่วางไว้ คือการเขียนโปรแกรมรับค่าและประมวลผลในDSP จะต้องเสร็จทั้งหมดและนำข้อมูลที่คำนวณได้ส่งผ่านพอร์ตอนุกรมไปยังคอมพิวเตอร์ แต่ปรากฏว่าแผนงานดังกล่าวไม่เสร็จสิ้นตามระยะเวลา เนื่องจากว่า การเขียนโปรแกรมคำนวณในDSP ค่อนข้างที่จะละเอียดจึงต้องใช้ระยะเวลานานกว่าแผนงานที่วางเอาไว้

และในช่วงภาคเรียนที่ 2 ในส่วนของโปรแกรมในค่าที่ใช้ Delphi รับค่าทางพอร์ตอนุกรม ปรากฏว่าการรับค่าทางพอร์ตอนุกรม ซึ่งใช้อัตราบิตเรต 9600 Bit/sec ซึ่งช้ามากเมื่อเทียบกับการส่งข้อมูลผ่านพอร์ตขนาน

จากปัญหาที่เกิดขึ้นนั้น เราได้ทำการแก้ไข โดยการส่งข้อมูลผ่านพอร์ตขนานแทนการส่งข้อมูลแทนพอร์ตอนุกรม ซึ่งก็คือ การส่งทีละ 8 บิต แทนการส่งทีละ 1 บิต ซึ่งจะทำให้การส่งข้อมูลเร็วขึ้นอย่างมาก จึงทำงานบรรลุตามเป้าหมายที่วางเอาไว้

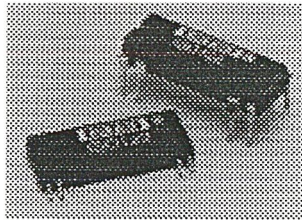


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ISO122

Precision Lowest Cost ISOLATION AMPLIFIER

FEATURES

- 100% TESTED FOR HIGH-VOLTAGE BREAKDOWN
- RATED 1500Vrms
- HIGH IMR: 140dB at 60Hz
- BIPOLAR OPERATION: $V_o = \pm 10V$
- 16-PIN PLASTIC DIP AND 28-LEAD SOIC
- EASE OF USE: Fixed Unity Gain Configuration
- 0.020% max NONLINEARITY
- $\pm 4.5V$ to $\pm 18V$ SUPPLY RANGE

APPLICATIONS

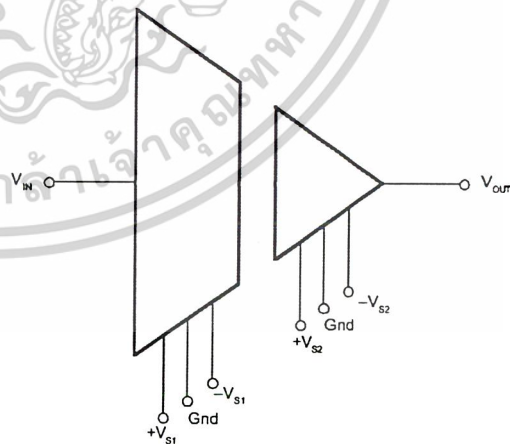
- INDUSTRIAL PROCESS CONTROL: Transducer Isolator, Isolator for Thermocouples, RTDs, Pressure Bridges, and Flow Meters, 4mA to 20mA Loop Isolation
- GROUND LOOP ELIMINATION
- MOTOR AND SCR CONTROL
- POWER MONITORING
- PC-BASED DATA ACQUISITION
- TEST EQUIPMENT

DESCRIPTION

The ISO122 is a precision isolation amplifier incorporating a novel duty cycle modulation-demodulation technique. The signal is transmitted digitally across a 2pF differential capacitive barrier. With digital modulation the barrier characteristics do not affect signal integrity, resulting in excellent reliability and good high frequency transient immunity across the barrier. Both barrier capacitors are imbedded in the plastic body of the package.

The ISO122 is easy to use. No external components are required for operation. The key specifications are 0.020% max nonlinearity, 50kHz signal bandwidth, and $200\mu V/^\circ C$ V_{OS} drift. A power supply range of $\pm 4.5V$ to $\pm 18V$ and quiescent currents of $\pm 5.0mA$ on V_{S1} and $\pm 5.5mA$ on V_{S2} make these amplifiers ideal for a wide range of applications.

The ISO122 is available in 16-pin plastic DIP and 28-lead plastic surface mount packages.



International Airport Industrial Park • Mailing Address: PO Box 11400 • Tucson, AZ 85734 • Street Address: 6730 S. Tucson Blvd. • Tucson, AZ 85706
Tel: (520) 746-1111 • Twx: 910-952-1111 • Cable: BBRCORP • Telex: 066-6491 • FAX: (520) 889-1510 • Immediate Product Info: (800) 548-6132

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SPECIFICATIONS

At $T_A = +25^\circ\text{C}$, $V_{S1} = V_{S2} = \pm 15\text{V}$, and $R_L = 2\text{k}\Omega$ unless otherwise noted.

PARAMETER	CONDITIONS	ISO122P/U			ISO122JP/JU			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
ISOLATION Voltage Rated Continuous AC 60Hz 100% Test ⁽¹⁾ Isolation Mode Rejection Barrier Impedance Leakage Current at 60Hz	1s, 5pC PD 60Hz $V_{ISO} = 240\text{Vrms}$	1500 2400	140 $10^{14} \parallel 2$ 0.18	0.5	*	*	*	VAC VAC dB $\Omega \parallel \mu\text{F}$ μArms
GAIN Nominal Gain Gain Error Gain vs Temperature Nonlinearity ⁽²⁾	$V_O = \pm 10\text{V}$		1 ± 0.05 ± 10 ± 0.016	± 0.50 ± 0.020		*	*	V/V %FSR ppm/ $^\circ\text{C}$ %FSR
INPUT OFFSET VOLTAGE Initial Offset vs Temperature vs Supply Noise			± 20 ± 200 ± 2 4	± 50		*	*	mV $\mu\text{V}/^\circ\text{C}$ mV/V $\mu\text{V}/\text{NHz}$
INPUT Voltage Range Resistance		± 10	± 12.5 200		*	*	*	V k Ω
OUTPUT Voltage Range Current Drive Capacitive Load Drive Ripple Voltage ⁽³⁾		± 10 ± 5	± 12.5 ± 15 0.1 20		*	*	*	V mA μF mVp-p
FREQUENCY RESPONSE Small Signal Bandwidth Slew Rate Settling Time 0.1% 0.01% Overload Recover Time	$V_O = \pm 10\text{V}$		50 2 50 350 150			*	*	kHz V/ μs μs μs μs
POWER SUPPLIES Rated Voltage Voltage Range Quiescent Current: V_{S1} V_{S2}		± 4.5	± 15 ± 5.0 ± 5.5	± 18 ± 7.0 ± 7.0		*	*	V V mA mA
TEMPERATURE RANGE Specification Operating Storage θ_{JA} θ_{JC}		-25 -25 -40		+85 +85 +85		*	*	$^\circ\text{C}$ $^\circ\text{C}$ $^\circ\text{C}$ $^\circ\text{C}/\text{W}$ $^\circ\text{C}/\text{W}$

* Specification same as ISO122P/U.

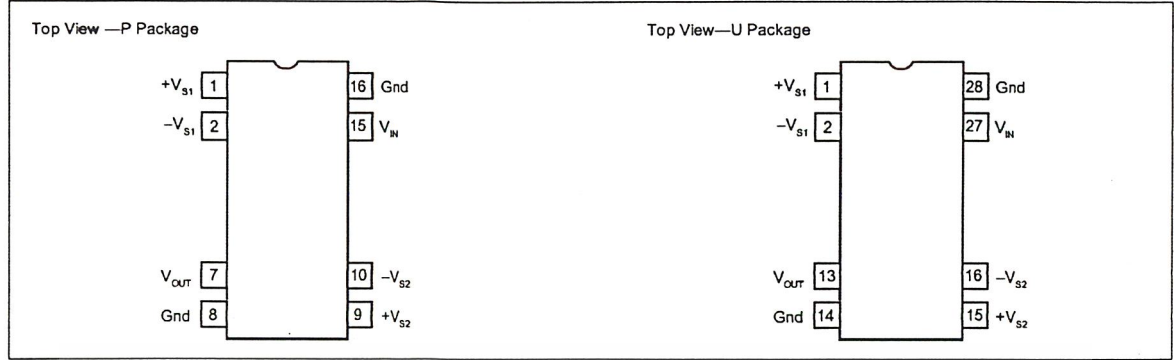
NOTES: (1) Tested at 1.6 X rated, fail on 5pC partial discharge. (2) Nonlinearity is the peak deviation of the output voltage from the best-fit straight line. It is expressed as the ratio of deviation to FSR. (3) Ripple frequency is at carrier frequency (500kHz).

The information provided herein is believed to be reliable; however, BURR-BROWN assumes no responsibility for inaccuracies or omissions. BURR-BROWN assumes no responsibility for the use of this information, and all use of such information shall be entirely at the user's own risk. Prices and specifications are subject to change without notice. No patent rights or licenses to any of the circuits described herein are implied or granted to any third party. BURR-BROWN does not authorize or warrant any BURR-BROWN product for use in life support devices and/or systems.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CONNECTION DIAGRAM



PACKAGE INFORMATION⁽¹⁾

MODEL	PACKAGE	PACKAGE DRAWING NUMBER
ISO122P	16-Pin Plastic DIP	238
ISO122JP	16-Pin Plastic DIP	238
ISO122U	28-Pin Plastic SOIC	217-1
ISO122JU	28-Pin Plastic SOIC	217-1

NOTE: (1) For detailed drawing and dimension table, please see end of data sheet, or Appendix D of Burr-Brown IC Data Book.

ABSOLUTE MAXIMUM RATINGS

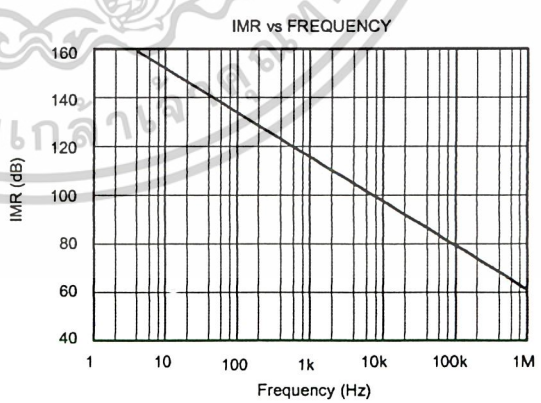
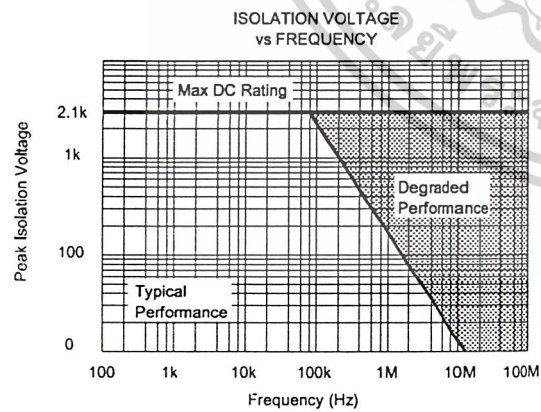
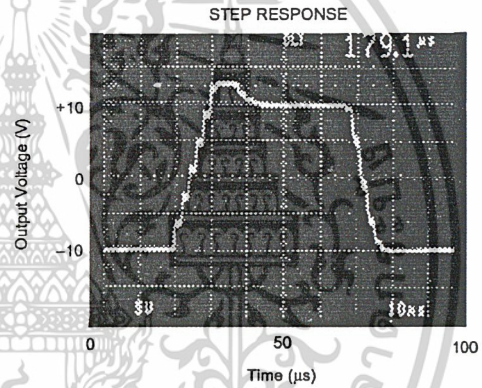
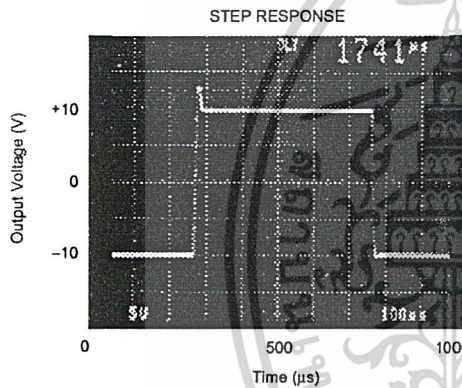
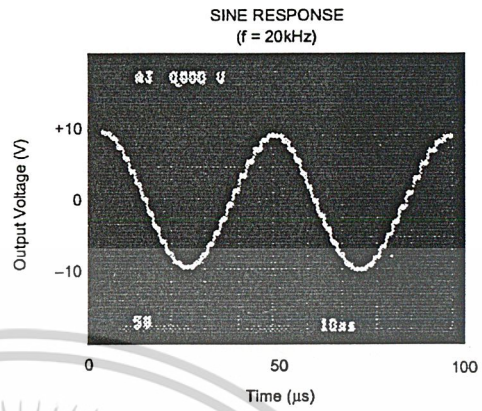
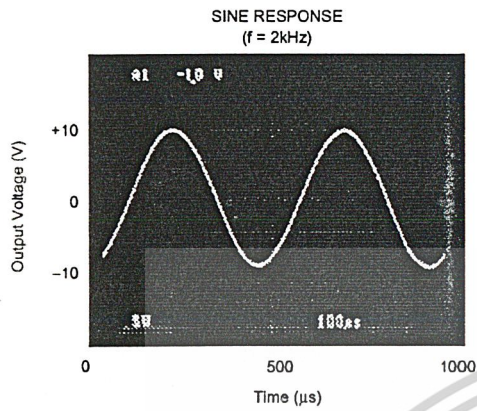
Supply Voltage	±18V
V_{in}	±100V
Continuous Isolation Voltage	1500Vrms
Junction Temperature	+150°C
Storage Temperature	+85°C
Lead Temperature (soldering, 10s)	+300°C
Output Short to Common	Continuous

ORDERING INFORMATION

MODEL	PACKAGE	NONLINEARITY MAX %FSR
ISO122P	Plastic DIP	±0.020
ISO122JP	Plastic DIP	±0.050
ISO122U	Plastic SOIC	±0.020
ISO122JU	Plastic SOIC	±0.050

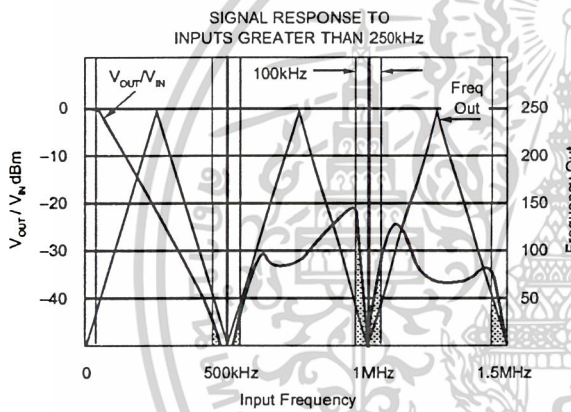
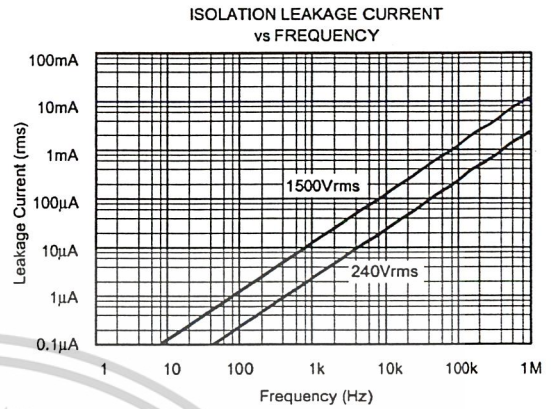
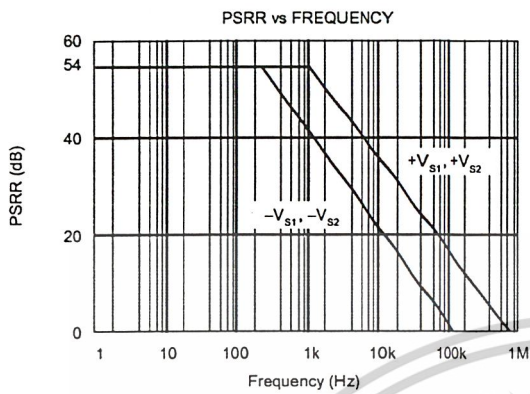
TYPICAL PERFORMANCE CURVES

$T_A = +25^\circ\text{C}$, $V_S = \pm 15\text{V}$ unless otherwise noted.



TYPICAL PERFORMANCE CURVES

$T_A = +25^\circ\text{C}$, $V_S = \pm 15\text{V}$ unless otherwise noted.



(NOTE: Shaded area shows aliasing frequencies that cannot be removed by a low-pass filter at the output.)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

performance curve shows this behavior graphically; at input frequencies above 250kHz the device generates an output signal component of reduced magnitude at a frequency below 250kHz. This is the aliasing effect of sampling at frequencies less than 2 times the signal frequency (the Nyquist frequency). Note that at the carrier frequency and its harmonics, both the frequency and amplitude of the aliasing go to zero.

ISOLATION MODE VOLTAGE INDUCED ERRORS

IMV can induce errors at the output as indicated by the plots of IMV vs Frequency. It should be noted that if the IMV frequency exceeds 250kHz, the output also will display spurious outputs (aliasing), in a manner similar to that for $V_{IN} > 250\text{kHz}$ and the amplifier response will be identical to that shown in the Signal Response to Inputs Greater Than 250kHz performance curve. This occurs because IMV-induced errors behave like input-referred error signals. To predict the total error, divide the isolation voltage by the IMR shown in the IMR vs Frequency curve and compute the amplifier response to this input-referred error signal from the data given in the Signal Response to Inputs Greater than 250kHz performance curve. For example, if a 800kHz 1000Vrms IMR is present, then a total of $[(-60\text{dB}) + (-30\text{dB})] \times (1000\text{V}) = 32\text{mV}$ error signal at 200kHz plus a 1V, 800kHz error signal will be present at the output.

HIGH IMV dV/dt ERRORS

As the IMV frequency increases and the dV/dt exceeds 1000V/ μs , the sense amp may start to false trigger, and the output will display spurious errors. The common mode current being sent across the barrier by the high slew rate is the cause of the false triggering of the sense amplifier. Lowering the power supply voltages below $\pm 15\text{V}$ may decrease the dV/dt to 500V/ μs for typical performance.

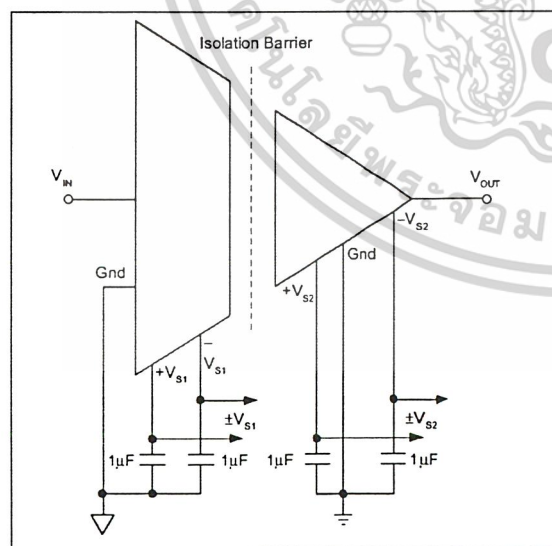


FIGURE 2. Basic Signal and Power Connections.

HIGH VOLTAGE TESTING

Burr-Brown Corporation has adopted a partial discharge test criterion that conforms to the German VDE0884 Optocoupler Standards. This method requires the measurement of minute current pulses ($<5\text{pC}$) while applying 2400Vrms, 60Hz high voltage stress across every ISO122 isolation barrier. No partial discharge may be initiated to pass this test. This criterion confirms transient overvoltage ($1.6 \times 1500\text{Vrms}$) protection without damage to the ISO122. Lifetest results verify the absence of failure under continuous rated voltage and maximum temperature.

This new test method represents the “state of the art” for non-destructive high voltage reliability testing. It is based on the effects of non-uniform fields that exist in heterogeneous dielectric material during barrier degradation. In the case of void non-uniformities, electric field stress begins to ionize the void region before bridging the entire high voltage barrier. The transient conduction of charge during and after the ionization can be detected externally as a burst of 0.01-0.1 μs current pulses that repeat on each AC voltage cycle. The minimum AC barrier voltage that initiates partial discharge is defined as the “inception voltage.” Decreasing the barrier voltage to a lower level is required before partial discharge ceases and is defined as the “extinction voltage.” We have characterized and developed the package insulation processes to yield an inception voltage in excess of 2400Vrms so that transient overvoltages below this level will not damage the ISO122. The extinction voltage is above 1500Vrms so that even overvoltage induced partial discharge will cease once the barrier voltage is reduced to the 1500Vrms (rated) level. Older high voltage test methods relied on applying a large enough overvoltage (above rating) to break down marginal parts, but not so high as to damage good ones. Our new partial discharge testing gives us more confidence in barrier reliability than breakdown/no breakdown criteria.

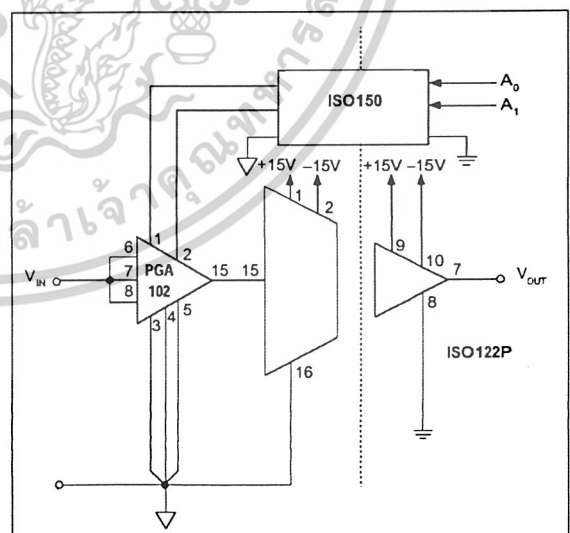


FIGURE 3. Programmable-Gain Isolation Channel with Gains of 1, 10, and 100.

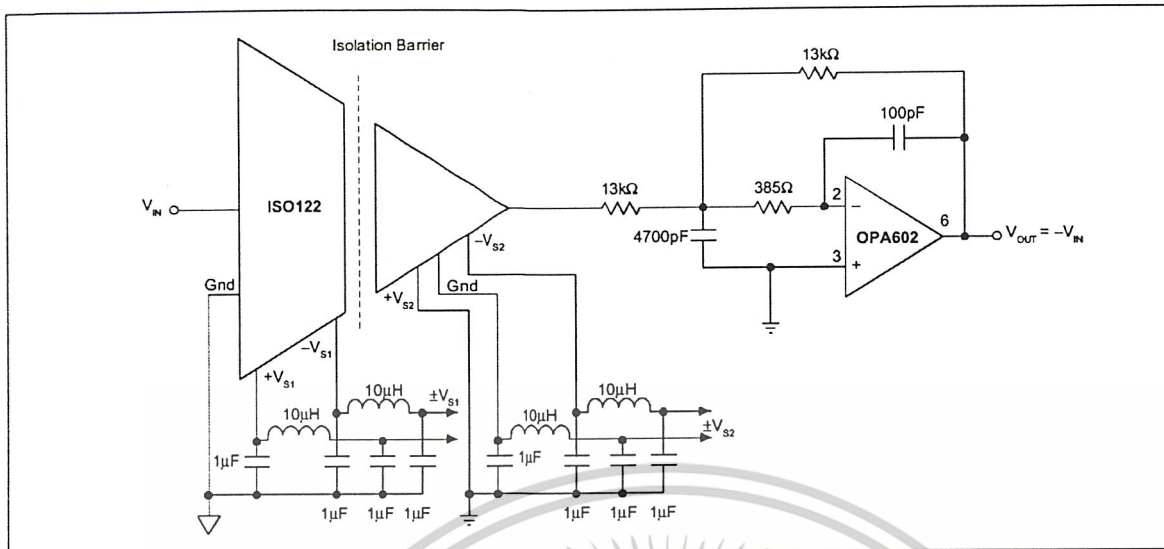


FIGURE 4. Optional π Filter to Minimize Power Supply Feedthrough Noise; Output Filter to Remove 500kHz Carrier Ripple. For more information concerning output filter refer to AB-023.

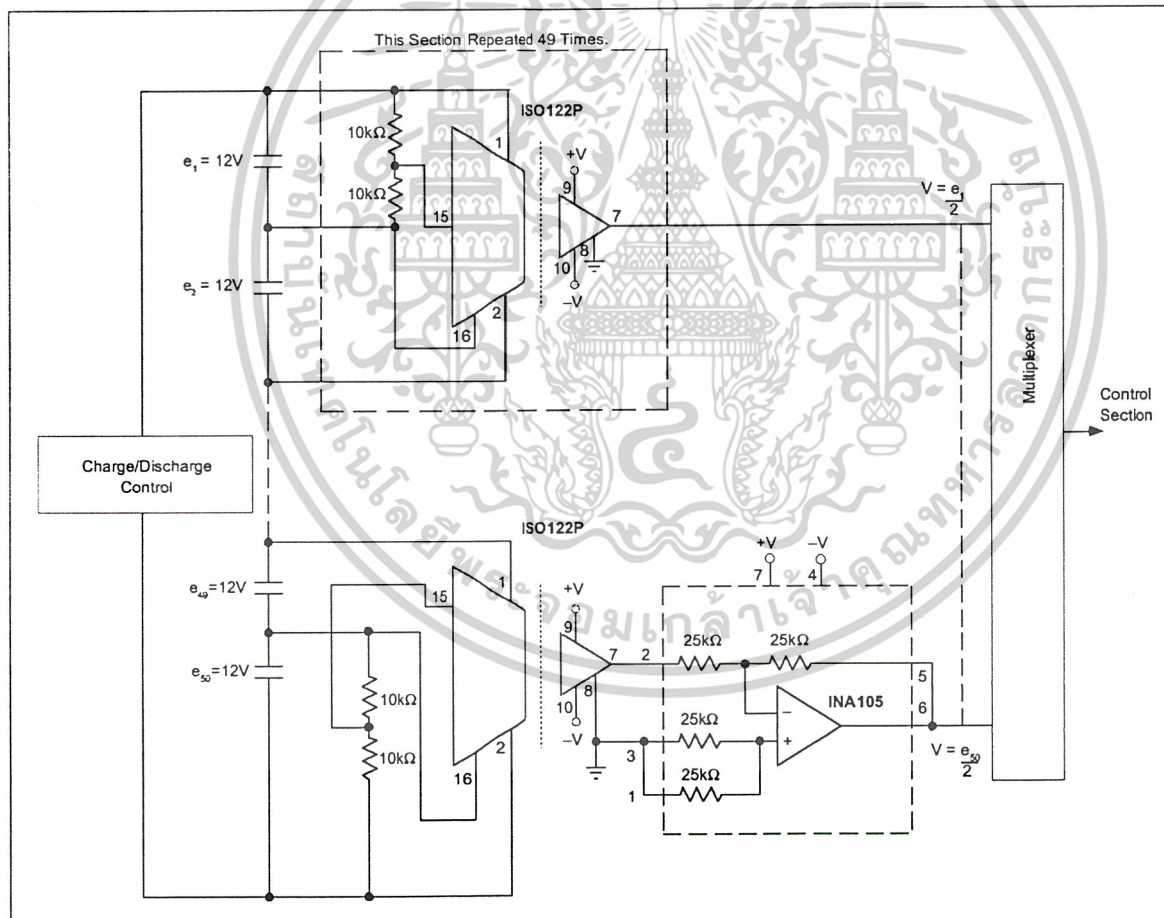


FIGURE 5. Battery Monitor for a 600V Battery Power System. (Derives Input Power from the Battery.)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

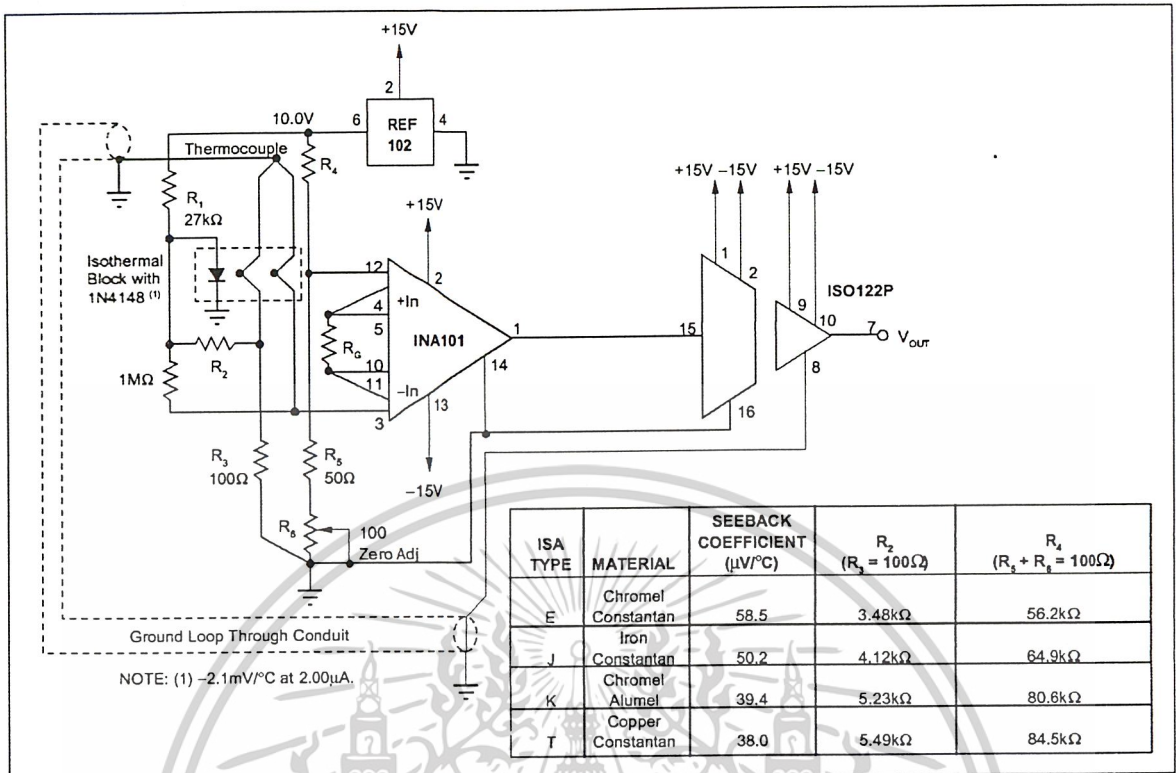


FIGURE 6. Thermocouple Amplifier with Ground Loop Elimination, Cold Junction Compensation, and Up-scale Burn-out.

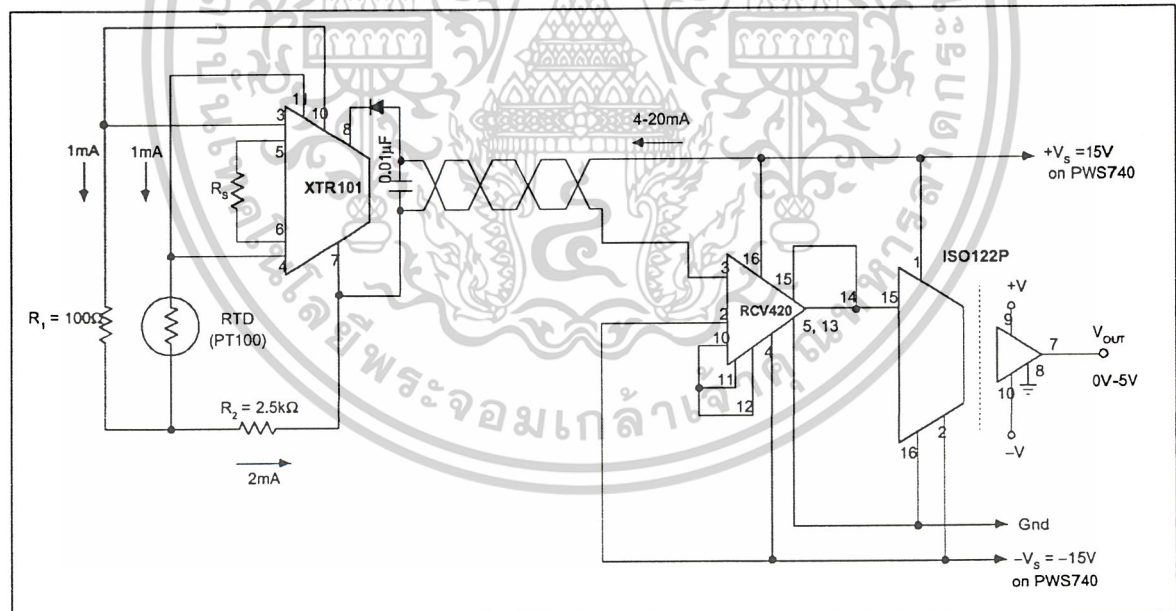


FIGURE 7. Isolated 4-20mA Instrument Loop. (RTD shown.)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

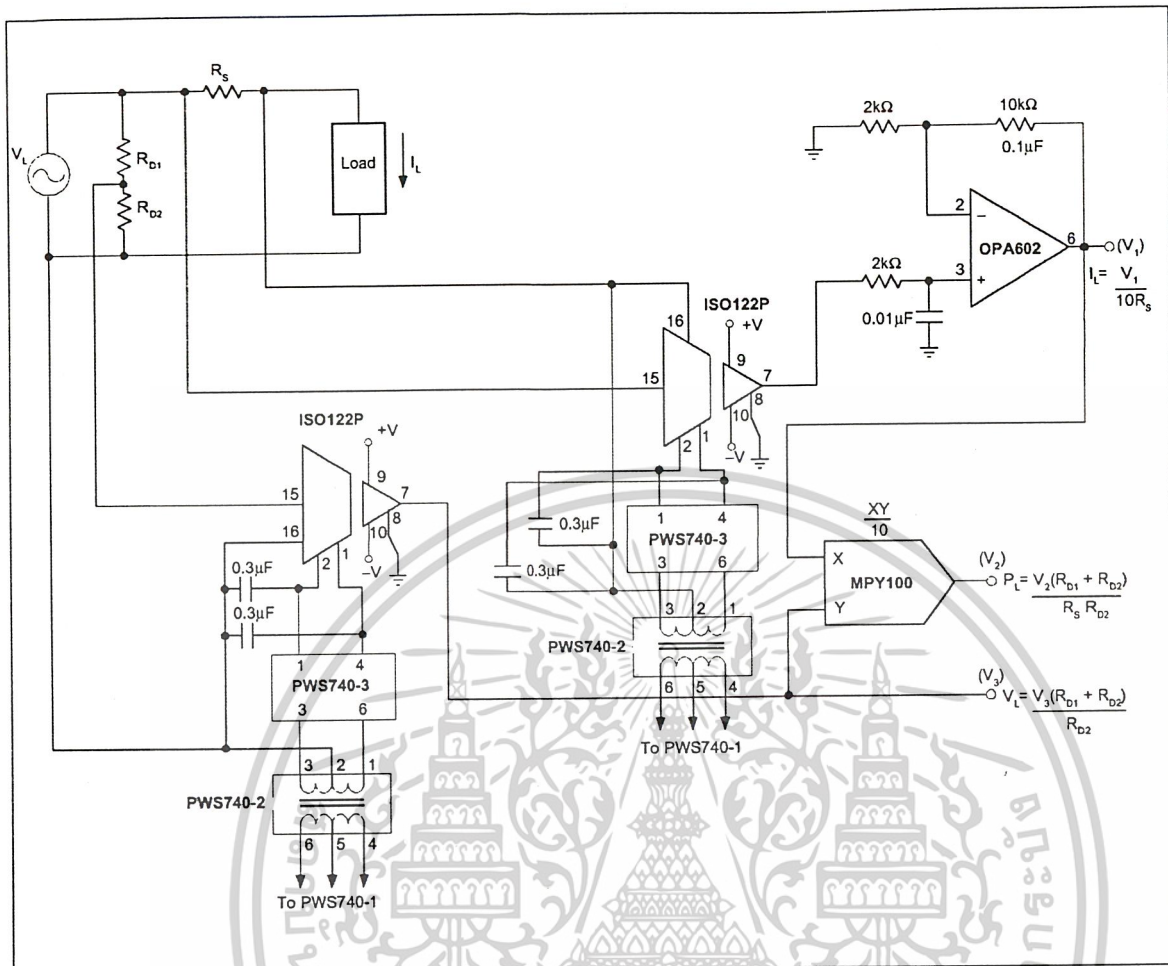


FIGURE 8. Isolated Power Line Monitor.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

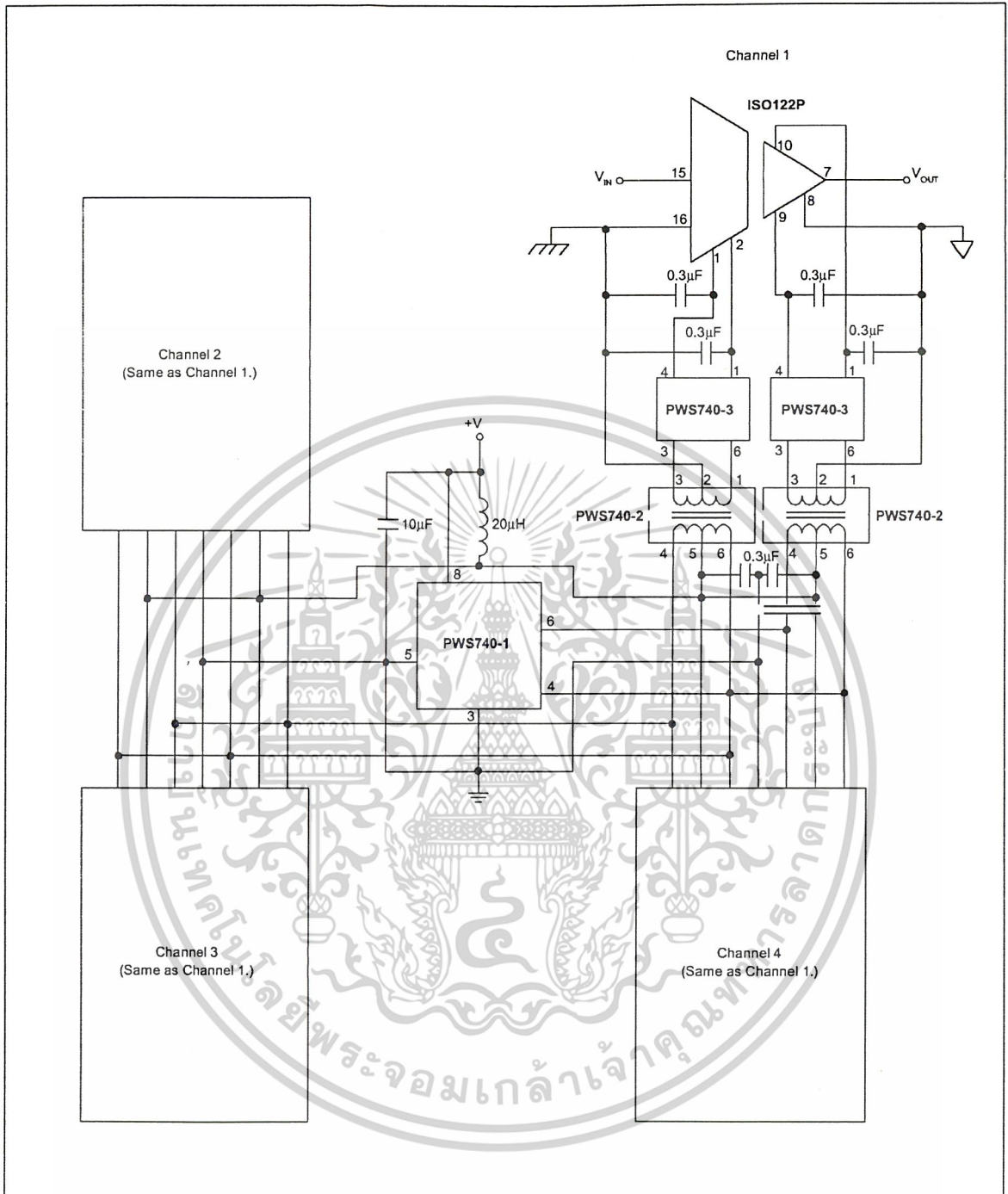


FIGURE 9. Three-Port, Low-Cost, Four-Channel Isolated, Data Acquisition System.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

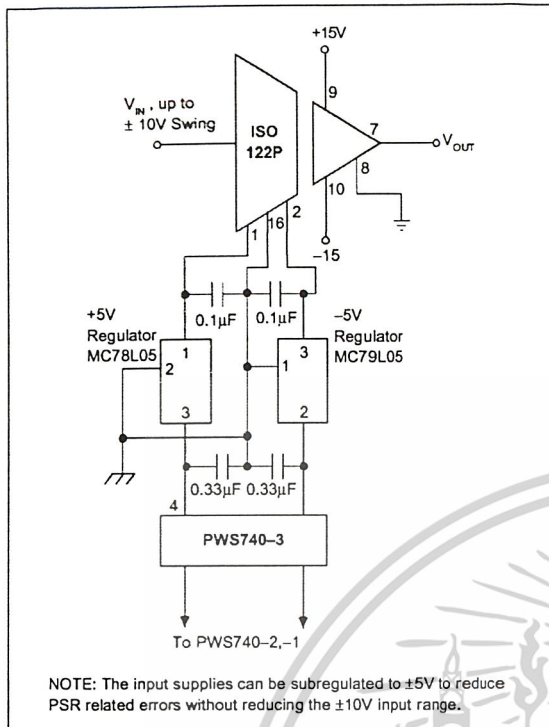


FIGURE 10. Improved PSR Using External Regulator.

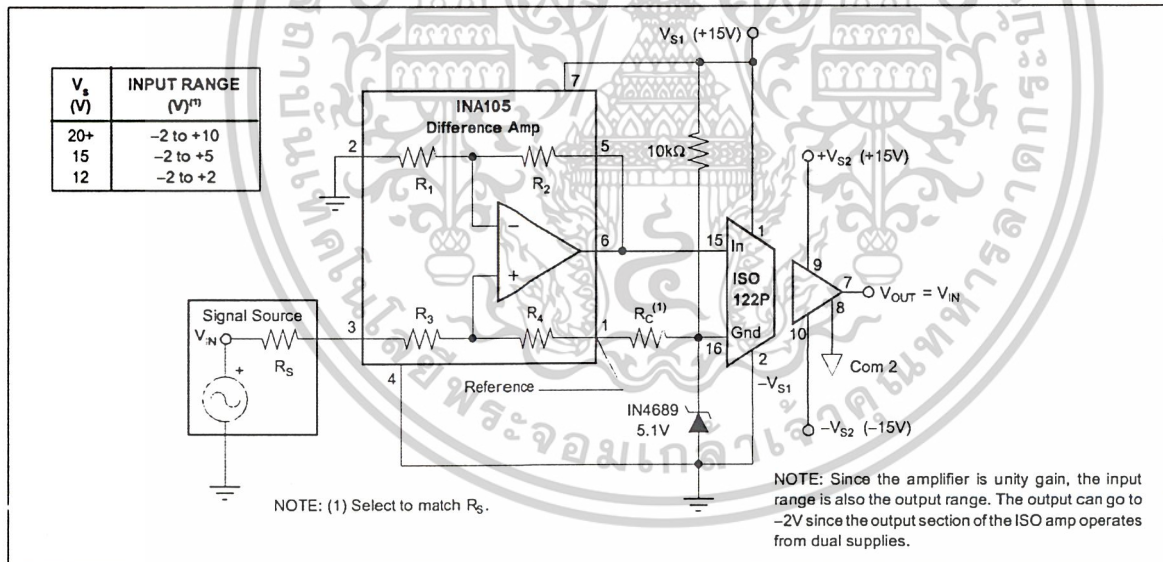


FIGURE 11. Single Supply Operation of the ISO122P Isolation Amplifier. For additional information see AB-009.

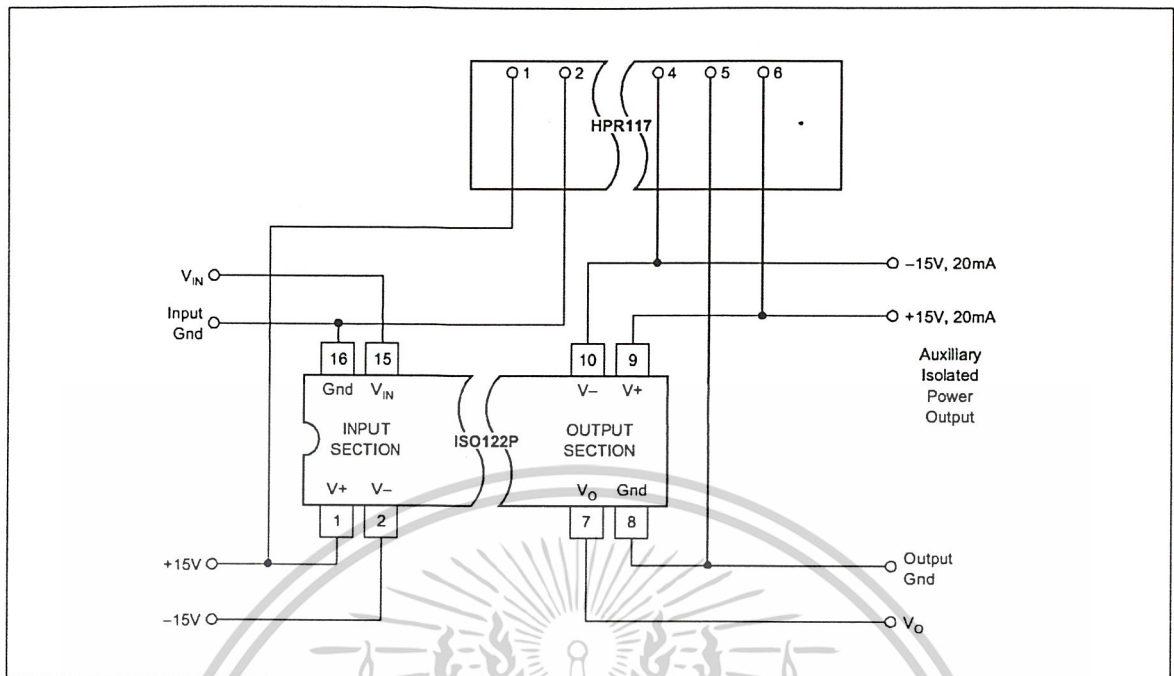


FIGURE 12. Input-Side Powered ISO Amp. For additional information refer to AB-024.

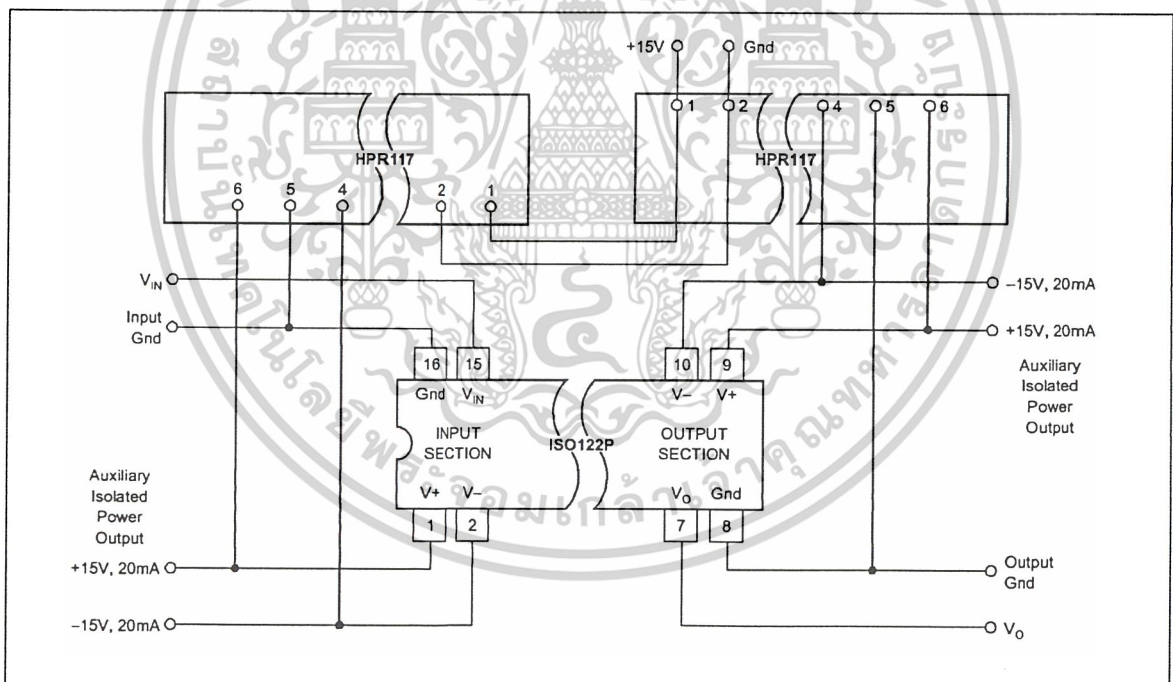


FIGURE 13. Powered ISO Amp with Three-Port Isolation. For additional information refer to AB-024.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PACKAGING INFORMATION

ORDERABLE DEVICE	STATUS(1)	PACKAGE TYPE	PACKAGE DRAWING	PINS	PACKAGE QTY
ISO122JP	ACTIVE	PDIP	NVF	8	50
ISO122JU	ACTIVE	SOP	DVA	8	28
ISO122JU/1K	ACTIVE	SOP	DVA	8	1000
ISO122P	ACTIVE	PDIP	NVF	8	50
ISO122U	ACTIVE	SOP	DVA	8	28
ISO122U/1K	ACTIVE	SOP	DVA	8	1000

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSELETE: TI has discontinued the production of the device.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IMPORTANT NOTICE

Texas Instruments Incorporated and its subsidiaries (TI) reserve the right to make corrections, modifications, enhancements, improvements, and other changes to its products and services at any time and to discontinue any product or service without notice. Customers should obtain the latest relevant information before placing orders and should verify that such information is current and complete. All products are sold subject to TI's terms and conditions of sale supplied at the time of order acknowledgment.

TI warrants performance of its hardware products to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are used to the extent TI deems necessary to support this warranty. Except where mandated by government requirements, testing of all parameters of each product is not necessarily performed.

TI assumes no liability for applications assistance or customer product design. Customers are responsible for their products and applications using TI components. To minimize the risks associated with customer products and applications, customers should provide adequate design and operating safeguards.

TI does not warrant or represent that any license, either express or implied, is granted under any TI patent right, copyright, mask work right, or other TI intellectual property right relating to any combination, machine, or process in which TI products or services are used. Information published by TI regarding third-party products or services does not constitute a license from TI to use such products or services or a warranty or endorsement thereof. Use of such information may require a license from a third party under the patents or other intellectual property of the third party, or a license from TI under the patents or other intellectual property of TI.

Reproduction of information in TI data books or data sheets is permissible only if reproduction is without alteration and is accompanied by all associated warranties, conditions, limitations, and notices. Reproduction of this information with alteration is an unfair and deceptive business practice. TI is not responsible or liable for such altered documentation.

Resale of TI products or services with statements different from or beyond the parameters stated by TI for that product or service voids all express and any implied warranties for the associated TI product or service and is an unfair and deceptive business practice. TI is not responsible or liable for any such statements.

Following are URLs where you can obtain information on other Texas Instruments products and application solutions:

Products		Applications	
Amplifiers	amplifier.ti.com	Audio	www.ti.com/audio
Data Converters	dataconverter.ti.com	Automotive	www.ti.com/automotive
DSP	dsp.ti.com	Broadband	www.ti.com/broadband
Interface	interface.ti.com	Digital Control	www.ti.com/digitalcontrol
Logic	logic.ti.com	Military	www.ti.com/military
Power Mgmt	power.ti.com	Optical Networking	www.ti.com/opticalnetwork
Microcontrollers	microcontroller.ti.com	Security	www.ti.com/security
		Telephony	www.ti.com/telephony
		Video & Imaging	www.ti.com/video
		Wireless	www.ti.com/wireless

Mailing Address: Texas Instruments
Post Office Box 655303 Dallas, Texas 75265

Copyright © 2003, Texas Instruments Incorporated

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC34071,2,4,A MC33071,2,4,A

Single Supply 3.0 V to 44 V Operational Amplifiers

Quality bipolar fabrication with innovative design concepts are employed for the MC33071/72/74, MC34071/72/74 series of monolithic operational amplifiers. This series of operational amplifiers offer 4.5 MHz of gain bandwidth product, 13 V/ μ s slew rate and fast settling time without the use of JFET device technology. Although this series can be operated from split supplies, it is particularly suited for single supply operation, since the common mode input voltage range includes ground potential (V_{EE}). With a Darlington input stage, this series exhibits high input resistance, low input offset voltage and high gain. The all NPN output stage, characterized by no deadband crossover distortion and large output voltage swing, provides high capacitance drive capability, excellent phase and gain margins, low open loop high frequency output impedance and symmetrical source/sink AC frequency response.

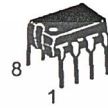
The MC33071/72/74, MC34071/72/74 series of devices are available in standard or prime performance (A Suffix) grades and are specified over the commercial, industrial/vehicular or military temperature ranges. The complete series of single, dual and quad operational amplifiers are available in plastic DIP, SOIC and TSSOP surface mount packages.

- Wide Bandwidth: 4.5 MHz
- High Slew Rate: 13 V/ μ s
- Fast Settling Time: 1.1 μ s to 0.1%
- Wide Single Supply Operation: 3.0 V to 44 V
- Wide Input Common Mode Voltage Range: Includes Ground (V_{EE})
- Low Input Offset Voltage: 3.0 mV Maximum (A Suffix)
- Large Output Voltage Swing: -14.7 V to +14 V (with ± 15 V Supplies)
- Large Capacitance Drive Capability: 0 pF to 10,000 pF
- Low Total Harmonic Distortion: 0.02%
- Excellent Phase Margin: 60°
- Excellent Gain Margin: 12 dB
- Output Short Circuit Protection
- ESD Diodes/Clamps Provide Input Protection for Dual and Quad



ON Semiconductor™

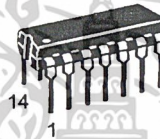
<http://onsemi.com>



PDIP-8
P SUFFIX
CASE 626



SO-8
D SUFFIX
CASE 751



PDIP-14
P SUFFIX
CASE 646



SO-14
D SUFFIX
CASE 751A



TSSOP-14
DTB SUFFIX
CASE 948G

ORDERING INFORMATION

See detailed ordering and shipping information in the package dimensions section on page 17 of this data sheet.

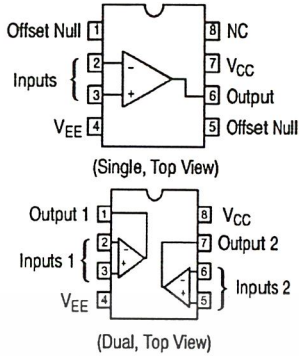
DEVICE MARKING INFORMATION

See general marking information in the device marking section on page 18 of this data sheet.

MC34071,2,4,A MC33071,2,4,A

PIN CONNECTIONS

CASE 626/CASE 751



CASE 646/CASE 751A/CASE 948G

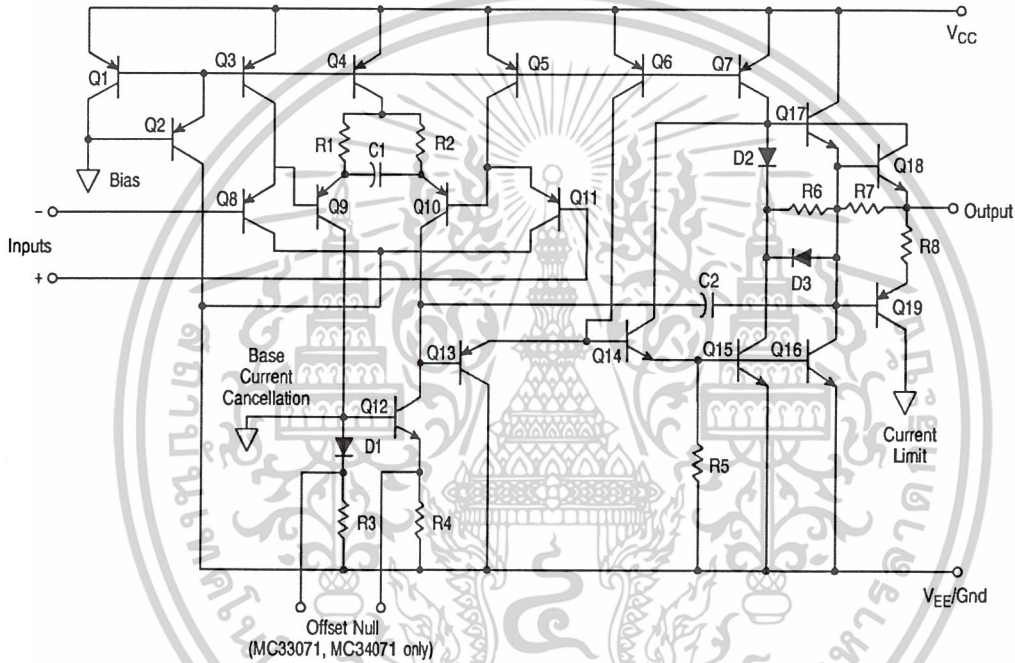
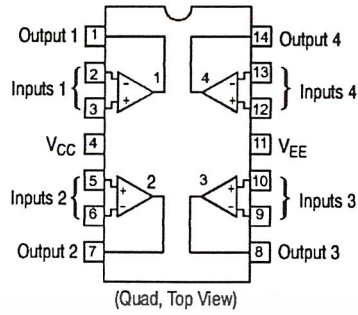


Figure 1. Representative Schematic Diagram (Each Amplifier)

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Supply Voltage (from V_{EE} to V_{CC})	V_S	+44	V
Input Differential Voltage Range	V_{IDR}	Note 1	V
Input Voltage Range	V_{IR}	Note 1	V
Output Short Circuit Duration (Note 2)	t_{SC}	Indefinite	sec
Operating Junction Temperature	T_J	+150	°C
Storage Temperature Range	T_{stg}	-60 to +150	°C

1. Either or both input voltages should not exceed the magnitude of V_{CC} or V_{EE} .
2. Power dissipation must be considered to ensure maximum junction temperature (T_J) is not exceeded (see Figure 2).

MC34071,2,4,A MC33071,2,4,A

ELECTRICAL CHARACTERISTICS ($V_{CC} = +15\text{ V}$, $V_{EE} = -15\text{ V}$, $R_L =$ connected to ground, unless otherwise noted. See Note 3 for $T_A = T_{low}$ to T_{high})

Characteristics	Symbol	A Suffix			Non-Suffix			Unit
		Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage ($R_S = 100\ \Omega$, $V_{CM} = 0\text{ V}$, $V_O = 0\text{ V}$) $V_{CC} = +15\text{ V}$, $V_{EE} = -15\text{ V}$, $T_A = +25^\circ\text{C}$ $V_{CC} = +5.0\text{ V}$, $V_{EE} = 0\text{ V}$, $T_A = +25^\circ\text{C}$ $V_{CC} = +15\text{ V}$, $V_{EE} = -15\text{ V}$, $T_A = T_{low}$ to T_{high}	V_{IO}	–	0.5	3.0	–	1.0	5.0	mV
Average Temperature Coefficient of Input Offset Voltage $R_S = 10\ \Omega$, $V_{CM} = 0\text{ V}$, $V_O = 0\text{ V}$, $T_A = T_{low}$ to T_{high}	$\Delta V_{IO}/\Delta T$	–	10	–	–	10	–	$\mu\text{V}/^\circ\text{C}$
Input Bias Current ($V_{CM} = 0\text{ V}$, $V_O = 0\text{ V}$) $T_A = +25^\circ\text{C}$ $T_A = T_{low}$ to T_{high}	I_{IB}	–	100	500	–	100	500	nA
Input Offset Current ($V_{CM} = 0\text{ V}$, $V_O = 0\text{ V}$) $T_A = +25^\circ\text{C}$ $T_A = T_{low}$ to T_{high}	I_{IO}	–	6.0	50	–	6.0	75	nA
Input Common Mode Voltage Range $T_A = +25^\circ\text{C}$ $T_A = T_{low}$ to T_{high}	V_{ICR}	V_{EE} to $(V_{CC}-1.8)$ V_{EE} to $(V_{CC}-2.2)$			V_{EE} to $(V_{CC}-1.8)$ V_{EE} to $(V_{CC}-2.2)$			V
Large Signal Voltage Gain ($V_O = \pm 10\text{ V}$, $R_L = 2.0\text{ k}\Omega$) $T_A = +25^\circ\text{C}$ $T_A = T_{low}$ to T_{high}	A_{VOL}	50 25	100 –	– –	25 20	100 –	– –	V/mV
Output Voltage Swing ($V_{ID} = \pm 1.0\text{ V}$) $V_{CC} = +5.0\text{ V}$, $V_{EE} = 0\text{ V}$, $R_L = 2.0\text{ k}\Omega$, $T_A = +25^\circ\text{C}$ $V_{CC} = +15\text{ V}$, $V_{EE} = -15\text{ V}$, $R_L = 10\text{ k}\Omega$, $T_A = +25^\circ\text{C}$ $V_{CC} = +15\text{ V}$, $V_{EE} = -15\text{ V}$, $R_L = 2.0\text{ k}\Omega$, $T_A = T_{low}$ to T_{high}	V_{OH}	3.7 13.6 13.4	4.0 14 –	– – –	3.7 13.6 13.4	4.0 14 –	– – –	V
$V_{CC} = +5.0\text{ V}$, $V_{EE} = 0\text{ V}$, $R_L = 2.0\text{ k}\Omega$, $T_A = +25^\circ\text{C}$ $V_{CC} = +15\text{ V}$, $V_{EE} = -15\text{ V}$, $R_L = 10\text{ k}\Omega$, $T_A = +25^\circ\text{C}$ $V_{CC} = +15\text{ V}$, $V_{EE} = -15\text{ V}$, $R_L = 2.0\text{ k}\Omega$, $T_A = T_{low}$ to T_{high}	V_{OL}	– – –	0.1 –14.7 –	0.3 –14.3 –13.5	– – –	0.1 –14.7 –	0.3 –14.3 –13.5	V
Output Short Circuit Current ($V_{ID} = 1.0\text{ V}$, $V_O = 0\text{ V}$, $T_A = 25^\circ\text{C}$) Source Sink	I_{SC}	10 20	30 30	– –	10 20	30 30	– –	mA
Common Mode Rejection $R_S \leq 10\text{ k}\Omega$, $V_{CM} = V_{ICR}$, $T_A = 25^\circ\text{C}$	CMR	80	97	–	70	97	–	dB
Power Supply Rejection ($R_S = 100\ \Omega$) $V_{CC}/V_{EE} = +16.5\text{ V}/-16.5\text{ V}$ to $+13.5\text{ V}/-13.5\text{ V}$, $T_A = 25^\circ\text{C}$	PSR	80	97	–	70	97	–	dB
Power Supply Current (Per Amplifier, No Load) $V_{CC} = +5.0\text{ V}$, $V_{EE} = 0\text{ V}$, $V_O = +2.5\text{ V}$, $T_A = +25^\circ\text{C}$ $V_{CC} = +15\text{ V}$, $V_{EE} = -15\text{ V}$, $V_O = 0\text{ V}$, $T_A = +25^\circ\text{C}$ $V_{CC} = +15\text{ V}$, $V_{EE} = -15\text{ V}$, $V_O = 0\text{ V}$, $T_A = T_{low}$ to T_{high}	I_D	–	1.6 1.9 –	2.0 2.5 2.8	–	1.6 1.9 –	2.0 2.5 2.8	mA

3. $T_{low} = -40^\circ\text{C}$ for MC33071, 2, 4, /A
 $= 0^\circ\text{C}$ for MC34071, 2, 4, /A
 $= -40^\circ\text{C}$ for MC34072, 4/V

$T_{high} = +85^\circ\text{C}$ for MC33071, 2, 4, /A
 $= +70^\circ\text{C}$ for MC34071, 2, 4, /A
 $= +125^\circ\text{C}$ for MC34072, 4/V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC34071,2,4,A MC33071,2,4,A

AC ELECTRICAL CHARACTERISTICS ($V_{CC} = +15\text{ V}$, $V_{EE} = -15\text{ V}$, $R_L = \text{connected to ground}$, $T_A = +25^\circ\text{C}$, unless otherwise noted.)

Characteristics	Symbol	A Suffix			Non-Suffix			Unit
		Min	Typ	Max	Min	Typ	Max	
Slew Rate ($V_{in} = -10\text{ V}$ to $+10\text{ V}$, $R_L = 2.0\text{ k}\Omega$, $C_L = 500\text{ pF}$) $A_V = +1.0$ $A_V = -1.0$	SR	8.0	10	-	8.0	10	-	V/ μs
Setting Time (10 V Step, $A_V = -1.0$) To 0.1% (+1/2 LSB of 9-Bits) To 0.01% (+1/2 LSB of 12-Bits)	t_s	-	1.1	-	-	1.1	-	μs
Gain Bandwidth Product ($f = 100\text{ kHz}$)	GBW	3.5	4.5	-	3.5	4.5	-	MHz
Power Bandwidth $A_V = +1.0$, $R_L = 2.0\text{ k}\Omega$, $V_O = 20\text{ V}_{pp}$, THD = 5.0%	BW	-	160	-	-	160	-	kHz
Phase margin $R_L = 2.0\text{ k}\Omega$ $R_L = 2.0\text{ k}\Omega$, $C_L = 300\text{ pF}$	f_m	-	60	-	-	60	-	Deg
Gain Margin $R_L = 2.0\text{ k}\Omega$ $R_L = 2.0\text{ k}\Omega$, $C_L = 300\text{ pF}$	A_m	-	12	-	-	12	-	dB
Equivalent Input Noise Voltage $R_S = 100\ \Omega$, $f = 1.0\text{ kHz}$	e_n	-	32	-	-	32	-	nV/ $\sqrt{\text{Hz}}$
Equivalent Input Noise Current $f = 1.0\text{ kHz}$	i_n	-	0.22	-	-	0.22	-	pA/ $\sqrt{\text{Hz}}$
Differential Input Resistance $V_{CM} = 0\text{ V}$	R_{in}	-	150	-	-	150	-	M Ω
Differential Input Capacitance $V_{CM} = 0\text{ V}$	C_{in}	-	2.5	-	-	2.5	-	pF
Total Harmonic Distortion $A_V = +10$, $R_L = 2.0\text{ k}\Omega$, $2.0\text{ V}_{pp} \leq V_O \leq 20\text{ V}_{pp}$, $f = 10\text{ kHz}$	THD	-	0.02	-	-	0.02	-	%
Channel Separation ($f = 10\text{ kHz}$)	-	-	120	-	-	120	-	dB
Open Loop Output Impedance ($f = 1.0\text{ MHz}$)	$ Z_o $	-	30	-	-	30	-	Ω

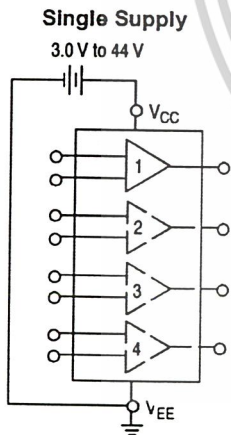
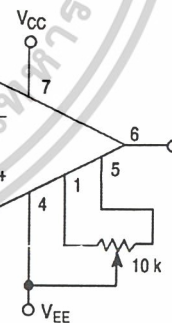
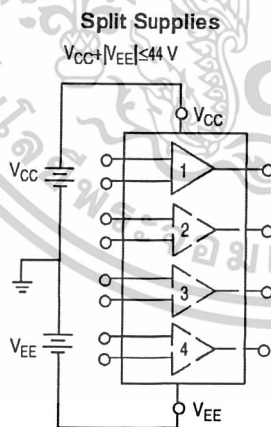


Figure 2. Power Supply Configurations



Offset nulling range is approximately $\pm 80\text{ mV}$ with a 10 k potentiometer (MC33071, MC34071 only).

Figure 3. Offset Null Circuit

MC34071,2,4,A MC33071,2,4,A

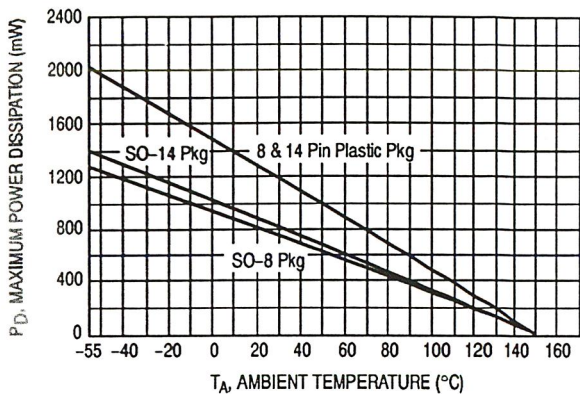


Figure 4. Maximum Power Dissipation versus Temperature for Package Types

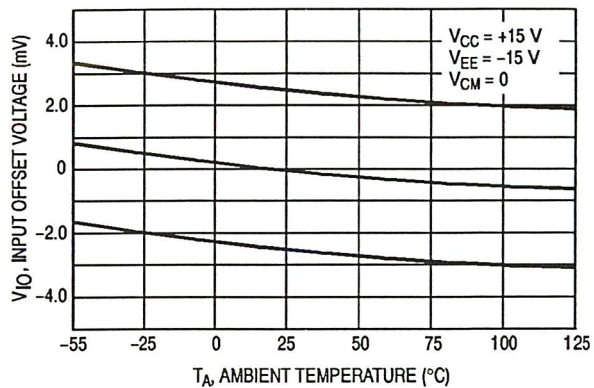


Figure 5. Input Offset Voltage versus Temperature for Representative Units

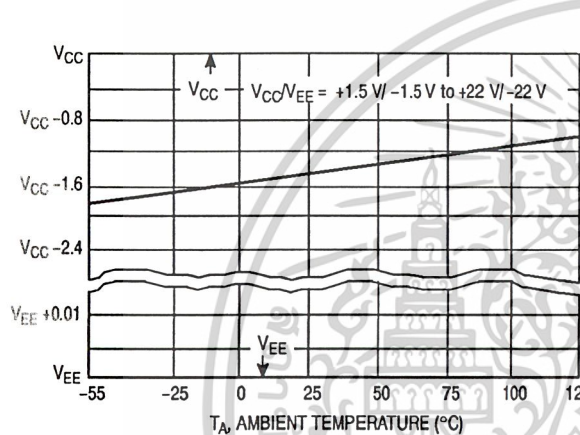


Figure 6. Input Common Mode Voltage Range versus Temperature

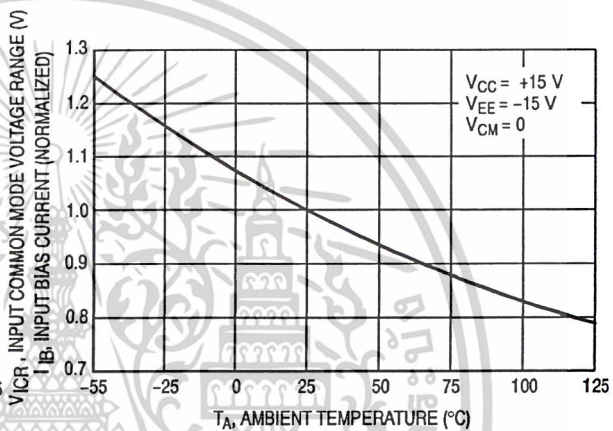


Figure 7. Normalized Input Bias Current versus Temperature

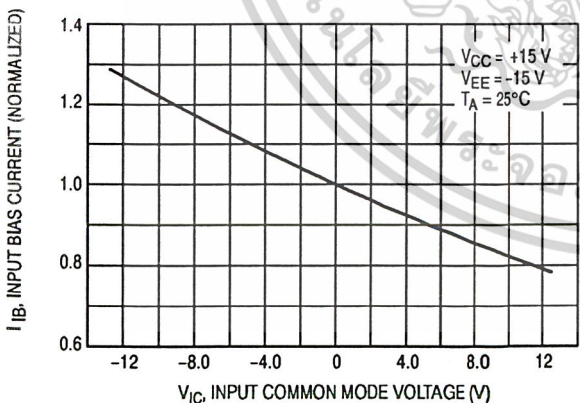


Figure 8. Normalized Input Bias Current versus Input Common Mode Voltage

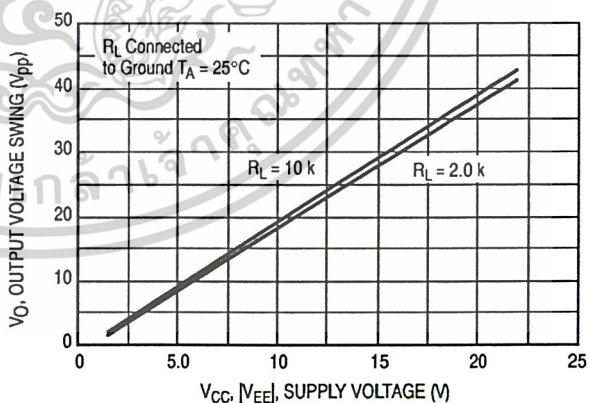


Figure 9. Split Supply Output Voltage Swing versus Supply Voltage

MC34071,2,4,A MC33071,2,4,A

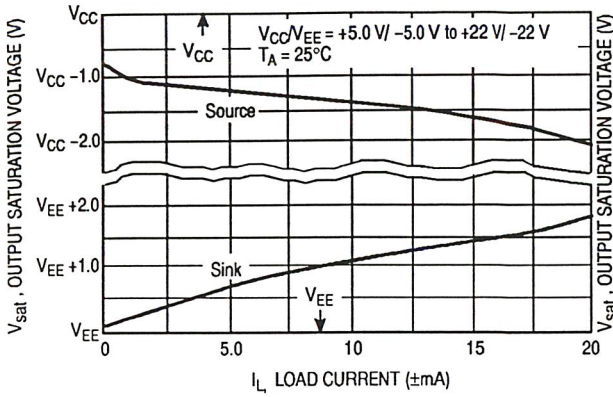


Figure 10. Single Supply Output Saturation versus Load Current to V_{CC}

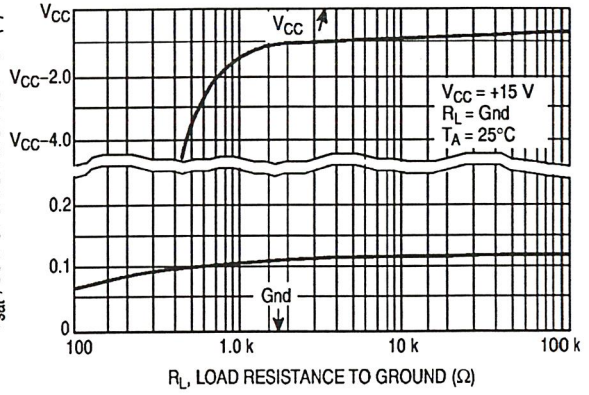


Figure 11. Split Supply Output Saturation versus Load Current

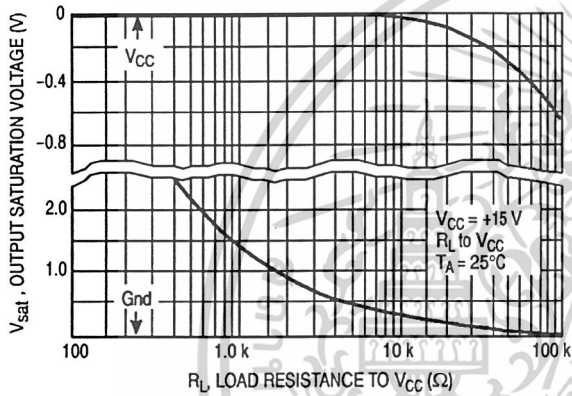


Figure 12. Single Supply Output Saturation versus Load Resistance to Ground

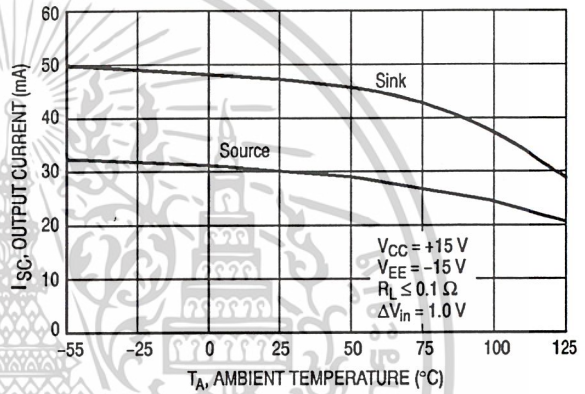


Figure 13. Output Short Circuit Current versus Temperature

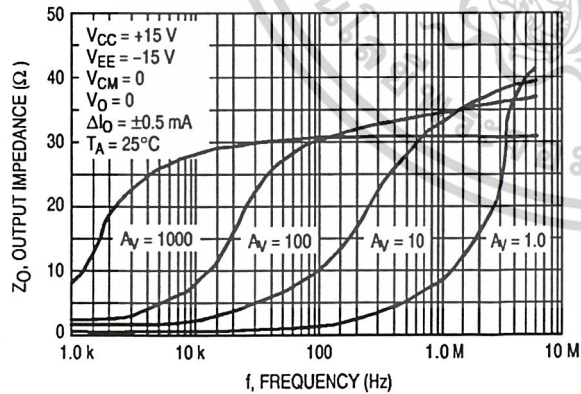


Figure 14. Output Impedance versus Frequency

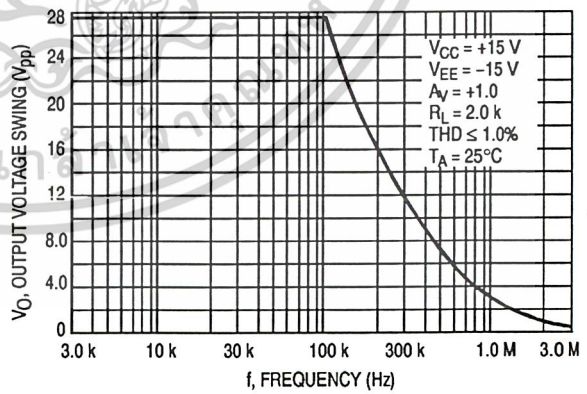


Figure 15. Output Voltage Swing versus Frequency

MC34071,2,4,A MC33071,2,4,A

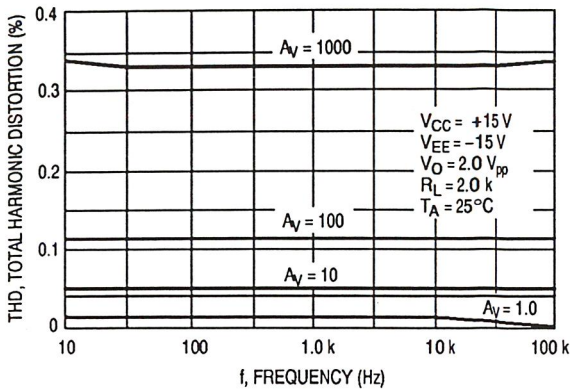


Figure 16. Total Harmonic Distortion versus Frequency

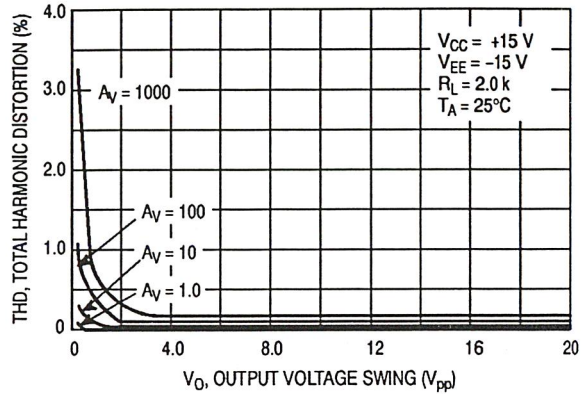


Figure 17. Total Harmonic Distortion versus Output Voltage Swing

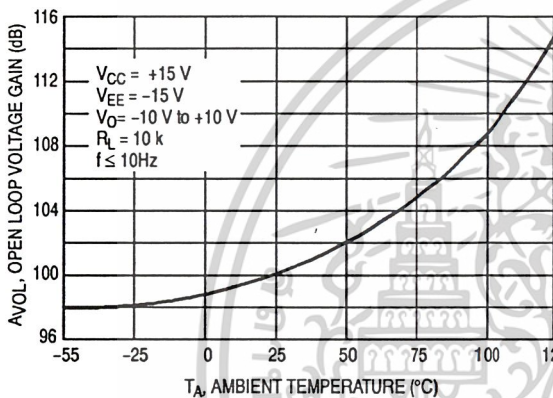


Figure 18. Open Loop Voltage Gain versus Temperature

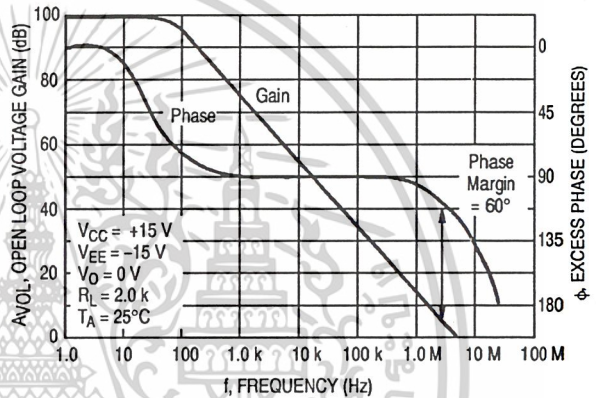


Figure 19. Open Loop Voltage Gain and Phase versus Frequency

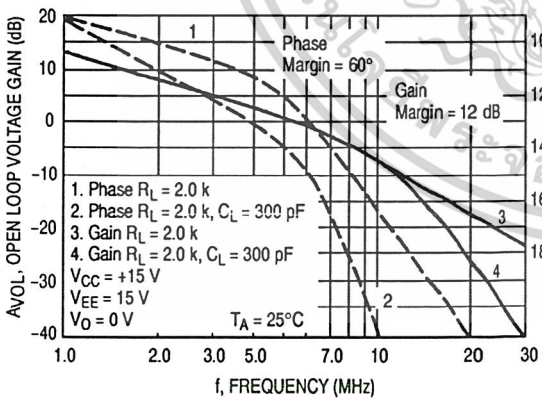


Figure 20. Open Loop Voltage Gain and Phase versus Frequency

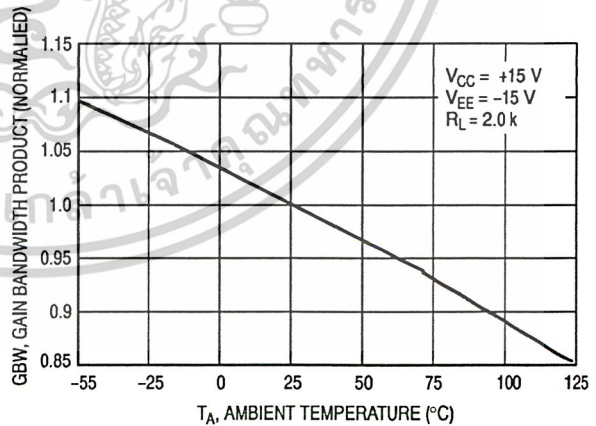


Figure 21. Normalized Gain Bandwidth Product versus Temperature

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC34071,2,4,A MC33071,2,4,A

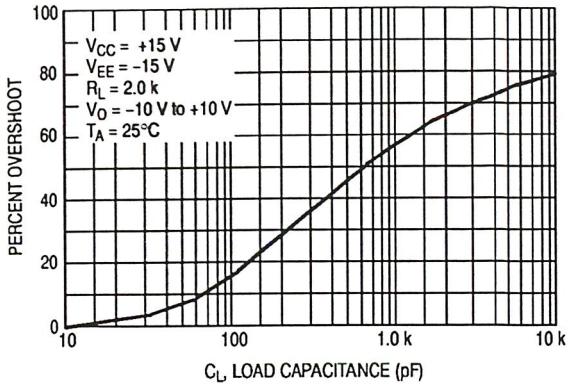


Figure 22. Percent Overshoot versus Load Capacitance

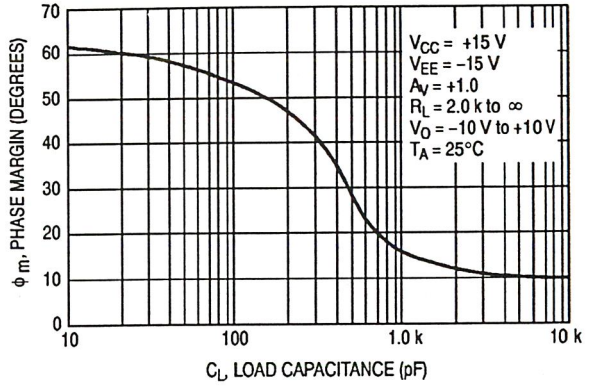


Figure 23. Phase Margin versus Load Capacitance

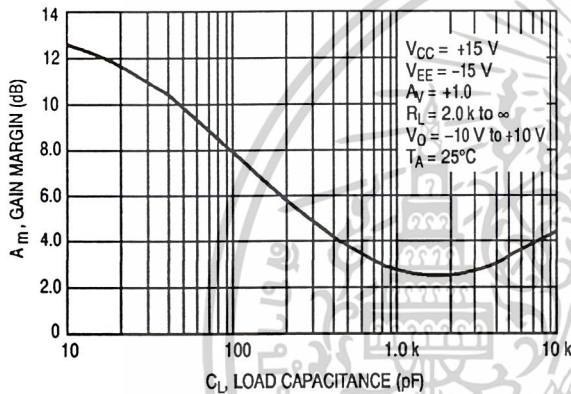


Figure 24. Gain Margin versus Load Capacitance

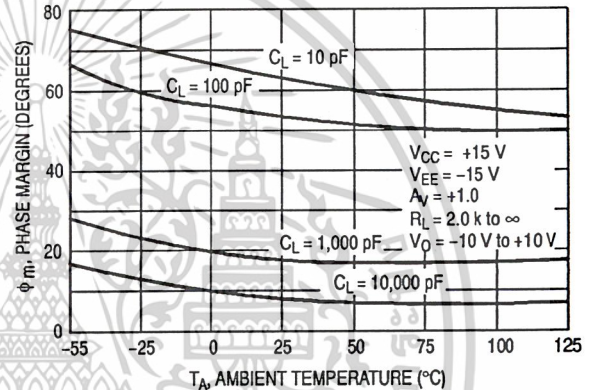


Figure 25. Phase Margin versus Temperature

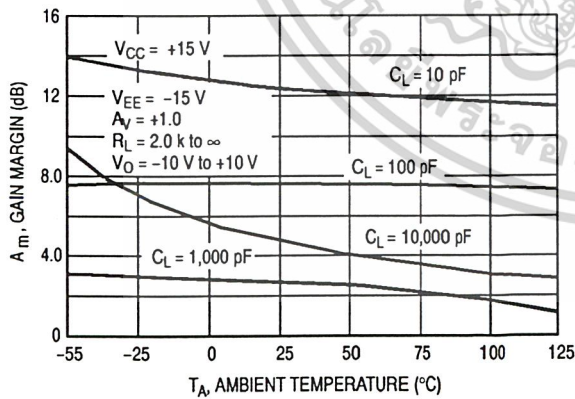


Figure 26. Gain Margin versus Temperature

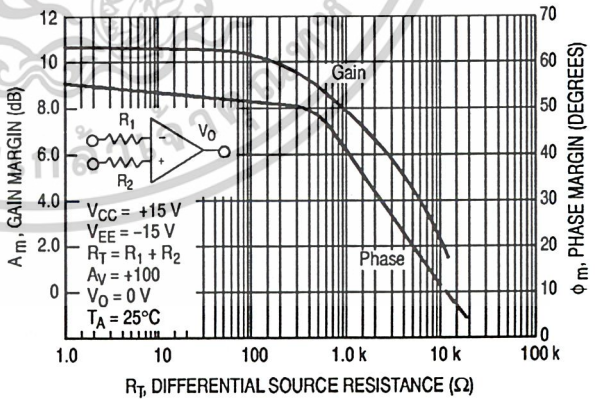


Figure 27. Phase Margin and Gain Margin versus Differential Source Resistance

MC34071,2,4,A MC33071,2,4,A

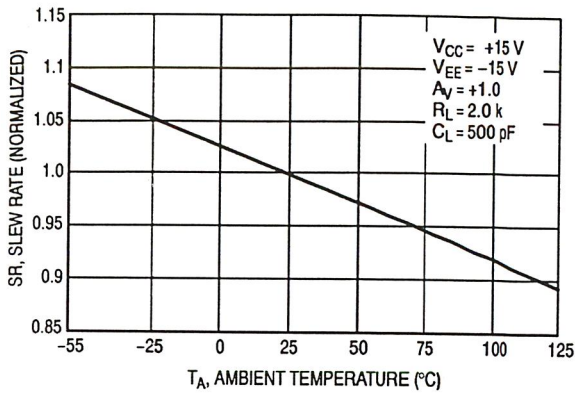


Figure 28. Normalized Slew Rate versus Temperature

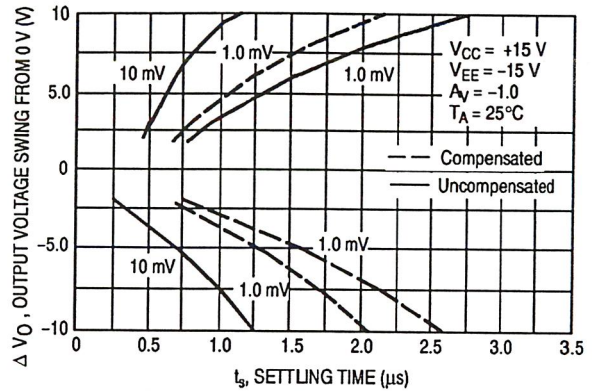


Figure 29. Output Settling Time

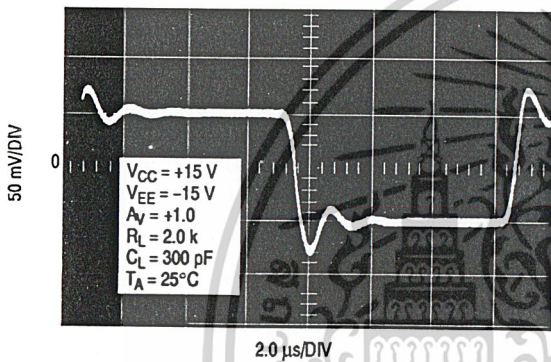


Figure 30. Small Signal Transient Response

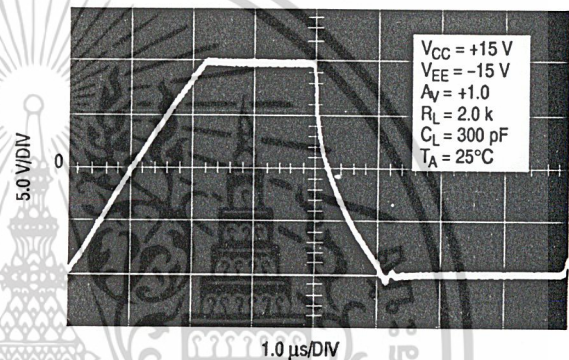


Figure 31. Large Signal Transient Response

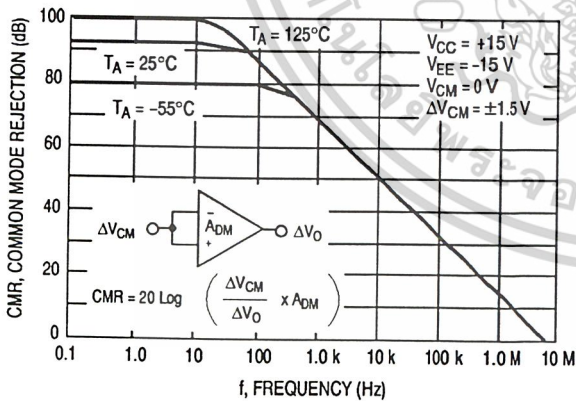


Figure 32. Common Mode Rejection versus Frequency

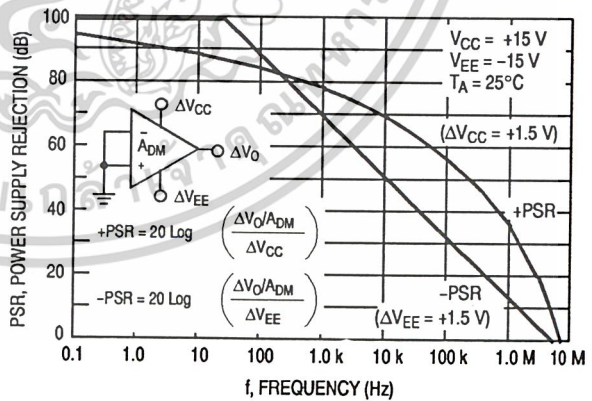


Figure 33. Power Supply Rejection versus Frequency

MC34071,2,4,A MC33071,2,4,A

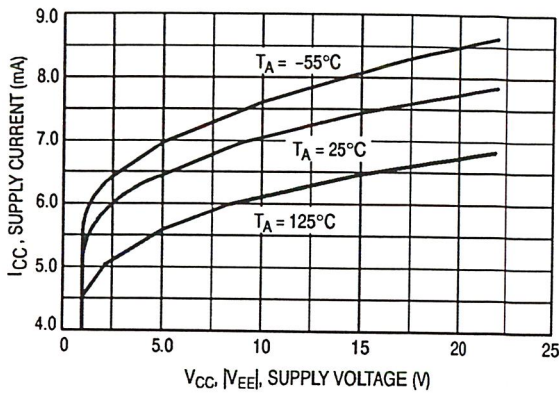


Figure 34. Supply Current versus Supply Voltage

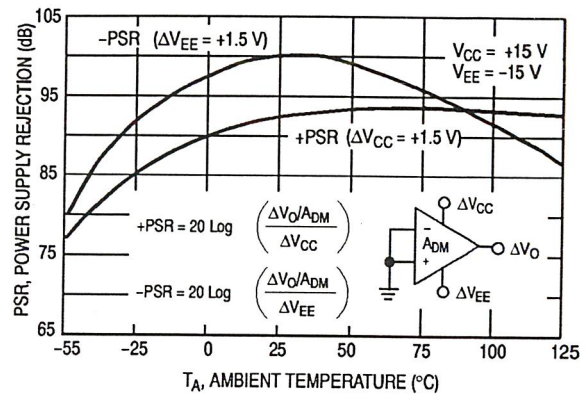


Figure 35. Power Supply Rejection versus Temperature

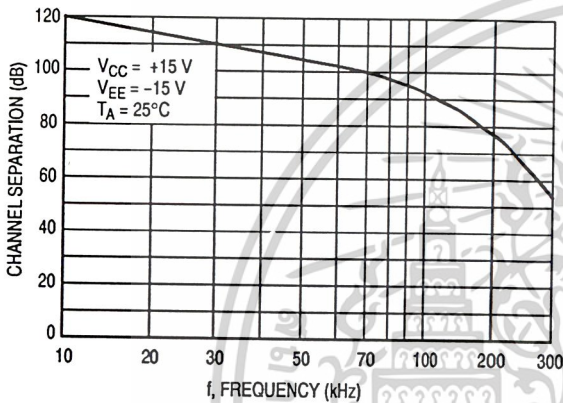


Figure 36. Channel Separation versus Frequency

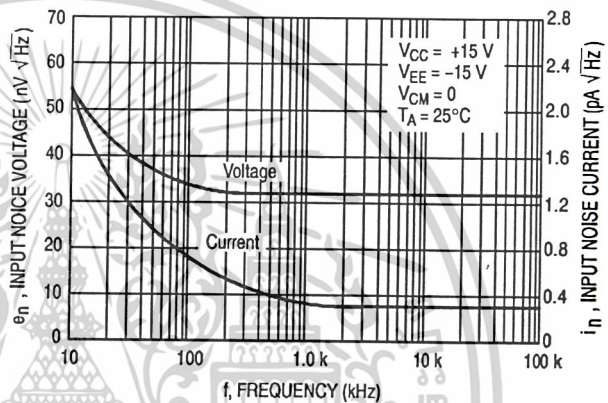


Figure 37. Input Noise versus Frequency

APPLICATIONS INFORMATION CIRCUIT DESCRIPTION/PERFORMANCE FEATURES

Although the bandwidth, slew rate, and settling time of the MC34071 amplifier series are similar to op amp products utilizing JFET input devices, these amplifiers offer other additional distinct advantages as a result of the PNP transistor differential input stage and an all NPN transistor output stage.

Since the input common mode voltage range of this input stage includes the V_{EE} potential, single supply operation is feasible to as low as 3.0 V with the common mode input voltage at ground potential.

The input stage also allows differential input voltages up to ± 44 V, provided the maximum input voltage range is not exceeded. Specifically, the input voltages must range between V_{EE} and V_{CC} supply voltages as shown by the maximum rating table. In practice, although not recommended, the input voltages can exceed the V_{CC} voltage by approximately 3.0 V and decrease below the V_{EE} voltage by 0.3 V without causing product damage, although output phase reversal may occur. It is also possible to source

up to approximately 5.0 mA of current from V_{EE} through either inputs clamping diode without damage or latching, although phase reversal may again occur.

If one or both inputs exceed the upper common mode voltage limit, the amplifier output is readily predictable and may be in a low or high state depending on the existing input bias conditions.

Since the input capacitance associated with the small geometry input device is substantially lower (2.5 pF) than the typical JFET input gate capacitance (5.0 pF), better frequency response for a given input source resistance can be achieved using the MC34071 series of amplifiers. This performance feature becomes evident, for example, in fast settling D-to-A current to voltage conversion applications where the feedback resistance can form an input pole with the input capacitance of the op amp. This input pole creates a 2nd order system with the single pole op amp and is therefore detrimental to its settling time. In this context, lower input capacitance is desirable especially for higher

values of feedback resistances (lower current DACs). This input pole can be compensated for by creating a feedback zero with a capacitance across the feedback resistance, if necessary, to reduce overshoot. For 2.0 k Ω of feedback resistance, the MC34071 series can settle to within 1/2 LSB of 8 bits in 1.0 μ s, and within 1/2 LSB of 12-bits in 2.2 μ s for a 10 V step. In an inverting unity gain fast settling configuration, the symmetrical slew rate is ± 13 V/ μ s. In the classic noninverting unity gain configuration, the output positive slew rate is +10 V/ μ s, and the corresponding negative slew rate will exceed the positive slew rate as a function of the fall time of the input waveform.

Since the bipolar input device matching characteristics are superior to that of JFETs, a low untrimmed maximum offset voltage of 3.0 mV prime and 5.0 mV downgrade can be economically offered with high frequency performance characteristics. This combination is ideal for low cost precision, high speed quad op amp applications.

The all NPN output stage, shown in its basic form on the equivalent circuit schematic, offers unique advantages over the more conventional NPN/PNP transistor Class AB output stage. A 10 k Ω load resistance can swing within 1.0 V of the positive rail (V_{CC}), and within 0.3 V of the negative rail (V_{EE}), providing a 28.7 V_{pp} swing from ± 15 V supplies. This large output swing becomes most noticeable at lower supply voltages.

The positive swing is limited by the saturation voltage of the current source transistor Q_7 , and V_{BE} of the NPN pull up transistor Q_{17} , and the voltage drop associated with the short circuit resistance, R_7 . The negative swing is limited by the saturation voltage of the pull-down transistor Q_{16} , the voltage drop $I_L R_6$, and the voltage drop associated with resistance R_7 , where I_L is the sink load current. For small valued sink currents, the above voltage drops are negligible, allowing the negative swing voltage to approach within millivolts of V_{EE} . For large valued sink currents (>5.0 mA), diode D_3 clamps the voltage across R_6 , thus limiting the negative swing to the saturation voltage of Q_{16} , plus the forward diode drop of D_3 ($\approx V_{EE} + 1.0$ V). Thus for a given supply voltage, unprecedented peak-to-peak output voltage swing is possible as indicated by the output swing specifications.

If the load resistance is referenced to V_{CC} instead of ground for single supply applications, the maximum possible output swing can be achieved for a given supply voltage. For light load currents, the load resistance will pull the output to V_{CC} during the positive swing and the output will pull the load resistance near ground during the negative swing. The load resistance value should be much less than that of the feedback resistance to maximize pull up capability.

Because the PNP output emitter-follower transistor has been eliminated, the MC34071 series offers a 20 mA

minimum current sink capability, typically to an output voltage of ($V_{EE} + 1.8$ V). In single supply applications the output can directly source or sink base current from a common emitter NPN transistor for fast high current switching applications.

In addition, the all NPN transistor output stage is inherently fast, contributing to the bipolar amplifier's high gain bandwidth product and fast settling capability. The associated high frequency low output impedance (30 Ω typ @ 1.0 MHz) allows capacitive drive capability from 0 pF to 10,000 pF without oscillation in the unity closed loop gain configuration. The 60° phase margin and 12 dB gain margin as well as the general gain and phase characteristics are virtually independent of the source/sink output swing conditions. This allows easier system phase compensation, since output swing will not be a phase consideration. The high frequency characteristics of the MC34071 series also allow excellent high frequency active filter capability, especially for low voltage single supply applications.

Although the single supply specifications is defined at 5.0 V, these amplifiers are functional to 3.0 V @ 25°C although slight changes in parametrics such as bandwidth, slew rate, and DC gain may occur.

If power to this integrated circuit is applied in reverse polarity or if the IC is installed backwards in a socket, large unlimited current surges will occur through the device that may result in device destruction.

Special static precautions are not necessary for these bipolar amplifiers since there are no MOS transistors on the die.

As with most high frequency amplifiers, proper lead dress, component placement, and PC board layout should be exercised for optimum frequency performance. For example, long unshielded input or output leads may result in unwanted input-output coupling. In order to preserve the relatively low input capacitance associated with these amplifiers, resistors connected to the inputs should be immediately adjacent to the input pin to minimize additional stray input capacitance. This not only minimizes the input pole for optimum frequency response, but also minimizes extraneous "pick up" at this node. Supply decoupling with adequate capacitance immediately adjacent to the supply pin is also important, particularly over temperature, since many types of decoupling capacitors exhibit great impedance changes over temperature.

The output of any one amplifier is current limited and thus protected from a direct short to ground. However, under such conditions, it is important not to allow the device to exceed the maximum junction temperature rating. Typically for ± 15 V supplies, any one output can be shorted continuously to ground without exceeding the maximum temperature rating.

MC34071,2,4,A MC33071,2,4,A

(Typical Single Supply Applications $V_{CC} = 5.0\text{ V}$)

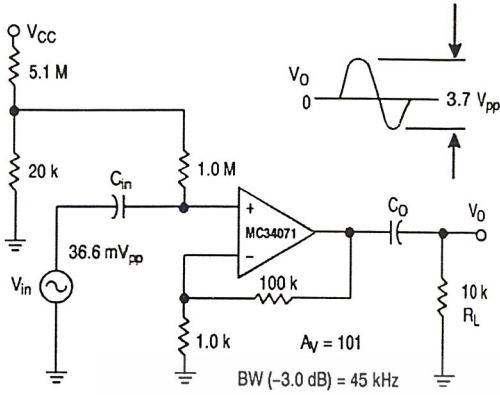


Figure 38. AC Coupled Noninverting Amplifier

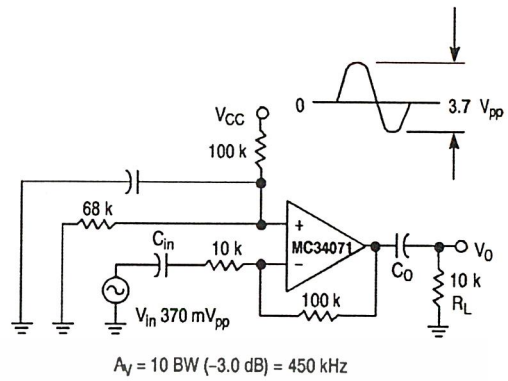


Figure 39. AC Coupled Inverting Amplifier

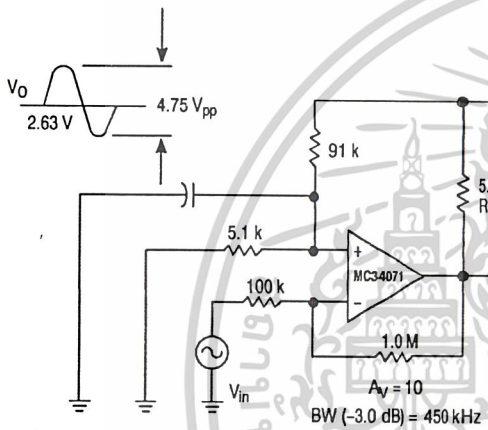


Figure 40. DC Coupled Inverting Amplifier
Maximum Output Swing

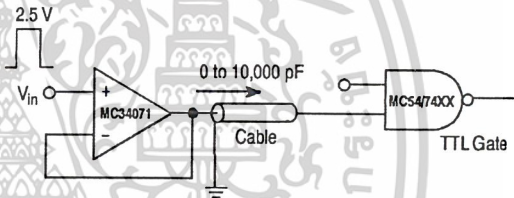


Figure 41. Unity Gain Buffer TTL Driver

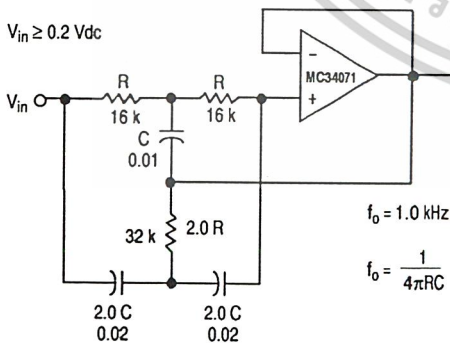
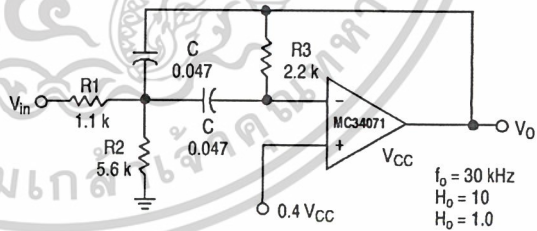


Figure 42. Active High-Q Notch Filter



Given $f_0 =$ Center Frequency
 $A_0 =$ Gain at Center Frequency
 Choose Value f_0, Q, A_0, C

Then:

$$R_3 = \frac{Q}{\pi f_0 C} \quad R_1 = \frac{R_3}{2H_0} \quad R_2 = \frac{R_1 R_3}{4Q^2 R_1 - R_3}$$

For less than 10% error from operational amplifier $\frac{Q_0 f_0}{GBW} < 0.1$

where f_0 and GBW are expressed in Hz.

GBW = 4.5 MHz Typ.

Figure 43. Active Bandpass Filter

MC34071,2,4,A MC33071,2,4,A

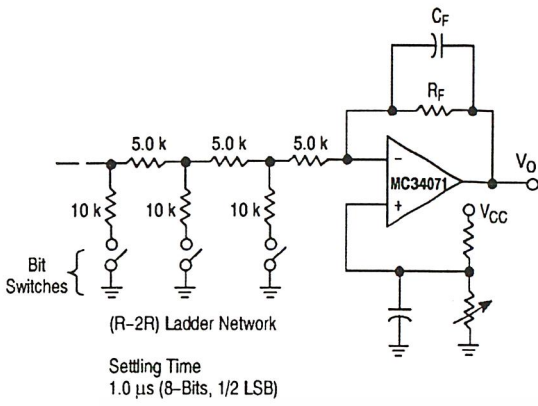


Figure 44. Low Voltage Fast D/A Converter

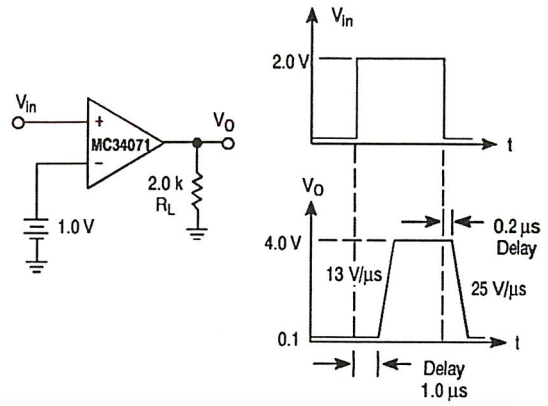


Figure 45. High Speed Low Voltage Comparator

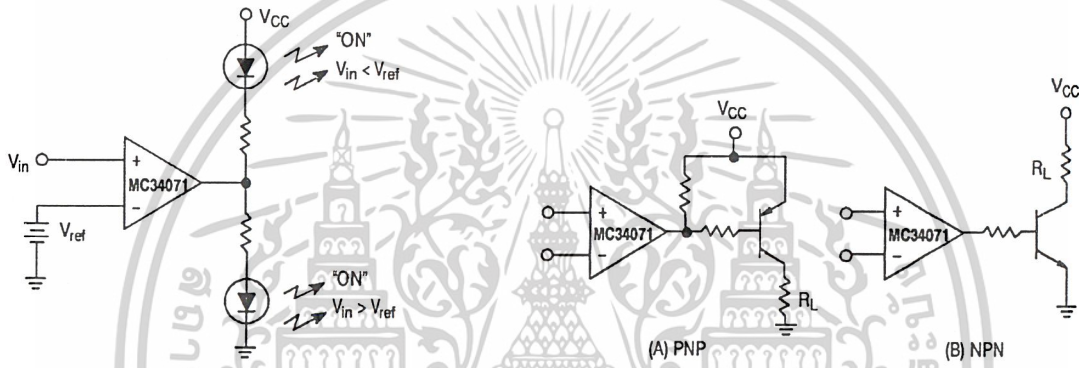


Figure 46. LED Driver

Figure 47. Transistor Driver

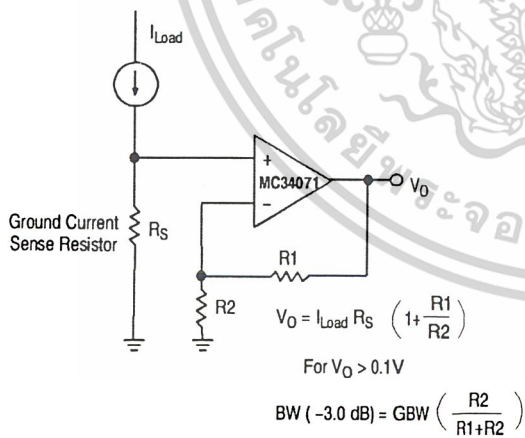


Figure 48. AC/DC Ground Current Monitor

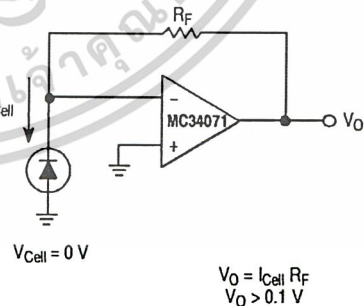


Figure 49. Photovoltaic Cell Amplifier

MC34071,2,4,A MC33071,2,4,A

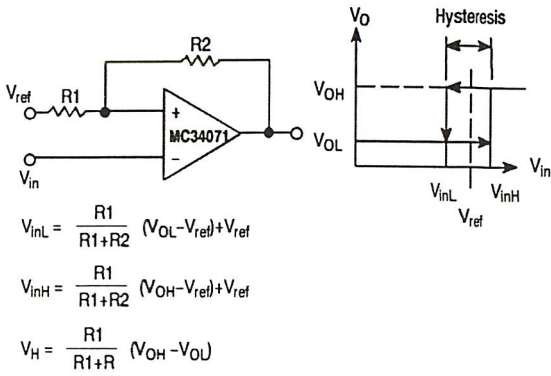


Figure 50. Low Input Voltage Comparator with Hysteresis

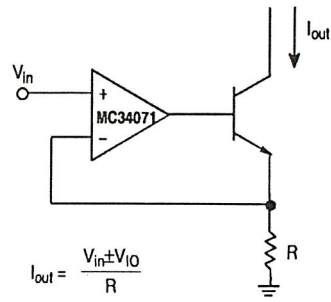


Figure 51. High Compliance Voltage to Sink Current Converter

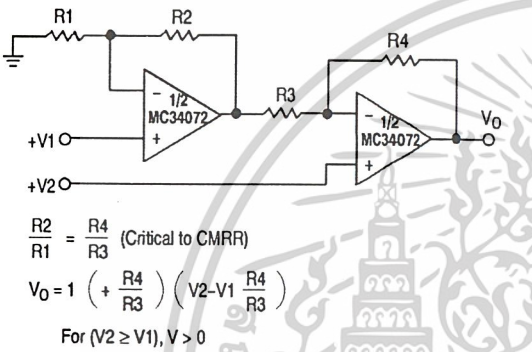


Figure 52. High Input Impedance Differential Amplifier

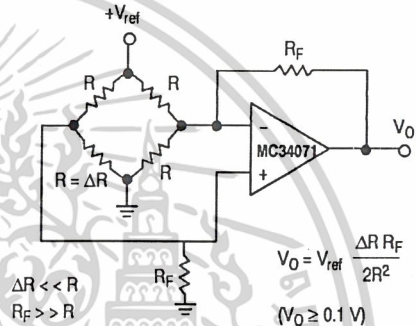


Figure 53. Bridge Current Amplifier

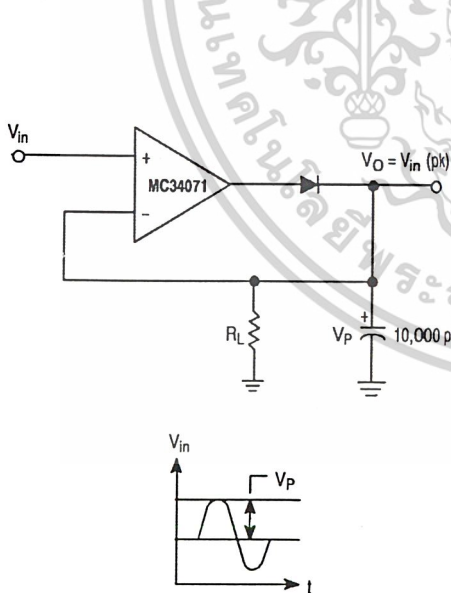


Figure 54. Low Voltage Peak Detector

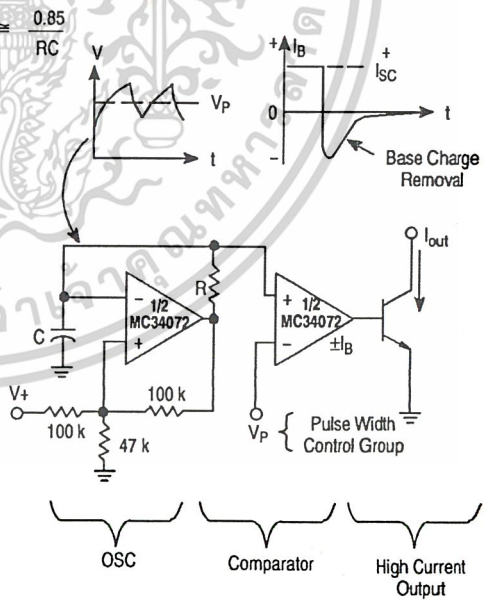


Figure 55. High Frequency Pulse Width Modulation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC34071,2,4,A MC33071,2,4,A

GENERAL ADDITIONAL APPLICATIONS INFORMATION $V_S = \pm 15.0\text{ V}$

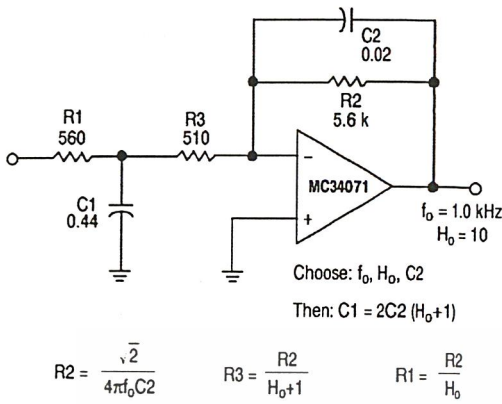


Figure 56. Second Order Low-Pass Active Filter

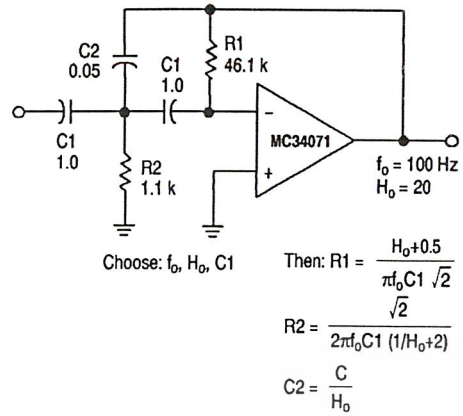


Figure 57. Second Order High-Pass Active Filter

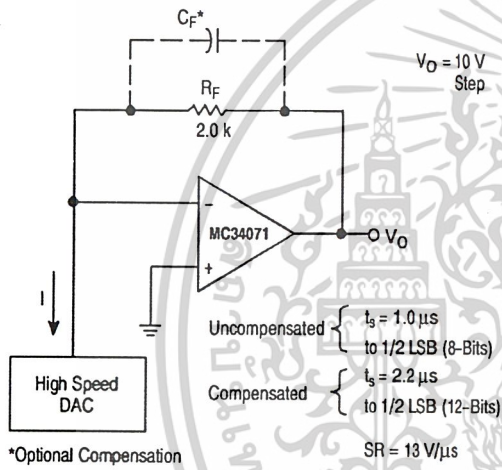


Figure 58. Fast Settling Inverter

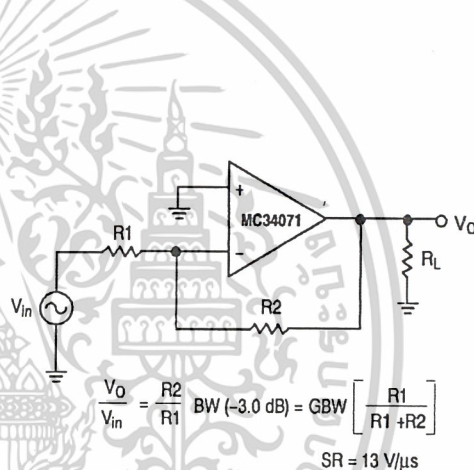


Figure 59. Basic Inverting Amplifier

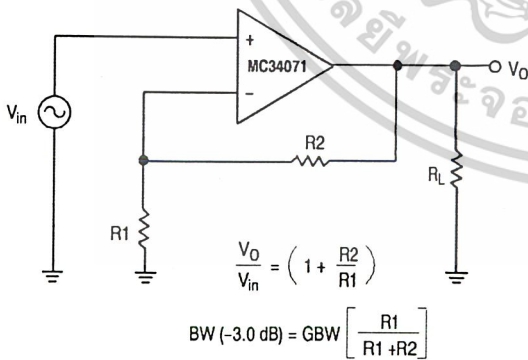


Figure 60. Basic Noninverting Amplifier

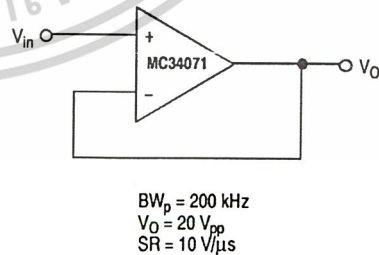


Figure 61. Unity Gain Buffer ($A_V = +1.0$)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC34071,2,4,A MC33071,2,4,A

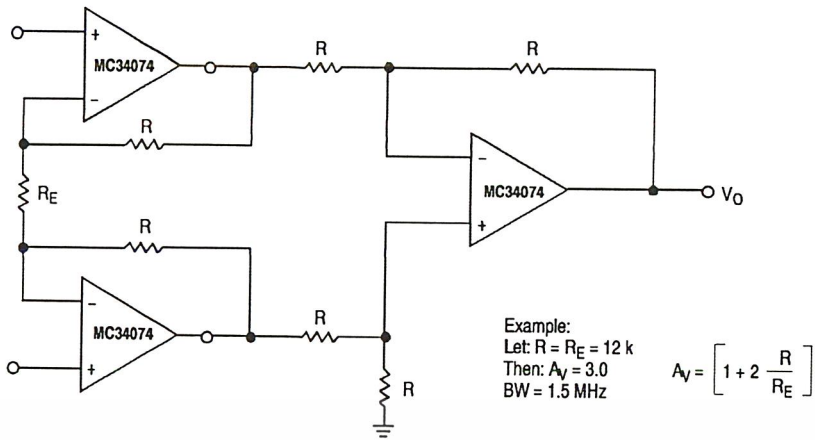


Figure 62. High Impedance Differential Amplifier

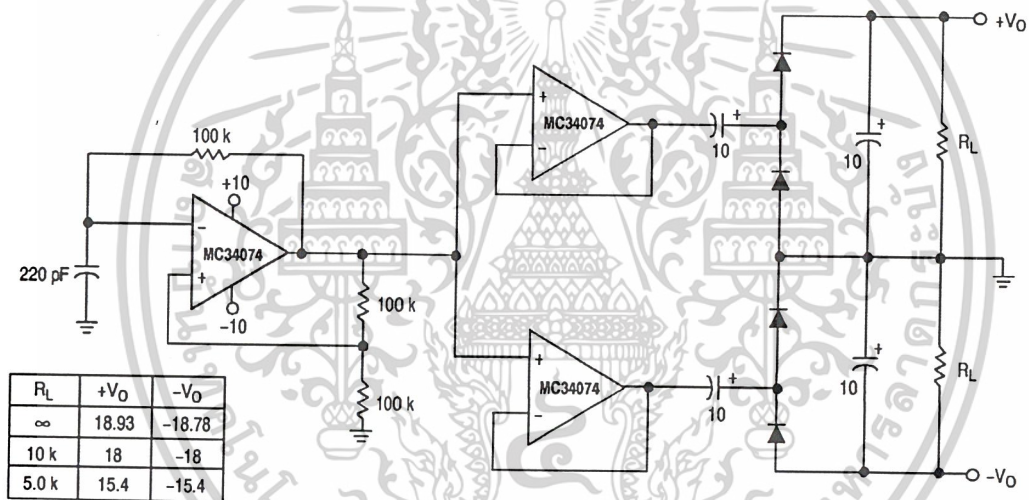


Figure 63. Dual Voltage Doubler

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MC34071,2,4,A MC33071,2,4,A

ORDERING INFORMATION

Op Amp Function	Device	Operating Temperature Range	Package	Shipping
Single	MC34071P, MC34071AP MC34071D, MC34071AD MC34071DR2, MC34071ADR2	$T_A = 0^\circ \text{ to } +70^\circ\text{C}$	DIP-8 SO-8 SO-8 / Tape & Reel	50 Units / Rail 98 Units / Rail 2500 Units / Tape & Reel
	MC33071P, MC33071AP MC33071D, MC33071AD MC33071DR2, MC33071ADR2	$T_A = -40^\circ \text{ to } +85^\circ\text{C}$	DIP-8 SO-8 SO-8 / Tape & Reel	50 Units / Rail 98 Units / Rail 2500 Units / Tape & Reel
Dual	MC34072P, MC34072AP MC34072D, MC34072AD MC34072DR2, MC34072ADR2	$T_A = 0^\circ \text{ to } +70^\circ\text{C}$	DIP-8 SO-8 SO-8 / Tape & Reel	50 Units / Rail 98 Units / Rail 2500 Units / Tape & Reel
	MC33072P, MC33072AP MC33072D, MC33072AD MC33072DR2, MC33072ADR2	$T_A = -40^\circ \text{ to } +85^\circ\text{C}$	DIP-8 SO-8 SO-8 / Tape & Reel	50 Units / Rail 98 Units / Rail 2500 Units / Tape & Reel
	MC34072VD MC34072VDR2 MC34072VP	$T_A = -40^\circ \text{ to } +125^\circ\text{C}$	SO-8 SO-8 / Tape & Reel DIP-8	98 Units / Rail 2500 Units / Tape & Reel 50 Units / Rail
Quad	MC34074P, MC34074AP MC34074D, MC34074AD MC34074DR2, MC34074ADR2	$T_A = 0^\circ \text{ to } +70^\circ\text{C}$	DIP-14 SO-14 SO-14 / Tape & Reel	25 Units / Rail 55 Units / Rail 2500 Units / Tape & Reel
	MC33074P, MC33074AP MC33074D, MC33074AD MC33074DR2, MC33074ADR2 MC33074DTB, MC33074ADTB MC33074DTBR2, MC33074ADTBR2	$T_A = -40^\circ \text{ to } +85^\circ\text{C}$	DIP-14 SO-14 SO-14 / Tape & Reel TSSOP-14 TSSOP-14 / Tape & Reel	25 Units / Rail 55 Units / Rail 2500 Units / Tape & Reel 96 Units / Rail 2500 Units / Tape & Reel
	MC34074VD MC34074VDR2 MC34074VP	$T_A = -40^\circ \text{ to } +125^\circ\text{C}$	SO-14 SO-14 / Tape & Reel DIP-14	55 Units / Rail 2500 Units / Tape & Reel 25 Units / Rail

<http://onsemi.com>

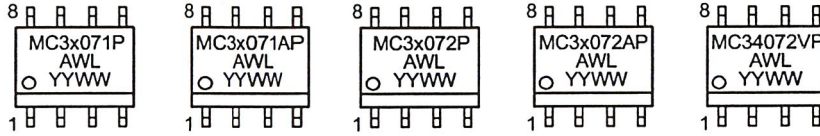
17

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

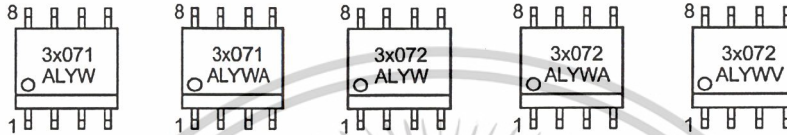
MC34071,2,4,A MC33071,2,4,A

MARKING DIAGRAMS

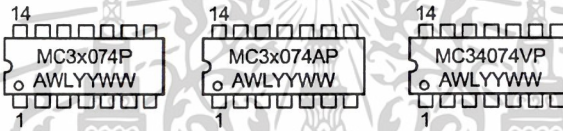
PDIP-8
P SUFFIX
CASE 626



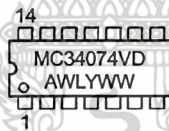
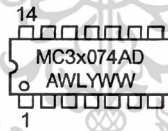
SO-8
D SUFFIX
CASE 751



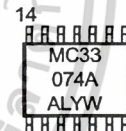
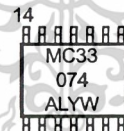
PDIP-14
P SUFFIX
CASE 646



SO-14
D SUFFIX
CASE 751A



TSSOP-14
DTB SUFFIX
CASE 948G

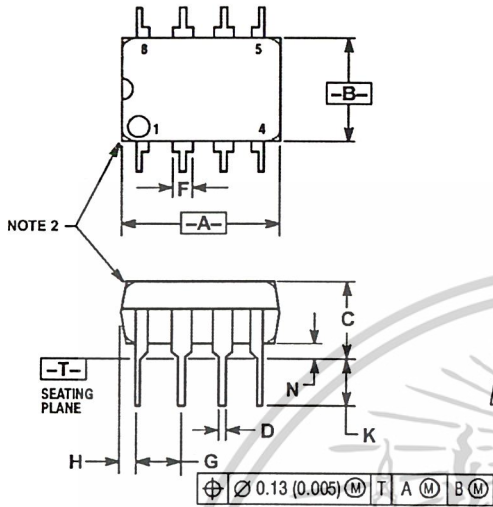


x = 3 or 4
A = Assembly Location
WL, L = Wafer Lot
YY, Y = Year
WW, W = Work Week

MC34071,2,4,A MC33071,2,4,A

PACKAGE DIMENSIONS

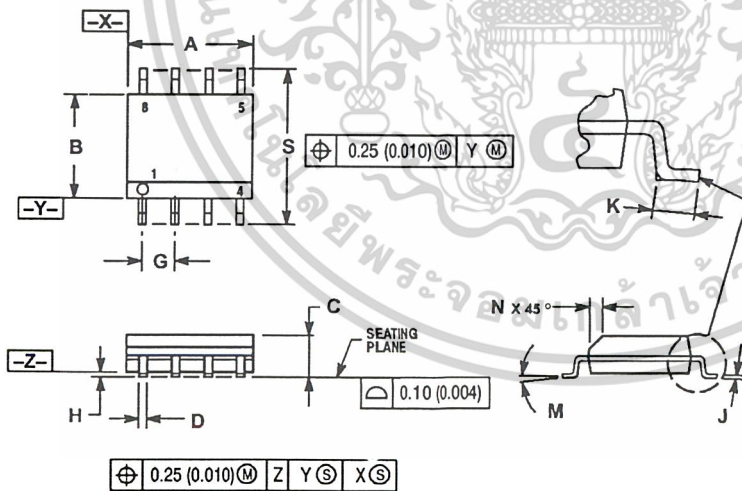
PDIP-8
P SUFFIX
CASE 626-05
ISSUE L



- NOTES:
1. DIMENSION L TO CENTER OF LEAD WHEN FORMED PARALLEL.
 2. PACKAGE CONTOUR OPTIONAL (ROUND OR SQUARE CORNERS).
 3. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	9.40	10.16	0.370	0.400
B	6.10	6.60	0.240	0.260
C	3.94	4.45	0.155	0.175
D	0.38	0.51	0.015	0.020
F	1.02	1.78	0.040	0.070
G	2.54 BSC		0.100 BSC	
H	0.76	1.27	0.030	0.050
J	0.20	0.30	0.008	0.012
K	2.92	3.43	0.115	0.135
L	7.62 BSC		0.300 BSC	
M	---	10°	---	10°
N	0.76	1.01	0.030	0.040

SO-8
D SUFFIX
CASE 751-07
ISSUE W



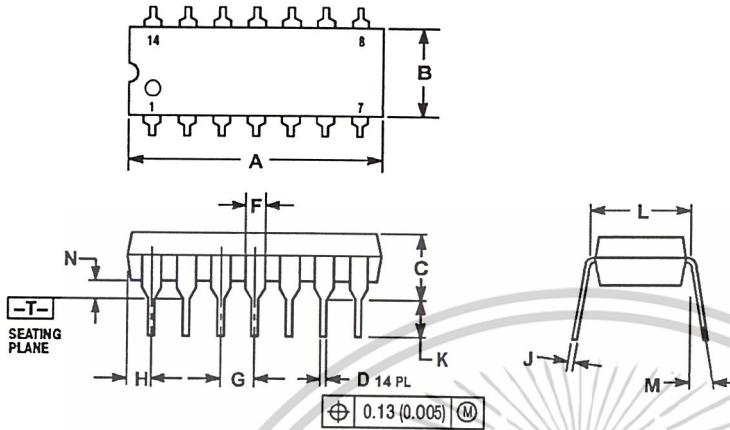
- NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
 2. CONTROLLING DIMENSION: MILLIMETER.
 3. DIMENSION A AND B DO NOT INCLUDE MOLD PROTRUSION.
 4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
 5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 (0.005) TOTAL IN EXCESS OF THE D DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	4.80	5.00	0.189	0.197
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.053	0.069
D	0.33	0.51	0.013	0.020
G	1.27 BSC		0.050 BSC	
H	0.10	0.25	0.004	0.010
J	0.19	0.25	0.007	0.010
K	0.40	1.27	0.016	0.050
M	0°	8°	0°	8°
N	0.25	0.50	0.010	0.020
S	5.80	6.20	0.228	0.244

MC34071,2,4,A MC33071,2,4,A

PACKAGE DIMENSIONS

PDIP-14
P SUFFIX
CASE 646-06
ISSUE M

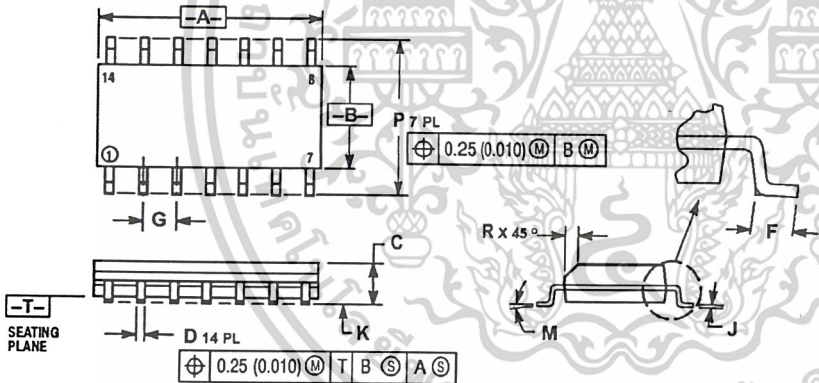


NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
4. DIMENSION B DOES NOT INCLUDE MOLD FLASH.
5. ROUNDED CORNERS OPTIONAL.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.715	0.770	18.16	18.80
B	0.240	0.260	6.10	6.60
C	0.145	0.185	3.69	4.69
D	0.015	0.021	0.38	0.53
F	0.040	0.070	1.02	1.78
G	0.100 BSC		2.54 BSC	
H	0.052	0.095	1.32	2.41
J	0.008	0.015	0.20	0.38
K	0.115	0.135	2.92	3.43
L	0.290	0.310	7.37	7.87
M	---	10°	---	10°
N	0.015	0.039	0.38	1.01

SO-14
D SUFFIX
CASE 751A-03
ISSUE F



NOTES:

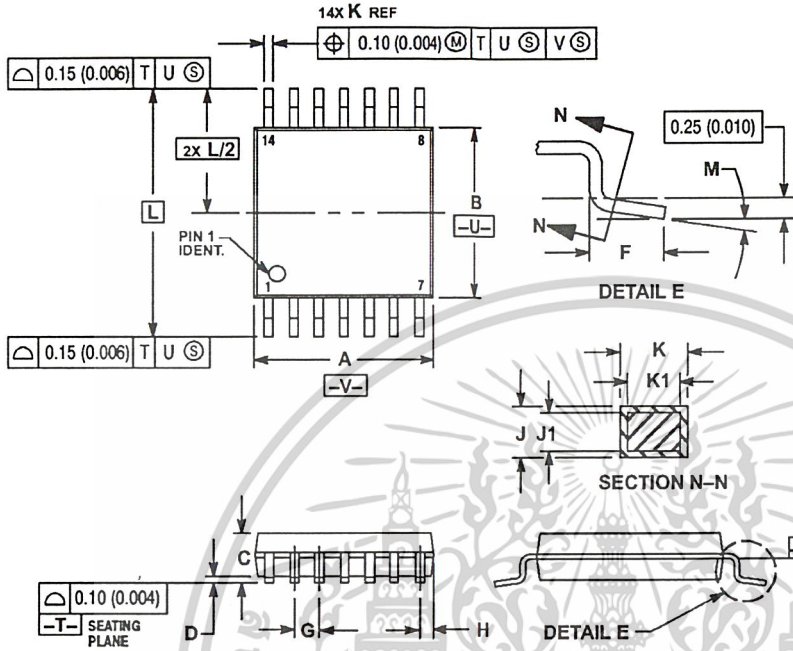
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 (0.005) TOTAL IN EXCESS OF THE D DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	8.55	8.75	0.337	0.344
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.054	0.068
D	0.35	0.49	0.014	0.019
F	0.40	1.25	0.016	0.049
G	1.27 BSC		0.050 BSC	
J	0.19	0.25	0.008	0.009
K	0.10	0.25	0.004	0.009
M	0°	7°	0°	7°
P	5.80	6.20	0.228	0.244
R	0.25	0.50	0.010	0.019

MC34071,2,4,A MC33071,2,4,A

PACKAGE DIMENSIONS

TSSOP-14
DTB SUFFIX
CASE 948G-01
ISSUE O




NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSION A DOES NOT INCLUDE MOLD FLASH, PROTRUSIONS OR GATE BURRS. MOLD FLASH OR GATE BURRS SHALL NOT EXCEED 0.15 (0.006) PER SIDE.
4. DIMENSION B DOES NOT INCLUDE INTERLEAD FLASH OR PROTRUSION. INTERLEAD FLASH OR PROTRUSION SHALL NOT EXCEED 0.25 (0.010) PER SIDE.
5. DIMENSION K DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.08 (0.003) TOTAL IN EXCESS OF THE K DIMENSION AT MAXIMUM MATERIAL CONDITION.
6. TERMINAL NUMBERS ARE SHOWN FOR REFERENCE ONLY.
7. DIMENSION A AND B ARE TO BE DETERMINED AT DATUM PLANE -W-.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	4.90	5.10	0.193	0.200
B	4.30	4.50	0.169	0.177
C	---	1.20	---	0.047
D	0.05	0.15	0.002	0.006
F	0.50	0.75	0.020	0.030
G	0.65 BSC		0.026 BSC	
H	0.50	0.60	0.020	0.024
J	0.09	0.20	0.004	0.008
J1	0.09	0.16	0.004	0.006
K	0.19	0.30	0.007	0.012
K1	0.19	0.25	0.007	0.010
L	6.40 BSC		0.252 BSC	
M	0°	8°	0°	8°



ON Semiconductor and  are trademarks of Semiconductor Components Industries, LLC (SCILLC). SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer.

PUBLICATION ORDERING INFORMATION

Literature Fulfillment:

Literature Distribution Center for ON Semiconductor
P.O. Box 5163, Denver, Colorado 80217 USA
Phone: 303-675-2175 or 800-344-3860 Toll Free USA/Canada
Fax: 303-675-2176 or 800-344-3867 Toll Free USA/Canada
Email: ONlit@hibbertco.com

N. American Technical Support: 800-282-9855 Toll Free USA/Canada

JAPAN: ON Semiconductor, Japan Customer Focus Center
4-32-1 Nishi-Gotanda, Shinagawa-ku, Tokyo, Japan 141-0031
Phone: 81-3-5740-2700
Email: r14525@onsemi.com

ON Semiconductor Website: <http://onsemi.com>

For additional information, please contact your local
Sales Representative.

MC34071/D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

- [1] นิรุช อำนวยศิลป์, “คู่มือการเขียน โปรแกรม Delphi”, อินโฟเพรส (1989), กรุงเทพฯ , 2543
- [2] ยืน ภู่วรรณ, วัฒนา เชียงกุล, “ไมโครคอมพิวเตอร์”, ซีเอ็ดยูเคชั่น, 2527
- [3] รศ.ดร.มนัส สัจจศิลป์, วรรัตน์ ภัทรอมรกุล, “คู่มือการใช้งาน MATLAB ฉบับสมบูรณ์”, อินโฟเพรส, กรุงเทพฯ, 2543
- [4] A.E.Fitzgerald, Charles Kingsley, Jr., Stephen D.Umans, “Electric Machinery”, fifth edition in SI units, McGraw-Hill Book Company(UK)Limited,1992
- [5] Ned Mohan, Troe M.Undeland and William P. Robbins, “Power electronics Converter, Applications, and Design”, second edition, John Wiley & Sons, Inc., 1995
- [6] Peter Vas, “Parameter Estimation, Condition Monitoring, and Diagnosis of Electrical Machines”, Clarendon Press Oxford, 1993



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้