

เครื่องรักษาระดับแรงดัน

VOLTAGE STABILIZER



นายณรงค์ศักดิ์

ระยอง

นายวงศ์กร

ดวงตา

นายธีรวัฒน์

ธารณธรรม

นายภูมิสิทธิ์

จันทร์ขาว

นายสุรวุฒิ

มโนพรศิริกุล

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรบัณฑิต

ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2546

เลขหมู่.....

เลขทะเบียน.....

วัน,เดือน,ปี.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า/

อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

.....

ปริญญานิพนธ์ปีการศึกษา 2546

ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องรักษาระดับแรงดัน VOLTAGE STABILIZER

ผู้จัดทำ

นายณรงค์ศักดิ์	ระยอง	รหัสประจำตัว	44015101
นายวงศกร	ดวงตา	รหัสประจำตัว	44015121
นายธีรวัฒน์	ธารณธรรม	รหัสประจำตัว	44015150
นายภูมิสิทธิ์	จันทร์ขาว	รหัสประจำตัว	44015162
นายสุรวุฒิ	มโนพรศิริกุล	รหัสประจำตัว	44015179

รศ.ดร.วิริยะ พิเศษจำเริญ

(รศ.ดร.วิริยะ พิเศษจำเริญ)

อาจารย์ที่ปรึกษา

ดร.สมภาพ ผลไม้

(ดร.สมภาพ ผลไม้)

อาจารย์ที่ปรึกษา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องรักษาระดับแรงดัน

นายณรงค์ศักดิ์	ระยอง	44015101
นายวงศกร	ดวงตา	44015121
นายธีรวัฒน์	ธารณธรรม	44015150
นายภูมิสิทธิ์	จันทร์ขาว	44015162
นายสุรวุฒิ	มโนพรศิริกุล	44015179

รศ.ดร.วิริยะ พิเชษฐ์จำเริญ อาจารย์ที่ปรึกษา
ดร.สมภพ ผลไม้ ปีการศึกษา 2546

บทคัดย่อ

ในปัจจุบันนี้โหลดทางไฟฟ้าหลายชนิดที่ต้องการระดับแรงดันใช้งานคงที่เพื่อความสะดวกในการทำงาน เช่น คอมพิวเตอร์ ระบบสื่อสาร หรือระบบควบคุม เป็นต้น ซึ่งการผิดปกติในระบบไฟฟ้าที่เกิดขึ้น เช่น สภาวะไฟตก หรือไฟเกิน จะส่งผลโดยตรงต่อโหลดประเภทนี้ โดยจะส่งผลให้การทำงานของระบบผิดพลาดได้ ซึ่งในปัจจุบันการรักษาระดับแรงดันจะทำการเปลี่ยนแท็ปหม้อแปลง แต่เนื่องจากหม้อแปลงมีความละเอียดในการรักษาระดับแรงดันน้อยและมีขนาดใหญ่ พร้อมกับมีปัญหาการลัดรอบขณะเปลี่ยนแท็ปอีกด้วย โครงการนี้จึงได้นำเทคโนโลยีทางด้านพาวเวอร์อิเล็กทรอนิกส์มาสร้างเครื่องรักษาระดับแรงดันที่สามารถชดเชยและหักล้างระดับแรงดันได้ละเอียดกว่า และไม่มีอาการลัดรอบเกิดขึ้น รวมทั้งขนาดรูปร่างยังเล็กกว่าหม้อแปลงเปลี่ยนแท็ป ซึ่งเป็นเหตุผลให้กลุ่มผู้เขียนสนใจในโครงการนี้ และได้ศึกษาทฤษฎีที่เกี่ยวข้องพร้อมกับศึกษาทำการทดลอง

ส่วนประกอบหลักของเครื่องรักษาระดับแรงดันประกอบด้วย ส่วนสร้างแรงดันกระแสสลับที่สามารถปรับค่าแรงดันอาร์เอ็มเอสได้โดยใช้หลักการของวงจรเอชซีซีโอเปอร์ ส่วนกลีบเฟสสัญญาณไฟฟ้ากระแสสลับโดยใช้ตัวขับมอเตอร์ร่วมกับไดโอด การใช้หม้อแปลงสำหรับชดเชยและหักล้างแรงดัน

ดังนั้นในปริญญานิพนธ์นี้ได้อธิบายการทำงานของวงจร และเปรียบเทียบผลการทดลองจริงกับการจำลองการทำงานโดยใช้โปรแกรม Orcad 9.1 เพื่อให้เห็นว่าภาคปฏิบัติตรงกับทฤษฎี และได้เก็บผลการทดลองในส่วนต่าง ๆ ของวงจรเพื่อใช้ในการพัฒนาและปรับปรุงโครงการให้ดีขึ้นในโอกาสต่อไป

VOLTAGE STABILIZER

NARONGSAK	RAYONG	44015101
WONGSAKORN	DUANGTA	44015121
THEERAWAT	THARANATHUM	44015150
PHOOMSIT	JUNKHAW	44015162
SURAWUT	MANOPORNSIRIKUL	44015179

Assoc. Prof. Dr. Viriya Pichetchumroen Advisor
Dr. Sompob Polmai Year 2546

ABSTRACT

Voltage disturbances in electric system such as under and over voltages can cause operation errors of the sensitive equipment such as computers, PLCs and CNC machines, which in the worst case could cause a shutdown of the production line. Line-voltage regulators are the devices for mitigating these problems. Currently, they are based on on-load tap changing of the autotransformers. This type of line-voltage regulator is bulky and has limited control of the output voltage due to the limited number of tap. Tap changing has to be carried out at the proper timing otherwise short-turn of the winding will be caused.

This project proposed the developing of a power electronics-based line-voltage stabilizer, which can compensate for both under and over voltages. The regulator consists of an ac chopper, a series transformer and a polarity switch circuit. The rms voltage of the ac chopper can be controlled by varying the duty ratio of the chopper and the switching ripple is filtered out by an LC low-pass filter. The filtered output voltage is injected in series with the incoming supply voltage via a series transformer to regulate the load-side voltage. The polarity switch circuit is designed for selecting the polarity of the compensating voltage to be in-phase with the supply voltage in under-voltage condition and out-of phase with the supply voltage in over-voltage condition.

This thesis explains principle of operation of the developed line-voltage stabilizer. The simulation and experimental results of the prototype system are compared to verify the validity of the proposed system.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้คงไม่อาจสำเร็จลงได้ด้วยดี หากไม่ได้รับความช่วยเหลือ และความร่วมมือจากหลายๆ ฝ่ายด้วยกัน บุคคลสำคัญที่จะกล่าวถึง และขาดไม่ได้ที่ทำให้ปริญญานิพนธ์นี้สำเร็จลุล่วงได้ก็คือ รศ.ดร.วิริยะ พิเชษฐ์จำเริญ และดร.สมภพ ผลไม้ อาจารย์ที่ปรึกษาปริญญานิพนธ์ ที่ให้ความเอาใจใส่ แนะนำ และให้ความช่วยเหลือตลอดมา ซึ่งต้องขอขอบพระคุณเป็นอย่างมาก

และต้องขอขอบพระคุณบุคคลสำคัญที่สุดที่ทำให้ข้าพเจ้ามีวันนี้ ก็คือ บิดา มารดา อันเป็นบุคคลที่เคารพรักอย่างยิ่ง ซึ่งได้เลี้ยงดูผู้เขียนมาเป็นอย่างดี ให้โอกาสในการศึกษา อีกทั้งยังให้กำลังใจ และดูแลเอา ใจใส่เสมอมาในทุกๆ ด้านอันหาที่เปรียบมิได้ ข้าพเจ้าขอระลึกในพระคุณอันสุดประมาณและขอกราบขอบพระคุณมา ณ ที่นี้

และท้ายที่สุดนี้ต้องขอขอบพระคุณพี่ๆ นักศึกษาปริญญาโทที่แสนดี พี่นัท และ พี่เทพ ทั้งสองคนที่ให้คำปรึกษา และ อยู่คอยช่วยเหลือตลอดเวลา ขอบพระคุณมากครับ



นายณรงค์ศักดิ์	ระยอง
นายวงศ์กร	ดวงตา
นายธีรวัฒน์	ธารณธรรม
นายภูมิสิทธิ์	จันทร์ขาว
นายสุรวุฒิ	มโนพรศิริกุล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้าที่

บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญตาราง	VII
สารบัญภาพ	VIII

บทที่ 1 บทนำ	1
1.1 ความเป็นมาของโครงการ	1
1.2 ความน่าสนใจของโครงการ	1
1.3 หลักการทำงานของโครงการ	1
1.4 ขอบเขตโครงการ	2
1.5 ขอบเขตของปริญญานิพนธ์	2
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง	3
2.1 วงจรข้อปเปอร์กระแสนลับ	3
2.1.1 โหมดแอกทีฟ	4
2.1.2 โหมดฟรีวิลลิ่งค์	5
2.1.3 โหมดเดดไทม์	6
2.2 ทฤษฎีออปแอมป์เบื้องต้น	8
2.2.1 วงจรขยายกลับเฟส	8
2.2.2 วงจรขยายไม่กลับเฟส	8
2.2.3 วงจร Unity Follower หรือวงจร Buffer	9
2.2.4 วงจรขยายผลต่าง	9
2.2.5 วงจรเปรียบเทียบ	10
2.3 เกตลอจิกพีชคณิตบูลีนและฟลิปฟล็อป	10
2.3.1 ค่าคงที่บูลีนและตัวแปรบูลีน	10
2.3.2 การปฏิบัติการ OR	11
2.2.3 การปฏิบัติการ AND	12
2.2.4 การปฏิบัติการ NOT	12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.5	เกต NOR และเกต NAND	13
2.2.5.1	เกต NOR	14
2.2.5.2	เกต NAND	14
2.2.6	เอ็กซ์คลูซีฟออร์เกต	15
2.2.7	ฟลิปฟล็อปชนิดดี	16
2.2.8	ฟลิปฟล็อปชนิดเจ-เค	16
2.3	การเชื่อมต่อด้วยแสง	17
2.4	ไอซีเบอร์ TL 494	19
2.4.1	การกำหนดคาบเวลาการทำงาน	19
2.4.2	การทำงานของไอซีในการคงค่าแรงดันของคอนเวอร์เตอร์	20
2.4.3	การกำหนดค่าเวลาเพื่อ	20
2.4.4	การเลือกใช้ Q_1 และ Q_2 ที่เอาต์พุตของไอซี	21
2.5	พัลส์วidthมอดูเลเตอร์ PWM	21
2.5.1	พัลส์วidthมอดูเลชั่น	21
2.5.2	พัลส์วidthมอดูเลชั่นเตอร์	22
2.6	ทฤษฎีหม้อแปลง	23
2.7	วงจรบริดจ์เรกติไฟเออร์	25
2.8	ทฤษฎีมอสเฟตพื้นฐาน	26
2.8.1	มอสเฟตกำลัง	28
2.8.2	ลักษณะสมบัติที่ Stead State ของมอสเฟต	28
2.8.3	ลักษณะสมบัติการสวิทช์ซิ่ง	30
2.8.4	พารามิเตอร์ในการทำงานของมอสเฟต	32
2.8.4.1	ลักษณะสมบัติเชิงเส้น	32
2.8.4.2	ความต้านทานขณะทำงาน	35
2.8.5	การออกแบบวงจรขับเกท	38
2.8.5.1	การขับมอสเฟตด้วย TTL	39
2.8.5.2	การขับมอสเฟตด้วย CMOS	41
2.8.5.3	การขับมอสเฟตด้วยออปแอมป์	41
2.8.5.4	วงจรขับที่ไม่ได้อ้างอิงกับกราวด์	41
2.9	วงจรสแน็บเบอร์	43
2.9.1	วงจรสแน็บเบอร์ช่วยหยุดนำกระแส	43
2.9.2	วงจรสแน็บเบอร์ป้องกันแรงดันเกิน	44
2.10	การออกแบบตัวเหนี่ยวนำ	45

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

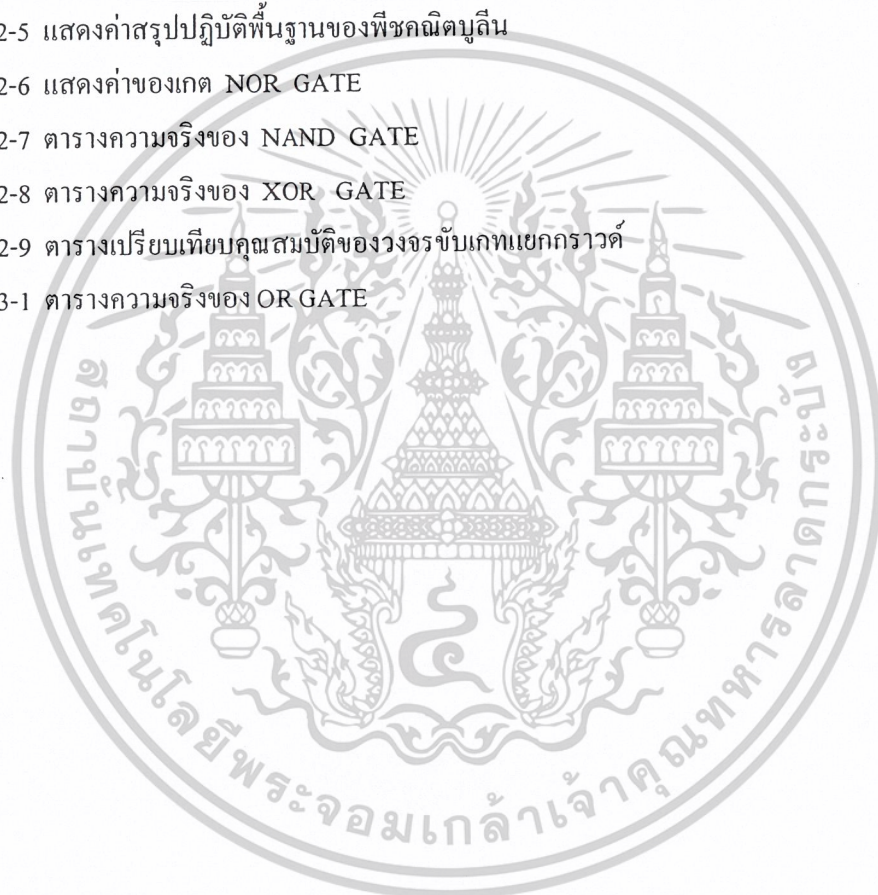
บทที่ 3 หลักการทำงานและการออกแบบ	48
3.1 บทนำ	48
3.2 ส่วนวงจรสวิตช์กำลัง	49
3.2.1 การทำงานของชุดเสริมหรือหักล้างแรงดัน	49
3.2.2 การทำงานของชุดกลับขั้ว	52
3.3 ส่วนวงจรควบคุม	55
3.3.1 วงจรสร้างสัญญาณสี่เหลี่ยมความถี่ 20 HKz ที่สามารถปรับ Duty cycle ได้	55
3.3.2 วงจรกำหนดค่าเวลาตายของสัญญาณ	58
3.3.3 วงจรสร้างสัญญาณสี่เหลี่ยมที่มีความถี่ 50 เฮิรท์ และมีเฟสตรงกับแหล่งจ่าย	61
3.3.4 วงจรผสมสัญญาณความถี่ 20 กิโลเฮิรท์ กับ ความถี่ 50 เฮิรท์	63
3.3.5 วงจรควบคุมการทำงานสวิตช์	65
3.3.5.1 วงจรควบคุมการสลับขั้วเสริมหรือหักล้างแรงดัน	65
3.3.6 วงจรจับเกทและแยกกราวด์	66
3.3.7 หม้อแปลงชดเชยแรงดัน	68
บทที่ 4 ผลการทดลอง	71
4.1 การทดลองวงจรสร้างสัญญาณพัลส์ที่มีความถี่ 20 KHz	71
4.2 การทดลองวงจร Zero Crossing	75
4.3 การทดลองวงจร Dead Time	76
4.4 การทดลองวงจรรวมสัญญาณ	79
4.5 การทดลองวงจร Drive & Isolate	84
4.6 การทดลองวงจรกลับขั้ว	87
4.6.1 การทดลองวงจร Drive ของวงจรกลับขั้ว	87
4.7 การทดลองวงจรเสริมหรือหักล้างแรงดัน	97
4.8 สรุปผลการทดลอง	108
บทที่ 5 สรุปและวิจารณ์โครงงาน	109
5.1 สรุปโครงงาน	109
5.2 วิจารณ์โครงงาน	110
5.3 แนวทางการพัฒนา	110
เอกสารอ้างอิง	111
ภาคผนวก	112

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

หน้าที่

ตารางที่ 2-1 แสดงค่าคงที่บูลีนและตัวแปรบูลีน	11
ตารางที่ 2-2 แสดงค่าการปฏิบัติการ OR	12
ตารางที่ 2-3 แสดงค่าการปฏิบัติการ AND	12
ตารางที่ 2-4 แสดงค่าการปฏิบัติการ NOT	13
ตารางที่ 2-5 แสดงค่าสรุปปฏิบัติพื้นฐานของพีชคณิตบูลีน	13
ตารางที่ 2-6 แสดงค่าของเกต NOR GATE	14
ตารางที่ 2-7 ตารางความจริงของ NAND GATE	15
ตารางที่ 2-8 ตารางความจริงของ XOR GATE	16
ตารางที่ 2-9 ตารางเปรียบเทียบคุณสมบัติของวงจรรับเกตแยกกราวด์	18
ตารางที่ 3-1 ตารางความจริงของ OR GATE	61



สารบัญภาพ

หน้าที่

รูปที่ 2-1 แสดงวงจรของเครื่องรักษาระดับแรงดัน	4
รูปที่ 2-2 แสดงการทำงานของมอสเฟสเมื่อ $V_s > 0$, $I_L > 0$	4
รูปที่ 2-3 แสดงการทำงานของมอสเฟสเมื่อ $V_s < 0$, $I_L < 0$	5
รูปที่ 2-4 แสดงการทำงานของมอสเฟสเมื่อ $I_L > 0$	5
รูปที่ 2-5 แสดงการทำงานของมอสเฟสเมื่อ $I_L < 0$	6
รูปที่ 2-6 แสดงการทำงานของมอสเฟสเมื่อ $V_s > 0$, $I_L > 0$	6
รูปที่ 2-7 แสดงการทำงานของมอสเฟสเมื่อ $V_s > 0$, $I_L < 0$	7
รูปที่ 2-8 แสดงการทำงานของมอสเฟสเมื่อ $V_s < 0$, $I_L > 0$	7
รูปที่ 2-9 แสดงการทำงานของมอสเฟสเมื่อ $V_s < 0$, $I_L < 0$	7
รูปที่ 2-10 วงจร Inverting Amp	8
รูปที่ 2-11 วงจร Noninverting Amp	9
รูปที่ 2-12 วงจร Buffer	9
รูปที่ 2-13 วงจร Difference Amp	9
รูปที่ 2-14 วงจร Comparator	10
รูปที่ 2-15 OR GATE	11
รูปที่ 2-16 AND GATE	12
รูปที่ 2-17 NOT GATE	13
รูปที่ 2-18 NOR GATE	14
รูปที่ 2-19 NAND GATE	15
รูปที่ 2-20 สัญลักษณ์และพีชคณิตบูลีนของเอ็กซ์คลูซีฟออร์เกต	15
รูปที่ 2-21 แสดงสัญลักษณ์ลอจิก และตารางความจริงของฟลิปฟล็อปชนิดดี	16
รูปที่ 2-22 แสดงสัญลักษณ์ลอจิกและตารางความจริงของฟลิปฟล็อปชนิดเจ - เค	17
รูปที่ 2-23 อุปกรณ์การเชื่อมต่อด้วยแสงและสัญลักษณ์	18
รูปที่ 2-24 แสดงโครงสร้างภายในและการจัดวางขาของ TL 494	19
รูปที่ 2-25 แสดงความสัมพันธ์ของค่า $R_T C_T$ ในการกำหนดความถี่	19
รูปที่ 2-26 แสดงรูปคลื่นลักษณะการทำงานของ TL 494	20
รูปที่ 2-27 แสดงลักษณะการเลือกใช้อาห์พุทของ TL 494	21
รูปที่ 2-28 แสดงความสัมพันธ์ระหว่างแรงดันเอาต์พุตกับการเปลี่ยนแปลงความกว้างของพัลส์ควบคุม ช่วงนำกระแส t_{ON} ในลักษณะพัลส์วิธัชมอดูเลชั่น	22

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2-29 แสดงลักษณะของแรงดันที่จุดต่าง ๆ ของวงจร	22
รูปที่ 2-30 หม้อแปลงไฟฟ้าประกอบด้วยขดลวดปฐมภูมิและขดลวดทุติยภูมิ	23
รูปที่ 2-31 วงจรเรียงกระแสแบบบริดจ์	25
รูปที่ 2-32 วงจรเรียงกระแสแบบบริดจ์ $V_{in} > 0$	25
รูปที่ 2-33 วงจรเรียงกระแสแบบบริดจ์ $V_{in} < 0$	26
รูปที่ 2-34 มอสเฟตกำลัง	27
รูปที่ 2-35 a) N-channel depletion - type MOSFETs	27
b) P-channel depletion - type MOSFETs	27
รูปที่ 2-36 a) N-channel depletion - type MOSFETs	28
b) P-channel depletion - type MOSFETs	28
รูปที่ 2-37 ลักษณะสมบัติไอออนย้ายของมอสเฟตแบบ N-channel และ P-channel	29
รูปที่ 2-38 ลักษณะสมบัติทางเอาท์พุทของ Enhancement - type MOSFETs	30
รูปที่ 2-39 โมเดลการสวิตช์ซึ่งที่ steady state ของมอสเฟต	30
รูปที่ 2-40 โมเดลแฝงของ Enhancement - type MOSFETs	31
รูปที่ 2-41 โมเดลสวิตช์ซึ่งของมอสเฟต	31
รูปที่ 2-42 รูปสัญญาณในการสวิตช์ซึ่งของมอสเฟต	31
รูปที่ 2-43 ลักษณะสมบัติทางเอาท์พุท	32
รูปที่ 2-44 ลักษณะสมบัติไอออนย้าย	33
รูปที่ 2-45 ค่าทรานส์คอนดักแตนซ์เทียบกับกระแสเดรน	33
รูปที่ 2-46 ลักษณะสมบัติอิมพัลส์	34
รูปที่ 2-47 ค่าความต้านทานขณะทำงานเทียบกับอุณหภูมิรอยต่อ	34
รูปที่ 2-48 ค่าความต้านทานขณะทำงานเทียบกับกระแสเดรน	35
รูปที่ 2-50 พื้นที่การทำงานที่ปลอดภัยสูงสุด	36
รูปที่ 2-51 ค่าความจุไฟฟ้าเทียบกับแรงดัน V_{DS}	37
รูปที่ 2-52 ค่าความจุไฟฟ้าเกทเทียบกับแรงดัน	37
รูปที่ 2-53 การใช้งานมอสเฟตเป็นสวิตช์แบบคอมมอนซอร์ส	38
รูปที่ 2-54 การขับมอสเฟตด้วย TTL	39
รูปที่ 2-55 การใช้ IC จำยกระแสได้สูงต่อระหว่าง TTL กับมอสเฟต	40
รูปที่ 2-56 a) การขับมอสเฟตด้วย CMOS	41
b) การใช้ CMOS ขนานกันเพื่อจ่ายกระแสเกทได้สูงขึ้น	41
รูปที่ 2-57 การขับมอสเฟตด้วยออพแอมป์	42
รูปที่ 2-58 การขับเกทโดยใช้ Opto Coupler	42
รูปที่ 2-59 แสดงลักษณะของกระแสและแรงดันเมื่อเริ่มหยุดนำกระแสของอุปกรณ์สวิตช์ซึ่ง	43
รูปที่ 2-60 แสดงลักษณะการต่อวงจร RC Snubber	44

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2-61 แสดงลักษณะการต่อวงจร RC Snubber อย่างง่าย	44
รูปที่ 2-59 การออกแบบตัวเหนี่ยวนำ	45
รูปที่ 3-1 บล็อกการทำงานของวงจร	46
รูปที่ 3-2 วงจรสวิตช์กำลังแบบสวิตช์สองทางและสัญญาณขับเกท	47
รูปที่ 3-3 การทำงานของมอสเฟตเมื่อ V_s เป็นบวกและ $I_L > 0$	48
รูปที่ 3-4 การทำงานของมอสเฟตเมื่อ V_s เป็นบวกและ $I_L < 0$	48
รูปที่ 3-5 การทำงานของมอสเฟตเมื่อ $I_L > 0$	49
รูปที่ 3-6 การทำงานของมอสเฟตเมื่อ $I_L < 0$	49
รูปที่ 3-7 การทำงานของมอสเฟตเมื่อ V_s เป็นบวกและ I_L เป็นบวก	50
รูปที่ 3-8 การทำงานของมอสเฟตเมื่อ V_s เป็นบวกและ I_L เป็นลบ	51
รูปที่ 3-9 การทำงานของมอสเฟตเมื่อ V_s เป็นลบและ I_L เป็นบวก	51
รูปที่ 3-10 การทำงานของมอสเฟตเมื่อ V_s เป็นลบและ I_L เป็นลบ	52
รูปที่ 3-11 ชุดวงจรสวิตช์กำลังกลับขั้วเสริมและหักล้างแรงดัน	52
รูปที่ 3-12 การทำงานวงจรสวิตช์กำลังเพื่อเสริมแรงดัน	53
รูปที่ 3-13 การทำงานวงจรสวิตช์กำลังเพื่อหักล้างแรงดัน	53
รูปที่ 3-14 การต่อวงจรสร้างสัญญาณที่เปลี่ยนความถี่ 20 HKz ที่สามารถปรับ Duty cycle ได้	54
รูปที่ 3-15 การต่อวงจร FEEDBACK	54
รูปที่ 3-16 รูปคลื่นแรงดันที่ได้จากวงจรสร้างสัญญาณนำมาเทียบกับแรงดันอ้างอิง	55
รูปที่ 3-17 เอาท์พุทที่ได้จากวงจรสร้างสัญญาณที่เปลี่ยนความถี่ 20 HKz ที่สามารถปรับ Duty Cycle ได้การออกแบบค่าความถี่ที่ต้องการ	55
รูปที่ 3-18 กราฟแสดงการเลือกค่า R_T และ C_T ให้เหมาะสม	56
รูปที่ 3-19 การลัดวงจรเมื่อ G1 กับ G3 ทำงานพร้อมกันโดยไม่มีเวลาตาย	57
รูปที่ 3-20 การลัดวงจรเมื่อ G2 กับ G4 ทำงานพร้อมกันโดยไม่มีเวลาตาย	57
รูปที่ 3-21 การต่อวงจรกำหนดเวลาตายของสัญญาณ	57
รูปที่ 3-22 สัญญาณอินพุทของวงจรกำหนดเวลาตายของสัญญาณ	58
รูปที่ 3-23 สัญญาณเอาท์พุทจากวงจรกำหนดเวลาตายของสัญญาณ	58
รูปที่ 3-24 การต่อวงจรสร้างสัญญาณที่เปลี่ยนที่มีความถี่ 50 เฮิร์ต และมีเฟสตรงกับแหล่งจ่าย	59
รูปที่ 3-25 แรงดันอินพุทที่ออกจากหม้อแปลง	60
รูปที่ 3-26 เอาท์พุทจากวงจรสร้างสัญญาณที่เปลี่ยนที่มีความถี่ 50 เฮิร์ต และมีเฟสตรงกับแหล่งจ่าย	60
รูปที่ 3-27 การต่อวงจรผสมสัญญาณความถี่ 20 กิโลเฮิร์ต กับ ความถี่ 50 เฮิร์ต	61
รูปที่ 3-28 เอาท์พุทที่ได้จากวงจรรวมสัญญาณความถี่ 20 กิโลเฮิร์ต กับ ความถี่ 50 เฮิร์ต	62
รูปที่ 3-29 วงจรควบคุมการสลับขั้ว	63
รูปที่ 3-30 วงจรควบคุมการทำงานชุดเปลี่ยนแปลงแรงดัน	64

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ความเป็นมาของโครงการ

ในปัจจุบันนี้มีโหลดทางไฟฟ้าหลายชนิดที่ต้องการระดับแรงดันใช้งานคงที่เพื่อความแม่นยำในการทำงาน เช่น คอมพิวเตอร์ ระบบสื่อสาร หรือระบบควบคุม เป็นต้น ซึ่งการผิดปกติในระบบไฟฟ้าที่เกิดขึ้น เช่น สภาวะไฟตก หรือไฟเกิน จะส่งผลโดยตรงต่อโหลดประเภทนี้ โดยจะส่งผลให้การทำงานของระบบผิดพลาด หรืออาจรุนแรงกว่านั้นถึงขั้นระบบเสียหาย (Shut-Down) ไม่สามารถทำงานได้เลยซึ่งที่ผ่านมาการรักษาระดับแรงดันที่จ่ายให้กับโหลดจะใช้หลักของการเปลี่ยนแท็ปของหม้อแปลง (Tap-Change) แต่ในปัจจุบันนี้ความก้าวหน้าทางด้านอุปกรณ์อิเล็กทรอนิกส์กำลังก้าวหน้ามาก พวกผมจึงนำโครงการของรุ่นพี่มาพัฒนาโดยใช้หลักการของหม้อแปลงชดเชยแรงดัน (Transformer Compensated) ร่วมกับการทำงานของวงจรเอช-ช็อปเปอร์ (AC Chopper) ซึ่งจะสามารถควบคุมระดับแรงดันได้ละเอียดกว่าการใช้วิธีการเปลี่ยนแท็ปของหม้อแปลงอีกทั้งยังไม่ต้องการการบำรุงรักษามาก เนื่องจากไม่มีการทำงานของหน้าสัมผัสของคอนแทคเตอร์ ด้วยเหตุผลที่การรักษาระดับแรงดันมีความสำคัญ กลุ่มผมจึงทำการพัฒนาเครื่องรักษาระดับแรงดันต่อจากโครงการปีที่แล้ว ให้สามารถทำงานจากระบบแมนนวลไปเป็นระบบอัตโนมัติโดยอาศัยการตรวจสอบแรงดันทางเอาต์พุต แล้วป้อนกลับมาให้ชุดคอนโทรลควบคุมขนาดของแรงดันเพื่อไปเสริมหรือหักล้างแรงดันด้านโหลดให้คงที่

1.2 ความน่าสนใจของโครงการ

การควบคุมแรงดันด้วยหลักการของหม้อแปลงชดเชยแรงดันร่วมกับวงจรเอช-ช็อปเปอร์มีผลดีกว่าการใช้การควบคุมแรงดันด้วยการเปลี่ยนแท็ปหม้อแปลง ในแง่ของความละเอียดของระดับแรงดันที่จ่ายให้โหลดเพราะสามารถปรับระดับแรงดันที่จะนำไปชดเชยได้ที่ละน้อยๆ การบำรุงรักษาแทบจะไม่จำเป็นเลยเพราะไม่มีการทำงานทางกล เช่น วิธีการเปลี่ยนแท็ปของหม้อแปลงจะต้องใช้ Magnetic Contactor แต่โครงการนี้ไม่จำเป็นเพราะใช้การรักษาระดับแรงดันด้วยวิธีสร้างแรงดันไปเสริม หรือหักล้างแรงดันกับแหล่งจ่าย อีกทั้งยังป้องกันการเกิด Short Turn อันเนื่องมาจากการทำงานของ Magnetic Contactor

สำหรับโครงการนี้เป็นการพัฒนาโครงการ เนื่องจากเครื่องรักษาระดับแรงดันแบบกึ่งอัตโนมัติให้สามารถทำงานเสริมหรือหักล้างแรงดันแบบอัตโนมัติได้

1.3 หลักการทำงานของโครงการ

ในโครงการนี้ได้ใช้หลักการของ AC Chopper ร่วมกับการชดเชยแรงดันด้วยหม้อแปลงที่มีวงจรควบคุมทำหน้าที่สร้างสัญญาณขับเกทในรูปของ PWM (Pulse Width Modulation) ซึ่งสัญญาณขับเกทนี้จะไปสั่งงานให้วงจรสวิตช์กำลังที่ใช้ออสเฟทกำลังเป็นอุปกรณ์สวิตช์ และมีการต่อวงจรสวิตช์แบบสวิตช์สองทางซึ่งจะทำให้กระแสไหลผ่านได้ทั้งช่วงบวกและลบ จากนั้นแรงดันที่ผ่านวงจร AC Chopper

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และผ่านวงจรกรองความถี่สูงออกไป (Low-pass Filter) และให้ผ่านแต่ความถี่ต่ำ (ที่ 50 Hz) ซึ่งแรงดันนี้จะนำไปจ่ายให้กับขดปฐมภูมิของหม้อแปลงชดเชยแรงดันซึ่งเป็นแบบหม้อแปลงลดระดับแรงดัน (Step Down) โดยที่ด้านทุติยภูมิต่ออนุกรมอยู่กับแหล่งจ่ายและโหลดทางไฟฟ้า แรงดันที่จะไปจ่ายให้เสริมหรือหักล้างแรงดันจะถูกชดเชยกลับด้วยหม้อแปลง กลับทิศทางการไหลของกระแสที่ไปเข้าขั้ว Dot กับ Bank ของหม้อแปลงชดเชยแรงดันซึ่งจะถูกควบคุมแบบอโต้จากวงจรคอนโทรล ดังนั้นการควบคุมแรงดันที่โหลดจึงสามารถทำได้โดยการให้หม้อแปลงชดเชยแรงดันจ่ายแรงดันเสริมหรือหักล้างแรงดันกับแหล่งจ่าย เพื่อรักษาระดับแรงดันที่จ่ายให้กับโหลดคงที่ โดยการควบคุมแรงดันที่นำไปชดเชยจะขึ้นอยู่กับสัญญาณควบคุมป้อนกลับที่นำมาจากชุดตรวจจับสนะดับแรงดันที่วัดได้จากแรงดันของโหลด และทำให้ทราบว่าแรงดันตกหรือแรงดันเกินและจะสั่งงานให้หม้อแปลงชดเชยแรงดันจนแรงดันที่โหลดมีค่าคงที่

1.4 ขอบเขตของโครงการ

เนื่องจากเป็นโครงการที่นำมาศึกษาต่อจากโครงการปีที่แล้วจึงทำการพัฒนาโครงการต่อจากปีที่แล้วที่ยังทำไม่สำเร็จเพื่อที่จะสามารถนำโครงการนี้ไปใช้งานได้จริง รวมไปถึงการเก็บผลการทดลองในส่วนต่างๆโดยรวบรวมข้อมูลของโครงการไว้สำหรับการพัฒนาและปรับปรุงในโอกาสต่อไป

1.5 ขอบเขตของวิทยานิพนธ์

ในส่วนของเนื้อหาในวิทยานิพนธ์จะเป็นการเสนอแนวความคิด ที่มาของโครงการ ทฤษฎีต่างๆที่ควรทราบเพื่อให้ผู้อ่านสามารถทำความเข้าใจในส่วนของชิ้นงานได้ดี หลักการทำงานของวงจรส่วนต่างๆ แนวทางการออกแบบไว้ด้วย และยังมีการเก็บผลการทดลองในส่วนต่างๆแต่ละขั้นตอนของการทดลองไว้แล้วนำมาเปรียบเทียบกับผลที่ได้โดยใช้เครื่องคอมพิวเตอร์โปรแกรมจำลองผลการทำงาน ซึ่งจะส่งผลให้การออกแบบทำให้ดีขึ้นและรวดเร็ว

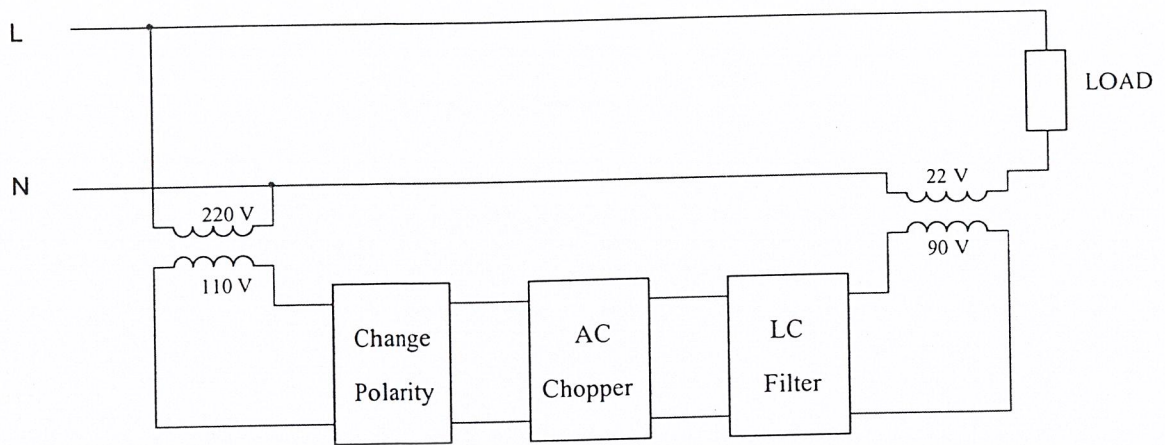
บทที่ 2

ทฤษฎีที่เกี่ยวข้อง

2.1 วงจรช็อปเปอร์กระแสดับ (AC Chopper)

ความไม่สม่ำเสมอของระดับแรงดันไฟฟ้ากระแสสลับในระบบทั้งแรงดันไฟฟ้าตกหรือแรงดันไฟฟ้าเกินมักทำให้อุปกรณ์ไฟฟ้าที่มีความไวต่อการเปลี่ยนแปลงของแรงดันไฟฟ้าเกิดขัดข้อง เช่น คอมพิวเตอร์ อุปกรณ์การสื่อสาร อินเวอร์เตอร์ควบคุมมอเตอร์ ตลอดจนเครื่องมือวัดต่าง ๆ ทำงานผิดพลาดหรือหยุดการทำงาน เป็นเหตุให้เกิดการสูญเสียข้อมูล คุณภาพสินค้าบกพร่อง สายการผลิตหยุดชะงักทำให้เกิดสูญเสียเวลาและรายได้จึงมีการเอาอุปกรณ์รักษาระดับแรงดันไฟฟ้ามาใช้เพื่อแก้ปัญหาดังกล่าว อุปกรณ์รักษาระดับแรงดันไฟฟ้า ในยุคเริ่มแรกอาศัยการเปลี่ยนแท็ปของหม้อแปลงเพื่อรักษาระดับแรงดันไฟฟ้า โหลดคงที่ ข้อเสียของระบบนี้ก็คือ ต้องใช้ หม้อแปลงที่มีขนาดใหญ่ น้ำหนักมาก ราคาแพง นอกจากนี้ การเปลี่ยนแท็ปของหม้อแปลงยังทำได้เฉพาะเมื่อแรงดันไฟฟ้าผ่านศูนย์ (Zero Crossing) เพื่อหลีกเลี่ยงการเกิดกระแสกระชากในหม้อแปลงทำให้ผลการตอบสนองการควบคุมแรงดันไฟฟ้าเป็นไปได้ช้า ในยุคต่อมาเมื่อเทคโนโลยีทางอิเล็กทรอนิกส์กำลัง มีความก้าวหน้าขึ้นจึงมีการใช้ช็อปเปอร์กระแสดับเพื่อปรับระดับแรงดันไฟฟ้าเอาต์พุต วงจรนี้มีข้อดีคือง่ายต่อการควบคุมและสามารถใช้ในวงจรกำลังสูงได้ โดยทำการช็อปเปอร์กระแสดับโดยใช้หลักการ PWM ความถี่สูง และพาวเวอร์เซมิคอนดักเตอร์สวิตช์ชนิดสองทิศทางวงจรนี้มีข้อดี คือ ให้กระแสดับพุทที่เป็นชานันมีการตอบสนองที่รวดเร็ว และลดขนาดของวงจรกรอง , ฟิลเตอร์ลงได้มาก

วงจรช็อปเปอร์กระแสดับ PWM มีส่วนประกอบของวงจรกำลังและวงจรควบคุม แสดงได้ดังรูปที่ 2-1 ในส่วนของวงจรกำลังประกอบด้วย ชุดกลับขั้วหม้อแปลง (Change Polarity) ชุดเอชี่ช็อปเปอร์ (AC Chopper) และวงจรกรองความถี่ (LC Filter) ในส่วนของวงจรควบคุมประกอบด้วยส่วนสร้างสัญญาณ PWM ส่วนสร้างสัญญาณขับเกต ส่วนชุดวงจรขับเกต และส่วนของวงจรป้อนกลับ



รูปที่ 2-1 แสดงวงจรของเครื่องรักษาระดับแรงดัน

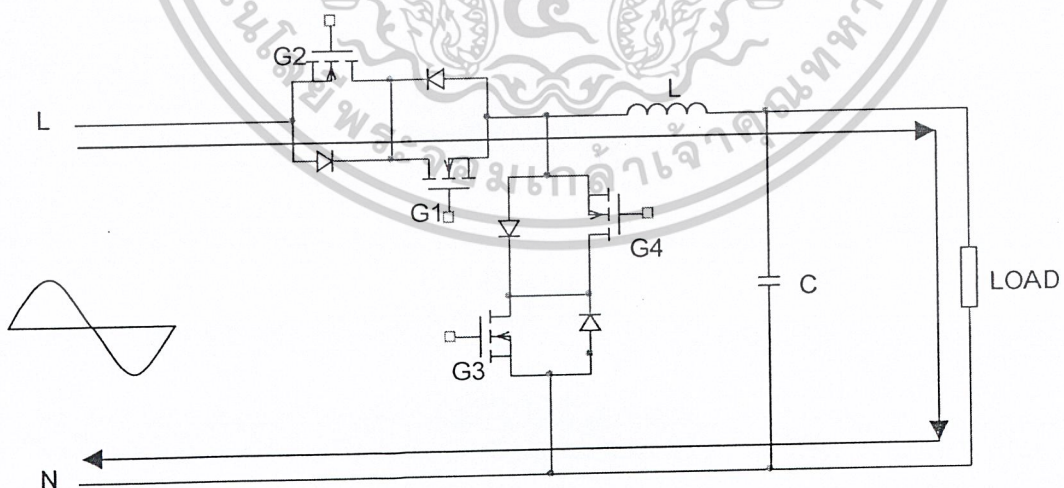
หลักการทำงาน

การทำงานของวงจรช็อปเปอร์กระแสสลับชนิด PWM แรงดันไฟฟ้าอินพุตจะถูกตัดออกเป็นช่วง (Chop) ตามสัญญาณคลื่น PWM ทำให้ได้ค่าแรงดันเอาต์พุตที่ถูกลดทอนลงตามอัตราส่วนของช่วงเวลาของการนำกระแสต่อค่าเวลาของการ Switching

การทำงานของวงจรกำลังแบ่งเป็น 3 โหมดการทำงานดังนี้

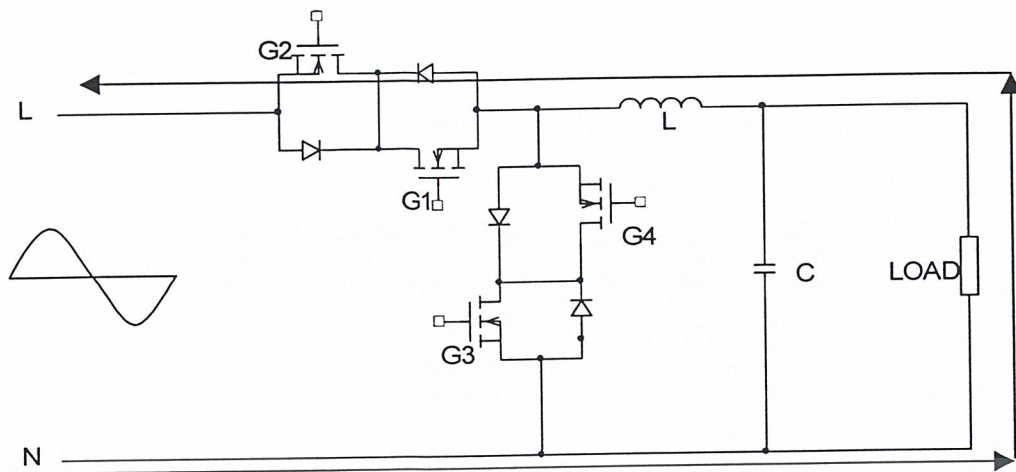
2.1.1 โหมดแอคทีฟ (Active Mode)

โหมดการทำงานนี้ถูกกำหนดเมื่อสวิตช์ G_1 หรือ G_2 นำกระแส (On) ในช่วงเวลาของโหมดนี้กระแสในตัวเหนี่ยวนำจะไหลผ่านแหล่งจ่ายไฟไปยังโหลดตามทิศทางของกระแสไฟฟ้าในตัวเหนี่ยวนำ ดังแสดงรูปที่ 2-2 และ รูปที่ 2-3



รูปที่ 2-2 แสดงการทำงานของมอสเฟสเมื่อ $V_s > 0$, $I_L > 0$

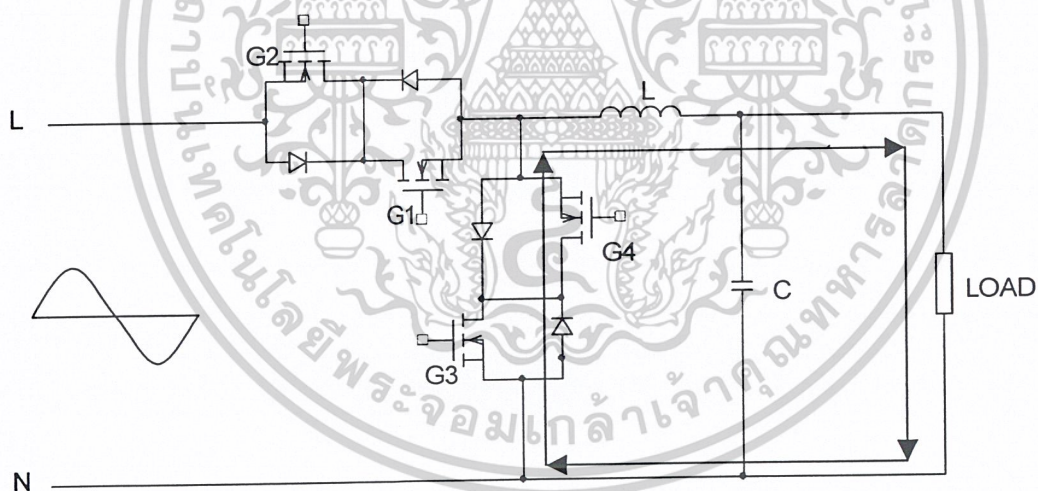
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2-3 แสดงการทำงานของมอสเฟสเมื่อ $V_s < 0$, $I_L < 0$

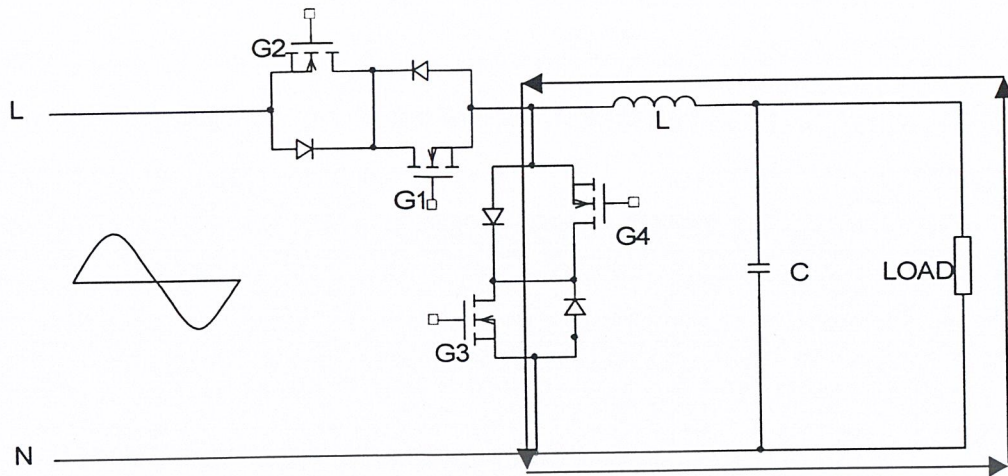
2.1.2 โหมดฟรีวิลลิงค์ (Freewheeling Mode)

ในโหมดนี้พลังงานที่สะสมในตัวเหนี่ยวนำในโหมดแรกที่จะถูกปลดปล่อยไปยังโหลด กระแสในตัวเหนี่ยวนำจะไหลผ่านสวิตช์ G_3 และ G_4 ตามทิศทางกระแสในตัวเหนี่ยวนำ ดังแสดงในรูปที่ 2-4 และ รูปที่ 2-5



รูปที่ 2-4 แสดงการทำงานของมอสเฟสเมื่อ $I_L > 0$

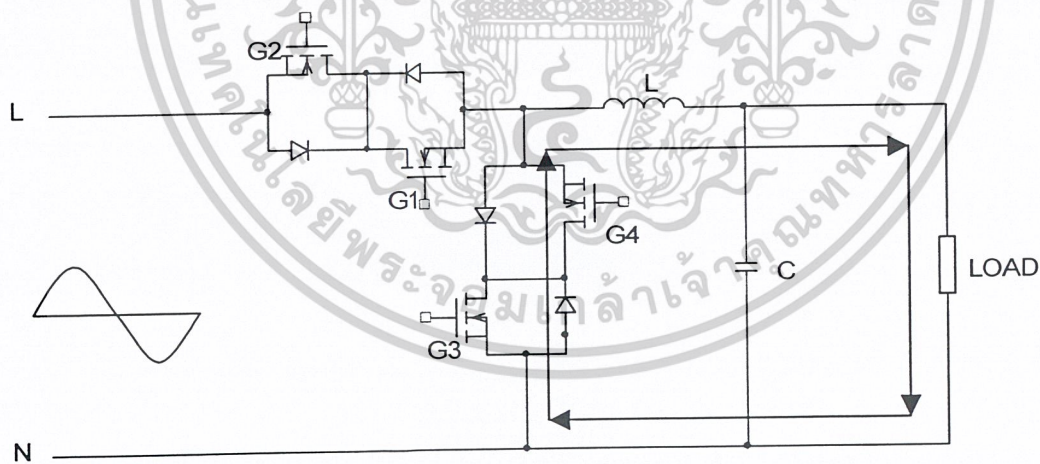
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



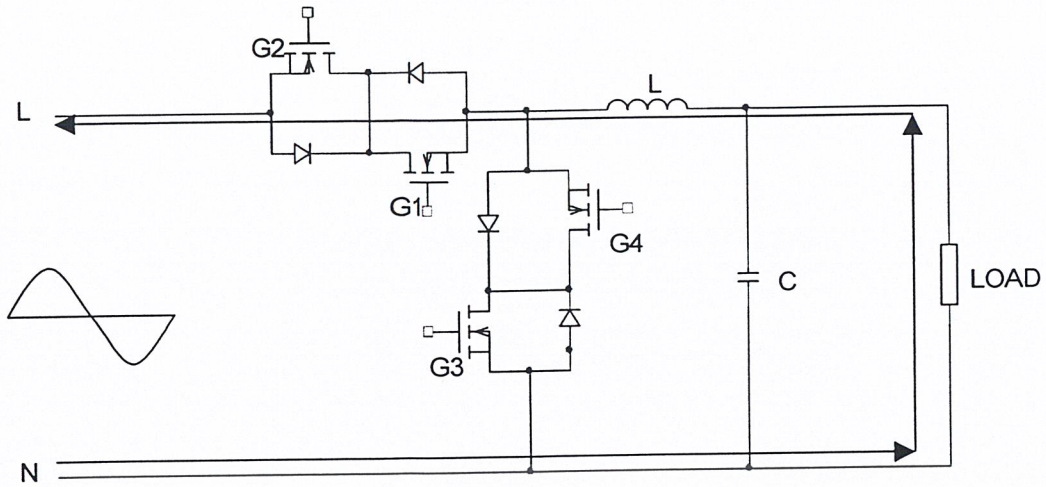
รูปที่ 2-5 แสดงการทำงานของมอสเฟสเมื่อ $I_L < 0$

2.1.3 โหมดเดดไทม์ (Dead time Mode)

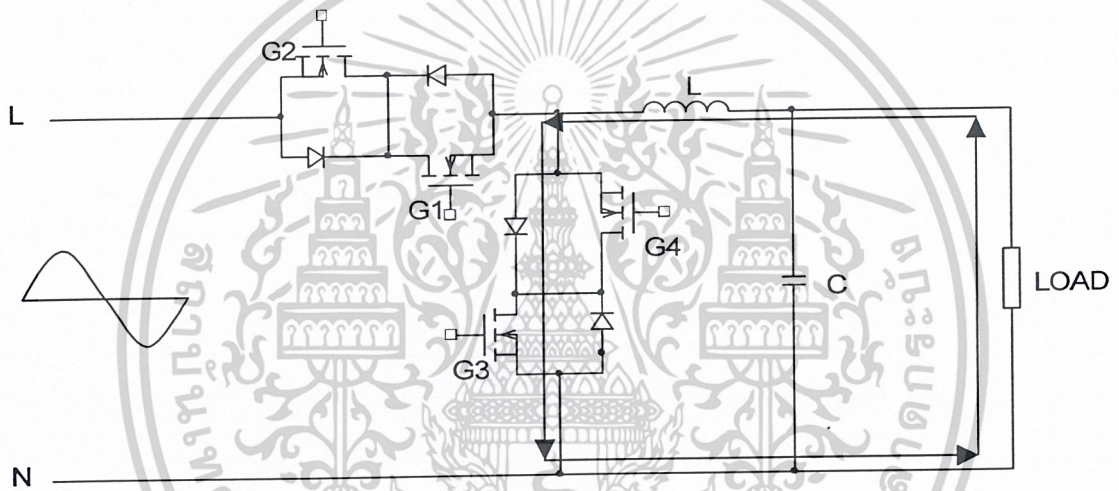
เป็นโหมดที่ป้องกันการเสียหายของวงจร สัญญาณของเกตแต่ละสวิตช์จะถูกหน่วงเวลาในขาขึ้นของสัญญาณไปช่วงเวลาหนึ่ง เพื่อให้คู่สวิตช์ที่กำลังหยุดนำกระแสได้หยุดนำกระแสโดยสมบูรณ์เสียก่อน ซึ่งจะทำให้เกิดช่วงเวลาที่ทั้ง G_1 และ G_3 หรือทั้ง G_2 และ G_4 หยุดนำกระแสด้วยกันทั้งคู่ ช่วงเวลานี้เราจะเรียกว่าช่วงเวลาเดดไทม์ (Dead time) ในช่วงเวลานี้การไหลของกระแสในตัวเหนี่ยวนำเป็นดังรูปที่ 2-6 รูปที่ 2-7 รูปที่ 2-8 และ รูปที่ 2-9



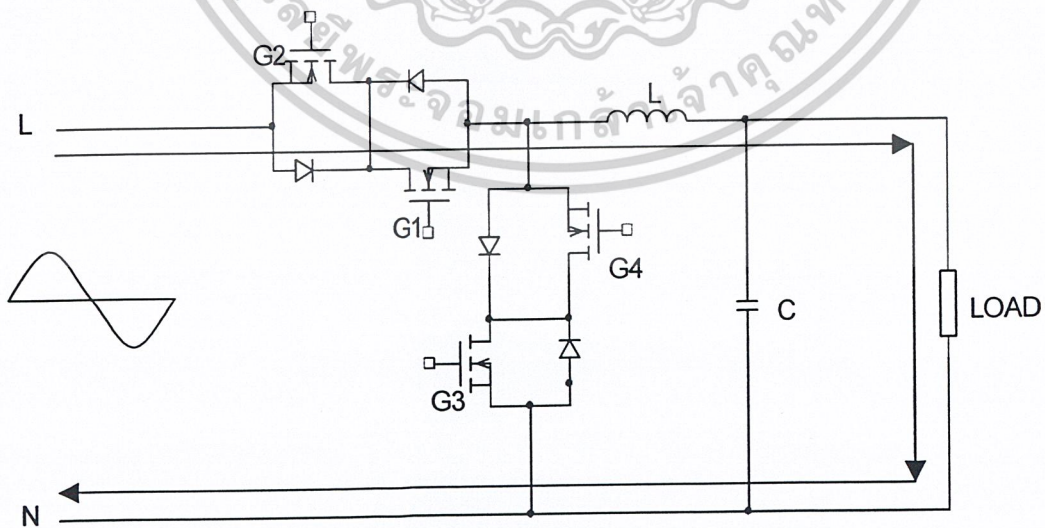
รูปที่ 2-6 แสดงการทำงานของมอสเฟสเมื่อ $V_s > 0$, $I_L > 0$



รูปที่ 2-7 แสดงการทำงานของมอสเฟตเมื่อ $V_s > 0$, $I_L < 0$



รูปที่ 2-8 แสดงการทำงานของมอสเฟตเมื่อ $V_s < 0$, $I_L > 0$



รูปที่ 2-9 แสดงการทำงานของมอสเฟตเมื่อ $V_s < 0$, $I_L < 0$

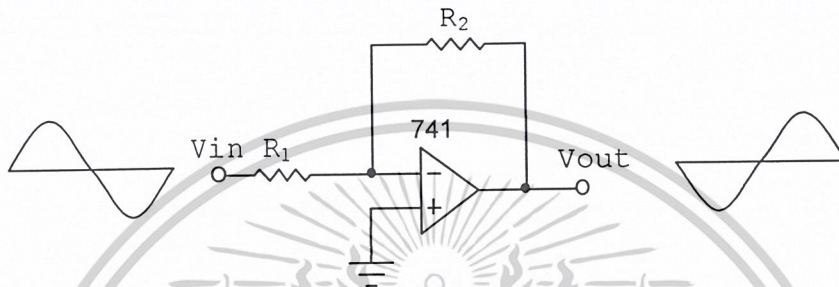
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 ทฤษฎีออปแอมป์เบื้องต้น

2.2.1 วงจรขยายกลับเฟส (Inverting Amplifier)

ดังรูปที่ 2-10 ได้ถูกประกอบเป็นวงจรขยายกลับเฟส เนื่องจากสัญญาณอินพุตที่ป้อนได้ป้อนเข้าที่ขาอินพุตของออปแอมป์ โดยผ่านตัวต้านทาน R_1 ซึ่งเรียกว่าความต้านทานอินพุต สำหรับ R_2 คือความต้านทานป้อนกลับ (Feedback Element) ส่วนค่าแรงดันเอาต์พุตของวงจรจะได้จากสมการ (1)

$$V_o = - (R_2 / R_1) V_i \quad (1)$$



รูปที่ 2-10 วงจร Inverting Amp

เครื่องหมายลบ (-) ในสมการหมายถึงเมื่อสัญญาณอินพุตเปลี่ยนแปลงไปทางด้านบนสัญญาณทางเอาต์พุตที่ได้จะเปลี่ยนแปลงไปทางด้านล่าง หรืออีกนัยหนึ่งก็คือสัญญาณอินพุตและสัญญาณเอาต์พุตที่ได้จะต่างเฟสกัน 180 องศา สำหรับอัตราขยายแรงดันขณะป้อนกลับ A_{CL} จะได้

$$\begin{aligned} A_{CL} &= V_o / V_i \\ &= - (R_2 / R_1) \end{aligned} \quad (2)$$

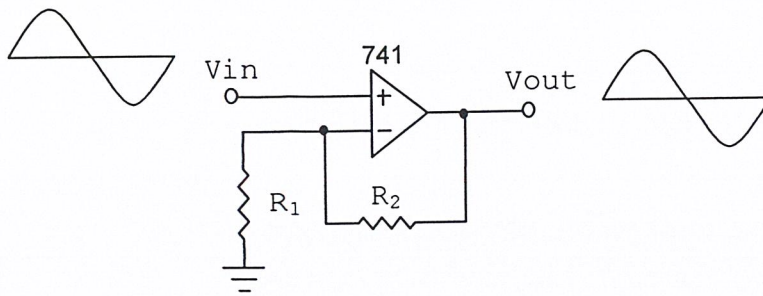
จากสมการที่ (2) จะเห็นว่าอัตราขยายแรงดันของวงจรขยายกลับเฟส สามารถทำให้มีค่าน้อยกว่าหรือมากกว่า 1 ได้ ทั้งนี้ขึ้นอยู่กับค่าความต้านทานของ R_1 และ R_2 สำหรับในกรณีที่ R_1 และ R_2 มีค่าเท่ากัน อัตราขยายแรงดันจะได้เท่ากับ 1

2.2.2 วงจรขยายไม่กลับเฟส (Non - inverting Amplifier)

วงจรขยายไม่กลับเฟสจะแตกต่างกับวงจรขยายกลับเฟสในแง่ของอัตราขยายและเฟสของเอาต์พุต แต่อย่างไรก็ตามอัตราขยายขึ้นอยู่กับ R_1 และ R_2 ตามสมการ (3)

$$V_o = 1 + (R_2 / R_1) \quad (3)$$

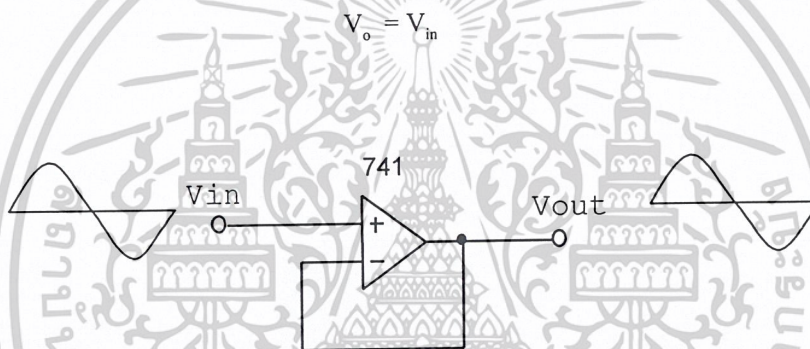
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2-11 วงจร Noninverting Amp

2.2.3 วงจร Unity Follower หรือวงจร Buffer

เป็นวงจรที่ทำให้มีพีคแอนด์แวลจ์ด้านเอาต์พุตต่ำ เพื่อสามารถจ่ายกระแสได้มากโดย

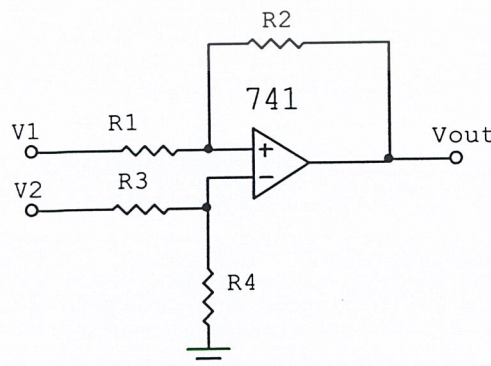


(4)

รูปที่ 2-12 วงจร Buffer

2.2.4 วงจรขยายผลต่าง (Difference Amplifier)

รูปที่ 2-13 เป็นการแสดงวงจรขยายผลต่างที่มีแรงดันอินพุตป้อนเข้าที่ขาอินพุต (-) และขาอินพุต (+) ของอปแอมป์พร้อมๆกัน



รูปที่ 2-13 วงจร Difference Amp

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

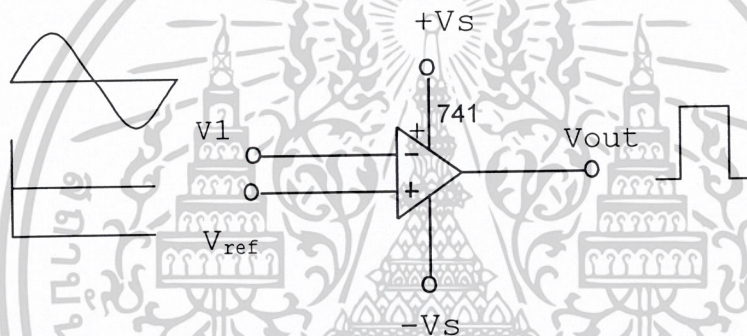
ถ้าค่าความต้านทานทั้งสี่ตัวมีค่าเท่ากันดังนั้นแรงดันเอาต์พุตจะได้ตามสมการที่ (5)

$$V_o = V_2 - V_1 \quad (5)$$

ฉะนั้นแรงดันเอาต์พุตก็คือค่าผลต่างระหว่างอินพุต V_2 กับ V_1 นั่นเอง

2.2.5 วงจรเปรียบเทียบ (Comparator Circuit)

เป็นวงจรที่ใช้สำหรับเปรียบเทียบค่าอินพุตที่ป้อนเข้ามากับค่าแรงดันอ้างอิง (Difference Voltage) หรือ V_{REF} ที่ทราบค่าและมีค่าคงที่โดยเอาต์พุตที่ได้จะเป็นเครื่องชี้ที่แสดงให้เห็นว่า อินพุตที่ป้อนเข้ามานั้น มีค่ามากกว่า แรงดันอ้างอิงหรือน้อยกว่าแรงดันอ้างอิง ดังวงจรที่แสดงในรูปที่ 2-14 ซึ่งแรงดันเอาต์พุตจะได้เป็นบวกใกล้เคียงกับแรงดันแหล่งจ่ายกำลังค่าบวกเมื่อแรงดันอินพุตมีค่ามากกว่าแรงดันอ้างอิง และได้แรงดันเอาต์พุตเป็นลบใกล้เคียงกับแหล่งจ่ายกำลังค่าลบ เมื่อแรงดันอินพุตมีค่าน้อยกว่าแรงดันอ้างอิง



รูปที่ 2-14 วงจร Comparator

$$V_{out} = \begin{cases} -V_s & \text{เมื่อ } V_1 > V_{ref} \\ +V_s & \text{เมื่อ } V_1 < V_{ref} \end{cases}$$

(6)

2.3 เกตลอจิก พืชคณิตบูลีนและฟลิปฟล็อป [1]

2.3.1 ค่าคงที่บูลีนและตัวแปรบูลีน (Boolean Constants and Variable)

พืชคณิตบูลีนแตกต่างจากพืชคณิตธรรมดาตรงที่ พืชคณิตธรรมดามีหลายค่า (0, 1, 2, ..., n)

ส่วนพืชคณิตบูลีนมีเพียง 0 กับ 1

LOGIC 1	LOGIC 2
False	True
Off	On
Low	High
No	Yes
Open Switch	Close Switch

ตารางที่ 2-1

ปฏิบัติการพื้นฐานของพีชคณิตบูลีนมี 3 แบบ

1. การรวมทางลอจิก (Logical Summation) เรียกว่า การรวมแบบ OR มีสัญลักษณ์คือเครื่องหมาย (+)
2. การคูณทางลอจิก (Logical Multiplication) เรียกว่า การคูณแบบ AND มีสัญลักษณ์คือเครื่องหมาย (.)
3. การคอมพลีเมนต์ทางลอจิกการกลับค่า (Logical Complementation Inversion) เรียกว่าปฏิบัติการ NOT มีสัญลักษณ์คือเครื่องหมาย ($\bar{}$)

2.3.2 การปฏิบัติการ OR (OR Operation)

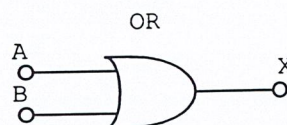
กำหนดให้ A และ B แทนตัวแปรที่อินพุต ปฏิบัติการ OR ทำให้เขียนสมการบูลีนสำหรับเอาต์พุต X ได้ดังนี้

$$X = A + B \quad (7)$$

สมการ $X = A + B$ อ่านว่า “X เท่ากับ A OR B” เครื่องหมายบวกหมายถึง OR โดยมีตารางค่าความจริงแสดงในตารางที่ 2-2

A	B	$X = A + B$
0	0	0
0	1	1
1	0	1
1	1	1

ตารางที่ 2-2



รูปที่ 2-15 OR GATE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการพิจารณาตารางที่ 2-2 ทำให้ได้ข้อสรุปดังนี้

1. เมื่ออินพุตตัวใดตัวหนึ่งเป็น 1 จะทำให้เอาต์พุตเป็น 1
2. เมื่ออินพุตเป็น 0 ทั้งคู่จะทำให้เอาต์พุตเป็น 0

2.2.3 การปฏิบัติการ AND (AND Operation)

กำหนดให้ A และ B แทนตัวแปรที่อินพุต ปฏิบัติการ AND ทำให้เขียนสมการบูลีนสำหรับเอาต์พุต X ได้ดังนี้

$$X = A \cdot B \quad (8)$$

สมการ $X = A \cdot B$ อ่านว่า X เท่ากับ “A AND B” เครื่องหมายจุดหมายถึง AND โดยมีตารางค่าความจริงแสดงในตารางที่ 2-3

A	B	$X = A \cdot B$
0	0	0
0	1	0
1	0	0
1	1	1

ตารางที่ 2-3



รูปที่ 2-16 AND GATE

จากการพิจารณาตารางที่ 2-3 ทำให้ได้ข้อสรุปดังนี้

1. เมื่ออินพุตตัวใดตัวหนึ่งเป็น 0 จะทำให้เอาต์พุตเป็น 0
2. เมื่ออินพุตเป็น 1 ทั้งคู่จะทำให้เอาต์พุตเป็น 1

2.2.4 การปฏิบัติการ NOT (NOT Operation)

ปฏิบัติการ NOT ไม่เหมือนกับ OR และ AND ตรงที่ปฏิบัติการ NOT ใช้กับตัวแปรอินพุตเดียว ถ้า กำหนด ให้ A แทนตัวแปรอินพุตทำให้เขียนสมการบูลีนสำหรับเอาต์พุต X ได้ดังนี้

$$X = \overline{A} \quad (9)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมการ $X = \bar{A}$ อ่านว่า “X เท่ากับ NOT A” หรือ “X เท่ากับคอมพลิเมนต์ A” ซึ่งมี
ข้อ กำหนดตามตารางค่าความเป็นจริงในตารางที่ 2-4

A	X
0	1
1	0

ตารางที่ 2-4



รูปที่ 2-17 NOT GATE

จากตารางที่ 2-4 แสดงว่าค่าลอจิกค่าลอจิก X จะมีค่าตรงข้ามกับ A

เมื่อ $A = 1$ จะได้ $X = 0$

$A = 0$ จะได้ $X = 1$

สรุปปฏิบัติพื้นฐานของพีชคณิตบูลีน ได้ดังนี้

OR			AND			OR	
A	B	X	A	B	X	A	X
0	0	0	0	0	0	0	1
0	1	1	0	1	0	1	0
1	0	1	1	0	0		
1	1	1	1	1	1		

ตารางที่ 2-5

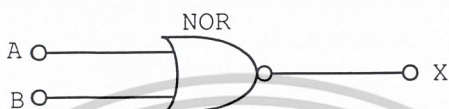
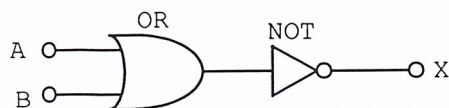
2.2.5 เกต NOR และเกต NAND (NOR Gate And NAND Gate)

ลอจิกเกตอีก 2 ประเภทที่ใช้กันอย่างแพร่หลายในวงจรดิจิทัล คือ NOR Gate และ NAND Gate ปฏิบัติการของเกตเหล่านี้จะรวมปฏิบัติการพื้นฐานของเกต AND , OR และ NOT ไว้ด้วยกันซึ่งทำให้การอธิบายเกี่ยวกับพีชคณิตบูลีนง่ายขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.5.1 เกต NOR (NOR Gate)

สัญลักษณ์ของ เกต NOR ที่มี 2 อินพุตเป็นดังรูปที่ 2-18 ซึ่งเหมือนกับเกต OR ยกเว้นวงกลมเล็กที่ปลายเอาต์พุต วงกลมเล็กนี้หมายถึงปฏิบัติการ NOT ปฏิบัติการของเกต NOR จึงเหมือนกับปฏิบัติการของเกต OR ร่วมปฏิบัติการ NOT



รูปที่ 2-18 NOR GATE

INPUT		OR	NOR
A	B	X	X
0	0	0	1
0	1	1	0
1	0	1	0
1	1	1	0

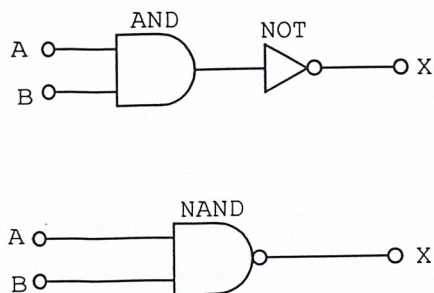
ตารางที่ 2-6

จากตารางค่าความเป็นจริงในตารางที่ 2-6 จะเห็นว่าค่าเอาต์พุตของเกต NOR มีค่ากลับกันกับค่าเอาต์พุตของเกต OR

2.2.5.2 เกต NAND (NAND Gate)

สัญลักษณ์ของ เกต NAND ที่มี 2 อินพุตเป็นดังรูปที่ 2.19 ซึ่งเหมือนกับเกต AND ยกเว้นวงกลมเล็กที่ปลายเอาต์พุต วงกลมเล็กนี้หมายถึงปฏิบัติการ NOT ปฏิบัติการของเกต NAND จึงเหมือนกับปฏิบัติการของเกต AND ร่วมปฏิบัติการ NOT ดังรูปที่ 2.19

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2-19 NAND GATE

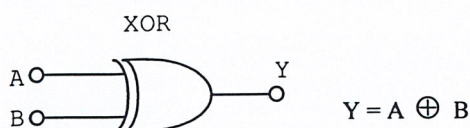
INPUT		AND	NAND
A	B	X	X
0	0	0	1
0	1	0	1
1	0	0	1
1	1	1	0

ตารางที่ 2-7

จากตารางค่าความเป็นจริงในตารางที่ 2-7 จะเห็นว่าค่าเอาต์พุตของเกต NAND จะมีค่ากลับกันกับค่า เอาต์พุตของเกต AND

2.2.6. เอ็กส์คลูซีฟออร์เกต (The Exclusive – OR Gate)

เป็นเกตทางลอจิกอีกตัวหนึ่งที่มีใช้กันมากในวงจรบวกและลบเลขฐานสอง เรียกย่อว่า เอ็กส์ออร์เกต (XOR gate) สัญลักษณ์ของเอ็กส์ออร์เกตแสดงในรูป 2-20 และสมการพีชคณิตบูลีนของเอ็กส์ออร์เกตแสดงในรูป (b) คือ $Y = A \oplus B$ เครื่องหมาย $\oplus$ เอ็กส์ออร์เกตตารางความจริงสำหรับเอ็กส์ออร์เกตขนาด 2 อินพุต เมื่อป้อนลอจิกอินพุตที่ A ไม่เท่ากับ B (เช่น A = “ 1 ” และ B = “ 0 ” หรือ A = “ 0 ” และ B = “ 1 ”) จะทำให้ลอจิกเอาต์พุตของเอ็กส์ออร์เกต มีค่าเป็น “ 1 ” และเมื่อป้อนลอจิกอินพุตที่ A เท่ากับ B (เช่น A = “ 1 ” และ B = “ 1 ” หรือ A = “ 0 ” และ B = “ 0 ”) เอ็กส์ออร์เกตจะทำให้ลอจิกเอาต์พุตของเอ็กส์ออร์เกต มีค่าเป็น “ 0 ”



รูปที่ 2-20 สัญลักษณ์และพีชคณิตบูลีนของเอกซ์ออร์เกต

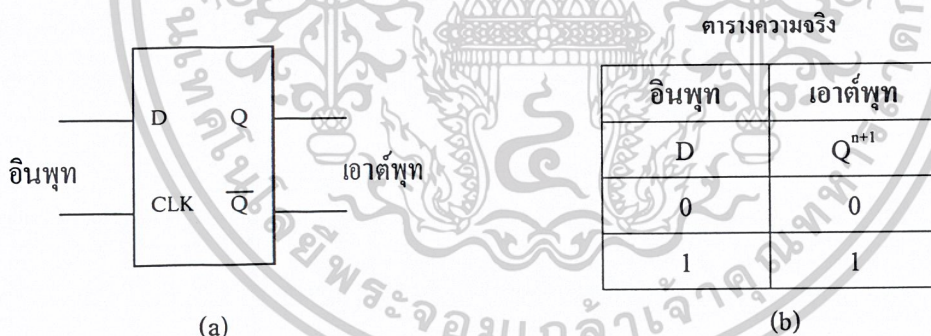
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Input		Output	
B	A	OR	XOR
0	0	0	0
0	1	1	1
1	0	1	1
1	1	1	

ตารางที่ 2-8 ตารางความจริงสำหรับเอ็กซ์อเกตขนาด 2 อินพุต

2.2.7. ฟลิปฟลอปชนิดดี

สัญลักษณ์ลอจิกของฟลิปฟลอปชนิดดี แสดงในรูปที่ (a) มีขาอินพุตรับข้อมูลเข้า 1 ขาคือ D และขาควบคุมอีก 1 ขาคือ CLK ฟลิปฟลอปชนิดดี มีเอาต์พุต 2 เอาต์พุตเช่นกันคือ เอาต์พุต Q และ $\bar{Q}$ บางครั้งเรียกชื่อ ฟลิปฟลอปชนิดนี้ว่า ฟลิปฟลอปประวิง (Delay Flip – Flop) เพราะว่าเมื่อคุณป้อนข้อมูล “1” หรือ “0” เข้าที่อินพุต D ของมันจะต้องรอเวลาประวิงไว้จนกว่าจะมีสัญญาณนาฬิกาเข้ามาที่อินพุต CLK จำนวน 1 พัลส์ก่อน ข้อมูล “1” หรือ “0” ที่อินพุต D จึงปรากฏที่เอาต์พุต Q ได้ (และเอาต์พุต Q จะมีข้อมูลตรงกันข้ามกับข้อมูลที่อินพุต D) ดังแสดงตารางความจริงในรูปที่ (b) ความหมายของ Q^{n+1} คือเวลาหลังจากสัญญาณนาฬิกาผ่านไป 1 พัลส์



รูปที่ 2-21 แสดงสัญลักษณ์ลอจิก และตารางความจริงของฟลิปฟลอปชนิดดี

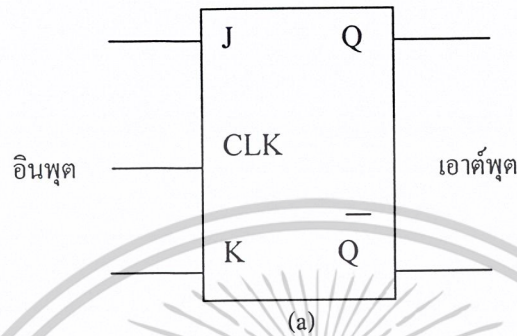
2.2.8. ฟลิปฟลอปชนิดเจ-เค

ฟลิปฟลอปชนิดเจ-เค เป็นฟลิปฟลอปที่นิยมใช้กันอย่างกว้างขวางอาจเรียกได้ว่าเป็นฟลิปฟลอปอเนกประสงค์เนื่องจากว่าสามารถใช้เจ-เคฟลิปฟลอปสร้างเป็นฟลิปฟลอปชนิดอื่นๆ ได้ทั้งหมดสัญลักษณ์ของฟลิป-ฟลอปชนิดเจ-เค แสดงในรูปที่ 2-22 ประกอบไปด้วยอินพุต 3 อินพุต คือ อินพุตเจ (J) อินพุตเค (K) อินพุต CLK สำหรับเอาต์พุตยังคงมี 2 เอาต์พุต

สภาวะการทำงานของฟลิปฟลอปชนิดเจ-เค แสดงในตารางความจริงรูปที่ 2-22(b) แบ่งออกเป็น 4 สภาวะดังนี้ คือ สภาวะคงที่หรือสภาวะการเก็บข้อมูลทางเอาต์พุตที่ Q และ $\bar{Q}$ จะมีข้อมูลคงเดิมเมื่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อินพุตเจและเคมีลอจิก “0” สภาวะรีเซตเกิดขึ้นเมื่ออินพุตเจมีค่าเป็น “0” และอินพุตเคมีค่าลอจิกเป็น “1” จะทำให้เอาต์พุตรีเซต (คือ Q มีค่าลอจิกเป็น “0”) และสภาวะเซตเกิดขึ้นเมื่ออินพุตเจมีค่าเป็น “1” และอินพุตเคมีค่าลอจิกเป็น “0” จะทำให้เอาต์พุตเซต (คือ Q มีค่าลอจิกเป็น “1”) สภาวะสุดท้ายคือสภาวะท็อกเกิล (Toggle) หมายความว่า เมื่อลอจิกอินพุตเจและเคมีลอจิก “1” เมื่ออินพุต CLK ได้รับสัญญาณพัลส์เข้ามา ผลคือ เอาต์พุต Q จะมีสภาวะตรงกันข้ามจากเดิม



โหมดการทำงาน	อินพุต			เอาต์พุต		
	CLK	J	K	Q	Q	ผลเอาต์พุต Q
Hold	1	0	0	ไม่เปลี่ยนแปลง		ไม่เปลี่ยนแปลง
Reset	1	0	1	0	1	Q = 0
Set	1	1	0	1	0	Q = 1
Toggle	1	1	1	Toggle		เปลี่ยนเป็นตรงกันข้าม

(b)

รูปที่ 2-22 แสดงสัญลักษณ์ลอจิกและตารางความจริงของฟลิปฟล็อปชนิดเจ – เค

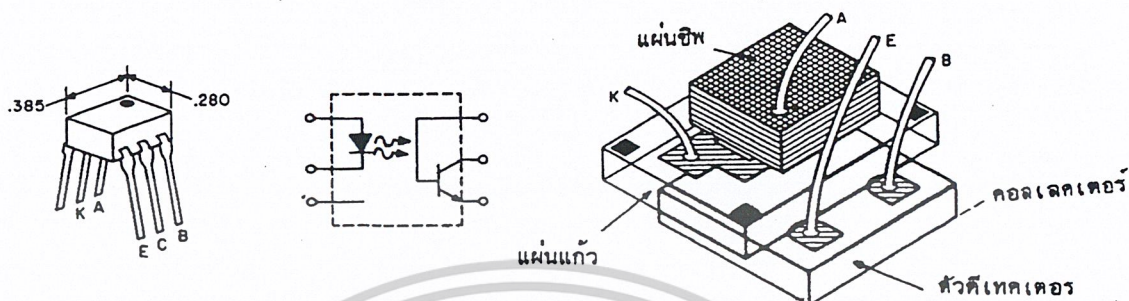
2.3 การเชื่อมต่อด้วยแสง (Opto-Coupling)

Opto Isolate เป็นอุปกรณ์ทางอิเล็กทรอนิกส์เล็กๆ ทิศทางการเคลื่อนที่ของแสงจะคงที่อยู่ในตัวอุปกรณ์ใช้เปลี่ยนสัญญาณทางไฟฟ้าเป็นแสง และจากแสงเป็นไฟฟ้าโดยไม่ต้องมีสายเชื่อมโยงต่อระหว่างวงจร แรงดันระหว่างอุปกรณ์สองข้างคือตัวปล่อยแสงและตัวรับแสง จะมีค่ามากหรือน้อยขึ้นอยู่กับระยะระหว่างตัวปล่อยแสงกับตัวรับแสง ระยะยิ่งห่างมากแรงดันก็ยิ่งมีค่าสูง แต่มีข้อเสียคือ อัตราการส่งผ่านสัญญาณจะน้อยจึงต้องจัดระยะห่างให้เหมาะสมที่สุด ในกรณีแบบขาสองแถวคู่จนวนควรจะเป็นเป็นเกวียนแรงดันผิวระหว่างตัวอุปกรณ์ได้ถึง 5,000 โวลท์

วัตถุประสงค์ของวงจรจับเกทและแยกกราวด์ คือ เพื่อที่จะใช้จับอุปกรณ์อิเล็กทรอนิกส์ทำงานได้เร็วขึ้น พร้อมกันนี้ยังได้แยกวงจรระหว่างวงจรส่วนควบคุมออกจากวงจร ส่วนกำลังเพื่อป้องกันการรบกวน และการเสียหายเมื่อเกิดการเสียหายขึ้นที่วงจรกำลังโดย ในวงจรจะมีออปโต-ไอโซเลเตอร์ (Opto-Isolator) ทำหน้าที่แยกวงจรระหว่างส่วนวงจรควบคุมออกจากส่วนวงจรกำลังและนอกจากนี้ยังมีการต่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัว ทรานซิสเตอร์เป็นตัวขยายกระแส เพื่อเพิ่มกระแสที่ใช้ในการขับเคลื่อนของมอเตอร์และในด้านของแรงดันจะให้แรงดันทั้งช่วงบวก (ประมาณ +15 โวลต์) และในช่วงลบ (ประมาณ -15 โวลต์) ซึ่งจะส่งผลให้การทำงานของ ON-OFF ได้เร็วขึ้นโดยเมื่อนำสัญญาณที่ได้จากวงจรผสมสัญญาณมาผ่านวงจรขับเคลื่อนและแยกกราวด์ แล้วจะได้เอาท์พุท



รูปที่ 2-23 อุปกรณ์การเชื่อมต่อดำรงและสัญลักษณ์

ในส่วนของวงจรขับเคลื่อนและแยกกราวด์นั้นมีการใช้งานหลากหลายแบบ ซึ่งหนึ่งในวิธีที่นิยมคือการใช้หม้อแปลงเป็นตัวยกกราวด์ ซึ่งจะมีข้อดี-ข้อเสีย แตกต่างกันกับการใช้อุปกรณ์ไอโซเลต ซึ่งจะเปรียบเทียบได้ดังตารางที่ 2-9

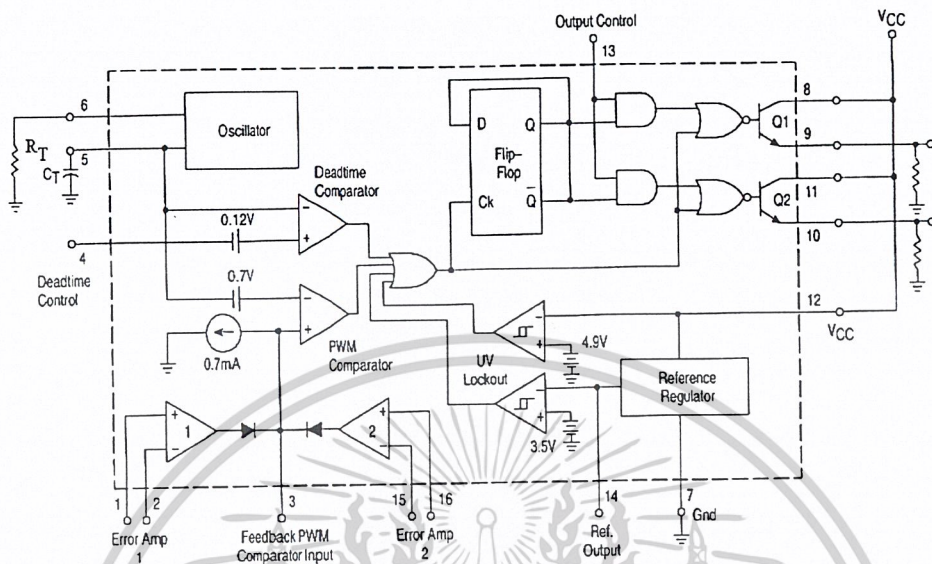
หัวข้อเปรียบเทียบ	การใช้หม้อแปลงแยกกราวด์	การใช้อุปกรณ์ไอโซเลต
ความยุ่งยากของวงจร	ต้องวงจรง่าย	ต้องวงจรยาก
การต่อไฟเลี้ยงวงจร	ใช้ชุดเดียวกับไฟเลี้ยงวงจร	ต้องแยกแหล่งจ่ายทุกชุด
ความคมของสัญญาณ	ปานกลาง	มาก
ค่าความสูญเสีย	มาก	น้อย
การตอบสนองความถี่ที่มี Duty cycle ไม่สมมาตร	ไม่ดี	ดี
ความเร็วในการทำงาน	สูงกว่า	ไม่สูงนัก
ค่าใช้จ่าย	น้อย	สูง

ตารางที่ 2-9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 ไอซีเบอร์ TL 494

ไอซีเบอร์ TL 494 เป็นไอซีที่ออกแบบมาเพื่อใช้ควบคุมการทำงานของคอนเวอร์เตอร์ โดยทำงานด้วยโหมดควบคุมแรงดัน โครงสร้างภายในและการจัดขาของ TL 494 แสดงในรูปที่ 2-24

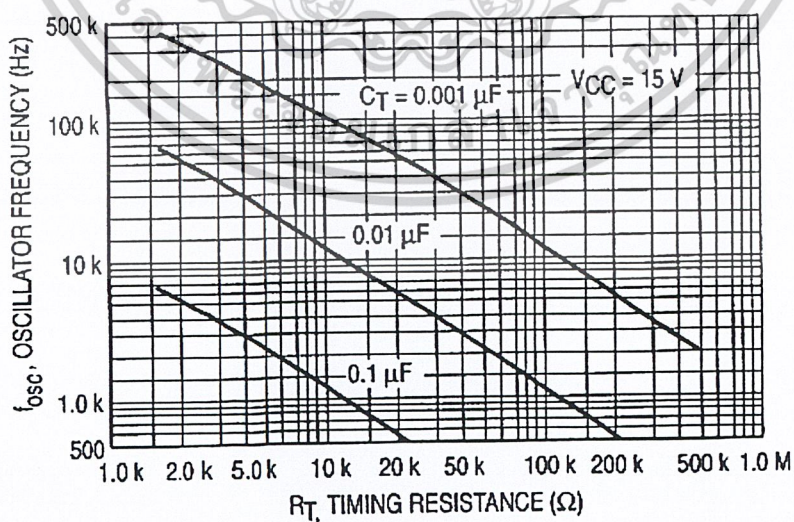


รูปที่ 2-24 แสดงโครงสร้างภายในและการจัดขาของ TL 494

2.4.1 การกำหนดคาบเวลาการทำงาน

วงจรของ TL 494 เป็นวงจร PWM ที่มีความถี่คงที่ คาบเวลาการทำงานของเอาพุทพัลส์กำหนดได้จากค่า R_T และ C_T จากภายนอกที่ขา 6 และขา 5 ของไอซี คาบเวลาการทำงานจะกำหนดได้จาก

$$T = \frac{R_T C_T}{1.1} \quad (10)$$

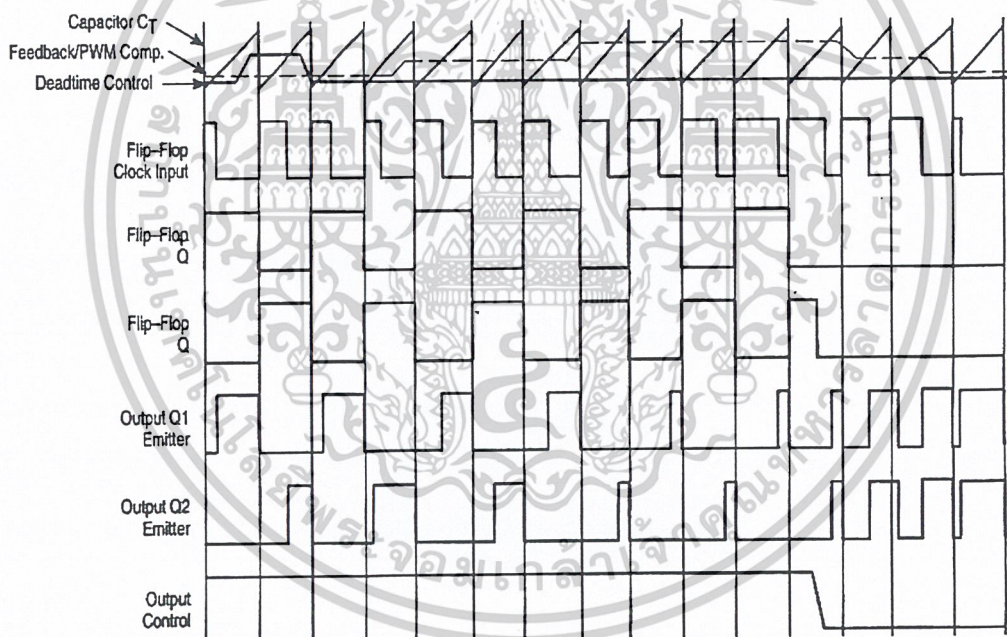


รูปที่ 2-25 แสดงความสัมพันธ์ของค่า $R_T C_T$ ในการกำหนดความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.2 การทำงานของไอซีในการคงค่าแรงดันของคอนเวอร์เตอร์

ความกว้างของเอาต์พุตพัลส์ของไอซี จะได้จากการเปรียบเทียบสัญญาณฟันเลื่อยที่ขา 5 กับแรงดันที่ได้จากวงจรขยายความต่าง (Error Amp) ทั้ง 2 ตัวที่ PWM Comparator ส่วน NOR Gate ที่ควบคุมทรานซิสเตอร์เอาต์พุต Q_1 และ Q_2 จะทำงานก็ต่อเมื่อแรงดันของสัญญาณฟันเลื่อยมีค่ามากกว่าแรงดันที่มาจาก Error Amp ทั้ง 2 ตัว นั่นคือแรงดันที่ป้อนกลับจากเอาต์พุตของคอนเวอร์เตอร์ถ้าหากมีค่าสูงขึ้น ความกว้างของพัลส์ไอซีก็จะลดลง ในทางกลับกันถ้าหากว่าแรงดันที่ป้อนกลับจากเอาต์พุตของคอนเวอร์เตอร์มีค่าลดลง ความกว้างของพัลส์ไอซีก็จะเพิ่มขึ้น ความกว้างเอาต์พุตพัลส์ของไอซีนี้อาจสามารถให้มีค่ามากที่สุดหรือมีค่าเท่ากับศูนย์ได้ด้วยการเปลี่ยนแปลงแรงดันที่ขา 3 จาก 0.5 ถึง 3.5 โวลต์ ส่วนวงจร Error Amp ทั้ง 2 ตัวจะมีช่วงของอินพุตคอมมอนโมดตั้งแต่ -0.3 ถึง $(-V_{CC} - 2)$ โวลต์ และสามารถใช้ตรวจจับแรงดันหรือกระแสที่เอาต์พุตคอนเวอร์เตอร์ได้ Error Amp ทั้ง 2 ตัวจะให้เอาต์พุตในลักษณะ ให้สถานะ “ High ” (Active High) โดยต่อกันอยู่ในลักษณะ OR ที่ขา Non-inverting ของ PWM Comparator การต่อกันในลักษณะนี้ Error Amp ตัวที่ทำให้เกิดความกว้างเอาต์พุตพัลส์ต่ำสุดจะเป็นตัวควบคุมความกว้างเอาต์พุตของไอซี



รูปที่ 2-26 แสดงรูปคลื่นลักษณะการทำงานของ TL 494

2.4.3 การกำหนดค่าเวลาเพื่อ (Dead Time)

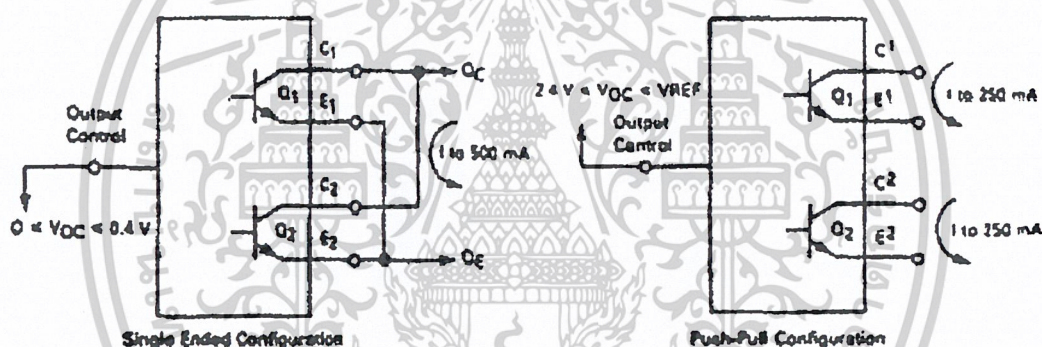
TL 494 สามารถให้ผู้ใช้กำหนดค่าเวลาเพื่อ T_D ของวงจรได้เอง ด้วยการต่อแรงดันระหว่าง 0 ถึง 3.3 โวลต์ ที่ขา 4 ของไอซี หากแรงดันที่ขา 4 มีค่าเท่ากับ 0 โวลต์ ค่าเวลาเพื่อต่ำสุดของไอซีจะไม่ต่ำกว่า 4 เปอร์เซ็นต์ของคาบเวลาการทำงานเนื่องจากมีแรงดันออฟเซต 120 mV ค่อยู่ภายใน ดังนั้นช่วงเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

t_{ON} สูงสุดที่ได้จากไอซีจะเท่ากับ 48 % ของคาบเวลาเมื่อต่อขา 13 (Output Control) เข้ากับขา 14 (+15 V_{ref}) และมีค่าเท่ากับ 96 % ของคาบเวลาเมื่อต่อขา 13 ลงกราวด์

2.4.4 การเลือกใช้ Q_1 และ Q_2 ที่เอาท์พุทของไอซี

เอาท์พุท Q_1 และ Q_2 ของไอซีทำงานได้ 2 โหมด คือ ทำงานพร้อมกัน หรือสลับกันทำงานซึ่งสามารถเลือกการทำงานได้ที่ขา 13 (Output Control) โดยขณะที่ C_T คิสซาร์จเอาท์พุทของ Dead Time Comparator จะให้พัลส์ออกมา C_K จะมีสถานะเป็น “ High ” และหยุดการทำงานของ Q_1 และ Q_2 ถ้ากำหนดให้ขา 13 มีสถานะเป็น “ High ” โดยการต่อเข้ากับขา 4 (+15 V_{ref}) Q_1 และ Q_2 จะสลับกันทำงานตามจังหวะ Flip – Flop เพื่อใช้ในการทำงานของคอนเวอร์เตอร์แบบพุช-พูล ในกรณีนี้คาบเวลาการทำงานจะเป็น 2 เท่าของค่าคาบเวลาสัญญาณฟันเลื่อยของไอซี แต่ถ้ากำหนดให้ขา 13 มีสถานะเป็น “ Low ” โดยการต่อลงกราวด์ (ยกเลิก Flip – Flop) Q_1 และ Q_2 จะทำงานพร้อมกันและสามารถขนาน Q_1 และ Q_2 เข้าด้วยกันได้ถ้าต้องการให้นำกระแสได้มากขึ้น ในกรณีนี้คาบเวลาการทำงานจะมีค่าเท่ากับค่าคาบเวลาของสัญญาณฟันเลื่อยของไอซี (ช่วงเวลานำ กระแสสูงสุดเท่ากับ 96 % ของค่าคาบเวลา)



รูปที่ 2-27 แสดงลักษณะการเลือกใช้เอาท์พุทของ TL 494

TL 494 ต้องการไฟเลี้ยงในช่วงตั้งแต่ 7 ถึง 40 โวลท์ มีแรงดันอ้างอิงภายใน $V_{ref} = 5$ โวลท์และสามารถจ่ายกระแสได้กระแสถึง 10 มิลลิแอมป์เพื่อใช้กับวงจรภายนอกได้ โดยมีค่าความถูกต้อง $\pm 1.5 \%$ และความคลาดเคลื่อนทางอุณหภูมิมีค่าน้อยกว่า 50 มิลลิโวลท์เมื่อทำงานในช่วง 0 ถึง 70 °C

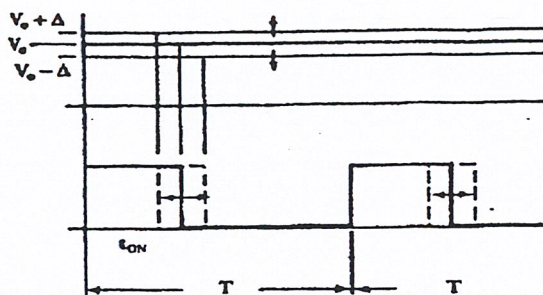
2.5 พัลส์วิดท์มอดูเลเตอร์

2.5.1 พัลส์วิดท์มอดูเลชั่น

เมื่อคอนเวอร์เตอร์ใช้วงจรออสซิลเลเตอร์เป็นตัวกำหนดพัลส์ไบแอสให้กับเพาเวอร์มอสเฟตด้วยคาบเวลาคงที่การกำหนดช่องกว้างของพัลส์ซึ่งก็คือ ช่วงเวลานำกระแส t_{ON} ต้องมีความสัมพันธ์กับแรงดันเอาท์พุทด้วย กล่าวคือเมื่อแรงดันเอาท์พุทลดลงความกว้างของพัลส์ก็ต้องมากขึ้นด้วยและเมื่อแรงดันทางเอาท์พุทเพิ่มขึ้นความกว้างของพัลส์ก็ต้องลดลงในขณะที่ยังคงคาบเวลาที่ ดังแสดงในรูปที่ 2-28 ความสัมพันธ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

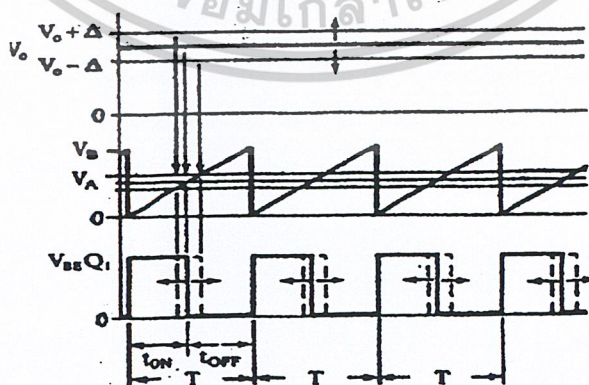
ในลักษณะนี้จึงเรียกว่า “พัลส์วidthมอดูเลชัน” หรือ PWM โดยวงจรที่ทำให้เกิดลักษณะดังกล่าวจะเรียกว่า “พัลส์วidthมอดูเลเตอร์” ดังจะกล่าวต่อไป



รูปที่ 2-28 แสดงความสัมพันธ์ระหว่างแรงดันเอาต์พุตกับการเปลี่ยนแปลงความกว้างของพัลส์ควบคุม ช่วงนำกระแส t_{ON} ในลักษณะพัลส์วidthมอดูเลชัน

2.5.2 พัลส์วidthมอดูเลชันเตอร์

วงจรพัลส์วidthมอดูเลชันเตอร์สามารถออกแบบได้หลายลักษณะแต่ส่วนใหญ่จะอาศัยลักษณะของ สัญญาณฟันเลื่อย ในการเปรียบเทียบแรงดัน ในที่นี้จะขอกล่าวถึงวิธีที่ใช้สัญญาณฟันเลื่อยเพื่อทำการ เปรียบเทียบแรงดัน แรงดันที่จุด A จะส่งต่อไปยังวงจร PWM และจะถูกเปรียบเทียบกับแรงดันฟัน เลื่อยที่จุด B ซึ่งมีคาบเวลาและค่าความชันคงที่ เอาท์พุทที่ได้จากการเปรียบเทียบของ PWM จะมีลักษณะ เป็นพัลส์สี่เหลี่ยมซึ่งมีค่าคาบเวลาคงที่เท่ากับคาบเวลาของแรงดันฟันเลื่อยและความกว้างของพัลส์จะ เปลี่ยนแปลงไปตามผลมอดูเลเตอร์ แรงดันที่ตำแหน่ง A และ B ค่าความกว้างนี้เองจะเป็นตัวกำหนดช่วง เวลานำกระแส t_{ON} เพาเวอร์มอสเฟตในวงจร เมื่อแรงดันเอาต์พุทของคอนเวอร์เตอร์มีค่ามากขึ้น แรงดัน ที่จุด A จะมีค่าลดลงความกว้างของพัลส์ที่เอาต์พุทของวงจร PWM จึงมีค่าลดลง ช่วงเวลานำกระแส t_{ON} เพาเวอร์มอสเฟตจึงมีค่าลดลง ถ้าหากแรงดันเอาต์พุทมีค่าลดลงแรงดันที่จุด A จะมีค่าเพิ่มขึ้น ความ กว้างของพัลส์ที่เอาต์พุทของวงจร PWM จะมีค่ามากขึ้นตามช่วงเวลานำกระแส t_{ON} จะมีค่ามากขึ้นทำให้ รักษาแรงดันเอาต์พุทของคอนเวอร์เตอร์ไว้ได้ดังรูปที่ 2-29

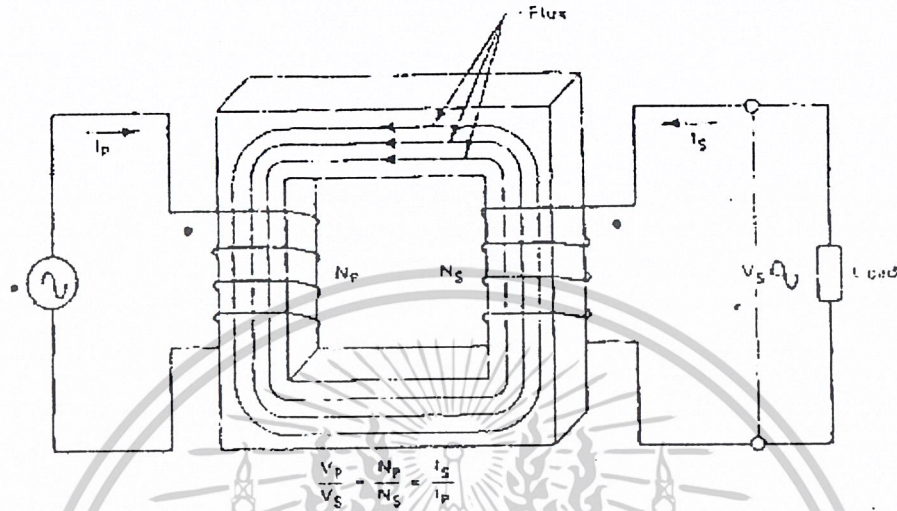


รูปที่ 2-29 แสดงลักษณะของแรงดันที่จุดต่าง ๆ ของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 ทฤษฎีหม้อแปลง

เมื่อมีกระแสไหลผ่านขดลวดที่พันรอบแกนปิดจะเกิดฟลักซ์เหนี่ยวนำในแกน ถ้ากระแสที่จ่ายให้มีการเปลี่ยนแปลงไปมาด้วย เมื่อเรานำขดลวดอีกขดมาพันรอบแกนในแกนนี้ก็จะเกิดแรงดันและกระแสเหนี่ยวนำที่เรียกว่า “ หม้อแปลง ”



รูปที่ 2.30 หม้อแปลงไฟฟ้าประกอบด้วยขดลวดปฐมภูมิและขดลวดทุติยภูมิ

โดยทั่วไปแล้วหม้อแปลงจะมีแรงดันเอาต์พุตสูงหรือต่ำเกิดจากสัดส่วนการพันขดลวดโดยกำหนดให้

$$\frac{N_s}{N_p} = \frac{V_s}{V_p} \quad (11)$$

ดังนั้นหม้อแปลงก็จะสามารถทำงานเป็น Step – up หรือ Step – down ได้โดยสามารถทำให้แรงดันที่ขดลวดทุติยภูมินั้นสูงกว่าหรือต่ำกว่าขดลวดปฐมภูมิ และถ้าเพิ่มขดลวดทุติยภูมิอีกหลายๆ รอบ เราจะได้แรงดันเอาต์พุตหลายระดับตามสัดส่วนการพัน ประโยชน์ที่สำคัญ คือ มีการแยกกันทางไฟฟ้า (Electrical Isolation) ที่เกิดขึ้นระหว่างขดลวดปฐมภูมิและขดลวดทุติยภูมิ จากความสัมพันธ์พื้นฐานของขดลวด

$$e = N A_c \left(\frac{dB}{dt} \right) 10^{-8} \quad (12)$$

เราสามารถคำนวณความหนาแน่นฟลักซ์ B ที่แน่นอนได้โดยการกำหนดการทำงานของหม้อแปลงให้อยู่ในส่วน ที่เป็นเชิงเส้นของกราฟ ดังสมการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$B_{\max} = \frac{(V_p)10^8}{KfN_p A_e} \quad (13)$$

โดยที่

$B_{\max}$ = ความหนาแน่นของฟลักซ์สูงสุด (At/m^2)

V_p = แรงดันที่ขดลวดปฐมภูมิ (V)

N_p = จำนวนรอบของขดลวดปฐมภูมิ

f = ความถี่ (Hz)

A_e = พื้นที่ของแกน (m^2)

K = 4.44 สำหรับคลื่นไซน์และ 4.0 สำหรับคลื่นสี่เหลี่ยม

$B_{\max}$ = $B_{\text{sat}} / 2$ จะได้จำนวนขดลวดปฐมภูมิดังนี้

$$N_p = \frac{(V_p)10^8}{4fB_{\max} A_e} \quad (14)$$

ในการเลือกแกนนั้นก็มีตัวพารามิเตอร์ที่สำคัญ ๆ อีกสองตัว ตัวแรกก็คือ พื้นที่ในการพันของแกน (หรือบ๊อบบิน) ซึ่งจะเลือกให้กว้างพอกับขนาดของขดลวดของเส้นลวด เพื่อให้เกิด Winding Loss น้อยที่สุด และข้อที่สองคือ Core's Power Handling Capability สมการของพารามิเตอร์มีดังนี้

$$P_{\text{out}} = (1.16B_{\max} f d A_e A_c) 10^{-9} \quad (15)$$

โดยที่

P_{out} = Power Handling Of Core (W)

$B_{\max}$ = ความหนาแน่นของฟลักซ์สูงสุด (At/m^2)

f = ความถี่ (Hz)

d = ความหนาแน่นของกระแสของขดลวด (A/m^2)

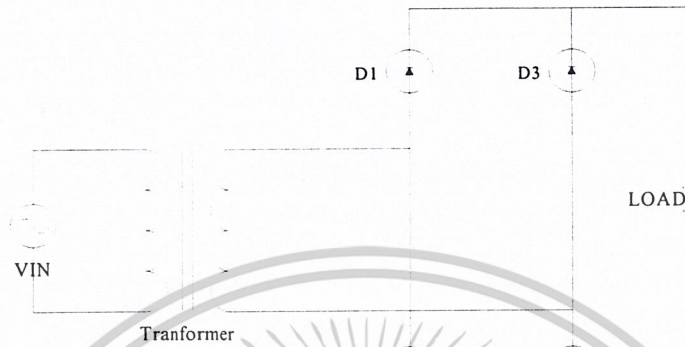
A_e = พื้นที่ของแกน (m^2)

A_c = พื้นที่การพันของบ๊อบบิน (m^2)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7 วงจรบริดจ์เรกติไฟเออร์ (Bridge Rectifier)

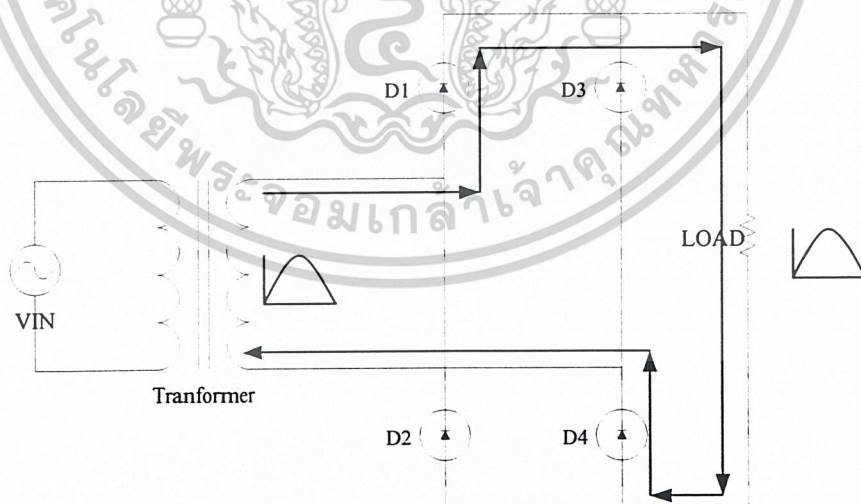
รูปที่ 2-31 แสดงให้เห็นว่าวงจรเรียงกระแสแบบบริดจ์ประกอบไปด้วยไดโอด 4 ตัว ข้อดีของวงจรเรียงกระแสแบบบริดจ์ คือ ไม่ต้องใช้หม้อแปลงที่มีแทปกกลาง และพิคัดแรงดันผกผันสูงสุดของไดโอดเท่ากับ V_m ส่วนข้อเสียต้องใช้ไดโอดมากกว่าวงจรเรียงกระแสแบบเต็มคลื่นซึ่งใช้หม้อแปลงที่มีแทปกกลาง



รูปที่ 2-31 วงจรเรียงกระแสแบบบริดจ์

การทำงานของวงจรแบ่งเป็น 2 ช่วง

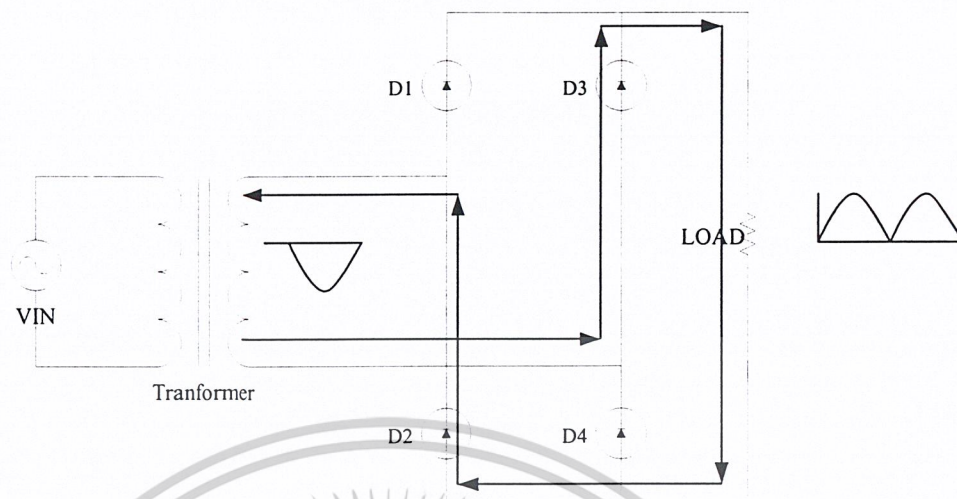
ช่วงที่ 1 ซีกที่แรงดันอินพุตเป็นบวก D_2 และ D_3 จะได้รับไบแอสกลับทำให้ไม่สามารถนำกระแสได้ D_1 และ D_4 จะได้รับไบแอสตรงทำให้กระแสไหลผ่านโหลดได้



รูปที่ 2-32 วงจรเรียงกระแสแบบบริดจ์ $V_{in} > 0$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ช่วงที่ 2 ชิกที่แรงดันอินพุตเป็นลบ D_1 และ D_4 จะได้รับไบแอสกลับทำให้ไม่สามารถนำกระแสได้ D_2 และ D_3 จะได้รับไบแอสตรงทำให้กระแสไหลผ่านโหลดได้



รูปที่ 2-33 วงจรเรียงกระแสแบบบริดจ์ $V_{in} < 0$

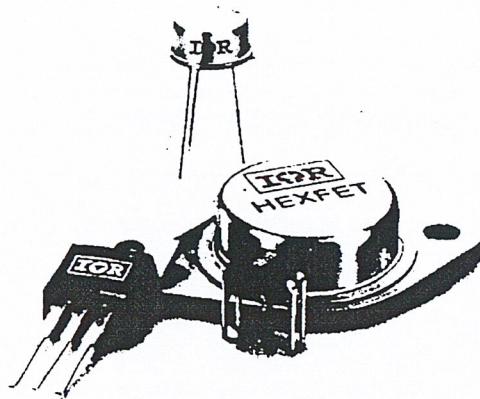
2.8 ทฤษฎีมอสเฟตพื้นฐาน [3]

2.8.1 มอสเฟตกำลัง (Power MOSFET)

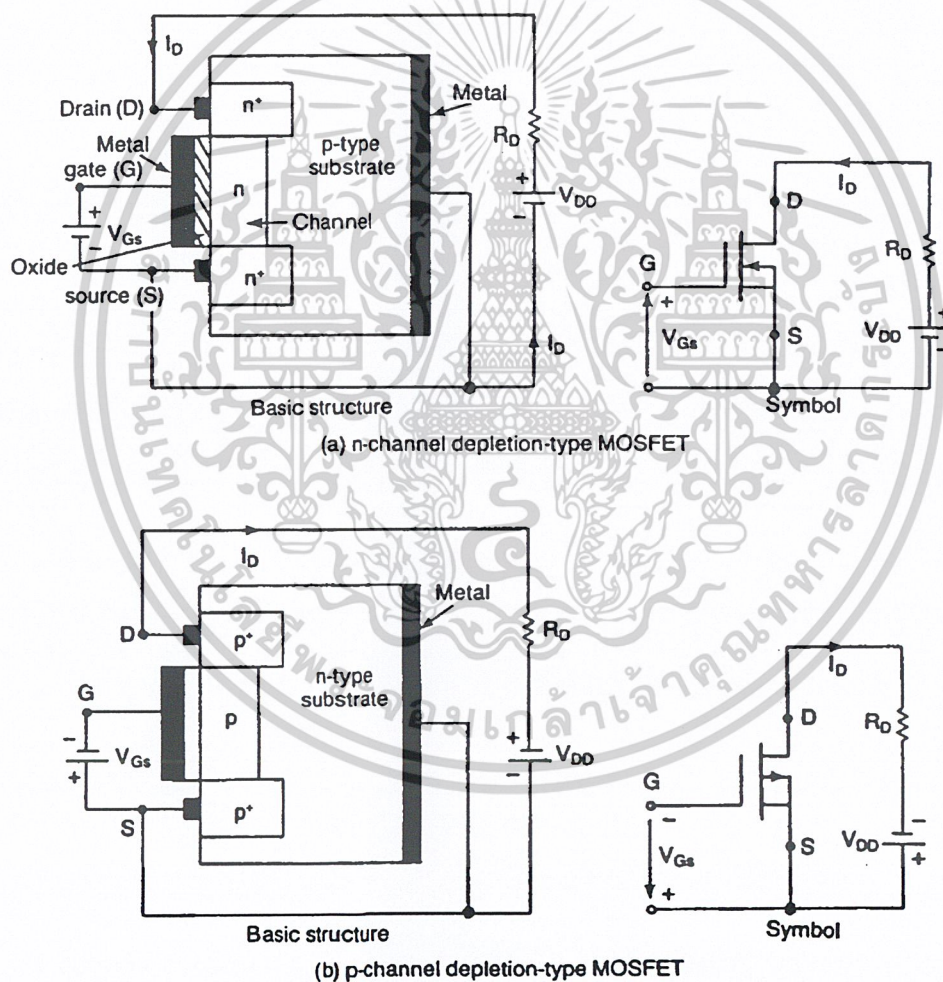
มอสเฟต (MOSFET) ย่อมาจาก Metal Oxide Semiconductor Field Effect Transistor เป็นอุปกรณ์ที่พัฒนาจากทรานซิสเตอร์โดยให้สามารถทำงานได้ดีกว่าทรานซิสเตอร์คือความถี่สวิทช์สูงกว่า ใช้แรงดันในการไบอัสให้มอสเฟตทำงานจึงกินกระแสน้อยกว่า แต่อย่างไรก็ตามมอสเฟตก็มีปัญหาเกี่ยวกับไฟฟ้าสถิตย์ และต้องการการเก็บรักษาแบบพิเศษ

มอสเฟตมีด้วยกัน 2 ชนิดคือ (1) Depletion MOSFETs และ (2) Enhancement MOSFETs Depletion MOSFETs แบบ N-channel จะมีโครงสร้างเป็นสารกึ่งตัวนำชนิด P-type ดังรูปที่ 2.2 และถูกโด๊ปด้วยซิลิคอนแบบ N^+ ซึ่งมีความต้านทานต่ำจะถูกลำโพงไฟฟ้าวาง Channel คั่นชั้นของออกไซด์บางๆ ขาทั้งสามของมอสเฟตมีชื่อเรียกว่า เกท (gate) เดรน (drain) และซอร์ส (source) แรงดันที่เกตกับซอร์ส (V_{GS}) นั้นจะบวกหรือลบก็ได้ ถ้า (V_{GS}) เป็นลบ อิเล็กตรอนบางส่วนในพื้นที่ของ N-channel จะถูกผลักออกและบริเวณปลอดพาหะจะถูกสร้างขึ้นที่ด้านล่างของชั้นออกไซด์ เป็นผลทำให้ N-channel แคบลง ความต้านทานระหว่างเดรนและซอร์ส (R_{DS}) จะสูงขึ้น ถ้า (V_{GS}) มีค่าเป็นลบมากพอที่ทำให้ Channel ปลอดพาหะอย่างสมบูรณ์ซึ่งทำให้ R_{DS} มีค่าสูงขึ้นจนไม่มีกระแสไหลจากเดรนไปยังซอร์ส $I_{DS} = 0$ แล้วแรงดัน V_{GS} ดังกล่าวเรียกว่า Pinch-off Voltage, V_p เมื่อ V_{GS} มีค่าเป็นบวก Channel จะเริ่มกว้างมากขึ้น I_{DS} เพิ่มขึ้นเนื่องจาก R_{DS} ลดลง สำหรับใน Depletion MOSFETs แบบ P-channel จะมีขั้วของ V_{DS} , I_{DS} , V_{GS} และจะตรงข้ามกับ N-channel

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2-34 มอสเฟทกำลัง



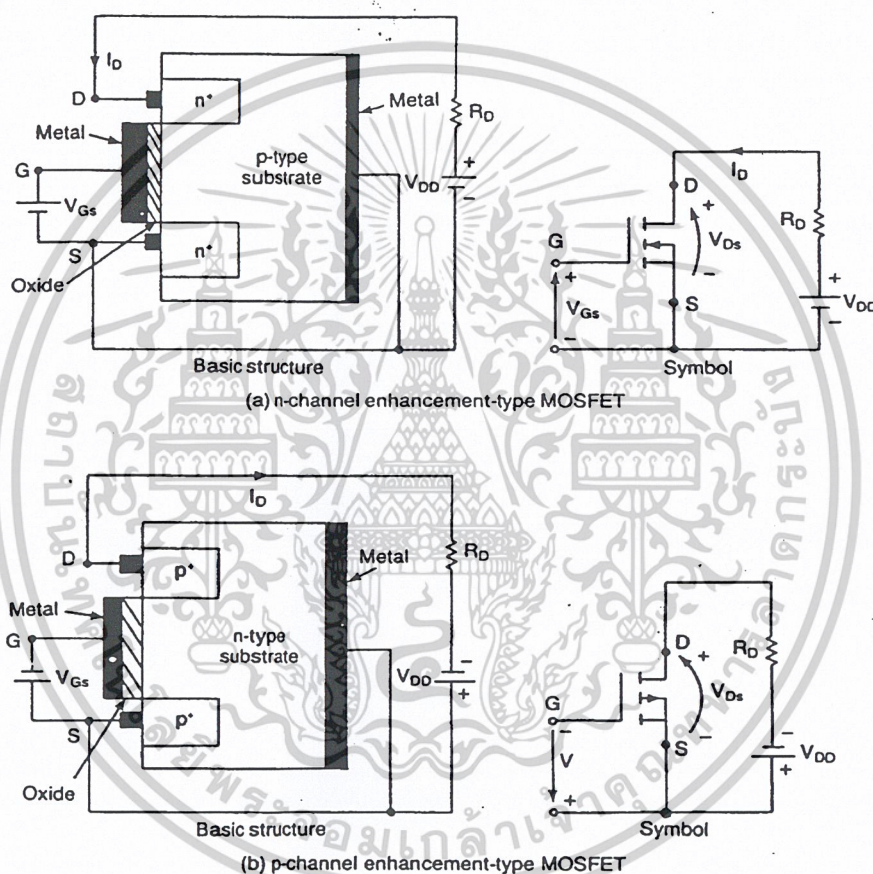
รูปที่ 2-35 a) N-channel depletion - type MOSFETs

b) P-channel depletion - type MOSFETs

2.8.2 ลักษณะสมบัติที่ Stead State ของมอสเฟท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มอสเฟตเป็นอุปกรณ์ควบคุมได้ด้วยแรงดัน มีค่าอินพุตอิมพีแดนซ์สูงมากทำให้กระแสเกตไหลต่ำมากเป็นนาโนมิเตอร์ อัตราการขยายกระแส ซึ่งเป็นอัตราส่วนระหว่างกระแสเดรน I_D กับกระแสเกต I_G โดยทั่วไปแล้วจะมีค่าสูงถึง 109 อย่างไรก็ตามอัตราการขยายกระแสไม่ได้เป็นพารามิเตอร์ที่สำคัญ โดยค่าของทรานคอนดักแตนซ์จะเป็นอัตราส่วนระหว่างกระแสเดรน และแรงดันเกต ซึ่งจะเป็นพารามิเตอร์ที่สำคัญกว่าลักษณะสมบัติการโอนย้ายของมอสเฟตแบบ N-channel และ P-channel แสดงดังรูปที่ 2-36 (a) และรูปที่ 2-36 (b) จะเป็นลักษณะสมบัติทางเอาท์พุทของ Enhancement MOSFET และแบบ N-channel ซึ่งจะมีการทำงาน 3 บริเวณคือ (1) บริเวณ Cut-off เมื่อ $V_{GS} < V_T$ (2) บริเวณอิ่มตัวหรือ Pinch-off เมื่อ $V_{DS} > (V_{GS} - V_T)$ (3) บริเวณเชิงเส้นเมื่อ $V_{DS} < (V_{GS} - V_T)$



รูปที่ 2-36 a) N-channel depletion - type MOSFETs

b) P-channel depletion - type MOSFETs

การ Pinch-off จะเกิดขึ้นเมื่อ $V_{DS} = V_{GS} - V_T$ ในบริเวณเชิงเส้นกระแส I_D จะเปลี่ยนไปโดยเป็นสัดส่วน กับแรงดัน V_{DS} เนื่องจากกระแสเดรนที่สูงและแรงดันเดรนที่ต่ำ ทำให้ออสเฟตกำลังทำงานได้ในบริเวณเชิงเส้นสำหรับการสวิตช์ ในบริเวณอิ่มตัวด้วยกระแสเดรนจะมีค่าคงที่เมื่อแรงดัน V_{DS} เพิ่มขึ้น ใน

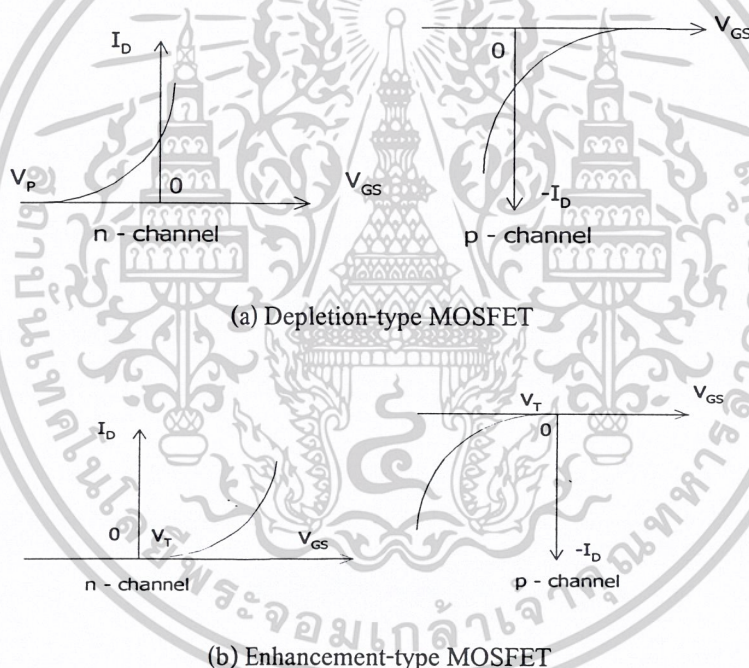
บริเวณนั้นมอสเฟตจะถูกนำไปใช้ในการขยายแรงดันมอสเฟตทั้ง Depletion-type และ Enhancement-type จะมีโมเดลที่ Steady state ดังรูปที่ 2-39 ค่าทรานคอนดักแตนซ์, gm หาได้ดังนี้

$$g_m = \frac{\Delta V_{DS} * V_{DS}}{\Delta V_{GS}} \cong \text{Constant}$$

ความต้านทานด้านทานเอาต์พุต $r_o = R_{DS}$ หาได้จาก

$$R_{DS} = \frac{\Delta V_{DS}}{\Delta I_D}$$

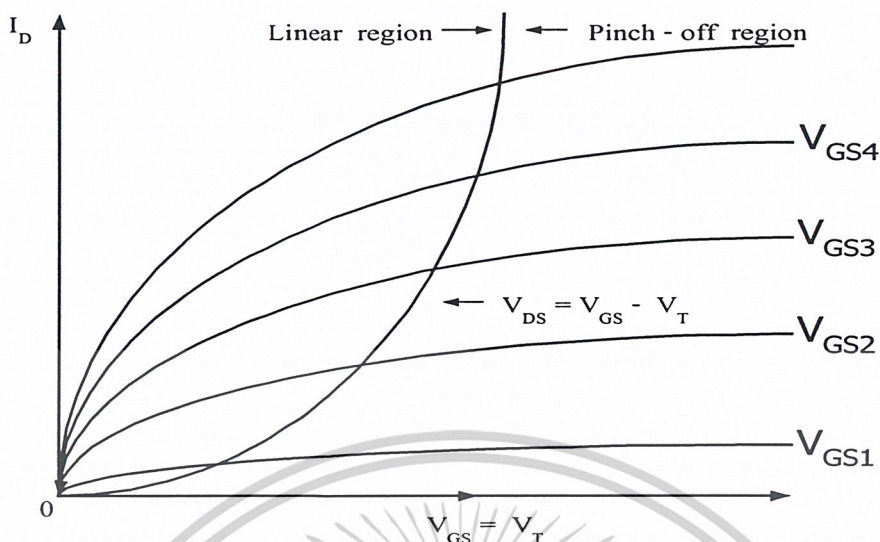
RDS ในบริเวณ Pinch- off จะมีค่าสูงเป็นเมกะโอห์ม และในบริเวณเชิงเส้นจะมีค่าต่ำเป็นมิลลิโอห์ม



รูปที่ 2-37 ลักษณะสมบัติไอพ่นของมอสเฟตแบบ N-channel และ P-channel

สำหรับ Depletion MOSFET จะทำงานที่แรงดันเกตเป็นบวกหรือเป็นลบก็ได้แต่ Enhancement MOSFET จะตอบสนองที่แรงดันเป็นบวกเท่านั้น มอสเฟตกำลังที่ใช้โดยทั่วไปที่นิยมใช้นั้นจะเป็นชนิด Enhancement-type อย่างไรก็ตาม Depletion-type ก็ยังมีการประยุกต์ใช้ในการออกแบบทางลอจิกให้เข้ากันได้กับสวิตช์ DC หรือ AC ซึ่งยังคงทำงานอยู่ได้ เมื่อแหล่งจ่ายลอจิกตกลงจน V_{GS} เป็นศูนย์

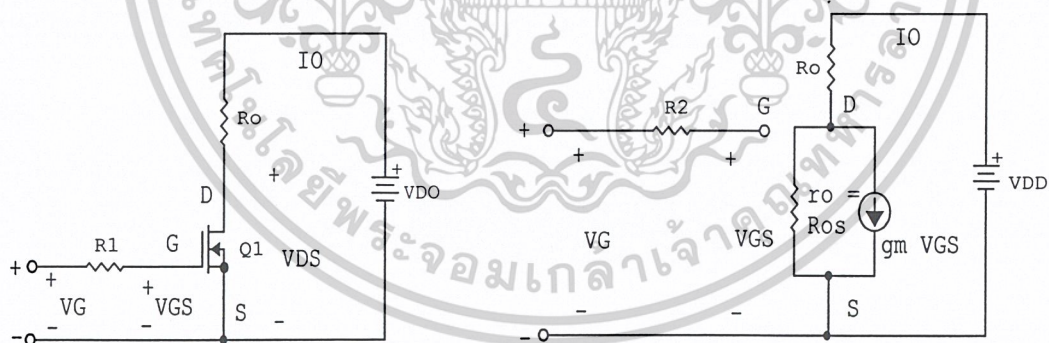
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2-38 ลักษณะสมบัติทางเอาต์พุตของ Enhancement - type MOSFETs

2.8.3 ลักษณะสมบัติการสวิตช์ซิ่ง

ถ้าปราศจากสัญญาณที่เกต Enhance-type MOSFET จะถูกพิจารณาเป็นไดโอด 2 ตัวต่อกันเป็นทรานซิสเตอร์ ชนิด NPN โครงสร้างของเกตจะมีค่าความจุไฟฟ้าแฝงกับซอร์สและกับเดรน C_{gd} จะมีรอยทรานซิสเตอร์ต่อไบแอสกลับจากเดรนไปยังซอร์สและมีค่าความจุไฟฟ้าเป็น C_{ds}

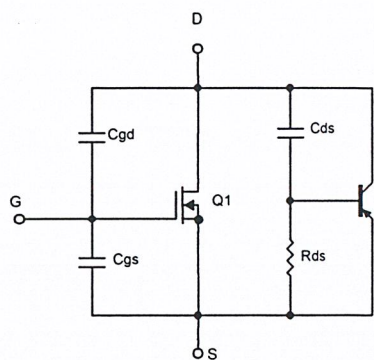


(a) Circuit Diagram

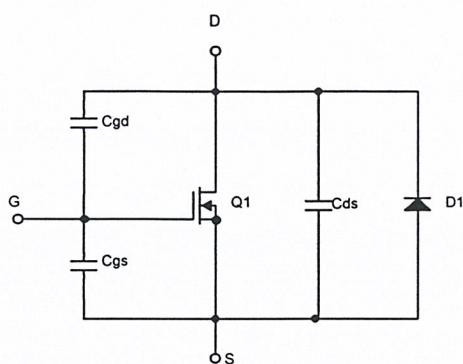
(b) Equivalent Circuit

รูปที่ 2-39 โมเดลการสวิตช์ซิ่งที่ steady state ของมอสเฟต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



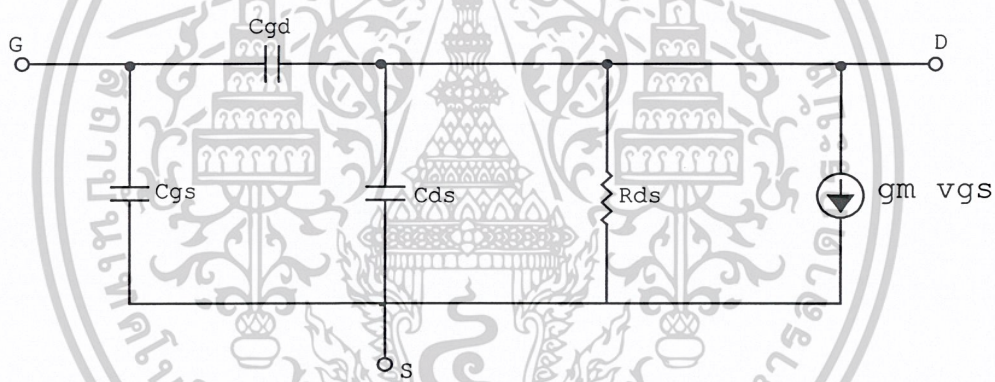
(a) Parasitic Bipolar



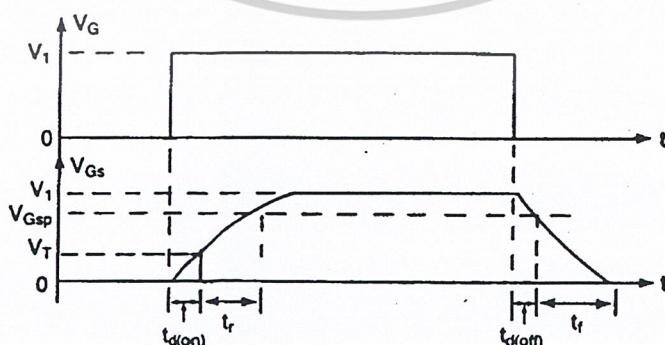
(b) Internal Diode

รูปที่ 2-40 โมเดลแฝงของ Enhancement - type MOSFETs

รูปที่ 2-40 แสดงวงจรเทียบเคียงของทรานซิสเตอร์แฝงที่ขนานกับมอสเฟต R_{ds} ที่บริเวณเบสกับอิมิตเตอร์นั้นมีค่าต่ำ ด้วยเหตุนี้มอสเฟตจึงถูกพิจารณาให้มีไดโอดอยู่ภายในโมเดลสวิตซ์ซิ่งของมอสเฟต



รูปที่ 2-41 โมเดลสวิตซ์ซิ่งของมอสเฟต



รูปที่ 2-42 รูปสัญญาณในการสวิตซ์ซิ่งของมอสเฟต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2-42 Turn-on Delay Time , $t_{d(on)}$ เป็นเวลาที่ใช้ในการประจุ C_{gs} จนแรงดันถึงระดับ Threshold Voltage Rise Time , t_r เป็นเวลาที่ใช้ในการประจุเกต จากแรงดันที่ Threshold Voltage จนถึงแรงดันเกตสูงสุด V_{GS} ซึ่งใช้ในการขับมอสเฟตให้อยู่ในบริเวณเชิงเส้น Turn - off Ready Time , $t_{d(off)}$ เป็นเวลาที่ใช้ในการคายประจุเกตจากระดับแรงดันเกต V_I จนมอสเฟตทำงานที่บริเวณ Pinch - off Fall Time , t_f เป็นเวลาที่ใช้ในการคายประจุเกต จากบริเวณ Pinch-off จนแรงดันถึงระดับ Threshold Voltage ถ้า $V_{GS} < V_T$ มอสเฟตจะหยุดนำกระแส

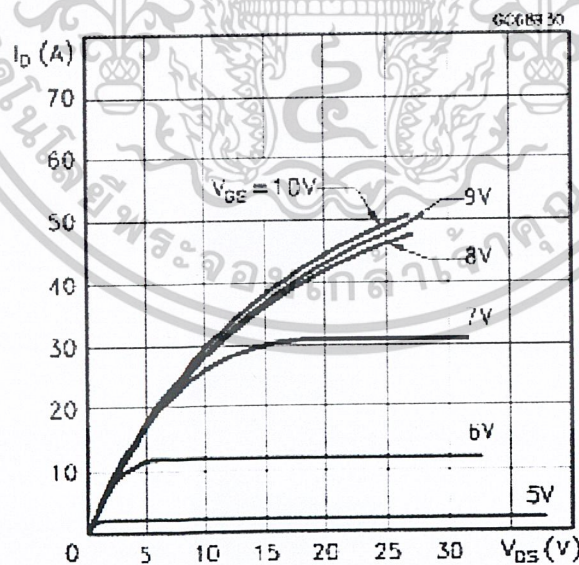
2.8.4 พารามิเตอร์ในการทำงานของมอสเฟต

Output Characteristics เป็นกราฟของ I_D เทียบกับ V_{DS} ที่ค่า V_{GS} ต่างๆกันรูปที่ 2-43 จากกราฟแรงดัน Threshold Voltage , V_T มีค่าเท่ากับ 4 V และในการทำให้แรงดัน V_{GS} คงที่ไว้ทำให้กระแส I_D เกือบจะคงที่ที่บริเวณ Pinch - off เนื่องจากความต้านทานในขณะทำงาน On - Stage Resistance

$$(R_{DS} = \frac{\Delta V_{DS}}{\Delta I_D}) \text{ มีค่าโดยประมาณคงที่}$$

2.8.4.1 ลักษณะสมบัติเชิงเส้น (Linear Characteristic)

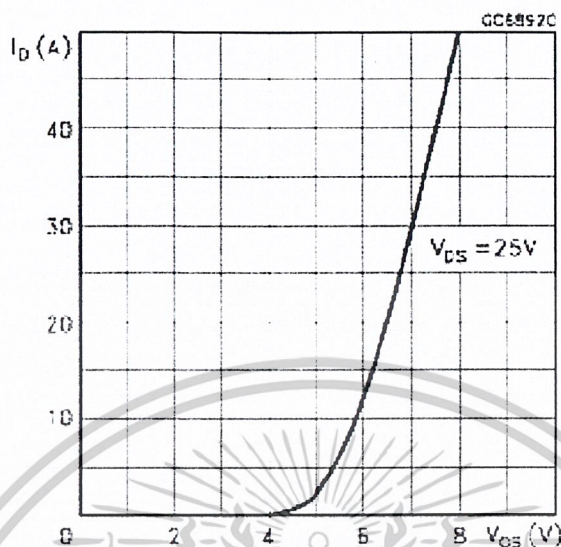
เป็นลักษณะทางเอาท์พุทที่มีค่า V_{DS} ต่ำๆ ซึ่งเป็นสิ่งสำคัญสำหรับการนำไปใช้งานสวิตชิงจากการที่ V_{DS} มีค่าต่ำในบริเวณเชิงเส้นจึงมักจะกำหนดเป็นลักษณะสมบัติอิมิตัว Saturation Characteristic ดังรูปที่ 2-46



รูปที่ 2-43 ลักษณะสมบัติทางเอาท์พุท

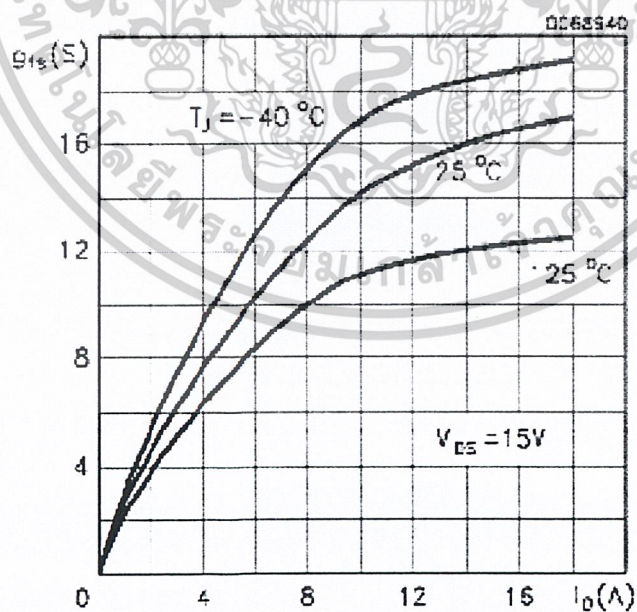
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Transfer Characteristic เป็นกราฟของ I_D เทียบกับ V_{GS} ซึ่งแสดงดังรูปที่ 2-44



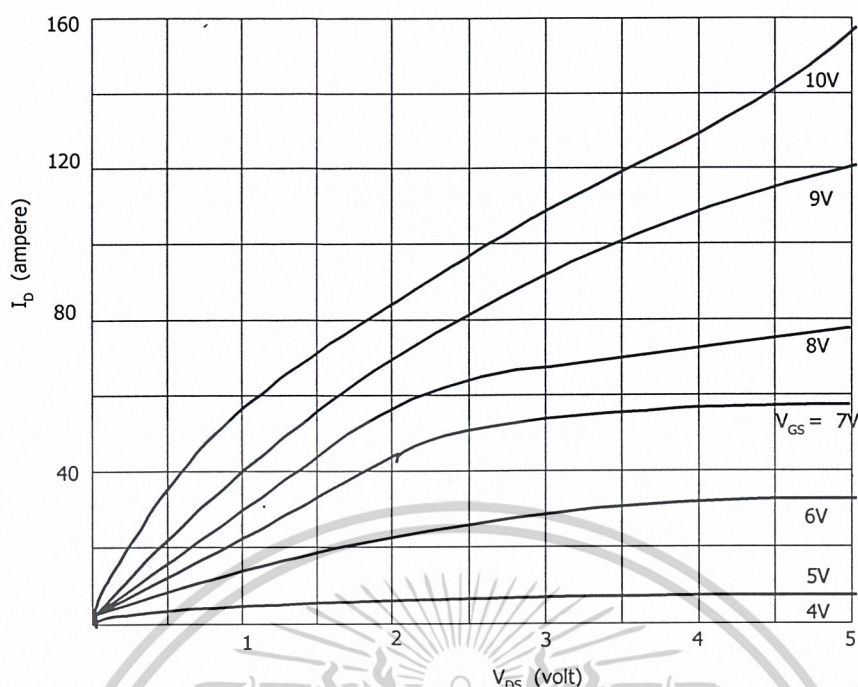
รูปที่ 2-44 ลักษณะสมบัติอินยัย

Transconductance g_m เป็นค่าที่ได้จาก Transfer Characteristic ดังรูปที่ 2-45

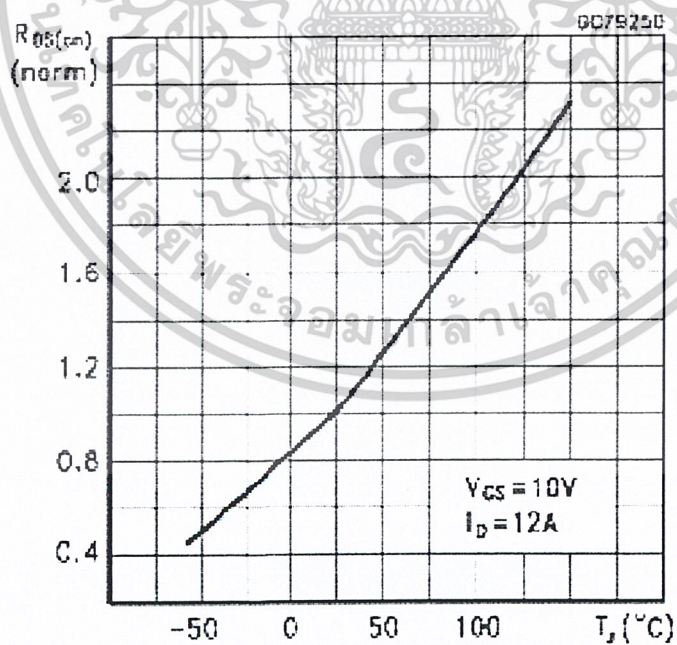


รูปที่ 2-45 ค่าทรานส์คอนดักแตนซ์เทียบกับกระแสเดรน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2-46 ลักษณะสมบัติอิมิต์

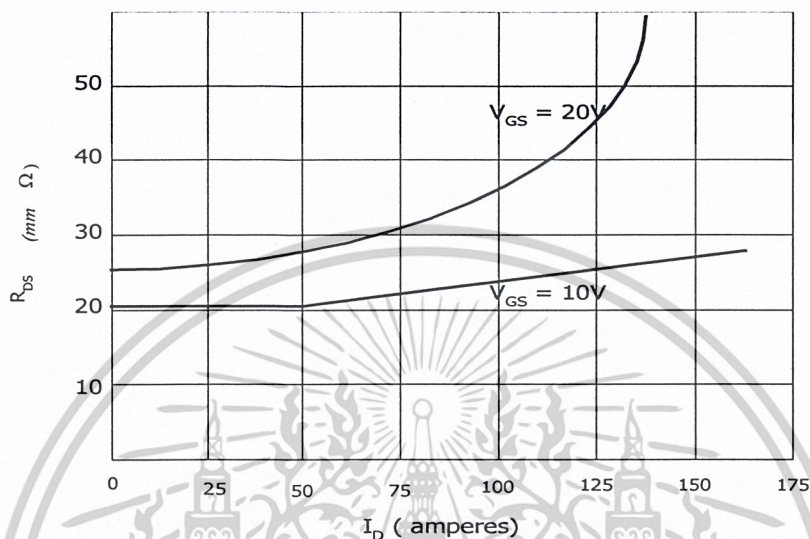


รูปที่ 2-47 ค่าความต้านทานขณะทำงานเทียบกับอุณหภูมิรอยต่อ

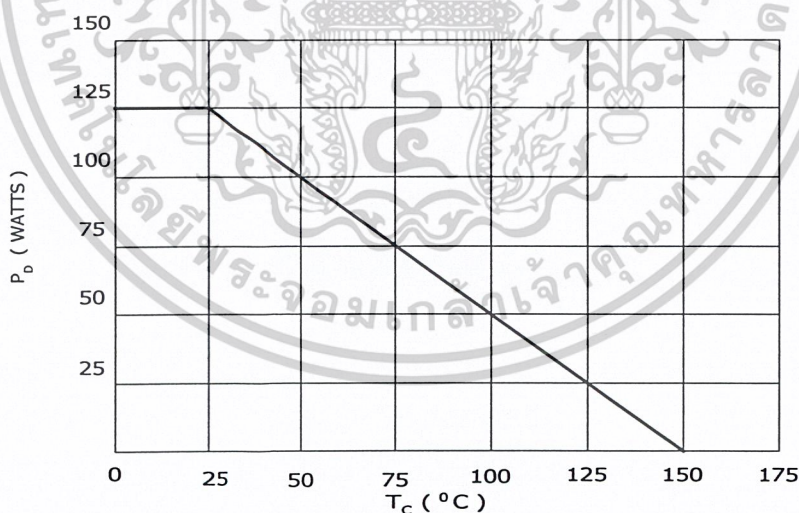
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8.4.2 ความต้านทานขณะทำงาน (On-stage resistance, R_{DS})

เป็นการแสดงถึงการสิ้นเปลืองกำลังไฟฟ้าขณะที่มีอสเฟทนากะแส R_{DS} จะเพิ่มขึ้นอย่างเป็นเชิงเส้นเมื่ออุณหภูมิที่รอยต่อ T เพิ่มขึ้นดังรูปที่ 2-44 การเพิ่มขึ้นของ R_{DS} ที่ค่า I_D และ V_{DS} ต่างๆกัน ดังรูปที่ 2-48 จะไม่เป็นเชิงเส้นกำลังไฟฟ้าสิ้นเปลือง $P_D = R_{DS} I_D^2 = V_{DS} I_D$ ซึ่งจะมีค่าลดลงเมื่ออุณหภูมิที่ตัวถึงเพิ่ม ขึ้นดังรูปที่ 2-46



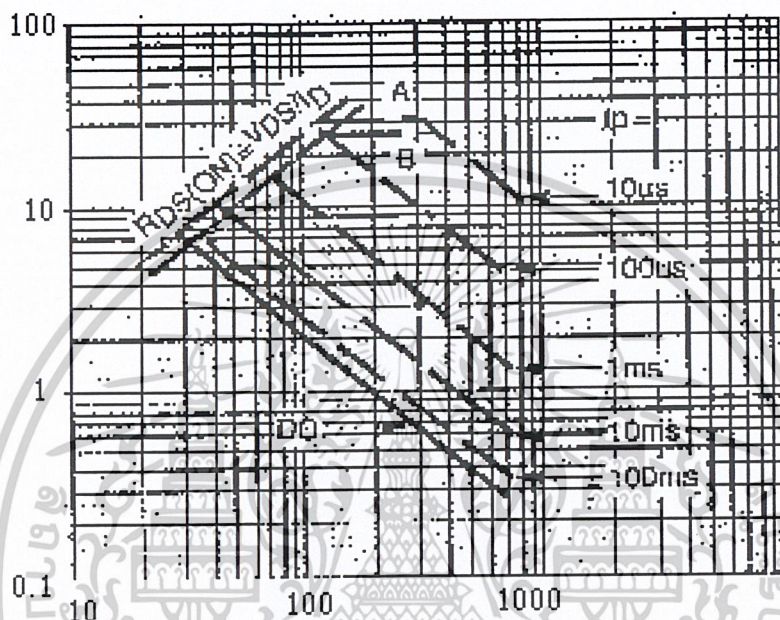
รูปที่ 2-48 ค่าความต้านทานขณะทำงานเทียบกับกระแสเดรน



รูปที่ 2-49 ค่ากำลังไฟฟ้าสูญเสียเทียบกับอุณหภูมิที่ตัวถึง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พื้นที่การทำงานที่ปลอดภัย Safe Operation Area , SOA ดังแสดงในรูปที่ 2-50 ซึ่งจะแสดงถึงค่าของ I_D สูงสุดกับค่าของ V_{DS} สูงสุดในขณะที่มอสเฟตสวิตช์ปิดวงจร และสวิตช์เปิดวงจรโดยจะเป็นขีดจำกัดทางอุณหภูมิ สำหรับตัวของมอสเฟตจะไม่มีปรากฏการณ์ Second Breakdown แต่จะมีข้อจำกัดของกระแส I_D ที่ค่า V_{DS} ต่ำๆ เนื่องจากความต้านทานในขณะทำงานเพิ่มขึ้น สำหรับการทำงานในช่วงสั้นๆ ขอบเขตของ SOA จะกว้างขึ้นคือ V_{DS} และ I_D มีค่ามากขึ้นนั่นเอง โดยปกติ SOA จะกำหนดไว้ที่ $T = 150$ องศาเซลเซียส



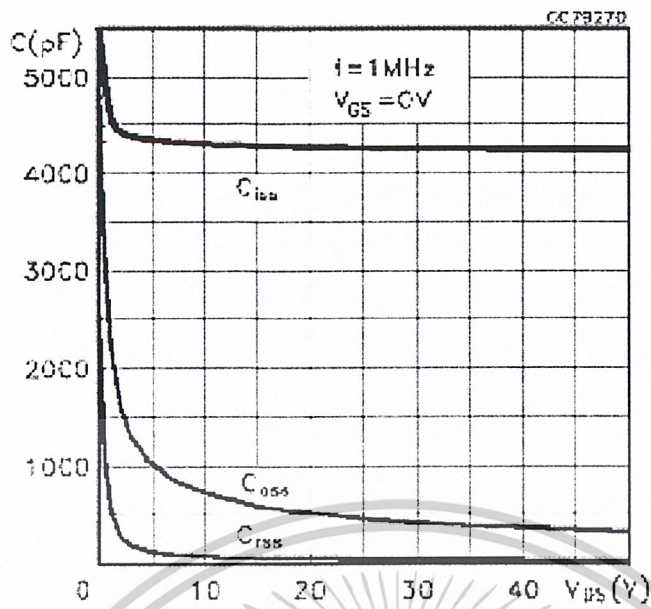
รูปที่ 2-50 พื้นที่การทำงานที่ปลอดภัยสูงสุด

ค่าความจุไฟฟ้าทางคานอินพุตและเอาต์พุต ผู้ผลิตจะกำหนดค่าของ

ความจุไฟฟ้าใช้งานทางคานอินพุต $C_{iss} = C_{gd} // C_{gs}$

ความจุไฟฟ้าใช้งานทางคานเอาต์พุต $C_{oss} = C_{ds} // C_{gd}$

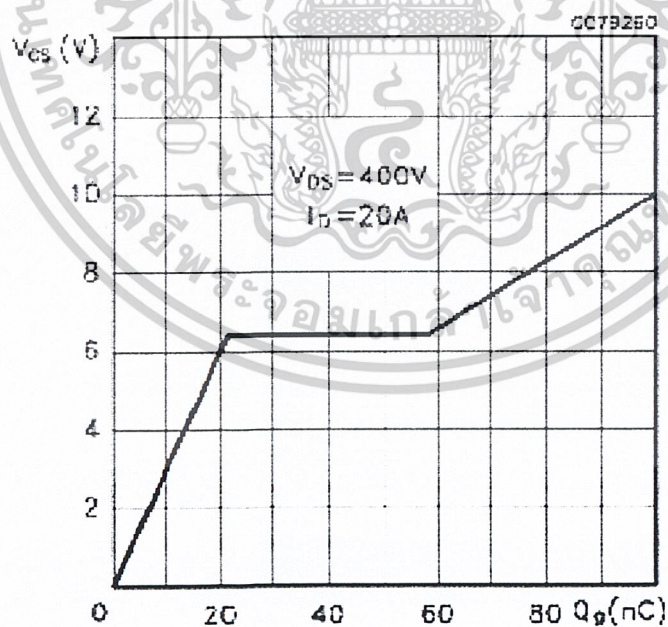
ความจุไฟฟ้าโอนย้ายกลับ $C_{rss} = C_{gd}$ ค่าความจุไฟฟ้าเหล่านี้ขึ้นอยู่กับแรงดัน V_{DS} ดังรูปที่ 2-51



รูปที่ 2-51 ค่าความจุไฟฟ้าเทียบกับแรงดัน V_{DS}

ประจุไฟฟ้าเกต Q_g ในช่วงสวิตช์เปิดวงจรความจุไฟฟ้าทางต้านอินพุตจะดูดประจุและคายประจุ การสะสมประจุไฟฟ้าที่ความจุไฟฟ้าทางอินพุต ขึ้นอยู่กับแรงดัน V_{GS} ดังรูปที่ 2-52 การสูญเสียทางสวิตช์เนื่องจากแรงดันเกตมีค่าดังนี้

$$P_G = Q_g V_{GS} f_s$$



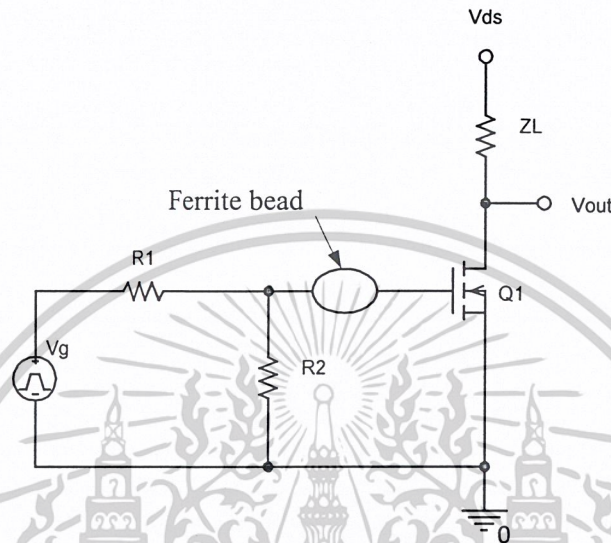
รูปที่ 2-52 ค่าความจุไฟฟ้าเกตเทียบกับแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8.5 การออกแบบวงจรขับเกท [2]

จากลักษณะสมบัติในการทำงานที่ดีของมอสเฟทกำลัง ทำให้สามารถทำงานที่ความถี่สูงมาก ๆ ในการออกแบบต้องมีข้อระวังเกี่ยวกับปัญหาการออกซิลเลท เมื่อใช้ในงานความถี่สูงๆ 2 ประการ

ประการแรกความยาวของตัวนำที่ต่อไปยังขั้วมอสเฟทจะต้องสั้นที่สุดโดยเฉพาะที่ขาเกต และถ้าไม่สามารถที่จะใช้ตัวนำที่สั้นได้จะต้องใช้เฟอร์ไรต์บีด (Ferrite Bead) หรือตัวต้านทานค่าต่ำๆ R1 ต่ออนุกรมกับขาเกตของมอสเฟท ดังรูปที่ 2-53



รูปที่ 2-53 การใช้มอสเฟทเป็นสวิตช์แบบคอมมอนซอร์ส

ประการที่สอง เนื่องจากมอสเฟทมีอินพุทอิมพีแดนซ์สูงมาก ดังนั้นแหล่งจ่ายของวงจรขับจะต้องมีค่าของอิมพีแดนซ์ที่ต่ำมากเพื่อป้องกันการป้อนกลับแบบบวก ซึ่งจะนำไปสู่การออกซิลเลทได้ ณ ในขณะที่อินพุทอิมพีแดนซ์ของมอสเฟทมีค่าสูงมากค่าอินพุทอิมพีแดนซ์จะเปลี่ยนไปตามความถี่ ดังนั้นเวลาขาขึ้น (Rise Time) และเวลาลง (Fall Time) ของมอสเฟทจึงขึ้นอยู่กับค่าอิมพีแดนซ์ของแหล่งจ่ายวงจรขับด้วย

ค่าประมาณของเวลาขาขึ้นและเวลาลงจะได้จากสมการดังต่อไปนี้

$$t_r \text{ หรือ } t_f = 2.2 R_g C_{iss} \quad (16)$$

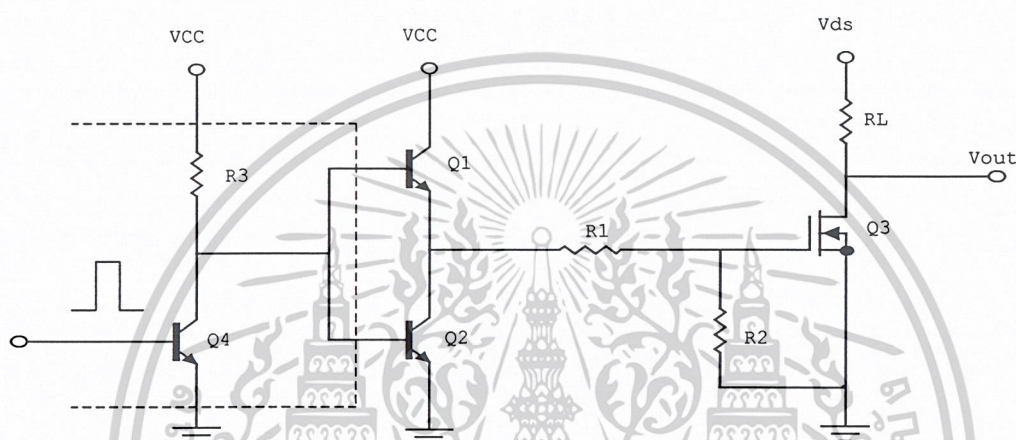
- เมื่อ
- t_r คือ เวลาขาขึ้นของมอสเฟท , nS
 - t_f คือ เวลาลงของมอสเฟท , nS
 - R_g คือ ค่าอิมพีแดนซ์ของแหล่งจ่ายวงจรขับ ,
 - C_{iss} คือ ค่าความจุไฟฟ้าทางด้านอินพุทของมอสเฟท , pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการค่าที่ได้จะต้องถ้า $R2 \gg R1$ จากระยะเยื้องที่ผ่านมาประกอบกับมอสเฟตไม่มีค่าเวลาสะสม (Storage Time) หรือเวลาหน่วง (Delay Time) ทำให้ผู้ออกแบบสามารถที่จะปรับค่าเวลาขาขึ้นและเวลาขาลงได้ ค่าความต้านทาน $R1$ ในวงจรดังรูปที่ 2-53 ใช้ในการ Turn-off มอสเฟต

2.8.5.1 การขับมอสเฟตด้วย TTL

แม้ว่าจะเป็นไปได้ที่จะขับมอสเฟตโดยตรงจากภาคเอาต์พุตของ TTL แต่ไม่แนะนำให้ใช้เนื่องจากค่าทรานซิสเตอร์ใน TTL ทำงานในบริเวณเชิงเส้นเป็นเวลานานกว่าจะอิ่มตัวทำให้มอสเฟต ไม่สามารถทำงานที่จุดที่ดีที่สุดได้



รูปที่ 2-54 การขับมอสเฟตด้วย TTL

ในการปรับปรุงการทำงานเป็นสวิตช์จะต้องเพิ่มวงจรบัฟเฟอร์เข้าไปเพื่อให้กระแสซอร์สและซิงก์ไหลได้เร็วขึ้น วงจรที่ใช้กันก็คือ Emitter-follower ชนิด Complementary ดังรูปที่ 2-54 ทรานซิสเตอร์ $Q1$ และ $Q2$ จะต้องมีความถี่สูง เพื่อที่จะจ่ายกระแสเนื่องจากผลของ Miller Effect ในขณะสวิตช์ปิดวงจรและสวิตช์เปิดวงจร จะได้สมการต่อไปนี้ซึ่งใช้ในการคำนวณค่ากระแสที่ไหลในทรานซิสเตอร์แต่ละตัว ขณะสวิตช์ปิดวงจร ($Q1$) และขณะสวิตช์เปิดวงจร ($Q2$) กระแสประจุ I_{charge} จะได้จาก

$$I_{charge} = \frac{C_{gs} V_{GS}}{t_r} \quad (17)$$

และ

$$C_{gs} = C_{iss} - C_{rss} \quad (18)$$

โดยที่ C_{gs} คือ ค่าความจุไฟฟ้าระหว่างเกตกับซอร์ส , pF

C_{iss} คือ ค่าความจุไฟฟ้าอินพุต , pF

C_{rss} คือ ค่าความจุไฟฟ้าอินช่ายกลับ , pF

V_{GS} คือ แรงดันระหว่างเกตกับซอร์ส , V

t_r คือ เวลาขาขึ้นของพัลส์อินพุต , nS

ถ้าสมมติให้ใช้ความจุไฟฟ้าระหว่างเกตกับเดรนถูกคายประจุที่เวลาเดียวกัน ดังนั้น $t_r = t_f$ กระแสคายประจุหาได้จากสมการต่อไปนี้

$$I_{dis} = \frac{C_{rss} V_{DS}}{t_s} \quad (19)$$

เมื่อ V_{DS} เป็นแรงดันระหว่างเดรนกับซอร์ส (V) ในการคำนวณหา กำลังไฟฟ้าสั่นเปลี่ยนที่ทรานซิสเตอร์ ใช้สูตรดังนี้

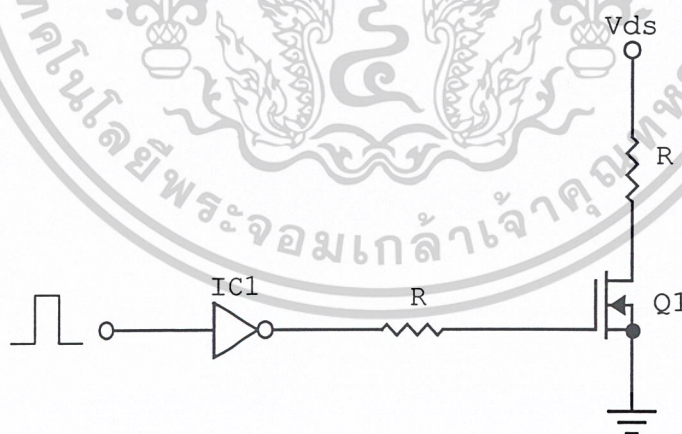
$$P = V_{CE} I_{C_r} f \quad (20)$$

เมื่อ V_{CE} คือ แรงดันระหว่างคอลเลคเตอร์กับอิมิตเตอร์ขณะอิมิตัว , V

I_C คือ กระแสคอลเลคเตอร์ , A

f คือ ความถี่ในการสวิตชิง , kHz

ในการจับมอสเฟตอีกวิธีหนึ่งที่ใช้แทนทรานซิสเตอร์คือใช้ IC พิเศษที่สามารถจ่ายกระแสได้สูง ดังรูปที่ 2-55



รูปที่ 2-55 การใช้ IC จ่ายกระแสได้สูงต่อระหว่าง TTL กับมอสเฟต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8.5.2 การขับมอสเฟตด้วย CMOS

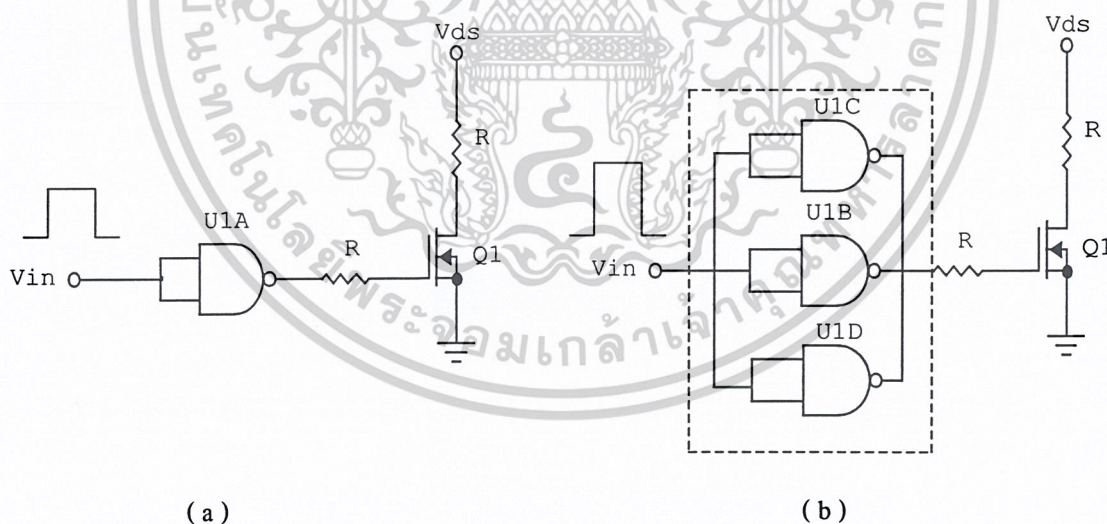
ด้วยเหตุที่มอสเฟตมีค่าอินพุตอิมพีแดนซ์สูง ทำให้สามารถใช้ CMOS มาขับได้โดยตรงดังรูปที่ 2-56 ซึ่งจะได้เวลาขาขึ้นและเวลาขาลงประมาณ 60 nS ในการลดช่วงเวลาการสวิตช์ต้องใช้กับบัฟเฟอร์ชนิด Emitter-follower ดังรูปที่ 2-56 หรือใช้ CMOS ที่ขนานกันมากกว่า 1 ชุด ดังรูปที่ 2-56 (b)

2.8.5.3 การขับมอสเฟตด้วยออปแอมป์

มอสเฟตจะสามารถถูกขับได้โดยตรงจากภาคเอาต์พุตของออปแอมป์ ซึ่งเป็นออปแอมป์กำลังที่สามารถจ่ายกระแสได้สูง แต่อย่างไรก็ตามมีขีดจำกัด คือ ออปแอมป์กำลังมีค่าสlew rate ทำให้แบนด์วิดท์ในการทำงานน้อยกว่า 25 kHz ในการทำให้ค่าแบนด์วิดท์และสlew rate ดีขึ้นเพื่อใช้ขับมอสเฟตได้นั้นจะต้องใช้บัฟเฟอร์ชนิด Emitter-follower วงจรขับที่ใช้ออปแอมป์ทั่วไปแสดงดังรูปที่ 2-57

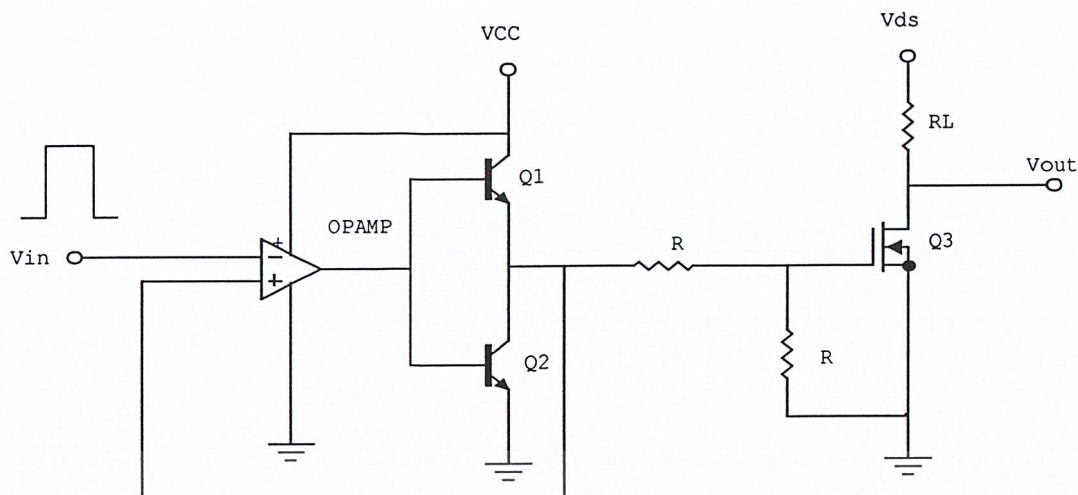
2.8.5.4 วงจรขับที่ไม่ได้อ้างอิงกับกราวด์

ในการขับให้มอสเฟตทำงานจนอิ่มตัวนั้น จะต้องมีแรงดันคร่อมระหว่างซอร์สกับกราวด์และวงจรถูกต้องระหว่างเกทกับกราวด์ทำให้แรงดันระหว่างเกทกับซอร์สลดลงในขณะที่ทำการ Turn-on จากเหตุผลดังกล่าว ทำให้ต้องใช้วงจรขับเกทที่อ้างอิงกับซอร์สซึ่งมีอยู่ 3 วิธีพื้นฐานที่จะทำให้วงจรขับเกทลอยจากกราวด์ได้ดังรูป



รูปที่ 2-56 a) การขับมอสเฟตด้วย CMOS

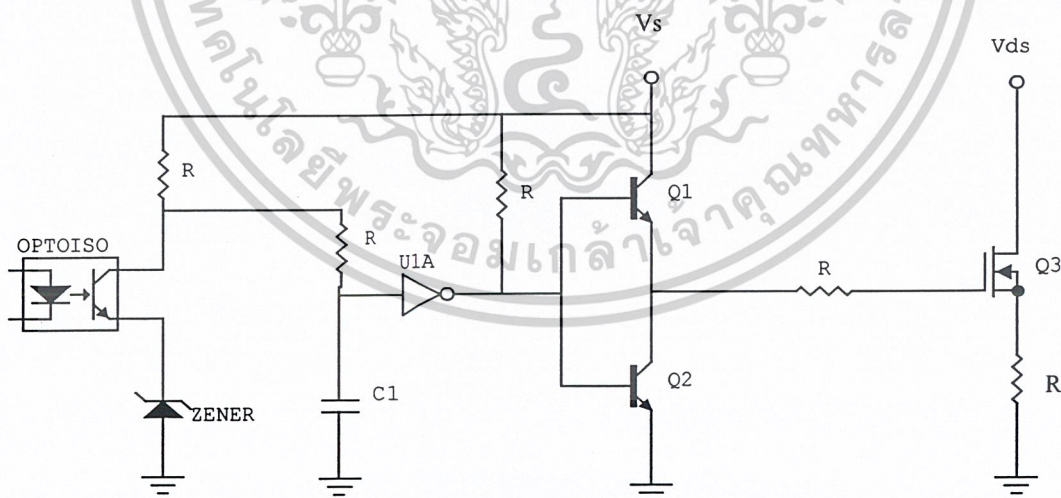
b) การใช้ CMOS ขนานกันเพื่อจ่ายกระแสเกตได้สูงขึ้น



รูปที่ 2-57 การขับมอสเฟตด้วยออปแอมป์

1. โดยการใช้ Opto coupler
2. โดยใช้หม้อแปลงความถี่
3. โดยใช้ดีซี-ดีซี คอนเวอร์เตอร์ที่มีหม้อแปลงแยกกันทางไฟฟ้า

Opto Coupler ใช้ในการแยกการวัดระหว่างซอร์สกับทางด้านอินพุตของ Opto Coupler ออกจากกัน Opto Coupler Gate (ที่เข้ากันได้กับ TTL) จะมีเวลาหน่วง 50 ns เวลาขึ้นและเวลาขาลง 25 ns ทำให้ใช้งานที่ความถี่เป็นเมกะเฮิรตซ์ได้แต่จะต้องมีวงจรขยายที่ภาคเอาต์พุต ดังรูปที่ 2-58

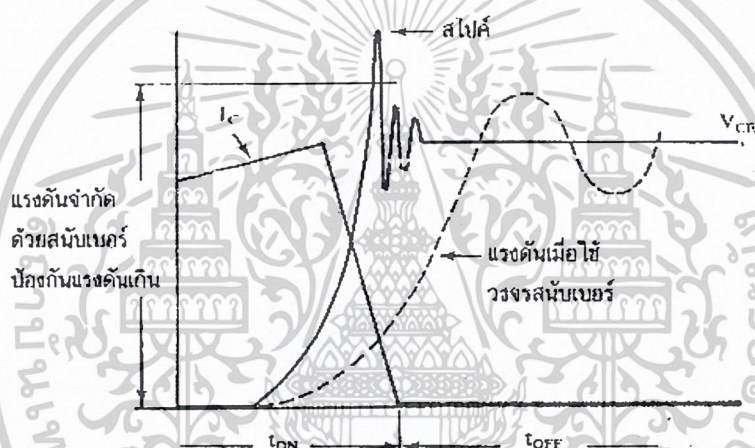


รูปที่ 2-58 การขับเกทโดยใช้ Opto Coupler

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.9 วงจร snubber

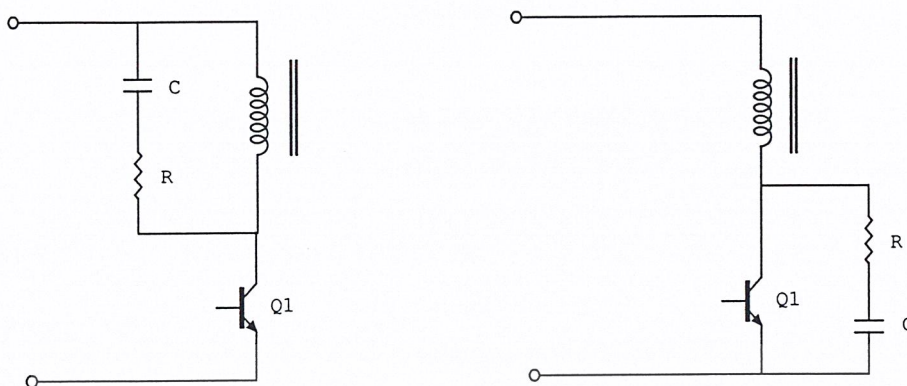
วงจร snubber (Snubber Network) เป็นส่วนจำเป็นและต้องใช้ควบคู่ไปกับการใช้งาน อุปกรณ์สวิตช์เพื่อลดการเกิดกำลังงานสูญเสีย และป้องกันการเสียหายที่อาจจะเกิดขึ้นกับอุปกรณ์สวิตช์ ในวงจร ขณะทำงานปกติวงจร snubber อาจแบ่งได้ 2 ลักษณะ คือ วงจร snubber ช่วยหยุดนำกระแส (Turn-off Snubber) และวงจร snubber ป้องกันแรงดันเกิน (Clamp Snubber) การใช้ อุปกรณ์สวิตช์ เป็นสวิตช์ในวงจรจะพบกับปัญหาสำคัญอยู่ 2 ประการ คือ การเกิดกำลังสูญเสียช่วงหยุดนำกระแสเนื่องจากแรงดันตกคร่อมที่เพิ่มขึ้นอย่างรวดเร็วและยังคงมีกระแสไหลอยู่ และเกิดการสปีก (Spike) ซึ่งเป็นลักษณะการพุ่งขึ้นเกินกว่าค่าแรงดันปกติเมื่ออุปกรณ์สวิตช์เริ่มหยุดนำกระแส แรงดันสปีกจะเกิดขึ้นเนื่องจากค่าความเหนี่ยวนำแฝงในการเดินสายไฟของวงจรและค่าความเหนี่ยวนำแฝงในหม้อแปลงสวิตช์ หรือ ไข้ค



รูปที่ 2-59 แสดงลักษณะของกระแสและแรงดันเมื่อเริ่มหยุดนำกระแสของอุปกรณ์สวิตช์

2.9.1 วงจร snubber ช่วยหยุดนำกระแส

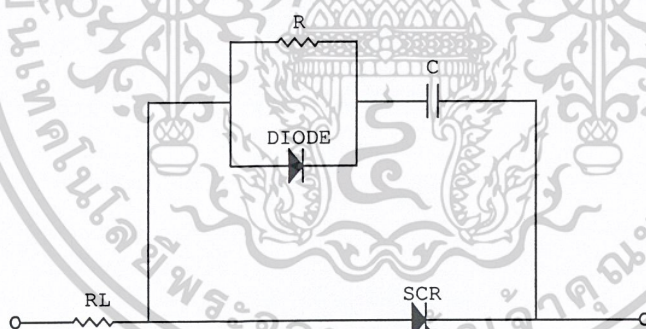
วงจร snubber ช่วยหยุดนำกระแสจะช่วยหน่วงการเพิ่มขึ้นของแรงดันตกคร่อมอุปกรณ์สวิตช์เมื่อเริ่มหยุดนำกระแสให้เพิ่มขึ้นอย่างช้า ๆ ในขณะที่กระแสไหลผ่านอุปกรณ์สวิตช์ยังมีค่ามาก (เส้นประ ในรูปที่ 2-59 ทำให้เกิดการสูญเสียของอุปกรณ์สวิตช์ในช่วงนี้ลดน้อยลงได้ การต่อวงจร snubber ช่วยหยุดนำกระแสที่นิยมใช้อาจทำได้ดังรูปที่ 2-60



รูปที่ 2-60 แสดงลักษณะการต่อวงจร RC Snubber

2.9.2 วงจรสับเบอร์ป้องกันแรงดันเกิน

การเกิดสไปค์ขณะอุปกรณ์สวิตช์เริ่มหยุดนำกระแสอาจทำให้เกิดการพังเสียหายขึ้นกับอุปกรณ์สวิตช์ซึ่งได้ เนื่องจากสไปค์จะทำให้แรงดันตกคร่อมตัวมันมีค่าสูงมากขณะมีกระแสไหล มีผลให้อุปกรณ์สวิตช์ทำงานเกินกำลังจากพิสัยปลอดภัยของตัวมัน วงจรสับเบอร์ป้องกันแรงดันเกินจะช่วยลดแรงดัน สไปค์ที่เกิดขึ้น ไม่ให้มีค่าเกินพิสัยปลอดภัยของอุปกรณ์สวิตช์ การต่อสับเบอร์ป้องกันแรงดันเกินที่นิยมใช้โดยทั่วไปอาจทำได้ดังรูปที่ 2-61



รูปที่ 2-61 แสดงลักษณะการต่อวงจร RC Snubber อย่างง่าย

จากวงจรค่าเวลาคงที่เนื่องจากค่า R_L และ C ซึ่งจะเป็นตัวพิจารณาอัตราการเพิ่มของแรงดันขณะหยุดจ่ายแรงดันให้กับอุปกรณ์สวิตช์ โดยที่ R_L คือค่าความต้านทานโหลดต่ำสุด ไม่ว่าจะเป็นหลอดไฟหรือขดลวดความร้อน (คัดคำนวณ R_L ขณะที่ขดลวดเย็นตัว) ขดลวดความต้านทานของมอเตอร์หรือความต้านทานของขดไหมรีของหม้อแปลง โดยมีค่าความต้านทาน R ไว้คอยจำกัดกระแสที่ไหลผ่านอุปกรณ์สวิตช์ซึ่งขณะนำกระแส โดยการดิสชาร์จผ่าน C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับไดโอด จะเป็นตัววัดวงจรค่าความต้านทาน R ในจังหวะแรงดันที่จ่ายให้กับอุปกรณ์สวิตซ์ซึ่งมีค่าเพิ่มขึ้น อาจเป็นจังหวะที่หยุดจ่ายแรงดันทันทีหรือแรงดันที่มีอัตราเพิ่มขึ้นในปริมาณสูงในระยะเวลาสั้นจากผลกระทบต่อโหลดภายนอก แต่ไดโอดนี้ก็สามารถจะละออกไปได้หากค่าความต้านทาน R มีค่าน้อยกว่าหรือเท่ากับค่าความต้านทานของโหลด R_L สำหรับวงจรที่ใช้ไตรแอกเป็นอุปกรณ์สวิตซ์ไดโอด (D) ก็จำเป็นจะต้องเปลี่ยนให้เป็นแบบบริดจ์เสียก่อน

ค่าตัวเก็บประจุสามารถคำนวณได้จากสูตร

$$C = \frac{I_{P(PK)} * T_{off}}{2V_{in(max)}} \quad (21)$$

สำหรับค่าความต้านทาน R สามารถคำนวณได้จาก

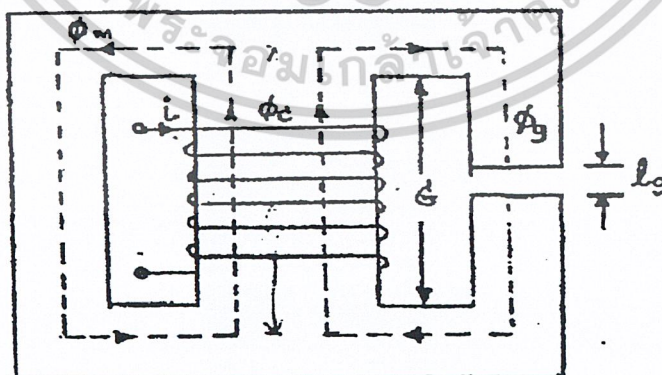
$$R = T_{on} / (2 * 3C) \quad (22)$$

$$P_o = C * (2V_{in})^2 / 2T \quad (23)$$

เมื่อ $L_P (PK)$ คือ กระแสไหลสูงสุดที่ไหลผ่านมอสเฟต
 T_{off}, T_{on} คือ ค่าพารามิเตอร์ของมอสเฟต (เปิดจากData sheet)
 T คือ คาบเวลาที่มอสเฟตทำงาน = $1/f_{สวิตซ์}$

คำนวณการเลือกใช้ไดโอดให้ใช้พิกัดเดียวกับอุปกรณ์สวิตซ์ แต่ควรเพื่อให้อัตราทนได้ของกระแสสูงสุดสูงกว่า I_L ประมาณ 2-3 เท่า เพราะว่าไดโอดจะนำ กระแสไปในชั่วระยะเวลาสั้น ๆ ขณะที่อุปกรณ์สวิตซ์หยุดทำงานอาจเกิดความเสียหายได้หากเกิดความเครียดที่รอยต่อมากเกินไป

2.10. การออกแบบตัวเหนี่ยวนำ



รูปที่ 2-59 การออกแบบตัวเหนี่ยวนำ

$$R_c = \frac{l_c}{\mu_c s_c} = \frac{1}{p_c} \quad (24)$$

$$R_m = \frac{l_m}{\mu_m S_m} = \frac{1}{P_m} \quad (25)$$

$$R_g = \frac{l_g}{\mu_g S_g} = \frac{1}{P_g} \quad (26)$$

ในการออกแบบตัวเหนี่ยวนำ (Inductor Desing) สิ่งที่ต้องคำนึงในการออกแบบก็คือ การเลือกอุปกรณ์

1. ชนิด ลักษณะโครงสร้างและขนาดของแกนแม่เหล็ก
2. ชนิด รูปร่างขนาดและจำนวนรอบที่ใช้ในการพันของลวดตัวนำ
3. ชนิดและลักษณะของฉนวน
4. ลักษณะโครงสร้างของ Case ตลอดจนการระบายความร้อน
5. คุณสมบัติทางไฟฟ้าและเชิงกลอื่นๆ

ข้อกำหนด

1. ค่าความเหนี่ยวนำ
2. ขนาดและรูปร่างรวมทั้งความถี่ของกระแสและแรงดัน
3. กำลังสูญเสียประสิทธิภาพหรืออุณหภูมิเพิ่ม (T_{rise})
4. คุณสมบัติทางไฟฟ้าและเชิงกลอื่นๆ

การออกแบบโดยวิธีคำนวณค่า Core Geomeytry Kg Approach

วิธีนี้เป็นการออกแบบที่ใช้กำลังการสูญเสียของลวดทองแดง (P_{cu})

$$N = \frac{L \cdot I_{peak}}{B_{max} \cdot S} \quad (27)$$

$$A_w = \frac{k \cdot w}{N} \quad (28)$$

$$I = N \cdot t \quad (29)$$

$$R_w = p \cdot l / A_w \quad (30)$$

$$R_w = p \cdot N^2 \cdot t / k \cdot W \quad (31)$$

$$P_{cu} = I_{rms}^2 \cdot R_w \quad (32)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่าตัวแปรต่างๆให้อยู่ในรูป P_{cu}

$$P_{cu} = I_{rms}^2 \cdot \frac{\rho L^2 I_{peak}^2}{B_{max}^2 S^2} \frac{t}{k W} \quad (33)$$

จัดกลุ่มตัวแปรใหม่

$$K_g = \frac{W S^2}{t} = \frac{4 \rho \cdot [(1/2)(L I_{rms}^2)] [(1/2)(L I_{peak}^2)]}{k B_{max}^2 P_{cu}} \quad (34)$$

ถ้า $I_{peak} = I_{rms}$

$$K_g = \frac{W S^2}{t} = \frac{4 \rho (E_{peak})^2}{k B_{max}^2 P_{cu}} \quad \text{เมื่อ } E_{peak} = (1/2)(L I_{peak}^2) \quad (35)$$

ขั้นตอนในการออกแบบโดยวิธี K_g Approach

1. จากข้อกำหนดและขีดจำกัดคำนวณค่า K_g
2. เลือกขนาดของแกนให้มีค่าใหญ่กว่า K_g ที่คำนวณได้จากข้อ 1
3. คำนวณหาจำนวนรอบของขดลวดเหนี่ยวนำ (N)
4. คำนวณหาขนาดของขดลวดตัวนำ (A_w)
5. เลือกเบอร์ของลวดทองแดงให้มี A_w มากกว่า A_w ที่ได้จากค่าคำนวณในข้อ 4 โดยเลือกครีสมิของขดลวดทองแดงที่เล็กกว่าความลึกผิวของทองแดง (skin depth) ที่ความถี่สูงสุดที่ใช้งานโดยที่ $\delta (m) = \sqrt{2\rho/\mu\omega}$
6. คำนวณหาขนาดของช่องว่างของอากาศ (Air Gap) $l_g = N^2 \cdot \mu_0 \cdot S/L$ หรือค่า μ ของแกน
7. คำนวณหาค่าของ Fringing Flux Correction Factor (F) $= 1 + (1/\sqrt{S})(\ln(2G/l_g))$ อันเนื่องมาจากผลของฟลักซ์ ที่ขอบทำให้พื้นที่หน้าตัดของช่องว่างอากาศมีค่าเพิ่มขึ้น
8. ปรับลด l_g จนได้ค่า L ตามต้องการ

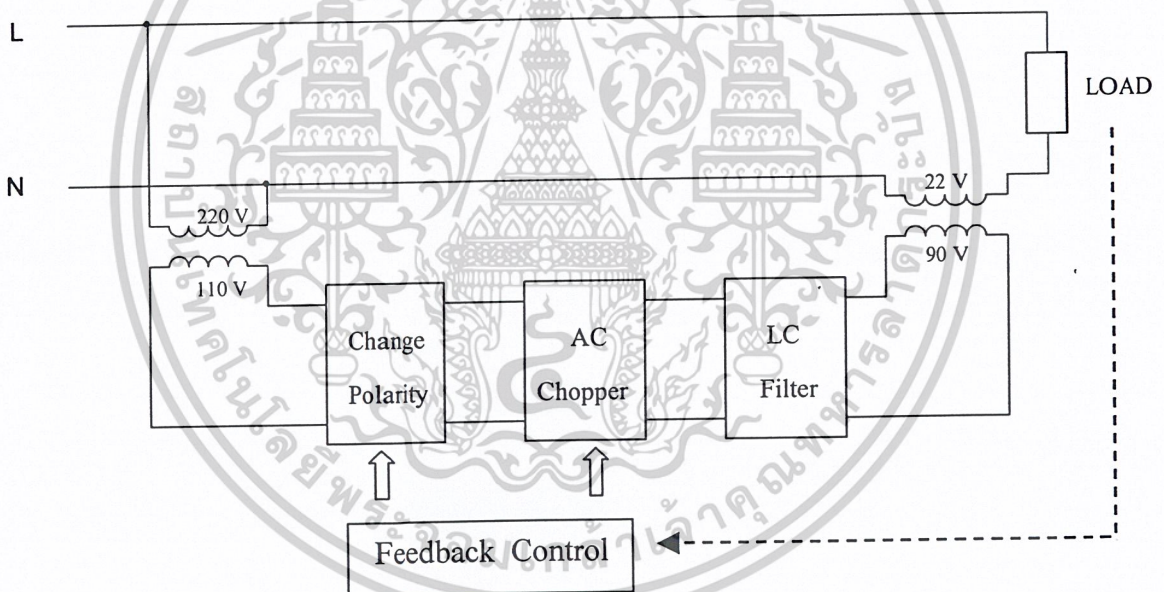
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

หลักการทำงานและการออกแบบวงจร

3.1 บทนำ

ในบทนี้จะเป็นการอธิบายการทำงานในส่วนต่างๆ ของวงจรโดยจะเป็นการอธิบายหลักการทำงาน และเสนอแนวคิดในการออกแบบเพื่อให้ได้มาซึ่งการควบคุมที่ต้องการ โดยจะเริ่มจากการสร้างสัญญาณ สี่เหลี่ยมความถี่ 20 กิโลเฮิร์ตที่สามารถปรับความถี่ได้ แล้วทำการนำสัญญาณนี้ไปทำให้เป็นสัญญาณ 2 สัญญาณที่มีเฟสตรงข้ามกัน และมีช่วงเวลาตายของสัญญาณ (Dead Time) ซึ่งกันและกันก่อนที่จะนำ สัญญาณที่ได้ไปรวมกับสัญญาณสี่เหลี่ยมความถี่ 50 เฮิร์ต ที่มีเฟสตรงกันกับแหล่งจ่ายจากการไฟฟ้าเพื่อให้ได้เอาต์พุตออกมาและนำเอาต์พุตนี้ไปเข้าวงจรขับเคลื่อน และแยกกราวด์เพื่อนำไปส่งให้มอเตอร์ทำงาน จ่ายแรงดันให้กับหม้อแปลงชดเชยต่อไป และหม้อแปลงชดเชยจะทำหน้าที่ในการควบคุมให้แรงดันโหลด มีค่าตามที่ต้องการ วงจรโดยรวมมีบล็อกการทำงานดังรูปที่ 3-1



รูปที่ 3-1 บล็อกการทำงานของวงจร

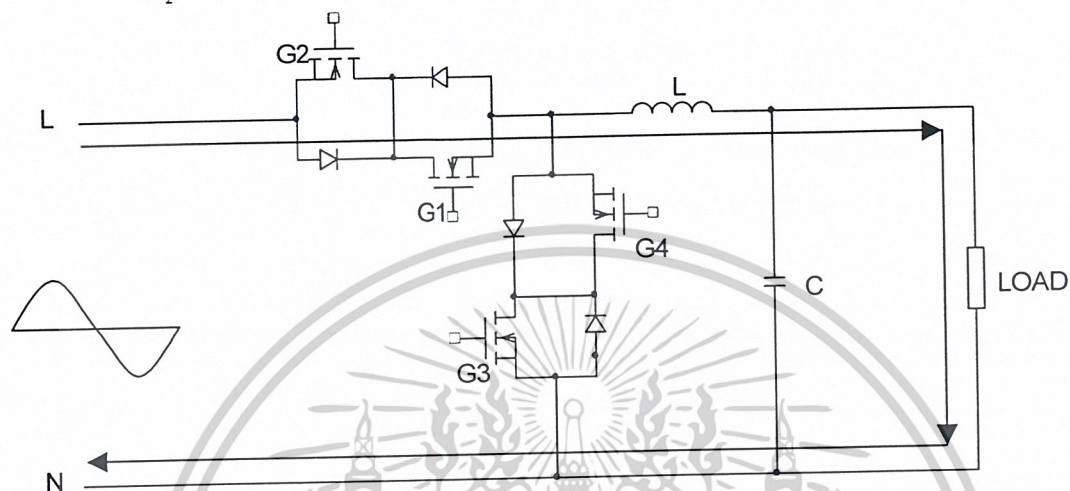
โดยการทำงานจะแยกอธิบายเป็น 2 ส่วนคือ ส่วนวงจรกำลังและส่วนวงจรควบคุมโดยเริ่มจากส่วน วงจรกำลังก่อนดังนี้

3.2.1.1 Active Mode

ในโหมดการทำงานนี้จะเป็นการทำงานเพื่อจ่ายพลังงานให้กับโหลดโดยจะจ่ายพลังงานทั้งในช่วงแรงดันเป็นบวกและแรงดันเป็นลบ ดังนั้นในโหมดนี้จะให้สวิตช์ G_1 และสวิตช์ G_2 มีการทำงานดังนี้

- เมื่อ V_s เป็นบวกและ $I_L > 0$

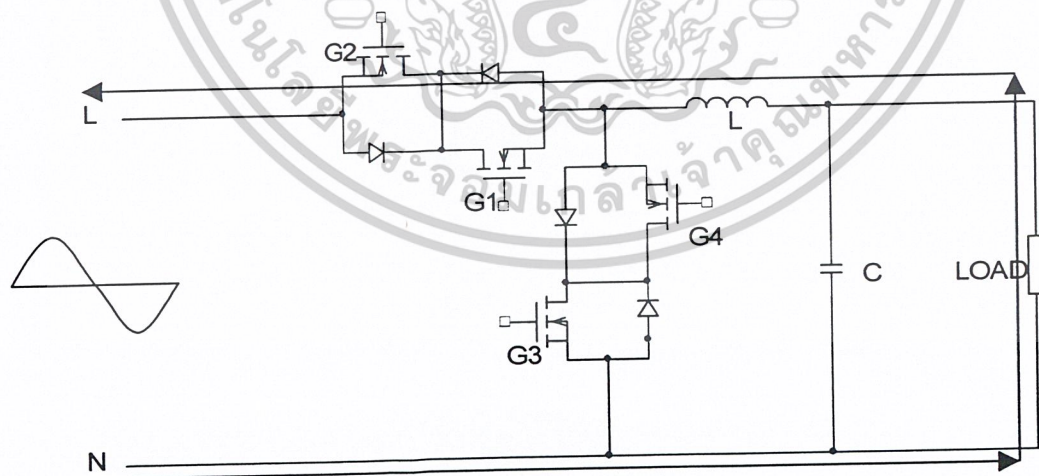
จะทำให้สวิตช์ G_1 ทำงานเพื่อจ่ายพลังงานให้ทางด้านโหลด โดยกระแสจะไหลผ่าน G_1 และไดโอดที่คร่อม G_2



รูปที่ 3-3 การทำงานของมอสเฟตเมื่อ V_s เป็นบวกและ $I_L > 0$

- เมื่อ V_s เป็นลบและ $I_L < 0$

จะทำให้สวิตช์ G_2 ทำงานเพื่อจ่ายพลังงานให้ทางด้านโหลด โดยกระแสจะไหลผ่าน G_2 และไดโอดที่คร่อม G_1



รูปที่ 3-4 การทำงานของมอสเฟตเมื่อ V_s เป็นลบและ $I_L < 0$

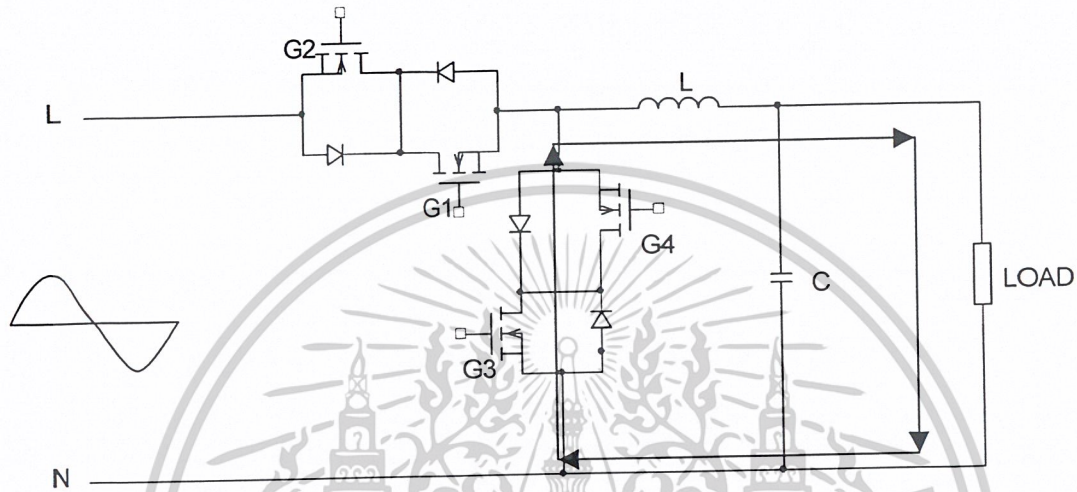
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.1.2 Freewheeling Mode

ในโหมดนี้จะมีการทำงานในช่วงเวลาที่ตรงกันข้ามกับ Active Mode โดยในโหมดนี้จะทำให้พลังงานที่สะสมในขดลวดเกิดการคายพลังงานไปทางด้านโหลดต่อเนื่องจากช่วง Active Mode ดังนั้นในโหมดนี้จะให้สวิตช์ G_3 และสวิตช์ G_4 มีการทำงานดังนี้

- เมื่อ $I_L > 0$

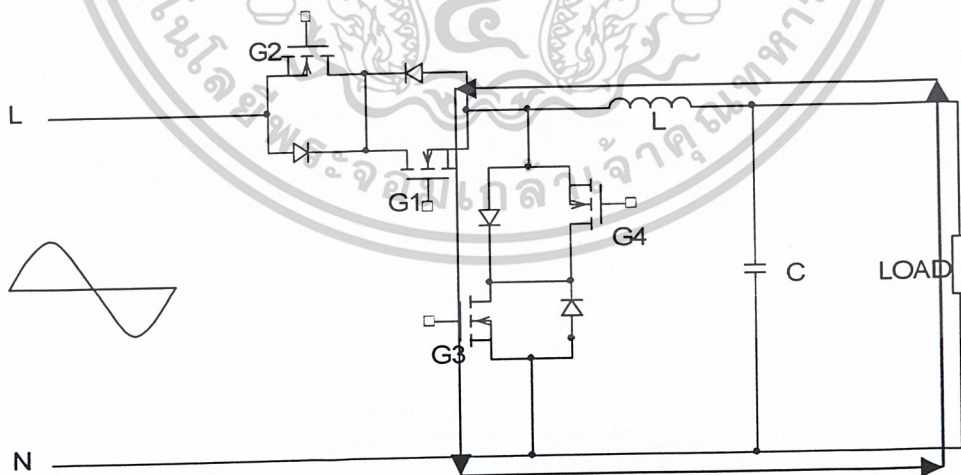
จะจัดให้สวิตช์ G_4 ทำงานเพื่อทำให้เกิดการครบรูปกระแสและกระแสยังคงไหลไปในทิศทางเดิมอย่างต่อเนื่องผ่านทางด้านเอาต์พุตและกลับมาครบรูปโดยผ่านไดโอดที่คร่อมสวิตช์ G_3 และสวิตช์ G_4



รูปที่ 3-5 การทำงานของมอสเฟตเมื่อ $I_L > 0$

- เมื่อ $I_L < 0$

จะจัดให้สวิตช์ G_3 ทำงานเพื่อทำให้เกิดการครบรูปกระแสและกระแสยังคงไหลไปในทิศทางเดิมอย่างต่อเนื่องผ่านทางด้านเอาต์พุตและกลับมาครบรูปโดยผ่านไดโอดที่คร่อมสวิตช์ G_4 และสวิตช์ G_3



รูปที่ 3-6 การทำงานของมอสเฟตเมื่อ $I_L < 0$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

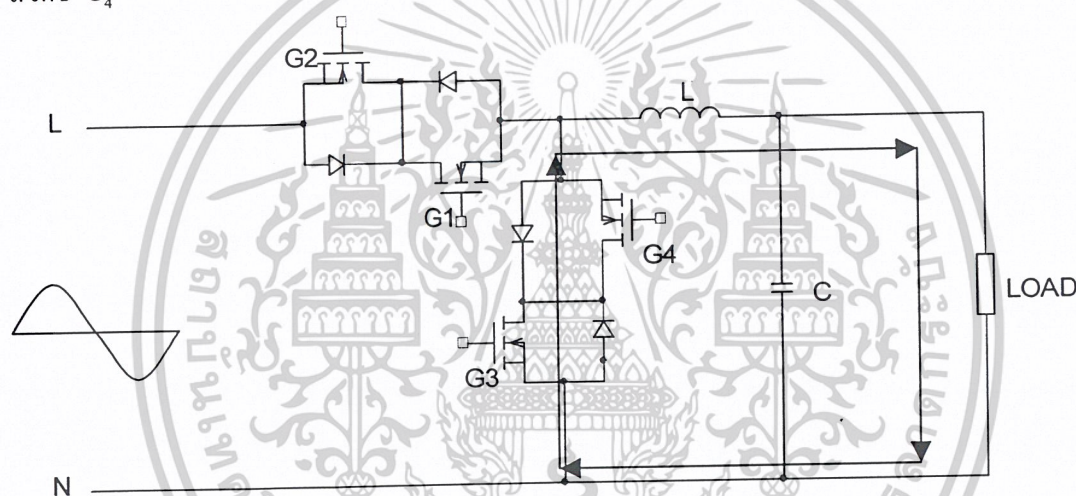
3.2.1.3 Bypass Mode

เนื่องจากถ้าโหลดมีค่าความเป็นตัวเหนี่ยวนำ ซึ่งจะส่งผลให้กระแสอาจจะล้าหลังแรงดัน ดังนั้น เราจึงจำเป็นต้องสร้างเส้นทางไหลของกระแสไว้ล่วงหน้าเพื่อป้องกันการเกิด Spike ในวงจรอันเนื่องมาจากการทำงานของสวิตช์ ดังนั้นกระแสจะสามารถไหลผ่านไปได้ทั้งทางอินพุต และเอาต์พุตโดยขึ้นอยู่กับทิศทางกระแสของตัวเหนี่ยวนำ โดยในโหมดนี้จะให้สวิตช์ทำงานเพิ่มอีกทีละ 2 ตัว และจะทำงานในช่วงเวลา Dead Time ของสวิตช์ G_1 กับสวิตช์ G_3 และสวิตช์ G_2 กับ สวิตช์ G_4 ซึ่งมีการอธิบายดังนี้ (พิจารณาในช่วง Dead Time ข้างต้นที่กล่าวมาแล้ว)

- เมื่อ V_s เป็นบวก

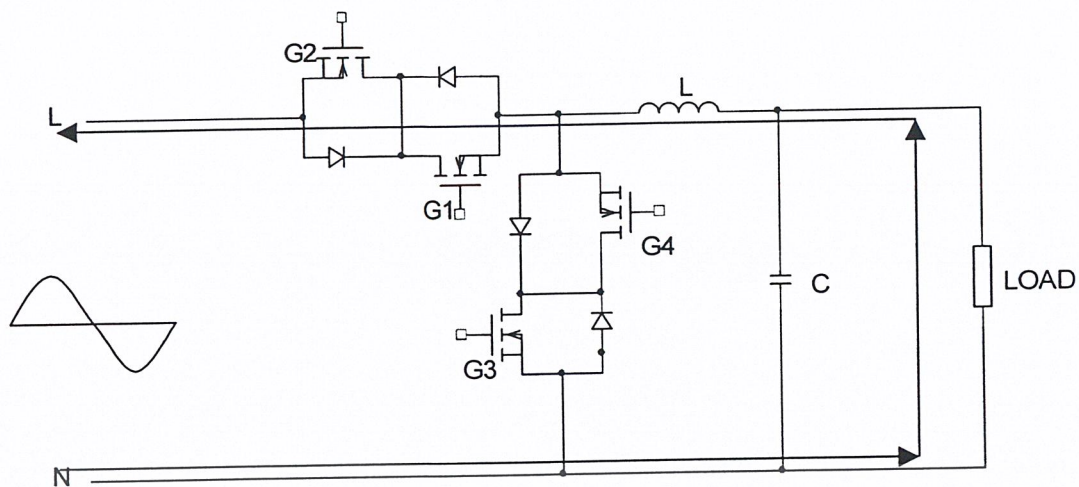
เราจะให้สวิตช์ G_2 และสวิตช์ G_4 ทำงานค้างไว้ตลอดช่วงที่ V_s เป็นบวก เพราะในช่วง Dead Time ของสวิตช์ G_1 และสวิตช์ G_3

ถ้ากระแส I_L เป็นบวก : กระแสไหลผ่านทางด้านเอาต์พุตโดยผ่านไดโอดที่ล้อมสวิตช์ G_3 และสวิตช์ G_4



รูปที่ 3-7 การทำงานของมอสเฟตเมื่อ V_s เป็นบวกและ I_L เป็นบวก

ถ้ากระแส I_L เป็นลบ : กระแสไหลผ่านทางด้านอินพุตโดยผ่านไดโอดที่ล้อมสวิตช์ G_1 และสวิตช์ G_2

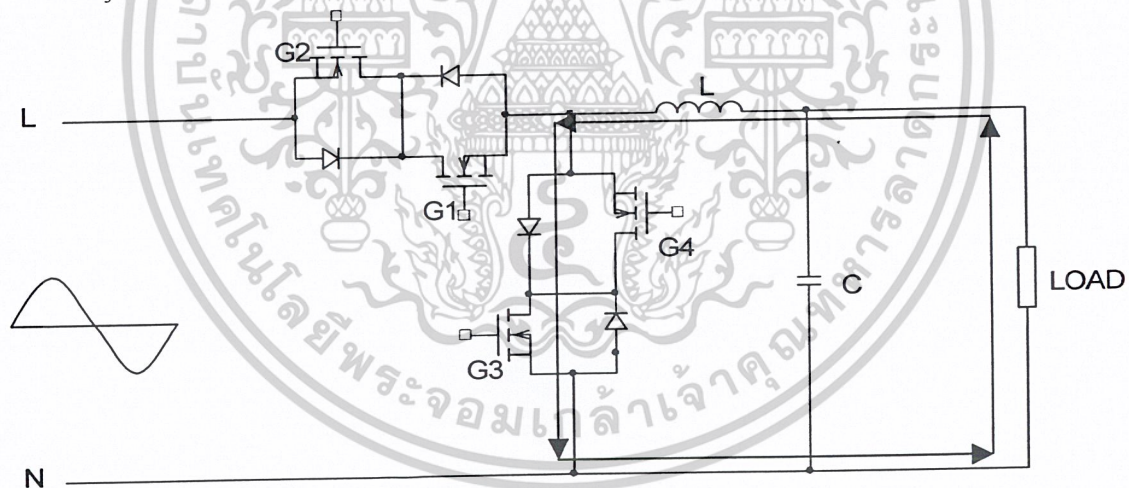


รูปที่ 3-8 การทำงานของมอสเฟตเมื่อ V_s เป็นบวกและ I_L เป็นลบ

- เมื่อ V_s เป็นลบ

เราจะให้สวิตช์ G_1 และสวิตช์ G_3 ทำงานค้างไว้ตลอดช่วงที่ V_s เป็นลบ เพราะขณะช่วง Dead time ของสวิตช์ G_2 และสวิตช์ G_4

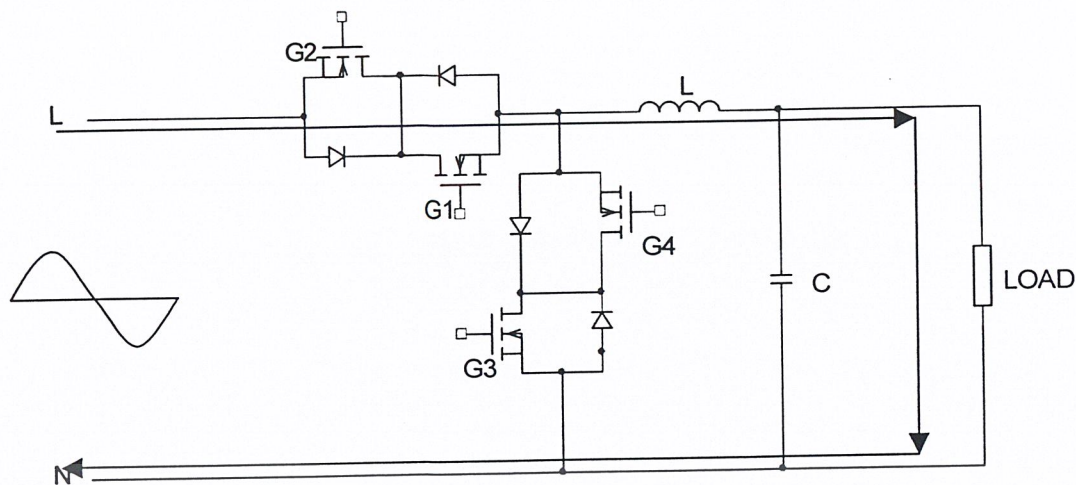
ถ้ากระแส I_L เป็นบวก : กระแสไหลผ่านทางด้านเอาต์พุตโดยผ่านไดโอดที่คร่อมสวิตช์ G_4 และสวิตช์ G_3



รูปที่ 3-9 การทำงานของมอสเฟตเมื่อ V_s เป็นลบและ I_L เป็นบวก

ถ้ากระแส I_L เป็นลบ : กระแสไหลผ่านทางด้านอินพุตโดยผ่านไดโอดที่คร่อมสวิตช์ G_2 และสวิตช์ G_1

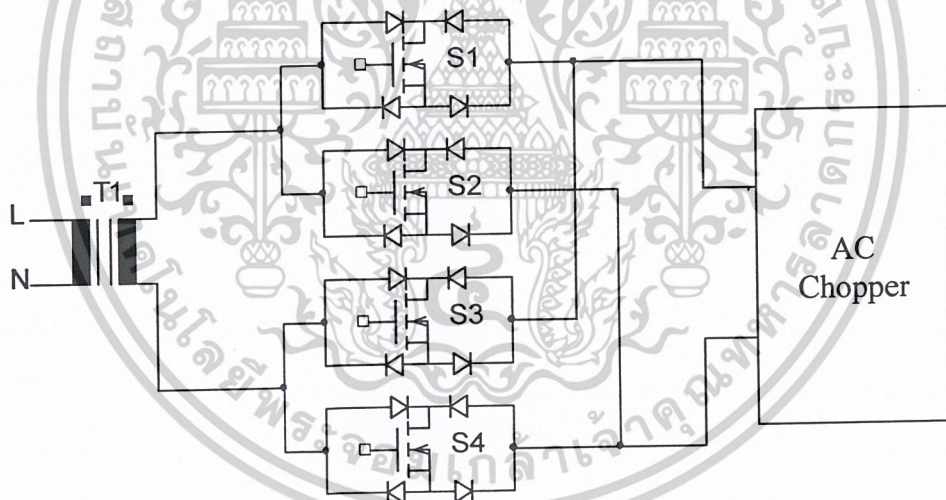
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3-10 การทำงานของมอสเฟตเมื่อ V_s เป็นลบและ I_L เป็นลบ

3.2.2 การทำงานของชุดกลับขั้ว (Change Polarity)

สำหรับวงจรสวิตช์กำลังได้มีการต่อใช้งานในแบบของวงจรสวิตช์กำลังร่วมกับอัลตราฟาสไดโอด โดยใช้มอสเฟตกำลังเป็นอุปกรณ์สวิตช์ดังรูป

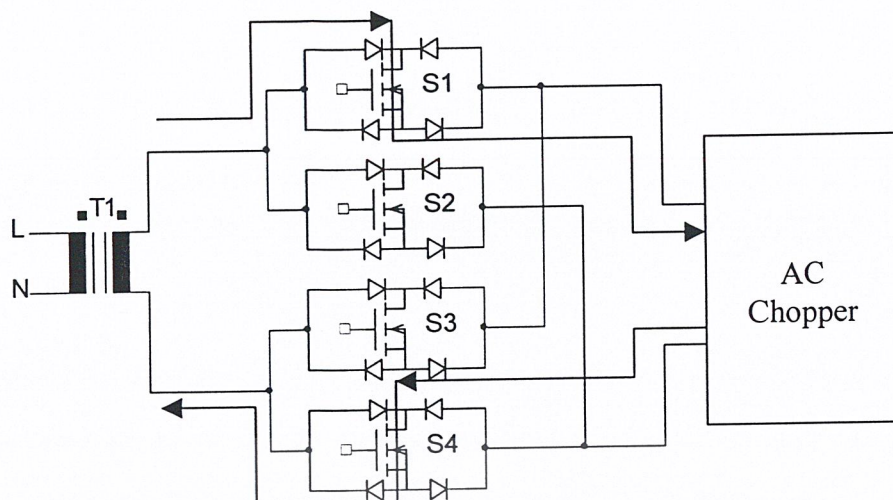


รูปที่ 3-11 ชุดวงจรสวิตช์กำลังกลับขั้วเสริมและหักล้างแรงดัน

3.2.2.1 การทำงานสถานะเสริมแรงดัน

เมื่อแรงดันทางด้านอินพุตตกชุดคอนโทรลจะสั่งให้สวิตช์ S_1 และ S_4 ทำงานกระแสะจะไหลผ่านไดโอดและสวิตช์ S_1 เข้าชุด เอชซีขอบเปอร์ไปเสริมแรงดันให้กับโหลด

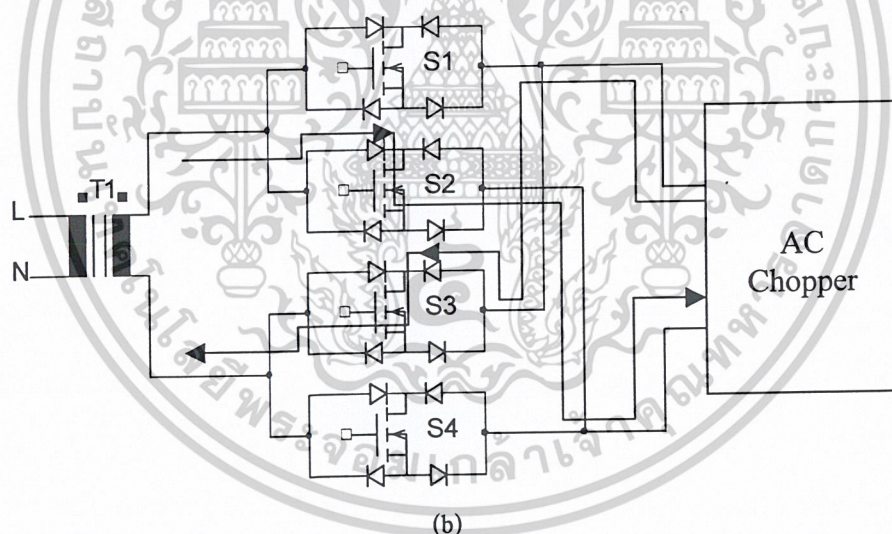
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3-12 การทำงานวงจรสวิตช์กำลังเพื่อเสริมแรงดัน

3.2.2.2 การทำงานสภาวะเสริมแรงดัน

เมื่อแรงดันทางด้านอินพุตเกินจุดคอนโทรลจะสั่งให้สวิตช์ S_2 และ S_3 ทำงานกระแสจะไหลผ่านไดโอดและสวิตช์ S_3 เข้าสู่ชอปเปอร์ไปหักแรงดันให้กับโหลด



รูปที่ 3-13 การทำงานวงจรสวิตช์กำลังเพื่อหักล้างแรงดัน

3.3 ส่วนวงจรควบคุม

ในส่วนของวงจรควบคุมจะแยกอธิบายเป็นวงจรต่าง ๆ ดังนี้

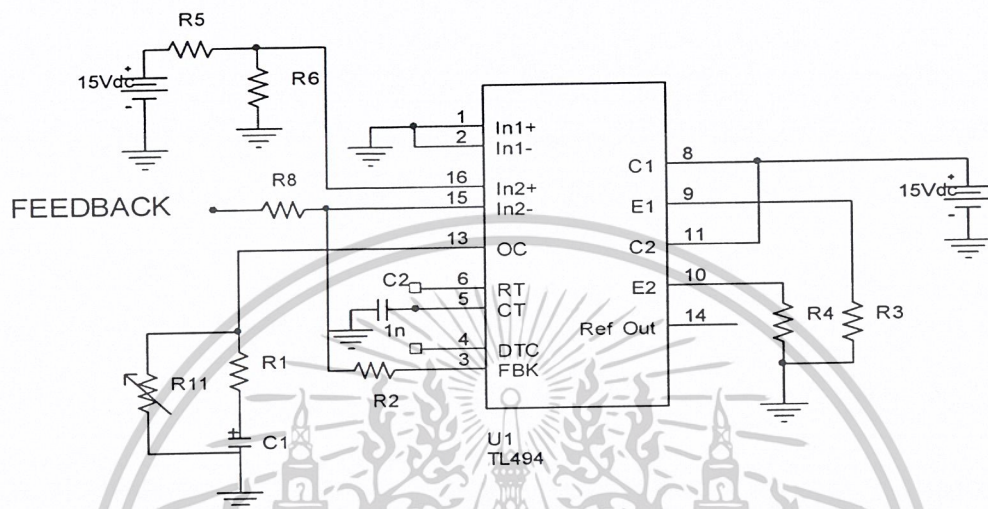
3.3.1 วงจรสร้างสัญญาณสี่เหลี่ยมความถี่ 20 HKz ที่สามารถปรับ Duty cycle ได้

เนื่องจากสัญญาณในส่วนนี้ต้องการสัญญาณสี่เหลี่ยม (Square wave) ที่มีความถี่ 20 kHz และสามารถปรับ Duty cycle ได้ จึงเริ่มจากแนวคิดที่ง่ายที่สุดนั่น คือ การนำสัญญาณฟันเลื่อย (Sawtooth) ที่มีความชันคงที่มาเปรียบเทียบกับแรงดันไฟตรง โดยส่วนของสัญญาณฟันเลื่อยนั้น ถ้าใช้วงจรอินทิเกรเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

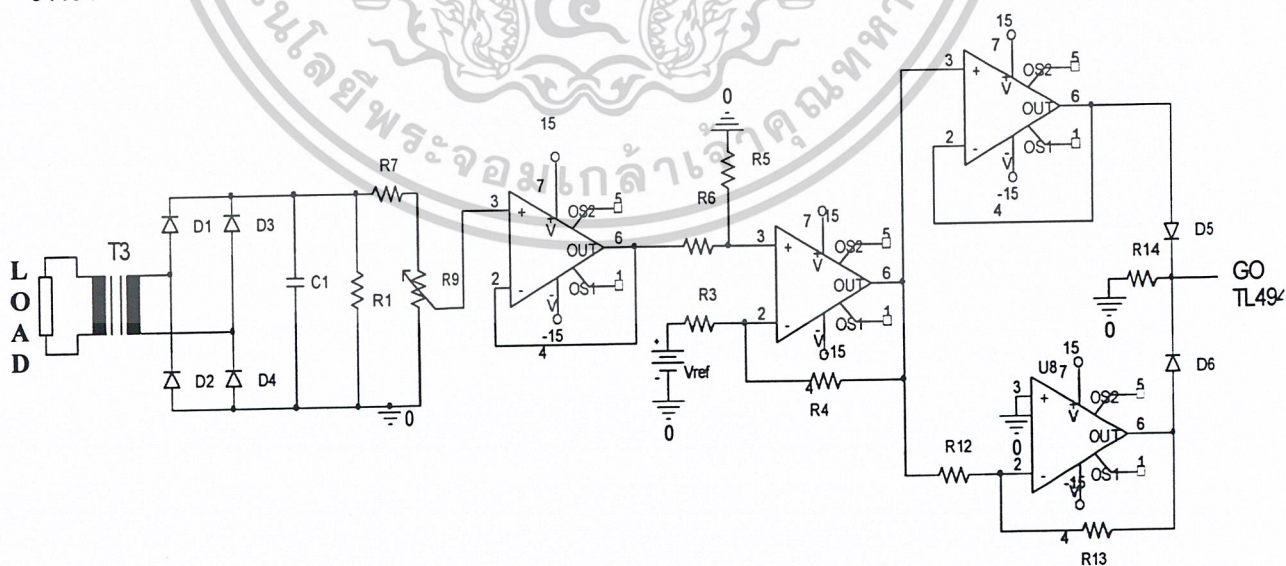
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะค่อนข้างยุ่งยากและได้สัญญาณไม่ดีเท่าที่ควร แต่ด้วยคุณสมบัติของไอซี TL494 ที่เป็นไอซีที่ใช้สำหรับงานการควบคุมคอนเวอร์เตอร์ (Converter) โดยเฉพาะดังที่ได้กล่าวมาแล้วในบทที่ 2 จากการทดลองต่อวงจรใช้งานจะพบว่าไม่สามารถนำเอาพุต 1 และ เอาพุต 2 มาใช้งานได้เพราะรูปคลื่นมีการเปลี่ยนแปลงจนละรูปแบบกับที่ต้องการ แต่ด้วยความสามารถภายในส่วนหนึ่งของ TL 494 ที่สามารถสร้างสัญญาณฟันเลื่อยความถี่ที่ต่ำได้โดยมีการต่อวงจรใช้งานดังรูป



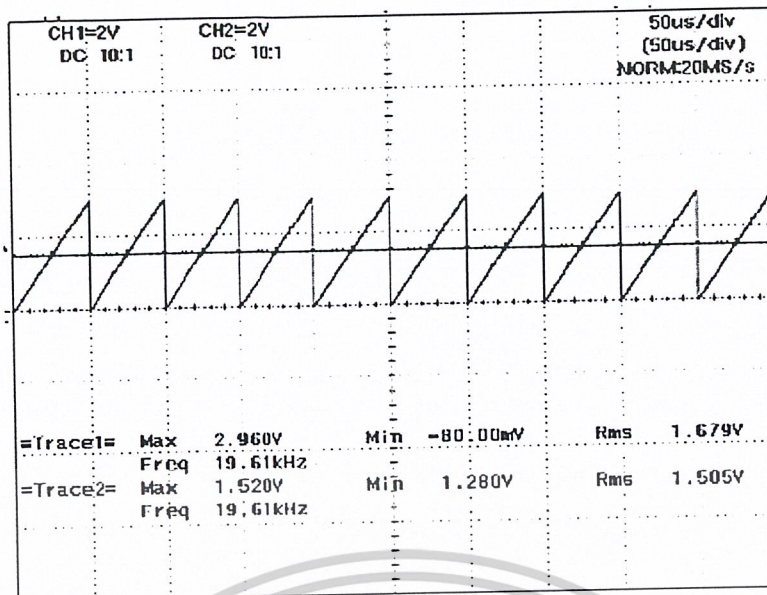
รูปที่ 3-14 การต่อวงจรสร้างสัญญาณสี่เหลี่ยมความถี่ 20 kHz ที่สามารถปรับ Duty cycle ได้

โดยสัญญาณฟันเลื่อยนี้จะคั่นรอบตัวเก็บประจุที่ต่ออยู่ที่ขา 5 ซึ่งมีแรงดันสูงสุดประมาณ 2.8 โวลต์ และมีรูปคลื่นดังรูป 3-16 เมื่อ Trace 1 เป็นแรงดันที่กร่อมตัวเก็บประจุที่ขา 5 และ Trace 2 เป็นแรงดันอ้างอิง



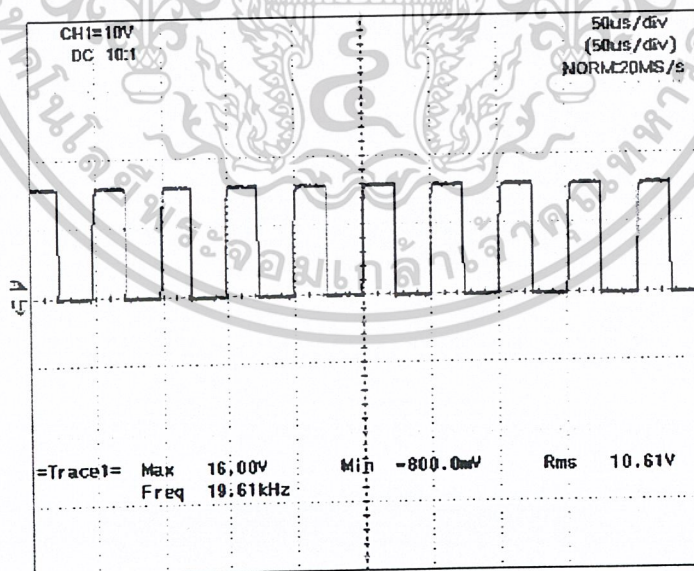
รูปที่ 3-15 การต่อวงจร FEEDBACK

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3-16 รูปคลื่นแรงดันที่ได้จากวงจรสร้างสัญญาณนำมาเทียบกับแรงดันอ้างอิง

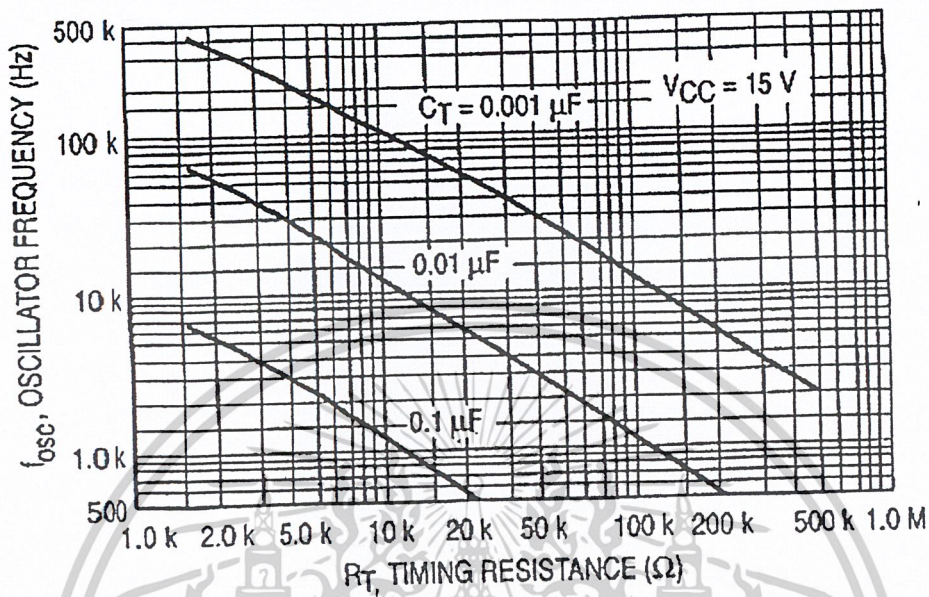
สัญญาณฟันเลื่อยที่จุดนี้จะถูกเปรียบเทียบกับแรงดันไฟตรงที่มีการเปลี่ยนแปลง ซึ่งแรงดันนี้จะเป็นส่วนป้อนกลับมาจากวงจรตรวจระดับแรงดัน ซึ่งค่าแรงดันไฟตรงจะเกิดการเปลี่ยนแปลงเมื่อแรงดันที่จ่ายให้โหลดไม่คงที่ (ที่ 220 โวลต์) ส่งผลให้สัญญาณที่เหลื่อมที่ได้จะเกิดการเปลี่ยนแปลงค่าคิวตี้ไซเคิลให้เกิดการเพิ่มขึ้นหรือลดลงเพื่อที่จะปรับค่าแรงดันที่จะนำไปชดเชยต่อไปและรูปคลื่นเอาท์พุทจะได้ดังรูปที่ 3-17



รูปที่ 3-17 เอาท์พุทที่ได้จากวงจรสร้างสัญญาณที่เหลื่อมความถี่ 20 kHz ที่สามารถปรับ Duty Cycle ได้
การออกแบบค่าความถี่ที่ต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การออกแบบค่าความถี่ที่ต้องการ จะเป็นการกำหนดความถี่ของสัญญาณพินเลี้ยงที่ตกคร่อมตัวเก็บประจุที่ต่อกับขา 5 ของไอซี TL494 โดยการออกแบบค่าความถี่ที่ต้องการสามารถหาได้จากการเลือกค่า R_T และ C_T จากกราฟ

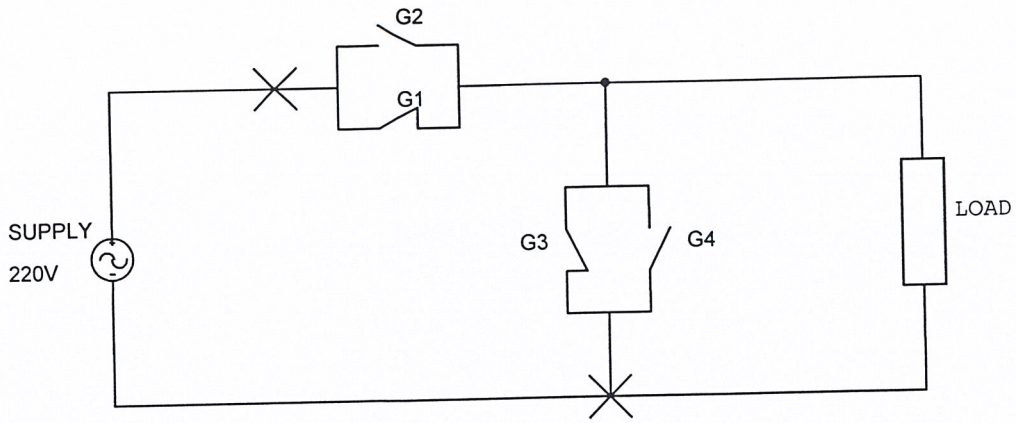


รูปที่ 3-18 กราฟแสดงการเลือกค่า R_T และ C_T ให้เหมาะสม

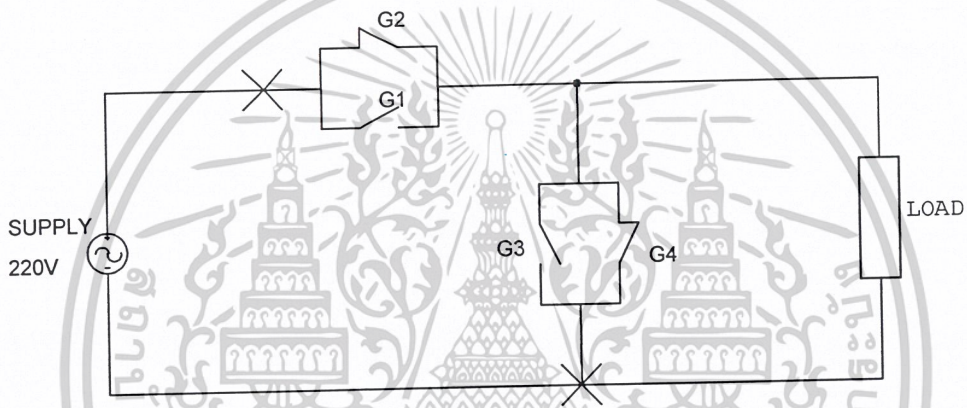
และเนื่องจากค่าแรงดันสูงสุดของสัญญาณพินเลี้ยงจะมีค่าประมาณ 2.8 โวลต์ ดังนั้นควรระวังในเรื่องของแรงดันที่ป้อนกลับมาจากชุดตรวจจับระดับแรงดันด้วย และเอาพุตที่ได้จากวงจรสร้างสัญญาณนี้จะนำไปรวมกับสัญญาณสี่เหลี่ยมที่มีความถี่ 50 เฮิร์ตต่อไป

3.3.2 วงจรกำหนดค่าเวลาเดไทม์ของสัญญาณ

จากรูปคลื่นของสัญญาณขั้วเกทที่ต้องการ (จากรูปที่ 3-2) จะพบว่า G_1 และ G_3 จะมีเฟสที่ตรงข้ามกันและ G_2 กับ G_4 ก็มีเฟสกลับกันด้วยเนื่องจากว่าวงจรสวิตช์กำลังมีการทำงานแบบสวิตช์สองทาง และมีสวิตช์อีกสองตัวทำงานในโหมดฟรีวีลลิ่งและโหมดบายพาส ดังนั้นเราจึงจำเป็นต้องมีการให้สัญญาณ G_1 และ G_3 และ G_2 กับ G_4 ต้องมีช่วงเวลาเดไทม์ของสัญญาณ ด้วยซึ่งเวลาดายของสัญญาณก็คือ ช่วงเวลาที่ไม่มีสวิตช์ตัวใดทำงานเพื่อป้องกันไม่ให้เกิดการลัดวงจรระหว่างสายไลน์กับสายนิวทรัล

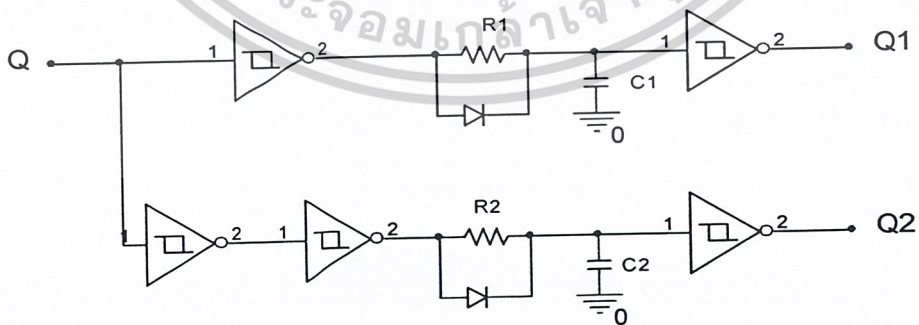


รูปที่ 3-19 การลัดวงจรเมื่อ G1 กับ G3 ทำงานพร้อมกันโดยไม่มีเวลาเคลไทม์



รูปที่ 3-20 การลัดวงจรเมื่อ G2 กับ G4 ทำงานพร้อมกันโดยไม่มีเวลาเคลไทม์

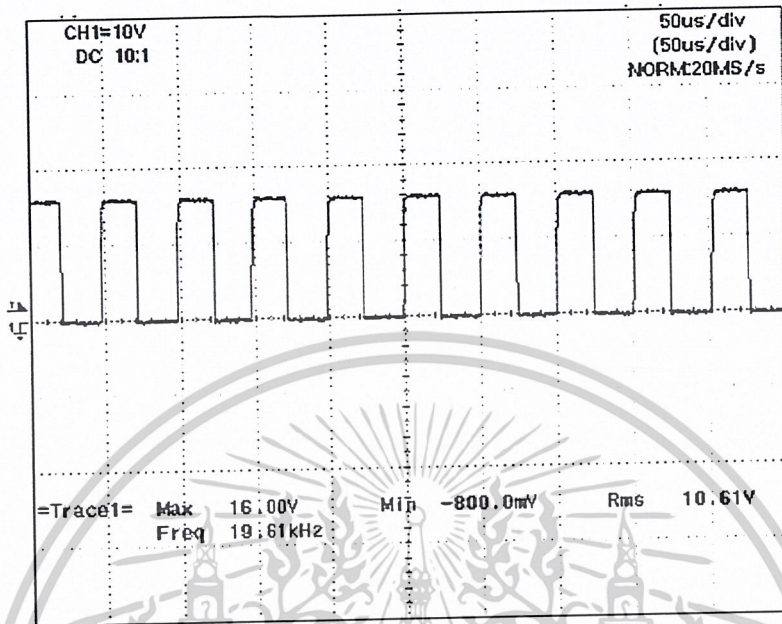
โดยการต่อใช้งานวงจรกำหนดค่าเวลาตายของสัญญาณมีดังรูปที่ 3-17



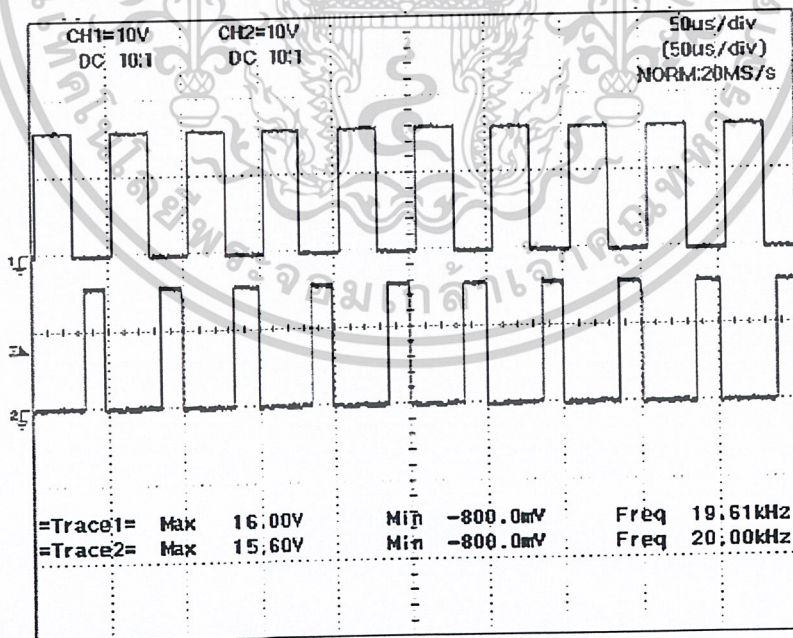
รูปที่ 3-21 การต่อวงจรกำหนดเวลาเคลไทม์ของสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยคุณสมบัติเฉพาะของวงจรนี้จะกำหนดให้เมื่อนำอินพุตเข้าไป 1 อินพุต จะสามารถให้เอาต์พุตออกมา 2 เอาต์พุตที่มีช่วงเวลาเคตใหม่ของสัญญาณที่สามารถปรับได้จาก VR_1 และ VR_2 และยังให้สัญญาณ ทั้ง 2 ชุดนี้มีเฟสที่ต่างกัน 180 องศาด้วย ดังรูปที่ 3-23



รูปที่ 3-22 สัญญาณอินพุตของวงจรกำหนดเวลาเคตใหม่ของสัญญาณ

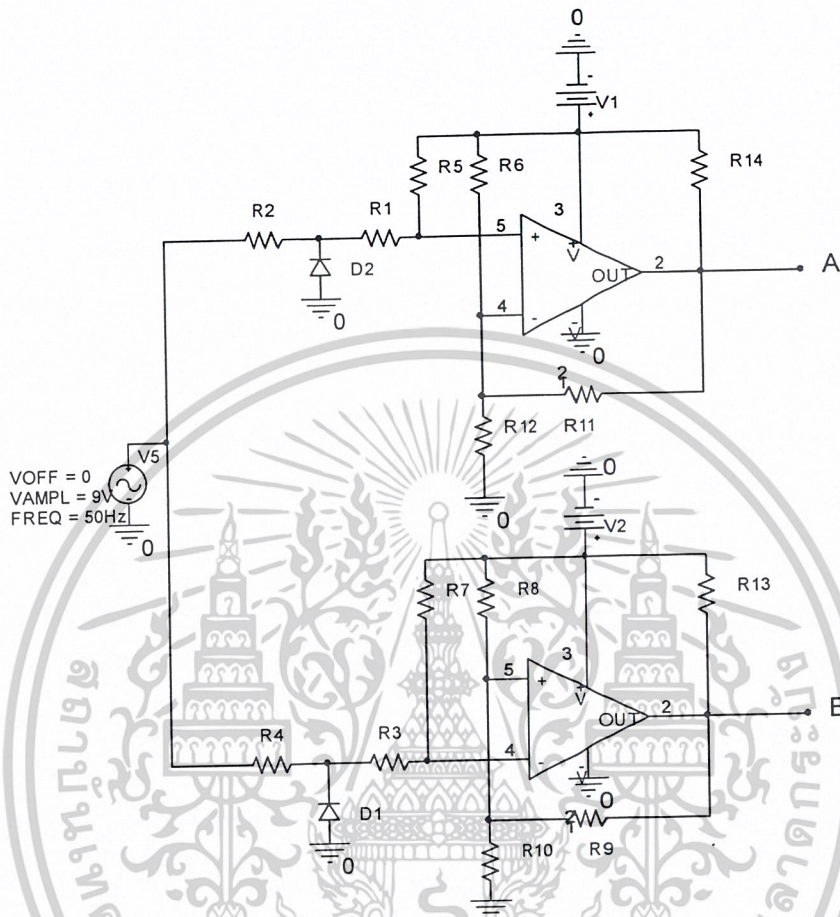


รูปที่ 3-23 สัญญาณเอาต์พุตจากวงจรกำหนดเวลาเคตใหม่ของสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

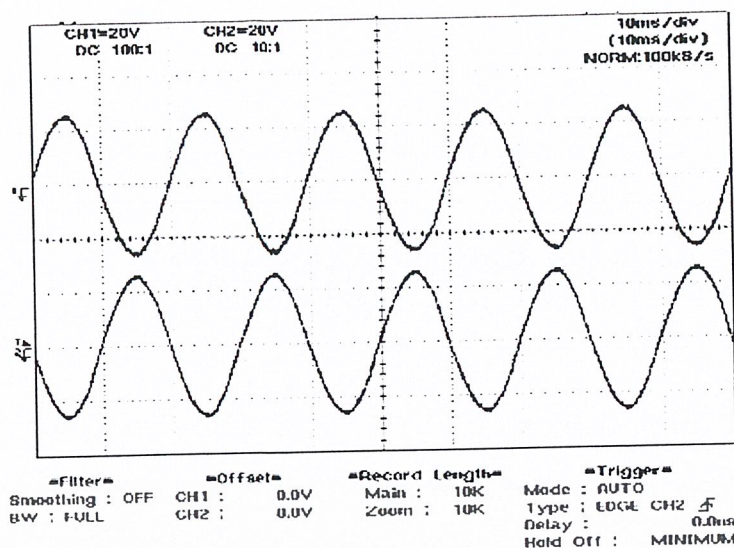
3.3.3 วงจรสร้างสัญญาณสี่เหลี่ยมที่มีความถี่ 50 เฮิรท์ และมีเฟสตรงกันแหล่งจ่าย

เนื่องจากเราต้องการสัญญาณสี่เหลี่ยมที่มีความถี่ 50 เฮิรท์ และมีเฟสตรงกันแหล่งจ่าย ดังนั้นวิธีที่ง่ายที่สุด และได้ผลดีที่สุด คือ การใช้วงจรตรวจจับจุดแรงดันศูนย์ (Zero Crossing Detector) ซึ่งมีการต่อวงจรใช้งานดังรูปที่ 3-24



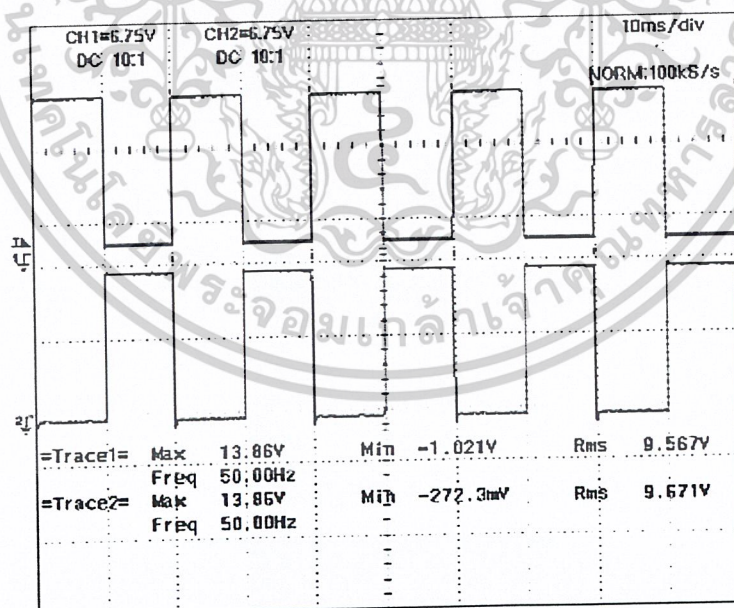
รูปที่ 3-24 การต่อวงจรสร้างสัญญาณสี่เหลี่ยมที่มีความถี่ 50 เฮิรท์ และมีเฟสตรงกันแหล่งจ่าย

การทำงานเริ่มจากนำแรงดัน 220 โวลต์ จากแหล่งจ่ายแรงดันมาผ่านหม้อแปลงลดระดับแรงดันลงเหลือ 12-0-12 โวลต์ เพื่อให้สามารถใช้งานร่วมกับออปแอมป์ได้ และเหตุที่ใช้หม้อแปลงแบบมีจุดแท็ปกลางเพราะต้องการสัญญาณ 2 สัญญาณที่มีเฟสต่างกัน 180 องศาโดยจะมีแรงดันดังรูปที่ 3-25



รูปที่ 3-25 แรงดันอินพุตที่ออกจากหม้อแปลง

ซึ่งแรงดันนี้จะนำไปเข้าที่ขาอินเวอร์ต ส่วนที่ขาอน-อินเวอร์ตของออปแอมป์จะได้รับแรงดันอ้างอิงจากการต่อวงจรแบ่งระดับแรงดัน (Voltage Divider) ด้วย R_4 และ R_5 และเมื่อแรงดันที่ขา 2 มีค่ามากกว่าแรงดันที่ขา 3 จะได้อาห์พุตเป็นแรงดันประมาณเท่าแหล่งจ่าย (14 โวลต์) แต่เมื่อแรงดันที่ขา 3 มากกว่าแรงดันที่ขา 2 จะได้อาห์พุตเป็นศูนย์โวลต์ ดังนั้นจึงได้อาห์พุตเป็นสี่เหลี่ยมที่มีความถี่ 50 เฮิรท์ และมีเฟสตรงกับแหล่งจ่าย จำนวน 2 ชุดที่มีเฟสต่างกัน 180 องศา ดังรูป 3 - 26

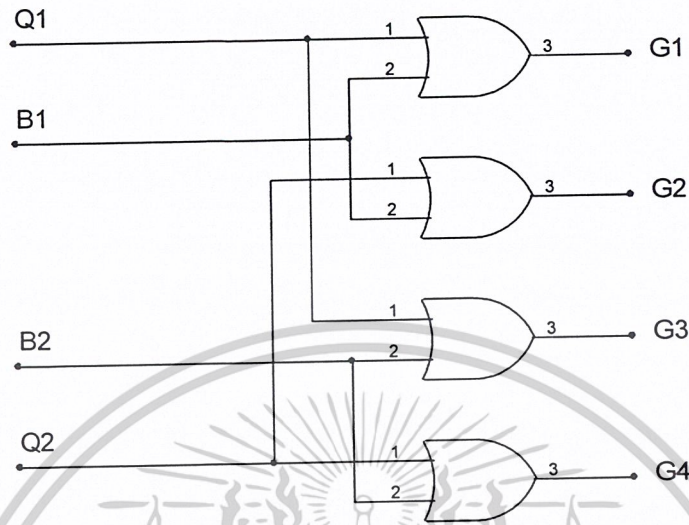


รูปที่ 3-26 อาห์พุตจากวงจรสร้างสัญญาณสี่เหลี่ยมที่มีความถี่ 50 เฮิรท์ และมีเฟสตรงกับแหล่งจ่าย ซึ่งสัญญาณนี้จะนำไปรวมกับสัญญาณสี่เหลี่ยมที่มีความถี่ 20 กิโลเฮิรท์ ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.4 วงจรผสมสัญญาณความถี่ 20 กิโลเฮิร์ตซ์ กับ ความถี่ 50 เฮิร์ตซ์

แนวคิดในการผสมสัญญาณที่ง่ายที่สุด คือ “ วงจรลอจิก ” เพราะสามารถทำงานได้แม่นยำและยังง่ายต่อการออกแบบอีกด้วย โดยมีการต่อวงจรดังรูป



รูปที่ 3-27 การต่อวงจรผสมสัญญาณความถี่ 20 กิโลเฮิร์ตซ์ กับ ความถี่ 50 เฮิร์ตซ์

หลักการทำงานจะอาศัยสัญญาณแรงดันป้อนกลับจากชุดตรวจจับแรงดัน ถ้าแรงดันที่โหนดคงที่จะมีแรงดันป้อนกลับเป็น 0 โวลต์ซึ่งพัลส์อินพุต Q1, Q2 จะมีแรงดันเป็น 0 โวลต์ (สถานะ “ Low ”) ถ้าแรงดันที่โหนดเกิดการเปลี่ยนแปลง พัลส์อินพุตของออกเกตจะรับสัญญาณความถี่ 20 กิโลเฮิร์ตซ์มีแรงดันประมาณ 5 โวลต์ (สถานะ “ High ”) มารวมกับสัญญาณสี่เหลี่ยมความถี่ 50 เฮิร์ตซ์ ของวงจร Zero - Crossing ออกมาเป็นสัญญาณที่เราต้องการตามตารางความจริง (Truth Table) ต่อไปนี้

INPUT 1	INPUT 2	OUTPUT
0	0	0
0	1	1
1	0	1
1	1	1

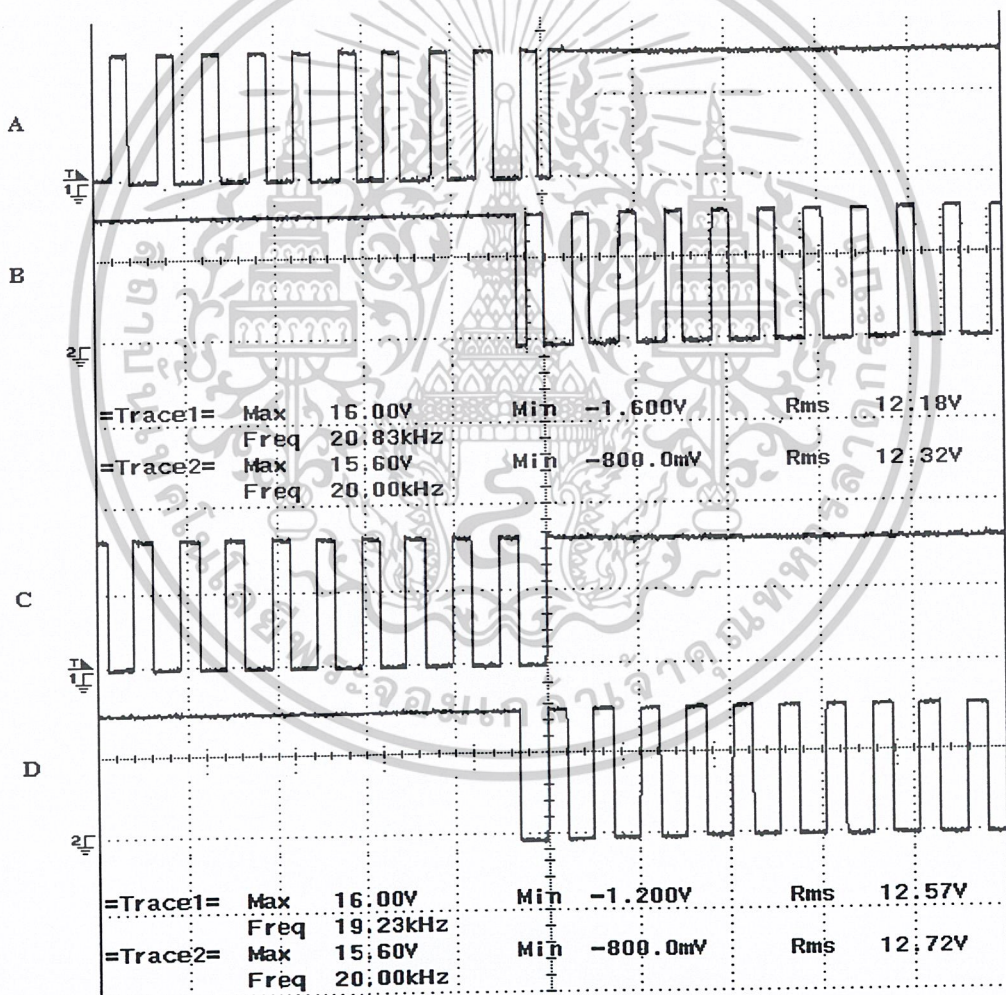
ตารางที่ 3-1 ตารางความจริงของ OR GATE

การทำงานของไอซี OR GATE มีจุดประสงค์เพื่อกำหนดการทำงานของสัญญาณ โดยถ้าแรงดันที่ป้อนกลับมาจากชุดตรวจจับระดับแรงดันมีค่า 0 โวลต์ (เมื่อสถานะแรงดันที่โหนดคงที่) สัญญาณขับเคลื่อนเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะไม่มี ซึ่งส่งผลให้วงจรสวิทช์กำลังไม่ทำงาน และวงจรไม่มีการชดเชยแรงดัน แต่เมื่อมีแรงดันป้อนกลับมาจากชุดตรวจจับระดับแรงดัน (แรงดันที่โหลดมีการเปลี่ยนแปลง) จะทำให้วงจรเข้าสู่สภาวะการทำงาน ทำให้วงจรสวิทช์กำลังทำงาน และเกิดการชดเชยแรงดันและเมื่อสัญญาณผ่านการผสมแล้วจะได้สัญญาณเอาต์พุตดังรูปที่ 3-28

โดยที่

- A คือ สัญญาณที่จะนำไปเข้าวงจรจับเกทสำหรับสวิทช์ตัวที่ 1
- B คือ สัญญาณที่จะนำไปเข้าวงจรจับเกทสำหรับสวิทช์ตัวที่ 2
- C คือ สัญญาณที่จะนำไปเข้าวงจรจับเกทสำหรับสวิทช์ตัวที่ 3
- D คือ สัญญาณที่จะนำไปเข้าวงจรจับเกทสำหรับสวิทช์ตัวที่ 4



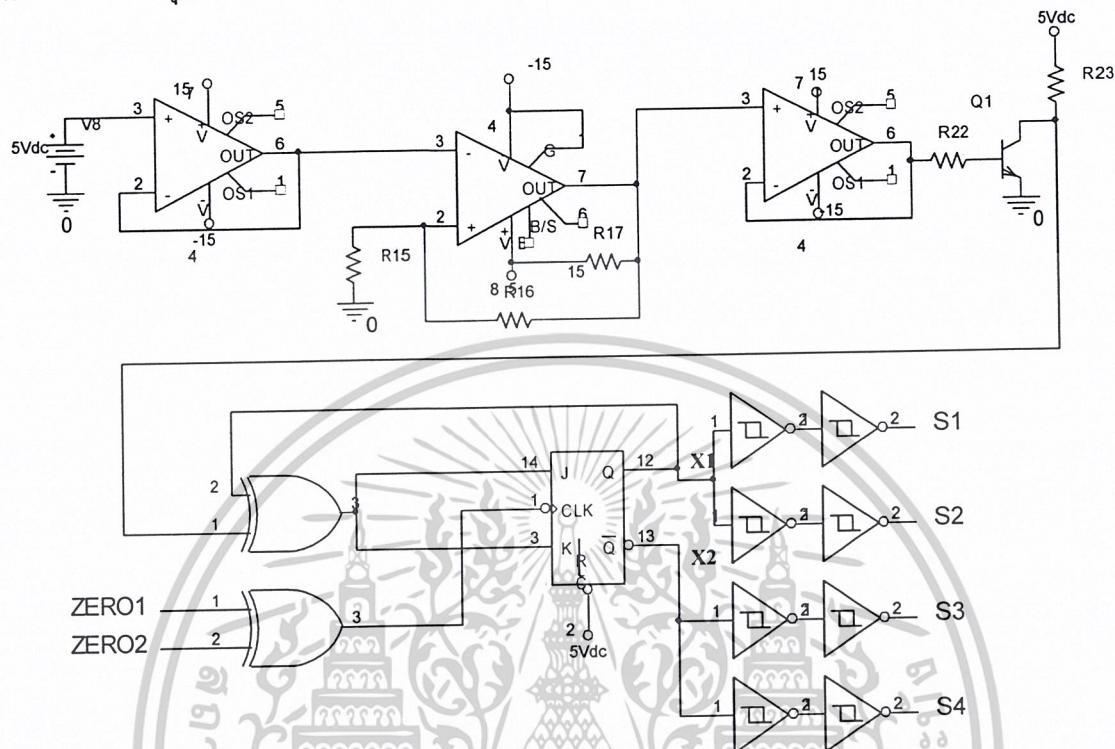
รูปที่ 3-28 เอาต์พุตที่ได้จากวงจรรวมสัญญาณความถี่ 20 กิโลเฮิร์ตซ์ กับ ความถี่ 50 เฮิร์ตซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.5 วงจรควบคุมการทำงานสวิตช์

3.3.5.1 วงจรควบคุมการสลับขั้วเสริมหรือหักล้างแรงดัน

การสลับขั้วของแรงดันเราจะสั่งให้วงจรกลับขั้วเมื่อค่ากระแสสลับมีค่ากระแสเท่ากับ 0 แอมป์เท่านั้น และสวิตช์ทุกตัวจะต้อง OFF ก่อนทำการกลับขั้ว

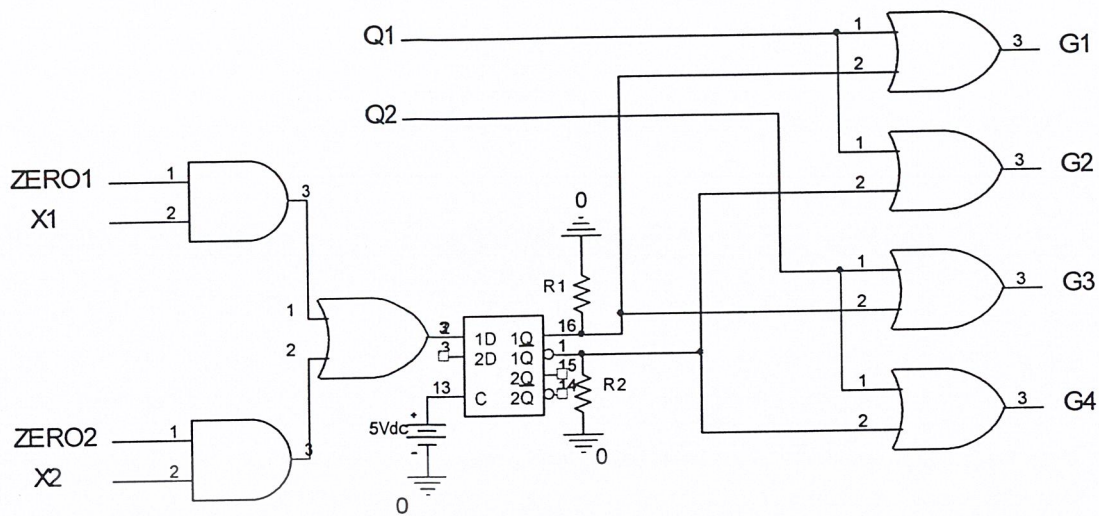


รูปที่ 3-29 วงจรควบคุมการสลับขั้ว

การทำงานของวงจรแรงดัน Feedback จะถูกส่งผ่านมายังชุดกลับขั้วเพื่อแยกสถานะให้ทำงาน ON , OFF ด้วยชุด Differential Amplifier สัญญาณที่ได้จะนำมาเข้าวงจร เจ-เค ฟลิปฟลอป เพื่อตั้งสวิตช์ทำงาน แต่การกลับสวิตช์จะถูกคอนโทรลจากขา CLK ของเจ-เค ฟลิปฟลอป ซึ่งพัลส์ที่คอนโทรลมาจากการนำ Zero Crossing มาเอ็ชต์คลุ้ฟอ์กัน

3.3.5.2 วงจรควบคุมการทำงานชุดเปลี่ยนแปลงแรงดัน

การทำงานของชุดควบคุมนี้จะต้องสัมพันธ์กับชุดสลับขั้ว โดยเมื่อวงจรเปลี่ยนสถานะจากเสริมเป็นหักล้างหรือจากหักล้างเป็นเสริมแรงดันจะต้องกลับชุด Zero Crossing ด้วยเพื่อให้แรงดันจากอินพุตอินเฟส กับสัญญาณไคร์ฟของชุดควบคุมขนาดแรงดัน

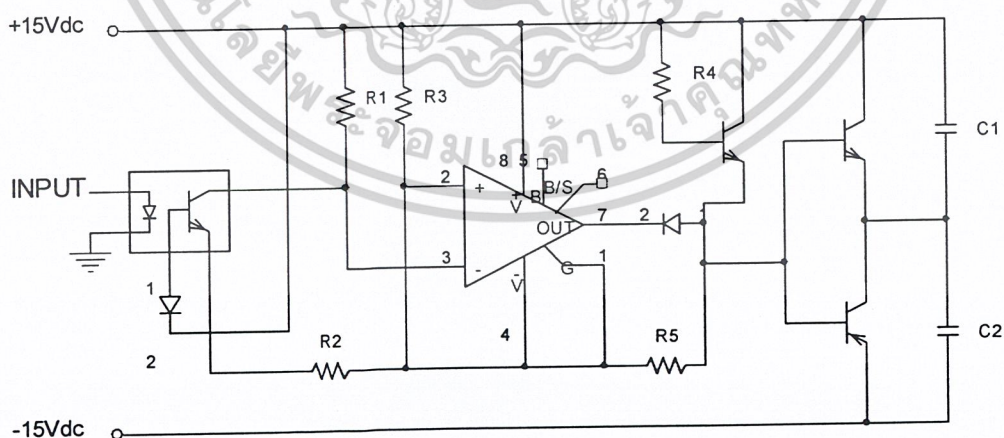


รูปที่ 3-30 วงจรควบคุมการทำงานชุดเปลี่ยนแปลงแรงดัน

การทำงานของวงจรจะรวมสัญญาณ Zero Crossing กับสัญญาณควบคุมที่มาจากชุดสลับขั้วไปควบคุม ดี-ฟลิปฟล็อป ไปเลื่อนเฟสของ Zero Crossing ให้อินเฟสกับแรงดันอินพุต

3.3.5 วงจรขับเคลื่อนและแยกกราวด์

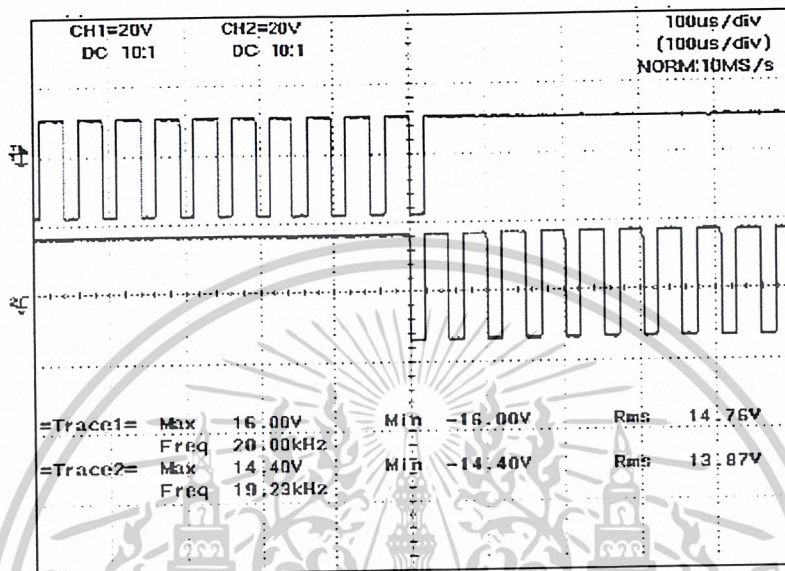
วัตถุประสงค์ของวงจรขับเคลื่อนและแยกกราวด์ คือ เพื่อที่จะใช้ขับให้มอเตอร์ทำงาน-หยุดทำงานได้เร็วขึ้น เนื่องจากผลของตัวเก็บประจุที่แฝงอยู่ในขงมอเตอร์เอง พร้อมกันนี้ยังได้แยกวงจรระหว่างวงจรส่วนควบคุมออกจากวงจรส่วนกำลังเพื่อป้องกันการรบกวนและการเสียหาย เมื่อเกิดการเสียหายขึ้นที่วงจรกำลังโดยมีการต่อวงจรใช้งานดังรูปที่ 3-23



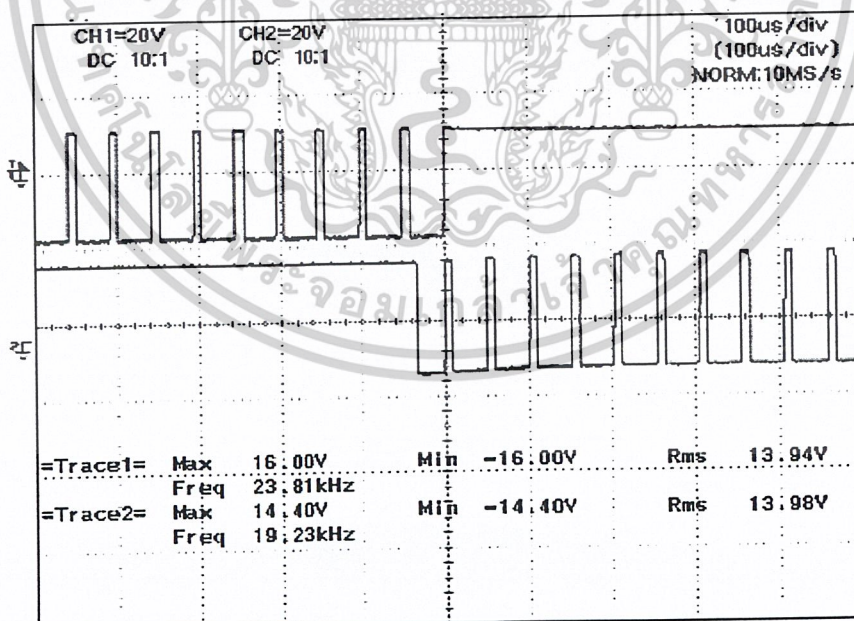
รูปที่ 3-31 การต่อใช้งานวงจรขับเคลื่อนและแยกกราวด์ (Drive and Isolate)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยในวงจรจะมีอปโตไดโอด-ไอโซเลเตอร์ (Opto-Isolator) ทำหน้าที่แยกวงจรระหว่างส่วนวงจรควบคุมออกจากส่วนวงจรกำลัง และนอกจากนี้ยังมีการต่อทรานซิสเตอร์เป็นวงจรขยายกระแสเพื่อเพิ่มกระแสที่ใช้ในการขับเกทของมอสเฟต และในด้านของแรงดันจะให้แรงดันทั้งช่วงบวก (ประมาณ +15 โวลต์) และในช่วงลบ (ประมาณ -15 โวลต์) ซึ่งจะส่งผลให้การ On-Off ทำได้เร็วขึ้นโดยเมื่อนำสัญญาณที่ได้จากวงจรผสมสัญญาณมาผ่านวงจรขับเกทและแยกกราวด์แล้วเราจะได้อะไรที่รูปที่ 3-32 และ รูปที่ 3-33



รูปที่ 3-32 เอาท์พุทสำหรับขับสวิตช์ตัวที่ 1 และ สวิตช์ตัวที่ 2 ที่ผ่านวงจรขับเกทและแยกกราวด์แล้ว



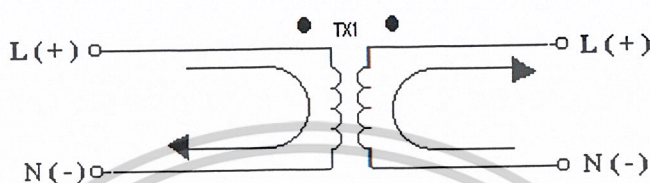
รูปที่ 3-33 เอาท์พุทสำหรับขับสวิตช์ตัวที่ 3 และ สวิตช์ตัวที่ 4 ที่ผ่านวงจรขับเกทและแยกกราวด์แล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.6 หม้อแปลงชดเชยแรงดัน

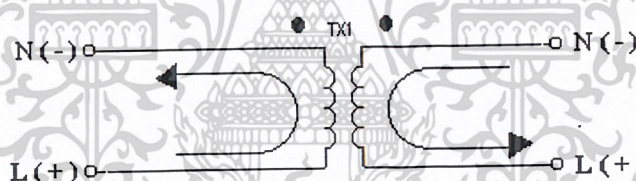
ก่อนอื่นควรเข้าใจก่อนว่า สำหรับตัวหม้อแปลงเองจะมีพารามิเตอร์ที่สำคัญอยู่ตัวหนึ่งที่มีผลต่อการต่อใช้งาน นั่นคือ “ค็อต” (Dot) ซึ่งความหมายของค็อต คือ จุดสำหรับใช้อ้างอิงเพื่อใช้ในการกำหนดเฟสแรงดันของหม้อแปลง ดังนี้

- ถ้ากำหนดให้กระแสไหลเข้าค็อตทางด้านปฐมภูมิ กระแสจะไหลออกจากค็อตทางด้านทุติยภูมิ ด้วย ดังรูปที่ 3-34



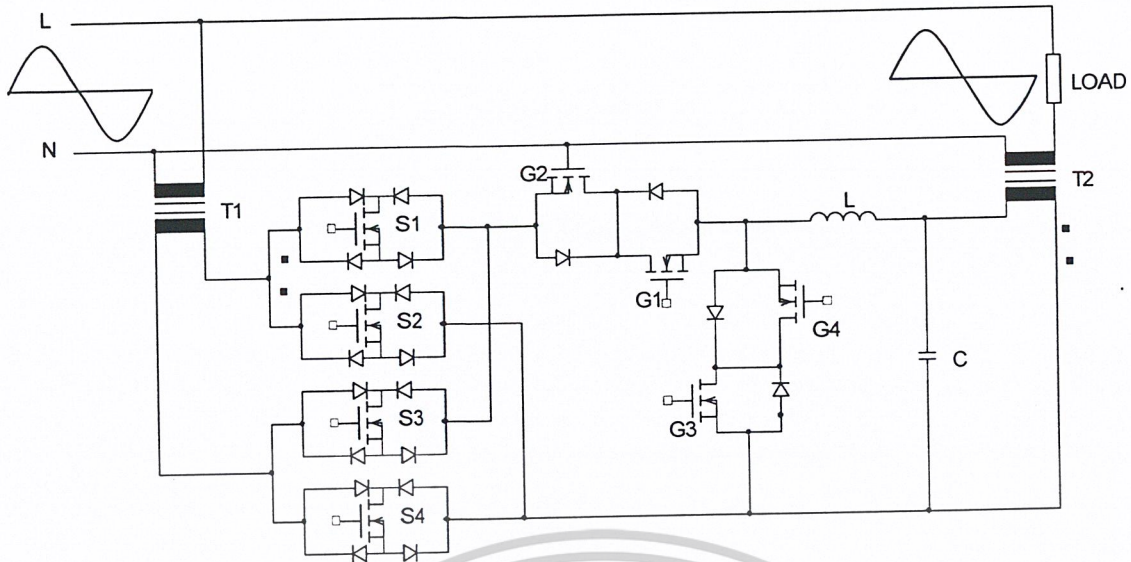
รูปที่ 3-35 รูปแสดงการกำหนดเฟสของหม้อแปลงเมื่อกระแสไหลเข้าค็อต

- ถ้ากำหนดให้กระแสไหลออกจากค็อตทางด้านปฐมภูมิ กระแสจะไหลเข้าค็อตทางด้านทุติยภูมิ ด้วย ดังรูปที่ 3-36



รูปที่ 3-36 รูปแสดงการกำหนดเฟสของหม้อแปลงเมื่อกระแสไหลออกจากค็อต

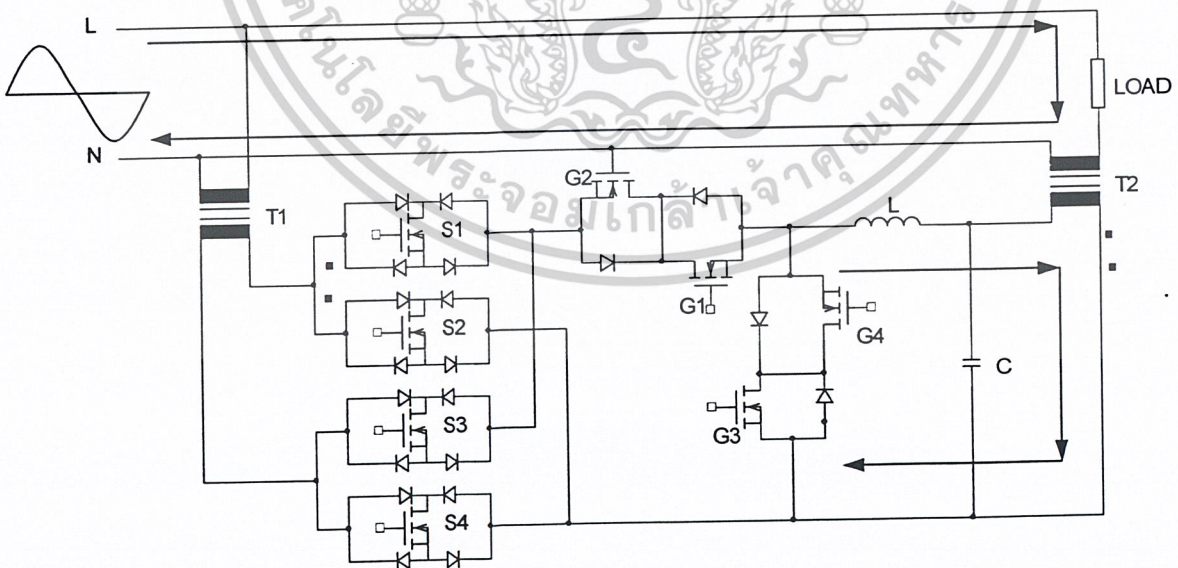
ดังนั้นในส่วนของหม้อแปลงชดเชยจึงมีการต่อวงจรร่วมกับแหล่งจ่ายจากการไฟฟ้าเพื่อทำการรักษาระดับแรงดันที่โหลดให้คงที่ดังรูปที่ 3-37



รูปที่ 3-37 การต่อหม้อแปลงชดเชยร่วมในวงจร

การทำงานของวงจรจะทำการจ่ายแรงดันเสริมกับแหล่งจ่าย ถ้าหากแรงดันจากการไฟฟ้าต่ำกว่าที่โหลดต้องการ และจะทำการจ่ายแรงดันหักล้างกับแหล่งจ่าย ถ้าหากแรงดันจากการไฟฟ้าสูงกว่าที่โหลดต้องการ โดยเราสามารถควบคุมการเสริม หรือการหักล้างแรงดันได้โดยการกลับเฟสที่จ่ายไฟเลี้ยงของหม้อแปลงทางด้านปฐมภูมิ 180 องศา และ กลับเฟสของสัญญาณจับเกท 180 องศาด้วย

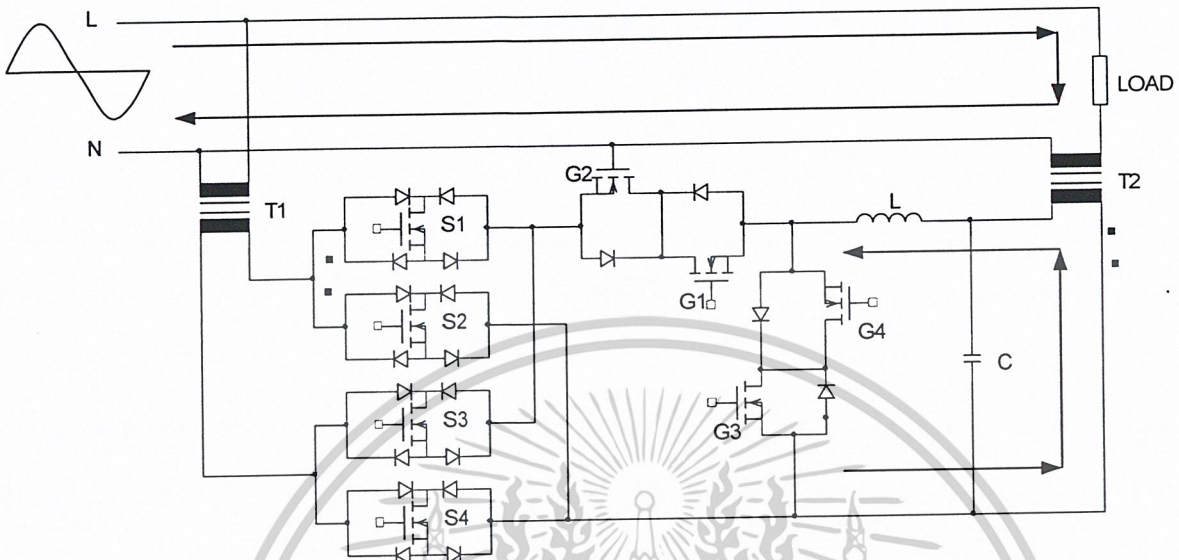
โดยเมื่อสถานะที่แรงดันไฟฟ้าตก หม้อแปลงชดเชยแรงดันจะต้องจ่ายแรงดันเข้าไปเสริมขึ้นกับแหล่งจ่าย โดยให้สวิตช์ตัวที่ 1 และ 4 ทั้งสองตัวทำงานจะได้ทิศทางของเวกเตอร์ดังรูปที่ 3-38



รูปที่ 3-38 ทิศทางของเวกเตอร์เมื่อมีการจ่ายแรงดันเสริม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งจะทำให้เกิดแรงดันที่หม้อแปลงชดเชยมีทิศทางเสริมกับแหล่งจ่าย และในทางกลับกันเมื่อสถานะที่แรงดันเกินหม้อแปลงชดเชยแรงดันจะต้องจ่ายแรงดันเข้าไปหักล้างกับแหล่งจ่าย โดยให้สวิตช์ตัวที่ 2 และ 3 ทั้งสองตัวทำงาน ซึ่งจะมีทิศทางของเวกเตอร์ดังรูปที่ 3-39



รูปที่ 3-39 ทิศทางของเวกเตอร์เมื่อมีการจ่ายแรงดันหักล้าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

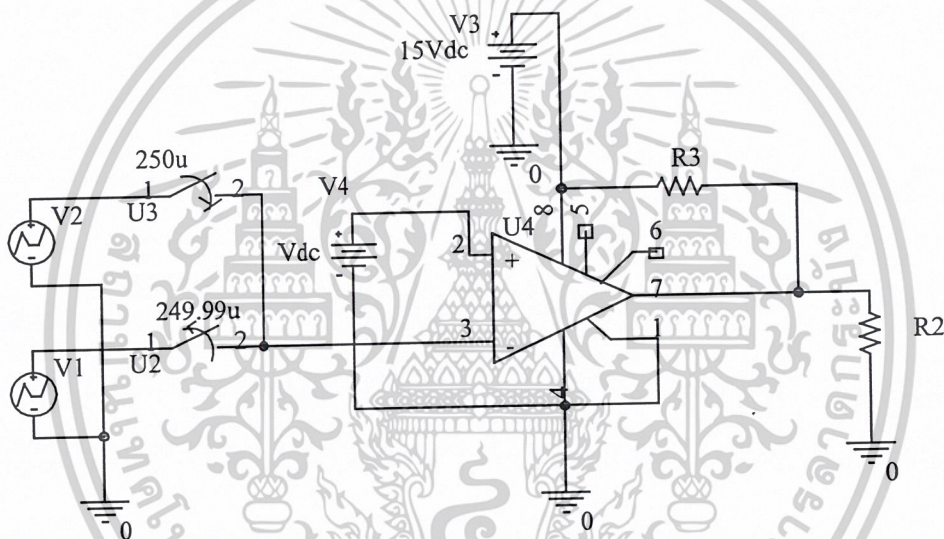
ผลการทดลอง

ทำการเปรียบเทียบผลที่ได้จากการ Simulation และผลที่ได้จากการทดลองจริงโดยใช้โปรแกรม OrcadRelease 9.1 ในการ Simulation เปรียบเทียบกับค่าที่ได้จากงานจริง ดังนี้

4.1 การทดลองวงจรสร้างสัญญาณพัลส์ที่มีความถี่ 20 kHz

วงจรที่ใช้ในการ Simulation ประกอบด้วย

รูปคลื่นสามเหลี่ยม 20 kHz ที่เกิดจาก TL 494 ในวงจรใช้ V1 , V2 แทน โดยเป็น VPWL แรงดันที่เปลี่ยนแปลงที่โหลด (V_{REF}) ในวงจรใช้ V4 แทน โดยเป็น Vdc ที่ปรับค่าได้



รูปที่ 4-1 วงจรกำเนิดสัญญาณพัลส์ที่มีความถี่ 20 kHz

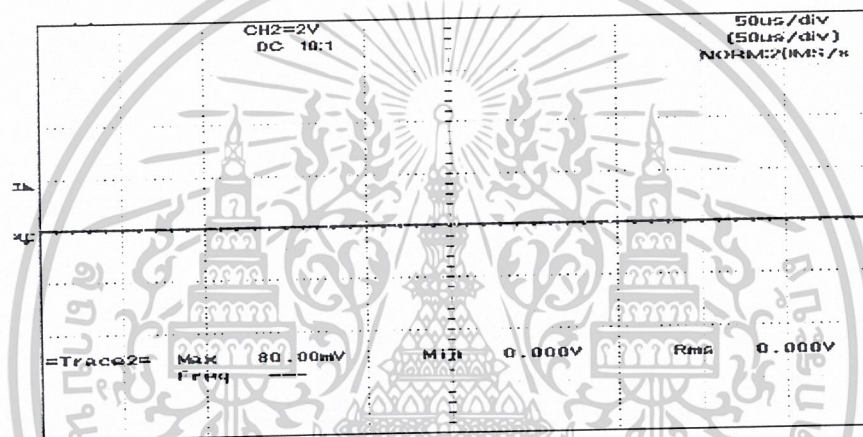
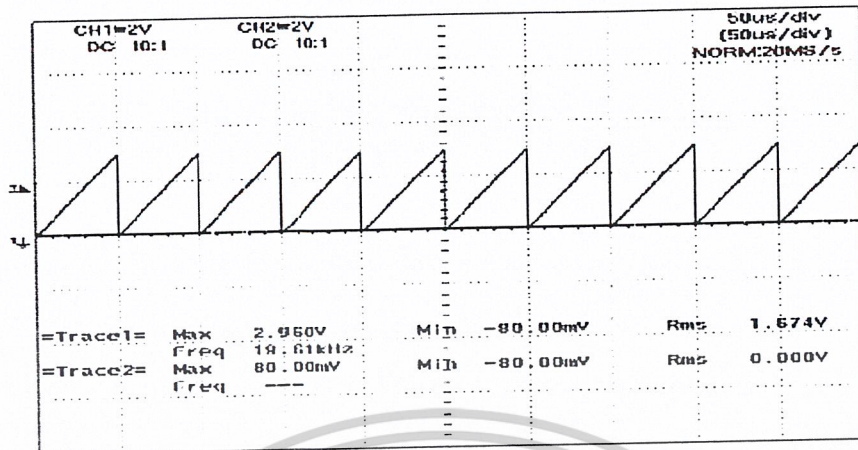
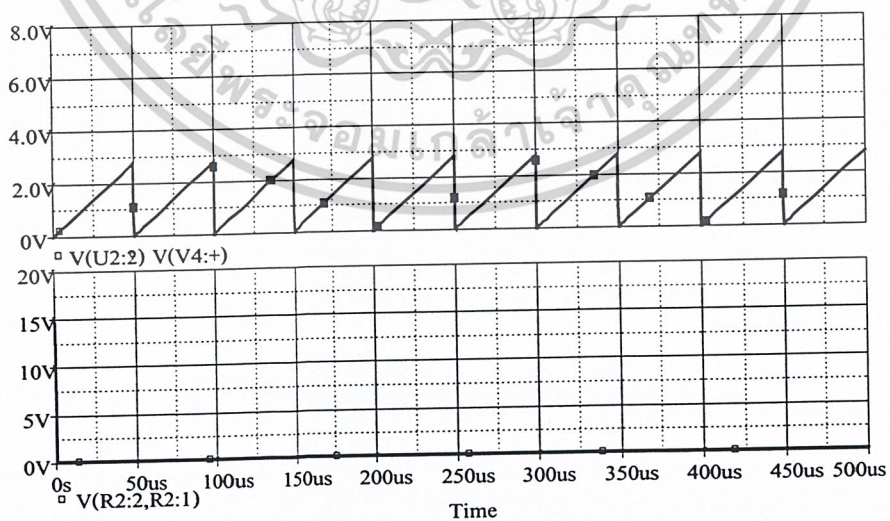
วัตถุประสงค์ ต้องการทราบว่ารูปคลื่นสี่เหลี่ยมมีลักษณะเป็นอย่างไรเมื่อแรงดันอ้างอิง V_{REF} เปลี่ยนแปลงในช่วง 0 - 2.8 V

ขั้นตอนการทดลอง

1. ทำการวัดสัญญาณที่ขา 5 ของ IC TL494 เปรียบเทียบกับแรงดันอ้างอิง V_{REF} โดยปรับค่าแรงดันอ้างอิง V_{REF} มีค่าเท่ากับ 0, 1.5 และ 2.5 V ตามลำดับ
2. วัดสัญญาณเอาต์พุตที่ได้จากการเปรียบเทียบสัญญาณที่ขา 5 ของ IC TL494 กับแรงดันอ้างอิง V_{REF} ที่ค่าต่างๆ

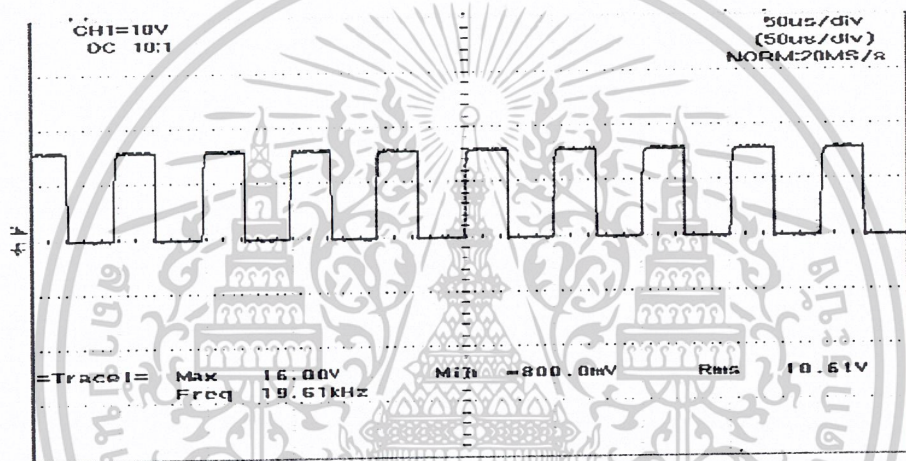
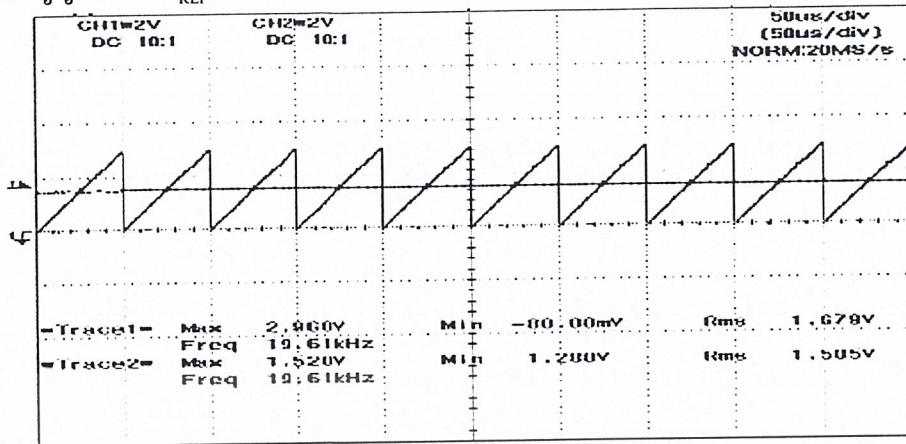
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลอง

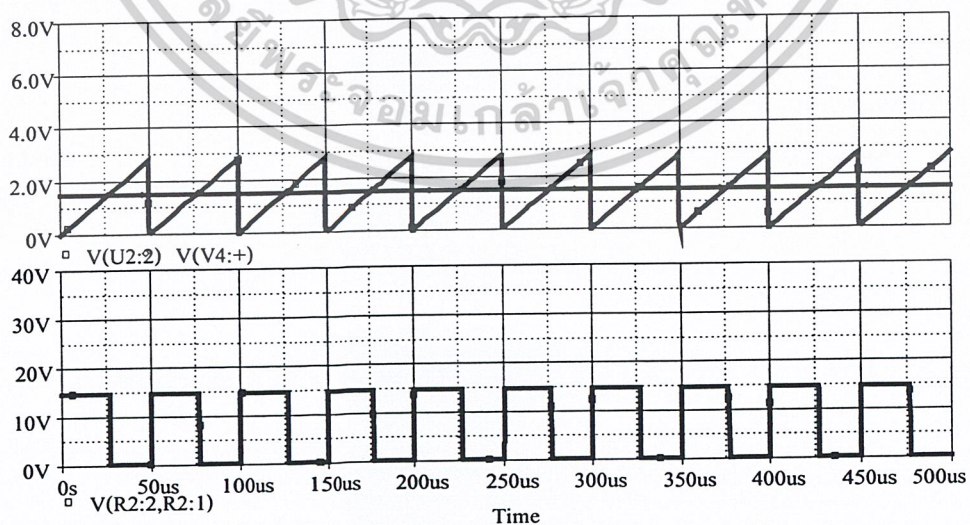
1. รูปคลื่นสัญญาณที่ค่า $V_{REF} = 0\text{ V}$ รูปที่ 4-2 สัญญาณที่ได้จากการทดลองจริง เมื่อ $V_{REF} = 0\text{ V}$ รูปที่ 4-3 สัญญาณที่ได้จากโปรแกรม Orcad 9.1 เมื่อ $V_{REF} = 0\text{ V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. รูปคลื่นสัญญาณที่ค่า $V_{REF} = 1.5 \text{ V}$



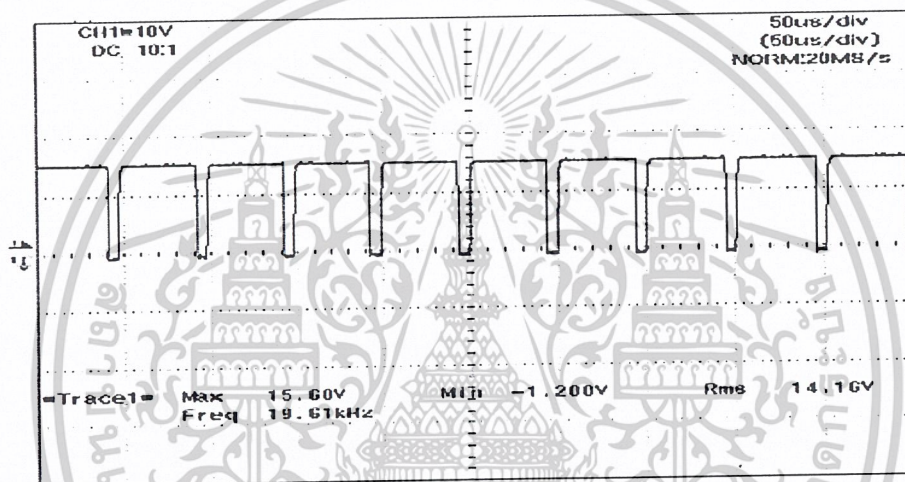
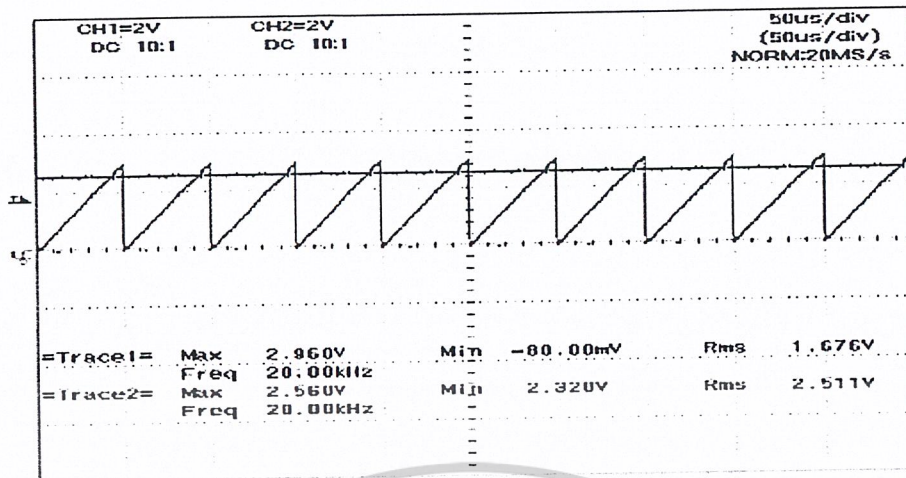
รูปที่ 4-4 สัญญาณที่ได้จากการทดลองจริง เมื่อ $V_{REF} = 1.5 \text{ V}$



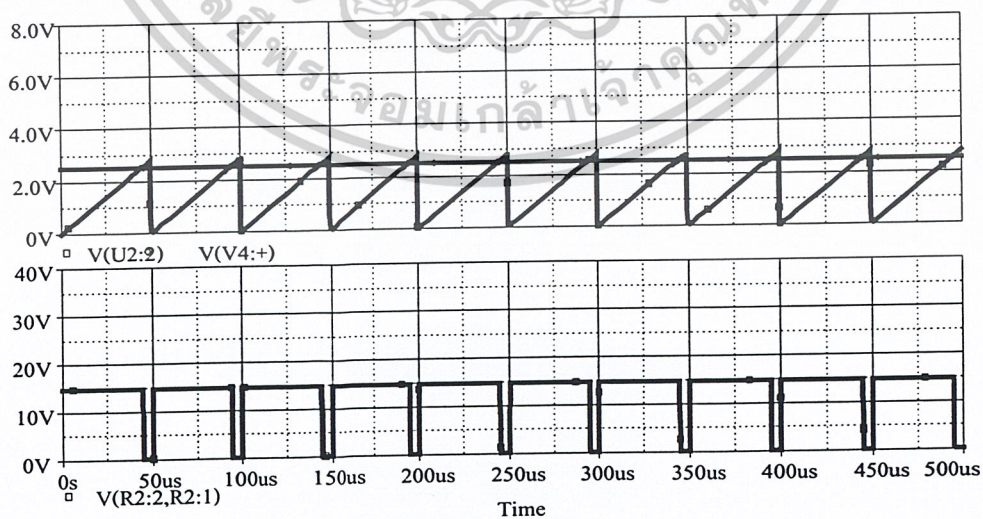
รูปที่ 4-5 สัญญาณที่ได้จากโปรแกรม Orcad 9.1 เมื่อ $V_{REF} = 1.5 \text{ V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. รูปคลื่นสัญญาณที่ค่า $V_{REF} = 2.5 \text{ V}$



รูปที่ 4-6 สัญญาณที่ได้จากการทดลองจริง เมื่อ $V_{REF} = 2.5 \text{ V}$



รูปที่ 4-7 สัญญาณที่ได้จากโปรแกรม Orcad 9.1 เมื่อ $V_{REF} = 2.5 \text{ V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

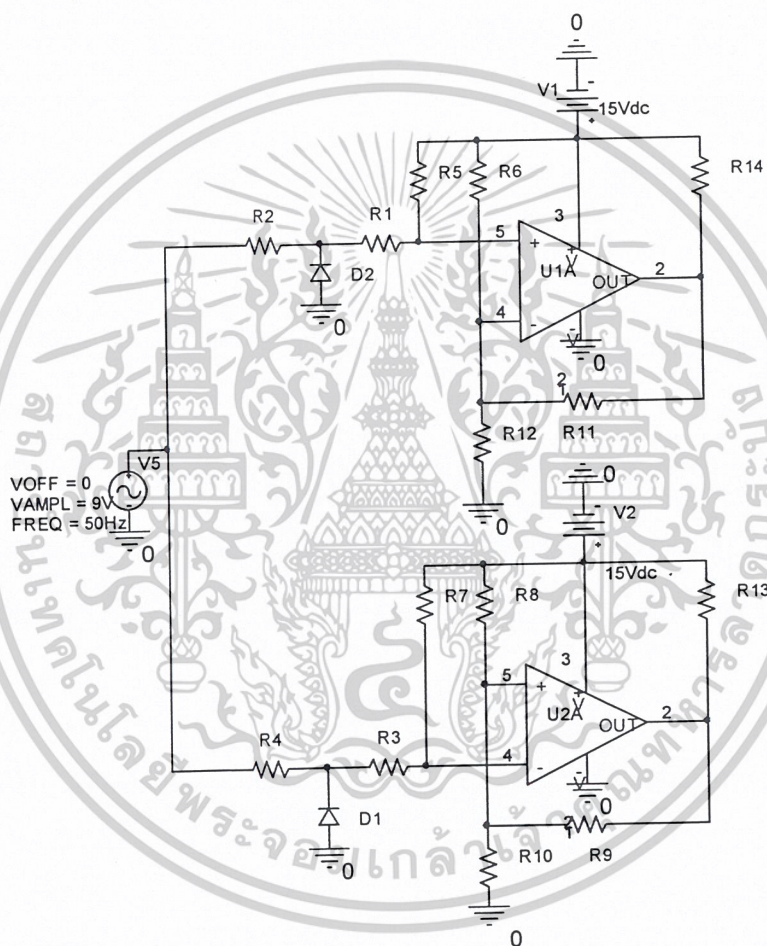
สรุปผลการทดลอง

จะเห็นว่าจากการทดลองเมื่อค่าแรงดันอ้างอิง V_{REF} มีการเปลี่ยนแปลงจะทำให้ผลเอาต์พุตของวงจรสร้างสัญญาณมีการเปลี่ยนแปลงตาม แต่ความถี่ของสัญญาณ Output ยังคงเท่าเดิม ซึ่งแรงดันอ้างอิง V_{REF} นี้จะนำมาจากวงจรป้อนกลับ ที่สามารถเปลี่ยนแปลงค่าแรงดันได้ตั้งแต่ 0 - 2.8 โวลต์

4.2 การทดลองวงจร Zero Crossing

วงจรที่ใช้ในการ Simulation ประกอบด้วย

- แรงดันที่ได้จากหม้อแปลงขนาด 12 - 0 - 12 โวลต์
- สัญญาณ Output จากวงจร Zero Crossing



รูปที่ 4-8 วงจร Zero Crossing ในโปรแกรม Orcad 9.1

วัตถุประสงค์ ต้องการเปรียบเทียบสัญญาณสี่เหลี่ยม 50 Hz กับสัญญาณไซน์ 50 Hz

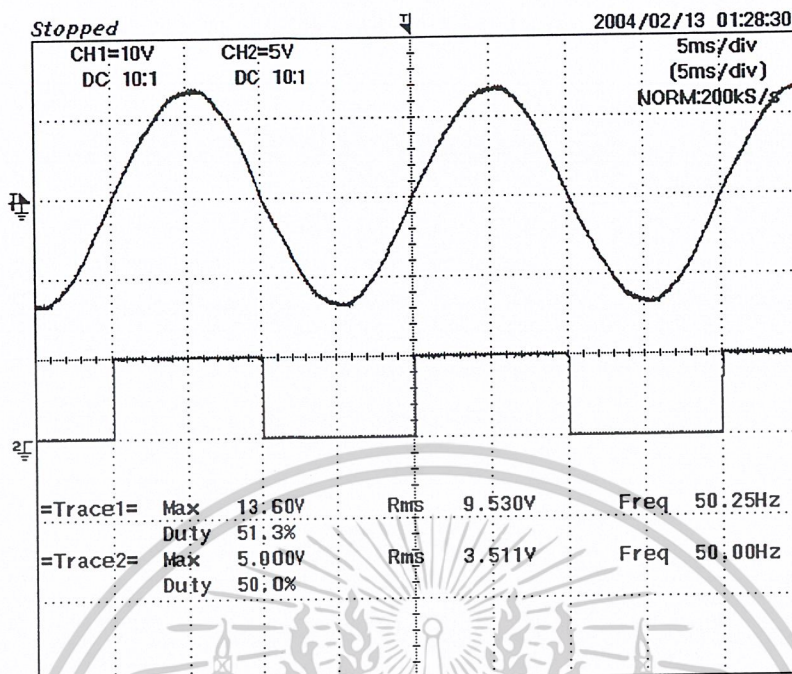
ขั้นตอนการทดลอง

1. ทำการวัดสัญญาณไซน์ทางด้านพุติขุมของหม้อแปลงทั้ง 2 สัญญาณในวงจร Zero Crossing
2. ทำการวัดสัญญาณเอาต์พุต 1 และ เอาต์พุต 2 ที่เป็นรูปคลื่นสี่เหลี่ยม
3. ทำการเปรียบเทียบสัญญาณไซน์ กับสี่เหลี่ยม

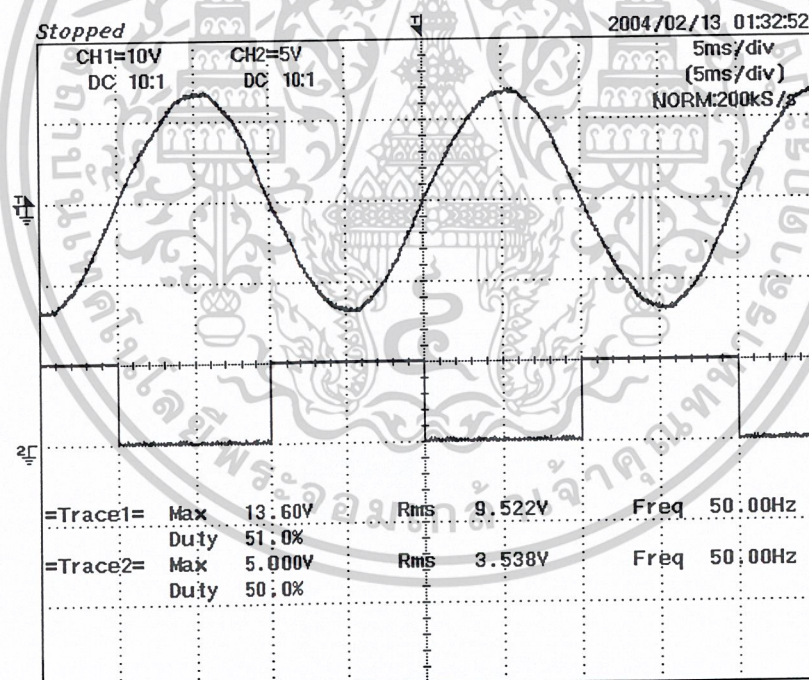
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลอง

OUTPUT 1

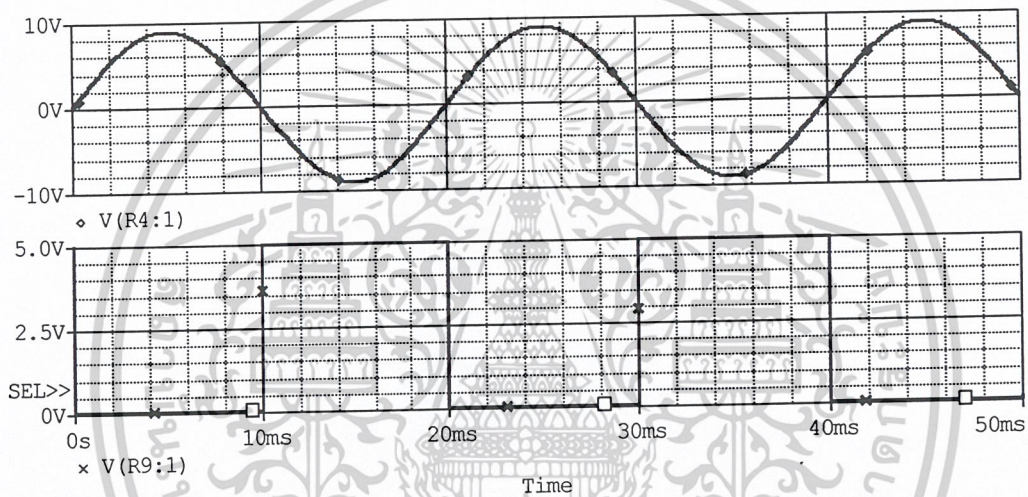
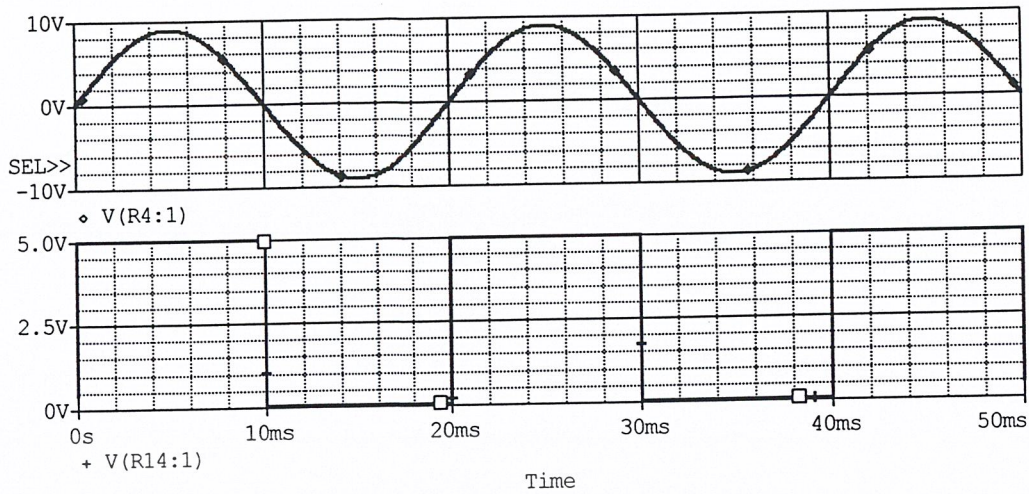


OUTPUT 2



รูปที่ 4-9 สัญญาณที่ได้จากการทดลองจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-10 แรงดัน Zero Crossing ที่ได้จากโปรแกรม Orcad 9.1

สรุปผลการทดลอง

จากคุณสมบัติการทำงานของวงจร เมื่อสัญญาณไซน์มีค่ามากกว่าศูนย์ เอาต์พุตที่ได้จะมีลักษณะเป็นรูปคลื่นสี่เหลี่ยม แต่ขณะที่สัญญาณไซน์มีค่าน้อยกว่าศูนย์ เอาต์พุตที่ได้จะเป็นศูนย์ โดยความถี่ของรูปคลื่นสี่เหลี่ยมที่ได้จะมีค่าเท่ากับความถี่ของสัญญาณไซน์คือ 50 Hz และสัญญาณเอาต์พุตทั้ง 2 สัญญาณนี้จะมีความต่างเฟสกัน 180°

4.3 การทดลองวงจร Dead Time

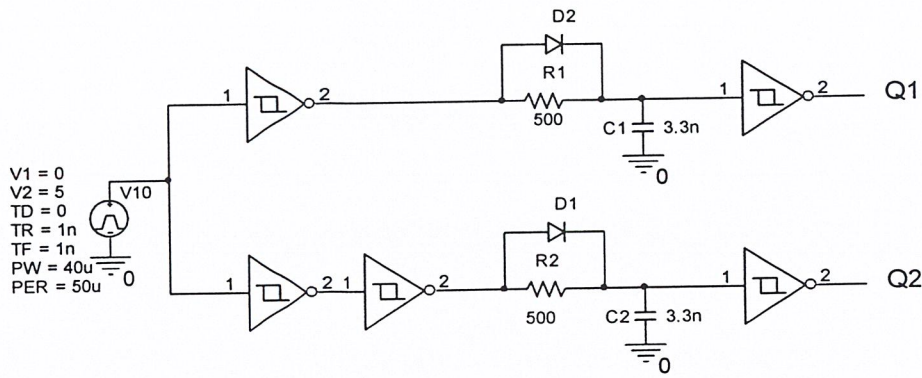
วงจรที่ใช้ในการ Simulation ประกอบด้วย

สัญญาณที่ได้จากวงจรสร้างสัญญาณสี่เหลี่ยมที่ความถี่ 20 kHz ในวงจรใช้ Vpulse แทน โดยเป็น Vpulse มีรายละเอียดดังนี้

$$V1 = 0 \text{ Volt}, V2 = 15 \text{ Volt}, TD = 0 \text{ sec}, TR = 1 \text{ nsec}, TF = 1 \text{ nsec},$$

$$PW = 0.025 \text{ msec}, PER = 0.05 \text{ msec}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



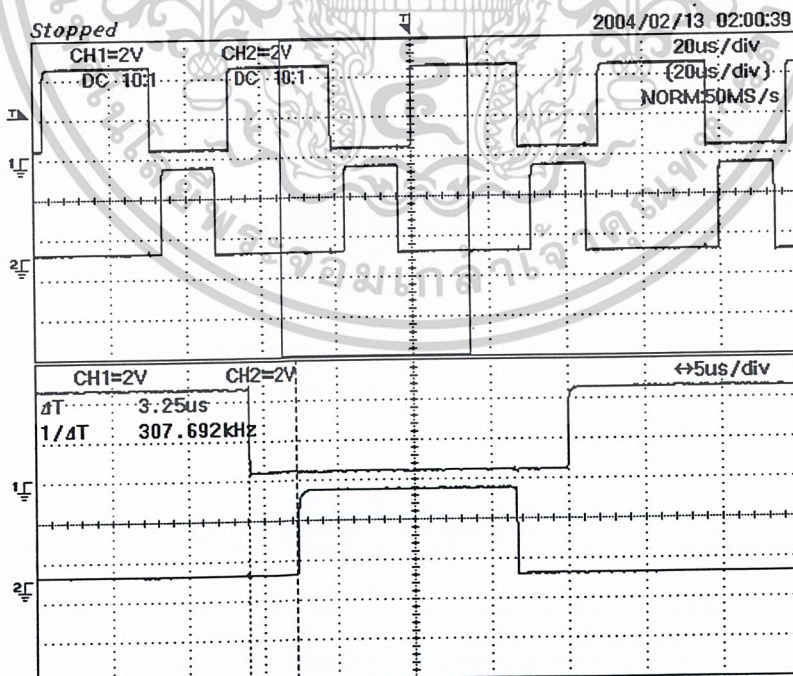
รูปที่ 4-11 วงจร Dead Time ในโปรแกรม Orcad 9.1

วัตถุประสงค์ ต้องการเปรียบเทียบสัญญาณสี่เหลี่ยม 20 KHz 2 สัญญาณที่มี Dead Time ซึ่งกันและกัน โดยการเปลี่ยนแปลงแรงดันอ้างอิง V_{REF} มีค่าเท่ากับ 0 , 1.5 และ 2.5 V

ขั้นตอนการทดลอง

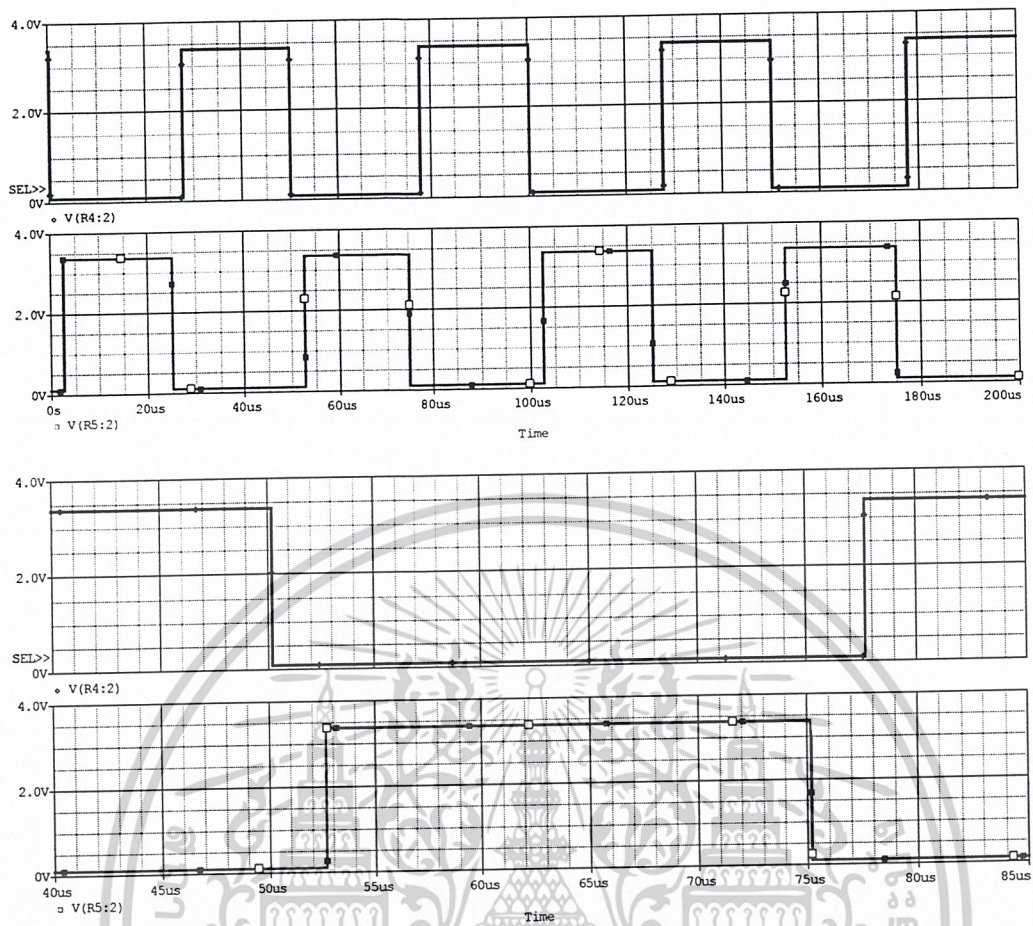
1. ป้อนสัญญาณสี่เหลี่ยม 20 KHz จากวงจรสร้างสัญญาณและปรับแรงดันอ้างอิงที่ค่า 0, 1.5 และ 2.5 V ตามลำดับ
2. วัดสัญญาณเอาต์พุตของวงจร Dead Time โดยปรับค่าเวลา Dead Time (t_d) มีค่าเท่ากับ $4 \mu s$
3. เปรียบเทียบสัญญาณที่อินพุตและเอาต์พุตทั้ง 3 สัญญาณ

ผลการทดลอง



รูปที่ 4-12 สัญญาณ Dead Time ที่ได้จากการทดลองจริง เมื่อ $V_{REF} = 1.5 V$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-13 สัญญาณที่ได้จากวงจร Dead Time ในโปรแกรม Orcad 9.1 เมื่อ $V_{REF} = 1.5 \text{ V}$

สรุปผลการทดลอง

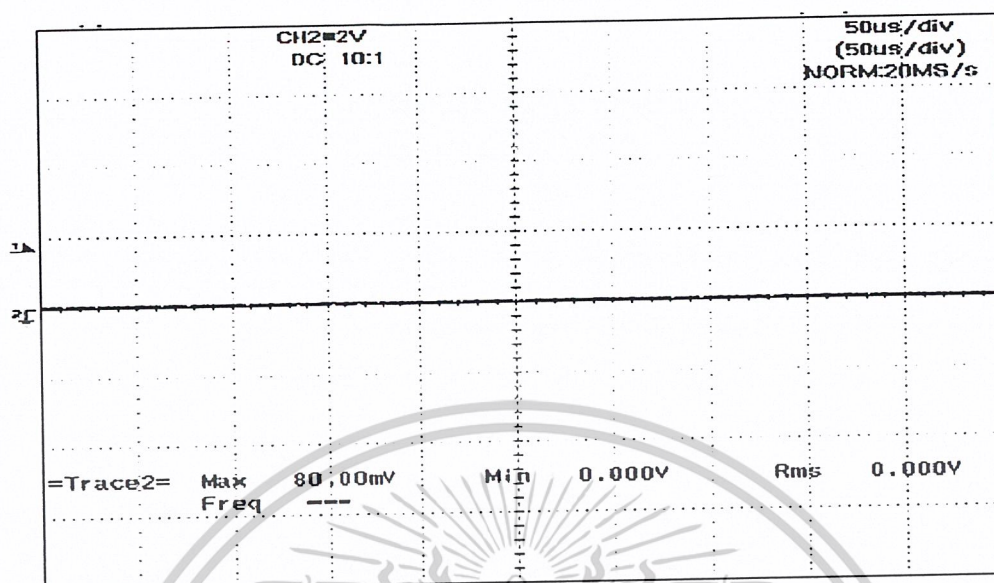
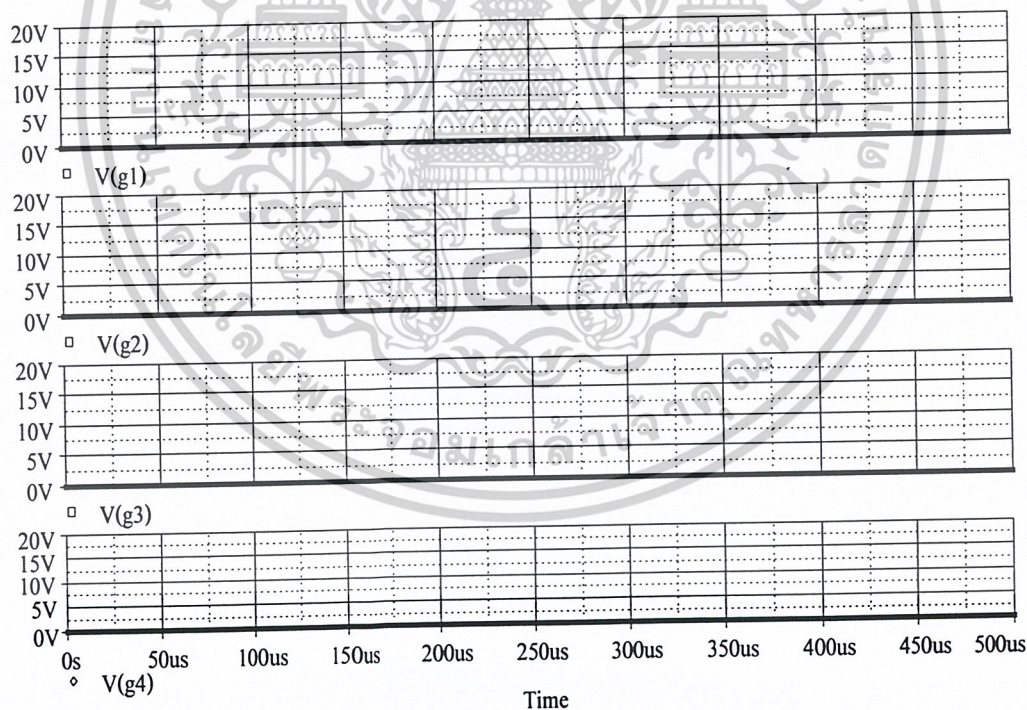
จะเห็นว่าที่ค่าแรงดันอ้างอิง $V_{REF} = 0 \text{ V}$ สัญญาณ $Q1 = 0$ แต่ $Q2$ จะไม่เป็นศูนย์ ซึ่งจุดนี้เป็นจุดที่สำคัญมากเพราะว่าที่ค่า $V_{REF} = 0 \text{ V}$ เราต้องการให้สัญญาณเอาต์พุตเท่ากับศูนย์ด้วยเนื่องจากเราไม่ต้องการให้มีสัญญาณไปขับมอเตอร์ เพราะฉะนั้นต้องทำการปรับปรุงและแก้ไขให้สัญญาณ $Q2 = 0$ ที่ค่า $V_{REF} = 0 \text{ V}$. โดยวงจรที่ใช้ปรับปรุงแก้ไขจะอยู่ในส่วนของวงจรรวมสัญญาณ ส่วนสัญญาณเอาต์พุตที่ค่า $V_{REF} = 1.5 \text{ V}$. และ 2.5 V . $t_d = 5 \mu\text{s}$ จะมีลักษณะดังรูปข้างบน

4.4. การทดลองวงจรรวมสัญญาณ

วงจรที่ใช้ในการ Simulation ประกอบด้วย

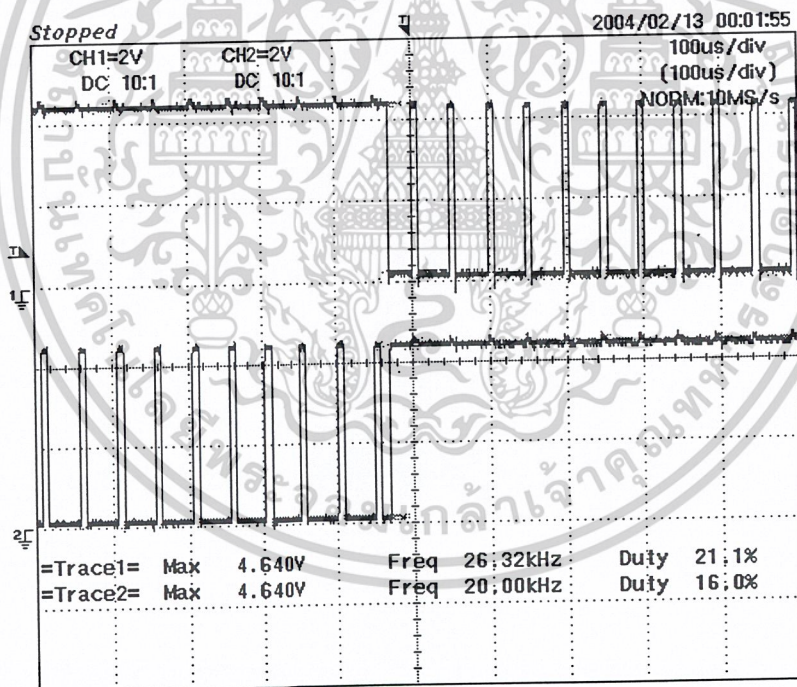
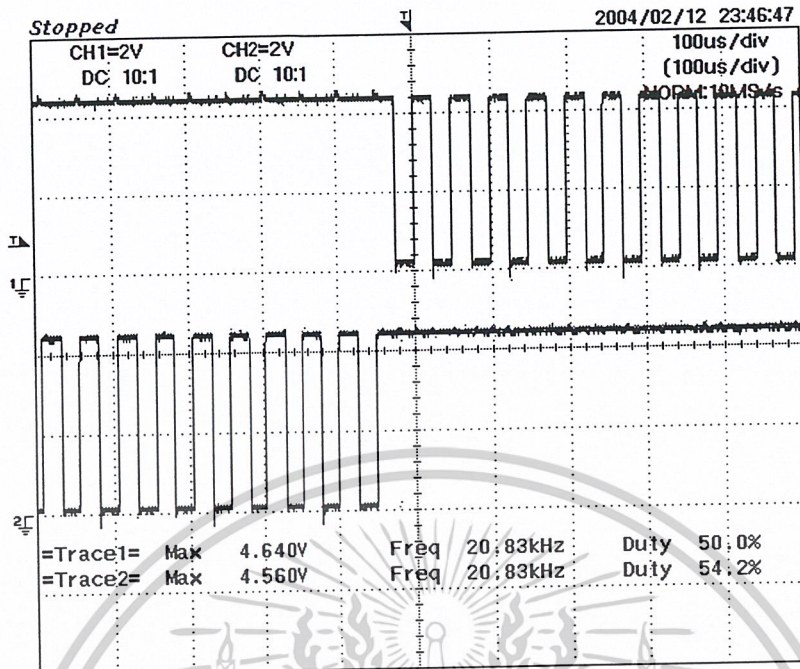
วงจร Dead Time และวงจร Zero Crossing ที่รวมสัญญาณเข้ากันด้วยเกตต่างๆ

ผลการทดลอง

1. $V_{REF} = 0$, $t_d = 4 \mu s$ รูปที่ 4-15 สัญญาณเอาต์พุตที่ได้จากการทดลองจริง เมื่อ $V_{REF} = 0 V$ รูปที่ 4-16 สัญญาณเอาต์พุตที่ได้จากโปรแกรม Orcad 9.1 เมื่อ $V_{REF} = 0 V$

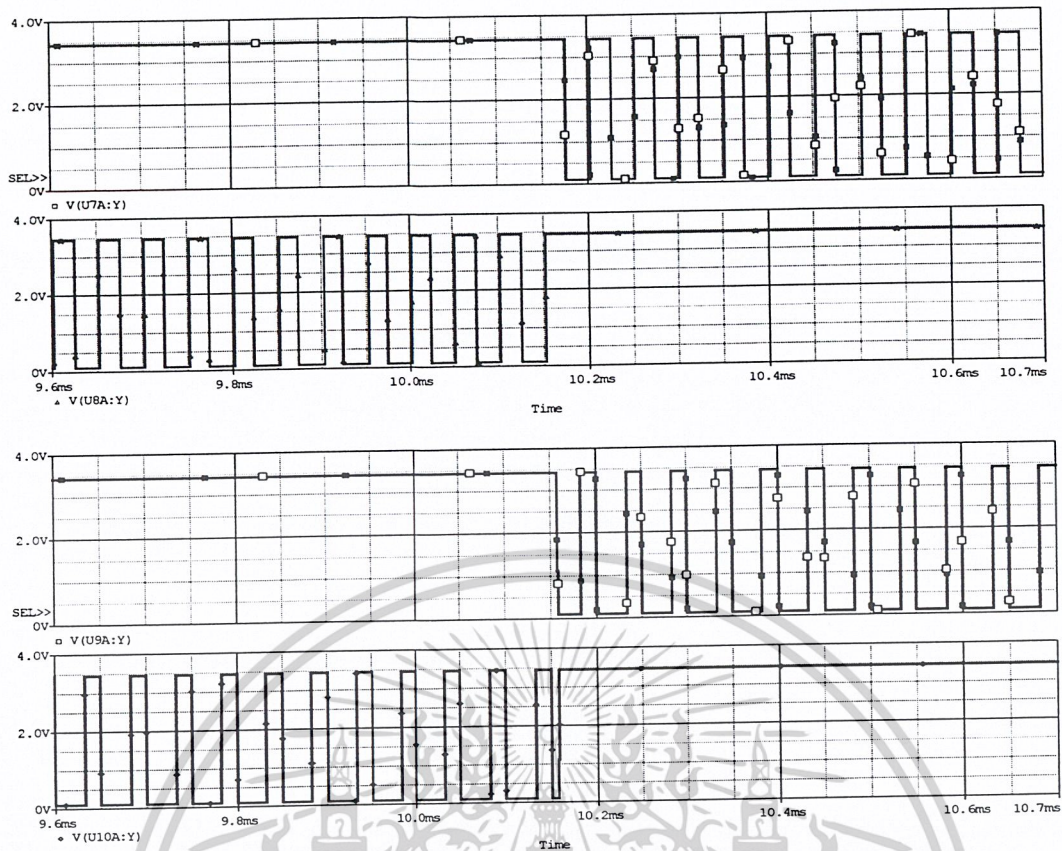
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. $V_{REF} = 1.5$, $t_d = 4 \mu s$



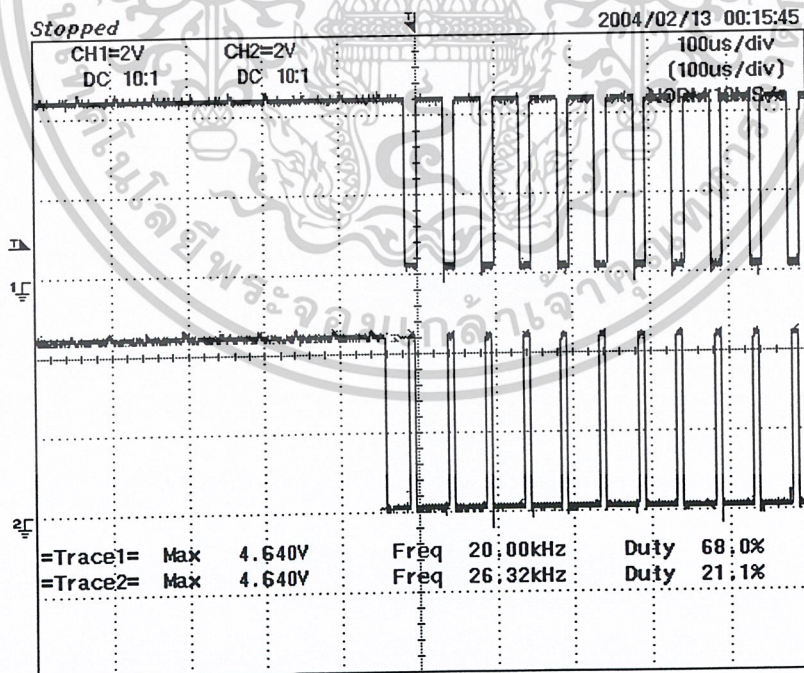
รูปที่ 4-17 สัญญาณเอาต์พุตที่ได้จากการทดลองจริง เมื่อ $V_{REF} = 1.5$ V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-18 สัญญาณเอาต์พุตที่ได้จากโปรแกรม Orcad 9.1 เมื่อ $V_{REF} = 1.5 \text{ V}$

3. $V_{REF} = 2.5$, $t_d = 4 \mu\text{s}$



รูปที่ 4-19 สัญญาณเอาต์พุตที่ได้จากการทดลองจริง เมื่อ $V_{REF} = 2.5 \text{ V}$

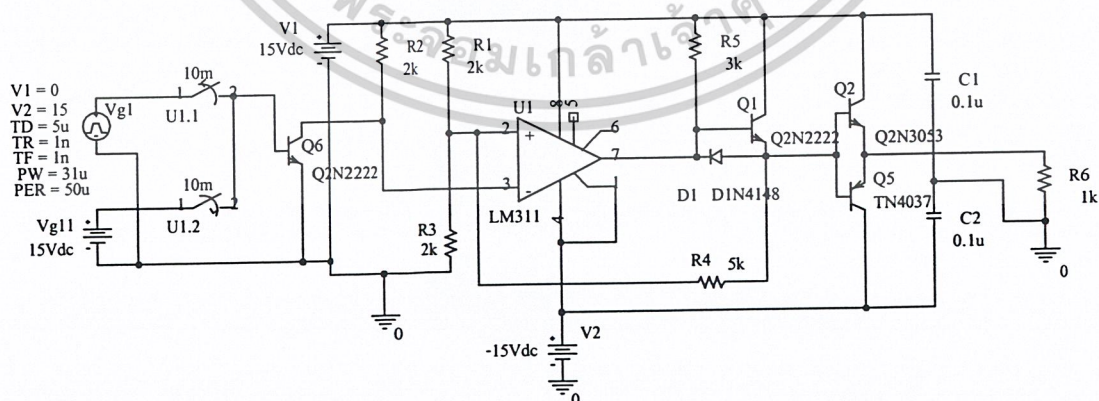
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปผลการทดลอง

จากการทดลองจะพบว่าที่ค่าแรงดันอ้างอิง $V_{REF} = 0$ สัญญาณ Q, B1 และ B2 เมื่อผ่านเข้าไปในวงจรรวมสัญญาณแล้วจะถูกทำให้มีค่าเป็นศูนย์เพื่อต้องการให้สัญญาณเอาต์พุตที่มีค่าเป็นศูนย์ส่วนสัญญาณ Q จะมีค่าเป็นศูนย์อยู่แล้ว ในกรณีที่แรงดันอ้างอิงมีค่าไม่เท่ากับศูนย์ สัญญาณเอาต์พุต V_{g1} , V_{g2} , V_{g3} และ V_{g4} จะได้จากการนำสัญญาณสี่เหลี่ยม 20 kHz มารวมกับสัญญาณสี่เหลี่ยม 50 Hz ซึ่งสัญญาณเอาต์พุตทั้ง 4 สัญญาณนี้จะมีลักษณะเหมือนกับ สัญญาณที่นำไปขับมอสเฟต ดังที่กล่าวไปแล้วในบทที่ 2

เนื่องจากสัญญาณเอาต์พุตทั้ง 4 ยังไม่สามารถที่จะไปจับมอสเฟตได้โดยตรง ดังนั้นจึงต้องนำสัญญาณเอาต์พุตจากวงจรรวมสัญญาณมาผ่านวงจร Drive & Isolate เสียก่อน ซึ่งวิธีการทดสอบสามารถกระทำได้ดังนี้

วงจรที่ใช้ในการ Simulation ประกอบด้วย



รูปที่ 4-21 วงจร Drive & Isolate โปรแกรม Orcad 9.1

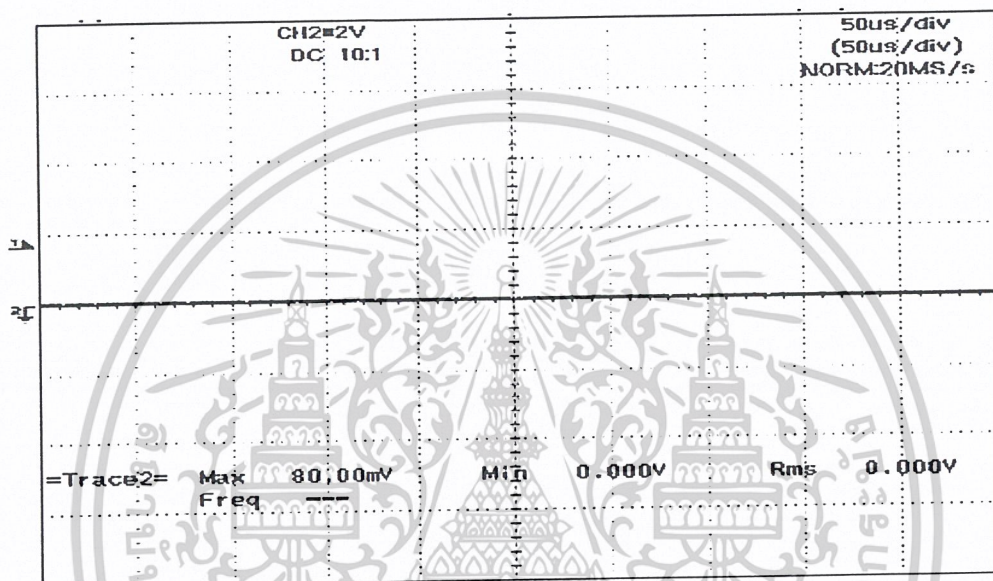
วัตถุประสงค์ ทำการเปรียบเทียบสัญญาณเอาต์พุตของวงจร โดยปรับค่าแรงดันอ้างอิงเท่ากับ 0 และ 2 V

ขั้นตอนการทดลอง

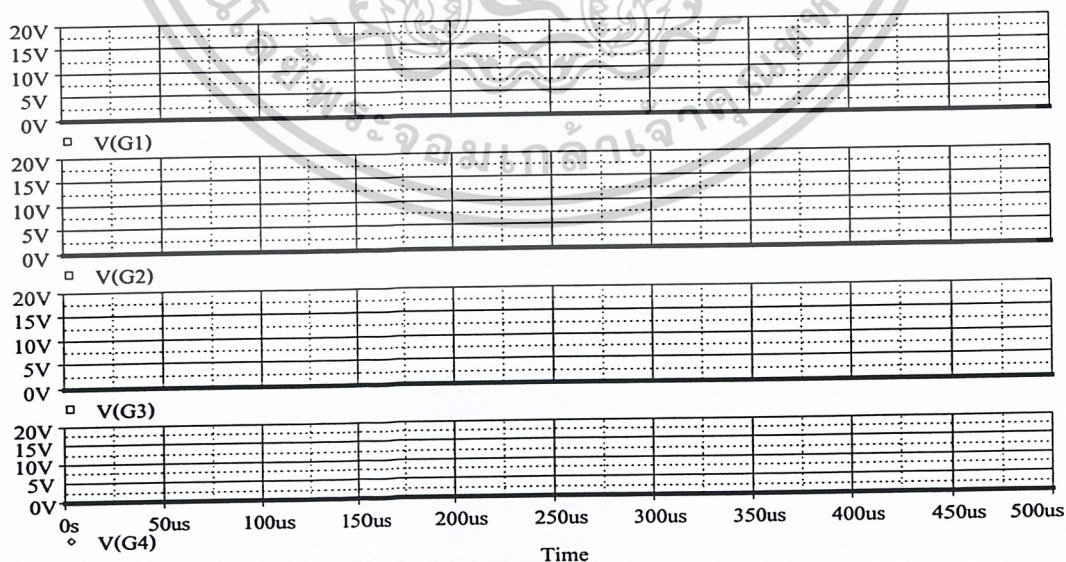
1. ป้อนสัญญาณ V_{g1} , V_{g2} , V_{g3} และ V_{g4} ให้กับชุด Drive & Isolate แต่ละชุด
2. เปรียบเทียบสัญญาณเอาต์พุต V_{G1} , V_{G2} , V_{G3} และ V_{G4}

ผลการทดลอง

1. $V_{REF} = 0$ V



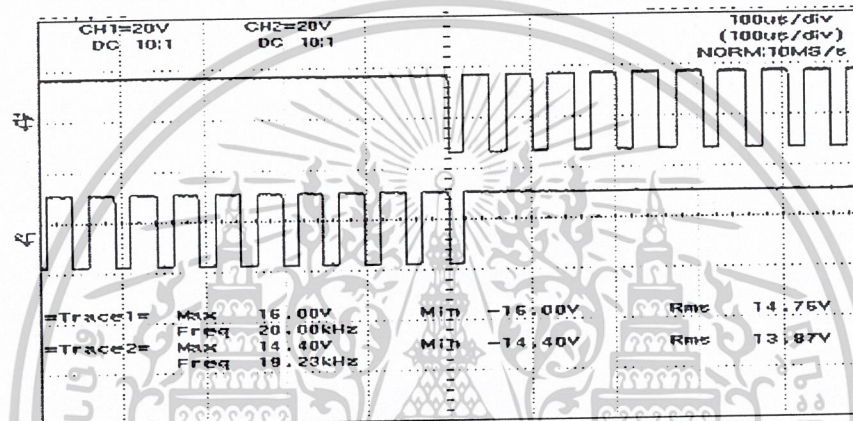
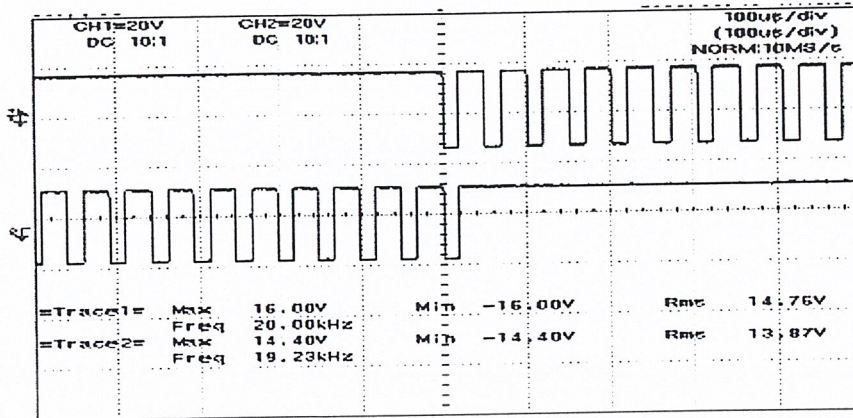
รูปที่ 4-22 สัญญาณ Drive & Isolate ที่ได้จากการทดลองจริง เมื่อ $V_{REF} = 0$ V



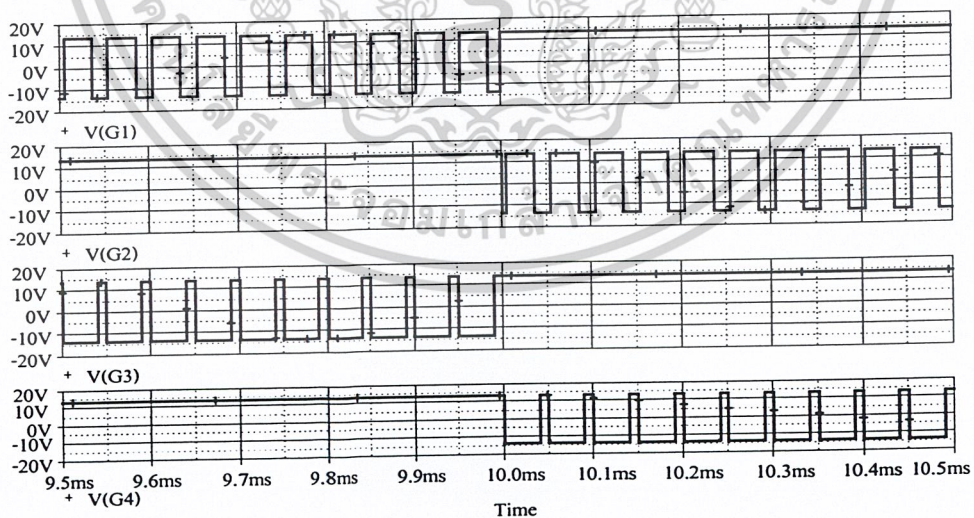
รูปที่ 4-23 สัญญาณ Drive & Isolate ที่ได้จากโปรแกรม Orcad 9.1 เมื่อ $V_{REF} = 0$ V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$2. V_{REF} = 2 \text{ V}$$



รูปที่ 4-24 สัญญาณ Drive & Isolate ที่ได้จากการทดลองจริง เมื่อ $V_{REF} = 2 \text{ V}$



รูปที่ 4-25 สัญญาณ Drive & Isolate ที่ได้จากโปรแกรม Orcad 9.1 เมื่อ $V_{REF} = 2 \text{ V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปผลการทดลอง

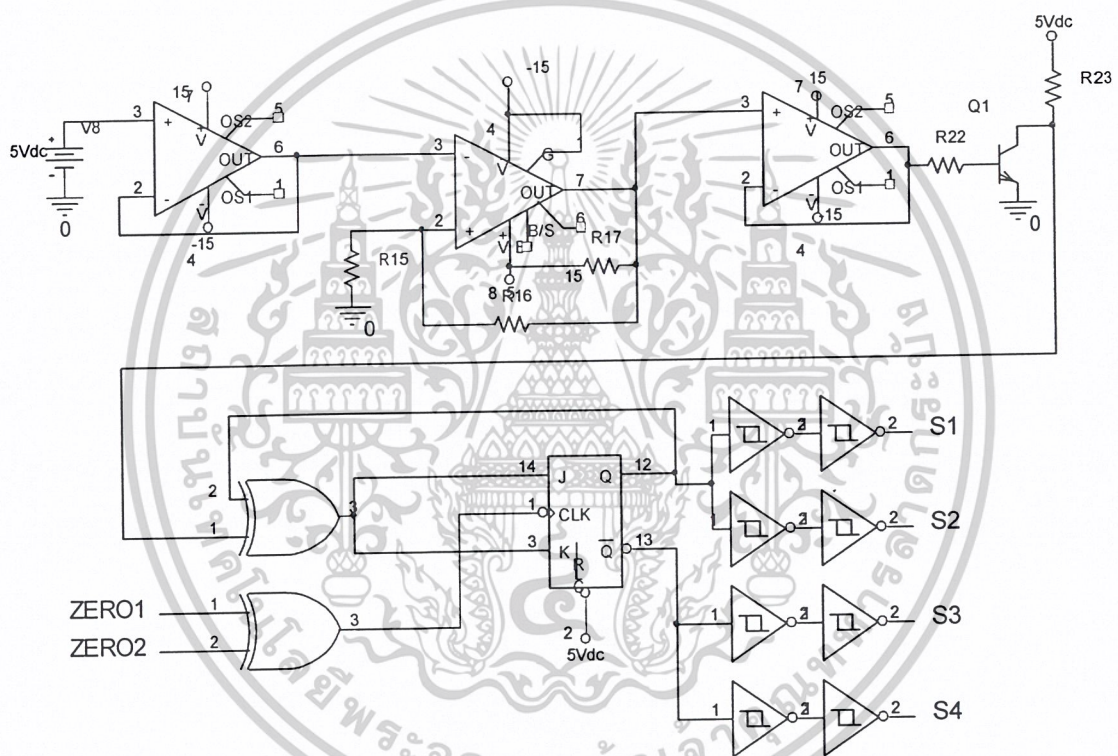
จากรูปคลื่นจะเห็นได้ว่าเมื่อนำอินพุตป้อนเข้ามา เอาท์พุทที่ได้จะมีลักษณะเหมือนกันแต่สัญญาณเอาท์พุทที่ค่าต่ำสุดจะติดลบประมาณ -15 V เนื่องจากการที่จะนำสัญญาณไปจับมอสเฟตให้ทำงานถ้าต้องการให้มอสเฟตหยุดทำงาน ที่แรงดันติดลบนั้นจะทำให้มอสเฟตหยุดทำงานได้แน่นอนยิ่งขึ้น

4.6 การทดลองวงจรกลับขั้ว

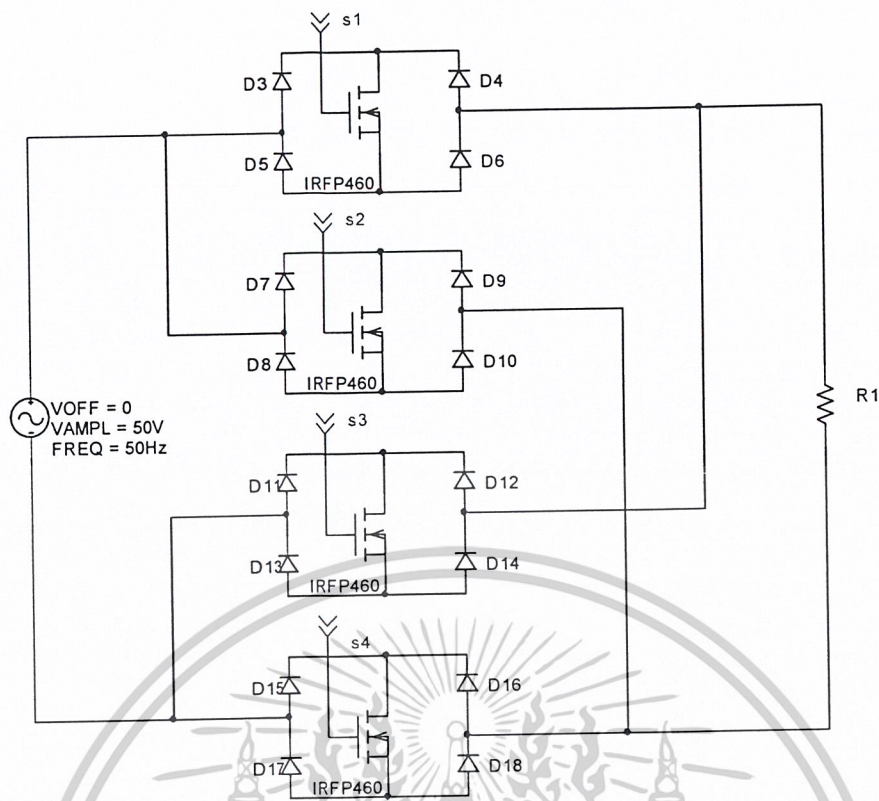
4.6.1 การทดลองวงจร Drive ของวงจรกลับขั้ว

วงจรการทดลองการสลับขั้วของแรงดันเราจะสั่งให้วงจรกลับขั้วเมื่อค่ากระแสสลับมีค่ากระแสเท่ากับ 0 แอมป์เท่านั้น และสวิทช์ทุกตัวจะต้อง OFF ก่อนทำการกลับขั้ว

วงจรที่ใช้ในการ Simulation ประกอบด้วย



รูปที่ 4-26 วงจรคอนโทรล ของชุดกลับขั้ว โปรแกรม Orcad 9.1



รูปที่ 4-27 วงจรกำลังของชุดกลับขั้ว โปรแกรม Orcad 9.1

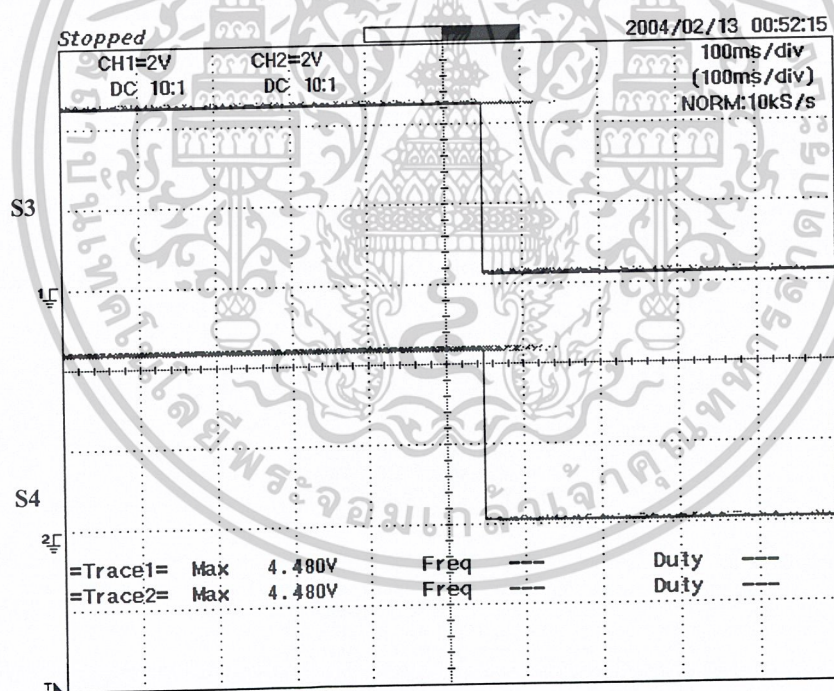
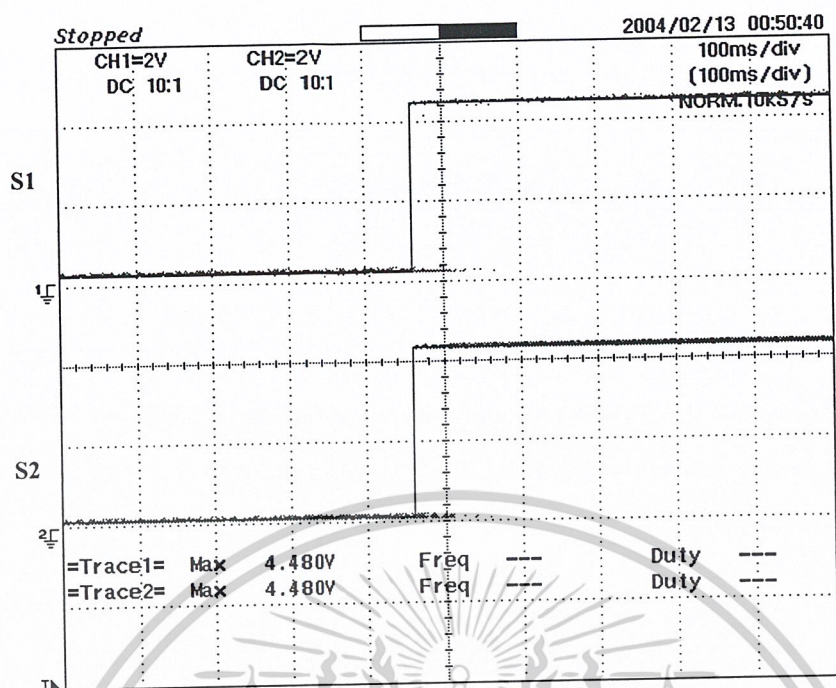
วัตถุประสงค์ ทำการตรวจสอบการทำงานของวงจร Drive ของชุดกลับขั้วในสภาวะการทำงานเสริมและหักล้างแรงดัน

ขั้นตอนการทดลอง

1. ป้อนสัญญาณ Zero Crossing เข้าขา Zero1 และ Zero2 เข้าตัว Exclusive – OR Gate พร้อมกับสัญญาณ Feedback
2. เปรียบเทียบสัญญาณเอาต์พุต S_1 , S_2 , S_3 และ S_4

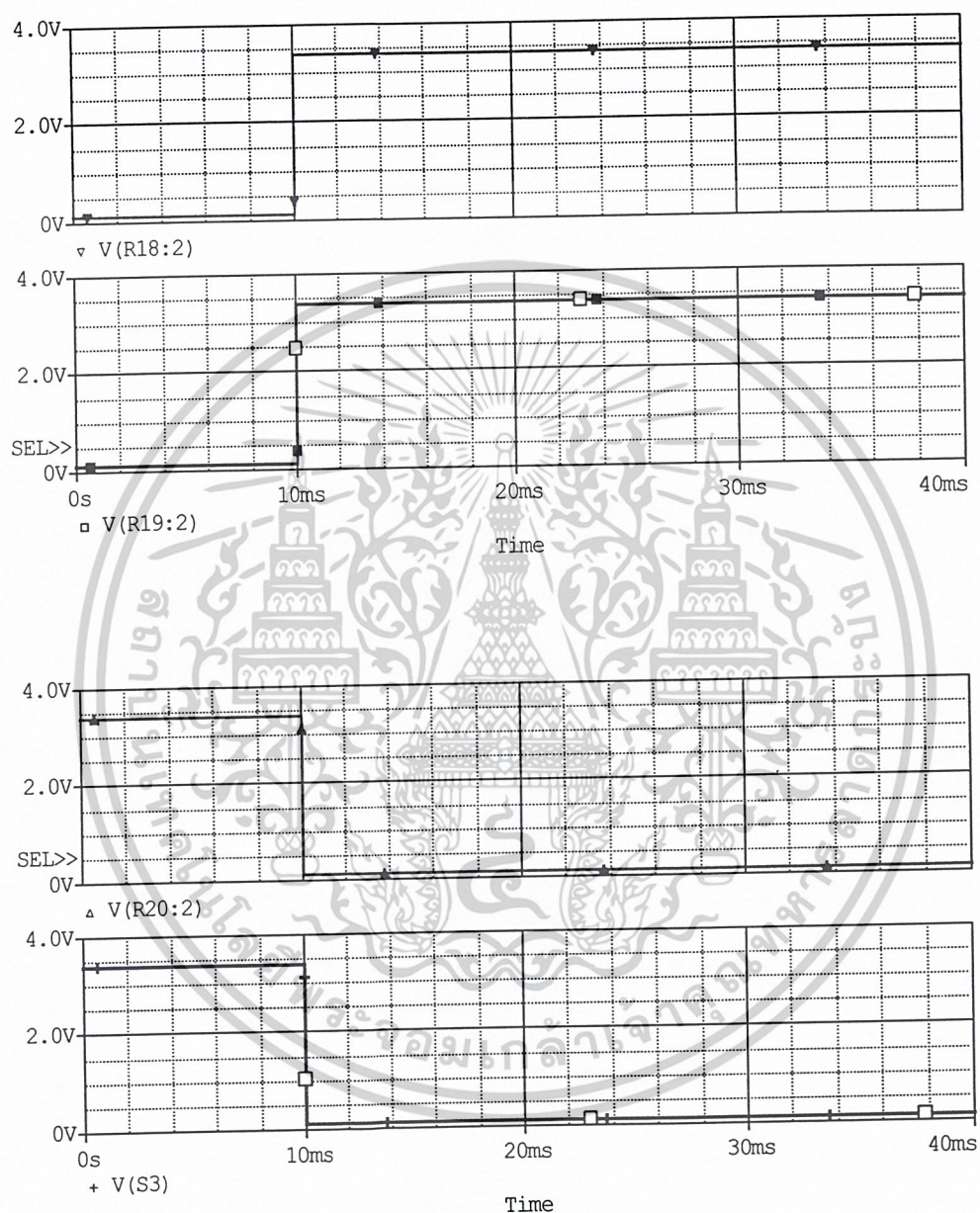
ผลการทดลอง

จากรูปคลื่นจะเห็นว่าวงจรสามารถทำงานได้ 2 สภาวะการทำงานคือ สภาวะแรก คือ S_1 , S_4 เปลี่ยนจากสภาวะศูนย์เป็นบวก จะเห็นว่ารูปคลื่นเหมือนกับอินพุตที่เข้ามา สภาวะที่สอง S_2 , S_3 เปลี่ยนจากสภาวะบวกเป็นศูนย์ จะเห็นว่ารูปคลื่นจะตรงข้ามกับอินพุตที่เข้ามา



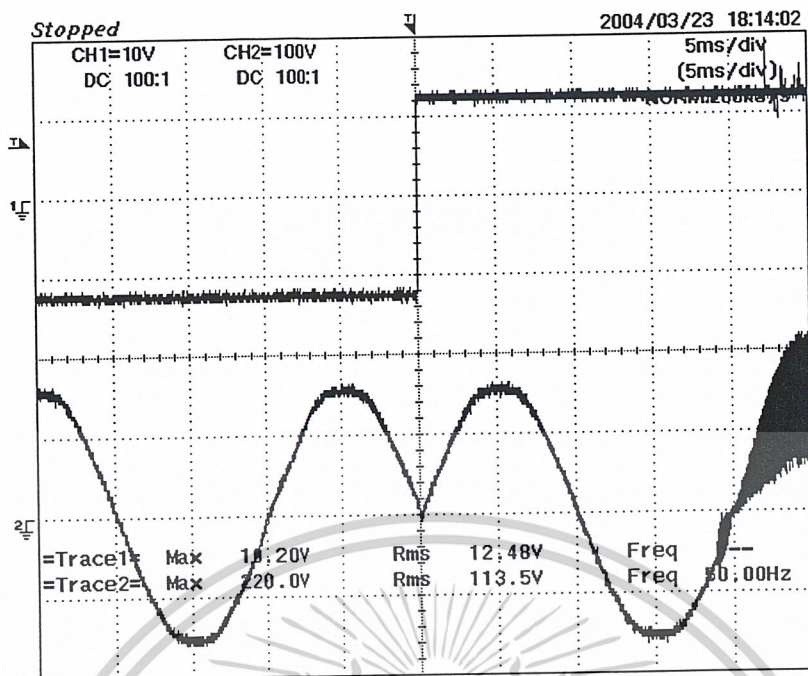
รูปที่ 4-28 สัญญาณ Drive ของสวิทช์ S_1 , S_4 และ S_2 , S_3 จากทดลองจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

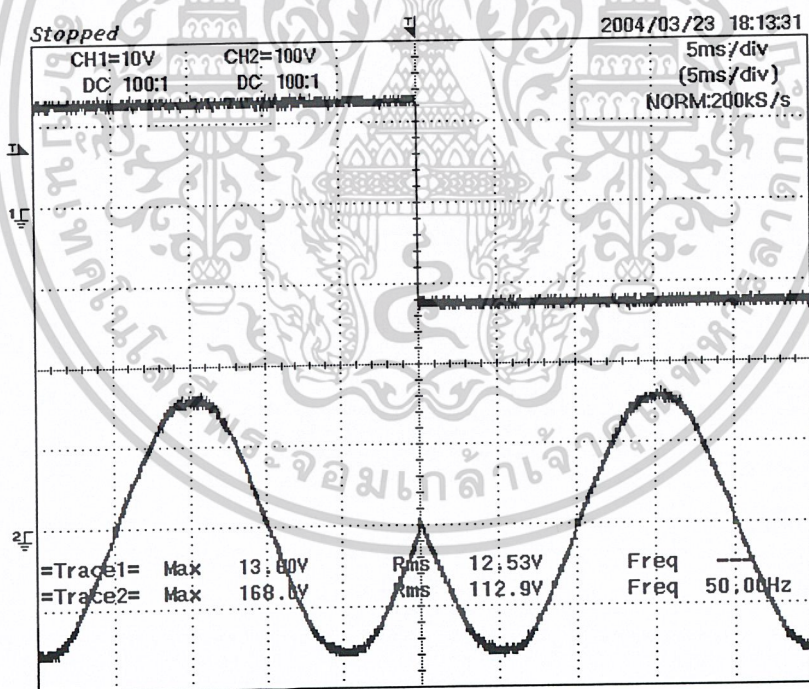


รูปที่ 4-29 สัญญาณ Drive ของสวิทช์ S_1 , S_4 และ S_2 , S_3 ที่ได้จากโปรแกรม Orcad 9.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

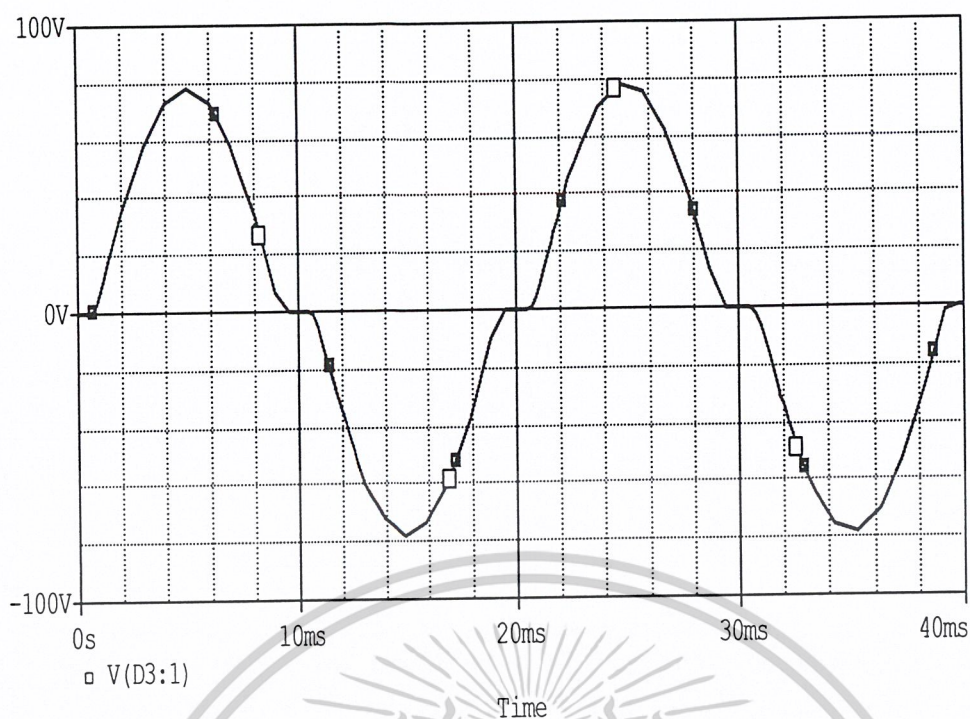


รูปที่ 4-30 สัญญาณอินพุตขณะกลับสวิตซ์การทำงานจาก S_1 , S_4 on เป็น off

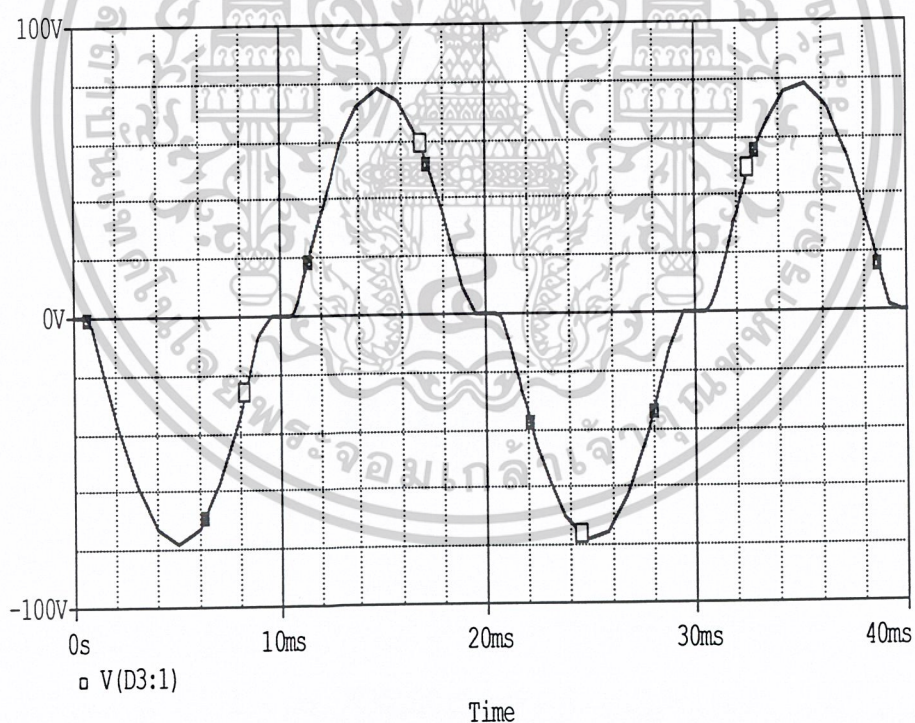


รูปที่ 4-31 สัญญาณอินพุตขณะกลับสวิตซ์การทำงานจาก S_1 , S_4 ON เป็น OFF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-32 สัญญาณเอาต์พุตขณะสวิตช์ S_1 , S_4 ON จากโปรแกรม Orcad 9.1

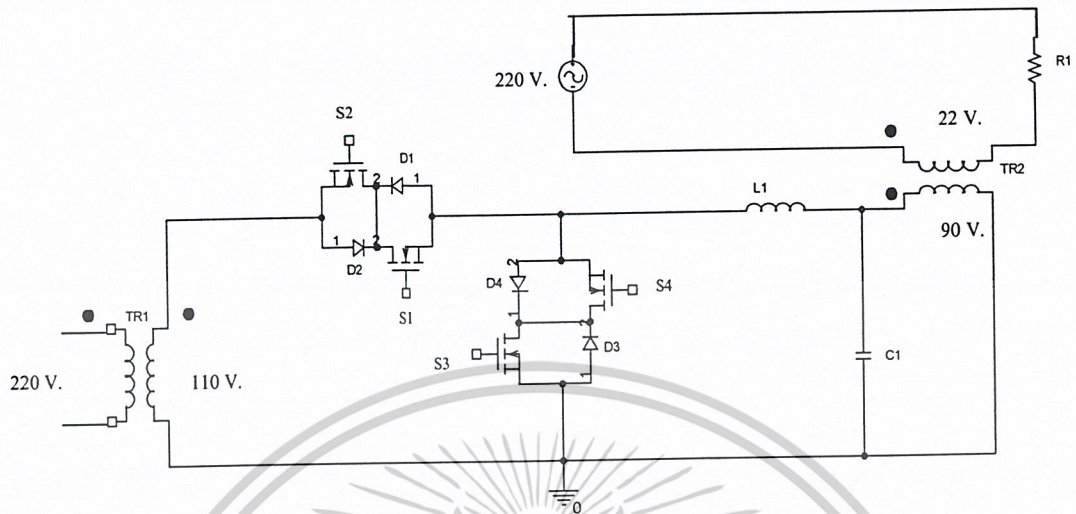


รูปที่ 4-33 สัญญาณเอาต์พุตขณะสวิตช์ S_2 , S_3 ON จากโปรแกรม Orcad 9.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.6 การทดลองวงจรเสริมหรือหักล้างแรงดัน

วงจรที่ใช้ในการทดลอง

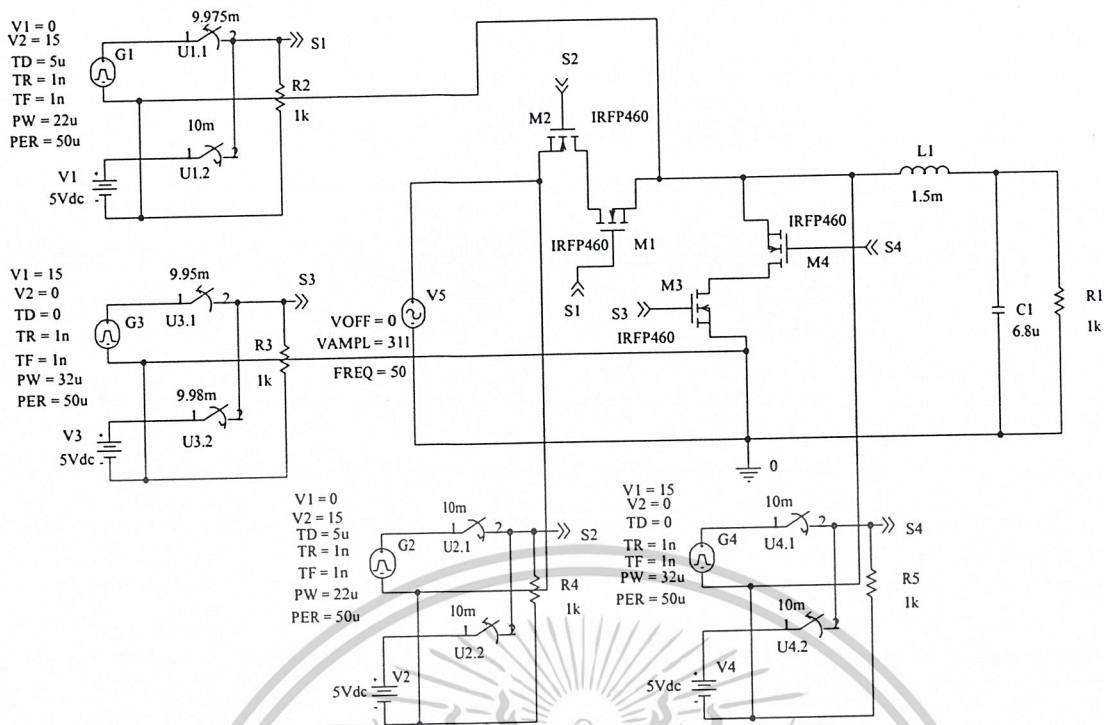


รูปที่ 4-34 วงจรที่ใช้ในการทดลอง

วงจรที่ใช้ในการ Simulation ประกอบด้วย

- (1) สัญญาณที่เข้าเพาเวอร์มอสเฟตตัวที่ 1 ในวงจรใช้ G1 และ V1 โดยมีรายละเอียดดังนี้
 - G1 เป็น VPULSE มีค่า $V1 = 0 \text{ Volt}$, $V2 = 15 \text{ Volt}$, $TD = 5 \mu\text{s}$, $TR = 1 \text{ ns}$, $TF = 1 \text{ ns}$, $PW = 22 \mu\text{s}$, $PER = 50 \mu\text{s}$ และ V1 เป็น V_{dc} มีค่า 15 Volt
- (2) สัญญาณที่เข้าเพาเวอร์มอสเฟตตัวที่ 2 ในวงจรใช้ G2 และ V2 โดยมีรายละเอียดดังนี้
 - G2 เป็น VPULSE มีค่า $V1 = 0 \text{ Volt}$, $V2 = 15 \text{ Volt}$, $TD = 5 \mu\text{s}$, $TR = 1 \text{ ns}$, $TF = 1 \text{ ns}$, $PW = 22 \mu\text{s}$, $PER = 50 \mu\text{s}$ และ V2 เป็น V_{dc} มีค่า 15 Volt
- (3) สัญญาณที่เข้าเพาเวอร์มอสเฟตตัวที่ 3 ในวงจรใช้ G3 และ V3 โดยมีรายละเอียดดังนี้
 - G3 เป็น VPULSE มีค่า $V1 = 15 \text{ Volt}$, $V2 = 0 \text{ Volt}$, $TD = 0 \text{ s}$, $TR = 1 \text{ ns}$, $TF = 1 \text{ ns}$, $PW = 32 \mu\text{s}$, $PER = 50 \mu\text{s}$ และ V3 เป็น V_{dc} มีค่า 15 Volt
- (4) สัญญาณที่เข้าเพาเวอร์มอสเฟตตัวที่ 4 ในวงจรใช้ G4 และ V4 โดยมีรายละเอียดดังนี้
 - G4 เป็น VPULSE มีค่า $V1 = 15 \text{ Volt}$, $V2 = 0 \text{ Volt}$, $TD = 0 \text{ sec}$, $TR = 1 \text{ ns}$, $TF = 1 \text{ ns}$, $PW = 33 \mu\text{s}$, $PER = 50 \mu\text{s}$ และ V4 เป็น V_{dc} มีค่า 15 Volt

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-35 วงจรกำลังในโปรแกรม Orcad 9.1

วัตถุประสงค์ วัตถุประสงค์ที่จุดต่างๆทั้งทางค่านอินพุต เอาท์พุทและที่โหลด

ขั้นตอนการทดลอง

1. ปรับแรงดันอินพุต $V_i = 0\text{ V}$ จ่ายแรงดันขนาด 220 V ให้กับหม้อแปลง T1 และปรับแรงดันอ้างอิง $V_{REF} = 1.5\text{ V}$ และ 2.5 V
2. วัดแรงดันที่จุดต่างๆ ดังนี้
 - แรงดัน V_{DS} ที่ S1, S2, S3 และ S4
 - แรงดันเอาท์พุทก่อน Filter (แรงดันที่จุด AB)
 - วัดแรงดันทางด้าน Primary ที่หม้อแปลง T2

การทดลองในสภาวะแรงดันตก

3. ปรับแรงดันอินพุต อยู่ในช่วง $198 - 220\text{ V}$ และปรับแรงดันอ้างอิง (V_{REF}) เพื่อให้แรงดันเอาท์พุท คงที่เท่ากับ 220 V
4. วัดรูปคลื่นสัญญาณ แรงดันอินพุท แรงดันเอาท์พุท และบันทึกค่าแรงดันอ้างอิง (V_{REF}) ที่ทำให้เอาท์พุท เท่ากับ 220 V

การทดลองในสภาวะแรงดันเกิน

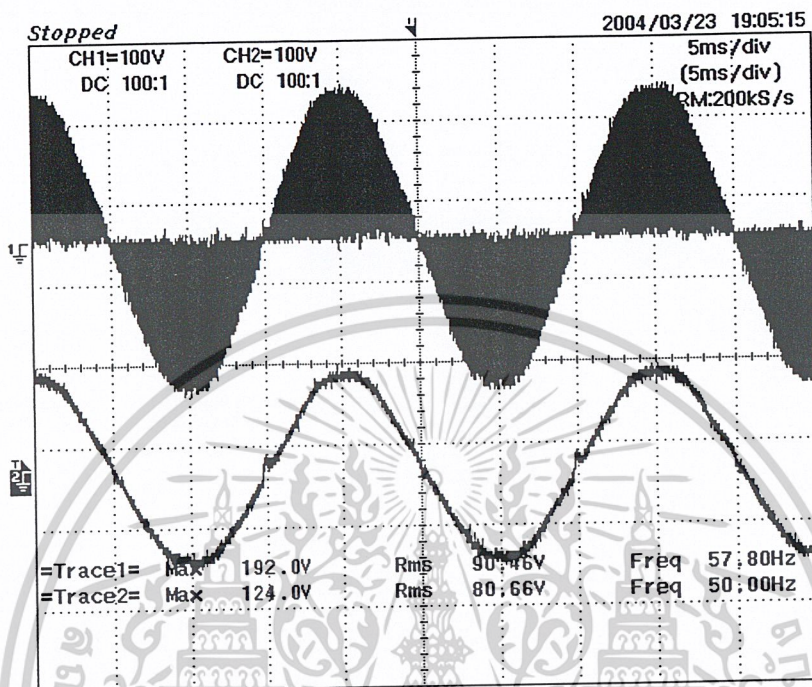
5. ปรับแรงดันอินพุท อยู่ในช่วง $240 - 220\text{ V}$ และปรับแรงดันอ้างอิง (V_{REF}) เพื่อให้แรงดันเอาท์พุท คงที่เท่ากับ 220 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

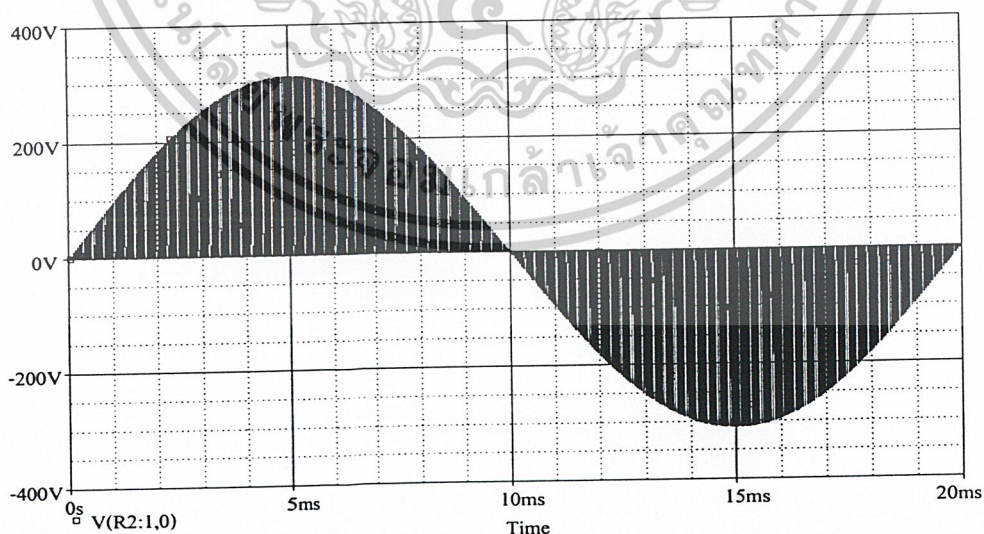
6. วัดรูปคลื่นสัญญาณ แรงดันอินพุต แรงดันเอาต์พุต และบันทึกค่าแรงดันอ้างอิง (V_{REF}) ที่ทำให้เอาต์พุตเท่ากับ 220 V

ผลการทดลอง

$$V_i = 0 \text{ V}, V_{REF} = 1.5 \text{ V}$$



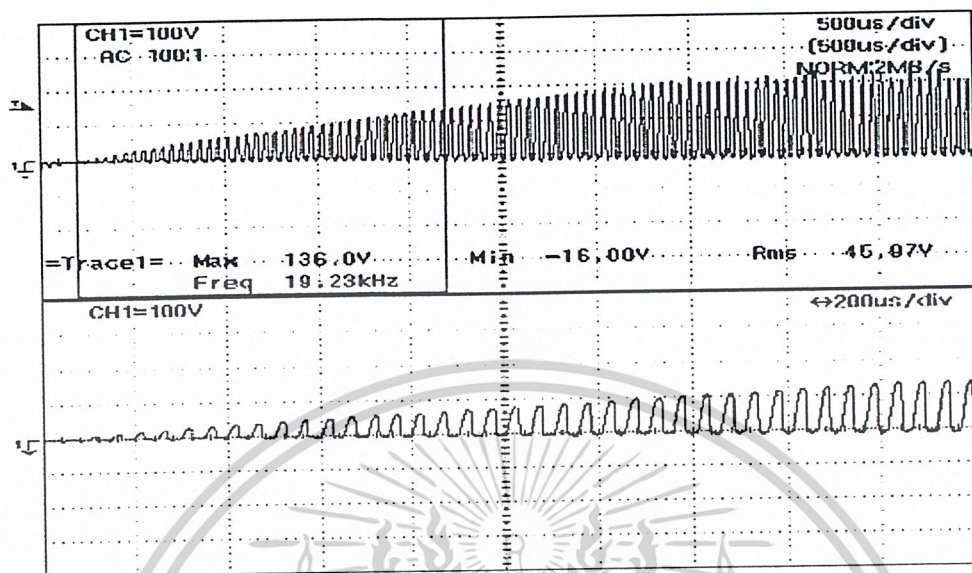
รูปที่ 4-36 สัญญาณเอาต์พุตของวงจรกำลังจากการทดลองจริง เมื่อยังไม่ผ่าน LC-Filter และสัญญาณเอาต์พุตของวงจรกำลังจากการทดลองจริง เมื่อผ่าน LC-Filter



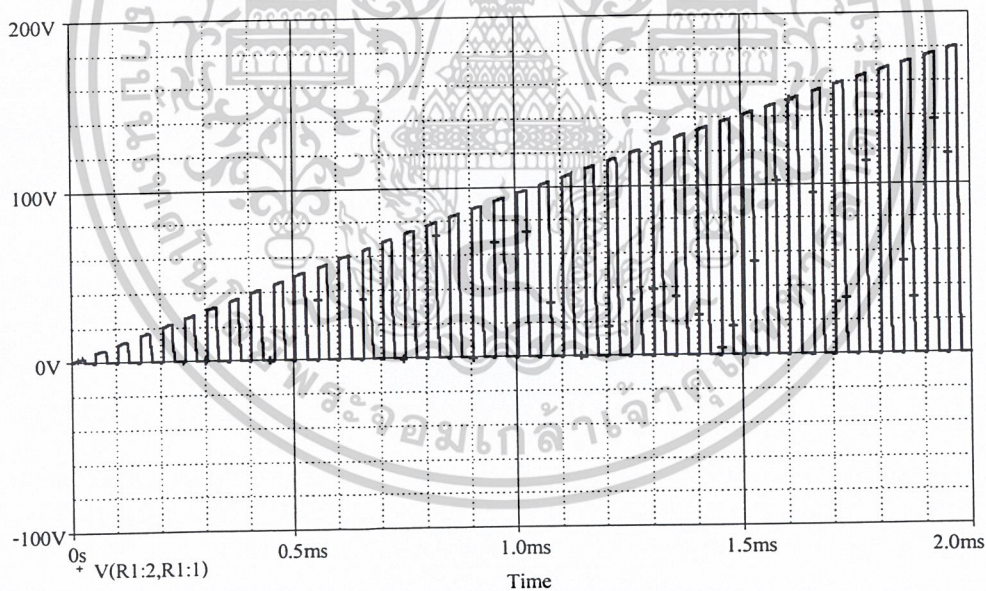
รูปที่ 4-37 สัญญาณเอาต์พุตของวงจรกำลังจากโปรแกรม Orcad 9.1 เมื่อยังไม่ผ่าน LC-Filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณที่ได้อาจจะดูไม่ชัด จึงทำการขยายสัญญาณเพื่อให้เห็นการเปลี่ยนแปลงของสัญญาณในช่วงเวลาต่างๆ

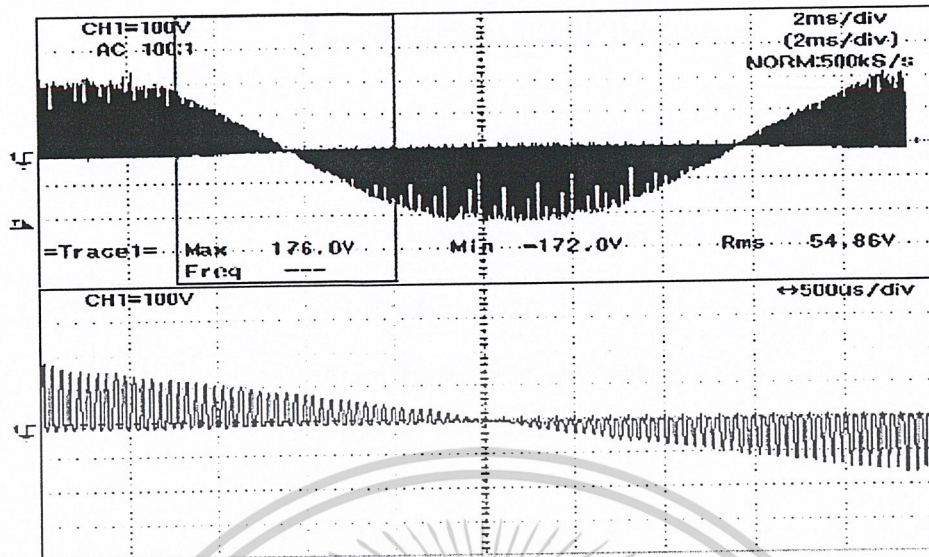


รูปที่ 4-38 สัญญาณเอาต์พุตของวงจรกำลังจากการทดลองจริง เมื่อยังไม่ผ่าน LC-Filter ในช่วงขาขึ้น

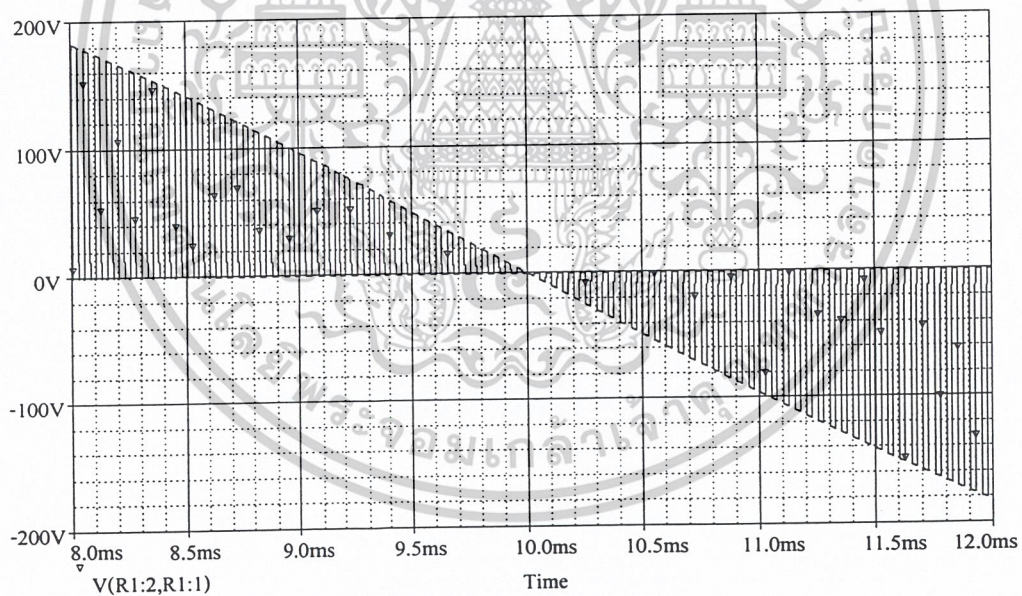


รูปที่ 4-39 สัญญาณเอาต์พุตของวงจรกำลังจากโปรแกรม Orcad 9.1 เมื่อยังไม่ผ่าน LC-Filter ในช่วงขาขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

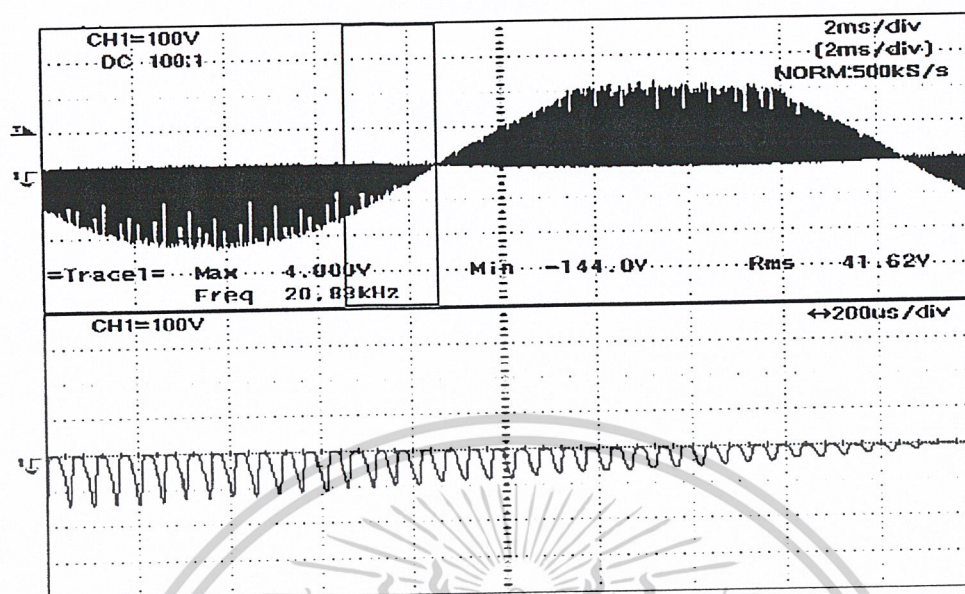


รูปที่ 4-40 สัญญาณเอาต์พุตของวงจรกำลังจากการทดลองจริง เมื่อยังไม่ผ่าน LC-Filter ในช่วงเปลี่ยนแปลงของครึ่งไซเคิลบวกกับครึ่งไซเคิลลบ

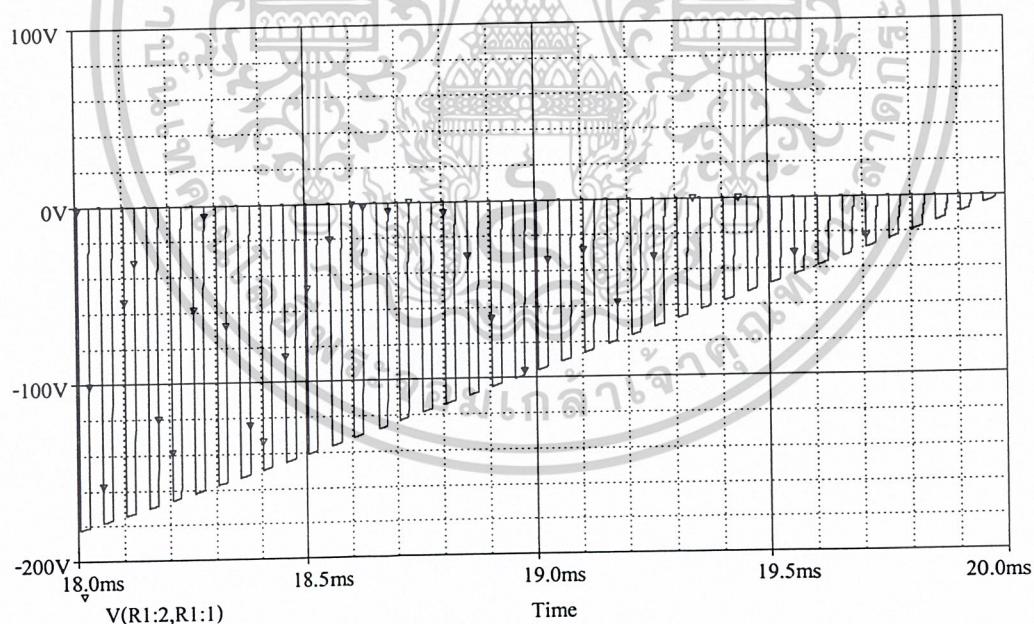


รูปที่ 4-41 สัญญาณเอาต์พุตของวงจรกำลังจากโปรแกรม Orcad 9.1 เมื่อยังไม่ผ่าน LC-Filter ในช่วงเปลี่ยนแปลงของครึ่งไซเคิลบวกกับครึ่งไซเคิลลบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



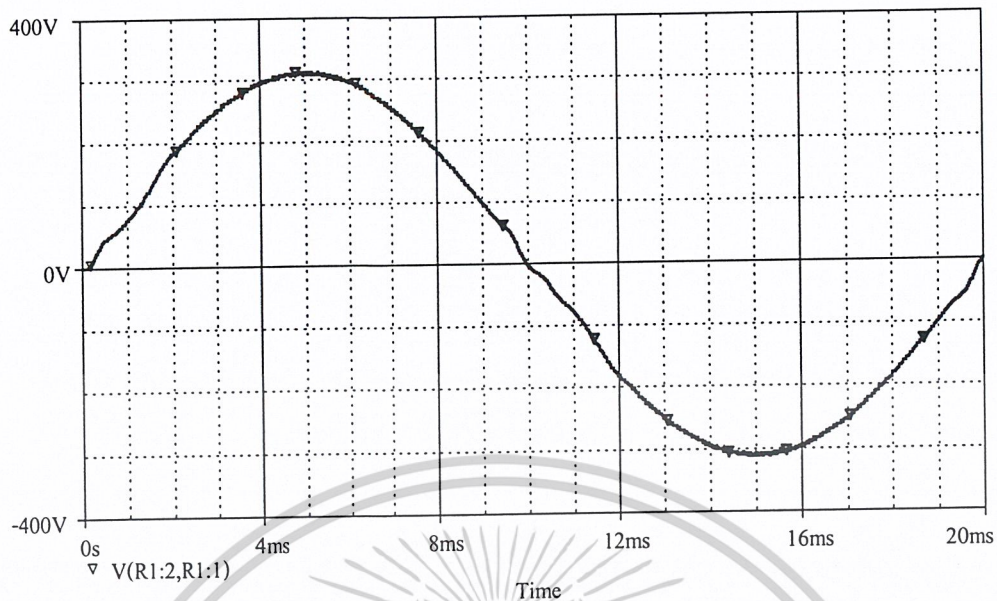
รูปที่ 4-42 สัญญาณเอาต์พุตของวงจรกำลังจากการทดลองจริง เมื่อยังไม่ผ่าน LC-Filter ในช่วงขาลง



รูปที่ 4-43 สัญญาณเอาต์พุตของวงจรกำลังจากโปรแกรม Orcad 9.1 เมื่อยังไม่ผ่าน LC-Filter ในช่วงขาลง

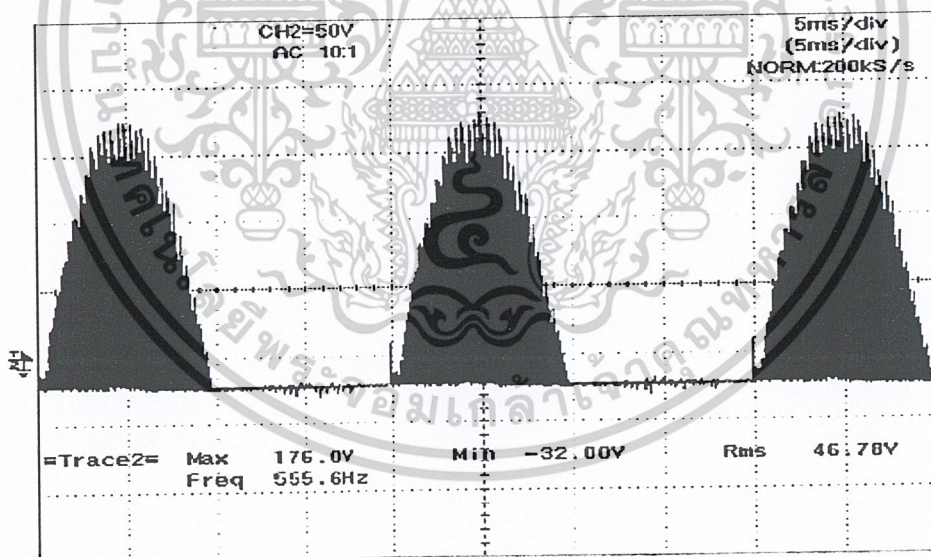
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการ Simulation ทำการต่อ LC-Filter ได้สัญญาณ ดังนี้



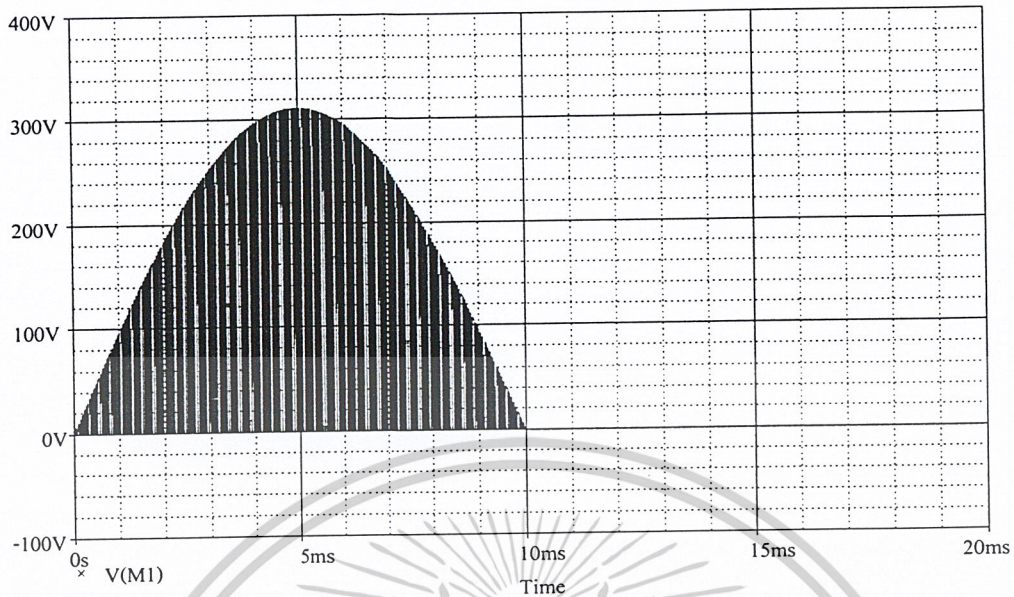
รูปที่ 4-44 สัญญาณเอาต์พุตของวงจรกำลังจากโปรแกรม Orcad 9.1 เมื่อผ่าน LC-Filter

สัญญาณระหว่างขาแคเรน และขาซอร์สของเพาเวอร์มอสเฟตแต่ละตัว มีดังนี้

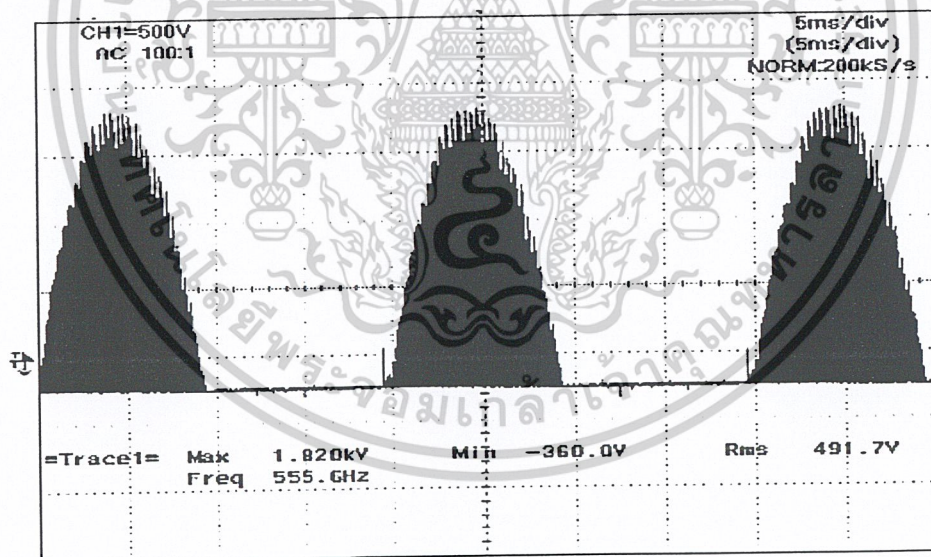


รูปที่ 4-45 สัญญาณระหว่างขาแคเรน และขาซอร์สของเพาเวอร์มอสเฟตตัวที่ 1 (M1) ที่ได้จากการทดลองจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

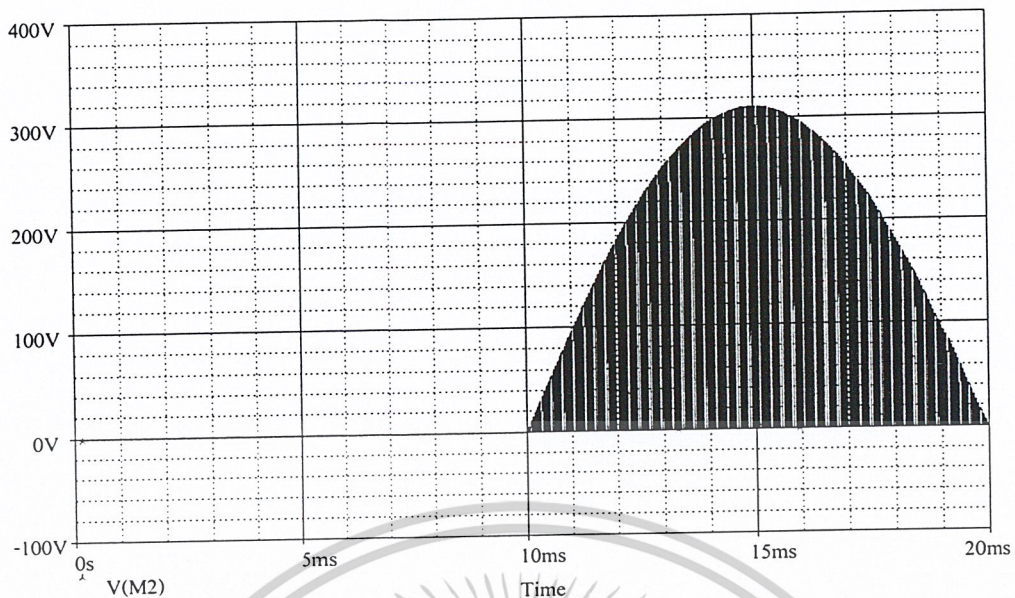


รูปที่ 4-46 สัญญาณระหว่างขาเดรน และขาซอร์สของเพาเวอร์มอสเฟตตัวที่ 1 (M1)
ที่ได้จากการโปรแกรม Orcad 9.1

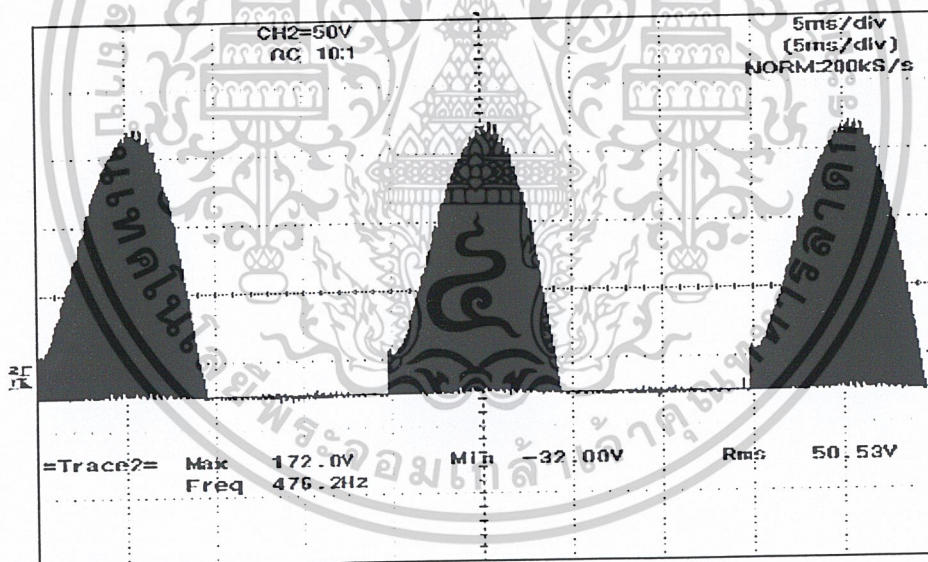


รูปที่ 4-47 สัญญาณระหว่างขาเดรน และขาซอร์สของเพาเวอร์มอสเฟตตัวที่ 2 (M2)
ที่ได้จากการทดลองจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

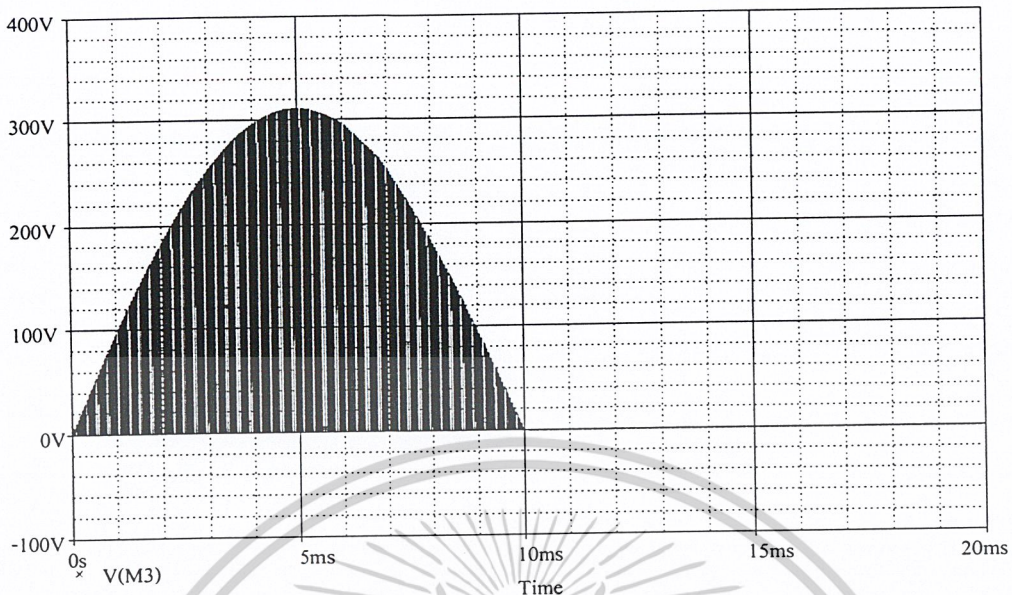


รูปที่ 4-48 สัญญาณระหว่างขาแครอน และขาซอร์สของเพาเวอร์มอสเฟตตัวที่ 2 (M2)
ที่ได้จากการโปรแกรม Orcad 9.1

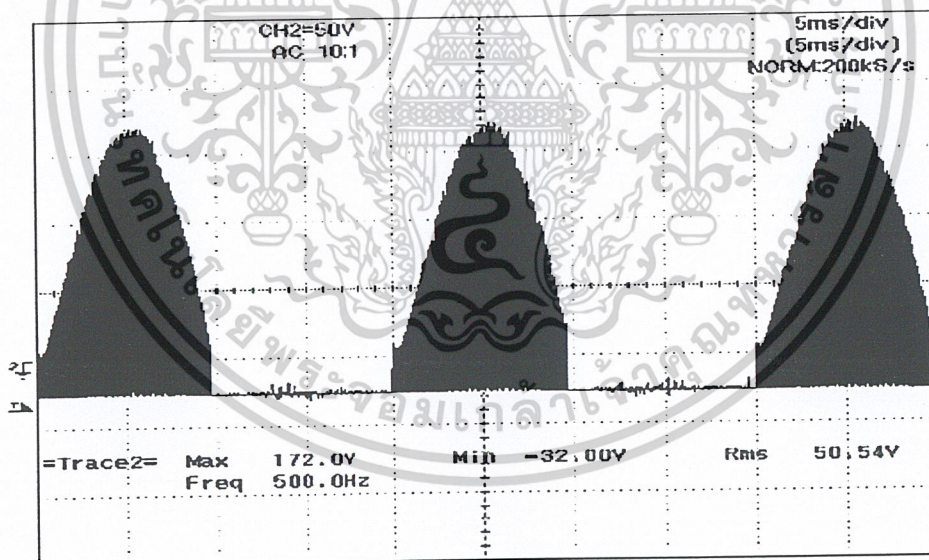


รูปที่ 4-49 สัญญาณระหว่างขาแครอน และขาซอร์สของเพาเวอร์มอสเฟตตัวที่ 3 (M3)
ที่ได้จากการทดลองจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

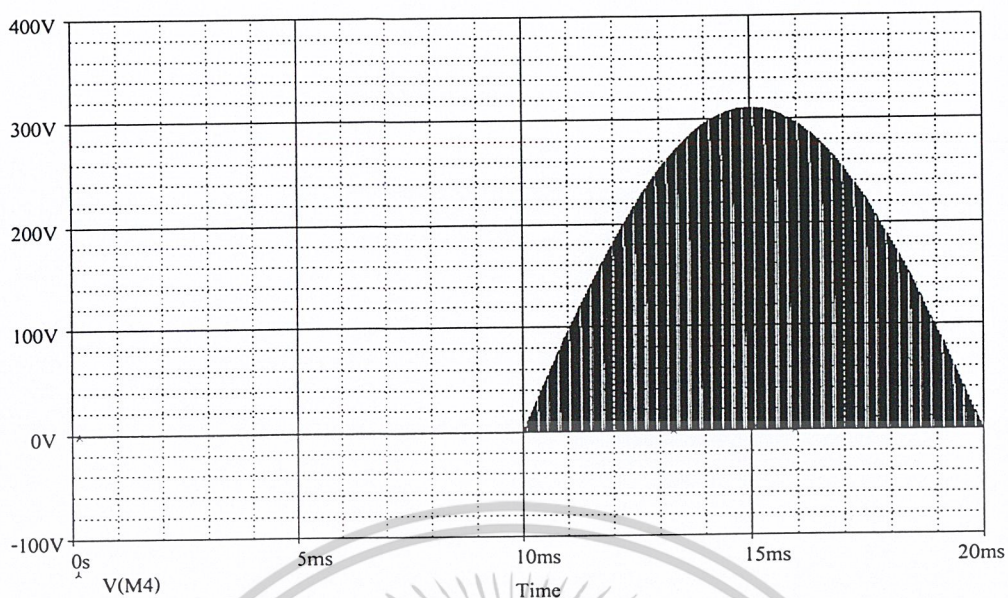


รูปที่ 4-50 สัญญาณระหว่างขาเดรน และขาซอร์สของเพาเวอร์มอสเฟตตัวที่ 3 (M3)
ที่ได้จากการโปรแกรม Orcad 9.1



รูปที่ 4-51 สัญญาณระหว่างขาเดรน และขาซอร์สของเพาเวอร์มอสเฟตตัวที่ 4 (M4)
ที่ได้จากการทดลองจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4-52 สัญญาณระหว่างขาครน และขาซอร์สของเพาเวอร์มอสเฟตตัวที่ 4 (M4)
ที่ได้จากการโปรแกรม Orcad 9.1

ผลการทดลองในสภาวะแรงดันตกและแรงดันเกิน

ตารางบันทึกผลการทดลอง

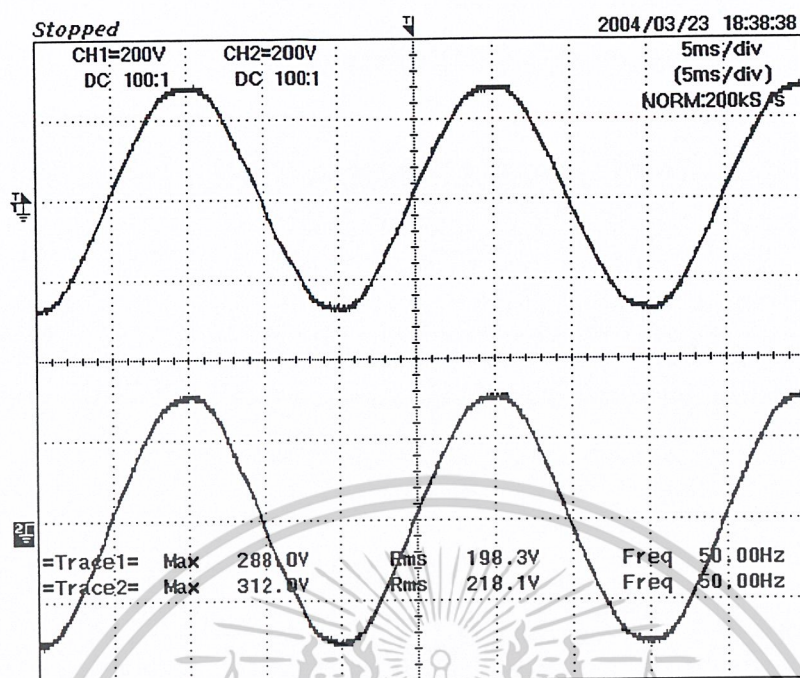
ชนิดของภาระ : R

กำลังของภาระ : 500 W

V_{INPUT} (V)	$V_{\text{COMPENSATE}}$ (V)	V_{LOAD} (V)	% Error (%)
198.3	19.8	218.1	0.864
204	16	220	0
218	2.6	220.6	0.273
220.9	-0.1	220.8	0.4
226.2	-5.3	220.9	0.409
233.9	-12.9	221	0.455
238.3	-16.4	221.9	0.864
241.1	-20.8	220.3	0.136

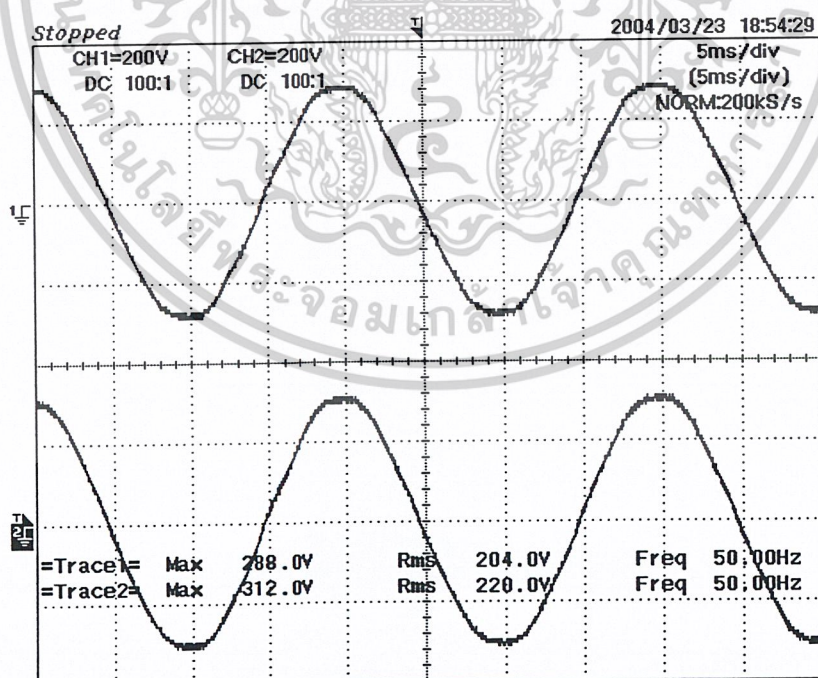
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่แรงดันอินพุท 198.3 V , $V_{LOAD} = 218.1V$



รูปที่ 4-53 รูปคลื่นสัญญาณที่แรงดันอินพุท 198.3 V , $V_{LOAD} = 218.1V$

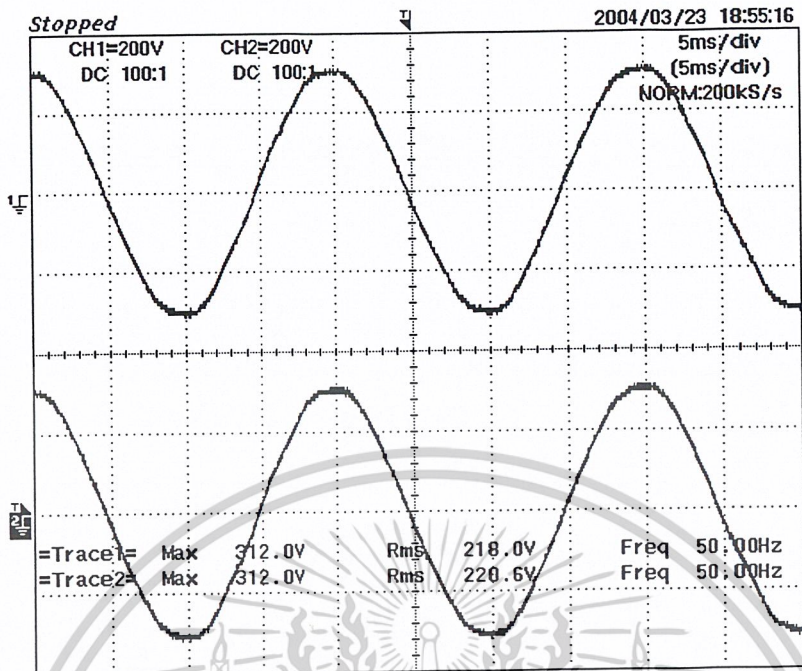
ที่แรงดันอินพุท 204 V , $V_{LOAD} = 220 V$



รูปที่ 4-54 รูปคลื่นสัญญาณที่แรงดันอินพุท 204 V , $V_{LOAD} = 220 V$

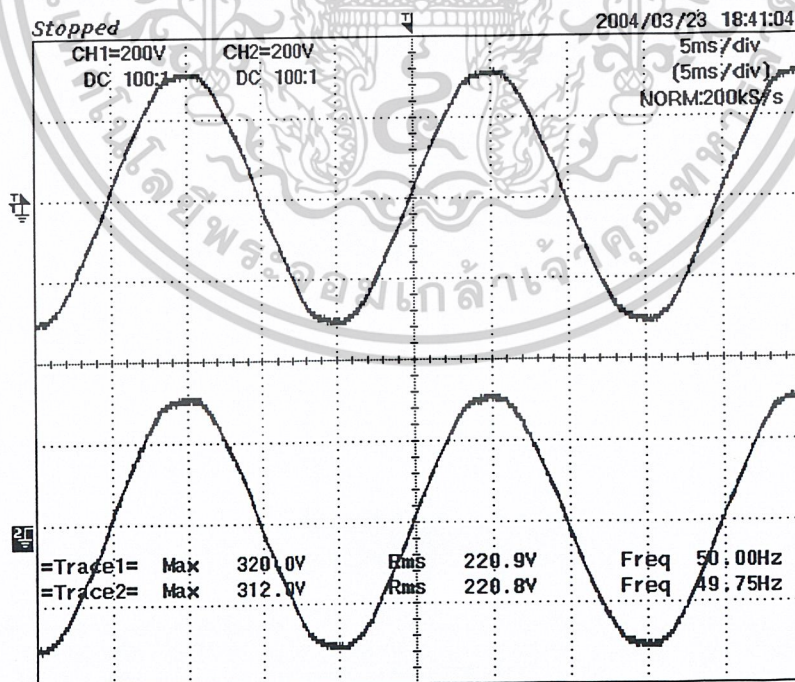
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่แรงดันอินพุต 218 V , $V_{LOAD} = 220.6$ V



รูปที่ 4-55 รูปคลื่นสัญญาณที่แรงดันอินพุต 218 V , $V_{LOAD} = 220.6$

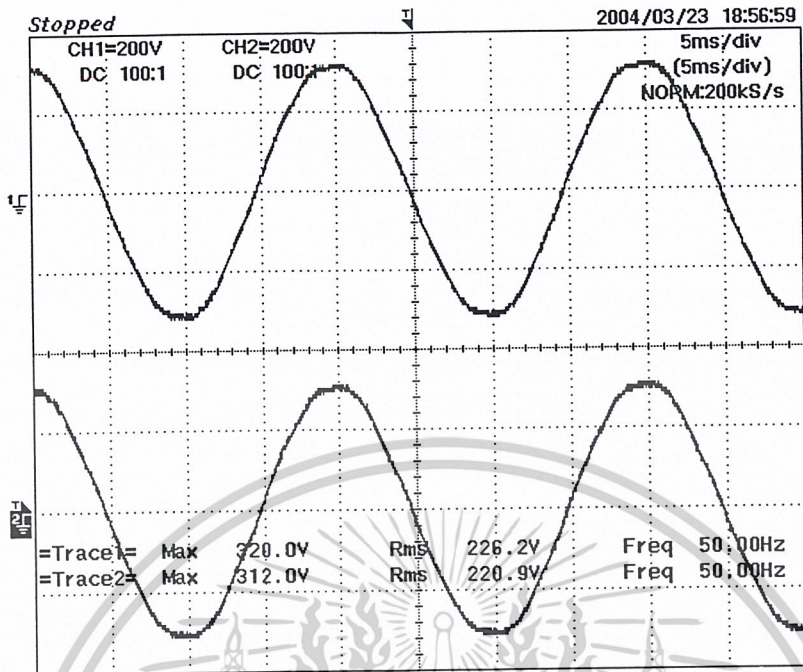
ที่แรงดันอินพุต 220.9 V , $V_{LOAD} = 220.8$ V



รูปที่ 4-56 รูปคลื่นสัญญาณที่แรงดันอินพุต 220.9 V , $V_{LOAD} = 220.8$ V

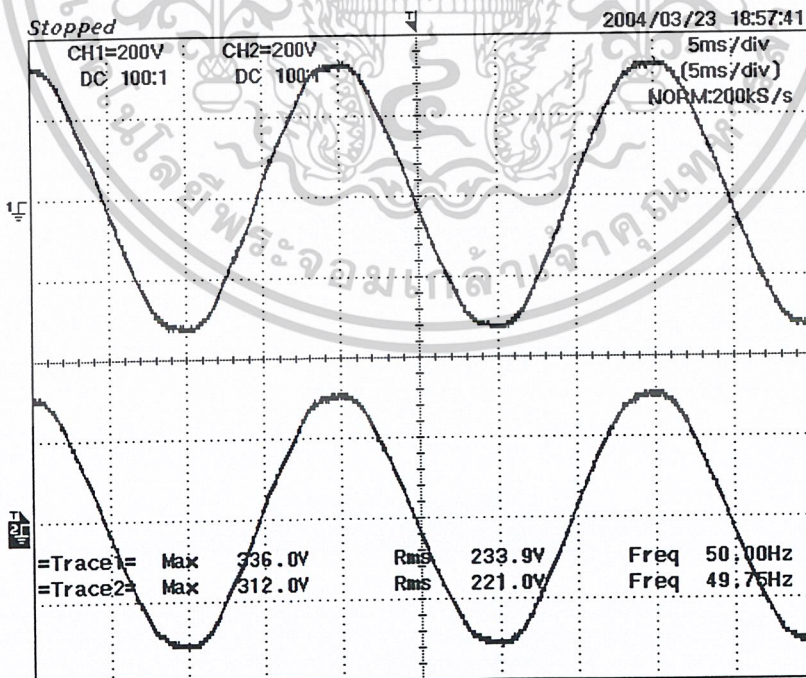
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่แรงดันอินพุท 226.2 V , $V_{LOAD} = 220.9$ V



รูปที่ 4-57 รูปคลื่นสัญญาณที่แรงดันอินพุท 226.2 V , $V_{LOAD} = 220.9$ V

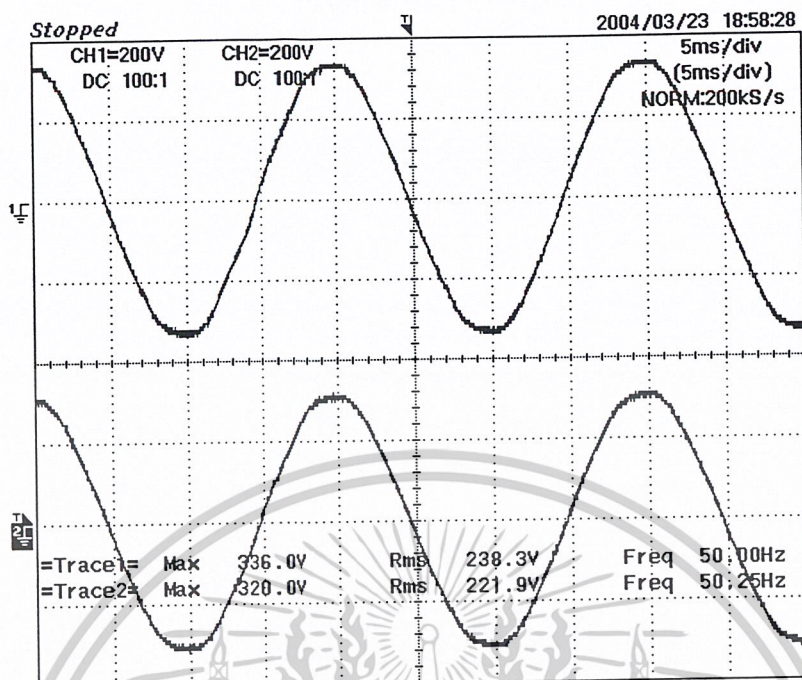
ที่แรงดันอินพุท 233.9 V , $V_{LOAD} = 221$ V



รูปที่ 4-58 รูปคลื่นสัญญาณที่แรงดันอินพุท 233.9 V , $V_{LOAD} = 221$ V

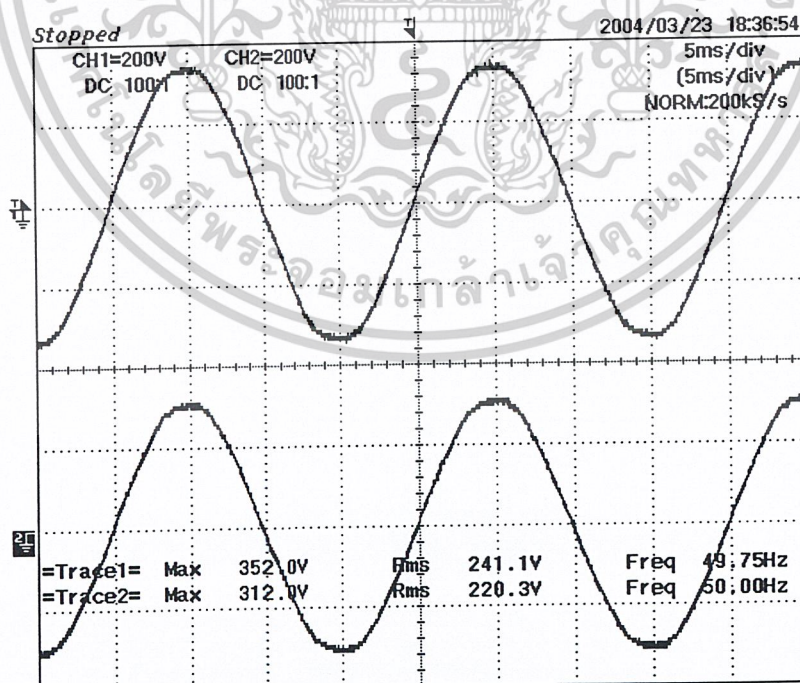
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่แรงดันอินพุท 238.3 V , $V_{\text{LOAD}} = 221.9 \text{ V}$



รูปที่ 4-59 รูปคลื่นสัญญาณที่แรงดันอินพุท 238.3 V , $V_{\text{LOAD}} = 221.9 \text{ V}$

ที่แรงดันอินพุท 241.1 V , $V_{\text{LOAD}} = 220.3 \text{ V}$



รูปที่ 4-60 รูปคลื่นสัญญาณที่แรงดันอินพุท 241.1 V , $V_{\text{LOAD}} = 220.3 \text{ V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.7 สรุปผลการทดลอง

จากการทดลองในวงจรกำลังจุดที่ต้องสนใจมากเป็นพิเศษก็คือ เรื่องเฟสของแรงดันที่จุดต่างๆ การปรับตั้งวงจรต้องตรวจสอบให้เฟสที่อินพุทของหม้อแปลง T1 และหม้อแปลงในวงจร Zero Crossing มีเฟสที่ตรงกัน ในขณะที่แรงดันตกเมื่อเราป้อนแรงดันอินพุทในช่วง -10% ของ 220 V หม้อแปลง T2 จะทำการชดเชยแรงดันทำให้แรงดันที่โหลดคงที่เท่ากับ 220 V ส่วนในช่วงแรงดันไฟเกิน $+10\%$ ของ 220 V หม้อแปลง T2 จะทำการหักล้างทำให้โหลดมีแรงดันเท่ากับ 220 V



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

สรุปและวิจารณ์โครงงาน

5.1 สรุปโครงงาน

จากผลการทดลองของโครงการนี้ที่นำหลักการของการใช้วงจรเอชซีชอปเปอร์ ร่วมกับหม้อแปลงชดเชยแรงดัน มาใช้งานในการรักษาระดับแรงดัน 1 เฟส ทำงานแบบอัตโนมัติ สามารถแก้ไขปัญหาการเกิดการ Shot - turn ของขดลวดและรักษาระดับแรงดันได้ละเอียดมาก กว่าหากเทียบกับการทำงานโดยใช้หลักการการเปลี่ยนแท๊ปของหม้อแปลง (Tap - Change) แต่จากผลของการวิเคราะห์โครงงานนี้ ยังพบว่าโครงงานนี้ยังสามารถพัฒนาต่อไปได้อีกโดยสามารถเพิ่มกำลังทาง ด้านโหลดและสามารถจ่ายโหลดที่มีค่าตัวประกอบกำลังต่ำๆ ได้ เพื่อให้มีประสิทธิภาพในการทำงานที่ดีขึ้น

5.2 บทวิจารณ์

จากการทดลองที่ผ่านมาพบว่าปัญหาที่เกิดขึ้นมากที่สุดในการทำงานมี 4 ส่วนคือ

- ส่วนของการกลับเฟส

ในตอนแรกเราได้ทำการกลับเฟสหลังชุด LC-Filter แต่ไม่สามารถทำงานได้เพราะพบว่าการทำงานในส่วน Freewheeling Mode นั้นไม่ครบวงจร ทำให้หม้อแปลงเสมือนเปิดวงจรอยู่ (Open Circuit) ซึ่งจะมีแรงดันตกคร่อมที่หม้อแปลงสูงทำให้กาปาซิเตอร์ และมอสเฟสของชุดกลับขั้วต้องทนต่อแรงดันสูงจนทำให้เกิดการระเบิด ต่อมาทางกลุ่มได้ค้นพบว่าควรทำการกลับเฟสของสัญญาณ Sine ก่อนเข้าสู่ชุดของวงจร AC - Chopper และที่สำคัญจะต้องสับสวิตช์ตอนที่กระแสเป็นศูนย์ (Zero Current)

- ส่วนของแรงดันที่มาทำการเปรียบเทียบ (DC Voltage)

ในการทำชุดควบคุม การสั่งให้สวิตช์เปิด - ปิด ทางกลุ่มได้นำสัญญาณ Sine 1 เฟส 220 V 50 Hz มาทำเป็นไฟฟ้ากระแสตรงแรงดันต่ำ โดยการผ่านหม้อแปลงและชุดวงจรบริดจ์เรกติไฟเออร์ (Bridge Rectifier) จะเห็นว่าไฟฟ้ากระแสตรงที่ได้มีค่า % Ripper สูงและไม่เรียบ เมื่อนำไปเปรียบเทียบกับ DC Reference จะเห็นเป็นพัลส์ออกมาซึ่งขัดกับสิ่งที่เราต้องการคือ DC ที่เปลี่ยนสถานะจาก +15 V เป็น -15 V เพื่อมาสั่งให้สวิตช์มอสเฟสทำงาน และถ้าเราเอาแรงดันไฟฟ้ากระแสตรงที่ไม่เรียบพอนำมาเปรียบเทียบกับสัญญาณสามเหลี่ยม เพื่อสร้างพัลส์ที่สามารถปรับคิได้ (PWM) แล้วนำไปขับมอสเฟสก็จะส่งผลให้สัญญาณ Sine ที่ผ่านการกรองจากชุด LC - Fitter แล้วไม่เป็น Sine ที่สวยงาม นั่นแสดงว่าเกิดการสูญเสียในชุดวงจรของ AC - Chopper

- ส่วนของการปรับเกน

จากผลการทดลองที่ผ่านมา การปรับ Gain สูงๆ นั้น จะมีผลคือ วงจรจะมีการตอบสนอง (Response) ที่รวดเร็ว แต่เมื่อปรับเกน สูงขึ้นมากๆ นั้นจะทำให้ระบบแกว่งและสูญเสียเสถียรภาพในที่สุด ดังนั้นจึงต้องหาจุดสมดุลของเกน ที่เหมาะสม เพื่อให้ผลการตอบสนองของระบบรวดเร็วและมีประสิทธิภาพมากที่สุด

- ส่วนของหม้อแปลงที่ใช้ชดเชยแรงดัน

จากผลการทดลอง เมื่อต่อวงจรรักษาระดับแรงดันจะพบว่าหม้อแปลงที่ใช้ในการชดเชยแรงดันมีแรงดันย้อนกลับมาทางด้านเอาต์พุตของชุดที่จะไปช่วยชดเชยแรงดัน จึงทำให้แรงดันที่จะไปชดเชยไม่สามารถชดเชยได้ตามพิกัด แต่ในทางกลับกันถ้าเราจะทำการเสริมแรงดันก็จะทำให้สามารถเสริมแรงดันได้เกินพิกัด ดังนั้นเราจึงควรนำปัญหานี้มาใช้ในการออกแบบพิกัดของหม้อแปลงด้วย

5.3 แนวทางการพัฒนา

สำหรับการพัฒนาต่อไปควรให้ความสำคัญกับการเพิ่มพิกัดโหลด คือ ให้เครื่องรักษาระดับแรงดันสามารถจ่ายโหลดได้มากขึ้นหรือสามารถจ่ายโหลด RL หรือโหลด L ได้ และควรเพิ่มการชดเชยหรือหักล้างแรงดันให้สูงขึ้นอีก เพื่อให้เครื่องรักษาระดับแรงดันสามารถใช้งานได้อย่างมีประสิทธิภาพมากขึ้น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

- [1] นภัทร วังนเทพินทร์ , “ วงจรดิจิตอล 1 และ 2 (ลอจิกเชิงจัดหมู่) ” สถาบันเทคโนโลยีราชมงคล , 2541
- [2] สุวัฒน์ แซ่ตัน , “ เทคนิคและการออกแบบสวิตซ์เพาเวอร์สพพลาย ” , หัวหน้าฝ่ายวิจัยและพัฒนา บริษัทเอนเทคไทย จำกัด , 2537
- [3] ผศ.ดร. เต็มพงษ์ เพ็ชรกุล , “ อุปกรณ์สารกึ่งตัวนำ ” , ศูนย์วิจัยอิเล็กทรอนิกส์ , ภาควิชาอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ , สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง , 2544
- [4] สักกรียา ชิตวงศ์ “ วิศวกรรมอิเล็กทรอนิกส์ ” ภาควิชาวิศวกรรมการวัดคุม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง , 2544
- [5] วีระพันธ์ สมสมัย และคนอื่นๆ , “ วงจรเรียงกระแส 3 เฟส โดยใช้ไอจีบีทีสำหรับ HV. DC ” , ปรินูญานิพนธ์วิศวกรรมศาสตรบัณฑิต, ภาควิชาวิศวกรรมไฟฟ้า , สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง , 2542
- [6] Shinyama, T.; Ueda, A.; Torii, A.; “AC Chopper Using Four Switches”, Power Conversion Conference, 2002. PCC Osaka 2002. Proceedings of the , Volume: 3 , 2-5 April 2002 Pages:1056 - 1060 vol.3
- [7] El-Sabbe, A.; Zein El-Din, A.; “A NOVEL AC VOLTAGE REGULATOR”, Industrial Electronics Society, 1998. IECON '98. Proceedings of the 24th Annual Conference of the IEEE , Volume: 2 , 31 Aug.-4 Sept. 1998 Pages:607 - 611 vol.2
- [8] Min, B.-D.; Kwon, B.-H.; “ Novel PWM Line Conditioner with Fast Output Voltage Control ”, Electric Power Applications, IEE Proceedings- , Volume: 145 , Issue: 2 , March 1998 Pages:85 - 91

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



IRFP460

N-CHANNEL 500V - 0.22Ω - 18.4A TO-247

PowerMesh™ II MOSFET

TYPE	V _{DSS}	R _{DS(on)}	I _D
IRFP460	500V	< 0.27Ω	18.4A

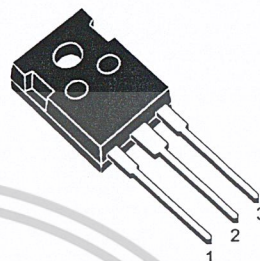
- TYPICAL R_{DS(on)} = 0.22Ω
- EXTREMELY HIGH dv/dt CAPABILITY
- 100% AVALANCHE TESTED
- NEW HIGH VOLTAGE BENCHMARK
- GATE CHARGE MINIMIZED

DESCRIPTION

The PowerMESH™ II is the evolution of the first generation of MESH OVERLAY™. The layout refinements introduced greatly improve the Ron*area figure of merit while keeping the device at the leading edge for what concerns swithing speed, gate charge and ruggedness.

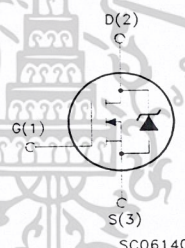
APPLICATIONS

- SWITCH MODE LOW POWER SUPPLIES (SMPS)
- HIGH CURRENT, HIGH SPEED SWITCHING
- DC-AC CONVERTERS FOR WELDING EQUIPMENT AND UNINTERRUPTIBLE POWER SUPPLIES AND MOTOR DRIVES



TO-247

INTERNAL SCHEMATIC DIAGRAM



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V _{DS}	Drain-source Voltage (V _{GS} = 0)	500	V
V _{DGR}	Drain-gate Voltage (R _{GS} = 20 kΩ)	500	V
V _{GS}	Gate- source Voltage	±30	V
I _D	Drain Current (continuos) at T _C = 25°C	18.4	A
I _D	Drain Current (continuos) at T _C = 100°C	11.6	A
I _{DM} (●)	Drain Current (pulsed)	73.6	A
P _{TOT}	Total Dissipation at T _C = 25°C	220	W
	Derating Factor	1.75	W/°C
dv/dt(1)	Peak Diode Recovery voltage slope	3.5	V/ns
T _{stg}	Storage Temperature	-65 to 150	°C
T _j	Max. Operating Junction Temperature	150	°C

(*)Pulse width limited by safe operating area

(1)I_{SD} ≤ 18.4A, di/dt ≤ 100A/μs, V_{DD} ≤ V_{(BR)DSS}, T_j ≤ T_{JMAX}.

THERMAL DATA

Rthj-case	Thermal Resistance Junction-case Max	0.57	°C/W
Rthj-amb	Thermal Resistance Junction-ambient Max	30	°C/W
Rthc-sink	Thermal Resistance Case-sink Typ	0.1	°C/W
T _l	Maximum Lead Temperature For Soldering Purpose	300	°C

AVALANCHE CHARACTERISTICS

Symbol	Parameter	Max Value	Unit
I _{AR}	Avalanche Current, Repetitive or Not-Repetitive (pulse width limited by T _j max)	20	A
E _{AS}	Single Pulse Avalanche Energy (starting T _j = 25 °C, I _D = I _{AR} , V _{DD} = 50 V)	960	mJ

ELECTRICAL CHARACTERISTICS (TCASE = 25 °C UNLESS OTHERWISE SPECIFIED)
OFF

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
V _{(BR)DSS}	Drain-source Breakdown Voltage	I _D = 250 μA, V _{GS} = 0	500			V
I _{DSS}	Zero Gate Voltage Drain Current (V _{GS} = 0)	V _{DS} = Max Rating V _{DS} = Max Rating, T _C = 125 °C			1 50	μA μA
I _{GSS}	Gate-body Leakage Current (V _{DS} = 0)	V _{GS} = ±30V			±100	nA

ON (1)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
V _{GS(th)}	Gate Threshold Voltage	V _{DS} = V _{GS} , I _D = 250μA	2	3	4	V
R _{DS(on)}	Static Drain-source On Resistance	V _{GS} = 10V, I _D = 9 A		0.22	0.27	Ω
I _{D(on)}	On State Drain Current	V _{DS} > I _{D(on)} × R _{DS(on)max} , V _{GS} = 10V	18.4			A

DYNAMIC

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
g _{fs} (1)	Forward Transconductance	V _{DS} > I _{D(on)} × R _{DS(on)max} , I _D = 9A		18		S
C _{iss}	Input Capacitance	V _{DS} = 25V, f = 1 MHz, V _{GS} = 0		2980		pF
C _{oss}	Output Capacitance			410		pF
C _{rss}	Reverse Transfer Capacitance			58		pF



ELECTRICAL CHARACTERISTICS (CONTINUED)

SWITCHING ON

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
$t_{d(on)}$	Turn-on Delay Time	$V_{DD} = 250V$, $I_D = 10A$ $R_G = 4.7\Omega$, $V_{GS} = 10V$ (see test circuit, Figure 3)		29		ns
t_r	Rise Time			21		ns
Q_g	Total Gate Charge	$V_{DD} = 400V$, $I_D = 20A$, $V_{GS} = 10V$		95	128	nC
Q_{gs}	Gate-Source Charge			14.7		nC
Q_{gd}	Gate-Drain Charge			41.7		nC

SWITCHING OFF

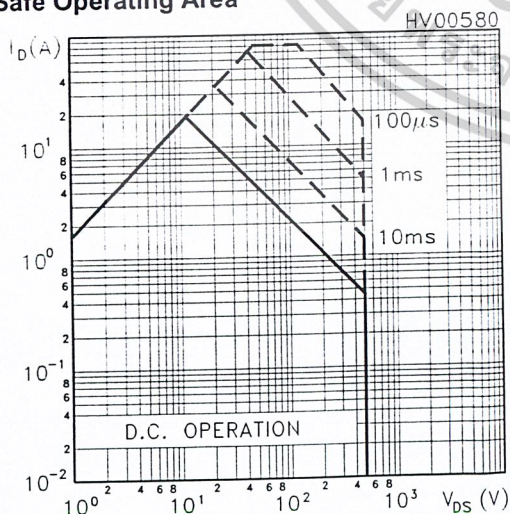
Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
$t_{r(voff)}$	Off-voltage Rise Time	$V_{DD} = 400V$, $I_D = 20A$, $R_G = 4.7\Omega$, $V_{GS} = 10V$ (see test circuit, Figure 5)		20		ns
t_f	Fall Time			21		ns
t_c	Cross-over Time			58		ns

SOURCE DRAIN DIODE

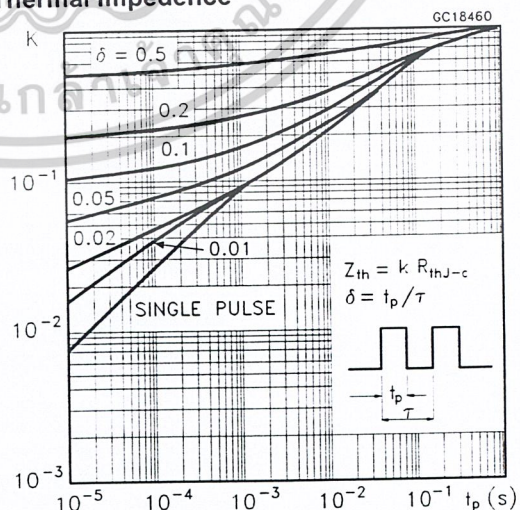
Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
I_{SD}	Source-drain Current				18.4	A
$I_{SDM(2)}$	Source-drain Current (pulsed)				73.6	A
$V_{SD(1)}$	Forward On Voltage	$I_{SD} = 18.4A$, $V_{GS} = 0$			1.6	V
t_{rr}	Reverse Recovery Time	$I_{SD} = 20A$, $di/dt = 100A/\mu s$, $V_{DD} = 100V$, $T_J = 150^\circ C$ (see test circuit, Figure 5)		480		ns
Q_{rr}	Reverse Recovery Charge			5		μC
I_{RRM}	Reverse Recovery Current			21		A

Note: 1. Pulsed: Pulse duration = 300 μs , duty cycle 1.5 %.
2. Pulse width limited by safe operating area.

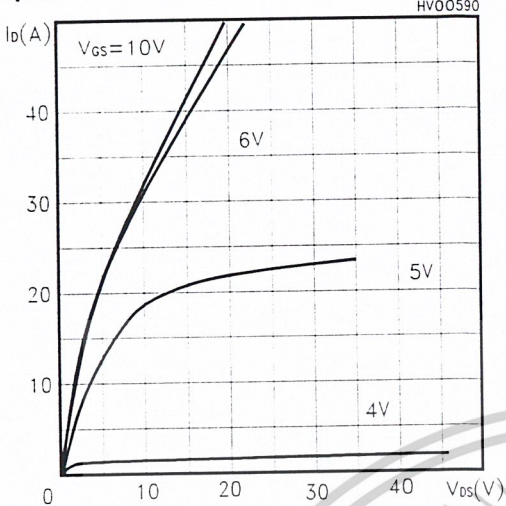
Safe Operating Area



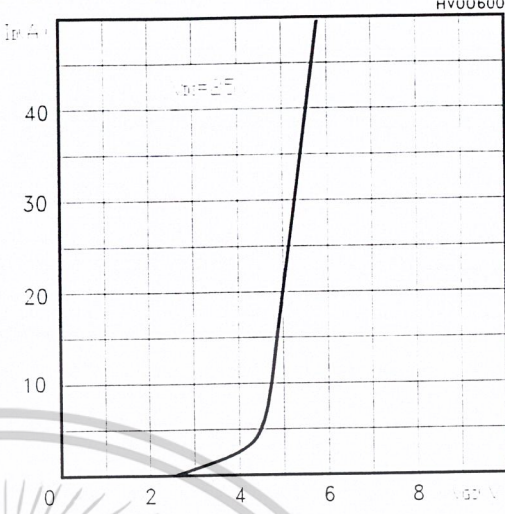
Thermal Impedance



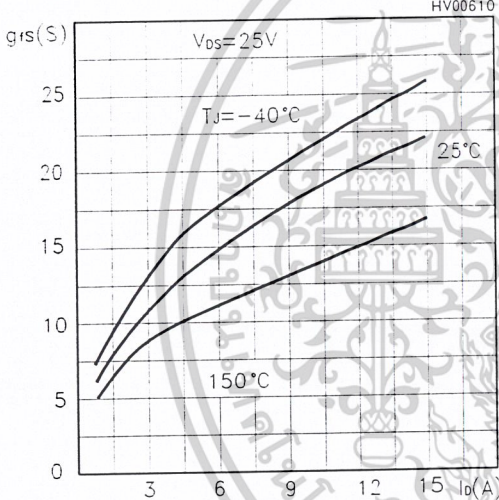
Output Characteristics



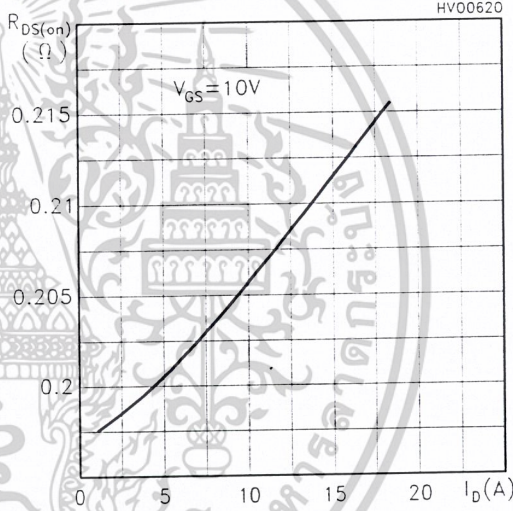
Transfer Characteristics



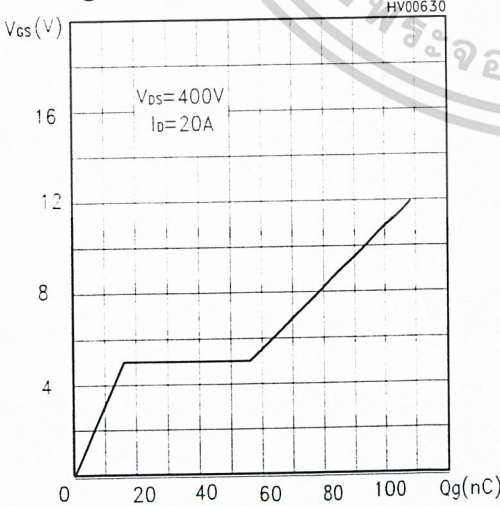
Transconductance



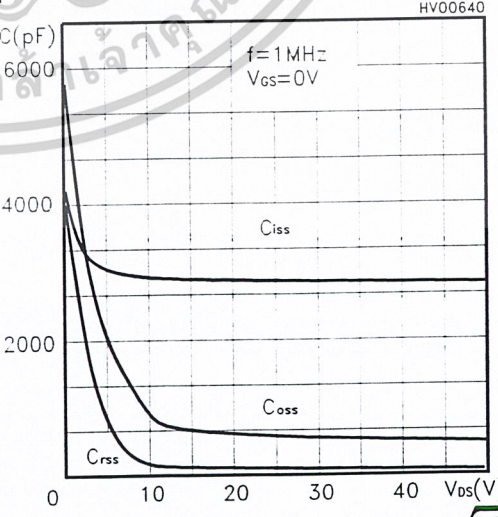
Static Drain-source On Resistance



Gate Charge vs Gate-source Voltage

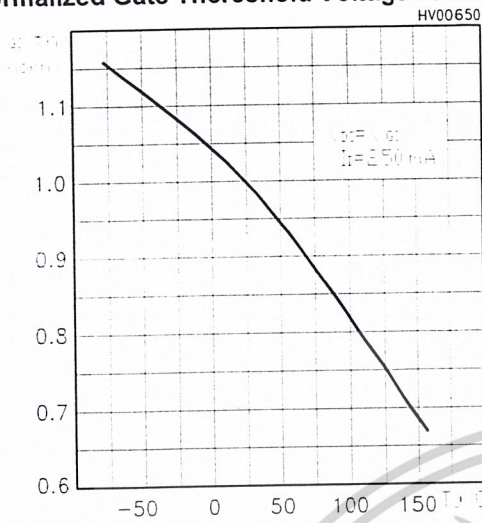


Capacitance Variations

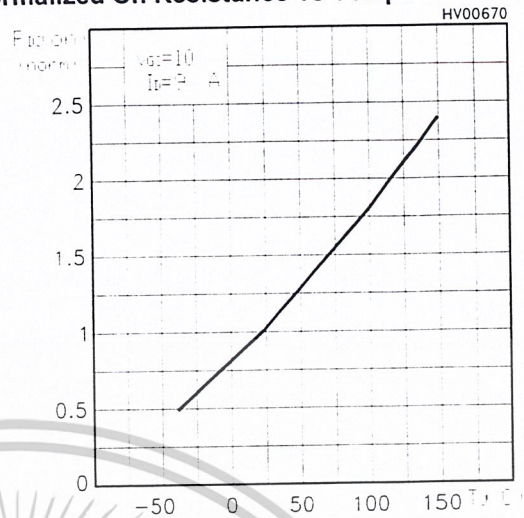


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Normalized Gate Threshold Voltage vs Temp.



Normalized On Resistance vs Temperature



Source-drain Diode Forward Characteristics

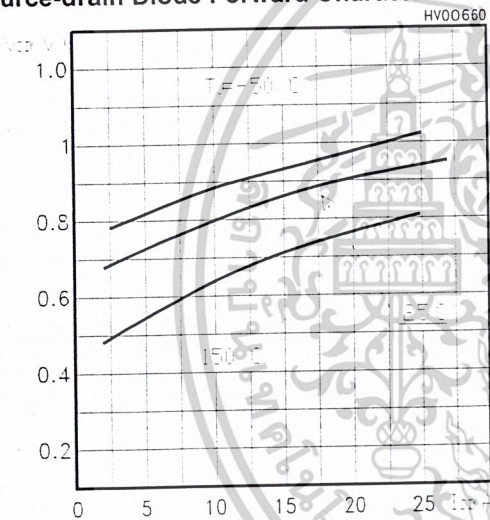


Fig. 1: Unclamped Inductive Load Test Circuit

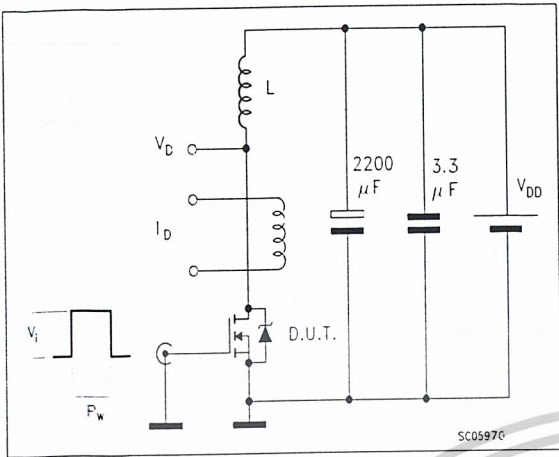


Fig. 2: Unclamped Inductive Waveform

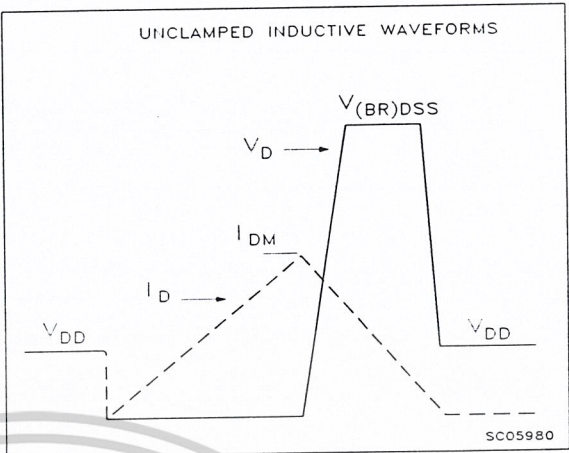


Fig. 3: Switching Times Test Circuit For Resistive Load

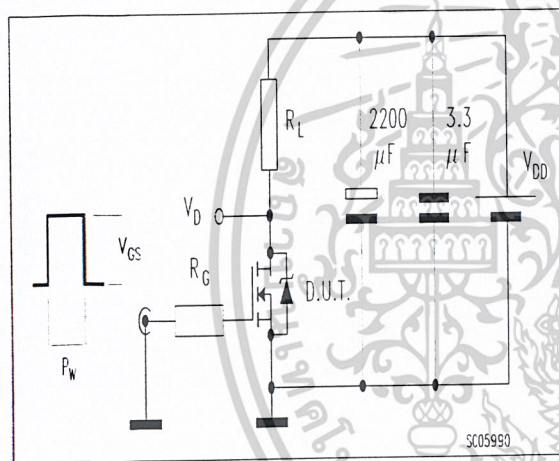


Fig. 4: Gate Charge test Circuit

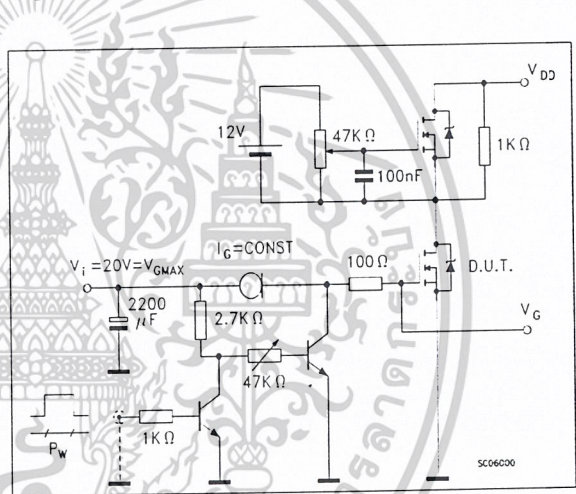
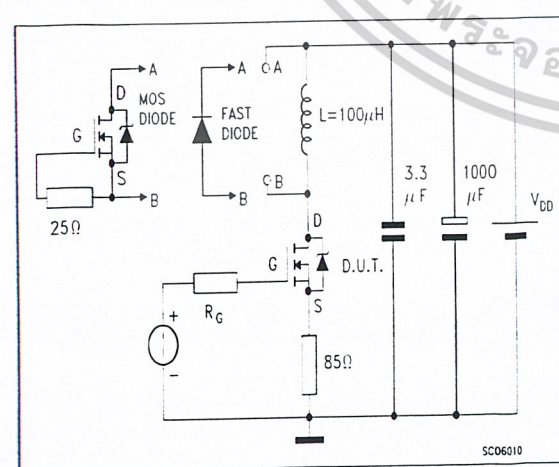
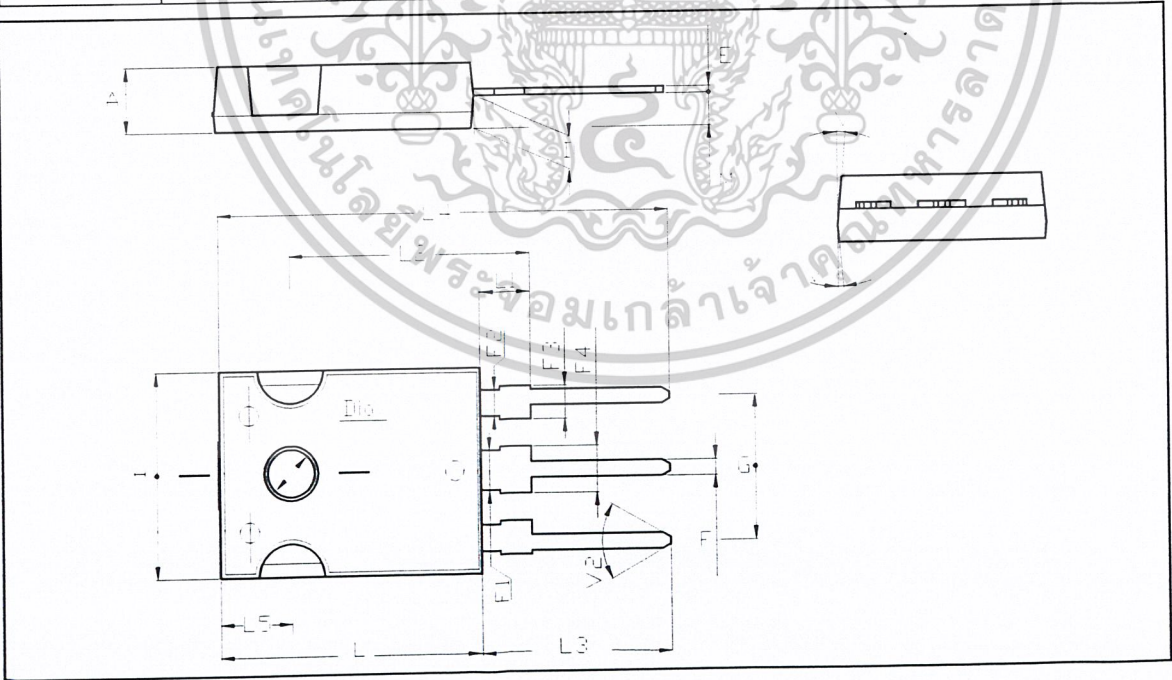


Fig. 5: Test Circuit For Inductive Load Switching And Diode Recovery Times



TO-247 MECHANICAL DATA

DIM.	mm.			inch		
	MIN.	TYP	MAX.	MIN.	TYP.	MAX.
A	4.85		5.15	0.19		0.20
D	2.20		2.60	0.08		0.10
E	0.40		0.80	0.015		0.03
F	1		1.40	0.04		0.05
F1		3			0.11	
F2		2			0.07	
F3	2		2.40	0.07		0.09
F4	3		3.40	0.11		0.13
G		10.90			0.43	
H	15.45		15.75	0.60		0.62
L	19.85		20.15	0.78		0.79
L1	3.70		4.30	0.14		0.17
L2		18.50			0.72	
L3	14.20		14.80	0.56		0.58
L4		34.60			1.36	
L5		5.50			0.21	
M	2		3	0.07		0.11
V		5°			5°	
V2		60°			60°	
Dia	3.55		3.65	0.14		0.143



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Information furnished is believed to be accurate and reliable. However, STMicroelectronics assumes no responsibility for the consequences of use of such information nor for any infringement of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of STMicroelectronics. Specification mentioned in this publication are subject to change without notice. This publication supersedes and replaces all information previously supplied. STMicroelectronics products are not authorized for use as critical components in life support devices or systems without express written approval of STMicroelectronics.

The ST logo is a trademark of STMicroelectronics

© 2000 STMicroelectronics – Printed in Italy – All Rights Reserved

STMicroelectronics GROUP OF COMPANIES

Australia - Brazil - China - Finland - France - Germany - Hong Kong - India - Italy - Japan - Malaysia - Malta - Morocco - Singapore - Spain - Sweden - Switzerland - United Kingdom - U.S.A.

<http://www.st.com>

TL494, NCV494

SWITCHMODE™ Pulse Width Modulation Control Circuit

The TL494 is a fixed frequency, pulse width modulation control circuit designed primarily for SWITCHMODE power supply control.

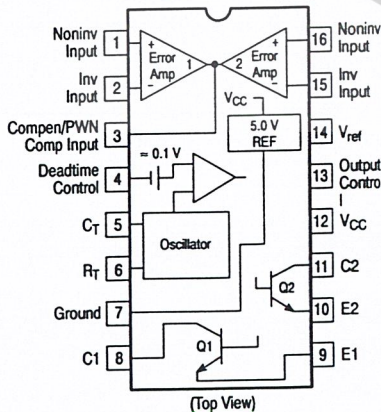
- Complete Pulse Width Modulation Control Circuitry
- On-Chip Oscillator with Master or Slave Operation
- On-Chip Error Amplifiers
- On-Chip 5.0 V Reference
- Adjustable Deadtime Control
- Uncommitted Output Transistors Rated to 500 mA Source or Sink
- Output Control for Push-Pull or Single-Ended Operation
- Undervoltage Lockout

MAXIMUM RATINGS (Full operating ambient temperature range applies, unless otherwise noted.)

Rating	Symbol	Value	Unit
Power Supply Voltage	V_{CC}	42	V
Collector Output Voltage	V_{C1}, V_{C2}	42	V
Collector Output Current (Each transistor) (Note 1)	I_{C1}, I_{C2}	500	mA
Amplifier Input Voltage Range	V_{IR}	-0.3 to +42	V
Power Dissipation @ $T_A \leq 45^\circ\text{C}$	P_D	1000	mW
Thermal Resistance, Junction-to-Ambient	$R_{\theta JA}$	80	$^\circ\text{C/W}$
Operating Junction Temperature	T_J	125	$^\circ\text{C}$
Storage Temperature Range	T_{stg}	-55 to +125	$^\circ\text{C}$
Operating Ambient Temperature Range	T_A	-40 to +125 0 to +70 -40 to +85 -40 to +125	$^\circ\text{C}$
Derating Ambient Temperature	T_A	45	$^\circ\text{C}$

1. Maximum thermal limits must be observed.

PIN CONNECTIONS



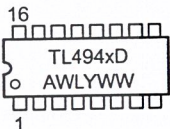
ON Semiconductor®

<http://onsemi.com>

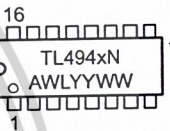
MARKING DIAGRAMS



SO-16
D SUFFIX
CASE 751B



PDIP-16
N SUFFIX
CASE 648



x = B, C or I
A = Assembly Location
WL, L = Wafer Lot
YY, Y = Year
WW, W = Work Week

*This marking diagram also applies to NCV494.

ORDERING INFORMATION

Device	Package	Shipping
TL494BD	SO-16	48 Units/Rail
TL494BDR2	SO-16	2500 Tape & Reel
TL494CD	SO-16	48 Units/Rail
TL494CDR2	SO-16	2500 Tape & Reel
TL494CN	PDIP-16	25 Units/Rail
TL494IN	PDIP-16	25 Units/Rail
NCV494BDR2*	SO-16	2500 Tape & Reel

*NCV494: $T_{low} = -40^\circ\text{C}$, $T_{high} = +125^\circ\text{C}$.
Guaranteed by design. NCV prefix is for automotive and other applications requiring site and change control.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TL494, NCV494

RECOMMENDED OPERATING CONDITIONS

Characteristics	Symbol	Min	Typ	Max	Unit
Power Supply Voltage	V_{CC}	7.0	15	40	V
Collector Output Voltage	V_{C1}, V_{C2}	–	30	40	V
Collector Output Current (Each transistor)	I_{C1}, I_{C2}	–	–	200	mA
Amplified Input Voltage	V_{in}	–0.3	–	$V_{CC} - 2.0$	V
Current Into Feedback Terminal	I_{fb}	–	–	0.3	mA
Reference Output Current	I_{ref}	–	–	10	mA
Timing Resistor	R_T	1.8	30	500	k Ω
Timing Capacitor	C_T	0.0047	0.001	10	μ F
Oscillator Frequency	f_{osc}	1.0	40	200	kHz

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15$ V, $C_T = 0.01$ μ F, $R_T = 12$ k Ω , unless otherwise noted.)

For typical values $T_A = 25^\circ\text{C}$, for min/max values T_A is the operating ambient temperature range that applies, unless otherwise noted.

Characteristics	Symbol	Min	Typ	Max	Unit
-----------------	--------	-----	-----	-----	------

REFERENCE SECTION

Reference Voltage ($I_O = 1.0$ mA)	V_{ref}	4.75	5.0	5.25	V
Line Regulation ($V_{CC} = 7.0$ V to 40 V)	Reg_{line}	–	2.0	25	mV
Load Regulation ($I_O = 1.0$ mA to 10 mA)	Reg_{load}	–	3.0	15	mV
Short Circuit Output Current ($V_{ref} = 0$ V)	I_{SC}	15	35	75	mA

OUTPUT SECTION

Collector Off-State Current ($V_{CC} = 40$ V, $V_{CE} = 40$ V)	$I_{C(off)}$	–	2.0	100	μ A
Emitter Off-State Current $V_{CC} = 40$ V, $V_C = 40$ V, $V_E = 0$ V)	$I_{E(off)}$	–	–	–100	μ A
Collector–Emitter Saturation Voltage (Note 2) Common–Emitter ($V_E = 0$ V, $I_C = 200$ mA) Emitter–Follower ($V_C = 15$ V, $I_E = -200$ mA)	$V_{sat(C)}$ $V_{sat(E)}$	– –	1.1 1.5	1.3 2.5	V
Output Control Pin Current Low State ($V_{OC} \leq 0.4$ V) High State ($V_{OC} = V_{ref}$)	I_{OCL} I_{OCH}	– –	10 0.2	– 3.5	μ A mA
Output Voltage Rise Time Common–Emitter (See Figure 12) Emitter–Follower (See Figure 13)	t_r	– –	100 100	200 200	ns
Output Voltage Fall Time Common–Emitter (See Figure 12) Emitter–Follower (See Figure 13)	t_f	– –	25 40	100 100	ns

2. Low duty cycle pulse techniques are used during test to maintain junction temperature as close to ambient temperature as possible.

TL494, NCV494

ELECTRICAL CHARACTERISTICS ($V_{CC} = 15\text{ V}$, $C_T = 0.01\text{ }\mu\text{F}$, $R_T = 12\text{ k}\Omega$, unless otherwise noted.)
For typical values $T_A = 25^\circ\text{C}$, for min/max values T_A is the operating ambient temperature range that applies, unless otherwise noted.

Characteristics	Symbol	Min	Typ	Max	Unit
ERROR AMPLIFIER SECTION					
Input Offset Voltage (V_O (Pin 3) = 2.5 V)	V_{IO}	–	2.0	10	mV
Input Offset Current (V_O (Pin 3) = 2.5 V)	I_{IO}	–	5.0	250	nA
Input Bias Current (V_O (Pin 3) = 2.5 V)	I_{IB}	–	–0.1	–1.0	μA
Input Common Mode Voltage Range ($V_{CC} = 40\text{ V}$, $T_A = 25^\circ\text{C}$)	V_{ICR}	–0.3 to V_{CC} –2.0			V
Open Loop Voltage Gain ($\Delta V_O = 3.0\text{ V}$, $V_O = 0.5\text{ V}$ to 3.5 V , $R_L = 2.0\text{ k}\Omega$)	A_{VOL}	70	95	–	dB
Unity–Gain Crossover Frequency ($V_O = 0.5\text{ V}$ to 3.5 V , $R_L = 2.0\text{ k}\Omega$)	f_{C-}	–	350	–	kHz
Phase Margin at Unity–Gain ($V_O = 0.5\text{ V}$ to 3.5 V , $R_L = 2.0\text{ k}\Omega$)	ϕ_m	–	65	–	deg.
Common Mode Rejection Ratio ($V_{CC} = 40\text{ V}$)	CMRR	65	90	–	dB
Power Supply Rejection Ratio ($\Delta V_{CC} = 33\text{ V}$, $V_O = 2.5\text{ V}$, $R_L = 2.0\text{ k}\Omega$)	PSRR	–	100	–	dB
Output Sink Current (V_O (Pin 3) = 0.7 V)	I_{O-}	0.3	0.7	–	mA
Output Source Current (V_O (Pin 3) = 3.5 V)	I_{O+}	2.0	–4.0	–	mA

PWM COMPARATOR SECTION (Test Circuit Figure 11)

Input Threshold Voltage (Zero Duty Cycle)	V_{TH}	–	2.5	4.5	V
Input Sink Current ($V_{Pin\ 3} = 0.7\text{ V}$)	I_{I-}	0.3	0.7	–	mA

DEADTIME CONTROL SECTION (Test Circuit Figure 11)

Input Bias Current (Pin 4) ($V_{Pin\ 4} = 0\text{ V}$ to 5.25 V)	I_{IB} (DT)	–	–2.0	–10	μA
Maximum Duty Cycle, Each Output, Push–Pull Mode ($V_{Pin\ 4} = 0\text{ V}$, $C_T = 0.01\text{ }\mu\text{F}$, $R_T = 12\text{ k}\Omega$) ($V_{Pin\ 4} = 0\text{ V}$, $C_T = 0.001\text{ }\mu\text{F}$, $R_T = 30\text{ k}\Omega$)	DC_{max}	45	48	50	%
		–	45	50	
Input Threshold Voltage (Pin 4) (Zero Duty Cycle) (Maximum Duty Cycle)	V_{th}	–	2.8	3.3	V
		0	–	–	

OSCILLATOR SECTION

Frequency ($C_T = 0.001\text{ }\mu\text{F}$, $R_T = 30\text{ k}\Omega$)	f_{osc}	–	40	–	kHz
Standard Deviation of Frequency* ($C_T = 0.001\text{ }\mu\text{F}$, $R_T = 30\text{ k}\Omega$)	$\sigma_{f_{osc}}$	–	3.0	–	%
Frequency Change with Voltage ($V_{CC} = 7.0\text{ V}$ to 40 V , $T_A = 25^\circ\text{C}$)	$\Delta f_{osc} (\Delta V)$	–	0.1	–	%
Frequency Change with Temperature ($\Delta T_A = T_{low}$ to T_{high}) ($C_T = 0.01\text{ }\mu\text{F}$, $R_T = 12\text{ k}\Omega$)	$\Delta f_{osc} (\Delta T)$	–	–	12	%

UNDERVOLTAGE LOCKOUT SECTION

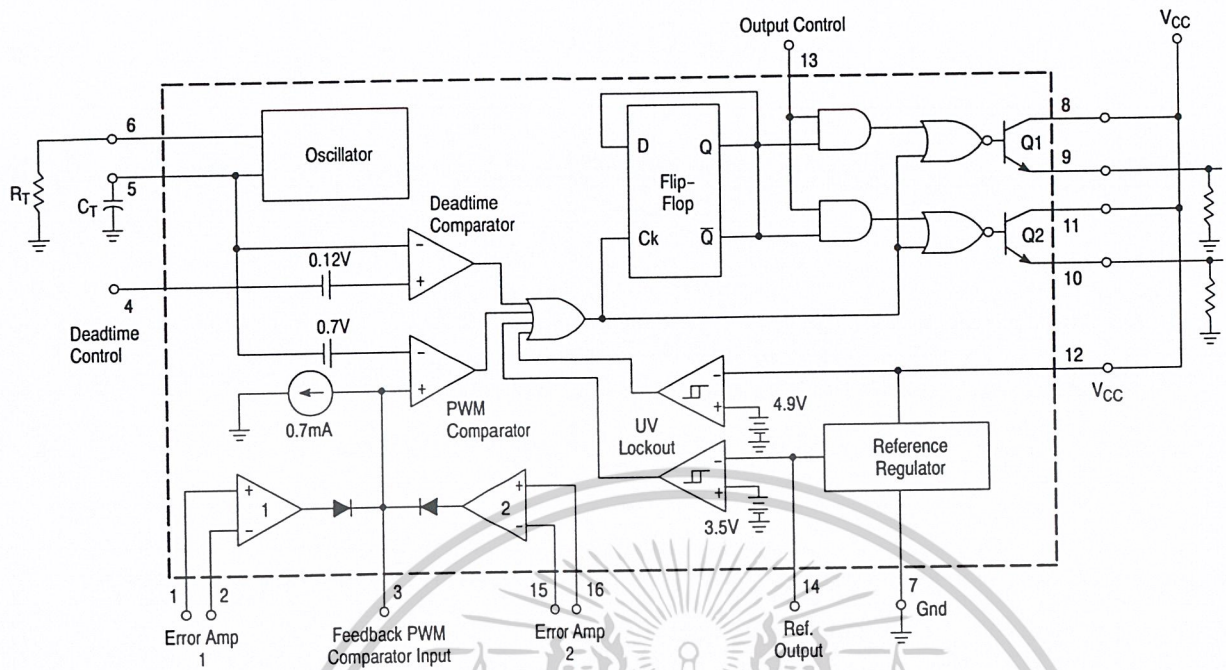
Turn–On Threshold (V_{CC} increasing, $I_{ref} = 1.0\text{ mA}$)	V_{th}	5.5	6.43	7.0	V
--	----------	-----	------	-----	---

TOTAL DEVICE

Standby Supply Current (Pin 6 at V_{ref} , All other inputs and outputs open) ($V_{CC} = 15\text{ V}$) ($V_{CC} = 40\text{ V}$)	I_{CC}	–	5.5	10	mA
		–	7.0	15	
Average Supply Current ($C_T = 0.01\text{ }\mu\text{F}$, $R_T = 12\text{ k}\Omega$, $V_{Pin\ 4} = 2.0\text{ V}$) ($V_{CC} = 15\text{ V}$) (See Figure 12)		–	7.0	–	mA

* Standard deviation is a measure of the statistical distribution about the mean as derived from the formula, $\sigma = \sqrt{\frac{\sum_{n=1}^N (X_n - \bar{X})^2}{N - 1}}$

TL494, NCV494



This device contains 46 active transistors.

Figure 1. Representative Block Diagram

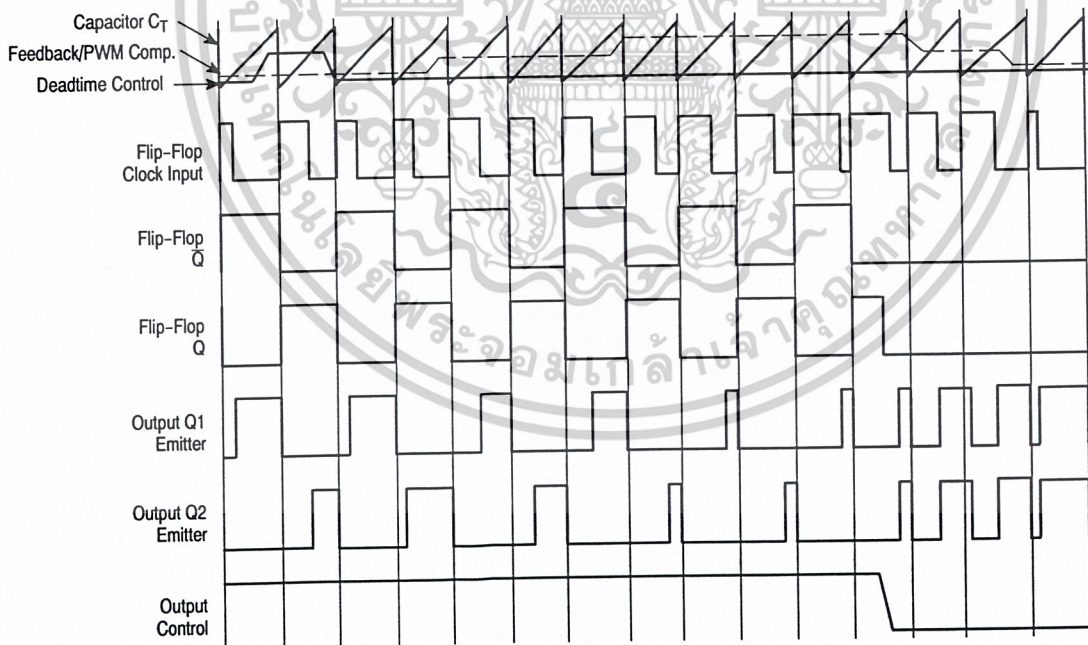


Figure 2. Timing Diagram

APPLICATIONS INFORMATION

Description

The TL494 is a fixed-frequency pulse width modulation control circuit, incorporating the primary building blocks required for the control of a switching power supply. (See Figure 1.) An internal-linear sawtooth oscillator is frequency-programmable by two external components, R_T and C_T . The approximate oscillator frequency is determined by:

$$f_{osc} \approx \frac{1.1}{R_T \cdot C_T}$$

For more information refer to Figure 3.

Output pulse width modulation is accomplished by comparison of the positive sawtooth waveform across capacitor C_T to either of two control signals. The NOR gates, which drive output transistors Q1 and Q2, are enabled only when the flip-flop clock-input line is in its low state. This happens only during that portion of time when the sawtooth voltage is greater than the control signals. Therefore, an increase in control-signal amplitude causes a corresponding linear decrease of output pulse width. (Refer to the Timing Diagram shown in Figure 2.)

The control signals are external inputs that can be fed into the deadtime control, the error amplifier inputs, or the feedback input. The deadtime control comparator has an effective 120 mV input offset which limits the minimum output deadtime to approximately the first 4% of the sawtooth-cycle time. This would result in a maximum duty cycle on a given output of 96% with the output control grounded, and 48% with it connected to the reference line. Additional deadtime may be imposed on the output by setting the deadtime-control input to a fixed voltage, ranging between 0 V to 3.3 V.

Functional Table

Input/Output Controls	Output Function	$\frac{f_{out}}{f_{osc}} =$
Grounded	Single-ended PWM @ Q1 and Q2	1.0
@ V_{ref}	Push-pull Operation	0.5

The pulse width modulator comparator provides a means for the error amplifiers to adjust the output pulse width from the maximum percent on-time, established by the deadtime control input, down to zero, as the voltage at the feedback pin varies from 0.5 V to 3.5 V. Both error amplifiers have a

common mode input range from -0.3 V to ($V_{CC} - 2V$), and may be used to sense power-supply output voltage and current. The error-amplifier outputs are active high and are ORed together at the noninverting input of the pulse-width modulator comparator. With this configuration, the amplifier that demands minimum output on time, dominates control of the loop.

When capacitor C_T is discharged, a positive pulse is generated on the output of the deadtime comparator, which clocks the pulse-steering flip-flop and inhibits the output transistors, Q1 and Q2. With the output-control connected to the reference line, the pulse-steering flip-flop directs the modulated pulses to each of the two output transistors alternately for push-pull operation. The output frequency is equal to half that of the oscillator. Output drive can also be taken from Q1 or Q2, when single-ended operation with a maximum on-time of less than 50% is required. This is desirable when the output transformer has a ringback winding with a catch diode used for snubbing. When higher output-drive currents are required for single-ended operation, Q1 and Q2 may be connected in parallel, and the output-mode pin must be tied to ground to disable the flip-flop. The output frequency will now be equal to that of the oscillator.

The TL494 has an internal 5.0 V reference capable of sourcing up to 10 mA of load current for external bias circuits. The reference has an internal accuracy of $\pm 5.0\%$ with a typical thermal drift of less than 50 mV over an operating temperature range of 0° to 70°C.

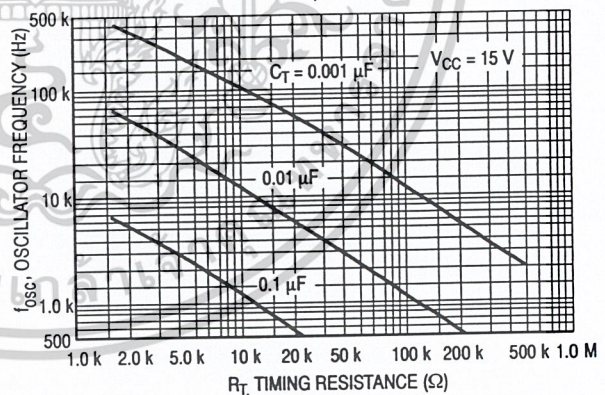


Figure 3. Oscillator Frequency versus Timing Resistance

TL494, NCV494

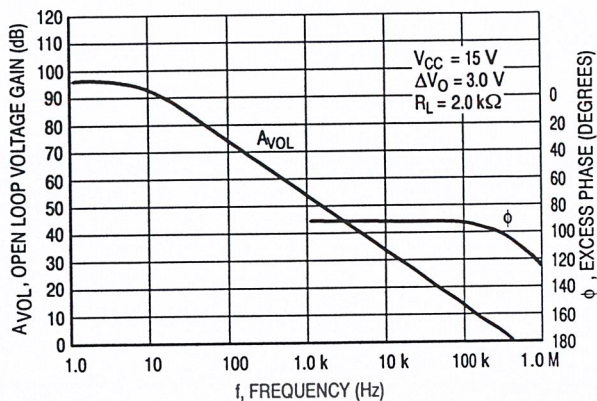


Figure 4. Open Loop Voltage Gain and Phase versus Frequency

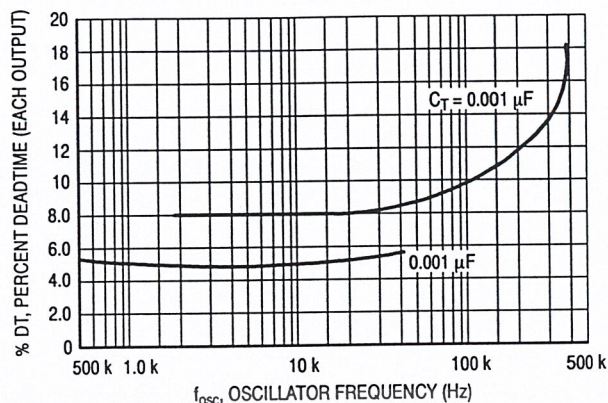


Figure 5. Percent Deadtime versus Oscillator Frequency

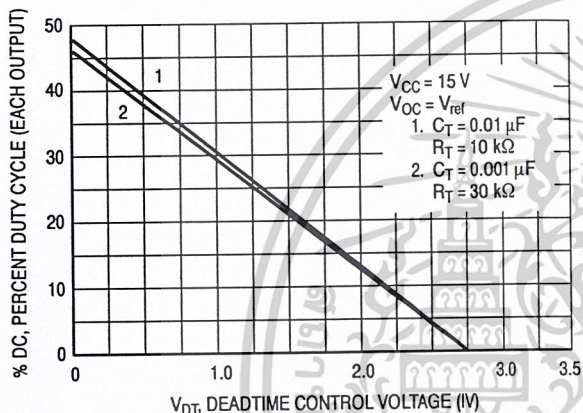


Figure 6. Percent Duty Cycle versus Deadtime Control Voltage

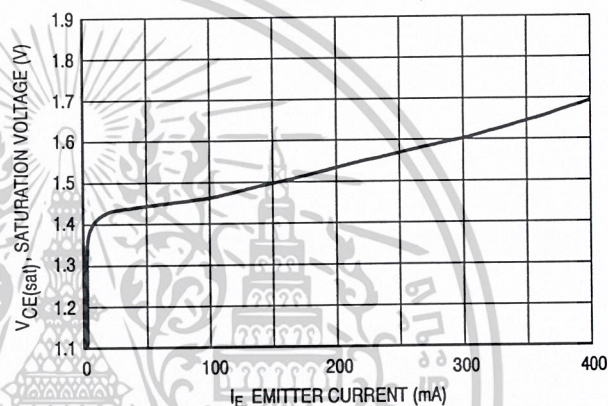


Figure 7. Emitter-Follower Configuration Output Saturation Voltage versus Emitter Current

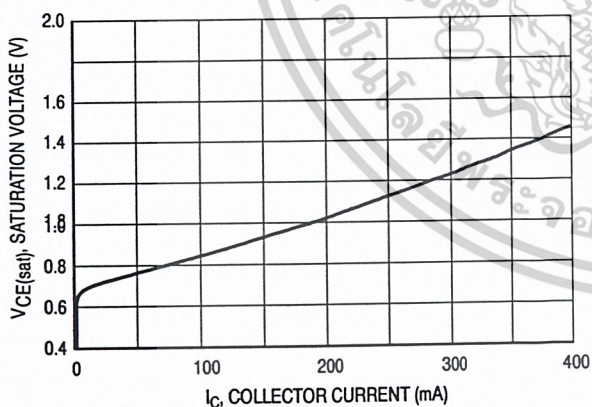


Figure 8. Common-Emitter Configuration Output Saturation Voltage versus Collector Current

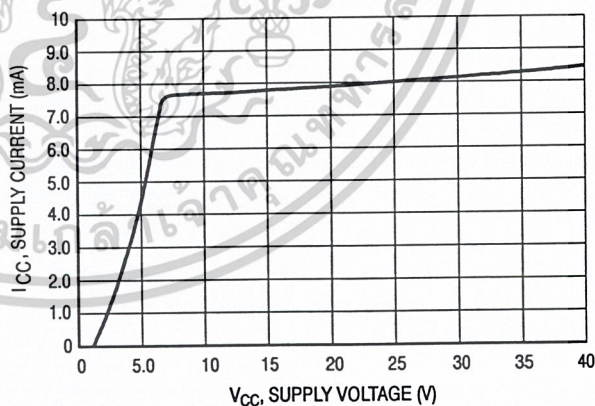


Figure 9. Standby Supply Current versus Supply Voltage

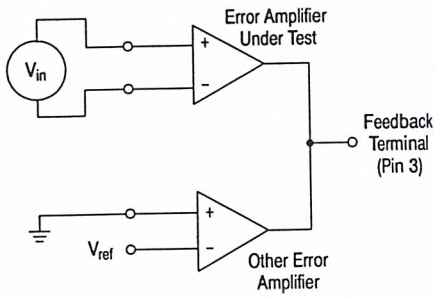


Figure 10. Error-Amplifier Characteristics

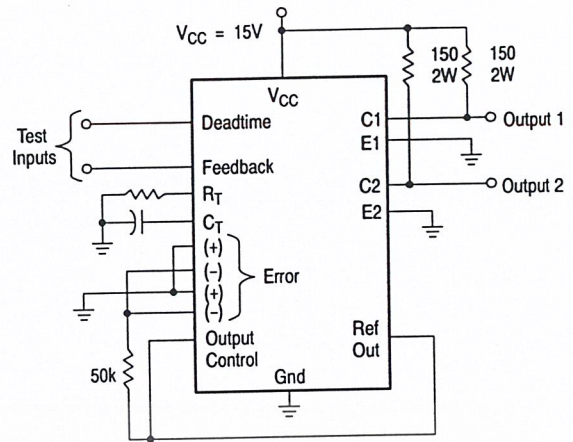


Figure 11. Deadtime and Feedback Control Circuit

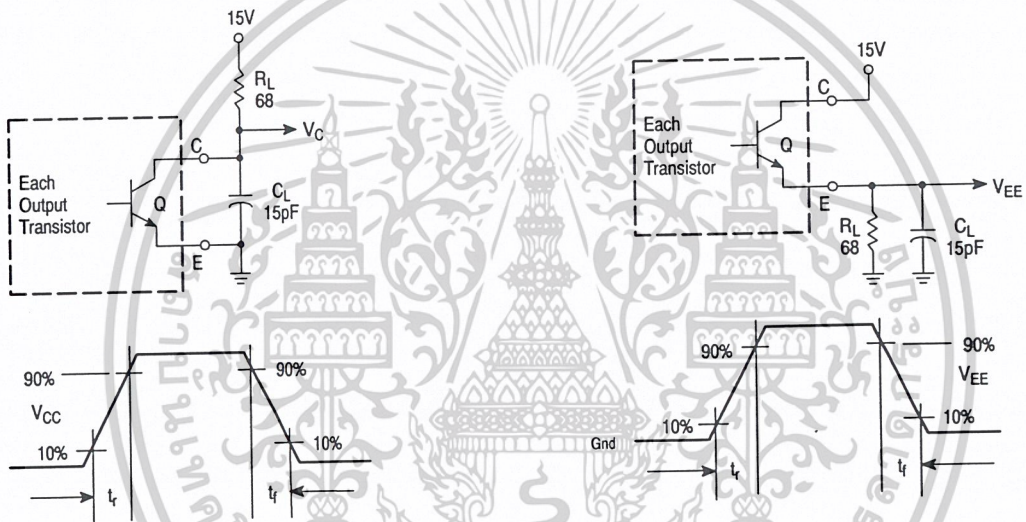


Figure 12. Common-Emitter Configuration Test Circuit and Waveform

Figure 13. Emitter-Follower Configuration Test Circuit and Waveform

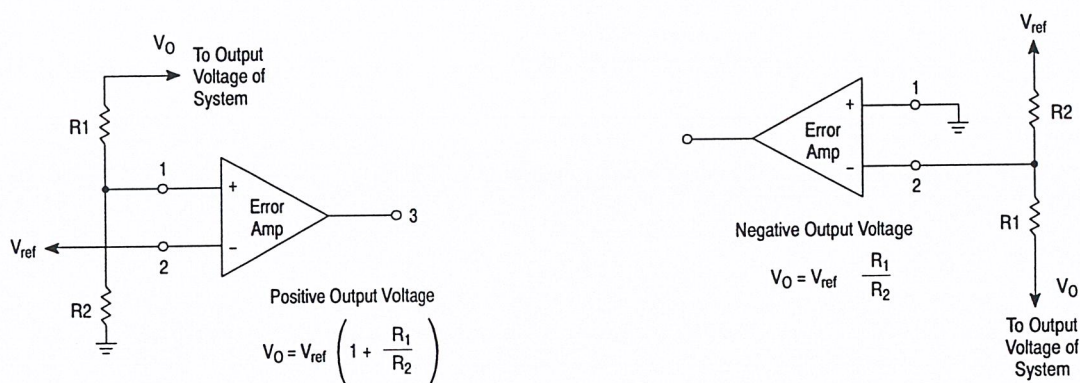


Figure 14. Error-Amplifier Sensing Techniques

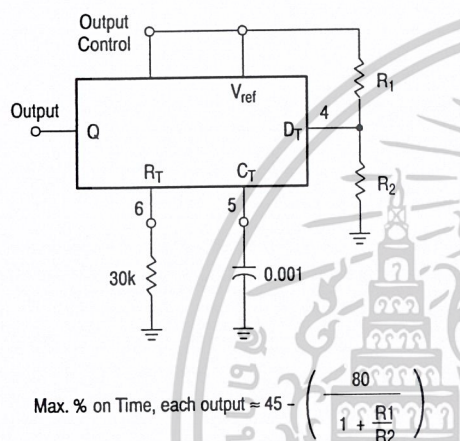


Figure 15. Deadtime Control Circuit

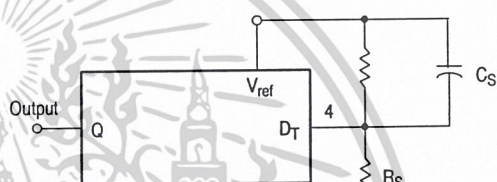


Figure 16. Soft-Start Circuit

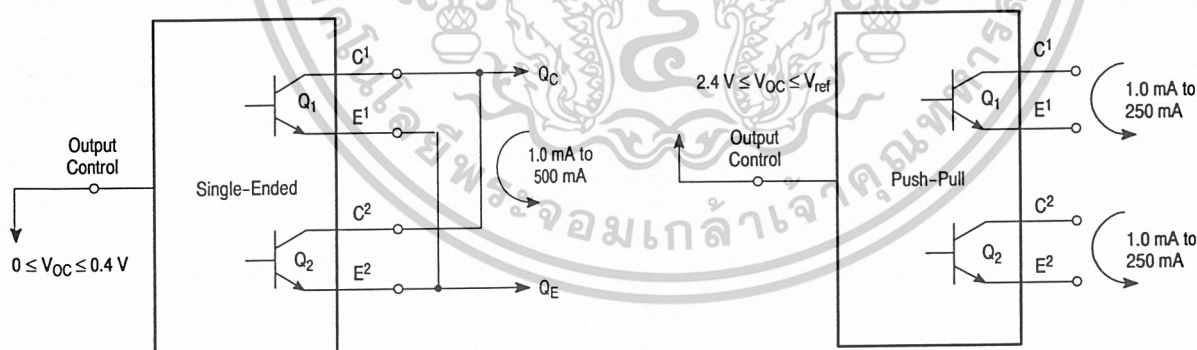


Figure 17. Output Connections for Single-Ended and Push-Pull Configurations

TL494, NCV494

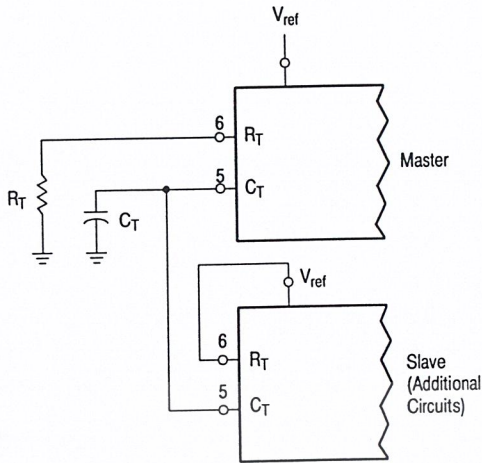


Figure 18. Slaving Two or More Control Circuits

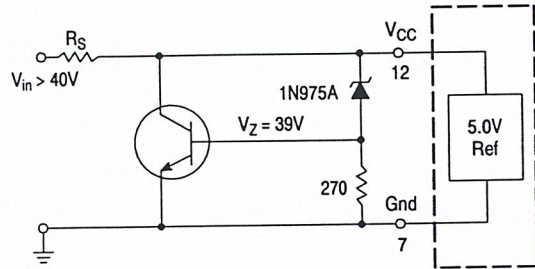


Figure 19. Operation with $V_{in} > 40\text{ V}$ Using External Zener

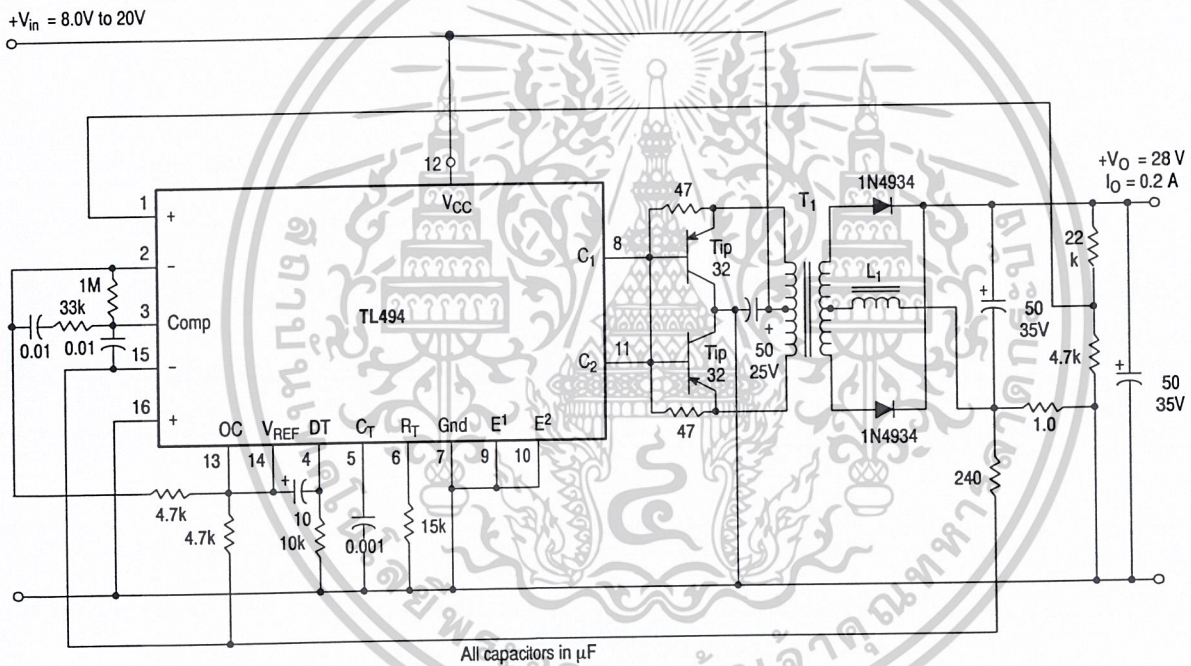


Figure 20. Pulse Width Modulated Push-Pull Converter

Test	Conditions	Results
Line Regulation	$V_{in} = 10\text{ V to } 40\text{ V}$	14 mV 0.28%
Load Regulation	$V_{in} = 28\text{ V, } I_O = 1.0\text{ mA to } 1.0\text{ A}$	3.0 mV 0.06%
Output Ripple	$V_{in} = 28\text{ V, } I_O = 1.0\text{ A}$	65 mV pp P.A.R.D.
Short Circuit Current	$V_{in} = 28\text{ V, } R_L = 0.1\ \Omega$	1.6 A
Efficiency	$V_{in} = 28\text{ V, } I_O = 1.0\text{ A}$	71%

L1 - 3.5 mH @ 0.3 A
T1 - Primary: 20T C.T. #28 AWG
Secondary: 120T C.T. #36 AWG
Core: Ferroxcube 1408P-L00-3CB

TL494, NCV494

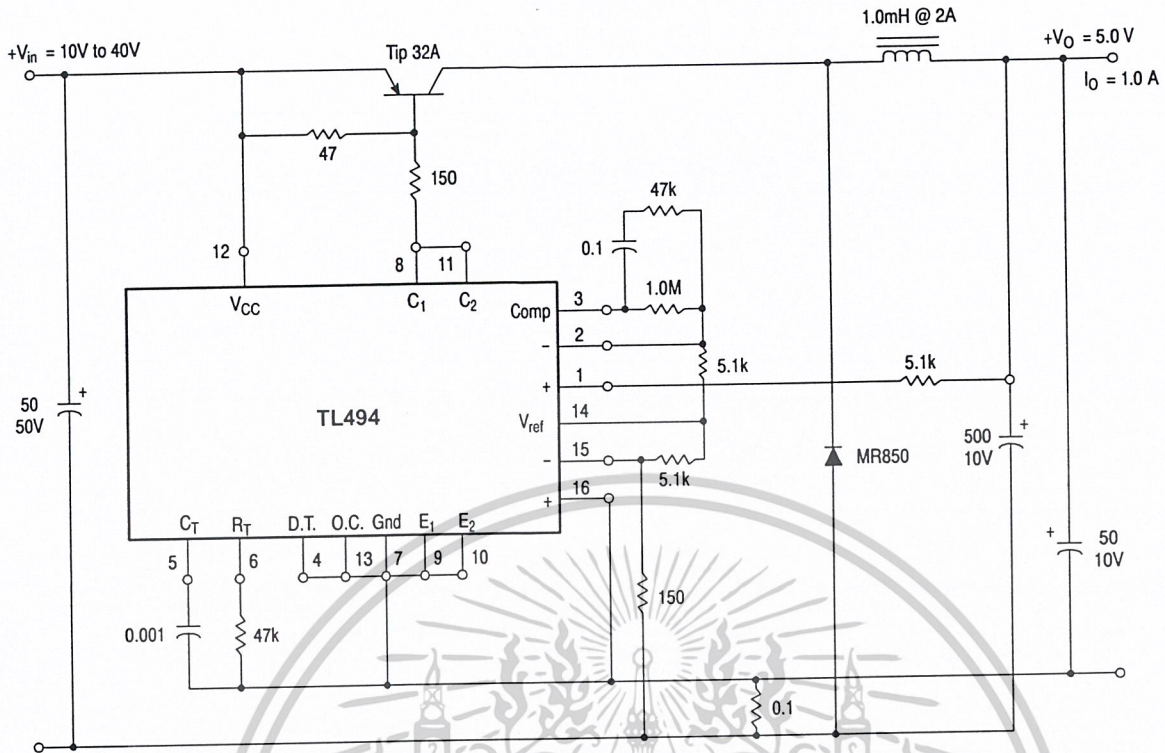


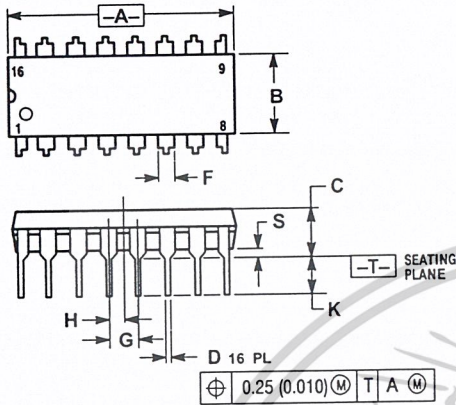
Figure 21. Pulse Width Modulated Step-Down Converter

Test	Conditions	Results
Line Regulation	$V_{in} = 8.0 \text{ V to } 40 \text{ V}$	3.0 mV 0.01%
Load Regulation	$V_{in} = 12.6 \text{ V}, I_O = 0.2 \text{ mA to } 200 \text{ mA}$	5.0 mV 0.02%
Output Ripple	$V_{in} = 12.6 \text{ V}, I_O = 200 \text{ mA}$	40 mV pp P.A.R.D.
Short Circuit Current	$V_{in} = 12.6 \text{ V}, R_L = 0.1 \Omega$	250 mA
Efficiency	$V_{in} = 12.6 \text{ V}, I_O = 200 \text{ mA}$	72%

TL494, NCV494

PACKAGE DIMENSIONS

PDIP-16
N SUFFIX
CASE 648-08
ISSUE R

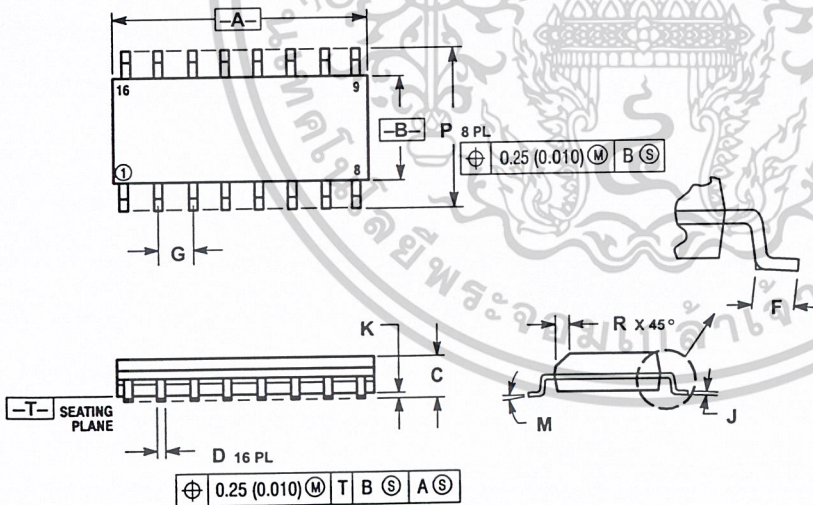


NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.
4. DIMENSION B DOES NOT INCLUDE MOLD FLASH.
5. ROUNDED CORNERS OPTIONAL.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.740	0.770	18.80	19.55
B	0.250	0.270	6.35	6.85
C	0.145	0.175	3.69	4.44
D	0.015	0.021	0.39	0.53
F	0.040	0.70	1.02	1.77
G	0.100 BSC		2.54 BSC	
H	0.050 BSC		1.27 BSC	
J	0.008	0.015	0.21	0.38
K	0.110	0.130	2.80	3.30
L	0.295	0.305	7.50	7.74
M	0°	10°	0°	10°
S	0.020	0.040	0.51	1.01

SO-16
D SUFFIX
CASE 751B-05
ISSUE J



NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 (0.005) TOTAL IN EXCESS OF THE D DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	9.80	10.00	0.386	0.393
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.054	0.068
D	0.35	0.49	0.014	0.019
F	0.40	1.25	0.016	0.049
G	1.27 BSC		0.050 BSC	
J	0.19	0.25	0.008	0.009
K	0.10	0.25	0.004	0.009
M	0°	7°	0°	7°
P	5.80	6.20	0.229	0.244
R	0.25	0.50	0.010	0.019



SWITCHMODE is a trademark of Semiconductor Components Industries, LLC.

ON Semiconductor and  are registered trademarks of Semiconductor Components Industries, LLC (SCILLC). SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer.

PUBLICATION ORDERING INFORMATION

Literature Fulfillment:

Literature Distribution Center for ON Semiconductor
P.O. Box 5163, Denver, Colorado 80217 USA
Phone: 303-675-2175 or 800-344-3860 Toll Free USA/Canada
Fax: 303-675-2176 or 800-344-3867 Toll Free USA/Canada
Email: ONlit@hibbertco.com

N. American Technical Support: 800-282-9855 Toll Free USA/Canada

JAPAN: ON Semiconductor, Japan Customer Focus Center
4-32-1 Nishi-Gotanda, Shinagawa-ku, Tokyo, Japan 141-0031
Phone: 81-3-5740-2700
Email: r14525@onsemi.com

ON Semiconductor Website: <http://onsemi.com>

For additional information, please contact your local Sales Representative.

TL494/D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

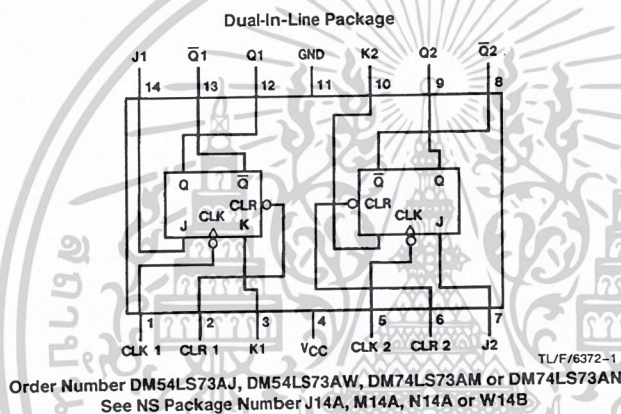
DM54LS73A/DM74LS73A Dual Negative-Edge-Triggered Master-Slave J-K Flip-Flops with Clear and Complementary Outputs

General Description

This device contains two independent negative-edge-triggered J-K flip-flops with complementary outputs. The J and K data is processed by the flip-flops on the falling edge of the clock pulse. The clock triggering occurs at a voltage level and is not directly related to the transition time of the negative going edge of the clock pulse. The data on the J

and K inputs is allowed to change while the clock is high or low without affecting the outputs as long as setup and hold times are not violated. A low logic level on the clear input will reset the outputs regardless of the levels of the other inputs.

Connection Diagram



Function Table

Inputs				Outputs	
CLR	CLK	J	K	Q	$\bar{Q}$
L	X	X	X	L	H
H	↓	L	L	Q_0	$\bar{Q}_0$
H	↓	H	L	H	L
H	↓	L	H	L	H
H	↓	H	H	Toggle	
H	H	X	X	Q_0	$\bar{Q}_0$

H = High Logic Level

L = Low Logic Level

X = Either Low or High Logic Level

↓ = Negative going edge of pulse.

Q_0 = The output logic level before the indicated input conditions were established.

Toggle = Each output changes to the complement of its previous level on each falling edge of the clock pulse.

DM54LS73A/DM74LS73A Dual Negative-Edge-Triggered Master-Slave J-K Flip-Flops with Clear and Complementary Outputs

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Note)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	7V
Input Voltage	7V
Operating Free Air Temperature Range	
DM54LS	−55°C to +125°C
DM74LS	0°C to +70°C
Storage Temperature Range	−65°C to +150°C

Note: The "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. The device should not be operated at these limits. The parametric values defined in the "Electrical Characteristics" table are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" table will define the conditions for actual device operation.

Recommended Operating Conditions

Symbol	Parameter	DM54LS73A			DM74LS73A			Units
		Min	Nom	Max	Min	Nom	Max	
V _{CC}	Supply Voltage	4.5	5	5.5	4.75	5	5.25	V
V _{IH}	High Level Input Voltage	2			2			V
V _{IL}	Low Level Input Voltage			0.7			0.8	V
I _{OH}	High Level Output Current			−0.4			−0.4	mA
I _{OL}	Low Level Output Current			4			8	mA
f _{CLK}	Clock Frequency (Note 2)	0		30	0		30	MHz
f _{CLK}	Clock Frequency (Note 3)	0		25	0		25	MHz
t _w	Pulse Width (Note 2)	Clock High	20		20			ns
		Preset Low	25		25			
		Clear Low	25		25			
t _w	Pulse Width (Note 3)	Clock High	25		25			ns
		Preset Low	30		30			
		Clear Low	30		30			
t _{SU}	Setup Time (Notes 1 and 2)	20 ↓			20 ↓			ns
t _{SU}	Setup Time (Notes 1 and 3)	25 ↓			25 ↓			ns
t _H	Hold Time (Notes 1 and 2)	0 ↓			0 ↓			ns
t _H	Hold Time (Notes 1 and 3)	5 ↓			5 ↓			ns
T _A	Free Air Operating Temperature	−55		125	0		70	°C

Note 1: The symbol (↓) indicates the falling edge of the clock pulse is used for reference.

Note 2: C_L = 15 pF, R_L = 2 kΩ, T_A = 25°C and V_{CC} = 5V.

Note 3: C_L = 50 pF, R_L = 2 kΩ, T_A = 25°C and V_{CC} = 5V.

Electrical Characteristics over recommended operating free air temperature range (unless otherwise noted)

Symbol	Parameter	Conditions	Min	Typ (Note 1)	Max	Units
V_I	Input Clamp Voltage	$V_{CC} = \text{Min}, I_I = -18 \text{ mA}$			-1.5	V
V_{OH}	High Level Output Voltage	$V_{CC} = \text{Min}, I_{OH} = \text{Max}$ $V_{IL} = \text{Max}, V_{IH} = \text{Min}$	DM54 2.5	3.4		V
			DM74 2.7	3.4		
V_{OL}	Low Level Output Voltage	$V_{CC} = \text{Min}, I_{OL} = \text{Max}$ $V_{IL} = \text{Max}, V_{IH} = \text{Min}$	DM54	0.25	0.4	V
			DM74	0.35	0.5	
		$I_{OL} = 4 \text{ mA}, V_{CC} = \text{Min}$	DM74	0.25	0.4	
I_I	Input Current @ Max Input Voltage	$V_{CC} = \text{Max}$ $V_I = 7 \text{ V}$	J, K		0.1	mA
			Clear		0.3	
			Clock		0.4	
I_{IH}	High Level Input Current	$V_{CC} = \text{Max}$ $V_I = 2.7 \text{ V}$	J, K		20	μA
			Clear		60	
			Clock		80	
I_{IL}	Low Level Input Current	$V_{CC} = \text{Max}$ $V_I = 0.4 \text{ V}$	J, K		-0.4	mA
			Clear		-0.8	
			Clock		-0.8	
I_{OS}	Short Circuit Output Current	$V_{CC} = \text{Max}$ (Note 2)	DM54	-20	-100	mA
			DM74	-20	-100	
I_{CC}	Supply Current	$V_{CC} = \text{Max}$ (Note 3)		4	6	mA

Switching Characteristics at $V_{CC} = 5 \text{ V}$ and $T_A = 25^\circ\text{C}$ (See Section 1 for Test Waveforms and Output Load)

Symbol	Parameter	From (Input) To (Output)	$R_L = 2\text{ k}\Omega$				Units
			$C_L = 15\text{ pF}$		$C_L = 50\text{ pF}$		
			Min	Max	Min	Max	
f_{MAX}	Maximum Clock Frequency		30		25		MHz
t_{PHL}	Propagation Delay Time High to Low Level Output	Clear to Q		20		28	ns
t_{PLH}	Propagation Delay Time Low to High Level Output	Clear to $\bar{Q}$		20		24	ns
t_{PLH}	Propagation Delay Time Low to High Level Output	Clock to Q or $\bar{Q}$		20		24	ns
t_{PHL}	Propagation Delay Time High to Low Level Output	Clock to Q or $\bar{Q}$		20		28	ns

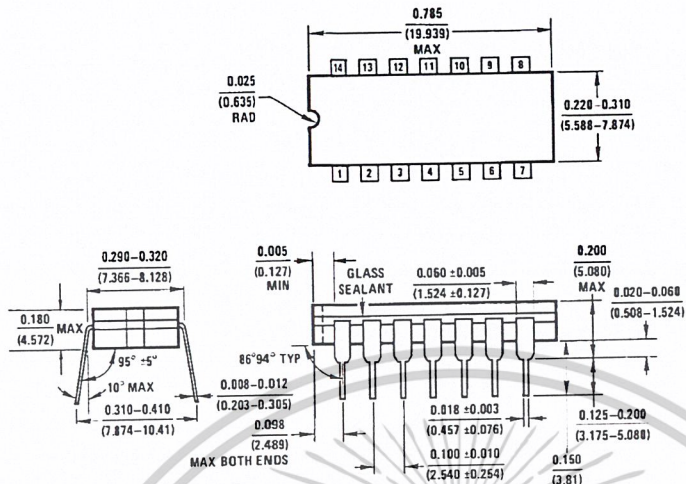
Note 1: All typicals are at $V_{CC} = 5 \text{ V}$, $T_A = 25^\circ\text{C}$.

Note 2: Not more than one output should be shorted at a time, and the duration should not exceed one second. For devices, with feedback from the outputs, where shorting the outputs to ground may cause the outputs to change logic state, an equivalent test may be performed where $V_O = 2.25 \text{ V}$ and 2.125 V for DM54 and DM74 series, respectively, with the minimum and maximum limits reduced by one half from their stated values. This is very useful when using automatic test equipment.

Note 3: With all outputs open, I_{CC} is measured with the Q and $\bar{Q}$ outputs high in turn. At the time of measurement, the clock is grounded.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

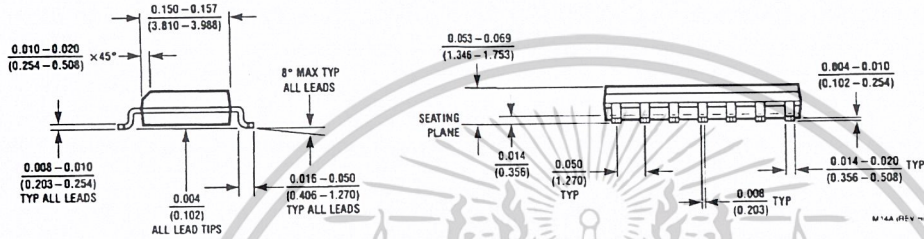
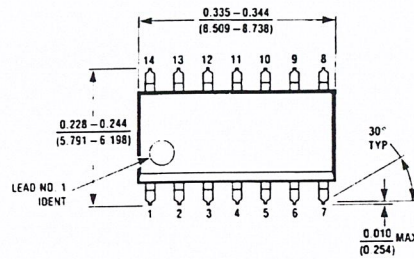
Physical Dimensions inches (millimeters)



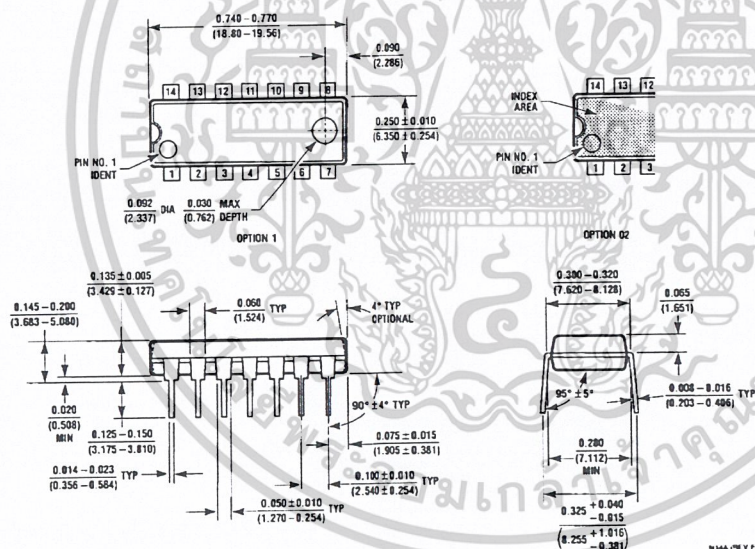
14-Lead Ceramic Dual-In-Line Package (J)
Order Number DM54LS73AJ
NS Package Number J14A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) (Continued)



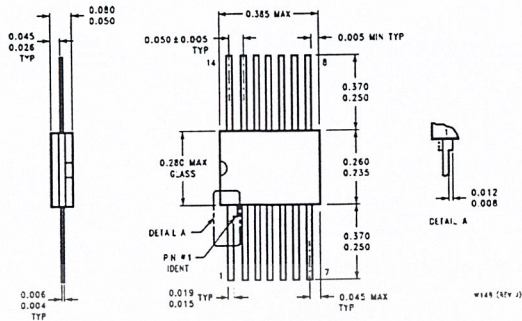
14-Lead Small Outline Molded Package (M)
Order Number DM74LS73AM
NS Package Number M14A



14-Lead Molded Dual-In-Line Package (N)
Order Number DM74LS73AN
NS Package Number N14A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) (Continued)



14-Lead Ceramic Flat Package (W)
Order Number DM54LS73AW
NS Package Number W14B

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.



National Semiconductor
Corporation
1111 West Bardin Road
Arlington, TX 76017
Tel: 1(800) 272-9959
Fax: 1(800) 737-7018

National Semiconductor
Europe
Fax: (+49) 0-180-530 65 86
Email: cnjwge@tevm2.nsc.com
Deutsch Tel: (+49) 0-180-530 85 85
English Tel: (+49) 0-180-532 78 32
Français Tel: (+49) 0-180-532 93 58
Italiano Tel: (+49) 0-180-534 16 80

National Semiconductor
Hong Kong Ltd.
13th Floor, Straight Block,
Ocean Centre, 5 Canton Rd.
Tsimshatsui, Kowloon
Hong Kong
Tel: (852) 2737-1600
Fax: (852) 2736-9960

National Semiconductor
Japan Ltd.
Tel: 81-043-299-2309
Fax: 81-043-299-2408

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

LM2901, LM339/LM339A, LM3302

LM239/LM239A

Quad Comparator

Features

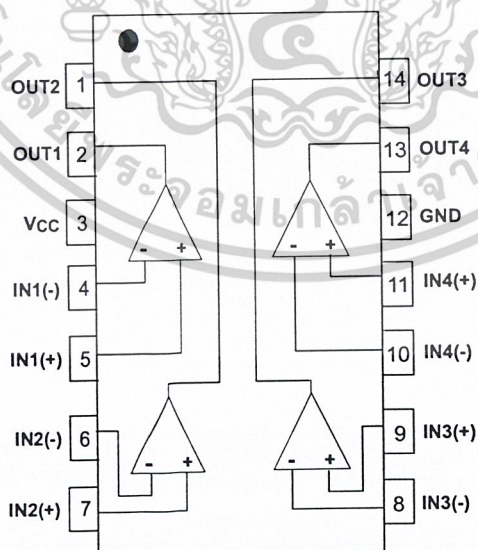
- Single or Dual Supply Operation
- Wide Range of Supply Voltage
LM2901, LM339/LM339A, LM239/LM239A: 2 ~ 36V
(or $\pm 1 \sim \pm 18V$)
LM3302: 2 ~ 28V (or $\pm 1 \sim \pm 14V$)
- Low Supply Current Drain 800 μA Typ.
- Open Collector Outputs for Wired and Connectors
- Low Input Bias Current 25nA Typ.
- Low Input Offset Current $\pm 2.3nA$ Typ.
- Low Input Offset Voltage $\pm 1.4mV$ Typ.
- Input Common Mode Voltage Range Includes Ground.
- Low Output Saturation Voltage
- Output Compatible With TTL, DTL and MOS Logic System

Description

The LM2901, LM339/LM339A, LM239/LM239A, LM3302 consist of four independent voltage comparators designed to operate from single power supply over a wide voltage range.

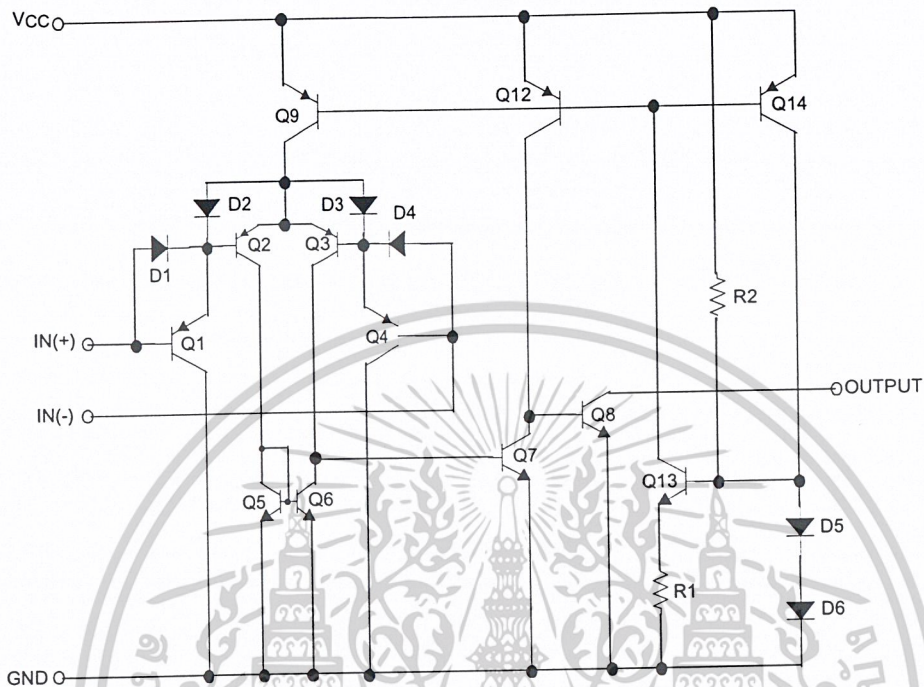


Internal Block Diagram



Rev. 1.0.2

Schematic Diagram



Absolute Maximum Ratings

Parameter	Symbol	Value	Unit
Supply Voltage	VCC	±18 or 36	V
Supply Voltage only LM3302	VCC	±14 or 28	V
Differential Input Voltage	VI(DIFF)	36	V
Differential Input Voltage Only LM3302	VI(DIFF)	28	V
Input Voltage	VI	-0.3 to +36	V
Input Voltage Only LM3302	VI	-0.3 to +28	V
Output Short Circuit to GND	-	Continuous	-
Power Dissipation	PD	570	mW
Operating Temperature LM339/LM339A LM2901/LM3302 LM239/LM239A	TOPR	0 ~ +70 -40 ~ +85 -25 ~ +85	°C
Storage Temperature	TSTG	-65 ~ +150	°C

Electrical Characteristics

($V_{CC} = 5V$, $T_A = 25^\circ C$, unless otherwise specified)

Parameter	Symbol	Conditions	LM239A/LM339A			LM239/LM339			Unit
			Min.	Typ.	Max.	Min.	Typ.	Max.	
Input Offset Voltage	V_{IO}	$V_{O(P)} = 1.4V$, $R_S = 0\Omega$	-	1	2	-	1.4	5	mV
		Note1	-	-	4.0	-	-	9.0	
Input Offset Current	I_{IO}	$I_{IN(+)} - I_{IN(-)}$, $V_{CM} = 0V$	-	2.3	50	-	2.3	50	nA
		Note1	-	-	150	-	-	150	
Input Bias Current	I_{BIAS}	$V_{CM} = 0V$	-	57	250	-	57	250	nA
		Note1	-	-	400	-	-	400	
Input Common Mode Voltage Range	$V_{I(R)}$	$V_{CC} = 30V$	0	-	$V_{CC}-1.5$	0	-	$V_{CC}-1.5$	V
		Note1	0	-	$V_{CC}-2$	0	-	$V_{CC}-2$	
Supply Current	I_{CC}	$V_{CC} = 5V$, $R_L = \infty$	-	1.1	2.0	-	1.1	2.0	mA
Voltage Gain	G_V	$V_{CC} = 15V$, $R_L \geq 15k\Omega$ (for large swing)	50	200	-	50	200	-	V/mV
Large Signal Response Time	T_{LRES}	$V_I = \text{TTL Logic Swing}$ $V_{REF} = 1.4V$, $V_{RL} = 5V$, $R_L = 5.1k\Omega$ (Note2)	-	300	-	-	300	-	ns
Response Time	T_{RES}	$V_{RL} = 5V$, $R_L = 5.1k\Omega$ (Note2)	-	1.3	-	-	1.3	-	μs
Output Sink Current	I_{SINK}	$V_{I(-)} \geq 1V$, $V_{I(+)} = 0V$, $V_{O(P)} \leq 1.5V$	6	18	-	6	18	-	mA
Output Saturation Voltage	V_{SAT}	$V_{I(-)} \geq 1V$, $V_{I(+)} = 0V$	-	140	400	-	140	400	mV
		$I_{SINK} = 4mA$ Note1	-	-	700	-	-	700	
Output Leakage Current	$I_{O(LKG)}$	$V_{I(-)} = 0V$, $V_{O(P)} = 5V$	-	0.1	-	-	0.1	-	nA
		$V_{I(+)} = 1V$, $V_{O(P)} = 30V$	-	-	1.0	-	-	1.0	μA
Differential Voltage	$V_{I(DIFF)}$	Note1	-	-	36	-	-	36	V

Note:

- LM339/LM339A : $0 \leq T_A \leq +70^\circ C$
LM2901/LM3302 : $-40 \leq T_A \leq +85^\circ C$
LM239/LM239A : $-25 \leq T_A \leq +85^\circ C$
- These parameters, although guaranteed, are not 100% tested in production.

Electrical Characteristics (Continued)

(VCC = 5V, TA = 25°C, unless otherwise specified)

Parameter	Symbol	Conditions	LM2901			LM3302			Unit
			Min.	Typ.	Max.	Min.	Typ.	Max.	
Input Offset Voltage	VIO	VO(P) = 1.4V, RS = 0Ω	-	2	7	-	2	20	mV
		Note1	-	9	15	-	-	40	
Input Offset Current	IIO		-	2.3	50	-	3	100	nA
		Note1	-	50	200	-	-	300	
Input Bias Current	IBIAS		-	57	250	-	57	250	nA
		Note1	-	200	500	-	-	1000	
Input Common Mode Voltage Range	VI(R)	LM2901, VCC = 30V LM3302, VCC = 28V	0	-	VCC - 1.5	0	-	VCC - 1.5	V
		Note1	0	-	VCC - 2	0	-	VCC - 2	
Supply Current	ICC	RL = ∞, VCC = 5V	-	1.1	2.0	-	1.1	2.0	mA
		RL = ∞, VCC = 30V (LM3302, VCC = 28V)	-	1.6	2.5	-	1.6	2.5	
Voltage Gain	GV	VCC = 15V, RL ≥ 15kΩ (for large swing)	25	100	-	2	30	-	V/ mV
Large Signal Response Time	TLRES	VI = TTL Logic Swing VREF = 1.4V, VRL = 5V, RL = 5.1kΩ (Note2)	-	300	-	-	300	-	ns
Response Time	TRES	VRL = 5V, RL = 5.1kΩ (Note2)	-	1.3	-	-	1.3	-	μs
Output Sink Current	ISINK	VI(-) ≥ 1V, VI(+) = 0V, VO(P) ≤ 1.5V	6	18	-	6	18	-	mA
Output Saturation Voltage	VSAT	VI(-) ≥ 1V, VI(+) = 0V	-	140	400	-	140	400	mV
		ISINK = 4mA Note1	-	-	700	-	-	700	
Output Leakage Current	IO(LKG)	VI(-) = 0V VO(P) = 5V	-	0.1	-	-	0.1	-	nA
		VI(+) = 1V VO(P) = 30V	-	-	1.0	-	-	1.0	μA
Differential Voltage	VI(DIFF)	Note1	-	-	36	-	-	28	V

- Note:
- LM339/LM339A : 0 ≤ TA ≤ +70°C
LM2901/LM3302 : -40 ≤ TA ≤ +85°C
LM239/LM239A : -25 ≤ TA ≤ +85°C
 - These parameters, although guaranteed, are not 100% tested in production.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

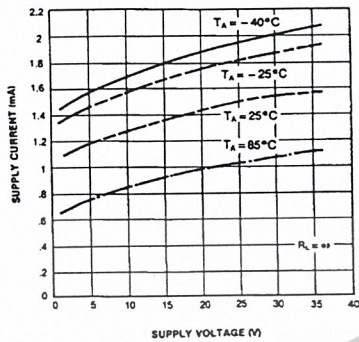


Figure 1. Supply Current vs Supply Voltage

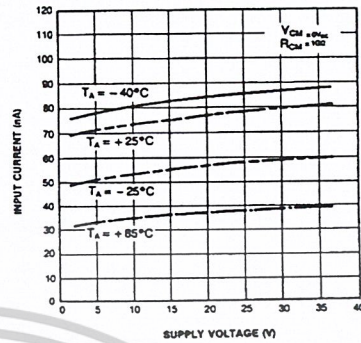


Figure 2. Input Current vs Supply Voltage

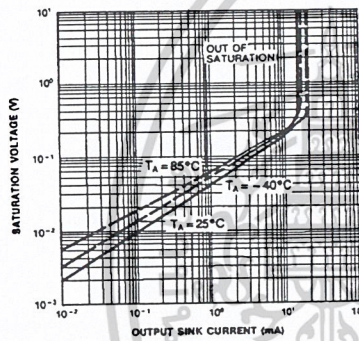


Figure 3. Output Saturation Voltage vs Sink Current

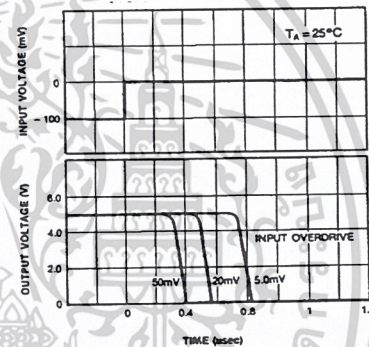


Figure 4. Response Time for Various Input Overdrive-Negative Transition

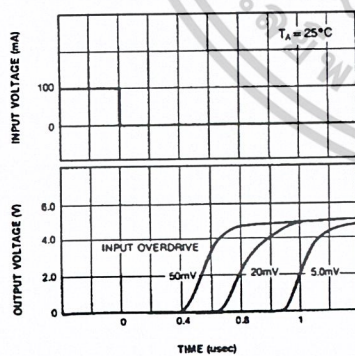


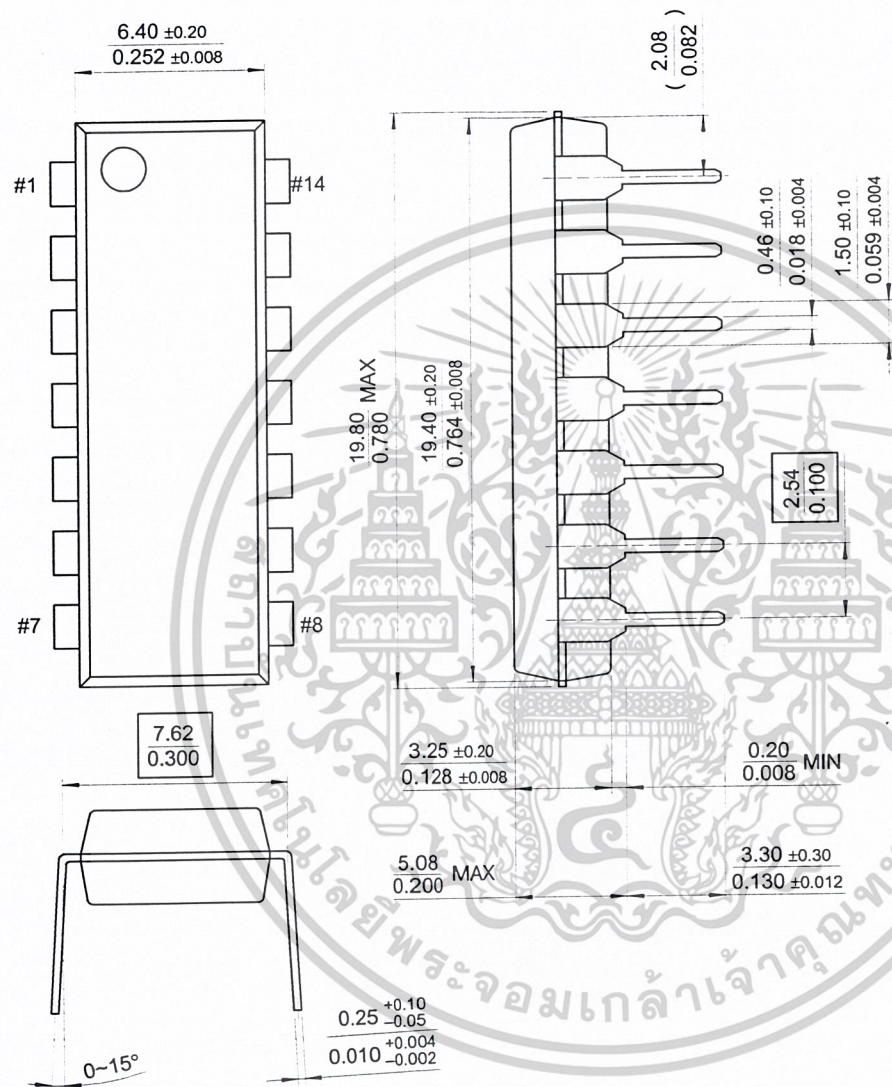
Figure 5. Response Time for Various Input Overdrive-Positive Transition

Mechanical Dimensions

Package

Dimensions in millimeters

14-DIP

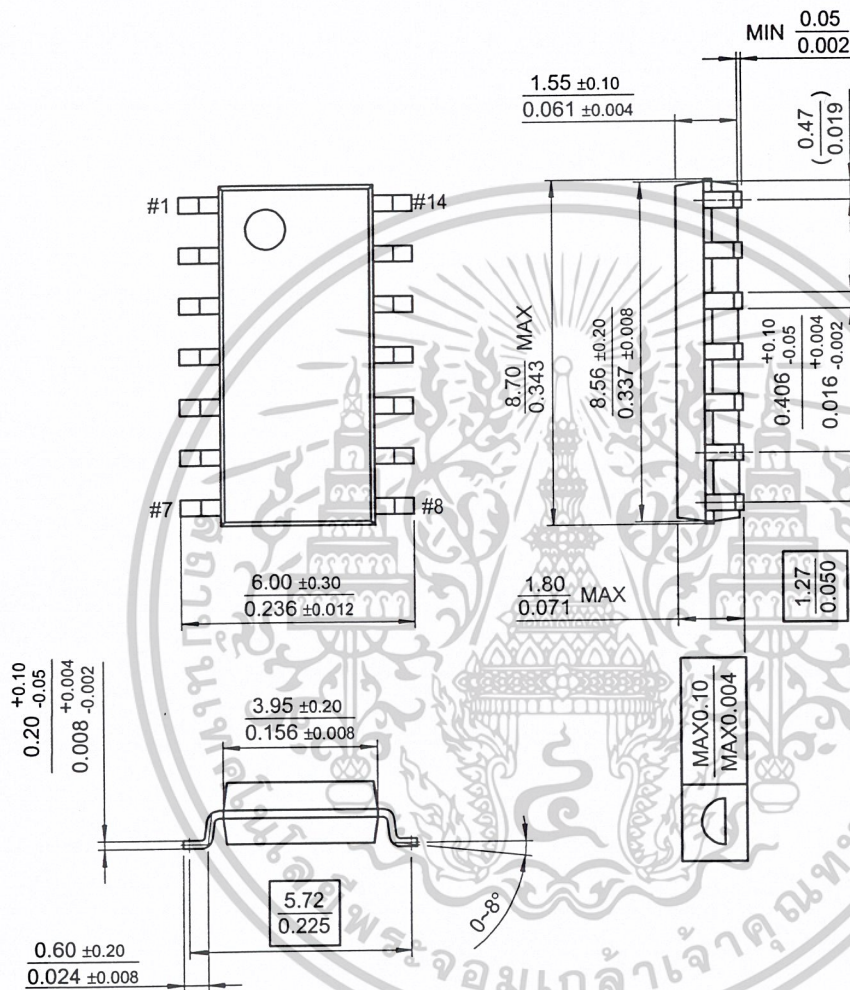


Mechanical Dimensions (Continued)

Package

Dimensions in millimeters

14-SOP



Ordering Information

Product Number	Package	Operating Temperature
LM339N	14-DIP	0 ~ +70°C
LM339AN		
LM339M	14-SOP	
LM339AM		
LM2901N	14-DIP	-40 ~ +85°C
LM2901M	14-SOP	
LM3302N	14-DIP	
LM3302M	14-SOP	
LM239N	14-DIP	-25 ~ +85°C
LM239AN		
LM239M	14-SOP	
LM239AM		

DISCLAIMER

FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION OR DESIGN. FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury of the user.
2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้