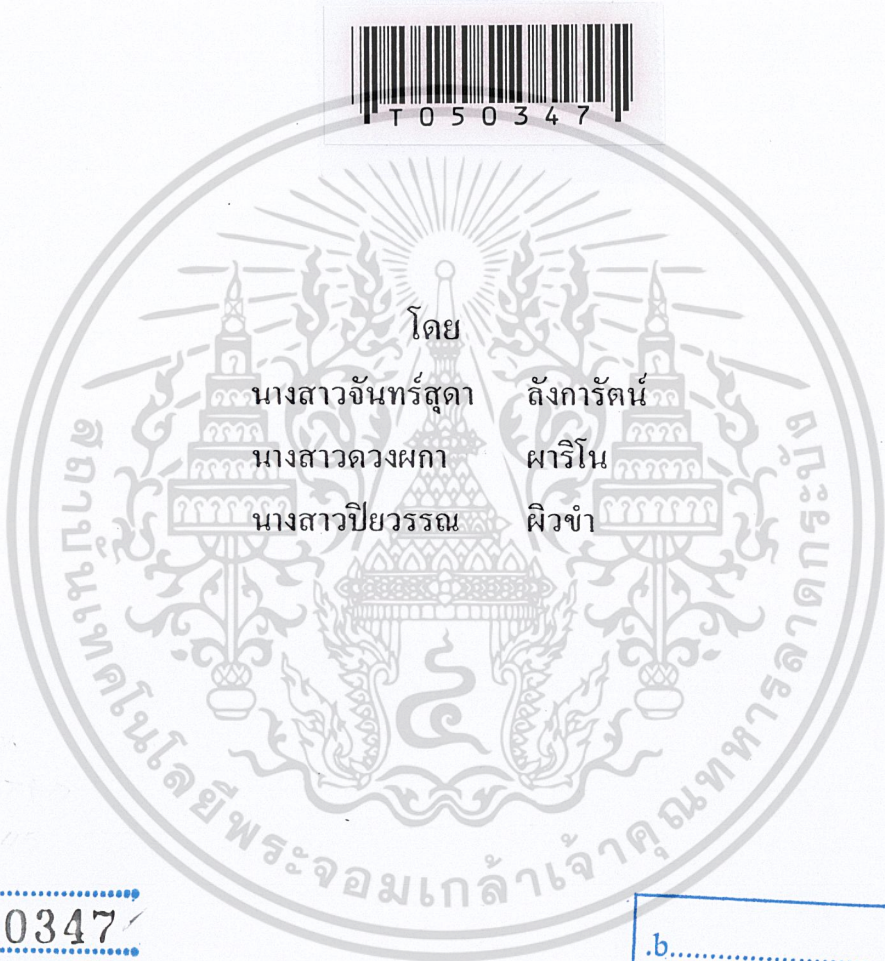


สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การควบคุมดิจิทัลโวลท์มิเตอร์โดยผ่านการ์ด GPIB
PROGRAMMABLE DIGITAL VOLTMETER



โดย นางสาวจันทร์สุดา ลังการ์ตน์
นางสาวดวงผกา ผาวิโน
นางสาวปิยวรรณ ผิวขำ

เลขหมู่.....
เลขทะเบียน 50347
วัน,เดือน,ปี 13 พ.ค. 2547

b.....
i.....

ปฏิญานี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2545

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีคนนำไปใช้

การควบคุมดิจิทัลโวลต์มิเตอร์โดยผ่านการ์ด GPIB
PROGRAMMABLE DIGITAL VOLTMETER



นางสาวจันทร์สุดา ลังการ์ตน์ รหัส 43515906
นางสาวดวงผกา ผาโรโน รหัส 43515910
นางสาวปิยวรรณ ผิวขำ รหัส 43515922

อาจารย์ที่ปรึกษา
รศ.ดร.มนัส ตั้งวรศิลป์

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2545

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์เรื่อง

การควบคุมดิจิทัลโวลต์มิเตอร์โดยผ่านการ์ด GPIB
PROGRAMMABLE DIGITAL VOLTMETER

จัดทำโดย

นางสาวจันทร์สุดา ลังการัตน์
นางสาวดวงผกา ศารีโน
นางสาวปิยวรรณ ผิวขำ

ปริญญานิพนธ์นี้ได้ผ่านการตรวจสอบโดยอาจารย์ที่ปรึกษาแล้ว



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การควบคุมดิจิตอลโวลต์มิเตอร์โดยผ่านการ์ด GPIB

นางสาวจันทร์สุดา ลังการ์ตัน

นางสาวดวงผกา ศารีโน

นางสาวปิยวรรณ ผิวจำ

รศ.ดร.มนัส สัจวรศิลป์ (อาจารย์ที่ปรึกษา)

ภาคการศึกษาที่ 2 ปีการศึกษา 2545

บทคัดย่อ

โครงการนี้เป็นการอินเตอร์เฟสระหว่างคอมพิวเตอร์กับดิจิตอลโวลต์มิเตอร์ โดยผ่านระบบ
มาตรฐาน GPIB IEEE-488 (General Purpose Interface Bus) ซึ่งเป็นการใช้คอมพิวเตอร์ควบคุม
ดิจิตอลโวลต์มิเตอร์ โดยดิจิตอลโวลต์มิเตอร์นี้จะมีชุดควบคุมการทำงาน โดยใช้
ไมโครคอนโทรลเลอร์ 8051 ในการควบคุมการวัดค่าแรงดันไฟฟ้ากระแสตรง ซึ่งเป็นการเลือกย่าน
แบบอัตโนมัติ และมีการแสดงผลของย่านด้วยไดโอดเปล่งแสง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PROGRAMMABLE DIGITAL VOLTMETER

Miss. JANSUDA LANGKARAT

Miss. DUANGPHAKA PHARINO

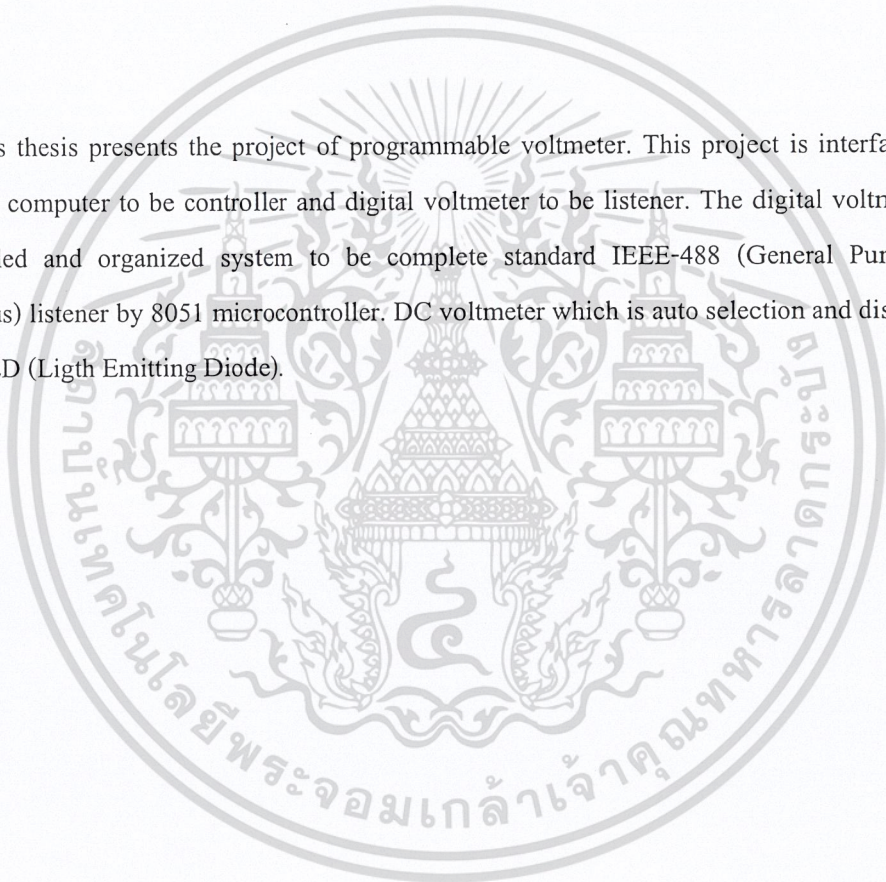
Miss. PIYAWAN PHEWKHAM

Assoe.Prof. Dr. MANUS SUNGWARASIL(Advisor)

Academic Year 2003

Abstract

This thesis presents the project of programmable voltmeter. This project is interfacing between the computer to be controller and digital voltmeter to be listener. The digital voltmeter has controlled and organized system to be complete standard IEEE-488 (General Purpose Interface Bus) listener by 8051 microcontroller. DC voltmeter which is auto selection and display range by LED (Ligh Emitting Diode).



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อ	I
Abstract	II
สารบัญ	III
สารบัญรูปภาพ	IV
สารบัญตาราง	VI
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและหลักการของมิเตอร์	2
2.1 มิเตอร์แบบเข็ม	2
2.2 มิเตอร์เชิงตัวเลข (Digital Voltmeters)	10
2.3 ดิจิตอลมิเตอร์	12
2.4 อุปกรณ์แสดงผลแบบดิจิตอล	13
2.5 การออกแบบดิจิตอลมิเตอร์	15
บทที่ 3 คุณสมบัติและการใช้งานของ GPIB	17
3.1 โครงสร้างของ IEEE-488	17
3.2 ขีดจำกัดของ IEEE-488	18
3.3 รายละเอียดเกี่ยวกับ IEEE-488	18
3.4 คำสั่งใช้งานของ GPIB	25
บทที่ 4 การสร้างและการออกแบบ	32
4.1 วงจรควบคุมการทำงานของดิจิตอลโวลท์มิเตอร์	29
4.2 วงจรแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิตอล	30
4.3 การแสดงผล	31
4.4 วงจรลดทอนแรงดันและขยายแรงดันไฟฟ้ากระแสตรง	31
4.5 การเชื่อมต่อกับการ์ด GPIB	32
4.6 วงจรขยายบิตแบบอนุกรม	33
4.7 ส่วนแสดงผลที่จอคอมพิวเตอร์	34
บทที่ 5 การทดลองและผลการทดลอง	35
บทที่ 6 บทสรุป	41
บรรณานุกรม	
ภาคผนวก	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

รูปที่	หน้า
รูปที่ 2.1 การต่อขานานให้แอมมิเตอร์	2
รูปที่ 2.2 แอมมิเตอร์หลายย่านแบบอินดิคิวดวล	3
รูปที่ 2.3 แอมมิเตอร์หลายย่านแบบยูนิเวอร์แซล	3
รูปที่ 2.4 แสดงโวลต์มิเตอร์แบบอิมิตเตอร์ฟอลโลเวอร์	4
รูปที่ 2.5 วงจรอิมิตเตอร์ฟอลโลเวอร์อย่างง่าย	5
รูปที่ 2.6 แสดงการขยายย่านการวัด	6
รูปที่ 2.7 วงจรขยายผลต่าง	7
รูปที่ 2.8 โวลต์มิเตอร์แบบโวลต์เตจฟอลโลเวอร์ด้วยออปแอมป์	8
รูปที่ 2.9 แสดงโวลต์มิเตอร์แบบวงจขยายด้วยออปแอมป์	9
รูปที่ 2.10 DVM แบบแรมพ์-ไทป์	11
รูปที่ 2.11 โครงสร้างพื้นฐานของดิจิตอลมิเตอร์ วงจรอินพุทนี้จะเป็นส่วนที่ใช้ เลือกย่านการวัด	12
รูปที่ 2.12 การแสดงผลแบบส่วนแสดงผล 7 ส่วน	14
รูปที่ 2.13 วงจรอินพุทสำหรับดิจิตอลมิเตอร์ในการเลือกวัดค่าแรงดันไฟฟ้า กระแสไฟฟ้าและความต้านทาน	15
รูปที่ 2.14 วงจรแบ่งแรงดันที่เพิ่มเข้าไปเพื่อขยายย่านการวัดแรงดัน ตำแหน่ง การแสดงผลจุดทศนิยมจะต้องทำงานสัมพันธ์กับย่านวัดของแรงดัน	16
รูปที่ 3.1 แสดงขั้วต่อและสายนำสัญญาณของ GPIB	19
รูปที่ 3.2 แสดงการเชื่อมต่อแบบเรียงต่อเนื่องกัน	20
รูปที่ 3.3 แสดงการเชื่อมต่อแบบกระจาย	21
รูปที่ 3.4 Timing diagram ของขบวนการแฮนด์เชค	22
รูปที่ 3.5 Timing diagram ของขบวนการแฮนด์เชคของตัวควบคุมซึ่งทำหน้าที่เป็นตัวส่ง	23
รูปที่ 3.6 Timing diagram ของขบวนการแฮนด์เชคของตัวควบคุมซึ่งทำหน้าที่เป็นตัวรับ	24
รูปที่ 4.1 วงจรการทำงานของ microcontroller AT8951	29
รูปที่ 4.2 วงจรต่อใช้งานไอซี ICL7135	30
รูปที่ 4.3 วงจรการทำงานของไอซี MAX7219	31
รูปที่ 4.4 แสดงวงจรลดทอนแรงดันและขยายแรงดันไฟฟ้ากระแสตรง	32
รูปที่ 4.5 แสดงขาการเชื่อมต่อกับการ์ด GPIB	32

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปลภาพ (ต่อ)

	หน้า
รูปที่ 4.6 การต่อใช้งานไอซี 74HC595	33
รูปที่ 5.1 แสดงวงจรการทดสอบวัดค่าแรงดัน	35
รูปที่ 5.2 แสดงค่าการวัดที่ได้จากโปรแกรมเดสก์ไฟ ที่การวัด 1V	38
รูปที่ 5.3 แสดงค่าการวัดที่ได้จากโปรแกรมเดสก์ไฟ ที่การวัด 2V	38
รูปที่ 5.4 แสดงค่าการวัดที่ได้จากโปรแกรมเดสก์ไฟ ที่การวัด 5V	39
รูปที่ 5.5 แสดงค่าการวัดที่ได้จากโปรแกรมเดสก์ไฟ ที่การวัด 10V	39
รูปที่ 5.6 แสดงค่าการวัดที่ได้จากโปรแกรมเดสก์ไฟ ที่การวัด 15V	40
รูปที่ 5.7 แสดงค่าการวัดที่ได้จากโปรแกรมเดสก์ไฟ ที่การวัด -15V	40



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

	หน้า
ตารางที่ 3.1 แสดง Interface function	27
ตารางที่ 5.1 ผลการทดลองการส่งข้อมูลจากคอมพิวเตอร์	36
ตารางที่ 5.2 ผลการทดลองการส่งข้อมูลจาก mcs 51	36
ตารางที่ 5.3 ผลการทดลองเป็นตัวรับและตัวส่งในเวลาเดียวกัน	37
ตารางที่ 5.4 ผลการทดลองการวัดค่าแรงดันไฟฟ้ากระแสตรง	37



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

ความจำเป็นที่จะต้องมีระบบมาตรฐานขึ้นมาใช้งานกัน ก็เนื่องมาจากเครื่องมือวัดที่ทันสมัย และมีความสามารถสูง อาศัยการทำงานในเชิงดิจิทัลเข้ามาเกี่ยวข้องด้วยและในการใช้งาน เมื่อจำเป็นต้องมีการต่อร่วมกันมากกว่าหนึ่งเครื่อง บริษัทต่างๆ ที่เป็นผู้ผลิตเครื่องมือวัดในอเมริกาจึงได้ตกลงร่วมกันที่จะจัดหาระบบอินเตอร์เฟซมาตรฐานสำหรับที่จะใช้ร่วมกันขึ้นมา และในประเทศเยอรมันนี้ก็มีการพัฒนาระบบมาตรฐานขึ้นมาเช่นเดียวกัน โดยความร่วมมือช่วยเหลือของ IEC (International Electrotechnical Commission) จนในปี 1972 อเมริกาโดย IEEE จึงได้มีการประชุมร่วมมือกันกับ IEC วางแผนพิจารณาระบบมาตรฐานร่วมกัน

บริษัทฮิวเลตต์แพคการ์ด ผู้ผลิตเครื่องมือวัดรายใหญ่รายหนึ่งในอเมริกาได้ทำการพัฒนาระบบมาตรฐานของตัวเองอยู่ก่อนแล้ว ชื่อว่า HPIB (Hewlett Packard Interface bus) จึงได้เสนอระบบ巴士ตัวเองให้ IEEE พิจารณาและได้รับการยอมรับในปี 1975 เรียกว่ามาตรฐาน IEEE Std 488-1975 และมีการปรับปรุงต่อเนื่องมาเป็น IEEE Std 488-1978 ระบบ巴士นี้ก็คือ IEEE 488 ที่กล่าวถึงนั่นเอง สำหรับของ IEC มีการกำหนดมาตรฐานขึ้นมาอีกอันหนึ่งเรียกว่า IEC 625-1 ตั้งใจที่จะให้เป็นมาตรฐานสากลโดยมีรายละเอียดทางเทคนิคทุกประการเหมือนกับ IEEE Std 488-1978 เพียงแต่การวางตำแหน่งของสัญญาณต่างๆ ในขั้วต่อต่างกันเล็กน้อยเท่านั้นเอง คำว่า GPIB จึงหมายรวมถึงทั้งสองมาตรฐานดังกล่าว

จุดประสงค์ของ巴士ก็คือ การส่งข้อมูลข่าวสารถ่ายทอดกันระหว่างเครื่อง ข่าวสารที่ว่านี้ก็มีทั้งข้อมูลที่เป็นผลลัพธ์จากการวัดค่าหรือจากกระบวนการต่างๆ และรวมถึงคำสั่งที่ใช้ในการกำหนดสถานะการทำงานของอุปกรณ์ต่างๆ ในระบบ เมื่อมีการต่อเครื่องมือวัดหรืออุปกรณ์ที่ต้องการใช้งานร่วมกันเข้ากับระบบ巴士และจำเป็นต้องมีแบบแผนในการทำงานร่วมกันให้สอดคล้องกันจึงต้องมีสัญญาณสำหรับควบคุมระบบ นอกเหนือจากข่าวสารข้อมูลที่ต้องมีการติดต่อกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

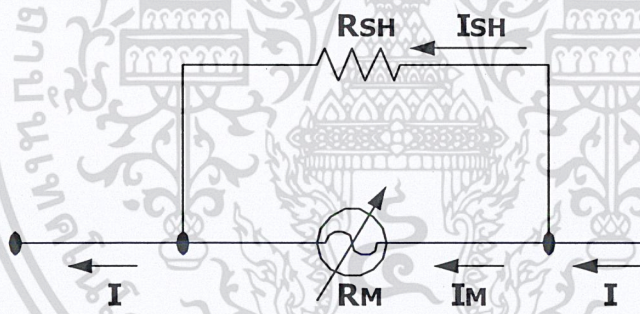
ทฤษฎีและหลักการพื้นฐานของมิเตอร์

2.1 มิเตอร์แบบเข็ม

2.1.1 ดีซีโวลท์มิเตอร์ (DC Voltmeter)

ดีซีโวลท์มิเตอร์ (DC Voltmeter) สามารถวัดแรงดันไฟตรง มีขั้วกำกับเป็นบวกลบตายตัวในการวัดแรงดันในวงจรจะต้องต่อดีซีโวลท์มิเตอร์คร่อมขนานกับวงจร ขั้วของดีซีโวลท์มิเตอร์ต้องตรงขั้วของแหล่งจ่ายแรงดันที่ป้อนเข้ามา โดยใช้หลักการโกลั๊บลบต่อบวก โกลั๊บลบต่อลบ ถ้าต่อผิดขั้วเข็มจะตีกลับทาง

การวัดแรงดันที่สูงขึ้นย่อจะทำให้มีกระแสไหลผ่านมิเตอร์มากขึ้น เข็มมิเตอร์จะเบนมากขึ้น ดังนั้นถ้าต้องการทำให้มิเตอร์ตัวเดิมวัดแรงดันได้สูงขึ้น จะต้องหาความต้านทานมาต่ออันดับเพื่อจำกัดกระแสที่ไหลผ่านมิเตอร์ไม่ควรเกินกว่าที่มิเตอร์ต้องการในรูปที่ 2.1 แสดงวงจรเบื้องต้นของดีซีโวลท์มิเตอร์



รูปที่ 2.1 วงจรเบื้องต้นของดีซีโวลท์มิเตอร์

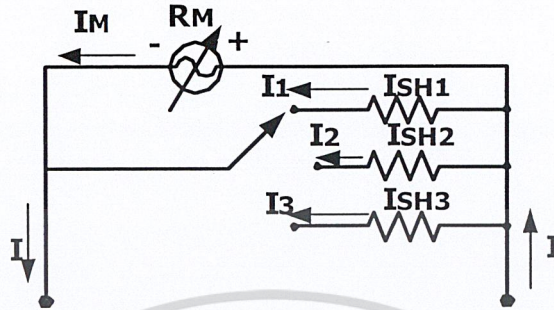
จากรูปที่ 2.1 กำหนดให้	E_{FS}	คือ แรงดันไฟตรงเต็มสเกลครั้งใหม่	หน่วย โวลต์ (Volt)
	I_{FS}	คือ กระแสเต็มสเกลเดิมของมิเตอร์	หน่วย แอมป์ (Amp)
	R_M	คือ ความต้านทานภายในมิเตอร์	หน่วย โอห์ม (Ohm)
	R_S	คือ ความต้านทานที่ต่ออันดับกับมิเตอร์	หน่วย โอห์ม (Ohm)

1. ดีซีโวลท์มิเตอร์แบบหลายย่าน

ดีซีโวลท์มิเตอร์แบบหลายย่านคือ การต่อตัวต้านทานอันดับเข้าไปหลาย ๆ ตัว วิธีการต่อแบ่งได้

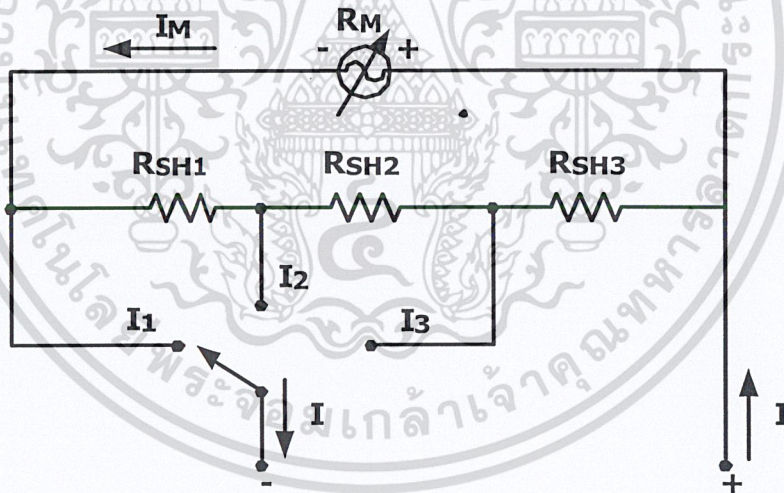
เอกสารนี้เป็น 2 แบบ คือรูปที่ส่งมอบไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- แบบอินดิวิดวล (Individual DC voltmeter) การต่อคิซีโวลท์มิเตอร์แบบนี้ นั้น สมการมีความต้านทานที่ต่อขยายย่านวัดและแยกอย่างอิสระจากกัน โดยไม่เกี่ยวข้องกันแสดงดังรูปที่ 2.5



รูปที่ 2.2 คิซีโวลท์มิเตอร์หลายย่านแบบอินดิวิดวล

- แบบยูนิเวอร์แซล (Universal type) การต่อคิซีโวลท์มิเตอร์แบบนี้ ความต้านทานที่ต่อขยายย่านวัดทุกตัวต่ออันดับกันหมด และไปต่ออันดับกับมิเตอร์ ย่านที่ขยายการวัดแต่ละย่านถูกต่อออกมาจากรอยต่อของตัวต้านทานแต่ละตัวแสดงดังรูปที่ 2.3



รูปที่ 2.3 คิซีโวลท์มิเตอร์หลายย่านแบบยูนิเวอร์แซล

2.1.2 โวลท์มิเตอร์อิเล็กทรอนิกส์

โวลท์มิเตอร์ที่อาศัยหลักการทำงานของเครื่องวัดชนิดคอลลัมน์และตัวต้านทานมัลติพลายมีข้อจำกัดบางอย่าง เช่น ไม่สามารถวัดแรงดันที่มีค่าต่ำมากได้ และเมื่อนำไปใช้วัดวงจรที่มีอิมพีแดนซ์สูง ความต้านทานของโวลท์มิเตอร์มีค่าต่ำเกินไปจนทำให้เกิดความคลาดเคลื่อนได้ เพื่อแก้ปัญหาดังกล่าวจึง
 เอกสารฉบับนี้เอกสารที่ลงบนเว็บไซต์หรือการแจกจ่ายเพื่อการศึกษาเท่านั้น เมื่อผู้ใดเห็นประโยชน์ของการนำ
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นำ โวลต์มิเตอร์อิเล็กทรอนิกส์ (Electronics Voltmeters) มาใช้ ทั้งนี้เพราะโวลต์มิเตอร์อิเล็กทรอนิกส์ ประกอบขึ้นจากวงจรอิเล็กทรอนิกส์ที่มีความต้านทานอินพุตสูง และสามารถขยายแรงดันที่มีค่าต่ำๆ ให้เป็นระดับแรงดันที่วัดค่าได้

2.1.2.1 วงจรโวลต์มิเตอร์แบบทรานซิสเตอร์ (Transistor Voltmeter Circuits)

การพิจารณาวงจรโวลต์มิเตอร์แบบทรานซิสเตอร์จะขอกกล่าวถึงโวลต์มิเตอร์แบบอิมิตเตอร์ ฟอลโลเวอร์ และโวลต์มิเตอร์แบบวงจรขยายผลต่าง

1) โวลต์มิเตอร์แบบอิมิตเตอร์ฟอลโลเวอร์ (Emitter-follower Voltmeters)

โวลต์มิเตอร์โวลต์คิง หมายถึง ผลกระทบจากความต้านทานของโวลต์มิเตอร์ที่มีผลต่อค่าที่อ่านได้ เช่นกรณีที่มีความต้านทานของโวลต์คิงมีค่าสูงกว่าความต้านทานของโวลต์มิเตอร์ ค่าที่อ่านได้จากมิเตอร์จะคลาดเคลื่อนจากความเป็นจริง ซึ่งเราสามารถลดผลกระทบของโวลต์มิเตอร์โวลต์คิงได้ด้วยการใช้ วงจรอิมิตเตอร์ ฟอลโลเวอร์ เพราะวงจรนี้จะมีค่าความต้านทานอินพุตสูงและมีความต้านทานเอาต์พุตต่ำ ซึ่งทำให้ผลกระทบต่อกระแสผ่านขดลวดของมิเตอร์และแรงดันที่วัด



รูปที่ 2.4 แสดงโวลต์มิเตอร์แบบอิมิตเตอร์ฟอลโลเวอร์

โดยมีรายละเอียดดังนี้

- a) เครื่องวัดแบบคอยล์หมุนและความต้านทานมัลติพลาย (R_s) ที่ต่ออนุกรมกับขั้วอิมิตเตอร์ของทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

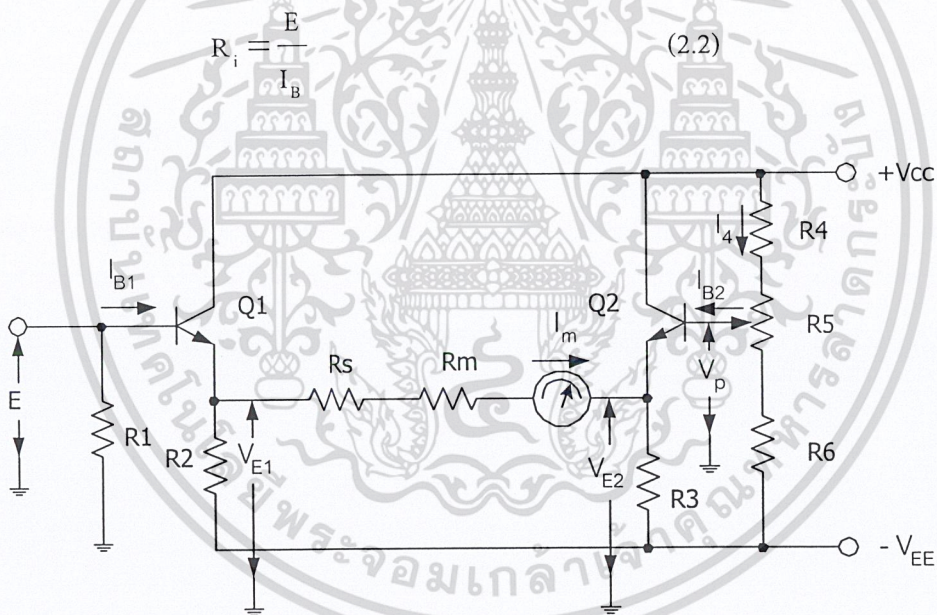
b) ขั้วบวกของแหล่งจ่าย dc ต่อกับขั้วคอลเลกเตอร์ของทรานซิสเตอร์ และขั้วลบของแหล่งจ่าย ต่อกับส่วนเบี่ยงเบนของมิเตอร์

c) ขั้วบวกของแรงดัน E (ที่ต้องการวัดค่า) ป้อนให้แก่ขั้วเบสของทรานซิสเตอร์ และขั้วลบของแรงดัน E ต่อเข้ากับขั้วลบของแหล่งจ่าย dc

กระแสเบสของทรานซิสเตอร์ในรูปที่ 2.4 มีค่าต่ำกว่ากระแสที่มีเตอร์มาก และมีค่าเป็น

$$I_b = \frac{I_m}{h_{FE}} \quad (2.1)$$

เมื่อ h_{FE} เป็นอัตราขยายของทรานซิสเตอร์ และสามารถหาค่าความต้านทานอินพุตได้จาก



รูปที่ 2.5 วงจรอิมิตเตอร์ฟอลโลเวอร์อย่างง่าย

แรงดันที่ตกคร่อมขั้วเบสกับขั้วอิมิตเตอร์จะทำให้เกิดความคลาดเคลื่อนในโวลท์มิเตอร์ เราสามารถกำจัดความคลาดเคลื่อนเหล่านี้ได้โดยการแบ่งแรงดัน และเพิ่มอิมิตเตอร์ฟอลโลเวอร์ดังรูปที่ 2.5 รูปที่ 2.5 มีรายละเอียดดังนี้

a) ใช้แหล่งจ่ายบวกและลบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

b) ขั้วเบสของทรานซิสเตอร์ Q1 ได้รับการไบอัสและต่อกับกราวด์โดยผ่านความต้านทาน R1 นอกจากนี้ยังมีตัวแบ่งแรงดันหรือความต้านทานแบ่งแรงดัน ซึ่งทำหน้าที่แบ่งแรงดัน ไบอัสให้ปรับค่าได้ (V_p) แล้วป้อนให้กับขั้วเบสของทรานซิสเตอร์ Q2

c) ความต้านทาน R2 และ R3 ต่อระหว่างขั้วอิมิตเตอร์ของทรานซิสเตอร์กับแรงดันของแหล่งจ่ายที่เป็นลบ

d) วงจรของมิเตอร์ต่อระหว่างขั้วอิมิตเตอร์ของทรานซิสเตอร์

e) ความต้านทานอินพุตของวงจรคือ R1 ที่ต่อขนานกับความต้านทานอินพุตที่ขั้วของทรานซิสเตอร์

กรณีไม่ป้อนแรงดันอินพุต ($E=0$) ให้กับวงจรในรูปที่ 2.6 แรงดันเบสของ Q2 จะได้รับการปรับค่าเพื่อให้กระแสที่มิเตอร์เป็นศูนย์ นั่นคือ $V_p = 0$, $V_{E1} = V_{E2} = -0.7$ และแรงดันที่มิเตอร์หรือแรงดันที่วงจรมิเตอร์ $V = 0$

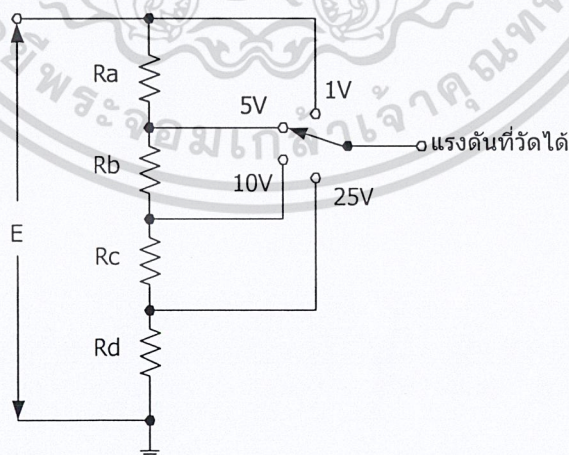
กรณีป้อนอินพุต 5 V ให้กับขั้วเบสของ Q1 จะทำให้แรงดันที่มิเตอร์มีค่าเป็น

$$\begin{aligned} V &= V_{E1} - V_{E2} = (E - V_{BE1}) - V_{E2} \\ &= (5V - 0.7V) - (-0.7V) \\ &= 5V \end{aligned}$$

จะเห็นว่าแรงดันที่มิเตอร์ในกรณีนี้จะไม่เท่ากับ โวลต์มิเตอร์ในรูปที่ 2.5 เพราะแรงดันทั้งหมดที่วัดค่าจะตกคร่อมวงจรของมิเตอร์โดยไม่มีการสูญเสียไปเป็น V_{BE} ของทรานซิสเตอร์

2) การเปลี่ยนย่านการวัดของโวลต์มิเตอร์ (Voltmeter Range Changing)

จากรูปที่ 2.6 แสดงให้เห็นว่าตัวแบ่งแรงดันประกอบด้วย R_a, R_b, R_c และ R_d



รูปที่ 2.6 แสดงการขยายย่านการวัด

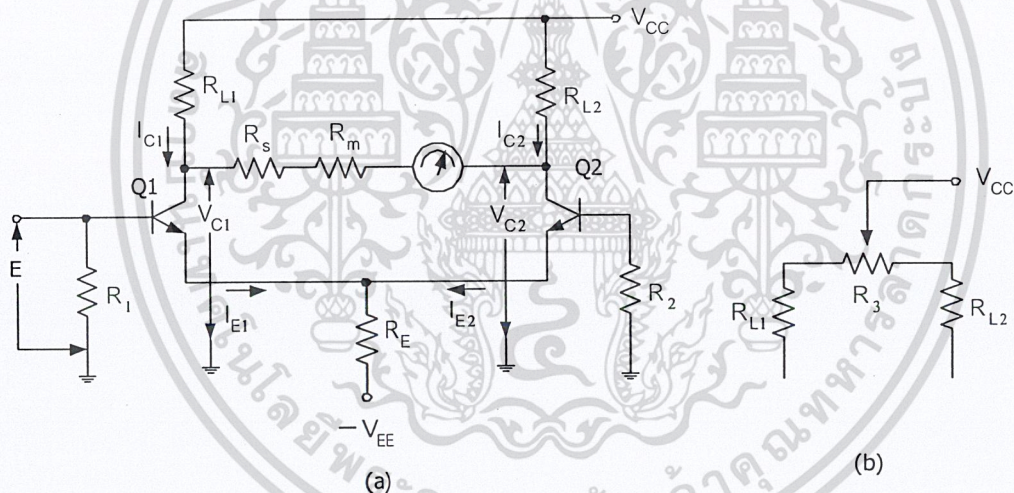
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

องค์ประกอบของวงจรส่วนนี้เรียกว่า ตัวลดทอนอินพุต (Input Attenuator) ซึ่งทำหน้าที่แบ่งแรงดันที่ต้องการวัดให้ถูกต้องก่อนป้อนให้กับอินพุตของทรานซิสเตอร์และเมื่อป้อนอินพุตสูงสุดของย่านใดๆ จะทำให้แรงดันที่วัดได้เป็น 1 V เสมอ

สังเกตว่าความต้านทานทั้งหมดของตัวลดทอนนี้มีค่าเป็น 1 เมกกะโอห์ม ถ้าเรานำความต้านทาน 9 เมกกะโอห์ม ต่ออนุกรมเพิ่มเข้าไปก็จะได้ความต้านทานอินพุตสูงขึ้นไปเป็น 10 เมกกะโอห์ม ทำให้เกิดการแบ่งแรงดันหรือหารแรงดันอินพุตด้วยตัวประกอบหรือแฟลคเตอร์ 10

3) โวลต์มิเตอร์แบบวงจรขยายผลต่าง (Difference Amplifier Voltmeter)

เครื่องวัดในรูปที่ 2.6 สามารถวัดค่าสูงสุดได้ประมาณ 25 V เราอาจปรับปรุงเครื่องวัดดังกล่าวให้วัดค่าได้สูงขึ้นโดยการเปลี่ยนตัวลดทอนอินพุต ส่วนแรงดันต่ำสุดหรือแรงดันเต็มสเกลคือ 1 V สามารถเปลี่ยนเป็นค่าต่ำสุด 100mV ได้โดยการเลือกมิเตอร์ที่มีการเบี่ยงเบนเต็มสเกลเมื่อแรงดัน 10 mV ตกร่วม $R_s + R_m$ อย่างไรก็ตามการวัดระดับแรงดันต่ำให้ถูกต้องนั้นจำเป็นต้องขยายแรงดันให้มีระดับที่เหมาะสมเสียก่อนจากนั้นจึงป้อนให้กับมิเตอร์



รูปที่ 2.7 วงจรขยายผลต่าง

จากรูปที่ 2.7a ส่วนของวงจรที่ประกอบขึ้นจากทรานซิสเตอร์ Q1 และ Q2 กับตัวต้านทาน R_{L1} , R_{L2} และ R_E เราเรียกว่า วงจรขยายแบบดิฟเฟอเรนเชียล (Difference Amplifier) วงจรทั้งหมดเราเรียกว่า โวลต์มิเตอร์แบบขยายผลต่าง ที่เรียกเช่นนี้เพราะว่าขณะแรงดันเบสของ Q2 เป็นศูนย์และป้อนแรงดันอินพุต E ให้กับขั้วเบสของของ Q1 ผลต่างระหว่างแรงดันเบสทั้งสองจะได้รับการขยายแล้วป้อนให้กับวงจรของมิเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

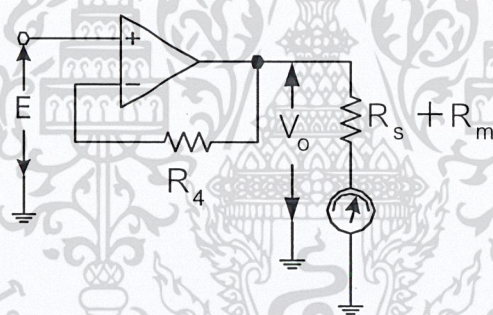
เมื่อป้อนแรงดันบวกปริมาณเล็กน้อยให้กับขั้วเบสของ Q1 ในรูปที่ 2.8 ทำให้กระแสที่ Q1 เพิ่มขึ้นและกระแสที่ Q2 ลดลง การเพิ่มของ I_{C1} จะทำให้ $I_{C1}R_{L1}$ เพิ่มขึ้น ส่วน V_{C1} ลดลง ในทำนองเดียวกันการลดลงของ I_{C2} จะทำให้ V_{C2} ลดลง นั่นคือแรงดันตกคร่อมวงจรของมิเตอร์จะเพิ่มขึ้นทางบวกที่ด้านขวามือและลบที่ด้านซ้ายมือ

วิธีการหนึ่งที่ใช้การปรับค่าศูนย์ของมิเตอร์ (Meter-Zero Adjustment) คือใช้โพเทนซิโอมิเตอร์ (R3) ที่รวมกับ R_{L2} จะลดลง ในทางตรงกันข้ามเมื่อเลื่อนหน้าสัมผัสไปทางซ้ายจะเกิดผลตรงกันข้ามกัน ดังนั้นจึงควรใช้ R3 ปรับค่า V_{C1} และ V_{C2} ทำให้ตั้งแรงดันที่มิเตอร์เป็นศูนย์ได้

2.1.2.2 วงจรโวลท์มิเตอร์แบบออปแอมป์ (Operational Amplifier Voltmeter Circuits)

1) โวลท์มิเตอร์แบบโวลท์เตจฟอลโลเวอร์ด้วยออปแอมป์ (op-Amp Voltage-Follower Voltmeter)

โวลท์มิเตอร์แบบโวลท์เตจฟอลโลเวอร์ด้วยออปแอมป์ดังในรูปที่ 2.8 คล้ายกับวงจรอิมิตเตอร์อย่างง่ายในรูปที่ 2.5 แต่มีข้อดีมากกว่าคือไม่มีแรงดันเบส-อิมิตเตอร์ ซึ่งทำให้เกิดความคลาดเคลื่อน



รูปที่ 2.8 โวลท์มิเตอร์แบบโวลท์เตจฟอลโลเวอร์ด้วยออปแอมป์

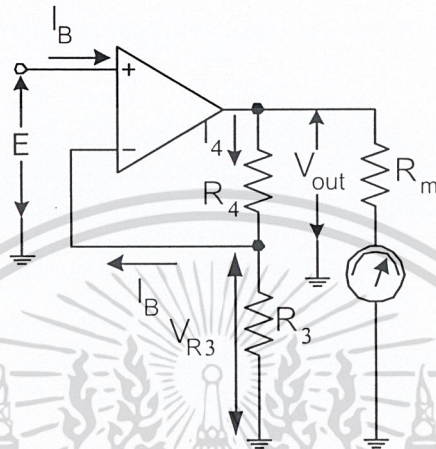
นอกจากนี้วงจรนี้ยังมีความต้านทานอินพุตสูงกว่าและมีความต้านทานเอาต์พุตต่ำกว่าแบบทรานซิสเตอร์มาก

จากรูปที่ 2.8 จะเห็นว่าการป้อนอินพุตให้กับขั้วอินพุตไม่กลับเฟสของออปแอมป์และมีการต่อป้อนกลับแบบลบไปยังขั้วอินพุตกลับเฟส จากคุณสมบัติของออปแอมป์ที่มีอัตราขยายแรงดันภายในที่สูงรวมทั้งการป้อนกลับแบบลบ จะทำให้เกิดการคงค่าแรงดันที่ขั้วกลับเฟสให้มีค่าเท่ากับแรงดันที่ขั้วไม่กลับเฟส ดังนั้นแรงดันเอาต์พุต V_o จึงมีค่าตามแรงดันอินพุตจริงๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2) โวลท์มิเตอร์แบบวงจรถายด้วยออปแอมป์ (Op-Amp Amplifier Voltmeter)

เราใช้ออปแอมป์ในการขยายแรงดันต่ำให้เป็นระดับแรงดันที่สามารถวัดค่าได้ด้วยเครื่องวัดแบบคอยล์หมุน เช่นเดียวกับวงจรถายด้วยทรานซิสเตอร์



รูปที่ 2.9 แสดงโวลท์มิเตอร์แบบวงจรถายด้วยออปแอมป์

เมื่อป้อนแรงดันอินพุต E ให้กับขั้วไม่กลับเฟสของออปแอมป์จะทำให้เกิดการแบ่งแรงดันเอาต์พุตที่ความต้านทาน R_3 และ R_4 โดยมี V_{R3} ป้อนกลับไปให้ขั้วอินพุตกลับเฟสของออปแอมป์ อัตราขยายแรงดันภายในออปแอมป์จะทำให้ V_{R3} มีค่าเท่ากับ E เสมอ ดังนั้นแรงดันเอาต์พุตจึงเป็น

$$V_o = E \frac{R_3 + R_4}{R_3} \quad (2.3)$$

วงจรในรูปที่ 2.10 เรียกว่าวงจรถายไม่กลับเฟส (Noninverting Amplifier) เพราะแรงดันเอาต์พุตของวงจรเป็นบวกเมื่อป้อนแรงดันอินพุตบวก และเอาต์พุตเป็นลบเมื่อป้อนแรงดันอินพุตเป็นลบ

วงจรถายไม่กลับเฟสนี้จะมีความต้านทานอินพุตสูงมาก ความต้านทานเอาต์พุตต่ำ และมีอัตราขยายแรงดันเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$A_v = \frac{R_3 + R_4}{R_3} \quad (2.4)$$

การออกแบบโวลท์มิเตอร์แบบวงจรถยายไม่กลับเฟสทำได้โดยการกำหนด I_4 ให้มีค่าสูงกว่ากระแสไบอัสอินพุตของออปแอมป์มาก ๆ หลังจากนั้นจึงหาค่าความต้านทาน R_3 และ R_4 ได้ดังนี้

$$R_3 = \frac{E}{I_4} \text{ และ } R_4 = \frac{V_o - E}{I_4} \quad (2.5)$$

2.2 มิเตอร์เชิงตัวเลข (Digital Voltmeters)

โวลท์มิเตอร์เชิงตัวเลข (DVM) เป็นส่วนสำคัญของอุปกรณ์วัดขนาดทางดิจิทัลทุกชนิดใน ส่วนพื้นฐานของ DVM จะคล้ายกับโวลท์มิเตอร์แบบอนาล็อกแต่จะต่างกันตรงที่ค่าที่อ่านได้จะแสดงโดยผลเชิงตัวเลขแทนที่จะเป็นการเคลื่อนที่ของเข็มมิเตอร์โดยอุปกรณ์เชิงกล ถึงแม้ว่าจะมีเทคนิคต่าง ๆ มากมายในการแปลงค่าทางอนาล็อกเป็นตัวเลขทางดิจิทัล ทฤษฎีการแปลงก็จะมีทฤษฎีพื้นฐานเหมือนกันคือ “แรงดันที่จะถูกวัดจำเป็นต้องถูกแปลงเป็นตัวเลขของพัลส์ ซึ่งมีค่าเป็นสัดส่วนกับแรงดันที่ไม่ทราบค่า” พัลส์เหล่านี้จะถูกนับ โดยการใช้นับทางดิจิทัลและค่าที่นับได้จะแสดงออกในแบบหน่วยแสดงผล 7 เซกเมนต์

2.2.1 การแปลงสัญญาณอนาล็อกเป็นดิจิทัลในโวลท์มิเตอร์

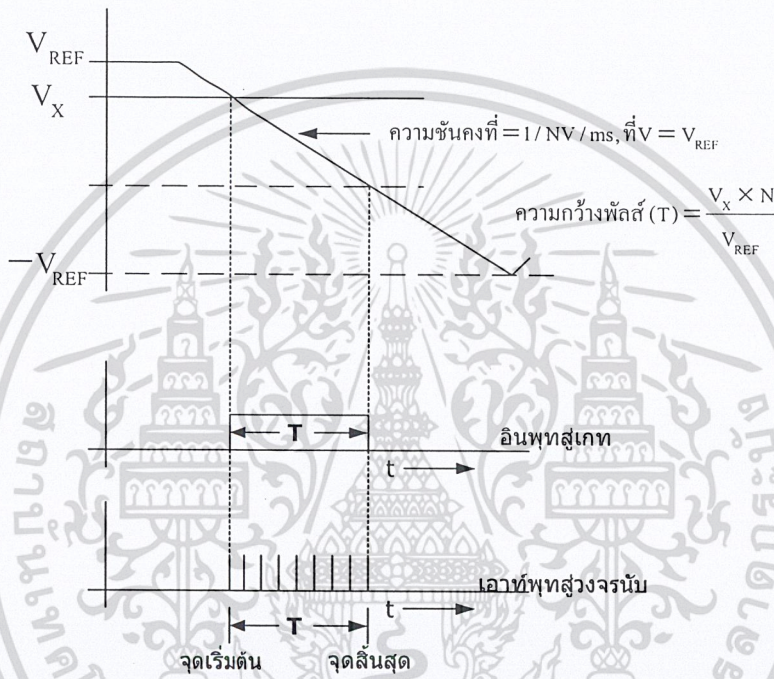
ทฤษฎีมักจะใช้กันเสมอในการแปลงอนาล็อกเป็นดิจิทัลมีให้เลือกหลายแบบขึ้นอยู่กับความแม่นยำ ความเร็วที่ต้องการ และราคา ในที่นี้กล่าวถึงเฉพาะบางแบบที่ได้รับความนิยมแพร่หลายเท่านั้น เนื่องจากวงจรแปลงสัญญาณต้องใช้เวลาในการทำงาน สัญญาณอนาล็อกที่จะนำไปแปลงจึงต้องมาจากการสุ่มตัวอย่างและคงค่าเอาไว้ตลอดเวลาวงจรทำการแปลงค่าความถี่ของสัญญาณที่ใช้ควบคุมอัตราการสุ่มต้องไม่น้อยกว่าสองเท่าของค่าความถี่สูงสุดที่มีค่าอยู่ในสัญญาณอนาล็อก ได้แก่

1. การรวมแรงดันกับความถี่ (Voltage to frequency integrating)
2. แบบแร่มพ์-ไทป์ (Ramp-type)
 - ซิงเกิล-แร่มพ์ อินทิเกรเตอร์ (Single-ramp integrator)
 - อินทิเกรเตอร์แบบความชันคู่ (Dual-slope integrator)

1. การรวมแรงดันกับความถี่ (Voltage-to-frequency integrating) เครื่องมือวัดแรงดันไฟฟ้าชนิดแรกเป็นผลมาจากการพัฒนาของแผงวงจรรวม (IC) ซึ่งกำลังโต่งตั้งด้วยชิป (chip) เพียงชิ้นเดียวในการแปลงแรงดันไฟฟ้าเป็นความถี่ ในหน่วยแปลงแรงดันไปสู่ความถี่ VCO (Voltage controlled oscillator) จะใช้ในการให้ความถี่เอาต์พุตซึ่งเป็นสัดส่วนของแรงดันอินพุต เมื่อวงจรนี้ถูกนำมาต่อกับเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตเห็นาไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรมีความถี่ผลลัพธ์ที่ได้จะแสดงถึงแรงดันไฟฟ้าอินพุตต่างจากรูปนี้ก็เช่นเดียวกันที่มีความนิยมนกกลงเนื่องจากโวลท์มิเตอร์เชิงตัวเลขแบบเรมพ์-ไทป์ (ramp-type) ที่มีความถูกต้องสูงมากกว่า

2. แบบเรมพ์-ไทป์ (ramp-type) โวลท์มิเตอร์เชิงตัวเลขแบบเรมพ์-ไทป์เป็นแบบที่สำคัญในอุตสาหกรรมผลิต DVM ในเรมพ์-ไทป์แรงดันไฟฟ้าที่จะถูกแปลงเป็นคาบเวลา (time-period) คาบเวลานี้จะถูกป้อนเข้าวงจรมับแล้วแสดงผลที่ได้เช่นเดียวกับแรงดันไฟฟ้า ขั้นตอนการทำงานแสดงดังรูปที่ 2.10



รูปที่ 2.10 DVM แบบเรมพ์-ไทป์

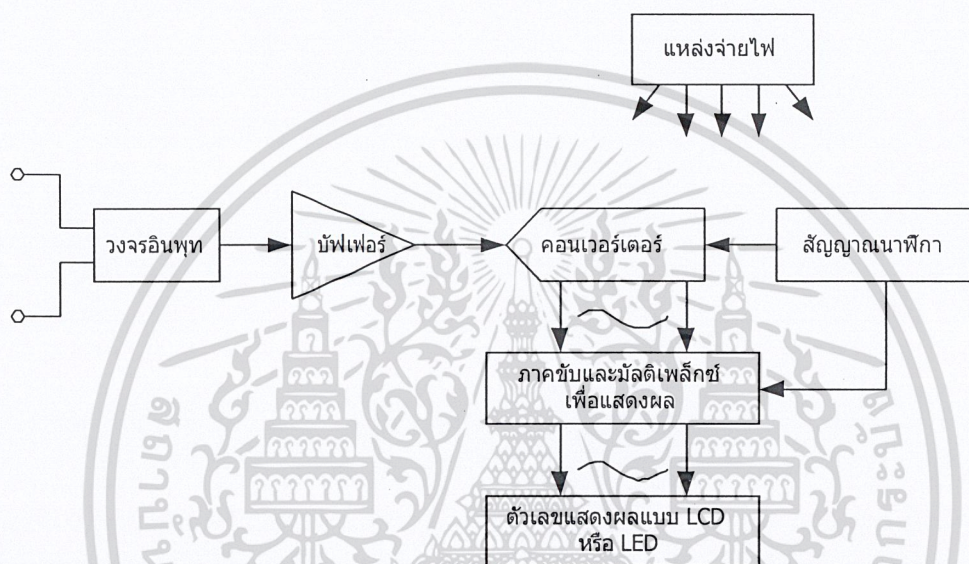
- ซิงเกิล-เรมพ์ อินทิเกรเตอร์ (Single-ramp integrator) ระบบที่แม่นระบบหนึ่งในการแปลงแรงดัน ไปสู่คาบเวลาโดยใช้อุปกรณ์ที่เรียกว่า มิลเลอร์อินทิเกรเตอร์ (Miller integrator)

- อินทิเกรเตอร์แบบความชันคู่ (Dual-slope integrator) เป็นแบบที่นิยมใช้มากที่สุดในการแสดงผลเชิงตัวเลขของแรงดันในโวลท์มิเตอร์เชิงตัวเลขในวงจรมับนี้แรงดันไฟฟ้าที่จะวัดจะถูกต่อผ่านโวลท์เตจฟอลโลเวอร์ (voltage follower) ไปสู่ มิลเลอร์อินทิเกรเตอร์ แหล่งจ่ายกระแสที่เที่ยงตรงจะถูกต่อเข้าอินพุตของมิลเลอร์อินทิเกรเตอร์และเอาต์พุตของมิลเลอร์อินทิเกรเตอร์จะถูกตรวจจับโดยตัวตรวจจับการผ่านระดับศูนย์ ตัวตรวจจับอย่างพื้นฐานคือออปแอมป์ที่มีอัตราขยายสูงซึ่งทำหน้าที่เหมือนหน่วยเปรียบเทียบ (a comparator) เมื่ออินพุตของมิลเลอร์อินทิเกรเตอร์มีแรงดันเหนือกราวด์ (ground)

เพียงเล็กน้อยจะได้เอาต์พุตเป็นบวกที่มีค่าสูงและถ้าอินพุตต่ำกว่ากราวด์จะได้เอาต์พุตค่าลบที่มีค่าสูง เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อผู้ใดเห็นประโยชน์ประการใดไม่ว่ากรรมใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 ดิจิตอลมิเตอร์

ดิจิตอลมิเตอร์จะมีความแตกต่างอย่างมากกับมิเตอร์แบบอนาล็อก ดิจิตอลมิเตอร์ในปัจจุบันสามารถนำมาใช้เป็นเครื่องมือวัดได้หลากหลาย สามารถขับแสดงผลตัวเลขให้อ่านได้โดยตรงโดยในดิจิตอลมิเตอร์จะประกอบด้วยชิปไอซีขนาดใหญ่ที่เรียกว่า VLSI (Very Large Scale Integration) เป็นตัวทำงานส่วนประกอบหลัก ๆ ของดิจิตอลมิเตอร์ก็จะมีส่วนของวงจรอินพุตเช่นเดียวกับมิเตอร์แบบอนาล็อก



รูปที่ 2.11 โครงสร้างพื้นฐานของดิจิตอลมิเตอร์ วงจรอินพุตนี้จะเป็นที่ใช้เลือกย่านการวัด

ในส่วนของวงจรอินพุต (input circuit) จะมีสวิทช์เป็นตัวเลือกโหมดในการทำงานเพื่อวัดค่าทางไฟฟ้าในลักษณะต่าง ๆ เช่น วัดค่าแรงดัน วัดค่ากระแส และวัดค่าความต้านทาน เมื่อมีสัญญาณป้อนสู่วงจรอินพุต แรงดันที่ปรับย่านได้เหมาะสมแล้วสัญญาณจะถูกส่งไปยังวงจรแปลงสัญญาณ (A/D Converter) เพื่อแปลงสัญญาณอนาล็อกให้เป็นสัญญาณดิจิตอล ในส่วนนี้ถือเป็นหัวใจของดิจิตอลมิเตอร์ ภาคแปลงสัญญาณหรือ A/D Converter นี้จะทำการเปลี่ยนสัญญาณอนาล็อกที่มีระดับสัญญาณสูง ๆ ต่ำ ๆ ต่อเนื่องกัน ให้เป็นสัญญาณดิจิตอลการทำงานของวงจรจะถูกควบคุมโดยสัญญาณนาฬิกาเอาท์พุทที่ได้จะส่งไปยังส่วนของภาคแสดงผลให้เป็นตัวเลข ซึ่งประกอบด้วยวงจรแปลงโค้ดจาก A/D ให้เป็นตัวเลข BCD (Binary Code Decimal) และขับแสดงผลออกทางหน้าจอเป็นตัวเลขในลักษณะของการมัลติเพล็กซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 อุปกรณ์แสดงผลแบบดิจิทัล

2.4.1 ความรู้ทั่วไปเกี่ยวกับส่วนแสดงผล 7 ส่วน

เครื่องมือวัดทางอนาลอกจะพบได้ทั่วไปในห้องทดลอง ซึ่งเครื่องมือเหล่านี้ถูกจำกัดด้วยข้อจำกัดทางกล ในการวัดแบบอนาลอกทุกอย่างขึ้นอยู่กับผู้สังเกตเป็นสำคัญ ผลจากการมองและความเข้าใจที่คลาดเคลื่อนไปจะทำให้ค่าที่อ่านได้ต่างกันแม้จะวัดในครั้งเดียวกัน ความคลาดเคลื่อนส่วนใหญ่เกิดจากความเหลื่อมของสายตาในการมองเข็มวัด สเกลและความรู้สึกรู้ว่าวัดอย่างดีที่สุดแล้ว ในการวัดเมื่อเกิดความผิดพลาดขึ้นก็หาค่าความผิดพลาดนั้นด้วยการบันทึกค่าที่ใกล้เคียงกับค่าจริงที่จำได้ลงไป

ยิ่งไปกว่านั้นมิเตอร์จะไม่แสดงค่าที่ซ้ำกันในการวัดแบบเดียวกัน 2 ครั้ง เนื่องจากเข็มชี้ต้องการเคลื่อนที่ ดังนั้นความคลาดเคลื่อนทางกลจึงเกิดจากความฝืดของขดลวดเคลื่อนที่ และความร้อนซึ่งทำให้มีผลในการต้านการเคลื่อนที่

ในทางตรงกันข้าม การอ่านแบบดิจิทัลจะได้ค่าที่เที่ยงตรง ผู้สังเกตทุกคนจะเห็นเหมือนกันหมด การอ่านค่าโดยตัวเลขจะลดความผิดพลาดของมนุษย์ และความเบี่ยงเบนในการวัดเป็นเวลานาน เพราะมีตัวเลขยืนยันให้เห็น

ดิจิทัลอิเล็กทรอนิกส์ ยังมีประโยชน์อื่น ๆ อีก ซึ่งทางอนาลอกไม่มี เช่น ในการคำนวณเกี่ยวกับคลื่น

2.4.2 อุปกรณ์แสดงผลแบบดิจิทัล

อุปกรณ์แสดงผลแบบดิจิทัลเครื่องแรก ทำจากวงล้อจำนวนมากไปจนถึงเทคนิคในการควบคุมในปัจจุบันนิยมใช้แอลอีดี และแอลซีดี มากทำให้การอ่านค่าแน่นอนขึ้น

จอแสดงผลที่ใช้หลอดอินแคนเดสเซนต์ (Incandescent) ภายในจะถูกเชื่อมด้วยเส้นใยที่เปราะบาง ดังนั้นอายุการใช้งานเพียงไม่กี่ชั่วโมง แม้ว่าจะใช้กระแสต่ำสุดแล้วก็ตาม นอกจากอายุการใช้งานที่สั้นแล้ว เวลาการตอบสนองความร้อนของหลอดจะทำให้เกิดปัญหาในการต้องรอเป็นเวลานาน แม้ว่าการใช้หลอดอินแคนเดสเซนต์ จะมีอยู่น้อยมากแล้วก็ตาม แต่ก็ยังเป็นพื้นฐานการสร้างจอแสดงผลแบบ 7 ส่วนซึ่งนิยมใช้ในการอ่านค่าแบบดิจิทัลในปัจจุบัน

แกสดีสซาร์จพลาสมา แสงสว่างที่ทำให้เกิดการอ่านค่าได้นั้น เกิดการไอไนเซชันของก๊าซเฉื่อยเช่น นีออน อาร์กอน โปรท จำนวนเล็กน้อย จะใช้ในการวัดไอไนเซชันและการแปลงสเปกตรัม อุปกรณ์แสดงผลถูกสร้างให้มีหลายรูปแบบบางแบบจะมีขั้วไฟฟ้าอยู่ด้านนอก แสงสว่างที่เกิดขึ้นจะชัดเจนและขึ้นอยู่กับการเปิดปิดของอุปกรณ์พลาสมา ซึ่งทำให้เกิดการมัลติเพล็กซ์ อุปกรณ์ที่มีความทนทาน และค่าที่อ่านได้น่าพอใจมาก คือ หลอดนิกเซออร์(Nixie) เป็นจอแสดงผลแบบนี้อน มีขั้วคาโทดอยู่ภายใน 9 ขั้ว ลักษณะของแต่ละขั้วจะแทนตัวเลข 1 ตัว คาโทดจะเรียงกันหลังตัวอื่น ๆ ทางตั้งฉากกับระยะสายตา เมื่อคาโทดถูกเลือกก็จะถูกกระตุ้นให้สว่างเป็นรูปร่างของตัวเลขต่าง ๆ ความจริงแล้วตัวเลขทั้ง 9 อยู่ในระนาบที่ต่างกัน

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อเสียของจอแสดงผลแบบพลาสมา คือ พลังงานไอออนไนเซชันที่สูงในการจุดให้หลอดซึ่งอาจเป็น 150 โวลต์ ถึง 200 โวลต์ จึงสร้างปัญหาในการอินเทอร์เฟสเนื่องจากแรงดันไฟฟ้าที่ต่ำในปัจจุบัน แต่ในระยะเวลาไม่นานการอ่านค่าและจอแสดงผลแบบพลาสมาจะถูกประยุกต์ให้ทำงานได้ดีขึ้น

การอ่านค่าด้วยหลอดฟลูออเรสเซนต์สุญญากาศ จะเป็นผลมาจากความกว้างหน้าต่างเทคโนโลยี หลอดสุญญากาศ การอ่านค่าแบบฟลูออเรสเซนต์ ประกอบด้วย ไอออนจำนวนมากจับด้วยสารเรืองแสงเหมือนกับสารที่พบในหลอดฟลูออเรสเซนต์



รูปที่ 2.12 การแสดงผลแบบส่วนแสดงผล 7 ส่วน

ไอออนจะเรืองแสงออกมาเมื่อถูกกระตุ้นโดยแรงดันจากคาโทด ส่วนของตัวเลขจะถูกสร้างแบบ 7 ส่วนตามรูปที่ 2.12 ขณะที่อุปกรณ์การอ่านค่า มีข้อบกพร่องจากหลอดสุญญากาศ รวมทั้งให้หลอดที่เปราะบาง อายุการใช้งานที่สั้น และจอแสดงผลคอมพิวเตอร์

อิเล็กทรอนิกส์แบบ คิสเพล ใช้สารเรืองแสงเหมือนกัน อุปกรณ์แสดงผลแบบนี้เป็นตัวเก็บประจุแทนที่จะเป็นหลอดอิเล็กทรอนิกส์ เมื่อจ่ายไฟกระแสสลับให้ ความจุไฟฟ้าจะแทนกระแสที่กระตุ้นให้เกิดการเรืองแสง

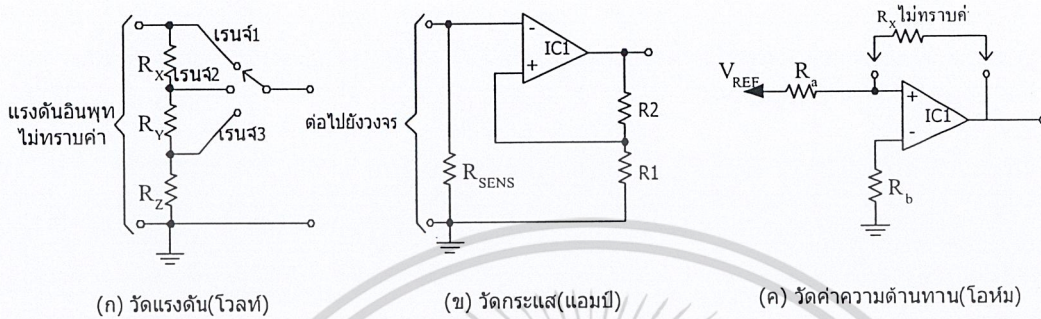
แอลอีดีพัฒนาจากความก้าวหน้าทางอุปกรณ์สารกึ่งตัวนำ จะเป็นตัวทำงานในอุปกรณ์แสดงผลทางดิจิทัลมีความสว่างสูงที่เข้ากันได้กับแรงดันของวงจรรวมซิลิคอน (Solid State) และระดับกระแสและใช้งานได้นาน เดิมแอลอีดีมีแต่สีแดง แต่ในปัจจุบันมีให้เลือกมากมายหลายสี เช่น ส้ม เหลือง เขียว น้ำเงิน

แอลซีดีไม่กระจายแสง แต่ใช้การเปลี่ยนแปลงคุณสมบัติของผลึก ในการสะท้อนแสงแทนจะเห็นได้ยากในที่ระดับแสงต่ำ ซึ่งแอลซีดีให้ความสามารถในการอ่านค่าสูงสุด เนื่องจากไม่ใช่ขั้วไฟฟ้า แอลซีดีจึงเป็นที่นิยม และสามารถพกได้ โดยใช้แบตเตอรี่เป็นตัวจ่ายพลังงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 การออกแบบดิจิตอลมิเตอร์

ในรูปที่ 2.13 จะเป็นโมดูลดิจิตอลมิเตอร์สำเร็จรูปนำมาใช้งานแทน d'Arsonval movement ในมิเตอร์อานาลอกแบบเดิม



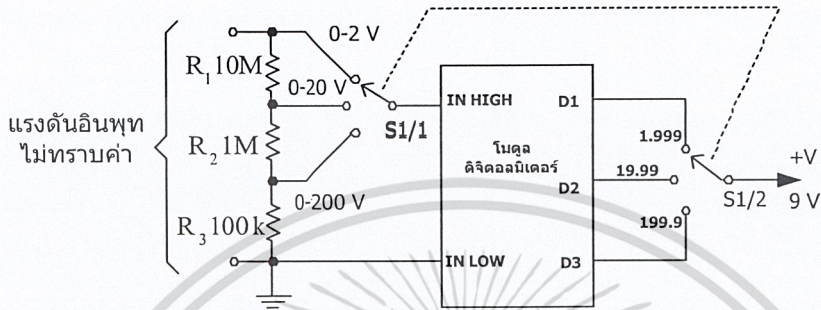
รูปที่ 2.13 วงจรอินพุตสำหรับดิจิตอลมิเตอร์ในการเลือกวัดค่าแรงดันไฟฟ้า กระแสไฟฟ้าและค่าความต้านทาน

โมดูลดิจิตอลมิเตอร์สามารถรับแรงดันไฟฟ้าที่ช้อยตรงได้ตั้งแต่ 0 ถึง ± 2 โวลท์ หากต้องการวัดค่าความต่างศักย์ในช่วง 0-2 โวลท์ก็สามารถที่จะใช้มิเตอร์วัดค่าได้โดยตรงไม่ต้องใช้วงจรอินพุตหรือวงจรแบ่งแรงดันใด ๆ เข้ามาช่วย โมดูลมิเตอร์ตัวนี้สามารถทำงานได้โดยการใช้แบตเตอรี่ขนาด 9 โวลท์เพียงก้อนเดียว โมดูลในลักษณะนี้จะมีคุณสมบัติคือ สามารถบอกสถานะของแบตเตอรี่ที่เลี้ยงวงจรได้ ถ้าแรงดันแบตเตอรี่มีค่าต่ำกว่า 7.2 โวลท์ จะมีเครื่องหมายบอกว่าขณะนี้แบตเตอรี่มีค่าแรงดันไฟฟ้าต่ำ (Low Batt) ควรเปลี่ยนแบตเตอรี่ได้แล้ว

โมดูลดิจิตอลมิเตอร์แบบ “3-1/2” หลักนี้หมายถึง ดิจิตอลมิเตอร์ที่มีตัวเลขบอกค่าแบบ 7 เซกเมนต์อยู่ทั้งหมด 3 หลักและเครื่องหมาย “1” จะเรียกว่าเป็น “หลักครึ่ง” (Half Digit) ของการแสดงผล ซึ่งมิเตอร์แบบ 3-1/2 หลักนี้จะสามารถแสดงค่าได้ตั้งแต่ -1.999 จนถึง 1.999 ในกรณีที่เป็นดิจิตอลมิเตอร์แบบ 4-1/2 หลักก็จะบอกค่าได้ตั้งแต่ -1.9999 จนถึง 1.9999

ถ้าต้องการให้มิเตอร์วัดค่าได้ในช่วงที่กว้างขึ้นจะต้องเพิ่มวงจรแบ่งแรงดัน (Voltage divider) เข้าไปดังรูปที่ 2.15 ซึ่งจะมีซีเล็กเตอร์เลือกย่านการวัดแรงดันว่าต้องการวัดค่าอยู่ในย่านไหน โดยที่ย่านวัดแรงดัน 0 ถึง ± 2 โวลท์ สัญญาณอินพุตจะต่อเข้าได้โดยตรงกับอินพุตของมิเตอร์ในย่านวัด 0-20 โวลท์ จะมีตัวต้านทานขนาด 10 เมกะโอห์ม ต่อเป็นวงจรแบ่งแรงดันขนาด 9:1 ด้วยตัวต้านทาน 1 เมกะโอห์ม และ 100 กิโลโอห์ม ถ้ามีแรงดัน 20 โวลท์ ป้อนเข้ามาสู่โครงข่ายของตัวต้านทานนี้ ก็จะมีแรงดันประมาณ 18 โวลท์ ตกคร่อมตัวต้านทาน 10 เมกะโอห์ม เหลือค่าแรงดัน 2 โวลท์ ป้อนสู่อินพุตของมิเตอร์ ในทำนองเดียวกันตำแหน่งการวัดแรงดัน 0-200 โวลท์ แรงดันอินพุตที่ป้อนเข้ามาจะถูกแบ่งในเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัดส่วน 100:1 โดยตัวต้านทาน 10 เมกะโอห์ม, 1 เมกะโอห์ม และ 100 กิโลโอห์ม หากป้อนแรงดันอินพุตเข้ามา 200 โวลต์ แรงดันที่จะเข้าสู่อินพุตของโวลต์มิเตอร์ก็จะมีค่า 2 โวลต์เท่าเดิม เราสามารถที่จะออกแบบให้วงจรแบ่งแรงดันมีค่าแตกต่างออกไปจากนี้ได้ เพื่อให้มิเตอร์รับค่าอินพุตที่แตกต่างกันเป็นค่าอื่น ๆ ได้ตามต้องการ



รูปที่ 2.14 วงจรแบ่งแรงดันที่เพิ่มเข้าไปเพื่อขยายย่านการวัดแรงดัน ตำแหน่งการแสดงผลจุดทศนิยมจะต้องทำงานสัมพันธ์กับย่านวัดของแรงดัน

ตำแหน่งจุดทศนิยมของดิจิตอลมิเตอร์จะเปลี่ยนไปโดยมีความสัมพันธ์กับสวิตช์ที่ใช้เลือกย่านวัดของวงจรอินพุตที่เหมาะสม หากค่าที่ต้องการวัดอยู่ในช่วง 0-2 โวลต์ จุดที่แสดงบนหน้าจอก็จะอยู่ทางด้านซ้าย และหากเป็นค่าที่อยู่ระหว่างช่วง 0-20 โวลต์จุดจะเลื่อนไปอยู่ตำแหน่งกลาง และหากค่าที่ต้องการวัดอยู่ระหว่าง 0-200 โวลต์ จุดทศนิยมก็จะเลื่อนไปทางขวามือแทน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

คุณสมบัติและการใช้งานของ GPIB

ในการเชื่อมต่ออุปกรณ์ภายนอกกับคอมพิวเตอร์ ได้มีการนำมาตรฐานในการติดต่อ IEEE 488.1-1987 หรือที่เรียกนิยมนี้อีกกันว่า GPIB (General Purpose Interface Bus) ซึ่งมีลักษณะในการติดต่อระหว่างเครื่องมือวัดและอุปกรณ์ควบคุมจากผู้ใช้ (User) ลักษณะในการใช้งานจะเกี่ยวกับทางด้านอิเล็กทรอนิกส์และทางด้านเครื่องกล

GPIB จะมีลักษณะเป็นสัญญาณดิจิทัล โดยมีพื้นฐานที่สำคัญจะประกอบด้วย

- การส่งข้อมูลแบบขนานมีขนาด 8 บิต มีความเร็วในการส่ง 1 เมกะบิต ต่อวินาที (Mbytes/s)
- การใช้สายสัญญาณ 3 เส้นในการแฮนด์เช็ค และใช้สายสัญญาณ 5 เส้นในการควบคุม (control)

และได้มีการพัฒนาเป็น IEEE488.2:1992 โดยใช้กติกาการติดต่อแบบบัสมีการเชื่อมต่อของข้อมูลและรูปแบบของข้อมูล เนื่องจากความสามารถของอุปกรณ์ GPIB ที่สามารถเชื่อมต่อกันเป็นระบบในเครื่องมือวัดหรือเครื่องมือที่ใช้ในการทดลองเราสามารถนำความสามารถเหล่านี้มาประยุกต์ใช้งานได้ เช่น ทำการเขียน โปรแกรมด้วย Delphi ที่สามารถควบคุมและปรับค่าต่างๆของตัวควบคุมซึ่งจะอยู่ในส่วนแสดงผล และการรับค่าจาก User แล้วส่งข้อมูลที่ไปยัง Power Supply เพื่อควบคุมการทำงานของ Power Supply

3.1 โครงสร้างของ IEEE-488

ในระบบพื้นฐานของ GPIB จะประกอบด้วยอุปกรณ์ คือ ผู้ส่ง (Talker), ผู้รับ (Listener) และ ผู้ควบคุม (Controller)

-Talker ทำหน้าที่ส่งข้อมูล โดยในระบบสามารถสามารถมี Talker ได้หลายตัว แต่จะมีเพียงตัวเดียวเท่านั้นที่กำลังทำงานอยู่

-Listener ทำหน้าที่เป็นตัวรับข้อมูล โดยในระบบเดียวกันสามารถมี Listener ได้หลายตัว เช่นเดียวกันแต่ Listener สามารถทำงานได้ครั้งละหลายๆตัวได้

-Controller ทำหน้าที่ควบคุมอุปกรณ์ต่างๆในระบบ โดยจะกำหนดให้ Talker ทำการส่งข้อมูล หรือกำหนดให้ Listener ทำการรับข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อุปกรณ์ที่มี GPIB นั้นสามารถแบ่งตามหน้าที่ได้ดังนี้

1. ทำหน้าที่เป็น Talker เท่านั้น เช่น เครื่องมือวัด เป็นต้น
2. ทำหน้าที่เป็น Listener เท่านั้น เช่น เครื่องพิมพ์ (Printer), เครื่องบันทึก (Recorder) เป็นต้น
3. ทำหน้าที่เป็นทั้ง Talker และ Listener เช่น คอมพิวเตอร์, เครื่องมือวัดที่สามารถควบคุมได้จากภายนอก เป็นต้น
4. ทำหน้าที่เป็น Talker, Listener และ Controller ในตัวเดียวกัน เช่น คอมพิวเตอร์ที่ทำหน้าที่ควบคุมระบบ

3.2 ขีดจำกัดของ IEEE-488

1. จำนวนอุปกรณ์ในระบบ (Talker, Listener, Controller) ที่ต่อกับสายสัญญาณ 1 เส้น จะต้องไม่เกิน 15 เครื่อง
2. สายเคเบิลที่ต่อระหว่างอุปกรณ์ จะต้องยาวไม่เกิน 4 เมตร และความยาวรวมของสายเคเบิลในระบบจะต้องไม่เกิน 20 เมตร
3. ความเร็วในการส่งข้อมูลจะต้องไม่เกิน 1 Mb/Sec (1 ล้านไบต์ต่อวินาที)
4. ต้องมีการจ่ายไฟให้กับอุปกรณ์มากกว่าครึ่งหนึ่งของระบบ

3.3 รายละเอียดเกี่ยวกับ IEEE-488

ลักษณะทางกายภาพ IEEE-488 นั้นคือ เป็นสายสัญญาณแบบ 24 เส้นขนานกัน และมีขั้วต่ออยู่ทางปลายทั้งสองของสาย เพื่อต่อกับอุปกรณ์หรือต่อกันเพื่อให้สายสัญญาณมีความยาวเพิ่มขึ้น ในจำนวนสายสัญญาณ 24 เส้น มีเพียง 16 เส้นเท่านั้น ที่ทำหน้าที่นำสัญญาณ ส่วนเหลืออีก 8 เส้น ทำหน้าที่กราวนด์ (ground) และ ชีลด์ (shield)

โดยจำนวนสายที่ใช้นำสัญญาณ 16 เส้นนั้นยังแบ่งได้เป็น 3 ประเภท ตามรูปที่ 3.1 คือ

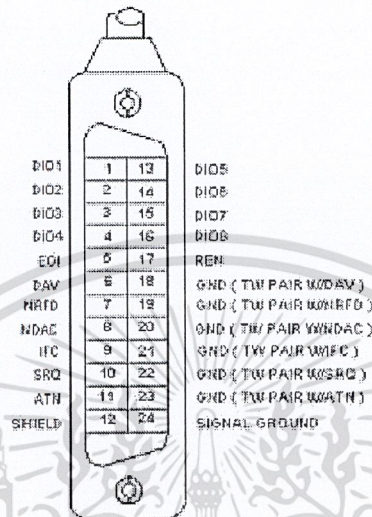
- บัสข้อมูล (Data Bus) จำนวน 8 สาย คือ DIO1-DIO8
- สายสัญญาณควบคุม (Control line) จำนวน 5 สาย คือ
 - IFC (Interface Clear)
 - ATN (Attention)
 - SRQ (Service Enable)
 - REN (Remote Enable)
 - EOI (End or Identify)
- สายแฮนด์เชก (Hand Shake) 3 สาย คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DAV (Data Valid)

NRFD (Not Ready For Data)

NDAC (Not Data Accepted)



รูปที่ 3.1 แสดงขั้วต่อและสายนำสัญญาณของ GPIB

3.3.1 กลุ่มสัญญาณข้อมูล

DIO1-DIO8 (Data Input/Output) สายสัญญาณทั้ง 8 เส้นนี้ ทำหน้าที่เป็นทางผ่านของข้อมูลในระบบ

3.3.2 กลุ่มสัญญาณควบคุมการเชื่อมต่อ (Interface)

1. IFC (Interface Clear) เป็นสัญญาณรีเซ็ต หรือเคลียร์ระบบ กำหนดได้โดยตัวควบคุม (Controller) เท่านั้น เมื่ออุปกรณ์ในบัสได้รับสัญญาณเคลียร์นี้จะกลับคืนสู่สถานะเริ่มต้นใหม่ ซึ่งเป็นสถานะแรกเริ่มก่อนการกำหนดฟังก์ชันเหมือนแรกเปิดสวิตช์

2. ATN (Attention) เป็นสัญญาณที่ถูกส่งโดยอุปกรณ์ที่เป็นตัวควบคุมเช่นเดียวกัน ใช้ในการสั่งให้อุปกรณ์ทุกตัวในระบบเตรียมพร้อมเพื่อรอรับคำสั่งต่อไป

3. SRQ (Service Request) เป็นสัญญาณที่ถูกส่งจากอุปกรณ์ต่างๆเพื่อเป็นการบอกแก่ระบบว่าขณะนี้อุปกรณ์ดังกล่าวต้องการติดต่อจากตัวควบคุม

4. REN (Remove Enable) สัญญาณนี้เป็นสัญญาณที่ถูกส่งมาจากตัวควบคุมเพียงตัวเดียวเท่านั้น เพื่อใช้สั่งให้อุปกรณ์ต่างๆ เปลี่ยนจากโหมดที่ใช้งานปกติ มาเป็นการควบคุมโดยตัวควบคุมแทน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. EOI (End or Identify) เป็นสัญญาณที่ถูกส่งได้โดยอุปกรณ์ที่เป็นตัวควบคุม(Controller) หรืออุปกรณ์ที่เป็นตัวส่ง (Talker) ก็ได้ ใช้สำหรับแสดงว่าข่าวสารที่ส่งเป็นชุดนั้น ได้เสร็จสิ้นลงแล้ว

3.3.3 กลุ่มสัญญาณควบคุมการรับ-ส่งข้อมูล

1. DAV (Data Valid) เมื่อสัญญาณนี้ถูกดึงเป็นลอจิก "Low" โดยอุปกรณ์ที่เป็นตัวส่ง (Talker) เป็นการแจ้งแก่ระบบรับว่า ขณะนี้ตัวส่งได้ทำการส่งข้อมูลลงไปที่สายสัญญาณเรียบร้อยแล้ว

2. NRFD (Not Ready For Data) เมื่อสัญญาณนี้มีลอจิกเป็น "Low" จะเป็นการแสดงว่า ในขณะที่ระบบรับยังพร้อมไม่หมดทุกตัว ซึ่งสัญญาณเส้นนี้จะไม่เป็น "Hi" จนกว่าอุปกรณ์ทุกตัวให้ลอจิกเป็น "Hi" ครบถ้วนแล้ว สัญญาณนี้มีประโยชน์ในกรณีที่อุปกรณ์ในระบบมีความเร็วแตกต่างกัน

3. NDAC (Not Data Accepted) สัญญาณเส้นนี้เป็นสัญญาณที่ถูกควบคุมโดยอุปกรณ์ที่เป็นตัวรับ(Listener) โดยสัญญาณนี้จะมีลอจิกเป็น "Low" ในขณะที่อุปกรณ์ที่เป็นตัวรับกำลังเก็บข้อมูลจากสายข้อมูล (Data Bus) และจะเป็น "Hi" เมื่ออุปกรณ์นั้นได้ทำการอ่านข้อมูลเสร็จเรียบร้อยแล้ว

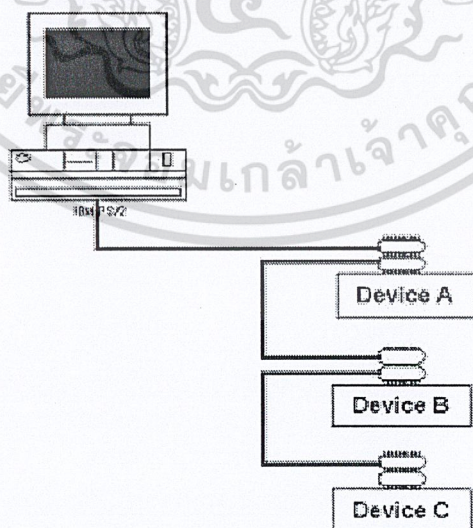
โดยสัญญาณลอจิกที่ใช้ใน DATA BUS (D1-D8) ของ IEEE-488 มีลักษณะเป็นคอตพลีเมนต์ทั้งหมดคือ "1" เท่ากับ "Low" และ "0" เท่ากับ "Hi" ซึ่งตรงข้ามกับในวงจรที่เราคุ้นเคย

3.3.4 การเชื่อมต่ออุปกรณ์ต่างๆ ในระบบ IEEE-488 BUS

สำหรับการเชื่อมต่อระหว่างอุปกรณ์ต่างๆ ในระบบ IEEE-488 Bus นั้น มีอยู่ 2 วิธี คือ

1. การเชื่อมต่อแบบเรียงต่อเนื่องกัน (Daisy Chain Configuration)
2. การเชื่อมต่อแบบกระจาย (Star Configuration)

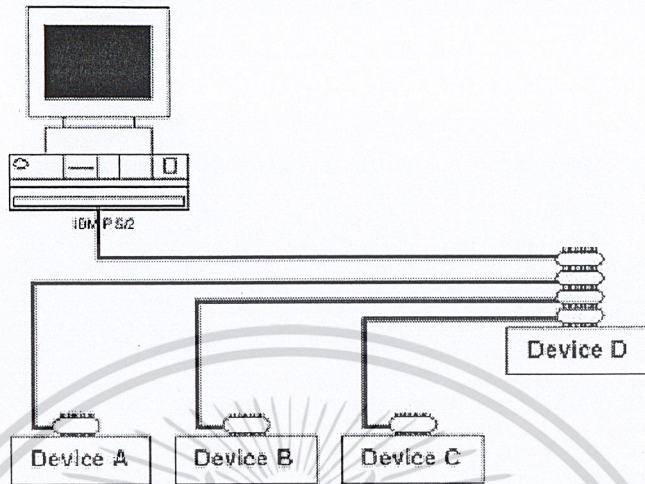
3.3.4.1 การเชื่อมต่อแบบเรียงต่อเนื่องกัน(Daisy Chain Configuration)



รูปที่ 3.2 แสดงการเชื่อมต่อแบบเรียงต่อเนื่องกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.4.2 การเชื่อมต่อแบบกระจาย (Star Configuration)



รูปที่ 3.3 แสดงการเชื่อมต่อแบบกระจาย

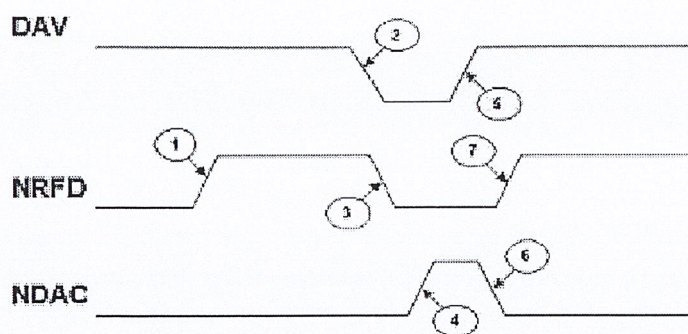
3.3.5 ขบวนการแฮนด์เชก (Handshake Procedure)

เมื่อมีการเชื่อมต่อระหว่างอุปกรณ์ต่างๆ ในระบบนั้นเมื่อระบบจะทำงานจึงต้องมีการตรวจสอบเสียก่อน ซึ่งการตรวจสอบครั้งนี้เราเรียกว่าขบวนการแฮนด์เชก (Handshake procedure) พิจารณาระบบที่ไม่ซับซ้อนนัก โดยกำหนดให้มีตัวส่ง (Talker) และตัวรับ (Listener) อย่างละ 1 ตัว

การที่จะมีการสื่อสารระหว่างตัวส่งและตัวรับจะทำได้โดยการที่ตัวส่งจะทำหน้าที่ส่งสัญญาณออกมาเพื่อให้ตัวรับทราบว่าข้อมูลเสร็จในสายสัญญาณ และตัวรับก็จะส่งสัญญาณเพื่อให้ตัวส่งทราบว่าได้ทำการรับข้อมูลเป็นที่เรียบร้อยแล้ว

การส่งสัญญาณในการสื่อสารระหว่างตัวส่งและตัวรับนั้น จะส่งมาทางสายสัญญาณ 3 สาย ซึ่งสายสัญญาณดังกล่าวนี้เป็นสายสัญญาณในกลุ่มควบคุมการรับ-ส่งข้อมูล คือ NRFD (Not Ready For Data), DAV (Data Valid) และ NDAC (Not Data Accepted)

DAV เป็นสัญญาณที่ถูกส่งโดยตัวส่ง NRFD และ NDAC เป็นสัญญาณที่ถูกส่งโดยตัวรับ โดยตัวรับจะใช้สัญญาณ NDAC เพื่อชี้ให้เห็นว่าพร้อม หรือไม่พร้อมที่จะรับข้อมูล



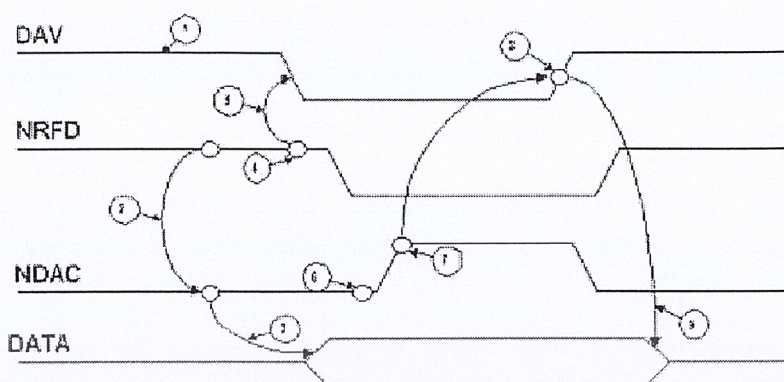
รูปที่ 3.4 Timing diagram ของขบวนการแฮนด์เชค

ขบวนการแฮนด์เชคเริ่มขึ้นเมื่อ ตัวส่งมีข้อมูลที่จะถ่ายทอดลงสายสัญญาณ ไปยังตัวรับเริ่มด้วยการที่ตัวรับจะทำให้สัญญาณ NRFD "Hi" (มีค่าเป็น 0) นั่นคือการบอกให้ทราบที่ตัวรับ พร้อมที่จะให้ตัวส่งทำการถ่ายข้อมูลลงในสายสัญญาณแล้ว (ในจุดที่ 1) ตัวส่งจะทำการถ่ายข้อมูล ลงในสายสัญญาณ DIO1-DIO8 หลังจากทำการรอเวลา เพื่อให้ตัวส่งถ่ายข้อมูลแล้วตัวส่งจะทำให้ สัญญาณ DAV มีลอจิกเป็น "Low" (มีค่าเป็น 1) เพื่อที่จะบอกให้ทราบว่าจะได้มีข้อมูลในสาย สัญญาณทั้ง 8 เส้นแล้ว (ในจุดที่ 2) ต่อมาเมื่อผู้รับได้ทราบว่ามีข้อมูลอยู่ในบัสก็จะทำให้สัญญาณ NRFD ให้มีค่าเป็น "Low" เพื่อบอกให้ตัวส่งทราบว่ายังไม่พร้อมที่จะให้ตัวส่งทำการส่งข้อมูลชุดต่อไป และตัวรับพร้อมที่จะเก็บข้อมูลจากสายสัญญาณ (ในจุดที่ 3) หลังจากตัวรับทำการเก็บข้อมูลจาก สายสัญญาณเสร็จแล้ว ตัวรับจะทำให้สัญญาณ NDAC ให้มีสถานะเป็น "Hi" เพื่อบอกให้ทราบว่าได้ ทำการเก็บข้อมูลเสร็จแล้ว (ในจุดที่ 4) เมื่อตัวส่งตรวจพบว่าสัญญาณ NDAC มีลอจิกเป็น "Hi" ก็จะทำให้สัญญาณ DAV ให้มีลอจิกเป็น "Hi" ด้วย เพื่อไม่ให้ตัวรับทำการรับข้อมูลในบัสอีก (ในจุดที่ 5) เมื่อตัวรับทราบว่าสัญญาณ DAV มีลอจิกเป็น "Hi" ก็จะทำให้สัญญาณ NDAC ให้เป็น "Low" ทำให้ข้อมูลในบัสถูกจำกัดออกไป หลังจากนั้นก็จะทำให้สัญญาณ NRFD ให้เป็น "Hi" เพื่อบอกให้ทราบ ว่าพร้อมที่จะรับข้อมูลต่อไปแล้วขบวนการแฮนด์เชคจึงจะเสร็จสิ้นลง และจะเริ่มขึ้นใหม่เมื่อมีสัญญาณชุดใหม่เข้ามา

3.3.6 ขบวนการแฮนด์เชคของตัวควบคุมซึ่งทำหน้าที่เป็นตัวส่ง

ขบวนการแฮนด์เชคเริ่มขึ้นโดยการที่ตัวควบคุม ทำการเซตค่าให้สัญญาณ DAV มีค่าเป็น "Hi" (ในจุดที่ 1) ต่อมาเป็นการตรวจสอบว่าสัญญาณ NDAC และ NRFD มีลอจิกเป็น "Hi" ทั้งคู่หรือไม่ (ในจุดที่ 2) ถ้าทั้งคู่เป็น "Hi" นั่นคือเกิดการผิดพลาด คือ อุปกรณ์นั้นไม่พร้อมที่จะทำงาน จึงทำการออกจากขบวนการแฮนด์เชค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 Timing diagram ของขบวนการแฮนด์เชกของตัวควบคุมซึ่งทำหน้าที่เป็นตัวส่ง

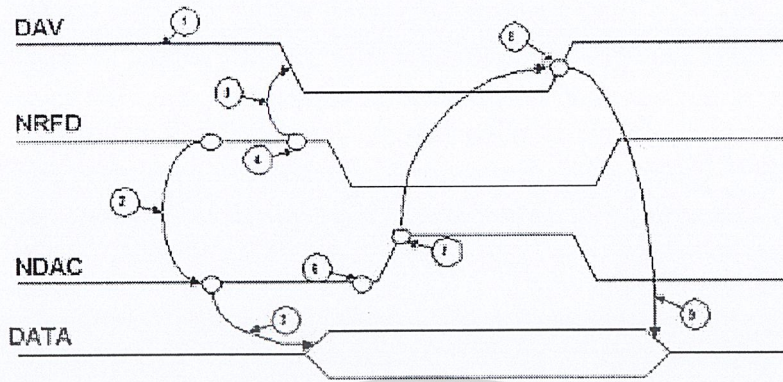
กลับมาดูในจุดที่ 2 หากสัญญาณใดสัญญาณหนึ่งมีลอจิกเป็น "Low" ตัวควบคุมจะทำการส่งข้อมูลลงใน GPIB Bus (ในจุดที่ 3) หลังจากนั้นตัวควบคุมจะทำการตรวจสอบว่าสัญญาณ NRFD มีลอจิกเป็น "Hi" (ในจุดที่ 4) หลังจากนั้นตัวควบคุมจะทำให้สัญญาณ DAV ให้มีลอจิกเป็น "Low" เพื่อให้ตัวรับทราบว่ามีข้อมูลอยู่ในบัตซ์ข้อมูล (ในจุดที่ 5) ตัวควบคุมจะรอเวลาเพื่อให้ตัวรับทำการเก็บข้อมูล เมื่อครบกำหนดเวลาตัวควบคุมจะทำการเช็คในตัวรับทำงานเกินเวลาที่กำหนด หรือหากไม่เกินเวลา ก็ทำการตรวจสอบต่อไปว่าสัญญาณ NDAC ทำลอจิกเป็น "Hi" ใช่หรือไม่ ก็จะทำการตรวจสอบอีกครั้งว่าเกินเวลาหรือไม่ กลับไปที่จุดที่ 6 หากสัญญาณ NDAC เป็น "Hi" (ในจุดที่ 7) ตัวควบคุมจะทำการตอบสนองโดยการทำให้สัญญาณ DAV ให้มีลอจิกเป็น "Hi" เพื่อบอกให้ตัวรับทราบว่าจะให้หยุดการเก็บข้อมูลจากบัตซ์ (ในจุดที่ 8) หลังจากนั้นข้อมูลในบัตซ์จะถูกนำออกไป (จุดที่ 9) จึงเป็นการเสร็จสิ้นขบวนการแฮนด์เชก

3.3.6 ขบวนการแฮนด์เชกของตัวควบคุมซึ่งทำหน้าที่เป็นตัวรับ

ขบวนการแฮนด์เชกเริ่มขึ้น หลังจากการที่ตัวควบคุมรับรู้ในตัวส่งจะทำการส่งข้อมูลเมื่อตัวควบคุมทราบว่าตัวส่งจะทำการส่งข้อมูล ตัวควบคุมรับรู้ในตัวส่งจะทำการส่งข้อมูลเมื่อตัวควบคุมทราบว่าตัวส่งจะทำการส่งข้อมูล ตัวควบคุมรับรู้ในตัวส่งจะทำให้สัญญาณ NDAC มีลอจิกเป็น "Low" เพื่อบอกให้ทราบว่าตัวควบคุมยังไม่ได้ทำการเก็บข้อมูล (ข้อมูลในที่นี้คือ แอดเดรส หรือ ข้อมูลทั่วไปซึ่งตัวส่งทำการส่งมาในบัตซ์ข้อมูล) นั่นคือในจุดที่ 1

ต่อมาตัวควบคุมจะทำการเช็คค่าสัญญาณ NRFD ให้เป็น "Hi" เพื่อที่จะให้ตัวส่งทราบว่าขณะนี้ตัวควบคุมพร้อมที่จะรับข้อมูลแล้ว (ในจุดที่ 2) เมื่อสัญญาณ NRFD มีค่าเป็น "Hi" และสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 Timing diagram ของขบวนการแฮนด์เชคของตัวควบคุมซึ่งทำหน้าที่เป็นตัวรับ

NDAC มีค่าเป็น "Low" แล้ว ตัวส่งจะทราบทันทีว่าทำการส่งข้อมูลในบัสข้อมูล ได้แล้ว (ในจุดที่ 3) หลังจากนั้นตัวควบคุมจะทำการรอเวลาให้ตัวส่งทำการส่งข้อมูลลงในบัสข้อมูล ให้เสร็จ โดยจะทำการตรวจสอบด้วยว่าเกินเวลาที่กำหนดหรือยัง หากเกินเวลาที่กำหนดก็จะออกจากขบวนการแฮนด์เชค หากไม่เกินกำหนดเวลาจะทำการตรวจสอบเวลาว่าเกินเวลาที่ต้องคอยแล้วหรือยัง หากยังไม่เกินเวลา ก็จะมีการเชคต่อไปจนกระทั่งหมดเวลา หรือจนกว่าสัญญาณ DAV เป็น "Low" หรือไม่ หากไม่ก็ตรวจสอบเวลาว่าเกินเวลาที่ต้องรอแล้วหรือยัง หากยังไม่เกินเวลา ก็จะมีการเชคต่อไปจนกระทั่งหมดเวลา หรือจนกว่าสัญญาณ DAV จะมีค่าเป็น "Low"

เมื่อสัญญาณ DAV เป็น "Low" แล้วตัวควบคุมจะตอบรับ โดยการทำให้สัญญาณ NRFD มีค่าเป็น "Low" (ในจุดที่ 5) นั่นเป็นการบอกว่า ตัวควบคุมพร้อมที่จะเก็บข้อมูล (ในจุดที่ 6) หลังจากนั้นตัวควบคุมจะทำการตรวจสอบสัญญาณ EOI เพื่อตรวจสอบว่าข้อมูลที่ตัวส่งทำการส่งลงมานั้นหมดแล้วหรือยัง (ถ้าตัวส่งทำการส่งข้อมูลลงในบัสหมดแล้วจะทำการตั้งค่าสัญญาณ EOI ให้เป็น "Low" (ในจุดที่ 7) หากสัญญาณ EOI เป็น "Low" ตัวควบคุมจะเชคสถานะว่า ขณะนี้ตัวส่งได้ ทำการส่งข้อมูลลงในบัสหมดแล้ว หากสัญญาณ EOI เป็น "Hi" ก็ไม่ทำการเชคสถานะ หลังจากนั้นตัวควบคุมจะทำการเป็นข้อมูลในบัส (ในจุดที่ 8) แล้วทำสัญญาณ NADC ที่มีค่าเป็น "Hi" เพื่อบอกให้ทราบว่าตัวควบคุมได้ทำการอ่านข้อมูลเสร็จเรียบร้อยแล้ว (ในจุดที่ 9) เมื่อตัวควบคุมทำให้สัญญาณ NADC เป็น "Hi" แล้วตัวส่งจะลบข้อมูลในบัสข้อมูล โดยการทำให้สัญญาณ DAV เป็น "Hi" (ในจุดที่ 10) ซึ่งก่อนหน้านี้ตัวควบคุมจะทำการตรวจสอบอยู่แล้วว่าสัญญาณ DAV เป็น "Hi" หรือยัง

เมื่อสัญญาณ DAV เป็น "Hi" แล้วตัวควบคุมจะทำให้สัญญาณ NDAC มีค่าเป็น "Low" (ในจุดที่ 11) แล้วจึงออกจากขบวนการแฮนด์เชค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 คำสั่งใช้งานของ GPIB

3.4.1 กลุ่มคำสั่งเจาะจงจุดหมาย (address command group)

เป็นคำสั่งที่ส่งไปยังอุปกรณ์ ที่เป็นตัวส่งหรือตัวรับที่กำหนดไว้ล่วงหน้าแล้ว คำสั่งนี้ประกอบด้วย

GTL (got to local) สั่งให้อุปกรณ์กลับสู่สภาพการควบคุมปกติด้วยมือ

SDC (selected device clear) สั่งให้อุปกรณ์เคลียร์ตัวเองสู่สภาพเริ่มต้นใหม่

PPC (paralled poll configure) เป็นคำสั่งสำหรับทำการจัดสายสัญญาณของการทำการจัดสรรสายสัญญาณของการทำกระบวนการตรวจสอบสภาพอุปกรณ์โดยวิธีขนาน โดยใช้กับกลุ่มคำสั่งรอง

GET (group excute trigger) ใช้เริ่มต้นการทำงานของอุปกรณ์ที่หลายตัว

TCT (take control) เป็นการกำหนดให้อุปกรณ์ตัวส่งทำหน้าที่เป็นตัวควบคุม

3.4.2 กลุ่มคำสั่งครอบคลุม (universal command group)

เป็นคำสั่งไปยังอุปกรณ์ทุกตัวที่อยู่ในบัส ประกอบด้วย

LLO (local lockout) เป็นการสั่งให้อุปกรณ์ล๊อคอยู่ที่สภาวะควบคุมโดยปุ่มปรับที่หน้าปิดตามปกติ

DCL (device clear) สั่งให้อุปกรณ์ทุกตัวกลับสู่สภาพเริ่มต้น

PPU (parallel poll unconfigure) ใช้ยกเลิกกระบวนการตรวจสอบสภาพแบบขนาดทั้งหมด

SPE (serial poll enable) เปลี่ยนโหมดของการตรวจสอบสภาพเป็นแบบอนุกรมในโหมดนี้จะเป็นการส่งสถานะของเครื่องแทนการส่งข้อมูล

SPD (serial poll disable) ยกเลิกโหมดการตรวจสอบแบบอนุกรม

3.4.3 กลุ่มคำสั่งกำหนดอุปกรณ์ตัวรับ (listener address group)

เป็นคำสั่งสำหรับกำหนดให้อุปกรณ์เป็นตัวรับ ตามรหัสหมายเลขจาก 0-30 และมีคำสั่ง UNT (untalker) สำหรับยกเลิก

3.4.4 กลุ่มคำสั่งกำหนดอุปกรณ์ตัวส่ง (talker address group)

สำหรับกำหนดให้อุปกรณ์เป็นตัวส่ง ตามรหัสหมายเลขจาก 0-30 และมีคำสั่ง UNL (unlisten) สำหรับยกเลิกเช่นกัน

3.4.5 กลุ่มคำสั่งรอง (secondary command group)

เป็นคำสั่งที่กำหนดรายละเอียดย่อยของ อุปกรณ์แต่ละตัวที่ต่ออยู่ในระบบ ให้มีการทำงานอย่างไร ตามจุดประสงค์ใช้งานของเครื่องมือชิ้น เช่นเดียวกับการปรับปุ่มต่างๆด้วยมือตนเอง คำสั่งรองนี้จะตามหลังคำสั่งหลัก ก็จะทำให้หลังจากอุปกรณ์ต่างๆถูกกำหนดวางตัวในระบบเรียบร้อยแล้ว

คำสั่งต่างๆที่กล่าวไป ซึ่งใช้ในการกำหนดสภาวะการทำงานของอุปกรณ์ แต่ละสภาวะ ที่

กำหนดไปนั้นเป็นอย่างไร และมีจุดประสงค์เพื่ออะไร ดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ การใช้งานเพื่อการศึกษานั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Device clear / Interface Clear

Device clear ใช้ในการทำให้อุปกรณ์ที่ต่ออยู่ในบัสกลับไปสู่สถานะเริ่มต้น ยังไม่มีการกำหนดฟังก์ชันใดๆ สถานะเริ่มต้นนี้จะแตกต่างกันไป แล้วแต่ว่าอุปกรณ์นั้นออกแบบไว้อย่างไร Device clear มีอยู่ 2 ลักษณะ คือ เคลียร์หมดทุกตัวที่ต่ออยู่ (DCL) กับเคลียร์เจาะจงอุปกรณ์ตัวใดตัวหนึ่ง (SDC)

แต่ว่าในการเคลียร์อุปกรณ์ให้อยู่ในสภาพเริ่มต้นนั้นไม่ได้หมายความว่า Interface function ของ GPIB จะถูกเคลียร์อุปกรณ์ให้ไปอยู่ในสถานะเริ่มต้นด้วยแต่อย่างใด interface function คือ สภาพการ interface ที่ได้กำหนดไว้ในระบบประกอบด้วยฟังก์ชันต่างๆ ดังแสดงในตารางที่ 2.2

- Remote / Local

Remote เป็นการกำหนดให้อุปกรณ์ที่อยู่ในระบบ เช่น เครื่องมือวัดให้อยู่ในการควบคุมของอุปกรณ์ตัวอื่นแทน ซึ่งปุ่มปรับต่างๆ บนหน้าปัดเครื่องจะไม่มีผลต่อการทำงานของเครื่องมือวัดด้วยปุ่มปรับบนหน้าปัดตามปกติ

การใช้ remote มีประโยชน์ในแง่ที่ขณะที่ตัวการควบคุมเช่น คอมพิวเตอร์กำลังติดต่ออุปกรณ์ตัวนั้นอยู่ หากไม่มีการตัดการควบคุมโดยปุ่มปรับบนหน้าปัดออก ถ้ามีใครมาปรับแต่งก็จะทำให้การทำงานผิดพลาดไปได้ การทำงานของ GPIB ใน remote and local มี 4 ลักษณะดังนี้

1. LOCS ก็คือ local นั่นเอง เป็นสภาพการควบคุมที่ปุ่มตามปกติ จะอยู่ในสภาพนี้เปิดตอนเครื่องหรือ REN เป็น HIGH หรือเมื่อได้รับคำสั่ง GTL
2. REMS คือ remote หมายถึงการตัดการควบคุมโดยปุ่มหน้าปัดออก จะเกิดขึ้นเมื่อ REN เป็น LOW และจะถูกล็อกไว้ เว้นแต่ว่าสวิทช์ local ที่ตัวอุปกรณ์จะถูกเปลี่ยนไปตำแหน่ง Local
3. RWLS เป็นสภาพ remote ที่ถูกล็อกเอาไว้เช่นกัน แต่ที่จะตัดการควบคุมตรงสวิทช์ local ที่ตัวอุปกรณ์ออกไป สภาพ remote โดย RWLS จึงมีความสำคัญสูงกว่า REMS อย่างไรก็ตาม ยังถูกยกเลิกได้ด้วยคำสั่ง LLO
4. LWLS มีสภาพเช่นเดียวกับ local แต่จะแตกต่างกันตรงที่สภาพ local โดย LWLS นี้เมื่อได้รับคำสั่งกำหนดอุปกรณ์ตัวรับจะเปลี่ยนไปอยู่ในสภาพแบบล็อกหรือ RWLS ทั้งนี้ในการที่จะมาที่สภาพ LWLS นี้ได้ก็มี 2 กรณี คือ เมื่ออยู่ในสภาพ local ธรรมดา (LOCS) แล้วได้รับคำสั่ง LLO หรืออยู่ใน RWLS แล้วได้รับคำสั่ง GTL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.1

ASCII-IEEE 488 BUS MESSAGEA(COMMND S AND ADDRESSES)HEX CODES

MSD \ LSD	0		1		2		3		4		5		6		7	
	ASCII	MSG	ASCII	MSG	ASCII	MSG	ASCII	MSG	ASCII	MSG	ASCII	MSG	ASCII	MSG	ASCII	MSG
0	NUL		DLE		SP	00	0	16	@	00	P	16	.		P	
1	SOH	GTL	DC1	LLO	!	01	1	17	A	01	Q	17	A		Q	
2	STX		DC2		..	02	2	18	B	02	R	18	B		R	
3	ETX		DC3		"	03	3	19	C	03	S	19	C		S	
4	EOT	SDC	DC4	DCL	\$	04	4	20	D	04	T	20	D		T	
5	ENO	PPC	NAK	PPU	1/2	05	5	21	E	05	U	21	E		U	
6	ACX		SYN		&	06	6	22	F	06	V	22	F		V	
7	BEL		ETB		'	07	7	23	G	07	W	23	G		W	
8	BS	GET	CAN	SPE	(08	8	24	H	08	X	24	H		X	
9	HT	TCT	EM	SPO)	09	9	25	I	09	Y	25	I		Y	
A	LF		SUB		.	10	:	26	J	10	Z	26	J		Z	
B	VT		ESC		+	11	:	27	K	11	[27	K		}	
C	FF		FS		.	12	<	28	L	12	\	28	L		.	
D	CR		GS		-	13	=	29	M	13]	29	M		{	
E	SO		RS		.	14	>	30	N	14	-	30	N		-	
F	SI		US		/	15	?	UNL	O	15	_	UNL	o		DEL	



PRIMARY COMMAND GROUP(PCG)

3.4.6 การขอบริการและการตรวจสอบ (Service Request and Polling)

เมื่อตัวควบคุมได้รับ SRQ เป็น LOW จะให้อุปกรณ์ส่งข้อมูลแสดงสถานะการทำงาน ซึ่งมีอยู่ 2 วิธีคือ

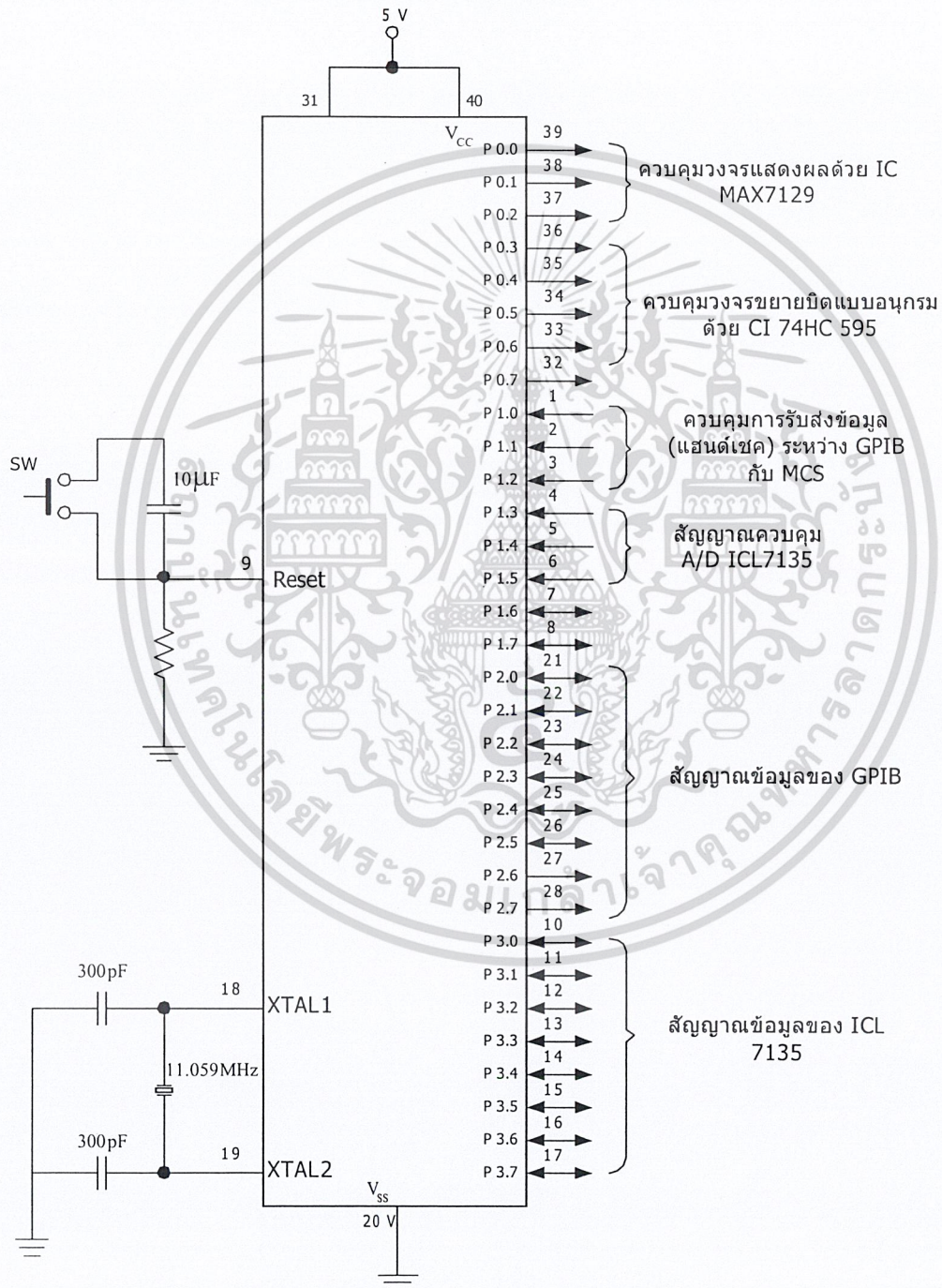
1. การตรวจสอบแบบอนุกรม ซึ่งมีขั้นตอนดังนี้
 - 1.1 ATN ถูกดึงเป็น LOW หลังจากได้รับ LOW จากสายสัญญาณ SQR
 - 1.2 คำสั่ง UNL ถูกส่งไปยังอุปกรณ์
 - 1.3 ตัวควบคุมจะแจ้งรหัสตัวรับของตน และกำหนดรหัสตัวส่งอุปกรณ์ที่จะตรวจสอบไปที่บัส
 - 1.4 ตามด้วยคำสั่ง SPE และสาย ATN กลายเป็น HI ซึ่งอุปกรณ์ที่ถูกเรียกจะส่งข้อมูลแสดงสถานะออกมา 1 ไบต์ โดยบิตที่ 7 จะเป็นตัวชี้ว่าอุปกรณ์เส้นเป็นตัวขอบริการ ถ้าให้จะเป็น LOW ส่วนบิตอื่น ๆ ก็ใช้บอกข้อมูลอื่น ๆ ซึ่งมีได้กำหนดเฉพาะ
 - 1.5 สาย ANT ถูกดึงเป็น LOW อีกที เพื่อส่งคำสั่งยกเลิกการตรวจสอบคือ SPD
 - 1.6 จากนั้นคำสั่ง UNT ก็ถูกส่งไปยังอุปกรณ์เพื่อยกเลิกการเป็นตัวส่ง ซึ่งถ้าหาก SQR ยังคงเป็น LOW อยู่ ก็จะมีการตรวจสอบไปยังอุปกรณ์ตัวอื่น ๆ ต่อไปตามขั้นตอนเดิม
2. การตรวจสอบแบบขนาน สามารถทำได้เร็วกว่าแบบอนุกรมทั้งนี้เพราะสามารถอ่านข้อมูลเพียงไบต์เดียวก็สามารถรู้ได้ทันที ว่าอุปกรณ์ตัวใดเป็นผู้ขอบริการ
3. รูปแบบของข้อมูล โดยทั่วไปข้อมูลจากอุปกรณ์ (device message) แบ่งออกได้เป็น 3 ส่วนดังแสดงในรูปที่ 2.11 อันได้แก่ส่วนหัว (HR) ซึ่งจะอยู่ส่วนหน้าสุด เป็นตัวบอกชนิดข้อมูล ส่วนประกอบ HR แสดงในรูปที่ 10 จะเห็นว่าประกอบด้วยตัวอักษรภาษาอังกฤษตัวพิมพ์ใหญ่ช่องว่างที่เป็นเว้นวรรค () ปกติจะมีอักษรประมาณ 1-3 ตัว
4. ส่วนที่ 2 คือ เนื้อหาข้อมูล (NR) ซึ่งใช้แสดงค่าตัวเลข มีอยู่ 3 แบบ คือ NR1, NR2 และ NR3 ดังแสดงในรูปที่ 2.13 ส่วนท้ายของ NR ยังอาจมีตัวอักษรแสดงหน่วยตามมา
5. ส่วนที่ 3 คือ สัญญาณแบ่งข้อมูลแต่ละชุด (SR) ดังแสดงในรูปที่ 2.14 โดย SR1 ใช้แสดงการต่อเนื่องของข้อมูล (ข้อมูลยังมีต่อ) SR2 และ SR3 แสดงการสิ้นสุดของข้อมูล แต่ SR3 เป็นการบอกการเสร็จสิ้นข้อมูลทั้งหมดจากการวัด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การออกแบบและการสร้างวงจร

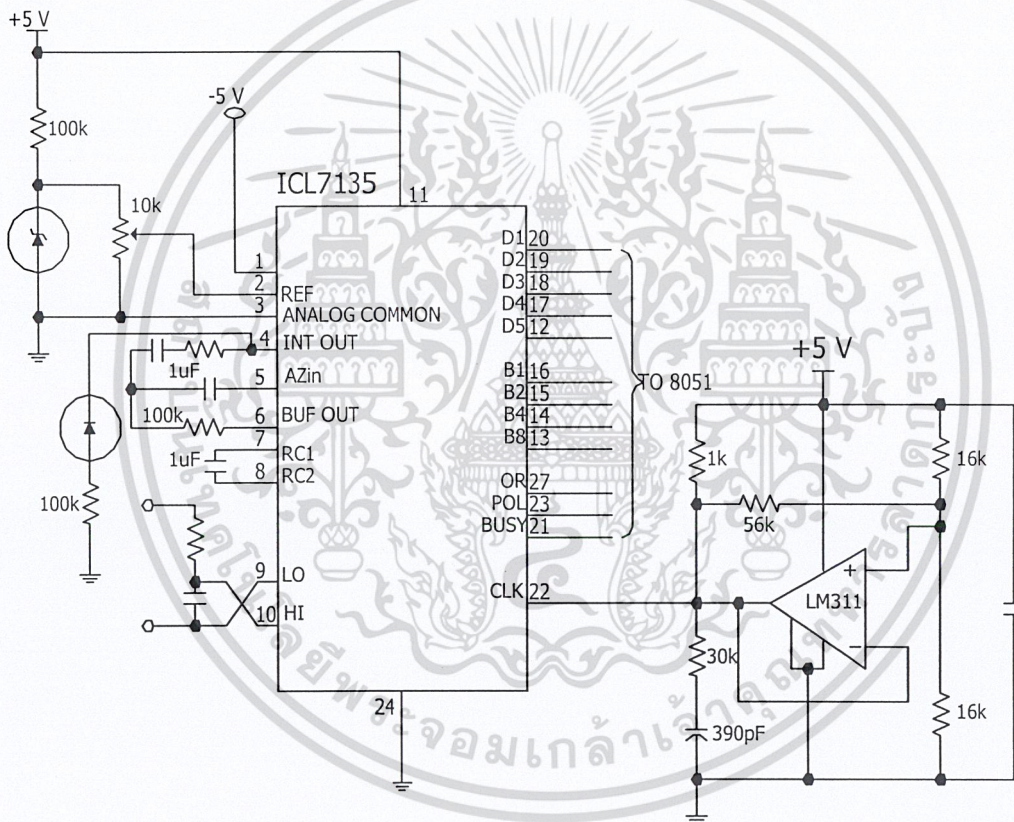
4.1 วงจรควบคุมการทำงานของดิจิทัลโวลต์มิเตอร์



เอกสารนี้เป็นเอกสารที่สงวนรูปที่ 4.1 วงจรการทำงานของ microcontroller AT8951 ให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 วงจรแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัล

การแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัลได้เลือกใช้ ICL7135 มาใช้ในการแปลงสัญญาณ โดยมันจะทำการแปลงสัญญาณแล้วทำการรวมสัญญาณ และนำสัญญาณมาเข้ารหัสเป็นสัญญาณ BCD8421 จำนวน $4\frac{1}{2}$ ดิจิต จากการคำนวณหาความแตกต่าง 200000 ระดับหรือคิดเป็นจำนวนการแปลงระดับประมาณ 14.3 บิตซึ่งละเอียดมาก และไอซีตัวนี้ยังเหมาะกับการใช้งานเป็นเครื่องมือวัดเนื่องจากมีขาบอกขั้วสัญญาณ ขาบอกระดับสัญญาณเกิน (over range) และมีความเที่ยงตรงสูง

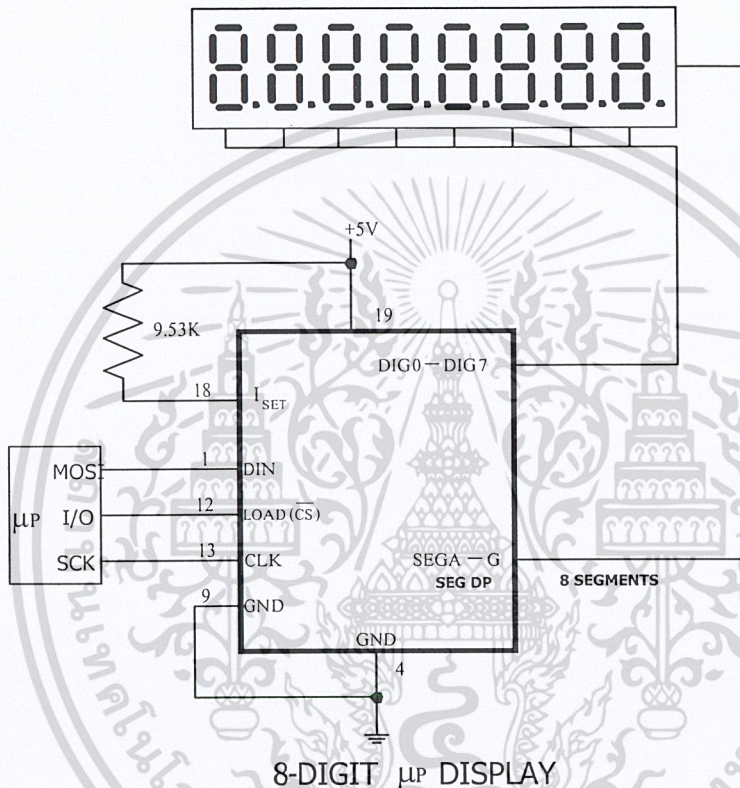


รูปที่ 4.2 วงจรต่อใช้งานไอซี ICL7135

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การแสดงผล

ในการแสดงผลของดิจิทัลโวลต์มิเตอร์เป็นการใช้การแสดงผลแบบ LED เจ็ดส่วน จำนวน 6 หลัก ซึ่งการควบคุมการแสดงผลได้เลือกใช้ไอซีเบอร์ MAX7219 มาเป็นตัวควบคุม การทำงานของไอซีนั้นจะต้องทำการตั้งค่าตำแหน่งของรีจิสเตอร์ในตัว ไอซีก่อน ซึ่งสามารถอ้างอิงตำแหน่งแอดเดรสได้ในคู่มืออุปกรณ์ซึ่งแสดงอยู่ในภาคผนวก



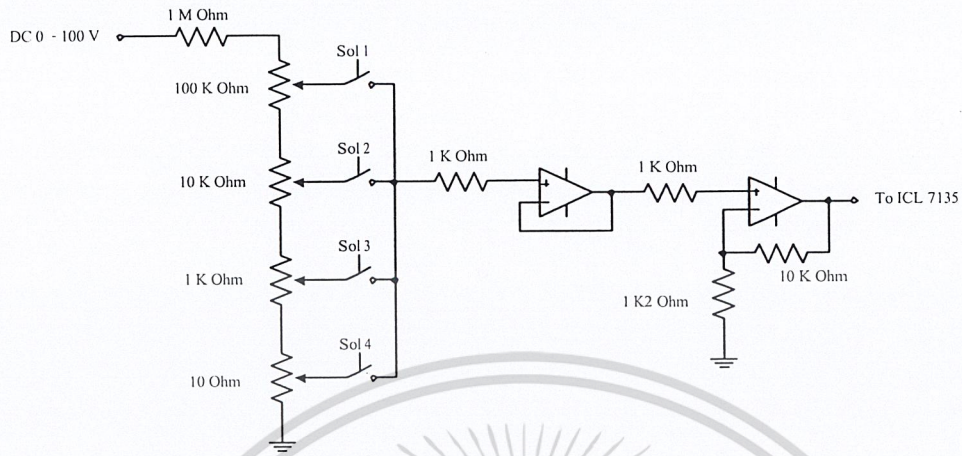
รูปที่ 4.3 วงจรการทำงานของไอซี MAX7219

4.4 วงจรลดทอนแรงดันและขยายแรงดันไฟฟ้ากระแสตรง

วงจรลดทอนแรงดันจะทำหน้าที่แบ่งแรงดันที่ต้องการวัดให้ถูกต้องก่อนป้อนให้กับอินพุตของออปแอมป์ โดยอินพุตสูงสุดของย่านใดๆ จะทำให้แรงดันอินพุตของออปแอมป์เป็น 0.2 V เสมอ

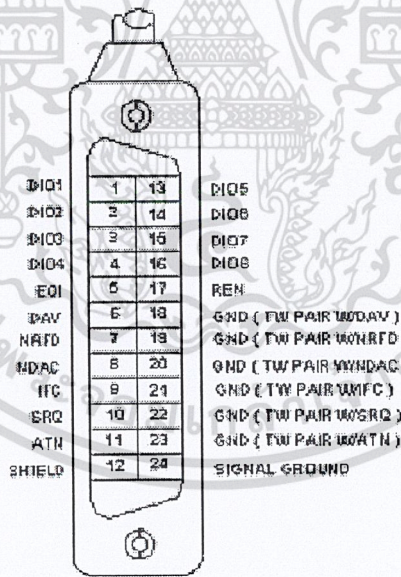
วงจขยายด้วยออปแอมป์เป็นวงจขยายแบบไม่กลับเฟส โดยจะทำการขยายแรงดันให้เหมาะสมก่อนป้อนเข้าสู่การแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 แสดงวงจรลดทอนแรงดันและขยายแรงดันไฟฟ้ากระแสตรง

4.5 การเชื่อมต่อกับการ์ด GPIB

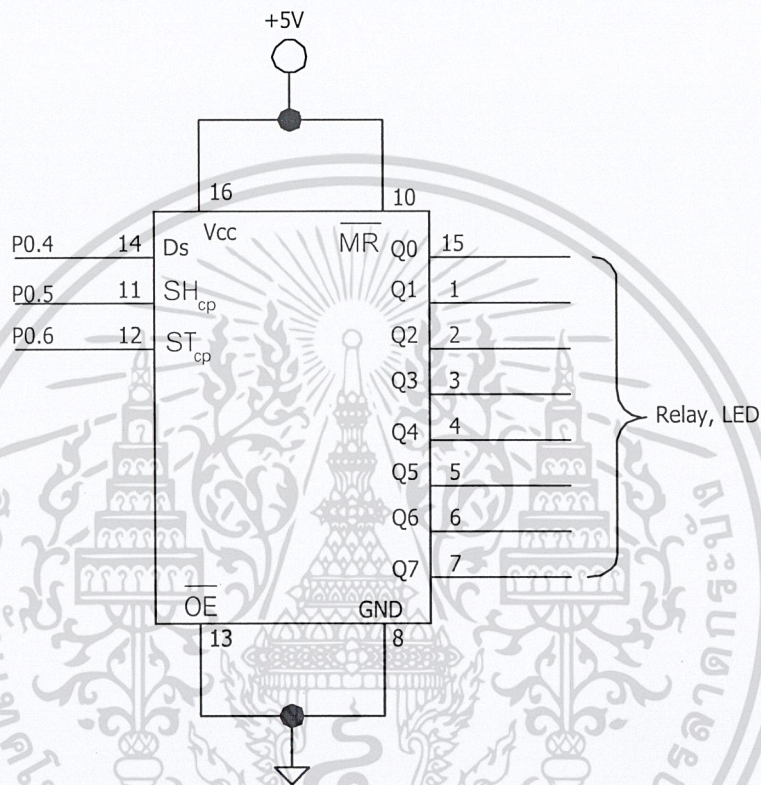


รูปที่ 4.5 แสดงขาการเชื่อมต่อกับการ์ด GPIB

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.6 วงจรขยายบิตแบบอนุกรม

เป็นการนำข้อมูลเข้าแบบอนุกรม และนำบิตที่ขาออกซึ่งเป็นแบบขนานไปทำการควบคุมรีเลย์ ในการเลือกย่านของการวัดแรงดันไฟฟ้ากระแสตรง และนำไปแสดงผลของแอลอีดีแสดงย่านของการวัด ซึ่งได้เลือกใช้เพียง 4 เอ้าท์พุท คือ Q0 - Q3 โดยแสดงย่าน 2V, 20V, 200V และ 2000V



รูปที่ 4.6 การต่อใช้งานไอซี 74HC595

4.7 ส่วนแสดงผลที่จอคอมพิวเตอร์

ในโครงงานนี้ใช้โปรแกรมเตลไฟในการทำส่วนแสดงผลที่จอคอมพิวเตอร์ ซึ่งในการเขียนโปรแกรมต้องลงคอมโพเนนท์ (component) ของการ์ด GPIB ให้แก่โปรแกรมเตลไฟก่อนและมีรูปแบบชุดคำสั่ง ที่ใช้ร่วมกับการ์ดดังนี้

```
aGPIB1.LoadInitial ; // เป็นการกำหนดค่าเริ่มต้นให้กับการ์ด GPIB
```

```
aGPIB1.SendIFC (ud); // เป็นการเคลียร์หรือรีเซต GPIB โดยการส่งสัญญาณอินเตอร์เฟส เคลียร์
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

`aGPIB1.IbDev(ud: Integer; pad: Integer; sad: Integer; tmo: Integer; eot: Integer; eos: Integer);`
 //เป็นการกำหนดสถานะของอุปกรณ์

`aGPIB1.IbWrt(ud:Integer; var wrtbuffer:Untyped; cnt:integer);` //คำสั่งส่งข้อมูลจากการ์ดไป mcs

`aGPIB1.IbRd(ud:Integer; var rdbuffer:Untyped; cnt:integer);` //คำสั่งรับข้อมูลจาก mcs มายังการ์ด

เมื่อ

- `ibdev` คือ การติดต่อและกำหนดค่าเริ่มต้นให้กับอุปกรณ์
 - `ud` คือ การบอกตำแหน่งชนิดของอุปกรณ์ ในที่นี้ให้หมายเลขการ์ด คือ 0
 - `pad` คือ การบอกตำแหน่งหลัก GPIBของอุปกรณ์
 - `sad` คือ การบอกตำแหน่งสำรอง GPIB ของอุปกรณ์
 - `eot` คือ การบอกตำแหน่งสิ้นสุดในการติดต่อ
 - `eos` คือ การบอกตำแหน่งข้อความสุดท้าย
 - `ibrd` คือ การรับข้อมูลจากอุปกรณ์
 - `rdbuf` คือ ชื่อของหน่วยความจำที่ใช้ในการเก็บข้อมูล
 - `cnt` คือ การกำหนดขนาดของการอ่านข้อมูล
 - `ibwrt` คือ การส่งข้อมูลจากผู้ใช้ไปให้อุปกรณ์
 - `wrtbuf` คือ ชื่อของหน่วยความจำที่ใช้ในการส่งข้อมูล
- ลำดับขั้นการติดต่อกับผู้ใช้ (Interface User)

ในส่วนของดิจิทัลโวลท์มิเตอร์ ในโครงงานนี้มีขั้นตอนดังนี้

- ทำการโหลดค่าเริ่มต้นให้กับการ์ดโดยใช้คำสั่ง
`aGPIB1.LoadInitial ;`
- ทำการตรวจสอบว่ามีเทอร์มินัลติดต่อกับการ์ดหรือไม่โดยใช้คำสั่ง
`aGPIB1.SendIFC (ud);`
`aGPIB1.Dev(ud: Integer; pad: Integer; sad: Integer; tmo: Integer; eot: Integer; eos: Integer);`

- เมื่อติดต่อกับอุปกรณ์ได้จะทำการส่งค่าจากคอมพิวเตอร์ (หรือจากการ์ด) โดยใช้คำสั่ง
`aGPIB1.IbWrt(ud:Integer; var wrtbuffer:Untyped; cnt:integer);`
- ทำการรับค่าออกมาแสดงผลที่หน้าจอ โดยใช้คำสั่ง
`aGPIB1.IbRd(ud:Integer; var rdbuffer:Untyped; cnt:integer);`
- รอคอยรับค่าจากคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารลิขสิทธิ์สงวนสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

การทดลองและผลการทดลอง

5.1 การวัดค่าแรงดันไฟฟ้ากระแสตรง

5.1.1 การทดลอง

ทำการต่อวงจรการวัดค่าแรงดันไฟฟ้ากระแสตรงเข้ากับจุดที่ต้องการวัดค่าแรงดัน โดย
วงจรจะถูกควบคุมการทำงานด้วยไมโครคอนโทรลเลอร์ mcs 51



รูปที่ 5.1 แสดงวงจรการทดลองวัดค่าแรงดัน

การคำนวณ

$$V_a = V_{cc}(10\text{ k}) / (10\text{ k}+1\text{ k}+100+100) = 0.43$$
$$V_b = V_{cc}(1\text{ k}) / (10\text{ k}+1\text{ k}+100+100) = 4.3103$$
$$V_c = V_{cc}(100) / (10\text{ k}+1\text{ k}+100+100) = 0.2155$$
$$V_d = V_{cc}(100) / (10\text{ k}+1\text{ k}+100+100) = 0.043$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.1.2 ผลการทดลอง

ได้ผลการทดลองดังนี้

Va = 0.4366 V	เปอร์เซ็นต์ผิดพลาด = 1.5%
Vb = 4.3135 V	เปอร์เซ็นต์ผิดพลาด = 0.07%
Vc = 0.2215 V	เปอร์เซ็นต์ผิดพลาด = 2.78%
Vd = 0.0846 V	เปอร์เซ็นต์ผิดพลาด = 96.74%

5.2 การอินเตอร์เฟสระหว่างคอนโทรลเลอร์และการ์ด GPIB

5.2.1 การทดลองการส่งจากคอมพิวเตอร์ผ่านการ์ด GPIB ไปยัง mcs 51 โดยกำหนดค่าในการส่งดังนี้

ตารางที่ 5.1 ผลการทดลองการส่งข้อมูลจากคอมพิวเตอร์

ตัวส่ง GPIB	ตัวรับ mcs 51	
	LED	ASCII
A	01000001	41H
B	01000010	42H
C	01000011	43H
1	00110001	31H
2	00110010	32H

5.2.2 การทดลองการส่งจาก mcs 51 ไปยังคอมพิวเตอร์ผ่านการ์ด GPIB โดยกำหนดค่าในการส่งดังนี้

ตารางที่ 5.2 ผลการทดลองการส่งข้อมูลจาก mcs 51

ตัวส่ง mcs 51		ตัวรับ GPIB
Char	ASCII	
A	41H	A
B	42H	B
C	43H	C
1	31H	1
2	32H	2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.3 การทดลองโดยให้ GPIB และ mcs 51 เป็นทั้งตัวรับและตัวส่ง โดยให้คอมพิวเตอร์ส่ง V ผ่านการ์ด GPIB ให้กับ mcs 51 นำไปทำการเปรียบเทียบเป็นรหัส ASCII ว่า ตรงกับ 56H หรือไม่ ถ้าตรงกันให้ mcs 51 ส่งค่า 1, 2, 3 กลับไปที่คอมพิวเตอร์ ซึ่งผลการทดลองที่ได้นั้นตรงกับเงื่อนไขที่ตั้งไว้ แสดงได้ดังนี้

ตารางที่ 5.3 ผลการทดลองเป็นตัวรับและตัวส่งในเวลาเดียวกัน

ส่งจากคอมพิวเตอร์ V	ค่าที่ mcs 51 รับได้ 56H
ค่าที่ส่งจาก mcs 51 31H, 32H, 33H	ค่าที่คอมพิวเตอร์รับได้ 1, 2, 3

5.3 การอินเตอร์เฟสระหว่างดิจิตอลโวลต์มิเตอร์และคอมพิวเตอร์

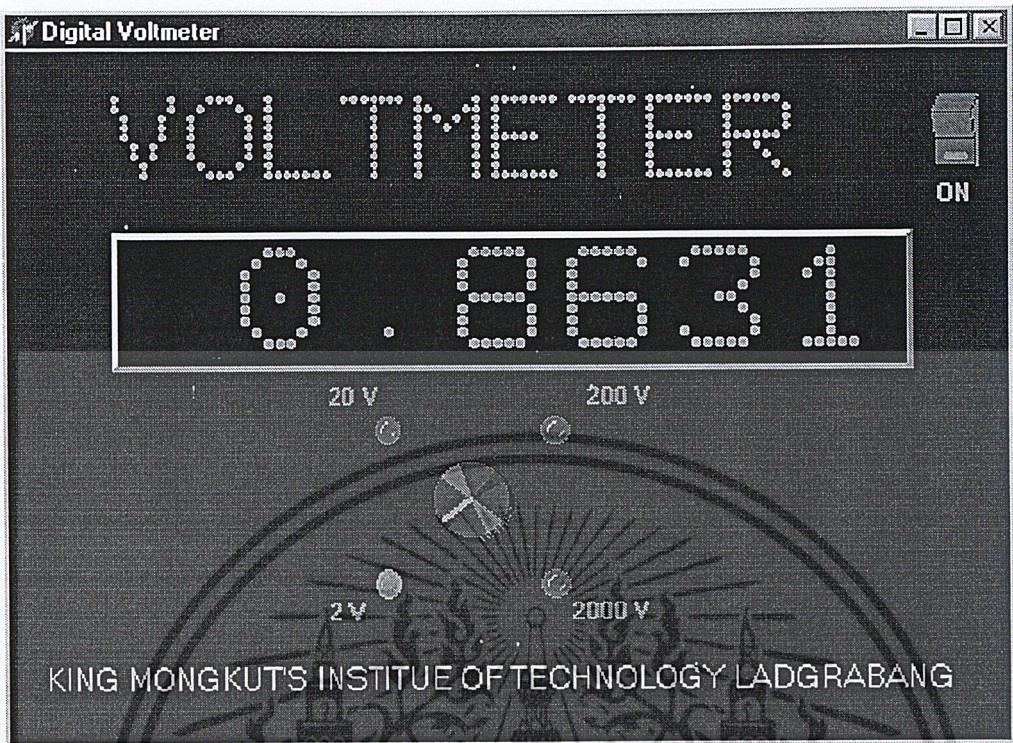
การทดลอง

1. ทำการต่อเครื่องดิจิตอลโวลต์มิเตอร์เข้ากับคอมพิวเตอร์โดยใช้สายของ GPIB ต่อเข้ากับขั้วต่อของการ์ด GPIB
2. ทำการวัดแรงดันจากแหล่งจ่ายแรงดันไฟฟ้ากระแสตรง โดยการวัดเปรียบเทียบกับเครื่อง Programmable multimeter HM8112-2 โดยมีการวัดค่าตามตารางที่ 5.4 แล้วบันทึกผลการทดลอง

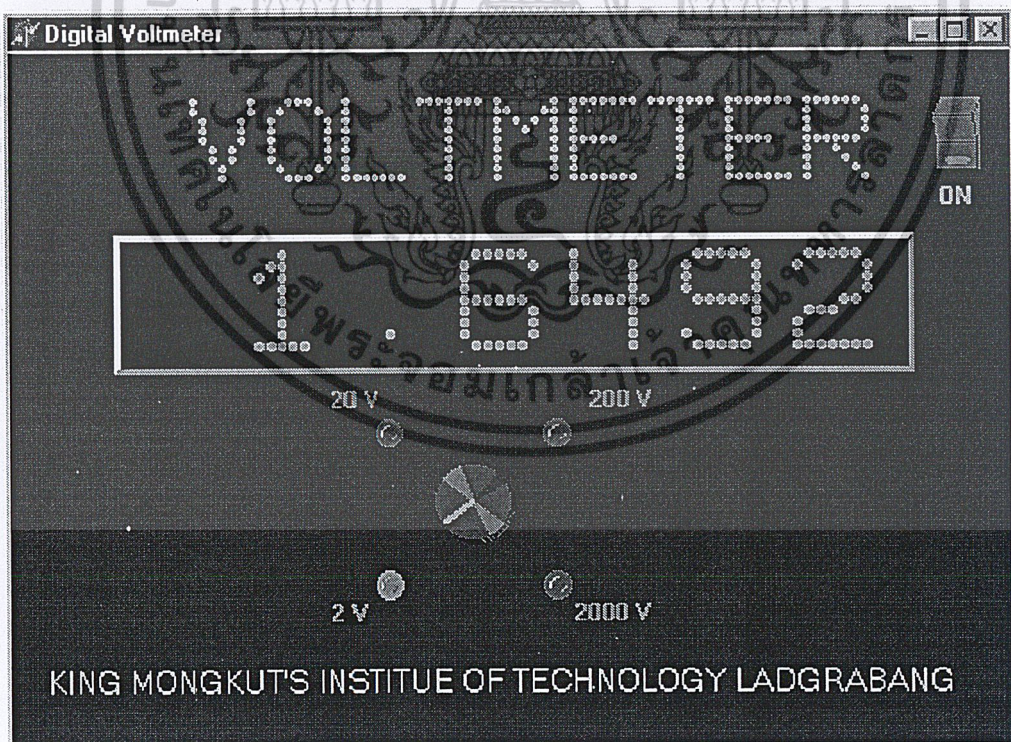
ตารางที่ 5.4 ผลการทดลองการวัดค่าแรงดันไฟฟ้ากระแสตรง

แรงดันจากเครื่อง จ่ายไฟ	ค่าที่วัดจาก HM8112-2	ค่าที่วัดจาก Digital Voltmeter	เปอร์เซ็นต์ผิดพลาด
1 V	1.02 V	0.8628 V	15.41 %
2 V	2.01 V	1.6492 V	17.95 %
5 V	5 V	4.862 V	2.76 %
10 V	10 V	9.177 V	8.23 %
15 V	15 V	13.581 V	9.46 %
-15 V	-15.01 V	-12.548 V	16.46 %

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

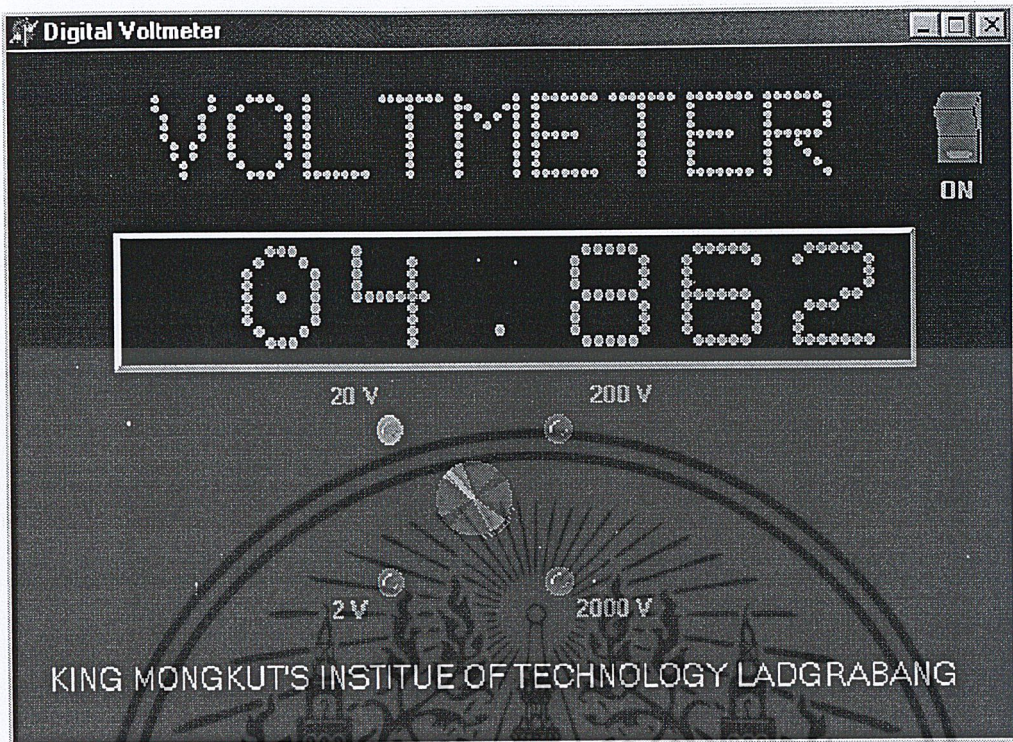


รูปที่ 5.2 แสดงค่าการวัดที่ได้จากโปรแกรมเดสก์ท็อป ที่การวัด 1V

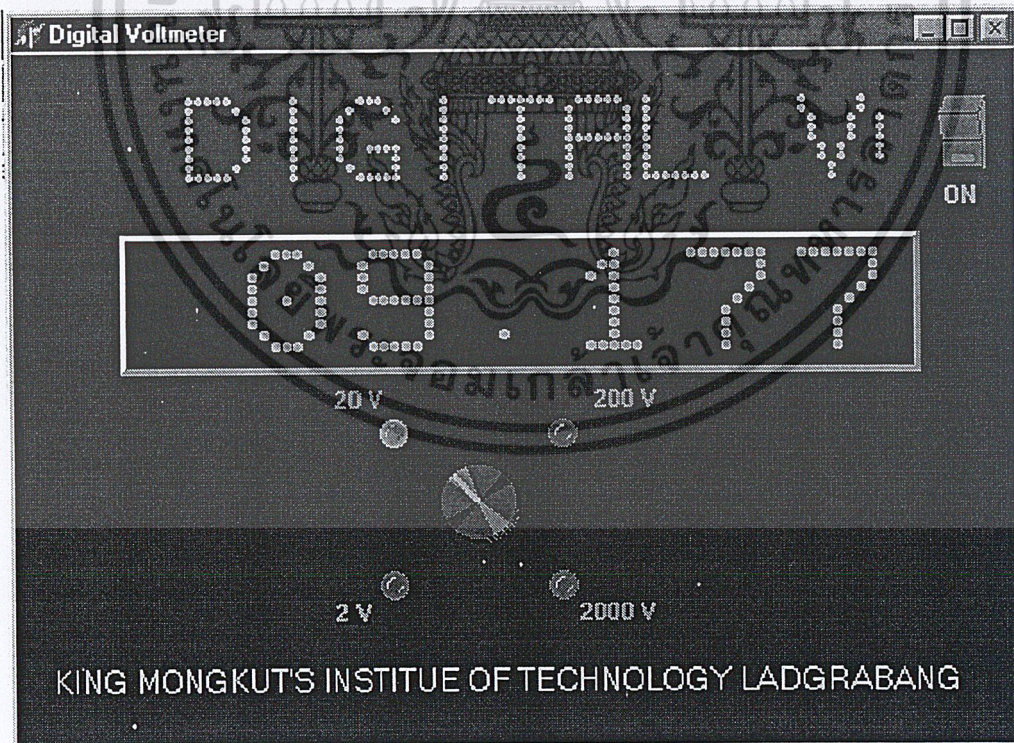


รูปที่ 5.3 แสดงค่าการวัดที่ได้จากโปรแกรมเดสก์ท็อป ที่การวัด 2V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

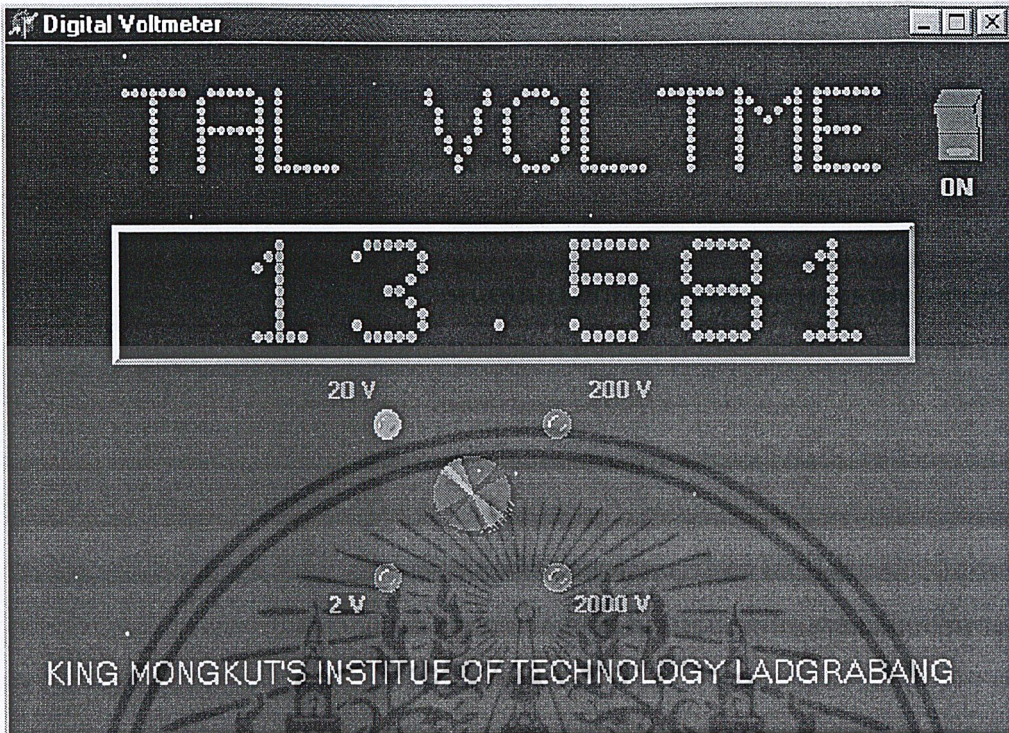


รูปที่ 5.4 แสดงค่าการวัดที่ได้จากโปรแกรมเดสก์ท็อป ที่การวัด 5V

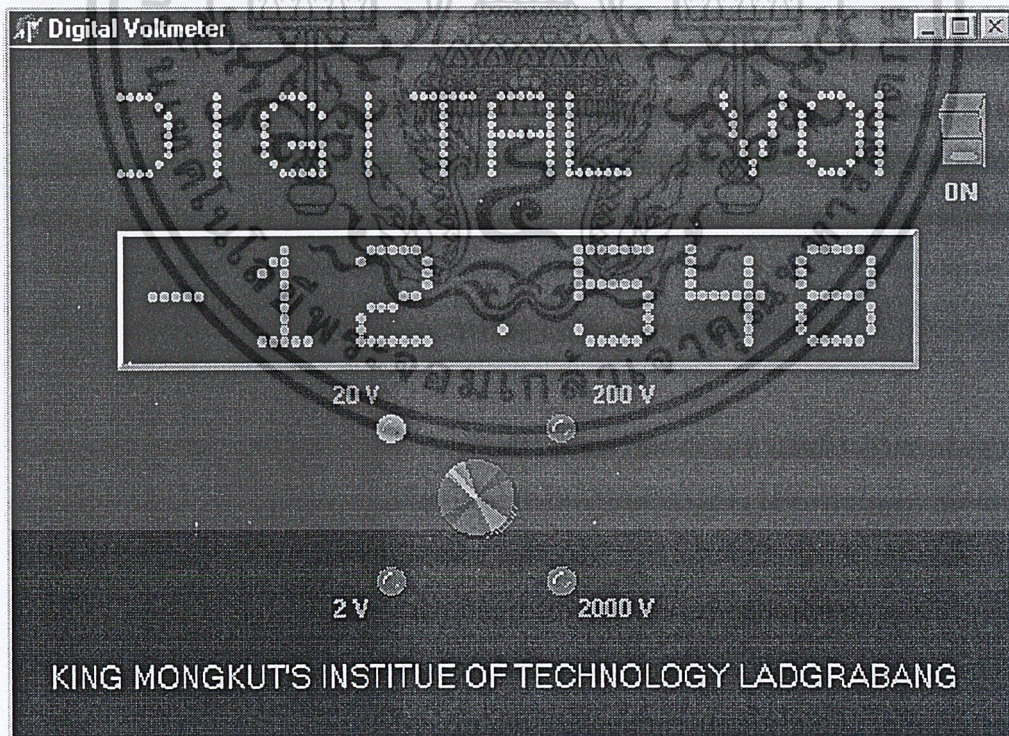


รูปที่ 5.5 แสดงค่าการวัดที่ได้จากโปรแกรมเดสก์ท็อป ที่การวัด 10V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.6 แสดงค่าการวัดที่ได้จากโปรแกรมเดสก์ท็อป ที่การวัด 15V



รูปที่ 5.7 แสดงค่าการวัดที่ได้จากโปรแกรมเดสก์ท็อป ที่การวัด -15V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

บทสรุป

6.1 สรุป

โครงการนี้เป็นการอินเตอร์เฟสระหว่างดิจิทัลโวลต์มิเตอร์กับคอมพิวเตอร์โดยผ่านการ์ด GPIB ซึ่งจะมีส่วนหลัก ๆ 2 ส่วน คือ ส่วนดิจิทัลโวลต์มิเตอร์ และส่วนการแสดงผลบนจอคอมพิวเตอร์ โดยรับและส่งข้อมูลผ่านการ์ด GPIB

ส่วนดิจิทัลโวลต์มิเตอร์สามารถวัดค่าแรงดันไฟฟ้ากระแสตรงได้จริง ซึ่งผลการทดลองที่ได้ยังมีข้อผิดพลาดอยู่บ้าง โดยในการวัดค่าแรงดันต่ำๆ นั้นจะมีเปอร์เซ็นต์ผิดพลาดมากกว่าในการวัดแรงดันที่สูงขึ้น ซึ่งการผิดพลาดเนื่องมาจากการใช้ซีเนอร์ไดโอดมาเป็นแรงดันอ้างอิงของไอซีแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัลซึ่งในจำนวนบิตหลายๆ จะเกิดการแกว่งของแรงดันจึงทำให้การวัดแรงดันค่าต่ำมีข้อผิดพลาด

ส่วนการอินเตอร์เฟสระหว่างคอมพิวเตอร์และไมโครคอนโทรลเลอร์ mcs 51 สามารถส่งผ่านข้อมูลระหว่างคอมพิวเตอร์กับ mcs 51 ได้ ซึ่งในการรับและการส่งในส่วนของ mcs 51 นั้นจะรับและส่งข้อมูลเป็นรหัส ASCII ซึ่งเป็นคอมพลิเมนต์ คือ Low จะเท่ากับ “1” และ High จะเท่ากับ “0” ดังนั้นในด้านการรับและการส่งของ mcs 51 จะต้องทำการคอมพลิเมนต์ก่อนเสมอ

ส่วนการอินเตอร์เฟสระหว่างดิจิทัลโวลต์มิเตอร์และคอมพิวเตอร์โดยผ่านการ์ด GPIB สามารถทำการรับและส่งข้อมูลได้ โดยค่าที่ได้จากหน้าจอกอมพิวเตอร์ซึ่งเขียน โปรแกรมโดยใช้ภาษา เบลไฟได้แสดงผลตรงกับที่หน้าจอของเครื่องดิจิทัลโวลต์มิเตอร์

6.2 ปัญหาและแนวทางการแก้ปัญหา

ปัญหา

1. ความเที่ยงตรงของดิจิทัลโวลต์มิเตอร์ เนื่องจากค่าความผิดพลาดจากการวัดยังมีค่ามาก เนื่องจากการใช้ซีเนอร์ไดโอดเป็นตัวอ้างอิง และการปรับค่าจากค่าความต้านทานปรับค่าได้ในส่วนของ วงจรลดทอนแรงดัน

2. การเปลี่ยนย่านการวัดในย่านที่สูงกว่า 20 V

แนวทางการแก้ปัญหา

1. ทำการเปลี่ยนอุปกรณ์จากซีเนอร์ไดโอดเป็น ไอซีผลิตแรงดัน เช่น icl 8069

2. ทำการแก้ไขโปรแกรมและแก้ไขวงจรลดทอนแรงดันเพื่อให้สามารถวัดค่าแรงดันได้สูงขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.3 แนวทางการพัฒนา

1. ทำการทดสอบและ ปรับปรุงวงจรการวัดค่าแรงดันไฟฟ้ากระแสตรงให้มีความเที่ยงตรงมากยิ่งขึ้น และสามารถวัดค่าแรงดันได้มากขึ้น
2. ทำการเพิ่มการวัดค่ากระแสไฟฟ้า และการวัดค่าความต้านทาน
3. ทำการเชื่อมต่อการวัดทั้ง 3 แบบเข้าด้วยกันเป็นดิจิทัลมัลติมิเตอร์
4. ทำการพัฒนาโปรแกรมเพื่อให้สามารถอินเตอร์เฟสระหว่างคอมพิวเตอร์กับดิจิทัลมัลติมิเตอร์ได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

Eugene Fisher – C.W.Jeson. **PET/CBM and the IEE-488 Bus(GPIB)**. 2nd Edition. Osborne/McGraw-Hill Berkeley, California 94710 U.S.A.

เจน สงสมพันธ์. **การใช้งานและการซ่อมมัลติมิเตอร์แบบมืออาชีพ**. กรุงเทพฯ : สถาบันอิเล็กทรอนิกส์. 2537.

ชิตเชื้อ กนกเพชรรัตน์. **เครื่องมือวัดเบื้องต้น**. กรุงเทพฯ : บริษัทสยามสปอร์ตซินดิเคท จำกัด. 2539.

บอสตัน ดับบลิว, พิสมัย สุภัทรานนท์ แปล **การวัดและทดสอบทางไฟฟ้าและอิเล็กทรอนิกส์**. กรุงเทพฯ : ซีเอ็ดยูเคชั่น. 2537.

เอก ชัยสวัสดิ์. **การวัดและเครื่องวัดไฟฟ้า**. กรุงเทพฯ : สมาคมส่งเสริมเทคโนโลยีไทย – ญี่ปุ่น. 2529.

มงคล ทองสงคราม. **เครื่องวัดอิเล็กทรอนิกส์และไฟฟ้า**. กรุงเทพฯ : พรสิวิการพิมพ์. 2539.

อุดม จินประดับ. **ไมโครคอนโทรลเลอร์ MCS-51**. กรุงเทพฯ : สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ. 2541.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. โปรแกรมดิจิทัล โวลต์มิเตอร์

```

;=====VOLT METER =====
MXDAT      EQU   P0.0      ;=====
MXLDB      EQU   P0.1      ; BIT CONTROL HC595      ;
MXCLK      EQU   P0.2      ;=====
HC595_DS   EQU   P0.3      ; DATA OUT FORM HC595 TO MCS51
HC595_SHIFT EQU   P0.4      ; CONTROL BIT
HC595_STORE1 EQU   P0.5      ; LOAD OUTPUT DATA VDC HC595
BUSY       EQU   P1.3      ;=====
POL        EQU   P1.4      ; BIT CONTROL ICL7135      ;
OVER       EQU   P1.5      ;=====
DAV        EQU   P1.0      ;=====
NRFD       EQU   P1.1      ; BIT CONTROL HAND SHAKE      ;
NDAC       EQU   P1.2      ;=====

BIDI1      EQU   P1.7
BIDI2      EQU   P3.4
BIDI3      EQU   P3.5
BIDI4      EQU   P3.6
BIDI5      EQU   P3.7

DIG1       EQU   20H
DIG2       EQU   21H
DIG3       EQU   22H
DIG4       EQU   23H
DIG5       EQU   24H
DIG6       EQU   25H

NUM        EQU   26H
NUM1       EQU   27H
NUM2       EQU   28H
NUM3       EQU   29H
NUM4       EQU   2AH
NUM5       EQU   2BH

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

NUM6      EQU    2CH

DATA1     EQU    2DH      ; STORE ASCII CODE
DATA2     EQU    2EH
DATA3     EQU    2FH
DATA4     EQU    30H
DATA5     EQU    31H
POINT     EQU    32H
SIGN      EQU    33H
RANGE     EQU    34H

```

```

ORG        0000H
SETB       P1
SETB       P2
SETB       P3
CALL       DELAY
MOV        A,#07EH
MOV        DIG1,A
MOV        DIG2,A
MOV        DIG3,A
MOV        DIG4,A
MOV        DIG5,A
MOV        DIG6,#00H
CALL       READMAX

```

```

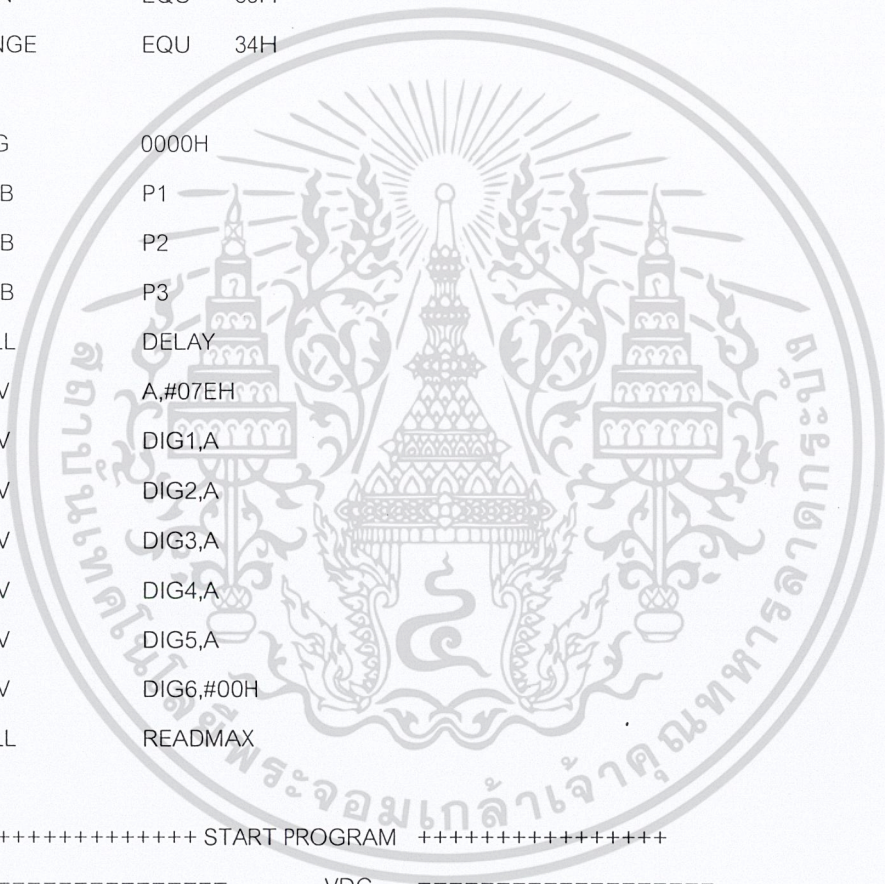
;+++++ START PROGRAM ++++++
;===== VDC =====

```

```

VDCA:     MOV        R0,#00000001B
          CALL       HC595_OUT
          CLR        HC595_STORE1      ;== VOLT ==
          SETB       HC595_STORE1
          CALL       DELAY123

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

;===== RANG 2 VOLT =====

```
VDCA_2V:    MOV        R0,#0000001B
            CALL       HC595_OUT
            CLR        HC595_STORE1          ;== VOLT ==
            SETB       HC595_STORE1
            CALL       READ_ICL7135
            CLR        DIG5.7
            CALL       DETEC
            CJNE       A,#00H,VDCA_2V1      ; IF A != 0 READ DATA
            CLR        DIG6.0
            AJMP       VDCA_2V2
VDCA_2V1:   CALL       SETPOL2
VDCA_2V2:   SETB       DIG5.7
            CALL       READMAX
            JB         OVER,VDCA_20V
            MOV        A,#61H              ; A = 'a' : SEND POINT POSITIOIN 5
            MOV        POINT,A
            MOV        A,#65H              ; A = 'e': SEND RANGE 2 V
            MOV        RANGE,A
            CALL       CHK_ASCII
            CLR        NRFD
            CLR        NDAC
            SETB       DAV
            CALL       SEND_COM
            AJMP       VDCA_2V
```

;===== RANG 20 VOLT =====

```
VDCA_20V:   MOV        R0,#00000010B
            CALL       HC595_OUT
            CLR        HC595_STORE1          ;== VOLT ==
            SETB       HC595_STORE1
            CALL       DELAY123
VDCA_20V1:  MOV        R0,#00000010B
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CALL      HC595_OUT
CLR       HC595_STORE1          ;== VOLT ==
SETB     HC595_STORE1
CALL     DELAY
MOV      R0,#0000010B
CALL     HC595_OUT
CLR      HC595_STORE1          ;== VOLT ==
SETB     HC595_STORE1
LCALL    READ_ICL7135
CLR      DIG4.7
CALL     SETPOL2
CALL     DETEC_V
CJNE    A,#00H,VDCA_20V2
AJMP     VDCA
VDCA_20V2: SETB     DIG4.7
CALL     READMAX
JB       OVER,VDCA_200V
MOV      A,#62H                ; A = 'b' : SEND POINT POSITIOIN 4
MOV      POINT,A
MOV      A,#66H                ; A = 'f' : SEND RANGE 20 V
MOV      RANGE,A
CALL     CHK_ASCII
CLR      NRFD
CLR      NDAC
SETB     DAV
CALL     SEND_COM
AJMP     VDCA_20V1

```

;===== RANG 200 VOLT =====

```

VDCA_200V: MOV      R0,#00000100B
CALL     HC595_OUT
CLR      HC595_STORE1          ;== VOLT ==
SETB     HC595_STORE1
CALL     DELAY123
VDCA_200V1: MOV      R0,#00000100B

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CALL      HC595_OUT
CLR       HC595_STORE1      ;== VOLT ==
SETB     HC595_STORE1
CALL     DELAY
MOV      R0,#00000100B
CALL     HC595_OUT
CLR      HC595_STORE1      ;== VOLT ==
SETB     HC595_STORE1
CALL     READ_ICL7135
CLR      DIG3.7
CALL     SETPOL2
CALL     DETEC_V
CJNE    A,#00H,VDCA_200V2
AJMP    VDCA_20V
VDCA_200V2: SETB     DIG3.7
CALL     READMAX
JB      OVER,VDCA_2000V
MOV     A,#63H      ; A = 'c' : SEND POINT POSITIOIN 3
MOV     POINT,A
MOV     A,#67H      ; A = 'g': SEND RANGE 200 V
MOV     RANGE,A
CALL     CHK_ASCII
CLR     NRFD
CLR     NDAC
SETB    DAV
CALL    SEND_COM
AJMP    VDCA_200V1

```

;===== RANG 2000 VOLT =====

```

VDCA_2000V: MOV      R0,#00001000B
CALL     HC595_OUT
CLR      HC595_STORE1      ;== VOLT ==
SETB     HC595_STORE1
CALL     DELAY123
VDCA_2000V1: MOV     R0,#00001000B

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

CALL      HC595_OUT
CLR       HC595_STORE1          ;== VOLT ==
SETB     HC595_STORE1
CALL     DELAY
MOV      R0,#00001000B
CALL     HC595_OUT
CLR      HC595_STORE1          ;== VOLT ==
SETB     HC595_STORE1
CALL     READ_ICL7135
CLR      DIG2.7
CALL     SETPOL2
CALL     DETEC_V
CJNE    A,#00H,VDCA_2000V2
AJMP    VDCA_200V
VDCA_2000V2: SETB     DIG2.7
CALL     READMAX
JB      OVER,V_OVER_2000V
MOV     A,#64H          ; A = 'd' : SEND POINT POSITIOIN 2
MOV     POINT,A
MOV     A,#68H          ; A = 'g': SEND RANGE 200 V
MOV     RANGE,A
CALL     CHK_ASCII
CLR     NRFD
CLR     NDAC
SETB    DAV
CALL    SEND_COM
AJMP    VDCA_2000V1
V_OVER_2000V: CALL    V_OVER
AJMP    VDCA_2000V1

;=====V_OVER=====
V_OVER:  MOV     30H,#0FFH
V_OVER1: MOV     A,#00H
MOV     DIG1,A
MOV     DIG2,A

```

เอกสารนี้เป็นเอกสารที่ MOV ไว้สำหรับ DIG3,#70H เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV     DIG4,#0EFH
MOV     DIG5,A
MOV     DIG6,A
CALL    READMAX
RET

```

```

;=====ICL7135=====

```

```

READ_ICL7135: SETB     BUSY
              CALL    DELAY
              JB      BUSY,READ
              RET

```

```

READ:        CALL    READ_BIDI
              RET

```

```

;-----SETPOL-----

```

```

SETPOL2:     JB      POL,SETPOL02
              SETB    DIG6.0
              MOV     SIGN,#69H          ; SIGN = i : NAGATIVE
              RET

```

```

SETPOL02:    CLR     DIG6.0
              MOV     SIGN,#6AH        ; SIGN = j : POSITIVE
              RET

```

```

;-----DETEC-----

```

```

DETEC:       MOV     A,DIG1
              CJNE   A,#07EH,RETG
              MOV     A,DIG2
              CJNE   A,#07EH,RETG
              MOV     A,DIG3
              CJNE   A,#07EH,RETG
              MOV     A,DIG4
              CJNE   A,#07EH,RETG
              MOV     A,DIG5
              CJNE   A,#07EH,RETG
              CLR    A
              CLR    DIG6.0
              RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

;=====DETEC_V=====

```
DETEC_V:  MOV      A,DIG5
          CJNE    A,#07EH,RETG
          MOV     A,DIG4
          CJNE    A,#07EH,RETG
          CLR     A
RETG:     RET
```

;=====READ BIDI ICL7135=====

```
READ_BIDI: JB      BIDI5,READ_BIDI5
          JB      BIDI4,READ_BIDI4
          JB      BIDI3,READ_BIDI3
          JB      BIDI2,READ_BIDI2
          JB      BIDI1,READ_BIDI1
          RET
READ_BIDI5: CALL    READ_DATA
          MOV     DIG5,A
          MOV     A,NUM
          MOV     NUM5,A
          RET
READ_BIDI4: CALL    READ_DATA
          MOV     DIG4,A
          MOV     A,NUM
          MOV     NUM4,A
          RET
READ_BIDI3: CALL    READ_DATA
          MOV     DIG3,A
          MOV     A,NUM
          MOV     NUM3,A
          RET
READ_BIDI2: CALL    READ_DATA
          MOV     DIG2,A
          MOV     A,NUM
          MOV     NUM2,A
          RET
```

เอกสารนี้เป็นเอกสารที่เผยแพร่เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV      DIG1,A
MOV      A,NUM
MOV      NUM1,A
RET
READ_DATA: MOV      A,P3
ANL      A,#0FH
MOV      NUM,A
MOV      DPTR,#DATA
MOVC     A,@A+DPTR
RET

```

```

;=====HC595=====

```

```

HC595_OUT: CLR      C
CLR      A
SETB     HC595_STORE1
SETB     HC595_SHIFT
SETB     HC595_DS
MOV      R2,#08H
MOV      A,R0
HC1:     RLC      A
CLR      HC595_SHIFT
MOV      HC595_DS,C
SETB     HC595_SHIFT
DJNZ    R2,HC1
RET

```

```

;=====MAX7219=====

```

```

READMAX: CALL     DELAY
CALL     MXSET
CALL     MXLOAD
RET

```

```

;=====SET INITIAL VALUE =====

```

```

MXSET:   CLR      MXCLK
CLR      MXLDB
MOV      R0,#0FH      ; DISPLAY TEST-NORMAL
MOV      R1,#00H      ; SEND DATA=0
CALL     MXBYTE

```

เอกสารนี้เป็นเอกสารที่รวบรวมไว้สำหรับใช้ภายในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV        R0,#0CH                ; SHUTDOWN-NORMAL
MOV        R1,#01H                ; SEND DATA=1 (IC OPERATE)
CALL       MXBYTE
MOV        R0,#09H                ; DECODE MODE
MOV        R1,#00H                ; SEND DATA =0
CALL       MXBYTE
MOV        R0,#0AH                ; INTENSITY MODE
MOV        R1,#08H
CALL       MXBYTE
MOV        R0,#0BH                ; SCAN LIMIT
MOV        R1,#05H
CALL       MXBYTE
RET

;=====MXBYTE SUB=====
; SEND ADDRESS,DATA TO MAX7219
; IN      = R0 ADDRESS (B0-B3)
;          = R1 DATA

MXBYTE:    MOV        R2,#8
           MOV        A,R0
MXBYTE1:   RLC        A
           MOV        MXDAT,C
           SETB       MXCLK
           CLR        MXCLK
           DJNZ      R2,MXBYTE1
           MOV        R2,#8
           MOV        A,R1
MXBYTE2:   RLC        A
           MOV        MXDAT,C
           SETB       MXCLK
           CLR        MXCLK
           DJNZ      R2,MXBYTE2
           SETB       MXLDB                ; LOAD DATA
           CLR        MXLDB

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

; =====MXLOAD SUB=====

; LOAD DISBUF TO DISPLAY (MAX 7219)

```
MXLOAD:  MOV      R0,#1
         MOV      R1,DIG1
         CALL     MXBYTE
         MOV      R0,#2
         MOV      R1,DIG2
         CALL     MXBYTE
         MOV      R0,#3
         MOV      R1,DIG3
         CALL     MXBYTE
         MOV      R0,#4
         MOV      R1,DIG4
         CALL     MXBYTE
         MOV      R0,#5
         MOV      R1,DIG5
         CALL     MXBYTE
         MOV      R0,#6
         MOV      R1,DIG6
         CALL     MXBYTE
         RET
```

;-----CHK_ASCII-----

```
CHK_ASCII:  MOV      A,NUM1
            ADD      A,#30H
            MOV      DATA1,A
            MOV      A,NUM2
            ADD      A,#30H
            MOV      DATA2,A
            MOV      A,NUM3
            ADD      A,#30H
            MOV      DATA3,A
            MOV      A,NUM4
            ADD      A,#30H
            MOV      DATA4,A
```

เอกสารนี้เป็นเอกสารที่ทวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV      A,NUM5
ADD      A,#30H
MOV      DATA5,A
RET

```

```

;=====SEND_COM=====

```

```

;----- RECIEVE COMMAND BYTE -----

```

```

SEND_COM:  SETB      DAV
           CLR      NDAC
           CLR      NRFD
           CALL     SHK_RE1
           CLR      NDAC
           CLR      NRFD
           CALL     SHK_RE1
           CLR      NDAC
           CLR      NRFD
           CALL     SHK_RE1
           CLR      NDAC
           CLR      NRFD
           CALL     SHK_RE1

```

```

;-----RECIEVE DATA BYTE-----

```

```

CJNE     A,#56H,OUT
CALL     VOLT
OUT:     RET

```

```

;=====

```

```

;-----RECIEVE COMMAND BYTE-----

```

```

VOLT:     CLR      NDAC
           CLR      NRFD
           CALL     SHK_RE2
           CLR      NDAC
           CLR      NRFD
           CALL     SHK_RE2
           CLR      NDAC
           CLR      NRFD
           CALL     SHK_RE2

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

;------SEND DATA BYTE-----;

```
SETB      NDAC
SETB      NRFD
MOV       R0,SIGN
CALL      SHK_SEN
SETB      NDAC
SETB      NRFD
MOV       R0,DATA5
CALL      SHK_SEN
SETB      NDAC
SETB      NRFD
MOV       R0,DATA4
CALL      SHK_SEN
SETB      NDAC
SETB      NRFD
MOV       R0,DATA3
CALL      SHK_SEN
SETB      NDAC
SETB      NRFD
MOV       R0,DATA2
CALL      SHK_SEN
SETB      NDAC
SETB      NRFD
MOV       R0,DATA1
CALL      SHK_SEN
SETB      NDAC
SETB      NRFD
MOV       R0,POINT
CALL      SHK_SEN
SETB      NDAC
SETB      NRFD
MOV       R0,RANGE
CALL      SHK_SEN
SETB      DAV
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

=====

SHK_RE1: CLR NDAC
SETB NRFD
CALL DELAYY
JB DAV,EXT
CLR NRFD
MOV A,P2
SETB NDAC

DAVHIGH1: JNB DAV,DAVHIGH1
CLR NDAC
CPL A

EXT: RET

=====

SHK_RE2: CLR NDAC
SETB NRFD
DAVLOW2: CALL DELAYY
JB DAV,DAVLOW2 ; WAIT UNTIL DAV = 0
CLR NRFD
MOV A,P2
SETB NDAC
DAVHIGH2: JNB DAV,DAVHIGH2
CLR NDAC
CPL A
RET

=====

SHK_SEN: SETB DAV
JNB NRFD,\$
JB NDAC,\$
MOV A,R0
CPL A
MOV P2,A
JNB NRFD,\$
CLR DAV
CALL DELAYY

JNB NDAC,\$

เอกสารนี้เป็นเอกสารที่มอบไว้สำหรับครูผู้ใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

SETB      DAV
MOV       P2,#0FFH
RET
DELAY:    MOV       R7,#50H
L_TIME1:  MOV       R6,#50H
          DJNZ      R6,$
          DJNZ      R7,L_TIME1
          RET
; =====DELAY TIME=====
DELAY:    MOV       R1,#030H
DELAY1:   MOV       R2,#0FFH
DELAY2:   DJNZ      R2,DELAY2
          DJNZ      R1,DELAY1
          RET
DELAY123: MOV       R3,#025H
DELAY3:   CALL      DELAY
          DJNZ      R3,DELAY3
          RET
; =====DATA CODE 7-SEGMENT=====
DATA:    DB        07EH,030H,06DH,079H
          DB        033H,05BH,05FH,070H
          DB        07FH,07BH
          END

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. โปรแกรมดิจิทัลโวลต์มิเตอร์จำลองบนจอคอมพิวเตอร์โดยใช้โปรแกรม Delphi

```
unit voltmeter1;  
  
interface  
  
uses  
  
  Windows, Messages, SysUtils, Classes, Graphics, Controls, Forms, Dialogs,  
  Zseg, ExtCtrls, aGPIB, StdCtrls, Mystd, zLed, zonzoff, zAnimate, zPanel,  
  SlideBar, zPanel2, Std2, Blend;  
  
type  
  
  TForm1 = class(TForm)  
    aGPIB1: TaGPIB;  
    Panel1: TPanel;  
    dis1: TzcDotSegment;  
    dis2: TzcDotSegment;  
    dis3: TzcDotSegment;  
    dis4: TzcDotSegment;  
    dis5: TzcDotSegment;  
    dis6: TzcDotSegment;  
    dis7: TzcDotSegment;  
    Timer1: TTimer;  
    Led1: TzLed;  
    Led2: TzLed;  
    Led3: TzLed;  
    Led4: TzLed;  
    Label1: TLabel;  
    Label2: TLabel;  
    Label3: TLabel;  
    Label4: TLabel;  
    SW: TzcLightOnOff;  
    runningDot1: TzcRunningDot;  
    zKnob1: TzKnob;  
    Label5: TLabel;  
  
    procedure FormCreate(Sender: TObject);  
    procedure Timer1Timer(Sender: TObject);  
  end;  
end;
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

procedure SWClick(Sender: TObject);
var
    Form1: TForm1;
    buff:char;
    rdbuff:packed array [0..8] of char;
procedure TForm1.FormCreate(Sender: TObject);
begin
    agpib1.LoadInitial ;
    agpib1.SendIFC (0);
    SW.caption:='OFF';
    runningDot1.MoveEnabled := true;
end;
procedure TForm1.Timer1Timer(Sender: TObject);
var ud:integer;
begin
    if (sw.SwitchOn = true) then
    begin
        buff:='V';
        ud := agpib1.lbDev(0,1,0,10,1,0);
        agpib1.lbWrt(ud,buff,1);
        agpib1.lbRd(ud,rdbuff,8);
        if (rdbuff[0]='j') then dis1.Visible :=false;
        if (rdbuff[0]='i') then
        begin
            dis1.Visible :=true;
            dis1.Char :='i';
        end;
        if (rdbuff[6]='a') then
        begin
            dis2.Char:=rdbuff[1];
            dis3.Char:='.';
            dis4.Char:=rdbuff[2];
            dis5.Char:=rdbuff[3];
            dis6.Char:=rdbuff[4];
            dis7.Char:=rdbuff[5];
        end;
    end;
end;

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        Led1.Enabled :=true;
        Led2.Enabled :=false;
        Led3.Enabled :=false;
        Led4.Enabled :=false;
        zKnob1.Value := 5;

end;
if(rdbuff[6]='b')then
begin
    dis2.Char:=rdbuff[1];
    dis3.Char:=rdbuff[2];
    dis4.Char:='.';
    dis5.Char:=rdbuff[3];
    dis6.Char:=rdbuff[4];
    dis7.char:=rdbuff[5];
    Led2.Enabled :=true;
    Led1.Enabled :=false;
    Led3.Enabled :=false;
    Led4.Enabled :=false;
    zKnob1.Value := 35;
end;
if(rdbuff[6]='c')then
begin
    dis2.Char:=rdbuff[1];
    dis3.Char:=rdbuff[2];
    dis4.Char:=rdbuff[3];
    dis5.Char:='.';
    dis6.Char:=rdbuff[4];
    dis7.char:=rdbuff[5];
    Led3.Enabled :=true;
    Led1.Enabled :=false;
    Led2.Enabled :=false;
    Led4.Enabled :=false;
    zKnob1.Value := 65;

end;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

if(rdbuff[6]='d')then
begin
    dis2.Char:=rdbuff[1];
    dis3.Char:=rdbuff[2];
    dis4.Char:=rdbuff[3];
    dis5.Char:=rdbuff[4];
    dis6.Char:='.';
    dis7.char:=rdbuff[5];
    Led4.Enabled :=true;
    Led1.Enabled :=false;
    Led3.Enabled :=false;
    Led2.Enabled :=false;
    zKnob1.Value := 95;
end;
if (sw.SwitchOn = false )then
begin
    dis1.Visible :=false;
    dis2.Visible :=false;
    dis3.Visible :=false;
    dis4.Visible :=false;
    dis5.Visible :=false;
    dis6.Visible :=false;
    dis7.Visible :=false;
    Led1.Enabled :=false;
    Led2.Enabled :=false;
    Led3.Enabled :=false;
    Led4.Enabled :=false;

end;

end;

end;

procedure TForm1.SWClick(Sender: TObject);
begin

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

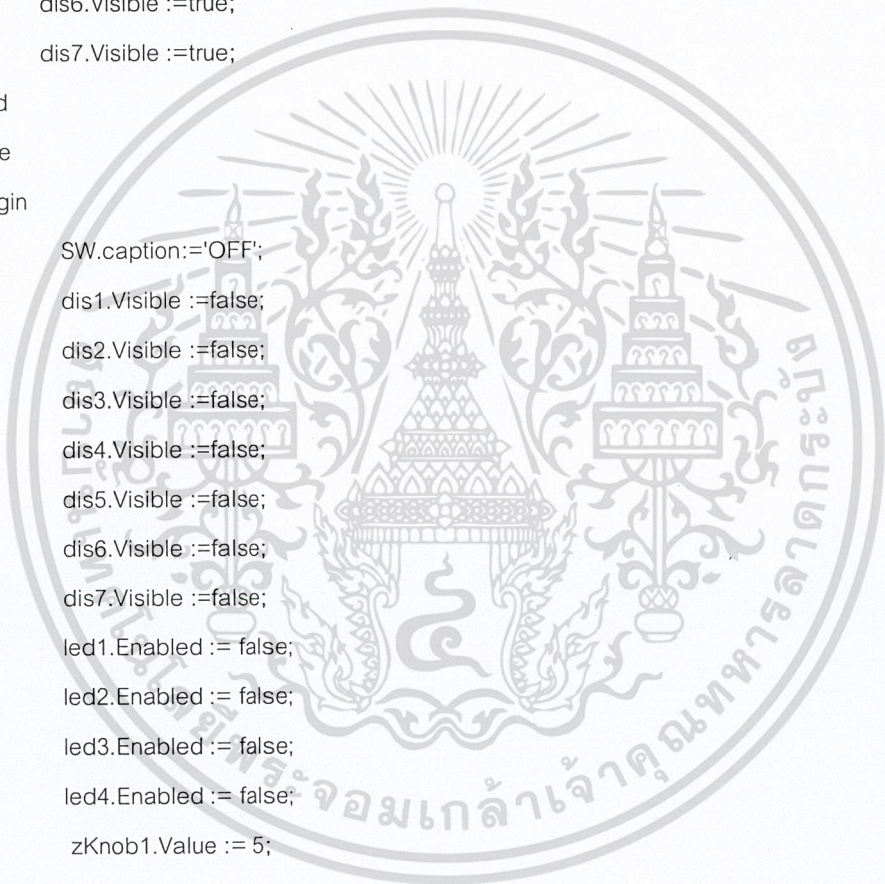
```

if (SW.SwitchOn = true) then
begin
    SW.caption:='ON';
    dis1.Visible :=true;
    dis2.Visible :=true;
    dis3.Visible :=true;
    dis4.Visible :=true;
    dis5.Visible :=true;
    dis6.Visible :=true;
    dis7.Visible :=true;

end
else
begin
    SW.caption:='OFF';
    dis1.Visible :=false;
    dis2.Visible :=false;
    dis3.Visible :=false;
    dis4.Visible :=false;
    dis5.Visible :=false;
    dis6.Visible :=false;
    dis7.Visible :=false;
    led1.Enabled := false;
    led2.Enabled := false;
    led3.Enabled := false;
    led4.Enabled := false;
    zKnob1.Value := 5;

end;
end;
end.

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIM

4½ Digit A/D Converter with Multiplexed BCD Outputs

ICL7135

General Description

The Maxim ICL7135 is a high precision monolithic 4½ digit A/D converter. Dual slope conversion reliability is combined with ±1 in 20,000 count accuracy and a 2.0000V full scale capability. It features high impedance differential inputs, nearly ideal differential linearity, true ratiometric operation, auto zero and auto-polarity. The multiplexed BCD outputs and digit drivers provide easy interface to external display drivers like the Maxim ICM7211A. The only other external components needed to make precision DVM/DPMs are a reference and a clock. For more complex systems the BCD outputs are enhanced by STROBE, OVERRANGE, UNDERRANGE, RUN/HOLD and BUSY lines providing easy interface to microprocessors and UARTs. This interfacing capability makes the ICL7135 an ideal device for use in microprocessor based data acquisition and control systems.

The ICL7135 has auto-zero accuracy better than 10µV, zero drift of 0.5µV/°C, input bias current of 10pA max. and rollover error of less than 1 count.

Features

- ◆ Improved 2nd Source (See our "Maxim Advantage™" Page 3)
- ◆ ±20,000 Count Resolution
- ◆ Guaranteed ±1 Count accuracy
- ◆ Over-range, under-range signals for auto-range capability
- ◆ Easy interface to UARTs and µPs
- ◆ TTL compatible, Multiplexed BCD outputs
- ◆ True differential input. Zero reading guaranteed for 0 volt input
- ◆ True polarity at zero for precise null detection
- ◆ Monolithic CMOS design

Applications

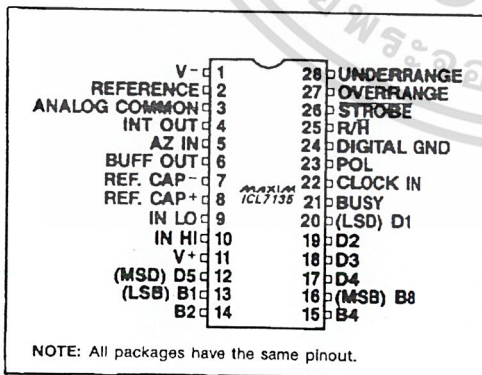
This device is used in a wide range of measurement applications involving the manipulation and display of analog data:

- | | |
|-------------|--------------------|
| Pressure | Weight |
| Voltage | Current |
| Resistance | Speed |
| Temperature | Material Thickness |

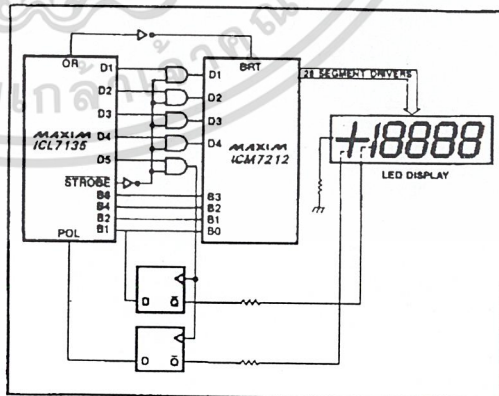
Ordering Information

PART	TEMP. RANGE	PACKAGE
ICL7135CJI	0°C to 70°C	28 Lead CERDIP
ICL7135CPI	0°C to 70°C	28 Lead Plastic DIP
ICL7135CQI	0°C to 70°C	28 Lead Plastic chip carrier
ICL7135C/D	0°C to 70°C	Dice

Pin Configuration



Typical Operating Circuit



The "Maxim Advantage™" signifies an upgraded quality level. At no additional cost we offer a second-source device that is subject to the following: guaranteed performance over temperature along with tighter test specifications on many key parameters; and device enhancements, when needed, that result in improved performance without changing the functionality.

MAXIM

Maxim Integrated Products 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4½ Digit A/D Converter with Multiplexed BCD Outputs

ABSOLUTE MAXIMUM RATINGS

Power Dissipation (Note 2)	
CERDIP Package	1000mW
Plastic Package	800mW
Operating Temperature	0°C to +70°C
Storage Temperature	-65°C to +160°C

Lead Temperature (Soldering, 10 sec)	300°C
Supply Voltage V+	+6V
V-	-9V
Analog Input Voltage (either input) (Note 1)	V+ to V-
Reference Input Voltage (either input)	V+ to V-
Clock Input	Gnd to V+

Note 1: Input voltages may exceed the supply voltages provided the input current is limited to +100µA.

Note 2: Dissipation rating assumes device is mounted with all leads soldered to printed circuit board.

Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only and functional operation of the device at these or any other conditions above those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ICL7135 ELECTRICAL CHARACTERISTICS (Note 1)

(V+ = +5V, V- = -5V, TA = 25°C, Clock Frequency Set for 3 Reading/Sec)

		CHARACTERISTICS	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
ANALOG	(Note 1) (Note 2)	Zero Input Reading		V _{IN} = 0.0V Full Scale = 2.000V	-0.0000	±0.0000	+0.0000	Digital Reading
		Ratiometric Reading (2)		V _{IN} = V _{REF} Full Scale = 2.000V	+0.9998	+0.9999	+1.0000	Digital Reading
		Linearity over ± Full Scale (error of reading from best straight line)		-2V ≤ V _{IN} ≤ +2V		0.5	1	Digital Count Error
		Differential Linearity (difference between worse case step of adjacent counts and ideal step)		-2V ≤ V _{IN} ≤ +2V		.01		LSB
		Rollover error (Difference in reading for equal positive & negative voltage near full scale)		-V _{IN} ≅ +V _{IN} ≈ 2V		0.5	1	Digital Count Error
		Noise (P-P value not exceeded 95% of time)	e _n	V _{IN} = 0V Full Scale = 2.000V		15		µV
		Leakage Current at Input	I _{ILK}	V _{IN} = 0V		1	10	pA
		Zero Reading Drift		V _{IN} = 0V 0° ≤ T _A ≤ 70°C		0.5	2	µV/°C
		Scale Factor Temperature Coefficient (3)	TC	V _{IN} = +2V 0° ≤ T _A ≤ 70°C (ext. ref. 0 ppm/°C)		2	5	ppm/°C
DIGITAL	INPUTS	Clock In, Run/Hold	V _{INH}		2.8	2.2		V
			V _{INL}			1.6		
			I _{INL}	V _{IN} = 0		0.02	0.8	0.1
	OUTPUTS	All Outputs B ₁ , B ₂ , B ₄ , B ₈ D ₁ , D ₂ , D ₃ , D ₄ , D ₅ BUSY, STROBE OVER-RANGE, UNDER-RANGE POLARITY	V _{OL}	I _{OL} = 1.6mA	2.4	0.25	0.40	V
			V _{OH}	I _{OH} = -1mA		4.2		V
			V _{OH}	I _{OH} = -10µA	4.9	4.99		V
	SUPPLY		+5V Supply Range	V+	+4	+5	+6	V
			-5V Supply Range	V-	-3	-5	-8	V
			+5V Supply Current	I+	f _c = 0	1.1	3.0	mA
-5V Supply Current			I-	f _c = 0	0.8	3.0	mA	
Power Dissipation Capacitance			C _{PD}	vs. Clock Freq		40		pF
Clock	Clock Freq. (Note 4)			DC	2000	1200	kHz	

Note 1: Tested in 4½ digit (20,000 count) circuit shown in Fig. 1, clock frequency 120kHz.

Note 2: Tested with a low dielectric absorption integrating capacitor. See Component Selection Section.

Note 3: The temperature range can be extended to +70°C and beyond as long as the auto-zero and reference capacitors are increased to absorb the higher leakage of the ICL7135.

Note 4: This specification relates to the clock frequency range over which the ICL7135 will correctly perform its various functions. See "Max Clock Frequency" below for limitations on the clock frequency range in a system.

The electrical characteristics above are a reproduction of a portion of Intersil's copyrighted (1983/1984) data book. This information does not constitute any representation by Maxim that Intersil's products will perform in accordance with these specifications. The "Electrical Characteristics Table" along with the descriptive excerpts from the original manufacturer's data sheet have been included in this data sheet solely for comparative purposes.

MAXIM

4½ Digit A/D Converter with Multiplexed BCD Outputs

- ◆ Guaranteed 2mA Max Supply Current
- ◆ Key Parameters Guaranteed Over Temperature
- ◆ Maxim Quality and Reliability
- ◆ Significantly Improved ESD Protection (Note 6)
- ◆ Low Noise

ICL7135

ABSOLUTE MAXIMUM RATINGS: This device conforms to the Absolute Maximum Ratings on adjacent page.
ELECTRICAL CHARACTERISTICS Specifications below satisfy or exceed all "tested" parameters on adjacent page.
 (V+ = +5V, V- = -5V, TA = 25°C, Clock Frequency Set for 3 Reading/Sec)

		Characteristics	Symbol	Conditions	Min	Typ	Max	Units	
ANALOG	(Note 1) (Note 2)	Zero Input Reading		V _{IN} = 0.0V, Full Scale = 2.000V 0° ≤ T _A ≤ +70°C	-0.0000	±0.0000	+0.0000	Digital Reading	
		Ratiometric Reading (Note 2)		V _{IN} = V _{REF} , Full Scale = 2.000V T _A = 25°C 0° ≤ T _A ≤ +70°C	+0.9998 +0.9995	+0.9999 +0.9999	+1.0000 +1.0005	Digital Reading	
		Linearity over ± Full Scale (error of reading from best straight line)		-2V ≤ V _{IN} ≤ +2V		0.5	1	Digital Count Error	
		Differential Linearity (difference between worse case step of adjacent counts and ideal step)		-2V ≤ V _{IN} ≤ +2V		.01		LSB	
		Rollover error (Difference in reading for equal positive & negative voltage near full scale)		-V _{IN} = +V _{IN} ≈ 2V		0.5	1	Digital Count Error	
		Noise (P-P value not exceeded 95% of time)	e _n	V _{IN} = 0V, Full Scale = 2.000V			15		μV
		Leakage Current at Input	I _{ILK}	V _{IN} = 0V T _A = 25°C 0° ≤ T _A ≤ +70°C		1		10 250	pA pA
		Zero Reading Drift		V _{IN} = 0V 0° ≤ T _A ≤ +70°C		0.5	2		μV/°C
		Scale Factor Temperature Coefficient (Note 3)	TC	V _{IN} = +2V 0° ≤ T _A ≤ +70°C (ext. ref. 0 ppm/°C)			2	5	ppm/°C
		INPUTS	Clock In, Run/Hold	V _{INH}	0° ≤ T _A ≤ +70°C	2.8	2.2		V
V _{INL}	0° ≤ T _A ≤ +70°C				1.6	0.8	V		
I _{INL}	V _{IN} = 0 0° ≤ T _A ≤ +70°C				0.02	0.1	mA		
I _{INH}	V _{IN} = +5V 0° ≤ T _A ≤ +70°C				0.1	10	μA		
DIGITAL	OUTPUTS	All Outputs B ₁ , B ₂ , B ₄ , B ₈ , D ₁ , D ₂ , D ₃ , D ₄ , D ₅	V _{OL}	I _{OL} = 1.6mA		0.25	0.40	V	
			V _{OH}	I _{OH} = -1mA	2.4	4.2		V	
		BUSY, STROBE, OVER-RANGE, UNDER-RANGE, POLARITY	V _{OH}	I _{OH} = -10μA	4.9	4.99		V	
	SUPPLY	+5V Supply Range	V+		+4	+5	+6	V	
		-5V Supply Range	V-		-3	-5	-8	V	
+5V Supply Current		I+	I _c = 0 T _A = 25°C 0° ≤ T _A ≤ +70°C		1.1	2.0 3.0	mA mA		
	-5V Supply Current	I-	I _c = 0 T _A = 25°C 0° ≤ T _A ≤ +70°C		0.8	2.0 3.0	mA mA		
	Power Dissipation Capacitance	C _{PD}	(Note 5)		40		pF		
CLOCK	Clock Freq. (Note 4)			DC	2000	1200	kHz		

Note 1: Tested in 4½ digit (20,000 count) circuit shown in Fig. 1, clock frequency 120kHz.

Note 2: Tested with a low dielectric absorption integrating capacitor. See Component Selection Section.

Note 3: The Temperature range can be extended to +70°C and beyond as long as the auto-zero and reference capacitors are increased to absorb the higher leakage of the ICL7135.

Note 4: This specification relates to the clock frequency range over which the ICL7135 will correctly perform its various functions. See "Clock Frequency" below for limitations on the clock frequency range in a system.

Note 5: +5V Supply current for I_c ≠ 0 is I+ = I+ (I_c = 0) + C_{PD} × 5V × I_c.

Note 6: All pins are designed to withstand electrostatic discharge (ESD) levels in excess of 2000V. (Test circuit per Mil Std 883, Method 3015.1)

MAXIM

3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4½ Digit A/D Converter with Multiplexed BCD Outputs

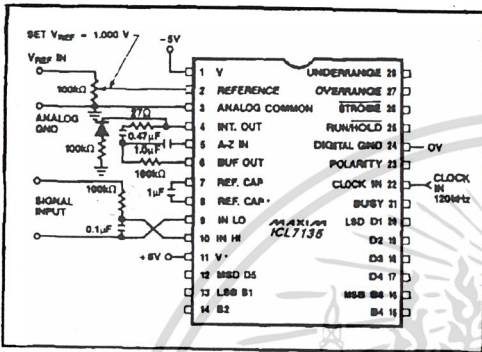


Figure 1. ICL7135 Test Circuit

Detailed Description

General Operation

The ICL7135 is divided into an Analog section and a Digital section. The digital section includes the counters, input and output interfaces, and control logic which controls the timing of each measurement cycle. Each measurement is divided into four phases: 1) auto-zero (AZ), 2) signal integrate (INT), 3) reference deintegrate (DE), and 4) zero integrator (ZI). The digital section controls the operation of the analog section during each of these phases, using counters and the state of the comparator to determine when to start each of the four phases.

Auto-Zero Phase

During auto-zero Input HI and Input LO are disconnected from the input pins and are internally shorted to Analog COMMON. The output of the comparator is connected to the inverting input of the integrator, and at the same time the non-inverting input of the integrator is connected to the input of the buffer. This feedback loop charges the autozero capacitor, C_{AZ} , to compensate for the offset voltages of the buffer amplifier, integrator, and comparator. Also during auto-zero, the reference capacitor is connected to the voltage reference and is charged to the reference voltage. The auto-zero cycle is a minimum of 9800 clock cycles, except after an over-range reading. After an over-range, the extended zero integrate phase reduces the auto-zero phase to 3800 clock cycles.

Signal Integrate Phase

At the end of the auto-zero phase the auto-zero loop is opened, and the Input High and Input Low are switched to the external pins IN-HI and IN-LO. The analog section integrates the differential voltage between Input High and Input Low. The differential voltage must be within the ICL7135's common mode range. The voltage on the inte-

grator capacitor at the end of signal integrate is directly proportional to the differential voltage between Input High and Input Low, and is also directly proportional to the length of the signal integrate phase. The signal integrate phase lasts precisely 10,000 clock cycles. At the end of this phase the input signal polarity is determined.

De-Integrate Phase

At the end of signal integrate, Input High and Input Low are disconnected from the external pins. The integrator non-inverting input pin is then internally connected to Analog Common and the buffer input is connected to one side of the reference capacitor. The other side of the reference capacitor is connected to Analog Common. The polarity at the output of the integrator (as detected by the comparator at the end of signal integrate phase) determines which terminal of the reference capacitor is connected to the buffer input. The reference capacitor polarity is chosen so that the integrator output will always return towards Analog Common. Since the reference capacitor was charged to the reference voltage during the auto-zero phase, the integrator input voltage is now the reference voltage. The De-Integrate phase lasts for 20,001 counts, or until the comparator detects that the integrator output has crossed zero, whichever occurs first. The time required to return to zero is proportional to the input signal and is inversely proportional to the reference voltage. The number of clock cycles required to return to zero is counted by the digital section and is latched as the measurement result.

$$\text{Displayed reading} = 10,000 \times \frac{V_{IN}}{V_{REF}}$$

Zero Integrator Phase

The last of the four phases is the zero integrator phase. The non-inverting input of the integrator is internally shorted to Analog Common and the buffer input is internally connected to the output of the comparator. This closes a loop that forces the integrator output to zero. Normally this phase lasts only 100 to 200 counts, sufficient time to remove the small residual charge on the integrator capacitor caused by the comparator delay and the one count delay created by sampling the comparator output only once per clock cycle. However, an overrange condition will exist when the integrator output does not return to zero by the end of the De-Integrate phase, and can leave a residual voltage on the integrator capacitor. In this case, the Zero Integrator phase is increased to 6200 counts to ensure that the integrator capacitor is fully discharged before the next measurement cycle is started.

Analog Section

Analog COMMON

Analog COMMON is the Analog ground reference for the ICL7135. If Input Low is at a voltage other than Analog

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4½ Digit A/D Converter with Multiplexed BCD Outputs

ICL7135

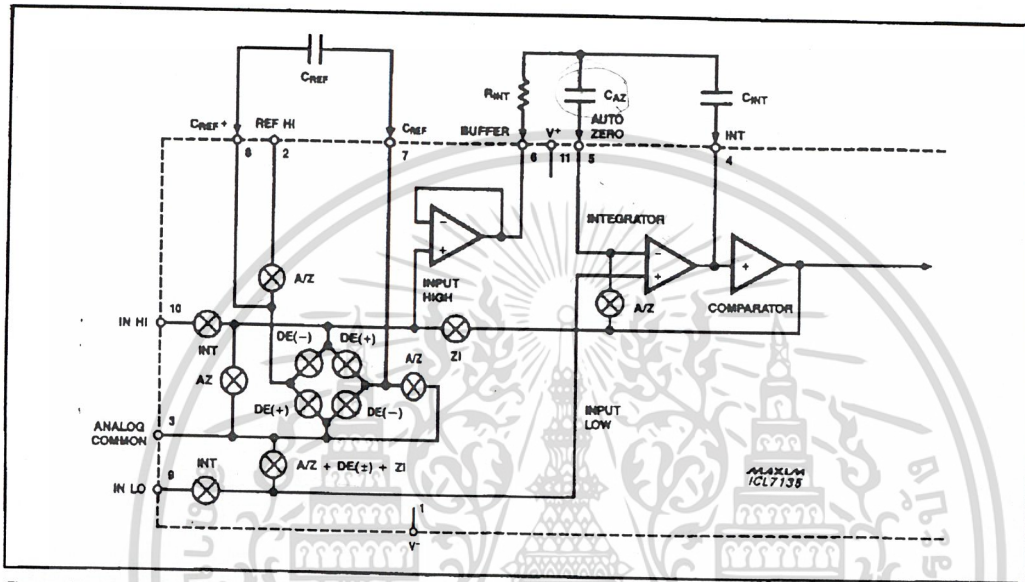


Figure 2. Analog Section of ICL7135

COMMON a common mode voltage will be introduced and, although the ICL7135 has an excellent CMRR, Input Low and Analog COMMON should be connected together whenever possible. Analog COMMON is also the reference point for the reference voltage. The Analog Common voltage is normally connected to the system ground when using $\pm 5V$ supplies. When the ICL7135 is operated from a single supply voltage the Analog Common should be connected to a voltage source approximately halfway between V^+ and ground.

Input Buffer

The ICL7135 input buffer is a CMOS buffer with a common mode input voltage range of approximately $V^+ - 1.0V$ to $V^+ + 1.5V$. The quiescent current is approximately $100\mu A$ and the buffer can deliver up to $40\mu A$ of output current with excellent linearity.

Integrator

The integrator amplifier, similar to the buffer amplifier, can deliver $20\mu A$ of output current with high linearity while swinging to within $0.3V$ of either supply rail. The integrator's non-inverting terminal is connected to IN LO during the signal integrate phase, so the voltage on the IN LO terminal sets the starting point for the integrator output during signal integrate. If IN LO is at a voltage other than ground, this will limit the maximum allowable swing at the integrator output, and the value of the integrating capacitor should be increased. (Refer to Component Selection)

Comparator

The comparator monitors the voltage on the integrator capacitor during deintegrate. The digital section samples the comparator output once per clock cycle and terminates the deintegrate cycle when the comparator changes its state as the integrator voltage passes through zero. The offset voltage of the comparator is not critical since the auto-zero phase compensates for the offset. The output of the comparator is the only output from the analog section to the digital section.

Digital Section

As shown in Figure 3, the digital section consists of counters, latches, output multiplexer, and control logic. The control logic monitors the counters and the comparator to determine the start of each phase, and sends control signals to the analog section to drive the analog switches to the proper state for each measurement phase. The control section also responds to the external Input, RUN/HOLD, and creates the control outputs; OVERRANGE, UNDERRANGE, BUSY, and STROBE.

RUN/HOLD

When RUN/HOLD is high or open the ICL7135 will continuously perform conversions with each measurement being 40,002 clock cycles long. When RUN/HOLD goes low, the ICL7135 will complete the measurement in progress then remain in the auto-zero cycle, holding the last reading. If RUN/HOLD goes high after the maximum period assigned to deintegrate, a new conversion will start, with a delay of 1 to 10,001 clock cycles between the

MAXIM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4½ Digit A/D Converter with Multiplexed BCD Outputs

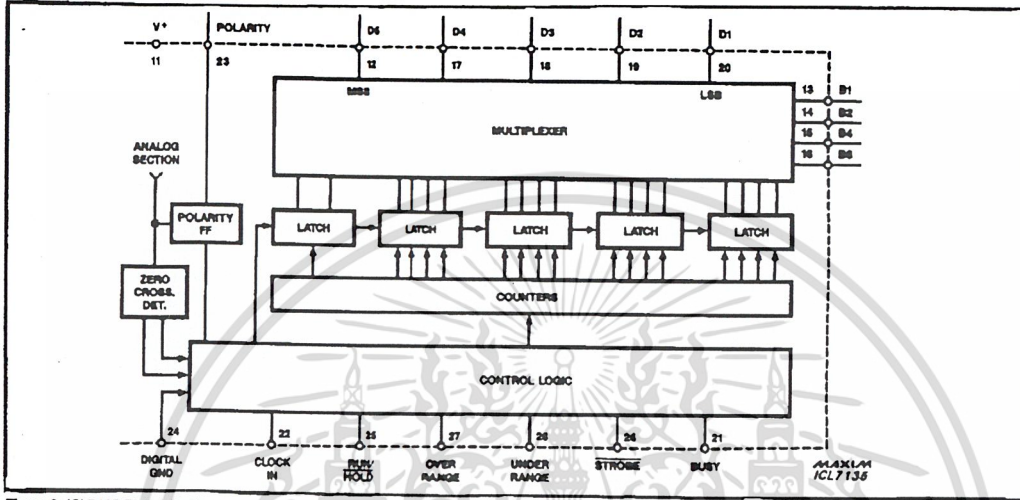


Figure 9. ICL7135 Digital Section

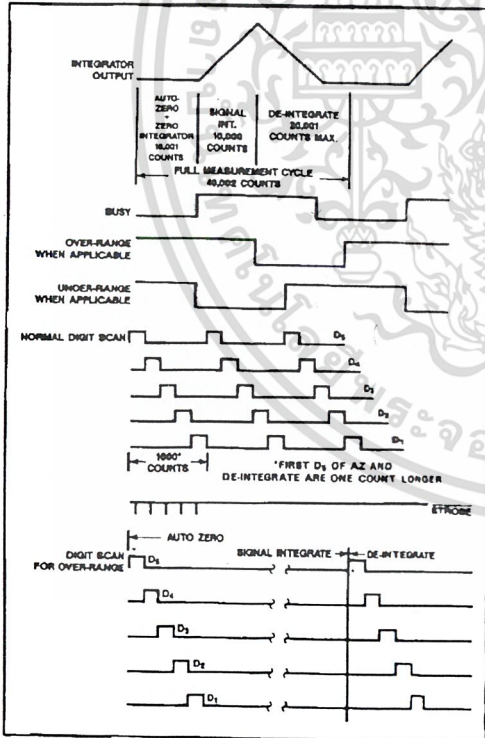


Figure 4. Timing Diagram

rising edge of the RUN/HOLD input and the BUSY output. A RUN/HOLD pulse during the unused portion of deintegrate phase will be ignored, but when in the auto-zero phase a positive pulse of only 300ns (typical) will start the conversion. Figure 5 shows a simple method of obtaining one, and only one, conversion for each measurement request.

BUSY

BUSY is a status output that goes high at the beginning of signal integrate and stays high until the first clock pulse after zero crossing during De-integrate (or end of De-integrate if overranged). The internal data latches are loaded during the next clock cycle after the falling edge of BUSY. Since BUSY is high for the 10,000 counts of signal integrate + number of counts during De-integrate + 1 clock cycle, a simple way of sending conversion data down a single pair of wires is to logically 'AND' BUSY with the clock and to subtract 10,001 counts from the number received. Figure 6 shows a system using this method to remotely display data.

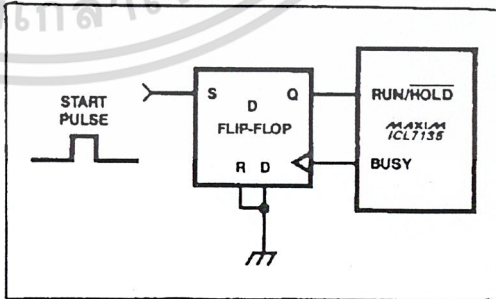


Figure 5. External RUN/HOLD Latch

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4½ Digit A/D Converter with Multiplexed BCD Outputs

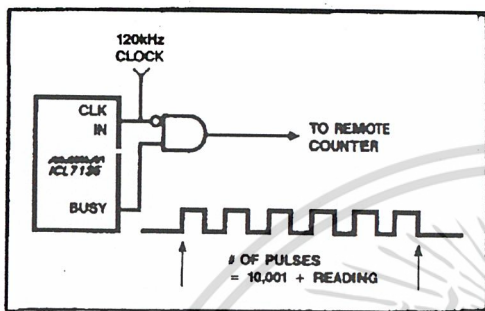


Figure 6. Serial Pulse Stream for Remote Reading

Digit Outputs

The digit outputs go high sequentially, D5 to D1, for a period of 200 clock cycles per digit. The 5 digits are continuously scanned except after an over-range measurement. After an over-range reading the digit scan stops after the strobe sequence, and remains stopped until the start of De-Integrate. For a continuous series of over-range readings, the digits will be scanned for 21,000 counts out of 40,002, resulting in a flashing display as an over-range indicator. D5 is the most significant digit.

BCD Outputs

The 4 BCD output pins are positive logic signals whose BCD data corresponds to the currently active digit strobe. The ICL7135 does not have inter-digit blanking and the BCD data changes simultaneously with the edges of the digit outputs.

STROBE

The STROBE output is a negative going pulse that is useful for latching the multiplexed BCD outputs into external BCD latches. Five negative going STROBE pulses occur in the center of the data corresponding to each of the 5 digits of measurement results, once and only once after the end of each conversion (immediately after the falling edge of BUSY). The BCD data is valid at both edges of STROBE, and data can be latched in either a level sensitive latch, or an edge triggered latch. Figures 11, 12 and 14 show the use of STROBE to latch the BCD data. STROBE pulse width is 1μs less than ½ clock period.

Over-range and Under-range Outputs

These active high status outputs are set to a high level at the end of BUSY if the measurement result is 1800 or less (Under-range), or greater than 19,999 (Over-range). Under-range is reset at the beginning of the signal integrate phase; over-range is reset at the beginning of the de-integrate phase.

Polarity

The Polarity output is updated at the beginning of each de-integrate phase, and is high for a positive input signal. The Polarity output is valid for all inputs, including ±0 and overrange signals.

Component Selection

The analog component values must be selected with care to achieve optimum performance in each application. Factors that affect the proper values include the reading rate, input common mode voltage, the full scale and reference voltages, and the power supply voltages.

Integrating Resistor

Good linearity is obtained when the integrating resistor value is chosen such that the buffer's maximum output current is between 5 and 40μA. The quiescent current of the buffer is 100μA, and it can supply 20μA of output current with excellent linearity. The buffer's maximum output current occurs with a full scale input voltage, and the integrating resistor value may be calculated as:

$$R_{INT} = \frac{\text{full scale voltage}}{20\mu A}$$

Integrating Capacitor

The maximum swing of the integrator during the signal integrate phase can be calculated as:

$$V_{\text{swing}} = \frac{I_{INT} \times T_{INT}}{C_{INT}}$$

Where $I_{INT} = 20\mu A$ if R_{INT} is chosen as described above and $T_{INT} = 10,000$ clock periods (83.3ms for 120kHz clock frequency). The integrator swing range should be maximized while avoiding saturation of the integrator output. Normally the integrator will not saturate until its output is within 0.3V of either supply, but for the best integral linearity the integrator's output should remain at least 1V away from either supply. For ±5V supply and Analog Common and IN LO connected to ground, a ±3.5V to ±4V swing range is optimum. Rearranging the above formula and inserting values as described above, C_{INT} may be calculated as:

$$C_{INT} = \frac{20\mu A \times 83.3ms}{3.5V} = 0.47\mu F$$

The integrator swing must be reduced if either Analog Common or IN LO is not grounded, or if the supply voltage is less than ±5V.

The integrating capacitor must have low dielectric absorption to obtain low integral nonlinearity, rollover, and radiometric errors. The result of measurements with the reference tied to the IN HI is a good indication of the

MAXIM

7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ICL7135

4½ Digit A/D Converter with Multiplexed BCD Outputs

amount of dielectric absorption in the integrating capacitor. A good integrating capacitor will result in a reading of 9999, and any deviation from this reading is probably due to dielectric absorption. Polypropylene capacitors have been found to be suitable, as have Teflon capacitors. Polystyrene and polycarbonate capacitors may also be used in less critical applications.

Auto-Zero Capacitor

The size of the auto-zero capacitor will have a significant effect on the overall system noise, with larger auto-zero capacitors resulting in a quieter system. The dielectric absorption of the auto-zero capacitor affects only the speed of settling at power-up or recovery from overload, and nearly any capacitor type can be used. The zero integrator phase of the ICL7135 allows the use of large auto-zero capacitors while avoiding the "over-range hangover" and hysteresis effects that occur in A/D converters without the zero integrator phase.

Reference Capacitor

Like the auto-zero capacitor, the reference capacitor's dielectric absorption is rarely critical. Low dielectric absorption reference capacitors are only required where fast settling time is needed in systems with a rapidly changing reference voltage such as ratiometric ohms measurement in multimeters.

The reference capacitor DOES need to be a low leakage capacitor since it must store the reference voltage while floating during both the signal integrate and the reference deintegrate phases. Any leakage or charge loss during these two phases results in an effective change in the scale factor of the ICL7135. Low cost film capacitors such as polyester or polystyrene have been found to be suitable in most applications.

In addition to leakage requirements, another effect that sets a lower limit on the value of the reference capacitor is the "charge suckout" caused by stray capacitance on the reference capacitor terminals. For a negative polarity

input signal, the reference capacitor does not shift its common mode voltage, but with a positive polarity input signal it undergoes a negative common mode shift equal to the reference voltage. If there are stray capacitances on the reference capacitor terminals, some of the charge on the reference capacitor will be used to charge these stray capacitances as the reference capacitor makes this common mode voltage shift. This loss of charge reduces the voltage on the reference capacitor, and causes positive polarity signals to have a higher measured result than a corresponding negative voltage. This error can be reduced by minimizing the stray capacitance on the reference capacitor terminals, and by increasing the value of the reference capacitor.

Reference Voltage

The full scale reading of 20,000 will occur when $V_{IN} = 2 \times V_{REF}$. Since the 20,000 count resolution of the ICL7135 is equivalent to a 50ppm resolution, a high stability reference is recommended for high accuracy absolute measurements. Figure 7 shows two suitable methods of generating the reference voltage.

Rollover Resistor and Diode

The ICL7135 is tested for rollover using the circuit of Figure 1, with the 100kΩ resistor and diode in the circuit. The diode is noncritical, and is typically a low cost 1N4148. The resistor value is dependent on many factors including integrator swing, clock frequency, and the amount of rollover error due to "charge suckout" on the reference capacitor. 100kΩ is the optimum value for most circuits and is the value used in testing the ICL7135.

Speedup Resistor

The 27Ω speedup resistor in series with the integrating capacitor adds a pedestal voltage on top of the integrating capacitor voltage. This pedestal voltage causes zero crossing to occur earlier than would occur without the resistor. The effect of the earlier zero crossing is to give the comparator an overdrive voltage, speeding its response and reducing the conversion error due to comparator delay. If the integrator current is changed, the speedup resistor value should be changed so that the $I_{INT} \times R_{SPEEDUP} = 500\mu V$.

Clock Frequency

The clock source should be free of short-term phase and frequency jitter during the conversion period, but long term stability is not critical. The clock frequency is chosen to obtain the desired conversion rate, and to maximize the normal mode rejection of power line frequency interference. The conversion rate is directly proportional to the clock frequency, with each conversion taking 40,002 clock cycles. For maximum normal mode rejection

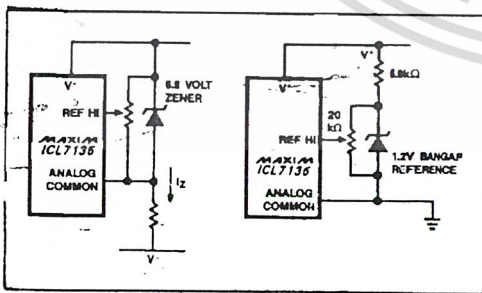


Figure 7. External Reference Voltage

4½ Digit A/D Converter with Multiplexed BCD Outputs

ICL7135

tion, the signal integration period should be an integral multiple of the power line cycles.

$$\text{Reading Rate (in readings per second)} = \frac{f_{\text{CLK}}}{40,002}$$

$$f_{\text{CLK}} \text{ for maximum normal mode rejection} = \frac{f_{\text{LINE}} \times 10,000}{N}$$

Where f_{LINE} is the line frequency, normally 50Hz or 60Hz and N is the number of line cycles that occur during a signal integration period. For maximum normal mode rejection, N should be an integer.

For 60Hz rejection, suitable clock frequencies include 300kHz, 200kHz, 150kHz, 120kHz, 100kHz, and 75kHz. Suitable frequencies for use with 50Hz power include 250kHz, 166⅔kHz, 125kHz, and 100kHz. The two most common clock frequencies are 120kHz (3 readings per second) and 100kHz (2½ readings per second). Note that a 100kHz clock frequency rejects both 50Hz and 60Hz normal mode signals.

The maximum clock rate is limited by the maximum rate at which the digital logic will correctly function (typically 2MHz), and by the speed of response of the comparator. The comparator delay, about 3µs, has the same effect on the measurement result as does an offset voltage with the same polarity of the input signal. At the recommended clock frequency of 120kHz, this small offset is slightly less than ½ count. At higher clock frequencies the value of the speedup resistor in series with the integration capacitor (normally 27Ω) should be increased. At frequencies above 120kHz, ringing on the integrator output may cause nonlinearities in the first few counts.

The minimum clock frequency is limited by the leakage of the auto-zero and reference capacitors. While seldom desired, measurement cycles as long as 10 seconds can be performed with negligible error at room temperature. Figures 8A and 8B show two methods of generating a suitable clock signal for the ICL7135.

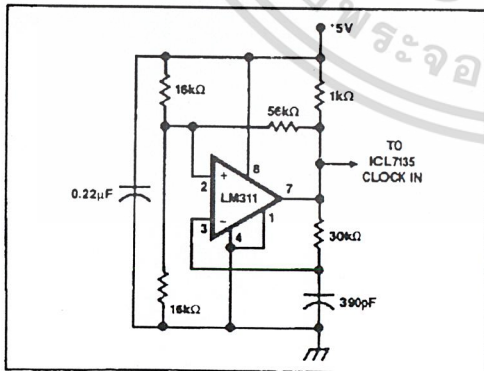


Figure 8A. LM311 Clock Source

Application Hints

Grounds

As with all sensitive analog circuitry, it is important to keep the Digital Ground separate from the analog ground (called Analog Common on the ICL7135) to minimize errors caused by the coupling of noise from the digital circuitry into the sensitive analog section. Analog Common should be connected to Digital Ground at only one point, and return currents from digital loads must not flow through the analog ground lines. Avoid any unnecessary current flow in the analog ground path.

Single 5V Supply Operation

The ICL7135 normally uses ±5V supplies, however, in some applications the negative supply is not needed. Specifically, the negative 5V supply is not required if the input signal can be referenced to the center of the ICL7135's common mode voltage range AND the signal voltage is less than ±1.5V. The integrator swing must be reduced, and there will be a slight increase in system noise and nonlinearity. See Figure 9 for recommended component values.

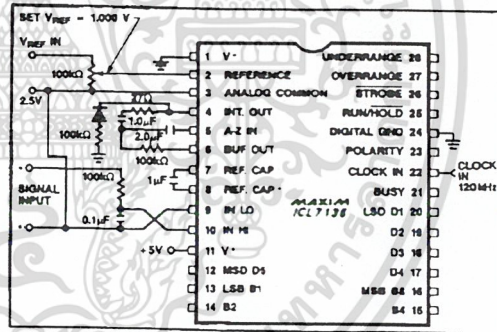


Figure 9. Single +5V Supply Operation

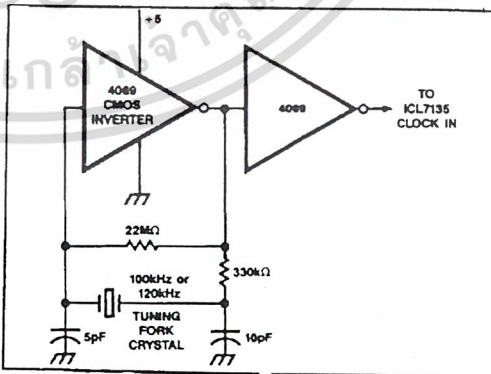


Figure 8B. Crystal Oscillator Clock Source

MAXIM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4½ Digit A/D Converter with Multiplexed BCD Outputs

Generating a Negative Supply from +5V

Figures 10A and 10B show two methods of generating a negative supply for the ICL7135. The Maxim ICL7660 will supply 2mA (the maximum supply current of the ICL7135) at 4.85V drop, while the circuit using the CMOS inverter will deliver approximately -3.5V. If the CMOS inverter is used to generate a minus supply, the integrator swing should be reduced to 2.5 to 3V.

Noise

The normal system noise around zero is about 15µV peak-to-peak (not exceeded 95% of the time). Near full scale, the noise increases to about 30µV. The main noise source is the auto-zero loop, and increasing the value of the auto-zero capacitor will reduce the noise. Other noise sources include the buffer and integrator noise; comparator noise; and stray pickup in the input circuitry, the integrator, and the reference capacitor. The noise caused by stray pickup of interfering signals can be reduced by a tight layout and shielding. If the interfering signal frequency is constant, the effects of stray pickup in the input and integrator can be reduced by choosing a clock frequency such that the signal integration period is an integral multiple of the interfering signal's period. Since the length of the de-integration period depends on the input signal level, no single clock frequency can be chosen to reject interfering signals during the de-integrate phase.

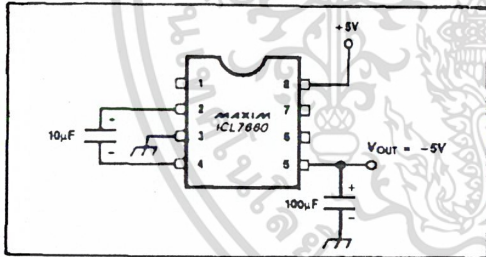


Figure 10A. Generating a Negative Supply

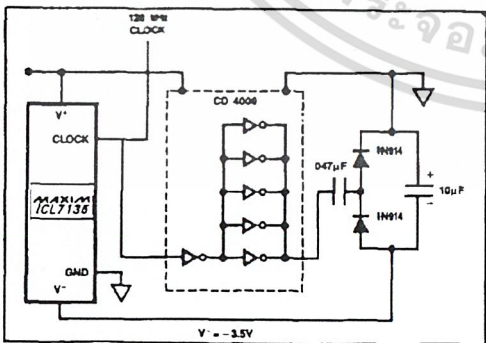


Figure 10B. Generating a Negative Supply

Typical Applications

Figure 11 uses Maxim's ICL7211 LCD display driver to drive 4 digits of LCD display. The backplane signal of the ICL7211 and the CMOS exclusive OR gates are used to drive the ½ digit and the polarity sign. The four AND gates combine the digit outputs with the STROBE output to generate the digit select signals that latch data into the ICL7211. Since the Strobe occurs in the middle of each digit's data there is ample data setup and hold time to ensure that valid data is latched. The OR gates will force the BCD data to all ones when over-range goes high. The ICL7211A will blank the display when all ones (hex F) is loaded.

The typical operating circuit on the first page of this data sheet shows a 4½ digit A/D with LED drive using the Maxim ICL7212 display driver. In this case the polarity and ½ digit segments are driven by D flip-flops that latch polarity and ½ digit data at the end of each measurement. The ICL7135 Overrange output drives the ICM7212 Brightness Input, blanking the four least significant digits when the input voltage is greater than full-scale.

Some applications require non-multiplexed, latched BCD outputs. The circuit shown in Figure 12 will demultiplex and latch the ICL7135 output. If only the first rank of latches is used, the data should not be used during the 800 clock cycle update period that takes place at the end of each conversion since during this update period the

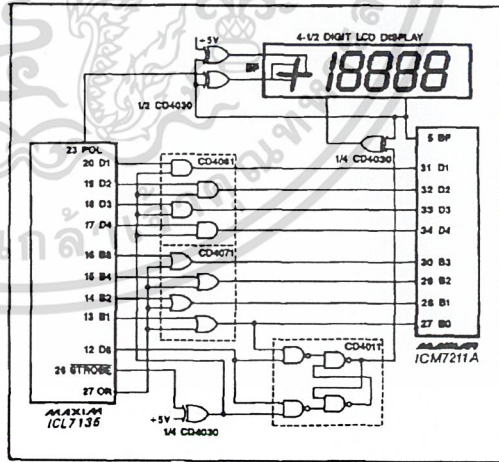


Figure 11. LCD Display with Digit Blanking on Overrange

4½ Digit A/D Converter with Multiplexed BCD Outputs

most significant digit (MSD) data will correspond to the new reading and the least significant digit (LSD) data will be old data from the previous conversion. The second rank of latches shown in dotted lines will eliminate this problem by updating all digits simultaneously with the rising edge of D5.

There are many different possible ways of interfacing the ICL7135 to a microprocessor. Figure 13 shows a method that uses only 8 I/O lines. The digit outputs drive a priority encoder, which converts the 1-of-5 format of the digit outputs to a 3 bit binary code. When no digit is active (as in over-range), the binary output code is 0, otherwise the output corresponds to the digit number of the active digit. By sensing BUSY as either an input or as an interrupt, the microprocessor can detect when new data is available.

Another possible interface scheme is to sense only digit D5, then use time delays to choose when to read the other digits' data.

Interfacing With UARTs and Microprocessors

Figure 14 shows a simple interface between a UART and a free running ICL7135. The transmission of the five data words is started by the five STROBE pulses. The digit 5 word is 0000XXX, digit 4 is 1000XXX, digit 3 is 0100XXX, etc. The polarity is transmitted indirectly by using it to drive the Even Parity Enable Pin (EPE). A parity flag at the receiver can be decoded as a positive signal, no flag as negative, if EPE of the receiver is held low. Figure 15 shows a more complex arrangement. DR goes high when the UART receives a byte via the send input, RRI. Since DR is connected to the ICL7135's RUN/HOLD input this starts a new conversion. At the end of the conversion the falling edge of BUSY resets DR via the UART's DRR input. The transmit sequence is again started by STROBE. A quad 2-input multiplexer is used to superimpose polarity, over-range, and under-range onto the D5 word since in this instance it is known that B2 = B4 = B8 = 0.

To insure proper operation, it is necessary that the UART clock be fast enough that each word is transmitted before the next STROBE pulse arrives.

ICL7135

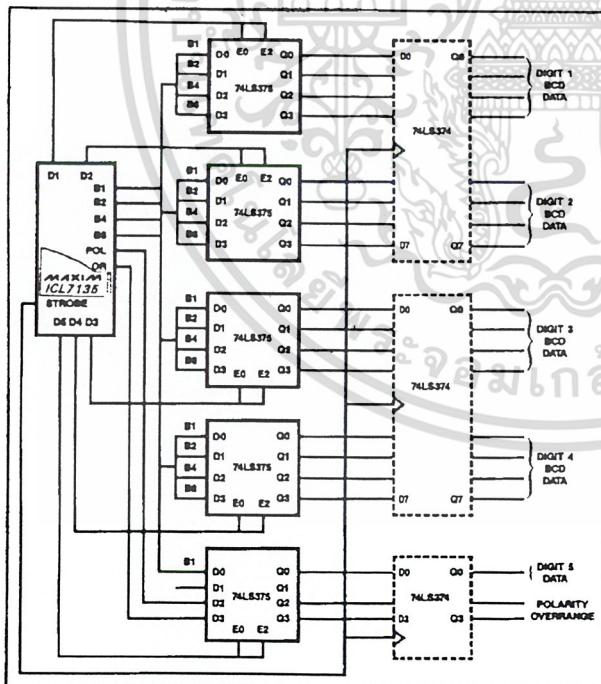


Figure 12. Non-Multiplexed, Latched BCD Output

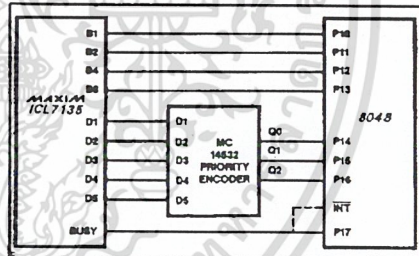


Figure 13. μ P Interface

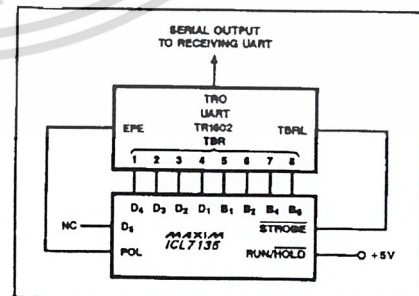


Figure 14. ICL7135 to UART Interface

MAXIM

ICL7135

4½ Digit A/D Converter with Multiplexed BCD Outputs

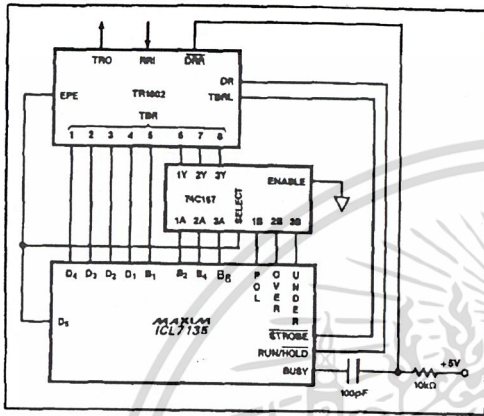
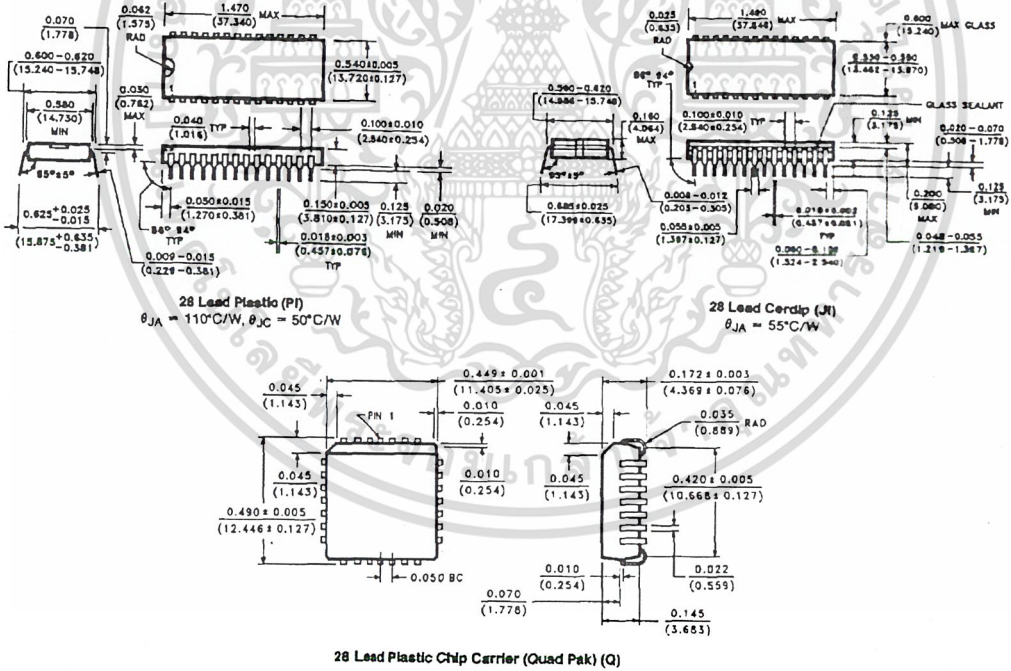
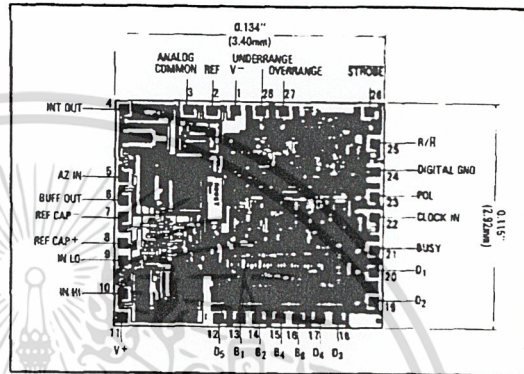


Figure 15. Complex ICL7135 to UART interface

Chip Topography



Maxim cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a Maxim product. No circuit patent licenses are implied. Maxim reserves the right to change the circuitry and specifications without notice at any time.

12 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600

© 1994 Maxim Integrated Products

Printed USA

MAXIM is a registered trademark of Maxim Integrated Products.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DATA SHEET

For a complete data sheet, please also download:

- The IC06 74HC/HCT/HCU/HCMOS Logic Family Specifications
- The IC06 74HC/HCT/HCU/HCMOS Logic Package Information
- The IC06 74HC/HCT/HCU/HCMOS Logic Package Outlines

74HC/HCT595

8-bit serial-in/serial or parallel-out
shift register with output latches;
3-state

Product specification

1998 Jun 04

Supersedes data of September 1993

File under Integrated Circuits, IC06

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-bit serial-in/serial or parallel-out shift register with output latches; 3-state

74HC/HCT595

FEATURES

- 8-bit serial input
- 8-bit serial or parallel output
- Storage register with 3-state outputs
- Shift register with direct clear
- 100 MHz (typ) shift out frequency
- Output capability:
 - parallel outputs; bus driver
 - serial output; standard
- I_{CC} category: MSI.

APPLICATIONS

- Serial-to-parallel data conversion
- Remote control holding register.

QUICK REFERENCE DATA

GND = 0 V; T_{amb} = 25 °C; t_r = t_f = 6 ns.

SYMBOL	PARAMETER	CONDITIONS	TYP.		UNIT
			HC	HCT	
t _{PHL} /t _{PLH}	propagation delay	C _L = 15 pF; V _{CC} = 5 V			
	SH _{CP} to Q ₇ '		16	21	ns
	ST _{CP} to Q _n		17	20	ns
	\overline{MR} to Q ₇ '		14	19	ns
f _{max}	maximum clock frequency SH _{CP} , ST _{CP}		100	57	MHz
C _I	input capacitance		3.5	3.5	pF
C _{PD}	power dissipation capacitance per package	notes 1 and 2	115	130	pF

Notes

1. C_{PD} is used to determine the dynamic power dissipation (P_D in μW):

$$P_D = C_{PD} \times V_{CC}^2 \times f_i + \sum (C_L \times V_{CC}^2 \times f_o) \text{ where:}$$

f_i = input frequency in MHz

f_o = output frequency in MHz

∑(C_L × V_{CC}² × f_o) = sum of outputs

C_L = output load capacitance in pF

V_{CC} = supply voltage in V

2. For HC the condition is V_I = GND to V_{CC}; for HCT the condition is V_I = GND to V_{CC} – 1.5 V.

DESCRIPTION

The 74HC/HCT595 are high-speed Si-gate CMOS devices and are pin compatible with low power Schottky TTL (LSTTL). They are specified in compliance with JEDEC standard no. 7A.

The "595" is an 8-stage serial shift register with a storage register and 3-state outputs. The shift register and storage register have separate clocks.

Data is shifted on the positive-going transitions of the SH_{CP} input. The data in each register is transferred to the storage register on a positive-going transition of the ST_{CP} input. If both clocks are connected together, the shift register will always be one clock pulse ahead of the storage register.

The shift register has a serial input (D_S) and a serial standard output (Q₇') for cascading. It is also provided with asynchronous reset (active LOW) for all 8 shift register stages. The storage register has 8 parallel 3-state bus driver outputs. Data in the storage register appears at the output whenever the output enable input (OE) is LOW.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-bit serial-in/serial or parallel-out shift register with output latches; 3-state

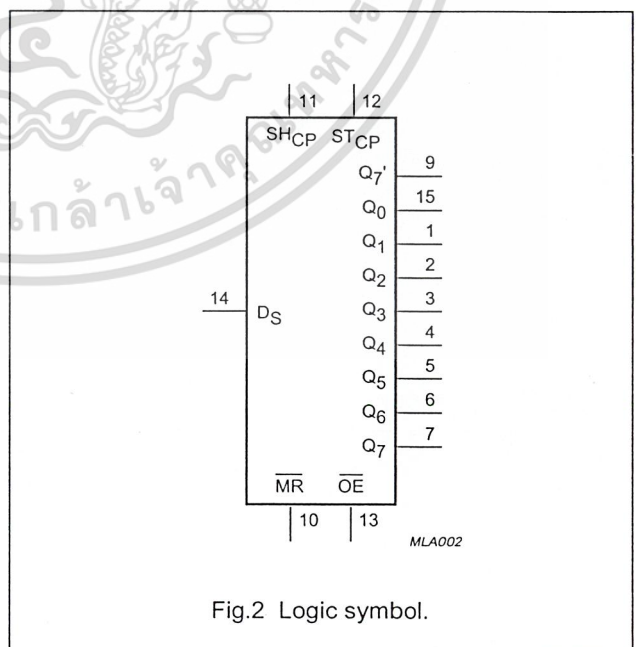
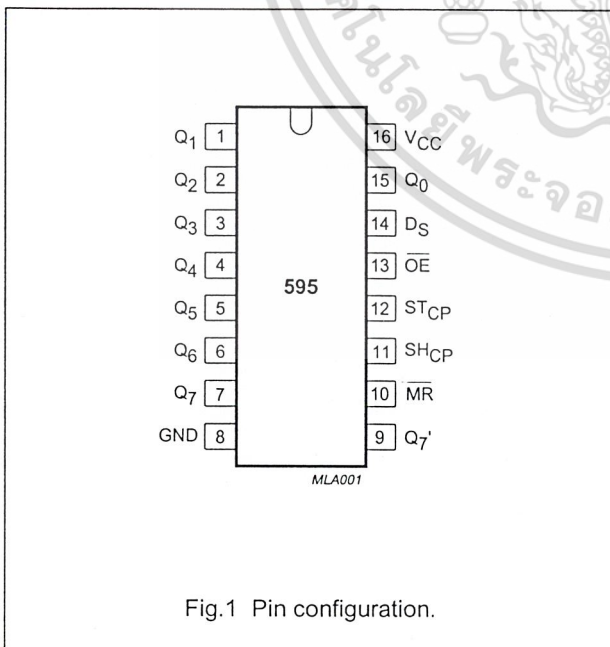
74HC/HCT595

ORDERING INFORMATION

TYPE NUMBER	PACKAGE		
	NAME	DESCRIPTION	VERSION
74HC595N	DIP16	plastic dual in-line package; 16 leads (300 mil); long body	SOT38-1
74HC595D	SO16	plastic small outline package; 16 leads; body width 3.9 mm	SOT109-1
74HC595DB	SSOP16	plastic shrink small outline package; 16 leads; body width 5.3 mm	SOT338-1
74HC595PW	TSSOP16	plastic thin shrink small outline package; 16 leads; body width 4.4 mm	SOT403-1
74HCT595N	DIP16	plastic dual in-line package; 16 leads (300 mil); long body	SOT38-1
74HCT595D	SO16	plastic small outline package; 16 leads; body width 3.9 mm	SOT109-1

PINNING

SYMBOL	PIN	DESCRIPTION
Q ₀ to Q ₇	15, 1 to 7	parallel data output
GND	8	ground (0 V)
Q ₇ '	9	serial data output
MR	10	master reset (active LOW)
SH _{CP}	11	shift register clock input
ST _{CP}	12	storage register clock input
OE	13	output enable (active LOW)
D _S	14	serial data input
V _{CC}	16	positive supply voltage



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-bit serial-in/serial or parallel-out shift register with output latches; 3-state

74HC/HCT595

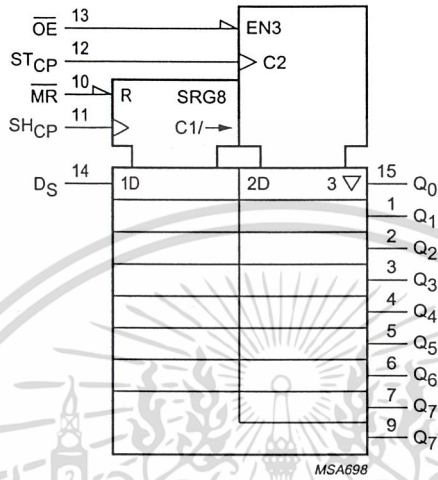


Fig.3 IEC logic symbol.

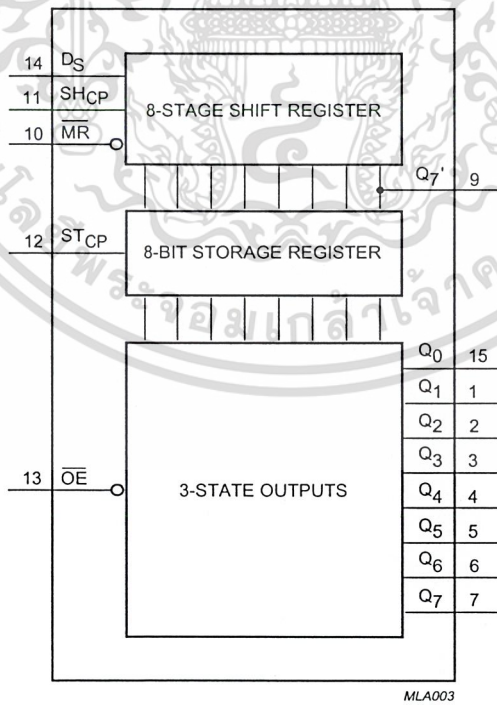


Fig.4 Functional diagram.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-bit serial-in/serial or parallel-out shift register with output latches; 3-state

74HC/HCT595

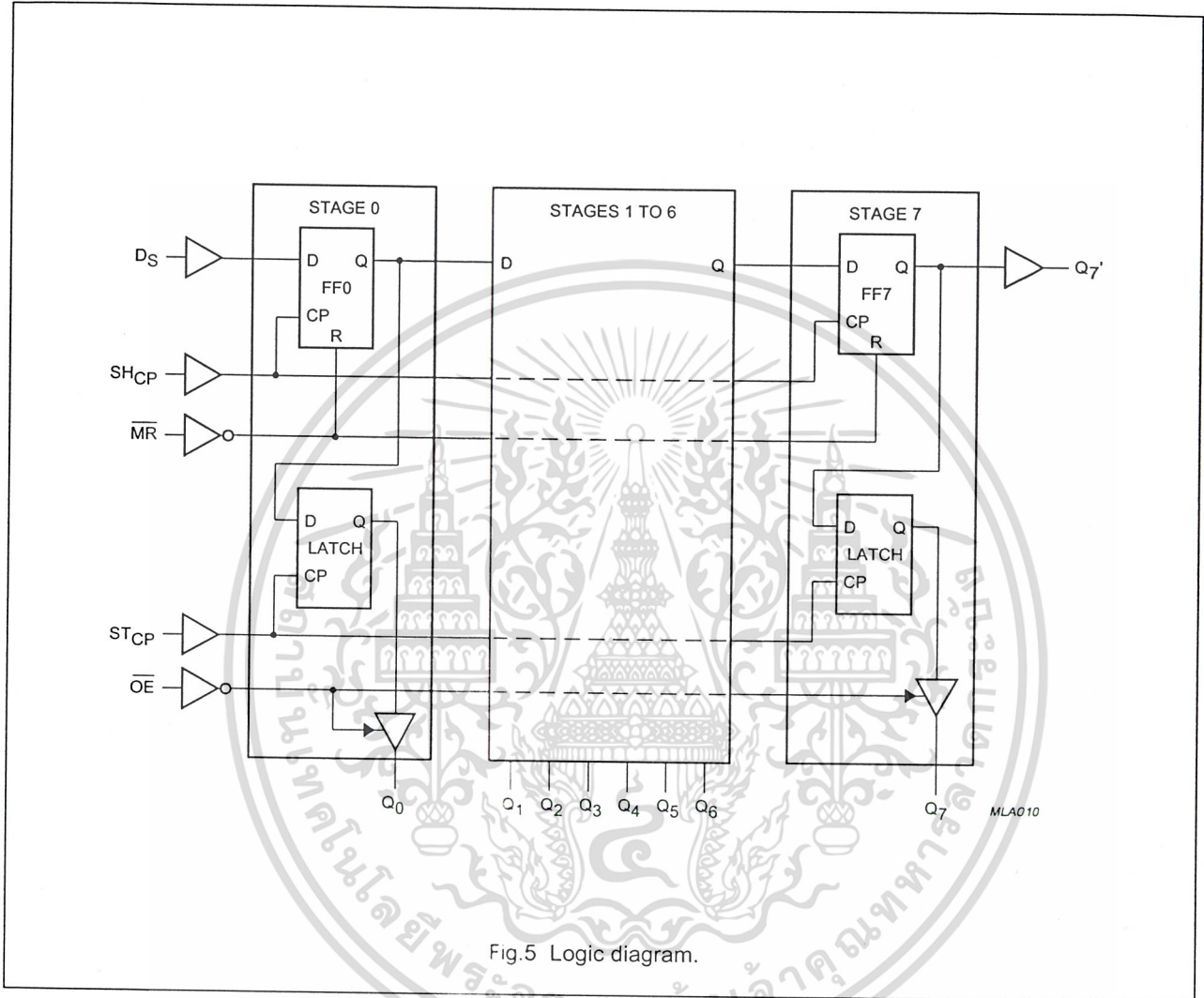


Fig.5 Logic diagram.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-bit serial-in/serial or parallel-out shift
register with output latches; 3-state

74HC/HCT595

FUNCTION TABLE

INPUTS					OUTPUTS		FUNCTION
SH _{CP}	ST _{CP}	\overline{OE}	\overline{MR}	D _S	Q ₇ '	Q _N	
X	X	L	L	X	L	NC	a LOW level on \overline{MR} only affects the shift registers
X	↑	L	L	X	L	L	empty shift register loaded into storage register
X	X	H	L	X	L	Z	shift register clear. Parallel outputs in high-impedance OFF-state
↑	X	L	H	H	Q ₆ '	NC	logic high level shifted into shift register stage 0. Contents of all shift register stages shifted through, e.g. previous state of stage 6 (internal Q ₆ ') appears on the serial output (Q ₇ ')
X	↑	L	H	X	NC	Q _n '	contents of shift register stages (internal Q _n ') are transferred to the storage register and parallel output stages
↑	↑	L	H	X	Q ₆ '	Q _n '	contents of shift register shifted through. Previous contents of the shift register is transferred to the storage register and the parallel output stages.

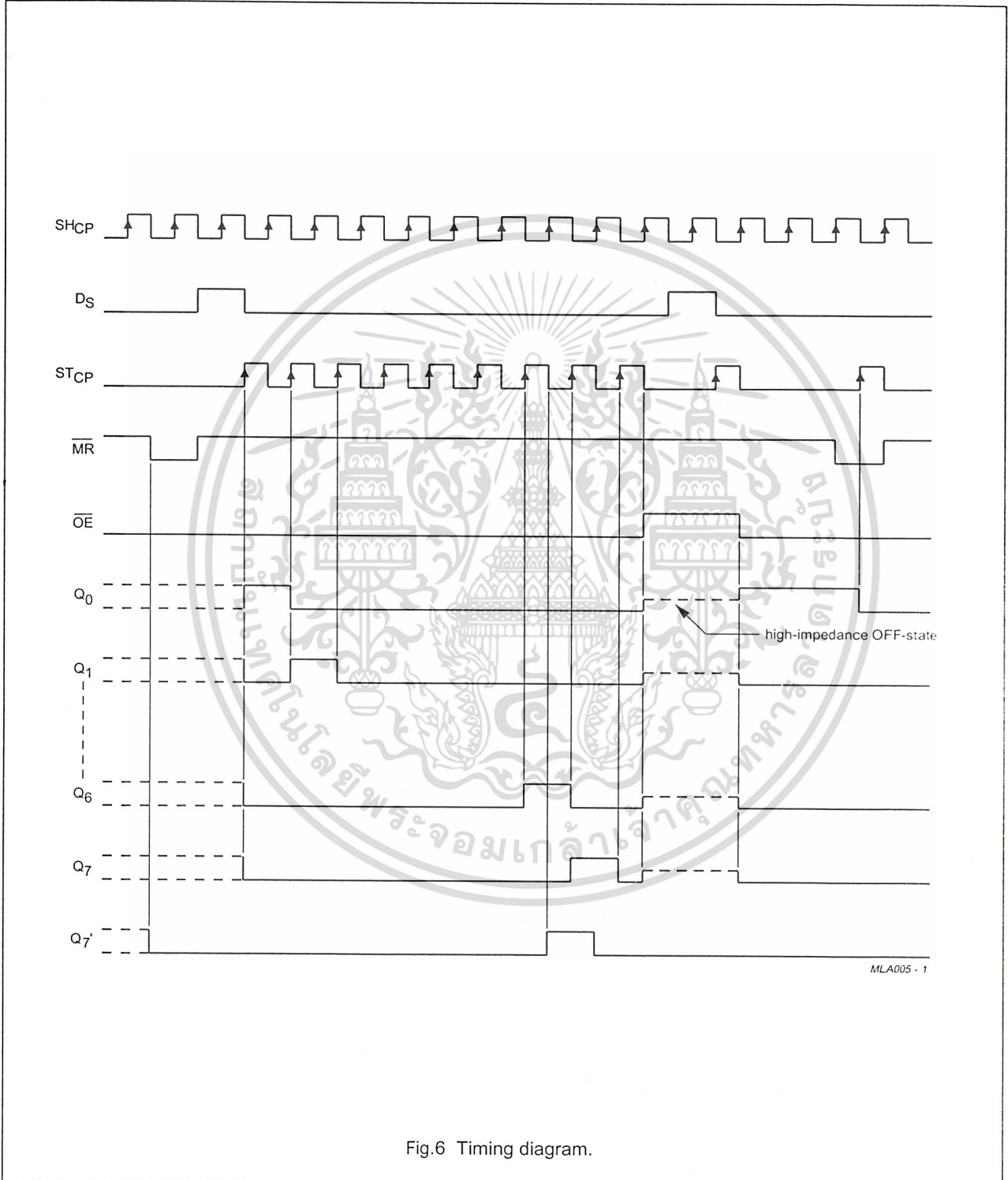
Notes

- H = HIGH voltage level; L = LOW voltage level
 ↑ = LOW-to-HIGH transition; ↓ = HIGH-to-LOW transition
 Z = high-impedance OFF-state; NC = no change
 X = don't care.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-bit serial-in/serial or parallel-out shift register with output latches; 3-state

74HC/HCT595



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-bit serial-in/serial or parallel-out shift register with output latches; 3-state

74HC/HCT595

DC CHARACTERISTICS FOR 74HC

For the DC characteristics see chapter "74HC/HCT/HCU/HCMOS Logic Family Specifications".

Output capability: parallel outputs, bus driver, serial output, standard I_{CC} category: MSI.

AC CHARACTERISTICS FOR 74HC

GND = 0 V; t_r = t_f = 6 ns; C_L = 50 pF.

SYMBOL	PARAMETER	T _{amb} (°C)							UNIT	TEST CONDITION	
		+25			-40 to +85		-40 to +125			V _{CC} (V)	WAVEFORMS
		min	typ	max	min	max	min	max			
t _{PHL} /t _{PLH}	propagation delay SH _{CP} to Q ₇ '	-	52	160	-	200	-	240	ns	2.0	Fig.7
		-	19	32	-	40	-	48			
		-	15	27	-	34	-	41			
t _{PHL} /t _{PLH}	propagation delay ST _{CP} to Q _n	-	55	175	-	220	-	265	ns	2.0	Fig.8
		-	20	35	-	44	-	53			
		-	16	30	-	37	-	45			
t _{PHL}	propagation delay MR to Q ₇ '	-	47	175	-	220	-	265	ns	2.0	Fig.10
		-	17	35	-	44	-	53			
		-	14	30	-	37	-	45			
t _{PZH} /t _{PZL}	3-state output enable time OE to Q _n	-	47	150	-	190	-	225	ns	2.0	Fig.11
		-	17	30	-	38	-	45			
		-	14	26	-	33	-	38			
t _{PHZ} /t _{PLZ}	3-state output disable time OE to Q _n	-	41	150	-	190	-	225	ns	2.0	Fig.11
		-	15	30	-	38	-	45			
		-	12	26	-	33	-	38			
t _w	shift clock pulse width HIGH or LOW	75	17	-	95	-	110	-	ns	2.0	Fig.7
		15	6	-	19	-	22	-			
		13	5	-	16	-	19	-			
t _w	storage clock pulse width HIGH or LOW	75	11	-	95	-	110	-	ns	2.0	Fig.8
		15	4	-	19	-	22	-			
		13	3	-	16	-	19	-			
t _w	master reset pulse width LOW	75	17	-	95	-	110	-	ns	2.0	Fig.10
		15	6.0	-	19	-	22	-			
		13	5.0	-	16	-	19	-			
t _{su}	set-up time D _S to SH _{CP}	50	11	-	65	-	75	-	ns	2.0	Fig.9
		10	4.0	-	13	-	15	-			
		9.0	3.0	-	11	-	13	-			
t _{su}	set-up time SH _{CP} to ST _{CP}	75	22	-	95	-	110	-	ns	2.0	Fig.8
		15	8	-	19	-	22	-			
		13	7	-	16	-	19	-			

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-bit serial-in/serial or parallel-out shift
register with output latches; 3-state

74HC/HCT595

SYMBOL	PARAMETER	T _{amb} (°C)						UNIT	TEST CONDITION		
		+25			-40 to +85		-40 to +125		V _{CC} (V)	WAVEFORMS	
		min	typ	max	min	max	min				max
t _h	hold time D _S to SH _{CP}	3	-6	-	3	-	3	-	ns	2.0	Fig.9
		3	-2	-	3	-	3	-			
		3	-2	-	3	-	3	-			
t _{rem}	removal time \overline{MR} to SH _{CP}	50	-19	-	65	-	75	-	ns	2.0	Fig.10
		10	-7	-	13	-	15	-			
		9	-6	-	11	-	13	-			
f _{max}	maximum clock pulse frequency SH _{CP} or ST _{CP}	9	30	-	4.8	-	4	-	MHz	2.0	Figs 7 and 8
		30	91	-	24	-	20	-			
		35	108	-	28	-	24	-			

8-bit serial-in/serial or parallel-out shift register with output latches; 3-state

74HC/HCT595

DC CHARACTERISTICS FOR 74HCT

For the DC characteristics see chapter "74HC/HCT/HCU/HCMOS Logic Family Specifications".

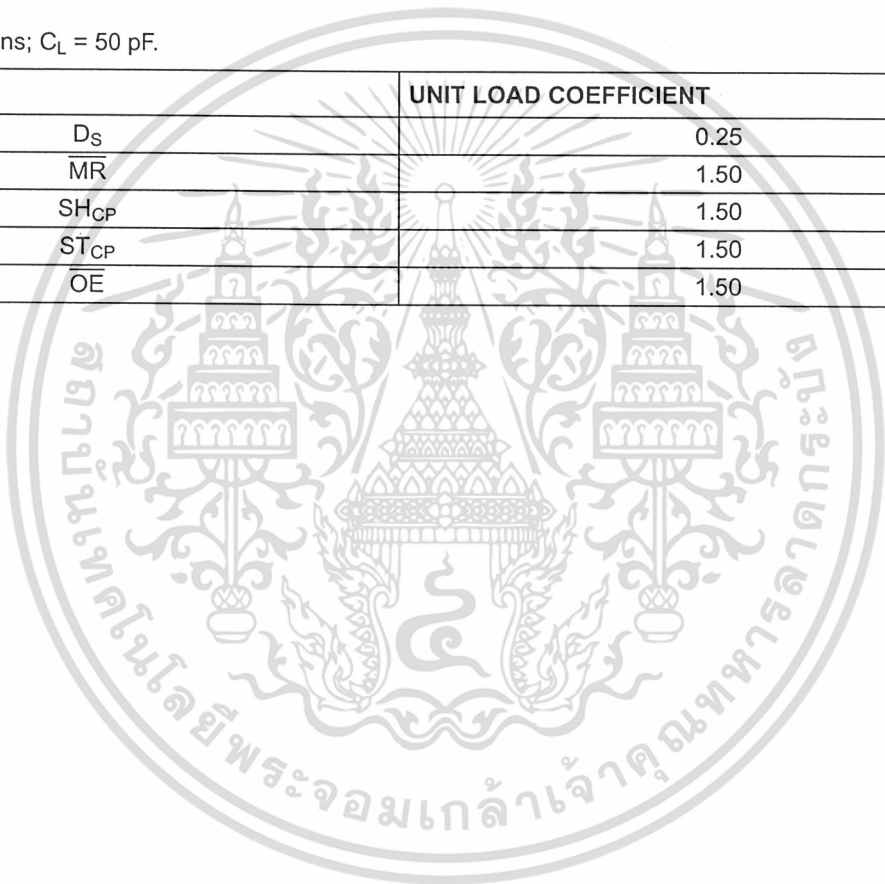
Output capability: parallel outputs, bus driver; serial output, standard I_{CC} category: MSI.

Note to HCT types

The value of additional quiescent supply current (ΔI_{CC}) for a unit load of 1 is given in the family specifications. To determine ΔI_{CC} per input, multiply this value by the unit load coefficient shown in the table below.

GND = 0 V; $t_r = t_f = 6$ ns; $C_L = 50$ pF.

INPUT	UNIT LOAD COEFFICIENT
D_S	0.25
\overline{MR}	1.50
SH_{CP}	1.50
ST_{CP}	1.50
\overline{OE}	1.50



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-bit serial-in/serial or parallel-out shift register with output latches; 3-state

74HC/HCT595

AC CHARACTERISTICS FOR 74HCT

GND = 0 V; $t_r = t_f = 6$ ns; $C_L = 50$ pF.

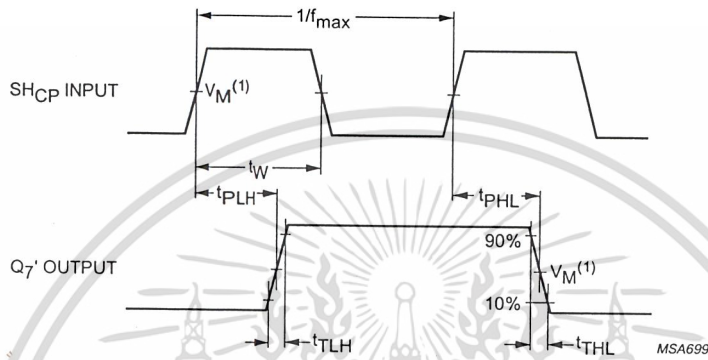
SYMBOL	PARAMETER	T_{amb} (°C)							UNIT	TEST CONDITION	
		+25			-40 to +85		-40 to +125			V_{CC} (V)	WAVEFORMS
		min	typ	max	min	max	min	max			
t_{PHL}/t_{PLH}	propagation delay SH _{CP} to Q ₇ '	-	25	42	-	53	-	63	ns	4.5	Fig.7
t_{PHL}/t_{PLH}	propagation delay ST _{CP} to Q _n	-	24	40	-	50	-	60	ns	4.5	Fig.8
t_{PHL}	propagation delay MR to Q ₇ '	-	23	40	-	50	-	60	ns	4.5	Fig.10
t_{PZH}/t_{PZL}	3-state output enable time \overline{OE} to Q _n	-	21	35	-	44	-	53	ns	4.5	Fig.11
t_{PHZ}/t_{PLZ}	3-state output disable time \overline{OE} to Q _n	-	18	30	-	38	-	45	ns	4.5	Fig.11
t_W	shift clock pulse width HIGH or LOW	16	6	-	20	-	24	-	ns	4.5	Fig.7
t_W	storage clock pulse width HIGH or LOW	16	5	-	20	-	24	-	ns	4.5	Fig.8
t_W	master reset pulse width LOW	20	8	-	25	-	30	-	ns	4.5	Fig.10
t_{su}	set-up time D _S to SH _{SP}	16	5	-	20	-	24	-	ns	4.5	Fig.9
t_{su}	set-up time SH _{CP} to ST _{CP}	16	8	-	20	-	24	-	ns	4.5	Fig.8
t_h	hold time D _S to SH _{CP}	3	-2	-	3	-	3	-	ns	4.5	Fig.9
t_{rem}	removal time MR to SH _{CP}	10	-7	-	13	-	15	-	ns	4.5	Fig.10
f_{max}	maximum clock pulse frequency SH _{CP} or ST _{CP}	30	52	-	24	-	20	-	MHz	4.5	Figs 7 and 8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-bit serial-in/serial or parallel-out shift register with output latches; 3-state

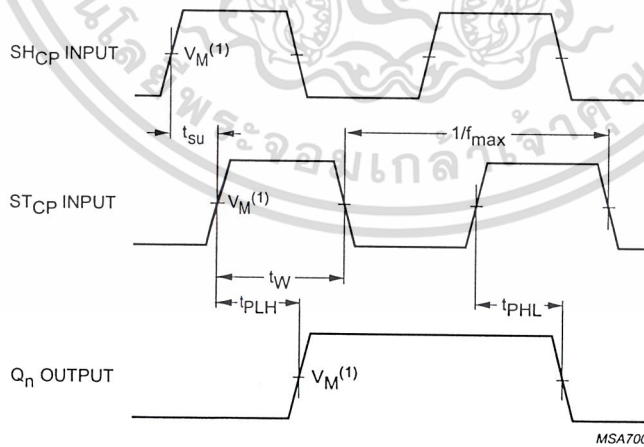
74HC/HCT595

AC WAVEFORMS



(1) HC: $V_M = 50\%$; $V_I = \text{GND to } V_{CC}$
 HCT: $V_M = 1.3 \text{ V}$; $V_I = \text{GND to } 3 \text{ V}$.

Fig. 7 Waveforms showing the clock (SH_{CP}) to output (Q_7') propagation delays, the shift clock pulse width and maximum shift clock frequency.

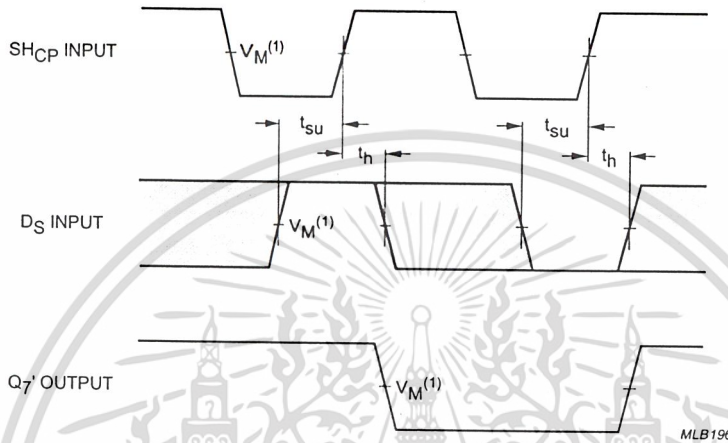


(1) HC: $V_M = 50\%$; $V_I = \text{GND to } V_{CC}$
 HCT: $V_M = 1.3 \text{ V}$; $V_I = \text{GND to } 3 \text{ V}$.

Fig. 8 Waveforms showing the storage clock (ST_{CP}) to output (Q_n) propagation delays, the storage clock pulse width and the shift clock to storage clock set-up time.

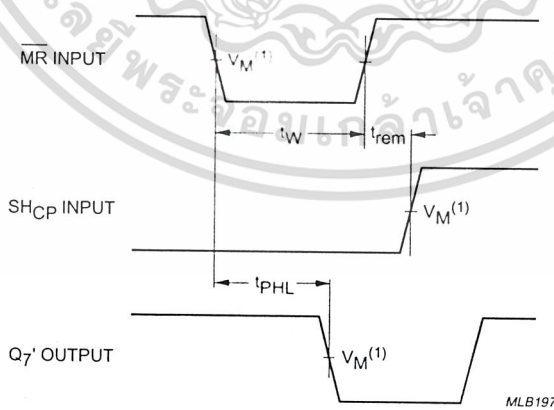
8-bit serial-in/serial or parallel-out shift register with output latches; 3-state

74HC/HCT595



(1) HC: $V_M = 50\%$; $V_I = \text{GND to } V_{CC}$
 HCT: $V_M = 1.3 \text{ V}$; $V_I = \text{GND to } 3 \text{ V}$.

Fig.9 Waveforms showing the data set-up and hold times for the D_S input.

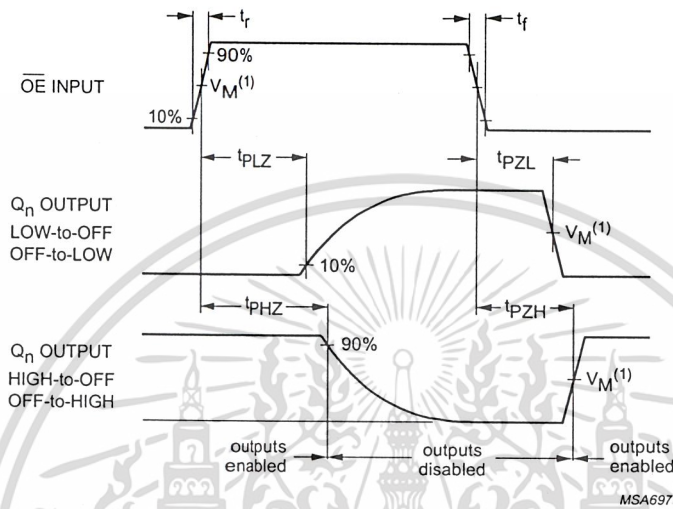


(1) HC: $V_M = 50\%$; $V_I = \text{GND to } V_{CC}$
 HCT: $V_M = 1.3 \text{ V}$; $V_I = \text{GND to } 3 \text{ V}$.

Fig.10 Waveforms showing the master reset (\overline{MR}) pulse width, the master reset to output (Q_7') propagation delay and the master reset to shift clock (SH_{CP}) removal time.

8-bit serial-in/serial or parallel-out shift register with output latches; 3-state

74HC/HCT595



(1) HC: $V_M = 50\%$; $V_I = \text{GND to } V_{CC}$
 HCT: $V_M = 1.3 \text{ V}$; $V_I = \text{GND to } 3 \text{ V}$.

Fig.11 Waveforms showing the 3-state enable and disable times for input $\overline{\text{OE}}$.

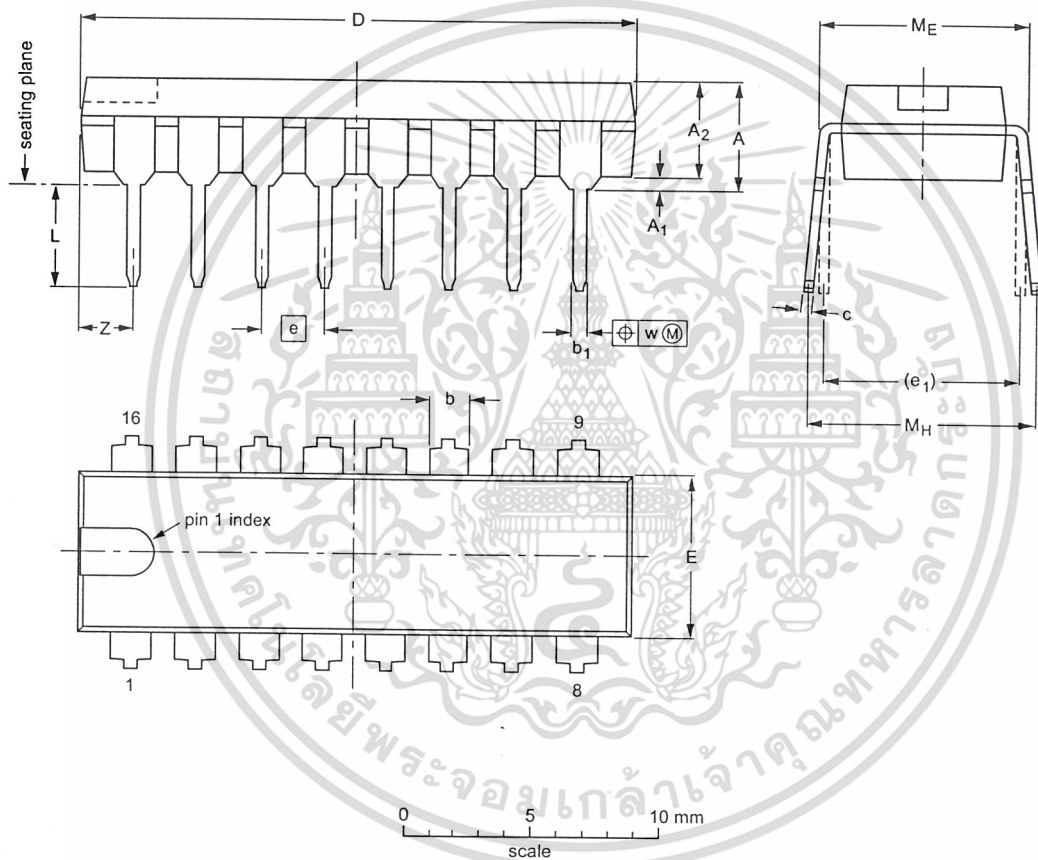
8-bit serial-in/serial or parallel-out shift register with output latches; 3-state

74HC/HCT595

PACKAGE OUTLINES

DIP16: plastic dual in-line package; 16 leads (300 mil); long body

SOT38-1



DIMENSIONS (inch dimensions are derived from the original mm dimensions)

UNIT	A max.	A ₁ min.	A ₂ max.	b	b ₁	c	D ⁽¹⁾	E ⁽¹⁾	e	e ₁	L	M _E	M _H	w	Z ⁽¹⁾ max.
mm	4.7	0.51	3.7	1.40 1.14	0.53 0.38	0.32 0.23	21.8 21.4	6.48 6.20	2.54	7.62	3.9 3.4	8.25 7.80	9.5 8.3	0.254	2.2
inches	0.19	0.020	0.15	0.055 0.045	0.021 0.015	0.013 0.009	0.86 0.84	0.26 0.24	0.10	0.30	0.15 0.13	0.32 0.31	0.37 0.33	0.01	0.087

Note

1. Plastic or metal protrusions of 0.25 mm maximum per side are not included.

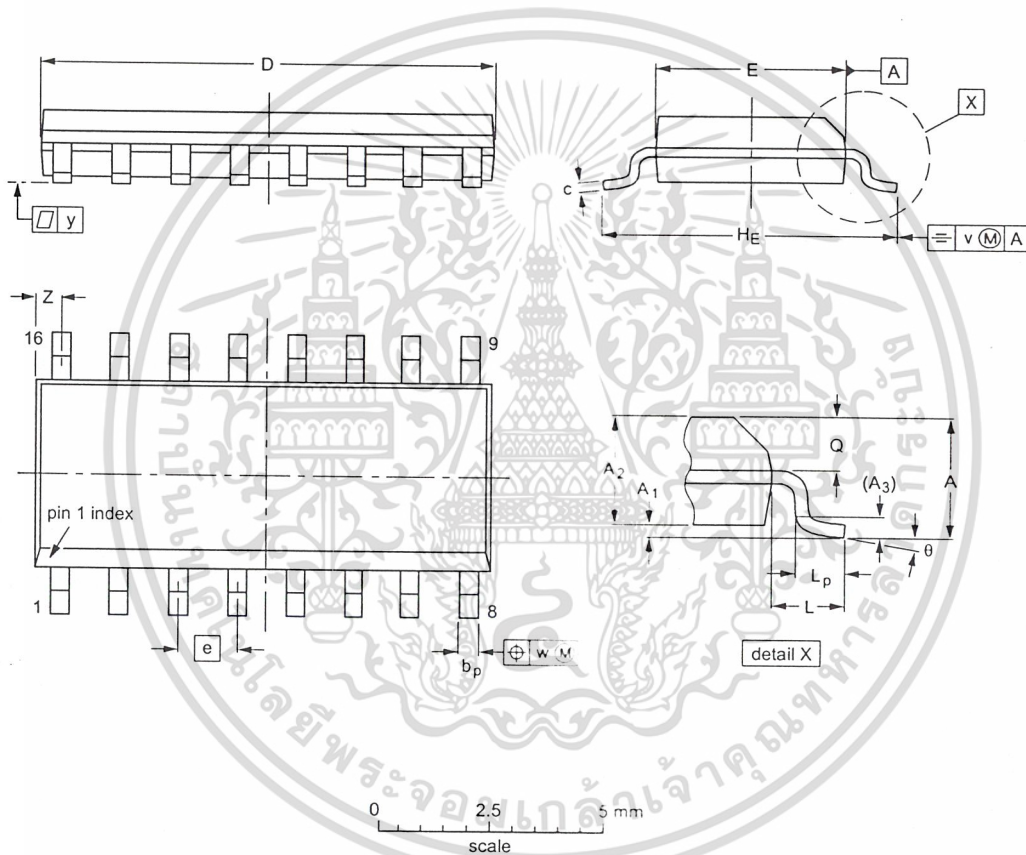
OUTLINE VERSION	REFERENCES			EUROPEAN PROJECTION	ISSUE DATE
	IEC	JEDEC	EIAJ		
SOT38-1	050G09	MO-001AE			92-10-02 95-01-19

8-bit serial-in/serial or parallel-out shift register with output latches; 3-state

74HC/HCT595

SO16: plastic small outline package; 16 leads; body width 3.9 mm

SOT109-1



DIMENSIONS (inch dimensions are derived from the original mm dimensions)

UNIT	A max.	A ₁	A ₂	A ₃	b _p	c	D ⁽¹⁾	E ⁽¹⁾	e	H _E	L	L _p	Q	v	w	y	Z ⁽¹⁾	θ
mm	1.75	0.25 0.10	1.45 1.25	0.25	0.49 0.36	0.25 0.19	10.0 9.8	4.0 3.8	1.27	6.2 5.8	1.05	1.0 0.4	0.7 0.6	0.25	0.25	0.1	0.7 0.3	8° 0°
inches	0.069	0.010 0.004	0.057 0.049	0.01	0.019 0.014	0.0100 0.0075	0.39 0.38	0.16 0.15	0.050	0.244 0.228	0.041	0.039 0.016	0.028 0.020	0.01	0.01	0.004	0.028 0.012	

Note

1. Plastic or metal protrusions of 0.15 mm maximum per side are not included.

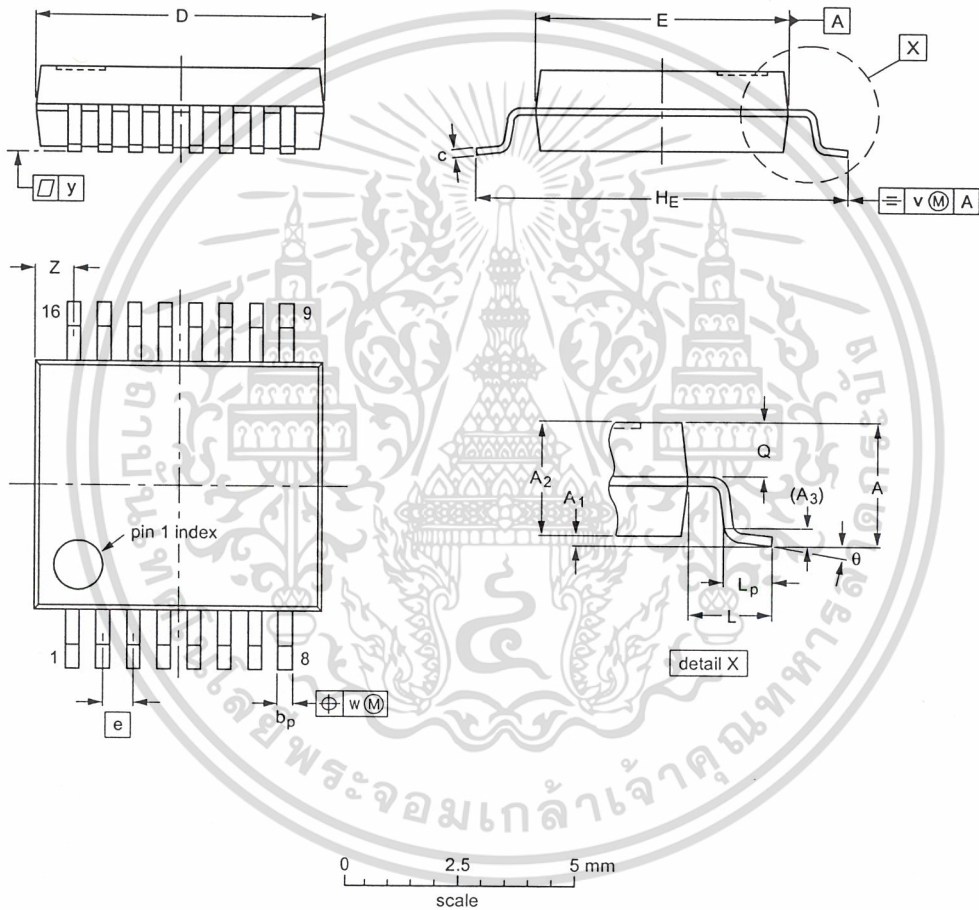
OUTLINE VERSION	REFERENCES			EUROPEAN PROJECTION	ISSUE DATE
	IEC	JEDEC	EIAJ		
SOT109-1	076E07S	MS-012AC			95-01-23- 97-05-22

8-bit serial-in/serial or parallel-out shift register with output latches; 3-state

74HC/HCT595

SSOP16: plastic shrink small outline package; 16 leads; body width 5.3 mm

SOT338-1



DIMENSIONS (mm are the original dimensions)

UNIT	A max.	A ₁	A ₂	A ₃	b _p	c	D ⁽¹⁾	E ⁽¹⁾	e	H _E	L	L _p	Q	v	w	y	z ⁽¹⁾	θ
mm	2.0	0.21 0.05	1.80 1.65	0.25	0.38 0.25	0.20 0.09	6.4 6.0	5.4 5.2	0.65	7.9 7.6	1.25	1.03 0.63	0.9 0.7	0.2	0.13	0.1	1.00 0.55	8° 0°

Note

1. Plastic or metal protrusions of 0.25 mm maximum per side are not included.

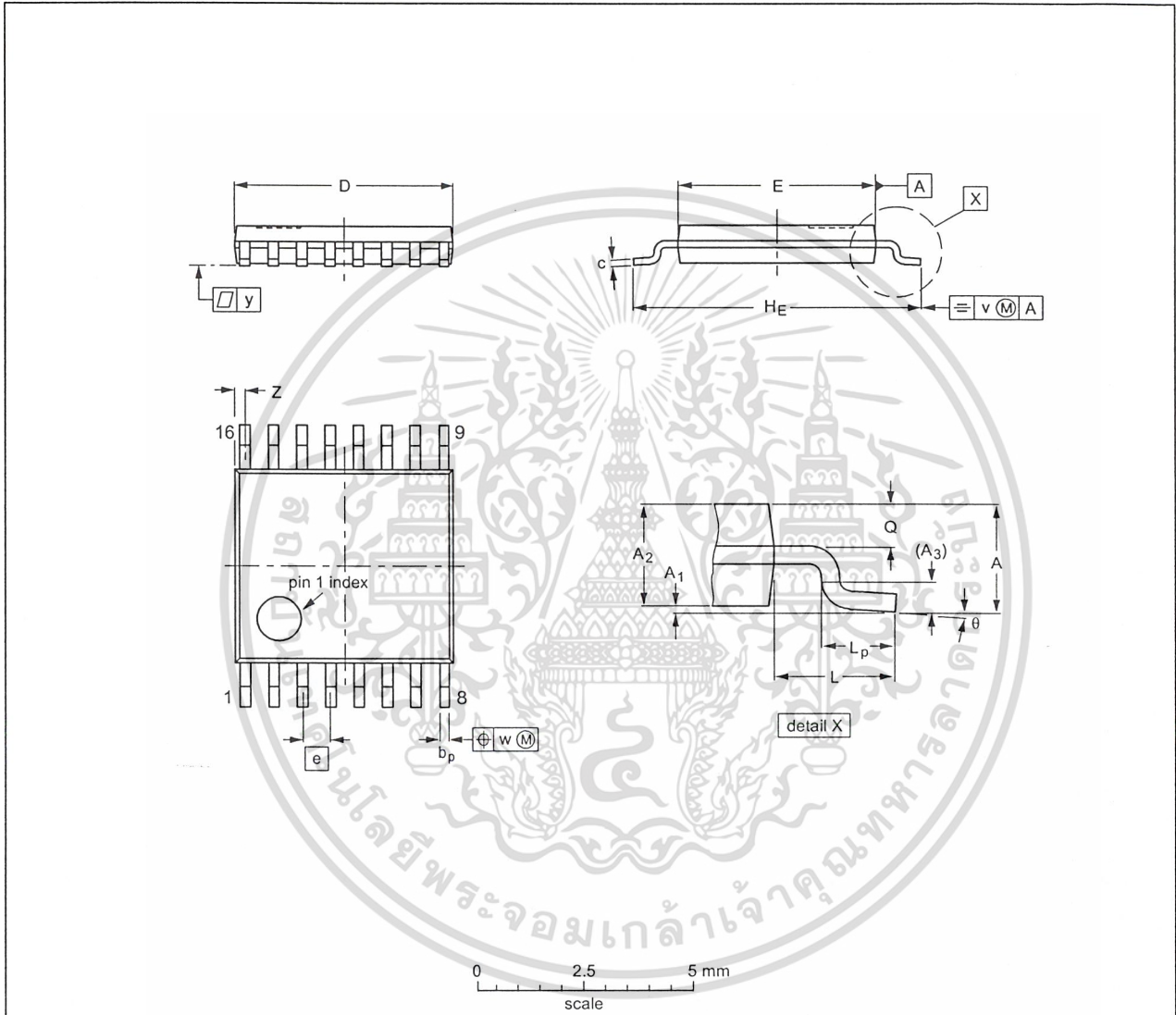
OUTLINE VERSION	REFERENCES			EUROPEAN PROJECTION	ISSUE DATE
	IEC	JEDEC	EIAJ		
SOT338-1		MO-150AC			94-01-14- 95-02-04

8-bit serial-in/serial or parallel-out shift register with output latches; 3-state

74HC/HCT595

TSSOP16: plastic thin shrink small outline package; 16 leads; body width 4.4 mm

SOT403-1



DIMENSIONS (mm are the original dimensions)

UNIT	A _{max.}	A ₁	A ₂	A ₃	b _p	c	D ⁽¹⁾	E ⁽²⁾	e	H _E	L	L _p	Q	v	w	y	Z ⁽¹⁾	θ
mm	1.10	0.15 0.05	0.95 0.80	0.25	0.30 0.19	0.2 0.1	5.1 4.9	4.5 4.3	0.65	6.6 6.2	1.0	0.75 0.50	0.4 0.3	0.2	0.13	0.1	0.40 0.06	8° 0°

Notes

1. Plastic or metal protrusions of 0.15 mm maximum per side are not included.
2. Plastic interlead protrusions of 0.25 mm maximum per side are not included.

OUTLINE VERSION	REFERENCES			EUROPEAN PROJECTION	ISSUE DATE
	IEC	JEDEC	EIAJ		
SOT403-1		MO-153			-94-07-12 95-04-04

8-bit serial-in/serial or parallel-out shift register with output latches; 3-state

74HC/HCT595

SOLDERING

Introduction

There is no soldering method that is ideal for all IC packages. Wave soldering is often preferred when through-hole and surface mounted components are mixed on one printed-circuit board. However, wave soldering is not always suitable for surface mounted ICs, or for printed-circuits with high population densities. In these situations reflow soldering is often used.

This text gives a very brief insight to a complex technology. A more in-depth account of soldering ICs can be found in our "Data Handbook IC26; Integrated Circuit Packages" (order code 9398 652 90011).

DIP

SOLDERING BY DIPPING OR BY WAVE

The maximum permissible temperature of the solder is 260 °C; solder at this temperature must not be in contact with the joint for more than 5 seconds. The total contact time of successive solder waves must not exceed 5 seconds.

The device may be mounted up to the seating plane, but the temperature of the plastic body must not exceed the specified maximum storage temperature ($T_{stg\ max}$). If the printed-circuit board has been pre-heated, forced cooling may be necessary immediately after soldering to keep the temperature within the permissible limit.

REPAIRING SOLDERED JOINTS

Apply a low voltage soldering iron (less than 24 V) to the lead(s) of the package, below the seating plane or not more than 2 mm above it. If the temperature of the soldering iron bit is less than 300 °C it may remain in contact for up to 10 seconds. If the bit temperature is between 300 and 400 °C, contact may be up to 5 seconds.

SO, SSOP and TSSOP

REFLOW SOLDERING

Reflow soldering techniques are suitable for all SO, SSOP and TSSOP packages.

Reflow soldering requires solder paste (a suspension of fine solder particles, flux and binding agent) to be applied to the printed-circuit board by screen printing, stencilling or pressure-syringe dispensing before package placement.

Several techniques exist for reflowing; for example, thermal conduction by heated belt. Dwell times vary between 50 and 300 seconds depending on heating method.

Typical reflow temperatures range from 215 to 250 °C. Preheating is necessary to dry the paste and evaporate the binding agent. Preheating duration: 45 minutes at 45 °C.

WAVE SOLDERING

Wave soldering can be used for all SO packages. Wave soldering is **not** recommended for SSOP and TSSOP packages, because of the likelihood of solder bridging due to closely-spaced leads and the possibility of incomplete solder penetration in multi-lead devices.

If wave soldering is used - **and cannot be avoided for SSOP and TSSOP packages** - the following conditions must be observed:

- A double-wave (a turbulent wave with high upward pressure followed by a smooth laminar wave) soldering technique should be used.
- The longitudinal axis of the package footprint must be parallel to the solder flow and must incorporate solder thieves at the downstream end.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-bit serial-in/serial or parallel-out shift register with output latches; 3-state

74HC/HCT595

Even with these conditions:

- Only consider wave soldering SSOP packages that have a body width of 4.4 mm, that is SSOP16 (SOT369-1) or SSOP20 (SOT266-1).
- Do not consider wave soldering TSSOP packages with 48 leads or more, that is TSSOP48 (SOT362-1) and TSSOP56 (SOT364-1).

During placement and before soldering, the package must be fixed with a droplet of adhesive. The adhesive can be applied by screen printing, pin transfer or syringe dispensing. The package can be soldered after the adhesive is cured.

Maximum permissible solder temperature is 260 °C, and maximum duration of package immersion in solder is 10 seconds, if cooled to less than 150 °C within 6 seconds. Typical dwell time is 4 seconds at 250 °C.

A mildly-activated flux will eliminate the need for removal of corrosive residues in most applications.

REPAIRING SOLDERED JOINTS

Fix the component by first soldering two diagonally-opposite end leads. Use only a low voltage soldering iron (less than 24 V) applied to the flat part of the lead. Contact time must be limited to 10 seconds at up to 300 °C. When using a dedicated tool, all other leads can be soldered in one operation within 2 to 5 seconds between 270 and 320 °C.

DEFINITIONS

Data sheet status	
Objective specification	This data sheet contains target or goal specifications for product development.
Preliminary specification	This data sheet contains preliminary data; supplementary data may be published later.
Product specification	This data sheet contains final product specifications.
Limiting values	
Limiting values given are in accordance with the Absolute Maximum Rating System (IEC 134). Stress above one or more of the limiting values may cause permanent damage to the device. These are stress ratings only and operation of the device at these or at any other conditions above those given in the Characteristics sections of the specification is not implied. Exposure to limiting values for extended periods may affect device reliability.	
Application information	
Where application information is given, it is advisory and does not form part of the specification.	

LIFE SUPPORT APPLICATIONS

These products are not designed for use in life support appliances, devices, or systems where malfunction of these products can reasonably be expected to result in personal injury. Philips customers using or selling these products for use in such applications do so at their own risk and agree to fully indemnify Philips for any damages resulting from such improper use or sale.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FEATURES

- Low V_{OS} : 75 μV Max
- Low V_{OS} Drift: 1.3 $\mu\text{V}/^\circ\text{C}$ Max
- Ultra-Stable vs. Time: 1.5 $\mu\text{V}/\text{Month}$ Max
- Low Noise: 0.6 μV p-p Max
- Wide Input Voltage Range: ± 14 V
- Wide Supply Voltage Range: 3 V to 18 V
- Fits 725, 108A/308A, 741, AD510 Sockets
- 125 $^\circ\text{C}$ Temperature-Tested Dice

APPLICATIONS

- Wireless Base Station Control Circuits
- Optical Network Control Circuits
- Instrumentation
- Sensors and Controls
 - Thermocouples
 - RTDs
 - Strain Bridges
 - Shunt Current Measurements
- Precision Filters

GENERAL DESCRIPTION

The OP07 has very low input offset voltage (75 μV max for OP07E) which is obtained by trimming at the wafer stage. These low offset voltages generally eliminate any need for external nulling. The OP07 also features low input bias current (± 4 nA for OP07E) and high open-loop gain (200 V/mV for OP07E). The low offsets and high open-loop gain make the OP07 particularly useful for high-gain instrumentation applications.

The wide input voltage range of ± 13 V minimum combined with high CMRR of 106 dB (OP07E) and high input impedance provides high accuracy in the noninverting circuit configuration. Excellent linearity and gain accuracy can be maintained even at

high closed-loop gains. Stability of offsets and gain with time or variations in temperature is excellent. The accuracy and stability of the OP07, even at high gain, combined with the freedom from external nulling have made the OP07 an industry standard for instrumentation applications.

The OP07 is available in two standard performance grades. The OP07E is specified for operation over the 0°C to 70°C range, and OP07C over the -40°C to $+85^\circ\text{C}$ temperature range.

The OP07 is available in epoxy 8-lead Mini-DIP and 8-lead SOIC. It is a direct replacement for 725, 108A, and OP05 amplifiers; 741-types may be directly replaced by removing the 741's nulling potentiometer. For improved specifications, see the OP177 or OP1177. For ceramic DIP and TO-99 packages and standard micro circuit (SMD) versions, see the OP77.

PIN CONNECTIONS

- Epoxy Mini-Dip (P-Suffix)
- 8-Pin SO (S-Suffix)

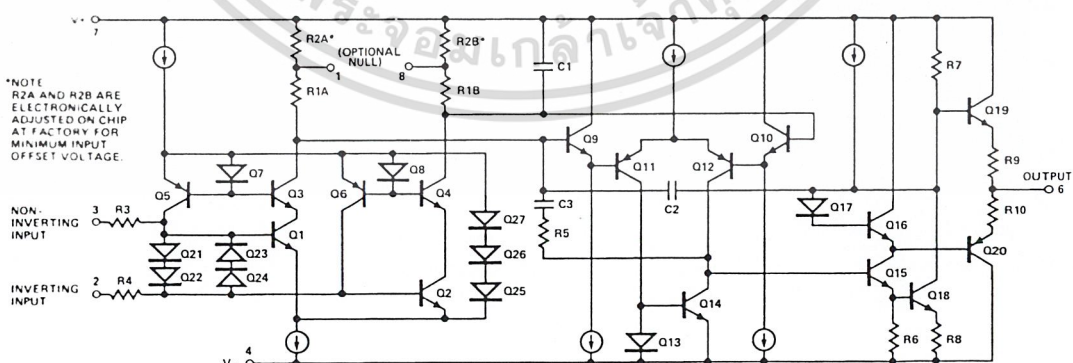
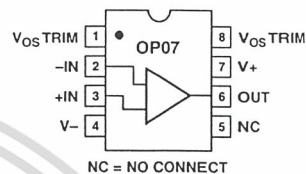


Figure 1. Simplified Schematic

REV. A

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
 Tel: 781/329-4700
 Fax: 781/326-8703
 www.analog.com

© Analog Devices, Inc., 2002

OP07—SPECIFICATIONS

OP07E ELECTRICAL CHARACTERISTICS ($V_S = \pm 15\text{ V}$, $T_A = 25^\circ\text{C}$, unless otherwise noted.)

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
INPUT CHARACTERISTICS						
Input Offset Voltage ¹	V_{OS}			30	75	μV
Long-Term V_{OS} Stability ²	V_{OS}/Time			0.3	1.5	$\mu\text{V}/\text{Mo}$
Input Offset Current	I_{OS}			0.5	3.8	nA
Input Bias Current	I_B			± 1.2	± 4.0	nA
Input Noise Voltage	e_n p-p	0.1 Hz to 10 Hz ³		0.35	0.6	$\mu\text{V p-p}$
Input Noise Voltage Density	e_n	$f_o = 10\text{ Hz}$		10.3	18.0	$\text{nV}/\sqrt{\text{Hz}}$
		$f_o = 100\text{ Hz}^3$		10.0	13.0	$\text{nV}/\sqrt{\text{Hz}}$
		$f_o = 1\text{ kHz}$		9.6	11.0	$\text{nV}/\sqrt{\text{Hz}}$
Input Noise Current	I_n p-p			14	30	pA p-p
Input Noise Current Density	I_n	$f_o = 10\text{ Hz}$		0.32	0.80	$\text{pA}/\sqrt{\text{Hz}}$
		$f_o = 100\text{ Hz}^3$		0.14	0.23	$\text{pA}/\sqrt{\text{Hz}}$
		$f_o = 1\text{ kHz}$		0.12	0.17	$\text{pA}/\sqrt{\text{Hz}}$
Input Resistance—Differential Mode ⁴	R_{IN}		15	50		$\text{m}\Omega$
Input Resistance—Common-Mode	R_{INCM}			160		$\text{G}\Omega$
Input Voltage Range	IVR		± 13	± 14		V
Common-Mode Rejection Ratio	CMRR	$V_{CM} = \pm 13\text{ V}$	106	123		dB
Power Supply Rejection Ratio	PSRR	$V_S = \pm 3\text{ V to } \pm 18\text{ V}$		5	20	$\mu\text{V}/\text{V}$
Large-Signal Voltage Gain	A_{VO}	$R_L \geq 2\text{ k}\Omega$, $V_O = \pm 10\text{ V}$	200	500		V/mV
		$R_L \geq 500\ \Omega$, $V_O = \pm 0.5\text{ V}$, $V_S = \pm 3\text{ V}^4$	150	400		V/mV
OUTPUT CHARACTERISTICS						
Output Voltage Swing	V_O	$R_L \geq 10\text{ k}\Omega$	± 12.5	± 13.0		V
		$R_L \geq 2\text{ k}\Omega$	± 12.0	± 12.8		V
		$R_L \geq 1\text{ k}\Omega$	± 10.5	± 12.0		V
DYNAMIC PERFORMANCE						
Slew Rate	SR	$R_L \geq 2\text{ k}\Omega^3$	0.1	0.3		$\text{V}/\mu\text{s}$
Closed-Loop Bandwidth	BW	$A_{VOL} = 1^5$	0.4	0.6		MHz
Closed-Loop Output Resistance	R_O	$V_O = 0$, $I_O = 0$		60		Ω
Power Consumption	P_d	$V_S = \pm 15\text{ V}$, No Load		75	120	mW
		$V_S = \pm 13\text{ V}$, No Load		4	6	mW
Offset Adjustment Range		$R_p = 20\text{ k}\Omega$		± 4		mV

NOTES

¹Input offset voltage measurements are performed by automated test equipment approximately 0.5 seconds after application of power.

²Long-term input offset voltage stability refers to the averaged trend time of VOS vs. Time over extended periods after the first 30 days of operation. Excluding the initial hour of operation, changes in VOS during the first 30 operating days are typically 2.5 μV refer to the typical performance curves. Parameter is sample tested.

³Sample tested.

⁴Guaranteed by design.

⁵Guaranteed but not tested.

Specifications subject to change without notice.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OP07C ELECTRICAL CHARACTERISTICS ($V_S = \pm 15\text{ V}$, $T_A = 25^\circ\text{C}$, unless otherwise noted.)

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
INPUT CHARACTERISTICS						
Input Offset Voltage ¹	V_{OS}			60	150	μV
Long-Term V_{OS} Stability ²	V_{OS}/Time			0.4	2.0	$\mu\text{V}/\text{Mo}$
Input Offset Current	I_{OS}			0.8	6.0	nA
Input Bias Current	I_B			± 1.8	± 7.0	nA
Input Noise Voltage	e_n p-p	0.1 Hz to 10 Hz ³		0.38	0.65	$\mu\text{V p-p}$
Input Noise Voltage Density	e_n	$f_o = 10\text{ Hz}$		10.5	20.0	$\text{nV}/\sqrt{\text{Hz}}$
		$f_o = 100\text{ Hz}^3$		10.2	13.5	$\text{nV}/\sqrt{\text{Hz}}$
		$f_o = 1\text{ kHz}$		9.8	11.5	$\text{nV}/\sqrt{\text{Hz}}$
Input Noise Current	I_n p-p			15	35	pA p-p
Input Noise Current Density	I_n	$f_o = 10\text{ Hz}$		0.35	0.90	$\text{pA}/\sqrt{\text{Hz}}$
		$f_o = 100\text{ Hz}^3$		0.15	0.27	$\text{pA}/\sqrt{\text{Hz}}$
		$f_o = 1\text{ kHz}$		0.13	0.18	$\text{pA}/\sqrt{\text{Hz}}$
Input Resistance- Differential Mode ⁴	R_{IN}		8	33		$\text{m}\Omega$
Input Resistance- Common-Mode	R_{INCM}			120		$\text{G}\Omega$
Input Voltage Range	IVR		± 13	± 14		V
Common-Mode Rejection Ratio	CMRR	$V_{CM} = \pm 13\text{ V}$	100	120		dB
Power Supply Rejection Ratio	PSRR	$V_S = \pm 3\text{ V}$ to $\pm 18\text{ V}$		7	32	$\mu\text{V}/\text{V}$
Large-Signal Voltage Gain	A_{VO}	$R_L \geq 2\text{ k}\Omega$, $V_O = \pm 10\text{ V}$	120	400		V/mV
		$R_L \geq 500\ \Omega$, $V_O = \pm 0.5\text{ V}$, $V_S = \pm 3\text{ V}^4$	100	400		V/mV
OUTPUT CHARACTERISTICS						
Output Voltage Swing	V_O	$R_L \geq 10\text{ k}\Omega$	± 12.0	± 13.0		V
		$R_L \geq 2\text{ k}\Omega$	± 11.5	± 12.8		V
		$R_L \geq 1\text{ k}\Omega$		± 12.0		V
DYNAMIC PERFORMANCE						
Slew Rate	SR	$R_L \geq 2\text{ k}\Omega^3$	0.1	0.3		$\text{V}/\mu\text{s}$
Closed-Loop Bandwidth	BW	$A_{VOL} = 1^5$	0.4	0.6		MHz
Closed-Loop Output Resistance	R_O	$V_O = 0$, $I_O = 0$		60		Ω
Power Consumption	P_d	$V_S = \pm 15\text{ V}$, No Load		80	150	mW
		$V_S = \pm 13\text{ V}$, No Load		4	8	mW
Offset Adjustment Range		$R_p = 20\text{ k}\Omega$		± 4		mV

NOTES

- ¹Input offset voltage measurements are performed by automated test equipment approximately 0.5 seconds after application of power.
 - ²Long-term input offset voltage stability refers to the averaged trend time of VOS vs. Time over extended periods after the first 30 days of operation. Excluding the initial hour of operation, changes in VOS during the first 30 operating days are typically 2.5 μV refer to the typical performance curves. Parameter is sample tested
 - ³Sample tested.
 - ⁴Guaranteed by design.
 - ⁵Guaranteed but not tested.
- Specifications subject to change without notice.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OP07—SPECIFICATIONS

OP07E ELECTRICAL CHARACTERISTICS ($V_S = \pm 15 \text{ V}$, $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$, unless otherwise noted.)

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
INPUT CHARACTERISTICS						
Input Offset Voltage ¹	V_{OS}			45	130	μV
Voltage Drift without External Trim ²	TCV_{OS}			0.3	1.3	$\mu\text{V}/^\circ\text{C}$
Voltage Drift with External Trim ³	TCV_{OSN}	$R_p = 20 \text{ k}\Omega$		0.3	1.3	$\mu\text{V}/^\circ\text{C}$
Input Offset Current	I_{OS}			0.9	5.3	nA
Input Offset Current Drift	TCI_{OS}			8	35	$\text{pA}/^\circ\text{C}$
Input Bias Current	I_B			± 1.5	± 5.5	nA
Input Bias Current Drift	TCI_B			13	35	$\text{pA}/^\circ\text{C}$
Input Voltage Range	IVR		± 13	± 13.5		V
Common-Mode Rejection Ratio	CMRR	$V_{CM} = \pm 13 \text{ V}$	103	123		dB
Power Supply Rejection Ratio	PSRR	$V_S = \pm 3 \text{ V to } \pm 18 \text{ V}$		7	32	$\mu\text{V}/\text{V}$
Large-Signal Voltage Gain	A_{VO}	$R_L \geq 2 \text{ k}\Omega$, $V_O = \pm 10 \text{ V}$	180	450		V/mV
OUTPUT CHARACTERISTICS						
Output Voltage Swing	V_O	$R_L \geq 10 \text{ k}\Omega$	± 12	± 12.6		V

NOTES

¹Input offset voltage measurements are performed by automated test equipment approximately 0.5 seconds after application of power.

²Guaranteed by design.

³Sample tested.

Specifications subject to change without notice

($V_S = \pm 15 \text{ V}$, $-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$, unless otherwise noted.)

OP07C ELECTRICAL CHARACTERISTICS

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
INPUT CHARACTERISTICS						
Input Offset Voltage ¹	V_{OS}			85	250	μV
Voltage Drift without External Trim ²	TCV_{OS}			0.5	1.8	$\mu\text{V}/^\circ\text{C}$
Voltage Drift with External Trim ³	TCV_{OSN}	$R_p = 20 \text{ k}\Omega$		0.4	1.8	$\mu\text{V}/^\circ\text{C}$
Input Offset Current	I_{OS}			1.6	8.0	nA
Input Offset Current Drift	TCI_{OS}			12	50	$\text{pA}/^\circ\text{C}$
Input Bias Current	I_B			± 2.2	± 9.0	nA
Input Bias Current Drift	TCI_B			18	50	$\text{pA}/^\circ\text{C}$
Input Voltage Range	IVR		± 13	± 13.5		V
Common-Mode Rejection Ratio	CMRR	$V_{CM} = \pm 13 \text{ V}$	97	120		dB
Power Supply Rejection Ratio	PSRR	$V_S = \pm 3 \text{ V to } \pm 18 \text{ V}$		10	51	$\mu\text{V}/\text{V}$
Large-Signal Voltage Gain	A_{VO}	$R_L \geq 2 \text{ k}\Omega$, $V_O = \pm 10 \text{ V}$	100	400		V/mV
OUTPUT CHARACTERISTICS						
Output Voltage Swing	V_O	$R_L \geq 10 \text{ k}\Omega$	± 11	± 12.6		V

NOTES

¹Input offset voltage measurements are performed by automated test equipment approximately 0.5 seconds after application of power.

²Guaranteed by design.

³Sample tested.

Specifications subject to change without notice.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OP07

ABSOLUTE MAXIMUM RATINGS*

Supply Voltage (V_S)	± 22 V
Input Voltage*	± 22 V
Differential Input Voltage	± 30 V
Output Short-Circuit Duration	Indefinite
Storage Temperature Range	
S, P Packages	-65°C to $+125^\circ\text{C}$
Operating Temperature Range	
OP07E	0°C to 70°C
OP07C	-40°C to $+85^\circ\text{C}$
Junction Temperature Range	150°C
Lead Temperature Range (Soldering, 60 sec)	300°C

*For supply voltages less than ± 22 V, the absolute maximum input voltage is equal to the supply voltage.

Package Type	θ_{JA}^*	θ_{JC}	Units
8-Lead Plastic DIP (P)	103	43	$^\circ\text{C/W}$
8-Lead SOIC (S)	158	43	$^\circ\text{C/W}$

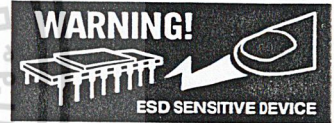
* θ_{JA} is specified for worst case conditions, i.e., θ_{JA} is specified for device in socket for P-DIP package, θ_{JA} is specified for device soldered to printed circuit board for SO package.

ORDERING GUIDE

Model	Temperature Range	Package Description	Package Option	Branding Information
OP07EP	0°C to 70°C	8-Lead Epoxy DIP	P-8	
OP07CP	-40°C to 85°C	8-Lead Epoxy DIP	P-8	
OP07CS	-40°C to 85°C	8-Lead SOIC	S-8	

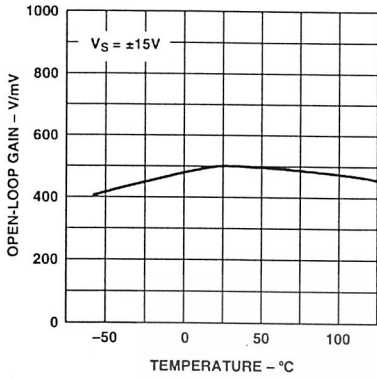
CAUTION

ESD (electrostatic discharge) sensitive device. Electrostatic charges as high as 4000 V readily accumulate on the human body and test equipment and can discharge without detection. Although the OP07 features proprietary ESD protection circuitry, permanent damage may occur on devices subjected to high-energy electrostatic discharges. Therefore, proper ESD precautions are recommended to avoid performance degradation or loss of functionality.

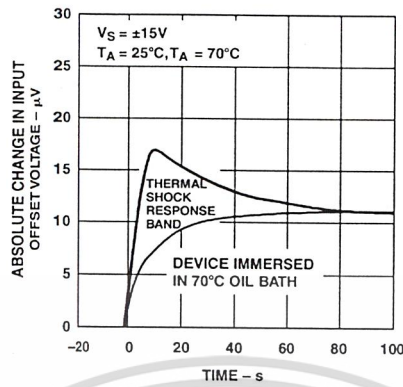


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

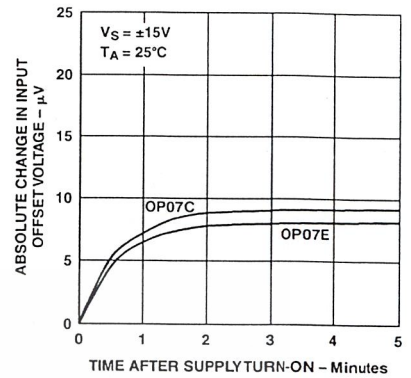
OP07 – Typical Performance Characteristics



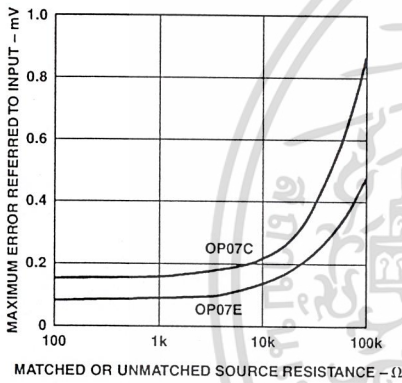
TPC 1. Open-Loop Gain vs. Temperature



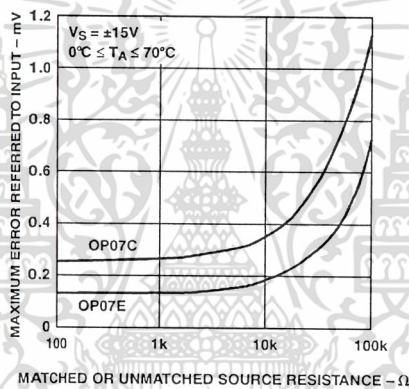
TPC 2. Offset Voltage Change Due to Thermal Shock



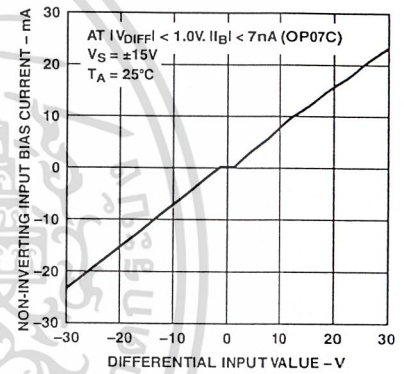
TPC 3. Warm-Up Drift



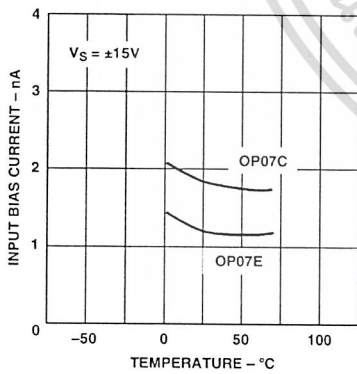
TPC 4. Maximum Error vs. Source Resistance



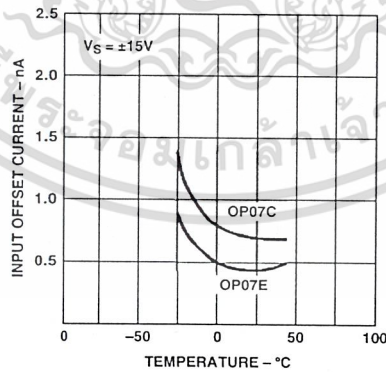
TPC 5. Maximum Error vs. Source Resistance



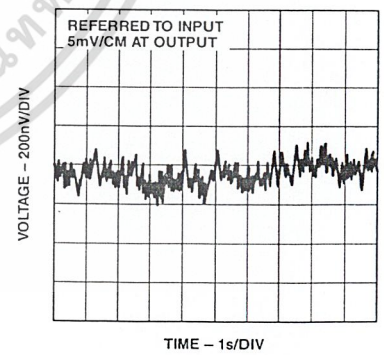
TPC 6. Input Bias Current vs. Differential Input Voltage



TPC 7. Input Bias Current vs. Temperature

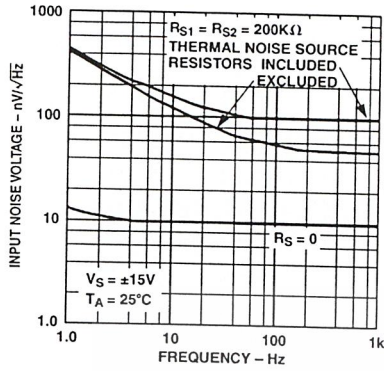


TPC 8. Input Offset Current vs. Temperature

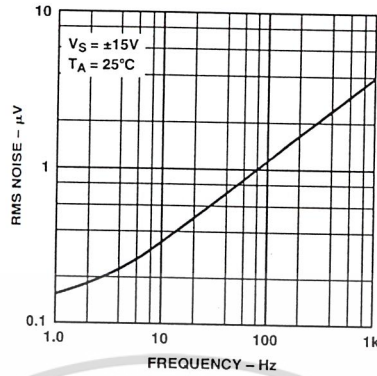


TPC 9. Low Frequency Noise

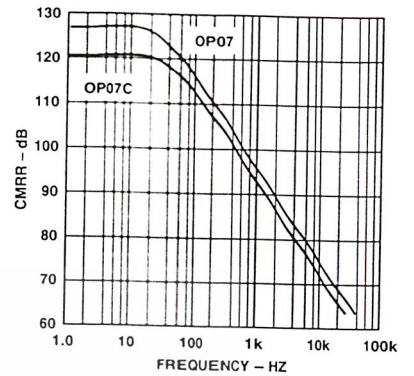
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



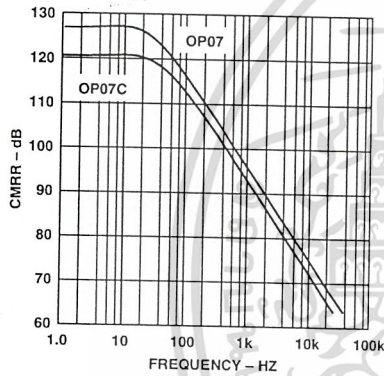
TPC 10. Total Input Noise Voltage vs. Frequency



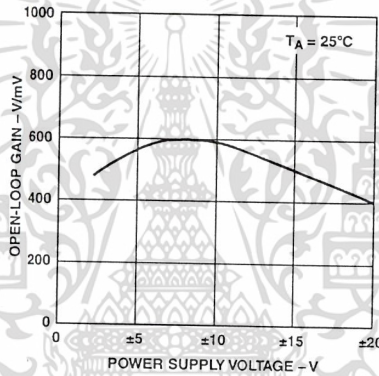
TPC 11. Input Wideband Noise vs Bandwidth (0.1 Hz to Frequency Indicated)



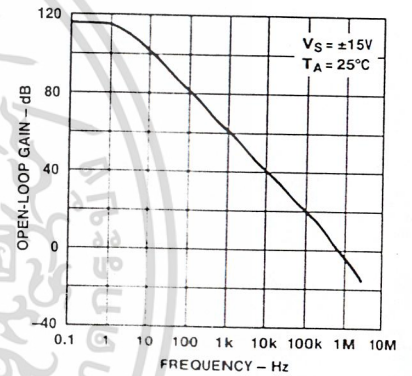
TPC 12. CMRR vs. Frequency



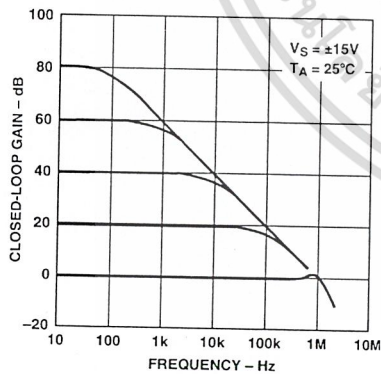
TPC 13. PSRR vs. Frequency



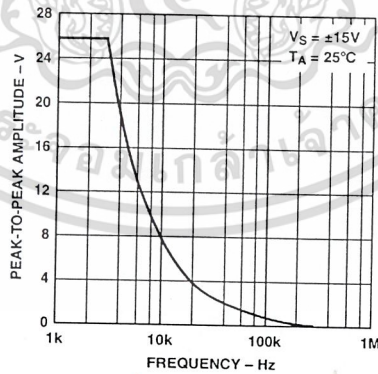
TPC 14. Open-Loop Gain vs Power Supply Voltage



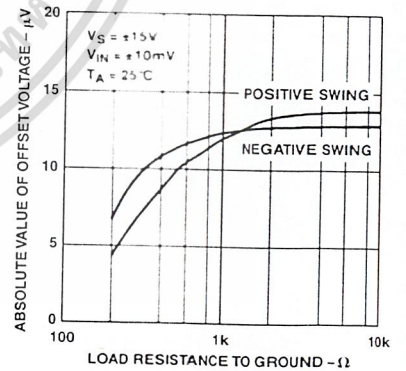
TPC 15. Open-Loop Frequency Response



TPC 16. Closed-Loop Response for Various Gain Configurations



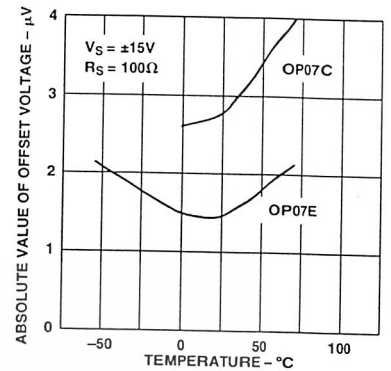
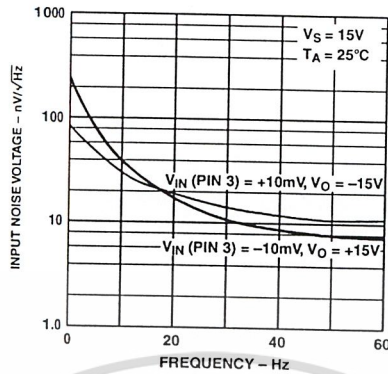
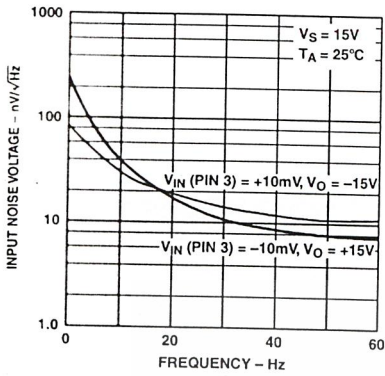
TPC 17. Maximum Output Swing vs. Frequency



TPC 18. Maximum Output Voltage vs. Load Resistance

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

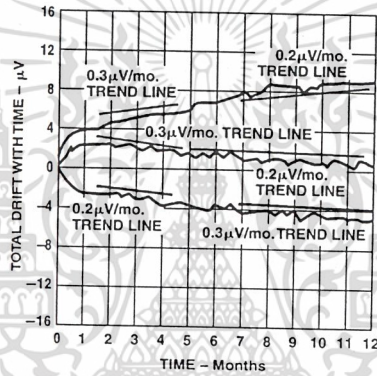
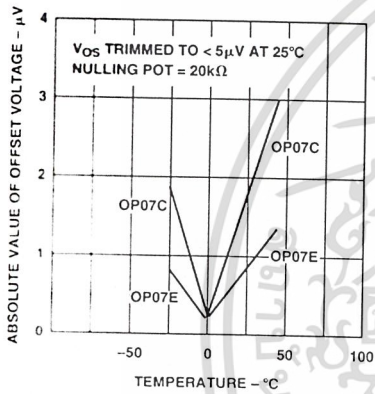
OP07



TPC 19. Power Consumption vs. Power Supply

TPC 20. Output Short-Circuit Current vs. Time

TPC 21. Untrimmed Offset Voltage vs. Temperature



TPC 22. Trimmed Offset Voltage vs. Temperature

TPC 23. Offset Voltage Stability vs. Time

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

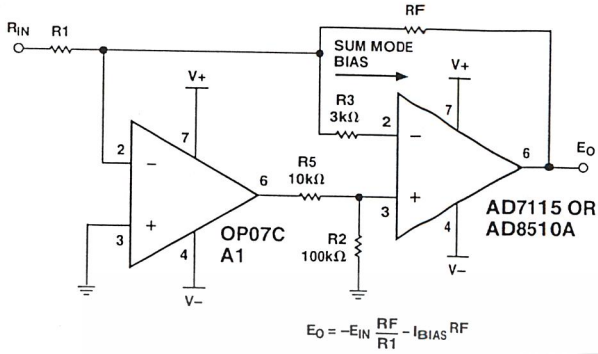


Figure 2. Typical Offset Voltage Test Circuit

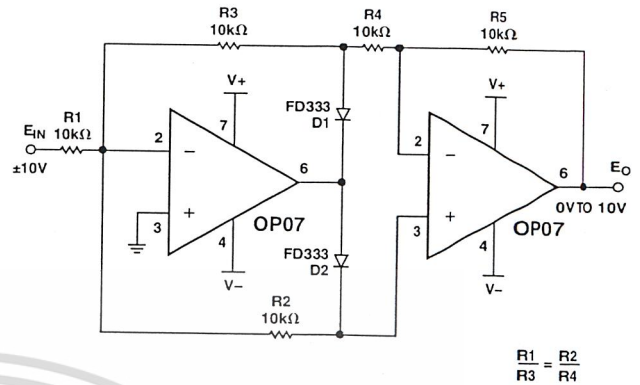


Figure 5. Burn-In circuit

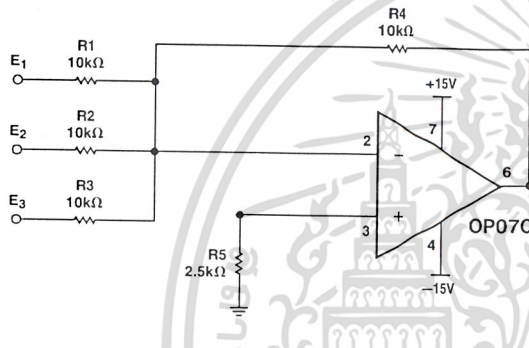
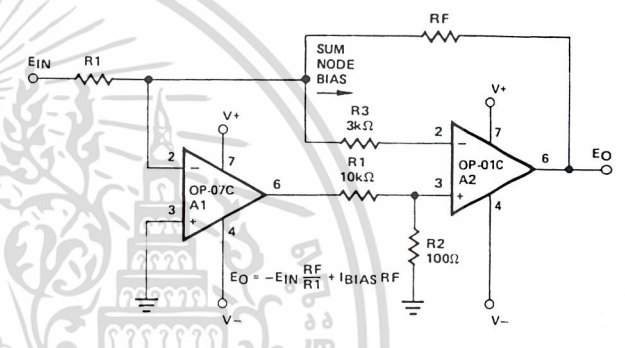


Figure 3. Typical Low-Frequency Noise Circuit



PINOUTS SHOWN FOR J, P, AND Z PACKAGES

Figure 6. High-Speed, Low VOS Composite Amplifier

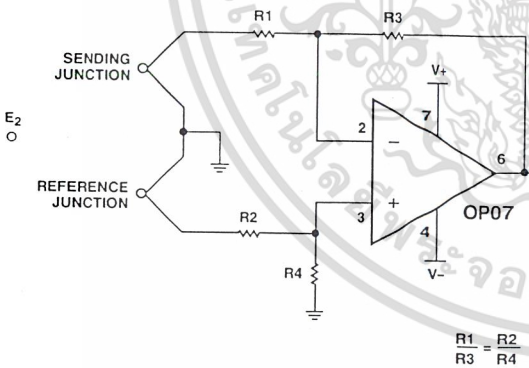
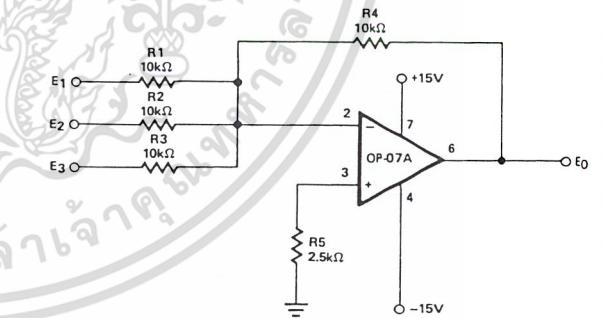


Figure 4. Optional Offset Nulling Circuit



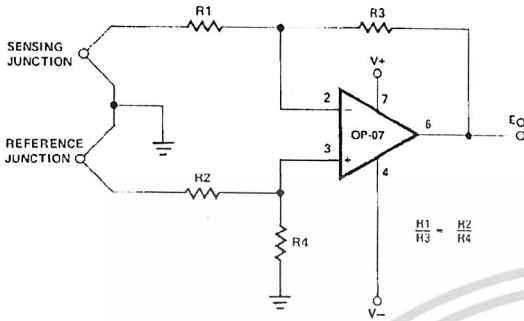
PINOUTS SHOWN FOR J, P, AND Z PACKAGES

Figure 7. Adjustment-Free Precision Summing Amplifier

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรรมใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

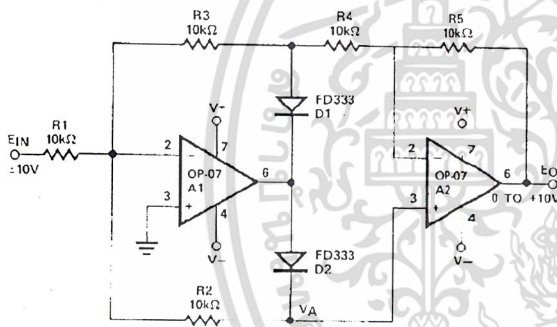
OP07

TYPICAL APPLICATIONS



PINOUTS SHOWN FOR J, P, AND Z PACKAGES

Figure 8. High-Stability Thermocouple Amplifier



PINOUTS SHOWN FOR J, P, AND Z PACKAGES

Figure 9. Precision Absolute-Value Circuit

APPLICATIONS INFORMATION

OP07 series units may be substituted directly into 725, 108A/308A* and OP05 sockets with or without removal of external compensation or nulling components. Additionally, the OP07 may be used in unnulling 741 type sockets. However, if conventional 741 nulling circuitry is in use, it should be modified or removed to enable proper OP07 operation. OP07 offset voltage may be nulled to zero through use of a potentiometer (see offset nulling circuit diagram).

PRECISION ABSOLUTE-VALUE CIRCUIT

The OP07 provides stable operation with load capacitance of up to 500 pF and ± 10 V swings; larger capacitances should be decoupled with a 50 Ω decoupling resistor.

Stray thermoelectric voltages generated by dissimilar metals at the contacts to the input terminals can degrade drift performance. Therefore, best operation will be obtained when both input contacts are maintained at the same temperature, preferably close to the package temperature.

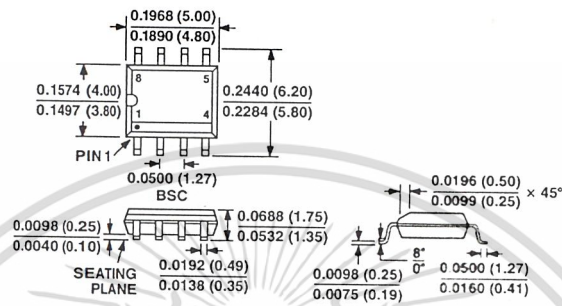
*TO-99 Package only

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OUTLINE DIMENSIONS

Dimensions shown in inches and (mm).

**8-Lead SO DIP
(S-Suffix)**



Revision History

Location	Page
Data Sheet changed from REV. 0 to REV. A.	
Edits to FEATURES	1
Edits to ORDERING GUIDE	1
Edits to PIN CONNECTION drawings	1
Edits to ABSOLUTE MAXIMUM RATINGS	2
Deleted ELECTRICAL CHARACTERISTICS	2-3
Deleted OP07D Column from ELECTRICAL CHARACTERISTICS	4-5
Edits to TPCs	7-9
Edits to HIGH-SPEED, LOW V _{OS} COMPOSITE AMPLIFIER	9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Serially Interfaced, 8-Digit LED Display Drivers

MAX7219/MAX7221

General Description

The MAX7219/MAX7221 are compact, serial input/output common-cathode display drivers that interface microprocessors (μ Ps) to 7-segment numeric LED displays of up to 8 digits, bar-graph displays, or 64 individual LEDs. Included on-chip are a BCD code-B decoder, multiplex scan circuitry, segment and digit drivers, and an 8x8 static RAM that stores each digit. Only one external resistor is required to set the segment current for all LEDs. The MAX7221 is compatible with SPI™, QSPI™, and Microwire™, and has slew-rate-limited segment drivers to reduce EMI.

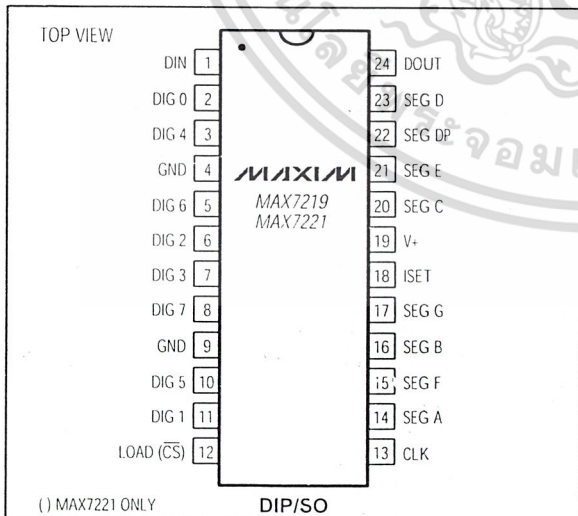
A convenient 3-wire serial interface connects to all common μ Ps. Individual digits may be addressed and updated without rewriting the entire display. The MAX7219/MAX7221 also allow the user to select code-B decoding or no-decode for each digit.

The devices include a 150 μ A low-power shutdown mode, analog and digital brightness control, a scan-limit register that allows the user to display from 1 to 8 digits, and a test mode that forces all LEDs on.

Applications

- Bar-Graph Displays
- 7-Segment Displays
- Industrial Controllers
- Panel Meters
- LED Matrix Displays

Pin Configuration



Features

- ◆ 10MHz Serial Interface
- ◆ Individual LED Segment Control
- ◆ Decode/No-Decode Digit Selection
- ◆ 150 μ A Low-Power Shutdown (Data Retained)
- ◆ Digital and Analog Brightness Control
- ◆ Display Blanked on Power-Up
- ◆ Drive Common-Cathode LED Display
- ◆ Slew-Rate Limited Segment Drivers for Lower EMI (MAX7221)
- ◆ SPI, QSPI, Microwire Serial Interface (MAX7221)
- ◆ 24-Pin DIP and SO Packages

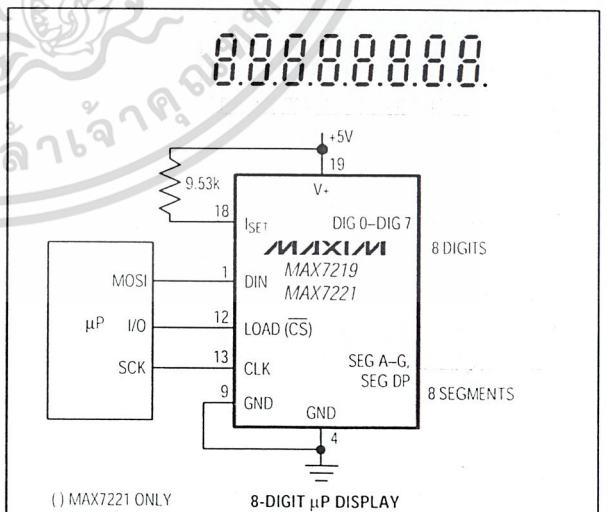
Ordering Information

PART	TEMP. RANGE	PIN-PACKAGE
MAX7219CNG	0°C to +70°C	24 Narrow Plastic DIP
MAX7219CWG	0°C to +70°C	24 Wide SO
MAX7219C/D	0°C to +70°C	Dice*
MAX7219ENG	-40°C to +85°C	24 Narrow Plastic DIP
MAX7219EWG	-40°C to +85°C	24 Wide SO
MAX7219ERG	-40°C to +85°C	24 Narrow CERDIP

Ordering Information continued at end of data sheet.

*Dice are specified at $T_A = +25^\circ\text{C}$.

Typical Application Circuit



SPI and QSPI are trademarks of Motorola Inc. Microwire is a trademark of National Semiconductor Corp.



Maxim Integrated Products 1

For free samples & the latest literature: <http://www.maxim-ic.com>, or phone 1-800-998-8800.
For small orders, phone 408-737-7600 ext. 3468.

ไม่ว่ากรณีใดๆ ทั้งสิ้น ยกเว้นที่ Maxim ผลิตโดยสังเคราะห์ และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Serially Interfaced, 8-Digit LED Display Drivers

ABSOLUTE MAXIMUM RATINGS

Voltage (with respect to GND)		Operating Temperature Ranges
V+	-0.3V to 6V	MAX7219C_G/MAX7221C_G
DIN, CLK, LOAD, \overline{CS}	-0.3V to 6V	MAX7219E_G/MAX7221E_G
All Other Pins	-0.3V to (V+ + 0.3V)	Storage Temperature Range
Current		Lead Temperature (soldering, 10sec)
DIG0-DIG7 Sink Current	500mA	
SEGA-G, DP Source Current	100mA	
Continuous Power Dissipation (T _A = +85°C)		
Narrow Plastic DIP	0.87W	
Wide SO	0.76W	
Narrow CERDIP	1.1W	

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V+ = 5V ±10%, R_{SET} = 9.53kΩ ±1%, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Operating Supply Voltage	V+		4.0		5.5	V
Shutdown Supply Current	I+	All digital inputs at V+ or GND, T _A = +25°C			150	μA
Operating Supply Current	I+	R _{SET} = open circuit			8	mA
		All segments and decimal point on, I _{SEG_} = -40mA		330		
Display Scan Rate	f _{OSC}	8 digits scanned		800	1300	Hz
Digit Drive Sink Current	I _{DIGIT}	V+ = 5V, V _{OUT} = 0.65V				mA
Segment Drive Source Current	I _{SEG}	T _A = +25°C, V+ = 5V, V _{OUT} = (V+ - 1V)		-40	-45	mA
Segment Current Slew Rate (MAX7221 only)	ΔI _{SEG} /Δt	T _A = +25°C, V+ = 5V, V _{OUT} = (V+ - 1V)		20	50	mA/μs
Segment Drive Current Matching	ΔI _{SEG}			3.0		%
Digit Drive Leakage (MAX7221 only)	I _{DIGIT}	Digit off, V _{DIGIT} = V+			-10	μA
Segment Drive Leakage (MAX7221 only)	I _{SEG}	Segment off, V _{SEG} = 0V			1	μA
Digit Drive Source Current (MAX7219 only)	I _{DIGIT}	Digit off, V _{DIGIT} = (V+ - 0.3V)	2			mA
Segment Drive Sink Current (MAX7219 only)	I _{SEG}	Segment off, V _{SEG} = 0.3V	5			mA

Serially Interfaced, 8-Digit LED Display Drivers

MAX7219/MAX7221

ELECTRICAL CHARACTERISTICS (continued)

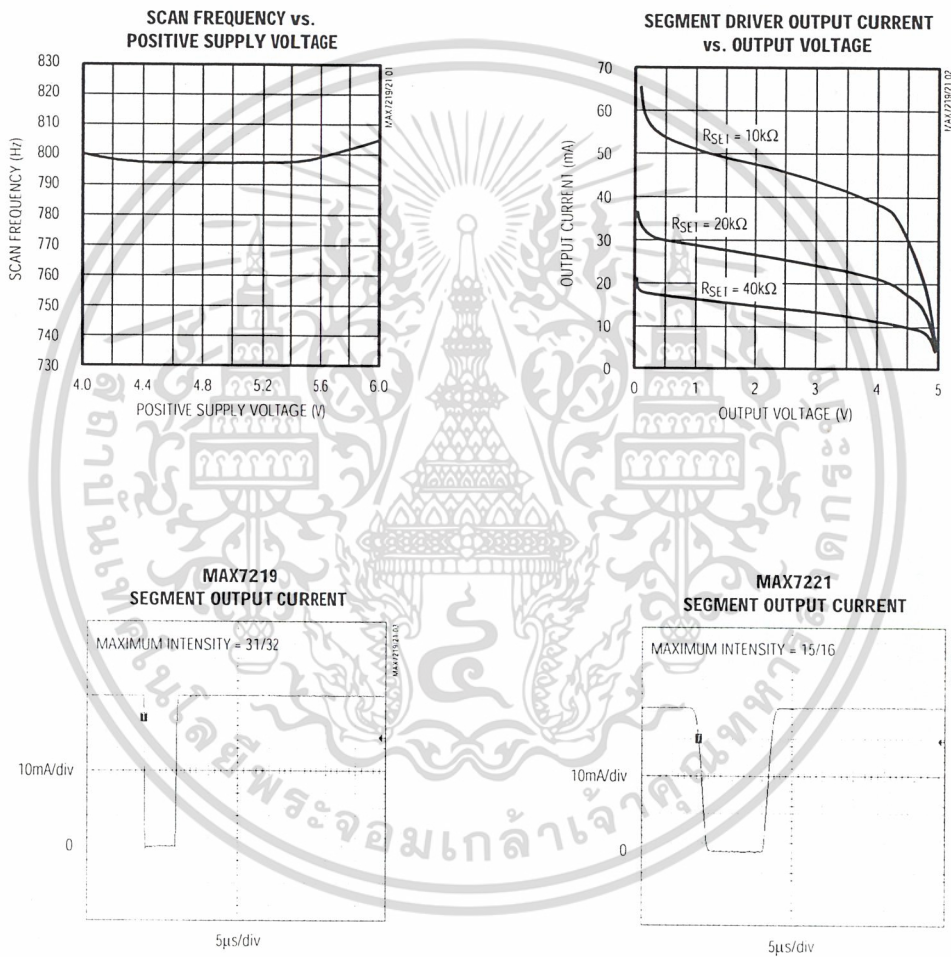
(V+ = 5V ±10%, RSET = 9.53kΩ ±1%, TA = TMIN to TMAX, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
LOGIC INPUTS						
Input Current DIN, CLK, LOAD, \overline{CS}	I _{IH} , I _{IL}	V _{IN} = 0V or V+	-1		1	μA
Logic High Input Voltage	V _{IH}		3.5			V
Logic Low Input Voltage	V _{IL}				0.8	V
Output High Voltage	V _{OH}	DOUT, I _{SOURCE} = -1mA	V+ - 1			V
Output Low Voltage	V _{OL}	DOUT, I _{SINK} = 1.6mA			0.4	V
Hysteresis Voltage	ΔV _I	DIN, CLK, LOAD, \overline{CS}		1		V
TIMING CHARACTERISTICS						
CLK Clock Period	t _{CP}		100			ns
CLK Pulse Width High	t _{CH}		50			ns
CLK Pulse Width Low	t _{CL}		50			ns
\overline{CS} Fall to SCLK Rise Setup Time (MAX7221 only)	t _{CS}		25			ns
CLK Rise to \overline{CS} or LOAD Rise Hold Time	t _{CSH}		0			ns
DIN Setup Time	t _{DS}		25			ns
DIN Hold Time	t _{DH}		0			ns
Output Data Propagation Delay	t _{DO}	10pF			25	ns
Load-Rising Edge to Next Clock Rising Edge (MAX7219 only)	t _{LDCK}		50			ns
Minimum \overline{CS} or LOAD Pulse High	t _{CSW}		50			ns
Data-to-Segment Delay	t _{DSPD}				2.25	ms

Serially Interfaced, 8-Digit LED Display Drivers

Typical Operating Characteristics

(V+ = +5V, T_A = +25°C, unless otherwise noted.)



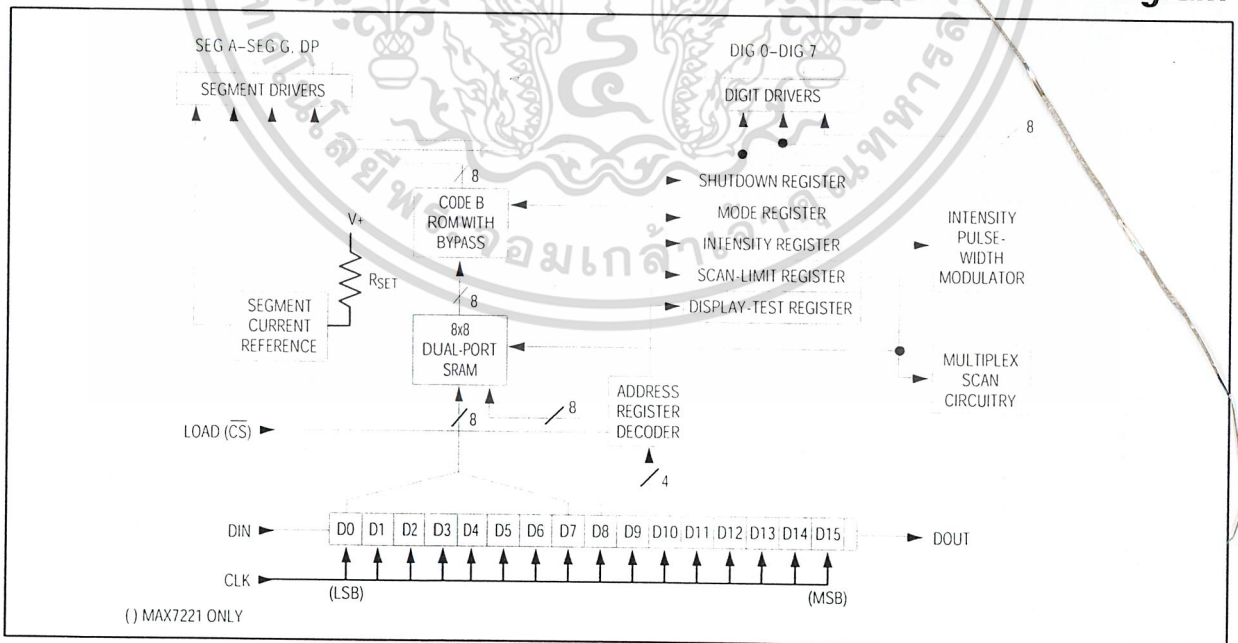
Serially Interfaced, 8-Digit LED Display Drivers

Pin Description

MAX7219/MAX7221

PIN	NAME	FUNCTION
1	DIN	Serial-Data Input. Data is loaded into the internal 16-bit shift register on CLK's rising edge.
2, 3, 5-8, 10, 11	DIG 0-DIG 7	Eight-Digit Drive Lines that sink current from the display common cathode. The MAX7219 pulls the digit outputs to V+ when turned off. The MAX7221's digit drivers are high-impedance when turned off.
4, 9	GND	Ground (both GND pins must be connected)
12	LOAD (MAX7219)	Load-Data Input. The last 16 bits of serial data are latched on LOAD's rising edge.
	\overline{CS} (MAX7221)	Chip-Select Input. Serial data is loaded into the shift register while \overline{CS} is low. The last 16 bits of serial data are latched on \overline{CS} 's rising edge.
13	CLK	Serial-Clock Input. 10MHz maximum rate. On CLK's rising edge, data is shifted into the internal shift register. On CLK's falling edge, data is clocked out of DOUT. On the MAX7221, the CLK input is active only while \overline{CS} is low.
14-17, 20-23	SEG A-SEG G, DP	Seven Segment Drives and Decimal Point Drive that source current to the display. On the MAX7219, when a segment driver is turned off it is pulled to GND. The MAX7221 segment drivers are high-impedance when turned off.
18	ISET	Connect to VDD through a resistor (RSET) to set the peak segment current (Refer to <i>Selecting RSET Resistor</i> section).
19	V+	Positive Supply Voltage. Connect to +5V.
24	DOUT	Serial-Data Output. The data into DIN is valid at DOUT 16.5 clock cycles later. This pin is used to daisy-chain several MAX7219/MAX7221's and is never high-impedance.

Functional Diagram



MAXIM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Serially Interfaced, 8-Digit LED Display Drivers

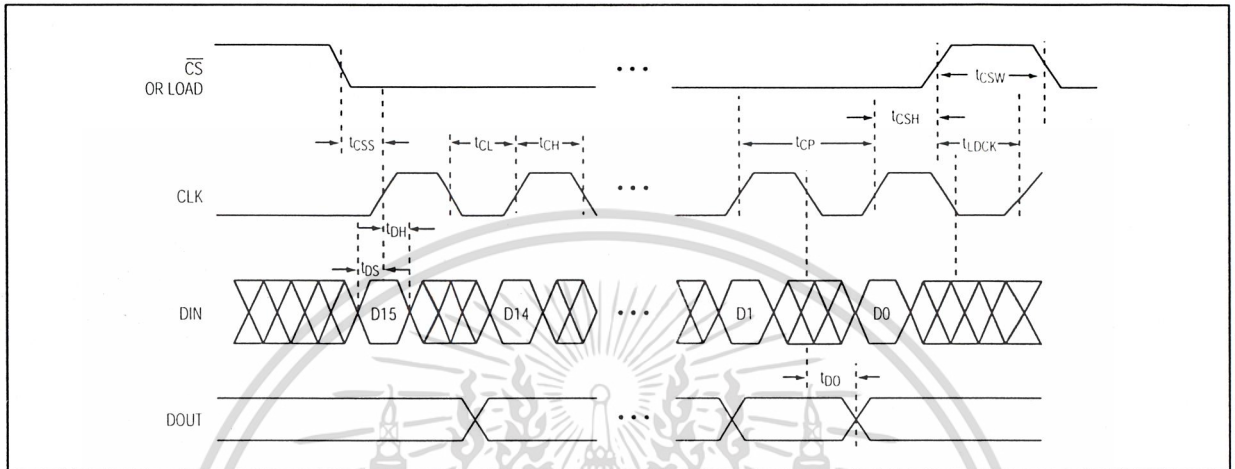


Figure 1. Timing Diagram

Table 1. Serial-Data Format (16 Bits)

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
X	X	X	X	ADDRESS				DATA							LSB

Detailed Description

MAX7219/MAX7221 Differences

The MAX7219 and MAX7221 are identical except for two parameters: the MAX7221 segment drivers are slew-rate limited to reduce electromagnetic interference (EMI), and its serial interface is fully SPI compatible.

Serial-Addressing Modes

For the MAX7219, serial data at DIN, sent in 16-bit packets, is shifted into the internal 16-bit shift register with each rising edge of CLK regardless of the state of LOAD. For the MAX7221, CS must be low to clock data in or out. The data is then latched into either the digit or control registers on the rising edge of LOAD/CS. LOAD/CS must go high concurrently with or after the 16th rising clock edge, but before the next rising clock edge or data will be lost. Data at DIN is propagated through the shift register and appears at DOUT 16.5 clock cycles later. Data is clocked out on the falling edge of CLK. Data bits are labeled D0–D15 (Table 1). D8–D11 contain the register address. D0–D7 contain the data, and D12–D15 are “don't care” bits. The first received is D15, the most significant bit (MSB).

Digit and Control Registers

Table 2 lists the 14 addressable digit and control registers. The digit registers are realized with an on-chip, dual-port SRAM. They are addressed directly so that individual digits can be updated and retain data as long as V+ typically exceeds 2V. The control registers control the display (decode mode, display intensity, scan limit, number of scanned digits), shutdown, and display test (LEDs on).

Shutdown Mode

When the MAX7219 is in shutdown mode, the scan oscillator is halted, all segment current sources are pulled to ground, and all digit drivers are pulled to V+, thereby blanking the display. The MAX7221 is identical, except the drivers are high-impedance. Data in the digit and control registers remains unaltered. Shutdown can be used to save power or as an alarm to flash the display by successively entering and leaving shutdown mode. For minimum supply current in shutdown mode, logic inputs should be at ground or V+ (CMOS-logic levels).

Typically, it takes less than 250µs for the MAX7219/MAX7221 to leave shutdown mode. The display driver can be programmed while in shutdown mode, and shutdown mode can be overridden by the display-test function.

Serially Interfaced, 8-Digit LED Display Drivers

Table 2. Register Address Map

REGISTER	ADDRESS					HEX CODE
	D15–D12	D11	D10	D9	D8	
No-Op	X	0	0	0	0	X0
Digit 0	X	0	0	0	1	X1
Digit 1	X	0	0	1	0	X2
Digit 2	X	0	0	1	1	X3
Digit 3	X	0	1	0	0	X4
Digit 4	X	0	1	0	1	X5
Digit 5	X	0	1	1	0	X6
Digit 6	X	0	1	1	1	X7
Digit 7	X	1	0	0	0	X8
Decode Mode	X	1	0	0	1	X9
Intensity	X	1	0	1	0	XA
Scan Limit	X	1	0	1	1	XB
Shutdown	X	1	1	0	0	XC
Display Test	X	1	1	1	1	XF

Initial Power-Up

On initial power-up, all control registers are reset, the display is blanked, and the MAX7219/MAX7221 enter shutdown mode. Program the display driver prior to display use. Otherwise, it will initially be set to scan one digit, it will not decode data in the data registers, and the intensity register will be set to its minimum value.

Decode-Mode Register

The decode-mode register sets BCD code B (0-9, E, H, L, P, and -) or no-decode operation for each digit. Each bit in the register corresponds to one digit. A logic high selects code B decoding while logic low bypasses the decoder. Examples of the decode mode control-register format are shown in Table 4.

When the code B decode mode is used, the decoder looks only at the lower nibble of the data in the digit registers (D3–D0), disregarding bits D4–D6. D7, which sets the decimal point (SEG DP), is independent of the decoder and is positive logic (D7 = 1 turns the decimal point on). Table 5 lists the code B font.

When no-decode is selected, data bits D7–D0 correspond to the segment lines of the MAX7219/MAX7221. Table 6 shows the one-to-one pairing of each data bit to the appropriate segment line.

Table 3. Shutdown Register Format (Address (Hex) = XC)

MODE	ADDRESS CODE (HEX)	REGISTER DATA							
		D7	D6	D5	D4	D3	D2	D1	D0
Shutdown Mode	XC	X	X	X	X	X	X	X	0
Normal Operation	XC	X	X	X	X	X	X	X	1

Table 4. Decode-Mode Register Examples (Address (Hex) = X9)

DECODE MODE	REGISTER DATA								HEX CODE
	D7	D6	D5	D4	D3	D2	D1	D0	
No decode for digits 7-0	0	0	0	0	0	0	0	0	00
Code B decode for digit 0 No decode for digits 7-1	0	0	0	0	0	0	0	1	01
Code B decode for digits 3-0 No decode for digits 7-4	0	0	0	0	1	1	1	1	0F
Code B decode for digits 7-0	1	1	1	1	1	1	1	1	FF



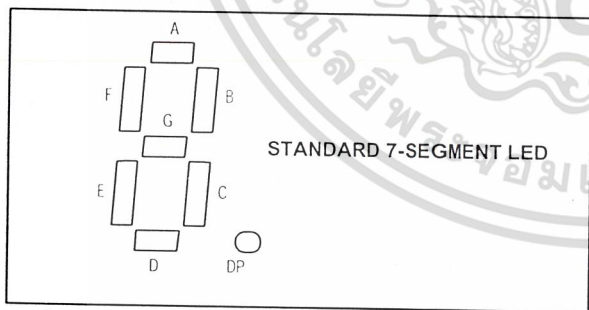
Serially Interfaced, 8-Digit LED Display Drivers

Table 5. Code B Font

7-SEGMENT CHARACTER	REGISTER DATA						ON SEGMENTS = 1							
	D7*	D6-D4	D3	D2	D1	D0	DP*	A	B	C	D	E	F	G
0		X	0	0	0	0		1	1	1	1	1	1	0
1		X	0	0	0	1		0	1	1	0	0	0	0
2		X	0	0	1	0		1	1	0	1	1	0	1
3		X	0	0	1	1		1	1	1	1	0	0	1
4		X	0	1	0	0		0	1	1	0	0	1	1
5		X	0	1	0	1		1	0	1	1	0	1	1
6		X	0	1	1	0		1	0	1	1	1	1	1
7		X	0	1	1	1		1	1	1	0	0	0	0
8		X	1	0	0	0		1	1	1	1	1	1	1
9		X	1	0	0	1		1	1	1	1	0	1	1
—		X	1	0	1	0		0	0	0	0	0	0	1
E		X	1	0	1	1		1	0	0	1	1	1	1
H		X	1	1	0	0		0	1	1	0	1	1	1
L		X	1	1	0	1		0	0	0	1	1	1	0
P		X	1	1	1	0		1	1	0	0	1	1	1
blank		X	1	1	1	1		0	0	0	0	0	0	0

*The decimal point is set by bit D7 = 1

Table 6. No-Decode Mode Data Bits and Corresponding Segment Lines



	REGISTER DATA							
	D7	D6	D5	D4	D3	D2	D1	D0
Corresponding Segment Line	DP	A	B	C	D	E	F	G

Intensity Control and Interdigit Blanking

The MAX7219/MAX7221 allow display brightness to be controlled with an external resistor (RSET) connected between V+ and ISET. The peak current sourced from the segment drivers is nominally 100 times the current entering ISET. This resistor can either be fixed or variable to allow brightness adjustment from the front panel. Its minimum value should be 9.53Ω, which typically sets the segment current at 40mA. Display brightness can also be controlled digitally by using the intensity register.

Digital control of display brightness is provided by an internal pulse-width modulator, which is controlled by the lower nibble of the intensity register. The modulator scales the average segment current in 16 steps from a maximum of 31/32 down to 1/32 of the peak current set by RSET (15/16 to 1/16 on MAX7221). Table 7 lists the intensity register format. The minimum interdigit blanking time is set to 1/32 of a cycle.

Serially Interfaced, 8-Digit LED Display Drivers

Table 7. Intensity Register Format (Address (Hex) = XA)

DUTY CYCLE		D7	D6	D5	D4	D3	D2	D1	D0	HEX CODE
MAX7219	MAX7221									
1/32 (min on)	1/16 (min on)	X	X	X	X	0	0	0	0	X0
3/32	2/16	X	X	X	X	0	0	0	1	X1
5/32	3/16	X	X	X	X	0	0	1	0	X2
7/32	4/16	X	X	X	X	0	0	1	1	X3
9/32	5/16	X	X	X	X	0	1	0	0	X4
11/32	6/16	X	X	X	X	0	1	0	1	X5
13/32	7/16	X	X	X	X	0	1	1	0	X6
15/32	8/16	X	X	X	X	0	1	1	1	X7
17/32	9/16	X	X	X	X	1	0	0	0	X8
19/32	10/16	X	X	X	X	1	0	0	1	X9
21/32	11/16	X	X	X	X	1	0	1	0	XA
23/32	12/16	X	X	X	X	1	0	1	1	XB
25/32	13/16	X	X	X	X	1	1	0	0	XC
27/32	14/16	X	X	X	X	1	1	0	1	XD
29/32	15/16	X	X	X	X	1	1	1	0	XE
31/32	15/16 (max on)	X	X	X	X	1	1	1	1	XF

Table 8. Scan-Limit Register Format (Address (Hex) = XB)

SCAN LIMIT	REGISTER DATA								HEX CODE
	D7	D6	D5	D4	D3	D2	D1	D0	
Display digit 0 only*	X	X	X	X	X	0	0	0	X0
Display digits 0 & 1*	X	X	X	X	X	0	0	1	X1
Display digits 0 1 2*	X	X	X	X	X	0	1	0	X2
Display digits 0 1 2 3	X	X	X	X	X	0	1	1	X3
Display digits 0 1 2 3 4	X	X	X	X	X	1	0	0	X4
Display digits 0 1 2 3 4 5	X	X	X	X	X	1	0	1	X5
Display digits 0 1 2 3 4 5 6	X	X	X	X	X	1	1	0	X6
Display digits 0 1 2 3 4 5 6 7	X	X	X	X	X	1	1	1	X7

*See Scan-Limit Register section for application.

Scan-Limit Register

The scan-limit register sets how many digits are displayed, from 1 to 8. They are displayed in a multiplexed manner with a typical display scan rate of 800Hz with 8 digits displayed. If fewer digits are displayed, the scan rate is $8f_{OSC}/N$, where N is the number of digits

scanned. Since the number of scanned digits affects the display brightness, the scan-limit register should not be used to blank portions of the display (such as leading zero suppression). Table 8 lists the scan-limit register format.

Serially Interfaced, 8-Digit LED Display Drivers

If the scan-limit register is set for three digits or less, individual digit drivers will dissipate excessive amounts of power. Consequently, the value of the R_{SET} resistor must be adjusted according to the number of digits displayed, to limit individual digit driver power dissipation. Table 9 lists the number of digits displayed and the corresponding maximum recommended segment current when the digit drivers are used.

Display-Test Register

The display-test register operates in two modes: normal and display test. Display-test mode turns all LEDs on by overriding, but not altering, all controls and digit registers (including the shutdown register). In display-test mode, 8 digits are scanned and the duty cycle is 31/32 (15/16 for MAX7221). Table 10 lists the display-test register format.

Table 9. Maximum Segment Current for 1-, 2-, or 3-Digit Displays

NUMBER OF DIGITS DISPLAYED	MAXIMUM SEGMENT CURRENT (mA)
1	10
2	20
3	30

Table 10. Display-Test Register Format (Address (Hex) = XF)

MODE	REGISTER DATA							
	D7	D6	D5	D4	D3	D2	D1	D0
Normal Operation	X	X	X	X	X	X		
Display Test Mode	X	X	X	X	X	X		

Note: The MAX7219/MAX7221 remain in display-test mode (all LEDs on) until the display-test register is reconfigured for normal operation.

No-Op Register

The no-op register is used when cascading MAX7219s or MAX7221s. Connect all devices' LOAD/CS inputs together and connect DOUT to DIN on adjacent devices. DOUT is a CMOS logic-level output that easily drives DIN of successively cascaded parts. (Refer to the *Serial Addressing Modes* section for detailed information on serial input/output timing.) For example, if four MAX7219s are cascaded, then to write to the

fourth chip, sent the desired 16-bit word, followed by three no-op codes (hex XX0X, see Table 2). When LOAD/CS goes high, data is latched in all devices. The first three chips receive no-op commands, and the fourth receives the intended data.

Applications Information

Supply Bypassing and Wiring

To minimize power-supply ripple due to the peak digit driver currents, connect a 10 μ F electrolytic and a 0.1 μ F ceramic capacitor between V+ and GND as close to the device as possible. The MAX7219/MAX7221 should be placed in close proximity to the LED display, and connections should be kept as short as possible to minimize the effects of wiring inductance and electromagnetic interference. Also, both GND pins must be connected to ground.

Selecting R_{SET} Resistor and Using External Drivers

The current per segment is approximately 100 times the current in ISET. To select R_{SET} , see Table 11. The MAX7219/MAX7221's maximum recommended segment current is 40mA. For segment current levels above these levels, external digit drivers will be needed. In this application, the MAX7219/MAX7221 serve only as controllers for other high-current drivers or transistors. Therefore, to conserve power, use $R_{SET} = 47k\Omega$ when using external current sources as segment drivers.

The example in Figure 2 uses the MAX7219/MAX7221's segment drivers, a MAX394 single-pole double-throw analog switch, and external transistors to drive 2.3" AND2307SLC common-cathode displays. The 5.6V zener diode has been added in series with the decimal point LED because the decimal point LED forward voltage is typically 4.2V. For all other segments the LED forward voltage is typically 8V. Since external transistors are used to sink current (DIG 0 and DIG 1 are used as logic switches), peak segment currents of 45mA are allowed even though only two digits are displayed. In applications where the MAX7219/MAX7221's digit drivers are used to sink current and fewer than four digits are displayed, Table 9 specifies the maximum allowable segment current. R_{SET} must be selected accordingly (Table 11).

Refer to the Power Dissipation section of the Absolute Maximum Ratings to calculate acceptable limits for ambient temperature, segment current, and the LED forward-voltage drop.

Serially Interfaced, 8-Digit LED Display Drivers

Table 11. RSET vs. Segment Current and LED Forward Voltage

ISEG (mA)	VLED (V)				
	1.5	2.0	2.5	3.0	3.5
40	12.2	11.8	11.0	10.6	9.69
30	17.8	17.1	15.8	15.0	14.0
20	29.8	28.0	25.9	24.5	22.6
10	66.7	63.7	59.3	55.4	51.2

Table 12. Package Thermal Resistance Data

PACKAGE	THERMAL RESISTANCE (θJA)
24 Narrow DIP	+75°C/W
24 Wide SO	+85°C/W
24 CERDIP	+60°C/W
Maximum Junction Temperature (Tj) = +150°C	
Maximum Ambient Temperature (TA) = +85°C	

Computing Power Dissipation

The upper limit for power dissipation (PD) for the MAX7219/MAX7221 is determined from the following equation:

$$PD = (V+ \times I_{SEG}) + (V+ - V_{LED})(DUTY \times I_{SEG} \times N)$$

where:

V+ = supply voltage

DUTY = duty cycle set by intensity register

N = number of segments driven (worst case is 8)

VLED = LED forward voltage

ISEG = segment current set by RSET

Disipation Example:

ISEG = 40mA, N = 8, DUTY = 31/32, VLED = 1.8V at 40mA, V+ = 5.25V

$$PD = 1.8V(40mA) + (5.25V - 1.8V)(31/32 \times 8) = 1.11W$$

Thus, for a CERDIP package (θJA = +60°C/W from Table 12), the maximum allowed ambient temperature TA is given by:

$$Tj = V+ + TA + PD \times \theta_{JA} + 150^\circ C = TA + 1.11W \times 60^\circ C/W$$

where TA = +83.4°C.

Cascading Drivers

The example in Figure 3 drives 16 digits using a 3-wire μP interface. If the number of digits is not a multiple of 8, set both drivers' scan limits registers to the same number so one display will not appear brighter than the other. For example, if 12 digits are needed, use 6 digits per display with both scan-limit registers set for 6 digits so that both displays have a 1/6 duty cycle per digit. If 11 digits are needed, set both scan-limit registers for 6 digits and leave one digit driver unconnected. If one display for 6 digits and the other for 5 digits, the second display will appear brighter because its duty cycle per digit will be 1/5 while the first display's will be 1/6. Refer to the *No-Op Register* section for additional information.

Serially Interfaced, 8-Digit LED Display Drivers

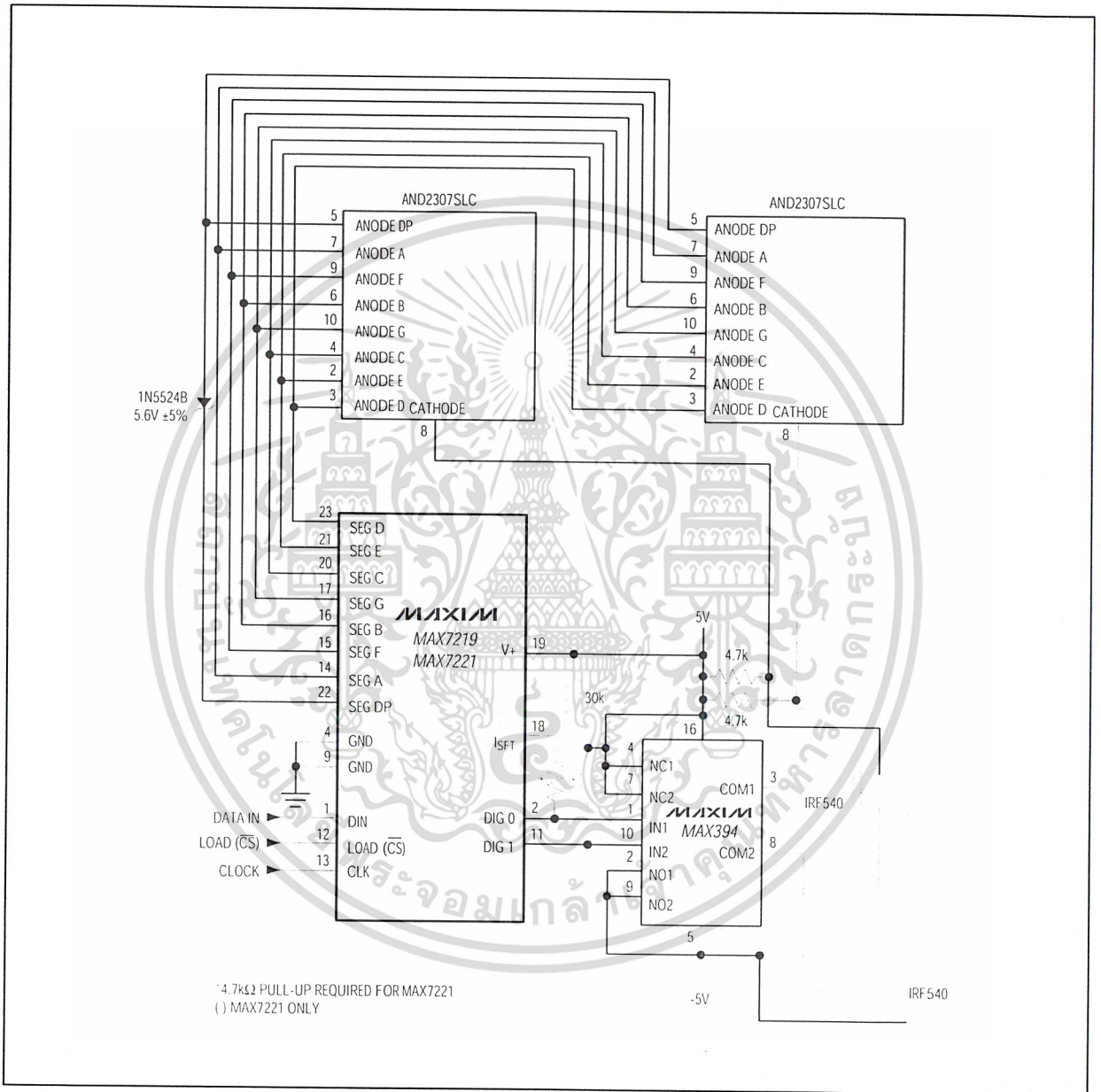


Figure 2. MAX7219/MAX7221 Driving 2.3-Inch Displays

Serially Interfaced, 8-Digit LED Display Drivers

MAX7219/MAX7221

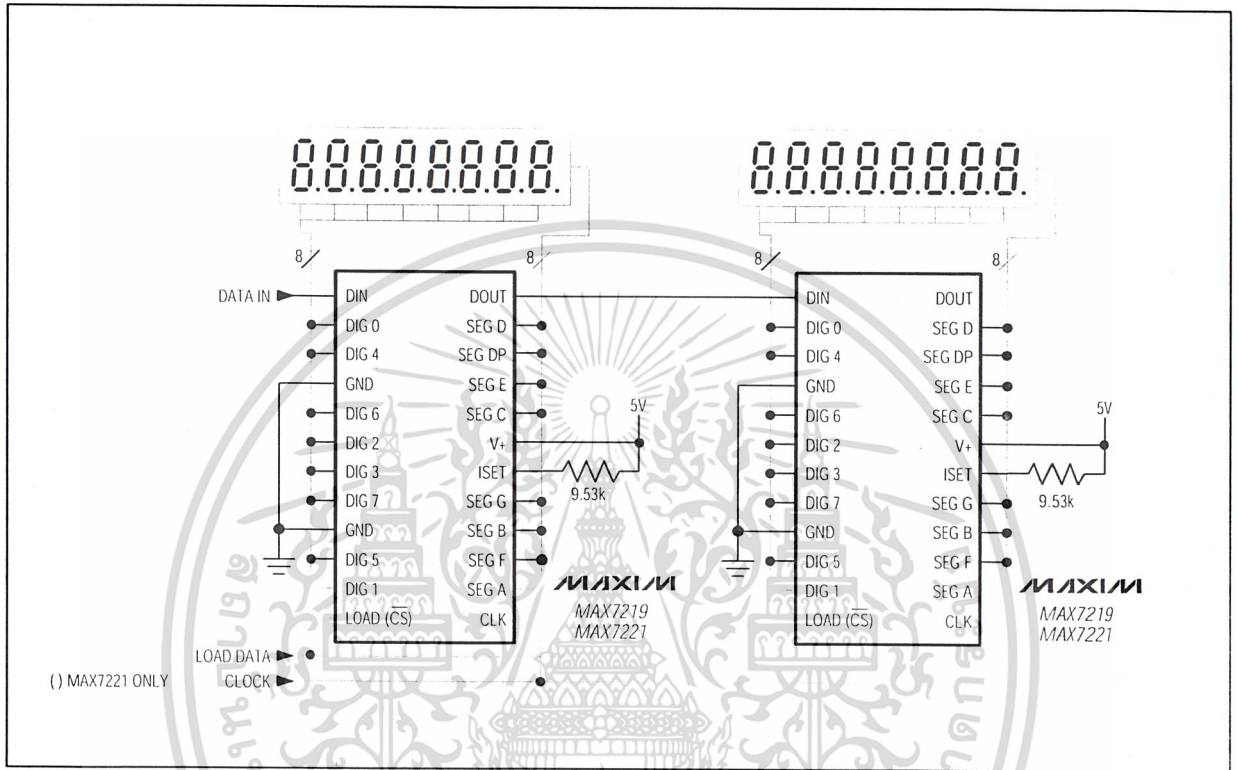


Figure 3. Cascading MAX7219/MAX7221s to Drive 16 7-Segment LED Digits

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

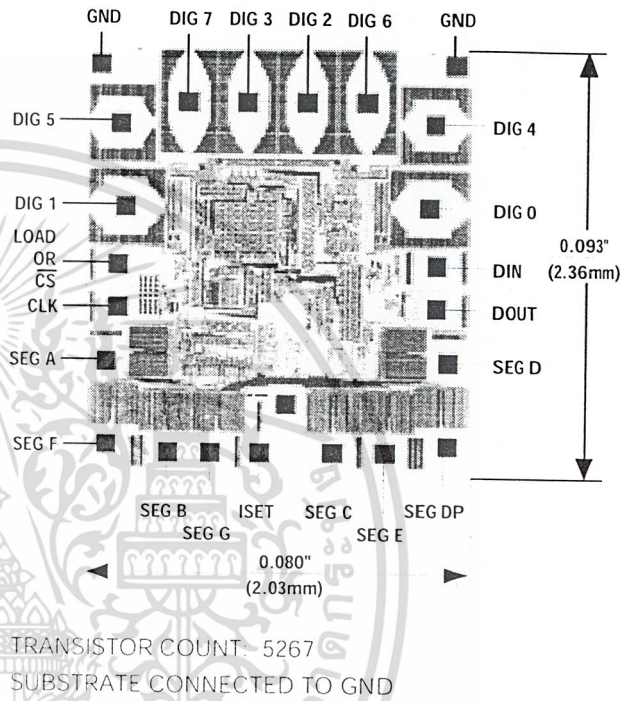
Serially Interfaced, 8-Digit LED Display Drivers

Ordering Information (continued)

PART	TEMP. RANGE	PIN-PACKAGE
MAX7221CNG	0°C to -70°C	24 Narrow Plastic DIP
MAX7221CWG	0°C to -70°C	24 Wide SO
MAX7221C/D	0°C to -70°C	Dice*
MAX7221ENG	-40°C to -85°C	24 Narrow Plastic DIP
MAX7221EWG	-40°C to -85°C	24 Wide SO
MAX7221ERG	-40°C to -85°C	24 Narrow CERDIP

*Dice are specified at $T_A = -25^\circ\text{C}$

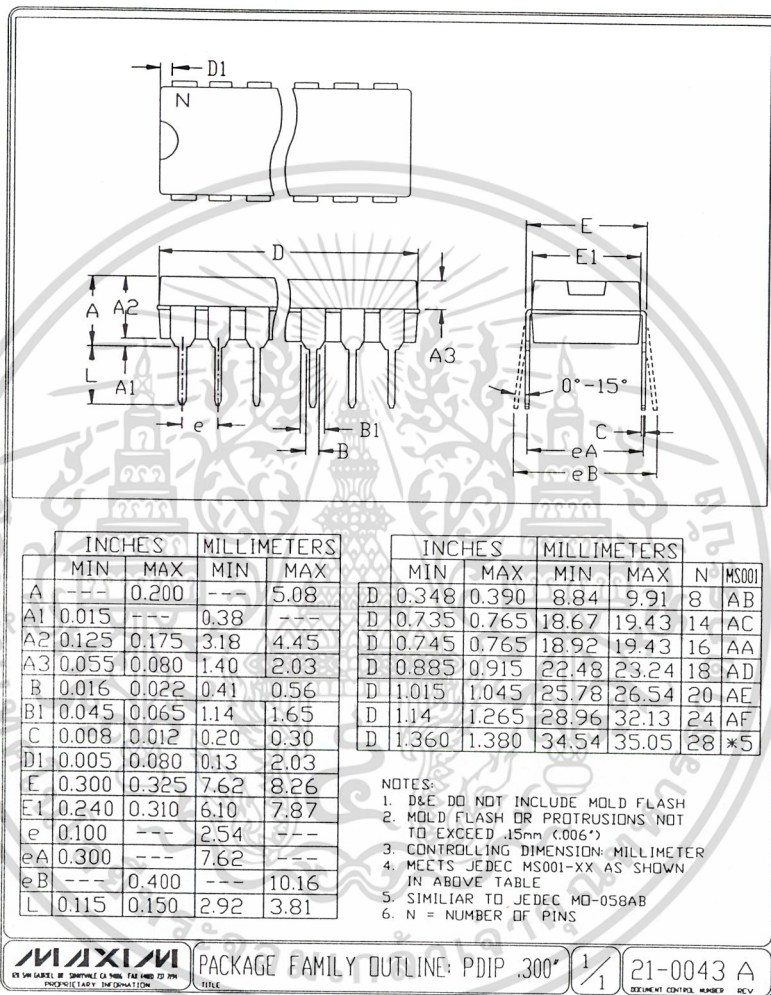
Chip Topography



Serially Interfaced, 8-Digit LED Display Drivers

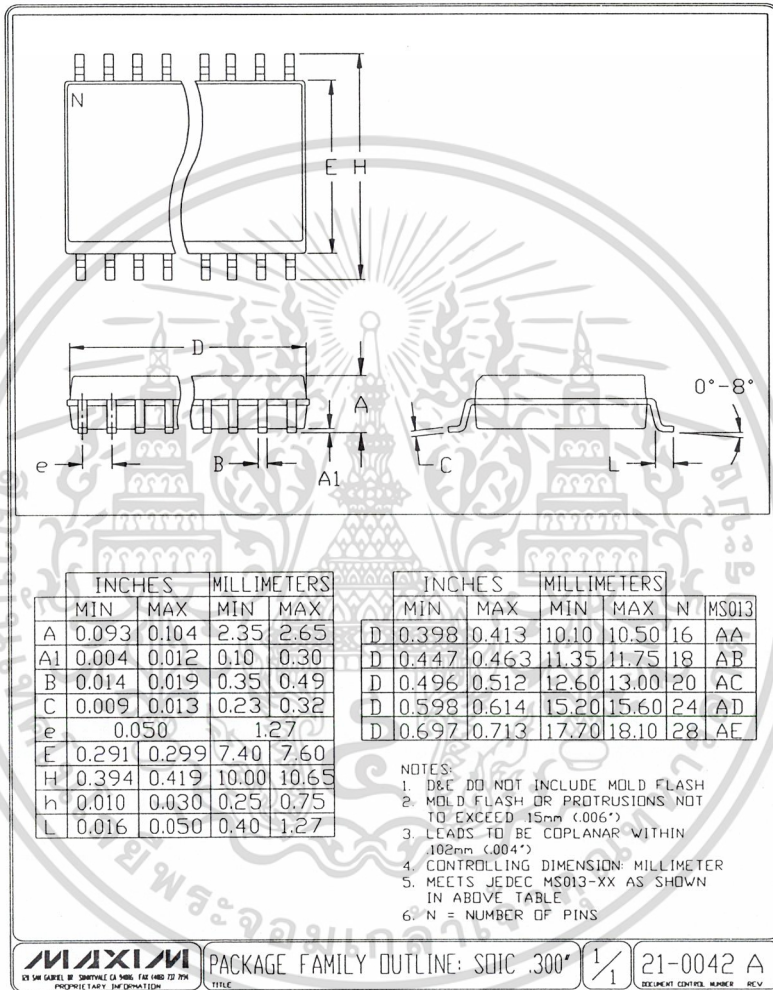
Package Information

MAX7219/MAX7221



Serially Interfaced, 8-Digit LED Display Drivers

Package Information (continued)



Maxim cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a Maxim product. No circuit patent licenses are implied. Maxim reserves the right to change the circuitry and specifications without notice at any time.

16 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

© 1997 Maxim Integrated Products. Printed USA. MAXIM is a registered trademark of Maxim Integrated Products.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนำไปใช้โดยไม่ได้รับอนุญาตจากบริษัท Maxim Integrated Products
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้