สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

เครื่องวัดความส่องสว่างและการแสดงค่า
LUX METER AND MONITERING

นายชลธี ย้อยพลแสน
นายทัศนะ เสน่ห์นุกูล
นายนเรศ พรมปัญญา

เลขหมู่.....
เลขทะเบียน 62097
วัน,เดือน,ปี 31 ก.ค. 2549
b.....
i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมการวัดคุม
ภาควิชาวิศวกรรมการวัดคุม คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2547

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LUX METER AND MONITERING

CHONLATEE YOYPONSAN

TASSANA SANEANUKUL

NARES PROMPANYA

A THESIS SUBMITTED IN PARTIAL FULFILLMENT

OF THE REQUIREMENT FOR THE DEGREE OF

BACHELOR OF ENGINEERING IN INSTRUMENTATION ENGINEERING

DEPARTMENT OF INSTRUMENTATION ENGINEERING

FACULTY OF ENGINEERING

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2004

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาควิชาวิศวกรรมการวัดคุม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ใบรับรองปริญญานิพนธ์

หัวข้อปริญญานิพนธ์ เครื่องวัดความส่องสว่างและการแสดงค่า

LUX METER AND MONITERING

นักศึกษาผู้จัดทำ

นายชลธี ย้อยพลแสน	รหัสประจำตัว	45015502
นายทัศนะ เสน่ห์นุกูล	รหัสประจำตัว	45015507
นายนเรศ พรมปัญญา	รหัสประจำตัว	45015509

ปริญญา วิศวกรรมศาสตรบัณฑิต

สาขาวิชา วิศวกรรมการวัดคุม

ปีการศึกษา 2547

อาจารย์ผู้ควบคุมปริญญานิพนธ์	ลายมือชื่อ
รศ.สุพรรณ กุลพาณิชย์	

วัน/เดือน/ปี ที่สอบ วันพุธ ที่ 23 มีนาคม 2547

สถานที่สอบ ณ ห้องสอบปริญญานิพนธ์ ภาควิชาวิศวกรรมการวัดคุม

ภาควิชารับรองแล้ว

(รศ.ประสิทธิ์ จุลเสรีวงศ์)

หัวหน้าภาควิชาวิศวกรรมการวัดคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์	เครื่องวัดความส่องสว่างและการแสดงค่า	
	LUX METER AND MONITERING	
นักศึกษาผู้จัดทำ	นายชลธี	ย้อยพลแสน
	นายทัศนะ	เสน่ห์นุกูล
	นายนเรศ	พรมปัญญา
อาจารย์ที่ปรึกษา	รศ.สุพรรณ	กุลพาณิชย์
ปีการศึกษา	2547	

บทคัดย่อ

เครื่องวัดความสว่าง (Lux meter) เป็นเครื่องมือที่ใช้วัดความเข้มของแสง ซึ่งได้ถูกนำมาใช้อย่างแพร่หลายในงานที่แสงสว่างมีความจำเป็นในการทำงานและการดำรงชีพไม่ว่าจะเกี่ยวกับมนุษย์ สัตว์ หรือแม้กระทั้งพืช ซึ่งเครื่องวัดความสว่างจะเป็นตัวบอกถึงปริมาณความเข้มของแสง โดยมีหน่ายในการวัดเป็น ลักซ์ ตัวเซนเซอร์จะใช้แผ่น Solar Cell ซึ่งจะเป็นตัวเปลี่ยนความเข้มของแสงเป็นแรงดันไฟฟ้า โดยทั่วไปเครื่องวัดความสว่างจะเป็นแค่ตัววัด แล้วมีการจดค่าเอาซึ่งไม่สะดวกต่อผู้ใช้มากนัก ปริญญานิพนธ์ฉบับนี้จึงได้สร้างเครื่องวัดความสว่างแบบมีการเก็บค่าที่วัดได้ ซึ่งมีตัว EEPROM เป็นตัวเก็บข้อมูล โดยสามารถเรียกดูค่า ณ เวลาต่างๆที่ได้ตั้งค่าไว้ในโปรแกรมได้ และสามารถเซ็ตค่าการเก็บค่าได้ว่าต้องการความถี่ในการเก็บค่าเท่าไหร่ เพราะฉะนั้นเครื่องวัดความสว่างแบบมีการบันทึกค่าจึงมีความสะดวกในการใช้งานเมื่อเทียบกับเครื่องวัดความสว่างที่มีใช้กันอยู่ในปัจจุบัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title	Lux meter and Monitoring	
Authors	Mr.Chonlatee	Yoyponsan
	Mr.Tassana	Saneanukul
	Mr.Nares	Prompanya
Thesis Advisor	Assoc.Prof.Supan	Kullapanich
Year	2004	

ABSTRACT

Lux meter is a light intensive measured device. It was used in many job that use light detecting. Lux meter measure light intensive. Unit is LUX. Solar Cell is a sensor of this device. It convert light to electricity. Normally, Lux meter detect light and show a value on its display. It's not comfort for user and make a lot of loss time in process. This project is LUX METER with EEPROM . The value is recorded in EEPROM. Lux meter with EEPROM can set up time and frequency of a value recording. Therefore lux meter with EEPROM is more comfort than other lux meter in nowadays.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สำเร็จลุล่วงได้ด้วยดีเพราะได้รับความเมตตาจาก รองศาสตราจารย์ สุพรรณ กุลพาณิชย์ ที่ได้ได้คำแนะนำแก่ผู้วิจัยตลอดมา อีกทั้งยังเอื้อเฟื้ออุปกรณ์และเครื่องมือต่างๆในการทำปริญญานิพนธ์นี้ ผู้วิจัยรู้สึกซาบซึ้งและขอกราบขอบพระคุณเป็นอย่างสูง

ขอขอบพระคุณ อาจารย์ภาควิชาวิศวกรรมการวัดคุม ทุกท่านที่ให้คำแนะนำ อันเป็นประโยชน์ต่อการทำปริญญานิพนธ์ฉบับนี้

และที่ลืมเสียมิได้คือ ขอกราบขอบพระคุณคุณพ่อคุณแม่ อันเป็นที่รักยิ่ง ที่สนับสนุนและเป็นแรงบัลดาลใจในการทำปริญญานิพนธ์ฉบับนี้

คุณค่าและประโยชน์อันพึงมีจากปริญญานิพนธ์ฉบับนี้ ผู้วิจัยขอมอบแด่ผู้มีพระคุณทุกท่าน

คณะผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้า

บทคัดย่อภาษาไทย.....I

บทคัดย่อภาษาอังกฤษ.....II

กิตติกรรมประกาศ.....III

สารบัญ.....IV

สารบัญตาราง.....VII

สารบัญภาพ.....VIII

บทที่ 1 บทนำ.....1

1.1 ความเป็นมาและเหตุจูงใจของการวิจัย.....1

1.2 วัตถุประสงค์ของปริญญานิพนธ์.....1

1.3 ขอบเขตของปริญญานิพนธ์.....1

1.4 ขั้นตอนการศึกษา.....1

บทที่ 2 ข้อมูลเกี่ยวกับอุปกรณ์ที่ใช้ในการทำเครื่องวัดความส่องสว่างและแสดงค่า.....2

2.1 ไมโครคอนโทรลเลอร์.....2

2.2 โครงสร้างภายในของไมโครคอนโทรลเลอร์.....2

2.3 หน่วยความจำสำหรับเก็บโปรแกรม (Internal Program Memory).....3

2.4 หน่วยความจำข้อมูลภายใน (Internal Data Memory).....4

2.5 อุปกรณ์ควบคุมการอินเตอร์รัพต์ (Interrupt Control Unit).....4

2.6 ตัวตั้งเวลาและตัวนับ (Timer / Counter).....4

2.7 พอร์ตอินพุตเอาต์พุต.....4

2.8 สัญญาณต่างๆ ของไมโครคอนโทรลเลอร์ MCS-51.....5

2.9 คุณสมบัติของ RTC(DS1307).....10

2.9.1 ตำแหน่งของนาฬิกาและ RAM ของ DS1307.....12

2.9.2 DS1307 Timekeeping Register.....13

2.9.3 การเขียนข้อมูลลง DS1307 (Data Write).....13

2.9.4 การอ่านข้อมูลจาก DS1307 (Data Read).....14

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

หน้า

2.10 ความหมายของ EEPROM (24LC32)……...14

2.10.1 Device Addressing……...16

2.10.2 การเขียนข้อมูล……..……16

2.10.3 การเขียนข้อมูลแบบ Byte……....16

2.10.4 การเขียนข้อมูลแบบ Page……....17

2.10.5 การอ่านข้อมูล……...18

2.10.6 การอ่านข้อมูลในตำแหน่งปัจจุบัน (Current Address Read)……..18

2.10.7 การอ่านข้อมูลแบบสุ่ม (Random Read)……..19

2.10.8 การอ่านข้อมูลเป็นลำดับ (Sequential Read)……..…...19

2.11 ทฤษฎีการทำงานของ MCP3202……...……20

2.11.1 แรงดันอินพุต (ANALOG INPUT)……...21

2.11.2 การกำหนดการทำงานของ ADC MCP3202 (Configuration bits for the MCP3202)……...21

2.11.3 การเชื่อมต่อสัญญาณดิจิตอล (DIGITAL INTERFACE)……..……22

2.12 ทฤษฎี INA 129……...22

บทที่ 3 การออกแบบและการสร้างเครื่องวัดส่องสว่างและการแสดงค่า……...…...25

3.1 การสร้างชุด Supply……25

3.2 การสร้างชุด Sensor……25

3.3 การสร้างชุด Board การทดลอง……...25

3.4 โฟลว์ชาร์ตของโปรแกรมเก็บและอ่านค่าข้อมูล……32

3.5 การตั้งค่าโหมดในการสื่อสารและทำการตั้งค่าอัตราบอดเป็น 19,200 บิตต่อวินาที…33

3.6 ลักษณะการสื่อสารโปรโตคอล……...34

3.6.1 การเขียนข้อมูลวันเดือนปีลงในหน่วยความจำ……....34

3.6.2 การเขียนข้อมูลเวลาลงในหน่วยความจำ……..…...34

3.6.3 การเขียนข้อมูลเวลาในการเก็บข้อมูลลงในหน่วยความจำ……..34

3.6.4 การอ่านข้อมูลในช่วงเวลา…….....35

3.6.5 การอ่านข้อมูลในช่วงเวลาขณะนั้น……35

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

หน้า

3.6.6 การอ่านข้อมูลภายในหน่วยความจำทั้งหมด.....35
3.6.7 การอ่านข้อมูลเวลาที่ในการเก็บข้อมูลภายในหน่วยความจำ.....36

บทที่ 4 การทดลองและผลการทดลอง.....37
4.1 อุปกรณ์การทดลอง.....37
4.2 ลำดับขั้นการทดลอง.....37
4.3 ผลการทดลอง.....39

บทที่ 5 สรุปผลการวิจัยและแนวทางในการพัฒนา.....40
5.1 สรุป.....40
5.2 แนวทางการพัฒนา.....40

บรรณานุกรม.....41

ภาคผนวก.....42

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่ **หน้า**

2.1 แสดงสัญญาณต่างๆ ของพอร์ต P3.....9

2.2 แสดงรายละเอียดของขาสัญญาณ DS1307.....10

2.3 แสดงรายละเอียดของขาของ EEPROM 24LC32.....15

2.4 แสดงการกำหนดการทำงานของ ADC MCP3202.....21

2.5 แสดงการจัดการขาของ INA129.....23

2.6 แสดงค่าอัตราขยายที่ค่าความต้านทานต่างๆ.....24

4.1 แสดงผลการทดลอง.....39

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ

ภาพที่ **หน้า**

2.1 แสดงโครงสร้างภายในของไมโครคอนโทรลเลอร์ตระกูล MCS-51 เบอร์ P89C51RD2.....3
2.2 แสดงสัญญาณต่างๆ ของ MCS-51 เบอร์ P89C51RD2.....5
2.3 แสดงการต่อสัญญาณนาฬิกาที่ขา XTAL1 และ XTAL2.....6
2.4 แสดงการใช้สัญญาณนาฬิกาจากภายนอก.....6
2.5 แสดงการต่อสัญญาณรีเซต.....7
2.6 แสดงการสร้างสัญญาณแอดเดรสและสัญญาณข้อมูล.....8
2.7 แสดงขาต่อใช้งานของ DS1307.....10
2.8 แสดงถึงส่วนประกอบหลักของ DS1307.....11
2.9 แสดงตำแหน่งของการใส่แบตเตอรี่ เมื่อต้องการใช้งาน DS1307.....12
2.10 แสดงตำแหน่งของนาฬิกาและ RAM ของ DS1307.....12
2.11 แสดง Diagram การเขียนข้อมูลลง DS1307.....13
2.12 แสดง Diagram การอ่านข้อมูลออกจาก DS1307.....14
2.13 แสดงโครงสร้างขาใช้งานของ EEPROM 24LC32.....15
2.14 แสดงโครงสร้างภายในของ EEPROM 24C32.....15
2.15 แสดงลักษณะการ Device Address.....16
2.16 แสดง Timing Diagram ของการเขียนข้อมูลแบบ Byte.....17
2.17 แสดง Timing Diagram ของการอ่านข้อมูลแบบ Page.....18
2.18 แสดงการอ่านข้อมูลในตำแหน่งปัจจุบัน.....18
2.19 แสดง Timing Diagram ของการอ่านข้อมูลแบบสุ่ม.....19
2.20 แสดง Timing Diagram ของการอ่านข้อมูลแบบลำดับ.....20
2.21 แสดงโครงสร้างขาใช้งานของADC MCP3202.....20
2.22 แสดงโครงสร้างภายในของ MCP3202.....21
2.23 แสดงไดอะแกรมแสดง 24 Clock ต่อการแปลงกลับ.....22
2.24 แสดงการจัดเรียงขาของ INA 129.....22
2.25 แสดงโครงสร้างภายในของ INA 129.....23
3.1 แสดงวงจรการต่อชุด Supply.....25
3.2 แสดงลักษณะลายวงจรของชุด Supply.....26

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ(ต่อ)

ภาพที่ **หน้า**

3.3 แสดงการลงอุปกรณ์ของชุด Supply.....26
3.4 แสดงการต่อวงจรชุด Sensor.....27
3.5 แสดงลักษณะลายวงจรด้านบนของชุด Sensor 27
3.6 แสดงลักษณะลายวงจรด้านล่างของชุด Sensor.....28
3.7 แสดงการลงอุปกรณ์ของชุด Sensor.....28
3.8 แสดงการต่อวงจรของชุดบอร์ดทดลอง.....29
3.9 แสดงลักษณะลายวงจรด้านบนของชุดบอร์ดทดลอง.....30
3.10 แสดงลักษณะลายวงจรด้านล่างของชุดบอร์ดทดลอง.....30
3.11 แสดงการลงอุปกรณ์ของชุดบอร์ดทดลอง.....31
3.12 แสดงโฟลว์ชาร์ตของโปรแกรมการเก็บค่าข้อมูลความส่องสว่าง.....32
3.13 แสดงโฟลว์ชาร์ตของโปรแกรมการอ่านค่าข้อมูลความส่องสว่าง.....33
3.14 แสดงการกำหนดมาตรฐานในการติดต่อสื่อสาร.....33
4.1 แสดงการต่อชุดวงจรเครื่องวัดความส่องสว่าง.....37
4.2 แสดงขนาดของกล่องทดลอง.....38
4.3 แสดงการทดลองสอบเทียบค่า.....38
4.4 แสดงรูปกราฟการทดลอง.....41

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

1.1 ความเป็นมาและเหตุจูงใจ

แสงสว่างเป็นสิ่งจำเป็นมากสำหรับสิ่งมีชีวิต ไม่ว่าจะเป็นในอดีตหรือปัจจุบันแสงสว่างก็ยังคงเป็นส่วนหนึ่งของชีวิตประจำวัน โดยทั่วไปสิ่งมีชีวิตจะต้องได้รับความสว่างที่เหมาะสม ไม่ว่าจะเป็น การอ่านหนังสือ การเล่นกีฬา การสังเคราะห์แสงของพืช เป็นต้น เพราะฉะนั้นจึงได้ทำการศึกษาปริญญานิพนธ์เรื่องเครื่องวัดความสว่างและการแสดงผลขึ้น ซึ่งผู้สร้างเล็งเห็นแล้วว่าเครื่องวัดความสว่างมีประโยชน์มากต่อสิ่งมีชีวิตทั่วไป

1.2 วัตถุประสงค์ของปริญญานิพนธ์

ปริญญานิพนธ์นี้เป็นการศึกษาและสร้างเครื่องวัดความส่องสว่าง (lux meter)และการแสดงค่า(monitoring) เพื่อใช้เป็นเครื่องมือวัดความส่องสว่างในสถานที่ต่างๆให้มีการใช้แสงที่เหมาะสมกับการทำกิจกรรมต่างๆและเพื่อความสะดวกในการเรียกดูค่าที่ได้ทำการวัดเอาไว้ ณ เวลาที่ได้ตั้งไว้ ซึ่งจะมีตัวเก็บข้อมูล(EPROM) และสามารถนำค่าที่วัดได้ไปประยุกต์ใช้ในงานด้านต่างๆ เช่น การควบคุมแสงสว่างโดยอัตโนมัติ การควบคุมเครื่องจักรต่างๆ เป็นต้น

1.3 ขอบเขตของปริญญานิพนธ์

ปริญญานิพนธ์เล่มนี้จะกล่าวถึงการสร้างเครื่องวัดความสว่างและการแสดงผล โดยสามารถเก็บค่าที่วัดได้ไว้ในหน่วยความจำ (EEPROM) เพื่อสะดวกในการเรียกผลของการวัดมาดูได้ โดยสามารถตั้งเวลาในการจัดเก็บข้อมูลได้ตามความต้องการของผู้ใช้

1.4 ขั้นตอนการศึกษา

การทำโครงงานวิจัยในปริญญานิพนธ์ฉบับนี้มีขั้นตอนการศึกษาเริ่มจากการศึกษาหลักการทำงานของตัวเซนเซอร์ โดยในที่นี้จะใช้ตัวเซนเซอร์แบบโซล่าเซลล์(Solar Cell) ซึ่งเป็นทั้งเซนเซอร์และทรานดิวเซอร์ในตัวเดียวกัน โดยจะเปลี่ยนความเข้มแสงเป็นแรงดันไฟฟ้า (Vdc) และการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอล(ADC) รวมทั้งการศึกษาเกี่ยวกับการเขียนโปรแกรมเก็บค่าโดยจะเขียนโปรแกรมแบบภาษาซี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ข้อมูลเกี่ยวกับอุปกรณ์ที่ใช้ทำเครื่องวัดความส่องสว่างและแสดงค่า

2.1 ไมโครคอนโทรลเลอร์

ไมโครคอนโทรลเลอร์ (Microcontroller) เป็นชื่อของอุปกรณ์อิเล็กทรอนิกส์ที่รวบรวมความสามารถมากมายไม่ว่าจะเป็นหน่วยประมวลผล หน่วยคำนวณทางคณิตศาสตร์และลอจิก วงจรรับสัญญาณอินพุต วงจรขับสัญญาณออกทางเอาต์พุต หน่วยความจำ วงจรกำเนิดสัญญาณนาฬิกา ทำให้ไมโครคอนโทรลเลอร์สามารถนำไปประยุกต์ใช้งานแทนวงจรอิเล็กทรอนิกส์ที่ซับซ้อนได้เป็นอย่างดีโดยช่วยลดจำนวนของอุปกรณ์และขนาดของระบบลง ในขณะที่มีขีดความสามารถสูงขึ้น ภายใต้งบประมาณที่เหมาะสม

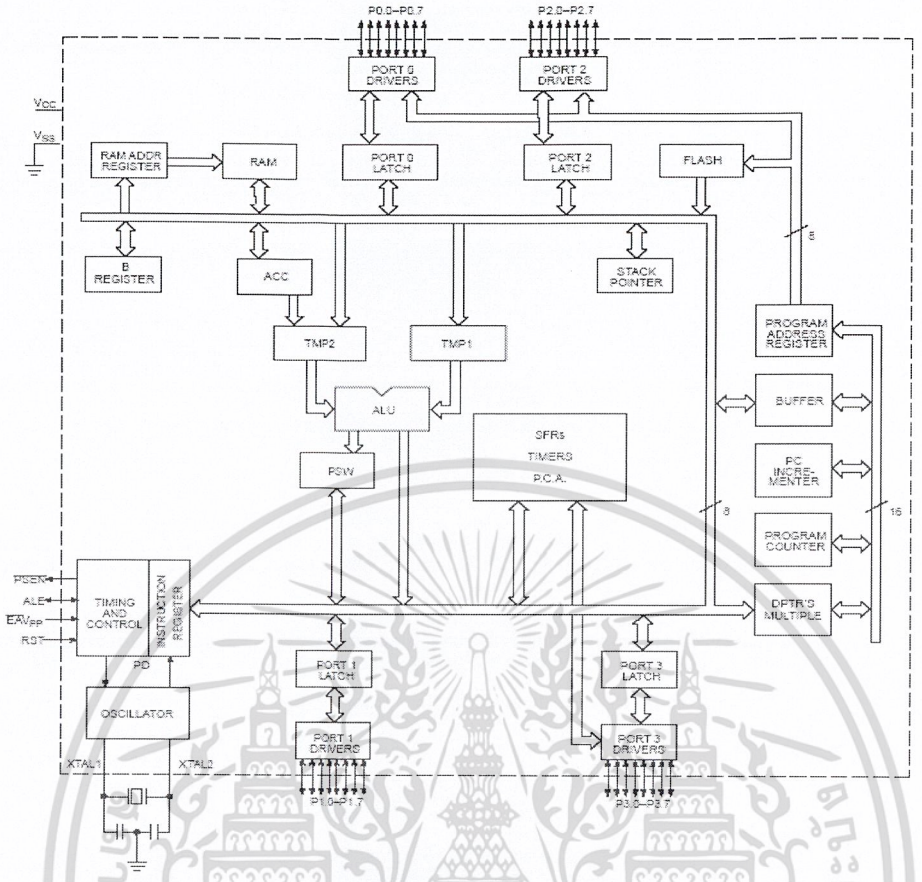
ไมโครคอนโทรลเลอร์มาจากคำ 2 คำรวมเข้าด้วยกันคือ “ไมโคร” (micro) ซึ่งจะหมายถึง ไมโครโปรเซสเซอร์ (microprocessor) ซึ่งเป็นอุปกรณ์ประมวลผลข้อมูลขนาดเล็ก ซึ่งภายในประกอบด้วยหน่วยประมวลผลกลางหรือซีพียู (CPU: Central Processing Unit) หน่วยคำนวณทางคณิตศาสตร์และลอจิก (ALU : Arithmatic Logic Unit) วงจรเชื่อมต่อหน่วยความจำ และวงจรเชื่อมต่อสัญญาณนาฬิกา อีกคำหนึ่งคือคำว่า “คอนโทรลเลอร์”(controller)หมายถึง อุปกรณ์ควบคุม ดังนั้น ไมโครคอนโทรลเลอร์จึงเป็นอุปกรณ์ที่ใช้ในการควบคุม โดยที่สามารถเขียนโปรแกรมเพื่อกำหนดภาพแบบการควบคุมได้อย่างอิสระ

2.2 โครงสร้างภายในของไมโครคอนโทรลเลอร์

โครงสร้างภายในของไมโครคอนโทรลเลอร์ตระกูล MCS-51 เบอร์ P89C51RD2 ประกอบด้วยอุปกรณ์ต่างๆ ดังนี้

- หน่วยความจำภายในสำหรับเก็บข้อมูลขนาด 1 กิโลไบต์ (Internal data memory 1 Kbyte)
- หน่วยความจำสำหรับเก็บโปรแกรมขนาด 64 กิโลไบต์
- สามารถรองรับแหล่งกำเนิดการอินเตอร์รัพต์ได้ 7 ประเภท
- ตัวตั้งเวลาและตัวนับขนาด 16 บิต 3ชุด (ไทเมอร์ 0,1 และ 2)
- มีรีจีสเตอร์ตัวชี้ตำแหน่งข้อมูลหรือ DPTR 2 ตัว
- พอร์ตควบคุมการสื่อสารอนุกรมแบบ Full Duplex ซึ่งสามารถรับและส่งข้อมูลพร้อมกันได้
- พอร์ตขนานสำหรับติดต่อกับอุปกรณ์ภายนอกจำนวน 4 พอร์ต ๆ ละ 8 บิต
- วงจรผลิตสัญญาณนาฬิกาภายใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 2.1 แสดงโครงสร้างภายในของไมโครคอนโทรลเลอร์ตระกูล MCS-51 เบอร์ P89C51RD2

2.3 หน่วยความจำสำหรับเก็บโปรแกรม (Internal Program Memory)

หน่วยความจำสำหรับเก็บโปรแกรมทำหน้าที่เก็บโปรแกรมที่ผู้เขียนขึ้นเพื่อควบคุมการทำงานของไมโครคอนโทรเลอร์โดยหน่วยความจำโปรแกรมแบบแฟลชมีความจุมากถึง 64 Kbytes ในการใช้งานเราสามารถกำหนดให้ไมโครคอนโทรลเลอร์เลือกใช้โปรแกรมที่เก็บอยู่ภายในตัวหรือโปรแกรมที่เก็บอยู่ในหน่วยความจำ (EPROM) ที่อยู่ภายนอกก็ได้ การเลือกการติดต่อทำได้โดยการป้อนสัญญาณควบคุมที่ขา EA (External Access) ถ้าต้องการให้ไมโครคอนโทรลเลอร์ติดต่อกับโปรแกรมที่อยู่ในหน่วยความจำภายในตัวไมโครคอนโทรลเลอร์จะต่อขานี้ที่ลอจิก '1' หากต้องการให้ติดต่อกับโปรแกรมที่เก็บอยู่ในหน่วยความจำภายนอกจะต่อขานี้กับลอจิก '0' การติดต่อกับหน่วยความจำโปรแกรมภายนอกจะติดต่อได้ทั้งหมด 64 Kbytes (ตำแหน่ง 0000H-FFFFH)

ในกรณีที่กำหนดให้ไมโครคอนโทรเลอร์ติดต่อกับโปรแกรมที่อยู่ในหน่วยความจำภายในตัวไมโครคอนโทรเลอร์จะติดต่อได้ 64 Kbytes (สำหรับเบอร์ P89C51RD2) หากตำแหน่งของโปรแกรม มีค่าเกินกว่าตำแหน่งของหน่วยความจำภายใน (โปรแกรมยาวเกินกว่า 64Kbytes) ตัวไมโครคอนโทรลเลอร์จะทำการติดต่อกับโปรแกรมที่อยู่ในหน่วยความจำภายนอกอัตโนมัติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 หน่วยความจำข้อมูลภายใน (Internal Data Memory)

หน่วยความจำข้อมูลภายในทำหน้าที่เก็บข้อมูลทั่วไป และทำหน้าที่เป็นสแตก (Stack) บางส่วน หน่วยความจำภายในของเบอร์ P89C51RD2 มีอยู่ 1 กิโลไบต์

2.5 อุปกรณ์ควบคุมการอินเตอร์รัพต์ (Interrupt Control Unit)

เป็นส่วนที่ทำหน้าที่ในการควบคุมการอินเตอร์รัพต์ของไมโครคอนโทรลเลอร์ซึ่งมีการร้องขออินเตอร์รัพต์ได้จาก 7 แหล่งกำเนิด คือ สัญญาณจากภายนอก 5 สัญญาณจากตัว Timer0, Timer1 และ Timer2 และสัญญาณการอินเตอร์รัพต์จากขา INT0 และ INT1 และอุปกรณ์รับส่งข้อมูลแบบอนุกรม 1 สัญญาณ และการอินเตอร์รัพต์จากโมดูล PCA สัญญาณอินเตอร์รัพต์ที่เกิดขึ้นเราสามารถควบคุมให้ไมโครคอนโทรลเลอร์ตอบรับหรือไม่ตอบรับก็ได้ นอกจากนี้เรายังสามารถจัดลำดับความสำคัญของการอินเตอร์รัพต์ (Interrupt priority) จากสัญญาณต่างๆ ได้ 4 ระดับแตกต่างกัน

2.6 ตัวตั้งเวลาและตัวนับ (Timer / Counter)

ในตัวไมโครคอนโทรเลอร์เบอร์ P89C51RD2 ประกอบด้วยรีจิสเตอร์ตัวตั้งเวลา/ตัวนับขนาด 16 บิตจำนวน 3 ชุด คือ Timer0 และ Timer1 และ Timer2 ทั้งหมดสามารถกำหนดให้ทำงานในลักษณะของตัวนับหรือตัวจับเวลาก็ได้

การทำงานในโหมดของตัวตั้งเวลา ค่าในรีจิสเตอร์จะเพิ่มขึ้นทุกๆ แมชชีนไซเคิลโดย 1 แมชชีนไซเคิลประกอบด้วยสัญญาณนาฬิกา 6 คาบเวลาสำหรับ P89C51RD2 ดังนั้นอัตราการจับเวลาจะเป็น 1/6 เท่าของสัญญาณนาฬิกาของระบบ ค่าของการนับจะเพิ่มขึ้นเมื่อมีสัญญาณเข้ามาที่ขา T0 หรือ T1 เปลี่ยนจาก 1 เป็น 0 ความเร็วในการนับสูงสุดคือ 1/12 เท่าของสัญญาณนาฬิกา โดยสัญญาณที่เข้ามาที่ขา T0 หรือ T1 จะมี Duty Cycle เท่าใดก็ได้

2.7 พอร์ตอินพุตเอาต์พุต

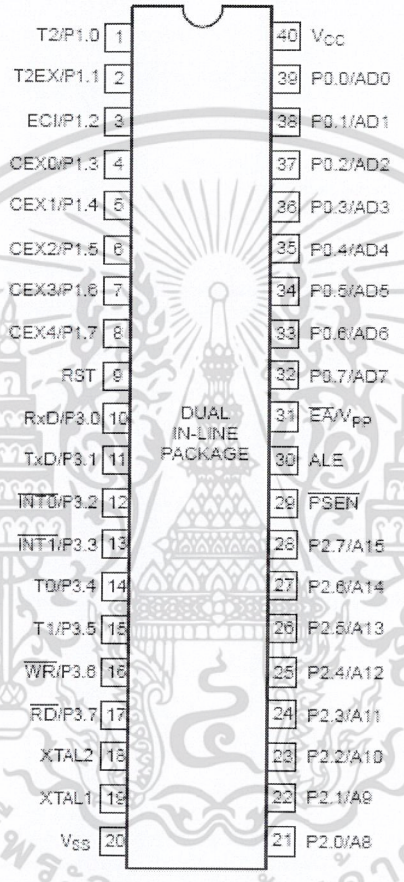
ในไมโครคอนโทรลเลอร์ MCS-51 ประกอบด้วยพอร์ตอินพุตเอาต์พุตแบบ 2 ทิศทาง (Bidirectional) จำนวน 4 พอร์ต แต่ละพอร์ตมีอุปกรณ์แลทช์ข้อมูลและเอาต์พุตไดรเวอร์ประกอบอยู่ทางด้านเอาต์พุต และทางด้านอินพุตจะมีบัฟเฟอร์ (พอร์ตทั้ง 4 เป็นรีจีสเตอร์พิเศษชื่อ P0, P1,P2 และ P3) เราสามารถใช้งานแต่ละพอร์ตเป็นอินพุตได้ตามต้องการ แต่ละบิตของพอร์ตสามารถเชื่อมต่อสัญญาณ TTL ได้โดยตรงในการติดต่อกับหน่วยความจำภายนอกพอร์ต P0 และ P2 จะใช้สำหรับกำหนดตำแหน่งของหน่วยความจำภายนอก โดยพอร์ต P0 จะทำงานในลักษณะของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มัลติเพล็กซ์คือ เป็นทั้งพอร์ตตำแหน่งและพอร์ตข้อมูล โดย P0 จะเป็นตำแหน่งของหน่วยความจำด้านต่ำ (Low byte) และ P2 จะเป็นตำแหน่งของหน่วยความจำด้านสูง (High byte)

2.8 สัญญาณต่างๆ ของไมโครคอนโทรลเลอร์ MCS-51

ไมโครคอนโทรลเลอร์ในตระกูล MCS-51 เป็นไอซีขนาด 40 ขาซึ่งมีสัญญาณต่างๆ แสดงในภาพที่ 2.2



ภาพที่ 2.2 แสดงสัญญาณต่างๆ ของ MCS-51 เบอร์ P89C51RD2

สัญญาณต่างๆ ของไมโครคอนโทรลเลอร์ MCS-51 สามารถจำแนกตามการทำงานเป็น 3 กลุ่มคือ

- กลุ่มสัญญาณตำแหน่ง เป็นตัวกำหนดตำแหน่งของหน่วยความจำ
- กลุ่มสัญญาณควบคุมเป็นสัญญาณควบคุมการทำงานของไมโครคอนโทรลเลอร์
- กลุ่มสัญญาณข้อมูลเป็นทางผ่านของข้อมูลระหว่างไมโครคอนโทรลเลอร์กับหน่วยความจำ

หน้าที่และการใช้งานของสัญญาณต่างๆเป็นดังนี้

VCC สำหรับต่อกับไฟเลี้ยง 5 โวลต์

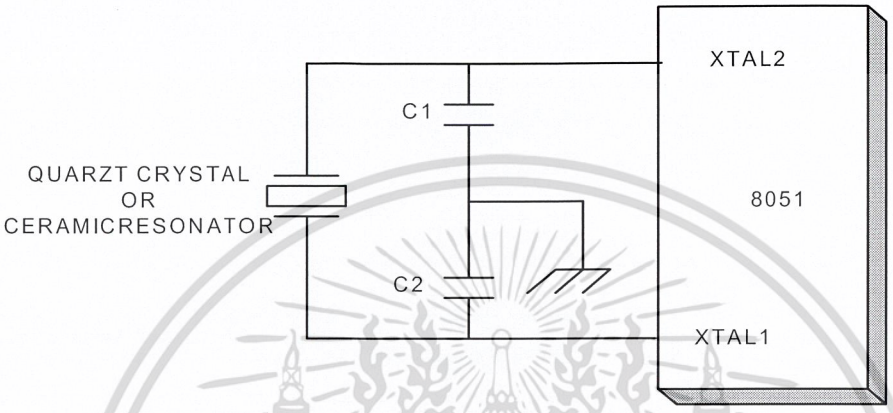
VSS สำหรับต่อกับกราวด์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

XTAL1 เป็นอินพุตของภาคขยายสัญญาณแบบอินเวิร์สของวงจรผลิตสัญญาณนาฬิกา

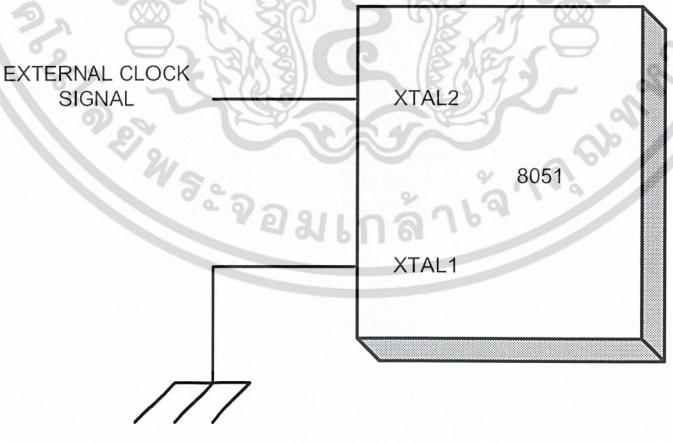
XTAL2 เป็นเอาต์พุตของภาคขยายสัญญาณแบบอินเวิร์สของวงจรผลิตสัญญาณนาฬิกา

การต่อใช้งานของขา XTAL1 และ XTAL2 เพื่อสร้างวงจรผลิตสัญญาณให้กับไมโครคอนโทรลเลอร์ใช้คริสตอลสามารถทำได้ดังแสดงในภาพที่ 2.3



ภาพที่ 2.3 แสดงการต่อสัญญาณนาฬิกาที่ขา XTAL1 และ XTAL2

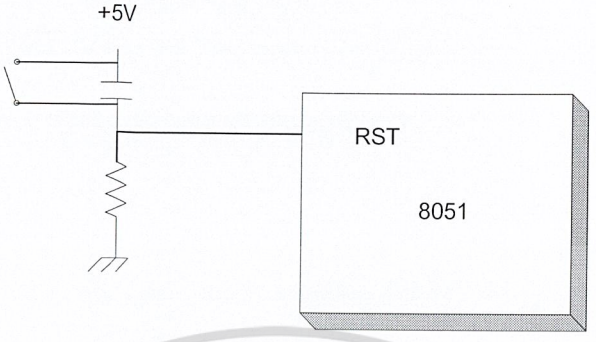
หากต้องการใช้สัญญาณนาฬิกาจากภายนอกจะต่อ XTAL1 ลงกราวด์และต่อสัญญาณนาฬิกาจากภายนอกเข้าที่ขา XTAL2 ดังแสดงในภาพที่ 2.4



ภาพที่ 2.4 แสดงการใช้สัญญาณนาฬิกาจากภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RST เป็นสัญญาณริเซต ไมโครคอนโทรลเลอร์จะถูกรีเซตเมื่อสัญญาณที่ขานี้มีค่าเป็นลอจิก 1 นานไม่ต่ำกว่า 2 แมชชีนไซเกิล การต่อขารีเซตจะเป็นดังแสดงในภาพที่ 2.5



ภาพที่ 2.5 แสดงการต่อสัญญาณรีเซต

ALE/PROG (Address Latch Enable) เป็นสัญญาณเอาต์พุต ซึ่งไมโครคอนโทรลเลอร์จะส่งออกไปเป็นพัลส์เพื่อแลทช์ค่าตำแหน่งไบต์ต่ำที่อยู่พอร์ต P0 ในขณะติดต่อกับหน่วยความจำภายนอก สัญญาณนี้จะถูกออกไปด้วยอัตราคงที่คือ 1/6 เท่าของความถี่สัญญาณนาฬิกาซึ่งสามารถนำไปใช้เป็นสัญญาณนาฬิกาให้กับอุปกรณ์ภายนอกได้ สัญญาณพัลส์นี้จะถูกข้ามไป 1 พัลส์เมื่อมีการติดต่อกับหน่วยความจำข้อมูลภายนอก (External Data Memory) และสัญญาณนี้จะใช้เป็นอินพุตเพื่อควบคุมการโปรแกรม EEPROM ภายในตัวไมโครคอนโทรลเลอร์ด้วย

PSEN (Program Store Enable) เป็นเอาต์พุต สำหรับส่งสัญญาณสโตรป เพื่ออ่านข้อมูลจากหน่วยความจำโปรแกรมภายนอก (External Program Memory) เมื่อซีพียูอ่านรหัสคำสั่งจากหน่วยความจำภายนอกจะส่งสัญญาณสโตรป ออกมา 2 ครั้งใน 1 แมชชีนไซเกิลแต่สัญญาณสโครปทั้ง 2 ครั้งจะถูกข้ามไปหากเป็นช่วงที่ซีพียูติดต่อกับหน่วยความจำภายนอก (External Data Memory)

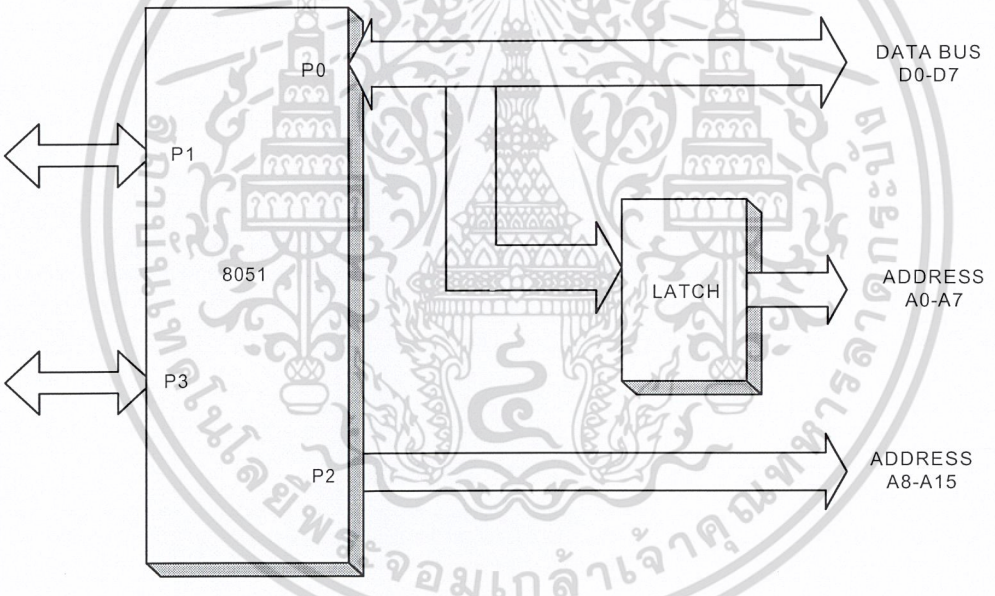
EA(External Access) เป็นสัญญาณอินพุต ใช้สำหรับควบคุมให้ไมโครคอนโทรลเลอร์เลือกติดต่อกับโปรแกรมที่เก็บอยู่ในหน่วยความจำโปรแกรมภายในหรือโปรแกรมที่เก็บอยู่ในหน่วยความจำภายนอกตัวไมโครคอนโทรลเลอร์ หากให้ค่าลอจิก 1 ที่ขานี้จะเป็นการเลือกใช้หน่วยความจำโปรแกรมภายในตัวไมโครคอนโทรลเลอร์ หากต้องการให้ซีพียูติดต่อกับหน่วยความจำโปรแกรมภายนอกต้องต่อสัญญาณเข้ากับลอจิก 0 หรือ VSS ในกรณีของการโปรแกรม ROM ภายในไมโครคอนโทรลเลอร์จะต่อขานี้เข้ากับไฟ 21 V ถ้าเป็น 8751 AH แต่หากเป็น8751 BH ต้องต่อกับ 12.75 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Port 0 เป็นพอร์ตอินพุตเอาต์พุต 2 ทางแบบ Open drain ขนาด 8 บิต P0.1 –P0.7 เมื่อใช้เป็นเอาต์พุตสามารถต่อกับไอซี TTL ตระกูล LS ได้ 8 ตัว เมื่อต้องการใช้งานเป็นอินพุตต้องส่งค่าลอจิก 1 ออกไปที่พอร์ตก่อนเพื่อทำให้ลอยซึ่งจะเป็นอิมพีแดนซ์สูง

พอร์ต P0จะทำงานอีกหน้าที่หนึ่งคือเป็นมัลติเพล็กซ์ของสัญญาณตำแหน่งด้านต่ำและสัญญาณข้อมูลในการติดต่อกับหน่วยความจำภายนอก การทำงานในลักษณะนี้จะใช้การพูลอัพ (Pull up) จากภายในที่สามารถจ่ายกระแสให้กับอินพุตของ TTL ได้ 8 ตัว นอกจาก2 หน้าที่ดังกล่าวแล้ว พอร์ต P0 ยังใช้เป็นตัวรับข้อมูลในช่วงการโปรแกรม EEPROM และเป็นตัวส่งข้อมูลออกมาในช่วงการตรวจสอบโปรแกรมภายใน ROM หรือ EEPROM ซึ่งจะต้องใช้พูลอัพจากภายนอกในขณะการตรวจสอบโปรแกรม

การสร้างสัญญาณตำแหน่ง A0-A7 และสัญญาณข้อมูล D0-D7 ทำโดยใช้อุปกรณ์แลทช์ข้อมูลดังแสดงในภาพที่ 2.6



ภาพที่ 2.6 แสดงการสร้างสัญญาณแอดเดรสและสัญญาณข้อมูล

Port 1 เป็นพอร์ตอินพุต / เอาต์พุตแบบ 2 ทางขนาด 8 บิตที่มีพูลอัพอยู่ภายใน กรณีเอาต์พุตจะต่อกับ อินพุตของ TTL ตระกูล LS ได้ 4 ตัว เมื่อต้องการใช้เป็นอินพุตต้องเริ่มต้นด้วยการส่งค่าลอจิก 1 ออกไปที่พอร์ตนี้ก่อน เพื่อทำให้เกิดพูลอัพภายใน เมื่อมีสัญญาณอินพุต 0 เข้ามาจะทำให้พอร์ตจ่ายกระแสออกเนื่องจากมีการพูลอัพภายใน นอกจากนี้พอร์ต P1 ยังทำหน้าที่รับตำแหน่งด้านต่ำในช่วงของการโปรแกรม EEPROM และช่วงการตรวจสอบโปรแกรมใน ROM หรือ EEPROM อีก ด้วยสำหรับเบอร์ 8032 AH และ 8052 AH ขา P1.0 และ P1.1 จะทำหน้าที่เป็น T2 และ T2EX อีกหนึ่งหน้าที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Port 2 เป็นพอร์ตอินพุต/ เอาต์พุตแบบ 2 ทาง ขนาด 8 บิต ที่มีพูลอัพอยู่ภายในกรณีเอาต์พุตจะต่อกับอินพุตของ TTL ตระกูล LS ได้ 4 ตัว เมื่อต้องการทำเป็นอินพุต ต้องเริ่มต้นด้วยการส่งค่าลอจิก 1 ออกไปที่พอร์ตนี้ก่อน เพื่อทำให้เกิดการพูลอัพภายใน เมื่อสัญญาณอินพุตเข้ามาเป็น 0 จะทำให้พอร์ต P2 จ่ายกระแสออกเนื่องจากการพูลอัพภายใน ในระหว่างการติดต่อกับโปรแกรมภายนอกหรือการติดต่อกับหน่วยความจำข้อมูลภายนอกที่มีการอ้างตำแหน่งแบบ 16บิต พอร์ต P2 จะส่งตำแหน่งไบท์สูงออกไป ซึ่งการทำงานในลักษณะนี้จะมีการพูลอัพภายในอยู่ในช่วงของการติดต่อกับหน่วยความจำข้อมูลภายนอกที่ใช้การอ้างตำแหน่งแบบ 8 บิต (คำสั่ง MOVX@RI) สัญญาณที่ขาของ พอร์ต P2 จะมีค่าเท่ากับรีจิสเตอร์ P2 ที่อยู่ใน SFR นอกจากนี้ พอร์ต P2 ยังทำหน้าที่รับตำแหน่งไบต์สูงในช่วงของการโปรแกรม ROM และ EEPROM อีกด้วย

Port 3 เป็นพอร์ตอินพุต/เอาต์พุต 2 ทาง ขนาด 8 บิต ที่มีพูลอัพอยู่ภายใน ในกรณีเอาต์พุตสามารถต่อกับอินพุตของ TTL ตระกูล LS ได้ 4 ตัว เมื่อต้องการทำเป็นอินพุตต้องเริ่มต้นด้วยการส่งค่าลอจิก 1ออกไปที่พอร์ตก่อนเพื่อทำให้เกิดการพูลอัพภายใน เมื่อสัญญาณอินพุตเข้ามาเป็น 0 จะทำให้พอร์ต P3 จ่ายกระแสออกมาเนื่องจากการพูลอัพภายใน นอกจากนี้ พอร์ต P3 ยังทำหน้าที่เป็นสัญญาณอื่นๆ อีกดังนี้

ตารางที่ 2.1 แสดงสัญญาณต่างๆ ของพอร์ต P3

พอร์ต	สัญญาณ	หน้าที่
P3.0	RXD	อินพุตของพอร์ตอนุกรม
P3.1	TXD	เอาท์พุตของพอร์ตอนุกรม
P3.2	INT0	สัญญาณอินเตอร์รัพจากภายนอกตัวที่ 0
P3.3	INT	สัญญาณอินเตอร์รัพจากภายนอกตัวที่ 1
P3.4	TO	อินพุตจากภายนอกของตัวตั้งเวลา 0
P3.5	T1	อินพุตจากภายนอกของตัวตั้งเวลา 1
P3.6	WR	สัญญาณการเขียนข้อมูลออกไปภายนอก
P3.7	RD	สัญญาณการอ่านข้อมูลจากภายนอกเข้ามา

เมื่อต้องการใช้งานพอร์ต P3 ให้ทำหน้าที่เป็นสัญญาณต่างๆ จะต้องเริ่มต้นด้วยการส่งค่าลอจิก 1 ออกไปแลทช์ที่พอร์ต P3 ก่อนเพื่อให้เกิดการพูลอัพภายใน หากเรากำหนดให้มีค่าลอจิก 0 จะทำให้สัญญาณที่ขาต่างๆ มีค่าเป็น 0 ตลอดเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.9 คุณสมบัติของ RTC(DS1307)

-เป็นนาฬิกาที่สามารถให้ข้อมูลออกมาเป็นวินาที นาที ชั่วโมง วันที่ของเดือน เดือน วันของสัปดาห์ ปี ซึ่งชดเชยค่าแล้ว สามารถใช้งานได้ถึงปี 2100

-มี RAM แบบ Nonvolatile จำนวน 56 ไบต์

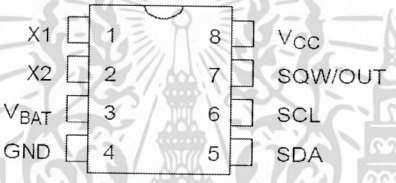
-สามารถตั้งโปรแกรมให้ส่งสัญญาณภาพสี่เหลี่ยมออกที่เอาท์พุทได้

-สามารถตรวจสอบระบบไฟและสลับไปใช้แบตเตอรี่ได้โดยอัตโนมัติ

-เมื่อใช้พลังงานจากแบตเตอรี่จะใช้ไฟน้อยกว่า 500 mA ที่ 25 องศาเซลเซียส

-สามารถเลือกใช้รุ่นที่ใช้งานในอุตสาหกรรมได้โดยสามารถใช้อุณหภูมิได้ในช่วง –40 ถึง +84 องศาเซลเซียส

รายละเอียดของขาต่อใช้งาน



ภาพที่ 2.7 แสดงขาต่อใช้งานของ DS1307

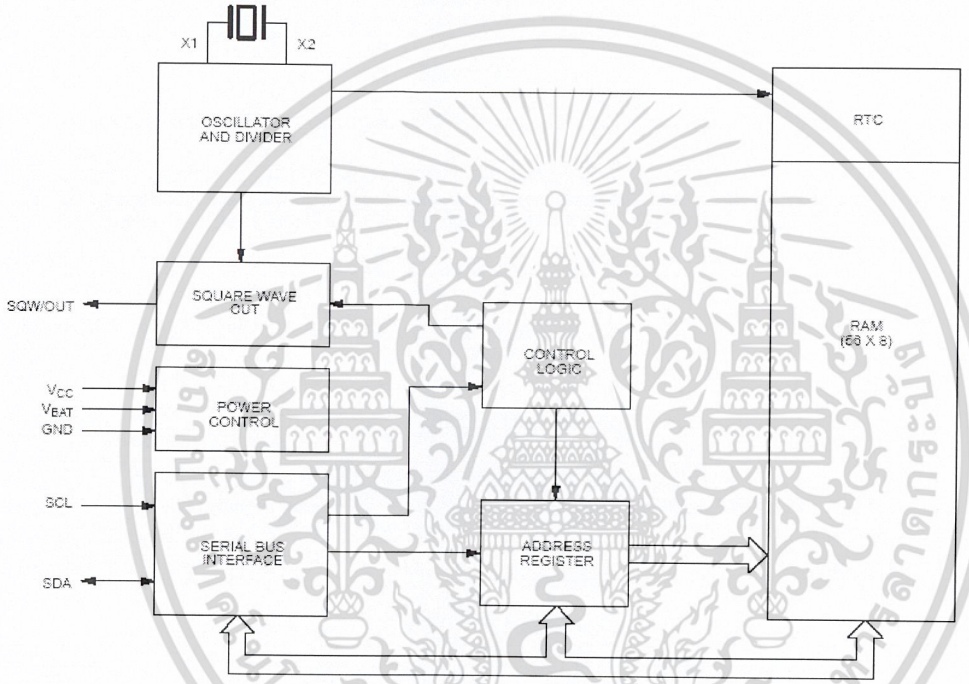
รายละเอียดของขาสัญญาณ

ตารางที่ 2.2 แสดงรายละเอียดของขาสัญญาณ DS1307

ตำแหน่ง	สัญลักษณ์	รายละเอียด
1	X1	ขาต่อ Xtal 32.768 KHz
2	X2	ขาต่อ Xtal 32.768 KHz
3	VBAT	ขาต่อแบตเตอรี่ 3 V
4	GND	ขาต่อกราวด์
5	SDA	สัญญาณ Data แบบอนุกรม
6	SCL	สัญญาณ Clock แบบอนุกรม
7	SQW/OUT	สัญญาณเอาท์พุทเป็นแบบสี่เหลี่ยมหรือเป็นลอจิก
8	Vcc	ต่อเข้ากับแหล่งจ่ายไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

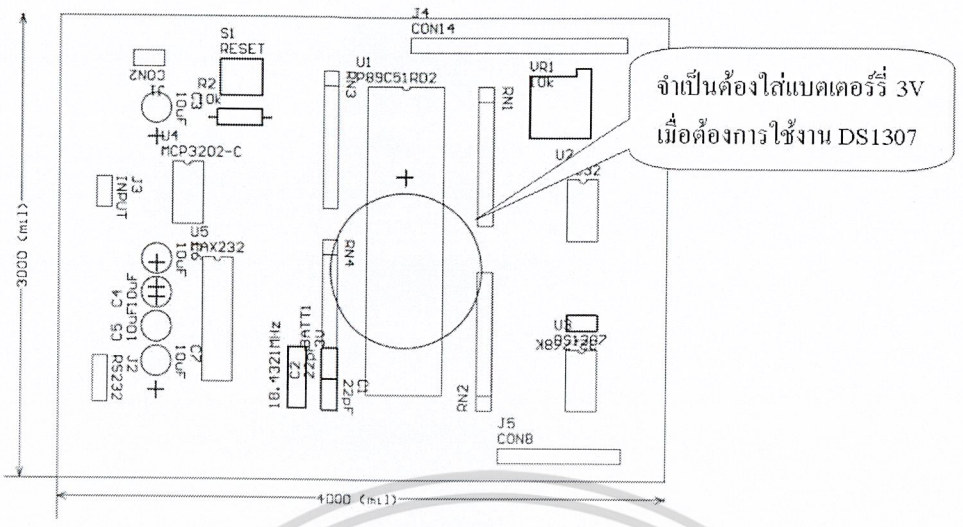
DS1307 เป็นอุปกรณ์ที่ต่ออยู่ในระบบบัสแบบ I^2C โดยทำเป็น Slave การเข้าถึงข้อมูลภายในสามารถทำได้โดยการส่งเงื่อนไข Start เลขประจำตัวและตำแหน่งของรีจิสเตอร์ตามลำดับลงบนบัสแบบ I^2C ที่มี DS1307 ต่อร่วมอยู่ โดยรีจิสเตอร์จะถูกเข้าถึงต่อไปเรื่อยๆ จนกระทั่งเกิดเงื่อนไข Stop ในระบบบัส เมื่อแรงดันที่ขา Vcc ตกลงต่ำกว่าแรงดันที่ขา Vbat จะสลับตัวเองเข้าสู่โหมดประหยัดพลังงานและใช้พลังงานจากแบตเตอรี่ แต่ในทางกลับกัน DS1307 จะกลับไปทำงานในโหมดปกติเมื่อแรงดันที่ขา Vcc สูงกว่าแรงดันที่ขา Vbat/+0.2 V โดยไดอะแกรมในภาพที่ 2.8 แสดงถึงส่วนประกอบหลักของ DS1307



ภาพที่ 2.8 แสดงถึงส่วนประกอบหลักของ DS1307

DS1307 ของ DALLAS เป็น RTC ซึ่งสามารถแสดงค่าเวลาได้เป็น ปี เดือน วันที่ของเดือน วันที่ของสัปดาห์ ชั่วโมง นาที และ วินาที โดยภายในยังมี RAM อีก 56 ไบต์ เพื่อใช้เก็บข้อมูล โดยทุกครั้งที่มีการใช้งาน DS1307 จะต้องใส่ BAT 3 V เข้าไปด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

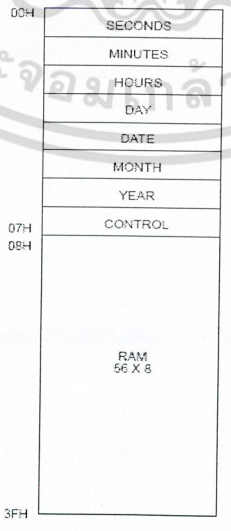


ภาพที่ 2.9 แสดงตำแหน่งของการใส่แบตเตอรี่ เมื่อต้องการใช้งาน DS1307

DS1307 มีการสื่อสารข้อมูลกับไมโครคอนโทรลเลอร์โดยผ่านทาง I^2C ซึ่งใช้สายสัญญาณเพื่อสื่อสาร 2 เส้นคือสายสัญญาณ DATA (SDA) และสายสัญญาณ CLOCK (SCL)

2.9.1 ตำแหน่งของนาฬิกาและ RAM ของ DS1307

ตำแหน่งของนาฬิกาและ RAM ของ DS1307 แสดงในภาพที่ 12 โดยตำแหน่งของนาฬิกาอยู่ที่ 00H ถึง 07H โดยตำแหน่งของ RAM อยู่ที่ตำแหน่ง 08H ถึง 3FH เมื่อมีการเข้าถึงหน่วยความจำแบบ Multi byte ถ้าการเข้าถึงหน่วยความจำถึง 3FH และจะกลับไปที่ 00H ซึ่งเป็นตำแหน่งเริ่มต้น



ภาพที่ 2.10 แสดงตำแหน่งของนาฬิกาและ RAM ของ DS1307

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

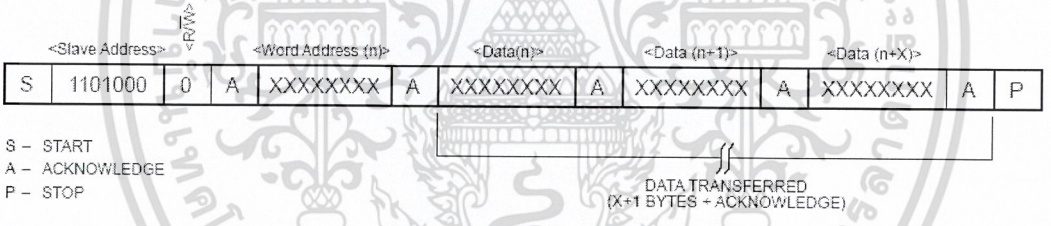
2.9.2 DS1307 Timekeeping Register

Control Register เป็นรีจิสเตอร์ควบคุมเป็นส่วนที่ใช้ควบคุมขาสัญญาณ SQW/OUT ถ้าบิต 4 หรือบิต SQWE มีลอจิก 1 จะทำให้ขา SQW/OUT สร้างสัญญาณพัลส์ออกมาตามความถี่ที่กำหนดในบิต RS0และRS1แต่ถ้าบิต 4 มีลอจิก 0 จะทำให้ขามีลอจิกตามบิต 7 หรือบิต OUTS การกำหนดค่าความถี่ที่ต้องการให้ออกที่ขา SQWE มีลอจิก 1 สามารถกำหนดได้จากบิต RS0 และ RS1 ตามตารางข้างบน

2.9.3 การเขียนข้อมูลลง DS1307 (Data Write)

การเขียนข้อมูลลงใน DS1307 จะถูกนำมาใช้เมื่อต้องการตั้งเวลาการกำหนดให้สัญญาณ Pulse ออกที่ขา SQW/OUT หรือแม้กระทั่งการเขียนเข้าไปเก็บไว้ในหน่วยความจำส่วน RAM ที่อยู่ภายใน DS1307

แนวทางการเขียนข้อมูลเข้าใน DS1307 นั้นจะใช้หลักการของการสื่อสารข้อมูลแบบ I^2C คือการเขียนจะต้องเริ่มต้นจากที่ไมโครคอนโทรลเลอร์ส่งเงื่อนไข Start ไปให้กับ DS1307 แล้วจึงส่งข้อมูลต่อไปอีก 1 ไบต์ โดยข้อมูลไบต์นี้ใช้เก็บ Address และบิต R/W



ภาพที่ 2.11 แสดง Diagram การเขียนข้อมูลลง DS1307

DS1307 ถูกกำหนดให้มีตำแหน่ง Address อยู่ที่ 110100B (ขนาด 7 บิต) ซึ่งในการเขียนข้อมูลจะต้องกำหนดให้บิต R/W เป็น 0 เพราะฉะนั้นเมื่อรวม Address ขนาด 7 บิตเข้ากับบิต R/W จะได้ข้อมูลไบต์ที่จะต้องส่งเป็น 11010000B

หลังจากส่งไบต์ Address ไปให้กับ DS1307 รับข้อมูลได้ถูกต้อง ตัว DS1307 จะส่งบิต ACK ที่ DS1307 ส่งออกมาให้กับไมโครคอนโทรลเลอร์จะเป็น 0 แต่ถ้าไมโครคอนโทรลเลอร์ตรวจสอบบิตนี้แล้วเป็น 1 แสดงว่า DS1307 ไม่ได้รับตำแหน่ง Address ที่ถูกต้องกลับไปเริ่มขบวนการ Start ใหม่

หลังจากที่ไมโครคอนโทรลเลอร์ได้รับบิต ACK ตอบกลับออกมาจาก DS1307 แล้วตัวไมโครคอนโทรลเลอร์จะต้องส่งข้อมูลไปอีก 1 ไบต์ โดยข้อมูลไบต์นี้จะเป็นตำแหน่งหน่วยความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

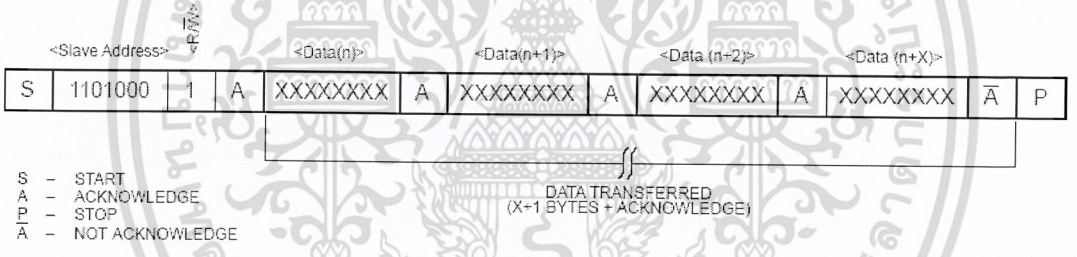
ภายใน DS1307 ซึ่งอยู่ที่ตำแหน่ง 0-3F การส่งขอมูลไบต์นี้จะเหมือนกับการส่งข้อมูลในไบต์แรก คือเมื่อ DS1307 ได้รับข้อมูลถูกต้องแล้ว ตัว DS1307 จะส่งบิต ACK กลับออกมา

หลังจากที่ DS1307 ได้รับตำแหน่งของหน่วยความจำที่ต้องการเขียนเรียบร้อยแล้ว ไมโครคอนโทรลเลอร์สามารถส่งข้อมูลที่ต้องการเขียนไปยังตำแหน่งดังกล่าวได้เลย ซึ่งเมื่อส่งข้อมูลได้ออกไป 1 ไบต์ ตัว DS1307 จะเพิ่มค่าตำแหน่ง 1 ค่าและส่งบิต ACK กลับออกมา

ถ้าต้องการเขียนข้อมูลในตำแหน่งที่เรียงกันไปสามารถทำได้โดยส่งข้อมูลต่อไปเรื่อยๆจนครบแล้วจึงส่งเงื่อนไข STOP เพื่อหยุดการทำงาน แต่ถ้าหากต้องการเปลี่ยนตำแหน่งที่จะติดต่อหรือไม่ทราบว่าตัวชี้ตำแหน่งของ DS1307 ชี้อยู่ที่ตำแหน่งใด ก็สามารถทำได้โดยการส่งตำแหน่งใหม่ให้กับ DS1307

2.9.4 การอ่านข้อมูลจาก DS1307 (Data Read)

การอ่านข้อมูลจาก DS1307 จะมีลักษณะคล้ายกับการเขียนข้อมูลให้กับ DS1307 โดยจะต้องให้บิต R/W เป็น 1 เพราะฉะนั้นข้อมูลไบต์ Address จะมีค่าเป็น 11010001 B

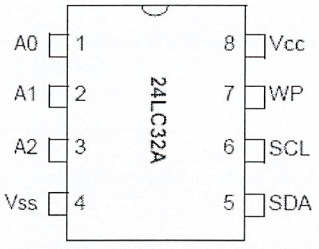


ภาพที่ 2.12 แสดง Diagram การอ่านข้อมูลออกจาก DS1307

2.10 ความหมายของ EEPROM (24LC32)

ในการออกแบบใช้ IC EEPROM ในตระกูล 24XX ได้ เช่น 24LC32,24C128,24C256 โดยจะยกตัวอย่างอธิบายการใช้งานเฉพาะ IC24LC32 เท่านั้น IC24LC32 เป็น EEPROM ที่มีขนาด 4 Kbyte ที่มีการสื่อสารแบบ I^2C สามารถต่อร่วมกับอุปกรณ์แบบ I^2C ตัวอื่นๆ ได้ในสายสัญญาณคู่เดียวกัน แต่ไม่สามารถต่อ 24LC32 ในสายสัญญาณคู่เดียวกัน เพราะ 24LC32 มีตำแหน่งที่คงที่เพียงตำแหน่งเดียว คือ ตำแหน่ง 00H โครงสร้างภายนอกและขาสัญญาณแสดงดังภาพด้านล่าง

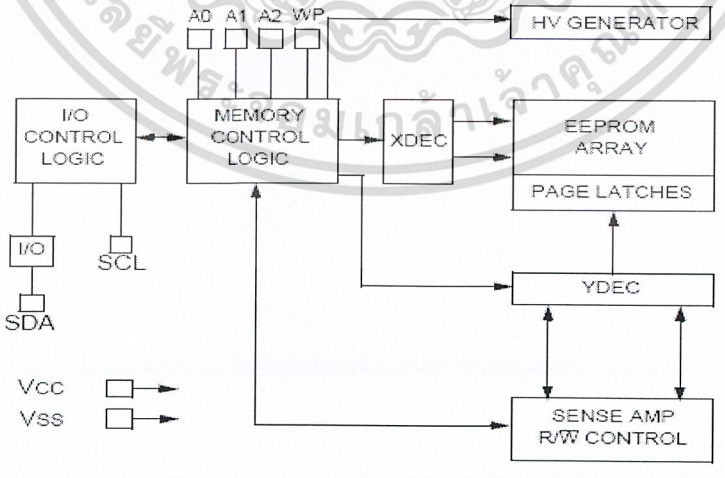
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 2.13 แสดงโครงสร้างขาใช้งานของ EEPROM 24LC32

ตารางที่ 2.3 แสดงรายละเอียดของขาของ EEPROM 24LC32

ตำแหน่ง	สัญลักษณ์	รายละเอียด
1	A0	ขากำหนดตำแหน่ง A0
2	A1	ขากำหนดตำแหน่ง A1
3	A2	ขากำหนดตำแหน่ง A2
4	Vss	กราวด์
5	SDA	สัญญาณข้อมูล I^2C
6	SCL	สัญญาณนาฬิกา
7	WP	ขาป้องกันการเขียน
8	Vcc	แหล่งจ่ายไฟ 5 โวลท์

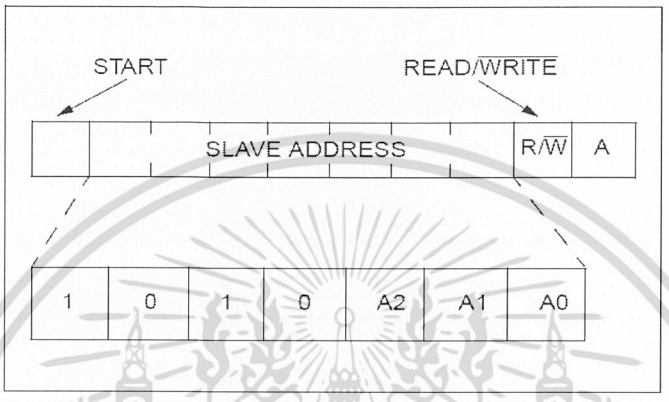


ภาพที่ 2.14 แสดงโครงสร้างภายในของ EEPROM 24C32

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.10.1 Device Addressing

Control byte จะเป็น Byte แรกต่อจากบิต Start Control Byte จะประกอบด้วย Control Code 4 bit จะอยู่ในบิตที่ 7-4 ใน 24LC32 มีค่าเป็น1010 และต่อมาอีก 3 Bit จะเป็น (B1,B2,B3) เป็นบิตที่ใช้เลือก Bank ของหน่วยความจำ บิตที่ 0 เป็นบิต R/W มีหน้าที่กำหนดเงื่อนไข ว่าจะเขียนหรืออ่านข้อมูลจาก 24LC32



ภาพที่ 2.15 แสดงลักษณะการ Device Address

2.10.2 การเขียนข้อมูล

การเขียนข้อมูลลงในหน่วยความจำของ 24LC32 สามารถทำได้โดยการเริ่มจากส่งเงื่อนไข Start และตามด้วย Control Byte บิต R/W ใน Control Byte จะต้องกำหนดค่าให้เป็น 0 ซึ่งการเขียนข้อมูลลงในหน่วยความจำของ 24LC32 สามารถแบ่งออกได้เป็นการเขียนข้อมูลครั้งละ 1 ไบต์ และการเขียนข้อมูลครั้งละ 1 Page

2.10.3 การเขียนข้อมูลแบบ Byte

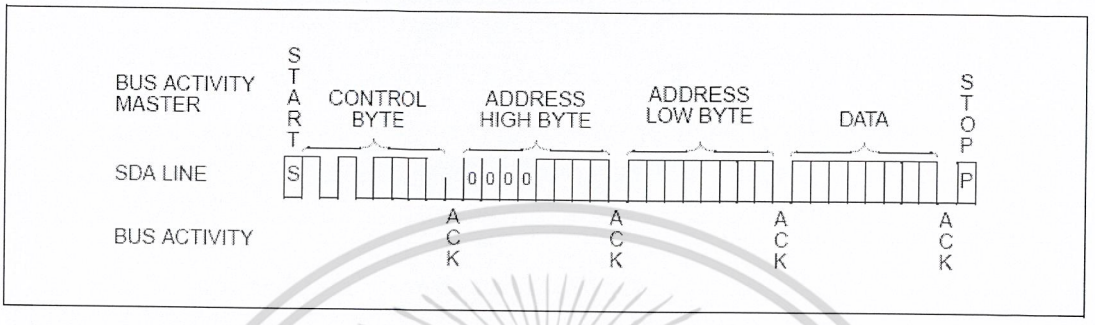
การเขียนข้อมูลแบบไบต์ หรือการเขียนข้อมูลครั้งละ 1 ไบต์ลงในหน่วยความจำของ 24LC32 สามารถทำได้โดยเขียนโปรแกรมให้ไมโครคอนโทรลเลอร์ส่งเงื่อนไข Start ให้กับ 24LC32 และตามด้วย Control Byte โดยกำหนดค่า B2,B1,B0 ใน Control Byte ตามค่าตำแหน่งหน่วยความจำที่ต้องการเขียนข้อมูล ส่วนบิต R/W จะต้องถูกกำหนดให้เป็น 0 หลังจากส่ง Control Byte จะต้องรอรับค่าบิต ACK จาก 24LC32 ตามกลับออกมา ซึ่งบิต ACK ที่ตอบกลับออกมาจะมีค่าเป็น 0 หลังจากได้รับบิตACK ที่ตอบกลับออกมาแล้ว ให้ส่งไบต์ตำแหน่งของหน่วยความจำที่ต้องการเขียนข้อมูลออกไปอีกไบต์ หลังจากนั้นให้รอรับบิต ACK ที่จะตอบกลับออกมาเป็นลอจิก 0 จาก 24LC32 เมื่อได้รับบิต ACK ตอบกลับออกมาแล้ว ให้ส่งค่าข้อมูลที่ต้องการเขียนลงในตำแหน่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

หน่วยความจำออกไปและรอรับค่าบิต ACK จาก 24LC32 หลังจากได้รับบิต ACK ตอบกลับออกมาแล้วให้ส่งเงื่อนไขการ Stop เพื่อยกเลิก

ถ้าขั้นตอนใดขั้นตอนหนึ่งไม่มีบิต ACK ตอบกลับออกมาให้เริ่มส่งเงื่อนไข Start ใหม่อีกครั้งและเริ่มทำกระบวนการตั้งแต่ต้นใหม่



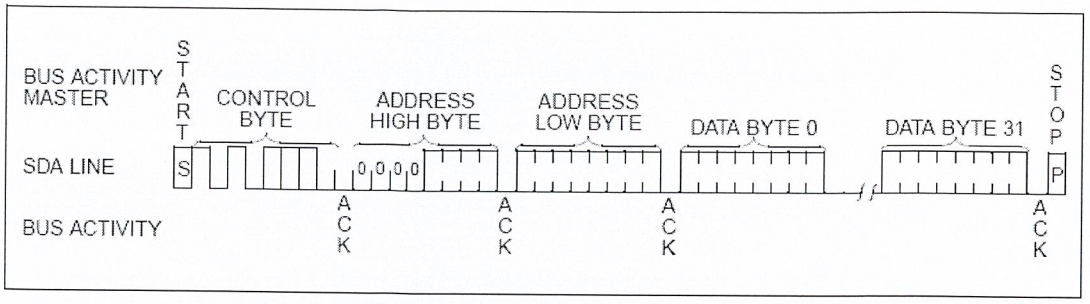
ภาพที่ 2.16 แสดง Timing Diagram ของการเขียนข้อมูลแบบ Byte

2.10.4 การเขียนข้อมูลแบบ Page

การเขียนข้อมูลแบบ Page หรือการเขียนข้อมูลครั้งละ 1 Page แบ่งการเก็บข้อมูลไว้เป็น Page โดยแต่ละ Page สามารถเก็บข้อมูลได้ 16 ไบต์ ดังนั้นการเขียนข้อมูลครั้งละหน้า(Page) ก็คือการเขียนข้อมูลครั้งละ 16 ไบต์นั่นเอง

การเขียนข้อมูลครั้งละ Page จะเหมือนกับการเขียนข้อมูลครั้งละ 1 ไบต์ จะต้องส่งเงื่อนไข Start ออกไปก่อน แล้วตามด้วย Control Byte หลังจากนั้นรอรับ ACK จาก 24LC32 หลังจากได้ค่า ACK แล้วให้ส่งตำแหน่งหน่วยความจำออกไปและรอรับค่าบิต ACK ที่ตอบกลับออกมาแล้ว ให้ส่งค่าข้อมูลที่ต้องการเขียนลงในตำแหน่งหน่วยความจำออกไป และรอรับค่าบิต ACK จาก 24LC32 จึงจะส่งข้อมูลไบต์ต่อไปจนครบ 16 ไบต์ โดยข้อมูลทั้ง 16 ไบต์ จะถูกเก็บเรียงกันไปในหน่วยความจำเริ่มตั้งแต่ที่ตำแหน่งที่ถูกส่งออกไปใน Byte Word Address หลังจากที่ได้รับบิต ACK หลังจากส่งข้อมูลออกไปครบทั้ง 16 ไบต์ ให้ส่งบิต Stop เพื่อยกเลิกการเขียนข้อมูล

62097
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 2.17 แสดง Timing Diagram ของการอ่านข้อมูลแบบ Page

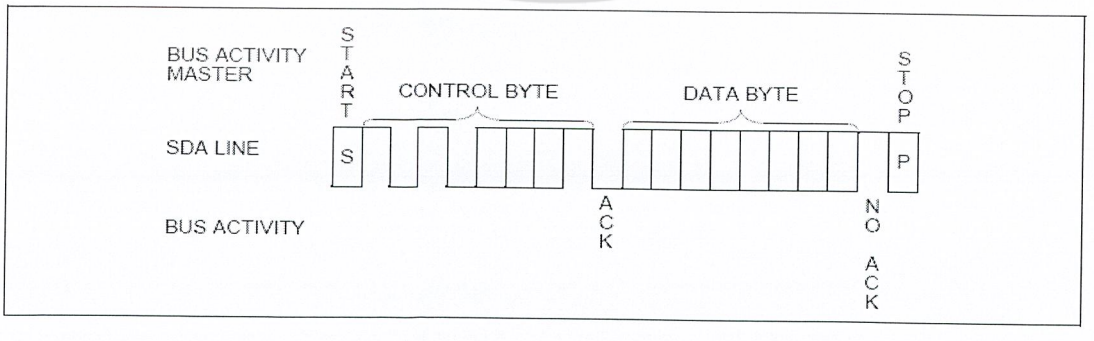
2.10.5 การอ่านข้อมูล

ขั้นตอนการอ่านข้อมูลจะเหมือนกับขั้นตอนการเขียนข้อมูลจะแตกต่างกันที่บิต R/W จะต้องถูกเซทเป็น 1 ซึ่งสามารถแบ่งลักษณะการอ่านข้อมูลได้ 3 แบบ

2.10.6 การอ่านข้อมูลในตำแหน่งปัจจุบัน (Current Address Read)

ภายใน 24LC32 จะมีตัวชี้ตำแน่งของหน่วยความจำทุกครั้งที่เราส่งตำแหน่งให้กับ 24LC32 นั้นค่าของตัวชี้จะถูกเปลี่ยนตามค่าของตำแหน่งที่ถูกส่งเข้าไป และทุกครั้งที่มีการเขียนเข้าใน 24LC32 หรืออ่านข้อมูลออกจาก 24LC32 ในแต่ละไบต์ค่าของตัวชี้จะเพิ่มขึ้นเป็น 1 ค่าโดยอัตโนมัติ

ดังนั้นการอ่านข้อมูลในตำแหน่งปัจจุบันคือการอ่านข้อมูลจาก 24LC32 ณ.ตำแหน่งที่ตัวชี้อยู่ซึ่งสามารถทำได้โดยการส่งเงื่อนไข Start และตามด้วย Control Byte โดยกำหนดให้บิต R/W มีค่าเป็น 1 หลังจากนั้นให้รอรับบิต ACK หลังจากได้รับบิต ACK แล้วให้อ่านข้อมูลกลับออกมาจาก 24LC32 จำนวน 1 ไบต์ หลังจากนั้นให้ส่งบิต NO ACK ซึ่งก็คือส่งลอจิก 1 และส่งเงื่อนไข Stop ให้กับ 24LC32



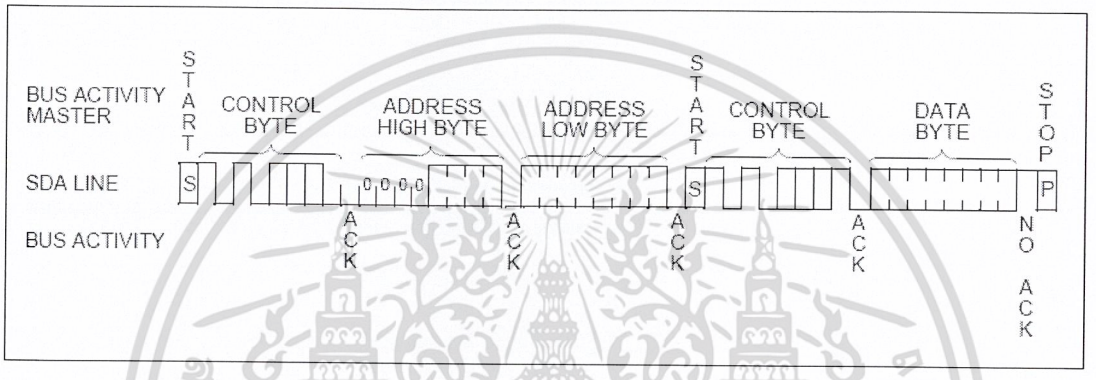
ภาพที่ 2.18 แสดงการอ่านข้อมูลในตำแหน่งปัจจุบัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.10.7 การอ่านข้อมูลแบบสุ่ม (Random Read)

การอ่านข้อมูลแบบสุ่มจะเป็นการอ่านค่าตาม Address ที่ระบุที่ตำแหน่งที่ต้องการอ่าน โดยมีขั้นตอนการอ่านค่าข้อมูลในหน่วยความจำดังนี้

ส่งเงื่อนไข Start และตามด้วย Control Byte โดยให้บิต R/W เป็น 0 และ Word Address ซึ่งเป็นตำแหน่งของหน่วยความจำที่ต้องการอ่านข้อมูล หลังจากนั้นให้รอรับบิต ACK เมื่อได้รับบิต ACK แล้วจึงอ่านข้อมูลออกมา 1 ไบต์ ซึ่งเป็นข้อมูลตำแหน่งเดียวกับที่ตัวชี้ ชี้อยู่ หลังจากได้ข้อมูลครบทั้ง 8 บิตแล้ว ให้ส่งบิต NO ACK และบิต Stop ให้กับ 24LC32 เพื่อยกเลิกการติดต่อ

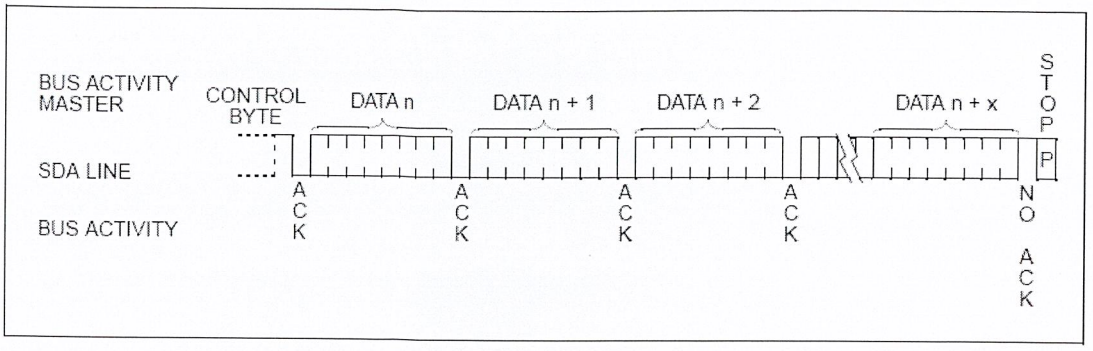


ภาพที่ 2.19 แสดง Timing Diagram ของการอ่านข้อมูลแบบสุ่ม

2.10.8 การอ่านข้อมูลเป็นลำดับ (Sequential Read)

การอ่านข้อมูลในหน่วยความจำแบบลำดับ มีขั้นตอนการอ่านข้อมูลในลำดับเดียวกันกับการอ่านข้อมูลแบบสุ่ม จะแตกต่างที่การอ่านข้อมูลแบบสุ่มจะอ่านออกมาเพียงไบต์เดียว แต่การอ่านข้อมูลแบบลำดับจะอ่านข้อมูลออกมา X จนกระทั่งส่งบิต NO ACK และบิต Stop ออกไป ซึ่งทุกครั้งที่มีการอ่านข้อมูลออกจาก 24LC32 นั้น ค่าของตัวชี้ที่อยู่ใน 24LC32 จะเพิ่มค่าขึ้น 1 ค่า เพราะฉะนั้นข้อมูลที่อ่านค่าออกมาได้จึงเป็นข้อมูลที่อยู่ต่อเป็นลำดับต่อๆกันออกไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

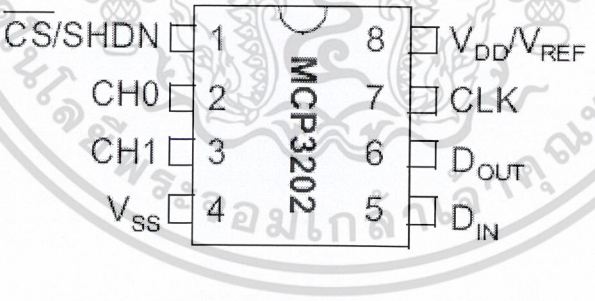


ภาพที่ 2.20 แสดง Timing Diagram ของการอ่านข้อมูลแบบลำดับ

2.11 ทฤษฎีการทำงาน ของ MCP3202

MCP3202 เป็นตัวแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอล (ADC) โดยใช้วิธีการ Successive Approximation Resister (SAR) โดยโครงสร้างอยู่บนพื้นฐานของ Capacitive Redistribution ซึ่งได้รวมวงจรสุ่มและคงค่าสัญญาณ (Sampling/Hold) ไว้ภายใน

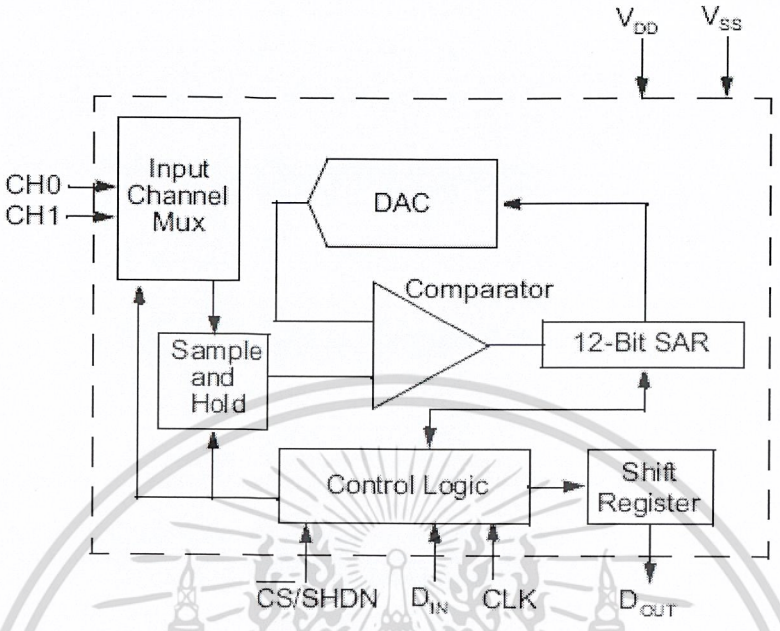
โครงสร้างขาใช้งานของ MCP3202 แสดงดังภาพที่ 2.34 โดย MCP3202 ต้องการแรงดันอ้างอิงและสัญญาณนาฬิกาจากภายนอก สามารถทำงานโดยใช้แหล่งจ่ายไฟเพียงแหล่งเดียวในช่วง 2.5 V – 5.28V โดยแรงดันอ้างอิงที่จะต่อภายนอกจะอยู่ในช่วง 100 mV ถึง +Vcc โดยค่าของแรงดันอ้างอิงขึ้นอยู่กับอัตราการแปลงสัญญาณของ MCP3202



ภาพที่ 2.21 แสดงโครงสร้างขาใช้งานของADCแบบ MCP3202

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.11.1 แรงดันอินพุต (ANALOG INPUT)



ภาพที่ 2.22 แสดงโครงสร้างภายในของ MCP3202

2.11.2 การกำหนดการทำงานของ ADC MCP3202 (Configuration bits for the MCP3202)

เป็นการกำหนดการทำงานให้กับ ADC MCP3202 ให้ทำงานในแบบ Single Ended Mode หรือ Pseudo Differential Mode ดังตารางที่ 2.4

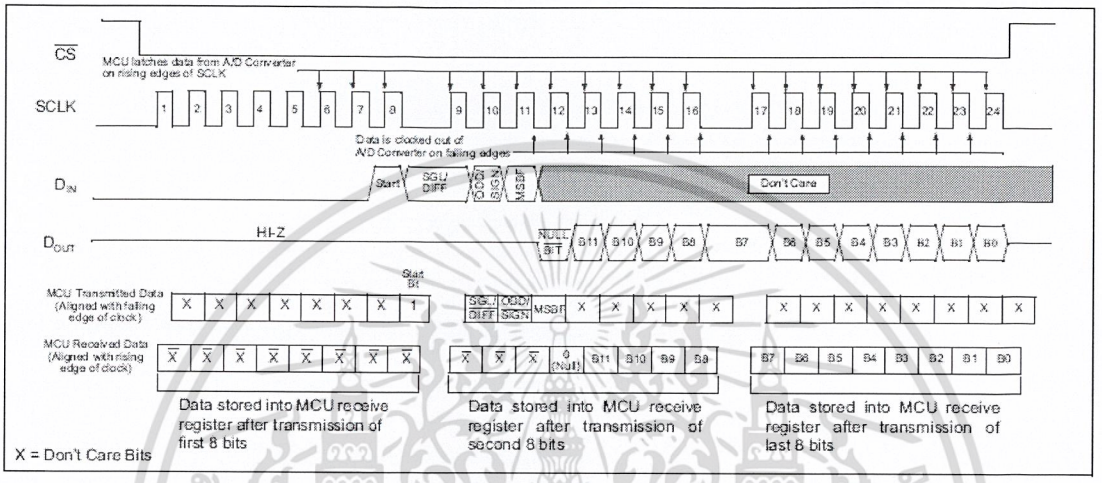
ตารางที่ 2.4 แสดงการกำหนดการทำงานของ ADC MCP3202

	Config Bits		Channel Selection		GND
	Sgl/ Diff	Odd/ sign	0	1	
Single Ended Mode	1	0	+	—	-
	1	1	—	+	-
Pseudo-DifferentiaL Mode	0	0	IN+	IN-	
	0	1	IN-	IN+	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.11.3 การเชื่อมต่อสัญญาณดิจิตอล (DIGITAL INTERFACE)

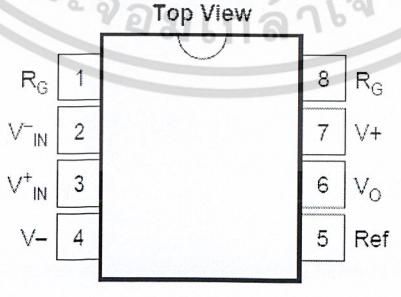
ไดอะแกรมนี้สมมุติให้ ADC เชื่อมต่อกับไมโครคอนโทรลเลอร์หรือ CSP โดยเชื่อมต่อแบบอนุกรมอนุกรม แต่ละการสื่อสารระหว่างไมโครคอนโทรลเลอร์กับ ADC จะต้องใช้สัญญาณนาฬิกา 8 คาบ โดยที่การแปลงสัญญาณ 1 ครั้งจะต้องใช้ 3 การสื่อสาร ดังนั้นหมายความว่าต้องใช้สัญญาณนาฬิกา 24 คาบ ให้กับขาสัญญาณ CLK



ภาพที่ 2.23 แสดงไดอะแกรมแสดง 24 Clock ต่อการแปลงกลับ

2.12 ทฤษฎี INA 129

เป็นตัว Instrument Amplifier ที่มีการใช้พลังงานน้อย และมีค่า Accuracy ที่ดีมาก ภายในจะถูกออกแบบให้มี Op-Amp อยู่ 3 ตัว มีขนาดเล็ก เป็นผลให้สามารถประยุกต์ใช้งานได้กว้างขวาง จะให้ความกว้างของ Bandwidth มีความราบเรียบเมื่อใช้ Gain ที่มีค่าสูงมาก (200KHz at G = 100)



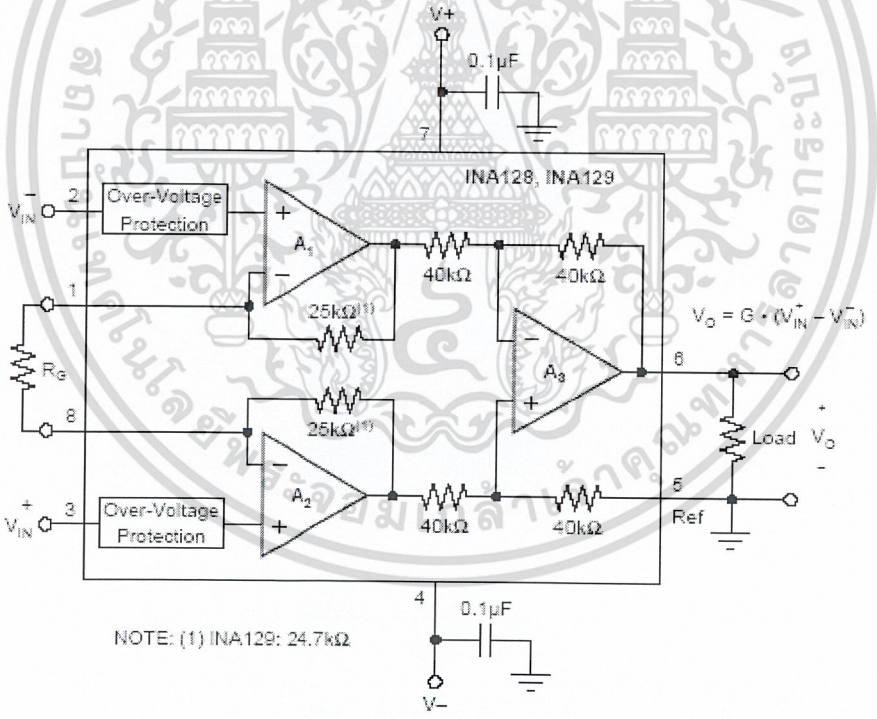
ภาพที่ 2.24 แสดงการจัดเรียงขาของ INA 129

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดย INA 129 จะมีขาที่จะต้องต่อใช้งานอยู่ 8 ขา โดยมีการจัดการของขาต่างๆ มีดังนี้

ตารางที่ 2.5 แสดงการจัดการขาของ INA129

R_G	ต่อเข้ากับตัวต้านทานที่ต้องการสร้าง Gain
V^-_{IN}	ขาของสัญญาณแรงดัน Input
V^+_{IN}	ขาของสัญญาณแรงดัน Input
V-	ขาใช้สำหรับต่อไฟเลี้ยง –15 V
Ref	ขาของแรงดันอ้างอิง
Vo	ขาของสัญญาณแรงดัน Output
V+	ขาใช้สำหรับต่อไฟเลี้ยง +15 V
R_G	ต่อเข้ากับตัวต้านทานที่ต้องการสร้าง Gain



ภาพที่ 2.25 แสดงโครงสร้างภายในของ INA 129

การปรับค่าของอัตราขยาย สามารถที่ปรับได้โดยการต่อตัวต้านทานภายนอก R_G โดยต่อระหว่างขา 1และขา 8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มีสูตรการหาอัตราขยายดังนี้

$$G = 1 + \frac{49.4k\Omega}{R_G}$$

ตารางที่ 2.6 แสดงค่าอัตราขยายที่ค่าความต้านทานต่างๆ

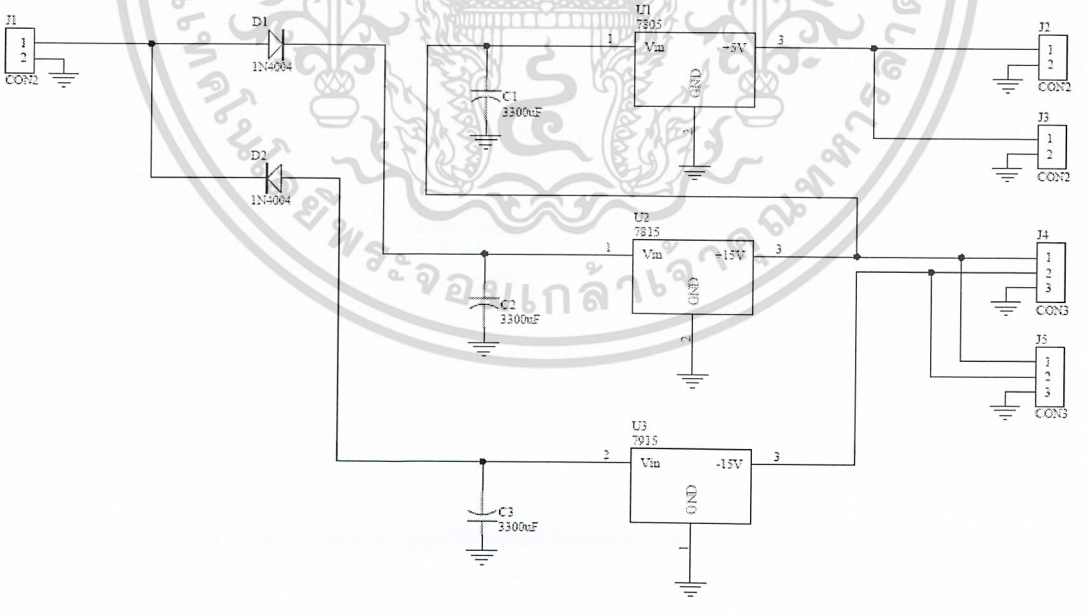
DESIRED GAIN (V/V)	INA128		INA129	
	R_G (Ω)	NEAREST 1% R_G (Ω)	R_G (Ω)	NEAREST 1% R_G (Ω)
1	NC	NC	NC	NC
2	50.00k	49.9k	49.4k	49.9k
5	12.50k	12.4k	12.35k	12.4k
10	5.556k	5.62k	5489	5.49k
20	2.632k	2.61k	2600	2.61k
50	1.02k	1.02k	1008	1k
100	505.1	511	499	499
200	251.3	249	248	249
500	100.2	100	99	100
1000	50.05	49.9	49.5	49.9
2000	25.01	24.9	24.7	24.9
5000	10.00	10	9.88	9.76
10000	5.001	4.99	4.94	4.87

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การออกแบบเครื่องวัดความส่องสว่างและการแสดงค่า

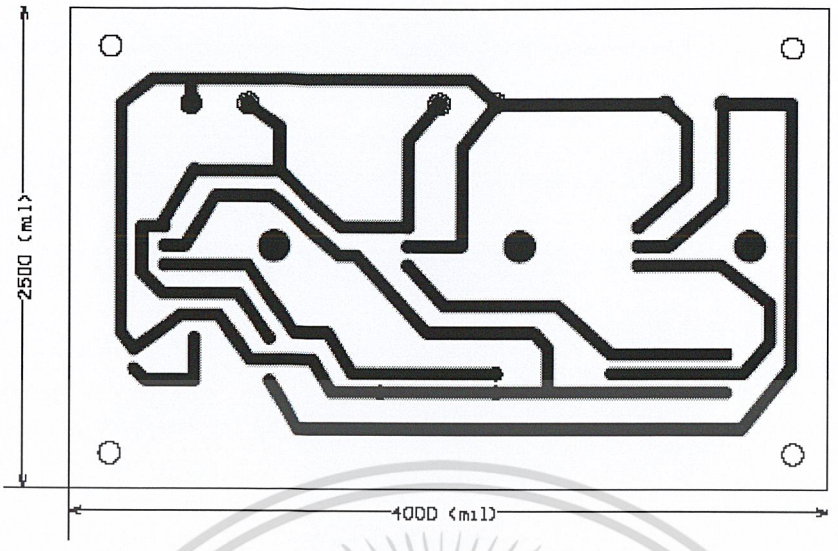
3.1 การสร้างชุด Supply

จากภาพที่ 3.1 เป็นการสร้างชุด Supply โดยใช้แหล่งกระแสสลับ 18 Vac เพื่อที่จะสร้างชุดจ่ายแรงดันกระแสตรง โดยชุดจ่ายแรงดันนี้สามารถจ่ายแรงดันทั้งไฟบวก (DC) และแรงดันไฟลบ (DC) โดยมีการใช้ไดโอดเป็นตัวช่วยในการตัดสัญญาณแรงดันไฟบวก และสัญญาณแรงดันไฟลบของไฟฟ้ากระแสสลับมาใช้ในการสร้างชุดจ่ายไฟนี้ โดยแรงดันซีกบวกที่ได้ผ่านไดโอด D1 จะนำมาต่อกับ ตัว Regulate Positive (7815) จะทำหน้าที่ปรับแรงดันที่เข้ามาทาง ขาVin มีขนาดแรงดันไฟ 18 Vdc ให้จ่ายแรงดันออกมาที่ +15 VDC และมีแรงดันอีกส่วนหนึ่งถูกต่อนำไปจ่ายให้กับ ตัว Regulate Positive (7805) จะทำหน้าที่ปรับขนาดของแรงดันไฟฟ้า +15 VDC ที่เข้ามาทางขา Vin ให้มีขนาดของ Vout ที่ +5 VDC ส่วนแรงดันซีกลบที่ผ่านไดโอด D2 จะให้แรงดันไฟฟ้า -18 VDC จะมาจ่ายให้กับ ตัวRegulate Negative (7915) โดยจะทำหน้าที่ปรับให้ขนาดของแรงดัน Vout ที่ออกมาเป็น -15 VDC ซึ่งจากการต่อวงจรดังกล่าวแล้วจะสามารถสร้างชุดจ่ายแรงดัน ที่มีขนาดของแรงดัน +5 V , +15V ,-15V ได้ตามลำดับ

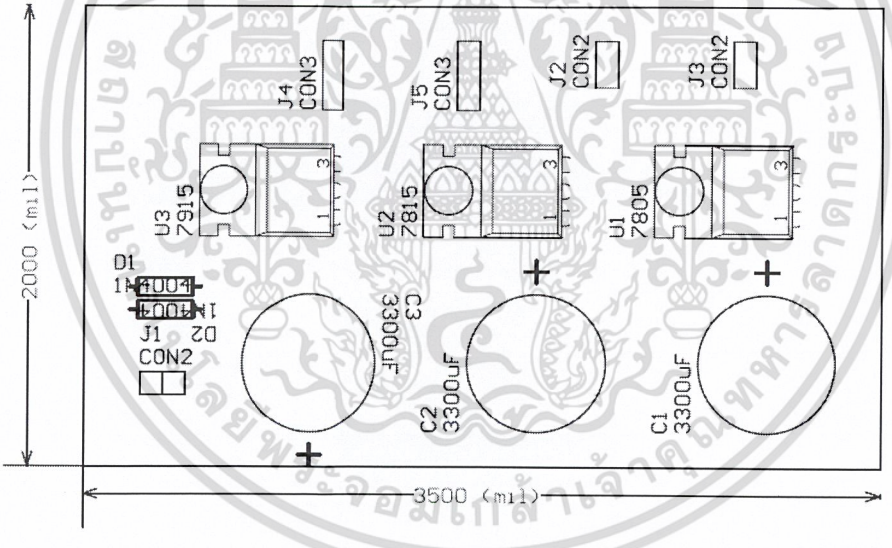


ภาพที่ 3.1 แสดงวงจรการต่อชุด Supply

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 3.2 แสดงลักษณะลายวงจรของชุด Supply



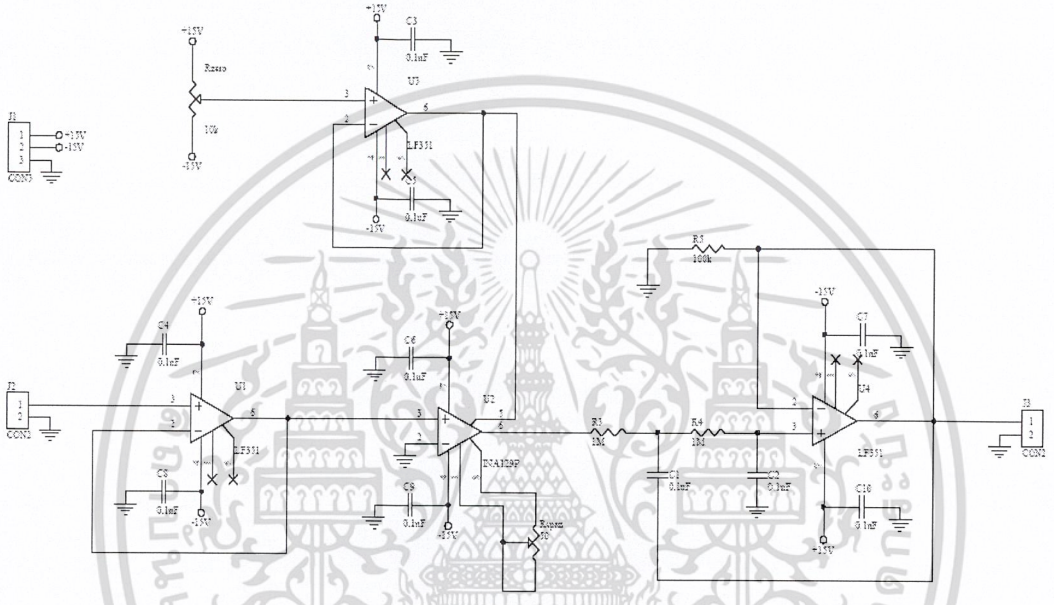
ภาพที่ 3.3 แสดงการลงอุปกรณ์ของชุด Supply

3.2 การสร้างชุด Sensor

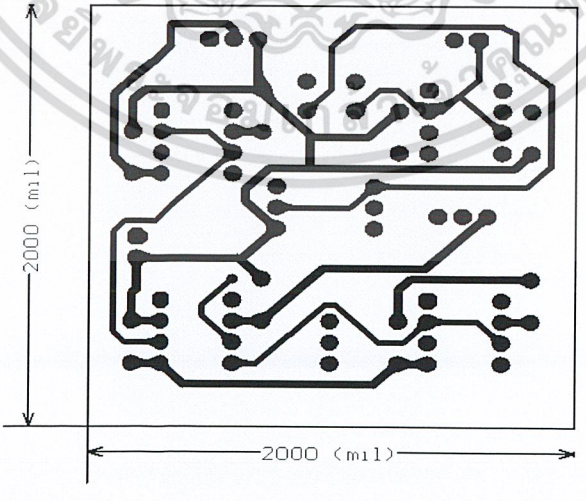
จากภาพที่ 3.3 สัญญาณแรงดันที่ได้มาจากตัว Sensor จะผ่านตัว Buffer เป็นวงจรที่ใช้ในงานกันชน กรณีที่อิมพีแดนซ์ (Impedance) ระหว่างแหล่งกำเนิดสัญญาณและส่วนที่จะติดต่อด้วยไม่สมนัยกัน จะมีหนึ่ง ซึ่งมีความต้านทานอินพุตที่สูงมากเท่ากับความต้านทานอินพุตของออฟแอมป์ และมีความต้านทานเอาท์พุตต่ำ แล้วจูงส่งสัญญาณไปให้ ตัว Instrument Amplifier (INA 129P) ซึ่งจะมีการต่อ Span และ Zero สามารถปรับความกว้างของสัญญาณเอาท์พุตให้อยู่ใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ย่านที่ต้องการได้ เมื่อเราปรับ ทั้ง Span และ Zero จนได้ย่านที่ต้องการแล้ว สัญญาณก็จะถูกส่งไปยังวงจรขยายสัญญาณแบบกลับเฟส (Inverting Amplifier) ซึ่งมีค่า Gain เท่ากับ 0.5 จะได้ระดับของสัญญาณที่มีศักย์เป็นลบและลดลงครึ่งหนึ่ง แล้วจะไปเข้าวงจรขยายแบบกลับเฟส (Inverting Amplifier) ที่มีอัตราขยาย Gain เท่ากับ 1 เท่า อีกครั้ง ส่วนสัญญาณที่ได้ระดับของสัญญาณจะกลับเป็นไฟบวกตามเดิม สุดท้ายจะผ่านชุด Low Pass Filter ลำดับ 2 ซึ่งจะทำหน้าที่ให้สัญญาณระดับต่ำผ่านได้อย่างเดียว และยังสามารถช่วยลดการสวิง เพิ่มความราบเรียบให้แก่สัญญาณเอาท์พุตได้ด้วย

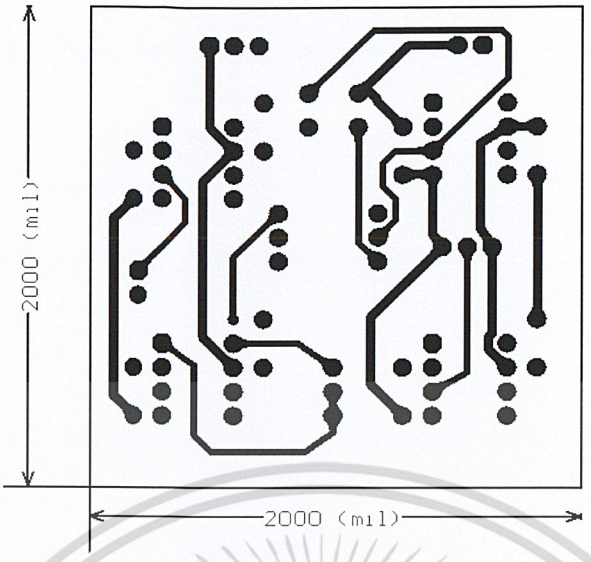


ภาพที่ 3.4 แสดงการต่อวงจรชุด Sensor

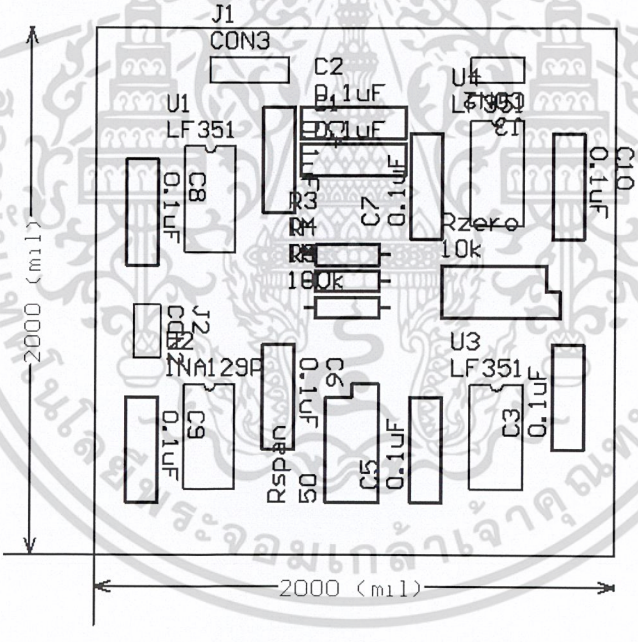


ภาพที่ 3.5 แสดงลักษณะลายวงจรด้านบนของชุด Sensor

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 3.6 แสดงลักษณะลายวงจรด้านล่างของชุด Sensor



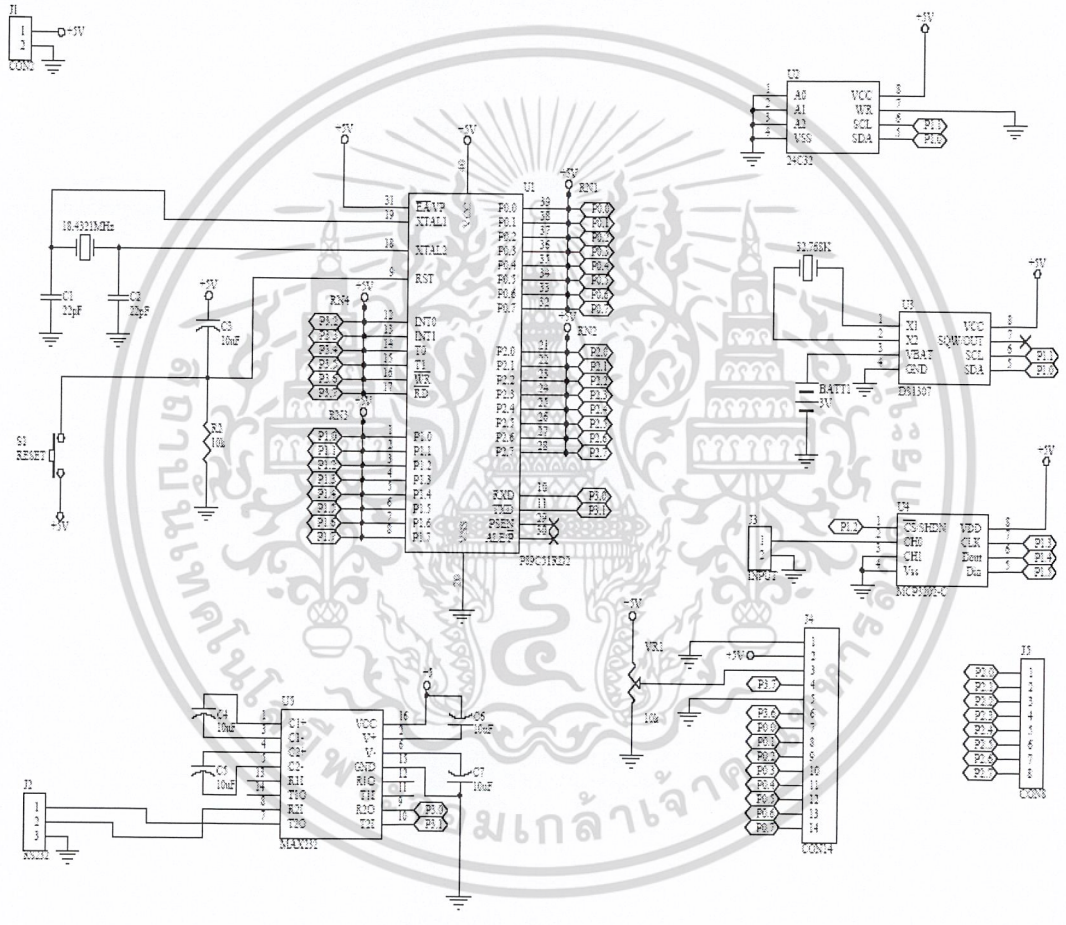
ภาพที่ 3.7 แสดงการลงอุปกรณ์ของชุด Sensor

3.3 การสร้างชุด Board การทดลอง

จากภาพที่ 3.5 แสดงสัญญาณแรงดันเอาท์พุตที่ผ่านจากชุด Instrument Amplifier จะได้เป็นสัญญาณอนาล็อก ก็จะจ่ายให้กับ IC MCP3202-C ซึ่งเป็น A/D ขนาด 12 บิต เป็นตัวทำหน้าที่แปลงสัญญาณอนาล็อกให้เป็นสัญญาณดิจิตอล และส่งข้อมูลออกไปเป็นแบบอนุกรม (Series) ให้กับ P89C51RD2 ซึ่งเป็นตัวไมโครคอนโทรลเลอร์ ทำหน้าที่วิเคราะห์ ประมวลผลของตัวโปรแกรมที่มีอยู่ภายในตัว และจะส่งข้อมูลไปเก็บที่ ตัว 24LC32 ซึ่งเป็นตัว EEPROM มีขนาด

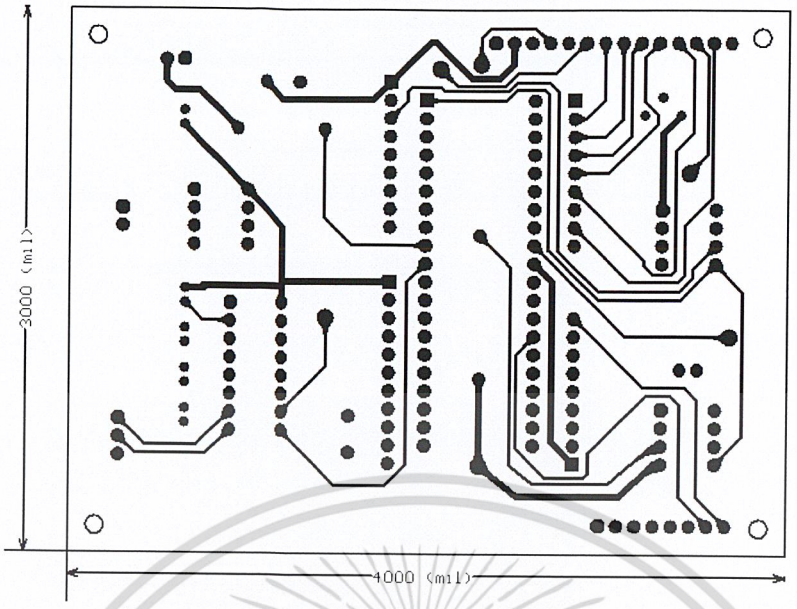
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของหน่วยความจำ 32 K เป็นตัวเก็บค่าของการวัดความส่องสว่างและเวลา วัน เดือน ปี โดยจะมีตัว DS1307 เป็นตัวสร้างฐานเวลา การที่จะต้องการเรียกดูค่าที่เก็บไว้ในตัว 24LC32 มาดู สามารถจะทำได้โดยการกดจาก Key Pad โดยจะต่ออยู่ที่ Com8 เพื่อที่เข้าโหมดการอ่านข้อมูลจาก EEPROM ส่วนการแสดงผลจะแสดงออกมาทางจอ LCD ที่ Con14 ส่วนการติดต่อกับ Computer จะใช้ตัว MAX 232 จะทำหน้าที่ติดต่อกับ Computer โดยจะต้องกำหนดโปรโตคอลที่ใช้ในการติดต่อสื่อสารกัน ถ้าการติดต่อสำเร็จหน้าจอของ Computer จะแสดงค่าของ Lux และ เวลา วัน เดือน ปี ดังแสดงในภาพ 3.5

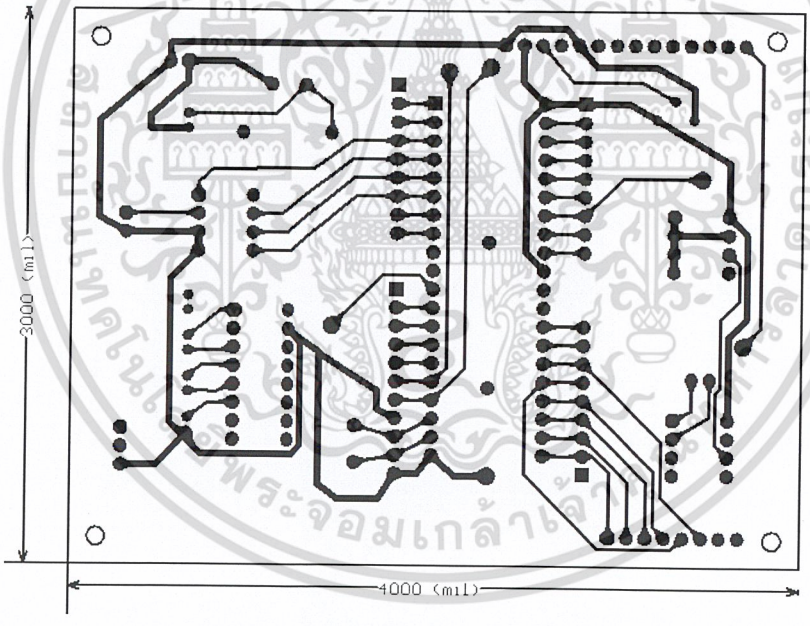


ภาพที่ 3.8 แสดงการต่อวงจรของชุดบอร์ดทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

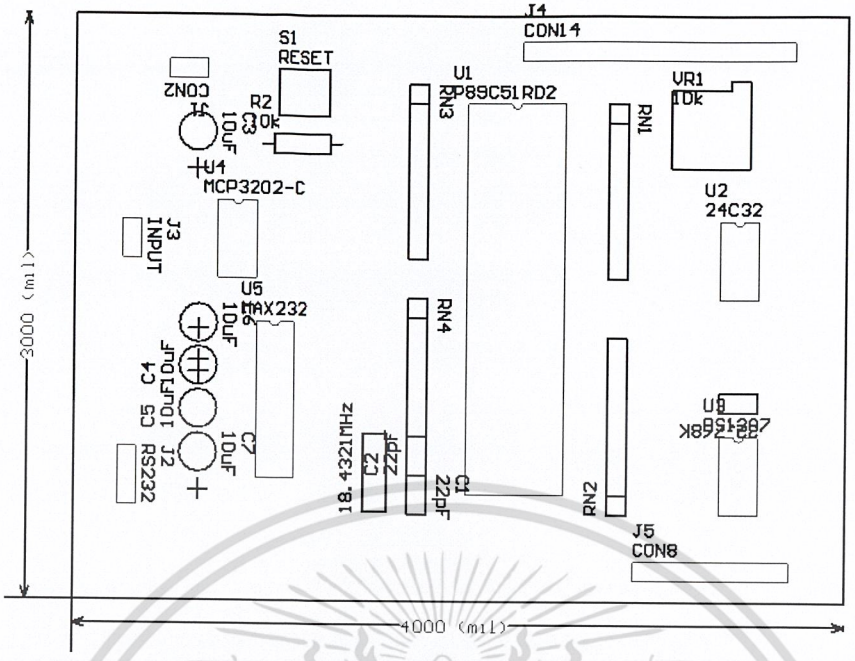


ภาพที่ 3.9 แสดงลักษณะลายวงจรด้านบนของชุดบอร์ดทดลอง



ภาพที่ 3.10 แสดงลักษณะลายวงจรด้านล่างของชุดบอร์ดทดลอง

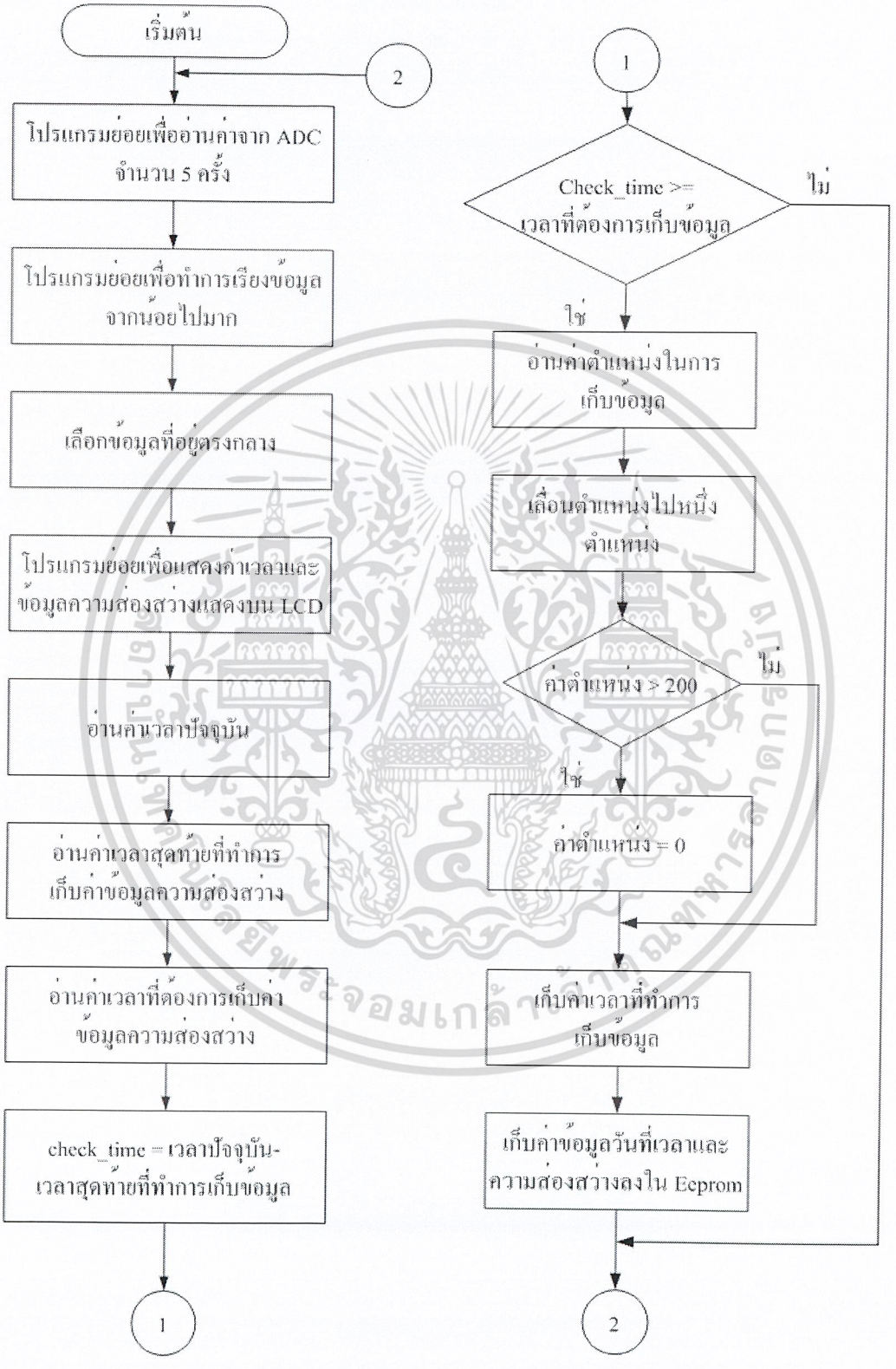
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 3.11 แสดงการลงอุปกรณ์ของชุดบอร์ดทดลอง

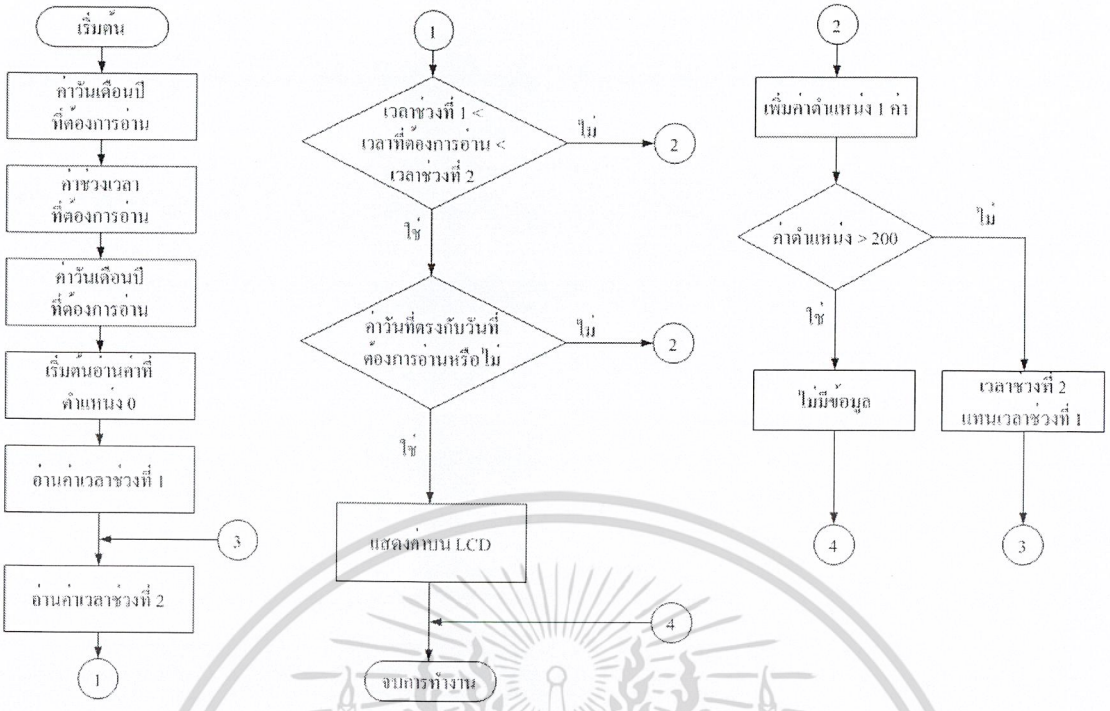
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 โฟลว์ชาร์ตของโปรแกรมเก็บและอ่านค่าข้อมูล



ภาพที่ 3.12 แสดงโฟลว์ชาร์ตของโปรแกรมการเก็บค่าข้อมูลความส่องสว่าง

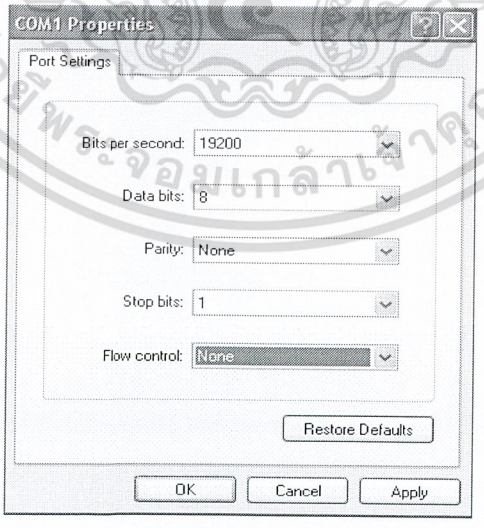
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 3.13 แสดงโฟลว์ชาร์ตของโปรแกรมการอ่านค่าข้อมูลความส่องสว่าง

3.5 การตั้งค่าโหมดในการสื่อสารและทำการตั้งค่าอัตราบอดเป็น 19,200 บิตต่อวินาที

กำหนดมาตรฐานในการติดต่อสื่อสารข้อมูล โดยกำหนดเป็น 19200-8-N-1 เมื่อทำการตั้งค่าเรียบร้อยแล้ว Lux meter ก็พร้อมสำหรับการติดต่อสื่อสารข้อมูล



ภาพที่ 3.14 แสดงการกำหนดมาตรฐานในการติดต่อสื่อสาร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.6 ลักษณะการสื่อสารโปรโตคอล

3.6.1 การเขียนข้อมูลวันเดือนปีลงในหน่วยความจำ

ข้อมูลส่ง

@	W	D	ข้อมูล วันที่	ข้อมูล เดือน	ข้อมูล ปี	*

ข้อมูลตอบกลับ

@	W	D	0	0	*

เช่นต้องการเขียนข้อมูลวันที่ 1 เดือนมีนาคม ปี 2548(2005) ต้องทำการเขียนโปรโตคอลสื่อสาร @WD010305* เครื่องทำการเก็บข้อมูลเรียบร้อยก็ทำการส่งข้อมูล @WD00* กลับมา

3.6.2 การเขียนข้อมูลเวลาลงในหน่วยความจำ

ข้อมูลส่ง

@	W	T	ข้อมูล ชั่วโมง	ข้อมูล นาที	ข้อมูล วินาที	*

ข้อมูลตอบกลับ

@	W	T	0	0	*

เช่นต้องการเขียนข้อมูลเวลา 12 นาฬิกา 30 นาที 30วินาที ต้องทำการเขียนโปรโตคอลสื่อสาร @WT123030* เครื่องทำการเก็บข้อมูลเรียบร้อยก็ทำการส่งข้อมูล @WT00* กลับมา

3.6.3 การเขียนข้อมูลเวลาในการเก็บข้อมูลลงในหน่วยความจำ

ข้อมูลส่ง

@	W	K	ข้อมูล ชั่วโมง	ข้อมูล นาที	ข้อมูล วินาที	*

ข้อมูลตอบกลับ

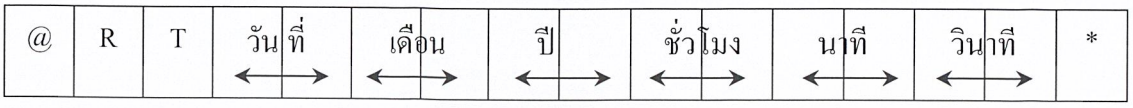
@	W	K	0	0	*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เช่นต้องการเขียนข้อมูลเวลาในการเก็บค่าทุกๆ 5 นาทีเก็บ 1 ครั้ง ต้องทำการเขียนโปรโตคอลสื่อสาร @WK000500* เครื่องทำการเก็บข้อมูลเรียบร้อยก็ทำการส่งข้อมูล @WK00* กลับมา

3.6.4 การอ่านข้อมูลในช่วงเวลา

ข้อมูลส่ง



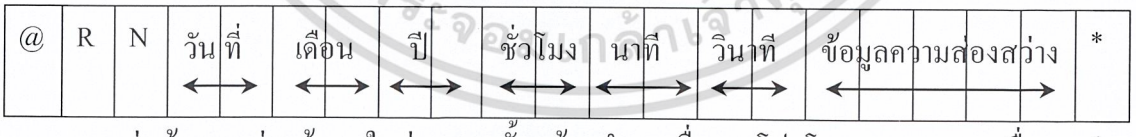
ข้อมูลตอบกลับ

เช่นต้องการอ่านข้อมูลในช่วงวันที่ 09 เดือนมีนาคม ปี 2548(2005) 12นาฬิกา 15นาที15 วินาที ต้องทำการสื่อสารโปรโตคอล @RT090305121515* เครื่องจะทำการส่งข้อมูลกลับมาพร้อมกับค่าข้อมูลที่ทำการเก็บไว้

3.6.5 การอ่านข้อมูลในช่วงเวลาขณะนั้น

ข้อมูลส่ง

ข้อมูลตอบกลับ



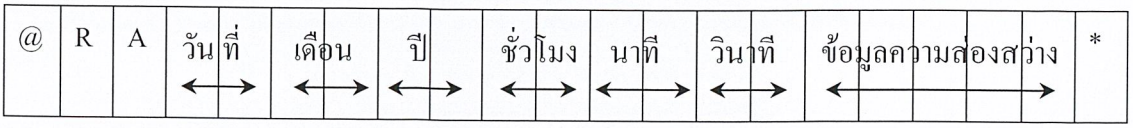
เช่นต้องการอ่านข้อมูลในช่วงขณะนั้น ต้องทำการสื่อสารโปรโตคอล @RN* เครื่องจะทำการส่งข้อมูลกลับมาพร้อมกับค่าข้อมูลที่ทำการเก็บไว้

3.6.6 การอ่านข้อมูลภายในหน่วยความจำทั้งหมด

ข้อมูลส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อมูลตอบกลับ



เช่นต้องการอ่านข้อมูลภายในหน่วยความจำทั้งหมด ต้องทำการสื่อสารโปรโตคอล @RA* เครื่องจะทำการส่งข้อมูลกลับมาพร้อมกับค่าข้อมูลที่ทำการเก็บไว้ โดยหน่วยความจำสามารถเก็บค่าได้ 500 ค่า

3.6.7 การอ่านข้อมูลเวลาที่ในการเก็บข้อมูลภายในหน่วยความจำ

ข้อมูลส่ง

ข้อมูลตอบกลับ

เช่นต้องการอ่านข้อมูลเวลาที่ในการเก็บข้อมูลภายในหน่วยความจำต้องทำการสื่อสารโปรโตคอล @RK* เครื่องจะทำการส่งข้อมูลกลับมาพร้อมกับค่าข้อมูลที่ทำการเก็บไว้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

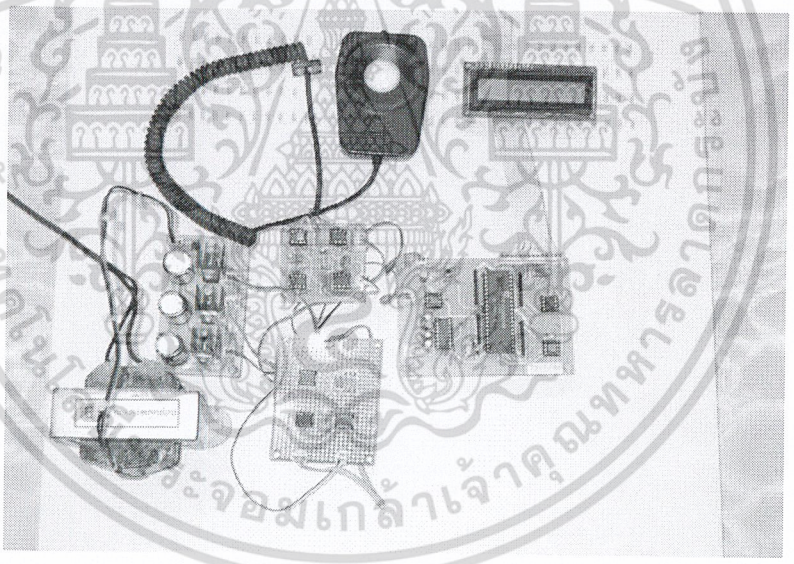
การทดลองและผลการทดลอง

4.1 อุปกรณ์การทดลอง

1. ชุดทดลองวัดความส่องสว่าง
2. ตัวสอบเทียบการทดลองวัดความส่องสว่าง
3. ชุดกำเนิดความสว่าง(หลอดไส้)
4. กล่องใช่ในการสอบเทียบ

4.2 ลำดับขั้นการทดลอง

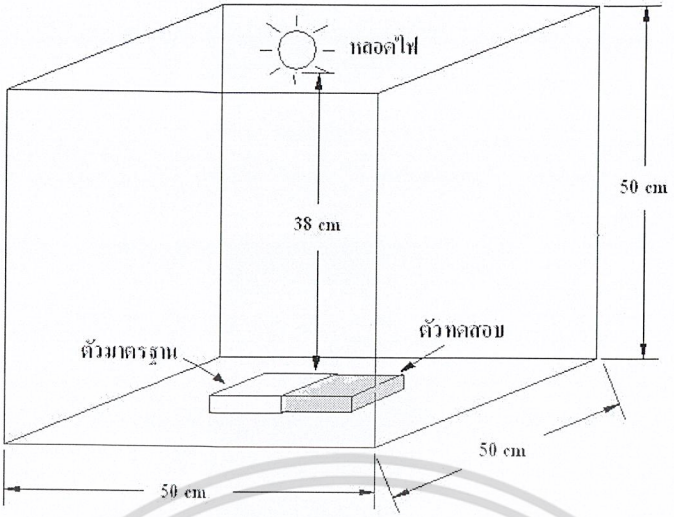
1. ทำการต่อเชื่อมวงจรต่างๆเข้าด้วยกันให้เรียบร้อยและถูกต้อง



ภาพที่ 4.1 แสดงการต่อชุดวงจรเครื่องวัดความส่องสว่าง

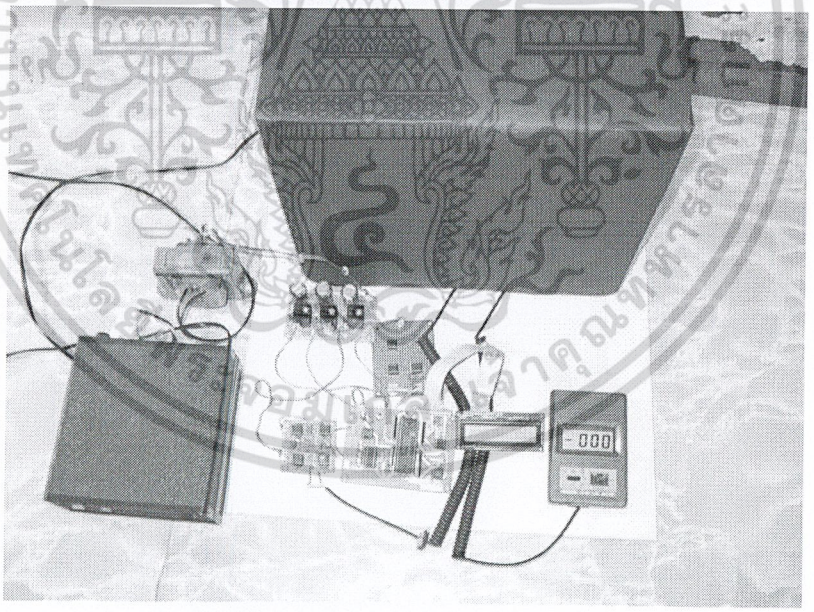
2. นำตัวเซนเซอร์ของเครื่องวัดความส่องสว่างกับตัวเซนเซอร์ของชุดทดลองมาวางไว้ที่จุดศูนย์กลางของกล่องทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 4.2 แสดงขนาดของกล่องทดลอง

3. เปิดชุดจ่ายแสงสว่างโดยจะใช้หลอดไส้เป็นตัวให้แสงในการทดลอง แล้วนำตัวเซนเซอร์ ทั้ง 2 มาวัดความเข้มของแสง



ภาพที่ 4.3 แสดงการทดลองสอบเทียบค่า

4. ทำการเปลี่ยนระดับความเข้มของแสง ณ ค่าต่างๆ แล้วเปรียบเทียบค่าที่อ่านได้จากตัวที่ได้ทำการสร้างขึ้นกับเครื่องวัดความส่องสว่างที่เป็นตัวมาตรฐาน
5. ค่าที่อ่านได้จากชุดทดลองจะมีความแตกต่างกับค่าที่แสดงจากเครื่องวัดที่เป็นตัวมาตรฐาน จึงต้องมีการปรับเทียบโดยกรปรับ สแปน(Span) และ ซีโร่(Zero) ของชุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทดลองเพื่อที่จะให้ค่าความเข้มของแสงมีค่าใกล้เคียงกับค่าของเครื่องวัดความส่องสว่างที่เป็นตัวมาตรฐานให้มากที่สุด

6. ทำการบันทึกค่าที่ค่าต่างๆที่ได้ทำการสอบเทียบ

5.3 ผลการทดลอง

ตารางที่ 4.1 แสดงผลการทดลอง

เปอร์เซ็นต์การวัด	ค่าความเข้มของแสงที่วัดจาก Lux Meter	ค่าความเข้มของแสงที่ใช้ชุดทดลองวัด (LUX)				เปอร์เซ็นต์ค่าความผิดพลาด
		ครั้งที่ 1	ครั้งที่ 2	ครั้งที่ 3	ค่าเฉลี่ย	
0	0	0	0	0	0	0
1	20	20	19	19	19.33	-3.3
2	40	37	40	41	39.33	-1.6
3	60	58	59	59	58.66	-2.22
4	80	76	78	82	78.66	-1.67
5	100	98	102	95	98.33	-1.67
6	120	114	115	122	117	-2.5
7	140	138	138	139	138.33	-1.19
8	160	154	156	162	157.33	-1.66
9	180	178	180	179	179	-0.56
10	200	204	196	193	197.66	-1.1
11	220	216	218	220	218	-0.91
12	240	240	237	239	238.66	-0.56
13	260	259	260	260	259.66	-0.13
14	280	285	276	272	277.66	-1.18
15	300	297	300	300	299	-0.33
16	320	314	317	322	317.66	-0.72
17	340	338	339	339	338.66	-0.39
18	360	357	357	359	357.66	-0.65
19	380	378	378	377	377.66	-0.6
20	400	402	391	394	395.66	-1.08

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

21	420	418	417	417	417.33	-0.63
22	440	435	433	432	433.33	-1.51
23	460	457	456	457	456.66	-2.84
24	480	477	476	476	476.33	-0.76
25	500	485	488	490	487.66	-0.48
28	560	555	554	556	555	-0.89
31	620	615	617	617	616.33	-0.6
34	680	673	675	675	674.33	-0.83
37	740	735	734	734	734.33	-0.77
40	800	792	794	795	793.66	-0.79
42	840	832	833	833	832.66	-0.87
44	880	875	871	870	872	-1.14
46	920	905	909	913	909	-1.19
48	960	945	948	952	948.33	-1.22
50	1000	986	979	988	984.3	-1.6
55	1100	1076	1077	1084	1079	-1.9
60	1200	1178	1170	1167	1171.6	-2.3
65	1300	1269	1265	1271	1268.3	-2.4
70	1400	1319	1325	1320	1321.3	-5.6
75	1500	1450	1437	1440	1442.3	-3.8
80	1600	1556	1576	1559	1563.6	-2.2
85	1700	1676	1660	1658	1661.6	-1.9
90	1800	1778	1765	1773	1772	-1.5
95	1900	1887	1876	1869	1877.3	-1.2
100	2000	2000	2000	2000	2000	0

ค่าเปอร์เซ็นต์ค่าความผิดพลาดเฉลี่ยตลอดย่านการวัด เท่ากับ -1.43

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าวัดได้จากเครื่องวัดความส่องสว่างของแสง

ค่าที่วัดได้จากชุดทดลอง

ภาพที่ 4.4 แสดงกราฟผลการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
สรุปผลการวิจัยและแนวทางในการพัฒนา

5.1 สรุป

จากการวิจัยในปริญญานิพนธ์ฉบับนี้ได้จัดทำเครื่องวัดความส่องสว่างและแสดงผลโดยมีการบันทึกค่าการวัดไว้และสามารถนำค่าที่ได้แสดงทางหน้าจอคอมพิวเตอร์ได้ โดยตัวตรวจจับแสงสว่างจะใช้ โซล่าเซลล์ (Solar Cell)เป็นตัวตรวจจับซึ่ง นี้จะเปลี่ยนแสงสว่างเป็นแรงดันไฟฟ้า ซึ่งย่านที่ทำการวัดความสว่างจะกำหนดไว้ที่ 0-2000 ลักซ์ โดยจะใช้ตัวไมโครคอนโทรลเลอร์ เป็นตัวประมวลผลในการที่จะแสดงค่าลักซ์ออกมา ซึ่งจะใช้ตัว EEPROM เป็นตัวเก็บข้อมูลจากการวัดค่าความสว่างมาโดยสามารถเรียกดูค่าที่เก็บไว้ได้ แต่อย่างไรก็ตาม ค่าที่ได้จากชุดทดลองจะมีความคลาดเคลื่อนอยู่พอสมควรจากค่าที่อ่านได้จากตัวมาตรฐานซึ่งส่วนหนึ่งเกิดจากอุปกรณ์ของชุดทดลองยังไม่เสถียรเท่ากับตัววัดมาตรฐานซึ่งทำให้เกิดความคลาดเคลื่อนและเกิดจากความร้อนจากหลอดไส้ทำให้ตัวเซนเซอร์จ่ายเอาท์พุต ออกมาไม่เท่ากันในขณะที่แสงสว่างเท่ากัน ซึ่งเมื่อทำการสอบเทียบไปนานๆ จะทำให้เกิดการความผิดพลาดจากการวัดเนื่องจากเซนเซอร์เกิดความร้อนสะสม

5.2 แนวทางการพัฒนา

ปริญญานิพนธ์ฉบับนี้ได้ทำการวิจัยและสร้างตัววัดความส่องสว่างและการแสดงค่า ซึ่งค่าที่วัดมาได้จะเป็นค่า คร่าวๆ จึงมีความจำเป็นจะต้องพัฒนาต่อในอนาคต และมีการพัฒนาไปได้อีกหลายทางเพื่อให้เกิดประโยชน์และความสะดวกของผู้ใช้มากที่สุด เช่น การส่งข้อมูลแบบไร้สายนำค่าที่ได้ไปควบคุมแสงสว่างภายในห้องต่างๆ เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

1. คู่มือการใช้งาน , บริษัท ETT จำกัด , หน้า 12
2. วรพจน์ กรแก้ววัฒนกุล, “เรียนรู้และปฏิบัติการไมโครคอนโทรลเลอร์ MCS-51, บริษัท โนเวตีฟ เอ็กเพอริเมนต์ จำกัด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Light Sensor

1. FEATURES

- Sensor used the exclusive photo diode & Color correction filter , spectrum meet C.I.E. photopic.
- Wide measurement : 2,000 Lux.
- Separate LIGHT SENSOR allows user to measure the light at an optimum position.
- LIS circuit provides high reliability and durability.
- LCD display allows clear read – out even at high ambient light level.
- Compact , light weight and excellent operation.

2. SPECIFICATIONS

General Specification

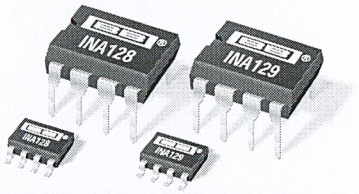
Display	13mm (0.5") LCD , 3 ½ digits, MAX. indication 1999.
Measurement	0 to 2,000 LUX
Sensor	The exclusive photo diode & color correction filter
Over Input Display	Indication of "1"
Operating Temp.	0 °C to 50 °C (32 °F to 122 °F)
Operating Humidity	Less then 80% R.H.
Dimension	Sensor probe 82×55×7 mm (3.2×2.2×0.3 inch).
Standard Accessories	Instrument Manual……..1 PC Sensor probe……...1 PC

3. Electrical Specifications (23 ± 5 °C)

Range	Resolution	Accuracy
0 – 1,999 Lux	1 Lux	± (5 % + 2 d)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BURR - BROWN®



INA128
INA129

Precision, Low Power INSTRUMENTATION AMPLIFIERS

FEATURES

- LOW OFFSET VOLTAGE: 50μV max
- LOW DRIFT: 0.5μV/°C max
- LOW INPUT BIAS CURRENT: 5nA max
- HIGH CMR: 120dB min
- INPUTS PROTECTED TO ±40V
- WIDE SUPPLY RANGE: ±2.25 to ±18V
- LOW QUIESCENT CURRENT: 700μA
- 8-PIN PLASTIC DIP, SO-8

APPLICATIONS

- BRIDGE AMPLIFIER
- THERMOCOUPLE AMPLIFIER
- RTD SENSOR AMPLIFIER
- MEDICAL INSTRUMENTATION
- DATA ACQUISITION

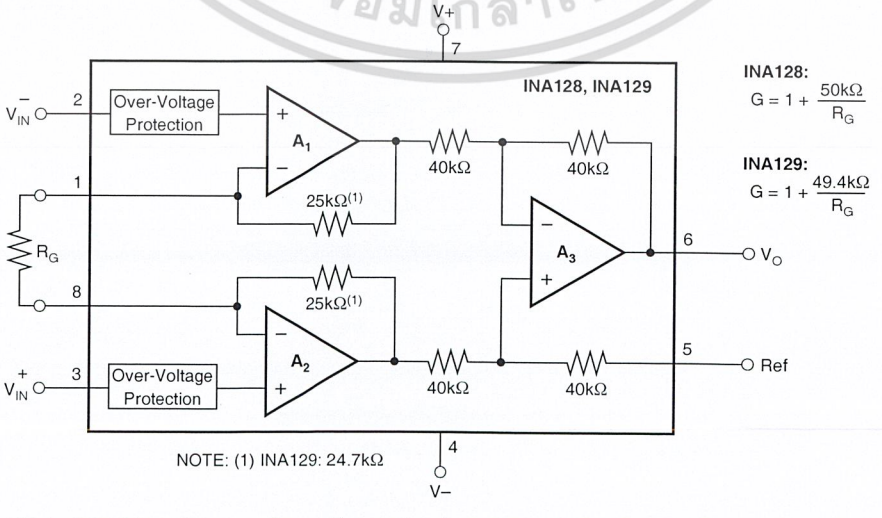
DESCRIPTION

The INA128 and INA129 are low power, general purpose instrumentation amplifiers offering excellent accuracy. Their versatile 3-op amp design and small size make them ideal for a wide range of applications. Current-feedback input circuitry provides wide bandwidth even at high gain (200kHz at G = 100).

A single external resistor sets any gain from 1 to 10,000. INA128 provides an industry standard gain equation; INA129's gain equation is compatible with the AD620.

The INA128/INA129 is laser trimmed for very low offset voltage (50μV), drift (0.5μV/°C) and high common-mode rejection (120dB at G ≥ 100). It operates with power supplies as low as ±2.25V, and quiescent current is only 700μA—ideal for battery operated systems. Internal input protection can withstand up to ±40V without damage.

The INA128/INA129 is available in 8-pin plastic DIP, and SO-8 surface-mount packages, specified for the –40°C to +85°C temperature range. The INA128 is also available in dual configuration, the INA2128.



NOTE: (1) INA129: 24.7kΩ

International Airport Industrial Park • Mailing Address: PO Box 11400, Tucson, AZ 85734 • Street Address: 6730 S. Tucson Blvd., Tucson, AZ 85706 • Tel: (520) 746-1111 • Twx: 910-952-1111
Internet: http://www.burr-brown.com/ • FAXLine: (800) 548-6133 (US/Canada Only) • Cable: BBRCORP • Telex: 066-6491 • FAX: (520) 889-1510 • Immediate Product Info: (800) 548-6132

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

©1995 Burr-Brown Corporation
PDS-1296C
Printed in U.S.A. October, 1996

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SPECIFICATIONS

At T_A = +25°C, V_S = ±15V, R_L = 10kΩ, unless otherwise noted.

PARAMETER	CONDITIONS	INA128P, U INA129P, U MIN	INA128P, U INA129P, U TYP	INA128P, U INA129P, U MAX	INA128PA, UA INA129PA, UA MIN	INA128PA, UA INA129PA, UA TYP	INA128PA, UA INA129PA, UA MAX	UNITS
INPUT								
Offset Voltage, RTI								
Initial	T_A = +25°C		±10 ±100/G	±50 ±500/G		±25 ±100/G	±125 ±1000/G	µV
vs Temperature	T_A = T_{MIN} to T_{MAX}		±0.2 ± 2/G	±0.5 ± 20/G		±0.2 ± 5/G	±1 ± 20/G	µV/°C
vs Power Supply	V_S = ±2.25V to ±18V		±0.2 ±20/G	±1 ±100/G		*	±2 ±200/G	µV/V
Long-Term Stability			±0.1 ±3/G			*		µV/mo
Impedance, Differential			10^{10} || 2			*		Ω || pF
Common-Mode			10^{11} || 9			*		Ω || pF
Common-Mode Voltage Range[1]	V_O = 0V	(V+) – 2	(V+) – 1.4		*	*		V
		(V–) + 2	(V–) + 1.7		*	*		V
Safe Input Voltage				±40			*	V
Common-Mode Rejection	V_{CM} = ±13V, ΔR_S = 1kΩ							
	G=1	80	86		73	*		dB
	G=10	100	106		93	*		dB
	G=100	120	125		110	*		dB
	G=1000	120	130		110	*		dB
BIAS CURRENT			±2	±5		*	±10	nA
vs Temperature			±30			*		pA/°C
Offset Current			±1	±5		*	±10	nA
vs Temperature			±30			*		pA/°C
NOISE VOLTAGE, RTI	G = 1000, R_S = 0Ω							
f = 10Hz			10			*		nV/√Hz
f = 100Hz			8			*		nV/√Hz
f = 1kHz			8			*		nV/√Hz
f_B = 0.1Hz to 10Hz			0.2			*		µVp-p
Noise Current								
f=10Hz			0.9			*		pA/√Hz
f=1kHz			0.3			*		pA/√Hz
f_B = 0.1Hz to 10Hz			30			*		pAp-p
GAIN								
Gain Equation, INA128			1 + (50kΩ/R_G)			*		V/V
INA129			1 + (49.4kΩ/R_G)			*		V/V
Range of Gain		1		10000	*		*	V/V
Gain Error	G=1		±0.01	±0.024		*	±0.1	%
	G=10		±0.02	±0.4		*	±0.5	%
	G=100		±0.05	±0.5		*	±0.7	%
	G=1000		±0.5	±1		*	±2	%
Gain vs Temperature[2]	G=1		±1	±10		*	*	ppm/°C
50kΩ (or 49.4kΩ) Resistance[2, 3]			±25	±100		*	*	ppm/°C
Nonlinearity	V_O = ±13.6V, G=1		±0.0001	±0.001		*	±0.002	% of FSR
	G=10		±0.0003	±0.002		*	±0.004	% of FSR
	G=100		±0.0005	±0.002		*	±0.004	% of FSR
	G=1000		±0.001	(Note 4)		*	*	% of FSR
OUTPUT								
Voltage: Positive	R_L = 10kΩ	(V+) – 1.4	(V+) – 0.9		*	*		V
Negative	R_L = 10kΩ	(V–) + 1.4	(V–) + 0.8		*	*		V
Load Capacitance Stability			1000			*		pF
Short-Circuit Current			+6/–15			*		mA
FREQUENCY RESPONSE								
Bandwidth, –3dB	G=1		1.3			*		MHz
	G=10		700			*		kHz
	G=100		200			*		kHz
	G=1000		20			*		kHz
Slew Rate	V_O = ±10V, G=10		4			*		V/µs
Settling Time, 0.01%	G=1		7			*		µs
	G=10		7			*		µs
	G=100		9			*		µs
	G=1000		80			*		µs
Overload Recovery	50% Overdrive		4			*		µs
POWER SUPPLY								
Voltage Range		±2.25	±15	±18	*	*	*	V
Current, Total	V_{IN} = 0V		±700	±750		*	*	µA
TEMPERATURE RANGE								
Specification		–40		85	*		*	°C
Operating		–40		125	*		*	°C
θ_{JA} 8-Pin Dip			80			*		°C/W
SO-8 SOIC			150			*		°C/W

* Specification same as INA128P, U or INA129P, U.

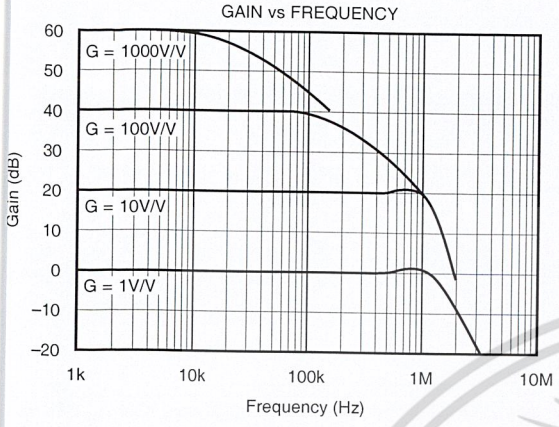
NOTE: (1) Input common-mode range varies with output voltage—see typical curves. (2) Guaranteed by wafer test. (3) Temperature coefficient of the 50kΩ (or 49.4kΩ) term in the gain equation. (4) Nonlinearity measurements in G = 1000 are dominated by noise. Typical nonlinearity is ±0.001%.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

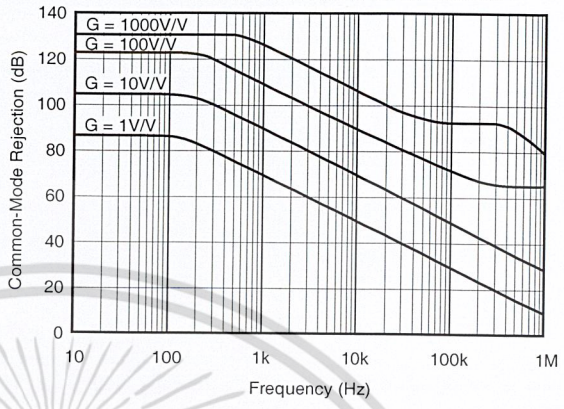
TYPICAL PERFORMANCE CURVES

At T_A = +25°C, V_S = ±15V, unless otherwise noted.

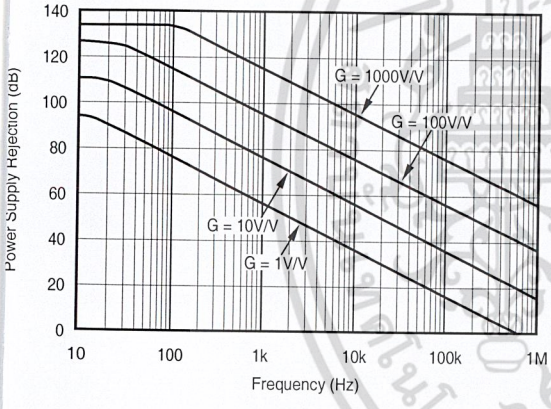
GAIN vs FREQUENCY



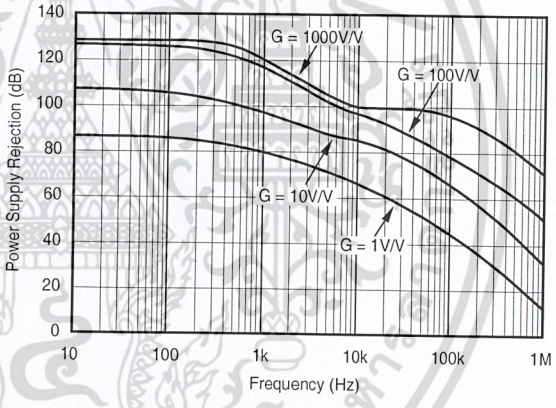
COMMON-MODE REJECTION vs FREQUENCY



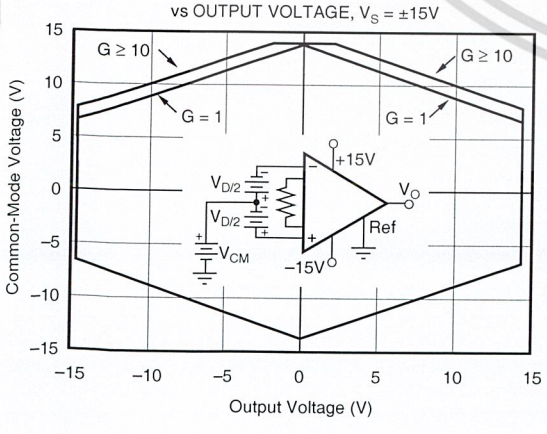
POSITIVE POWER SUPPLY REJECTION vs FREQUENCY



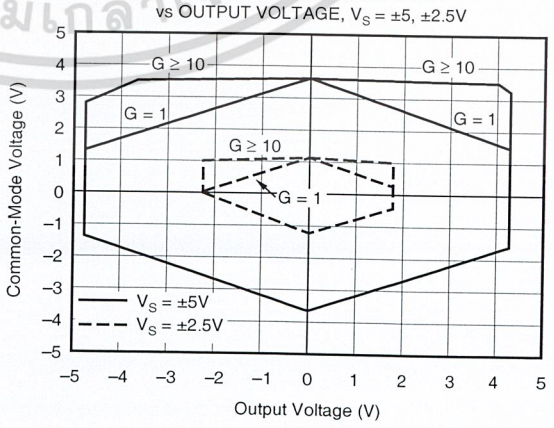
NEGATIVE POWER SUPPLY REJECTION vs FREQUENCY



INPUT COMMON-MODE RANGE vs OUTPUT VOLTAGE, V_S = ±15V



INPUT COMMON-MODE RANGE vs OUTPUT VOLTAGE, V_S = ±5, ±2.5V

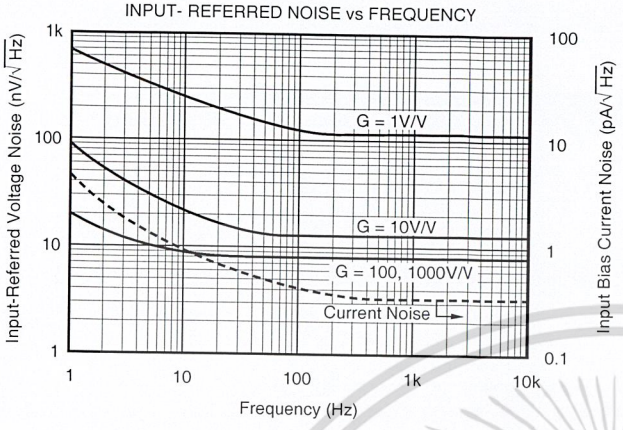


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

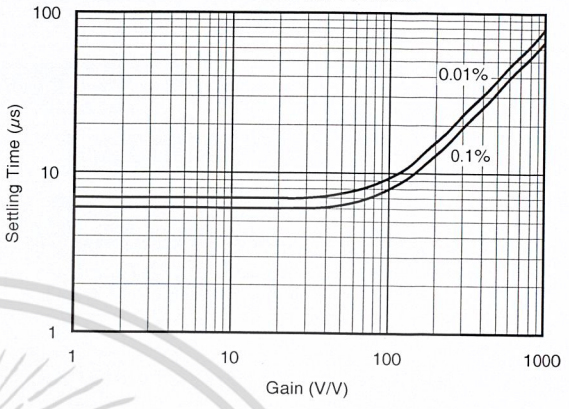
TYPICAL PERFORMANCE CURVES (CONT)

At T_A = +25°C, V_S = ±15V, unless otherwise noted.

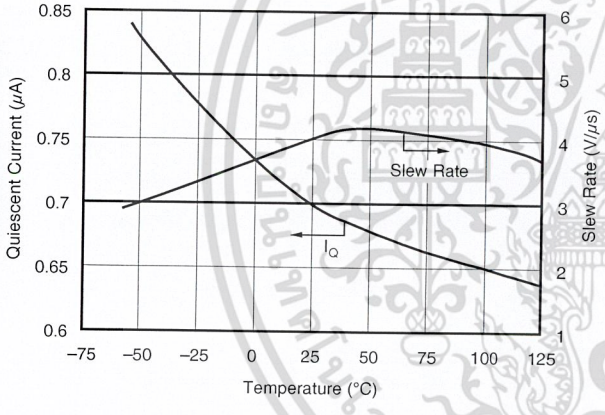
INPUT- REFERRED NOISE vs FREQUENCY



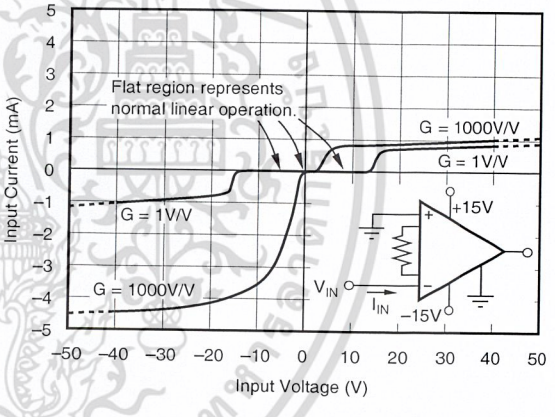
SETTLING TIME vs GAIN



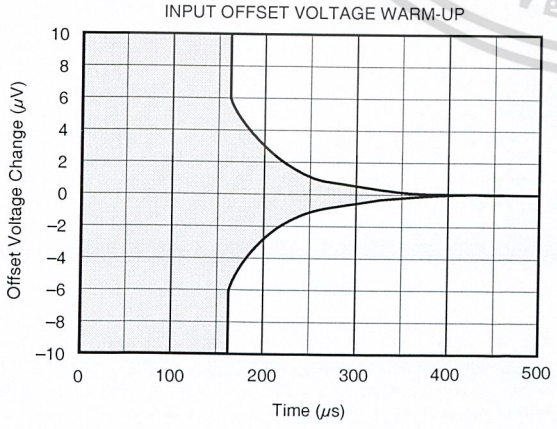
QUIESCENT CURRENT and SLEW RATE vs TEMPERATURE



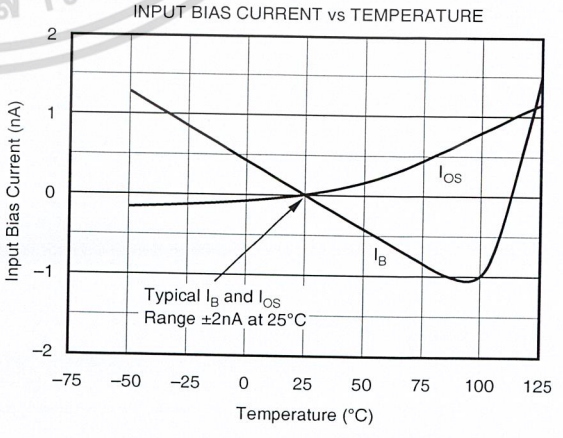
INPUT OVER-VOLTAGE V/I CHARACTERISTICS



INPUT OFFSET VOLTAGE WARM-UP



INPUT BIAS CURRENT vs TEMPERATURE

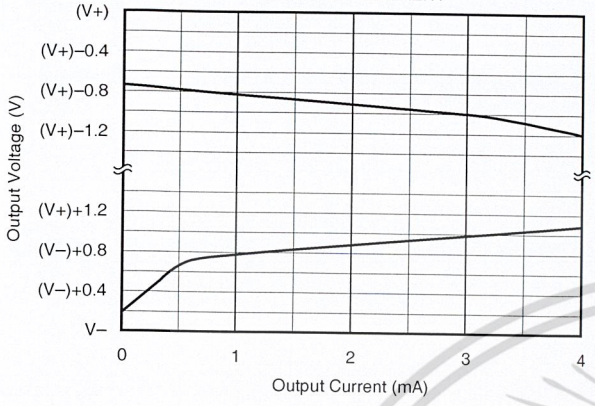


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

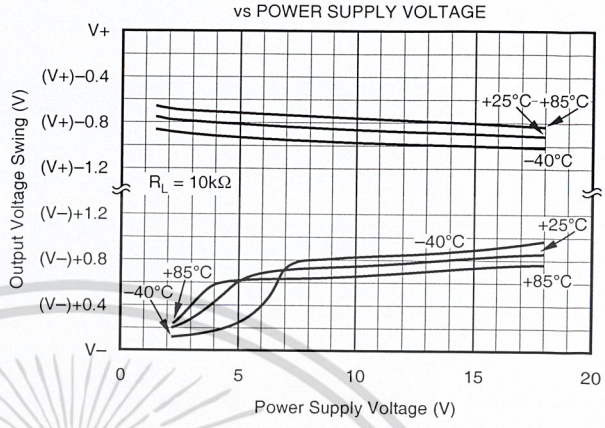
TYPICAL PERFORMANCE CURVES (CONT)

At T_A = +25°C, V_S = ±15V, unless otherwise noted.

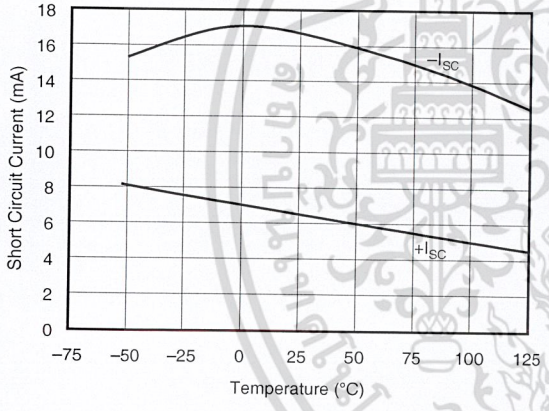
OUTPUT VOLTAGE SWING vs OUTPUT CURRENT



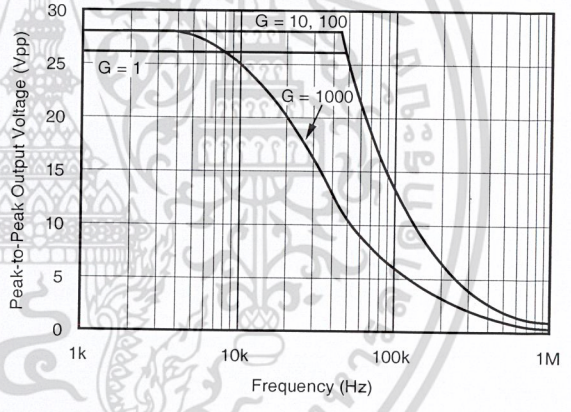
OUTPUT VOLTAGE SWING vs POWER SUPPLY VOLTAGE



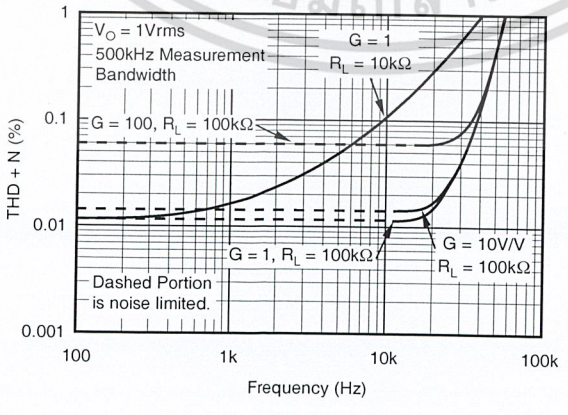
SHORT-CIRCUIT OUTPUT CURRENT vs TEMPERATURE



MAXIMUM OUTPUT VOLTAGE vs FREQUENCY



TOTAL HARMONIC DISTORTION + NOISE vs FREQUENCY

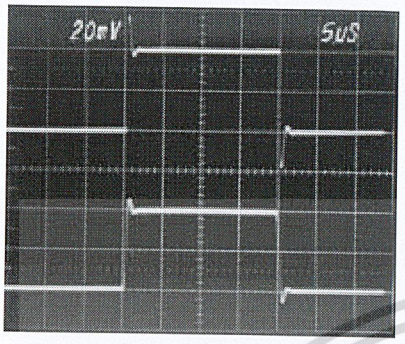


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL PERFORMANCE CURVES (CONT)

At T_A = +25°C, V_S = ±15V, unless otherwise noted.

SMALL-SIGNAL
(G = 1, 10)



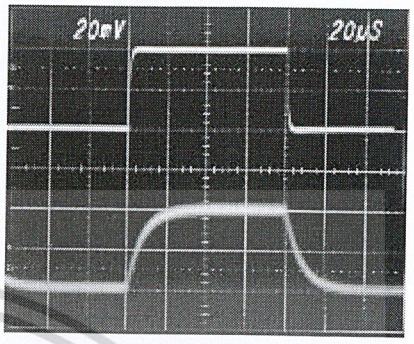
G = 1

20mV/div

G = 10

5µs/div

SMALL-SIGNAL
(G = 100, 1000)



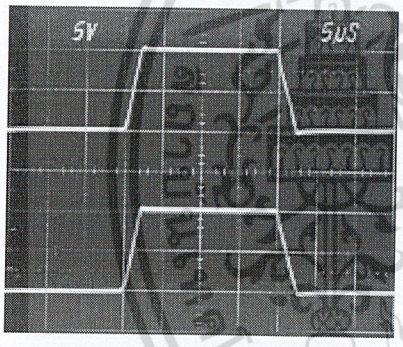
G = 100

20mV/div

G = 1000

20µs/div

LARGE-SIGNAL
(G = 1, 10)



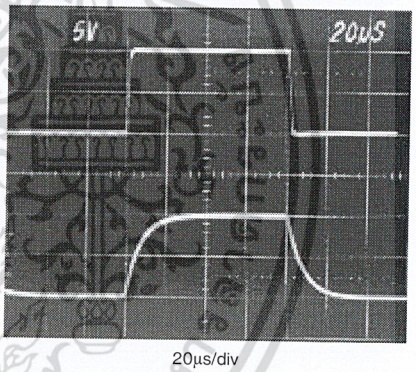
G = 1

5V/div

G = 10

5µs/div

LARGE-SIGNAL
(G = 100, 1000)



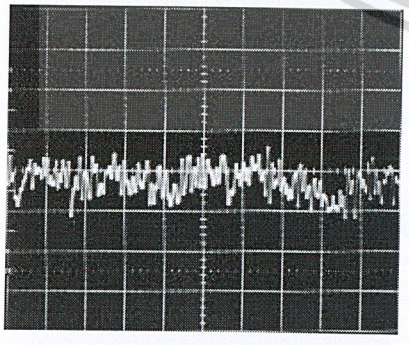
G = 100

5V/div

G = 1000

20µs/div

VOLTAGE NOISE 0.1 to 10Hz
INPUT-REFERRED, G ≥ 100



0.1µV/div

1s/div

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATION INFORMATION

Figure 1 shows the basic connections required for operation of the INA128/INA129. Applications with noisy or high impedance power supplies may require decoupling capacitors close to the device pins as shown.

The output is referred to the output reference (Ref) terminal which is normally grounded. This must be a low-impedance connection to assure good common-mode rejection. A resistance of 8Ω in series with the Ref pin will cause a typical device to degrade to approximately 80dB CMR (G = 1).

SETTING THE GAIN

Gain is set by connecting a single external resistor, R_G, connected between pins 1 and 8:

INA128:
$$G = 1 + \frac{50k\Omega}{R_G} \quad (1)$$

INA129:
$$G = 1 + \frac{49.4k\Omega}{R_G} \quad (2)$$

Commonly used gains and resistor values are shown in Figure 1.

The 50kΩ term in Equation 1 (49.4kΩ in Equation 2) comes from the sum of the two internal feedback resistors of A_1 and A_2. These on-chip metal film resistors are laser trimmed to accurate absolute values. The accuracy and temperature coefficient of these internal resistors are included in the gain accuracy and drift specifications of the INA128/INA129.

The stability and temperature drift of the external gain setting resistor, R_G, also affects gain. R_G's contribution to gain accuracy and drift can be directly inferred from the gain equation (1). Low resistor values required for high gain can make wiring resistance important. Sockets add to the wiring resistance which will contribute additional gain error (possibly an unstable gain error) in gains of approximately 100 or greater.

DYNAMIC PERFORMANCE

The typical performance curve "Gain vs Frequency" shows that, despite its low quiescent current, the INA128/INA129 achieves wide bandwidth, even at high gain. This is due to the current-feedback topology of the input stage circuitry. Settling time also remains excellent at high gain.

NOISE PERFORMANCE

The INA128/INA129 provides very low noise in most applications. Low frequency noise is approximately 0.2μVp-p measured from 0.1 to 10Hz (G ≥ 100). This provides dramatically improved noise when compared to state-of-the-art chopper-stabilized amplifiers.

INA128: $G = 1 + \frac{50k\Omega}{R_G}$ **INA129:** $G = 1 + \frac{49.4k\Omega}{R_G}$

DESIRED GAIN (V/V)	INA128 R_G (Ω)	INA128 NEAREST 1% R_G (Ω)	INA129 R_G (Ω)	INA129 NEAREST 1% R_G (Ω)
1	NC	NC	NC	NC
2	50.00k	49.9k	49.4k	49.9k
5	12.50k	12.4k	12.35k	12.4k
10	5.556k	5.62k	5489	5.49k
20	2.632k	2.61k	2600	2.61k
50	1.02k	1.02k	1008	1k
100	505.1	511	499	499
200	251.3	249	248	249
500	100.2	100	99	100
1000	50.05	49.9	49.5	49.9
2000	25.01	24.9	24.7	24.9
5000	10.00	10	9.88	9.76
10000	5.001	4.99	4.94	4.87

NC: No Connection.

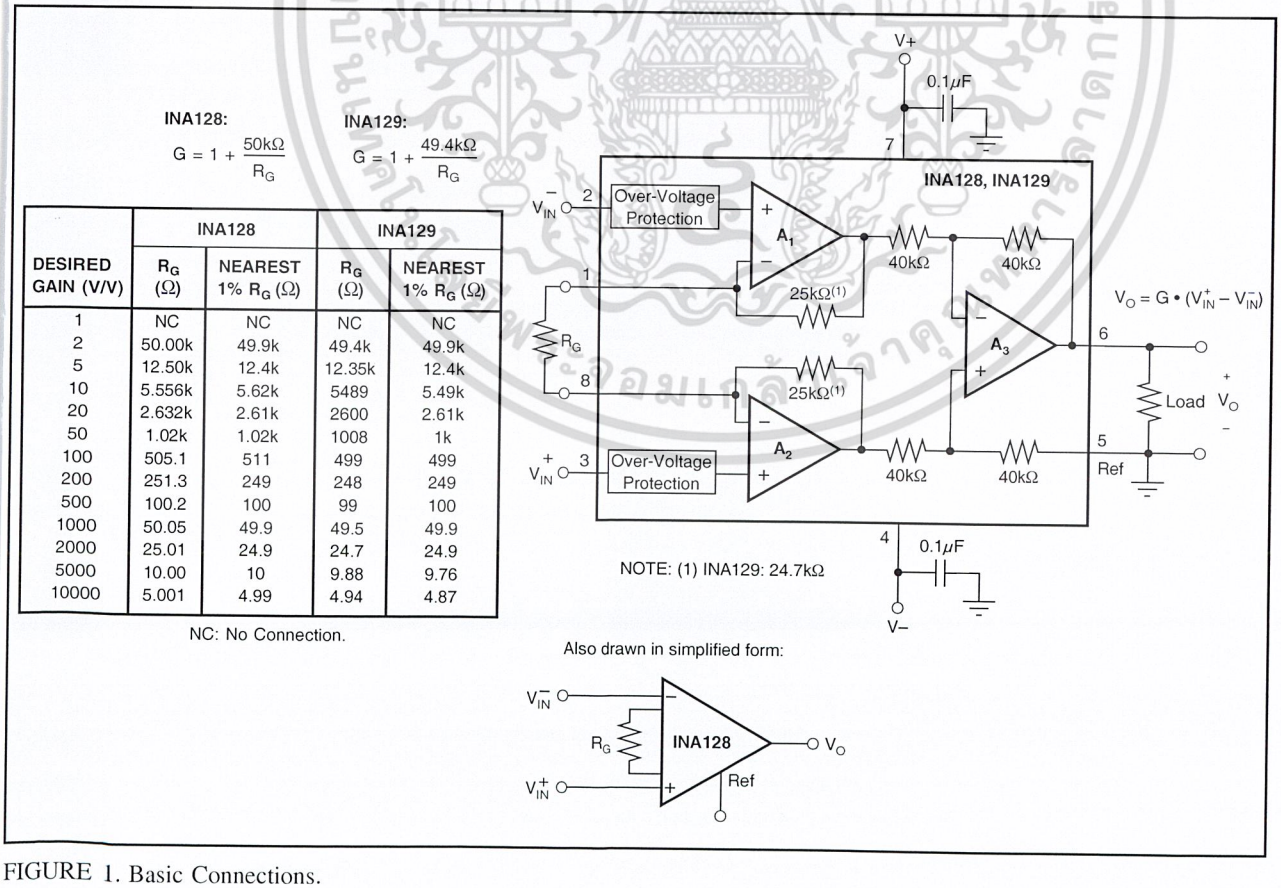


FIGURE 1. Basic Connections.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

OFFSET TRIMMING

The INA128/INA129 is laser trimmed for low offset voltage and offset voltage drift. Most applications require no external offset adjustment. Figure 2 shows an optional circuit for trimming the output offset voltage. The voltage applied to Ref terminal is summed with the output. The op amp buffer provides low impedance at the Ref terminal to preserve good common-mode rejection.

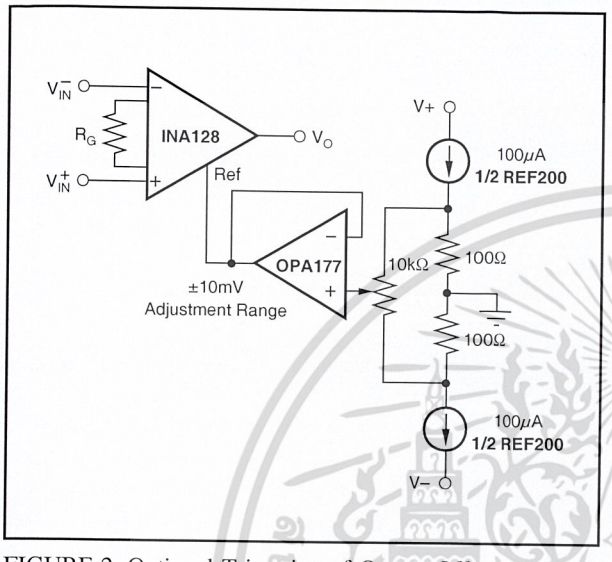


FIGURE 2. Optional Trimming of Output Offset Voltage.

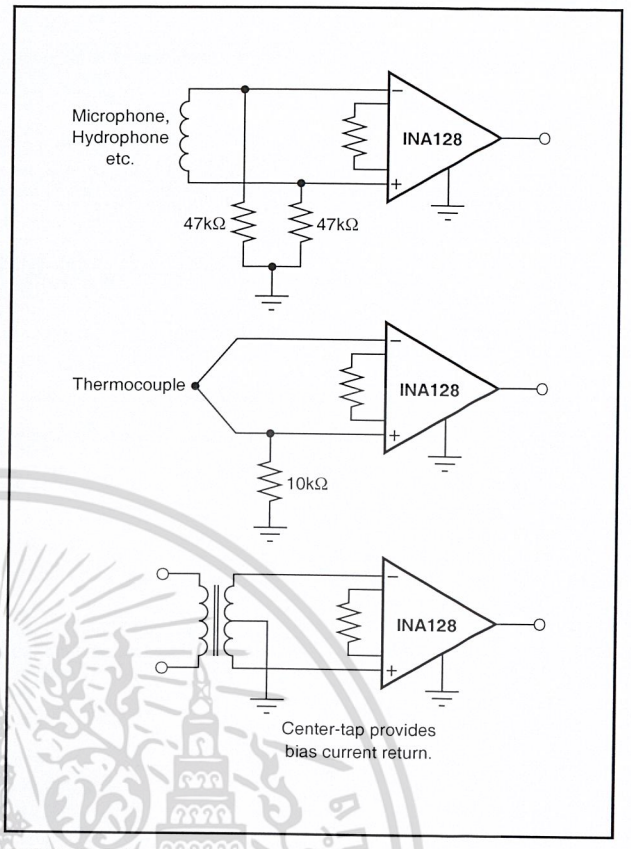


FIGURE 3. Providing an Input Common-Mode Current Path.

INPUT BIAS CURRENT RETURN PATH

The input impedance of the INA128/INA129 is extremely high—approximately $10^{10}\Omega$. However, a path must be provided for the input bias current of both inputs. This input bias current is approximately ±2nA. High input impedance means that this input bias current changes very little with varying input voltage.

Input circuitry must provide a path for this input bias current for proper operation. Figure 3 shows various provisions for an input bias current path. Without a bias current path, the inputs will float to a potential which exceeds the common-mode range, and the input amplifiers will saturate.

If the differential source resistance is low, the bias current return path can be connected to one input (see the thermocouple example in Figure 3). With higher source impedance, using two equal resistors provides a balanced input with possible advantages of lower input offset voltage due to bias current and better high-frequency common-mode rejection.

INPUT COMMON-MODE RANGE

The linear input voltage range of the input circuitry of the INA128/INA129 is from approximately 1.4V below the positive supply voltage to 1.7V above the negative supply. As a differential input voltage causes the output voltage increase, however, the linear input range will be limited by the output voltage swing of amplifiers A_1 and A_2. So the linear common-mode input range is related to the output voltage of the complete amplifier. This behavior also depends on supply voltage—see performance curves "Input Common-Mode Range vs Output Voltage".

Input-overload can produce an output voltage that appears normal. For example, if an input overload condition drives both input amplifiers to their positive output swing limit, the difference voltage measured by the output amplifier will be near zero. The output of A_3 will be near 0V even though both inputs are overloaded.

LOW VOLTAGE OPERATION

The INA128/INA129 can be operated on power supplies as low as ±2.25V. Performance remains excellent with power supplies ranging from ±2.25V to ±18V. Most parameters vary only slightly throughout this supply voltage range—see typical performance curves. Operation at very low supply voltage requires careful attention to assure that the input voltages remain within their linear range. Voltage swing requirements of internal nodes limit the input common-mode range with low power supply voltage. Typical performance curves, "Input Common-Mode Range vs Output Voltage" show the range of linear operation for ±15V, ±5V, and ±2.5V supplies.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

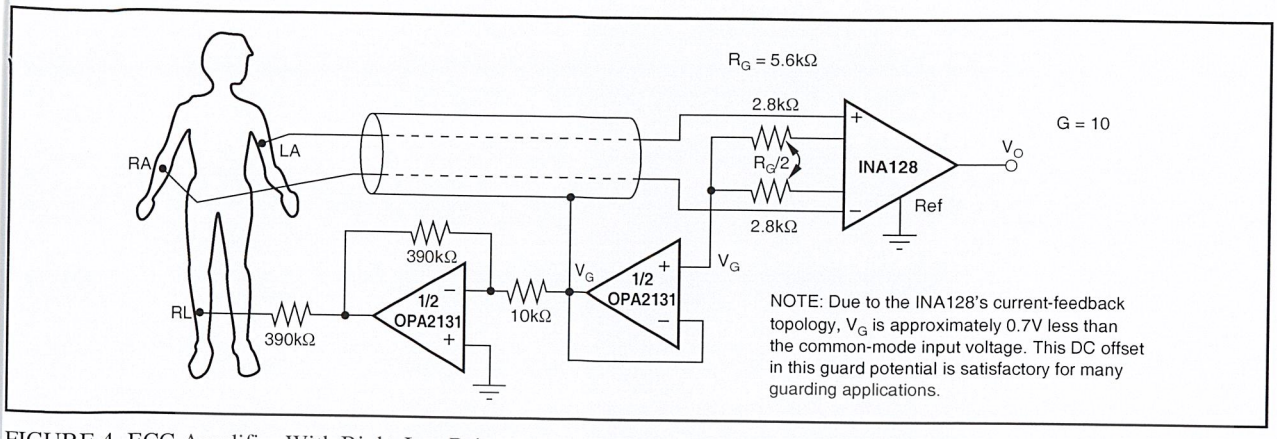


FIGURE 4. ECG Amplifier With Right-Leg Drive.

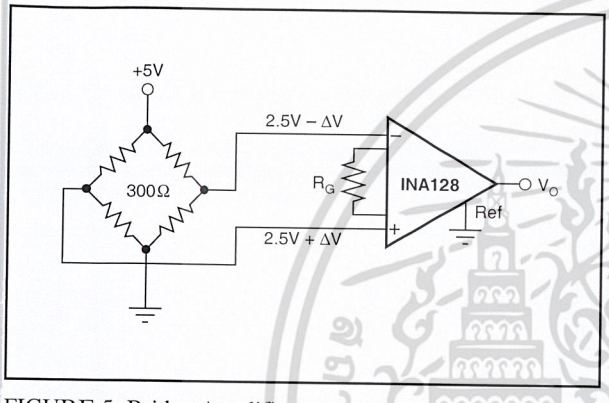


FIGURE 5. Bridge Amplifier.

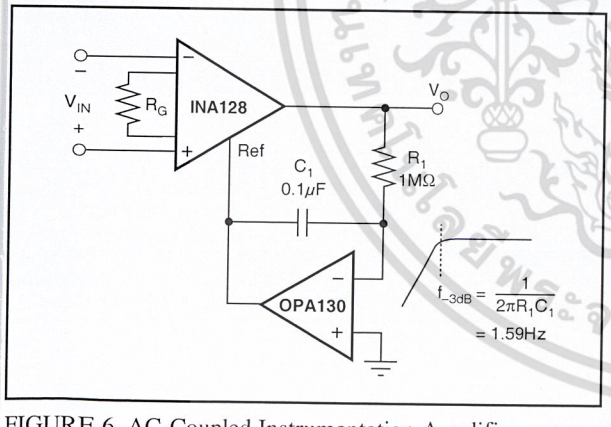
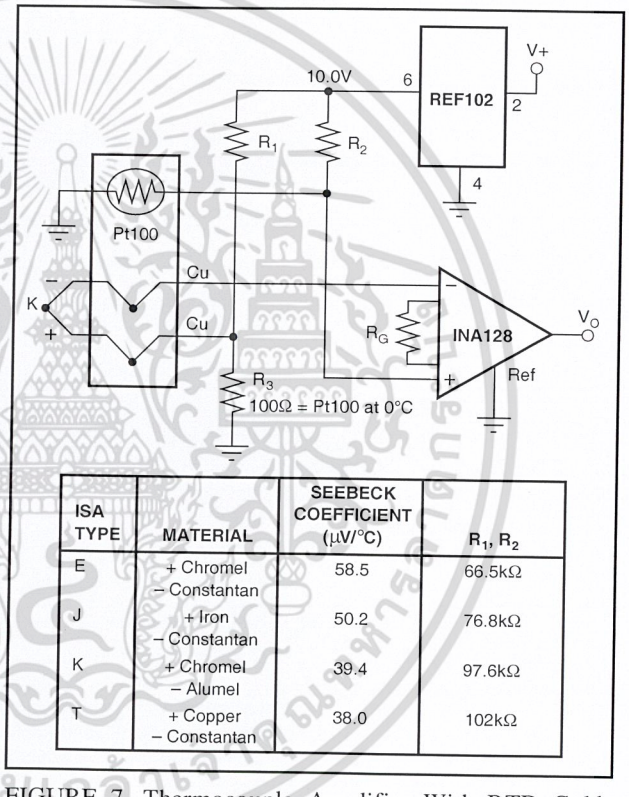
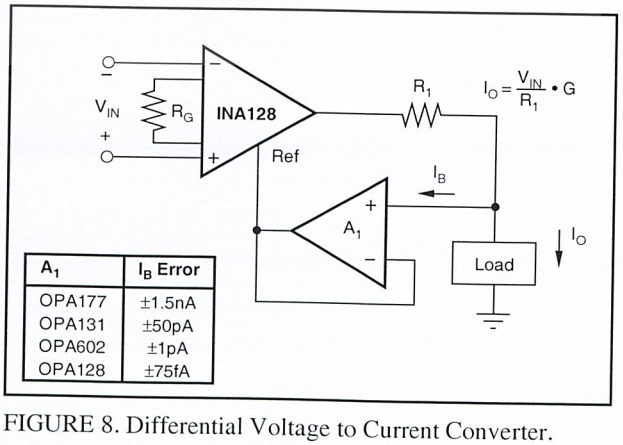


FIGURE 6. AC-Coupled Instrumentation Amplifier.



ISA TYPE	MATERIAL	SEEBECK COEFFICIENT (μV/°C)	R_1, R_2
E	+ Chromel – Constantan	58.5	66.5kΩ
J	+ Iron – Constantan	50.2	76.8kΩ
K	+ Chromel – Alumel	39.4	97.6kΩ
T	+ Copper – Constantan	38.0	102kΩ

FIGURE 7. Thermocouple Amplifier With RTD Cold-Junction Compensation.



A_1	I_B Error
OPA177	±1.5nA
OPA131	±50pA
OPA602	±1pA
OPA128	±75fA

FIGURE 8. Differential Voltage to Current Converter.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IMPORTANT NOTICE

Texas Instruments and its subsidiaries (TI) reserve the right to make changes to their products or to discontinue any product or service without notice, and advise customers to obtain the latest version of relevant information to verify, before placing orders, that information being relied on is current and complete. All products are sold subject to the terms and conditions of sale supplied at the time of order acknowledgment, including those pertaining to warranty, patent infringement, and limitation of liability.

TI warrants performance of its semiconductor products to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are utilized to the extent TI deems necessary to support this warranty. Specific testing of all parameters of each device is not necessarily performed, except those mandated by government requirements.

Customers are responsible for their applications using TI components.

In order to minimize risks associated with the customer's applications, adequate design and operating safeguards must be provided by the customer to minimize inherent or procedural hazards.

TI assumes no liability for applications assistance or customer product design. TI does not warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right of TI covering or relating to any combination, machine, or process in which such semiconductor products or services might be or are used. TI's publication of information regarding any third party's products or services does not constitute TI's approval, warranty or endorsement thereof.

Copyright © 2000, Texas Instruments Incorporated

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

December 1995

LF351 Wide Bandwidth JFET Input Operational Amplifier

General Description

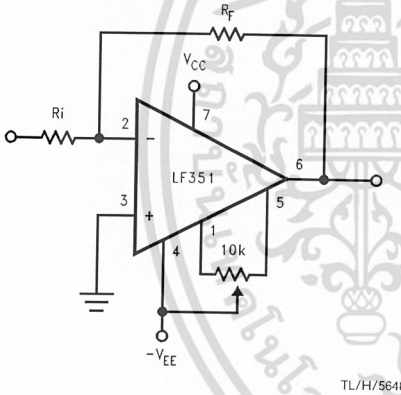
The LF351 is a low cost high speed JFET input operational amplifier with an internally trimmed input offset voltage (BI-FET II™ technology). The device requires a low supply current and yet maintains a large gain bandwidth product and a fast slew rate. In addition, well matched high voltage JFET input devices provide very low input bias and offset currents. The LF351 is pin compatible with the standard LM741 and uses the same offset voltage adjustment circuitry. This feature allows designers to immediately upgrade the overall performance of existing LM741 designs.

The LF351 may be used in applications such as high speed integrators, fast D/A converters, sample-and-hold circuits and many other circuits requiring low input offset voltage, low input bias current, high input impedance, high slew rate and wide bandwidth. The device has low noise and offset voltage drift, but for applications where these requirements are critical, the LF356 is recommended. If maximum supply current is important, however, the LF351 is the better choice.

Features

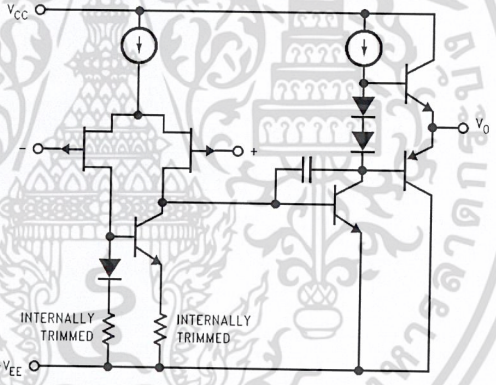
■ Internally trimmed offset voltage	10 mV
■ Low input bias current	50 pA
■ Low input noise voltage	25 nV/$\sqrt{\text{Hz}}$
■ Low input noise current	0.01 pA/$\sqrt{\text{Hz}}$
■ Wide gain bandwidth	4 MHz
■ High slew rate	13 V/μs
■ Low supply current	1.8 mA
■ High input impedance	$10^{12}\Omega$
■ Low total harmonic distortion $A_V = 10$, $R_L = 10k$, $V_O = 20$ Vp-p, BW = 20 Hz–20 kHz	<0.02%
■ Low 1/f noise corner	50 Hz
■ Fast settling time to 0.01%	2 μs

Typical Connection



TL/H/5648–11

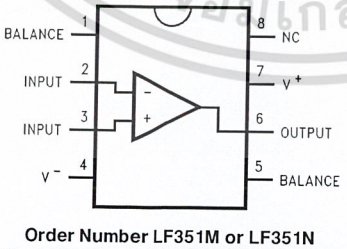
Simplified Schematic



TL/H/5648–12

Connection Diagrams

Dual-In-Line Package



TL/H/5648–13

Order Number LF351M or LF351N
See NS Package Number M08A or N08E

©1995 National Semiconductor Corporation

RRD-B30M125/Printed in U. S. A.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	±18V
Power Dissipation (Notes 1 and 6)	670 mW
Operating Temperature Range	0°C to +70°C
$T_{j(MAX)}$	115°C
Differential Input Voltage	±30V
Input Voltage Range (Note 2)	±15V
Output Short Circuit Duration	Continuous
Storage Temperature Range	−65°C to +150°C
Lead Temp. (Soldering, 10 sec.)	
Metal Can	300°C
DIP	260°C
θ_{jA}	
N Package	120°C/W
M Package	TBD
Soldering Information	
Dual-In-Line Package	
Soldering (10 sec.)	260°C
Small Outline Package	
Vapor Phase (60 sec.)	215°C
Infrared (15 sec.)	220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

ESD rating to be determined.

DC Electrical Characteristics (Note 3)

Symbol	Parameter	Conditions	LF351			Units
			Min	Typ	Max	
V_{OS}	Input Offset Voltage	$R_S = 10\ k\Omega$, $T_A = 25°C$ Over Temperature		5	10 13	mV mV
$\Delta V_{OS}/\Delta T$	Average TC of Input Offset Voltage	$R_S = 10\ k\Omega$		10		μV/°C
I_{OS}	Input Offset Current	$T_j = 25°C$, (Notes 3, 4) $T_j \leq 70°C$		25	100 4	pA nA
I_B	Input Bias Current	$T_j = 25°C$, (Notes 3, 4) $T_j \leq +70°C$		50	200 8	pA nA
R_{IN}	Input Resistance	$T_j = 25°C$		10^{12}		Ω
A_{VOL}	Large Signal Voltage Gain	$V_S = \pm 15V$, $T_A = 25°C$ $V_O = \pm 10V$, $R_L = 2\ k\Omega$ Over Temperature	25 15	100		V/mV V/mV
V_O	Output Voltage Swing	$V_S = \pm 15V$, $R_L = 10\ k\Omega$	±12	±13.5		V
V_{CM}	Input Common-Mode Voltage Range	$V_S = \pm 15V$	±11	+15 −12		V V
CMRR	Common-Mode Rejection Ratio	$R_S \leq 10\ k\Omega$	70	100		dB
PSRR	Supply Voltage Rejection Ratio	(Note 5)	70	100		dB
I_S	Supply Current			1.8	3.4	mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Electrical Characteristics (Note 3)

Symbol	Parameter	Conditions	LF351			Units
			Min	Typ	Max	
SR	Slew Rate	$V_S = \pm 15V$, $T_A = 25°C$		13		V/μs
GBW	Gain Bandwidth Product	$V_S = \pm 15V$, $T_A = 25°C$		4		MHz
e_n	Equivalent Input Noise Voltage	$T_A = 25°C$, $R_S = 100\Omega$, $f = 1000$ Hz		25		nV/$\sqrt{Hz}$
i_n	Equivalent Input Noise Current	$T_j = 25°C$, $f = 1000$ Hz		0.01		pA/$\sqrt{Hz}$

Note 1: For operating at elevated temperature, the device must be derated based on the thermal resistance, θ_{JA}.

Note 2: Unless otherwise specified the absolute maximum negative input voltage is equal to the negative power supply voltage.

Note 3: These specifications apply for $V_S = \pm 15V$ and $0°C \leq T_A \leq +70°C$. V_{OS}, I_B and I_{OS} are measured at $V_{CM} = 0$.

Note 4: The input bias currents are junction leakage currents which approximately double for every 10°C increase in the junction temperature, T_j. Due to the limited production test time, the input bias currents measured are correlated to junction temperature. In normal operation the junction temperature rises above the ambient temperature as a result of internal power dissipation, P_D. $T_j = T_A + \theta_{jA} P_D$ where θ_{jA} is the thermal resistance from junction to ambient. Use of a heat sink is recommended if input bias current is to be kept to a minimum.

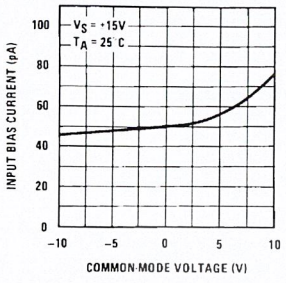
Note 5: Supply voltage rejection ratio is measured for both supply magnitudes increasing or decreasing simultaneously in accordance with common practice. From ±15V to ±5V.

Note 6: Max. Power Dissipation is defined by the package characteristics. Operating the part near the Max. Power Dissipation may cause the part to operate outside guaranteed limits.

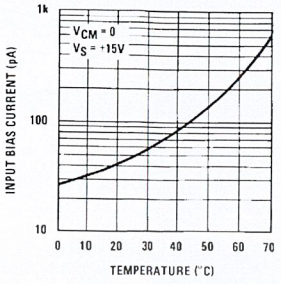
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

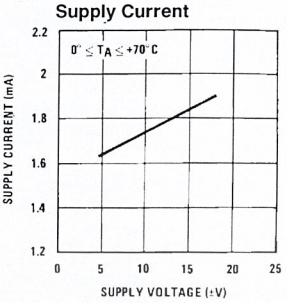
Input Bias Current



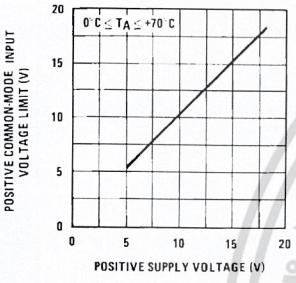
Input Bias Current



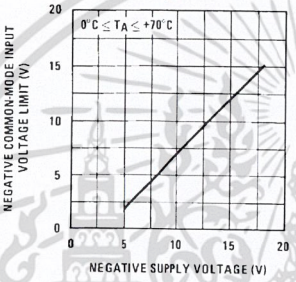
Supply Current



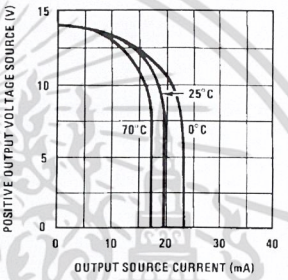
Positive Common-Mode Input Voltage Limit



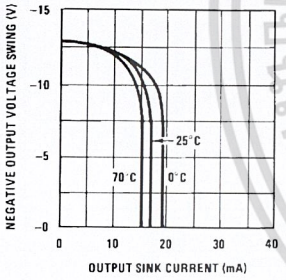
Negative Common-Mode Input Voltage Limit



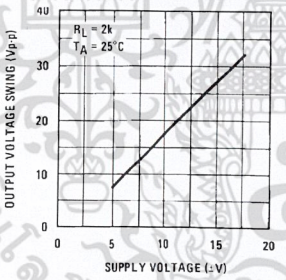
Positive Current Limit



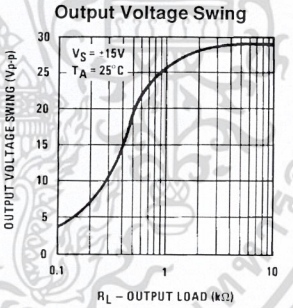
Negative Current Limit



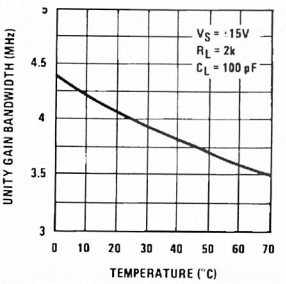
Voltage Swing



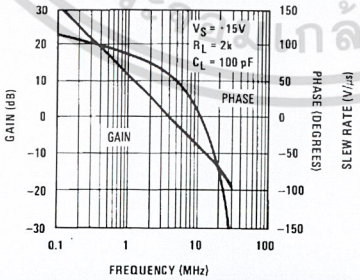
Output Voltage Swing



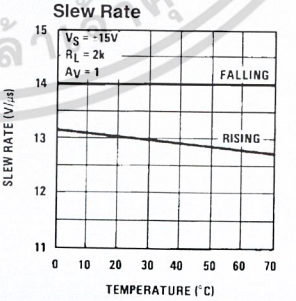
Gain Bandwidth



Bode Plot



Slew Rate

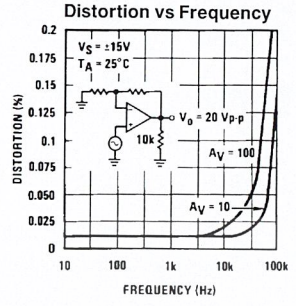


TL/H/5648–2

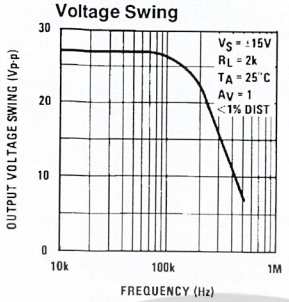
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics (Continued)

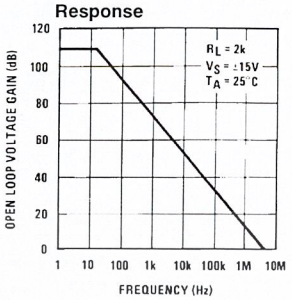
Distortion vs Frequency



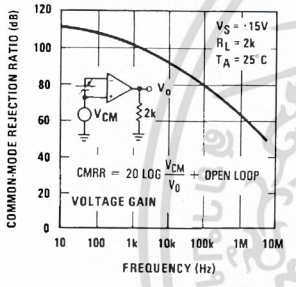
Undistorted Output Voltage Swing



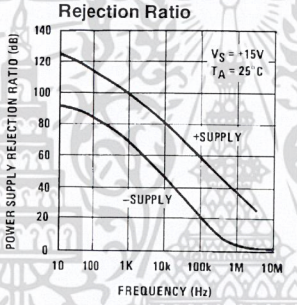
Open Loop Frequency Response



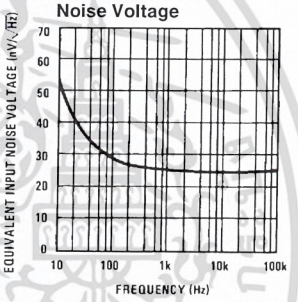
Common-Mode Rejection Ratio



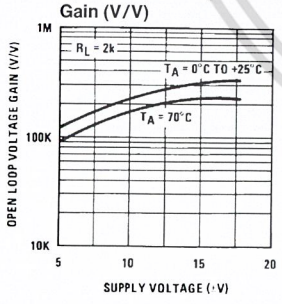
Power Supply Rejection Ratio



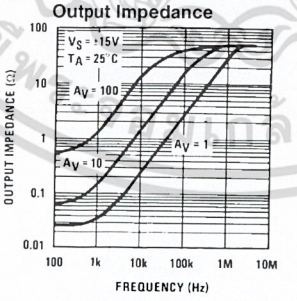
Equivalent Input Noise Voltage



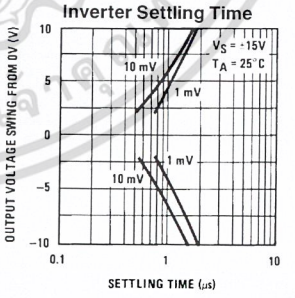
Open Loop Voltage Gain (V/V)



Output Impedance



Inverter Settling Time

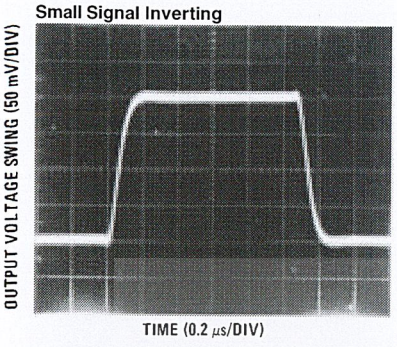


TL/H/5648–3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

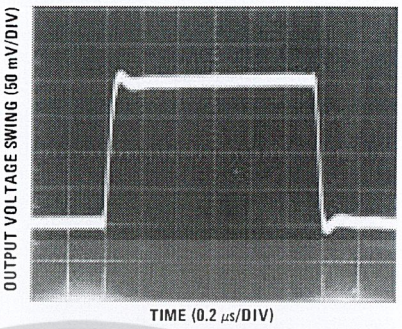
Pulse Response

Small Signal Inverting



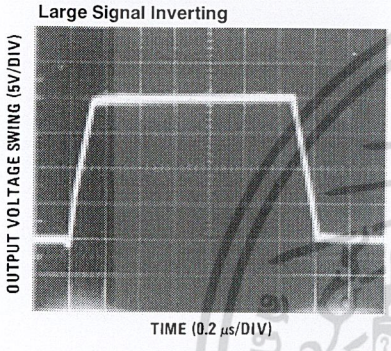
TL/H/5648–4

Small Signal Non-Inverting



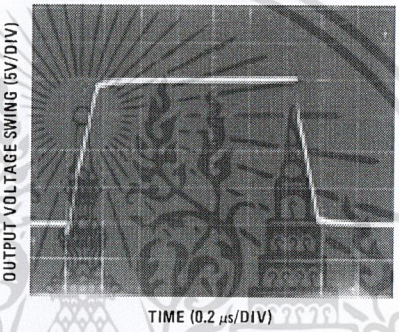
TL/H/5648–5

Large Signal Inverting



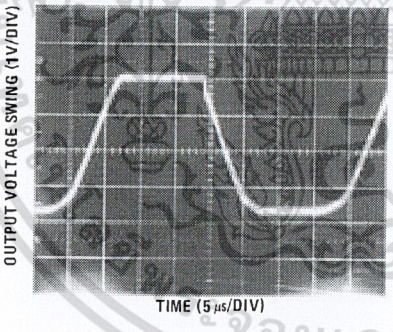
TL/H/5648–6

Large Signal Non-Inverting



TL/H/5648–7

Current Limit ($R_L = 100\Omega$)



TL/H/5648–8

Application Hints

The LF351 is an op amp with an internally trimmed input offset voltage and JFET input devices (BI-FET II™). These JFETs have large reverse breakdown voltages from gate to source and drain eliminating the need for clamps across the inputs. Therefore, large differential input voltages can easily be accommodated without a large increase in input current. The maximum differential input voltage is independent of the supply voltages. However, neither of the input voltages should be allowed to exceed the negative supply as this will cause large currents to flow which can result in a destroyed unit.

Exceeding the negative common-mode limit on either input will force the output to a high state, potentially causing a reversal of phase to the output.

Exceeding the negative common-mode limit on both inputs will force the amplifier output to a high state. In neither case does a latch occur since raising the input back within the

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Application Hints (Continued)

common-mode range again puts the input stage and thus the amplifier in a normal operating mode.

Exceeding the positive common-mode limit on a single input will not change the phase of the output; however, if both inputs exceed the limit, the output of the amplifier will be forced to a high state.

The amplifier will operate with a common-mode input voltage equal to the positive supply; however, the gain bandwidth and slew rate may be decreased in this condition. When the negative common-mode voltage swings to within 3V of the negative supply, an increase in input offset voltage may occur.

The LF351 is biased by a zener reference which allows normal circuit operation on ±4V power supplies. Supply voltages less than these may result in lower gain bandwidth and slew rate.

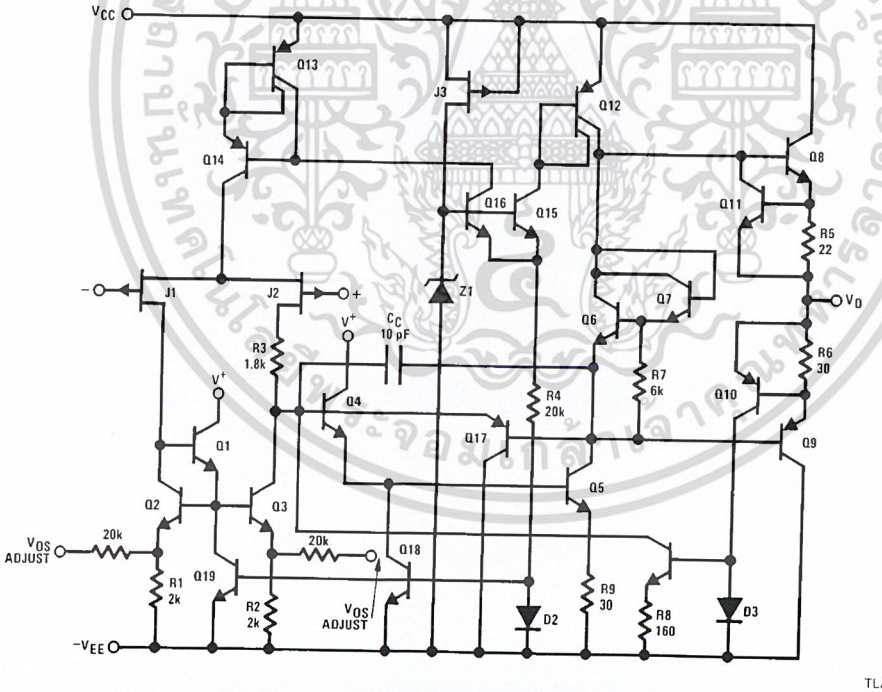
The LF351 will drive a 2 kΩ load resistance to ±10V over the full temperature range of 0°C to +70°C. If the amplifier is forced to drive heavier load currents, however, an increase in input offset voltage may occur on the negative voltage swing and finally reach an active current limit on both positive and negative swings.

Precautions should be taken to ensure that the power supply for the integrated circuit never becomes reversed in polarity or that the unit is not inadvertently installed backwards in a socket as an unlimited current surge through the resulting forward diode within the IC could cause fusing of the internal conductors and result in a destroyed unit.

As with most amplifiers, care should be taken with lead dress, component placement and supply decoupling in order to ensure stability. For example, resistors from the output to an input should be placed with the body close to the input to minimize "pick-up" and maximize the frequency of the feedback pole by minimizing the capacitance from the input to ground.

A feedback pole is created when the feedback around any amplifier is resistive. The parallel resistance and capacitance from the input of the device (usually the inverting input) to AC ground set the frequency of the pole. In many instances the frequency of this pole is much greater than the expected 3 dB frequency of the closed loop gain and consequently there is negligible effect on stability margin. However, if the feedback pole is less than approximately 6 times the expected 3 dB frequency a lead capacitor should be placed from the output to the input of the op amp. The value of the added capacitor should be such that the RC time constant of this capacitor and the resistance it parallels is greater than or equal to the original feedback pole time constant.

Detailed Schematic

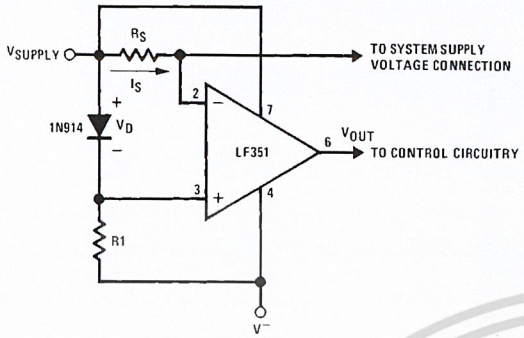


TL/H/5648–9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

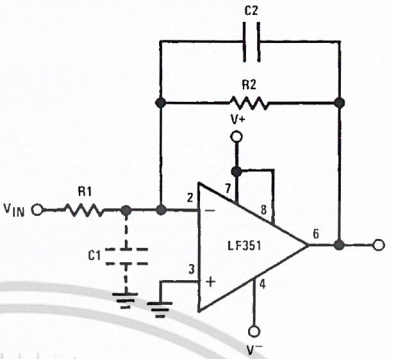
Typical Applications

Supply Current Indicator/Limiter



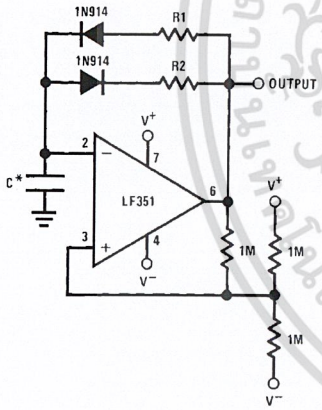
• V_{OUT} switches high when $R_S I_S > V_D$

Hi-Z_{IN} Inverting Amplifier



Parasitic input capacitance C1 ≈ (3 pF for LF351 plus any additional layout capacitance) interacts with feedback elements and creates undesirable high frequency pole. To compensate, add C2 such that: R2C2 ≈ R1C1.

Ultra-Low (or High) Duty Cycle Pulse Generator



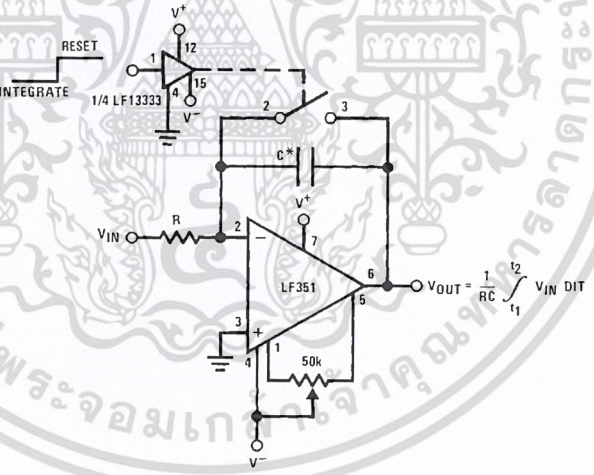
• $t_{OUTPUT\ HIGH} \approx R1C\ \ell n \frac{4.8 - 2V_S}{4.8 - V_S}$

• $t_{OUTPUT\ LOW} \approx R2C\ \ell n \frac{2V_S - 7.8}{V_S - 7.8}$

where $V_S = V^+ + |V^-|$

*low leakage capacitor

Long Time Integrator



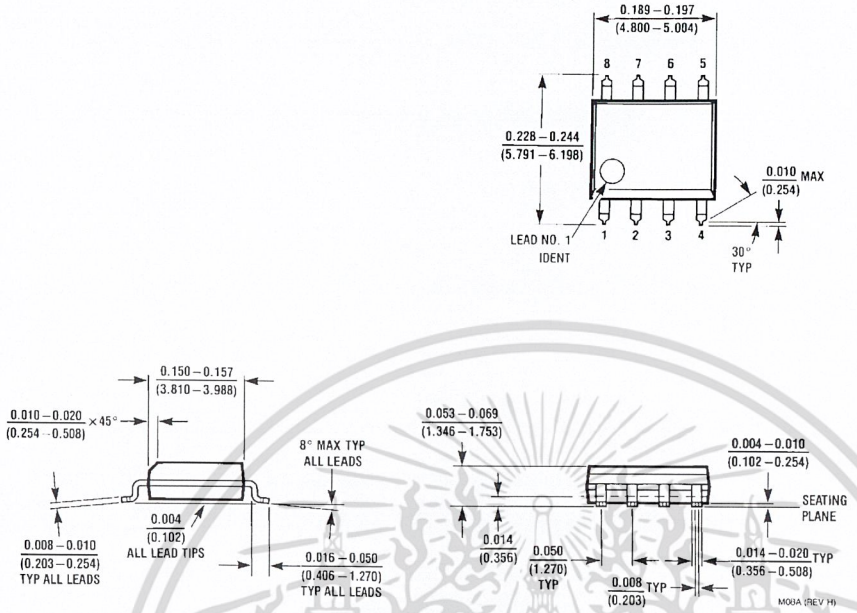
*Low leakage capacitor

• 50k pot used for less sensitive V_{OS} adjust

TL/H/5648–10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

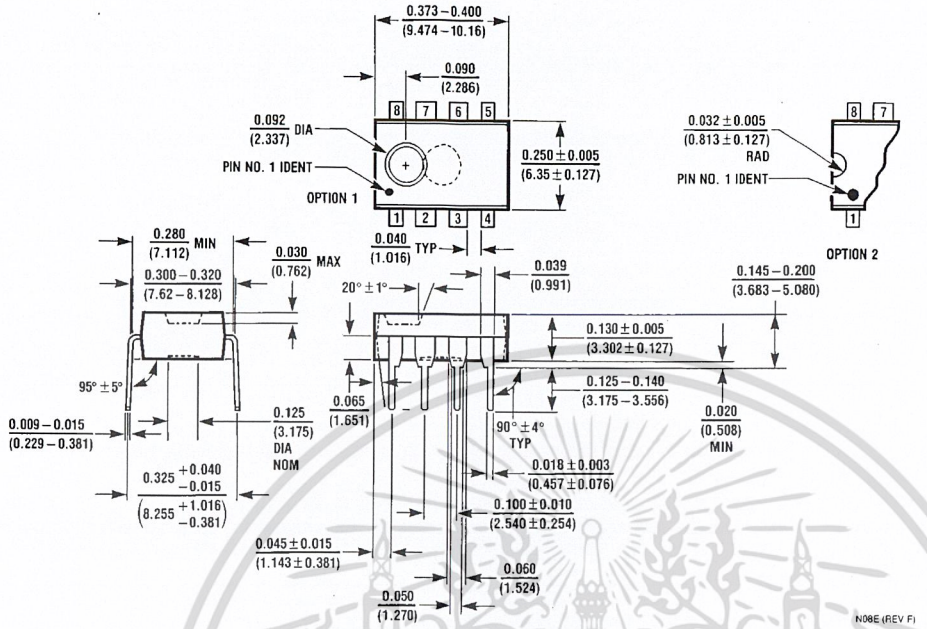
Physical Dimensions inches (millimeters)



SO Package (M)
Order Number LF351M
NS Package Number M08A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) (Continued)



Molded Dual-In-Line Package (N)
Order Number LF351N
NS Package Number N08E

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

National Semiconductor Corporation
1111 West Bardin Road
Arlington, TX 76017
Tel: 1(800) 272-9959
Fax: 1(800) 737-7018

National Semiconductor Europe
Fax: (+49) 0-180-530 85 86
Email: cnjwge@tevm2.nsc.com
Deutsch Tel: (+49) 0-180-530 85 85
English Tel: (+49) 0-180-532 78 32
Français Tel: (+49) 0-180-532 93 58
Italiano Tel: (+49) 0-180-534 16 80

National Semiconductor Hong Kong Ltd.
13th Floor, Straight Block,
Ocean Centre, 5 Canton Rd.
Tsimshatsui, Kowloon
Hong Kong
Tel: (852) 2737-1600
Fax: (852) 2736-9960

National Semiconductor Japan Ltd.
Tel: 81-043-299-2309
Fax: 81-043-299-2408

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MCP3202

2.7V Dual Channel 12-Bit A/D Converter with SPI™ Serial Interface

Features

- 12-bit resolution
- ±1 LSB max DNL
- ±1 LSB max INL (MCP3202-B)
- ±2 LSB max INL (MCP3202-C)
- Analog inputs programmable as single-ended or pseudo-differential pairs
- On-chip sample and hold
- SPI™ serial interface (modes 0,0 and 1,1)
- Single supply operation: 2.7V - 5.5V
- 100 ksps max. sampling rate at V_{DD} = 5V
- 50 ksps max. sampling rate at V_{DD} = 2.7V
- Low power CMOS technology
  - 500 nA typical standby current, 5 µA max.
  - 550 µA max. active current at 5V
- Industrial temp range: -40°C to +85°C
- 8-pin MSOP, PDIP, SOIC and TSSOP packages

Applications

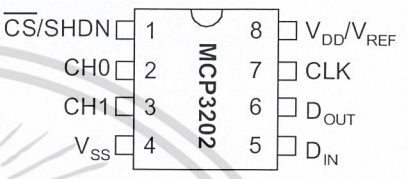
- Sensor Interface
- Process Control
- Data Acquisition
- Battery Operated Systems

Description

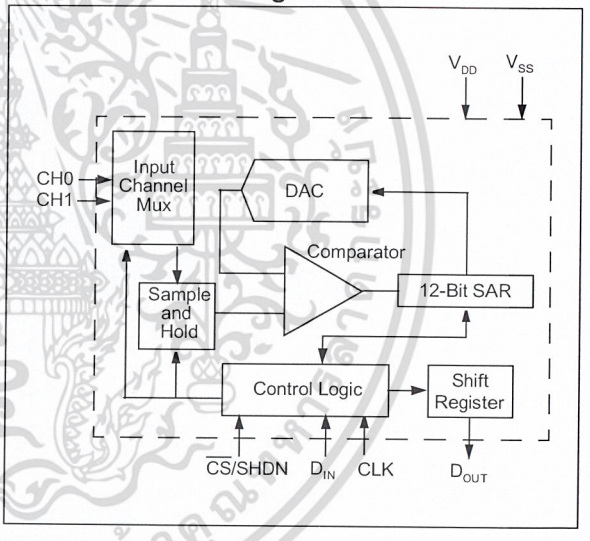
The Microchip Technology Inc. MCP3202 is a successive approximation 12-bit Analog-to-Digital (A/D) Converter with on-board sample and hold circuitry. The MCP3202 is programmable to provide a single pseudo-differential input pair or dual single-ended inputs. Differential Nonlinearity (DNL) is specified at ±1 LSB, and Integral Nonlinearity (INL) is offered in ±1 LSB (MCP3202-B) and ±2 LSB (MCP3202-C) versions. Communication with the device is done using a simple serial interface compatible with the SPI protocol. The device is capable of conversion rates of up to 100 ksps at 5V and 50 ksps at 2.7V. The MCP3202 device operates over a broad voltage range (2.7V - 5.5V). Low current design permits operation with typical standby and active currents of only 500 nA and 375 µA, respectively. The MCP3202 is offered in 8-pin MSOP, PDIP, TSSOP and 150 mil SOIC packages.

Package Types

PDIP, MSOP, SOIC, TSSOP



Functional Block Diagram



© 2001 Microchip Technology Inc.

1.0 ELECTRICAL CHARACTERISTICS

1.1 Maximum Ratings*

V_{DD}.....7.0V

All inputs and outputs w.r.t. V_{SS} ..... -0.6V to V_{DD} +0.6V

Storage temperature .....-65°C to +150°C

Ambient temp. with power applied .....-65°C to +125°C

ESD protection on all pins (HBM)..... > 4 kV

***Notice:** Stresses above those listed under "Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at those or any other conditions above those indicated in the operational listings of this specification is not implied. Exposure to maximum rating conditions for extended periods may affect device reliability.

PIN FUNCTION TABLE

Name	Function
V_{DD}/V_{REF}	+2.7V to 5.5V Power Supply and Reference Voltage Input
CH0	Channel 0 Analog Input
CH1	Channel 1 Analog Input
CLK	Serial Clock
D_{IN}	Serial Data In
D_{OUT}	Serial Data Out
$\overline{CS}$/SHDN	$\overline{CS}$/SHDN Chip Select/Shutdown Input

ELECTRICAL CHARACTERISTICS

All parameters apply at V_{DD} = 5.5V, V_{SS} = 0V, T_{AMB} = -40°C to +85°C, f_{SAMPLE} = 100 ksps and f_{CLK} = 18*f_{SAMPLE} unless otherwise noted.

Parameter	Sym	Min.	Typ.	Max.	Units	Conditions
Conversion Rate:						
Conversion Time	t_{CONV}	—	—	12	clock cycles	
Analog Input Sample Time	t_{SAMPLE}		1.5		clock cycles	
Throughput Rate	f_{SAMPLE}	— —	— —	100 50	ksps ksps	V_{DD} = V_{REF} = 5V V_{DD} = V_{REF} = 2.7V
DC Accuracy:						
Resolution			12		bits	
Integral Nonlinearity	INL	— —	±0.75 ±1	±1 ±2	LSB LSB	MCP3202-B MCP3202-C
Differential Nonlinearity	DNL	—	±0.5	±1	LSB	No missing codes over temperature
Offset Error		—	±1.25	±3	LSB	
Gain Error		—	±1.25	±5	LSB	
Dynamic Performance:						
Total Harmonic Distortion	THD	—	-82	—	dB	V_{IN} = 0.1V to 4.9V@1 kHz
Signal to Noise and Distortion (SINAD)	SINAD	—	72	—	dB	V_{IN} = 0.1V to 4.9V@1 kHz
Spurious Free Dynamic Range	SFDR	—	86	—	dB	V_{IN} = 0.1V to 4.9V@1 kHz
Analog Inputs:						
Input Voltage Range for CH0 or CH1 in Single-Ended Mode		V_{SS}	—	V_{DD}	V	
Input Voltage Range for IN+ in Pseudo-Differential Mode	IN+	IN-	—	V_{DD}+IN-		See Sections 3.1 and 4.1
Input Voltage Range for IN- in Pseudo-Differential Mode	IN-	V_{SS}-100	—	V_{SS}+100	mV	See Sections 3.1 and 4.1
Leakage Current		—	.001	±1	µA	
Switch Resistance	R_{SS}	—	1 k	—	Ω	See Figure 4-1

Note 1: This parameter is established by characterization and not 100% tested.

2: Because the sample cap will eventually lose charge, effective clock rates below 10 kHz can affect linearity performance, especially at elevated temperatures. See Section 6.2 for more information.

© 2001 Microchip Technology Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ELECTRICAL CHARACTERISTICS (CONTINUED)

All parameters apply at V_{DD} = 5.5V, V_{SS} = 0V, T_{AMB} = -40°C to +85°C, f_{SAMPLE} = 100 ksps and f_{CLK} = 18*f_{SAMPLE} unless otherwise noted.

Parameter	Sym	Min.	Typ.	Max.	Units	Conditions
Sample Capacitor	C_{SAMPLE}	—	20	—	pF	See Figure 4-1
Digital Input/Output:						
Data Coding Format		Straight Binary				
High Level Input Voltage	V_{IH}	0.7 V_{DD}	—	—	V	
Low Level Input Voltage	V_{IL}	—	—	0.3 V_{DD}	V	
High Level Output Voltage	V_{OH}	4.1	—	—	V	I_{OH} = -1 mA, V_{DD} = 4.5V
Low Level Output Voltage	V_{OL}	—	—	0.4	V	I_{OL} = 1 mA, V_{DD} = 4.5V
Input Leakage Current	I_{LI}	-10	—	10	µA	V_{IN} = V_{SS} or V_{DD}
Output Leakage Current	I_{LO}	-10	—	10	µA	V_{OUT} = V_{SS} or V_{DD}
Pin Capacitance (All Inputs/Outputs)	C_{IN}, C_{OUT}	—	—	10	pF	V_{DD} = 5.0V (**Note 1**) T_{AMB} = 25°C, f = 1 MHz
Timing Parameters:						
Clock Frequency	f_{CLK}	—	—	1.8 0.9	MHz MHz	V_{DD} = 5V (**Note 2**) V_{DD} = 2.7V (**Note 2**)
Clock High Time	t_{HI}	250	—	—	ns	
Clock Low Time	t_{LO}	250	—	—	ns	
$\overline{CS}$ Fall To First Rising CLK Edge	t_{SUCS}	100	—	—	ns	
Data Input Setup Time	t_{SU}	—	—	50	ns	
Data Input Hold Time	t_{HD}	—	—	50	ns	
CLK Fall To Output Data Valid	t_{DO}	—	—	200	ns	See Test Circuits, Figure 1-2
CLK Fall To Output Enable	t_{EN}	—	—	200	ns	See Test Circuits, Figure 1-2
$\overline{CS}$ Rise To Output Disable	t_{DIS}	—	—	100	ns	See Test Circuits, Figure 1-2 **Note 1**
$\overline{CS}$ Disable Time	t_{CSH}	500	—	—	ns	
D_{OUT} Rise Time	t_R	—	—	100	ns	See Test Circuits, Figure 1-2 **Note 1**
D_{OUT} Fall Time	t_F	—	—	100	ns	See Test Circuits, Figure 1-2 **Note 1**
Power Requirements:						
Operating Voltage	V_{DD}	2.7	—	5.5	V	
Operating Current	I_{DD}	—	375	550	µA	V_{DD} = 5.0V, D_{OUT} unloaded
Standby Current	I_{DDS}	—	0.5	5	µA	$\overline{CS}$ = V_{DD} = 5.0V
Temperature Ranges:						
Specified Temperature Range	T_A	-40	—	+85	°C	
Operating Temperature Range	T_A	-40	—	+85	°C	
Storage Temperature Range	T_A	-65	—	+150	°C	
Thermal Package Resistance:						
Thermal Resistance, 8L-PDIP	θ_{JA}	—	85	—	°C/W	
Thermal Resistance, 8L-SOIC	θ_{JA}	—	163	—	°C/W	
Thermal Resistance, 8L-MSOP	θ_{JA}	—	206	—	°C/W	
Thermal Resistance, 8L-TSSOP	θ_{JA}	—		—	°C/W	

Note 1: This parameter is established by characterization and not 100% tested.

2: Because the sample cap will eventually lose charge, effective clock rates below 10 kHz can affect linearity performance, especially at elevated temperatures. See Section 6.2 for more information.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

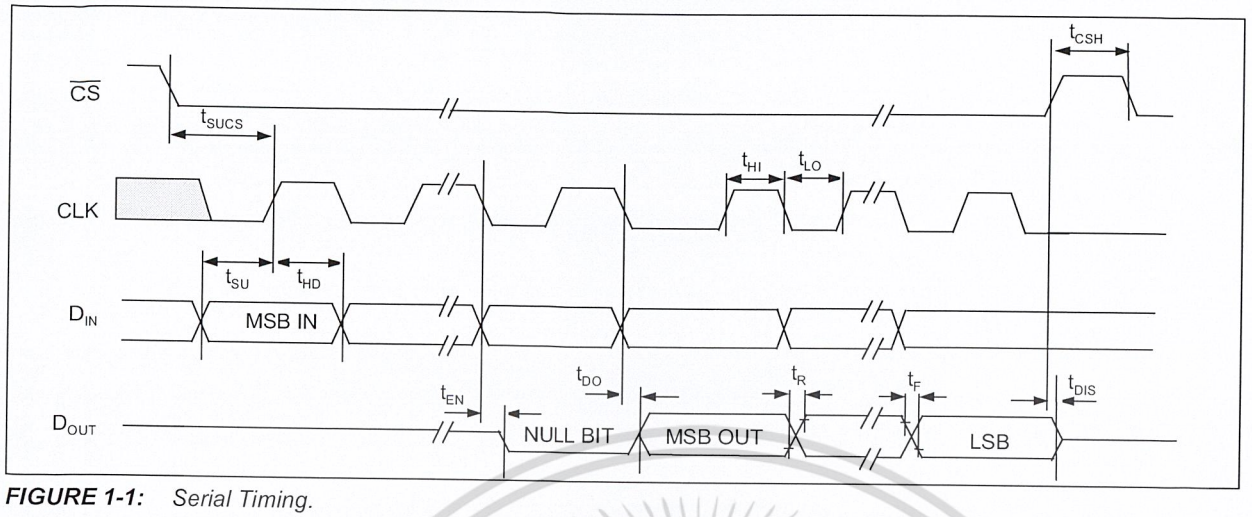
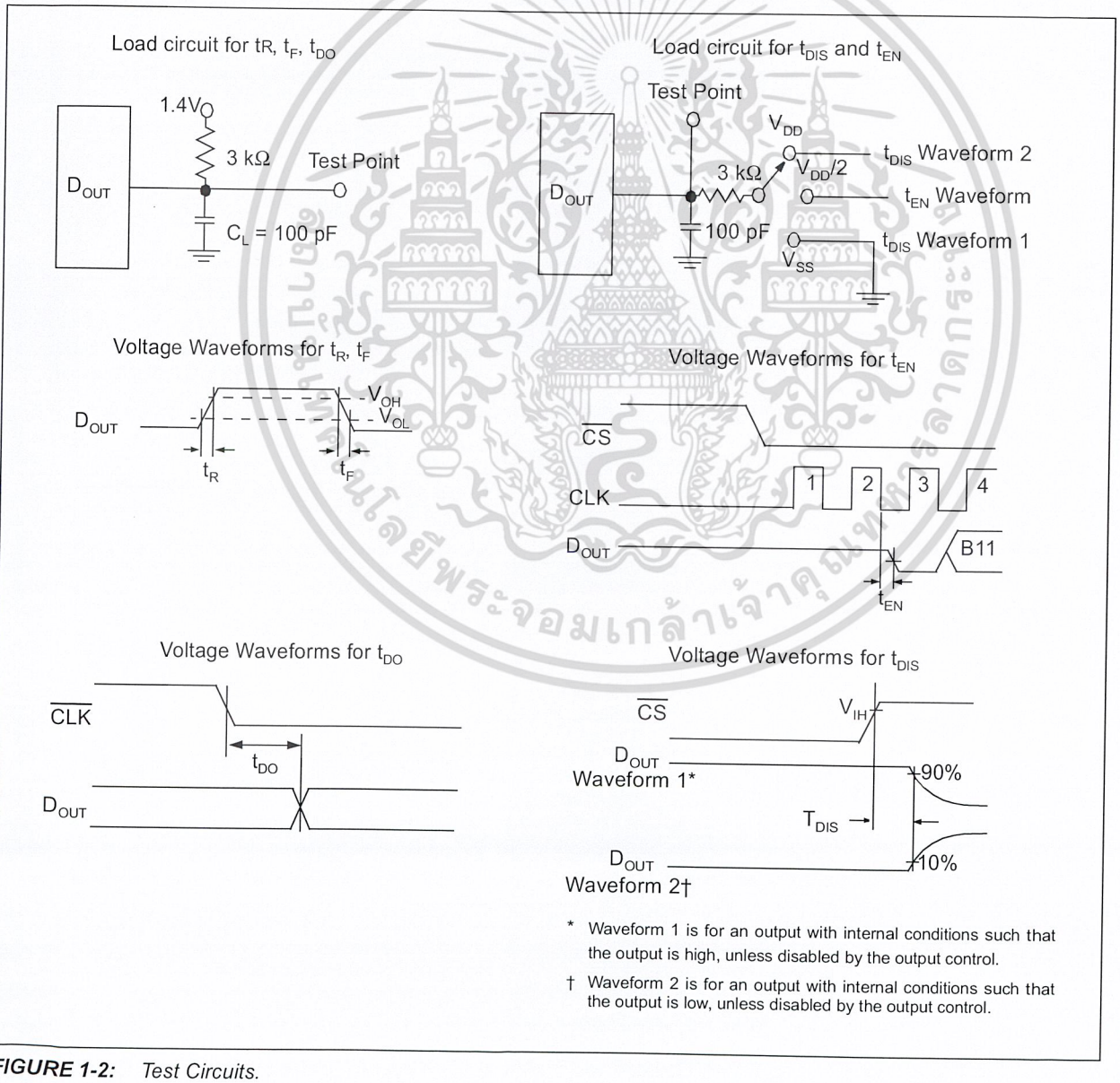


FIGURE 1-1: *Serial Timing.*



* Waveform 1 is for an output with internal conditions such that the output is high, unless disabled by the output control.

† Waveform 2 is for an output with internal conditions such that the output is low, unless disabled by the output control.

FIGURE 1-2: *Test Circuits.*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 2001 Microchip Technology Inc.

2.0 TYPICAL PERFORMANCE CHARACTERISTICS

Note: The graphs provided following this note are a statistical summary based on a limited number of samples and are provided for informational purposes only. The performance characteristics listed herein are not tested or guaranteed. In some graphs, the data presented may be outside the specified operating range (e.g., outside specified power supply range) and therefore outside the warranted range.

Note: Unless otherwise indicated, V_{DD} = 5V, V_{SS} = 0V, f_{SAMPLE} = 100 ksps, f_{CLK} = 18* f_{SAMPLE}, T_A = 25°C

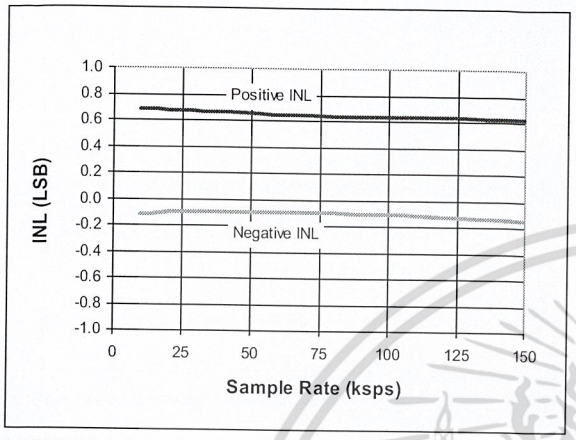


FIGURE 2-1: *Integral Nonlinearity (INL) vs. Sample Rate.*

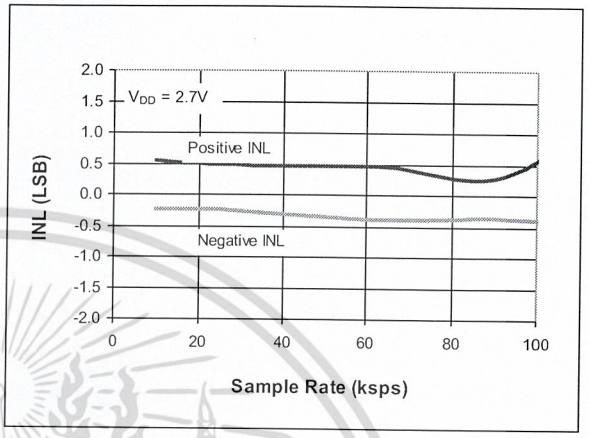


FIGURE 2-4: *Integral Nonlinearity (INL) vs. Sample Rate (V_{DD} = 2.7V).*

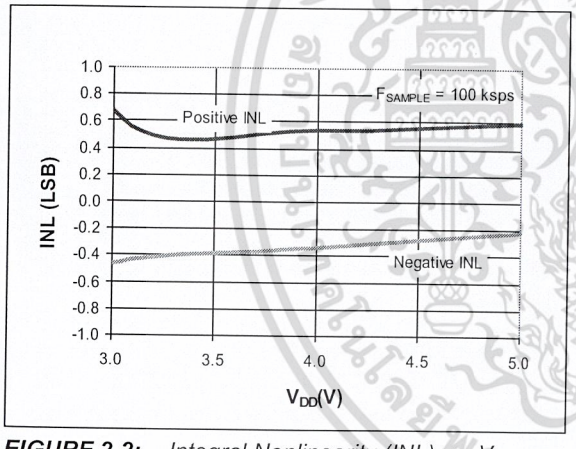


FIGURE 2-2: *Integral Nonlinearity (INL) vs. V_{DD}.*

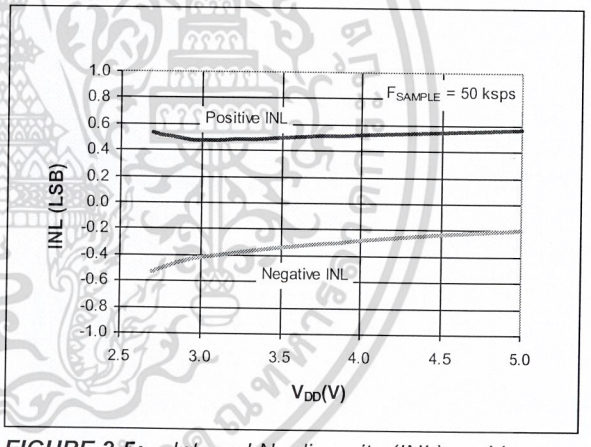


FIGURE 2-5: *Integral Nonlinearity (INL) vs. V_{DD}.*

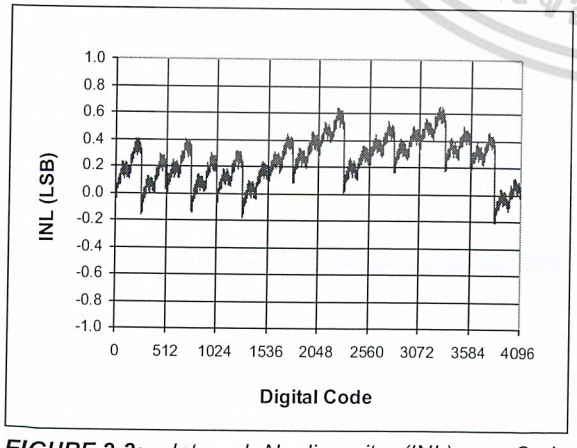


FIGURE 2-3: *Integral Nonlinearity (INL) vs. Code (Representative Part).*

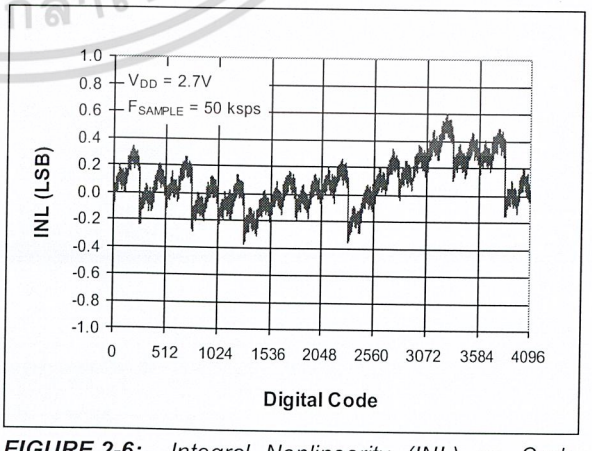


FIGURE 2-6: *Integral Nonlinearity (INL) vs. Code (Representative Part, V_{DD} = 2.7V).*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Note: Unless otherwise indicated, V_{DD} = 5V, V_{SS} = 0V, f_{SAMPLE} = 100 ksps, f_{CLK} = 18* f_{SAMPLE}, T_A = 25°C

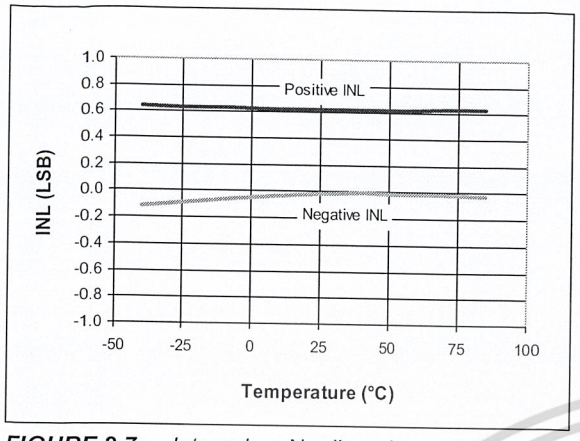


FIGURE 2-7: *Integral Nonlinearity (INL) vs. Temperature.*

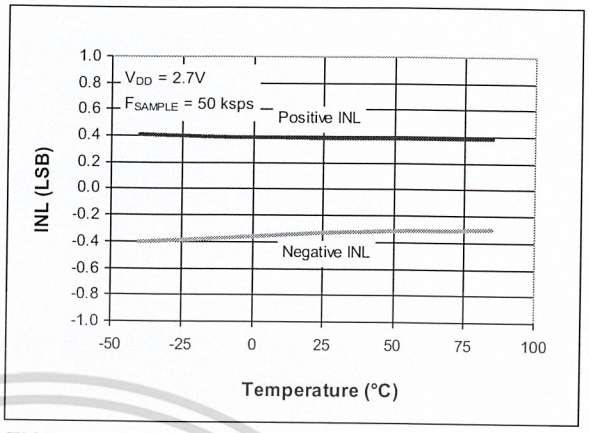


FIGURE 2-10: *Integral Nonlinearity (INL) vs. Temperature (V_{DD} = 2.7V).*

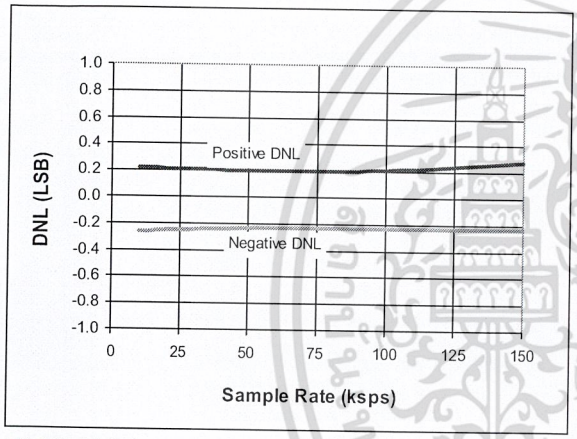


FIGURE 2-8: *Differential Nonlinearity (DNL) vs. Sample Rate.*

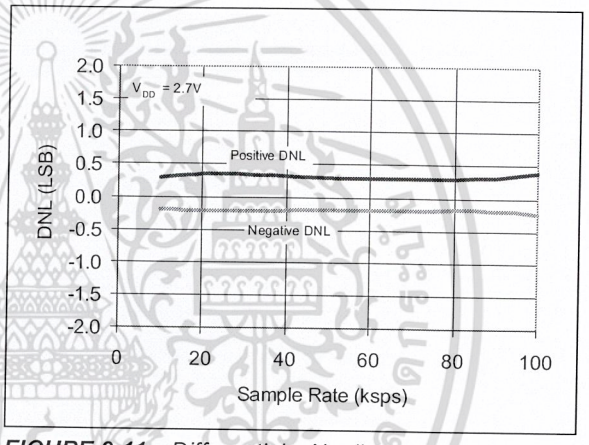


FIGURE 2-11: *Differential Nonlinearity (DNL) vs. Sample Rate (V_{DD} = 2.7V).*

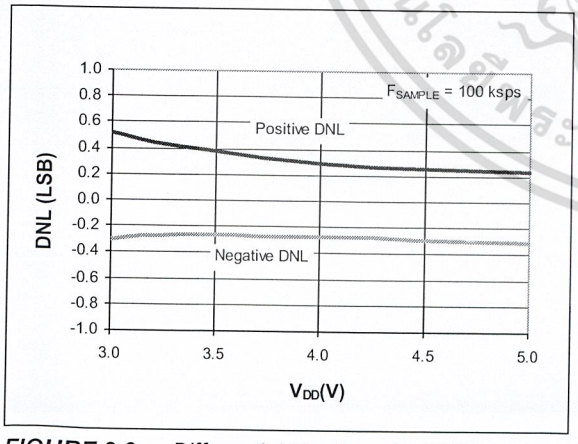


FIGURE 2-9: *Differential Nonlinearity (DNL) vs. V_{DD}.*

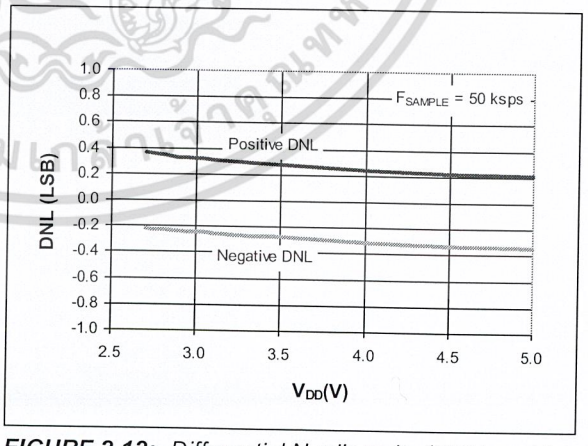


FIGURE 2-12: *Differential Nonlinearity (DNL) vs. V_{DD}.*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 2001 Microchip Technology Inc.

Note: Unless otherwise indicated, V_{DD} = 5V, V_{SS} = 0V, f_{SAMPLE} = 100 ksps, f_{CLK} = 18* f_{SAMPLE}, T_A = 25°C

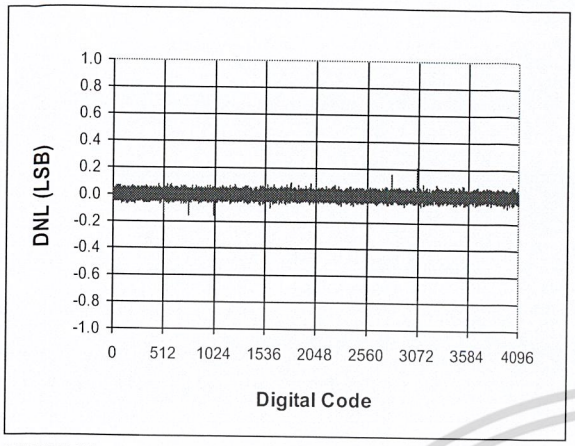


FIGURE 2-13: *Differential Nonlinearity (DNL) vs. Code (Representative Part).*

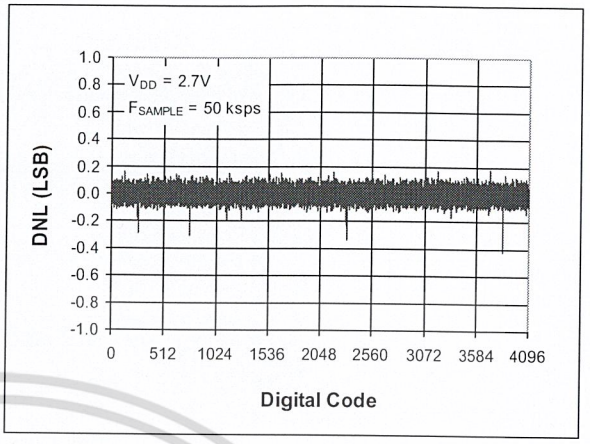


FIGURE 2-16: *Differential Nonlinearity (DNL) vs. Code (Representative Part, V_{DD} = 2.7V).*

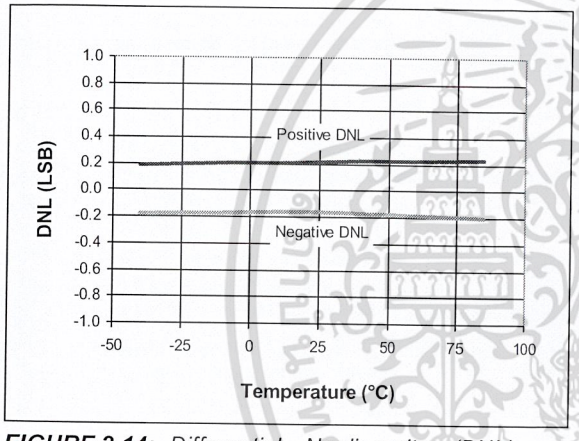


FIGURE 2-14: *Differential Nonlinearity (DNL) vs. Temperature.*

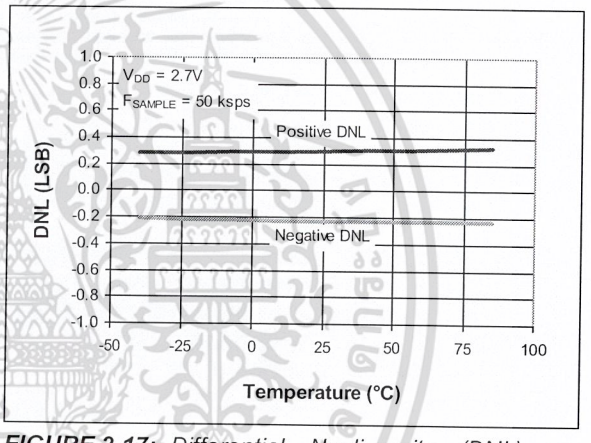


FIGURE 2-17: *Differential Nonlinearity (DNL) vs. Temperature (V_{DD} = 2.7V).*

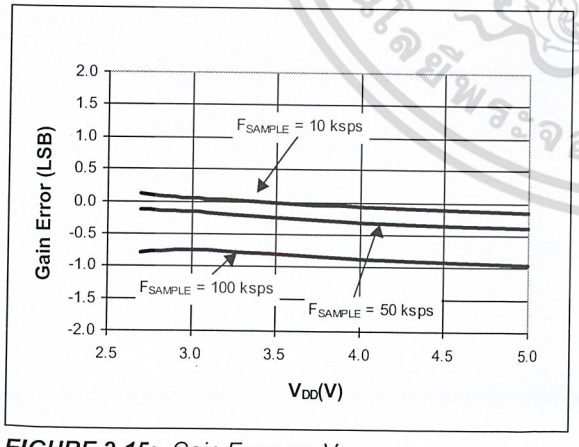


FIGURE 2-15: *Gain Error vs. V_{DD}.*

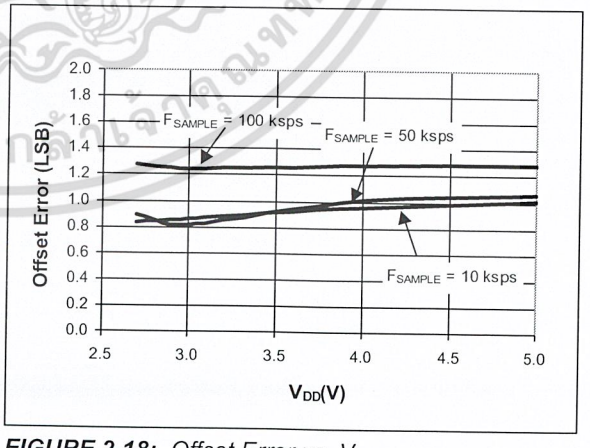


FIGURE 2-18: *Offset Error vs. V_{DD}.*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Note: Unless otherwise indicated, V_{DD} = 5V, V_{SS} = 0V, f_{SAMPLE} = 100 ksps, f_{CLK} = 18* f_{SAMPLE}, T_A = 25°C

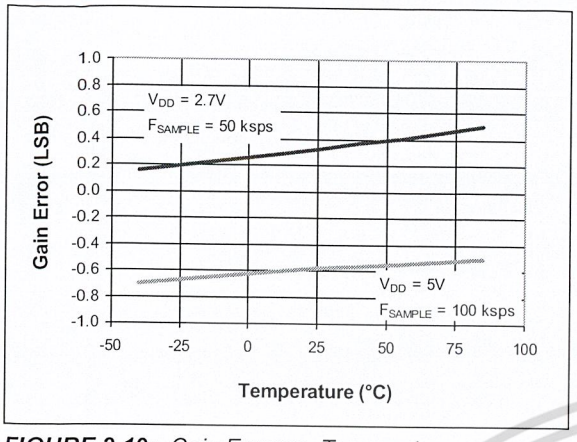


FIGURE 2-19: *Gain Error vs. Temperature.*

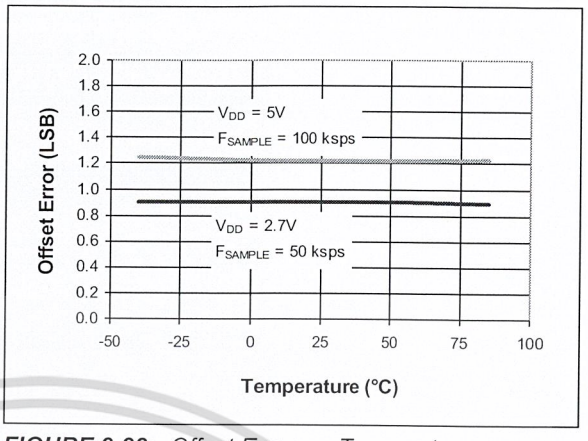


FIGURE 2-22: *Offset Error vs. Temperature.*

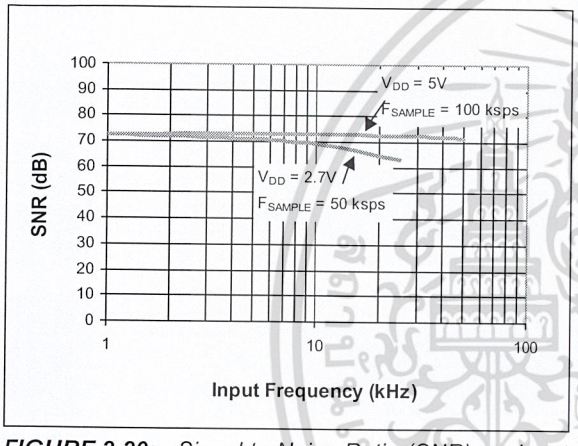


FIGURE 2-20: *Signal to Noise Ratio (SNR) vs. Input Frequency.*

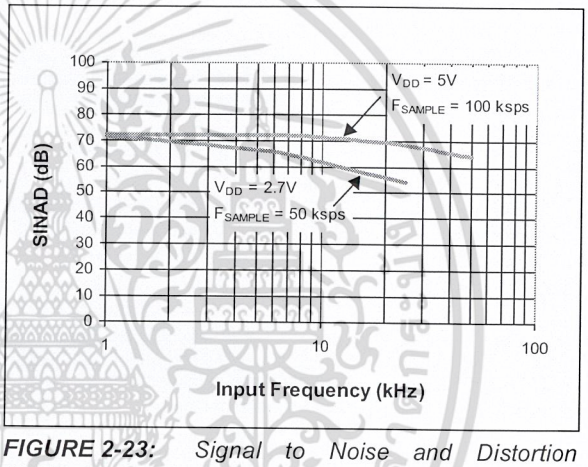


FIGURE 2-23: *Signal to Noise and Distortion (SINAD) vs. Input Frequency.*

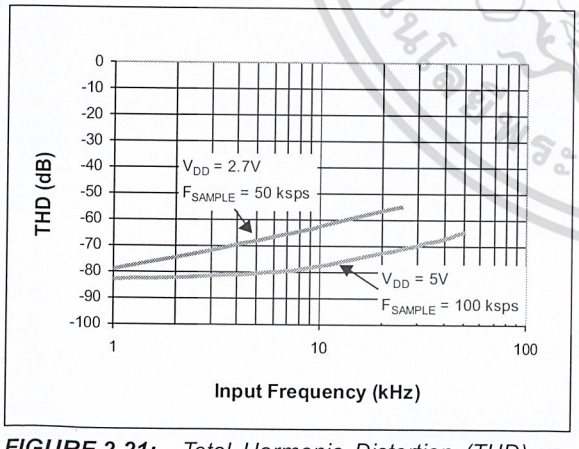


FIGURE 2-21: *Total Harmonic Distortion (THD) vs. Input Frequency.*

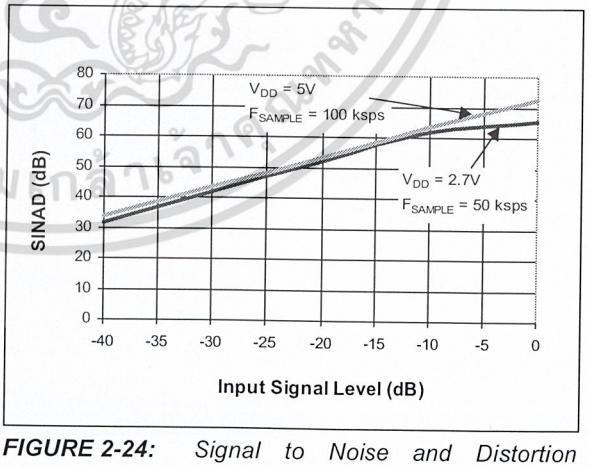


FIGURE 2-24: *Signal to Noise and Distortion (SINAD) vs. Signal Level.*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 2001 Microchip Technology Inc.

Note: Unless otherwise indicated, V_{DD} = 5V, V_{SS} = 0V, f_{SAMPLE} = 100 ksps, f_{CLK} = 18* f_{SAMPLE}, T_A = 25°C

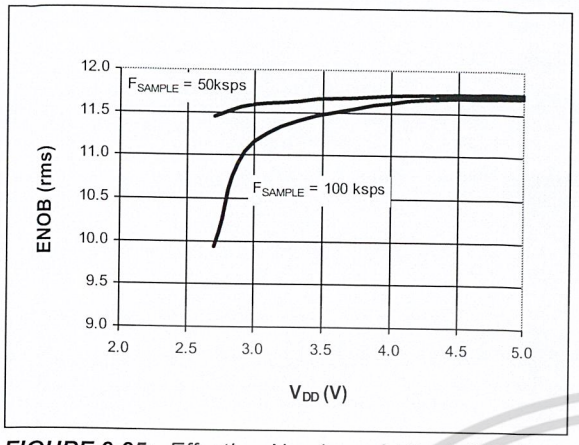


FIGURE 2-25: *Effective Number of Bits (ENOB) vs. V_{DD}.*

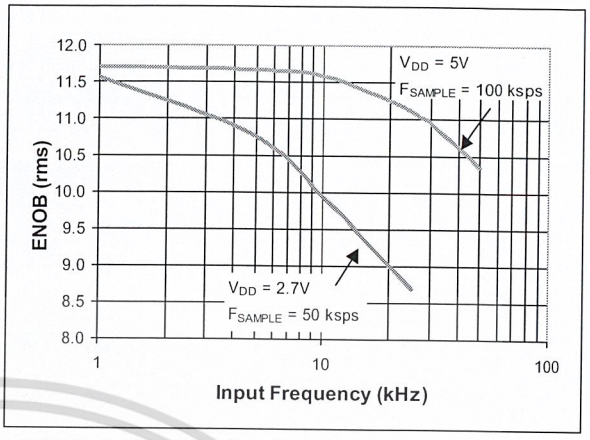


FIGURE 2-28: *Effective Number of Bits (ENOB) vs. Input Frequency.*

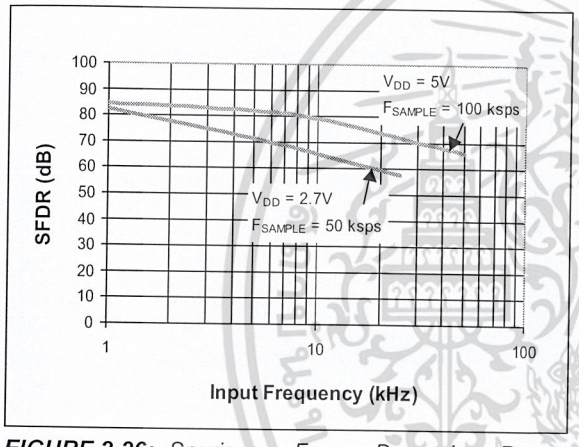


FIGURE 2-26: *Spurious Free Dynamic Range (SFDR) vs. Input Frequency.*

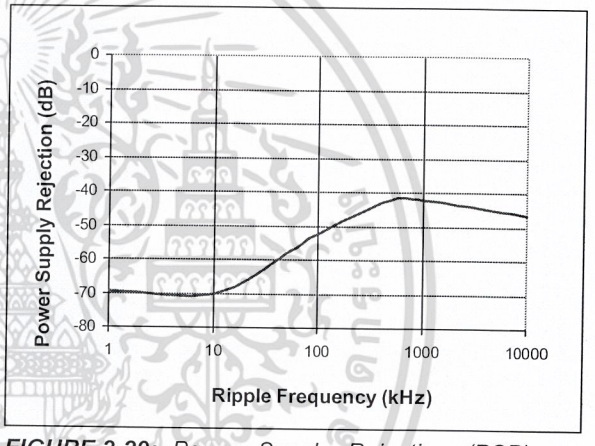


FIGURE 2-29: *Power Supply Rejection (PSR) vs. Ripple Frequency.*

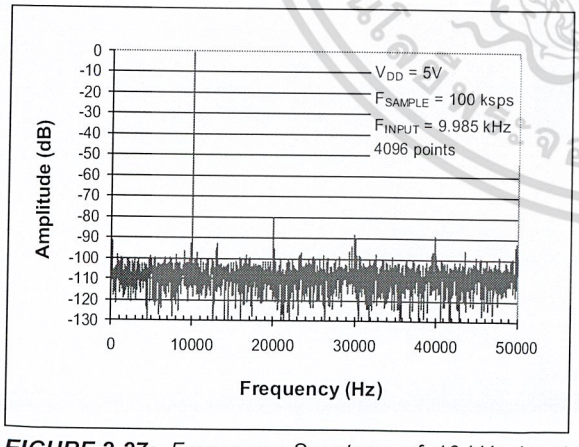


FIGURE 2-27: *Frequency Spectrum of 10 kHz input (Representative Part).*

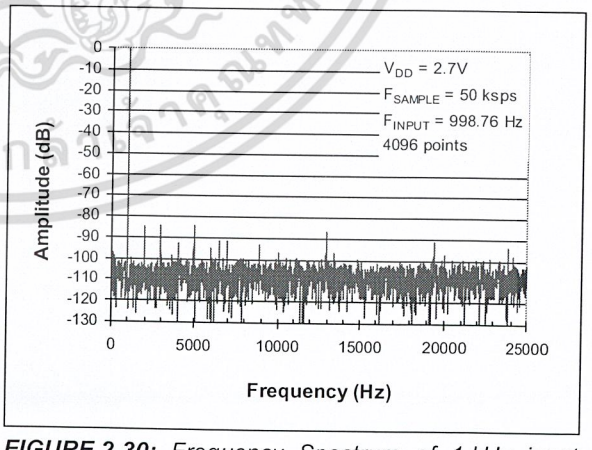


FIGURE 2-30: *Frequency Spectrum of 1 kHz input (Representative Part, V_{DD} = 2.7V).*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Note: Unless otherwise indicated, V_{DD} = 5V, V_{SS} = 0V, f_{SAMPLE} = 100 ksps, f_{CLK} = 18* f_{SAMPLE}, T_A = 25°C

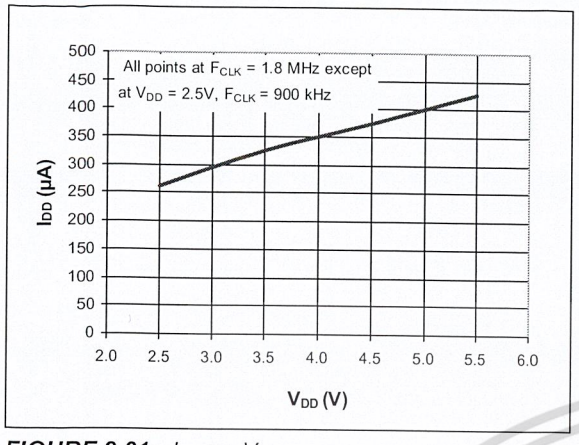


FIGURE 2-31: I_{DD} vs. V_{DD}.

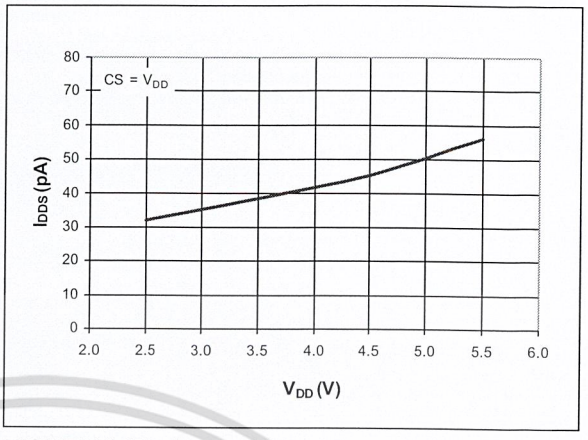


FIGURE 2-34: I_{DDS} vs. V_{DD}.

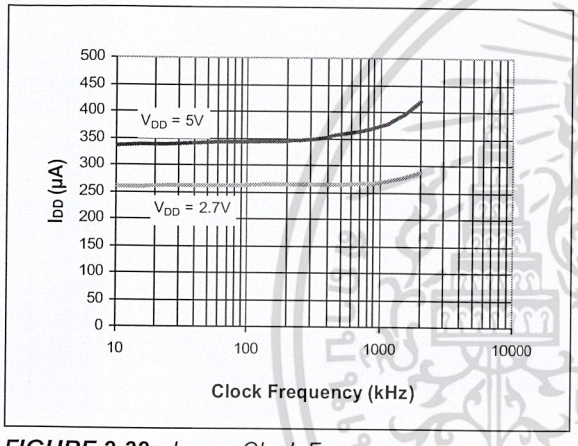


FIGURE 2-32: I_{DD} vs. Clock Frequency.

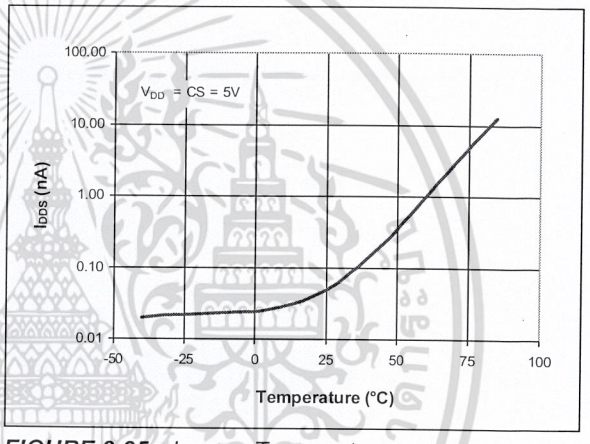


FIGURE 2-35: I_{DDS} vs. Temperature.

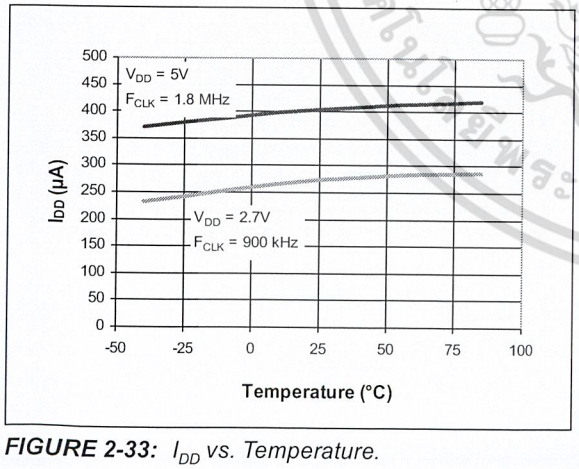


FIGURE 2-33: I_{DD} vs. Temperature.

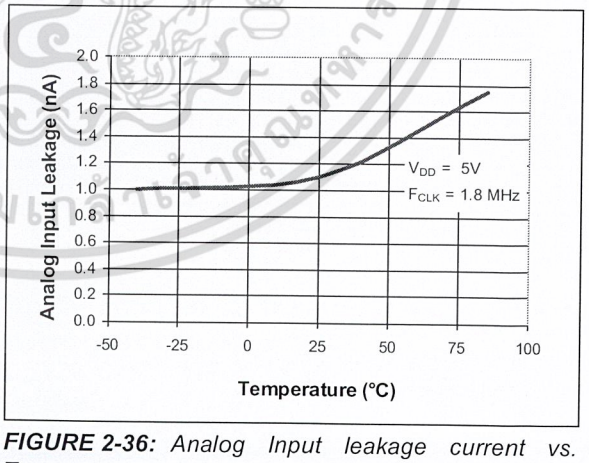


FIGURE 2-36: Analog Input leakage current vs. Temperature.

© 2001 Microchip Technology Inc.
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.0 PIN DESCRIPTIONS

3.1 CH0/CH1

Analog inputs for channels 0 and 1 respectively. These channels can programmed to be used as two independent channels in single ended-mode or as a single pseudo-differential input where one channel is IN+ and one channel is IN-. See Section 5.0 for information on programming the channel configuration.

3.2 Chip Select/Shutdown ($\overline{CS}$/SHDN)

The $\overline{CS}$/SHDN pin is used to initiate communication with the device when pulled low and will end a conversion and put the device in low power standby when pulled high. The $\overline{CS}$/SHDN pin must be pulled high between conversions.

3.3 Serial Clock (CLK)

The SPI clock pin is used to initiate a conversion and to clock out each bit of the conversion as it takes place. See Section 6.2 for constraints on clock speed.

3.4 Serial Data Input (DIN)

The SPI port serial data input pin is used to clock in input channel configuration data.

3.5 Serial Data Output (DOUT)

The SPI serial data output pin is used to shift out the results of the A/D conversion. Data will always change on the falling edge of each clock as the conversion takes place.

4.0 DEVICE OPERATION

The MCP3202 A/D Converter employs a conventional SAR architecture. With this architecture, a sample is acquired on an internal sample/hold capacitor for 1.5 clock cycles starting on the second rising edge of the serial clock after the start bit has been received. Following this sample time, the input switch of the converter opens and the device uses the collected charge on the internal sample and hold capacitor to produce a serial 12-bit digital output code. Conversion rates of 100 ksps are possible on the MCP3202. See Section 6.2 for information on minimum clock rates. Communication with the device is done using a 3-wire SPI-compatible interface.

4.1 Analog Inputs

The MCP3202 device offers the choice of using the analog input channels configured as two single-ended inputs or a single pseudo-differential input. Configuration is done as part of the serial command before each conversion begins. When used in the pseudo-differential mode, CH0 and CH1 are programmed as the IN+ and IN- inputs as part of the command string transmitted to the device. The IN+ input can range from IN- to V_{REF} (V_{DD} + IN-). The IN- input is limited to ±100 mV from the V_{SS} rail. The IN- input can be used to cancel small signal common-mode noise which is present on both the IN+ and IN- inputs.

For the A/D Converter to meet specification, the charge holding capacitor (C_{SAMPLE}) must be given enough time to acquire a 12-bit accurate voltage level during the 1.5 clock cycle sampling period. The analog input model is shown in Figure 4-1.

In this diagram, it is shown that the source impedance (R_S) adds to the internal sampling switch (R_{SS}) impedance, directly affecting the time that is required to charge the capacitor, C_{SAMPLE}. Consequently, larger source impedances increase the offset, gain, and integral linearity errors of the conversion.

Ideally, the impedance of the signal source should be near zero. This is achievable with an operational amplifier such as the MCP601 which has a closed loop output impedance of tens of ohms. The adverse affects of higher source impedances are shown in Figure 4-2.

When operating in the pseudo-differential mode, if the voltage level of IN+ is equal to or less than IN-, the resultant code will be 000h. If the voltage at IN+ is equal to or greater than {[V_{DD} + (IN-)] - 1 LSB}, then the output code will be FFFh. If the voltage level at IN- is more than 1 LSB below V_{SS}, then the voltage level at the IN+ input will have to go below V_{SS} to see the 000h output code. Conversely, if IN- is more than 1 LSB above V_{SS}, then the FFFh code will not be seen unless the IN+ input level goes above V_{DD} level.

4.2 Digital Output Code

The digital output code produced by an A/D Converter is a function of the input signal and the reference voltage. For the MCP3202, V_{DD} is used as the reference voltage. As the V_{DD} level is reduced, the LSB size is reduced accordingly. The theoretical digital output code produced by the A/D Converter is shown below.

$$Digital\ Output\ Code = \frac{4096 \cdot V_{IN}}{V_{DD}}$$

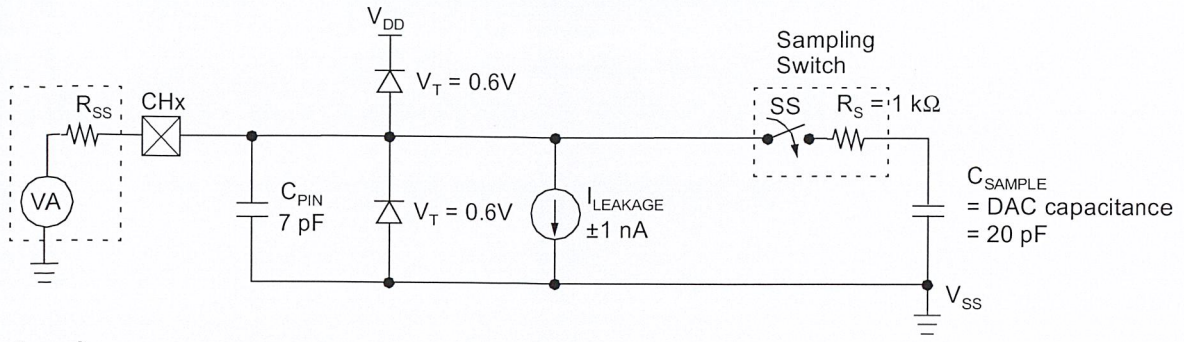
where:

V_{IN} = *analog input voltage*

V_{DD} = *supply voltage*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Legend

VA	=	signal source
R_{SS}	=	source impedance
CHx	=	input channel pad
C_{PIN}	=	input pin capacitance
V_T	=	threshold voltage
$I_{LEAKAGE}$	=	leakage current at the pin due to various junctions
SS	=	sampling switch
R_S	=	sampling switch resistor
C_{SAMPLE}	=	sample/hold capacitance

FIGURE 4-1: *Analog Input Model.*

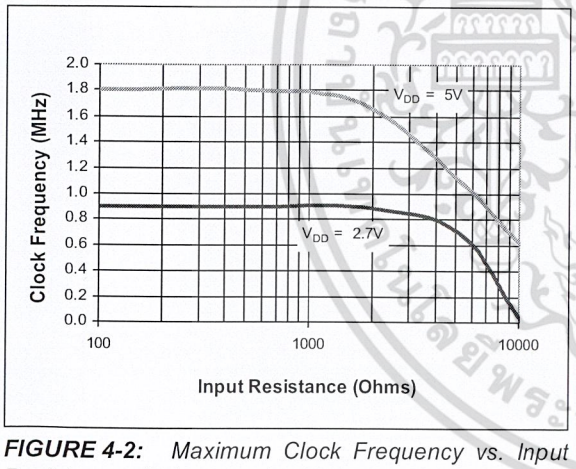


FIGURE 4-2: *Maximum Clock Frequency vs. Input Resistance (R_S) to maintain less than a 0.1 LSB deviation in INL from nominal conditions.*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 2001 Microchip Technology Inc.

5.0 SERIAL COMMUNICATIONS

5.1 Overview

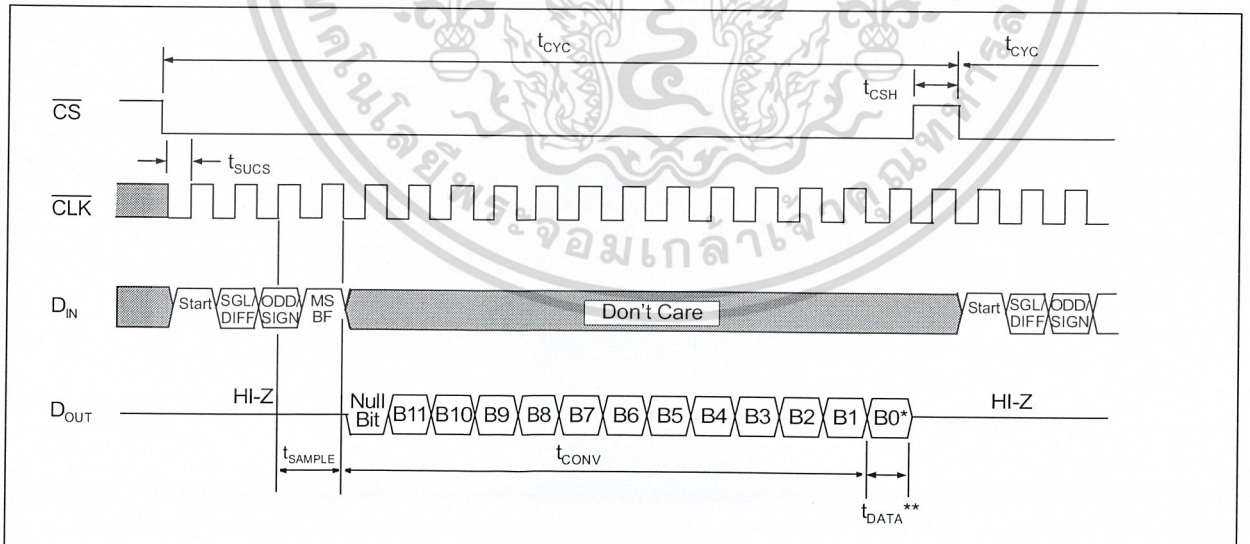
Communication with the MCP3202 is done using a standard SPI-compatible serial interface. Initiating communication with the device is done by bringing the $\overline{CS}$ line low. See Figure 5-1. If the device was powered up with the $\overline{CS}$ pin low, it must be brought high and back low to initiate communication. The first clock received with $\overline{CS}$ low and DIN high will constitute a start bit. The SGL/$\overline{DIFF}$ bit and the ODD/$\overline{SIGN}$ bit follow the start bit and are used to select the input channel configuration. The SGL/$\overline{DIFF}$ is used to select single ended or psuedo-differential mode. The ODD/$\overline{SIGN}$ bit selects which channel is used in single ended mode, and is used to determine polarity in pseudo-differential mode. Following the ODD/$\overline{SIGN}$ bit, the MSBF bit is transmitted to and is used to enable the LSB first format for the device. If the MSBF bit is high, then the data will come from the device in MSB first format and any further clocks with $\overline{CS}$ low will cause the device to output zeros. If the MSBF bit is low, then the device will output the converted word LSB first *after* the word has been transmitted in the MSB first format. See Figure 5-2. Table 5-1 shows the configuration bits for the MCP3202. The device will begin to sample the analog input on the second rising edge of the clock, after the start bit has been received. The sample period will end on the falling edge of the third clock following the start bit.

On the falling edge of the clock for the MSBF bit, the device will output a low null bit. The next sequential 12 clocks will output the result of the conversion with MSB first as shown in Figure 5-1. Data is always output from the device on the falling edge of the clock. If all 12 data bits have been transmitted and the device continues to receive clocks while the $\overline{CS}$ is held low, (and MSBF = 1), the device will output the conversion result LSB first as shown in Figure 5-2. If more clocks are provided to the device while $\overline{CS}$ is still low (after the LSB first data has been transmitted), the device will clock out zeros indefinitely.

If necessary, it is possible to bring $\overline{CS}$ low and clock in leading zeros on the D_{IN} line before the start bit. This is often done when dealing with microcontroller-based SPI ports that must send 8 bits at a time. Refer to Section 6.1 for more details on using the MCP3202 devices with hardware SPI ports.

	Config Bits		Channel Selection		GND
	Sgl/ Diff	Odd/ sign	0	1	
Single Ended Mode	1	0	+	—	-
	1	1	—	+	-
Pseudo-DifferentiaL Mode	0	0	IN+	IN-	
	0	1	IN-	IN+	

TABLE 5-1: *Configuration Bits for the MCP3202.*

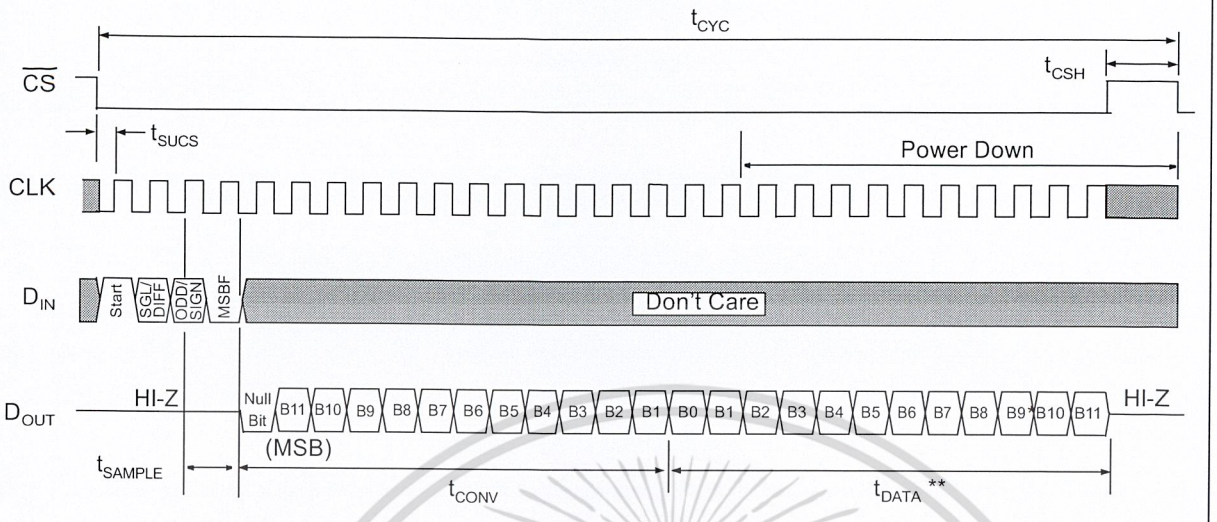


* After completing the data transfer, if further clocks are applied with $\overline{CS}$ low, the A/D Converter will output zeros indefinitely. See Figure 5-2 below for details on obtaining LSB first data.

** t_{DATA}: during this time, the bias current and the comparator power down while the reference input becomes a high impedance node, leaving the CLK running to clock out the LSB-first data or zeros.

FIGURE 5-1: *Communication with the MCP3202 using MSB first format only.*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



* After completing the data transfer, if further clocks are applied with $\overline{CS}$ low, the A/D Converter will output zeros indefinitely.

** t_{DATA}: During this time, the bias circuit and the comparator power down while the reference input becomes a high impedance node, leaving the CLK running to clock out LSB first data or zeroes.

FIGURE 5-2: *Communication with MCP3202 using LSB first format.*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 2001 Microchip Technology Inc.

6.0 APPLICATIONS INFORMATION

6.1 Using the MCP3202 with Microcontroller (MCU) SPI Ports

With most microcontroller SPI ports, it is required to send groups of eight bits. It is also required that the microcontroller SPI port be configured to clock out data on the falling edge of clock and latch data in on the rising edge. Depending on how communication routines are used, it is very possible that the number of clocks required for communication will not be a multiple of eight. Therefore, it may be necessary for the MCU to send more clocks than are actually required. This is usually done by sending 'leading zeros' before the start bit, which are ignored by the device. As an example, Figure 6-1 and Figure 6-2 show how the MCP3202 can be interfaced to a MCU with a hardware SPI port. Figure 6-1 depicts the operation shown in SPI Mode 0,0, which requires that the SCLK from the MCU idles in the 'low' state, while Figure 6-2 shows the similar case of SPI Mode 1,1 where the clock idles in the 'high' state.

As shown in Figure 6-1, the first byte transmitted to the A/D Converter contains seven leading zeros before the start bit. Arranging the leading zeros this way produces the output 12 bits to fall in positions easily manipulated by the MCU. The MSB is clocked out of the A/D Converter on the falling edge of clock number 12. After the second eight clocks have been sent to the device, the MCU receive buffer will contain three unknown bits (the output is at high impedance until the null bit is clocked out), the null bit and the highest order four bits of the conversion. After the third byte has been sent to the device, the receive register will contain the lowest order eight bits of the conversion results. Easier manipulation of the converted data can be obtained by using this method.

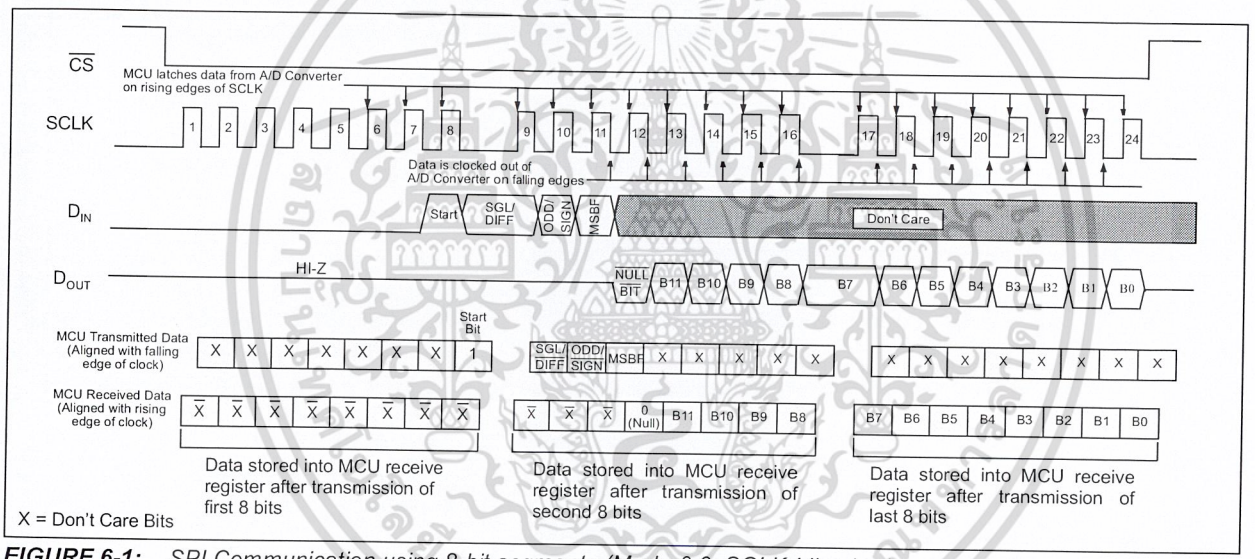


FIGURE 6-1: *SPI Communication using 8-bit segments (Mode 0,0: SCLK idles low).*

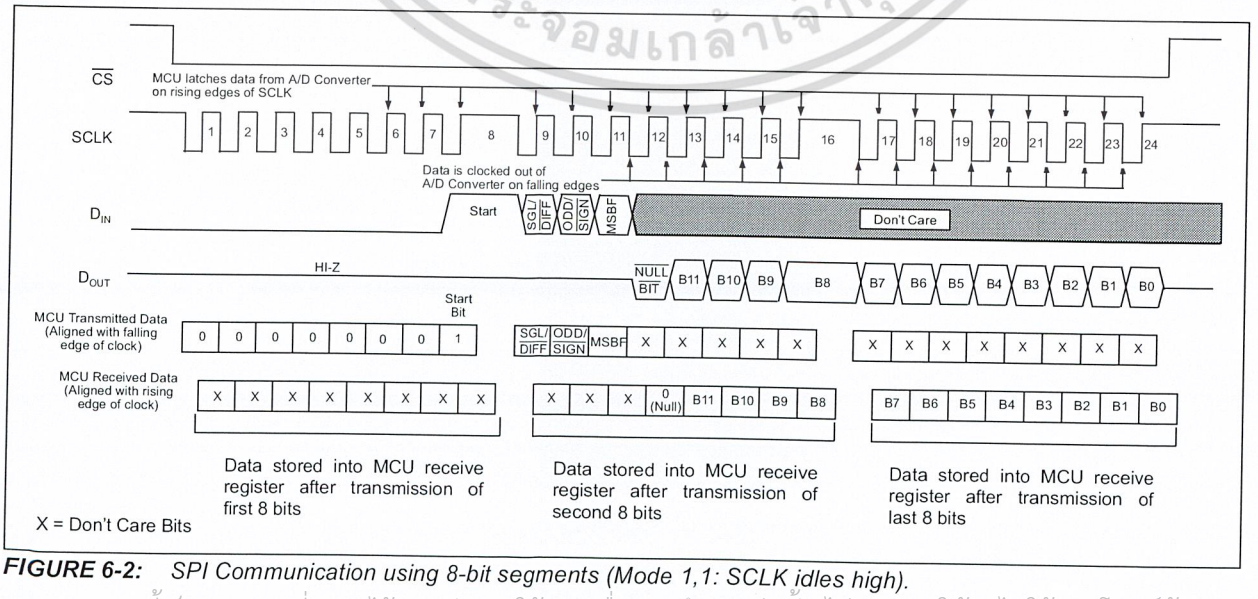


FIGURE 6-2: *SPI Communication using 8-bit segments (Mode 1,1: SCLK idles high).*

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.2 Maintaining Minimum Clock Speed

When the MCP3202 initiates the sample period, charge is stored on the sample capacitor. When the sample period is complete, the device converts one bit for each clock that is received. It is important for the user to note that a slow clock rate will allow charge to bleed off the sample cap while the conversion is taking place. At 85°C (worst case condition), the part will maintain proper charge on the sample capacitor for at least 1.2 ms after the sample period has ended. This means that the time between the end of the sample period and the time that all 12 data bits have been clocked out must not exceed 1.2 ms (effective clock frequency of 10 kHz). Failure to meet this criteria may induce linearity errors into the conversion outside the rated specifications. It should be noted that during the entire conversion cycle, the A/D Converter does not require a constant clock speed or duty cycle, as long as all timing specifications are met.

6.3 Buffering/Filtering the Analog Inputs

If the signal source for the A/D Converter is not a low impedance source, it will have to be buffered or inaccurate conversion results may occur. It is also recommended that a filter be used to eliminate any signals that may be aliased back into the conversion results. This is illustrated in Figure 6-3 below where an op amp is used to drive the analog input of the MCP3202. This amplifier provides a low impedance output for the converter input and a low pass filter, which eliminates unwanted high frequency noise.

Low pass (anti-aliasing) filters can be designed using Microchip's interactive FilterLab™ software. FilterLab will calculate capacitor and resistor values, as well as, determine the number of poles that are required for the application. For more information on filtering signals, see the application note AN699 *"Anti-Aliasing Analog Filters for Data Acquisition Systems."*

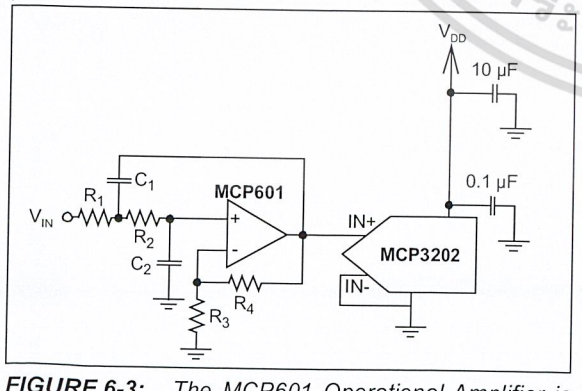


FIGURE 6-3: *The MCP601 Operational Amplifier is used to implement a 2nd order anti-aliasing filter for the signal being converted by the MCP3202.*

6.4 Layout Considerations

When laying out a printed circuit board for use with analog components, care should be taken to reduce noise wherever possible. A bypass capacitor should always be used with this device and should be placed as close as possible to the device pin. A bypass capacitor value of 0.1 µF is recommended.

Digital and analog traces should be separated as much as possible on the board and no traces should run underneath the device or the bypass capacitor. Extra precautions should be taken to keep traces with high frequency signals (such as clock lines) as far as possible from analog traces.

Use of an analog ground plane is recommended in order to keep the ground potential the same for all devices on the board. Providing V_{DD} connections to devices in a "star" configuration can also reduce noise by eliminating current return paths and associated errors. See Figure 6-4. For more information on layout tips when using A/D Converters, refer to AN688 *"Layout Tips for 12-Bit A/D Converter Applications"*.

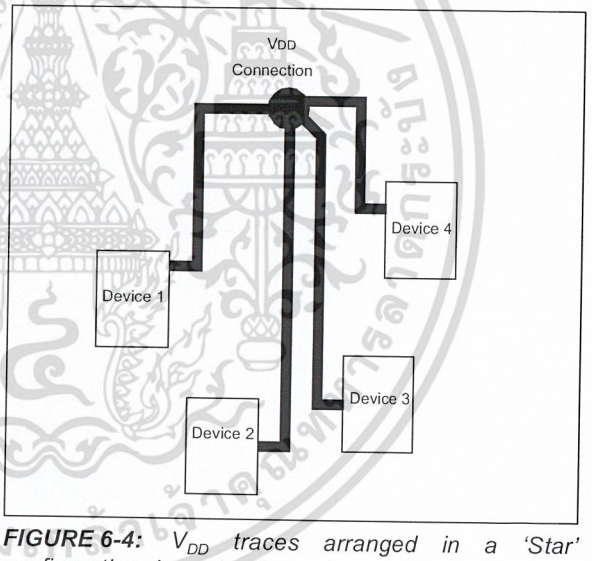


FIGURE 6-4: *V_{DD} traces arranged in a 'Star' configuration in order to reduce errors caused by current return paths.*

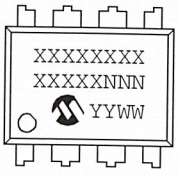
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 2001 Microchip Technology Inc.

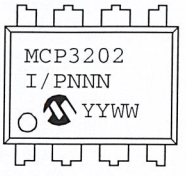
7.0 PACKAGING INFORMATION

7.1 Package Marking Information

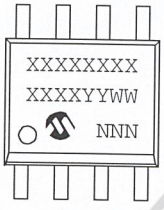
8-Lead PDIP (300 mil)



Example:



8-Lead SOIC (150 mil)

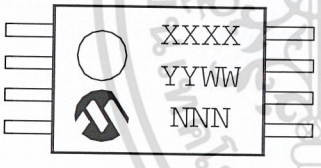


Example:

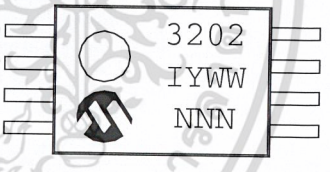
8-Lead MSOP

Example:

8-Lead TSSOP



Example:



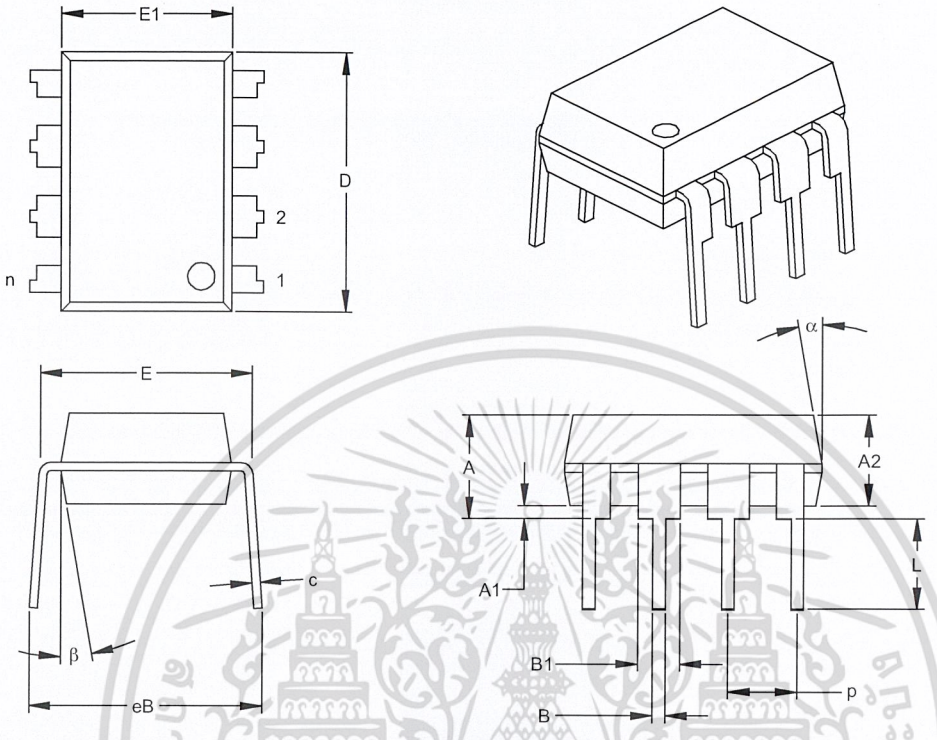
Legend:	XX...X	Customer specific information*
	YY	Year code (last 2 digits of calendar year)
	WW	Week code (week of January 1 is week '01')
	NNN	Alphanumeric traceability code

Note: In the event the full Microchip part number cannot be marked on one line, it will be carried over to the next line thus limiting the number of available characters for customer specific information.

* Standard OTP marking consists of Microchip part number, year code, week code, facility code, mask rev#, and assembly code.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-Lead Plastic Dual In-line (P) – 300 mil (PDIP)



Units		INCHES*			MILLIMETERS		
Dimension Limits		MIN	NOM	MAX	MIN	NOM	MAX
Number of Pins	n		8			8	
Pitch	p		.100			2.54	
Top to Seating Plane	A	.140	.155	.170	3.56	3.94	4.32
Molded Package Thickness	A2	.115	.130	.145	2.92	3.30	3.68
Base to Seating Plane	A1	.015			0.38		
Shoulder to Shoulder Width	E	.300	.313	.325	7.62	7.94	8.26
Molded Package Width	E1	.240	.250	.260	6.10	6.35	6.60
Overall Length	D	.360	.373	.385	9.14	9.46	9.78
Tip to Seating Plane	L	.125	.130	.135	3.18	3.30	3.43
Lead Thickness	c	.008	.012	.015	0.20	0.29	0.38
Upper Lead Width	B1	.045	.058	.070	1.14	1.46	1.78
Lower Lead Width	B	.014	.018	.022	0.36	0.46	0.56
Overall Row Spacing §	eB	.310	.370	.430	7.87	9.40	10.92
Mold Draft Angle Top	α	5	10	15	5	10	15
Mold Draft Angle Bottom	β	5	10	15	5	10	15

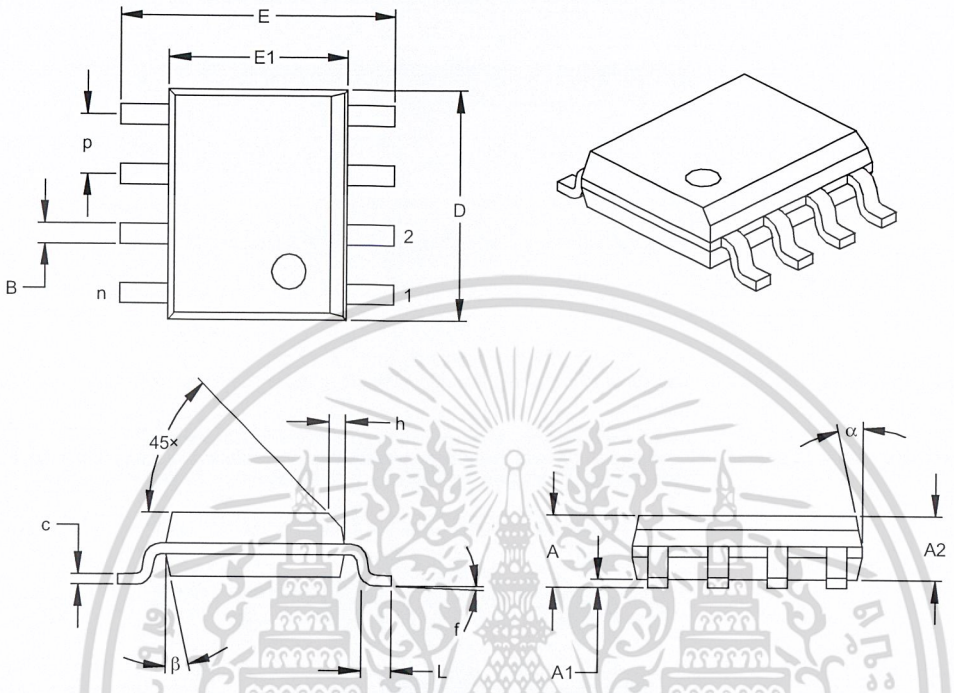
* Controlling Parameter
§ Significant Characteristic

Notes:
Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" (0.254mm) per side.
JEDEC Equivalent: MS-001
Drawing No. C04-018

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 2001 Microchip Technology Inc.

8-Lead Plastic Small Outline (SN) – Narrow, 150 mil (SOIC)



Units		INCHES*			MILLIMETERS		
Dimension Limits		MIN	NOM	MAX	MIN	NOM	MAX
Number of Pins	n		8			8	
Pitch	p		.050			1.27	
Overall Height	A	.053	.061	.069	1.35	1.55	1.75
Molded Package Thickness	A2	.052	.056	.061	1.32	1.42	1.55
Standoff §	A1	.004	.007	.010	0.10	0.18	0.25
Overall Width	E	.228	.237	.244	5.79	6.02	6.20
Molded Package Width	E1	.146	.154	.157	3.71	3.91	3.99
Overall Length	D	.189	.193	.197	4.80	4.90	5.00
Chamfer Distance	h	.010	.015	.020	0.25	0.38	0.51
Foot Length	L	.019	.025	.030	0.48	0.62	0.76
Foot Angle	f	0	4	8	0	4	8
Lead Thickness	c	.008	.009	.010	0.20	0.23	0.25
Lead Width	B	.013	.017	.020	0.33	0.42	0.51
Mold Draft Angle Top	α	0	12	15	0	12	15
Mold Draft Angle Bottom	β	0	12	15	0	12	15

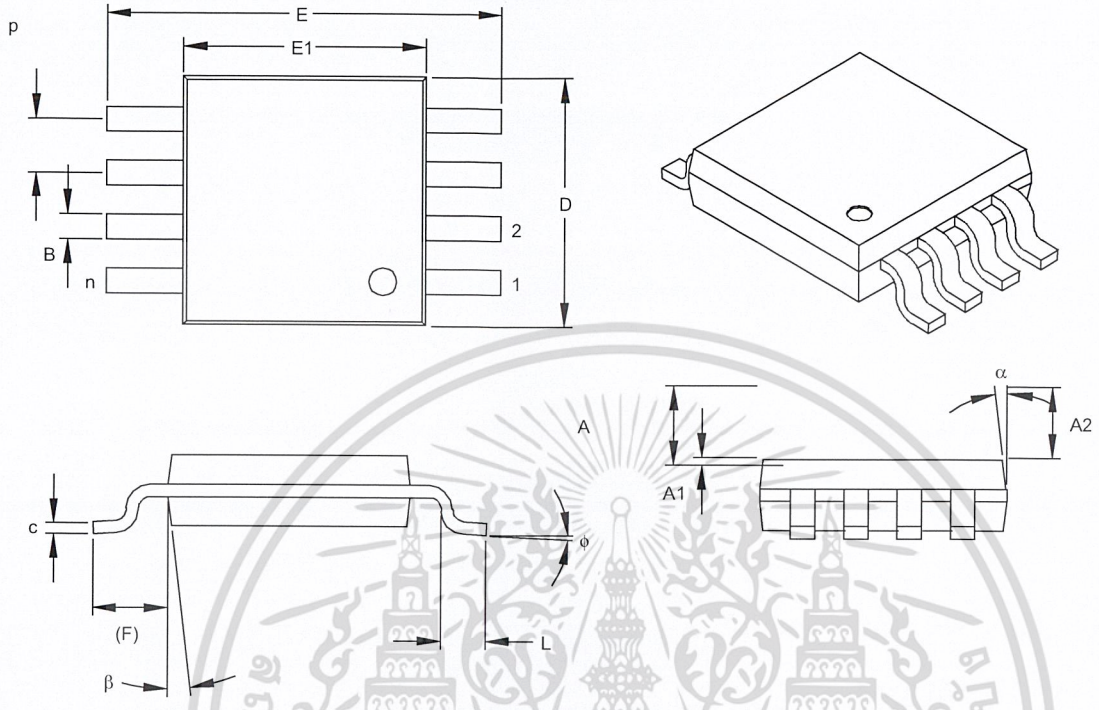
* Controlling Parameter
§ Significant Characteristic

Notes:
Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" (0.254mm) per side.
JEDEC Equivalent: MS-012
Drawing No. C04-057

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-Lead Plastic Micro Small Outline Package (MSOP)



Units		INCHES			MILLIMETERS*		
Dimension Limits		MIN	NOM	MAX	MIN	NOM	MAX
Number of Pins	n		8				8
Pitch	p		.026			0.65	
Overall Height	A			.044			1.18
Molded Package Thickness	A2	.030	.034	.038	0.76	0.86	0.97
Standoff §	A1	.002		.006	0.05		0.15
Overall Width	E	.184	.193	.200	4.67	4.90	.5.08
Molded Package Width	E1	.114	.118	.122	2.90	3.00	3.10
Overall Length	D	.114	.118	.122	2.90	3.00	3.10
Foot Length	L	.016	.022	.028	0.40	0.55	0.70
Footprint (Reference)	F	.035	.037	.039	0.90	0.95	1.00
Foot Angle	φ	0		6	0		6
Lead Thickness	c	.004	.006	.008	0.10	0.15	0.20
Lead Width	B	.010	.012	.016	0.25	0.30	0.40
Mold Draft Angle Top	α		7			7	
Mold Draft Angle Bottom	β		7			7	

*Controlling Parameter
§ Significant Characteristic

Notes:

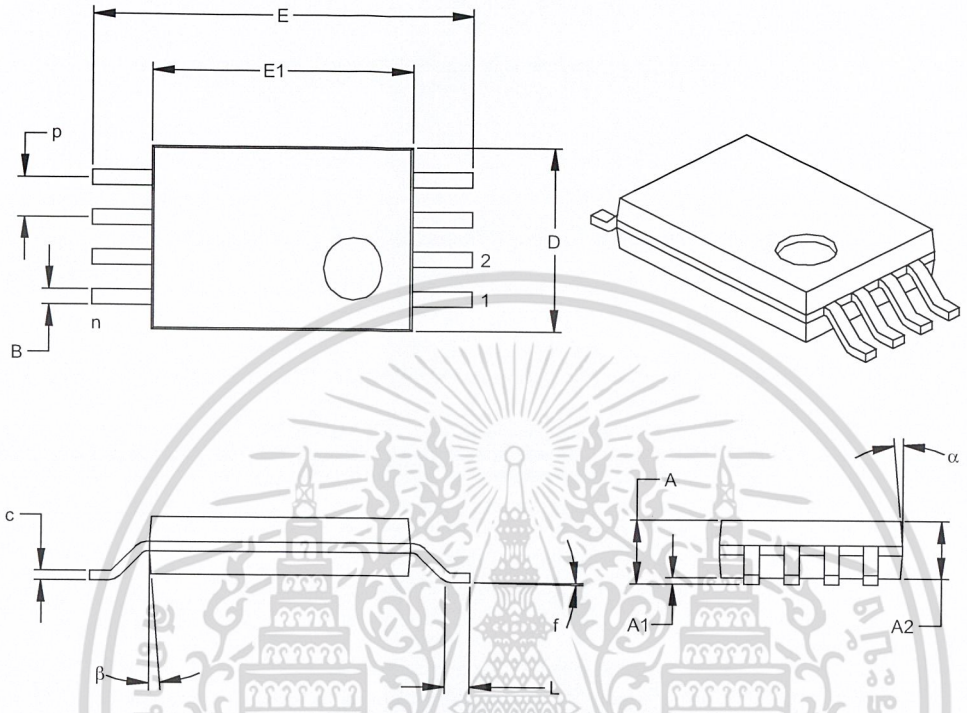
Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" (0.254mm) per side.

Drawing No. C04-111

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 2001 Microchip Technology Inc.

8-Lead Plastic Thin Shrink Small Outline (ST) – 4.4 mm (TSSOP)



Units		INCHES			MILLIMETERS*		
Dimension Limits		MIN	NOM	MAX	MIN	NOM	MAX
Number of Pins	n		8			8	
Pitch	p		.026			0.65	
Overall Height	A			.043			1.10
Molded Package Thickness	A2	.033	.035	.037	0.85	0.90	0.95
Standoff §	A1	.002	.004	.006	0.05	0.10	0.15
Overall Width	E	.246	.251	.256	6.25	6.38	6.50
Molded Package Width	E1	.169	.173	.177	4.30	4.40	4.50
Molded Package Length	D	.114	.118	.122	2.90	3.00	3.10
Foot Length	L	.020	.024	.028	0.50	0.60	0.70
Foot Angle	f	0	4	8	0	4	8
Lead Thickness	c	.004	.006	.008	0.09	0.15	0.20
Lead Width	B	.007	.010	.012	0.19	0.25	0.30
Mold Draft Angle Top	α	0	5	10	0	5	10
Mold Draft Angle Bottom	β	0	5	10	0	5	10

* Controlling Parameter
§ Significant Characteristic

Notes:
Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .005" (0.127mm) per side.
JEDEC Equivalent: MO-153
Drawing No. C04-086

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NOTES:

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 2001 Microchip Technology Inc.

ON-LINE SUPPORT

Microchip provides on-line support on the Microchip World Wide Web (WWW) site.

The web site is used by Microchip as a means to make files and information easily available to customers. To view the site, the user must have access to the Internet and a web browser, such as Netscape or Microsoft Explorer. Files are also available for FTP download from our FTP site.

Connecting to the Microchip Internet Web Site

The Microchip web site is available by using your favorite Internet browser to attach to:

www.microchip.com

The file transfer site is available by using an FTP service to connect to:

ftp://ftp.microchip.com

The web site and file transfer site provide a variety of services. Users may download files for the latest Development Tools, Data Sheets, Application Notes, User's Guides, Articles and Sample Programs. A variety of Microchip specific business information is also available, including listings of Microchip sales offices, distributors and factory representatives. Other data available for consideration is:

- Latest Microchip Press Releases
- Technical Support Section with Frequently Asked Questions
- Design Tips
- Device Errata
- Job Postings
- Microchip Consultant Program Member Listing
- Links to other useful web sites related to Microchip Products
- Conferences for products, Development Systems, technical information and more
- Listing of seminars and events

Systems Information and Upgrade Hot Line

The Systems Information and Upgrade Line provides system users a listing of the latest versions of all of Microchip's development systems software products. Plus, this line provides information on how customers can receive any currently available upgrade kits.The Hot Line Numbers are:

1-800-755-2345 for U.S. and most of Canada, and

1-480-792-7302 for the rest of the world.

013001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

READER RESPONSE

It is our intention to provide you with the best documentation possible to ensure successful use of your Microchip product. If you wish to provide your comments on organization, clarity, subject matter, and ways in which our documentation can better serve you, please FAX your comments to the Technical Publications Manager at (480) 792-4150.

Please list the following information, and use this outline to provide us with your comments about this Data Sheet.

To: Technical Publications Manager Total Pages Sent

RE: Reader Response

From: Name _____

Company _____

Address _____

City / State / ZIP / Country _____

Telephone: (_____) _____ - _____ FAX: (_____) _____ - _____

Application (optional):

Would you like a reply? ___Y ___N

Device: **MCP3202** Literature Number: **DS21034C**

Questions:

1. What are the best features of this document?

2. How does this document meet your hardware and software development needs?

3. Do you find the organization of this data sheet easy to follow? If not, why?

4. What additions to the data sheet do you think would enhance the structure and subject?

5. What deletions from the data sheet could be made without affecting the overall usefulness?

6. Is there any incorrect or misleading information (what and where)?

7. How would you improve this document?

8. How would you improve our software, systems, and silicon products?

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 2001 Microchip Technology Inc.

PRODUCT IDENTIFICATION SYSTEM

To order or obtain information, e.g., on pricing or delivery, refer to the factory or the listed sales office.

PART NO.	X	X	/XX
Device	Performance Grade	Temperature Range	Package

Device:	MCP3202:	12-Bit Serial A/d Converter
	MCP3202T:	12-Bit Serial A/D Converter (Tape and Reel) (SOIC and TSSOP package only)
Performance Grade:	B =	±1 LSB INL (TSSOP not available)
	C =	±2 LSB INL
Temperature Range:	I =	-40°C to +85°C
Package:	MS =	Plastic Micro Small Outline (MSOP), 8-Lead
	P =	Plastic DIP (300 mil Body), 8-Lead
	SN =	Plastic SOIC (150 mil Body), 8-Lead
	ST =	TSSOP (4.4 mm Body), 8-Lead (C Grade only)

Examples:

a) MCP3202-I/MS: = Industrial temperature, MSOP package.

b) MCP3202-BI/P: = B Performance grade, industrial temp., PDIP package

c) MCP3202-CI/SN: = C Performance grade, industrial temp., SOIC package

d) MCP3202T-BI/SN: = Tape and Reel, B Performance grade, industrial temp., SOIC package

a) MCP3202T-CI/ST: = Tape and Reel, C Performance grade, industrial temp., TSSOP package.

Sales and Support

Data Sheets

Products supported by a preliminary Data Sheet may have an errata sheet describing minor operational differences and recommended workarounds. To determine if an errata sheet exists for a particular device, please contact one of the following:

1. Your local Microchip sales office
2. The Microchip Corporate Literature Center U.S. FAX: (480) 792-7277
3. The Microchip Worldwide Site (www.microchip.com)

Please specify which device, revision of silicon and Data Sheet (include Literature #) you are using.

New Customer Notification System

Register on our web site (www.microchip.com/cn) to receive the most current information on our products.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NOTES:

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 2001 Microchip Technology Inc.

NOTES:

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 2001 Microchip Technology Inc.

Information contained in this publication regarding device applications and the like is intended through suggestion only and may be superseded by updates. It is your responsibility to ensure that your application meets with your specifications. No representation or warranty is given and no liability is assumed by Microchip Technology Incorporated with respect to the accuracy or use of such information, or infringement of patents or other intellectual property rights arising from such use or otherwise. Use of Microchip's products as critical components in life support systems is not authorized except with express written approval by Microchip. No licenses are conveyed, implicitly or otherwise, under any intellectual property rights.

Trademarks

The Microchip name and logo, the Microchip logo, FilterLab, KEELOQ, MPLAB, PIC, PICmicro, PICMASTER, PICSTART, PRO MATE, SEEVAL and The Embedded Control Solutions Company are registered trademarks of Microchip Technology Incorporated in the U.S.A. and other countries.

dsPIC, ECONOMONITOR, FanSense, FlexROM, fuzzyLAB, In-Circuit Serial Programming, ICSP, ICEPIC, microID, microPort, Migratable Memory, MPASM, MPLIB, MPLINK, MPSIM, MXDEV, PICC, PICDEM, PICDEM.net, rfPIC, Select Mode and Total Endurance are trademarks of Microchip Technology Incorporated in the U.S.A.

Serialized Quick Term Programming (SQTP) is a service mark of Microchip Technology Incorporated in the U.S.A.

All other trademarks mentioned herein are property of their respective companies.

© 2001, Microchip Technology Incorporated, Printed in the U.S.A., All Rights Reserved.

Printed on recycled paper.

DNV Certification, Inc. USA — ANSI-RAB QMS ACCREDITED — DNV MSC The Netherlands Accredited by the RvA — DNV — ISO 9001 / QS-9000 REGISTERED FIRM

Microchip received QS-9000 quality system certification for its worldwide headquarters, design and wafer fabrication facilities in Chandler and Tempe, Arizona in July 1999. The Company's quality system processes and procedures are QS-9000 compliant for its PICmicro® 8-bit MCUs, KEELOQ® code hopping devices, Serial EEPROMs and microperipheral products. In addition, Microchip's quality system for the design and manufacture of development systems is ISO 9001 certified.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

WORLDWIDE SALES AND SERVICE

AMERICAS

Corporate Office
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 480-792-7200 Fax: 480-792-7277
Technical Support: 480-792-7627
Web Address: http://www.microchip.com

Rocky Mountain
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 480-792-7966 Fax: 480-792-7456

Atlanta
500 Sugar Mill Road, Suite 200B
Atlanta, GA 30350
Tel: 770-640-0034 Fax: 770-640-0307

Boston
2 Lan Drive, Suite 120
Westford, MA 01886
Tel: 978-692-3848 Fax: 978-692-3821

Chicago
333 Pierce Road, Suite 180
Itasca, IL 60143
Tel: 630-285-0071 Fax: 630-285-0075

Dallas
4570 Westgrove Drive, Suite 160
Addison, TX 75001
Tel: 972-818-7423 Fax: 972-818-2924

Dayton
Two Prestige Place, Suite 130
Miamisburg, OH 45342
Tel: 937-291-1654 Fax: 937-291-9175

Detroit
Tri-Atria Office Building
32255 Northwestern Highway, Suite 190
Farmington Hills, MI 48334
Tel: 248-538-2250 Fax: 248-538-2260

Kokomo
2767 S. Albright Road
Kokomo, Indiana 46902
Tel: 765-864-8360 Fax: 765-864-8387

Los Angeles
18201 Von Karman, Suite 1090
Irvine, CA 92612
Tel: 949-263-1888 Fax: 949-263-1338

New York
150 Motor Parkway, Suite 202
Hauppauge, NY 11788
Tel: 631-273-5305 Fax: 631-273-5335

San Jose
Microchip Technology Inc.
2107 North First Street, Suite 590
San Jose, CA 95131
Tel: 408-436-7950 Fax: 408-436-7955

Toronto
6285 Northam Drive, Suite 108
Mississauga, Ontario L4V 1X5, Canada
Tel: 905-673-0699 Fax: 905-673-6509

ASIA/PACIFIC

Australia
Microchip Technology Australia Pty Ltd
Suite 22, 41 Rawson Street
Epping 2121, NSW
Australia
Tel: 61-2-9868-6733 Fax: 61-2-9868-6755

China - Beijing
Microchip Technology Consulting (Shanghai) Co., Ltd., Beijing Liaison Office
Unit 915
Bei Hai Wan Tai Bldg.
No. 6 Chaoyangmen Beidajie
Beijing, 100027, No. China
Tel: 86-10-85282100 Fax: 86-10-85282104

China - Chengdu
Microchip Technology Consulting (Shanghai) Co., Ltd., Chengdu Liaison Office
Rm. 2401, 24th Floor,
Ming Xing Financial Tower
No. 88 TIDU Street
Chengdu 610016, China
Tel: 86-28-6766200 Fax: 86-28-6766599

China - Fuzhou
Microchip Technology Consulting (Shanghai) Co., Ltd., Fuzhou Liaison Office
Rm. 531, North Building
Fujian Foreign Trade Center Hotel
73 Wusi Road
Fuzhou 350001, China
Tel: 86-591-7557563 Fax: 86-591-7557572

China - Shanghai
Microchip Technology Consulting (Shanghai) Co., Ltd.
Room 701, Bldg. B
Far East International Plaza
No. 317 Xian Xia Road
Shanghai, 200051
Tel: 86-21-6275-5700 Fax: 86-21-6275-5060

China - Shenzhen
Microchip Technology Consulting (Shanghai) Co., Ltd., Shenzhen Liaison Office
Rm. 1315, 13/F, Shenzhen Kerry Centre,
Renminnan Lu
Shenzhen 518001, China
Tel: 86-755-2350361 Fax: 86-755-2366086

Hong Kong
Microchip Technology Hongkong Ltd.
Unit 901-6, Tower 2, Metroplaza
223 Hing Fong Road
Kwai Fong, N.T., Hong Kong
Tel: 852-2401-1200 Fax: 852-2401-3431

India
Microchip Technology Inc.
India Liaison Office
Divyasree Chambers
1 Floor, Wing A (A3/A4)
No. 11, O'Shaugnessey Road
Bangalore, 560 025, India
Tel: 91-80-2290061 Fax: 91-80-2290062

Japan
Microchip Technology Japan K.K.
Benex S-1 6F
3-18-20, Shinyokohama
Kohoku-Ku, Yokohama-shi
Kanagawa, 222-0033, Japan
Tel: 81-45-471- 6166 Fax: 81-45-471-6122

Korea
Microchip Technology Korea
168-1, Youngbo Bldg. 3 Floor
Samsung-Dong, Kangnam-Ku
Seoul, Korea 135-882
Tel: 82-2-554-7200 Fax: 82-2-558-5934

Singapore
Microchip Technology Singapore Pte Ltd.
200 Middle Road
#07-02 Prime Centre
Singapore, 188980
Tel: 65-334-8870 Fax: 65-334-8850

Taiwan
Microchip Technology Taiwan
11F-3, No. 207
Tung Hua North Road
Taipei, 105, Taiwan
Tel: 886-2-2717-7175 Fax: 886-2-2545-0139

EUROPE

Denmark
Microchip Technology Nordic ApS
Regus Business Centre
Lautrup hoj 1-3
Ballerup DK-2750 Denmark
Tel: 45 4420 9895 Fax: 45 4420 9910

France
Microchip Technology SARL
Parc d'Activite du Moulin de Massy
43 Rue du Saule Trapu
Batiment A - ler Etage
91300 Massy, France
Tel: 33-1-69-53-63-20 Fax: 33-1-69-30-90-79

Germany
Microchip Technology GmbH
Gustav-Heinemann Ring 125
D-81739 Munich, Germany
Tel: 49-89-627-144 0 Fax: 49-89-627-144-44

Italy
Microchip Technology SRL
Centro Direzionale Colleoni
Palazzo Taurus 1 V. Le Colleoni 1
20041 Agrate Brianza
Milan, Italy
Tel: 39-039-65791-1 Fax: 39-039-6899883

United Kingdom
Arizona Microchip Technology Ltd.
505 Eskdale Road
Winnersh Triangle
Wokingham
Berkshire, England RG41 5TU
Tel: 44 118 921 5869 Fax: 44-118 921-5820

10/01/01

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

© 2001 Microchip Technology Inc.

24LC32A

32K 2.5V I²C™ Serial EEPROM

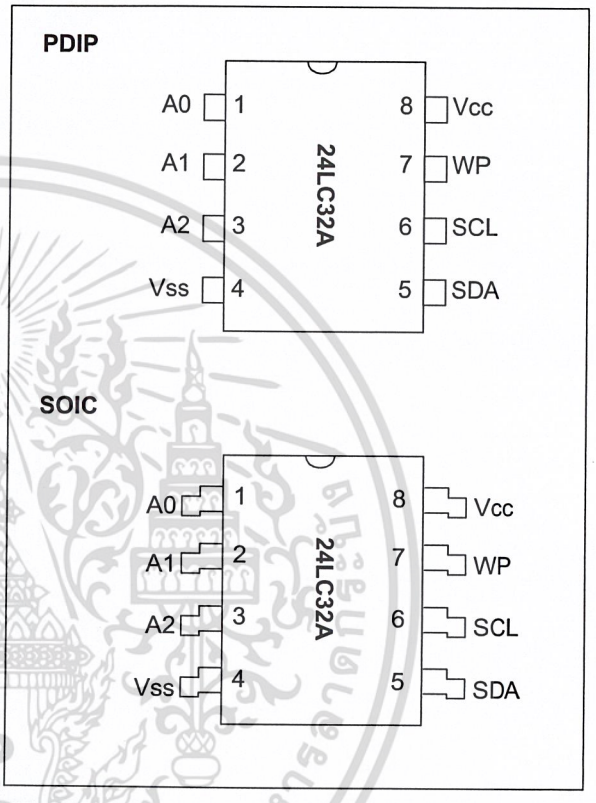
FEATURES

- Single supply with operation down to 2.5V
  - Maximum write current 3 mA at 6.0V
  - Standby current 1 µA max at 2.5V
- 2-wire serial interface bus, I²C™ compatible
- 100 kHz (2.5V) and 400 kHz (5V) compatibility
- Self-timed ERASE and WRITE cycles
- Power on/off data protection circuitry
- Hardware write protect
- 1,000,000 Erase/Write cycles guaranteed
- 32 byte page or byte write modes available
- Schmitt trigger filtered inputs for noise suppression
- Output slope control to eliminate ground bounce
- 2 ms typical write cycle time, byte or page
- Up to eight devices may be connected to the same bus for up to 256K bits total memory
- Electrostatic discharge protection > 4000V
- Data retention > 200 years
- 8-pin PDIP and SOIC packages
- Temperature ranges
  - Commercial (C): 0°C to +75°C
  - Industrial (I): -40°C to +85°C

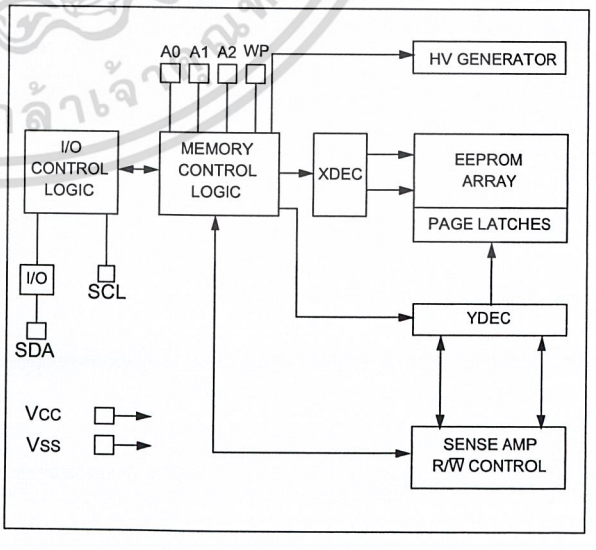
DESCRIPTION

The Microchip Technology Inc. 24LC32A is a 4K x 8 (32K bit) Serial Electrically Erasable PROM capable of operation across a broad voltage range (2.5V to 6.0V). It has been developed for advanced, low power applications such as personal communications or data acquisition. The 24LC32A also has a page-write capability of up to 32 bytes of data. The 24LC32A is capable of both random and sequential reads up to the 32K boundary. Functional address lines allow up to eight 24LC32A devices on the same bus, for up to 256K bits address space. Advanced CMOS technology and broad voltage range make this device ideal for low-power/low-voltage, nonvolatile code and data applications. The 24LC32A is available in the standard 8-pin plastic DIP and both 150 mil and 200 mil SOIC packaging.

PACKAGE TYPES



BLOCK DIAGRAM



I²C is a trakemark of Philips Corporation.

© 1999 Microchip Technology Inc.

ไม่ว่ากรณีใดๆ ทั้งสิ้น ยกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.0 ELECTRICAL CHARACTERISTICS

1.1 Maximum Ratings*

Vcc.....7.0V
All inputs and outputs w.r.t. Vss ..... -0.6V to Vcc +1.0V
Storage temperature .....-65°C to +150°C
Ambient temp. with power applied .....-65°C to +125°C
Soldering temperature of leads (10 seconds).....+300°C
ESD protection on all pins.....≥ 4 kV

***Notice:** Stresses above those listed under "Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at those or any other conditions above those indicated in the operational listings of this specification is not implied. Exposure to maximum rating conditions for extended periods may affect device reliability.

TABLE 1-1: PIN FUNCTION TABLE

Name	Function
A0,A1,A2	User Configurable Chip Selects
Vss	Ground
SDA	Serial Address/Data I/O
SCL	Serial Clock
WP	Write Protect Input
Vcc	+2.5V to 6.0V Power Supply

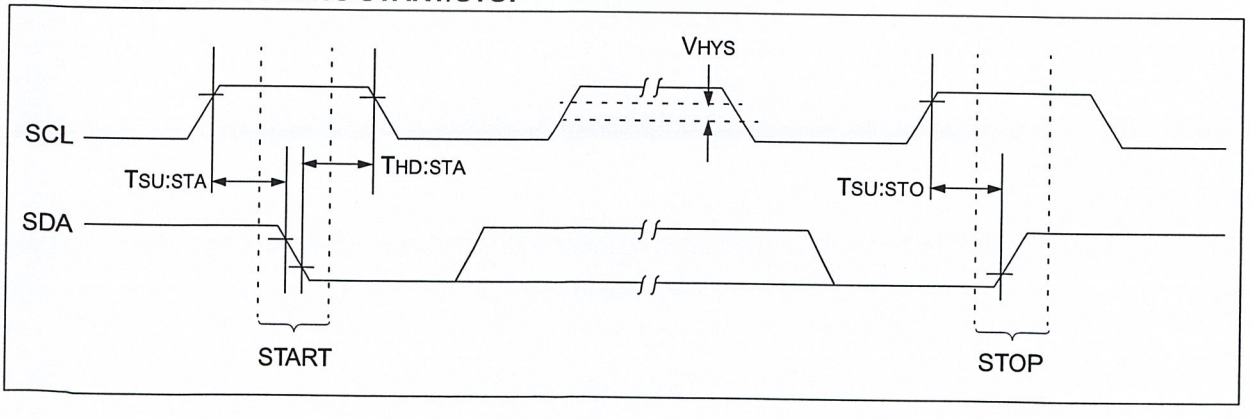
TABLE 1-2: DC CHARACTERISTICS

Vcc = +2.5V to 6.0V
Commercial (C): Tamb = 0°C to +70°C
Industrial (I): Tamb = -40°C to +85°C

Parameter	Symbol	Min	Typ	Max	Units	Conditions
A0, A1, A2, SCL , SDA and WP pins:						
High level input voltage	VIH	.7 Vcc		—	V	
Low level input voltage	VIL	—		.3 Vcc	V	
Hysteresis of Schmitt Trigger inputs	VHYS	.05 Vcc		—	V	(Note)
Low level output voltage	VOL	—		.40	V	IOL = 3.0 mA
Input leakage current	ILI	-10		10	µA	VIN = .1V to Vcc
Output leakage current	ILO	-10		10	µA	VOUT = .1V to Vcc
Pin capacitance (all inputs/outputs)	CIN,COUT	—		10	pF	Vcc = 5.0V (Note) Tamb = 25°C, F_c = 1 MHz
Operating current	ICC Write	—		3	mA	Vcc = 6.0V
	ICC Read	—		0.5	mA	Vcc = 6.0V, SCL = 400 KHz
Standby current	ICCS	—	1	5	µA	SCL = SDA = Vcc = 5.5V
	ICCS			1	µA	Vcc = 2.5V (Note) WP = Vss, A0, A1, A2 = Vss

Note: This parameter is periodically sampled and not 100% tested.

FIGURE 1-1: BUS TIMING START/STOP



© 1999 Microchip Technology Inc.
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TABLE 1-3: AC CHARACTERISTICS

Parameter	Symbol	Vcc = 2.5-6.0V Standard Mode		Vcc = 4.5-6.0V Fast Mode		Units	Remarks
		Min	Max	Min	Max		
Clock frequency	FCLK	—	100	—	400	kHz	
Clock high time	THIGH	4000	—	600	—	ns	
Clock low time	TLOW	4700	—	1300	—	ns	
SDA and SCL rise time	TR	—	1000	—	300	ns	(Note 1)
SDA and SCL fall time	TF	—	300	—	300	ns	(Note 1)
START condition hold time	THD:STA	4000	—	600	—	ns	After this period the first clock pulse is generated
START condition setup time	TSU:STA	4700	—	600	—	ns	Only relevant for repeated START condition
Data input hold time	THD:DAT	0	—	0	—	ns	
Data input setup time	TSU:DAT	250	—	100	—	ns	
STOP condition setup time	TSU:STO	4000	—	600	—	ns	
Output valid from clock	TAA	—	3500	—	900	ns	(Note 2)
Bus free time	TBUF	4700	—	1300	—	ns	Time the bus must be free before a new transmission can start
Output fall time from VIH min to VIL max	TOF	—	250	20 +0.1CB	250	ns	(Note 1), CB ≤ 100 pF
Input filter spike suppression (SDA and SCL pins)	TSP	—	50	—	50	ns	(Note 3)
Write cycle time	TWR	—	5	—	5	ms	Byte or Page mode
Endurance	—	1M	—	1M	—	cycles	25°C, Vcc = 5.0V, Block Mode Cycle (Note 4)

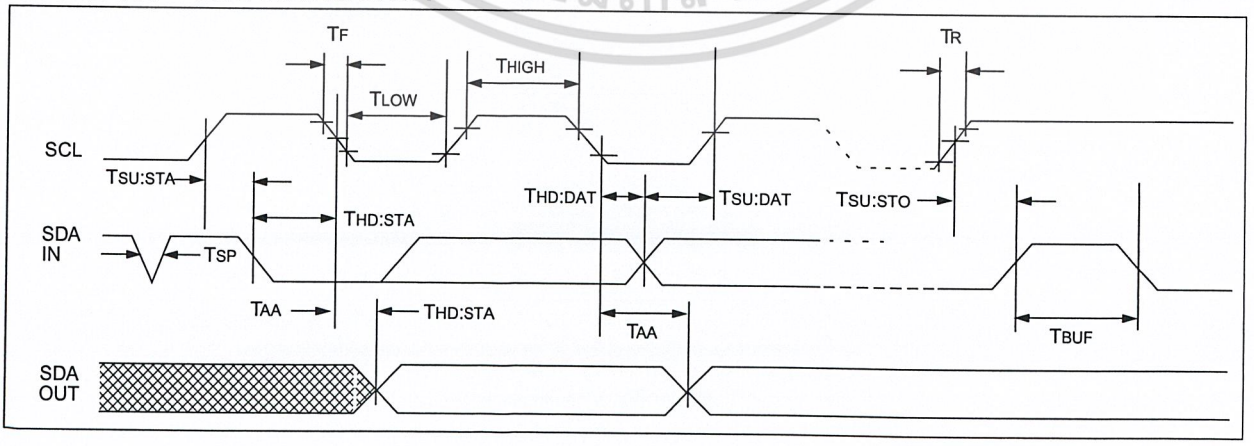
Note 1: Not 100% tested. CB = Total capacitance of one bus line in pF.

2: As a transmitter, the device must provide an internal minimum delay time to bridge the undefined region (minimum 300 ns) of the falling edge of SCL to avoid unintended generation of START or STOP conditions.

3: The combined TSP and VHYS specifications are due to Schmitt trigger inputs which provide improved noise and spike suppression. This eliminates the need for a Ti specification for standard operation.

4: This parameter is not tested but guaranteed by characterization. For endurance estimates in a specific application, please consult the Total Endurance Model which can be obtained on our website.

FIGURE 1-2: BUS TIMING DATA



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.0 FUNCTIONAL DESCRIPTION

The 24LC32A supports a Bi-directional 2-wire bus and data transmission protocol. A device that sends data onto the bus is defined as transmitter, and a device receiving data as receiver. The bus must be controlled by a master device which generates the Serial Clock (SCL), controls the bus access, and generates the START and STOP conditions, while the 24LC32A works as slave. Both master and slave can operate as transmitter or receiver but the master device determines which mode is activated.

3.0 BUS CHARACTERISTICS

The following **bus protocol** has been defined:

- Data transfer may be initiated only when the bus is not busy.
- During data transfer, the data line must remain stable whenever the clock line is HIGH. Changes in the data line while the clock line is HIGH will be interpreted as a START or STOP condition.

Accordingly, the following bus conditions have been defined (Figure 3-1).

3.1 Bus not Busy (A)

Both data and clock lines remain HIGH.

3.2 Start Data Transfer (B)

A HIGH to LOW transition of the SDA line while the clock (SCL) is HIGH determines a START condition. All commands must be preceded by a START condition.

3.3 Stop Data Transfer (C)

A LOW to HIGH transition of the SDA line while the clock (SCL) is HIGH determines a STOP condition. All operations must be ended with a STOP condition.

3.4 Data Valid (D)

The state of the data line represents valid data when, after a START condition, the data line is stable for the duration of the HIGH period of the clock signal.

The data on the line must be changed during the LOW period of the clock signal. There is one clock pulse per bit of data.

Each data transfer is initiated with a START condition and terminated with a STOP condition. The number of the data bytes transferred between the START and STOP conditions is determined by the master device.

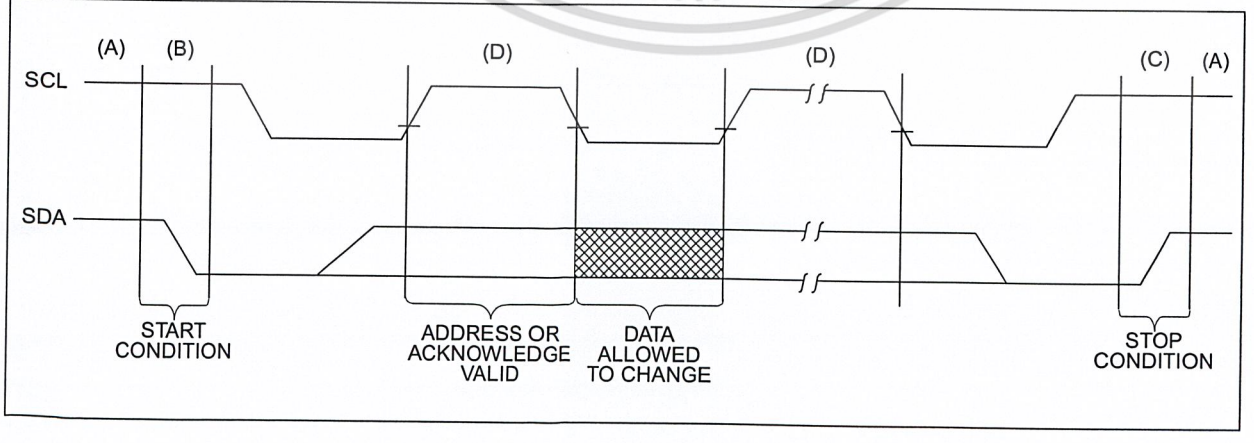
3.5 Acknowledge

Each receiving device, when addressed, is obliged to generate an acknowledge signal after the reception of each byte. The master device must generate an extra clock pulse which is associated with this acknowledge bit.

Note:	The 24LC32A does not generate any acknowledge bits if an internal programming cycle is in progress.

A device that acknowledges must pull down the SDA line during the acknowledge clock pulse in such a way that the SDA line is stable LOW during the HIGH period of the acknowledge related clock pulse. Of course, setup and hold times must be taken into account. During reads, a master must signal an end of data to the slave by NOT generating an acknowledge bit on the last byte that has been clocked out of the slave. In this case, the slave (24LC32A) will leave the data line HIGH to enable the master to generate the STOP condition.

FIGURE 3-1: DATA TRANSFER SEQUENCE ON THE SERIAL BUS



เอกสารนี้มีเนื้อหาที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 1999 Microchip Technology Inc.

3.6 Device Addressing

A control byte is the first byte received following the start condition from the master device. The control byte consists of a 4-bit control code; for the 24LC32A this is set as 1010 binary for read and write (R/$\overline{W}$) operations. The next three bits of the control byte are the device select bits (A2, A1, A0). They are used by the master device to select which of the eight devices are to be accessed. These bits are in effect the three most significant bits of the word address. The last bit of the control byte defines the operation to be performed. When set to a one a read operation is selected, and when set to a zero a write operation is selected. The next two bytes received define the address of the first data byte (Figure 3-3). Because only A11...A0 are used, the upper four address bits must be zeros. The most significant bit of the most significant byte of the address is transferred first.

Following the start condition, the 24LC32A monitors the SDA bus checking the device type identifier being transmitted. Upon receiving a 1010 code and appropriate device select bits, the slave device outputs an acknowledge signal on the SDA line. Depending on the state of the R/$\overline{W}$ bit, the 24LC32A will select a read or write operation.

Operation	Control Code	Device Select	R/$\overline{W}$
Read	1010	Device Address	1
Write	1010	Device Address	0

FIGURE 3-2: CONTROL BYTE ALLOCATION

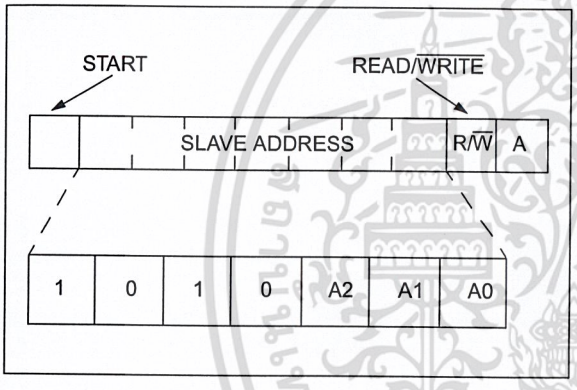
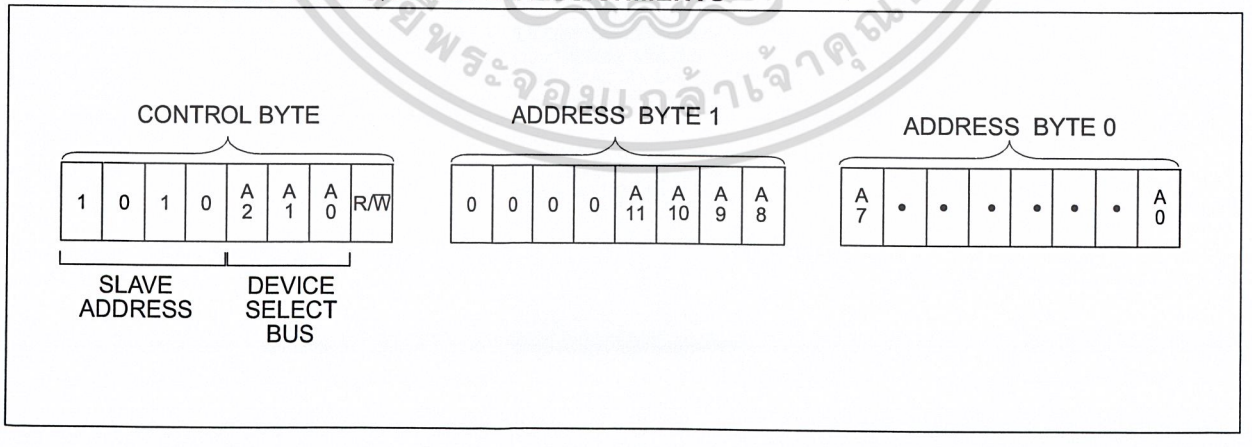


FIGURE 3-3: ADDRESS SEQUENCE BIT ASSIGNMENTS



© 1999 Microchip Technology Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.0 WRITE OPERATION

4.1 Byte Write

Following the start condition from the master, the control code (four bits), the device select (three bits), and the R/$\overline{W}$ bit which is a logic low are clocked onto the bus by the master transmitter. This indicates to the addressed slave receiver that a byte with a word address will follow after it has generated an acknowledge bit during the ninth clock cycle. Therefore, the next byte transmitted by the master is the high-order byte of the word address and will be written into the address pointer of the 24LC32A. The next byte is the least significant address byte. After receiving another acknowledge signal from the 24LC32A the master device will transmit the data word to be written into the addressed memory location.

The 24LC32A acknowledges again and the master generates a stop condition. This initiates the internal write cycle, and during this time the 24LC32A will not generate acknowledge signals (Figure 4-1).

4.2 Page Write

The write control byte, word address and the first data byte are transmitted to the 24LC32A in the same way as in a byte write. But instead of generating a stop condition, the master transmits up to 32 bytes which are temporarily stored in the on-chip page buffer and will be written into memory after the master has transmitted a stop condition. After receipt of each word, the five lower address pointer bits are internally incremented by one. If the master should transmit more than 32 bytes prior to generating the stop condition, the address counter will roll over and the previously received data will be overwritten. As with the byte write operation, once the stop condition is received, an internal write cycle will begin. (Figure 4-2).

Note: Page write operations are limited to writing bytes within a single physical page, regardless of the number of bytes actually being written. Physical page boundaries start at addresses that are integer multiples of the page buffer size (or 'page size') and end at addresses that are integer multiples of [page size - 1]. If a page write command attempts to write across a physical page boundary, the result is that the data wraps around to the beginning of the current page (overwriting data previously stored there), instead of being written to the next page as might be expected. It is therefore necessary for the application software to prevent page write operations that would attempt to cross a page boundary.

FIGURE 4-1: BYTE WRITE

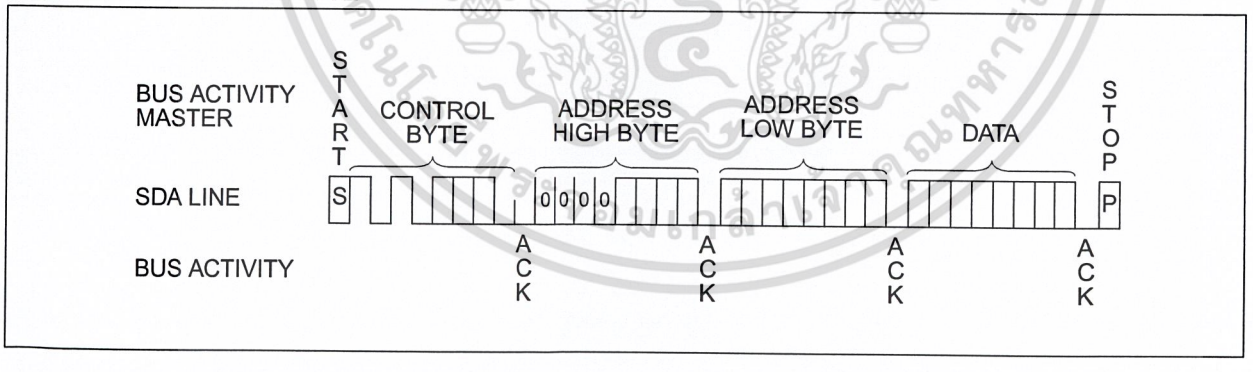
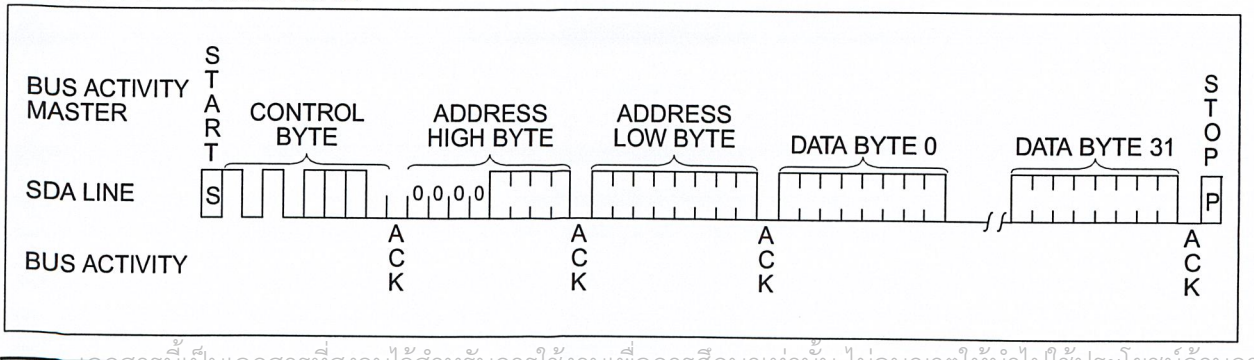


FIGURE 4-2: PAGE WRITE



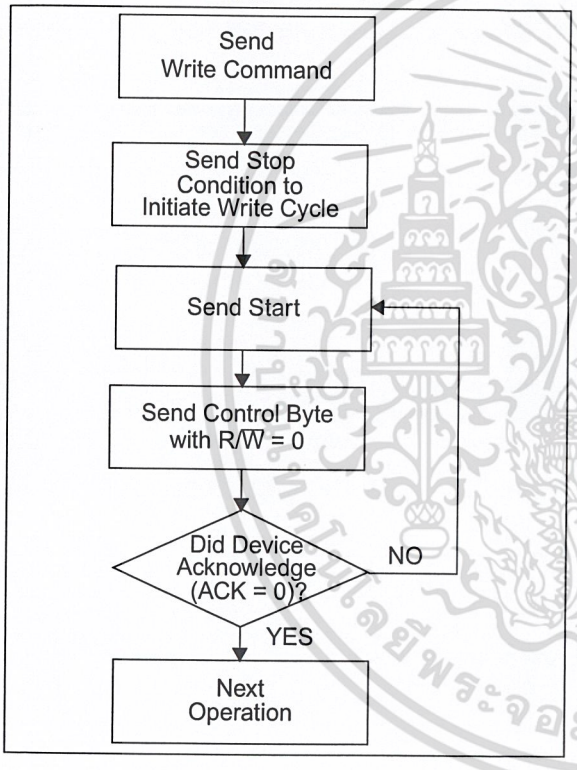
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 1999 Microchip Technology Inc.

5.0 ACKNOWLEDGE POLLING

Since the device will not acknowledge during a write cycle, this can be used to determine when the cycle is complete (this feature can be used to maximize bus throughput). Once the stop condition for a write command has been issued from the master, the device initiates the internally timed write cycle. Acknowledge Polling (ACK) can be initiated immediately. This involves the master sending a start condition followed by the control byte for a write command (R/$\overline{W}$ = 0). If the device is still busy with the write cycle, then NO ACK will be returned. If the cycle is complete, then the device will return the ACK and the master can then proceed with the next read or write command. See Figure 5-1 for flow diagram.

FIGURE 5-1: ACKNOWLEDGE POLLING FLOW



6.0 READ OPERATION

Read operations are initiated in the same way as write operations with the exception that the R/$\overline{W}$ bit of the slave address is set to one. There are three basic types of read operations: current address read, random read, and sequential read.

6.1 Current Address Read

The 24LC32A contains an address counter that maintains the address of the last word accessed, internally incremented by one. Therefore, if the previous access (either a read or write operation) was to address n (n is any legal address), the next current address read operation would access data from address n + 1. Upon receipt of the slave address with R/$\overline{W}$ bit set to one, the 24LC32A issues an acknowledge and transmits the eight bit data word. The master will not acknowledge the transfer but does generate a stop condition and the 24LC32A discontinues transmission (Figure 6-1).

6.2 Random Read

Random read operations allow the master to access any memory location in a random manner. To perform this type of read operation, first the word address must be set. This is done by sending the word address to the 24LC32A as part of a write operation (R/$\overline{W}$ bit set to zero). After the word address is sent, the master generates a start condition following the acknowledge. This terminates the write operation, but not before the internal address pointer is set. Then the master issues the control byte again but with the R/$\overline{W}$ bit set to a one. The 24LC32A will then issue an acknowledge and transmit the 8-bit data word. The master will not acknowledge the transfer but does generate a stop condition which causes the 24LC32A to discontinue transmission (Figure 6-2).

6.3 Contiguous Addressing Across Multiple Devices

The device select bits A2, A1, A0 can be used to expand the contiguous address space for up to 256K bits by adding up to eight 24LC32A's on the same bus. In this case, software can use A0 of the control byte as address bit A12, A1 as address bit A13, and A2 as address bit A14.

เอกสารนี้มีเนื้อหาที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.4 Sequential Read

Sequential reads are initiated in the same way as a random read except that after the 24LC32A transmits the first data byte, the master issues an acknowledge as opposed to the stop condition used in a random read. This acknowledge directs the 24LC32A to transmit the next sequentially addressed 8-bit word (Figure 6-3). Following the final byte transmitted to the master, the master will NOT generate an acknowledge but will generate a stop condition.

To provide sequential reads the 24LC32A contains an internal address pointer which is incremented by one at the completion of each operation. This address pointer allows the entire memory contents to be serially read during one operation. The internal address pointer will automatically roll over from address 0FFF to address 000 if the master acknowledges the byte received from the array address 0FFF.

FIGURE 6-1: CURRENT ADDRESS READ

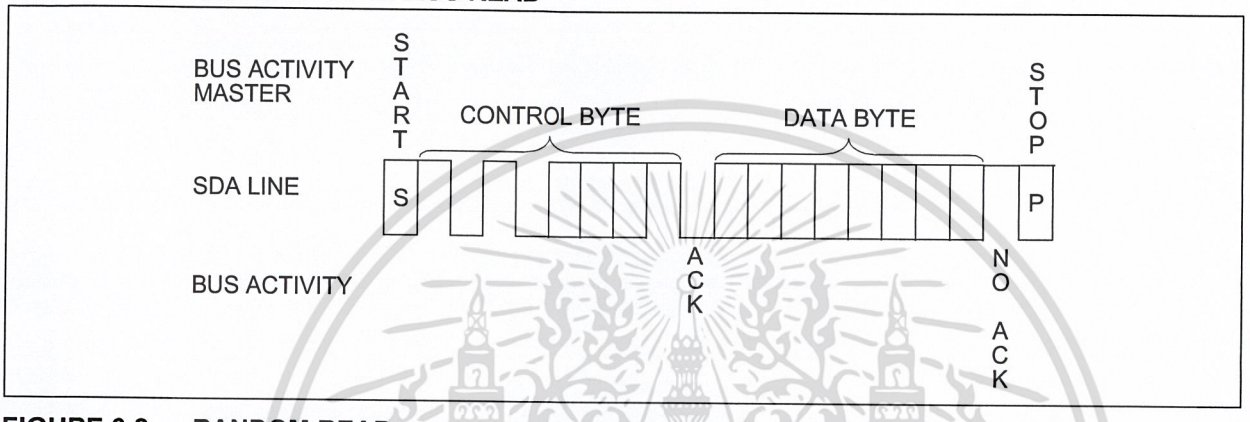


FIGURE 6-2: RANDOM READ

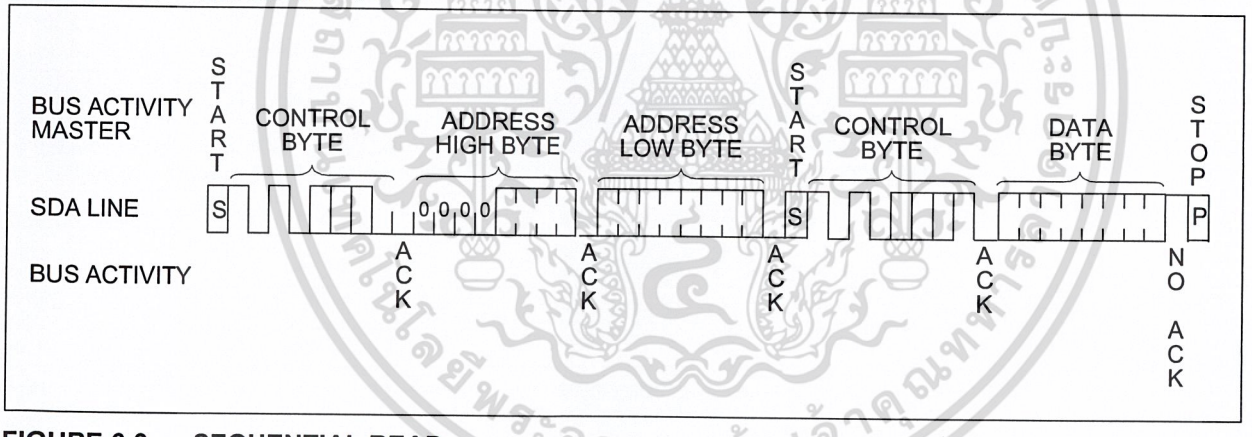
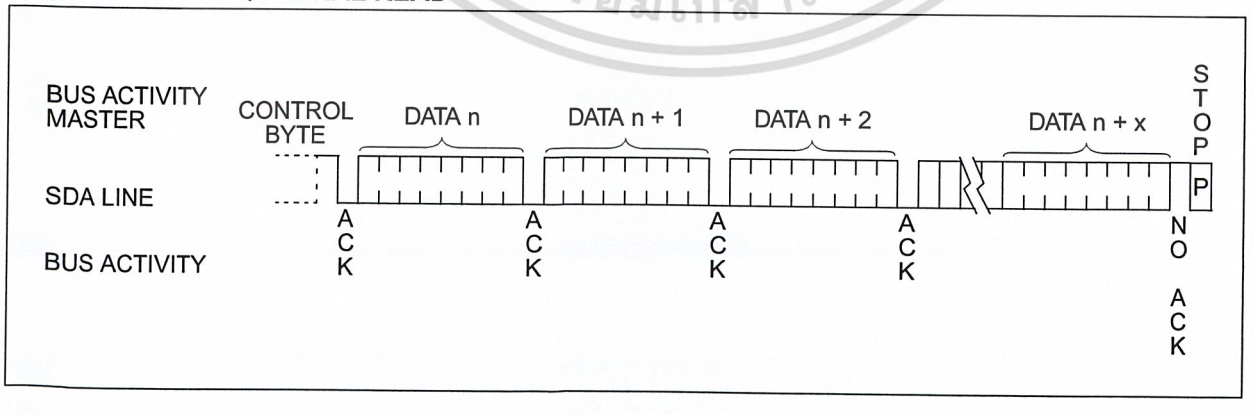


FIGURE 6-3: SEQUENTIAL READ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 1999 Microchip Technology Inc.

7.0 PIN DESCRIPTIONS

7.1 A0, A1, A2 Chip Address Inputs

The A0..A2 inputs are used by the 24LC32A for multiple device operation and conform to the 2-wire bus standard. The levels applied to these pins define the address block occupied by the device in the address map. A particular device is selected by transmitting the corresponding bits (A2, A1, A0) in the control byte (Figure 3-3).

7.2 SDA Serial Address/Data Input/Output

This is a Bi-directional pin used to transfer addresses and data into and data out of the device. It is an open drain terminal, therefore the SDA bus requires a pullup resistor to VCC (typical 10KΩ for 100 kHz, 2 KΩ for 400 kHz)

For normal data transfer SDA is allowed to change only during SCL low. Changes during SCL HIGH are reserved for indicating the START and STOP conditions.

7.3 SCL Serial Clock

This input is used to synchronize the data transfer from and to the device.

7.4 WP

This pin must be connected to either VSS or VCC.

If tied to VSS, normal memory operation is enabled (read/write the entire memory 000-FFF).

If tied to VCC, WRITE operations are inhibited. The entire memory will be write-protected. Read operations are not affected.

8.0 NOISE PROTECTION

The SCL and SDA inputs have filter circuits which suppress noise spikes to ensure proper device operation even on a noisy bus. All I/O lines incorporate Schmitt triggers for 400 kHz (Fast Mode) compatibility.

9.0 POWER MANAGEMENT

This design incorporates a power standby mode when the device is not in use and automatically powers off after the normal termination of any operation when a stop bit is received and all internal functions are complete. This includes any error conditions, i.e., not receiving an acknowledge or stop condition per the 2-wire bus specification. The device also incorporates VDD monitor circuitry to prevent inadvertent writes (data corruption) during low-voltage conditions. The VDD monitor circuitry is powered off when the device is in standby mode in order to further reduce power consumption.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NOTES:

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

© 1999 Microchip Technology Inc.

24LC32A Product Identification System

To order or to obtain information, e.g., on pricing or delivery, please use the listed part numbers, and refer to the factory or the listed sales offices.

24LC32A - /P

Package:	P =	Plastic DIP (300 mil Body), 8-lead
	SN =	Plastic SOIC (150 mil Body, EIAJ standard), 8-lead
	SM =	Plastic SOIC (207 mil Body, EIAJ standard), 8-lead
Temperature Range:	Blank =	0°C to +70°C
	I =	-40°C to +85°C
Device:	24LC32A	32K I^2C Serial EEPROM (100 kHz, 400 kHz)
	24LC32AT	32K I^2C Serial EEPROM (Tape and Reel)

Sales and Support

Data Sheets

Products supported by a preliminary Data Sheet may have an errata sheet describing minor operational differences and recommended workarounds. To determine if an errata sheet exists for a particular device, please contact one of the following:

1. Your local Microchip sales office
2. The Microchip Corporate Literature Center U.S. FAX: (602) 786-7277
3. The Microchip Worldwide Site (www.microchip.com)

Please specify which device, revision of silicon and Data Sheet (include Literature #) you are using.

New Customer Notification System

Register on our web site (www.microchip.com/cn) to receive the most current information on our products.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

WORLDWIDE SALES AND SERVICE

AMERICAS

Corporate Office
Microchip Technology Inc.
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 480-786-7200 Fax: 480-786-7277
Technical Support: 480-786-7627
Web Address: http://www.microchip.com

Atlanta
Microchip Technology Inc.
500 Sugar Mill Road, Suite 200B
Atlanta, GA 30350
Tel: 770-640-0034 Fax: 770-640-0307

Boston
Microchip Technology Inc.
5 Mount Royal Avenue
Marlborough, MA 01752
Tel: 508-480-9990 Fax: 508-480-8575

Chicago
Microchip Technology Inc.
333 Pierce Road, Suite 180
Itasca, IL 60143
Tel: 630-285-0071 Fax: 630-285-0075

Dallas
Microchip Technology Inc.
4570 Westgrove Drive, Suite 160
Addison, TX 75248
Tel: 972-818-7423 Fax: 972-818-2924

Dayton
Microchip Technology Inc.
Two Prestige Place, Suite 150
Miamisburg, OH 45342
Tel: 937-291-1654 Fax: 937-291-9175

Detroit
Microchip Technology Inc.
Tri-Atria Office Building
32255 Northwestern Highway, Suite 190
Farmington Hills, MI 48334
Tel: 248-538-2250 Fax: 248-538-2260

Los Angeles
Microchip Technology Inc.
18201 Von Karman, Suite 1090
Irvine, CA 92612
Tel: 949-263-1888 Fax: 949-263-1338

New York
Microchip Technology Inc.
150 Motor Parkway, Suite 202
Hauppauge, NY 11788
Tel: 631-273-5305 Fax: 631-273-5335

San Jose
Microchip Technology Inc.
2107 North First Street, Suite 590
San Jose, CA 95131
Tel: 408-436-7950 Fax: 408-436-7955

AMERICAS (continued)

Toronto
Microchip Technology Inc.
5925 Airport Road, Suite 200
Mississauga, Ontario L4V 1W1, Canada
Tel: 905-405-6279 Fax: 905-405-6253

ASIA/PACIFIC

Hong Kong
Microchip Asia Pacific
Unit 2101, Tower 2
Metroplaza
223 Hing Fong Road
Kwai Fong, N.T., Hong Kong
Tel: 852-2-401-1200 Fax: 852-2-401-3431

Beijing
Microchip Technology, Beijing
Unit 915, 6 Chaoyangmen Bei Dajie
Dong Erhuan Road, Dongcheng District
New China Hong Kong Manhattan Building
Beijing 100027 PRC
Tel: 86-10-85282100 Fax: 86-10-85282104

India
Microchip Technology Inc.
India Liaison Office
No. 6, Legacy, Convent Road
Bangalore 560 025, India
Tel: 91-80-229-0061 Fax: 91-80-229-0062

Japan
Microchip Technology Intl. Inc.
Benex S-1 6F
3-18-20, Shinyokohama
Kohoku-Ku, Yokohama-shi
Kanagawa 222-0033 Japan
Tel: 81-45-471- 6166 Fax: 81-45-471-6122

Korea
Microchip Technology Korea
168-1, Youngbo Bldg. 3 Floor
Samsung-Dong, Kangnam-Ku
Seoul, Korea
Tel: 82-2-554-7200 Fax: 82-2-558-5934

Shanghai
Microchip Technology
RM 406 Shanghai Golden Bridge Bldg.
2077 Yan'an Road West, Hong Qiao District
Shanghai, PRC 200335
Tel: 86-21-6275-5700 Fax: 86 21-6275-5060

ASIA/PACIFIC (continued)

Singapore
Microchip Technology Singapore Pte Ltd.
200 Middle Road
#07-02 Prime Centre
Singapore 188980
Tel: 65-334-8870 Fax: 65-334-8850

Taiwan, R.O.C
Microchip Technology Taiwan
10F-1C 207
Tung Hua North Road
Taipei, Taiwan, ROC
Tel: 886-2-2717-7175 Fax: 886-2-2545-0139

EUROPE

United Kingdom
Arizona Microchip Technology Ltd.
505 Eskdale Road
Winnersh Triangle
Wokingham
Berkshire, England RG41 5TU
Tel: 44 118 921 5858 Fax: 44-118 921-5835

Denmark
Microchip Technology Denmark ApS
Regus Business Centre
Lautrup hoj 1-3
Ballerup DK-2750 Denmark
Tel: 45 4420 9895 Fax: 45 4420 9910

France
Arizona Microchip Technology SARL
Parc d'Activite du Moulin de Massy
43 Rue du Saule Trapu
Batiment A - ler Etage
91300 Massy, France
Tel: 33-1-69-53-63-20 Fax: 33-1-69-30-90-79

Germany
Arizona Microchip Technology GmbH
Gustav-Heinemann-Ring 125
D-81739 München, Germany
Tel: 49-89-627-144 0 Fax: 49-89-627-144-44

Italy
Arizona Microchip Technology SRL
Centro Direzionale Colleoni
Palazzo Taurus 1 V. Le Colleoni 1
20041 Agrate Brianza
Milan, Italy
Tel: 39-039-65791-1 Fax: 39-039-6899883

11/15/99

DNV Certification, Inc. USA
ANSI-RAB QMS ACCREDITED
DNV MSC The Netherlands Accredited by the RvA
DNV
ISO 9001 / QS-9000 REGISTERED FIRM

Microchip received QS-9000 quality system certification for its worldwide headquarters, design and wafer fabrication facilities in Chandler and Tempe, Arizona in July 1999. The Company's quality system processes and procedures are QS-9000 compliant for its PICmicro® 8-bit MCUs, KEELOQ® code hopping devices, Serial EEPROMs and microperipheral products. In addition, Microchip's quality system for the design and manufacture of development systems is ISO 9001 certified.

All rights reserved. © 1999 Microchip Technology Incorporated. Printed in the USA. 11/99 Printed on recycled paper.

Information contained in this publication regarding device applications and the like is intended for suggestion only and may be superseded by updates. No representation or warranty is given and no liability is assumed by Microchip Technology Incorporated with respect to the accuracy or use of such information, or infringement of patents or other intellectual property rights arising from such use or otherwise. Use of Microchip's products as critical components in life support systems is not authorized except with express written approval by Microchip. No licenses are conveyed, implicitly or otherwise, under any intellectual property rights. The Microchip logo and name are registered trademarks of Microchip Technology Inc. in the U.S.A. and other countries. All rights reserved. All other trademarks mentioned herein are the property of their respective companies.

© 1999 Microchip Technology Inc.

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DALLAS SEMICONDUCTOR

DS1307
64 X 8 Serial Real Time Clock

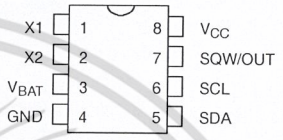
FEATURES

- Real time clock counts seconds, minutes, hours, date of the month, month, day of the week, and year with leap year compensation valid up to 2100
- 56 byte nonvolatile RAM for data storage
- 2–wire serial interface
- Programmable squarewave output signal
- Automatic power fail detect and switch circuitry
- Consumes less than 500 nA in battery backup mode at 25°C
- Optional industrial temperature range –40°C to +85°C (IND)
- Available in 8–pin DIP or SOIC

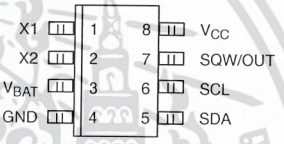
ORDERING INFORMATION

DS1307	Serial Timekeeping Chip; 8–pin DIP
DS1307Z	Serial Timekeeping Chip; 8–pin SOIC (150 mil)
DS1307N	8–pin DIP (IND)
DS1307ZN	8–pin SOIC (IND)

PIN ASSIGNMENT



DS1307 8–PIN DIP (300 MIL)



DS1307Z 8–PIN SOIC (150 MIL)

PIN DESCRIPTION

V_{CC}	– Primary Power Supply
X1, X2	– 32.768 KHz Crystal Connection
V_{BAT}	– +3 Volt Battery Input
GND	– Ground
SDA	– Serial Data
SCL	– Serial Clock
SQW/OUT	– Square wave/Output Driver

DESCRIPTION

The DS1307 Serial Real Time Clock is a low power full BCD clock calendar plus 56 bytes of nonvolatile SRAM. Address and data are transferred serially via a 2–wire bi–directional bus. The clock/calendar provides seconds, minutes, hours, day, date, month, and year information. The end of the month date is automatically adjusted for months with less than 31 days, including corrections for leap year. The clock operates in either the 24–hour or 12–hour format with AM/PM indicator. The DS1307 has a built–in power sense circuit which detects power failures and automatically switches to the battery supply.

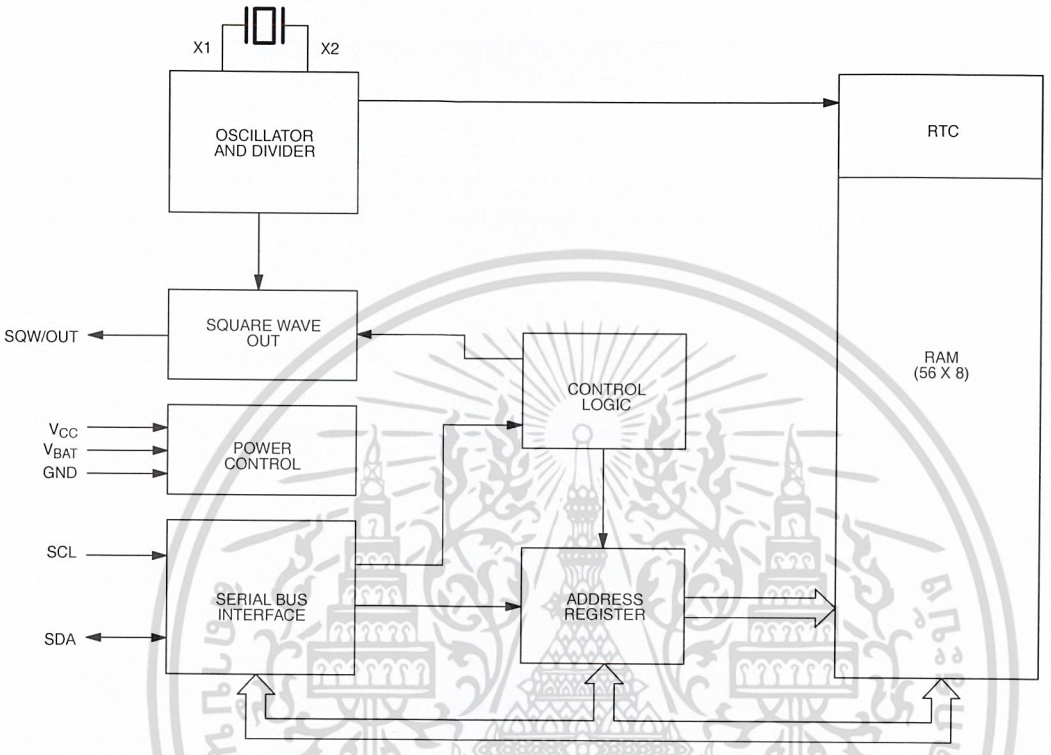
OPERATION

The DS1307 operates as a slave device on the serial bus. Access is obtained by implementing a START condition and providing a device identification code followed by a register address. Subsequent registers can be accessed sequentially until a STOP condition is executed. When V_{CC} falls below 1.25 x V_{BAT} the device terminates an access in progress and resets the device address counter. Inputs to the device will not be recognized at this time to prevent erroneous data from being written to the device from an out of tolerance system. When V_{CC} falls below V_{BAT} the device switches into a low current battery backup mode. Upon power up, the device switches from battery to V_{CC} when V_{CC} is greater than V_{BAT}+0.2V and recognizes inputs when V_{CC} is greater than 1.25 x V_{BAT}. The block diagram in Figure 1 shows the main elements of the Serial Real Time Clock. The following paragraphs describe the function of each pin.

©Copyright 1995 by Dallas Semiconductor Corporation.
All Rights Reserved. For important information regarding patents and other intellectual property rights, please refer to Dallas Semiconductor data books.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DS1307 BLOCK DIAGRAM Figure 1



SIGNAL DESCRIPTIONS

V_{CC}, GND – DC power is provided to the device on these pins. V_{CC} is the +5 volt input. When 5 volts are applied within normal limits, the device is fully accessible and data can be written and read. When a 3 volt battery is connected to the device and V_{CC} is below 1.25 x V_{BAT}, reads and writes are inhibited. However, the Timekeeping function continues unaffected by the lower input voltage. As V_{CC} falls below V_{BAT} the RAM and timekeeper are switched over to the external 3 volt battery.

V_{BAT} – Battery input for any standard 3 volt lithium cell or other energy source. Battery voltage must be held between 2.5 and 3.5 volts for proper operation. The nominal write protect trip point voltage at which access to the real time clock and user RAM is denied is set by the internal circuitry as 1.25 x V_{BAT} nominal. A Lithium battery with 35 mAh or greater will back up the DS1307 for more than 10 years in the absence of power.

SCL (Serial Clock Input) – SCL is used to synchronize data movement on the serial interface.

SDA (Serial Data Input/Output) – SDA is the input/output pin for the 2–wire serial interface. The SDA pin is open drain which requires an external pull–up resistor.

SQW/OUT (Square Wave/ Output Driver) – When enabled, the SQWE bit set to 1, the SQW/OUT pin outputs one of four square wave frequencies (1 Hz, 4 KHz, 8 KHz, 32 KHz). The SQW/OUT pin is open drain which requires an external pull–up resistor.

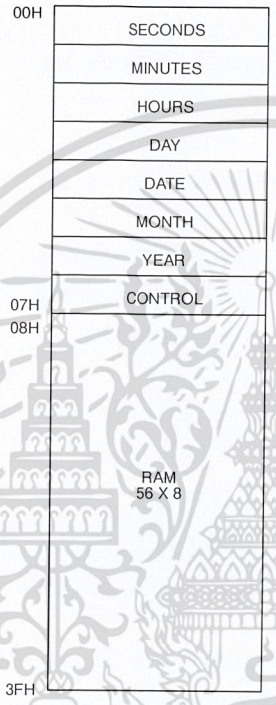
X1, X2 – Connections for a standard 32.768 KHz quartz crystal. The internal oscillator circuitry is designed for operation with a crystal having a specified load capacitance (CL) of 12.5 pF.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

RTC AND RAM ADDRESS MAP

The address map for the RTC and RAM registers of the DS1307 is shown in Figure 2. The real time clock registers are located in address locations 00h to 07h. The RAM registers are located in address locations 08h to 3Fh. During a multibyte access, when the address pointer reaches 3Fh, the end of RAM space, it wraps around to location 00h, the beginning of the clock space.

DS1307 ADDRESS MAP Figure 2



CLOCK AND CALENDAR

The time and calendar information is obtained by reading the appropriate register bytes. The real time clock registers are illustrated in Figure 3. The time and calendar are set or initialized by writing the appropriate register bytes. The contents of the time and calendar registers are in the Binary–Coded Decimal (BCD) format. Bit 7 of Register 0 is the Clock Halt (CH) bit. When this bit is set to a one, the oscillator is disabled. When cleared to a zero, the oscillator is enabled.

The DS1307 can be run in either 12–hour or 24–hour mode. Bit 6 of the hours register is defined as the 12– or 24–hour mode select bit. When high, the 12–hour mode is selected. In the 12–hour mode, bit 5 is the AM/PM bit with logic high being PM. In the 24–hour mode, bit 5 is the second 10 hour bit (20–23 hours).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DS1307 TIMEKEEPER REGISTERS Figure 3

	BIT7						BIT0	
00H	CH	10 SECONDS			SECONDS			00–59
	X	10 MINUTES			MINUTES			00–59
	X	12/24	10 HR A/P	10 HR	HOURS			01–12 / 00–23
	X	X	X	X	X	DAY		1–7
	X	X	10 DATE		DATE			01–28/29 / 01–30 / 01–31
	X	X	10 MONTH		MONTH			01–12
	10 YEAR				YEAR			00–99
07H	OUT	X	X	SQWE	X	X	RS1	RS0

CONTROL REGISTER

The DS1307 Control Register is used to control the operation of the SQW/OUT pin.

BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
OUT	X	X	SQWE	X	X	RS1	RS0

OUT (Output control): This bit controls the output level of the SQW/OUT pin when the square wave output is disabled. If SQWE = 0, the logic level on the SQW/OUT pin is 1 if OUT = 1 and is 0 if OUT = 0.

SQWE (Square wave Enable): This bit when set to a logic 1 will enable the oscillator output. The frequency of the square wave output depends on the value of the RS0 and RS1 bits.

RS (Rate Select): These bits control the frequency of the square wave output when the square wave output has been enabled. Table 1 lists the square wave frequencies that can be selected with the RS bits.

SQUAREWAVE OUTPUT FREQUENCY Table 1

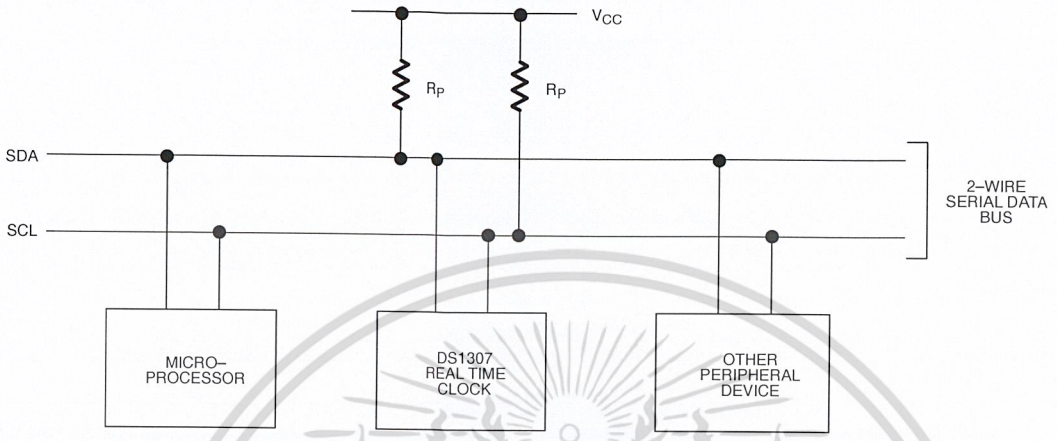
RS1	RS0	SQW OUTPUT FREQUENCY
0	0	1 Hz
0	1	4 KHz
1	0	8 KHz
1	1	32 KHz

2–WIRE SERIAL DATA BUS

The DS1307 supports a bi–directional 2–wire bus and data transmission protocol. A device that sends data onto the bus is defined as a transmitter and a device receiving data as a receiver. The device that controls the message is called a master. The devices that are controlled by the master are slaves. The bus must be controlled by a master device which generates the serial clock (SCL), controls the bus access, and generates the START and STOP conditions. The DS1307 operates as a slave on the 2–wire bus. A typical bus configuration using this 2–wire protocol is show in Figure 4.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL 2–WIRE BUS CONFIGURATION Figure 4



The following bus protocol has been defined (see Figure 5).

- Data transfer may be initiated only when the bus is not busy.
- During data transfer, the data line must remain stable whenever the clock line is HIGH. Changes in the data line while the clock line is high will be interpreted as control signals.

Accordingly, the following bus conditions have been defined:

Bus not busy: Both data and clock lines remain HIGH.

Start data transfer: A change in the state of the data line from high to low, while the clock line is high, defines a START condition.

Stop data transfer: A change in the state of the data line from low to high, while the clock line is high defines the STOP condition.

Data valid: The state of the data line represents valid data when, after a START condition, the data line is stable for the duration of the high period of the clock signal. The data on the line must be changed during the low period of the clock signal. There is one clock pulse per bit of data.

Each data transfer is initiated with a START condition and terminated with a STOP condition. The number of data bytes transferred between the START and the STOP conditions is not limited, and is determined by the master device. The information is transferred byte–wise and each receiver acknowledges with a ninth bit.

Acknowledge: Each receiving device, when addressed, is obliged to generate an acknowledge after the reception of each byte. The master device must generate an extra clock pulse which is associated with this acknowledge bit.

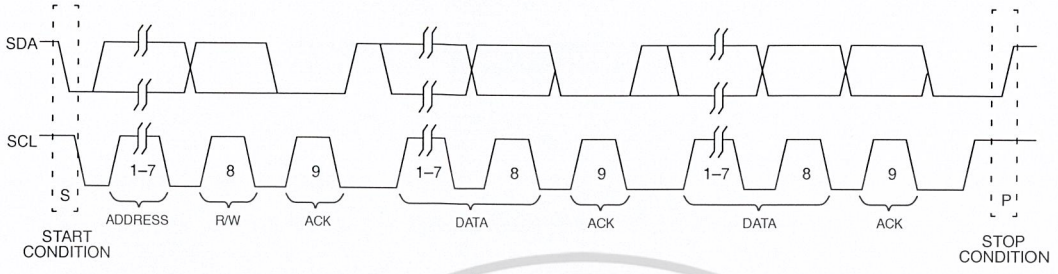
A device that acknowledges must pull down the SDA line during the acknowledge clock pulse in such a way that the SDA line is stable low during the high period of the acknowledge related clock pulse. Of course, setup and hold times must be taken into account. When receiving data from a slave a master must signal an end of data to the slave by not generating an acknowledge bit on the last byte that has been clocked out of the slave. In this case, the slave must leave the data line high to enable the master to generate the STOP condition.

DATA TRANSFER

Figures 5, 6, and 7 detail how data transfer is accomplished on the 2–wire bus. Depending on the state of the R/$\overline{W}$ bit in the transmission protocols as shown in Figures 6 and 7, two types of data transfer are possible:

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DATA TRANSFER ON 2–WIRE SERIAL BUS Figure 5



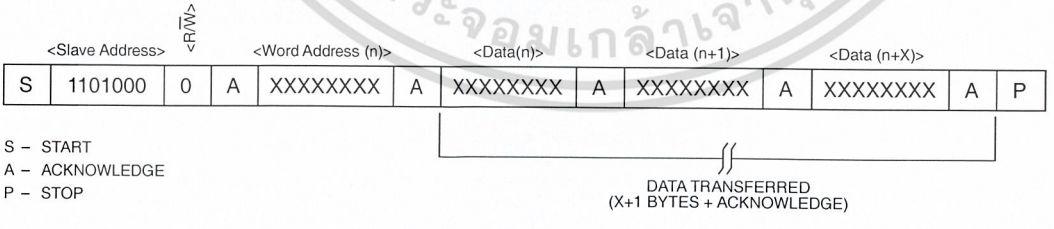
1. Data transfer from a master transmitter to a slave receiver. The first byte transmitted by the master is the slave address. Next follows a number of data bytes. The slave returns an acknowledge bit after each received byte. Data is transfered with the most significant bit (MSB) first.
2. Data transfer from a slave transmitter to a master receiver. The first byte (the slave address) is transmitted by the master. The slave then returns an acknowledge bit. This is followed by the slave transmitting a number of data bytes. The master returns an acknowledge bit after all received bytes other than the last byte. At the end of the last received byte, a 'not acknowledge' is returned.

The master device generates all of the serial clock pulses and the START and STOP conditions. A transfer is ended with a STOP condition or with a repeated START condition. Since a repeated START condition is also the beginning of the next serial transfer, the bus will not be released. Data is transfered with the most significant bit (MSB) first.

The DS1307 may operate in the following two modes:

1. Slave receiver mode (DS1307 write mode): Serial data and clock are received through SDA and SCL. After each byte is received an acknowledge bit is transmitted. START and STOP conditions are recognized as the beginning and end of a serial transfer. Address recognition is performed by hardware after reception of the slave address and direction bit (See Figure 6). The address byte is the first byte received after the start condition is generated by the master. The address byte contains the 7 bit DS1307 address, which is 1101000, followed by the direction bit (R/W\) which for a write is a 0. After receiving and decoding the address byte the DS1307 outputs an acknowledge on the SDA line. After the DS1307 acknowledges the slave address + write bit, the master transmits a register address to the DS1307 This will set the register pointer on the DS1307. The master will then begin transmitting each byte of data with the DS1307 acknowledging each byte received. The master will generate a stop condition to terminate the data write.

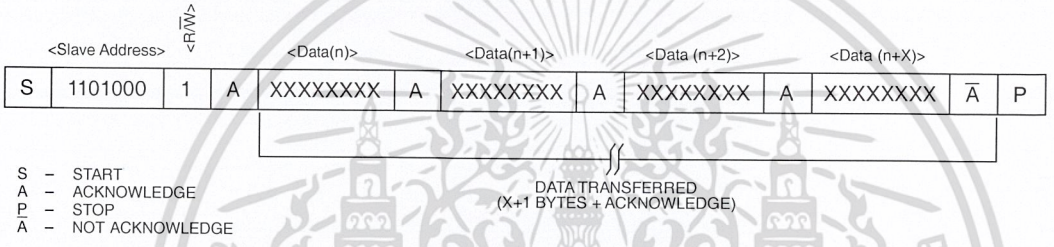
DATA WRITE – SLAVE RECEIVER MODE Figure 6



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. Slave transmitter mode (DS1307 read mode): The first byte is received and handled as in the slave receiver mode. However, in this mode, the direction bit will indicate that the transfer direction is reversed. Serial data is transmitted on SDA by the DS1307 while the serial clock is input on SCL. START and STOP conditions are recognized as the beginning and end of a serial transfer (See Figure 7). The address byte is the first byte received after the start condition is generated by the master. The address byte contains the 7 bit DS1307 address, which is 1101000, followed by the direction bit (R/W\) which for a read is a 1. After receiving and decoding the address byte the DS1307 inputs an acknowledge on the SDA line. The DS1307 then begins to transmit data starting with the register address pointed to by the register pointer. If the register pointer is not written to before the initiation of a read mode the first address that is read is the last one stored in the register pointer. The DS1307 must receive a Not Acknowledge to end a read.

DATA READ – SLAVE TRANSMITTER MODE Figure 7



S – START
A – ACKNOWLEDGE
P – STOP
Ā – NOT ACKNOWLEDGE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ABSOLUTE MAXIMUM RATINGS*

Voltage on Any Pin Relative to Ground	–0.5V to +7.0V
Operating Temperature	0°C to 70°C
Storage Temperature	–55°C to +125°C
Soldering Temperature	260°C for 10 seconds

* This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods of time may affect reliability.

The Dallas Semiconductor DS1307 is built to the highest quality standards and manufactured for long term reliability. All Dallas Semiconductor devices are made using the same quality materials and manufacturing methods. However, standard versions of the DS1307 are not exposed to environmental stresses, such as burn–in, that some industrial applications require. Products which have successfully passed through this series of environmental stresses are marked IND or N, denoting their extended operating temperature and reliability rating. For specific reliability information on this product, please contact the factory at (972) 371–4448.

RECOMMENDED DC OPERATING CONDITIONS

(0°C to 70°C)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Supply Voltage	V_{CC}	4.5	5.0	5.5	V	1
Logic 1	V_{IH}	2.2		V_{CC}+0.3	V	1
Logic 0	V_{IL}	–0.3		+0.8	V	1
V_{BAT} Battery Voltage	V_{BAT}	2.5		3.5	V	1

DC ELECTRICAL CHARACTERISTICS

(0°C to 70°C; V_{CC}=4.5V to 5.5V)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Input Leakage	I_{LI}			1	µA	10
I/O Leakage	I_{LO}			1	µA	11
Logic 0 Output	V_{OL}			0.4	V	2
Active Supply Current	I_{CCA}			1.5	mA	9
Standby Current	I_{CCS}			200	µA	3
Battery Current (OSC ON); SQW/OUT OFF	I_{BAT1}		300	500	nA	4
Battery Current (OSC ON); SQW/OUT ON (32 KHz)	I_{BAT2}		480	800	nA	4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC ELECTRICAL CHARACTERISTICS

(0°C to 70°C; V_{CC}=4.5V to 5.5V)

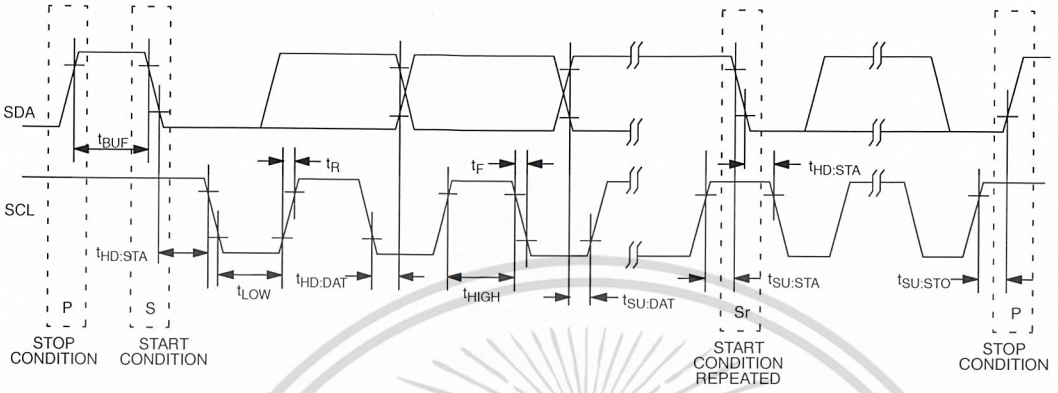
PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
SCL Clock Frequency	f_{SCL}	0		100	KHz	
Bus Free Time Between a STOP and START Condition	t_{BUF}	4.7			µs	
Hold Time (Repeated) START Condition	$t_{HD:STA}$	4.0			µs	5
LOW Period of SCL Clock	t_{LOW}	4.7			µs	
HIGH Period of SCL Clock	t_{HIGH}	4.0			µs	
Set–up Time for a Repeated START Condition	$t_{SU:STA}$	4.7			µs	
Data Hold Time	$t_{HD:DAT}$	0			µs	6, 7
Data Set–up Time	$t_{SU:DAT}$	250			ns	
Rise Time of Both SDA and SCL Signals	t_R			1000	ns	
Fall Time of Both SDA and SCL Signals	t_F			300	ns	
Set–up Time for STOP Condition	$t_{SU:STO}$	4.7			µs	
Capacitive Load for each Bus Line	C_B			400	pF	8
I/O Capacitance	$C_{I/O}$		10		pF	
Crystal Capacitance			12.5		pF	

NOTES:

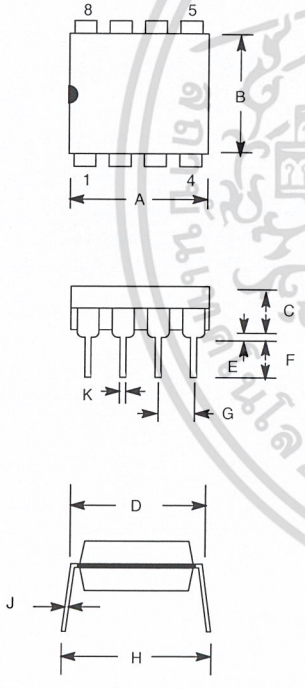
1. All voltages are referenced to ground.
2. Logic zero voltages are specified at a sink current of 5 mA at V_{CC}=4.5V, V_{OL}=GND for capacitive loads.
3. I_{CCS} specified with V_{CC}=5.0V and SDA, SCL=5.0V.
4. V_{CC}=0V, V_{BAT}=3V.
5. After this period, the first clock pulse is generated.
6. A device must internally provide a hold time of at least 300 ns for the SDA signal (referred to the V_{IHMIN} of the SCL signal) in order to bridge the undefined region of the falling edge of SCL.
7. The maximum $t_{HD:DAT}$ has only to be met if the device does not stretch the LOW period (t_{LOW}) of the SCL signal.
8. C_B – total capacitance of one bus line in pF.
9. I_{CCA} – SCL clocking at max frequency = 100 KHz.
10. SCL only.
11. SDA and SQW/OUT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TIMING DIAGRAM



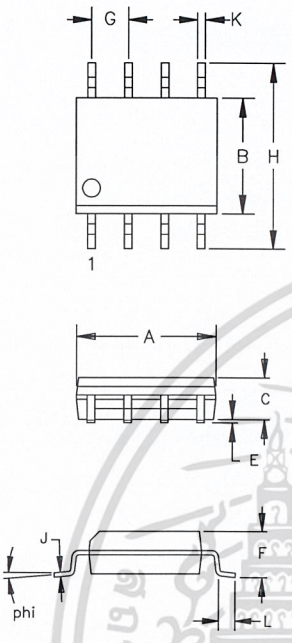
DS1307 64 X 8 SERIAL REAL TIME CLOCK 8–PIN DIP



PKG	8–PIN	
DIM	MIN	MAX
A IN. MM	0.360 9.14	0.400 10.16
B IN. MM	0.240 6.10	0.260 6.60
C IN. MM	0.120 3.05	0.140 3.56
D IN. MM	0.300 7.62	0.325 8.26
E IN. MM	0.015 0.38	0.040 1.02
F IN. MM	0.120 3.04	0.140 3.56
G IN. MM	0.090 2.29	0.110 2.79
H IN. MM	0.320 8.13	0.370 9.40
J IN. MM	0.008 0.20	0.012 0.30
K IN. MM	0.015 0.38	0.021 0.53

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DS1307Z 64 X 8 SERIAL REAL TIME CLOCK 8–PIN SOIC (150 MIL)



PKG	8–PIN (150 MIL)	
DIM	MIN	MAX
A IN. MM	0.188 4.78	0.196 4.98
B IN. MM	0.150 3.81	0.158 4.01
C IN. MM	0.048 1.22	0.062 1.57
E IN. MM	0.004 0.10	0.010 0.25
F IN. MM	0.053 1.35	0.069 1.75
G IN. MM	0.050 BSC 1.27 BSC	
H IN. MM	0.230 5.84	0.244 6.20
J IN. MM	0.007 0.18	0.011 0.28
K IN. MM	0.012 0.30	0.020 0.51
L IN. MM	0.016 0.41	0.050 1.27
phi	0°	8°

56–G2008–001

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้