

การออกแบบวงจรถิจริตอลชนิดความเร็วสูงและแรงดันต่ำ  
ด้วยเทคโนโลยีแบบไบซีมอส

HIGH SPEED AND LOW VOLTAGE BICMOS  
DIGITAL CIRCUIT DESIGN



ฉัตรพงศ์ สุริยาอมรานนท์

CHATPONG SURIYAAMMARANON

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ.2547

ISBN 974-15-1315-1

รับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ป  
งให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้ง

**HIGH SPEED AND LOW VOLTAGE BICMOS  
DIGITAL CIRCUIT DESIGN**



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT  
OF THE REQUIREMENT FOR THE DEGREE OF  
DOCTOR OF ENGINEERING IN ELECTRICAL ENGINEERING  
SCHOOL OF GRADUATE STUDIES  
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

**2004**

**ISBN 974-15-1315-1**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**COPYRIGHT 2004**

**SCHOOL OF GRADUATE STUDIES**

**KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

|                             |  |
|-----------------------------|--|
| หัวข้อวิทยานิพนธ์           | การออกแบบวงจรดิจิทัลประยุกต์ชนิดความเร็วสูงและแรงดันต่ำด้วยเทคโนโลยีแบบไบซีมอส |
| ชื่อนักศึกษา                | นายฉัตรพงศ์ สุรียาอมรานนท์   |
| รหัสนักศึกษา                | 41060011   |
| ปริญญา                      | วิศวกรรมศาสตรดุษฎีบัณฑิต   |
| สาขา                        | วิศวกรรมไฟฟ้า  |
| พ.ศ.                        | 2547   |
| อาจารย์ผู้ควบคุมวิทยานิพนธ์ | รศ.ดร. กอบชัย เศรษฐาญ  |

### บทคัดย่อ

วิทยานิพนธ์ฉบับนี้ เสนอการออกแบบวงจรดิจิทัลแบบต่าง ๆ โดยใช้เทคโนโลยีของวงจรไบซีมอส เพื่อให้ได้วงจรที่มีความเร็วสูง และสามารถใช้งานที่แรงดันต่ำ นอกจากนี้ได้อธิบาย ถึงแนวความคิดในการพัฒนาวงจรไบซีมอสและประเภทของวงจรไบซีมอส ขณะเดียวกันได้ทำการเปรียบเทียบคุณสมบัติของวงจรไบซีมอสแบบใหม่ กับวงจรไบซีมอส แบบต่าง ๆ รวมทั้งวงจรแบบซีมอส โดยใช้โปรแกรม PSPICE ในการทดสอบคุณสมบัติของวงจร

|                       |  |
|-----------------------|--|
| <b>Thesis</b>         | High Speed and Low Voltage BiCMOS Digital Circuit Design |
| <b>Student</b>        | Mr. Chatpong Suriyaammaranon                             |
| <b>Student ID.</b>    | 41060011   |
| <b>Degree</b>         | Doctor of Engineering                                    |
| <b>Programme</b>      | Electrical engineering                                   |
| <b>Year</b>           | 2004   |
| <b>Thesis Advisor</b> | Assoc.Prof.Dr. Kobchai Dejhan                            |

## ABSTRACT

This thesis presents a design of various digital application circuits by using BiCMOS circuit technology that can be achieved the high speed and low power performance. In addition, this thesis has been explained the improvement ideas of BiCMOS circuits as well as categorized the type of proposed BiCMOS circuits. Simultaneously, the comparison results of new BiCMOS and previous BiCMOS as well as simple CMOS have been presented by using PSpice circuit simulator.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## กิตติกรรมประกาศ

ผู้เขียนขอขอบคุณบิดามารดา และผู้มีพระคุณที่สนับสนุนให้มีโอกาสได้รับการศึกษา จนกระทั่งสามารถศึกษาในระดับอุดมศึกษาและยังให้กำลังใจมาโดยตลอด อีกทั้งครูอาจารย์ทุกท่านที่ได้ประสิทธิ์ประสาทวิชาความรู้ในทุกด้าน ซึ่งเป็นพื้นฐานที่ทำให้สามารถค้นคว้าและเข้าใจงานวิจัยนี้ได้ ขอขอบคุณอาจารย์กอบชัย เศรษฐาญ ที่ให้คำปรึกษา วิจัย และแนะนำเอกสารอ้างอิงที่มีประโยชน์ งานงานวิทยานิพนธ์ฉบับนี้สามารถสำเร็จลุล่วงตามเป้าหมาย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญ

|   | หน้า |
|---|------|
| บทคัดย่อภาษาไทย.....  | I    |
| บทคัดย่อภาษาอังกฤษ.....   | II   |
| กิตติกรรมประกาศ.....  | III  |
| สารบัญ.....   | IV   |
| สารบัญรูป.....  | VI   |
| บทที่ 1 บทนำ.....   | 1    |
| 1.1 ประวัติของเทคโนโลยีสารกึ่งตัวนำ.....                          | 1    |
| 1.2 ที่มาของงานวิจัย.....   | 2    |
| 1.3 วัตถุประสงค์ของงานวิจัย.....                                  | 2    |
| บทที่ 2 การทำงานของวงจรมอสอินเวอเตอร์และการพัฒนางจร.....          | 4    |
| 2.1 แนวความคิดในการพัฒนางจรไบซีมอส.....                           | 4    |
| 2.2 การทำงานของวงจรมอสอินเวอเตอร์แบบธรรมดา.....                   | 7    |
| 2.2.1 คุณสมบัติของสัญญาณไฟตรงของวงจรมอสอินเวอเตอร์แบบธรรมดา.....  | 8    |
| 2.2.2 คุณสมบัติในการสวิตช์ของวงจรมอสอินเวอเตอร์แบบธรรมดา.....     | 10   |
| 2.3 การปรับปรุงวงจรมอสให้สามารถใช้งานที่แหล่งกำเนิดแรงดันต่ำ..... | 13   |
| 2.3.1 วงจร BiNMOS.....  | 13   |
| 2.3.2 วงจร LV-BiFET.....  | 14   |
| 2.3.3 วงจร PMOS/NPN pull-down BiCMOS.....                         | 15   |
| 2.4 โครงสร้างของส่วนขั้ววงจรมอส.....                              | 16   |
| 2.4.1 โครงสร้างแบบ Common Emitter (CE).....                       | 16   |
| 2.4.2 โครงสร้างแบบ Gate – Diode (GD).....                         | 18   |
| 2.4.3 โครงสร้างแบบ Emitter – Follower (EF).....                   | 19   |
| 2.4.4 การเปรียบเทียบโครงสร้างทั้ง 3 แบบ.....                      | 20   |
| 2.5 การปรับปรุงวงจรมอสให้เป็นวงจรแกว่แบบเต็มช่วง.....             | 21   |
| 2.5.1 Non full-swing with CMOS clamping diode.....                | 21   |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# สารบัญ (ต่อ)

|   | หน้า      |
|---|-----------|
| 2.5.2 Full-swing complementary BiCMOS with CMOS shunt.....                | 22        |
| 2.5.3 Full-swing complementary BiCMOS with positive feedback.....         | 23        |
| 2.5.4 Full-swing complementary BiCMOS with CE shunt.....                  | 24        |
| <b>บทที่ 3 วงจรเกทพื้นฐานแบบไบซีมอส</b> .....                             | <b>26</b> |
| 3.1 วงจรไบซีมอสอินเวอร์ตเตอร์แบบใหม่.....                                 | 26        |
| 3.2 การเปรียบเทียบผลการตอบสนองของวงจรอินเวอร์ตเตอร์ในแต่ละแบบ.....        | 27        |
| 3.3 การเปรียบเทียบโครงสร้างของวงจรขับไบซีมอสแบบคู่ควบ.....                | 32        |
| 3.4 การเปรียบเทียบวงจรที่ทำให้เกิดการแกว่งแบบเต็มช่วงสัญญาณ.....          | 34        |
| 3.5 วงจรไบซีมอสเนนเกท.....  | 47        |
| 3.6 วงจรไบซีมอสออร์เกท.....   | 49        |
| <b>บทที่ 4. วงจรประยุกต์ใช้งานของไบซีมอสความเร็วสูงและแรงดันต่ำ</b> ..... | <b>51</b> |
| 4.1 วงจรไบซีมอสซิมิทริกเกอร์.....   | 51        |
| 4.2 วงจรไบซีมอสไตรเซตทบัฟเฟอร์.....                                       | 63        |
| <b>บทที่ 5. สรุปผลการวิจัย</b> .....                                      | <b>77</b> |
| <b>บรรณานุกรม</b> .....   | <b>78</b> |
| <b>ประวัติผู้เขียน</b> .....  | <b>81</b> |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป

| รูปที่   | หน้า |
|--|------|
| 2.1 แสดงวงจรซีมอสอินเวอร์ตเตอร์.....   | 5    |
| 2.2 แสดงวงจรขับแบบ ไบโพลาร์.....   | 5    |
| 2.3 แสดงการรวมวงจรพีมอสกับไบโพลาร์และวงจรเอ็มมอสกับไบโพลาร์.....   | 6    |
| 2.4 แสดงวงจรไบซีมอสอินเวอร์ตเตอร์วงจรแรก.....  | 6    |
| 2.5 แสดงวงจรไบซีมอสอินเวอร์ตเตอร์แบบตัวต้านทาน.....  | 6    |
| 2.6 แสดงวงจรไบซีมอสอินเวอร์ตเตอร์แบบธรรมดา.....  | 7    |
| 2.7 แสดงคุณสมบัติการ โอนถ่ายสัญญาณไฟตรงของวงจรไบซีมอสอินเวอร์ตเตอร์แบบธรรมดา.....  | 7    |
| 2.8 แสดงการทำงานในช่วงการชาร์จประจุที่เอาต์พุต.....  | 10   |
| 2.9 แสดงการทำงานในช่วงการคายประจุที่เอาต์พุต.....  | 11   |
| 2.10 แสดงวงจร BiNMOS.....  | 13   |
| 2.11 แสดงวงจร LV-BiFET.....  | 14   |
| 2.12 แสดงวงจร PMOS/NPN pull-down BiCMOS.....   | 15   |
| 2.13 แสดงโครงสร้างวงจรขับแบบ Common Emitter.....   | 16   |
| 2.14 แสดงโครงสร้างวงจรขับแบบ Gate – Diode.....   | 18   |
| 2.15 แสดงโครงสร้างวงจรขับแบบ Emitter Follower.....   | 19   |
| 2.16 Non full-swing with CMOS clamping diode.....  | 21   |
| 2.17 Full-swing complementary BiCMOS with CMOS shunt.....  | 22   |
| 2.18 Full-swing complementary BiCMOS with positive feedback.....   | 23   |
| 2.19 Full-swing complementary BiCMOS with CE shunt.....  | 24   |
| 3.1 วงจรไบซีมอสอินเวอร์ตเตอร์ที่ออกแบบใหม่.....  | 26   |
| 3.2 แสดงการเปรียบเทียบผลการตอบสนองของวงจรอินเวอร์ตเตอร์ไบซีมอสออกแบบใหม่<br>กับวงจรแบบซีมอสที่แหล่งจ่ายแรงดัน $V_{DD} = 5$ โวลต์ และ โหลดคาปาซิแตนซ์ 1 pF..... | 29   |
| 3.3 แสดงการเปรียบเทียบผลการตอบสนองของวงจรอินเวอร์ตเตอร์ไบซีมอสออกแบบใหม่<br>กับวงจรแบบซีมอสที่แหล่งจ่ายแรงดัน $V_{DD} = 3$ โวลต์ และ โหลดคาปาซิแตนซ์ 1 pF..... | 29   |
| 3.4 แสดงการเปรียบเทียบผลการตอบสนองของวงจรอินเวอร์ตเตอร์ไบซีมอสออกแบบใหม่<br>กับวงจรแบบซีมอสที่แหล่งจ่ายแรงดัน $V_{DD} = 3$ โวลต์ และ โหลดคาปาซิแตนซ์ 2 pF..... | 30   |
| 3.5 แสดงการเปรียบเทียบผลการตอบสนองของวงจรอินเวอร์ตเตอร์ไบซีมอสออกแบบใหม่<br>กับวงจรแบบซีมอสที่แหล่งจ่ายแรงดัน $V_{DD} = 3$ โวลต์ และ โหลดคาปาซิแตนซ์ 8 pF..... | 30   |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป (ต่อ)

| รูปที่   | หน้า |
|--|------|
| 3.6 แสดงการเปรียบเทียบกราฟแสดงคุณสมบัติการถ่ายโอนแรงดันของวงจรมอสแบบคอมมอนซอร์ส กับวงจรมอสแบบใหม่ วงจรมอสแบบธรรมดา และวงจรมอสที่แหล่งจ่ายแรงดัน $V_{DD} = 1.5$ โวลต์และโหลดคาปาซิแตนซ์ 1 pF..... | 31   |
| 3.7 แสดงการเปรียบเทียบผลการตอบสนองของวงจรมอสแบบคอมมอนซอร์ส กับวงจรมอสแบบใหม่ วงจรมอสแบบธรรมดา และวงจรมอสแบบไบเอินมอส ที่แหล่งจ่ายแรงดัน $V_{DD} = 1.5$ โวลต์ และโหลดคาปาซิแตนซ์ 1 pF.....        | 31   |
| 3.8 แสดงการเปรียบเทียบผลการตอบสนองของวงจรมอสแบบ Common Emitter โครงสร้างแบบ Gate – Diode และโครงสร้างแบบ Emitter – Follower ที่แหล่งจ่ายแรงดัน $V_{DD} = 3$ โวลต์ และโหลดคาปาซิแตนซ์ 1 pF.....   | 33   |
| 3.9 แสดงการเปรียบเทียบกระแสเบสของวงจรมอสแบบ Common Emitter โครงสร้างแบบ Gate – Diode และโครงสร้างแบบ Emitter – Follower ที่แหล่งจ่ายแรงดัน $V_{DD} = 3$ โวลต์ และโหลดคาปาซิแตนซ์ 1 pF.....       | 33   |
| 3.10 วงจรมอสชนิดแอมป์แบบไม่เต็มช่วงซึ่งมีการคายประจุแบบอินเวอร์ตเตอร์.....   | 35   |
| 3.11 วงจรมอสชนิดแอมป์แบบไม่เต็มช่วงซึ่งมีการคายประจุแบบซิมอสไดโอด.....   | 35   |
| 3.12 แสดงการเปรียบเทียบผลการตอบสนองของวงจรมอสแบบคอมมอนซอร์สไบเอินมอสทั้ง 2 แบบ กับวงจรมอสแบบคอมมอนซอร์ส ที่แหล่งจ่ายแรงดัน $V_{DD} = 3$ โวลต์ และโหลดคาปาซิแตนซ์ 1 pF.....                       | 36   |
| 3.13 แสดงการเปรียบเทียบผลของกระแสคอลเลกเตอร์ในไบโพลาร์ทรานซิสเตอร์ Q1 และ Q2 ของวงจรมอสแบบคอมมอนซอร์สทั้ง 2 แบบ ที่แหล่งจ่ายแรงดัน $V_{DD} = 3$ โวลต์ และโหลดคาปาซิแตนซ์ 1 pF.....               | 36   |
| 3.14 แสดงการเปรียบเทียบผลของกระแสเบสในไบโพลาร์ทรานซิสเตอร์ Q1 และ Q2 ในช่วง Pull up ของวงจรมอสแบบคอมมอนซอร์สทั้ง 2 ที่แหล่งจ่ายแรงดัน $V_{DD} = 3$ โวลต์ และโหลดคาปาซิแตนซ์ 1 pF.....            | 37   |
| 3.15 แสดงการเปรียบเทียบผลของกระแสเบสในไบโพลาร์ทรานซิสเตอร์ Q1 และ Q2 ในช่วง pull down ของวงจรมอสแบบคอมมอนซอร์สทั้ง 2 แบบ ที่แหล่งจ่ายแรงดัน $V_{DD} = 3$ โวลต์ และโหลดคาปาซิแตนซ์ 1 pF.....      | 37   |
| 3.16 แสดงวงจรมอสที่ก่อให้เกิดการแอมป์แบบเต็มช่วงสัญญาณอย่างง่าย โดยต่อมอสทรานซิสเตอร์คกร่วมระหว่างเบส-อิมิตเตอร์.....  | 39   |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป (ต่อ)

| รูปที่   | หน้า |
|--|------|
| 3.17 แสดงวงจรเบื้องต้นที่ทำให้เกิดการแกว่งแบบเต็มช่วงสัญญาณ โดยต่อมอสทรานซิสเตอร์ ตกร่อมระหว่างเบส-อิมิเตอร์ และเทคนิคของซิมอสไดโอดในการกายประจุตกค้างที่เบส.....              | 39   |
| 3.18 แสดงวงจรเบื้องต้นที่ทำให้เกิดการแกว่งแบบเต็มช่วงสัญญาณ โดยต่อมอสทรานซิสเตอร์ ตกร่อมระหว่างเบส-อิมิเตอร์ และเทคนิคการกายประจุไปยังกราวด์ และ $V_{DD}$ โดยตรง....           | 40   |
| 3.19 แสดงการเปรียบเทียบผลการตอบสนองของวงจรอินเวอร์ตเตอร์ไบซิมอสที่มีการแกว่งแบบเต็มช่วงสัญญาณ 3 แบบ ที่แหล่งจ่ายแรงดัน $V_{DD} = 3$ โวลต์ และ โหลดคาปาซิแตนซ์ 1 pF ..          | 40   |
| 3.20 แสดงการเปรียบเทียบผลของกระแสที่เอาต์พุตของวงจรทั้ง 3 แบบ ในช่วง pull-up ที่แหล่งจ่ายแรงดัน $V_{DD} = 3$ โวลต์ และ โหลดคาปาซิแตนซ์ 1 pF .....                              | 41   |
| 3.21 แสดงการเปรียบเทียบผลของกระแสที่เอาต์พุตของวงจรทั้ง 3 แบบ ในช่วง pull-down ที่แหล่งจ่ายแรงดัน $V_{DD} = 3$ โวลต์ และ โหลดคาปาซิแตนซ์ 1 pF .....                            | 41   |
| 3.22 แสดงวงจรไบซิมอสอินเวอร์ตเตอร์ที่ใช้การกายประจุไปยังกราวด์ และ $V_{DD}$ โดยตรง และการป้อนกลับแบบบวกควบคุมมอสทรานซิสเตอร์ตกร่อมระหว่างคอลเลกเตอร์- อิมิเตอร์.               | 43   |
| 3.23 แสดงวงจรไบซิมอสอินเวอร์ตเตอร์ที่ใช้ซิมอสไดโอดในการกายประจุตกค้างที่เบส และการป้อนกลับแบบบวกควบคุมมอสทรานซิสเตอร์ตกร่อมระหว่างเบส-อิมิเตอร์.....                           | 43   |
| 3.24 แสดงวงจรไบซิมอสอินเวอร์ตเตอร์ที่ใช้ซิมอสไดโอดในการกายประจุตกค้างที่เบส และการป้อนกลับแบบบวกควบคุมมอสทรานซิสเตอร์ตกร่อมระหว่างคอลเลกเตอร์- อิมิเตอร์.                      | 44   |
| 3.25 แสดงการเปรียบเทียบผลการตอบสนองของวงจรอินเวอร์ตเตอร์แบบไบซิมอสทั้ง 4 แบบ กับวงจรอินเวอร์ตเตอร์แบบซิมอส ที่แหล่งจ่ายแรงดัน $V_{DD} = 3$ โวลต์ และ โหลดคาปาซิแตนซ์ 1 pF..... | 44   |
| 3.26 แสดงการเปรียบเทียบผลของกระแสคอลเลกเตอร์ที่ไบโพลาร์ทรานซิสเตอร์ Q1 ของวงจรไบซิมอสทั้ง 4 แบบ ที่แหล่งจ่ายแรงดัน $V_{DD} = 3$ โวลต์ และ โหลดคาปาซิแตนซ์ 1 pF.....            | 45   |
| 3.27 แสดงการเปรียบเทียบผลของกระแสแตรนของเอ็นมอสทรานซิสเตอร์ M8 ของวงจรไบซิมอสทั้ง 4 แบบ ที่แหล่งจ่ายแรงดัน $V_{DD} = 3$ โวลต์ และ โหลดคาปาซิแตนซ์ 1 pF .....                   | 45   |
| 3.28 แสดงการเปรียบเทียบผลของกระแสคอลเลกเตอร์ที่ไบโพลาร์ทรานซิสเตอร์ Q1 ของวงจรไบซิมอสทั้ง 4 แบบ ที่แหล่งจ่ายแรงดัน $V_{DD} = 3$ โวลต์ และ โหลดคาปาซิแตนซ์ 1 pF.....            | 46   |
| 3.29 แสดงการเปรียบเทียบผลของกระแสแตรนของเอ็นมอสทรานซิสเตอร์ M8 ของวงจรไบซิมอสทั้ง 4 แบบ ที่แหล่งจ่ายแรงดัน $V_{DD} = 3$ โวลต์ และ โหลดคาปาซิแตนซ์ 1 pF .....                   | 46   |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป (ต่อ)

| รูปที่   | หน้า |
|--|------|
| 3.30 วงจร ไบซีมอสแนนเกท.....   | 47   |
| 3.31 วงจร ไบซีมอสนอร์เกท.....  | 49   |
| 4.1 แสดงสัญลักษณ์ของวงจรมิติทริกเกอร์.....   | 51   |
| 4.2 คุณสมบัติในการ โอนถ่ายสัญญาณของวงจรมิติทริกเกอร์ชนิดไม่กลับเฟสในทางอุดมคติ   | 51   |
| 4.3 วงจรมิติทริกเกอร์แบบซีมอสที่ใช้กันอยู่ในปัจจุบัน.....  | 52   |
| 4.4 วงจร ไบซีมอสมิติทริกเกอร์แบบเก่า.....  | 52   |
| 4.5 วงจร ไบซีมอสมิติทริกเกอร์แบบใหม่.....  | 55   |
| 4.6 วงจรเสมือนของส่วนควบคุมแรงดันวิกฤติ.....   | 56   |
| 4.7 แสดงผลการเปลี่ยนแปลงค่าแรงดันวิกฤติต่อการเปลี่ยนความกว้างของช่องทางเดินกระแส (W) ของมอสทรานซิสเตอร์ M3 และ M4.....                                       | 59   |
| 4.8 แสดงตัวอย่างการทำงานของวงจรมิติทริกเกอร์แบบใหม่ต่อสัญญาณอินพุตแบบสามเหลี่ยม.....   | 59   |
| 4.9 แสดงผลของสัญญาณเอาต์พุตของวงจรต่อการเปลี่ยนขนาดของมอสทรานซิสเตอร์ M5 ที่แรงดัน $V_{DD} = 1.5$ โวลต์ และ โหลดคาปาซิแตนซ์ที่ 1 pF.....                     | 60   |
| 4.10 แสดงผลของสัญญาณเอาต์พุตของวงจรต่อการเปลี่ยนขนาดของมอสทรานซิสเตอร์ M15 ที่แรงดัน $V_{DD} = 1.5$ โวลต์ และ โหลดคาปาซิแตนซ์ที่ 1 pF.....                   | 60   |
| 4.11 เป็นการแสดงตัวอย่างเปรียบเทียบผลการตอบสนอง ของวงจรมอสที่ออกแบบใหม่ วงจร ไบซีมอสแบบเก่า และวงจรมอสที่ $V_{DD} = 1.5$ โวลต์ และ โหลดคาปาซิแตนซ์ 1 pF..... | 61   |
| 4.12 เป็นการแสดงตัวอย่างเปรียบเทียบผลการตอบสนองของวงจรมอสที่ออกแบบใหม่ วงจร ไบซีมอสแบบเก่า และวงจรมอสที่ $V_{DD} = 3$ โวลต์ และ โหลดคาปาซิแตนซ์ 1 pF.....    | 61   |
| 4.13 แสดงการเปรียบเทียบผลการหน่วงเวลาของวงจรทั้งสามแบบต่อการเปลี่ยนแปลง โหลดคาปาซิแตนซ์จาก 0.1 pF ถึง 1 pF ที่แรงดัน $V_{DD} = 1.5$ โวลต์.....               | 62   |
| 4.14 เป็นการเปรียบเทียบผลของแหล่งจ่ายแรงดัน $V_{DD}$ ที่เปลี่ยนไปจาก 1 โวลต์ ถึง 3 โวลต์ ต่อการหน่วงเวลาของวงจรที่โหลดคาปาซิแตนซ์ 1 pF.....                  | 62   |
| 4.15 สัญลักษณ์ของวงจร ไตรเสตทอินเวอร์ตเตอร์.....   | 63   |
| 4.16 วงจร ไตรเสตทอินเวอร์ตเตอร์แบบซีมอส.....   | 64   |
| 4.17 วงจร ไบซีมอสไตรเสตทอินเวอร์ตเตอร์แบบธรรมดา.....   | 64   |
| 4.18 วงจร ไบซีมอสไตรเสตทอินเวอร์ตเตอร์แบบคู่ควบแบบเก่า.....  | 65   |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป (ต่อ)

| รูปที่   | หน้า |
|--|------|
| 4.19 วงจรไบซิมอสไตรเสตทอนิเวอร์เตอร์แบบใหม่.....   | 66   |
| 4.20 Block diagram ของวงจรไบซิมอสไตรเสตทบัฟเฟอร์แบบใหม่.....   | 67   |
| 4.21 เป็นการเปรียบเทียบผลการตอบสนองของวงจรไตรเสตทบัฟเฟอร์แบบต่าง ๆ<br>ที่แหล่งจ่ายแรงดัน 1.5 โวลต์ และโหลดคาปาซิแตนซ์ 1 ถึง 10 pF.....       | 70   |
| 4.22 เป็นการเปรียบเทียบ rise time ของวงจรไตรเสตทบัฟเฟอร์แบบต่าง ๆ.....   | 71   |
| 4.23 เป็นการเปรียบเทียบ fall time ของวงจรไตรเสตทบัฟเฟอร์แบบต่าง ๆ.....   | 71   |
| 4.24 เป็นการเปรียบเทียบ rise time ที่โหลดคาปาซิแตนซ์ 1 pF เมื่อแหล่งจ่ายแรงดันเปลี่ยนไป..  | 72   |
| 4.25 เป็นการเปรียบเทียบ fall time ที่โหลดคาปาซิแตนซ์ 1 pF เมื่อแหล่งจ่ายแรงดันเปลี่ยนไป..  | 72   |
| 4.26 เป็นการเปรียบเทียบ rise time ที่แหล่งจ่ายแรงดัน 1.5 โวลต์ เมื่อโหลดคาปาซิแตนซ์<br>เปลี่ยนจาก 0.1 pF ถึง 1 pF.....                       | 73   |
| 4.27 เป็นการเปรียบเทียบ fall time ที่แหล่งจ่ายแรงดัน 1.5 โวลต์ เมื่อโหลดคาปาซิแตนซ์<br>เปลี่ยนจาก 0.1 pF ถึง 1 pF.....                       | 73   |
| 4.28 แสดงการเปรียบเทียบผลของการหน่วงเวลาของวงจรไตรเสตทบัฟเฟอร์แบบต่าง ๆ<br>เมื่อเปลี่ยนแปลงแหล่งจ่ายแรงดันที่โหลดคาปาซิแตนซ์ 1 pF.....       | 74   |
| 4.29 แสดงการเปรียบเทียบผลของการหน่วงเวลาของวงจรไตรเสตทบัฟเฟอร์แบบต่าง ๆ<br>เมื่อเปลี่ยนแปลงโหลดคาปาซิแตนซ์ ที่แหล่งจ่ายแรงดัน 1.5 โวลต์..... | 74   |
| 4.30 แสดงผลการตอบสนองของวงจรไตรเสตทบัฟเฟอร์แบบต่าง ๆ ที่แรงดัน 1.5 โวลต์<br>และโหลดคาปาซิแตนซ์ 1 pF ต่อสัญญาณความถี่ 1 GHz.....              | 75   |
| 4.31 แสดงผลการตอบสนองของวงจรไตรเสตทบัฟเฟอร์แบบต่าง ๆ ที่แรงดัน 1.5 โวลต์<br>และโหลดคาปาซิแตนซ์ 10 pF ต่อสัญญาณความถี่ 100 MHz.....           | 76   |

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# บทที่ 1

## บทนำ

### 1.1 ประวัติของเทคโนโลยีสารกึ่งตัวนำ

ประวัติของเทคโนโลยีสารกึ่งตัวนำเริ่มขึ้นประมาณช่วงทศวรรษที่ 1930 หลังจาก Lilienfeld และ Heil [1,2] ได้เสนอทรานซิสเตอร์ (Metal Oxide Semiconductor Transistor) อย่างไรก็ตาม หลังจากนั้นใช้เวลากว่า 30 ปี ในการพัฒนาแนวความคิดดังกล่าวให้อยู่ในระดับที่สามารถใช้งานได้จริงในทางปฏิบัติ จนกระทั่งในช่วงทศวรรษที่ 1960 เทคโนโลยีทรานซิสเตอร์แบบเอ็นเอ็มอส [3, 4] (NMOS Transistor) จึงเป็นที่ยอมรับอย่างกว้างขวางในการออกแบบวงจรดิจิทัลในช่วงนั้น ขณะเดียวกันเทคโนโลยีของไบโพลาร์ทรานซิสเตอร์ (Bipolar Transistor) ก็ได้เริ่มต้นขึ้นในช่วงทศวรรษที่ 1950 ซึ่งได้รับความนิยมอย่างมาก และมีการพัฒนาอย่างต่อเนื่องจนเป็นเทคโนโลยีหลักของวงจรดิจิทัลในช่วงปลายทศวรรษที่ 1970 ซึ่งเป็นที่รู้จักและใช้งานกันจนถึงปัจจุบันในชื่อของวงจรถือทีแอล (Transistor Transistor Logic) จากนั้นในช่วงทศวรรษที่ 1980 หลังจกมีการเสนอเทคโนโลยีของซีเอ็มอสทรานซิสเตอร์ [5] (Complementary Metal Oxide Semiconductor) ทรานซิสเตอร์ก็กลับมาได้รับความนิยมอีกครั้ง และนับได้ว่าเป็นเทคโนโลยีหลักของวงจรถือทีแอลจนถึงปัจจุบัน เนื่องจากข้อได้เปรียบหลายประการเมื่อเทียบกับเทคโนโลยีของไบโพลาร์ทรานซิสเตอร์ เช่น การสูญเสียกำลัง ขนาดของอุปกรณ์ และความง่ายในการออกแบบ อย่างไรก็ตาม ถึงแม้เทคโนโลยีซีเอ็มอสทรานซิสเตอร์เป็นที่นิยมกันในปัจจุบัน แต่ก็ยังมีข้อจำกัดอยู่บางประการ เช่น ในเรื่องของความสามารถในการขับวงจร ซึ่งจะส่งผลอย่างเด่นชัดต่อประสิทธิภาพของวงจร เมื่อใช้งานกับวงจรที่มีแหล่งจ่ายแรงดันต่ำ หรือวงจรที่มีโหลดขนาดใหญ่ ดังนั้นเทคโนโลยีของไบซีเอ็มอส (BiCMOS) ซึ่งเป็นการรวมข้อดีของทรานซิสเตอร์ทั้งสองแบบเข้าด้วยกัน จึงเป็นที่สนใจอย่างมากในปัจจุบัน ที่จริงแล้วความพยายามในการรวมโครงสร้างของทรานซิสเตอร์แบบไบโพลาร์และซีเอ็มอสเข้าด้วยกัน ได้ถูกนำเสนอเป็นครั้งแรกในปี 1969 โดย Lin. et al.[6] และได้มีการพัฒนาขึ้นมาเป็นลำดับ โดยเฉพาะกระบวนการผลิตที่สามารถรวมทรานซิสเตอร์ทั้งสองแบบเข้าด้วยกัน โดยไม่เพิ่มขึ้นตอนในการผลิต ในปัจจุบันนับได้ว่าวงจรไบซีเอ็มอสเป็นวงจรถือทีแอลที่ได้รับความนิยมสูงมากในวงจรรวมขนาดใหญ่ที่ต้องการความเร็วสูงที่แหล่งจ่ายแรงดันต่ำ

## 1.2 ที่มาของงานวิจัย

ปัจจุบันวงจรไบซีมอสเป็นวงจรที่ได้รับความนิยม และมีผลงานวิจัยที่ได้รับการยอมรับเพิ่มขึ้นอย่างมาก เนื่องจากข้อได้เปรียบในด้านความเร็วและความสามารถในการขับวงจรเทียบกับวงจรซีมอส ขณะที่วงจรรวมขนาดใหญ่มีแนวโน้มที่จะมีขนาดลดลง จึงทำให้แหล่งจ่ายแรงดันมีขนาดลดลงตามไปด้วย ปัญหาที่สำคัญอย่างหนึ่งเมื่อแหล่งจ่ายแรงดันมีขนาดลดลง คือประสิทธิภาพของวงจรจะลดลงด้วย ขณะที่วงจรไบซีมอสแบบธรรมดา [7] (Conventional BiCMOS) ซึ่งนับได้ว่าเป็นวงจรไบซีมอสพื้นฐานซึ่งเป็นที่ยอมรับกันโดยทั่วไป ปกติจะใช้งานที่แหล่งจ่ายแรงดัน ( $V_{DD}$ ) ในระดับ 5 โวลต์ ยังประสบปัญหาในเรื่องของความเร็วในการสวิตช์ของวงจร จะไม่สามารถใช้งานได้กับวงจรที่มีแหล่งกำเนิดแรงดันต่ำ สาเหตุที่สำคัญคือการแกว่งของสัญญาณที่ไม่เต็มช่วง เนื่องจากการสูญเสียแรงดันระหว่างเบสกับอิมิตเตอร์ในไบโพลาร์ทรานซิสเตอร์ในแต่ละระดับสัญญาณ ซึ่งมีขนาด  $2V_{BE}$  ถึงแม้ปัญหาดังกล่าวจะไม่ส่งผลกระทบต่อสัญญาณที่ระดับแรงดัน 5 โวลต์ แต่มันจะมีบทบาทและส่งผลกระทบต่อสัญญาณที่ระดับแรงดันต่ำลงจนทำให้ไม่สามารถทำงานได้ เพื่อปรับปรุงปัญหาดังกล่าว ได้มีการเสนอการออกแบบวงจรไบซีมอสหลายรูปแบบ วงจรเหล่านี้ส่วนใหญ่เป็นเทคนิคของการใช้ซีมอสทรานซิสเตอร์ต่อคร่อมระหว่างเบสกับอิมิตเตอร์ หรือระหว่างอิมิตเตอร์กับคอลเลกเตอร์ของไบโพลาร์ทรานซิสเตอร์ โดยที่วงจรมอสที่มาต่อคร่อมนี้จะถูกควบคุมโดยสัญญาณป้อนกลับจากเอาต์พุตของวงจร ทำให้วงจรมอสสามารถแกว่งแบบเต็มช่วงได้ โดยการทำงานของมอสทรานซิสเตอร์ในช่วงหลังของการทำงาน โดยที่ไบโพลาร์ทรานซิสเตอร์ทำหน้าที่ในการขับวงจรเพียงแค่ช่วงแรกของการทำงาน ดังนั้นเทคนิคในการออกแบบวงจรให้สามารถแกว่งแบบเต็มช่วงและสามารถใช้งานได้ที่แหล่งจ่ายแรงดันต่ำ จึงเป็นเรื่องที่น่าสนใจ และมีประโยชน์ต่อการพัฒนาวงจรในอนาคตต่อไป

## 1.3 วัตถุประสงค์ของงานวิจัย

วิทยานิพนธ์ฉบับนี้เสนอแนวทางในการแก้ปัญหาแรงดันที่สูญเสียไปเนื่องจากแรงดันตกคร่อมระหว่างเบสกับอิมิตเตอร์ โดยใช้โครงสร้างไบซีมอสแบบคู่ควบ และใช้เทคนิคการนำสัญญาณเอาต์พุตในการควบคุมให้วงจรสามารถมีการแกว่งแบบเต็มช่วงสัญญาณได้ เพื่อไม่ก่อให้เกิดปัญหาเมื่อทำการเชื่อมต่อกับวงจรถัดไป กล่าวคือถ้าแรงดันเอาต์พุตของวงจรไม่แกว่งแบบเต็มช่วง จะส่งผลให้แรงดันระหว่างเกทกับซอร์สซึ่งเป็นแรงดันอินพุตของวงจรถัดไปมีขนาดลดลง แรงดันที่ลดลงนี้ก่อให้เกิดผลเสียต่อความเร็วในการสวิตช์ซึ่งดังกล่าวไปแล้ว

วงจรที่ออกแบบใหม่นี้ สามารถทำให้แรงดันที่ขาซอร์สของมอสทรานซิสเตอร์ที่ใช้ในการควบคุมไบโพลาร์ทรานซิสเตอร์ต่อลงกราวด์ได้โดยตรง ทำให้แรงดันระหว่างเกตกับซอร์สมีค่าสูงขึ้น เป็นผลให้กระแสแรงดันซึ่งทำหน้าที่เป็นกระแสเบสและใช้ในการควบคุมการขับวงจรของไบโพลาร์ทรานซิสเตอร์มีค่าสูงขึ้น ส่งผลให้กระแสคอลเลกเตอร์ซึ่งใช้ในการสวิทซ์สัญญาณที่เอาต์พุตของวงจรมีค่ามากขึ้น ดังนั้นความเร็วในการสวิทซ์จึงเพิ่มขึ้นเมื่อเทียบกับวงจรเดิม นอกจากนี้ยังได้มีการเสนอวงจรดิจิทัลแบบต่าง ๆ โดยใช้การออกแบบให้มีจำนวนเกตน้อยที่สุด เพื่อให้มีขนาดเล็กที่สุด และมีความเร็วสูงสุดรวมทั้งสามารถใช้งานที่แรงต่ำ ๆ ได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2

# การทำงานของวงจรมอสคิวิตอลและการพัฒนาวงจรมอส

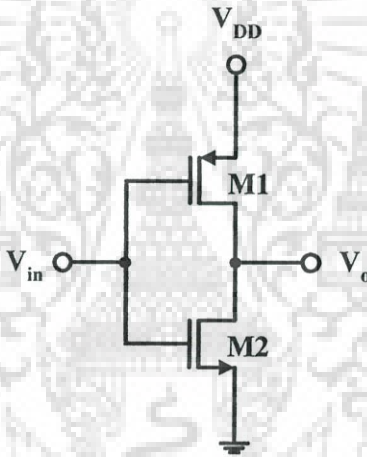
### 2.1 แนวความคิดในการพัฒนาวงจรมอส

จากการศึกษาเกี่ยวกับวงจรมอสคิวิตอลพบว่า วงจรมอสคิวิตอลในช่วงที่กำลังพัฒนาและเป็นที่ได้รับความสนใจอย่างมากในปัจจุบัน จากการศึกษาค้นคว้าพบว่าแนวทางในการวิจัยส่วนใหญ่ของวงจรมอสคิวิตอลนี้ จะมุ่งไปที่การพยายามที่จะเสนอวงจรมอสคิวิตอลที่สามารถใช้งานได้ที่แหล่งจ่ายแรงดันต่ำๆ และความเร็วสูง ดังที่ได้มีการตีพิมพ์ลงในวารสารต่างๆ มากมาย สำหรับเนื้อหาในหัวข้อนี้จะกล่าวถึงแนวความคิดเริ่มต้นที่ทำให้เกิดการพัฒนางจรมอสคิวิตอล และวงจรมอสคิวิตอลอินเวอร์ตเตอร์ที่ได้รับการพัฒนาเป็นลำดับ จนถึงวงจรมอสคิวิตอลอินเวอร์ตเตอร์แบบธรรมดา (Conventional BiCMOS Inverter) ซึ่งถือได้ว่าเป็นต้นแบบของวงจรมอสคิวิตอลในทางปฏิบัติและเป็นที่ยอมรับกันโดยทั่วไป

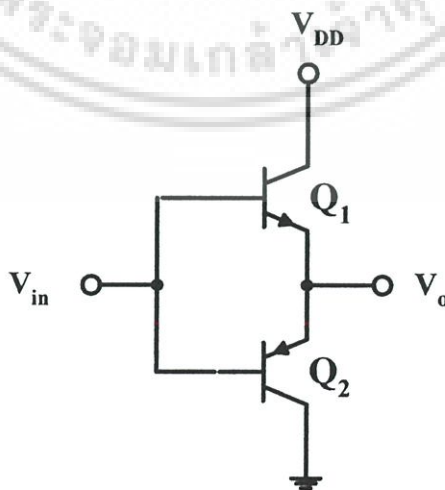
แนวความคิดในการพัฒนามาเป็นวงจรมอสคิวิตอล เริ่มมาจากปัญหาของวงจรมอสคิวิตอลทรานซิสเตอร์ดังรูปที่ 2.1 ซึ่งเป็นการประกอบกันของพีมอสและเอ็นมอสทรานซิสเตอร์นี้ ที่ยังมีข้อจำกัดในด้านความเร็วและความสามารถในการขับวงจรมอสคิวิตอล โดยเฉพาะที่โหลดคาปาซิแตนซ์สูงๆ จึงได้มีการพยายามที่จะใช้วงจรมอสคิวิตอลไบโพลาร์ทรานซิสเตอร์แทน เพื่อช่วยเพิ่มความสามารถในการขับวงจรมอสคิวิตอล วงจรมอสคิวิตอลไบโพลาร์ทรานซิสเตอร์ที่เป็นไปได้ที่จะนำมาใช้แทนวงจรมอสคิวิตอลทรานซิสเตอร์ คือการใช้วงจรมอสคิวิตอลไบโพลาร์ทรานซิสเตอร์ชนิด NPN และ PNP ดังรูปที่ 2.2 อย่างไรก็ตามวงจรมอสคิวิตอลนี้ยังมีข้อจำกัดในการใช้งาน เนื่องจากเป็นวงจรมอสคิวิตอลชนิดไม่กลับเฟส (Noninverting logic) และยังมีอินพุตอิมพีแดนซ์ต่ำมากอีกด้วย เมื่อเทียบกับวงจรมอสคิวิตอลทรานซิสเตอร์ ต่อมาความพยายามที่จะรวมวงจรมอสคิวิตอลไบโพลาร์ทรานซิสเตอร์และมอสคิวิตอลทรานซิสเตอร์เข้าด้วยกัน ซึ่งจะเป็นการเพิ่มทรานคอนดักแตนซ์ของมอสคิวิตอลทรานซิสเตอร์โดยการเพิ่มไบโพลาร์ทรานซิสเตอร์เข้าไปที่เอาต์พุตของวงจรมอสคิวิตอลดังรูปที่ 2.3 เป็นผลให้ทรานคอนดักแตนซ์ของวงจรมอสคิวิตอลชนิดนี้เพิ่มขึ้นเป็น  $\beta$  เท่า ของมอสคิวิตอลทรานซิสเตอร์แบบธรรมดา จากการรวมพีมอสคิวิตอลทรานซิสเตอร์กับไบโพลาร์ทรานซิสเตอร์ชนิด NPN และ เอ็นมอสคิวิตอลทรานซิสเตอร์กับไบโพลาร์ทรานซิสเตอร์ชนิด PNP เข้าด้วยกัน ทำให้เกิดวงจรมอสคิวิตอลอินเวอร์ตเตอร์วงจรมอสคิวิตอลแรกขึ้น ดังรูปที่ 2.4 ซึ่งสามารถใช้แทนวงจรมอสคิวิตอลได้อย่างสมบูรณ์ เนื่องจากในส่วนอินพุตของวงจรมอสคิวิตอลยังคงใช้พีมอสและเอ็นมอสคิวิตอลทรานซิสเตอร์ ในการสวิตชิ่งเช่นเดียวกับวงจรมอสคิวิตอล ถึงแม้วงจรมอสคิวิตอลในยุคแรกจะมีข้อดีที่ว่าวงจรมอสคิวิตอลในแง่ความสามารถในการขับ และการสูญเสียกำลังไฟฟ้าสถิตย์ (Static Power dissipation) ซึ่งมีค่าน้อยมากก็ตาม แต่ก็ยังมีปัญหาในเรื่องความเร็วในการทำงานของวงจรมอสคิวิตอล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากใช้เวลาในการ “OFF” ไบโพลาร์ทรานซิสเตอร์นานมาก ต่อมาได้มีการเสนอวงจรใหม่ เพื่อแก้ปัญหาเกี่ยวกับความเร็วของ วงจร โดยเพิ่มตัวต้านทานเข้าไปเพื่อทำหน้าที่เป็นตัวคิซาร์จประจุ ในช่วงที่ไบโพลาร์ทรานซิสเตอร์ “OFF” โดยการต่อตัวต้านทาน  $Z_{d1}$  และ  $Z_{d2}$  ระหว่างขาเบสและอิมิตเตอร์ของไบโพลาร์ทรานซิสเตอร์ Q1 และ Q2 ตามลำดับ ดังรูปที่ 2.5 ซึ่งเรียกววงจรนี้ว่าวงจรไบซิมอสอินเวอร์ตเตอร์แบบตัวต้านทาน [8,9] ( R-Type BiCMOS inverter circuit ) อย่างไรก็ตาม วงจรนี้ยังมีข้อเสียคือ กระแสที่ไหลจากพิมอส และเอ็นมอสไปยังขาเบสไบโพลาร์ทรานซิสเตอร์ ส่วนหนึ่งจะสูญเสียเนื่องจากตัวต้านทาน  $Z_{d1}$  และ  $Z_{d2}$  จึงทำให้ความสามารถในการขับโหลด ต่อมา จึงได้มีการใช้เอ็นมอสทรานซิสเตอร์แทนตัวต้านทาน โดยมอสทรานซิสเตอร์ดังกล่าวนี้จะ “ON” ก็ต่อเมื่อ ไบโพลาร์ทรานซิสเตอร์ที่ต่ออยู่มีสถานะ “OFF” เพื่อทำหน้าที่คิซาร์จประจุที่ขาเบสของไบโพลาร์ทรานซิสเตอร์นั้นๆ ดังรูปที่ 2.6 และเรียกววงจรนี้ว่า วงจรไบซิมอสอินเวอร์ตเตอร์แบบธรรมดา ซึ่งเป็นต้นแบบวงจรในตระกูลไบซิมอสดิจิทัล

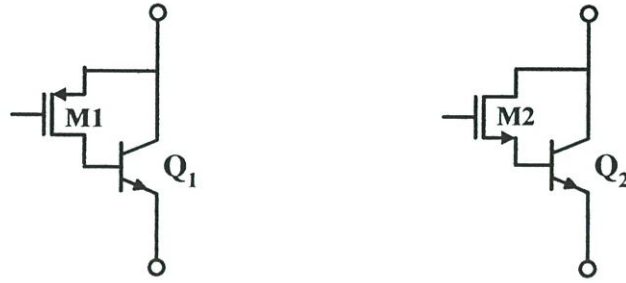


รูปที่ 2.1 แสดงวงจรซิมอสอินเวอร์ตเตอร์

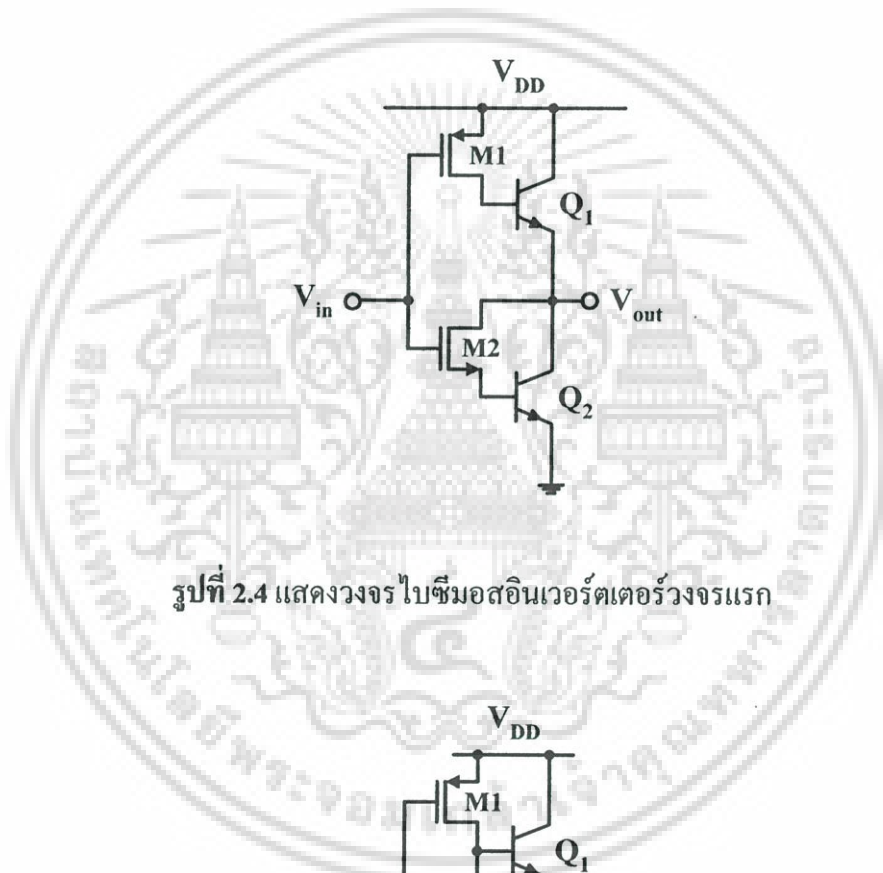


รูปที่ 2.2 แสดงวงจรขับแบบไบโพลาร์

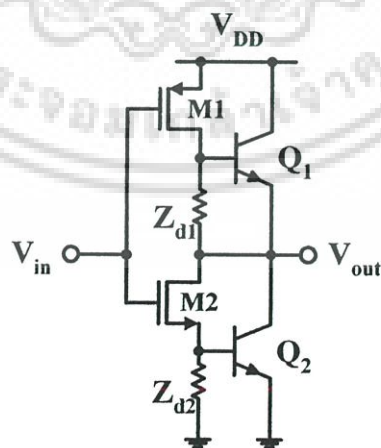
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 แสดงการรวมวงจรพีมอสกับไบโพลาร์และวงจรเอ็นมอสกับไบโพลาร์

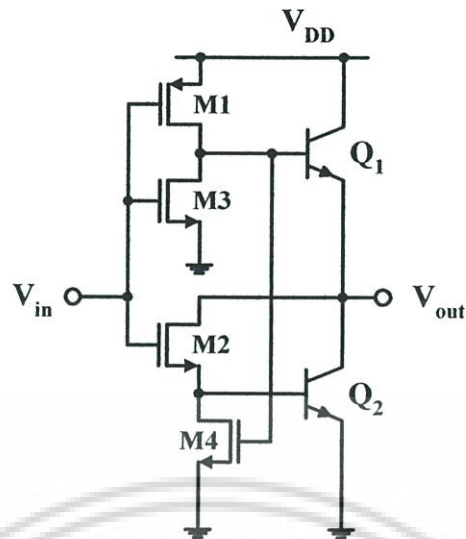


รูปที่ 2.4 แสดงวงจรไบซีมอสอินเวอร์ตเตอร์วงจรแรก



รูปที่ 2.5 แสดงวงจรไบซีมอสอินเวอร์ตเตอร์แบบตัวต้านทาน

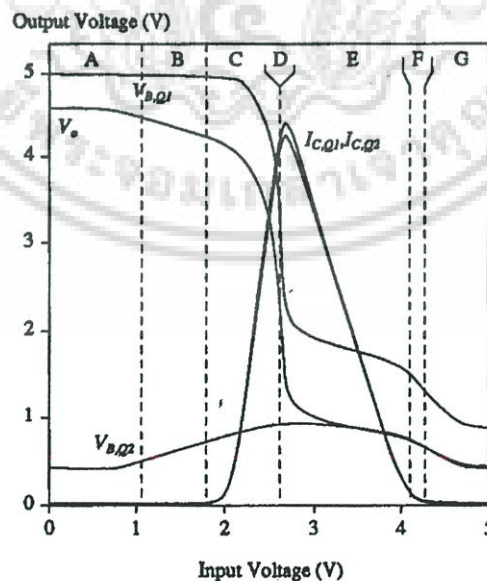
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.6 แสดงวงจร ไบซีมอสอินเวอร์ตเตอร์แบบธรรมดา

## 2.2 การทำงานของวงจรไบซีมอสอินเวอร์ตเตอร์แบบธรรมดา

วงจรไบซีมอสอินเวอร์ตเตอร์แบบธรรมดาเป็นพื้นฐานของวงจรไบซีมอสดิจิทัล ดังนั้นการเข้าใจคุณสมบัติการทำงานของวงจรไบซีมอสอินเวอร์ตเตอร์จึงมีความสำคัญมาก เพื่อใช้เป็นแนวทางในการพัฒนางจรไบซีมอสดิจิทัลอื่นๆ ต่อไป โดยที่สามารถแยกคุณสมบัติในการทำงานได้เป็น 2 ประเภทคือ คุณสมบัติของวงจรต่อสัญญาณไฟตรง (D.C characteristic) และคุณสมบัติทางค่านสวิทช์



รูปที่ 2.7 แสดงคุณสมบัติการ โอนถ่ายสัญญาณไฟตรงของวงจรไบซีมอสอินเวอร์ตเตอร์

แบบธรรมดา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.2.1 คุณสมบัติของสัญญาณไฟตรงของวงจรไบซีมอสอินเวอร์เตอร์แบบธรรมดา

จากวงจรดังรูปที่ 2.6 โดยสมมติให้ไบโพลาร์ทรานซิสเตอร์ทำงานแบบไม่อิ่มตัวตลอดย่านการทำงานและกระแสเบสมีค่าน้อยมากเมื่อเทียบกับกระแสคอลเลกเตอร์ ดังนั้นจะได้ว่า

$$I_{C,Q1} = I_{C,Q2} \quad \text{.....1}$$

และ 
$$V_{BE,Q1} = V_{BE,Q2} \quad \text{.....2}$$

โดยที่  $I_{C,Q1}$  และ  $I_{C,Q2}$  เป็นกระแสคอลเลกเตอร์ของทรานซิสเตอร์ Q1 และ Q2 ตามลำดับ ส่วน  $V_{BE,Q1}$  และ  $V_{BE,Q2}$  เป็นแรงดันที่เบส-อิมิตเตอร์ของ Q1 และ Q2 ตามลำดับ ดังนั้นแรงดันเอาต์พุตของวงจรจะมีค่าเป็น

$$V_O = V_{B,Q1} - V_{BE,Q1} = V_{B,Q1} - V_{B,Q2} \quad \text{.....3}$$

ขณะที่  $V_{B,Q1}$  และ  $V_{B,Q2}$  เป็นแรงดันที่เบสของทรานซิสเตอร์ Q1 และ Q2 ตามลำดับ จากรูปที่ 2.7 ซึ่งแสดงคุณสมบัติการโอนถ่ายสัญญาณไฟตรง [10] (DC transfer characteristic curve) ของวงจรไบซีมอสอินเวอร์เตอร์ ซึ่งสามารถแบ่งย่านการทำงานได้เป็น 7 ย่านคือ

1. ย่านการทำงาน A :  $V_{in} < V_{BE,Q2} + V_{Tn}$

ไบโพลาร์ทรานซิสเตอร์ Q1 และ Q2 จะยังไม่ทำงานและเอ็นมอสทรานซิสเตอร์ทำงานในย่านเชิงเส้น โดยที่  $V_{DS}$  ยังคงเป็นศูนย์ ขณะที่กระแสของพีมอสทรานซิสเตอร์มีค่าไม่เป็นศูนย์ เนื่องจากผลของกระแสทรานซิสเตอร์ย่อย (subthreshold current) ทำให้แรงดันที่เบสและอิมิตเตอร์ของ Q2 มีค่าประมาณ 0.4 โวลต์ เป็นผลให้  $V_{BE,Q1} = 0.4$  ด้วย ดังนั้นแรงดันเอาต์พุต ( $V_O$ ) จึงมีค่าเป็น 4.6 โวลต์ (ที่  $V_{DD} = 5$  โวลต์) ขณะที่แรงดันอินพุตเพิ่มขึ้น กระแสทรานซิสเตอร์ย่อยก็จะเพิ่มขึ้นด้วยทำให้  $V_{B,Q2}$  เพิ่มขึ้น และ  $V_O$  ลดลง

2. ย่านการทำงาน B :  $V_{BE,Q2} + V_{Tn} < V_{in} < V_{BE,on} + V_{Tn}$

การทำงานในย่านนี้จะเป็นช่วงที่พีมอสทรานซิสเตอร์เริ่มเข้าสู่ภาวะอิ่มตัว ขณะที่ Q1 และ Q2 ยังไม่ทำงาน เมื่อแรงดันอินพุตเพิ่มขึ้น กระแสทรานซิสเตอร์ของเอ็นมอสทรานซิสเตอร์จะเพิ่มขึ้นด้วย จนกระทั่งแรงดันที่เบส-อิมิตเตอร์มีค่าเท่ากับ  $V_{BE,on}$  ที่จุดนี้ Q2 จะทำงาน จากสมการที่ 2  $V_{BE,Q1} = V_{BE,Q2}$  ซึ่งหมายความว่า Q1 ก็ทำงานด้วย

3. ย่านการทำงาน C :  $V_{BE,on} + V_{Tn} < V_{in} < V_{inv}$

การทำงานในย่านนี้ไบโพลาร์ทรานซิสเตอร์ Q1 และ Q2 จะทำงานทั้งคู่คงเห็นได้จากกราฟของกระแสคอลเลกเตอร์ในรูปที่ 2.7 เป็นผลให้แรงดันเอาต์พุตตกลงอย่างรวดเร็ว โดยกำหนดให้  $V_{inv}$  เป็นแรงดันอินพุตซึ่งทำให้อัตราขยายของวงจรอินเวอร์เตอร์มีค่ามากที่สุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. ย่านการทำงาน D :  $V_{in} = V_{inv}$

เมื่อแรงดันระหว่างเดรนกับซอร์สของพีมอสทรานซิสเตอร์มีค่าเท่ากับ  $V_{DS:sat}$  พีมอสทรานซิสเตอร์ จึงเข้าสู่การทำงานในช่วงอิ่มตัว ในย่าน D นี้จะเป็นจุดที่ไบโพลาร์ทรานซิสเตอร์ Q1 และ Q2 ทำงาน และมอสทรานซิสเตอร์ทรานซิสเตอร์ชนิดพีและเอ็น ทำงานในช่วงอิ่มตัว จากสมการที่ 1  $I_{C,Q1} = I_{C,Q2}$  ดังนั้นกระแสของพีมอสทรานซิสเตอร์และชนิดเอ็นจึงเท่ากันด้วยคือ

$$I_{D,p} = I_{D,n} \quad \dots\dots\dots 4$$

ดังนั้น 
$$W_p K_p C_{ox,p} (V_{DD} - V_{in} - |V_{Tp}|) = W_n K_n C_{ox,n} (V_{in} - V_{BE,on} - V_{Tn}) \quad \dots\dots\dots 5$$

ถ้าความหนาของเกตออกไซด์ของเอ็นมอสและพีมอสมีค่าเท่ากัน แรงดันอินพุตจะมีค่าเป็น

$$V_{in} = \frac{V_{DD} - |V_{Tp}| + \frac{K_n W_n}{K_p W_p} (V_{BE,on} + V_{Tn})}{1 + \frac{K_n W_n}{K_p W_p}} = V_{inv} \quad \dots\dots\dots 6$$

เนื่องจากจุดนี้แรงดันเอาต์พุตจะตกลงจากระดับสัญญาณ “High” ไปยัง “Low” อย่างรวดเร็ว ดังนั้นจึงเรียกจุดนี้ว่าเป็นจุดกลับของสัญญาณ (inversion point)

5. ย่านการทำงาน E :  $V_{inv} < V_{in} < V_{DD} - |V_{Tp}|$

ขณะที่แรงดันอินพุตเพิ่มขึ้น แรงดันระหว่างเกตกับซอร์สและกระแสเดรนของพีมอสทรานซิสเตอร์จะลดลง ขณะที่แรงดันระหว่างเดรนกับซอร์สของจะเข้าใกล้ศูนย์ ในย่านนี้แรงดันเอาต์พุต จะมีค่าเกือบเท่ากับ  $V_{BE,Q2}$

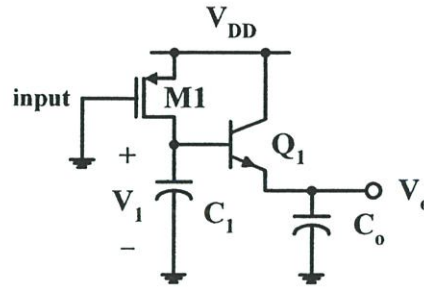
6. ย่านการทำงาน F :  $V_{DD} - |V_{Tp}| < V_{in} < V_{DD} - V_{BE,on}$

ในย่านนี้จะแคบมากเนื่องจาก  $|V_{Tp}|$  และ  $V_{BE,on}$  จะมีค่า ใกล้เคียงกันมาก ในย่านนี้จะทำงานในช่วงทรานซิชันและกระแสเดรนของมันจะลดลงอย่างรวดเร็ว

7. ย่านการทำงาน G :  $V_{in} > V_{DD} - V_{BE,on}$

ในย่านนี้  $V_{BE,Q1}$  และ  $V_{BE,Q2}$  จะลดลงตามการลดลงของกระแสทรานซิชันของพีมอสทรานซิสเตอร์แต่ละตัวสุดท้ายแรงดันเอาต์พุตจะถูกกำหนดโดยกระแสทรานซิชันของพีมอสทรานซิสเตอร์ เมื่อ  $V_{in} = 5V$  และ  $V_{DS}$  มีค่าเป็นศูนย์

## 2.2.2 คุณสมบัติในการสวิทช์ของวงจรวงจรไบซีมอสอินเวอร์ตเตอร์แบบธรรมดา



รูปที่ 2.8 แสดงการทำงานในช่วงการชาร์จประจุที่เอาต์พุต

ข้อได้เปรียบอย่างหนึ่งของวงจรวงจรไบซีมอสเทียบกับวงจรมอส คือเรื่องของความเร็ว เนื่องจากมันสามารถชาร์จและดิสชาร์จตัวเก็บประจุที่เอาต์พุตด้วยกระแสในระดับมิลลิแอมป์ ทำให้วงจรวงจรไบซีมอสมีความสามารถในการสวิทช์ที่สูง โดยที่ลักษณะในการสวิทช์ของวงจรมอสสามารถแบ่งได้เป็น 2 ช่วงคือ ช่วงที่อินพุตเปลี่ยนสถานะจาก “High” เป็น “Low” หรือเอาต์พุตเปลี่ยนสถานะจาก “Low” เป็น “High” ในช่วงนี้ที่มอสทรานซิสเตอร์ M1 จะเริ่ม “ON” ทำให้กระแสไหลไปยังเบสของ Q1 เป็นผลให้ Q1 “ON” และเกิดการชาร์จประจุจาก  $V_{DD}$  ไปยังเอาต์พุตของวงจรมอส ดังรูปที่ 2.8 [11] โดยกำหนดให้ที่ขาเบสของ Q1 มีค่าตัวเก็บประจุเฉลี่ย  $C_1$  และมีแรงดันตกคร่อมที่เวลาใดๆ เป็น  $V_1$  ดังนั้นเวลาที่ใช้ในการชาร์จตัวเก็บประจุ  $C_1$  ที่เบสของ Q1 เพื่อให้ Q1 เริ่มทำงาน ( $V_1 = V_{BE}$ ) จะเป็น

$$t_1 \cong \frac{C_1}{I_{D,M1}} V_{BE,on} \quad \dots\dots\dots 7$$

ขณะที่  $V_{BE,on} \cong 0.7 \text{ V}$

และ 
$$I_{D,M1} = \frac{\beta}{2} (V_{DD} - V_{OL} - |V_{Tp}|)^2 \quad \dots\dots\dots 8$$

ซึ่งเป็นกระแสของ M1 เมื่อ  $V_{in} = V_{OL}$

หลังจาก Q1 ทำงานจะได้ว่าตัวเก็บประจุที่เอาต์พุตจะถูกชาร์จด้วยกระแสอิมิเตอร์ดังสมการ

$$I_E = C_0 \frac{dV_o}{dt} \quad \dots\dots\dots 9$$

$$\cong \frac{I_S}{\alpha_F} e^{V_{BE}/\phi_T} \quad \dots\dots\dots 10$$

ขณะที่  $V_{BE}(t) = V_1(t) - V_o(t) \quad \dots\dots\dots 11$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจาก  $V_1(t)$  ขึ้นกับอัตราการชาร์จของ  $C_1$  เพื่อให้ง่ายในการประมาณค่าจึงกำหนดให้  $I_E$  คงที่ และจากการอินทิเกรตสมการที่ 9 จะได้

$$t_2 = \frac{C_0}{I_E} V_\ell \tag{12}$$

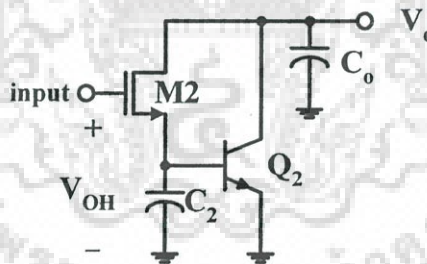
ขณะที่  $V_\ell$  คือช่วงแรงดันในการสวิตชิง

โดยที่ 
$$V_\ell = V_{DD} - 2V_{BE} \tag{13}$$

ดังนั้นเวลาในการเปลี่ยนสถานะเอาต์พุตจาก “Low” เป็น “High” คือ

$$t_{LH} = t_1 + t_2 \cong \frac{C_1}{I_{D;M1}} V_{BE;on} + \frac{C_0}{I_E} V_\ell \tag{14}$$

จากสมการข้างต้น  $t_1$  ซึ่งเป็นเวลาที่ใช้ในการชาร์จให้  $Q_1$  เริ่มทำงานจะมีค่าไม่มากนักเนื่องจาก  $C_1$  จะมีค่าต่ำ และแรงดันที่ต้องการชาร์จประจุมีค่าเพียง  $V_{BE;on}$  ซึ่งไม่สูงนัก ส่วน  $t_2$  ซึ่งเป็นการชาร์จจาก  $Q_1$  ไปยังโหลดจะเป็นปัจจัยหลักในการกำหนดเวลาในการเปลี่ยนสถานะ เนื่องจากโดยปกติกระแสอิมิตเตอร์จะมีค่าสูงถึงระดับมิลลิแอมป์ ดังนั้นถึงแม้โหลดจะมีค่าสูงแต่ก็ยังสามารถขับได้โดยใช้ไบโพลาร์ทรานซิสเตอร์เป็นตัวขับ



รูปที่ 2.9 แสดงการทำงานในช่วงการดีสชาร์จประจุที่เอาต์พุต

ส่วนการทำงานอีกช่วงหนึ่งคือช่วงที่อินพุตเปลี่ยนสถานะจาก “Low” ไป “High” หรือเอาต์พุตเปลี่ยนสถานะจาก “High” ไป “Low” ในช่วงนี้  $M_2$  จะ “ON” ทำให้กระแสไหลไปยังเบสของ  $Q_2$  เป็นผลให้  $Q_2$  “ON” และเกิดการดีสชาร์จจากเอาต์พุตผ่าน  $Q_2$  ไปยังกราวด์ ซึ่งสามารถอธิบายได้จากรูปที่ 2.9 ทำนองเดียวกัน จะกำหนดให้ที่เบสของ  $Q_2$  มีค่าตัวเก็บประจุเฉลี่ย  $C_2$  และตอนแรก  $V_O$  มีค่าเป็น  $V_{OH}$  ซึ่งจะได้

$$t_3 \cong \frac{C_2}{I_{D;M2}} V_{BE;on} \tag{15}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขณะที่ 
$$I_{D;M2} = \frac{\beta_n}{2}(V_{OH} - V_{Tn})^2 \quad \text{.....16}$$

หลังจากนั้น Q2 จะ “ON” แล้วเอาต์พุตจะทำการดิชาร์จผ่าน Q2 ไปยังกราวด์ ดังสมการ

$$I_{D;M2} + I_C = -C_o \frac{dV_o}{dt} \quad \text{.....17}$$

เนื่องจาก 
$$I_{D;M2} = I_B = I_C / \beta_F \quad \text{.....18}$$

และสมมติให้  $I_C$  มีค่าคงที่ จากการอินทิเกรต สมการที่ 17 จะได้

$$t_4 = \frac{C_o}{I_C \left(1 + \frac{1}{\beta_F}\right)} V_\ell \quad \text{.....19}$$

ดังนั้นเวลาที่ใช้ในการเปลี่ยนสถานะจาก “High” เป็น “Low” คือ

$$\begin{aligned} t_{HL} &= t_3 + t_4 \\ &\cong \frac{C_2}{I_{D;M2}} V_{BE;on} + \frac{C_o}{I_C \left(1 + \frac{1}{\beta_F}\right)} V_\ell \quad \text{.....20} \end{aligned}$$

จากการวิเคราะห์ที่ผ่านมาเป็นการสมมติให้ไบโพลาร์ทรานซิสเตอร์ทำงานแบบเชิงเส้นเท่านั้น แต่ในทางปฏิบัติในกรณีที่  $I_E$  มีค่ามาก ๆ เป็นไปได้ที่ Q1 และ Q2 จะทำงานแบบอิ่มตัว ดังนั้นการประมาณค่าการหน่วงเวลาจึงเปลี่ยนไป ดังเช่นกรณีของ  $t_{LH}$  และในช่วงการชาร์จ Q1 จะถูกกำหนดโดยโครงสร้างแฝงของตัวต้านทานในส่วนคอลเลคเตอร์ ทำให้  $t_{LH}$  เปลี่ยนไปเป็น

$$t_{LH} = t_1 + t_{sat} + t_5 \quad \text{.....21}$$

ขณะที่  $t_{sat}$  เป็นเวลาที่ใช้ในการทำให้ Q1 เข้าสู่ภาวะอิ่มตัว

และ  $t_5$  เป็นเวลาที่ใช้ในการชาร์จ  $C_o$  เมื่อ Q1 นำกระแสในขณะที่อยู่ในช่วงอิ่มตัว การประมาณค่าโครงสร้างแฝงของตัวต้านทานในคอลเลคเตอร์ ( $R_C$ )ทำได้โดยให้ KCL จาก

$$C_o \frac{dV_o}{dt} = \frac{V_{DD} - V_{CE;sat} - V_o}{R_C} \quad \text{.....22}$$

แล้วทำการอินทิเกรตโดยใช้เงื่อนไขเริ่มต้นเป็น  $V_o(0) = V_{sat}$  และ  $V_o(t_5) = V_{OH}$  จะได้

$$t_5 \cong T_C \ln \left[ \frac{V_{DD} - V_{CE;sat} - V_{sat}}{V_{DD} - V_{CE;sat} - V_{OH}} \right] \quad \text{.....23}$$

ขณะที่  $T_C$  เป็นค่าคงที่ซึ่งมีค่าเป็น

$$T_C = R_C C_o \quad \text{.....24}$$

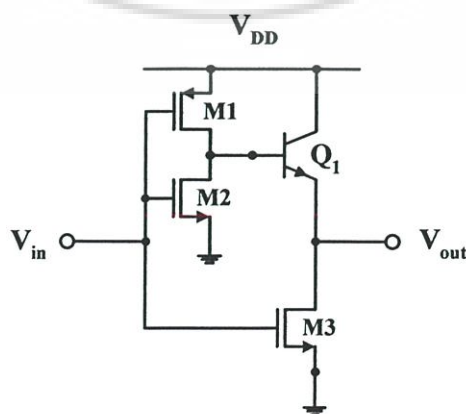
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.3 การปรับปรุงวงจรไบซีมอสให้สามารถใช้งานที่แหล่งกำเนิดแรงดันต่ำ

ในหัวข้อนี้จะเป็นการกล่าวถึงเทคนิคเบื้องต้นของวงจรที่ได้รับการปรับปรุงจากวงจรไบซีมอสให้สามารถใช้งานได้กับวงจรที่มีแหล่งกำเนิดแรงดันต่ำ (Low Supply voltage) โดยจะแบ่งออกเป็น 3 กลุ่มใหญ่ๆ วงจรแรกเป็นวงจร BiNMOS [12] ซึ่งเป็นการใช้เอ็นมอสทรานซิสเตอร์แทนวงจรในส่วน pull-down ทั้งหมด วงจรที่สองเป็นวงจร LV-BiFET [13] ซึ่งเป็นการใช้เทคนิคในการลดแรงดันไฟฟ้าที่จะทำให้ไบโพลาร์ทรานซิสเตอร์ ส่วนวงจรสุดท้ายเป็นวงจร PMOS/NPN pull-down BiCMOS [14] ซึ่งเป็นการใช้ PMOS ทรานซิสเตอร์ในการขับกระแสในช่วง pull-down

### 2.3.1 วงจร BiNMOS

จากวงจรดังรูปที่ 2.10 จะเห็นว่าในส่วนของวงจร pull-up จะมีลักษณะวงจรเช่นเดียวกับวงจรไบซีมอสแบบธรรมดา คือยังคงใช้พีมอสทรานซิสเตอร์ในการขับไบโพลาร์ทรานซิสเตอร์ชนิด NPN และเอ็นมอสทรานซิสเตอร์ในส่วนการคายประจุที่เบสในช่วง “OFF” ขณะที่ส่วนของวงจร pull-down จะใช้เอ็นมอสทรานซิสเตอร์เพียงตัวเดียว เนื่องจากคุณสมบัติเบื้องต้นที่ว่าเอ็นมอสทรานซิสเตอร์จะมีความสามารถในการขับวงจรได้ดีกว่าพีมอสทรานซิสเตอร์ในขนาดเดียวกัน 2-3 เท่า เป็นผลทำให้เอ็นมอสทรานซิสเตอร์เพียงตัวเดียวจึงเพียงพอกับการขับโหลดซึ่งไม่สูงนัก นอกจากนี้วงจร BiNMOS ยังมีข้อดีที่สำคัญอีกอย่างหนึ่งคือสามารถปรับปรุงวงจรให้มีช่วงในการแกว่งของสัญญาณที่เอาต์พุตสูงขึ้นประมาณ  $V_{BE}$  เมื่อเทียบกับวงจรไบซีมอสแบบธรรมดา ซึ่งมีผลต่อประสิทธิภาพของวงจรโดยเฉพาะเมื่อใช้งานกับวงจรที่มีแรงดันต่ำ อย่างไรก็ตามวงจร BiNMOS จะมีข้อเสียเปรียบเนื่องจากการหน่วงเวลาในช่วง fall time โดยเฉพาะเมื่อใช้งานกับวงจรที่มีโหลดสูงชัน เนื่องจากข้อจำกัดของความสามารถในการขับวงจรของมอสทรานซิสเตอร์เมื่อเทียบกับไบโพลาร์ทรานซิสเตอร์ ดังนั้นวงจร BiNMOS จึงเหมาะกับการใช้งานในวงจรที่มีแหล่งจ่ายแรงดันต่ำแต่มีโหลดไม่สูงนัก

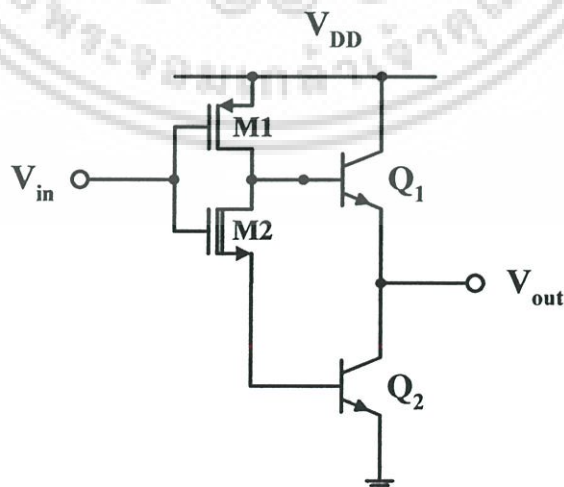


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการ **รูปที่ 2.10 แสดงวงจร BiNMOS** อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.3.2 LV-BiFET

คุณสมบัติอย่างหนึ่งซึ่งเป็นตัวกำหนดประสิทธิภาพของวงจร วงจรไบซีมอสแบบธรรมดา คือ เวลาที่ใช้ในการชาร์จไบโพลาร์ทรานซิสเตอร์ให้ turn on ซึ่งกำหนดโดยความสามารถในการขับกระแสของมอสทรานซิสเตอร์ ขณะที่แหล่งจ่ายแรงดันลดลงทำให้ความสามารถในการขับกระแสของมอสทรานซิสเตอร์ลดลง เป็นผลให้เวลาที่ใช้ในการชาร์จไบโพลาร์ทรานซิสเตอร์ให้ turn on นานขึ้น เทคนิคของวงจร LV-BiFET คือการลดแรงดันที่ต้องใช้ในการ turn on ไบโพลาร์ทรานซิสเตอร์ซึ่งก็คือ build in voltage ( $V_{bi}$ ) หรือ  $V_{BE(ON)}$  ให้มีค่าประมาณ 0.2 V โดยใช้เทคนิคของ quasi bipolar turn on ค้างวงจร LV-BiFET ในรูปที่ 2.11 ซึ่งจะวงจรประกอบด้วยฟิมอสทรานซิสเตอร์ในการขับ NPN ไบโพลาร์ทรานซิสเตอร์เช่นเดียวกับวงจรแบบ BiNMOS และวงจรไบซีมอสแบบธรรมดา ขณะที่จะใช้ NMOS ทรานซิสเตอร์แบบ depletion mode ในการคายประจุที่เบสในช่วง turn off และทำให้แรงดันที่เบสของไบโพลาร์ทรานซิสเตอร์ Q2 มีค่าเข้าใกล้ไบโพลาร์ทรานซิสเตอร์ Q1

การทำงานในช่วง pull up แรงดันอินพุตจะเปลี่ยนจาก high ไป low ทำให้ M1 “ON” และ M2 “OFF” เป็นผลให้ Q1 “ON” ขณะที่ Q2 “OFF” ดังนั้นแรงดันที่เอาต์พุตจะมีค่าประมาณ  $V_{DD} - V_{BE}$  ในช่วง pull down แรงดันอินพุตจะเปลี่ยนจาก low เป็น high ทำให้ M1 “OFF” และ M2 “ON” ขณะนั้นแรงดันที่เบสของ Q2 จะมีค่าเข้าใกล้กับแรงดันที่เบสของ Q1 ทำให้กระแสไหลผ่านอิมิตเตอร์ของ Q2 ไปยังกราวด์ ดังนั้น Q2 จะ “ON” และเอาต์พุตจะมีค่าประมาณ 0 V อย่างไรก็ตามข้อเสียอย่างหนึ่งของวงจรนี้คือ การหาจุดที่เหมาะสมที่สุดของแรงดันวิกฤตของมอสทรานซิสเตอร์ M1 และค่าของตัวเก็บประจุของ node A และ B ทำได้ยาก

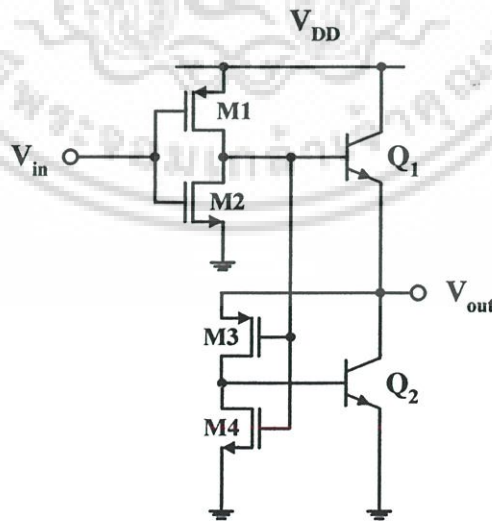


รูปที่ 2.11 แสดงวงจร LV-BiFET

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับภายในเพื่อการศึกษาเท่านั้น มิอนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.3.3 วงจร PMOS/NPN pull-down BiCMOS

จากวงจรดังรูปที่ 2.12 จะเห็นว่าในส่วนของวงจร pull-up จะมีลักษณะวงจรเช่นเดียวกับวงจรไบสมอสแบบธรรมดา ส่วนวงจร pull-down เป็นการใช้นิโม่สทรานซิสเตอร์ และเอ็นโมสทรานซิสเตอร์เป็นวงจรถับไบโพลาร์ทรานซิสเตอร์ Q2 ขณะที่ขาเกตของนิโม่สทรานซิสเตอร์จะถูกควบคุมโดยเอาต์พุตของวงจรนิโม่สอินเวอร์เตอร์ M1 และ M2 ซึ่งแกว่งแบบเต็มช่วง โดยที่การออกแบบเช่นนี้เป็นการกำจัดปัญหา ซึ่งเกิดจากแรงดันอินพุตที่สูญเสียไปเนื่องจากแรงดันตกคร่อมไดโอดที่เอาต์พุตของวงจรก่อนหน้านี้ เมื่อเทียบกับวงจรไบสมอสแบบธรรมดาซึ่งมีการแกว่งของสัญญาณแบบไม่เต็มช่วง คือระหว่าง  $V_{DD} - V_{BE}$  กับ  $V_{BE}$  โดยแรงดันเกตของนิโม่สทรานซิสเตอร์ถูกควบคุมด้วยเอาต์พุตของวงจรนิโม่สอินเวอร์เตอร์ ซึ่งมีระดับสัญญาณถึงกราวด์ทำให้นิโม่สทรานซิสเตอร์มีแรงดันเกต-ซอร์สสูงกว่า ทำให้สามารถจ่ายกระแสทราน-ซอร์สไปขับไบโพลาร์ทรานซิสเตอร์ Q2 ได้มากขึ้น เทคนิคอย่างหนึ่งในการออกแบบวงจรนี้ คือการต่อ N-WELL ของนิโม่สทรานซิสเตอร์เข้ากับชาซอร์ส วิธีนี้จะเป็นการแก้ปัญหาการเพิ่มแรงดันวิกฤตเนื่องจาก back-gate bias effect อย่างไรก็ตาม ข้อเสียอย่างหนึ่งของวงจรนี้คือ การใช้นิโม่สทรานซิสเตอร์ในการขับกระแสที่เบสของไบโพลาร์ทรานซิสเตอร์ Q2 ดังที่ได้กล่าวมาแล้วว่านิโม่สทรานซิสเตอร์จะมีความสามารถในการขับวงจรได้น้อยกว่าเอ็นโมสทรานซิสเตอร์ในขนาดเดียวกันประมาณ 2 เท่า ดังนั้นวงจรดังกล่าวจึงไม่เหมาะกับการใช้งานกับวงจรที่มีแหล่งจ่ายแรงดันสูงๆ ซึ่งแรงดันอินพุตที่ลดลงไป  $V_{BE}$  เนื่องจากแรงดันตกคร่อมไดโอดที่เอาต์พุตของวงจรก่อนหน้านี้เป็น  $V_{DD} - V_{BE}$  ไม่มีอิทธิพลต่อวงจรมากนัก



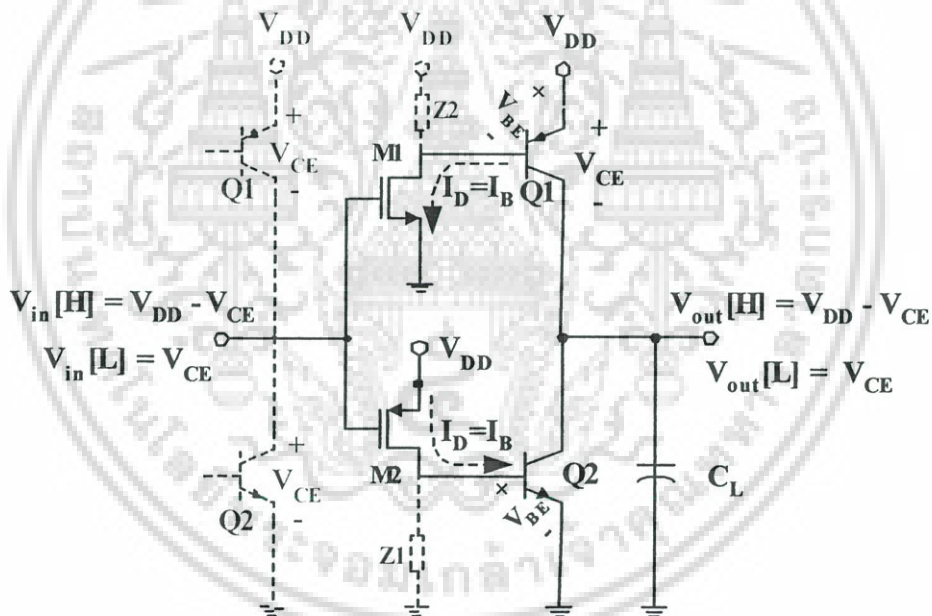
รูปที่ 2.12 แสดงวงจร PMOS/NPN pull-down BiCMOS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 2.4 โครงสร้างของส่วนขั้ววงจรไบซีมอส

ในการออกแบบวงจรไบซีมอส สามารถจำแนกโครงสร้างของวงจรได้เป็น 3 ส่วนใหญ่ ๆ คือ ส่วนแรกเป็นส่วนควบคุมสัญญาณ ซึ่งขึ้นกับชนิดของวงจรที่ต้องการเช่นเดียวกับวงจรแบบซีมอส ส่วนที่สองเป็นส่วนของการขับวงจร ซึ่งจะมีลักษณะคล้ายคลึงกันแม้ใช้กับวงจรที่มีเอาต์พุตต่างกัน ส่วนสุดท้ายเป็นส่วนที่ทำให้เกิดการแกว่งแบบเต็มช่วง ซึ่งจะกล่าวในหัวข้อถัดไป สำหรับหัวข้อนี้จะกล่าวถึงส่วนของการขับวงจรในช่วง pull-up และ pull-down ซึ่งเป็นส่วนประกอบที่สำคัญที่สุดอย่างหนึ่งของวงจรไบซีมอส โดยสามารถแบ่งออกได้เป็น 3 โครงสร้างใหญ่ ๆ ตามเทคนิคการขับไบโพลาร์ทรานซิสเตอร์[15]

### 2.4.1 โครงสร้างแบบ Common Emitter (CE)



รูปที่ 2.13 แสดงโครงสร้างวงจรขับแบบ Common Emitter

ลักษณะโครงสร้างของวงจรดังรูปที่ 2.13 เป็นการใช้เอ็นมอสทรานซิสเตอร์ในการขับกระแสที่เบสของไบโพลาร์ทรานซิสเตอร์ชนิด PNP ในช่วง pull-up และใช้พีมอสทรานซิสเตอร์ในการขับกระแสไบโพลาร์ทรานซิสเตอร์ชนิด NPN ในช่วง pull-down ซึ่งเห็นได้ว่ามอสทรานซิสเตอร์ถูกต่ออยู่ในลักษณะวงจรแบบซอร์สร่วม (Common-Source) ในขณะที่ไบโพลาร์ทรานซิสเตอร์ถูกต่ออยู่ในลักษณะวงจรแบบอิมิตอร์ร่วม (Common-Emitter) การทำงานของวงจรจึงเป็นแบบไม่กลับเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาดให้ไปเผยแพร่บนเว็บไซต์ การค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

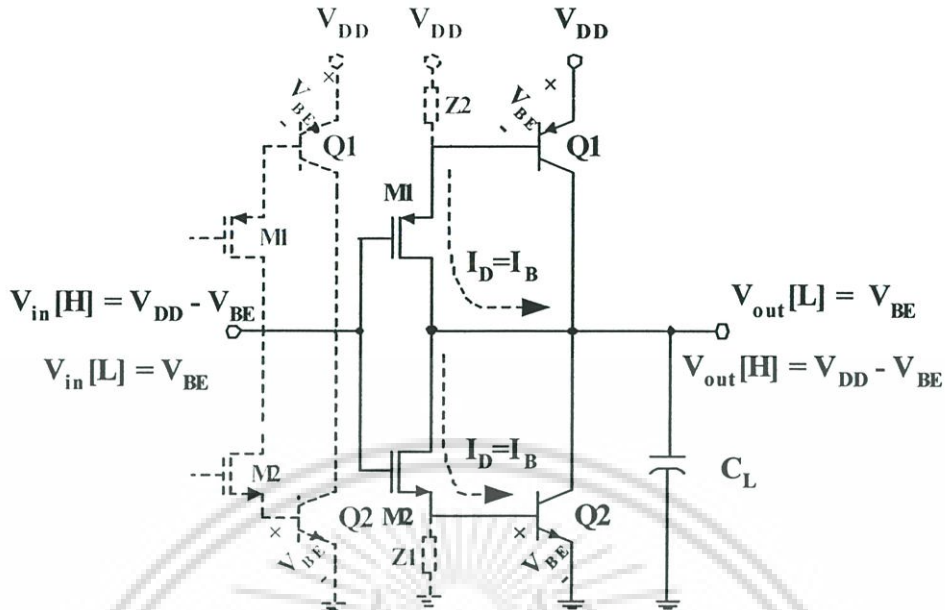
ในการทำงานของวงจรมอสถันสัญญาณอินพุตเปลี่ยนแปลงจาก “High” เป็น ”Low” ขณะนั้น สัญญาณเอาต์พุตจะอยู่ในช่วง pull-down สามารถอธิบายการทำงานได้โดยสมมติว่า ในสภาวะเริ่มแรกมอสทรานซิสเตอร์อยู่ในสภาวะคัทออฟและประจุค้ำที่เบสของไบโพลาร์ทรานซิสเตอร์ Q2 ได้ถูกคายประจุผ่าน Z1 ไปยังกราวด์ เมื่อสัญญาณอินพุตมีสถานะเป็น “Low” พิมอสทรานซิสเตอร์จะเริ่มทำงาน โดยที่แรงดัน  $V_{DS} = V_{DD}$  ดังนั้นมอสทรานซิสเตอร์จึงนำกระแสในย่านอิมิต์ว โดยกระแส  $I_{DS}$  จะไหลเข้าสู่เบสของ Q2 อย่างรวดเร็ว เมื่อแรงดันระหว่างเบสกับอิมิตเตอร์ของ Q2 เข้าสู่ระดับแรงดัน  $V_{BE(ON)}$  ไบโพลาร์ทรานซิสเตอร์ Q2 จะเริ่มทำงาน และเกิดกระแส  $I_C$  ซึ่งทำการคายประจุที่เอาต์พุตของวงจรมอสถัน Q2 ลงสู่กราวด์ จนกระทั่ง Q2 อยู่ในสภาวะอิมิต์ว และมีระดับแรงดันเอาต์พุตที่ต่อกับคอลเลกเตอร์ของ Q2 เป็น  $V_{CE(SAT)}$  ขณะที่มอสทรานซิสเตอร์ยังคงทำงานในย่านอิมิต์ว  $[V_{DS} > (V_{GS} - |V_{Th}|)]$  คือ  $V_{DS} = V_{DD} - V_{BE(ON)}$  และ  $[V_{GS} > (V_{DD} - |V_{Th}|)]$  ในการออกแบบจึงต้องกำหนดให้  $|V_{Th}| > V_{BE(ON)}$  เนื่องจาก  $V_{DS}$  และ  $V_{GS}$  มีขนาดคงที่ ดังนั้นกระแส  $I_D$  และ  $I_B$  จึงมีขนาดคงที่ตลอดการทำงานในช่วงนี้ จนกระทั่งไบโพลาร์ทรานซิสเตอร์อิมิต์ว และมีแรงดันตกคร่อมระหว่างคอลเลกเตอร์-อิมิตเตอร์เป็น  $V_{CE(SAT)}$  (ประมาณ 100–200 มิลลิโวลต์) สำหรับในช่วง pull-up สามารถอธิบายการทำงานคล้ายคลึงกับช่วง pull-down ดังที่กล่าวมาแล้ว ดังนั้นวงจรมอสถันมีช่วงแกว่งของสัญญาณเอาต์พุตใกล้เคียงกับแบบวงจรมอสถันเต็มช่วง (Full swing circuit) คือมี  $V_{OH} = [V_{DD} - V_{CE(SAT)}]$  และ  $V_{OL} = V_{CE(SAT)}$  เนื่องจากวงจรมอสถันจะทำงานในย่านกระแสอิมิต์วตลอดการทำงานและไม่ขึ้นกับแรงดันเอาต์พุตของวงจรมอสถัน ดังนั้นวงจรมอสถันจึงมีความเร็วสูงมาก

อย่างไรก็ตาม วงจรมอสถันดังกล่าวมีข้อเสียอยู่ 3 ประการ คือ

1. การทำงานของวงจรมอสถันเป็นแบบไม่กลับเฟส (non inverting) จึงต้องการวงจรมอสถันเพิ่มเติมในการทำให้เป็นอินเวอร์เตอร์
2. เกิดกระแสสถิตย์ตรงไหลอยู่ตลอดเวลา ถึงแม้วงจรมอสถันจะไม่ได้อยู่ในช่วงการเปลี่ยนแปลงระดับลอจิกหรือช่วงการสวิตช์ก็ตาม ซึ่งต่างกับวงจรมอสถันและไบโพลาร์ทรานซิสเตอร์อื่นๆ ที่จะนำกระแสในช่วงเฉพาะที่เกิดการสวิตช์เท่านั้น ดังนั้นจึงเกิดกำลังสูญเสียมาก
3. ในช่วงสุดท้ายของการเปลี่ยนระดับสัญญาณไบโพลาร์ทรานซิสเตอร์จะทำงานในย่านอิมิต์ว และจะนำกระแสในย่านนี้ตลอดไปหลังสิ้นสุดการเปลี่ยนระดับสัญญาณ ทำให้เกิดประจุที่สะสมระหว่างเบส-คอลเลกเตอร์มีปริมาณสูงมาก และเมื่อต้องการเปลี่ยนระดับสัญญาณหรือเกิดการสวิตช์อีกครั้ง ประจุสะสมที่ค้างอยู่จำนวนมากนี้จะทำให้ไบโพลาร์ทรานซิสเตอร์หยุดนำกระแสช้าลง วงจรมอสถันจึงหน่วงเวลามากขึ้น ดังนั้นในการออกแบบวงจรมอสถันจึงต้องออกแบบให้อุปกรณ์คายประจุเช่น การใช้ตัวต้านทานหรือมอสทรานซิสเตอร์ที่มีขนาดใหญ่กว่าปกติ หรือการใช้ Schottky diode ที่รอยต่อเบส – คอลเลกเตอร์ เพื่อช่วงลดปัญหาของประจุค้ำ

#### 2.4.2 โครงสร้างแบบ Gate – Diode (GD)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.14 แสดงโครงสร้างวงจรขั้วแบบ Gate – Diode

ลักษณะโครงสร้างของวงจรดังรูปที่ 2.14 จะคล้ายคลึงกับโครงสร้างแบบอิมิตอร์ร่วม ต่างกันที่ จะใช้พีมอสทรานซิสเตอร์ในการขับไปโพลาร์ทรานซิสเตอร์ชนิด PNP ในช่วง pull-up แทนเอ็น มอสทรานซิสเตอร์ และการใช้เอ็นมอสทรานซิสเตอร์ในการขับไปโพลาร์ทรานซิสเตอร์ชนิด NPN ในช่วง pull-down แทนการใช้พีมอสทรานซิสเตอร์ และขาเดรนของทั้งพีมอสและเอ็น มอสทรานซิสเตอร์จะต่ออยู่กับเอาต์พุตของวงจร

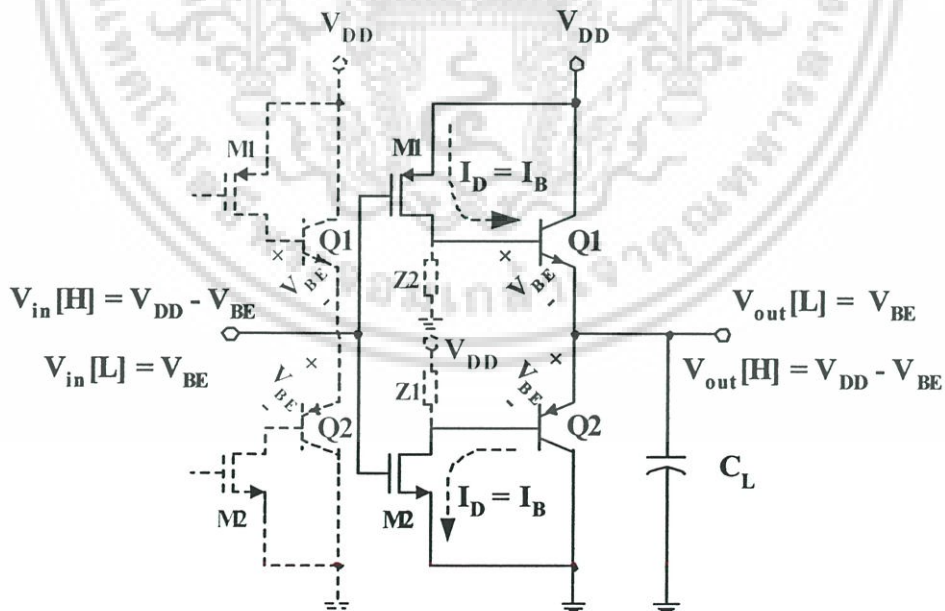
พิจารณาการทำงานของวงจร โดยสมมติว่าในสถานะเริ่มแรกมีการป้อนระดับสัญญาณอินพุท เป็น “High” เอ็นมอสทรานซิสเตอร์จะเริ่มนำกระแส โดยทำงานในย่านอิ่มตัว ( $V_{GS} = V_{DD} - V_{Th}$  และ  $V_{DS} = V_{DD}$ ) กระแส  $I_D$  จะทำการไบอัสไปโพลาร์ทรานซิสเตอร์ จนแรงดันที่รอยต่อเบส-อิมิตเตอร์มีค่า เท่ากับ  $V_{BE(ON)}$  ขณะนั้นไปโพลาร์ทรานซิสเตอร์จะเริ่มนำกระแสโดยการคายประจุ  $C_L$  ลงสู่กราวด์ เมื่อขนาดสัญญาณเอาต์พุตลดลงจนมีค่าเท่ากับ  $(V_{DD} - V_{Th})$  ในขณะนั้นมอสทรานซิสเตอร์จะเข้าสู่ การทำงานในสถานะเชิงเส้นคือ  $V_{GS} = V_{DD} - V_{BE}$  และ  $V_{DS} \leq (V_{GS} - V_{Th})$  โดยที่กระแส  $I_{DS}$  (หรือ  $I_B$ ) จะลดลงแบบกำลังสองตามแรงดันเอาต์พุตที่ลดลง [ $(V_{DS} = (V_O - V_{BE(ON)})$ ]

จนกระทั่งแรงดันเอาต์พุตมีค่าเท่ากับ  $V_{BE(ON)}$  หรือ  $V_{DS} = 0$  โวลต์ มอสทรานซิสเตอร์จะหยุด นำกระแส แต่เนื่องจากแรงดันที่เบส-อิมิตเตอร์ ยังคงมีค่าเท่ากับ  $V_{BE(ON)}$  ดังนั้น ในสถานะสุดท้ายของ การสวิตช์จึงมีค่าแรงดันเอาต์พุต  $V_{OL} = V_{BE(ON)}$  โดยเสมือนมีไดโอดต่อแคลมปีอยู่เช่นเดียวกัน สำหรับวงจรส่วน pull-up ซึ่งมี  $V_{OH} = V_{DD} - V_{BE(ON)}$  ดังนั้นวงจรไบซีมอสแบบเกตไดโอด (GD) จึงมี ช่วงแอมพลิจูดแบบไม่เต็มช่วง (Partial swing circuit)

สำหรับเทคนิคในการออกแบบวงจรไบโพลาร์ทรานซิสเตอร์นี้ เพื่อเพิ่มความเร็วในการทำงานของวงจรต้องออกแบบให้ไบโพลาร์ทรานซิสเตอร์ไม่ทำงานสภาวะอิ่มตัว ถึงแม้ว่าขณะเกิดการสวิตช์  $V_{OL(dynamic)}$  อาจมีค่าต่ำสุดเท่ากับ  $V_{CE(SAT)}$  (ประมาณ 100 – 200 mV) ในช่วงที่กระแส  $I_C$  มีค่าสูงสุด และ  $R_C$  มีค่าสูงสุด จากนั้น  $I_C$  จะลดลงจนเมื่อกระแส  $I_C = 0$  กระแส  $I_D$  จะยังคงคายประจุที่เอาต์พุตต่อไป จนกระทั่งวงจรเข้าสู่สภาวะ Steady state หรือ ช่วงที่กระแส  $I_D = 0$  เมื่อแรงดันเอาต์พุต  $V_{OL(Static)} = V_{BE}$  เพื่อให้วงจรทำงานเร็วขึ้นคือจาก  $V_{OL(dynamic)}$  เข้าสู่  $V_{OL(Static)}$  โดยเร็ว ดังนั้นต้องออกแบบให้วงจรมีขนาด  $I_C$  มีค่าพอเหมาะ และ  $R_C$  ต้องมีค่าที่ต่ำ เพื่อป้องกันไม่ให้ไบโพลาร์ทรานซิสเตอร์ในสภาวะอิ่มตัว

นอกจากวงจรประเภทนี้จะมีช่องแวงสัญญาณแบบไม่เต็มช่วงแล้ว การเปลี่ยนระดับลอจิกจาก “Low” ไป “High” และจาก “High” ไป “Low” ยังมีลักษณะไม่สมมาตร พิจารณาได้จากวงจรในส่วน pull-down ประกอบไปด้วยเอ็นมอสทรานซิสเตอร์ และไบโพลาร์ทรานซิสเตอร์ชนิด PNP ทั้งนี้ นอกจากค่าความคล่องตัวของพาหะ (Mobility) ของอิเล็กตรอนมีค่าสูงกว่าโฮล ดังนั้นจึงต้องมีการออกแบบขนาดของทรานซิสเตอร์ในส่วน pull-up และ pull-down ให้เหมาะสมเพื่อให้การสวิตช์เป็นไปแบบสมมาตร

#### 2.4.3 โครงสร้างแบบ Emitter – Follower (EF)



รูปที่ 2.15 แสดงโครงสร้างวงจรขับแบบ Emitter Follower

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะโครงสร้างของวงจรดังรูปที่ 2.15 เป็นการใช้พีมอสทรานซิสเตอร์ในการขับกระแสที่เบสของไบโพลาร์ทรานซิสเตอร์ชนิด NPN ในช่วง pull-up และใช้เอ็นมอสทรานซิสเตอร์ในการขับกระแสไบโพลาร์ทรานซิสเตอร์ชนิด PNP ในช่วง pull-down ซึ่งจะเห็นได้ว่ามอสทรานซิสเตอร์ถูกต่ออยู่ในลักษณะวงจรแบบซอร์สรวม ขณะที่ไบโพลาร์ทรานซิสเตอร์ถูกต่ออยู่ในลักษณะวงจรแบบอิมิตเตอร์ตาม (Emitter follower) และเนื่องจากวงจรมีโครงสร้างแบบวงจรอิมิตเตอร์ตาม ทำให้ช่วงแกว่งสัญญาณเอาต์พุตเป็นการแกว่งแบบไม่เต็มช่วง (Partial swing) เช่นเดียวกับวงจรไบซีมอสแบบเกตไดโอด

พิจารณาการทำงานของวงจร โดยสมมติว่าในสภาวะเริ่มแรกมอสทรานซิสเตอร์ยังคงคัทออฟ ดังนั้นกระแส  $I_D = 0 = I_n$  โดย  $V_{in}$  มีค่าเป็น "Low" จากการคายประจุของอุปกรณ์คายประจุ Z1 ที่สภาวะก่อนหน้าและเมื่อป้อนสัญญาณอินพุต "High" มอสทรานซิสเตอร์จะเริ่มนำกระแสและการทำงานในย่านอิ่มตัว ทำให้เกิดการไบอัสที่ไบโพลาร์ทรานซิสเตอร์ จนแรงดันที่รอยต่อเบส-อิมิตเตอร์ มีค่าเท่ากับ  $V_{BE(ON)}$  ไบโพลาร์ทรานซิสเตอร์จะเริ่มนำกระแสอย่างรวดเร็ว และเมื่อแรงดันเอาต์พุตของวงจรเริ่มลดลงจนมีค่าเท่ากับ  $V_{DD} - (V_{Th} - V_{BE})$  มอสทรานซิสเตอร์ก็จะเข้าสู่สภาวะเชิงเส้น ดังนั้นกระแส  $I_D$  ซึ่งทำการไบอัสทรานซิสเตอร์จะลดลงตามขนาดของ  $V_o$  ที่ลดลง เช่นเดียวกับวงจรแบบเกตไดโอด สิ่งที่แตกต่างกันคือวงจรนี้จะมีการสวิทช์ของสัญญาณเอาต์พุตแบบสมมาตร โดยที่วงจร pull-up ประกอบด้วยพีมอสทรานซิสเตอร์ และไบโพลาร์ทรานซิสเตอร์ชนิด NPN ในขณะที่วงจร pull-down จะประกอบด้วยเอ็นมอสทรานซิสเตอร์ และไบโพลาร์ทรานซิสเตอร์ชนิด PNP

#### 2.4.4 การเปรียบเทียบโครงสร้างทั้ง 3 แบบ

เมื่อทำการเปรียบเทียบโครงสร้างของวงจรไบซีมอสทั้ง 3 แบบ จะสังเกตได้ว่าวงจรไบซีมอสแบบอิมิตเตอร์ร่วมจะมีประสิทธิภาพต่ำสุด เนื่องจากเกิดการสูญเสียกำลังตลอดเวลา แม้ว่าจะไม่อยู่ในช่วงของการสวิทช์ถึงแม้ว่าวงจรนี้จะมีความเร็วสูงสุดก็ตาม วงจรนี้จึงไม่เหมาะต่อการใช้งานจริงในทางปฏิบัติ เนื่องจากความร้อนที่สะสมทำให้มีประสิทธิภาพด้านความเร็วของวงจรต่ำลง จนในที่สุดทำให้วงจรเกิดการผิดพลาด การปรับปรุงวงจรค่อนข้างจะยุ่งยากซับซ้อน

สำหรับวงจรไบซีมอสแบบเกตไดโอด และวงจรไบซีมอสแบบอิมิตเตอร์ร่วม จะมีค่าความเร็วในการทำงานไม่ต่างกันมากนัก เนื่องจากวงจรไบซีมอสแบบเกตไดโอด ไบโพลาร์ทรานซิสเตอร์จะต่ออยู่ในลักษณะของแบบอิมิตเตอร์ร่วมที่มีอัตราขยายตัวสูง วงจรไบซีมอสแบบอิมิตเตอร์ตาม ซึ่งไบโพลาร์ทรานซิสเตอร์ถูกต่อแบบคอสเสกเตอร์ร่วม (Common Collector) แต่อย่างไรก็ตามเนื่องจาก  $V_{GS}$  ซึ่งเป็นตัวกำหนดขนาด  $I_D$  หรือกระแสไบอัสของวงจรนี้ ( $V_{GS} = V_{DD} - V_{BE(ON)}$ )

ดังนั้น โดยรวมแล้ววงจรทั้งสองมีอัตราความเร็วไม่แตกต่างกันมากนัก และเนื่องจาก  $V_{GS}$  ของเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับญาติให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

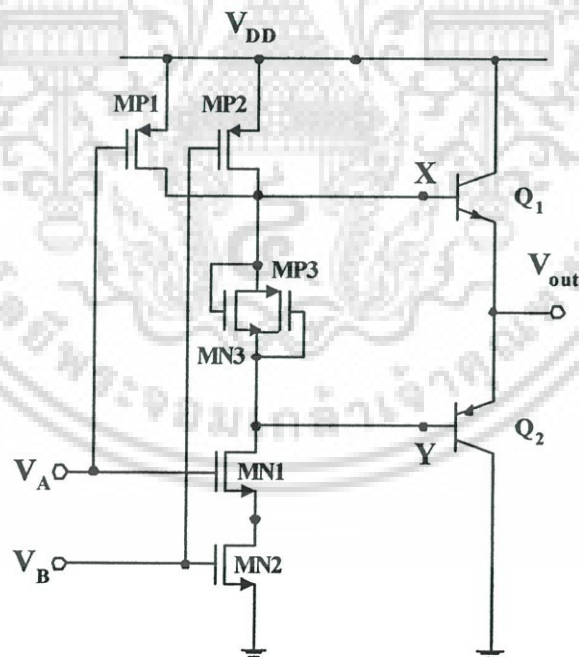
วงจรแบบอิมิตเตอร์ตามไม่ได้ถูกลดทอนลงด้วยแรงดันที่รอยต่อเบส-อิมิตเตอร์ ทำให้สะดวกในการปรับลดขนาดของแรงดันแหล่งจ่าย

นอกจากนี้วงจรไบซีมอสแบบ Gate-Diode ในส่วนมอสทรานซิสเตอร์ ชาฮอร์ส (ซึ่งต่อกับฐานรอง) ถูกต่อเข้ากับฐานเบส-อิมิตเตอร์ ทำให้มอสทรานซิสเตอร์เกิดปรากฏการณ์ Body Effect คือทำให้  $V_{th}$  มีค่าสูงขึ้น ส่งผลให้วงจรทำงานล่าช้าลงบ้างเล็กน้อย ดังนั้นจะเห็นว่าวงจรไบซีมอสแบบ Emitter Follower นี้มีประสิทธิภาพในการทำงานสูงสุด และง่ายต่อการออกแบบวงจร

## 2.5 เทคนิคของวงจรที่ทำให้เกิดการแกว่งแบบเต็มช่วง (Full swing operation)

ในหัวข้อนี้จะเป็นการแนะนำและเปรียบเทียบคุณสมบัติของวงจรที่ทำให้เกิดการแกว่งแบบเต็มช่วงจากวงจรแนกเขต [16] ซึ่งมีโครงสร้างแบบ Complementary BiCMOS และมีวงจรขับแบบ Emitter-Follower โดยแบ่งวงจรออกเป็น 4 แบบ คือ

### 2.5.1 Non full-swing with CMOS clamping diode

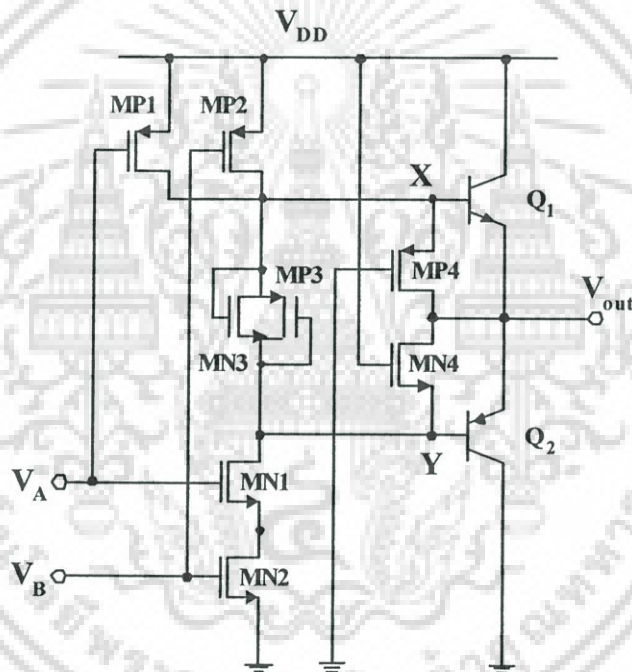


รูปที่ 2.16 Non full-swing with CMOS clamping diode

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรในรูปที่ 2.16 เป็นวงจรที่ใช้โครงสร้างไบซีมอสแบบคู่ควบ เทคนิคการทำงานของวงจรคือการใช้พีมอสทรานซิสเตอร์ MP1 และ MP2 ขับวงจรไบโพลาร์ทรานซิสเตอร์แบบ NPN ( $Q_1$ ) ในช่วง pull-up และใช้เอ็นมอสทรานซิสเตอร์ MN1 และ MN2 ในการขับวงจรไบโพลาร์ทรานซิสเตอร์แบบ PNP ( $Q_2$ ) ในช่วง pull-down ขณะเดียวกันวงจรดังกล่าวจะไม่สามารถทำงานได้ ถ้าไม่มีอุปกรณ์ในการคายประจุที่ขาเบสของไบโพลาร์ทรานซิสเตอร์ขณะหยุดทำงาน ดังนั้นพีมอส MP3 และเอ็นมอส MN3 จึงเป็นเสมือนไดโอดแบบซีมอสที่ขาเบสของไบโพลาร์ทรานซิสเตอร์ เพื่อทำหน้าที่ในการคายประจุที่ขาเบสให้แน่ใจว่าไบโพลาร์ทรานซิสเตอร์ทั้งสองไม่ทำงานพร้อมกัน

### 2.5.2 Full-swing complementary BiCMOS with CMOS shunt



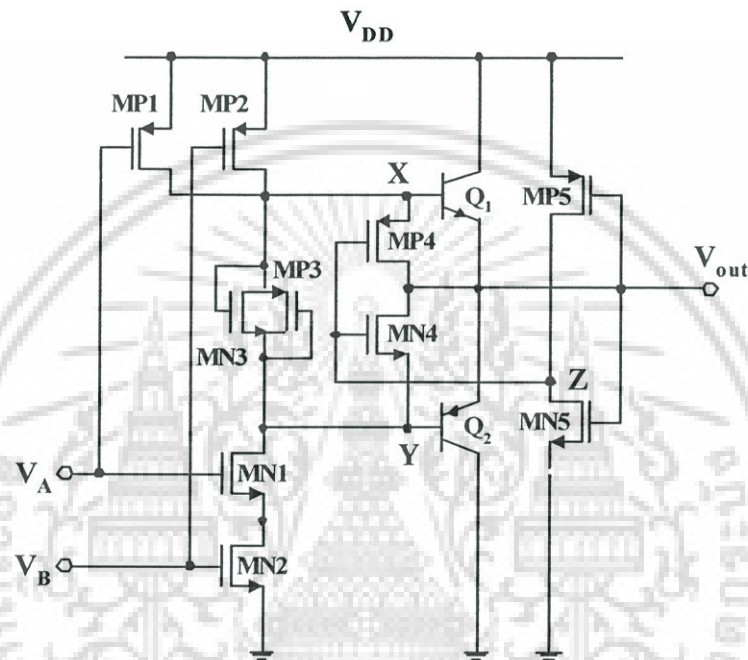
รูปที่ 2.17 Full-swing complementary BiCMOS with CMOS shunt

วงจรรูปที่ 2.17 เป็นเทคนิคเบื้องต้นในการปรับปรุงวงจรให้มีความกว้างแบนด์วิดท์เพิ่มขึ้นโดยการต่อพีมอสและเอ็นมอสทรานซิสเตอร์คร่อมเบสและอิมิตเตอร์ของไบโพลาร์ทรานซิสเตอร์ เพื่อให้ทำงานแทนในช่วงการหยุดทำงานของวงจรไบซีมอสทรานซิสเตอร์ คือช่วงแรงดันระหว่าง ศูนย์ ถึง  $V_{BE}$  และ  $V_{DD} - V_{BE}$  ถึง  $V_{DD}$  อย่างไรก็ตาม วงจรดังกล่าวมีข้อเสีย คือมอสทรานซิสเตอร์ที่มาต่อคร่อมระหว่างขาเบส-อิมิตเตอร์ ซึ่งต่อโดยตรงกับเอาต์พุตของวงจรทำงานเร็วเกินไปซึ่งเป็นการลดประสิทธิภาพในการขับวงจรของไบโพลาร์ทรานซิสเตอร์ การแก้ปัญหาดังกล่าวทำได้โดยการใช้เทคนิคของการป้อนกลับซึ่งจะกล่าวต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 2.5.3 Full-swing complementary BiCMOS with positive feedback

วงจรในรูปที่ 2.18 เป็นการปรับปรุงให้พีมอสทรานซิสเตอร์ MP3 และเอ็นมอสทรานซิสเตอร์ MN3 ไม่ทำงานเร็วเกินไปจนเป็นการลดประสิทธิภาพการขับวงจรของไบโพลาร์ทรานซิสเตอร์ ซึ่งส่งผลให้วงจรทำงานช้าลง ทำได้โดยการใช้เทคนิคของการป้อนกลับมาควบคุมการทำงานของพีมอสทรานซิสเตอร์ MP3 และเอ็นมอสทรานซิสเตอร์ MN3 การทำงานของวงจรสามารถอธิบายได้โดย



รูปที่ 2.18 Full-swing complementary BiCMOS with positive feedback

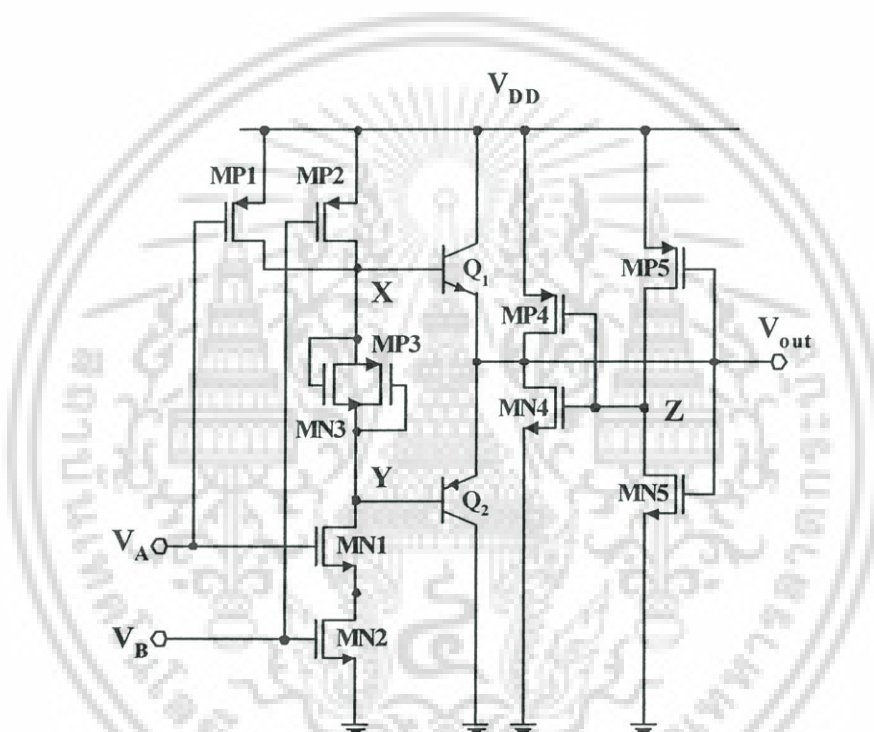
สมมุติให้อินพุต A และ B เป็น “High” ดังนั้น node Y จะคายประจุไปยังกราวด์ผ่านเอ็นมอสทรานซิสเตอร์ MN1 และ MN2 เป็นผลให้ไบโพลาร์ทรานซิสเตอร์ Q2 ทำงาน ซึ่งเป็นการ pull down แรงดันเอาต์พุตตกลงกราวด์ ขณะที่เริ่มต้นแรงดันเอาต์พุตของอินเวอร์เตอร์ MP5 และ MN5 ซึ่งส่งสัญญาณป้อนกลับมาควบคุม MN4 เป็น “Low” ทำให้เอ็นมอสทรานซิสเตอร์ MN4 ยังไม่ทำงาน จนกระทั่งแรงดันเอาต์พุตตกลงประมาณ  $\frac{1}{2} V_{DD}$  แรงดันป้อนกลับจะมีสถานะเป็น “High” และทำให้เอ็นมอสทรานซิสเตอร์ MN4 เริ่มทำงาน และจะทำงานตลอดช่วงแรงดันเอาต์พุตจนถึงแรงดันเป็นศูนย์ ถึงแม้ไบโพลาร์ทรานซิสเตอร์จะหยุดทำงานหลังจากแรงดันต่ำกว่า  $V_{BE}$  ก็ตาม ในขณะที่แรงดัน node X จะมีค่าเป็น  $V_{TN}$  เนื่องจาก CMOS ไดโอด MN4 โดยที่แรงดัน  $V_{TN} < V_{BE}$  ของ Q1 เป็นผลให้ไบโพลาร์ทรานซิสเตอร์ Q1 ไม่ทำงาน

เมื่อแรงดัน A เป็น “Low” เป็นผลให้พีมอสทรานซิสเตอร์ MP2 “ON” ทำให้กระแสจาก  $V_{BE}$

ไหลไปยัง Node X และผ่านเอ็นมอสทรานซิสเตอร์ MN4 ไปยัง Y ขณะนั้นพีมอสทรานซิสเตอร์ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MP3 จะยังคง “OFF” ดังนั้นกระแสเกือบทั้งหมดจะไหลไปยังเบสของไบโพลาร์ทรานซิสเตอร์ Q1 ซึ่งจะขับกระแสคอลเลกเตอร์และอิมิตเตอร์ไปยังเอาต์พุตของวงจร จนกระทั่งเอาต์พุตมีระดับแรงดันประมาณ  $\frac{1}{2}V_{DD}$  ซึ่งเป็นจุดเปลี่ยนสัญญาณของวงจรอินเวอร์เตอร์ที่เป็นวงจรป้อนกลับทำให้พีมอสทรานซิสเตอร์ MP3 “ON” และขับกระแสจาก Node X ไปยังเอาต์พุต จนกระทั่งแรงดันเอาต์พุตเป็น  $V_{DD}$  ถึงแม้ Q2 จะหยุดทำงานก็ตาม ขณะเดียวกันพีมอสทรานซิสเตอร์ MP4 จะทำหน้าที่เหมือนไดโอด ทำให้ Y มีแรงดัน  $V_{DD} - V_{TP}$  เพื่อให้แน่ใจว่า Q2 ไม่ทำงาน  $V_{DD}$

### 2.5.4 Full-swing complementary BiCMOS with CE shunt



รูปที่ 2.19 Full-swing complementary BiCMOS with CE shunt

วงจรในรูปที่ 2.19 เป็นวงจรอีกแบบหนึ่งซึ่งใช้เทคนิคในการป้อนกลับเช่นเดียวกัน โดยต่อมอสทรานซิสเตอร์คร่อมคอลเลกเตอร์และอิมิตเตอร์ของไบโพลาร์ทรานซิสเตอร์ จากหลักการเบื้องต้น คล้ายๆจะเป็นการเพิ่มประสิทธิภาพของวงจร เนื่องจากมีข้อดีกว่าแบบมอสทรานซิสเตอร์คร่อมเบสอิมิตเตอร์ ซึ่งเป็นการขับกระแสเอาต์พุตขนานไปกับไบโพลาร์ทรานซิสเตอร์ โดยไม่ต้องแบ่งกระแสจากเบสของไบโพลาร์ทรานซิสเตอร์ไปยังมอสทรานซิสเตอร์ ซึ่งเป็นการลดทอนประสิทธิภาพของการขับวงจร และยังทำการขับกระแสเอาต์พุตขนานไปพร้อมกับไบโพลาร์ทรานซิสเตอร์ ทำให้ความสามารถในการขับกระแสที่เอาต์พุตสูงขึ้นด้วย แต่ที่จริงแล้วไม่เป็นเช่นนั้น เนื่องจากปัญหาของ Crossover current เนื่องจากพีมอสทรานซิสเตอร์ MP3 และเอ็นเอกซารันเป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้ไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มอสทรานซิสเตอร์ MN3 จะนำกระแสตลอดเวลา โดยจะนำกระแสกลับกันไปอย่างละ  $\frac{1}{2} V_{DD}$  คือพีมอสทรานซิสเตอร์ MP3 จะนำกระแสในช่วงเอาต์พุตเป็น  $V_{DD}$  ถึง  $\frac{1}{2} V_{DD}$  ส่วนเอ็นมอสทรานซิสเตอร์ MN3 จะนำกระแสในช่วง  $\frac{1}{2} V_{DD}$  ถึง ศูนย์ เช่นในช่วง Pull down  $Q_2$  จะทำงานจาก  $V_{DD}$  จนถึง  $V_{BE}$  จะเห็นได้ว่าในช่วง  $V_{DD} - \frac{1}{2} V_{DD}$  ถึงแม้  $Q_1$  จะ “OFF” จะหยุดขับกระแสไปยังเอาต์พุตก็ตามแต่พีมอสทรานซิสเตอร์ MP3 ยังคงนำกระแสจาก  $V_{DD}$  ไปยังเอาต์พุต ขณะที่  $Q_2$  พยายามขับกระแสให้เอาต์พุตต่อลงกราวด์ ซึ่งเรียกว่า crossover current และส่งผลให้วงจรมีประสิทธิภาพต่ำลง รวมทั้งมีการสูญเสียกำลังสูงมาก ดังนั้นวงจรนี้จึงไม่เหมาะกับการนำไปใช้งานจริง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

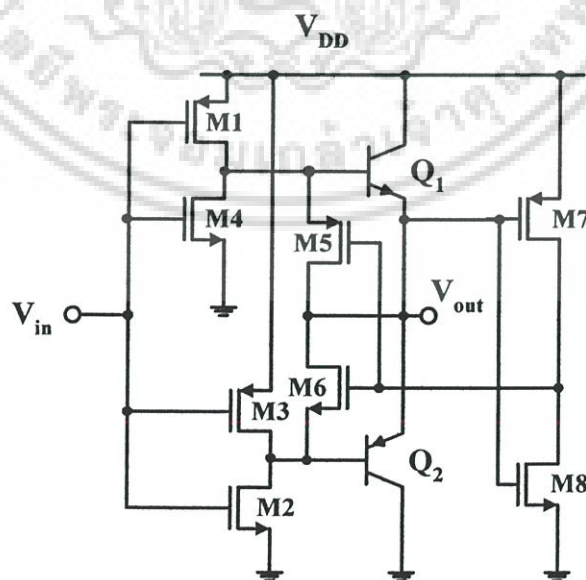
### บทที่ 3

## วงจรกเทพื้นฐานแบบไบซีมอส

เมื่อกล่าวถึงวงจรกเทในระบบวงจรกิจติคอลคงหลีกเลี่ยงไม่ได้ที่จะกล่าวถึงวงจรกอินเวอร์ตเตอร์ วงจรกไบซีมอสแนนเกท และวงจรกนอร์เกท ซึ่งสามารถนำไปรวมกันและประยุกต์ใช้งานกลายเป็นวงจรกิจติคอลชนิดอื่นอีกหลากหลายวงจรก ในหัวข้อนี้ เป็นการอธิบายการทำงานและข้อดีของวงจรกไบซีมอสที่ออกแบบใหม่ โดยอาศัยการเปรียบเทียบการทำงานของวงจรกไบซีมอสอินเวอร์ตเตอร์ที่ออกแบบใหม่นี้ กับวงจรกแบบอื่นๆ เนื่องจากวงจรกอินเวอร์ตเตอร์นับได้ว่าเป็นวงจรกิจติคอลพื้นฐานตัวแรกที่มีความสำคัญมาก อีกทั้งเป็นวงจรกที่สามารถนำไปใช้งานร่วมกับวงจรกอื่นมากที่สุดวงจรกหนึ่ง ดังนั้นจึงใช้วงจรกไบซีมอสอินเวอร์ตเตอร์แบบใหม่ เป็นตัวแทนในการอธิบายการทำงานและเปรียบเทียบข้อดี ของวงจรก รวมทั้งเทคนิคในการออกแบบ

### 3.1 วงจรกไบซีมอสอินเวอร์ตเตอร์แบบใหม่

ในรูปที่ 3.1 แสดงวงจรกไบซีมอสอินเวอร์ตเตอร์ที่ออกแบบใหม่ ซึ่งจะใช้เทคนิคการจับวงจรกแบบคู่ควมของไบโพลาร์ทรานซิสเตอร์ชนิด NPN และ PNP ที่มีการต่อวงจรกเป็นแบบอิมิตเตอร์ตาม และใช้เทคนิคของการป้อนกลับเชิงบวก ในการควบคุมวงจรกมอสทรานซิสเตอร์ที่ล้อมระหว่างเบสกับอิมิตเตอร์



รูปที่ 3.1 วงจรกไบซีมอสอินเวอร์ตเตอร์ที่ออกแบบใหม่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญตาดำเนินไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของวงจรสามารถแบ่งได้เป็น 3 ส่วน

ส่วนแรก คือส่วนที่ทำหน้าที่ควบคุมระดับสัญญาณ

ในส่วนนี้จะประกอบด้วยมอสทรานซิสเตอร์ M1, M2, M3 และ M4 โดยที่มอสทรานซิสเตอร์ทั้ง 4 ตัวนี้ จะเป็นตัวกำหนดระดับสัญญาณของวงจร เพื่อจะไปควบคุมวงจรถับอีกทีหนึ่งว่าจะให้ไบโพลาร์ทรานซิสเตอร์ให้ทำงานและไม่ทำงานสลับกันไป โดยที่มอสทรานซิสเตอร์ M1 และ M4 จะทำหน้าที่ควบคุมไบโพลาร์ทรานซิสเตอร์ Q1 ส่วนมอสทรานซิสเตอร์ M2 กับ M3 จะทำหน้าที่ควบคุมไบโพลาร์ทรานซิสเตอร์ Q2 ขณะที่มอสทรานซิสเตอร์ M1 จะทำหน้าที่ควบคุมกระแสเบสของ Q1 ซึ่งเป็นไบโพลาร์ทรานซิสเตอร์ชนิด NPN และเอนมอสทรานซิสเตอร์ M2 จะทำหน้าที่ควบคุมกระแสเบสของ Q2 ซึ่งเป็นไบโพลาร์ทรานซิสเตอร์ชนิด PNP ส่วนเอนมอสทรานซิสเตอร์ M4 ทำหน้าที่คิซาร์จประจุค้ำที่เบสของไบโพลาร์ทรานซิสเตอร์ Q1 และมอสทรานซิสเตอร์ M3 จะทำหน้าที่ในการคิซาร์จประจุที่เบสของไบโพลาร์ทรานซิสเตอร์ Q2 ในขณะที่ Q1 และ Q2 ไม่ทำงานเพื่อลดปัญหาการหน่วงเวลาของวงจร

ส่วนที่สอง คือส่วนที่ทำหน้าที่ในการขับวงจร

ในส่วนนี้จะประกอบด้วยไบโพลาร์ทรานซิสเตอร์แบบคู่ควบ Q1 และ Q2 ซึ่งมีความสามารถในการขับกระแสสูงกว่ามอสทรานซิสเตอร์มาก ซึ่งจะช่วยลดการหน่วงเวลาของวงจร เมื่อนำไปใช้กับวงจรที่มีโหลดคาปาซิแตนซ์สูง ๆ โดยที่ทรานซิสเตอร์ Q1 และ Q2 จะถูกควบคุมด้วยทรานซิสเตอร์ M1, M2, M3 และ M4 ดังได้กล่าวมาแล้ว ในการออกแบบจะทำการออกแบบให้ Q1 และ Q2 ทำงานสลับกันไป คือจะออกแบบให้ทรานซิสเตอร์ Q1 ทำงานในช่วงที่ต้องการให้เอาต์พุตมีสถานะเป็น “High” ขณะที่ทรานซิสเตอร์ Q2 ไม่ทำงาน และทรานซิสเตอร์ Q2 จะทำงานในช่วงที่ต้องการให้เอาต์พุตมีสถานะเป็น “Low” ขณะที่ทรานซิสเตอร์ Q1 ไม่ทำงาน

ส่วนที่สาม คือส่วนที่ทำให้วงจรสามารถแกว่งแบบเต็มช่วงสัญญาณ

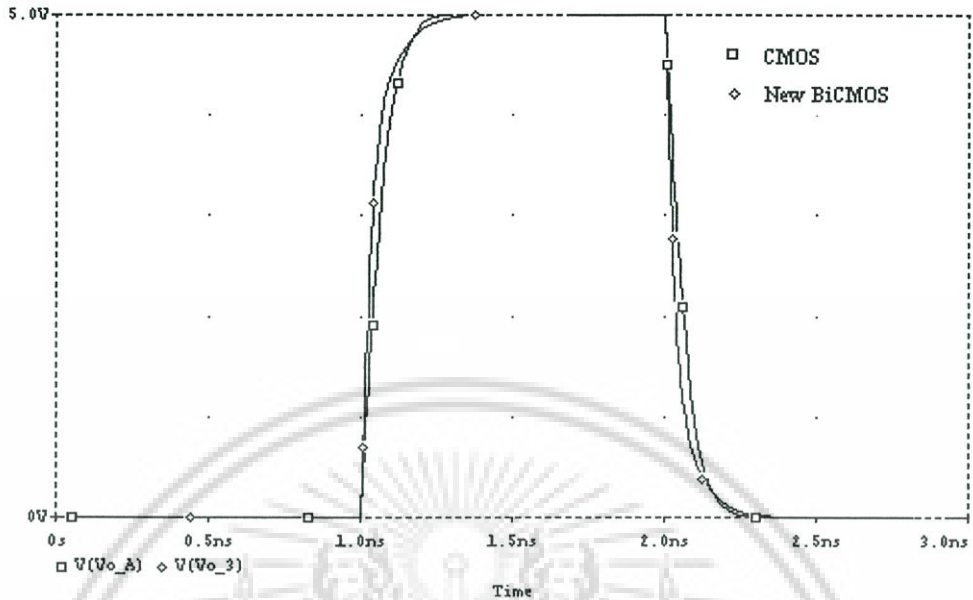
ในส่วนนี้จะประกอบด้วยมอสทรานซิสเตอร์ M5, M6, M7 และ M8 โดยที่มอสทรานซิสเตอร์ M5 และ M6 จะทำให้เอาต์พุตสามารถแกว่งแบบเต็มช่วงสัญญาณเช่นเดียวกับวงจรซิมอส ขณะที่มอสทรานซิสเตอร์ M5 จะทำให้เอาต์พุตสามารถแกว่งได้ถึงระดับแรงดัน  $V_{DD}$  ขณะที่เอนมอสทรานซิสเตอร์ M6 จะทำให้เอาต์พุตสามารถแกว่งได้ถึงระดับแรงดันที่ศูนย์หรือกราวด์ ส่วนซิมอสอินเวอร์ตเตอร์ M7 และ M8 จะเป็นวงจรป้อนกลับเพื่อไปควบคุมมอสทรานซิสเตอร์ M5 และ M6 ไม่ให้ทรานซิสเตอร์ทั้งสองทำงานตลอดเวลา โดยจะให้ M5 และ M6 ทำงานสลับกัน ซึ่งวิธีการนี้จะสามารถเพิ่มประสิทธิภาพและลดการสูญเสียกำลังของวงจรได้

### 3.2 การเปรียบเทียบผลการตอบสนองของวงจรอินเวอร์ตเตอร์ในแต่ละแบบ

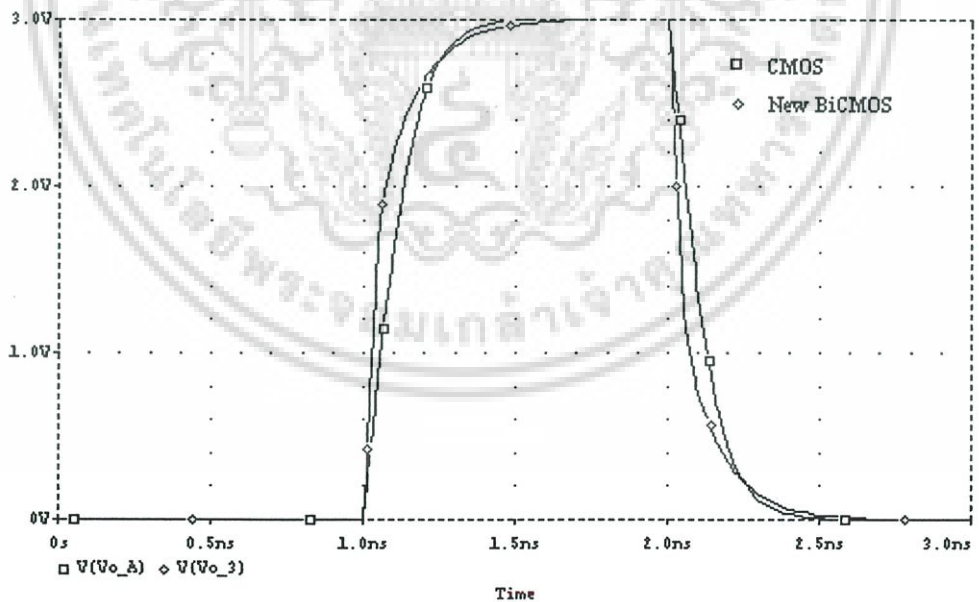
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 3.2 เป็นการแสดงการเปรียบเทียบผลการตอบสนองของวงจรรีเลย์อินเวอร์ตเตอร์ไบซิมอสที่ออกแบบใหม่กับวงจรแบบซิมอสที่แหล่งจ่ายแรงดัน  $V_{DD} = 5$  โวลต์ และ โหลดคาปาซิแตนซ์ 1 pF ขณะที่รูปที่ 3.3 เป็นการแสดงการเปรียบเทียบผลการตอบสนองของวงจรรีเลย์อินเวอร์ตเตอร์ไบซิมอสที่ออกแบบใหม่เทียบกับวงจรแบบซิมอสที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ และ โหลดคาปาซิแตนซ์ 1 pF เช่นกัน จะเห็นได้ว่าวงจรรีเลย์อินเวอร์ตเตอร์ไบซิมอสที่ออกแบบใหม่นี้จะมีการหน่วงเวลาน้อยกว่าวงจรรีเลย์อินเวอร์ตเตอร์ไบซิมอสทั้งที่แหล่งจ่ายแรงดัน  $V_{DD} = 5$  โวลต์ และ  $V_{DD} = 3$  โวลต์ ซึ่งจะสังเกตได้ว่าที่แหล่งจ่ายแรงดันน้อยลงจะมีข้อแตกต่างของการหน่วงเวลาของวงจรทั้งสองมากขึ้นด้วย ในรูปที่ 3.4 เป็นการแสดงการเปรียบเทียบผลการตอบสนองของวงจรรีเลย์อินเวอร์ตเตอร์ไบซิมอสที่ออกแบบใหม่กับวงจรแบบซิมอสที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ และ โหลดคาปาซิแตนซ์ 2 pF ขณะที่รูปที่ 3.5 เป็นการแสดงการเปรียบเทียบผลการตอบสนองของวงจรรีเลย์อินเวอร์ตเตอร์ไบซิมอสที่ออกแบบใหม่ เทียบกับวงจรแบบซิมอสที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ และ โหลดคาปาซิแตนซ์ 8 pF จะเห็นได้ว่าวงจรรีเลย์อินเวอร์ตเตอร์ไบซิมอสที่ออกแบบใหม่นี้จะมีการหน่วงเวลาน้อยกว่าวงจรรีเลย์อินเวอร์ตเตอร์ไบซิมอสทั้งที่ โหลดคาปาซิแตนซ์ 2 pF และ 8 pF ซึ่งจะสังเกตได้ว่าที่ โหลดคาปาซิแตนซ์มากขึ้นจะมีข้อแตกต่างของการหน่วงเวลาของวงจรทั้งสองมากขึ้นด้วย เป็นการแสดงให้เห็นว่าวงจรรีเลย์อินเวอร์ตเตอร์ไบซิมอสที่ออกแบบใหม่นี้จะมีประสิทธิภาพที่ดีกว่า โดยเฉพาะอย่างยิ่งเมื่อนำไปใช้งานกับวงจรที่มีแหล่งจ่ายแรงดันต่ำ และ โหลดคาปาซิแตนซ์สูง ในรูปที่ 3.6 เป็นการแสดงการเปรียบเทียบผลของกราฟแสดงคุณสมบัติการถ่ายโอนแรงดัน (Transfer characteristic curve) ของวงจรรีเลย์อินเวอร์ตเตอร์แบบซิมอส วงจรรีเลย์อินเวอร์ตเตอร์แบบซิมอสแบบธรรมดา วงจรรีเลย์อินเวอร์ตเตอร์ไบซิมอส และวงจรรีเลย์อินเวอร์ตเตอร์ไบซิมอสที่ออกแบบใหม่ ที่แหล่งจ่ายแรงดัน  $V_{DD} = 1.5$  โวลต์ และ โหลดคาปาซิแตนซ์ 1 pF จะเห็นได้ว่าวงจรรีเลย์อินเวอร์ตเตอร์แบบซิมอส และวงจรรีเลย์อินเวอร์ตเตอร์ไบซิมอสที่ออกแบบใหม่นี้ จะมีลักษณะของกราฟแสดงคุณสมบัติการถ่ายโอนแรงดันที่เหมือนกันคือ จะมีคุณสมบัติการถ่ายโอนแรงดันที่สมมาตรกัน และมีการแกว่งแบบเต็มช่วงสัญญาณ ขณะที่วงจรรีเลย์อินเวอร์ตเตอร์แบบธรรมดาจะมีคุณสมบัติการถ่ายโอนแรงดันที่ไม่สมมาตรกัน และมีการแกว่งแบบไม่เต็มช่วงสัญญาณ ทั้งในช่วง pull-up และ pull-down หรือขณะที่อยู่ในสถานะคงที่ ที่ระดับสัญญาณ “High” และ “Low” สำหรับวงจรรีเลย์อินเวอร์ตเตอร์แบบซิมอสก็จะมีคุณสมบัติการถ่ายโอนแรงดันที่ไม่สมมาตรเช่นกัน แต่มีการแกว่งแบบไม่เต็มช่วงสัญญาณที่ระดับสัญญาณ “High” เท่านั้น ส่วนช่วงสัญญาณที่ระดับสัญญาณ “Low” จะไม่มีปัญหาเนื่องจากการใช้เอ็นมอสทรานซิสเตอร์ในการ pull-down ในรูปที่ 3.7 เป็นการแสดงการเปรียบเทียบผลการตอบสนองของวงจรรีเลย์อินเวอร์ตเตอร์แบบซิมอส วงจรรีเลย์อินเวอร์ตเตอร์แบบซิมอสแบบธรรมดา วงจรรีเลย์อินเวอร์ตเตอร์ไบซิมอส และวงจรรีเลย์อินเวอร์ตเตอร์ไบซิมอสที่ออกแบบใหม่ ที่แหล่งจ่ายแรงดัน  $V_{DD} = 1.5$  โวลต์ และ โหลดคาปาซิแตนซ์ 1 pF จะเห็นได้ว่าวงจรรีเลย์อินเวอร์ตเตอร์ไบซิมอสที่ออกแบบใหม่นี้ยังสามารถใช้งานได้ที่แหล่งจ่ายแรงดัน  $V_{DD} = 1.5$  โวลต์ โดยที่ยังคงรักษาสภาพการแกว่งแบบเต็มช่วงสัญญาณได้ ขณะที่วงจรรีเลย์อินเวอร์ตเตอร์แบบธรรมดา และวงจรรีเลย์อินเวอร์ตเตอร์แบบซิมอสไม่สามารถใช้งานได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

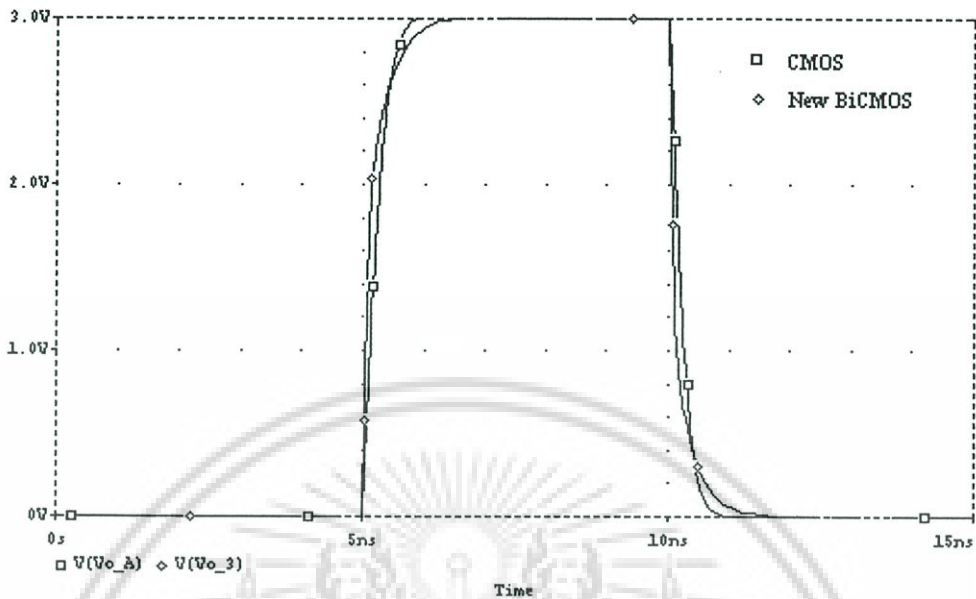


รูปที่ 3.2 แสดงการเปรียบเทียบผลการตอบสนองของวงจรอินเวอร์ตเตอร์ไบซีมอสออกแบบใหม่ กับวงจรแบบซีมอสที่แหล่งจ่ายแรงดัน  $V_{DD} = 5$  โวลต์ และโหลดคาปาซิแตนซ์ 1 pF

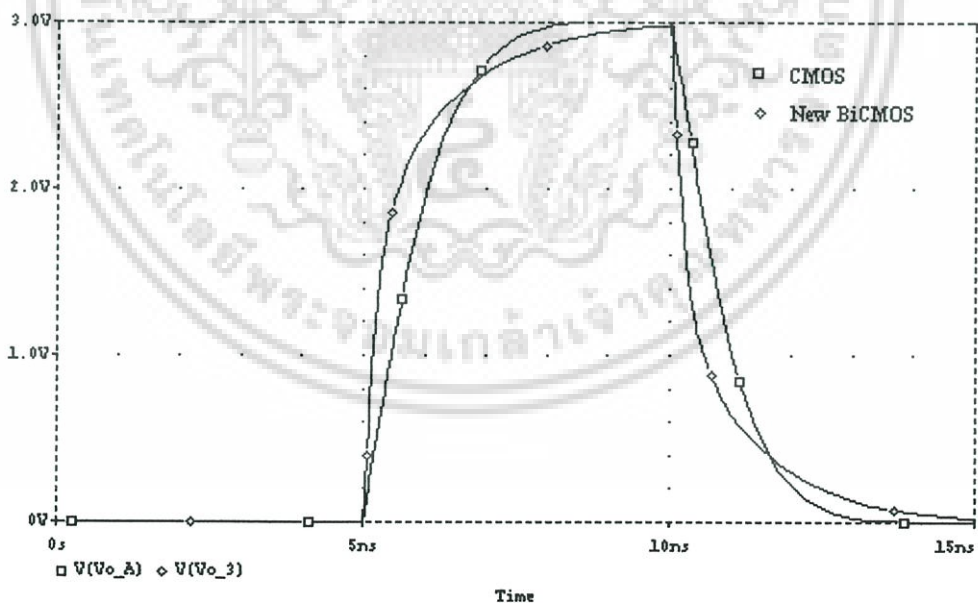


รูปที่ 3.3 แสดงการเปรียบเทียบผลการตอบสนองของวงจรอินเวอร์ตเตอร์ไบซีมอสออกแบบใหม่ กับวงจรแบบซีมอสที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ และโหลดคาปาซิแตนซ์ 1 pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

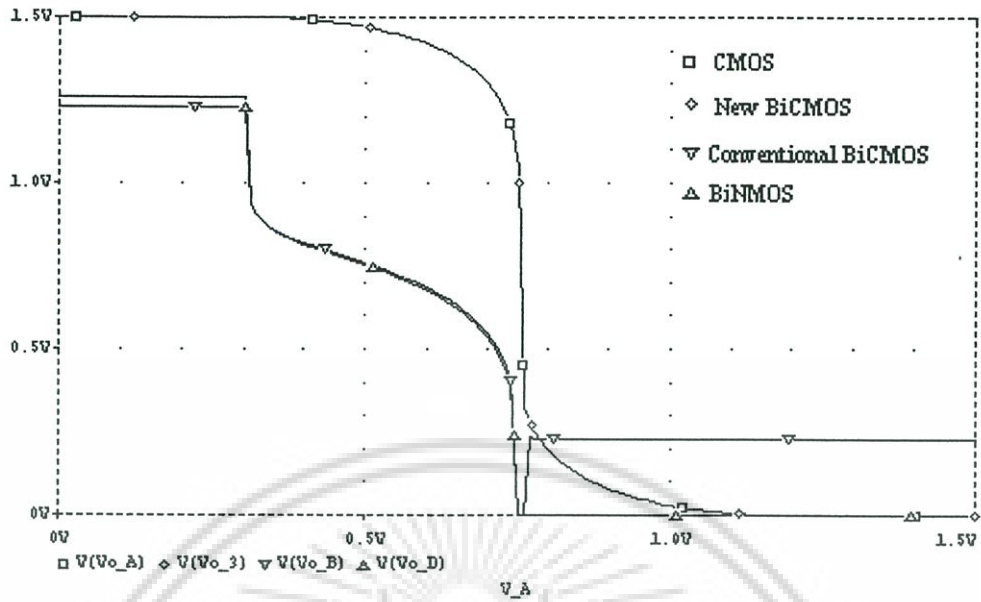


รูปที่ 3.4 แสดงการเปรียบเทียบผลการตอบสนองของวงจรรีจิสเตอร์ไบซีมอสออกแบบใหม่  
กับวงจรแบบซีมอสที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ และ โหลดคาปาซิแตนซ์ 2 pF

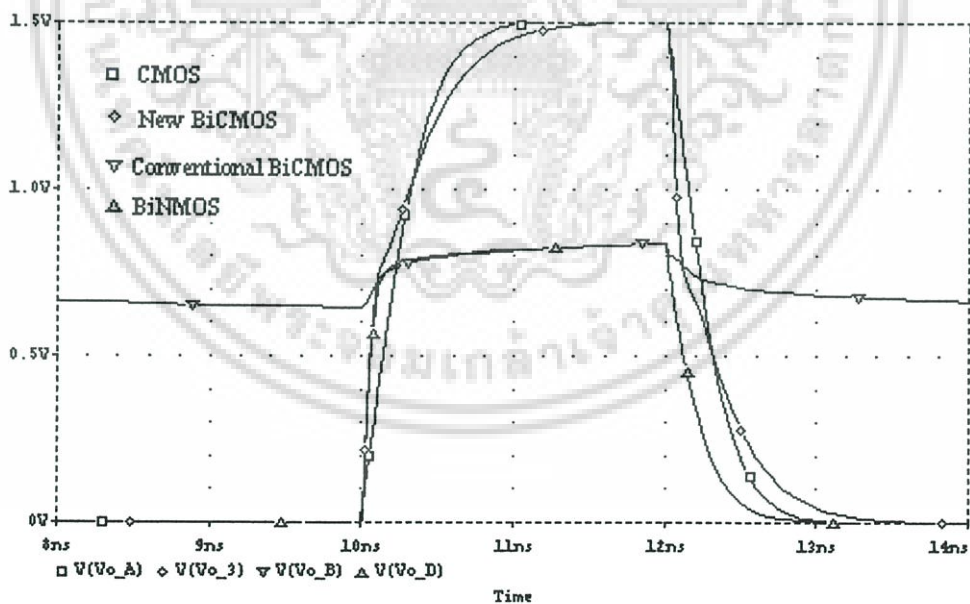


รูปที่ 3.5 แสดงการเปรียบเทียบผลการตอบสนองของวงจรรีจิสเตอร์ไบซีมอสออกแบบใหม่  
กับวงจรแบบซีมอสที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ และ โหลดคาปาซิแตนซ์ 8 pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.6 แสดงการเปรียบเทียบกราฟแสดงคุณสมบัติการถ่ายโอนแรงดันของวงจรอินเวอร์ตเตอร์แบบซีมอส กับวงจรไบซีมอสแบบใหม่ วงจรไบซีมอสแบบธรรมดา และวงจรไบเอ็นมอส ที่แหล่งจ่ายแรงดัน  $V_{DD} = 1.5$  โวลต์และโหลดคาปาซิแตนซ์  $1 \text{ pF}$



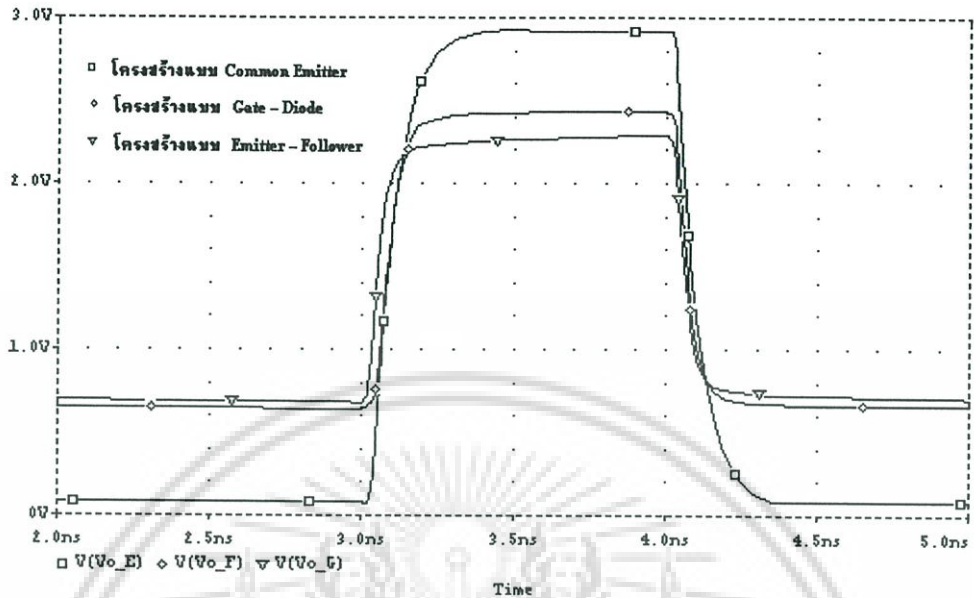
รูปที่ 3.7 แสดงการเปรียบเทียบผลการตอบสนองของวงจรอินเวอร์ตเตอร์แบบซีมอส กับวงจรไบซีมอสแบบใหม่ วงจรไบซีมอสแบบธรรมดา และวงจรแบบไบเอ็นมอส ที่แหล่งจ่ายแรงดัน  $V_{DD} = 1.5$  โวลต์ และโหลดคาปาซิแตนซ์  $1 \text{ pF}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

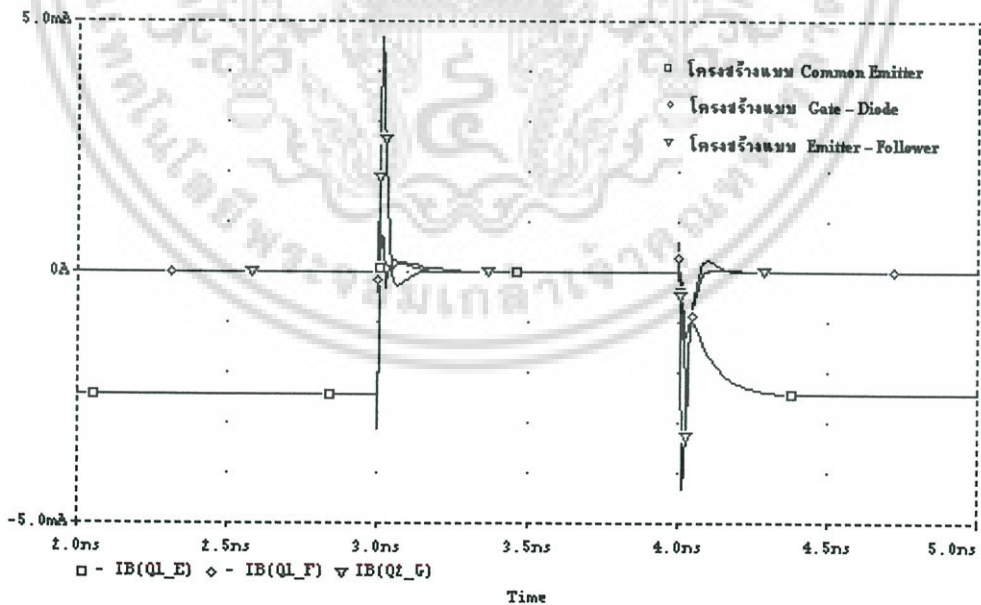
### 3.3 การเปรียบเทียบโครงสร้างของวงจรขับไบซีมอสแบบคู่ควม

ดังที่ได้กล่าวมาแล้วในบทก่อนหน้าเห็นว่า ส่วนที่สำคัญที่สุดอย่างหนึ่งของวงจรไบซีมอส คือ ส่วนของการขับวงจรในช่วง pull-up และ pull-down ซึ่งสามารถแบ่งออกได้เป็น 3 โครงสร้างใหญ่ ๆ ตามเทคนิคการขับไบโพลาร์ทรานซิสเตอร์ คือ โครงสร้างแบบ Common Emitter (CE) โครงสร้างแบบ Gate Diode (GD) และโครงสร้างแบบ Emitter Follower (EF) เนื่องจากวงจร Common Emitter เป็นวงจรแบบไม่กลับเฟส เพื่อความสะดวกในการเปรียบเทียบสัญญาณ จึงทำการต่อวงจรแต่ละแบบเป็นสองลำดับ โดยนำเอาต์พุตของวงจรแรกไปต่อเข้ากับอินพุตของวงจรที่สองซึ่งมีลักษณะวงจรแบบเดียวกัน แล้วจึงนำเอาต์พุตของวงจรที่สองมาทำการเปรียบเทียบสัญญาณ โดยเลือกที่จะเปรียบเทียบที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ เพื่อให้ผลของการแกว่งแบบไม่เต็มช่วงสัญญาณ มีอิทธิพลต่อลักษณะของสัญญาณมากเกินไป

ในรูปที่ 3.8 เป็นการแสดงการเปรียบเทียบผลการตอบสนองของวงจรขับโครงสร้างแบบ Common Emitter โครงสร้างแบบ Gate Diode และโครงสร้างแบบ Emitter Follower ที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ และโหลดคาปาซิแตนซ์  $1 \text{ pF}$  จะเห็นว่าวงจรขับโครงสร้างแบบ Common Emitter ผลการตอบสนองต่อสัญญาณในรูปของแรงดันคี่ที่สุด โดยการแกว่งเกือบเป็นแบบเต็มช่วงสัญญาณ ขณะที่โครงสร้างแบบ Gate Diode และโครงสร้างแบบ Emitter Follower ไม่สามารถทำได้ อย่างไรก็ตามวงจรขับโครงสร้างแบบ Common Emitter ยังมีข้อเสียที่สำคัญซึ่งจะแสดงให้เห็นในรูปต่อไป นอกจากนี้ยังสามารถสังเกตเห็นได้ว่าโครงสร้างแบบ Emitter Follower จะมีความสามารถในการขับวงจรได้ดีกว่า โครงสร้างแบบ Gate Diode เล็กน้อย ทั้งนี้เนื่องจากโครงสร้างแบบ Emitter Follower จะมี  $V_{GS}$  ซึ่งเป็นตัวกำหนดขนาดของ  $I_D$  หรือกระแสไบอัสที่เบสของไบโพลาร์ทรานซิสเตอร์ ซึ่งเป็นปัจจัยในการควบคุมความสามารถในการขับวงจร โดยที่โครงสร้างแบบ Emitter Follower จะมี  $V_{GS} = V_{DD}$  ขณะที่โครงสร้างแบบ Gate Diode จะมีค่า  $V_{GS} = V_{DD} - V_{BE(ON)}$  จึงทำให้ขนาดของ  $I_D$  และความสามารถในการขับวงจรของโครงสร้างแบบ Emitter Follower มีค่าสูงกว่า เนื่องจาก  $V_{GS}$  ของวงจรแบบ Emitter Follower ไม่ได้ถูกลดทอนลงด้วยแรงดันที่รอยต่อเบส-อิมิเตอร์ รูปที่ 3.9 เป็นการแสดงการเปรียบเทียบกระแสเบสของวงจรขับทั้ง 3 แบบ จะเห็นว่า วงจรขับโครงสร้างแบบ Common Emitter เป็นวงจรเดียวที่เกิดกระแสสวิตช์ตรงไหลอยู่ตลอดเวลา ถึงแม้ว่าวงจรจะไม่ได้อยู่ในช่วงการเปลี่ยนแปลงระดับสัญญาณหรือการสวิตช์ก็ตาม ซึ่งต่างกับวงจรซีมอส และไบซีมอสอื่นๆ ที่จะนำกระแสในช่วงเฉพาะที่เกิดการสวิตช์เท่านั้น ดังนั้นวงจรขับโครงสร้างแบบ Common Emitter จึงประสบปัญหาการเกิดการสูญเสียกำลังสูงมาก



รูปที่ 3.8 แสดงการเปรียบเทียบผลการตอบสนองของวงจรรีบโครงสร้างแบบ Common Emitter โครงสร้างแบบ Gate-Diode และโครงสร้างแบบ Emitter-Follower ที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ และโหลดคาปาซิแตนซ์ 1 pF

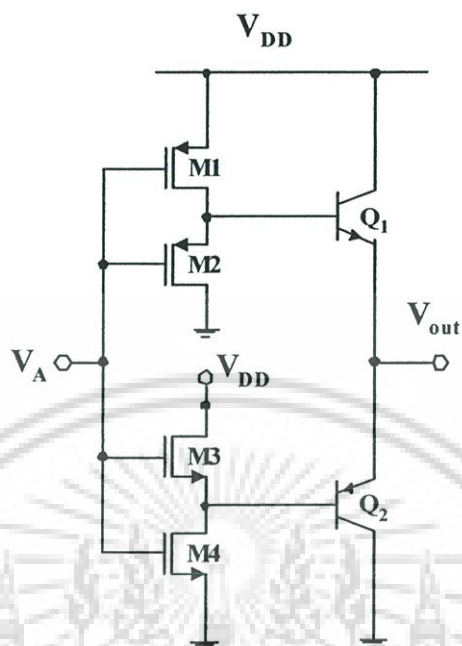


รูปที่ 3.9 แสดงการเปรียบเทียบกระแสของวงจรรีบโครงสร้างแบบ Common Emitter โครงสร้างแบบ Gate-Diode และโครงสร้างแบบ Emitter-Follower ที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ และโหลดคาปาซิแตนซ์ 1 pF

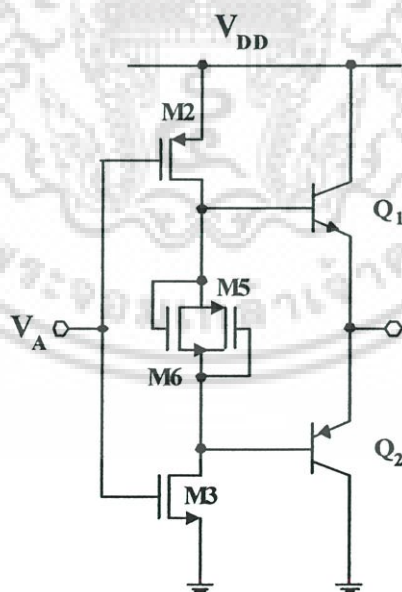
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.4 การเปรียบเทียบวงจรที่ทำให้เกิดการแกว่งแบบเต็มช่วงสัญญาณ

ในการเปรียบเทียบโครงสร้างของวงจรที่ทำให้เกิดการแกว่งแบบเต็มช่วงสัญญาณนี้ จะทำการเปรียบเทียบการทำงานโดยใช้วงจรอินเวอร์ตเตอร์ 10 แบบ รวมถึงวงจรอินเวอร์ตเตอร์แบบซิมอส และวงจรไบซิมอสที่ออกแบบใหม่ นอกจากนี้ยังรวมถึงวงจรไบซิมอสที่มีการแกว่งแบบไม่เต็มช่วงสัญญาณ 2 แบบ ก่อนอื่นขอกล่าวถึงวงจรไบซิมอสที่มีการแกว่งแบบไม่เต็มช่วงสัญญาณ เป็นที่ทราบดีว่าวงจรไบซิมอสจะไม่สามารถทำงานได้ ถ้าไม่มีส่วนของวงจรที่ทำหน้าที่คายประจุค้ำที่เบสของไบโพลาร์ทรานซิสเตอร์ ซึ่งสามารถทำได้โดยใช้เทคนิค 2 แบบ คือการคายประจุไปยังกราวด์และ  $V_{DD}$  โดยตรง ซึ่งจะถูกรวมโดยอินพุต เสมือนมีวงจรอินเวอร์ตเตอร์ 2 ชุด ที่มีเอาต์พุตเหมือนกันในการควบไบโพลาร์ทรานซิสเตอร์แบบคู่ควบ ดังวงจรในรูปที่ 3.10 ส่วนอีกวงจรหนึ่งในรูปที่ 3.11 ซึ่งใช้เทคนิคของซิมอสไดโอดในการคายประจุค้ำที่เบส วิธีนี้จะมีข้อเสียเล็กน้อย คือมีการสูญเสียกระแสไปยังซิมอสไดโอด และมีความสามารถในการคายประจุค้ำที่เบสน้อยกว่า แต่มีข้อดีคือสามารถลดจำนวนของมอสทรานซิสเตอร์ที่ใช้ในการคายประจุค้ำที่เบสลง เช่นในกรณีของวงจรแนกเกทที่มี 4 อินพุต จะสามารถลดจำนวนของมอสทรานซิสเตอร์ลงได้ถึง 6 ตัว เมื่อเทียบกับวงจรในแบบแรก แต่ไม่เหมาะสมกับกรณีของวงจรไบซิมอสอินเวอร์ตเตอร์ ซึ่งยังคงใช้จำนวนของมอสทรานซิสเตอร์เท่าเดิม ในรูปที่ 3.12 เป็นการแสดงการเปรียบเทียบผลการตอบสนองของวงจรอินเวอร์ตเตอร์ไบซิมอสทั้ง 2 แบบ กับวงจรอินเวอร์ตเตอร์แบบซิมอส ที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ และโหลดคาปาซิแตนซ์ 1 pF จะเห็นได้ว่า วงจรทั้ง 2 แบบ มีการแกว่งแบบไม่เต็มช่วงสัญญาณ เนื่องจากมีการสูญเสียแรงดันระหว่างเบส-อิมิตเตอร์ของไบโพลาร์ทรานซิสเตอร์ชนิด NPN และ PNP มีค่าประมาณ  $2V_{BE}$  จากรูปจะไม่เห็นความแตกต่างของการหน่วงเวลาของ วงจรทั้งสองมากนัก ในรูปที่ 3.13 เป็นการแสดงการเปรียบเทียบผลของกระแสคอลเลคเตอร์ในไบโพลาร์ทรานซิสเตอร์ Q1 และ Q2 ของวงจรอินเวอร์ตเตอร์ไบซิมอสทั้ง 2 แบบ กับวงจรอินเวอร์ตเตอร์แบบซิมอส ที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ และโหลดคาปาซิแตนซ์ 1 pF จากรูปจะเห็นได้ว่า วงจรทั้ง 2 แบบ จะมีความแตกต่างของกระแสน้อยมากเทียบกับกระแสสูงสุดจนไม่สามารถแยกความแตกต่างได้ ในรูปที่ 3.14 แสดงการเปรียบเทียบผลของกระแสเบสในไบโพลาร์ทรานซิสเตอร์ Q1 และ Q2 ในช่วง pull up ในรูปที่ 3.15 แสดงการเปรียบเทียบผลของกระแสเบสในไบโพลาร์ทรานซิสเตอร์ Q1 และ Q2 ในช่วง pull down ของวงจรอินเวอร์ตเตอร์ไบซิมอสทั้ง 2 แบบ กับวงจรอินเวอร์ตเตอร์แบบซิมอส ที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ และโหลดคาปาซิแตนซ์ 1 pF จากรูปจะเห็นได้ว่า วงจรที่ใช้เทคนิคการคายประจุไปยังกราวด์ และ  $V_{DD}$  โดยตรง จะมีกระแสที่ใช้ในการขับวงจรสูงกว่าวงจรที่ใช้เทคนิคของซิมอสไดโอดในการคายประจุเล็กน้อย ขณะเดียวกันจะมีความสามารถในการคายประจุแตกต่างกันอย่างชัดเจน

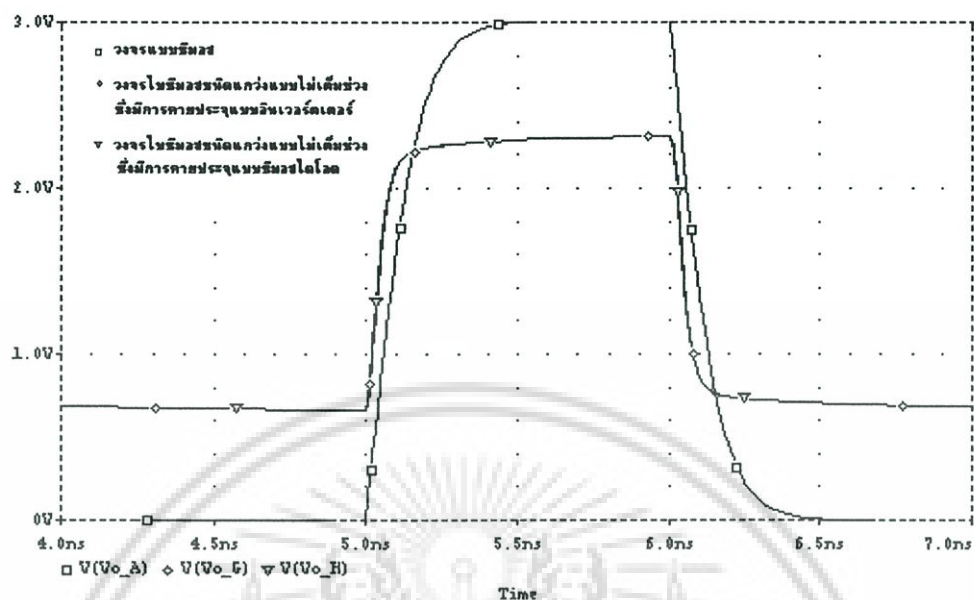


รูปที่ 3.10 วงจรไบซีมอสชนิดแวก์แบบไม่เต็มช่วงซึ่งมีการคายประจุแบบอินเวอร์เตอร์

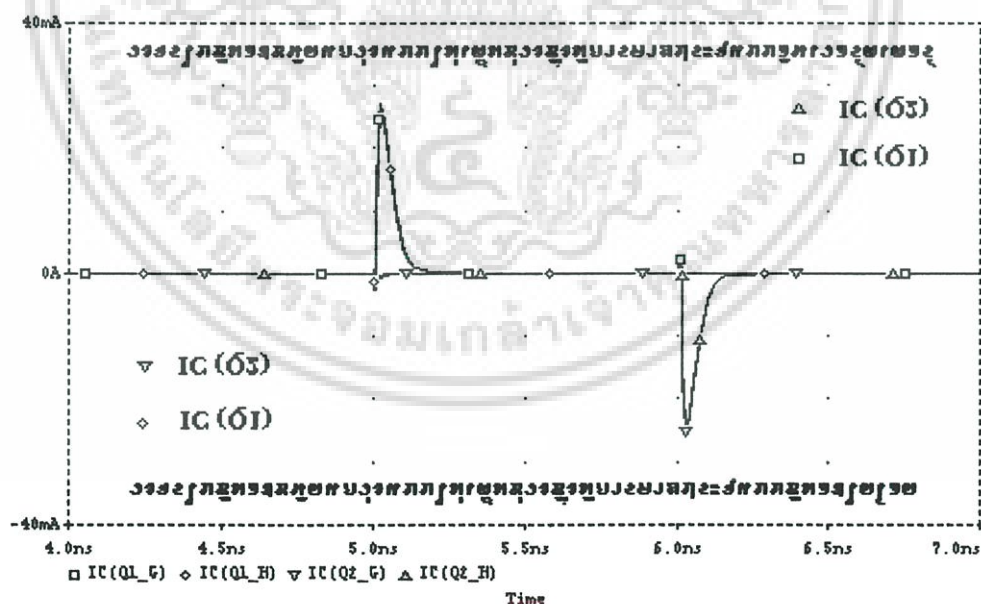


รูปที่ 3.11 วงจรไบซีมอสชนิดแวก์แบบไม่เต็มช่วงซึ่งมีการคายประจุแบบซีมอสไคโอด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

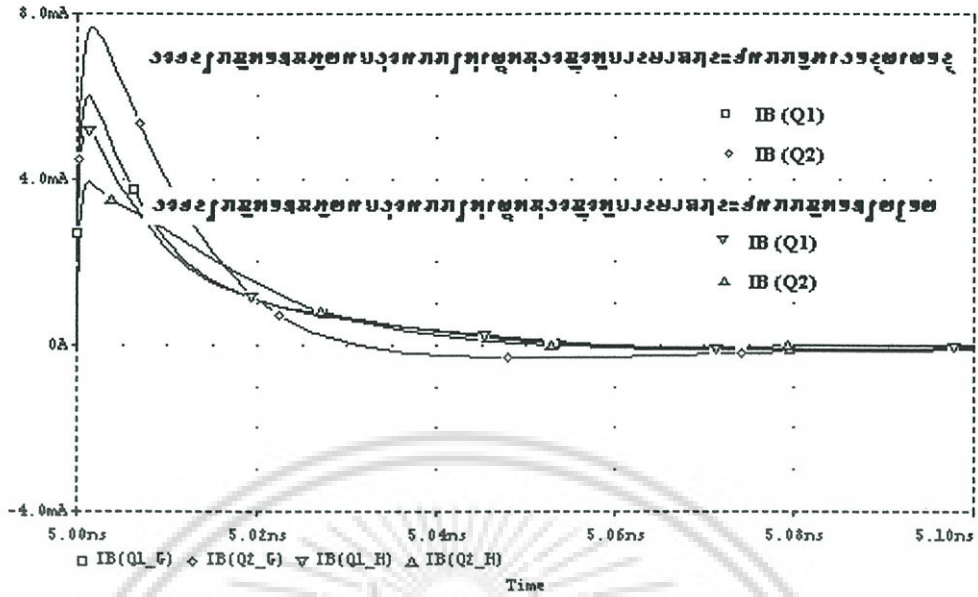


รูปที่ 3.12 แสดงการเปรียบเทียบผลการตอบสนองของวงจรรีเลย์เตอร์ไบซีมอสทั้ง 2 แบบ กับวงจรรีเลย์เตอร์ไบซีมอส ที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ และโหลดคาปาซิแตนซ์ 1 pF

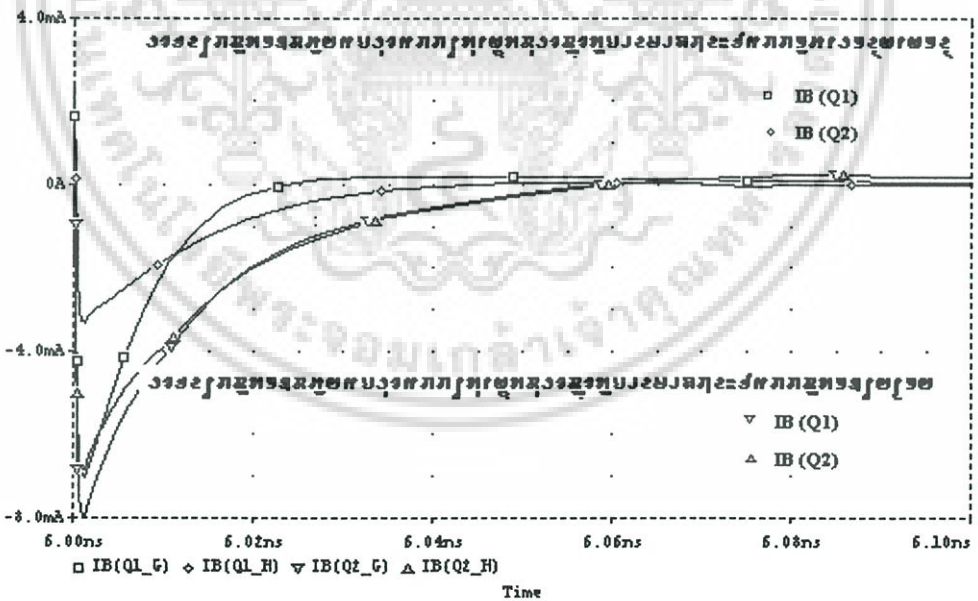


รูปที่ 3.13 แสดงการเปรียบเทียบผลของกระแสคอลเลกเตอร์ในไบโพลาร์ทรานซิสเตอร์ Q1 และ Q2 ของวงจรรีเลย์เตอร์ไบซีมอสทั้ง 2 แบบ ที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ และโหลดคาปาซิแตนซ์ 1 pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.14 แสดงการเปรียบเทียบผลของกระแสเบสในไบโพลาร์ทรานซิสเตอร์ Q1 และ Q2 ในช่วง Pull up ของวงจรถอกลับอินเวอร์ตเตอร์ไบซีมอสทั้ง 2 ที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ และ โหลดคาปาซิแตนซ์ 1 pF

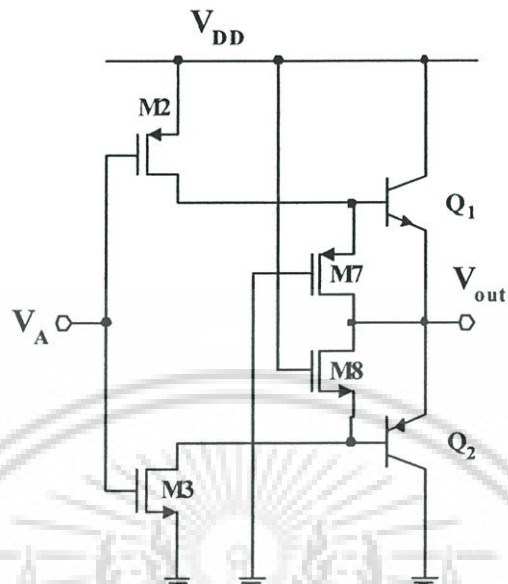


รูปที่ 3.15 แสดงการเปรียบเทียบผลของกระแสเบสในไบโพลาร์ทรานซิสเตอร์ Q1 และ Q2 ในช่วง pull down ของวงจรถอกลับอินเวอร์ตเตอร์ไบซีมอสทั้ง 2 แบบ ที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ และ โหลดคาปาซิแตนซ์ 1 pF

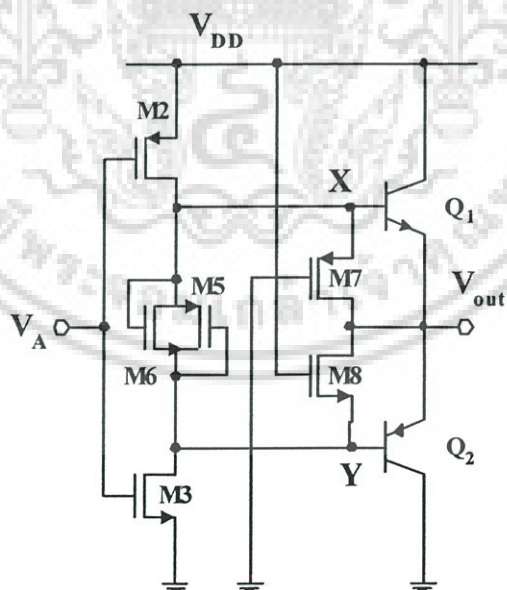
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 3.16 ถึง 3.18 เป็นวงจรเบื้องต้นที่ทำให้เกิดการแกว่งแบบเต็มช่วงสัญญาณ ซึ่งอาศัยเทคนิคการต่อมอสทรานซิสเตอร์คร่อมระหว่างเบส-อิมิเตอร์ โดยที่มอสทรานซิสเตอร์จะทำงานตลอดเวลาเสมือนตัวต้านทาน เพื่อเป็นทางเดินกระแสจากเบสไปยังเอาต์พุต ถึงแม้ช่วงที่ไบโพลาร์ทรานซิสเตอร์หยุดทำงาน ในรูปที่ 3.16 เป็นวงจรเบื้องต้นที่สามารถแกว่งแบบเต็มช่วงสัญญาณที่ง่ายที่สุด โดยต่อมอสทรานซิสเตอร์คร่อมระหว่างเบส-อิมิเตอร์ เพื่อทำหน้าที่ 2 อย่าง คือเป็นทั้งส่วนที่ทำให้เกิดการแกว่งแบบเต็มช่วงสัญญาณ และทำหน้าที่ในการคายประจุค้ำที่เบสในช่วงที่ไบโพลาร์ทรานซิสเตอร์หยุดทำงาน รูปที่ 3.17 เป็นวงจรที่เกิดการแกว่งแบบเต็มช่วงสัญญาณอีกแบบหนึ่ง โดยการใช้เทคนิคของซิมอสไดโอด มาช่วยในการคายประจุค้ำที่เบสในช่วงที่ไบโพลาร์ทรานซิสเตอร์หยุดทำงาน รูปที่ 3.18 เป็นวงจรที่เกิดการแกว่งแบบเต็มช่วงสัญญาณอีกแบบหนึ่ง โดยการใช้เทคนิคการคายประจุไปยังกราวด์ และ  $V_{DD}$  โดยตรง ในรูปที่ 3.19 แสดงการเปรียบเทียบผลการตอบสนองของวงจรอินเวอร์ตเตอร์ไบซิมอส ซึ่งเป็นวงจรเบื้องต้นที่ทำให้เกิดการแกว่งแบบเต็มช่วงสัญญาณใน 3 แบบ ที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ และโหลดคาปาซิแตนซ์ 1 pF จะเห็นได้ว่าวงจรที่ใช้เทคนิคการคายประจุไปยังกราวด์ และ  $V_{DD}$  โดยตรง จะมีประสิทธิภาพสูงสุด ขณะที่วงจรที่ใช้เทคนิคการต่อมอสทรานซิสเตอร์คร่อมระหว่างเบส-อิมิเตอร์เพียงอย่างเดียว เป็นวงจรที่มีประสิทธิภาพต่ำสุด เนื่องจากประจุค้ำที่เบสของไบโพลาร์ทรานซิสเตอร์ในช่วงที่หยุดทำงานทั้งหมด จะไหลผ่านมอสทรานซิสเตอร์ ซึ่งทำหน้าที่เสมือนตัวต้านทานไปยังเอาต์พุต ของวงจร โดยมีทิศทางตรงข้ามกับความต้องการของเอาต์พุตในขณะนั้น เป็นผลให้ประสิทธิภาพของวงจรต่ำลง สำหรับวงจรที่ใช้เทคนิคของซิมอสไดโอดมาช่วย กระแสที่เกิดจากประจุค้ำที่เบสของไบโพลาร์ทรานซิสเตอร์ส่วนหนึ่งจะถูกแบ่งไปยังซิมอสไดโอด อย่างไรก็ตามกระแสดังกล่าวจะไหลไปยังเบสของไบโพลาร์ทรานซิสเตอร์อีกตัวหนึ่งที่ทำหน้าที่ขับวงจรในขณะนั้น ซึ่งเป็นการลดความสามารถในการขับวงจร ในช่วงแรก เป็นผลให้ประสิทธิภาพของวงจรต่ำลงเช่นกัน สำหรับวงจรอีกแบบหนึ่งที่ใช้เทคนิคการคายประจุไปยังกราวด์ และ  $V_{DD}$  โดยตรง กระแสที่เกิดจากประจุค้ำที่เบสของไบโพลาร์ทรานซิสเตอร์ส่วนใหญ่จะไหลไปยังกราวด์ หรือ  $V_{DD}$  โดยตรง ทำให้มีผลกระแสหลักข้างน้อยที่สุด รูปที่ 3.20 และรูปที่ 3.21 แสดงการเปรียบเทียบผลของกระแสที่เอาต์พุตของวงจรทั้ง 3 แบบ ในช่วง pull-up และ pull-down ตามลำดับ ที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ และโหลดคาปาซิแตนซ์ 1 pF จะเห็นได้ว่าวงจรที่ใช้เทคนิคการคายประจุไปยังกราวด์ และ  $V_{DD}$  โดยตรง จะมีกระแสสูงสุด นอกจากปัญหาดังที่กล่าวมาแล้ว วงจรทั้ง 3 แบบยังมีปัญหาอีกอย่างเหมือนกัน ในเรื่องความสามารถในการขับวงจร เนื่องจากมอสทรานซิสเตอร์คร่อมระหว่างเบส-อิมิเตอร์ทำงานตลอดเวลา แม้ในช่วงการขับวงจร ทำให้กระแสส่วนหนึ่งถูกแยกไหลผ่านมอสทรานซิสเตอร์คร่อมไปยังเอาต์พุตโดยตรง ดังนั้นขนาดของกระแสเบสที่ทำหน้าที่ในการขับวงจรมีขนาดลดลง เป็นผลให้ประสิทธิภาพของวงจรต่ำลง

จึงไม่ถูกใช้งานในปัจจุบัน



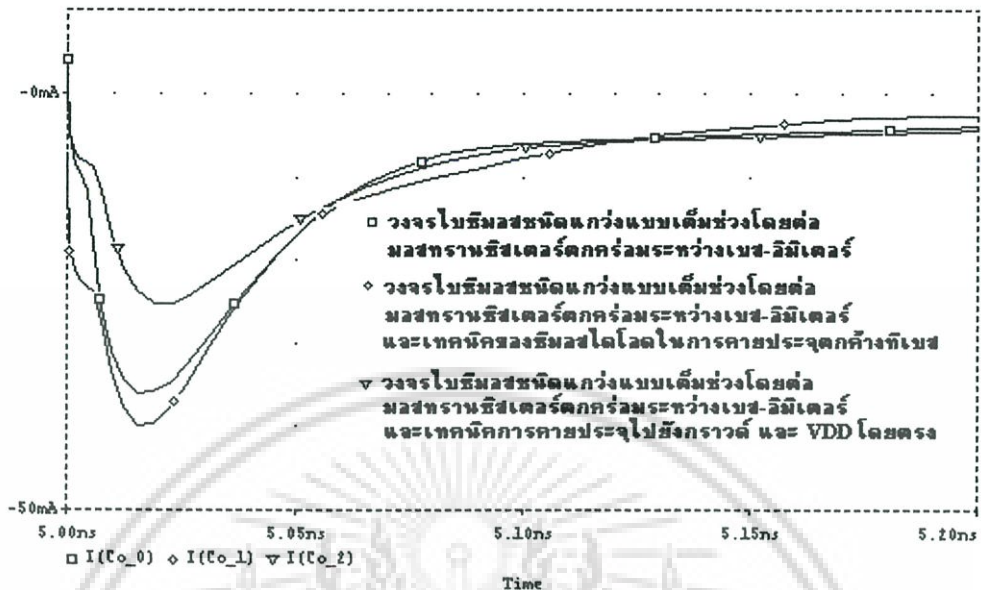
รูปที่ 3.16 แสดงวงจรเบื้องต้นที่ทำให้เกิดการแกว่งแบบเต็มช่วงสัญญาณอย่างง่าย โดยต่อมอสทรานซิสเตอร์ตกรวมระหว่างเบส-อิมิตเตอร์



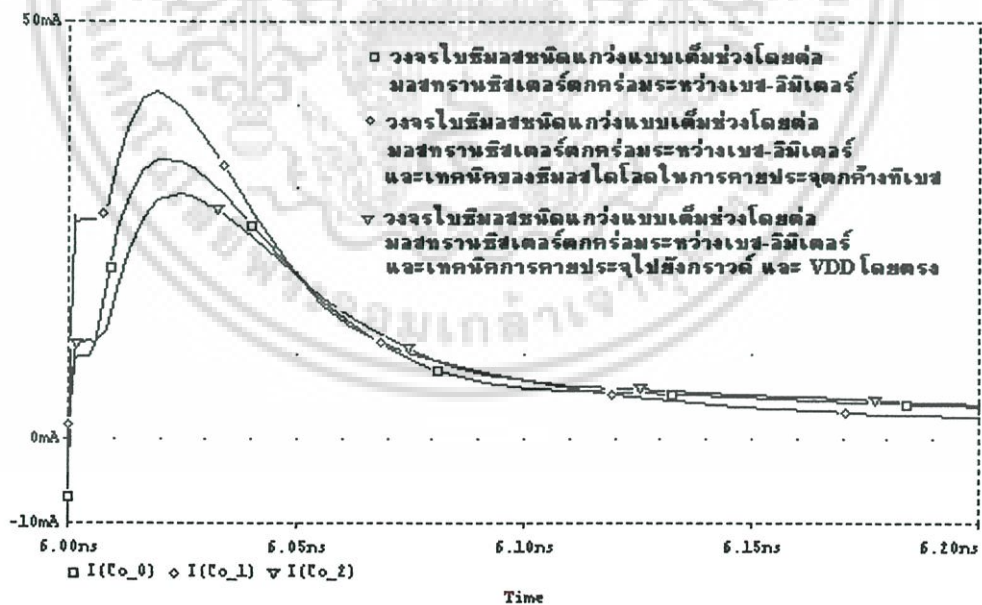
รูปที่ 3.17 แสดงวงจรเบื้องต้นที่ทำให้เกิดการแกว่งแบบเต็มช่วงสัญญาณ โดยต่อมอสทรานซิสเตอร์ตกรวมระหว่างเบส-อิมิตเตอร์ และเทคนิคของซิมอสไดโอดในการคายประจุค้ำที่เบส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





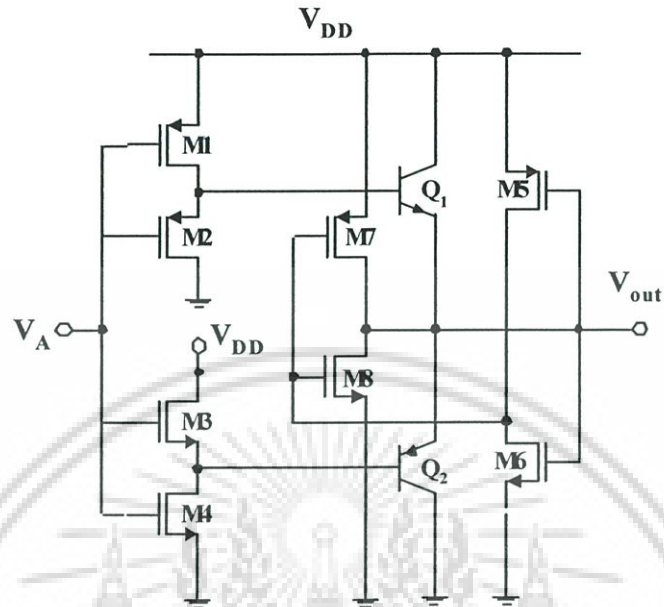
รูปที่ 3.20 แสดงการเปรียบเทียบผลของกระแสที่เอาต์พุตของวงจรทั้ง 3 แบบ ในช่วง pull-up ที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ และ โหลดคาปาซิแตนซ์ 1 pF



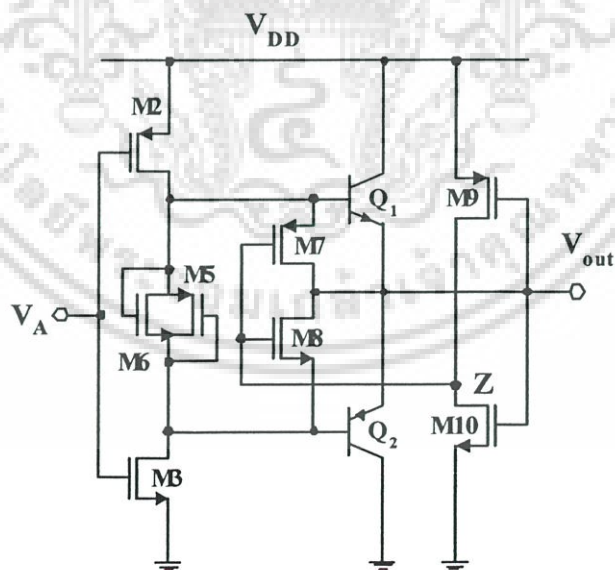
รูปที่ 3.21 แสดงการเปรียบเทียบผลของกระแสที่เอาต์พุตของวงจรทั้ง 3 แบบ ในช่วง pull-down ที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ และ โหลดคาปาซิแตนซ์ 1 pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากปัญหาในเรื่องความสามารถในการขับวงจรถัดลงของวงจรถัง 3 แบบ ที่เพิ่งกล่าวมาแล้ว สามารถปรับปรุงได้โดยเทคนิคการป้อนกลับแบบบวก มาควบคุมไม่ให้มอสทรานซิสเตอร์ตกคร่อมระหว่างเบส-อิมิตเตอร์ทำงานในช่วงแรกของการขับวงจรถังวงจรถังไบซิมอสอินเวอร์ตเตอร์แบบใหม่ที่น่าเสนอในรูปที่ 3.1 นอกจากนี้จะมีการเปรียบเทียบกับวงจรถังที่มีการป้อนกลับแบบบวกอีก 3 แบบ ซึ่งจะกล่าวต่อไป ในรูปที่ 3.22 เป็นวงจรถังที่มีลักษณะคล้ายคลึงกับวงจรถังที่น่าเสนอ แต่แตกต่างกันที่การใช้มอสทรานซิสเตอร์ตกคร่อมระหว่างคอลเลคเตอร์-อิมิตเตอร์แทนเบส-อิมิตเตอร์รูปที่ 3.23 เป็นอีกวงจรถังที่มีลักษณะคล้ายคลึงกับวงจรถังที่น่าเสนอ แตกต่างกันที่จะใช้เทคนิคของซิมอสไดโอดในการคายประจุตกค้างที่เบสของไบโพลาร์ทรานซิสเตอร์ และในรูปที่ 3.24 เป็นวงจรถังที่มีลักษณะคล้ายคลึงกับวงจรถังในรูปที่ 3.23 คือจะใช้เทคนิคของซิมอสไดโอดในการคายประจุตกค้างที่เบสของไบโพลาร์ทรานซิสเตอร์ ต่างกันที่การใช้มอสทรานซิสเตอร์ตกคร่อมระหว่างคอลเลคเตอร์-อิมิตเตอร์แทนเบส-อิมิตเตอร์ ในรูปที่ 3.25 แสดงการเปรียบเทียบผลการตอบสนองของวงจรถังอินเวอร์ตเตอร์แบบไบซิมอสทั้ง 4 แบบ กับวงจรถังอินเวอร์ตเตอร์แบบซิมอส ที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ และโหลดคาปาซิแตนซ์  $1 \text{ pF}$  จะเห็นได้ว่า วงจรถังไบซิมอสอินเวอร์ตเตอร์แบบใหม่ที่น่าเสนอจะมีผลการตอบสนองดีที่สุด ขณะที่วงจรถังหนึ่งที่ใช้เทคนิคของซิมอสไดโอดในการคายประจุตกค้างที่เบสจะมีประสิทธิภาพด้อยกว่าเล็กน้อย เนื่องจากประสิทธิภาพในการคายประจุของวงจรถัง ดังที่ได้อธิบายในหัวข้อก่อนหน้านี้อยู่แล้ว สำหรับวงจรถังที่ใช้เทคนิคในการใช้มอสทรานซิสเตอร์ตกคร่อมระหว่างคอลเลคเตอร์-อิมิตเตอร์ทั้ง 2 แบบ มีผลการตอบสนองใกล้เคียงกัน และมีประสิทธิภาพต่ำสุด ในรูปที่ 3.26 แสดงการเปรียบเทียบผลของกระแสคอลเลคเตอร์ที่ไบโพลาร์ทรานซิสเตอร์ Q1 ของ วงจรถังไบซิมอสทั้ง 4 แบบ ที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ และโหลดคาปาซิแตนซ์  $1 \text{ pF}$  ในรูปที่ 3.27 แสดงการเปรียบเทียบผลของกระแสทรานซิสเตอร์ M8 ซึ่งมีหน้าที่ทำให้วงจรถังสามารถแกว่งแบบเต็มช่วงสัญญาณได้ ซึ่งอุปกรณ์ทั้งสองไม่ควรนำกระแสพร้อมกัน หรือควรนำต้องกระแสในทิศทางตรงข้ามกับกระแสคอลเลคเตอร์ จะเห็นได้ว่าวงจรถังที่ใช้เทคนิคในการต่อมอสทรานซิสเตอร์ตกคร่อมระหว่างคอลเลคเตอร์-อิมิตเตอร์ทั้ง 2 แบบ จะมีการสูญเสียที่สูงมาก เนื่องจากมีช่วงเวลาที่ไบโพลาร์ทรานซิสเตอร์ Q1 และเอ็นมอสทรานซิสเตอร์ M8 นำกระแสพร้อมกัน ในทำนองเดียวกันในรูปที่ 3.28 แสดงการเปรียบเทียบผลของกระแสคอลเลคเตอร์ที่ไบโพลาร์ทรานซิสเตอร์ Q2 ของ วงจรถังไบซิมอสทั้ง 4 แบบ ขณะที่ในรูปที่ 3.29 แสดงการเปรียบเทียบผลของกระแสทรานซิสเตอร์ M7 ซึ่งมีหน้าที่ทำให้วงจรถังสามารถแกว่งแบบเต็มช่วงสัญญาณได้ ซึ่งอุปกรณ์ทั้งสองไม่ควรนำกระแสพร้อมกัน หรือควรนำต้องกระแสในทิศทางตรงข้ามกับกระแสคอลเลคเตอร์ จะเห็นได้ว่าวงจรถังที่ใช้เทคนิคในการต่อมอสทรานซิสเตอร์ตกคร่อมระหว่างคอลเลคเตอร์-อิมิตเตอร์ทั้ง 2 แบบ จะมีการสูญเสียที่สูงมาก เนื่องจากมีช่วงเวลาที่ไบโพลาร์ทรานซิสเตอร์ Q2 และพีมอสทรานซิสเตอร์ M8 นำกระแสพร้อมกัน ดังนั้นวงจรถังทั้งสองจึงไม่สามารถใช้งานได้ทางปฏิบัติ

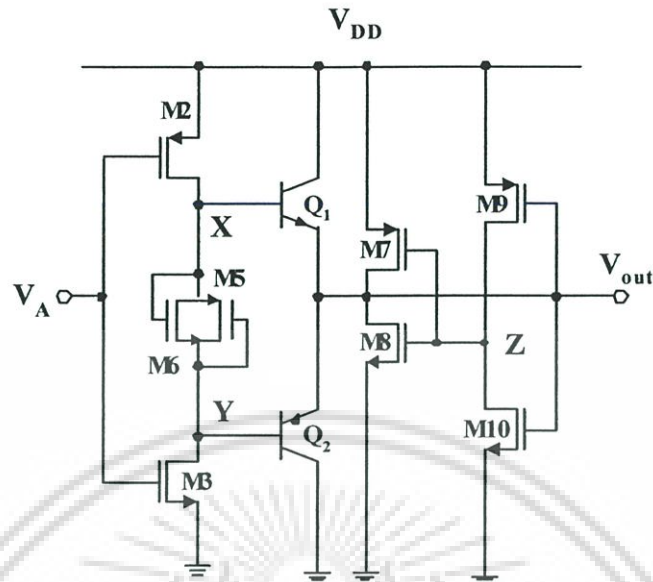


รูปที่ 3.22 แสดงวงจรไบซีมอสอินเวอร์เตอร์ที่ใช้การคายประจุไปยังกราวด์ และ  $V_{DD}$  โดยตรง และการป้อนกลับแบบบวกควบคุมมอสทรานซิสเตอร์ตกร้อมระหว่างคอลเลคเตอร์-อิมิตอร์

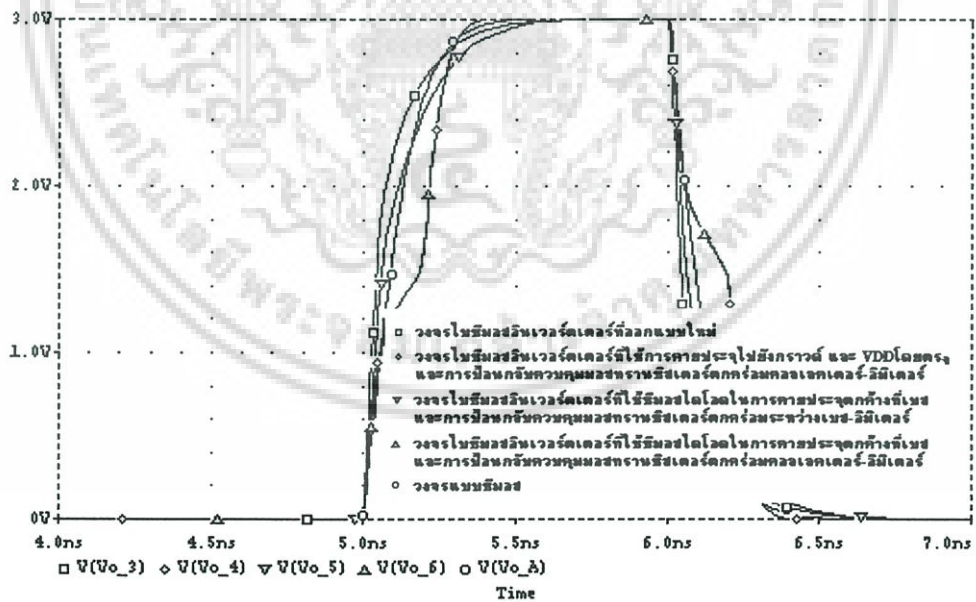


รูปที่ 3.23 แสดงวงจรไบซีมอสอินเวอร์เตอร์ที่ใช้ซีมอสไดโอดในการคายประจุที่เบส และการป้อนกลับแบบบวกควบคุมมอสทรานซิสเตอร์ตกร้อมระหว่างเบส-อิมิตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

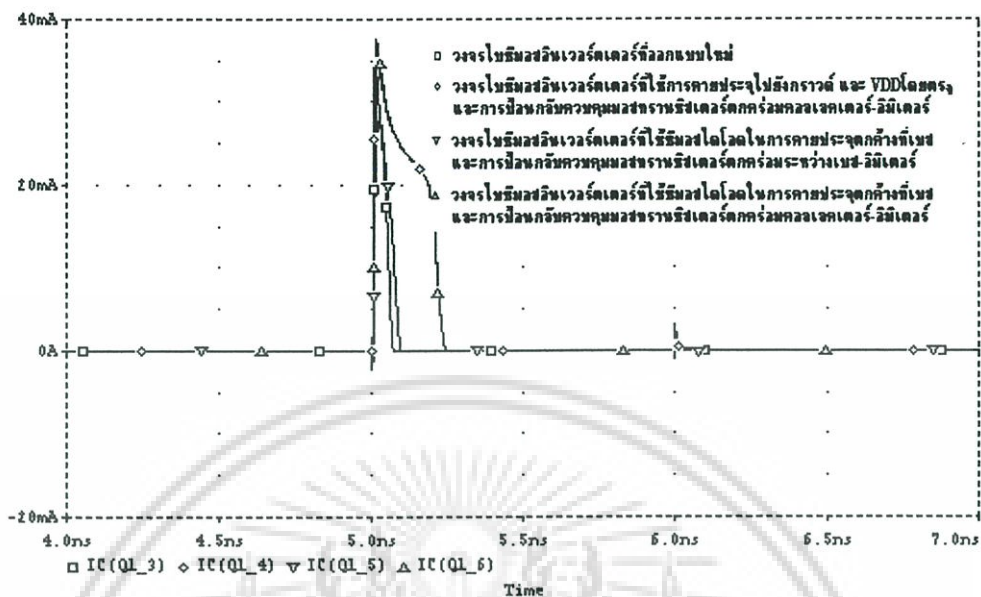


รูปที่ 3.24 แสดงวงจร ไบซีมอสอินเวอร์ตเตอร์ที่ใช้ซีมอสไดโอดในการขยายประจุค้ำที่เบส และการป้อนกลับแบบบวกควบคุมอัตราานซิสเตอร์ตกร้อมระหว่างคอลเลกเตอร์-อิมิตเตอร์

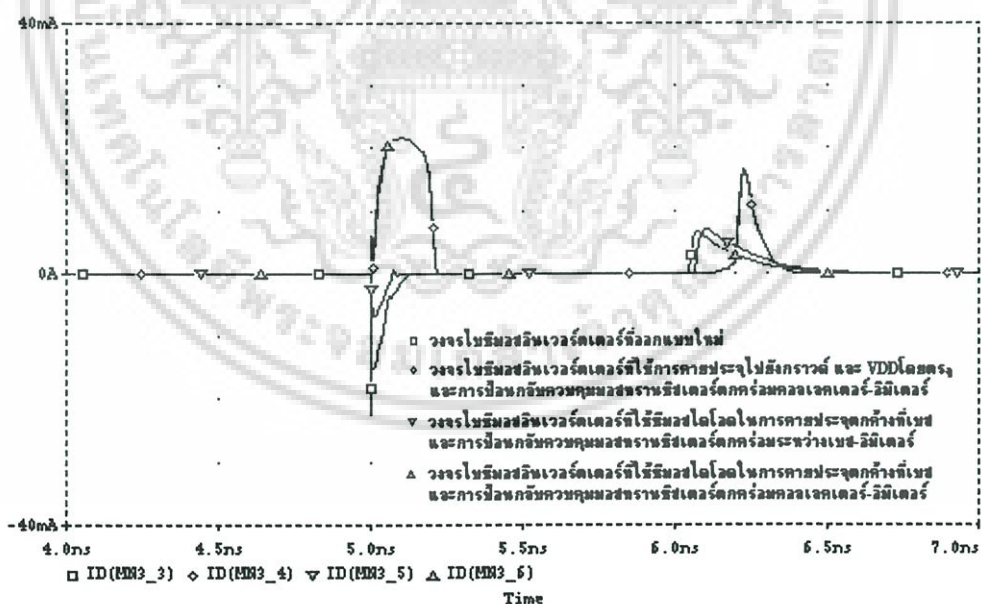


รูปที่ 3.25 แสดงการเปรียบเทียบผลการตอบสนองของวงจรอินเวอร์ตเตอร์แบบไบซีมอสทั้ง 4 แบบ กับวงจรอินเวอร์ตเตอร์แบบซีมอส ที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ และ โหลดคาปาซิแตนซ์ 1 pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

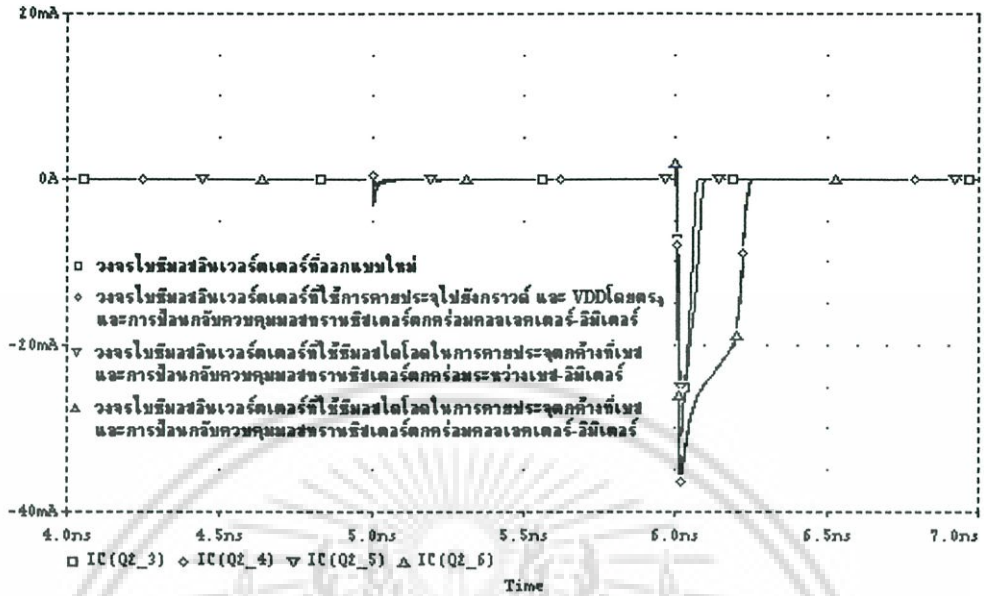


รูปที่ 3.26 แสดงการเปรียบเทียบผลของกระแสคอลเลกเดือที่ไบโพลาร์ทรานซิสเดือ Q1 ของวงจรวบิสมอสทั้ง 4 แบบ ที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลเดือ และโหลดคาปาซิเด้นซ์ 1 pF

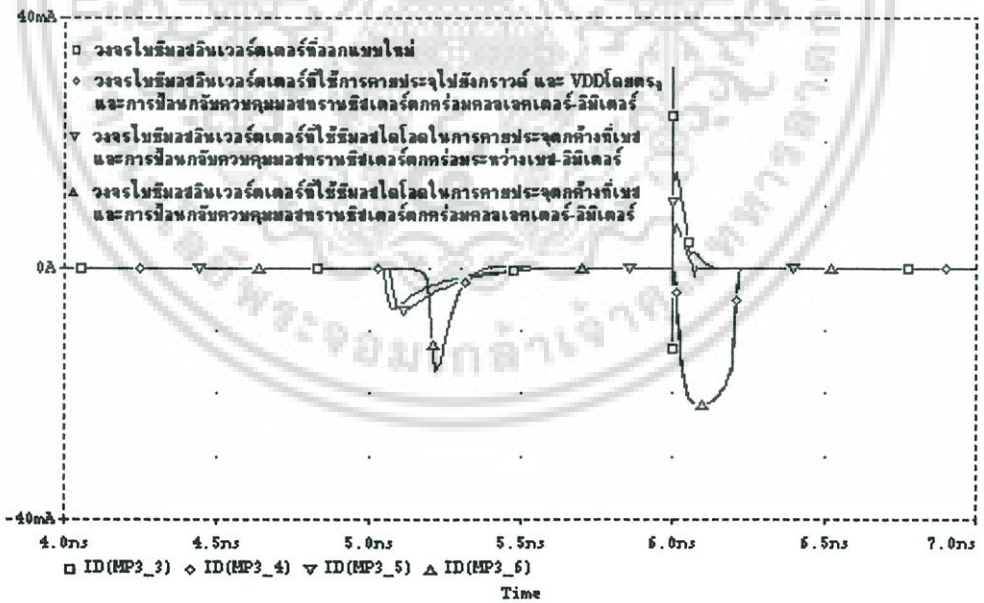


รูปที่ 3.27 แสดงการเปรียบเทียบผลของกระแสเดรนของเอ็มมอสทรานซิสเดือ M8 ของวงจรวบิสมอสทั้ง 4 แบบ ที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลเดือ และโหลดคาปาซิเด้นซ์ 1 pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.28 แสดงการเปรียบเทียบผลของกระแสคอลเลกเตอร์ที่ไบโพลาร์ทรานซิสเตอร์ Q1 ของ วงจรไบซีมอสทั้ง 4 แบบ ที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ และ โหลดคาปาซิแตนซ์ 1 pF



รูปที่ 3.29 แสดงการเปรียบเทียบผลของกระแสของเอ็มมอสทรานซิสเตอร์ M8 ของวงจรไบซีมอสทั้ง 4 แบบ ที่แหล่งจ่ายแรงดัน  $V_{DD} = 3$  โวลต์ และ โหลดคาปาซิแตนซ์ 1 pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอ็นมอสทรานซิสเตอร์ M3 และ M4 จะอยู่ในสถานะ “OFF” ทั้งคู่ ทำให้ไม่มีกระแสจ่ายไปยังขาเบสของไบโพลาร์ทรานซิสเตอร์ Q2 ดังนั้น Q2 จะอยู่ในสถานะ “OFF” ขณะเดียวกันพีมอสทรานซิสเตอร์ M1 และ M2 อยู่ในสถานะ “ON” ทำให้เกิดกระแสไหลจาก  $V_{DD}$  ผ่าน M1 และ M2 ไปยังขาเบสของไบโพลาร์ทรานซิสเตอร์ Q1 ดังนั้น Q1 จะ “ON” เป็นผลให้เกิดกระแสไหลจากขั้วคอลเลคเตอร์ซึ่งต่อกับ  $V_{DD}$  ไปยังขั้วอิมิตอร์ซึ่งต่อกับเอาต์พุต ทำให้เอาต์พุตมีสถานะเป็น “High” และเมื่อเอาต์พุตเพิ่มขึ้นถึงค่าๆ หนึ่ง เอ็นมอสทรานซิสเตอร์ M10 จะ “ON” ขณะที่พีมอสทรานซิสเตอร์ M9 “OFF” และทำการป้อนกลับผ่านอินเวอร์ตเตอร์ M7 และ M8 ไปยังเอาต์พุตของวงจร ทำให้ M7 “ON” และเกิดทางเดินกระแสจาก  $V_{DD}$  ผ่าน M1, M2 และ M7 ไปยังเอาต์พุตโดยตรง จึงทำให้เอาต์พุตสามารถเพิ่มขึ้นจนถึง  $V_{DD}$  ได้

### 3.5.2 แบบที่ 2 : A มีสถานะเป็น “Low” ขณะที่ B มีสถานะเป็น “High”

เอ็นมอสทรานซิสเตอร์ M3 จะ “ON” แต่ M4 จะยังคง “OFF” อยู่ ทำให้ไม่มีกระแสไหลไปยังขาเบสของ Q2 ดังนั้น Q2 จึงอยู่ในสถานะ “OFF” ขณะเดียวกันพีมอสทรานซิสเตอร์ M2 จะ “OFF” แต่ M1 จะยังคง “ON” อยู่ ทำให้เกิดกระแสไหลจาก  $V_{DD}$  ผ่านพีมอสทรานซิสเตอร์ M1 ไปยังขาเบสของไบโพลาร์ทรานซิสเตอร์ Q1 ดังนั้น Q1 จะ “ON” เป็นผลให้เกิดกระแสไหลจากขั้วคอลเลคเตอร์ซึ่งต่อกับ  $V_{DD}$  ไปยังขั้วอิมิตอร์ซึ่งต่อกับเอาต์พุต ทำให้เอาต์พุตมีสถานะเป็น “High” และเมื่อเอาต์พุตเพิ่มขึ้นถึงค่าๆ หนึ่ง เอ็นมอสทรานซิสเตอร์ M10 จะ “ON” ขณะที่พีมอสทรานซิสเตอร์ M9 จะ “OFF” และทำการป้อนกลับผ่านอินเวอร์ตเตอร์ M7 และ M8 ไปยังเอาต์พุตของวงจร ทำให้ M7 “ON” และเกิดทางเดินกระแสจาก  $V_{DD}$  ผ่าน M1 และ M7 ไปยังเอาต์พุตโดยตรง จึงทำให้เอาต์พุตสามารถเพิ่มขึ้นจนถึง  $V_{DD}$  ได้

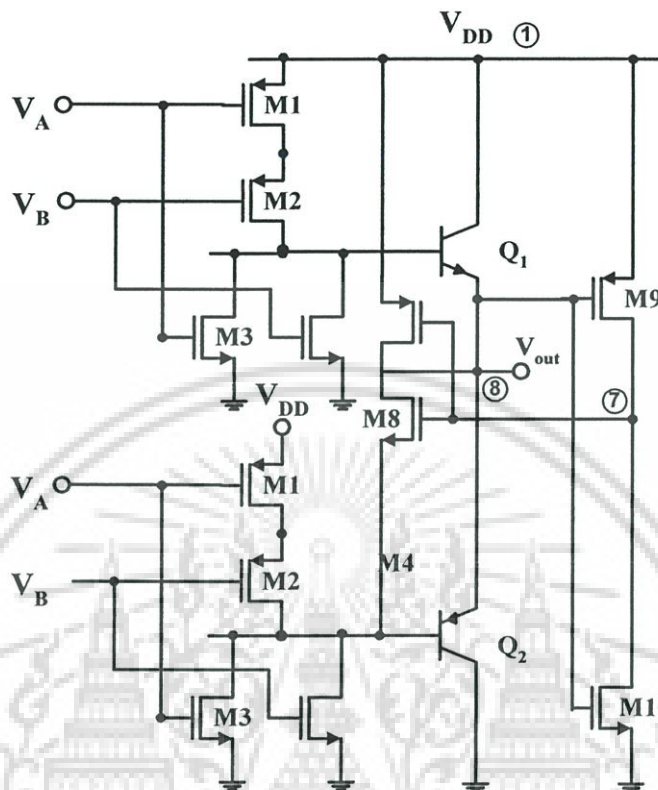
### 3.5.3 แบบที่ 3 : A มีสถานะเป็น “High” ขณะที่ B มีสถานะเป็น “Low”

การทำงานในแบบนี้จะมีลักษณะการทำงานเหมือนกับในแบบที่ 2 เพียงแตกต่างกันที่ เปลี่ยน M1 เป็น M2 และ M3 เป็น M4 ส่วนทรานซิสเตอร์อื่นจะยังคงทำงานเช่นเดียวกัน

### 3.5.4 แบบที่ 4 : A และ B อยู่ในสถานะเป็น “High” ทั้งคู่

พีมอสทรานซิสเตอร์ M1 และ M2 จะ “OFF” ทั้งคู่ ทำให้ไม่มีกระแสไหลไปยังขาเบสของ Q1 ดังนั้น Q1 จึงอยู่ในสถานะ “OFF” ขณะที่เอ็นมอสทรานซิสเตอร์ M3 และ M4 “ON” พร้อมกัน ทำให้ขาเบสของทรานซิสเตอร์ Q2 ถูกต่อลงกราวด์ เป็นการไบอัสที่ขาเบสของ Q2 ดังนั้น Q2 จึงอยู่ในสถานะ “ON” และเกิดกระแสดิซซาร์จจากเอาต์พุตผ่าน Q2 ไปยังกราวด์ ดังนั้นเอาต์พุตจึงมีสถานะเป็น “Low” และเมื่อเอาต์พุต ลดลงถึงค่าหนึ่ง พีมอสทรานซิสเตอร์ M9 จะ “ON” ขณะที่เอ็นมอสทรานซิสเตอร์ M10 จะ “OFF” และทำการป้อนกลับผ่านอินเวอร์ตเตอร์ M7 และ M8 ไปยังเอาต์พุตของวงจร ทำให้ M8 “ON” และเกิดทางเดินกระแสจากเอาต์พุตผ่าน M8 ไปยัง M3 และ M4 ลงกราวด์ จึงทำให้เอาต์พุตสามารถลดลงจนมีค่าเป็นศูนย์ได้

### 3.6 วงจรไบซีมอสเนอร์เกท



รูปที่ 3.31 วงจรไบซีมอสเนอร์เกท

ในทำนองเดียวกับวงจรแอนนเกทดังได้กล่าวมาแล้ว วงจรเนอร์เกทเป็นวงจรเกทพื้นฐานชนิดสองอินพุตที่สำคัญวงจรหนึ่ง ซึ่งสามารถสร้างได้จากวงจรที่มีลักษณะคล้ายคลึงกับวงจรไบซีมอสแอนนเกท ต่างกันที่จะต่อพืมอสทรานซิสเตอร์ M1 และ M2 อนุกรมระหว่างขาเบสของไบโพลาร์ทรานซิสเตอร์ชนิด NPN กับแหล่งจ่ายแรงดัน  $V_{DD}$  และต่อเอ็นมอสทรานซิสเตอร์ M3 และ M4 ขนานระหว่างขาเบสของไบโพลาร์ทรานซิสเตอร์ชนิด PNP กับกราวด์ ส่วนวงจรที่ทำหน้าที่ในการดิซชาร์จพาหะที่ตกค้างที่ขาเบสของไบโพลาร์ทรานซิสเตอร์ขณะไม่ทำงาน และยังทำหน้าที่ป้องกันไม่ให้ไบโพลาร์ทรานซิสเตอร์ทั้งสองทำงานพร้อมกัน รวมทั้งส่วนของวงจรที่ทำให้สามารถแกว่งแบบเต็มช่วงสัญญาณจะยังคงเหมือนกับวงจรไบซีมอสแอนนเกทที่กล่าวมาแล้ว ดังรูปที่ 3.31 ซึ่งสามารถแบ่งการทำงานออกได้เป็น 4 แบบ

#### 3.6.1 แบบแรก : A และ B อยู่ในสถานะเป็น “Low” ทั้งคู่

เอ็นมอสทรานซิสเตอร์ M3 และ M4 “OFF” พร้อมกันทั้งคู่ ทำให้ไม่มีกระแสไปไบอัสขาเบสของ Q2 ดังนั้น Q2 จึงอยู่ในสถานะ “OFF” ขณะเดียวกันพืมอสทรานซิสเตอร์ M1 และ M2 จะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

“ON” พร้อมกันทั้งคู่ ทำให้เกิดกระแสไหลจาก  $V_{DD}$  ผ่าน M1 และ M2 ไปยังขาเบสของไบโพลาร์ทรานซิสเตอร์ Q1 ดังนั้น Q1 จะ “ON” เป็นผลให้เกิดกระแสไหลจากขั้วคอลเลกเตอร์ซึ่งต่อกับ  $V_{DD}$  ไปยังขั้วอิมิตเตอร์ซึ่งต่อกับเอาต์พุต ทำให้อาต์พุตมีสถานะเป็น “High” และเมื่อเอาต์พุตเพิ่มขึ้นถึงค่าหนึ่ง ทรานซิสเตอร์ M10 จะ “ON” ขณะที่พีมอสทรานซิสเตอร์ M9 จะ “OFF” และทำการป้อนกลับผ่านวงจรถืออินเวอร์ตเตอร์ M7 และ M8 ไปยังเอาต์พุตของวงจรถือ ทำให้ M7 “ON” และเกิดทางเดินกระแสจาก  $V_{DD}$  ผ่าน M1, M2 และ M7 ไปยังเอาต์พุตโดยตรง จึงทำให้อาต์พุตสามารถเพิ่มขึ้นจนถึง  $V_{DD}$  ได้

### 3.6.2 แบบที่ 2 : A มีสถานะเป็น “Low” ขณะที่ B มีสถานะเป็น “High”

พีมอสทรานซิสเตอร์ M1 จะยังคง “ON” อยู่แต่ M2 จะ “OFF” ทำให้กระแสไม่สามารถไหลจาก  $V_{DD}$  ไปไบโอสขาเบสของไบโพลาร์ทรานซิสเตอร์ Q1 ดังนั้น Q1 จึงอยู่ในสถานะ “OFF” ขณะที่ ทรานซิสเตอร์ M3 จะยังคง “OFF” แต่ M4 จะ “ON” ทำให้ขาเบสของทรานซิสเตอร์ Q2 ถูกต่อลงกราวด์ผ่าน ทรานซิสเตอร์ M4 ซึ่งเป็นการไบอัสที่ขาเบสของ Q2 ทำให้ Q2 “ON” และเกิดกระแสคิซาร์จจากเอาต์พุตผ่าน Q2 ไปยังกราวด์ ดังนั้นเอาต์พุตจึงมีสถานะเป็น “Low” และเมื่อเอาต์พุตลดลงถึงค่าหนึ่ง พีมอสทรานซิสเตอร์ M9 จะ “ON” ขณะที่ ทรานซิสเตอร์ M10 จะ “OFF” และทำการป้อนกลับผ่านอินเวอร์ตเตอร์ M7 และ M8 ไปยังเอาต์พุตของวงจรถือ ทำให้ M8 “ON” และเกิดทางเดินกระแสจากเอาต์พุตผ่าน M8 ไปยัง M4 ลงกราวด์ จึงทำให้อาต์พุตสามารถลดลงจนมีค่าเป็นศูนย์ได้

### 3.6.3 แบบที่ 3 : A มีสถานะเป็น “High” ขณะที่ B มีสถานะเป็น “Low”

การทำงานในแบบนี้จะมีลักษณะการทำงานเหมือนกับในแบบที่ 2 เพียงแตกต่างกันที่เปลี่ยน M1 เป็น M2 และ M3 เป็น M4 ส่วนทรานซิสเตอร์อื่นจะยังคงทำงานเหมือนเดิม

### 3.6.4 แบบที่ 4 : A และ B อยู่ในสถานะเป็น “High” ทั้งคู่

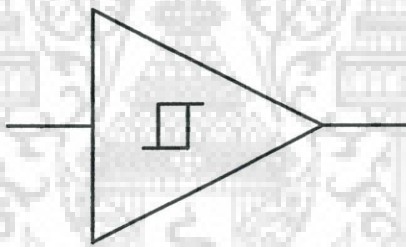
พีมอสทรานซิสเตอร์ M1 และ M2 จะอยู่ในสถานะ “OFF” ทำให้กระแสไม่สามารถไหลจาก  $V_{DD}$  ไปไบโอสขาเบสของไบโพลาร์ทรานซิสเตอร์ Q1 ดังนั้น Q1 จึงอยู่ในสถานะ “OFF” ขณะที่ ทรานซิสเตอร์ M3 และ M4 อยู่ในสถานะ “ON” ทำให้ขาเบสของทรานซิสเตอร์ Q2 ถูกต่อลงกราวด์ผ่าน ทรานซิสเตอร์ M3 และ M4 เป็นการไบอัสที่ขาเบสของ Q2 ทำให้ Q2 “ON” และเกิดกระแสคิซาร์จจากเอาต์พุตผ่าน Q2 ไปยังกราวด์ ดังนั้นเอาต์พุตจึงมีสถานะเป็น “Low” และเมื่อเอาต์พุตลดลงถึงค่าหนึ่ง พีมอสทรานซิสเตอร์ M9 จะ “ON” ขณะที่ ทรานซิสเตอร์ M10 จะ “OFF” และทำการป้อนกลับผ่านอินเวอร์ตเตอร์ M7 และ M8 ไปยังเอาต์พุตของวงจรถือ ทำให้ ทรานซิสเตอร์ M8 “ON” และเกิดทางเดินกระแสจากเอาต์พุตผ่าน M8 ไปยัง M3 และ M4 ลงกราวด์ จึงทำให้อาต์พุตสามารถลดลงจนมีค่าเป็นศูนย์ได้

## บทที่ 4

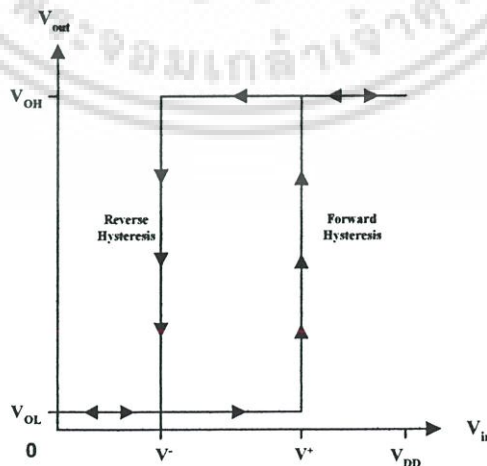
# วงจรประยุกต์ใช้งานของไบซีมอสความเร็วสูงและแรงดันต่ำ

### 4.1 วงจรไบซีมอสชนิดทรานซิสเตอร์

วงจรทรานซิสเตอร์เป็นวงจรชนิดไบสเตเบิล ซึ่งใช้กันอย่างกว้างขวางในวงจรนาฬิกาและดิจิทัลในการจัดรูปของสัญญาณ เพื่อแก้ปัญหาการลatchของสัญญาณและขจัดสัญญาณรบกวน โดยจะให้แรงดันเอาต์พุตมีสถานะเป็น “Low” และ “High” ตามค่าแรงดันวิกฤติของวงจร เช่นการ ใช้งานกับวงจร relaxation oscillator โดยมีหลักการการทำงานคล้ายกับวงจรเปรียบเทียบสัญญาณ ( Comparator Circuit ) แต่จะมีคุณสมบัติพิเศษ คือจะมีแรงดันวิกฤติอยู่สองค่าซึ่งขึ้นกับสถานะของแรงดันอินพุตและเอาต์พุตก่อนหน้านี้ คุณสมบัติดังกล่าวนี้เรียกว่า ฮิสเทอรีซิส (Hysteresis) โดยที่ สัญญลักษณ์ของวงจรทรานซิสเตอร์แสดงดังรูปที่ 4.1 และคุณสมบัติการโอนถ่ายสัญญาณ (Transfer characteristic curve) ในทางอุดมคติของวงจรแสดงดังรูปที่ 4.2



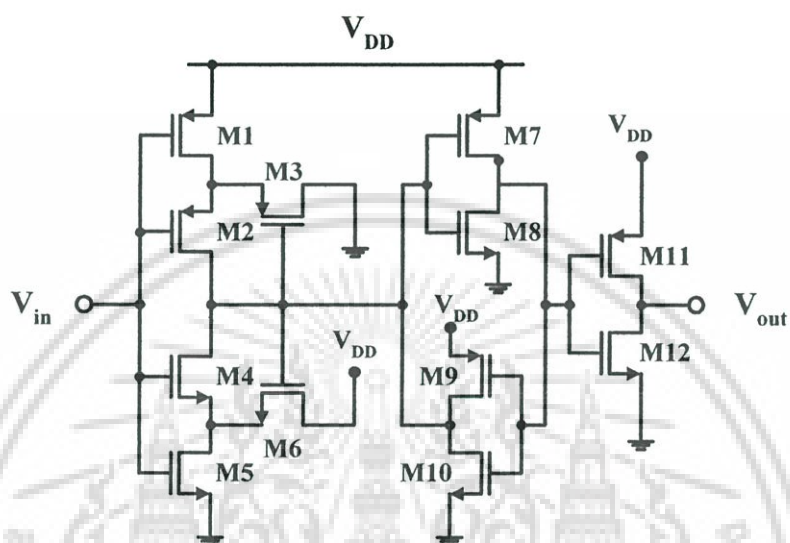
รูปที่ 4.1 แสดงสัญญลักษณ์ของวงจรทรานซิสเตอร์



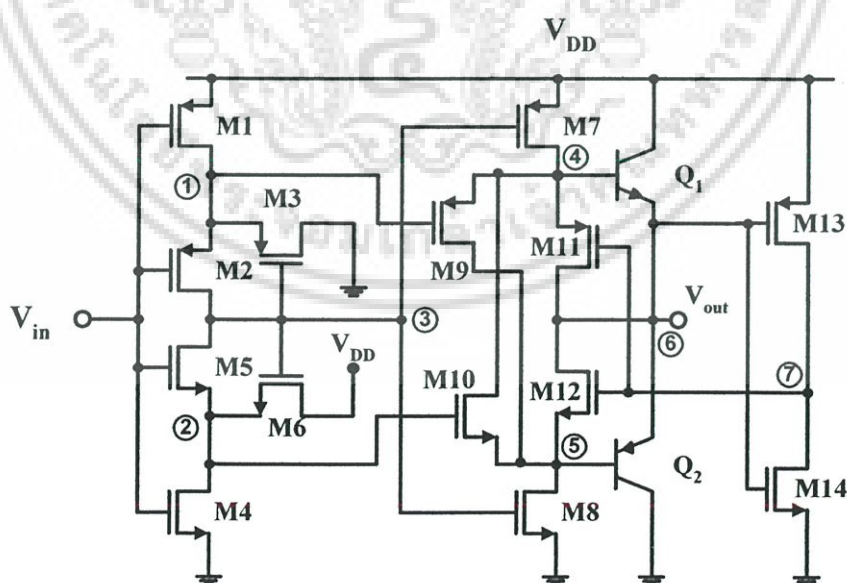
### รูปที่ 4.2 คุณสมบัติในการ โอนถ่ายสัญญาณของวงจรทรานซิสเตอร์ชนิดไม่กลับเฟสในทางอุดมคติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปจะเห็นว่ามีความแรงค่านิกฤติในการ เปลี่ยนแปลงสัญญาณอยู่ 2 ค่า คือ  $V^+$  และ  $V^-$  โดยที่แรงค่านิกฤติทางบวก  $V^+$  จะเป็นตัวกำหนดการเปลี่ยนแปลงของแรงค่านเมื่ออินพุตเพิ่มขึ้น ขณะที่แรงค่านิกฤติทางลบ  $V^-$  จะมีบทบาทในช่วงที่แรงค่านอินพุตมีการเปลี่ยนแปลงในทางลดลง ส่วน  $V_{OH}$  เป็นค่าแรงค่านเอาต์พุตสูงสุดของวงจร และ  $V_{OL}$  เป็นค่าแรงค่านเอาต์พุตต่ำสุดของวงจร



รูปที่ 4.3 วงจรซิมอสทริกเกอร์แบบซิมอสที่ใช้กันอยู่ในปัจจุบัน



รูปที่ 4.4 วงจรไบซิมอสซิมอสทริกเกอร์แบบเก่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรมิติทริกเกอร์แบบซิมอสชนิดที่ใช้อยู่ในปัจจุบัน[17-19] มีลักษณะวงจรแสดงดังรูปที่ 4.3 เช่นเดียวกับวงจรในตระกูลซิมอสชนิดอื่น ซึ่งจะประสบปัญหาเรื่องความสามารถในการขับวงจร และการหน่วงเวลา (delay time) เมื่อโหลดมีค่าสูงๆ และแหล่งจ่ายแรงดันมีค่าต่ำลง ขณะที่ วงจรไบซิมอส ซึ่งเป็นการผสมผสานข้อดีของวงจรในตระกูลไบโพลาร์และซิมอสเข้าด้วยกันกำลัง ได้รับความสนใจอย่างมากในปัจจุบัน จึงได้เสนอมิติทริกเกอร์แบบใหม่โดยใช้เทคโนโลยี ของตระกูลไบซิมอส

วงจรไบซิมอสมิติทริกเกอร์แบบเก่า [20] ซึ่งใช้เทคโนโลยีวงจรไบซิมอสแบบคู่ควมดั่งวงจร ในรูปที่ 4.4 สามารถแบ่งวงจรออกได้เป็น 2 ส่วน คือ ส่วนที่ทำหน้าที่ในการควบคุมแรงดันวิกฤติ และส่วนที่เป็นวงจรขับแบบไบซิมอส

การทำงานของส่วนแรก ซึ่งเป็นส่วนควบคุมแรงดันวิกฤติจะประกอบด้วยอุปกรณ์ซิมอส ทรานซิสเตอร์อยู่ 3 ชุด คือ ส่วนเอ็นมอสทรานซิสเตอร์ M4, M5, M6 ซึ่งทำหน้าที่ควบคุมแรงดัน วิกฤติทางบวก ( $V^+$ ) และส่วนของพีมอสทรานซิสเตอร์ M1, M2, M3 ทำหน้าที่ควบคุมแรงดันวิกฤติ ทางลบ ( $V^-$ ) ซึ่งโดยปกติจะออกแบบให้  $V^+$  และ  $V^-$  สัมมาตรงกับครึ่งหนึ่งของแหล่งจ่ายแรงดัน โดย ที่  $V^+$  และ  $V^-$  จะเป็นไปตามสมการที่ 25 และ 26 ตามลำดับ

$$V^+ \approx \frac{V_{DD} + \sqrt{\frac{\beta_{M4}}{\beta_{M6}} V_{Tn}}}{1 + \sqrt{\frac{\beta_{M4}}{\beta_{M6}}}} \quad \dots\dots 25$$

$$V^- \approx \frac{\sqrt{\frac{\beta_{M1}}{\beta_{M3}} (V_{DD} - |V_{Tp}|)}}{1 + \sqrt{\frac{\beta_{M1}}{\beta_{M3}}}} \quad \dots\dots 26$$

โดยที่

$V_{DD}$  = แหล่งจ่ายแรงดันไฟเลี้ยง

$V^+$  = ค่าแรงดันวิกฤติเมื่อ  $V_{in}$  เพิ่มขึ้น

$V^-$  = ค่าแรงดันวิกฤติเมื่อ  $V_{in}$  ลดลง

$V_{Tn}$  = แรงดันขีดเริ่มของเอ็นมอส

$V_{Tp}$  = แรงดันขีดเริ่มของพีมอส

$\beta_M$  = ค่าทรานคอนดักแตนซ์ของมอส

$W$  = ความกว้างของช่องทางเดินกระแส

$L$  = ความยาวของช่องทางเดินกระแส

ในการออกแบบจะสามารถกำหนดค่าแรงดันวิกฤติ  $V^+$  และ  $V^-$  ได้ตามต้องการโดยการควบคุมอัตราส่วนของ  $\beta_{M4}/\beta_{M6}$  และ  $\beta_{M1}/\beta_{M3}$  ตามลำดับ โดยการกำหนดค่าทางเรขาคณิตของมอสทรานซิสเตอร์ดังกล่าว ตามสมการที่ 27 และ 28

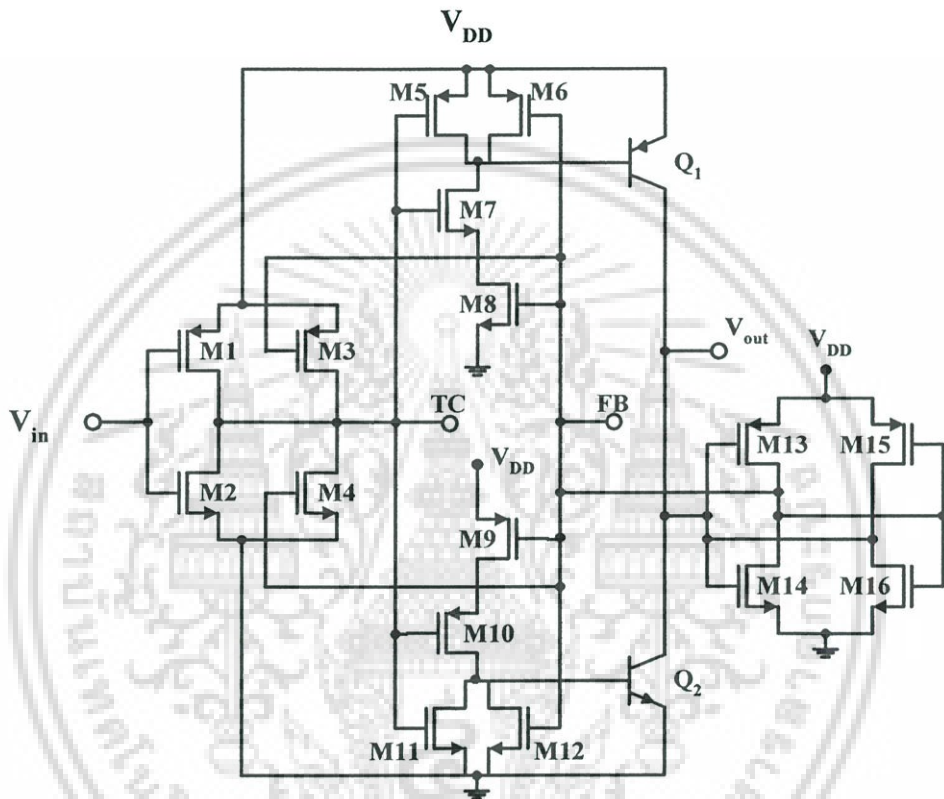
$$\frac{\beta_{M4}}{\beta_{M6}} = \frac{(W/L)_{M4}}{(W/L)_{M6}} \approx \left( \frac{V_{DD} - V^+}{V^+ - V_{Tn}} \right)^2 \quad \text{.....27}$$

$$\frac{\beta_{M1}}{\beta_{M3}} = \frac{(W/L)_{M1}}{(W/L)_{M3}} \approx \left( \frac{V^-}{V_{DD} - V^- - |V_{Tp}|} \right)^2 \quad \text{.....28}$$

มอสทรานซิสเตอร์แต่ละตัวจะทำหน้าที่ดังนี้ คือ มอสทรานซิสเตอร์ M3, M6 จะทำหน้าที่เป็นตัวควบคุมการเกิดฮิสเตอร์รีซิส โดยจะป้อนสัญญาณจากจุด 3 กลับไปยังจุด 1 และ 2 ของวงจร การทำงานในช่วงที่แรงดันอินพุตเพิ่ม จากศูนย์ ไปยัง  $V_{DD}$  ในช่วงแรกเมื่อแรงดันอินพุตมีค่าเป็นศูนย์ มอสทรานซิสเตอร์ M1 และ M2 อยู่ในสถานะ “ON” ขณะที่ M4 และ M5 อยู่ในสถานะ “OFF” เนื่องจาก M1, M2 นำกระแสและ M4, M5 ไม่นำกระแสทำให้ แรงดันที่จุด 3 มีค่าประมาณ  $V_{DD}$  เป็นผลให้ M3 “OFF” และ M6 “ON” ขณะนั้น M6 จะทำหน้าที่ในการป้อนกลับสัญญาณจากจุด 3 ไปยังขาซอสของ M4 และเดรนของ M5 ที่จุด 2 ด้วยแรงดันเท่ากับ  $(V_{DD}-V_{Tp})$  เมื่อแรงดันอินพุตเพิ่มขึ้น แรงดันที่จุด 2 จะยังคงที่ จนกระทั่งแรงดันอินพุต มีค่าเท่ากับ  $V_{Tn}$  มอสทรานซิสเตอร์ M4 จะเริ่ม “ON” ขณะนั้น M4 และ M6 จะทำหน้าที่เป็นเสมือนวงจรแบ่งแรงดัน (Voltage divider) ไปอัสให้กับขาซอสของ M5 ที่จุด 2 ซึ่งมีค่าเป็น  $R_{M4,on}/[R_{M4,on}+R_{M6,on}]$  เมื่อเพิ่มแรงดันอินพุตขึ้นอีก แรงดันที่จุด 2 จะมียาลดลง เนื่องจากแรงดันระหว่างขาเกตและซอสของ M4 เพิ่มขึ้น ทำให้ความสามารถในการนำกระแสของ M4 เพิ่มขึ้น หรือ  $R_{M4,on}$  มียาลดลง ขณะที่  $R_{M6,on}$  ยังมีค่าคงที่ จนถึงจุดที่แรงดันอินพุตมีค่ามากกว่าแรงดันวิกฤติของ M5 เทียบกับแรงดันที่จุด 2 ( $V_{in} = V_{Tn} + V_2$ ) มอสทรานซิสเตอร์ M5 จะเริ่ม “ON” และกระแสที่จุด 3 จะไหลผ่าน M5 และ M4 ลงกราวด์ ทำให้แรงดันที่จุด 3 ลดลง เมื่อแรงดันที่จุด 3 ลดลง เป็นผลให้แรงดันเนื่องจากวงจรแบ่งแรงดันของ M4, M6 ที่จุด 2 ลดลงอย่างรวดเร็ว ขณะที่ ทรานซิสเตอร์ M3 เริ่ม “ON” ทำให้ กระแสไหลผ่าน M1 ไปยัง M3 จนกระทั่ง M2 “OFF” ดังนั้น กระแสจากจุด 3 จะไหลไปยัง M5 และ M4 ลงกราวด์ จนแรงดันที่จุด 3 มีค่าเป็นศูนย์ ส่วนการทำงานในช่วงที่แรงอินพุตลดลงจาก  $V_{DD}$  มายังศูนย์ ก็จะมีการทำงานในทำนองเดียวกัน เพียงแต่ ทรานซิสเตอร์ที่มีบทบาทในการควบคุมแรงดัน

การทำงานของส่วนที่สอง ซึ่งเป็นส่วนของวงจรขับแบบไบซีมอสอินเวอร์เตอร์ จะประกอบด้วย ซีมอสทรานซิสเตอร์ อยู่ 4 คู่ และไบโพลาร์ทรานซิสเตอร์ 1 คู่โดยทรานซิสเตอร์ Q1 จะทำงานในช่วงเอาต์พุตของวงจรมีสถานะเป็น “High” และ Q2 จะทำงานในช่วงที่เอาต์พุตของวงจรมีสถานะเป็น “Low” โดยจะทำงานสลับกันไป ทรานซิสเตอร์ M7 และ M8 จะเป็นตัวควบคุมกระแสที่เบสของทรานซิสเตอร์ Q1 และ Q2 ตามลำดับ เพื่อทำการเปิดปิด Q1 และ Q2 ตามสัญญาณจากส่วนควบคุมแรงดันวิกฤติจุด 3 ขณะที่ทรานซิสเตอร์ M10, M9 จะทำหน้าที่เป็น ตัวคิซาร์จ

ประจุที่ขามเบสของทรานซิสเตอร์ Q1 และ Q2 ในช่วงที่ Q1 หรือ Q2 อยู่ในสถานะ “OFF” โดยที่ M9, M10 จะถูกควบคุมโดยแรงดันที่จุด 1 และ 2 ตามลำดับ ซึ่ง M10, M9 จะทำงานสลับกับ M7, M8 กล่าวคือ M7 ทำงานพร้อมกับ M10 ขณะที่ M8, M9 ไม่ทำงาน และ M8 จะทำงานพร้อมกับ M9 ขณะที่ M7, M10 ไม่ทำงาน ส่วนทรานซิสเตอร์ M11, M12 จะช่วยในการนำกระแสเพื่อทำให้เอาต์พุตสามารถทำงานได้ตลอดช่วงคือระหว่าง  $V_{DD}$  ถึง กราวด์ (Full swing) ซึ่งถูกควบคุมโดยสัญญาณป้อนกลับจากเอาต์พุต โดยวงจรรีจิสเตอร์ M13, M14 เพื่อลดการสูญเสียกำลังไฟฟ้า



รูปที่ 4.5 วงจรไบซีมอสสมิททริกเกอร์แบบใหม่

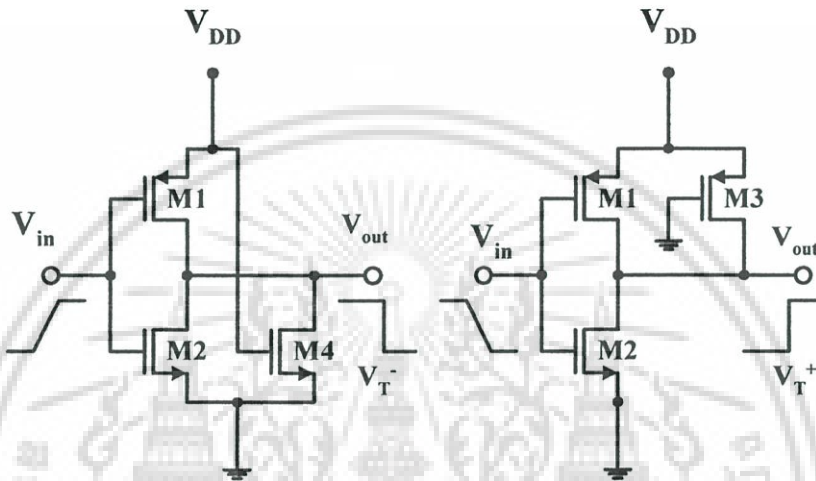
ถึงแม้วงจรไบซีมอสสมิททริกเกอร์แบบคู่ควบแบบเก่าในรูปที่ 4.4 สามารถปรับปรุงวงจรให้แกว่งแบบเต็มช่วงสัญญาณ และสามารถแก้ปัญหาในเรื่องความสามารถในการขับวงจรของซีมอสซึ่งสามารถใช้งานได้ดีที่แหล่งกำเนิดแรงดันทั้งสูง และต่ำถึง 1.5 โวลต์ อยู่แล้วก็ตาม วงจรดังกล่าวยังมีข้อจำกัด คือ จะต้องใช้งานกับวงจรที่มีแหล่งจ่ายแรงดันมากกว่า  $2V_{BE}$  ไปโพลาไรทรานซิสเตอร์ จึงมีบทบาทด้วยข้อจำกัดดังกล่าว จึงมีการพยายามออกแบบวงจรใหม่ให้มีประสิทธิภาพดีขึ้น ซึ่งสามารถใช้งานได้ทั้งแรงดันต่ำกว่า 1 โวลต์ [21, 22] ดังรูปที่ 4.5 ซึ่งเหมาะกับการใช้งานเฉพาะที่แหล่งกำเนิดแรงดันต่ำ การทำงานของวงจรสามารถแบ่งออกได้เป็น 3 ส่วน

ส่วนแรกเป็นส่วนควบคุมแรงดันวิกฤติ ซึ่งประกอบด้วยมอสทรานซิสเตอร์ M1-M4 ขณะที่

มอสทรานซิสเตอร์ M3 และ เอ็นมอสทรานซิสเตอร์ M4 ซึ่งจะถูควบคุมโดยป้อนกลับ ซึ่งเป็นเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาติให้ไปเผยแพร่บนสื่อออนไลน์

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปัจจัยสำคัญที่ทำให้เกิดการเปลี่ยนแปลงของแรงดันวิกฤติ เทคนิคที่สำคัญในการกำหนดแรงดันวิกฤติที่เช่นเดียวกันกับการกำหนดแรงดันวิกฤติของวงจรรีจิสเตอร์ ซึ่งจะถูกกำหนดโดยอัตราส่วนของ  $\beta_N / \beta_P$  ของเอ็นมอสทรานซิสเตอร์ ต่อพีมอสทรานซิสเตอร์ โดยที่การเพิ่มอัตราส่วนของ  $\beta_N / \beta_P$  จะเป็นผลให้แรงดันวิกฤติมีค่าลดลง ในทางตรงข้าม การลดอัตราส่วนของ  $\beta_N / \beta_P$  จะเป็นผลให้แรงดันวิกฤติเพิ่มขึ้น การพิจารณาระดับสัญญาณป้อนกลับของวงจรมารถอธิบายได้



รูปที่ 4.6 วงจรเสมือนของส่วนควบคุมแรงดันวิกฤติ

ดังนั้นคือ ในกรณีของแรงดันวิกฤติทางบวก แรงดันอินพุตจะเริ่มจากศูนย์ ขณะที่เอาต์พุตเป็น  $V_{DD}$  และแรงดันป้อนกลับเป็นศูนย์ ทำให้พีมอสทรานซิสเตอร์ M3 ทำงาน ขณะที่เอ็นมอสทรานซิสเตอร์ M4 ไม่ทำงาน ในทำนองเดียวกัน การพิจารณาการทำงานในกรณีของแรงดันวิกฤติทางลบ จะเริ่มจากอินพุตเป็น  $V_{DD}$  ขณะที่แรงดันเอาต์พุตเป็นศูนย์ และแรงดันป้อนกลับเป็น  $V_{DD}$  ทำให้เอ็นมอสทรานซิสเตอร์ M4 ทำงาน ขณะที่พีมอสทรานซิสเตอร์ M3 ไม่ทำงาน ซึ่งสามารถเขียนเป็นวงจรมือถือเพื่อให้เข้าใจได้ดังรูปที่ 4.6 จะเห็นว่าแรงดันวิกฤติทางบวกจะถูกควบคุมด้วยพีมอสทรานซิสเตอร์ M1 และ M3 ต่อขนานกัน เทียบกับเอ็นมอสทรานซิสเตอร์ M2 ดังนั้นอัตราส่วนของ  $\beta_N / \beta_P$  สามารถเขียนใหม่ได้เป็น  $[\beta_{M2} / (\beta_{M1} + \beta_{M3})]$  ในทำนองเดียวกัน แรงดันวิกฤติทางลบจะถูกควบคุมด้วยพีมอสทรานซิสเตอร์ M1 เทียบกับ เอ็นมอสทรานซิสเตอร์ M2 และ M4 ต่อขนานกัน ดังนั้นอัตราส่วน  $\beta_N / \beta_P$  สามารถเขียนใหม่ได้เป็น  $[(\beta_{M2} + \beta_{M4}) / \beta_{M1}]$

ส่วนที่สอง คือส่วนของวงจรมือถือแบบไบซิมอส ซึ่งประกอบด้วยมอสทรานซิสเตอร์ M5-M12 และไบโพลาร์ทรานซิสเตอร์  $Q_1$  และ  $Q_2$  การทำงานของวงจรมือถือคล้ายคลึงกับวงจรมือถือแบบคู่ควบโดยทั่วไปคือ ซิมอสอินเวอร์ตเตอร์ 2 ชุด ในการขับไบโพลาร์ ทรานซิสเตอร์ ชนิด NPN และ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้ไปเผยแพร่ขึ้นตามการคัด

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PNP โดยที่ซิมอสอินเวอร์เตอร์ M5 และ M7 จะทำหน้าที่ขับวงจรไบโพลาร์ทรานซิสเตอร์ ชนิด PNP ในช่วง pull-up และซิมอสอินเวอร์เตอร์ M10 และ M11 จะทำหน้าที่ขับวงจรไบโพลาร์ทรานซิสเตอร์ ชนิด NPN ในช่วง pull-down เพื่อเพิ่มประสิทธิภาพในการขับวงจร อย่างไรก็ตาม วงจรชนิดนี้มีข้อเสียคือ จะมีการสูญเสียสูงมาก ถึงแม้ระดับสัญญาณอยู่ในสภาวะคงที่ จะยังคงมีกระแสไหลผ่านอิมิตเตอร์เบสผ่านมอสทรานซิสเตอร์ลงกราวด์อยู่ตลอดเวลา ดังนั้น จึงออกแบบวงจรโดยการเพิ่มเอ็นมอสทรานซิสเตอร์ M8 และพีมอสทรานซิสเตอร์ M9 เพื่อให้ไบโพลาร์ทรานซิสเตอร์หยุดทำงาน ซึ่งเป็นการแก้ปัญหาการสูญเสียกำลังในช่วงสภาวะคงที่ ขณะเดียวกันก็เพิ่มพีมอสทรานซิสเตอร์ M5 และเอ็นมอสทรานซิสเตอร์ M12 ในการคายประจุค้ำงที่เบสของไบโพลาร์ทรานซิสเตอร์  $Q_1$  และ  $Q_2$  ตามลำดับ

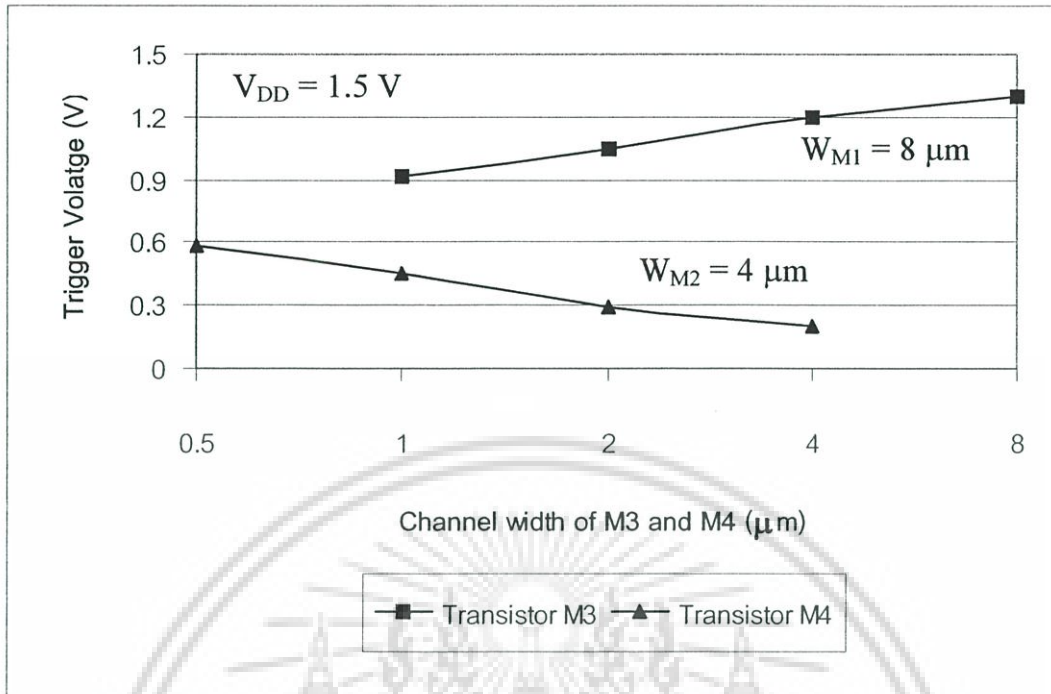
ในส่วนสุดท้ายของวงจรซึ่งประกอบด้วยมอสทรานซิสเตอร์ M13-M16 จะทำหน้าที่ 2 บทบาท คือ วงจรซิมอสอินเวอร์เตอร์ M13 และ M14 จะทำหน้าที่รักษาระดับสัญญาณเอาต์พุตในช่วงที่สัญญาณอยู่ในสภาวะคงที่ ขณะที่วงจรซิมอสอินเวอร์เตอร์ M15 และ M16 ทำหน้าที่ในการป้องกันกลับสัญญาณในการควบคุมแรงดันวิกฤติทั้งด้านบวกและลบ รวมทั้งควบคุมการหยุดทำงานของไบโพลาร์ทรานซิสเตอร์

จากการทำงานของวงจรซึ่งได้อธิบายในหัวข้อก่อนหน้านี จะเห็นว่าปัจจัยสำคัญที่ใช้ในการควบคุมค่าแรงดันวิกฤติ คือมอสทรานซิสเตอร์ M1-M4 ในการออกแบบจะพยายามกำหนดให้อัตราส่วนของ  $\beta_{M1} / \beta_{M2}$  เท่ากับ 1 และใช้พีมอสทรานซิสเตอร์ M3 ในการควบคุมแรงดันวิกฤติทางบวก  $V^+$  และเอ็นมอสทรานซิสเตอร์ M4 ในการควบคุมแรงดันวิกฤติทางลบ  $V^-$  ผลของการเปลี่ยนแปลงขนาดของมอสทรานซิสเตอร์ M3 และ M4 ซึ่งทำได้โดยการเปลี่ยนค่าความกว้างของช่องทางเดินกระแสของมอสทรานซิสเตอร์ (W) ในรูปที่ 4.7 แสดงผลการเปลี่ยนแปลงค่าแรงดันวิกฤติต่อการเปลี่ยนความกว้างของช่องทางเดินกระแส (W) ของมอสทรานซิสเตอร์ M3 และ M4 จะเห็นได้ว่าเพิ่ม  $W_{M3}$  จะทำให้แรงดันวิกฤติทางบวกเพิ่มขึ้น ขณะที่การเพิ่มขนาดของ  $W_{M4}$  จะทำให้แรงดันวิกฤติทางลบมีค่าลดลง ในรูปที่ 4.8 แสดงตัวอย่างการทำงานของวงจรสมิทริกเกอร์แบบใหม่ต่อสัญญาณอินพุตแบบสามเหลี่ยม ซึ่งจะเห็นได้ว่าแรงดันวิกฤติสองค่า คือแรงดันวิกฤติในช่วงที่แรงดันเปลี่ยนจากน้อยไปมาก และเปลี่ยนจากมากไปน้อยจะมีค่าไม่เท่ากัน ดังที่ได้กล่าวมาแล้วว่า ส่วนที่ใช้ในการขับวงจร ซึ่งเป็นส่วนที่มีอิทธิพลโดยตรงต่อการหน่วงเวลาที่เอาต์พุตของวงจร โดยปกติจะพยายามทำการออกแบบให้  $W_{M5} = W_{M6} = W_{M7} = W_{M8}$  ขณะที่  $W_{M9} = W_{M10} = W_{M5} * 2$  และ  $W_{M11} = W_{M12} = W_{M5} / 2$  ในรูปที่ 4.9 แสดงผลของสัญญาณเอาต์พุตของวงจรต่อการเปลี่ยนขนาดของมอสทรานซิสเตอร์ M5 ซึ่งเป็นตัวแทนของการเปลี่ยนแปลงขนาดของมอสทรานซิสเตอร์ในส่วน of วงจรขับต่อการหน่วงเวลาของวงจรที่แรงดัน  $V_{DD} = 1.5$  โวลต์ และโหลดคาปาซิแตนซ์ที่ 1 pF เพื่อลดการสูญเสียกำลังซึ่งถูกควบคุมโดยสัญญาณป้องกันกลับ ส่วนที่สามของวงจร คือ ส่วนของวงจรป้องกันกลับและหน่วงสัญญาณ ในรูปที่ 4.10 แสดงผลของสัญญาณเอาต์พุตของวงจรต่อการ

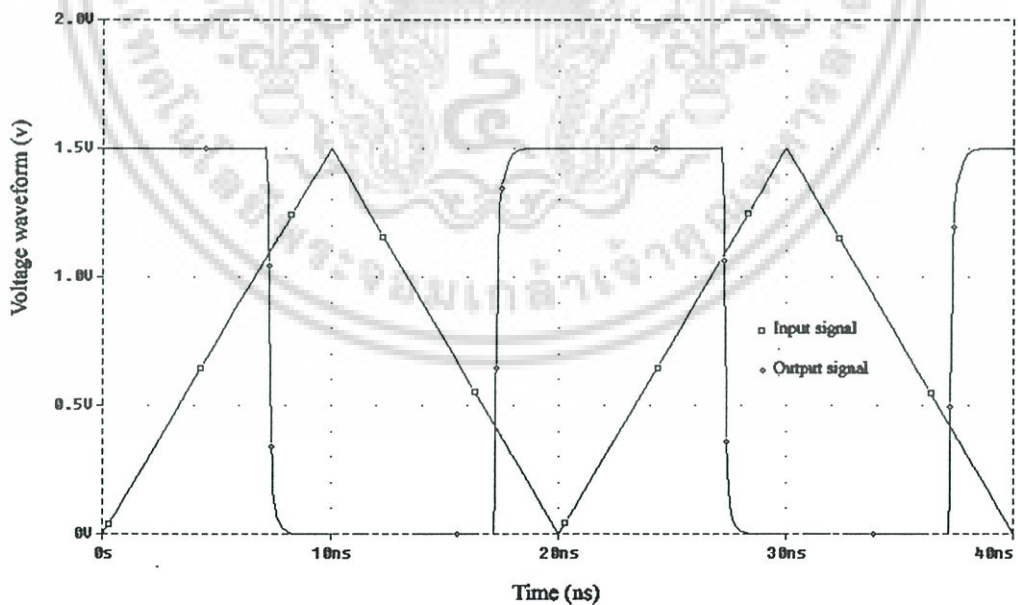
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้เพื่อการศึกษาค้นคว้าเท่านั้น เมื่อผู้ผู้ใดเห็นประโยชน์ในการนำ

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เปลี่ยนขนาดของมอสทรานซิสเตอร์ M15 ที่แรงดัน  $V_{DD} = 1.5$  โวลต์ และโหลดคาปาซิแตนซ์ที่ 1 pF ดังที่ได้กล่าวมาแล้วว่า M13-M16 ทำหน้าที่ในการป้อนกลับของสัญญาณ และหน่วงสัญญาณ เมื่อเอาต์พุตอยู่ในสถานะคงที่ โดยปกติจะออกแบบให้มีอัตราส่วนของ  $\beta_N / \beta_P$  เท่ากับ 1 เช่นเดียวกับมอสอินเวอร์เตอร์ โดยทั่วไป และไม่จำเป็นต้องมีขนาดใหญ่มากนัก ซึ่งสอดคล้องกับผลจากรูปที่ 4.10 ว่าการเปลี่ยนแปลงขนาดของมอสทรานซิสเตอร์ดังกล่าวจะไม่ส่งผลมากนักต่อสัญญาณที่เอาต์พุตหรือการหน่วงเวลาของวงจร แต่จะมีผลเพียงความล่าช้า ขนาดสัญญาณในช่วงปลายสัญญาณ ซึ่งขณะนั้นวงจรจะหยุดทำงาน ในรูปที่ 4.11 เป็นการแสดงตัวอย่างเปรียบเทียบผลการตอบสนองของวงจรทั้ง 3 แบบ คือวงจรไบซีมอสที่ออกแบบใหม่ วงจรไบซีมอสแบบเก่า และวงจรซีมอสที่  $V_{DD} = 1.5$  โวลต์ และโหลดคาปาซิแตนซ์ 1 pF จะเห็นได้ว่าวงจรไบซีมอสที่ออกแบบใหม่นี้ให้ผลการตอบสนองที่ดีกว่าวงจรอื่น และในรูปที่ 4.12 เป็นการแสดงตัวอย่างเปรียบเทียบผลการตอบสนองของวงจรทั้ง 3 แบบ คือวงจรไบซีมอสแบบใหม่ วงจรไบซีมอสแบบเก่า และวงจรซีมอสที่  $V_{DD} = 3$  โวลต์ และโหลดคาปาซิแตนซ์ 1 pF จะเห็นว่าไม่มีความแตกต่างกันมากนัก ในรูปที่ 4.13 แสดงการเปรียบเทียบผลการหน่วงเวลาของวงจร 3 แบบ ต่อการเปลี่ยนแปลงโหลดคาปาซิแตนซ์ จาก 0.1 pF ถึง 1 pF ที่แรงดัน  $V_{DD} = 1.5$  โวลต์ จะเห็นได้ว่าวงจรไบซีมอสที่ออกแบบใหม่มีการหน่วงเวลาที่น้อยที่สุด ในรูปที่ 4.14 เป็นการเปรียบเทียบผลของแหล่งจ่ายแรงดัน  $V_{DD}$  ที่เปลี่ยนไปจาก 1 โวลต์ ถึง 3 โวลต์ ต่อการหน่วงเวลาของวงจรที่โหลดคาปาซิแตนซ์ 1 pF จะเห็นได้ว่าวงจรไบซีมอสที่ออกแบบใหม่จะยังคงมีประสิทธิภาพที่ดีกว่าในตลอดช่วงแรงดัน ขณะที่วงจรไบซีมอสแบบเก่าไม่สามารถทำงานได้ที่แหล่งจ่ายแรงดัน 1 โวลต์

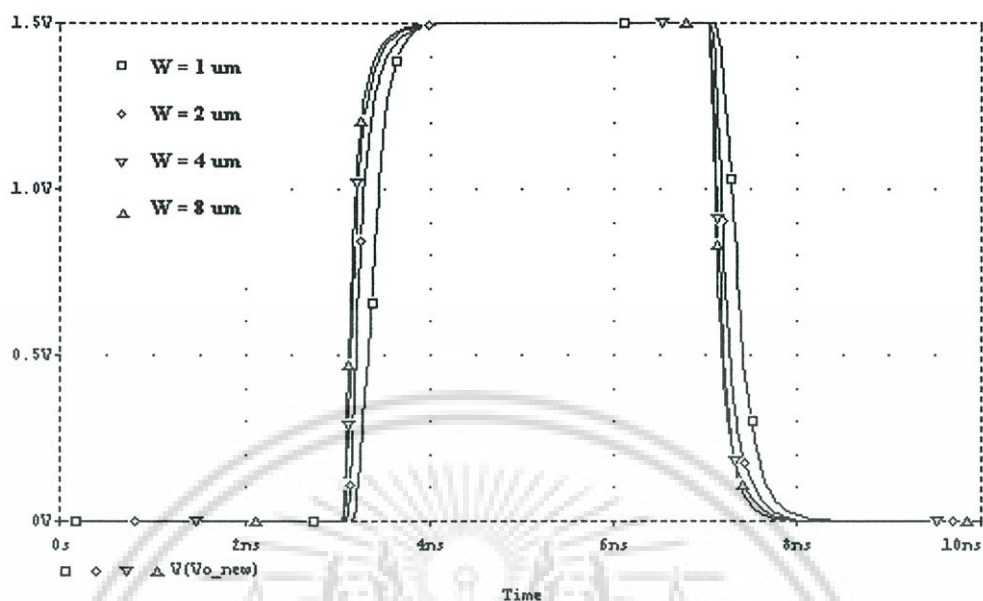


รูปที่ 4.7 แสดงผลการเปลี่ยนแปลงค่าแรงดันวิกฤตต่อการเปลี่ยนความกว้างของช่องทางเดินกระแส (W) ของมอสทรานซิสเตอร์ M3 และ M4

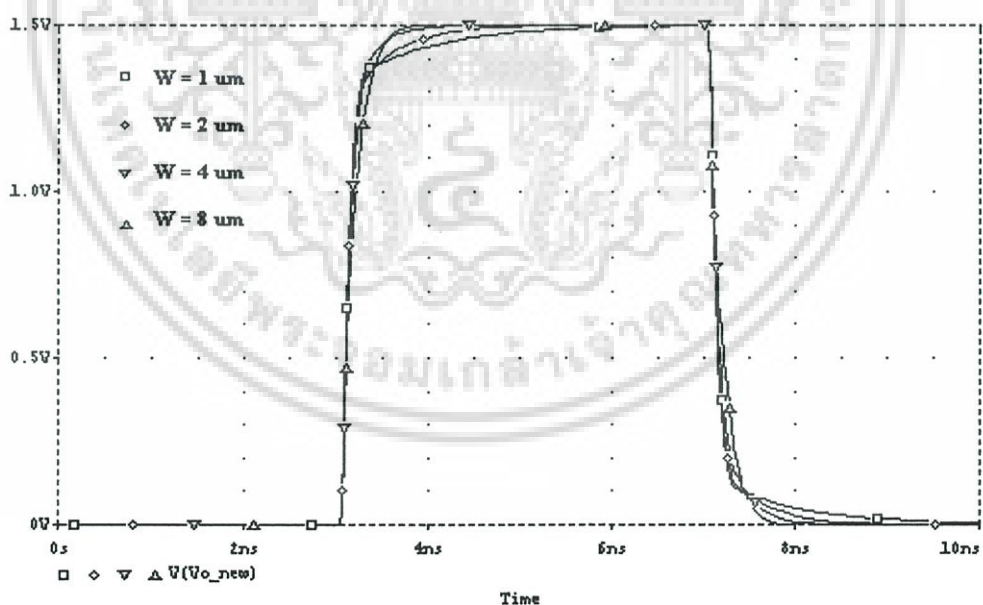


รูปที่ 4.8 แสดงตัวอย่างการทำงานของวงจรสมิททริกเกอร์แบบใหม่ต่อสัญญาณอินพุตแบบสามเหลี่ยม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

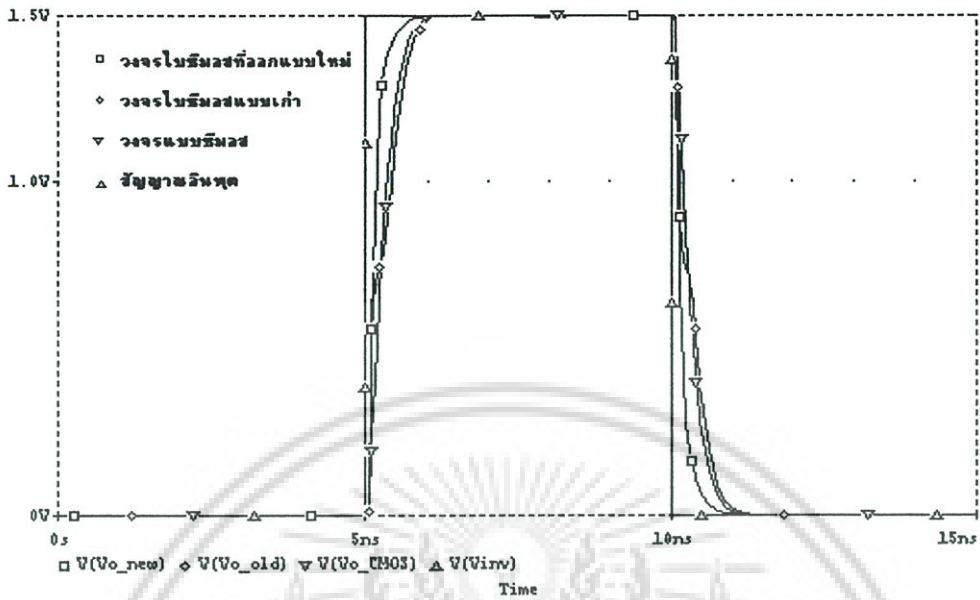


รูปที่ 4.9 แสดงผลของสัญญาณเอาต์พุตของวงจรต่อการเปลี่ยนขนาดของมอสทรานซิสเตอร์ M5 ที่แรงดัน  $V_{DD} = 1.5$  โวลต์ และ โหลดคาปาซิแตนซ์ที่  $1 \text{ pF}$

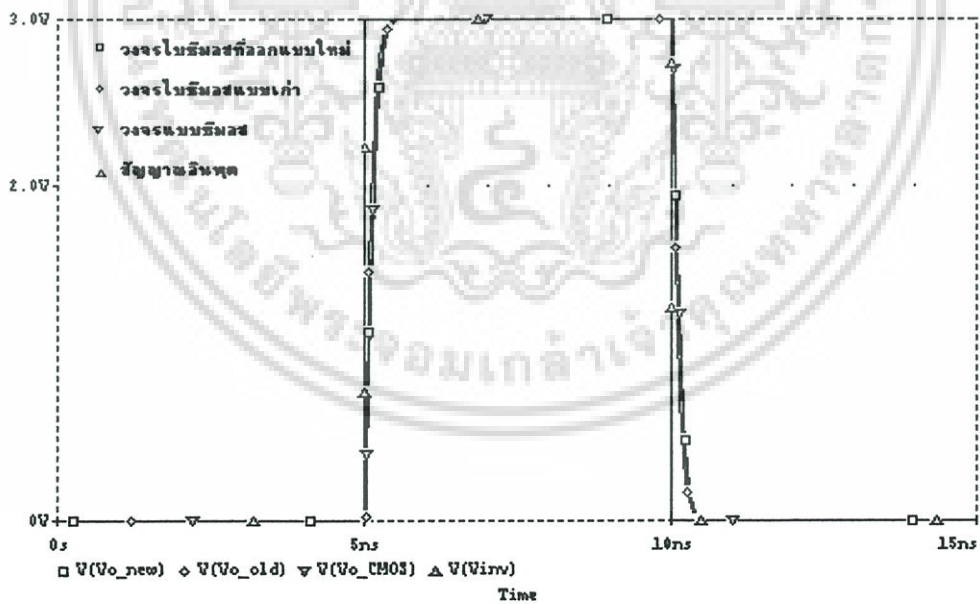


รูปที่ 4.10 แสดงผลของสัญญาณเอาต์พุตของวงจรต่อการเปลี่ยนขนาดของมอสทรานซิสเตอร์ M15 ที่แรงดัน  $V_{DD} = 1.5$  โวลต์ และ โหลดคาปาซิแตนซ์ที่  $1 \text{ pF}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

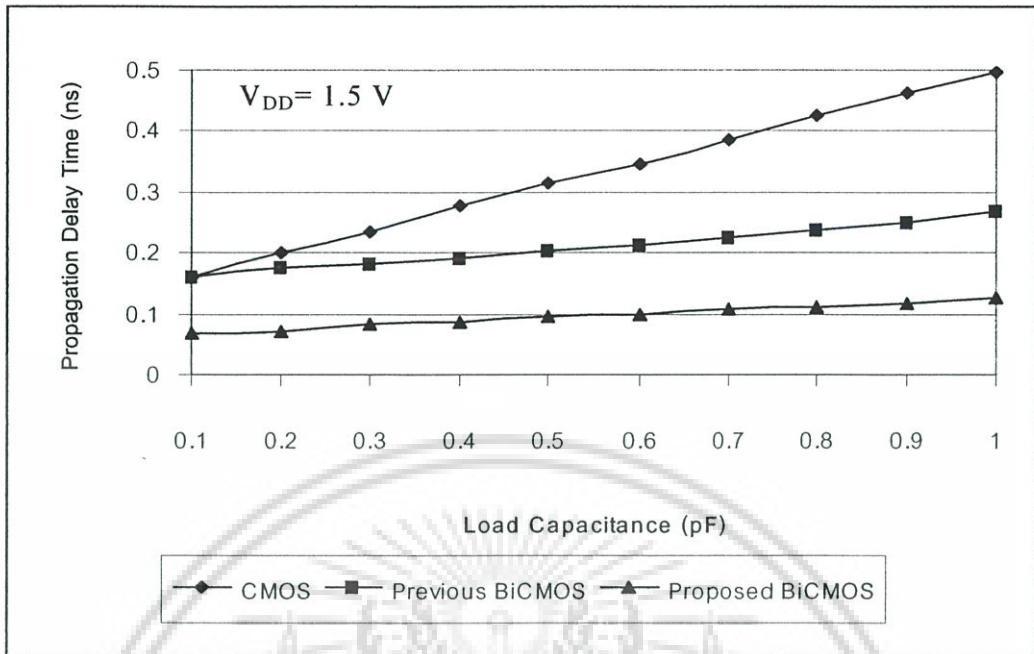


รูปที่ 4.11 เป็นการแสดงตัวอย่างเปรียบเทียบผลการตอบสนอง ของวงจร ใบซีมอสที่ออกแบบใหม่ วงจร ใบซีมอสแบบเก่า และวงจรซีมอสที่  $V_{DD} = 1.5$  โวลต์ และโหลดคาปาซิแตนซ์ 1 pF

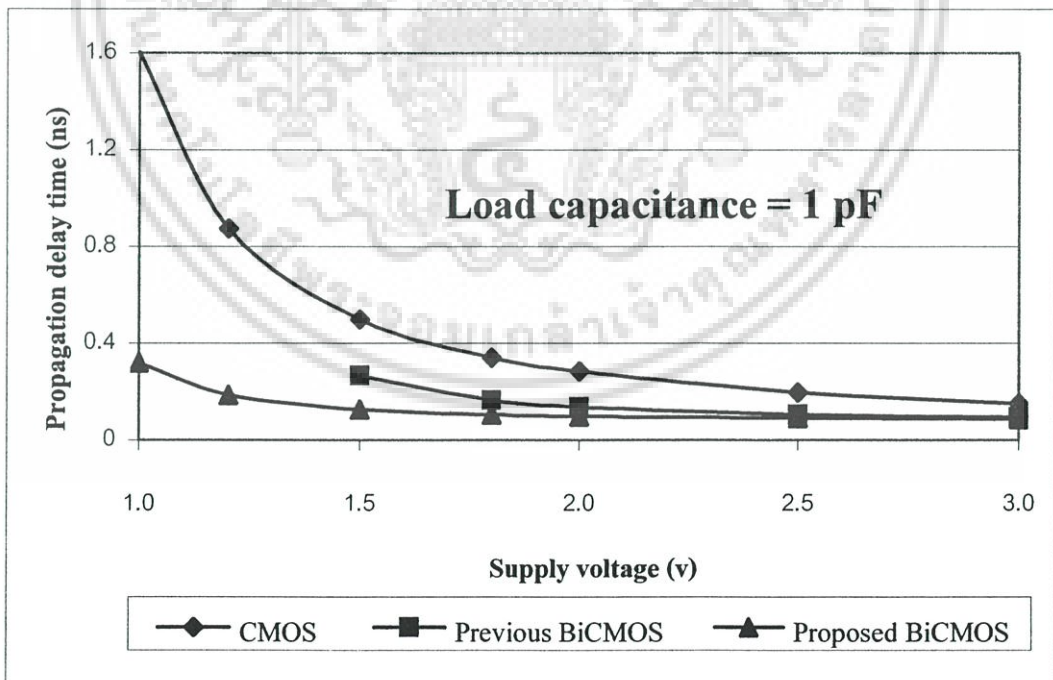


รูปที่ 4.12 เป็นการแสดงตัวอย่างเปรียบเทียบผลการตอบสนองของวงจร ใบซีมอสที่ออกแบบใหม่ วงจร ใบซีมอสแบบเก่า และวงจรซีมอสที่  $V_{DD} = 3$  โวลต์ และโหลดคาปาซิแตนซ์ 1 pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.13 แสดงการเปรียบเทียบผลการหน่วงเวลาของวงจรทั้งสามแบบต่อการเปลี่ยนแปลงโหลดคาปาซิแตนซ์จาก 0.1 pF ถึง 1 pF ที่แรงดัน  $V_{DD} = 1.5$  โวลต์



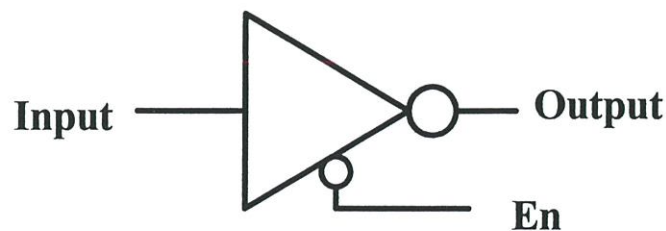
รูปที่ 4.14 เป็นการเปรียบเทียบผลของแหล่งจ่ายแรงดัน  $V_{DD}$  ที่เปลี่ยนไปจาก 1 โวลต์ ถึง 3 โวลต์ต่อการหน่วงเวลาของวงจรที่โหลดคาปาซิแตนซ์ 1 pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 4.2 วงจรไบซีมอสไตรสเตทบัฟเฟอร์

วงจรไตรสเตทบัฟเฟอร์เป็นวงจรที่ใช้กันอย่างกว้างขวางในการออกแบบวงจรรวมขนาดใหญ่ (VLSI) ซึ่งปกติถูกใช้เป็นวงจรขับบัสข้อมูล (data bus) ของวงจร ซึ่งจะเป็นการต่ออุปกรณ์หลาย ๆ ตัวเข้าในจุดเดียวกัน เมื่ออุปกรณ์หนึ่งส่งสัญญาณอุปกรณ์ที่เหลือจะเสมือนไม่ต่อกับวงจร ซึ่งทำได้โดยการให้อุปกรณ์เหล่านี้อยู่ในสถานะที่มีความต้านทานสูง (“Hi-Z”)

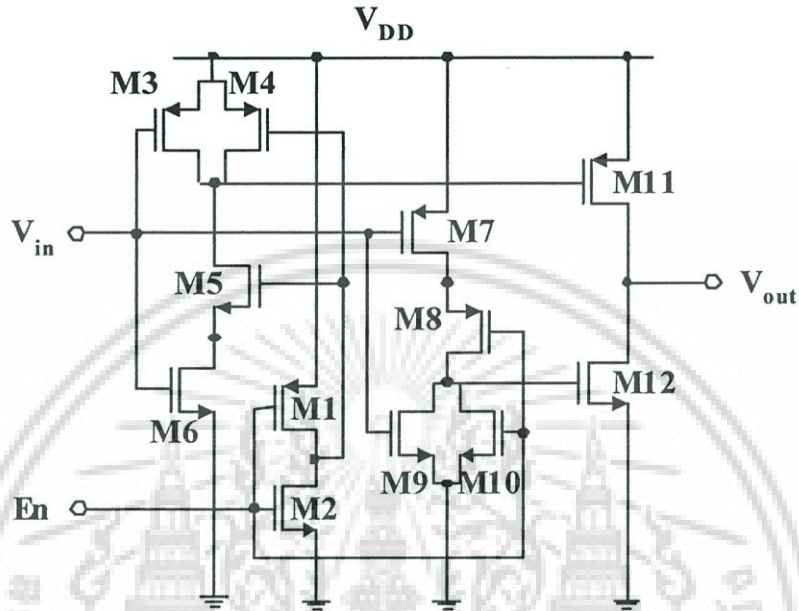
ในวงจรดิจิทัลโดยปกติจะไม่สามารถนำเอาต์พุตจากเกตหลายๆตัวมาต่อรวมกันได้ เนื่องจากการต่อเช่นนั้นไม่มีความหมายในเชิงตรรกะ ในวงจรดิจิทัลบางชนิดเช่นวงจรคอลเลกเตอร์เปิด (Open collector) ของวงจรในตระกูลทีทีแอล จะสามารถนำขั้วเอาต์พุตของวงจรมาต่อกันได้โดยตรง เพื่อให้ได้สัญญาณเอาต์พุตตามต้องการและเป็นการลดจำนวนของวงจรเกตลง ซึ่งเรียกววงจรประเภทนี้ว่าวงจรสายต่อ (Wire circuit) และเมื่อนำวงจรหลายๆ วงจรมาต่อกันจะเรียกว่าบัส (bus) ซึ่งต้องการวงจรที่มีความสามารถในการขับสูงๆ ถึงแม้วงจรคอลเลกเตอร์เปิดทำให้สามารถนำเอาต์พุตหลายๆ ตัวมาต่อกันเพื่อเป็นการลดจำนวนของวงจรเกตลงได้ก็ตาม แต่ก็ยังมีข้อเสียบางประการเช่น การต่อเอาต์พุตของเกตหลายๆ ตัวเข้าด้วยกัน จะเป็นการลดการแยกออก (fan out) การหน่วงเวลา (propagation delay time) ที่เอาต์พุตจะเพิ่มขึ้น และเมื่อเกตตัวหนึ่งตัวใดชำรุด จะตรวจหาได้ยาก จึงได้มีการพัฒนาวงจรดิจิทัลชนิดใหม่ขึ้น เพื่อหลีกเลี่ยงปัญหาดังกล่าวซึ่งเรียกววงจรนี้ว่าวงจรไตรสเตท (tristate circuit) ซึ่งมีความหมายว่าวงจรที่มีอยู่สามสถานะ คือ “Low”, ”High” และ “Hi-Z” สัญลักษณ์ของวงจรไตรสเตทอินเวอร์ตเตอร์จะแสดงดังรูป 4.15 ซึ่งจะเห็นว่า มีลักษณะคล้ายวงจรอินเวอร์ตเตอร์ธรรมดา แต่ต่างกันที่มีขาควบคุมเพิ่มขึ้นอีก คือขาอินเเบิล (Enable) ซึ่งจะเป็นตัวกำหนดให้ทำงานเสมือนเป็นวงจรเกตธรรมดา หรือกำหนดให้เอาต์พุตถูกแยกออกจากวงจร นอกจากนี้ ยังสามารถแบ่งชนิดของวงจรไตรสเตทได้ตามระดับสัญญาณที่ใช้ในการควบคุมขา อินเเบิลคือ วงจรที่ควบคุมขาอินเเบิลด้วยระดับสัญญาณ “Low” หรือ “High” แต่ในงานวิจัยฉบับนี้จะกล่าวถึงวงจรที่ใช้ระดับสัญญาณ “Low” ในการควบคุม เมื่อระดับสัญญาณที่ขาอินเเบิลเป็น “Low” เอาต์พุตจะถูกแยกออกจากวงจร โดยไม่คำนึงถึงสัญญาณอินพุต แต่ถ้าระดับสัญญาณที่ขา อินเเบิลเป็น “High” วงจรจะทำหน้าที่เสมือนวงจรอินเวอร์ตเตอร์ธรรมดา



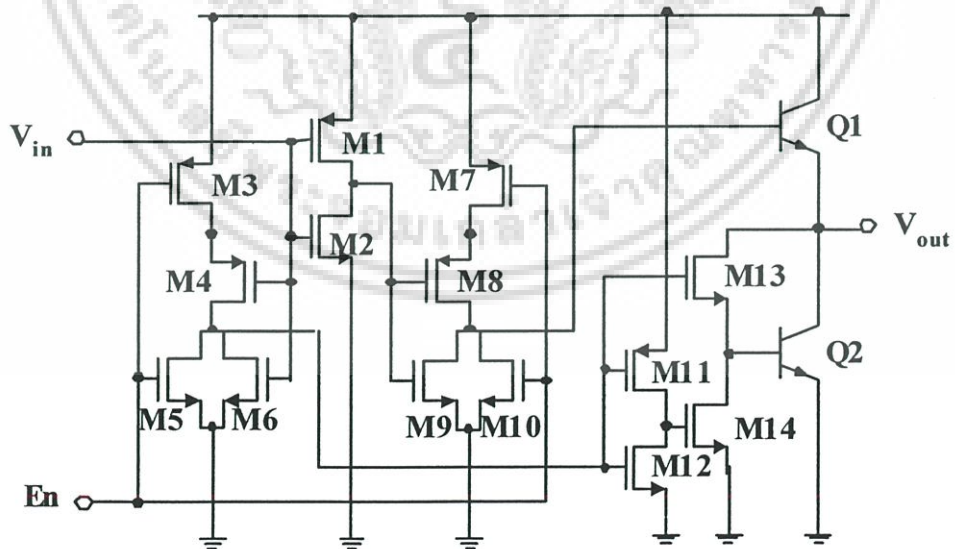
รูปที่ 4.15 สัญลักษณ์ของวงจรไตรสเตทอินเวอร์ตเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากการต่อสายจำนวนมากในบัสหนึ่งเส้น ดังนั้น ความสามารถในการขับวงจรจึงเป็นปัจจัยที่สำคัญมากในวงจรประเภทนี้ ดังนั้นการใช้วงจรวชิโมสในวงจรบัสจึงเป็นทางเลือกอย่างหนึ่ง ซึ่งสามารถปรับปรุงประสิทธิภาพของวงจรได้อย่างเด่นชัดเทียบกับวงจรวชิโมส



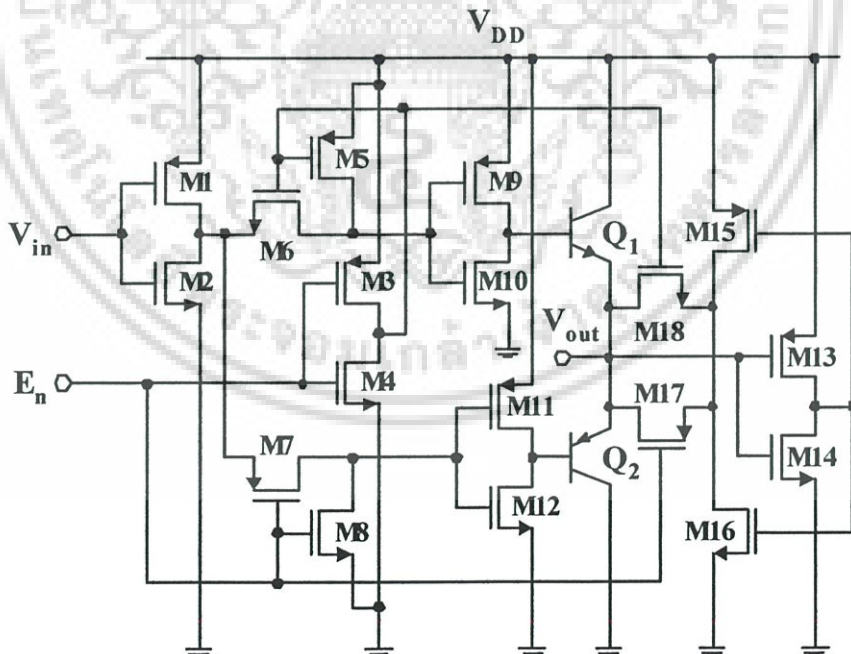
รูปที่ 4.16 วงจรไดรสเตอร์อินเวอร์ตเตอร์แบบชิโมส



รูปที่ 4.17 วงจรไบชิโมสไดรสเตอร์อินเวอร์ตเตอร์แบบธรรมดา

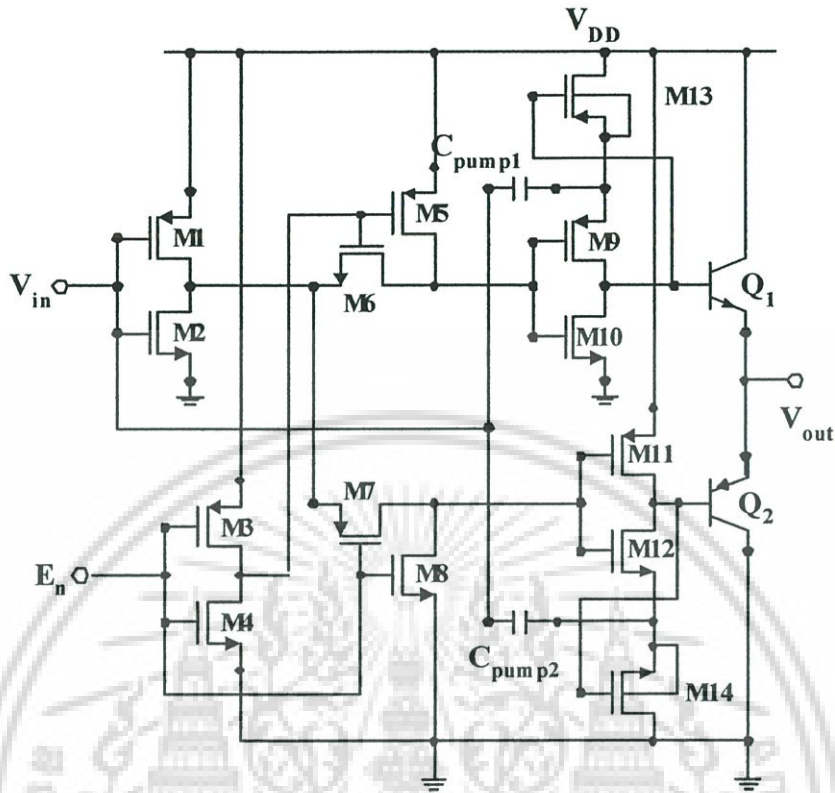
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.16 เป็นวงจรซีมอสไตรเซตทัปเฟอร์ที่กันใช้งานอยู่ในปัจจุบัน[23] สามารถอธิบายการทำงานของวงจรได้ โดยการมองวงจรเสมือนเป็นวงจรแนกเกทในการควบคุมพืมอสทรานซิสเตอร์ ขณะที่นอร์เกทควบคุมเอ็นมอสทรานซิสเตอร์ โดยที่อินพุตเป็นสัญญาณ  $V_{in}$  และสัญญาณควบคุม  $E_n$  เมื่อสัญญาณ  $E_n$  เป็น “High” พืมอสทรานซิสเตอร์ M11 และเอ็นมอสทรานซิสเตอร์ M12 จะ “OFF” ดังนั้นเอาต์พุตของวงจรจึงอยู่ในสถานะ “Hi-Z” ในทางตรงข้ามถ้าสัญญาณ  $E_n$  เป็น “Low” วงจรจะทำงานเหมือนวงจรซีมอสทัปเฟอร์ธรรมดา ดังที่กล่าวมาแล้วว่าวงจรซีมอสมีข้อจำกัดในเรื่องความสามารถในการขับโหลด ดังนั้นจึงได้มีการพยายามปรับปรุงประสิทธิภาพของวงจรมาเป็นวงจรไบซีมอสไตรเซตทัปเฟอร์แบบธรรมดา ใช้ส่วนของวงจรควบคุมเช่นเดียวกับวงจรซีมอส แต่เปลี่ยนส่วนของวงจรขับเป็นวงจรไบซีมอสแบบธรรมดา [24] ดังรูปที่ 4.17 ในทำนองเดียวกับวงจรไบซีมอสแบบธรรมดาอื่น ๆ ซึ่งปัญหาสำคัญ คือการแกว่งแบบไม่เต็มช่วงสัญญาณ เนื่องจากการสูญเสียแรงดันที่เบสกับอิมิตเตอร์ จึงได้มีการพยายามเสนอวงจรวงจรแบบใหม่ โดยใช้วงจรไบซีมอสแบบคู่ควบ และเทคนิคการป้อนกลับมายังวงจรซีมอสที่ตกคร่อมระหว่างคอลเลคเตอร์และอิมิตเตอร์ของไบโพลาร์ทรานซิสเตอร์ ขณะเดียวกันได้เสนอเทคนิคการควบคุมวงจรขับเป็นแบบวงจรส่งผ่าน (pass transistor circuit) และใช้มอสทรานซิสเตอร์เพียงตัวเดียวในการขับวงจรไบโพลาร์ทรานซิสเตอร์ ซึ่งจะช่วยลดขนาดของมอสทรานซิสเตอร์ [25] ดังวงจร ดังรูปที่ 4.18



รูปที่ 4.18 วงจรไบซีมอสไตรเซตทัปเฟอร์อินเวอร์ตเตอร์แบบคู่ควบแบบเก่า

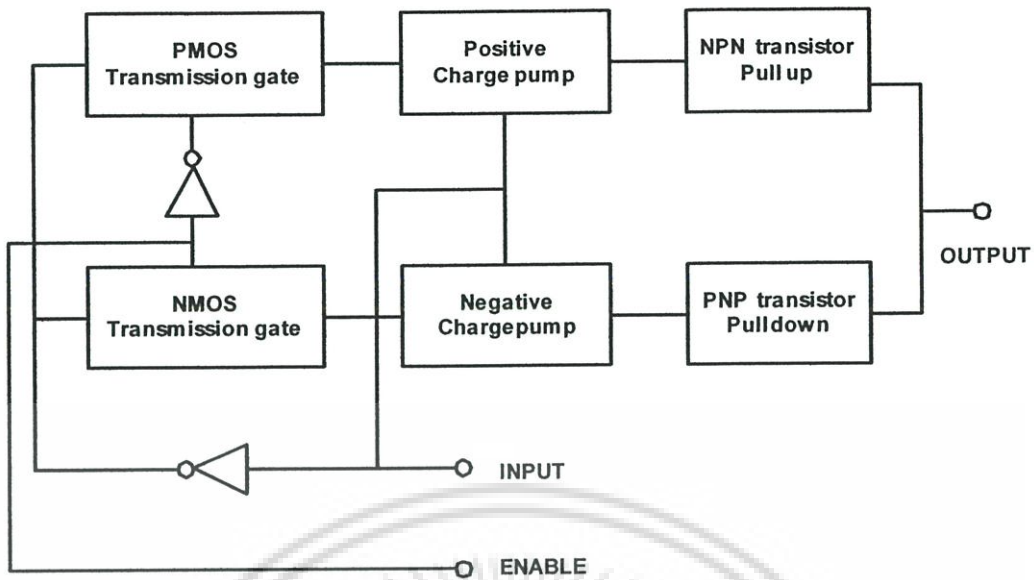
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.19 วงจรไบซีมอสไดรเสททอินเวอร์ตเตอร์แบบใหม่

ถึงแม้วงจรดังกล่าวสามารถแก้ปัญหาคาร์กแกว่งแบบไม่เต็มช่วงของวงจรไบซีมอสไดรเสททบัฟเฟอร์แบบธรรมดาก็ตาม แต่ในความเป็นจริง วงจรไบโพลาร์ทรานซิสเตอร์ก็ยังทำงานเพียงช่วงแรกของการขับวงจร ขณะที่แรงดัน ระหว่างศูนย์ ถึง  $V_{BE}$  และ  $V_{DD} - V_{BE}$  ถึง  $V_{DD}$  ก็ยังเป็นการทำงานแบบซีมอสอยู่ ดังนั้นเมื่อแรงดันต่ำลง ช่วงการทำงานของไบโพลาร์ทรานซิสเตอร์ก็จะสั้นลงด้วย จึงได้มีการเสนอวงจรไบซีมอสไดรเสททบัฟเฟอร์แบบใหม่ ซึ่งใช้เทคนิคของไบซีมอส charge pump แบบคู่ควบ [26, 27] ดังรูปที่ 4.19 ซึ่งจะยังคงใช้เทคนิคการควบคุมวงจรขับเป็นแบบวงจรส่งผ่าน และมอสทรานซิสเตอร์เพียงตัวเดียวในการขับวงจรไบโพลาร์ทรานซิสเตอร์ ส่วนหลักการทำงานเบื้องต้นของวงจร คือการใช้เทคนิคของวงจร charge pump เชิงบวก ในการเพิ่มระดับแรงดันที่เบสของไบโพลาร์ทรานซิสเตอร์ชนิด NPN จาก  $V_{DD}$  เป็น  $V_{DD} + V_{BE}$  และเทคนิคของ Charge pump เชิงลบ ในการลดระดับแรงดันที่เบสของไบโพลาร์ทรานซิสเตอร์ชนิด PNP จากกราวด์ไปยัง  $-V_{BE}$  เป็นผลให้ไบโพลาร์ทรานซิสเตอร์สามารถทำงานได้ตลอดช่วง โดยไม่จำเป็นต้องใช้วงจรซีมอสคคร่อมมาช่วยในการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.20 Block diagram ของวงจรไบซีมอสไตรเซตทัปเฟอร์แบบใหม่

การทำงานของวงจรไบซีมอสไตรเซตทัปเฟอร์แบบใหม่ โดยใช้เทคนิคไบซีมอส charge pump แบบคู่ควบ สามารถอธิบายให้เข้าใจได้ง่ายขึ้นโดยใช้ block diagram ดังรูปที่ 4.20 จะเห็นว่าสามารถจำแนกการทำงานของวงจรออกได้เป็น 3 ส่วน

ส่วนแรกจะเป็นส่วนควบคุมสัญญาณ ซึ่งประกอบด้วยมอสทรานซิสเตอร์ M1 ถึง M8 ขณะที่ซีมอสอินเวอร์เตอร์ M1 และ M2 จะทำหน้าที่ในการกำเนิดสัญญาณอินเวอร์เตอร์ของอินพุต ซึ่งเอาต์พุตของอินเวอร์เตอร์ดังกล่าว จะถูกส่งไปยังคู่ของเอ็นมอสทรานซิสเตอร์ M6 และพีมอสทรานซิสเตอร์ M7 ซึ่งทำหน้าที่เป็นวงจรส่งผ่าน ซึ่งจะถูกควบคุมโดยซีมอสอินเวอร์เตอร์ M3 และ M4 และสัญญาณอินเบลตามลำดับ ถ้าสัญญาณอินเบลเป็น “Low” สัญญาณอินพุตจะถูกส่งผ่านไปยังส่วนของวงจรขับ แต่ถ้าสัญญาณอินเบล เป็น “High” สัญญาณในส่วนควบคุมจะถูกแยกออกจากวงจร ทำให้การเปลี่ยนแปลงของสัญญาณอินพุตจะไม่มีผลต่อเอาต์พุตของวงจร ขณะที่พีมอสทรานซิสเตอร์ M5 และเอ็นมอสทรานซิสเตอร์ M8 จะใช้ในการทำให้มั่นใจว่า สัญญาณที่จะไปควบคุมอินเวอร์เตอร์ M9 และ M10 รวมทั้ง อินเวอร์เตอร์ M11 และ M12 ซึ่งเป็นสัญญาณควบคุมไบโพลาร์ทรานซิสเตอร์ จะมีสัญญาณเป็น “High” และ “Low” ตามลำดับ ทำให้ไบโพลาร์ทรานซิสเตอร์ Q1 และ Q2 ไม่นำกระแส ซึ่งส่งผลให้เอาต์พุตของวงจรอยู่ในสถานะ “Hi-Z”

ส่วนที่สองเป็นส่วนของวงจร charge pump เจริงบวก และเจริญลบ รวมทั้งวงจรควบคุมการขับวงจร ซึ่งชุดควบคุมวงจร charge pump เจริงบวกจะประกอบด้วยมอสทรานซิสเตอร์ M13, M9, M10 และคาปาซิเตอร์ MC1 ขณะที่ชุดควบคุมวงจร charge pump เจริงลบ จะประกอบด้วยมอสทรานซิสเตอร์ M11, M12, M14 และมอสคาปาซิเตอร์ MC2 ในช่วง pull-down พี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มอสทรานซิสเตอร์ M9 จะ “OFF” เพื่อไม่ให้กระแสที่สะสมในมอสคาปาซิเตอร์ MC1 ไหลผ่าน ขณะที่เอ็นมอสทรานซิสเตอร์ลงกราวด์ และป้อนกลับไปที่มีมอสทรานซิสเตอร์ M13 ให้ “ON” ดังนั้นกระแสจาก  $V_{DD}$  จะถูกชาร์จไปยังมอสคาปาซิเตอร์ M12 จะ “ON” ขณะนั้นสัญญาณอินพุตมีการเปลี่ยนแปลงระดับแรงดันอย่างรวดเร็วจาก  $V_{DD}$  เป็นศูนย์ ด้วยคุณสมบัติของคาปาซิเตอร์ซึ่งจะพยายามรักษาแรงดันที่ตกคร่อมตัวมัน ทำให้แรงดันอีกด้านหนึ่งของมอสคาปาซิเตอร์เปลี่ยนแปลงจากศูนย์เป็น  $-V_{DD}$  อย่างรวดเร็ว ดัง Q2 จะ “ON” ด้วยแรงดันเบสที่เป็นลบ และทำให้เอาต์พุตของวงจรดิซชาร์จ ส่งผ่านคอลเลกเตอร์ และอิมิเตอร์ของไบโพลาร์ทรานซิสเตอร์ M12 จะ “OFF” เพื่อป้องกันไม่ให้ประจุที่สะสมในมอสคาปาซิเตอร์ MC2 ไหลผ่านขณะที่มีมอสทรานซิสเตอร์ M11 จะ “ON” ทำให้ประจุค้ำที่เบสของไบโพลาร์ทรานซิสเตอร์ Q2 ดิซชาร์จ ไปยัง  $V_{DD}$  และป้อนกลับไปที่มีมอสทรานซิสเตอร์ M13 และเอ็นมอสทรานซิสเตอร์ M10 จะ “OFF” ขณะที่มอสทรานซิสเตอร์ M9 จะ “ON” ในทำนองเดียวกัน เนื่องจากแรงดันอินพุตมีการเปลี่ยนแปลงจากศูนย์ไปยัง  $V_{DD}$  อย่างรวดเร็ว ด้วยคุณสมบัติของมอสคาปาซิเตอร์ ที่จะพยายามรักษาระดับแรงดันที่ตกคร่อมตัวมัน ทำให้อีกด้านหนึ่งมีระดับแรงดันเป็น  $2V_{DD}$  และส่งผ่านที่มีมอสทรานซิสเตอร์ M9 ไปยังเบสของไบโพลาร์ทรานซิสเตอร์ ชนิด NPN ให้ “ON” ด้วยแรงดันที่เบสเป็น  $2V_{DD}$  ทำให้ Q2 “ON” และชาร์จกระแสจาก  $V_{DD}$  ผ่านคอลเลกเตอร์ และอิมิเตอร์ไปยังเอาต์พุตของวงจรทำให้การแกว่งแบบเต็มช่วงด้วยไบโพลาร์ทรานซิสเตอร์ตลอดช่วงแรงดัน โดยไม่จำเป็นต้องใช้ซีมอสทรานซิสเตอร์ต่อคร่อมวงจร ในส่วนสุดท้ายจะเป็นส่วนของวงจรขับกระแส ซึ่งประกอบด้วยไบโพลาร์ทรานซิสเตอร์ชนิด NPN และ PNP ซึ่งจะถกดควบคุมโดยมีมอสทรานซิสเตอร์ M9 และเอ็นมอสทรานซิสเตอร์ M12 ตามลำดับ ดังที่ได้กล่าวมาแล้ว ขณะที่เอ็นมอสทรานซิสเตอร์ M10 และมอสทรานซิสเตอร์ M11 จะถูกใช้ในการดิซชาร์จ ประจุค้ำที่เบสของไบโพลาร์ทรานซิสเตอร์ Q1 และ Q2 ตามลำดับ ด้วยความได้เปรียบในการขับวงจรของไบโพลาร์ทรานซิสเตอร์เทียบกับซีมอส ดังนั้นวงจรแบบนี้จึงสามารถใช้ได้กับวงจรที่มีแรงดันต่ำ และมีโหลดคาปาซิแตนซ์สูง ๆ

ในรูปที่ 4.21 เป็นการเปรียบเทียบผลการตอบสนองของวงจรไครเสททอัปเฟออร์แบบต่าง ๆ คือ ซีมอส ไบซีมอสแบบธรรมดา ไบซีมอสแบบคู่ควบแบบเก่า และไบซีมอสแบบใหม่ ที่แหล่งจ่ายแรงดัน 1.5 โวลต์ และโหลดคาปาซิแตนซ์ 1 ถึง 10 pF จะเห็นได้ว่าวงจรแบบใหม่มีช่วงเวลาในการ pull-up และ pull-down น้อยที่สุด ส่วนวงจรไบซีมอสแบบคู่ควบแบบเก่า ในช่วงแรกของการ pull-up และ pull-down จะไม่มีความแตกต่างจากวงจรไบซีมอสแบบใหม่มากนัก แต่ในช่วงหลังที่ไบโพลาร์ทรานซิสเตอร์หยุดทำงานและวงจรซีมอสที่ต่อคร่อมทำงานแทน จะใช้เวลามากขึ้นอย่างเด่นชัด ส่วนวงจรไบซีมอสแบบธรรมดาจะแกว่งแบบไม่เต็มช่วง คืออยู่ที่ประมาณ 0.65 ถึง 0.85 โวลต์ เนื่องจากการสูญเสีย  $2V_{BE}$  ขณะที่วงจรซีมอสสามารถแกว่งได้เต็มช่วงแต่จะใช้เวลามากที่สุด

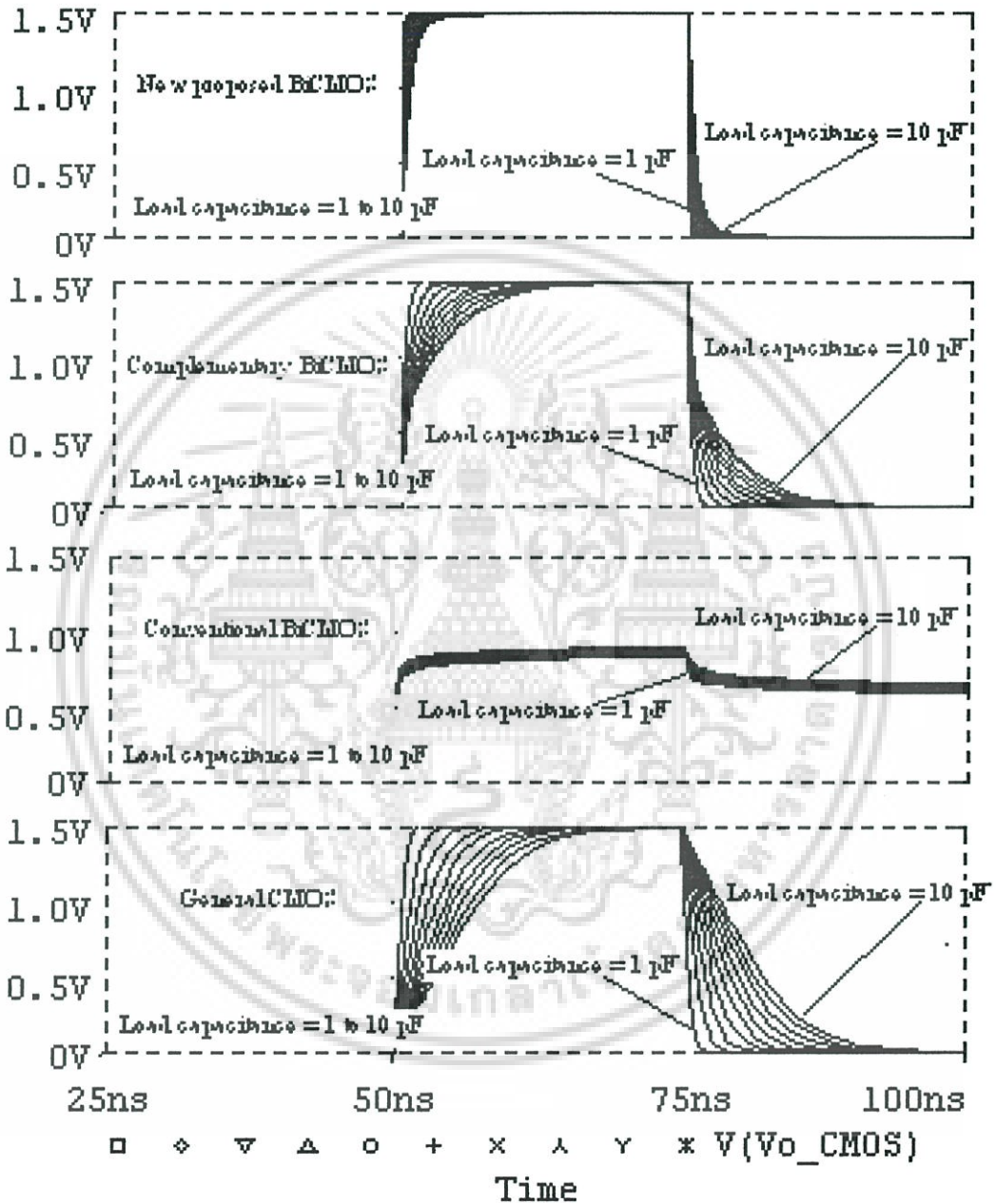
รูปที่ 4.22 และรูปที่ 4.23 เป็นการเปรียบเทียบ rise time และ fall time ของวงจรทั้ง 3 แบบ โดยที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่ขึ้นด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

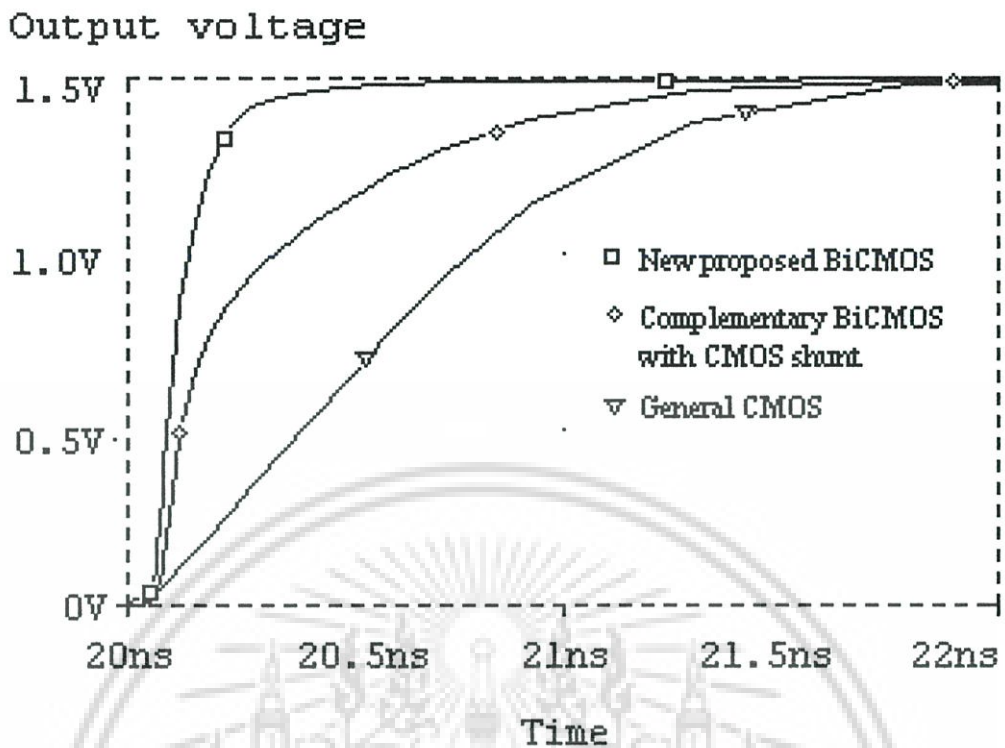
เห็นได้ว่าวงจรไบซีมอสแบบใหม่นี้จะมีข้อได้เปรียบอย่างชัดเจน รูปที่ 4.24 และรูปที่ 4.25 เป็นการเปรียบเทียบ rise time และ fall time ที่โหลดคาปาซิแตนซ์ 1 pF เมื่อแหล่งจ่ายแรงดันเปลี่ยนไป จะเห็นได้ว่าวงจรแบบใหม่นี้มีประสิทธิภาพไม่ต่างกันมากนักที่แหล่งจ่ายแรงดันสูงๆ แต่จะเห็นว่าแตกต่างอย่างเด่นชัด เมื่อแหล่งจ่ายแรงดันมีค่าต่ำลง รูปที่ 4.26 และรูปที่ 4.27 เป็นการเปรียบเทียบ rise time และ fall time ที่แหล่งจ่ายแรงดัน 1.5 โวลต์ เมื่อโหลดคาปาซิแตนซ์เปลี่ยนจาก 0.1 pF ถึง 1 pF จะเห็นได้ว่าที่โหลดคาปาซิแตนซ์ต่างๆ วงจรแบบไบซีมอสจะมีประสิทธิภาพไม่แตกต่างจากวงจรแบบซีมอสมาจากวงจรแบบซีมอสมากนัก แต่เมื่อโหลดคาปาซิแตนซ์เพิ่มขึ้น วงจรแบบใหม่นี้จะมีอัตราการเปลี่ยนแปลงน้อยมากอย่างเห็นได้ชัดเจน รูปที่ 4.28 แสดงการเปรียบเทียบผลของการหน่วงเวลาที่เอาต์พุตของวงจรทั้ง 4 แบบ เมื่อมีการเปลี่ยนแปลงแหล่งจ่ายแรงดัน จะเห็นว่าแหล่งจ่ายแรงดันเป็นปัจจัยที่สำคัญอย่างหนึ่งที่ทำให้วงจรแบบซีมอสมีการหน่วงเวลาสูงมาก ส่วนในกรณีของ วงจรไบซีมอสในแต่ละแบบ จะเห็นว่าวงจรแบบใหม่ จะเริ่มแสดงความแตกต่างอย่างเด่นชัดที่แหล่งจ่ายแรงดันต่ำกว่า 3 โวลต์ รูปที่ 4.29 แสดงการเปรียบเทียบ ผลของการหน่วงเวลาเมื่อมีโหลดคาปาซิแตนซ์สูงขึ้น จะเห็นว่า โหลดคาปาซิแตนซ์ เป็นปัจจัยหลักที่ทำให้ประสิทธิภาพของ วงจรแบบซีมอสต่ำลง และเมื่อโหลดคาปาซิแตนซ์มีค่าต่ำมาก วงจรไบซีมอสอาจไม่มีความจำเป็น รูปที่ 4.30 แสดงผลการตอบสนองของวงจรไทรเซตทบัฟเฟอร์แบบต่าง ๆ ที่แรงดัน 1.5 โวลต์ และโหลดคาปาซิแตนซ์ 1 pF ต่อสัญญาณความถี่ 1 GHz จะเห็นได้ว่าวงจรแบบใหม่ที่เป็นวงจรเคียวที่สามารถมีการแกว่งแบบเต็มช่วงเนื่องจากวงจรอื่นใช้เวลาในการสวิตชิงสูง ขณะที่จะไม่สามารถไปถึง  $V_{DD}$  และกราวด์ ก่อนเกิดการเปลี่ยนแปลงสัญญาณอินพุตได้ รูปที่ 4.31 แสดงผลการตอบสนองของวงจรไทรเซตทบัฟเฟอร์แบบต่าง ๆ ที่แรงดัน 1.5 โวลต์ และโหลดคาปาซิแตนซ์ 10 pF ต่อสัญญาณความถี่ 100 MHz ในทำนองเดียวกันจะเห็นว่าแม้แต่วงจรไบซีมอสไทรเซตทบัฟเฟอร์แบบใหม่เท่านั้น ที่สามารถแกว่งแบบเต็มช่วง ได้ด้วยเหตุผลเช่นเดียวกัน

## Output voltage

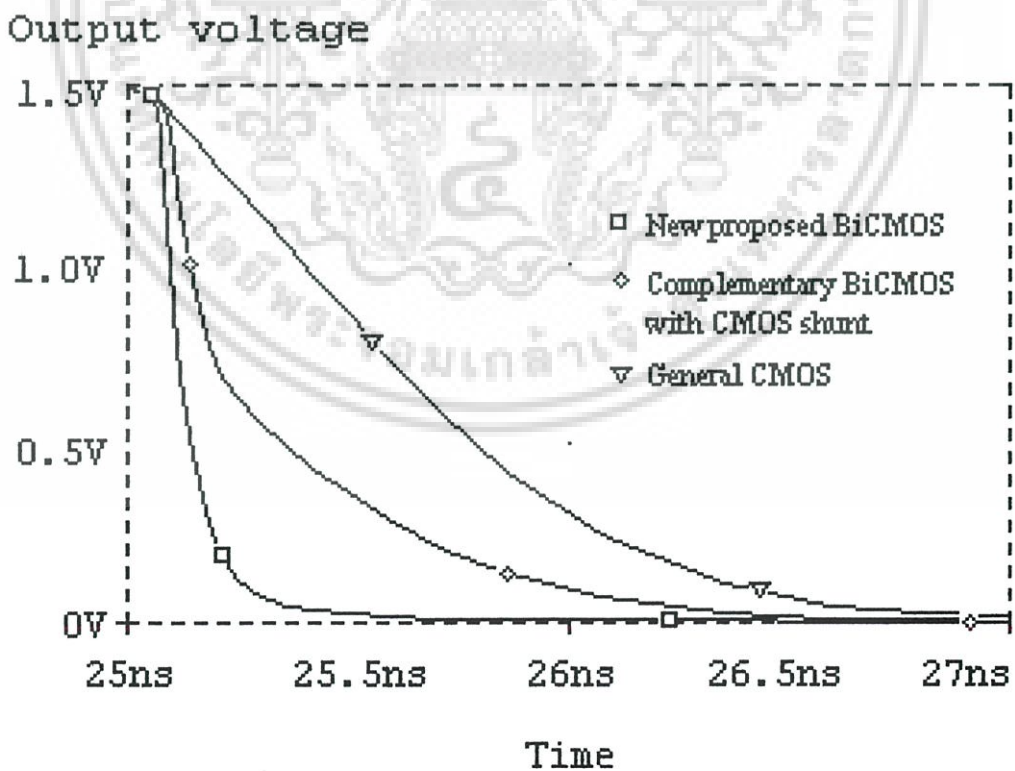


รูปที่ 4.21 เป็นการเปรียบเทียบผลการตอบสนองของวงจรไตรสเตทท์ฟเฟอร์แบบต่าง ๆ ที่แหล่งจ่ายแรงดัน 1.5 โวลต์ และโหลดคาปาซิแตนซ์ 1 ถึง 10 pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

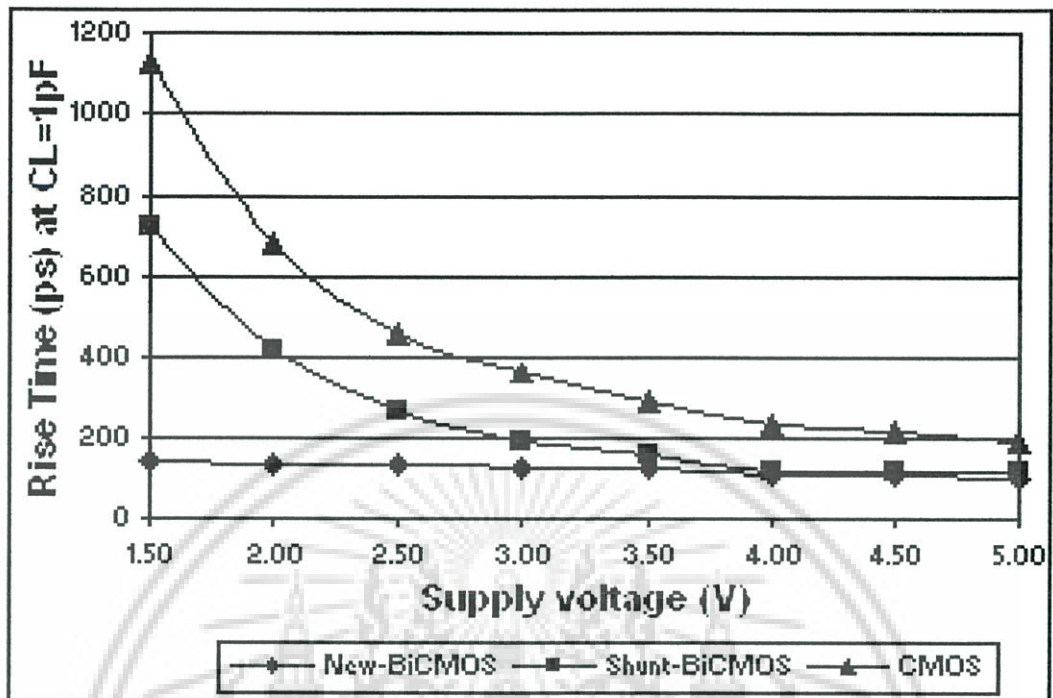


รูปที่ 4.22 เป็นการเปรียบเทียบ rise time ของวงจรไทรเซตทบทไฟเฟอร์แบบต่าง ๆ

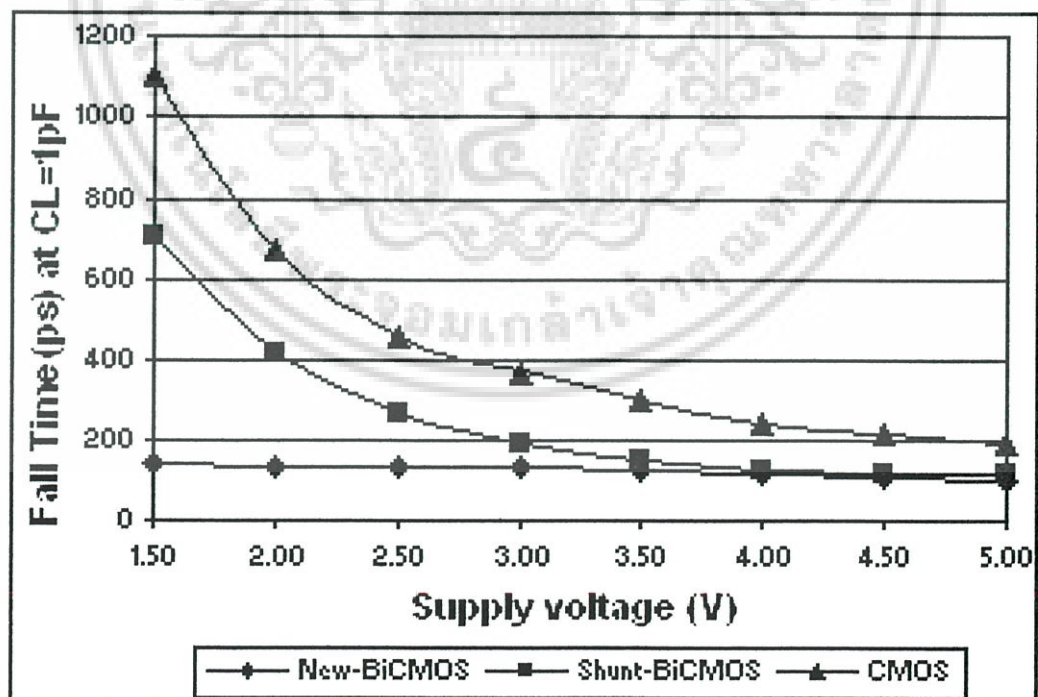


รูปที่ 4.23 เป็นการเปรียบเทียบ fall time ของวงจรไทรเซตทบทไฟเฟอร์แบบต่าง ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

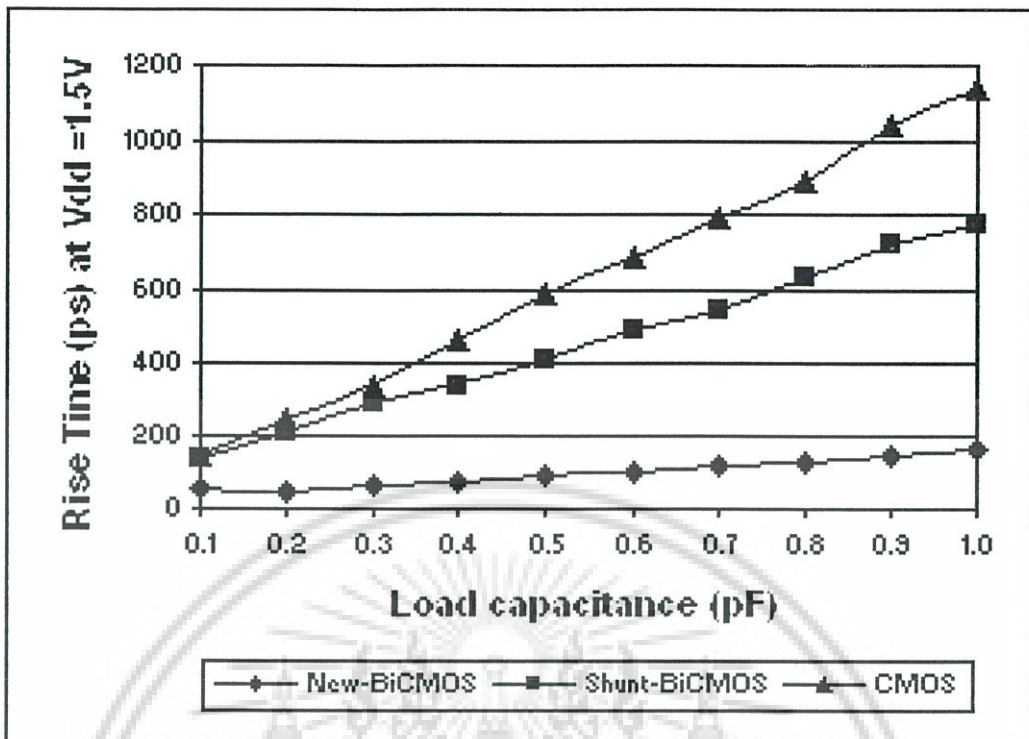


รูปที่ 4.24 เป็นการเปรียบเทียบ rise time ที่โหลดคาปาซิแตนซ์ 1 pF เมื่อแหล่งจ่ายแรงดันเปลี่ยนแปลง

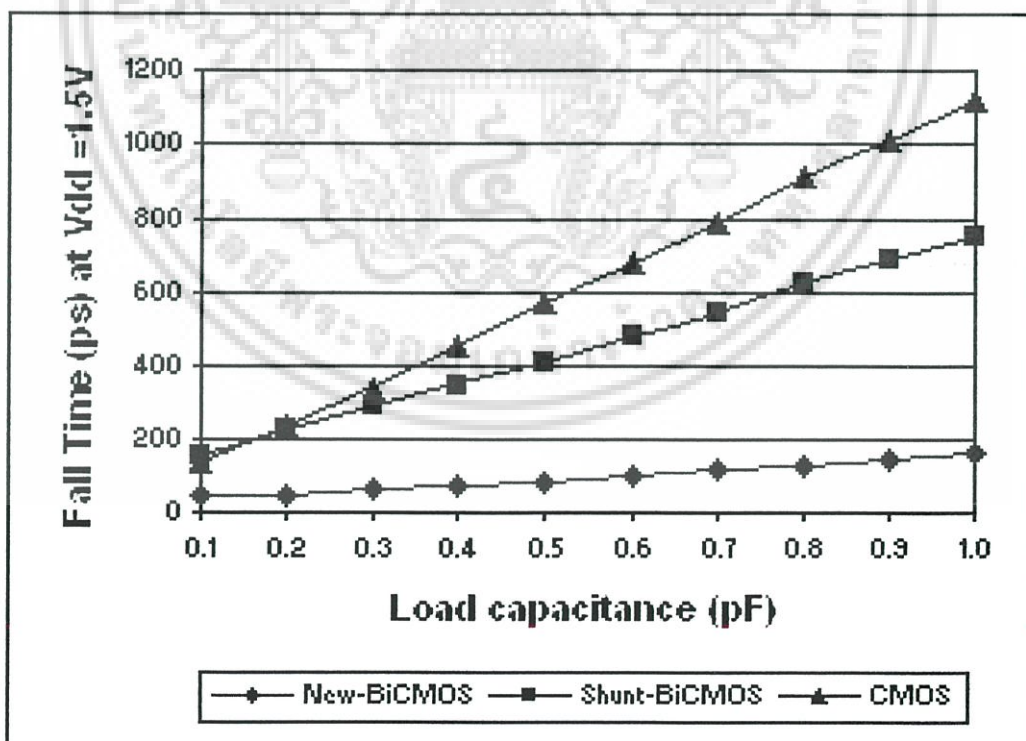


รูปที่ 4.25 เป็นการเปรียบเทียบ fall time ที่โหลดคาปาซิแตนซ์ 1 pF เมื่อแหล่งจ่ายแรงดันเปลี่ยนแปลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

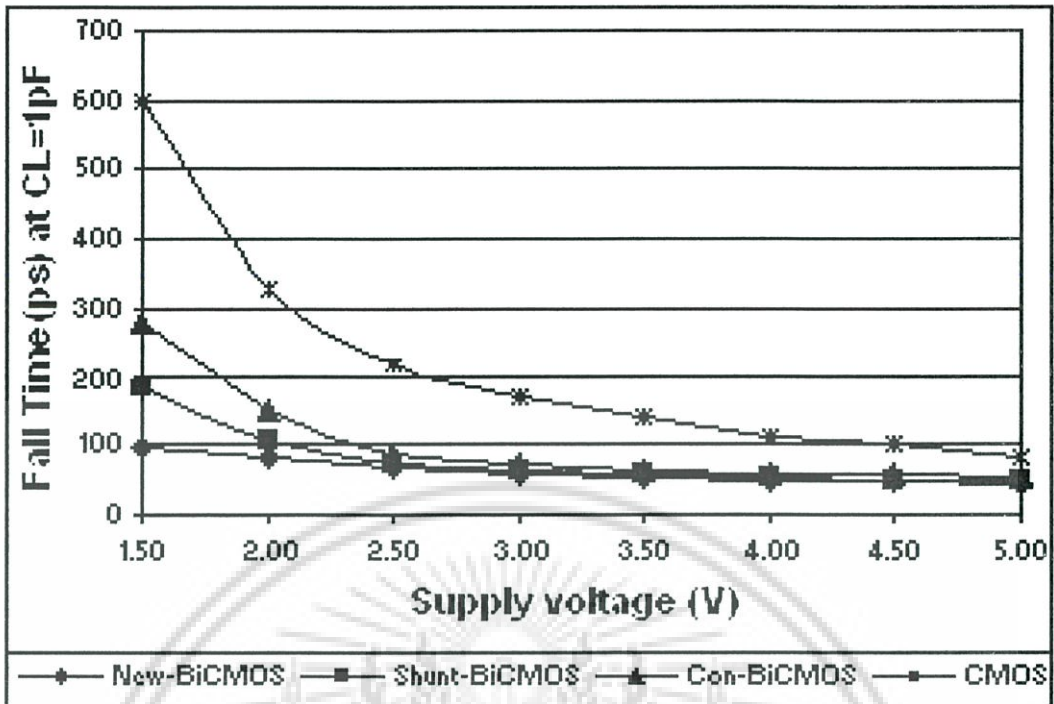


รูปที่ 4.26 เป็นการเปรียบเทียบ rise time ที่แหล่งจ่ายแรงดัน 1.5 โวลต์ เมื่อโหลดคาปาซิแตนซ์ เปลี่ยนจาก 0.1 pF ถึง 1 pF

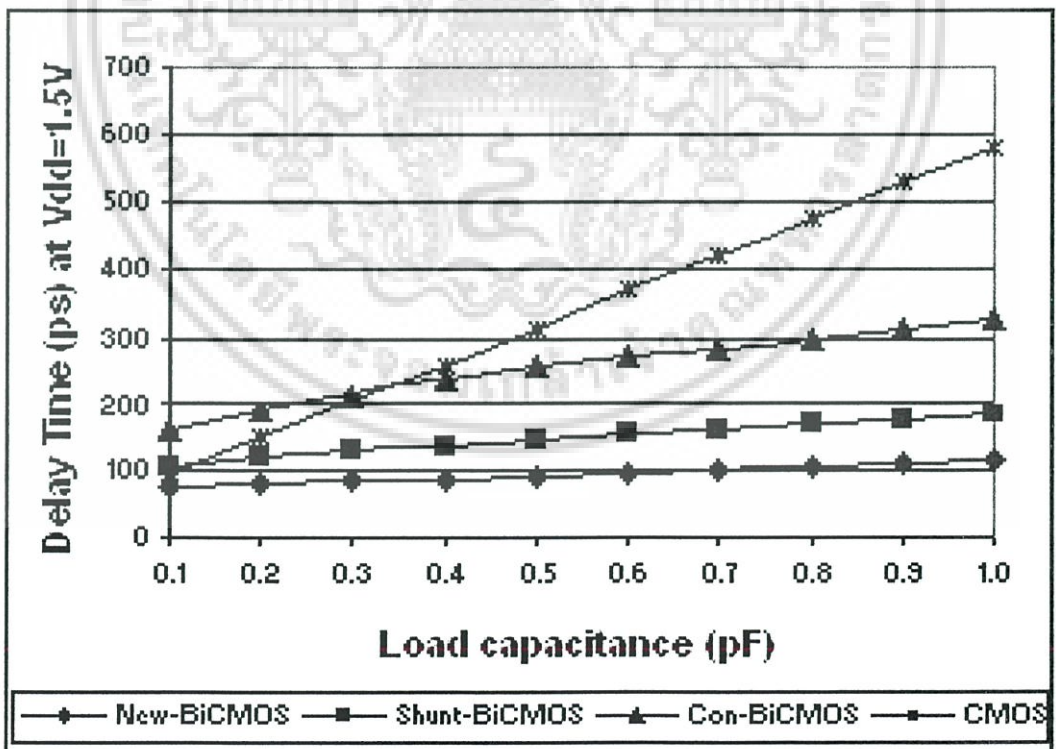


รูปที่ 4.27 เป็นการเปรียบเทียบ fall time ที่แหล่งจ่ายแรงดัน 1.5 โวลต์ เมื่อโหลดคาปาซิแตนซ์ เปลี่ยนจาก 0.1 pF ถึง 1 pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

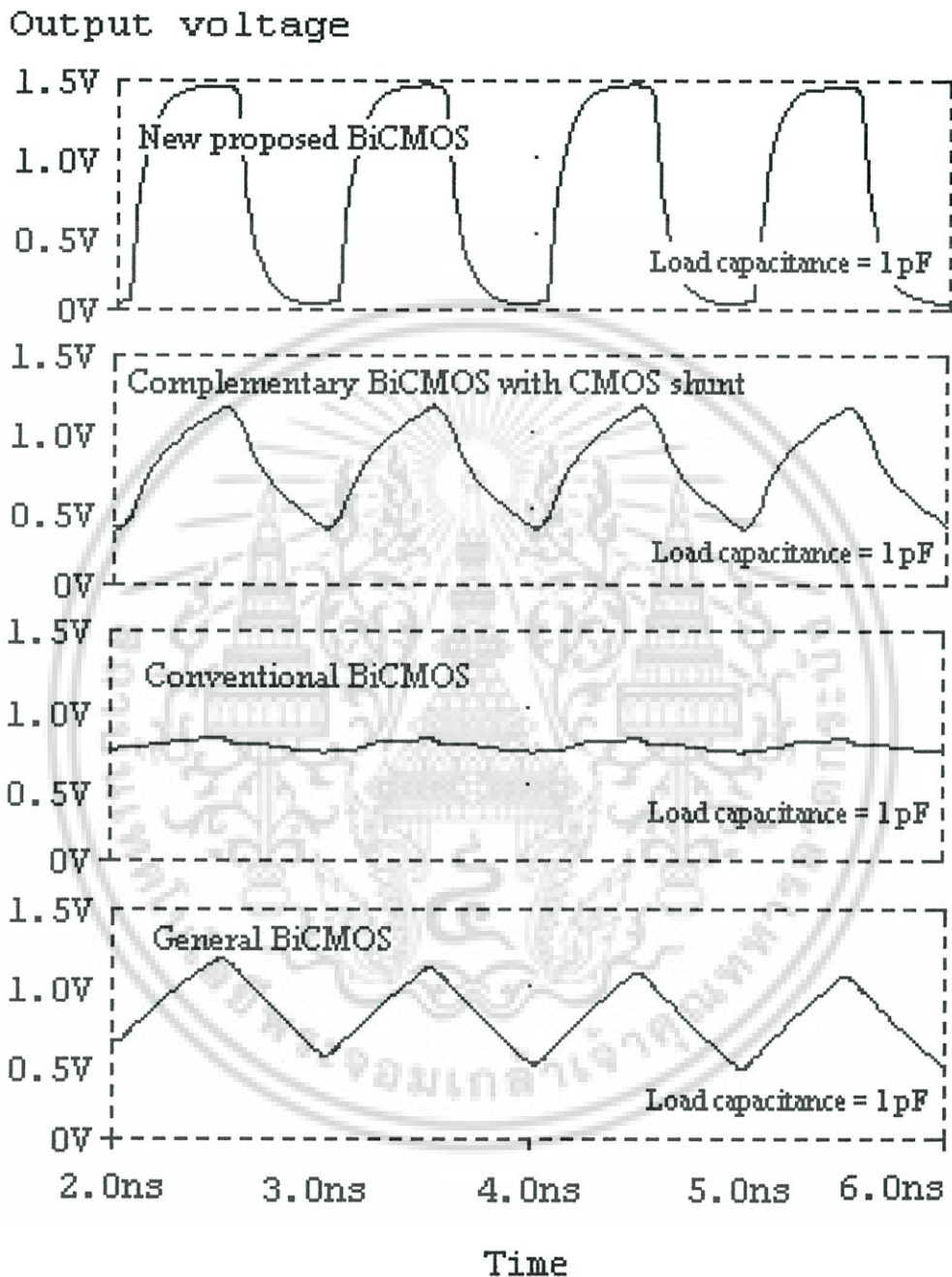


รูปที่ 4.28 แสดงการเปรียบเทียบผลของการหน่วงเวลาของวงจรไตรเซตทรีฟเฟอร์แบบต่าง ๆ เมื่อเปลี่ยนแปลงแหล่งจ่ายแรงดันที่โหลดคาปาซิแตนซ์ 1 pF



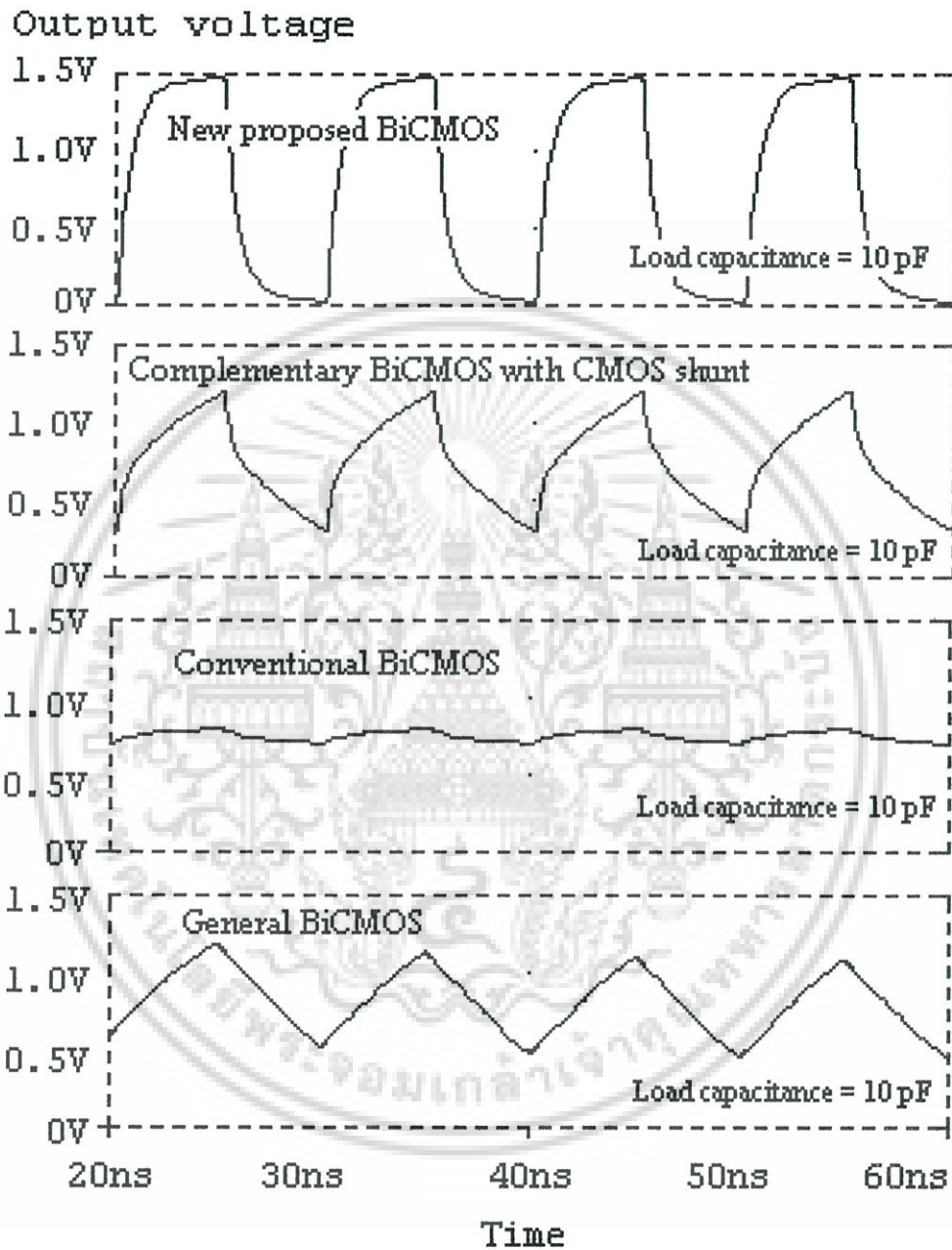
รูปที่ 4.29 แสดงการเปรียบเทียบผลของการหน่วงเวลาของวงจรไตรเซตทรีฟเฟอร์แบบต่าง ๆ เมื่อเปลี่ยนแปลงโหลดคาปาซิแตนซ์ ที่แหล่งจ่ายแรงดัน 1.5 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.30 แสดงผลการตอบสนองของวงจรไทรเซตทอปเฟอ์แบบต่าง ๆ ที่แรงดัน 1.5 โวลต์ และโหลดคาปาซิแตนซ์ 1 pF ต่อสัญญาณความถี่ 1 GHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.31 แสดงผลการตอบสนองของวงจรไทรเซตทบัฟเฟอร์แบบต่างๆ ที่แรงดัน 1.5 โวลต์ และ โหลดคาปาซิแตนซ์ 10 pF ต่อสัญญาณความถี่ 100 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

# สรุปผลการวิจัย

วงจรวงจรไบซีมอสคิจิตอลเป็นวงจรวงจรคิจิตอลชนิดใหม่ซึ่งได้จากการผสมผสานข้อดีของวงจรวงจรซีมอสและไบโพลาร์เข้าด้วยกัน จากข้อได้เปรียบในด้านสวิตชิงและความสามารถในการขับวงจรวงจรของไบโพลาร์ ทำให้วงจรวงจรไบซีมอสคิจิตอลนี้สามารถแก้ปัญหาในเรื่องข้อจำกัดทางด้านความเร็วของวงจรวงจร โดยเฉพาะเมื่อใช้งานกับวงจรวงจรที่มีโหลดคาปาซิแตนซ์สูงๆ ซึ่งเป็นปัญหาของวงจรวงจรซีมอสที่ใช้กันอยู่ในปัจจุบัน

จากการพัฒนาวงจรวงจรมาเป็นวงจรวงจรไบซีมอสแบบธรรมดาซึ่งเป็นที่ยอมรับกันโดยทั่วไปยังมีข้อเสียบางประการ คือไม่สามารถสวิงได้ตลอดช่วงแรงดัน และคุณสมบัติการถ่ายโอนแรงดันในสถานะ “Low” และ “High” จะมีลักษณะไม่สมมาตรกัน ในวิทยานิพนธ์ฉบับนี้จึงได้เสนอวงจรวงจรคิจิตอลชนิดใหม่ ซึ่งใช้เทคนิคการขับวงจรวงจรด้วยไบโพลาร์แบบคู่ควบชนิด NPN และ PNP โดยที่ไบโพลาร์ทรานซิสเตอร์แต่ละตัวจะทำงานสลับกันไป ซึ่งจะมีข้อดีก็คือสามารถออกแบบวงจรวงจรให้มีสถานะ “Low” และ “High” มีความสมมาตรกัน นอกจากนี้ยังมีความสามารถในการขับวงจรวงจรได้สูงกว่ามอสทรานซิสเตอร์ที่ใช้กันอยู่ในปัจจุบันมาก เป็นผลให้การหน่วงเวลาของวงจรวงจรน้อยและสามารถทำงานได้เร็วขึ้น โดยเฉพาะเมื่อนำไปใช้กับวงจรวงจรที่มีโหลดคาปาซิแตนซ์สูงๆ และยังเพิ่มส่วนของวงจรวงจรที่ทำให้สามารถสวิงได้ตลอดช่วงแรงดัน โดยอาศัยการป้อนกลับของแรงดันเอาต์พุตผ่านวงจรวงจรอินเวอร์เตอร์เพื่อไปควบคุมมอสทรานซิสเตอร์ที่จะทำให้เอาต์พุตเพิ่มขึ้นหรือลดลงได้จนถึงระดับแรงดัน  $V_{DD}$  หรือกราวด์สำหรับวงจรวงจรคิจิตอลพื้นฐาน และได้มีการเสนอเทคนิคอื่นที่ทำให้สามารถใช้งานได้ที่แหล่งจ่ายแรงดันต่ำลงดังตัวอย่างวงจรวงจรที่ออกแบบใหม่ จากผลการเปรียบเทียบคุณสมบัติของวงจรวงจรคิจิตอลในแต่ละแบบโดยใช้โปรแกรม PSPICE จะเห็นว่าวงจรวงจรคิจิตอลแบบใหม่นี้ มีประสิทธิภาพดีกว่าวงจรวงจรอื่น

## บรรณานุกรม

- [1] J.E. Lilienfeld, US Patent 1,745,175 (1930).
- [2] O.Heil, US Patent 439,456 (1935).
- [3] D.Kahng and M.M. Atalla, "Silicon-Silicon Dioxide Field Induced Surface Device," IRE Solid state Device Res.Conf., Carnegie Instute of technology Pittsbergh, Pa., 1960.
- [4] A F.M. Wanlass, and C.T. Sah, "Nanowatt Logic using Field- Effect MOS Triodes," International Solid-state Circuits Conference Tech. Dig., 1963. pp.32-33
- [5] L.C. Parrillo, R.S. Payne, R.E. davis, G.W. reutlinger, and R.L. field, "Twin-tub CMOS: A technology for VLSI Circuits," International Electron Device Tech. Dig., December 1980. pp. 752-755
- [6] H.C. Lin, J.C. Ho, R.R. Iyer, and K. Kwong, "CMOS-Bipolar structure," IEEE Trans. on Electron Devices, Vol. ED-6, No. 11, November 1969. pp. 945-951
- [7] H. de Los Santos and B. Hoefflinger, "Optimization and Scaling of CMOS-bipolar Driver for VLSI Interconnects," IEEE Trans. on Electron Devices, Vol. ED-33, No. 11, November 1986. pp. 1722-1730
- [8] T. Ikeda, A. Watanebe, Y. Nishio, I. Masuda, N. Tamba, M. Okada and K. Ogiue, "High-speed BiCMOS Technology with a Buried Twin Well Structure," IEEE Trans. On Electron Devices, Vol. ED-34, No. 6, June 1987. pp.1304-1309
- [9] Y. Nishio, F. Murabayashi, S. Kotoku, A. Watanabe, S.shukuri, K. Shimohikashi, "A BiCMOS Logic Gate with Positive Feedback," ISSCC Tech. Dig., February 1989. pp. 6- 117
- [10] S.H. Embabi, A.Bellaouar and M.I.Elmasry, "Digital BiCMOS Integrated Circuit Design," Kluwer Academic, 1993, pp. 251-263.
- [11] J.P. Uyemura, "Circuit Design for CMOS VLSI," Kluwer Acadumic Publish 1992, pp. 427-431.
- [12] A.E. Gamal et al., "BiNMOS a Basic Cell for BiCMOS Logic circuits," in Custom Integrated Circuits Conf., Tech. Dig., 1989. pp 8.3.1-8.3.4.
- [13] O. Takashi and K. Tohru, "A New 0.8 V Logic Swing, 1.6 V High Speed BiCMOS Circuit," BCTM, Proc., 1992. pp. 187-190
- [14] Y.G. Paul, P. Bermie, W.S. Shih, and R.Y. John, "Study of Logic Gate Configurations for Improved Low-Voltage Performance," IEE J. Solid-state Circuits, Vol. 28, No. 3,

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

March 1993. pp. 371-374

- [15] H.J. Shin, "Performance comparison of driver configurations and full-swing techniques for BiCMOS logic circuits," *IEEE J. Solid-State Circuits*, Vol.25, No. 3, Feb., 1990. pp. 863-865
- [16] H.J.Y. Shin, "Full-swing BiCMOS circuits with complementary emitter-follower drive configuration," *IEEE J. Solid-State Circuits*, Vol 26, No. 4, April, 1991. pp. 578-584
- [17] A. Pfister, "Novel CMOS Schmitt trigger with controllable hysteresis," *Electron. Letts.*, 1992. pp 639-641
- [18] K. Daejeong, K. Joongsik, and K. Wonchan, "A new waveform-reshaping circuit: An alternative approach to Schmitt trigger," *IEEE J. Solid-State Circuit*, Vol.28, No. 2, 1993. pp. 162-164
- [19] I.M. Filanovsky and H. Baltes, "CMOS Schmitt trigger design," *IEEE Trans. Circ. Syst.*, Vol41, 1994. pp 46-49
- [20] C. Suriyaammaranon, K. Dejhan, W. Korphayakkhin, P. Tooprakai, F. Cheevasuvit and C. Soonyeeakan, "A full-swing BiCMOS Schmitt trigger circuit design," *Proc. of the 7th International Symposium on IC Technology, System and Applications (ISIC-97)*, Singapore, September 10-12, 1997. pp. 266-269
- [21] C. Suriyaammaranon, K. Dejhan, F. Cheevasuvit and C. Soonyeeakan, "A High Speed and Low Voltage BiCMOS Schmitt Trigger circuit," *Proc. of the 8th International on IC Technology, System and Applications (ISIC-99)*, Singapore, Symposium September 9-10, 1999. pp. 3-5
- [22] C. Suriyaammaranon, K. Dejhan, S. WisetphNICHKIJ, i. Arungsrisingchai, F. Cheevasuvit and C. Soonyeeakan, "High Speed and Low Voltage BiCMOS Schmitt Trigger circuit," *Proc. of 1999 IEEE International Symposium on Intelligent signal Processing and Communication Systems (ISPACS'99)*, Phuket, Thailand, December 8-10, 1999. pp. 625-627
- [23] M.Shoji, "CMOS Digital Circuit Technology," Prentice Hall Inc. 1988, pp. 64-66.
- [24] J.B. Kuo and H.J. Liao "A BiCMOS tristate buffer," *IEEE J. Solid-State Circuits*, Vol 40, No. 7, July 1993. pp. 440-443
- [25] C. Suriyaammaranon, K. Dejhan, F. Cheevasuvit and C. Soonyeeakan, "A high speed BiCMOS tristate buffer circuit," *Proc. of the 6th IEEE International Conference on Electronics, Circuits and Systems (ICECS'99)*, Paphos, Cyprus, September 5-8,

1999. pp. 197-199

- [26] C. Suriyaammaranon, K. Dejhan, F. Cheevasuvit and C. Soonyeechan, "A high speed and low voltage BiCMOS tristate buffer with positive and negative charge pump," Proc. of the 7th IEEE International Conference on Electronics, Circuits and Systems (ICECS'2K), Lebanon, December 17-20, 2000. pp. 11-14
- [27] C. Suriyaammaranon, K. Dejhan, "A low voltage tri-state buffer with complementary BiCMOS Proc. IEICE Trans. Fundamental of Electronics, Communication and Computer sciences, Vol.E87-A, No. 7, July, 2004. pp. 1781-1787



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ประวัติผู้เขียน

|                            |  |
|----------------------------|--|
| ชื่อผู้เขียน               | นายฉัตรพงศ์ สุริยามรรณนัท  |
| วันเดือนปีเกิด             | วันที่ 13 พฤศจิกายน พ.ศ.2510   |
| วุฒิการศึกษาระดับปริญญาตรี | วิทยาศาสตรบัณฑิต สาขาวิชาฟิสิกส์ประยุกต์                                     |
| วุฒิการศึกษาระดับปริญญาโท  | วิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า                                     |
| สถานที่สำเร็จการศึกษา      | สถาบันเทคโนโลยีพระจอมเกล้าคุณทหารลาดกระบัง                                   |
| อาชีพปัจจุบัน              | Test and Product Development Engineering Director<br>Pemstar (Thailand) LTD. |



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ผลงานวิจัยที่ได้รับการตีพิมพ์

- [1] C. Suriyaammaranon, K. Dejhan, W. Korphayakkhin, P. Tooprakai, F. Cheevasuvit and C Soonyeeakan, "A full-swing BiCMOS Schmitt trigger circuit design," Proc. of the 7th International Symposium on IC Technology, System and Applications (ISIC-97), Singapore, September 10-12, 1997. pp. 266-269
- [2] C. Suriyaammaranon, K. Dejhan, F. Cheevasuvit and C. Soonyeeakan, "A High Speed and Low Voltage BiCMOS Schmitt Trigger circuit," Proc. of the 8th International on IC Technology, System and Applications (ISIC-99), Singapore, Symposium September 9-10, 1999. pp. 3-5
- [3] C. Suriyaammaranon, K. Dejhan, S. WisetphNICHKIJ, i. Arungsrisangchai, F. Cheevasuvit and C. Soonyeeakan, "High Speed and Low Voltage BiCMOS Schmitt Trigger circuit," Proc. of 1999 IEEE International Symposium on Intelligent signal Processing and Communication Systems (ISPACS'99), Phuket, Thailand, December 8-10, 1999. pp. 625-627
- [4] C. Suriyaammaranon, K. Dejhan, F. Cheevasuvit and C. Soonyeeakan, "A high speed BiCMOS tristate buffer circuit," Proc. of the 6th IEEE International Conference on Electronics, Circuits and Systems (ICECS'99), Paphos, Cyprus, September 5-8, 1999. pp. 197-199
- [5] C. Suriyaammaranon, K. Dejhan, F. Cheevasuvit and C. Soonyeeakan, "A high speed and low voltage BiCMOS tristate buffer with positive and negative charge pump," Proc. of the 7th IEEE International Conference on Electronics, Circuits and Systems (ICECS'2K), Lebanon, December 17-20, 2000. pp. 11-14
- [6] C. Suriyaammaranon, K. Dejhan, "A low voltage tri-state buffer with complementary BiCMOS Proc. IEICE Trans. Fundamental of Electronics, Communication and Computer sciences, Vol.E87-A, No. 7, July, 2004. pp. 1781-1787