สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การปรับปรุงสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำโดยการใช้ตัวเหนี่ยวนำร่วมในวงจรปรับปรุงค่าตัวประกอบกำลังด้วยวงจรเรียงกระแสไฟตรงแบบหนึ่งขั้น-หนึ่งสวิตช์

THE IMPROVEMENT OF CONDUCTED ELECTROMAGNETIC INTERFERENCE EMISSION WITH COUPLED BOOST INDUCTOR FOR SINGLE-STAGE SINGLE-SWITCH AC/DC POWER FACTOR CORRECTION



วุฒิพล ธาราธีรเศรษฐ์

VUTTIPON TARATEERASETH

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า
บัณฑิตวิทยาลัย
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
พ.ศ. 2547

ISBN 974-324-965-6

วน.
Q 8681
2547
เลขหมู่.....
เลขทะเบียน 50950
วัน,เดือน,ปี 26 พ.ค. 2547
.b.....
.1.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

THE IMPROVEMENT OF CONDUCTED ELECTROMAGNETIC INTERFERENCE EMISSION WITH COUPLED BOOST INDUCTOR FOR SINGLE-STAGE SINGLE-SWITCH AC/DC POWER FACTOR CORRECTION

VUTTIPON TARATEERASETH

A THESIS SUBMITTED IN PARTIAL FULFILLMENT

OF THE REQUIREMENT FOR THE DEGREE OF

MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

2004

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

COPYRIGTH 2004

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTUTUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	การปรับปรุงสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำโดยการใช้ตัวเหนี่ยวนำร่วมในวงจรปรับปรุงค่าตัวประกอบกำลังด้วยวงจรเรียงกระแสไฟตรงแบบหนึ่งขั้น-หนึ่งสวิตช์
นักศึกษา	นายวุฒิพล ธาราธีรเศรษฐ์
รหัสนักศึกษา	43061012
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2547
อาจารย์ผู้ควบคุมวิทยานิพนธ์	รศ. ร.อ. ดร.วีระเชษฐ์ ขันเงิน

บทคัดย่อ

ในวิทยานิพนธ์นี้เป็นการนำเสนอแนวความคิดในการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้า (EMI) ที่เกิดจากวงจรปรับปรุงค่าตัวประกอบกำลังด้วยวงจรเรียงกระแสไฟตรงแบบหนึ่งขั้น-หนึ่งสวิตช์ โดยการเปลี่ยนตัวเหนี่ยวนำแบบทั่วไป (Conventional boost inductor) เป็นตัวเหนี่ยวนำร่วม (Coupled boost inductor) โดยอาศัยเทคนิค Zero-Ripple ซึ่งแท้ที่จริงก็คือการใช้ตัวเหนี่ยวนำร่วม (Coupled boost inductor) กับตัวเก็บประจุ และเทคนิค Ripple Steering ซึ่งก็คือการใช้ตัวเหนี่ยวนำร่วมและตัวเหนี่ยวนำเพิ่ม (External inductor) ต่อร่วมกับตัวเก็บประจุ โดยวิธีการที่นำเสนอจะทำให้ระลอกคลื่น (Ripple) ของกระแสไฟฟ้าอินพุตของวงจรดังกล่าวมีค่าลดลง ซึ่งจะมีผลทำให้สัญญาณรบกวนแม่เหล็กไฟฟ้ามีค่าลดลง โดยตัวเหนี่ยวนำที่นำเสนอในวิทยานิพนธ์จะเสนอทั้งแบบแยกแกนเหล็ก (discrete magnetic core) และแบบรวมแกนเหล็ก (integrated magnetic core) ซึ่งข้อดีของการรวมแกนเหล็กก็เพื่อลดขนาดของตัวเหนี่ยวนำที่นำเสนอให้มีขนาดเล็กลง

นอกจากนั้นได้มีนำเสนอโปรแกรม Mathcad ที่ใช้ในการออกแบบและการวิเคราะห์หลักการทำงานของวงจรปรับปรุงค่าตัวประกอบกำลังด้วยวงจรเรียงกระแสไฟตรงแบบหนึ่งขั้น-หนึ่งสวิตช์แบบแท็ปหม้อไฟฟ้าของวงจรที่ใช้ตัวเหนี่ยวนำแบบทั่วไป สุดท้ายได้มีการเปรียบเทียบคุณสมบัติทางไฟฟ้าและอัตราการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าสำหรับวงจรทั้งสองแบบโดยได้มีการทดลองให้เห็นจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title	The Improvement of Conducted Electro-Magnetic Interference Emission with Coupled Boost Inductor for Single-Stage Single-Switch AC/DC Power Factor Correction
Student	Mr. Vuttipon Tarateeraseth
Student ID.	43061012
Degree	Master of Engineering
Programme	Electrical Engineering
Year	2004
Thesis Advisor	Assoc. Prof. Capt. Dr. Werachet Khan-ngern

ABSTRACT

In the thesis, the improvement of conducted electromagnetic interference (EMI) by Zero-Ripple and Ripple Steering technique for Single-Stage Single-Switch AC/DC Power Factor Correction is proposed. The coupled boost inductor is used instead of the conventional boost inductor. The proposed boost inductor is created by zero-ripple and ripple-steering technique which mitigates the input ripple current and also decreases the conducted EMI of circuit. The proposed boost inductor is presented in two types. The discrete magnetic core and integrated magnetic core are presented. The objective of integrated magnetic is to reduce the size of proposed boost inductor.

The operational and Mathcad design program of conventional circuit are analyzed and presented. Finally, the general function and conducted EMI of conventional and modified circuit are compared by the experiments.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ผู้วิจัยขอกราบขอบพระคุณ รศ. ร.อ. ดร.วีระเชษฐ์ ขันเงิน อาจารย์ผู้ควบคุมวิทยานิพนธ์ และ "ครูผู้มีแต่ให้" สำหรับผู้วิจัยเป็นอย่างสูง ที่คอยให้ความช่วยเหลือ ให้โอกาสในการเรียนรู้ และคอยให้คำปรึกษามาโดยตลอด ไม่เฉพาะทางด้านการทำวิจัยเท่านั้น แต่หมายรวมถึงทางด้านการดำเนินชีวิตอีกด้วย

ขอกราบขอบพระคุณ Prof. Dr. Shuichi Nitta ผู้เชี่ยวชาญพิเศษของ JICA เป็นอย่างสูง ที่ได้ให้คำแนะนำและตรวจสอบแนวทางความถูกต้องในการทำบทความวิชาการ

ขอกราบขอบพระคุณ ผศ. ดร.วิบูลย์ ชื่นแขก สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ ที่กรุณาให้คำแนะนำและข้อคิดเห็นที่มีประโยชน์เป็นอย่างสูง

ขอกราบขอบพระคุณ ผศ. ดร.ชนินทร์ บุญลักษณานุสรณ์ ภาควิชาวิศวกรรมระบบควบคุม ที่มีความเมตตา ให้คำแนะนำและคำปรึกษาที่มีค่า รวมถึงหนังสือต่างๆที่มีประโยชน์เป็นอย่างสูง

ขอกราบขอบพระคุณ รศ. ดร. ชัยวุฒิ ฉัตรอุทัย รองคณบดีฝ่ายบัณฑิตศึกษา ที่ให้โอกาสแสดงความคิดเห็นและกรุณาให้คำแนะนำการศึกษาในระดับบัณฑิตศึกษา

ขอบพระคุณ Dr. Igor Gorianski และ Dr.Phillip T. Krien อาจารย์ประจำมหาวิทยาลัย Illinois (University of Illinois) ซึ่งเป็นผู้เชี่ยวชาญในเรื่องที่เกี่ยวกับเทคนิค Zero-Ripple ที่ให้ความกรุณาตอบคำถามบางประการของผู้วิจัย

ขอกราบขอบพระคุณ คุณแม่นิ่มนวล ธาราธีรเศรษฐ์ คุณแม่สุนีย์รัตน์ เลี่ยวสมบูรณ์ คุณน้าอารีวรรณ ธาราธีรเศรษฐ์ และรวมถึงทุกๆคนในครอบครัวที่ไม่ได้เอ่ยนามในที่นี้ ที่กรุณาให้ทั้งกำลังกาย กำลังใจ และที่สำคัญที่สุดกำลังทรัพย์กับผู้วิจัยมาโดยตลอด

ขอบคุณเป็นอย่างสูงสำหรับน้องบุญจักร์ เครือจันทร์ ทีมงาน "ETL LAB" บริษัทเดลต้าอิเล็กทรอนิกส์ ที่ให้ความช่วยเหลือ เป็นลูกมือ จนทำให้วิทยานิพนธ์นี้เสร็จสมบูรณ์

สุดท้ายขอบคุณ คุณธูปทอง หิรัณยานุรักษ์ สำหรับความเข้าใจและกำลังใจ รวมถึงความช่วยเหลือที่มีให้กันตลอดมา

ด้วยใจจริง

วุฒิพล ธาราธีรเศรษฐ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้า

บทคัดย่อภาษาไทย.....I

บทคัดย่อภาษาอังกฤษ.....II

กิตติกรรมประกาศ.....III

สารบัญ.....IV

สารบัญตาราง.....IX

สารบัญรูป.....X

บทที่ 1 บทนำ.....1

1.1 อธิบายถึงปัญหาที่กำลังศึกษาและวิจัย.....1

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา.....2

1.3 สมมติฐานของการศึกษา.....2

1.4 ทฤษฎีหรือแนวคิดที่ใช้ในการวิจัย.....2

1.5 ขอบเขตของการวิจัย.....3

1.6 ขั้นตอนของการศึกษา.....3

บทที่ 2 ฮาร์มอนิกและตัวประกอบกำลัง.....5

2.1 ฮาร์มอนิกและค่าความเพี้ยนฮาร์มอนิกรวม.....5

2.2 ความหมายของค่าตัวประกอบกำลัง.....6

2.2.1 ผลกระทบต่อค่าตัวประกอบกำลังของโหลดแบบเชิงเส้น.....7

2.2.2 ผลกระทบต่อค่าตัวประกอบกำลังของโหลดแบบไม่เชิงเส้น.....8

2.3 ผลกระทบของฮาร์มอนิกต่อระบบจ่ายไฟฟ้ากำลังหรือการไฟฟ้าฯ.....13

2.4 มาตรฐานของฮาร์มอนิกในวงจรอิเล็กทรอนิกส์กำลัง.....13

2.4.1 มาตรฐานนานาชาติ (IEC 1000-3-2).....13

2.4.2 มาตรฐานประเทศญี่ปุ่น (MITI).....17

บทที่ 3 ความเข้ากันได้ทางแม่เหล็กไฟฟ้า.....18

3.1 ประวัติและความเป็นมา.....18

3.2 นิยามของสัญญาณรบกวนแม่เหล็กไฟฟ้าและความเข้ากันได้ทางแม่เหล็กไฟฟ้า.....20

3.3 หลักการพื้นฐานของการเกิดสัญญาณรบกวนแม่เหล็กไฟฟ้า.....24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

3.4 การเกิดสัญญาณรบกวนแม่เหล็กไฟฟ้าระหว่างระบบและภายในระบบ.....26
3.4.1 การเกิดสัญญาณรบกวนแม่เหล็กไฟฟ้าระหว่างระบบ (Intersystem).....26
3.4.2 การเกิดสัญญาณรบกวนแม่เหล็กไฟฟ้าภายในระบบ (Intrasystem).....27
3.4.2.1 แหล่งกำเนิดสัญญาณรบกวนแม่เหล็กไฟฟ้าใน
วงจรอิเล็กทรอนิกส์กำลัง.....28
3.5 ภาพรวมของเทคนิคในการควบคุมสัญญาณรบกวนแม่เหล็กไฟฟ้า.....32
3.5.1 เทคนิคในการควบคุมสัญญาณรบกวนแม่เหล็กไฟฟ้าระหว่างระบบ.....33
3.5.1 เทคนิคในการควบคุมสัญญาณรบกวนแม่เหล็กไฟฟ้าภายในระบบ.....34
3.6 นิยาม มาตรฐาน เครื่องมือวัดและขั้นตอนในการวัดความเข้ากันได้
ทางแม่เหล็กไฟฟ้าทางสายตัวนำ.....36
3.6.1 นิยามของสัญญาณรบกวนโหมดผลร่วมและสัญญาณรบกวนโหมดผลต่าง.....36
3.6.2 มาตรฐานสำหรับความเข้ากันได้ทางแม่เหล็กไฟฟ้า.....39
3.6.2.1 FCC REGULATIONS.....39
3.6.2.2 CISPR.....40
3.6.2.3 มาตรฐานทางการทหาร (Military Standards).....40
3.6.2.4 VDE.....41
3.6.2.5 มาตรฐานผลิตภัณฑ์อุตสาหกรรม (มอก.).....41
3.6.3 เครื่องมือวัดสำหรับสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำ.....42
3.6.3.1 เครื่องมือวัดสำหรับสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำ.....42
3.6.3.2 การติดตั้งในการวัดสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำ.....45
3.7 ภาพรวมของความเข้ากันได้ทางแม่เหล็กไฟฟ้า.....46

บทที่ 4 พัฒนาการของเทคนิคการปรับปรุงค่าตัวประกอบกำลัง.....48
4.1 เทคนิคในการปรับปรุงค่าตัวประกอบกำลังโดยใช้อุปกรณ์พาสซีฟ.....49
4.2 เทคนิคในการปรับปรุงค่าตัวประกอบกำลังโดยใช้อุปกรณ์แอกทีฟ.....50
4.2.1 เทคนิคในการปรับปรุงค่าตัวประกอบกำลังแบบสองขั้น.....50
4.2.2 เทคนิคในการปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้น.....52
4.3 สรุป.....64

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

บทที่ 5 วงจรปรับปรุงค่าตัวประกอบกำลังด้วยวงจรเรียงกระแสไฟตรง
แบบหนึ่งขั้น-หนึ่งสวิตช์.....67
5.1 วงจรปรับปรุงค่าตัวประกอบกำลังด้วยวงจรเรียงกระแสไฟตรง
แบบหนึ่งขั้น-หนึ่งสวิตช์แบบแท็ปหม้อแปลงไฟฟ้า.....67
5.1.1 การวิเคราะห์หลักการทำงาน.....70
5.2 การปรับปรุงสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำโดยการใช้
ตัวเหนี่ยวนำร่วมในวงจรปรับปรุงค่าตัวประกอบกำลัง
ด้วยวงจรเรียงกระแสไฟตรงแบบหนึ่งขั้น-หนึ่งสวิตช์.....83
5.2.1 สัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำในสวิตช์ชิ่งเพาเวอร์ซัพพลาย.....83
5.2.2 ภาพรวมของเทคนิคการปรับปรุงสัญญาณรบกวนแม่เหล็กไฟฟ้า
ในวงจรอิเล็กทรอนิกส์กำลัง.....85
5.2.2.1 Filtering Technique.....85
5.2.2.2 Cancellation Technique.....91
5.2.2.3 Balancing Technique.....94
5.2.3 วงจรปรับปรุงสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำโดย
การใช้ตัวเหนี่ยวนำร่วมในวงจรปรับปรุงค่าตัวประกอบกำลัง
ด้วยวงจรเรียงกระแสไฟตรงแบบหนึ่งขั้น-หนึ่งสวิตช์.....95
5.2.3.1 การวิเคราะห์วงจร Zero-Ripple Technique.....96
5.2.3.2 หลักการทำงานของเทคนิค Zero-Ripple และ Ripple-Steering
ในการกำจัดระลอกคลื่น.....101
5.2.4 เทคนิคการรวมอุปกรณ์แม่เหล็ก (Integrated Magnetic Technique).....108

บทที่ 6 ขั้นตอนในการออกแบบวงจรปรับปรุงค่าตัวประกอบกำลัง
แบบหนึ่งขั้น-หนึ่งสวิตช์แบบแท็ปหม้อแปลงไฟฟ้า.....114
6.1 กำหนดคุณสมบัติในการทำงานของตัววงจรต้นแบบ.....114
6.2 การออกแบบในส่วนของวงจรฟลายแบ็ก.....115
6.3 ขั้นตอนการคำนวณออกแบบวงจรแปลงผันกำลัง.....116
6.4 การตรวจสอบการผ่านมาตรฐาน IEC 1000-3-2.....116

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

บทที่ 7 การทดลองและผลการทดลอง.....117

7.1 ตัวเหนี่ยวนำแบบทั่วไป.....120

7.1.1 รูปคลื่นแรงดันและกระแสไฟฟ้าของวงจรต้นแบบที่ใช้ตัวเหนี่ยวนำในส่วนของวงจรปรับปรุงค่าตัวประกอบกำลัง (L_a) แบบทั่วไป.....120

7.1.2 คุณสมบัติทางไฟฟ้า กระแสฮาร์มอนิก ค่าตัวประกอบกำลังเมื่อทำการเปลี่ยนแปลงค่าตัวเหนี่ยวนำแบบทั่วไป (L_a).....121

7.1.3 เปรียบเทียบกระแสฮาร์มอนิกระหว่างผลการจำลองกับผลการวัด.....134

7.1.4 คุณสมบัติทางด้านสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำเมื่อเปลี่ยนแปลงค่าตัวเหนี่ยวนำที่ใช้ปรับปรุงค่าตัวประกอบกำลัง (L_a) แบบทั่วไป.....135

7.2 ตัวเหนี่ยวนำที่นำเสนอแบบแยกแกนและแบบรวมแกน.....142

7.2.1 เปรียบเทียบกระแสฮาร์มอนิก ค่าตัวประกอบกำลัง ของตัวเหนี่ยวนำที่นำเสนอแบบแยกแกนและรวมแกน เทียบกับตัวเหนี่ยวนำแบบทั่วไป.....142

7.2.2 เปรียบเทียบคุณสมบัติทางไฟฟ้า ของตัวเหนี่ยวนำที่นำเสนอแบบแยกแกนและรวมแกน เทียบกับตัวเหนี่ยวนำแบบทั่วไป.....149

7.2.3 เปรียบเทียบคุณสมบัติการป้องกันและการตอบสนองต่อโหลดของวงจรที่ประกอบด้วยตัวเหนี่ยวนำที่ใช้ในการปรับปรุงค่าตัวประกอบกำลังแบบทั่วไปและแบบที่นำเสนอ.....150

7.2.3.1 ทดสอบการป้องกันแรงดันไฟฟ้าตก.....150

7.2.3.2 การตอบสนองต่อการเปลี่ยนแปลงโหลด.....151

7.2.4 คุณสมบัติทางด้านสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของตัวเหนี่ยวนำที่ใช้ในการปรับปรุงค่าตัวประกอบกำลัง (L_a) ที่นำเสนอแบบแยกแกน.....157

7.2.5 คุณสมบัติทางด้านสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของตัวเหนี่ยวนำที่ใช้ในการปรับปรุงค่าตัวประกอบกำลัง (L_a) ที่นำเสนอแบบรวมแกน.....174

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

บทที่ 8 สรุปผลการวิจัยและข้อเสนอแนะ.....178
8.1 สรุปผลการวิจัย.....178
8.1.1 กรณีตัวเหนี่ยวนำแบบทั่วไป.....178
8.1.2 กรณีตัวเหนี่ยวนำที่นำเสนอ.....179
8.1.3 เปรียบเทียบตัวเหนี่ยวนำแบบทั่วไปกับตัวเหนี่ยวนำที่นำเสนอ.....180
8.2 ข้อเสนอแนะ.....180

เอกสารอ้างอิง.....183

ภาคผนวก ก.....189
ภาคผนวก ข.....205
ภาคผนวก ค.....208

ประวัติผู้เขียน.....245

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่		หน้า
2.1	ขีดจำกัดของกระแสฮาร์มอนิก Class D	16
2.2	รายละเอียดของมาตรฐาน MITI	17
3.1	มาตรฐานสัญญาณรบกวนแม่เหล็กไฟฟ้า	41
6.1	รายละเอียดของวงจรต้นแบบ	114
7.1	สรุปผลการทดลองของตัวเหนี่ยวนำแบบทั่วไป	137
7.2	ผลของการเปลี่ยนแปลงโหลดต่อแรงดันบัส	141

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่		หน้า
1.1	แผนผังกระบวนการทดลอง	4
2.1	รูปคลื่นที่ผิดเพี้ยนไปจากไซน์ซึ่งประกอบด้วยส่วนประกอบความถี่หลักมูลโดยมีฮาร์มอนิกที่ 3 และค่าความเพี้ยนฮาร์มอนิกรวม (THD) เท่ากับ 30%	6
2.2	จำลองสภาวะที่การไฟฟ้าจ่ายพลังงานไฟฟ้าให้กับโหลดแบบเชิงเส้น	7
2.3	จำลองสภาวะที่การไฟฟ้าจ่ายพลังงานไฟฟ้าให้กับโหลดแบบไม่เชิงเส้น	8
2.4	ค่าตัวประกอบกำลังต่อค่าความเพี้ยนฮาร์มอนิกรวมของกระแสไฟฟ้ากรณีโหลดแบบไม่เชิงเส้น	11
2.5	(ก) สามเหลี่ยมกำลังไฟฟ้าของสัญญาณไซน์ (ข) สามเหลี่ยมกำลังไฟฟ้าของสัญญาณไซน์ที่มีส่วนประกอบฮาร์มอนิก	12
2.6	ผลกระทบของรูปคลื่นกระแสไฟฟ้าที่โหลดแบบต่างๆ	12
2.7	แผนผังของการกำหนดมาตรฐานทดสอบสำหรับผลิตภัณฑ์แต่ละชนิด	15
2.8	Class D wave-shape envelope	15
2.9	วงจรสมมูลของการติดตั้งเครื่องมือวัดในการทดสอบ	16
3.1	พิสัยความถี่ของการรบกวนทางแม่เหล็กไฟฟ้า	20
3.2	สเปกตรัมและการประยุกต์ใช้แม่เหล็กไฟฟ้า	22
3.3	รูปแบบการรบกวนทางแม่เหล็กไฟฟ้า	23
3.4	องค์ประกอบหลักที่ทำให้เกิดการส่ง-รับแม่เหล็กไฟฟ้า	24
3.5	หลักการเชื่อมต่อของสัญญาณรบกวนแม่เหล็กไฟฟ้า	25
3.6	ตัวอย่างการเชื่อมต่อของสัญญาณรบกวนแม่เหล็กไฟฟ้าในวงจรอิเล็กทรอนิกส์กำลัง	25
3.7	ตัวอย่างการเกิดสัญญาณรบกวนแม่เหล็กไฟฟ้าระหว่างระบบ	27
3.8	ตัวอย่างการเกิดสัญญาณรบกวนแม่เหล็กไฟฟ้าภายในระบบ	28
3.9	ตัวอย่างองค์ประกอบแฝงในวงจรอิเล็กทรอนิกส์กำลัง	29
3.10	ตัวอย่างผลของช่วงเวลาคืนตัวย้อนกลับของไดโอดขณะนำและไม่นำกระแส	30
3.11	ตัวอย่างผลขององค์ประกอบแฝงในวงจรอิเล็กทรอนิกส์กำลังขณะสวิตช์เปิดและปิดวงจร	30
3.12	ตัวอย่างองค์ประกอบแฝงในหม้อแปลงความถี่สูงและฟาราเดย์ชิลด์	31
3.13	ตัวอย่างผลขององค์ประกอบแฝงในตัวต้านทาน ตัวเก็บประจุ ตัวเหนี่ยวนำ หม้อแปลงไฟฟ้าและสายไฟฟ้าที่ความถี่สูง	31

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่		หน้า
3.14	ความสัมพันธ์ระหว่างขั้นตอนในการพัฒนาและออกแบบระบบต่อราคา ในการแก้ปัญหาทางด้านความเข้ากันได้ทางแม่เหล็กไฟฟ้า	32
3.15	สรุปหลักการในการควบคุมสัญญาณรบกวนแม่เหล็กไฟฟ้า	33
3.16	เทคนิคในการควบคุมสัญญาณรบกวนแม่เหล็กไฟฟ้าระหว่างระบบ	34
3.17	รูปแบบการเกิดสัญญาณรบกวนแม่เหล็กไฟฟ้าภายในระบบ	35
3.18	แผนผังของเทคนิคการควบคุมสัญญาณรบกวนแม่เหล็กไฟฟ้าภายในระบบ	35
3.19	รูปอุปกรณ์ที่ใช้ในการแก้ปัญหาความเข้ากันได้ทางแม่เหล็กไฟฟ้าสำหรับวงจร อิเล็กทรอนิกส์	36
3.20	นิยามและทิศทางการเดินทางของสัญญาณรบกวนแม่เหล็กไฟฟ้าใน วงจรอิเล็กทรอนิกส์กำลัง	38
3.21	ตัวอย่างสัญญาณรบกวนแม่เหล็กไฟฟ้า (ก) โหมดผลต่างและ (ข) โหมดผลร่วมในวงจรอิเล็กทรอนิกส์กำลัง	39
3.22	ตัวอย่างเส้นขีดจำกัดและย่านความถี่ของข้อกำหนดและ มาตรฐานทางด้านความเข้ากันได้ทางแม่เหล็กไฟฟ้าต่างๆ	42
3.23	ตัวอย่างวงจรและคุณลักษณะของอิมพีแดนซ์ต่อความถี่ของ LISN	43
3.24	ความแตกต่างของรูปแบบการวัดในโหมดค่าสูงสุด (Peak) ค่ายอดเสมือน (Quasi-Peak) และค่าเฉลี่ย (Average)	44
3.25	ความแตกต่างของ Broadband กับ Narrowband	45
3.26	(ก) วงจรสมมูลของการวัดสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำ (ข) การติดตั้งของการวัดสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำ	46
4.1	แผนผังเทคนิคในการปรับปรุงค่าตัวประกอบกำลัง	49
4.2	เทคนิคในการปรับปรุงค่าตัวประกอบกำลังแบบสองขั้น	50
4.3	วงจรพื้นฐานของการรวมวงจรปรับปรุงค่าตัวประกอบกำลังกับวงจรแปลงผันไฟฟ้า กระแสตรงเป็นไฟฟ้ากระแสตรง (Integrated PFC)	52
4.4	รูปแบบวงจร (ก) BIFRED และ (ข) BIBRED	53
4.5	(ก) วงจรฟลายแบ็กแบบควบคุมแรงดันบัสที่มีการแยกโดดทางไฟฟ้า (ข) วงจรฟลายแบ็กแบบควบคุมแรงดันบัสที่ไม่แยกโดดทางไฟฟ้า	55
4.6	วงจร S^2PFC with Post-Regulator	56

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่		หน้า
4.7	วงจร S^4PFC with bi-fly-back	57
4.8	Voltage Source Single Stage PFC: VS-S^2PFC	58
4.9	Current Source Single Stage PFC: CS-S^2PFC	58
4.10	Charge Pump Single Stage Power Factor Correction Converter	60
4.11	Skynet Single Stage Power Factor Correction Converter	60
4.12	Single Stage Power Factor Correction with Bus Voltage Feedback	62
4.13	วงจร Boost Asymmetrical Half Bridge S^2PFC AC-DC converter (Boost-AHBC)	63
4.14	วงจร Resonant Single-Stage Power Factor Correction AC-DC Converter	64
4.15	สรุปรูปแบบในการปรับปรุงค่าตัวประกอบกำลัง	65
4.16	รูปแบบโดยทั่วไปของวงจรปรับปรุงค่าตัวประกอบกำลัง	65
4.17	ผลได้-ผลเสียระหว่างราคากับคุณภาพของสัญญาณรูปคลื่นกระแสไฟฟ้า	66
5.1	วงจรปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้น-หนึ่งสวิตช์แบบแท็ปหม้อแปลงไฟฟ้า	67
5.2	รูปครึ่งลูกคลื่นของแรงดันและกระแสไฟฟ้าด้านอินพุต	69
5.3	โหมดการทำงานของวงจรปรับปรุงค่าตัวประกอบกำลังที่นำเสนอ	74
5.4	รูปคลื่นของกระแสและแรงดันไฟฟ้าของวงจรที่นำเสนอ	75
5.5	ปัญหาสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำในสวิตช์ชิ่งเพาเวอร์ซัพพลาย	83
5.6	แผนผังเทคนิคในการลดสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำในวงจรอิเล็กทรอนิกส์กำลัง	85
5.7	ตัวอย่างและวงจรสมมูลของวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้า	87
5.8	ตำแหน่งที่ติดตั้งวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้าสำหรับสวิตช์ชิ่งเพาเวอร์ซัพพลาย	88
5.9	วงจรควบคุมสัญญาณขับเกทสำหรับลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้า	88
5.10	ผลของการลดสัญญาณรบกวนแม่เหล็กไฟฟ้ากรณีใช้ Frequency modulation on spectral spreading ของสัญญาณ PWM	89
5.11	วงจรสมมูลของวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้าในโหมดผลร่วมแบบแอกทีฟ (Active Common-Mode Noise Canceller: ACC)	92
5.12	วงจรสมมูลของวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้าในโหมดผลต่างแบบแอกทีฟ	93
5.13	วงจรสมมูลของวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้าในโหมดผลร่วมแบบพาสซีฟ	93

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่		หน้า
5.14	วงจรกรองที่นำเสนอหลักการใช้ Damping resistance โดย Peter J.Carlson และคณะสำหรับสวิตช์ชิ่งเพาเวอร์ซัพพลาย	94
5.15	วงจรสมมูลของวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้าในโหมดผลร่วมแบบพาสซีฟโดยใช้เทคนิค Balancing	94
5.16	โครงสร้างของวงจรและวงจรสมมูลของเทคนิคแบบ Zero-Ripple	96
5.17	โบดีพล็อตของสมการที่ (5-44) ด้วยโปรแกรม MATLAB	101
5.18	วงจรสมมูลกรณีพิจาณาวิเคราะห์การกำจัดระลอกคลื่น	102
5.19	แหล่งจ่ายรูปคลื่นแรงดัน V_A ซึ่งจะป้อนเข้าให้กับตัวเหนี่ยวนำร่วมของเทคนิค Ripple-Steering Technique	102
5.20	วงจรสมมูลเมื่อพิจารณาเทอมไฟฟ้ากระแสตรงเท่ากับศูนย์	103
5.21	(ก) จัดวงจรรูปที่ 5.20 ใหม่เพื่อให้ง่ายต่อความเข้าใจ (ข) แยกแหล่งจ่ายแรงดัน V_A ออกเป็นสองส่วน (ค) กลับหัวกลับหางรูป (ข)	104
5.22	ค่ากระแสไฟฟ้า i_p จะมีค่าเท่ากับศูนย์เมื่อค่ากระแส i_s เท่ากับศูนย์	105
5.23	รูปแบบของวงจรต้นแบบที่ประยุกต์ใช้เทคนิค Ripple Steering แทนตัวเหนี่ยวนำแบบทั่วไป	108
5.24	วงจรชุดที่ใช้เทคนิคการรวมอุปกรณ์แม่เหล็ก	109
5.25	วงจรชุดที่ใช้เทคนิคการรวมอุปกรณ์แม่เหล็กร่วมกับ Ripple-Steering	110
5.26	Current doublers rectifier ที่ใช้เทคนิคการรวมอุปกรณ์แม่เหล็ก	111
5.27	Basset Converter ที่ใช้เทคนิคการรวมอุปกรณ์แม่เหล็ก	112
5.28	เทคนิคการรวมอุปกรณ์แม่เหล็กที่ใช้ในวิทยานิพนธ์	113
6.1	สรุปขั้นตอนในการออกแบบด้วยโปรแกรม Mathcad ในภาคผนวก ก	115
7.1	แผนผังกระบวนการทดลอง	119
7.2	(ก) วงจรต้นแบบที่ใช้ตัวเหนี่ยวนำแบบทั่วไป (ข) โครงสร้างของตัวเหนี่ยวนำแบบทั่วไป	120
7.3	ผลของ dead angle (θ_d) ต่อรูปคลื่นของกระแสไฟฟ้าอินพุต	120
7.4	รูปคลื่นแรงดันไฟฟ้าอินพุตและกระแสไฟฟ้าที่ตัวเหนี่ยวนำ	121
7.5	รูปคลื่นแรงดันและกระแสไฟฟ้าอินพุต	121

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่		หน้า
7.6	การเปรียบเทียบสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของการเปลี่ยนแปลงค่า L_a	136
7.7	ผลของการเปลี่ยนแปลงโหลดต่อแรงดันบัส	141
7.8	โครงสร้างของตัวเหนี่ยวนำที่นำเสนอแบบแยกแกนและแบบรวมแกน	142
7.9	เปลี่ยนแปลงค่าตัวเก็บประจุ C_Y ที่ต่ออยู่กับตัวเหนี่ยวนำร่วมโดยอาศัยเทคนิค Zero-Ripple ในวงจรต้นแบบ	157
7.10	สรุปการเปรียบเทียบสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำเมื่อทำการเปลี่ยนแปลงค่าตัวเก็บประจุ (C_Y)	158
7.11	รูปแบบของตัวเหนี่ยวนำที่นำเสนอโดยอาศัยเทคนิค Ripple-Steering	159
7.12	เปรียบเทียบสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของการเปลี่ยนแปลงค่า L_{ext} ที่ต่ออนุกรมอยู่กับตัวเหนี่ยวนำร่วม (L_a) โดย C_Y= 1μF	162
7.13	รูปแบบของตัวเหนี่ยวนำแบบ Ripple-Steering Technique ในวงจรต้นแบบโดยได้มีการปรับเปลี่ยนตำแหน่งของ L_{ext} โดยที่ใส่ L_{ext} ตามตำแหน่งที่ระบุใน [54]	163
7.14	สรุปการเปรียบเทียบสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของการเปลี่ยนแปลงค่า L_{ext} ที่ต่ออนุกรมอยู่กับ C_Y = 1μF	164
7.15	รูปแบบของตัวเหนี่ยวนำแบบ Ripple-Steering Technique ในวงจรต้นแบบที่มีการเปลี่ยนแปลงตำแหน่ง	165
7.16	สรุปการเปรียบเทียบสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของการเปลี่ยนตำแหน่งการต่อตัวเหนี่ยวนำเพิ่ม (L_{ext}) ตามรูปที่ 7.15	166
7.17	ประยุกต์ใช้ตัวเหนี่ยวนำแบบ Common-Mode Choke กับวงจรต้นแบบ	167
7.18	เปรียบเทียบสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำเมื่อต่อวงจรดังรูปที่ 7.17	167
7.19	ตัวเหนี่ยวนำ common-mode choke แบบไม่สมมาตร	168
7.20	สรุปการเปรียบเทียบสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของกรณีตัวเหนี่ยวนำแบบไม่สมมาตร	168
7.21	กรณีใช้วงจรกรองความถี่ต่ำผ่านแบบ "LC" แทนเทคนิค Ripple-Steering	169
7.22	เปรียบเทียบสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของกรณีวงจรกรองความถี่ต่ำผ่านแบบ "LC" เทียบกับ Ripple-Steering Technique	170
7.23	กรณีใช้วงจรกรองความถี่ต่ำผ่านด้วยตัวเก็บประจุเทียบกับ Zero-Ripple Technique	171

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่		หน้า
7.24	เปรียบเทียบสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของ กรณีวงจรกรองแบบ "C" เทียบกับ Zero-Ripple technique	171
7.25	โครงสร้างของตัวเหนี่ยวนำที่นำเสนอแบบรวมแกนรูปแบบที่ 1	174
7.26	เปรียบเทียบสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของ ตัวเหนี่ยวนำที่นำเสนอแบบรวมแกนรูปแบบที่ 1 กับแบบแยกแกน	174
7.27	โครงสร้างของตัวเหนี่ยวนำที่นำเสนอแบบรวมแกนรูปแบบที่ 2	175
7.28	โครงสร้างของตัวเหนี่ยวนำที่นำเสนอแบบรวมแกนรูปแบบที่ 3	175
7.29	เปรียบเทียบสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของ ตัวเหนี่ยวนำที่นำเสนอแบบรวมแกนรูปแบบที่ 3 กับแบบแยกแกน	175
7.30	โครงสร้างของตัวเหนี่ยวนำที่นำเสนอแบบรวมแกนรูปแบบที่ 4	176
7.31	โครงสร้างของการรวมวงจรกรองความถี่ต่ำผ่าน LC กับตัวเหนี่ยวนำแบบทั่วไป (Conventional PFC Inductor : L_a)	176
7.32	เปรียบเทียบสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของ ตัวเหนี่ยวนำที่นำเสนอแบบรวมแกนรูปแบบที่ 3 กับแบบรวม วงจรกรองความถี่ต่ำผ่าน LC กับตัวเหนี่ยวนำแบบทั่วไป	176
8.1	เทคโนโลยีการรวมอุปกรณ์พาสซีฟ (Passive Integration Technology)	182
ข.1	Schematic ของวงจรต้นแบบ	207

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

1.1 อธิบายถึงปัญหาที่กำลังจะศึกษาและวิจัย

แนวโน้มของวงจรแปลงผันไฟฟ้ากระแสสลับเป็นไฟฟ้ากระแสตรง (AC-DC Converter) ในอนาคตจะมีราคาถูก ขนาดเล็กและน้ำหนักเบา แต่โดยทั่วไปแล้ววงจรแปลงผันไฟฟ้ากระแสสลับเป็นไฟฟ้ากระแสตรงจะประกอบด้วยวงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสตรง (DC-DC Converter) สองวงจรนำมาต่ออนุกรมกัน ซึ่งโดยทั่วไปเราจะเรียกว่าการต่อแบบสองขั้น (2 stage) โดยที่วงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสตรงชุดแรกจะทำหน้าที่ปรับปรุงค่าตัวประกอบกำลังเพื่อจะสามารถผ่านมาตรฐาน IEC 1000-3-2 [23] ในขณะที่วงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสตรงชุดหลังจะทำหน้าที่ควบคุมแรงดันไฟฟ้าเอาท์พุตของวงจรให้คงที่และตอบสนองต่อการเปลี่ยนแปลงของโหลดได้อย่างรวดเร็ว ข้อดีของการต่อแบบสองขั้นก็คือสามารถใช้ได้กับแรงดันไฟฟ้าอินพุตหลายๆค่าโดยไม่ต้องมีสวิตช์เลือกย่านแรงดันไฟฟ้าใช้งาน (selector switch) และยังสามารถปรับปรุงค่าตัวประกอบกำลังของระบบให้มีค่าใกล้เคียงหนึ่งได้อีกด้วย อย่างไรก็ตาม ข้อเสียของการต่อแบบสองขั้นก็คือวงจรโดยรวมจะมีขนาดใหญ่เพราะมีการเพิ่มในส่วนของวงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสตรงชุดแรกที่ทำหน้าที่ปรับปรุงค่าตัวประกอบกำลังและยังทำให้ราคาสูงขึ้นเนื่องจากวงจรควบคุมและสวิตช์เพิ่มขึ้น ในการที่จะทำให้วงจรแบบสองขั้นมี ราคาถูกลง ขนาดเล็กและน้ำหนักเบา ในขณะที่ยังคงมีค่าตัวประกอบกำลังที่ยังคงสามารถผ่านมาตรฐาน IEC 1000-3-2 จึงทำให้เกิดวงจรแบบหนึ่งขั้น-หนึ่งสวิตช์ขึ้น (Single-Stage Single-Switch) [25-51]

ข้อดีของวงจรแบบนี้ก็คือสามารถตอบสนองต่อการเปลี่ยนแปลงของโหลดได้อย่างรวดเร็วและยังคงสามารถผ่านมาตรฐาน IEC 1000-3-2 ได้โดยใช้สวิตช์เพียงแค่หนึ่งตัว ดังนั้นเมื่อทำการเปรียบเทียบกันระหว่างแบบสองขั้นกับแบบหนึ่งขั้นจะเห็นได้ว่าแบบหนึ่งขั้นจะมีขนาดเล็กน้ำหนักเบาและต้นทุนถูกกว่าแบบสองขั้นเพราะวงจรแบบหนึ่งขั้นจะประกอบด้วยสวิตช์และวงจรควบคุมเพียงหนึ่งชุดในขณะที่สำหรับแบบสองขั้นต้องการสองชุด อย่างไรก็ตาม ถึงแม้ว่าด้วยวงจรดังกล่าวจะทำให้สามารถปรับปรุงค่าตัวประกอบกำลังให้ดีขึ้นได้ แต่ถ้าพิจารณาด้านสัญญาณรบกวนความถี่สูงหรือสัญญาณรบกวนแม่เหล็กไฟฟ้า โดยทั่วไปก็จะเห็นได้ว่าวงจรแบบหนึ่งขั้นจะก่อให้เกิดสัญญาณรบกวนแม่เหล็กไฟฟ้าสูงกว่าแบบสองขั้น

ดั้งนั้นในวิทยานิพนธ์จึงได้นำเสนอวิธีการที่จะลดสัญญาณรบกวนความถี่สูงหรือสัญญาณรบกวนแม่เหล็กไฟฟ้าสำหรับวงจรดังกล่าว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

เนื่องจากวงจรปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้น-หนึ่งสวิตช์ซึ่งโดยทั่วไปแล้วจะก่อให้เกิดสัญญาณรบกวนแม่เหล็กไฟฟ้าสูงกว่าแบบสองขั้น สาเหตุโดยส่วนหนึ่งก็เนื่องมาจากวงจรแบบหนึ่งขั้น-หนึ่งสวิตช์จะมีค่าระลอกคลื่น (Ripple) ของกระแสไฟฟ้าอินพุตสูงนั่นเอง ดังนั้นถึงแม้ว่าวงจรปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้น-หนึ่งสวิตช์สามารถทำให้มีขนาดที่เล็กกว่าแบบสองขั้นได้ก็ตาม แต่ถ้าเทียบเฉพาะขนาดของวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้า (EMI filter) จะเห็นได้ว่าแบบหนึ่งขั้น-หนึ่งสวิตช์จะต้องใช้วงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้าที่ใหญ่กว่าแบบสองขั้น เพราะฉะนั้นการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าที่เกิดจากวงจรดังกล่าวได้ ก็จะทำให้ขนาดโดยรวมของวงจรปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้น-หนึ่งสวิตช์ลดลงอย่างแท้จริง

1.3 สมมติฐานของการศึกษา

เนื่องจากหลักการทำงานของวงจรปรับปรุงค่าตัวประกอบกำลังจะทำให้วงจรดังกล่าวสามารถผ่านมาตรฐานความเข้ากันได้ทางแม่เหล็กไฟฟ้าที่ความถี่ต่ำ (IEC 1000-3-2) หรือไม่ก่อให้เกิดการรบกวนแม่เหล็กไฟฟ้าที่ความถี่ต่ำได้ แต่อย่างไรก็ตามการทำงานของวงจรดังกล่าวถึงแม้จะสามารถผ่านมาตรฐานความเข้ากันได้ทางแม่เหล็กไฟฟ้าที่ความถี่ต่ำได้แต่ก็จะทำให้เกิดระลอกคลื่นของกระแสไฟฟ้าอินพุตจำนวนมาก ซึ่งจะมีผลกระทบโดยตรงต่อการรบกวนแม่เหล็กไฟฟ้าความถี่สูง (CISPR 22 Class B) สมมติฐานของการศึกษาในวิทยานิพนธ์ฉบับนี้ก็คือถ้าทำให้วงจรดังกล่าวมีค่าระลอกคลื่นของกระแสไฟฟ้าอินพุตเท่ากับศูนย์ โดยยังคงรักษาข้อดีของวงจรปรับปรุงค่าตัวประกอบกำลัง ก็จะทำให้วงจรดังกล่าวสามารถผ่านมาตรฐานความเข้ากันได้ทางแม่เหล็กไฟฟ้าทั้งที่ความถี่ต่ำและความถี่สูงได้

1.4 ทฤษฎีหรือแนวคิดที่ใช้ในการวิจัย

โดยทั่วไปการปรับปรุงค่าตัวประกอบกำลังด้วยวงจรเรียงกระแสไฟตรงแบบหนึ่งขั้น-หนึ่งสวิตช์จะทำให้ค่าตัวประกอบกำลังมีค่าใกล้เคียงหนึ่งได้ แต่ในขณะเดียวกันก็ก่อให้เกิดสัญญาณรบกวนแม่เหล็กไฟฟ้าขึ้น ซึ่งในการแก้ไขปัญหาดังกล่าวสามารถทำได้โดยการใช้วงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้าหรือ EMI filter อย่างไรก็ตาม ขนาด น้ำหนัก และราคาของ EMI filter จะแปรผันโดยตรงกับขนาดของสัญญาณรบกวนแม่เหล็กไฟฟ้าจากแหล่งกำเนิด ใน

เอกสารนี้มีลิขสิทธิ์ ห้ามมิให้ทำซ้ำ ดัดแปลง เผยแพร่ หรือใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วิทยานิพนธ์ได้ประยุกต์ใช้ตัวเหนี่ยวนำร่วมโดยอาศัยเทคนิค Zero-Ripple และ Ripple-Steering สำหรับวงจรปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้น-หนึ่งสวิตช์แทนตัวเหนี่ยวนำแบบทั่วไป เพื่อทำการลดระลอกคลื่นของกระแสไฟฟ้าอินพุตซึ่งนั่นก็คือการลดผลของสัญญาณรบกวนแม่เหล็กไฟฟ้าที่เกิดขึ้นจากวงจรดังกล่าวนั่นเอง แต่ในขณะเดียวกันคุณสมบัติทางไฟฟ้าเมื่อใช้ร่วมกับเทคนิคที่นำเสนอในวิทยานิพนธ์จะมีผลใกล้เคียงกับวงจรปรับปรุงค่าตัวประกอบกำลังด้วยวงจรเรียงกระแสไฟตรงแบบหนึ่งขั้น-หนึ่งสวิตช์แบบเก่า

1.5 ขอบเขตของการวิจัย

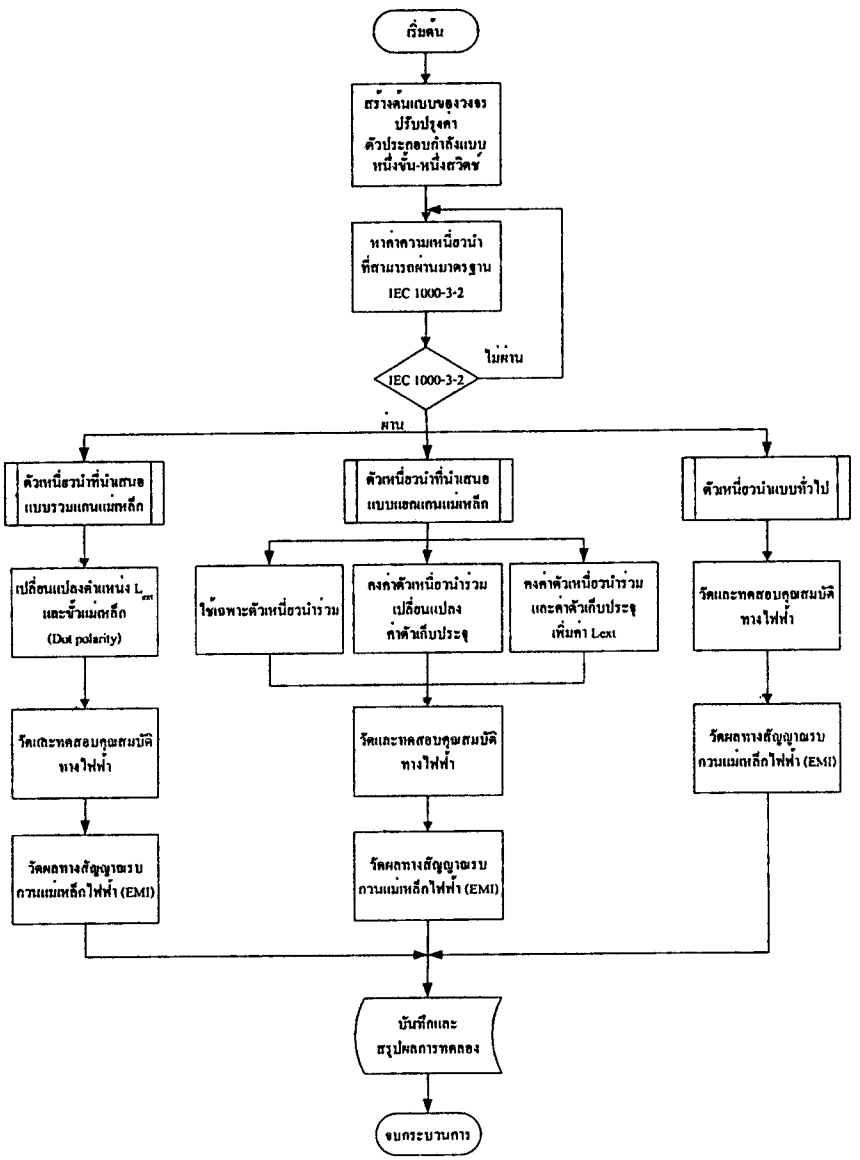
- ทำการศึกษาและออกแบบวงจรปรับปรุงค่าตัวประกอบกำลังด้วยวงจรเรียงกระแสไฟตรงแบบหนึ่งขั้น-หนึ่งสวิตช์แบบแท็ปหม้อแปลงไฟฟ้าที่ใช้ตัวเหนี่ยวนำแบบทั่วไป
- ทำการปรับปรุงคุณสมบัติของการรบกวนแม่เหล็กไฟฟ้าที่ความถี่สูงของวงจรต้นแบบด้วยการแทนตัวเหนี่ยวนำแบบทั่วไป (Conventional boost inductor) เป็นตัวเหนี่ยวนำร่วม (Coupled boost inductor) โดยใช้เทคนิค Zero-Ripple และ Ripple Steering
- ทำการนำเสนอวิธีการลดขนาดของตัวเหนี่ยวนำที่นำเสนอ โดยอาศัยเทคนิคการรวมอุปกรณ์แม่เหล็ก (Integrated Magnetic)
- เปรียบเทียบคุณสมบัติของวงจรต้นแบบที่ทำการออกแบบ (Conventional technique) กับวงจรที่นำเสนอในวิทยานิพนธ์ (Modified technique) ทั้งกรณีตัวเหนี่ยวนำที่นำเสนอแบบแยกแกนแม่เหล็ก (discrete magnetic core) และแบบรวมแกนแม่เหล็ก (integrated magnetic core)

1.6 ขั้นตอนของการศึกษา

- ศึกษาและเขียนโปรแกรมการออกแบบวงจรปรับปรุงค่าตัวประกอบกำลังด้วยวงจรเรียงกระแสไฟตรงแบบหนึ่งขั้น-หนึ่งสวิตช์แบบแท็ปหม้อแปลงไฟฟ้าที่ใช้ตัวเหนี่ยวนำแบบทั่วไป
- ทำการสร้างวงจรต้นแบบ
- ทดสอบคุณสมบัติทางไฟฟ้าและทางความเข้ากันได้ทางแม่เหล็กไฟฟ้าของวงจรต้นแบบที่สร้างขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ทำการศึกษาถึงผลกระทบของตัวเหนี่ยวนำแบบทั่วไป (conventional boost inductor) ต่อคุณสมบัติทางไฟฟ้า และคุณสมบัติทางความเข้ากันได้ทางแม่เหล็กไฟฟ้า
- ปรับปรุงคุณสมบัติในการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าของวงจรต้นแบบด้วยการใช้ตัวเหนี่ยวนำที่นำเสนอตามกระบวนการที่ได้แสดงไว้ในรูปที่ 1.1
- เปรียบเทียบคุณสมบัติทั้งทางด้านไฟฟ้าและทางด้านความเข้ากันได้ทางแม่เหล็กไฟฟ้าของวงจรที่ใช้ตัวเหนี่ยวนำแบบทั่วไปกับตัวเหนี่ยวนำแบบที่นำเสนอทั้งสองแบบ
- วิเคราะห์และสรุปผลการวิจัย



รูปที่ 1.1 แผนผังกระบวนการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ฮาร์มอนิกและตัวประกอบกำลัง

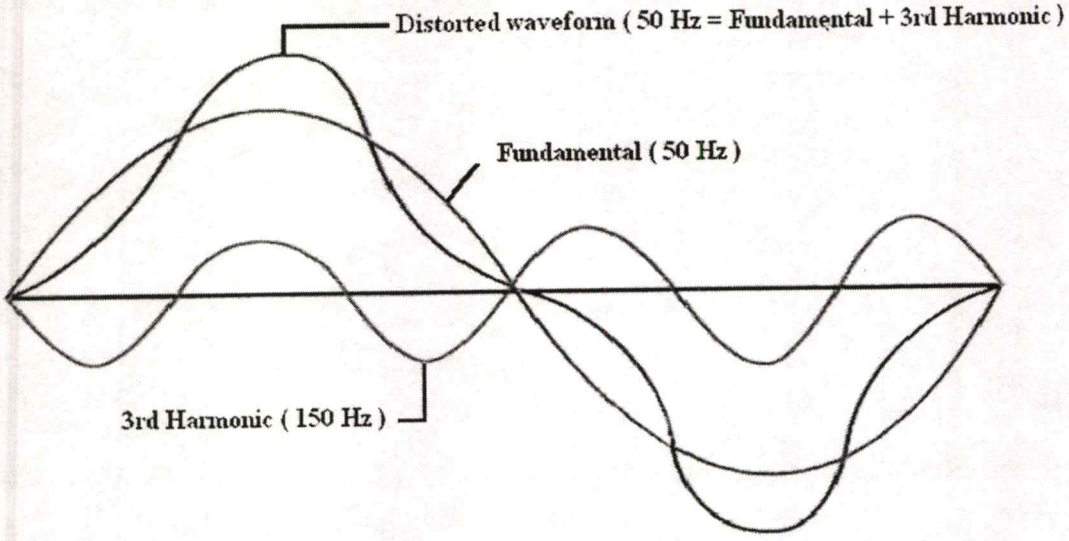
2.1 ฮาร์มอนิกและค่าความเพี้ยนฮาร์มอนิกรวม

ระบบจ่ายไฟฟ้ากำลังหรือการไฟฟ้าฯได้ออกแบบให้ผลิตแรงดันไฟฟ้าที่ความถี่หลักมูลเท่ากับ 50 Hz แต่ผลจากการดึงกำลังไฟฟ้าของโหลดบางชนิดได้ทำให้เกิดกระแสไฟฟ้าหรือแรงดันไฟฟ้าที่มีความถี่เป็นจำนวนเต็มเท่าของความถี่หลักมูล ซึ่งความถี่ที่เป็นจำนวนเต็มเท่าของความถี่หลักมูลเหล่านี้จะก่อให้เกิดภาวะมลพิษทางไฟฟ้าขึ้น (Electrical pollution) โดยที่จะเรียกว่า "ฮาร์มอนิกในระบบไฟฟ้ากำลัง" (Power System Harmonics) [3] และด้วยผลของฮาร์มอนิกเหล่านี้ที่ทำให้รูปคลื่นของแรงดันไฟฟ้าและรูปคลื่นของกระแสไฟฟ้าจากระบบจ่ายไฟฟ้ากำลังหรือการไฟฟ้าฯ จะไม่ได้เป็นรูปไซน์โดยสมบูรณ์แต่จะได้รูปคลื่นที่ผิดเพี้ยนไปจากไซน์แทน (Distorted waveform) ดังแสดงในรูปที่ 2.1 [5]

ฮาร์มอนิก (Harmonics) จะหมายถึงส่วนประกอบในรูปสัญญาณคลื่นไซน์ (Sine wave) ของสัญญาณหรือปริมาณเป็นคาบใดๆ ซึ่งมีความถี่เป็นจำนวนเต็มเท่าของความถี่หลักมูล (Fundamental frequency) ตัวอย่างเช่น ส่วนประกอบที่มีความถี่เป็น 2 เท่าของความถี่หลักมูลจะเรียกว่า ฮาร์มอนิกที่ 2 (Second Harmonic) [1] ดังนั้นเราสามารถสรุปได้ว่ารูปคลื่นของกระแสไฟฟ้าหรือแรงดันไฟฟ้าที่เป็นรูปไซน์โดยสมบูรณ์จะไม่มีฮาร์มอนิกรวมอยู่ด้วย ในขณะที่รูปคลื่นของกระแสไฟฟ้าหรือแรงดันไฟฟ้าที่ผิดเพี้ยนไปจากไซน์จะมีฮาร์มอนิกรวมอยู่ด้วย แต่ในการที่จะบอกว่ารูปคลื่นนั้นๆผิดเพี้ยนมากหรือน้อยไปจากรูปคลื่นไซน์ จะต้องพิจารณาจากค่า "ความเพี้ยนฮาร์มอนิกรวม" (Total Harmonic Distortion: THD)

ความเพี้ยนฮาร์มอนิกรวม (Total Harmonic Distortion: THD) หมายถึงอัตราส่วนระหว่างค่ารากที่สองของผลบวกกำลังสอง (Root-Sum-Square) ของค่าอาร์เอ็มเอส (RMS) ของส่วนประกอบฮาร์มอนิก (Harmonic Component) กับค่าอาร์เอ็มเอส (RMS) ของส่วนประกอบความถี่หลักมูล (Fundamental Component) เทียบเป็นร้อยละ ดังแสดงในสมการที่ (2-10) และ (2-11) [1]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.1 รูปคลื่นที่ผิดเพี้ยนไปจากไซน์ซึ่งประกอบด้วยส่วนประกอบความถี่หลักมูลโดยมีฮาร์มอนิกที่ 3 และค่าความเพี้ยนฮาร์มอนิกรวม (THD) เท่ากับ 30%

2.2 ความหมายของค่าตัวประกอบกำลัง

ค่าตัวประกอบกำลัง (Power Factor; pf) เกิดขึ้นมาจากความคิดที่อยากทราบถึงประสิทธิภาพในการใช้กระแสไฟฟ้าของโหลดที่ดึงมาจากการไฟฟ้าฯ (AC power system) [2] ซึ่งสามารถนิยามได้ดังนี้ "ค่าตัวประกอบกำลังจะเท่ากับค่ากำลังไฟฟ้าเฉลี่ยหารด้วยค่ากำลังไฟฟ้าปรากฏ" หรือเขียนในรูปของสมการได้ดังสมการที่ (2-1) [4]

$$pf = \frac{P_{avg}}{S} = \frac{P_{avg}}{V_{rms} I_{rms}} \tag{2-1}$$

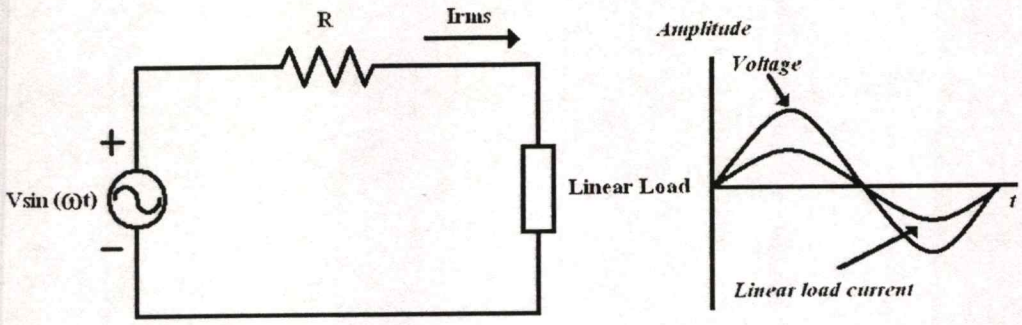
โดย P_{avg} = กำลังไฟฟ้าเฉลี่ย (Average Power)

S = กำลังไฟฟ้าปรากฏ (Apparent Power)

ในทางปฏิบัติแล้วภาระทางไฟฟ้าหรือโหลดทางไฟฟ้าจะสามารถแบ่งออกได้เป็นสองแบบด้วยกันคือแบบ เชิงเส้น (Linear load) และแบบไม่เชิงเส้น (Nonlinear load) ซึ่งโหลดทั้งสองแบบนี้จะให้ค่าตัวประกอบกำลังที่แตกต่างกัน ในหัวข้อต่อไปเป็นการกล่าวถึงผลกระทบของโหลดทั้งสองแบบนี้ที่มีผลต่อค่าตัวประกอบกำลังตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.1 ผลกระทบต่อค่าตัวประกอบกำลังของโหลดแบบเชิงเส้น



รูปที่ 2.2 จำลองสภาวะที่การไฟฟ้าฯจ่ายพลังงานไฟฟ้าให้กับโหลดแบบเชิงเส้น

เนื่องจากเป็นโหลดแบบเชิงเส้น (Linear Load) ดังนั้นค่าแรงดันและกระแสไฟฟ้าที่โหลดจะเท่ากับ

$$v(t) = V_1 \sin(\omega_0 t + \delta_1) \tag{2-2}$$

$$i(t) = I_1 \sin(\omega_0 t + \theta_1) \tag{2-3}$$

โดย V_1 = แรงดันไฟฟ้าตกคร่อมโหลดสูงสุด (peak value) ที่ความถี่ 50 Hz

I_1 = กระแสไฟฟ้าที่ไหลผ่านโหลดสูงสุด (peak value) ที่ความถี่ 50 Hz

δ_1 = ค่ามุมเฟสที่เปลี่ยนไปของแรงดันไฟฟ้าตกคร่อมโหลด

θ_1 = ค่ามุมเฟสที่เปลี่ยนไปของกระแสไฟฟ้าที่ไหลผ่านโหลด

แทนค่าหาค่าตัวประกอบกำลังจากสมการที่ (2-1) จะได้

$$pf = pf_{disp} = \frac{P_{avg}}{V_{rms} I_{rms}} = \frac{\frac{V_1}{\sqrt{2}} \frac{I_1}{\sqrt{2}} \cos(\delta_1 - \theta_1)}{\frac{V_1}{\sqrt{2}} \frac{I_1}{\sqrt{2}}} = \cos(\delta_1 - \theta_1) \tag{2-4}$$

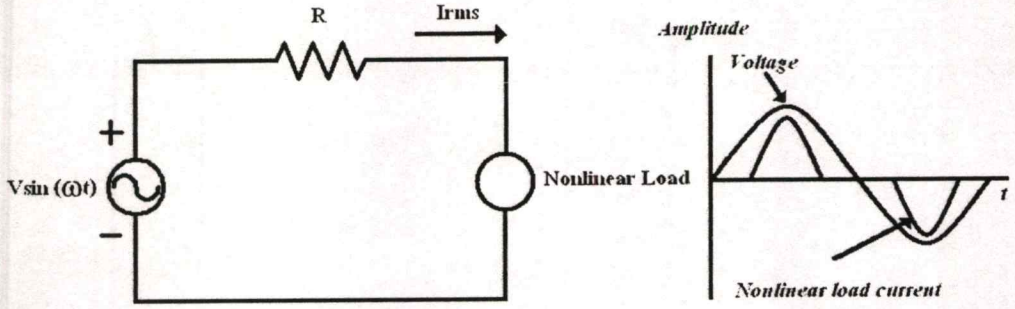
โดย pf_{disp} = ค่าตัวประกอบกำลัง displacement (Displacement power factor)

ในกรณีโหลดที่เป็นเชิงเส้น ค่าตัวประกอบกำลังจะหาได้จากค่า COSINE ของมุมที่แตกต่างระหว่างแรงดันไฟฟ้าและกระแสไฟฟ้า ดังแสดงในสมการที่ (2-4) นอกจากนั้นจะเห็นได้ว่าในกรณีที่โหลดเป็นแบบเชิงเส้น การแก้ค่าตัวประกอบกำลังให้สูงขึ้นจนกระทั่งเข้าใกล้หนึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นั้น (Unity power factor) สามารถทำได้โดยการลดค่ากำลังไฟฟ้าเสมือน (Reactive power: Q) ให้เท่ากับศูนย์ ในทำนองกลับกัน ถ้าค่ากำลังไฟฟ้าเสมือน ของระบบมีค่าสูงก็จะทำให้ระบบมีค่าตัวประกอบกำลังต่ำนั่นเอง ดังนั้นโดยทั่วไปโหลดแบบรีแอคทีฟ (reactive load) จะถูกชดเชยด้วยการต่อตัวเก็บประจุไฟฟ้าขนานเข้าไปในระบบซึ่งสำหรับกรณีโหลดแบบเชิงเส้นแล้วก็จะสามารถทำให้ค่าตัวประกอบกำลังของระบบสูงขึ้นได้

2.2.2 ผลกระทบต่อค่าตัวประกอบกำลังของโหลดแบบไม่เชิงเส้น



รูปที่ 2.3 จำลองสภาวะที่การไฟฟ้าฯจ่ายพลังงานไฟฟ้าให้กับโหลดแบบไม่เชิงเส้น

โหลดแบบไม่เชิงเส้น (Nonlinear Load) จะเป็นแหล่งกำเนิดฮาร์มอนิกโดยตรงและสามารถแบ่งออกได้เป็นสองกลุ่มด้วยกันคือ เกิดจากการอิ่มตัวของอุปกรณ์ (Saturable devices) และเกิดจากอุปกรณ์อิเล็กทรอนิกส์กำลัง (Power electronic devices) การเกิดฮาร์มอนิกจากการอิ่มตัวของอุปกรณ์โดยมากจะเกิดจากการอิ่มตัวของแกนเหล็ก (Iron saturation) ในหม้อแปลงไฟฟ้า เครื่องจักรกลไฟฟ้า และหลอดฟลูออเรสเซนต์ที่ใช้บัลลาสต์แบบแกนเหล็ก สาเหตุโดยส่วนใหญ่มักเกิดจากการที่ต้องการลดต้นทุนในการผลิต จึงนิยมที่จะออกแบบให้จุดทำงานของอุปกรณ์เหล่านี้เลยจุดอิ่มตัวของแกนเหล็กมาเล็กน้อย (Knee of the iron core saturation curve) เป็นผลทำให้กระแสกระตุ้นแม่เหล็ก (Magnetizing current) จะมีค่าสูงและมีฮาร์มอนิกที่ 3 ปนอยู่ด้วยมาก ยกตัวอย่างเช่นในกรณีของเครื่องกลไฟฟ้าแบบซิงโครนัสเมื่อเกิดการอิ่มตัวจะทำให้เกิดกระแสฮาร์มอนิกที่ 3 ที่มีขนาดประมาณ 30% ของส่วนประกอบความถี่หลักมูล เป็นต้น

ส่วนในกรณีอุปกรณ์อิเล็กทรอนิกส์กำลังซึ่งจะควบคุมการไหลของกำลังไฟฟ้าด้วยการดึงกระแสไฟฟ้าเฉพาะเป็นบางช่วงของรูปคลื่นแรงดันไฟฟ้าจากแหล่งจ่ายแรงดันไฟฟ้าที่ความถี่ 50 Hz ดังนั้นกระแสไฟฟ้าที่ดึงโดยโหลดแบบอิเล็กทรอนิกส์กำลังจะไม่เป็นรูปคลื่นไซน์โดยสมบูรณ์แต่จะมีลักษณะขาดเป็นช่วงๆ (chopped) หรือ แบนราบ (flattened) ตัวอย่างของโหลดประเภทนี้ได้แก่ สวิตช์ชิ่งเพาเวอร์ซัพพลาย (Switching power supply) หลอดฟลูออเรสเซนต์ที่ใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อิเล็กทรอนิกส์บัสลาสต์ พีดับบลิวเอ็มคอนเวอร์เตอร์แบบต่างๆ (Pulse-Width-Modulated (PWM) Converter) เป็นต้น

ดังนั้นเมื่อพิจารณากรณีโหลดไม่เป็นเชิงเส้นจะได้รูปคลื่นกระแสไฟฟ้าและแรงดันไฟฟ้าที่ไม่เป็นไซน์โดยสมบูรณ์แต่จะมีฮาร์มอนิกปนอยู่ด้วยและฮาร์มอนิกที่มีผลกระทบต่อระบบไฟฟ้ากำลังเป็นอย่างมากจะได้แก่ฮาร์มอนิกอันดับที่ 3^{rd} 5^{th} 7^{th} และเป็นจำนวนเท่าของความถี่หลักมูล (50 Hz) ไปจนกระทั่งถึงความถี่ในย่านที่หูคนได้ยิน (low-audible range) อนุกรมฟูริเยร์ของแรงดันไฟฟ้าและกระแสไฟฟ้าที่มีส่วนประกอบฮาร์มอนิกในสภาวะคงตัว (Steady-state) ได้แสดงไว้ในสมการที่ (2-5) และ (2-6) ตามลำดับ

$$v(t) = \sum_{k=1}^{\infty} V_k \sin\left(k\omega_0 t + \delta_k\right) \tag{2-5}$$

$$i(t) = \sum_{k=1}^{\infty} I_k \sin\left(k\omega_0 t + \theta_k\right) \tag{2-6}$$

เขียนให้อยู่ในรูปของค่า RMS จะได้

$$V_{rms} = \sqrt{\sum_{k=1}^{\infty} \frac{V_k^2}{2}} = \sqrt{\sum_{k=1}^{\infty} V_{krms}^2} \tag{2-7}$$

$$I_{rms} = \sqrt{\sum_{k=1}^{\infty} \frac{I_k^2}{2}} = \sqrt{\sum_{k=1}^{\infty} I_{krms}^2} \tag{2-8}$$

ค่ากำลังไฟฟ้าเฉลี่ยจะได้

$$P_{avg} = \sum_{k=1}^{\infty} V_{krms} I_{krms} \cos\left(\delta_k - \theta_k\right) = P_{1avg} \pm P_{2avg} \pm P_{3avg} \pm ..... \tag{2-9}$$

สมการที่ (2-9) เครื่องหมายที่นำหน้ากำลังไฟฟ้าเฉลี่ยของฮาร์มอนิกที่แต่ละความถี่อาจจะมีค่าเป็นบวกหรือลบก็ได้

ค่าความเพี้ยนฮาร์มอนิกรวมสำหรับแรงดันไฟฟ้าและกระแสไฟฟ้าสามารถนิยามได้ดังสมการที่ (2-10) และ (2-11) ตามลำดับ

$$THD_V = \frac{\sqrt{\sum_{k=2}^{\infty} V_{krms}^2}}{V_{1rms}} \cdot 100\% \tag{2-10}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$THD_I = \frac{\sqrt{\sum_{k=2}^{\infty} I_{krms}^2}}{I_{1rms}} \cdot 100\% \qquad (2\text{-}11)$$

ในกรณีที่ไม่มีฮาร์มอนิก จากสมการที่ (2-10) - (2-11) จะได้ค่าความเพี้ยนฮาร์มอนิกรวมเท่ากับศูนย์ซึ่งจะหมายถึงรูปคลื่นดังกล่าวคือสัญญาณไซน์ (sinusoidal waveform) นั่นเอง

ถ้าทำการแทนสมการ (2-10) ลงใน (2-7) และ (2-11) ลงใน (2-8) จะได้

$$V_{rms} = V_{1rms}\sqrt{1+\left(\frac{THD_V}{100}\right)^2} \qquad (2\text{-}12)$$

$$I_{rms} = I_{1rms}\sqrt{1+\left(\frac{THD_I}{100}\right)^2} \qquad (2\text{-}13)$$

จากนั้นแทนสมการที่ (2-12) และ (2-13) ลงใน (2-1) จะได้ค่าตัวประกอบกำลังไฟฟ้าซึ่งสามารถใช้ได้ทั้งในกรณีที่โหลดเป็นเชิงเส้นและไม่เป็นเชิงเส้น

$$pf = \frac{P_{avg}}{V_{1rms}I_{1rms}\sqrt{1+\left(\frac{THD_V}{100}\right)^2}\sqrt{1+\left(\frac{THD_I}{100}\right)^2}} \qquad (2\text{-}14)$$

$$pf = \frac{P_{avg}}{V_{1rms}I_{1rms}} \cdot \frac{1}{\sqrt{1+\left(\frac{THD_V}{100}\right)^2}\sqrt{1+\left(\frac{THD_I}{100}\right)^2}} \qquad (2\text{-}15)$$

ในทางปฏิบัติสามารถกำหนดได้ดังนี้

- โดยทั่วไป กำลังไฟฟ้าเฉลี่ยที่เกิดจากฮาร์มอนิกอันดับสูงกว่าหลักมูลจะมีค่าน้อยมาก ดังนั้นค่า $P_{avg} \cong P_{1avg}$
- เนื่องจากค่าความเพี้ยนฮาร์มอนิกรวมของแรงดันไฟฟ้าจากการไฟฟ้าฯ (THD_V) โดยปกติจะมีค่าน้อยกว่า 10% ดังนั้นจากสมการที่ (2-12) จะได้ $V_{rms} \cong V_{1rms}$

และด้วยข้อสมมุติฐานทั้งสองข้อดังกล่าวข้างต้น สมการที่ (2-15) จะกลายเป็น

$$pf \approx \frac{P_{1avg}}{V_{1rms}I_{1rms}} \cdot \frac{1}{\sqrt{1+\left(\frac{THD_I}{100}\right)^2}} \approx pf_{disp} \cdot pf_{dist} \qquad (2\text{-}16)$$

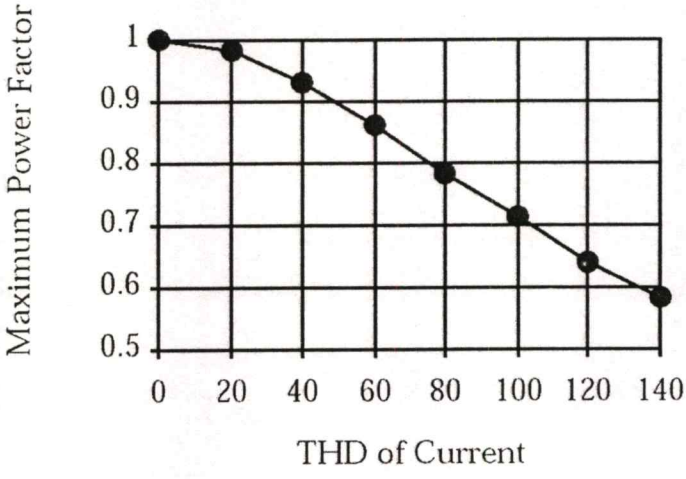
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่ pf_{dist} = ค่าตัวประกอบกำลัง *distortion* (Distortion power factor)

เนื่องจากค่าตัวประกอบกำลัง *displacement* (pf_{disp}) จะมีค่าน้อยกว่าหนึ่งเสมอ ดังนั้นจากสมการที่ (2-16) ค่าตัวประกอบกำลังสำหรับกรณีโหลดแบบไม่เชิงเส้นจะมีค่าสูงสุดได้เท่ากับ

$$pf \le pf_{dist} \le \frac{1}{\sqrt{1+\left(\frac{\mathrm{THD_I}}{100}\right)^2}} \qquad (2\text{-}17)$$

จากสมการที่ (2-17) สามารถนำมาพล็อตกราฟได้ดังรูปที่ 2.4 ซึ่งจะเห็นได้ว่า ในกรณีโหลดอิเล็กทรอนิกส์กำลัง เช่น คอมพิวเตอร์ซึ่งจะมีค่าความเพี้ยนฮาร์มอนิกรวมของกระแสไฟฟ้าสูงมากประมาณ 100% ดังนั้นถึงแม้ว่าค่าตัวประกอบกำลัง *displacement* จะเท่ากับหนึ่งก็ตามแต่ค่าตัวประกอบกำลังที่ได้โดยทั่วไปจะมีค่าน้อยกว่า 0.707 เสมอ



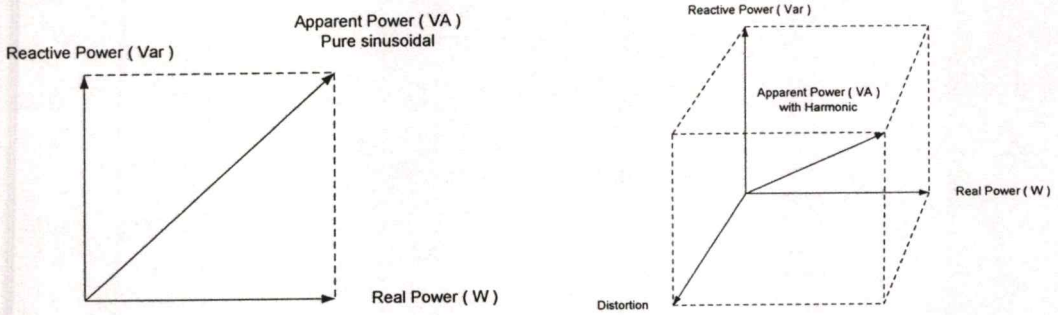
รูปที่ 2.4 ค่าตัวประกอบกำลังต่อค่าความเพี้ยนฮาร์มอนิกรวมของกระแสไฟฟ้ากรณีโหลดแบบไม่เชิงเส้น

ในการปรับปรุงค่าตัวประกอบกำลังสำหรับกรณีโหลดแบบไม่เป็นเชิงเส้น ซึ่งจะมีค่าตัวประกอบกำลัง *distortion* ต่ำนั้น จะไม่สามารถชดเชยได้ด้วยการต่อตัวเก็บประจุขนานเข้าไปในระบบ เพราะนั่นจะเป็นเพียงแค่การชดเชยค่าตัวประกอบกำลัง *displacement* เท่านั้น แต่ในความเป็นจริงแล้วโหลดอิเล็กทรอนิกส์กำลังโดยทั่วไปจะมีค่าตัวประกอบกำลัง *displacement* สูงแต่ค่าตัวประกอบกำลัง *distortion* ต่ำ ดังนั้นในการที่ทำการต่อตัวเก็บประจุขนานเข้าไปในระบบเพื่อปรับปรุงค่าตัวประกอบกำลังอีกนั้น กลับจะเป็นการเพิ่มปัญหารีโซแนนซ์และเพิ่มค่าความเพี้ยนฮาร์มอนิกรวมของกระแสไฟฟ้าให้สูงขึ้น ดังนั้นแนวทางในการแก้ปัญหาที่ถูกต้อง ควรที่จะทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การชดเชยโดยวงจรกรองแบบพาสซีฟ (passive filter) หรือวงจรกรองแบบแอ็กทีฟ (active filter) เพื่อเป็นตัวกำจัดค่าฮาร์มอนิกที่เกิดจากโหลดแบบไม่เป็นเชิงเส้นดังกล่าว

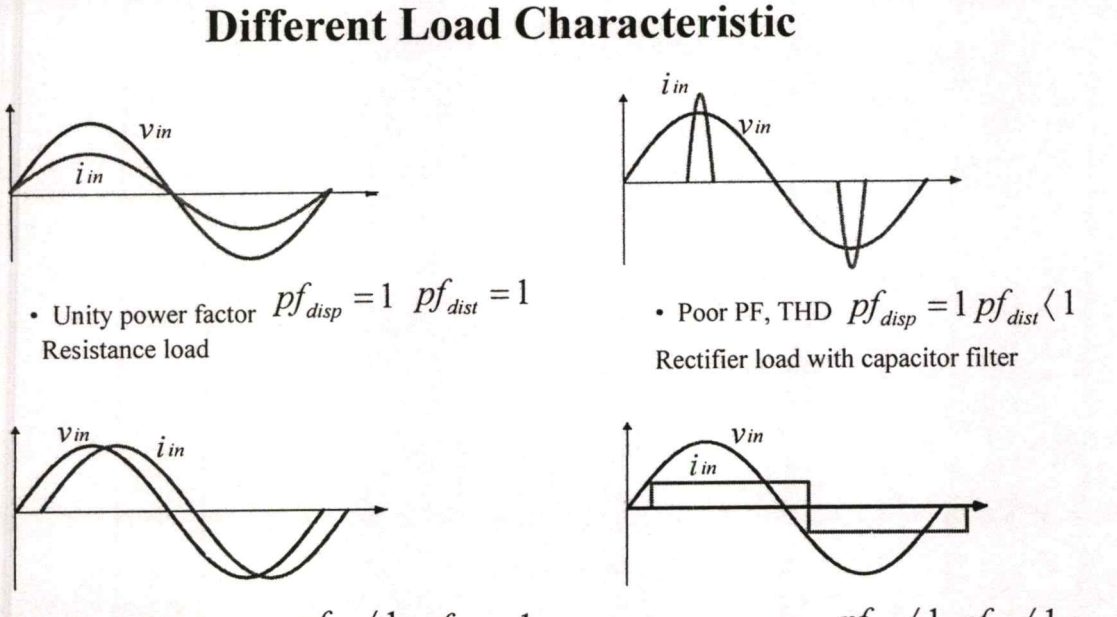
รูปที่ 2.5 แสดงความแตกต่างของสามเหลี่ยมกำลังไฟฟ้า (Power triangle) ของสัญญาณรูปคลื่นที่มีเพียงส่วนประกอบไซน์ (pure sinusoidal waveform) ซึ่งจะเกิดจากโหลดแบบเชิงเส้นดังแสดงในรูปที่ 2.5 (ก) กับสัญญาณรูปคลื่นมีทั้งส่วนประกอบไซน์และส่วนประกอบฮาร์มอนิก (sinusoidal waveform with harmonics) ซึ่งจะเกิดจากโหลดแบบไม่เชิงเส้น ดังแสดงในรูปที่ 2.5 (ข)



(ก) (ข)

รูปที่ 2.5 (ก) สามเหลี่ยมกำลังไฟฟ้าของสัญญาณไซน์
(ข) สามเหลี่ยมกำลังไฟฟ้าของสัญญาณไซน์ที่มีส่วนประกอบฮาร์มอนิก

รูปที่ 2.6 เป็นการสรุปผลกระทบของตัวประกอบกำลัง pf_{disp} และ pf_{dist} ที่เกิดจากโหลดแบบต่างๆ ต่อรูปคลื่นของกระแสไฟฟ้าอินพุตในทางอุดมคติ (Ideal case)



รูปที่ 2.6 ผลกระทบของรูปคลื่นกระแสไฟฟ้าที่โหลดแบบต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 ผลกระทบของฮาร์มอนิกต่อระบบจ่ายไฟฟ้ากำลังหรือการไฟฟ้าฯ

ผลกระทบที่เกิดจากฮาร์มอนิกต่อการไฟฟ้าฯ สามารถแบ่งออกได้แบบสองแบบด้วยกันคือ แบบระยะสั้น (short term) และแบบระยะยาว (long term) โดยแบบระยะสั้น ผลกระทบจะสามารถเห็นได้ชัดและโดยมากมักจะอยู่ในรูปของ ความเพี้ยนของแรงดันไฟฟ้า (voltage distortion) ที่เพิ่มขึ้น ส่วนแบบระยะยาวจะตรวจสอบไม่ค่อยพบและมักจะอยู่ในรูปของ ความสูญเสียตัวต้านทาน (resistive losses) หรือแรงดันเค้น (voltage stress)

ผลกระทบแบบระยะสั้นสามารถทำให้โหลดที่มีความไวสูง (sensitive load) เกิดการทริป (tripping) ขึ้นได้ เช่น โหลดที่ควบคุมด้วยคอมพิวเตอร์จะไวต่อค่าความเพี้ยนของแรงดันไฟฟ้า เป็นต้น

ในขณะที่ผลของฮาร์มอนิกจะทำให้ความเที่ยงตรงของเครื่องวัดไฟฟ้า (meter) ลดลงและนอกจากนั้นยังทำให้ฟิวส์ขาด และอาจจะทำให้ตัวเก็บประจุทำงานผิดพลาดเพราะแรงดันไฟฟ้าฮาร์มอนิกจะทำให้เกิดกระแสไฟฟ้าฮาร์มอนิกเกินที่ตัวเก็บประจุ ซึ่งค่าความเพี้ยนของแรงดันไฟฟ้าประมาณ 5%-10% อาจจะมีผลทำให้ค่ากระแสอาร์เอ็มเอส เพิ่มขึ้น 10%-50% และนอกจากนั้นยังอาจจะเกิดค่าแรงดันเค้นที่ไดอิเล็คตริค (dielectircs) ของตัวเก็บประจุอีกด้วย

ฮาร์มอนิกยังอาจจะทำให้เกิดความร้อนเกิน (Overheating) ที่หม้อแปลงไฟฟ้าซึ่งจะพบบ่อยในกรณีที่หม้อแปลงจ่ายโหลดแบบไม่เชิงเส้นเป็นจำนวนมาก โดยที่ในกรณีดังกล่าว การคิดพิกัดของหม้อแปลงไฟฟ้าโดยทั่วไปจะนิยมคิดที่ค่าเท่ากับ 0.8 ของค่าที่พิกัด (kVA) และยังทำให้เกิดกระแสเกินที่สายนิวตรอน (neutrals) อีกด้วย

2.4 มาตรฐานของกระแสฮาร์มอนิกในวงจรอิเล็กทรอนิกส์กำลัง

2.4.1 มาตรฐานนานาชาติ (IEC 1000-3-2)

หัวข้อที่ผ่านมาได้กล่าวถึงสาเหตุและผลกระทบของฮาร์มอนิกต่อระบบไฟฟ้ากำลัง และด้วยข้อเสียดังกล่าว หลายประเทศทั่วโลกจึงให้ความสำคัญกับปัญหาดังกล่าวโดยการออกมาตรฐานบังคับใช้ในการจำกัดส่วนประกอบฮาร์มอนิกที่เกิดจากอุปกรณ์ไฟฟ้าและอิเล็กทรอนิกส์ (Electrical and Electronic products) ซึ่งก็หมายถึงเป็นการบังคับโรงงานผู้ผลิตอุปกรณ์ดังกล่าวโดยตรง ในกลุ่มประเทศยุโรป (European Union) ได้มีการออกมาตรฐานในการจำกัดส่วนประกอบฮาร์มอนิกของกระแสไฟฟ้า (harmonic current emission) ภายใต้การดูแลของ EMC Directive ซึ่งในอดีตจะรู้จักกันในนามของมาตรฐาน IEC 555-2 (1982) หรือ EN 60555-2

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ ไม่อนุญาตให้ผู้ใดนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(1987) จนกระทั่งปี ค.ศ. 1995 ได้มีการปรับปรุงแก้ไขและเปลี่ยนเป็นมาตรฐาน IEC 1000-3-2 หรือ EN 61000-3-2

สำหรับมาตรฐาน IEC 1000-3-2 (EN 61000-3-2) จัดอยู่ในพิสัยการรบกวนทางสายตัวนำย่านความถี่ต่ำ (conducted low frequency) โดยสำหรับแรงดันไฟฟ้าที่ใช้ทดสอบสำหรับบริภัณฑ์ที่มีขนาดน้อยกว่า 16 แอมป์ต่อเฟส จะเท่ากับ 230 โวลท์ (nominal line and single-phase) และ 400 โวลท์ (nominal line and three-phase) ที่ความถี่ 50 Hz ตามลำดับ โดยพิจารณาส่วนประกอบฮาร์มอนิกตั้งแต่ ฮาร์มอนิกอันดับที่ 2 จนกระทั่งถึงอันดับที่ 40 [23]

นอกจากนั้น สำหรับประเทศไทย มาตรฐานในการจำกัดส่วนประกอบฮาร์มอนิกของกระแสไฟฟ้า จะได้แก่ มอก. 1448-2540 ซึ่งจะเป็นการเปลี่ยนเฉพาะปกนอกให้เป็นภาษาไทยเท่านั้น แต่เนื้อหาภายในจะยังคงเหมือนต้นฉบับ IEC 1000-3-2 [7]

- **การแยกหมวดในการจำกัดส่วนประกอบฮาร์มอนิกของกระแสไฟฟ้า**

สำหรับการแบ่งหมวด (Class) ในการทดสอบจะแบ่งตามประเภทของผลิตภัณฑ์ซึ่งจะแบ่งออกได้เป็น 4 หมวดดังนี้

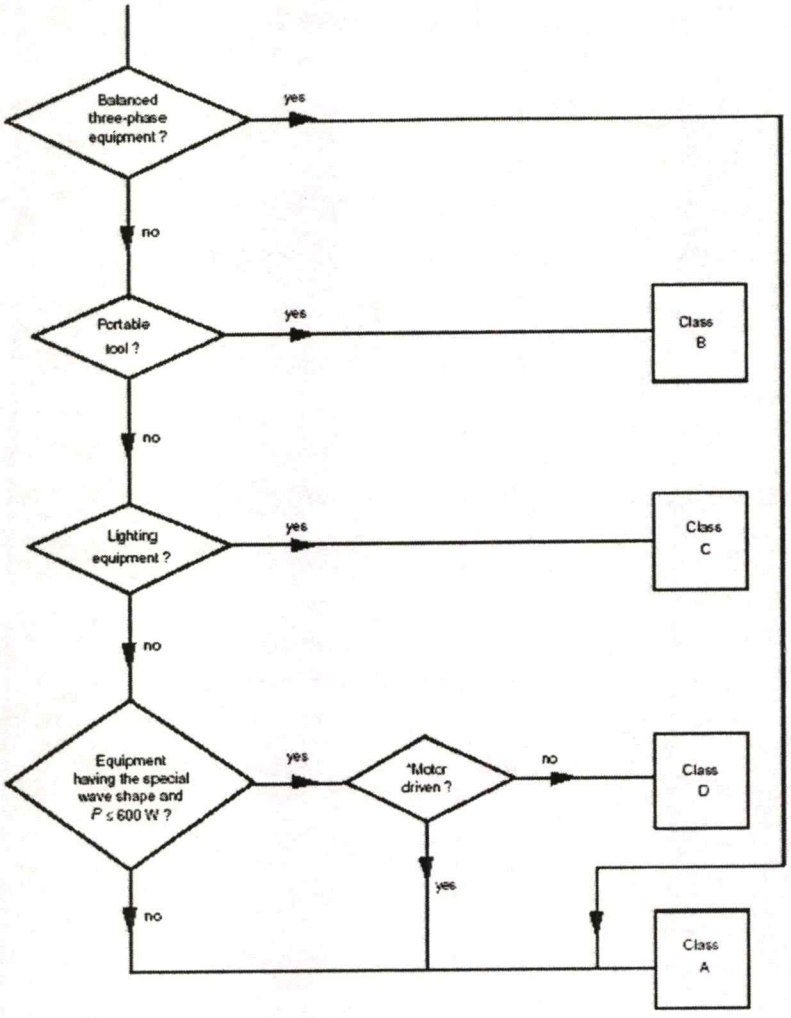
- **Class A**: อุปกรณ์สามเฟสสมดุล (Balanced three-phase equipment) และอุปกรณ์อื่นๆ ที่นอกเหนือจาก 4 หมวดที่กำหนด
- **Class B**: เครื่องมือไฟฟ้าที่เคลื่อนย้ายได้ (Portable electrical tools)
- **Class C**: อุปกรณ์ส่องสว่าง (Lighting equipment)
- **Class D**: อุปกรณ์ที่มีรูปคลื่นกระแสไฟฟ้าอินพุตแบบพิเศษ (special wave shape) เช่น วงจรเรียงกระแสและสวิตช์ชิ่งเพาเวอร์ซัพพลาย โดยมีกำลังไฟฟ้าอินพุต (active input power) มากกว่า 75 วัตต์ แต่ต้องน้อยกว่า 600 วัตต์และขีดจำกัดจะระบุเป็น "mA/W"

อย่างไรก็ดีมีแนวโน้มว่าจะมีการลดค่ากำลังไฟฟ้าลงเหลือค่ามากกว่า 50 วัตต์แทนในอนาคต สำหรับแผนผังการจำแนกการทดสอบของโหลดแต่ละชนิดได้แสดงไว้ในรูปที่ 2.7 ซึ่งจะสังเกตเห็นได้ว่า อุปกรณ์ขับเคลื่อนมอเตอร์ไฟฟ้าที่มีการควบคุมด้วยการควบคุมเฟส (Motor-driven equipment with phase angle control) จะไม่ได้จัดอยู่ใน Class D แต่จะจัดอยู่ใน Class A แทน

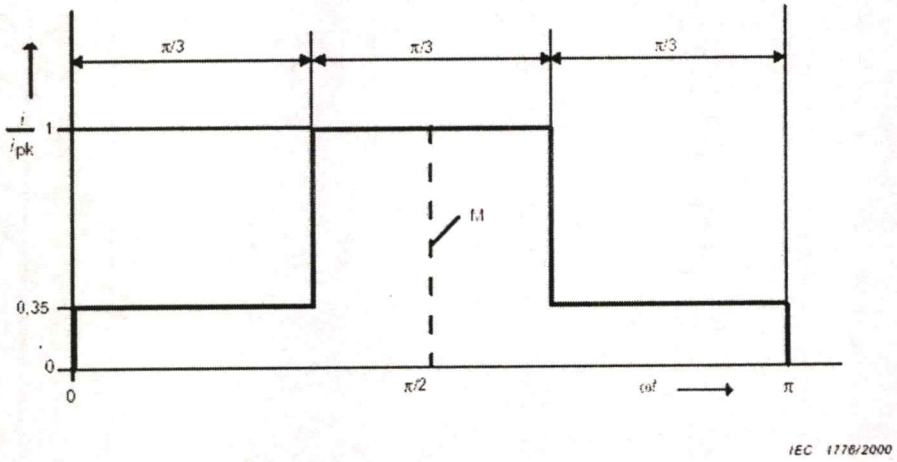
นอกจากนั้นรูปคลื่นของกระแสไฟฟ้าอินพุตจะจัดว่าอยู่ใน Class D ถ้า 95% ของครึ่งรูปคลื่นกระแสฮาร์มอนิก (ต่อเวลา) อยู่ในเส้นขีดจำกัดที่กำหนดดังแสดงในรูปที่ 2.8 และการที่จะสามารถผ่านมาตรฐาน IEC 1000-3-2 Class D ได้ ค่ากระแสฮาร์มอนิกจะต้องน้อยกว่าค่าที่กำหนดในตารางที่ 2.1

รูปที่ 2.9 แสดงวงจรสมมูลในการตรวจวัดค่ากระแสฮาร์มอนิก ซึ่งจะเห็นได้ว่าเครื่องมือวัดที่ใช้จะต่ออนุกรมอยู่ระหว่างแหล่งจ่ายกำลังไฟฟ้ากับบริภัณฑ์ที่ทำการทดสอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



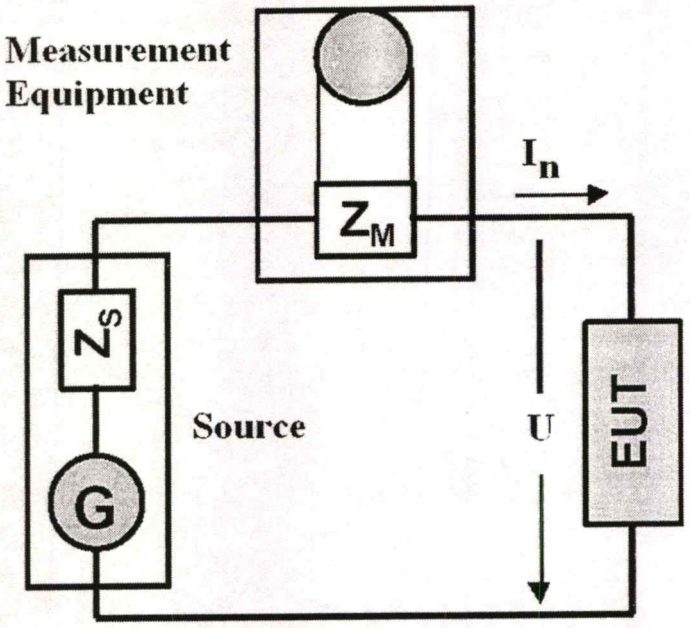
รูปที่ 2.7 แผนผังของการกำหนดมาตรฐานทดสอบสำหรับผลิตภัณฑ์แต่ละชนิด



Envelope of the input current to define the "special wave shape" and to classify equipment as Class D

รูปที่ 2.8 Class D wave-shape envelope

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



I_n = n^{th} order harmonic component of line current

EUT = Equipment Under Test

รูปที่ 2.9 วงจรสมมูลของการติดตั้งเครื่องมือวัดในการทดสอบ

ตารางที่ 2.1 ขีดจำกัดของกระแสฮาร์มอนิก Class D

Harmonic Order n	**Maximum permissible harmonic current per watt mA (rms) /W**	**Maximum permissible harmonic current A (rms)**
3	3.4	2.30
5	1.9	1.14
7	1.0	0.77
9	0.5	0.40
11	0.35	0.33
13	0.296	0.21
$15 \leq n \leq 39$ (odd harmonic only)	$\frac{3.85}{n}$	$\frac{2.25}{n}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

2.4.2 มาตรฐานประเทศญี่ปุ่น (MITI)

ในขณะที่ประเทศญี่ปุ่น (Japan Electronic Industry Development Association (JEIDA) Ministry of International Trade and Industry (MITI))ได้มีการออกมาตรฐานบังคับใช้ (Mandatory standard) สำหรับจำกัดส่วนประกอบฮาร์มอนิกของกระแสไฟฟ้าเช่นกันในปี ค.ศ.1993 ซึ่งเป็นการดัดแปลงมาจากมาตรฐาน IEC 1000-3-2 อย่างไรก็ตามสิ่งที่แตกต่างจากมาตรฐาน IEC 1000-3-2 ก็คือ ค่าแรงดันไฟฟ้า กระแสไฟฟ้า และค่าอิมพีแดนซ์ของแหล่งจ่ายที่ใช้ในการทดสอบ ดังแสดงในตารางที่ 2.2 เป็นต้น

ตารางที่ 2.2 รายละเอียดของมาตรฐาน MITI

การแยกชนิดของอุปกรณ์	พิกัดกระแสไฟฟ้า < 20 แอมป์	พิกัดกระแสไฟฟ้า > 20 แอมป์
หนึ่งเฟส-สองสาย 100 โวลท์	0.4 Ω ± 8 % + 0.37 mH ± 8 %	0.4 Ω ± 8 % + 0.37 mH ± 8 %
หนึ่งเฟส-สองสาย 200 โวลท์	0.38 Ω ± 8 % + 0.46 mH ± 8 %	0.4 Ω ± 8 % + 0.37 mH ± 8 %
หนึ่งเฟส-สามสาย	สายเฟส : 0.19 Ω ± 8 % + 0.23 mH ± 8 % สายนิวตรอน: 0.21 Ω ± 8 % + 0.14 mH ± 8 %	N/A
สามเฟสต่อแบบเดลต้า	0.19 Ω ± 8 % + 0.23 mH ± 8 %	0.06 Ω ± 10 % + 0.07 mH ± 10 %

ในขณะที่ขีดจำกัดกระแสฮาร์มอนิก (harmonic current limit) จะใช้หลักการเดียวกันกับของมาตรฐาน IEC 1000-3-2 เช่นกัน เพียงแต่ว่ามาตรฐาน MITI จะใช้แรงดันไฟฟ้าทดสอบเท่ากับ 100/200 โวลท์ ในขณะที่ IEC 1000-3-2 จะทดสอบที่แรงดันไฟฟ้าเท่ากับ 230/400 โวลท์ ทำให้ค่ากระแสฮาร์มอนิกต้องมีการนอมอลไรซ์ (normalized) ข้อมูลของมาตรฐาน IEC 1000-3-2 ยกตัวอย่างเช่น ในกรณีหนึ่งเฟส (single phase) ค่าขีดจำกัดของกระแสฮาร์มอนิกจะหาได้จาก

$$I_{harmonic}\ (Limit\ of\ Japan) = harmonic\ limit\ value \cdot \left(\frac{230}{V_{nom}}\right) \qquad (2\text{-}18)$$

โดยที่ V_{nom} = ค่าแรงดันไฟฟ้าที่ใช้ทดสอบสำหรับกรณีไฟฟ้าหนึ่งเฟส

จากสมการที่ (2-18) จะเห็นได้ว่า ถ้าในกรณีที่ทดสอบที่แรงดันไฟฟ้าเท่ากับ 100 โวลท์ จะเป็นการเพิ่มค่าขีดจำกัดของกระแสฮาร์มอนิกมาตรฐาน IEC 1000-3-2 เท่ากับ 230 %และเท่ากับ 15 % สำหรับแรงดันไฟฟ้าทดสอบเท่ากับ 200 โวลท์ เป็นต้น [81]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

50950

บทที่ 3
ความเข้ากันได้ทางแม่เหล็กไฟฟ้า

3.1 ประวัติและความเป็นมา

อาจจะกล่าวได้ว่าปัญหาที่เกี่ยวกับความเข้ากันได้ทางแม่เหล็กไฟฟ้าถูกค้นพบและแก้ไขในปลายปี ค.ศ.1800 โดยนาย Marconi [12] ส่วนในด้านของบทความวิชาการที่เกี่ยวกับเรื่องดังกล่าวเริ่มต้นได้รับการตีพิมพ์ประมาณปี ค.ศ.1920 ซึ่งโดยส่วนใหญ่จะเป็นบทความทางด้านสายอากาศและเครื่องรับเป็นต้น ในขณะที่ปัญหาสัญญาณรบกวนแม่เหล็กไฟฟ้าที่เกิดจากอุปกรณ์เครื่องใช้ไฟฟ้าเช่น มอเตอร์ รถไฟฟ้า ฯลฯ เริ่มต้นได้รับความสนใจประมาณปี ค.ศ.1930

สำหรับพัฒนาการทางด้านปัญหาที่เกี่ยวกับความเข้ากันได้ทางแม่เหล็กไฟฟ้านั้นสามารถกล่าวได้ว่า ในระหว่างช่วงสงครามโลกครั้งที่สอง อุปกรณ์อิเล็กทรอนิกส์โดยส่วนใหญ่จะมีความหนาแน่นของอุปกรณ์น้อย ซึ่งโดยส่วนใหญ่จะได้แก่หลอดสูญญากาศ (Vacuum tube electronics) ทำให้ปัญหาที่เกี่ยวกับเรื่องดังกล่าวสามารถแก้ไขโดยง่าย ไม่ซับซ้อน

แต่ปัญหาที่เกี่ยวกับความเข้ากันได้ทางแม่เหล็กไฟฟ้าได้รับความสนใจอย่างจริงจัง เริ่มตั้งแต่การเกิดขึ้นของอุปกรณ์อิเล็กทรอนิกส์ที่มีความจุสูง (High-density electronic components) เช่น การเกิดขึ้นของตัวทรานซิสเตอร์ในปี ค.ศ.1950 การเกิดขึ้นของตัววงจรรวม (IC) ในปี ค.ศ.1960 และการเกิดขึ้นของตัวไมโครโปรเซสเซอร์ในปี ค.ศ.1970 นอกจากนั้นภายหลังจากปี ค.ศ.1970 เป็นต้นมาไม่ว่าจะเป็นอุปกรณ์อิเล็กทรอนิกส์ หรือคอมพิวเตอร์ทั้งหลายได้มีการเปลี่ยนจากการประมวลผลแบบอนาล็อก (analog signal processing) มาเป็นแบบดิจิตอล (digital signal processing) เพราะทำให้สามารถเพิ่มความเร็วในการสวิตช์ (switching speed) และลดจำนวนวงจรรวมลงได้ ด้วยสาเหตุดังกล่าวทำให้ในปัจจุบันปัญหาในเรื่องของความเข้ากันได้ทางแม่เหล็กไฟฟ้าเป็นปัญหาหลักที่สำคัญสำหรับการติดต่อสื่อสารโดยใช้สายหรือสัญญาณวิทยุ ดังนั้นในปี ค.ศ.1979 ประเทศสหรัฐอเมริกาได้จัดตั้งคณะกรรมาธิการ Federal Communications Commission (FCC) ขึ้นมาเพื่อกำหนดขีดจำกัด (limit) สำหรับอุปกรณ์ดิจิตอล (digital devices) ให้มีการแผ่กระจายสัญญาณรบกวนแม่เหล็กไฟฟ้า (EMI) ให้ต่ำกว่าขีดจำกัดดังกล่าว และยังห้ามมิให้อุปกรณ์ดิจิตอลที่ไม่ผ่านข้อกำหนดดังกล่าวจำหน่ายสินค้าในประเทศสหรัฐอเมริกาอีกด้วย

ในขณะที่ทางยุโรปได้เริ่มต้นก่อนทางสหรัฐอเมริกา โดยมีการเริ่มต้นกำหนดขีดจำกัดสำหรับอุปกรณ์ดิจิตอลในปี ค.ศ.1933 ที่ประเทศฝรั่งเศส โดยคณะกรรมาธิการ International Electrotechnical Commission (IEC) ซึ่งได้กำหนดให้คณะกรรมการ International Special Committee on Radio Interference (CISPR) เป็นหน่วยงานซึ่งมีหน้าที่ในการจัดการปัญหาที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เกี่ยวกับสัญญาณรบกวนแม่เหล็กไฟฟ้า และในตอนแรกหน่วยงานดังกล่าวได้จัดทำเอกสารที่เกี่ยวกับเครื่องมือวัดที่ใช้สำหรับหาการแผ่กระจายของสัญญาณรบกวนแม่เหล็กไฟฟ้า และหลังจากสงครามโลกครั้งที่สองหรือในปี ค.ศ.1946 ที่ประเทศอังกฤษ ได้มีการออกเอกสารทางเทคนิคเพิ่มเติมที่เกี่ยวกับเทคนิคในการวัดและทดสอบ (measurement techniques) และรวมถึงการกำหนดขีดจำกัด (limit) ของสัญญาณรบกวนแม่เหล็กไฟฟ้า ซึ่งในตอนแรกประเทศสหรัฐอเมริกาก็ได้ใช้ขีดจำกัดดังกล่าวกำหนดเป็นขีดจำกัดสำหรับระบบที่เป็นดิจิตอล (digital system) ที่ใช้ภายในประเทศ

สำหรับทางด้านการทหาร เริ่มต้นในปีค.ศ.1960 ประเทศสหรัฐอเมริกาได้มีการออกมาตรฐาน MIL-STD-461 โดยที่อุปกรณ์อิเล็กทรอนิกส์และอุปกรณ์ไฟฟ้าทุกชนิดจะต้องผ่านมาตรฐานดังกล่าว นอกจากนั้นทางด้านการทหารยังได้เพิ่มเติมความสนใจที่ "ความอ่อนไหวต่อสัญญาณรบกวนแม่เหล็กไฟฟ้า (susceptibility)" ของอุปกรณ์ต่างๆอีกด้วย ในขณะที่ ณ.เวลาปัจจุบัน (ค.ศ.2003) ทางอุตสาหกรรมทั่วไปยังไม่ได้เน้นความสำคัญของปัญหาความอ่อนไหวต่อสัญญาณรบกวนแม่เหล็กไฟฟ้าของอุปกรณ์อิเล็กทรอนิกส์และอุปกรณ์ไฟฟ้าเลย [12], [21-22], [76] เพราะการทดสอบความอ่อนไหวต่อสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำจะมีปัญหาทางด้านราคาในการออกแบบและทดสอบที่เพิ่มขึ้นมากกว่าสองเท่าเมื่อเปรียบเทียบกับการควบคุมการแผ่กระจายตามสายตัวนำ (emission control) [22]

สำหรับมาตรฐานที่ใช้ทางด้านที่เกี่ยวกับ "ความอ่อนไหวต่อสัญญาณรบกวนแม่เหล็กไฟฟ้า (susceptibility)" ซึ่งเป็นคำนิยามของประเทศสหรัฐอเมริกา (FCC) หรือ "ภูมิคุ้มกันต่อสัญญาณรบกวนแม่เหล็กไฟฟ้า (immunity)" ซึ่งเป็นคำนิยามของมาตรฐานนานาชาติ (IEC)

สำหรับมาตรฐานนานาชาติจะได้แก่ IEC 1000-4-3 ถึง IEC 1000-4-6 โดยมีรายละเอียดดังนี้ [20]

- IEC 1000-4-3 จะได้แก่ ภูมิคุ้มกันแม่เหล็กไฟฟ้าที่แผ่กระจายทางอากาศ (Radiated Immunity Test)
- IEC 1000-4-4 จะได้แก่ Electrical Fast Transients (EFT)/Burst
- IEC 1000-4-5 จะได้แก่ Electrical Surges
- IEC 1000-4-6 จะได้แก่ ภูมิคุ้มกันแม่เหล็กไฟฟ้าที่แผ่กระจายทางสายตัวนำ (Conducted Immunity Test)

อย่างไรก็ตามในทางปฏิบัติโดยส่วนใหญ่จะทดสอบความอ่อนไหวต่อสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำในรูปของการแทรกสอดของสัญญาณพัลส์ (Pulse interference) เช่น Electrical Surges และ Electrical Fast Transients (EFT)/Burst เท่านั้น [8]

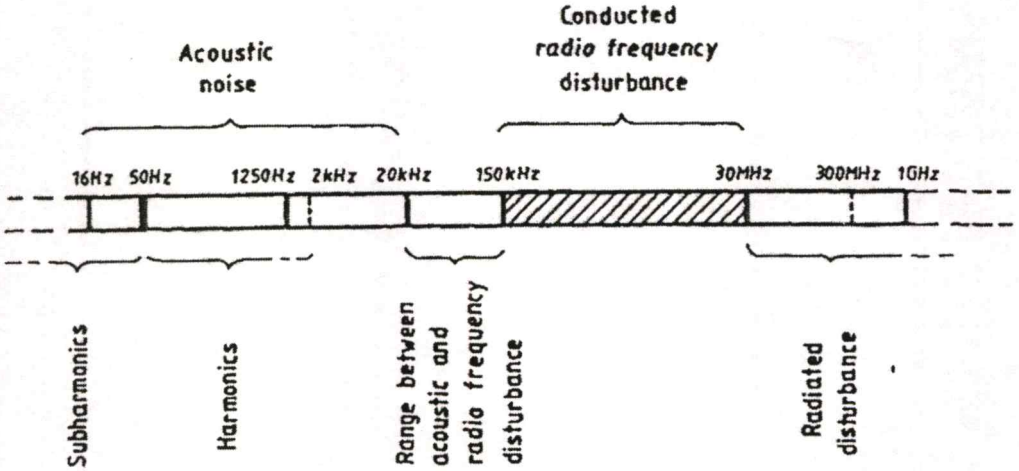
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 นิยามของสัญญาณรบกวนแม่เหล็กไฟฟ้าและความเข้ากันได้ทางแม่เหล็กไฟฟ้า

การรบกวนทางแม่เหล็กไฟฟ้า (Electromagnetic disturbance) อาจจะทำให้การทำงานของอุปกรณ์ (device) เครื่องมือ (equipment) หรือระบบ (system) มีความผิดพลาดหรือเกิดความเสียหายได้ ซึ่งเมื่อใดก็ตามที่การรบกวนทางแม่เหล็กไฟฟ้าดังกล่าวก่อให้เกิดความผิดพลาดในการทำงานหรือเกิดความเสียหายต่อ อุปกรณ์ (device) เครื่องมือ (equipment) หรือระบบ (system) การรบกวนทางแม่เหล็กไฟฟ้าดังกล่าวจะเรียกว่าเป็น สัญญาณรบกวนแม่เหล็กไฟฟ้าหรือ EMI (Electro-Magnetic Interference) ซึ่งก็หมายถึงสัญญาณที่ไม่ต้องการให้เกิดขึ้นในระบบนั่นเอง

โดยทั่วไปการรบกวนทางแม่เหล็กไฟฟ้าสามารถแบ่งออกได้หลายรูปแบบตามพิสัยความถี่ดังแสดงในรูปที่ 3.1 การรบกวนทางแม่เหล็กไฟฟ้าที่ความถี่ในพิสัย 0 Hz ถึงประมาณ 2000 Hz จะจัดอยู่ในพิสัยการรบกวนทางแม่เหล็กไฟฟ้าความถี่ต่ำหรือที่นิยมเรียกกันว่า “ฮาร์มอนิก” ซึ่งจะมีผลทำให้สัญญาณรูปคลื่นแรงดันไฟฟ้าจากระบบไฟฟ้ากำลังมีความผิดเพี้ยนไปจากสัญญาณไซน์ และนอกจากนั้นยังเพิ่มความสูญเสียในระบบไฟฟ้ากำลังอีกด้วย ดังได้กล่าวในรายละเอียดไว้แล้วในบทที่ 2

สำหรับความถี่ในพิสัย 1.25 kHz ถึง 150 kHz ในปัจจุบัน (ค.ศ.2003) ยังไม่จัดว่าเป็นปัญหาที่จะต้องแก้ไขด้วยวิศวกรทางด้านความเข้ากันได้ทางแม่เหล็กไฟฟ้า (EMC engineers) แต่อย่างไรก็ตามมาตรฐานนานาชาติหลายฉบับได้ขยายพิสัยความถี่ฮาร์มอนิก (Harmonics) ให้ครอบคลุมถึงพิสัยความถี่ดังกล่าวบ้างแล้ว [10]



รูปที่ 3.1 พิสัยความถี่ของการรบกวนทางแม่เหล็กไฟฟ้า

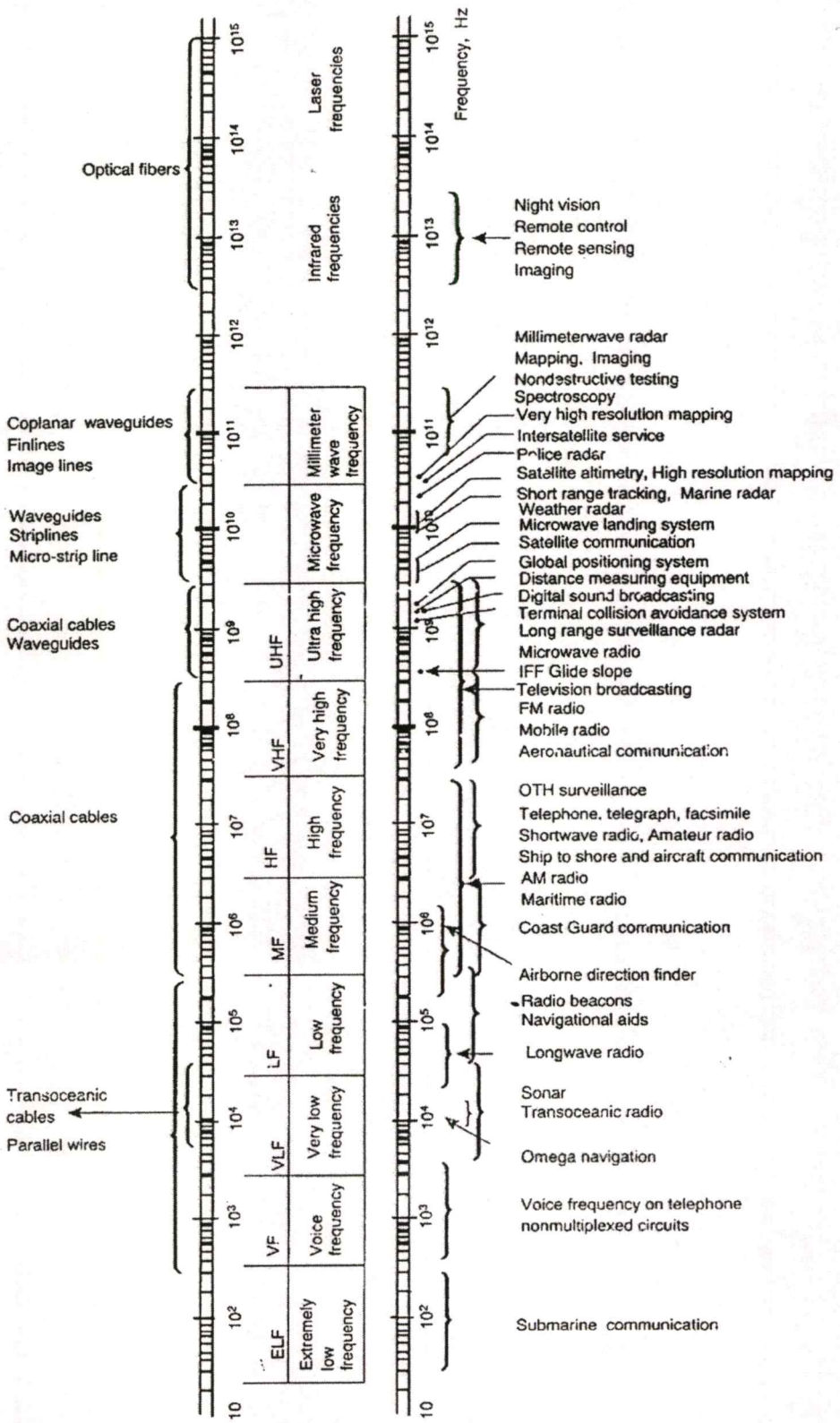
ส่วนพิสัยความถี่ของการรบกวนทางแม่เหล็กไฟฟ้าหรือบางครั้งจะเรียกแทนว่าการรบกวนความถี่วิทยุ (Radio frequency disturbance) จะจัดอยู่ในการรบกวนทางแม่เหล็กไฟฟ้าความถี่สูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยเริ่มพิจารณาความถี่ตั้งแต่ 150 kHz ถึง 1GHzสามารถแบ่งออกได้เป็นสองแบบด้วยกัน คือ ที่ความถี่ตั้งแต่ 150 kHz ถึง 30MHz จะพิจารณาว่าเป็นสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำ (Conducted EMI) และพิสัยความถี่ตั้งแต่ 30MHz ถึง 1GHz จะพิจารณาว่าเป็นสัญญาณรบกวนแม่เหล็กไฟฟ้าทางอากาศ (Radiated EMI) ซึ่งทั้งสองแบบจะมีรูปแบบในการรบกวนและวิธีในการตรวจจับสัญญาณรบกวนแม่เหล็กไฟฟ้าไม่เหมือนกัน อย่างไรก็ตามโดยแท้จริงแล้วคำว่า "การรบกวนทางแม่เหล็กไฟฟ้า" กับ "การรบกวนความถี่วิทยุ"จะไม่สามารถนำมาใช้แทนกันได้ เพราะการรบกวนทางแม่เหล็กไฟฟ้าเป็นเพียงส่วนหนึ่งในพิสัยความถี่วิทยุเท่านั้น [8] ดังแสดงในรูปที่ 3.2 กล่าวในทำนองเดียวกัน สำหรับการแก้ปัญหาฮาร์มอนิกหรือการปรับปรุงค่าตัวประกอบกำลังของระบบหรือวงจรใดๆก็ตาม ไม่ได้หมายความว่าจะเป็นการแก้ปัญหาสัญญาณรบกวนแม่เหล็กไฟฟ้าแต่อย่างใด

สัญญาณรบกวนแม่เหล็กไฟฟ้าสามารถเคลื่อนที่จากแหล่งกำเนิดสัญญาณรบกวน (source) ผ่านตัวกลาง (coupling) ไปยังตัวรับผลกระทบ (receptor) ซึ่งตัวรับผลกระทบดังกล่าวอาจจะหมายถึง อุปกรณ์ เครื่องมือหรือระบบก็ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

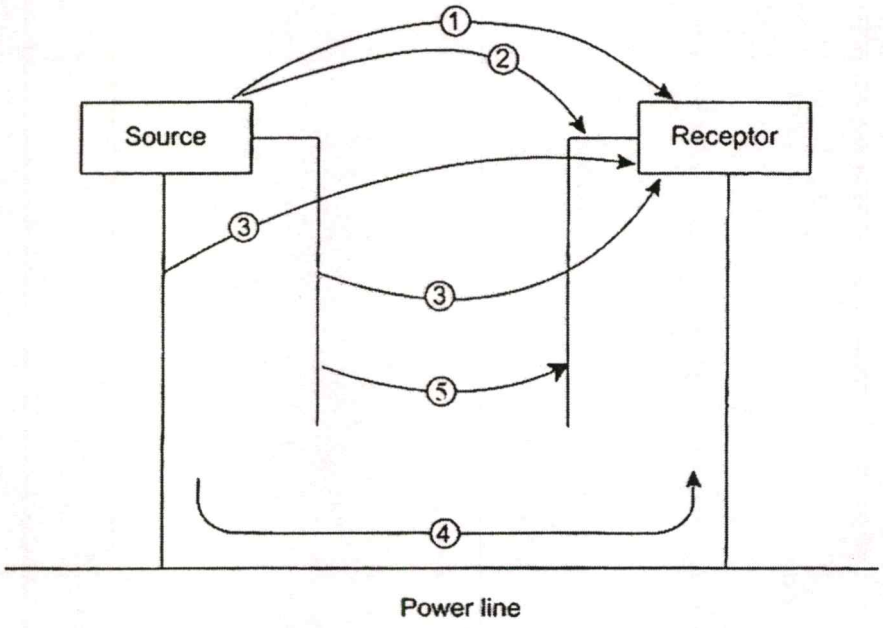


รูปที่ 3.2 สเปกตรัมและการประยุกต์ใช้แม่เหล็กไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.3 แสดงรูปแบบการรบกวนทางแม่เหล็กไฟฟ้าจากแหล่งกำเนิดสัญญาณรบกวนไปยังตัวรับผลกระทบ ได้แสดงไว้ดังต่อไปนี้

- แหล่งกำเนิดสัญญาณรบกวนแผ่กระจายคลื่นแม่เหล็กไฟฟ้าโดยผ่านทางอากาศไปยังตัวรับผลกระทบโดยตรง (รูปแบบที่1)
- แหล่งกำเนิดสัญญาณรบกวนแผ่กระจายคลื่นแม่เหล็กไฟฟ้าโดยผ่านทางอากาศไปยังสายเคเบิลกำลัง/สัญญาณ/ควบคุม ที่เชื่อมต่อกับตัวรับผลกระทบ โดยที่สายเคเบิลดังกล่าวจะเป็นตัวนำสัญญาณรบกวนที่เกิดขึ้นไปยังตัวรับผลกระทบ (รูปแบบที่2)
- สายเคเบิลกำลัง/สัญญาณ/ควบคุม ที่ต่ออยู่กับแหล่งกำเนิดสัญญาณรบกวนเป็นตัวแผ่กระจายคลื่นแม่เหล็กไฟฟ้าไปยังตัวรับผลกระทบ (รูปแบบที่3)
- สัญญาณรบกวนแม่เหล็กไฟฟ้าที่เกิดจากแหล่งกำเนิดสัญญาณรบกวนส่งผลกระทบไปยังตัวรับผลกระทบโดยผ่านทางสายเคเบิลกำลัง/สัญญาณ/ควบคุม ที่เชื่อมต่อถึงกันกับตัวรับผลกระทบ (รูปแบบที่4)
- สัญญาณรบกวนแม่เหล็กไฟฟ้าที่อยู่ในสายเคเบิลกำลัง/สัญญาณ/ควบคุม ที่ต่ออยู่กับแหล่งกำเนิดสัญญาณรบกวน เหนี่ยวนำไปยังสายเคเบิลกำลัง/สัญญาณ/ควบคุมที่ต่ออยู่กับตัวรับผลกระทบโดยเฉพาะอย่างยิ่งเมื่อสายดังกล่าวอยู่ใกล้ชิดกันมากเท่าไหร่ก็จะทำให้เกิดสัญญาณรบกวนแม่เหล็กไฟฟ้าที่ตัวรับผลกระทบมากขึ้นเท่านั้น (รูปแบบที่ 5)



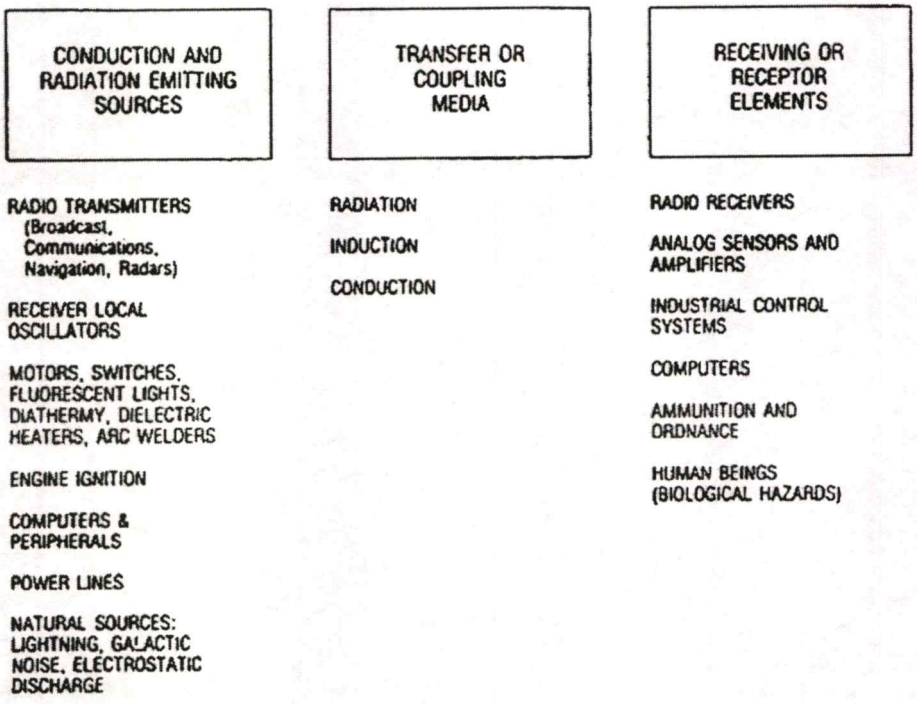
รูปที่ 3.3 รูปแบบการรบกวนทางแม่เหล็กไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณรบกวนแม่เหล็กไฟฟ้าที่เกิดจากตัวกำเนิดสัญญาณรบกวนที่มีขนาดเกินกว่าภูมิคุ้มกันสนามแม่เหล็กไฟฟ้า (Electromagnetic field immunity) ของตัวรับผลกระทบที่สามารถทนได้ ก็จะทำให้ตัวรับผลกระทบนั้นเกิดความเสียหายหรือเกิดความผิดพลาดในการทำงานขึ้น ซึ่งนั่นก็หมายถึงการไม่สามารถเข้ากันได้ทางแม่เหล็กไฟฟ้า ดังนั้นคำว่า "ความเข้ากันได้ทางแม่เหล็กไฟฟ้า (Electromagnetic Compatibility) หรือ EMC" ก็จะหมายถึงความสามารถของตัวรับผลกระทบ (อุปกรณ์ เครื่องมือ ระบบ) ที่สามารถทำงานได้โดยปกติในสิ่งแวดล้อมแม่เหล็กไฟฟ้า และในขณะเดียวกันตัวรับผลกระทบดังกล่าวจะต้องไม่ก่อให้เกิดการรบกวนทางแม่เหล็กไฟฟ้าที่มากเกินภูมิคุ้มกันสนามแม่เหล็กไฟฟ้าที่สามารถทนได้ของ อุปกรณ์ เครื่องมือหรือระบบอื่นๆด้วย

3.3 หลักการพื้นฐานของการเกิดสัญญาณรบกวนแม่เหล็กไฟฟ้า

ดังที่กล่าวมาแล้วในหัวข้อที่ 3.1 สามารถสรุปองค์ประกอบที่สำคัญที่ทำให้เกิดสัญญาณรบกวนแม่เหล็กไฟฟ้าดังแสดงในรูปที่ 3.4



รูปที่ 3.4 องค์ประกอบหลักที่ทำให้เกิดการส่ง-รับแม่เหล็กไฟฟ้า

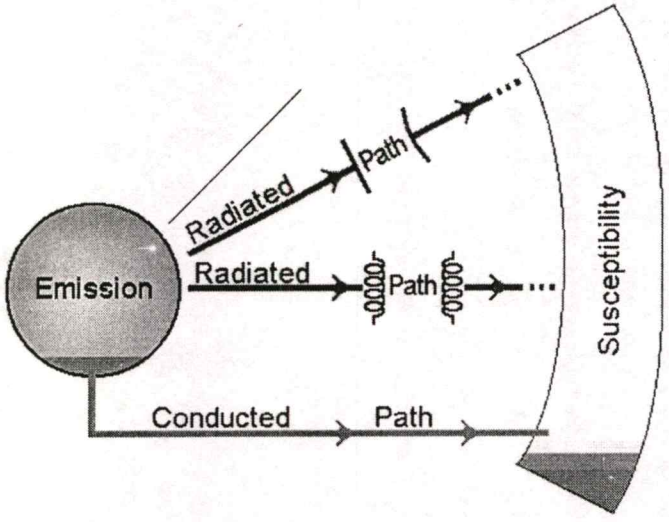
รูปที่ 3.4 ประกอบด้วย แหล่งกำเนิดสัญญาณรบกวนแม่เหล็กไฟฟ้า (EMI source) เส้นทางเดินของสัญญาณรบกวน (Coupling path) และตัวรับผลกระทบ (receptor) โดยที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

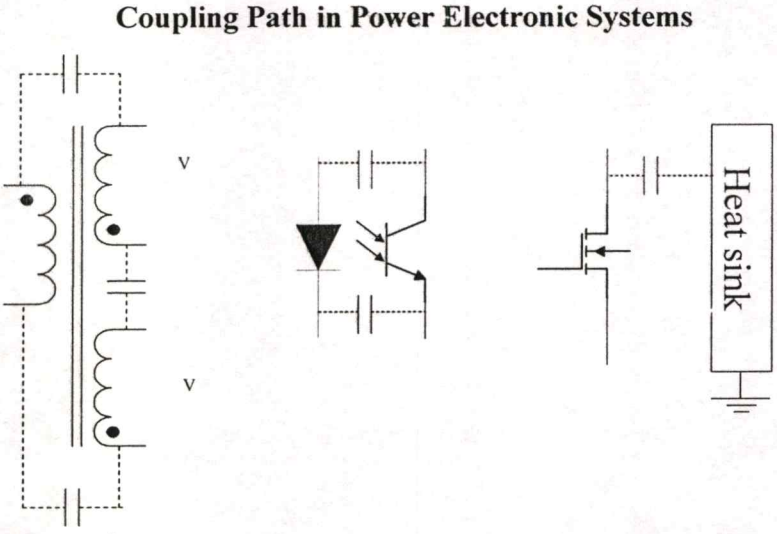
การส่งผ่านสัญญาณรบกวนของแหล่งกำเนิดสัญญาณรบกวนอาจจะอยู่ในรูปของแรงดันหรือกระแสไฟฟ้าในสายตัวนำ สนามไฟฟ้าหรือสนามแม่เหล็กที่แผ่กระจายไปทางอากาศก็ได้

ตัวอย่างของทั้งแหล่งกำเนิดสัญญาณรบกวนและตัวรับผลกระทบได้แสดงไว้เช่นกันและจะสังเกตเห็นได้ว่าเครื่องมือหรือระบบบางแบบจะเป็นได้ทั้งแหล่งกำเนิดสัญญาณรบกวนและตัวรับผลกระทบดังแสดงในรูปที่ 3.7 เส้นทางเดินของสัญญาณรบกวนระหว่างแหล่งกำเนิดสัญญาณรบกวนไปยังตัวรับผลกระทบสามารถแบ่งออกได้เป็นสองรูปแบบด้วยกันคือ

- การแผ่กระจาย (Radiation) หรือการเชื่อมต่อโดยใช้แม่เหล็กไฟฟ้าผ่านอากาศหรือวัตถุอื่นๆ
- การเชื่อมต่อผ่านทางสายตัวนำที่มีกระแสไฟฟ้าไหลผ่าน



รูปที่ 3.5 หลักการเชื่อมต่อของสัญญาณรบกวนแม่เหล็กไฟฟ้า



รูปที่ 3.6 ตัวอย่างการเชื่อมต่อของสัญญาณรบกวนแม่เหล็กไฟฟ้าในวงจรอิเล็กทรอนิกส์กำลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 การเกิดสัญญาณรบกวนแม่เหล็กไฟฟ้าระหว่างระบบและภายในระบบ

รูปแบบในการเกิดสัญญาณรบกวนแม่เหล็กไฟฟ้าจะสามารถแบ่งออกได้เป็นสองรูปแบบ กล่าวคือ ถ้าเกิดสัญญาณรบกวนแม่เหล็กไฟฟ้าขึ้นระหว่างระบบใดๆตั้งแต่สองระบบขึ้นไปจะเรียกการรบกวนดังกล่าวว่าเป็นการรบกวนกันระหว่างระบบ (Intersystem) ในทำนองเดียวกัน ถ้าเป็นการรบกวนกันระหว่างองค์ประกอบภายในที่อยู่ในระบบเดียวกันจะเรียกการรบกวนดังกล่าวว่าเป็นการรบกวนภายในระบบ (Intrasystem)

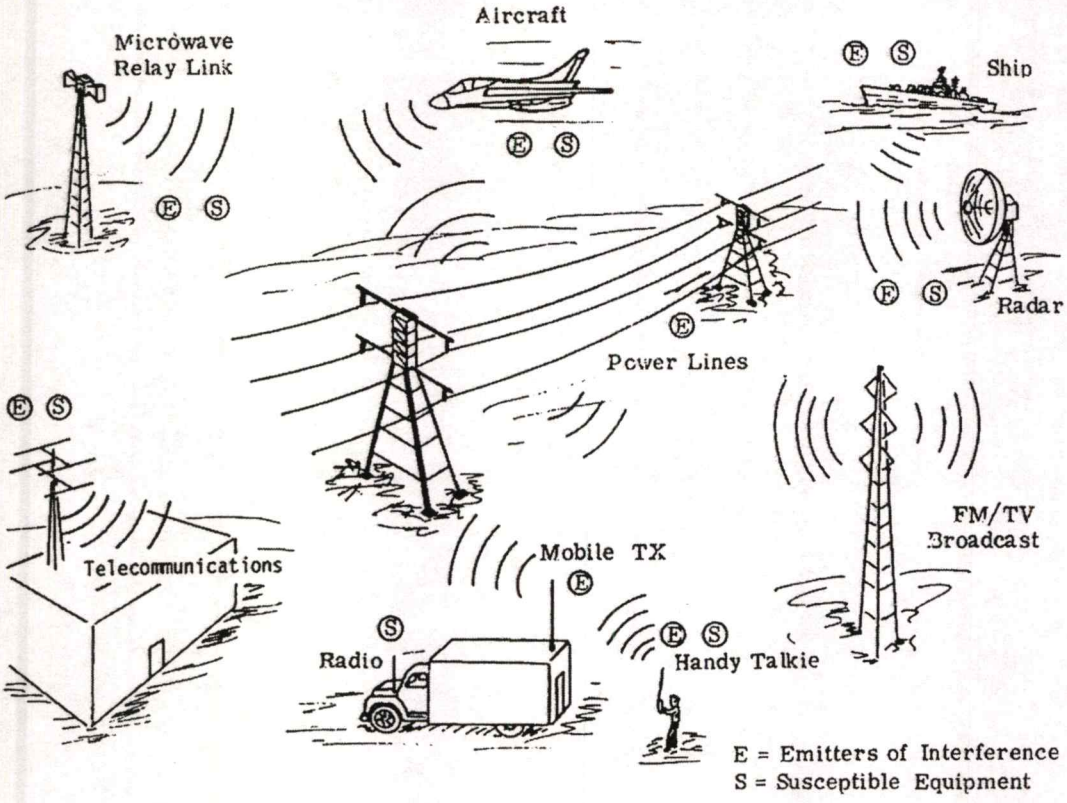
3.4.1 การเกิดสัญญาณรบกวนแม่เหล็กไฟฟ้าระหว่างระบบ (Intersystem)

รูปที่ 3.7 แสดงรูปแบบการเกิดสัญญาณรบกวนแม่เหล็กไฟฟ้าระหว่างระบบ ซึ่งแต่ละระบบจะทำงานที่ความถี่ไม่เท่ากัน พิสัยความถี่ในการทำงานจะอยู่ระหว่างความถี่ไฟฟ้ากำลังไปจนกระทั่งถึงความถี่ในย่านไมโครเวฟ (50/60 Hz ~ GHz) พิกัดกำลังไฟฟ้าจะมีขนาดตั้งแต่ไม่กี่วัตต์ไปจนกระทั่งถึงระดับเมกกะวัตต์ ดังนั้นเพื่อทำให้ระหว่างระบบเกิดความเข้ากันได้ทางแม่เหล็กไฟฟ้าจึงต้องมีการควบคุมสัญญาณรบกวนแม่เหล็กไฟฟ้าที่เกิดจากระบบต่างๆให้เหมาะสม

อย่างไรก็ตามการควบคุมดังกล่าวไม่สามารถกระทำได้โดยองค์กรใดหรือหน่วยงานใดหน่วยงานหนึ่งเท่านั้น แต่ต้องหมายถึงการร่วมมือกันของสมาคมอุตสาหกรรม (Industrial association) หน่วยงานอิสระ (Voluntary regulation) และรัฐบาลโดยการออกกฎหมายควบคุมจนกระทั่งถึงข้อตกลงระหว่างประเทศ

โดยทั่วไปแล้วการเกิดสัญญาณรบกวนแม่เหล็กไฟฟ้าระหว่างระบบมักจะเป็นการแผ่กระจายทางอากาศ เช่น ผ่านทางสายอากาศไปยังสายอากาศ (antenna-to-antenna) หรือจากสายอากาศไปยังสายตัวนำเป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

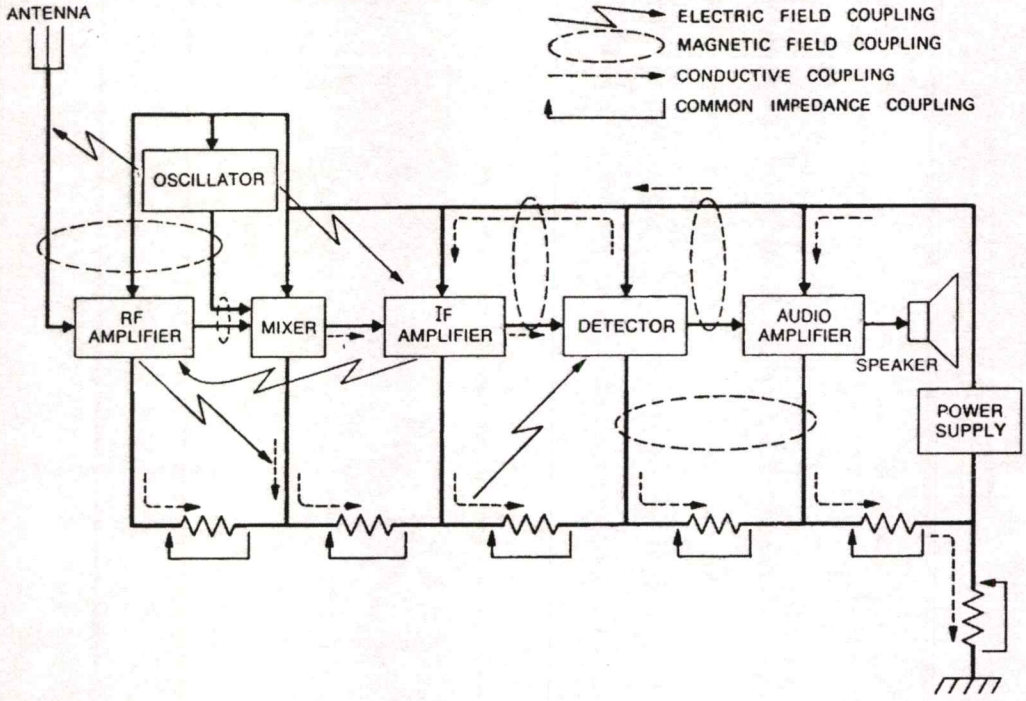


รูปที่ 3.7 ตัวอย่างการเกิดสัญญาณรบกวนแม่เหล็กไฟฟ้าระหว่างระบบ

3.4.2 การเกิดสัญญาณรบกวนแม่เหล็กไฟฟ้าภายในระบบ (Intrasystem)

การเกิดสัญญาณรบกวนแม่เหล็กไฟฟ้าภายในระบบก็จะเหมือนกับการรบกวนกันเองอยู่แต่เฉพาะภายในระบบเท่านั้น (Self-jamming) ซึ่งเป็นสิ่งที่ไม่ต้องการให้เกิดขึ้นภายในระบบ รูปที่ 3.8 แสดงรูปแบบตัวอย่างการเกิดสัญญาณรบกวนแม่เหล็กไฟฟ้าภายในระบบ จากตัวอย่างดังกล่าวจะเห็นได้ว่าสัญญาณรบกวนแม่เหล็กไฟฟ้าอาจจะอยู่ในรูปของแรงดันไฟฟ้าชั่วขณะ (transient voltage) หรือสไปร์คของกระแสไฟฟ้า (current spike) ที่มาตามสายตัวนำ ซึ่งสไปร์คของกระแสไฟฟ้าดังกล่าวอาจจะอยู่ในรูปของไฟฟ้า (electrically) ซึ่งสามารถแทนให้อยู่ในรูปของตัวเก็บประจุ (capacitive) หรืออยู่ในรูปของแม่เหล็ก (magnetically) ก็จะแทนให้อยู่ในรูปของตัวเหนี่ยวนำ (inductively) โดยที่ตัวเก็บประจุและตัวเหนี่ยวนำเหล่านี้จะเป็นตัวเชื่อมต่อในการนำสัญญาณรบกวนแม่เหล็กไฟฟ้าที่เกิดจากสายเคเบิลที่มีสัญญาณรบกวนแม่เหล็กไฟฟ้าให้สามารถส่งผ่านสัญญาณรบกวนดังกล่าวไปยังสายเคเบิลที่ไม่มีสัญญาณรบกวนนั่นเอง ดังได้แสดงรูปแบบการเชื่อมต่อในรูปที่ 3.5 สำหรับการควบคุมสัญญาณรบกวนแม่เหล็กไฟฟ้าสำหรับการรบกวนภายในระบบนั้นจะแตกต่างจากการควบคุมระหว่างระบบกล่าวคือ การควบคุมดังกล่าวสามารถทำได้ด้วยวิศวกรผู้ทำหน้าที่ในการออกแบบระบบหรือเครื่องมือดังกล่าว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 ตัวอย่างการเกิดสัญญาณรบกวนแม่เหล็กไฟฟ้าภายในระบบ

3.4.2.1 แหล่งกำเนิดสัญญาณรบกวนแม่เหล็กไฟฟ้าในวงจรอิเล็กทรอนิกส์กำลัง

- **องค์ประกอบแอ็กทีฟ (Active components)**

สวิตช์ของวงจรอิเล็กทรอนิกส์กำลังโดยทั่วไป จะเป็นแหล่งกำเนิดสัญญาณรบกวนแม่เหล็กไฟฟ้า (EMI) เพราะ องค์ประกอบแฝง (Parasitic) ที่อยู่ในตัวอุปกรณ์นั่นเอง เช่น ตัวเหนี่ยวนำแฝง (L_p) ซึ่งเกิดจากความยาวขาของตัวอุปกรณ์อิเล็กทรอนิกส์กำลัง ตัวเก็บประจุแฝง (C_p) ซึ่งเกิดจากการระบายความร้อนด้วยแผ่นระบายความร้อน (heat sink) ดังแสดงในรูปที่ 3.9 เป็นต้น

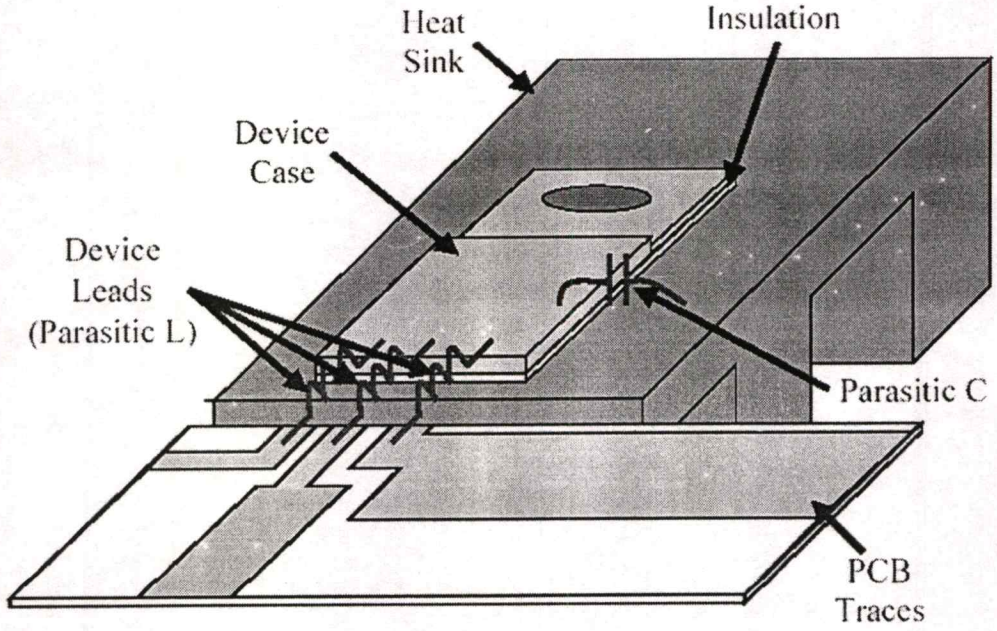
ตัวเหนี่ยวนำแฝงจะทำให้เกิดริงกิ้ง (ringing) ความถี่สูงที่รูปคลื่นของแรงดันไฟฟ้าตกคร่อมสวิตช์ ตามกฎของฟาราเดย์ (Faraday's Law: $v_p = L_p \frac{di}{dt}$) ซึ่งจะมีผลทำให้เกิดแรงดันเค้น (voltage stress) ที่ตัวสวิตช์ และยังเป็นแหล่งกำเนิดกระแสไฟฟ้าในรูปของสัญญาณรบกวนโหมดผลต่าง (Differential Mode Noise Current) อีกด้วย โดยที่สัญญาณรบกวนโหมดผลต่างดังกล่าวจะเชื่อมต่อ (coupling) ไปยังความต้านทานของตัวโครงข่ายสร้างเสถียรภาพอิมพีแดนซ์ (LISN) โดยผ่านทางตัวเก็บประจุภายในสวิตช์นั่นเอง (Miller capacitance) สำหรับตัวโครงข่ายสร้างเสถียรภาพอิมพีแดนซ์จะกล่าวในรายละเอียดในหัวข้อที่ 3.6.3.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในขณะที่รูปคลื่นของแรงดันไฟฟ้าที่ตกคร่อมระหว่างตัวอุปกรณ์กับกราวด์จะทำให้เกิดตัวเก็บประจุแฝง ซึ่งเป็นแหล่งกำเนิดกระแสไฟฟ้าในรูปของสัญญาณรบกวนโหมดผลร่วม (Common Mode Noise Current) ซึ่งจะมีค่าเท่ากับ $i_{c_{PARA}} = C_{PARA}\frac{dv}{dt}$ ซึ่งกระแสไฟฟ้าดังกล่าวจะไหลผ่านความต้านทานของตัวโครงข่ายสร้างเสถียรภาพอิมพีแดนซ์เช่นกัน

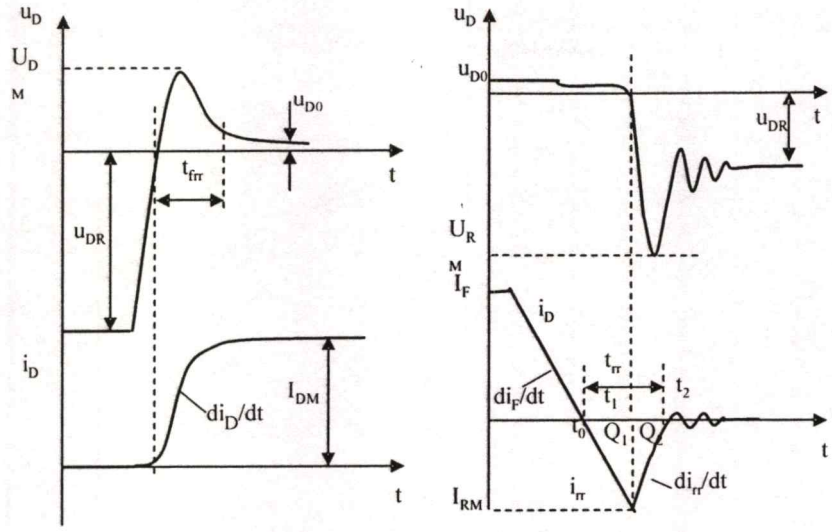
อย่างไรก็ตามจะเห็นได้ว่าเนื่องจากสมการทั่วไปของตัวเก็บประจุแฝงจะเท่ากับ $C_{PARA} = \varepsilon\frac{A}{d}$ โดยที่ ε คือค่าคงที่ไดอีเลคตริคสมบูรณ์ (Absolute permittivity) A คือค่าพื้นที่หน้าตัดของแผ่นตัวนำ และ d คือระยะห่างระหว่างแผ่นตัวนำ [14] เมื่อพิจารณาสมการดังกล่าวจะเห็นได้ว่า ถ้าไม่ต่อแผ่นระบายความร้อนลงกราวด์จะเปรียบเหมือนกับการทำให้ค่าระยะห่างระหว่างแผ่นตัวนำมีค่ามากซึ่งก็จะเป็นผลทำให้ค่าของตัวเก็บประจุแฝงมีค่าลดลง ซึ่งนั่นก็หมายถึงเป็นการตัดเส้นทางเดิน (coupling path) ของสัญญาณรบกวนแม่เหล็กไฟฟ้า เป็นผลทำให้สัญญาณรบกวนแม่เหล็กไฟฟ้าดังกล่าวมีค่าลดลงนั่นเอง แต่ในทางปฏิบัติจะไม่สามารถทำได้เพราะเหตุผลทางด้านความปลอดภัย (safety issues) และเหตุผลทางความแข็งแรงของโครงสร้าง (mechanical consideration)

นอกจากสาเหตุดังกล่าวแล้วยังมีแหล่งกำเนิดสัญญาณรบกวนแม่เหล็กไฟฟ้าจากอุปกรณ์สวิตช์ชิ่งอื่นๆอีก เช่น ช่วงเวลาคืนตัวย้อนกลับของไดโอด (Diode reverse-recovery time) เป็นต้น

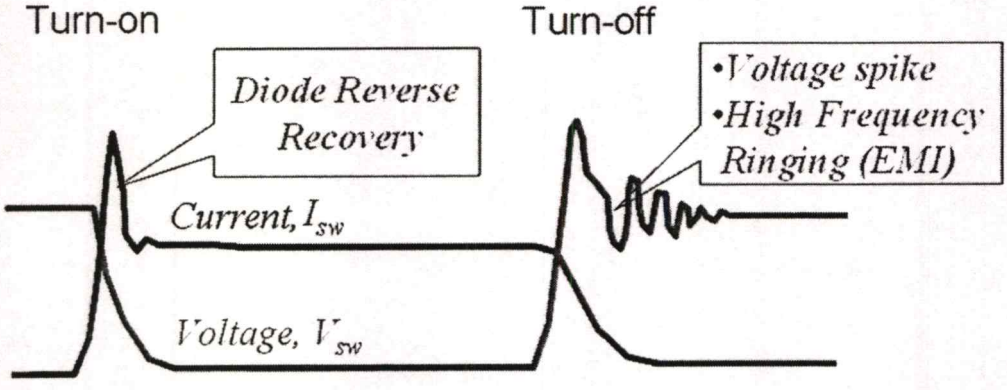


รูปที่ 3.9 ตัวอย่างองค์ประกอบแฝงในวงจรอิเล็กทรอนิกส์กำลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.10 ตัวอย่างผลของช่วงเวลาคืนตัวย้อนกลับของไดโอดขณะนำและไม่นำกระแส



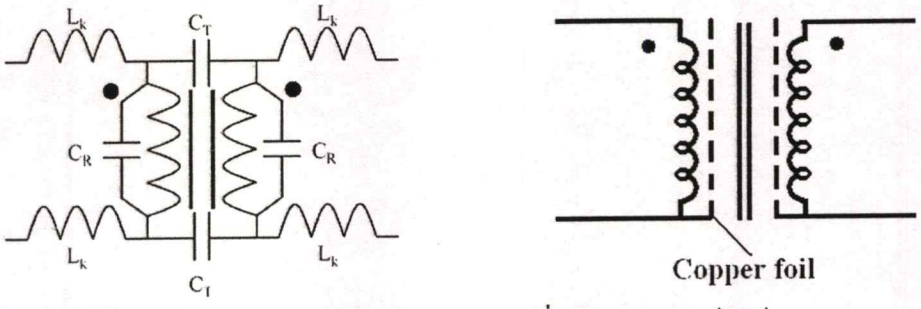
รูปที่ 3.11 ตัวอย่างผลขององค์ประกอบแฝงในวงจรอิเล็กทรอนิกส์กำลังขณะสวิตช์เปิดและปิดวงจร

- องค์ประกอบพาสซีฟ (Passive components)

หม้อแปลงไฟฟ้าความถี่สูง (High Frequency Isolation transformer) เป็นแหล่งกำเนิดสัญญาณรบกวนโหมดผลร่วม (Common Mode: CM) ที่สำคัญขององค์ประกอบพาสซีฟสำหรับสวิตช์ชิ่งเพาเวอร์ซัพพลาย (Switching Power Supply) โดยเฉพาะอย่างยิ่งตัวเก็บประจุแฝงที่ต่ออยู่ระหว่างขดลวด (cross-coupling capacitance) ซึ่งตัวเก็บประจุแฝงดังกล่าวเป็นทางผ่านที่สำคัญของสัญญาณรบกวนโหมดผลร่วม ในรูปที่ 3.12 จะเห็นค่าองค์ประกอบแฝงในตัวหม้อแปลงไฟฟ้าความถี่สูง เช่น ตัวเหนี่ยวนำรั่วไหล (L_k) ตัวเก็บประจุแฝงของขดลวด (C_R) และตัวเก็บประจุแฝงระหว่างขดลวด (C_T) ซึ่งตัวเก็บประจุแฝงระหว่างขดดังกล่าวสามารถทำให้มีค่าลดลงได้ด้วยการเพิ่มระยะห่างระหว่างขดลวด กล่าวอีกนัยหนึ่งก็คือการเพิ่มฟลักซ์รั่วไหล (leakage flux) นั่นเอง หรืออาจจะทำได้โดยการใช้ฟาราเดย์ชิลด์รอบหม้อแปลงไฟฟ้า โดยที่ตัวฟาราเดย์ชิลด์จะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นการแยกกันระหว่างขดลวดด้วยการใช้แผ่นอลูมิเนียมหรือทองแดง (aluminum or copper foil) ต่อลงกราวด์และคั่นกลางอยู่ระหว่างขดลวดดังกล่าว



รูปที่ 3.12 ตัวอย่างองค์ประกอบแฝงในหม้อแปลงความถี่สูงและฟาราเดย์ชิลด์

นอกจากนั้นยังมีองค์ประกอบค่าต่างๆที่แฝงอยู่ใน ตัวต้านทาน ตัวเก็บประจุ และตัวเหนี่ยวนำ ซึ่งค่าองค์ประกอบแฝงดังกล่าวจะเป็นตัวจำกัดย่านความถี่ใช้งานสูงสุดสำหรับอุปกรณ์แต่ละตัว (Self Resonant Frequency) โดยที่สำหรับตัวเก็บประจุจะถูกจำกัดความถี่ใช้งานสูงสุดด้วยค่าความเหนี่ยวนำแฝงที่เกิดจากความยาวขาของตัวเก็บประจุเอง ในขณะที่ตัวเหนี่ยวนำจะถูกจำกัดโดยค่าตัวเก็บประจุแฝงระหว่างขด และในส่วนของตัวต้านทานจะถูกจำกัดด้วยค่าตัวเหนี่ยวนำหรือตัวเก็บประจุแฝงซึ่งจะขึ้นอยู่กับกระบวนการในการผลิตตัวต้านทานดังกล่าว เป็นต้น

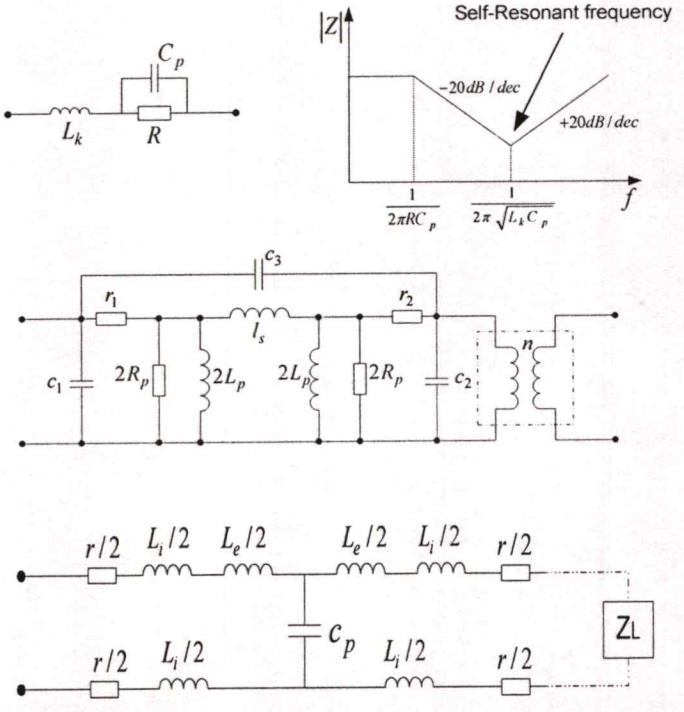
Resistors

Capacitors

Inductors

Transformers

Wires



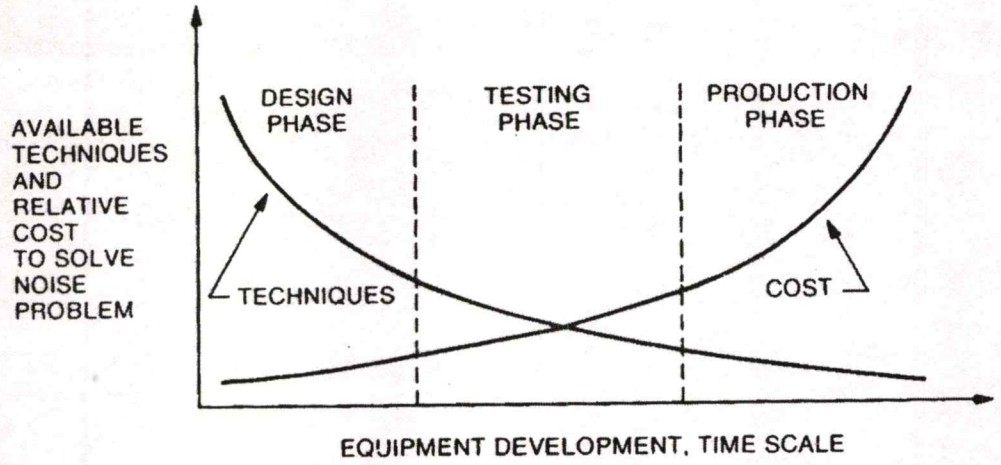
รูปที่ 3.13 ตัวอย่างผลขององค์ประกอบแฝงในตัวต้านทาน ตัวเก็บประจุ ตัวเหนี่ยวนำ หม้อแปลงไฟฟ้าและสายไฟฟ้าที่ความถี่สูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 ภาพรวมของเทคนิคในการควบคุมสัญญาณรบกวนแม่เหล็กไฟฟ้า

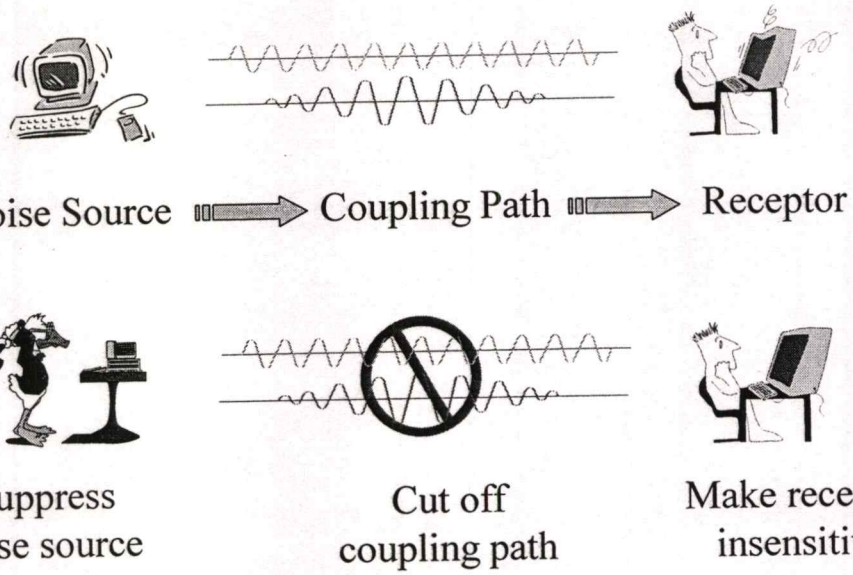
การควบคุมสัญญาณรบกวนแม่เหล็กไฟฟ้าจะแบ่งออกได้เป็นหลายรูปแบบซึ่งจะขึ้นอยู่กับขั้นตอนในการพัฒนาและออกแบบระบบนั้นว่าอยู่ในขั้นตอนไหน เช่น ระบบยังอยู่ในขั้นตอนการออกแบบและวางแผน ขั้นตอนในการสร้างและพัฒนาวงจรต้นแบบหรืออยู่ในระหว่างเดินสายการผลิต (production) เป็นต้น ดังนั้นแนวทางในการแก้ปัญหาในเรื่องความเข้ากันได้ทางแม่เหล็กไฟฟ้าของแต่ละขั้นตอนก็จะแตกต่างกันออกไป นอกจากนั้นราคาในการแก้ไขปัญหาดังกล่าวจะขึ้นอยู่กับขั้นตอนในการออกแบบระบบด้วยเช่นกัน ยกตัวอย่างเช่นถ้าทำการแก้ไขปัญหาดังกล่าวในขั้นตอนการออกแบบและวางแผน ค่าใช้จ่ายในการแก้ไขจะไม่สูง ในขณะที่ถ้าทำการแก้ไขปัญหาในขั้นตอนการผลิตก็จะทำให้ค่าใช้จ่ายในการแก้ไขสูงมาก ดังนั้นแนวทางในการควบคุมสัญญาณรบกวนแม่เหล็กไฟฟ้าที่ถูกต้องควรเริ่มต้นตั้งแต่ขั้นตอนในการออกแบบและวางแผนของระบบ ความสัมพันธ์ระหว่างขั้นตอนในการพัฒนาและออกแบบระบบต่อราคาในการแก้ปัญหาทางด้านความเข้ากันได้ทางแม่เหล็กไฟฟ้าได้แสดงไว้ดังรูปที่ 3.14

อย่างไรก็ตาม สามารถกล่าวโดยสรุปได้ว่าไม่ว่าจะเป็นการควบคุมสัญญาณรบกวนแม่เหล็กไฟฟ้าระหว่างระบบหรือภายในระบบ ต่างก็อาศัยแนวความคิดดังแสดงในรูปที่ 3.15 คือ กำจัดแหล่งกำเนิดสัญญาณรบกวน (Suppress noise source) ตัดเส้นทางการเชื่อมต่อ (Cut-off coupling path) และเพิ่มภูมิคุ้มกันให้กับตัวรับผลกระทบ (Make receptor insensitive) ซึ่งอาจจะเลือกดำเนินการอย่างใดอย่างหนึ่งหรือดำเนินการพร้อมกันก็ได้



รูปที่ 3.14 ความสัมพันธ์ระหว่างขั้นตอนในการพัฒนาและออกแบบระบบต่อราคาในการแก้ปัญหาทางด้านความเข้ากันได้ทางแม่เหล็กไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.15 สรุปหลักการในการควบคุมสัญญาณรบกวนแม่เหล็กไฟฟ้า

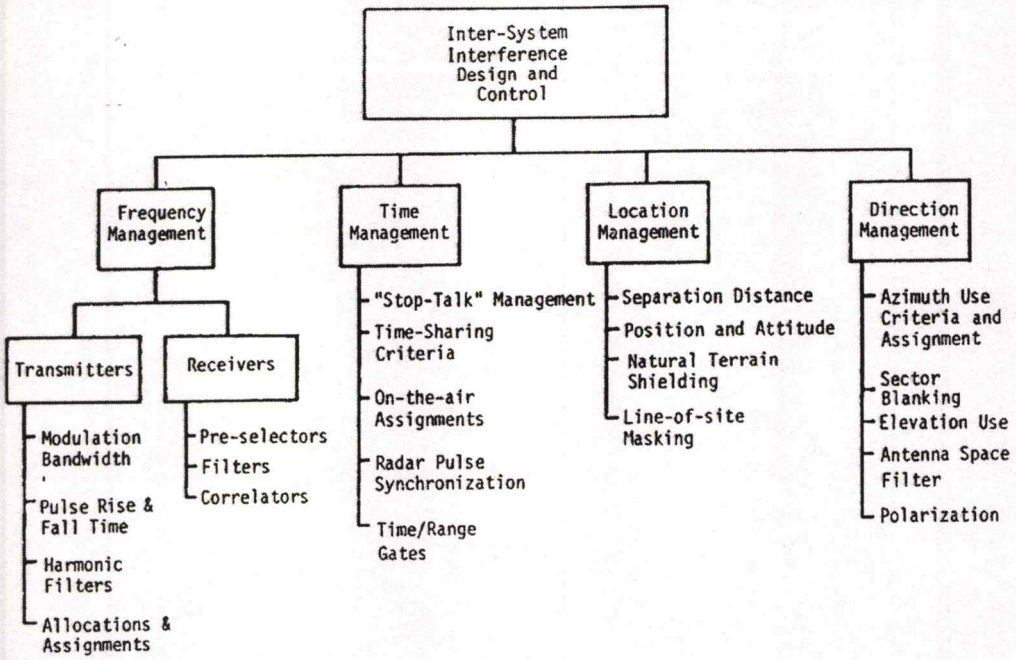
3.5.1 เทคนิคในการควบคุมสัญญาณรบกวนแม่เหล็กไฟฟ้าระหว่างระบบ

รูปที่ 3.16 แสดงองค์ประกอบพื้นฐานของปัญหาที่เกี่ยวกับสัญญาณรบกวนแม่เหล็กไฟฟ้าระหว่างระบบ โดยรูปแบบของสัญญาณรบกวนแม่เหล็กไฟฟ้าระหว่างระบบจะเกิดจากการที่ระบบตั้งแต่สองระบบขึ้นไปสร้างสัญญาณรบกวนแม่เหล็กไฟฟ้าซึ่งสัญญาณรบกวนดังกล่าวจะถูกควบคุมโดยอิสระจากผู้ใช้แต่ละราย เทคนิคในการควบคุมสำหรับปัญหาการรบกวนกันระหว่างระบบแบ่งออกได้เป็น 4 กลุ่มด้วยกันคือ

- การจัดการความถี่ (Frequency management)
- การบริหารเวลา (Time management)
- การจัดวางตำแหน่ง (Location management)
- การออกแบบทิศทาง (Direction management)

อย่างไรก็ตาม สำหรับรายละเอียดของเทคนิคในการควบคุมสำหรับปัญหาการรบกวนกันระหว่างระบบจะไม่ขอกล่าวในวิทยานิพนธ์เล่มนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.16 เทคนิคในการควบคุมสัญญาณรบกวนแม่เหล็กไฟฟ้าระหว่างระบบ

3.5.2 เทคนิคในการควบคุมสัญญาณรบกวนแม่เหล็กไฟฟ้าภายในระบบ

รูปที่ 3.17 แสดงให้เห็นถึงองค์ประกอบพื้นฐานที่ทำให้เกิดปัญหาสัญญาณรบกวนภายในระบบขึ้นและจะสังเกตเห็นได้ว่าด้วยการแบ่งกลุ่มปัญหาดังกล่าวตามรูปที่ 3.17 ความผิดพลาดในการทำงานของระบบจะเกิดจากการรบกวนกันเองภายใน (self-jamming) ดังแสดงในรูปที่ 3.8 เป็นสำคัญ สำหรับปัญหาอื่นๆที่เกิดขึ้นภายในระบบจะพิจารณาได้ดังนี้

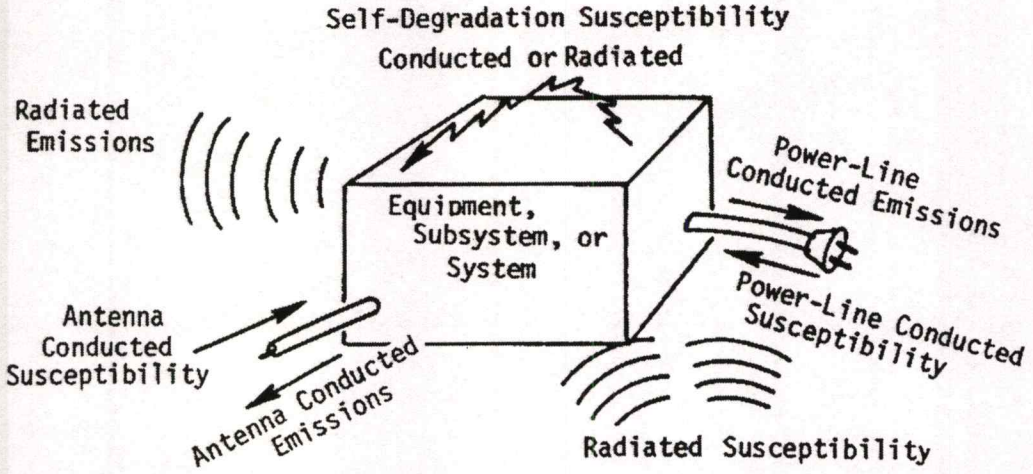
- ปัญหาที่เกิดจากความอ่อนไหว (susceptibility) ต่อสัญญาณรบกวนแม่เหล็กไฟฟ้าภายนอกที่มาตามสายตัวนำและแผ่กระจายทางอากาศ
- สัญญาณรบกวนแม่เหล็กไฟฟ้าที่มาตามสายตัวนำหรือแผ่กระจายทางอากาศที่เกิดจากระบบข้างเคียง

ดังนั้นเทคนิคการควบคุมสัญญาณรบกวนแม่เหล็กไฟฟ้าภายในระบบ (Intra-system) ก็จะพิจารณาตั้งแต่ การรบกวนกันเองภายใน (self-jamming) ความอ่อนไหวต่อสัญญาณรบกวนภายนอกและสัญญาณรบกวนแม่เหล็กไฟฟ้าที่เกิดจากระบบข้างเคียง รูปที่ 3.18 แสดงแผนผังในการควบคุมสัญญาณรบกวนแม่เหล็กไฟฟ้าภายในระบบโดยแบ่งออกได้เป็นห้ากลุ่ม

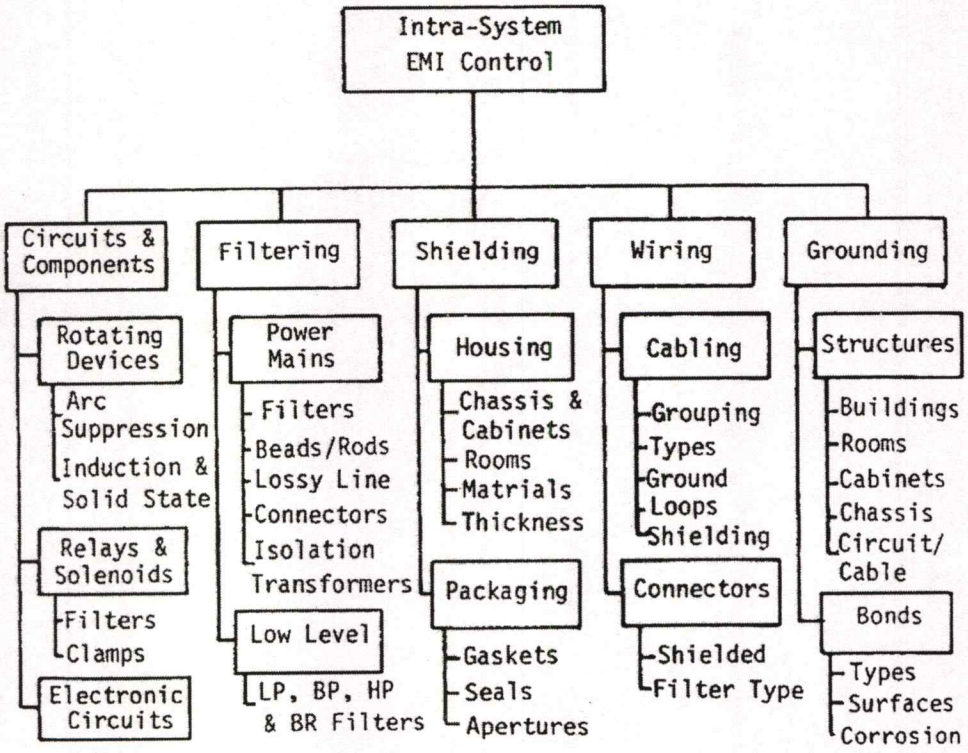
- วงจรและอุปกรณ์ (Circuits and components)
- การกรองสัญญาณรบกวน (Filtering)
- การชิลด์ (Shielding)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- การเดินสาย (Wiring)
- การกราวด์ (Grounding)

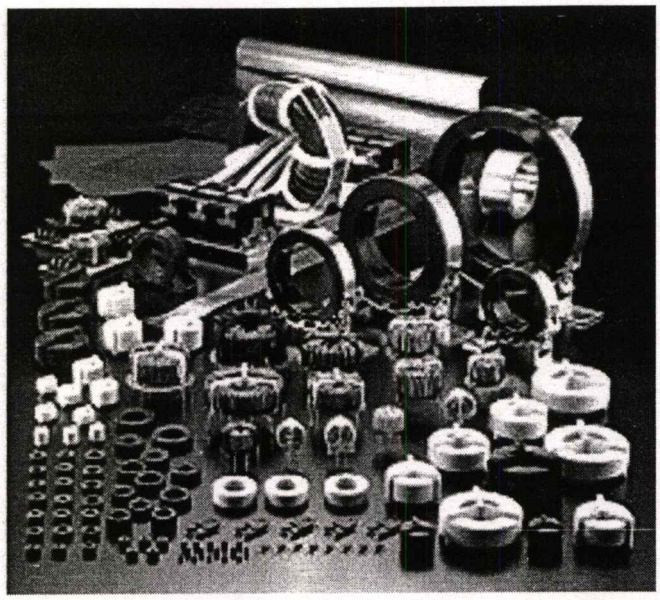


รูปที่ 3.17 รูปแบบการเกิดสัญญาณรบกวนแม่เหล็กไฟฟ้าภายในระบบ



รูปที่ 3.18 แผนผังของเทคนิคการควบคุมสัญญาณรบกวนแม่เหล็กไฟฟ้าภายในระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.19 รูปอุปกรณ์ที่ใช้ในการแก้ปัญหาความเข้ากันได้ทางแม่เหล็กไฟฟ้าสำหรับวงจรอิเล็กทรอนิกส์

3.6 นิยาม มาตรฐาน เครื่องมือวัดและขั้นตอนในการวัดความเข้ากันได้ทางแม่เหล็กไฟฟ้าทางสายตัวนำ

3.6.1 นิยามของสัญญาณรบกวนโหมดผลร่วมและสัญญาณรบกวนโหมดผลต่าง

การรบกวนทางแม่เหล็กไฟฟ้าสามารถแบ่งได้สองรูปแบบกล่าวคือ

- สัญญาณรบกวนโหมดผลร่วม (Common-Mode Interference: CM)
- สัญญาณรบกวนโหมดผลต่าง (Differential-Mode Interference: DM)

อย่างไรก็ตามในบทความ [16] ได้นำเสนอสัญญาณรบกวนตัวใหม่ (new noise-coupling mode) ซึ่งโหมดการทำงานจะเหมือนกับสัญญาณรบกวนโหมดผลร่วม แต่สัญญาณรบกวนที่เกิดขึ้นนี้สามารถกำจัดได้ด้วยตัวเก็บประจุที่ใช้สำหรับกรองสัญญาณรบกวนโหมดผลต่าง (โดยส่วนใหญ่จะนิยมเรียกตัวเก็บประจุที่ใช้ในการกรองสัญญาณรบกวนโหมดผลต่างว่า "C_X") และด้วยเหตุนี้เองเพื่อให้เกิดความแตกต่างขึ้นจึงได้ตั้งชื่อสัญญาณรบกวนตัวใหม่นี้ว่า "Non-intrinsic Differential Mode noise" (NIDM) แต่อย่างไรก็ตาม ก่อนหน้านี้ในปีค.ศ. 2000 Dr.Dan Y. Chen และคณะได้เรียก NIDM ใหม่ว่า "Mixed-Mode noise" และในส่วนของสัญญาณรบกวนโหมดผลต่างแบบทฤษฎีเก่าซึ่งจะไม่เกี่ยวข้องกับกราวด์ (ground) เลยจะให้ชื่อว่า "Intrinsic Differential Mode noise" (IDM) ซึ่งโดยทั่วไปแล้วสัญญาณรบกวนแบบ IDM จะขึ้นอยู่กับการกระเพื่อม(Pulsating)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หรือองค์ประกอบฮาร์มอนิกของกระแสไฟฟ้าอินพุตหรือขึ้นอยู่กับระลอกคลื่นของกระแสไฟฟ้า (Ripple current)

ส่วนกรณีของ NIDM จะปรากฏเมื่อในระบบมีกราวนด์ต่อร่วมอยู่ในวงจรเสมอและในส่วนที่คล้ายกับสัญญาณรบกวนโหมดผลร่วมอย่างมากได้แก่การที่ทั้งคู่ต่างก็ขึ้นอยู่กับตัวเก็บประจุแฝง (parasitic capacitances) ที่แฝงอยู่ในวงจร อย่างไรก็ตาม เนื่องจากนิยามการแบ่งโหมด (mode) การรบกวนตามรูปแบบดังกล่าวยังไม่เป็นที่นิยมแพร่หลาย ดังนั้นในวิทยานิพนธ์ฉบับนี้จะนำเสนอรูปแบบโหมดการรบกวนตามทฤษฎีแบบเก่า

สำหรับนิยามของสัญญาณรบกวนโหมดผลร่วมคือ ความแตกต่างของสัญญาณรบกวนแม่เหล็กไฟฟ้าในสายตัวนำเทียบกับสายกราวด์ ในขณะที่นิยามของสัญญาณรบกวนโหมดผลต่างคือ ความแตกต่างของสัญญาณรบกวนแม่เหล็กไฟฟ้าระหว่างสายตัวนำ ดังแสดงในรูปที่ 3.20 (ก)

ดังนั้นในกรณีวงจรไฟฟ้า 1 เฟส ซึ่งประกอบด้วยสายไลน์ (L) สายนิวตรอน (N) และสายกราวด์หรือสายดิน (G) จะได้ค่าแรงดันไฟฟ้าโหมดผลร่วม (common mode voltage) และค่าแรงดันไฟฟ้าโหมดผลต่าง (differential mode voltage) ดังต่อไปนี้

$$V_c = \frac{(V_{LG} + V_{NG})}{2} \tag{4-1}$$

$$V_d = \frac{(V_{LG} - V_{NG})}{2} \tag{4-2}$$

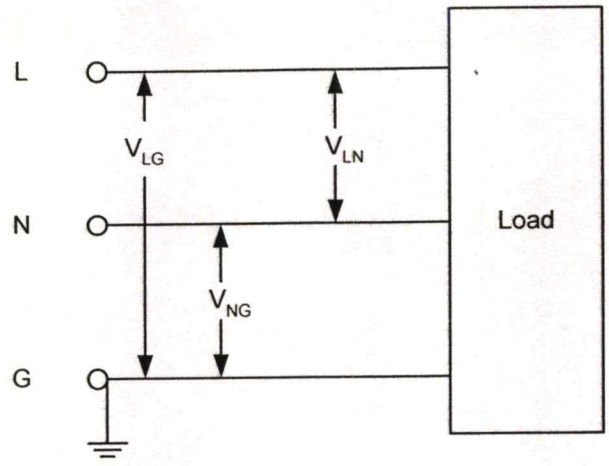
โดยที่ V_{LG} = แรงดันไฟฟ้าระหว่างสายไลน์กับกราวด์

V_{NG} = แรงดันไฟฟ้าระหว่างสายนิวตรอนกับกราวด์

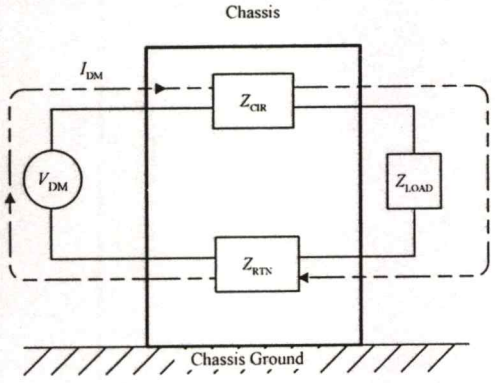
V_{LN} = แรงดันไฟฟ้าระหว่างสายไลน์กับนิวตรอน

ซึ่งการเดินทางของสัญญาณรบกวนแม่เหล็กไฟฟ้าโหมดผลต่างและโหมดผลร่วมที่อยู่ในรูปของกระแสไฟฟ้าจะมีทิศทางการไหลดังแสดงในรูปที่ 3.20 (ข) และ (ค) ตามลำดับ รูปที่ 3.21 แสดงถึงการเดินทางของสัญญาณรบกวนแม่เหล็กไฟฟ้าทั้งโหมดผลต่างและโหมดผลร่วมที่อยู่ในรูปของกระแสไฟฟ้าในวงจรอิเล็กทรอนิกส์กำลัง ซึ่งจะเห็นได้ว่าการเดินทางของกระแสไฟฟ้าในโหมดผลร่วมจะเดินทางผ่านตัวเก็บประจุแฝงของวงจร ในขณะที่กระแสไฟฟ้าในโหมดผลต่างจะไม่เดินทางผ่านตัวเก็บประจุแฝงดังกล่าว

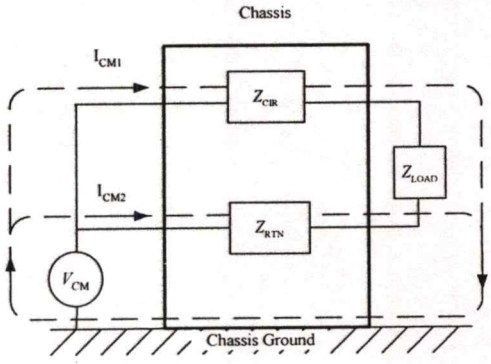
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)

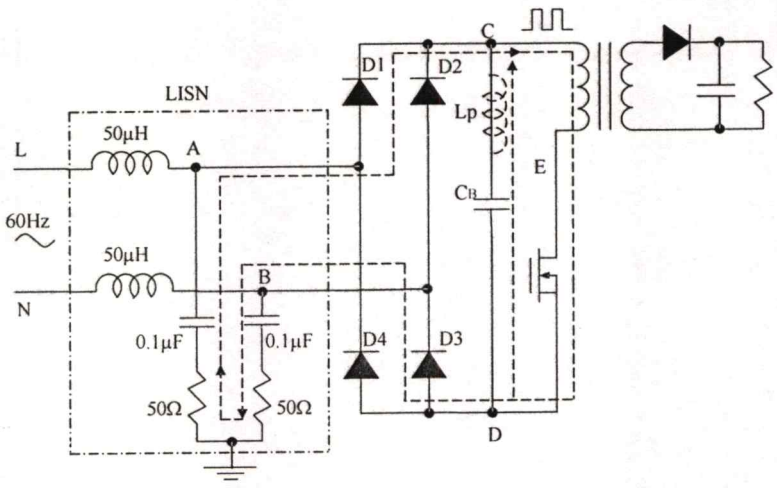


(ข)



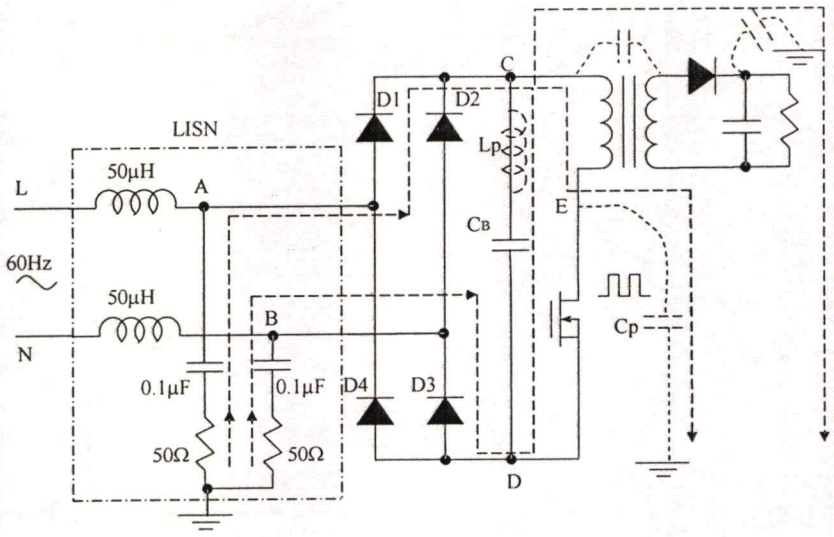
(ค)

รูปที่ 3.20 นิยามและทิศทางการเดินทางของสัญญาณรบกวนแม่เหล็กไฟฟ้า



(ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข)

รูปที่ 3.21 ตัวอย่างสัญญาณรบกวนแม่เหล็กไฟฟ้า (ก) โหมดผลต่างและ (ข) โหมดผลร่วมในวงจรอิเล็กทรอนิกส์กำลัง

3.6.2 มาตรฐานสำหรับความเข้ากันได้ทางแม่เหล็กไฟฟ้า

สาเหตุสำคัญที่ต้องมีการกำหนดขีดจำกัดและมาตรฐานสำหรับสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำก็เพราะว่าต้องการจำกัดกระแสสัญญาณรบกวน (Noise current) ที่เกิดจากตัวสินค้าผ่านออกมาทางสายไฟฟ้า (AC power cord) ผ่านเต้ารับ และจากนั้นจะรวมกันอยู่เป็นกลุ่มที่จุดรวมสายไฟฟ้า (Common power distribution system) ซึ่งในสภาวะดังกล่าวจะเปรียบเสมือนกับเป็นสายอากาศขนาดใหญ่ (Antenna) เป็นผลทำให้กระแสสัญญาณรบกวนดังกล่าวสามารถแผ่กระจายและเกิดการรบกวนต่อระบบโดยรวมได้ เป็นต้น

อย่างไรก็ตามการผ่านการทดสอบตามมาตรฐานดังกล่าว มิได้เป็นการรับประกันว่าสินค้าที่ผ่านการทดสอบนั้นจะไม่ก่อให้เกิดการรบกวนแม่เหล็กไฟฟ้า เพียงแค่เป็นการยอมรับหรือจำกัดการสร้างสัญญาณรบกวนแม่เหล็กไฟฟ้าของสินค้าดังกล่าวให้อยู่ในเกณฑ์ที่ยอมรับได้

3.6.2.1 FCC REGULATIONS

FCC ย่อมาจาก Federal Communications Commission เป็นของประเทศสหรัฐอเมริกาที่ทำการออกกฎข้อบังคับสำหรับอุปกรณ์สื่อสาร (wire and radio communications) ซึ่งก่อตั้งในปี ค.ศ. 1927 และสามารถแบ่งออกได้เป็นสามส่วนใหญ่ๆ ด้วยกันกล่าวคือ Part 15 สำหรับอุปกรณ์ความถี่วิทยุ (radio-frequency devices) Part 18 สำหรับอุตสาหกรรม วิทยาศาสตร์ และอุปกรณ์ทางการแพทย์ และ Part 68 สำหรับอุปกรณ์ที่ต่ออยู่กับระบบโทรศัพท์ (telephone network)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับ Part 15 จะแบ่งมาตรฐานออกเป็น 4 ฉบับ และยังได้นิยามความหมายของอุปกรณ์ความถี่วิทยุว่าคือ อุปกรณ์ใดๆก็ตามที่การทำงานของมันทำให้เกิดการแผ่กระจายพลังงานที่ความถี่วิทยุ (radio-frequency energy) ไม่ว่าจะเป็นทางสาย (conduction) หรือทางอากาศ (radiation) ก็ตาม

โดย FCC ได้นิยามพลังงานที่ความถี่วิทยุ (Energy in the radio frequency range) ว่าคือ พลังงานแม่เหล็กไฟฟ้าที่ย่านความถี่วิทยุ (9 kHz – 3000 GHz) โดยมีจุดประสงค์ในการออกมาตรฐานเพื่อกำหนดการทำงานของตัวส่งสัญญาณ (transmitters) ที่มีกำลังไฟฟ้าต่ำซึ่งไม่ได้มีใบอนุญาตในการติดตั้ง (radio station license) และเพื่อควบคุมสัญญาณรบกวนที่เกิดจากตัวสินค้าที่จะส่งผลกระทบต่อการติดต่อสื่อสารด้วยความถี่วิทยุ (radio communications) โดยอุปกรณ์ดิจิตอล (digital electronics) ก็จัดอยู่ในหมวดดังกล่าว

3.6.2.2 CISPR

CISPR ย่อมาจาก International Special Committee on Radio Interference (จริงๆแล้วย่อมาจากคำเต็มซึ่งเป็นภาษาฝรั่งเศสคือ Comite International Special des Perturbations Radioelectrique) ซึ่งเกิดขึ้นเมื่อปี ค.ศ. 1933 เพื่อหาวิธีการวัดและขีดจำกัดของการรบกวนในย่านความถี่วิทยุสำหรับนานาชาติ นอกจากนั้นตัว CISPR ไม่ได้เป็นกฎข้อบังคับหรือมาตรฐานบังคับใช้แต่อย่างใด แต่มาตรฐานดังกล่าวจะถูกดัดแปลงโดยรัฐบาลของแต่ละประเทศให้เป็นมาตรฐานบังคับใช้ภายในประเทศ จึงกลายเป็นมาตรฐานสากลไปโดยปริยาย โดยมาตรฐาน CISPR Publication 22 เป็นการออกมาเพื่อการควบคุมสัญญาณรบกวนที่เกิดจากกรณีของเทคโนโลยีสารสนเทศ (Information Technology Equipment) ซึ่งก็หมายถึงอุปกรณ์ดิจิตอล (digital electronics) ซึ่งได้เกิดขึ้นในปี ค.ศ.1985 และหลังจากนั้นหลายๆประเทศทางยุโรปหรืออาจจะกล่าวได้ว่าทั่วโลกได้นำมาตรฐานดังกล่าวออกบังคับใช้เป็นมาตรฐานประจำชาติของตน (national standard) เช่นประเทศญี่ปุ่นได้ออกมาตรฐาน VCCI โดยใช้เส้นขีดจำกัดตาม CISPR Publication 22 เว้นเพียงแต่แรงดันไฟฟ้าที่ป้อนแก่ตัวถูกทดสอบ (EUT) จะแตกต่างกัน โดยที่ VCCI จะทดสอบที่แรงดันอินพุตของตัวถูกทดสอบเท่ากับ 100 โวลท์ เป็นต้น

3.6.2.3 มาตรฐานทางการทหาร (Military Standards)

MIL-STD-461B และ MIL-STD-462 เป็นมาตรฐานที่ออกโดยการทหารของประเทศสหรัฐอเมริกา โดยที่ MIL-STD-461B กำหนดเส้นขีดจำกัด (limit) และ MIL-STD-462 จะกำหนดขั้นตอนและวิธีการทดสอบ โดยที่มาตรฐานดังกล่าวจะมีรายละเอียดและเข้มข้นกว่า FCC เพราะมาตรฐานดังกล่าวพิจารณาถึง "ความอ่อนไหวต่อสัญญาณรบกวนแม่เหล็กไฟฟ้า (susceptibility)" และย่านความถี่ที่พิจารณายังกว้างกว่าอีกด้วย (30 Hz – 40 GHz)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.6.2.4 VDE

VDE ย่อมาจาก Verband Deutscher Elektrotechniker ซึ่งเป็นมาตรฐานของประเทศเยอรมัน ซึ่งในประเทศเยอรมันได้กำหนดไว้ว่าอุปกรณ์ที่มีความถี่ในการทำงานสูงกว่า 10 kHz จะไม่สามารถนำมาใช้ได้ถ้าไม่มีใบอนุญาต ทำให้โรงงานในประเทศเยอรมันทั้งหมดต้องมีการทดสอบสินค้าตามมาตรฐานดังกล่าว โดย VDE 0875 ใช้สำหรับอุปกรณ์ที่มีย่านความถี่รบกวนที่กว้าง (broadband interference) เช่น อุปกรณ์ที่ใช้ภายในบ้านเป็นต้น ในขณะที่ VDE 0871 ใช้สำหรับย่านความถี่รบกวนที่กว้างและแคบ (broad- and narrow-band) ซึ่งได้แก่อุปกรณ์สารสนเทศ (Information Technology Equipments) เป็นต้น ซึ่งมาตรฐานของประเทศเยอรมันดังกล่าวจะมีภาพรวมคล้ายกับมาตรฐานของยุโรป EN 55014 และ EN 55022 ตามลำดับยกเว้นพียงแต่ย่านความถี่ที่พิจารณาจะมีความแตกต่างกัน

3.6.2.5 มาตรฐานผลิตภัณฑ์อุตสาหกรรม (มอก.)

ในด้านที่เกี่ยวข้องกับความเข้ากันได้ทางแม่เหล็กไฟฟ้าสำหรับประเทศไทยเพิ่งได้มีการเริ่มต้นนำมาตรฐานนานาชาติมาปรับใช้เป็นมาตรฐานภายในประเทศอย่างเป็นทางการตั้งแต่ปี พ.ศ.2542 โดยได้มีการนำมาปรับปรุงแก้ไข CISPR 15 และ CISPR 22 เป็นภาษาไทยแล้วได้แก่ มอก. 1955-2542 (บริภัณฑ์ส่องสว่างและบริภัณฑ์ที่คล้ายกัน: ขีดจำกัดสัญญาณรบกวนวิทยุ) ซึ่งเป็นมาตรฐานบังคับใช้ และ มอก. 1956-2542 (บริภัณฑ์เทคโนโลยีสารสนเทศ: ขีดจำกัดสัญญาณรบกวนวิทยุ) แต่มิได้มีการบังคับใช้แต่อย่างใดเป็นเพียงแค่การแนะนำเบื้องต้น (voluntary) เท่านั้นตามลำดับ อย่างไรก็ตามนอกเหนือจากมาตรฐานที่ได้กล่าว มาตรฐานที่เหลือที่เกี่ยวกับความเข้ากันได้ทางแม่เหล็กไฟฟ้าจะเป็นการเปลี่ยนเฉพาะปกนอกของมาตรฐานนานาชาติให้เป็นภาษาไทยเท่านั้น แต่เนื้อหาภายในจะเหมือนตามต้นฉบับ [76]

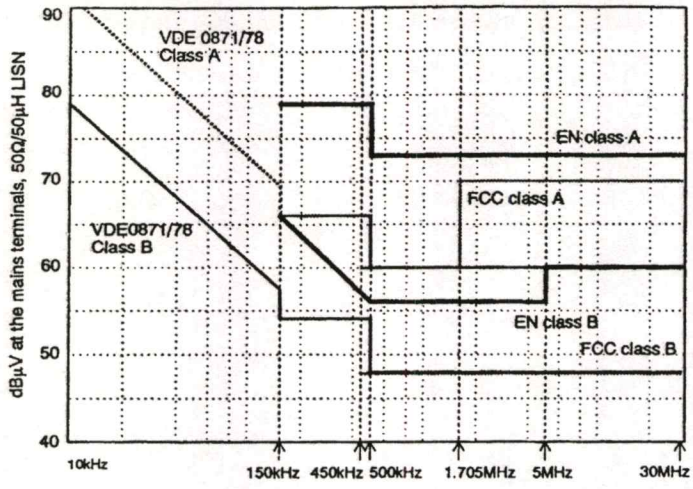
ตารางที่ 3.1 และรูปที่ 3.22 ตารางสรุปมาตรฐานและเส้นขีดจำกัดตามลำดับ

ตารางที่ 3.1 มาตรฐานสัญญาณรบกวนแม่เหล็กไฟฟ้า

International Regulations Summary (Emissions)

CISPR	FCC	EN's	Description
11	Part 18	EN 55011	Industrial, Scientific and Medical
12	(SAE)		Automotives
13	Part 15	EN 55013	Broadcast Receivers
14		EN 55014	Household Appliances/tools
15		En 55015	Fluorescent lights/luminaries
16			Measurement apparatus/methods
22	Part 15	EN 55022	Information technology equipment
		EN 50081-1, 2	Generic emissions standards

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.22 ตัวอย่างเส้นขีดจำกัดและย่านความถี่ของข้อกำหนดและมาตรฐานทางด้านความเข้ากันได้ทางแม่เหล็กไฟฟ้าต่างๆ

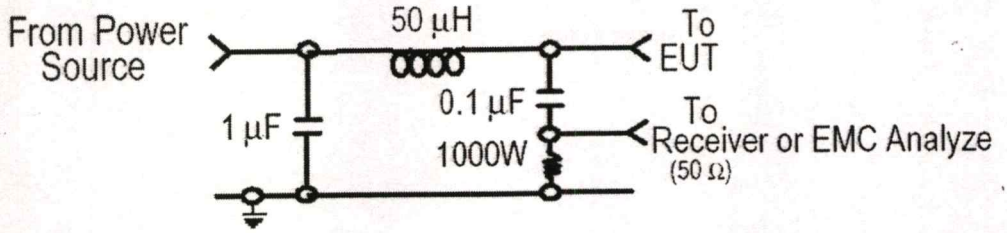
3.6.3 เครื่องมือวัดและเทคนิคในการวัดสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำ

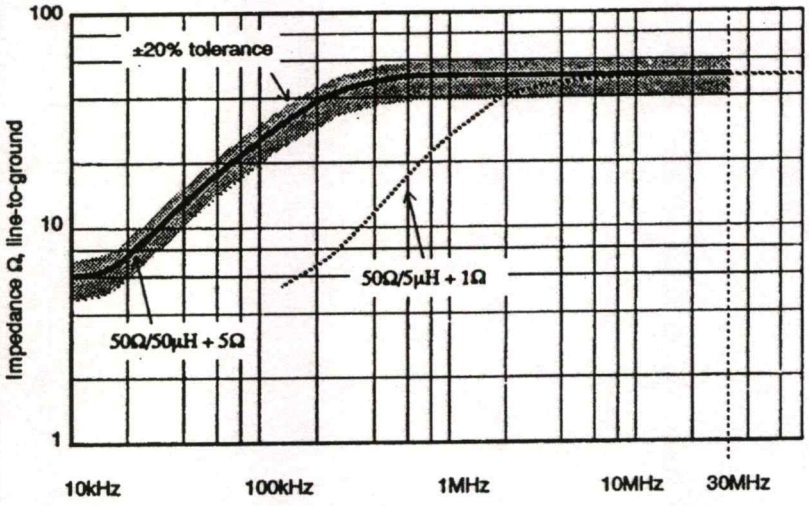
3.6.3.1 เครื่องมือวัดสำหรับสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำ

- **โครงข่ายสร้างเสถียรภาพอิมพีแดนซ์**

โครงข่ายสร้างเสถียรภาพอิมพีแดนซ์ (Line Impedance Stabilization Network: LISN) หรืออาจจะเรียกว่า Artificial Mains Network (AMN) ก็ได้ซึ่งโดยทั่วไปตัวอุปกรณ์ดังกล่าวจะต่ออยู่ระหว่างแหล่งจ่ายกำลังไฟฟ้าและตัวทดสอบ (EUT) ซึ่งหน้าที่หลักๆของตัว LISN แบ่งได้เป็นสามข้อด้วยกันคือ กำหนดค่าอิมพีแดนซ์มาตรฐาน (50Ω) ที่ความถี่สูงสำหรับตัวตรวจจับสัญญาณรบกวนแม่เหล็กไฟฟ้า (receiver) ส่งผ่านสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำไปยังตัวตรวจจับสัญญาณรบกวนแม่เหล็กไฟฟ้า และกำจัดสัญญาณรบกวนแม่เหล็กไฟฟ้าอื่นๆที่ไม่ได้มาจากตัวทดสอบ ดังแสดงในรูปที่ 3.23 นิยามตาม CISPR จะได้ว่าตัว LISN โดยทั่วไปจะมีค่าอิมพีแดนซ์ประมาณ $50\Omega // 50\mu H + 5\Omega$ ตั้งแต่ย่านความถี่ 150 kHz ถึง 30 MHz คร่อมระหว่างตัวนำใดๆเทียบกับสายกราวด์ ซึ่งกราฟอิมพีแดนซ์ของ LISN หามาจากค่าดังกล่าว โดยมีค่าความคลาดเคลื่อน ±20% ตลอดย่านความถี่เริ่มตั้งแต่ 10 kHz ถึงประมาณ 30 MHz ตามมาตรฐาน CISPR16 แต่อย่างไรก็ตามย่านความถี่อาจจะเปลี่ยนแปลงได้ขึ้นอยู่กับมาตรฐานที่ใช้ในการอ้างอิง ซึ่งรูปแบบโครงสร้างของตัว LISN ก็จะเปลี่ยนแปลงตามไปด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





รูปที่ 3.23 ตัวอย่างวงจรและคุณลักษณะของอิมพีแดนซ์ต่อความถี่ของ LISN

- **ตัวตรวจจับสัญญาณรบกวนแม่เหล็กไฟฟ้า (EMI Receiver)**

ในการวัดสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำสามารถแบ่งการตรวจจับสัญญาณดังกล่าวได้ 3 รูปแบบด้วยกันกล่าวคือ ค่าสูงสุด (Peak) ค่ายอดเสมือน (Quasi-Peak) และค่าเฉลี่ย (Average) โดยที่ความแตกต่างของรูปแบบการวัดทั้งสามรูปแบบได้แสดงไว้ใน รูปที่ 3.24

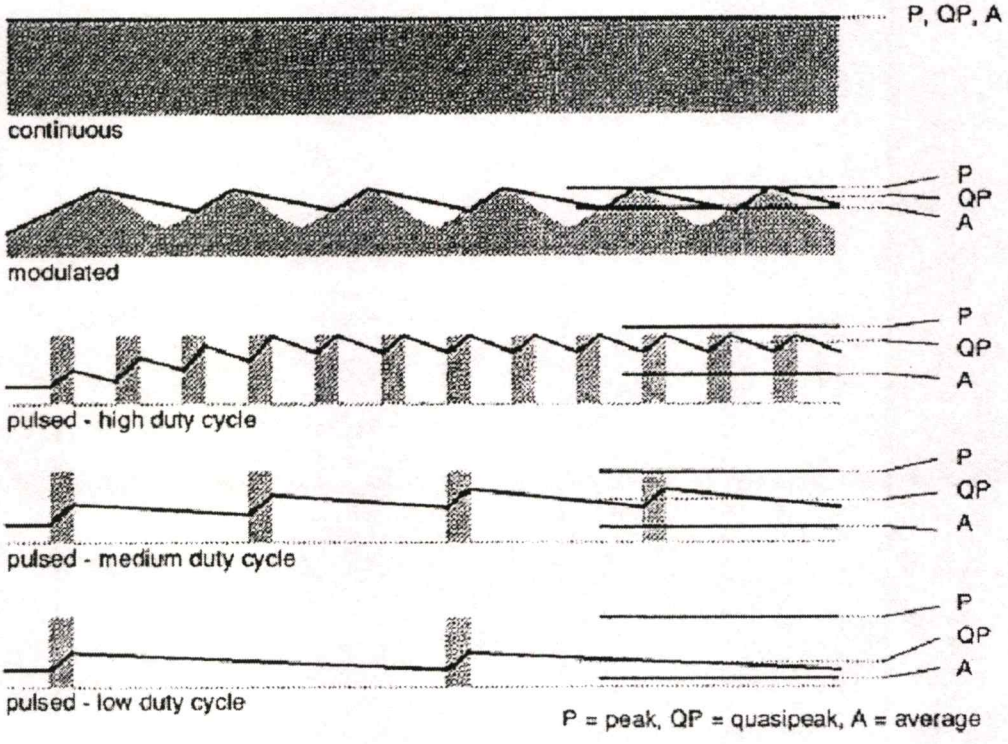
สำหรับรูปแบบการวัดในโหมดค่าเฉลี่ยนั้นเหมาะสมสำหรับการตรวจจับสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำในย่านความถี่ที่กว้างและมีลักษณะไม่แน่นอน (random in nature) หรือย่านความถี่ที่แคบ (narrowband interference) แต่มีรูปแบบของสัญญาณรบกวนที่แน่นอน

สำหรับโหมดการวัดแบบค่าสูงสุดเหมาะสำหรับที่จะใช้ในการตรวจสอบสัญญาณรบกวนแม่เหล็กไฟฟ้าอย่างหยาบๆ และต้องการเวลาที่ใช้ในการตรวจสอบน้อย โดยที่ผลลัพธ์ที่ได้จากการตรวจสอบจะเป็นเฉพาะค่าขอบของสัญญาณรบกวน (envelope) ในขณะที่โหมดการวัดแบบค่ายอดเสมือนเหมาะสมที่จะใช้กับสัญญาณที่มีอัตราการคาย (discharge time) ต่อการประจุ (charging time) สูงซึ่งนั่นก็หมายความว่า สัญญาณรบกวน (spikes) ที่อาจจะเกิดขึ้นมา ณ. เวลาใดๆ ก็ตาม (randomly occurring) จะไม่ได้มีผลทำให้การตรวจจับสัญญาณรบกวนดังกล่าวในโหมดค่ายอด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

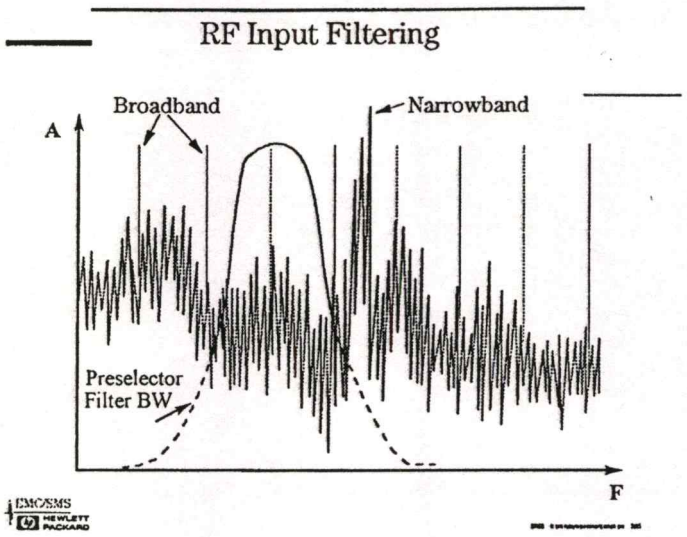
เสมือนมีค่าสูง เว้นเสียแต่ว่าสัญญาณดังกล่าวมีลักษณะการเกิดขึ้นเป็นคาบเวลาอย่างต่อเนื่อง (periodic signals)

สาเหตุที่จะต้องมีโหมดการวัดแบบค่ายอดเสมือนก็เนื่องจากว่า FCC เป็นผู้ออกกฎข้อบังคับสำหรับการติดต่อสื่อสารทั้งทางสายสัญญาณและทางคลื่นวิทยุ (wire and radio communications) โดยที่การเกิดสัญญาณรบกวนดังกล่าวเพียงหนึ่งคลื่นสัญญาณและไม่ได้เกิดขึ้นอย่างเป็นรายคาบ (periodic) จะไม่ได้ทำความรบกวนแก่ผู้ฟังอย่างมากมาย แต่เมื่อใดก็ตามที่สัญญาณดังกล่าวเกิดขึ้นเป็นรายคาบอย่างต่อเนื่อง ผู้ฟังก็จะได้รับผลจากการรบกวนของสัญญาณดังกล่าวนั่นเอง นอกจากนั้นทั้งมาตรฐานของ FCC และ CISPR ต่างก็กำหนดให้ทำการตรวจวัดสัญญาณรบกวนแม่เหล็กไฟฟ้าด้วยโหมดค่ายอดเสมือนและค่าเฉลี่ยแต่ย่านความถี่ที่พิจารณาจะเท่ากับ 450 kHz – 30 MHz และ 150 kHz – 30 MHz ตามลำดับ



รูปที่ 3.24 ความแตกต่างของรูปแบบการวัดในโหมดค่าสูงสุด (Peak) ค่ายอดเสมือน (Quasi-Peak) และค่าเฉลี่ย (Average)

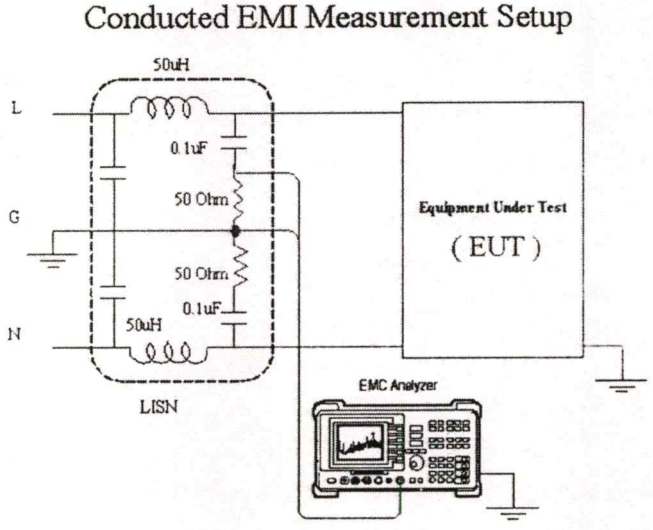
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.25 ความแตกต่างของ Broadband กับ Narrowband

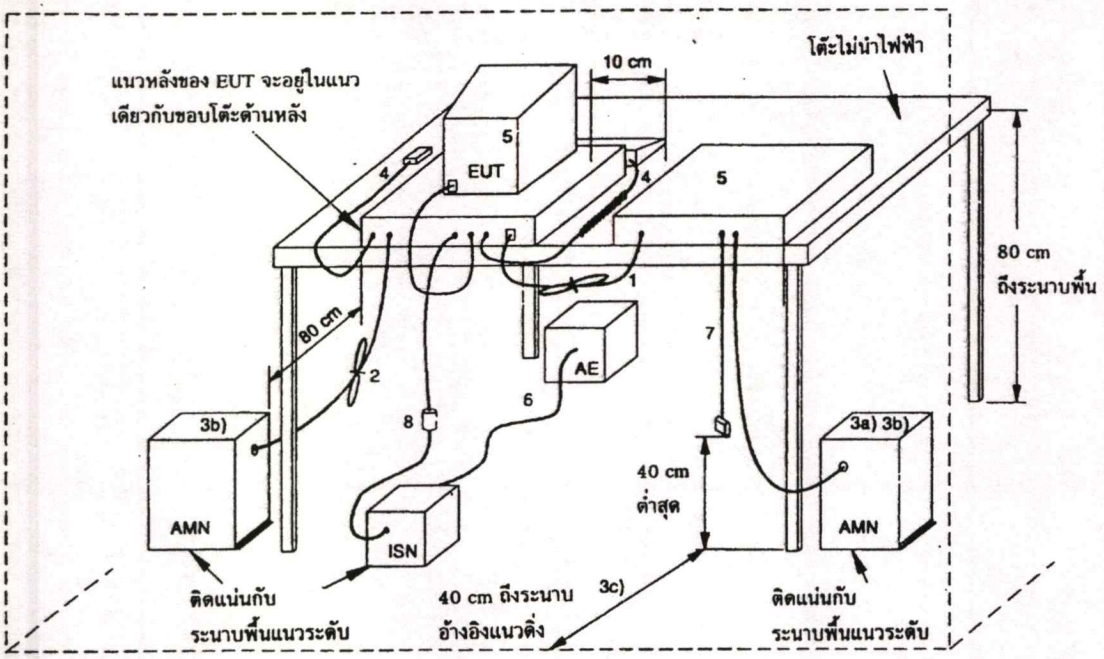
3.6.3.2 การติดตั้งในการวัดสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำ

รูปที่ 3.26 แสดงตัวอย่างของรูปแบบในการติดตั้งอุปกรณ์ เครื่องมือและตัวทดสอบตามมาตรฐาน ANSI C63.2.1992 Std. (เป็นมาตรฐานสำหรับทดสอบอุปกรณ์เทคโนโลยีสารสนเทศและอุปกรณ์ต่อพ่วงต่างๆอย่างละเอียด) ซึ่งจุดประสงค์หลักในการทดสอบก็เพื่อตรวจจับระดับของสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำที่เกิดจากตัวทดสอบโดยได้มีการกำหนดให้เป็นไปตามเงื่อนไขเดียวกัน สำหรับรายละเอียดในการติดตั้งและทดสอบสามารถหาได้จากมาตรฐานฉบับดังกล่าว



(ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



AE = อุปกรณ์ที่เกี่ยวข้อง

EUT = บริภัณฑ์ที่ทำการทดสอบ

ISN = โครงข่ายสร้างเสถียรภาพอิมพีแดนซ์

(ข)

รูปที่ 3.26 (ก) วงจรสมมูลของการวัดสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำ
(ข) การติดตั้งของการวัดสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำ

3.7 ภาพรวมของความเข้ากันได้ทางแม่เหล็กไฟฟ้า

เป็นความจริงที่ระยะเวลาในอดีตที่ผ่านมาปัญหาที่เกี่ยวกับสัญญาณรบกวนแม่เหล็กไฟฟ้าได้ถูกมองว่าเป็นแค่เพียงปัญหาในทางปฏิบัติเท่านั้น และด้วยระยะเวลาดังกล่าวก็เพียงพอที่จะมีความเข้าใจในสาขาวิชานี้ได้ดี แต่แนวทางในการแก้ไขปัญหาดังกล่าวก็ยังคงใช้รูปแบบเดิม

ปัจจุบันทั้งทฤษฎี การวิเคราะห์ และข้อมูลทางปฏิบัติก็มีเพียงพอที่จะทำให้เข้าใจในเรื่องสัญญาณรบกวนแม่เหล็กไฟฟ้าได้ เทคนิคในการลดสัญญาณรบกวนแม่เหล็กไฟฟ้าและวิธีการที่จะทำให้เกิดความเข้ากันได้ทางแม่เหล็กไฟฟ้าก็เกิดจากการลองผิดลองถูกในแนวทางเดิม จึงทำให้การพัฒนาในเรื่องความเข้ากันได้ทางแม่เหล็กไฟฟ้ามีแนวทางที่ไม่ชัดเจน ยังมีปัญหาและหัวข้ออีกมากมายที่รอการค้นคว้า เช่น คุณลักษณะของการรบกวน (Characterization of interferences) เครื่องมือวัด (measurements) และเทคนิคการลดทอนสัญญาณรบกวน (mitigation techniques) เป็นต้น เรื่องที่มีความสำคัญเช่นกันก็คือการที่จะต้องทำให้ผู้ที่มีส่วนเกี่ยวข้องในการออกแบบลายวงจร (Circuit designers) หรือวิศวกรที่ทำหน้าที่ในการออกแบบ ติดตั้ง และดูแลการทำงานของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องมือหรือระบบต่างๆ จะต้องมีความเข้าใจในเรื่องสัญญาณรบกวนแม่เหล็กไฟฟ้าและความเข้ากันได้ทางแม่เหล็กไฟฟ้าอย่างเพียงพอ เพราะความรู้และความเข้าใจในเรื่องของแหล่งกำเนิดสัญญาณรบกวนและเทคนิคในการลดผลดังกล่าวจะช่วยให้สามารถหลีกเลี่ยงปัญหาความเข้ากันได้ทางแม่เหล็กไฟฟ้าได้ตั้งแต่ขั้นตอนในการออกแบบ ซึ่งจะมีผลทำให้ประหยัดค่าใช้จ่ายได้อีกด้วย นอกจากนั้นความเข้าใจในเรื่องเทคนิคในการวัดซึ่งมีมากมายหลายวิธีก็มีความสำคัญเช่นกัน

อย่างไรก็ตามสำหรับเทคนิคการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าโดยทั่วไปจะสามารถสรุปได้ทั้งหมด 9 วิธีดังต่อไปนี้ [11]

- Shielding
- Grounding
- Balancing
- Filtering
- Isolation
- Separation and orientation
- Circuit impedance level control
- Cable design
- Cancellation Technique (Frequency or time domain)

อย่างไรก็ตาม การลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าด้วยวิธีการที่สรุปมาทั้งหมดมิได้หมายถึงการสามารถกำจัดได้หมดสิ้น เป็นเพียงแค่การลดทอนสัญญาณแม่เหล็กไฟฟ้าที่เกิดขึ้นให้มีค่าต่ำลงจนถึงจุดที่ยอมรับได้หรือถึงจุดที่ไม่เกิดการรบกวน (Interference) กันเกิดขึ้นนั่นเอง และนอกจากนั้น การที่จะทำให้สัญญาณรบกวนแม่เหล็กไฟฟ้าดังกล่าวลดลงจนถึงจุดที่ยอมรับได้นั้นอาจจะต้องทำหลายวิธีประกอบกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

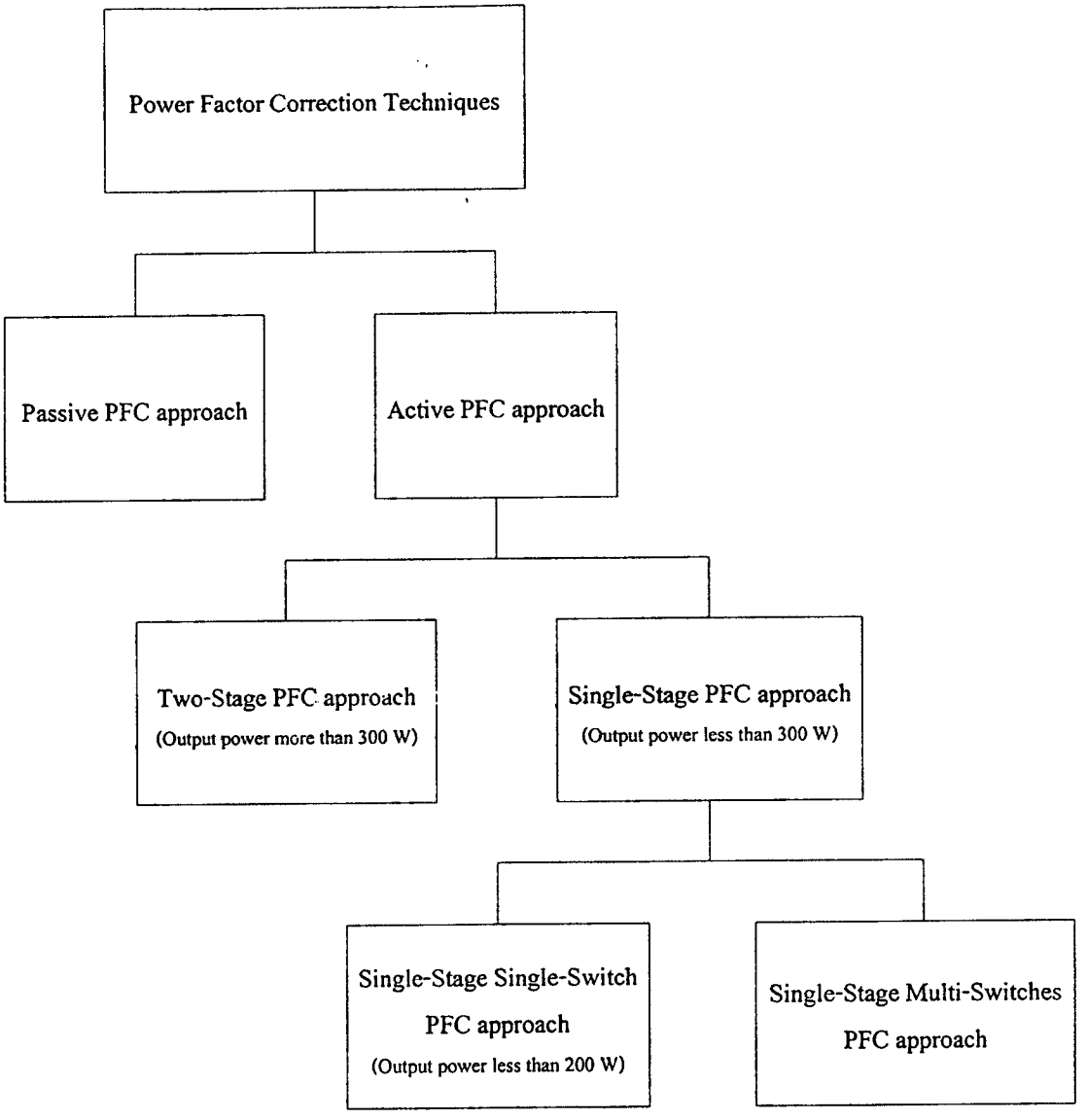
บทที่ 4
พัฒนาการของเทคนิคการปรับปรุงค่าตัวประกอบกำลัง

ปัญหาทางด้านค่าตัวประกอบกำลังที่เกิดขึ้นโดยส่วนใหญ่จะเกิดขึ้นเนื่องมาจากระบบแปลงผันกำลังไฟฟ้าหรือ "คอนเวอร์เตอร์" (converter) ที่ใช้มักจะประกอบด้วยชุดวงจรเรียงกระแสไฟฟ้า (rectifier) ต่อขนานอยู่กับตัวเก็บประจุ ซึ่งตัวคอนเวอร์เตอร์จะได้รับกำลังไฟฟ้าจากระบบไฟฟ้ากำลังได้โดยตรงก็ต่อเมื่อแรงดันไฟฟ้าอินพุตสูงกว่าระดับแรงดันไฟฟ้าที่ตัวเก็บประจุเท่านั้น จึงเป็นผลทำให้ค่ากระแสไฟฟ้าอินพุตมีความผิดเพี้ยนจากรูปคลื่นไซน์สูงนั่นก็หมายถึงมีความเพี้ยนฮาร์มอนิกรวมสูง (Total Harmonic Distortion: THD) นั่นเอง

เนื่องจากมาตรฐาน IEC 1000-3-2 ของนานาชาติ หรือสำหรับประเทศไทยคือมาตรฐานผลิตภัณฑ์อุตสาหกรรม (มอก. 1448-2540) ซึ่งเป็นตัวกำหนดองค์ประกอบฮาร์มอนิกของบริภัณฑ์ไฟฟ้าและอิเล็กทรอนิกส์ตลอดจนบริภัณฑ์เทคโนโลยีสารสนเทศต่างๆ ที่มีขนาดกระแสไฟฟ้าขาเข้าน้อยกว่า 16 แอมป์ต่อเฟส [7], [23] เป็นผลทำให้เทคนิคในการปรับปรุงค่าตัวประกอบกำลังเป็นหัวข้อที่นิยมในงานวิจัยทางด้านอิเล็กทรอนิกส์กำลังอย่างแพร่หลาย โดยทั่วไปเทคนิคในการปรับปรุงค่าตัวประกอบกำลังจะสามารถแบ่งออกได้เป็น 2 แบบด้วยกันคือ

1. เทคนิคในการปรับปรุงค่าตัวประกอบกำลังโดยใช้อุปกรณ์พาสซีฟ (Passive power filters)
2. เทคนิคในการปรับปรุงค่าตัวประกอบกำลังแบบแอกทีฟ (Active power filters)
   - 2.1 เทคนิคในการปรับปรุงค่าตัวประกอบกำลังแบบสองขั้น (Two-stage PFC approach) ซึ่งเหมาะที่จะใช้เมื่อต้องการกำลังไฟฟ้าเอาท์พุตสูงกว่า 300 W [48]
   - 2.2 เทคนิคในการปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้น (Single-Stage PFC approach: S^2PFC หรือ Single-Stage Input-Current Shaping: S^2ICS) ซึ่งเหมาะสำหรับกำลังไฟฟ้าเอาท์พุตน้อยกว่า $<$ 300 วัตต์ โดยประมาณ [48]
     - แบบหนึ่งขั้น-หนึ่งสวิตช์ (Single-Stage Single-Switch PFC approach: S^4PFC) ซึ่งเหมาะสำหรับกำลังไฟฟ้าเอาท์พุตต่ำ ($<$ 100 ~ 200 วัตต์) [43], [49-50]
     - แบบหนึ่งขั้น-หลายสวิตช์ (Single-Stage Multi-Switches PFC approach)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.1 แผนผังเทคนิคในการปรับปรุงค่าตัวประกอบกำลัง

4.1 เทคนิคในการปรับปรุงค่าตัวประกอบกำลังโดยใช้อุปกรณ์พาสซีฟ

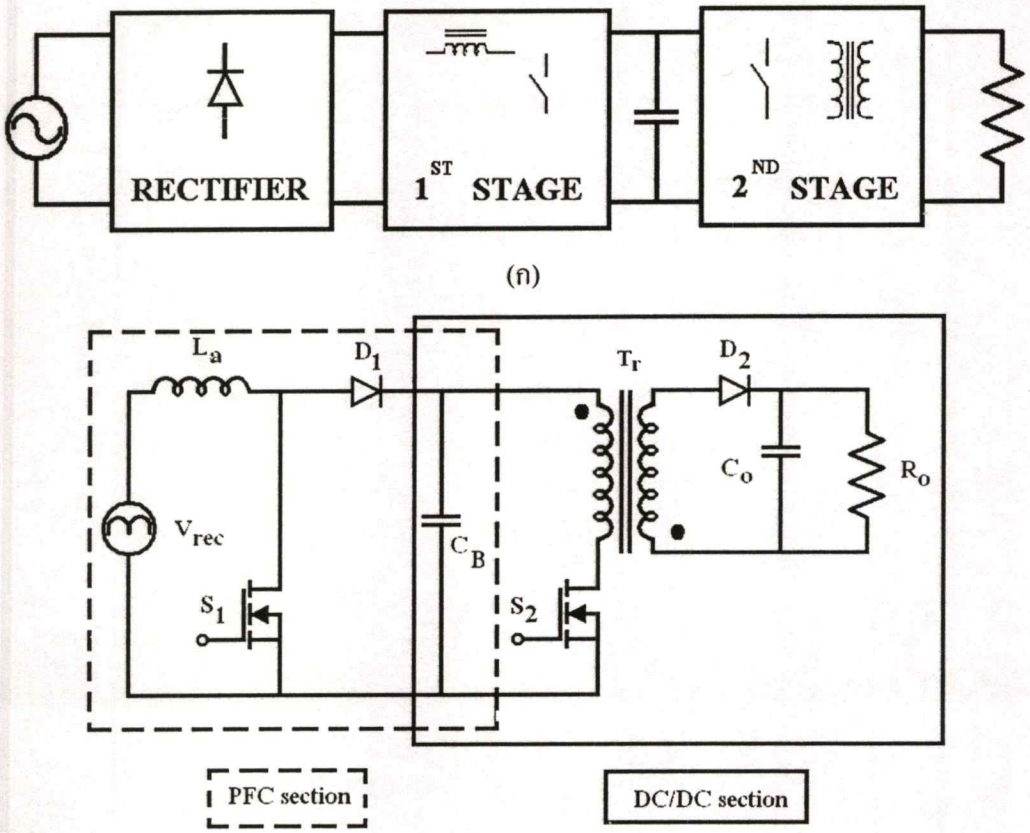
สำหรับเทคนิคดังกล่าวจะมีโครงสร้างที่ง่าย ประสิทธิภาพสูง และราคาถูก แต่ข้อเสียก็คือจะมีขนาดใหญ่และน้ำหนักมากเนื่องจากตัวเหนี่ยวนำและตัวเก็บประจุจะทำงานที่ความถี่ของการไฟฟ้าฯ (50 Hz) นอกจากนั้นยังไม่มีประสิทธิผลในการลดทอนองค์ประกอบฮาร์มอนิก เมื่อย่านในการใช้โหลดและแรงดันไฟฟ้าอินพุตกว้างๆ (Universal line input voltages) เว้นเสียแต่ว่าจะมีสวิตช์สำหรับเลือกวงจรเรียงกระแส (rectifier)ให้เหมาะสม [48] และเนื่องจากข้อเสียในด้านน้ำหนักและขนาดของเทคนิคดังกล่าว จึงไม่เป็นที่นิยมในการทำวิจัยเท่าที่ควร ซึ่งจะไม่ขอกล่าวในรายละเอียดในวิทยานิพนธ์เล่มนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 เทคนิคในการปรับปรุงค่าตัวประกอบกำลังแบบแอกทีฟ

4.2.1 เทคนิคในการปรับปรุงค่าตัวประกอบกำลังแบบสองขั้น

โครงสร้างของเทคนิคแบบสองขั้น (Two-Stage PFC approach) จะประกอบด้วยวงจรเรียงกระแส (AC to DC converter) ต่ออนุกรมอยู่กับวงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสตรง (DC to DC converter) สองชุดดังแสดงในรูปที่ 4.2



รูปที่ 4.2 เทคนิคในการปรับปรุงค่าตัวประกอบกำลังแบบสองขั้น

ดังแสดงในรูปที่ 4.2 (ก) จะเห็นได้ว่าวงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสตรงชุดแรกจะทำหน้าที่ในการปรับปรุงค่าตัวประกอบกำลังเพื่อให้สามารถผ่านมาตรฐาน IEC 1000-3-2 ได้ ในขณะที่วงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสตรงชุดหลังจะทำหน้าที่ตอบสนองต่อการเปลี่ยนแปลงของโหลดทางด้านเอาท์พุตได้อย่างรวดเร็วและแยกโดดทางไฟฟ้า (isolation) รูป 4.2 (ข) ได้แสดงตัวอย่างของวงจรดังกล่าว ซึ่งในวงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสตรงชุดแรกโดยมากมักจะเป็นวงจรทบระดับ (Boost Converter) ซึ่งประกอบด้วยตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เหนี่ยวนำ L_a ไดโอด D_1 สวิตช์ S_1 และตัวเก็บประจุ C_B ในขณะที่วงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสตรงชุดหลังอาจจะเป็นวงจรฟลายแบ็ก (Flyback) ฟอร์เวิร์ด (Forward) ฮาร์ฟบริดจ์ (Half-bridge) ฟูลบริดจ์ (Full-bridge) หรือโทโปโลจี (topology) อื่นๆที่มีหม้อแปลงเป็นส่วนประกอบก็ได้ สำหรับวงจรทั้งสองส่วนจะมีการควบคุมแยกจากกันโดยอิสระเพื่อให้ได้ค่ากระแสไฟฟ้าอินพุตที่มีองค์ประกอบฮาร์มอนิกต่ำและที่เอาท์พุตสามารถตอบสนองต่อโหลดได้อย่างรวดเร็ว และด้วยวิธีดังกล่าวจะทำให้วงจรดังกล่าวมีคุณสมบัติการทำงานที่ดี เช่น ทำให้ค่าตัวประกอบกำลังสูง องค์ประกอบฮาร์มอนิกในกระแสไฟฟ้าอินพุตต่ำ การออกแบบค่าตัวเก็บประจุ (C_B) ที่จะสามารถจ่ายพลังงานขณะที่ไม่มีแรงดันไฟฟ้าอินพุต (Hold-up time) ซึ่งตัวเก็บประจุ (C_B) ที่ได้จะมีขนาดเล็ก เป็นต้น อย่างไรก็ตามเนื่องจากวงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสตรงชุดแรกที่ทำหน้าที่ในการปรับปรุงค่าตัวประกอบกำลังซึ่งเป็นส่วนที่เพิ่มเติมเข้ามาจากวงจรปกติ นั่นก็หมายถึงสวิตช์และวงจรควบคุมจะเพิ่มขึ้น มีผลทำให้ราคาต้นทุนในการผลิตสูงขึ้น ขนาดและน้ำหนักก็จะเพิ่มขึ้นเช่นกัน ทำให้รูปแบบของวงจรดังกล่าวไม่เหมาะสำหรับวงจรขนาดวัตต์ต่ำๆที่ต้องการต้นทุนในการผลิตต่ำ เช่นสำหรับ คอมพิวเตอร์ โน๊ตบุ๊ค ฯลฯ เป็นต้น

แต่ถ้ากำหนดให้สวิตช์ S_1 และ S_2 ดังแสดงในรูปที่ 4.2 (ข) ทำงานที่ความถี่เดียวกันและค่าดูตี้ไซเคิล (duty cycle) เท่ากัน โดยที่ให้วงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสตรงชุดแรกที่ทำหน้าที่ปรับปรุงค่าตัวประกอบกำลังทำงานในโหมดกระแสไฟฟ้าไหลผ่านตัวเหนี่ยวนำไม่ต่อเนื่อง (Discontinuous Conduction Mode: DCM) จะทำให้สามารถรวมสวิตช์จากสองตัวเหลือสวิตช์ (S) เพียงแค่ตัวเดียวได้ดังแสดงในรูปที่ 4.3 (แต่ต้องมีการเพิ่มไดโอดเข้าไปในวงจรดังกล่าวเพื่อทำหน้าที่ในการนำกระแสให้กับตัวเหนี่ยวนำ L_a ขณะที่สวิตช์ปิดวงจร) ซึ่งหลักการดังกล่าวเป็นพื้นฐานของเทคนิคการปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้น-หนึ่งสวิตช์ (Single-Stage Single-Switch Power Factor Correction: S^4PFC)

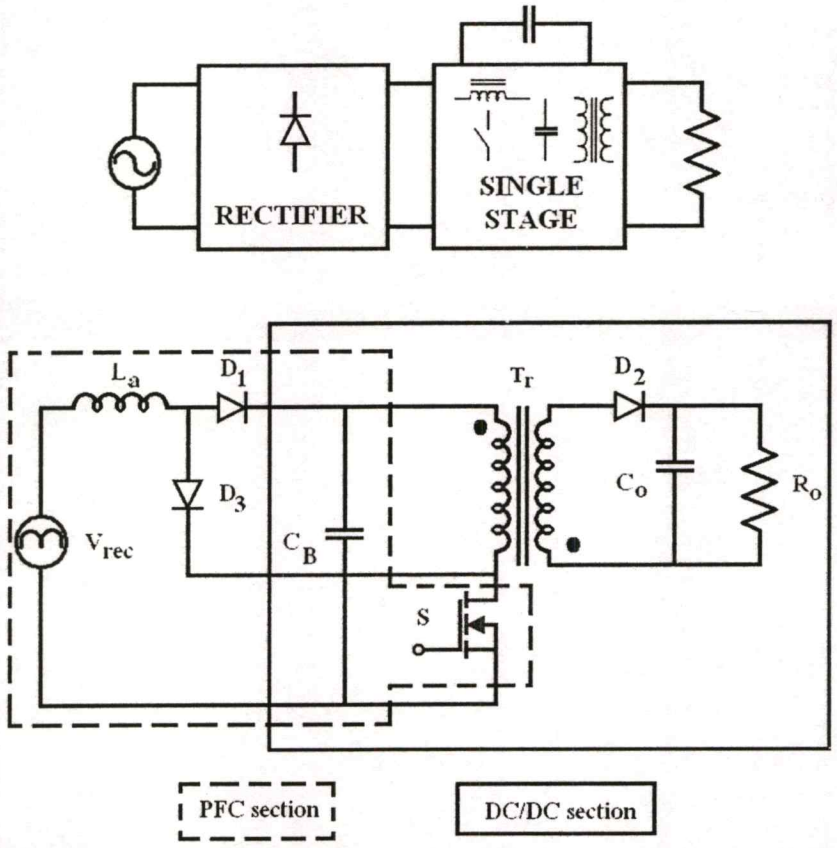
ตัวเก็บประจุ C_B จะมีบทบาทที่สำคัญในการรับค่าความแตกต่างของกำลังไฟฟ้าระหว่างด้านอินพุตซึ่งมีลักษณะเป็นระลอกคลื่นกับค่ากำลังไฟฟ้าด้านเอาท์พุตซึ่งมีลักษณะคงที่ ในรูปของการเพิ่มขึ้นของค่าแรงดันไฟฟ้าที่ตกคร่อมตัวเก็บประจุดังกล่าว [26] ถ้ากำหนดให้วงจรควบคุมของวงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสตรงชุดแรก (วงจรทบระดับ) มีค่าดูตี้ไซเคิลคงที่ตลอดรูปคลื่นไซน์จากการไฟฟ้าฯและให้วงจรทบระดับทำงานในโหมดนำกระแสไฟฟ้าไม่ต่อเนื่อง (Discontinuous Conduction Mode: DCM) จะทำให้ได้ค่ากระแสไฟฟ้าอินพุตที่มีรูปคลื่นใกล้เคียงไซน์ซึ่งเป็นผลทำให้สามารถผ่านมาตรฐาน IEC 1000-3-2 ได้ ดังนั้นจึงต้องออกแบบให้วงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสตรงชุดแรก ซึ่งทำหน้าที่ในการปรับปรุงค่าตัวประกอบกำลังทำงานในโหมดกระแสไฟฟ้าไหลผ่านตัวเหนี่ยวนำไม่ต่อเนื่อง และวงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสตรงชุดหลังซึ่งทำหน้าที่ตอบสนองโหลดสามารถใช้สวิตช์และตัวควบคุมพีดับบลิวเอ็ม (PWM) ร่วมกันเพียงหนึ่งตัวภายใต้เงื่อนไขดูตี้ไซเคิลคงที่ ซึ่งจะทำให้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรดังกล่าวสามารถผ่านมาตรฐาน IEC 1000-3-2 ได้และยังสามารถตอบสนองต่อโหลดที่เปลี่ยนแปลงอย่างรวดเร็วได้อีกด้วย และด้วยหลักการพื้นฐานดังกล่าวจึงเป็นที่มาของหัวข้อในการค้นคว้าเพื่อทำการรวมวงจรปรับปรุงค่าตัวประกอบกำลังกับวงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสตรงเข้าด้วยกัน (Integrated PFC) [25-51] ซึ่งเป็นที่มาของการปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้นนั่นเอง

4.2.2 เทคนิคในการปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้น

วงจรพื้นฐานของการรวมวงจรปรับปรุงค่าตัวประกอบกำลังกับวงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสตรง (Integrated PFC) ซึ่งวงจรดังกล่าวอาจจะประกอบด้วยสวิตช์เพียงหนึ่งตัว (Single-Switch) หรือสวิตช์หลายตัว (Multi-Switches) ก็ได้ อย่างไรก็ตามสำหรับวงจรปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้น-หนึ่งสวิตช์ (Single-Stage Single-Switch PFC; S^4PFC หรืออาจจะเรียกได้อีกอย่างหนึ่งว่า Single-Stage Input-Current Shaping; S^4ICS) ได้มีการนำเสนอครั้งแรกในปี ค.ศ. 1992 [25] ดังแสดงวงจรสมมูลและวงจรพื้นฐานในรูปที่ 4.3

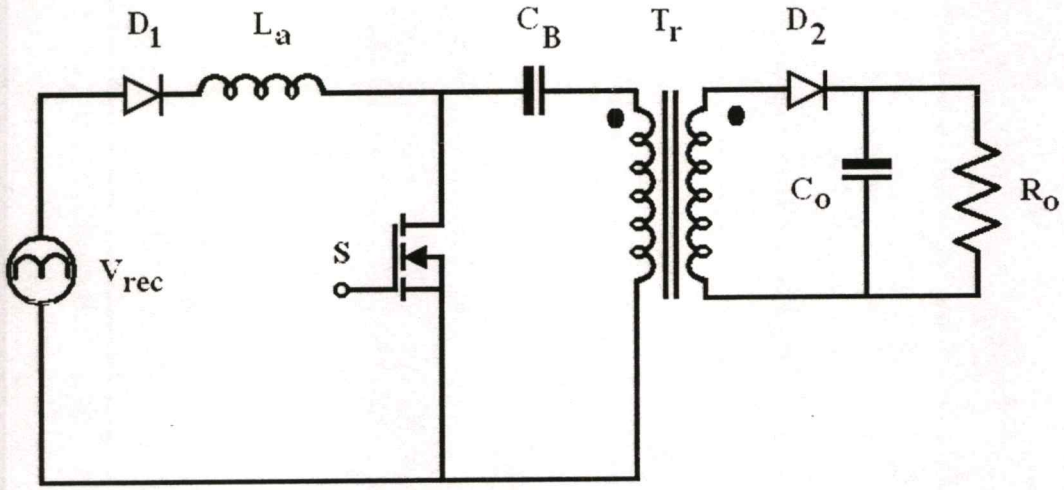


รูปที่ 4.3 วงจรพื้นฐานของการรวมวงจรปรับปรุงค่าตัวประกอบกำลังกับวงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสตรง (Integrated PFC)

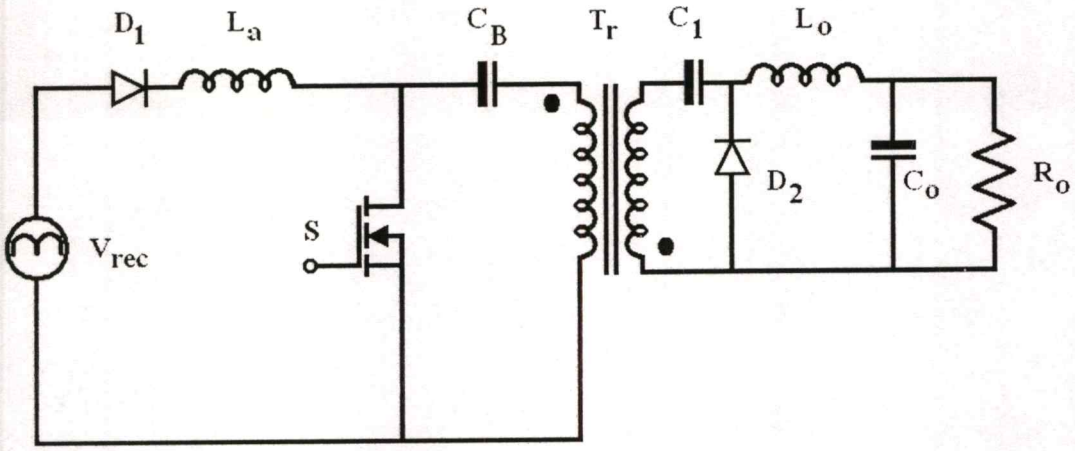
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใน [25] ได้มีการนำเสนอวงจรปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้น-หนึ่งสวิตช์โดยแบ่งออกเป็นสองรูปแบบดังต่อไปนี้

- เป็นการรวมวงจรทบระดับร่วมกับวงจรที่ใช้หลักการสะสมพลังงานแบบฟลายแบ็ก (Boost Integrated with Flyback Rectifier Energy Storage DC/DC; BIFRED)
- เป็นการรวมวงจรทบระดับร่วมกับวงจรที่ใช้หลักการสะสมพลังงานแบบวงจรทอนระดับ (Boost Integrated with Buck Rectifier Energy Storage DC/DC; BIBRED)



(ก)



(ข)

รูปที่ 4.4 รูปแบบวงจร (ก) BIFRED และ (ข) BIBRED [25]

ดังแสดงไว้ในรูปที่ 4.4 (ก) และ (ข) โดยที่ตัวเหนี่ยวนำสำหรับวงจรทบระดับของทั้งสองรูปแบบจะทำงานในโหมดกระแสไฟฟ้าไหลผ่านตัวเหนี่ยวนำแบบไม่ต่อเนื่อง เพื่อที่จะทำให้สามารถผ่านมาตรฐาน IEC 1000-3-2 ในขณะที่วงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสตรง (ฟลายแบ็กหรือฟอร์เวิร์ด) จะทำงานในโหมดกระแสไฟฟ้าไหลผ่านตัวเหนี่ยวนำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

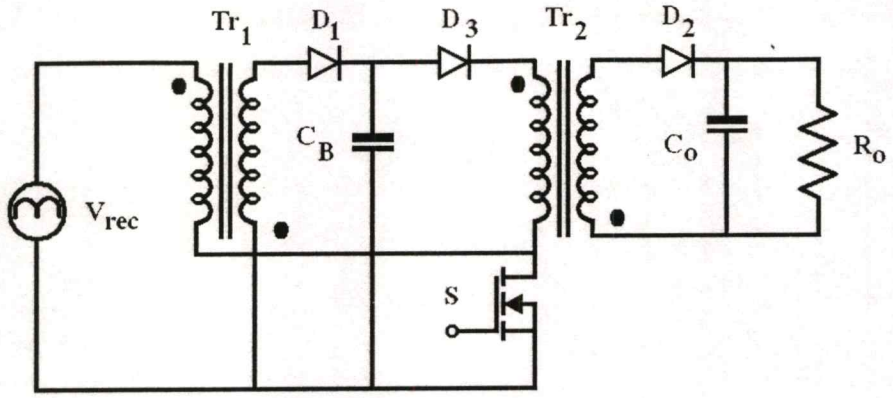
ต่อเนื่อง (Continuous Conduction Mode: CCM) แรงดันไฟฟ้าที่ตกคร่อมตัวเก็บประจุ C_B หรือที่มักจะเรียกว่า แรงดันบัส (Bus voltage) จะขึ้นอยู่กับแรงดันไฟฟ้าอินพุตและกำลังไฟฟ้าที่เอาท์พุต และด้วยสาเหตุดังกล่าวสำหรับวงจรที่ต้องการใช้กับแรงดันไฟฟ้าอินพุตหลายๆค่า (Universal line input applications) อาจจะมีผลทำให้แรงดันบัสสูงขึ้นจนถึงระดับ 1000 โวลท์ได้ โดยเฉพาะอย่างยิ่งในสภาวะเงื่อนไขแรงดันไฟฟ้าอินพุตสูงสุดในขณะที่กำลังไฟฟ้าเอาท์พุตต่ำสุด (ไม่ต่อโหลด) [33] ซึ่งเป็นข้อเสียหลักของทั้งวงจร BIFRED และ BIBRED และเพื่อที่จะลดผลดังกล่าวจึงได้มีการใช้เทคนิคการม็อดดูเลชั่นความถี่ (variable-frequency control) เพื่อจะคงค่าแรงดันบัสให้อยู่ในเกณฑ์ที่ยอมรับได้ในขณะไม่มีโหลด [51] นอกจากนั้นการที่ให้วงจรทบระดับและวงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสตรง (ฟลายแบ็กหรือฟอร์เวิรด์) ทำงานในโหมดนำกระแสไม่ต่อเนื่องเหมือนกันก็จะทำให้แรงดันบัสลดลงเช่นกัน [26]

นอกจากวิธีดังกล่าว การควบคุมแรงดันบัสอาจจะทำได้ดังรูปที่ 4.5 (ก) และ (ข) ซึ่งเป็นวงจรฟลายแบ็กแบบแยกโดดทางไฟฟ้าและไม่แยกโดดทางไฟฟ้า [26-27] อย่างไรก็ตามสำหรับวงจรในรูปที่ 4.5 (ข) ในส่วนของวงจรปรับปรุงค่าตัวประกอบกำลังจะเป็นวงจรทอน-ทบระดับ (buck-boost converter)

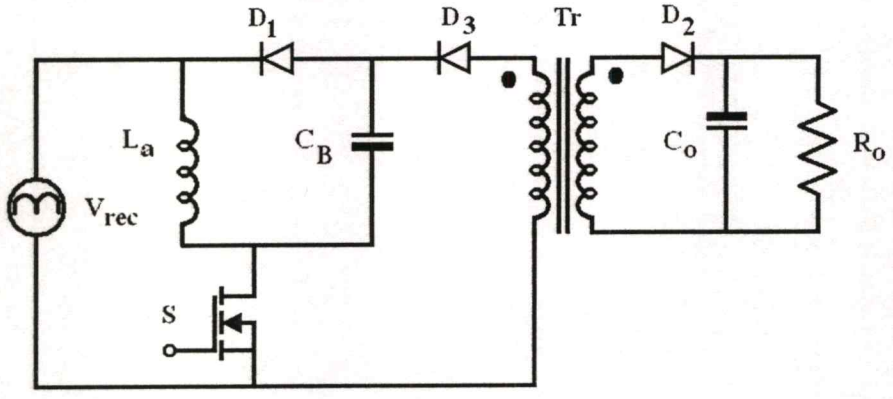
โดยที่ตัวเหนี่ยวนำ L_a ของวงจรทั้งสองรูปแบบจะทำงานในโหมดนำกระแสแบบไม่ต่อเนื่อง ทำให้ได้ค่าตัวประกอบกำลังที่สูงและยังสามารถควบคุมแรงดันบัสได้ ในส่วนของวงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสตรง (DC-to-DC section) จะทำหน้าที่แยกโดดทางไฟฟ้าและควบคุมค่าแรงดันไฟฟ้าเอาท์พุต จะสังเกตเห็นได้ว่าวงจรทั้งสองรูปแบบจะมีไดโอด D_1 และ D_3 เพิ่มเข้ามาในวงจร และกระบวนการในการถ่ายเทกำลังไฟฟ้าไปยังเอาท์พุตจะเกิดขึ้นสองกระบวนการในหนึ่งคาบการสวิตช์ชิ่ง ซึ่งมีผลทำให้ประสิทธิภาพของวงจรลดต่ำลง

นอกจากนั้นวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้า (EMI Filter) จะต้องมีขนาดใหญ่เนื่องจากกระแสไฟฟ้าอินพุตจะมีค่าระลอกคลื่น (ripple current) สูง และโดยเฉพาะอย่างยิ่งวงจรในรูปที่ 4.5 (ก) ขนาดของวงจรโดยรวมจะใหญ่ขึ้นเพราะวงจรประกอบด้วยหม้อแปลงไฟฟ้าสองลูก อย่างไรก็ตามจากการทดสอบที่แรงดันไฟฟ้าอินพุตเท่ากับ 90-260 V_{ac} ขนาดของเอาท์พุตเท่ากับ 12V/60W วงจรในรูปที่ 4.5 (ก) จะมีประสิทธิภาพเท่ากับ 68-76% ค่าตัวประกอบกำลังเท่ากับ 0.99-0.97 ค่าความผิดเพี้ยนฮาร์มอนิกรวมเท่ากับ 5-10% และสามารถผ่านมาตรฐาน IEC 1000-3-2 Class D ได้ด้วยแรงดันบัสน้อยกว่า 400 V_{dc} ที่แรงดันไฟฟ้าอินพุตค่าต่างๆ [26]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก)



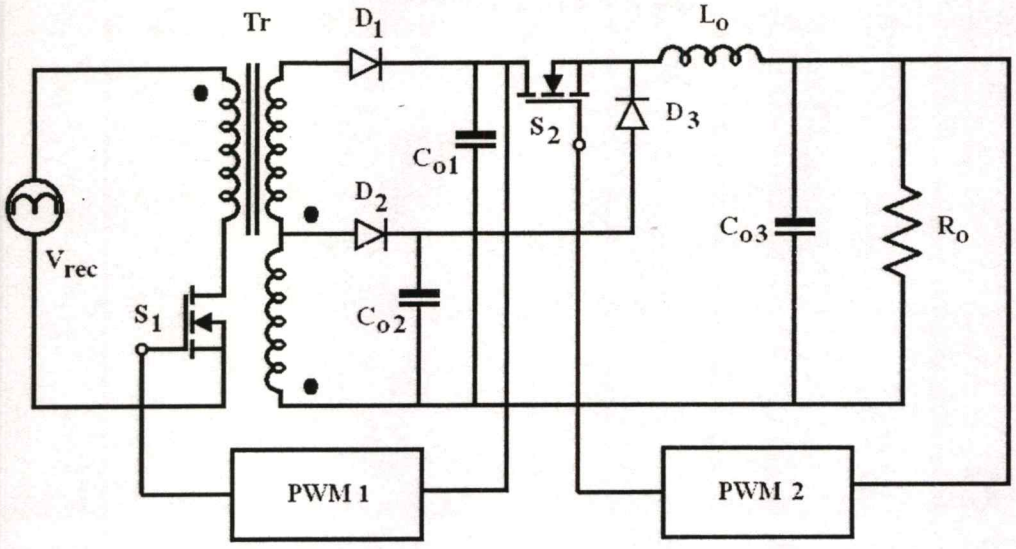
(ข)

รูปที่ 4.5 (ก) วงจรฟลายแบ็กแบบควบคุมแรงดันบัสที่มีการแยกโดดทางไฟฟ้า [26]
(ข) วงจรฟลายแบ็กแบบควบคุมแรงดันบัสที่ไม่แยกโดดทางไฟฟ้า [27]

หลังจากนั้นได้มีการค้นคว้าและเน้นความสำคัญไปที่ประสิทธิภาพรวมของวงจรเพื่อจะได้สามารถทำให้วงจรโดยรวมมีขนาดที่เล็กลงได้ ดังแสดงในรูปที่ 4.6 แสดงวงจรการปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้น (S^2PFC) อีกรูปแบบหนึ่งซึ่งจะต่อร่วมอยู่กับวงจรเรกกูเลเตอร์ที่ภาคเอาท์พุต (Post-regulator) อย่างไรก็ตามวงจรดังกล่าวประยุกต์มาจากวงจรทอนระดับ (Two-Input Buck) ร่วมกับวงจรฟลายแบ็ก [28]

ดังแสดงในรูปที่ 4.6 จะเห็นได้ว่าหม้อแปลงไฟฟ้าของวงจรฟลายแบ็กแบบดังกล่าวจะมีสองเอาท์พุตและด้วยรูปแบบดังกล่าว จะทำให้การปรับปรุงค่าตัวประกอบกำลังได้ผลตลอดย่านแรงดันไฟฟ้าอินพุต โดยที่หม้อแปลงฟลายแบ็กดังกล่าวจะทำงานในโหมดกระแสไฟฟ้าไหลผ่านไม่ต่อเนื่อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.6 วงจร S^2PFC with Post-Regulator [28]

เนื่องจากเรกกูเลเตอร์ที่ต่ออยู่ทางด้านเอาท์พุต จะมีสองอินพุตทำให้แรงดันไฟฟ้าทางด้านเอาท์พุตมีค่าเรกกูเรชั่น (regulation) ที่ดี และเนื่องจากมีการชดเชยการทำงานของเรกกูเลเตอร์ดังกล่าว ทำให้วงจรมีประสิทธิภาพสูง อย่างไรก็ตามวงจรดังกล่าวจะมีข้อเสียทางด้านราคา เพราะมีการเพิ่มสวิตช์ S_2 วงจรควบคุม (controller) และตัวเก็บประจุทางด้านเอาท์พุต (bulk capacitor; C_{o1}, C_{o2}) ซึ่งถ้าการออกแบบต้องการ Hold up time สูงๆก็จะยิ่งทำให้ราคาของตัวเก็บประจุสูงขึ้นด้วย ใน [28] ได้มีการสร้างวงจรต้นแบบขนาด 54V/200W ซึ่งได้ประสิทธิภาพเท่ากับ 85% และค่าตัวประกอบกำลังเท่ากับ 0.995 ที่แรงดันไฟฟ้าอินพุต 110 V_{ac} และจะได้ประสิทธิภาพเท่ากับ 88% และค่าตัวประกอบกำลังเท่ากับ 0.975 ที่แรงดันไฟฟ้าอินพุต 220V_{ac} ในขณะที่สามารถผ่านมาตรฐาน IEC 1000-3-2 Class D ได้ด้วยแรงดันบัสหรือแรงดันไฟฟ้าที่ตกคร่อมตัวเก็บประจุ (bulk capacitor; C_{o1}, C_{o2}) จะมีค่าน้อยกว่า 400 V_{dc} ตลอดย่านแรงดันไฟฟ้าอินพุต (universal line input voltages)

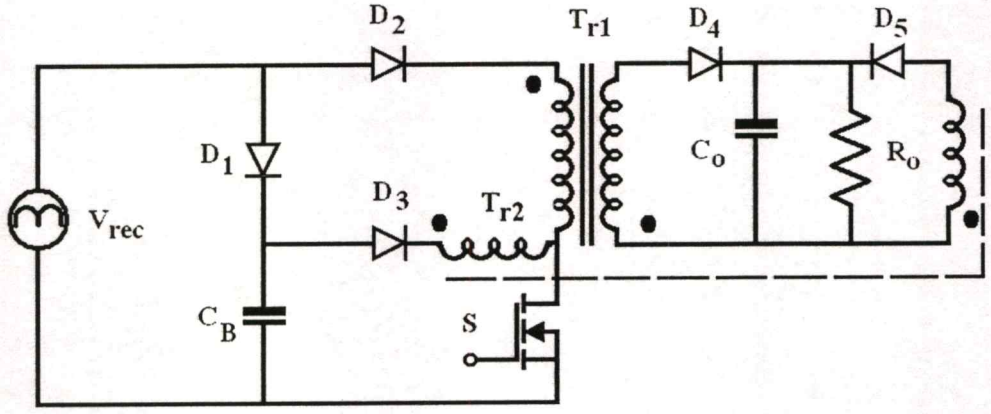
รูปที่ 4.7 แสดงรูปแบบของวงจรอีกรูปแบบหนึ่งซึ่งมีจุดประสงค์หลักในการปรับปรุงประสิทธิภาพของวงจร [29] วงจรหลักจะประกอบด้วยหม้อแปลงฟลายแบ็ก T_{r1} สวิตช์ S และไดโอด D_2 ซึ่งอุปกรณ์ทั้งหมดที่กล่าวมาจะทำหน้าที่ในการปรับปรุงค่าตัวประกอบกำลังในรูปแบบของวงจรฟลายแบ็ก ในขณะที่วงจรเสริมซึ่งยังคงใช้รูปแบบของวงจรฟลายแบ็กจะประกอบด้วยตัวเก็บประจุ C_B หม้อแปลงไฟฟ้า T_{r2} และไดโอด D_1 D_3 ซึ่งจะทำหน้าที่ในการแปลงพลังงานจากบัส (bus energy) ไปยังเอาท์พุตในช่วงเวลาที่แรงดันไฟฟ้าอินพุตเป็นศูนย์

เนื่องจากมีการแปลงผันพลังงานไฟฟ้าเพียงหนึ่งครั้งจึงทำให้ประสิทธิภาพของวงจรมีค่าสูง และยังสามารถควบคุมแรงดันบัสได้โดยชุดวงจรเสริม แต่เนื่องจากชุดวงจรเสริมดังกล่าวจะทำให้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปคลื่นกระแสไฟฟ้าอินพุตมีองค์ประกอบฮาร์มอนิกสูงขึ้น ทำให้ยากต่อการออกแบบสำหรับใช้กับแรงดันไฟฟ้าอินพุตหลายค่า (universal line input voltage applications) นอกจากนั้นการใช้หม้อแปลงไฟฟ้าสองตัวทำให้วงจรดังกล่าวมีราคาสูง จากการทดสอบวงจรต้นแบบของวงจรชาร์จแบตเตอรี่ขนาด 48V/100W จะเห็นได้ว่าจะได้ค่าประสิทธิภาพเท่ากับ 90% ของโหลดที่พิกัด และสามารถควบคุมแรงดันบัสได้แต่ไม่สามารถผ่านมาตรฐาน IEC 1000-3-2 Class D ได้

อย่างไรก็ตามสำหรับวงจรรูปแบบดังกล่าวสามารถผ่านมาตรฐาน IEC 1000-3-2 Class A ได้จนกระทั่งขนาดเอาท์พุตเท่ากับ 500 วัตต์ [29]



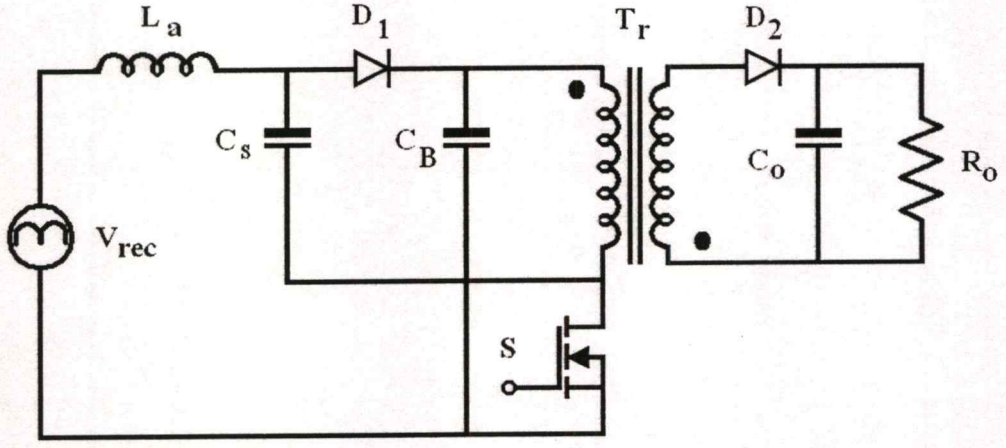
รูปที่ 4.7 วงจร S^4PFC with bi-fly-back [29]

เมื่อเน้นการพิจารณาทางด้านต้นทุนการผลิตแล้วรูปแบบของวงจรที่มีหม้อแปลงไฟฟ้าเพียงตัวเดียวจะเป็นที่น่าสนใจ อย่างไรก็ตามสำหรับวงจรที่ต้องการกำลังไฟฟ้าทางด้านเอาท์พุตสูงๆ จะไม่นิยมที่จะให้วงจรในส่วนที่ทำหน้าที่ปรับปรุงค่าตัวประกอบกำลัง (PFC section) ทำงานในโหมดกระแสไฟฟ้าไหลผ่านตัวเหนี่ยวนำไม่ต่อเนื่อง เพราะเนื่องจากโดยทั่วไปแล้วสำหรับรูปแบบของวงจรการปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้นที่ทำงานในโหมดกระแสไฟฟ้าไหลผ่านตัวเหนี่ยวนำไม่ต่อเนื่อง จะเกิดกระแสเค้น (current stress) ที่สวิตช์สูงมาก เป็นผลทำให้คอนเวอร์เตอร์ที่ทำงานในโหมดดังกล่าวโดยมากจะมีประสิทธิภาพต่ำ และต้องใช้วงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้า ขนาดใหญ่ซึ่งเป็นผลทำให้ราคาและขนาดของวงจรโดยรวมเพิ่มขึ้น และด้วยข้อจำกัดดังกล่าวทำให้เกิดการคิดค้นและพัฒนารูปแบบของวงจรการปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้นที่ทำงานในโหมดกระแสไฟฟ้าไหลผ่านตัวเหนี่ยวนำต่อเนื่อง (CCM S^2PFC converter) [31-33]

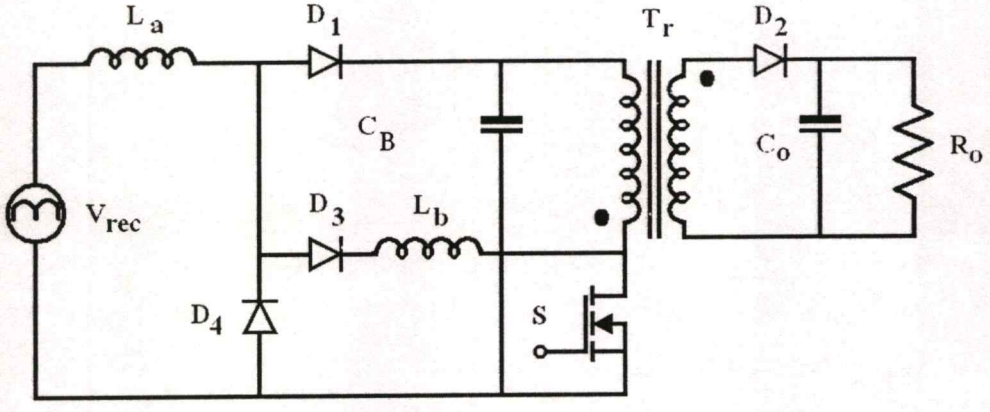
รูปที่ 4.8 [31] และ 4.9 [32] แสดงรูปแบบของวงจรการปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้นที่ทำงานในโหมดกระแสไฟฟ้าไหลผ่านตัวเหนี่ยวนำทางด้านอินพุตต่อเนื่อง โดยที่วงจรทั้งสองดังกล่าวจะมีความแตกต่างจากวงจรในรูปที่ 4.3 ถึงรูปที่ 4.7 เนื่องจากทั้งวงจรรูปที่ 4.8 และ 4.9 จะใช้อุปกรณ์พาสซีฟ (passive components) ในปรับปรุงค่าตัวประกอบกำลัง โดยที่มีการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ควบคุมค่าดูตี้ไซเคิ้ล (duty cycle) ให้คงที่ในแต่ละคาบของแรงดันไฟฟ้าจากการไฟฟ้าฯ รูปที่ 4.8 จะมีการเพิ่มตัวเก็บประจุรีโซแนนซ์ (resonant capacitor; C_S) เข้าไปในวงจรซึ่งจะทำตัวเปรียบเสมือนกับแหล่งจ่ายแรงดันไฟฟ้าความถี่สูง (high frequency voltage source) และเป็นสาเหตุทำให้มีการเรียกวงจรดังกล่าวว่า Voltage Source Single Stage Power Factor Correction (VS-S^2PFC) ตัวเก็บประจุรีโซแนนซ์ C_S ที่ต่อร่วมกับตัวเหนี่ยวนำ L_a ทำให้เกิดรีโซแนนซ์ขึ้นจึงมีลักษณะเหมือนกับวงจรสนับเบอร์ที่ไม่มีการสูญเสีย (lossless snubber) ทำให้พลังงานสูญเสียลดลง



รูปที่ 4.8 Voltage Source Single Stage PFC: VS-S^2PFC [31], [41]



รูปที่ 4.9 Current Source Single Stage PFC: CS-S^2PFC [32], [41]

จากผลการทดลองสร้างวงจรต้นแบบขนาด 5V/70W ความถี่สวิตช์ชิ่งเท่ากับ 90 kHz แรงดันไฟฟ้าอินพุตเท่ากับ 90 V_{ac} วงจรดังกล่าวจะมีประสิทธิภาพเท่ากับ 70 % THD = 62 % [26] ส่วนรายละเอียดและขั้นตอนในการออกแบบได้แสดงไว้ใน [31]

รูปที่ 4.9 ได้มีการเพิ่มตัวเหนี่ยวนำ L_b ซึ่งเป็นตัวที่ทำหน้าที่ในการปรับปรุงคุณภาพของรูปคลื่นกระแสไฟฟ้าอินพุต ตัวเหนี่ยวนำดังกล่าวทำหน้าที่เปรียบเสมือนแหล่งจ่ายกระแสไฟฟ้าความถี่สูง (high frequency current source) เป็นผลทำให้วงจรดังกล่าวถูกเรียกว่า Current Source

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

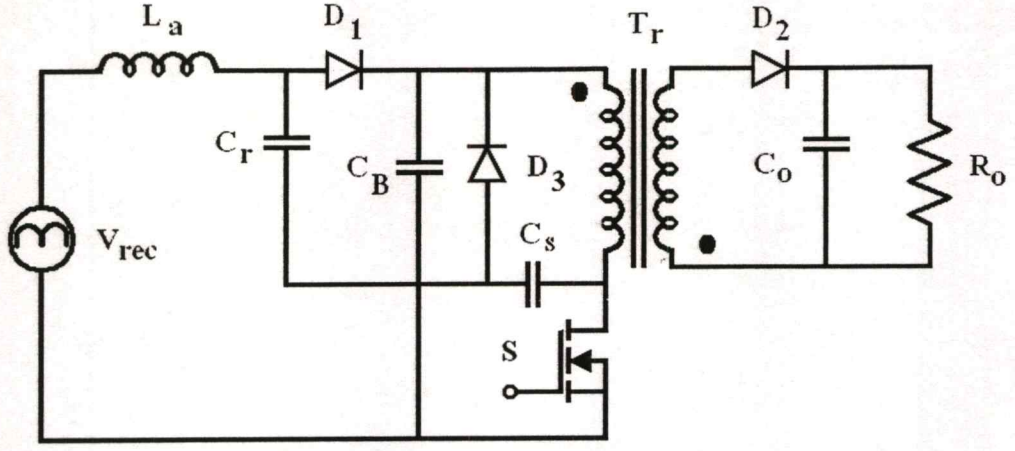
Single Stage Power Factor Correction (CS-S^{2}PFC) และเนื่องจากตัวเหนี่ยวนำ L_a ของทั้งวงจรในรูปที่ 4.8 และ 4.9 ทำงานในโหมดกระแสไฟฟ้าไหลผ่านตัวเหนี่ยวนำแบบต่อเนื่อง ทำให้กระแสเค้นที่สวิตช์และขนาดของวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้ามีขนาดลดลงด้วย ทำให้ได้ค่าประสิทธิภาพสูงกว่าการทำงานในโหมดกระแสไฟฟ้าไหลผ่านตัวเหนี่ยวนำไม่ต่อเนื่องอีกด้วย ส่วนปัญหาในเรื่องของแรงดันบัสจะมีค่าสูงขณะที่ไม่ต่อโหลดนั้น สามารถทำแก้ไขได้โดยการเลือกค่าตัวเหนี่ยวนำ L_a ตัวเหนี่ยวนำแม่เหล็ก (L_m) ของหม้อแปลง ตัวเก็บประจุรีโซแนนซ์ C_s หรือตัวเหนี่ยวนำ L_b (PFC inductance) ให้เหมาะสม

จากการทดลองสร้างวงจรต้นแบบขนาด 50V/100W จะมีค่าประสิทธิภาพเท่ากับ 85% และสามารถผ่านมาตรฐาน IEC 1000-3-2 Class D ด้วยค่าความเพี้ยนฮาร์มอนิกรวมเท่ากับ 52 % และค่าตัวประกอบกำลังเท่ากับ 0.845 ที่แรงดันไฟฟ้าอินพุตเท่ากับ 220 V_{ac} โดยที่ค่าตัวเหนี่ยวนำ L_a = 1.4 mH และ L_b = 0.43 mH [32]

นอกจากนั้นยังมีการเรียกวงจรปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้นที่ทำงานในโหมดกระแสไฟฟ้าไหลผ่านตัวเหนี่ยวนำทางด้านอินพุตต่อเนื่องอีกอย่างว่า *"Charge pump Single Stage Power Factor Correction"* [26], [33] ดังแสดงในรูปที่ 4.10 จะสังเกตเห็นได้ว่าวงจรดังกล่าวจะประกอบด้วยตัวเหนี่ยวนำรีโซแนนซ์ L_a ตัวเก็บประจุรีโซแนนซ์C_r ตัวเก็บประจุ C_S (clamp capacitor) D_1 (PFC diode) D_3 (clamping diode) และเมื่อเปรียบเทียบกับ VS-S^{2}PFC ในรูปที่ 4.8 จะเห็นได้ว่าวงจรในรูปที่ 4.10 ได้แบ่งตัวเก็บประจุรีโซแนนซ์ C_S ของวงจรรูปที่ 4.8 ออกเป็นตัวเก็บประจุ C_r และ C_S ต่ออนุกรมกัน โดยมีไดโอด D_3 เป็นส่วนเพิ่มเข้ามา วงจรดังกล่าวไม่แต่เพียงมีกระแสไฟฟ้าอินพุตที่ต่อเนื่องเท่านั้น แต่ยังมีค่าการสูญเสียขณะนำกระแส (conduction loss) และการสูญเสียขณะสวิตช์ (switching loss) ต่ำอีกด้วย

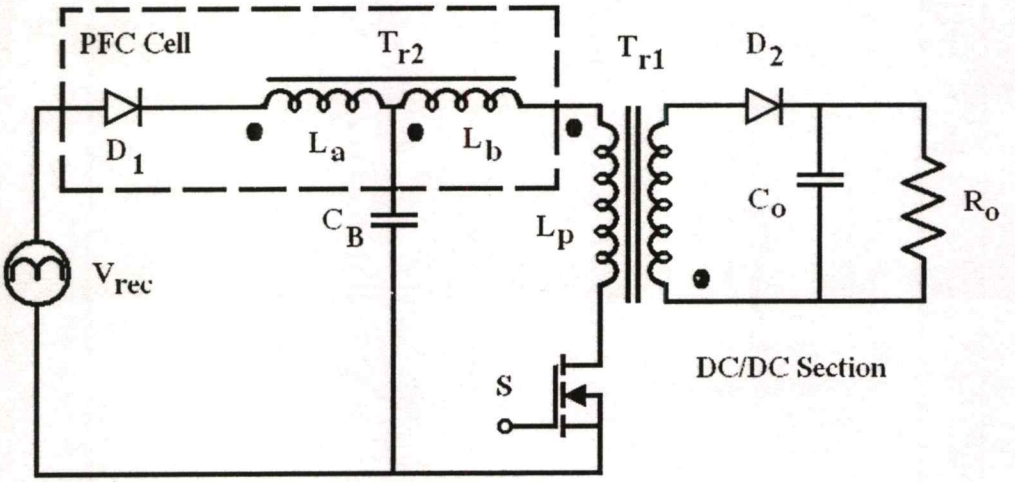
นอกจากนั้นด้วยการออกแบบที่เหมาะสมจะทำให้วงจรดังกล่าวมีประสิทธิภาพสูงและยังสามารถควบคุมแรงดันบัส รวมถึงสามารถผ่านมาตรฐาน IEC 1000-3-2 Class D ได้อีกด้วย ใน [33] ได้แสดงผลการทดลองวงจรต้นแบบขนาด 12V/80W ที่แรงดันไฟฟ้าอินพุตเท่ากับ 90-264 V_{ac} จะมีค่าประสิทธิภาพอยู่ระหว่าง 85-89% ค่าตัวประกอบกำลังจะอยู่ระหว่าง 0.85-0.96 และยังสามารถผ่านมาตรฐาน IEC 1000-3-2 Class D แรงดันบัสจะมีค่าต่ำกว่า 400 V_{dc} ที่แรงดันไฟฟ้าอินพุตเท่ากับ 260 V_{ac} ที่โหลดเท่ากับ 0.5%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.10 Charge Pump Single Stage Power Factor Correction Converter [33]

สำหรับรูปแบบของวงจรที่เหมาะสมในการประยุกต์ใช้กับค่ากำลังไฟฟ้าด้านเอาท์พุตต่ำๆ จะมีรูปแบบของวงจรที่น่าสนใจอยู่สองรูปแบบซึ่งมีลักษณะโครงสร้างที่ง่ายและราคาต้นทุนในการผลิตต่ำดังแสดงในรูปที่ 4.11 และ 4.12



รูปที่ 4.11 Skynet Single Stage Power Factor Correction Converter [34]

รูปที่ 4.11 แสดงรูปแบบของวงจรที่เรียกว่า Skynet S^2PFC [34] ซึ่งประกอบด้วยวงจรฟลายแบ็กอยู่ในส่วนของวงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสตรง (DC/DC section) และส่วนเพิ่มเติมที่เรียกว่า PFC Cell โดยที่ในส่วนของ PFC Cell จะประกอบด้วยตัวเหนี่ยวนำร่วม (coupled inductor; L_a, L_b) และไดโอด D_1 ในขณะที่สวิตช์ (S) นำกระแสจะมีผลทำให้ตัวเหนี่ยวนำ L_b สะสมพลังงานซึ่งจะเป็นกระแสไฟฟ้าเดียวกันกับที่ไหลผ่านตัวเหนี่ยวนำทางด้านปฐมภูมิของหม้อแปลง (L_p) และเมื่อสวิตช์ (S) หยุดนำกระแสจะมีผลทำให้พลังงานซึ่งสะสมใน L_b ส่ง

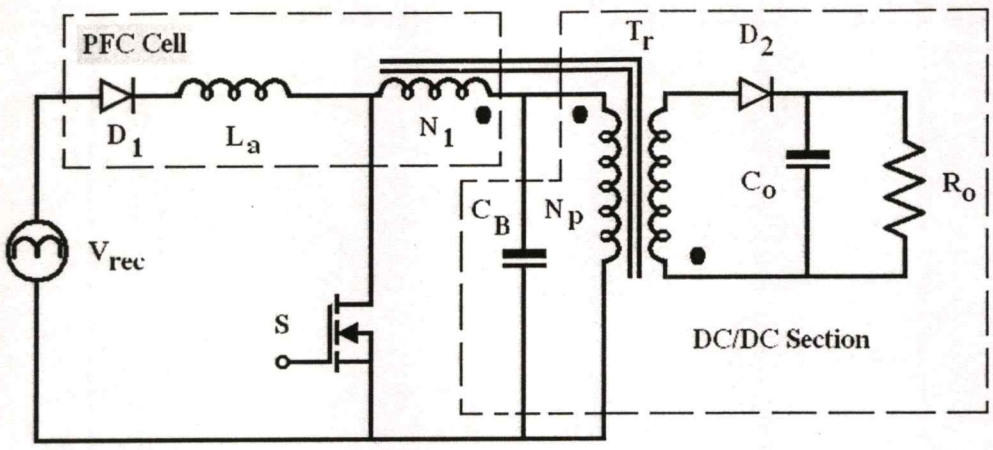
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถ่ายไปยังตัวเหนี่ยวนำ L_a ซึ่งตัวเหนี่ยวนำ L_a ดังกล่าวจะทำหน้าที่ในการรองรับกระแสไฟฟ้าจากอินพุตและจ่ายพลังงานไฟฟ้าให้กับตัวเก็บประจุ C_B โดยผ่านทางไดโอด D_1 ซึ่งจะเป็นผลทำให้มีกระแสไฟฟ้าอินพุตไหลผ่านตลอดคาบเวลาของแรงดันไฟฟ้าที่ได้จากการไฟฟ้าฯ ในส่วนของ PFC Cell จะสามารถทำงานได้ทั้งในโหมดกระแสไฟฟ้าไหลผ่านตัวเหนี่ยวนำแบบต่อเนื่องและไม่ต่อเนื่อง ค่าตัวประกอบกำลังและแรงดันบัสจะขึ้นอยู่กับการออกแบบอัตราส่วนของ L_p/L_b

ข้อเสียของวงจรดังกล่าวก็คือแรงดันไฟฟ้าย้อนกลับ (reverse voltage) ที่ไดโอด D_1 จะมีค่าสูงและตัวเหนี่ยวนำ T_{r2} จะมีขนาดใหญ่เนื่องจากประกอบด้วยขดลวดสองขด

รูปที่ 4.12 แสดงรูปแบบของวงจรการปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้นที่มีการป้อนกลับแรงดันบัส (Single Stage Power Factor Correction AC-DC converter with bus voltage feedback) [35] เมื่อทำการเปรียบเทียบกับวงจร BIFRED ในรูปที่ 4.4 (ก) แล้วจะเห็นได้ว่า วงจรรูปที่ 4.12 จะมีชุดขดลวด N_1 ที่ทำหน้าที่ในการลดแรงดันบัสลงในกรณีป้อนแรงดันไฟฟ้าอินพุตสูงสุด (High line) และโหลดต่ำสุด (Light load) ในระหว่างคาบเวลาของแรงดันไฟฟ้าอินพุตที่ได้จากการไฟฟ้าฯ ถ้าแรงดันไฟฟ้าอินพุตที่ได้จากการไฟฟ้าฯ เมื่อผ่านวงจรเรียงกระแสแล้ว มีค่าต่ำกว่าหรือเท่ากับแรงดันบัสซึ่งสามารถเขียนเป็นสมการเป็น $\left| V_{rec} \le \left(\frac{N_1}{N_p}\right) * V_B \right|$ จะมีผลทำให้ไดโอด D_1 ไม่นำกระแสซึ่งจะมีผลทำให้เกิด dead angle ขึ้น แต่เมื่อแรงดันไฟฟ้าอินพุตที่ได้จากการไฟฟ้าฯ เมื่อผ่านวงจรเรียงกระแสแล้ว มีค่าสูงกว่าแรงดันบัสหรือ $\left| V_{rec} \rangle \left(\frac{N_1}{N_p}\right) * V_B \right|$ จะมีผลทำให้ไดโอด D_1 นำกระแสซึ่งจะไม่ทำให้เกิด dead angle ขึ้นแต่อย่างใด และเมื่อแรงดันบัสเพิ่มขึ้นเนื่องจากโหลดมีการเปลี่ยนแปลงจะมีผลทำให้ dead angle เพิ่มขึ้น ทำให้กำลังไฟฟ้าอินพุตลดลงซึ่งจะเป็นผลทำให้แรงดันบัสลดลงในที่สุด ขดลวดที่ใช้ในการป้อนกลับแรงดันบัส (Negative feedback winding: N_f) จะมีผลทำให้ลดกระแสเค้น (switching current stress) นอกจากนั้นในขณะที่สวิตช์หยุดนำกระแส กำลังไฟฟ้าอินพุตจะสามารถส่งผ่านไปยังเอาท์พุตได้โดยตรงทำให้ประสิทธิภาพของวงจรสูงขึ้น อย่างไรก็ตาม ค่าความผิดเพี้ยนของรูปคลื่นกระแสไฟฟ้าอินพุต (THD_i) แรงดันเค้นที่บัส (bus voltage stress) และประสิทธิภาพจะขึ้นอยู่กับการเลือกอัตราส่วนจำนวนรอบ (turn ratio) ของ N_1 และ N_p ค่าความเหนี่ยวนำ L_a ต่อค่าความเหนี่ยวนำทางด้านขดปฐมภูมิ (L_p) ว่ามีความเหมาะสมหรือไม่ [26], [35], [50] ส่วนรายละเอียดของรูปแบบการทำงานโดยอาศัยหลักการดังกล่าว ซึ่งเป็นหลักการทำงานที่เลือกใช้ในวิทยานิพนธ์จะกล่าวถึงในบทที่ 5 โดยละเอียดต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.12 Single Stage Power Factor Correction with Bus Voltage Feedback [26], [35]

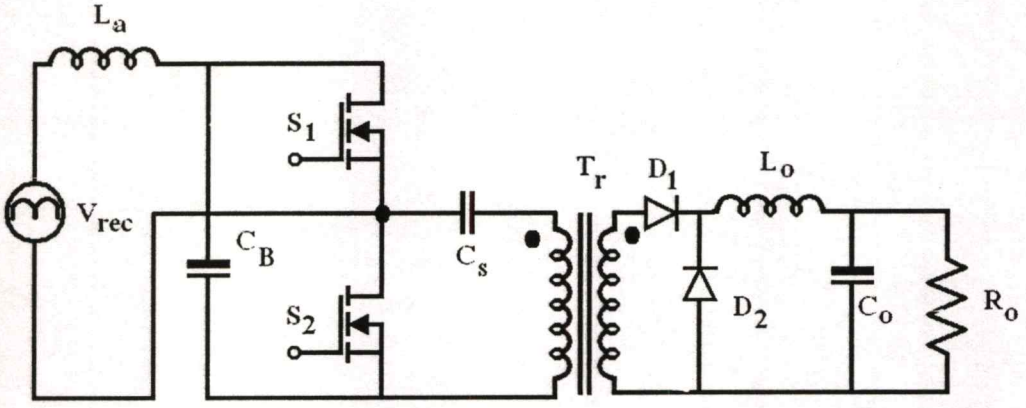
เมื่อทำการเปรียบเทียบรูปที่ 4.12 กับวงจร Skynet ในรูปที่ 4.11 จะเห็นได้ว่าแรงดันไฟฟ้าย้อนกลับ (reverse voltage) ที่ไดโอด D_1 จะมีค่าต่ำกว่า นอกจากนั้นขนาดของตัวเหนี่ยวนำที่ทำหน้าที่ปรับปรุงค่าตัวประกอบกำลัง (L_a) ก็จะมีค่าต่ำกว่าด้วย แต่อย่างไรก็ตามขนาดของหม้อแปลงไฟฟ้าจะเพิ่มขึ้นเล็กน้อยเนื่องจากมีการเพิ่มจำนวนรอบ N_1 เข้าไปในวงจร จากการทดสอบของวงจรต้นแบบขนาด 5V/60W โดยที่แรงดันไฟฟ้าอินพุตเท่ากับ 90 ~ 265 V_{ac} วงจรต้นแบบจะมีประสิทธิภาพเท่ากับ 70~71% ค่าตัวประกอบกำลังเท่ากับ 0.93~0.96 และสามารถผ่านมาตรฐาน IEC 1000-3-2 Class D ได้โดยค่าแรงดันบัสมีค่าต่ำกว่า 405 V_{dc} ที่แรงดันไฟฟ้าอินพุตมีค่าสูงสุด [35]

สำหรับกรณีที่ต้องการกำลังไฟฟ้าด้านเอาท์พุตมีค่าสูงๆ วงจรปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้น-หนึ่งสวิตช์จะไม่สามารถใช้ได้ เนื่องจากค่ากระแสเค้น (current stress) จะมีขนาดสูงและประสิทธิภาพในการแปลงผันพลังงานไฟฟ้าที่ได้ต่ำ ด้วยสาเหตุดังกล่าวจึงมีความจำเป็นที่จะต้องใช้รูปแบบโครงสร้างของวงจรที่ประกอบด้วยสวิตช์หลายตัวขึ้น (Single-Stage Multi-Switches Power Factor Correction)

รูปที่ 4.13 แสดงวงจร Boost Asymmetrical Half Bridge S^2PFC AC-DC converter (Boost-AHBC) [37] วงจรดังกล่าวได้มีการเพิ่มตัวเหนี่ยวนำ PFC (L_a) เข้าไปในวงจรมาตรฐาน AHBC ทั่วไป สวิตช์ S_1 จะทำหน้าที่ทั้งเป็นสวิตช์สำหรับชุด PFC (PFC cell) และเป็นสวิตช์ตัวบนสำหรับวงจร AHBC เมื่อสวิตช์ S_1 นำกระแสจะทำให้ตัวเหนี่ยวนำ PFC สะสมพลังงานด้วยแรงดันไฟฟ้าที่ได้จากวงจรเรียงกระแส (V_{rec}) และเมื่อสวิตช์ S_1 หยุดนำกระแสในขณะที่สวิตช์ S_2 จะนำกระแสตัวเก็บประจุที่บัส (Bus capacitor; C_B) จะเก็บประจุโดยกระแสไฟฟ้า PFC ที่ผ่านสวิตช์ S_2 และแหล่งจ่ายไฟฟ้าจากการไฟฟ้าฯ วงจรดังกล่าวจะมีค่าตัวประกอบกำลังที่ดีและที่เอาท์พุตมีค่าระลอกคลื่นต่ำ มีค่าเรกกูเลชั่นที่ดี นอกจากนั้นวงจรดังกล่าวยังมีคุณสมบัติสวิตช์ที่แรงดันไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นศูนย์ (Zero Voltage Switch; ZVS) ซึ่งเป็นคุณสมบัติของวงจร AHBC ทำให้วงจรดังกล่าวมีค่าการสูญเสียขณะสวิตช์ (switching loss) ต่ำ จากเหตุผลดังกล่าวทำให้วงจร Boost-AHBC เป็นวงจรที่มีโครงสร้างที่เหมาะสมในเรื่อง ต้นทุนในการผลิตต่ำ ประสิทธิภาพสูง โครงสร้างไม่ซับซ้อน และมีค่าตัวประกอบกำลังที่ดี จากการทดสอบวงจรต้นแบบขนาด 24V/50W จะเห็นได้ว่าที่แรงดันไฟฟ้าอินพุตเท่ากับ 85 ~ 132 V_{ac} วงจรต้นแบบจะมีประสิทธิภาพประมาณ 86% โดยที่สามารถควบคุมแรงดันบัสได้ประมาณเท่ากับ 350 V_{dc} ที่แรงดันไฟฟ้าอินพุตเท่ากับ 132 V_{ac} [37]

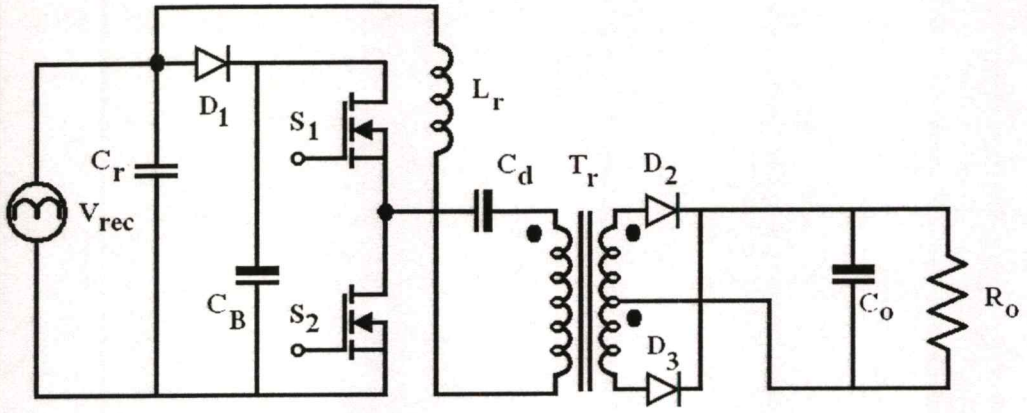


รูปที่ 4.13 วงจร Boost Asymmetrical Half Bridge S^2PFC AC-DC converter (Boost-AHBC) [37]

รูปที่ 4.14 แสดงวงจรที่มีสองสวิตช์สำหรับวงจร Resonant Single-Stage Power Factor Correction AC-DC Converter [38] วงจรดังกล่าวเป็นการรวมเอาการปรับปรุงค่าตัวประกอบกำลัง (PFC function) กับวงจรรีโซแนนซ์แบบอนุกรม (LC series resonant) และวงจรฮาร์ฟบริดจ์ (Half bridge DC/DC converter) เข้าด้วยกัน ซึ่งทำได้ด้วยการต่อ resonant pole ใหม่และเพิ่มไดโอด D_1 เข้าไปในวงจรดังกล่าว กระแสไฟฟ้าที่ไหลผ่านตัวเหนี่ยวนำรีโซแนนซ์ (L_r) จะทำหน้าที่เหมือนกับแหล่งจ่ายกระแสไฟฟ้าซึ่งทำหน้าที่ในการรองรับพลังงานไฟฟ้ากระแสสลับเมื่อแรงดันไฟฟ้าที่ตัวเก็บประจุรีโซแนนซ์ (C_r) มีค่าต่ำกว่าแรงดันไฟฟ้าที่ได้จากวงจรเรียงกระแส (V_{rec}) และทำการสะสมประจุให้กับตัวเก็บประจุที่บัสโดยผ่านทางไดโอด D_1 เมื่อแรงดันไฟฟ้าที่ตัวเก็บประจุรีโซแนนซ์ (C_r) มีค่ามากกว่าแรงดันบัส

ข้อดีของวงจรดังกล่าวได้แก่ soft switching ที่อุปกรณ์หลัก (power devices) แรงดันไฟฟ้าทางด้านเอาท์พุตมีค่าเรกกูเลชั่นที่ดี วงจรควบคุม (control loop) ไม่ซับซ้อน และไม่มีปัญหาเรื่องแรงดันบัสเกินเมื่อแรงดันไฟฟ้าอินพุตมีค่าสูงสุดขณะที่โหลดมีค่าต่ำสุด แต่เนื่องจากมีการทำให้กระแสไฟฟ้าอินพุตหยุดไหลเป็นบางช่วง เป็นผลทำให้ขนาดของวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้ามีขนาดใหญ่ขึ้นเล็กน้อย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



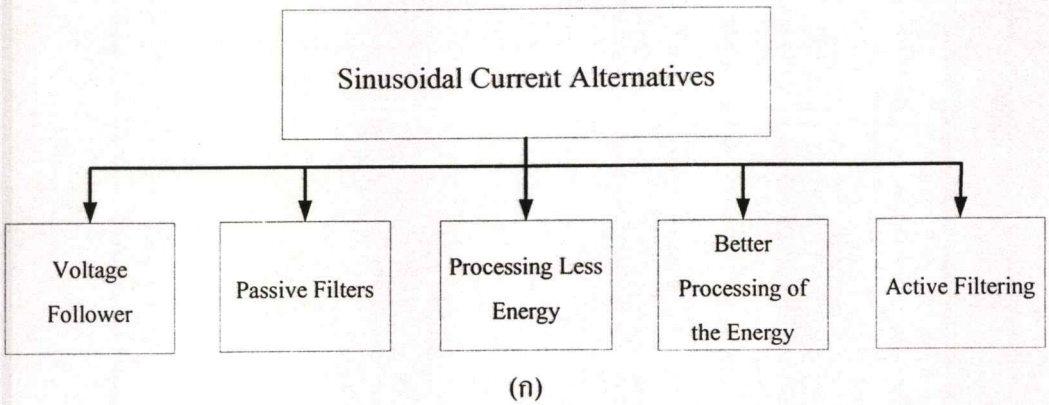
รูปที่ 4.14 วงจร Resonant Single-Stage Power Factor Correction AC-DC Converter [38]

4.3 สรุป

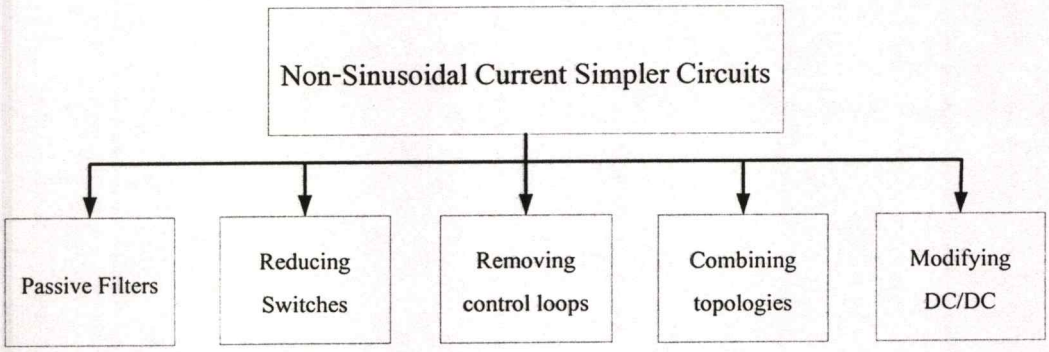
สรุปรูปแบบของวงจรปรับปรุงค่าตัวประกอบกำลังโดยทั่วไปได้แสดงไว้ในรูปที่ 4.15 และ 4.16 โดยที่แบบที่ได้รูปคลื่นของกระแสไฟฟ้าเป็นสัญญาณไซน์ (Sinusoidal) จะเป็นวงจรแบบสองขั้น (Two-Stage PFC approach) แต่ในขณะที่วงจรปรับปรุงค่าตัวประกอบกำลังที่สามารถผ่านมาตรฐาน IEC 1000-3-2 ได้ แต่รูปคลื่นของกระแสไฟฟ้าไม่เป็นสัญญาณไซน์ (Non-Sinusoidal) จะหมายถึงวงจรแบบหนึ่งขั้น (Single-Stage PFC approach)

สำหรับวิธีการในการปรับปรุงค่าตัวประกอบกำลังสำหรับแต่ละรูปแบบจะแบ่งออกได้เป็นแบบที่มีสัญญาณกระแสไฟฟ้าอินพุตเป็นไซน์ดังรูปที่ 4.15 (ก) และแบบที่กระแสไฟฟ้าอินพุตไม่เป็นสัญญาณไซน์ในรูปที่ 4.15 (ข) ตามลำดับ อย่างไรก็ตาม รายละเอียดในการปรับปรุงค่าตัวประกอบกำลังในแต่ละวิธีสามารถหาได้ใน [48] นอกจากนั้นยังได้แสดงความแตกต่างในด้านต้นทุนที่ใช้ในการผลิตของรูปแบบวงจรทั้งสองแบบไว้ในรูปที่ 4.17

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

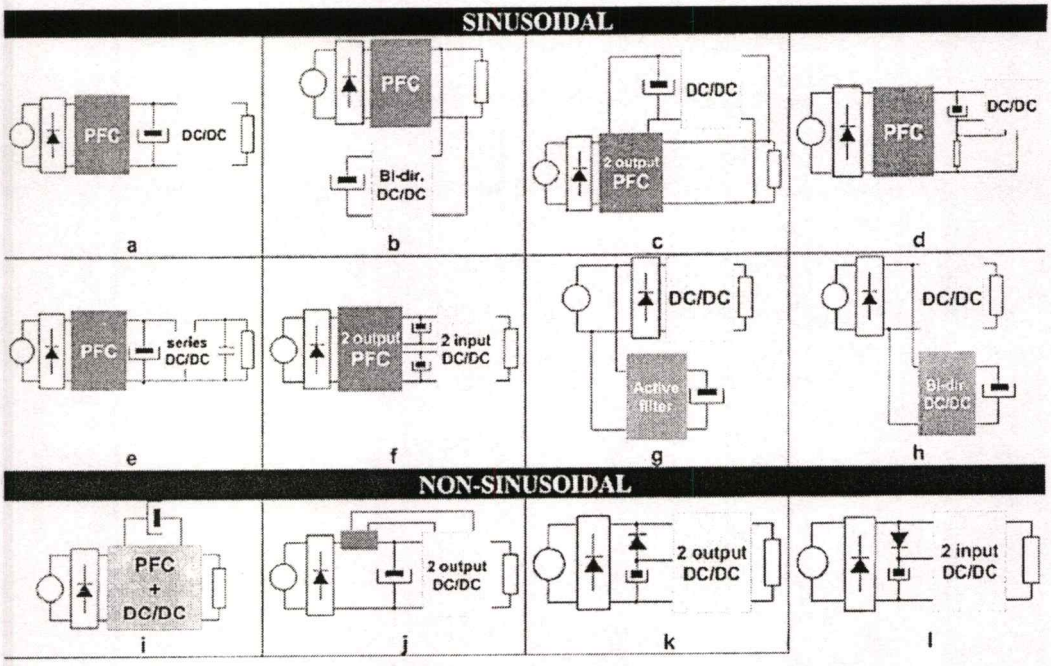


(ก)



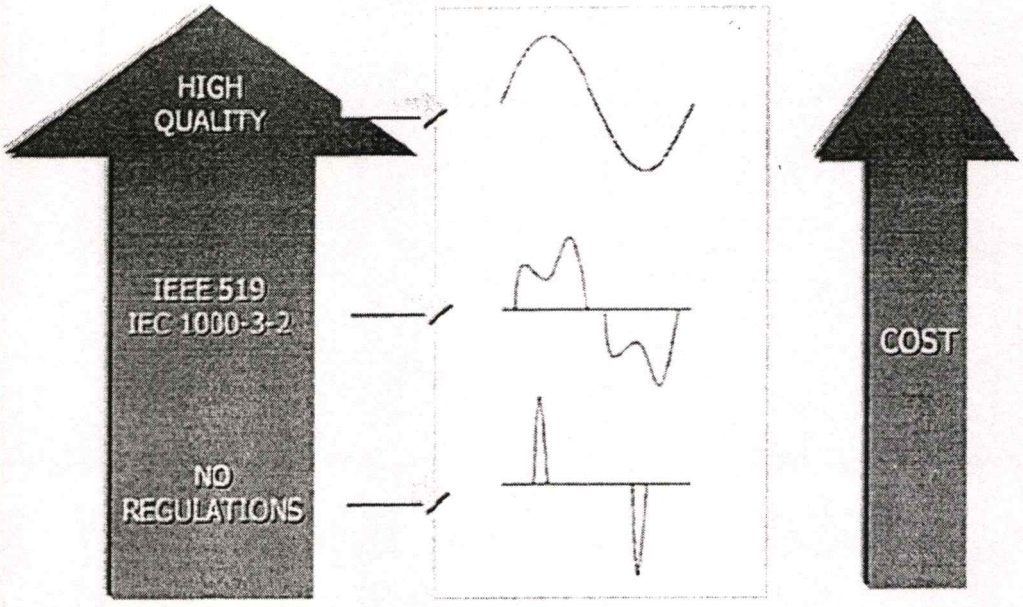
(ข)

รูปที่ 4.15 สรุปรูปแบบในการปรับปรุงค่าตัวประกอบกำลัง



รูปที่ 4.16 รูปแบบโดยทั่วไปของวงจรปรับปรุงค่าตัวประกอบกำลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.17 ผลได้-ผลเสียระหว่างราคากับคุณภาพของสัญญาณรูปคลื่นกระแสไฟฟ้า

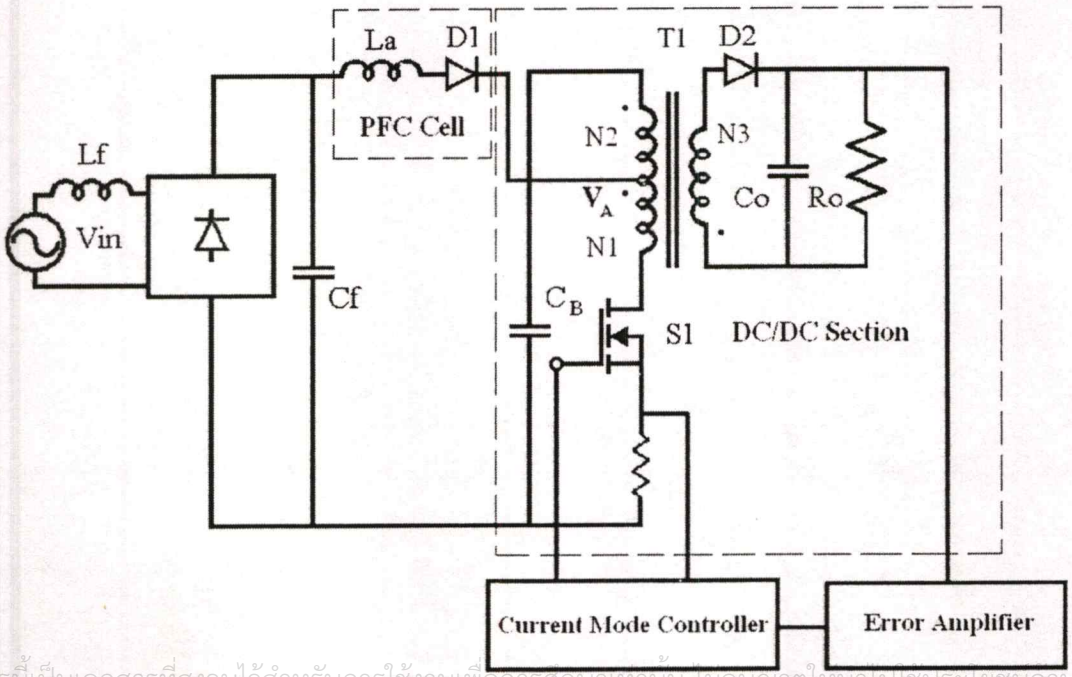
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

วงจรปรับปรุงค่าตัวประกอบกำลังด้วยวงจรเรียงกระแสไฟตรงแบบหนึ่งขั้น-หนึ่งสวิตช์

5.1 วงจรปรับปรุงค่าตัวประกอบกำลังด้วยวงจรเรียงกระแสไฟตรงแบบหนึ่งขั้น-หนึ่งสวิตช์แบบแท็ปหม้อแปลงไฟฟ้า

ในบทที่ 4 ได้กล่าวถึงข้อดี-ข้อเสียของวงจรปรับปรุงค่าตัวประกอบกำลังแบบต่างๆที่ได้มีงานวิจัยตีพิมพ์ที่ผ่านมาในอดีต ในหัวข้อนี้จะนำเสนอวงจรปรับปรุงค่าตัวประกอบกำลังด้วยวงจรเรียงกระแสไฟตรงแบบหนึ่งขั้น-หนึ่งสวิตช์แบบแท็ปหม้อแปลงไฟฟ้า (The Single-Stage Single-Switch PFC AC/DC Flyback Converter with Bus Voltage Feedback by Tapped Transformer) ซึ่งรูปแบบในการจำกัดค่าแรงดันบัส (Bus Voltage) ด้วยวิธีการแท็ปหม้อแปลงไฟฟ้าดังกล่าวได้มีการจดสิทธิบัตรครั้งแรกโดย Dr. Guichao Hua ในปี ค.ศ. 1999 [36] อย่างไรก็ตามในหัวข้อนี้จะนำเสนอและทำการวิเคราะห์วงจรตามรูปแบบโครงสร้างเก่าที่มีการใช้ตัวเหนี่ยวนำแบบทั่วไปของวงจรทบระดับ (Boost Inductor : L_a) ที่ทำงานในโหมดกระแสไฟฟ้าไหลผ่านตัวเหนี่ยวนำแบบไม่ต่อเนื่อง ซึ่งจะทำให้ค่าระลอกคลื่นของกระแสไฟฟ้าด้านอินพุตมีค่าสูง เป็นผลทำให้ค่าสัญญาณรบกวนแม่เหล็กไฟฟ้าของวงจรมีค่าสูงตามไปด้วย



รูปที่ 5.1 วงจรปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้น-หนึ่งสวิตช์แบบแท็ปหม้อแปลงไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.1 แสดงรูปแบบของวงจรปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้น-หนึ่งสวิตช์และควบคุมแรงดันบัสด้วยวิธีการแท็ปหม้อแปลงไฟฟ้า โดยที่วงจรดังกล่าวประกอบด้วยวงจรแปลงผันแรงดันไฟฟ้ากระแสตรงเป็นแรงดันไฟฟ้ากระแสตรงโดยวงจรฟลายแบ็ก ซึ่งประกอบด้วย ตัวเก็บประจุที่บัส (Bulk capacitor or Bus capacitor : C_B) หม้อแปลงไฟฟ้าแบบมีแท็ป (tapped transformer : T_1) สวิตช์ (S_1) ไดโอด (D_2) และตัวเก็บประจุด้านเอาท์พุต (C_O) และในส่วนที่ทำหน้าที่เป็นตัวปรับปรุงค่าตัวประกอบกำลังได้แก่วงจรทบระดับ (boost inductor) ซึ่งประกอบด้วยตัวเหนี่ยวนำแบบทั่วไป (conventional boost inductor : L_a) และ ไดโอด (D_1) ในขณะที่ตัวเหนี่ยวนำ L_f และตัวเก็บประจุ C_f แทนวงจรสมมูลของวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้า

วงจรในรูปที่ 5.1 ทำการปรับปรุงค่าตัวประกอบกำลังของวงจรด้วยการทำให้ตัวเหนี่ยวนำแบบทั่วไป (L_a) ทำงานในโหมดกระแสไฟฟ้าไหลผ่านตัวเหนี่ยวนำแบบไม่ต่อเนื่อง ซึ่งจะเป็นผลทำให้สามารถผ่านมาตรฐาน IEC 1000-3-2 ได้ด้วยโครงสร้างของวงจรที่ไม่ซับซ้อน ต้นทุนการผลิตต่ำ ขนาดเล็กและประสิทธิภาพสูง

รูปที่ 5.2 แสดงรูปคลื่นของแรงดันและกระแสไฟฟ้าด้านอินพุตของวงจร โดยที่แรงดันไฟฟ้าด้านอินพุตหรือหมายถึงแรงดันไฟฟ้าด้านเอาท์พุตของวงจรเรียงกระแสแบบเต็มลูกคลื่น (full wave rectifier) จะเท่ากับ $V_{rec} = V_{\max} \cdot \left|\sin(\omega t)\right|$ และเมื่อสวิตช์ S_1 ปิดวงจร (turn-on) จะทำให้แรงดันไฟฟ้าตกคร่อมบนขดลวดด้านปฐมภูมิของหม้อแปลงไฟฟ้า (N_1+N_2) จะเท่ากับแรงดันที่ตกคร่อมตัวเก็บประจุ C_B หรือแรงดันบัส (V_B) ขณะที่แรงดันไฟฟ้าที่ตกคร่อมขดลวด N_1 หรือแรงดันไฟฟ้าที่จุดแท็ปของหม้อแปลงไฟฟ้า (V_A) จะทำหน้าที่เป็นแรงดันไฟฟ้าป้อนกลับ (bus feedback voltage) เพื่อควบคุมแรงดันบัสให้มีค่าต่ำกว่า 450 V_{dc} ซึ่งสามารถเขียนเป็นสมการได้ดังต่อไปนี้

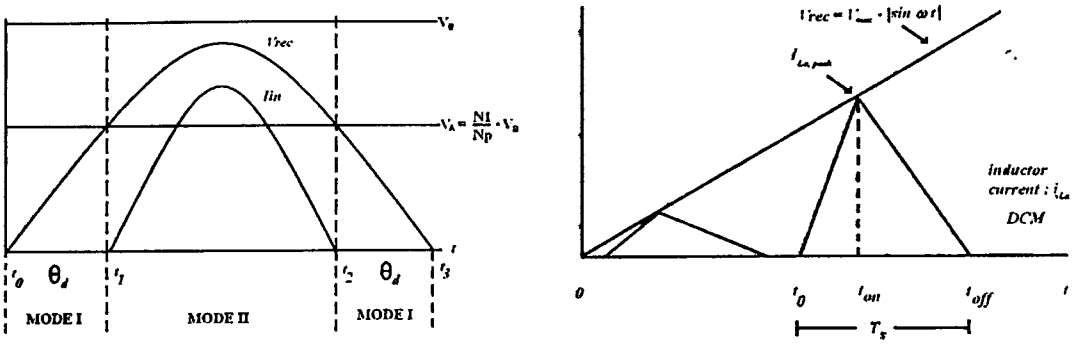
$$V_A = \frac{N_1}{N_P} \cdot V_B \tag{5-1}$$

โดยที่ V_A = แรงดันไฟฟ้าที่จุดแท็ปของหม้อแปลงไฟฟ้า

N_p = ขดลวดด้านปฐมภูมิ (N_1+N_2)

V_B = แรงดันที่ตกคร่อมตัวเก็บประจุ C_B หรือแรงดันบัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.2 รูปคริ้งลูกคลื่นของแรงดันและกระแสไฟฟ้าด้านอินพุต

MODE I ในรูปที่ 5.2 หมายถึงในช่วงเวลาที่แรงดันไฟฟ้าด้านอินพุต (V_{rec}) มีค่าน้อยกว่าแรงดันไฟฟ้าที่จุดแท็ปของหม้อแปลงไฟฟ้า (V_A) ดังแสดงในสมการที่ (5-1) และเมื่อสวิตช์ S_1 ปิดวงจร (turned-on) ไดโอดในส่วนปรับปรุงค่าตัวประกอบกำลัง (D_1) จะไม่นำกระแส ทำให้กระแสไฟฟ้าอินพุตไม่สามารถไหลผ่านเข้าไปในวงจรได้ หรือเกิดช่วงเวลาที่กระแสไฟฟ้าอินพุตเท่ากับศูนย์ (dead angle: θ_d) เป็นผลทำให้ในส่วนของฟลายแบ็กคอนเวอร์เตอร์ได้รับแรงดันไฟฟ้าจากแรงดันบัส (V_B) ซึ่งการทำงานในช่วงนี้จะอยู่ในช่วงเวลา $t_o - t_1$ และ $t_2 - t_3$ ของวงจร สมการที่ (5-2) แสดงค่าของช่วงเวลาที่กระแสไฟฟ้าอินพุตเท่ากับศูนย์

$$V_A = \frac{N_1}{N_p} \cdot V_B = V_{\max} \cdot \sin\left(\theta_d\right)$$

จะได้

$$\theta_d = \arcsin\left(\frac{N_1}{N_p} \cdot \frac{V_B}{V_{\max}}\right) \qquad (5\text{-}2)$$

โดยที่ V_{max} = ค่าแรงดันไฟฟ้าอินพุตสูงสุด (peak or maximum value)

MODE II จะหมายถึงช่วงเวลาที่แรงดันไฟฟ้าด้านอินพุต (V_{rec}) มีค่ามากกว่าแรงดันไฟฟ้าที่จุดแท็ปของหม้อแปลงไฟฟ้า (V_A) และเมื่อสวิตช์ S_1 นำกระแส ตัวเก็บประจุในส่วนปรับปรุงค่าตัวประกอบกำลัง (D_1) จะนำกระแส ทำให้มีกระแสไฟฟ้าไหลผ่านตัวเหนี่ยวนำแบบทั่วไป และตัวเหนี่ยวนำแบบทั่วไปดังกล่าวจะคายพลังงานเมื่อสวิตช์ S_1 เปิดวงจร (turned-off)

จากที่กล่าวการทำงานโดยสรุปทั้งหมดมาจะเห็นได้ว่า ขดลวดแท็ป (tapped winding : N_1) จะทำหน้าที่ในการจำกัดค่าแรงดันบัส และเมื่อโหลดมีค่าน้อยๆ (light load) จะทำให้ค่าแรงดันบัสมีค่าสูงขึ้น แรงดันไฟฟ้าที่จุดแท็ปมีค่าสูงขึ้นเป็นผลทำให้ค่า θ_d มีค่าสูงขึ้น และเป็นผลโดยตรงที่ทำให้ค่ากำลังไฟฟ้าเฉลี่ยด้านอินพุตมีค่าลดลงซึ่งก็หมายถึงการเข้าสู่สมดุลของกำลังไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(power balance) ระหว่างภาคอินพุตกับภาคเอาท์พุตได้รวดเร็วยิ่งขึ้น หรือกล่าวอีกนัยหนึ่งก็คือ สามารถควบคุมค่าแรงดันบัสได้นั่นเอง

5.1.1 การวิเคราะห์หลักการทำงาน

เพื่อให้ง่ายต่อการวิเคราะห์หลักการทำงานของวงจร จะกำหนดเงื่อนไขของการวิเคราะห์ดังต่อไปนี้

- แรงดันไฟฟ้าเอาท์พุตของวงจรเรียงกระแสแบบเต็มลูกคลื่น (full-wave rectifier) จะเป็นสัญญาณไซน์เท่านั้น สามารถเขียนเป็นสมการได้ดังนี้ $V_{rec} = V_{\max} \cdot \left|\sin(\omega t)\right|$
- แรงดันไฟฟ้าเอาท์พุตของวงจรเรียงกระแสแบบเต็มลูกคลื่นจะถือว่ามีค่าคงที่เมื่อเปรียบเทียบกับคาบเวลาในการสวิตช์ชิ่งของสวิตช์ (switching cycle) เพราะความถี่สวิตช์ชิ่ง (f_s) จะมีค่าสูงกว่าค่าความถี่สาย $\left(f_L = \frac{\omega_L}{2\pi}\right)$ มาก
- แรงดันบัส (bus voltage) จะมีค่าคงที่ตลอดช่วงครึ่งลูกคลื่นของแรงดันไฟฟ้าเอาท์พุตของวงจรเรียงกระแสแบบเต็มลูกคลื่น
- อุปกรณ์อิเล็กทรอนิกส์กำลัง (semiconductor components) ทั้งหมดจะถือว่าเป็นอุดมคติทั้งหมด ยกเว้นแต่เพียงแรงดันตกคร่อมไดโอดที่ภาคเอาท์พุตเท่านั้นที่จะนำมาพิจารณา
- หม้อแปลงไฟฟ้าของวงจรฟลายแบ็กจะถือว่าเป็นอุดมคติคือไม่มีตัวเหนี่ยวนำรั่วไหล (leakage inductance) แต่จะมีค่าตัวเหนี่ยวนำแม็กนีไตซิ้ง (magnetizing inductor : L_m) ขนานอยู่กับขดลวดด้านปฐมภูมิ (N_p) เท่านั้น

การทำงานของตัวเหนี่ยวนำแบบทั่วไป (L_a) ทำงานในโหมดกระแสไฟฟ้าไหลผ่านตัวเหนี่ยวนำแบบไม่ต่อเนื่อง ในขณะที่ตัวเหนี่ยวนำแม็กนีไตซิ้ง (L_m) จะทำงานในโหมดกระแสไฟฟ้าไหลผ่านตัวเหนี่ยวนำแบบต่อเนื่อง ขณะมีภาระโหลดที่พิกัด (full load) และจะทำงานในโหมดกระแสไฟฟ้าไหลผ่านตัวเหนี่ยวนำแบบไม่ต่อเนื่อง ขณะมีภาระโหลดที่ค่าต่ำๆ หรือไม่มีโหลด (light load) จากการทำงานของสวิตช์ S_1 สามารถแบ่งวิเคราะห์โหมดการทำงานออกได้เป็น 4 แบบด้วยกัน ดังแสดงวงจรสมมูลของการวิเคราะห์การทำงานและรูปคลื่นของแรงดันและกระแสไฟฟ้าในรูปที่ 5.3 และ 5.4 ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MODE I: ดังแสดงวงจรสมมูลในรูปที่ 5.3 (ก) และรูปคลื่นของแรงดันและกระแสไฟฟ้าของวงจรในช่วงเวลา $[t_0 - t_1]$ ในรูปที่ 5.4

เมื่อสวิตช์ S_1 ปิดวงจร จะเป็นผลทำให้มีแรงดันบัส V_B ตกคร่อมขดลวดปฐมภูมิ ($N_p = N_1+N_2$) ขณะที่ไดโอด D_2 ไม่นำกระแส ซึ่งจะทำให้ได้ค่ากระแสแม็กนีไตซิ้งในหม้อแปลงไฟฟ้าเท่ากับ

$$i_{Lm}(t) = i_{Lm}(t_0) + \frac{V_B}{L_m} \cdot (t - t_0) \tag{5-3}$$

โดยที่ L_m = ตัวเหนี่ยวนำแม็กนีไตซิ้งของขดลวดด้านปฐมภูมิ (N_1+N_2)

ในขณะที่ตัวเหนี่ยวนำแบบทั่วไปในส่วนปรับปรุงค่าตัวประกอบกำลัง (L_a) จะสะสมพลังงาน (charged) ด้วยค่าแรงดันไฟฟ้าที่แตกต่างระหว่างแรงดันไฟฟ้าอินพุต V_{rec} กับค่าแรงดันไฟฟ้าที่จุดแท็ปของหม้อแปลงไฟฟ้า (V_A) ทำให้มีกระแสไฟฟ้า i_{La} ไหลผ่านไดโอด D_1 ขดลวดด้านปฐมภูมิ N_1 และสวิตช์ S_1 อย่างไรก็ตามเนื่องจากการที่ตัวเหนี่ยวนำแบบทั่วไป L_a ทำงานในโหมด DCM จึงมีผลทำให้ค่ากระแสไฟฟ้าเริ่มต้นของ i_{La} มีค่าเท่ากับศูนย์ และสามารถหาค่าสมการของกระแสไฟฟ้า i_{La} ได้ดังต่อไปนี้

$$i_{La}(t) = \frac{V_{rec} - \left(\frac{N_1}{N_P}\right) \cdot V_B}{L_a} \cdot (t - t_0) \tag{5-4}$$

เนื่องจากตัวเหนี่ยวนำแม็กนีไตซิ้ง (L_m) ต่อขนานอยู่กับทั้งขดลวด N_1 และ N_2 ที่ด้านปฐมภูมินั่นหมายความว่ากระแสไฟฟ้า i_{La} จะไหลผ่านขดลวดทั้งคู่ ทำให้สามารถหากระแสไฟฟ้าไหลออกจากตัวเก็บประจุ C_B เท่ากับ

$$i_{CB} = i_{Lm} - \frac{N_1}{N_P} \cdot i_{La} \tag{5-5}$$

และค่ากระแสไฟฟ้าที่ไหลผ่านสวิตช์ S_1 เท่ากับ

$$i_{S1} = i_{Lm} + \frac{N_2}{N_p} \cdot i_{La} \tag{5-6}$$

ที่เวลา $t = t_1$ จะเป็นเวลาที่ทั้งกระแสไฟฟ้าแม็กนีไตซิ้ง (i_{Lm}) และกระแสไฟฟ้าไหลผ่านตัวเหนี่ยวนำแบบทั่วไป L_a (i_{La}) มีค่าสูงสุดซึ่งสามารถเขียนเป็นสมการได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_{Lmpk} = i_{Lm}(t_1) = i_{Lm}(t_0) + \frac{V_B}{L_m \cdot f_s} \cdot D \tag{5-7}$$

$$i_{Lapk} = i_{La}(t_1) = \frac{V_{rec} - \left(\frac{N_1}{N_P}\right) \cdot V_B}{L_a \cdot f_s} \cdot D \tag{5-8}$$

โดยที่ D = ดูตี้ไซเคิ้ล (duty cycle) ของสวิตช์ S_1

f_S = ความถี่สวิตช์ชิ่งของสวิตช์ S_1 (switching frequecny)

MODE II : ดังแสดงวงจรสมมูลในรูปที่ 5.3 (ข) และรูปคลื่นของแรงดันและกระแสไฟฟ้าของวงจรในช่วงเวลา $[t_1 - t_2]$ ในรูปที่ 5.4

เมื่อสวิตช์ S_1 เปิดวงจร ทั้งกระแสไฟฟ้า i_{Lm} และกระแสไฟฟ้าที่ไหลผ่านส่วนปรับปรุงค่าตัวประกอบกำลัง i_{La} จะถูกส่งผ่านไปยังขดลวดด้านทุติยภูมิของหม้อแปลงไฟฟ้า ดังแสดงในรูปที่ 5.4 กระแสไฟฟ้าด้านขดลวดทุติยภูมิจะไหลผ่านไดโอด D_2 ซึ่งสามารถเขียนเป็นสมการได้ดังนี้

$$i_{D2} = \frac{N_p}{N_S} \cdot i_{Lm} + \frac{N_2}{N_S} \cdot i_{La} \tag{5-9}$$

ค่ากระแสไฟฟ้าแม็กนีไตซิ้ง i_{Lm} จะมีค่าลดลงตามสมการ

$$i_{Lm}(t) = i_{Lm}(t_1) - \frac{N_p}{N_S} \cdot \frac{V_O}{L_m} \cdot (t - t_1) \tag{5-10}$$

และค่ากระแสไฟฟ้าในส่วนปรับปรุงค่าตัวประกอบกำลัง i_{La} ก็ลดลงเช่นกันดังแสดงในสมการ

$$i_{La}(t) = i_{La}(t_1) - \frac{V_B + \left(\frac{N_2}{N_S}\right) \cdot V_O - V_{rec}}{L_a} \cdot (t - t_1) \tag{5-11}$$

ค่ากระแสไฟฟ้า i_{La} ไหลผ่านขดลวดด้านปฐมภูมิ N_2 ไปยังตัวเก็บประจุ C_B ซึ่งค่ากระแสไฟฟ้า i_{CB} จะแสดงในสมการ (5-12)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

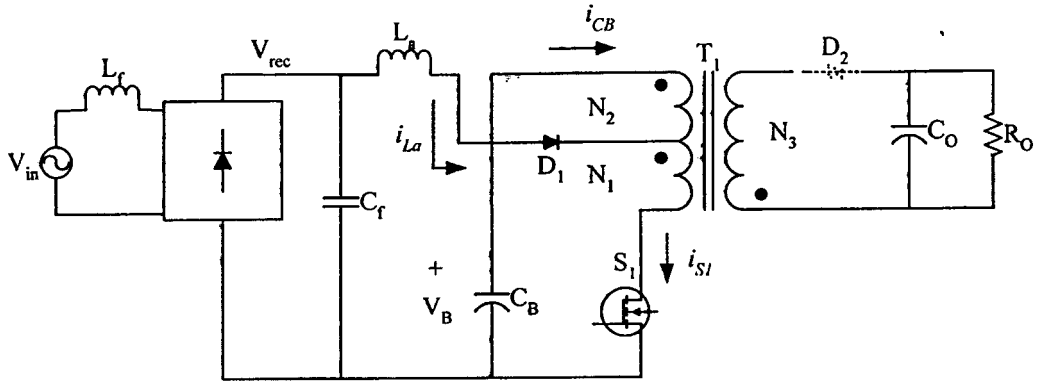
$$i_{C:B} = -i_{La} \tag{5-12}$$

เนื่องจากการออกแบบให้ค่าตัวเหนี่ยวนำแบบทั่วไป (L_a) ทำงานแบบ DCM จึงทำให้ค่ากระแสไฟฟ้า i_{La} มีค่าเป็นศูนย์ที่เวลา t_2 เป็นผลทำให้ไดโอด D_1 หยุดนำกระแส ในขณะที่ไดโอด D_2 ยังคงนำกระแสอยู่

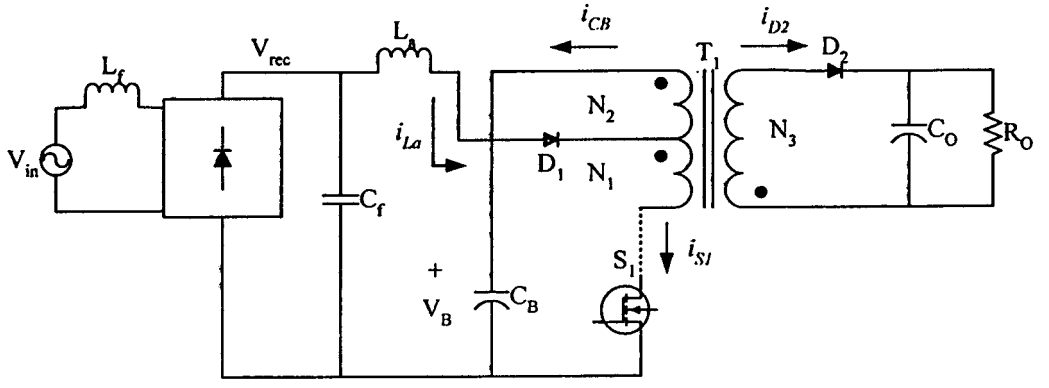
MODE III : ดังแสดงวงจรสมมูลในรูปที่ 5.3 (ค) และรูปคลื่นของแรงดันและกระแสไฟฟ้าของวงจรในช่วงเวลา [$t_2 - t_{DCM}$] ในรูปที่ 5.4 ในช่วงคาบเวลานี้ ไดโอด D_2 จะนำกระแสและกระแสไฟฟ้า i_{La} จะมีค่าเท่ากับศูนย์

MODE IV : ดังแสดงวงจรสมมูลในรูปที่ 5.3 (ง) และรูปคลื่นของแรงดันและกระแสไฟฟ้าของวงจรในช่วงเวลา [$t_{DCM} - t_3$] ในรูปที่ 5.4 ในช่วงคาบเวลานี้ ตัวเก็บประจุ C_O จะเป็นตัวจ่ายพลังงานไฟฟ้าให้กับโหลด

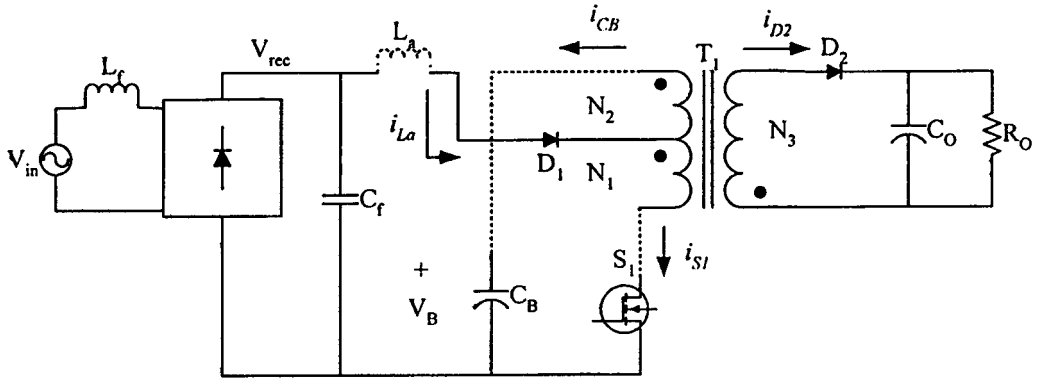
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



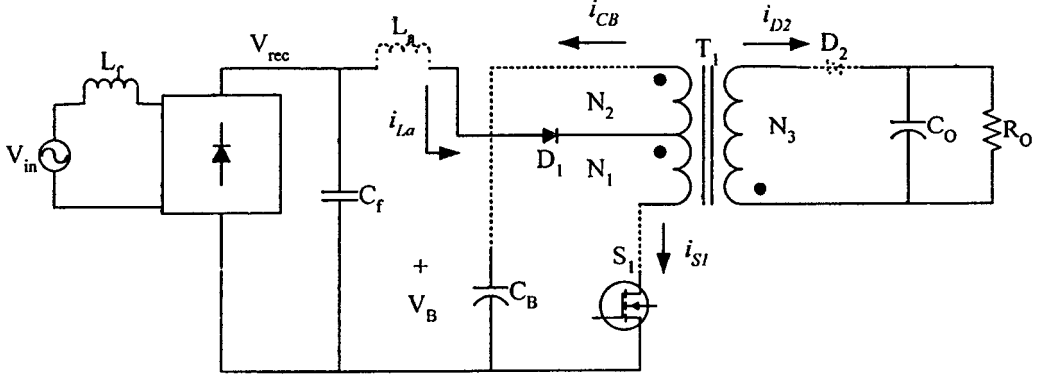
(ก) **MODE I**



(ข) **MODE II**



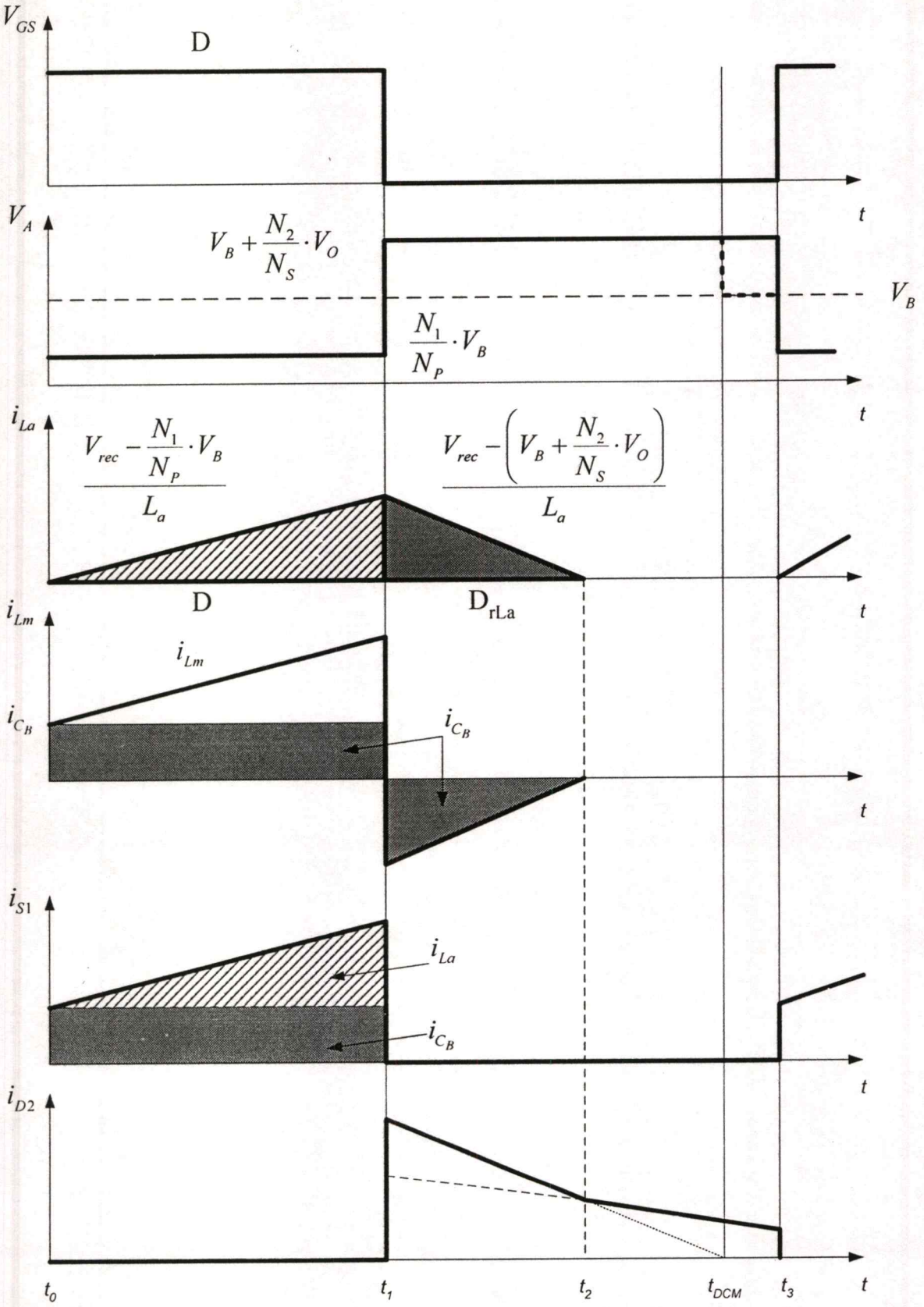
(ค) **MODE III**



(ง) **MODE IV**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.3 โหมดการทำงานของวงจรปรับปรุงค่าตัวประกอบกำลังที่นำเสนอ



รูปที่ 5.4 รูปคลื่นของกระแสและแรงดันไฟฟ้าของวงจรที่นำเสนอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในส่วนของวงจรฟลายแบ็ก (flyback dc/dc converter) จะทำงานในโหมด DCM ที่สภาวะโหลดน้อยๆ (light load) ขณะที่สวิตช์ S_1 เปิดวงจรจะหมายรวมถึงการทำงานใน **MODE III** และ **MODE IV** ด้วย และที่เวลา $t = t_{DCM}$ ค่ากระแสไฟฟ้าที่ไหลผ่านไดโอด D_2 จะมีค่าเป็นศูนย์ซึ่งค่าดูตี้ไซเคิ้ลของวงจรขณะวงจรฟลายแบ็กทำงานในโหมด DCM จะเท่ากับ

$$\frac{1}{2}\cdot L_m \cdot \left(\frac{V_B}{L_m}\cdot D_{dcm}\cdot T_s\right)^2 = \left(\frac{V_O I_O}{\eta}\right)\cdot\frac{1}{f_s}$$

จะได้

$$D_{dcm} = \sqrt{\frac{2\cdot L_m \cdot f_s \cdot V_O \cdot I_O}{\eta \cdot V_B^2}} \qquad (5\text{-}13)$$

โดยที่ $\eta =$ ประสิทธิภาพของวงจร

และในอีกกรณีคือเมื่อต่อโหลดที่พิกัด ส่วนของวงจรฟลายแบ็ก (flyback dc/dc converter) จะทำงานในโหมด CCM และเมื่อสวิตช์ S_1 เปิดวงจรจะหมายรวมถึงการทำงานใน **MODE III** ด้วยเท่านั้น โดยที่ไดโอด D_2 จะนำกระแสจนกระทั่งสวิตช์ S_1 นำกระแสอีกครั้งที่เวลา $t = t_3 = t_{DCM}$ ซึ่งจะได้ค่าดูตี้ไซเคิ้ลขณะวงจรฟลายแบ็กทำงานในโหมด CCM เท่ากับ

$$V_O = \frac{N_S}{N_p}\cdot\frac{D}{1-D}\cdot V_B$$

จะได้

$$D = \frac{N_p \cdot V_O}{N_S V_B + N_p V_O} \qquad (5\text{-}14)$$

ซึ่งถ้าในกรณีที่ต้องการผ่านมาตรฐาน IEC 1000-3-2 Class D ทุกย่านแรงดันไฟฟ้าอินพุต (V_{in} = 90 ~ 264 V_{ac}) จะต้องหาเงื่อนไขที่ทำให้ค่าตัวเหนี่ยวนำแบบทั่วไป L_a ทำงานในโหมด DCM ตลอดย่านดังกล่าว

จากกฎพื้นฐานของตัวเหนี่ยวนำ "Voltage-second balance" ที่ตัวเหนี่ยวนำที่ทำหน้าที่ในการปรับปรุงค่าตัวประกอบกำลังแบบทั่วไป (L_a) จะได้

$$\left(V_{rec} - \frac{N_1}{N_p}\cdot V_B\right)\cdot D - \left(V_B + \frac{N_2}{N_S}\cdot V_O - V_{rec}\right)\cdot D_{rLa} = 0 \qquad (5\text{-}15)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่ D_{rLa} คือค่าดูตี้ไซเคิ้ลที่ใช้ในการคายพลังงานของค่าตัวเหนี่ยวนำแบบทั่วไป L_a และเพื่อที่จะทำให้ตัวเหนี่ยวนำแบบทั่วไป L_a ทำงานในโหมด DCM ตลอดย่านแรงดันไฟฟ้าอินพุตจากการไฟฟ้าจะต้องทำให้เงื่อนไขดังต่อไปนี้เป็นจริงคือ

$$D + D_{rLa} \le 1 \tag{5-16}$$

แทนค่าสมการ (5-16) ลงในสมการที่ (5-15) จะได้

$$\left(V_{rec} - \frac{N_1}{N_p} \cdot V_B\right) \cdot D - \left(V_B + \frac{N_2}{N_S} \cdot V_O - V_{rec}\right) \cdot (1 - D) \le 0 \tag{5-17}$$

ถ้ากำหนดให้ส่วนของวงจรฟลายแบ็กทำงานในโหมด CCM ทำให้สามารถแทนค่าดูตี้ไซเคิ้ลในสมการที่ (5-14) ลงในสมการ (5-17) และจะได้ดังนี้

$$V_{rec} - V_B \le 0 \tag{5-18}$$

สมการที่ (5-18) หมายความว่า ถ้าพิจารณาในช่วงครึ่งลูกคลื่นของแรงดันไฟฟ้า V_{rec} จะได้ว่า ตัวเหนี่ยวนำแบบทั่วไป L_a จะทำงานในโหมด DCM ก็ต่อเมื่อค่าแรงดันไฟฟ้า V_{rec} มีค่าน้อยกว่าแรงดันบัส (V_B) เท่านั้น หรืออีกนัยหนึ่งก็คือตัวเหนี่ยวนำแบบทั่วไป L_a จะทำงานในโหมด DCM ก็ต่อเมื่อแรงดันบัสมีค่าสูงกว่าค่าสูงสุดของแรงดัน V_{rec} หรือสามารถเขียนเป็นสมการได้ว่า

$$V_{\max} \le V_B \tag{5-19}$$

เมื่อตัวเหนี่ยวนำแบบทั่วไป L_a ทำงานในโหมด DCM ที่แรงดันไฟฟ้าอินพุตมีค่าต่ำสุด (low-line input voltage) ค่ากำลังไฟฟ้ารวมจะถูกจำกัดด้วยค่าดูตี้ไซเคิ้ลและขนาดของตัวเหนี่ยวนำ L_a ซึ่งค่าดูตี้ไซเคิ้ลดังกล่าวจะขึ้นอยู่กับภาคของวงจรฟลายแบ็ก ได้แก่ อัตราส่วนจำนวนรอบของหม้อแปลงไฟฟ้า (turn ration) และแรงดันบัส โดยจะหาค่าดูตี้ไซเคิ้ลสูงสุด (maximum duty cycle) ได้ด้วยการเลือกอัตราส่วนจำนวนรอบของหม้อแปลงไฟฟ้าและเลือกค่าแรงดันบัสต่ำสุดที่ค่าแรงดันไฟฟ้าอินพุตต่ำสุด (V_{in}) และโหลดที่พิกัด และเมื่อได้ค่าดูตี้ไซเคิ้ลสูงสุดแล้วก็จะสามารถหาค่าตัวเหนี่ยวนำ L_a ได้โดยการใช้หลักการกำลังไฟฟ้าสมดุลในตัวเหนี่ยวนำ (power balance) ที่แรงดันไฟฟ้าอินพุตต่ำสุดและโหลดที่พิกัด ค่ากระแสไฟฟ้าเฉลี่ยที่ไหลผ่านตัวเหนี่ยวนำ L_a (i_{Laav}) ซึ่งเท่ากับกระแสไฟฟ้าอินพุต (I_{in}) จะเท่ากับ

เอกสารนี้ใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_{Laav} = \frac{D + D_{rLa}}{2} \cdot i_{Lapk} \tag{5-20}$$

จัดรูปสมการที่ (5-15) ใหม่จะได้

$$D + D_{rLa} = \frac{1 - \frac{N_1}{N_p} + \left(\frac{N_2}{N_S} \cdot \frac{V_O}{V_B} \right)}{1 - \frac{V_{rec}}{V_B} + \left(\frac{N_2}{N_S} \cdot \frac{V_O}{V_B} \right)} \cdot D \tag{5-21}$$

แทนค่าสมการที่ (5-8) และ (5-21) ลงใน (5-20) จะได้

$$i_{Laav} = \frac{V_B \cdot D^2}{2 \cdot L_a \cdot f_S} \cdot \frac{\left(1 - \frac{N_1}{N_p} + \frac{N_2}{N_S} \cdot \frac{V_O}{V_B} \right) \cdot \left(\frac{V_{rec}}{V_B} - \frac{N_1}{N_p} \right)}{1 - \frac{V_{rec}}{V_B} + \left(\frac{N_2}{N_S} \cdot \frac{V_O}{V_B} \right)} \tag{5-22}$$

จัดรูปสมการ (5-22) ใหม่จะได้

$$i_{Laav} = \frac{V_B \cdot D^2}{2 \cdot L_a \cdot f_S} \cdot \frac{A_1 + \left(A_2 \cdot \frac{V_{rec}}{V_B} \right)}{1 - \frac{V_{rec}}{V_B} + \left(\frac{N_2}{N_S} \cdot \frac{V_O}{V_B} \right)} \tag{5-23}$$

โดยที่

$$A_1 = -\frac{N_1}{N_p} \cdot A_2 \tag{5-24}$$

$$A_2 = \left(1 - \frac{N_1}{N_p} + \left(\frac{N_2}{N_S} \cdot \frac{V_O}{V_B} \right) \right) \tag{5-25}$$

เนื่องจากกำลังไฟฟ้าอินพุตของวงจรจะเท่ากับกำลังไฟฟ้าเอาท์พุตของวงจรหารด้วยประสิทธิภาพของวงจรที่สภาวะอยู่ตัว (steady-state) พิจารณาในช่วงครึ่งลูกคลื่นของแรงดันไฟฟ้า V_{rec} ซึ่งสามารถเขียนเป็นสมการได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$P_{in} = \frac{2}{\pi} \cdot \int_{\theta_d}^{\frac{\pi}{2}} i_{Laav} \cdot V_{rec} d\theta = \frac{V_O \cdot I_O}{\eta} \tag{5-26}$$

โดยที่กำหนดให้ η = ประสิทธิภาพในการแปลงผันพลังงานไฟฟ้าของวงจร

จากนั้นทำการแทนค่า V_{rec} และสมการที่ (5-23) ลงในสมการ (5-26) จะได้

$$\frac{V_O \cdot I_O}{\eta} = \frac{1}{\pi} \cdot \frac{V_{\max} \cdot V_B \cdot D^2}{L_a \cdot f_S} \cdot K \tag{5-27}$$

โดยที่

$$K = A_2 \cdot \int_{\theta_d}^{\frac{\pi}{2}} \frac{\frac{V_{\max}}{V_B}\sin(\theta) - \frac{N_1}{N_p}}{1 - \frac{V_{\max}}{V_B}\sin(\theta) + \left(\frac{N_2}{N_S} \cdot \frac{V_O}{V_B}\right)} \cdot \sin(\theta) d\theta \tag{5-28}$$

กำหนดให้แรงดันไฟฟ้าที่ตัวเก็บประจุ C_B หรือแรงดันบัสมีค่าเท่ากับ $V_B = V_{B\min}$ เมื่อแรงดันไฟฟ้าอินพุตมีค่าต่ำสุดและมีโหลดที่พิกัด (low-line and full load) และในส่วนของวงจรฟลายแบ็ก (flyback DC/DC stage) ทำงานในโหมด CCM โดยที่ค่า $V_{B\min}$ ดังกล่าวจะหาได้จากค่าดูตี้ไซเคิ้ลสูงสุดของวงจร (maximum duty cycle) หรือหาได้จากเงื่อนไขที่ทำให้ตัวเหนี่ยวนำแบบทั่วไป L_a ยังคงทำงานในโหมด DCM โดยจะเลือกวิธีแบบไหนก็ได้ ซึ่งจะขึ้นอยู่กับว่าวิธีไหนที่ให้ค่า V_{Bmin} สูงสุดนั่นเอง

จากสมการที่ (5-27) แทนค่าโหลดที่พิกัดหรือ $I_O = I_{O\max}$ และค่าแรงดันไฟฟ้าอินพุตต่ำสุด (V_{maxL}) ลงในสมการที่ (5-27) และ (5-28) จะได้ค่าตัวเหนี่ยวนำแบบทั่วไป L_a ดังนี้

$$L_a = \frac{\eta_L}{\pi} \cdot \frac{V_{\max L} \cdot V_{B\min}}{V_O \cdot I_{O\max} \cdot f_S} \cdot \left(\frac{N_p \cdot (V_O + V_F)}{N_S \cdot V_{B\min} + N_p \cdot (V_O + V_F)}\right)^2 \cdot K_L \tag{5-29}$$

โดยที่ $V_{\max L}$ = ค่าแรงดันไฟฟ้าอินพุตต่ำสุด

η_L = ประสิทธิภาพในการแปลงผันพลังงานไฟฟ้าที่แรงดันไฟฟ้าอินพุตต่ำสุด

V_F = แรงดันไฟฟ้าตกคร่อมไดโอดที่ด้านเอาท์พุตของวงจร (D_2)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

K_L = สัมประสิทธิ์แสดงในสมการที่ (5-28) ที่แรงดันไฟฟ้าอินพุตต่ำสุดโดยการแทนค่า $V_{\max}, V_B, \theta_d$ และ V_O ด้วย $V_{\max L}, V_{B\min}, \theta_{dL}$ และ $V_O + V_F$ ตามลำดับ

เนื่องจากแรงดันบัส (V_B) มีค่าไม่คงที่ (unregulated) ซึ่งจะแปรค่าตามแรงดันไฟฟ้าอินพุตและกำลังไฟฟ้าเอาท์พุต เพื่อประหยัดต้นทุนในการผลิตจึงจำเป็นที่จะต้องจำกัดค่าแรงดันบัสให้มีค่าต่ำกว่า 400 V_{dc} เพื่อให้สามารถเลือกใช้ตัวเก็บประจุที่มีพิกัดทนแรงดันไฟฟ้า 450 V_{dc} ได้

ดังนั้นจุดประสงค์หลักในการออกแบบก็เพื่อที่จะทำให้ค่าแรงดันบัส (V_B) มีค่าระหว่างค่าแรงดันบัสสูงสุด (V_{Bmax} = 400 V_{dc}) ซึ่งขึ้นอยู่กับการเลือกขดลวดด้านปฐมภูมิของหม้อแปลงไฟฟ้าตัวเหนี่ยวนำแม็กนีไตซิ้ง (L_m) ตัวเหนี่ยวนำ PFC (L_a) และค่าแรงดันบัสต่ำสุด (V_{Bmin}) ซึ่งจะขึ้นอยู่กับค่าดูตี้ไซเคิ้ลสูงสุด (เช่น D_{max} = 0.5) ของตัววงจรควบคุม PWM หรือเงื่อนไขในการออกแบบที่ทำให้ตัวเหนี่ยวนำ L_a ทำงานในโหมด DCM ซึ่งก็จะเป็นผลทำให้ค่าแรงดันบัสต่ำสุด (V_{Bmin}) มีค่าสูงขึ้นด้วยเช่นกัน

อีกกรณีหนึ่งที่จะทำให้แรงดันบัสมีค่าสูงสุด $V_B = V_{B\max}$ ซึ่งจะเกิดขึ้นเมื่อแรงดันไฟฟ้าอินพุตมีค่าสูงสุดและโหลดมีค่าต่ำสุด (high line and light load) เป็นผลทำให้ในส่วนของวงจรฟลายแบ็ก (flyback DC/DC stage) ทำงานในโหมด DCM การที่แรงดันบัสมีค่าสูงสุดที่กรณีดังกล่าวก็เพราะว่าเมื่อโหลดมีค่าต่ำลง ในขณะที่ส่วนของการปรับปรุงค่าตัวประกอบกำลัง (PFC stage: boost converter) ยังคงป้อนกำลังไฟฟ้าอินพุตเท่าเดิมซึ่งจะมีค่ามากกว่ากำลังไฟฟ้าที่โหลดต้องการ ดังนั้นจึงทำให้เกิดความไม่สมดุลของกำลังไฟฟ้าขึ้น (unbalance power) ระหว่างด้านอินพุตและเอาท์พุตของวงจร ซึ่งความแตกต่างของกำลังไฟฟ้าดังกล่าวจะถูกเก็บไว้ในรูปของแรงดันไฟฟ้าที่เพิ่มขึ้นที่ตัวเก็บประจุ C_B หรือกล่าวอีกนัยหนึ่งก็คือค่าแรงดันบัสจะต้องมีค่าสูงขึ้นนั่นเอง และในขณะเดียวกันการเพิ่มขึ้นของแรงดันบัสก็จะทำให้ค่าดูตี้ไซเคิ้ลมีค่าลดลงดังแสดงในสมการที่ (5-13) จากนั้นก็จะส่งผลทำให้ค่ามุม θ_d มีค่าสูงขึ้นซึ่งก็จะทำให้กำลังไฟฟ้าอินพุตมีค่าลดลงตามไปด้วย นั่นก็หมายถึงการทำให้กำลังไฟฟ้าระหว่างด้านอินพุตกับเอาท์พุตเกิดความสมดุลเป็นผลทำให้ค่าแรงดันบัสลดลง

นอกจากนั้นในกรณีที่แรงดันไฟฟ้าอินพุตมีค่าสูงสุดและโหลดมีค่าต่ำสุด สำหรับค่ากำลังไฟฟ้าอินพุตในส่วนของวงจรฟลายแบ็กสามารถหาได้ดังสมการดังต่อไปนี้

$$P_{DC} = \frac{1}{2} \cdot \frac{V_B^2}{L_m \cdot f_S} \cdot D^2 \qquad (5\text{-}30)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กำลังไฟฟ้าอินพุตในส่วนของวงจรฟลายแบ็ก (DC/DC stage) จะเท่ากับกำลังไฟฟ้าอินพุตจากการไฟฟ้าฯ ในช่วงครึ่งลูกคลื่นของแรงดันไฟฟ้าอินพุตที่สภาวะอยู่ตัว เพราะได้รับการส่งถ่ายกำลังไฟฟ้าโดยตรงจากวงจรเรียงกระแส (AC/DC converter) ผ่านทางขดลวด N_2 ด้านปฐมภูมิ และต้องรวมถึงกำลังไฟฟ้าสูญเสียด้านไฟฟ้ากระแสสลับจนถึงด้านตัวเก็บประจุ C_B แสดงได้ดังนี้

$$P_{DC} = \eta_{FLY} \cdot P_{in} \tag{5-31}$$

โดยที่ η_{FLY} = ประสิทธิภาพของการส่งถ่ายพลังงานไฟฟ้าในส่วนวงจรฟลายแบ็ก

แทนค่าสมการที่ (5-26), (5-27) และ (5-30) ลงในสมการที่ (5-31) จะได้ค่าความเหนี่ยวนำแม็กนีไตซิ้ง (magnetizing inductance) ของหม้อแปลงไฟฟ้า

$$\left(\frac{1}{2}\cdot\frac{V_B^2}{L_m\cdot f_S}\cdot D^2\right) = \eta_{FLY}\cdot\left(\frac{1}{\pi}\cdot\frac{V_{\max}\cdot V_B\cdot D^2}{L_a\cdot f_S}\cdot K\right)$$

$$L_m = \frac{\pi\cdot V_{B\max}\cdot L_a}{2\cdot\eta_{FLY}\cdot V_{\max H}\cdot K_H} \tag{5-32}$$

โดยที่ $V_{\max H}$ = ค่าสูงสุดของแรงดันไฟฟ้าอินพุตสูงสุด (peak voltage of high line input)

K_H = สัมประสิทธิ์ซึ่งหาได้จากสมการที่ (3-28) โดยการแทนค่า $V_{\max}, V_B, \theta_d$ และ V_O ด้วย $V_{\max H}, V_{B\max}, \theta_{dH}$ และ $V_O + V_F$ ตามลำดับ

ต่อไปหลังจากที่ได้หาค่าพารามิเตอร์ (parameter) ของวงจรเรียบร้อยแล้ว ต่อไปก็จะทำการพิจารณาถึงการผ่านมาตรฐาน IEC 1000-3-2 ของตัววงจรที่ได้ทำการออกแบบ ค่ากระแสไฟฟ้าในสายหรือกระแสไฟฟ้าอินพุต (line current) จะมีค่าเท่ากับค่ากระแสไฟฟ้าที่ไหลผ่านตัวเหนี่ยวนำในภาคปรับปรุงค่าตัวประกอบกำลัง (PFC) ซึ่งสามารถหาค่าองค์ประกอบฮาร์มอนิกของกระแสไฟฟ้าในสาย (ในหน่วย RMS) ได้ดังนี้

$$I_i(n) = \frac{2\sqrt{2}}{\pi}\cdot\int_0^{\frac{\pi}{2}} i_{Laav}\cdot\sin(n\cdot\theta)\,d\theta \tag{5-33}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าความเพี้ยนฮาร์มอนิกรวม (THD) จะเท่ากับ

$$THD = \frac{\sqrt{\sum_{k=1}^{19}\left[I_i \cdot (2k+1)\right]^2}}{I_i \cdot (1)} \cdot 100\% \tag{5-34}$$

กระแสไฟฟ้าในสาย (rms) จะเท่ากับ

$$I_{irms} = \sqrt{\sum_{k=1}^{20}\left[I_i \cdot (2k-1)\right]^2} \tag{5-35}$$

ค่าตัวประกอบกำลังจะเท่ากับ

$$PF = \frac{\sqrt{2} \cdot P_{in}}{V_{\max} \cdot I_{irms}} \tag{5-36}$$

สำหรับเส้นขีดจำกัดของมาตรฐาน IEC 1000-3-2 นิยามได้ดังนี้

$$i_{env}(\theta) = \begin{cases} i_{Laav}\left(V_{rec} = V_{\max}\right) & \left(\frac{\pi}{3} < \theta < \frac{2\pi}{3}\right) \\ \frac{i_{Laav}\left(V_{rec} = V_{\max}\right)}{3} & \left(0 < \theta < \frac{\pi}{3} \,\&\, \frac{2\pi}{3} < \theta < \pi\right) \end{cases} \tag{5-37}$$

ค่ากระแสในสายตามอุดมคติจะเท่ากับ

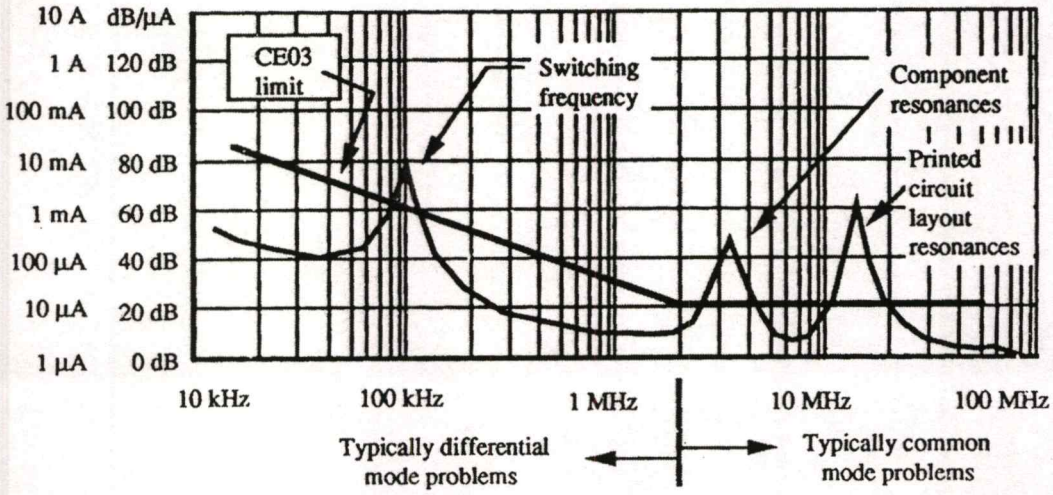
$$I_{\sin}(\theta) = \frac{2 \cdot P_{in}}{V_{\max}} \cdot \sin(\theta) \tag{5-38}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2 การปรับปรุงสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำโดยการใช้ตัวเหนี่ยวนำร่วมในวงจรปรับปรุงค่าตัวประกอบกำลังด้วยวงจรเรียงกระแสไฟตรงแบบหนึ่งขั้น-หนึ่งสวิตช์

5.2.1 สัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำในสวิตช์ชิ่งเพาเวอร์ซัพพลาย

สำหรับการเกิดสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำในสวิตช์ชิ่งเพาเวอร์ซัพพลาย โดยทั่วไปจะประกอบด้วย ความถี่ในการสวิตช์ชิ่ง ค่ารีโซแนนซ์ของตัวอุปกรณ์ในวงจร (Component resonant) และค่ารีโซแนนซ์ของแผ่นวงจร (Printed circuit layout resonances) ดังแสดงในรูปที่ 5.5



รูปที่ 5.5 ปัญหาสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำในสวิตช์ชิ่งเพาเวอร์ซัพพลาย

ซึ่งจะสังเกตเห็นได้ว่าที่ความถี่น้อยกว่า 2 MHz จะกล่าวได้ว่าเป็นปัญหาที่เกิดจากสัญญาณรบกวนโหมดผลต่างและในขณะที่ความถี่มากกว่า 2 MHz กล่าวได้ว่าเป็นปัญหาที่เกิดจากสัญญาณรบกวนโหมดผลร่วม สาเหตุที่สัญญาณรบกวนโหมดผลต่างไม่ปรากฏที่ความถี่สูงก็เพราะที่ความถี่สูงสัญญาณรบกวนดังกล่าวจะถูกกำจัดด้วยตัวเก็บประจุและตัวเหนี่ยวนำที่อยู่ในแผงวงจร (circuit layout capacitances and inductances) ซึ่งถ้าเป็นกรณีสัญญาณรบกวนแม่เหล็กไฟฟ้าโหมดผลร่วมโดยส่วนใหญ่จะไหลผ่านเฉพาะองค์ประกอบแผ่งของวงจร สำหรับเส้นทางเดินของกระแสไฟฟ้าทั้งสองโหมดได้กล่าวไว้แล้วในหัวข้อที่ 3.6.1 รูปที่ 3.20 และรูปที่ 3.21 ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และสาเหตุที่ ณ. ความถี่ต่ำจึงมีค่าสัญญาณรบกวนแม่เหล็กไฟฟ้าโหมดผลร่วมต่ำก็เพราะสาเหตุหลักสองประการคือ

- เส้นทางเดิน (coupling path) ของสัญญาณรบกวนโหมดผลร่วมโดยส่วนใหญ่จะผ่านตัวเก็บประจุแฝงซึ่งจะมีค่าอิมพีแดนซ์สูงที่ความถี่ต่ำ $XC_p = \frac{1}{(2\pi f)\cdot C_p}$ ทำให้กระแสไฟฟ้าโหมดผลร่วมไหลผ่านได้น้อย
- ค่าตัวเหนี่ยวนำแฝงของวงจรจะกำจัดสัญญาณรบกวนโหมดผลร่วมที่ความถี่ต่ำ

โดยส่วนใหญ่แล้วสัญญาณหรือรูปคลื่นที่มีความชันขาขึ้น (Rising time) และความชันขาลง (Falling time) สูง ก็จะทำให้เกิดปัญหาสัญญาณรบกวนโหมดผลต่างสูง ซึ่งการออกแบบวงจรกรองสัญญาณรบกวนโหมดผลต่างได้อย่างเหมาะสม ก็จะสามารถลดทอนองค์ประกอบมูลฐาน (fundamental) และองค์ประกอบฮาร์มอนิก (harmonics) ของวงจรได้จนกระทั่งถึงความถี่โดยประมาณเท่ากับ 2 MHz

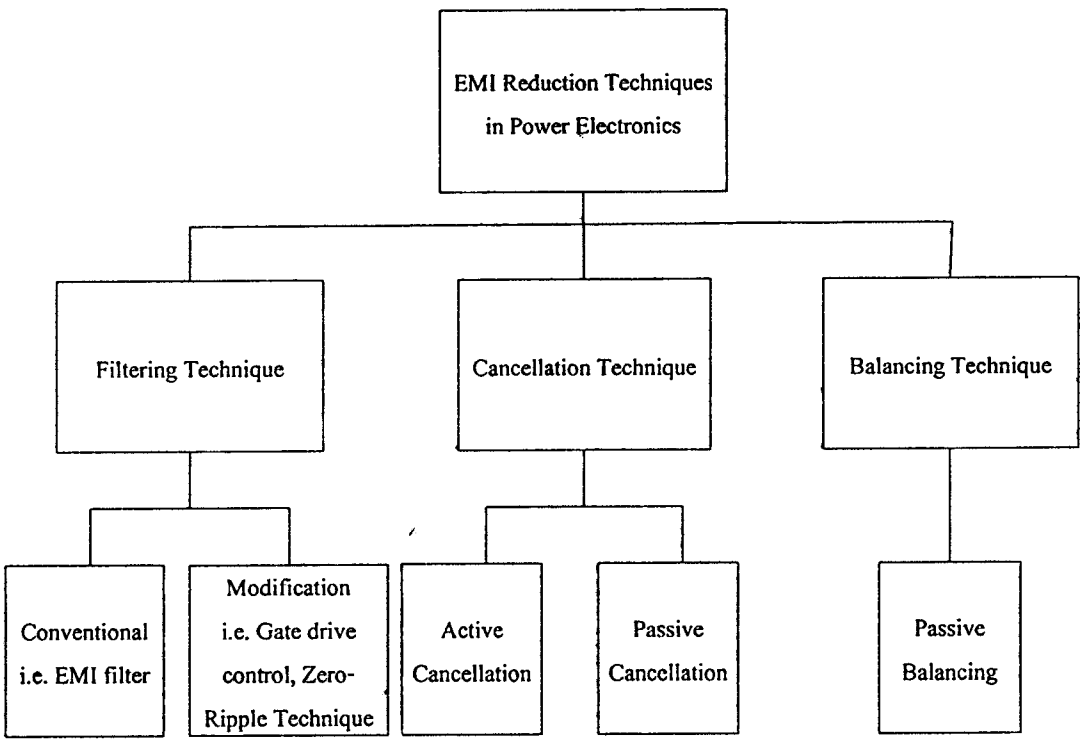
ส่วนความถี่ในย่าน 2 – 20 MHz จะเกิดปัญหาเนื่องจากค่ารีโซแนนซ์ของตัวอุปกรณ์ในวงจรเป็นผลทำให้ประสิทธิภาพในการกรองสัญญาณรบกวนโหมดผลต่างมีค่าน้อยลง เพราะเนื่องจากเมื่อความถี่ที่พิจารณาเกินค่ารีโซแนนซ์ของตัวอุปกรณ์จะเป็นสภาวะที่ทำให้ คุณสมบัติของตัวเหนี่ยวนำมีคุณสมบัติเสมือนเป็นตัวเก็บประจุ และในขณะที่ตัวเก็บประจุก็จะมีคุณสมบัติเสมือนเป็นตัวเหนี่ยวนำเช่นกัน

และในย่านความถี่ 10 – 50 MHz จะเป็นปัญหาที่เกิดจากค่ารีโซแนนซ์ที่เกิดจากแผงวงจร (printed circuit layout resonances) เป็นหลัก [19]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.2 ภาพรวมของเทคนิคการปรับปรุงสัญญาณรบกวนแม่เหล็กไฟฟ้าในวงจรอิเล็กทรอนิกส์กำลัง

ดังที่ได้กล่าวสรุปไว้แล้วในบทที่ 3 ว่าเทคนิคในการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้านั้นมีอยู่ทั้งหมด 9 วิธีด้วยกัน แต่สำหรับเทคนิควิธีการที่ได้มีการนำมาประยุกต์ใช้ในวงจรอิเล็กทรอนิกส์กำลังเท่าที่รวบรวมได้ในปัจจุบัน มีการประยุกต์ใช้กันอยู่ 3 วิธีด้วยกันซึ่งได้แก่ Filtering Technique Cancellation Technique และ Balancing Technique ตามลำดับ



รูปที่ 5.6 แผนผังเทคนิคในการลดสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำในวงจรอิเล็กทรอนิกส์กำลัง

5.2.2.1 Filtering Technique

- **Conventional : วงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้า (EMI filter)**

วิธีการหนึ่งที่นิยมใช้ในการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าคือการลดค่า $\frac{dv}{dt}$ และ $\frac{di}{dt}$ ที่ตัวสวิตช์ ซึ่งด้วยวิธีการดังกล่าวสามารถทำได้ด้วยการปรับค่าวงจรควบคุมเกท (gate drive circuitry) หรือทำได้โดยการใช้วงจรสนับเบอร์ (snubber) เป็นต้น และด้วยวิธีดังกล่าวจะสามารถ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าที่เกิดขึ้นจากวงจรอิเล็กทรอนิกส์กำลังได้ แต่อย่างไรก็ตามก็จะทำให้เกิดกำลังไฟฟ้าสูญเสีย (power loss) ที่สวิตช์สูงเป็นผลทำให้ประสิทธิภาพของวงจรดังกล่าวลดลง ทำให้ขนาดของวงจรต้องมีขนาดใหญ่ น้ำหนักมาก ด้วยเหตุผลดังกล่าวจึงทำให้วงจรอิเล็กทรอนิกส์กำลังส่วนใหญ่จะนิยมใช้วงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้า (EMI filter) ในการทำให้วงจรดังกล่าวสามารถผ่านมาตรฐาน เช่น FCC 15 CISPR 22 และ VCCI ได้ เป็นต้น

สำหรับโครงสร้างของวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้าโดยทั่วไปจะมีโครงสร้างคือวงจรกรองความถี่ต่ำผ่าน (low-pass filter) ซึ่งประกอบด้วยอุปกรณ์พาสซีฟ (passive components) ดังแสดงในรูปที่ 5.7 ซึ่งจะเห็นได้ว่าวงจรสมมูลของวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้าสำหรับโหมดผลร่วมและโหมดผลต่างจะไม่เหมือนกัน ที่เป็นเช่นนี้ก็เพราะทิศทางการไหลของกระแสสัญญาณรบกวนของทั้งสองโหมดไม่เหมือนกันนั่นเอง ดังได้แสดงไว้แล้วในบทที่ 3 โดยที่วิธีการออกแบบวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้าได้แสดงไว้ใน [52] จากรูปจะเห็นว่าตัวเก็บประจุไฟฟ้าในวงจรจะประกอบด้วย C_X ซึ่งจะลัดวงจร (short circuit) สำหรับกระแสไฟฟ้าโหมดผลต่างและ C_Y ซึ่งจะลัดวงจร (short circuit) สำหรับกระแสไฟฟ้าโหมดผลร่วม ในขณะที่ตัวเหนี่ยวนำ Common-Mode Choke หรือ L_{CM} ทำหน้าที่หลักๆคือการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าโหมดผลร่วมคือจะมีค่าอิมพีแดนซ์สูง (high impedance) เมื่อมีกระแสไฟฟ้าโหมดผลร่วมไหลผ่าน อย่างไรก็ตามค่าความเหนี่ยวนำรั่วไหล (leakage inductance) ของตัว L_{CM} สามารถลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าโหมดผลต่างได้เช่นกันเพราะตัว L_{CM} เกิดจากการพันขดลวดในทิศทางเดียวกันบนแกนเดียวกัน โดยถ้าการพันดังกล่าวพันแบบชิดติดกันก็จะทำให้ค่าความเหนี่ยวนำรั่วไหลมีค่าน้อยก็จะเป็นผลทำให้การกรองสัญญาณรบกวนโหมดผลต่างได้น้อยเช่นกัน ดังนั้นตัวเหนี่ยวนำร่วมจึงนิยมพันขดลวดแบบไม่ชิดติดกัน เพื่อเพิ่มค่าตัวเหนี่ยวนำรั่วไหลและลดผลของตัวเก็บประจุแฝงระหว่างขดลวด ซึ่งจะเห็นได้ว่าด้วยโครงสร้างของวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้าดังกล่าว จะมีประสิทธิภาพในการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าได้ดี แต่เนื่องจากวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้าประกอบด้วยอุปกรณ์พาสซีฟจึงมีปัญหาเรื่องขนาด น้ำหนักและราคาที่ใช้ในการแก้ปัญหาสัญญาณรบกวนแม่เหล็กไฟฟ้า

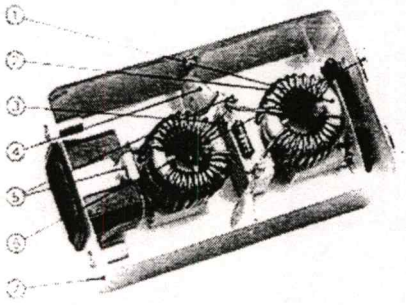
รูปที่ 5.8 แสดงตำแหน่งในการติดตั้งวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้าในสวิตช์ชิ่งเพาเวอร์ซัพพลาย

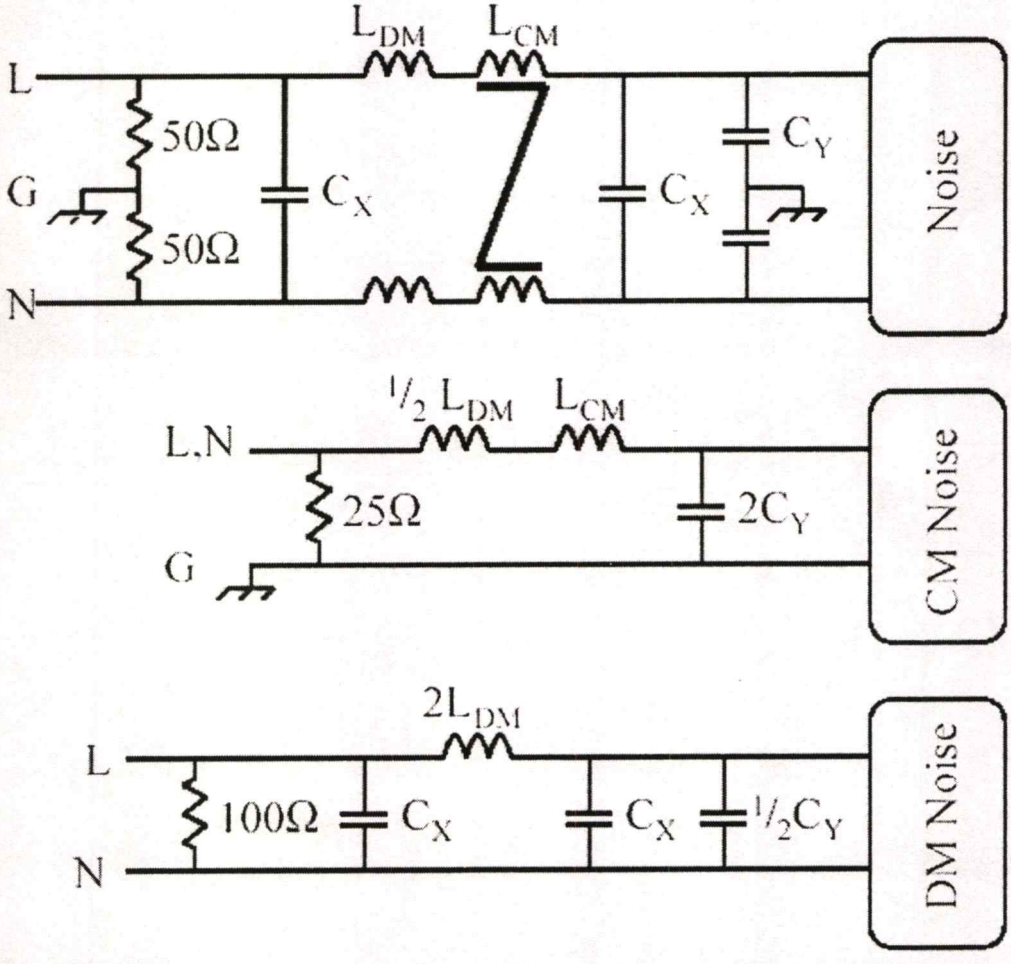
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Construction and Design

- Toroid cover for perfect insulation, with built-in spacers to maintain creepage distance between windings. ①
- Precision balance of inductance between windings to prevent core saturation at full load ②
- Only capacitors that comply with VDE 0565-1 are used. ③
- Low leakage current. ④
- Both crimped and soldered connections. ⑤
- Anti-rotation terminals to prevent open connections. ⑥
- Corrosion-proof case. ⑦

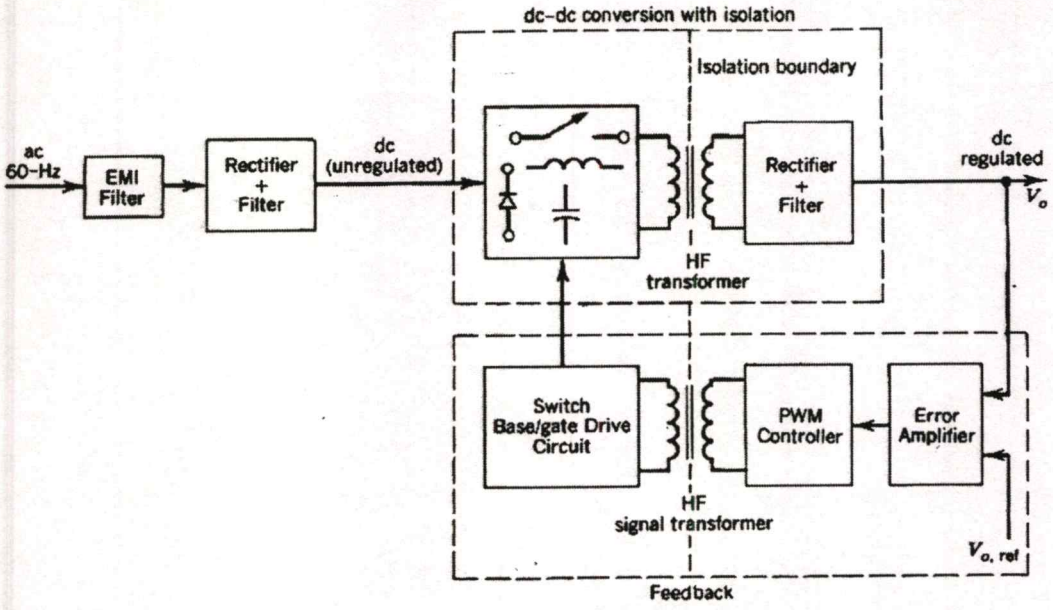
FIG.1





รูปที่ 5.7 ตัวอย่างและวงจรสมมูลของวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้า

เอกสารนี้ได้รับการคุ้มครองลิขสิทธิ์ ห้ามมิให้ผู้ใดนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

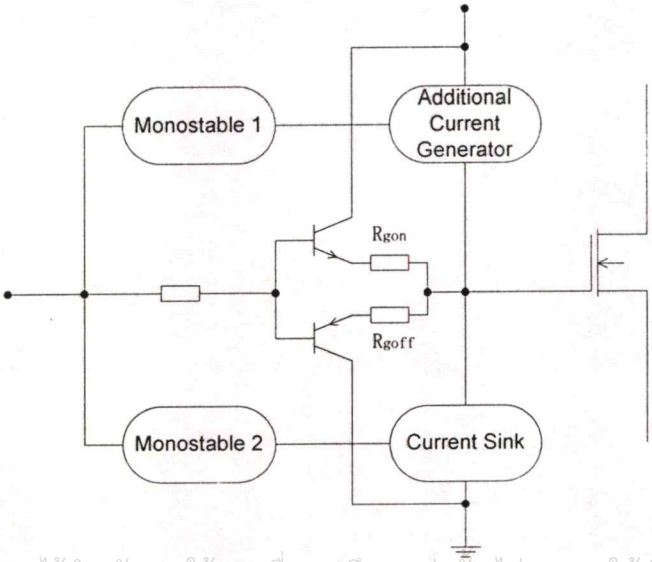


รูปที่ 5.8 ตำแหน่งที่ติดตั้งวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้าสำหรับสวิตช์ชิ่งเพาเวอร์ซัพพลาย [82]

- **Modification**

เนื่องจากปัญหาที่ได้กล่าวมาของวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้าในเรื่องของขนาด น้ำหนัก และราคา จึงได้มีงานวิจัยในหลายๆเรื่องที่พยายามที่จะลดภาระหรือยกเว้นการใช้วงจรกรองสัญญาณรบกวนดังกล่าว เช่น

- **การควบคุมสัญญาณเกท (Gate drive control)**

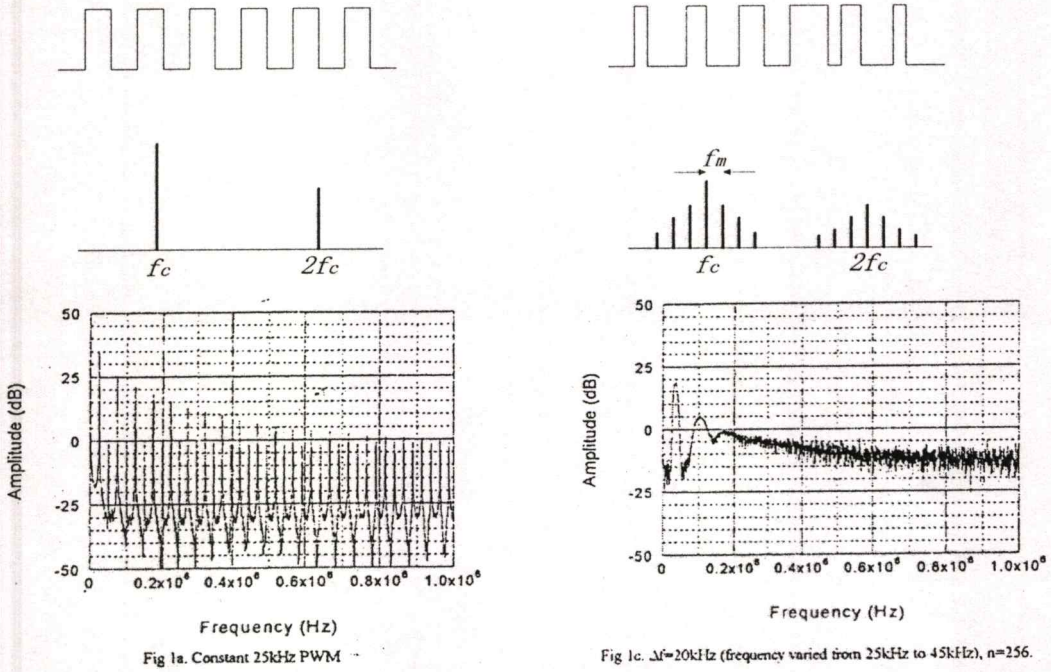


รูปที่ 5.9 วงจรควบคุมสัญญาณขับเกทสำหรับลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้า [53]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรควบคุมสัญญาณขับเกทในรูปที่ 5.9 นำเสนอโดย [53] ซึ่งวงจร Monostable 1 และ Monostable 2 ทำหน้าที่ให้เกิดการ Optimizing ขณะ turn-on และ turn-off ตามลำดับ ด้วยวงจรควบคุมสัญญาณเกทดังกล่าวจะทำหน้าที่ในการลดทอนความชัน (ลด *dv/dt*) ของสัญญาณควบคุมเกทและนอกจากนั้นยังทำให้เกิด Soft-Switching ที่ตัวสวิตช์อีกด้วย

อย่างไรก็ตามการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าด้วยวิธีการลดทอนความชันของสัญญาณขับเกทจะทำให้เกิดกำลังไฟฟ้าสูญเสีย (Power loss) ที่ตัวสวิตช์สูงขึ้นแต่อย่างไรก็ดีด้วยวงจรขับเกทที่นำเสนอในรูปที่ 5.9 จะมีการควบคุมกำลังไฟฟ้าสูญเสียที่เกิดขึ้นให้เหมาะสม (optimization) โดยการควบคุมพัลส์ของกระแสเกท นอกจากวิธีการดังกล่าว ยังมีวิธีการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าด้วยการควบคุมการม็อดดูเลชั่น (Modulation) ของสัญญาณเกทแบบต่างๆ เช่น Switching Frequency Modulation นำเสนอโดย F. Lin และคณะ Random PWM Modulation (RPWM) นำเสนอโดย D.A. Stone และคณะ และ Delta-Sigma Modulation นำเสนอโดย J. Paramesh และคณะ เป็นต้น [15]



รูปที่ 5.10 ผลของการลดสัญญาณรบกวนแม่เหล็กไฟฟ้ากรณีใช้ Frequency modulation on spectral spreading ของสัญญาณ PWM [73]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- **การกรองสัญญาณรบกวนแม่เหล็กไฟฟ้าแบบ Zero-Ripple Technique**

การกรองสัญญาณรบกวนแม่เหล็กไฟฟ้าแบบ Zero-Ripple Technique จะนำมาประยุกต์ใช้ในวิทยานิพนธ์ อนึ่งสำหรับเทคนิคดังกล่าวจะทำหน้าที่ในการลดทอนระลอกคลื่นของกระแสไฟฟ้า (Ripple current) เป็นหลักไม่ว่าจะเป็นทางด้านอินพุตหรือเอาท์พุตของวงจร ซึ่งโดยส่วนใหญ่จะนิยมวิจัยประยุกต์ใช้สำหรับวงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสตรง (DC-DC converter) เท่านั้นซึ่งจะกล่าวถึงอีกครั้งในหัวข้อที่ 5.2.3

สำหรับประวัติความเป็นมาของเทคนิค Zero-Ripple [64] จะเริ่มจาก การใช้อุปกรณ์แม่เหล็กร่วม (Coupled magnetic devices) ดังตัวอย่างที่แสดงในรูปที่ 5.16 โดยได้มีการนำมาใช้ในวงจรเรียงกระแสไฟฟ้า (Mercury Arc Rectifiers) และได้จดสิทธิบัตร (U.S. Patent) ครั้งแรกในปี ค.ศ. 1930 โดย O.K. Marti และ H. Winograd จนกระทั่งในปีค.ศ. 1933 George B. Crouse ได้ประยุกต์ใช้ตัวเหนี่ยวนำร่วม (Coupled inductor) ในวงจรกรองไฟฟ้า (Electrical filter) และจดสิทธิบัตรด้วยชื่อดังกล่าว [55] หลังจากนั้นก็ได้มีการประยุกต์ใช้งานในวงจรต่างๆ อย่างแพร่หลายและต้องรอจนจนกระทั่งถึงปีค.ศ. 1945 T.N. Turney ได้แต่งหนังสือชื่อ "Electric Filters" ซึ่งหนังสือดังกล่าวได้มีการนำเสนอแนวทางในการวิเคราะห์ตัวเหนี่ยวนำร่วมอย่างเป็นระบบด้วยวิธีการวิเคราะห์ที่เหมือนกับกรณีตัวเหนี่ยวนำแบบธรรมดานอกจากนั้นยังแสดงวิธีการพันขดลวดที่เหมาะสมสำหรับตัวเหนี่ยวนำร่วมและแนะนำให้เห็นถึงข้อดีในการประยุกต์ใช้งานเป็นวงจรกรองไฟฟ้าอีกด้วย หลังจากนั้นไม่นานในปี 1947 Reuben Lee ได้เสนอแนวความคิดในการแท็ปขดลวดสำหรับวงจรสมมูลรูปที่ 5.16 ไว้ในหนังสือ "Electronic Transformers and Circuits" [56] และท้ายที่สุดในปี 1970 Feng และคณะได้นำเสนอการวิเคราะห์และประยุกต์ใช้งานเป็นวงจรลดทอนระลอกคลื่นแบบแอกทีฟ (active ripple reduction) ใน *IEEE Trans. on Magnetics*

ในช่วงระหว่างปีค.ศ. 1970-1980 ได้มีนำเทคนิคดังกล่าวกลับมาค้นคว้าอีกครั้งโดย โดยในปี 1979 Rensink ได้ศึกษาวงจรที่เหมือนกับงานที่นำเสนอโดย G.B. Crouse G.J. Scolcs ได้นำวงจรกรองโดยใช้ตัวเหนี่ยวนำร่วม (coupled inductor filtering) รวมอยู่ในหนังสือ "Handbook of Rectifier Circuits" ซึ่งเขาเป็นผู้แต่งไว้ในปี 1980 ด้วย และในปี 1985 Severns และ Bloom ได้อธิบายถึงวงจรกรองระลอกคลื่นแบบต่างๆ ไว้ในหนังสือชื่อ "Modern DC-to-DC Switchmode Power Converter Circuits" [54]

ในปี 1990 ซึ่งถือว่าเป็นปีแห่งการ 'ย้อนกลับไปค้นพบใหม่อีกครั้ง' (reinvention) โดยในปี 1991 J.Marrero [57-60] ได้จดสิทธิบัตรในการประยุกต์ใช้งานหลักการดังกล่าวกับวงจรฟอร์เวิร์ดคอนเวอร์เตอร์ (forward converter) จากนั้นในปี 1996 ทีมงานชาวนิวซีแลนด์นำโดย W.Enright ได้กลับมานำเสนอ "Smoothing Transformer" ดังแสดงในรูปที่ 5.16 ให้กลายเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการใหม่สำหรับประยุกต์ใช้กับระบบจ่ายไฟฟ้ากำลังกระแสตรง (HVDC) และในปีเดียวกันก็ได้มีการประยุกต์ใช้กับวงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสตรง (DC-to-DC converter) โดยทีมงานชาวแคนาดาซึ่งนำทีมโดย W.G.Dunford [61] จนกระทั่งในปี 1997 Ned Mohan และคณะได้เสนอบทความที่สรุปและอธิบายถึงหลักการใช้ตัวเหนี่ยวนำร่วมในการกำจัดระลอกคลื่น (ripple cancellation) ได้อย่างยอดเยี่ยมใน PESC'97 [62] จนกระทั่งถึงปี ค.ศ.2002 ก็ยังคงมีการนำเสนอการประยุกต์ใช้ตัวเหนี่ยวนำร่วมในการกำจัดระลอกคลื่นสำหรับวงจรต่างๆอยู่ [65] ทั้งหมดที่กล่าวมาได้นำเสนอแต่เฉพาะแนวทางในการใช้ตัวเหนี่ยวนำร่วมสำหรับแหล่งจ่ายแรงดันไฟฟ้ากระแสตรง (HVDC) และวงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสตรง (DC-to-DC converters) เท่านั้น ในปีค.ศ. 1998 Steven Senini และ Peter J. Wolfs [67] ได้ประยุกต์ใช้ตัวเหนี่ยวนำร่วมหรือเทคนิค Zero-Ripple กับระบบไฟฟ้ากระแสสลับ โดยนำเสนอตัวอย่างการประยุกต์ใช้เทคนิคดังกล่าวกับวงจรทบระดับ (Boost converter) ที่ใช้เป็นวงจรปรับปรุงค่าตัวประกอบกำลัง (Power factor correction circuits)

นอกจากนั้นจะเห็นได้ว่า โครงสร้างของ Zero-Ripple Technique [62, 64, 66] Ripple-Steering Technique [57-60] และ Ripple-Free Technique [61, 63] จะมีความคล้ายกันมากจนอาจจะเรียกแทนกันได้ อย่างไรก็ดีจนกระทั่งถึงปัจจุบันยังไม่มีการนำเสนอเทคนิค Zero-Ripple ซึ่งที่จริงแล้วก็คือการใช้ตัวเหนี่ยวนำร่วม (Coupled inductor) กับตัวเก็บประจุไฟฟ้าในการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้า สำหรับวงจรปรับปรุงค่าตัวประกอบกำลังด้วยวงจรเรียงกระแสไฟตรงแบบหนึ่งขั้น-หนึ่งสวิตช์ (Single-Stage Single-Switch Power Factor Correction Circuit) เลย ซึ่งวิทยานิพนธ์ฉบับนี้จะนำเสนอสำหรับกรณีดังกล่าวต่อไป

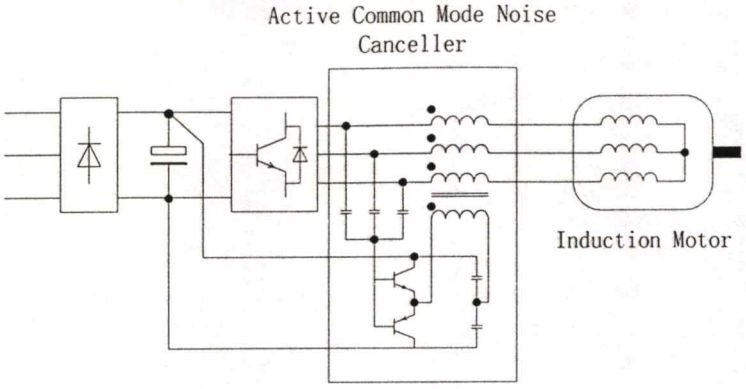
5.2.2.2 Cancellation Technique

โดยส่วนใหญ่แล้วเทคนิคแบบนี้จะนิยมวิจัยกันสำหรับการลดทอนสัญญาณแม่เหล็กไฟฟ้าในวงจรอิเล็กทรอนิกส์กำลังที่ใช้ในการควบคุมมอเตอร์ไฟฟ้า โดยที่เทคนิคดังกล่าวสามารถแบ่งออกได้ดังต่อไปนี้

- **Active Cancellation**

เป็นที่นิยมแพร่หลายในงานวิจัยที่เกี่ยวกับการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าโหมดผลร่วมในวงจรอิเล็กทรอนิกส์กำลังที่ใช้ในการควบคุมมอเตอร์ไฟฟ้า ซึ่งโดยทั่วไปวงจรอิเล็กทรอนิกส์กำลังที่ใช้ในการควบคุมมอเตอร์ไฟฟ้ามักจะมีคุณลักษณะเป็นแหล่งกำเนิดสัญญาณรบกวนแม่เหล็กไฟฟ้าโหมดผลร่วม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

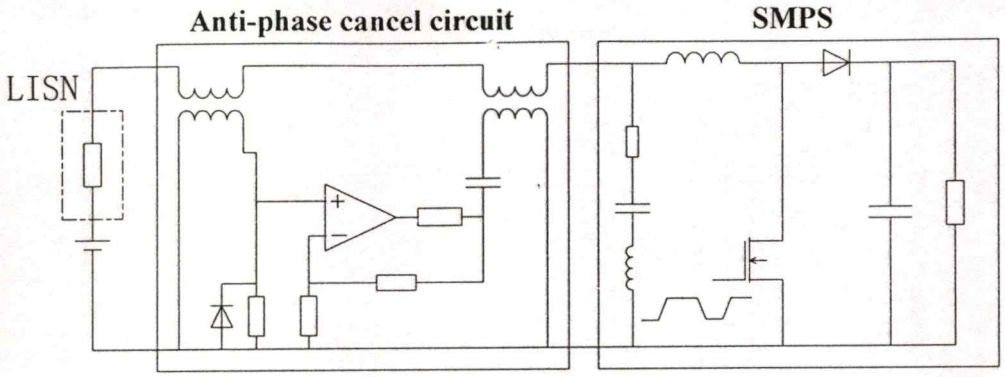


รูปที่ 5.11 วงจรสมมูลของวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้าในโหมดผลร่วมแบบแอกทีฟ (Active Common-Mode Noise Canceller: ACC) [68]

ในรูปที่ 5.11 เป็นวงจรตัวอย่างที่นำเสนอวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้าในโหมดผลร่วมแบบแอกทีฟ (Active Common-Mode Noise Canceller: ACC) [68] ซึ่งเป็นวงจรที่นำเสนอเพื่อลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าในโหมดผลร่วมที่เกิดจากพีดับบลิวเอ็มอินเวอร์เตอร์ (PWM Inverter) ให้มีขนาดน้อยลง ในวงจรดังกล่าวจะประกอบด้วยวงจร push-pull วงจร emitter follower หม้อแปลงโหมดผลร่วม (common mode transformer) และตัวเก็บประจุทั้งสามตัวซึ่งทำหน้าที่ในการตรวจจับแรงดันไฟฟ้าโหมดผลร่วม (common mode voltage) ที่เอาท์พุตของอินเวอร์เตอร์ หลังจากนั้นแรงดันไฟฟ้าโหมดผลร่วมจะผ่านวงจร emitter follower ไปยังหม้อแปลงไฟฟ้าโหมดผลร่วมซึ่งจะนำค่าแรงดันไฟฟ้าโหมดผลร่วมดังกล่าวกลับมาหักล้าง (cancellation) กับค่าของแรงดันไฟฟ้าโหมดผลร่วมที่เกิดที่เอาท์พุตของอินเวอร์เตอร์ เป็นผลทำให้ค่าสัญญาณรบกวนแม่เหล็กไฟฟ้าโหมดผลร่วมที่เกิดจากการควบคุมมอเตอร์ไฟฟ้ามีค่าลดลง

อย่างไรก็ตามในในส่วนของสวิตช์ชิ่งเพาเวอร์ซัพพลายจะนิยมวิจัยในรูปของ Active Ripple filter ซึ่งเป็นวงจรที่ทำหน้าที่ในการลดทอนระลอกคลื่นของกระแสไฟฟ้า (ripple current) ที่กิ่งของวงจร (circuit branch) และแบบลดทอนระลอกคลื่นของแรงดันไฟฟ้า (ripple voltage) ที่โนด (node) หรือแบบ feed-forward filter ซึ่งลดทอนระลอกคลื่นโดยการวัดค่าระลอกคลื่นของวงจรและจากนั้นทำให้เกิดขนาดเท่ากับที่ทำการวัดแต่มีทิศทางตรงกันข้ามและทำการป้อนย้อนกลับเข้าไปในวงจร และแบบลดทอนระลอกคลื่นด้วยการใช้วงจรควบคุม (feedback filter) ทำได้โดยการทำให้วงจรควบคุมเป็นแบบ high-gain feedback control เป็นต้น สำหรับรายละเอียดของแต่ละรูปแบบสามารถหาได้ใน [15] ยกตัวอย่างเช่น [74] ได้นำเสนอการลดระลอกคลื่นของกระแสไฟฟ้าอินพุต โดยในงานวิจัยดังกล่าวเน้นการศึกษาถึงผลการรบกวนแม่เหล็กไฟฟ้าเฉพาะในโหมดผลต่าง โดยพิจาณาเฉพาะที่ค่าระลอกคลื่น (ripple) เป็นหลักเท่านั้น แต่มิได้มีการวัดสัญญาณรวกวนแม่เหล็กไฟฟ้าในโหมดผลต่างให้เห็นจริง

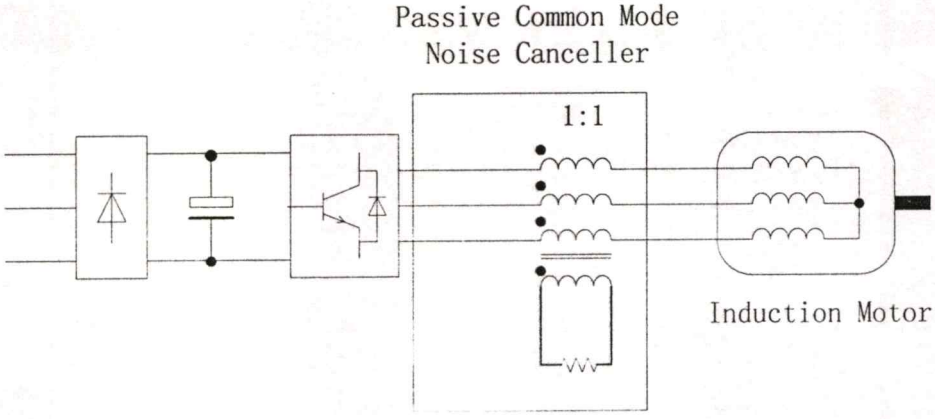
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.12 วงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้าในโหมดผลต่างแบบแอกทีฟ [74]

- **Passive Cancellation**

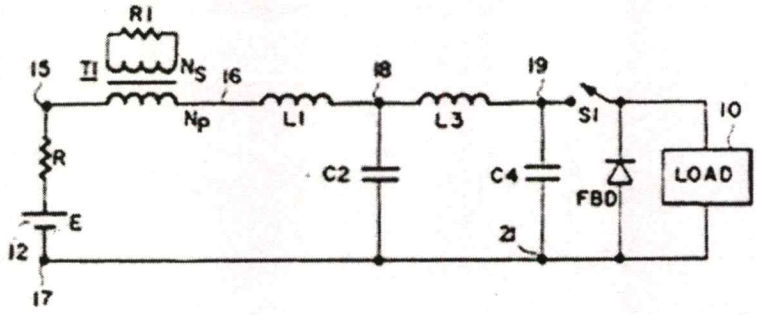
เทคนิคแบบพาสซีฟไม่เป็นที่นิยมใช้ในวงจรอิเล็กทรอนิกส์กำลังที่ใช้ในการควบคุมมอเตอร์ไฟฟ้าเหมือนกับแบบแอกทีฟเพราะเนื่องจากคุณลักษณะและความยืดหยุ่นในการใช้งาน สำหรับวงจรในรูปที่ 5.13 นำเสนอในปี ค.ศ.1996 [69] ซึ่งถ้าเลือกค่าความต้านทานได้อย่างเหมาะสมก็จะทำให้ค่ากระแสรั่วไหลของมอเตอร์ไฟฟ้า (motor leakage current) ลดลงได้ประมาณ 1/4 ถึง 1/3 เท่า



รูปที่ 5.13 วงจรสมมูลของวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้าในโหมดผลร่วมแบบพาสซีฟ

อย่างไรก็ตาม เทคนิคดังกล่าวได้มีการนำเสนอหลักการดังกล่าวมาก่อนโดย Peter J. Carlson และ Ram Rajagopalan [70] ซึ่งได้มีการประยุกต์ใช้ร่วมกับวงจรกรองแบบ "LC" สำหรับวงจรสวิตช์ชิ่งเพาเวอร์ซัพพลายเพื่อลดระลอกคลื่นกระแสไฟฟ้าที่โหลด ดังแสดงในรูปที่ 5.14

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

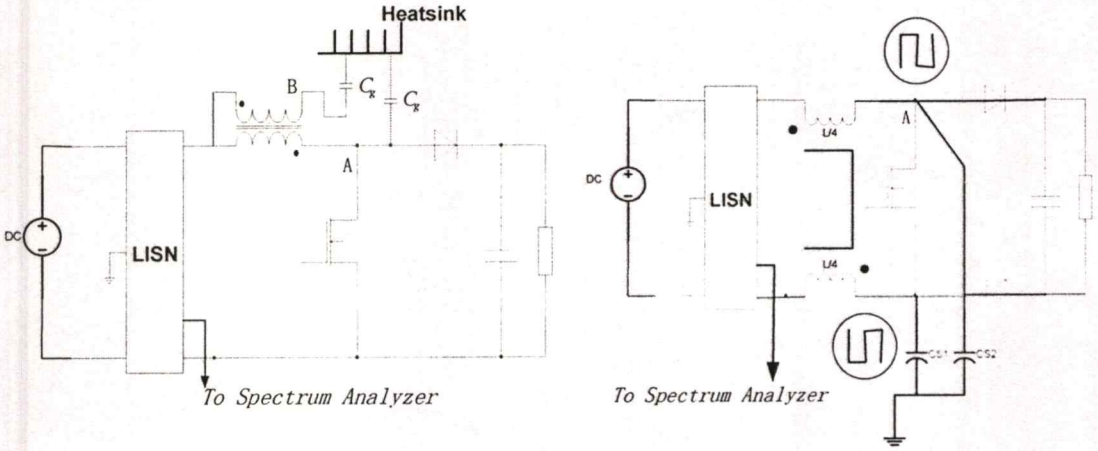


รูปที่ 5.14 วงจรกรองที่นำเสนอหลักการใช้ Damping resistance โดย Peter J.Carlson และคณะ สำหรับสวิตช์ชิ่งเพาเวอร์ซัพพลาย [70]

5.2.2.3 Balancing Technique

Henry W. Ott ได้นิยาม Balancing circuit ว่าหมายถึงการที่ตัวนำสองตัวของวงจรซึ่งไม่ว่าวงจรใดก็ตามที่ต่อร่วมอยู่กับตัวนำทั้งสองดังกล่าว จะมีค่าอิมพีแดนซ์ของวงจรเทียบกราวด์และเทียบกับตัวนำอื่นๆ เท่ากันหมดทั้งวงจร [11] ซึ่งจุดประสงค์หลักของการ Balancing ก็คือการทำให้สัญญาณรบกวนแม่เหล็กไฟฟ้ามีค่าเท่ากันในตัวนำทั้งสองตัว ซึ่งหมายถึงการกำจัดสัญญาณรบกวนแม่เหล็กไฟฟ้าในโหมดผลร่วมนั่นเอง

ใน [71-72] ได้นำเสนอหลักการในการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าในโหมดผลร่วมด้วยการใช้เทคนิค Balancing ดังแสดงในรูปที่ 5.15 โดยการใช้อุปกรณ์พาสซีฟ



รูปที่ 5.15 วงจรสมมูลของวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้าในโหมดผลร่วมแบบพาสซีฟ โดยใช้เทคนิค Balancing

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.3 วงจรปรับปรุงสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำโดยการใช้ตัวเหนี่ยวนำร่วมในวงจรปรับปรุงค่าตัวประกอบกำลังด้วยวงจรเรียงกระแสไฟตรงแบบหนึ่งขั้น-หนึ่งสวิตช์

โดยทั่วไปแล้วภาระหน้าที่ในการปรับปรุงสัญญาณรบกวนแม่เหล็กไฟฟ้าสำหรับวงจรปรับปรุงค่าตัวประกอบกำลังไม่ว่าจะเป็นแบบหนึ่งขั้นหรือแบบสองขั้นก็ตาม (Single-Stage or Two-Stage PFC approach) จะได้แก่การใช้วงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้า (EMI filter) ซึ่งได้กล่าวในรายละเอียดแล้วในหัวข้อที่ 5.2.2.1 อย่างไรก็ตามก็ได้มีงานวิจัยที่ได้นำเสนอการใช้เทคนิค Zero-Ripple [62, 64, 66] Ripple-Steering [57-60] Ripple-Free [61, 63] Passive Cancellation [13] Current Balancing [71] และ Balance Switching converter [72] เพื่อแก้ปัญหาสัญญาณรบกวนแม่เหล็กไฟฟ้าในวงจรอิเล็กทรอนิกส์กำลังดังที่ได้กล่าวในรายละเอียดมาแล้วในหัวข้อที่ผ่านมา

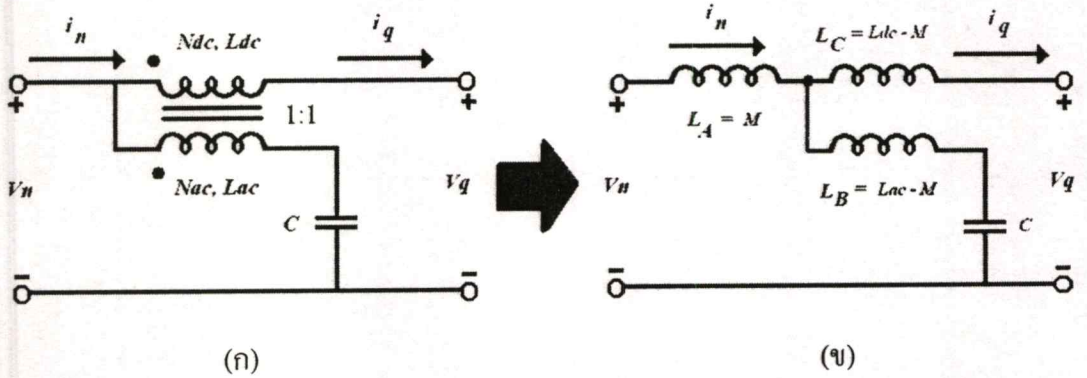
สำหรับงานวิจัยในกรณีของ Passive Cancellation Current Balancing และ Balance Switching converter จะพิจารณาถึงผลในการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำโดยเน้นที่สัญญาณรบกวนแม่เหล็กไฟฟ้าโหมดผลร่วมเป็นหลัก

ในขณะที่บทความวิชาการที่เกี่ยวกับเทคนิค Zero-Ripple Ripple-Steering และ Ripple-Free จะพิจารณาในการแก้ปัญหาระลอกคลื่นของกระแสไฟฟ้าอินพุตสำหรับวงจรแปลงผันไฟฟ้ากระแสตรงเป็นไฟฟ้ากระแสตรง (DC-DC converter) เป็นหลักเท่านั้น ในขณะที่มีเพียง [67] ที่นำเสนอการประยุกต์ใช้เทคนิค Zero-Ripple ลดระลอกคลื่นของกระแสไฟฟ้าสำหรับระบบไฟฟ้ากระแสสลับ ในรูปของวงจรทบระดับที่ทำหน้าที่ในการปรับปรุงค่าตัวประกอบกำลัง และจะเห็นได้ว่างานวิจัยที่เกี่ยวกับเรื่อง Zero-Ripple Ripple-Steering และ Ripple-Free ทั้งหมดต่างก็กล่าวอ้างถึงข้อดีในการลดสัญญาณรบกวนแม่เหล็กไฟฟ้า (EMI) แต่อย่างไรก็ตามในงานวิจัยดังกล่าวจะไม่ได้มีการพิสูจน์ให้เห็นจริงถึงคุณสมบัติในการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าของเทคนิคดังกล่าว และหมายรวมถึงการเปรียบเทียบเทคนิคดังกล่าว ไม่ว่าจะเป็น Zero-Ripple Technique หรือ Ripple-Steering Technique ว่าดีกว่าวงจรกรองที่ใช้อยู่โดยทั่วไป เช่น วงจรกรองความถี่ต่ำผ่านแบบ "*LC*" อย่างไรในแง่ของสัญญาณรบกวนแม่เหล็กไฟฟ้า ดังนั้นในวิทยานิพนธ์จะนำเสนอข้อดีของเทคนิคดังกล่าวในด้านสัญญาณรบกวนแม่เหล็กไฟฟ้าให้เห็นจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.3.1 การวิเคราะห์วงจร Zero-Ripple Technique

สำหรับการวิเคราะห์การทำงานของเทคนิคแบบ Zero-Ripple สามารถพิจารณาได้จากวงจรในรูปที่ 5.16 ดังต่อไปนี้



(ก) (ข)

รูปที่ 5.16 โครงสร้างของวงจรและวงจรสมมูลของเทคนิคแบบ Zero-Ripple

โดยพิจารณาเหมือนเป็นวงจรสองขั้ว (two-port network) แบ่งออกเป็นขั้วที่มีสัญญาณรบกวน (noisy port) และขั้วที่ไม่มีสัญญาณรบกวน (quiet port) โดยจุดประสงค์หลักของวงจรก็เพื่อทำให้ค่าระลอกคลื่นของกระแสไฟฟ้าด้านเอาท์พุต (quiet port) เท่ากับศูนย์ (ในทางทฤษฎี)

สำหรับโครงสร้างของขดลวดจะแบ่งออกเป็น N_{dc} และ N_{ac} ซึ่งทำหน้าที่รองรับไฟฟ้ากระแสตรง (main current) และกระแสสลับ (ripple current) ตามลำดับ สำหรับการวิเคราะห์ของวงจรจะแบ่งการพิจารณาออกเป็นกรณีที่ตัวเก็บประจุ (C) มีค่าเป็นอนันต์และมีค่าไม่เป็นอนันต์ตามลำดับ

- กรณีที่ตัวเก็บประจุมีค่าเป็นอนันต์

พิจารณาตามรูปที่ 5.16 (ก) โดยกำหนดให้วงจร Zero-Ripple Technique มีหม้อแปลงไฟฟ้าแบบอุดมคติ ด้วยอัตราส่วนรอบ (turn ratio) เท่ากับหนึ่ง และค่าตัวเก็บประจุ (C) มีค่าเป็นอนันต์ ถ้าป้อนแรงดันไฟฟ้าซึ่งประกอบด้วยองค์ประกอบกระแสตรง $\left(\bar{V}_n\right)$ และองค์ประกอบกระแสสลับ $\left(\tilde{V}_n\right)$ ที่ noisy port ทำให้แรงดันไฟฟ้าที่ขั้วดังกล่าวเท่ากับ $V_n = \bar{V}_n + \tilde{V}_n$ และเนื่องจากค่าตัวเก็บประจุมีค่าเป็นอนันต์จึงทำให้แรงดันไฟฟ้าที่ตกคร่อมตัวเก็บประจุดังกล่าวจะไม่มีองค์ประกอบกระแสสลับเลยหรือลัดวงจรสำหรับไฟฟ้ากระแสสลับนั่นเอง ดังนั้นแรงดันไฟฟ้าที่ตัวเก็บประจุจะเท่ากับ $\bar{V}_n$ เท่านั้น จากกฎของเคอร์ชอฟฟ์ (KVL) จะได้ว่าแรงดันตกคร่อมขดลวดกระแสสลับ (N_{ac}) จะเท่ากับ $\tilde{V}_n$ และแรงดันไฟฟ้าดังกล่าวจะถูกโอนย้าย (transfer) โดยไม่มีการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ทำซ้ำ ดัดแปลง เผยแพร่ หรือนำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น

เปลี่ยนแปลงค่าใดๆ ไปยังด้านขดลวดกระแสตรง (N_{dc}) และเมื่อใช้กฎของเคอร์ชอฟฟ์พิจารณาอีกครั้งจะได้ว่าแรงดันไฟฟ้าที่ quiet port จะเท่ากับ $V_q = V_n - \tilde{V}_n = \bar{V}_n$ ซึ่งจะเห็นได้ว่าแรงดันไฟฟ้าที่ quiet port จะเหลือแต่เฉพาะเพียงองค์ประกอบกระแสตรงเท่านั้น

อย่างไรก็ตามจะเห็นได้ว่าถ้าต้องการให้แรงดันไฟฟ้าที่ quiet port เหลือเฉพาะเพียงองค์ประกอบกระแสตรง นอกจากค่าตัวเก็บประจุต้องมีค่าเป็นอนันต์แล้ว ขดลวดด้านกระแสสลับ (N_{ac}) จะต้องสามารถรองรับองค์ประกอบกระสลับได้ทั้งหมด ซึ่งถ้าหม้อแปลงไฟฟ้าดังกล่าวเป็นแบบอุดมคติก็จะทำให้ ที่ขดลวดด้านกระแสตรง (N_{dc}) มีองค์ประกอบกระแสสลับที่มีทิศทางหักล้างกับองค์ประกอบกระแสสลับที่เกิดจากแหล่งกำเนิด เป็นผลทำให้ที่ quiet port มีเฉพาะแต่เพียงองค์ประกอบไฟฟ้ากระแสตรงเท่านั้น (ripple-free dc)

- กรณีที่ตัวเก็บประจุมีค่าไม่เป็นอนันต์

เนื่องจากในทางปฏิบัติ หม้อแปลงไฟฟ้าจะไม่มีคุณสมบัติเหมือนในกรณีอุดมคติ โดยกำหนดให้ที่ขดลวดด้านกระแสตรง (N_{dc}) มีค่าความเหนี่ยวนำตัวเอง (self-inductance) เท่ากับ L_{dc} ขดลวดด้านกระแสสลับ (N_{ac}) มีค่าความเหนี่ยวนำตัวเอง (self-inductance) เท่ากับ L_{ac} และค่าความเหนี่ยวนำร่วม (Mutual inductance) ของทั้งสองขดลวดเท่ากับ M ทำให้สามารถนิยามสัมประสิทธิ์การเชื่อมโยง (coupling coefficient: k) ของเส้นแรงแม่เหล็กของขดลวดสองขดได้ดังนี้

$$k = \frac{M}{\sqrt{L_{dc}L_{ac}}} \tag{5-39}$$

$$M = k \cdot \sqrt{L_{dc}L_{ac}} \tag{5-40}$$

โดยที่ค่าสัมประสิทธิ์การเชื่อมโยง (k) จะมีค่าอยู่ระหว่าง $0 < k < 1$

จากนั้นทำการเปลี่ยนหม้อแปลงไฟฟ้าให้เป็นวงจรสมมูลแบบ T (T-equivalent circuit) ดังแสดงในรูปที่ 5.16 (ข) และกำหนดให้ค่าตัวเก็บประจุมีค่าเป็นอนันต์ จากนั้นใช้หลักการแบ่งแรงดันไฟฟ้า (voltage divider) จะได้ค่า อัตราขยายระลอกคลื่น (ripple gain) ของวงจรดังนี้

$$\frac{\tilde{V}_q}{\tilde{V}_n} = 1 - k\sqrt{\frac{L_{dc}}{L_{ac}}} \tag{5-41}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$ripple\ gain\,(dB) = 20\log\left(\frac{\tilde{V}_q}{\tilde{V}_n}\right) = 20\log\left(1 - k\sqrt{\frac{L_{dc}}{L_{ac}}}\right) \qquad (5\text{-}42)$$

จากสมการที่ (5-41) จะเห็นได้ว่าถ้าต้องการให้องค์ประกอบกระแสสลับหรือระลอกคลื่นมีค่าเป็นศูนย์ที่ quiet port จะต้องทำให้เกิด Null condition ดังนี้

$$\text{Null condition: } k_{null} = \sqrt{\frac{L_{ac}}{L_{dc}}} \qquad (5\text{-}43)$$

เนื่องจากในทางปฏิบัติจะมีข้อจำกัดต่างๆดังต่อไปนี้

- ค่าสัมประสิทธิ์การเชื่อมโยงจะมีค่าน้อยกว่าหนึ่งเสมอ ($k < 1$)
- จากสมการที่ (5-42) จะเห็นได้ว่า การเกิด Null condition จะขึ้นอยู่กับค่าสัมประสิทธิ์การเชื่อมโยง (k) ซึ่งถ้าไม่เกิด Null condition ก็จะไม่เกิดเงื่อนไขระลอกคลื่นเป็นศูนย์นั่นเอง ยกตัวอย่างเช่น ถ้ามีความผิดพลาดประมาณ 1 % จะได้ $k = 0.99\sqrt{\frac{L_{ac}}{L_{dc}}}$ แทนค่าในสมการที่ (5-42) ได้ค่าอัตราขยายระลอกคลื่น (ripple gain) เท่ากับ -40 dB และถ้ามีความผิดพลาด 10 % ก็จะได้เท่ากับ -20 dB ตามลำดับ
- ถ้าเกิดกรณีที่ค่า $k = \sqrt{\frac{L_{ac}}{L_{dc}}} = \frac{1}{\sqrt{2}}$ แทนค่าในวงจรสมมูลรูปที่ 5.16 (ข) จะได้ว่า $L_A = L_C = \frac{L_{dc}}{2}$ และจะเห็นได้ว่าไม่มีความแตกต่างระหว่าง noisy และ quiet port เลย
- จะเห็นได้ว่าจะเกิดกรณีค่าระลอกคลื่นเป็นศูนย์ (Zero-Ripple) ในกรณีที่ตัวเก็บประจุมีค่าเป็นอนันต์เท่านั้น แต่ถ้าค่าตัวเก็บประจุไม่เท่ากับอนันต์ วงจรดังกล่าวจะกลายเป็นวงจรกรองความถี่ต่ำผ่าน (Low-pass filter) แบบหนึ่งเท่านั้น
- ขนาดของหม้อแปลงไฟฟ้าดังกล่าวจะมีขนาดใหญ่กว่าตัวเก็บประจุ L_{dc} เพียงเล็กน้อยเท่านั้น เพราะขดลวดด้านไฟฟ้ากระแสสลับ (N_{ac}) จะรองรับเฉพาะองค์ประกอบไฟฟ้ากระแสสลับเท่านั้นทำให้สามารถใช้ขดลวดขนาดเล็กสำหรับด้านดังกล่าวได้

สำหรับค่า Voltage Transfer function ของวงจรในรูปที่ 5.16 (ข) โดยกำหนดให้ตัวเก็บประจุมีค่าไม่เป็นอนันต์จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{\tilde{V}_q}{\tilde{V}_n} = \frac{1+s^2CL_{ac}\left(1-k\sqrt{\frac{L_{dc}}{L_{ac}}}\right)}{1+s^2CL_{ac}} \qquad (5\text{-}44)$$

โดยที่ $\tilde{V}_q$ = องค์ประกอบกระแสสลับของแรงดันไฟฟ้าขาออก (ไม่มีสัญญาณรบกวน)

$\tilde{V}_n$ = องค์ประกอบกระแสสลับของแรงดันไฟฟ้าขาเข้า (มีสัญญาณรบกวน)

k = สัมประสิทธิ์การเชื่อมโยง (coupling coefficient) ของเส้นแรงแม่เหล็กของขดลวดสองขด โดยจะมีค่าอยู่ระหว่าง $0 < k < 1$

จากสมการที่ (5-44) จะเห็นได้ว่าที่ความถี่ต่ำหรือไฟฟ้ากระแสตรง (s = 0) อัตราการขยายระลอกคลื่น (ripple gain) จะเท่ากับหนึ่ง ในขณะที่ความถี่สูงอัตราขยายระลอกคลื่นจะเท่ากับ $1-k\sqrt{\frac{L_{dc}}{L_{ac}}}$ นอกจากนั้นตำแหน่งซีโร่ (zero) ของ Voltage Transfer function ในสมการดังกล่าวจะขึ้นอยู่กับค่าสัมประสิทธิ์การเชื่อมโยง (k) และจะเห็นได้ว่าถ้าทำให้เกิด Null condition ($k = k_{null}$) ดังสมการ (5-43) จะทำให้ซีโร่ของวงจรหายไป และจะได้ค่าอัตราขยายระลอกคลื่นเหมือนกับกรณีวงจรกรองความถี่ต่ำผ่านแบบ "LC" ดังนี้

$$\frac{\tilde{V}_q}{\tilde{V}_n} = \frac{1}{1+s^2CL_{ac}} \qquad (5\text{-}45)$$

อย่างไรก็ตามจะเห็นได้ว่าที่เงื่อนไข null condition วงจรสมมูลจะประกอบด้วย L_{ac} และ C ไม่ได้ประกอบด้วย L_{dc} และ C ซึ่งถ้าในกรณีที่ออกแบบให้ตัวเหนี่ยวนำ L_{ac} มีค่าน้อยกว่า L_{dc} ก็จะทำให้ ที่เงื่อนไข null condition ความถี่คัทออฟ (cut-off frequency) มีค่าสูงกว่ากรณีวงจรกรองความถี่ต่ำผ่านแบบ "LC" ที่ประกอบด้วย L_{dc} และ C

นอกจากนั้น ค่า k_{null} อาจจะหมายถึงขอบเขตของเงื่อนไขความถี่ notch (boundary condition for notch frequency) โดยเมื่อค่า $k < k_{null}$ ตำแหน่งความถี่ซีโร่ (zero frequency) จะมีค่าสูงกว่าตำแหน่งความถี่โพล (pole frequency) ซึ่งด้วยเงื่อนไขดังกล่าวจะทำให้เกิดความถี่ notch ขึ้น และที่ความถี่ notch จะทำให้เทคนิค Zero-Ripple มีประสิทธิภาพในการลดทอนสัญญาณรบกวนได้สูงกว่าวงจรกรองความถี่ต่ำผ่านแบบ LC ซึ่งที่ความถี่ดังกล่าวจะเป็นจุดเด่นของเทคนิคนี้ และอีกกรณีหนึ่งเมื่อ $k > k_{null}$ ก็จะไม่เกิดเงื่อนไขความถี่ notch ทำให้ประสิทธิภาพในการกรองสัญญาณรบกวนจะต่ำกว่าวงจรกรองความถี่ต่ำผ่านแบบ LC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- เงื่อนไขความถี่ Notch

พิจารณาเทอมเศษ (numerator) ของสมการที่ (5-44) จะเห็นได้ว่า ตัวเหนี่ยวนำ L_{ac} และตัวเก็บประจุ C จะทำให้เกิดวงจรรีโซแนนซ์แบบอนุกรมขึ้น (series resonant circuit) ซึ่งหมายถึงการลดค่าอิมพีแดนซ์ของกิ่งวงจรดังกล่าวลง กำหนดให้สมการที่ (5-44) เท่ากับศูนย์จะได้ตำแหน่งความถี่ notch ดังสมการที่ (5-46) อย่างไรก็ตามสมการดังกล่าวพิสูจน์ในกรณีตัวเก็บประจุมีค่าเป็นอนันต์

$$\omega_{notch} = \frac{1}{\sqrt{C \cdot L_{ac}\left(1 - k\sqrt{\frac{L_{dc}}{L_{ac}}}\right)}} \tag{5-46}$$

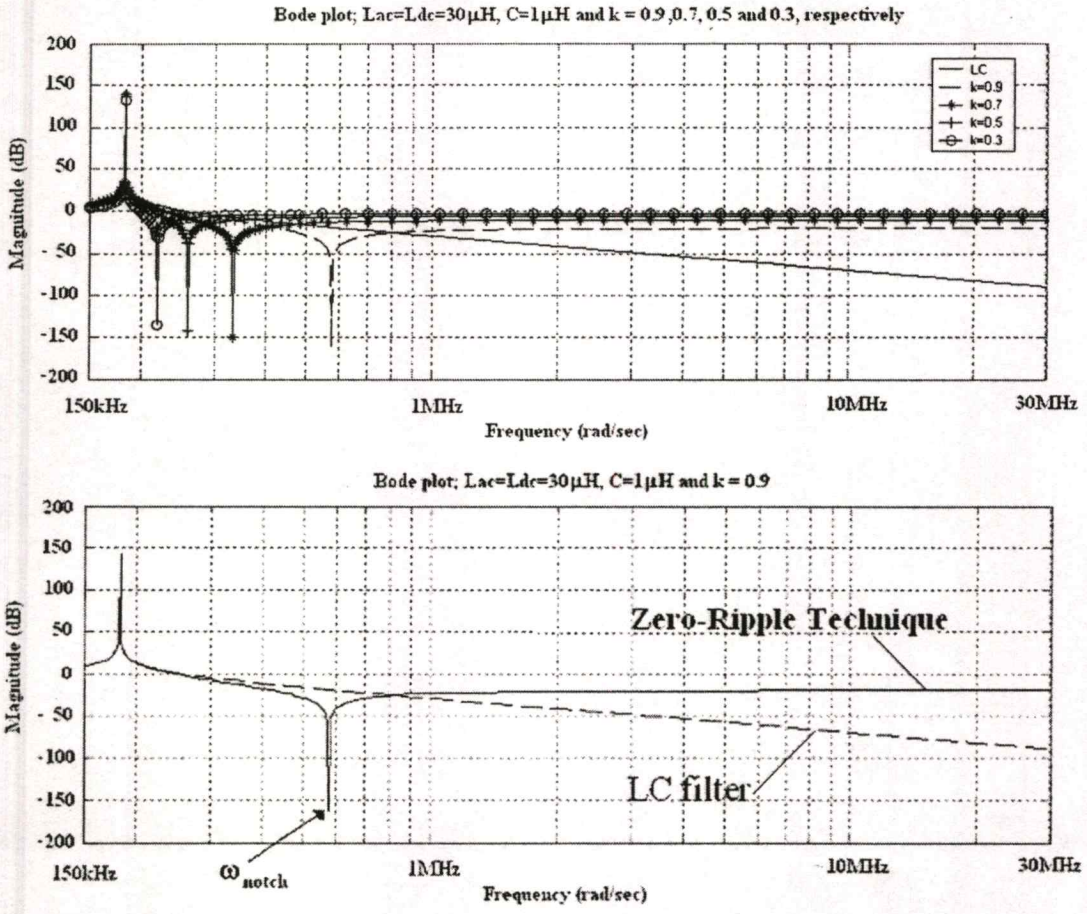
ถ้าออกแบบทำให้ $k < \sqrt{\frac{L_{ac}}{L_{dc}}}$ จะสามารถกำจัดความถี่ระลอกคลื่นที่เกิดขึ้นที่ตำแหน่งความถี่ notch (ripple frequency: ω_{notch}) ได้ และถ้าพิจารณาวงจรสมมูลในรูปที่ 5.16 ภายใต้เงื่อนไขดังกล่าว จะทำให้เกิดวงจรรีโซแนนซ์แบบอนุกรมที่เกิดจากตัวเหนี่ยวนำ L_B และตัวเก็บประจุ C ซึ่งหมายถึงที่กิ่งวงจรดังกล่าวจะมีค่าอิมพีแดนซ์ต่ำจึงเปรียบเสมือนลัดวงจร (short circuit) ที่ความถี่ notch ดังกล่าว

ค่าของเทอม $1 - k\sqrt{\frac{L_{dc}}{L_{ac}}}$ จะต้องมีค่าน้อยกว่าหนึ่ง หรืออาจจะกล่าวได้ว่าความถี่ notch จะขึ้นอยู่กับค่าของ k L_{ac} และ L_{dc} อย่างมาก กล่าวอีกนัยหนึ่งก็คือ $k\sqrt{\frac{L_{dc}}{L_{ac}}}$ จะต้องมีค่าใกล้เคียงหนึ่งให้มากที่สุด เพื่อที่จะทำให้เกิดการลดทอนสัญญาณรบกวนที่ความถี่สูงกว่าความถี่ notch ได้ดี ซึ่งอัตราการลดทอนที่ความถี่สูงกว่าความถี่ notch ดังกล่าวจะมีค่าประมาณ (asymptotic) $1 - k\sqrt{\frac{L_{dc}}{L_{ac}}}$ และเมื่อ $k = \sqrt{\frac{L_{ac}}{L_{dc}}}$ จะทำให้ตำแหน่งความถี่ notch เลื่อนไปอยู่ที่อนันต์ (infinity) ทำให้ในกรณีดังกล่าวจะเหมือนกับกรณีของวงจรกรองความถี่ต่ำผ่านแบบ LC และถ้าค่า $k > \sqrt{\frac{L_{ac}}{L_{dc}}}$ ก็จะไม่ทำให้เกิดจำนวนจริงของความถี่ notch หรือหมายถึงจะไม่เกิดเงื่อนไขความถี่ notch นั่นเอง

รูปที่ 5.17 ทำโบดีพล็อต (Bode plot) สำหรับสมการที่ (5-44) โดยพิจาณาย่านความถี่ตามมาตรฐานสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำ (CISPR 22) เท่ากับ 150 kHz – 30 MHz โดยกำหนดให้ค่า $L_{ac} = L_{dc} = 30\ \mu H$ $C = 1\ \mu F$ และเปลี่ยนแปลงค่า $k = 0.9$ 0.7 0.5 0.3

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ สำหรับใช้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตามลำดับ และจะเห็นได้ตำแหน่งของความถี่ notch จะมีค่าลดลงเมื่อค่า k มีค่าลดลง และจะสังเกตเห็นได้ว่าอัตราการลดทอนในย่านความถี่ที่สูงกว่าความถี่ notch จะต่ำกว่ากรณีวงจรกรองความถี่ต่ำผ่านแบบ LC หรือในย่านความถี่ตั้งแต่ 1 MHz – 30 MHz

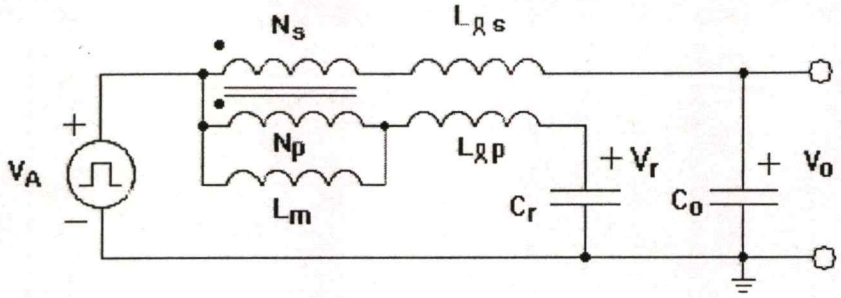


รูปที่ 5.17 โบดีพล็อตของสมการที่ (5-44) ด้วยโปรแกรม MATLAB

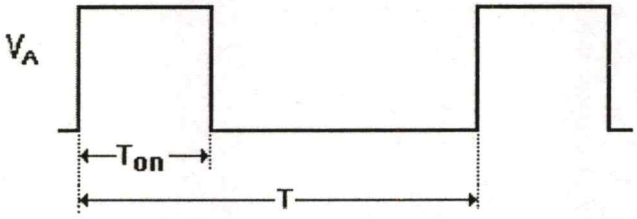
5.2.3.2 หลักการทำงานของเทคนิค Zero-Ripple และ Ripple-Steering ในการกำจัดระลอกคลื่น

เทคนิค Ripple-Steering จะมีความแตกต่างจากเทคนิค Zero-Ripple (ZRT) ตรงที่มีการเพิ่มตัวเหนี่ยวนำ (L_{ext}) อนุกรมเข้ากับเทคนิค Zero-Ripple [57] และเพื่อให้ง่ายต่อความเข้าใจจึงอธิบายหลักการทำงานของเทคนิคดังกล่าวด้วยตัวอย่าง ซึ่งประกอบแหล่งกำเนิดสัญญาณสี่เหลี่ยม (V_A) และใช้เทคนิค Ripple-Steering เพื่อลดค่าระลอกคลื่นที่เอาท์พุต โดยที่ภาคเอาท์พุตต้องการเฉพาะแต่เพียงค่าแรงดันไฟฟ้ากระแสตรง (V_O) เท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.18 วงจรสมมูลกรณีพิจาณาวิเคราะห์การกำจัดระลอกคลื่น



รูปที่ 5.19 แหล่งจ่ายรูปคลื่นแรงดัน V_A ซึ่งจะป้อนเข้าให้กับตัวเหนี่ยวนำร่วมของเทคนิค Ripple-Steering Technique

จากรูปที่ 5.18 จะเห็นได้ว่าขดลวด N_s และ N_p จะมีลักษณะเหมือนกับกรณีหม้อแปลงไฟฟ้าทางอุดมคติ (Ideal Transformer) โดยที่จะได้

$$L_s = \left[\frac{N_s}{N_p}\right]^2 L_m \tag{5-47}$$

โดย L_s = ค่าความเหนี่ยวนำด้านทุติยภูมิของตัวเหนี่ยวนำร่วม

L_m = ค่าความเหนี่ยวนำแมกนีไตซิ้ง (magnetizing inductance) ของตัวเหนี่ยวนำร่วม (coupled inductor)

$N_p = N_{ac}$ = จำนวนรอบด้านระลอกคลื่นของตัวเหนี่ยวนำร่วม

$N_s = N_{dc}$ = จำนวนรอบด้านไฟฟ้ากระแสตรงอุดมคติของตัวเหนี่ยวนำร่วม

เนื่องจากตัวเหนี่ยวนำ L_s และตัวเก็บประจุไฟฟ้าเอาท์พุต C_O ทำหน้าที่เป็นวงจรกรองความถี่ต่ำผ่าน (Low-pass filter) ดังนั้นค่าความถี่คัทออฟ (cut-off frequency) จะเท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$f_c = \frac{1}{2\pi\sqrt{L_s C_o}} \; \langle \; f_s \tag{5-48}$$

โดย f_c = ความถี่คัทออฟของวงจรกรองความถี่ต่ำผ่าน

f_s = ความถี่สวิตช์ชิ่งของวงจร

จาก

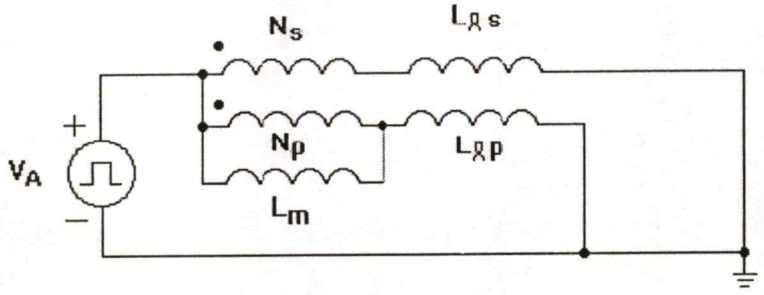
$$V_o = \frac{T_{ON}}{T} V_A = DV_A \tag{5-49}$$

และจากรูปที่ 5.18 จะเห็นได้ว่าค่าความเหนี่ยวนำแม็กนีไตซิ้งของตัวเหนี่ยวนำร่วม กับตัวเก็บประจุ C_r ทำตัวเปรียบเสมือนเป็นวงจรกรองความถี่ต่ำผ่านเช่นกับอีกวงจรหนึ่ง

$$f_{cr} = \frac{1}{2\pi\sqrt{L_m C_r}} \; \langle \; f_s \tag{5-50}$$

เนื่องจาก $$V_r = \frac{T_{ON}}{T} V_A = DV_A \tag{5-51}$$

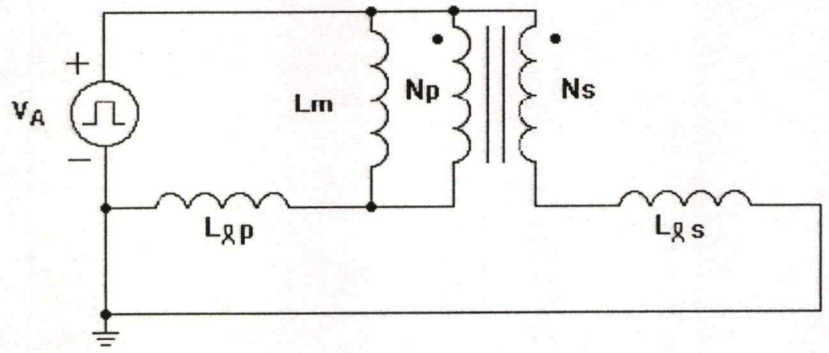
จากสมการ (5-49) และ (5-51) จะเห็นได้ว่าค่าแรงดันไฟฟ้า $V_o = V_r$ และเป็นค่าที่มีแต่เฉพาะองค์ประกอบไฟฟ้ากระแสตรงเท่านั้น เนื่องจากพิจารณาสนใจเฉพาะองค์ประกอบที่เป็นไฟฟ้ากระแสสลับหรือค่าระลอกคลื่นเท่านั้น (AC ripple term) จึงทำให้เทอมที่เป็นไฟฟ้ากระแสตรงสามารถพิจารณาให้เท่ากับศูนย์ได้ ($V_o = V_r = 0$) ทำให้ได้วงจรสมมูลดังรูปที่ 5.20



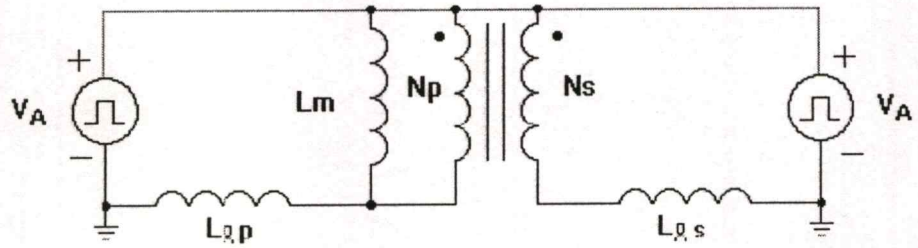
รูปที่ 5.20 วงจรสมมูลเมื่อพิจารณาเทอมไฟฟ้ากระแสตรงเท่ากับศูนย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

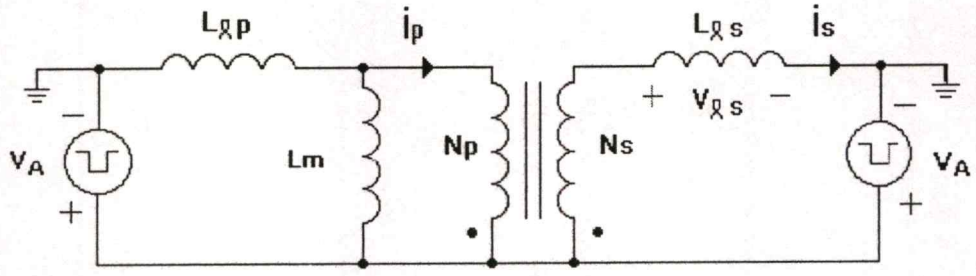
จากรูปที่ 5.20 สามารถจัดรูปแบบของวงจรใหม่เพื่อให้ง่ายต่อความเข้าใจดังรูปที่ 5.21



(ก)



(ข)



(ค)

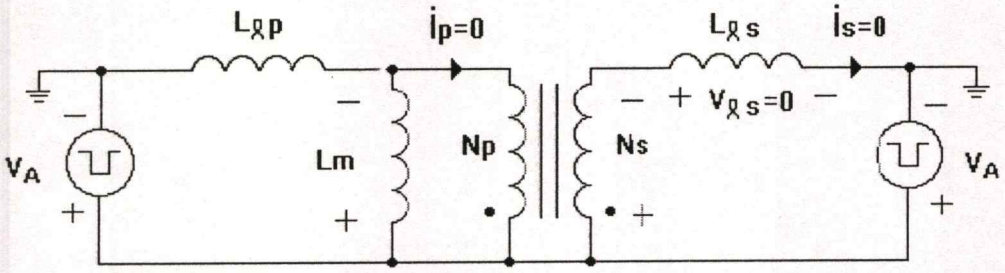
รูปที่ 5.21 (ก) จัดวงจรรูปที่ 5.20 ใหม่เพื่อให้ง่ายต่อความเข้าใจ
(ข) แยกแหล่งจ่ายแรงดัน V_A ออกเป็นสองส่วน
(ค) กลับหัวกลับหางรูป (ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.21 (ค) จะเป็นรูปที่ใช้ในการพิจารณา เนื่องจากในกรณีตัวอย่างที่แสดงต้องการที่จะทำให้ค่าระลอกคลื่นของกระแสไฟฟ้าที่เอาท์พุตมีค่าเป็นศูนย์ ($i_s = 0$) แต่เมื่อพิจารณากฎของฟาราเดย์ (Faraday's law) จะได้ว่า

$$V_{ls} = L_{ls}\frac{di_s}{dt} \tag{5-52}$$

เมื่อพิจารณาสมการที่ (5-52) จะเห็นได้ว่าค่าระลอกคลื่นของกระแสจะเป็นศูนย์ได้ก็ต่อเมื่อ V_{ls} เท่ากับศูนย์ ดังนั้นถ้าสามารถพัฒนาสมการที่ทำให้ค่า V_{ls} เท่ากับศูนย์ได้นั่นก็หมายความว่าค่าระลอกคลื่นกระแสเอาท์พุตเป็นศูนย์เช่นกัน แต่เนื่องจากเมื่อค่ากระแสไฟฟ้า i_s เท่ากับศูนย์นั่นก็คือค่ากระแสไฟฟ้า i_p เท่ากับศูนย์ด้วย ดังแสดงในรูปที่ 5.22



รูปที่ 5.22 ค่ากระแสไฟฟ้า i_p จะมีค่าเท่ากับศูนย์เมื่อค่ากระแส i_s เท่ากับศูนย์

เมื่อค่า V_{ls} เท่ากับศูนย์ ทำให้ค่า $V_s = V_A$ แต่อย่างไรก็ตามเนื่องจาก

$$V_s = V_m\frac{N_s}{N_p} = \frac{L_m}{L_m + L_{lp}}\cdot\frac{N_s}{N_p}\cdot V_A \tag{5-53}$$

จะได้

$$\frac{L_m}{L_m + L_{lp}}\cdot\frac{N_s}{N_p}\cdot V_A = V_A$$

ค่าความเหนี่ยวนำรั่วไหลด้านปฐมภูมิจะเท่ากับ

$$L_{lp} = L_m\left[\frac{N_s}{N_p} - 1\right] \tag{5-54}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ (5-54) จะเห็นได้ว่า ถ้าทำให้ค่า $N_s/N_p = 1$ ซึ่งก็จะได้ค่า $L_{lp} = 0$ ก็จะทำให้ค่าระลอกคลื่นของกระแสไฟฟ้าด้านเอาท์พุตมีค่าเท่ากับศูนย์ ดังนั้นถ้าทำการพันขดลวดระลอกคลื่น (Ripple winding; N_p) ให้ใกล้กับแกนแม่เหล็กมากที่สุด ก็จะทำให้ค่าความเหนี่ยวนำรั่วไหลด้านปฐมภูมิ (L_{lp}) มีค่าน้อยที่สุดด้วย และเพื่อให้ง่ายต่อการผลิต (mass production) ก็จะกำหนดให้ค่า $N_p:N_s = 1:1$ และเมื่อกำหนดให้ค่า $N_p:N_s = 1:1$ ดังกล่าว พิจารณาเทอม

$$\frac{L_m}{L_m + L_{lp}}$$

เมื่อค่อยๆลดแรงดัน V_A ลง เพื่อที่จะทำให้ค่าแรงดัน V_s เท่ากับแรงดัน V_A อัตราส่วนของรอบ N_s/N_p จะต้องเพิ่มแรงดันในอัตราส่วนเดียวกันเพื่อให้เกิดค่าระลอกคลื่นของกระแสเอาท์พุตเท่ากับศูนย์ และจะสังเกตเห็นด้วยสมการดังกล่าว ค่าความเหนี่ยวนำรั่วไหลด้านทุติยภูมิ (L_{ls}) จะไม่มีส่วนในการที่จะทำให้ค่าระลอกคลื่นของกระแสเอาท์พุตเท่ากับศูนย์เลย แต่ในทางปฏิบัติแล้วค่าของ L_{ls} ดังกล่าวจะทำให้เกิดค่าแรงดันคลาดเคลื่อน (voltage errors) ตกคร่อมตัวมันเองซึ่งจะเป็นผลทำให้เกิดค่ากระแสระลอกคลื่นที่เอาท์พุตเนื่องจากความไม่เป็นอุดมคติ (non ideal) ของอุปกรณ์นั่นเอง

สำหรับสาเหตุที่ทำให้เกิดแรงดันไฟฟ้าคลาดเคลื่อนจะได้แก่

- ตัวเก็บประจุไฟฟ้า C_o และ C_r จะคายประจุในช่วงเวลา T_{off} และจะเก็บประจุช่วงเวลา T_{on}; ช่วงเวลาในการเก็บประจุและคายประจุไฟฟ้าจะไม่เท่ากัน เนื่องจากค่า $C_r \neq C_o$ นั่นเอง นอกจากนั้นตัวเก็บประจุ C_o ยังทำหน้าที่ในการจ่ายไฟฟ้ากระแสตรงให้แก่เอาท์พุตอีกด้วย ความแตกต่างของความชันจะปรากฏในรูปของแรงดันคลาดเคลื่อน V_{erc} ที่คร่อม L_{ls} นั่นเอง โดยที่ V_{erc} = แรงดันคลาดเคลื่อนเนื่องจากความแตกต่างของค่าความชัน
- ความคลาดเคลื่อนเนื่องจากค่าความต่างศักย์ที่เกิดจาก ESR ของ C_r กับของ C_O โดยที่ V_{ERESR} = แรงดันคลาดเคลื่อนเนื่องจากค่า ESR
- ความคลาดเคลื่อนเนื่องจากอัตราส่วนของรอบ (turns ratio) ที่ต้องการสำหรับทำให้เกิดเงื่อนไขค่าระลอกคลื่นเท่ากับศูนย์ เนื่องจากในทางปฏิบัติยากที่จะทำให้เกิดเงื่อนไขดังสมการที่ (5-55) ได้

$$\frac{N_s}{N_p} = \frac{L_m + L_{lp}}{L_m} \qquad (5\text{-}55)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยที่ V_{ERN} = แรงดันไฟฟ้าคลาดเคลื่อนเนื่องจากอัตราส่วนของรอบ

- แรงดันไฟฟ้าคลาดเคลื่อนที่เกิดจากความชันของตัวเหนี่ยวนำ (inductive slope error) = V_{ERL} เนื่องจากแรงดันรูปคลื่นสี่เหลี่ยมที่ตกคร่อมตัวเหนี่ยวนำจะมีความลาดชันของรูปคลื่นไม่เท่ากัน ความแตกต่างระหว่างความลาดชันของเอาท์พุตและขดลวดระลอกคลื่น (ripple winding) จะทำให้เกิดแรงดันคลาดเคลื่อนขึ้น

แรงดันไฟฟ้าคลาดเคลื่อนเหล่านี้จะทำให้เกิดค่าระลอกคลื่นของกระแสที่ภาคเอาท์พุตซึ่งจะมีความสัมพันธ์กับสมการฟาราเดย์ดังนี้

$$\sum V_{errors} = L_{ls} \frac{di_s}{dt} \tag{5-56}$$

เนื่องจากค่าแรงดันคลาดเคลื่อนจะไม่อินเฟส ดังนั้นจึงต้องมีการเพิ่มด้วยเวคเตอร์ (vector) ดังนั้นค่าระลอกคลื่นของกระแสเอาท์พุตจะเท่ากับ

$$i_s = \frac{1}{L_{ls}} \int \sum V_{errors} dt \tag{5-57}$$

จากสมการที่ (5-57) จะเห็นได้ว่า ถ้าต้องการที่จะทำให้ค่าระลอกคลื่นของกระแสไฟฟ้าด้านเอาท์พุตมีค่าน้อยมาก จะต้องทำให้ค่าความเหนี่ยวนำรั่วไหลด้านทุติยภูมิ (L_{ls}) มีค่ามากเท่าที่จะทำได้ ซึ่งอาจจะทำได้โดยการเพิ่มค่าตัวเหนี่ยวนำจากภายนอก (external inductor: L_{ext}) นำมาต่ออนุกรมกับค่าของความเหนี่ยวนำรั่วไหลด้านทุติยภูมิ (L_{ls}) ทำให้ค่าระลอกคลื่นของกระแสด้านเอาท์พุตมีค่าลดลงเนื่องจากค่าแรงดันคลาดเคลื่อนมีค่าลดลง ดังแสดงรูปที่ 5.23

$$i_s = \frac{1}{L_{ls} + L_{ext}} \int \sum V_{errors} dt = \frac{1}{L_{ldc} + L_{ext}} \int \sum V_{errors} dt \tag{5-58}$$

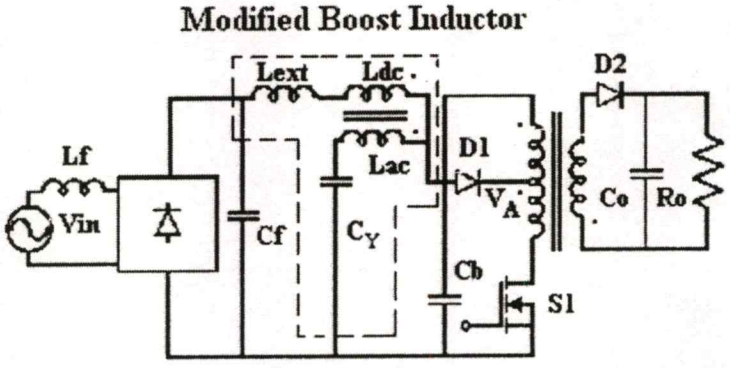
$$i_{ripple} = \frac{1}{L_{ls} + L_{ext}} \int L_{ls} \frac{di_s}{dt} dt = \frac{1}{L_{ldc} + L_{ext}} \int L_{ldc} \frac{di_{La}}{dt} dt \tag{5-59}$$

กล่าวโดยสรุปก็คือ ดังแสดงในสมการที่ (5-59) จะเห็นได้ว่าค่าความเหนี่ยวนำรั่วไหล (Leakage inductance) ทางด้านทุติยภูมิ ($L_{ls} = L_{ldc}$) จะมีบทบาทสำคัญในการลดค่าระลอกคลื่นด้านเอาท์พุตเพราะฉะนั้นในการเพิ่มค่าความเหนี่ยวนำ (L_{ext}) ทางด้านทุติยภูมิก็จะมีผลทำให้ค่าระลอกคลื่นด้านเอาท์พุตมีค่าลดลงซึ่งก็จะเป็นทำให้สัญญาณรบกวนแม่เหล็กไฟฟ้ามีค่าลดลงเช่นกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อย่างไรก็ตาม ผลจากการทดลองในบทที่ 7 ทำให้ทราบได้ว่า ผลของการเพิ่มตัวเหนี่ยวนำ L_{ext} ในสมการที่ (5-59) จะสามารถลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าได้ในย่านความถี่ตั้งแต่ 150 kHz ถึง 2 MHz เท่านั้น

และเนื่องจากข้อดีของ Ripple Steering Technique ดังกล่าว ในวิทยานิพนธ์จึงได้นำมาประยุกต์ใช้กับวงจรปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้น-หนึ่งสวิตช์ ดังแสดงในรูปที่ 5.23 โดยจุดประสงค์หลักก็เพื่อลดสัญญาณรบกวนแม่เหล็กไฟฟ้าที่เกิดขึ้นของวงจรแบบเดิม ให้มีค่าน้อยลง เพื่อให้วงจรต้นแบบดังกล่าวสามารถผ่านมาตรฐานความเข้ากันได้ทางแม่เหล็กไฟฟ้าทั้งที่ความถี่ต่ำ (IEC 1000-3-2 Class D) และความถี่สูง (CISPR22 Class B) ด้วยการเปลี่ยนแปลงโครงสร้างของตัวเหนี่ยวนำที่ทำหน้าที่ในการปรับปรุงค่าตัวประกอบกำลังเพียงตัวเดียว



รูปที่ 5.23 รูปแบบของวงจรต้นแบบที่ประยุกต์ใช้เทคนิค Ripple Steering แทนตัวเหนี่ยวนำแบบทั่วไป

5.2.4 เทคนิคการรวมอุปกรณ์แม่เหล็ก (Integrated Magnetic Technique)

สำหรับจุดประสงค์หลักในการรวมแกนก็เพื่อจะประหยัดพื้นที่ น้ำหนัก และขนาดของวงจรให้เล็กลง ในวิทยานิพนธ์ได้นำเสนอการประยุกต์ใช้เทคนิคการรวมอุปกรณ์แม่เหล็ก (Integrated Magnetic) สำหรับเทคนิค Ripple-Steering ในการรวมตัวเหนี่ยวนำร่วม (Coupled inductor: L_a) กับ ตัวเหนี่ยวนำเพิ่ม (External inductor: L_{ext}) ซึ่งโดยส่วนใหญ่จะใช้เป็นแบบแยกแกนเหล็ก (Separated magnetic core) ให้ใช้แกนเหล็กร่วมกันเพียงหนึ่งแกน (Integrated Magnetic core)

- **เทคนิคการรวมอุปกรณ์แม่เหล็ก** [80]

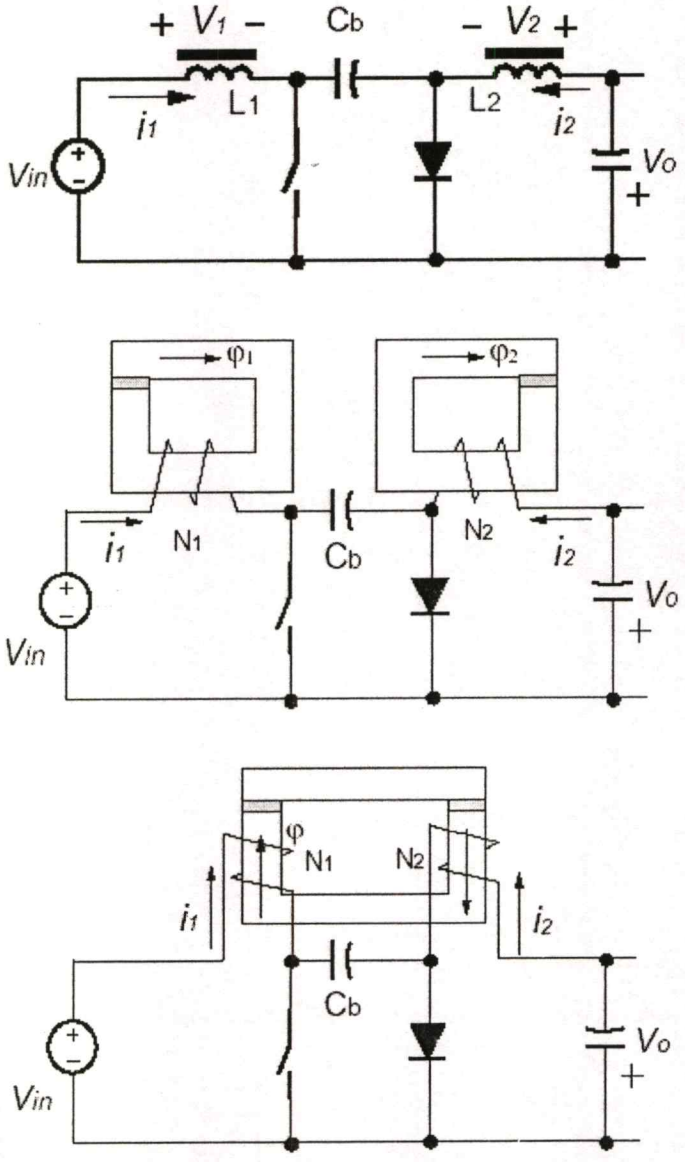
สำหรับการรวมแกน (Integrated Magnetic) สามารถแบ่งออกได้เป็น 3 แบบด้วยกันคือ

การรวมแกนโดยใช้เส้นแรงแม่เหล็กไฟฟ้าเดียวกัน (same AC flux)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น และไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- การรวมแกนโดยพิจารณาเส้นแรงแม่เหล็กไฟฟ้าที่มีความเกี่ยวเนื่องกันอย่างเป็นเชิงเส้น (Fluxes are linearly related)
- การรวมแกนในกรณีที่เส้นแรงแม่เหล็กไม่เป็นสัดส่วนแก่กัน (not same AC flux)

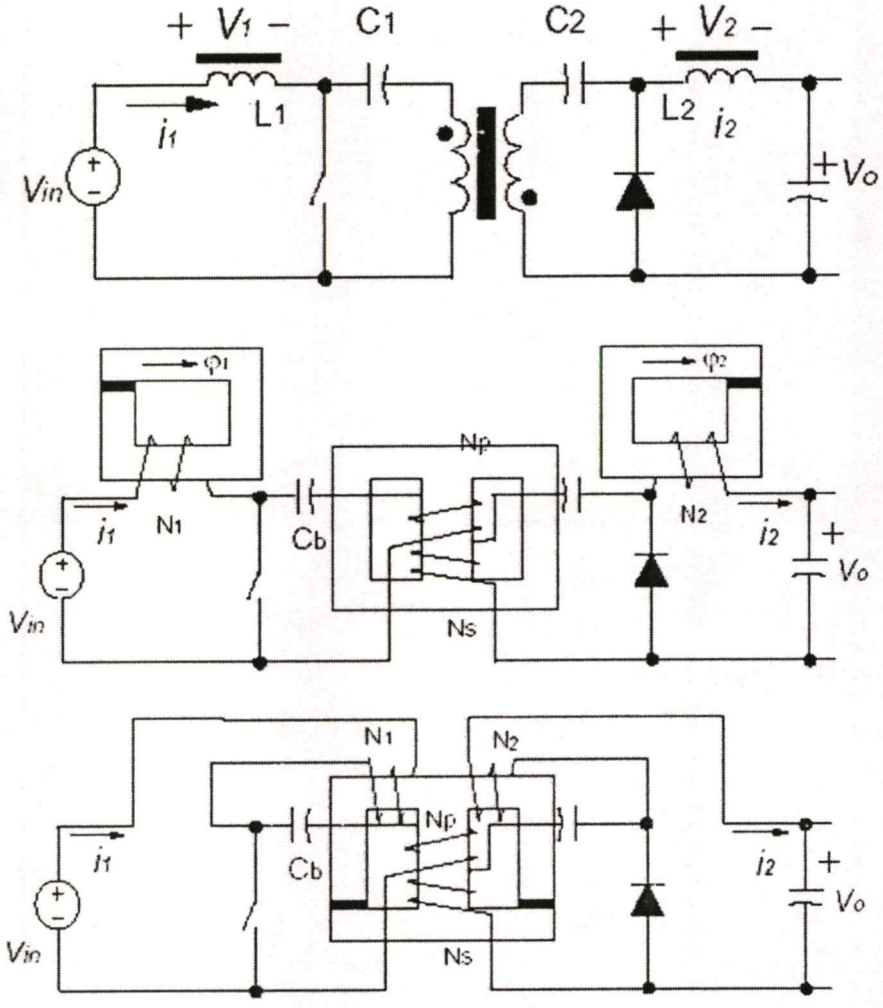
ตัวอย่างสำหรับกรณีแบบแรกหรือการรวมแกนโดยใช้เส้นแรงแม่เหล็กไฟฟ้าเดียวกัน ได้แก่ กรณีของวงจรชุด (Cuk Converter) ดังแสดงในรูปที่ 5.24 ซึ่งจะเห็นได้ว่ารูปคลื่นแรงดันไฟฟ้าที่ตัวเหนี่ยวนำทั้งสองตัวมีความคล้ายกันมาก หรืออาจจะกล่าวได้ว่าเส้นแรงแม่เหล็กของตัวเหนี่ยวนำทั้งสองตัวมีความเหมือนกัน กล่าวอีกนัยหนึ่งก็คือ ตัวเหนี่ยวนำของวงจรชุดทั้งสองตัวสามารถใช้แกนเหล็กร่วมกันได้นั่นเอง ทำให้ขนาดของวงจรโดยรวมเล็กลงโดยไม่ต้องเพิ่มความถี่สวิตช์ชิ่ง และกำลังไฟฟ้าสูญเสียในแกนเหล็กก็จะลดลงเช่นกัน



รูปที่ 5.24 วงจรชุดที่ใช้เทคนิคการรวมอุปกรณ์แม่เหล็ก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับในกรณีของวงจรชุดแบบแยกโดดทางไฟฟ้า (Isolated Cuk Converter) ดังแสดงในรูปที่ 5.25 จะเห็นได้ว่าตัวเหนี่ยวนำทางด้านอินพุต ตัวเหนี่ยวนำเอาท์พุตและหม้อแปลงไฟฟ้าจะรวมกันอยู่ในแกนแม่เหล็กเดียวกัน และด้วยเทคนิค Ripple-Steering ตัวเหนี่ยวนำรั่วไหลของขดลวด (winding leakage inductance) ของวงจรดังกล่าวจะทำให้ค่าตัวเก็บประจุที่ใช้ในวงจรกรอง (filter) มีขนาดเล็กลง ช่องว่างอากาศ (gap) ที่ขาแกนเหล็กด้านนอกทั้งสองด้านจะถูกปรับจนกระทั่งระลอกคลื่นของกระแสไฟฟ้าทั้งทางด้านอินพุตและเอาท์พุตเท่ากับศูนย์ (zero-ripple current) อย่างไรก็ตามในการปรับค่าตัวเหนี่ยวนำรั่วไหลของวงจรเพื่อให้เกิดเงื่อนไขระลอกคลื่นของกระแสไฟฟ้าเป็นศูนย์จะมีความซับซ้อนและยากที่จะทำได้จริงในทางปฏิบัติ



รูปที่ 5.25 วงจรชุดที่ใช้เทคนิคการรวมอุปกรณ์แม่เหล็กร่วมกับ Ripple-Steering

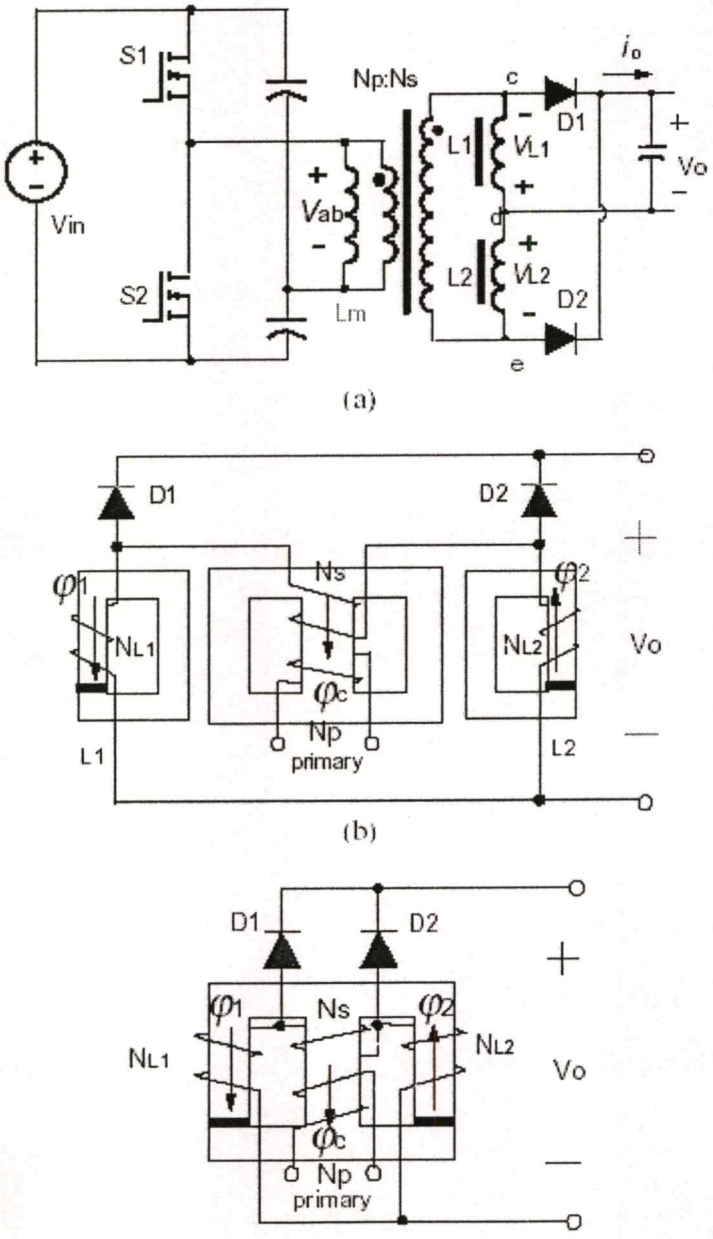
แบบที่สองการรวมแกนโดยพิจารณาเส้นแรงแม่เหล็กไฟฟ้าที่มีความเกี่ยวเนื่องกันอย่างเป็นเชิงเส้น ตัวอย่างสำหรับกรณีดังกล่าวได้แสดงไว้ในรูปที่ 5.26 ซึ่งเป็นวงจร Current Doublers

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Rectifier Circuit จะเห็นได้ว่าแรงดันไฟฟ้าด้านเอาท์พุตของหม้อแปลงไฟฟ้าจะเท่ากับความต่างศักย์ของตัวเหนี่ยวนำทั้งสองตัว และถ้ากำหนดให้ $N_{L1} = N_{L2} = N_S$ จะได้ค่าเส้นแรงแม่เหล็ก (AC flux) ที่อุปกรณ์แม่เหล็ก (magnetic components) ทั้งสามตัวมีความสัมพันธ์กันอย่างเป็นเชิงเส้น ดังแสดงในสมการที่ (5-60)

$$\phi_C = \phi_2 - \phi_1 \tag{5-60}$$

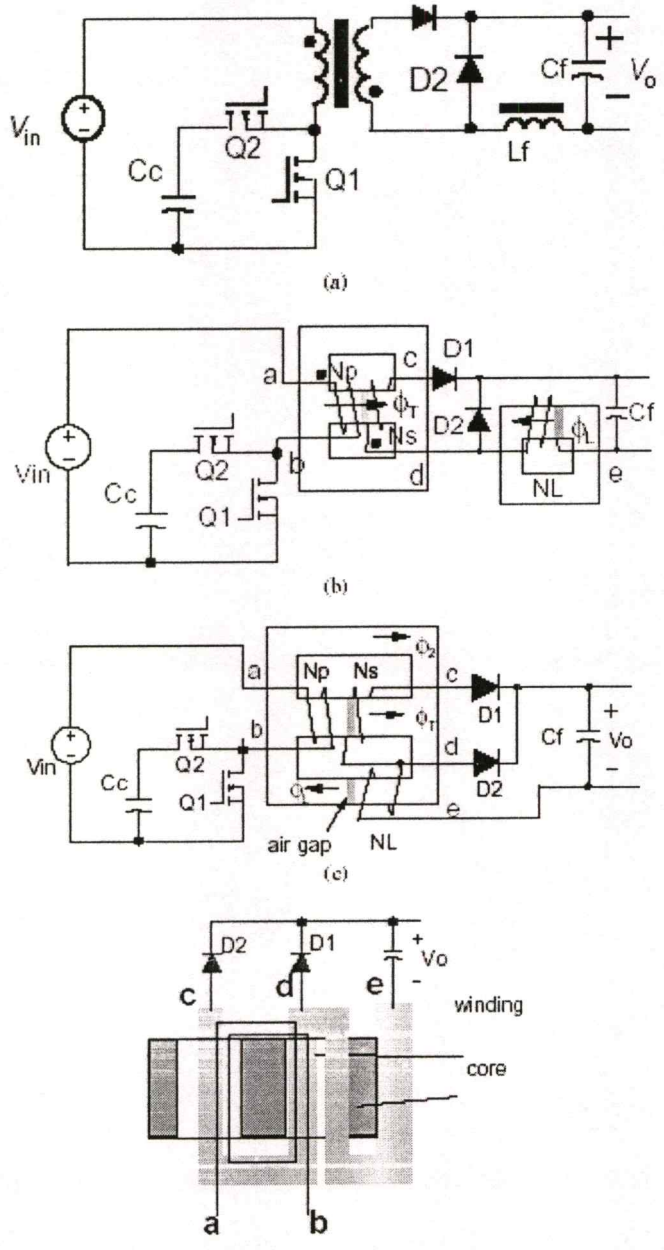
ดังนั้นจึงสามารถใช้แกนเหล็กแบบ E (E-core) โดยที่ขาด้านนอกทั้งสองข้างจะใช้สำหรับเป็นตัวเหนี่ยวนำ ขณะที่ขากลางจะทำหน้าที่เป็นหม้อแปลงไฟฟ้า



รูปที่ 5.26 Current doublers rectifier ที่ใช้เทคนิคการรวมอุปกรณ์แม่เหล็ก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับแบบที่สามซึ่งได้แก่กรณีที่เส้นแรงแม่เหล็กไม่เป็นสัดส่วนแก่กัน ซึ่งเกิดจากการที่รูปคลื่นแรงดันไฟฟ้าของทั้งตัวเหนี่ยวนำและหม้อแปลงไฟฟ้าไม่เป็นสัดส่วนกัน เป็นผลทำให้เส้นแรงแม่เหล็กที่เกิดขึ้นไม่เหมือนกันนั่นเอง ทำให้ต้องมีการเพิ่มขาแกนเหล็กเข้ามาเพื่อเป็นทางเดินสำหรับเส้นแรงแม่เหล็กที่แตกต่างกัน ดังแสดงในรูปที่ 5.27 จะเห็นได้ว่าตัวเหนี่ยวนำจะอยู่ที่แกนเหล็กด้านนอกด้านหนึ่งและหม้อแปลงไฟฟ้าจะพันอยู่ที่ขากลางของแกนเหล็ก อย่างไรก็ตามหม้อแปลงไฟฟ้าในกรณีนี้จะต้องมีช่องว่างอากาศด้วย (gap)

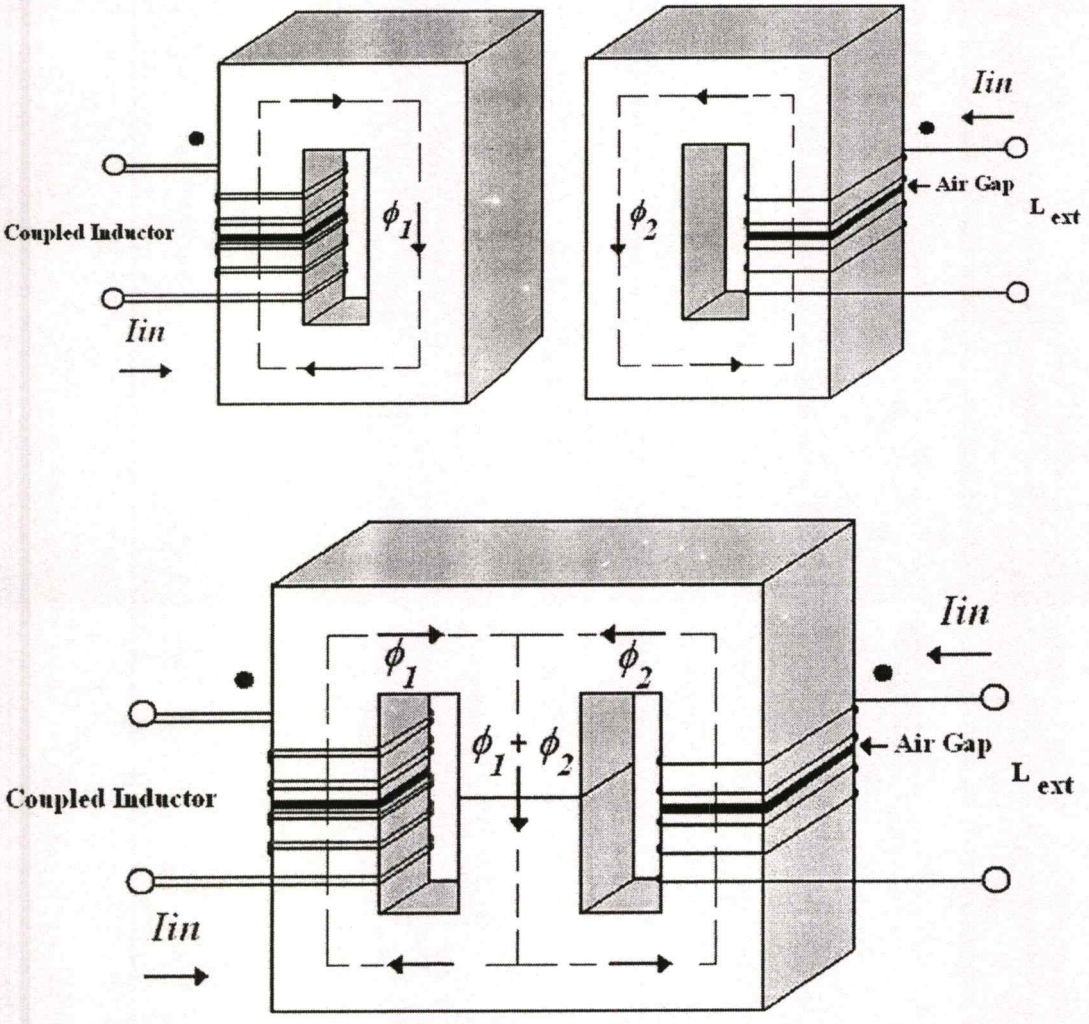


รูปที่ 5.27 Basset Converter ที่ใช้เทคนิคการรวมอุปกรณ์แม่เหล็ก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- **เทคนิค Ripple-Steering ร่วมกับเทคนิคการรวมอุปกรณ์แม่เหล็ก**

เนื่องจากตัวเหนี่ยวนำแบบที่นำเสนอเป็นการประยุกต์ใช้เทคนิค Ripple-Steering แทนตัวเหนี่ยวนำแบบทั่วไป อย่างไรก็ตามด้วยเทคนิคดังกล่าวจะเพิ่มจำนวนแกนเหล็กที่ใช้ในวงจร (L_a, L_{ext}) ดังนั้นในวิทยานิพนธ์จึงได้ประยุกต์ใช้เทคนิคการรวมอุปกรณ์แม่เหล็กกับตัวเหนี่ยวนำแบบที่นำเสนอดังกล่าวเพื่อรวมแกนเหล็กของตัวเหนี่ยวนำที่นำเสนอให้เหลือเพียงหนึ่งแกน สำหรับการรวมแกนเหล็กดังกล่าวได้แสดงรูปที่ 5.28



รูปที่ 5.28 เทคนิคการรวมอุปกรณ์แม่เหล็กที่ใช้ในวิทยานิพนธ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6
ขั้นตอนในการออกแบบวงจรปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้น-หนึ่งสวิตช์แบบแท็ปหม้อแปลงไฟฟ้า

6.1 กำหนดคุณสมบัติในการทำงานของวงจรต้นแบบ

ขั้นตอนในการออกแบบวงจรปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้น-หนึ่งสวิตช์แบบแท็ปหม้อแปลงไฟฟ้าฟลายแบ็กได้แสดงไว้ในรูปที่ 6.1 โดยที่จุดประสงค์ในการออกแบบวงจรดังกล่าวก็เพื่อที่จะสามารถใช้ได้กับย่านแรงดันไฟฟ้าอินพุตที่กว้าง (V_{in} = 90 ~ 264 V_{ac}) โดยที่ยังคงสามารถควบคุมแรงดันบัสให้น้อยกว่า 450 V_{dc} ได้ การออกแบบในวิทยานิพนธ์ได้ใช้โปรแกรม Mathcad ในการออกแบบตามสมการที่คำนวณไว้แล้วในบทที่ 5 ซึ่งได้แสดงไว้ในภาคผนวก ก

สำหรับวงจรต้นแบบที่ทำการออกแบบมีขนาด 50 วัตต์ แรงดันไฟฟ้าเอาท์พุต (V_O) = 12 V_{dc} กระแสไฟฟ้าเอาท์พุตคงที่ = 4.17 A ความถี่สวิตช์ชิ่ง (f_s) = 70 kHz แรงดันไฟฟ้าอินพุต (V_{in}) =90 ~ 264 V_{ac} หรือค่าสูงสุดของแรงดันไฟฟ้าอินพุต (V_{max}) จะเท่ากับ V_{maxL} = 127 V และ V_{maxH} = 373 V ตามลำดับ สำหรับตัวควบคุม (controller) ใช้ตัวควบคุมโหมดกระแส (UC 3842) ในการควบคุมวงจรต้นแบบ นอกจากนั้นยังได้แสดงรายละเอียดของอุปกรณ์ (Bill of Material) และโครงสร้างของวงจร (schematic) ที่ใช้ อยู่ในภาคผนวก ข

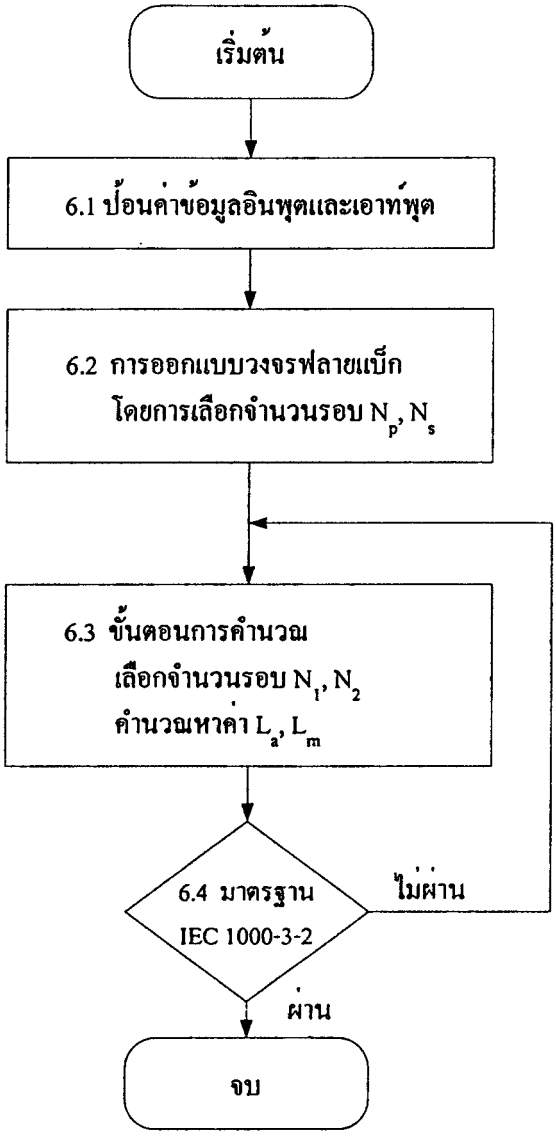
ขณะที่แรงดันไฟฟ้าอินพุตต่ำสุดและโหลดที่พิกัด (Low line input voltage and full load) กำหนดให้ประสิทธิภาพของวงจร (η_L) จะเท่ากับ 0.8 และแรงดันบัส (V_B) เท่ากับ 127 V_{dc}

ในขณะที่แรงดันไฟฟ้าอินพุตสูงสุดและโหลดต่ำสุด (High line input voltage and light load) กำหนดให้ประสิทธิภาพของวงจร (η_{FLY}) จะเท่ากับ 0.5 และแรงดันบัส (V_{Bmax}) เท่ากับ 400 V_{dc}

ตารางที่ 6.1 รายละเอียดของวงจรต้นแบบ

แรงดันไฟฟ้าอินพุต (Input voltage)	90 ~ 264 V_{rms}
แรงดันไฟฟ้าเอาท์พุต (Output voltage)	+12 V
กระแสโหลดสูงสุด (Maximum load current)	4.17 A
ความเพี้ยนฮาร์มอนิกรวม (THD)	ผ่าน IEC 1000-3-2 Class D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.1 สรุปขั้นตอนในการออกแบบด้วยโปรแกรม Mathcad ในภาคผนวก ก

6.2 การออกแบบในส่วนของวงจรฟลายแบ็ก

สำหรับในส่วนนี้จะพิจารณาเฉพาะจำนวนรอบของหม้อแปลงไฟฟ้าฟลายแบ็กเท่านั้น โดยเฉพาะขดลวดทางด้านปฐมภูมิ (N_p) และทุติยภูมิ (N_s) และในส่วนของแกนเหล็กที่ใช้จะออกแบบตามพื้นฐานการออกแบบหม้อแปลงไฟฟ้าของวงจรฟลายแบ็กตามปกติ ใน [75] จะกล่าวถึงขั้นตอนในการออกแบบขนาดของแกนเหล็ก ช่องว่างอากาศ สำหรับหม้อแปลงไฟฟ้าฟลายแบ็กดังกล่าว ซึ่งจะไม่ขอกล่าวรายละเอียดในวิทยานิพนธ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.3 ขั้นตอนการคำนวณออกแบบวงจรแปลงผันกำลัง

เนื่องจากจำนวนรอบ N_1 จะมีผลเป็นอย่างมากในการออกแบบเพราะถ้าหากอัตราส่วนจำนวนรอบ $\frac{N_1}{N_p}$ มีค่าสูงจะหมายถึงประสิทธิภาพในการส่งถ่ายพลังงานไฟฟ้าดีและแรงดันบัสต่ำแต่จะมีความผิดเพี้ยนของกระแสไฟฟ้าสูงเนื่องจากผลของ θ_d (ช่วงเวลาที่กระแสไฟฟ้ามีค่าเป็นศูนย์) มีค่ามากเป็นผลทำให้ได้ค่าตัวประกอบกำลังต่ำและค่าความเพี้ยนฮาร์มอนิกรวมสูง ดังนั้นในทางปฏิบัติควรจะเลือกค่าของจำนวนรอบ N_1 ให้มีค่าสูงสุดเท่าที่จะทำได้ เพื่อจะทำให้ได้ประสิทธิภาพของวงจรสูง ในขณะที่ค่าที่เลือกดังกล่าวจะต้องยังคงผ่านมาตรฐาน IEC 1000-3-2 Class D อีกด้วย ใน [36] ได้แนะนำอัตราส่วนจำนวนรอบ $\frac{N_2}{N_p}$ ที่เหมาะสมว่าควรมีค่าระหว่าง 0.25-0.75 แต่ไม่ควรเกิน 0.8 สำหรับการออกแบบของวงจรต้นแบบเลือกค่า $N_1 = 14$ และ $N_2 = 20$ ($N_1/N_p = 0.58$) นำค่าที่ได้ดังกล่าวแทนในสมการที่ (5-29) และ (5-32) ในบทที่ 5 จะได้ค่าตัวเหนี่ยวนำแบบทั่วไปในส่วนวงจรปรับปรุงค่าตัวประกอบกำลัง (L_a) และตัวเหนี่ยวนำแม็กนีไตซิ่งของหม้อแปลงไฟฟ้า (L_m) ดังแสดงในโปรแกรม Mathcad ตามลำดับ

6.4 การตรวจสอบการผ่านมาตรฐาน IEC 1000-3-2

หลังจากที่สามารถคำนวณหาค่าของตัวเหนี่ยวนำแบบทั่วไปในส่วนวงจรปรับปรุงค่าตัวประกอบกำลัง (L_a) และตัวเหนี่ยวนำแม็กนีไตซิ่งของหม้อแปลงไฟฟ้า (L_m) ได้แล้วจากนั้นทำการปรับเลือกค่าจำนวนรอบที่เหมาะสมที่ยังคงทำให้ตัววงจรต้นแบบสามารถผ่านมาตรฐาน IEC 1000-3-2 ได้ เช่นที่แสดงในตัวอย่างการคำนวณจะได้ THD = 47.1% PF = 0.905 ที่โหลดที่พิกัดและแรงดันไฟฟ้าอินพุตเท่ากับ 100 V ซึ่งเป็นค่าที่ใช้ทดสอบตามมาตรฐาน MITI ของประเทศญี่ปุ่นและได้ค่า THD = 53.4% PF = 0.797 ที่โหลดที่พิกัดและแรงดันไฟฟ้าอินพุตเท่ากับ 230V ซึ่งเป็นค่าที่ใช้ทดสอบตามมาตรฐาน IEC 1000-3-2 ของนานาชาติ อย่างไรก็ตามในกรณีที่เมื่อคำนวณออกมาแล้วยังไม่สามารถผ่านมาตรฐานดังกล่าวได้ก็สามารถปรับเลือกค่าจำนวนรอบ N_1 และ N_2 ใหม่ให้เหมาะสมตามวิธีการเลือกข้อ 6.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7

การทดลองและผลการทดลอง

ในบทที่ 5 บทที่ 6 และภาคผนวก ก ได้กล่าวถึงการวิเคราะห์และการออกแบบวงจรปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้น-หนึ่งสวิตช์แบบแท็ปหม้อแปลงไฟฟ้าโดยใช้โปรแกรม Mathcad เพื่อให้วงจรดังกล่าวได้ค่าที่เหมาะสมและยังสามารถตรวจสอบว่าวงจรต้นแบบดังกล่าวที่ออกแบบสามารถผ่านมาตรฐาน IEC 1000-3-2 Class D หรือมาตรฐานบังคับใช้ MITI ได้หรือไม่ สำหรับในบทนี้จะเป็นการกล่าวถึงการทดลองวงจรต้นแบบดังกล่าวโดยจะแบ่งการทดลองออกเป็น 3 ส่วนด้วยกันซึ่งหลักการแบ่งจะขึ้นอยู่กับโครงสร้างของตัวเหนี่ยวนำที่ทำหน้าที่ในการปรับปรุงค่าตัวประกอบกำลังดังต่อไปนี้

- ตัวเหนี่ยวนำแบบทั่วไปซึ่งจะหมายถึงตัวเหนี่ยวนำแบบธรรมดาทั่วไป โดยในวงจรต้นแบบได้เลือกใช้แกนเหล็กแบบทอรอยด์ (Toroid) สำหรับทำเป็นตัวเหนี่ยวนำดังกล่าว
- ตัวเหนี่ยวนำที่นำเสนอแบบแยกแกน จะหมายถึง การดัดแปลงเพิ่มเติมในส่วนของตัวเหนี่ยวนำแบบทั่วไปที่ใช้ในการปรับปรุงค่าตัวประกอบกำลัง เช่น ใช้เทคนิค Ripple Steering หรือ Zero-Ripple เป็นต้น อย่างไรก็ตามตัวเหนี่ยวนำที่ดัดแปลงดังกล่าวจะมีการแยกแกนแม่เหล็กออกจากกัน ซึ่งแกนแม่เหล็กดังกล่าวจะเป็นแบบทอรอยด์ (Toroid) เช่นกัน
- ตัวเหนี่ยวนำที่นำเสนอแบบรวมแกน จะหมายถึงเหมือนกับกรณีแบบแยกแกน เพียงแต่ตัวเหนี่ยวนำดังกล่าวจะเป็นการรวมวงจรแม่เหล็ก (Integrated Magnetic) เข้าไว้ด้วยกัน เหลือเพียงแค่แกนเหล็กแบบ EE เพียงหนึ่งแกน

ในการทดลองจะทำการวัดทั้งคุณสมบัติทางไฟฟ้า ความเพี้ยนฮาร์มอนิกรวม ค่าตัวประกอบกำลัง และสัญญาณรบกวนแม่เหล็กไฟฟ้า ที่เกิดจากวงจรต้นแบบที่มีรูปแบบตัวเหนี่ยวนำ (L_o) แบบต่างๆ และได้มีการเปรียบเทียบทั้งคุณสมบัติทางไฟฟ้าและสัญญาณรบกวนแม่เหล็กไฟฟ้าของทั้งสามแบบ นอกจากนั้นยังได้มีการเปรียบเทียบคุณสมบัติในการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้ากับวงจรกรองความถี่ต่ำผ่านแบบ LC (Conventional LC low-pass filter) อีกด้วย สำหรับแผนผังการทดลองได้แสดงไว้ในรูปที่ 7.1

ในส่วนของการวัดค่าตัวประกอบกำลังและความเพี้ยนฮาร์มอนิกรวมจะทำการทดสอบตามมาตรฐานสากล IEC 1000-3-2 Class D และตามมาตรฐานบังคับใช้ MITI ซึ่งแรงดันไฟฟ้าอินพุตที่ใช้ในการทดสอบตามมาตรฐาน IEC 1000-3-2 Class D จะเท่ากับ $230V_{ac}$/50Hz และเท่ากับ $100V_{ac}$/50Hz ตามมาตรฐานบังคับใช้ MITI ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับเครื่องมือที่ใช้ในการวัดค่าตัวประกอบกำลังและความเพี้ยนฮาร์มอนิกรวมจะประกอบด้วย

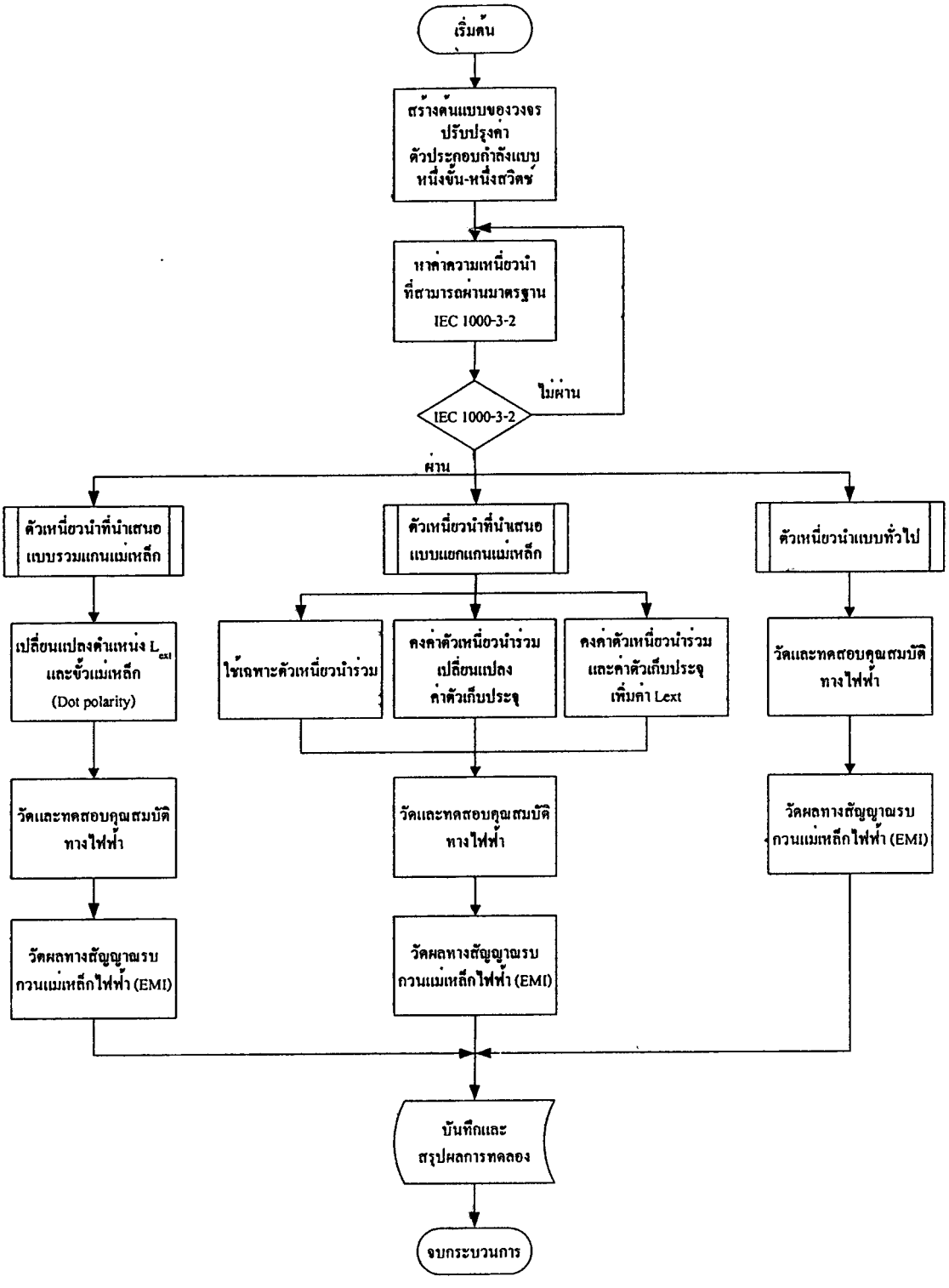
- แหล่งจ่ายแรงดันไฟฟ้า: Kikusui model no. PCR2000L
- Power analyzer: Chroma model no. 6630
- Electronic Load: Chroma model no. 63030

ในส่วนของการวัดสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำจะทำการทดสอบวงจรต้นแบบตามมาตรฐาน CISPR22 Class B ซึ่งได้กล่าวในรายละเอียดแล้วในบทที่ 3 และวงจรต้นแบบที่ทดสอบจะไม่ได้ใส่วงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้า (EMI filter) รวมเข้าในวงจร ในการวัดสัญญาณรบกวนแม่เหล็กไฟฟ้า ได้วัดเฉพาะด้านสายไลน์เทียบกับกราวด์เท่านั้น (Line-to-ground) โดยแรงดันไฟฟ้าอินพุตจะมีค่าเท่ากับ $230V_{ac}/50Hz$

สำหรับเครื่องมือที่ใช้ในวัดสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำจะประกอบด้วย

- EMI Receiver: Hewlett Packard / Model HP 85420E
- LISN: EMCO / Model EMCO3825/2
- AC Voltage Source: Toptek / Model TK2010

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



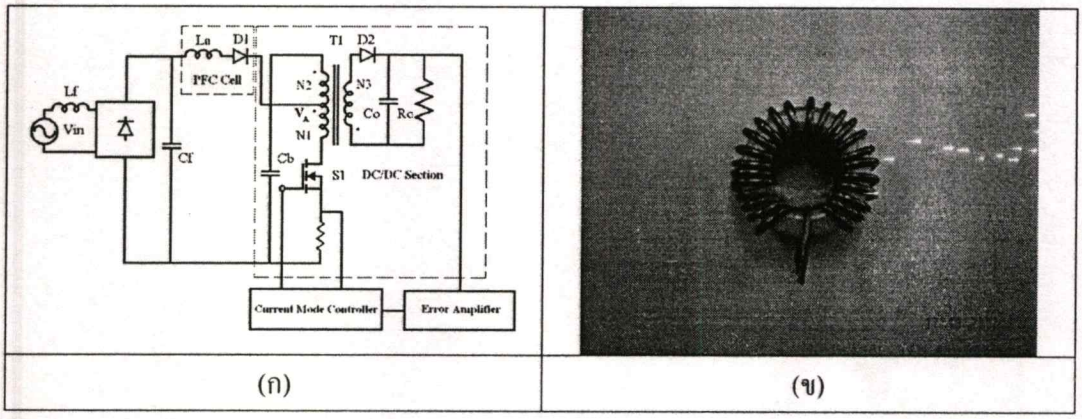
รูปที่ 7.1 แผนผังกระบวนการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.1 ตัวเหนี่ยวนำแบบทั่วไป

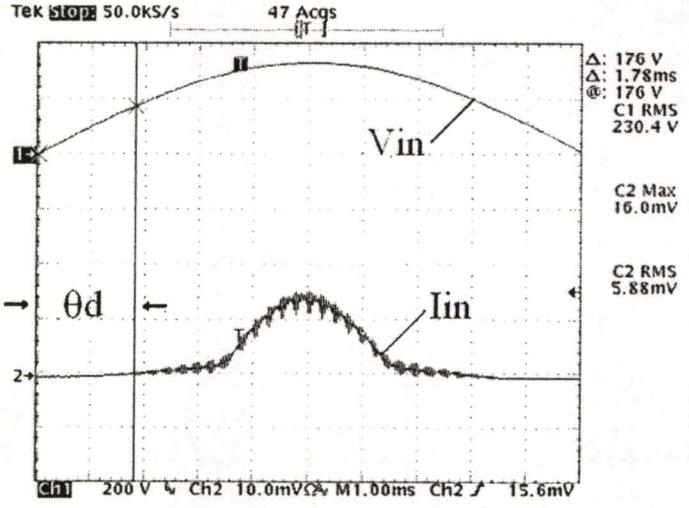
7.1.1 รูปคลื่นแรงดันและกระแสไฟฟ้าของวงจรต้นแบบที่ใช้ตัวเหนี่ยวนำในส่วนของวงจรปรับปรุงค่าตัวประกอบกำลัง (L_a) แบบทั่วไป

ทดสอบวงจรต้นแบบโดยเลือกใช้ค่าตัวเหนี่ยวนำในส่วนของวงจรปรับปรุงค่าตัวประกอบกำลัง (L_a) แบบทั่วไปเท่ากับ 30 μH โดยทำการวัดรูปคลื่นของกระแสไฟฟ้าที่แรงดันไฟฟ้าอินพุตเท่ากับ 100 V_{ac} และ 230 V_{ac} ที่โหลดที่พิกัด (4.17 A) ดังแสดงในรูปที่ 7.3 แสดงผลกระทบของ dead angle ที่เกิดจากวงจรต้นแบบ และรูปที่ 7.4 และ 7.5 แสดงรูปคลื่นกระแสไฟฟ้าที่ตัวเหนี่ยวนำ (L_a) และที่อินพุต ตามลำดับ



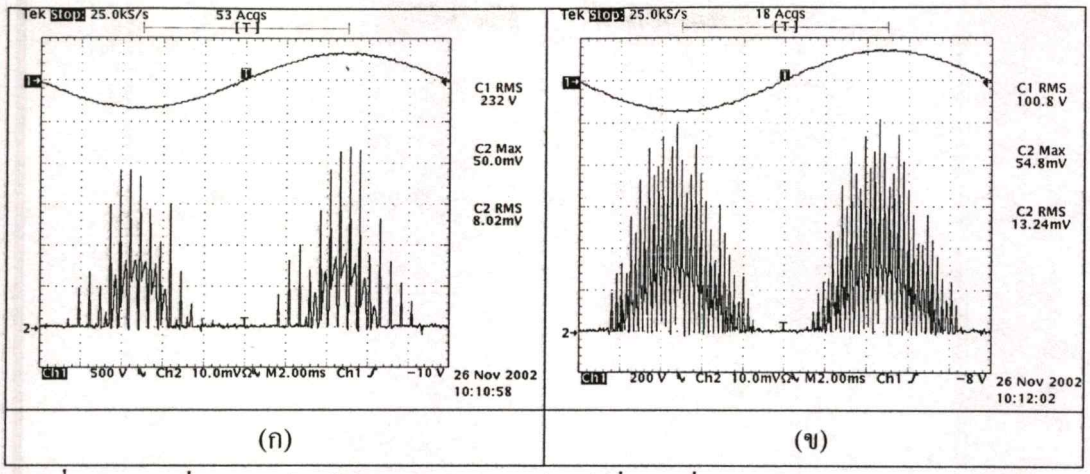
(ก) (ข)

รูปที่ 7.2 (ก) วงจรต้นแบบที่ใช้ตัวเหนี่ยวนำแบบทั่วไป
(ข) โครงสร้างของตัวเหนี่ยวนำแบบทั่วไป



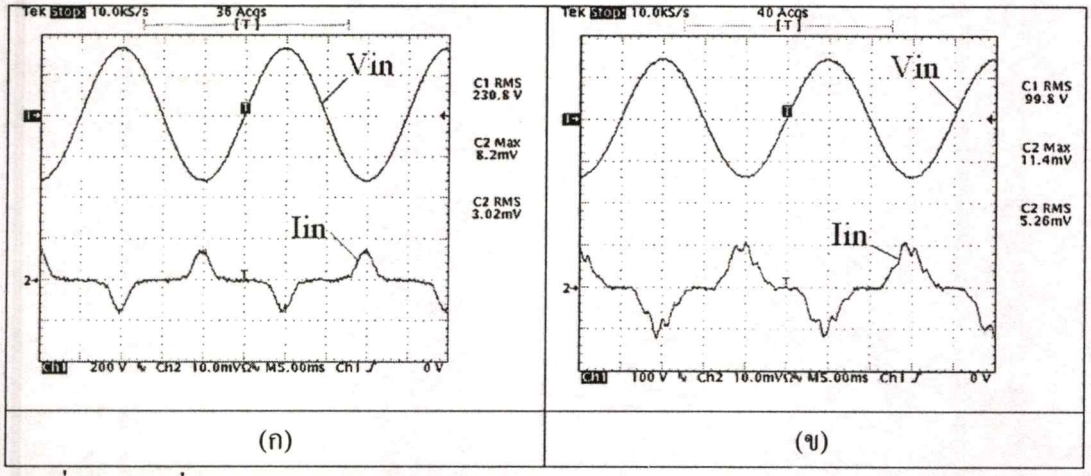
รูปที่ 7.3 ผลของ dead angle (θ_d) ต่อรูปคลื่นของกระแสไฟฟ้าอินพุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ก) (ข)

รูปที่ 7.4 รูปคลื่นแรงดันไฟฟ้าอินพุตและกระแสไฟฟ้าที่ตัวเหนี่ยวนำ
(ก) แรงดันไฟฟ้าอินพุตเท่ากับ 230 V_{ac} (ข) แรงดันไฟฟ้าอินพุตเท่ากับ 100 V_{ac}



(ก) (ข)

รูปที่ 7.5 รูปคลื่นแรงดันและกระแสไฟฟ้าอินพุต
(ก) แรงดันไฟฟ้าอินพุตเท่ากับ 230 V_{ac} (ข) แรงดันไฟฟ้าอินพุตเท่ากับ 100 V_{ac}

7.1.2 คุณสมบัติทางไฟฟ้า กระแสฮาร์มอนิก ค่าตัวประกอบกำลัง เมื่อทำการเปลี่ยนแปลงค่าตัวเหนี่ยวนำแบบทั่วไป (L_a)

ทำการเปลี่ยนค่าตัวเหนี่ยวนำแบบทั่วไป (L_a) ของวงจรในรูปที่ 7.2 จำนวน 6 ค่า โดยจะมีค่าเท่ากับ 129, 97, 77, 41, 30 และ 16 μH ตามลำดับ จากนั้นทำการตรวจวัดค่ากระแสฮาร์มอนิกเปรียบเทียบกับมาตรฐาน IEC 1000-3-2 Class D และ MITI ค่าตัวประกอบกำลังไฟฟ้าและกำลังไฟฟ้าอินพุตที่แต่ละค่าของตัวเหนี่ยวนำ ตารางที่ 7.1 เป็นตารางสรุปผลการทดลอง ในขณะที่ตารางที่ 7.2 แสดงแรงดันบัสเมื่อป้อนแรงดันไฟฟ้าอินพุตสูงสุด (V_{in} = 264 V_{ac}) และเปลี่ยนแปลงโหลดจาก 0 ~ 50 วัตต์

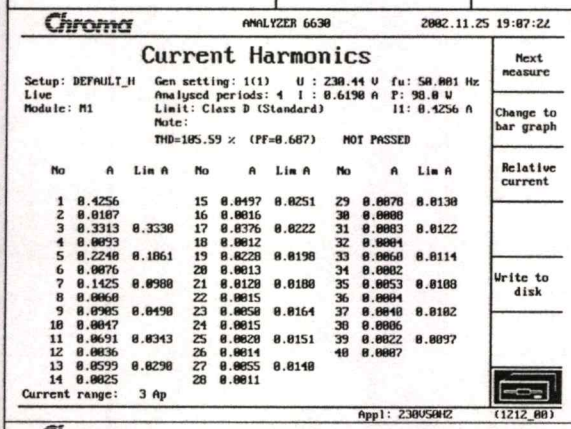
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

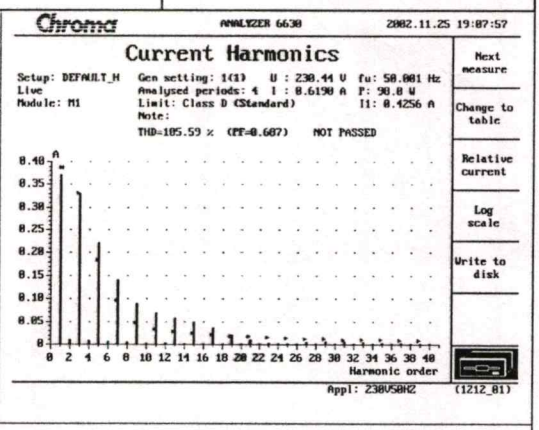
$L_a = 129\mu H$

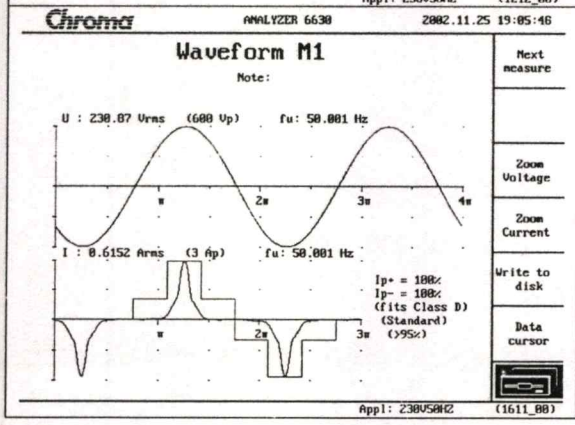
ผลการทดสอบ: ไม่ผ่าน

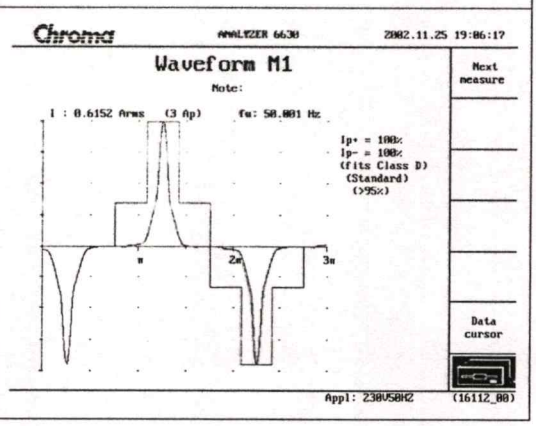
50W: 12V/4.17A

HARMONIC ORDER	HARMONIC Limit (mA/W)	HARMONIC CURRENT (A)	
		$230V_{ac}$@50Hz P_{in} = 98W, P.F = 0.687	
		Limit	Measured
Fundamental			0.4256
3	3.40	0.3330	0.3313
5	1.90	0.1861	0.2240
7	1	0.0980	0.1425
9	0.50	0.0490	0.0905
11	0.35	0.0343	0.0691
13	0.30	0.0290	0.0599



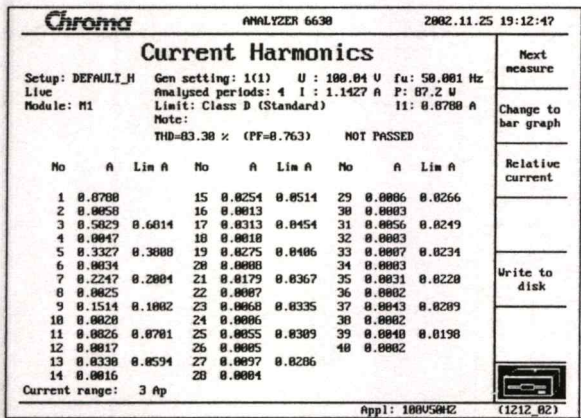


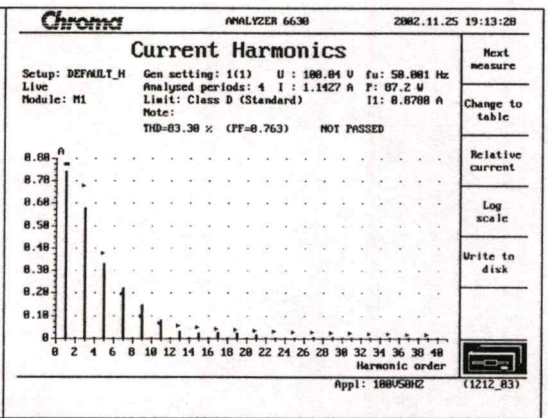


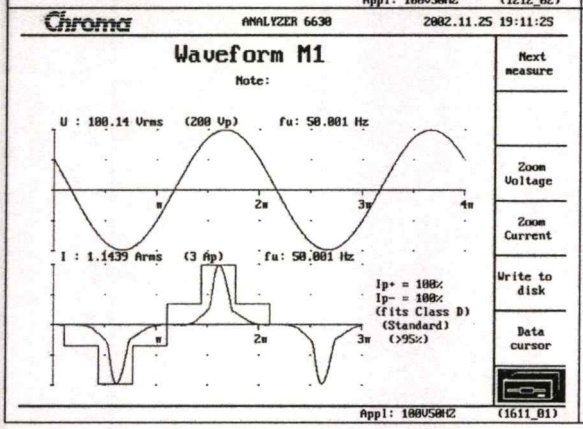


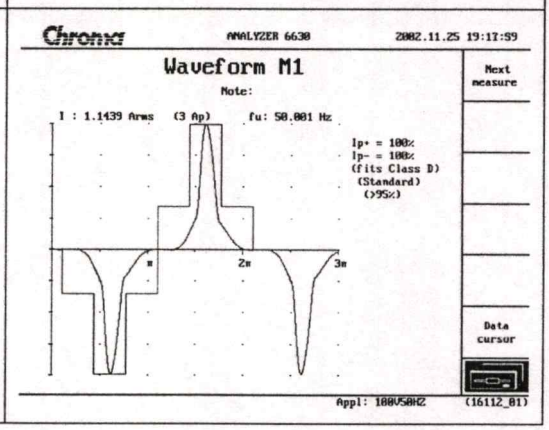
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HARMONIC ORDER	HARMONIC Limit (mA/W)	HARMONIC CURRENT (A)	
		100V_{ac}@50Hz P_{in} = 87.2W, P.F = 0.763	
		Limit	Measured
Fundamental			0.8780
3	3.40	0.6814	0.5829
5	1.90	0.3808	0.3327
7	1	0.2004	0.2247
9	0.50	0.1002	0.1514
11	0.35	0.0701	0.0826
13	0.30	0.0594	0.0330









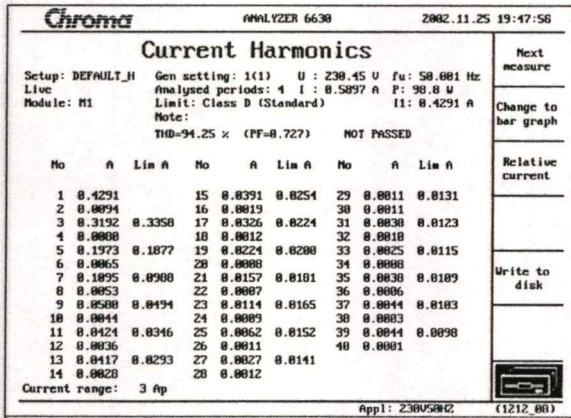
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

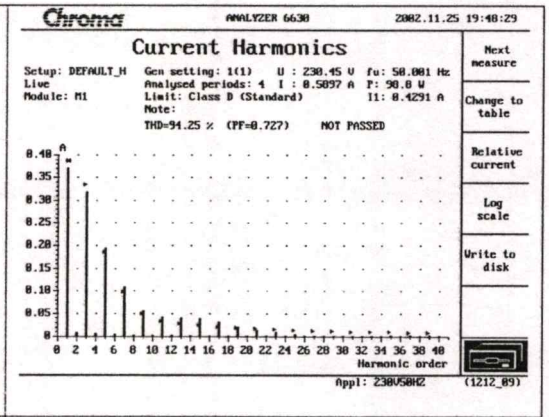
$L_a = 97\mu H$

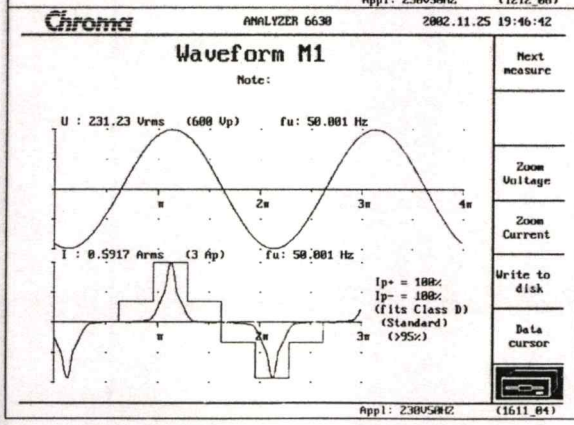
ผลการทดสอบ: ไม่ผ่าน

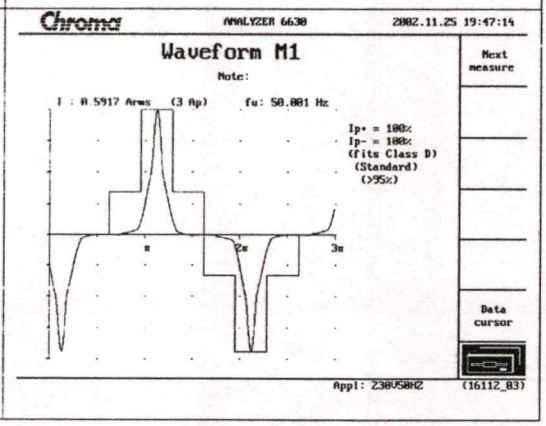
50W: 12V/4.17A

HARMONIC ORDER	HARMONIC Limit (mA/W)	HARMONIC CURRENT (A)	
		$230V_{ac}$@50Hz P_{in} = 98.8W, P.F = 0.727	
		Limit	Measured
Fundamental			0.4291
3	3.40	0.3358	0.3192
5	1.90	0.1877	0.1973
7	1	0.0988	0.1095
9	0.50	0.0494	0.0580
11	0.35	0.0346	0.0424
13	0.30	0.0293	0.0417



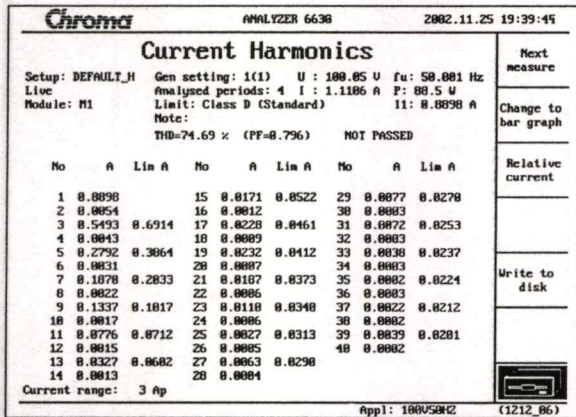


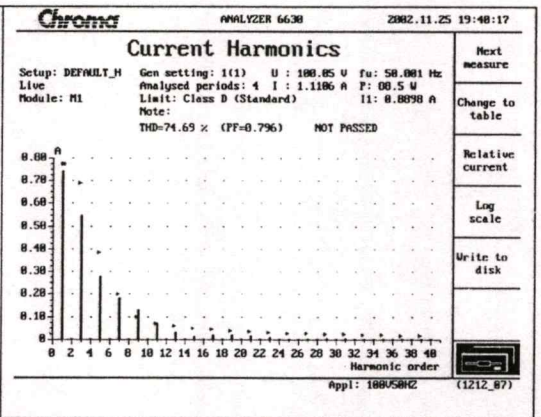


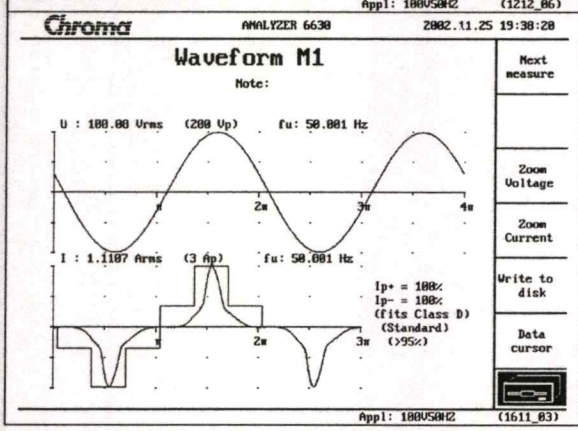


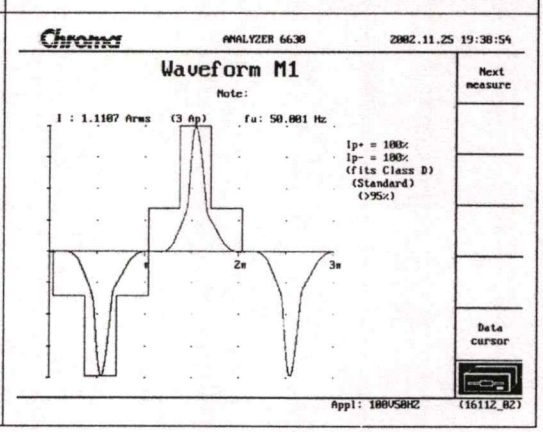
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HARMONIC ORDER	HARMONIC Limit (mA/W)	HARMONIC CURRENT (A)	
		$100V_{ac}$@50Hz P_{in} = 88.5W, P.F = 0.796	
		Limit	Measured
Fundamental			0.8898
3	3.40	0.6914	0.5493
5	1.90	0.3864	0.2792
7	1	0.2033	0.1870
9	0.50	0.1017	0.1337
11	0.35	0.0712	0.0776
13	0.30	0.0602	0.0327









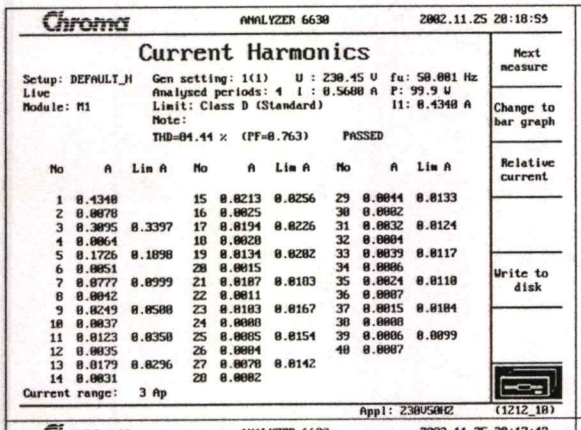
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

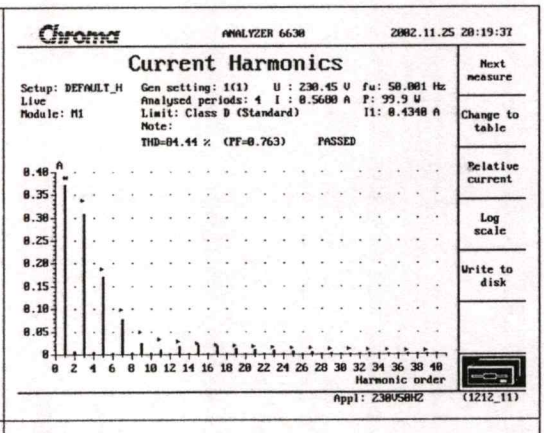
$L_a = 77\mu H$

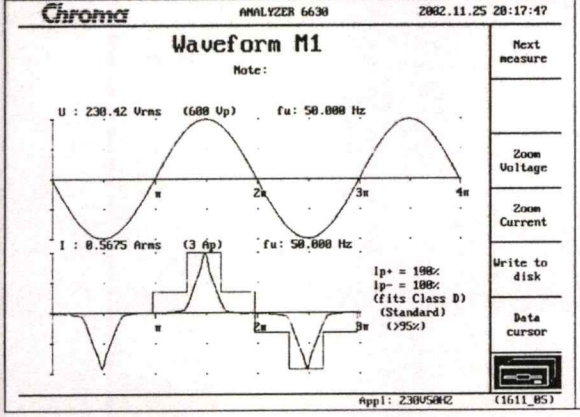
ผลการทดสอบ: ไม่ผ่าน – ไม่ผ่านการทดสอบตามมาตรฐาน MITI

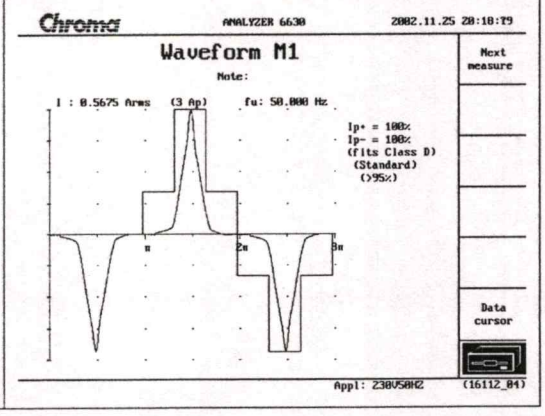
50W: 12V/4.17A

HARMONIC ORDER	HARMONIC Limit (mA/W)	HARMONIC CURRENT (A)	
		230V_{ac}@50Hz P_{in} =99.9W, P.F = 0.763	
		Limit	Measured
Fundamental			0.4340
3	3.40	0.3397	0.3095
5	1.90	0.1898	0.1726
7	1	0.0999	0.0777
9	0.50	0.0500	0.0249
11	0.35	0.0350	0.0123
13	0.30	0.0296	0.0179



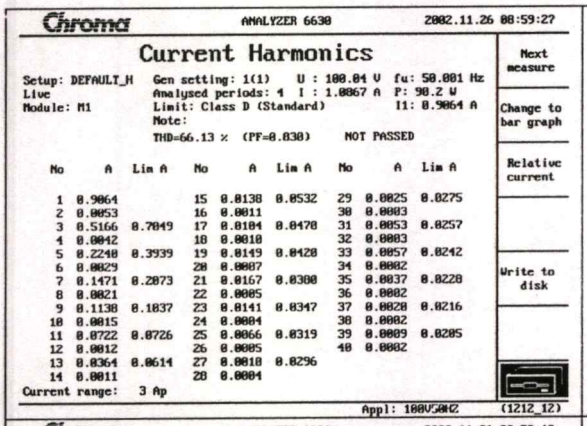


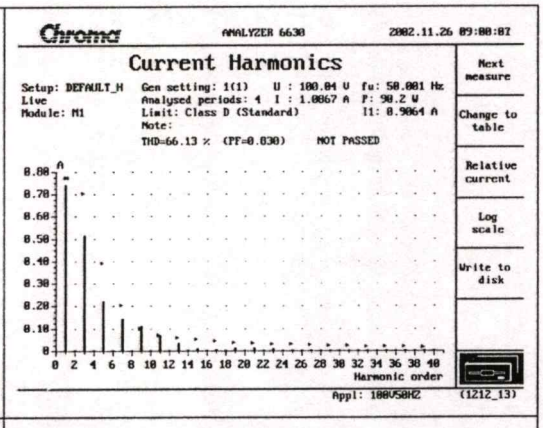


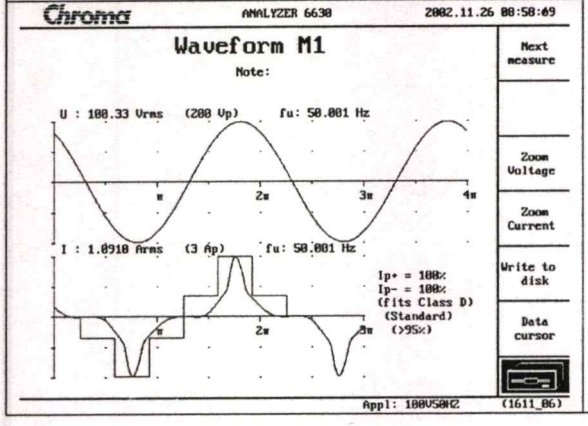


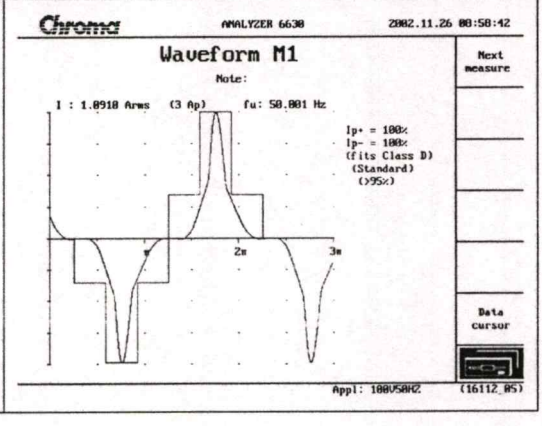
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HARMONIC ORDER	HARMONIC Limit (mA/W)	HARMONIC CURRENT (A)	
		$100V_{ac}$@50Hz P_{in} =90.2W, P.F = 0.830	
		Limit	Measured
Fundamental			0.9064
3	3.40	0.7049	0.5166
5	1.90	0.3939	0.2240
7	1	0.2073	0.1471
9	0.50	0.1037	0.1138
11	0.35	0.0726	0.0722
13	0.30	0.0614	0.0364









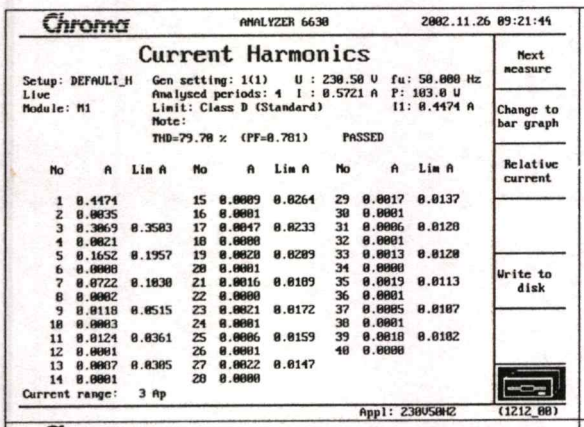
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

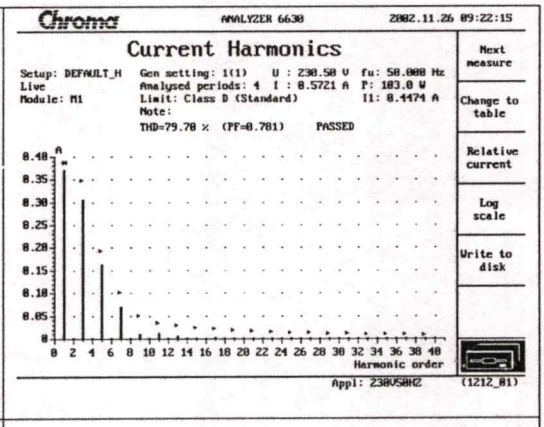
$L_a = 41\mu H$

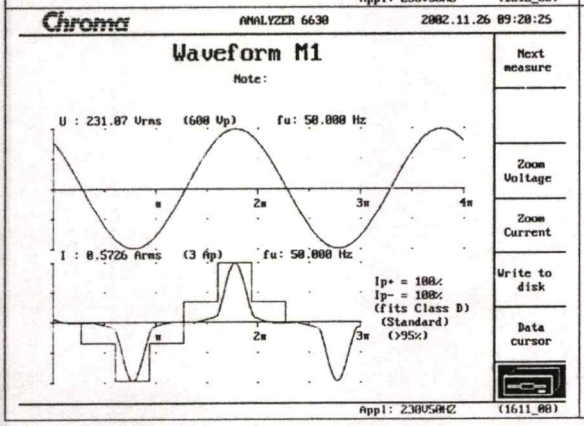
ผลการทดสอบ: ผ่าน

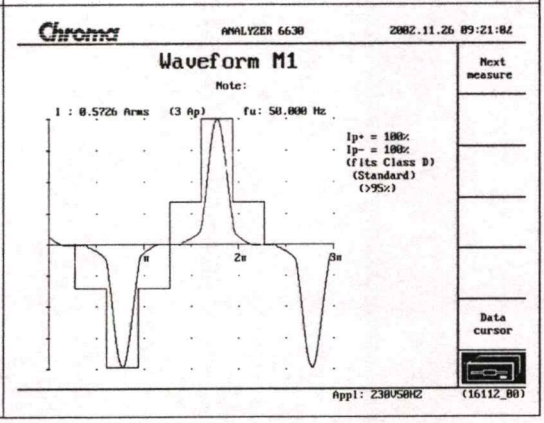
50W: 12V/4.17A

HARMONIC ORDER	HARMONIC Limit (mA/W)	HARMONIC CURRENT (A)	
		$230V_{ac}$@50Hz P_{in} = 103W, P.F = 0.781	
		Limit	Measured
Fundamental			0.4474
3	3.40	0.3503	0.3069
5	1.90	0.1957	0.1652
7	1	0.1030	0.0722
9	0.50	0.0515	0.0118
11	0.35	0.0361	0.0124
13	0.30	0.0305	0.0087



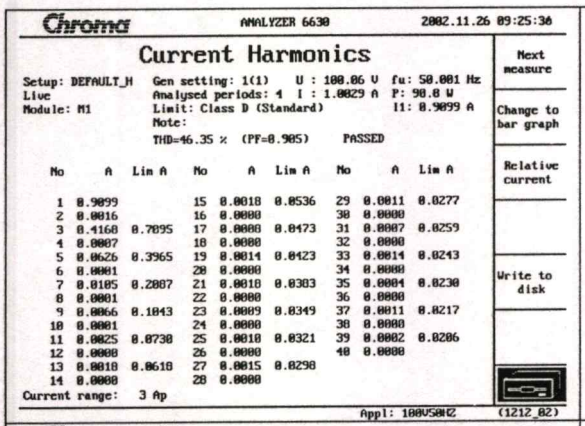


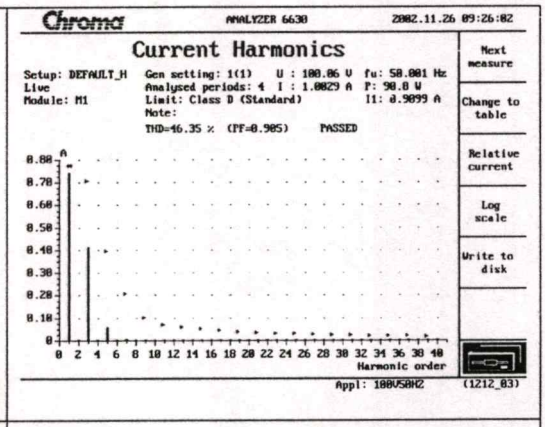


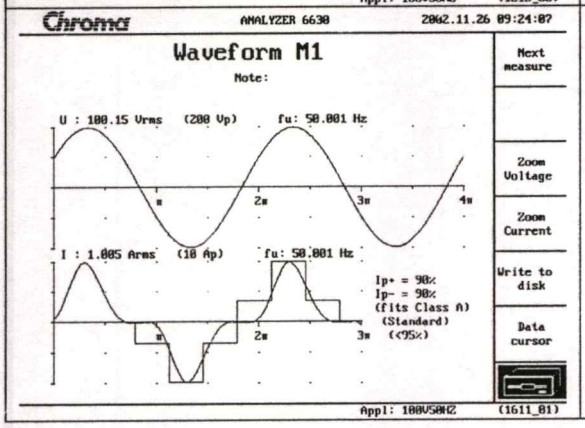


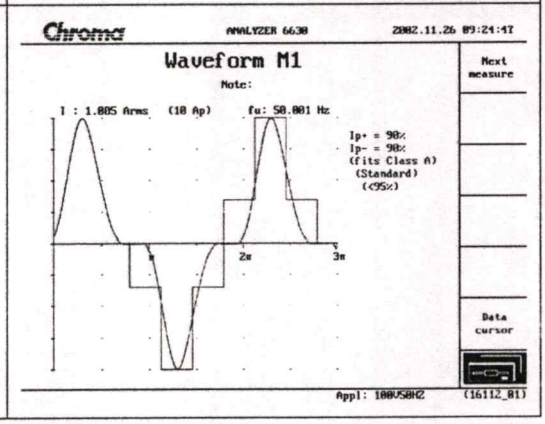
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HARMONIC ORDER	HARMONIC Limit (mA/W)	HARMONIC CURRENT (A)	
		$100V_{ac}$@50Hz P_{in} = 90.8W, P.F = 0.905	
		Limit	Measured
Fundamental			0.9099
3	3.40	0.7095	0.4168
5	1.90	0.3965	0.0626
7	1	0.2087	0.0105
9	0.50	0.1043	0.0066
11	0.35	0.0730	0.0025
13	0.30	0.0618	0.0018









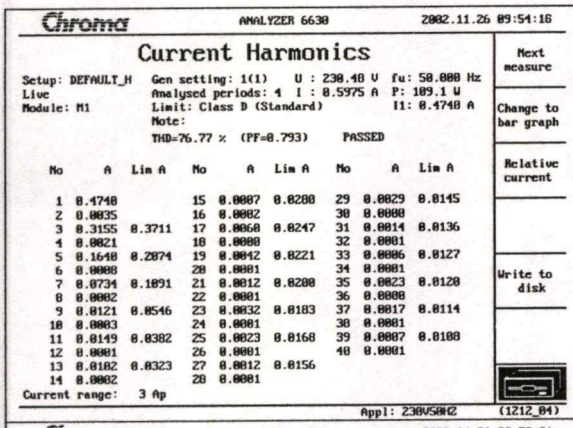
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

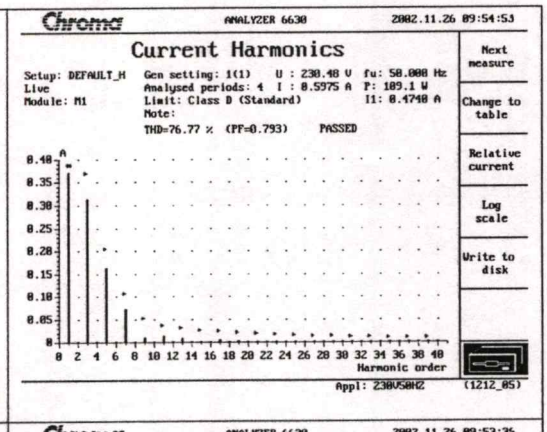
$L_a = 30\mu H$

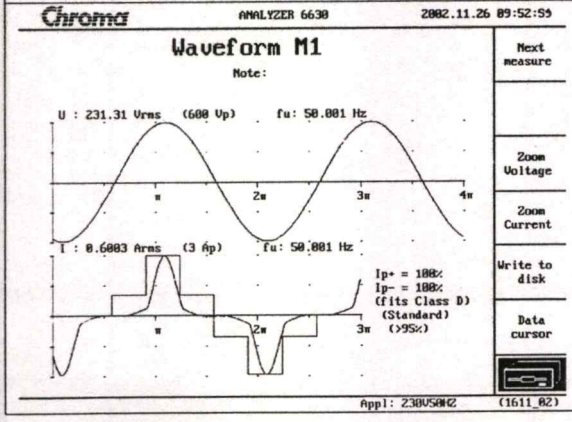
ผลการทดสอบ: ผ่าน

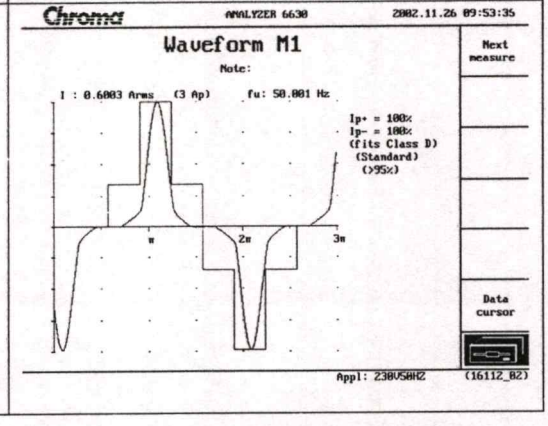
50W: 12V/4.17A

HARMONIC ORDER	HARMONIC Limit (mA/W)	HARMONIC CURRENT (A)	
		$230V_{ac}$@50Hz P_{in} = 109.1W, P.F = 0.793	
		Limit	Measured
Fundamental			0.4740
3	3.40	0.3711	0.3155
5	1.90	0.2074	0.1640
7	1	0.1091	0.0734
9	0.50	0.0546	0.0121
11	0.35	0.0382	0.0149
13	0.30	0.0323	0.0102



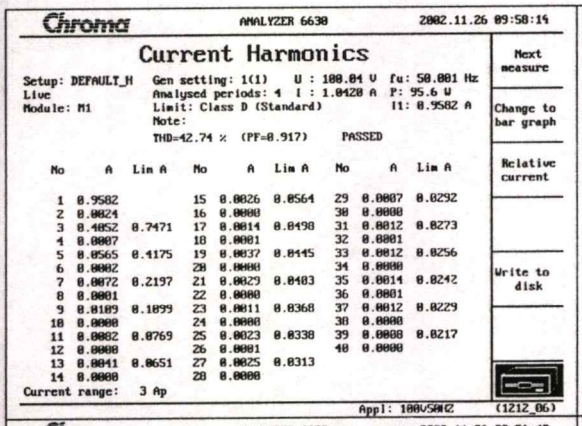


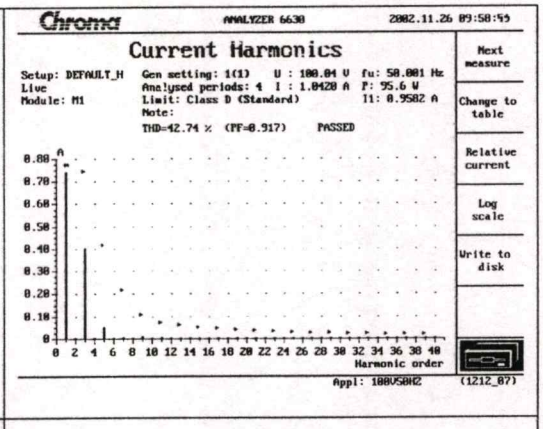


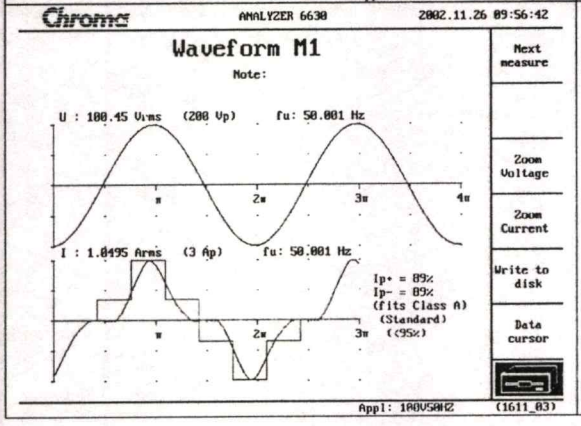


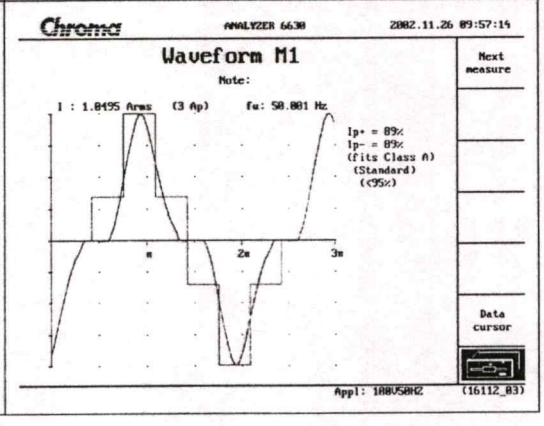
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HARMONIC ORDER	HARMONIC Limit (mA/W)	HARMONIC CURRENT (A)	
		$100V_{ac}$@50Hz P_{in} = 95.6W, P.F = 0.917	
		Limit	Measured
Fundamental			0.9582
3	3.40	0.7471	0.4052
5	1.90	0.4175	0.0565
7	1	0.2197	0.0072
9	0.50	0.1099	0.0109
11	0.35	0.0769	0.0082
13	0.30	0.0651	0.0041









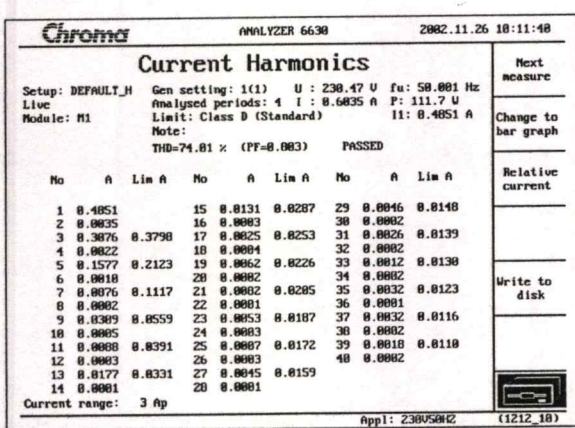
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

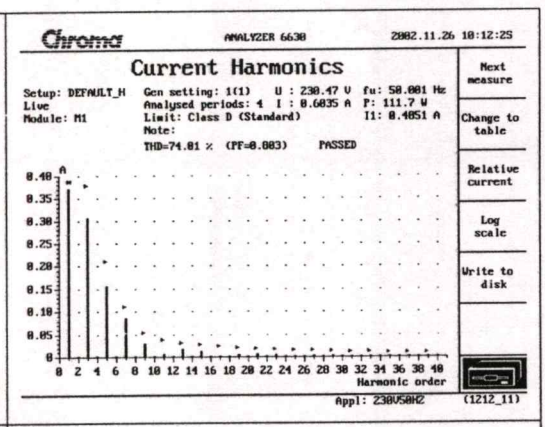
$L_a = 16\mu H$

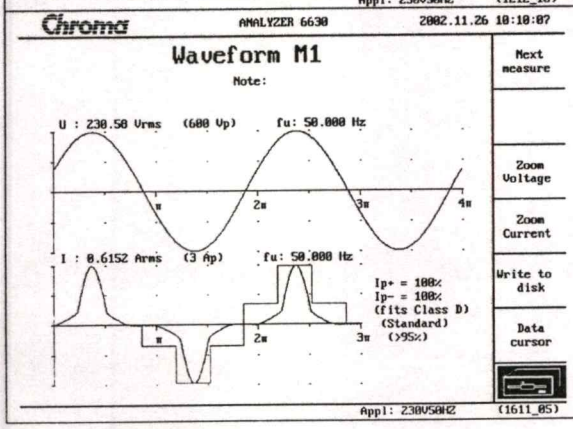
ผลการทดสอบ: ผ่าน – แรงดันไฟฟ้าเอาท์พุตลดลงเหลือ 10.85 V_{dc} ขณะทำการทดสอบที่แรงดันไฟฟ้าอินพุตเท่ากับ 100V_{ac}/50Hz

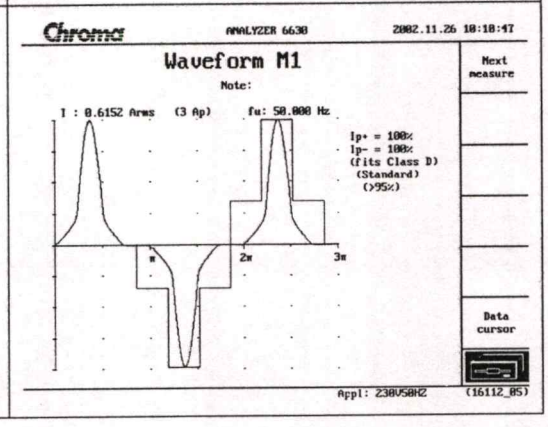
50W: 12V/4.17A

HARMONIC ORDER	HARMONIC Limit (mA/W)	HARMONIC CURRENT (A)	
		230V_{ac}@50Hz P_{in} =111.7W, P.F = 0.803	
		Limit	Measured
Fundamental			0.4851
3	3.40	0.3798	0.3076
5	1.90	0.2123	0.1577
7	1	0.1117	0.0876
9	0.50	0.0559	0.0309
11	0.35	0.0391	0.0088
13	0.30	0.0331	0.0177



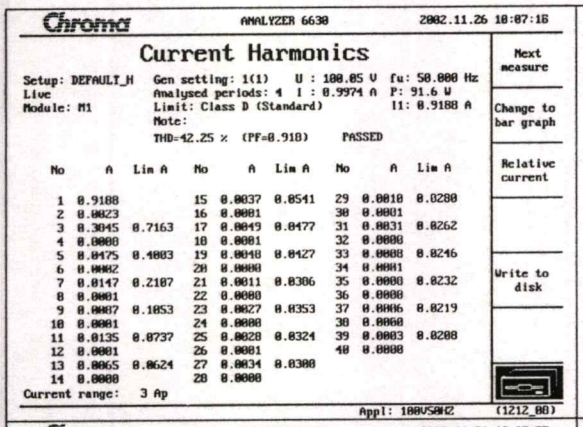


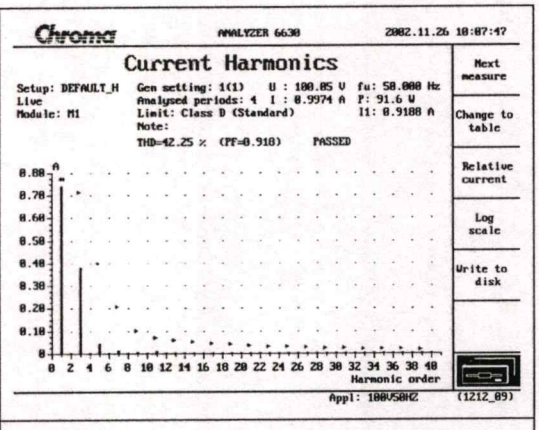


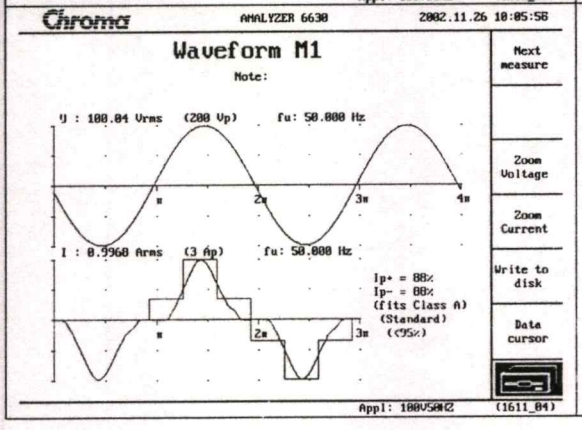


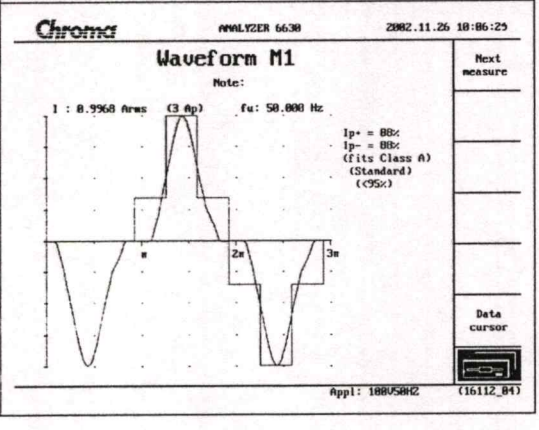
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HARMONIC ORDER	HARMONIC Limit (mA/W)	HARMONIC CURRENT (A)	
		$100V_{ac}$@50Hz P_{in} =91.6W, P.F = 0.918	
		Limit	Measured
Fundamental			0.9188
3	3.40	0.7163	0.3845
5	1.90	0.4003	0.0475
7	1	0.2107	0.0147
9	0.50	0.1053	0.0887
11	0.35	0.0737	0.0135
13	0.30	0.0624	0.0065







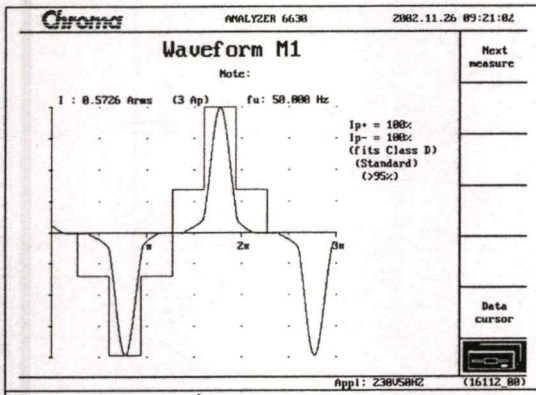


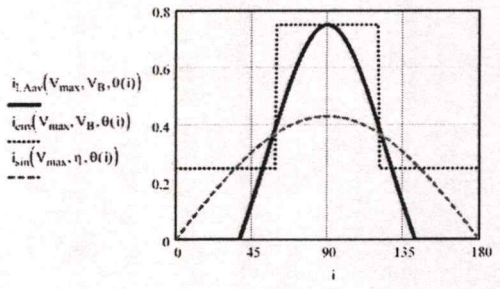
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.1.3 เปรียบเทียบกระแสฮาร์มอนิกระหว่างผลการจำลองกับผลการวัด

จากการจำลองด้วยโปรแกรม Mathcad ในภาคผนวก ก เมื่อนำมาเปรียบเทียบกับผลที่ได้จากการวัดจะได้ดังรูป

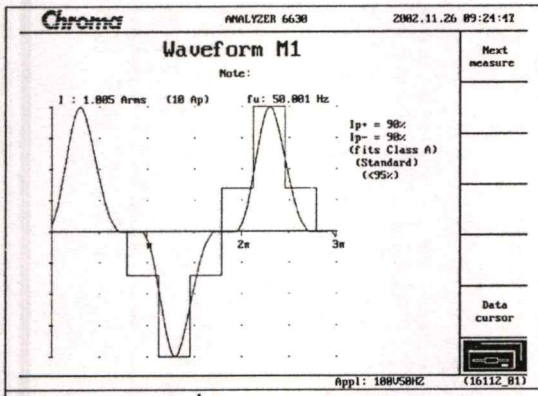
- ทดสอบที่แรงดันไฟฟ้าอินพุตเท่ากับ 230 V_{ac}

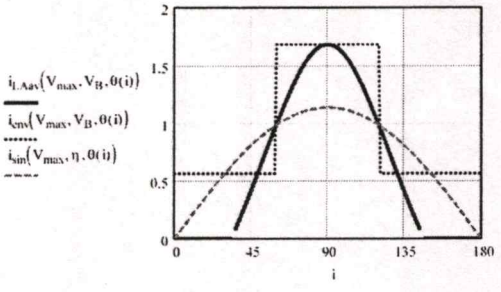




ผลที่ได้จากการทดลอง		ผลที่ได้จากการจำลอง	
ค่าตัวเหนี่ยวนำแบบทั่วไป	41 μH	ค่าตัวเหนี่ยวนำแบบทั่วไป	43.25 μH
ค่าตัวประกอบกำลัง	0.783	ค่าตัวประกอบกำลัง	0.797
ค่าความเพี้ยนฮาร์มอนิกรวม	79.7 %	ค่าความเพี้ยนฮาร์มอนิกรวม	53.4 %

- ทดสอบที่แรงดันไฟฟ้าอินพุตเท่ากับ 100 V_{ac}





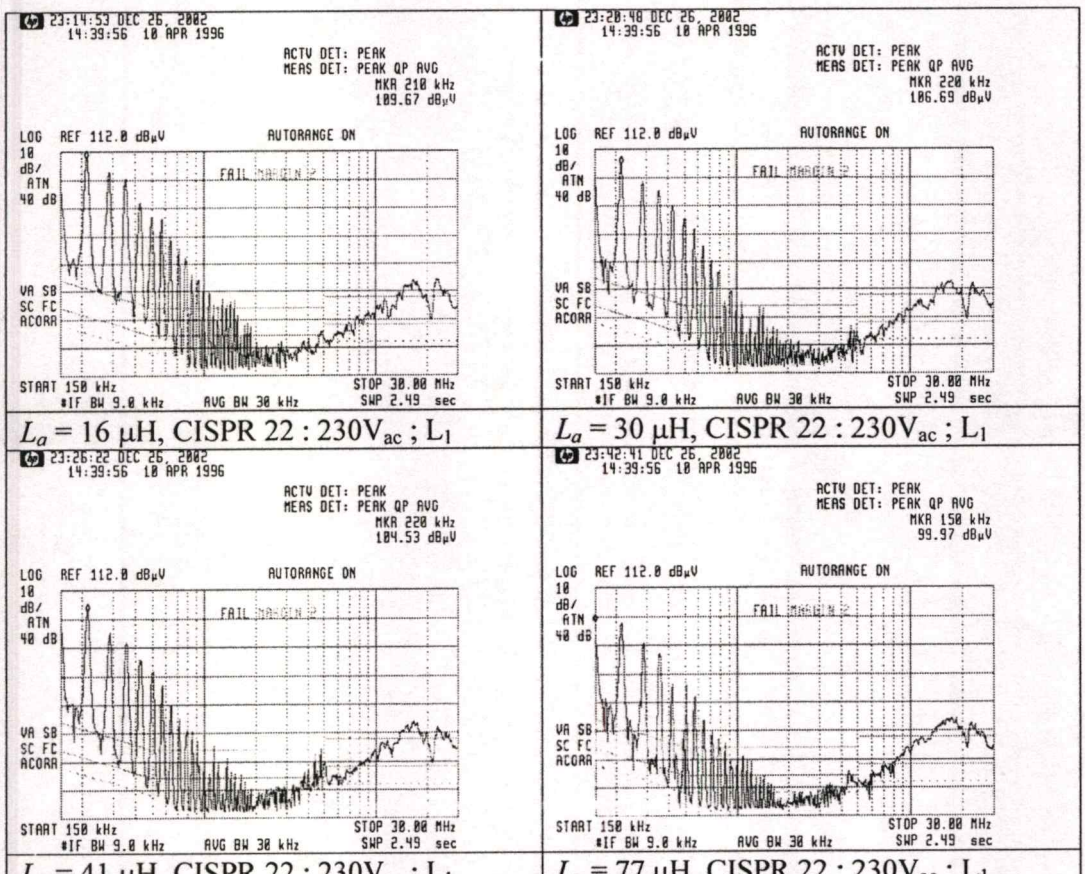
ผลที่ได้จากการทดลอง		ผลที่ได้จากการจำลอง	
ค่าตัวเหนี่ยวนำแบบทั่วไป	41 μH	ค่าตัวเหนี่ยวนำแบบทั่วไป	43.25 μH
ค่าตัวประกอบกำลัง	0.906	ค่าตัวประกอบกำลัง	0.905
ค่าความเพี้ยนฮาร์มอนิกรวม	46.35 %	ค่าความเพี้ยนฮาร์มอนิกรวม	47.1 %

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

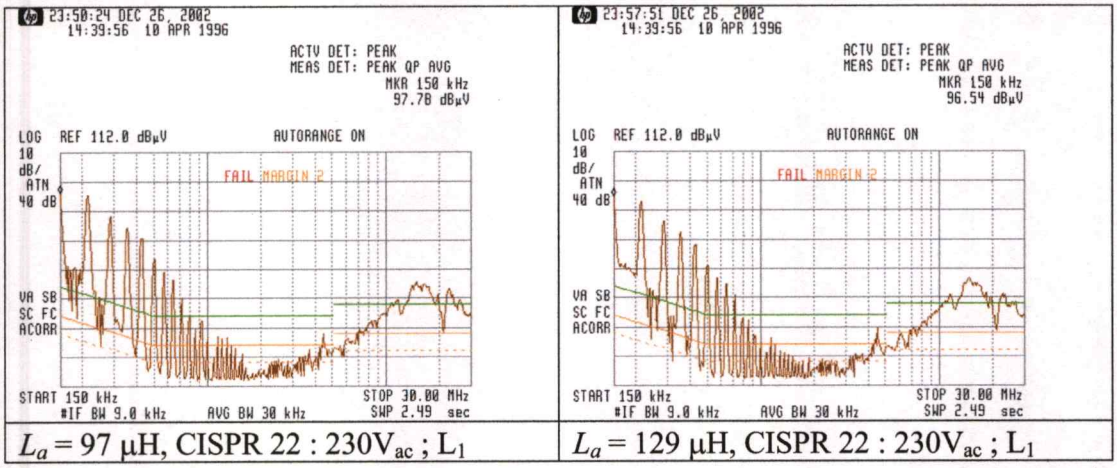
7.1.4 คุณสมบัติทางด้านสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำเมื่อเปลี่ยนแปลงค่าตัวเหนี่ยวนำที่ใช้ปรับปรุงค่าตัวประกอบกำลัง (L_a) แบบทั่วไป

ทำการวัดสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของวงจรต้นแบบเมื่อทำการเปลี่ยนแปลงค่าตัวเหนี่ยวนำจาก L_a = 16, 30, 41, 77, 97 และ 129 μH ตามลำดับ สำหรับเส้นขีดจำกัดของการทดสอบจะอ้างอิงเฉพาะมาตรฐาน CISPR 22 Class B และวิธีการวัดตาม ANSI C63.2.1992 Std. ดังแสดงในรายละเอียดไว้แล้วในบทที่ 3 หัวข้อ 3.6

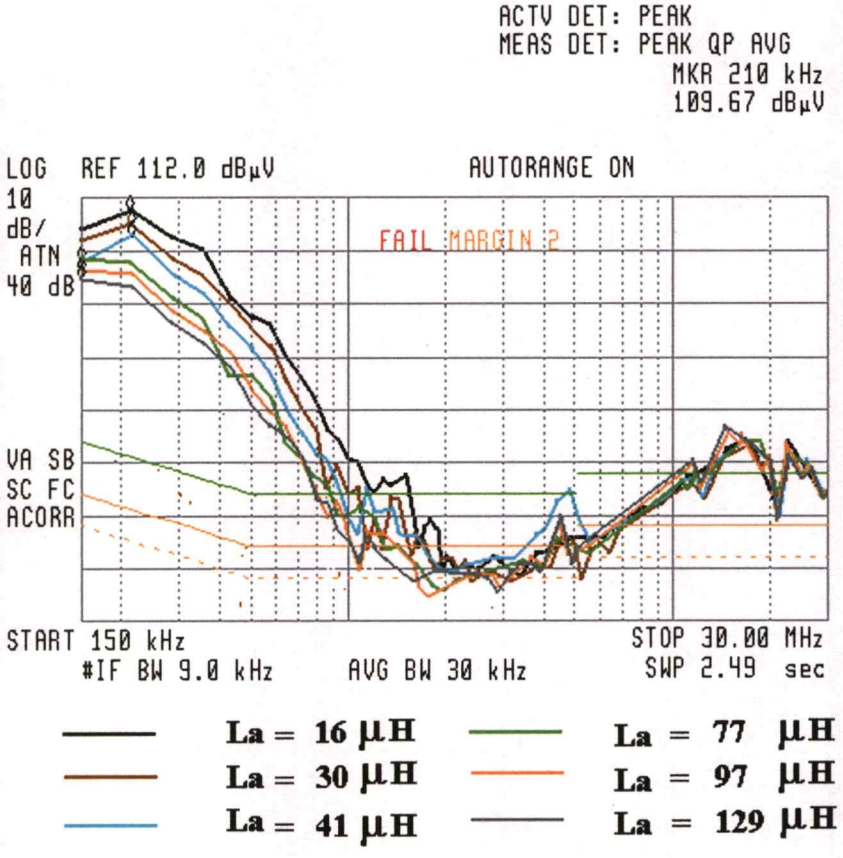
ในการวัดสัญญาณรบกวนแม่เหล็กไฟฟ้าได้วัดเฉพาะด้านสายไลน์เทียบกับกราวด์เท่านั้น (Line-to-ground) โดยแรงดันไฟฟ้าอินพุตจะมีค่าเท่ากับ $230V_{ac}$/50Hz และต่อกับโหลดความต้านทานที่พิกัดกระแสไฟฟ้า (4.17 A) นอกจากนั้นวงจรต้นแบบที่ทดสอบจะไม่ได้ใส่วงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้า (EMI filter) รวมเข้าในวงจรขณะทำการทดสอบ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



L_a = 97 µH, CISPR 22 : 230V_{ac} ; L_1 | L_a = 129 µH, CISPR 22 : 230V_{ac} ; L_1



รูปที่ 7.6 การเปรียบเทียบสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของการเปลี่ยนแปลงค่า L_a

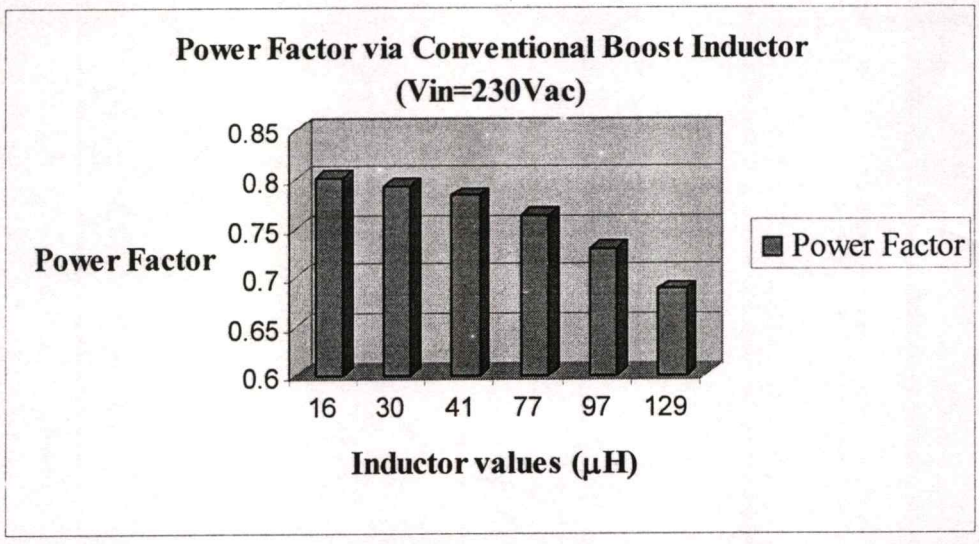
จากการทดลองวัดสัญญาณรบกวนแม่เหล็กไฟฟ้า ดังที่ได้แสดงภาพเปรียบเทียบไว้ในรูปที่ 7.6 จะเห็นได้ว่า ค่าสูงสุดของสัญญาณรบกวนแม่เหล็กไฟฟ้าจะแปรผกผันแบบไม่เชิงเส้นกับค่าความเหนี่ยวนำของตัวเหนี่ยวนำแบบทั่วไป กล่าวอีกนัยหนึ่งก็คือ ถ้าตัวเหนี่ยวนำแบบทั่วไปมีค่าน้อยหรือทำให้เกิดความไม่ต่อเนื่องของกระแสไฟฟ้าที่ไหลผ่านมากๆ ก็จะทำให้สัญญาณรบกวนแม่เหล็กไฟฟ้าที่เกิดขึ้นมีค่าสูงตามไปด้วย อย่างไรก็ดี จะสังเกตเห็นได้ว่าย่านความถี่ที่เปลี่ยนแปลงจะอยู่ในย่าน 150 kHz – 2 MHz เท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

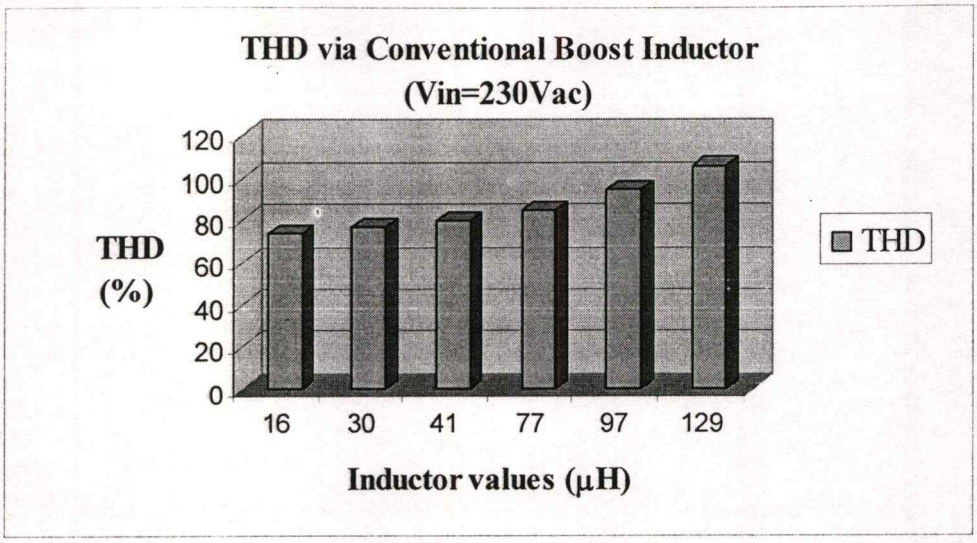
สำหรับการทดลองวงจรต้นแบบ สำหรับกรณีที่ใช้ตัวเหนี่ยวนำแบบทั่วไปได้สรุปผลของการใช้ตัวเหนี่ยวนำแบบทั่วไปต่อ ค่าตัวประกอบกำลัง ค่าความเพี้ยนฮาร์มอนิกรวม กำลังไฟฟ้าอินพุต มาตรฐาน IEC 1000-3-2 Class D และมาตรฐาน MITI ที่แรงดันไฟฟ้าอินพุตเท่ากับ 230 และ 100 V_{ac} ในตารางที่ 7.1 ตามลำดับ

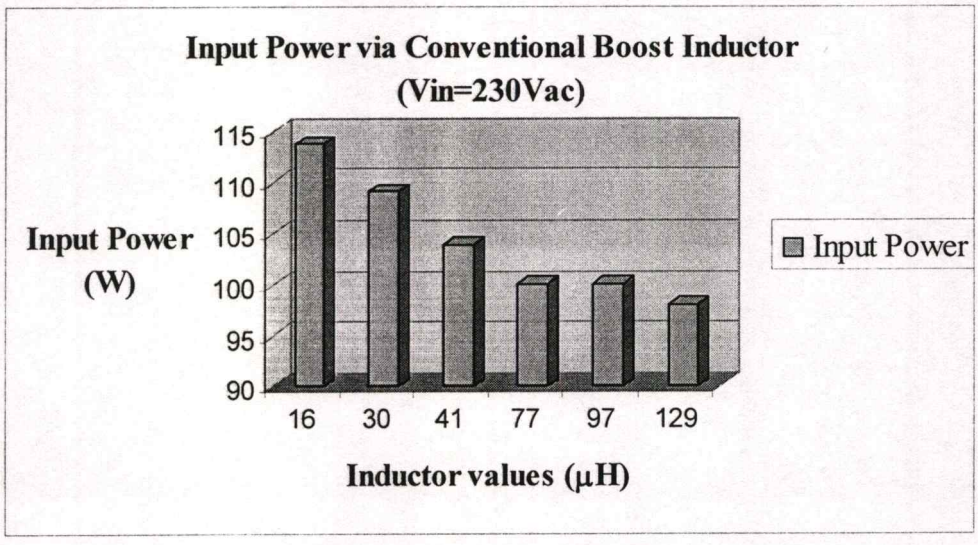
ตารางที่ 7.1 สรุปผลการทดลองของตัวเหนี่ยวนำแบบทั่วไป

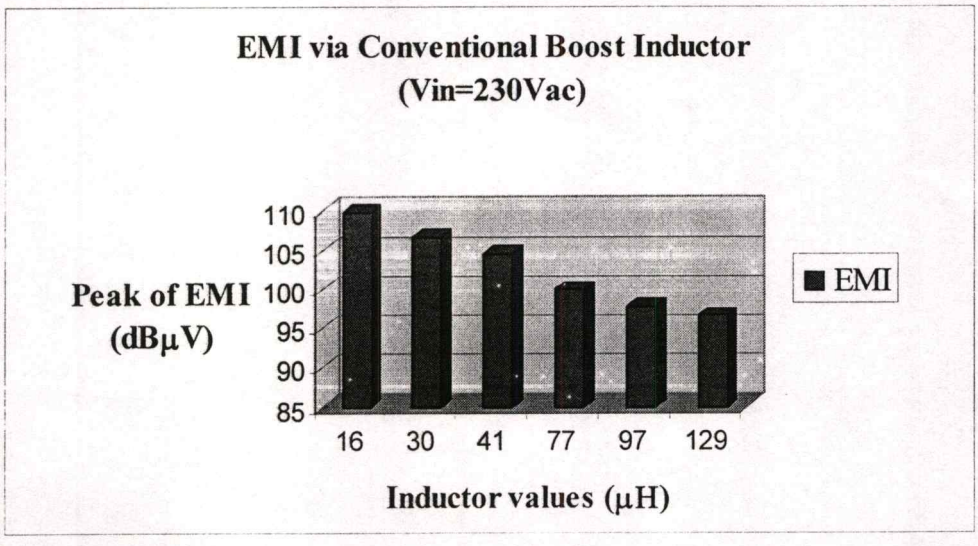
Experimental Results						
Input Voltage (V_{ac})	**Conventional Boost Inductors (μH)**	**Power Factor**	**THD (%)**	**Input Power (W)**	**IEC 1000-3-2 Class D**	**Peak of EMI (dBμV)**
230	16	0.803	74.01	111.7	ผ่าน	109.67
	30	0.793	76.77	109.1	ผ่าน	106.69
	41	0.781	79.7	103	ผ่าน	104.53
	77	0.763	84.44	99.9	ผ่าน	99.97
	97	0.727	94.25	98.8	ไม่ผ่าน	97.78
	129	0.687	105.59	98	ไม่ผ่าน	96.54



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

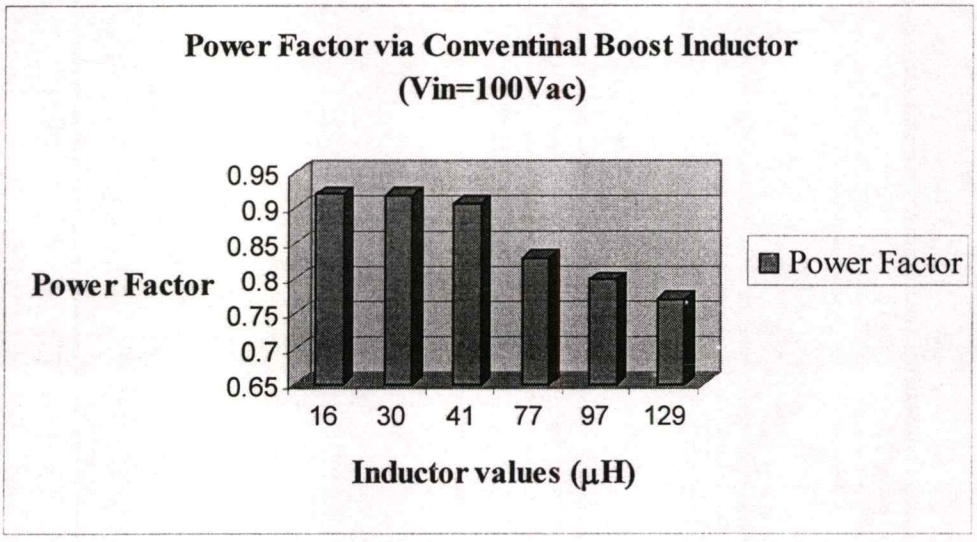




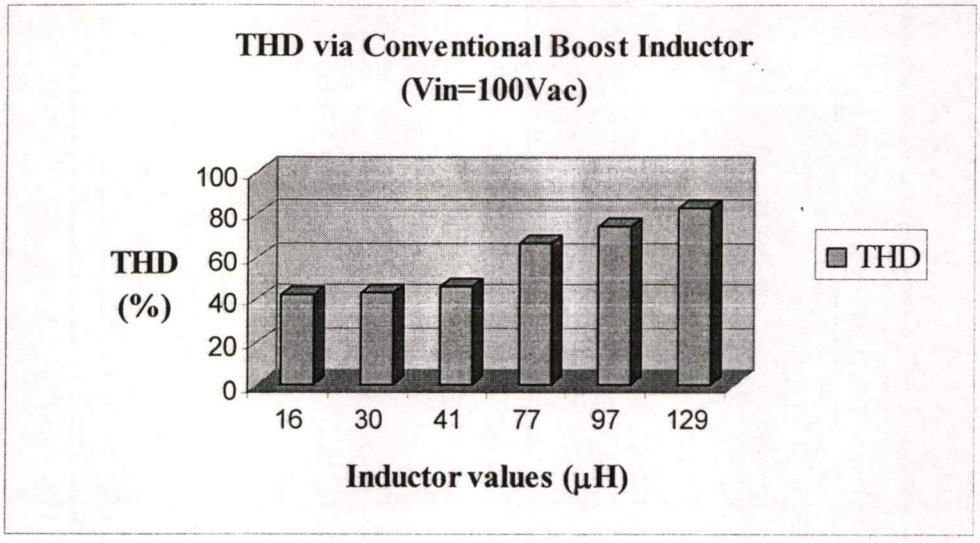


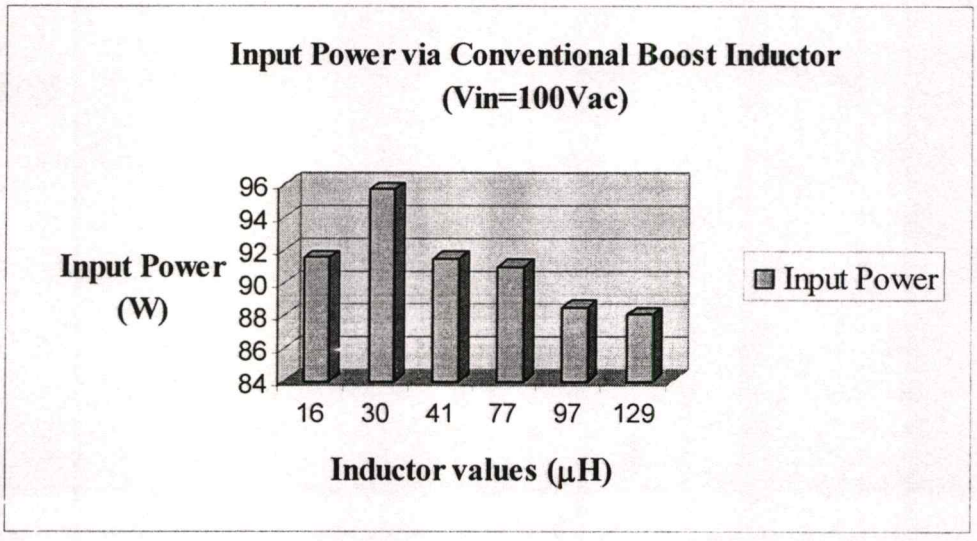
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Experimental Results						
Input Voltage (V_{ac})	Conventional Boost Inductors (μH)	Power Factor	THD (%)	Input Power (W)	MITI	remark
100	16	0.918	42.25	91.6	ผ่าน	Vo = 10.85V
	30	0.917	42.74	95.6	ผ่าน	-
	41	0.905	46.35	90.8	ผ่าน	-
	77	0.83	66.13	90.2	ไม่ผ่าน	-
	97	0.796	74.69	88.5	ไม่ผ่าน	-
	129	0.763	83.3	87.2	ไม่ผ่าน	-



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





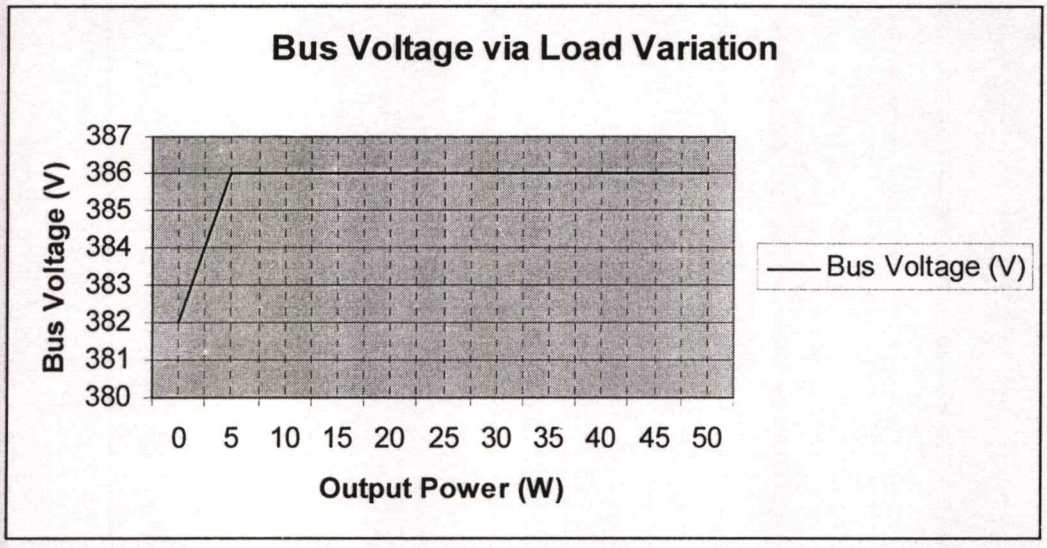
จากการทดลองจะเห็นได้ว่า ถ้าค่าความเหนี่ยวนำของตัวเหนี่ยวนำทั่วไปที่ใช้ในวงจรต้นแบบมีค่าลดลง จะเป็นผลทำให้ ค่าตัวประกอบกำลังมีค่าสูงขึ้น ค่าความเพี้ยนฮาร์มอนิกรวมมีค่าลดลง อย่างไรก็ตาม ค่ากำลังไฟฟ้าอินพุตและสัญญาณรบกวนแม่เหล็กไฟฟ้าก็จะมีค่าสูงขึ้นเช่นกัน ซึ่งนั่นก็หมายถึง ประสิทธิภาพของวงจรจะลดลงและขนาดของวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้าที่ใช้ ก็จะต้องมีขนาดใหญ่ขึ้นด้วย และจากผลการทดลองจะเห็นได้ว่าค่าตัวเหนี่ยวนำที่เหมาะสมที่สามารถผ่านได้ทั้งมาตรฐาน IEC 1000-3-2 Class D และ MITI ได้โดยที่วงจรยังคงทำงานได้โดยปกติ ตัวเหนี่ยวนำแบบทั่วไปจะมีค่าความเหนี่ยวนำเท่ากับ 30 และ 41 μH ตามลำดับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในส่วนของการควบคุมแรงดันบัส (V_B) ได้ทำการตรวจสอบด้วยการปรับค่ากำลังไฟฟ้าเอาท์พุตจาก 0 – 50 วัตต์ และทำการวัดค่ากำลังไฟฟ้าอินพุตและแรงดันไฟฟ้าที่ตกคร่อมตัวเก็บประจุ C_B ซึ่งจากผลการทดลองจะเห็นได้ว่าวงจรต้นแบบที่ใช้ตัวเหนี่ยวนำแบบทั่วไปจะสามารถควบคุมแรงดันไฟฟ้าที่บัสได้ โดยมีค่าแรงดันบัสประมาณ 386 V_{dc} ดังแสดงในตารางที่ 7.2

ตารางที่ 7.2 ผลของการเปลี่ยนแปลงโหลดต่อแรงดันบัส

V_{in}	P_{OUT} (W)	V_B (V)	P_{IN} (W)
264	No Load	382	0.64
	5 (0.42A)	386	9.62
	10 (0.84A)	386	19.5
	15 (1.25A)	386	30.7
	20 (1.66A)	386	41.1
	25 (2.08A)	386	51.8
	30 (2.5A)	386	63.4
	35 (2.92A)	386	74.1
	40 (3.34A)	386	85.2
	45 (3.75A)	386	97.5
	50 (4.17A)	386	108.4



รูปที่ 7.7 ผลของการเปลี่ยนแปลงโหลดต่อแรงดันบัส

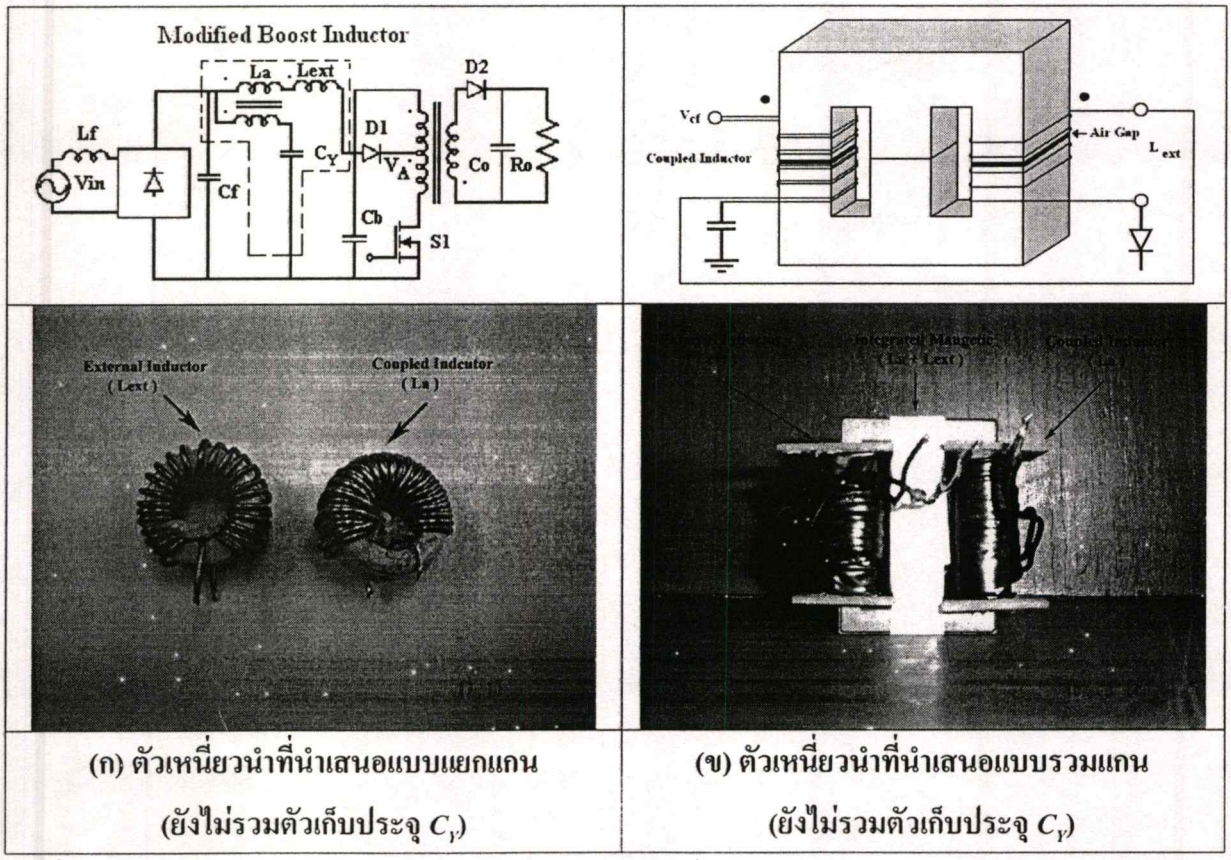
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.2 ตัวเหนี่ยวนำที่นำเสนอแบบแยกแกนและแบบรวมแกน

7.2.1 เปรียบเทียบกระแสฮาร์มอนิก ค่าตัวประกอบกำลัง ของตัวเหนี่ยวนำที่นำเสนอแบบแยกแกนและรวมแกน เทียบกับตัวเหนี่ยวนำแบบทั่วไป

เงื่อนไขที่ใช้ในการทดสอบจะเหมือนกันทั้งหมด โดยทำการตรวจวัดค่ากระแสฮาร์มอนิกเปรียบเทียบกับมาตรฐาน IEC 1000-3-2 Class D และ MITI ตามลำดับ ยกเว้นเฉพาะโครงสร้างของตัวเหนี่ยวนำในส่วนที่ทำหน้าที่ในการปรับปรุงค่าตัวประกอบกำลัง (L_a) เท่านั้นที่มีการเปลี่ยนแปลง ดังแสดงในรูปที่ 7.8 ซึ่งแสดงโครงสร้างของตัวเหนี่ยวนำแบบที่นำเสนอทั้งสองแบบ โดยข้อมูลความแตกต่างของตัวเหนี่ยวนำแบบที่นำเสนอทั้งสองแบบแสดงได้ดังนี้

- ตัวเหนี่ยวนำในส่วนปรับปรุงค่าตัวประกอบกำลัง (L_a) ของทั้งตัวเหนี่ยวนำแบบทั่วไปและแบบที่นำเสนอทั้งแบบแยกแกนและแบบรวมแกน จะเลือกใช้ค่าที่เท่ากันคือเท่ากับ 30 μH อย่างไรก็ตาม ตัวเหนี่ยวนำที่นำเสนอ (L_a) จะหมายถึงตัวเหนี่ยวนำร่วม (Coupled Inductor)
- ตัวเหนี่ยวนำเพิ่ม (L_{ext}) มีค่าเท่ากับ 16 μH และจะใช้ร่วมกับตัวเหนี่ยวนำร่วม (L_a) เฉพาะในกรณีตัวเหนี่ยวนำแบบที่นำเสนอเท่านั้น
- ตัวเก็บประจุ (C_Y) เท่ากับ 1 μF และจะใช้เฉพาะในกรณีตัวเหนี่ยวนำแบบที่นำเสนอเท่านั้น



(ก) ตัวเหนี่ยวนำที่นำเสนอแบบแยกแกน (ยังไม่รวมตัวเก็บประจุ C_Y)

(ข) ตัวเหนี่ยวนำที่นำเสนอแบบรวมแกน (ยังไม่รวมตัวเก็บประจุ C_Y)

รูปที่ 7.8 โครงสร้างของตัวเหนี่ยวนำที่นำเสนอแบบแยกแกนและแบบรวมแกน

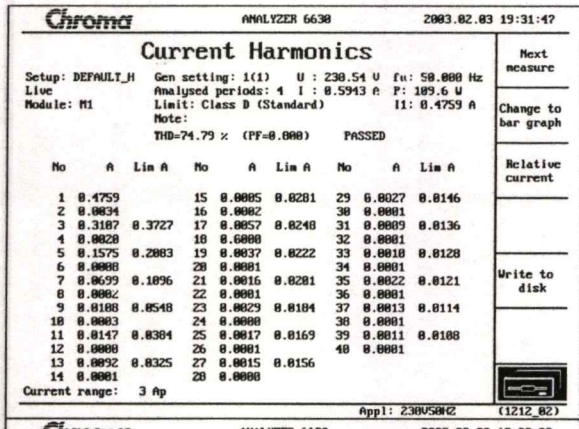
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

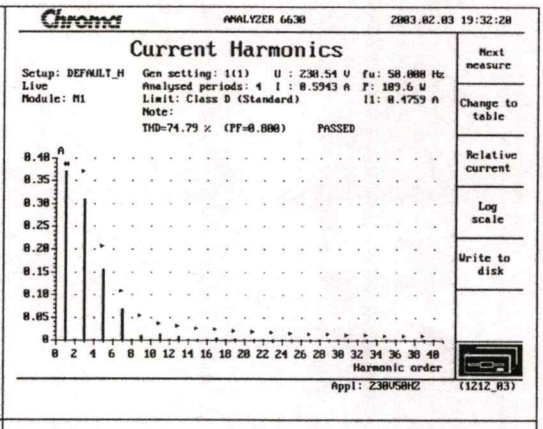
ตัวเหนี่ยวนำแบบทั่วไป

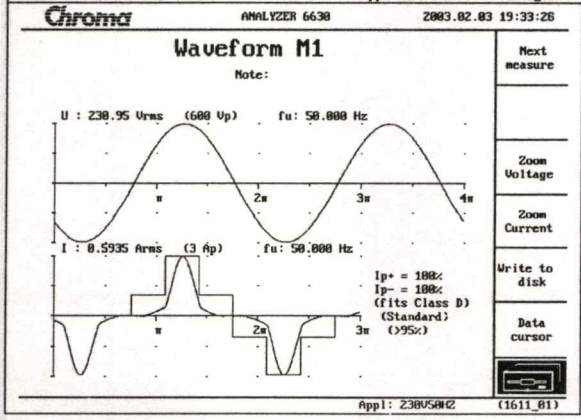
ผลการทดสอบ : ผ่าน

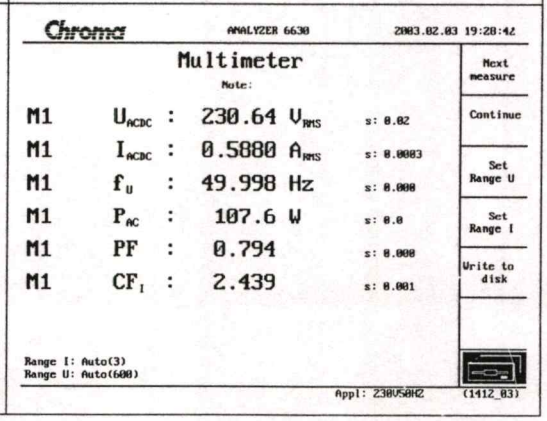
50W: 12V/4.17A

HARMONIC ORDER	HARMONIC Limit (mA/W)	HARMONIC CURRENT (A)	
		230V_{ac}@50Hz P_{in} = 107.6W, P.F = 0.794	
		Limit	Measured
Fundamental			0.4759
3	3.40	0.3727	0.3107
5	1.90	0.2083	0.1575
7	1	0.1096	0.0699
9	0.50	0.0548	0.0108
11	0.35	0.0384	0.0147
13	0.30	0.0325	0.0092





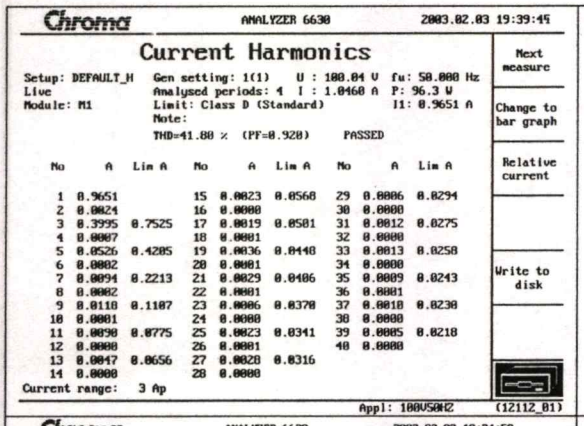


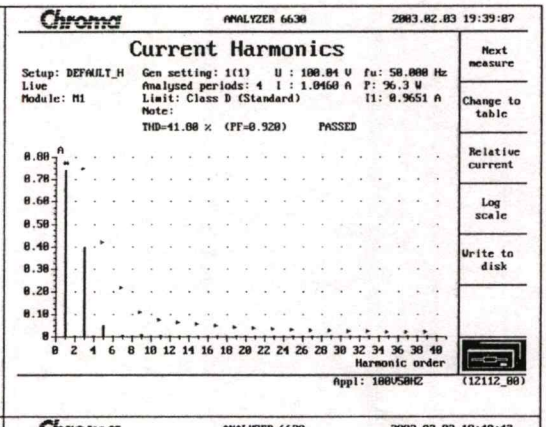


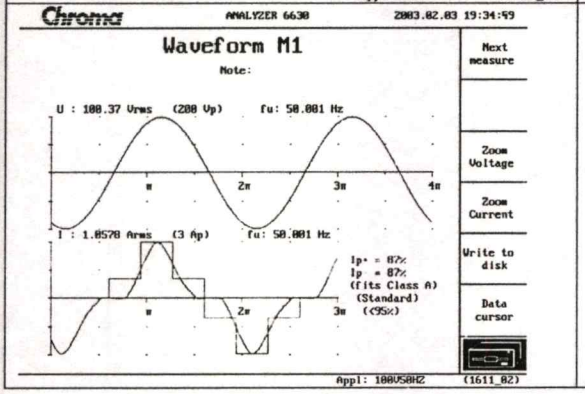
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

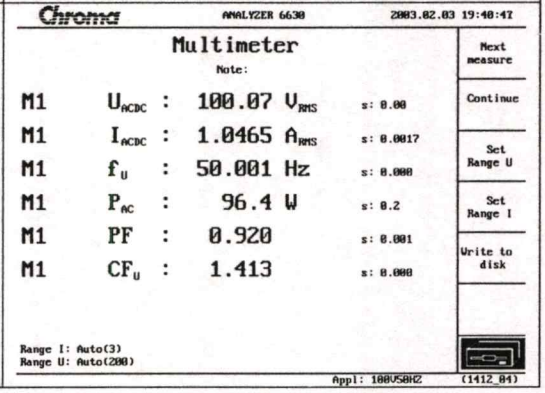
50W: 12V/4.17A

HARMONIC ORDER	HARMONIC Limit (mA/W)	HARMONIC CURRENT (A)	
		$100V_{ac}$@50Hz P_{in} = 96.4W, P.F = 0.920	
		Limit	Measured
Fundamental			0.9651
3	3.40	0.7525	0.3995
5	1.90	0.4205	0.0526
7	1	0.2213	0.0094
9	0.50	0.1107	0.0118
11	0.35	0.0775	0.0090
13	0.30	0.0656	0.0047









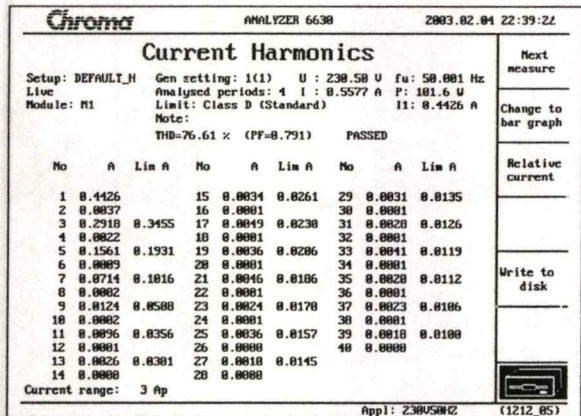
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

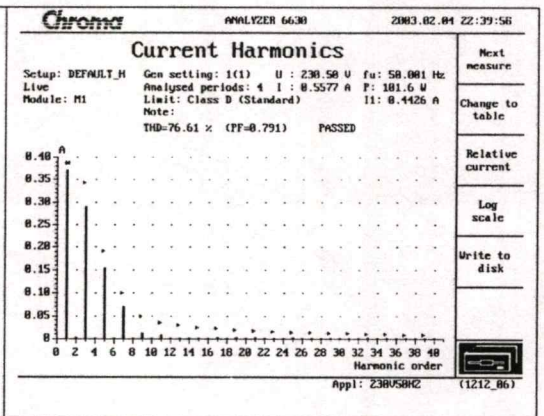
- **ตัวเหนี่ยวนำที่ใช้ในการปรับปรุงค่าตัวประกอบกำลัง (L_a) ที่นำเสนอแบบแยกแกน**

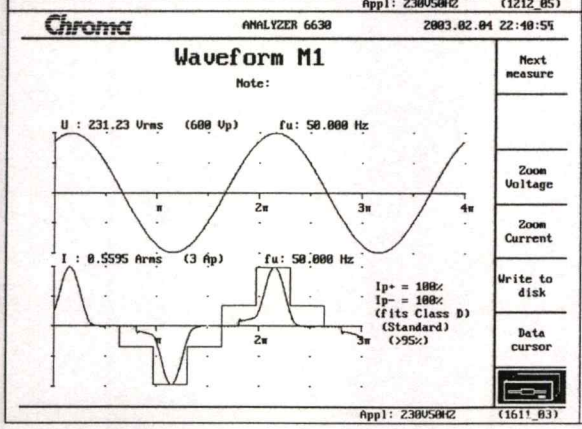
ผลการทดสอบ : ผ่าน

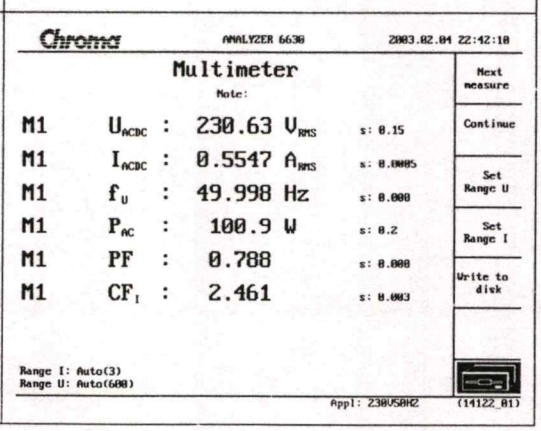
50W: 12V/4.17A

HARMONIC ORDER	HARMONIC Limit (mA/W)	HARMONIC CURRENT (A)	
		230V_{ac}@50Hz P_{in} = 100.9W, P.F = 0.788	
		Limit	Measured
Fundamental			0.4426
3	3.40	0.3455	0.2918
5	1.90	0.1931	0.1561
7	1	0.1016	0.0714
9	0.50	0.0508	0.0124
11	0.35	0.0356	0.0096
13	0.30	0.0301	0.0026





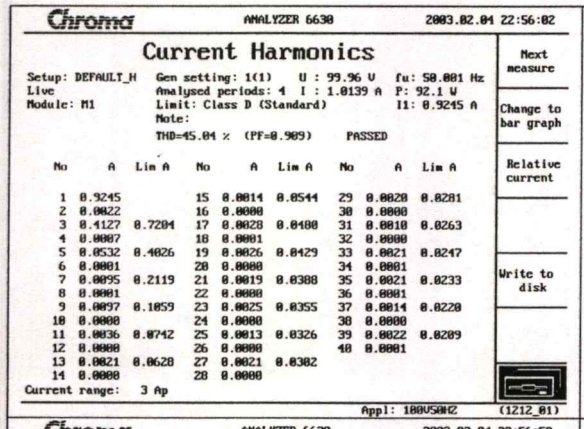


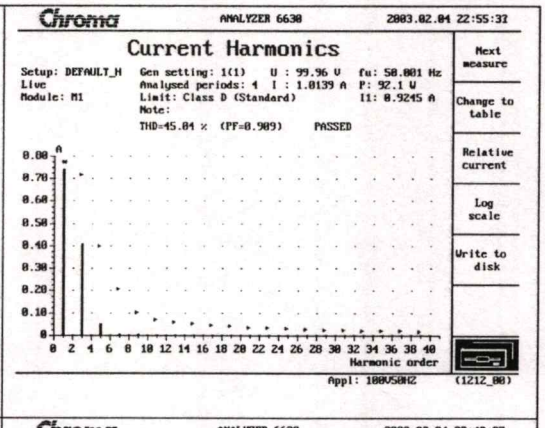


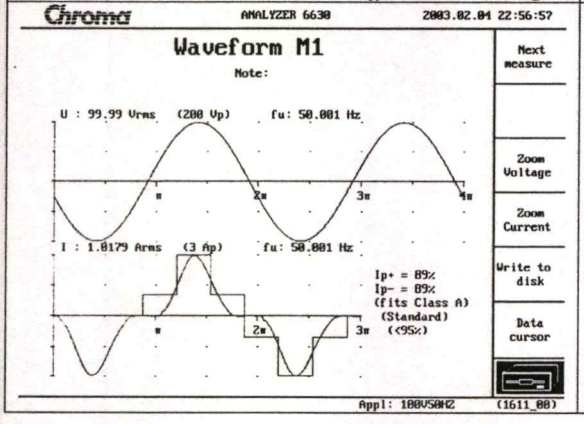
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

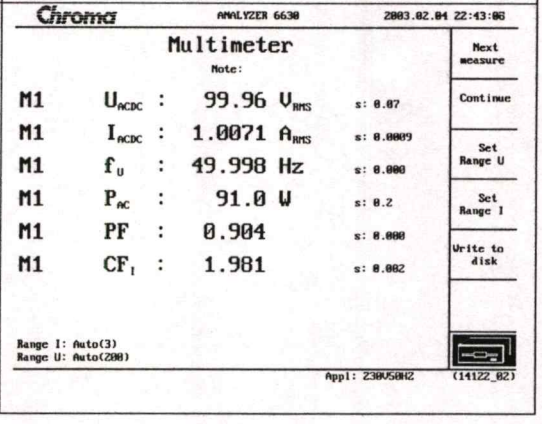
50W: 12V/4.17A

HARMONIC ORDER	HARMONIC Limit (mA/W)	HARMONIC CURRENT (A)	
		$100V_{ac}$@50Hz P_{in} = 91W, P.F = 0.904	
		Limit	Measured
Fundamental			0.9245
3	3.40	0.7204	0.4127
5	1.90	0.4026	0.0532
7	1	0.2119	0.0095
9	0.50	0.1059	0.0097
11	0.35	0.0742	0.0036
13	0.30	0.0628	0.0021







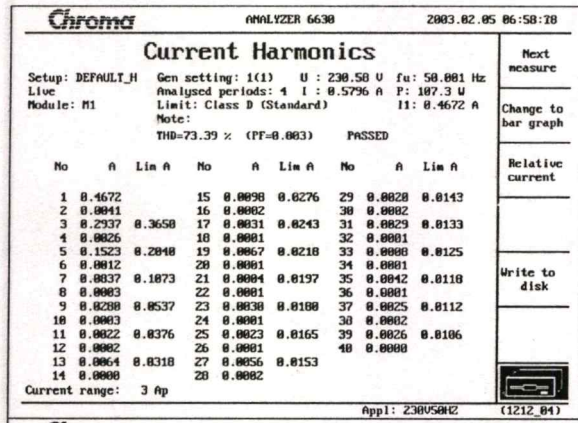


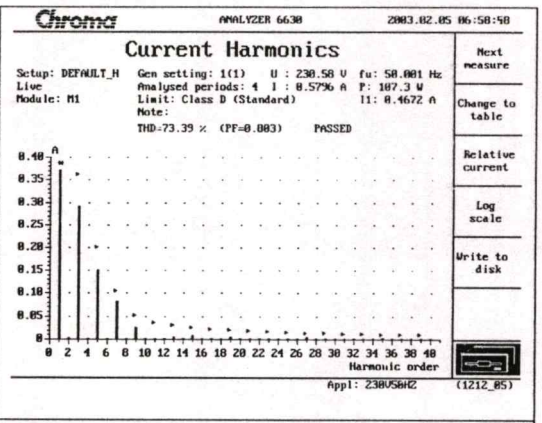
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

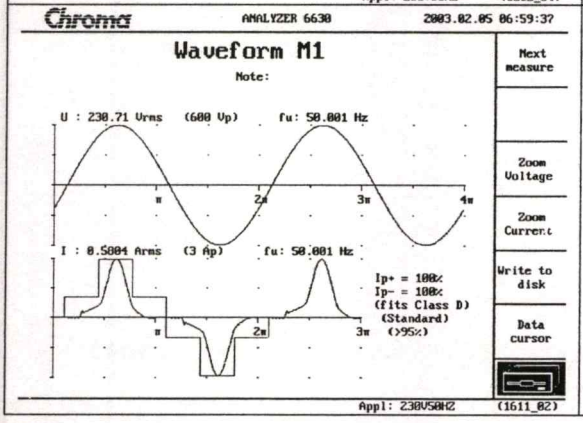
- **ตัวเหนี่ยวนำที่ใช้ในการปรับปรุงค่าตัวประกอบกำลัง (L_a) ที่นำเสนอแบบรวมแกน**

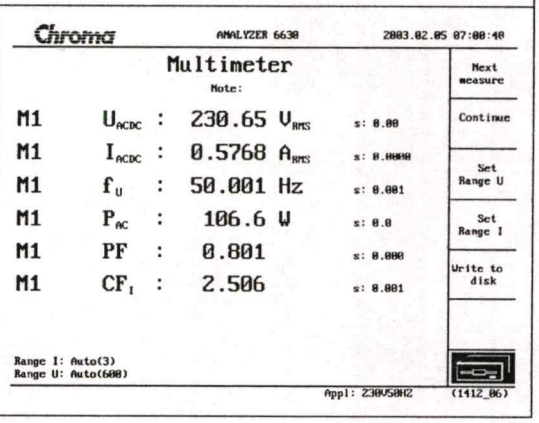
50W: 12V/4.17A

HARMONIC ORDER	HARMONIC Limit (mA/W)	HARMONIC CURRENT (A)	
		230V_{ac}@50Hz P_{in} = 106.6W, P.F = 0.801	
		Limit	Measured
Fundamental			0.4672
3	3.40	0.3650	0.2937
5	1.90	0.2040	0.1523
7	1	0.1073	0.0837
9	0.50	0.0537	0.0280
11	0.35	0.0376	0.0022
13	0.30	0.0318	0.0064





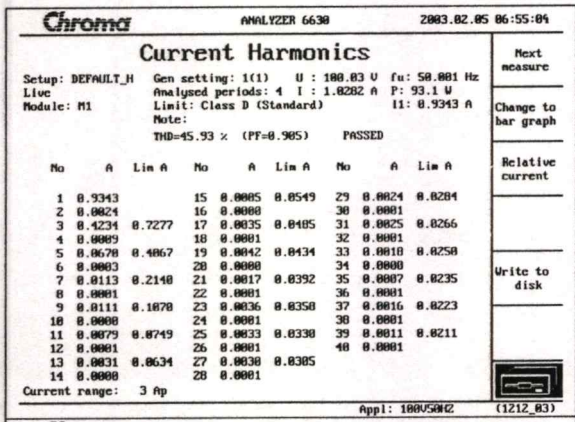


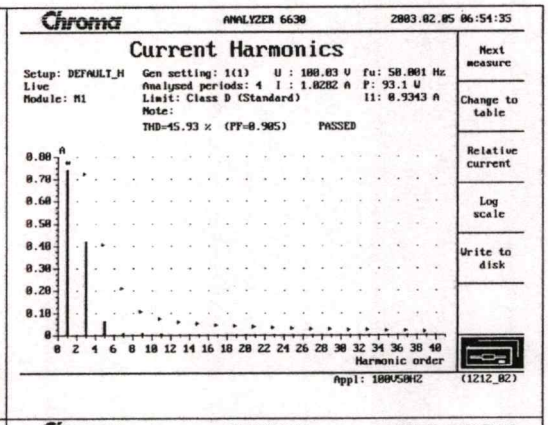


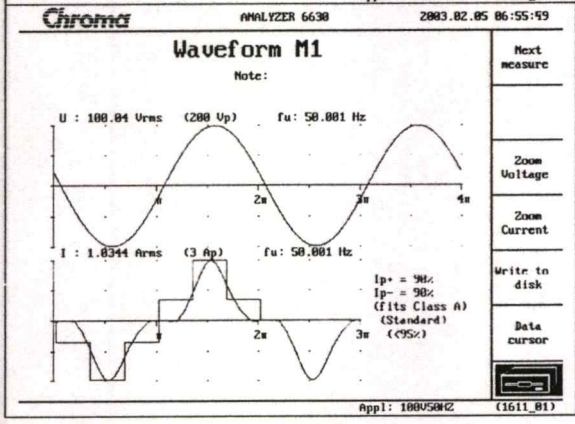
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

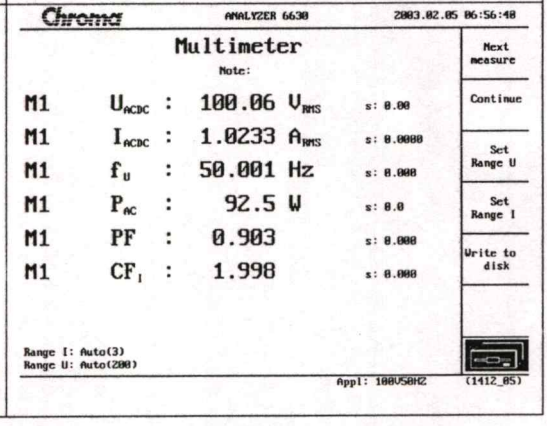
50W: 12V/4.17A

HARMONIC ORDER	HARMONIC Limit (mA/W)	HARMONIC CURRENT (A)	
		$100V_{ac}$@50Hz P_{in} = 92.5W, P.F = 0.903	
		Limit	Measured
Fundamental			0.9343
3	3.40	0.7277	0.4234
5	1.90	0.4067	0.0670
7	1	0.2140	0.0113
9	0.50	0.1070	0.0111
11	0.35	0.0749	0.0079
13	0.30	0.0634	0.0031









เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.2.2 เปรียบเทียบคุณสมบัติทางไฟฟ้า ของตัวเหนี่ยวนำที่นำเสนอแบบแยกแกนและรวมแกน เทียบกับตัวเหนี่ยวนำแบบทั่วไป

- **ตัวเหนี่ยวนำที่ใช้ในการปรับปรุงค่าตัวประกอบกำลัง (L_a) แบบทั่วไป**

Load condition: 12V/4.17A

Input voltage (V_{ac}/Hz)	Iin (A_{rms})	Pin (W)	Pout (W)	Dissipated Power (W)	Efficiency (%)	Power Factor	Crest Factor I	THD (%)	Vo (V)
90/60	1.163	97.7	50.00	47.7	51.18	0.934	1.839	36.64	11.900
100/60	1.045	96.2	50.00	46.2	51.98	0.920	1.936	42.72	11.900
115/50	0.931	96.0	50.00	46.0	52.08	0.896	2.038	47.96	11.900
240/50	0.571	108.3	50.00	58.3	46.17	0.788	2.467	77.16	11.900
264/50	0.540	110.7	50.00	60.7	45.17	0.775	2.527	80.62	11.900

- **ตัวเหนี่ยวนำที่ใช้ในการปรับปรุงค่าตัวประกอบกำลัง (L_a) ที่นำเสนอแบบแยกแกน**

Load condition: 12V/4.17A

Input voltage (V_{ac}/Hz)	Iin (A_{rms})	Pin (W)	Pout (W)	Dissipated Power (W)	Efficiency (%)	Power Factor	Crest Factor I	THD (%)	Vo (V)
90/60	1.123	93.2	50.00	43.2	53.65	0.923	1.891	39.36	11.900
100/60	1.003	90.7	50.00	40.7	55.13	0.904	1.987	45.35	11.930
115/50	0.893	90.6	50.00	40.6	55.19	0.882	2.081	52.11	11.930
240/50	0.540	102.0	50.00	52.0	49.02	0.785	2.480	77.75	11.900
264/50	0.508	103.5	50.00	53.5	48.31	0.771	2.549	81.31	11.900

- **ตัวเหนี่ยวนำที่ใช้ในการปรับปรุงค่าตัวประกอบกำลัง (L_a) ที่นำเสนอแบบรวมแกน**

Load condition: 12V/4.17A

Input voltage (V_{ac}/Hz)	Iin (A_{rms})	Pin (W)	Pout (W)	Dissipated Power (W)	Efficiency (%)	Power Factor	Crest Factor I	THD (%)	Vo (V)
90/60	1.112	91.6	50.00	41.6	54.59	0.915	1.926	42.57	11.780
100/60	1.026	92.8	50.00	42.8	53.88	0.904	1.999	45.80	11.930
115/50	0.923	94.7	50.00	44.7	52.80	0.892	2.061	49.50	11.930
240/50	0.561	107.5	50.00	57.5	46.51	0.796	2.546	74.95	11.930
264/50	0.528	110.1	50.00	60.1	45.41	0.787	2.612	77.34	11.930

ในหัวข้อที่ 7.2.1และ 7.2.2 เป็นการทดสอบเปรียบเทียบคุณสมบัติทางไฟฟ้า ค่าตัวประกอบกำลัง ค่าความเพี้ยนฮาร์มอนิกรวม ความสามารถในการผ่านมาตรฐาน IEC 1000-3-2 Class D และ MITI ของวงจรต้นแบบ ที่เงื่อนไขการทดสอบเดียวกัน สำหรับวงจรต้นแบบที่ใช้ร่วมกับตัวเหนี่ยวนำแบบทั่วไปและตัวเหนี่ยวนำแบบที่นำเสนอ ทั้งแบบรวมแกนและแบบแยกแกนแม่เหล็ก จะเห็นได้ว่าจะมีความแตกต่างกันเพียงเล็กน้อยเท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.2.3 เปรียบเทียบคุณสมบัติการป้องกันและการตอบสนองต่อโหลดของวงจรที่ประกอบด้วยตัวเหนี่ยวนำที่ใช้ในการปรับปรุงค่าตัวประกอบกำลังแบบทั่วไปและแบบที่นำเสนอ

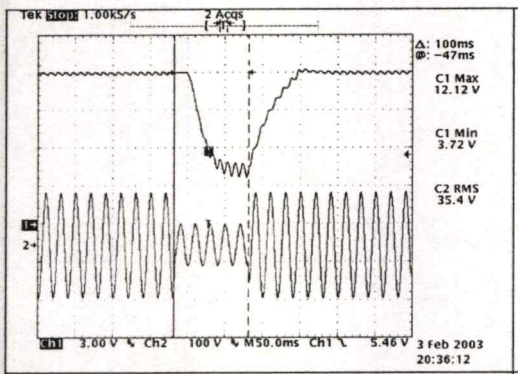
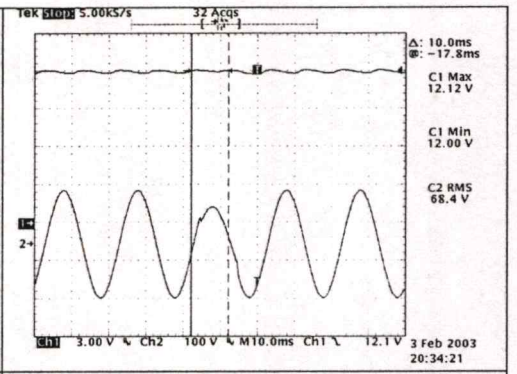
7.2.3.1 ทดสอบการป้องกันแรงดันไฟฟ้าตก (LINE VOLTAGE SAG)

จุดประสงค์ : เพื่อเปรียบเทียบความสามารถของวงจรที่ใช้ตัวเหนี่ยวนำแบบทั่วไปและแบบที่นำเสนอในการป้องกันแรงดันไฟฟ้าด้านอินพุตตก

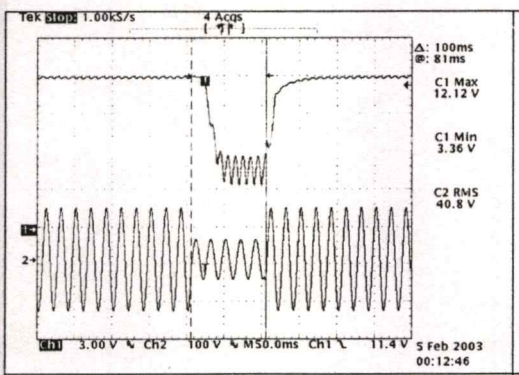
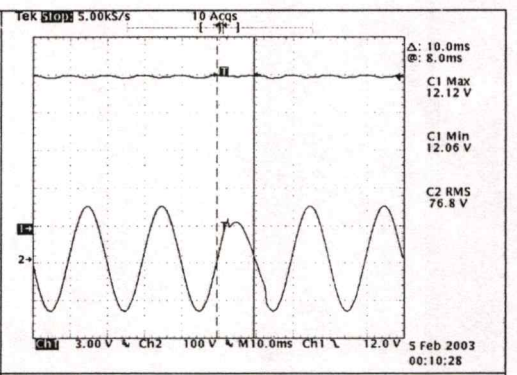
เงื่อนไขในการทดสอบ: กำหนดให้โหลดมีค่าที่พิกัด (4.17 A) และทำการกำหนดให้แรงดันไฟฟ้าอินพุตมีค่าดังต่อไปนี้

- 100 V_{ac} to 70 V_{ac} for 10 ms, back to 100 V_{ac} at 50 Hz, with a 10% duty cycle
- 100 V_{ac} to 40 V_{ac} for 100 ms, back to 100 V_{ac} at 50 Hz, with a 10% duty cycle

- **ตัวเหนี่ยวนำที่ใช้ในการปรับปรุงค่าตัวประกอบกำลัง (L_a) แบบทั่วไป**

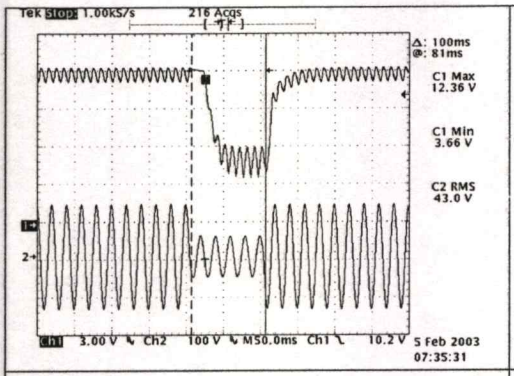
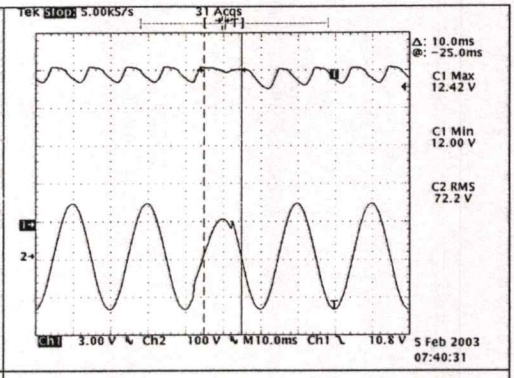
	
100 V_{ac} to 40 V_{ac}; 12V@4.17A 1) V_o; 2) V_{in}	100 V_{ac} to 70 V_{ac}; 12V@4.17A 1) V_o; 2) V_{in}

- **ตัวเหนี่ยวนำที่ใช้ในการปรับปรุงค่าตัวประกอบกำลัง (L_a) ที่นำเสนอแบบแยกแกน**

	
100 V_{ac} to 40 V_{ac}; 12V@4.17A 1) V_o; 2) V_{in}	100 V_{ac} to 70 V_{ac}; 12V@4.17A 1) V_o; 2) V_{in}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- **ตัวเหนี่ยวนำที่ใช้ในการปรับปรุงค่าตัวประกอบกำลัง (L_a) ที่นำเสนอแบบรวมแกน**

	
100 V_{ac} to 40 V_{ac}; 12V@4.17A 1) V_o; 2) V_{in}	100 V_{ac} to 70 V_{ac}; 12V@4.17A 1) V_o; 2) V_{in}

7.2.3.2 การตอบสนองต่อการเปลี่ยนแปลงโหลด (DYNAMIC LOAD RESPONSE)

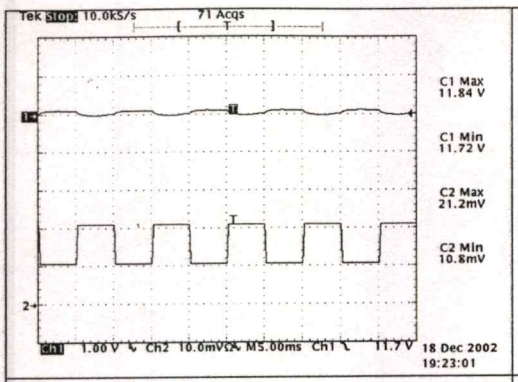
จุดประสงค์ : เพื่อเปรียบเทียบความสามารถของวงจรที่ใช้ตัวเหนี่ยวนำแบบทั่วไปและแบบที่นำเสนอในการตอบสนองต่อการเปลี่ยนแปลงของโหลด

เงื่อนไขในการทดสอบ: กำหนดให้โหลดมีค่าเปลี่ยนแปลงจาก 2.1 A ไปยัง 4.17 A ที่อัตราการเปลี่ยนแปลงของกระแสไฟฟ้าเอาท์พุตเท่ากับ 0.5 A/μsec และจาก 0 A ไปยัง 4.17 A ที่อัตราการเปลี่ยนแปลงของกระแสไฟฟ้าเอาท์พุตเท่ากับ 1 A/μsec ที่ความถี่ของการเปลี่ยนแปลงโหลดเท่ากับ 100 Hz และ 10 kHz ที่ค่าดูตี้ไซเคิ้ลเท่ากับ 50 % และกำหนดให้แรงดันไฟฟ้าอินพุตที่ป้อนขณะทำการทดสอบมีค่าเท่ากับ 90 V_{ac} และ 264 V_{ac} ตามลำดับ

- **ตัวเหนี่ยวนำที่ใช้ในการปรับปรุงค่าตัวประกอบกำลัง (L_a) แบบทั่วไป**

ค่าโหลดที่เปลี่ยนแปลง	ค่าแรงดันไฟฟ้าเอาท์พุตสูงสุดที่วัดได้
2.1 A to 4.17 A	11.72 V ~ 11.9 V
0 A to 4.17 A	11.66 V ~ 11.92 V

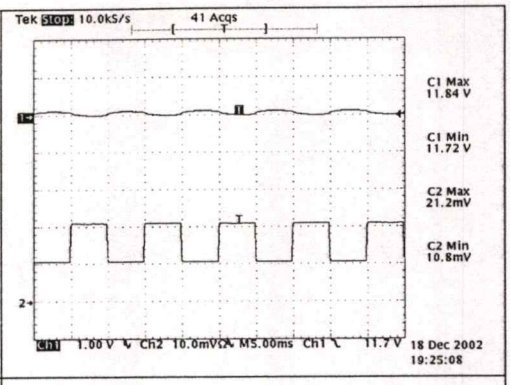
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



2.1A to 4.17A

90 V_{ac} at 0.5 A/μsec, 100 Hz

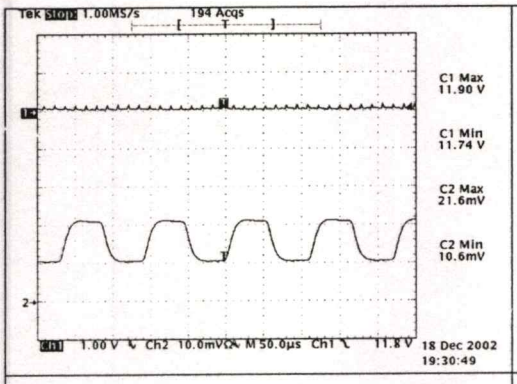
1) V_o; 2) I_o[2A/DIV]



2.1A to 4.17A

264 V_{ac} at 0.5 A/μsec , 100 Hz

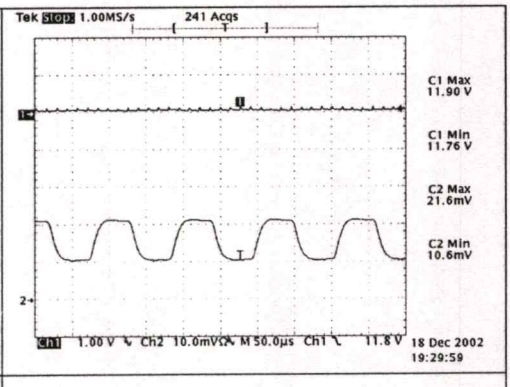
1) V_o; 2) I_o[2A/DIV]



2.1A to 4.17A

90 V_{ac} at 0.5 A/μsec, 10 kHz

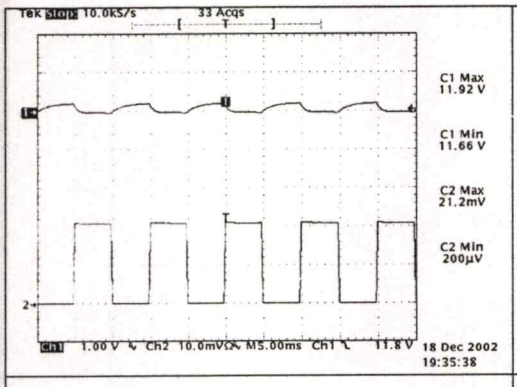
1) V_o; 2) I_o[2A/DIV]



2.1A to 4.17A

264 V_{ac} at 0.5 A/μsec , 10 kHz

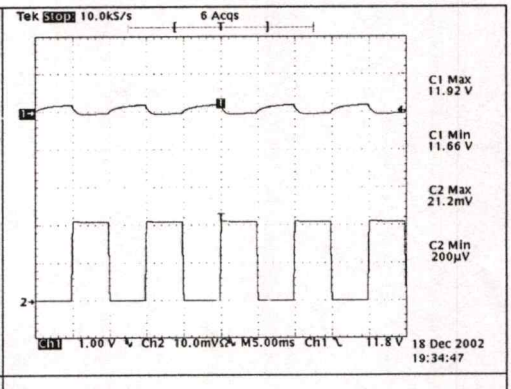
1) V_o; 2) I_o[2A/DIV]



0A to 4.17A

90 V_{ac} at 1 A/μsec, 100 Hz

1) V_o; 2) I_o[2A/DIV]

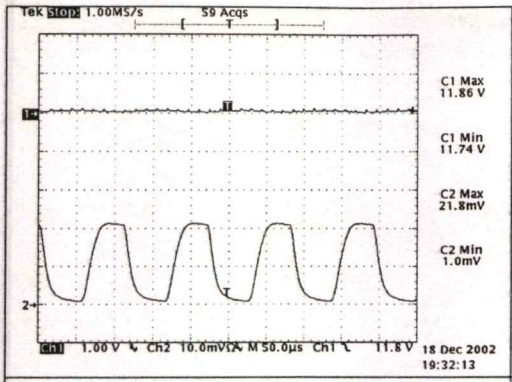
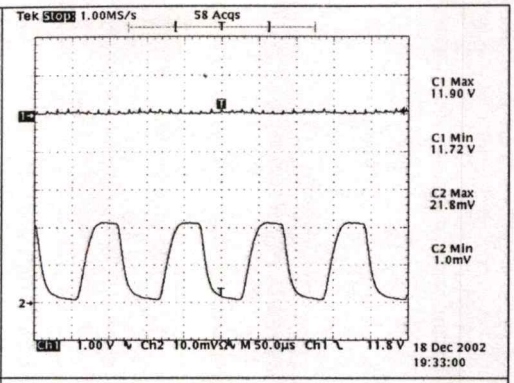


0A to 4.17A

264V_{ac} at 1 A/μsec , 100 Hz

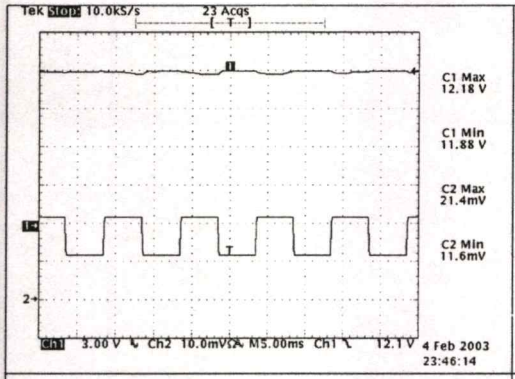
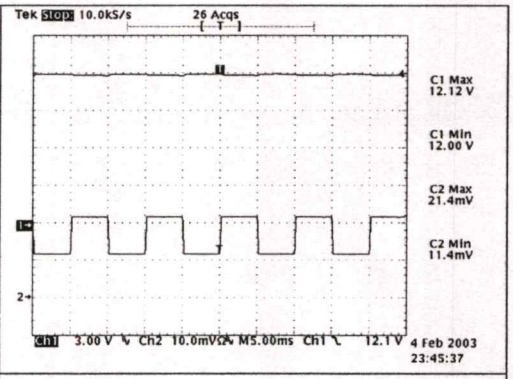
1) V_o; 2) I_o[2A/DIV]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

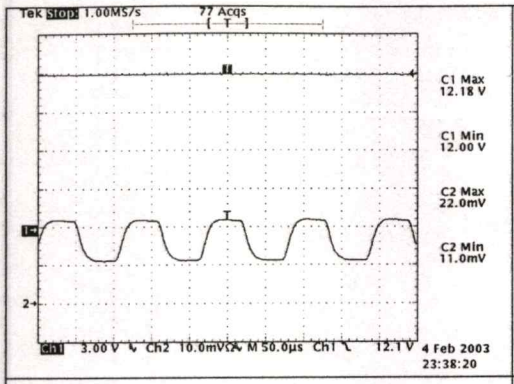
	
0A to 4.17A 90 V_{ac} at 1 A/µsec, 10 kHz 1) V_o; 2) I_o[2A/DIV]	0A to 4.17A 264 V_{ac} at 1 A/µsec , 10 kHz 1) V_o; 2) I_o[2A/DIV]

- **ตัวเหนี่ยวนำที่ใช้ในการปรับปรุงค่าตัวประกอบกำลัง (L_a) ที่นำเสนอแบบแยกแกน**

ค่าโหลดที่เปลี่ยนแปลง	ค่าแรงดันไฟฟ้าเอาท์พุตสูงสุดที่วัดได้
2.1A to 4.17A	11.88 V ~ 12.24 V
0A to 4.17A	11.76 V ~ 12.30 V

	
2.1A to 4.17A 90 V_{ac} at 0.5 A/µsec, 100 Hz 1) V_o; 2) I_o[2A/DIV]	2.1A to 4.17A 264 V_{ac} at 0.5 A/µsec , 100 Hz 1) V_o; 2) I_o[2A/DIV]

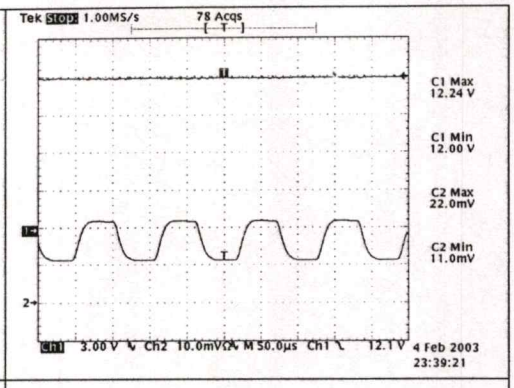
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



2.1A to 4.17A

90 V_{ac} at 0.5 A/µsec, 10 kHz

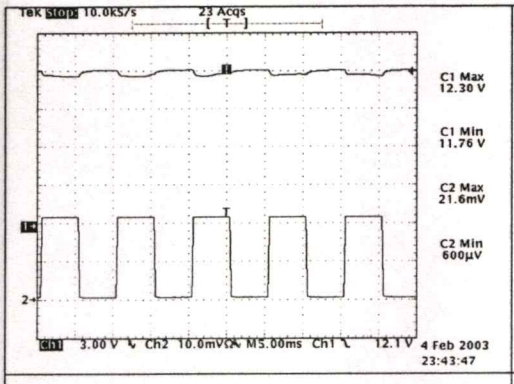
1) V_o; 2) I_o[2A/DIV]



2.1A to 4.17A

264 V_{ac} at 0.5 A/µsec , 10 kHz

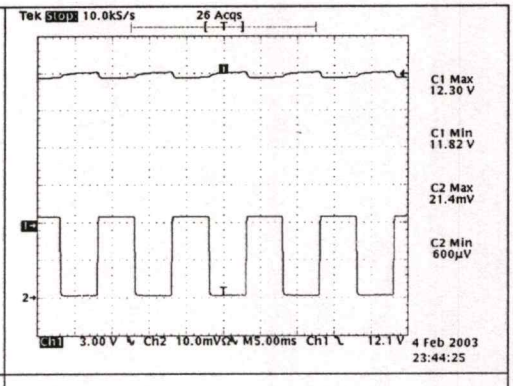
1) V_o; 2) I_o[2A/DIV]



0A to 4.17A

90 V_{ac} at 1 A/µsec, 100 Hz

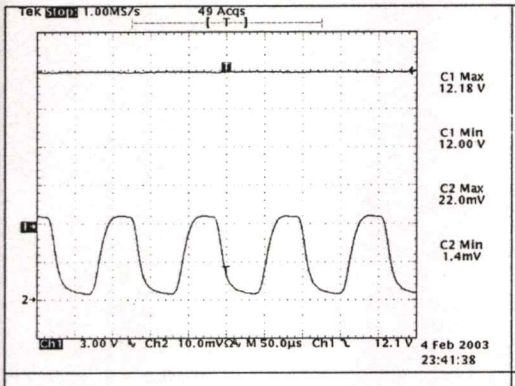
1) V_o; 2) I_o[2A/DIV]



0A to 4.17A

264 V_{ac} at 1 A/µsec , 100 Hz

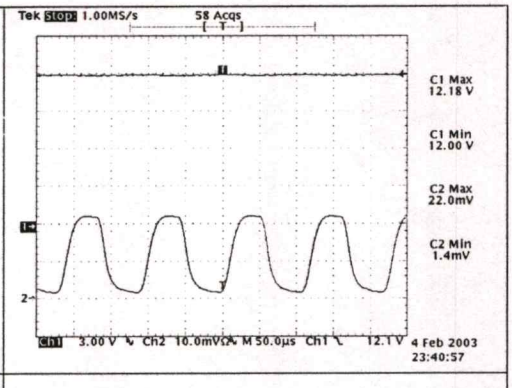
1) V_o; 2) I_o[2A/DIV]



0A to 4.17A

90 V_{ac} at 1 A/µsec, 10 kHz

1) V_o; 2) I_o[2A/DIV]



0A to 4.17A

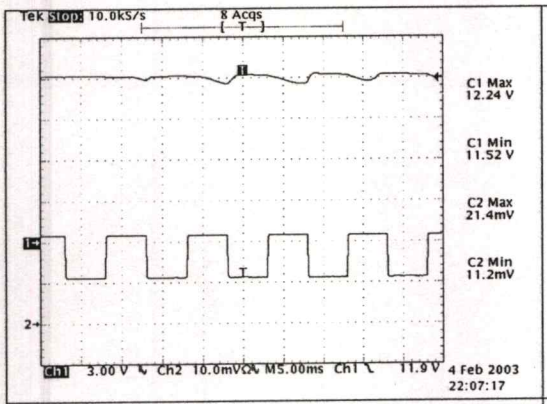
264 V_{ac} at 1 A/µsec , 10 kHz

1) V_o; 2) I_o[2A/DIV]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- **ตัวเหนี่ยวนำที่ใช้ในการปรับปรุงค่าตัวประกอบกำลัง (L_a) ที่นำเสนอแบบรวมแกน**

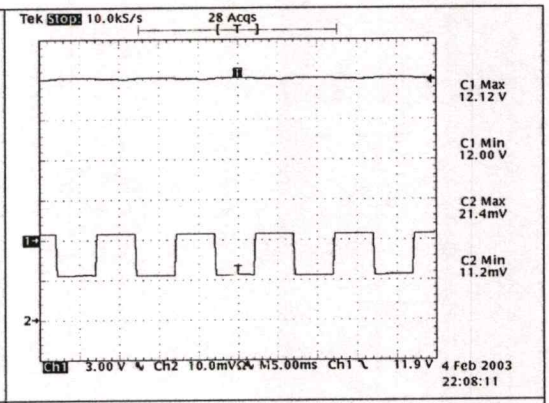
ค่าโหลดที่เปลี่ยนแปลง	ค่าแรงดันไฟฟ้าเอาท์พุตสูงสุดที่วัดได้
2.1A to 4.17A	11.52 V ~ 12.24 V
0A to 4.17A	11.4 V ~ 12.36 V



2.1A to 4.17A

90 V_{ac} at 0.5 A/μsec, 100 Hz

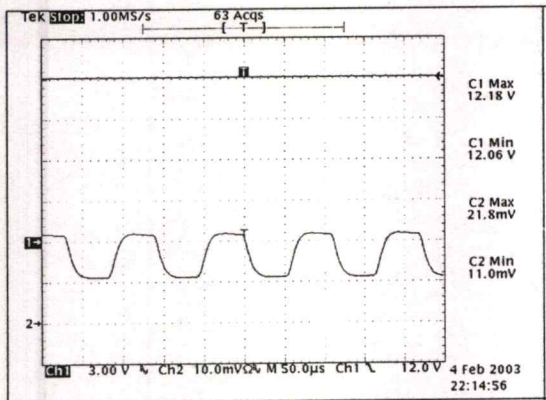
1) V_o; 2) I_o[2A/DIV]



2.1A to 4.17A

264 V_{ac} at 0.5 A/μsec , 100 Hz

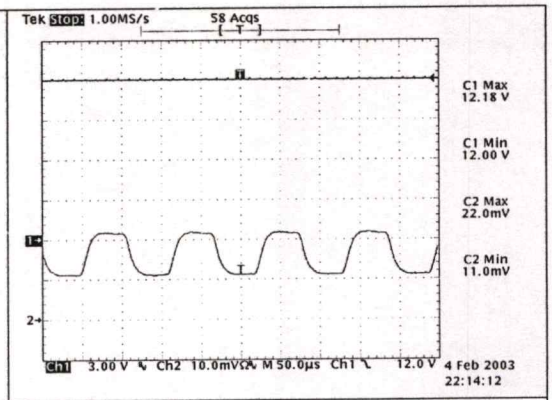
1) V_o; 2) I_o[2A/DIV]



2.1A to 4.17A

90 V_{ac} at 0.5 A/μsec, 10 kHz

1) V_o; 2) I_o[2A/DIV]

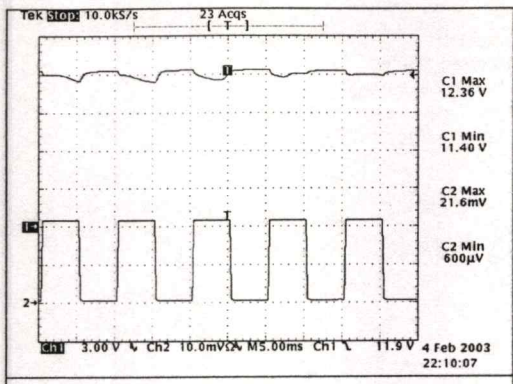
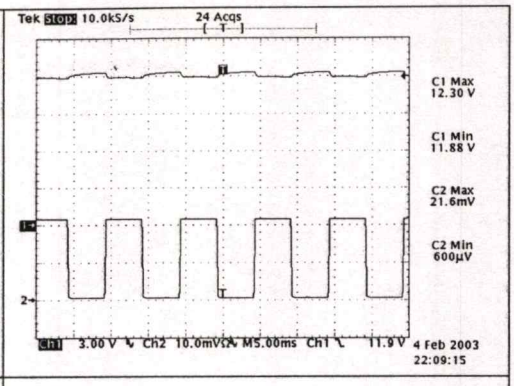
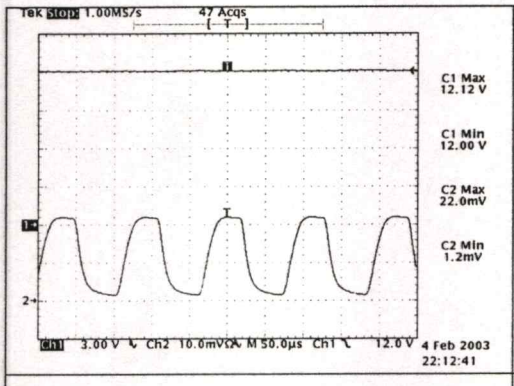
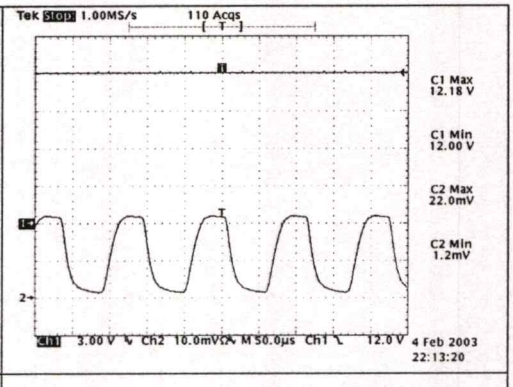


2.1A to 4.17A

264 V_{ac} at 0.5 A/μsec , 10 kHz

1) V_o; 2) I_o[2A/DIV]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	
0A to 4.17A 90 V_{ac} at 1 A/µsec, 100 Hz 1) V_o; 2) I_o[2A/DIV]	0A to 4.17A 264 V_{ac} at 1 A/µsec , 100 Hz 1) V_o; 2) I_o[2A/DIV]
	
0A to 4.17A 90 V_{ac} at 1 A/µsec, 10 kHz 1) V_o; 2) I_o[2A/DIV]	0A to 4.17A 264 V_{ac} at 1 A/µsec , 10 kHz 1) V_o; 2) I_o[2A/DIV]

จากการทดลองในหัวข้อที่ 7.2.3 ในเรื่องของคุณสมบัติในการป้องกันและการตอบสนองต่อการเปลี่ยนแปลงของโหลดของวงจรต้นแบบจะเห็นได้ว่า ไม่ว่าจะเป็นตัวเหนี่ยวนำแบบทั่วไปหรือแบบที่นำเสนอ ทั้งแบบแยกแกนแม่เหล็กและรวมแกนแม่เหล็ก ต่างก็มีความสามารถในการป้องกันแรงดันไฟฟ้าตกและสามารถตอบสนองต่อการเปลี่ยนแปลงโหลดได้เช่นกัน

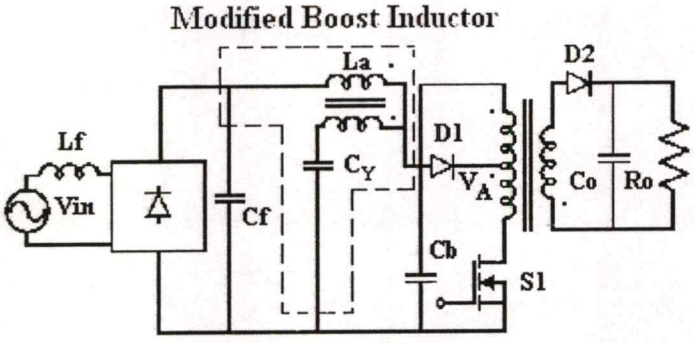
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.2.4 คุณสมบัติทางด้านสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของตัวเหนี่ยวนำที่ใช้ในการปรับปรุงค่าตัวประกอบกำลัง (L_a) ที่นำเสนอแบบแยกแกน

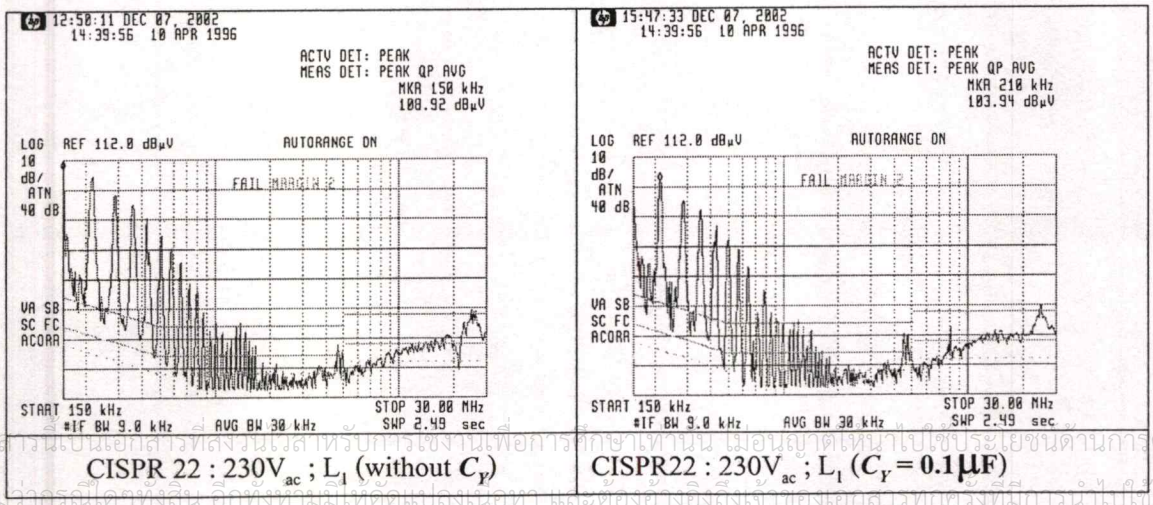
ทำการวัดสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำที่เกิดจากวงจรต้นแบบ โดยใช้เส้นขีดจำกัดของการทดสอบตามมาตรฐาน CISPR 22 Class B และวิธีการวัดตาม ANSI C63.2.1992 Std. ดังแสดงในรายละเอียดไว้แล้วในบทที่ 3 หัวข้อ 3.6 และนอกจากนั้น วงจรต้นแบบที่ทดสอบจะไม่ได้ใส่วงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้า (EMI filter) รวมเข้าในวงจร

ในการวัดสัญญาณรบกวนแม่เหล็กไฟฟ้าได้วัดเฉพาะด้านสายไลน์เทียบกับกราวด์เท่านั้น (Line-to-ground) และแรงดันอินพุตจะมีค่าเท่ากับ $230V_{ac}$/50Hz และใช้โหลดความต้านทานที่พิกัดกระแสไฟฟ้า (4.17 A)

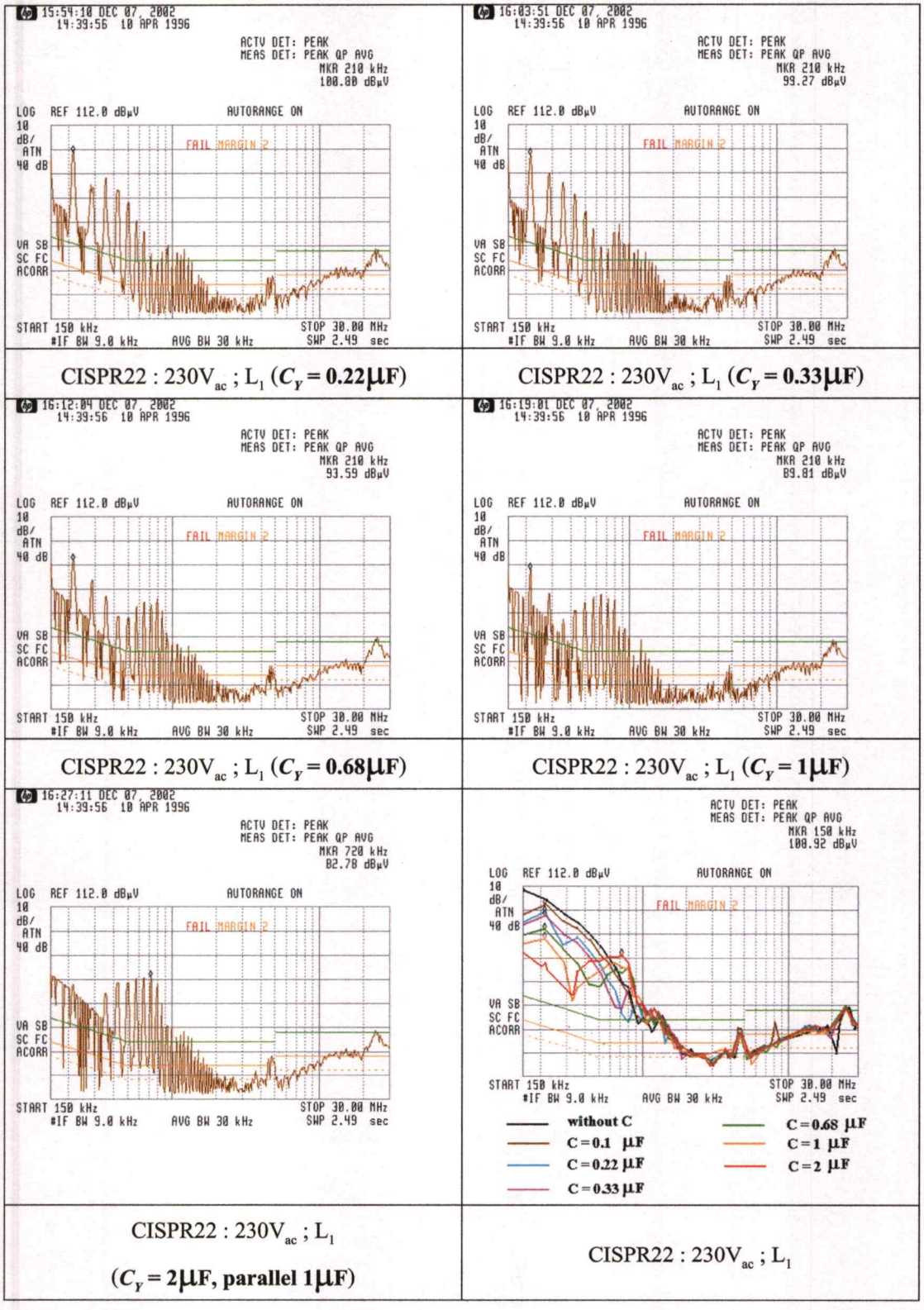
- เปลี่ยนแปลงค่าตัวเก็บประจุที่ต่ออยู่กับตัวเหนี่ยวนำที่นำเสนอโดยมีค่าเปลี่ยนแปลงจาก $C_Y = 0\mu F$, $0.1\mu F$, $0.22\mu F$, $0.33\mu F$, $0.68\mu F$, $1\mu F$ และ $2\mu F$ (ขนานตัวเก็บประจุ $1\mu F$) ตามลำดับ โดยยังคงค่าตัวเหนี่ยวนำร่วม (PFC Inductor: L_a) เท่ากับ 30 μH [84]



รูปที่ 7.9 เปลี่ยนแปลงค่าตัวเก็บประจุ C_Y ที่ต่ออยู่กับตัวเหนี่ยวนำร่วมโดยอาศัยเทคนิค Zero-Ripple ในวงจรต้นแบบ



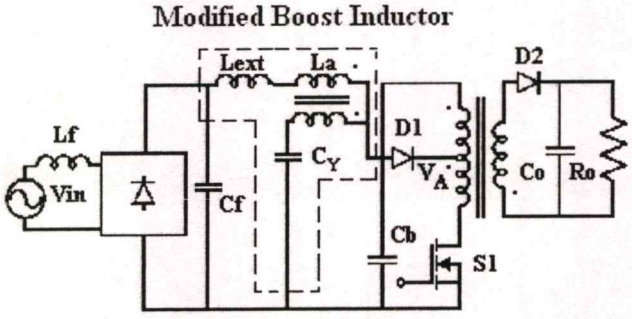
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



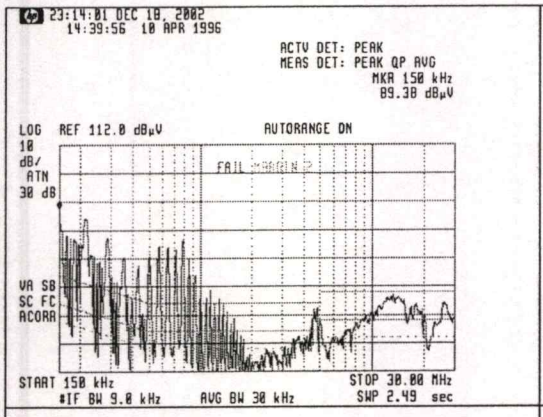
รูปที่ 7.10 สรุปการเปรียบเทียบสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำเมื่อทำการเปลี่ยนแปลงค่าตัวเก็บประจุ (C_Y)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ทำการต่อตัวเหนี่ยวนำเพิ่ม (L_{ext}) โดยนำมาต่ออนุกรมกับตัวเหนี่ยวนำร่วม L_a โดยที่เปลี่ยนแปลงค่าตัวเหนี่ยวนำเพิ่ม L_{ext} = 0μH, 2μH, 3μH, 4μH, 5μH, 6μH, 7μH, 10μH, 16μH, 41μH, 69μH, 77μH, 97μH , 129μH และ 256μH โดยยังคงค่าตัวเหนี่ยวนำร่วม (PFC Inductor: L_a) และค่าตัวเก็บประจุ C_Y เท่ากับ เท่ากับ 30 μH และ 1 μF อย่างไรก็ตามรูปแบบการใส่ L_{ext} ดังกล่าวปรากฏใน [57]

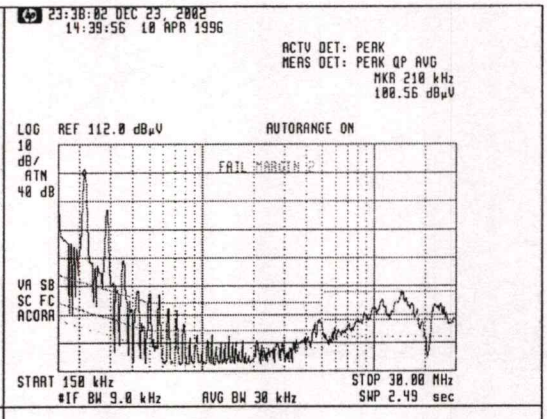


รูปที่ 7.11 รูปแบบของตัวเหนี่ยวนำที่นำเสนอโดยอาศัยเทคนิค Ripple-Steering



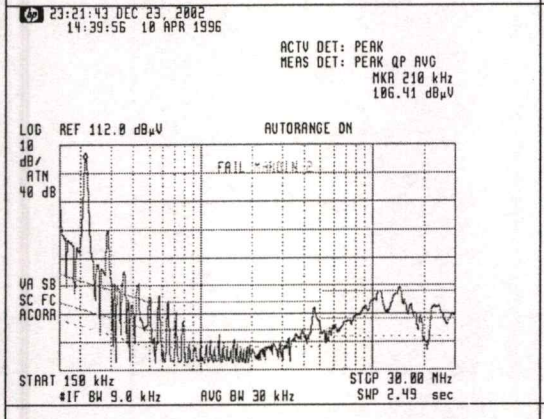
CISPR22 : 230V_{ac} ; L_1

(C_Y = 1 μF, and without L_{ext})



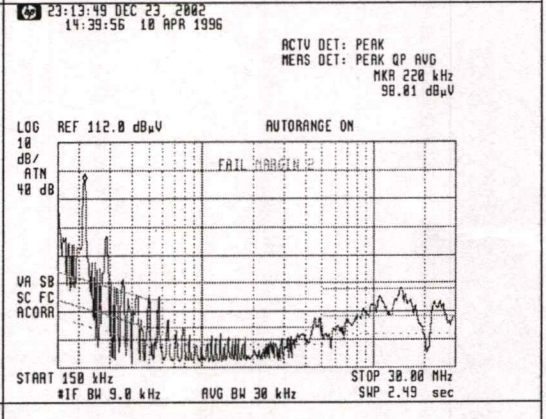
CISPR22 : 230V_{ac} ; L_1

(C_Y = 1 μF, and L_{ext} at main branch = 2 μH)



CISPR22 : 230V_{ac} ; L_1

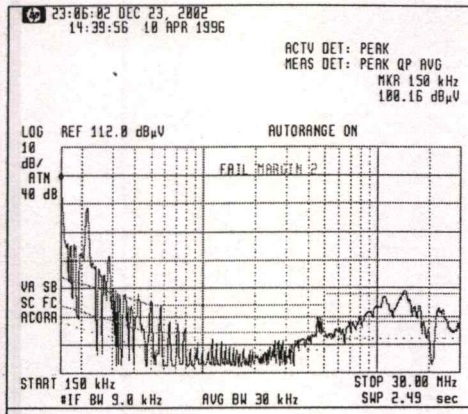
(C_Y = 1 μF, and L_{ext} at main branch = 3 μH)



CISPR22 : 230V_{ac} ; L_1

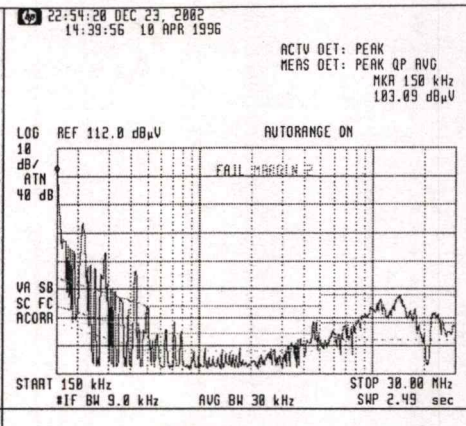
(C_Y = 1 μF, and L_{ext} at main branch = 4 μH)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



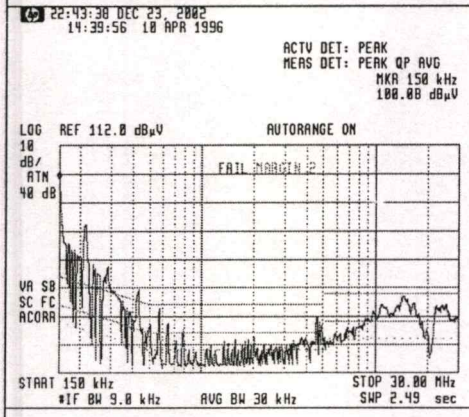
CISPR22 : $230V_{ac}$; L_1

(C_Y = 1µF, and L_{ext} at main branch = 5µH)



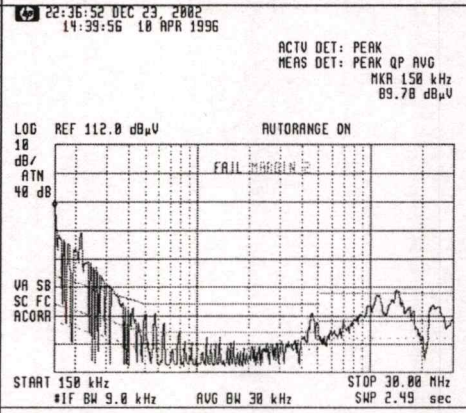
CISPR22 : $230V_{ac}$; L_1

(C_Y = 1µF, and L_{ext} at main branch = 6µH)



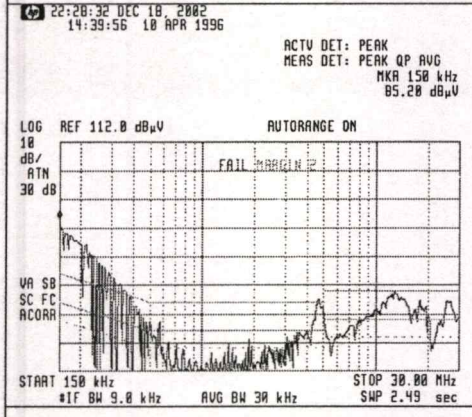
CISPR22 : $230V_{ac}$; L_1

(C_Y = 1µF, and L_{ext} at main branch = 7µH)



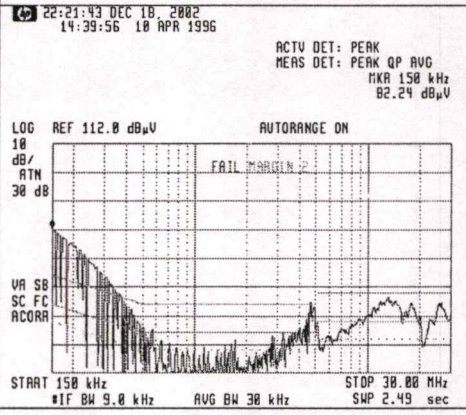
CISPR22 : $230V_{ac}$; L_1

(C_Y = 1µF, and L_{ext} at main branch = 10µH)



CISPR22 : $230V_{ac}$; L_1

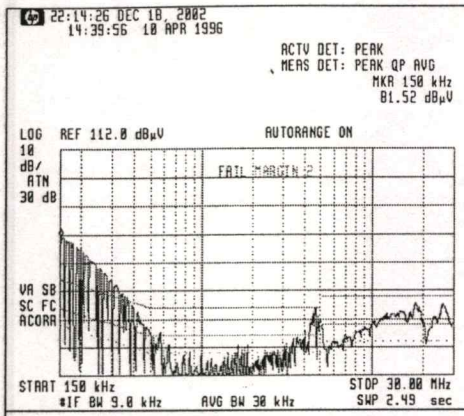
(C_Y = 1µF, and L_{ext} at main branch = 16µH)



CISPR22 : $230V_{ac}$; L_1

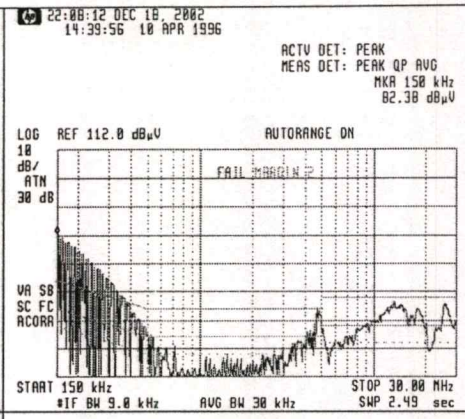
(C_Y = 1µF, and L_{ext} at main branch = 41µH)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



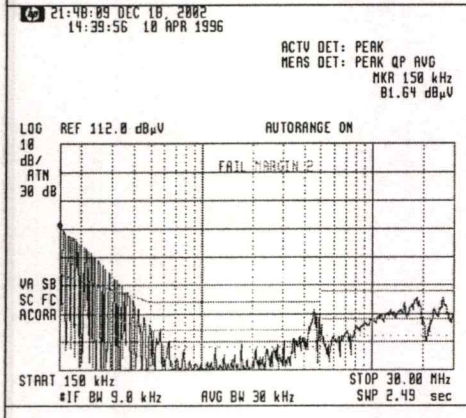
CISPR22 : 230V_{ac} ; L_1

(C_Y = 1µF, and L_{ext} at main branch = 69µH)



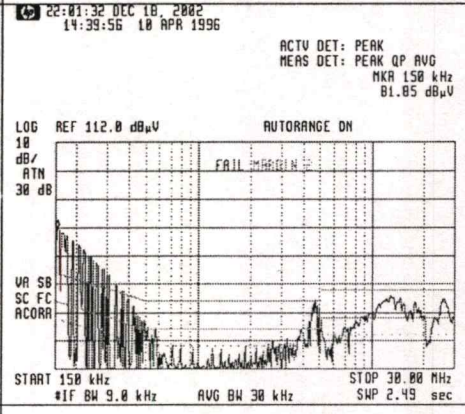
CISPR22 : 230V_{ac} ; L_1

(C_Y = 1µF, and L_{ext} at main branch = 77µH)



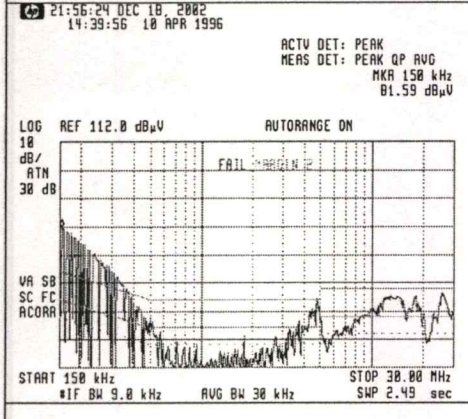
CISPR22 : 230V_{ac} ; L_1

(C_Y = 1µF, and L_{ext} at main branch = 97µH)



CISPR22 : 230V_{ac} ; L_1

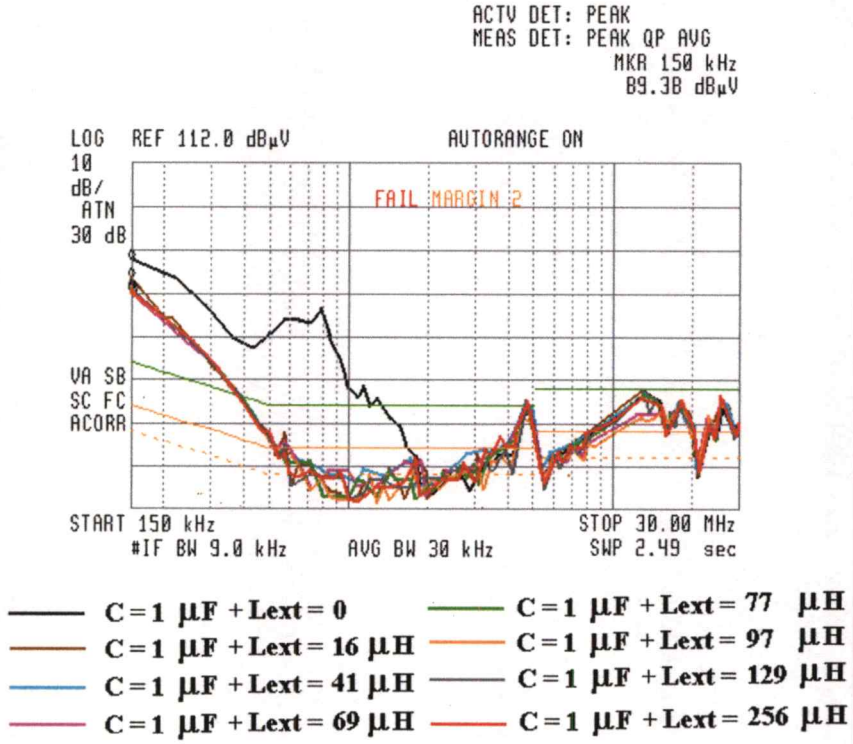
(C_Y = 1µF, and L_{ext} at main branch = 129µH)

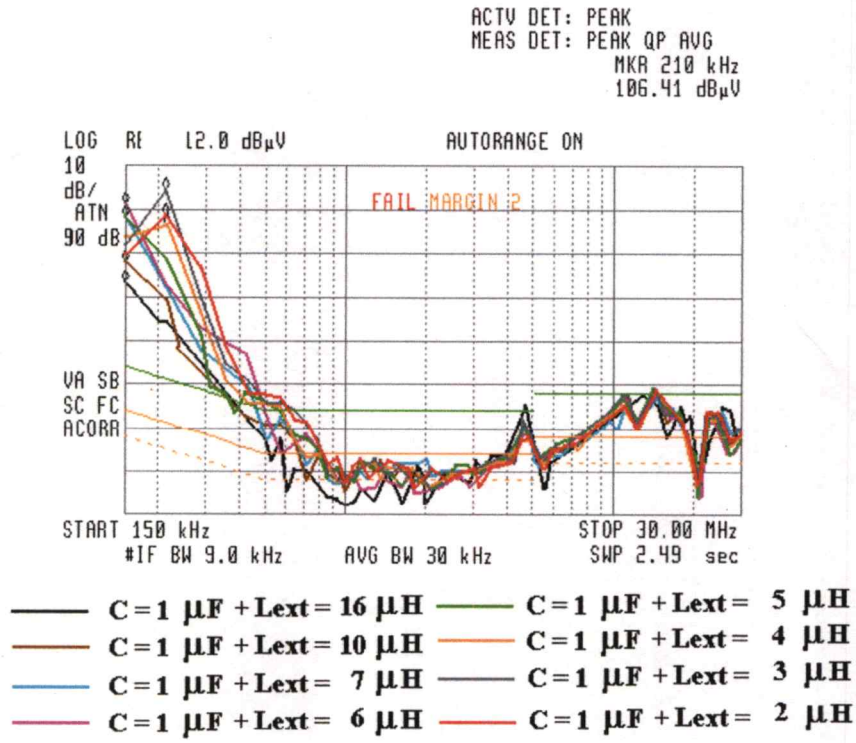


CISPR22 : 230V_{ac} ; L_1

(C_Y = 1µF, and L_{ext} at main branch = 256µH)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

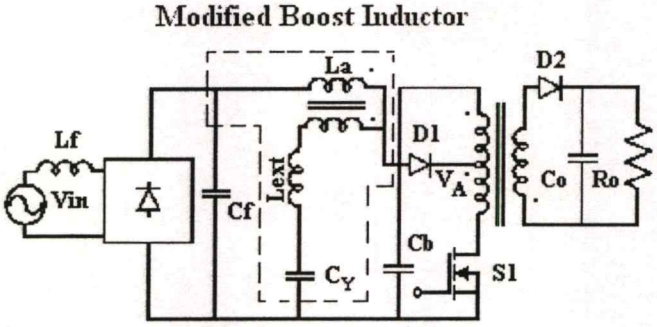




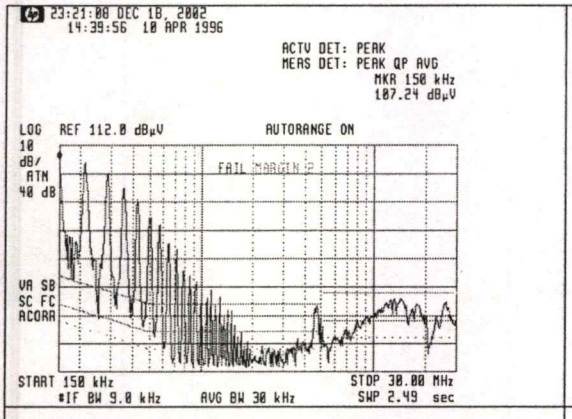
รูปที่ 7.12 เปรียบเทียบสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของการเปลี่ยนแปลงค่า L_{ext} ที่ต่ออนุกรมอยู่กับตัวเหนี่ยวนำร่วม (L_a) โดย C_Y= 1µF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

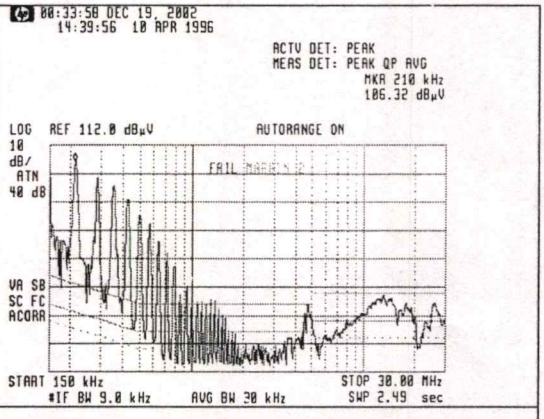
- เพิ่มตัวเหนี่ยวนำโดยนำมาต่ออนุกรมกับตัวเก็บประจุ C_Y = 1μF โดยมีค่าเปลี่ยนแปลงจาก L_{ext} = 0μH, 16μH, 41μH, 69μH, 77μH, 97μH , 129μH และ 256μH ตามลำดับ โดยยังคงค่าตัวเหนี่ยวนำร่วม (PFC Inductor: L_a) เท่ากับ 30 μH อย่างไรก็ตามรูปแบบการใส่ L_{ext} ดังกล่าวปรากฏใน [54]



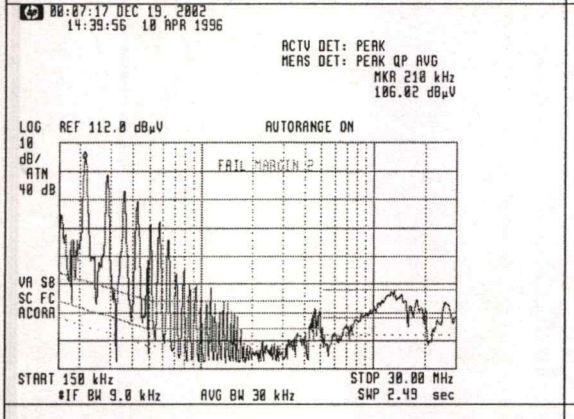
รูปที่ 7.13 รูปแบบของตัวเหนี่ยวนำแบบ Ripple-Steering Technique ในวงจรต้นแบบโดยได้มีการปรับเปลี่ยนตำแหน่งของ L_{ext} โดยที่ใส่ L_{ext} ตามตำแหน่งที่ระบุใน [54]



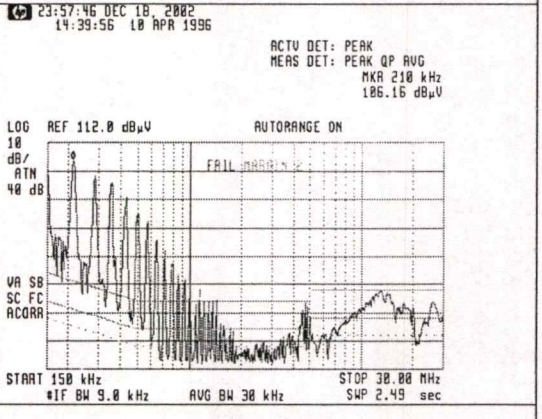
CISPR22 : 230V_{ac} ; L_1 (C_Y = **1μF** + L_{ext} = **16μH**)



CISPR22 : 230V_{ac} ; L_1 (C_Y = **1μF** + L_{ext} = **41μH**)

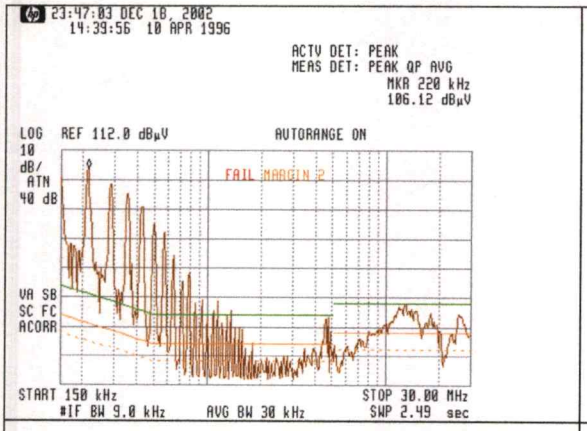


CISPR22 : 230V_{ac} ; L_1 (C_Y = **1μF** + L_{ext} = **69μH**)

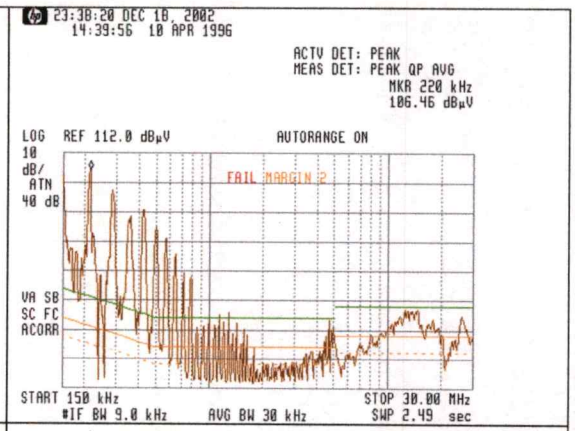


CISPR22 : 230V_{ac} ; L_1 (C_Y = **1μF** + L_{ext} = **77μH**)

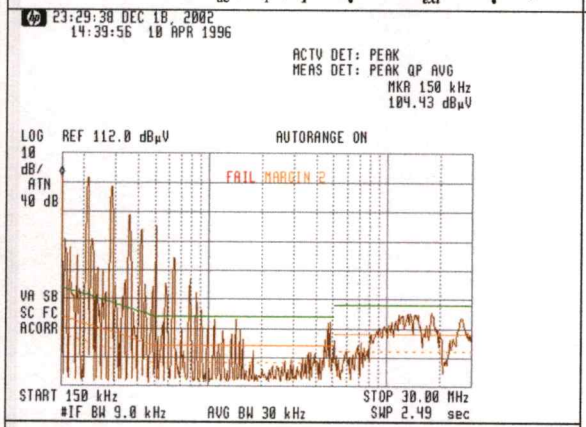
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



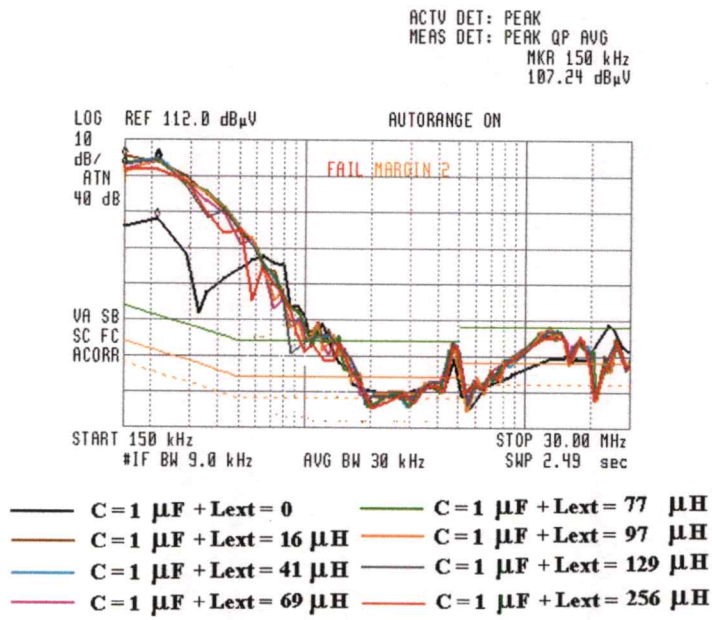
CISPR22 : 230V_{ac} ; L_1 ($C_Y = 1\mu F + L_{ext} = 97\mu H$)



CISPR22 : 230V_{ac} ; L_1 ($C_Y = 1\mu F + L_{ext} = 129\mu H$)



CISPR22 : 230V_{ac} ; L_1 ($C_Y = 1\mu F + L_{ext} = 256\mu H$)



รูปที่ 7.14 สรุปการเปรียบเทียบสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของการเปลี่ยนแปลงค่า L_{ext} ที่ต่ออนุกรมอยู่กับ $C_Y = 1\mu F$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- เปลี่ยนตำแหน่งตัวเหนี่ยวนำเพิ่ม (L_{ext})ที่ต่ออนุกรมอยู่กับตัวเหนี่ยวนำร่วม (L_a) โดยคงค่า L_a = 30 μH, L_{ext} = 16μH และ C_Y = 1μF

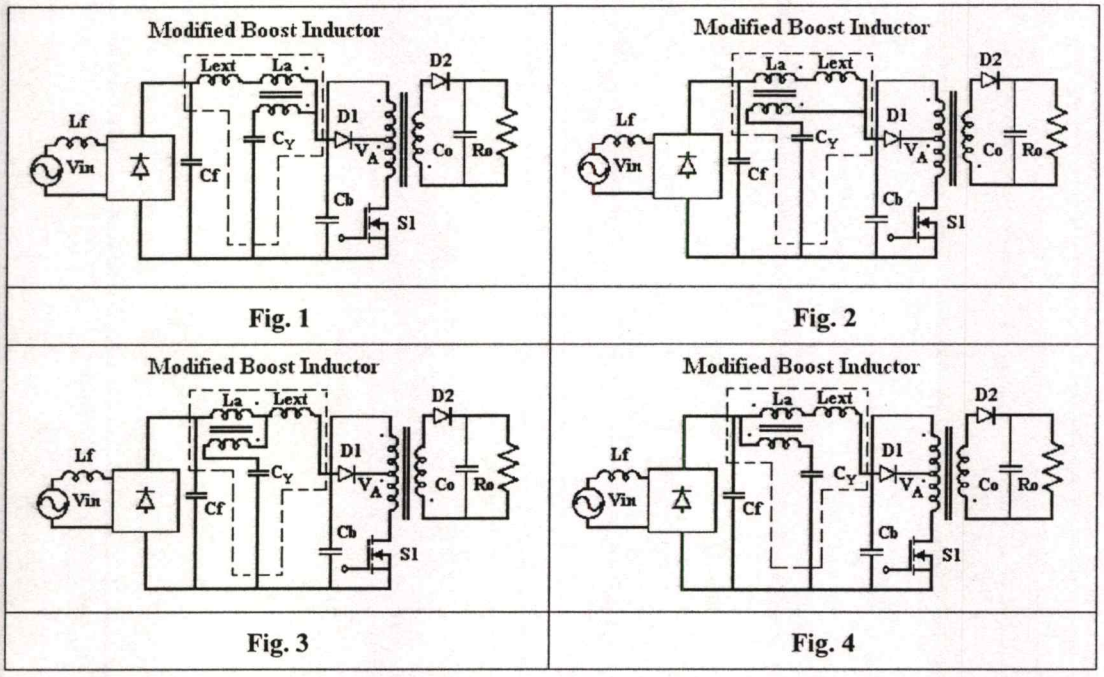


Fig. 1 Fig. 2

Fig. 3 Fig. 4

รูปที่ 7.15 รูปแบบของตัวเหนี่ยวนำที่นำเสนอแบบ Ripple-Steering Technique ในวงจรต้นแบบที่มีการเปลี่ยนแปลงตำแหน่ง

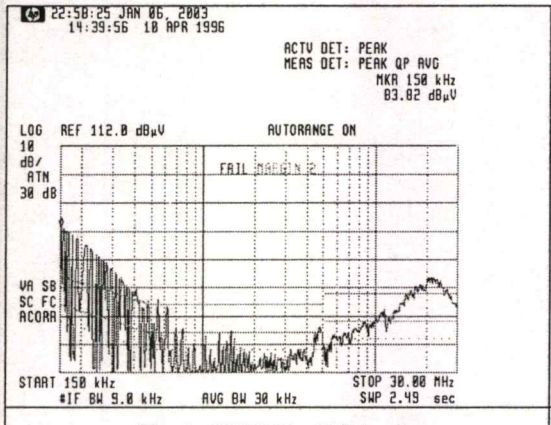


Fig. 1: CISPR22 : 230V_{ac} ; L_1

(C_Y = 1μF, and L_{ext} at main branch = 16μH)

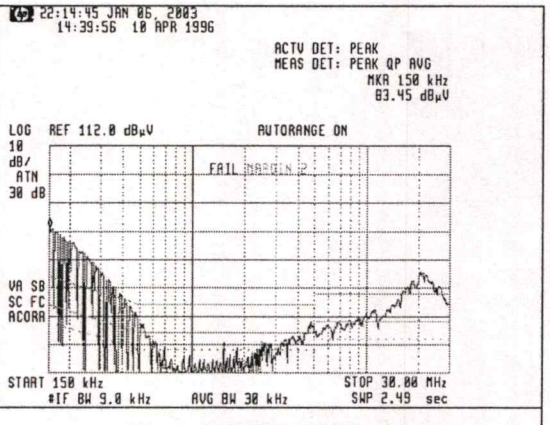


Fig. 2: CISPR22 : 230V_{ac} ; L_1

(C_Y = 1μF, and L_{ext} at main branch = 16μH)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

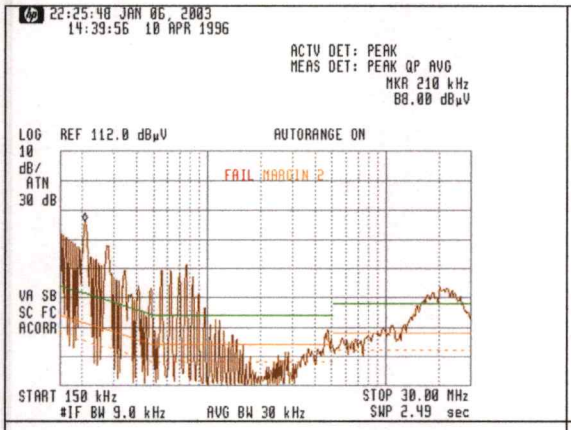


Fig. 3: CISPR22 : $230V_{ac}$; L_1

($C_Y = 1\mu F$, and L_{ext} at main branch = $16\mu H$)

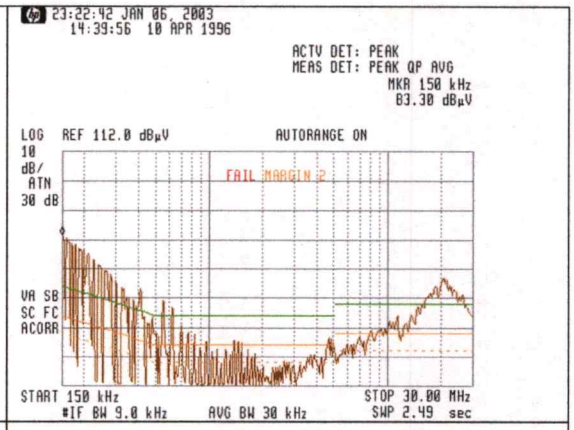
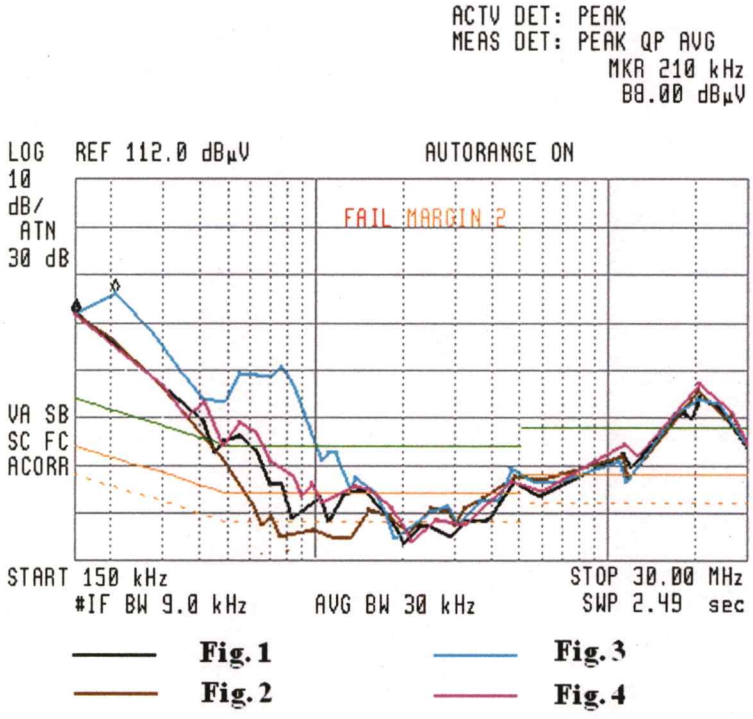


Fig. 4: CISPR22 : $230V_{ac}$; L_1

($C_Y = 1\mu F$, and L_{ext} at main branch = $16\mu H$)



รูปที่ 7.16 สรุปการเปรียบเทียบสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของการเปลี่ยนตำแหน่งการต่อตัวเหนี่ยวนำเพิ่ม (L_{ext}) ตามรูปที่ 7.15

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ใช้ตัวเหนี่ยวนำแบบ common-mode choke โดยมีค่า 30 μH โดยคงค่า $C_Y = 1\mu F$ โดยแกนแม่เหล็กจะใช้แกนทอรอยด์ในการพัน

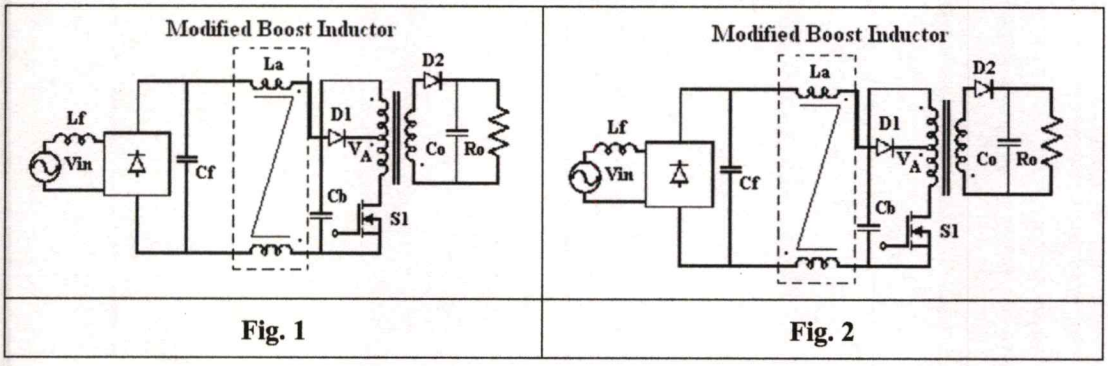


Fig. 1 **Fig. 2**

รูปที่ 7.17 ประยุกต์ใช้ตัวเหนี่ยวนำแบบ Common-Mode Choke กับวงจรต้นแบบ

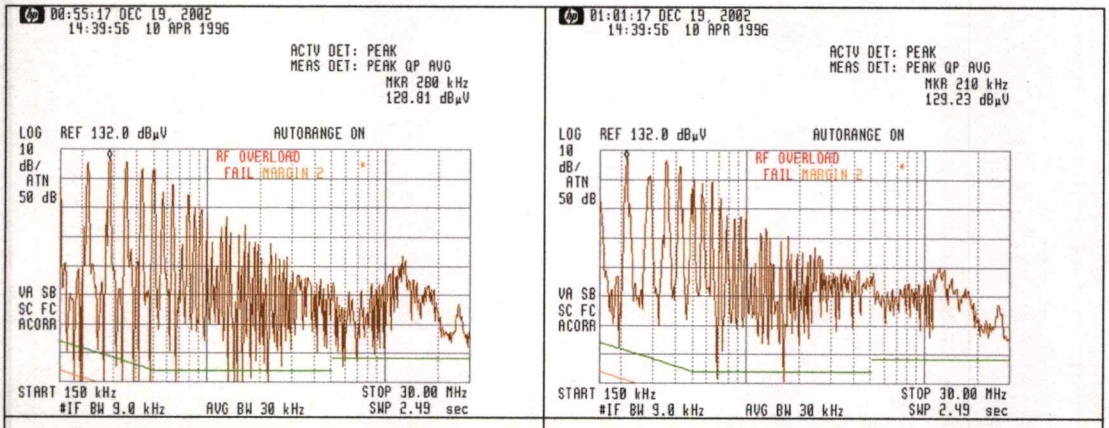
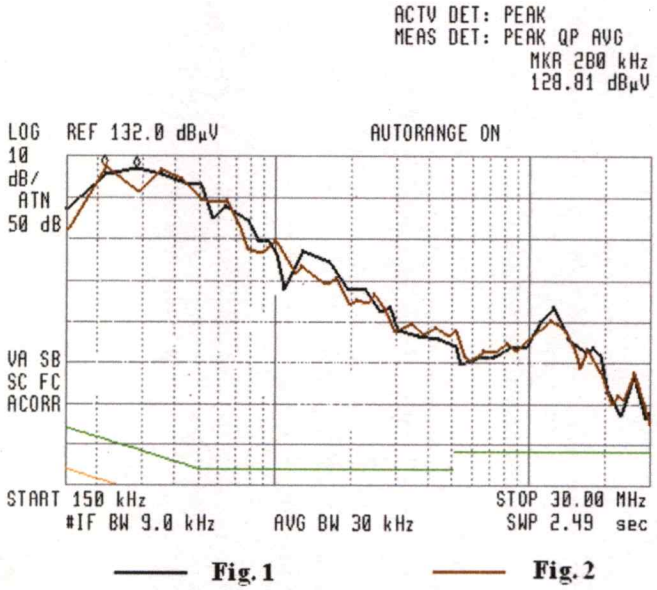


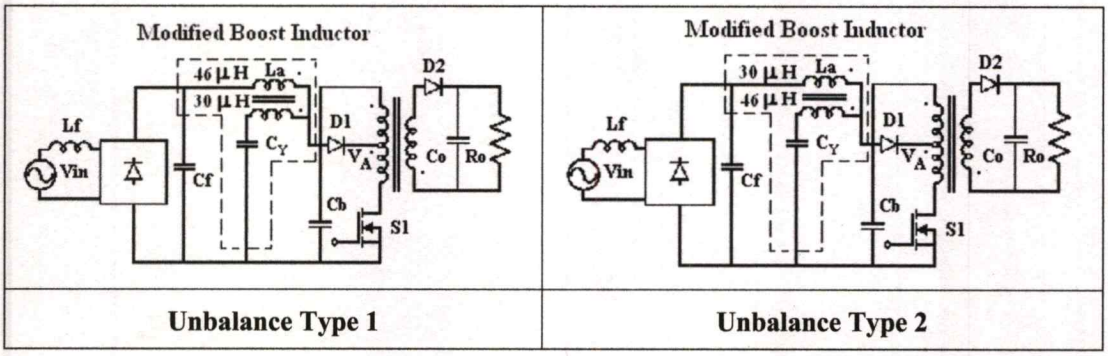
Fig. 1: CISPR22 : $230V_{ac}$; L_1 **Fig. 2:** CISPR22 : $230V_{ac}$; L_1



รูปที่ 7.18 เปรียบเทียบสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำเมื่อต่อวงจรดังรูปที่ 7.17

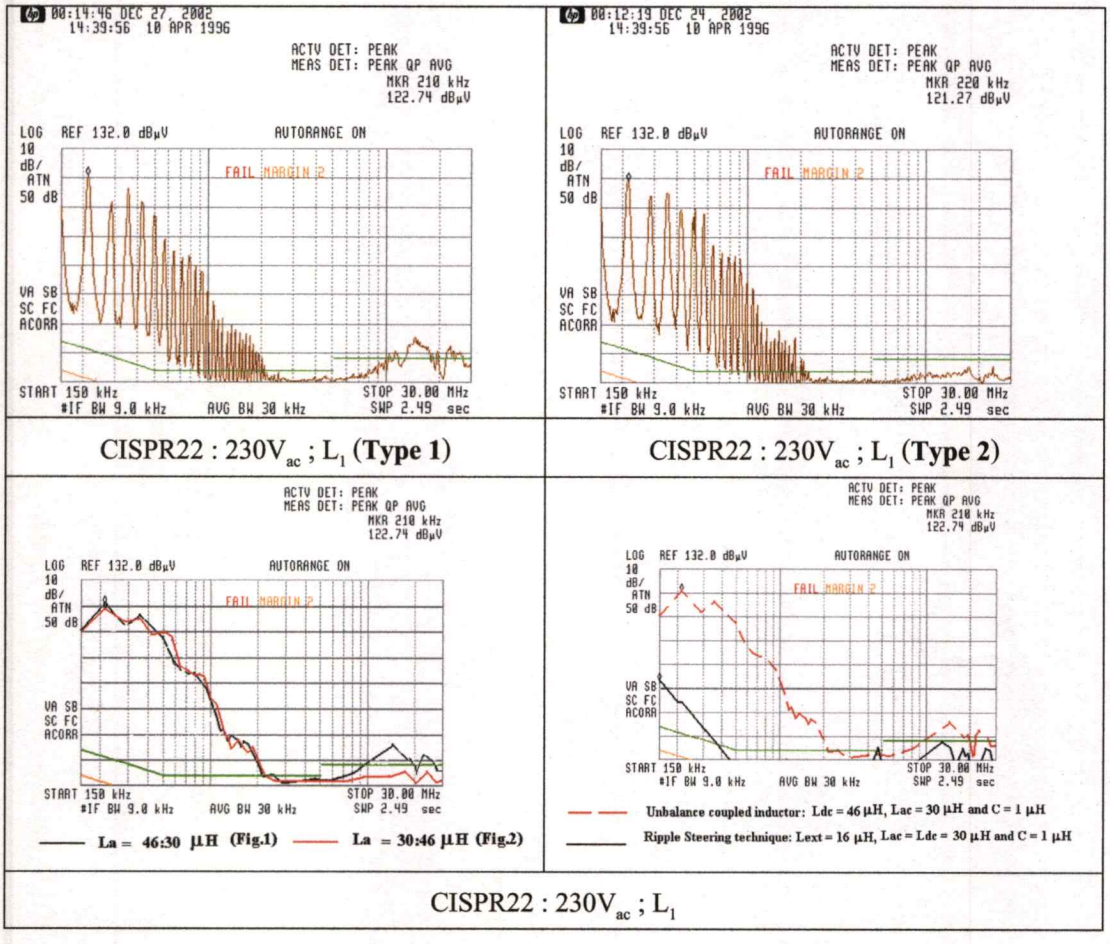
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ใช้ตัวเหนี่ยวนำ common-mode choke แบบไม่สมมาตรโดยคงค่า $C_Y = 1\mu F$ โดยแกนแม่เหล็กจะใช้แกนทอรอยด์ในการพัน



Unbalance Type 1 | **Unbalance Type 2**

รูปที่ 7.19 ตัวเหนี่ยวนำ common-mode choke แบบไม่สมมาตร



รูปที่ 7.20 สรุปการเปรียบเทียบสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของกรณีตัวเหนี่ยวนำแบบไม่สมมาตร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- **เปรียบเทียบตัวเหนี่ยวนำที่นำเสนอกับวงจรกรองความถี่ต่ำผ่านแบบ LC**

โดยในส่วนของวงจรกรองความถี่ต่ำผ่านแบบ LC จะมีค่าตัวเหนี่ยวนำ (L_{ext}) และค่าตัวเก็บประจุที่ใช้ (C_Y) เท่ากับ 16 μH และ 1 μF ตามลำดับ นอกจากนั้นจะประกอบด้วย ตัวเหนี่ยวนำแบบทั่วไป (L_a) เท่ากับ 30 μH ในขณะที่ตัวเหนี่ยวนำที่นำเสนอ (Fig.3) จะมีค่าตัวเหนี่ยวนำร่วม (L_a) ตัวเหนี่ยวนำเพิ่ม (L_{ext}) และตัวเก็บประจุ (C_Y) เท่ากับ 30 μH, 16 μH และ 1 μF ตามลำดับ

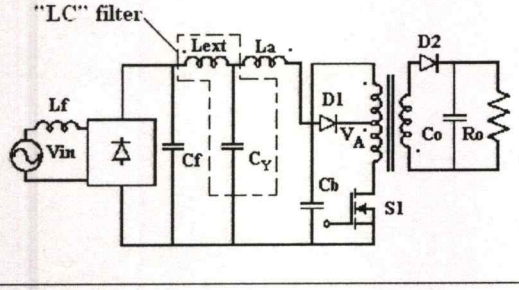


Fig. 1: LC (L=16μH, C=1μF)

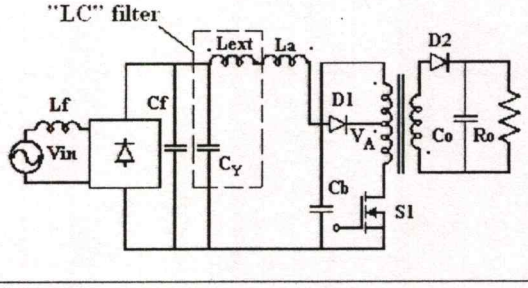


Fig.2: CL (L=16μH, C=1μF)

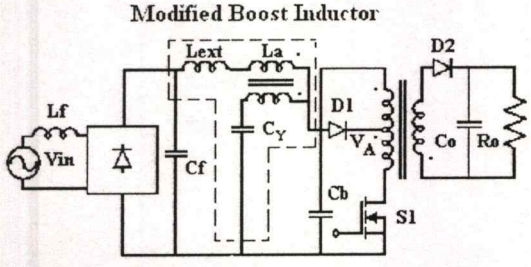
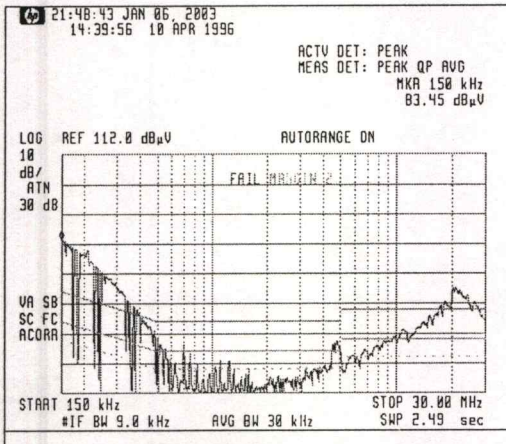


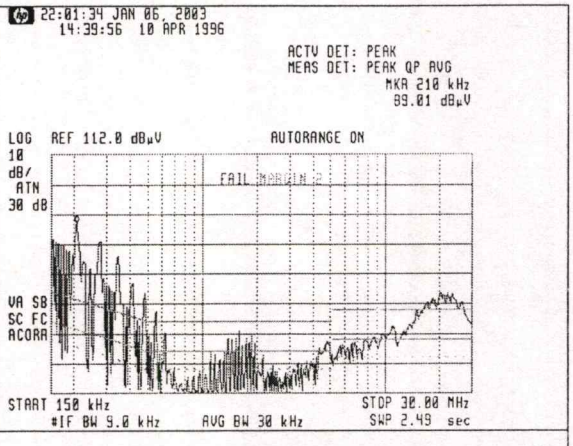
Fig. 3: ตัวเหนี่ยวนำที่นำเสนอแบบแยกแกน

รูปที่ 7.21 กรณีใช้วงจรกรองความถี่ต่ำผ่านแบบ "LC" แทนเทคนิค Ripple-Steering



CISPR22 : 230V_{ac} ; L_1; LC

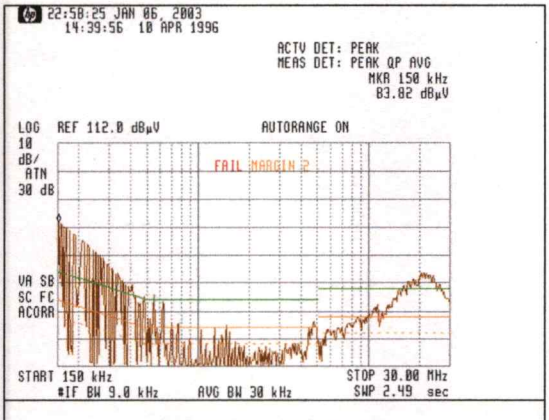
(Fig. 1, C_Y = 1μF, and L_{ext} = 16μH)



CISPR22 : 230V_{ac} ; L_1; LC

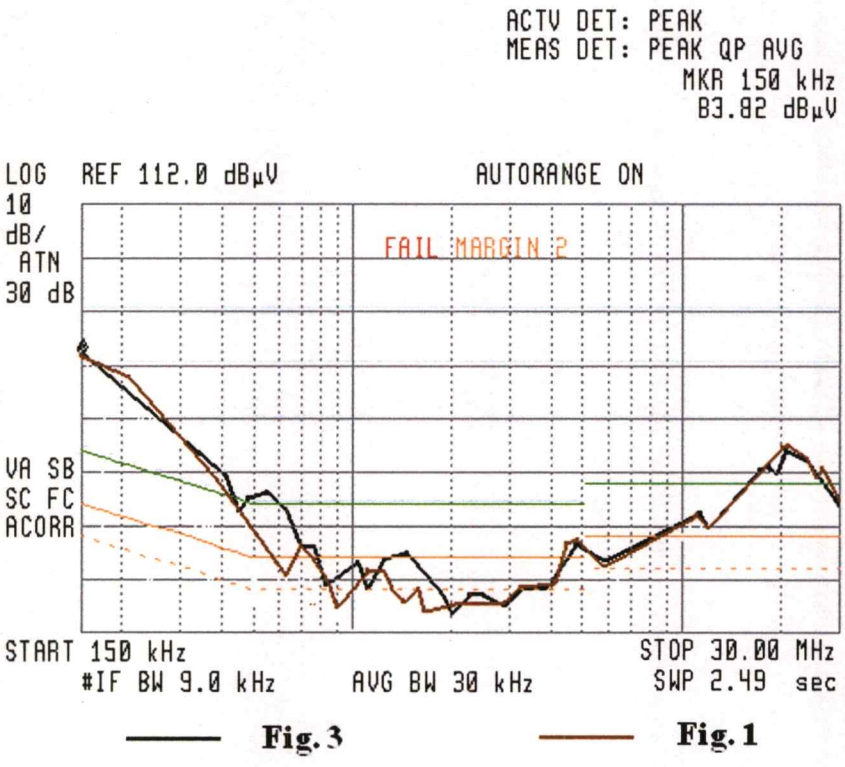
(Fig. 2, C_Y = 1μF, and L_{ext} = 16μH)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



CISPR22 : 230V_{ac} ; L_1

(Fig. 3, C_Y = 1µF, and L_{ext} = 16µH)



รูปที่ 7.22 เปรียบเทียบสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของกรณีวงจรกรองความถี่ต่ำผ่านแบบ “LC” เทียบกับ Ripple-Steering Technique

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- **เปรียบเทียบตัวเหนี่ยวนำที่นำเสนอกับวงจรกรองความถี่ต่ำผ่านด้วยตัวเก็บประจุ**

โดยในส่วนของวงจรกรองความถี่ต่ำผ่านด้วยตัวเก็บประจุ จะมีค่าตัวเหนี่ยวนำแบบทั่วไป (L_a) และตัวเก็บประจุ (C_Y) ในขณะที่ตัวเหนี่ยวนำที่นำเสนอ (Zero-Ripple Technique: Fig.2) จะมีค่าตัวเหนี่ยวนำร่วม (L_a) และตัวเก็บประจุ (C_Y) ซึ่งจะมีค่าเท่ากันคือ เท่ากับ 30 μH และ 1 μF

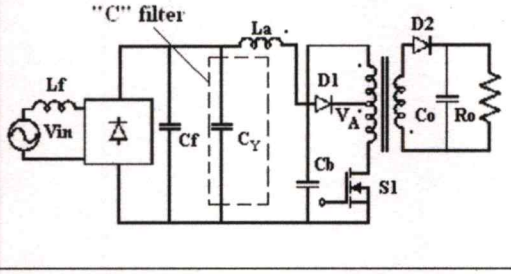


Fig. 1

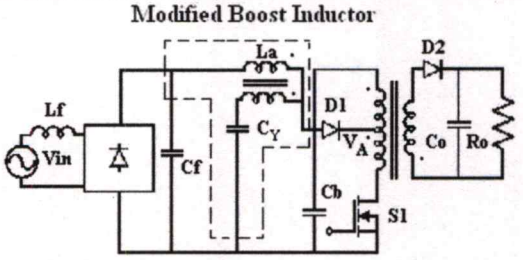
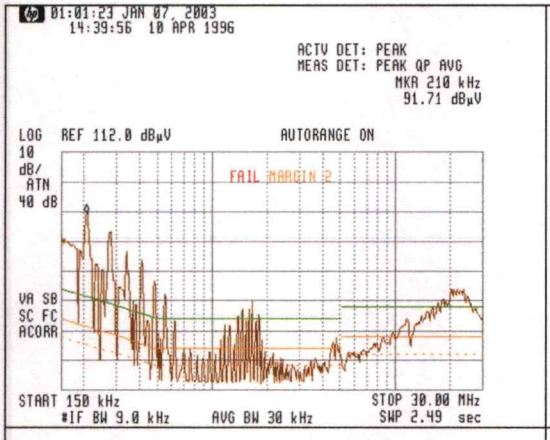
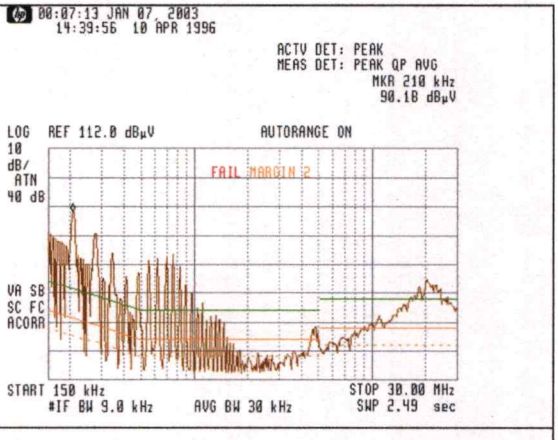


Fig.2

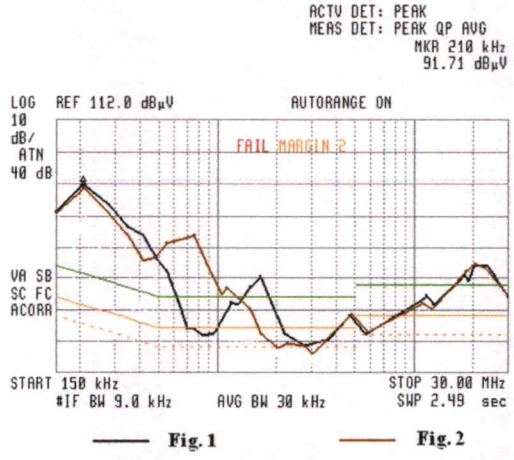
รูปที่ 7.23 กรณีใช้วงจรกรองความถี่ต่ำผ่านด้วยตัวเก็บประจุเทียบกับ Zero-Ripple Technique



CISPR22 : 230V_{ac} ; L_1 (**Fig. 1, C_Y = 1μF**)



CISPR22 : 230V_{ac} ; L_1 (**Fig. 2, C_Y = 1μF**)



รูปที่ 7.24 เปรียบเทียบสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของกรณีวงจรกรองแบบ "C" เทียบกับ Zero-Ripple technique

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการทดลองความสามารถในการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าของวงจรต้นแบบเมื่อใช้ตัวเหนี่ยวนำที่นำเสนอ แบบแยกแกนแม่เหล็กจะสามารถสรุปได้ดังต่อไปนี้

- สำหรับตัวเหนี่ยวนำแบบที่นำเสนอ ที่ใช้เทคนิค Zero-Ripple ดังแสดงรูปแบบของวงจรในรูปที่ 7.9 และผลการวัดสัญญาณรบกวนแม่เหล็กไฟฟ้าในรูปที่ 7.10 จะเห็นได้ว่าความสามารถในการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้า จะแปรผันแบบไม่เชิงเส้นกับค่าของตัวเก็บประจุ โดยผลของการใส่ค่าตัวเก็บประจุเท่ากับ 1 μF ซึ่งมีขายทั่วไปตามท้องตลาด จะสามารถลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าเมื่อเทียบกับกรณีใช้เฉพาะตัวเหนี่ยวนำร่วม (L_a) ได้ประมาณ 20 dBμV ที่ความถี่ 150 kHz อย่างไรก็ตามเทคนิคดังกล่าวจะสามารถลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าได้ในย่านความถี่ตั้งแต่ 150 kHz ถึง 2 MHz เท่านั้น
- สำหรับตัวเหนี่ยวนำแบบที่นำเสนอ ที่ใช้เทคนิค Ripple-Steering ดังแสดงรูปแบบของวงจรในรูปที่ 7.11 และผลการวัดสัญญาณรบกวนแม่เหล็กไฟฟ้าในรูปที่ 7.12 จะเห็นได้ว่าจะสามารถลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าเมื่อเทียบกับเทคนิค Zero-Ripple ได้อีกประมาณ 10 dBμV ที่ความถี่ 150 kHz อย่างไรก็ตาม ผลของค่าความเหนี่ยวนำของ L_{ext} ที่ต่อเพิ่มเข้ามาจะมีผลต่อการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าในระดับหนึ่งเท่านั้น เพราะจากการทดลองในรูปที่ 7.12 จะเห็นได้ว่าไม่ว่าจะเพิ่มค่าความเหนี่ยวนำของ L_{ext} ให้มากกว่า 16 μH แล้วก็ตาม แต่ก็จะไม่สามารถลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าเพิ่มมากขึ้นได้ และในทำนองกลับกัน ถ้าทำการลดค่าความเหนี่ยวนำของ L_{ext} ก็จะมีผลทำให้ค่าสัญญาณรบกวนแม่เหล็กไฟฟ้ามีค่าสูงขึ้น แต่อย่างไรก็ตาม เทคนิคดังกล่าวจะสามารถลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าได้ในย่านความถี่ตั้งแต่ 150 kHz ถึง 2 MHz เท่านั้น
- เมื่อทำการเปลี่ยนแปลงตำแหน่งของตัวเหนี่ยวนำ L_{ext} ดังรูปที่ 7.13 และ 7.15 และผลการวัดสัญญาณรบกวนแม่เหล็กไฟฟ้าในรูปที่ 7.14 และ 7.16 ตามลำดับ โดยในกรณีที่นำ L_{ext} ต่อเพิ่มดังรูปที่ 7.13 จะไม่มีผลในการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้า ดังแสดงในรูปที่ 7.14 ในขณะที่ กรณีนำ L_{ext} ต่อเพิ่มดังรูปที่ 7.15 จะสามารถลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าได้ โดยมีความแตกต่างกันเพียงเล็กน้อย ดังแสดงในรูปที่ 7.16
- สำหรับรูปที่ 7.17 แสดงถึงผลของการใช้ตัวเหนี่ยวนำร่วมต่อในลักษณะเป็น Common-Mode Choke ในวงจรต้นแบบ โดยที่ผลการวัดสัญญาณรบกวนแม่เหล็กไฟฟ้าในรูปที่ 7.18 จะสังเกตเห็นได้ว่าการต่อตัวเหนี่ยวนำในลักษณะดังกล่าว จะไม่มีผลต่อการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าในวงจรต้นแบบ
- สำหรับรูปที่ 7.19 แสดงถึงผลของการรวมตัวเหนี่ยวนำร่วม (L_a) กับตัวเหนี่ยวนำเพิ่ม (L_{ext}) โดยใช้แกนทอรอยด์ร่วมกัน ผลการวัดสัญญาณรบกวนแม่เหล็กไฟฟ้าได้แสดงไว้ในรูป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

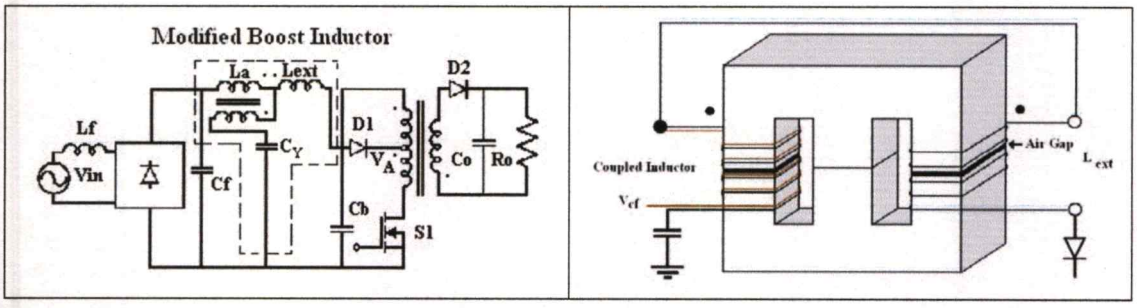
ที่ 7.20 จะสังเกตเห็นได้ว่าการรวมตัวเหนี่ยวนำในลักษณะดังกล่าว จะไม่มีผลต่อการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าในวงจรต้นแบบ

- สำหรับรูปที่ 7.21 แสดงการเปรียบเทียบอัตราการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าของเทคนิค Ripple-Steering กับวงจรกรองความถี่ต่ำผ่านแบบ LC ผลการวัดสัญญาณรบกวนแม่เหล็กไฟฟ้าได้แสดงไว้ในรูปที่ 7.22 จะสังเกตเห็นได้ว่าผลการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าในวงจรต้นแบบจะมีค่าใกล้เคียงกัน
- สำหรับรูปที่ 7.23 แสดงการเปรียบเทียบอัตราการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าของเทคนิค Zero-Ripple กับวงจรกรองความถี่ต่ำผ่านด้วยตัวเก็บประจุ ผลการวัดสัญญาณรบกวนแม่เหล็กไฟฟ้าได้แสดงไว้ในรูปที่ 7.24 จะสังเกตเห็นได้ว่าค่าสูงสุดของสัญญาณรบกวนแม่เหล็กไฟฟ้าจะมีค่าใกล้เคียงกัน แต่อย่างไรก็ตาม อัตราการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าจะแตกต่างกันที่ย่านความถี่ 300 kHz – 2 MHz

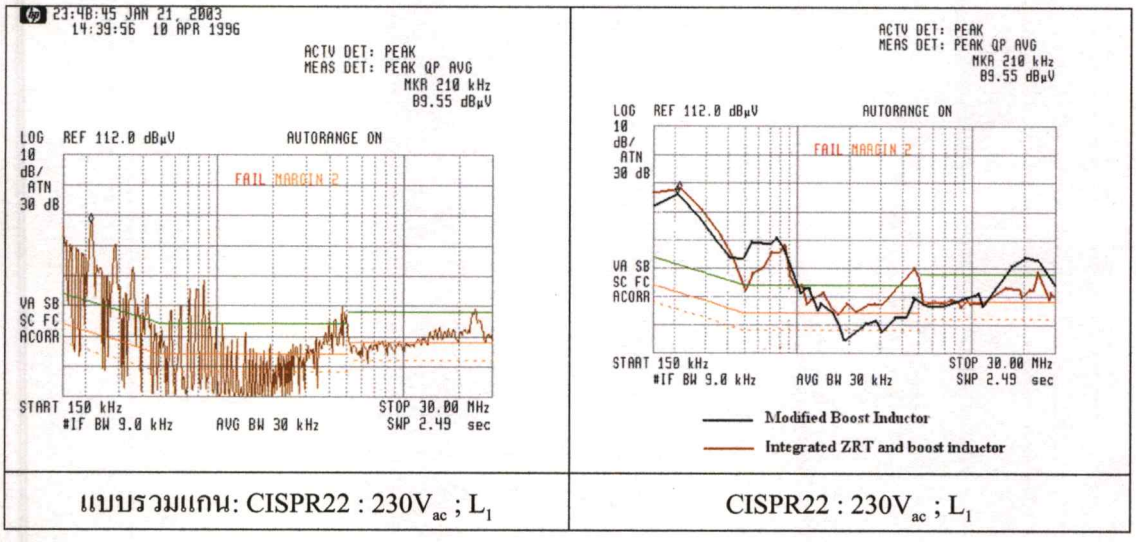
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.2.5 คุณสมบัติทางด้านสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของตัวเหนี่ยวนำที่ใช้ในการปรับปรุงค่าตัวประกอบกำลัง (L_a) ที่นำเสนอแบบรวมแกน

ข้อมูลด้านเทคนิค: ค่าความเหนี่ยวนำของ L_{ext} = 16.1 μH ในส่วนของตัวเหนี่ยวนำร่วมจะมีค่าเท่ากับ $L_{coupled\text{-}1}$ และ $L_{coupled\text{-}2}$ มีค่าเท่ากับ 28.12 และ 28.09μH ตามลำดับ (วัดที่ความถี่ 70 kHz)



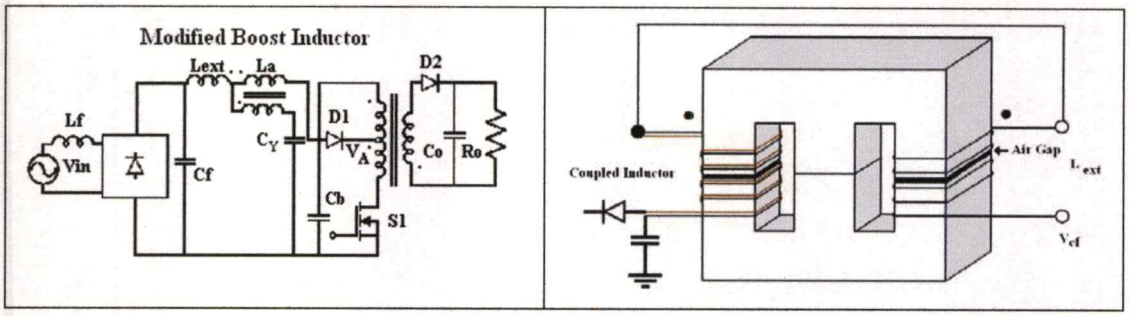
รูปที่ 7.25 โครงสร้างของตัวเหนี่ยวนำที่นำเสนอแบบรวมแกนรูปแบบที่ 1



แบบรวมแกน: CISPR22 : 230V_{ac} ; L_1	CISPR22 : 230V_{ac} ; L_1

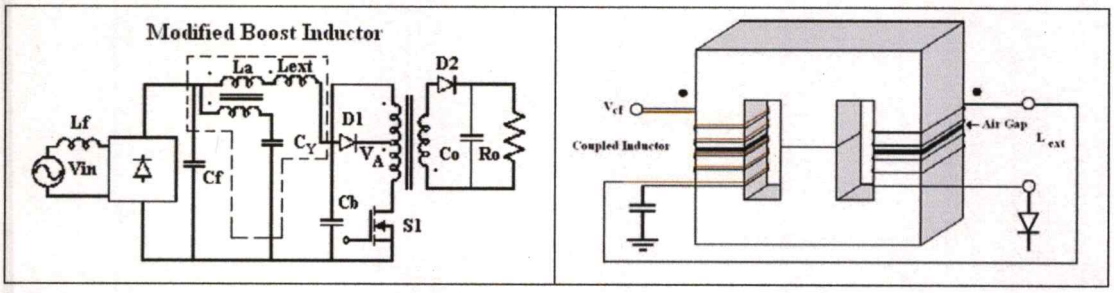
รูปที่ 7.26 เปรียบเทียบสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของตัวเหนี่ยวนำที่นำเสนอแบบรวมแกนรูปแบบที่ 1 กับแบบแยกแกน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

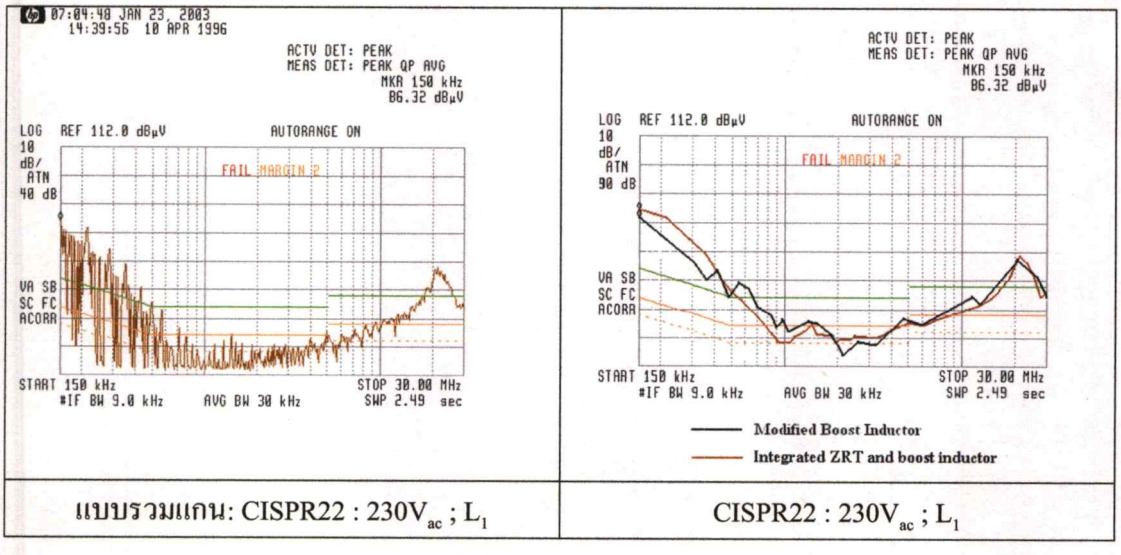


รูปที่ 7.27 โครงสร้างของตัวเหนี่ยวนำที่นำเสนอแบบรวมแกนรูปแบบที่ 2

ผลการทดลอง: เมื่อทำการต่อวงจรตามรูปแบบดังกล่าวจะทำให้ค่าแรงดันไฟฟ้าเอาท์พุตมีค่าลดลงเหลือ 6 V_{dc} เมื่อป้อนแรงดันไฟฟ้าอินพุตเท่ากับ 100 V_{ac} อย่างไรก็ตามจะได้ค่าตัวประกอบกำลังและค่ากระแสอินพุตเท่ากับ 0.89 และ 1.1A ตามลำดับ



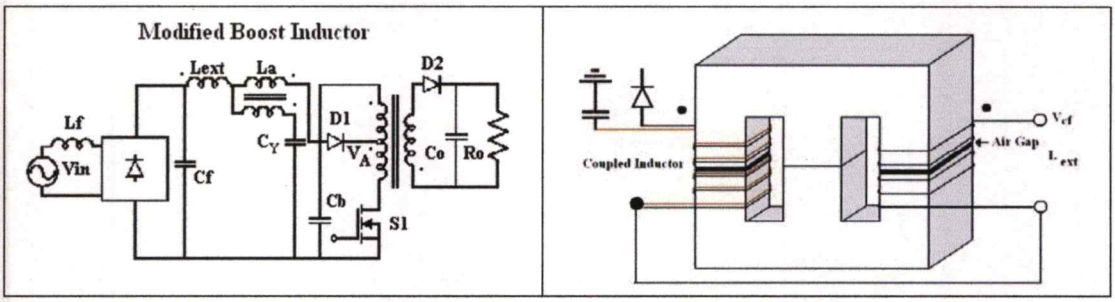
รูปที่ 7.28 โครงสร้างของตัวเหนี่ยวนำที่นำเสนอแบบรวมแกนรูปแบบที่ 3



แบบรวมแกน: CISPR22 : 230V_{ac} ; L_1	CISPR22 : 230V_{ac} ; L_1

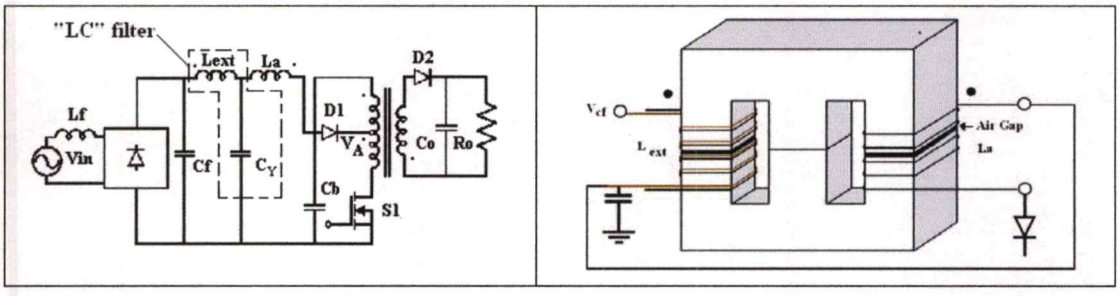
รูปที่ 7.29 เปรียบเทียบสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของตัวเหนี่ยวนำที่นำเสนอแบบรวมแกนรูปแบบที่ 3 กับแบบแยกแกน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

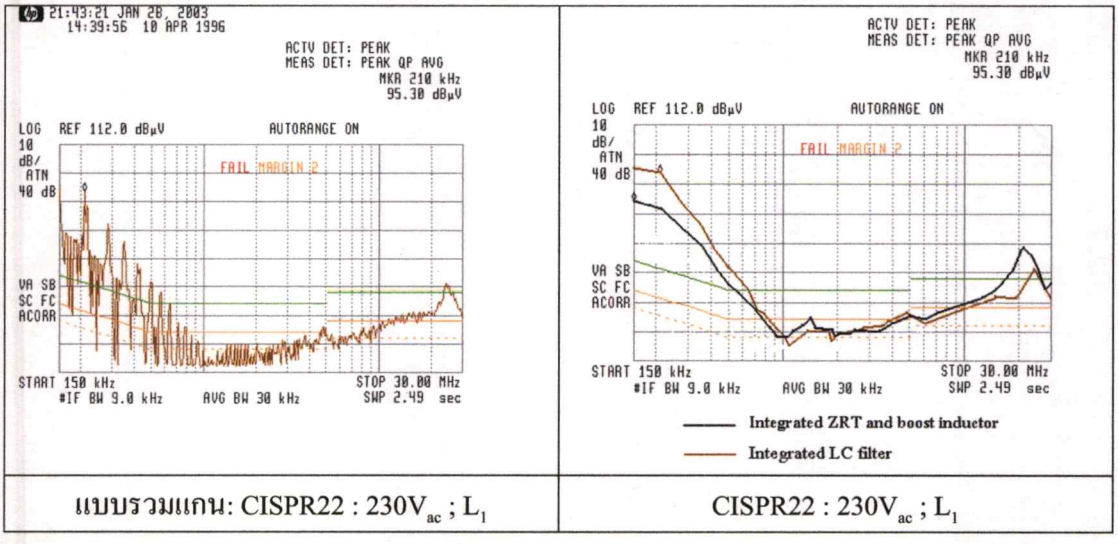


รูปที่ 7.30 โครงสร้างของตัวเหนี่ยวนำที่นำเสนอแบบรวมแกนรูปแบบที่ 4

ผลการทดลอง: วงจรต้นแบบได้รับความเสียหาย



รูปที่ 7.31 โครงสร้างของการรวมวงจรกรองความถี่ต่ำผ่าน LC กับตัวเหนี่ยวนำแบบทั่วไป (Conventional PFC Inductor :L_a)



แบบรวมแกน: CISPR22 : 230V_{ac} ; L_1 | CISPR22 : 230V_{ac} ; L_1

รูปที่ 7.32 เปรียบเทียบสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของตัวเหนี่ยวนำที่นำเสนอแบบรวมแกนรูปแบบที่ 3 กับแบบรวมวงจรกรองความถี่ต่ำผ่าน LC กับตัวเหนี่ยวนำแบบทั่วไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการทดลองความสามารถในการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าของวงจรต้นแบบเมื่อใช้ตัวเหนี่ยวนำที่นำเสนอ แบบรวมแกนแม่เหล็กโดยใช้แกนเหล็กแบบ EE จะเห็นได้ว่าขั้วในการต่อ (Dot polarity) ของตัวเหนี่ยวนำที่นำเสนอแบบรวมแกนแม่เหล็กจะมีความสำคัญเป็นอย่างมากต่อเสถียรภาพของระบบ และเนื่องจากการทดลองในงานวิจัยจะไม่มีการเปลี่ยนแปลงค่าพารามิเตอร์ (parameters) ในส่วนของวงจรควบคุม (controller) ดังนั้นรูปแบบของวงจรที่สามารถทดลองได้จึงมีรูปแบบการต่อที่จำกัด อย่างไรก็ตาม ในการใช้งานจริงสามารถที่จะเปลี่ยนแปลงค่าพารามิเตอร์ของชุดวงจรควบคุมเพื่อชดเชย (compensate) อินพุตอิมพีแดนซ์ของวงจรที่เปลี่ยนแปลงไปเนื่องจากการแทนค่าตัวเหนี่ยวนำแบบทั่วไปเป็นตัวเหนี่ยวนำที่นำเสนอแบบรวมแกนได้ สำหรับรายละเอียดเนื่องจากผลของอินพุตอิมพีแดนซ์ต่อเสถียรภาพของระบบซึ่งอยู่นอกเหนือจากขอบเขตของวิทยานิพนธ์ จะมีรายละเอียดเพิ่มเติมในเอกสารอ้างอิง [17], [83]

นอกจากนั้น สำหรับกรณีตัวเหนี่ยวนำที่นำเสนอแบบรวมแกน จะไม่สามารถหาค่าอิมพีแดนซ์ของวงจรได้ด้วยวิธีการแปลงเป็นวงจรสมมูลแบบ T ดังกรณีแบบแยกแกน ดังแสดงในหัวข้อ 5.2.3.1 ได้ แต่สามารถค่าอิมพีแดนซ์ของวงจรได้ด้วยการใช้โมเดล Gyrator-Capacitor ซึ่งจะมีความซับซ้อนมากกว่ากรณีตัวเหนี่ยวนำที่นำเสนอแบบแยกแกน [84 - 85]

อย่างไรก็ตาม จะเห็นได้ว่าวงจรรูปที่ 7.28 เมื่อทำการเปรียบเทียบกับกรณีแยกแกนแม่เหล็ก สัญญาณรบกวนแม่เหล็กไฟฟ้าที่ทำการวัดได้จะมีค่าใกล้เคียงกัน ดังแสดงผลการวัดสัญญาณรบกวนแม่เหล็กไฟฟ้าในรูปที่ 7.29

รูปที่ 7.31 แสดงการรวมวงจรกรองความถี่ต่ำผ่านแบบ LC กับตัวเหนี่ยวนำแบบทั่วไปและรูปที่ 7.32 แสดงการเปรียบเทียบสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของตัวเหนี่ยวนำที่นำเสนอแบบรวมแกน กับแบบรวมวงจรกรองความถี่ต่ำผ่านแบบ LC กับตัวเหนี่ยวนำแบบทั่วไป ซึ่งจะเห็นได้ว่ากรณีตัวเหนี่ยวนำที่นำเสนอแบบรวมแกน จะมีอัตราการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าสูงกว่าประมาณ 10 dBμV ที่ 150 kHz แต่อย่างไรก็ตามที่ย่านความถี่ 20 MHz – 30 MHz กรณีตัวเหนี่ยวนำที่นำเสนอจะมีอัตราการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าต่ำกว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 8
สรุปผลการวิจัยและข้อเสนอแนะ

8.1 สรุปผลการวิจัย

8.1.1 กรณีตัวเหนี่ยวนำแบบทั่วไป

จากการทดสอบวัดค่าตัวประกอบกำลัง (power factor) ค่าความเพี้ยนฮาร์มอนิกรวม (THD) กำลังไฟฟ้าอินพุต (Input power) และสัญญาณรบกวนแม่เหล็กไฟฟ้า (EMI) ของวงจรต้นแบบเมื่อทำการเปลี่ยนแปลงค่าตัวเหนี่ยวนำแบบทั่วไป (L_g) จาก 16, 30, 41, 77, 97 และ 129 μH ตามลำดับ จะสังเกตเห็นได้ว่ายิ่งค่าตัวเหนี่ยวนำมีค่าน้อยลงเท่าไหร่ก็จะยิ่งทำให้ค่าตัวประกอบกำลังมีค่าสูงขึ้น ค่าความเพี้ยนฮาร์มอนิกรวมลดลง ในขณะที่สัญญาณรบกวนแม่เหล็กไฟฟ้าและกำลังไฟฟ้าอินพุตจะมีค่าสูงขึ้น หรืออาจจะกล่าวได้ว่า โดยวิธีการออกแบบตัวเหนี่ยวนำแบบทั่วไปถ้าต้องการที่จะได้ค่าตัวประกอบกำลังสูง จะต้องทำให้ตัวเหนี่ยวนำทำงานในโหมดกระแสไหลผ่านแบบไม่ต่อเนื่อง (DCM) และยิ่งทำให้เกิดความไม่ต่อเนื่องของกระแสไฟฟ้าได้มากเท่าไหร่ (Deep DCM) ก็จะทำให้ค่าตัวประกอบกำลังและความเพี้ยนฮาร์มอนิกรวมมีค่าดีขึ้น นอกจากนั้นจะเห็นได้ว่าค่าตัวประกอบกำลังและความเพี้ยนฮาร์มอนิกรวมยังขึ้นอยู่กับค่าแรงดันไฟฟ้าอินพุตอีกด้วย ยิ่งแรงดันไฟฟ้าอินพุตมีค่าต่ำก็จะยิ่งทำให้ค่าตัวประกอบกำลังและความเพี้ยนฮาร์มอนิกรวมมีค่าดีขึ้น อย่างไรก็ตามด้วยค่าตัวเหนี่ยวนำแบบทั่วไปที่ได้ทำการทดลอง ตัวเหนี่ยวนำที่มีค่าเท่ากับ 30 และ 41 μH เท่านั้นที่สามารถผ่านมาตรฐาน IEC 1000-3-2 และ MITI ได้

ในส่วนของสัญญาณรบกวนแม่เหล็กไฟฟ้าจะสังเกตเห็นได้ว่า เมื่อทำการเปลี่ยนแปลงค่าตัวเหนี่ยวนำของวงจรปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้น-หนึ่งสวิตช์ ย่านความถี่ที่มีการเปลี่ยนแปลงจะอยู่ในช่วงประมาณ 150 kHz ถึง 2 MHz เท่านั้น และย่านความถี่ตั้งแต่มากกว่า 2 MHz ขึ้นไปจนกระทั่งถึง 30 MHz อาจจะถือได้ว่าไม่มีการเปลี่ยนแปลงเกิดขึ้นสังเกตเห็นได้ว่าสัญญาณรบกวนแม่เหล็กไฟฟ้าจะแปรผกผันกับค่าของตัวเหนี่ยวนำ โดยค่าสัญญาณรบกวนแม่เหล็กไฟฟ้าสูงสุดที่วัดได้จะมีค่ามากขึ้นเมื่อตัวเหนี่ยวนำมีค่าน้อยลง จึงสามารถสรุปได้ว่าค่าของตัวเหนี่ยวนำซึ่งมีผลต่อจำนวนระลอกคลื่นของกระแสอินพุตจะมีผลกระทบต่อสัญญาณรบกวนแม่เหล็กไฟฟ้าโดยตรง ดังที่ได้กล่าวในรายละเอียดแล้วในบทที่ 3 ว่าสัญญาณรบกวนแม่เหล็กไฟฟ้าจะแบ่งออกได้เป็น 2 โหมดด้วยกันคือ โหมดผลต่าง (Differential-Mode EMI) และโหมดผลร่วม (Common-Mode EMI) โดยที่โหมดผลต่างจะขึ้นอยู่กับค่าระลอกคลื่นของกระแสไฟฟ้า (Ripple current) ในวงจร ในขณะที่ส่วนของโหมดผลร่วมจะขึ้นอยู่กับองค์ประกอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แฝง (parasitic components) ภายในวงจร ดังนั้นจึงสรุปได้ว่าค่าของตัวเหนี่ยวนำที่ทำให้เกิดระลอกคลื่นของกระแสสูงก็จะทำให้เกิดสัญญาณรบกวนแม่เหล็กไฟฟ้าในโหมดผลต่างมากขึ้นด้วยเช่นกัน ซึ่งจะเห็นได้จากการทดลองแล้วว่าย่านความถี่ที่เปลี่ยนแปลงจะอยู่ในช่วง 150 kHz ถึง 2 MHz เท่านั้น จึงอาจจะสรุปในเบื้องต้นได้ว่าย่านความถี่ดังกล่าวจะขึ้นอยู่กับสัญญาณรบกวนโหมดผลต่างเป็นหลักซึ่งจะตรงกับคำนิยามของ [19] อย่างไรก็ดีในงานวิจัย [24] ได้กล่าวว่าย่านความถี่ตั้งแต่ 150 kHz ถึง 1 MHz สัญญาณรบกวนแม่เหล็กไฟฟ้าที่เกิดขึ้น โดยส่วนใหญ่จะขึ้นอยู่กับความถี่สวิตช์ชิ่ง (multiples of the switching frequency) และสัญญาณรบกวนโหมดผลต่าง

8.1.2 กรณีตัวเหนี่ยวนำที่นำเสนอ

สำหรับคุณสมบัติในทางไฟฟ้าและการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำของทั้งแบบแยกแกน (Separated magnetic) และแบบรวมแกน (Integrated magnetic) จะใกล้เคียงกันมาก อย่างไรก็ตามสามารถสรุปผลการทดลองได้ดังต่อไปนี้

- ตัวเก็บประจุ (C_y) ที่ต่ออยู่กับตัวเหนี่ยวนำร่วมนั้นจะมีผลต่ออัตราการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้า โดยยิ่งมีค่าสูงก็อัตราการลดทอนก็จะมีค่าสูงตามไปด้วย อย่างไรก็ตาม อัตราการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าดังกล่าวมิได้มีลักษณะเป็นเชิงเส้นและสามารถลดทอนได้ในย่านความถี่ตั้งแต่ 150 kHz ถึง 2 MHz เท่านั้น
- สำหรับกรณีของแบบแยกแกนนั้น ค่าความเหนี่ยวนำและตำแหน่งของตัวเหนี่ยวนำจะมีผลเป็นอย่างมากในการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้า ยกตัวอย่างเช่น ตำแหน่งการต่อตัวเหนี่ยวนำเพิ่ม (L_{ext}) ตาม [54] จะไม่สามารถลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าได้ ในขณะที่ถ้าตำแหน่งการต่อตัวเหนี่ยวนำเพิ่ม (L_{ext}) ตาม [57] จะสามารถลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าได้ เป็นต้น นอกจากนั้นจะเห็นได้ว่า ค่าของตัวเหนี่ยวนำที่ต่อเพิ่มเข้ามา (L_{ext}) จะมีผลต่อการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าในย่านความถี่ 150 kHz ถึง 2 MHz ได้ระดับหนึ่งเท่านั้น เพราะเมื่อถึงจุดๆหนึ่งแม้ว่าจะทำการเพิ่มค่าของตัวเหนี่ยวนำมากเพียงใดก็จะไม่สามารถลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าได้อีกต่อไป สาเหตุที่เป็นเช่นนี้ก็เพราะสัญญาณรบกวนแม่เหล็กไฟฟ้าที่เหลืออยู่ที่ย่านความถี่ดังกล่าวจะได้แก่สัญญาณรบกวนโหมดผลร่วม ดังนั้นถ้าต้องการที่จะทำให้สัญญาณรบกวนแม่เหล็กไฟฟ้าที่ย่านความถี่ดังกล่าวลดลงอีกจะไม่สามารถทำได้โดยการเพิ่มค่าตัวเหนี่ยวนำ L_{ext} แต่ต้องทำการกำจัดสัญญาณรบกวนแม่เหล็กไฟฟ้าโหมดผลร่วมที่ย่านความถี่ดังกล่าวนั่นเอง
- ส่วนในกรณีรวมแกน ขั้วในการต่อ (Dot polarity) จะมีผลเป็นอย่างมากต่อเสถียรภาพของวงจรและต่อคุณสมบัติในการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- สำหรับการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าที่ย่านความถี่ 2 MHz ถึง 30 MHz จะเห็นได้ว่าไม่ว่าจะเป็นแบบแยกแกนหรือแบบรวมแกนต่างก็ไม่มีผลในการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้า
- โครงสร้างของแกนที่เลือกใช้สำหรับกรณีรวมแกน (integrated magnetic) ก็มีผลเช่นกัน เพราะในการรวมแกนไม่สามารถใช้แกนทอรอยด์ (Toroid) ได้แต่สามารถใช้แกนเหล็กแบบ EE ได้เป็นต้น

8.1.3 เปรียบเทียบตัวเหนี่ยวนำแบบทั่วไปกับตัวเหนี่ยวนำที่นำเสนอ

ในด้านคุณสมบัติทางไฟฟ้าสามารถกล่าวได้ว่ามีความแตกต่างกันไม่มากนัก ในขณะที่คุณสมบัติทางด้านอัตราการการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้า ตัวเหนี่ยวนำที่นำเสนอจะสามารถลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำ (Conducted EMI) ที่เกิดจากตัวเหนี่ยวนำแบบทั่วไปได้ประมาณ 30 dBμV ที่ความถี่ 150 kHz และประมาณ 35 dBμV ที่ความถี่ 210 kHz (สามเท่าของความถี่สวิตช์ชิ่ง) ในขณะที่ย่านความถี่ที่สามารถลดทอนได้จะอยู่ในช่วง 150 kHz จนกระทั่งถึง 2 MHz เท่านั้น และถ้าทำการเปรียบเทียบอัตราการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้ากับวงจรกรองแบบ "LC" (conventional "LC" filter) จะเห็นได้ว่าตัวเหนี่ยวนำแบบที่นำเสนอจะดีกว่าเพียงเล็กน้อยในช่วงความถี่หนึ่ง (notch frequency) แต่โดยภาพรวมแล้ววงจรกรองแบบ "LC" จะสามารถลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าได้ในย่านความถี่ที่กว้างกว่า แต่อย่างไรก็ดีจะเห็นได้ว่าไม่ว่าจะเป็นตัวเหนี่ยวนำแบบที่นำเสนอหรือวงจรกรองแบบ "LC" ต่างก็ไม่มีผลในย่านความถี่ที่มากกว่า 2 MHz จนกระทั่งถึง 30 MHz เลย

8.2 ข้อเสนอแนะ

แนวโน้มของสวิตช์ชิ่งเพาเวอร์ซัพพลายในอนาคตจะมีขนาดเล็กลงเรื่อยๆ ซึ่งองค์ประกอบที่สำคัญหลักๆ จะมีอยู่สองส่วนด้วยกันคือ ส่วนของแอกทีฟ (Active components and circuits) และ พาสซีพ (Passive components and circuits) จึงทำให้มีงานวิจัยในปัจจุบันมากมายที่ให้ความสำคัญกับแนวโน้มดังกล่าว โดยในส่วนของแอกทีฟ เช่น SiC Technology (silicon carbide) Resonant concept เป็นต้น ในขณะที่ส่วนของพาสซีพ เช่น planar transformer chip passive component Passive Integration Technology ดังแสดงในรูปที่ 8.1 เป็นต้น อย่างไรก็ตามในส่วนของวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้า (EMI filter) ดังแสดงในบทที่ 3 ซึ่งจัดว่าเป็น passive circuit ยังไม่พบงานวิจัยที่นำเสนอการใช้ Passive Integration Technology กับวงจรดังกล่าว

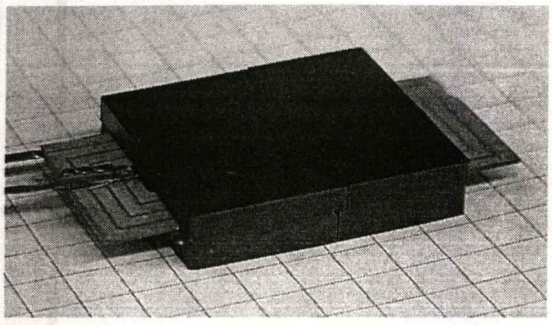
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

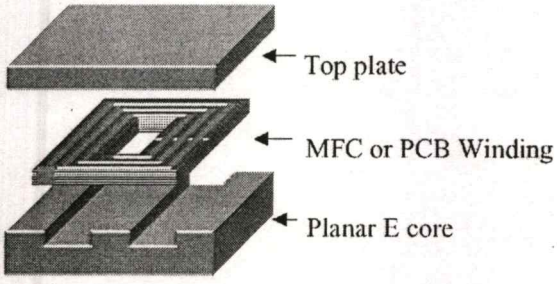
ดังที่ได้นำเสนอแล้วในบทที่ 3 ว่าหลักในการกำจัดสัญญาณรบกวนแม่เหล็กไฟฟ้านั้นทำได้ 3 แบบคือ กำจัดแหล่งกำเนิดสัญญาณรบกวนแม่เหล็กไฟฟ้า กำจัดทางเดินหรือการเชื่อมต่อของสัญญาณรบกวนแม่เหล็กไฟฟ้า และเพิ่มภูมิคุ้มกันสัญญาณรบกวนแม่เหล็กไฟฟ้าที่ตัวที่ได้รับผลกระทบ อย่างไรก็ดีโดยส่วนใหญ่ภาระหน้าที่ในการกำจัดสัญญาณรบกวนแม่เหล็กไฟฟ้าที่เกิดจากวงจรอิเล็กทรอนิกส์กำลังจะได้แก่วงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้า (EMI filter) ทั้งหมด แต่เนื่องจากขนาดของวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้าจะขึ้นอยู่กับขนาดของแหล่งกำเนิดสัญญาณรบกวนแม่เหล็กไฟฟ้า ซึ่งวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้าดังกล่าวจะใช้พื้นที่ในการติดตั้งมากเพราะประกอบด้วยองค์ประกอบพาสซีพทั้งหมด ทำให้ขนาดของสวิตช์ชิ่งเพาเวอร์ซัพพลายมีขนาดใหญ่ขึ้นตามไปด้วย เพื่อกำจัดข้อเสียดังกล่าว ในวิทยานิพนธ์ได้นำเสนอการลดทอนแหล่งกำเนิดสัญญาณรบกวนแม่เหล็กไฟฟ้าที่เกิดขึ้นจากวงจรปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้น-หนึ่งสวิตช์ เพื่อลดภาระหน้าที่ของวงจรกรองสัญญาณรบกวนแม่เหล็กไฟฟ้า โดยการเปลี่ยนตัวเหนี่ยวนำแบบทั่วไปด้วยตัวเหนี่ยวนำแบบที่นำเสนอ นอกจากนั้นได้มีการลดขนาดของตัวเหนี่ยวนำที่นำเสนอลงด้วยเทคนิค Integrated magnetic เพื่อจะได้นำไปสู่รูปแบบในการรวมทั้งตัวเหนี่ยวนำที่นำเสนอและหม้อแปลงไฟฟ้าในอนาคตต่อไป

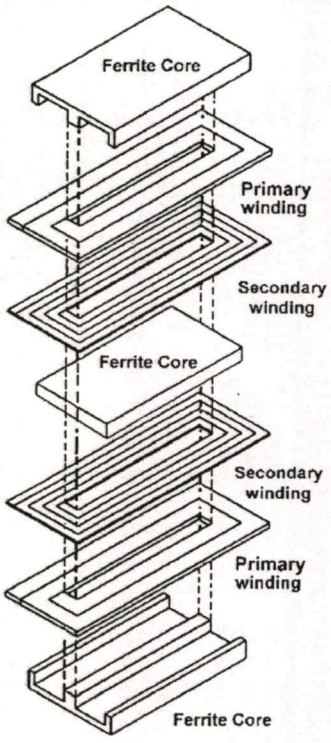
อย่างไรก็ดีจะเห็นได้ว่าคุณสมบัติในการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าของตัวเหนี่ยวนำแบบที่นำเสนอดีกว่าวงจรกรองแบบ "LC" เพียงเล็กน้อยเท่านั้น กล่าวคือจะดีกว่าเฉพาะที่ notch frequency เท่านั้น แต่ในขณะที่ย่านความถี่ในการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าของวงจรกรองแบบ "LC" จะกว้างกว่า และนอกจากนั้นจะเห็นได้ว่าไม่ว่าจะเป็นตัวเหนี่ยวนำที่นำเสนอหรือวงจรกรองแบบ "LC" ต่างก็ไม่มีผลในย่านความถี่ที่มากกว่า 2 MHz จนกระทั่งถึง 30 MHz เลย ดังนั้นสำหรับงานวิจัยที่น่าจะทำต่อในอนาคตก็คือการรวมเอา Passive Cancellation Technique [13] หรือ Balancing Technique [71-72] มารวมกับตัวเหนี่ยวนำที่นำเสนอ เพื่อที่จะสามารถครอบคลุมการลดทอนสัญญาณรบกวนแม่เหล็กไฟฟ้าทางสายตัวนำได้ตลอดย่านความถี่ที่พิจารณา (150 kHz – 30 MHz) ด้วยขนาดของวงจรโดยรวมที่เล็กลง

นอกจากนั้นด้วยข้อดีของ Passive Integration Technology ทำให้ในอนาคต ตัวเหนี่ยวนำที่ใช้สำหรับวงจรที่มีระลอกคลื่นของกระแสไฟฟ้าอินพุตสูง เช่น วงจรปรับปรุงค่าตัวประกอบกำลังแบบหนึ่งขั้น-หนึ่งสวิตช์ อาจจะอยู่ในรูปของโมดูล (module) โดยที่ภายในโมดูลดังกล่าวจะประกอบด้วยตัวเหนี่ยวนำที่นำเสนอซึ่งหมายรวมถึงตัวเก็บประจุ (C_y) ด้วย ดังแสดงในรูปที่ 8.1 เป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้







รูปที่ 8.1 แสดงเทคโนโลยีการรวมอุปกรณ์พาสซีฟ (Passive Integration Technology)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

[1] คณะกรรมการปรับปรุงความเชื่อถือได้ของระบบไฟฟ้า, "ข้อกำหนดกฎเกณฑ์ฮาร์มอนิกเกี่ยวกับไฟฟ้าประเภทธุรกิจและอุตสาหกรรม", PRC-PQG-01 / 1998

[2] W. Mack Grady and Robert J. Gilleskie, "Harmonics and How They Relate to Power Factor", Proc. of the EPRI Power Quality Issues & Opportunities Conference, November 1993.

[3] W. Mack Grady, "Understanding Power System Harmonics", Lecture note, University of Texas at Austin, September 2000.

[4] Barry W. Kennedy, "Power Quality Primer", McGraw-Hill, 2000.

[5] Pacific Gas and Electric Company, "Power System Harmonics", January 1993.

[6] Hewlett Packard, "Compliance Testing to the IEC-61000-3-2 and IEC-61000-3-3 Standards", Application note 1273.

[7] สำนักงานมาตรฐานผลิตภัณฑ์อุตสาหกรรม, "มาตรฐานอุตสาหกรรม: มอก. 1448-2540", 9 เมษายน พ.ศ. 2541.

[8] Kodali, V.Prasad., "Engineering Electromagnetic Compatibility: Principles, Measurements, and Technologies", IEEE Press, 1996.

[9] Violette, J.L. Norman and et. al., "Electromagnetic Compatibility Handbook", VNR, 1987.

[10] Tihanyi, László., "Electromagnetic Compatibility in Power Electronics", IEEE Press, 1995.

[11] Ott, H.W., "Noise Reduction Techniques in Electronic Systems", John Wiley & Sons, 2nd edition, 1988.

[12] Paul, Clayton R., "Introduction to electromagnetic compatibility", John Wiley & Sons, 1992.

[13] Daniel Cochrane, "Passive Cancellation of Common-Mode Electromagnetic Interference in Switching Power Converters", M.S. thesis, Virginia Polytechnic Institute and State University, 2001.

[14] Clayton R. Pual, Keith W. Whites and Syed A. Nasar, "Introduction to electromagnetic fields", McGraw-Hill, 3rd, 1998.

[15] Qian Zhaoming, Wu Xin and Lu Zhengyu, "Status of Electromagnetic Compatibility Research in Power Electronics", *Third International Power Electronics and Motion Control Conference (IPEMC)*, 2000.

[16] Dongbin Zhang and Dan Y. Chen, "Non-intrinsic differential mode noise in switching power supplies" *IEEE Power Electronics Specialists Conf.*, 1998, pp. 1131-1133.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

[17] Mark J. Nave, "Power Line Filter Design for Switched-Mode Power Supplies", VNR, 1991.

[18] Dr.-Ing. Jianping Ying, "EMC for Power Electronics", Delta Power Electronics Center, DPEC Training Program material.

[19] John C. Fluke, "Controlling conducted emissions by design", New York, VNR, 1991.

[20] Hewlett Packard, "Electromagnetic Compatibility Measurements Seminar", Revised for 1995.

[21] Tim Williams, "EMC for Product Designers", Newnes, 2nd edition, 1998.

[22] Reinaldo Perez, "Handbook of Electromagnetic Compatibility", ACADEMIC PRESS, 1995.

[23] International Standard IEC 1000-3-2, Electromagnetic Compatibility (EMC), Part 3, 1995.

[24] Leopoldo Rossetto, Simone Buso and Giorgio Spiazzi., "*Conducted EMI Issues in a 600-W Single-Phase Boost PFC Design*", *IEEE Trans. Ind. Electron.*, March/April 2000, p. 583.

[25] M. Madigan, R. Erickson and E. Ismail, "Integrated High Quality Rectifier-Regulator", *IEEE Power Electronics Specialists Conf.*, 1992, pp. 1043-1051.

[26] Jinrong Qian, "Advanced Single-Stage Power Factor Correction Techniques", Ph.D. thesis, Virginia Polytechnic Institute and State University, 1997.

[27] Tsai-Fu Wu and Yu-Kai Chen, "Analysis and Design of an Isolated Single-Stage Converter Achieving Power-Factor-Correction and Fast Regulation", *IEEE Trans. Ind. Electron.*, vol. 46, No. 4, August 1999.

[28] J.Sebastian, "High Quality Flyback PFC Based on a Two-Input Buck Post Regulator", *IEEE* Applied *Power Electronics Conf.*, 1997, pp. 288-294.

[29] O. Garcia, J.A. Cobos, and et. al., "A Simple Single-Switch Single-Stage AC/DC Converter with Fast Output Voltage Regulation", *IEEE Trans. Power Electron.*, vol. 17, No.2, March 2002.

[30] R. Redl, L. Baslogh, and N. O. Sokal, "A new family of single-stage isolated power factor corrector with fast regulation of the output voltage," *IEEE Power Electronics Specialists Conf.*, 1994, pp. 1137-1144.

[31] Alexander Uan-Zo-Li, Jindong Zhang, "Study and design considerations of a voltage source single stage PFC converter", CPES 2000, pp. 224-250.

[32] J.Sebastian, M.M. Hernando, P. Villegas, J. Diaz, A. Fontan, "Input Current Shaper Based on The Series Connection of A Voltage Source and A Loss-Free Resistor," *IEEE Trans. Ind. Applicat.*, vol. 37, No. 2, March/April 2001.

[33] Jinrong Qian and F.C. Lee, "A High Efficiency Single-Stage Single-Switch High Power Factor AC/DC Converter With Universal Line Input," *IEEE Trans. Power Electron.*,

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

vol. 13, No. 4, July 1998.

[34] Jim H. Liang, "Skynet Power Factor Correction Cell," *IEEE Applied Power Electronics Conf.*, 2000, pp. 475-479.

[35] Jinrong Qian and F.C. Lee, "Single-Stage Single-Switch Power-Factor-Correction AC/DC Converters with DC-Bus Voltage Feedback for Universal Line Applications," *IEEE Trans. Power Electron.*, vol. 13, No. 6, November 1998.

[36] Guichao Hua, "Single stage AC/DC conversion with PFC-tapped transformers," U.S. Patent 6 005 780, Dec.21, 1999.

[37] S. Korotkov, "Asymmetrical Half Bridge In a Single Stage PFC AC/DC Converter," *IEEE Applied Power Electronics Conf.*, 1997, pp. 484-488.

[38] D.O' Sullivan, Dr. M.G. Egan, and Dr. M. Willers, "A Novel Single-Stage Off-Line Converter with PFC and Fast Output Voltage Regulation," *IEEE Applied Power Electronics Conf.*, 2000, pp. 445-451.

[39] Laszlo Huber and Milan M. Jovanović, "AC/DC Flyback Converter With Improved Power Factor and Reduced Switching Loss", U.S. Patent 5 991 172, Nov. 23, 1999.

[40] Laszlo Huber and Milan M. Jovanović, "Design Optimization of Single-Stage Single-Switch Input-Current Shapers", *IEEE Trans. Power Electron.*, vol. 15, no. 1, pp. 174-184, January 2000.

[41] Jindong Zhang, Alex Uan-Zo-li, Milan M. Jovanović and Fred C. Lee, "General Studies on Single-Stage Power-Factor-Correction Techniques", *17th Virginia Tech Power Electronics Seminar Proc.*, Sept. 1999.

[42] Laszlo Huber, Jindong Zhang, Milan M. Jovanović and Fred C. Lee, "Generalized Topologies of Single-Stage Input-Current-Shaping Circuits", *IEEE Trans. Power Electron.*, vol. 16, no. 4, July 2001.

[43] Chongming Qiao and Keyue Ma Smedley, "A Topology Survey of Single-Stage Power Factor Correction with a Boost Type Input-Current-Shaper", *IEEE Trans. Power Electron.*, vol. 16, no. 3, May 2001.

[44] L. Huber and M. Jovanovic "Single-Stage, Single-Switch, Isolated Power Supply Technique with Input-Current Shaping and Fast Output Voltage Regulation for Universal Input Voltage Range Applications," *IEEE Applied Power Electronics Conf*, 1997, pp. 272-280.

[45] Gun-Woo Moon and et. al., "Magnetic-Coupled High Power Factor Converter with Low Line

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Current Harmonic Distortions for Power Factor Correction and Fast Output Response", *IEEE Trans. Ind. Electron.*, vol. 45, No. 4, August 1998.

[46] Laszlo Huber and Milan M. Jovanović, "Single-Stage Single-Switch Input-Current Shaping Technique with Reducing Switching Loss", *IEEE Trans. Power Electron.*, vol. 15, no. 4, pp. 174-184, January 2000.

[47] Jindong Zhang, Fred C. Lee and Milan M. Jovanović, "Study and Analysis on a High-Frequency Current-Source Single-Stage PFC Converter", *IEEE Power Electronics Specialists Conf.*, 2000, pp. 553 - 558.

[48] Oscar Garcia, Jose A. Cobos, Roberto Prieto, Pedro Alou and Javier Uceda, "Single Phase Power Factor Correction: A Survey", *IEEE Trans. Power Electron.*, vol.18, No.3, May 2003.

[49] Jindong Zhang, Fred C. Lee and Milan M. Jovanović, "Comparison between CCM two-stage and single-stage boost PFC converters", *IEEE Applied Power Electronics Conf.*, 1999, pp. 335 - 310

[50] Qun Zhao, Fred C. Lee and Fu-Sheng Tsai, "Voltage and Current Stress Reduction in Single-Stage Power-Factor Correction AC/DC Converters With Bulk Capacitor Voltage Feedback", *IEEE Trans. Power Electron.*, vol.17, No.4, July 2002.

[51] Dan M.C. Tsang, Fred C. Lee and Milan M. Jovanović, "Reduction of voltage stress in integrated high-quality rectifier-regulators by variable-frequency control", *IEEE Applied Power Electronics Conf.*, 1994, pp. 596-575.

[52] Fu-Yuan Shih, Dan Y. Chen, Yan-Pei Wu and Yie-Tone Chen, "A Procedure for Designing EMI filters for AC Line Applications", *IEEE Trans. Power Electron.*, vol. 11, No.1, January 1996.

[53] C.Licita, S.Musumeci, A.Raciti, et al., "A new driver circuits for IGBT device", *IEEE Trans. Power Electron.*, vol. 10,May 1995, pp.373-378.

[54] R.P. Severns and G.E. Bloom, "Modern DC-to-DC Switchmode Power Converter Circuits", VNR, 1985.

[55] George B. Crouse, "Electrical Filter", U.S. Patent 1 920 948, Aug. 1, 1933.

[56] Reuben Lee and et. al., "Electronic Transformers and Circuits", John Wiley & Sons, 3rd edition, April 1988.

[57] J. Marrero, "Utilizing ripple steering in forward and flyback converters and input filters", National Semiconductor.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

[58] J. Marrero and C. Peng, "Ripple current reduction circuit", U.S. Patent 5 038 263, Aug. 6, 1991.

[59] J. Marrero, "Implementation of ripple steering to converter topologies", U.S. Patent 5 786 990, Jul. 28, 1998.

[60] J. Marrero, "Non-isolated buck converter with input current steering", U.S. Patent 6 008 999, Dec. 28, 1999.

[61] J.Wang, W.G. Dunford and K. Mauch, "Analysis of a ripple-free input current boost converter with discontinuous conduction characteristics" *IEEE Trans. Power Electron.*, vol. 12, no. 4, pp. 684-694, July 1997.

[62] J.W.Kolar, H. Sree, N. Mohan and F.C. Zach, "Novel aspects of an application of 'zero-ripple' techniques to basic converter topologies", *IEEE Power Electronics Specialists Conf.*, pp. 796-803, 1997.

[63] Y.S. Lee and et. al., "A new improved boost converter with ripple free input current using coupled inductors", PEDS, pp. 592-599, 1998.

[64] Philip T. Krein and David C. Hamill, "A 'Zero' Ripple Technique Applicable To Any DC Converter", *IEEE Power Electronics Specialists Conf.*, 1999, pp. 1165-1171

[65] N.K. Poon and et. al., "Noise canceling apparatus for a power converter", U.S. Patent 6 347 045, Feb. 12, 2002.

[66] Igor Gorianski, "A New Zero-Ripple Technique for Switchmode Power Supplies", Available: http://www.igorg.orc.ru/SMPS/

[67] Steven Senini and Peter J. Wolfs., "The coupled Inductor Filter: Analysis and Design for AC systems", *IEEE Trans. Ind. Electron.*, August 1998, pp. 574-578.

[68] Satoshi Ogasawara, Hideki Ayano and Hirofumi Akagi, "An Active Circuit for Cancellation of Common Mode Voltage Generated by a PWM Inverer", *IEEE Power Electronics Specialists Conf.*, 1997.

[69] Satoshi Ogasawara and Hirofumi Akagi, "Modeling and damping of High Frequency Leakage Currents in PWM Inverter-Fed AC Motor Drive Systems"; *IEEE Trans. Ind. Applicat.*, vol. 32, No. 5, 1996.

[70] Peter J.Carlson and Ram Rajagopalan, "Filter for switchmode power converters", U.S. Patent 4 937 540, Jun. 26, 1990.

[71] Wu Xin, C.M. Lee, M. H. Pong and Z. M. Qian, "A study of Common Mode Noise in

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Switching Power Supply from a Current Balancing Viewpoint", PEDS, 1999.

[72] Masahito Shoyama and et al., "Balanced Switching Converter to Reduce Common-Mode Conducted Noise", *IEEE Power Electronics Specialists Conf.*, 2001.

[73] F. Lin and D.Y. Chen, "Reduction of Power Supply EMI Emission by Switching Frequency Modulation", *IEEE Power Electronics Specialists Conf.*, 1993, pp.127-133.

[74] N.K. Poon, J.C.P. Liu, C.K.Tse and M.H. Pong, "Techniques for Input Ripple Current Cancellation: Classification and Implementation", *IEEE Trans. Power Electronics*, vol. 15, no. 6., November 2000.

[75] George C. Chryssis, "High-Frequency Switching Power Supplies: Theory & Design", McGRAW-HILL, 2nd edition, 1989.

[76] Werachet Khan-ngern, "Electromagnetic Compatibility for Engineers", material training course for LG Electronics (Thailand) Co., Ltd., July 14th-15th, 2003.

[77] Zhongwei Ke, Chaoqun Sun and Jinfa. Zhang, "Evolution for low cost single stage AC/DC converter" , DPEC seminar, 2000.

[78] Laszlo Huber , "Merits and limitations of single-stage power-factor-correction circuits", Presentation material, July 2000.

[79] C.K. Tse, "Circuit Theory of Power Factor Correction in Switching Converters", Available: www.eie.polyu.edu.hk/~cktse/mypubl.html#conference

[80] Wei Chen, "Low Voltage High Current Power Conversion with Integrated Magnetics", Ph.D. thesis, Virginia Polytechnic Institute and State University, 1998.

[81] Haefely EMC Technology, "Power Frequency Application Note 07", Available: www.haefelyemc.com/pdf_downloads/application_notes

[82] Ned Mohan, Tore M. Undeland and William P. Robbins, "Power Electronics: Converters, Application, and Design", John Wiley & Sons, 2nd edition, 1995.

[83] Robert W. Erickson and Dragon Maksimović, "Fundamental of Power Electronics", Kluwer Academic Publishers, 2nd edition, 2001

[84] D.C. Hamill, "Lumped equivalent circuits of magnetic components: The gyrator-capacitor approach", *IEEE Trans. Power Electron.*, vol. 8, Apr. 1993.

[85] Yim-Shu Lee, Leung-Pong Wong and David Ki-Wai Cheng, "Simulation and Design of Integrated Magnetics for Power Converters", *IEEE Trans. Magn.*, vol. 39, March 2003.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก
โปรแกรม Mathcad ที่ใช้ในการออกแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



MATHCAD DESIGN SOFTWARE

FOR

Single-Stage Single-Switch AC/DC Flyback Converter with PFC-Tapped Transformer

Prepared by

Vuttipon Tarateeraseth

Approved by

Assoc. Prof. Capt. Dr. Werachet Khan-ngern

Electromagnetic Compatibility Laboratory

Research Center for Communications and Information Technology (ReCCIT)
King Mongkut's Institute of Technology Ladkrabang (KMITL)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

I. Input Specifications

1. Minimum line voltage (rms): Enter $V_{rmsL} := 90$ V

   (peak): $V_{maxL} := \sqrt{2} \cdot V_{rmsL}$ $V_{maxL} = 127$ V

2. Maximum line voltage (rms): Enter $V_{rmsH} := 264$ V

   (peak): $V_{maxH} := \sqrt{2} \cdot V_{rmsH}$ $V_{maxH} = 373$ V

II. Output Specifications

1. Output voltage: Enter $V_o := 12$ V
2. Maximum output current: Enter $I_{omax} := 4.7$ A

III. Design Specifications

1. Maximum bulk voltage: **VBmax <= 400 V** Enter $V_{Bmax} := 400$ V
2. Diode forward voltage: Enter $V_F := 0.6$ V
3. Duty cycle: **Dmax <= 0.6 for flyback** Enter $D_{max} := 0.5$

   $D_{min} := 0.05$
4. Efficiency at high line at I_{omax}: Enter $\eta_H := 0.8$
5. Efficiency at low line at I_{omax}: Enter $\eta_L := 0.7$
6. Efficiency of input power transfer to Bus Enter $\eta_{FLY} := 0.5$
7. Switching frequency : Select $f_s := 70 \cdot 10^3$ Hz
8. Swithcing period : $T_s := \frac{1}{f_s}$ $T_s = 1.429 \times 10^{-5}$ sec
9. Power line frequency : Select $f_L := 50$ Hz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IV. Transformer Calculations

1. Number of secondary turns: **Select** $N_s := 5$ turns

2. Number of primary turns minus number of turns of windings N1 and N2: **Select** $N_p = N_1 + N_2$

3. Minimum bulk voltage:

$V_{Bmin} := V_{maxL}$ $V_{Bmin} = 127.279$ V

4. Maximum number of primary turns:

$$N_{pmax} := \text{floor}\left[N_s \cdot \frac{D_{max} \cdot V_{Bmin}}{(V_o + V_F)(1 - D_{max})} \right]$$

$N_{pmax} = 50$

5. Number of primary turns: **Select** $N_p := 34$ turns

6. Recalculate minimum bulk voltage (CCM of DC/DC):

$$V_{Bmin} := \frac{N_p}{N_s} \cdot \frac{(V_o + V_F)(1 - D_{max})}{D_{max}}$$

$V_{Bmin} = 85.68$ V

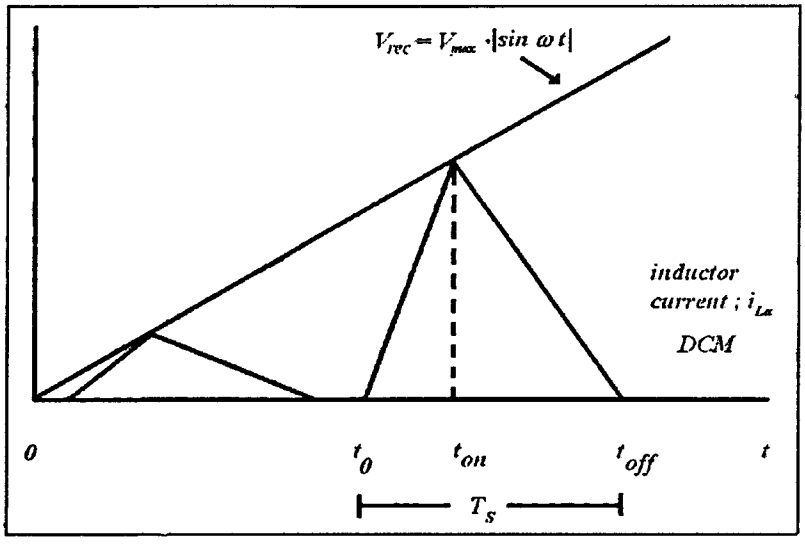
7. Number of turns of winding N1: **Select** $N_1 := 14$ turns

8. Number of turns of winding N2:

$N_2 := N_p - N_1$ $N_2 = 20$ turns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

V. Design Calculations



1. Rectifier output voltage

$$V_{rec} := V_{max} \cdot |\sin(\omega t)| \quad (6-1)$$

$V_{recL} := V_{maxL} \cdot |\sin(2 \cdot \pi \cdot f_L \cdot deg)|$ $V_{recL} = 91.311$

$V_{recH} := V_{maxH} \cdot |\sin(2 \cdot \pi \cdot f_L \cdot deg)|$ $V_{recH} = 267.845$

2. Average current of boost inductor La in switch cycle:

$$i_{Laav} := \frac{D + D_{rLa}}{2} \cdot i_{Lapk} \quad (6-2)$$

The peak of boost inductor La :

$$i_{Lapk} = i_{La}(t_1) = \frac{V_{rec} - \left(\frac{N_1}{N_P}\right) \cdot V_B}{L_a \cdot f_s} \cdot D \quad (6-3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

From the flux balance concept of La :

$$\left(V_{rec}-\frac{N_1}{N_p}\cdot V_B\right)\cdot D-\left(V_B+\frac{N_2}{N_S}\cdot V_O-V_{rec}\right)\cdot D_{rLa}=0 \qquad (6-4)$$

Conditions : If Flyback DC/DC converter operates in CCM :

$$N_x\cdot V_B=N_S\cdot\frac{V_B}{(V_O+V_F)}=N_p\cdot\frac{1-D(V_B)}{D(V_B)} \qquad (6-5)$$

: If Flyback DC/DC converter operates in DCM :

$$N_X(V_B):=N_S\cdot\frac{V_B}{(V_O+V_F)} \qquad (6-6)$$

Where:

$$D(V_B):=\frac{N_p\cdot(V_O+V_F)}{N_S\cdot V_B+N_p\cdot(V_O+V_F)} \qquad (6-7)$$

the duty cycle of switching cycle:

$$D+D_{rLa}=\frac{\left(1-\frac{N_1}{N_p}+\frac{N_2}{N_x(V_B)}\right)}{\left(1-\frac{V_{rec}}{V_B}+\frac{N_2}{N_x(V_B)}\right)}\cdot D \qquad (6-8)$$

Substituting equation (6-3) and (6-8) into (6-2):

$$i_{Laav}=\frac{V_B\cdot D(V_B)^2}{2\cdot L_a\cdot f_S}\cdot\frac{\left(1-\frac{N_1}{N_p}+\frac{N_2}{N_x(V_B)}\right)\cdot\left(\frac{V_{rec}}{V_B}-\frac{N_1}{N_p}\right)}{\left(1-\frac{V_{rec}}{V_B}+\frac{N_2}{N_x(V_B)}\right)} \qquad (6-9)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_{Laav} = \frac{V_B \cdot D(V_B)^2}{2 \cdot L_a \cdot f_S} \cdot \frac{A_1(V_B) + A_2(V_B) \cdot \frac{V_{rec}}{V_B}}{\left(1 - \frac{V_{rec}}{V_B} + \frac{N_2}{N_x(V_B)}\right)} \quad (6-10)$$

Where :

$$A_1(V_B) := \frac{-N_1}{N_p} \cdot \left(\frac{N_2}{N_x(V_B)} + 1 - \frac{N_1}{N_p}\right)$$

$$A_2(V_B) := \left(\frac{N_2}{N_x(V_B)} + 1 - \frac{N_1}{N_p}\right) \quad (6-11)$$

3. The condition of La always operates in DCM:

$$D + D_{rLa} \leq 1 \quad (6-12)$$

Substituting equation (6-1), (6-5) and (6-12) into (6-4):

$$\left(V_{rec} - \frac{N_1}{N_p} \cdot V_B\right) \cdot D - \left(V_B + \frac{N_2}{N_x(V_B)} \cdot V_B - V_{rec}\right) \cdot (1 - D) \leq 0 \quad (6-13)$$

$$\left(V_{rec} - \frac{N_1}{N_p} \cdot V_B\right) \cdot D - \left(V_B + \frac{N_2}{N_p} \cdot V_B \cdot \frac{D}{1-D} - V_{rec}\right) \leq 0 \quad (6-14)$$

$$V_{rec}(D + 1 - D) - (1 - D) \cdot V_B - \left(\frac{N_1}{N_p} + \frac{N_2}{N_p}\right) \cdot V_B \cdot D \leq 0 \quad (6-15)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_{rec} - V_B \leq 0 \qquad (6-16)$$

Therefore, the operating condition of La in DCM is :



(6 – 17)

4. Dead angle of line current:

$$\theta_d(V_{max}, V_B) := \mathrm{Re}\left(\mathrm{asin}\left(\frac{N_1}{N_p}\cdot\frac{V_B}{V_{max}}\right)\right) \qquad (6-18)$$

5. From power balance concept:

$$P_{in} = \frac{2}{\pi}\cdot\int_{\theta_d(V_{max},V_B)}^{\frac{\pi}{2}} i_{Laav}\cdot V_{rec}\,d\theta = \frac{V_O\cdot I_O}{\eta} \qquad (6-19)$$

Substituting equation (6-9) and (6-11) into (6-19): the equation (6-20) is shown

$$\frac{V_O\cdot I_O}{\eta} = \frac{2}{\pi}\cdot\frac{V_B\cdot D(V_B)^2}{2\cdot L_a\cdot f_S}\cdot\left(1-\frac{N_1}{N_p}+\frac{N_2}{N_x(V_B)}\right)\cdot\int_{\theta_d(V_{max},V_B)}^{\frac{\pi}{2}}\frac{\left(\frac{V_{rec}}{V_B}-\frac{N_1}{N_p}\right)}{\left(1-\frac{V_{rec}}{V_B}+\frac{N_2}{N_x(V_B)}\right)}\cdot V_{rec}\,d\theta \qquad (6-20)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Arrange the equation (6-20) to (6-21):

$$K(V_{max}, V_B) := A_2(V_B)\cdot\left[\int_{\theta_d(V_{max}, V_B)}^{\frac{\pi}{2}} \left[\frac{\frac{V_{max}}{V_B}\cdot\sin(\theta) - \frac{N_1}{N_p}}{1 + \left(\frac{N_2}{N_s}\cdot\frac{V_o + V_F}{V_B}\right) - \frac{V_{max}}{V_B}\cdot\sin(\theta)}\right]\cdot\sin(\theta)\,d\theta\right] \qquad (6-21)$$

6. Product of La, from (6-20) and (6-21) at full load and 220Vac line:

$$L_a(V_{max}, V_B, \eta) := \frac{\eta}{\pi}\cdot\frac{V_{max}\cdot V_B\cdot D(V_B)^2}{V_o\cdot I_{omax}\cdot f_s}\cdot K(V_{max}, V_B) \qquad (6-22)$$

Select $V_{max} := \sqrt{2}\cdot 230$ V

Select $V_B := 450$ V

Select $\eta := 0.5$

$K(V_{max}, V_B) = 0.287$

$\theta_d(V_{max}, V_B) = 0.606$ rad

$L_A := L_a(V_{max}, V_B, \eta)$

$L_A = 43.249 \times 10^{-6}$ H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7. The high line and light laod condition:

Input power of flyback DC/DC stage:

$$P_{DC} = \frac{1}{2} \cdot \frac{V_B^2}{L_m \cdot f_S} \cdot D^2 \qquad (6-23)$$

The power balance concept:

$$P_{DC} = \eta_{FLY} \cdot P_{in} \qquad (6-24)$$

Substituting equation (6-19), (6-20) and (6-23) into (6-24):

$$\frac{L_A}{L_m} = \frac{2 \cdot \eta_{FLY}}{\pi} \cdot \frac{V_{max}}{V_B} \cdot K\left(V_{max}, V_B\right) \qquad (6-25)$$

$$L_{A_m}(V_{max}, V_B, \eta) := \frac{2 \cdot \eta_{FLY}}{\pi} \cdot \frac{V_{max}}{V_B} \cdot K(V_{max}, V_B) \qquad (6-26)$$

$$L_{A_m} := L_{A_m}(V_{max}, V_B, \eta)$$

$$L_{A_m} = 0.066$$

8. The magnetizing inductance of flyback transformer:

$$L_m := \frac{L_A}{L_{A_m}}$$

$$L_m = 6.561 \times 10^{-4}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

VI. Calculation of line-current waveform and harmonics

VI.1. General expressions

1. Average boost-inductor current in DCMa: Eq. (6-9)

$$i_{LAav}(V_{max}, V_B, \theta) := \frac{V_B \cdot D(V_B)^2}{2 \cdot L_A \cdot f_s} \cdot \frac{A_1(V_B) + A_2(V_B) \cdot \frac{V_{max} \cdot \sin(\theta)}{V_B}}{1 + \frac{N_2 \cdot (V_o + V_F)}{N_s \cdot V_B} - \frac{V_{max} \cdot \sin(\theta)}{V_B}}$$

2. Total average boost-inductor current:

$$i_{LAav}(V_{max}, V_B, \theta) := \begin{cases} i_{LAav}(V_{max}, V_B, \theta) & \text{if } \theta_d(V_{max}, V_B) < \theta < (\pi - \theta_d(V_{max}, V_B)) \\ 0 & \text{otherwise} \end{cases}$$

3. Line current harmonics:

$n := 1, 3 .. 39$

$$I_i(n, V_{max}, V_B) := \frac{2 \cdot \sqrt{2}}{\pi} \cdot \left| \int_0^{\frac{\pi}{2}} i_{LAav}(V_{max}, V_B, \theta) \cdot \sin(n \cdot \theta)\, d\theta \right|$$

4. Total harmonic distortion (THD):

$$THD(V_{max}, V_B) := \frac{\sqrt{\sum_{k=1}^{19} \left[I_i[(2 \cdot k + 1), V_{max}, V_B] \right]^2}}{I_i(1, V_{max}, V_B)} \cdot 100$$

5. The line current (rms):

$$I_{irms}(V_{max}, V_B) := \sqrt{\sum_{k=1}^{20} I_i[(2 \cdot k - 1), V_{max}, V_B]^2}$$

6. Input power:

$$P_i(\eta) := \frac{V_o \cdot I_{omax}}{\eta}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7. Power factor (PF):

$$PF(V_{max}, V_B, \eta) := \frac{\sqrt{2} \cdot P_i(\eta)}{V_{max} \cdot I_{irms}(V_{max}, V_B)}$$

8. IEC 1000-3-2 Class-D Envelope:

$$i_{env}(V_{max}, V_B, \theta) := \begin{cases} i_{LAav}\left[V_{max}, V_B, \left(\frac{\pi}{2}\right)\right] & \text{if } \left(\theta \geq \frac{\pi}{3}\right) \cdot \left(\theta \leq \frac{2 \cdot \pi}{3}\right) \\ \frac{i_{LAav}\left[V_{max}, V_B, \left(\frac{\pi}{2}\right)\right]}{3} & \text{otherwise} \end{cases}$$

9. Ideal, sinusoidal line current:

$$i_{sin}(V_{max}, \eta, \theta) := \frac{2 \cdot P_i(\eta)}{V_{max}} \cdot \sin(\theta)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

VI.2. Low line (V_{irms} = 100 V base on MITI standard)

1. Calculation of bulk voltage: **Eq. (6-26)**

$V_{max} := \sqrt{2} \cdot 100$ $\quad V_{max} = 141.421$ V

$V_B := 400$ $\quad V_B = 400$ V

$\eta := \eta_L$

$V_{B100} := root(L_a(V_{max}, V_B, \eta) - L_A, V_B)$

$V_B := V_{B100}$ $\quad V_B = 189.078$ V

2. Total harmonic distortion (THD): $THD(V_{max}, V_B) = 47.1$ %

3. The line current (rms): $I_{irms}(V_{max}, V_B) = 0.89$ A

4. Power factor (PF): $PF(V_{max}, V_B, \eta) = 0.905$

5. MITI limits:

$I_{ClassD_3} := 2.3 \cdot 3.4 \cdot 10^{-3} \cdot P_i(\eta)$

$I_{ClassD_5} := 2.3 \cdot 1.9 \cdot 10^{-3} \cdot P_i(\eta)$

$I_{ClassD_7} := 2.3 \cdot 10^{-3} \cdot P_i(\eta)$

$I_{ClassD_9} := 2.3 \cdot 0.5 \cdot 10^{-3} \cdot P_i(\eta)$

$k := 11, 13 .. 39$

$$I_{ClassD_k} := \frac{2.3 \cdot 3.85 \cdot 10^{-3} \cdot P_i(\eta)}{k}$$

6. Line current harmonics:

$n := 3, 5 .. 39$

$$Flag_n := \begin{cases} 0 & \text{if } I_i(n, V_{max}, V_B) < I_{ClassD_n} \\ 1 & \text{otherwise} \end{cases}$$

$$FLAG_{total} := \sum_{n=3}^{39} Flag_n$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Harmonic Number	Line-Current Harmonic	MITI Limit	Line-Current-Harmonic Percent of MITI Limit	Warning Flag
$n =$	$I_i(n, V_{max}, V_B) = [A]$	$I_{ClassD_n} = [A]$	$\frac{I_i(n, V_{max}, V_B)}{I_{ClassD_n}} \cdot 100 = [\%]$	$Flag_n =$
3	0.377	0.630	59.849	0
5	0.02	0.352	5.811	0
7	0.028	0.185	15.366	0
9	0.017	0.093	18.825	0
11	$2.944 \cdot 10^{-3}$	0.065	4.539	0
13	$9.928 \cdot 10^{-3}$	0.055	18.09	0
15	$4.457 \cdot 10^{-3}$	0.048	9.371	0
17	$3.019 \cdot 10^{-3}$	0.042	7.193	0
19	$4.706 \cdot 10^{-3}$	0.038	12.532	0
21	$1.077 \cdot 10^{-3}$	0.034	3.17	0
23	$2.488 \cdot 10^{-3}$	0.031	8.02	0
25	$2.44 \cdot 10^{-3}$	0.029	8.55	0
27	$1.469 \cdot 10^{-4}$	0.026	0.556	0
29	$1.914 \cdot 10^{-3}$	0.025	7.78	0
31	$1.214 \cdot 10^{-3}$	0.023	5.275	0
33	$6.309 \cdot 10^{-4}$	0.022	2.918	0
35	$1.396 \cdot 10^{-3}$	0.020	6.848	0
37	$4.851 \cdot 10^{-4}$	0.019	2.516	0
39	$7.794 \cdot 10^{-4}$	0.018	4.26	0

$Flag_n$ = 1 if n-th line-current harmonic is greater than MITI limit

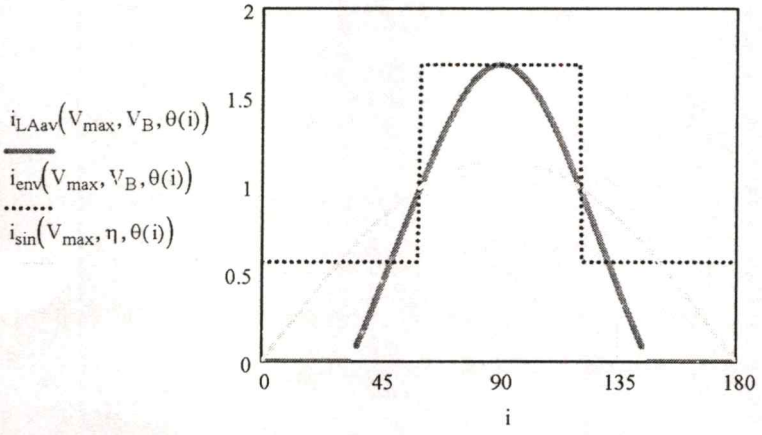
$FLAG_{total} = 0$

WARNING: If $FLAG_{total} > 0$, MITI Limit is NOT SATISFIED !!!
GO BACK AND CHANGE THE PARAMETRS !!!

7. Line current waveforms

$i := 0 .. 180$

$\theta(i) := \frac{i}{180} \cdot \pi$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

V.3. High line (V_{irms} = 230 V base on IEC 1000-3-2)

1. Calculation of bulk voltage: **Eq. (6-26)**

$V_{max} := \sqrt{2} \cdot 230$ $V_{max} = 325.269$ V

$V_B := 450$ $V_B = 450$ V

$\eta := \eta_H$

$V_{B220} := \text{root}(L_a(V_{max}, V_B, \eta) - L_A, V_B)$

$V_B := V_{B220}$ $V_B = 484.372$ V

2. Total harmonic distortion (THD): $THD(V_{max}, V_B) = 53.4$ %

3. The line current (rms): $I_{irms}(V_{max}, V_B) = 0.38$ A

4. Power factor (PF): $PF(V_{max}, V_B, \eta) = 0.797$

5. IEC 1000-3-2 Class D harmonic limits:

$I_{ClassD_3} := 3.4 \cdot 10^{-3} \cdot P_i(\eta)$

$I_{ClassD_5} := 1.9 \cdot 10^{-3} \cdot P_i(\eta)$

$I_{ClassD_7} := 10^{-3} \cdot P_i(\eta)$

$I_{ClassD_9} := 0.5 \cdot 10^{-3} \cdot P_i(\eta)$

$k := 11, 13 .. 39$

$$I_{ClassD_k} := \frac{3.85 \cdot 10^{-3} \cdot P_i(\eta)}{k}$$

6. Line current harmonics:

$n := 3, 5 .. 39$

$$Flag_n := \begin{cases} 0 & \text{if } I_i(n, V_{max}, V_B) < I_{ClassD_n} \\ 1 & \text{otherwise} \end{cases}$$

$$FLAG_{total} := \sum_{n=3}^{39} Flag_n$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Harmonic Number	Line-Current Harmonic	Class-D Limit	Line-Current-Harmonic Percent of Class-D Limit	Warning Flag
$n =$	$I_i(n, V_{max}, V_B) = [A]$	$I_{ClassD_n} =$	$\frac{I_i(n, V_{max}, V_B)}{I_{ClassD_n}} \cdot 100 = [\%]$	$Flag_n =$
3	0.179	0.24	74.478	0
5	0.025	0.134	18.356	0
7	0.016	0.071	23.368	0
9	$2.829 \cdot 10^{-3}$	0.035	8.026	0
11	$6.248 \cdot 10^{-3}$	0.025	25.32	0
13	$3.625 \cdot 10^{-3}$	0.021	17.361	0
15	$1.946 \cdot 10^{-3}$	0.018	10.757	0
17	$2.891 \cdot 10^{-3}$	0.016	18.107	0
19	$3.739 \cdot 10^{-5}$	0.014	0.262	0
21	$1.88 \cdot 10^{-3}$	0.013	14.548	0
23	$7.745 \cdot 10^{-4}$	0.012	6.563	0
25	$1.017 \cdot 10^{-3}$	0.011	9.368	0
27	$9.988 \cdot 10^{-4}$	0.01	9.935	0
29	$3.228 \cdot 10^{-4}$	$9.359 \cdot 10^{-3}$	3.449	0
31	$8.988 \cdot 10^{-4}$	$8.756 \cdot 10^{-3}$	10.266	0
33	$1.468 \cdot 10^{-4}$	$8.225 \cdot 10^{-3}$	1.785	0
35	$6.402 \cdot 10^{-4}$	$7.755 \cdot 10^{-3}$	8.255	0
37	$4.024 \cdot 10^{-4}$	$7.336 \cdot 10^{-3}$	5.486	0
39	$3.352 \cdot 10^{-4}$	$6.96 \cdot 10^{-3}$	4.817	0

$Flag_n$ = 1 if n-th line-current **harmonic** is **greater than** IEC 1000-3-2 **Class D limit**

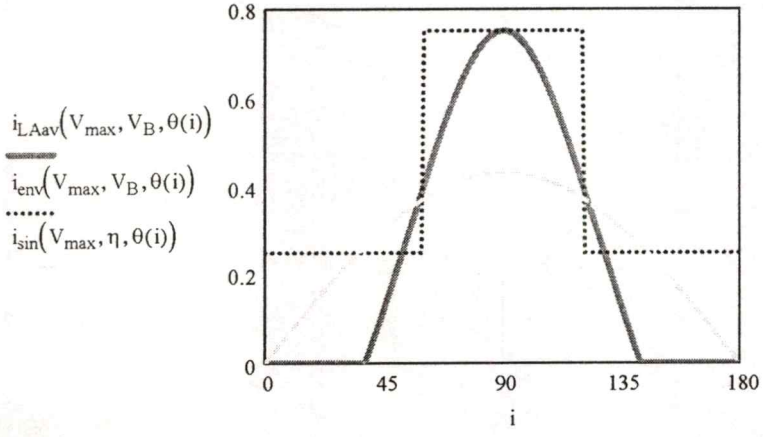
$FLAG_{total} = 0$

WARNING: If $FLAG_{total} > 0$, IEC 1000-3-2 Class D is NOT SATISFIED !!!
GO BACK AND CHANGE THE PARAMETRS !!!

7. Line current waveforms:

$i := 0 .. 180$

$\theta(i) := \frac{i}{180} \cdot \pi$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข

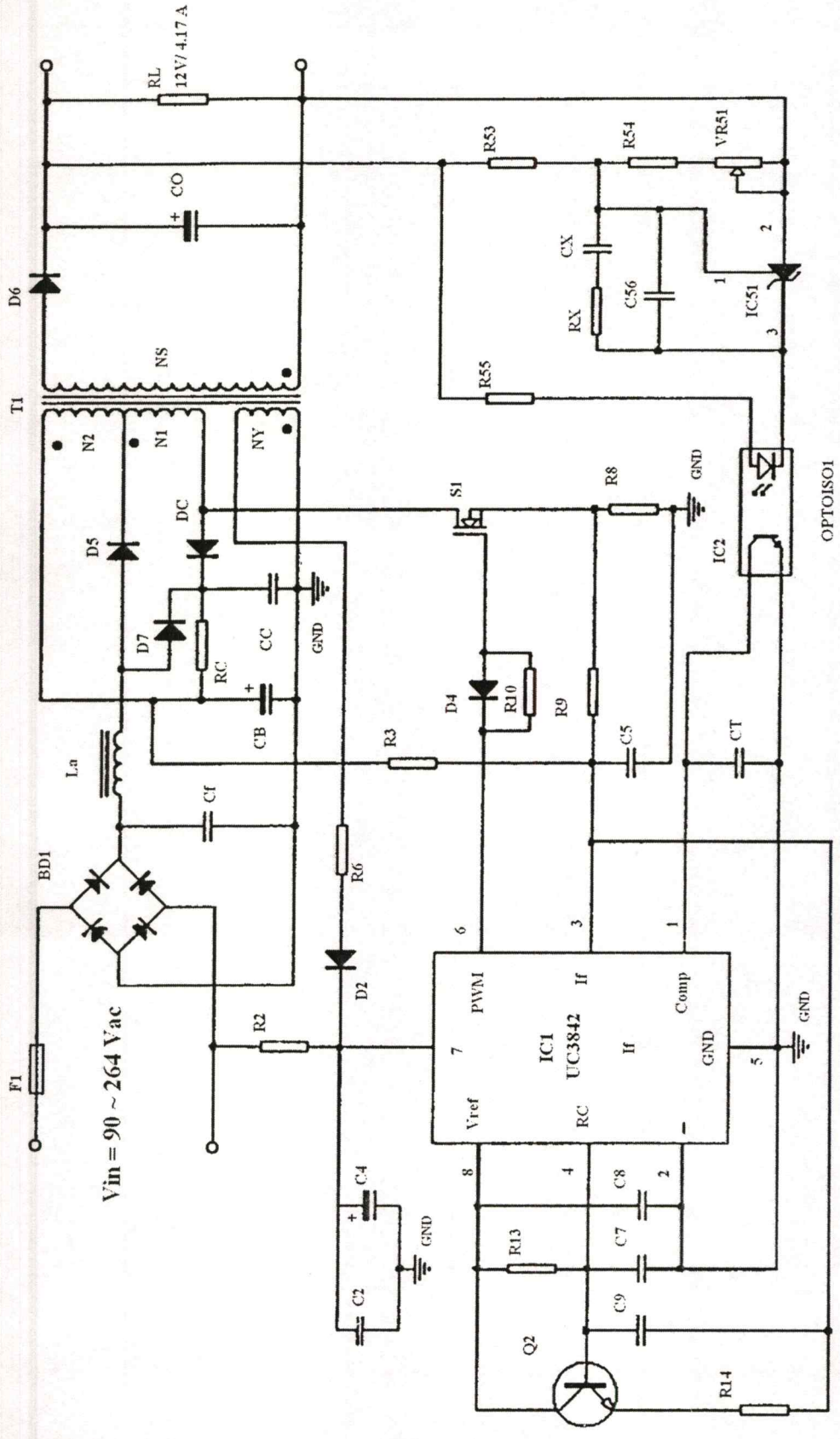
รายละเอียดของอุปกรณ์ที่ใช้

อุปกรณ์	รายละเอียด	หมายเหตุ
BD1	D3SB60	
C2	0.47 μF/ 50 V	
C4	33 μF/50 V	
C5	100 pF	
C7	1 nF	
C8	0.1 μF	
C9	2.2 nF	
C56	470 nF	
CT	200 pF	
CB	220 μF/ 450 V	
CC	33 nF / 1000V	
Cf	0.22 μF/ 600 V	
CO	1000 μF/35 V*3	
D2	FR107	
D4	1N4148	
D5	RHRP860	
D6	STPS20H	
D7	1N4006	
DC	1N4007*5	
F1	FUSE1	3A/250V
IC1	UC3842B	Current Mode PWM controller
IC2	OPTOISO1	ET1104
IC51	TL431A	
La	30 μH	
Q2	9013	NPN
R1	500 kΩ	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

R2	75 kΩ/ 1W	
R3	1.5 MΩ	
R6	10 Ω	
R8	0.1 Ω/ 1W	
R9	1 kΩ	
R10	51 Ω	
R13	39.2 kΩ	
R14	4.3 kΩ	
R53	35.1 kΩ	
R54	8.87 kΩ	
R55	1 kΩ	
RL	0 ~ 4.17 A	Output Load
RX	10 kΩ	
RC	1 kΩ/ 5 W	
S1	2SK2611	900V / 9A
T1	20:14:6:5	EER28L (MB3), 10 pins
VR51	1 kΩ	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ข.1 แสดง Schematic ของวงจรต้นแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค
ผลงานวิจัยที่ได้รับการตีพิมพ์

International Conferences:

1. **C.Tantisukarom, V.Tarateeraseth, W.Khan-ngern, and S.Nitta,** "The Lump-Ideal-Component (LIC) Switch Micro Signal Concept for the Conducted Emission Analysis", *IEEE Power Electronics Specialists Conf.*, PESC'02, 33rd IEEE, vol.2, 23-27 June 2002, pp. 1043-1047.
2. **C.Tantisukarom, V.Tarateeraseth, W.Khan-ngern, and S.Nitta,** "An Efficiency Improvement of the Active Snubber Boost Converter for Low Power", *IEEE Power Electronics Specialists Conf.*, PESC'02, 33rd IEEE, vol.2, 23-27 June 2002, pp. 437-441.
3. **V.Tarateeraseth, C.Tantisukarom, W.Khan-ngern, and S.Nitta,** "A Study of the EMI Characteristics of Off-line Single-Stage AC/DC Flyback Converter with PFC-Tapped Transformers", *International Conference on Electromagnetic Compatibility*, ICEMC2002, 24-27 July 2002, pp. 284-289.
4. **C.Tantisukarom, V.Tarateeraseth, W.Khan-ngern, Warit Thammasiriroj, and S.Nitta,** "Discovering the Conducted Emission: A Systematic Approach to the dc-dc Converter", *International Conference on Electromagnetic Compatibility*, ICEMC2002, 24-27 July 2002, pp. 423-427.
5. **V.Tarateeraseth, C.Tantisukarom, W.Khan-ngern, and S.Nitta,** "A study of the EMI characteristics of an off-line single-stage ac/dc flyback converter with power factor correction (PFC)-tapped transformer", *15th International Zurich Symposium and Technical Exhibition on Electromagnetic Compatibility*, Zurich Electromagnetic Compatibility 2003, 18-20 February 2003.
6. **V.Tarateeraseth, W.Khan-ngern,** "Reducing the Electromagnetic Interference for Single-Stage Single-Switch AC/DC Power Factor Correction by Ripple-Steering Technique", *IEEE Power Electronics and Drive Systems*, PEDS2003, 5th IEEE, 17-20 November 2003.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

209

pesc02

W. Khan-ngern

2002 IEEE 33rd Annual
EEE Power Electronics Specialists Conference



June 23 - 27, 2002
Cairns, Australia

Conference Proceedings
Volume 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IEEE

pels

The Lump-Ideal-Component (LIC) Switch Micro Signal Concept for The Conducted Emission Analysis

C. Tantisukarom, V. Tarateeraseth, W. Khan-ngern
Faculty of Engineering and Research Center for Communications and Information Technology,
King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok, Thailand 10520.
Phone/Fax: +662 737-3000 Ext. 3322, E-mail: kkvecrac@kmitl.ac.th, Vuttipon@delta.co.th
S. Nitta
Graduate School, Production System Engineering, Salesian Polytechnic,
2-35-11 Igusa Suginami, Tokyo, 167-0021, Japan,E-mail: nitta@cc.tuat.ac.jp

***Abstract*—In this paper, the Lump-Ideal-Component (LIC) switches concept is proposed. The micro level signal using conventional ideal on-off switch is not realized in the large or small signal analysis. With the proposed switch concept, the micro signal can be fundamentally derived at the switch. It leads to the possibility to form the dc-dc converter micro signal model of the conducted emission analysis using the proposed lump-ideal-component switches concept.**

***Index Terms*—Conducted Emission, Boost converter, Electromagnetic Compatibility, Modeling.**

I. Introduction

THE conducted emission is typically a complex subject in the circuit design. Most of the effective ways to study the conducted emission are of the investigation by experiment and measurement [1]. It is difficult to understand how the micro level signal is really developed inside the circuits. Researchers have tried to predict the conducted emission at the design stage [6]-[8]. Those approaches are quite complicated. The purpose of this paper is to introduce the Lump-Ideal-Component (LIC) switch micro signal concept to replace the conventional ideal on-off switch in the conducted emission circuit analysis. It leads to an easier and better understanding of the behavior of the switch regarding the conducted emission aspect.

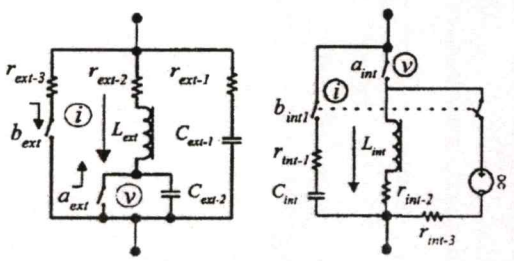
Typically, a conventional ideal switch has zero resistance during ON state and zero admittance during OFF state. It switches between states in zero time [2]. Therefore, any high frequency micro level signal caused by the state changing of the conventional ideal switch model could not be properly seen in that circuit analysis. State changes on a power semiconductor device produce high frequency disturbances with a high repetition rate [3]. This repetition rates in the range from the mains frequency to few tens megahertz. These ranges of frequencies will not be properly realized if the conventional ideal on-off switch is represented as the power semiconductor switch in the conducted emission analysis circuit purposed.

C. Tantisukarom's work was supported by TRIO-TECH (Bangkok) Co.,Ltd., 327 Chalongkrung Rd., Lamplathew, Ladkrabang, Bangkok 10520, Thailand. www.triotech.com.sg

II. Externally and Internally Controlled Lump-Ideal-Component (LIC) Switch Models

There are two types of conventional ideal controlled switches, externally and internally control. The external control switch is the switch, which can be turned on or off actively, such as MOSFET, or IGBT. While the internal control switch will be turned on or off in the passive manner such as DIODE. The internal parameter of the mechanical switch is varied depending on its structure. To represent the general concept for all kind of switches, such as externally or internally controlled switches, the energy-stored Lump-Ideal-Component models are proposed as shown in Fig. 1.

In this paper, the externally and internally LIC switch models are proposed. They are intentionally used to describe the behavior of the switches responding to the conducted emission phenomena. In this paper, the N-channel MOSFET and silicon diode, which are the switching elements of the conventional boost circuit, will be represented by the proposed LIC switches to analyze the conducted emission characteristics of the boost circuit. The externally controlled LIC switch model is operated by ideal switches a_{ext} and b_{ext}. The switch a_{ext} is turned on by the rising edge of the gate drive voltage. The voltage developed across C_{ext-1} will turn the switch a_{ext} off. The switch b_{ext} is turned on when the current flowing through the L_{ext} increases and reaches the rated current. It will be turned off by the falling edge of the gate drive voltage.



(a) (b)

Fig. 1, LIC switch models (a) externally (MOSFET), and (b) internally (DIODE) controlled switch.

In the same manner, the ideal switches a_{int} and b_{int} dominate the internally controlled LIC switch model. The switch a_{int} is turned on when the voltage is developed on it

0-7803-7262-X/02/$10.00 © 2002 IEEE.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

and is more than its turn-on threshold voltage, i.e. 0.7V for silicon diode. It will be turned off when the voltage developed across C_{int} reaches the maximum value. The switch b_{int} has two-poles, a normally open (NO) and a normally close (NC), switch. The switch b_{int} changes its state when the current flowing through L_{int} reaches its maximum reverse recovery current of the diode (I_{rr}). The switch b_{int} is reset to its normal position when the switch a_{int} is operated again.

A. The Operation of the Externally Controlled LIC Switch

In Fig.1 (a), the externally controlled LIC switch (EC-LIC switch) needs to have a gate drive signal to tune it on or off. The switch a_{ext} is turned on with the rising edge of the gate drive voltage to turn the EC-LIC switch on. The current in the EC-LIC switch increases linearly through the L_{ext} inductor. The voltage across the EC-LIC switch does not change because of the C_{ext-1} arrangement. When the current passing through the L_{ext} reaches the rated value, the switch b_{ext} is turned on. The voltage across the C_{ext-1} then starts discharging, as shown in Fig.3 (solid line).

To turn the EC-LIC switch off, the switch b_{ext} is turned off at the falling edge of the gate drive voltage. The voltage across the EC-LIC switch linearly increases. The EC-LIC switch current does not change under the influence of the L_{ext}. When the voltage across the C_{ext-1} reaches the rated voltage, the switch a_{ext} is turned off. The current passing through the L_{ext} starts decreasing linearly to leakage current of C_{ext-1}.

B. The Operation of the Internally Controlled LIC Switch

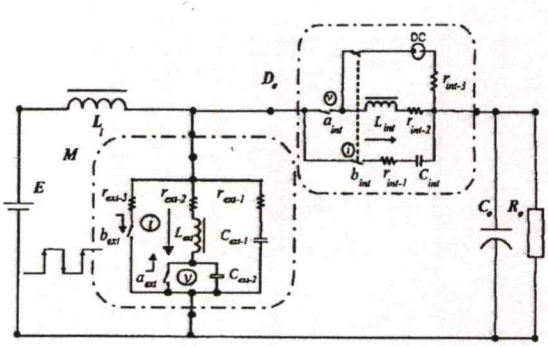
To turn on the internally controlled LIC (IC-LIC) switch, as shown in Fig.1 (b), the switch a_{int} is turned on when the voltage developed over the IC-LIC switch is more than the threshold turn-on voltage. It's +0.7 volt for silicon diode. The IC-LIC switch current linearly increases due to the properties of the L_{int} inductor. The voltage drop over the IC-LIC switch is kept to be constant (+0.7 volt) by the constant voltage source DC as shown in Fig.1 (b).

Applying the voltage across the IC-LIC switch inversely to turn it off, the IC-LIC switch current decreases linearly. When the current decreases to zero, it will keep a current flowing in a reverse direction until it reaches the maximum reverse recovery current value. At this condition, the two-poles switch b_{int} is changed to its status. The constant DC voltage source is cut off. The C_{int} is charged to the reverse voltage. The switch a_{int} is turned off when the voltage across C_{int} reaches steady state value

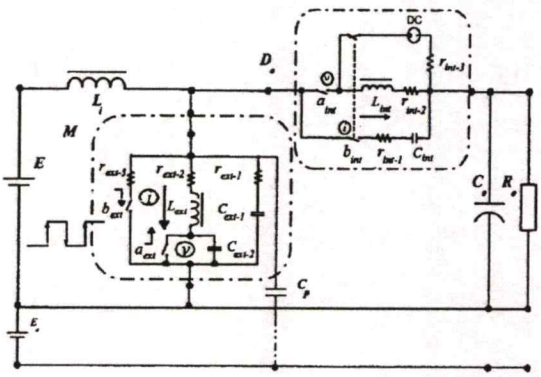
III. The Conventional Boost Converter Using LIC Switch Model to Describe its Conducted Emission

A. EC-LIC Switch Turn Off Period

In Fig.2, the proposed LIC switch is used instead of the general ideal on-off switch in the convention continuous current mode boost converter. The key waveforms of the EC-LIC switch, *M*, are shown in Fig.3



(a) Differential Mode



(b) Common Mode

Fig.2 The conventional boost converter using proposed switch concept for the conducted EMI investigation of the differential mode (a), and the common mode (b).

At $t = t_0$, the EC-LIC switch *M* is starting to turn off at the falling edge of the gate drive voltage. The voltage across switch *M* slowly increases. The overshoot is considered as the effect from the L_i and C_{ext-1} combination. The switch a_{ext} will be turned off when the voltage across C_{ext-1} reaches the rated voltage.

At $t = t_1$, the EC-LIC switch current is starting to decrease until it reaches to the minimum value at $t = t_2$. During period δ_1, it generated the common mode emission due to the dv/dt across the EC-LIC switch. At δ_2 interval, it generates of the differential mode emission from the di/dt of the EC-LIC switch [3]-[5].

The IC-LIC switch changes to the turn on state. It's considered as development of he differential mode signal from its L_{int} component.

During the δ_3 period in Fig.3, the EC-LIC switch is in the off state. The EC-LIC switch assumes no conducted emission signals because there is no change in state both of voltage and current.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

B. EC-LIC Switch Turn On Period

Entering δ_4, the switch M is turned on by appling the rising edge of the gate drive voltage at $t = t_3$. The switch a_{ext} is turned on while the switch b_{ext} is still in the off state. The EC-LIC current increases linearly. The voltage across C_{ext-1}, V_{DS}, is kept to be constant. For the IC-LIC switch, it is in the reverse recovery period. The switch a_{int} still keeps conducting state. The voltage developed over the IC-LIC switch D_o is equal to +0.7 volt from the constant DC voltage source. When the current flowing through L_{int} reaches its maximum reverse recovery current at $t = t_4$, the switch b_{int} changes its state. The current at this period flowing through the EC-LIC switch M is the sum of the reverse recovery current of I_{Do} and i_{LM}.

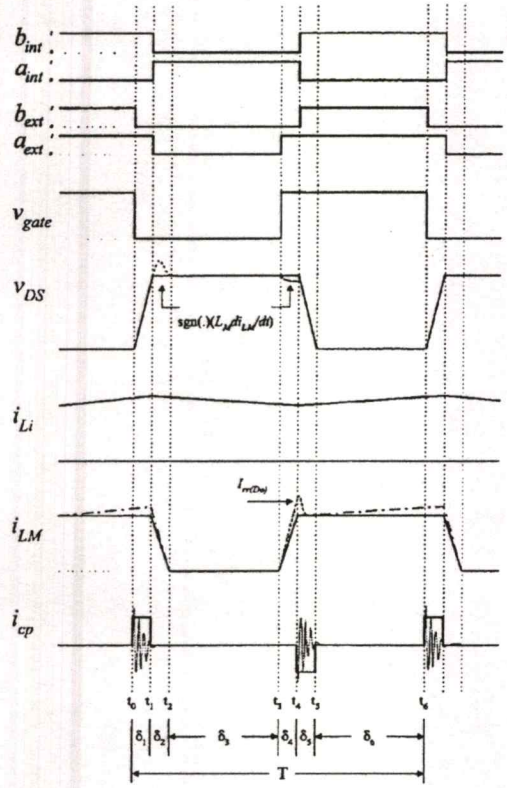


Fig.3 The typical switching signals at the externally controlled switch of the circuit in Fig. 2.

During period δ_5, at $t = t_4$, the switch a_{int} is still conducting. The current flowing through the L_{ext} of the EC-LIC switch reaches the circuit rated current. The switch b_{ext} is turned on. The voltage across C_{ext-1} starts discharging with negative slope dv/dt until it reaches the rated conduction voltage, $V_{DS(ON)}$, at $t = t_5$. It generates the common mode emission signal.

At the same interval, the switch b_{int} of IC-LIC changes its status. The constant DC voltage source is disconnected. The C_{int} starts charging. The voltage developed over the IC-LIC switch, V_{Do}, increases to the circuit reverse rated voltage. The switch a_{int} is in the off state. The current passing through it is equal to the leakage current of the C_{int}.

During period δ_6, the EC-LIC switch is in the conduction period. The switch M, is generating no conducted emission signals because both voltage and current are ideally assumed to be constant. As shown in Fig.2, a common mode current flows through the parasitic capacitance between the line and neutral to the ground. The differential mode current flows through parasitic inductance between line and neutral. The conducted emission signal propagation path will be investigated using lump component concept in the next section.

IV. The Conducted Emission Signal Propagation Path of the Conventional Boost Converter

Fig.4 shows the conducted emission signal propagation path of the conventional boost converter at the externally controlled switch, M_1. It can be divided into two stages, ON an OFF stage. In Fig.4, it is shown clearly as the propagation path of the common mode and differential mode signals.

A. The Differential Mode Propagation Path

The differential mode path is shown in Fig. 4 (a) and (b). During the switch M_1 is turning on as shown in Fig.4 (a), it represents the period δ_4 in Fig.3. The direction of $I_{DM(on)}$ is shown. The internally controlled switch D_o is conducted for a short while from its reverse recovery characteristics.

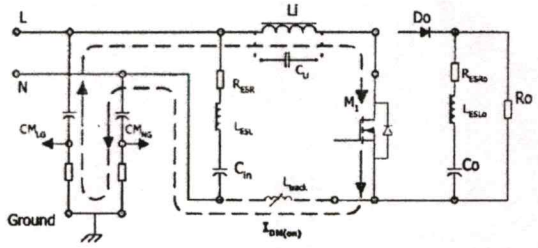
When the switch M_1 is turned off as shown in Fig.4 (b), it's the period δ_2 as shown in Fig.3. The direction of $I_{DM(off)}$ is shown. The internally controlled switch D_o is conducted.

B. The Common Mode Propagation Path

The common mode path is shown in Fig. 4 (c) and (d).

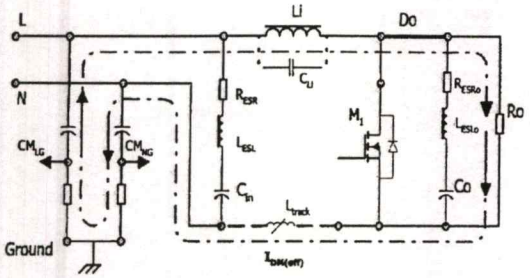
When the switch M_1 is turned on as shown in Fig. 4 (c), it represents the period δ_5 as shown in Fig.3. The voltage from the parasitic capacitance discharges as a current through the switch M_1 to ground. The direction of the current $I_{CM(on)}$ is shown.

In Fig. 4 (d), the switch M_1 is turned off. It's the period δ_1 as shown in Fig. 3. The parasitic capacitance is charged. The direction of the charging current $I_{CM(off)}$ is shown.

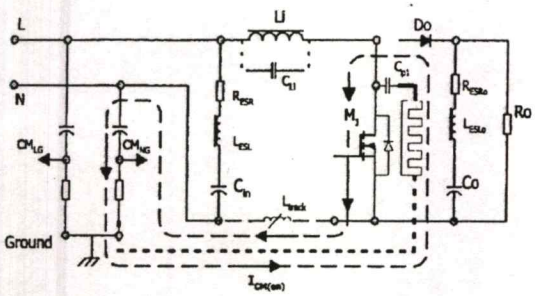


(a) External control switch turn on period, (differential mode)

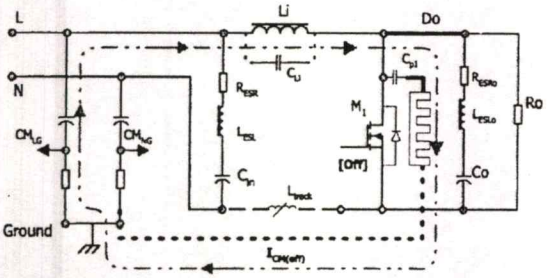
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(b) External control switch turn off period, (differential mode)



(c) External control switch turn on period, (common mode)



(d) External control switch turn off period, (common mode)

Fig.4 The propagation path of the differential mode and the common mode signals.

V. On the Use of The Proposed LIC Switch Model Regarding to the Behaviors of the Conducted Emission Signal

The proposed Lump-Ideal-Component (LIC) switches concept has been described in the previous section. The propagation path of the differential mode and common mode conducted emission signals are depicted graphically. This section will investigate the use of the proposed model regarding to the behaviors of the conducted emission signals.

Fig.5 shows a typical arrangement of the conducted emission signal measurement [1]. The disturbance signals are measured normally at the 50Ω terminals. When C_Y capacitors, in Fig.5, are placed at the output terminal of the unit under test, the measured signal with C_Y at the output will be considered higher, equal, or lower than the measured signal without C_Y.

Using the proposed Lump-Ideal-Component (LIC) switch model to explain the signal flow path is as follows:

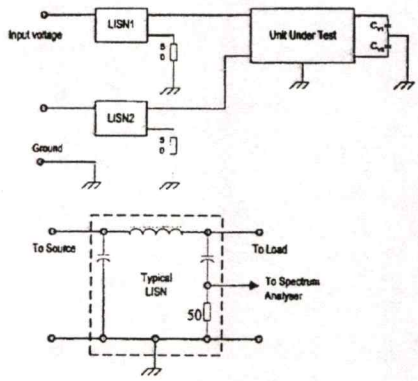
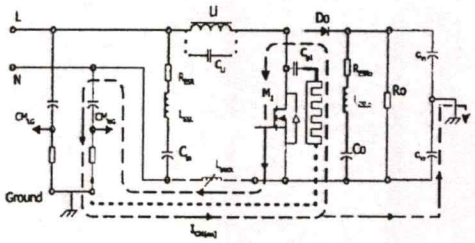
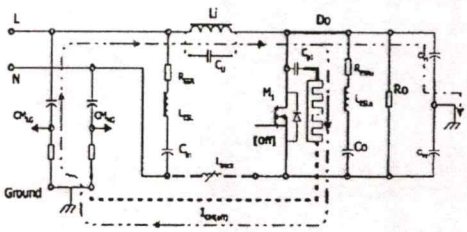


Fig. 5 Typical Line Impedance Stabilization Network (LISN) arrangement and the location of C_{Y1} and C_{Y2}



(a) Externally controlled switch turn on period, (common mode)



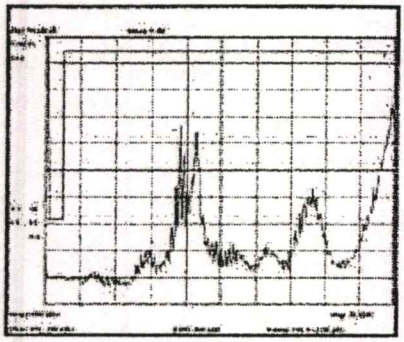
(b) Externally controlled switch turn off period, (common mode)

Fig.6 The propagation path of the common mode when placing C_{Y1} and C_{Y2}

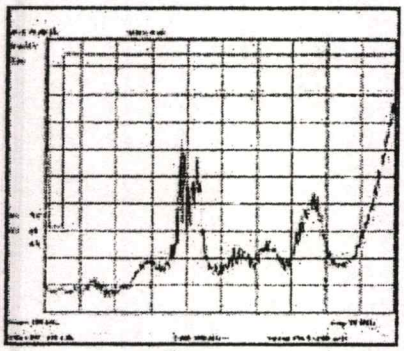
In Fig.6 (a), the switch M_1 is turned on. The conducted current signal flows through the L_{ext} of the EC-LIC switch model. It will be divided to flow through the parasitic capacitance (C_{p1}) and C_{Y2}. The resonant frequency, without C_{Y1} and C_{Y2}, is defined as $f_s = \frac{1}{2\pi\sqrt{L_{ext}(C_p)}}$. The L_{ext} is assumed to be a fixed value. The total capacitance when C_Y placed at the output of the unit under test increases because the parasitic capacitance C_p is in parallel with C_Y. It can be seen that the new resonant frequency, $f_s = \frac{1}{2\pi\sqrt{L_{ext}(C_p // C_Y)}}$, will be lower. This means that the low frequency behavior of the conducted emission spectra will be reduced. The cut off frequency of the new resonant is lower than the resonant

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

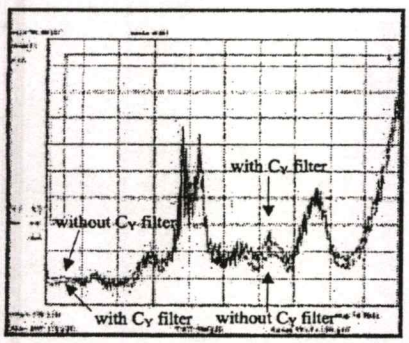
without C_Y. In this case, the high frequency behavior is expected to be worse than the measured signal without C_Y.



(a)



(b)



(c)

Fig.7 The measured conducted emission spectra of the conventional boost converter (a) without C_Y, (b) with C_Y and (c) the comparison of (a) and (b).

In Fig.6 (b), it represents the conducted emission propagation path of the boost converter turn off period. The conducted current signal flows through the L_{int} of the IC-LIC switch. It will be divided to flow through the parasitic capacitance C_p and C_{Y1}. The L_{int} of the internally controlled switch is assumed to be a fixed value. The total capacitance increases because the parasitic capacitance C_p is in parallel with C_{Y1}. The new resonant frequency is lower and defined by $f_s = \frac{1}{2\pi\sqrt{L_{int}(C_p // C_{Y1})}}$. The low frequency behavior is lower. The high frequency's components increase. The measured results are shown in Fig.7.

VI. Experimental Results

The description and the operation of the proposed Lump-Ideal-Component (LIC) switch concept are investigated experimentally in this section. The conducted emission is measured over the 150W conventional boost converter [1]. The measured spectra are shown in Fig.7 (a), (b), and (c). The measured spectrum of the conventional boost converter is shown in Fig.7 (a). The conventional boost converter installed with the C_Y at the output capacitor is measured and shown in Fig.7 (b). Fig.7 (c) shows the comparison of the two measured spectra. It is seen from Fig.7 that the boost converter with C_Y at its output capacitor, Fig.7 (b), shows a better-conducted emission performance at low frequency range over the one without C_Y Fig.7 (a). At the high frequency range, the conventional boost converter with C_Y generates higher level of conducted emission signals.

Fig.7 shows the results expected by the theoretical investigation

VII. Conclusion

The Lump-Ideal-Component (LIC) switch concept is proposed. It is demanded to describe more clearly and easily to understand the conducted emission micro level signal analysis. The effect of the rising and falling time of the practically power semiconductor switch can be developed under the proposed LIC switch model. The development of the micro signal over the LIC switch model can be used to explain the propagation phenomena systematically. The experimental result shows in good agreement with the qualitative analysis with the LIC switch model and the measured spectra.

This model is considered to be useful to provide a better understanding of the conducted signal phenomena.

References

[1] C. Tantisukarom, W. Khan-ngern, and S. Nitta, "Conducted Emission Characteristic of Active Snubber Boost Converter", *PEDS '2001*, vol.1, pp. 1-5.

[2] David Bedrosian, and Jiri Vlach, "Time-Domain Analysis of Networks with Internally Controlled Switches", *IEEE Trans. Circuits Syst.*, vol. 39, pp 199-212, Mar. 1992.

[3] Laszlo Tihanyi, "Electromagnetic compatibility in Power Electronics", IEEE PRESS, 1995, 1st edition, pp.55.

[4] Peter Bardos, "Predicting the EMC Performance of High Frequency Inverters", APEC'2001, vol. 1, pp. 213-219.

[5] Jianwen Shao, et al., "Characterization of EMI Performance for Hard and Soft-Switched Inverter", APEC'2000, vol. 2, pp. 1009-1014.

[6] Wei Zhang, et al., "Conducted EMI Analysis of a Boost PFC Circuit", APEC'1997, vol. 1, pp.223-221.

[7] Wu Xin, et al., "Novel Boost PFC with Low Common Mode EMI : Modeling and Design", APEC'2000, vol. 1, pp. 178-181.

[8] Michael K.W. Wu, et al., "An Integrated CAD Tool for Switching Power Supply Design with Electromagnetic Interference Prediction", APEC'1996, vol. 1, pp. 340-346.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

An Efficiency Improvement of the Active Snubber Boost Converter for Low Power

C. Tantisukarom, V. Tarateeraseth, W. Khan-ngern
Faculty of Engineering and Research Center for Communications and Information Technology,
King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok, Thailand 10520.
Phone/Fax: +662 737-3000 Ext. 3322, E-mail: kkveerac@kmitl.ac.th, Vuttipon@delta.co.th
S. Nitta
Graduate School, Production System Engineering, Salesian Polytechnic,
2-35-11 Igusa Suginami, Tokyo, 167-0021, Japan,E-mail: nitta@cc.tuat.ac.jp

***Abstract*— The efficiency improvement applied to the minimum-external-component-count active snubber boost converter by a new timing diagram is presented. The ZCS condition is occurred over the auxiliary switch at the turn on state. The main switch is achieved the ZVS turn on condition. The effectiveness of the proposed control-timing diagram soft-switching active snubber boost converter is verified experimentally.**

***Index Terms*— Active snubber, Boost converter, Soft-Switching**

I. INTRODUCTION

MANY research and development of the soft-switching techniques have been presented in the literature and some examples are shown in [1]-[8]. To achieve ZCS condition, it usually places the snubber inductor in the circuit to control the *di/dt*. The snubber diode is used to discharge the stored-energy of the snubber inductor. The capacitor discharging process is normally arranged to occur over the semiconductor switch to achieve the ZVS condition. It is implied that the active snubber circuit is usually found at least three components. For instance, there are at least 4 snubber components for the developed snubber circuits as in the references except in [1]. The circuit proposed in [1] is an interesting concept using the minimum-component-count of the active snubber. However, it could be implemented effectively for the high power boost converter only. Its efficiency is lower than the hard-switching scheme at the low power of the low-line voltage. It shows the lower efficiency over the interested low power range.

In this paper, the modified circuit and new control-timing diagram are proposed. The placement of the main switch and the auxiliary switch are modified. The circuit analysis and its operating condition are presented. The effectiveness of the proposed control-timing diagram soft-switching active snubber boost converter is verified experimentally.

II. PROPOSED CIRCUIT AND OPERATING CONDITION

The proposed circuit is shown in Fig. 1. The dotted line shows the set of the active snubber added to the conventional boost converter.

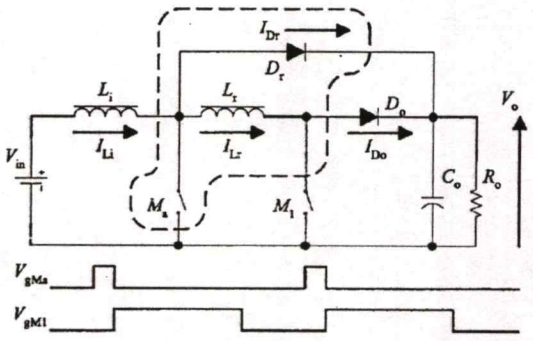


Fig.1 ZCS-ZVS active snubber boost converter.

The operation modes and the ideal key waveforms are shown in Fig.2 (a)-(g). It differs from [1] by rearranging the positions and the control orders of the auxiliary M_a and the main M_1 switches. The auxiliary switch is turned on before turning on the main switch. To simplify the analysis, the boost converter is assumed to be an ideal circuit and operated in the continuous conduction current mode. However the output capacitance (C_{oss}) and the body diode of the MOSFET switch, which are not shown in Fig.1, are included into the operation analysis. As shown in Fig.2, four operation modes are included in one switching cycle.

Before 0, the current from the boost inductor I_{Li} flows to the load through the snubber inductor L_r and the boost power diode D_o. The two power-switches M_a and M_1, and the snubber diode D_r are in the off state.

Mode-1: *Interval* 0-1. The gate signal of the auxiliary switch M_a is applied to turn on the switch M_a. Since the current I_{Li} is hanged up with the boost inductor and the snubber inductor, the current between these inductors could not be changed immediately. The current in the auxiliary switch will ramp up from zero to the maximum value with the slope of

$$\frac{di_{Ma}}{dt} = \frac{V_o}{L_r} \tag{1}$$

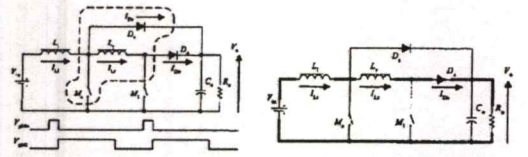
The current in the boost power diode I_{Do} and the current

C. Tantisukarom's work was supported by TRIO-TECH (Bangkok) Co.,Ltd., 327 Chalongkrung Rd., Lamplathew, Ladkrabang, Bangkok 10520, Thailand. www.triotech.com.sg

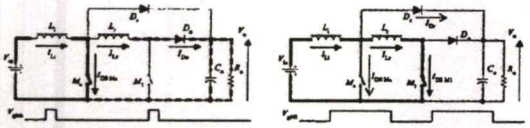
0-7803-7262-X/02/$10.00 © 2002 IEEE.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

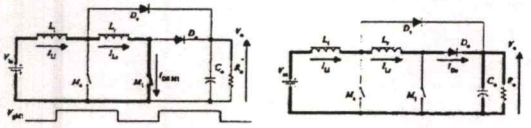
in the snubber inductor I_{Lr} will decrease at the same rate as in Eq.(1). The boost power diode D_o will then stop conducting softly. At this moment, the output capacitance of the MOSFET switch M_1 (not shown) starts discharging through the snubber inductor L_r. When the capacitance is fully discharged, the voltage across the switch becomes zero. The current I_{Lr} will flow through the body diode (not shown) of the switch M_1. The gate signal of the main switch is applied at this point of time to achieve the ZVS condition.



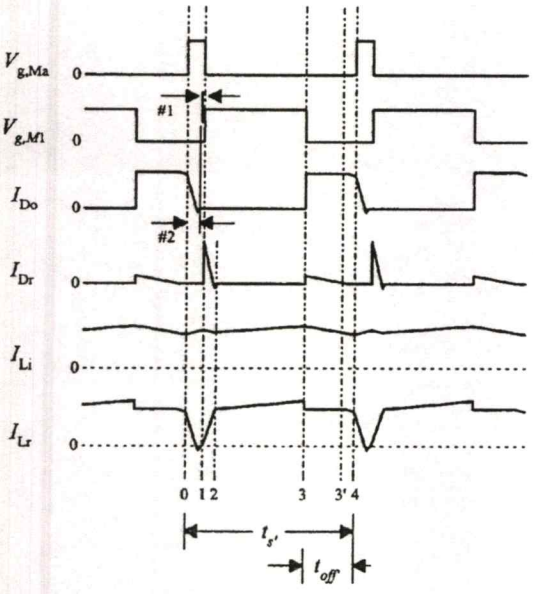
(a). The presented circuit. (b). Before 0.



(c). Mode-1. (d). Mode-2.



(e). Mode-3. (f). Mode-4.



(g). Proposed control diagram.

Fig.2 Operation modes and the analysis of the ideal key waveforms.

For the practical circuit, the gate signal of M_1 should be applied before taking off the gate signal of M_a (condition #1 in Fig.2g) to guarantee the ZVS condition.

The critical delay time before applying the gate signal of M_1 (condition #2 in Fig.2g) is to wait until the boost power diode completely turns off.

Mode-2: *Interval* 1-2. Entering this mode, the main switch M_1 is already turned on. When the auxiliary switch is turned off, the current from the boost inductor I_{Li} is 'kicked' out to the load through the active snubber D_r. Since the active snubber is conducted, the output voltage is appeared over the auxiliary switch in this mode.

The snubber diode current I_{Dr} then decreases under the influence of the snubber inductor L_r since the main current is conducting by the main switch M_1. It will stop conducting softly.

Mode-3: *Interval* 2-3. The auxiliary switch M_a is in the off state. The main switch M_1 is turned on. It is an equivalent to the energy boost stage in the boost inductor L_i as similar to the conventional boost circuit.

Mode-4: *Interval* 3-4. This mode is also considered as equivalence to the free wheeling stage of the conventional boost converter. At the end of this mode, it is to be noted that the main switch M_1 is turned off under the same stress as in hard-switched circuit

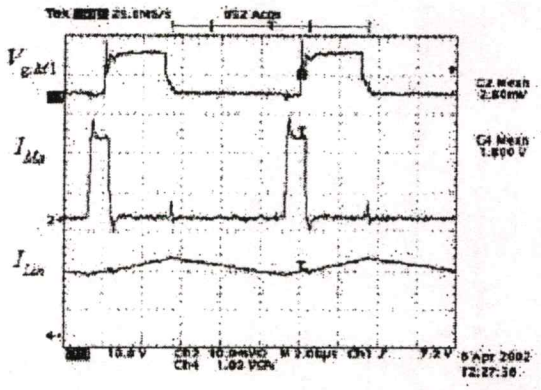
It is assumed that L_i and C_o are large enough to maintain constant I_{Li}. With the proper analysis using average voltage across inductor over one switching period is equal to zero, voltage gain of experimented active snubber boost converter is,

$$V_o = V_{in}\frac{1}{(1-D_{s'})}\frac{1}{1+\dfrac{L_r}{D_{s'}R_o t_{off'}}} \tag{2}$$

Where $D_{s'} = 1-\dfrac{t_{off'}}{t_{s'}}$, and R_o is the resistive load.

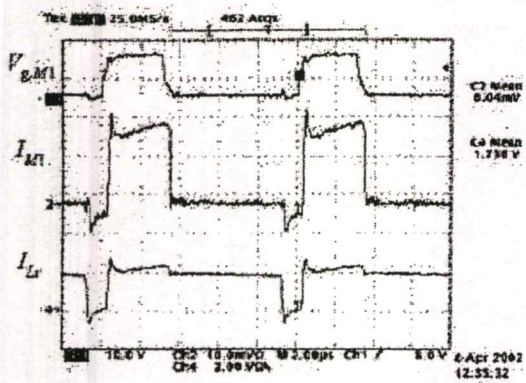
The current ripple of input inductor of boost circuit is then

$$\Delta I_{L_i} = \frac{V_o T_s}{L_i} D_{s'}(1-D_{s'}) + \frac{L_r}{R_o} \tag{3}$$

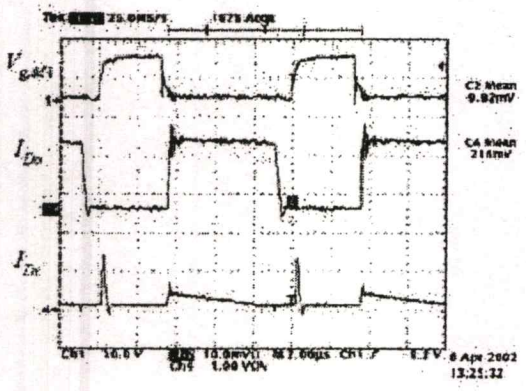


(a) Auxiliary switch, I_{Ma}, and boost inductor, I_{Li}, currents with gate signal of the main switch for reference.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(b) Main switch, I_{M1}, and snubber inductor, I_{Lr}, currents with gate signal of the main switch for reference.



(c) Boost diode, I_{Do}, and snubber diode, I_{Dr}, currents with gate signal of the main switch for reference.

Fig. 3 Measured key waveforms.

The rating of the experimental circuit in Fig.1 are as follows; V_{in}: 100 V, C_{in}: 22,000 uF, L_i: 470 uH, L_r: 10 uH, C_o: 940 uF, M_a: IRF840, M_1: IRFP460, D_o and D_r: MUR860, F_s: 100 kHz, 200 watt output).

Fig. 3 shows measured key current waveforms. It's shown in good agreement of the analysis waveforms in Fig. 2(g). The efficiency of the 200 watt active snubber boost converter is 92%. While the efficiency of the boost converter without active snubber is 88% for low-line voltage.

III. ANALYSIS OF SNUBBER DIODE SOFT TURN OFF

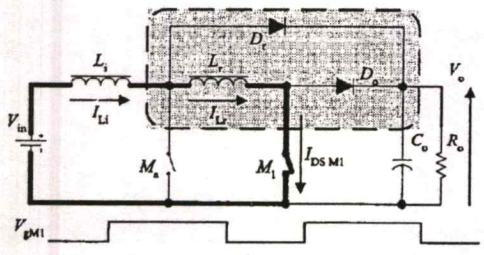


Fig. 4 Snubber diode conduction in Mode 3

It is to be noted that the snubber diode conducts a part of main current in Mode 3: (interval 3-3', Fig.2g) free wheeling mode of the boost converter. The criteria to force the snubber diode, D_r, to stop conducting before the auxiliary switch, M_a, is turned on in the next cycle, the voltage inequality in the shade area in Fig.4 will be as follows

$$V_{L_r} + V_{D_o} > V_{D_r} \tag{3}$$

Or

$$V_{L_r} > V_{D_r} - V_{D_o} \tag{4}$$

V_{Dr} and V_{Do} are assumed to be equal. It means that V_{Lr} must be induced to be positive in this interval (3-3', Fig.2g) to force the snubber diode to be reverse biased and stopped conducting its conducting current before the next cycle. To achieve D_r stop conducting softly, the voltage induced over the snubber inductor is

$$V_{L_r} = L_r \frac{di}{dt} \tag{5}$$

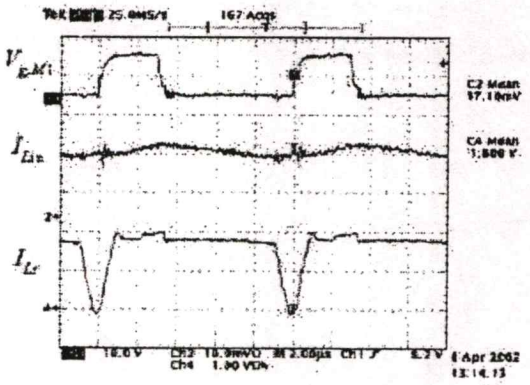
The voltage induced over the boost inductor is

$$V_{L_i} = L_i \frac{di}{dt} \tag{6}$$

Since the current flows in the same conducting loop, from Eq. (5)-(6), it yields

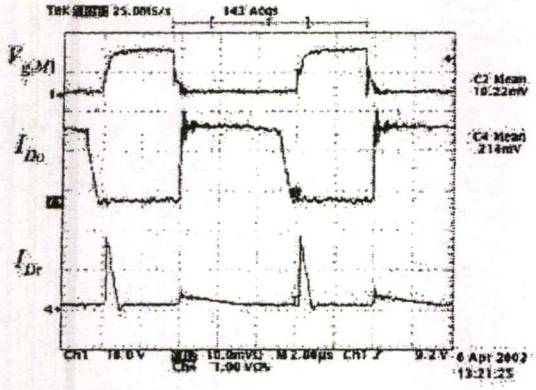
$$\frac{L_i}{V_{L_i}} = \frac{L_r}{V_{L_r}} \tag{7}$$

Equation (7) is used to determine the practical component values for a *specific* designed active snubber boost converter to achieve soft-switching condition for all switches.

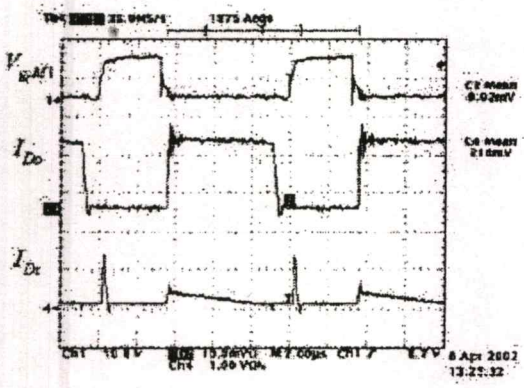


(a) Current waveforms of the experimental circuit when L_r = 10 μH.

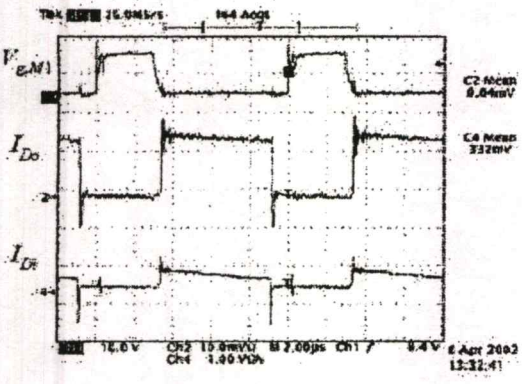
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



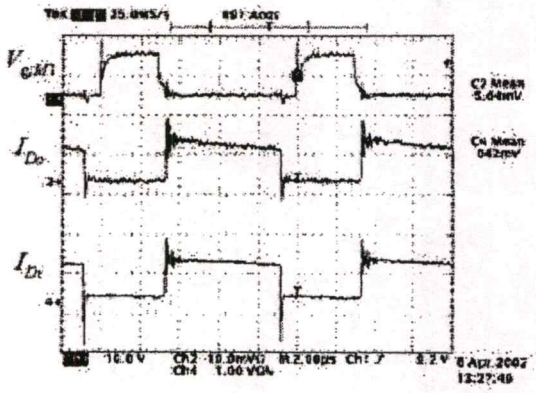
(a) Current waveforms of the experimental circuit when L_r = 20 μH.



(b) Current waveforms of the experimental circuit when L_r = 10 μH.



(c) Current waveforms of the experimental circuit when L_r = 4.7 μH.



(d) Current waveforms of the experimental circuit when a wire shorts L_r.

Fig. 4 Measured waveforms of various values of snubber inductor L_r.

Fig. 4 shows the measured waveform of the snubber inductor for 20μH, 10μH, 4.7μH, and 0μH respectively. It can conclude from Fig.4 that when the snubber inductor is lower, the current flow more in the snubber diode. From Fig.4d, the two diodes are considered sharing the current. The reverse recovery of the snubber diode is higher in Fig.4 since it is shorted to ground when the auxiliary switch is turned on in the next cycle.

IV. Conclusion

The new control-timing diagram applied to the minimum-external-component-count active snubber boost converter is presented. The efficiency improvement of the proposed control-timing diagram soft-switching active snubber boost converter is verified experimentally. The soft turn off condition over the snubber diode in the presented circuit can be achieved with the proper selection of the snubber inductor.

References

[1] Milan M. Jovanovic and Yungtaek Jang, " A Novel Active Snubber for High-Power Boost Converters ", IEEE Trans. on Power Electronics, Vol. 15, No. 2, March 2000, pp. 278-284.

[2] Carlos Marcelo de Oliveira Stein and Helio Leaes Hey, " A True ZCZVT Commutation Cell for PWM Converters ", IEEE Trans. on Power Electronics, Vol. 15, No. 1, January 2000, pp. 185-193.

[3] Milan M. Jovanovic, " A technique for Reducing Rectifier Reverse-Recovery-Related Losses in High-Power Boost Converters ", IEEE Trans. on Power Electronics, Vol. 13, No. 5, September 1998, pp. 932-941.

[4] Ching-Jung Tseng and Chern-Lin Chen, " Novel ZVT-Converters with Active Snubbers ", IEEE Trans. on Power Electronics, Vol. 13, No. 5, September 1998, pp. 861-869.

[5] Ray L. Lin, et al, " Improved Soft-Switched ZVT Converters with Active Snubber ", 0-7803-4340-9/98 IEEE, pp. 1063-1069.

[6] Julian Y. Zhu and D.H. Ding, " Zero Voltage and Zero Current Switched PWM DC-DC Converters Using Active Snubber Technique ", 0-7803-4943-1/98 IEEE, pp. 1574-1579.

[7] Hengchum Mao, et al, " Improved Zero-Current Transition Converters for High-Power Applications", IEEE Trans. on Industry Applications, Vol. 33, No. 5, September/October 1997, pp. 1220-1232.

[8] Guichao Hua, et al, " Novel Zero-Voltage-Transition PWM Converter ", IEEE Trans. on Power Electronics, Vol. 9, No. 2, March 1994, pp. 213-219.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2002

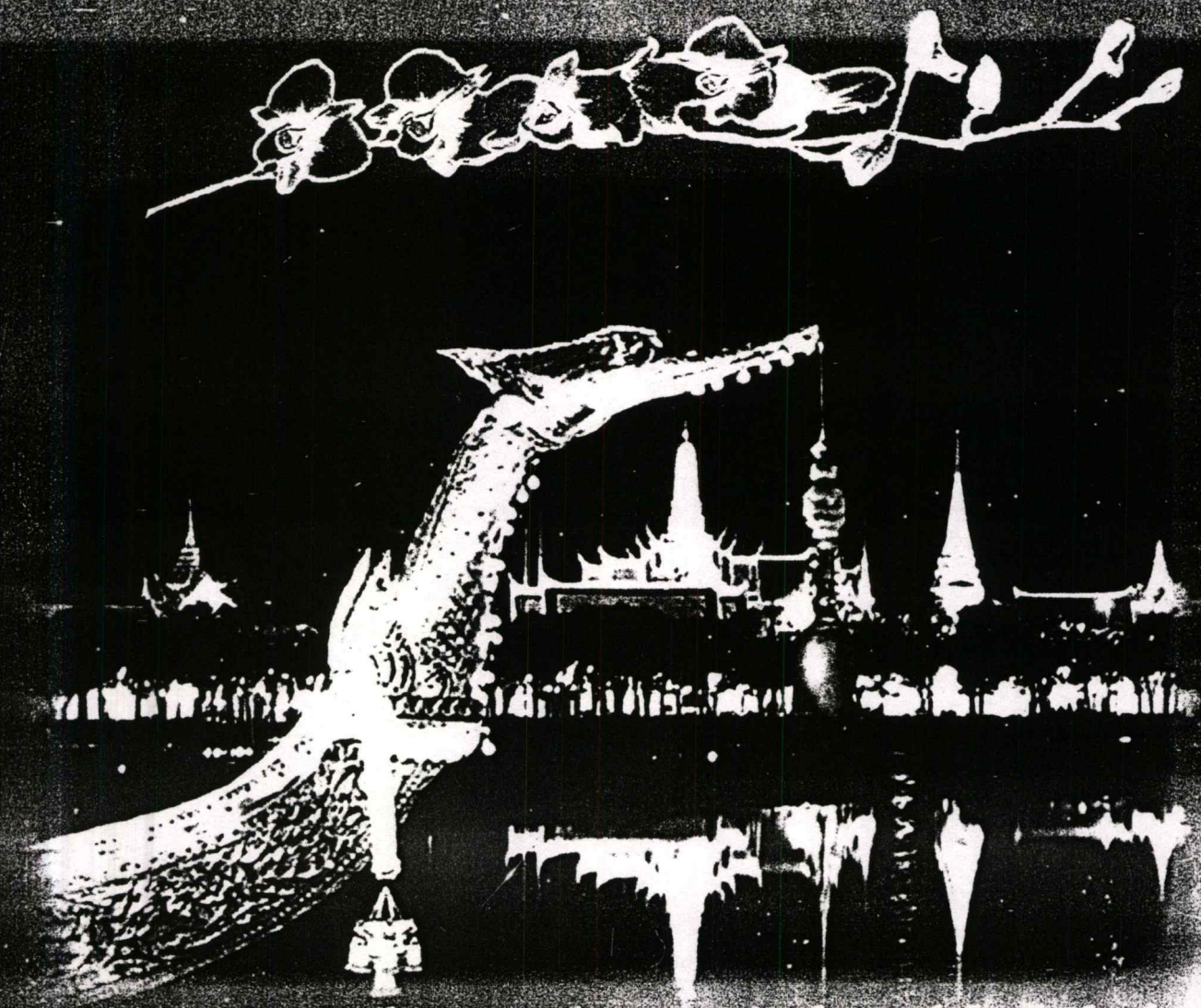
International Conference on Electromagnetic Compatibility

IC EMC 2002

KMITL

Bangkok, Thailand

Proceeding



July 24-27, 2002, The Amari Watergate Hotel, Bangkok, Thailand

IEEE Thailand Section

JICA Japan International Cooperation Agency

การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ดัดแปลงเนื้อหา และต้องอ้างอิงถึงการนำไปใช้

A STUDY OF THE EMI CHARACTERISTICS OF AN OFF-LINE SINGLE-STAGE AC/DC FLYBACK CONVERTER WITH PFC-TAPPED TRANSFORMERS

V. Tarateeraseth* C. Tantisukarom* W. Khan-ngern* S. Nitta**
*Faculty of Engineering and Research Center for Communications and Information Technology,
King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok, 10520, Thailand.
Phone/Fax: +662 737-3000 Ext. 3322, E-mail: kkveerac@kmitl.ac.th
**Graduate School, Production System Engineering, Salesian Polytechnic, E-mail: nitta@cc.tuat.ac.jp

Abstract

In this paper, the EMI characteristics of an off-line Single-Stage AC/DC flyback Converter with PFC-Tapped Transformers is presented. The effect of universal input voltages via EMI, input current waveform, total harmonics distortion (THD) and power factor is verified and experimented. Finally, the suitable condition to design EMI filter is proposed.

1. Introduction

Trend of the off-line AC/DC converter is to be lower cost, smaller size and light weight. Traditional AC/DC converters to compliance with low frequency regulation IEC61000-3-2 [9] is composed of two DC/DC converters in cascade connected to the ac main. The Fig. 1. shows the conventional two-stage AC/DC converter. The first stage is power factor correction stage that use to meet regulation IEC61000-3-2. The second-stage is DC/DC stage that use to meet output voltage regulation fast respond and other requirements. The other advantage of two-stage scheme is, it could be used with universal input and not necessary to use selector switch and can operate close to unity power factor. However, the disadvantage of this scheme is high cost and large size because of the additional PFC power stage and it is additionally switch, control circuit and the efficiency of the conversion is penalized due to twice of the power processing.

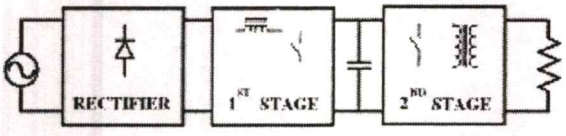


Fig. 1: Conventional two-stage active PFC

To overcome the problems of two-stage approach, regarding with lower cost, smaller size and light weight while has high power factor, low THD to meet the regulation IEC61000-3-2. The single-stage single-switch is appeared to solve the problems [1], [2]. Fig 2. shows concept of the off-line single-stage AC/DC converter. The advantage of the single-stage single-switch is, it could be supplied the load with a constant and fast-regulated dc voltage in one stage while can meet the regulation IEC61000-3-2. Therefore, comparing with the two stage approach, it reduces the cost, size and weight because it has only one switch and one controller while two-stage approach has two switches and two controllers. However, the limitation of single-stage is, those topologies suffer from high intermediate bus voltage and high current stresses [1], [2]. Many researchers have deal with these problems[3], [6]-[8].

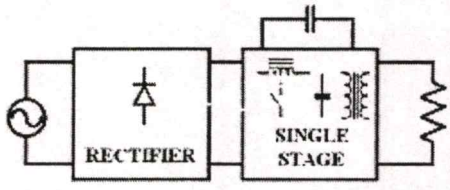


Fig. 2: General single-stage single-switch active PFC.

The objective of the circuit in this paper is to reducing in number of components via intermediate tapping of transformer primary winding to suppress the bus voltage stress [3]. The relationship of a conducted EMI emission and the effect of distortion input current at universal input voltages is focused. The EMI characteristics, power factor and total harmonics distortion at universal input voltages are investigated and experimented.

2. An off-line Single-stage AC/DC flyback converter with PFC-Tapped transformers

2.1 Proposed topology [3]

Fig.3 shows the interesting topology that invented by Guichao Hua [3]. In this topology, a basic flyback DC/DC converter composes of Energy-storage (bulk or smoothing) capacitor C_b, Winding tapped transformer T_1, Switch S_1 and rectifier diode at output section D_2, output capacitor C_o. The boost converter as PFC cell composes of the inductor L_a and diode D_1. The inductor L_f and capacitor C_f is used for mitigating high frequency noise. This topology achieves PFC by discontinuous conduction mode (DCM) operation of PFC cell and meet harmonics regulation IEC61000-3-2 with lower cost, smaller size, light weight and high efficiency.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

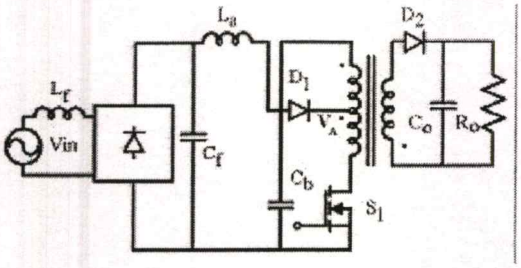


Fig. 3: An off-line Single-Stage AC/DC flyback Converter with PFC-Tapped Transformers.

2.2 The concept of proposed topology

With DCM operation of "L_a", the converter has two operating modes depending upon instantaneous line voltage (*Vin*). Mode I occurs when *Vin* is less than V_A, Whereas Mode II occurs whenever *Vin* is greater than V_A.

During Mode I, the bus voltage feedback "V_A" in Fig. 3. always exceeds line input voltage. When switch S_1 turns on, the voltage drop on primary winding is bus voltage "V_{cb}". The voltage at center tap of transformer (V_A) is acted as an *automatic bus feedback voltage* as shows in equation (1).

$$V_A = \frac{N_1}{N_p} * V_{cb} \qquad (1)$$

Where

V_A is automatic bus feedback voltage (V)

V_{cb} is voltage at bulk capacitor (V)

N_p is primary winding (turns)

N_1 is tap-winding (turns)

Therefore, diode "D_1" is reverse-biased, and no current flows through "L_a" much as in a conventional flyback converter. The input current I_{in} is equal to zero in this period and the circuit operates as conventional flyback converter. Bulk capacitor is supplied voltage to flyback converter in this period.

The bus feedback voltage by tapped winding of transformer could automatically limit the bus voltage (V_{cb}) by control "θ_d" as shows in (2)

$$\theta_d = \arcsin \frac{N1}{Np} * \frac{V_{cb}}{V_{in}} \qquad (2)$$

At light load, bus voltage at bulk capacitor increases. Form equation (1) voltage V_A is increasing, dead angle "θ_d" increases then I_{in} decreases. The power input is decreased. The power balance between input and output section can quickly be equaled. As this reason, control dead angle "θ_d" helps to limit the bus voltage (V_{cb}). During Mode II., the line input voltage exceeds the tapped voltage (V_A). At on stage of switch S_1, diode "D_1" is forwarded bias. The converter draws current from the rectified AC source and PFC inductor L_a is charged and discharged when switch S_1 turns off.

The disadvantage of this technique to limit the voltage at bulk capacitor by control "θ_d" is, the input line current is not pure sinusoidal. It depends on the "θ_d". If "θ_d" increases, the input current will more distortion. It means increase THD and affects to decrease the power factor as shown in Fig. 4.

Fig.4 shows the ideal effective of "θ_d" via shape of input current waveform in a half-line cycle [3].

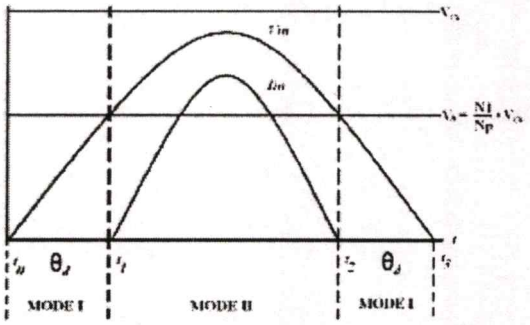


Fig. 4: Ideal Input Voltage and Input Current waveform.

3. The investigate and experimental results

The experiments in this paper are not included an EMI filter.

The presented an off-line AC/DC flyback Converter with PFC-Tapped Transformers prototype is designed for constant output voltage +12V and maximum output current 3.8A at universal line input voltage 90~264Vac. The switching frequency equals 70 kHz.

The propose of this paper can be a guideline for the EMI filter designer to find out the suitable condition for designing the EMI filter of this topology or maybe the topology that using the bus voltage feedback concept. Due to the standards and regulations, the conducted EMI has many issues from many countries such as CISPR22, FCC15 class B, VCCI class B and so on. The requirement to use input voltages to the equipment under test (EUT) i.e. 230Vac, 115Vac and 100Vac, are tested respectively. All of these conditions is tested at the maximum load of the EUT. It is slightly different between FCC15 and CISPR22, VCCI is the starting frequency. For example, CISPR22 and VCCI standards, the starting frequency is 150 kHz while FCC15 is 450 kHz. All of them is stopped at 30 MHz.

The difference between VCCI and CISPR22 are only the apply input voltage rating which equal 100Vac and 230Vac respectively but the limit line is the same.

Fig. 5 shows the limit line of FCC15 and CISPR22, focused on class B. FCC15 is fit than CISPR22. However, CISPR22 and VCCI are wide frequency range than FCC15 [4].

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

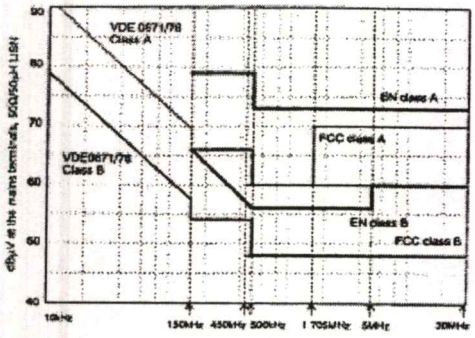


Fig. 5: Conducted emission limits [4].

In the next sections, the effect of universal input voltage via input current waveform, THD, power factor and EMI will be presented respectively.

3.1 The effect of universal input voltages via input current waveforms

The input current waveform is more distorted when input line voltage increases shown in Figure 7. The half cycle current at PFC inductor or L_a is shown in equation (6). The assumption sinusoidal input voltage $V_{rec} = V_{max} * |sin\omega t|$ and the L_a is operated at absolute discontinuous mode. Thus, the initial current of I_{La} is equal to zero.

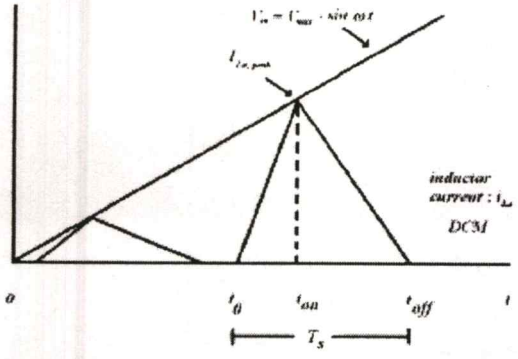


Fig. 6: Analysis of Input current waveform.

During switch (S_1) turns on, The peak PFC inductor current, $I_{La,peak}$, is determined as:

$$I_{La,peak} = \frac{V_{rec} - \frac{N_1}{N_p} * V_{cb}}{L_a} * D * T_s \qquad (3)$$

During switch (S_1) turns off, the inductor current is discharged. The discharging time is determined as:

$$t_d = \frac{I_{La,peak} * L_a}{V_{cb} + \frac{N_2}{N_s} * V_o - V_{rec}} \qquad (4)$$

The line input current equals to the average of PFC choke (L_a) current for half cycle [5] as simplify below.

$$I_{in} = I_{on}(avg) + I_{dis}(avg) \qquad (5)$$

$$I_{in} = \frac{D^2 T_s}{2L_a} * \left(1 - \frac{V_A}{V_B}\right) \frac{V_{rec} - V_A}{1 - \frac{V_{rec}}{V_B}} \qquad (6)$$

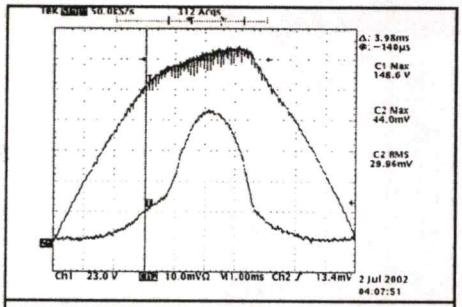
where

$$V_B = V_{cb} + \frac{N_2}{N_s} V_o \qquad (7)$$

where

V_{rec} = rectify voltage (V)
V_o = output voltage (V)
N_s = secondary winding (turns)
N_2 = N_p-N_1 (turns)
T = constant switching time period (s)
D = duty cycle

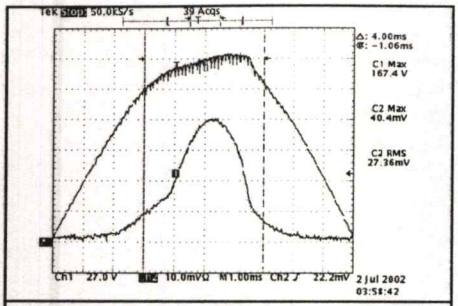
The experimental results are shown in Fig. 7 at various input voltages:



V_{in} = 100Vac ; V_o = +12Vdc ; Iout = 3.8A
1) Vo 2) Io[1A/DIV]

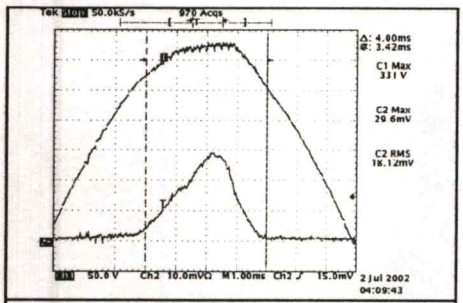
(a)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



V_{in} = 115Vac ; V_o = +12Vdc ; Iout = 3.8A
1) Vo 2) Io[1A/DIV]

(b)



V_{in} = 230Vac ; V_o = +12Vdc ; Iout = 3.8A
1) Vo 2) Io[500mA/DIV]

(c)

Fig. 7: The effect of universal input voltages via input current waveform (half cycle) at (a) 100Vac, (b) 115Vac and (c) 230Vac.

3.2 The effect of universal input voltages via power factor and total harmonics distortion (THD)

The power factor is defined as the ratio of real input power via apparent power. The real input power is determined as ;

$$P_{in} = \frac{1}{\pi}\int_0^{\pi} V_{in} * I_{in}\, d\theta \qquad (8)$$

From $V_{in} = V_{max} \sin \grave{e}$ where $\grave{e} = \grave{u}t$, and (6),

$$P_{in} = \xi * \chi \qquad (9)$$

where

$$\xi = \frac{D^2 T_s V_{max}^2}{2L_a \pi}\left(1 - \frac{V_A}{V_B}\right)$$

$$\chi = \int_0^{\pi} \frac{\sin^2\theta - \frac{V_A}{V_{max}}\sin\theta}{1 - \frac{V_{max}}{V_B}\sin\theta}\, d\theta$$

The apparent power is determined as $S = V_{rms} I_{rms}$;

$$I_{rms} = \frac{D^2 T_s \left(1 - \frac{V_A}{V_B}\right)}{2L_a \pi} * \sqrt{y} \qquad (10)$$

where

$$y = \int_0^{\pi} \frac{V_{max}\sin\theta - V_A}{1 - \frac{V_{max}}{V_B}\sin\theta}^2 d\theta \text{ and } V_{rms} = \frac{V_{max}}{\sqrt{2}}$$

$$S = \frac{V_{max} D^2 T_s \left(1 - \frac{V_A}{V_B}\right)}{2\sqrt{2} L_a \pi}\sqrt{y} \qquad (11)$$

Thus, the power factor is determined as ;

$$\text{Power factor} = \frac{V_{max} * \chi}{\sqrt{2y}} \qquad (12)$$

For the total harmonics distortion of current can be defined as;

$$THD\,(\%) = \sqrt{\sum_{i=2}^{40} \frac{I_i}{I_1}} * 100 \qquad (13)$$

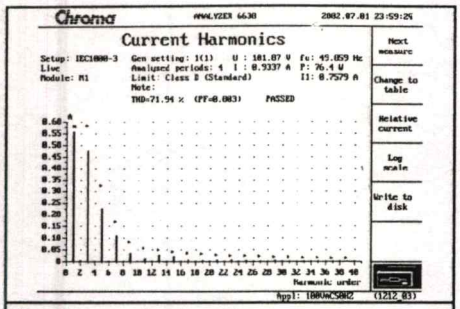
where

I_i = harmonic currents order 2 to 40

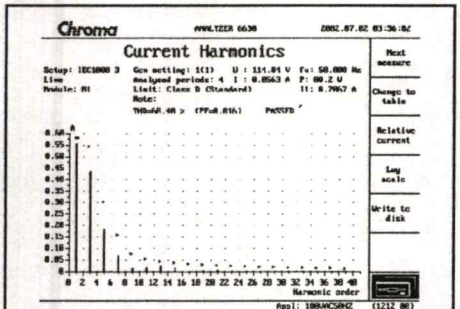
I_1 = fundamental current

Fig. 8 shows experimental results the input current harmonics at various input voltages. The results shown in table 1. show the trade off comparison between power factor and THD. When the input voltage is increased, the power factor is reduced while the THD is highest at 230Vac.

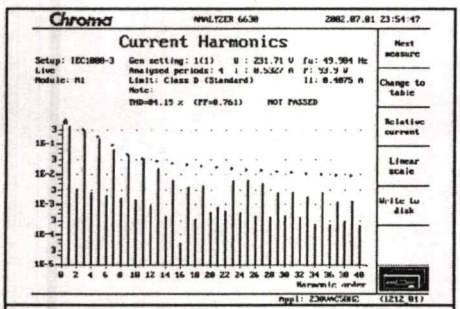
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(a)



(b)



(c)

Fig. 8: The effect of universal input voltages via THD of input current at (a) 100Vac, (b) 115Vac and (c) 230Vac.

Table 1: The effect of universal input voltages via power factor and THD.

V_{ac} (V)	Power factor (%)	THD (%)
100	80.7	71.94
115	78.9	68.48
230	75.5	84.19

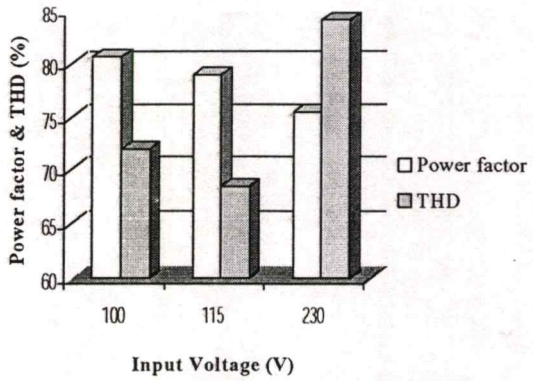


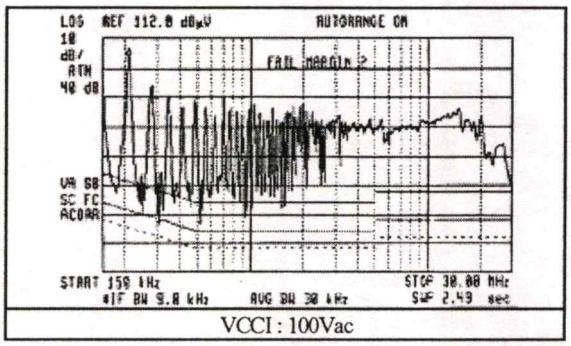
Fig. 9: The effect of universal input voltages via power factor and THD.

3.3 The effect of universal input voltages via EMI emission.

The experimental results are shown in Fig. 10 (a), (b) and (c). The rated input voltage is 100Vac, 115Vac and 230Vac depends on VCCI, FCC15 and CISPR22 respectively.

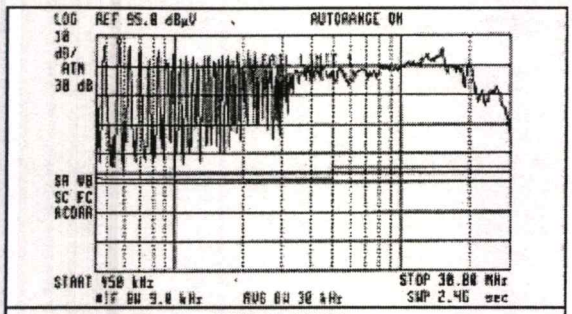
In Fig. 10 (d) shows peak envelope EMI comparable results among 100Vac, 115Vac and 230Vac, reference with CISPR22 standard. It shows that 230Vac generates the lowest conducted EMI at low frequency. However, the highest EMI is appeared at high frequency beyond 1 MHz. While, the input voltage 100Vac is vice versa. Nevertheless, the EMI characteristics at 100Vac and 115Vac are in the vicinity.

Normally, the design of EMI filter is generally made for the first harmonic. In general, the filter that can eliminate the harmonics of low order frequency also can eliminate the harmonics of higher order frequency but it depends on cut-off frequency, crossover frequency and insertion loss of the EMI filter.



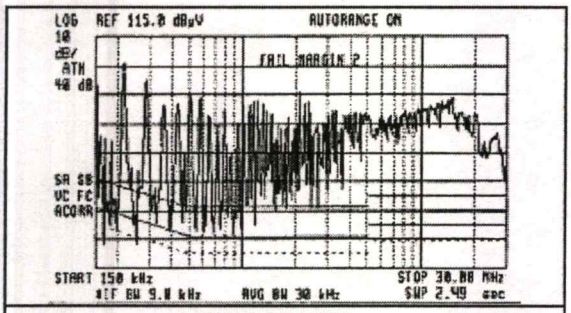
(a)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



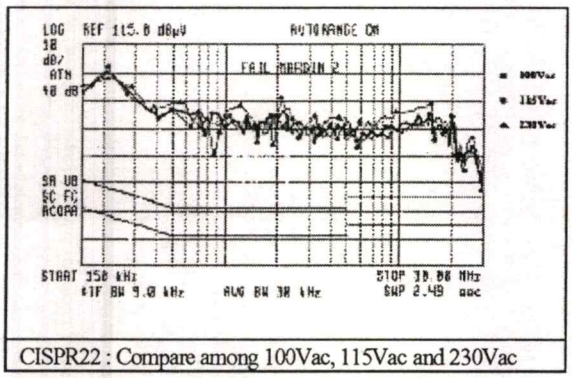
FCC15 : 115Vac

(b)



CISPR 22 : 230Vac

(c)



CISPR22 : Compare among 100Vac, 115Vac and 230Vac

(d)

Fig. 10: A comparison of EMI at various standards ;
(a) VCCI : 100Vac (b) FCC15 : 115Vac (c) CISPR22 : 230Vac and (d) The peak envelope of EMI comparable at various input voltages : 100Vac, 115Vac and 230Vac respectively with reference by CISPR22 standard.

Note : The EUT does not include the EMI filter.

4. Conclusion

Universal purpose EMI filter designers should be impatience that although follows VCCI standard or 100Vac input voltage as a worst case for design EMI filter, while the power factor and THD are the best. The conducted EMI at 230Vac input voltage is worst at high frequency for CISPR22 standard while the power factor and THD are the worst. The optimized selection is based on the trade off among power factor correction, THD and EMI filter size.

5. References

[1] M.Madigan, R. Erickson and E. Ismail, "Integrated high uality rectifier regulators," *in Proc. IEEE Power Electron. Spec. Conf. (PESC)*, 1992, pp. 1043-1051.

[2] R. Redl, L. Baslogh, and N. O. Sokal, "A new family of single-stage isolated power factor corrector with fast regulation of the output voltage," *in Proc. IEEE Power Electron. Spec. Conf. (PESC)*, 1994, pp. 1137-1144.

[3] Guichao Hua, "Single stage AC/DC conversion with PFC-tapped transformers," U.S.Patent No. 6,005,780., Dec.21, 1999.

[4] Tim Williams, "EMC for Product Designer", Newnes, second editon, 1998.

[5] Liu, K.-H.; Lin, Y.-L. R., "Current waveform distortion in power factor corrector circuits employing discontinuous-mode boost converter," *in Proc. IEEE Power Electron. Spec. Conf. (PESC)*, 1989, pp. 825-829.

[6] Jinrong Qian and F.C. Lee, "A High Efficiency S' High Power Factor AC/DC Converter with Universal Input," *in Proc. IEEE Applied Power Electronics Conf. (APEC)*, 1997, pp. 281-287.

[7] L. Huber and M. Jovanovic "Singel-Stage, Single-Switch, Isolated Power Supply Technique with Input-Current Shaping and Fast Output Voltage Regulation for Universal Input Voltage Range Applications," *in Proc. IEEE Applied Power Electronics Conf. (APEC)*, 1997, pp. 272-280.

[8] F. Tsai, P. Markowski, and E. Whitcomb, "Off-line flyback converter with input harmonic correction," *IEEE International Telecommunications Energy Conf.* , pp. 120-124, 1996.

[9] International Standard IEC 1000-3-2,Electromagnetic Compatibility (EMC), Part 3, First Edition, 1995.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Discovering the Conducted Emission: A Systematic Approach to the dc-dc Converters

Chaiya Tantisukarom, Vuttipon Tarateeraseth, Warit Thammasiriroj, Werachet Khan-ngern

Faculty of Engineering and Research Center for Communications and Information Technology,
King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok, 10520, Thailand
Phone/Fax: +662 737-3000 Ext. 3322, E-mail: kkveerac@kmitl.ac.th, Vuttipon@delta.co.th

S. Nitta
Graduate School, Production System Engineering, Salesian Polytechnic,
2-35-11 Igusa Suginami, Tokyo, 167-0021, Japan, E-mail: nitta@cc.tuat.ac.jp

Abstract

This paper describes the understanding of the conducted emission of the single-phase dc-dc converter in a broad view of the educational practice. The circuit required by the conducted emission education is presented. The systematic approach to capture the conducted emission is summarized from the early design stage to the circuit implementation. The simulation and experiment results are investigated to verify this approach.

Keywords: Conducted Emission, Simulation Technique, EMC modeling, EMC Education

1. Introduction

In recent years, the power electronics circuits designed for the dc-dc converters are developed in a very advancement [1-8]. The trend of the next generation dc-dc converter is to be smaller size and lighting the weight. As this reason, It is necessary to increase the switching frequency. At higher operating switching frequency, the sizes of the passive components are dramatically reduced. It leads to lower the total relevant operation costs. For example: while its weight, production and storage area are reduced; the transportation cost is also reduced. Beside the achievement of the sophisticated compact high-density dc-dc converter products, the high frequency signal integrated in the converter operation could propagate along the power line [9-16].

This propagated signal could encroach to other circuits. At some high level of those signal strengths, they interfere to other circuits. They also interfere themselves on their sub circuits. The severity of the interference could be ranged from a circuit malfunction, an intermittent failure, or the lethal damage, i.e. medical products.

Regarding to the interference is related to all dimensions of a product [16], the mitigation or control this interference at the finished products may be costly. To overcome this conducted emission interference problem; it must be defined to be one of the key parameter at the design stage. In this paper, the basic understanding to the conducted emission will be revisited. The systematic simulation for the major switching components by PSPICE program [16] is introduced. The active snubber boost converter experimental circuit [15] is carried out. The simulated and measured results will be analyzed and investigated theoretically in the broad view of the educational practice.

2. The Conducted Emission Revisit

The *nonconformance* between the circuit in the textbooks and the practical one [14] are as follows:

i) In fact, in the generally power electronic textbooks are not concerning about the safety issue. Therefore, the circuit in a textbook or literature is come with a *two-wire* of source (ac or dc), as shown in Fig. 1.

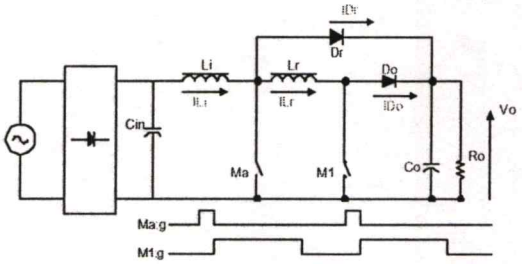


Fig. 1 An example of the circuit appeared in general literature [15]

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ii) In the practical circuits or real life circuits, the safety issue is the most priority. Thus, the practical circuits, which *realized* by the *global* system, or 'true earth' is the *three-wire* single-phase system [18], [24] as shown in Fig. 2.

The appearance of the 'earth wire' in the practical circuits, we have to face with the new conducted emission that we are generally call "*common mode emission*". Generally, the common mode emission is generated by the parasitic effect of the components. Beside the earth wire, we have to face only with the differential mode emission that generated by semiconductor devices [25].

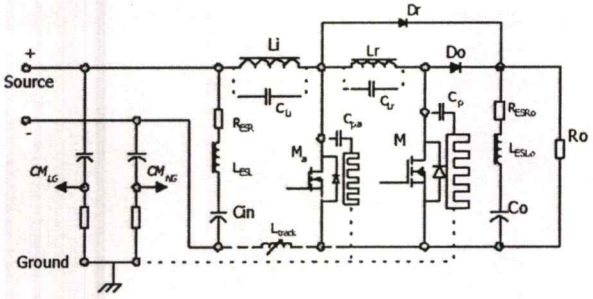


Fig. 2 Practical circuit [15]

The solutions to the educational understanding of the conducted emission is to introduce,

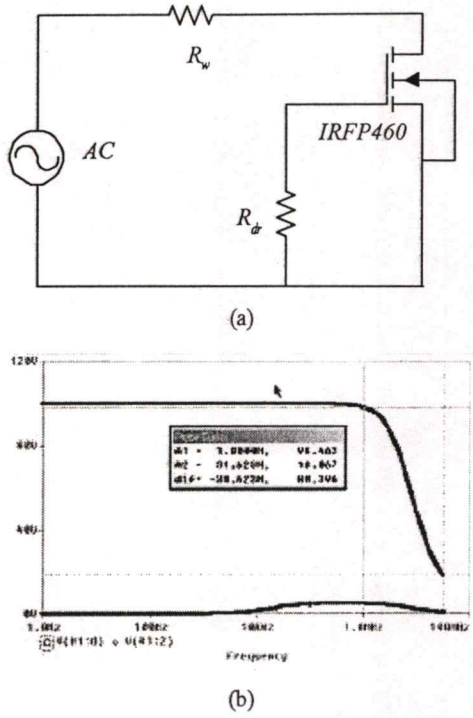
(a) The high frequency modeling [21] of the major passive components; capacitor [20],[25], inductor [17-18,20,25], and resistor [25].

(b) The EMI characteristics of the power semiconductor devices [24-25].

(c) The three-wire single-phase electrical system [19], to be the standard course for the first-degree electrical engineer.

3. The Systematic Simulation of the Conducted Emission

The simulation program could provide a circuit understanding against the textbook [13], [16]. The frequency responses of the passive components are usually studies in the textbooks. They could be illustrated in the simulation program as well. The benefit to use the *ac sweep* function from PSPICE has been presented [16]. With this function, the designer could study the virtual real-time responses of the interested components at any angle of the combination or assumption. Fig. 3 shows the simple simulation of a power MOSFET [16]. How the designer could imagine for the frequency response of the ideal switch he perceived.



(a)

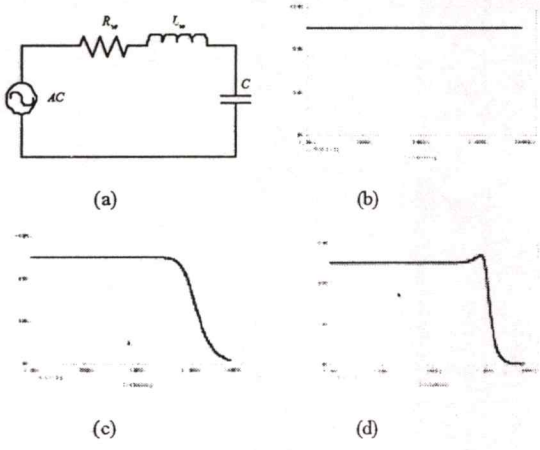
(b)

Fig. 3 MOSFET: (a) IRFP460 for simulation [16]

(b) Its frequency response

The devices library in the simulation program will be the one that the user needs to know its representation, ideal or practical case.

The simulation circuit of a capacitor using PSPICE program [16] is shown in Fig. 4.



(a) (b)

(c) (d)

Fig. 4 Capacitor model and its simulated frequency responses, (a) simulation circuit, (b) response of the ideal capacitor, (c) response of the capacitor with ESR, and (d) the response of the practical capacitor model in (a) [16].

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

It could be seen from Fig. 4 (b) that the capacitor recorded in the library is an ideal one. It is a fundamental to be like that since the high frequency model of the capacitor is varied from type to type. The user needs to understand the structure of the using capacitor to get the correct simulation model. The ideal-practical inductor simulation curve could be found in [16].

4. The Simulated and Measured Result for Analysis and Investigation

It is important to measure and investigate the results theoretically and experimentally. The PSPICE simulation may be represented as a mirror of the analytical method found in textbooks. The circuit implementation is ultimately required practically. Fig. 5 and 6 show the comparison of the simulated and measured result [16] at the 10 MHz-bandwidth. It could be seen that there are a similarity between the simulated and the measured result. It is to be noted that the high-frequency model of the component is 'the frequency dependence'. The simulated result should be focused in the interested component modeling frequency band. However, for predicting the EMI emission at wide band, such as 150 KHz to 30 MHz, closed to the experimental result. We should to know the exact model of all components in the circuit at wide band frequency. However, Nowadays, we have the programs to find out the parasitic of the components but they are very complicated [9].

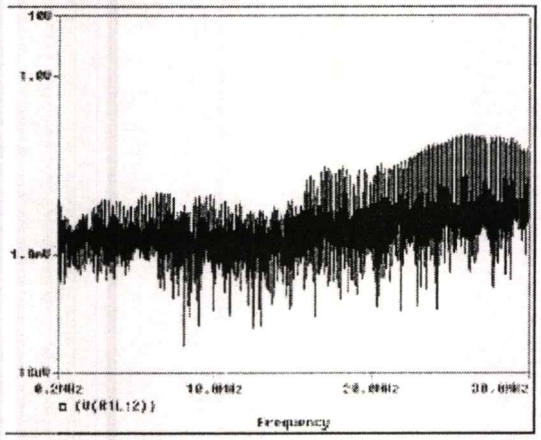


Fig. 5 The simulated spectrum result of the conducted emission at the Line terminal of LISN

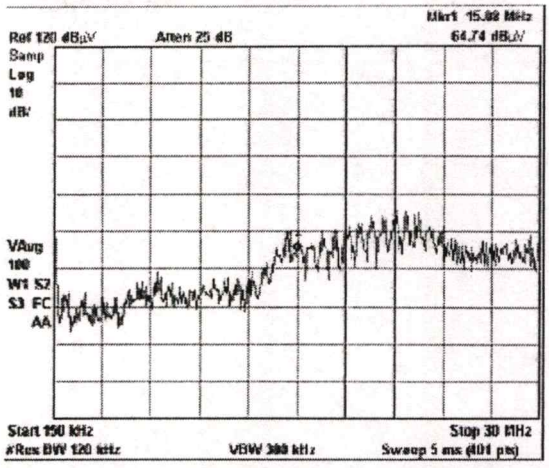


Fig. 6 The experiment spectrum result of the conducted emission at the Line terminal of LISN

5. Discovering the conducted emission using a systematic approach to the dc-dc converter

To discover the conducted emission systematically, step-by-step flowchart is presented as in Fig.7. In the first step: the source of the emission must be identified. The designer will then be able to select the suitable theory to go along with. Secondly, the components, which get involved with that emission source, will be modeled. In the third step, how that emitted signal from the emission source is coupled to the interested circuit. That signal is considered emitting out from the source and in effect to the receiving circuit? If not, the forth step will be ended. The fifth step will be engaged to the measurement. This measurement is required a special equipment and the measurement standard to accomplish the measured signal. Whether the signal will encroach the received circuit as interference, in the sixth step, is up to the level of that signal. This step may be one of the important criteria to better understand the definition of the interference. Not all the emitted signals will be considered the interference. To understand each other, the standard is required and represented the seventh step. The FCC15 is an example of the current applicable standard. In the final step, the conducted emission interference needs to be mitigated, controlled, and kept within the limit with declared by the relevant standard. The product that is able to pass the standard measurement is allowed to sell in the market.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

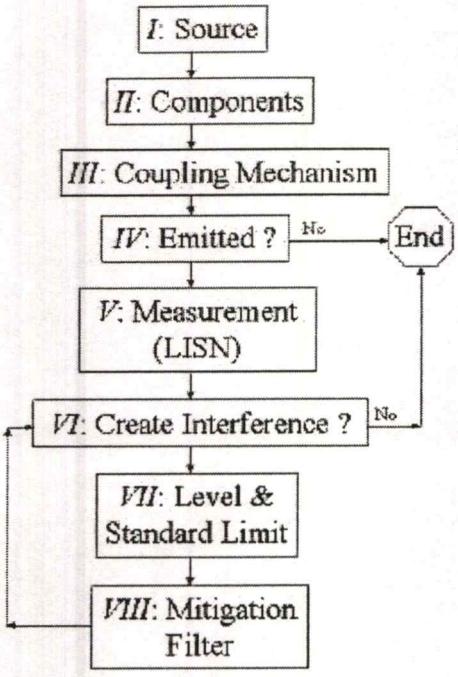


Fig.7 The simple step-by-step flowchart to understand the conducted emission.

6. Conclusion

The benefit from the systematic approach could be helpful to shorten the time from design to finished product regarding to the unavoidable conducted interference generated integrally from the high frequency switching operation. To solve the problem professionally, the source of the emission is needed to identify clearly at first step. Then all the theory and practical in the literature will be used to control the emission not to interfere other circuits.

The EMC studying will be occurred as only after the basic knowledge of the electronics circuits have been studied. It is likely to be the subject to study at the post-graduated level. With the advance in the equipment nowadays, it encourages to include the conducted emission course into the first degree of electrical engineering curriculum. By doing this, the newly graduated engineer could have some EMC backgrounds enough to handle the daily problem generated by the advance switching products.

The new coming product development using the power electronics technology could then be expected to provide a *green* electrical environment.

References

[1] Guichao Hua, et al, "***Novel Zero-Voltage-Transition PWM Converter***", IEEE Trans. on Power Electronics, Vol. 9, No. 2, March 1994, pp. 213-219.

[2] Hengchum Mao, et al, "***Improved Zero-Current Transition Converters for High-Power Applications***", IEEE Trans. on Industry Applications, Vol. 33, No. 5, September/October 1997, pp. 1220-1232.

[3] Milan M. Jovanovic, "***A technique for Reducing Rectifier Reverse-Recovery-Related Losses in High-Power Boost Converters***", IEEE Trans. on Power Electronics, Vol. 13, No. 5, September 1998, pp. 932-941.

[4] Ching-Jung Tseng and Chern-Lin Chen, "***Novel ZVT-Converters with Active Snubbers***", IEEE Trans. on Power Electronics, Vol. 13, No. 5, September 1998, pp. 861-869.

[5] Ray L. Lin, et al, "***Improved Soft-Switched ZVT Converters with Active Snubber***", 0-7803-4340-9/98 IEEE, pp. 1063-1069.

[6] Julian Y. Zhu and D.H. Ding, "***Zero Voltage and Zero Current Switched PWM DC-DC Converters Using Active Snubber Technique***", 0-7803-4943-1/98 IEEE, pp. 1574-1579.

[7] Milan M. Jovanovic and Yungtaek Jang, "***A Novel Active Snubber for High-Power Boost Converters***", IEEE Trans. on Power Electronics, Vol. 15, No. 2, March 2000, pp. 278-284.

[8] Carlos Marcelo de Oliveira Stein and Helio Leaes Hey, "***A True ZCZVT Commutation Cell for PWM Converters***", IEEE Trans. on Power Electronics, Vol. 15, No. 1, January 2000, pp. 185-193.

[9] Wei Zhang et al, "***Conducted EMI Analysis of a Boost PFC Circuit***", APEC '97. 12th IEEE vol.1, 23-27 Feb. 1997, pp. 223-229.

[10] W. Teulings, J.L. Schanen, J. Roudet, "***A New Technique for Spectral Analysis of Conducted Noise of a SMPS Including Interconnects***", PESC '97 Record, 28th IEEE, vol.2, 22-27 June 1997, pp. 1516-1521.

[11] Y. Tang, H. Zhu, B. Song, J.S. Lai, C. Chen, "***EMI Experimental Comparison of PWM Inverters Between Hard- and Soft-Switching Techniques***", IEEE Power Electronics in Transportation, Oct., 1998, pp. 71-77.

[12] Qing Chen, "***Electromagnetic Interference (EMI) Design Considerations for a High Power AC/DC Converter***", Power Electronics Specialists Conference, 1998. PESC 98 Record. 29th Annual IEEE, vol.2, 17-22 May 1998, pp.1159-1164.

[13] M N Gitau, "***Modeling Conducted EMI Noise Generation and Propagation in Boost Converters***", ISIE 2000. IEEE, Dec. 4-8, 2000, pp. 353-358.

[14] Peter Bardos, "***Predicting the EMC Performance of High Frequency Inverters***", APEC 2001. 16th IEEE vol.1, 4-8 March 2001, pp. 213-219.

[15] C. Tantisukarom, W. Khan-ngern, and S. Nitta, "***Conducted Emission Characteristic of Active Snubber Boost Converter***", Power Electronics and Drive Systems, 2001. PEDS'01. 2001 IEEE, Oct. 22-25, 2001, 0-7803-7233-6/01.

[16] C. Tantisukarom, W. Khan-ngern, and S. Nitta, "***Conducted Emission of Active Snubber Boost Converter at Design Stage***", To be appeared in 3rd Joint-IAS-IEEJ/IEEE PCC Osaka 2002, Apr. 2-5, 2002, Osaka, Japan.

[17] Frank B.J Leferink, "***Inductance Calculations; Methods And Equations***", International Symposium on Electromagnetic Compatibility 1995, 14-18 Aug. 1995, pp. 16-22.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

[18] Frank B.J. Leferink, *"Inductance Calculations; Experimental Investigations"*, International Symposium on Electromagnetic Compatibility 1996, 19-23 Aug. 1996, pp. 235-240.

[19] Keith Armstrong, *"Earth? What Earth?"*, Shielding and Grounding (Ref. No. 2000/016), IEE Seminar on, 27 Jan. 2000 , pp. 2/1-2/8.

[20] William H. Hayt, Jr., *Engineering Electromagnetics*, McGraw-Hill., 1981.

[21] John C. Fluke, Sr., *Controlling Conducted Emissions by Design*, Van Nostrand Reinhold, 1991.

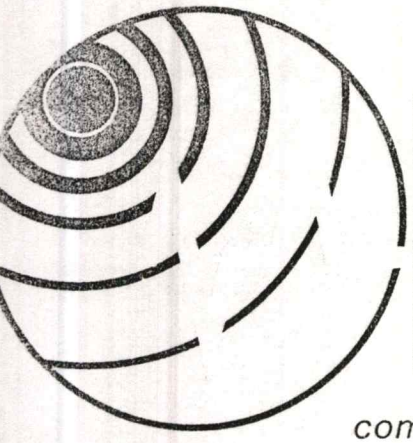
[22] David A. Weston, *Electromagnetic Compatibility: Principle and Applications*, Marcel Dekker Inc., 1991.

[23] Tim Williams, *EMC for Product Designers*, B-H NEWNES, 1992.

[24] C. Tantisukarom, V.Tarateeraseth, W. Khan-ngern, and S. Nitta, " *The Lump-Ideal-Component (LIC) Switch Micro Signal Concept for the Conducted Emission Analysis* ", PESC '02 Record, 33th IEEE, vol.2, 23-27 June 2002, pp. 1043-1047.

[25] Laszlo Tihanyi, "Electromagnetic compatibility in Power Electronics", IEEE PRESS, 1995, 1st edition.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



zurich

committed to scientific and technical excellence

electromagnetic compatibility 2003

15th International Zurich Symposium and Technical Exhibition on Electromagnetic Compatibility

February 18–20, 2003

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A STUDY OF THE EMI CHARACTERISTICS OF AN OFF-LINE SINGLE-STAGE AC/DC FLYBACK CONVERTER WITH POWER FACTOR CORRECTION (PFC)-TAPPED TRANSFORMER

V.Tarateeraseth* C.Tantisukarom* W.Khan-ngern* S.Nitta**
*Faculty of Engineering and Research Center for Communications and Information Technology,
King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok, 10520, Thailand.
*Graduate School, Production System Engineering, Salesian Polytechnic,
(Principal contact: kkveerac@kmitl.ac.th,)

Abstract: In this paper, the EMI characteristics of an off-line Single-Stage AC/DC Flyback Converter with Power Factor Correction (PFC)-Tapped Transformer are presented. Effect of universal input voltages via EMI, input current waveform, total harmonics distortion (THD) and power factor are verified and experimented. Finally, the suitable condition to design EMI filter is proposed.

1. Introduction

The trend of the off-line AC/DC converter will be focused on the lower cost, smaller size and lighter weight. The conventional AC/DC converter has a poor power factor. The power factor must be improved using various power factor correction (PFC) techniques. Therefore, the conventional AC/DC converters are composed of two DC/DC converters in cascade. Fig. 1. shows the conventional two-stage AC/DC converter. The first stage is a power factor correction (PFC) stage that use to meet the requirement of the regulation IEC61000-3-2 [9]. The second-stage is DC/DC stage that use to provide a fast output voltage regulation and other output requirements. The other advantage of two-stage scheme is, it could be used with universal input voltages and not necessary to use selector switch. Additionally, it can be operated close to unity power factor.

However, the disadvantages of this scheme are high cost and large size due to the additional PFC power stage, switching device and control circuit. The efficiency of the conversion is penalized due to double stage power processing.

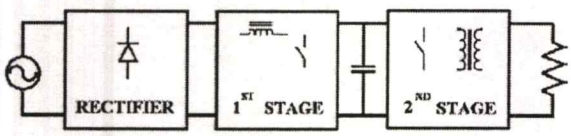


Fig. 1: Conventional two-stage approach.

To overcome problems of two-stage approach, regarding with lower cost, size and weight while high power factor and low THD are required. The single-stage (S^2PFC) is appeared to solve the problems [1-2]. Fig 2. shows concept of the off-line single-stage AC/DC converter. The advantages of the S^2PFC are not only the fast output response but also reducing the cost, size and weight. S^2PFC converter has only one switch and one controller while two-stage approach has two switches and two controllers. However, the limitation of S^2PFC is, those topologies suffer from high intermediate bus voltage and high current stresses [1-2]. Therefore, many researches have been working to solve these problems [3], [6-8].

The objective of the circuit in this paper is to reduce a number of components via intermediate tapping of transformer primary winding to suppress the bus voltage stress [3].

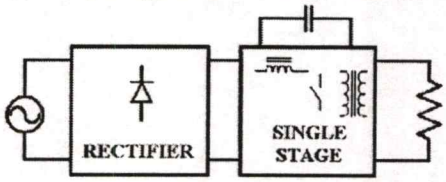


Fig. 2: General single-stage approach.

The relationship of a conducted EMI emission and the effect of distortion input current at universal input voltages are focused. The EMI characteristics, power factor and total harmonics distortion at universal input voltages are investigated and experimented.

2. An off-line Single-Stage AC/DC Flyback Converter with PFC-Tapped Transformer

2.1 Proposed topology [3]

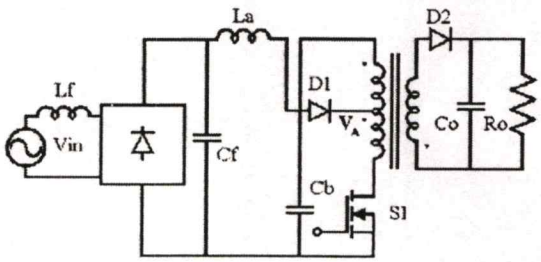


Fig. 3: An off-line Single-Stage AC/DC Flyback Converter with PFC-Tapped Transformer.

Fig.3 proposes the interesting topology that introduced by Guichao Hua [3]. In this topology, a basic flyback DC/DC converter composes of energy-storage (bulk or smoothing) capacitor C_b, winding tapped transformer, switch S_1 and rectifier diode D_2 and output capacitor C_o. The boost converter as PFC cell composes of the inductor L_a and diode D_1. The inductor L_f and capacitor C_f are used for mitigating high frequency noise. This topology achieves PFC by the operation of discontinuous conduction mode (DCM) on PFC cell. The S^2PFC converter can meet harmonics regulation IEC61000-3-2 with low cost, small size, light weight and high efficiency.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 The concept of proposed topology

The converter has two operating modes depending upon instantaneous line voltage (V_{in}) with "L_a" DCM operation.

Mode I occurs when V_{in} is less than V_A, While Mode II occurs whenever V_{in} is greater than V_A.

During Mode I, the bus voltage feedback "V_A" in Fig. 3. always exceeds line input voltage. When switch S_1 turns on, the voltage drop on primary winding is bus voltage "V_{cb}". The voltage at center tap of transformer (V_A) is acted as an *automatic bus feedback voltage* as shown in eqn. (1).

$$V_A = \frac{\mathbf{N_1}}{\mathbf{N_P}} * V_{cb} \qquad (1)$$

Where

V_A is automatic bus feedback voltage (V)

V_{cb} is voltage at bulk capacitor (V)

N_p is primary winding (turns)

N_1 is tap-winding (turns)

Therefore, diode "D_1" is reverse-biased, and no current flows through "L_a" much as in a conventional flyback converter. The input current I_{in} is zero in this period and the circuit operates as conventional flyback converter. Bulk capacitor supplies voltage to flyback converter in this period.

The bus feedback voltage by tapped winding of transformer could automatically limit the bus voltage (V_{cb}) by control "θ_d" as shown in eqn. (2)

$$\theta_d = arcsin\left(\frac{\mathbf{N_1}}{\mathbf{N_p}} * \frac{V_{cb}}{V_{in}}\right) \qquad (2)$$

At light load, bus voltage at bulk capacitor increases. When the voltage V_A is increasing, the dead angle "θ_d" is increased then the input current I_{in} will be decreased, shown in eqns. (1-2). The input power also will be decreased. The balancing power between input and output section can quickly be equaled. As this reason, control dead angle "θ_d" helps to limit the bus voltage (V_{cb}).

During Mode II, the line input voltage exceeds the tapped voltage (V_A). At on stage of switch S_1, diode "D_1" is forward biased. The converter draws current directly from the rectified AC source and PFC inductor L_a is charged and discharged when switch S_1 is turned on and turned off, respectively.

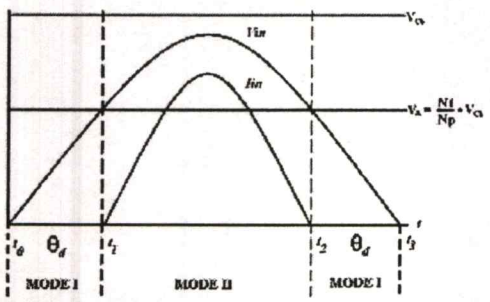


Fig. 4: Ideal input voltage and input current waveforms.

The disadvantage of this technique to limit the voltage at bulk capacitor by control "θ_d" is; the input line current is not pure sinusoidal. It depends on the "θ_d". If "θ_d" increases, the input current will result high distortion. The THD is increased while the power factor is decreased.

Fig.4 shows the ideal effective of "θ_d" via shape of input current waveform in a half-line cycle [3].

3. The investigate and experimental results

The presented an off-line AC/DC Flyback Converter with PFC-Tapped Transformer prototype is designed for constant output voltage +12V and maximum output current 4.17A at universal line input voltages 90~264Vac. The switching frequency is equal to 70 kHz. The experiments in this work are not included an EMI filter.

A propose of this paper can be a guideline for the EMI filter designer to find out the suitable condition for designing the EMI filter to compliance with various conducted emission standards. Due to the standards and regulations, the conducted EMI have many issues from many countries such as CISPR22, FCC15 class B, VCCI class B and etc.

The various input voltages of the equipment under test (EUT) such as 230Vac, 115Vac and 100Vac are required. All of these conditions are tested at the maximum load of the EUT. The starting frequency is slightly different between CISPR22, VCCI and FCC15. For example, CISPR22 and VCCI standards, the starting frequency are 150 kHz while FCC15 is 450 kHz. All of them are stopped at 30 MHz.

The difference between VCCI and CISPR22 is only the applicable input voltage rating which equal to 100Vac and 230Vac, respectively. Fig. 5 shows the limit line of FCC15 and CISPR22, focused on class B. FCC15 is lower than of that CISPR22. However, CISPR22 and VCCI are wide frequency range comparing to FCC15 [4].

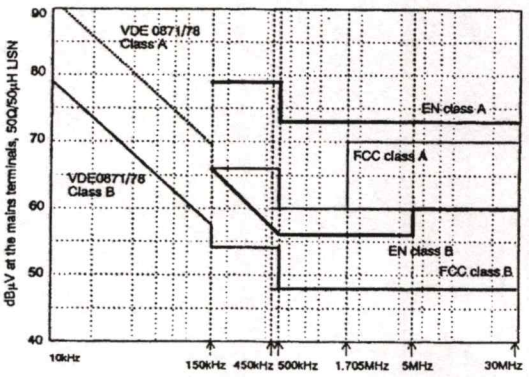


Fig. 5: Conducted emission limits [4].

The effect of universal input voltages via input current waveforms, THD, Power factor and conducted EMI will be presented, in the next sections, respectively.

3.1 The effect of universal input voltages via input current waveforms

The input current waveform is more distorted when the input line voltage is increased as shown in Fig. 7. The half cycle current at PFC inductor or L_a is shown in Fig. 6.

The assumption sinusoidal input voltage $V_{rec} = V_{max} * |sin\omega t|$ and the L_a is operated at absolute discontinuous mode. Thus, the initial current of I_{La} equals to zero.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

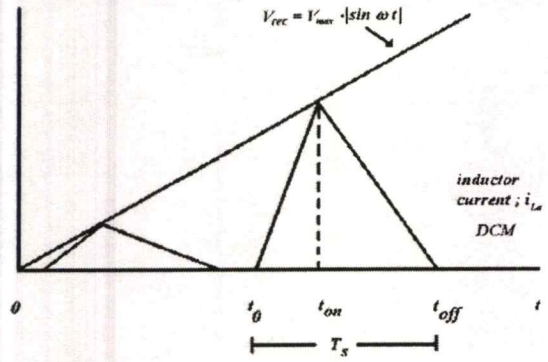


Fig. 6: Analysis of input current waveform.

During switch (S_1) turns on, the peak PFC inductor current, I_{pk}, is determined as:

$$I_{pk} = \frac{V_{rec} - \frac{\mathbf{N_1}}{\mathbf{N_p}} * V_{cb}}{\mathbf{L_a}} * D * T_s \qquad (3)$$

During switch (S_1) turns off, the inductor current is discharged, the discharging time is determined as:

$$t_d = \frac{I_{pk} * \mathbf{L_a}}{V_{cb} + \frac{\mathbf{N_2}}{\mathbf{N_s}} * \mathbf{V_o} - V_{rec}} \qquad (4)$$

The line input current is equal to the average of PFC choke (L_a) current for half cycle as simplified in eqns. (5) and (6).

$$I_{in} = I_{charge}(avg) + I_{discharge}(avg) \qquad (5)$$

$$I_{in} = \frac{D^2 T_s}{2\mathbf{L_a}} * \left(1 - \frac{V_A}{V_B}\right)\left(\frac{V_{rec} - V_A}{1 - \frac{V_{rec}}{V_B}}\right) \qquad (6)$$

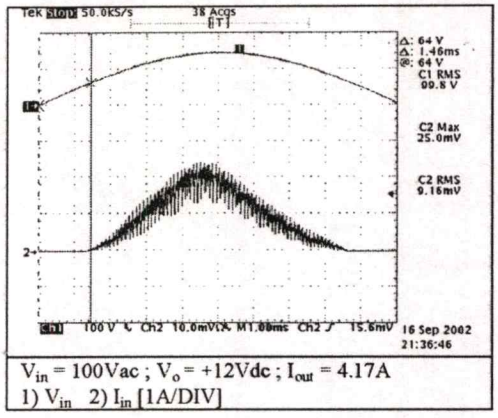
where

$$V_B = V_{cb} + \frac{\mathbf{N_2}}{\mathbf{N_s}}\mathbf{V_o}$$

where

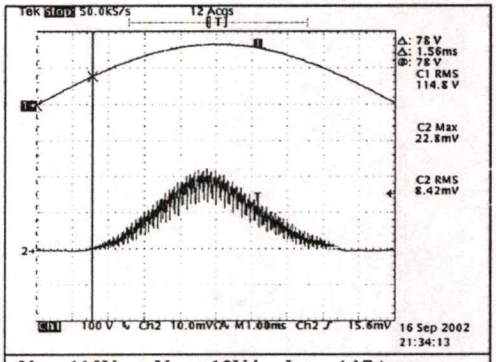
V_{rec}	= rectify voltage (V)
$\mathbf{V_o}$	= output voltage (V)
$\mathbf{N_s}$	= secondary winding (turns)
$\mathbf{N_2}$	= $\mathbf{N_p}$ - $\mathbf{N_1}$ (turns)
T	= constant switching time period (s)
D	= duty cycle

The experimental results are shown in Fig. 7 at various input voltages:



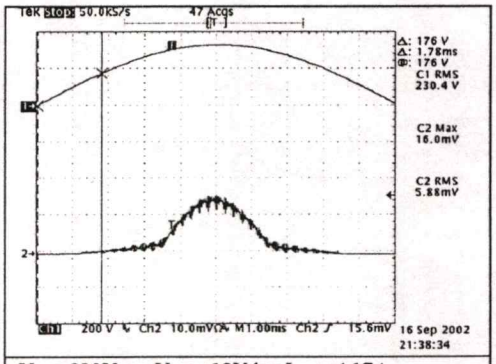
V_{in} = 100Vac ; V_o = +12Vdc ; I_{out} = 4.17A
1) V_{in} 2) I_{in} [1A/DIV]

(a)



V_{in} = 115Vac ; V_o = +12Vdc ; I_{out} = 4.17A
1) V_{in} 2) I_{in} [1A/DIV]

(b)



V_{in} = 230Vac ; V_o = +12Vdc ; I_{out} = 4.17A
1) V_{in} 2) I_{in} [1A/DIV]

(c)

Fig. 7: The effect of universal input voltages via input current waveforms (half cycle) at (a) 100Vac, (b) 115Vac and (c) 230Vac.

3.2 The effect of universal input voltages via power factor and total harmonics distortion (THD)

The power factor is defined as the ratio of real input power via apparent power. The real input power is determined as ;

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$P_{in} = \frac{1}{\pi}\int_0^{\pi} V_{in} * I_{in}\, d\theta \qquad (7)$$

From $V_{rec} = V_{max} * |\sin\omega t|$ and (6),

$$P_{in} = \xi * \chi \qquad (8)$$

where

$$\xi = \frac{D^2 T_s V_{max}^2}{2\mathbf{L}_a \pi}\left(1 - \frac{V_A}{V_B}\right)$$

$$\chi = \int_0^{\pi}\left(\frac{\sin^2\theta - \frac{V_A}{V_{\max}}\sin\theta}{1 - \frac{V_{\max}}{V_B}\sin\theta}\right) d\theta$$

The apparent power is determined as $S = V_{rms} I_{rms}$;

$$I_{rms} = \frac{D^2 T_s\left(1 - \frac{V_A}{V_B}\right)}{2\mathbf{L}_a \pi} * \sqrt{y} \qquad (9)$$

where

$$y = \int_0^{\pi}\left(\frac{V_{\max}\sin\theta - V_A}{1 - \frac{V_{\max}}{V_B}\sin\theta}\right)^2 d\theta \text{ and } V_{rms} = \frac{V_{\max}}{\sqrt{2}}$$

$$S = \frac{V_{max} D^2 T_s\left(1 - \frac{V_A}{V_B}\right)}{2\sqrt{2}\mathbf{L}_a \pi}\sqrt{y} \qquad (10)$$

Thus, the power factor is determined as ;

$$\text{Power factor} = \frac{V_{\max} * \chi}{\sqrt{2y}} \qquad (11)$$

For the total harmonics distortion of current can be defined as;

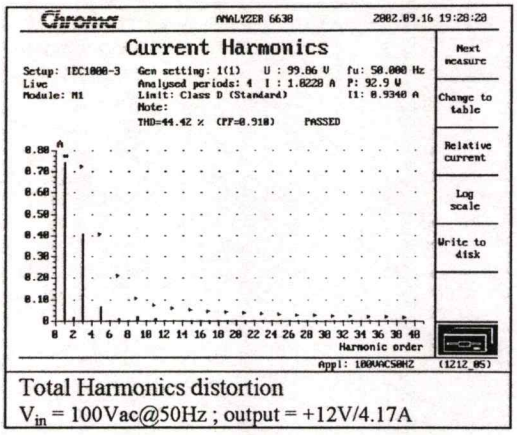
$$THD(\%) = \sqrt{\sum_{i=2}^{40}\frac{I_i}{I_1}} * 100 \qquad (12)$$

where

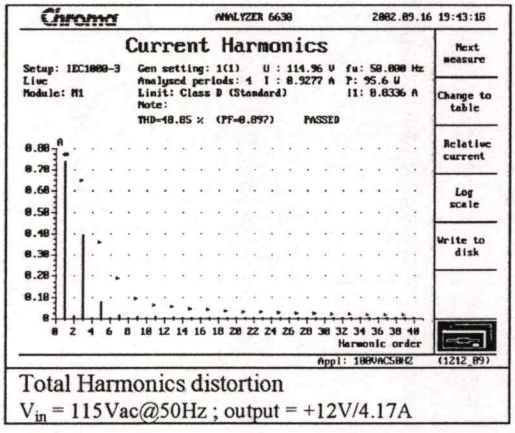
I_i = harmonic currents order 2 to 40

I_1 = fundamental current

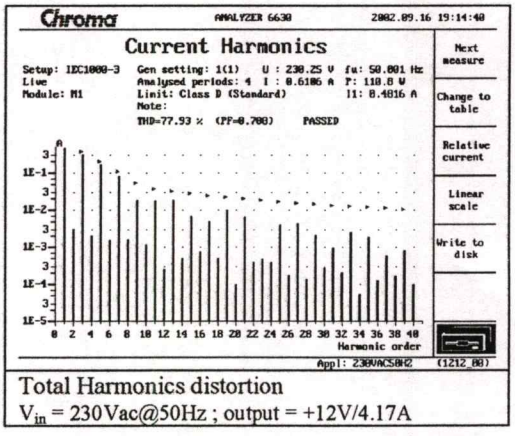
Fig. 8 shows experimental results of the input current harmonics at various input voltages.



(a)



(b)



(c)

Fig. 8: The effect of universal input voltages via THD of input current at (a) 100Vac, (b) 115Vac and (c) 230Vac.

The results in table 1 show the trade off comparison between power factor and THD. When the input voltage is increased, the power factor is reduced while the THD is highest at 230Vac

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 1: The effect of universal input voltages via power factor and THD.

V_{ac} (V)	Power factor (%)	THD (%)
100	91.0	44.42
115	89.7	48.85
230	78.8	77.93

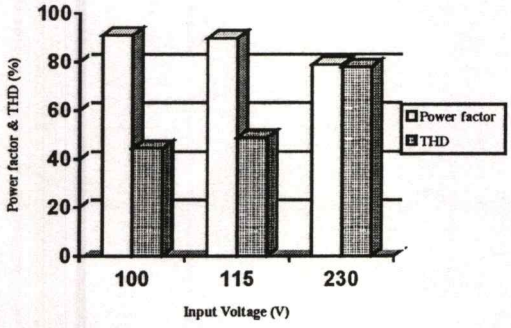
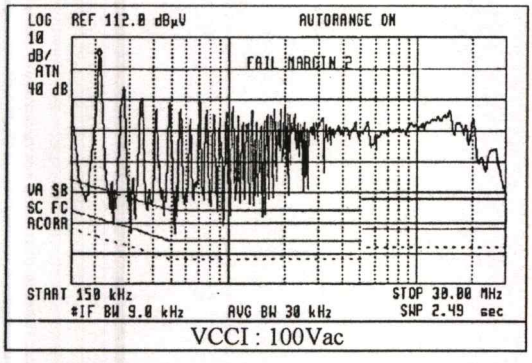


Fig. 9: The effect of universal input voltages via power factor and THD.

3.3 The effect of universal input voltages via EMI emission.

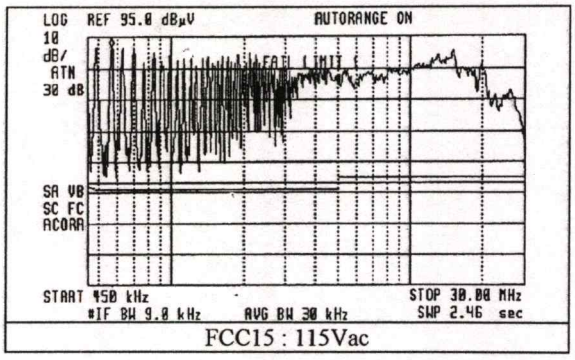
The experimental results are shown in Fig. 10 (a), (b) and (c). The rated input voltages are 100Vac, 115Vac and 230Vac depends on VCCI, FCC15 and CISPR22, respectively.

Fig. 10 (d) shows the peak envelope EMI comparable results between 100Vac, 115Vac and 230Vac, refer to CISPR22 standard. It shows that at 230Vac generates lowest conducted EMI at low frequency. However, it has highest EMI at high frequency beyond 1 MHz. While, at input voltage 100Vac is vice versa. Nevertheless, the EMI characteristics at 100Vac and 115Vac are in the vicinity. Normally, the design of EMI filter is generally made for first highest harmonic. In general, the filter that can eliminate the harmonics of low order frequency also can eliminate the harmonics of higher order frequency but it depends on cut-off frequency, crossover frequency and insertion loss of the EMI filters.



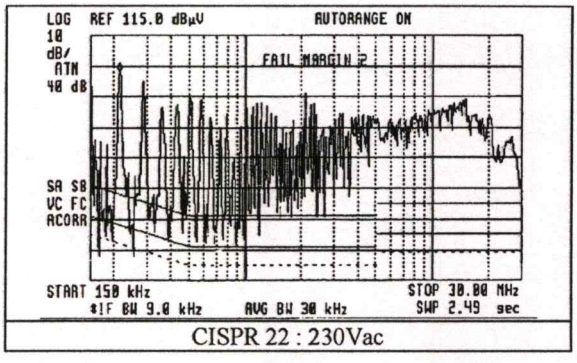
VCCI : 100Vac

(a)



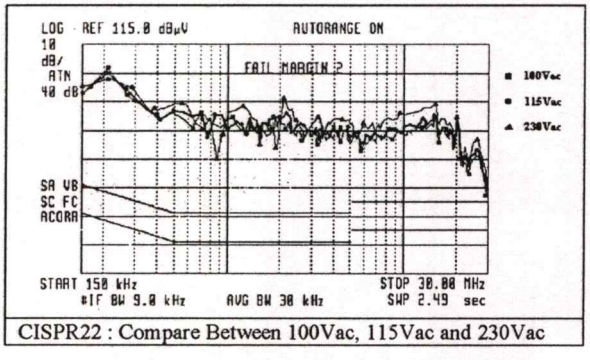
FCC15 : 115Vac

(b)



CISPR 22 : 230Vac

(c)



CISPR22 : Compare Between 100Vac, 115Vac and 230Vac

(d)

Fig. 10: A comparison of EMI emission at various standards ;

(a) VCCI : 100Vac (b) FCC15 : 115Vac (c) CISPR22 : 230Vac and (d) The peak envelope of EMI comparable at various input voltages : 100Vac, 115Vac and 230Vac, respectively, with refer to CISPR22 standard.

Note: The EUT do not include the EMI filter.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. Conclusion

The EMI characteristics of an off-line Single-Stage AC/DC Flyback Converter with PFC-Tapped Transformer with the variation of input voltages are verified.

The designers should be clarified that applying 100Vac input voltage results a worst case for EMI filter design, while the power factor and THD is the best. In the case of 230Vac, the conducted EMI emission is lowest at the low frequency and it is become worst at frequency above 1MHz. The power factor and the THD while are also worst. The conducted EMI emission characteristics of 100Vac and of that 115Vac input voltages are slightly different. The suitable selection is based on the trade off between power factor correction, THD and EMI filter size. The designers should pay their attentions for both of the low frequency and high frequency operation according to IEC61000-3-2 and the conducted EMI emission standards, respectively.

The EMI filter should be designed case by case because the conducted EMI emission is depended upon many factors such as parasitic inductor and capacitor, ringing, voltage stress, etc. However, the aim of this paper is only a guideline to find out the suitable condition for EMI filter design to compliance with various standards and regulations.

5. References

[1] M.Madigan, R. Erickson and E. Ismail, "Integrated high uality rectifier regulators," *in Proc. IEEE Power Electron. Spec. Conf. (PESC)*, 1992, pp. 1043-1051.

[2] R. Redl, L. Baslogh, and N. O. Sokal, "A new family of single-stage isolated power factor corrector with fast regulation of the output voltage," *in Proc. IEEE Power Electron. Spec.Conf. (PESC)*, 1994, pp. 1137-1144.

[3] Guichao Hua, "Single stage AC/DC conversion with PFC-tapped transformers," U.S.Patent No. 6,005,780., Dec.21, 1999.

[4] Tim Williams, "EMC for Product Designer", Newnes, second editon, 1998.

[5] Liu, K.-H.; Lin, Y.-L. R., "Current waveform distortion in power factor corrector circuits employing discontinuous-mode boost converter," *in Proc. IEEE Power Electron. Spec. Conf. (PESC)*, 1989, pp. 825-829.

[6] Jinrong Qian and F.C. Lee, "A High Efficiency S^4 High Power Factor AC/DC Converter with Universal Input," *in Proc. IEEE Applied Power Electronics Conf. (APEC)*, 1997, pp. 281-287.

[7] L. Huber and M. Jovanovic "Single-Stage, Single-Switch, Isolated Power Supply Technique with Input-Current Shaping and Fast Output Voltage Regulation for Universal Input Voltage Range Applications," *in Proc. IEEE Applied Power Electronics Conf. (APEC)*, 1997, pp. 272-280.

[8] F. Tsai, P. Markowski, and E. Whitcomb, "Off-line flyback converter with input harmonic correction," *IEEE International Telecommunications Energy Conf.*, pp. 120-124, 1996.

[9] International Standard IEC 1000-3-2, Electromagnetic Compatibility (EMC), Part 3, First Edition, 1995.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The Fifth International Conference on Power Electronics and Drive Systems PEDS 2003

Singapore 17 - 20 Nov 2003

Organised by:

Industry Applications/ Power Electronics Joint Chapter of IEEE Singapore Section

In Technical Co-sponsorship:

Industry Applications and Power Electronics Societies of IEEE

Supported by:

Singapore

SINGAPORE EXHIBITION & CONVENTION BUREAU
A DIVISION OF THE SINGAPORE TOURISM BOARD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Reducing the Electromagnetic Interference for Single-Stage Single-Switch AC/DC Power Factor Correction by Ripple-Steering Technique

Vuttipon Tarateeraseth[1], Werachet Khan-ngern[2]
[1]Faculty of Engineering, Electrical Engineering, Kasem Bundit University
[2]Research Center for Communications and Information Technology and
Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang

Abstract—**The improved electromagnetic interference (EMI) for Single-Stage Single-Switch AC/DC Power Factor Correction (S^4PFC) by ripple-steering technique is presented. The suitable coupled inductor design which used for steering the ripple that applied for Single-Stage Single-Switch AC/DC Power Factor Correction is fulfilled to gain a significantly conducted EMI reduction. The performance of modified boost inductor is shown by the implemented and discussed. Finally, the comparison between "modified boost inductor" and conventional "LC" filter in the EMI point of view is verified and experimented.**

Keywords—**single-stage single-switch, zero-ripple technique, ripple-steering technique, electromagnetic compatibility, EMC, EMI and power factor correction.**

I. Introduction

The single-stage single-switch ac/dc power factor correction (S^4PFC) techniques have been presented since 1992. The advantage of the S^4PFC is, the load can be supplied with a constant and fast-regulated output voltage in one stage while can meet the regulation IEC61000-3-2. However, the main disadvantages of S^4PFC are high the bus voltage and stresses. Many researches cope with these problems but the EMI problem is neglected. The EMI of S^4PFC is very high because it always operates the boost inductor in discontinuous conduction mode (DCM) to meet the IEC61000-3-2 regulation. The DCM operation of boost inductor generates the large ripple current that relates to the differential mode (DM) noise. However, it is different from common mode noise that relates to parasitic components which tend to increase with the frequency [12]. Although, the resonant concept can be used to solve the EMI problem, it only can be mitigated the high frequencies [17]. Furthermore, there are many researches use coupled inductor instead of conventional inductor to cope the common mode EMI [13-16]. Unfortunately, the EMI filter is still necessary used to mitigate all of noise to meet the EMI regulation, which increases the size of the switched-mode power supply.

In this paper, the ripple-steering technique is applied to S^4PFC for reducing the EMI source emission. The suitably modified boost inductor with ripple-steering technique for S^4PFC is proposed. Finally, the improvement of EMI characteristic and the advantage of "ripple-steering technique", comparing with the conventional "LC" filter in the EMI point of view, are verified and experimented.

II. Conventional Circuit and Operation

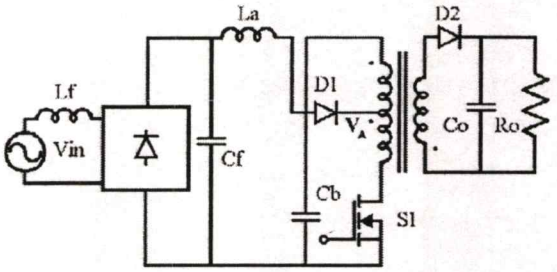


Fig. 1 A conventional off-line Single-Stage Single-Switch AC/DC Flyback Converter with PFC-Tapped Transformer

Fig.1 shows the interesting topology that invented by Dr. Guichao Hua [1]. The main advantage of this circuit is simplicity to limit the bus voltage lowers than 450V. In this topology, a basic flyback DC/DC converter composes of energy-storage (bulk or smoothing) capacitor: C_b, winding tapped transformer: T_1, switch: S_1, rectifier diode at output section: D_2 and output capacitor: C_o. The boost converter as PFC cell composes of the inductor L_a and diode D_1. The inductor L_f and capacitor C_f are used for mitigating high frequency noise. This topology achieves PFC by discontinuous conduction mode (DCM) operation of PFC cell and meets harmonics regulation IEC61000-3-2 with low cost, small size, lightweight and high efficiency.

A. The concept of conventional topology

With DCM operation of "L_a", the converter has two operating modes depending upon instantaneous line voltage (V_{in}). Mode I occurs when V_{in} is less than V_A, Whereas Mode II occurs whenever V_{in} is greater than V_A.

During Mode I, the bus voltage feedback "V_A" in Fig. 2 always exceeds line input voltage. When switch S_1 turns on, the voltage drop on primary winding is bus voltage "V_{cb}". The voltage at center tap of transformer (V_A) is acted as a *automatic bus feedback voltage* as shows in (1).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_A = \frac{N_1}{N_P} * V_{cb} \quad (1)$$

Where
V_A is automatic bus feedback voltage (V)
V_{cb} is voltage at bulk capacitor (V)
N_p is primary winding (turns)
N_1 is tap-winding (turns)

Therefore, diode "D_1" is reverse-biased, and no current flows through "L_a" much as in a conventional flyback converter. The input current I_{in} is zero in this period and the circuit operates as conventional flyback converter. Bulk capacitor is supplied voltage to flyback converter in this period.

The bus feedback voltage, by tapped winding of transformer, could automatically limit the bus voltage (V_{cb}) by control "θ_d" as shows in (2)

$$\theta_d = \arcsin\left(\frac{N_1}{N_p} * \frac{V_{cb}}{V_{in}}\right) \quad (2)$$

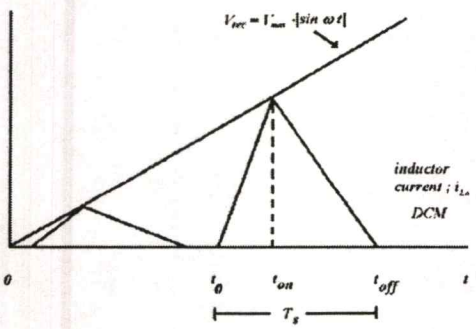
The assumption sinusoidal input voltage $V_{rec} = V_{max} * |\sin\omega t|$ and the L_a is operated at absolute discontinuous mode. Thus, the initial current of I_{La} equals to zero. Therefore, the input current is shown in equation (3)

$$I_{in} = \frac{D^2 T_s}{2L_a} * \left(1 - \frac{V_A}{V_B}\right)\left(\frac{V_{rec} - V_A}{1 - \frac{V_{rec}}{V_B}}\right) \quad (3)$$

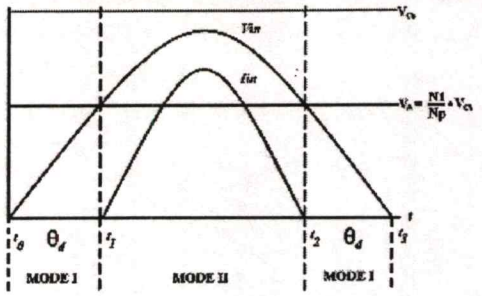
where

$$V_B = V_{cb} + \frac{N_2}{N_s} V_o$$

where
V_{rec} = rectify voltage (V)
V_o = output voltage (V)
N_s = secondary winding (turns)
N_2 = N_p - N_1 (turns)
T = constant switching time period (s)
D = duty cycle



(a)



(b)

Fig. 2 Ideal input voltage and input current waveforms.

III. THE CONVENTIONAL BOOST INDUCTOR AFFECTS TO EMI CHARACTERISTIC

The various conventional boost inductors are applied to the implement. The effect of conventional boost inductor for S^{4}PFC in the EMI point of view has been presented in [18]. The electrical performance and EMI are measured as shown in table 1 and Fig. 3, respectively. All of the experimental results show in this paper is not including the EMI filter. The experimental results show that when the conventional boost inductor is decreased (deep DCM operation). The power factor will be increased and can meet the IEC-61000-3-2 regulation but the peak of conducted EMI is also increased. However, the peak of EMI is decreased when operating the conventional boost inductor in continuous conduction mode (CCM) but it cannot meet the IEC-61000-3-2 regulation.

TABLE I
THE VARIOUS CONVENTIOANL BOOST INDUCTORS

Experimental Results						
Input Voltage (Vac)	Conventional Boost Inductors (μH)	Power Factor	THD (%)	Input Power (W)	IEC 61000-3-2 Class D	Peak of EMI (dBμV)
230	16	0.801	74.01	113.8	PASS	109.67
	*30**	*0.793*	*76.77*	*109.1*	*PASS*	*106.69*
	41	0.783	79.7	103.9	PASS	104.53
	77	0.763	84.44	100	FAIL	99.97
	97	0.729	94.25	100	FAIL	97.78
	129	0.688	105.59	98.1	FAIL	96.54

*The selected value which uses in the modified boost inductor.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

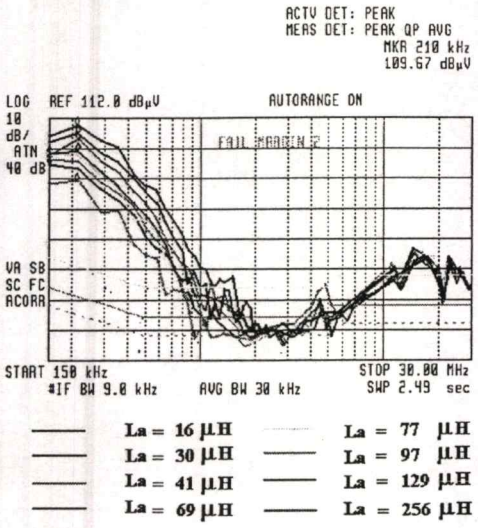


Fig. 3 The EMI characteristics of various conventional boost inductor.

IV. Modified Boost Inductor with Ripple-Steering Technique

A. The ripple-steering technique.

Actually, the "ripple-steering technique [2]" can be called "Zero-Ripple Technique [6]" and "Ripple-free technique [8]". Even though, they have slightly different topology but they still have the same concept. The brief history is shown in [6].

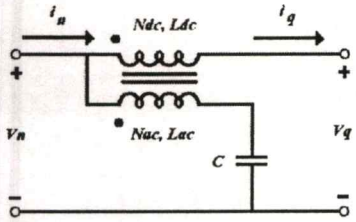


Fig. 4 The ripple-steering technique topology.

The voltage transfer function of Fig. 4 is:

$$\frac{V_q}{V_n} = \frac{1+s^2CL_{ac}\left(1-k\sqrt{\frac{L_{dc}}{L_{ac}}}\right)}{1+s^2CL_{ac}} \qquad (4)$$

where

V_n is the voltage at noisy port.
V_q is the voltage at quiet port.
k is the coupling coefficient which represents the flux linkage between the two winding. The values of k are $0 < k < 1$.

The equation (4) shows that the location of zero is sensitive to the value of coupling coefficient (k). When $k = k_{null} = \sqrt{(L_{ac}/L_{dc})}$, the coupled inductor is the same as conventional "LC" filter which has skirt slope equal to -40 dB/decade. With the notch condition of the ripple-steering technique, the voltage transfer function will better than conventional "LC" filter at notch frequency (ω_{notch}) only. The notch condition appears when $k < k_{null}$. However, for values of $k > k_{null}$, this mode of operation is not useful because there is no notch condition and worse high frequency attenuation than conventional "LC" filter. The notch frequency is defined by setting the numerator of equation (4) to zero as shown in equation (5).

$$\omega_{notch} = \frac{1}{\sqrt{CL_{ac}\left(1-k\sqrt{\frac{L_{dc}}{L_{ac}}}\right)}} \qquad (5)$$

Figs. 5 and 6 show the simulated results of effect of "k" in the Bode plot of voltage transfer function which compare between conventional "LC" filter via "ripple-steering technique" by MATLAB.

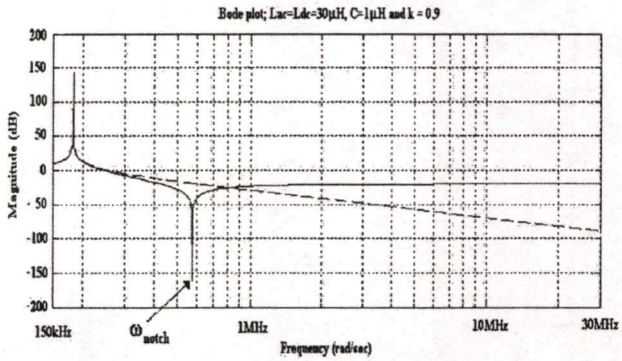


Fig. 5 The Bode plot of voltage transfer function of conventional "LC" filter (dash line) via "ripple-steering technique" which k equals to 0.9.

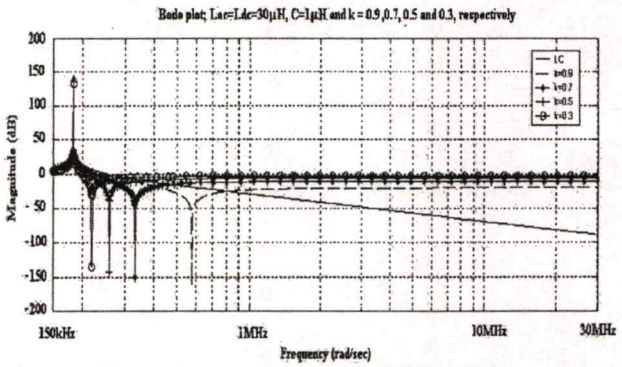


Fig.6 The Bode plot of voltage transfer function of conventional "LC" filter via "ripple-steering which k equals to 0.9, 0.7, 0.5 and 0.3, respectively.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

B. Modified boost inductor with ripple-steering technique in the EMI point of view.

The proposed circuit with ripple-steering technique is shown in Fig. 7. The configuration of ripple-steering with L_{ext} in Fig.7 is presented by J. Marrero [2-3]. However, it should be noted that the position of L_{ext} is different from R.P. Severns [11].

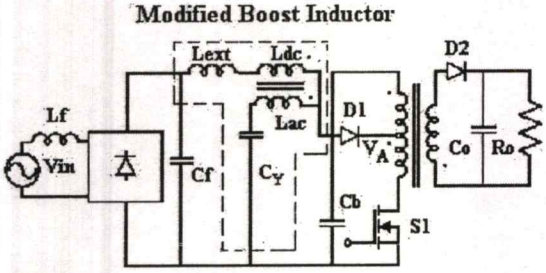


Fig.7. The modified boost inductor of a S^4PFC AC/DC converter.

The L_{ext} and C_Y parameters of modified boost inductor in Fig. 7 are changed to observe the EMI characteristics step by step as shown in Figs. 8 and 9. Fig. 8 shows EMI characteristics of various C_Y which is not including the L_{ext} while the L_{ac}=L_{dc}= 30 μH. The EMI characteristic is different in the frequency range less than 1 MHz but in the frequency range between 1 MHz to 30 MHz is the same. At frequency equals to 210 kHz (third harmonic order of switching frequency), the peak of EMI is decreased when C_Y is increased while the zero position or ω_{notch} is decreased. With the C_Y increasing, it can affect to decrease the reflect point by changing to lower frequency.

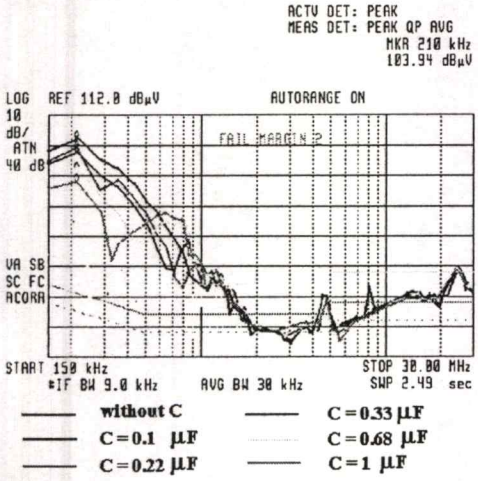


Fig. 8 The EMI characteristics of various C_Y while the L_{ac}=L_{dc}= 30 μH without the L_{ext}.

Fig.9 shows the EMI characteristics of various L_{ext} series with L_{dc} and fix C_Y = 1 μH while the L_{ac}=L_{dc}= 30 μH. The EMI characteristics are dramatically reduced as comparing to of that without L_{ext}. A significant of conducted EMI reduction by ripple-steering technique shows 30 dBμV reduction comparing to conventional inductor boost at 150 kHz.

The basic formula of "ripple-steering technique" derives by J. Marrero [2] to calculate the ripple current is shown in equation (6).

$$i_{ripple} = \frac{1}{L_{dc} + L_{ext}} \int L_{dc} \frac{di_a}{dt} dt \qquad (6)$$

where

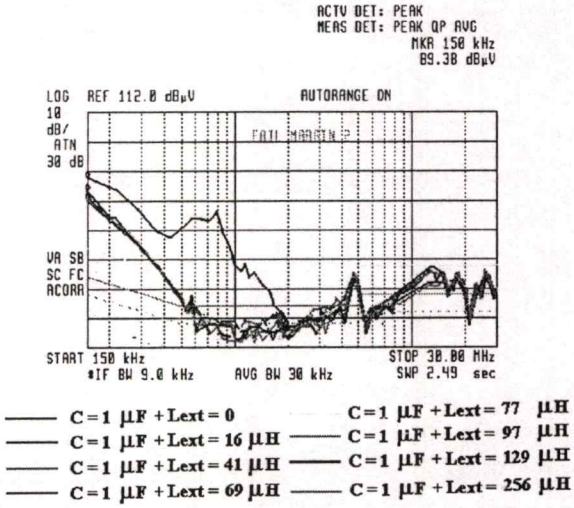
i_{ripple} is input ripple current (A).

i_a is input current (A).

L_{dc} is the inductor which connect at main "DC"branch (H).

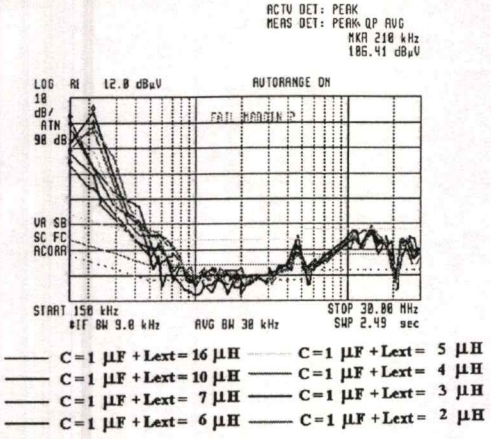
L_{ext} is the external inductor (H).

Equation (6) shows the input ripple current (which strongly relates to differential mode noise) can be decreased by adding an external inductor (L_{ext}) series with L_{dc}. However, it cannot directly calculate the EMI reduction. Fig. 9 shows the experimental results of the EMI characteristic of modified boost inductor including the L_{ext}. J. Marrero specifies depend on the value of L_{ext} but, actually, it is not linearly ratio. The L_{ext} equals to 16μH is suitable condition to use to "steer" the EMI. The higher L_{ext} is applied, it is quite similar results as shown in Fig. 9 (a). It is contrasted to of that lower L_{ext}, the EMI is increased as shown in Fig.9 (b). It means basic equation (6) cannot be used to predict the EMI effect. Furthermore, it should be noted that the EMI characteristics of modified boost inductor at frequency range around 1 MHz to 30 MHz are slightly different.



(a)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(b)

Fig.9. The EMI characteristics of various L_{ext} series with L_{dc} and fix C_Y = 1 µH while the L_{ac}=L_{dc}= 30 µH.

In Fig.10, the position of L_{ext} is inserted as shown in [11]. The experimental results show that the conducted EMI is increased when the L_{ext} series with C_Y is inserted. However, it is not direct proportion to the value of L_{ext}. The peak of EMI characteristic reaches a maximum limit even though L_{ext} equals to 16 µH until 256 µH. Therefore, the L_{ext} which is located as in [11], there is no any advantage for reducing the conducted EMI.

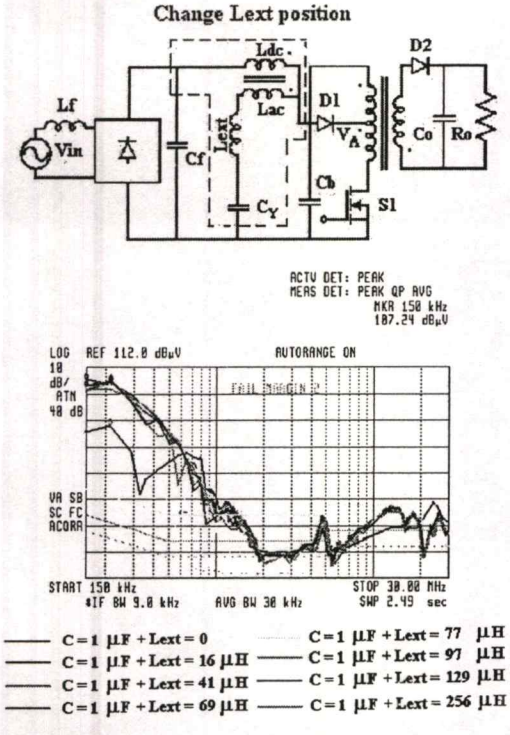
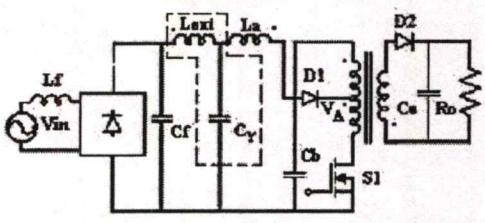
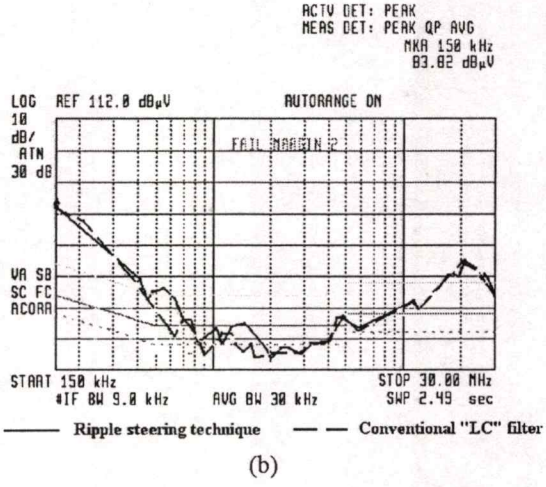


Fig.10. The EMI characteristics of various L_{ext} series with fix C_Y = 1 µH while the L_{ac}=L_{dc}= 30µH.

In the EMI point of view, many researches have been presented that the ripple-steering technique can be used to mitigate the conducted EMI [2-10]. Normally, the EMI filter which composes of lump element low pass filter is used to mitigate the conducted EMI [19]. The equivalent circuit of the EMI filters either differential mode or common mode is a conventional low pass "LC" filter. Therefore, in Fig.11 shows the experimental results of the conducted EMI comparison between conventional "LC" filter and the "ripple-steering technique". The conventional "LC" filter composes of L_{ext}=16 µH, C_Y=1 µF and conventional boost inductor (L_a)=30 µH. The ripple-steering technique composes of L_{dc}=L_{ac}=30 µH (wound in the same core), L_{ext}=16 µH and C_Y=1 µH. The experimental results show that the conventional "LC" filter has high efficiency for reducing the conducted EMI at wide frequency range than using the ripple-steering technique which correct with the theoretical as Bode plot shown in Figs.5 and 6.



(a)



(b)

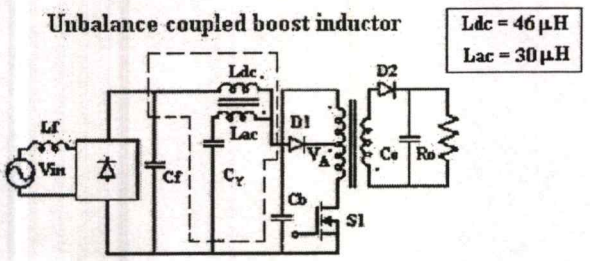
Fig.11. (a) The conventional "LC" filter with S^{4}PFC.
(b) The conducted EMI comparison of ripple-steering technique and conventional "LC" filter.
(LC filter: L_{ext}=16µH, L_a=30µH and C_Y=1µF)

The conducted EMI comparison between ripple-steering technique show in Fig.7 and unbalance coupled boost inductor shown in Figs.12 (a) and (b). The unbalance coupled boost inductor composes of L_{dc} equals to 46 µH and L_{ac} equals to 30 µH which wound in the

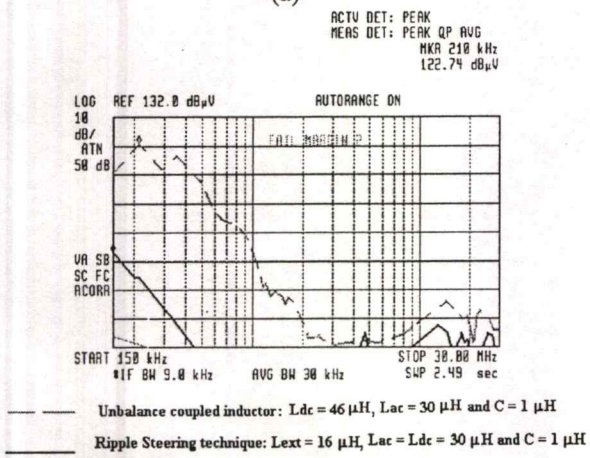
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

same toroidal core. The experimental results show that the conducted EMI of unbalance coupled boost inductor is higher than the ripple-steering technique at overall frequency range. It means the L_{ext} and L_{dc}, as shown in Fig.7, cannot be integrated in the same toroidal core.

However, the L_{ext}, L_{dc} and L_{ac} can be integrated in the same core by using the "Integrated magnetic technique" as shown the details in [11], [20].



(a)



(b)

Fig. 12. (a) The unbalance coupled boost inductor. (b) the conducted EMI compares between ripple-steering technique and unbalance coupled boost inductor.

V. Conclusion

The nature of conducted EMI characteristic composes of common mode and differential mode noise. The ripple-steering technique can be used to mitigate the differential mode noise as well. However, the EMI characteristic of frequency range up to 1 MHz is mainly multiples of the switching frequency and differential mode noise [12]. It means the ripple-steering technique has advantage in frequency range up to 1 MHz only but the conducted EMI frequency range is considered up to 30 MHz. Although, the ripple-steering technique is better than conventional "LC" filter only at the notch frequency, it is drawback than conventional "LC" filter at higher frequency. The experimental results show that the ripple-steering technique has no any advantage than conventional "LC" filter in the EMI point of view.

Acknowledgment

Authors would like to thanks to Dr. Igor Gorianski and Dr. Philip T. Krein for their suggestions. Finally, Mr. Boonchak Kruanchan for the helpfulness.

References

[1] Guichao Hua, "*Single-stage ac/dc conversion with PFC-tapped transformers*", US patent #6005780.

[2] Joe Marrero, "*Utilizing ripple-steering in forward and flyback converters and input filters*", National Semiconductor

[3] J. Marrero and C.Peng, "*Ripple current reduction circuit*", US patent #5038263.

[4] J. Marrero, "*Implementation of ripple-steering to converter topologies*" US Patent #5,786,990., Jul. 28, 1998.

[5] Igor Gorianski, "*Zero-Ripple Technique Overview*", http://www.igorg.orc.ru/SMPS/

[6] Philip T. Krein and David C. Hamill, "*A 'Zero' Ripple Technique Applicable To Any DC Converter*", IEEE Power Electronics Specialists Conference Proc., 1999, pp. 1165-1171.

[7] N.K. Poon, Joe Chui Pong Liu and Man Hay Pong., "*Noise canceling apparatus for a power converter*" US Patent #6,347,045., Feb. 12, 2002.

[8] J.Wang, W.G. Dunford and K. Mauch, "*Analysis of a ripple-free input current boost converter with discontinuous conduction characteristics*" IEEE Trans. Power Electronics, vol. 12, no. 4., pp. 684-694, July 1997.

[9] J.W.Kolar, H. Sree, N. Mohan and F.C. Zach, "*Novel aspects of an application of 'zero-ripple' techniques to basic converter topologies*", IEEE Power Electronics Specialists Conf., PESC 1997, pp. 796-803.

[10] Steven Senini and Peter J. Wolfs., "*The coupled Inductor Filter: Analysis and Design for AC systems*", IEEE Trans. on Industrial electronics, August 1998, pp. 574-578.

[11] R.P. Severns and G.E. Bloom, "*Modern DC-to-DC Switchmode Power Converter Circuits*", VNR, 1985, pp. 282.

[12] Leopoldo Rossetto, Simone Buso and Giorgio Spiazzi., "*Conducted EMI Issues in a 600-W Single-Phase Boost PFC Design*", IEEE Trans. on Industrial electronics, March/April 2000, pp. 583.

[13] Wu Xin, N.K. Poon, C.M.Lee, M.H. Pong and Zhaoming Qian, "*A Study of Common mode Noise in Switching Power Supply from a current Balancing Viewpoint*", The Third IEEE International Conference on Power Electronics and Drive Systems, PEDS'99, July 1999, pp. 621-625.

[14] Wu Xin, N.K. Poon, M.H. Pong and Zhaoming Qian, "*Novel Boost PFC with Low Common Mode EMI: Modeling and Design*", Proc. IEEE Appl. Power Electron. Conf., APEC 2000, pp. 178-181.

[15] Masahito Shoyama, Tsuyoshi Okunaga, Ge Li and Tamotsu Ninomiya, "*Balanced Switching Converter to Reduce Common-Mode Conducted Noise*", IEEE Power Electronics Specialists Conf., PESC 2001, pp. 451-456.

[16] Daniel Cochrane, Dan Y.Chen and Dushan Boroyevic, "*Passive Cancellation of Common-Mode Noise in Power Electronic Circuits*", IEEE Trans. Power Electronics, vol. 18, no. 3., pp. 756-763, May 2003.

[17] Richard Redl, "*Electromagnetic Environmental Impact of Power Electronics Equipment*", Proceedings of the IEEE, vol.89, No.6, pp. 926-938, June 2001.

[18] V.Tarateeraseth, W.Khan-ngern and S.Nitta, "*A study of the EMI characteristics of an off-line single-stage AC/DC flyback converter with PFC-tapped transformer*", EMC Zurich'03, February 18-20, 2003.

[19] Laszlo Tihanyi, "*Electromagnetic compatibility in Power Electronics*", IEEE PRESS, 1995, 1st edition, pp.170-187.

[20] Slobodan Cuk, "*A New Zero-Ripple Switching DC-to-DC Converter and Integrated Magnetics*", IEEE Trans. Magnetics, vol.. MAG-19, no. 2, pp. 57-74, March 1983.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้เขียน

นายวุฒิพล ธาราธีรเศรษฐ์ เกิดเมื่อวันที่ 23 กรกฎาคม 2519 ที่จังหวัดกรุงเทพ สำเร็จการศึกษาวิศวกรรมศาสตร์บัณฑิต (วิศวกรรมไฟฟ้า) จากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบังในปี 2541

ในปี 2542 – 2546 ทำงานที่บริษัทเดลต้าอิเล็กทรอนิกส์ (ประเทศไทย) จำกัด ในส่วนวิจัยและพัฒนา (R&D) ในตำแหน่งวิศวกรควบคุมคุณภาพ (Qualification Engineer) ทำหน้าที่ควบคุมและดูแลห้องทดสอบสวิตช์ชิ่งเพาเวอร์ซัพพลาย (Environment Testing Laboratory: ETL LAB)

ในปี 2546 ทำงานเป็นอาจารย์ประจำภาควิศวกรรมไฟฟ้า ที่มหาวิทยาลัยเกษมบัณฑิต

ในปี 2546 – ปัจจุบัน ทำงานที่บริษัทไทยฟิลเตอร์ซัพพลายจำกัด ในตำแหน่งวิศวกรที่ปรึกษาด้านเทคนิคและการตลาด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้