

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

บล็อกวงจรรวมแอกทีฟสำหรับการสังเคราะห์ฮอนาลอกฟังก์ชัน
เชิงระบบทำงานในโหมดกระแส

INTEGRABLE ACTIVE CIRCUIT BUILDING BLOCKS
FOR THE SYSTEMATIC REALIZATION OF
CURRENT-MODE ANALOG FUNCTIONS



วรพงษ์ ตั้งศรีรัตน์

WORAPONG TANGSRIRAT

เลขที่.....
เลขทะเบียน 47539
วัน, เดือน, ปี 19 ส.ค. 2546

.b.....
.i.....

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรดุษฎีบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. 2546

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ISBN 974-324-373-9

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**INTEGRABLE ACTIVE CIRCUIT BUILDING BLOCKS
FOR THE SYSTEMATIC REALIZATION OF
CURRENT-MODE ANALOG FUNCTIONS**



**A THESIS SUBMITTED IN PARTIAL FULFILLMENT
OF THE REQUIREMENTS FOR THE DEGREE OF
DOCTOR OF ENGINEERING IN ELECTRICAL ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG**

2003

ISBN 974-324-373-9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2003

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	บล็อทวงจรรวมแอกทีฟสำหรับการสังเคราะห์ฮอนาลอกฟังก์ชันเชิงระบบทำงานในโหมดกระแส
นักศึกษา	นาย วรพงศ์ ตั้งศรีรัตน์
รหัสประจำตัว	41060016
ปริญญา	วิศวกรรมศาสตรดุษฎีบัณฑิต
สาขาวิชา	วิศวกรรมไฟฟ้า
พ.ศ.	2546
อาจารย์ผู้ควบคุมวิทยานิพนธ์	ศ.ดร. วัลลภ สุระกำพลธร

บทคัดย่อ

วิทยานิพนธ์นี้เป็นการนำเสนอหลักการสังเคราะห์และออกแบบวงจรประมวลผลสัญญาณอนาลอกโหมดกระแสโดยใช้บล็อทวงจรแอกทีฟเป็นหลัก ซึ่งแนวทางการวิจัยและพัฒนางจรมี 2 วิธีการ คือ การสังเคราะห์วงจรถอดสำหรับประมวลผลสัญญาณอนาลอกโหมดกระแสโดยใช้วงจรแอกทีฟเป็นหลัก (active-only circuit) และการสังเคราะห์วงจรถอดสัญญาณโหมดกระแสโดยใช้วงจร Current Differencing Buffered Amplifier (CDBA) เป็นหลัก สำหรับวิธีการแรกนั้นจะใช้เพียงโอทีเอและออปแอมป์เป็นเซตมาตรฐานในการสังเคราะห์วงจรถอดโดยปราศจากอุปกรณ์พาสซีฟภายนอก ทำให้มีความเหมาะสมอย่างมากในการนำไปออกแบบอย่างเป็นระบบเพื่อสร้างวงจรรวมขนาดใหญ่ วงจรอินทิเกรเตอร์โหมดกระแสแบบปรับค่าได้ทางอิเล็กทรอนิกส์และการชดเชยผลของอุณหภูมิได้ถูกนำเสนอขึ้น ตลอดจนวงจรถอดสังเคราะห์ค่าอิมพีแดนซ์ฟังก์ชันและวงจรถอดสัญญาณโหมดกระแสแบบไบควอดราติก นอกจากนี้ยังได้นำเสนอขั้นตอนการออกแบบวงจรถอดสัญญาณโหมดกระแสอย่างเป็นระบบโดยการเลียนแบบวงจร LC แลคเตอร์พาสซีฟต้นแบบด้วยวงจรแอกทีฟย่อย ซึ่งสามารถสังเคราะห์วงจรถอดสัญญาณ LC แลคเตอร์โหมดกระแสได้ทุกรูปแบบ และที่สำคัญคือสามารถแปรค่าคุณสมบัติของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์

สำหรับวิธีการที่สองจะเป็นการนำเสนอวงจร CDBA แบบใช้แรงดันไฟเลี้ยงต่ำ ที่มีช่วงปฏิบัติการทางความถี่สูง และหลักการออกแบบวงจรถอดสัญญาณโหมดกระแสโครงสร้างแบบ Leapfrog โดยใช้วงจร CDBA ที่นำเสนอเป็นอุปกรณ์หลัก ซึ่งขั้นตอนที่นำเสนอได้แสดงให้เห็นถึงรูปแบบของวงจรที่ง่ายไม่ซับซ้อน รวมทั้งสามารถลดจำนวนอุปกรณ์แอกทีฟในวงจรให้ลดน้อยลง โดยเฉพาะอย่างยิ่งมีความเหมาะสมเป็นอย่างมากกับการสังเคราะห์วงจรถอดผ่านแถบความถี่ซึ่งทั่วไปจะมีความยุ่งยาก ซับซ้อนมาก หากทำการเลียนแบบและสังเคราะห์วงจรถอดโดยอาศัยหลักการเดิมที่ออกแบบโดยใช้ ออปแอมป์ โอทีเอ หรือวงจรสายพานกระแส เป็นบล็อทวงจรแอกทีฟหลัก ในที่นี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ได้ใช้โปรแกรม PSPICE ทำการเขียนแบบการทำงานของวงจรที่นำเสนอ เพื่อเป็นการทดสอบและ
ยืนยันถึงความถูกต้องในการทำงานของวงจรว่ามีความสอดคล้องเป็นไปตามหลักการทางทฤษฎีที่
ได้นำเสนอ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title	Integrable active circuit building blocks for the systematic realization of current-mode analog functions
Student	Mr. Worapong Tangsritrat
Student ID.	41060016
Degree	Doctor of Engineering
Programme	Electrical Engineering
Year	2003
Thesis Advisor	Prof. Dr. Wanlop Surakampontrorn

ABSTRACT

This thesis presents a systematic approach for the realization of current-mode analog signal processing circuits. The active circuit building blocks used in this thesis are an active-only element and the current differencing buffered amplifier (CDBA). For the systematic analog circuit realizations with only active elements, the proposed architecture is composed of two standard cells, i.e., an operational transconductance amplifier (OTA), and an internally compensated type operational amplifier (OA), without external passive element requirement. An active-only current-mode integrator is first presented which its gain can be tuned electronically and temperature compensated. Active-only element based designs for driving-point impedance functions and the current-mode biquadratic filter are then proposed as illustrations. An approach for the systematic realization of active-only current-mode leapfrog ladder filters is also proposed. The proposed realization procedure is based on the simulation of passive LC ladder networks by the replacement of passive element driving-point functions with their equivalent active-only sub-circuits, which can be realized all cases of general leapfrog ladder structures. The filter characteristic can be electronically tuned by electronic means. Since external passive elements are not required by this realization, the approach is suitable for integrated circuit implementation with systematic design and semi-custom layout.

For the CDBA-based circuit realization, a simple circuit configuration of the CDBA suitable for high frequency and low power supply voltage applications is first proposed. An approach to realize leapfrog structures obtained from prototype passive LC ladder filters using CDBAs as an active element is then presented. The use of the CDBA's provides advantages that the realization procedure is simplified and the number of active components required is reduced.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The approach is quite suitable for the realization of bandpass ladder filters, which generally requires a complicated structure to simulate LC series and/or parallel resonant branches by the conventional OA-based, OTA-based, or CCII-based leapfrog filters. PSPICE simulation results are employed to verify the correctness of all proposed realization procedures.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

วิทยานิพนธ์นี้สำเร็จได้ดีด้วยความช่วยเหลือจากอาจารย์และบุคคลหลายท่านดังนี้

ศาสตราจารย์ ดร. วัลลภ สุระกำพลธร อาจารย์ที่ปรึกษาที่ได้กรุณาให้คำปรึกษา ชี้แนะแนวทางในการแก้ไขปัญหาต่างๆ อย่างเต็มที่ และฝึกฝนให้ผู้เขียนมีความสามารถในการทำงานวิจัยและพัฒนาได้อย่างมีประสิทธิภาพ ตลอดจนการอบรมสั่งสอนให้แนวความคิดต่างๆ ในการดำเนินชีวิต รวมทั้งยังเป็นแบบอย่างที่ดีให้กับผู้เขียนให้สามารถเป็นนักวิจัยที่ดี เป็นคนดีในสังคม ผู้เขียนจึงขอกราบขอบพระคุณเป็นอย่างสูงมา ณ ที่นี้

ขอกราบขอบพระคุณ ศาสตราจารย์ ดร. โนบุโอะ ฟุจิจิ (Nobuo Fujii) ภาควิชาฟิสิกส์ อิเล็กทรอนิกส์ สถาบันเทคโนโลยีแห่งโตเกียว (Tokyo Institute of Technology, TIT) ประเทศญี่ปุ่น ที่ได้ให้คำปรึกษา แก้ไข ตลอดจนชี้แนะแนวทางในการทำวิทยานิพนธ์นี้ รวมทั้งประสบการณ์อันมีค่าที่ได้จากการทำงานวิจัยร่วมกัน

ขอกราบขอบพระคุณ รองศาสตราจารย์ ชีรศิลป์ ทูมวิภาต และ รองศาสตราจารย์ สุมาลี อุณหวิชัย ภาควิชาเทคโนโลยีไฟฟ้าอุตสาหกรรม (IET) คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ ที่ให้การสนับสนุน และให้กำลังใจ ตลอดจนให้คำปรึกษาในทุกๆ ด้าน

ขอขอบคุณ สำนักงานกองทุนสนับสนุนการวิจัย (สกว.) ภายใต้ทุนส่งเสริมกลุ่มวิจัย-เมธีวิจัย อวูโส สกว. โครงการการวิจัยวงจรรวมและเทคนิคการออกแบบวงจรสำหรับการประมวลผลสัญญาณ เลขที่ RTA/04/2543 ที่ได้ให้การสนับสนุนทุนวิจัย รวมทั้งคณะวิศวกรรมศาสตร์ โครงการ ReCCIT และ JICA ที่ให้การสนับสนุนในการเดินทางไปทำวิจัยและนำเสนอผลงานวิชาการยังต่างประเทศ ตลอดจนเครื่องมือต่างๆ ที่ใช้ในการทดลองและจัดทำวิทยานิพนธ์นี้

ขอขอบคุณ รองศาสตราจารย์ ดร. วันชัย ธีรรัฐจา หัวหน้าภาควิชาวิศวกรรมระบบควบคุม ที่ได้กรุณาเอื้อเฟื้อให้ใช้สถานที่ทดลองเครื่องมือต่างๆ ที่ใช้ในการทดลองและจัดทำวิทยานิพนธ์นี้

สุดท้ายนี้ขอกราบขอบพระคุณ คุณยาย คุณพ่อ และ คุณแม่ ที่สนับสนุน คอยให้กำลังใจต่อผู้เขียนอย่างใกล้ชิดตลอดมา

คุณค่าและประโยชน์อันพึงมีจากวิทยานิพนธ์ฉบับนี้ ผู้เขียนขอบอบแด่ผู้มีพระคุณทุกท่าน

วรพงศ์ ตั้งศรีรัตน์

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	I
บทคัดย่อภาษาอังกฤษ.....	III
กิตติกรรมประกาศ.....	V
สารบัญ.....	VI
สารบัญตาราง.....	X
สารบัญรูป.....	XI
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาและความสำคัญของปัญหา.....	1
1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา.....	3
1.3 หลักการใหม่ที่น่าสนใจในวิทยานิพนธ์.....	3
1.4 ขอบเขตของวิทยานิพนธ์.....	3
1.5 รายละเอียดของวิทยานิพนธ์.....	4
บทที่ 2 คุณสมบัติและหลักการทำงานพื้นฐานของบล็อกวงจรแอกทีฟ.....	6
2.1 กล่าวนำ.....	6
2.2 แหล่งจ่ายควบคุมในทางอุดมคติ.....	7
2.2.1 แหล่งจ่ายแรงดันควบคุมด้วยแรงดัน (VCVS).....	7
2.2.2 แหล่งจ่ายกระแสควบคุมด้วยแรงดัน (VCCS).....	8
2.2.3 แหล่งจ่ายแรงดันควบคุมด้วยกระแส (CCVS).....	9
2.2.4 แหล่งจ่ายกระแสควบคุมด้วยกระแส (CCCS).....	9
2.3 ออปแอมป์.....	10
2.3.1 ออปแอมป์ในทางอุดมคติ.....	10
2.3.2 ออปแอมป์ในทางปฏิบัติ.....	13
2.3.2.1 อัตราขยายแรงดันรูปเปิด.....	14
2.3.2.2 อิมพีแดนซ์อินพุท และอิมพีแดนซ์เอาต์พุท.....	16
2.3.2.3 แรงดันออฟเซต กระแสออฟเซต และ กระแสคิซีไบอัส.....	17
2.3.2.4 ช่วงปฏิบัติงานของแรงดันอินพุท.....	18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
2.3.2.5 อัตราสูญเสีย.....	18
2.3.2.6 อัตราส่วนการตัดสัญญาณโหมคร่วม.....	19
2.4 โอทีเอ.....	21
2.5 วงจรสายพานกระแส.....	26
2.6 วงจร CDBA.....	30
2.7 รูป.....	31
บทที่ 3 การสังเคราะห์และออกแบบวงจรประมวลผลสัญญาณอนาล็อกโหมคกระแส โดยใช้	
ออปแอมป์และ โอทีเอ.....	32
3.1 กล่าวนำ.....	32
3.2 บล็อกวงจรแอกทีฟพื้นฐานที่ใช้ในการออกแบบวงจร.....	33
3.2.1 ออปแอมป์.....	33
3.2.2 โอทีเอ.....	34
3.3 วงจรอินทิเกรเตอร์โหมคกระแส.....	35
3.3.1 วงจรอินทิเกรเตอร์โหมคกระแสที่นำเสนอ.....	35
3.3.2 สมรรถนะการทำงานของวงจรกรณีที่ไม่เป็นไปตามอุดมคติ.....	36
3.3.3 ผลการเขียนแบบการทำงานของวงจร.....	38
3.4 การสังเคราะห์ฟังก์ชันอิมพีแดนซ์.....	38
3.4.1 การเขียนแบบขดลวดเหนี่ยวนำ.....	38
3.4.2 การเขียนแบบวงจรความจุไฟฟ้า.....	39
3.4.3 FDNR (Frequency-Dependent Negative Resistance).....	40
3.5 วงจรกรองสัญญาณโหมคกระแสแบบไบควอดราติก.....	41
3.5.1 วงจรกรองสัญญาณโหมคกระแสแบบไบควอดราติกที่นำเสนอ.....	41
3.5.2 สมรรถนะการทำงานของวงจรกรณีที่ไม่เป็นไปตามอุดมคติ.....	44
3.5.3 ผลการเขียนแบบการทำงานของวงจร.....	45
3.6 วงจรกรองสัญญาณแลคเคอร์โหมคกระแส.....	47
3.6.1 วงจร LC แลคเคอร์โหมคกระแสแบบรีซีทีฟเทอร์มิเนท.....	47
3.6.2 การออกแบบวงจรกรองผ่านความถี่ต่ำ.....	49

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
3.6.3 การออกแบบวงจรกรองผ่านแถบความถี่.....	53
3.6.4 การออกแบบวงจรกรองสัญญาณแกลคเตอร์โหมคกระแสดำไป.....	57
3.6.5 ผลการเลียนแบบการทำงานของวงจร.....	60
3.7 สรุป.....	62
บทที่ 4 การสังเคราะห์และออกแบบวงจรกรองสัญญาณโหมคกระแสดำโดยใช้วงจร CDBA.....	63
4.1 กล่าวนำ.....	63
4.2 คุณสมบัติพื้นฐานของวงจร CDBA.....	64
4.3 กลุ่มวงจรรย่อย.....	65
4.3.1 วงจรผลต่างกระแส.....	65
4.3.2 วงจรตามแรงดัน.....	67
4.4 วงจร CDBA แบบใช้แรงดันไฟเลี้ยงต่ำ.....	68
4.4.1 สมรรถนะทางความถี่ของวงจร.....	69
4.4.2 ค่าความคลาดเคลื่อนในการส่งผ่านกระแสและแรงดันของวงจร.....	72
4.4.3 ผลการเลียนแบบการทำงานของวงจร.....	73
4.5 วงจรกรองสัญญาณโหมคกระแสดำโครงสร้างแบบ Leapfrog โดยใช้วงจร CDBA.....	74
4.5.1 การสังเคราะห์วงจร LC แกลคเตอร์โครงสร้างแบบ Leapfrog โดยใช้ วงจร CDBA.....	74
4.5.2 การสังเคราะห์วงจรกรองผ่านแถบความถี่โดยใช้วงจร CDBA.....	77
4.5.3 ผลการเลียนแบบการทำงานของวงจร.....	79
4.6 สรุป.....	83
บทที่ 5 บทสรุปและข้อเสนอแนะแนวทางในการทำวิจัยต่อ.....	84
5.1 บทสรุป.....	84
5.2 ข้อเสนอแนะแนวทางในการทำวิจัยต่อ.....	85
5.2.1 การสังเคราะห์และออกแบบวงจรประมวลผลสัญญาณอนาล็อกโหมคกระแสดำ โดยใช้ออปแอมป์และ โอทีเอ.....	85

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

หน้า

5.2.2 การสังเคราะห์และออกแบบวงจรกรองสัญญาณโหมคกระแสโดยใช้ วงจร CDBA.....	86
เอกสารอ้างอิง.....	87
ภาคผนวก.....	91
ภาคผนวก ก การวิเคราะห์สมรรถนะของวงจรอินทิเกรเตอร์โหมคกระแสโดยใช้ ออปแอมป์และโอทีเอ.....	92
ภาคผนวก ข การวิเคราะห์หาอิมพีแดนซ์อินพุทของวงจรสังเคราะห์ฟังก์ชันอิมพีแดนซ์ โดยใช้ออปแอมป์และ โอทีเอ.....	96
ภาคผนวก ค การวิเคราะห์สมรรถนะของวงจรกรองสัญญาณ โหมคกระแสแบบ ไบควอดราติก โดยใช้ออปแอมป์และ โอทีเอ.....	102
ภาคผนวก ง ตารางแสดงค่านอร์มอลไลซ์ของอุปกรณ์พาสซีฟในวงจร LC แลคเคอร์และ ตารางการเปลี่ยนรูปความถี่.....	114
ภาคผนวก จ การวิเคราะห์หาค่าความต้านทานอินพุท และ ค่าความต้านทานเอาต์พุท ของวงจร CDBA.....	117
ภาคผนวก ฉ การวิเคราะห์หาฟังก์ชันถ่ายโอนกระแส และ ฟังก์ชันถ่ายโอนแรงดัน ของวงจร CDBA.....	125
ภาคผนวก ช การวิเคราะห์หาค่าความคลาดเคลื่อนในการส่งผ่านกระแส และ ค่าความคลาดเคลื่อนในการส่งผ่านแรงดันของวงจร CDBA.....	132
ภาคผนวก ซ บทความวิจัยที่ได้รับการตีพิมพ์.....	134
ประวัติผู้เขียน.....	160

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
2.1	แหล่งจ่ายควบคุมในทางอุดมคติ.....8
2.2	การสังเคราะห์อนุบาลอกฟังก์ชันพื้นฐาน โดยใช้ออปแอมป์.....12
2.3	คุณสมบัติประจำตัวออปแอมป์โดยทั่วไป.....14
2.4	การสังเคราะห์อนุบาลอกฟังก์ชันพื้นฐาน โดยใช้โอทีเอ.....24
2.5	การสังเคราะห์อนุบาลอกฟังก์ชันพื้นฐาน โดยใช้วงจรสายพานกระแส.....28
3.1	การสังเคราะห์ส่วนสาขาขนานของวงจร LC แลคเคอร์ต้นแบบโดยใช้ ออปแอมป์และ โอทีเอ.....58
3.2	การสังเคราะห์ส่วนสาขานุกรมของวงจร LC แลคเคอร์ต้นแบบโดยใช้ ออปแอมป์และ โอทีเอ.....59
ง1	แสดงค่าออร์มอลไลซ์ (เมื่อ $\omega_c = 2\pi f_c = 1 \text{ rad/sec}$) ของอุปกรณ์พาสซีฟใน วงจรกรองผ่านความถี่ต่ำ โหมคกระแสแบบบัทเทอร์เวิร์ท อันดับ $n = 2$ ถึง $n = 10$114
ง2	แสดงค่าออร์มอลไลซ์ (เมื่อ $\omega_c = 2\pi f_c = 1 \text{ rad/sec}$) ของอุปกรณ์พาสซีฟใน วงจรกรองผ่านความถี่ต่ำ โหมคกระแสแบบเชฟบีเชฟ.....115
ง3	แสดงการเปลี่ยนรูปความถี่ (Frequency Transformation).....116

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่	หน้า
2.1	ออปแอมป์.....11
2.2	วงจรสมมูลกรณีสัญญาณขนาดเล็กของออปแอมป์ในทางปฏิบัติ.....13
2.3	ผลตอบสนองทางความถี่ของออปแอมป์ในทางปฏิบัติ.....15
2.4	(ก) แรงดันออฟเซตอินพุทของออปแอมป์ (ข) กระแสไบอัสอินพุทของออปแอมป์.....17
2.5	กราฟคุณสมบัติแสดงการอิ่มตัวของออปแอมป์.....18
2.6	ลักษณะสัญญาณอินพุทผลต่างและสัญญาณอินพุทโหมคร่วมของออปแอมป์.....21
2.7	โอทีเอในทางอุดมคติ.....22
2.8	วงจรโอทีเอพื้นฐาน.....22
2.9	วงจรสมมูลของโอทีเอ.....25
2.10	วงจรสายพานกระแส.....27
2.11	วงจร CDBA.....30
3.1	สัญลักษณ์ของออปแอมป์ที่ใช้ในวงจร เมื่อ $v_o = A \cdot v_{in}$33
3.2	สัญลักษณ์ของโอทีเอที่ใช้ในวงจร เมื่อ $i_o = g_m \cdot v_{in}$34
3.3	วงจรอินทิเกรเตอร์โหมคกระแสสองเอาต์พุท.....35
3.4	ผลตอบสนองทางความถี่ของวงจรอินทิเกรเตอร์โหมคกระแสที่นำเสนอ.....37
3.5	การเขียนแบบขดลวดเหนี่ยวนำโดยใช้บล็อกวงจรแอกทีฟ.....39
3.6	การเขียนแบบวงจรคูณความจุไฟฟ้าโดยใช้บล็อกวงจรแอกทีฟ.....39
3.7	การสังเคราะห์วงจร FDNR โดยใช้บล็อกวงจรแอกทีฟ.....41
3.8	วงจรกรองสัญญาณโหมคกระแสแบบ ไบควอดราติกที่ปรับค่าได้ด้วยวิธีการทาง อิเล็กทรอนิกส์โดยใช้บล็อกวงจรแอกทีฟเป็นหลัก.....42
3.9	ผลตอบสนองทางความถี่ของวงจร เมื่อ $f_o = 50$ kHz และ Q -factor = 1.....45
3.10	ผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่ เมื่อทำการแปรค่า g_{ma}46
3.11	ผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่ เมื่อทำการแปรค่า A_G46
3.12	วงจร LC แลคเคอร์โหมคกระแสแบบรีซีสทีฟเทอร์มินาท.....47
3.13	บล็อกไดอะแกรม โครงสร้างแบบ Leapfrog ของวงจร LC แลคเคอร์โหมคกระแส แบบรีซีสทีฟเทอร์มินาท.....48
3.14	วงจรกรองผ่านความถี่ต่ำอันดับสามโหมคกระแส.....49

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
3.15	บล็อกไดอะแกรม โครงสร้างแบบ Leapfrog ของวงจรกรองผ่านความถี่ต่ำ อันดับสาม โหมดกระแส.....50
3.16	การสังเคราะห์ส่วนของวงจร LC แลคเตอร์ต้นแบบด้วยออปแอมป์และ โอทีเอ.....50
3.17	ผังวงจรกรองผ่านความถี่ต่ำอันดับสามโหมดกระแสที่ใช้บล็อกวงจรแอกทิฟเป็นหลัก.....51
3.18	วงจรกรองผ่านแถบความถี่อันดับหกโหมดกระแส.....53
3.19	บล็อกไดอะแกรม โครงสร้างแบบ Leapfrog ของวงจรกรองผ่านแถบความถี่ อันดับหกโหมดกระแส.....54
3.20	การสังเคราะห์ส่วนของวงจร LC แลคเตอร์ต้นแบบด้วยออปแอมป์และ โอทีเอ.....54
3.21	ผังวงจรกรองผ่านแถบความถี่อันดับหกโหมดกระแสที่ใช้บล็อกวงจรแอกทิฟเป็นหลัก.....56
3.22	ผลตอบสนองทางความถี่ของวงจรกรองผ่านความถี่ต่ำอันดับสามโหมดกระแส แบบบัทเทอร์เวิร์ท.....61
3.23	ผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่อันดับหกโหมดกระแส แบบเชฟปีเชฟ.....61
4.1	วงจร CDBA.....65
4.2	วงจรถอดอินพุตที่มีค่าความต้านทานอินพุตต่ำมาก.....66
4.3	วงจรตามกระแส.....66
4.4	วงจรผลต่างกระแส.....67
4.5	วงจรตามแรงดัน.....68
4.6	วงจร CDBA ที่นำเสนอ.....69
4.7	ผลตอบสนองทางความถี่ของวงจร CDBA ดังรูปที่ 4.6.....74
4.8	วงจร LC แลคเตอร์โหมดกระแสแบบรีซีสทีฟเทอร์มินัล.....75
4.9	บล็อกไดอะแกรม โครงสร้างแบบ Leapfrog ของวงจร LC แลคเตอร์โหมดกระแส แบบรีซีสทีฟเทอร์มินัล.....75
4.10	การสังเคราะห์บล็อกไดอะแกรมย่อยในรูปที่ 4.9 โดยใช้วงจร CDBA.....76
4.11	วงจรกรองผ่านความถี่ต่ำอันดับห้าโหมดกระแส.....77
4.12	การสังเคราะห์วงจรกรองผ่านความถี่ต่ำในรูปที่ 4.11 โดยใช้วงจร CDBA.....77
4.13	วงจรกรองผ่านแถบความถี่อันดับหกโหมดกระแส.....77

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่	หน้า
4.14 การสังเคราะห์ส่วนสาขาขนานและสาขาอนุกรมของวงจรกรองผ่านแถบความถี่ โดยใช้วงจร CDBA.....	78
4.15 การสังเคราะห์วงจรกรองผ่านแถบความถี่ในรูปที่ 4.13 โดยใช้วงจร CDBA.....	79
4.16 ผลตอบสนองทางความถี่ของวงจรกรองผ่านความถี่ต่ำโดยใช้วงจร CDBA ดังรูปที่ 4.12.....	80
4.17 ผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่โดยใช้วงจร CDBA ดังรูปที่ 4.15.....	80
4.18 ผลตอบสนองทางความถี่ของวงจรกรองผ่านความถี่ต่ำโดยใช้วงจร CDBA ดังรูปที่ 4.12 เมื่อค่าตัวต้านทานสเกลลิง R (scaling resistor) แต่ละตัวในวงจรมีค่าไม่เท่ากัน.....	82
4.19 ผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่โดยใช้วงจร CDBA ดังรูปที่ 4.15 เมื่อค่าตัวต้านทานสเกลลิง R (scaling resistor) แต่ละตัวในวงจรมีค่าไม่เท่ากัน.....	82
ก1 วงจรอินทิเกรเตอร์โหมคกระแสสองเอาต์พุต.....	92
ข1 วงจรเลียนแบบขดลวดเหนี่ยวนำแบบเทียบกราวด์.....	96
ข2 วงจรเลียนแบบวงจรความจุไฟฟ้าแบบเทียบกราวด์.....	98
ข3 วงจรสังเคราะห์ FDNR แบบเทียบกราวด์.....	100
ก1 วงจรกรองสัญญาณโหมคกระแสแบบไบควอดราติก.....	102
จ1 วงจรสมมูลของวงจรภาคอินพุตดังรูปที่ 4.2.....	117
จ2 วงจรสมมูลสำหรับวิเคราะห์หาค่าความต้านทานอินพุตที่ขั้ว z ของวงจรตามแรงดัน ดังรูปที่ 4.5.....	119
จ3 วงจรสมมูลสำหรับวิเคราะห์หาค่าความต้านทานอินพุตที่ขั้ว w ของวงจรตามแรงดัน ดังรูปที่ 4.5.....	122
ฉ1 วงจรสำหรับวิเคราะห์หาฟังก์ชันถ่ายโอนกระแสของวงจร CDBA ดังรูปที่ 4.6.....	125
ฉ2 วงจรสมมูลของวงรดังรูปที่ ฉ1.....	125
ฉ3 ส่วนของวงจรตามแรงดันสำหรับวงจร CDBA ดังรูปที่ 4.6.....	129
ฉ4 วงจรสำหรับวิเคราะห์หาฟังก์ชันถ่ายโอนแรงดันของวงจร CDBA.....	129
ฉ5 วงจรสมมูลของวงรดังรูปที่ ฉ4.....	129

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

ปัจจุบันการสังเคราะห์และออกแบบวงจรอนาล็อกให้มีความทำงานในรูปของกระแสได้เข้ามามีบทบาทอย่างมากในด้านการประมวลผลสัญญาณอนาล็อก ทั้งนี้เนื่องจากวงจรที่ทำงานในรูปกระแส (current-mode circuit) นั้นมีคุณสมบัติเด่นและน่าสนใจเหนือกว่าวงจรที่ทำงานในรูปของแรงดัน (voltage-mode circuit) ในหลายๆ ประการ อาทิเช่น มีแบนด์วิดท์กว้าง (wide bandwidth) ให้ผลตอบสนองทางความถี่ที่สูง (high frequency response) ใช้แรงดันไฟเลี้ยงต่ำ (low-voltage operation) นอกจากนี้ในการประมวลผลสัญญาณ เช่น การลบสัญญาณกระแส หรือ การรวมสัญญาณกระแส ยังสามารถระทำการออกแบบวงจรได้ง่าย เป็นต้น [1]-[2] ด้วยเหตุผลดังกล่าวจึงทำให้แนวทางการวิจัยพัฒนาออกแบบวงจรประมวลผลสัญญาณอนาล็อกในโหมดกระแสได้รับความนิยมและมีการพัฒนามากขึ้นเป็นลำดับ แนวทางหนึ่งในการวิจัยและพัฒนาการออกแบบวงจรประมวลผลสัญญาณอนาล็อกที่ได้รับความนิยมอย่างกว้างขวาง ก็คือ หลักการออกแบบโดยใช้บล็อกวงจรแอคทีฟ (active circuit building block) ที่มีสมรรถนะในการทำงานสูง เช่น ออปแอมป์ (Operational Amplifier, OA) โอทีเอ (Operational Transconductance Amplifier, OTA) หรือ วงจรสายพานกระแส (Current Conveyor, CC) ซึ่งการออกแบบวงจรโดยใช้บล็อกวงจรแอคทีฟแต่ละชนิดนั้นต่างก็มีข้อเด่นและข้อด้อยที่ได้แตกต่างกันไปตามคุณสมบัติของบล็อกวงจรแอคทีฟที่ใช้ ตลอดจนวัตถุประสงค์ในการนำไปประยุกต์ใช้งาน แต่อย่างไรก็ตามมักมีเป้าหมายหลักเหมือนกันคือ พยายามนำเสนอการออกแบบวงจรโดยใช้หลักการใหม่ๆ เพื่อให้สามารถนำวงจรไปประยุกต์ใช้งานได้ง่ายหรือออกแบบปรับปรุงแก้ไขวงจรที่มีอยู่แล้วให้มีราคาถูกลง มีคุณสมบัติและประสิทธิภาพในการทำงาน ตลอดจนให้ค่าความละเอียดความแม่นยำในการทำงานดียิ่งขึ้น และมีผลตอบสนองต่อความถี่ในการปฏิบัติงานที่สูงมากขึ้น อีกทั้งยังพยายามคิดค้นให้วงจรสามารถใช้กำลังไฟฟ้าน้อยลง และใช้จำนวนอุปกรณ์ภายในวงจรที่ออกแบบขึ้นให้น้อยที่สุดเท่าที่จะเป็นไปได้ เพื่อให้สามารถนำไปประยุกต์ใช้งานได้ดียิ่งขึ้น

นอกจากนี้ยังเป็นที่ทราบกันดีแล้วว่าการออกแบบวงจรอนาล็อกเพื่อนำไปสร้างเป็นวงจรรวม นั้นจำเป็นต้องออกแบบผังภูมิระดัปกายภาพของวงจร (physical layout) ในลักษณะฟูลคัสตัม (full-custom) เท่านั้น ซึ่งใช้เวลาและค่าใช้จ่ายในการออกแบบแผ่นวงจรพิมพ์ต้นแบบสูง แต่ถ้าหากสามารถทำการสังเคราะห์และออกแบบวงจรประมวลผลสัญญาณอนาล็อกโดยเลือกใช้เฉพาะบล็อก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรแอกทีฟเป็นหลัก (active-only circuits) ปราศจากอุปกรณ์พาสซีฟ (passive element) [3]-[9] โดยเฉพาะอย่างยิ่งหากเซลมาตรฐานที่ใช้ในการออกแบบวงจรประกอบด้วยบล็อกวงจรแอกทีฟ พื้นฐานที่ไม่ซับซ้อนและไม่แตกต่างกันมากนัก ก็จะทำให้มีความเหมาะสมอย่างมากสำหรับ กระบวนการออกแบบฟังก์ชันของวงจรอย่างเป็นระบบ (systematic procedure) ในลักษณะเซมิคัสตัม (semi-custom) เพื่อนำไปสร้างในรูปของวงจรรวมขนาดใหญ่มาก (Very Large Scale Integration, VLSI) ต่อไป

วงจรกรองสัญญาณโดยอาศัยโครงสร้างแบบ Leapfrog นับว่าเป็นวงจรที่มีความสำคัญอย่างมากวงจรหนึ่งในระบบประมวลผลสัญญาณอนาล็อกและระบบสื่อสารข้อมูล [10]-[12] ซึ่งโครงสร้างหลักของวงจรมีลักษณะเป็นวงจร LC แลคเคอร์ (LC ladder) วิธีการหนึ่งในการสังเคราะห์และออกแบบวงจรกรองสัญญาณบนพื้นฐานโครงสร้างแบบ Leapfrog นั้นสามารถกระทำได้โดยอาศัยการเลียนแบบวงจร LC แลคเคอร์โดยใช้บล็อกวงจรแอกทีฟแบบต่างๆ เช่น ออปแอมป์ โอทีเอ หรือ วงจรสายพานกระแสรุ่นที่สอง (Second Generation Current Conveyor, CCII) เป็นต้น แต่ปัญหาสำคัญประการหนึ่งที่พบในการสังเคราะห์และออกแบบวงจรโดยใช้บล็อกวงจรแอกทีฟเหล่านี้พบว่ารูปแบบของวงจรที่ได้มีความยุ่งยากและซับซ้อนมาก โดยเฉพาะอย่างยิ่งเมื่อต้องการสังเคราะห์ให้เป็นวงจรกรองผ่านแถบความถี่ (bandpass filter) ซึ่งจะมี L และ C ต่ออนุกรมหรือต่อขนานกันในแต่ละสาขาของวงจรแลคเคอร์ต้นแบบ เป็นผลให้การออกแบบวงจรมีความซับซ้อนมากยิ่งขึ้น ตลอดจนจำเป็นต้องใช้จำนวนอุปกรณ์แอกทีฟในวงจรมากขึ้นอีกด้วย [11]-[14] และเมื่อไม่นานมานี้ A. Car และ S. Ozoguz ได้นำเสนอบล็อกวงจรแอกทีฟแบบใหม่ เรียกว่า วงจร Current Differencing Buffered Amplifier หรือ วงจร CDBA [15] ทั้งยังแสดงให้เห็นว่าวงจร CDBA ที่นำเสนอขึ้นมีความเหมาะสมอย่างมากสำหรับนำไปใช้เป็นบล็อกวงจรแอกทีฟหลักในการออกแบบวงจรประมวลผลสัญญาณอนาล็อก โดยเฉพาะวงจรกรองสัญญาณโหมคกระแส [16] ด้วยเหตุนี้เองจึงมีความเป็นไปได้ว่าหากนำเอาวงจร CDBA นี้มาสังเคราะห์และออกแบบวงจรกรองสัญญาณ โครงสร้างแบบ Leapfrog แล้วจะช่วยลดปัญหาความยุ่งยาก ซับซ้อน ที่ได้จากการออกแบบวงจรโดยใช้บล็อกวงจรแอกทีฟแบบเดิมดั้งที่ได้กล่าวมาแล้วข้างต้นลงไปได้

ดังนั้นจากประเด็นสำคัญทั้งสองประเด็นที่ได้กล่าวถึงข้างต้นจึงเป็นที่มาของการศึกษาและแนวทางวิจัยของวิทยานิพนธ์ฉบับนี้

1.2 ความมุ่งหมายและวัตถุประสงค์ของการศึกษา

วิทยานิพนธ์นี้เป็นการสังเคราะห์และออกแบบอย่างเป็นระบบของอนาคตฟังก์ชันที่มีการทำงานในโหมดกระแสโดยใช้บล็อกวงจรแอกทีฟเป็นหลัก ในที่นี้บล็อกวงจรแอกทีฟที่ได้นำเสนอเพื่อใช้ในการออกแบบวงจรมี 2 ลักษณะ คือ

- 1) การใช้ฮอปแอมป์และโอทีเอ เป็นบล็อกวงจรแอกทีฟหลัก
- และ 2) การใช้วงจร CDBA เป็นบล็อกวงจรแอกทีฟหลัก

โดยมีวัตถุประสงค์ในการทำวิจัย คือ เพื่อศึกษาถึงคุณสมบัติและหลักเกณฑ์ในการสังเคราะห์และออกแบบวงจรสำหรับการประมวลผลสัญญาณอนาล็อกโดยใช้ฮอปแอมป์และ โอทีเอเป็นบล็อกวงจรแอกทีฟหลัก ปราศจากอุปกรณ์พาสซีฟจากภายนอก รวมทั้งการสังเคราะห์และออกแบบวงจรกรองสัญญาณ โหมดกระแส โดยใช้วงจร CDBA เป็นบล็อกวงจรแอกทีฟหลัก

1.3 หลักการใหม่ที่น่าเสนอขึ้นในวิทยานิพนธ์

หลักการใหม่ที่น่าเสนอในวิทยานิพนธ์นี้มีประเด็นสำคัญอยู่ด้วยกัน 2 ประเด็น ดังนี้คือ

- 1) การสังเคราะห์และออกแบบวงจรประมวลผลสัญญาณอนาล็อกอย่างเป็นระบบทำงานในโหมดกระแสโดยใช้บล็อกวงจรแอกทีฟ คือ ฮอปแอมป์ และ โอทีเอ เป็นอุปกรณ์หลักปราศจากการใช้อุปกรณ์พาสซีฟจากภายนอก [7]-[9]
- 2) การออกแบบวงจร CDBA แบบทำงานได้ที่แรงดันไฟเลี้ยงต่ำ [17] และการสังเคราะห์และออกแบบวงจรกรองสัญญาณ โหมดกระแสบนพื้นฐานโครงสร้างแบบ Leapfrog โดยใช้วงจร CDBA เป็นบล็อกวงจรแอกทีฟหลัก [18]

จากการติดตามบทความวิจัยหรือสิ่งตีพิมพ์ทั้งในระดับประเทศและในระดับนานาชาตินั้นพบว่ายังไม่มีคณะผู้วิจัยกลุ่มใดทำการนำเสนอหรือตีพิมพ์เกี่ยวกับประเด็นทั้งสองลงในวารสารสิ่งพิมพ์ใดเลย ดังนั้นจึงนับได้ว่าหลักการที่น่าเสนอทั้งสองหลักการข้างต้นเป็นหลักการใหม่ซึ่งมีความน่าสนใจในอันที่จะทำการศึกษาและวิจัยเป็นอย่างมาก

1.4 ขอบเขตของวิทยานิพนธ์

หากทำการเปรียบเทียบกับหลักการเดิมที่มีอยู่กับหลักการใหม่ที่น่าเสนอขึ้นพอสรุปขอบเขตในการทำวิทยานิพนธ์นี้ได้ ดังนี้คือ

- 1) นำเสนอการสังเคราะห์วงจรประมวลผลสัญญาณอนาล็อกอย่างเป็นระบบที่มีทำงานในโหมดกระแสโดยใช้ฮอปแอมป์และ โอทีเอเป็นหลัก ซึ่งเน้นถึงความเหมาะสมในการที่จะนำไปออกแบบสร้างอย่างเป็นระบบในรูปของวงจรรวมขนาดใหญ่มาก กล่าวคือ หลักการดังกล่าวจะนำเสนอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่หรือนำไปใช้

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรอนุกรมโหมดกระแสต่างๆ ที่มีความสำคัญสำหรับระบบการสื่อสารและระบบการประมวลผลสัญญาณอนาล็อก รวมทั้งขั้นตอนการสังเคราะห์และออกแบบวงจรกรองสัญญาณโหมดกระแสอันดับ n อย่างเป็นระบบโดยใช้โครงสร้างแบบ Leapfrog ซึ่งสามารถที่จะสังเคราะห์วงจรกรองสัญญาณ LC แลคเตอร์ได้ทุกรูปแบบ คุณสมบัติต่างๆ ของวงจรที่ได้นำเสนอขึ้นทั้งหมดสามารถควบคุมและแปรค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ ซึ่งหลักการที่ได้กล่าวมานี้เท่าที่ผ่านมายังไม่มีคณะผู้วิจัยกลุ่มใดนำเสนอเลย

2) นำเสนอวงจร CDDBA ที่สามารถทำงานได้ที่แรงดันไฟเลี้ยงต่ำประมาณ $\pm 1V$ (low-voltage CDDBA) ซึ่งที่ผ่านมามีผู้นำเสนอวงจร CDDBA อยู่บ้าง [16] แต่วงจรยังทำงานที่แรงดันไฟเลี้ยงสูงประมาณ $\pm 5V$

3) นำเสนอการสังเคราะห์และออกแบบวงจรกรองสัญญาณโหมดกระแส โครงสร้างแบบ Leapfrog โดยใช้วงจร CDDBA เป็นบล็อกวงจรแอกทีฟหลัก นอกจากนี้ยังเพิ่มหลักการการเลียนแบบวงจรแลคเตอร์ LC เพื่อทำการออกแบบวงจรกรองผ่านแถบความถี่โหมดกระแส (bandpass leapfrog current-mode ladder filter) ซึ่งวงจรที่ได้จากหลักการดังกล่าวมีรูปแบบที่ง่าย ไม่ซับซ้อน รวมทั้งสามารถลดจำนวนอุปกรณ์แอกทีฟในการออกแบบวงจรลงเมื่อเทียบกับหลักการเดิมที่ใช้ ออปแอมป์ โอทีเอ หรือ วงจรสายพานกระแสรุ่นที่สองเป็นบล็อกวงจรแอกทีฟหลัก [11]-[14]

1.5 รายละเอียดของวิทยานิพนธ์

ในวิทยานิพนธ์ฉบับนี้ ได้แบ่งเนื้อหาออกเป็น 5 บท และภาคผนวกอีก 8 ภาค โดยในแต่ละบทมีรายละเอียดดังต่อไปนี้

บทที่ 1 เป็นบทนำจะเป็นการกล่าวถึงความจำเป็นและความสำคัญของปัญหา ความมุ่งหมายและวัตถุประสงค์ของการศึกษา ทฤษฎีแนวคิดที่ใช้ในงานวิจัยและหลักการใหม่ในการทำวิทยานิพนธ์ ขอบเขตของวิทยานิพนธ์ พร้อมทั้งรายละเอียดของวิทยานิพนธ์ในแต่ละบท

บทที่ 2 กล่าวถึงคุณสมบัติและหลักการทำงานพื้นฐานของบล็อกวงจรแอกทีฟแบบต่างๆ ที่ใช้ในวิทยานิพนธ์ ซึ่งประกอบด้วย แหล่งจ่ายควบคุมในทางอุดมคติ ออปแอมป์ โอทีเอ วงจรสายพานกระแสรุ่นที่สอง และวงจร CDDBA รวมทั้งตัวอย่างการนำไปประยุกต์ใช้ในการสังเคราะห์อนุกรมโหมดฟังก์ชันพื้นฐานแบบต่างๆ

บทที่ 3 กล่าวถึงหลักการสังเคราะห์และออกแบบวงจรประมวลผลสัญญาณอนาล็อกโหมดกระแสโดยใช้ออปแอมป์และ โอทีเอเป็นบล็อกวงจรแอกทีฟหลักเท่านั้นปราศจากอุปกรณ์พาสซีฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากภายนอก ซึ่งเน้นถึงความเหมาะสมในการนำไปออกแบบสร้างวงจรรวมขนาดใหญ่มาก จากหลักการดังกล่าวได้ทำการนำเสนอวงจรอินทิเกรเตอร์ วงจรสังเคราะห์อิมพีแดนซ์ฟังก์ชัน (driving-point impedance functions) และวงจรกรองสัญญาณโหมดกระแสแบบไบควอดราติก นอกจากนี้ยังได้นำเสนอขั้นตอนและหลักการออกแบบวงจรกรองสัญญาณโหมดกระแสอันดับ n อย่างเป็นระบบโดยอาศัยการเลียนแบบวงจร LC แลคเตอร์โหมดกระแสต้นแบบด้วยการแทนวงจรแอกทีฟย่อยซึ่งสร้างจากโอทีเอและออปแอมป์ลงไป ตัวอย่างในการออกแบบวงจรกรองผ่านความถี่ต่ำอันดับสามโหมดกระแสแบบบัทเทอร์วอร์ท (3rd-order current-mode Butterworth lowpass filter) และวงจรกรองผ่านแถบความถี่อันดับหกโหมดกระแสแบบเชฟบีเชฟ (6th-order current-mode Chebyshev bandpass filter) ได้แสดงให้เห็นถึงลำดับขั้นตอนที่นำเสนอขึ้น ซึ่งสามารถนำเอาหลักการกล่าวไปสังเคราะห์วงจรกรองสัญญาณ LC แลคเตอร์ได้ทุกรูปแบบ คุณสมบัติเด่นที่สำคัญของวงจรทั้งหมดที่นำเสนอขึ้น คือ ฟังก์ชันถ่ายโอนกระแส (current transfer function) ของวงจรสามารถแปรค่าได้ทางอิเล็กทรอนิกส์ด้วยการควบคุมค่าความนำ (transconductance parameter, g_m) ของโอทีเอ

บทที่ 4 กล่าวถึงการออกแบบวงจร CDDBA ที่สามารถทำงานได้ที่แรงดันไฟเลี้ยงต่ำเท่ากับ 2V และขั้นตอนในการนำไปสังเคราะห์วงจรกรองสัญญาณโหมดกระแสโดยอาศัยโครงสร้างแบบ Leapfrog ตลอดจนการวิเคราะห์หาค่าคุณสมบัติต่างๆ ของวงจรทั้งทางทฤษฎีและทางปฏิบัติ พร้อมทั้งผลการเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE เพื่อยืนยันสมรรถนะในการทำงานของวงจร

บทที่ 5 เป็นบทส่งท้าย ซึ่งเป็นการสรุปผลงานที่ได้นำเสนอในวิทยานิพนธ์ พร้อมทั้งได้ชี้แนะแนวทางในการวิจัยและพัฒนาต่อไป

บทที่ 2

คุณสมบัติและหลักการทำงานพื้นฐานของบล็อกวงจรแอกทีฟ

2.1 กล่าวนำ

ด้วยความเจริญรุดหน้าของวงการอุตสาหกรรมอิเล็กทรอนิกส์ในการออกแบบวงจรทางด้านกระบวนการสัญญาณอนาล็อก อุปกรณ์ทางอิเล็กทรอนิกส์ต่างๆ หลายชนิดได้ถูกนำมาสร้างเป็นวงจรอนาล็อกต่างๆ มากมาย โดยเริ่มจากระบบสุญญากาศ (vacuum tube) มาเป็นสารกึ่งตัวนำ (semiconductor) ที่มีลักษณะเป็นดิสครีท (discrete) จนกระทั่งมาเป็นรูปแบบวงจรรวม (Integrated Circuit) หรือ ที่เรียกว่า ไอซี (IC) ทำให้อุปกรณ์แอกทีฟในรูปของวงจรรวม หรือ บล็อกวงจรแอกทีฟ (integrable active circuit building block) ได้เข้ามามีบทบาทและได้กลายเป็นอุปกรณ์หลักที่สำคัญสำหรับการพัฒนาออกแบบวงจรประมวลผลสัญญาณอนาล็อกโหมดกระแส จากการติดตามผลงานวิจัยในช่วงสิบกว่าปีที่ผ่านมาพบว่าวงจรสำหรับการประมวลผลสัญญาณอนาล็อก รูปแบบต่างๆ มากมาย ที่มีสมรรถนะและประสิทธิภาพสูง ได้ถูกพัฒนาออกแบบขึ้นโดยใช้ ออปแอมป์ ไอทีเอ หรือ วงจรสายพานกระแส เป็นบล็อกวงจรแอกทีฟหลัก และเมื่อไม่นานมานี้เองในราวปี ค.ศ. 1999 บล็อกวงจรแอกทีฟชนิดใหม่ชื่อว่า วงจร Current Differencing Buffered Amplifier หรือ เรียกย่อๆ ว่า วงจร CDBA ได้ถูกการนำเสนอขึ้นเพื่อเป็นทางเลือกอีกแนวทางหนึ่งสำหรับการสังเคราะห์และออกแบบวงจรประมวลผลสัญญาณอนาล็อกโหมดกระแส

ดังนั้นในบทนี้จึงได้อธิบายถึง คุณสมบัติ และหลักการทำงานพื้นฐานของบล็อกวงจรแอกทีฟที่สำคัญในการนำไปประยุกต์ใช้งานอย่างกว้างขวางสำหรับสังเคราะห์และออกแบบวงจรประมวลผลสัญญาณอนาล็อกแบบต่างๆ รวมทั้งที่ใช้ในวิทยานิพนธ์นี้ด้วย โดยบล็อกวงจรแอกทีฟสำคัญที่จะกล่าวถึง ได้แก่

- แหล่งจ่ายควบคุมในทางอุดมคติ (Ideal Controlled Sources)
- ออปแอมป์ (Operational Amplifier, OA)
- ไอทีเอ (Operational Transconductance Amplifier, OTA)
- วงจรสายพานกระแส (Current Conveyor, CC)
- วงจร CDBA (Current Differencing Buffered Amplifier, CDBA)

2.2 แหล่งจ่ายควบคุมในทางอุดมคติ

โดยปกติในการสังเคราะห์โครงข่ายแอคทีฟ (active network) โดยใช้บล็อกวงจรแอคทีฟที่มีจุดประสงค์อันหนึ่ง ก็คือ ต้องการให้บล็อกวงจรแอคทีฟที่ใช้ในวงจรนั้นทำหน้าที่เสมือนแหล่งจ่ายควบคุมที่ไม่อิสระ (Independent sources) ทั้งนี้เพื่อบังคับให้วงจรประมวลผลสัญญาณอนาลอกที่ออกแบบขึ้นมีคุณสมบัติในการทำงานเป็นไปตามเงื่อนไขความสัมพันธ์ที่ต้องการ ดังนั้นในหัวข้อนี้จึงเป็นการกล่าวถึงคุณสมบัติพื้นฐานของแหล่งจ่ายสัญญาณที่ไม่อิสระซึ่งประกอบด้วยแหล่งจ่ายควบคุม 4 ชนิด แบ่งตามลักษณะการควบคุมด้วยแรงดันหรือกระแส ดังนี้คือ

- แหล่งจ่ายแรงดันควบคุมด้วยแรงดัน (Voltage-Controlled Voltage Source) หรือ VCVS
- แหล่งจ่ายกระแสควบคุมด้วยแรงดัน (Voltage-Controlled Current Source) หรือ VCCS
- แหล่งจ่ายแรงดันควบคุมด้วยกระแส (Current-Controlled Voltage Source) หรือ CCVS
- แหล่งจ่ายกระแสควบคุมด้วยกระแส (Current-Controlled Current Source) หรือ CCCS

2.2.1 แหล่งจ่ายแรงดันควบคุมด้วยแรงดัน (VCVS)

แหล่งจ่ายแรงดันควบคุมด้วยแรงดัน คือ โครงข่ายไฟฟ้าสองพอร์ต (Two-port network) ที่มีความสัมพันธ์ระหว่างแรงดันกับกระแสของพอร์ตทั้งสอง อธิบายได้ดังนี้

$$\begin{aligned} I_1 &= 0 \\ V_2 &= \mu V_1 \end{aligned}$$

หรือเขียนใหม่ให้อยู่ในรูปของตัวแปร t (transmission parameters) จะได้

$$V_1 = \left(\frac{1}{\mu}\right) V_2 \quad (2.1)$$

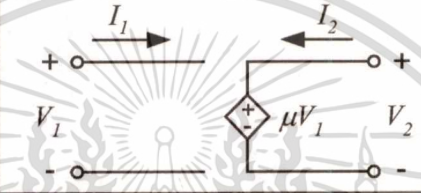

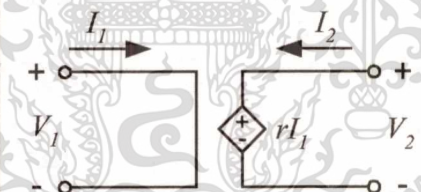
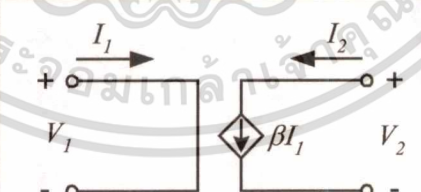
$$I_1 = 0$$

และนำไปเขียนในรูปของเมตริกก็จะกลายเป็น

$$\begin{bmatrix} V_1 \\ I_1 \end{bmatrix} = \begin{bmatrix} 1/\mu & 0 \\ 0 & 0 \end{bmatrix} \begin{bmatrix} V_2 \\ -I_2 \end{bmatrix} \quad (2.2)$$

คุณสมบัติและวงจรมูลของแหล่งจ่ายแรงดันควบคุมด้วยแรงดันสามารถเขียนแสดงได้ในตารางที่ 2.1 จากสมการที่ (2.2) แสดงให้เห็นว่าแรงดันอินพุตกับแรงดันเอาต์พุตของแหล่งจ่ายควบคุมชนิดนี้มีค่าสัมพันธ์กัน โดยผ่านค่าสัดส่วนคงที่ μ (proportionality constant) ขณะที่กระแสอินพุต I_1 จะมีค่าเท่ากับศูนย์ และกระแสเอาต์พุต I_2 สามารถแปรค่าได้ (arbitrary)

ตารางที่ 2.1 : แหล่งจ่ายควบคุมในทางอุดมคติ

ฟังก์ชัน	วงจรมูล	สมการความสัมพันธ์
แหล่งจ่ายแรงดันควบคุมด้วยแรงดัน (VCVS)		$T = \begin{bmatrix} 1/\mu & 0 \\ 0 & 0 \end{bmatrix}$
แหล่งจ่ายกระแสควบคุมด้วยแรงดัน (VCCS)		$T = \begin{bmatrix} 0 & -1/g \\ 0 & 0 \end{bmatrix}$
แหล่งจ่ายแรงดันควบคุมด้วยกระแส (CCVS)		$T = \begin{bmatrix} 0 & 0 \\ 1/r & 0 \end{bmatrix}$
แหล่งจ่ายกระแสควบคุมด้วยกระแส (CCCS)		$T = \begin{bmatrix} 0 & 0 \\ 0 & -1/\beta \end{bmatrix}$

2.2.2 แหล่งจ่ายกระแสควบคุมด้วยแรงดัน (VCCS)

แหล่งจ่ายกระแสควบคุมด้วยแรงดัน มีความสัมพันธ์ระหว่างแรงดันกับกระแสอธิบายได้ดังนี้คือ

$$I_1 = 0$$

$$I_2 = gV_1$$

เมื่ออยู่ในรูปของเมตริกจะได้ การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{bmatrix} V_1 \\ I_1 \end{bmatrix} = \begin{bmatrix} 0 & -1/g \\ 0 & 0 \end{bmatrix} \begin{bmatrix} V_2 \\ -I_2 \end{bmatrix} \quad (2.3)$$

กรณีของแหล่งจ่ายกระแสแบบควบคุมด้วยแรงดันนี้จะเห็นว่ากระแสอินพุท I_1 มีค่าเท่ากับศูนย์ และแรงดันเอาต์พุท V_2 สามารถแปรค่าได้ ในขณะที่กระแสเอาต์พุท I_2 จะมีค่าเป็นสัดส่วนโดยตรงกับแรงดันอินพุท V_1 ผ่านค่าความนำ g (transconductance parameter) ของวงจร ซึ่งมีหน่วยเป็นโมห์ (mho)

2.2.3 แหล่งจ่ายแรงดันควบคุมด้วยกระแส (CCVS)

แหล่งจ่ายแรงดันควบคุมด้วยกระแส มีสมการความสัมพันธ์ ดังนี้

$$\begin{aligned} V_1 &= 0 \\ V_2 &= rI_1 \end{aligned}$$

หรือในรูปของเมตริก จะได้

$$\begin{bmatrix} V_1 \\ I_1 \end{bmatrix} = \begin{bmatrix} 0 & 0 \\ 1/r & 0 \end{bmatrix} \begin{bmatrix} V_2 \\ -I_2 \end{bmatrix} \quad (2.4)$$

ในกรณีนี้แรงดันอินพุท V_1 มีค่าเป็นศูนย์ และกระแสเอาต์พุท I_2 แปรค่าได้ ส่วนกระแสอินพุท I_1 จะมีค่าสัมพันธ์กับแรงดันเอาต์พุท V_2 โดยผ่านค่าส่งผ่านความต้านทาน r (constant transresistance) ของวงจร ซึ่งมีหน่วยเป็น โอห์ม (ohm)

2.2.4 แหล่งจ่ายกระแสควบคุมด้วยกระแส (CCCS)

แหล่งจ่ายกระแสควบคุมด้วยกระแส มีความสัมพันธ์ระหว่างแรงดันกับกระแสดังสมการต่อไปนี้

$$\begin{aligned} V_1 &= 0 \\ I_2 &= \beta I_1 \end{aligned}$$

หรือ

$$\begin{bmatrix} V_1 \\ I_1 \end{bmatrix} = \begin{bmatrix} 0 & 0 \\ 0 & -1/\beta \end{bmatrix} \begin{bmatrix} V_2 \\ -I_2 \end{bmatrix} \quad (2.5)$$

กรณีนี้ของแหล่งจ่ายควบคุมชนิดนี้จะได้กระแสอินพุตกับกระแสเอาต์พุตของวงจรมีค่าสัมพันธ์กัน โดยผ่านค่าสัดส่วนคงที่ β (proportionality constant) ในขณะที่แรงดันอินพุต V_1 มีค่าเท่ากับศูนย์ และแรงดันเอาต์พุต V_2 สามารถแปรค่าได้

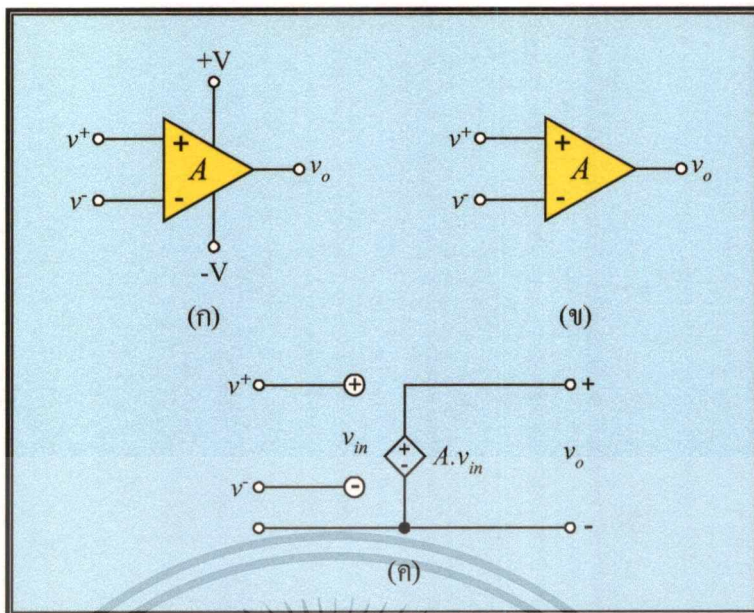
2.3 ออปแอมป์

2.3.1 ออปแอมป์ในทางอุดมคติ

ออปแอมป์ เป็นบล็อกวงจรแอกทีฟที่สำคัญที่สุดวงจรหนึ่งในระบบการประมวลผลสัญญาณอนาล็อก นอกจากนี้ยังมีการนำไปประยุกต์ใช้งานอย่างแพร่หลายในระบบอื่นๆ อีกมากมาย เช่น ระบบการวัดและควบคุมกระบวนการ ระบบสื่อสาร เป็นต้น ในทางอุดมคติแล้ว ออปแอมป์ถือว่าเป็นแหล่งจ่ายแรงดันควบคุมด้วยแรงดัน (VCVS) ชนิดหนึ่งที่มีค่าอัตราขยายแรงดันเป็นอนันต์ (infinite) อิมพีแดนซ์อินพุตเป็นอนันต์ และอิมพีแดนซ์เอาต์พุตเท่ากับศูนย์ สัญลักษณ์และวงจรสมมูลของออปแอมป์แสดงได้ดังรูปที่ 2.1 เมื่อ v^+ และ v^- คือแรงดันอินพุตที่ป้อนเข้าทางขาอินพุตไม่กลับเฟส (non-inverting input voltage) และขาอินพุตกลับเฟส (inverting input voltage) ตามลำดับ ขณะที่ $+V$ และ $-V$ คือ แหล่งจ่ายไฟเลี้ยงบวกและไฟเลี้ยงลบของออปแอมป์ คุณสมบัติระหว่างแรงดันอินพุตกับแรงดันเอาต์พุตของออปแอมป์สามารถเขียนอธิบายได้ดังสมการต่อไปนี้

$$v_o = A(v^+ - v^-) = A.v_{in} \quad (2.6)$$

โดยที่ A คือ อัตราขยายแรงดันลูปเปิด (open-loop voltage gain) ของออปแอมป์ ทั่วไปมีค่าขึ้นกับความถี่ในการใช้งาน ซึ่งขนาดอัตราขยายแรงดันของออปแอมป์ ณ. ที่ความถี่ต่ำหรือ $A_o = |A(j\omega)|$ จะมีค่าสูงมากโดยปกติมีค่าประมาณ $A_o > 10^5$ (100 dB) สำหรับออปแอมป์แบบไบโพลาร์ เทคโนโลยี และจะมีค่าประมาณ $A_o > 10^4$ (80 dB) สำหรับออปแอมป์แบบมอสเทคโนโลยี ดังนั้นเมื่อเป็นเช่นนี้แล้วจากสมการที่ (2.6) จะเห็นว่าแรงดันเอาต์พุต v_o จึงต้องมีขนาดมากกว่าแรงดันอินพุตผลต่าง ($v^+ - v^-$) ถึง A เท่า แต่อย่างไรก็ตามขนาดของแรงดันเอาต์พุต v_o สูงสุดของออปแอมป์ จะถูกจำกัดด้วยระดับแรงดันในช่วงอิมิตัวของออปแอมป์เองซึ่งขึ้นอยู่กับขนาดของแหล่งจ่ายไฟเลี้ยงที่ป้อนให้



รูปที่ 2.1 ออปแอมป์

- (ก) สัญลักษณ์ของออปแอมป์ แสดงขีดต่อใช้งานที่สำคัญ
- (ข) สัญลักษณ์ของออปแอมป์ ที่ใช้กัน โดยทั่วไป
- (ค) วงจรสมมูลกรณีสัญญาณขนาดเล็กของออปแอมป์ในทางอุดมคติ

สำหรับการวิเคราะห์คุณสมบัติของวงจรรอนาลอกเชิงเส้น โดยใช้ออปแอมป์ในทางทฤษฎี เพื่อความสะดวกมักประมาณว่าออปแอมป์ที่ใช้เป็นไปตามอุดมคติ กล่าวคือ มีอัตราขยายแรงดันลูปเปิดเป็นอนันต์ ($A \rightarrow \infty$) ค่าอิมพีแดนซ์อินพุตเป็นอนันต์ ($R_i \cong \infty$) และมีค่าอิมพีแดนซ์เอาต์พุตเท่ากับศูนย์ ($R_o \cong 0$) ดังวงจรสมมูลที่แสดงในรูปที่ 2.1(ค) นั้นหมายความว่าแรงดันเอาต์พุตที่ได้จากออปแอมป์นั้นทำหน้าที่เสมือนเป็นแหล่งจ่ายแรงดันในทางอุดมคติ นอกจากนี้กระแสที่ไหลเข้าสู่อินพุตและแรงดันออฟเซตอินพุตของออปแอมป์ต่างมีค่าเท่ากับศูนย์ หรือเขียนได้เป็น

$$i^+ = i^- = 0 \tag{2.7}$$

และ
$$v_{in} = (v^+ - v^-) = 0 \tag{2.8}$$

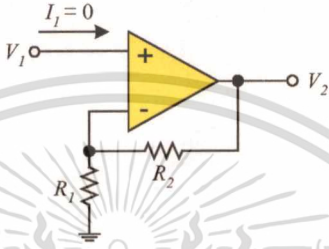
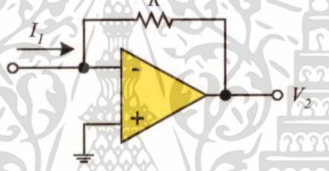
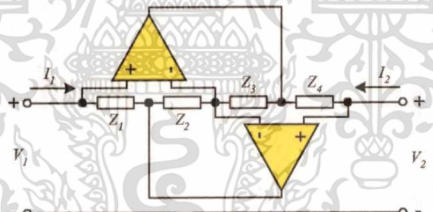
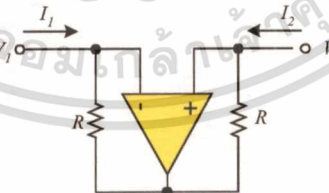
ตัวอย่าง เช่น ถ้าต่อขาอินพุตไม่กลับเฟสของออปแอมป์ลงกราวด์แล้ว จะทำให้แรงดันที่ขาอินพุตกลับเฟสมีความต่างศักย์ประมาณศูนย์เช่นกัน ($v^- = 0$) ซึ่งเรียกสภาวะความต่างศักย์ในลักษณะเช่นนี้ว่า กราวด์เสมือน (virtual ground)

ออปแอมป์มักถูกนำไปใช้เป็นองค์ประกอบหลักที่สำคัญในการสังเคราะห์และออกแบบ

โครงข่ายไฟฟ้าแอกทิฟต่างๆ ตลอดจนวงจรประมวลผลสัญญาณอนาลอก ตัวอย่างของเอกสารนี้เป็นเอกสารที่สงวนเวลาสำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาติเห็นาไปไซ้ประโยชน์ดานการคาไม่ว่ากรณี้ใดงทั้งลั้น อักทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

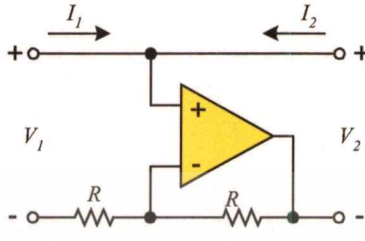
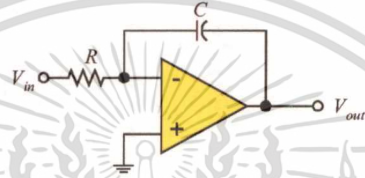
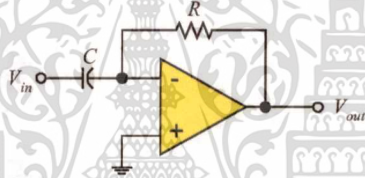
ประยุกต์ใช้งานออปแอมป์ในการสังเคราะห์อนุาลอกฟังก์ชันพื้นฐานแบบต่างๆ สามารถสรุปได้ดังตารางที่ 2.2

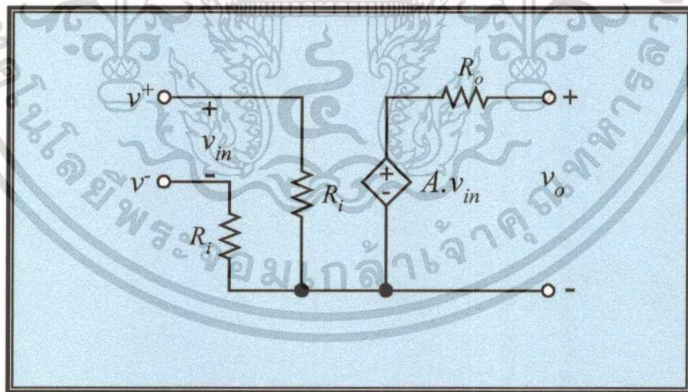
ตารางที่ 2.2 : การสังเคราะห์อนุาลอกฟังก์ชันพื้นฐาน โดยใช้ออปแอมป์

ฟังก์ชัน	รายละเอียดวงจร	สมการความสัมพันธ์
แหล่งจ่ายแรงดัน ควบคุมด้วยแรงดัน		$T = \begin{bmatrix} 1/K & 0 \\ 0 & 0 \end{bmatrix}$; $K = \left(1 + \frac{R_2}{R_1}\right)$
แหล่งจ่ายแรงดัน ควบคุมด้วยกระแส		$T = \begin{bmatrix} 0 & 0 \\ -1/R & 0 \end{bmatrix}$
โวลเทจเทอริ		$T = \begin{bmatrix} 1 & 0 \\ 0 & \frac{Z_2 Z_4}{Z_1 Z_3} \end{bmatrix}$
วงจรกลับอิมพีแดนซ์ค่าลบ (แบบกระแสควบคุม)		$T = \begin{bmatrix} 1 & 0 \\ 0 & -1 \end{bmatrix}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.2 : (ต่อ)

ฟังก์ชัน	รายละเอียดวงจร	สมการความสัมพันธ์
วงจรกลับอิมพีแดนซ์ค่าลบ (แบบแรงดันควบคุม)		$T = \begin{bmatrix} -1 & 0 \\ 0 & 1 \end{bmatrix}$
วงจรรินทิเกรเตอร์		$V_{out} = -\left(\frac{1}{sRC}\right) \cdot V_{in}$
วงจรรีเฟอเรนทิเอเตอร์		$V_{out} = -(sRC) \cdot V_{in}$



รูปที่ 2.2 วงจรสมมูลกรณีสัญญาณขนาดเล็กของออปแอมป์ในทางปฏิบัติ

2.3.2 ออปแอมป์ในทางปฏิบัติ

เนื่องจากวงจรภายในของออปแอมป์ในทางปฏิบัติเป็นวงจรอิเล็กทรอนิกส์ซึ่งประกอบไปด้วยทรานซิสเตอร์และตัวเก็บประจุไฟฟ้าจำนวนมาก จึงทำให้คุณสมบัติในการทำงานของออปแอมป์มีผลแตกต่างไปจากในทางอุดมคติที่คาดการณ์เอาไว้ นั่นคือ อิมพีแดนซ์ทางด้านอินพุตมีค่าไม่เป็นอนันต์และอิมพีแดนซ์ทางด้านเอาต์พุตมีค่าไม่เท่ากับศูนย์ดังเช่นที่ประมาณไว้ในวงจรสมมูลรูปที่

2.1(ค) โดยเฉพาะอย่างยิ่งอัตราขยายแรงดันกับแบนด์วิดท์ของวงจรซึ่งมีค่าไม่เป็นอนันต์ ดังนั้นการไม่ทำการแก้ไขทั้งสี่นี้ อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิจารณาถึงคุณสมบัติการทำงานของออปแอมป์ในทางปฏิบัตินับว่ามีความสำคัญอย่างมากสำหรับการวิเคราะห์และออกแบบวงจรอนาล็อกที่ใช้ออปแอมป์เป็นบล็อกวงจรแอกทีฟหลัก หากคำนึงถึงผลการทำงานในทางปฏิบัติแล้วสามารถเขียนวงจรสมมูลกรณีสัญญาณขนาดเล็กของออปแอมป์ได้ดังรูปที่ 2.2 และคุณสมบัติประจำตัวออปแอมป์สามารถสรุปได้ดังตารางที่ 2.3 ในหัวข้อย่อถัดไปถัดไปจะกล่าวถึงการพิจารณาคุณสมบัติต่างๆ ประจำตัวออปแอมป์ในทางปฏิบัติ

ตารางที่ 2.3 : คุณสมบัติประจำตัวออปแอมป์โดยทั่วไป

$R_i \geq 1 \text{ M}\Omega$	$50 \Omega \leq R_o \leq 500 \Omega$
$A_o \geq 10^4$ (80 dB)	
$5 \text{ Hz} \leq \omega/2\pi \leq 100 \text{ Hz}$	$B/2\pi \geq 1 \text{ MHz}$

2.3.2.1 อัตราขยายแรงดันรูปเปิด

เนื่องจากเหตุผลของความต้องการให้วงจรหรือระบบวงปิดที่มีการป้อนกลับมีความเสถียรภาพ [19]-[20] ทำให้ออปแอมป์ส่วนใหญ่ถูกออกแบบให้มีตำแหน่งโคมิเนนซ์โพล (dominant pole) ของวงจรอยู่แกนจริงซีกซ้ายบนระนาบเชิงซ้อน s (s -plane) หรือ มีตำแหน่งอยู่ที่ $s = -\omega_a$ ดังนั้นอัตราขยายแรงดันรูปเปิด $A(s)$ ของออปแอมป์เมื่อพิจารณาเทียบกับความถี่ จึงเขียนได้เป็น

$$A(s) = \frac{A_0 \omega_a}{s + \omega_a} = \frac{\omega_t}{s + \omega_a} = \frac{B}{s + \omega_a} \quad (2.9)$$

เมื่อ A_0 คือ อัตราขยายแรงดันรูปเปิดที่ความถี่ต่ำ (open-loop dc gain) ω_a คือ ความถี่ -3dB ของออปแอมป์ และ ω_t คือ ผลคูณระหว่างอัตราขยายแรงดันรูปเปิดที่ความถี่ต่ำกับความถี่ -3dB (gain-bandwidth product, B) หรือมีค่าเท่ากับ

$$\omega_t = B = A_0 \omega_a \quad (2.10)$$

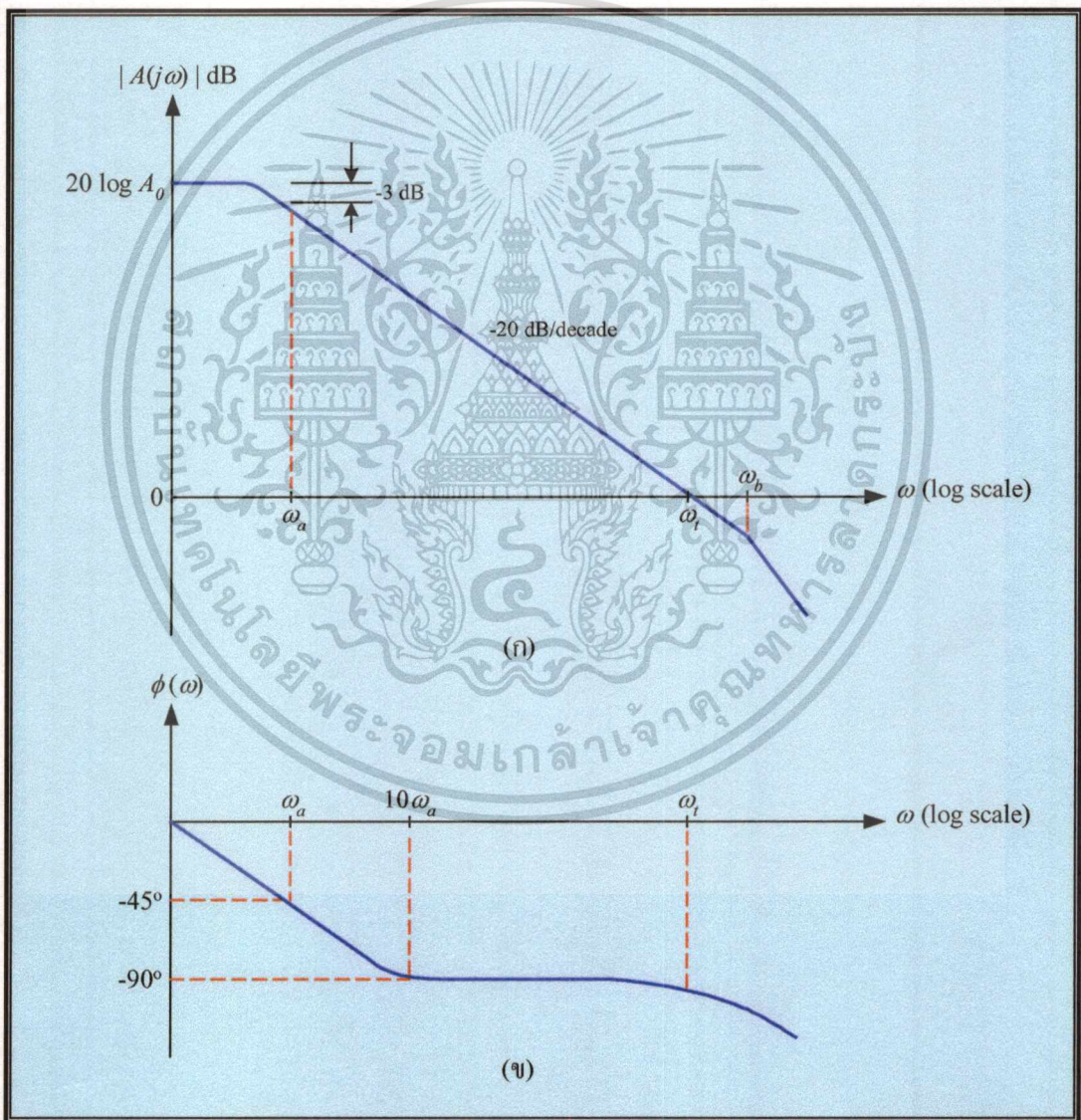
มีหน่วยเป็นเรเดียนต่อวินาที และจากสมการที่ (2.9) จะได้ขนาดและเฟสมีค่าเท่ากับ

$$|A(j\omega)| = \frac{\omega_t}{\sqrt{\omega^2 + \omega_a^2}} \cong \frac{\omega_t}{\omega} \quad (2.11)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ
$$\phi(\omega) = -\tan^{-1}\left(\frac{\omega}{\omega_a}\right) \quad (2.12)$$

ผลตอบสนองทางความถี่ของออปแอมป์ในทางปฏิบัติแสดงได้ดังรูปที่ 2.3 จะเห็นว่าในช่วงความถี่ต่ำจนถึงความถี่ ω_a อัตราขยายแรงดันมีค่าคงที่และมีค่าสูงมาก หลังจากนั้นเมื่อความถี่มีค่าสูงกว่า ω_a แล้วอัตราขยายแรงดันของวงจรจะมีค่าลดลงด้วยอัตราการเปลี่ยนแปลงเท่ากับ -20 dB/decade จนกระทั่งตกลงจนมีค่าเป็น 0 dB ที่ตำแหน่งความถี่ $\omega = \omega_t$ และเรียกค่าความถี่ ณ ตำแหน่ง ω_t นี้ว่า “unity-gain bandwidth”



รูปที่ 2.3 ผลตอบสนองทางความถี่ของออปแอมป์ในทางปฏิบัติ

(ก) ผลตอบสนองของขนาด

(ข) ผลตอบสนองของเฟส

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากผลตอบสนองทางความถี่ในรูปที่ 2.3(ก) และจากตารางที่ 2.3 จะเห็นว่าตำแหน่งความถี่ -3dB หรือ ω_c มีค่าต่ำมาก เมื่อทำการพิจารณาความถี่ปฏิบัติงานในช่วง $\omega \gg \omega_c$ แล้ว ผลของความถี่ -3dB จึงสามารถละทิ้งได้ ดังนั้นสมการที่ (2.9) จึงสามารถประมาณค่าได้เป็น

$$A(s) \cong \frac{B}{s} \quad (2.13)$$

หมายความว่าขณะนี้ออปแอมป์ทำหน้าที่เสมือนเป็นวงจรมินิอินทิเกรเตอร์ไม่มีการสูญเสีย (lossless integrator)

อย่างไรก็ตามเมื่อพิจารณาการทำงานของออปแอมป์ในช่วงความถี่สูงแล้ว ผลกระทบที่มีต่อสมรรถนะในการทำงานของวงจรมินิอินทิเกรเตอร์เนื่องจากโดมิแนนซ์โพลด์ิวที่สอง (second dominant pole) ของออปแอมป์จำเป็นต้องนำมาคำนึงถึงด้วยเช่นกัน ดังนั้นในกรณีนี้อัตราขยายแรงดันรูปเปิด $A(s)$ ดังสมการที่ (2.13) จึงเขียนใหม่ได้เป็น

$$A(s) = \frac{B}{s} \frac{\omega_b}{s + \omega_b} = \frac{B}{s \left(1 + \frac{s}{\omega_b}\right)} \cong \frac{B}{s} \left(1 - \frac{s}{\omega_b}\right) \quad (2.14)$$

โดยที่ ω_b คือ โดมิแนนซ์โพลด์ิวที่สองของออปแอมป์ ซึ่งทั่วไปจะมีค่ามากกว่า B ประมาณ 2.5 ถึง 4 เท่า

2.3.2.2 อิมพีแดนซ์อินพุท และอิมพีแดนซ์เอาต์พุท

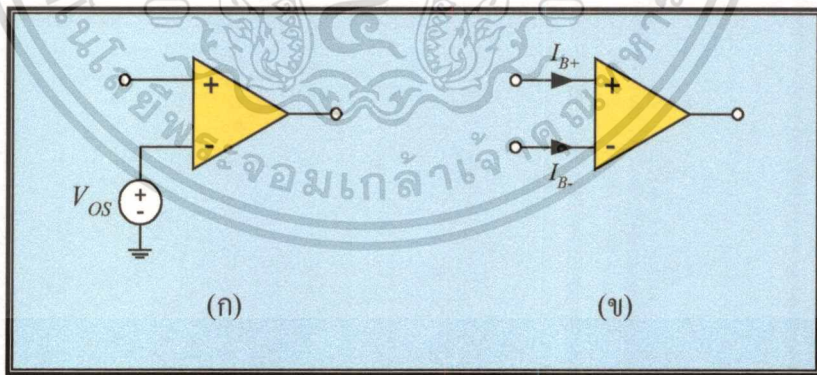
ถึงแม้ว่าอิมพีแดนซ์อินพุท (input impedance) และอิมพีแดนซ์เอาต์พุท (output impedance) ของออปแอมป์ในทางปฏิบัติจะมีค่าแปรผันตามความถี่ในการใช้งาน แต่โดยทั่วไปมักพิจารณาค่าอิมพีแดนซ์ดังกล่าวในลักษณะของค่าความต้านทานเพียงอย่างเดียว ทั้งนี้เนื่องจากในปัจจุบันวงจรมินิอินทิเกรเตอร์โดยเฉพะอย่างยิ่งออปแอมป์ที่ใช้วงจรมินิอินทิเกรเตอร์ผลต่างภาคอินพุทแบบเฟตทรานซิสเตอร์ (FET differential pair) จะมีค่าความต้านทานอินพุทสูงมากเมื่อเทียบกับค่าความต้านทานตัวอื่นที่ต่อรวมในวงจรมินิอินทิเกรเตอร์ จึงทำให้ประมาณได้ว่าขั้วทางอินพุทของออปแอมป์เสมือนเปิดวงจรสำหรับการประยุกต์ใช้งานในเกือบทุกๆ ด้าน ดังนั้นการพิจารณาว่าอิมพีแดนซ์อินพุทของออปแอมป์มีค่าสูงมาก หรือ $R_i \cong \infty$ นั้น จึงมีความแม่นยำเพียงพอที่จะใช้สำหรับวิเคราะห์และประมาณค่าวงจรในวิทยานิพนธ์นี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในทางปฏิบัติอิมพีแดนซ์เอาต์พุต R_o ของออปแอมป์มีค่าไม่เป็นศูนย์ แต่จะมีค่าอยู่ในช่วงประมาณ $50 \Omega \leq R_o \leq 500 \Omega$ อย่างไรก็ตามในการใช้งานออปแอมป์มักต้องวงจรในรูปแบบการป้อนกลับแบบลบ จึงทำให้ค่าความคลาดเคลื่อน ตลอดจน R_o ยังมีค่าลดน้อยลงไปอีก ดังนั้นในช่วงความถี่ปฏิบัติงาน ผลกระทบของ R_o ของออปแอมป์เมื่อเปรียบเทียบกับอิมพีแดนซ์ตัวอื่นที่มีต่อวงจรจึงถือว่ามีค่าน้อยมาก สามารถตัดทิ้งได้

2.3.2.3 แรงดันออฟเซต กระแสออฟเซต และ กระแสคิซีไบอัส

ในทางทฤษฎีหากไม่มีการป้อนสัญญาณอินพุตให้กับออปแอมป์แล้ว กระแสทางค่านอินพุตและแรงดันทางค่านเอาต์พุตของออปแอมป์ควรมีค่าเป็นศูนย์แต่ในความเป็นจริงแล้วไม่ได้เป็นเช่นนั้นทั้งนี้เนื่องจากความไม่สมมูลย์และความไม่สมพียงกันของอุปกรณ์ภายในตัววงจรออปแอมป์เอง จึงเป็นสาเหตุให้เกิดแรงดันออฟเซตปรากฏขึ้นทางค่านเอาต์พุตขณะที่สัญญาณอินพุตเป็นศูนย์ โดยทั่วไปแรงดันออฟเซตทางค่านเอาต์พุตสามารถเขียนแสดงได้ด้วยวงจรสมมูลซึ่งมีการต่อแหล่งจ่ายแรงดันออฟเซตอินพุต (input offset voltage, V_{os}) เข้าที่ขั้วอินพุตกลับเฟส ดังรูปที่ 2.4(ก) นอกจากนี้แล้วสำหรับออปแอมป์ที่ใช้วงจรขยายสัญญาณผลต่างภาคอินพุตแบบไบโพลาร์ทรานซิสเตอร์ ขณะที่ทรานซิสเตอร์ทำงานจะมีกระแสคิซีไบอัสจากวงจรภายนอกไหลเข้าสู่ขั้วอินพุตไม่กลับเฟสและขั้วอินพุตกลับเฟสของออปแอมป์ดังรูปที่ 2.4(ข) ทำให้กล่าวได้ว่ากระแสออฟเซต (offset current, I_{os}) เป็นผลต่างระหว่างกระแสคิซีไบอัสทั้งสอง หรือ $I_{os} = I_{B+} - I_{B-}$



รูปที่ 2.4 (ก) แรงดันออฟเซตอินพุตของออปแอมป์

(ข) กระแสไบอัสอินพุตของออปแอมป์

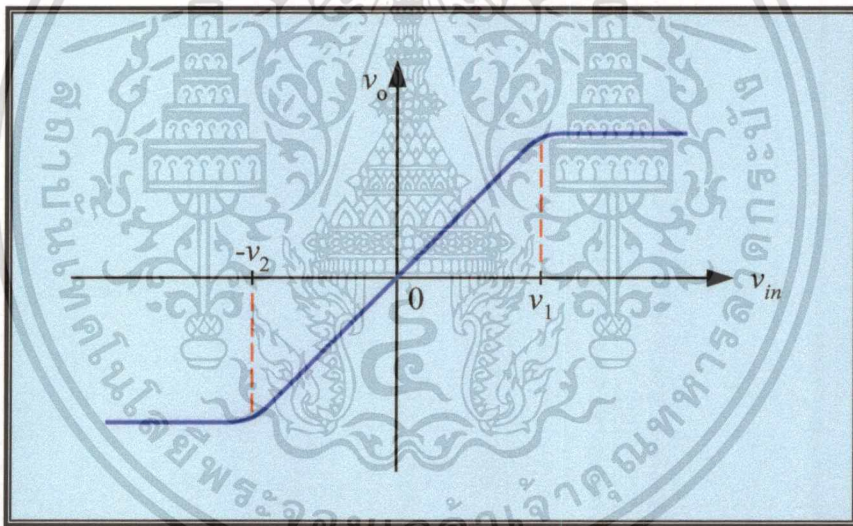
แต่ในการวิเคราะห์และออกแบบวงจรอนาล็อกโดยใช้ออปแอมป์เป็นหลัก โดยทั่วไปหากไม่ได้เป็นการส่งผ่านสัญญาณคิซีหรือระดับสัญญาณคิซีไม่ใช่ประเด็นสำคัญแล้ว ผลเนื่องจากแรงดันออฟเซตและกระแสออฟเซตนี้มักไม่ถูกนำมาพิจารณาหรือคำนึงถึง ดังนั้นในส่วนของวิทยานิพนธ์

เอกสารนี้จึงประมาณว่าปราศจากปัญหาเรื่องคิซีออฟเซตในวงจร ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.2.4 ช่วงปฏิบัติการงานของแรงดันอินพุท

เมื่อประมาณว่าผลเนื่องจากแรงดันออฟเซตอินพุทและกระแสออฟเซตอินพุทได้ถูกขจัดให้หมดไป กราฟคุณสมบัติแสดงการส่งผ่านแรงดันของออปแอมป์จึงแสดงได้ดังรูปที่ 2.5 เมื่อ v_{in} คือแรงดันอินพุทผลต่าง (differential input voltage) จากกราฟจะสังเกตได้ว่าความสัมพันธ์ในการส่งผ่านแรงดันของออปแอมป์นั้นมีความเป็นเชิงเส้นในช่วง $-v_2 \leq v_{in} \leq v_1$ นั้นหมายความว่าแรงดันอินพุท v_{in} มีช่วงในการปฏิบัติการอยู่ช่วงหนึ่งเท่านั้น หาก v_{in} มีขนาดนอกเหนือจากช่วงดังกล่าวนี้แล้วออปแอมป์จะเข้าสู่ภาวะอิ่มตัว (saturation region) คุณสมบัติที่ไม่เป็นเชิงเส้นของออปแอมป์นี้เป็นสิ่งสำคัญที่ต้องคำนึงถึงเมื่อนำออปแอมป์ไปประยุกต์ใช้ในวงจรรวม นอกแต่ข้อดีประการหนึ่งของคุณสมบัติอิ่มตัวของออปแอมป์ ก็คือ นิยมนำไปประยุกต์ใช้ในงานลักษณะของวงจรเปรียบเทียบแรงดัน (voltage comparator) เช่น วงจรตรวจจับจุดตัดผ่านศูนย์ (zero crossing detector) เป็นต้น



รูปที่ 2.5 กราฟคุณสมบัติแสดงการอิ่มตัวของออปแอมป์

2.3.2.5 อัตราสล

อัตราสล (Slew Rate, SR) ของออปแอมป์กำหนดโดยอัตราการเปลี่ยนแปลงสูงสุดของแรงดันเอาต์พุตต่อสัญญาณอินพุทที่เป็นสัญญาณระดับหนึ่งหน่วย (unit-step input signal) ซึ่งเป็นค่าที่บ่งชี้ถึงขีดจำกัดในการขยายสัญญาณของออปแอมป์ที่ความถี่สูง สามารถอธิบายได้โดยใช้กรณีของสัญญาณรูปคลื่นซายน์ ดังต่อไปนี้

เมื่อกำหนดให้แรงดันเอาต์พุทมีค่าเท่ากับ

$$v_o = V_m \sin \omega t$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งาน $v_o = V_m \sin \omega t$ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำการอนุพันธ์สมการด้านบน จะได้เป็น

$$\frac{dv_o}{dt} = (V_m \omega) \cos \omega t$$

ซึ่งค่าสูงสุดของการเปลี่ยนแปลงแรงดันเอาต์พุตจะเกิดขึ้นที่ตำแหน่งจุดตัดผ่านศูนย์ (zero crossing point) หรือ เมื่อ $\omega t = 0, 2\pi, \dots$ และที่ $\omega t = \pi$ จะได้

$$\left. \frac{dv_o}{dt} \right|_{\omega t=0} = \omega V_m \quad (2.15)$$

หรือ อัตราสลับ ต้องมีความสัมพันธ์ดังนี้คือ

$$SR \geq \omega V_m \quad (2.16)$$

สมการที่ (2.16) แสดงให้เห็นว่าเพื่อให้ออปแอมป์ยังคงทำงานเป็นเชิงเส้นในช่วงความถี่สูง ω ขนาดของแรงดันเอาต์พุตต้องมีค่าน้อยกว่า SR/ω ดังนั้น ณ ที่ความถี่สูง ออปแอมป์จึงมีช่วงการสวิงของแรงดันอินพุตสูงสุดได้น้อยกว่าการทำงาน ณ ที่ความถี่ต่ำ

2.3.2.6 อัตราส่วนการตัดสัญญาณโหมคร่วม

คุณสมบัติประการหนึ่งที่สำคัญของออปแอมป์ในทางอุดมคติ คือ ต้องทำหน้าที่ตัดสัญญาณโหมคร่วม (common-mode signal) ทั้งหมดที่ไม่ต้องการออกไป และในขณะเดียวกันก็ต้องทำหน้าที่ขยายสัญญาณผลต่าง (differential-mode signal) ที่ป้อนให้กับวงจรอีกด้วย แต่ด้วยความไม่สมพ้องกันของทรานซิสเตอร์ภายในวงจรออปแอมป์ เป็นสาเหตุสำคัญที่ทำให้อัตราขยายสัญญาณของขาอินพุตทั้งสองของออปแอมป์มีค่าไม่เท่ากัน และส่งผลให้การตัดสัญญาณโหมคร่วมในวงจรออกไปได้ไม่หมด ซึ่งคุณสมบัติดังกล่าวนี้ถูกแสดงในรูปของอัตราส่วนที่เรียกว่า “อัตราส่วนการตัดสัญญาณโหมคร่วม (Common-Mode Rejection Ratio) หรือ CMRR”

CMRR คือ อัตราส่วนระหว่างอัตราขยายสัญญาณผลต่างต่ออัตราขยายสัญญาณโหมคร่วมของออปแอมป์ ทั่วไปนิยมแสดงในหน่วยของเดซิเบล (decibel, dB) จากความสัมพันธ์ในการทำงานของออปแอมป์ ดังสมการที่ (2.6) แสดงว่าอัตราขยายสัญญาณจากขาอินพุตไม่กลับเฟสไปยัง

เอาต์พุต ($A^+(s)$) กับอัตราขยายสัญญาณจากขาอินพุตกลับเฟสไปยังเอาต์พุต ($A^-(s)$) ต่างก็มีค่าเท่ากัน หรือนั่นคือ

$$A^+(s) = A^-(s) = A(s)$$

และจากเหตุผลของความไม่สมพงษ์กันของอุปกรณ์ในทางปฏิบัติจึงได้กล่าวมาข้างต้น ทำให้เกิดสถานะไม่สมดุลย์ หรือทำให้ $A^+(s)$ และ $A^-(s)$ มีค่าไม่เท่ากัน ดังนั้นสมการที่ (2.6) จึงเขียนใหม่ได้เป็น

$$v_o = [A^+(s) \cdot v^+] - [A^-(s) \cdot v^-] \quad (2.17)$$

ถ้ากำหนดให้สัญญาณโหมคร่วม $v_c = v^+ = v^-$ ถูกป้อนเป็นแรงดันอินพุตให้กับออปแอมป์ ทำให้แรงดันเอาต์พุตของออปแอมป์จากสมการที่ (2.17) กลายเป็น

$$v_o = [A^+(s) - A^-(s)] v_c$$

ซึ่งในที่นี้เทอม $[A^+(s) - A^-(s)]$ แทนถึง อัตราขยายสัญญาณแบบโหมคร่วม (common mode gain) และในทำนองเดียวกัน เมื่อทำการป้อนสัญญาณผลต่าง $v_d = v^+ - v^-$ หรือ $v_d/2 = v^+ = v^-$ ให้เป็นแรงดันอินพุตของออปแอมป์ ทำให้กรณีนี้แรงดันเอาต์พุตมีค่าเท่ากับ

$$v_o = [A^+(s) + A^-(s)] \left[\frac{v_d}{2} \right] = \left[\frac{A^+(s) + A^-(s)}{2} \right] \cdot v_d$$

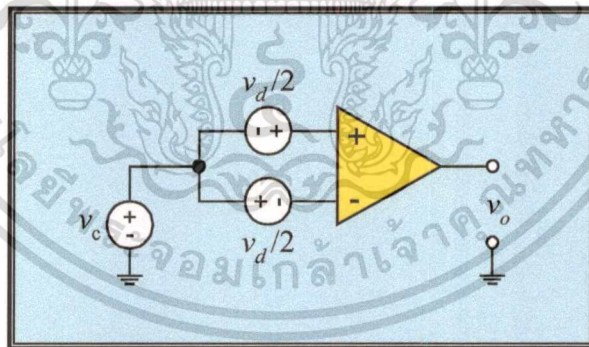
เมื่อเทอม $[A^+(s) + A^-(s)]/2$ แทนถึง อัตราขยายสัญญาณแบบผลต่าง (differential-mode gain) ซึ่งในทางอุดมคติแล้วมีค่าเท่ากับ $A(s)$ ดังนั้นอัตราส่วนระหว่างอัตราขยายสัญญาณแบบผลต่างต่ออัตราขยายสัญญาณแบบโหมคร่วม หรือ CMRR มีค่าเท่ากับ

$$\text{CMRR} = \left[\frac{1}{2} \right] \cdot \left[\frac{A^+(s) + A^-(s)}{A^+(s) - A^-(s)} \right] \quad (2.18)$$

เมื่อกำหนดให้ $v^+ = v_c + (v_d/2)$ และ $v^- = v_c - (v_d/2)$ ดังรูปที่ 2.6 สมการที่ (2.17) จึงเขียนใหม่ได้เป็น

$$v_o = \left[\frac{A^+(s) + A^-(s)}{2} \right] \cdot \left[v_d + \frac{v_c}{\text{CMRR}} \right] \quad (2.19)$$

สมการที่ (2.19) แสดงให้เห็นว่า CMRR นี้เป็นค่าที่แสดงถึงความสามารถของออปแอมป์ในการตัดสัญญาณโหมคร่วม v_c ที่ไม่ต้องการเมื่อเทียบกับสัญญาณผลต่าง v_d และจากสมการที่ (2.18) จะเห็นว่า $A^+(s)$ และ $A^-(s)$ รวมทั้ง CMRR ต่างก็มีค่าขึ้นกับความถี่ ซึ่งในทางปฏิบัติแล้วพบว่าในช่วงความถี่ต่ำ CMRR มีค่าโดยทั่วไปมากกว่า 80 dB แต่เมื่อความถี่ปฏิบัติงานสูง CMRR จะมีค่าลดลงอย่างไรก็ตามเมื่อพิจารณาเทอม v_c/CMRR ในสมการที่ (2.19) พบว่ามีค่าน้อยมากเมื่อเทียบกับ v_d ทำให้ผลของสัญญาณโหมคร่วมในการประยุกต์ใช้งานในวงจรรอนาลอกสามารถละทิ้งได้



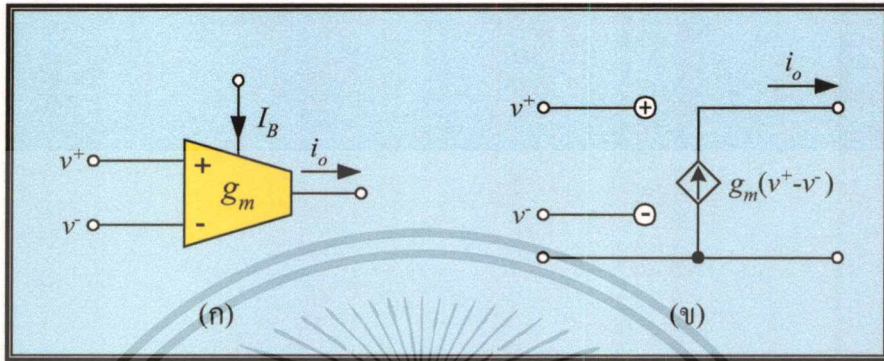
รูปที่ 2.6 ลักษณะสัญญาณอินพุตผลต่างและสัญญาณอินพุตโหมคร่วมของออปแอมป์

2.4 โอทีเอ

โอทีเอ หรือ วงจรขยายค่าความนำ (Transconductance Amplifier) คือ แหล่งจ่ายกระแสควบคุมด้วยแรงดันชนิดหนึ่งที่ทำให้กระแสเอาต์พุตเป็นสัดส่วนโดยตรงกับผลต่างของแรงดันอินพุต โดยทั่วไปโอทีเอจะมีแบนด์วิดสูงกว่่าออปแอมป์ และสามารถแปรค่าอัตราขยายค่าความนำของวงจร (transconductance gain, g_m) ได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการปรับค่ายังสามารถกระทำ

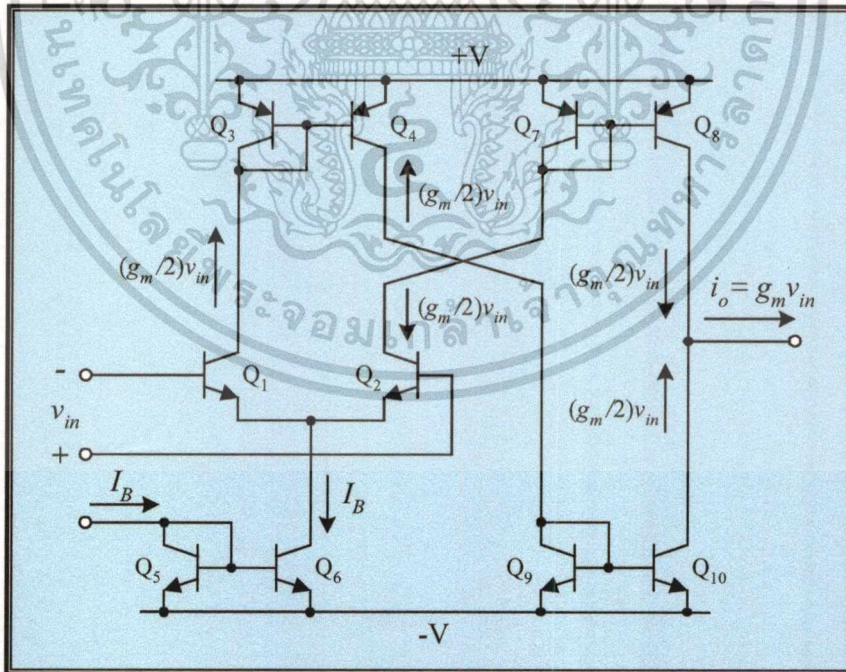
ในช่วงกว้าง นอกจากนี้โอทีเอยังเป็นบล็อกวงจรแอกทีฟที่ไม่จำเป็นต้องใช้ตัวต้านทานในการ
 เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการแข่งขันเท่านั้น ผู้เขียนขอสงวนสิทธิ์ในค่า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สังเคราะห์วงจร ทำให้โอทีเอมีความเหมาะสมเป็นอย่างมากในการนำไปออกแบบสร้างในรูปของวงจรรวม [21]-[23] ดังนั้นผลงานวิจัยเกี่ยวกับการออกแบบวงจรประมวลผลสัญญาณอนาลอกโดยใช้อีโอทีเอเป็นบล็อกวงจรแอกทีฟหลัก เช่น วงจรรวมความถี่สูง วงจรที่ใช้แรงดันไฟเลี้ยงต่ำ หรือวงจรกรองสัญญาณ จึงมีการนำเสนอขึ้นอย่างมากมาในช่วงเวลาไม่กี่ปีที่ผ่านมา



รูปที่ 2.7 โอทีเอในทางอุดมคติ

- (ก) สัญลักษณ์
(ข) วงจรสมมูล



รูปที่ 2.8 วงจรโอทีเอพื้นฐาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญลักษณ์และวงจรสมมูลของโอทีเอในทางอุดมคติ แสดงได้ดังรูปที่ 2.7 ซึ่งแสดงให้เห็นว่า กระแสเอาต์พุตที่ได้จากโอทีเอนั้นมีค่าแปรผันเป็นสัดส่วนโดยตรงกับแรงดันอินพุตผลต่าง ($v^+ - v^-$) โดยความสัมพันธ์ระหว่างกระแสเอาต์พุตกับแรงดันอินพุตผลต่างจะอยู่ในรูปอัตราขยายค่าความนำ (transconductance gain) หรือ g_m ของวงจร ซึ่งสามารถควบคุมค่าได้ด้วยกระแสไบอัส I_B จากภายนอก

วงจรโอทีเอพื้นฐานแบบสร้างโดยใช้ไบโพลาร์ทรานซิสเตอร์แสดงได้ดังรูปที่ 2.8 โดยที่ $(g_m/2)v_{in}$ คือ กระแสคอลเลคเตอร์กรณีสัญญาณขนาดเล็ก วงจรขยายสัญญาณผลต่าง (differential amplifier) Q_1-Q_2 ทำหน้าที่เป็นวงจรภาคอินพุตที่มีโหลดแบบแอกทิฟ คือวงจรสะท้อนกระแส (current mirror) Q_3-Q_4 ส่วนวงจรภาคเอาต์พุตประกอบด้วยวงจรสะท้อนกระแส Q_7-Q_8 และ Q_9-Q_{10} ซึ่งรับสัญญาณที่ได้จากวงจรภาคอินพุต กระแสคอลเลคเตอร์ของ Q_2 จะถูกส่งผ่านไปเป็นกระแสอ้างอิงให้กับวงจรสะท้อนกระแส Q_7-Q_8 ในขณะที่กระแสอ้างอิงของวงจรสะท้อนกระแส Q_9-Q_{10} ก็คือ กระแสคอลเลคเตอร์ของ Q_4 นั่นเอง ดังนั้นกระแสเอาต์พุตของวงจร จึงมีค่าเท่ากับ

$$i_o = g_m v_{in} = g_m (v^+ - v^-) \quad (2.20)$$

โดยที่

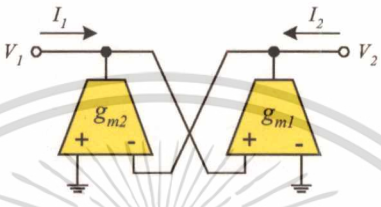
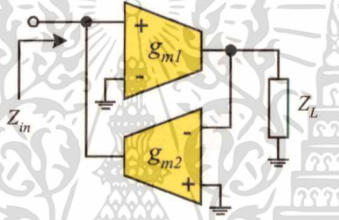
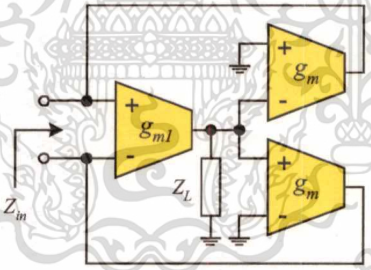
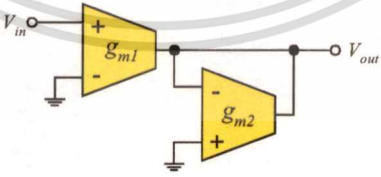
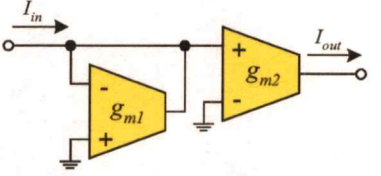
$$g_m = \frac{I_B}{2V_T} \quad (2.21)$$

และ V_T คือ แรงดันความร้อน (thermal voltage) ซึ่งมีค่าเท่ากับ kT/q เมื่อ k คือ ค่าคงที่ของโบลท์แมน (Boltzman) เท่ากับ $1.38 \times 10^{-23} \text{ J/}^\circ\text{K}$ q คือค่าประจุไฟฟ้ามีค่าเท่ากับ $1.6 \times 10^{-19} \text{ C}$ และ T คือค่าอุณหภูมิสัมบูรณ์ในหน่วยของศาเคลวิน ($^\circ\text{K}$) ซึ่งที่อุณหภูมิ 27°C จะได้ค่า V_T ประมาณ 26 mV และ I_B คือ กระแสไบอัสจากภายนอกซึ่งสามารถแปรค่าได้ด้วยการควบคุมกระแสอ้างอิงของวงจรสะท้อนกระแส Q_5-Q_6 จะเห็นว่าหากต้องการให้โอทีเอมีค่า g_m ตามที่ต้องการ กระแสไบอัส I_B ที่ใช้นั้นสามารถคำนวณหาค่าได้จากสมการที่ (2.21) ยกตัวอย่างเช่น ต้องการ $g_m = 1 \text{ mS}$ จะได้กระแสไบอัส $I_B = 52 \mu\text{A}$

ตัวอย่างการสังเคราะห์วงจรนาลอกฟังก์ชันพื้นฐาน โดยใช้โอทีเอสามารถสรุปได้ดังตารางที่ 2.4 พิจารณาจากตารางดังกล่าวจะเห็นว่ากรอกแบบวงจร โดยใช้โอทีเอเป็นบล็อกวงจรแอกทิฟหลักนั้นจะใช้เพียงโอทีเอกับตัวเก็บประจุเท่านั้น จึงทำให้วงจรที่ได้มีคุณสมบัติน่าสนใจต่างไปจากการออกแบบวงจรโดยใช้โอปแอมป์หลายประการ ประการแรก เนื่องจากการออกแบบวงจรปราศจากการใช้ตัวต้านทานจึงทำให้จำนวนอุปกรณ์พาสซีฟที่ใช้ในวงจรลดน้อยลง รูปแบบวงจรก็ง่ายขึ้นไม่ซับซ้อนมากนัก มีความเหมาะสมกับการนำไปออกแบบสร้างเป็นวงจรรวม รวมทั้งยังลด

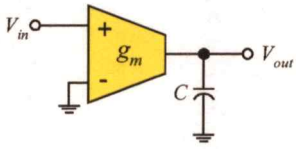
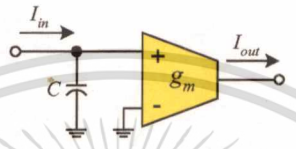
ขนาดพื้นที่ของวงจรถองอีกด้วย และประการที่สองคือมีความคล่องตัวและยืดหยุ่นในการปรับแต่งสมรรถนะของวงจร เนื่องจากสามารถแปรค่า g_m ของโอทีเอได้ด้วยวิธีการทางอิเล็กทรอนิกส์

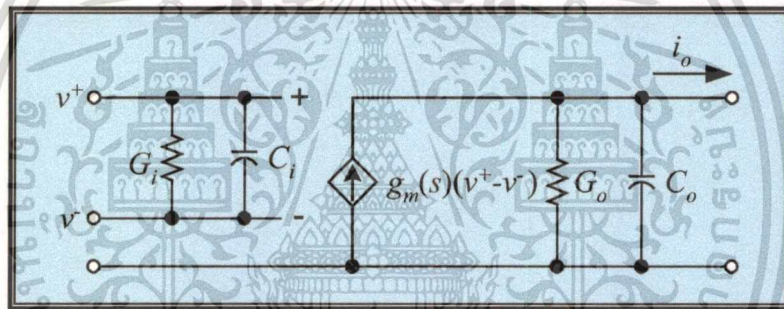
ตารางที่ 2.4 : การสังเคราะห์หอนาลอกฟังก์ชันพื้นฐานโดยใช้โอทีเอ

ฟังก์ชัน	รายละเอียดวงจร	สมการความสัมพันธ์
ไจเรเตอร์		$T = \begin{bmatrix} 0 & 1/g_{m1} \\ g_{m2} & 0 \end{bmatrix}$
วงจรถลับอิมพีแดนซ์แบบปรับค่าได้ (แบบเทียบกราวด์)		$Z_{in} = \frac{1}{g_{m1}g_{m2}Z_L}$
วงจรถลับอิมพีแดนซ์แบบปรับค่าได้ (แบบลอยตัว)		$Z_{in} = \frac{1}{g_{m1}g_{m2}Z_L}$
วงจรถยายแรงดัน		$V_{out} = \left(\frac{g_{m1}}{g_{m2}} \right) \cdot V_{in}$
วงจรถยายกระแส		$I_{out} = \left(\frac{g_{m2}}{g_{m1}} \right) \cdot I_{in}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.4 : (ต่อ)

ฟังก์ชัน	รายละเอียดวงจร	สมการความสัมพันธ์
วงจรอินทิเกรเตอร์ โหมคแรงดัน		$V_{out} = \left(\frac{g_m}{sC} \right) \cdot V_{in}$
วงจรอินทิเกรเตอร์ โหมคกระแส		$I_{out} = \left(\frac{g_m}{sC} \right) \cdot I_{in}$



รูปที่ 2.9 วงจรสมมูลของโอทีเอ

ในทางปฏิบัติเมื่อทำการออกแบบวงจรนาฬิกฟังก์ชันโดยใช้โอทีเอ จำเป็นจะต้องคำนึงถึงผลกระทบอันเนื่องมาจากความไม่เป็นอุดมคติของโอทีเอที่มีต่อสมรรถนะของวงจรด้วย โดยการพิจารณาถึง $g_m(s)$ ที่ขึ้นกับความถี่ อิมพีแดนซ์อินพุท และอิมพีแดนซ์เอาต์พุทของโอทีเอเข้าไปด้วย วงจรสมมูลโอทีเอในทางปฏิบัติที่คำนึงถึงพารามิเตอร์ต่างๆ ดังกล่าว แสดงได้ดังรูปที่ 2.9 เมื่อ G_i และ C_i แทนถึง ค่าความนำอินพุทผลต่าง (differential input conductance) และค่าความจุไฟฟ้าอินพุทผลต่าง (differential input capacitance) ตามลำดับ G_o และ C_o แทนถึง ค่าความนำเอาต์พุท (output conductance) และค่าความจุไฟฟ้าเอาต์พุท (output capacitance) ตามลำดับ ในที่นี้ค่าความนำอินพุทโหมคร่วม (common-mode input conductance) และค่าความจุไฟฟ้าอินพุทโหมคร่วม (common-mode input capacitance) ของโอทีเอนั้นไม่นำมาพิจารณาถึงเนื่องจากมีค่าน้อยมากเมื่อเปรียบเทียบกับพารามิเตอร์อื่นในโหมคผลต่าง ดังนั้นในกรณีนี้ค่าแอดมิตแตนซ์อินพุท (input admittance) และค่าแอดมิตแตนซ์เอาต์พุท (output admittance) ของโอทีเอจึงสามารถเขียนแทนได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็น $Y_i = G_i + sC_i$ และ $Y_o = G_o + sC_o$ ตามลำดับ ตัวอย่างเช่น หากนำเอาโอทีเอเบอร์ CA3080 ซึ่งเป็นไอซีสำเร็จรูปที่มีขายตามท้องตลาดมาใช้งานจะได้ค่าพารามิเตอร์ต่างๆ ประจำตัวเป็นดังนี้ $G_i = 10 \mu\text{S}$, $G_o = 14.28 \text{ nS}$, $C_i = 2.6 \text{ pF}$ และ $C_o = 3.6 \text{ pF}$ [24]

สำหรับ $g_m(s)$ ของโอทีเอซึ่งมีค่าขึ้นกับความถี่นั้น สามารถเขียนให้อยู่ในรูปของโดมิแนนซ์โพลของวงจรถัดไปคือ [25]

$$g_m(s) = \frac{g_{m0}}{1 + \frac{s}{\omega_c}} = \frac{g_{m0}}{1 + s\tau} \quad (2.22)$$

เมื่อ g_{m0} คือ อัตราขยายค่าความนำ g_m ที่ความถี่ต่ำ ω_c คือ ตำแหน่งโดมิแนนซ์โพลของของโอทีเอ และ $\tau = 1/\omega_c$ หรือสามารถเขียนได้อีกในรูปแบบหนึ่งเป็น [26]

$$g_m(s) = g_{m0}e^{-s\tau} \quad (2.23)$$

สมการที่ (2.22) และ (2.23) สามารถเขียนประมาณได้เป็น

$$g_m(s) \cong g_{m0}(1 - s\tau) \quad (2.24)$$

โดยที่ τ คือ ค่าคงที่เวลา (time constant)

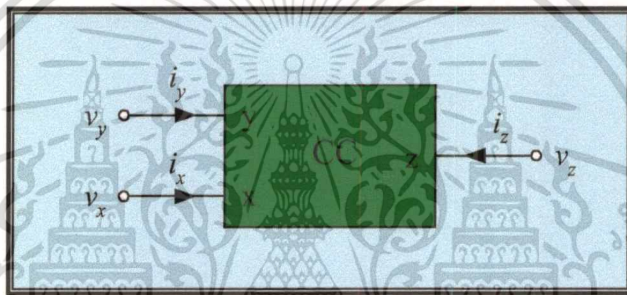
2.5 วงจรสายพานกระแส

วงจรสายพานกระแส (Current Conveyor) หรือวงจร CC เป็นบล็อกวงจรแอกทีฟอีกชนิดหนึ่งซึ่งถูกนำเสนอขึ้นเป็นครั้งแรกโดย Smith และ Sedra ในปี ค.ศ. 1968 [27] หลังจากนั้นเป็นต้นมาวงจรสายพานกระแสก็ได้กลายมาเป็นบล็อกวงจรแอกทีฟที่นิยมนำมาใช้ในการสังเคราะห์และออกแบบวงจรประมวลผลสัญญาณอนาล็อกลักษณะต่างๆ มากมาย วงจรสายพานกระแสเป็นบล็อกวงจรแอกทีฟแบบสามขั้วที่มีขั้วอินพุตสองขั้ว คือ x และ y และขั้วเอาต์พุต z สัญลักษณ์ของวงจรแสดงได้ดังรูปที่ 2.10

วงจรสายพานกระแสรุ่นที่หนึ่ง (First-type Current Conveyor) หรือวงจร CCI มีความสัมพันธ์ของแรงดันกับกระแส อธิบายได้ดังสมการในรูปเมตริกต่อไปนี้

$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 1 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \quad (2.25)$$

โดยที่ ตัวแปรที่ปรากฏในสมการแทนถึงแรงดันและกระแสที่ขั้วนั้นๆ และเครื่องหมายบวก (+) แทนถึงวงจรสายพานกระแสรุ่นที่หนึ่งแบบบวก (CCI+) ซึ่งมีทิศทางของกระแสที่ไหลเข้าขั้ว x และขั้ว z เหมือนกัน ในขณะที่เครื่องหมายลบ (-) จะแทนถึงวงจรสายพานกระแสรุ่นที่หนึ่งแบบลบ (CCI-) ซึ่งมีทิศทางกระแสที่ไหลเข้าขั้ว x และขั้ว z ต่างกัน นับว่าวงจรสายพานกระแสรุ่นที่หนึ่งนี้เป็นวงจรสายพานกระแสยุคแรกสุด แต่ประมาณสองปีถัดมาวงจรสายพานกระแสรุ่นที่สอง (Second-generation Type Current Conveyor) หรือวงจร CCII ก็ได้พัฒนาและถูกนำเสนอขึ้น [28]



รูปที่ 2.10 วงจรสายพานกระแส

วงจร CCII ถูกพัฒนาขึ้นเพื่อให้มีความคล่องตัวและยืดหยุ่นสูงกว่าวงจร CCI โดยอาศัยสัญลักษณ์ของวงจรที่เหมือนกันกับวงจร CCI ดังรูปที่ 2.10 แต่คุณสมบัติของวงจร CCII สามารถเขียนอธิบายได้ด้วยสมการเมตริกต่อไปนี้

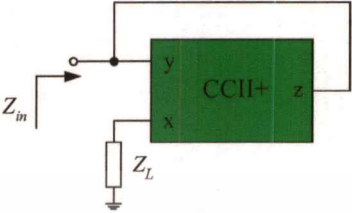
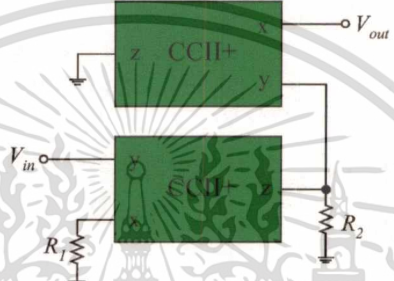

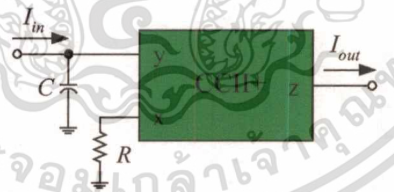
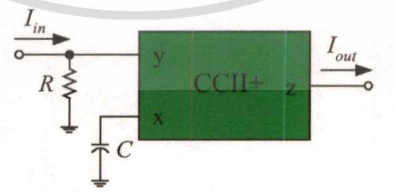
$$\begin{bmatrix} i_y \\ v_x \\ i_z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & 0 & 0 \\ 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} v_y \\ i_x \\ v_z \end{bmatrix} \quad (2.26)$$

โดยที่เครื่องหมายบวก (+) และลบ (-) ยังคงแทนถึงวงจรสายพานกระแสรุ่นที่สองแบบบวก (CCII+) และวงจรสายพานกระแสรุ่นที่สองแบบลบ (CCII-) ตามลำดับ

ตารางที่ 2.5 : การสังเคราะห์หอนาลอกฟังก์ชันพื้นฐานโดยใช้วงจรสายพานกระแส

ฟังก์ชัน	รายละเอียดวงจร	สมการความสัมพันธ์
แหล่งจ่ายแรงดัน ควบคุมด้วยแรงดัน		$T = \begin{bmatrix} 1 & 0 \\ 0 & 0 \end{bmatrix}$
แหล่งจ่ายกระแส ควบคุมด้วยแรงดัน		$T = \begin{bmatrix} 0 & -1/g \\ 0 & 0 \end{bmatrix}$
แหล่งจ่ายแรงดัน ควบคุมด้วยกระแส		$T = \begin{bmatrix} 0 & 0 \\ 1/r & 0 \end{bmatrix}$
แหล่งจ่ายกระแส ควบคุมด้วยกระแส		$T = \begin{bmatrix} 0 & 0 \\ 0 & -1 \end{bmatrix}$
ไจเรเตอร์		$T = \begin{bmatrix} 0 & -1/g \\ g & 0 \end{bmatrix}$
วงจรกลับอิมพีแดนซ์ค่าลบ (แบบกระแสควบคุม)		$Z_{in} = -Z_L$

ตารางที่ 2.5 : (ต่อ)

ฟังก์ชัน	รายละเอียดวงจร	สมการความสัมพันธ์
วงจรกลับอิมพีแดนซ์ค่าลบ (แบบแรงดันควบคุม)		$Z_{in} = -Z_L$
วงจรขยายแรงดัน		$V_{out} = \left(\frac{R_2}{R_1}\right) V_{in}$
วงจรขยายกระแส		$I_{out} = \left(\frac{R_2}{R_1}\right) I_{in}$
วงจรอินทิเกรเตอร์ โหมมกระแส		$I_{out} = \frac{I_{in}}{sRC}$
วงจรดิฟเฟอเรนทิเอเตอร์ โหมมกระแส		$I_{out} = (sRC) I_{in}$

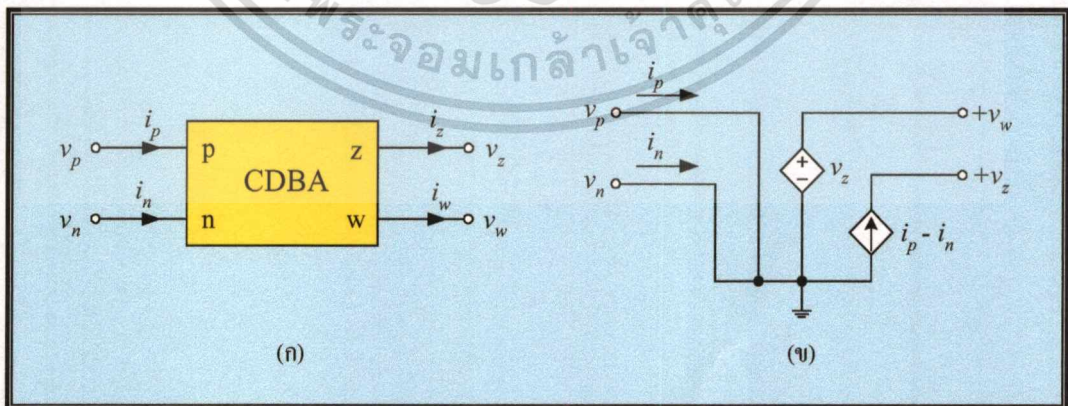
จากสมการที่ (2.26) จะเห็นว่าคุณสมบัติของวงจร CCII มีค่าความต้านทานอินพุตที่ขั้ว y เป็นอนันต์ และค่าความต้านทานอินพุตที่ขั้ว x มีค่าเท่ากับศูนย์ แรงดันอินพุตที่ขั้ว y จะถูกส่งผ่านไปปรากฏเป็นแรงดันที่ขั้ว x และกระแสที่ไหลผ่านขั้ว x จะถูกส่งผ่านไปเป็นกระแสเอาต์พุตที่ขั้ว z เช่นกัน หรือกล่าวได้ว่าวงจร CCII นั้นประกอบด้วยวงจรตามสัญญาณสองวงจร คือ วงจรตามเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แรงดัน (voltage follower) และวงจรตามกระแส (current follower) ด้วยคุณสมบัติของวงจรตามสัญญาณจึงทำให้วงจร CCII ถูกนำไปใช้เป็นบล็อกวงจรแอกทีฟหลักสำหรับการสังเคราะห์และออกแบบวงจรด้านการประมวลผลสัญญาณอนาล็อกในรูปแบบต่างๆ มากมาย ซึ่งพบว่าการออกแบบวงจรโดยใช้วงจร CCII นี้สามารถช่วยลดจำนวนอุปกรณ์ที่ต้องใช้ในการสังเคราะห์ระบบลงไปได้ด้วยเช่นกัน [29]-[32] และสามารถสรุปการสังเคราะห์วงจรอนาล็อกฟังก์ชันพื้นฐานโดยใช้วงจร CCII ได้ดังตารางที่ 2.5

2.6 วงจร CDBA

เมื่อเร็วๆ นี้ในราวปี ค.ศ. 1999 บล็อกวงจรแอกทีฟแบบใหม่ชื่อว่า วงจร CDBA (Current Differencing Buffered Amplifier) ได้ถูกนำเสนอขึ้น [15] และได้แสดงให้เห็นว่าวงจร CDBA เป็นบล็อกวงจรแอกทีฟอีกแนวทางหนึ่งที่มีความเหมาะสมกับการนำไปใช้ออกแบบวงจรประมวลผลสัญญาณอนาล็อก โดยเฉพาะอย่างยิ่งวงจรกรองสัญญาณโหมดกระแส [15]-[18], [33] สัญลักษณ์และวงจรสมมูลของวงจร CDBA แสดงได้ดังรูปที่ 2.11 เมื่อขั้ว p และขั้ว n แทนถึงขั้วอินพุต และขั้ว w และขั้ว z แทนถึงขั้วเอาต์พุตของวงจร ตามลำดับ ความสัมพันธ์ระหว่างแรงดันกับกระแสของวงจร CDBA สามารถเขียนอธิบายได้ดังเมตริกต่อไปนี้

$$\begin{bmatrix} i_z \\ v_w \\ v_p \\ v_n \end{bmatrix} = \begin{bmatrix} 0 & 0 & 1 & -1 \\ 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} v_z \\ i_w \\ i_p \\ i_n \end{bmatrix} \quad (2.27)$$



รูปที่ 2.11 วงจร CDBA

(ก) สัญลักษณ์

(ข) วงจรสมมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจรสมมูลในรูปที่ 2.11(ข) และสมการที่ (2.27) จะเห็นว่ากระแสที่ไหลผ่านขั้ว z มีค่าเท่ากับผลต่างของกระแสที่ไหลผ่านขั้ว p กับขั้ว n ดังนั้นในที่นี้จึงเรียกขั้ว z ว่าขั้วเอาต์พุตแบบผลต่างกระแส (current differencing output) และเรียกขั้ว p ว่าขั้วอินพุตบวกหรือขั้วอินพุตไม่กลับเฟส และจะเรียกขั้ว n ว่าขั้วอินพุตลบหรือขั้วอินพุตกลับเฟส โดยที่คุณสมบัติของขั้วอินพุต p และ n ต้องมีความต่างศักย์เท่ากับศูนย์ นอกจากนี้ผลต่างของกระแสอินพุต ($i_p - i_n$) จะถูกเปลี่ยนไปเป็นแรงดันเอาต์พุตที่ขั้ว w (v_w) โดยผ่านอิมพีแดนซ์ที่ต่ออยู่ที่ขั้ว z ดังนั้นบล็อกวงจรแอกทิฟในลักษณะนี้จึงทำหน้าที่เสมือนกับวงจรขยายส่งผ่านค่าความต้านทาน (transimpedance amplifier) ซึ่งการออกแบบวงจร CDBA รวมทั้งการนำไปประยุกต์ใช้งานจะได้กล่าวรายละเอียดในบทที่ 4 ต่อไป

2.7 สรุป

บทนี้เป็นกรกล่าวถึงบล็อกวงจรแอกทิฟสำคัญที่นิยมใช้อย่างแพร่หลายในการสังเคราะห์และออกแบบวงจรประมวลผลสัญญาณอนาล็อก และบล็อกวงจรแอกทิฟที่ได้กล่าวถึงในบทนี้จะได้นำไปใช้เป็นอุปกรณ์หลักในการสังเคราะห์และออกแบบวงจรที่นำเสนอขึ้นในวิทยานิพนธ์นี้ในบทที่ 3 และ บทที่ 4 ต่อไป

บทที่ 3

การสังเคราะห์และออกแบบวงจรประมวลผลสัญญาณอนาล็อก โหมคระแสโดยใช้ออปแอมป์และโอทีเอ

3.1 กล่าวนำ

ในช่วงเวลาสิบกว่าปีที่ผ่านมา มีนักวิจัยบางกลุ่มได้หันเหมาสนใจมุ่งเน้นแนวทางการวิจัยและพัฒนาวงจรประมวลผลสัญญาณอนาล็อก โดยอาศัยคุณสมบัติอัตราขยายแรงดันลูปีเปิดและโพลภายใน (internal pole) ของออปแอมป์เป็นหัวใจสำคัญ ที่เป็นเช่นนี้เพราะคุณสมบัติดังกล่าวเอื้ออำนวยต่อการสังเคราะห์และออกแบบวงจร โดยใช้เฉพาะบล็อกวงจรแอกทีฟเป็นอุปกรณ์หลักเท่านั้น และมีช่วงความถี่ปฏิบัติงานของวงจรสูง รวมทั้งยังมีความเหมาะสมเป็นอย่างมากในการนำไปออกแบบสร้างเป็นวงจรรวมต่อไป [34]-[36] ดังนั้นจึงพบว่าผลงานวิจัยและสิ่งตีพิมพ์ระดับนานาชาติเกี่ยวกับการสังเคราะห์และออกแบบวงจรอนาล็อกที่ใช้บล็อกวงจรแอกทีฟเป็นหลัก ปราศจากตัวต้านทานและตัวเก็บประจุซึ่งเป็นอุปกรณ์จำพวกพาสซีฟ ได้มีการพัฒนาและถูกนำเสนอเผยแพร่มากขึ้นเป็นลำดับ [3]-[9] ผลงานวิจัยเหล่านี้ต่างแสดงให้เห็นถึงคุณสมบัติเด่นของวงจรหลายประการ อาทิเช่น รูปแบบวงจรง่ายไม่ซับซ้อน มีย่านความถี่ปฏิบัติงานที่กว้าง สามารถควบคุมสมรรถนะการทำงานของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ และเหมาะสมอย่างยิ่งกับการนำไปสร้างเป็นวงจรรวม เป็นต้น แต่อย่างไรก็ตามผลงานวิจัยทั้งหมดนี้นำเสนอในรูปแบบของวงจรกรองสัญญาณแบบไบควอดราติก (biquadratic filter) เท่านั้น ซึ่งเท่าที่ผ่านมายังไม่พบงานวิจัยชิ้นใดที่นำเสนอหลักการเพื่อนำไปออกแบบวงจรอนาล็อกและวงจรกรองสัญญาณอันดับสูงอย่างเป็นระบบโดยใช้บล็อกวงจรแอกทีฟเป็นอุปกรณ์หลักที่เหมาะสมกับวงจรรวมขนาดใหญ่

ดังนั้นในบทนี้จึงมุ่งเน้นถึงการสังเคราะห์และออกแบบวงจรประมวลผลสัญญาณอนาล็อกโหมคระแสโดยใช้เพียงออปแอมป์และโอทีเอเป็นบล็อกวงจรแอกทีฟหลักเท่านั้น โดยจะนำเสนอวงจรอินทิเกรเตอร์โหมคระแส วงจรสังเคราะห์ฟังก์ชันอิมพีแดนซ์ วงจรกรองสัญญาณโหมคระแสแบบไบควอดราติก และวงจรกรองสัญญาณ LC แลคเคอร์โหมคระแสอันดับที่ n เนื่องจากวงจรทั้งหมดที่นำเสนอขึ้นประกอบด้วยบล็อกวงจรแอกทีฟพื้นฐาน คือ ออปแอมป์ และโอทีเอ ทำหน้าที่เป็นเซลล์มาตรฐาน (standard cell) ในการสังเคราะห์และออกแบบวงจรเท่านั้น จึงทำให้หลักการที่นำเสนอมีขั้นตอนการออกแบบวงจรอย่างเป็นระบบ ไม่ซับซ้อน ปราศจากการใช้อุปกรณ์พาสซีฟจากภายนอก คุณสมบัติของวงจรมันยังสามารถปรับแต่งค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยการควบคุมค่าอัตราขยายค่าความนำ (transconductance gain, g_m) ของโอทีเอ นอกจากนี้เทคนิคดังกล่าวยังเหมาะสมกับการนำไปออกแบบผังภูมิระดับกายภาพของวงจร (layout)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

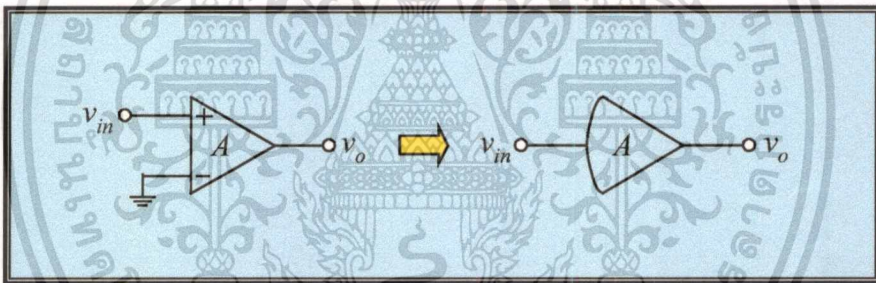
ในลักษณะเซมิคัสตัม (semi-custom) ด้วยเทคโนโลยีไบโพลาร์หรือเทคโนโลยีมอส เพื่อสร้างเป็นวงจรรวมขนาดใหญ่มากต่อไป

3.2 บล็อกวงจรแอกทีฟพื้นฐานที่ใช้ในการออกแบบวงจร

ในหัวข้อนี้จะกล่าวถึงคุณสมบัติพื้นฐานสำคัญของ ออปแอมป์ และ โอทีเอ ซึ่งใช้เป็นเซลล์มาตรฐานในการสังเคราะห์และออกแบบวงจรประมวลผลสัญญาณอนาล็อกที่ได้นำเสนอ โดยมีรายละเอียดดังต่อไปนี้

3.2.1 ออปแอมป์

บล็อกวงจรแอกทีฟหลักตัวแรกที่ใช้เป็นเซลล์มาตรฐานสำหรับออกแบบวงจรที่นำเสนอ คือ ออปแอมป์ ซึ่งได้กล่าวอธิบายถึงคุณสมบัติตลอดจนหลักการทำงานพื้นฐานมาแล้วในหัวข้อที่ 2.3 แต่ในบทนี้เพื่อให้การแสดงรายละเอียดรูปแบบวงจรดูง่ายขึ้นและไม่ยุ่งยาก จะขอใช้สัญลักษณ์ของออปแอมป์ ดังแสดงในรูปที่ 3.1



รูปที่ 3.1 สัญลักษณ์ของออปแอมป์ที่ใช้ในวงจร เมื่อ $v_o = A \cdot v_{in}$

เมื่อกำหนดให้ ω_a คือความถี่ -3 dB ของออปแอมป์ และพิจารณาความถี่ปฏิบัติการในช่วง $\omega \gg \omega_a$ ทำให้อัตราขยายแรงดันรูปเปิด $A(s)$ ของออปแอมป์ ประมาณค่าได้เป็น

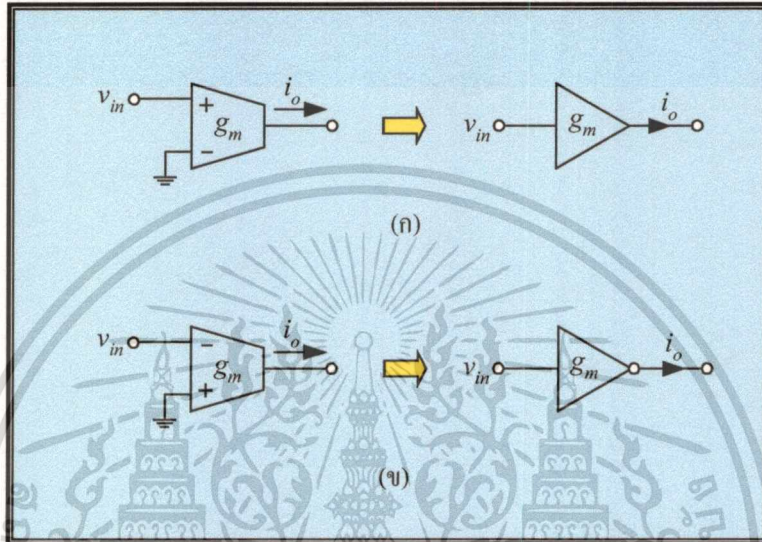
$$A(s) = \frac{A_o \omega_a}{s + \omega_a} \cong \frac{B}{s} \quad (3.1)$$

เมื่อ B คือ ค่า GBP (gain-bandwidth product) ของออปแอมป์ จากคุณสมบัติในสมการที่ (3.1) จะเห็นว่าออปแอมป์ทำหน้าที่เสมือนวงจรอินทิเกรเตอร์ไม่มีการสูญเสียโหมดแรงดัน (voltage-mode lossless integrator) ซึ่งเป็นองค์ประกอบหลักที่สำคัญในการสังเคราะห์โครงข่ายไฟฟ้าแอกทีฟต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.2 โอทีเอ

โอทีเอ คือบล็อกวงจรแอกทีฟพื้นฐานอีกตัวหนึ่งซึ่งใช้เป็นเซลล์มาตรฐานในการออกแบบวงจร คุณสมบัติและหลักการทํางานของโอทีเอได้อธิบายมาแล้วเช่นกันในหัวข้อที่ 2.4 และด้วยเหตุผลหลักเพื่อให้วงจรที่นำเสนอไม่ซับซ้อน ในที่นี้จึงขอเขียนแทนโอทีเอที่ใช้ในวงจรด้วยสัญลักษณ์ดังรูปที่ 3.2



รูปที่ 3.2 สัญลักษณ์ของโอทีเอที่ใช้ในวงจร เมื่อ $i_o = g_m \cdot v_{in}$

(ก) เมื่อ g_m มีค่าเป็นบวก

(ข) เมื่อ g_m มีค่าเป็นลบ

สำหรับวงจรโอทีเอพื้นฐานแบบสร้างโดยใช้ไบโพลาร์ทรานซิสเตอร์ดังรูปที่ 2.8 อัตราขยายค่าความนำ g_m ของวงจรสามารถกำหนดได้ดังนี้คือ

$$g_m = \frac{I_B}{2V_T} \quad (3.2)$$

สมการที่ (3.2) จะเห็นว่า g_m มีค่าแปรผันตรงกับกระแสไบอัส I_B จึงกล่าวได้ว่ากรณีนี้อัตราขยายค่าความนำ g_m ของโอทีเอนั้นสามารถที่จะแปรค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการควบคุมกระแสไบอัส I_B อ้างอิงจากภายนอก [22]

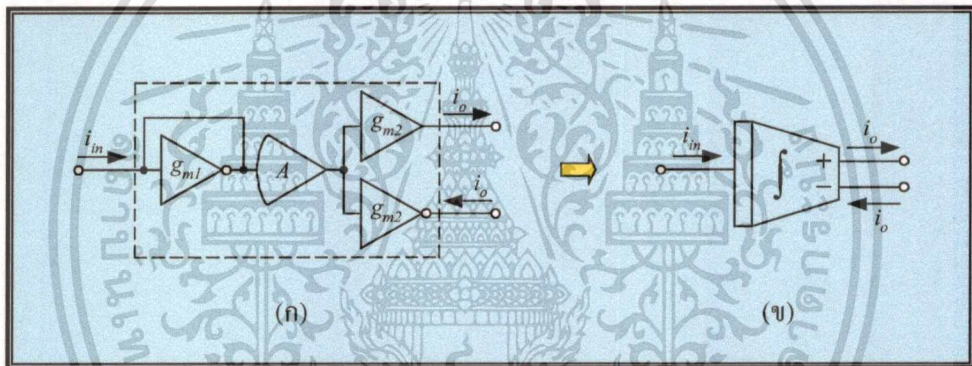
เมื่อพิจารณาคุณสมบัติของออปแอมป์และโอทีเอซึ่งได้อธิบายในสมการที่ (3.1) และ (3.2) ข้างต้นพบว่ามิมีมุมมองน่าสนใจอยู่สองประการ คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ประการแรก สามารถสังเคราะห์ฟังก์ชันอินทิเกรเตอร์ซึ่งเป็นองค์ประกอบพื้นฐานสำคัญ สำหรับการออกแบบโครงข่ายไฟฟ้าแอกทีฟทั่วไป โดยปราศจากการใช้ตัวเก็บประจุ พาสซีฟจากภายนอก
- ประการที่สอง สามารถปรับแต่งสมรรถนะของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์ และปราศจากการใช้ตัวต้านทานพาสซีฟจากภายนอก

ดังนั้นในวิทยานิพนธ์ฉบับนี้จึงได้นำคุณสมบัติทั้งสองประการมาเป็นแนวทางวิจัยเพื่อประยุกต์ใช้ในการสังเคราะห์และออกแบบวงจรประมวลผลสัญญาณอนาล็อกโดยใช้โอปแอมป์ และโอทีเอเป็นบล็อกวงจรแอกทีฟหลัก ปราศจากการใช้อุปกรณ์พาสซีฟจากภายนอก ซึ่งมีรายละเอียดของวงจรที่น่าเสนอคงได้กล่าวในหัวข้อลำดับถัดไปนี้

3.3 วงจรอินทิเกรเตอร์โหมดกระแส



รูปที่ 3.3 วงจรอินทิเกรเตอร์โหมดกระแสสองเอาต์พุต

(ก) วงจรที่น่าเสนอ

(ข) สัญลักษณ์ที่ใช้

3.3.1 วงจรอินทิเกรเตอร์โหมดกระแสที่น่าเสนอ

รูปที่ 3.3 แสดงการสังเคราะห์วงจรและสัญลักษณ์ของวงจรอินทิเกรเตอร์โหมดกระแสสองเอาต์พุต ที่ปราศจากการใช้ตัวเก็บประจุพาสซีฟจากภายนอก [9] ฟังก์ชันถ่ายโอนกระแส (current transfer function) ของวงจร มีค่าเท่ากับ [ภาคผนวก ก หัวข้อ ก1]

$$A_I(s) = \frac{I_o(s)}{I_{in}(s)} = \frac{B}{s} \left[\frac{g_{m2}}{g_{m1}} \right] = \frac{B}{s} A_G \quad (3.3)$$

เมื่อกำหนดให้ A_G คือ อัตราขยายสัญญาณของวงจรรวมอินทิเกรเตอร์ (integrator gain) ซึ่งมีค่าเท่ากับ อัตราส่วนระหว่าง g_{m2} กับ g_{m1} เนื่องจากในที่นี้โอทีเอที่ใช้ในวงจรเป็นแบบสร้างโดยใช้ไบโพลาร์ทรานซิสเตอร์ทำให้อัตราขยายค่าความนำมีค่าเท่ากับ $g_{m1} = I_{B1}/2V_T$ และ $g_{m2} = I_{B2}/2V_T$ โดยที่ I_{B1} และ I_{B2} คือ กระแสไบอัสของโอทีเอตัวที่หนึ่งและตัวที่สอง ตามลำดับ ดังนั้นจากสมการที่ (3.3) ฟังก์ชันถ่ายโอนกระแสของวงจรจึงเขียนใหม่ได้เป็น

$$A_I(s) = \frac{I_o(s)}{I_{in}(s)} = \frac{B}{s} \left[\frac{I_{B2}}{I_{B1}} \right] = \frac{B}{s} A_G \quad (3.4)$$

กรณีนี้ A_G คือ อัตราขยายกระแสของวงจรรวมอินทิเกรเตอร์ (integrator current gain) มีค่าเท่ากับอัตราส่วนกระแสไบอัสระหว่าง I_{B2} กับ I_{B1} สมการที่ (3.4) แสดงให้เห็นว่าวงจรรวมอินทิเกรเตอร์โหมดกระแสสองเอาต์พุตที่นำเสนอมีสมรรถนะเด่นและน่าสนใจอยู่สองประการ คือ

- ก) อัตราขยายกระแสของวงจรสามารถควบคุมได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการปรับค่าอัตราส่วนกระแสไบอัส (I_{B2}/I_{B1}) ของโอทีเอ
- ข) มีการชดเชยผลเนื่องจากอุณหภูมิที่มีต่อสมรรถนะในการทำงานของวงจร (temperature compensated)

3.3.2 สมรรถนะการทำงานของวงจรรวมอินทิเกรเตอร์ที่ไม่เป็นไปตามอุดมคติ

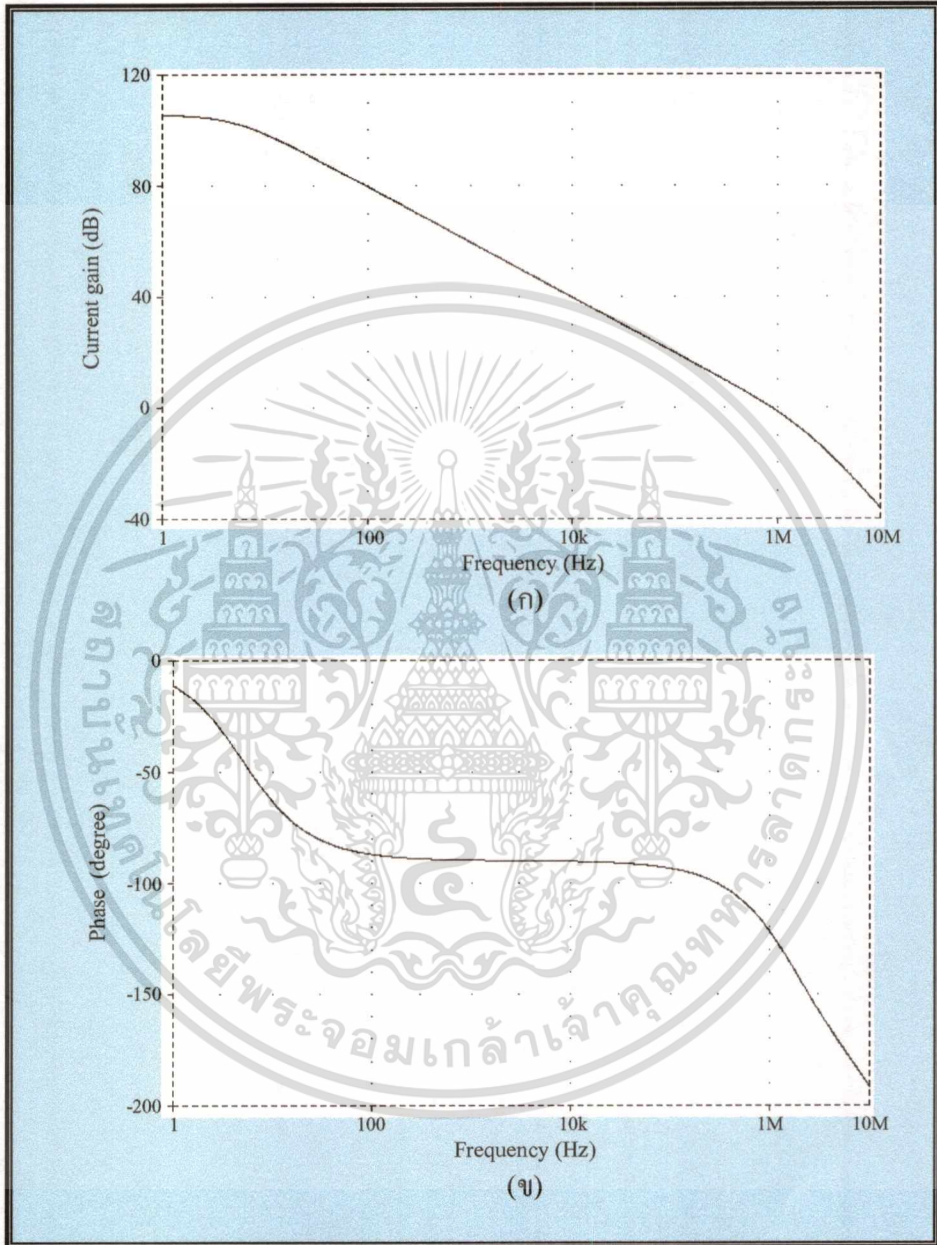
ผลกระทบอันเนื่องมาจากองค์ประกอบพาราซิติก (parasitic element) ของออปแอมป์ และโอทีเอ นั้นเป็นสาเหตุประการสำคัญที่ทำให้สมรรถนะการทำงานของวงจรรวมอินทิเกรเตอร์โหมดกระแสในรูปที่ 3.3 มีการเบี่ยงเบนไปจากที่ได้คาดการณ์เอาไว้ในทางอุดมคติ ดังนั้นเมื่อคำนึงถึงผลโดมิแนนซ์โพลของออปแอมป์กับโอทีเอแล้ว ทำให้ฟังก์ชันถ่ายโอนกระแส $A_I(s)$ ของวงจรจึงเขียนใหม่กลายเป็น [ภาคผนวก ก หัวข้อ ก2]

$$A_I(s) = \frac{I_o(s)}{I_{in}(s)} = \frac{A_G B}{s \left(1 + \frac{s}{\omega_b} \right)} \quad (3.5)$$

จากสมการที่ (3.5) จะเห็นว่าสมรรถนะทางความถี่ของวงจรรวมอินทิเกรเตอร์ที่นำเสนอมีค่าอัตราขยายกระแสดีซีเท่ากับสมการที่ (3.3) และมีตำแหน่งโพลซึ่งเป็นขั้วจำกัดความถี่ปฏิบัติงานของวงจร (dominant pole) อยู่ที่ ω_b ซึ่งเป็นตำแหน่งโดมิแนนซ์ตัวที่สองของออปแอมป์ที่ใช้ในวงจรมันเอง

ตัวอย่างเช่น หากเลือกใช้ออปแอมป์เบอร์ LM741 ซึ่งมีโดมิแนนซ์โพลตัวที่สอง ω_b อยู่ที่ 2.75 MHz เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

[4], [11] นั้นหมายความว่าความถี่ปฏิบัติงานสูงสุดของวงจรรินทิเกรเตอร์จะมีค่าประมาณ 2.75 MHz เช่นกัน



รูปที่ 3.4 ผลตอบสนองทางความถี่ของวงจรรินทิเกรเตอร์โหมดกระแสที่นำเสนอ

- (ก) ผลตอบสนองขนาด
- (ข) ผลตอบสนองมุมเฟส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3.3 ผลการเลียนแบบการทำงานของวงจรถ่าย

ในที่นี้การทดสอบคุณสมบัติของวงจรถ่ายอินทิเกรเตอร์โหมคระแสที่นำเสนอด้วยรูปที่ 3.3 อาศัยการเลียนแบบการทำงานของวงจรถ่ายด้วยโปรแกรม PSPICE โดยเลือกใช้ไอทีเอเบอร์ CA3080 [5]-[7], [24] และออปแอมป์ที่ใช้ในวงจรถ่ายเป็นเบอร์ LM741 ซึ่งมีค่า $B = 5.906 \text{ Mrad/sec}$ และ $\omega_c = 2.75 \text{ MHz}$ [4], [11] รูปที่ 3.4 แสดงผลตอบสนองทางความถี่ของวงจรถ่าย (frequency response) ซึ่งพบว่าวงจรถ่ายที่นำเสนอสามารถส่งเคราะห์ฟังก์ชันอินทิเกรตที่มีอัตราการเปลี่ยนแปลง -20 dB/decade ได้ในช่วงความถี่ตั้งแต่ 10 Hz จนถึงประมาณ 2.5 MHz และมีค่าความคลาดเคลื่อนของมุมเฟส (phase error) น้อยกว่า 10% ในช่วงความถี่ตั้งแต่ 30 Hz จนถึงประมาณ 500 kHz

3.4 การสังเคราะห์ฟังก์ชันอิมพีแดนซ์

หัวข้อนี้กล่าวถึงการสังเคราะห์ฟังก์ชันอิมพีแดนซ์ในแบบต่างๆ เช่น การเลียนแบบขดลวดเหนี่ยวนำ (inductance simulation) การเลียนแบบวงจรถ่ายคูณความจุไฟฟ้า (capacitance multiplier simulation) และ FDNR (Frequency-Dependent Negative Resistance) เป็นต้น โดยการนำเอาวงจรถ่ายอินทิเกรเตอร์โหมคระแสสองเอาต์พุตที่ได้นำเสนอมาข้างต้นมาต่อทำงานร่วมกับไอทีเอโดยปราศจากการใช้อุปกรณ์พาสซีฟจากภายนอก ซึ่งรายละเอียดในการสังเคราะห์ฟังก์ชันอิมพีแดนซ์แต่ละชนิดนั้นมีดังต่อไปนี้

3.4.1 การเลียนแบบขดลวดเหนี่ยวนำ

รูปที่ 3.5(ก) แสดงวงจรถ่ายเลียนแบบขดลวดเหนี่ยวนำแบบเทียบกราวด์ (grounded inductance simulation) ที่ใช้เพียงบล็อควงจรถ่ายแอคทีฟเป็นหลัก จากการวิเคราะห์หาค่าอิมพีแดนซ์อินพุต Z_{in} ของวงจรถ่ายจะได้เท่ากับ [ภาคผนวก ข หัวข้อ ข1]

$$Z_{in}(s) = s \left[\frac{1}{g_m A_G B} \right] \quad (3.6ก)$$

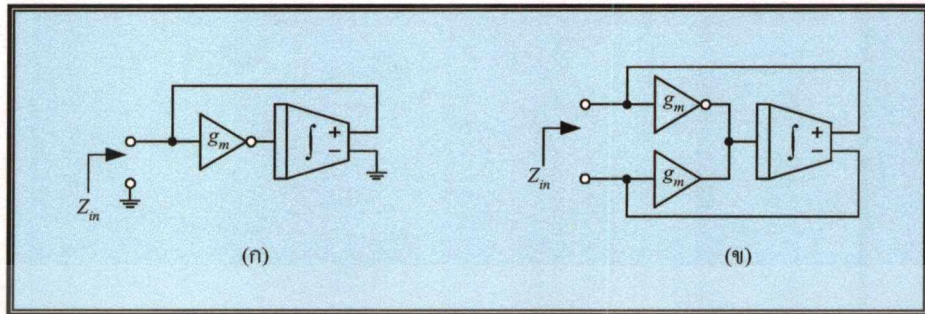
โดยที่ค่าความเหนี่ยวนำสมมูล (equivalent inductance, L_{eq}) ที่เลียนแบบได้ มีค่าเท่ากับ

$$L_{eq} = \left[\frac{1}{g_m A_G B} \right] \quad (3.6ข)$$

ซึ่งจะเห็นว่าค่าความเหนี่ยวนำสมมูล L_{eq} สามารถแปรค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการปรับค่า g_m หรือ A_G นอกจากนี้การเลียนแบบขดลวดเหนี่ยวนำแบบลอยตัว (floating inductance

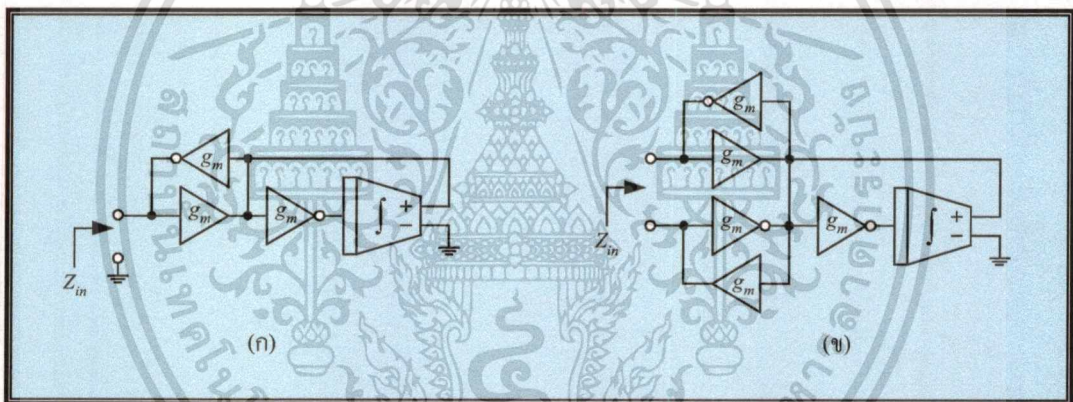
เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

simulation) ยังสามารถดัดแปลงวงจรได้ง่ายโดยการต่อโอทีอีอีกหนึ่งตัวเพิ่มเข้าไปในวงจรทางด้านอินพุท ดังแสดงในรูปที่ 3.5(ข)



รูปที่ 3.5 การเลียนแบบขดลวดเหนี่ยวนำโดยใช้บล็อกวงจรแอกทีฟ

- (ก) การเลียนแบบขดลวดเหนี่ยวนำแบบเทียบกราวด์
- (ข) การเลียนแบบขดลวดเหนี่ยวนำแบบลอยตัว



รูปที่ 3.6 การเลียนแบบวงจรคูณความจุไฟฟ้าโดยใช้บล็อกวงจรแอกทีฟ

- (ก) การเลียนแบบวงจรคูณความจุไฟฟ้าแบบเทียบกราวด์
- (ข) การเลียนแบบวงจรคูณความจุไฟฟ้าแบบลอยตัว

3.4.2 การเลียนแบบวงจรคูณความจุไฟฟ้า

วงจรการเลียนแบบวงจรคูณความจุไฟฟ้าแบบเทียบกราวด์ (grounded capacitance multiplier simulation) สามารถแสดงได้ดังรูปที่ 3.6(ก) อิมพีแดนซ์อินพุท Z_{in} ของวงจรในกรณีนี้ มีค่าเท่ากับ [ภาคผนวก ข หัวข้อ ข2]

$$Z_{in}(s) = \frac{1}{s} \left[\frac{AGB}{g_m} \right] \quad (3.7ก)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อค่าความจุไฟฟ้าสมมูล (equivalent capacitance, C_{eq}) มีค่าเท่ากับ

$$C_{eq} = \left[\frac{g_m}{A_G B} \right] \quad (3.7ข)$$

สมการที่ (3.7ข) แสดงให้เห็นว่าค่าความจุไฟฟ้าสมมูล C_{eq} ที่ได้สังเคราะห์ขึ้นนั้นสามารถเปลี่ยนแปลงค่าได้ด้วยการควบคุมค่า g_m หรือ A_G นอกจากนี้หากทำการต่อโอทีเอเพิ่มเข้าไปทางด้านอินพุทของวงจรดังรูปที่ 3.6(ข) ก็จะสามารถสังเคราะห์วงจรเลียนแบบวงจรความจุไฟฟ้าแบบลอยตัว (floating capacitance multiplier) ได้อีกด้วย

3.4.3 FDNR (Frequency-Dependent Negative Resistance)

วงจรการสังเคราะห์ FDNR แบบเทียบกราวด์แสดงได้ดังรูปที่ 3.7(ก) ค่าอิมพีแดนซ์อินพุท Z_{in} ของวงจร หาได้เท่ากับ [ภาคผนวก ข หัวข้อ ข3]

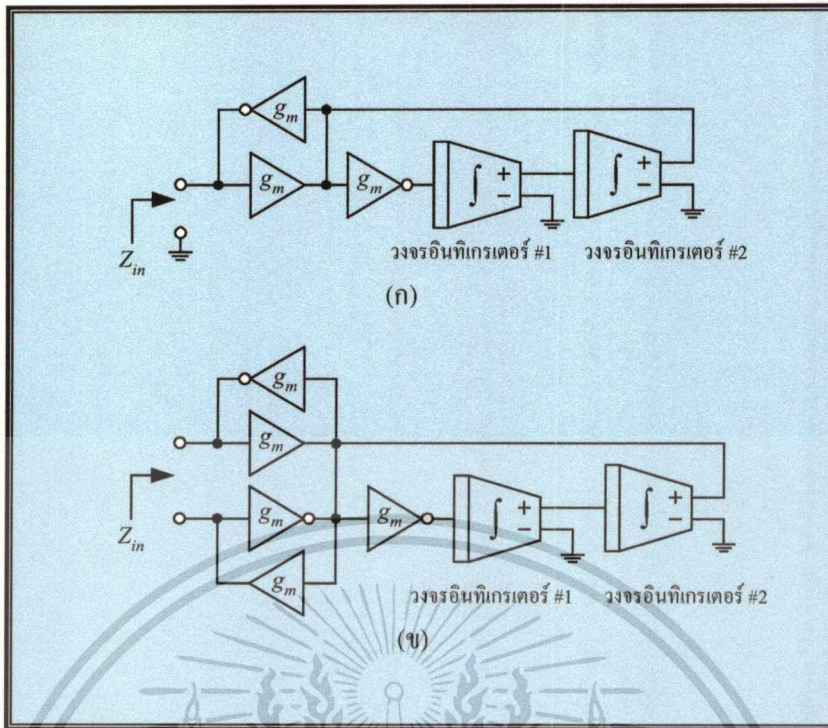
$$Z_{in}(s) = \frac{1}{s^2} \left[\frac{A_{G1} A_{G2} B_1 B_2}{g_m} \right] \quad (3.8ก)$$

นั่นคือ วงจรมีคุณสมบัติเป็น FDNR ที่มีค่าองค์ประกอบ D (D-element) เท่ากับ

$$D = \left[\frac{g_m}{A_{G1} A_{G2} B_1 B_2} \right] \quad (3.8ข)$$

โดยที่ A_{G_i} และ B_i คือ อัตราขยายกระแส และค่า GBP ของออปแอมป์ของวงจรอินทิเกรเตอร์ตัวที่ i ($i = 1$ และ 2) ตามลำดับ สำหรับการสังเคราะห์วงจร FDNR แบบลอยตัวก็สามารถทำได้โดยการต่อวงจรดังรูปที่ 3.7(ข) เช่นกัน จากวงจร FDNR ที่ได้นำเสนอพบว่าปราศจากการใช้อุปกรณ์พาสซีฟจากภายนอกและสามารถปรับแต่งค่าได้จาก A_{G_i} และ g_m ซึ่งมีความแตกต่างไปจากหลักการสังเคราะห์วงจร FDNR แบบเดิมไม่ว่าจะเป็นสังเคราะห์โดยใช้ ออปแอมป์ โอทีเอ หรือ วงจรสายพานกระแส ที่จำเป็นต้องต่อใช้งานร่วมกับอุปกรณ์พาสซีฟจากภายนอก รวมทั้งการปรับแต่งค่าองค์ประกอบ D ของวงจรมันจะเป็นลักษณะการปรับแต่งทางกล (mechanically tuned) โดยการแปรค่าอุปกรณ์พาสซีฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.7 การสังเคราะห์วงจร FDNR โดยใช้บล็อกวงจรมินทิเกรเตอร์

- (ก) FDNR แบบเทียบกราวด์
- (ข) FDNR แบบลอยตัว

3.5 วงจรกรองสัญญาณโหมดกระแสแบบไบควอดราติก

3.5.1 วงจรกรองสัญญาณโหมดกระแสแบบไบควอดราติกที่น่าเสนอ

วงจรกรองสัญญาณโหมดกระแสแบบไบควอดราติกที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ (electronically tunable active-only current-mode biquadratic filter) ที่นำเสนอแสดงได้ดังรูปที่ 3.8 ซึ่งฟังก์ชันถ่ายโอนกระแสของวงจร มีค่าเท่ากับ [ภาคผนวก ค หัวข้อ ค1]

$$T_{HP}(s) = \frac{I_{HP}(s)}{I_{in}(s)} = \frac{s^2}{D(s)} \quad (3.9)$$

$$T_{BP}(s) = \frac{I_{BP}(s)}{I_{in}(s)} = \frac{s \left(\frac{g_{mb} A_{G1} B_1}{g_{ma}} \right)}{D(s)} \quad (3.10)$$

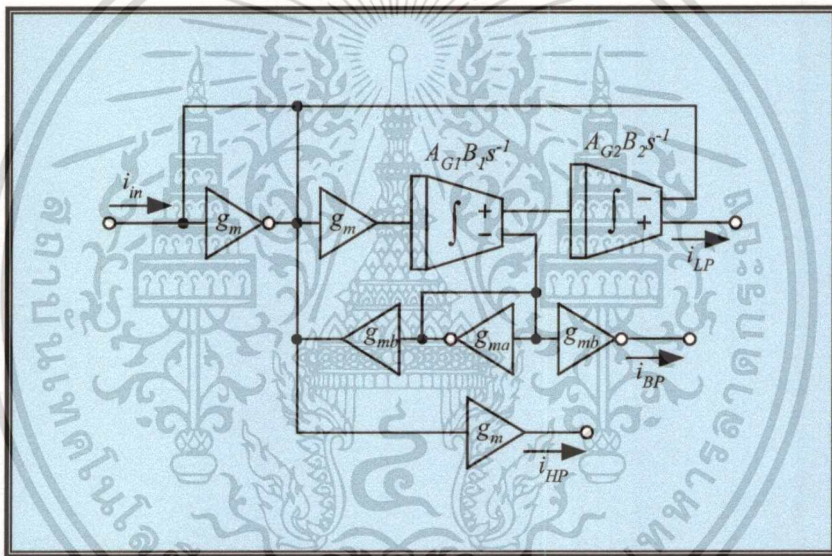
$$T_{LP}(s) = \frac{I_{LP}(s)}{I_{in}(s)} = \frac{A_{G1} A_{G2} B_1 B_2}{D(s)} \quad (3.11)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ

$$D(s) = s^2 + s \left(\frac{g_{mb} A_{G1} B_1}{g_{ma}} \right) + (A_{G1} A_{G2} B_1 B_2) \quad (3.12)$$

โดยที่ A_{Gi} และ B_i คือ อัตราขยายกระแส และค่า GBP ของออปแอมป์ของวงจรอินทิเกรเตอร์ตัวที่ i ($i = 1$ และ 2) ตามลำดับ สมการที่ (3.9) ถึง (3.12) ได้แสดงให้เห็นว่าวงจรกรองสัญญาณที่นำเสนอสามารถสังเคราะห์ฟังก์ชันถ่ายโอนกระแสแบบไบควอดราติกได้สามฟังก์ชันพร้อมกัน คือ ฟังก์ชันกรองผ่านความถี่สูง $T_{HP}(s)$ (highpass filter) ฟังก์ชันกรองผ่านแถบความถี่ $T_{BP}(s)$ (bandpass filter) และฟังก์ชันกรองผ่านความถี่ต่ำ $T_{LP}(s)$ (lowpass filter) โดยไม่จำเป็นต้องเปลี่ยนแปลงรูปแบบของวงจร รวมทั้งปราศจากการใช้อุปกรณ์พาสซีฟจากภายนอก



รูปที่ 3.8 วงจรกรองสัญญาณ โหมดกระแสแบบไบควอดราติกที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์ โดยใช้ล้อวงจรแอกทีฟเป็นหลัก

จากสมการที่ (3.12) เมื่อเทียบกับสมการไบควอดราติกที่มีรูปแบบทั่วไป ดังนี้

$$D(s) = s^2 + s \left(\frac{\omega_o}{Q} \right) + \omega_o^2$$

จะได้ค่าความถี่เชิงมุมธรรมชาติ ω_o (natural angular frequency) และตัวประกอบคุณภาพ (quality factor) หรือ Q -factor ของวงจร เท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\omega_o = \sqrt{A_{G1}A_{G2}B_1B_2} \quad (3.13)$$

และ

$$Q = \frac{g_{ma}}{g_{mb}} \sqrt{\frac{A_{G2}B_2}{A_{G1}B_1}} \quad (3.14)$$

สำหรับค่าความไวต่อการเปลี่ยนแปลงองค์ประกอบแอกทีฟ (active sensitivity) สามารถเขียนแสดงได้ดังนี้ [ภาคผนวก ค หัวข้อ ค2]

$$S_{A_{G1}}^{\omega_o} = S_{A_{G2}}^{\omega_o} = S_{B_1}^{\omega_o} = S_{B_2}^{\omega_o} = \frac{1}{2} \quad (3.15)$$

$$S_{A_{G1}}^Q = -S_{A_{G2}}^Q = S_{B_1}^Q = -S_{B_2}^Q = -\frac{1}{2} \quad (3.16)$$

และ

$$S_{g_{ma}}^Q = -S_{g_{mb}}^Q = 1 \quad (3.17)$$

ซึ่งจะเห็นว่าคุณสมบัติของวงจรที่ได้มีค่าความไวแอกทีฟน้อยกว่าหรือเท่ากับหนึ่ง นอกจากนี้หากทำการปรับค่าให้ $A_{G1} = A_{G2} = A_G$ และเลือกใช้ $B_1 = B_2 = B$ แล้ว จากสมการที่ (3.13) และ (3.14) จะได้พารามิเตอร์ ω_o และ Q -factor ของวงจร กลายเป็น

$$\omega_o = A_G B \quad (3.18)$$

และ

$$Q = \frac{g_{ma}}{g_{mb}} \quad (3.19)$$

นั่นคือสมการที่ (3.18) ซึ่งให้เห็นว่าค่าความถี่ ω_o ของวงจรมันสามารถที่จะแปรค่าได้โดยการปรับค่า A_G ของวงจรอินทิเกรเตอร์ในวงจรโดยไม่ส่งผลกระทบต่อ Q -factor เลย ในขณะที่การแปรค่า Q -factor จากสมการที่ (3.19) นั้นสามารถที่จะกระทำได้โดยการควบคุมอัตราส่วนระหว่าง g_{ma} และ g_{mb} นอกจากนี้ยังพบว่ามีการชดเชยผลของอุณหภูมิที่มีต่ออัตราขยายกระแส A_G และอัตราส่วน g_{ma}/g_{mb} ไปอีกด้วย ดังนั้นจากสมรรถนะของวงจรกรองสัญญาณโหมคกระแสที่ได้นำเสนอจึงสรุปได้ว่าพารามิเตอร์ ω_o และ Q -factor ของวงจรสามารถปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(electronically tunable) และสามารถปรับค่าได้อย่างอิสระปราศจากผลกระทบซึ่งกันและกัน (independently tunable) และยังไม่ขึ้นกับผลของอุณหภูมิอีกด้วย (temperature insensitive)

ตัวอย่างที่ 1 : ต้องการออกแบบวงจรกรองสัญญาณ โหมดกระแสแบบไบควอดราติก ดังรูปที่ 3.8 ให้มีคุณสมบัติดังนี้ $f_o = \omega_o/2\pi \cong 50$ kHz และ Q -factor = 1 ขั้นตอนการออกแบบมีดังต่อไปนี้

ขั้นตอนที่ 1 : ต้องการ Q -factor = 1 ดังนั้นจากสมการที่ (3.19) จึงเลือกให้ $g_{ma} = g_{mb} = 1$ mA/V

ขั้นตอนที่ 2 : ถ้าเลือกใช้ออปแอมป์ที่มีค่า $B = 5.906$ Mrad/s และต้องการ $\omega_o/2\pi \cong 50$ kHz ดังนั้นจากสมการที่ (3.18) อัตราขยายกระแสของวงจรอินทิเกรเตอร์ที่ใช้ในวงจรจึงมีค่าเท่ากับ $A_{G1} = A_{G2} = A_G = 0.053$

3.5.2 สมรรถนะการทำงานของวงจรกรณีที่ไม่เป็นไปตามอุดมคติ

เมื่อคำนึงถึงผลกระทบเนื่องจากองค์ประกอบพาราซิติคของออปแอมป์ที่มีต่อสมรรถนะการทำงานทางความถี่ของวงจรที่นำเสนอ จะได้เปอร์เซ็นต์ค่าความคลาดเคลื่อนของพารามิเตอร์ ω_o และ Q -factor ของวงจรในกรณีนี้มีค่าเท่ากับ [ภาคผนวก ค หัวข้อ ค3]

$$\% \frac{\delta \omega_o}{\omega_o} = \left\{ \left[1 + (A_{G1} B_1 \tau_{b1}) \left(A_{G2} B_2 \tau_{b2} - \frac{g_{mb}}{g_{ma}} \right) \right]^{1/2} - 1 \right\} \times 100\% \quad (3.20)$$

และ

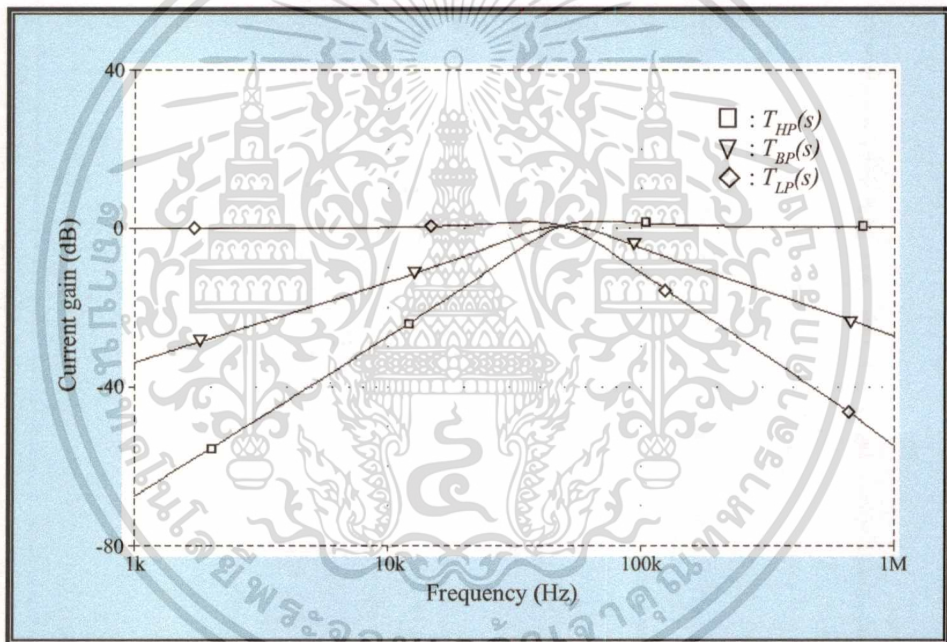
$$\% \frac{\delta Q}{Q} = \frac{\left[1 - \left(\frac{g_{ma} A_{G2} B_2}{g_{mb}} \right) (\tau_{b1} + \tau_{b2}) \right] - \left[1 + (A_{G1} B_1 \tau_{b1}) \left(A_{G2} B_2 \tau_{b2} - \frac{g_{mb}}{g_{ma}} \right) \right]^{1/2}}{\left[1 + (A_{G1} B_1 \tau_{b1}) \left(A_{G2} B_2 \tau_{b2} - \frac{g_{mb}}{g_{ma}} \right) \right]^{1/2}} \times 100\% \quad (3.21)$$

โดยที่ $\omega_{b1} = 1/\tau_{b1}$, $\omega_{b2} = 1/\tau_{b2}$ และ ω_{b1} และ ω_{b2} คือ โคมิเนนซ์โพลตัวที่สองของออปแอมป์ตัวที่หนึ่งและตัวที่สอง ตามลำดับ และจากสมการที่ (3.20) และ (3.21) พบว่าค่าความคลาดเคลื่อนที่เกิดขึ้นสามารถทำให้ลดน้อยลงได้ หากปรับค่าพารามิเตอร์ในวงจรให้มีความสัมพันธ์เป็นไปตามเงื่อนไขดังต่อไปนี้

$$\left(\frac{g_{mb}}{g_{ma}}\right) \gg (A_{G2}B_2)(\tau_{b1} + \tau_{b2}) \quad (3.22)$$

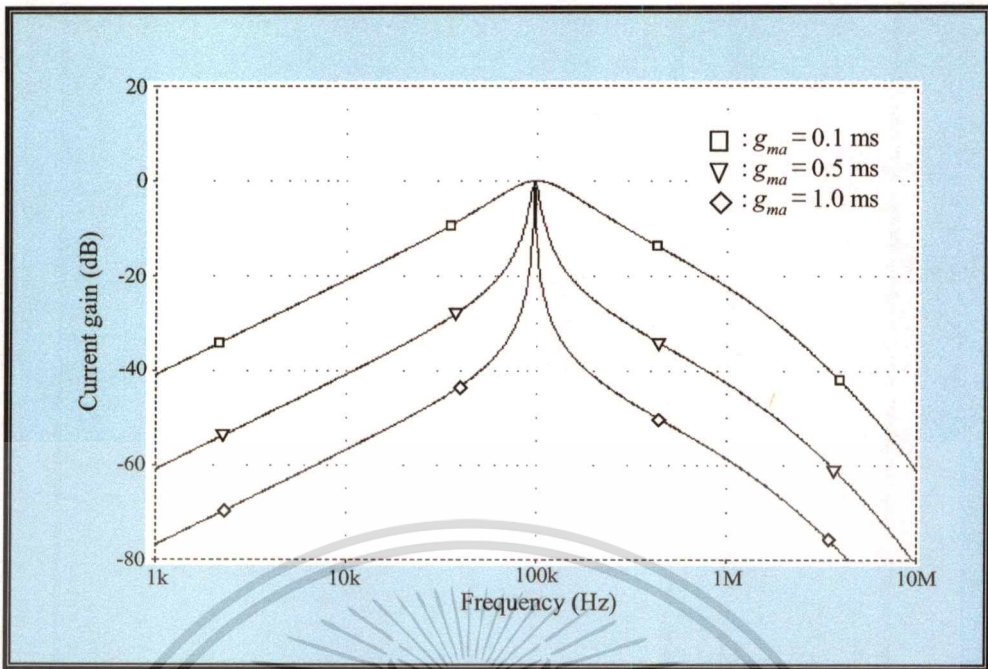
3.5.3 ผลการเลียนแบบการทำงานของวงจร

เพื่อเป็นการทดสอบการทำงานของวงจรกรองสัญญาณโหมมกระแสแบบไบควอดราติกที่นำเสนอ ในที่นี้ได้ใช้การเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE โดยมีข้อกำหนดและเลือกใช้อุปกรณ์ในวงจรที่มีคุณสมบัติเป็นไปตามหัวข้อที่ 3.3.3 รูปที่ 3.9 แสดงผลตอบสนองทางความถี่ของวงจรกรองสัญญาณโหมมกระแสที่นำเสนอดังรูปที่ 3.8 เมื่อออกแบบวงจรตามตัวอย่างที่ 1 ให้มี $f_o = 50$ kHz และ Q -factor = 1 โดยทำการปรับค่า $A_{G1} = A_{G2} = A_G = 0.053$ และ $g_{ma} = g_{mb} = 1$ mA/V

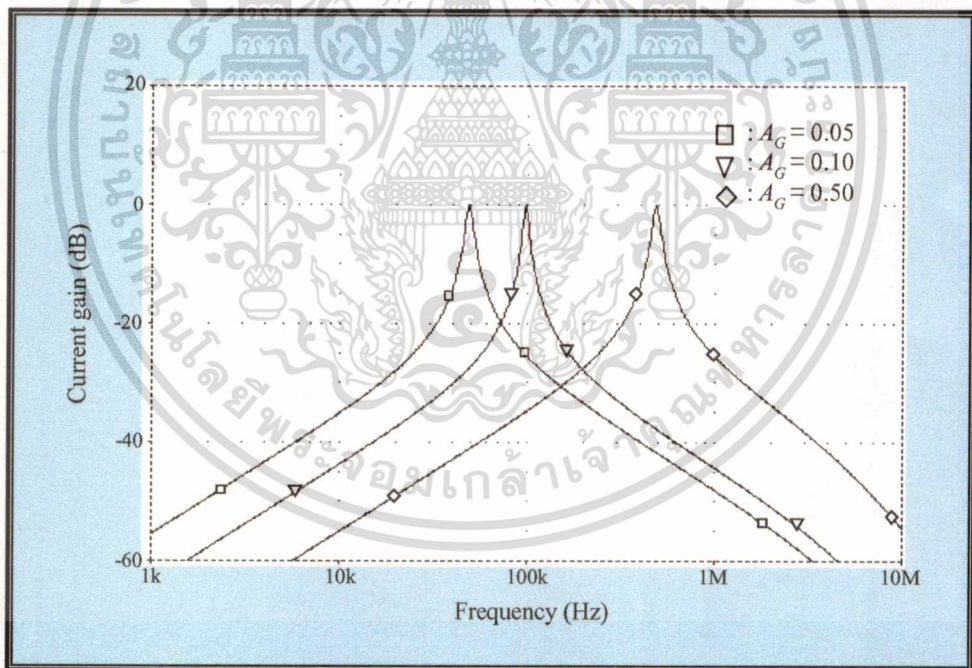


รูปที่ 3.9 ผลตอบสนองทางความถี่ของวงจร เมื่อ $f_o = 50$ kHz และ Q -factor = 1

รูปที่ 3.10 แสดงผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่ เมื่อแปรค่า g_{ma} เป็น $g_{ma} = 0.1$ mA/V, 0.5 mA/V และ 1.0 mA/V ตามลำดับ ในขณะที่ $g_{mb} = 0.1$ mA/V และ $A_G = 0.1$ จากเงื่อนไขนี้ทำให้ได้ Q -factor ของวงจรแปรค่าเป็น 1, 5 และ 10 ตามลำดับ ผลการเลียนแบบแสดงให้เห็นว่า Q -factor นั้นสามารถแปรค่าได้ทางอเล็กทรอนิกส์จากการควบคุม g_{ma} โดยไม่ส่งผลกระทบต่อตำแหน่งความถี่ ω_o ของวงจร



รูปที่ 3.10 ผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่ เมื่อทำการแปรค่า g_{ma}



รูปที่ 3.11 ผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่ เมื่อทำการแปรค่า A_G

และเพื่อแสดงให้เห็นถึงคุณสมบัติของวงจรในการควบคุมค่าความถี่ ω_0 ด้วยการแปรค่า A_G ในกรณีนี้จึงได้ปรับค่า g_{ma} และ g_{mb} ให้มีค่าคงที่เท่ากับ 1.0 mA/V และ 0.1 mA/V ตามลำดับ เพื่อให้ได้ Q -factor = 10 ดังนั้นผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่เมื่อแปรค่า A_G

แสดงได้ดังรูปที่ 3.11 จากการเขียนแบบการทำงานพบว่าค่าความถี่ ω_0 ที่ได้มีค่าเท่ากับ 48.98 kHz,

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เพื่อการศึกษาค้นคว้าเท่านั้น เมื่ออนุญาตให้เผยแพร่โดยหน่วยงานต้นสังกัด

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

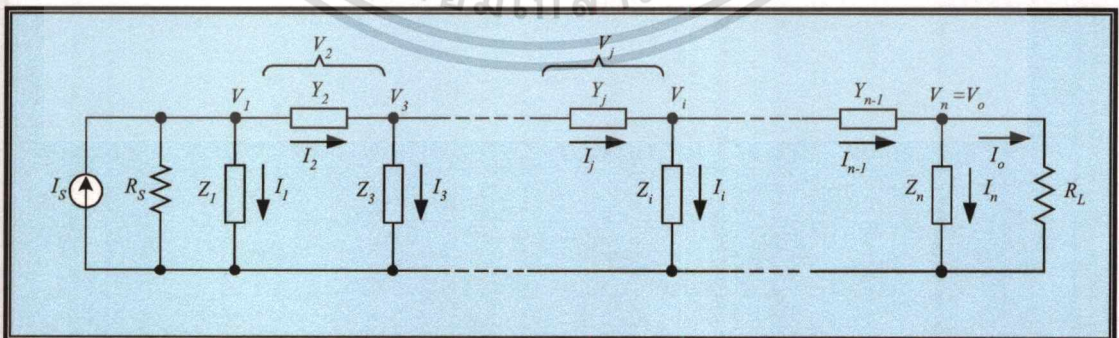
97.72 kHz และ 484.17 kHz ซึ่งให้ผลใกล้เคียงกับค่าที่ได้จากการคำนวณในทางทฤษฎีจากสมการที่ (3.18)

3.6 วงจรกรองสัญญาณแลดเดอร์โหมดกระแส

โดยทั่วไปเทคนิคในการสังเคราะห์วงจรกรองสัญญาณอันดับ n นั้น สามารถกระทำได้สองวิธี คือ วิธีแรกทำได้โดยนำการวางวงจรกรองสัญญาณแบบไบครอคราติคมาต่อкасศเคกันเพื่อให้ได้วงจรกรองสัญญาณแอกทีฟอันดับที่ n ตามที่ต้องการ ข้อดีของวิธีการนี้ก็คือสามารถสังเคราะห์ได้หลายฟังก์ชันพร้อมกันในวงจรเดียว ส่วนวิธีที่สองจะอาศัยการเลียนแบบจากวงจร LC แลดเดอร์พาสซีฟต้นแบบ (passive LC ladder prototype) ซึ่งวิธีการนี้ได้รับความสนใจและได้รับความนิยมเป็นอย่างมาก เพราะว่าโครงสร้างของวงจรลักษณะนี้เป็นที่ยอมรับกันดีว่าความไวต่อการเปลี่ยนแปลงค่าอุปกรณ์ในวงจรมีค่าต่ำ [10]-[12] ซึ่งหลักการที่ใช้ในวิทยานิพนธ์นี้ก็ได้นำเอาวิธีการที่สองนี้เป็นพื้นฐานสำคัญด้วยเช่นกัน โดยมีรายละเอียดและขั้นตอนดังต่อไปนี้

3.6.1 วงจร LC แลดเดอร์โหมดกระแสแบบบริชีสทีฟเทอร์มินาท

เนื่องจากหลักการออกแบบอย่างเป็นระบบสำหรับการสังเคราะห์และออกแบบวงจรกรองสัญญาณแลดเดอร์โหมดกระแส (current-mode ladder filter) โดยใช้โอบีแอมป์และโอทีเอเป็นบล็อกวงจรแอกทีฟหลักที่ได้นำเสนอนั้นอาศัยโครงสร้างแบบ leapfrog ของวงจร LC แลดเดอร์พาสซีฟเป็นวงจรต้นแบบ ดังนั้นก่อนอื่นจึงต้องพิจารณาโครงสร้างทั่วไปของวงจร LC แลดเดอร์โหมดกระแสแบบบริชีสทีฟเทอร์มินาท (resistively terminated current-mode ladder LC network) ที่มีอิมพีแดนซ์ต่อขนาน (parallel impedance) และแอดมิทแตนซ์ต่ออนุกรม (series admittance) ดังรูปที่ 3.12 เสียก่อน



รูปที่ 3.12 วงจร LC แลดเดอร์โหมดกระแสแบบบริชีสทีฟเทอร์มินาท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความสัมพันธ์ของแรงดันกับกระแสในแต่ละสาขาของวงจร สามารถเขียนอธิบายได้ดังสมการต่อไปนี้

$$I_1 = I_s - \frac{V_1}{R_s} - I_2 \quad , \quad V_1 = Z_1 I_1$$

$$I_2 = Y_2 V_2 \quad , \quad V_2 = V_1 - V_3$$

$$I_3 = I_2 - I_4 \quad , \quad V_3 = Z_3 I_3$$

⋮

,

⋮

(3.23)

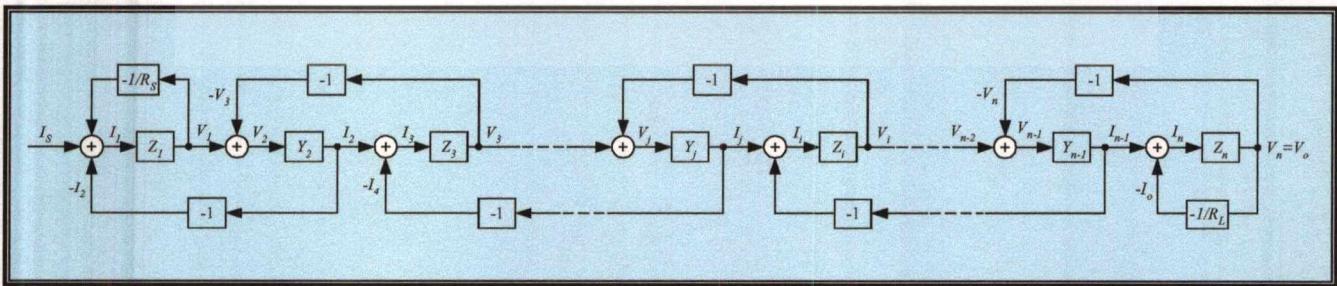
$$I_6 = Y_6 V_6 \quad , \quad V_6 = V_5 - V_0$$

$$I_7 = I_6 - I_o \quad , \quad V_7 = V_0 = Z_7 I_7$$

และ

$$I_o = \frac{V_o}{R_L}$$

สมการที่ (3.23) สามารถนำมาเขียนแสดงเป็นบล็อกไดอะแกรมในรูปโครงสร้างแบบ Leapfrog จะได้ดังรูปที่ 3.13 โดยที่สัญญาณเอาต์พุตของแต่ละบล็อกจะถูกป้อนกลับไปยังจุดรวมสัญญาณของบล็อกก่อนหน้า ดังนั้นจากบล็อกไดอะแกรมแบบ Leapfrog และจากคุณสมบัติของออปแอมป์และโอทีเอซึ่งได้กล่าวไปข้างต้นจะนำไปใช้เป็นพื้นฐานเพื่อออกแบบวงจรกรองสัญญาณแอสเคอร์โหมคกระแสแบบใช้บล็อกวงจรแอกทีฟเป็นหลัก



รูปที่ 3.13 บล็อกไดอะแกรมโครงสร้างแบบ Leapfrog ของวงจร LC แอสเคอร์โหมคกระแสแบบรีซีทีฟเทอร์มินาท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.6.2 การออกแบบวงจรกรองผ่านความถี่ต่ำ

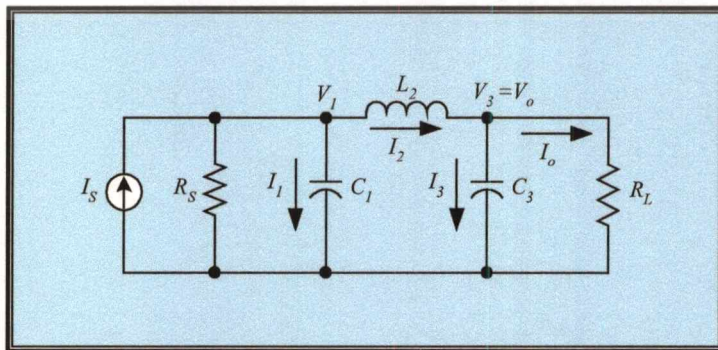
สำหรับขั้นตอนการสังเคราะห์และออกแบบวงจรกรองผ่านความถี่ต่ำ ในที่นี้ได้ใช้วงจรกรองผ่านความถี่ต่ำอันดับสาม โหมคกระแส (3rd-order LC ladder lowpass network) ดังรูปที่ 3.14 เป็นวงจร LC แลคเตอร์ต้นแบบเพื่อใช้เป็นตัวอย่างแสดงขั้นตอนการออกแบบวงจร ดังนั้นเมื่อทำการเปรียบเทียบกับโครงสร้างของวงจร LC แลคเตอร์โหมคกระแสทั่วไปในรูปที่ 3.12 จะได้ความสัมพันธ์ดังนี้

$$Z_1 = \frac{1}{sC_1} \quad , \quad Y_2 = \frac{1}{sL_2} \quad \text{และ} \quad Z_3 = \frac{1}{sC_3} \quad (3.24)$$

แทนค่าสมการที่ (3.24) ลงในสมการที่ (3.23) จะได้

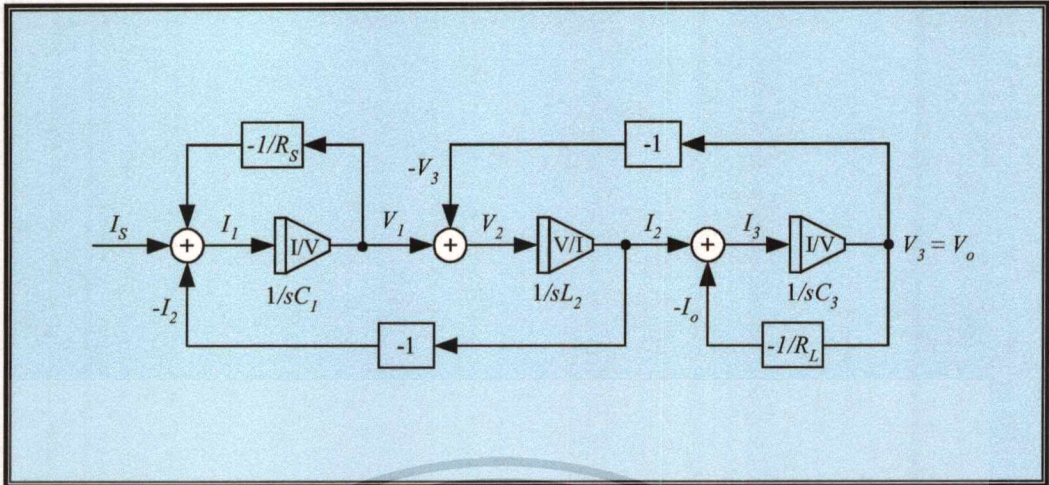
$$\left. \begin{aligned} V_1 &= \frac{I_1}{sC_1} \quad , \quad V_2 = V_1 - V_3 \quad , \quad V_3 = \frac{I_3}{sC_3} \\ I_1 &= I_s - \frac{V_1}{R_s} - I_2 \quad , \quad I_2 = \frac{V_2}{sL_2} \quad , \quad I_3 = I_2 - I_o \end{aligned} \right\} \quad (3.25)$$

เมื่อนำสมการที่ (3.25) ไปเขียนแสดงเป็นบล็อกไดอะแกรมในรูปของโครงสร้างแบบ Leapfrog จะได้ดังรูปที่ 3.15 ซึ่งประกอบด้วยวงจรรวมสัญญาณและวงจrintegrator ครั้นนี้หมายความว่า ส่วนของสาขาขนานและสาขาอนุกรมจากวงจร LC แลคเตอร์พาสซีฟต้นแบบต้องถูกเลียนแบบด้วย วงจรแอกทีฟที่เทียบเคียงในลักษณะของวงจrintegrator ไม่มีการสูญเสียที่เปลี่ยนกระแสให้เป็น แรงดัน (current-to-voltage lossless integrator) และวงจrintegrator ไม่มีการสูญเสียที่เปลี่ยน แรงดันเป็นกระแส (voltage-to-current lossless integrator) ตามลำดับ

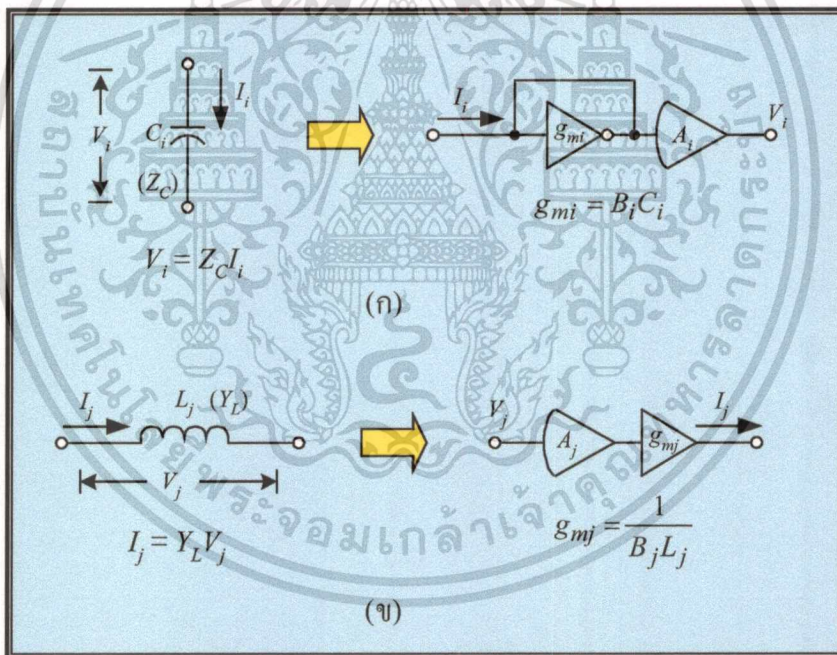


รูปที่ 3.14 วงจรกรองผ่านความถี่ต่ำอันดับสาม โหมคกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.15 บล็อกไดอะแกรมโครงสร้างแบบ Leapfrog ของวงจรกรองผ่านความถี่ต่ำ
อันดับสาม โหมคระแส



รูปที่ 3.16 การสังเคราะห์ส่วนของวงจร LC แลคเตอร์ตันแบบด้วยออปแอมป์และ โอทีเอ

- (ก) อิมพีแดนซ์สาขาขนาน
(ข) แอดมิตแดนซ์สาขานุกรม

หลักการที่น่าเสนอจึงได้ทำการเลียนแบบวงจรอินทิเกรเตอร์ทั้งสองลักษณะด้วยออปแอมป์
และ โอทีเอ ซึ่งวงจรเลียนแบบส่วนของวงจร LC แลคเตอร์ตันแบบในสาขาขนานและสาขานุกรม
สามารถแสดงได้ดังรูปที่ 3.16 ดังนั้นเมื่อทำการเทียบเคียงกับรูปที่ 3.14 และรูปที่ 3.15 และสมการ

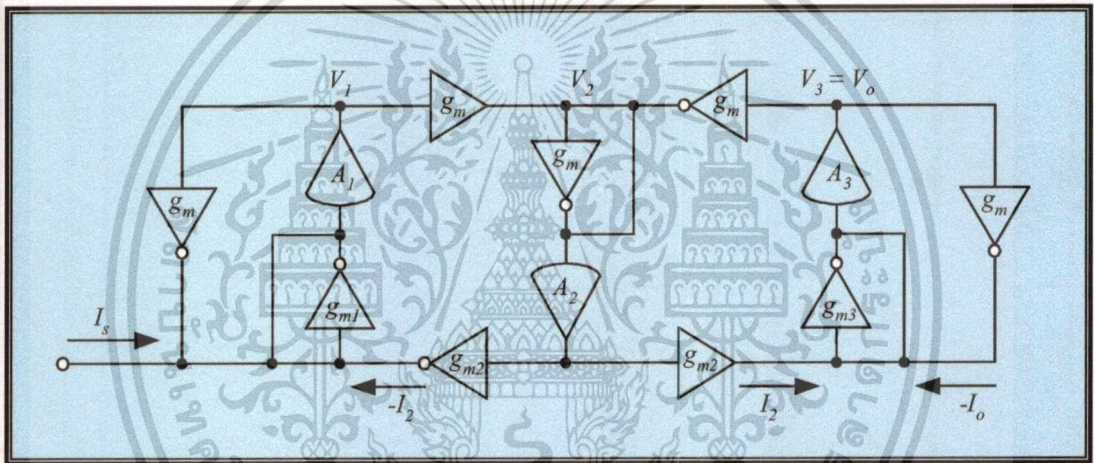
ที่ (3.25) จะสามารถคำนวณหาค่าพารามิเตอร์ของวงจรที่ออกแบบได้ดังนี้
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$g_{mi} = B_i C_i \quad \text{เมื่อ } i = 1, 3, 5, 7, \dots \quad (3.26ก)$$

และ

$$g_{mj} = \frac{1}{B_j L_j} \quad \text{เมื่อ } j = 2, 4, 6, 8, \dots \quad (3.26ข)$$

โดยที่ g_{mk} และ B_k ($k = i$ หรือ j) คือ อัตราขยายค่าความนำของโอทีเอตัวที่ k และค่า GBP ของออปแอมป์ตัวที่ k ตามลำดับ ดังนั้นจากวงจร LC แลคเตอร์ต้นแบบดังรูปที่ 3.14 เมื่อทำการแทนที่สาขาขนานและสาขาอนุกรมของวงจรด้วยวงจรเลียนแบบในรูปที่ 3.16 ก็จะได้วงจรกรองผ่านความถี่ต่ำอันดับสามโหมคกระแสที่ใช้บล็อกวงจรแอกทิฟเป็นหลักดังรูปที่ 3.17



รูปที่ 3.17 ฟังวงจรกรองผ่านความถี่ต่ำอันดับสามโหมคกระแสที่ใช้บล็อกวงจรแอกทิฟเป็นหลัก

ถ้ากำหนดให้ $R_s = R_L = R$ ดังนั้นสมการออกแบบเพื่อกำหนดค่าพารามิเตอร์ของวงจรในกรณีนี้จึงมีค่าเท่ากับ

$$g_m = \frac{1}{R} \quad , \quad g_{m1} = B_1 C_1 \quad , \quad g_{m2} = \frac{1}{B_2 L_2} \quad \text{และ} \quad g_{m3} = B_3 C_3 \quad (3.27)$$

ดังนั้นสรุปได้ว่าองค์ประกอบอินทิเกรเตอร์ในวงจรนั้นทำหน้าที่เลียนแบบพฤติกรรมของตัวเก็บประจุและตัวเหนี่ยวนำในวงจรพาสซีฟต้นแบบ ทั้งนี้ยังสามารถทำการแปรค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการควบคุมอัตราขยายค่าความนำของโอทีเอ

เพื่อให้เข้าใจถึงขั้นตอนในการออกแบบวงจรกรองผ่านความถี่ต่ำโหมมกระแส โดยใช้เฉพาะ บล็อกวงจรแอกทีฟปราศจากอุปกรณ์พาสซีฟจากภายนอก ขอให้พิจารณาลำดับขั้นตอนในตัวอย่าง ที่ 2 ต่อไปนี้

ตัวอย่างที่ 2 : จากวงจร LC แลคเตอร์ต้นแบบ ดังรูปที่ 3.14 ต้องการออกแบบเป็นวงจรกรองผ่านความถี่ต่ำอันดับสามโหมมกระแสแบบบัทเทอร์เวิร์ท ที่มีความถี่คัทออฟ (cutoff frequency, f_c) เท่ากับ 100 kHz

ขั้นตอนที่ 1 : จากตารางที่ ง1 ในภาคผนวก ง จะได้ค่านอร์มอลไลซ์ (normalize) ของ อุปกรณ์พาสซีฟในวงจรต้นแบบ เมื่อ $\omega_c = 2\pi f_c = 1 \text{ rad/sec}$ มีค่าเท่ากับ

$$R_s = R_L = 1 \Omega, \quad C_1 = C_3 = 1 \text{ F} \quad \text{และ} \quad L_2 = 2 \text{ H}$$

ขั้นตอนที่ 2 : จากนั้นทำการคืนนอร์มอลไลซ์ (deormalize) ค่าอุปกรณ์พาสซีฟในขั้นตอนที่ 1 เพื่อให้ได้คุณสมบัติของวงจรตามที่ต้องการ ด้วยการสเกลลิง (scaling) ความถี่และขนาด ดังนี้คือ

- ต้องการค่าความถี่คัทออฟ f_c เท่ากับ 100 kHz (หรือ $\omega_c = 2\pi f_c \cong 628 \times 10^3 \text{ rad/sec}$) นั่นคือ จะได้ค่าความถี่สเกลลิง (scaling frequency, k_f) เท่ากับ 628×10^3
- หากทำการเลือกค่าความต้านทานสเกลลิง (scaling resistance) R เท่ากับ $1 \text{ k}\Omega$ นั่นคือ จะได้ค่าขนาดสเกลลิง (scaling magnitude, k_m) เท่ากับ 1×10^3
- ทำการคืนนอร์มอลไลซ์ค่าอุปกรณ์พาสซีฟด้วย k_f และ k_m เมื่อ

$$C_{\text{new}} = \frac{C_{\text{old}}}{k_m k_f} \quad \text{และ} \quad L_{\text{new}} = \frac{k_m L_{\text{old}}}{k_f} \quad (3.28)$$

ดังนั้นเมื่อทำการคืนนอร์มอลไลซ์ค่าอุปกรณ์พาสซีฟดังความสัมพันธ์ตามสมการที่ (3.28) แล้ว จะได้ อุปกรณ์พาสซีฟค่าใหม่ กลายเป็น

$$R_s = R_L = R = 1 \text{ k}\Omega, \quad C_1 = C_3 = 1.59 \text{ nF} \quad \text{และ} \quad L_2 = 3.185 \text{ mH}$$

ขั้นตอนที่ 3 : หากเลือกใช้อปแอมป์เบอร์ LM741 ที่มีค่า GBP เท่ากับ $B = 5.906 \text{ Mrad/s}$ [4], [11] นั่นคือ จะได้ $B_1 = B_2 = B_3 \cong B$ ดังนั้นจากความสัมพันธ์ในสมการที่ (3.27) จะได้ค่าอัตราขยายค่าความนำของ โอทีเอทีใช้ในวงจรมีค่าเท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

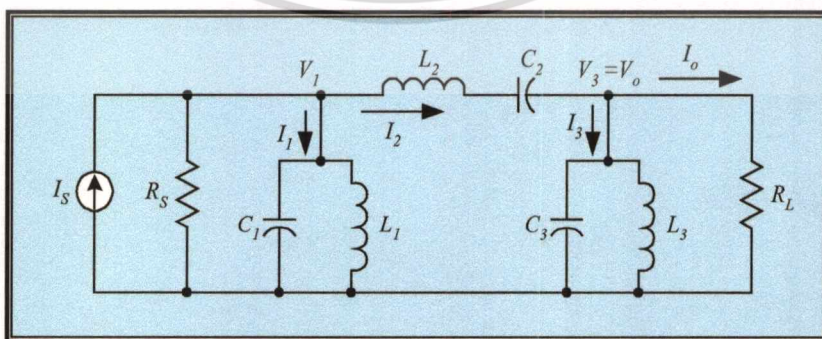
$$g_m = 1/R = 1 \text{ ms} \quad , \quad g_{m1} = g_{m3} = 9.39 \text{ ms} \quad \text{และ} \quad g_{m2} = 53 \mu\text{s}$$

โดยที่การแปรค่าอัตราขยายค่าความนำของโอทีเอนี้ สามารถกระทำได้โดยการควบคุมค่ากระแสไบอัส I_B ซึ่งเป็นไปตามสมการที่ (3.2)

จากขั้นตอนการออกแบบวงจรในตัวอย่างที่ 2 แสดงให้เห็นว่าสมรรถนะของวงจรทั้งหมดที่ได้ออกแบบขึ้นนั้นสามารถควบคุมและปรับค่าได้ด้วยการปรับค่าอัตราขยายค่าความนำของโอทีเอในวงจรเอง นอกจากนี้วงจรยังถูกออกแบบให้ใช้เฉพาะออปแอมป์และ โอทีเอที่เป็นบล็อกวงจรแอกทีฟเท่านั้น ทำให้หลักการนี้จึงเอื้ออำนวยต่อการนำไปออกแบบฟังก์ชันของวงจรแบบเซมิคัสตัมเพื่อสร้างเป็นเทคโนโลยีวงจรรวมขนาดใหญ่มากต่อไป

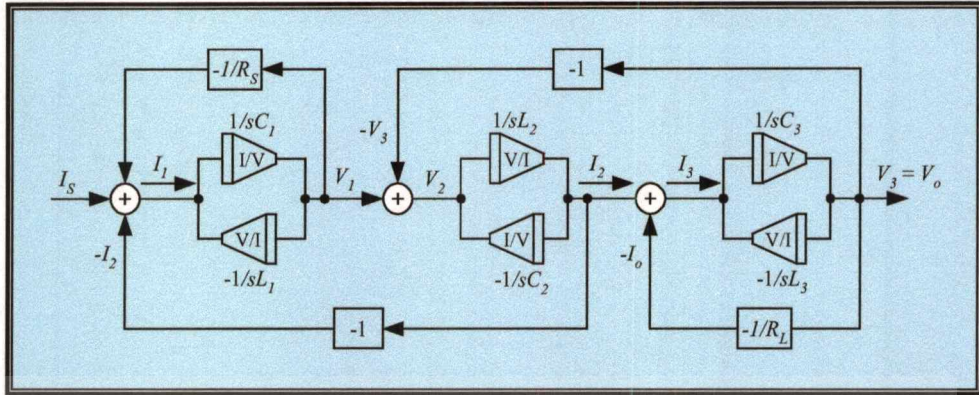
3.6.3 การออกแบบวงจรกรองผ่านแถบความถี่

พิจารณาวงจรพาสซีฟต้นแบบดังรูปที่ 3.18 ซึ่งเป็นวงจร LC แลคเคอร์ในลักษณะวงจรกรองผ่านแถบความถี่อันดับหกโหมดกระแส (current-mode 6th-order LC ladder bandpass prototype) จากวงจรสังเกตว่าประกอบด้วยส่วนของวงจร LC ขนานในสาขาขนานและวงจร LC อนุกรมในสาขาอนุกรมต่อกัน ดังนั้นด้วยเทคนิคและวิธีการเช่นเดียวกันกับที่ได้อธิบายมาแล้วในหัวข้อ 3.6.2 ทำให้ได้บล็อกไดอะแกรมโครงสร้างแบบ Leapfrog ที่ประกอบด้วยวงจรรวมสัญญาณ และวงจรอินทิเกรเตอร์ ดังแสดงในรูปที่ 3.19 กรณีนี้บล็อกวงจรอินทิเกรเตอร์ที่ใช้เลียนแบบการทำงานของส่วนของวงจรพาสซีฟ LC ขนานและ LC อนุกรมมีสองลักษณะ คือ บล็อกวงจรอินทิเกรเตอร์ไม่มีการสูญเสียที่เปลี่ยนกระแสเป็นแรงดัน และบล็อกวงจรอินทิเกรเตอร์ไม่มีการสูญเสียที่เปลี่ยนแรงดันเป็นกระแส ซึ่งคุณสมบัติระหว่างแรงดันกับกระแสในแต่ละสาขาของวงจร LC แลคเคอร์ต้นแบบสามารถเขียนอธิบายได้ดังนี้

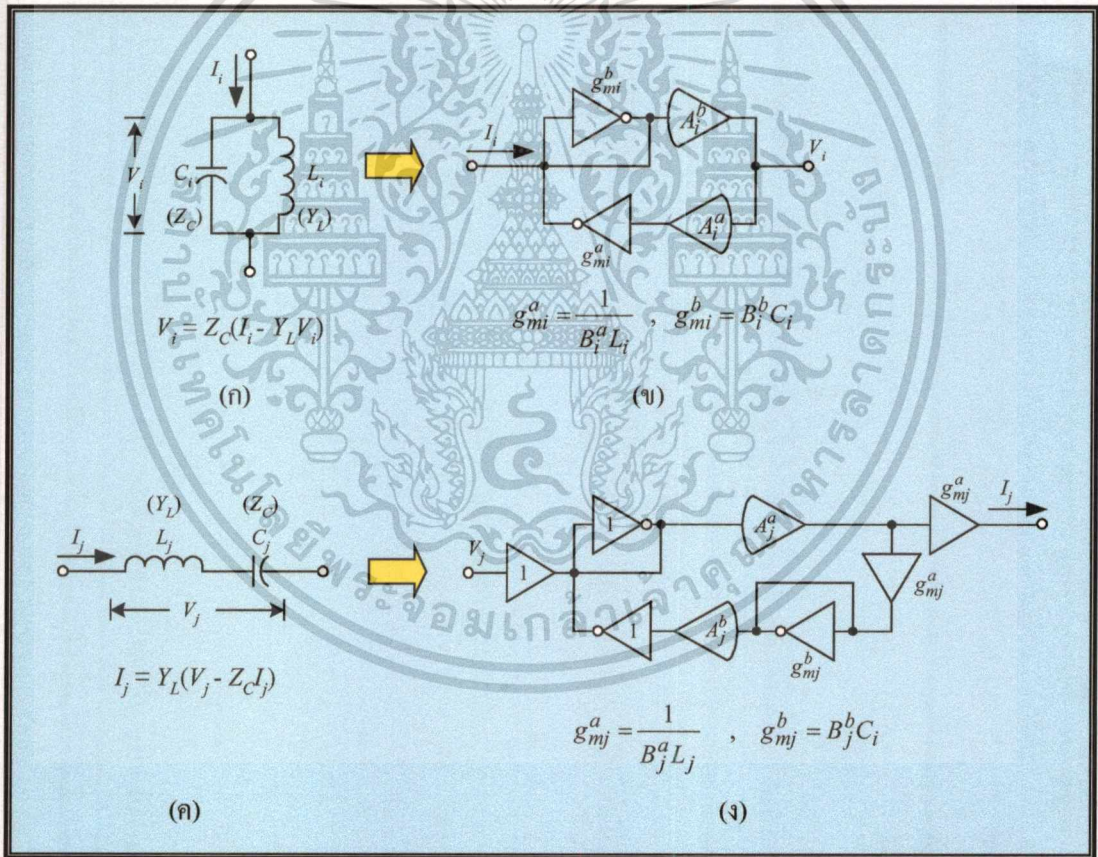


รูปที่ 3.18 วงจรกรองผ่านแถบความถี่อันดับหกโหมดกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.19 บล็อกไดอะแกรม โครงสร้างแบบ Leapfrog ของวงจรกรองผ่านแถบความถี่อันดับหกโหมดกระแส



รูปที่ 3.20 การสังเคราะห์ส่วนของวงจร LC แลตเตอร์ด้นแบบด้วยออปแอมป์และ โอทีเอ

- (ก) LC ขนานในสาขาขนาน
- (ข) การสังเคราะห์ห้วงจรรูป (ก)
- (ค) LC อนุกรมในสาขาอนุกรม
- (ง) การสังเคราะห์ห้วงจรรูป (ค)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับสาขาขนาน ดังรูปที่ 3.20(ก) จะได้

$$V_i = Z_C(I_i - Y_L V_i) = \frac{1}{sC_i} \left(I_i - \frac{V_i}{sL_i} \right) \quad \text{เมื่อ } i = 1, 3, 5, 7, \dots \quad (3.29\text{ก})$$

และสำหรับสาขาอนุกรมดังรูปที่ 3.20(ค) จะได้ความสัมพันธ์เป็น

$$I_j = Y_L(V_j - Z_C I_j) = \frac{1}{sL_j} \left(V_j - \frac{I_j}{sC_j} \right) \quad \text{เมื่อ } j = 2, 4, 6, 8, \dots \quad (3.29\text{ข})$$

จากสมการที่ (3.29) กลุ่มวงจรแอกทีฟย่อยเพื่อใช้เลียนแบบการทำงานส่วนของวงจร LC ขนานและอนุกรมพาสซีฟจึงสามารถสังเคราะห์ได้ดังรูปที่ 3.20(ข) และ 3.20(ง) ตามลำดับ

ดังนั้นถ้ากำหนดให้ $R_s = R_L = R$ แล้ว สมการออกแบบเพื่อใช้ในการกำหนดค่าพารามิเตอร์ของวงจรในแต่ละสาขา สามารถสรุปได้ดังต่อไปนี้

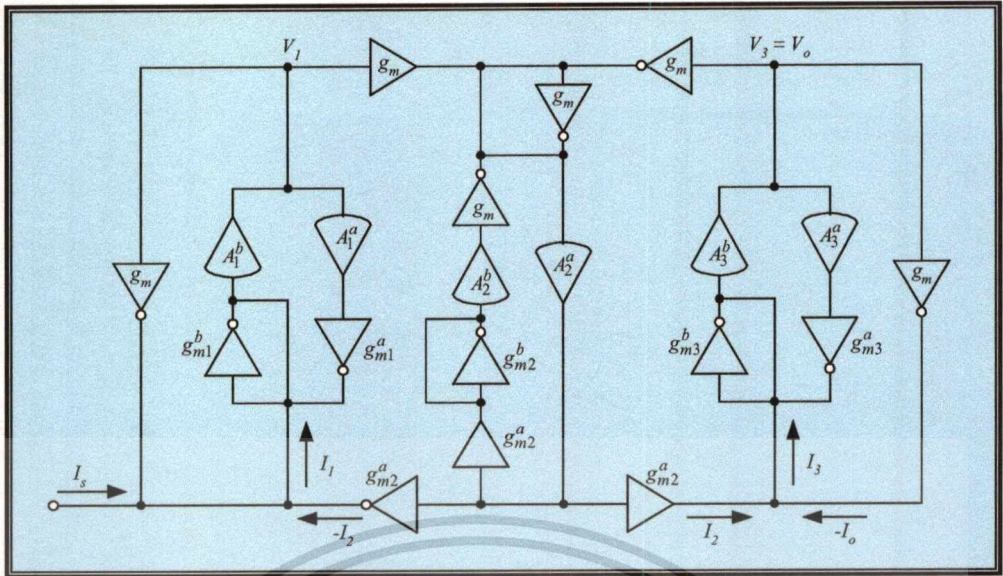
$$g_m = \frac{1}{R}$$

$$g_{mi}^b = B_i^b C_i, \quad g_{mi}^a = \frac{1}{B_i^a L_i}$$

และ

$$g_{mj}^b = B_j^b C_j, \quad g_{mj}^a = \frac{1}{B_j^a L_j} \quad (3.30)$$

การสังเคราะห์วงจรจึงสามารถกระทำได้อย่างง่ายโดยการแทนส่วนของวงจร LC แลคเตอร์ต้นแบบดังรูปที่ 3.18 ด้วยกลุ่มวงจรแอกทีฟย่อยจากรูปที่ 3.20 ลงไปโดยตรง ทำให้ได้วงจรกรองผ่านแถบความถี่อันดับหกโหมคระเสถโดยใช้บล็อกวงจรแอกทีฟเป็นหลักดังแสดงในรูปที่ 3.21 และเพื่อให้เข้าใจถึงขั้นตอนในการออกแบบวงจรมากขึ้นขอให้พิจารณารายละเอียดในตัวอย่างที่ 3 ดังต่อไปนี้



รูปที่ 3.21 ฟังก์ชันกรองผ่านแถบความถี่อันดับหกโหมดกระแสที่ใช้บล็อกวงจรแอกทีฟเป็นหลัก

ตัวอย่างที่ 3 : พิจารณาวงจรพาสซีฟแลคเคอร์ตันแบบในรูปที่ 3.18 ต้องการออกแบบให้เป็นวงจรกรองผ่านแถบความถี่อันดับหกแบบเชฟบีเซฟโหมดกระแส (6th-order current-mode Chebyshev bandpass filter) ที่มีคุณสมบัติดังนี้ ความถี่กลาง (center frequency) เท่ากับ 50 kHz แบนด์วิดท์ (bandwidth, BW) เท่ากับ 1.0 และ ความกว้างริบเบิล (ripple width) เท่ากับ 0.5 dB

ขั้นตอนที่ 1 : ต้องการออกแบบวงจรกรองสัญญาณแบบเชฟบีเซฟให้มีค่าความกว้างริบเบิลเท่ากับ 0.5 dB ดังนั้นจากตารางที่ ง2 ในภาคผนวก ง จะได้แสดงค่านอร์มอลไลซ์ (เมื่อ $\omega_c = 2\pi f_c = 1 \text{ rad/sec}$) ของอุปกรณ์พาสซีฟในวงจรกรองผ่านความถี่ต่ำโหมดกระแสแบบเชฟบีเซฟ เป็นดังนี้

$$R_s = R_L = 1 \Omega \quad , \quad C_1 = C_3 = 1.5963 \text{ F} \quad , \quad L_2 = 1.0967 \text{ H}$$

จากนั้นอาศัยคุณสมบัติการเปลี่ยนรูปความถี่ (Frequency transformation) จากกรองผ่านความถี่ต่ำไปเป็นกรองผ่านแถบความถี่ (lowpass \rightarrow bandpass) ดังตารางที่ ง3 ในภาคผนวก ง เมื่อ BW = 1.0 ก็จะได้จะได้ค่านอร์มอลไลซ์ของอุปกรณ์พาสซีฟในวงจรพาสซีฟแลคเคอร์ตันแบบดังรูปที่ 3.18 มีค่าเท่ากับ

$$R_s = R_L = 1 \Omega \quad , \quad C_1 = C_3 = 1.5963 \text{ F} \quad , \quad L_1 = L_3 = 0.626 \text{ H}$$

และ

$$C_2 = 0.912 \text{ F} \quad , \quad L_2 = 1.0967 \text{ H}$$

ขั้นตอนที่ 2 : หลังจากนั้นทำการคืนออร์มอลไลซ์ค่าอุปกรณ์พาสซีฟในขั้นตอนที่ 1 ด้วยการสเกลลิง เมื่อต้องการ $f_c = 50 \text{ kHz}$ และเลือกค่า $R = 1 \text{ k}\Omega$ ดังนั้นจะได้ $k_f \cong 314 \times 10^3$, $k_m = 1 \times 10^3$ และคำนวณหาค่าอุปกรณ์พาสซีฟค่าใหม่จากสมการที่ (3.28) จะได้

$$R_s = R_L = R = 1 \text{ k}\Omega, \quad C_1 = C_3 = 5.08 \text{ nF}, \quad L_1 = L_3 = 1.99 \text{ mH}$$

และ $C_2 = 2.90 \text{ nF}, \quad L_2 = 3.49 \text{ mH}$

ขั้นตอนที่ 3 : เลือกใช้ออปแอมป์เบอร์ LM741 ที่มีค่า GBP เท่ากับ $B = 5.906 \text{ Mrad/s}$ ดังนั้นจากความสัมพันธ์ในสมการที่ (3.30) จะได้ค่าอัตราขยายค่าความนำของโอทีเอที่ใช้ในวงจรแต่ละตัวมีค่าเท่ากับ

$$g_m = 1 \text{ mA/V}, \quad g_{m1}^a = g_{m3}^a \cong 85 \text{ }\mu\text{A/V}, \quad g_{m1}^b = g_{m3}^b = 30 \text{ mA/V}$$

and

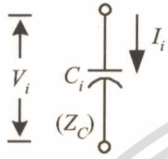
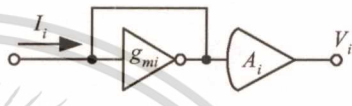
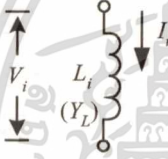
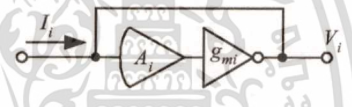
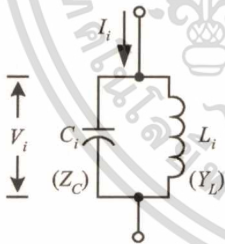
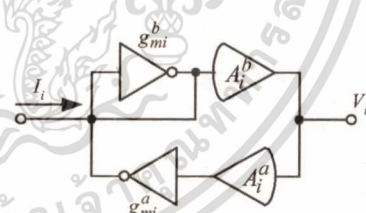
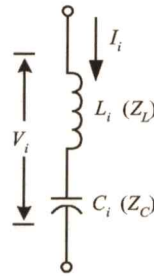
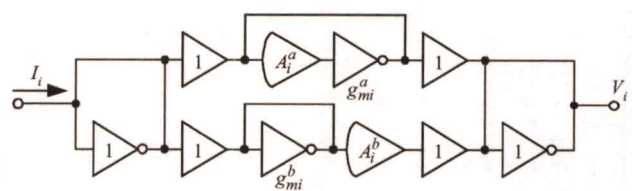
$$g_{m2}^a \cong 48.5 \text{ }\mu\text{A/V}, \quad g_{m2}^b = 17.12 \text{ mA/V}$$

และเช่นเดียวกับตัวอย่างที่ 2 จะเห็นว่าขนาดของค่า R , L และ C ที่ได้ทำการเลียนแบบขึ้นในวงจรสามารถที่จะปรับแต่งค่าได้อย่างสะดวกโดยการควบคุมอัตราขยายค่าความนำของโอทีเอ

3.6.4 การออกแบบวงจรกรองสัญญาณแลดเดอร์โหมดกระแสทั่วไป

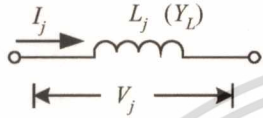
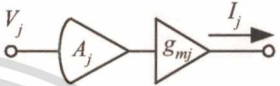
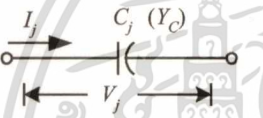

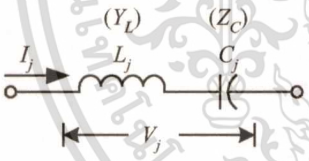
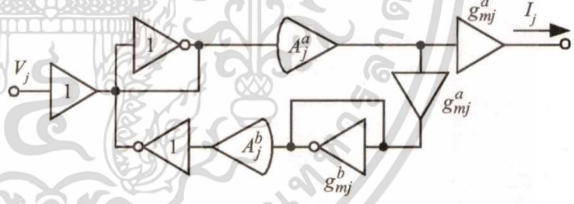
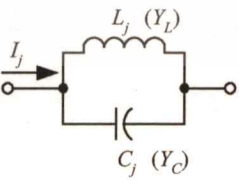
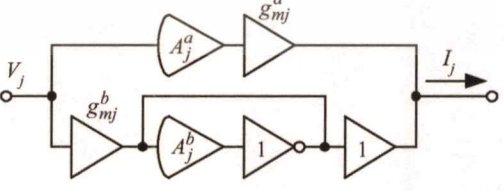
จากตัวอย่างแสดงขั้นตอนการสังเคราะห์และออกแบบวงจรกรองผ่านความถี่ต่ำและวงจรกรองผ่านแถบความถี่โหมดกระแส โดยใช้บล็อกวงจรแอดทีฟเป็นอุปกรณ์หลักที่ได้นำเสนอในหัวข้อที่ 3.6.2 และ 3.6.3 ที่ผ่านมานั้น อาศัยหลักการดังกล่าวสามารถสรุปกลุ่มวงจรแอดทีฟย่อยเพื่อสังเคราะห์ส่วนสาขานานและสาขาอนุกรมของวงจร LC แลดเดอร์ต้นแบบได้ดังตารางที่ 3.1 และ 3.2 ตามลำดับ ดังนั้นขั้นตอนสำหรับการออกแบบวงจรกรองสัญญาณ LC แลดเดอร์โหมดกระแสทั่วไปดังรูปที่ 3.12 สามารถนำมาสรุปได้ดังนี้คือ

ตารางที่ 3.1 : การสังเคราะห์ส่วนสาขานานของวงจร LC แลคเตอร์ต้นแบบโดยใช้
 ออปแอมป์และโอทีเอ

วงจรต้นแบบ สาขานาน (เมื่อ $i = 1, 3, 5, 7, \dots$)	การเลียนแบบวงจร โดยใช้อปแอมป์และโอทีเอ
 $V_i = Z_C I_i$	 $g_{mi} = B_i C_i$
 $V_i = Y_L I_i$	 $g_{mi} = \frac{1}{B_i L_i}$
 $V_i = Z_C (I_i - Y_L V_i)$	 $g_{mi}^a = \frac{1}{B_i^a L_i}, \quad g_{mi}^b = B_i^b C_i$
 $V_i = (Z_L + Z_C) I_i$	 $g_{mi}^a = \frac{1}{B_i^a L_i}, \quad g_{mi}^b = B_i^b C_i$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3.2 : การสังเคราะห์ส่วนสาขาอนุกรมของวงจร LC แลคเตอร์ตันแบบ โดยใช้
 อปแอมป์และโอทีเอ

วงจรต้นแบบ สาขาอนุกรม (เมื่อ $j = 2, 4, 6, 8, \dots$)	การเลียนแบบวงจร โดยใช้อปแอมป์และโอทีเอ
 $I_j = Y_L V_j$	 $g_{mj} = \frac{1}{B_j L_j}$
 $I_j = Y_C V_j$	 $g_{mj} = B_j C_j$
 $I_j = Y_L (V_j - Z_C I_j)$	 $g_{mj}^a = \frac{1}{B_j^a L_j}, \quad g_{mj}^b = B_j^b C_i$
 $I_j = (Y_L + Y_C) V_j$	 $g_{mj}^a = \frac{1}{B_j^a L_j}, \quad g_{mj}^b = B_j^b C_i$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขั้นตอนที่ 1 : จากคุณสมบัติของวงจรกรองสัญญาณที่ต้องการ ให้หาค่านอร์มอลไลซ์ของอุปกรณ์พาสซีฟในวงจรแลคเคอร์คั่นแบบจากรางที่ 1 หรือตารางที่ 2 ในภาคผนวก ง

แต่ถ้าคุณสมบัติของวงจรกรองสัญญาณที่ต้องการไม่ได้อยู่ในรูปแบบของวงจรกรองผ่านความถี่ทำให้ทำการเปลี่ยนรูปความถี่โดยใช้ตารางที่ 3 ในภาคผนวก ง เช่นกัน จากนั้นก็จะได้อ่านอร์มอลไลซ์ของอุปกรณ์พาสซีฟในวงจรแลคเคอร์คั่นแบบที่ต้องการ

ขั้นตอนที่ 2 : ทำการคืนนอร์มอลไลซ์ค่าอุปกรณ์พาสซีฟในขั้นตอนที่ 1 ด้วยการสเกลถึงความถี่และขนาด เพื่อให้ได้คุณสมบัติของวงจรตามที่ต้องการ โดยที่

- ค่าความถี่สเกล k_f หาได้จากค่าความถี่คัทออฟ ω_c ที่ต้องการ เช่น ต้องการ $\omega_c = 2\pi f_c = 1000 \text{ rad/sec}$ นั่นคือ จะได้ $k_f = 1000$ เช่นกัน
- ค่าขนาดสเกล k_m หาได้จากค่าความต้านทานสเกล R ที่เลือกใช้ เช่น เลือกค่า $R = 1000 \Omega$ นั่นคือ จะได้ $k_m = 1000$

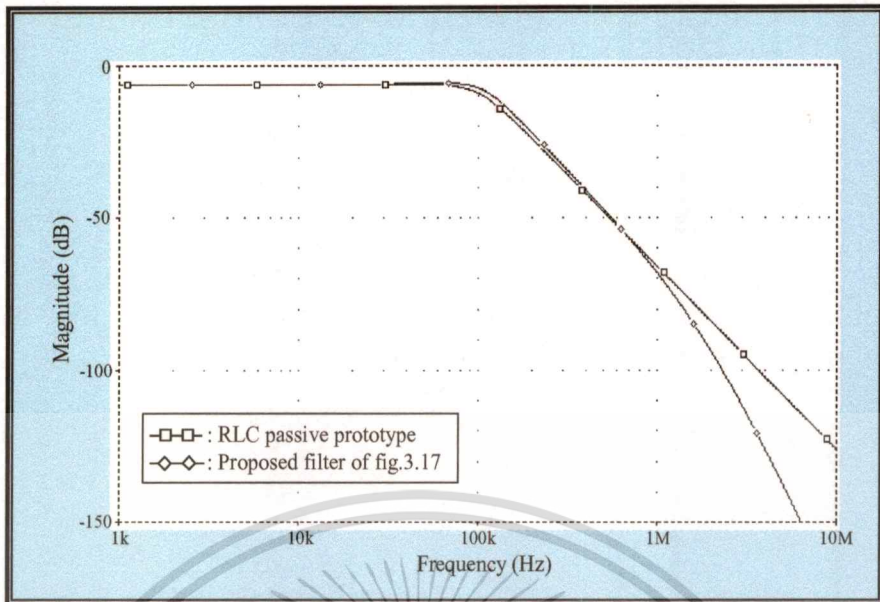
หลังจากนั้นทำการคืนนอร์มอลไลซ์ค่าอุปกรณ์พาสซีฟในขั้นตอนที่ 1 ด้วย k_f และ k_m ตามความสัมพันธ์ดังสมการที่ (3.28) ซึ่งก็จะได้อุปกรณ์พาสซีฟค่าใหม่ขึ้น

ขั้นตอนที่ 3 : เลือกค่า B จากออปแอมป์ที่ใช้ในวงจร เช่น เลือกใช้ออปแอมป์เบอร์ LM741 ก็จะได้ค่า GBP เท่ากับ $B = 5.906 \text{ Mrad/s}$ เป็นต้น นำค่า B และค่าคืนนอร์มอลไลซ์ของอุปกรณ์พาสซีฟที่ได้จากขั้นตอนที่ 2 ไปคำนวณหาค่าอัตราขยายค่าความนำ g_m ของโอทีเอที่จะใช้ในวงจรจากความสัมพันธ์ในตารางที่ 3.1 หรือ ตารางที่ 3.2

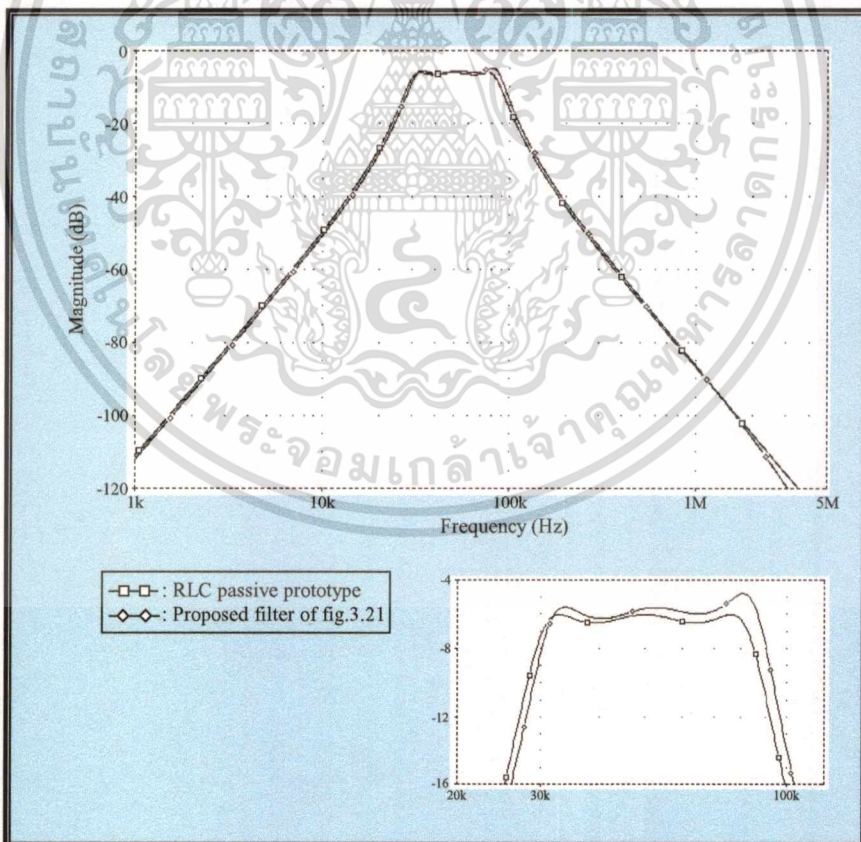
ขั้นตอนที่ 4 : นำกลุ่มวงจรแอกทีฟย่อยที่ออกแบบไปต่อแทนที่ส่วนสาขาขานานและสาขาอนุกรมของวงจรแลคเคอร์คั่นแบบโดยตรง ก็จะได้วงจรกรองสัญญาณแลคเคอร์โหมคระแสดโดยใช้ออปแอมป์และ โอทีเอเป็นบล็อกวงจรแอกทีฟหลัก ปราศจากการใช้อุปกรณ์พาสซีฟจากภายนอก

3.6.5 ผลการเลียนแบบการทำงานของวงจร

คุณสมบัติของวงจรกรองสัญญาณแลคเคอร์โหมคระแสดที่นำเสนอ ถูกทดสอบโดยใช้การเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE โดยใช้ข้อกำหนดและอุปกรณ์ต่างๆ ในวงจรที่มีคุณสมบัติเหมือนกับหัวข้อที่ 3.3.3 ผลการเลียนแบบผลตอบสนองทางความถี่ของวงจรกรองสัญญาณโหมคระแสดดังรูปที่ 3.17 ในตัวอย่างที่ 2 ซึ่งถูกออกแบบให้มีคุณสมบัติเป็นวงจรกรองผ่านความถี่ต่ำอันดับสามแบบบัทเทอร์เวิร์ทที่มี $f_c = 100 \text{ kHz}$ แสดงได้ดังรูปที่ 3.22 ซึ่งจะเห็นว่ามีความใกล้เคียงสอดคล้องกับผลตอบสนองทางความถี่ที่ได้จากวงจรแลคเคอร์พาสซีฟต้นแบบและพบว่าในช่วงความถี่ปฏิบัติงานสูงกว่า 1 MHz ขึ้นไปผลตอบสนองทางความถี่ของวงจรมีแนวโน้มแตกต่างไปจากที่คาดการณ์ไว้ ทั้งนี้เนื่องมาจากผลของโดมิแนนซ์โพลตัวที่สองของออปแอมป์ในวงจร



รูปที่ 3.22 ผลตอบสนองทางความถี่ของวงจรกรองผ่านความถี่ต่ำอันดับสาม โหมดกระแสแบบบัทเทอร์เวอรัท



รูปที่ 3.23 ผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่อันดับหก โหมดกระแสแบบเชฟบีเชฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.23 แสดงผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่อันดับหกโหมด กระแสแบบเซฟบีเซฟ ดังรูปที่ 3.21 ซึ่งมีคุณสมบัติของวงจรเป็นไปตามที่ได้ออกแบบไว้ในตัวอย่างที่ 3

3:7 สรุป

บทนี้ได้นำเสนอแนวทางการวิจัยและพัฒนาวงจรอีกแนวทางหนึ่งสำหรับสังเคราะห์และออกแบบวงจรประมวลผลสัญญาณอนาล็อกโดยใช้บล็อกวงจรแอกทีฟพื้นฐาน คือ ออปแอมป์ และ ไอทีเอ ทำหน้าที่เป็นเซลล์มาตรฐาน หลักการที่ได้นำเสนอมีคุณสมบัติที่น่าสนใจหลายประการ เช่น

- ปราศจากอุปกรณ์พาสซีฟจากภายนอก ทำให้มีความเหมาะสมในการนำไปออกแบบฟังก์ชันของวงจรในลักษณะเซมิคัสตัมด้วยเทคโนโลยีแบบมอสหรือแบบไบโพลาร์ เพื่อนำไปสร้างเป็นวงจรรวมขนาดใหญ่มาก
- เนื่องจากการสังเคราะห์วงจรประกอบด้วยเซลล์มาตรฐานเพียงสองชนิดเท่านั้น ทำให้มีความเหมาะสมกับลักษณะการออกแบบวงจรอย่างเป็นระบบ ทั้งยังมีขั้นตอนการออกแบบวงจรง่ายไม่ซับซ้อน
- คุณสมบัติของวงจรสามารถปรับแต่งค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการแปรค่าอัตราขยายค่าความนำของไอทีเอในวงจร
- เนื่องจากเทคนิคนี้อาศัยคุณสมบัติของโพลภายในของออปแอมป์เป็นสำคัญ ทำให้วงจรที่ได้มีช่วงความถี่ปฏิบัติงานมีค่าสูง

ผลจากการเขียนแบบการทำงานของวงจรได้แสดงให้เห็นถึงคุณสมบัติในการทำงานของวงจรว่ามีความใกล้เคียงและสอดคล้องเป็นไปในแนวทางเดียวกับหลักการทางทฤษฎีที่ได้นำเสนอ

การสังเคราะห์และออกแบบวงจรกรองสัญญาณโหมดกระแส โดยใช้วงจร CDBA

4.1 กล่าวนำ

ปัจจุบันด้วยความเจริญก้าวหน้าทางเทคโนโลยีการออกแบบและการสร้างวงจรประมวลผลสัญญาณอนาลอกในรูปแบบของวงจรรวม (Integrated Circuit) หรือไอซี (IC) ตลอดจนความแพร่หลายในการนิยมใช้งานอุปกรณ์แบบพกพา (portable equipment) ต่างๆ ทำให้การผลิตวงจรรวมในยุคปัจจุบันได้ถูกพัฒนาให้มีขนาดเล็กลงไปอย่างมาก และใช้แรงดันไฟเลี้ยงของวงจรถ่ำ นอกจากนี้ความพยายามในการออกแบบวงจรให้มีผลตอบสนองต่อความถี่ในการปฏิบัติงานที่สูงยังเป็นแนวทางการพัฒนางจรที่สำคัญอีกด้วย จากประเด็นที่ได้กล่าวมาข้างต้นจึงเห็นได้ว่าแนวทางการคิดค้นเพื่อออกแบบวงจรให้กินกำลังไฟฟ้าน้อยลง สามารถทำงานได้ที่ความถี่ปฏิบัติงานสูง เป็นแนวทางวิจัยที่มีความสำคัญและน่าสนใจเป็นอย่างมากในการพัฒนาออกแบบวงจรรวมสำหรับการประมวลผลสัญญาณอนาลอก

วงจรกรองสัญญาณแอกทีฟ (active filter) เป็นวงจรรอนาลอกประเภทหนึ่งที่มีความสำคัญเป็นอย่างมากสำหรับงานด้านการประมวลผลสัญญาณอนาลอก เนื่องจากมีคุณสมบัติเด่น คือ มีความเหมาะสมกับการนำไปสร้างเป็นวงจรรวม มีช่วงความถี่ในการปฏิบัติงานสูง และสิ้นเปลืองกำลังไฟฟ้าต่ำ นอกจากนี้ยังพบว่าหากทำการออกแบบโดยอาศัยโครงสร้างวงจร LC แลคเคอร์แบบรีซิสทีฟเทอร์มินาเทด (resistive doubly terminated LC ladder) แล้ว พบว่าความไวต่อการเปลี่ยนแปลงค่าอุปกรณ์จะมีค่าที่ต่ำอีกด้วย [10]-[12] โดยทั่วไปการสังเคราะห์วงจรรองสัญญาณแลคเคอร์โดยอาศัยโครงสร้าง Leapfrog สามารถทำการออกแบบได้โดยใช้บล็อกวงจรแอกทีฟเป็นอุปกรณ์หลัก อาทิเช่น ออปแอมป์ โอทีเอ หรือ วงจรสายพานกระแสรุ่นที่สอง เป็นต้น และเนื่องจากวัตถุประสงค์ของแนวทางการวิจัยและพัฒนางจรในปัจจุบันได้เน้นถึงการออกแบบวงจรให้สามารถทำงานได้ที่แรงดันไฟเลี้ยงต่ำเพื่อให้สิ้นเปลืองกำลังไฟฟ้าน้อยลง และสามารถทำงานได้ที่ย่านความถี่สูงขึ้น จึงทำให้บล็อกวงจรแอกทีฟชนิดที่มีอัตราขยายสัญญาณแรงดันหรือกระแสเท่ากับหนึ่ง อย่างเช่น วงจรสายพานกระแสรุ่นที่สองซึ่งวงจรภายในประกอบด้วยวงจรตามแรงดัน และวงจรตามกระแส ดูเหมือนจะมีความเหมาะสมกับการออกแบบวงจรเพื่อให้บรรลุวัตถุประสงค์ดังกล่าว ด้วยเหตุนี้งานวิจัยที่เกี่ยวกับการออกแบบวงจรรวมผลสัญญาณอนาลอกรูปแบบต่างๆ โดยใช้วงจรสายพานกระแสรุ่นที่สองเป็นบล็อกวงจรแอกทีฟหลักจึงได้รับความสนใจและมีการพัฒนานำเสนอมากขึ้นเป็นลำดับ [28]-[30], [37] และเมื่อไม่นานมานี้ A. Car และคณะได้นำเสนอ

บล็อกวงจรแอกทีฟแนวใหม่ ชื่อว่าวงจร CDBA (Current Differencing Buffered Amplifier) ซึ่งวงจรภายในประกอบด้วยวงจรตามกระแสและวงจรตามแรงดันเช่นกัน พร้อมทั้งยังได้แสดงขั้นตอนการสังเคราะห์ฟังก์ชันถ่ายโอนแรงดันและฟังก์ชันถ่ายโอนกระแสเพื่อแสดงให้เห็นว่าวงจรที่นำเสนอขึ้นนั้นมีขั้นตอนและรูปแบบวงจรง่ายไม่ซับซ้อน มีความเหมาะสมอย่างมากในการนำไปประยุกต์ใช้เป็นบล็อกวงจรแอกทีฟหลักสำหรับออกแบบวงจรประมวลผลสัญญาณอนาล็อกแบบต่างๆ [15]-[16], [33]

ดังนั้นในบทนี้จึงมุ่งเน้นวัตถุประสงค์หลักสำคัญ 2 ประการ คือ

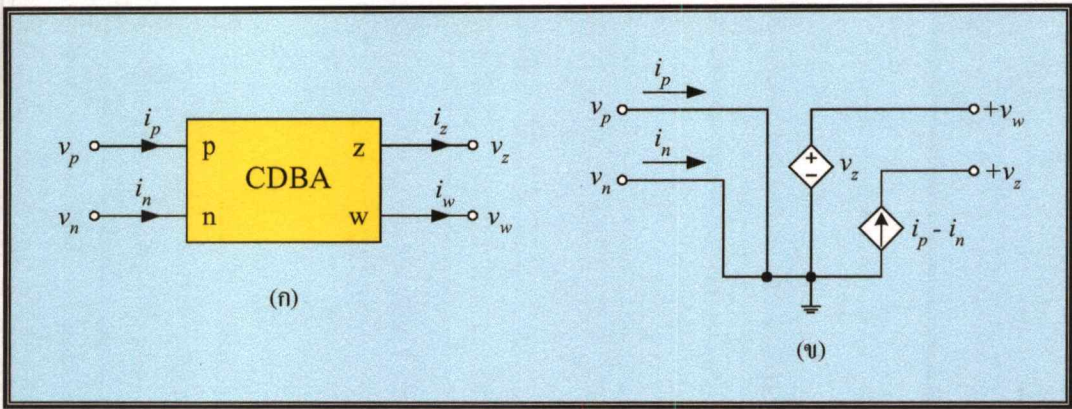
- ประการแรก คือ นำเสนอการออกแบบวงจร CDBA ทำงานที่แรงดันไฟเลี้ยงต่ำประมาณ 2 V และมีช่วงความถี่ในการปฏิบัติงานสูง
- ประการที่สอง คือ นำเสนอขั้นตอนการสังเคราะห์และออกแบบวงจรกรองสัญญาณโหมครกระแสโครงสร้างแบบ Leapfrog โดยใช้วงจร CDBA เป็นบล็อกวงจรแอกทีฟหลัก หลักการที่นำเสนอได้แสดงให้เห็นถึงความเหมาะสมกับการนำไปออกแบบวงจรกรองผ่านแถบความถี่ เนื่องจากมีขั้นตอนและรูปแบบวงจรไม่ซับซ้อน ทั้งยังสามารถลดอุปกรณ์แอกทีฟในวงจรให้มีจำนวนน้อยกว่าหลักการเดิมที่ออกแบบโดยใช้โอปแอมป์ [11]-[12] ไอทีเอ [14] หรือวงจรสายพานกระแส [13] เป็นอุปกรณ์หลักอีกด้วย

4.2 คุณสมบัติพื้นฐานของวงจร CDBA

วงจร CDBA เป็นบล็อกวงจรแอกทีฟแบบสี่ขั้ว ซึ่งมีสัญลักษณ์แสดงได้ดังรูปที่ 4.1(ก) โดยความสัมพันธ์ระหว่างกระแสกับแรงดันของวงจร สามารถเขียนอธิบายได้ดังนี้

$$v_p = 0, \quad v_n = 0, \quad i_z = i_p - i_n \quad \text{และ} \quad v_w = v_z \quad (4.1)$$

สมการที่ (4.1) แสดงเห็นว่า CDBA ประกอบด้วยวงจรหลักภายในที่สำคัญสองส่วน คือวงจรผลต่างกระแส (current differencing circuit หรือ current subtractor) และวงจรตามแรงดัน (voltage buffer amplifier) ซึ่งสามารถเขียนแสดงได้ด้วยวงจรสมมูลดังรูปที่ 4.1(ข) เนื่องจากขั้ว p และขั้ว n รับสัญญาณอินพุตในรูปแบบของกระแส ดังนั้นค่าความต้านทานอินพุตทางขั้ว p และขั้ว n จึงต้องมีค่าต่ำมากหรือเท่ากับศูนย์ในทางทฤษฎี ผลต่างของกระแสอินพุต ($i_p - i_n$) จะถูกเปลี่ยนไปเป็นแรงดันเอาต์พุต v_w โดยอิมพีแดนซ์ซึ่งต่ออยู่ที่ขั้ว z



รูปที่ 4.1 วงจร CDAB

(ก) สัญลักษณ์

(ข) วงจรสมมูล

4.3 กลุ่มวงจรย่อย

จากคุณสมบัติการทำงานพื้นฐานของวงจร CDAB ที่ได้อธิบายถึงในหัวข้อ 4.2 นั้น ประกอบด้วยวงจรย่อยที่สำคัญสองส่วน คือ วงจรผลต่างกระแสที่มีอัตราขยายกระแสเท่ากับหนึ่ง และวงจรตามแรงดัน ดังนั้นในหัวข้อนี้จึงขอกกล่าวถึงรายละเอียดและคุณสมบัติในการทำงานของวงจรย่อยทั้งสองเป็นลำดับแรกเสียก่อน ดังนี้

4.3.1 วงจรผลต่างกระแส

รูปที่ 4.2 แสดงวงจรภาคอินพุทของวงจรผลต่างกระแสที่มีค่าความต้านทานอินพุทต่ำมาก [38] โดยมี V_{BI} และ I_{BI} เป็นแรงดันไบอัสและกระแสไบอัสของวงจร ตามลำดับ หากประมาณว่าทรานซิสเตอร์ทุกตัวมีความสมพงษ์กันทุกประการและไม่คำนึงถึงกระแสเบสของทรานซิสเตอร์แล้ว จะได้ความสัมพันธ์ดังต่อไปนี้

$$i_{in} = i_e + \beta_2 i_e \quad (4.2)$$

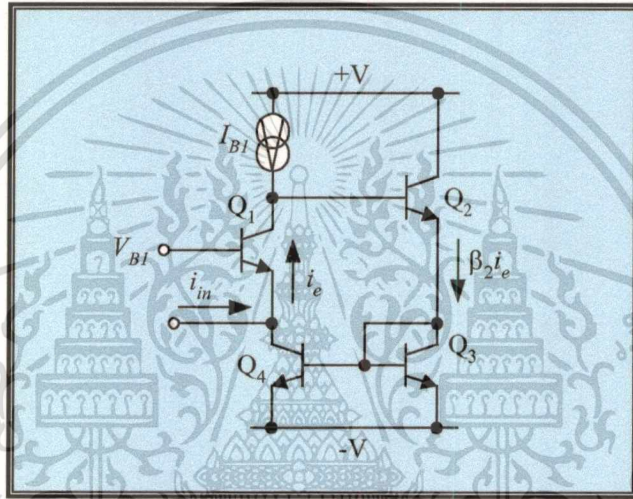
และ

$$v_{in} = r_{e1} i_e \quad (4.3)$$

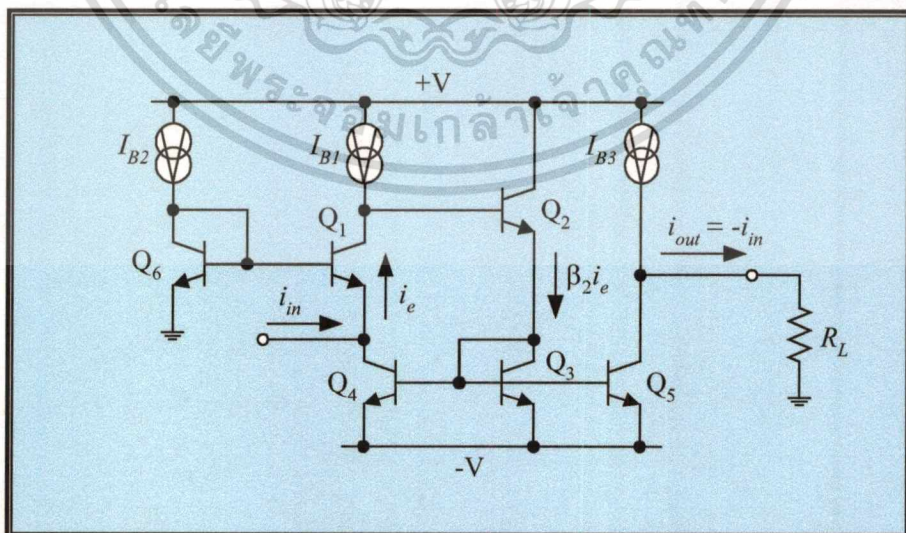
เมื่อ β_2 คือ อัตราขยายกระแสแบบอิมิตเตอร์ร่วมของทรานซิสเตอร์ Q_2 และจากความสัมพันธ์ในสมการที่ (4.2) และสมการที่ (4.3) ทำให้ได้ค่าความต้านทานอินพุทของวงจร r_{in} มีค่าเท่ากับ [ภาคผนวก จ หัวข้อ ๑]

$$r_{in} = \frac{v_{in}}{i_{in}} \cong \frac{r_{e1}}{\beta_2} \quad (4.4)$$

โดยที่ r_{e1} คือ ค่าความต้านทานอิมิตเตอร์กรณีสัญญาณขนาดเล็ก ซึ่งกำหนดโดย $r_{e1} = V_T/I_{B1}$ และ V_T คือ แรงดันความร้อน จากสมการที่ (4.4) แสดงให้เห็นว่าด้วยคุณสมบัติของการป้อนกลับแบบลบที่มีแฟคเตอร์ป้อนกลับเท่ากับ β_2 เป็นผลให้ค่าความต้านทานอินพุทของวงจรมีค่าต่ำมาก ดังนั้นในการออกแบบวงจรผลต่างกระแสซึ่งต้องมีค่าความต้านทานอินพุทต่ำมากจึงได้นำวงจรในรูปที่ 4.2 ทำหน้าที่เป็นวงจรส่วนหน้าเพื่อรับสัญญาณอินพุทกระแส



รูปที่ 4.2 วงจรภาคอินพุทที่มีค่าความต้านทานอินพุทต่ำมาก

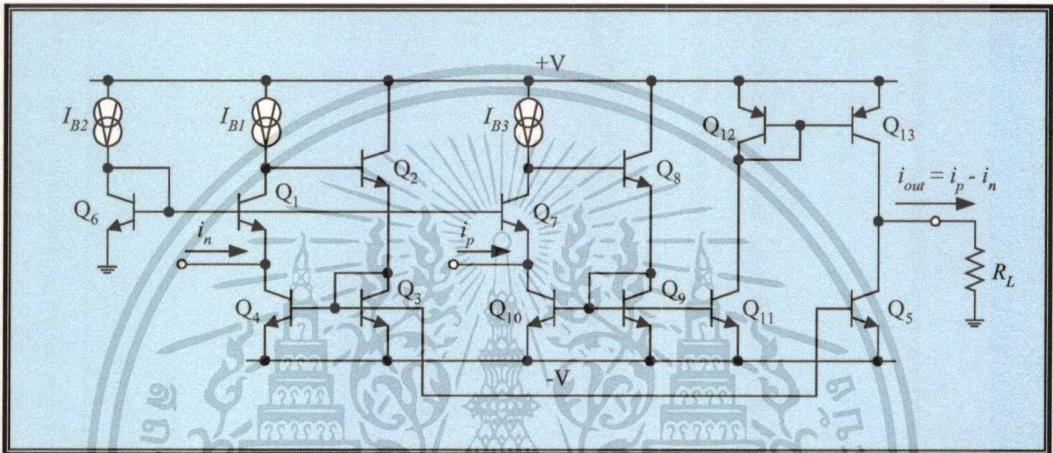


รูปที่ 4.3 วงจรตามกระแส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.3 แสดงวงจรตามกระแส (unity gain current amplifier) ซึ่งพัฒนามาจากวงจรภาคอินพุทในรูปที่ 4.2 โดยการเพิ่มทรานซิสเตอร์ Q_6 และแหล่งจ่ายกระแส I_{B2} ทำหน้าที่เป็นวงจรไบแอส เพื่อให้แรงดันที่ขั้วอินพุทของวงจรมีค่าประมาณศูนย์โวลต์ ขณะที่วงจรสะท้อนกระแส Q_3 - Q_5 และแหล่งจ่ายกระแส I_{B3} จะทำหน้าที่ส่งผ่านกระแสไปเป็นกระแสเอาต์พุต i_{out} ของวงจร ซึ่งจะได้

$$i_{out} = -\beta_2 i_e = -\frac{\beta_2}{\beta_2 + 1} i_{in} \cong -i_{in} \quad (4.5)$$



รูปที่ 4.4 วงจรผลต่างกระแส

รูปที่ 4.4 แสดงวงจรผลต่างกระแสซึ่งประกอบด้วยวงจรตามกระแสดังรูปที่ 4.3 จำนวนสองวงจร Q_1 - Q_5 และ Q_7 - Q_{11} และวงจรสะท้อนกระแส Q_{12} - Q_{13} ที่ทำหน้าที่ส่งผ่านกระแสเพื่อให้เกิดผลต่างของกระแสอินพุททั้งสองของวงจร ดังนั้นกระแสเอาต์พุตของวงจรในกรณีนี้จึงมีค่าเท่ากับ

$$i_{out} = i_p - i_n \quad (4.6)$$

4.3.2 วงจรตามแรงดัน

วงจรตามแรงดันแสดงได้ดังรูปที่ 4.5 ประกอบด้วยวงจรขยายสัญญาณคอลเลกเตอร์ร่วมแบบคอมพลิเมนต์ารีสองชุดต่อร่วมกัน เพื่อให้ค่าความต้านทานอินพุทของวงจรมีค่าสูงมาก [41] ดังนั้นจากลำดับขั้นการวิเคราะห์หาค่าความต้านทานอินพุทของวงจรที่มองเข้าไปที่ขั้ว z หรือ r_z พบว่ามีค่าเท่ากับ [ภาคผนวก จ หัวข้อ ๖2]

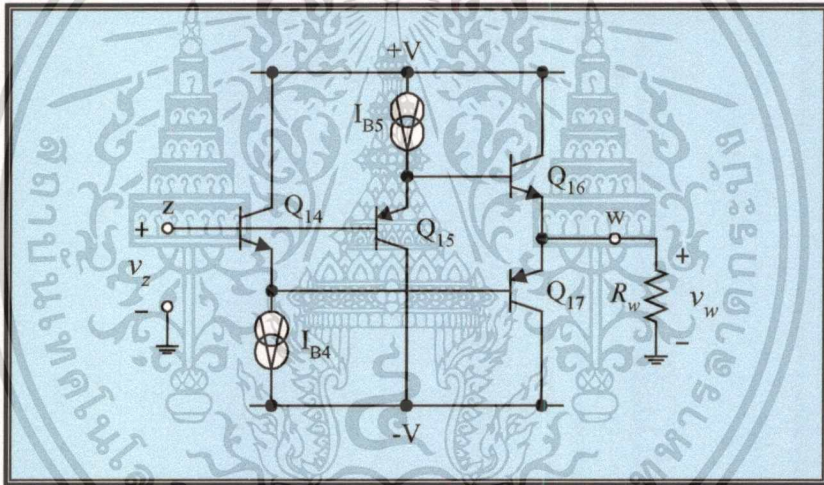
$$r_z \cong \beta_n \beta_p \left(\frac{r_e}{2} + R_w \right) \quad (4.7)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาค้นคว้าเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ $\beta_n = \beta_{14} \cong \beta_{16} \gg 1$, $\beta_p = \beta_{15} \cong \beta_{17} \gg 1$, $r_e = r_{e14} = r_{e15} \cong r_{e16} = r_{e17}$ และ R_w คือ ตัวต้านทานซึ่งต่อระหว่างขั้ว w กับกราวด์ และในทำนองเดียวกันเมื่อทำการวิเคราะห์หาค่าความต้านทานเอาต์พุตของวงจรที่ขั้ว w หรือ r_w พบว่ามีค่าเท่ากับ [ภาคผนวก จ หัวข้อ จ3]

$$r_w \cong \frac{r_e}{2} + \frac{R_z}{\beta_n \beta_p} \quad (4.8)$$

โดยที่ R_z คือ ตัวต้านทานซึ่งต่ออยู่ระหว่างขั้ว z กับกราวด์ ยกตัวอย่างเช่น ถ้ากำหนดให้ $R_z = 1 \text{ k}\Omega$, $R_w = 10 \text{ k}\Omega$, $V_T = 26 \text{ mV}$, $I_{B4} = I_{B5} = 100 \text{ }\mu\text{A}$ และ $\beta_n \cong \beta_p = 100$ แล้วจะได้ r_z และ r_w มีค่าประมาณ $10.1 \text{ M}\Omega$ และ $130 \text{ }\Omega$ ตามลำดับ



รูปที่ 4.5 วงจรตามแรงดัน

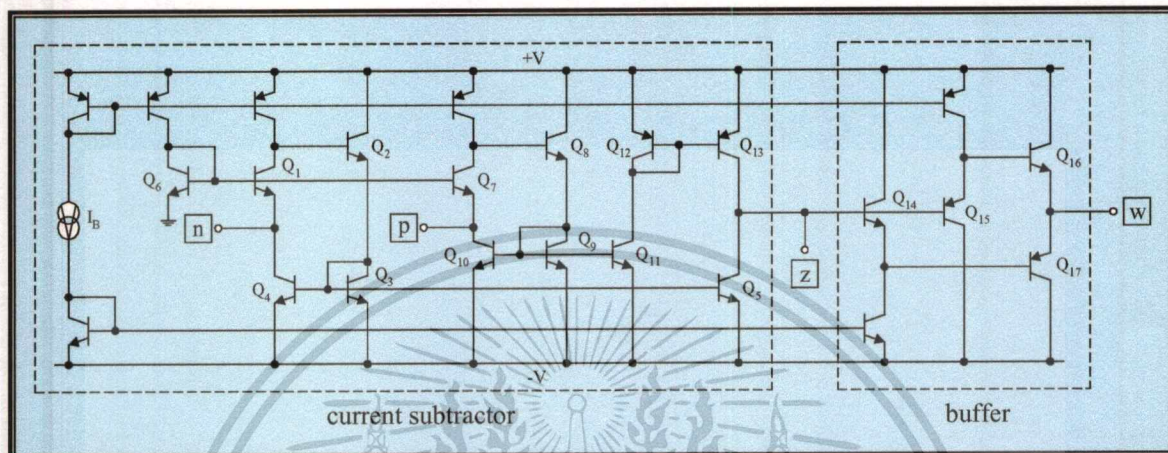
4.4 วงจร CDBA แบบใช้แรงดันไฟเลี้ยงต่ำ

วงจร CDBA แบบใช้แรงดันไฟเลี้ยงต่ำแสดงได้ดังรูปที่ 4.6 ประกอบด้วยวงจรผลต่างกระแสดังรูปที่ 4.4 และวงจรตามแรงดันดังรูปที่ 4.5 โดยมีวงจรสะท้อนกระแสทำหน้าที่เป็นแหล่งจ่ายกระแสไบอัสให้กับของวงจรและปรับให้มีค่ากระแสไบอัสเท่ากันทั้งหมดคือเท่ากับ I_B จากวงจรสังเกตได้ว่าระหว่างแหล่งจ่ายไฟเลี้ยงบวกและแหล่งจ่ายไฟเลี้ยงลบจะใช้ทรานซิสเตอร์จำนวนสองตัวกับแหล่งจ่ายกระแสไบอัสหนึ่งชุดเท่านั้น ทำให้แรงดันไฟเลี้ยงของวงจร V_{supply} มีค่าประมาณ

$$V_{\text{supply}} = +V - (-V) \cong 2(V_{BE} + V_{CE,sat}) \quad (4.9)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ V_{BE} คือ แรงดันตกคร่อมระหว่างขาเบสกับขาอีมีตเตอร์ของทรานซิสเตอร์ และ $V_{CE,sat}$ คือ แรงดันอิมิตัระหว่างขาคอลเลคเตอร์กับขาอีมีตเตอร์ของทรานซิสเตอร์ ซึ่งโดยทั่วไปมีค่าประมาณ $V_{BE} \cong 0.6V-0.7V$ และ $V_{CE,sat} \cong 0.2V-0.3V$ ดังนั้นจากสมการที่ (4.9) จึงพบว่าแรงดันไฟเลี้ยงต่ำสุดของวงจร CDDBA ที่นำเสนอมีค่าประมาณ 2V



รูปที่ 4.6 วงจร CDDBA ที่นำเสนอ

4.4.1 สมรรถนะทางความถี่ของวงจร

จากการวิเคราะห์วงจร CDDBA ที่นำเสนอซึ่งรูปที่ 4.6 กรณีสัญญาณขนาดเล็ก (routine small-signal circuit analysis) โดยใช้วงจรสมมูลแบบไฮบริดพาย (hybrid-pi model) [39]-[40] เมื่อกำหนดให้ทรานซิสเตอร์ที่ใช้ในวงจรทุกตัวมีคุณสมบัติสมพ้องกันทุกประการ จะได้ฟังก์ชันถ่ายโอนกระแสของวงจรเป็นดังนี้ [ภาคผนวก ฉ หัวข้อ ฉ1]

$$\frac{i_z}{i_p - i_n} = \frac{H_1}{(1 + a_1 s)(1 + a_2 s + a_3 s^2)} \quad (4.10)$$

โดยที่

$$H_1 = \frac{g_{mn} g_{mp}}{(g_{mp} + 2g_{\pi p}) \left[g_{mn} + g_{\pi n} \left(1 + \frac{2g_{\pi n}}{g_{mn}} \right) \right]}$$

$$a_1 = \frac{2C_{\pi p} + C_{\mu p}}{g_{mp} + 2g_{\pi p}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$a_2 = \frac{(2C_{\pi n} + C_{\mu n})g_{\pi n} + (C_{\pi n} + 2C_{\mu n})(g_{mn} + 2g_{\pi n})}{g_{mn}(g_{mn} + g_{\pi n})}$$

และ

$$a_3 = \frac{(2C_{\pi n} + C_{\mu n})(C_{\pi n} + 2C_{\mu n})}{g_{mn}(g_{mn} + 2g_{\pi n})} \quad (4.11)$$

เมื่อ g_{mn} (g_{mp}) และ $g_{\pi n}$ ($g_{\pi p}$) คือ ค่าอัตราขยายค่าความนำ (transconductance) และค่าความนำระหว่างขาเบสกับขาอีมิเตอร์ของทรานซิสเตอร์ชนิด npn (ชนิด pnp) ตามลำดับ และ $C_{\pi n}$ ($C_{\pi p}$) และ $C_{\mu n}$ ($C_{\mu p}$) คือ ค่าความจุไฟฟ้าระหว่างขาเบสกับขาอีมิเตอร์ (base-emitter capacitance) และค่าความจุไฟฟ้าระหว่างขาเบสกับขาคอลเลคเตอร์ (base-collector capacitance) ของทรานซิสเตอร์ชนิด npn (ชนิด pnp) ตามลำดับ หากพิจารณาเทอมตัวหารของสมการที่ (4.10) พบว่ามีโพลอยู่สามตำแหน่ง โดยสามารถเขียนแสดงแทนได้ดังนี้คือ

$$D_1(s) = \left(1 - \frac{s}{p_1}\right) \left[1 - s\left(\frac{1}{p_2} + \frac{1}{p_3}\right) + \frac{s^2}{p_2 p_3}\right] \quad (4.12)$$

โดยที่ p_i ($i = 1, 2, 3$) คือ ตำแหน่งโพลของสมการที่ (4.10) ซึ่งโดยทั่วไปโพล p_2 และ p_3 จะมีตำแหน่งแยกจากกัน และหากประมาณว่า $p_3 \gg p_2$ แล้ว สมการที่ (4.12) จึงเขียนใหม่ได้เป็น

$$D_1(s) \cong \left(1 - \frac{s}{p_1}\right) \left[1 - \frac{s}{p_2} + \frac{s^2}{p_2 p_3}\right] \quad (4.13)$$

ดังนั้นเมื่อทำการเปรียบเทียบสัมประสิทธิ์เทอมตัวหารของสมการที่ (4.13) กับสมการที่ (4.10) จะได้ตำแหน่งโพลทั้งสาม มีค่าเท่ากับ

$$p_1 = -\left[\frac{g_{mp} + 2g_{\pi p}}{2C_{\pi p} + C_{\mu p}}\right] \quad (4.14)$$

$$p_2 = -\left[\frac{g_{mn} + g_{\pi n}}{(2C_{\pi n} + C_{\mu n})\left(\frac{g_{\pi n}}{g_{mn}}\right) + (C_{\pi n} + 2C_{\mu n})\left(1 + \frac{2g_{\pi n}}{g_{mn}}\right)}\right] \quad (4.15)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เพื่อการศึกษาค้นคว้าเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ขออนุญาต
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{และ } p_3 = - \left[\frac{g_{\pi n}(2C_{\pi n} + C_{\mu n}) + (g_{m n} + 2g_{\pi n})(C_{\pi n} + 2C_{\mu n})}{(2C_{\pi n} + C_{\mu n})(C_{\pi n} + 2C_{\mu n})} \right] \quad (4.16)$$

สำหรับฟังก์ชันถ่ายโอนแรงดันของวงจร CDBA เมื่อมีตัวต้านทานโหลด R_w ต่ออยู่ที่ขั้ว w จะมีค่าเท่ากับ [ภาคผนวก ฉ หัวข้อ ฉ2]

$$\frac{v_w}{v_z} \cong \frac{H_2 N(s)}{(1 + b_1 s + b_2 s^2)} \quad (4.17)$$

โดยที่

$$H_2 = \frac{g_n g_p}{(G_w + g_p)g_n + G_w g_{\pi p}}$$

$$N(s) = \left(1 + \frac{C_{\pi n}}{g_n} s \right) \left(1 + \frac{C_{\pi p}}{g_p} s \right)$$

$$b_1 = \frac{(G_w + g_p)C_{\pi n} + (G_w + g_n)C_{\pi p}}{(G_w + g_p)g_n + G_w g_{\pi p}}$$

และ

$$b_2 = \frac{C_{\pi n} C_{\pi p}}{(G_w + g_p)g_n + G_w g_{\pi p}} \quad (4.18)$$

เมื่อกำหนดให้ $g_p = g_{\pi p} + g_{\pi n}$, $g_n = g_{m n} + g_{\pi n}$ และ $G_w = 1/R_w$ พิจารณาเทอมตัวหารของสมการที่ (4.17) พบว่ามีโพลอยู่สองตำแหน่ง โดยสามารถเขียนแสดงแทนได้ดังนี้คือ

$$D_2(s) = \left[1 - s \left(\frac{1}{p_4} + \frac{1}{p_5} \right) + \frac{s^2}{p_4 p_5} \right] \cong \left[1 - \frac{s}{p_4} + \frac{s^2}{p_4 p_5} \right] \quad (4.19)$$

โดยประมาณว่า $p_5 \gg p_4$ ทำให้ตำแหน่งโพลทั้งสองสามารถวิเคราะห์หาได้โดยการเปรียบเทียบสัมประสิทธิ์ในเทอมตัวหารของสมการที่ (4.19) กับสมการที่ (4.17) ซึ่งจะได้ค่าเท่ากับ

$$p_4 = - \frac{(G_w + g_p)g_n + G_w g_{\pi p}}{(G_w + g_p)C_{\pi n} + (G_w + g_n)C_{\pi p}} \quad (4.20)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ

$$p_5 = - \left(\frac{G_w + g_n}{C_{\pi n}} + \frac{G_w + g_p}{C_{\pi p}} \right) \quad (4.21)$$

ตัวอย่างเช่น ถ้ากำหนดให้ $C_{\pi n} = 8.25 \times 10^{-14}$ F, $C_{\pi p} = 8.98 \times 10^{-14}$ F, $C_{\mu n} = 4.14 \times 10^{-14}$ F และ $C_{\mu p} = 4.22 \times 10^{-14}$ F โดยในที่นี้ โพล p_3 และ p_5 ต่างเป็นนอนโดมิแนนซ์โพล (non-dominant pole) ที่ไม่มีผลกระทบต่อสมรรถนะทางความถี่ของวงจรจึงสามารถละทิ้งไม่ต้องนำมาพิจารณาได้ ดังนั้นจากสมการที่ (4.14), (4.15) และ (4.20) จะได้ตำแหน่งโพล p_1, p_2 และ p_4 อยู่ที่ประมาณ 1.5 GHz, 2.67 GHz และ 2.14 GHz ตามลำดับ ทำให้พบว่าขีดจำกัดในการปฏิบัติงานทางความถี่สูงของวงจรจึงอยู่ที่ตำแหน่งโพลต่ำสุด คือ โพล p_1 ซึ่งขึ้นกับพารามิเตอร์ของทรานซิสเตอร์ Q_{12} - Q_{13} ชนิด pnp ที่ทำหน้าที่เป็นวงจรสะท้อนกระแส แต่อย่างไรก็ตามตำแหน่งโพล p_1 ก็ยังถือว่ามีตำแหน่งอยู่ในย่านความถี่สูงอยู่ ทำให้กล่าวได้ว่าวงจรที่นำเสนอขึ้นนี้มีผลตอบสนองทางความถี่ปฏิบัติงานสูง สามารถนำไปออกแบบประยุกต์ใช้งานด้านความถี่สูงและกินไฟต่ำได้

4.4.2 ค่าความคลาดเคลื่อนในการส่งผ่านกระแสและแรงดันของวงจร

จากสมการที่ (4.10) และ (4.17) จะเห็นว่า H_1 และ H_2 แทนถึงอัตราขยายกระแสและอัตราขยายแรงดันของวงจร CDBA ที่นำเสนอ หากประมาณว่า $g_{mn} \gg g_{\pi n}$ และ $g_{mp} \gg g_{\pi p}$ จะได้ $H_1 = H_2 = 1$ แต่ในทางปฏิบัติหากพารามิเตอร์ g_{mn} และ g_{mp} มีค่าไม่มากพอเมื่อเทียบกับค่า $g_{\pi n}$ และ $g_{\pi p}$ แล้ว ผลก็คือจะทำให้เกิดค่าความคลาดเคลื่อนในการส่งผ่านกระแสและค่าความคลาดเคลื่อนในการส่งผ่านแรงดันขึ้นในวงจร โดยที่คุณสมบัติในการส่งผ่านกระแสและแรงดันของวงจรตามกระแสและวงจรตามแรงดันสามารถเขียนอธิบายได้ด้วยสมการรูปแบบทั่วไปดังนี้

$$\frac{i_z}{i_p - i_n} = \frac{1}{1 + \mathcal{E}_i} \quad (4.22)$$

และ

$$\frac{v_w}{v_z} = \frac{1}{1 + \mathcal{E}_v} \quad (4.23)$$

เมื่อ \mathcal{E}_i และ \mathcal{E}_v คือ ค่าความคลาดเคลื่อนในการส่งผ่านกระแสและค่าความคลาดเคลื่อนในการส่งผ่านแรงดันของวงจร ตามลำดับ ดังนั้นจากค่า H_1 ในสมการที่ (4.10) และค่า H_2 ในสมการที่ (4.17) สามารถคำนวณหา \mathcal{E}_i และ \mathcal{E}_v ที่เกิดขึ้น มีค่าเท่ากับ

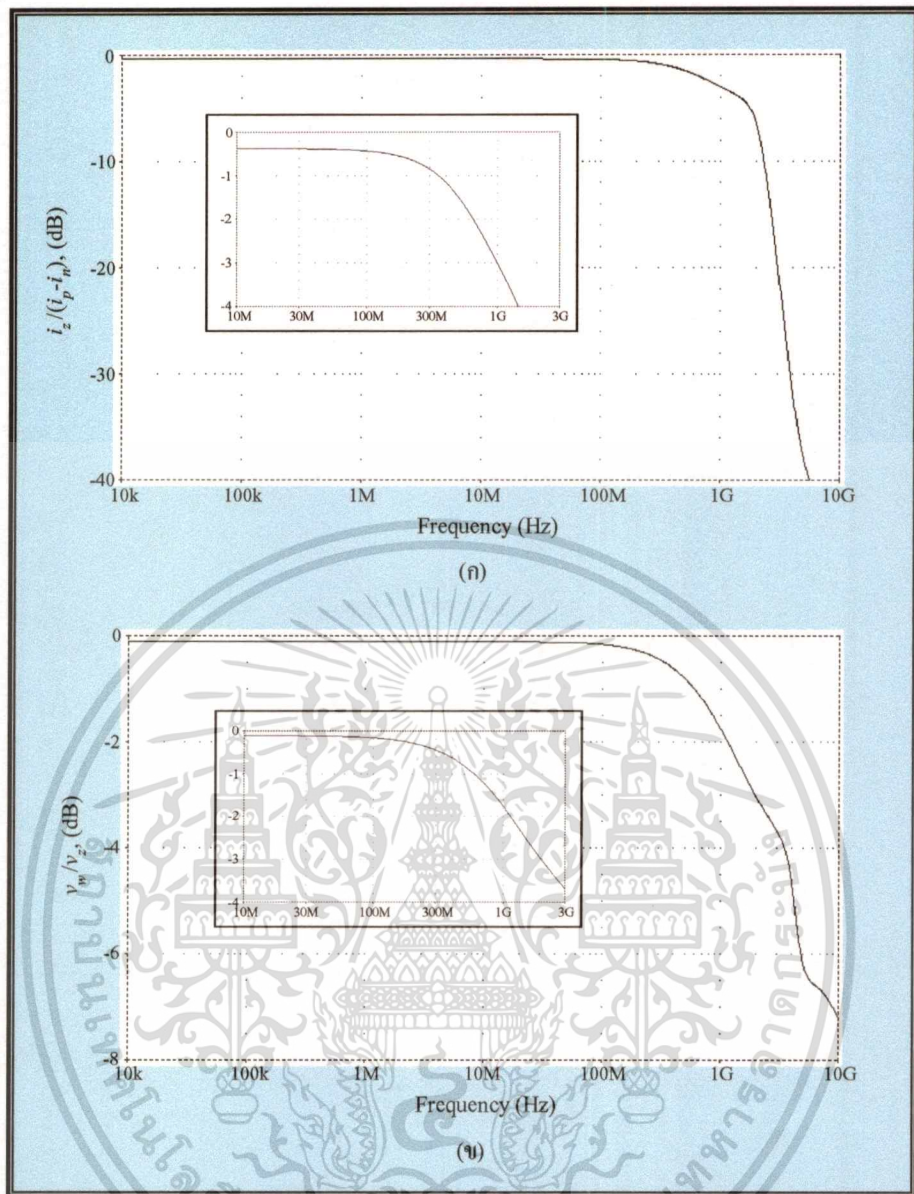
$$\varepsilon_i = \left\{ \frac{(g_{mp} + 2g_{\pi p}) \left[g_{mn} + g_{\pi n} \left(1 + \frac{2g_{\pi n}}{g_{mn}} \right) \right] - g_{mn}g_{mp}}{g_{mn}g_{mp}} \right\} \quad (4.24)$$

$$\text{และ } \varepsilon_v = \left[\frac{G_w (g_{mn} + g_{\pi n} + g_{\pi p})}{(g_{mn} + g_{\pi n})(g_{mp} + g_{\pi p})} \right] \quad (4.25)$$

ตัวอย่างเช่น หากทำการออกแบบวงจร CDDBA ดังรูปที่ 4.6 ภายใต้เทคโนโลยีแบบ $0.7\mu\text{m}$ BiCMOS process parameters โดยใช้กระแสไบอัส $I_B = 100\ \mu\text{A}$ จะได้ $g_{mn} = 2.23 \times 10^{-3}\ \text{A/V}$, $g_{mp} = 2.14 \times 10^{-3}\ \text{A/V}$, $g_{\pi n} = 4.17 \times 10^{-5}\ \text{A/V}$ และ $g_{\pi p} = 4.38 \times 10^{-5}\ \text{A/V}$ ดังนั้นจากสมการที่ (4.24) จะได้ ε_i มีค่าเท่ากับ 6.12 % และจากสมการที่ (4.25) เมื่อ $R_w = 10\ \text{k}\Omega$ จะได้ ε_v มีค่าเท่ากับ 4.65 %

4.4.3 ผลการเลียนแบบการทำงานของวงจร

ในที่นี้สมรรถนะในการทำงานของวงจร CDDBA แบบใช้แรงดันไฟเลี้ยงต่ำที่ได้นำเสนอด้รูปที่ 4.6 จะทดสอบโดยใช้การเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE ภายใต้เทคโนโลยีแบบ $0.7\mu\text{m}$ BiCMOS process parameters โดยใช้แหล่งจ่ายไฟเลี้ยงมีค่าเท่ากับ $\pm 1\text{V}$ กระแสไบอัส $I_B = 100\ \mu\text{A}$, $R_z = 1\ \text{k}\Omega$ และ $R_w = 10\ \text{k}\Omega$ ซึ่งจากผลการเลียนแบบการทำงานของวงจรพบว่ากระแสออฟเซต (dc offset current) ที่ขั้ว z มีค่าเท่ากับ $3.23\ \mu\text{A}$ แรงดันออฟเซต (dc offset voltage) ที่ขั้ว w มีค่าประมาณ $1.98\ \text{mV}$ และกำลังไฟที่เกิดขึ้นทั้งหมดมีค่าเท่ากับ $1.84\ \text{mW}$ ขณะที่ผลตอบสนองทางความถี่ของวงจรแสดงได้ดังรูปที่ 4.7 ซึ่งแสดงให้เห็นว่าวงจรที่นำเสนอมีช่วงปฏิบัติการทางความถี่ได้สูงจนถึงประมาณ $1\ \text{GHz}$ เป็นการยืนยันถึงสมรรถนะของวงจรที่นำเสนอว่ามีแบนด์วิดท์กว้าง สามารถทำงานที่แรงดันไฟเลี้ยงต่ำ รวมทั้งมีค่าออฟเซตในการส่งผ่านกระแสและแรงดันต่ำ



รูปที่ 4.7 ผลตอบสนองทางความถี่ของวงจร CDBA ดังรูปที่ 4.6

(ก) คุณสมบัติการส่งผ่านกระแส

(ข) คุณสมบัติการส่งผ่านแรงดัน

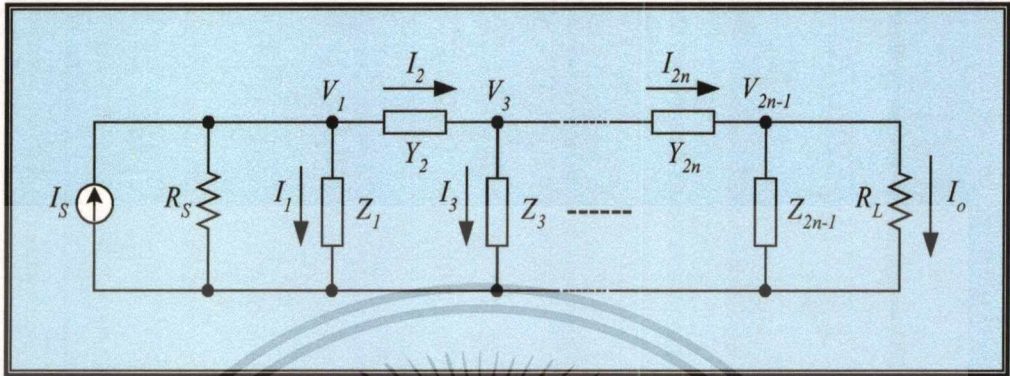
4.5 วงจรกรองสัญญาณโหมคกระแสโครงสร้างแบบ Leapfrog โดยใช้วงจร CDBA

4.5.1 การสังเคราะห์วงจร LC แลคเตอร์โครงสร้างแบบ Leapfrog โดยใช้วงจร CDBA

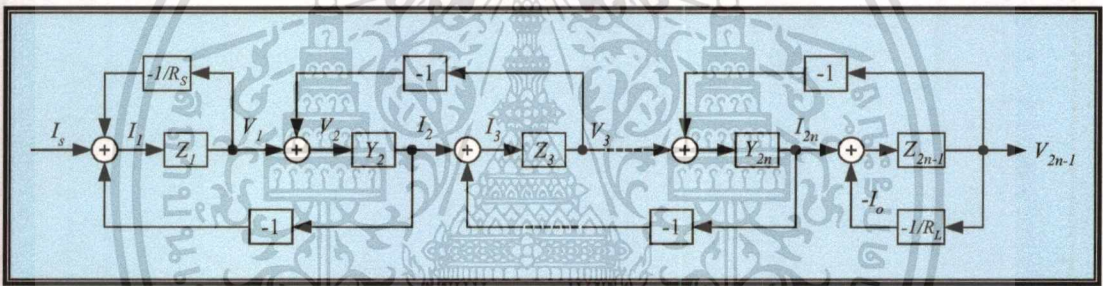
ในการสังเคราะห์และออกแบบวงจรกรองสัญญาณโหมคกระแสโครงสร้างแบบ Leapfrog โดยใช้วงจร CDBA เป็นบล็อกวงจรแอกทีฟหลักนั้น ในที่นี้ได้อาศัยหลักการเลียนแบบวงจร LC แลคเตอร์พาสซีฟด้นแบบแบบรีซิสทีฟเทอร์มิเนต (resistively terminated ladder LC passive prototype) ซึ่งมีโครงสร้างทั่วไปของวงจรแสดงได้ดังรูปที่ 4.8 เมื่อ R_s และ R_L คือ ตัวต้านทานที่ต่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทางด้านอินพุตและทางด้านเอาต์พุตของวงจร ตามลำดับ และในกรณีทั่วไป R_S และ R_L สามารถแปรค่าได้ (arbitrary) คุณสมบัติระหว่างกระแสกับแรงดันของวงจรสามารถเขียนอธิบายความสัมพันธ์ได้ดังนี้



รูปที่ 4.8 วงจร LC เลดเดอร์โหนดกระแสแบบปริซีสทิฟเทอร์มินเนท



รูปที่ 4.9 บล็อกโคอะแกรมโครงสร้างแบบ Leapfrog ของวงจร LC เลดเดอร์โหนดกระแสแบบปริซีสทิฟเทอร์มินเนท

$$I_1 = I_S - \frac{V_1}{R_S} - I_2$$

$$V_1 = I_1 Z_1$$

$$I_2 = Y_2 (V_1 - V_3)$$

(4.26)

$$V_3 = Z_3 (I_2 - I_4)$$

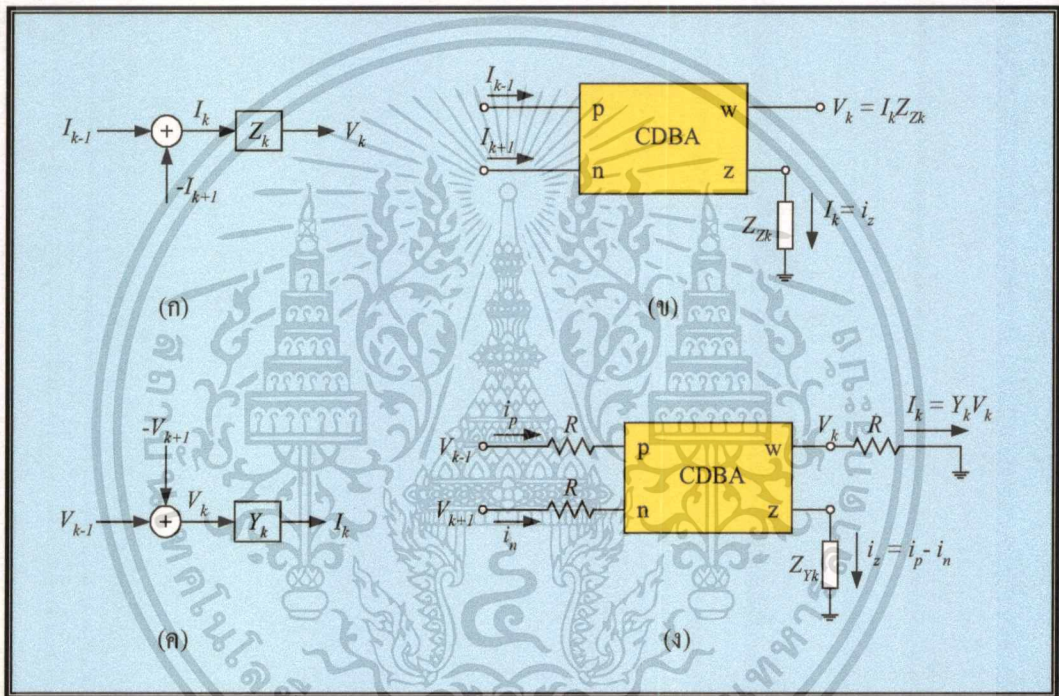
⋮

$$I_n = Y_n (V_{n-1} - V_{n+1})$$

$$V_n = Z_n (I_{n-1} - I_{n+1})$$

และ
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

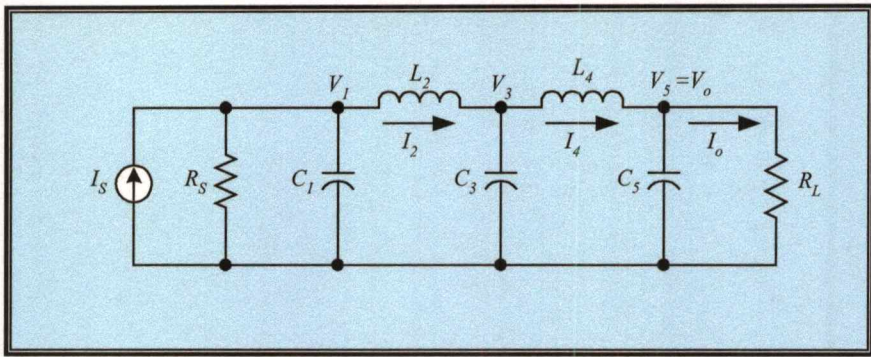
โดยที่ Z_i และ Y_i คือ องค์ประกอบอิมพีแดนซ์ และองค์ประกอบแอดมิตแตนซ์ของวงจรตามลำดับ จากความสัมพันธ์ดังสมการที่ (4.26) สามารถนำมาเขียนเป็นบล็อกไดอะแกรมในรูปโครงสร้างแบบ Leapfrog จะได้ดังรูปที่ 4.9 และสังเกตได้ว่ามีองค์ประกอบในการทำงานที่สำคัญสองส่วน คือ การรวมสัญญาณกระแสแล้วเปลี่ยนเป็นแรงดันโดยผ่านองค์ประกอบอิมพีแดนซ์ดังรูปที่ 4.10(ก) และการรวมสัญญาณแรงดันแล้วเปลี่ยนให้เป็นกระแสโดยผ่านองค์ประกอบแอดมิตแตนซ์ดังรูปที่ 4.10(ค) เมื่อทำการสังเคราะห์ห้อยประกอบสำคัญทั้งสองส่วนโดยใช้วงจร CDBA แล้วจะได้วงจรแอดมิตทิฟย่อยดังแสดงในรูปที่ 4.10(ข) และ 4.10(ง) ตามลำดับ โดยที่ $R = 1 \Omega$ และ $Y_k = Z_{Yk}$



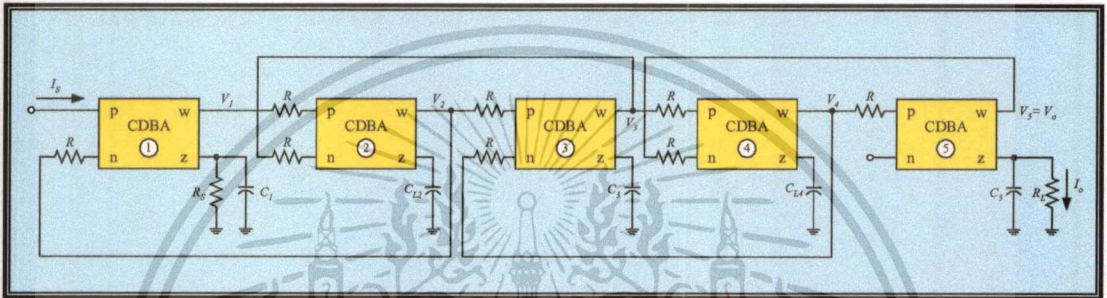
รูปที่ 4.10 การสังเคราะห์ห้อยประกอบย่อยในรูปที่ 4.9 โดยใช้วงจร CDBA

เพื่อเป็นการแสดงขั้นตอนในการออกแบบวงจรกรองสัญญาณ โหมดกระแสโดยใช่วงจร CDBA เป็นบล็อกวงจรแอดทิฟหลัก ในที่นี้ได้เลือกใช้วงจรกรองผ่านความถี่ต่ำอันดับห้าโหมดกระแส (5th-order LC ladder lowpass filter) ดังแสดงในรูปที่ 4.11 เป็นวงจรพาสซีฟต้นแบบ ดังนั้นเมื่ออาศัยพื้นฐานการสังเคราะห์ห้อยประกอบแอดทิฟย่อยดังรูปที่ 4.10 จะได้วงจรกรองผ่านความถี่ต่ำอันดับห้าโหมดกระแสที่ใช่วงจร CDBA เป็นบล็อกวงจรแอดทิฟหลักดังรูปที่ 4.12 โดยที่ $C_{Li} = L_i$ ($i = 2, 4$) จากวงจรจะเห็นว่าคลวดเหนี่ยวนำ L_i ในวงจรต้นแบบจะถูกเปลี่ยนไปเป็นตัวเก็บประจุ C_{Li} ด้วยคุณสมบัติของวงจร CDBA ดังรูปที่ 4.10(ง) ดังนั้นจึงกล่าวได้ว่าขั้นตอนที่ได้นำเสนอไม่จำเป็นต้องใช้คลวดเหนี่ยวนำในการสังเคราะห์ห้อยประกอบ

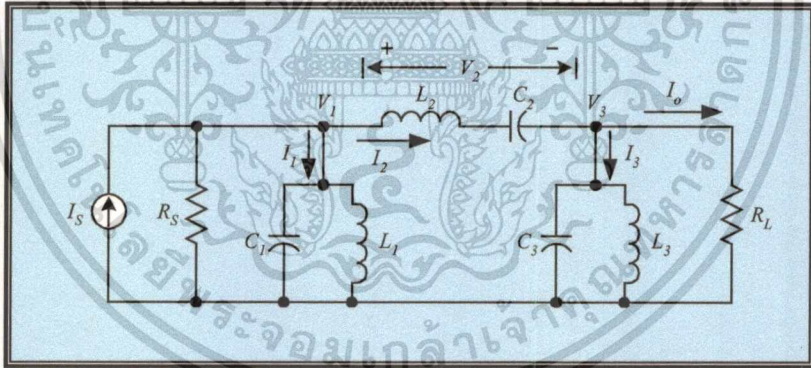
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.11 วงจรกรองผ่านความถี่ต่ำอันดับห้าโหมคระแส



รูปที่ 4.12 การสังเคราะห์ห้วงจรกรองผ่านความถี่ต่ำในรูปที่ 4.11 โดยใช้วงจร CDBA



รูปที่ 4.13 วงจรกรองผ่านแถบความถี่อันดับหกโหมคระแส

4.5.2 การสังเคราะห์ห้วงจรกรองผ่านแถบความถี่โดยใช้วงจร CDBA

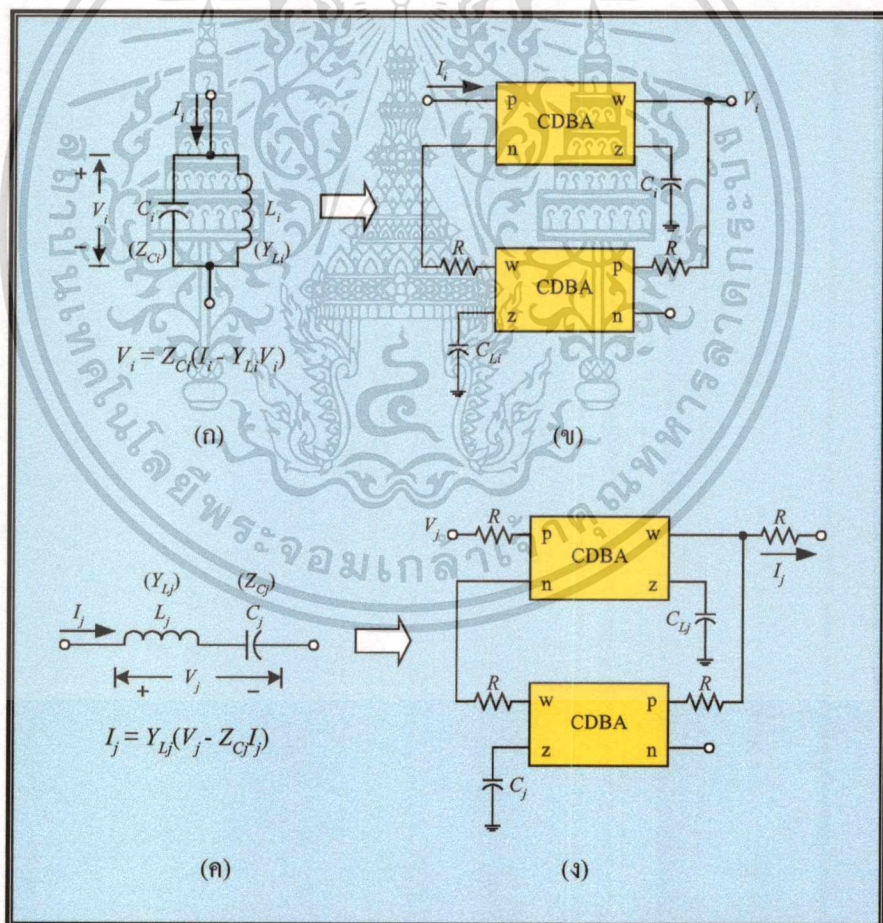
นอกจากการสังเคราะห์ห้วงจรกรองผ่านความถี่ต่ำโดยใช้วงจร CDBA แล้ว หลักการที่ได้นำเสนอยังมีความเหมาะสมเป็นอย่างยิ่งในการนำไปสังเคราะห์ห้วงจรกรองผ่านแถบความถี่อีกด้วย ตัวอย่างของวงจรกรองผ่านแถบความถี่ซึ่งประกอบด้วยสาขาขวงจร LC ขนานและวงจร LC อนุกรม นั้นแสดงได้ดังรูปที่ 4.13 สังเกตได้ว่าโครงสร้างหลักของวงจรประกอบด้วยสาขาย่อยสองส่วน คือ ส่วนของวงจร LC ขนานในสาขาขนาน และส่วนของวงจร LC อนุกรมในสาขาอนุกรม ซึ่งสามารถ

นำส่วนวงจรย่อยทั้งสองมาเขียนแสดงได้ดังรูปที่ 4.14(ก) และ 4.14(ค) ตามลำดับ และสามารถเขียนอธิบายความสัมพันธ์ระหว่างแรงดันกับกระแสได้ดังสมการต่อไปนี้ สำหรับวงจร LC ขนานในส่วนสาขาขนานจะได้

$$V_i = Z_{C_i} (I_i - Y_{L_i} V_i) = \frac{1}{sC_i} \left(I_i - \frac{V_i}{sL_i} \right) \quad \text{เมื่อ } i = 1, 3, 5, \dots, n \quad (4.27)$$

และวงจร LC อนุกรมในส่วนสาขาอนุกรมจะได้

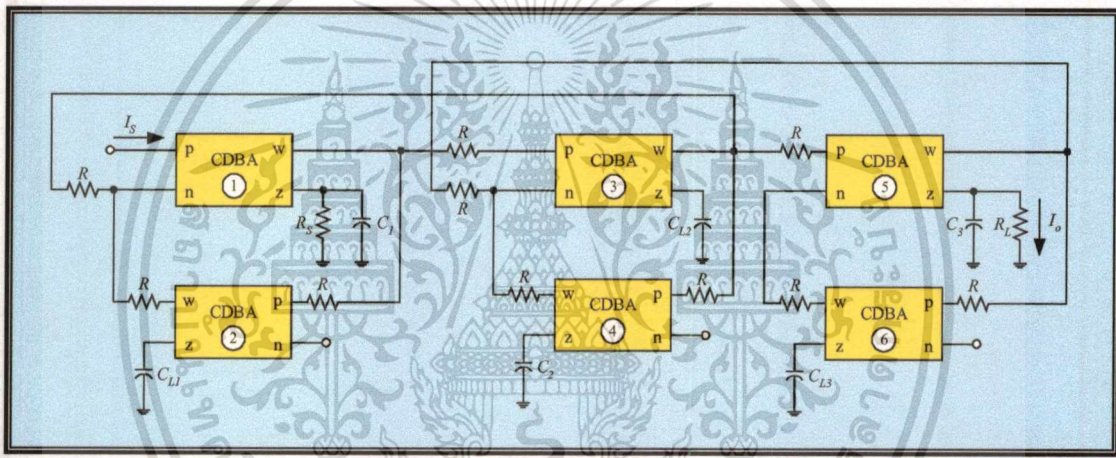
$$I_j = Y_{L_j} (V_j - Z_{C_j} I_j) = \frac{1}{sL_j} \left(V_j - \frac{I_j}{sC_j} \right) \quad \text{เมื่อ } j = 2, 4, 6, \dots, n-1 \quad (4.28)$$



รูปที่ 4.14 การสังเคราะห์ที่ส่วนสาขาขนานและสาขาอนุกรมของวงจรกรองผ่านแถบความถี่โดยใช้วงจร CDBA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการสังเคราะห์วงจรโดยใช้วงจร CDBA สามารถกระทำได้โดยตรงจากคุณสมบัติพื้นฐานของการสังเคราะห์วงจรแอกทีฟย่อยดังรูปที่ 4.10 แต่เนื่องจากสมการที่ (4.27) และสมการที่ (4.28) นั้นพบว่ามีสองเทอมด้วยกันทำให้เทอมที่สองในวงเล็บของสมการทั้งสองจำเป็นต้องทำการสังเคราะห์วงจรโดยใช้วงจร CDBA เพิ่มเข้าไปอีกครั้งหนึ่งดังรูปที่ 4.14(ข) และ 4.14(ง) ตามลำดับ ดังนั้นเมื่อนำกลุ่มวงจรแอกทีฟย่อยในรูปที่ 4.14(ข) และ 4.14(ง) ไปทำการสังเคราะห์วงจรกรองผ่านแถบความถี่ดังรูปที่ 4.13 จะได้วงจรกรองสัญญาณแอกทีฟดังรูปที่ 4.15 ซึ่งจะเห็นว่าขั้นตอนที่ได้แนะนำเสนอนี้มีรูปแบบเหมาะสมอย่างมากกับการสังเคราะห์วงจรกรองสัญญาณ โหมดกระแสแปรปรเภทกรองผ่านแถบความถี่ นอกจากนี้การสังเคราะห์วงจรยังเป็นการเลียนแบบของคัพระกอบพาสซีฟ คือ L กับ C ในวงจรแลคเตอร์ต้นแบบโดยตรง จึงทำให้มั่นใจได้ว่าคุณสมบัติของวงจรที่ออกแบบขึ้นมีความไวในช่วงแถบผ่านมีค่าต่ำ

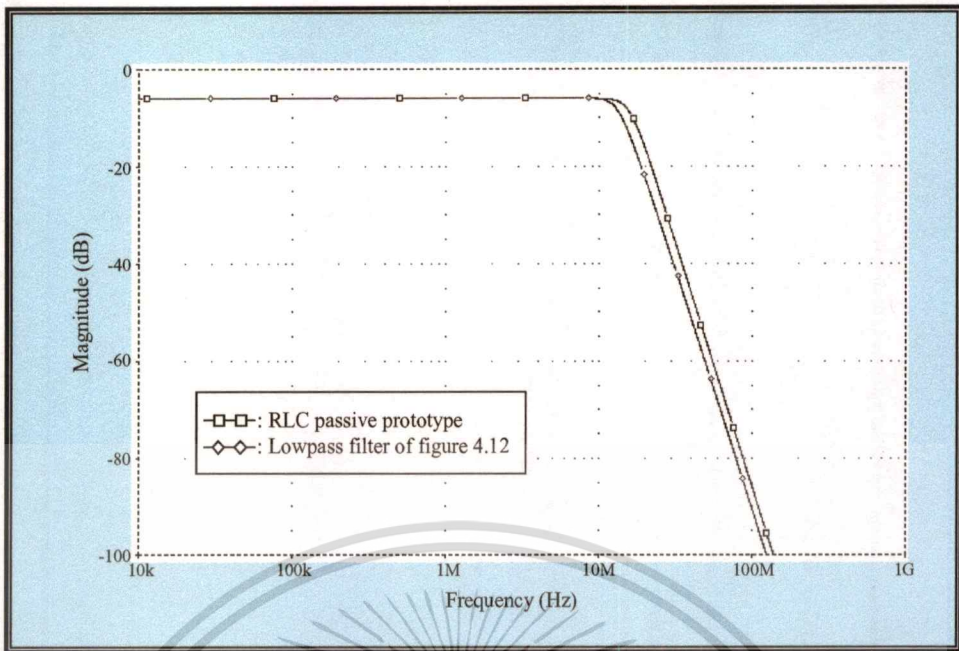


รูปที่ 4.15 การสังเคราะห์วงจรกรองผ่านแถบความถี่ในรูปที่ 4.13 โดยใช้วงจร CDBA

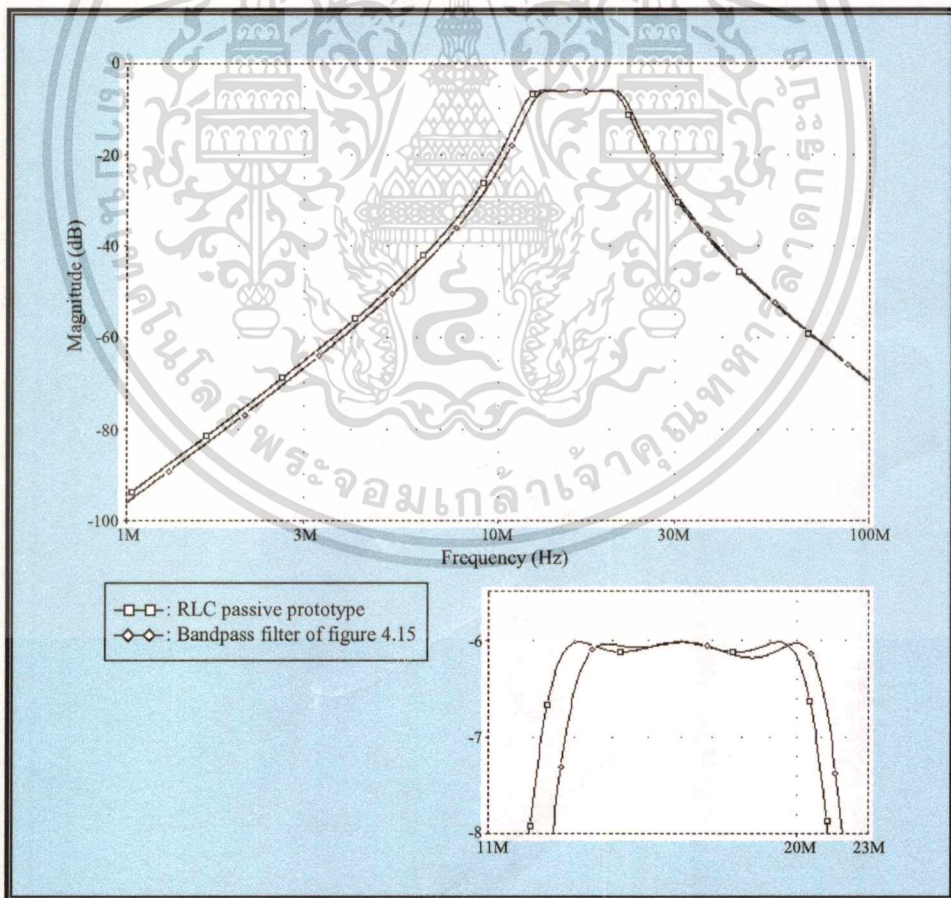
4.5.3 ผลการเลียนแบบการทำงานของวงจร

เพื่อเป็นการยืนยันถึงขั้นตอนการสังเคราะห์วงจรกรองสัญญาณ โหมดกระแสแปรปรเภทที่ได้นำเสนอในที่นี้ได้ใช้โปรแกรม PSPICE ทำการเลียนแบบการทำงานของตัวอย่างวงจรกรองผ่านความถี่ต่ำอันดับห้า โหมดกระแสแปรปรเภทและวงจรกรองผ่านแถบความถี่อันดับหก โหมดกระแสแปรปรเภทที่ได้ออกแบบขึ้น โดยจะใช้วงจร CDBA ที่ได้นำเสนอมาแล้วในหัวข้อที่ 4.4 เป็นอุปกรณ์หลัก สำหรับการเลียนแบบการทำงานของวงจรกรองผ่านความถี่ต่ำดังรูปที่ 4.12 นั้นถูกออกแบบให้มีความถี่คัทออฟที่ $\omega_{-3dB} = 100 \text{ Mrad/sec}$ (15.9 MHz) โดยทำการเลือกค่า $R_s = R_L = R = 1 \text{ k}\Omega$ ทำให้ได้ค่าอุปกรณ์พาสซีฟตัวอื่นเป็นดังนี้ $C_1 = C_5 = 6.18 \text{ pF}$, $C_{L2} = C_{L4} = 16.18 \text{ pF}$ และ $C_3 = 20 \text{ pF}$ ซึ่งผลตอบสนองทางความถี่ของวงจรแสดงได้ดังรูปที่ 4.16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.16 ผลตอบสนองทางความถี่ของวงจรกรองผ่านความถี่ต่ำโดยใช้วงจร CDCA ดังรูปที่ 4.12

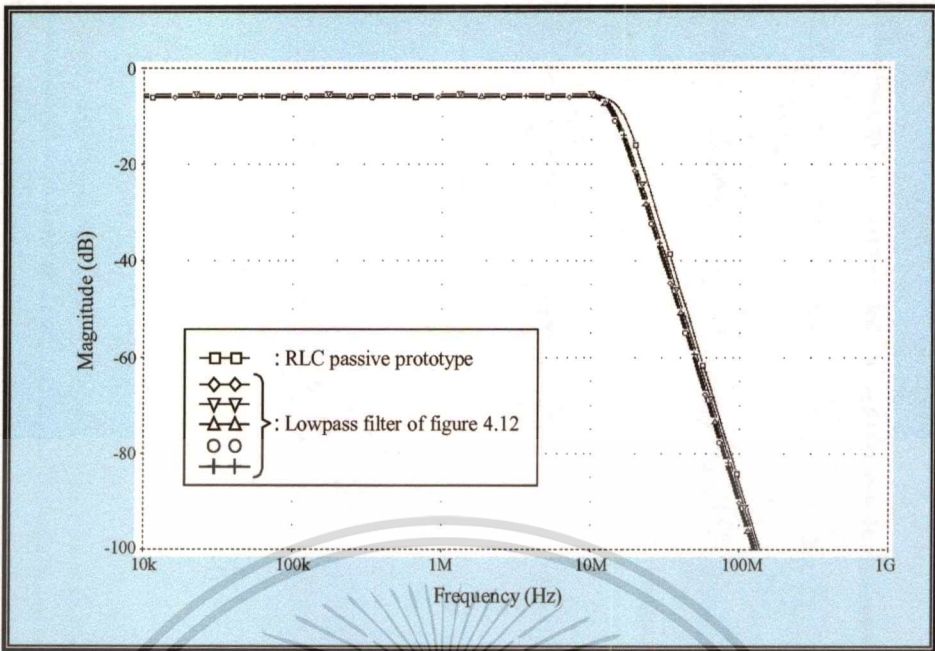


รูปที่ 4.17 ผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่โดยใช้วงจร CDCA
ดังรูปที่ 4.15

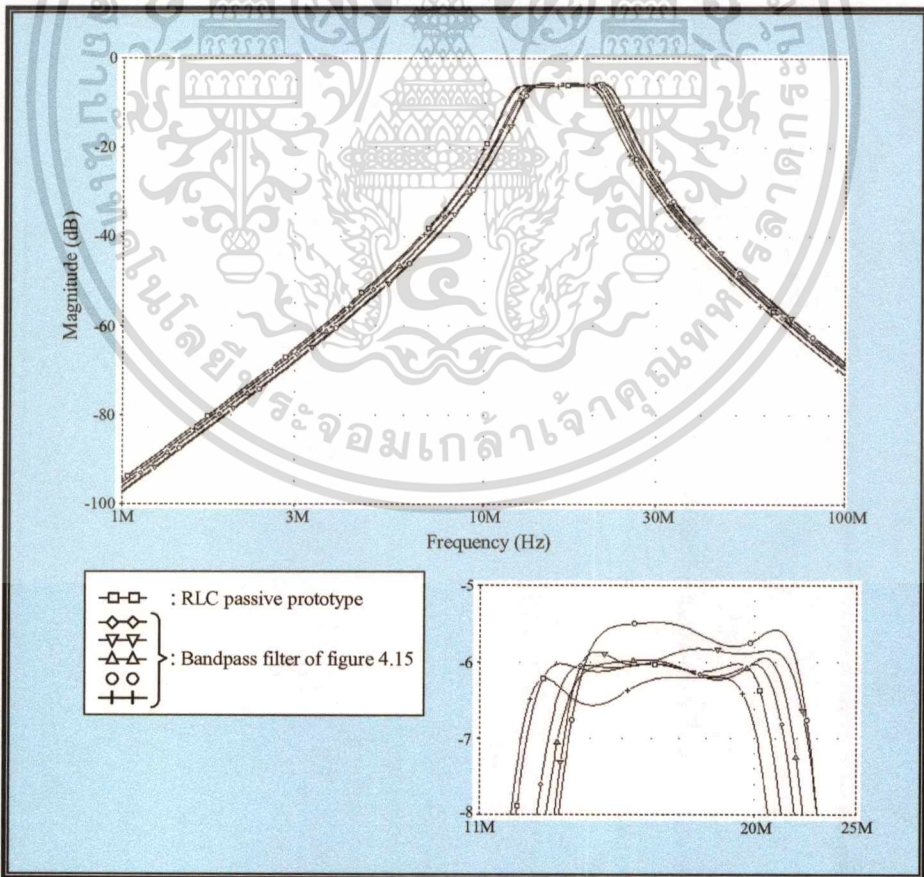
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับวงจรกรองผ่านแถบความถี่อันดับหกโหมครกระแสดโดยใช่วงจร CDBA ดังรูปที่ 4.15 ได้ถูกออกแบบให้มีคุณสมบัติดังต่อไปนี้ ความถี่กลาง (center frequency) เท่ากับ 100 Mrad/sec (15.91 MHz) แบนด์วิดท์ (bandwidth) เท่ากับ 0.45 และริปลิดช่วงแถบผ่าน (passband ripple) เท่ากับ 0.1 dB โดยเลือกค่า $R_s = R_L = R = 1 \text{ k}\Omega$ ซึ่งจะได้ค่าอุปกรณ์พาสซีฟเป็นดังนี้ $C_1 = C_3 = 22.9 \text{ pF}$, $C_2 = 3.92 \text{ pF}$, $C_{L1} = C_{L3} = 4.36 \text{ pF}$ และ $C_{L2} = 25.5 \text{ pF}$ ผลตอบสนองทางความถี่ของวงจรพาสซีฟต้นแบบและวงจรแอกทีฟที่นำเสนอแสดงได้ดังรูปที่ 4.17 และจากผลการเขียนแบบผลตอบสนองทางความถี่ของวงจรทั้งสองในรูปที่ 4.16 และรูปที่ 4.17 พบว่าความถี่ที่ได้จากการออกแบบมีค่าคลาดเคลื่อนไปจากค่าที่ได้คาดการณ์ไว้ประมาณ 10% ทั้งนี้มีสาเหตุมาจากค่าความคลาดเคลื่อนในการส่งผ่านกระแสและแรงดันของวงจร CDBA ซึ่งเป็นผลให้ค่าความจุไฟฟ้าในวงจรที่ได้ออกแบบไว้มีค่าเบี่ยงเบนไป โดยค่าความจุไฟฟ้าง่ากล่าวนี้เป็นค่าที่สอดคล้องโดยตรงกับค่ารีแอกแตนซ์ (reactance) ของ L และ C ในวงจรพาสซีฟต้นแบบ ดังนั้นผลที่เกิดขึ้นนี้จึงทำให้ค่าความถี่ที่ได้มีความคลาดเคลื่อนเล็กน้อยไปจากคาดการณ์เอาไว้นั่นเอง

จากผลการเขียนแบบผลตอบสนองทางความถี่ของวงจรกรองสัญญาณโดยใช่วงจร CDBA เป็นบล็อกรวมวงจรแอกทีฟหลักดังรูปที่ 4.16 และรูปที่ 4.17 นั้นได้กระทำเมื่อพิจารณาว่าค่าของตัวต้านทานสเกลลิง R (scaling resistor) ที่ใช้ในวงจรทุกตัวมีค่าเท่ากันหมด ซึ่งในความเป็นจริงแล้วมักจะมีค่าไม่เท่ากัน ดังนั้นในการคำนึงถึงผลของตัวต้านทานสเกลลิง R ที่มีต่อสมรรถนะทางด้านความถี่ของวงจรในที่นี้จึงได้ทำการเขียนแบบวงจรกรองผ่านความถี่ต่ำโดยใช่วงจร CDBA ดังรูปที่ 4.12 และวงจรกรองผ่านแถบความถี่โดยใช่วงจร CDBA ดังรูปที่ 4.15 เมื่อค่าตัวต้านทานสเกลลิง R แต่ละตัวในวงจรมีค่าไม่เท่ากันโดยทำการแปรค่าแบบสุ่ม (random) โดยอาศัยวิธีการวิเคราะห์แบบมอนติคาร์โล (Monte Carlo analysis) ซึ่งจะได้ผลตอบสนองทางความถี่ของวงจรดังรูปที่ 4.18 และรูปที่ 4.19 ตามลำดับ ผลการเขียนแบบได้แสดงให้เห็นว่าเมื่อ R แต่ละตัวในวงจรมีค่าไม่เท่ากันแล้วผลตอบสนองทางความถี่ของวงจรที่ได้ก็จะมีค่าเบี่ยงเบนไปโดยเฉพาะอย่างยิ่งในช่วงความถี่แถบผ่าน (passband) ที่เป็นเช่นนี้เนื่องจากว่าขั้นตอนที่นำเสนออาศัยการเขียนแบบโดยตรงจากวงจร LC แลคเคอร์แบบรีซิสทีฟเทอร์มินัลดังรูปที่ 4.8 เป็นวงจรพาสซีฟต้นแบบซึ่งมีคุณสมบัติของวงจรในช่วงความถี่แถบผ่านที่ได้ออกแบบไว้เสมือนว่าเป็นหม้อแปลงในทางอุดมคติ (ideal transformer matching) และเมื่อ $R_s = R_L = R$ แล้ว วงจรก็จะสามารถส่งผ่านกำลังงานสูงสุด (maximum power transfer) จากแหล่งจ่ายสัญญาณไปยังโหลด R_L [10]-[12] หรือกล่าวอีกนัยหนึ่งได้ว่าในช่วงความถี่แถบผ่านที่ได้ออกแบบนั้นการส่งผ่านกำลังสูงสุดของวงจรจะเกิดขึ้นได้ก็ต่อเมื่อ $R_s = R_L = R$ ดังนั้นจึงทำให้สรุปได้ว่าขั้นตอนการสังเคราะห์และออกแบบวงจรโดยใช่วงจร CDBA ที่ได้นำเสนอขึ้นนั้น ค่าความต้านทานสเกลลิง R เป็นตัวแปรในวงจรที่มีความสำคัญอย่างมากเมื่อเทียบกับ C_i และ C_{Li} ($i = 1, 2, \dots, n$) ซึ่งจำเป็นที่จะต้องทำการแปรค่าและควบคุมให้มีค่าสมพงษ์กันมากที่สุด



รูปที่ 4.18 ผลตอบสนองทางความถี่ของวงจรกรองผ่านความถี่ต่ำโดยใช้วงจร CDCA ดังรูปที่ 4.12 เมื่อค่าตัวต้านทานสเกลลิง R (scaling resistor) แต่ละตัวในวงจรมีค่าไม่เท่ากัน



รูปที่ 4.19 ผลตอบสนองทางความถี่ของวงจรกรองผ่านแถบความถี่โดยใช้วงจร CDCA ดังรูป

ที่ 4.15 เมื่อค่าตัวต้านทานสเกลลิง R (scaling resistor) แต่ละตัวในวงจรมีค่าไม่เท่ากัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาติให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.6 สรุป

แนวคิดหลักที่ได้นำเสนอขึ้นในวิทยานิพนธ์ฉบับนี้สามารถสรุปจุดประสงค์สำคัญได้ 2 ประการ คือ

1) การออกแบบวงจร CDBA แบบทำงานได้ที่แรงดันไฟเลี้ยงต่ำ คือ ประมาณ 2V ซึ่งขนาดแรงดันไฟเลี้ยงต่ำสุดของวงจรนี้มีค่าขึ้นอยู่กับจำนวนทรานซิสเตอร์ที่ต่ออยู่ระหว่างแหล่งจ่ายไฟเลี้ยงบวกและไฟเลี้ยงลบ นอกจากนี้วงจรที่ได้ออกแบบขึ้นยังมีช่วงแบนด์วิดท์กว้างประมาณ 1 GHz นั้นหมายความว่าสามารถนำวงจร CDBA ที่นำเสนอนี้ไปประยุกต์ใช้ในกระบวนการประมวลผลสัญญาณอนาล็อกทางด้านความถี่สูงได้เป็นอย่างดี

2) หลักการสังเคราะห์และออกแบบวงจรกรองสัญญาณ โหมมคระแสโดยใช้วงจร CDBA เป็นบล็อกวงจรแอกทิฟหลัก ขั้นตอนการสังเคราะห์วงจรจะอาศัยการเลียนแบบจากโครงสร้างแบบ Leapfrog ของวงจร LC แลคเคอร์พาสซีฟต้นแบบโดยตรง จึงมั่นใจได้ว่าสมรรถนะของวงจรที่ได้มีความไวต่อการเปลี่ยนแปลงค่าอุปกรณ์ในวงจรมีค่าต่ำ หลักการที่นำเสนอยังแสดงให้เห็นถึงขั้นตอนที่ไม่ยุ่งยาก ไม่ซับซ้อน มีรูปแบบวงจรที่ง่าย และใช้จำนวนอุปกรณ์แอกทิฟในวงจรมีน้อย โดยเฉพาะอย่างยิ่งมีความเหมาะสมเป็นอย่างมากกับการสังเคราะห์วงจรกรองผ่านแถบความถี่ที่มีโครงสร้างของวงจรพาสซีฟต้นแบบค่อนข้างจะยุ่งยาก ซับซ้อน ซึ่งเมื่อเทียบกับการออกแบบโดยใช้ ออปแอมป์ ไอทีเอ หรือ วงจรสายพานกระแส เป็นอุปกรณ์หลักแล้ววงจรที่ได้จะมีความซับซ้อน และใช้จำนวนอุปกรณ์แอกทิฟมากกว่า นอกจากนี้ยังพบอีกว่าหลักการที่นำเสนอจะใช้วงจร CDBA เพียง n ตัวเท่านั้นสำหรับการสังเคราะห์วงจรกรองสัญญาณอันดับที่ n

บทที่ 5

บทสรุปและข้อเสนอแนะแนวทางในการทำวิจัยต่อ

5.1 บทสรุป

วิทยานิพนธ์นี้เป็นอีกแนวทางหนึ่งที่ได้ทำการวิจัยและพัฒนาหลักการสังเคราะห์และออกแบบวงจรสำหรับการประมวลผลสัญญาณอนาล็อกโดยใช้บล็อควงจรแอกทีฟเป็นอุปกรณ์หลัก หลักการที่ได้นำเสนอมุ่งเน้นการออกแบบวงจรอย่างเป็นระบบ (systematic realization) และการทำงานของวงจรในรูปของกระแส (current-mode operation) โดยมีแนวทางการสังเคราะห์หลักอยู่ 2 วิธีการ คือ

1) วิธีการแรกจะเป็นการสังเคราะห์และออกแบบวงจรประมวลผลสัญญาณอนาล็อกทำงานในโหมดกระแสโดยใช้เพียงบล็อควงจรแอกทีฟเป็นหลักปราศจากการใช้อุปกรณ์พาสซีฟจากภายนอก เนื่องจากการออกแบบวงจรมันประกอบด้วยเซลล์มาตรฐานเพียงสองชนิดเท่านั้น คือ ออปแอมป์ และ โอทีเอ ดังนั้นจึงทำให้วิธีการแรกที่น่าเสนอขึ้นนี้มีขั้นตอนและรูปแบบวงจรที่ไม่ซับซ้อน มีรูปแบบของการออกแบบวงจรอย่างเป็นระบบ และมีคุณสมบัติของวงจรที่น่าสนใจอีกประการหนึ่ง คือ สามารถปรับแต่งสมรรถนะในการทำงานของวงจรได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยการควบคุมอัตราขยายค่าความนำของโอทีเอ นอกจากนี้เทคนิคดังกล่าวยังมีความเหมาะสมเป็นอย่างมากสำหรับแนวทางการพัฒนาวงจรเพื่อนำไปออกแบบผังภูมิระดับกายภาพของวงจรในลักษณะเซมิคัสตัม สร้างเป็นวงจรรวมขนาดใหญ่มากด้วยเทคโนโลยีไบโพลาร์หรือเทคโนโลยีมอส

2) วิธีการที่สองจะเป็นการสังเคราะห์และออกแบบวงจรกรองสัญญาณในโหมดกระแสโดยใช้วงจร CDBA เป็นบล็อควงจรแอกทีฟหลัก โดยลำดับแรกได้นำเสนอการออกแบบวงจร CDBA แบบใช้แรงดันไฟเลี้ยงต่ำประมาณ 2 V มีแบนด์วิดของวงจรประมาณ 1 GHz และลำดับต่อมาจึงแสดงขั้นตอนการสังเคราะห์และออกแบบวงจรกรองสัญญาณแลคเคอร์โหมดกระแสโครงสร้างแบบ Leapfrog โดยใช้วงจร CDBA ที่นำเสนอเป็นอุปกรณ์หลัก เทคนิคที่น่าเสนอได้แสดงให้เห็นว่าการสังเคราะห์วงจรกรองสัญญาณอันดับที่ n ใดๆ จะใช้วงจร CDBA จำนวนเพียง n ตัวเท่านั้น โดยมีรูปแบบวงจรที่ง่าย ไม่ซับซ้อน โดยเฉพาะอย่างยิ่งมีความเหมาะสมเป็นอย่างมากสำหรับการออกแบบวงจรกรองผ่านแถบความถี่ที่มีโครงสร้างของวงจรพาสซีฟแบบยุ่งยาก ซับซ้อน ซึ่งวิธีการที่น่าเสนอจะใช้จำนวนอุปกรณ์แอกทีฟในวงจรมีน้อยกว่าเมื่อเทียบกับหลักการเดิมที่ออกแบบโดยใช้ ออปแอมป์ โอทีเอ หรือ วงจรสายพานกระแส เป็นอุปกรณ์หลัก

สมรรถนะในการทำงานของวงจรสามารถยืนยันได้ด้วยผลการวิเคราะห์คุณสมบัติของวงจรในทางทฤษฎี และผลการเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE ซึ่งให้ผลที่สอดคล้องและเป็นไปในแนวทางเดียวกันเป็นที่น่าพอใจ ผลงานวิจัยทั้งหมดที่ได้พัฒนาขึ้นในวิทยานิพนธ์ฉบับนี้พร้อมทั้งการประยุกต์ใช้งานสามารถนำเสนอผลงานและได้ยอมรับให้ลงตีพิมพ์ในวารสารงานวิจัยและพัฒนาทางด้านวิศวกรรมอิเล็กทรอนิกส์และการสื่อสารในระดับนานาชาติ ดังนี้คือ

- IEICE (Institute of Electronics, Information, and Communication Engineers)
- ในการประชุมวิชาการ 2002 IEEE International Symposium on Circuits and Systems (ISCAS'2002) ซึ่งจัดขึ้น ณ ประเทศสหรัฐอเมริกา
- ในการประชุมวิชาการ The 2002 International Technical Conference on Circuits/Systems, Computers and Communications (ITC-CSCC'2002) ซึ่งจัดขึ้น ณ ประเทศไทย
- ในการประชุมวิชาการ 2001 International Symposium on Communications and Information Technology (ISCIT'2001) ซึ่งจัดขึ้น ณ ประเทศไทย

โดยรายละเอียดของบทความทั้งสี่ได้ถูกรวบรวมไว้ในภาคผนวก ๕ ของวิทยานิพนธ์นี้

5.2 ข้อเสนอแนะแนวทางในการทำวิจัยต่อ

5.2.1 การสังเคราะห์และออกแบบวงจรประมวลผลสัญญาณอนาล็อกโหมดกระแสโดยใช้ออปแอมป์และโอทีเอ

จากวงจรที่ได้ทำการออกแบบและพัฒนาไว้ในการทำวิจัยในหัวข้อนี้พบว่ายังมีประเด็นที่น่าสนใจอันจะเป็นแนวทางในการนำไปทำวิจัยและพัฒนาวงจรให้มีประสิทธิภาพดียิ่งขึ้น อยู่ 2 ประการ อันได้แก่

1) ประการแรก จากการทำวิจัยพบว่าขีดจำกัดในเรื่องของช่วงความถี่ปฏิบัติการของวงจรมันขึ้นอยู่กับโคมิเนนซ์โพลภายในของวงจรออปแอมป์ ดังนั้นหากทำการออกแบบวงจรโดยเลือกใช้ ออปแอมป์ประสิทธิภาพสูงแบบที่มีขีดจำกัดตำแหน่งโคมิเนนซ์โพลสูงขึ้น ก็จะทำให้แบนด์วิดของวงจรที่ออกแบบได้มีค่าสูงขึ้นตามไปด้วย ซึ่งเหมาะแก่การนำไปประยุกต์ใช้ในงานด้านความถี่สูง

2) ประการที่สอง เนื่องจากการออกแบบและพัฒนาวงจรในการวิจัยหัวข้อนี้ได้ใช้ออปแอมป์และโอทีเอภายใต้เทคโนโลยีแบบไบโพลาร์ทรานซิสเตอร์ ดังนั้นแนวทางการพัฒนาจรอีกแนว เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทางหนึ่ง ก็คือ เลือกใช้วงจรออปแอมป์และโอทีเอแบบใช้เทคโนโลยีมอสทรานซิสเตอร์ซึ่งจะทำให้พื้นที่ของวงจรเมื่อนำไปสร้างเป็นวงจรรวมมีขนาดเล็กลง

5.2.2 การสังเคราะห์และออกแบบวงจรกรองสัญญาณโหมครระแสโดยใช้วงจร CDBA

จากการทำวิจัยในหัวข้อนี้พบว่ายังมีข้อเสนอแนะซึ่งเป็นแนวทางที่น่าสนใจเพื่อนำไปวิจัยและพัฒนาวงจรให้มีสมรรถนะและประสิทธิภาพดียิ่งขึ้นอยู่ 5 ประการ อันได้แก่

1) แนวทางการออกแบบวงจร CDBA ภายใต้เทคโนโลยีแบบมอสทรานซิสเตอร์ เพื่อให้เหมาะสมกับการนำไปออกแบบสร้างเป็นวงจรรวม ทั้งยังเป็นการลดขนาดพื้นที่ของวงจรโดยรวมลงอีกด้วย

2) จากการทำวิจัยพบว่าความถี่ปฏิบัติงานสูงสุดของวงจร CDBA นั้นถูกจำกัดด้วยโดมิแนนซ์โพลของวงจรสะท้อนกระแส Q_{12} - Q_{13} ซึ่งประกอบขึ้นจากทรานซิสเตอร์ชนิด pnp ดังนั้นแนวทางการพัฒนาวงจรเพื่อให้มีขีดจำกัดของความถี่ปฏิบัติงานสูงขึ้น จึงสามารถกระทำได้โดยพยายามทำการออกแบบวงจร โดยเลือกใช้ทรานซิสเตอร์ในวงจรให้เป็นชนิด npn ทั้งหมด

3) วงจร CDBA ที่นำเสนอสามารถทำงานได้ที่แรงดันไฟเลี้ยงต่ำประมาณ 2 V อย่างไรก็ตามหากสามารถออกแบบและพัฒนาวงจรให้สามารถทำงานได้ที่แรงดันไฟเลี้ยงต่ำมาก คือ มีระดับต่ำกว่าหรือเท่ากับ 1.5V แล้ว นับว่าเป็นแนวทางการพัฒนาวงจรที่น่าสนใจไม่น้อย ทั้งนี้เพราะว่าจะมีความเหมาะสมกับการนำไปประยุกต์ใช้งานกับอุปกรณ์จำพวกพกพาที่ต้องใช้กับแหล่งจ่ายไฟเลี้ยงซึ่งเป็นแบตเตอรี่ขนาด 1.5 V

4) จากการที่ได้ศึกษาและทำวิจัยเกี่ยวกับวงจร CDBA ทำให้พบว่าคุณสมบัติระหว่างแรงดันกับกระแสของวงจร CDBA นี้มีความเหมาะสมและสอดคล้องกับรูปแบบการทำงานของวงจร MRC (MOS Resistive Circuit) เป็นอย่างยิ่ง [43]-[44] ดังนั้นแนวทางการประยุกต์ใช้งานวงจร CDBA ในวงจร MRC เพื่อนำไปสังเคราะห์วงจรกรองสัญญาณแบบ MOSFET-C [16] จึงนับว่ามีความน่าสนใจมาก และสามารถนำไปเป็นแนวทางการทำวิจัยต่อได้ทันทีเดียว

5) การนำวงจร CDBA ไปประยุกต์ใช้ในการสังเคราะห์และออกแบบวงจรรอนาลอกฟังก์ชันแบบอื่นๆ เช่น วงจรสังเคราะห์ฟังก์ชันอิมพีแดนซ์ วงจรออสซิลเลเตอร์ หรือ วงจรกรองสัญญาณแบบไบควอดราติก เป็นต้น เนื่องจากพบว่ายังมีงานวิจัยในลักษณะดังกล่าวที่น่าสนใจและเผยแพร่ออกมาเรื่อยๆ

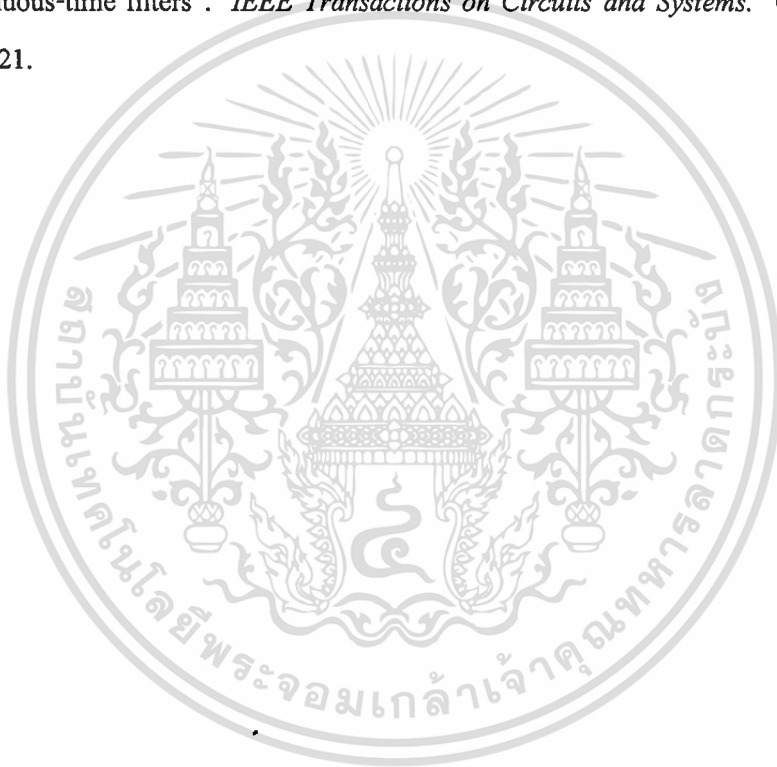
เอกสารอ้างอิง

- [1] Toumazou, C. Lidgey, F.J. and Haigh, D.G. 1990. *Analog IC Design : The Current Mode Approach*. London : Peter Peregrinus Ltd.
- [2] Wilson, B. 1990. "Recent development in current conveyors and current mode circuits". *Proceeding of the Institute of Electrical Engineers Part G*. 137 : 63-67.
- [3] Abuelma'Atti, M.T. and Alzaher, H.A. 1997. "Universal three inputs and one output current-mode filter without external passive elements". *Electronics Letters*. 33 : 281-283.
- [4] Singh, A.K. and Senani, R. 1998. "Low-component-count active-only imittances and their application in realizing simple multifunction biquads". *Electronics Letters*. 34 : 718-719.
- [5] Tsukutani, T. Higashimura, M. Sumi, Y. and Fukui, Y. 2000. "Electronically tunable current-mode active-only biquadratic filter". *International Journal of Electronics*. 87 : 307-314.
- [6] Tsukutani, T. Higashimura, M. Sumi, Y. and Fukui, Y. 2000. "Voltage-mode active-only biquad". *International Journal of Electronics*. 87 : 1435-1442.
- [7] Tangsrirat, W. and Surakamponorn, W. October 17-21, 2001. "An active-only voltage-mode integrator and its applications". *2001 International Conference on Control, Automation and Systems (ICCAS 2001)*. Korea : 1181-1184.
- [8] Klahan, K. Tangsrirat, W. and Surakamponorn, W. November 14-16, 2001. "An active-only current-mode differentiator and its applications". *2001 International Symposium on Communications and Information Technology (ISCIT'2001)*. Thailand. 79-82.
- [9] Klahan, K. Tangsrirat, W. Dumawipata, T. and Surakamponorn, W. July 16-19, 2002. "Current-mode integrator using OA and OTAs and its applications". *The 2002 International Technical Conference on Circuits/Systems, Computers and Communications (ITC-CSCC'2002)*. Thailand. 747-750.
- [10] Gerling, F. E. J. and Good, E. F. 1970. "Active filters 12 : the leapfrog or active-ladder synthesis". *Wireless World*. 76 (1417) : 341-345.
- [11] Valkenburg, M.E. 1982. *Analog Filter Design*. New York : Oxford University Press, Inc.

- [12] Schaumann, R. Ghausi, M.S. and Laker, K. R. 1989. *Design of Analog Filters : Passive, Active RC, and Switched Capacitor*. Englewood Cliffs, NJ : Prentice-Hall.
- [13] Wu, J. and Masry, E.E. 1996. "Current-mode ladder filters using multiple output current conveyors". *IEE Proceeding Circuits Devices System*. 143(4) : 218-222.
- [14] Wu, J. and Masry, E.E. 1998. "Current-mode bandpass ladder filters using OTAs". *International Journal of Electronics*. 85 (1) : 61-70.
- [15] Acar, C. and Ozoguz, S. 1999. "A new versatile building block : current differencing buffered amplifier suitable for analog signal processing filters". *Microelectronics Journal*. 30 : 157-160.
- [16] Ozoguz, S. Toker, A. and Acar, C. 1999. "Current-mode continuous-time fully-integrated universal filter using CDBAs". *Electronics Letters*. 35 (2) : 97-98.
- [17] Tangsrirat, W. Surakamponorn, W. and Fujii, N. 2003. "Realization of leapfrog filters using current differential buffered amplifiers". *IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences*. E86-A (2) : 318-326.
- [18] Tangsrirat, W. Fujii, N. and Surakamponorn, W. May 26-29, 2002. "Current-mode leapfrog ladder filters using CDBAs". *2002 IEEE International Symposium on Circuits and Systems (ISCAS'2002)*. U.S.A. V57-V60.
- [19] Kuo, B. 1962. *Automatic Control Systems*. Englewood Cliffs, N.J. : Prentice-Hall.
- [20] Rosenstark, S. 1986. *Feedback Amplifier Principle*. New York : Macmillan.
- [21] Wu, J. and Xie, C.Y. 1993. "New multifunction active filter using OTA". *International Journal of Electronics*. 74 (2) : 235-239.
- [22] Geiger, R.L. and Sanchez-Sinencio, E. 1985. "Active filter design using operational transconductance amplifiers : A tutorial". *IEEE Circuits and Devices Magazine*. 20-32.
- [23] Ramirez-Angulo, J. Robinson, M. and Sanchez-Sinencio, E. 1992. "Current-mode continuous-time filters : two design approaches". *IEEE Transactions on Circuits and Systems-II*. 39 (6) : 337-341.
- [24] Wu, J. 1994. "Current-mode high-order OTA-C filters". *International Journal of Electronics*. 76 (6) : 1115-1120.
- [25] Ramirez-Angulo, J. and Sanchez-Sinencio, E. 1990. "Active compensation of operational transconductance amplifier filters using partial positive feedback". *IEEE Journal of Solid-State Circuits*. 25 (4) : 1024-1028.

- [26] Bialko, M. and Newcomb, R.W. 1971. "Generation of all finite linear circuits using the integrated DVCCS". *IEEE Transactions on Circuit Theory*. 18 : 733-736.
- [27] Smith, K.C. and Sedra, A. S. 1968. "The current conveyor : a new circuit building block". *Proc. IEEE*. 56 : 1368-1369.
- [28] Sedra, A.S. and Smith, K.C. 1970. "A second generation current conveyor and its applications". *IEEE Transactions on Circuit Theory*. CT-17 : 132-134.
- [29] Abuelma'atti, M.T. and Humood, N.A. 1988. "Current conveyor sine-wave oscillator". *Electronics World*. 282.
- [30] Sedra, A.S. Robert, G. and Gohh, F. 1990. "The current conveyor : history, progress and new results". *Proceeding of the Institute of Electrical Engineers Part G*. 137 (2) : 78-87.
- [31] Lidgey, F.J. and Toumazou, C. 1990. "Current amps from voltage op-amps". *Electronics World*. 568.
- [32] Lidgey, F.J. and Hayatleh, K. 2000. "Are current conveyors finally coming of age?". *Electronics World*. 322-324.
- [33] Acar, C. and Ozoguz, S. 1999. " n^{th} -order current transfer function synthesis using current differencing buffered amplifier : signal-flow graph approach". *Microelectronics Journal*. 31 : 49-53.
- [34] Mitra, A.K. and Aatre, V.K. 1976. "Low sensitivity high-frequency active R filters". *IEEE Transactions on Circuits and Systems*. 23 : 670-676.
- [35] Kumar, U. and Shukla, S.K. 1990. "On the importance, realization experimental verification and measurements of active-R and active-C filters". *Microelectronics Journal*. 21 : 21-45.
- [36] Higashimura, M. 1993. "Current-mode lowpass and bandpass filters using operational amplifier pole". *International Journal of Electronics*. 74 : 945-949.
- [37] Svoboda, J.A. 1994. "Transfer function synthesis using current conveyors". *International Journal of Electronics*. 76 : 611-614.
- [38] Nagasaku, T. Hyogo, A. and Sekine, K. 1996. "A synthesis of a novel current-mode operational amplifier". *Analog Integrated Circuits and Signal Processing*. 11 : 183-185.
- [39] Gray, P.R. and Meyer, R.G. 1993. *Analysis and Design of Analog Integrated Circuits, Third Edition*. John Wiley & Sons, Inc.

- [40] Greenneich, E.W. 1997. *Analog Integrated Circuits*. Chapman & Hall.
- [41] Fukahori, K. Nishikawa, Y. and Hamade, A.R. 1979. "A high precision micropower operational amplifier". *IEEE Journal of Solid State Circuits*. SC-14.
- [42] กนก สมุทรรัตน์. 2534. "การประยุกต์ใช้งานวงจรสะท้อนกระแส." วิทยานิพนธ์ปริญญาวิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง.
- [43] Takagi, S. Czarnul, Z. Iida, T. and Fujii, N. 1997. "Generalization of MRC circuits and its applications". *IEEE Transactions on Circuits and Systems-I*. 44 (9) : 777-784.
- [44] Czarnul, Z. 1986. "Novel MOS resistive circuit for synthesis of fully-integrated continuous-time filters". *IEEE Transactions on Circuits and Systems*. CAS-33 (7) : 718-721.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก



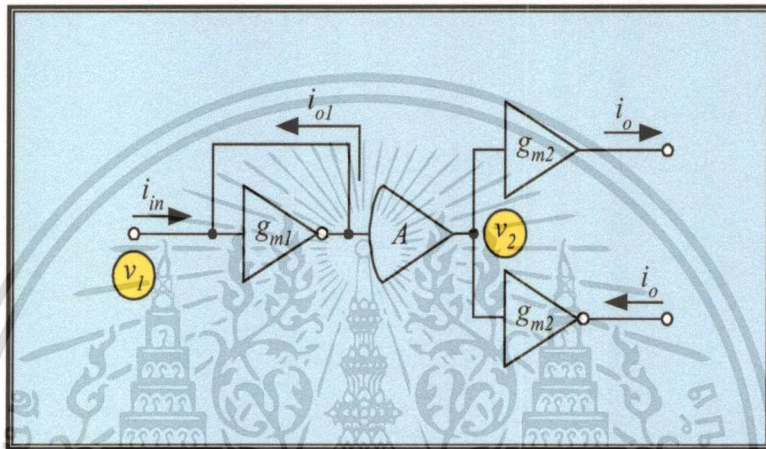
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก

การวิเคราะห์สมรรถนะของวงจรอินทิเกรเตอร์โหมดกระแส

โดยใช้ฮอปแอมป์และโอทีเอ

ก1 การวิเคราะห์หาฟังก์ชันถ่ายโอนกระแสของวงจรอินทิเกรเตอร์โหมดกระแส



รูปที่ ก1 วงจรอินทิเกรเตอร์โหมดกระแสสองเอาต์พุต

จากวงจรอินทิเกรเตอร์โหมดกระแสสองเอาต์พุตดังรูปที่ 3.3 เมื่อทำการกำหนดแรงดันประจำโหนดให้กับวงจรดังรูปที่ ก1 การวิเคราะห์หาฟังก์ชันถ่ายโอนกระแสของวงจรสามารถหาได้ดังต่อไปนี้

พิจารณาโอทีเอตัวที่หนึ่ง จะได้

$$i_{in} = -i_{o1} = -(-g_{m1}v_1)$$

หรือ

$$v_1 = \frac{i_{in}}{g_{m1}} \quad (ก1.1)$$

และพิจารณาที่ฮอปแอมป์ในวงจร จะได้ความสัมพันธ์ระหว่าง v_2 กับ v_1 เป็น

$$v_2 = A.v_1 \cong \frac{B}{s} v_1 \quad (ก1.2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แทนค่า v_1 จากสมการที่ (ก1.1) ลงในสมการที่ (ก1.2)

$$v_2 = \left(\frac{B}{g_{m1}s} \right) i_{in} \quad (\text{ก1.3})$$

พิจารณาโอทีเอตัวที่สอง จะได้

$$i_o = g_{m2}v_2$$

แทนค่า v_2 จากสมการที่ (ก1.3) ;

$$i_o = \left(\frac{g_{m2}B}{g_{m1}s} \right) i_{in} \quad (\text{ก1.4})$$

ดังนั้นฟังก์ชันถ่ายโอนกระแสของวงจร $A_I(s)$ จึงเขียนได้เป็น

$$A_I(s) = \frac{I_o(s)}{I_{in}(s)} = \frac{B}{s} \left[\frac{g_{m2}}{g_{m1}} \right] = \frac{B}{s} A_G \quad (\text{ก1.5})$$

เมื่อกำหนดให้ A_G คือ อัตราขยายสัญญาณของวงจรอินทิเกรเตอร์ (integrator gain) มีค่าเท่ากับอัตราส่วนระหว่าง g_{m2} กับ g_{m1}

ก2 การวิเคราะห์หาสมรรถนะการทำงานของวงจรรวมอินทิเกรเตอร์โหมดกระแสกรณิที่ไม่เป็นไปตามอุดมคติ

สมรรถนะการทำงานของวงจรรวมอินทิเกรเตอร์โหมดกระแสกรณิที่ 3.3 ที่เบี่ยงเบนไปไม่เป็นไปตามอุดมคตินั้น เป็นผลอันเนื่องมาจากองค์ประกอบพาราซิติคของออปแอมป์และโอทีเอ ดังนั้นการวิเคราะห์การทำงานของวงจรรวมในทางปฏิบัติจึงจำเป็นต้องคำนึงถึงผลกระทบดังกล่าวด้วย

เมื่อคำนึงถึงโดมิแนนซ์โพลตัวที่สอง ω_b ของออปแอมป์แล้ว จากสมการที่ (2.14) อัตราขยายแรงดันรูปเปิดของออปแอมป์กรณินี้จะเขียนได้เป็น

$$A(s) = \frac{B}{s(s + \omega_b)} = \frac{B}{s \left(1 + \frac{s}{\omega_b}\right)} \quad (ก2.1)$$

และเมื่อคำนึงถึง โดมิแนนซ์โพลของโอทีเอแล้ว อัตราขยายค่าความนำของโอทีเอจากสมการที่ (2.22) สามารถเขียนอธิบายได้เป็น

$$g_{mi}(s) = \frac{g_{m0i}}{\left(1 + \frac{s}{\omega_{ci}}\right)} \cong g_{m0i} \left(1 - \frac{s}{\omega_{ci}}\right) \quad (ก2.2)$$

โดยที่ g_{mi} คือ อัตราขยายค่าความนำของโอทีเอตัวที่ i ($i = 1$ และ 2) g_{m0i} คือ อัตราขยายค่าความนำของโอทีเอตัวที่ i ณ. ที่ความถี่ต่ำ และ ω_{ci} คือ โดมิแนนซ์โพลของโอทีเอตัวที่ i ตามลำดับ เมื่อทำการแทนค่าสมการที่ (ก2.1) และ (ก2.2) ลงในสมการที่ (ก1.5) ทำให้กลายเป็น

$$\frac{I_o(s)}{I_{in}(s)} = \left[\frac{B}{s \left(1 + \frac{s}{\omega_b}\right)} \right] \cdot \left[\frac{g_{m02} \left(1 - \frac{s}{\omega_{c2}}\right)}{g_{m01} \left(1 - \frac{s}{\omega_{c1}}\right)} \right] \quad (ก2.3)$$

ทำการจัดรูปสมการใหม่จะให้เป็น

$$\frac{I_o(s)}{I_{in}(s)} = \left[\frac{A_{GB}}{s \left(1 + \frac{s}{\omega_b} \right)} \right] \cdot \left[\frac{\omega_{c2} - s}{\omega_{c2}} \right] \cdot \left[\frac{\omega_{c1}}{\omega_{c1} - s} \right] \quad (ก2.4)$$

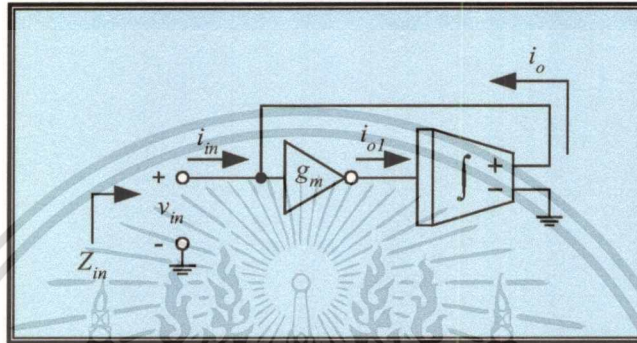
เมื่อ $A_G = g_{m02}/g_{m01}$ และโดยทั่วไป $\omega_{c1} \cong \omega_{c2}$ ทำให้ผลของ ω_{c1} และ ω_{c2} ในสมการที่ (ก2.4) จึงถือว่ามีความน้อยมากสามารถตัดทิ้งได้ แต่อย่างไรก็ตามหาก $\omega_{c1} \neq \omega_{c2}$ แล้ว และทำการพิจารณาความถี่ปฏิบัติการ ω ในช่วง $\omega \ll \omega_{c1}$ และ $\omega \ll \omega_{c2}$ ทำให้เทอมของ ω_{c1} และ ω_{c2} สามารถตัดกันไปได้เช่นกัน ดังนั้นฟังก์ชันถ่ายโอนกระแส $A_I(s)$ ของวงจรรออินทิเกรเตอร์โหมดกระแสจากสมการที่ (ก2.4) จึงประมาณได้เท่ากับ

$$A_I(s) = \frac{I_o(s)}{I_{in}(s)} = \frac{A_{GB}}{s \left(1 + \frac{s}{\omega_b} \right)} \quad (ก2.5)$$

ภาคผนวก ข

การวิเคราะห์หาอิมพีแดนซ์อินพุทของวงจรสังเคราะห์ฟังก์ชันอิมพีแดนซ์
โดยใช้โอปแอมป์และโอทีเอ

ข1 การวิเคราะห์หาค่าอิมพีแดนซ์อินพุทของวงจรเลียนแบบขดลวดเหนี่ยวนำ



รูปที่ ข1 วงจรเลียนแบบขดลวดเหนี่ยวนำแบบเทียบกราวด์

จากวงจรเลียนแบบขดลวดเหนี่ยวนำดังรูปที่ ข1 ถ้าดับขั้นตอนการวิเคราะห์หาค่าอิมพีแดนซ์อินพุท Z_{in} ของวงจรสามารถคำนวณหาได้ดังต่อไปนี้
พิจารณาที่โอทีเอ จะได้

$$i_{o1} = -g_m v_{in} \quad (\text{ข1.1})$$

พิจารณาวจรอินทิเกรเตอร์โหมคกระแส และจากสมการที่ (3.3) จะได้ความสัมพันธ์ระหว่าง i_o กับ i_{o1} เท่ากับ

$$i_o = \left[\frac{B}{s} A_G \right] \cdot i_{o1} \quad (\text{ข1.2})$$

แทนค่า i_{o1} จากสมการที่ (ข1.1) ลงในสมการที่ (ข1.2) จะได้

$$i_o = - \left[\frac{g_m A_G B}{s} \right] \cdot v_{in} \quad (\text{ข1.3})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แต่ที่ โหนดอินพุตจะ ได้ความสัมพันธ์ของกระแส ดังนี้

$$i_{in} = -i_o \quad (ข1.4)$$

แทนค่า i_o จากสมการที่ (ข1.3);

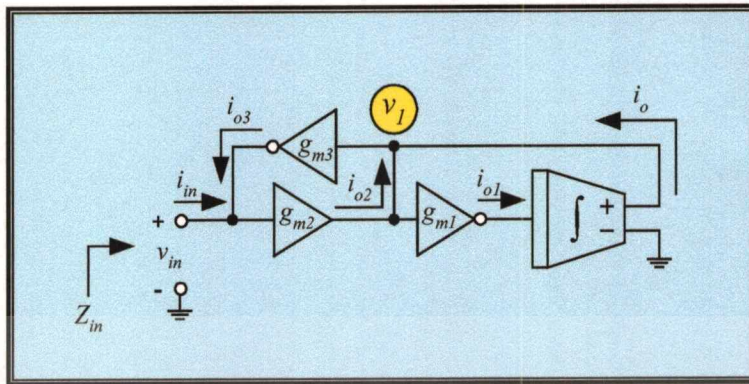
$$i_{in} = \left[\frac{g_m A_{GB}}{s} \right] \cdot v_{in} \quad (ข1.5)$$

ดังนั้นอิมพีแดนซ์อินพุต Z_{in} ของวงจร จึงเขียนได้เป็น

$$Z_{in} = \frac{v_{in}}{i_{in}} = s \left[\frac{1}{g_m A_{GB}} \right] \quad (ข1.6)$$

โดยที่ A_G คือ อัตราขยายกระแสของวงจรอินทิเกรเตอร์โหมคกระแสที่ใช้ในวงจร

ข2 การวิเคราะห์หาค่าอิมพีแดนซ์อินพุทของวงจรเลียนแบบวงจรถูกความจุไฟฟ้า



รูปที่ ข2 วงจรเลียนแบบวงจรถูกความจุไฟฟ้าแบบเทียบกราวด์

จากการกำหนดแรงดัน โหนดและทิศทางการกระแสของวงจรเลียนแบบวงจรถูกความจุไฟฟ้าแบบเทียบกราวด์ดังรูปที่ ข2 ดังนั้นขั้นตอนในการวิเคราะห์หาค่าอิมพีแดนซ์อินพุท Z_m ของวงจรจะมีลำดับดังต่อไปนี้

พิจารณาโอทีเอตัวที่หนึ่ง จะได้

$$i_{o1} = -g_{m1}v_1 \quad (ข2.1)$$

พิจารณาวงจรอินทิเกรเตอร์โหมคกระแส และจากสมการที่ (3.3) จะ ได้ความสัมพันธ์ระหว่าง i_o กับ i_{o1} เท่ากับ

$$i_o = \left[\frac{B}{s} A_G \right] \cdot i_{o1} \quad (ข2.2)$$

แทนค่า i_{o1} จากสมการที่ (ข2.1) ลงในสมการที่ (ข2.2) จะได้

$$i_o = - \left[\frac{g_{m1} A_G B}{s} \right] \cdot v_1 \quad (ข2.3)$$

พิจารณาโอทีเอตัวที่สอง จะได้

$$i_{o2} = g_{m2}v_{in} \quad (ข2.4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และที่โหนด v_1 มีความสัมพันธ์ของกระแสเท่ากับ

$$i_{o2} = -i_o$$

ทำการแทนค่า i_{o2} จากสมการที่ (ข2.4) และ i_o จากสมการที่ (ข2.3) จะได้

$$v_1 = s \left[\frac{g_{m2}}{g_{m1} A_{GB}} \right] \cdot v_{in} \quad (ข2.5)$$

กระแสเอาต์พุตของโอทีเอตัวที่สาม i_{o3} จึงมีค่าเท่ากับ

$$i_{o3} = -g_{m3} v_1 = -s \left[\frac{g_{m2} g_{m3}}{g_{m1} A_{GB}} \right] \cdot v_{in} \quad (ข2.6)$$

และเนื่องจากผลรวมกระแสที่โหนดอินพุตมีค่าเท่ากับ

$$i_{in} = -i_{o3}$$

แทนค่า i_{o3} จากสมการที่ (ข2.6) ;

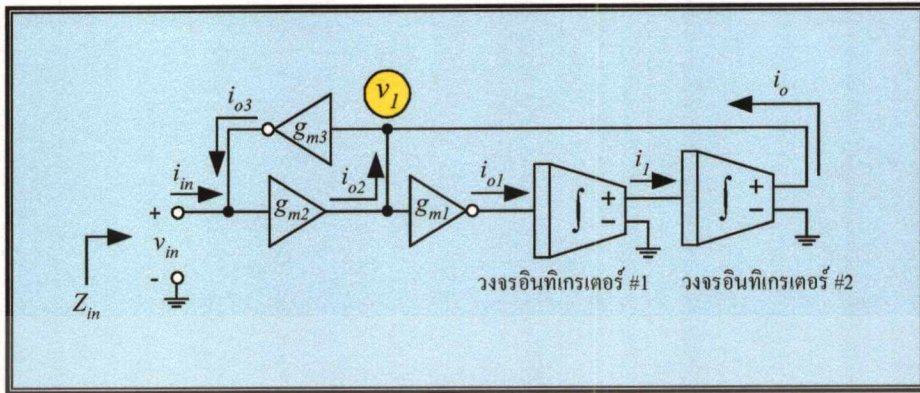
$$i_{in} = s \left[\frac{g_{m2} g_{m3}}{g_{m1} A_{GB}} \right] \cdot v_{in} \quad (ข2.7)$$

ดังนั้นเมื่อกำหนดให้ $g_{m1} = g_{m2} = g_{m3} = g_m$ จะได้อิมพีแดนซ์อินพุต Z_{in} ของวงจรมีค่าเท่ากับ

$$Z_{in} = \frac{v_{in}}{i_{in}} = \frac{1}{s} \left[\frac{A_{GB}}{g_m} \right] \quad (ข2.8)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข3 การวิเคราะห์หาค่าอิมพีแดนซ์อินพุทของวงจรสังเคราะห์ FDNR



รูปที่ ข3 วงจรสังเคราะห์ FDNR แบบเทียบกราวด์

เมื่อกำหนดแรงดัน โทหนดและทิศทางการเสถของวงจรสังเคราะห์ FDNR แบบเทียบกราวด์ ดังรูปที่ ข3 ซึ่งขั้นตอนในการวิเคราะห์หาค่าอิมพีแดนซ์อินพุท Z_{in} ของวงจรสามารถหาได้ดังนี้ จากสมการที่ (3.3) เมื่อพิจารณาวงจรมินทิเกรเตอร์ตัวที่ 1 และวงจรมินทิเกรเตอร์ตัวที่ 2 จะได้

$$i_1 = \left[\frac{B_1}{s} A_{G1} \right] \cdot i_{o1}$$

และ

$$i_o = \left[\frac{B_2}{s} A_{G2} \right] \cdot i_1$$

หรือ ได้ความสัมพันธ์ระหว่าง i_o กับ i_{o1} ดังนี้

$$i_o = \left[\frac{A_{G1} A_{G2} B_1 B_2}{s^2} \right] \cdot i_{o1} \quad (ข3.1)$$

แต่เนื่องจาก

$$i_{o1} = -g_{m1} v_1$$

ทำให้สมการที่ (ข3.1) จึงเขียนใหม่กลายเป็น

$$i_o = - \left[\frac{g_{m1} A_{G1} A_{G2} B_1 B_2}{s^2} \right] \cdot v_1 \quad (ข3.2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลรวมกระแสที่โหนด v_1 มีค่าเท่ากับ

$$i_{o2} = -i_o$$

หรือ

$$g_{m2}v_{in} = \left[\frac{g_{m1}A_{G1}A_{G2}B_1B_2}{s^2} \right] \cdot v_1$$

เพราะฉะนั้นจะได้ว่า

$$v_1 = s^2 \left[\frac{g_{m2}}{g_{m1}A_{G1}A_{G2}B_1B_2} \right] \cdot v_{in} \quad (ข3.3)$$

พิจารณาโหนดที่สาม จะได้ i_{o3} มีค่าเท่ากับ

$$i_{o3} = -g_{m3}v_1 = -s^2 \left[\frac{g_{m2}g_{m3}}{g_{m1}A_{G1}A_{G2}B_1B_2} \right] \cdot v_{in} \quad (ข3.4)$$

เนื่องจากผลรวมกระแสที่โหนดอินพุตมีค่าเท่ากับ

$$i_{in} = -i_{o3}$$

แทนค่า i_{o3} จากสมการที่ (ข3.4) ;

$$i_{in} = s^2 \left[\frac{g_{m2}g_{m3}}{g_{m1}A_{G1}A_{G2}B_1B_2} \right] \cdot v_{in} \quad (ข3.5)$$

ดังนั้นเมื่อกำหนดให้ $g_{m1} = g_{m2} = g_{m3} = g_m$ จะได้อิมพีแดนซ์อินพุต Z_{in} ของวงจรมีค่าเท่ากับ

$$Z_{in}(s) = \frac{1}{s^2} \left[\frac{A_{G1}A_{G2}B_1B_2}{g_m} \right] \quad (ข3.6)$$

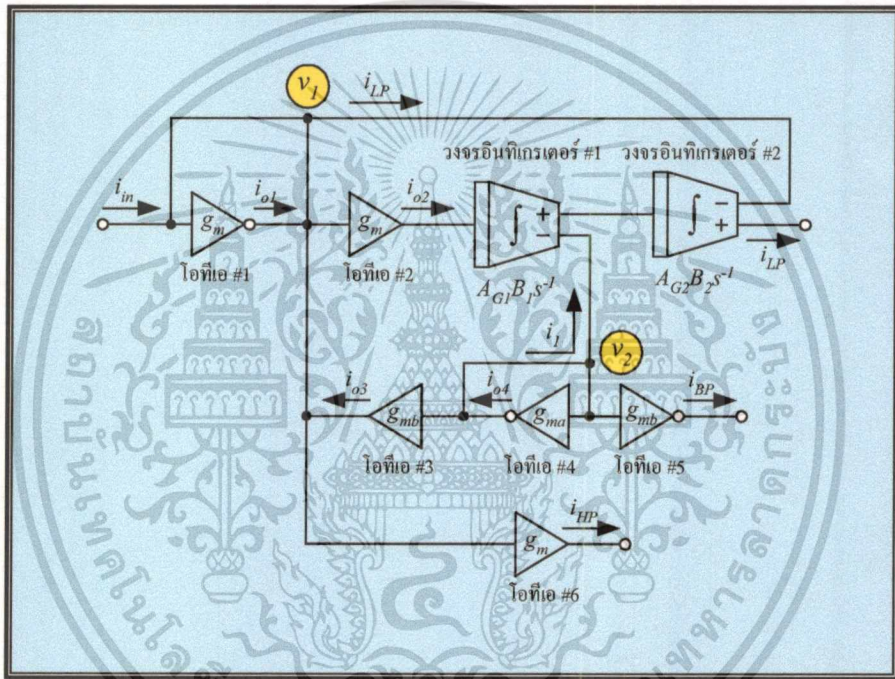
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค

การวิเคราะห์สมรรถนะของวงจรกรองสัญญาณโหมดกระแส

แบบไบควอดราติกโดยใช้โอปแอมป์และโอทีเอ

ค1 การวิเคราะห์หาฟังก์ชันถ่ายโอนกระแสของวงจรกรองสัญญาณโหมดกระแสแบบไบควอดราติก



รูปที่ ค1 วงจรกรองสัญญาณ โหมดกระแสแบบไบควอดราติก

จากวงจรกรองสัญญาณ โหมดกระแสแบบไบควอดราติกที่ปรับค่าได้ด้วยวิธีการทางอิเล็กทรอนิกส์โดยใช้โอปแอมป์และโอทีเอเป็นบล็อกวงจรแอกทีฟหลักดังรูปที่ 3.8 เมื่อกำหนดแรงดัน โหนดและทิศทางกระแสในวงจรดังรูปที่ ค1 การวิเคราะห์หาฟังก์ชันถ่ายโอนกระแสของวงจรมีลำดับขั้นตอนต่อไปนี้
ที่โหนด v_1 ผลรวมกระแสมีค่าเท่ากับ

$$i_{LP} = i_{in} + i_{o1} + i_{o3}$$

เมื่อเป็นเอกสารที่สงวนไว้สำหรับการใช้ $i_{o1} = -g_m v_1$ เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ

$$i_{o3} = g_{mb}v_2$$

แทนค่า i_{o1} และ i_{o3} ลงในสมการข้างบนจะได้

$$i_{in} = g_m v_1 - g_{mb} v_2 + i_{LP} \quad (ค1.1)$$

พิจารณาที่วงจรมินิเกรเตอร์ตัวที่หนึ่ง ซึ่งมีกระแสเอาต์พุต i_1 เท่ากับ

$$i_1 = \left[\frac{A_{G1} B_1}{s} \right] i_{o2}$$

เมื่อกระแสเอาต์พุตของโอทีเอตัวที่สอง i_{o2} มีค่าเท่ากับ

$$i_{o2} = g_m v_1$$

ดังนั้นจะได้

$$i_1 = g_m \left[\frac{A_{G1} B_1}{s} \right] v_1 \quad (ค1.2)$$

และพิจารณาที่วงจรมินิเกรเตอร์ตัวที่สองจะได้กระแสเอาต์พุต i_{LP} เท่ากับ

$$i_{LP} = \left[\frac{A_{G2} B_2}{s} \right] i_1$$

แทนค่า i_1 จากสมการที่ (ค1.2) จะได้เป็น

$$i_{LP} = g_m \left[\frac{A_{G1} A_{G2} B_1 B_2}{s^2} \right] v_1 \quad (ค1.3)$$

ที่โหนด v_2 ผลรวมของกระแสมีความสัมพันธ์ดังนี้

$$i_{o4} = i_1$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ

$$i_{o4} = -g_{ma}v_2$$

และแทนค่า i_i จากสมการที่ (ค1.2) จะได้เป็น

$$v_2 = -\left[\frac{g_m}{g_{ma}}\right] \left[\frac{A_{G1}B_1}{s}\right] \cdot v_1 \quad (\text{ค1.4})$$

ทำการแทนค่า i_{LP} จากสมการที่ (ค1.3) และ v_2 จากสมการที่ (ค1.4) ลงในสมการที่ (ค1.1)

$$i_{in} = g_m \frac{\left[s^2 + s \left(\frac{g_{mb}A_{G1}B_1}{g_{ma}} \right) + (A_{G1}A_{G2}B_1B_2) \right]}{s^2} \cdot v_1$$

หรือ

$$v_1 = \frac{1}{g_m} \frac{s^2}{\left[s^2 + s \left(\frac{g_{mb}A_{G1}B_1}{g_{ma}} \right) + (A_{G1}A_{G2}B_1B_2) \right]} \cdot i_{in} \quad (\text{ค1.5})$$

พิจารณาโอทีแอด์ที่ห้า กระแสเอาต์พุต i_{BP} มีค่าเท่ากับ

$$i_{BP} = -g_{mb} \cdot v_2$$

แทนค่า v_2 จากสมการที่ (ค1.4) จะได้

$$i_{BP} = \left[\frac{g_m g_{mb}}{g_{ma}} \right] \left[\frac{A_{G1}B_1}{s} \right] \cdot v_1 \quad (\text{ค1.6})$$

กระแสเอาต์พุต i_{HP} ของโอทีแอด์ที่หก มีค่าเท่ากับ

$$i_{HP} = g_m v_1 \quad (\text{ค1.7})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นเมื่อแทนค่า v_i จากสมการที่ (ค1.5) ลงในสมการที่ (ค1.7) , (ค1.6) และ (ค1.3) จะได้ฟังก์ชันถ่ายโอนกระแสของวงจร ดังนี้

$$i_{HP} = \left(\frac{s^2}{D(s)} \right) \cdot i_{in} \quad (\text{ค1.8})$$

$$i_{BP} = \frac{s \left(\frac{g_{mb} A_{G1} B_1}{g_{ma}} \right)}{D(s)} \cdot i_{in} \quad (\text{ค1.9})$$

และ

$$i_{LP} = \left(\frac{A_{G1} A_{G2} B_1 B_2}{D(s)} \right) \cdot i_{in} \quad (\text{ค1.10})$$

โดยที่

$$D(s) = s^2 + s \left(\frac{g_{mb} A_{G1} B_1}{g_{ma}} \right) + (A_{G1} A_{G2} B_1 B_2) \quad (\text{ค1.11})$$

ก2 การวิเคราะห์หาค่าความไวต่อการเปลี่ยนแปลงองค์ประกอบแอกทิฟ

ในการพิจารณาค่าความไว (sensitivity, S) ของพารามิเตอร์ Y ต่อการเปลี่ยนแปลงค่าองค์ประกอบ x สามารถกำหนดได้จากความสัมพันธ์ ดังนี้

$$\frac{\% \text{ change in } Y}{\% \text{ change in } x} = \frac{(\Delta Y/Y) \times 100\%}{(\Delta x/x) \times 100\%} \quad (ก2.1)$$

ซึ่งหมายความว่าในการออกแบบวงจรให้มีคุณสมบัติที่คั่น อัตราส่วนที่ได้จากสมการที่ (ก2.1) ต้องมีค่าต่างๆ ทั่วไปควรมีค่าน้อยกว่าหนึ่ง เมื่อกำหนดให้ S_x^Y แทนถึงค่าความไวของพารามิเตอร์ Y ต่อการเปลี่ยนแปลงค่าองค์ประกอบ x ดังนั้นสมการที่ (ก2.1) จึงเขียนใหม่กลายเป็น

$$S_x^Y = \frac{\Delta Y/Y}{\Delta x/x} = \frac{x}{Y} \frac{\partial Y}{\partial x} \quad (ก2.2)$$

สำหรับการวิเคราะห์หาค่าความไวต่อการเปลี่ยนแปลงองค์ประกอบแอกทิฟของวงจรกรองสัญญาณ โหมดกระแสแบบไบควอดราติก ดังรูปที่ 3.8 ซึ่งมีค่าความถี่เชิงมุมธรรมชาติ ω_0 และ Q -factor ของวงจรดังนี้

$$\omega_0 = \sqrt{A_{G1} A_{G2} B_1 B_2} \quad (ก2.3)$$

และ

$$Q = \frac{g_{ma}}{g_{mb}} \sqrt{\frac{A_{G2} B_2}{A_{G1} B_1}} \quad (ก2.4)$$

จึงเป็นการพิจารณาค่าความไว ω_0 และ Q -factor ของวงจรต่อการแปรค่าองค์ประกอบแอกทิฟ A_{G1} , B_1 และ g_{mb} ในวงจร โดยมีขั้นตอนการวิเคราะห์ดังต่อไปนี้

ค่าความไวของ ω_0 ต่อการเปลี่ยนแปลงค่า A_{G1} หรือ

$$S_{A_{G1}}^{\omega_0} = \frac{A_{G1}}{\omega_0} \frac{\partial \omega_0}{\partial A_{G1}}$$

แทนค่า ω_0 จากสมการที่ (ก2.3) จะได้

$$S_{AG1}^{\omega_o} = \left[\frac{A_{G1}}{(A_{G1}A_{G2}B_1B_2)^{1/2}} \right] \left[\frac{\partial(A_{G1}A_{G2}B_1B_2)^{1/2}}{\partial A_{G1}} \right]$$

$$= \frac{1}{2} \left[\frac{(A_{G1})^{1/2}}{(A_{G2}B_1B_2)^{1/2}} \right] (A_{G1}A_{G2}B_1B_2)^{-1/2} (A_{G2}B_1B_2)$$

$$\therefore S_{AG1}^{\omega_o} = \frac{1}{2} \quad (ค2.5)$$

และอาศัยวิธีการเดียวกันก็จะได้

$$S_{AG2}^{\omega_o} = S_{B_1}^{\omega_o} = S_{B_2}^{\omega_o} = \frac{1}{2} \quad (ค2.6)$$

สำหรับค่าความไวของ Q -factor ต่อการเปลี่ยนแปลงค่า A_{G1} หรือ

$$S_{AG1}^Q = \frac{A_{G1}}{Q} \frac{\partial Q}{\partial A_{G1}}$$

แทนค่า Q -factor จากสมการที่ (ค2.4) จะได้

$$S_{AG1}^Q = \left\{ \frac{A_{G1}}{\frac{g_{ma}}{g_{mb}} \left(\frac{A_{G2}B_2}{A_{G1}B_1} \right)^{1/2}} \right\} \left\{ \frac{\partial \left[\frac{g_{ma}}{g_{mb}} \left(\frac{A_{G2}B_2}{A_{G1}B_1} \right)^{1/2} \right]}{\partial A_{G1}} \right\}$$

$$= -\frac{1}{2} \left\{ \frac{A_{G1}}{\frac{g_{ma}}{g_{mb}} \left(\frac{A_{G2}B_2}{A_{G1}B_1} \right)^{1/2}} \right\} \left[\frac{g_{ma}}{g_{mb}} \left(\frac{A_{G2}B_2}{B_1} \right)^{1/2} \right] (A_{G1})^{-3/2}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\therefore S_{AG1}^Q = -\frac{1}{2} \quad (\text{ก2.7})$$

และอาศัยวิธีการเดียวกันก็จะได้

$$-S_{AG2}^Q = S_{B1}^Q = -S_{B2}^Q = -\frac{1}{2} \quad (\text{ก2.8})$$

และ $S_{gma}^Q = -S_{gmb}^Q = 1 \quad (\text{ก2.9})$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ก3 การวิเคราะห์สมรรถนะการทำงานของวงจรกรองสัญญาณโหมดกระแสแบบไบควอดราติกกรณีนที่ไม่เป็นไปตามอุดมคติ

ผลกระทบเนื่องจากการทำงานกรณีนที่ไม่เป็นไปตามอุดมคติของวงจรอินทิเกรเตอร์ที่ใช้ในวงจรจะมีผลทำให้การทำงานในทางปฏิบัติของวงจรกรองสัญญาณโหมดกระแสแบบไบควอดราติกกรณีนรูปที่ 3.8 มีการเบี่ยงเบนไปจากที่ได้คาดการณ์เอาไว้ในทางทฤษฎี จากสมการที่ (3.5) ฟังก์ชันถ่ายโอนกระแส $A_I(s)$ ของวงจรอินทิเกรเตอร์เมื่อคำนึงถึงโดมิแนนซ์โพล สามารถเขียนได้เป็น

$$A_I(s) = \frac{A_{GB}}{s \left(1 + \frac{s}{\omega_b}\right)} \cong \frac{A_{GB}}{s} (1 - s\tau_b) \quad (ค3.1)$$

โดยที่ $\omega_b = 1/\tau_b$ ดังนั้นเมื่อแทนค่าสมการที่ (ค3.1) ลงในสมการที่ (ค1.3) และ (ค1.4) จะได้

$$i_{LP} = g_m \left[\frac{A_{G1}B_1(1 - s\tau_{b1})}{s} \right] \left[\frac{A_{G2}B_2(1 - s\tau_{b2})}{s} \right] \cdot v_1 \quad (ค3.2)$$

และ

$$v_2 = - \left[\frac{g_m}{g_{ma}} \right] \left[\frac{A_{G1}B_1(1 - s\tau_{b1})}{s} \right] \cdot v_1 \quad (ค3.3)$$

โดยที่ $\tau_{b1} = 1/\omega_{b1}$, $\tau_{b2} = 1/\omega_{b2}$ และ ω_{b1} และ ω_{b2} คือ โดมิแนนซ์โพลของวงจรอินทิเกรเตอร์ตัวที่หนึ่งและตัวที่สอง ตามลำดับ เมื่อทำการแทนค่าสมการที่ (ค3.2) และ (ค3.3) ลงในสมการที่ (ค1.1) จะได้

$$i_{in} = \left\{ 1 + \left[\frac{g_{mb}}{g_{ma}} \right] \left[\frac{A_{G1}B_1(1 - s\tau_{b1})}{s} \right] + \left[\frac{A_{G1}A_{G2}B_1B_2(1 - s\tau_{b1})(1 - s\tau_{b2})}{s^2} \right] \right\} \cdot g_m v_1 \quad (ค3.4)$$

จากสมการที่ (ค1.7) เมื่อ $i_{HP} = g_m v_1$

ดังนั้นสมการที่ (ค3.4) จึงเขียนใหม่ได้เป็น

$$i_{in} = \left\{ 1 + \left[\frac{g_{mb}}{g_{ma}} \cdot \frac{A_{G1}B_1(1-s\tau_{b1})}{s} \right] + \left[\frac{A_{G1}A_{G2}B_1B_2(1-s\tau_{b1}-s\tau_{b2}+s^2\tau_{b1}\tau_{b2})}{s^2} \right] \right\} i_{HP}$$

หรืออาจเขียนได้ว่า

$$i_{HP} = \left[\frac{s^2}{D_n(s)} \right] i_{in} \quad (ค3.5)$$

โดยที่

$$D_n(s) = s^2 \left[1 + (A_{G1}A_{G2}B_1B_2\tau_{b1}\tau_{b2}) - \left(\frac{g_{mb}}{g_{ma}} A_{G1}B_1\tau_{b1} \right) \right] + s \left[\left(\frac{g_{mb}}{g_{ma}} A_{G1}B_1 \right) - (A_{G1}A_{G2}B_1B_2)(\tau_{b1} + \tau_{b2}) \right] + (A_{G1}A_{G2}B_1B_2) \quad (ค3.6)$$

จากสมการที่ (ค3.6) พบว่าเพื่อลดค่าความคลาดเคลื่อนที่เกิดขึ้นในวงจรให้น้อยลง ความสัมพันธ์ขององค์ประกอบแอกทิฟในวงจรควรมีค่าเท่ากับ

$$1 \gg (A_{G1}A_{G2}B_1B_2\tau_{b1}\tau_{b2}) - \left(\frac{g_{mb}}{g_{ma}} A_{G1}B_1\tau_{b1} \right) \quad (ค3.7ก)$$

$$\text{และ} \quad \left(\frac{g_{mb}}{g_{ma}} A_{G1}B_1 \right) \gg (A_{G1}A_{G2}B_1B_2)(\tau_{b1} + \tau_{b2}) \quad (ค3.7ข)$$

จากสมการที่ (ค3.7ก) และ (ค3.7ข) เขียนใหม่กลายเป็น

$$\left(\frac{g_{mb}}{g_{ma}} \right) \gg (A_{G2}B_2\tau_{b2}) \quad (ค3.8ก)$$

$$\text{และ} \quad \left(\frac{g_{mb}}{g_{ma}} \right) \gg (A_{G2}B_2)(\tau_{b1} + \tau_{b2}) \quad (ค3.8ข)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นจากสมการที่ (ค3.8) จึงสรุปได้ว่าผลกระทบเนื่องจากโดมิแนนซ์โพลตัวที่สองของออปแอมป์ ที่มีต่อวงจรกรองสัญญาณโหมคระแสดที่นำเสนอด้รูปที่ 3.8 จะมีค่าลดน้อยลงได้ เมื่อความสัมพันธ์ขององค์ประกอบแอกทีฟในวงจรมีค่าอยู่ในช่วง

$$\left(\frac{g_{mb}}{g_{ma}}\right) \gg (A_{G2}B_2)(\tau_{b1} + \tau_{b2}) \quad (\text{ค3.9})$$

และเมื่อทำการเปรียบเทียบสมการที่ (ค3.6) กับรูปแบบสมการทั่วไปของ $D_n(s)$

$$D_n(s) = s^2 + s\left(\frac{\omega_{on}}{Q_n}\right) + \omega_{on}^2$$

จะได้ค่า ω_{on} และ Q_n -factor ของวงจรกรณีที่มีการทำงานไม่เป็นไปตามอุดมคติ มีค่าเท่ากับ

$$\omega_{on} = \left[\frac{A_{G1}A_{G2}B_1B_2}{1 + (A_{G1}B_1\tau_{b1})\left(A_{G2}B_2\tau_{b2} - \frac{g_{mb}}{g_{ma}}\right)} \right]^{1/2} \quad (\text{ค3.10})$$

และ

$$Q_n = \left[\frac{g_{mb}}{g_{ma}} \right] \left[\frac{A_{G2}B_2}{A_{G1}B_1} \right]^{1/2} \cdot \left[\frac{\left[1 + (A_{G1}B_1\tau_{b1})\left(A_{G2}B_2\tau_{b2} - \frac{g_{mb}}{g_{ma}}\right) \right]^{1/2}}{\left[1 - \left(\frac{g_{mb}}{g_{ma}}\right)(A_{G2}B_2)(\tau_{b1} + \tau_{b2}) \right]} \right] \quad (\text{ค3.11})$$

กรณีเช่นนี้เปอร์เซ็นต์ค่าความคลาดเคลื่อนของพารามิเตอร์ ω_o และ Q -factor ของวงจร สามารถวิเคราะห์หาได้ดังนี้

พิจารณาความสัมพันธ์รูปแบบทั่วไปของพารามิเตอร์ ω_o ในเทอมของค่าความคลาดเคลื่อน $(\delta\omega_o/\omega_o)$ จะได้ว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\omega_{on} = \omega_o \left[\frac{1}{1 + \frac{\delta\omega_o}{\omega_o}} \right] \quad (ค3.12)$$

และจากสมการที่ (ค2.3), (ค3.10) และ (ค3.12) ทำให้

$$\omega_{on} = \omega_o \left[\frac{1}{1 + (A_{G1}B_1\tau_{b1}) \left(A_{G2}B_2\tau_{b2} - \frac{g_{mb}}{g_{ma}} \right)} \right]^{1/2}$$

ดังนั้นเปอร์เซ็นต์ค่าความคลาดเคลื่อนของพารามิเตอร์ ω_o ของวงจร มีค่าเท่ากับ

$$\begin{aligned} 1 + \frac{\delta\omega_o}{\omega_o} &= \left[1 + (A_{G1}B_1\tau_{b1}) \left(A_{G2}B_2\tau_{b2} - \frac{g_{mb}}{g_{ma}} \right) \right]^{1/2} \\ \therefore \% \frac{\delta\omega_o}{\omega_o} &= \left\{ \left[1 + (A_{G1}B_1\tau_{b1}) \left(A_{G2}B_2\tau_{b2} - \frac{g_{mb}}{g_{ma}} \right) \right]^{1/2} - 1 \right\} \times 100\% \end{aligned} \quad (ค3.13)$$

รูปแบบสมการทั่วไปของพารามิเตอร์ Q -factor ในเทอมของค่าความคลาดเคลื่อน ($\delta Q/Q$) สามารถเขียนได้เป็น

$$Q_n = Q \cdot \left[\frac{1}{1 + \frac{\delta Q}{Q}} \right] \quad (ค3.14)$$

และจากสมการที่ (ค2.4), (ค3.11) และ (ค3.14) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$Q_n = Q \cdot \left\{ \frac{\left[1 + (A_{G1}B_1\tau_{b1}) \left(A_{G2}B_2\tau_{b2} - \frac{g_{mb}}{g_{ma}} \right) \right]^{1/2}}{\left[1 - \left(\frac{g_{mb}}{g_{ma}} \right) (A_{G2}B_2)(\tau_{b1} + \tau_{b2}) \right]} \right\}$$

$$= \frac{Q}{\left\{ \frac{\left[1 - \left(\frac{g_{mb}}{g_{ma}} \right) (A_{G2}B_2)(\tau_{b1} + \tau_{b2}) \right]}{\left[1 + (A_{G1}B_1\tau_{b1}) \left(A_{G2}B_2\tau_{b2} - \frac{g_{mb}}{g_{ma}} \right) \right]^{1/2}} \right\}}$$

และ $1 + \frac{\delta Q}{Q} = \frac{\left[1 - \left(\frac{g_{mb}}{g_{ma}} \right) (A_{G2}B_2)(\tau_{b1} + \tau_{b2}) \right]}{\left[1 + (A_{G1}B_1\tau_{b1}) \left(A_{G2}B_2\tau_{b2} - \frac{g_{mb}}{g_{ma}} \right) \right]^{1/2}}$

ดังนั้นเปอร์เซ็นต์ค่าความคลาดเคลื่อนของพารามิเตอร์ Q -factor ของวงจร จึงมีค่าเท่ากับ

$$\% \frac{\delta Q}{Q} = \frac{\left[1 - \left(\frac{g_{ma}A_{G2}B_2}{g_{mb}} \right) (\tau_{b1} + \tau_{b2}) \right] - \left[1 + (A_{G1}B_1\tau_{b1}) \left(A_{G2}B_2\tau_{b2} - \frac{g_{mb}}{g_{ma}} \right) \right]^{1/2}}{\left[1 + (A_{G1}B_1\tau_{b1}) \left(A_{G2}B_2\tau_{b2} - \frac{g_{mb}}{g_{ma}} \right) \right]^{1/2}} \times 100\%$$

(ค3.15)

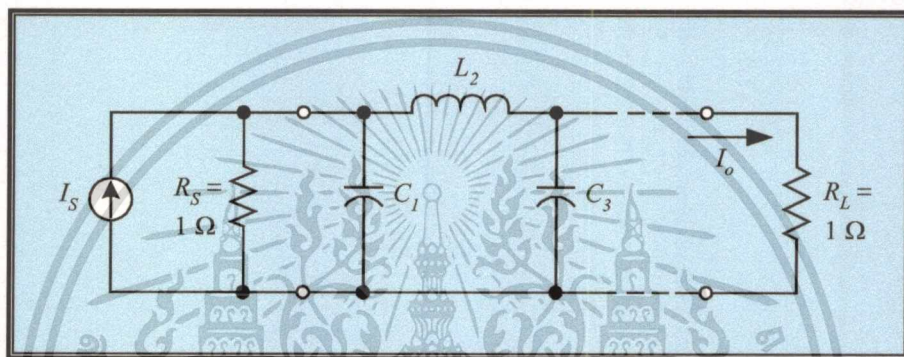
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ง

ตารางแสดงค่าออร์มอลไลซ์ของอุปกรณ์พาสซีฟในวงจร LC แลคเตอร์

และตารางการเปลี่ยนรูปความถี่

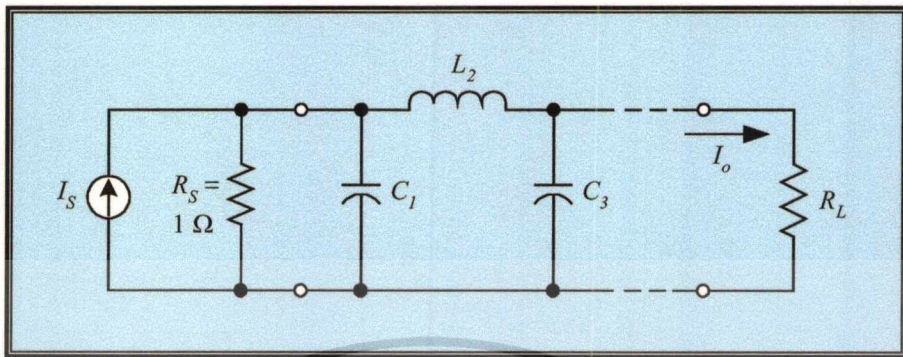
ตารางที่ ง1 แสดงค่าออร์มอลไลซ์ (เมื่อ $\omega_c = 2\pi f_c = 1 \text{ rad/sec}$) ของอุปกรณ์พาสซีฟในวงจรกรองผ่านความถี่ต่ำโหมดกระแสแบบบัทเทอร์เวิร์ทซ์ อันดับ $n = 2$ ถึง $n = 10$



n	C_1	L_2	C_3	L_4	C_5	L_6	C_7	L_8	C_9	L_{10}
2	1.414	1.414								
3	1.000	2.000	1.000							
4	0.7654	1.848	1.848	0.7654						
5	0.6180	1.618	2.000	1.618	0.6180					
6	0.5176	1.414	1.932	1.932	1.414	0.5176				
7	0.4450	1.247	1.802	2.000	1.802	1.247	0.4450			
8	0.3902	1.111	1.663	1.962	1.962	1.663	1.111	0.3902		
9	0.3473	1.000	1.532	1.879	2.000	1.879	1.532	1.000	0.3473	
10	0.3129	0.9080	1.414	1.782	1.975	1.975	1.782	1.414	0.9080	0.3129

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


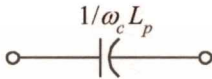

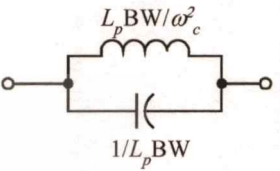

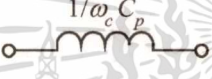
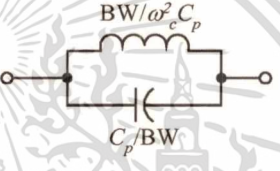
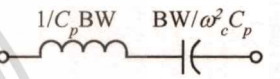
ตารางที่ ๖๒ แสดงค่าอรรถมูลไลซ์ (เมื่อ $\omega_c = 2\pi f_c = 1 \text{ rad/sec}$) ของอุปกรณ์พาสซีฟใน วงจรกรองผ่านความถี่ต่ำโหมคระแสบแบบเชพบีเชฟ



n	C_1	L_2	C_3	L_4	C_5	L_6	C_7	L_8	R_L
(ก) Ripple width = 0.1 dB									
2	0.84304	0.62201							0.73781
3	1.03156	1.14740	1.03156						1.00000
4	1.10879	1.30618	1.77035	0.81807					0.73781
5	1.14681	1.37121	1.97500	1.37121	1.14681				1.00000
6	1.16811	1.40397	2.05621	1.51709	1.90280	0.86184			0.73781
7	1.18118	1.42281	2.09667	1.57340	2.09667	1.42281	1.18118		1.00000
8	1.18975	1.43465	2.11990	1.60101	2.16995	1.58408	1.94447	0.87781	0.73781
(ข) Ripple width = 0.5 dB									
3	1.5963	1.0967	1.5963						1.00000
5	1.7058	1.2296	2.5408	1.2296	1.7058				1.00000
7	1.7373	1.2582	2.6383	1.3443	2.6383	1.2582	1.7373		1.00000
(ค) Ripple width = 1.0 dB									
3	2.0236	0.9941	2.0236						1.00000
5	2.1349	1.0911	3.0009	1.0911	2.1349				1.00000
7	2.1666	1.1115	3.0936	1.1735	3.0936	1.1115	2.1666		1.00000

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3 แสดงการเปลี่ยนรูปความถี่ (Frequency Transformation)

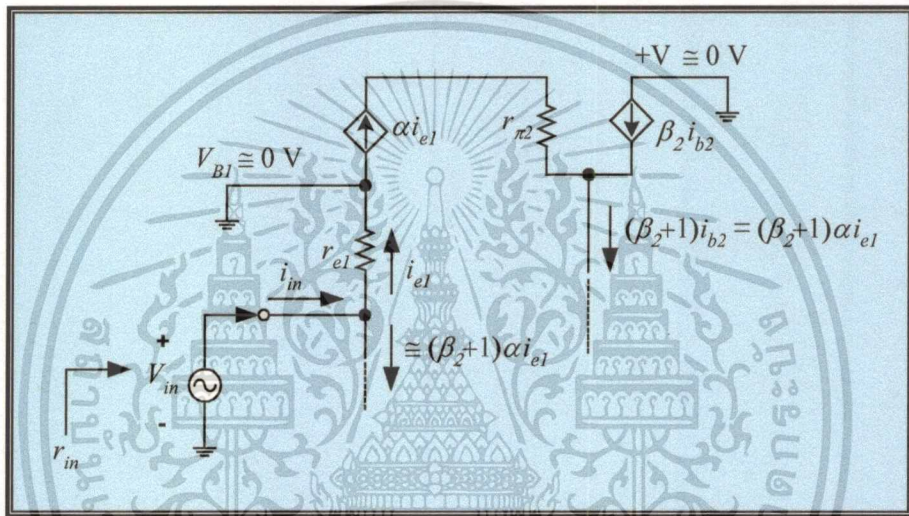
Prototype (lowpass) elements	Highpass elements	Bandpass elements	Bandstop elements
			
			

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก จ

การวิเคราะห์หาค่าความต้านทานอินพุท และ
ค่าความต้านทานเอาต์พุทของวงจร CDBA

จ1 การวิเคราะห์หาค่าความต้านทานอินพุทของวงจรภาคอินพุทที่มีค่าความต้านทานอินพุทต่ำมาก



รูปที่ จ1 วงจรสมมูลของวงจรภาคอินพุท ดังรูปที่ 4.2

เมื่อทำการแทนวงจรสมมูลแบบไฮบริดพาย [39]-[40] ของทรานซิสเตอร์ลงไปในวงจรภาคอินพุทที่มีค่าความต้านทานอินพุทต่ำมาก ดังรูปที่ 4.2 จะได้วงจรสมมูลดังแสดงได้ในรูปที่ จ1 ดังนั้นลำดับขั้นในการวิเคราะห์หาค่าความต้านทานอินพุทของวงจรสามารถกระทำได้ดังต่อไปนี้
ผลรวมของกระแสที่โหนดอินพุท มีค่าเท่ากับ

$$i_{in} = i_{e1} + (\beta_2 + 1)\alpha i_{e1} = i_{e1}(1 + \alpha\beta_2 + \alpha) \cong (\beta_2 + 1)i_{e1}$$

สมการข้างบนเขียนใหม่ได้เป็น

$$i_{e1} = \frac{i_{in}}{\beta_2 + 1} \cong \frac{i_{in}}{\beta_2} \quad (จ1.1)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และแรงดันอินพุต v_m ของวงจร มีค่าเท่ากับ

$$v_{in} = i_{e1} r_{e1} \quad (จ1.2)$$

โดยที่ r_{e1} คือ ค่าความต้านทานอีมิเตอร์กรณีสัญญาณขนาดเล็ก เมื่อแทนค่า i_{e1} จากสมการที่ (จ1.1) ลงในสมการที่ (จ1.2) จะได้

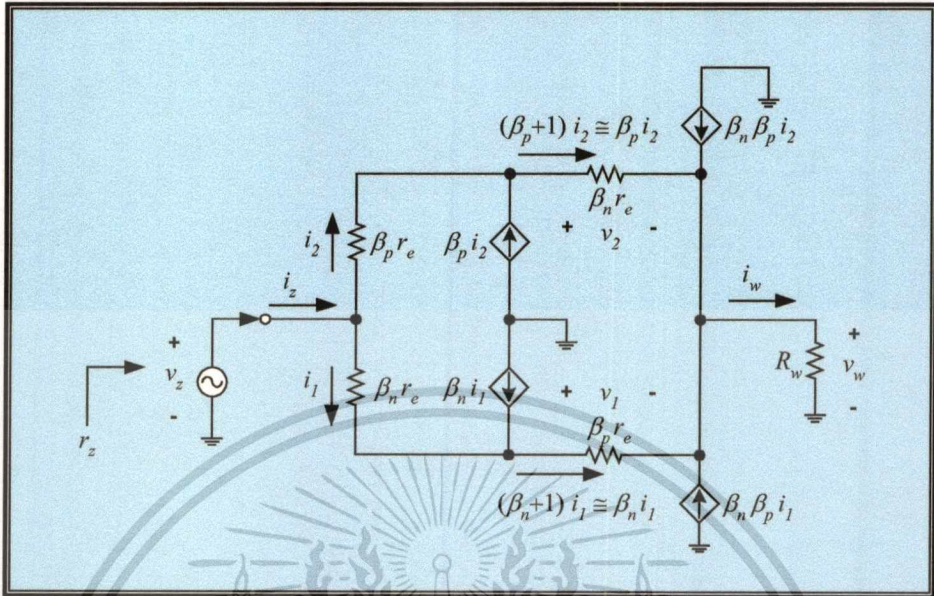
$$v_{in} \cong \frac{r_{e1}}{\beta_2} i_{in}$$

จะได้ค่าความต้านทานอินพุตของวงจร r_m มีค่าเท่ากับ

$$r_m = \frac{r_{e1}}{\beta_2} \quad (จ1.3)$$



จ2 การวิเคราะห์หาค่าความต้านทานอินพุตที่ขั้ว z หรือ r_z ของวงจรตามแรงดัน



รูปที่ จ2 วงจรสมมูลสำหรับวิเคราะห์หาค่าความต้านทานอินพุตที่ขั้ว z ของวงจรตามแรงดัน ดังรูปที่ 4.5

การวิเคราะห์หาค่าความต้านทานอินพุตที่มองเข้าไปยังขั้ว z ของวงจรตามแรงดันดังรูปที่ 4.5 นั้นกระทำได้โดยการแทนวงจรสมมูลแบบไฮบริดพายของทรานซิสเตอร์ลงไปในวงจรแล้ว พิจารณาความสัมพันธ์ระหว่างแรงดันกับกระแสที่ป้อนให้กับวงจรสมมูลดังรูปที่ จ2 ดังนั้นเมื่อ กำหนดให้ $\beta_n = \beta_{14} \cong \beta_{16} \gg 1$, $\beta_p = \beta_{15} \cong \beta_{17} \gg 1$, $r_e = r_{e14} = r_{e15} \cong r_{e16} = r_{e17}$ และ R_w คือ ตัวต้านทานซึ่งอยู่ระหว่างขั้ว w กับกราวด์ ถ้าดับขั้นตอนการวิเคราะห์หาค่าความต้านทานอินพุต r_z ของวงจรสามารถกระทำดังต่อไปนี้

ความสัมพันธ์ระหว่างแรงดัน v_z กับกระแส i_z ที่ป้อนให้กับขั้ว z วงจร จะได้

$$r_z = \frac{v_z}{i_z} = \frac{v_z}{i_1 + i_2}$$

เมื่อ

$$i_1 = \frac{v_z - v_1 - v_w}{\beta_n r_e} \quad (จ2.1)$$

$$v_1 \cong (\beta_n \beta_p r_e) i_1 \quad (จ2.2)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ
$$v_w = i_w R_w$$

โดยที่
$$i_w = \beta_n (\beta_p + 1) i_1 + \beta_p (\beta_n + 1) i_2 \cong \beta_n \beta_p (i_1 + i_2)$$

จะได้
$$v_w = \beta_n \beta_p R_w (i_1 + i_2) \quad (จ2.3)$$

แทนค่าสมการที่ (จ2.3) และ (จ2.2) ลงในสมการที่ (จ2.1) จะได้

$$i_1 \cong \frac{v_z - (\beta_n \beta_p R_w)(i_1 + i_2)}{\beta_n \beta_p r_e}$$

หรือ
$$i_1 \cong \frac{v_z - (\beta_n \beta_p R_w) i_z}{\beta_n \beta_p r_e} \quad (จ2.4)$$

และเช่นเดียวกันเมื่อพิจารณากระแส i_2 ก็จะได้เท่ากับ

$$i_2 = \frac{v_z - v_2 - v_w}{\beta_p r_e} \quad (จ2.5)$$

โดยที่
$$v_2 \cong (\beta_n \beta_p r_e) i_2 \quad (จ2.6)$$

แทนค่าสมการที่ (จ2.3) และ (จ2.6) ลงในสมการที่ (จ2.5) จะได้

$$i_2 \cong \frac{v_z - (\beta_n \beta_p R_w)(i_1 + i_2)}{\beta_n \beta_p r_e}$$

หรือ
$$i_2 \cong \frac{v_z - (\beta_n \beta_p R_w) i_z}{\beta_n \beta_p r_e} \quad (จ2.7)$$

เนื่องจาก $i_z = i_1 + i_2$ ดังนั้นนำสมการที่ (จ2.4) บวกกับสมการที่ (จ2.7) จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

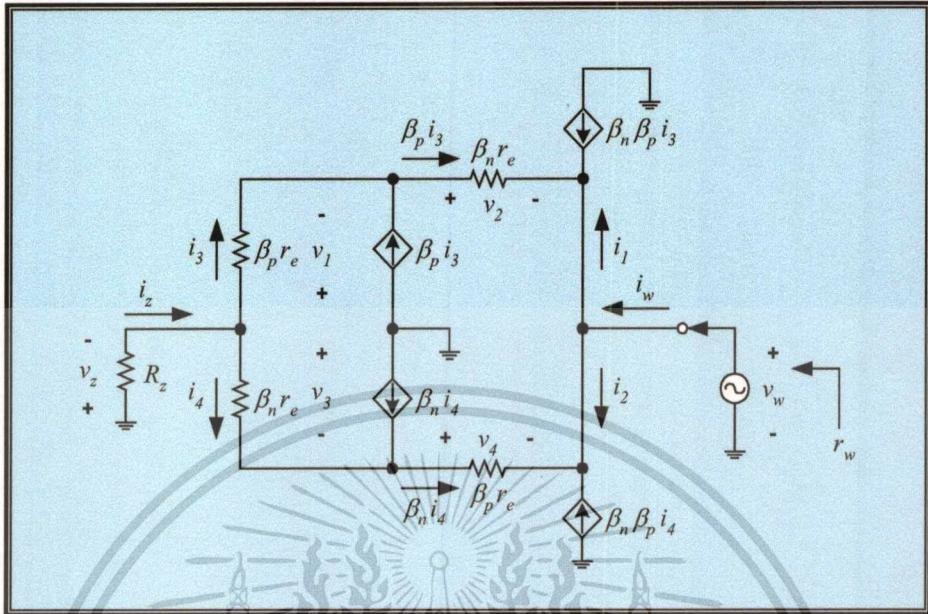
$$i_z = (i_1 + i_2) = 2 \left[\frac{v_z - (\beta_n \beta_p R_w) i_z}{\beta_n \beta_p r_e} \right]$$

$$\therefore r_z = \frac{v_z}{i_z} = \beta_n \beta_p \left(\frac{r_e}{2} + R_w \right) \quad (92.8)$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จ3 การวิเคราะห์หาค่าความต้านทานเอาต์พุตที่ขั้ว w หรือ r_w ของวงจรตามแรงดัน



รูปที่ จ3 วงจรสมมูลสำหรับวิเคราะห์หาค่าความต้านทานเอาต์พุตที่ขั้ว w ของวงจรตามแรงดัน ดังรูปที่ 4.5

สำหรับการวิเคราะห์หาค่าความต้านทานเอาต์พุตที่ขั้ว w ของวงจรตามแรงดันดังรูปที่ 4.5 สามารถหาได้โดยอาศัยวิธีการเช่นเดียวกับการวิเคราะห์หาค่าความต้านทานอินพุตของวงจรที่ขั้ว z ซึ่งจะได้อัตราสมมูลดังรูปที่ จ3 เมื่อกำหนดให้ R_z คือตัวต้านทานที่ต่ออยู่ระหว่างขั้ว z กับกราวด์ ดังนั้นการวิเคราะห์หาค่าความต้านทานเอาต์พุต r_w ของวงจร สามารถกระทำดังต่อไปนี้

ความสัมพันธ์ระหว่างแรงดัน v_w กับกระแส i_w ที่ป้อนให้กับขั้ว w วงจร จะได้

$$r_w = \frac{v_w}{i_w} = \frac{v_w}{i_1 + i_2}$$

โดยที่
$$i_1 = -\beta_p (\beta_n + 1) i_3 \cong -(\beta_n \beta_p) i_3 \quad (จ3.1)$$

และ
$$i_2 = -\beta_n (\beta_p + 1) i_4 \cong -(\beta_n \beta_p) i_4 \quad (จ3.2)$$

พิจารณาระแส i_3 จะได้
$$i_3 = \frac{v_1}{\beta_p r_e}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ
$$v_1 = -(v_w + v_2 + v_z)$$

$$v_2 = (\beta_n \beta_p r_e) i_3$$

และ
$$v_z = i_z R_z = (i_3 + i_4) R_z$$

แทนค่า v_1 , v_2 และ v_z ลงในสมการกระแส i_3 ข้างบน จะกลายเป็น

$$i_3 \cong \frac{-(v_w + i_4 R_z)}{\beta_n \beta_p r_e + R_z}$$

แทนค่า i_4 จากสมการที่ (จ3.2) จะได้

$$i_3 \cong \frac{-v_w + \left(\frac{R_z}{\beta_n \beta_p} \right) i_2}{\beta_n \beta_p r_e + R_z} \quad (จ3.3)$$

แทนค่า i_3 จากสมการที่ (จ3.3) ลงในสมการที่ (จ3.1) จะได้

$$i_1 = -(\beta_n \beta_p) \frac{\left[-v_w + \left(\frac{R_z}{\beta_n \beta_p} \right) i_2 \right]}{\beta_n \beta_p r_e + R_z} = \frac{\left[v_w - \left(\frac{R_z}{\beta_n \beta_p} \right) i_2 \right]}{r_e + \left(\frac{R_z}{\beta_n \beta_p} \right)} \quad (จ3.4)$$

พิจารณากระแส i_4 จะได้

$$i_4 = \frac{v_3}{\beta_n r_e}$$

เมื่อ

$$v_3 = -(v_w + v_4 + v_z)$$

$$v_4 = (\beta_n \beta_p r_e) i_4$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ

$$v_z = i_z R_z = (i_3 + i_4) R_z$$

แทนค่า v_3 , v_4 และ v_z ลงในสมการกระแส i_4 ข้างบน จะได้เป็น

$$i_4 \cong \frac{-(v_w + i_3 R_z)}{\beta_n \beta_p r_e + R_z}$$

แทนค่า i_3 จากสมการที่ (จ3.1) จะได้

$$i_4 \cong \frac{-v_w + \left(\frac{R_z}{\beta_n \beta_p} \right) \cdot i_1}{\beta_n \beta_p r_e + R_z} \quad (จ3.5)$$

แทนค่า i_4 จากสมการที่ (จ3.5) ลงในสมการที่ (จ3.2) จะได้

$$i_2 = \left[\frac{v_w - \left(\frac{R_z}{\beta_n \beta_p} \right) \cdot i_1}{r_e + \left(\frac{R_z}{\beta_n \beta_p} \right)} \right] \quad (จ3.6)$$

เนื่องจาก $i_w = i_1 + i_2$ ดังนั้นจากสมการที่ (จ3.4) และสมการที่ (จ3.6) จะได้

$$i_w = i_1 + i_2 = \left[\frac{2v_w - \left(\frac{R_z}{\beta_n \beta_p} \right) (i_1 + i_2)}{r_e + \left(\frac{R_z}{\beta_n \beta_p} \right)} \right]$$

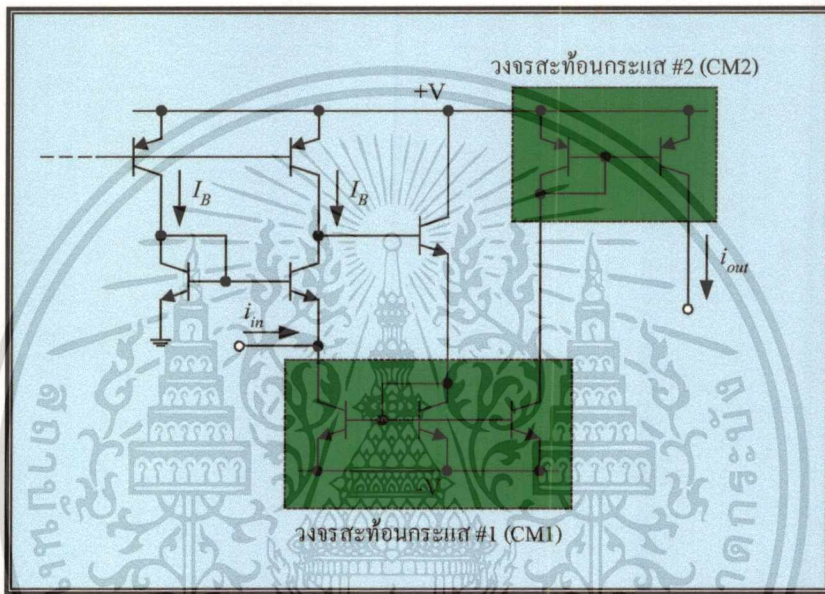
$$\therefore r_w = \frac{v_w}{i_w} = \left(\frac{r_e}{2} + \frac{R_z}{\beta_n \beta_p} \right) \quad (จ3.7)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

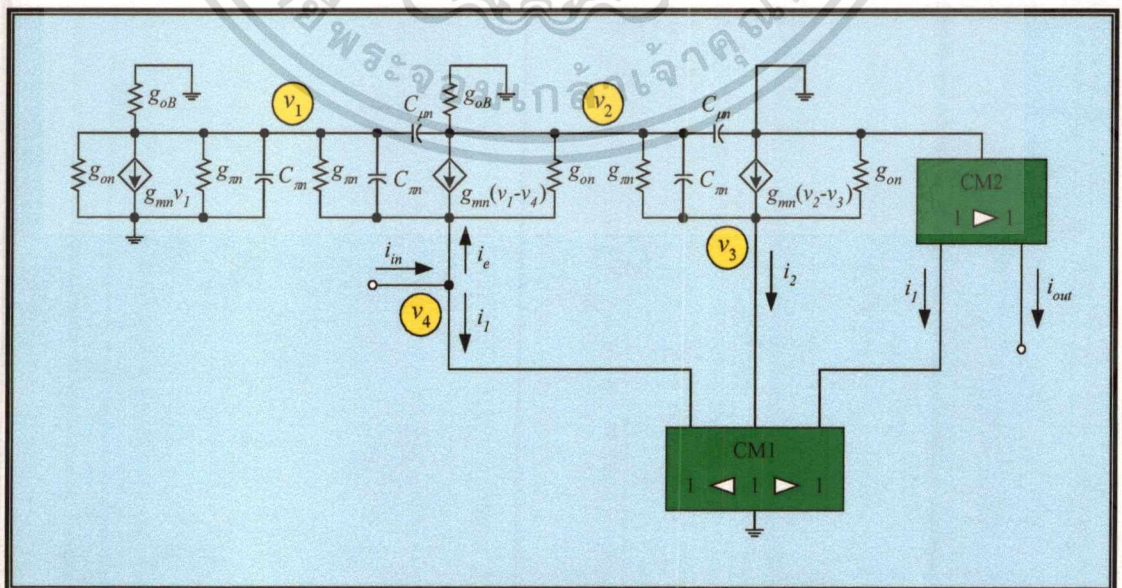
ภาคผนวก ฉ

การวิเคราะห์หาฟังก์ชันถ่ายโอนกระแส และ
ฟังก์ชันถ่ายโอนแรงดันของวงจร CDDBA

ฉ1 การวิเคราะห์หาฟังก์ชันถ่ายโอนกระแสของวงจร CDDBA



รูปที่ ฉ1 วงจรสำหรับวิเคราะห์หาฟังก์ชันถ่ายโอนกระแสของวงจร CDDBA ดังรูปที่ 4.6



รูปที่ ฉ2 วงจรสมมูลของวงจрдังรูปที่ ฉ1

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากวงจรผลต่างกระแสซึ่งเป็นวงจรภาคอินพุทรับสัญญาณกระแสของวงจร CDBA ที่นำเสนอด้งรูปที่ 4.6 ประกอบด้วยวงจรตามกระแสด้งรูปที่ 4.3 ที่เหมือนกันสองวงจรเป็นผลให้ตำแหน่งโดมิแนนซ์โพลของวงจรทั้งสองมีค่าเท่ากัน ดังนั้นในการหาฟังก์ชันถ่ายโอนกระแสของวงจรด้งกล่าวจึงสามารถกระทำการวิเคราะห์ได้โดยใช้เพียงวงจรเดี่ยวด้งรูปที่ ๓1 และวงจรสมมูลสามารถเขียนแสดงได้ด้งรูปที่ ๓2 ในที่นี้ประมาณว่าทรานซิสเตอร์ทุกตัวในวงจรมีความสมพียงกันทุกประการ และกำหนดให้ g_{ob} คือ ค่าความนำของทรานซิสเตอร์ชนิด pnp ที่ใช้ทำเป็นแหล่งจ่ายกระแสไปอัส I_B ขณะที่ g_{mn} (g_{mp}), $g_{\pi n}$ ($g_{\pi p}$) และ g_{on} (g_{op}) แทนถึง ค่าอัตราขยายค่าความนำ ค่าความนำระหว่างขาเบสกับขาอีมิเตอร์ และค่าความนำระหว่างขาคอลเลคเตอร์กับขาอีมิเตอร์ของทรานซิสเตอร์ชนิด npn (ชนิด pnp) ตามลำดับ และ $C_{\pi n}$ ($C_{\pi p}$) และ $C_{\mu n}$ ($C_{\mu p}$) จะแทนถึง ค่าความจุไฟฟ้าระหว่างขาเบสกับขาอีมิเตอร์ และค่าความจุไฟฟ้าระหว่างขาเบสกับขาคอลเลคเตอร์ตามลำดับ ดังนั้นจากวงจรสมมูลในรูปที่ ๓2 การวิเคราะห์หาฟังก์ชันถ่ายโอนกระแสของวงจรสามารถกระทำได้ด้งต่อไปนี้

ที่โหนด v_4 ;

$$i_e = -(g_{mn} + g_{\pi n} + sC_{\pi n})v_1 - g_{on}v_2 + (g_{mn} + g_{\pi n} + g_{on} + sC_{\pi n})v_4$$

แต่โดยทั่วไป $g_m \gg g_{\pi} \gg g_o$ ทำให้สมการข้างบนกลายเป็น

$$i_e = -(g_{mn} + sC_{\pi n})v_1 - g_{on}v_2 + (g_{mn} + sC_{\pi n})v_4$$

หรือเขียนใหม่จะได้เป็น

$$v_4 = v_1 + \left(\frac{g_{on}}{g_{mn} + sC_{\pi n}} \right) v_2 + \left(\frac{i_e}{g_{mn} + sC_{\pi n}} \right) \quad (๓1.1)$$

ที่โหนด v_1 ;

$$(g_{mn} + 2sC_{\pi n})v_1 = sC_{\mu n}v_2 + (g_{mn} + sC_{\pi n})v_4 \quad (๓1.2)$$

ที่โหนด v_2 ;

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$(g_{mn} - sC_{\mu n})v_1 + (g_{mn} + sC_{\pi n} + 2sC_{\mu n})v_2 - g_{mn}v_4 - (g_{mn} + sC_{\pi n})v_3 = 0 \quad (ฉ1.3)$$

ที่โหนด v_3 ;

$$i_2 + (g_{mn} + sC_{\pi n})v_3 = (g_{mn} + sC_{\pi n})v_2 \quad (ฉ1.4)$$

แทนค่า v_4 จากสมการที่ (ฉ1.1) ลงในสมการที่ (ฉ1.2) จะได้

$$g_{mn}(g_{mn} + sC_{\pi n})v_1 = [g_{on}(g_{\pi n} + sC_{\pi n}) + sC_{\mu n}g_{mn}]v_2 + (g_{\pi n} + sC_{\pi n})i_e \quad (ฉ1.5)$$

แทนค่า v_4 จากสมการที่ (ฉ1.1) ลงในสมการที่ (ฉ1.3) จะได้

$$(g_{mn} + sC_{\pi n})(g_{\pi n} + sC_{\pi n} + 2sC_{\mu n})v_2 = g_{mn}i_e \quad (ฉ1.6)$$

จากสมการที่ (ฉ1.4) และสมการที่ (ฉ1.6) จะได้กระแส i_2 มีค่าเท่ากับ

$$i_2 = \left[\frac{g_{mn}}{g_{\pi n} + sC_{\pi n} + 2sC_{\mu n}} \right] i_e \quad (ฉ1.7)$$

พิจารณาที่วงจรสะท้อนกระแส CM1 ความสัมพันธ์ระหว่างกระแส i_2 กับกระแส i_e มีค่าเป็น [42]

$$i_1 = \left[\frac{g_{mn}}{(g_{mn} + 2g_{\pi n}) + s(2C_{\pi n} + C_{\mu n})} \right] i_2$$

แทนค่า i_2 จากสมการที่ (ฉ1.7)

$$i_e = \left\{ \frac{[(g_{mn} + 2g_{\pi n}) + s(2C_{\pi n} + C_{\mu n})](g_{\pi n} + sC_{\pi n} + 2sC_{\mu n})}{g_{mn}^2} \right\} i_1 \quad (ฉ1.8)$$

ผลรวมกระแสที่โหนด v_4 มีค่าเท่ากับกระแสอินพุต i_m ของวงจร นั่นคือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_{in} = i_e + i_1 \quad (ฉ1.9)$$

แทนค่า i_e จากสมการที่ (ฉ1.8) ลงในสมการที่ (ฉ1.9) จะได้

$$i_{in} = \frac{i_1}{\left[g_{mn} + g_{\pi n} \left(1 + \frac{2g_{\pi n}}{g_{mn}} \right) \right] + s \left[\frac{(2C_{\pi n} + C_{\mu n})g_{\pi n}}{g_{mn}} + (C_{\pi n} + 2C_{\mu n}) \left(1 + \frac{2g_{\pi n}}{g_{mn}} \right) \right] + s^2 \left[\frac{(2C_{\pi n} + C_{\mu n})(C_{\pi n} + 2C_{\mu n})}{g_{mn}} \right]} \quad (ฉ1.10)$$

และเช่นเดียวกับวงจรสะท้อนกระแส CM1 เมื่อพิจารณาที่วงจรสะท้อนกระแส CM2 จะได้ความสัมพันธ์ระหว่างกระแส i_i กับกระแส i_{out} เป็นดังนี้ [42]

$$i_{out} = \left[\frac{g_{mp}}{(g_{mp} + 2g_{\pi p}) + s(2C_{\pi p} + C_{\mu p})} \right] \cdot i_1$$

ดังนั้นเมื่อแทนค่า i_i จากสมการที่ (ฉ1.10) จะได้ฟังก์ชันถ่ายโอนกระแสของวงจร มีค่าเท่ากับ

$$\frac{i_{out}}{i_{in}} = \frac{H_1}{(1 + a_1 s)(1 + a_2 s + a_3 s^2)} \quad (ฉ1.11)$$

โดยที่

$$H_1 = \frac{g_{mn} g_{mp}}{(g_{mp} + 2g_{\pi p}) \left[g_{mn} + g_{\pi n} \left(1 + \frac{2g_{\pi n}}{g_{mn}} \right) \right]}$$

$$a_1 = \frac{2C_{\pi p} + C_{\mu p}}{g_{mp} + 2g_{\pi p}}$$

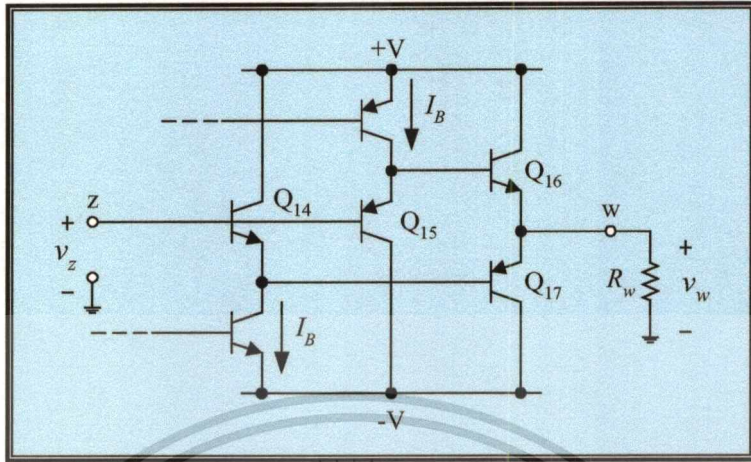
$$a_2 = \frac{(2C_{\pi n} + C_{\mu n})g_{\pi n} + (C_{\pi n} + 2C_{\mu n})(g_{mn} + 2g_{\pi n})}{g_{mn}(g_{mn} + g_{\pi n})}$$

และ

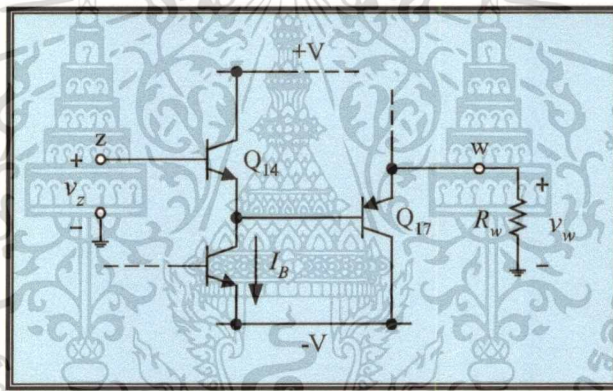
$$a_3 = \frac{(2C_{\pi n} + C_{\mu n})(C_{\pi n} + 2C_{\mu n})}{g_{mn}(g_{mn} + 2g_{\pi n})}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

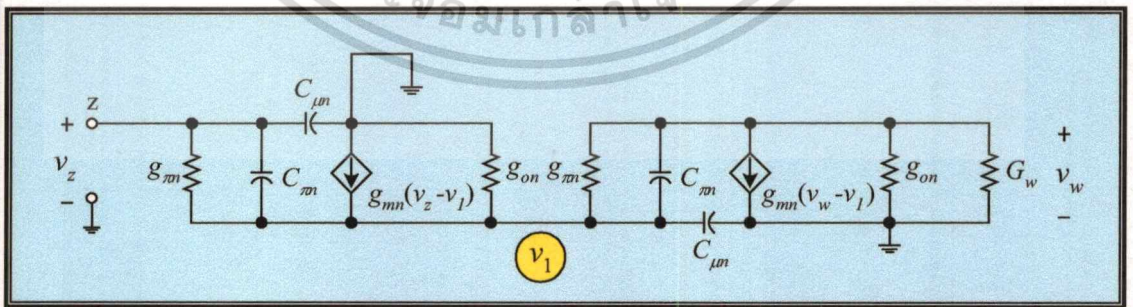
ฉ2 การวิเคราะห์หาฟังก์ชันถ่ายโอนแรงดันของวงจร CDDBA



รูปที่ ฉ3 ส่วนของวงจรตามแรงดันสำหรับวงจร CDDBA ดังรูปที่ 4.6



รูปที่ ฉ4 วงจรสำหรับวิเคราะห์หาฟังก์ชันถ่ายโอนแรงดันของวงจร CDDBA



รูปที่ ฉ5 วงจรสมมูลของวงจรดังรูปที่ ฉ4

รูปที่ ฉ3 แสดงส่วนของวงจรตามแรงดันสำหรับวงจร CDDBA ดังรูปที่ 4.6 ซึ่งจะเห็นว่า ประกอบด้วยวงจรขยขยสัญญาณคอลเลกเตอร์ร่วมแบบคอมพลิเมนต์ารีจำนวนสองวงจรต่อทำงาน เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ร่วมกัน ดังนั้นการวิเคราะห์วงจรจึงสามารถแบ่งพิจารณาได้เพียงวงจรเดียวดังรูปที่ ๓4 และวงจรสมมูลสามารถเขียนแสดงได้ดังรูปที่ ๓5 การคำนวณหาฟังก์ชันถ่ายโอนแรงดันระหว่าง v_w กับ v_z จึงกระทำได้ดังต่อไปนี้

ที่โหนด v_1 ;

$$(g_{mn} + g_{\pi n} + sC_{\pi n})v_z + (g_{\pi p} + sC_{\pi p})v_w = [g_{mn} + g_{\pi n} + g_{\pi p} + s(C_{\pi n} + C_{\pi p})]v_1$$

หรือเขียนใหม่ได้เป็น

$$v_1 = \frac{(g_{mn} + g_{\pi n} + sC_{\pi n})v_z + (g_{\pi p} + sC_{\pi p})v_w}{g_{mn} + g_{\pi n} + g_{\pi p} + s(C_{\pi n} + C_{\pi p})} \quad (๓2.1)$$

โดยที่ $g_{mn} = g_{m14} = g_{m16}$, $g_{mp} = g_{m15} = g_{m17}$, $g_{\pi n} = g_{\pi14} = g_{\pi16}$, $g_{\pi p} = g_{\pi15} = g_{\pi17}$ และ $C_{\pi n} = C_{\pi14} = C_{\pi16}$, $C_{\pi p} = C_{\pi15} = C_{\pi17}$.

ที่โหนด v_w ;

$$(g_{mp} + g_{\pi p} + sC_{\pi p})v_1 = (G_w + g_{mp} + g_{\pi p} + sC_{\pi p})v_w \quad (๓2.2)$$

เมื่อ $G_w = 1/R_w$ และเมื่อแทนค่า v_1 จากสมการที่ (๓1.1) จะได้

$$(g_p + sC_{\pi p}) \left[\frac{(g_n + sC_{\pi n})v_z + (g_{\pi p} + sC_{\pi p})v_w}{g_n + g_{\pi p} + s(C_{\pi n} + C_{\pi p})} \right] = (G_w + g_p + sC_{\pi p})v_w$$

เมื่อกำหนดให้ $g_p = g_{mp} + g_{\pi p}$ และ $g_n = g_{mn} + g_{\pi n}$ ดังนั้นสมการข้างบนจัดรูปใหม่จะกลายเป็น

$$\frac{v_w}{v_z} \cong \frac{H_2 N(s)}{(1 + b_1 s + b_2 s^2)} \quad (๓2.3)$$

โดยที่

$$H_2 = \frac{g_n g_p}{(G_w + g_p)g_n + G_w g_{\pi p}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$N(s) = \left(1 + \frac{C_{\pi n}}{g_n} s\right) \left(1 + \frac{C_{\pi p}}{g_p} s\right)$$

$$b_1 = \frac{(G_w + g_p)C_{\pi n} + (G_w + g_n)C_{\pi p}}{(G_w + g_p)g_n + G_w g_{\pi p}}$$

และ

$$b_2 = \frac{C_{\pi n} C_{\pi p}}{(G_w + g_p)g_n + G_w g_{\pi p}} \quad (ท.2.4)$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข

การวิเคราะห์หาค่าความคลาดเคลื่อนในการส่งผ่านกระแส และ
ค่าความคลาดเคลื่อนในการส่งผ่านแรงดันของวงจร CDBA

ข1 การวิเคราะห์หาค่าความคลาดเคลื่อนในการส่งผ่านกระแส \mathcal{E}_i ของวงจร CDBA

หากพิจารณาที่ความถี่ต่ำ ($\omega \cong 0$) สมการที่ (4.10) จะประมาณได้เท่ากับ

$$\left. \frac{i_z}{i_p - i_n} \right|_{\omega \cong 0} = \left[\frac{g_{mp}}{g_{mp} + 2g_{\pi p}} \right] \cdot \left[\frac{g_{mn}}{g_{mn} + g_{\pi n} \left(1 + \frac{2g_{\pi n}}{g_{mn}} \right)} \right] \quad (\text{ข1.1})$$

เมื่อคุณสมบัติในการส่งผ่านกระแสของวงจรตามนั้น สามารถเขียนอธิบายอยู่ในเทอมของค่าความคลาดเคลื่อนในการส่งผ่านกระแส \mathcal{E}_i ของวงจรได้ในรูปแบบทั่วไปดังนี้

$$\left. \frac{i_z}{i_p - i_n} \right|_{\omega \cong 0} = \frac{1}{1 + \mathcal{E}_i} \quad (\text{ข1.2})$$

ดังนั้นเมื่อเปรียบเทียบสมการที่ (ข1.1) กับสมการที่ (ข1.2) แล้ว จะได้ความสัมพันธ์ดังนี้คือ

$$1 + \mathcal{E}_i = \frac{(g_{mp} + 2g_{\pi p}) \left[g_{mn} + g_{\pi n} \left(1 + \frac{2g_{\pi n}}{g_{mn}} \right) \right]}{g_{mn}g_{mp}}$$

หรือ เขียนใหม่กลายเป็น

$$\mathcal{E}_i = \left\{ \frac{(g_{mp} + 2g_{\pi p}) \left[g_{mn} + g_{\pi n} \left(1 + \frac{2g_{\pi n}}{g_{mn}} \right) \right] - g_{mn}g_{mp}}{g_{mn}g_{mp}} \right\} \quad (\text{ข1.3})$$

ข2 การวิเคราะห์หาค่าความคลาดเคลื่อนในการส่งผ่านแรงดัน \mathcal{E}_v ของวงจร CDBA

เช่นเดียวกันหากพิจารณาสมการที่ (4.17) ณ ที่ความถี่ต่ำ ($\omega \cong 0$) จะได้ฟังก์ชันถ่ายโอนแรงดัน เท่ากับ

$$\left. \frac{v_w}{v_z} \right|_{\omega \cong 0} = \left[\frac{g_n g_p}{(G_w + g_p) g_n + G_w g_{\pi p}} \right] \quad (\text{ข2.1})$$

โดยที่ $g_p = g_{mp} + g_{\pi p}$ และ $g_n = g_{mn} + g_{\pi n}$ ดังนั้นสมการที่ (ข2.1) จึงเขียนใหม่กลายเป็น

$$\left. \frac{v_w}{v_z} \right|_{\omega \cong 0} = \left[\frac{(g_{mn} + g_{\pi n})(g_{mp} + g_{\pi p})}{(g_{mn} + g_{\pi n})(G_w + g_{mp} + g_{\pi p}) + G_w g_{\pi p}} \right] \quad (\text{ข2.2})$$

เมื่อคุณสมบัติในการส่งผ่านแรงดัน สามารถเขียนอธิบายในรูปแบบทั่วไปได้ดังนี้

$$\frac{v_w}{v_z} = \frac{1}{1 + \mathcal{E}_v} \quad (\text{ข2.3})$$

โดยที่ \mathcal{E}_v คือ ค่าความคลาดเคลื่อนในการส่งผ่านแรงดันของวงจร ดังนั้นทำการเปรียบเทียบสมการที่ (ข2.2) กับสมการที่ (ข2.3) จะได้

$$\mathcal{E}_v = \left[\frac{G_w (g_{mn} + g_{\pi n} + g_{\pi p})}{(g_{mn} + g_{\pi n})(g_{mp} + g_{\pi p})} \right] \quad (\text{ข2.4})$$

ภาคผนวก ข
บทความวิจัยที่ได้รับการตีพิมพ์

**บทความวิจัยที่ได้รับการตีพิมพ์ในวารสารต่างประเทศในวิทยานิพนธ์นี้มีจำนวน
4 บทความ ดังต่อไปนี้**

- [1] **Tangsrirat, W.** Surakamponorn, W. and Fujii, N. 2003. “Realization of leapfrog filters using current differential buffered amplifiers”. *IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences*. E86-A (2) : 318-326.
- [2] **Tangsrirat, W.** Fujii, N. and Surakamponorn, W. May 26-29, 2002. “Current-mode leapfrog ladder filters using CDBAs”. *2002 IEEE International Symposium on Circuits and Systems (ISCAS'2002)*. U.S.A. V57-V60.
- [3] Klahan, K. **Tangsrirat, W.** Dumawipata, T. and Surakamponorn, W. July 16-19, 2002. “Current-mode Integrator Using OA and OTAs and its applications”. *The 2002 International Technical Conference on Circuits/Systems, Computers and Communications (ITC-CSCC'2002)*. Thailand. 747-750.
- [4] Klahan, K. **Tangsrirat, W.** and Surakamponorn, W. November 14-16, 2001. “An active-only current-mode differentiator and its applications”. *2001 International Symposium on Communications and Information Technology (ISCIT'2001)*. Thailand. 79-82.



IEICE
TRANSACTIONS

**on Fundamentals of Electronics,
Communications
and Computer Sciences**

Special Section on Analog Circuit Techniques and Related Topics

VOL.E86-A

NO.2

FEBRUARY 2003

eic

A PUBLICATION OF THE ENGINEERING SCIENCES SOCIETY

The Institute of Electronics, Information and Communication Engineers
Kikai-Shinko-Kaikan Bldg., 5-8, Shibakoen 3 chome, Minato-ku,
TOKYO, 105-0011 JAPAN

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Realization of Leapfrog Filters Using Current Differential Buffered Amplifiers

Worapong TANGSRIRAT^{†a)}, Nonmember, Wanlop SURAKAMPONTORN[†], Regular Member, and Nobuo FUJII^{††b)}, Fellow

SUMMARY In this paper, is shown an approach to realize leapfrog structures obtained from proto-type passive RLC ladder filters using current differencing buffered amplifiers (CDBA) as active elements. The use of the CDBA's provides advantages that the realization procedure is simplified and the number of active components required is reduced. The approach is quite suitable for the realization of band-pass ladder filters, which generally requires a complicated structure to simulate LC series and/or parallel resonant branches by the conventional opamp-based leapfrog filters. A simple circuit configuration of the CDBA suitable for high frequency and low power supply voltage applications is also presented. As design examples, a fifth-order Butterworth low-pass ladder filter and a sixth-order Chebyshev bandpass ladder filter are designed. The effectiveness and the correctness of the proposed approach and the characteristics of the proposed filters are verified and examined through computer simulation.

key words: current differencing buffered amplifier, CDBA, low-voltage circuit, leapfrog filter, active filter

1. Introduction

Recent advanced technologies of integrated circuits make devices in an IC so small that the internal electric field may become extremely high, thus the power supply voltage of circuits must be restricted to a low value. In addition, with the popularization of portable equipments, single battery operation of equipments is now most essential. High frequency operation of circuits is also a key word today. In these respects, realization of low-voltage high-frequency active filters is one of the most attractive and important issues in many signal processing fields.

Active RC filter is one of the candidates of filters that may have possibilities of integration and high frequency and low voltage operation. Leapfrog structure that simulates doubly terminated LC filters has been highly appreciated since it inherits the low sensitivity natures of the proto-type LC filters [1]. Active RC fil-

ters including the leapfrog filters require active building blocks such as operational amplifiers, transconductance amplifiers, etc. From the view points of high frequency and low voltage application of the filters, low gain amplifiers such as unity gain voltage buffer and unity gain current buffer would be the most reasonable active blocks that could have a wide gain bandwidth and operate at a low power supply voltage. Current conveyor (CC) is a building block that only consists of a unity gain current buffer and a unity gain voltage buffer and many realization of active filters using CC's have been proposed [2], [3].

Recently, a new active building block, current differencing buffered amplifier (CDBA), has been proposed [4], [5]. The CDBA is a kind of extended CC and composed of a unity gain current differential amplifier and a unity gain voltage buffer. Acar and Ozoguz showed a realization of filters using the CDBAs that is based on the signal flow graph representation of transfer functions [6]. As this method only realizes the given transfer function, the filters have no direct relation to low sensitivity LCR filters, thus the sensitivity may not be necessarily low.

In this paper, an extension of the method to the leapfrog simulation is shown. Using the CDBA's, the signal flow graph of leapfrog filters can be simply realized and each element of the proposed filters corresponds to an element of the prototype LCR filters one by one, thus the low sensitivity nature can be guaranteed. Especially, the structure is quite suitable for the realization of bandpass filters that generally require a complicated feedback and feedforward paths and one by one correspondence between the elements will not be guaranteed by the conventional leapfrog realizations. Together with the filter realization, a bipolar transistor realization of the CDBA is also presented. The circuit can operate at a low power supply voltage of 2.0 V and has a wide frequency bandwidth of over hundreds MHz. As design examples, a 5th order lowpass and a 6th order bandpass filters are simulated by SPICE to show the availability of the realization.

Manuscript received July 4, 2002.

Manuscript revised September 2, 2002.

Final manuscript received October 23, 2002.

[†]The authors are with the Faculty of Engineering and Research Center for Communication and Information Technology (ReCCIT), King Mongkut's Institute of Technology Ladkrabang, Ladkrabang, Bangkok 10520, Thailand.

^{††}The author is with the Department of Physical Electronics, Faculty of Engineering, Tokyo Institute of Technology, Tokyo, 152-8552 Japan.

a) E-mail: ktworapo@kmitl.ac.th

b) E-mail: fuj@ec.ss.titech.ac.jp

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. CDBA-Based Leapfrog Structure

2.1 Leapfrog Realization of Ladder Structures by CDBA's

Figure 1(a) shows the symbol of the CDBA, which has four terminals. The current and voltage relations between these terminals are defined by [4],

$$v_p = 0, v_n = 0, i_z = i_p - i_n \text{ and } v_w = v_z \quad (1)$$

From Eq. (1), we can obtain the equivalent representation of the CDBA shown in Fig. 1(b) that consists of a unity gain differential current amplifier and a unity gain voltage buffer. It must be noted that the input impedances of the terminals p and n are zero. The differential input current $i_p - i_n$ is converted to the output voltage v_w through an impedance connected at the terminal z. A realization of a wide band and low voltage CDBA will be presented in Sect. 3.

To illustrate the leapfrog realization based on the CDBA, let us consider the ladder structure circuit of Fig. 2. Here we concentrate the discussion on the realization of doubly terminated LC filters and thus two resistors, R_S and R_L , are connected at the input and output terminals, however, these two elements can be arbitrary for general cases. This structure is characterized by the following expressions;

$$\begin{aligned} I_1 &= I_S - \frac{V_1}{R_S} - I_2, \\ V_1 &= Z_1 I_1, \\ I_2 &= Y_2 (V_1 - V_3), \\ V_3 &= Z_3 (I_2 - I_4), \\ I_{2n} &= Y_{2n} (V_{2n-1} - V_{2n+1}), \\ &\vdots \end{aligned}$$

and

$$V_{2n+1} = Z_{2n+1} (I_{2n} - I_o), \quad (2)$$

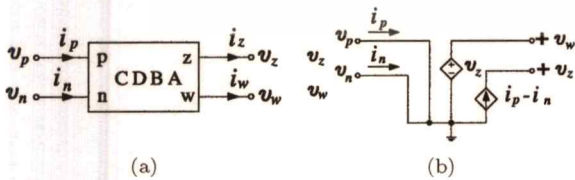


Fig. 1 (a) Symbol of CDBA. (b) Equivalent circuit of CDBA.

where Z_i and Y_i are the impedance and admittance of the elements, respectively.

Using the above expressions, the current and voltage relations of the ladder network can be represented by a block diagram shown in Fig. 3. Figure 3 indicates that the circuit repeatedly uses two basic structures shown in Figs. 4(a) and 4(c). Using the current and voltage relations of the CDBA given by Eq. (1), we easily find that these two basic structures can be realized using CDBA by the circuits shown Figs. 4(b) and 4(d), respectively, where R is a resistor having an arbitrary value.

To illustrate the method, a fifth-order LC ladder low-pass filter shown in Fig. 5 is employed as an example. The resulting CDBA-RC structure of the filter is shown in Fig. 6, where $C_{Li} = L_i/R^2$. The inductors in the prototype LCR filter are converted to capacitors through the CDBA of Fig. 4(d).

2.2 Effects Caused by Non-ideal Characteristics of CDBA

There are some non-ideal characteristics in the parameters of CDBA. One of them is the gain of amplifiers. CDBA consists of a current differential amplifier and a

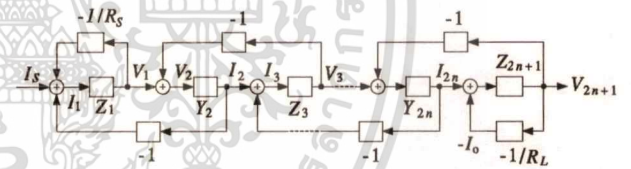


Fig. 3 Block diagram representation of leapfrog structure.

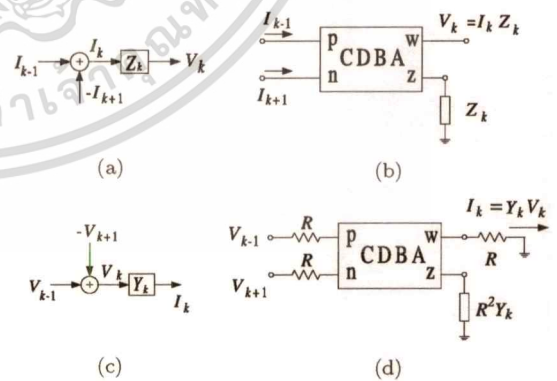


Fig. 4 Sub-circuits and their realization using CDBAs.

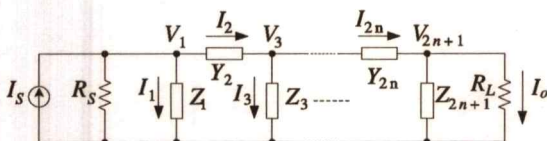


Fig. 2 Doubly terminated ladder network.

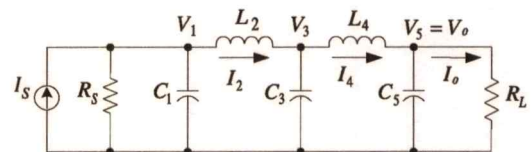


Fig. 5 Fifth-order LC ladder lowpass filter.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

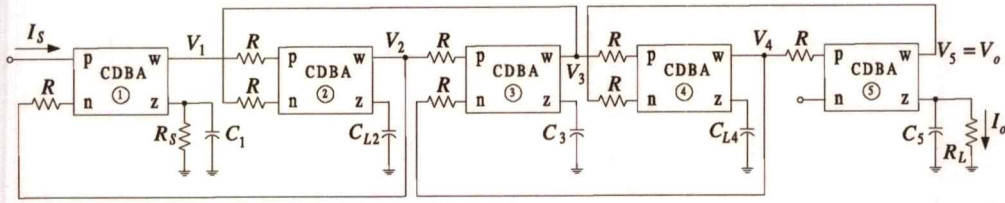


Fig. 6 CDDBA-based leapfrog realization of Fig. 5.

voltage buffer which should have unity gain. However, in general case, the gain is not necessarily unity due to parasitic elements and non-ideal characteristics of active devices. If the gain is not unity, the output current and voltage of CDDBA are written as,

$$i_z = k_i(i_p - i_n) \tag{3}$$

and

$$v_w = k_v v_z, \tag{4}$$

where k_i and k_v are the gains of the current differential buffer and the voltage buffer, respectively. Substituting Eqs. (3) and (4) into the output current and voltage of Fig. 4, we can easily find that the gain errors of k_i and k_v change the values of Z_i or Y_i , which correspond to the change of element values of the filter. Since the change in the reactance values of doubly terminated LCR filters will not much affect the filter characteristics in the passband, the errors of the gains will not be a serious problem.

Another non-ideal effects should be resulted from the errors of the value R in Fig. 4(d). The errors of the conversion factor R^2 of the impedance $R^2 Y_k$ at the terminal z and the value of the resistor R connected to the terminal w lead to a change of the value of the inductor in the prototype LCR filters, thus the effects caused by these errors would be small in the passband. However, the matching between the two resistors in the input terminals p and n must be accurate enough.

The input impedances at the terminal p and n can be included in the resistors R connected in series to the terminals. The output impedances at the terminal w and z become a loss of the impedances connected to the terminals, thus the output impedance of the terminal w must be small enough and that of z must be large enough compared to the impedances connected to the terminals.

2.3 Bandpass Filter Realization

In this section, the proposed technique will be extended to realize LC bandpass filters. In the case of bandpass filters, parallel and series LC resonant branches are fundamental as shown in Fig. 7. We cannot directly apply the structures of Fig. 4 to these branches, since the elements connected to the terminal z may not be realized without inductors. The parallel and series resonant branches of Figs. 8(a) and 8(c) are characterized

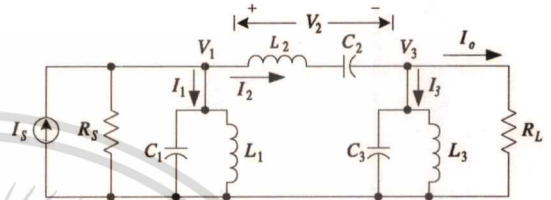


Fig. 7 Sixth-order LC ladder bandpass filter.

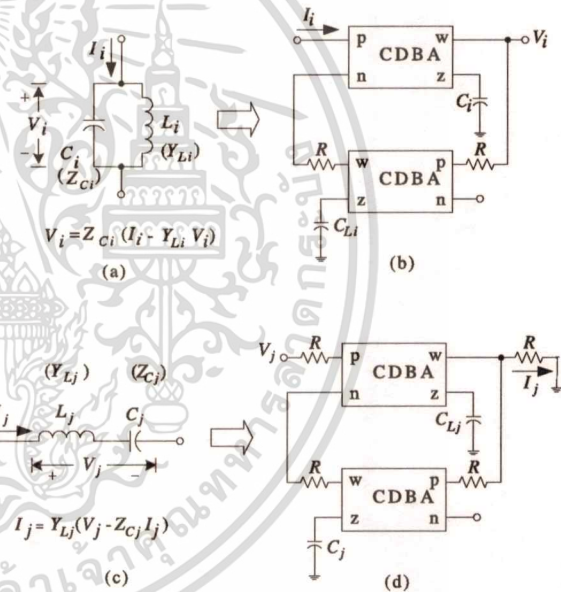


Fig. 8 Realization of resonant branches by CDDBAs.

by the following equations:

$$V_i = Z_{C_i}(I_i - Y_{L_i}V_i) = \frac{1}{sC_i} \left(I_i - \frac{V_i}{sL_i} \right) \tag{5}$$

$i = 1, 3, 5, \dots, 2n + 1$

$$I_j = Y_{L_j}(V_j - Z_{C_j}I_j) = \frac{1}{sL_j} \left(V_j - \frac{I_j}{sC_j} \right) \tag{6}$$

$j = 2, 4, 6, \dots, 2n.$

The second terms in the parenthesis must be converted again using an additional CDDBA as shown in Figs. 8(b) and 8(d). Thus, the doubly terminated LC bandpass filter of Fig. 7 can be simulated as shown in Fig. 9 using Figs. 8(b) and 8(d). The proposed method is quite suitable for the realization of bandpass filters. All the elements of the filter correspond to the elements of the

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

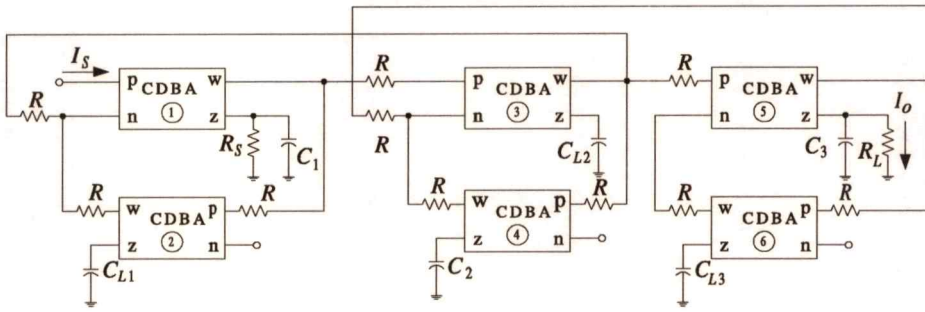


Fig. 9 The sixth-order bandpass filter using CDBAs.

prototype LC filter, thus we can expect low sensitivity natures in the passband.

3. Realization of Low-Voltage Wide-Bandwidth CDBA

In this section, is discussed a realization of the CDBA using bipolar transistors that has a wide frequency bandwidth and can operate at a low power supply voltage. CDBA basically consists of two building blocks; a unity gain current differential amplifier (unity gain current subtractor) and a voltage follower.

3.1 Low-Input Impedance Current Subtractor

Figure 10 shows a low-input resistance input stage of the current subtractor [7], where V_{B1} and I_{B1} are the bias voltage and current, respectively. Assuming that all transistors have a same size and ignoring the base current, we obtain the following relations;

$$i_{in} = i_e + \beta_2 i_e, \tag{7}$$

and

$$v_{in} = r_{e1} i_e, \tag{8}$$

where β_2 is the current gain of the transistor Q_2 . From these relations, we obtain the input impedance given by,

$$r_{in} = \frac{v_{in}}{i_{in}} \cong \frac{r_{e1}}{\beta_2} \tag{9}$$

where r_{e1} is the small signal emitter resistance which is given by $r_{e1} = \frac{V_T}{I_{B1}}$ and V_T is the thermal voltage. Equation (9) shows that the circuit has a low input impedance.

The unity gain current amplifier based on the above input stage is shown in Fig. 11. A biasing circuit composed of the transistor Q_6 and the bias current source I_{B2} are added to provide the bias voltage V_{B1} . The current mirror transistors Q_3 and Q_5 provide the output current i_{out} which is given by,

$$i_{out} = -\beta_2 i_e = -\frac{\beta_2}{\beta_2 + 1} i_{in} \cong -i_{in}. \tag{10}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

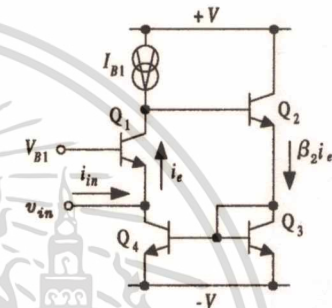


Fig. 10 Low-input resistance input stage.

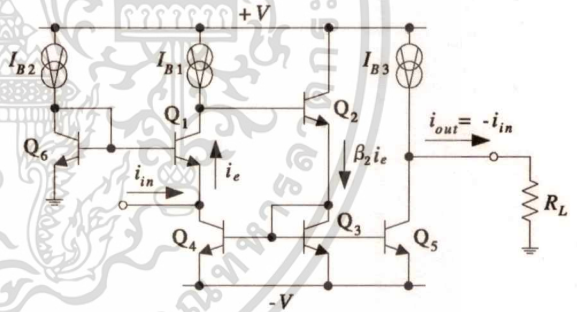


Fig. 11. Unity gain current amplifier.

Figure 12 shows the current subtractor circuit, which consists of two unity gain current amplifiers; $Q_1 - Q_5$ and $Q_7 - Q_{11}$, and a current mirror of Q_{12} and Q_{13} that provides the output with a difference of the two output currents of the current amplifiers. Thus the output current of the circuit can now be expressed as

$$i_{out} = i_p - i_n. \tag{11}$$

3.2 Voltage Buffer

The high-input impedance voltage buffer based on a simple emitter follower is presented in Fig. 13, where a complementary pair of two-stage emitter follower is utilized to maintain a high input impedance. The input impedance at the terminal z is approximately given by,

$$r_z \cong \beta_n \beta_p \left(\frac{r_e}{2} + R_w \right), \tag{12}$$

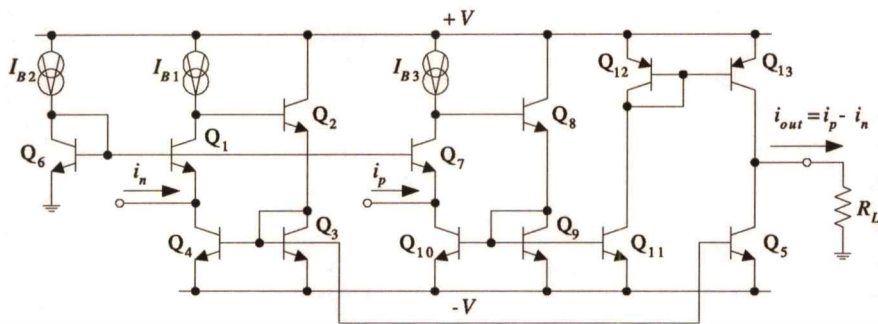


Fig. 12 Current subtractor.

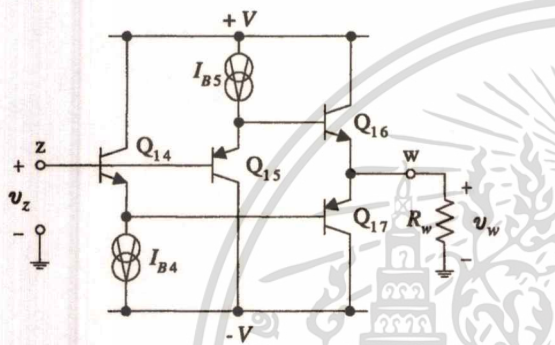


Fig. 13 Unity gain voltage amplifier.

$$\frac{i_z}{i_p - i_n} = \frac{H}{(1 + a_1s)(1 + a_2s + a_3s^2)}, \quad (14)$$

where

$$H = \frac{g_{mp}g_{mn}}{(g_{mp} + 2g_{\pi p}) [g_{mn}^2 + g_{\pi n}(g_{mn} + g_{\pi n})]},$$

$$a_1 = \frac{2C_{\pi p} + C_{\mu p}}{g_{mp} + 2g_{\pi p}},$$

$$a_2 = \frac{(2C_{\pi n} + C_{\mu n})g_{\pi n} + (C_{\pi n} + 2C_{\mu n})(g_{mn} + 2g_{\pi n})}{g_{mn}(g_{mn} + g_{\pi n})},$$

and

$$a_3 = \frac{(2C_{\pi n} + C_{\mu n})(C_{\pi n} + 2C_{\mu n})}{g_{mn}(g_{mn} + 2g_{\pi n})}. \quad (15)$$

where $\beta_n = \beta_{14} \cong \beta_{16} \gg 1.0$, $\beta_p = \beta_{15} \cong \beta_{17} \gg 1.0$, $r_e = r_{e14} = r_{e15} \cong r_{e16} = r_{e17}$, and R_w is a load resistance connected to the terminal w. The output impedance at the terminal w is low and given by

$$r_w \cong \frac{r_e}{2} + \frac{R_z}{\beta_n\beta_p}, \quad (13)$$

where R_z is a converting resistor connected to the terminal z. For example, if $R_z = 1\text{ k}\Omega$, $R_w = 10\text{ k}\Omega$, $V_T = 26\text{ mV}$, $I_{B4} = I_{B5} = 100\text{ }\mu\text{A}$ and $\beta_n = \beta_p = 100$, then r_z and r_w are approximately equal to $10.1\text{ M}\Omega$ and $130\text{ }\Omega$, respectively.

3.3 Low-Voltage CDBA

The hole circuit of the low-voltage CDBA is shown in Fig. 14, which consists of a current subtractor of Fig. 12 and a voltage buffer of Fig. 13. All bias current sources of the circuit are realized by current mirror circuits and set to be equal to I_B . Since the circuit uses only two transistors and two bias current sources between the positive and the negative supply voltages, this circuit can operate at a low power supply voltage of $2(V_{BE} + V_{CEsat})$, where V_{BE} and V_{CEsat} are the base-emitter voltage and collector-emitter saturation voltage of transistors, respectively.

Assuming all the transistors have the same parameters, the current differential gain of Fig. 14 can be approximately expressed by,

In the above expressions, $g_{mn}(g_{mp})$ and $g_{\pi n}(g_{\pi p})$ denote the transconductance and the conductance between the base and the emitter of npn (pnp) transistors and $C_{\pi n}(C_{\pi p})$ and $C_{\mu n}(C_{\mu p})$ denote the emitter-base and the collector-base capacitances of npn (pnp) transistors, respectively. The denominator of Eq. (14) has three poles and can be expressed as

$$D_1(s) = \left(1 - \frac{s}{p_1}\right) \left[1 - s \left(\frac{1}{p_2} + \frac{1}{p_3}\right) + \frac{s^2}{p_2p_3}\right] \quad (16)$$

where p_i is the pole of Eq. (14). Usually the poles p_2 and p_3 are widely separated and if we assume $p_3 \gg p_2$, Eq. (16) becomes as

$$D_1(s) \cong \left(1 - \frac{s}{p_1}\right) \left[1 - \frac{s}{p_2} + \frac{s^2}{p_2p_3}\right]. \quad (17)$$

By equating the coefficients of Eq. (17) with those of Eq. (14), the poles can be obtained as follows;

$$p_1 = -\frac{g_{mp} + 2g_{\pi p}}{2C_{\pi p} + C_{\mu p}}, \quad (18)$$

$$p_2 = \frac{-(g_{mn} + g_{\pi n})}{(2C_{\pi n} + C_{\mu n}) \left(\frac{g_{\pi n}}{g_{mn}}\right) + (C_{\pi n} + 2C_{\mu n}) \left(1 + \frac{2g_{\pi n}}{g_{mn}}\right)}, \quad (19)$$

and

$$p_3 = -\left(\frac{g_{\pi n}}{C_{\pi n} + 2C_{\mu n}} + \frac{g_{mn} + 2g_{\pi n}}{2C_{\pi n} + C_{\mu n}}\right). \quad (20)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับผูกขาดให้เขาไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

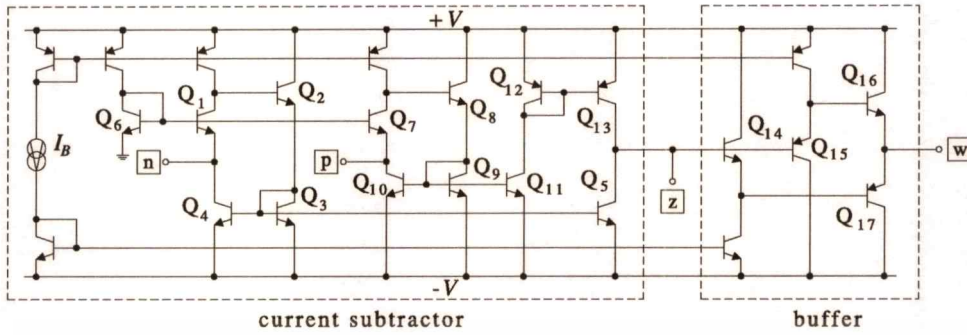


Fig. 14 Circuit diagram of the proposed low-voltage CDDBA.

The gain of the voltage buffer with a load of R_w can be approximately given by,

$$\frac{v_w}{v_z} \cong \frac{H N(s)}{1 + b_1 s + b_2 s^2}, \quad (21)$$

where

$$H = \frac{g_n g_p}{(G_w + g_p) g_n + G_w g_{\pi p}},$$

$$N(s) = \left(1 + \frac{C_{\pi n} s}{g_n}\right) \left(1 + \frac{C_{\pi p} s}{g_p}\right),$$

$$b_1 = \frac{(G_w + g_p) C_{\pi n} + (G_w + g_n) C_{\pi p}}{(G_w + g_p) g_n + G_w g_{\pi p}},$$

and

$$b_2 = \frac{C_{\pi n} C_{\pi p}}{(G_w + g_p) g_n + G_w g_{\pi p}}.$$

In the above expressions, $g_p = g_{mp} + g_{\pi p}$, $g_n = g_{mn} + g_{\pi n}$, and $G_w = 1/R_w$.

The denominator of Eq. (21) can be rewritten as

$$D_2(s) = 1 - s \left(\frac{1}{p_4} + \frac{1}{p_5} \right) + \frac{s^2}{p_4 p_5} \cong 1 - \frac{s}{p_4} + \frac{s^2}{p_4 p_5}, \quad (22)$$

where we assumed that $p_5 \gg p_4$. The poles p_4 and p_5 can now be obtained by comparing the coefficients of Eqs. (21) and (22). Thus we have;

$$p_4 = -\frac{(G_w + g_p) g_n + G_w g_{\pi p}}{(G_w + g_p) C_{\pi n} + (G_w + g_n) C_{\pi p}} \quad (23)$$

and

$$p_5 = -\left(\frac{G_w + g_n}{C_{\pi n}} + \frac{G_w + g_p}{C_{\pi p}} \right). \quad (24)$$

In order to figure out the high frequency limitation, let us assume that $C_{\pi n} = 8.25 \times 10^{-14}$ F, $C_{\pi p} = 8.98 \times 10^{-14}$ F, $C_{\mu n} = 4.14 \times 10^{-14}$ F, and $C_{\mu p} = 4.22 \times 10^{-14}$ F. The poles p_3 and p_5 are non-dominant and can be neglected in the calculation. The poles p_1, p_2 and p_4 approximately locate at 1.50, 2.67,

and 2.14 GHz, respectively. Thus the high frequency limitation of the circuit is due to the lowest pole p_1 that is determined by the parameters of the pnp transistors consisting of the current mirror, $Q_{12} - Q_{13}$. The pole p_1 locates at a high frequency, though, for higher frequency applications of the filters, these pnp transistors must have smaller parasitic capacitors.

H of Eqs. (14) and (21) gives the DC gain of the amplifiers, and if the transconductances g_{mn} and g_{mp} are not large enough compared with $g_{\pi n}$ and $g_{\pi p}$, there may be errors in the gains of amplifiers. The current gain of current differential amplifier and voltage gain of the buffer at DC are given by,

$$\frac{i_z}{i_p - i_n} = \frac{1}{1 + \varepsilon_i}, \quad (25)$$

and

$$\frac{v_w}{v_z} = \frac{1}{1 + \varepsilon_v}, \quad (26)$$

where ε_i and ε_v are the gain errors of current and voltage amplifiers, respectively. ε_i and ε_v are derived from Eqs. (14) and (21) as,

$$\varepsilon_i \cong \frac{g_{mp} + 2g_{\pi p}}{g_{mp} g_{mn}} \left[g_{mn} + g_{\pi n} \left(1 + \frac{2g_{\pi n}}{g_{mn}} \right) \right] - 1, \quad (27)$$

and

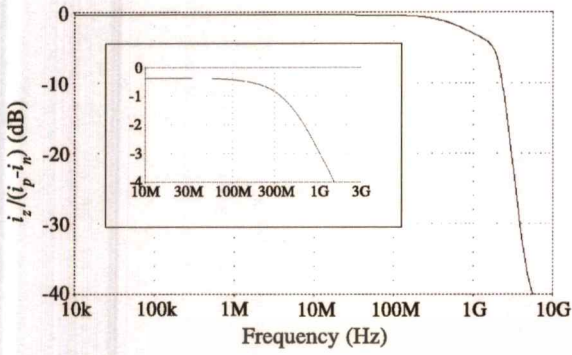
$$\varepsilon_v \cong \frac{G_w (g_{mn} + g_{\pi n} + g_{\pi p})}{(g_{mn} + g_{\pi n})(g_{mp} + g_{\pi p})}. \quad (28)$$

When $0.7 \mu\text{m}$ BiCMOS process parameters are employed under the bias current $I_B = 100 \mu\text{A}$, $g_{mn} = 2.23 \times 10^{-3}$ A/V, $g_{mp} = 2.14 \times 10^{-3}$ A/V, $g_{\pi n} = 4.17 \times 10^{-5}$ A/V and $g_{\pi p} = 4.38 \times 10^{-5}$ A/V. ε_i of about 6.12% is expected and ε_v under a load resistance R_w of $10 \text{ k}\Omega$ is approximately 4.65%. As mentioned in 2.2, these errors directly affect the values of capacitances of the filter, however, the change of transfer characteristics in the passband remains small due to the low sensitivity nature of the prototype doubly terminated LCR filters.

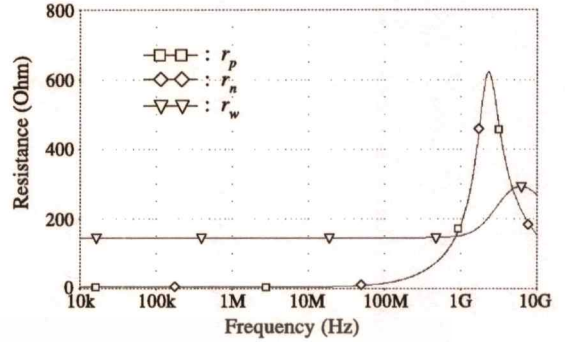
The performances of the CDDBA of Fig. 14 were simulated using PSPICE with $0.7 \mu\text{m}$ BiCMOS process

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

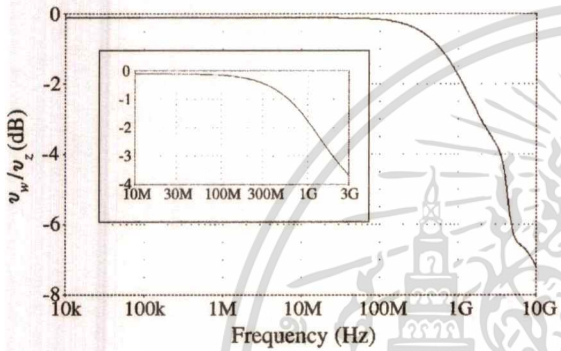
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



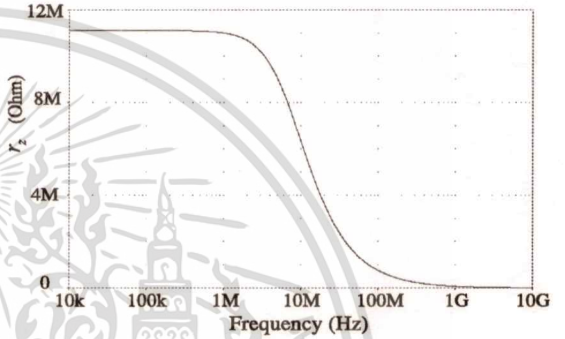
(a)



(a)



(b)



(b)

Fig. 15 Frequency responses of the gains of CDDB. (a) Current gain, (b) voltage gain.

Fig. 16 Frequency characteristics of impedances of ports. (a) r_p , r_n , and r_w , (b) r_z .

parameters. The power supply voltage is $\pm 1V$ and the bias current I_B is $100 \mu A$. Figure 15 shows the simulated gain-frequency characteristics of the CDDB. It is clearly seen from the figures that the gain bandwidth is wide and reaches around 1 GHz. The frequency dependencies of the impedances r_p , r_n , and r_z at the terminals p, n, and z are shown in Fig. 16. The impedances begin to change at about 1 MHz, however, they still have satisfactorily good values at the frequencies of 100 MHz. The DC offset current at the port z with a load of $R_z = 1 k\Omega$ was $3.23 \mu A$ and the DC offset voltage at the terminal w with a load of $R_w = 10 k\Omega$ was $1.98 mV$. The total power consumption was $1.84 mW$.

4. Design Examples and Computer Simulation

To illustrate the effectiveness of the method, two examples, 5th order lowpass and 6th order bandpass filters were designed using the CDDB's. The CDDB-based filter of Fig. 6 that simulates the 5th order filter shown in Fig. 5 was designed at the $-3dB$ frequency of $\omega_{-3dB} = 100 Mrad/s$ (15.9 MHz). Selecting $R_S = R_L = R = 1 k\Omega$, we obtain the passive element values as; $C_1 = C_5 = 6.18 pF$, $C_{L2} = C_{LA} = 16.18 pF$, and $C_3 = 20 pF$. The simulated responses of the filter are shown in Fig. 17.

Sixth-order Chebyshev bandpass filter of Fig. 9

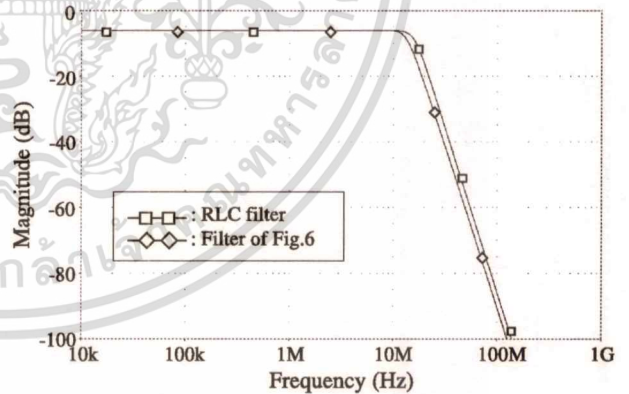


Fig. 17 Frequency responses of the fifth-order lowpass filter.

was also designed to have the center frequency of $100 Mrad/s$ (15.9 MHz), the bandwidth ratio of 0.45, and the passband ripple of 0.1 dB. Selecting $R_S = R_L = R = 1 k\Omega$, we obtain; $C_1 = C_3 = 22.9 pF$, $C_2 = 3.92 pF$, $C_{L1} = C_{L3} = 4.36 pF$, and $C_{L2} = 25.5 pF$. The simulated responses of the bandpass filter together with the prototype LCR filter responses are shown in Fig. 18.

Both simulation results reveal that the frequency of the filters shifts about 10%. This is resulted from the errors of the amplifier gains that change the values of capacitances of the filters. The capacitance value

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

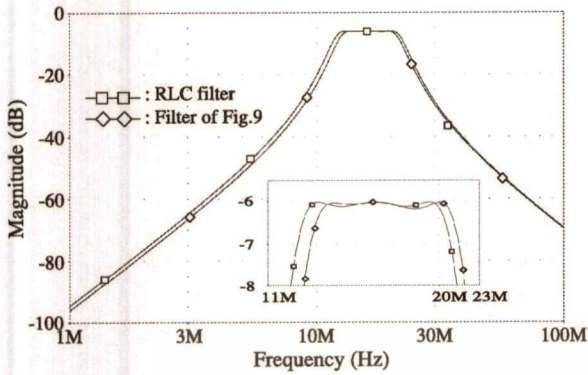


Fig. 18 Frequency responses of the sixth-order bandpass filter.

changes correspond the value changes of the reactance elements of the prototype LCR filters resulting in the shift of the frequency and not in the gain change in the passband. Therefore, we cannot observe gain errors in the passband as shown in Figs. 17 and 18.

5. Conclusions

A realization of leapfrog ladder filters using current differencing buffered amplifiers (CDBA) has been shown. CDBA basically consists of a unity gain current differential amplifier and a unity gain voltage buffer and does not require high gain amplifiers, thus high frequency performances can be expected. CDBA is quite suitable for the realization of filters with a leapfrog structure, especially bandpass filters that contain parallel and series LC resonant branches can be well simulated with a simple configuration. Since each element of the CDBA based filters corresponds to a reactance element of the prototype LCR filters, the sensitivities in the passband become quite low. Two examples of CDBA based filters simulated by PSPICE showed a small error only in the filter cutoff or center frequency, even though the amplifiers in the CDBA have errors of several percents.

The method proposed in this paper requires n CDBA's to realize an n -th order filter. We need to consider how to reduce the number of CDBA's without losing the features of the CDBA based filters. The CDBA used in this paper can operate at a power supply voltage of 2.0 V (± 1 V) that is limited by the number of transistors between the power supply and the ground. We may need to consider the operation of circuits at a lower voltage than 1.0 V for some applications. These will be our future works.

Acknowledgment

This work was partly supported by the Thailand Research Fund (TRF) under the Senior Research Scholar Program; grant number RTA/04/2543. The support provided by the Japan International Cooperation Agency (JICA) is also acknowledged.

References

- [1] F.E. Gerling and E.F. Good, "Active filters 12: The leap-frog or active-ladder synthesis," *Wireless World*, vol.76, pp.341-345, July 1970.
- [2] A.S. Sedra and K.C. Smith, "A second generation current conveyor and its applications," *IEEE Trans. Circuit Theory*, vol.CT-17, no.1, pp.132-134, 1970.
- [3] J.A. Svoboda, "Transfer function synthesis using current conveyors," *Int. J. Electron.*, vol.76, pp.611-614, 1994.
- [4] C. Acar and S. Ozoguz, "A new versatile building block: Current differencing buffered amplifier suitable for analog signal processing filters," *Microelectronics J.*, vol.30, pp.157-160, 1999.
- [5] S. Ozoguz, A. Toker, and C. Acar, "Current-mode continuous-time fully-integrated universal filter using CD-BAs," *Electron. Lett.*, vol.35, no.2, pp.97-98, 1999.
- [6] C. Acar and S. Ozoguz, "nth-order current transfer function synthesis using current differencing buffered amplifier: Signal-flow graph approach," *Microelectronics J.*, vol.31, pp.49-53, 1999.
- [7] T. Nagasaku, A. Hyogo, and K. Sekine, "A synthesis of a novel current-mode operational amplifier," *Analog Integr. Circuits Signal Process.*, vol.11, pp.183-185, 1996.



Worapong Tangsrirat was born in Uthathani, Thailand. He received the B. Ind. Tech. degree (Honors) in Electronic Engineering and the M.Eng. degree in Electrical Engineering both from the King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok, Thailand, in 1991, and 1997, respectively. He joined the Department of Control Engineering, KMITL as a faculty member since 1995. He is currently working toward Doctor of

Engineering degree at the Department of Electronics, KMITL. His research interests are mainly in analog integrated circuits and filter design.



Wanlop Surakampontrorn received the B.Eng. and M.Eng. degrees in Electrical Engineering from the King Mongkut's Institute of Technology Ladkrabang (KMITL), Bangkok, Thailand, in 1976, and 1978, respectively, and the Ph.D. in Electronics from the University of Kent at Canterbury, Kent, U.K., in 1983. Since 1978, he has been a member of the Department of Electronics, Faculty of Engineering, KMITL, where he is currently a Senior Professor of Electronic Engineering. His research interests are in the areas of analog and digital integrated circuit designs, real-time application of PC computers and microprocessors, digital signal processing, electronic instrumentation, and VLSI signal processing. He is a member of the IEEE.

Engineering degree at the Department of Electronics, KMITL. His research interests are mainly in analog integrated circuits and filter design.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

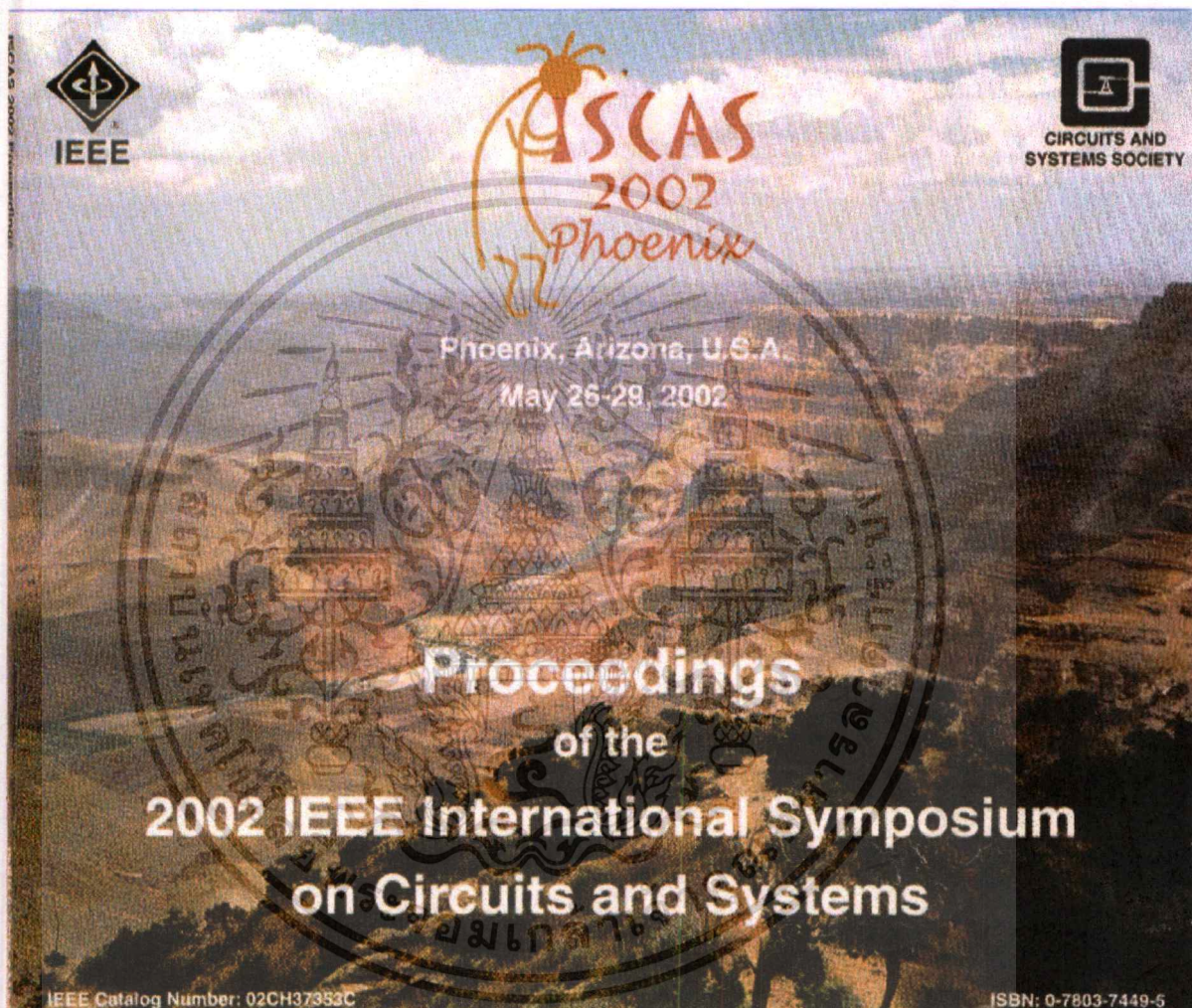


Nobuo Fujii received B.E. degree from Keio University, Yokohama, Japan, in 1966 and M.E. and Doctor of Engineering degrees from Tokyo Institute of Technology, Tokyo, Japan, in 1968 and 1971, respectively. Since 1971, he has been with the Faculty of Engineering, Tokyo Institute of Technology where he is now a professor in the Department of Physical Electronics. From 1984 to 1985, he was a visiting scholar at the University of California,

Santa Barbara. From 1990 to 1992, he served as an editor in chief of the Transaction of the Institute of Electronics, Information, and Communication Engineers (IEICE) and is now one of the chief editors of the International Journal of Analog Integrated Circuits and Signal Processing, Kluwer Academic Publishers. He was the chairperson of the Circuits and Systems Society (CASS) of the IEEE Tokyo chapter from 1995 to 1997 and the president of the IEICE engineering society from 1997 to 1998. He is the Vice President of Region 10 of the IEEE CASS. His main interest lies in the fields of active networks, analog integrated circuits, and analog signal processing. He was awarded the Best Paper Prize from IEICE in 1984, 1996, 1999, 2000, and 2001. He authored more than 10 books. Dr. Fujii is a Fellow of IEEE and a member of IEEJ.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CURRENT-MODE LEAPFROG LADDER FILTERS USING CDBAs

Worapong TANGSRIRAT*

Nobuo FUJII**

Wanlop SURAKAMPONTORN*

* Faculty of Engineering and Research Center for Communication and Information Technology (ReCCIT),
King Mongkut's Institute of Technology Ladkrabang (KMITL), Ladkrabang, Bangkok 10520, THAILAND

** Department of Physical Electronics, Faculty of Engineering, Tokyo Institute of Technology, Meguro-ku, Tokyo, 152 JAPAN

ABSTRACT

In this paper, a possible realization of a current differencing buffered amplifier (CDBA) in the low-voltage operation is proposed. A leapfrog simulation of the current-mode ladder network using the CDBA as active circuit building blocks is then introduced. In order to demonstrate that the CDBA considerably simplifies the leapfrog structure of the current-mode ladder filters, a fifth-order Butterworth low-pass filter and a sixth-order Chebyshev bandpass filter which require a minimum of active components will be presented. PSPICE simulation results are employed to verify the correctness of the realization procedure.

1. INTRODUCTION

During the past few years, comparing with voltage-mode techniques, current-mode signal processing techniques have been received a wide attention due to its wide bandwidth, low-voltage operation and simple implementation of signal operations such as addition and subtraction [1]. At present, a number of current-mode circuit techniques, such as second-generation current conveyors (CCII)s, current feedback amplifiers (CFAs) and current mirror-based circuits, have been developed. Among these topologies, the CCII has been proved to be a flexible and versatile current-mode building block, which can be widely found in many realizations of the active network synthesis. However, CCII-based circuits in voltage-mode designs require some additional devices when they are used for cascading sections due to the high-output impedance of its output port [7]. Also note that it may require a large number of active components in some circuit implementations.

Recently, a current differencing buffered amplifier (CDBA) has been first proposed [2], which is particularly suitable for the current-mode operation and realization of continuous-time filters. The CDBA can offer such as high-slew rate, wide bandwidth and simple implementation [3]. Therefore, the goal of this paper is to propose a simple design procedure for the implementation of the general current-mode ladder filters, widely used in analog signal processing systems, by using CDBAs. The realization is derived based on the use of leapfrog simulation corresponding to the passive RLC ladder prototypes. The presented method shows that the CDBA-based leapfrog simulation is simple and suitable for realizing of the current-mode ladder filters. Most importantly, current-mode ladder filters with CDBAs employ less active components than compare with CCII-based ladder filter implementations.

2. CIRCUIT DESCRIPTION

The circuit representation of the CDBA is shown in Fig.1 and its current and voltage characteristics can be described by the following relations [2-3] :

$$v_p = 0, \quad v_n = 0, \quad i_z = i_p - i_n \quad \text{and} \quad v_w = v_z \quad (1)$$

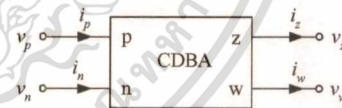


Fig.1 : CDBA circuit representation

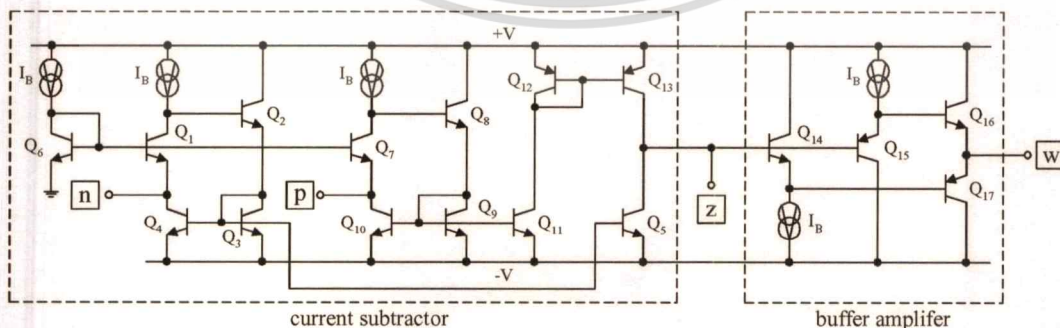


Fig.2 : Proposed realization of CDBA in the low-voltage operation

It should be noted from the above expression that the differential input current i_p-i_n is converted to the output voltage v_w through an impedance connected at the port z . Thus the CDDBA basically consists of two blocks, current differencing circuit (current subtractor) and voltage follower. The proposed realization of the low-voltage CDDBA in bipolar technology is shown in Fig.2, where group of transistors Q_1-Q_4 and Q_7-Q_{10} function as low-input resistance input stages [4], and complementary NPNs and PPNs $Q_{14}-Q_{17}$ form the buffer stage that forces the w terminal to the potential of the z terminal.

3. CURRENT-MODE LEAPFROG LADDER FILTERS USING CDDBAs

An approach to derive CDDBA-based current-mode ladder filters from passive RLC ladder prototypes is presented in this section. Due to the doubly terminated RLC ladder filters share all the low sensitivity and low component spread of the RLC prototypes [5-6], this configuration has been receiving considerable attention and popular. These active implementations are conventionally designed by based on the representation of signals as voltages. But in the current-mode based implementation, the input, intermediate and output signals are usually represented as electrical currents that seem to be recognized to offer potential advantage for useful both in continuous-time and in sample-data signal processing. To demonstrate the procedure for the design of a CDDBA-based current-mode ladder filter by the leapfrog, consider a popular ladder structure that uses to realize the doubly terminated RLC ladder filter shown in Fig.3. This structure can be characterized by the following expression :

$$\begin{aligned}
 I_1 &= I_S - \frac{V_1}{R_S} - I_2, & V_1 &= I_1 Z_1 \\
 V_2 &= V_1 - V_3, & I_2 &= V_2 Y_2 \\
 I_3 &= I_2 - I_4, & V_3 &= I_3 Z_3 \\
 &\vdots & & \\
 V_n &= V_{n-1} - V_{n+1}, & I_n &= V_n Y_n
 \end{aligned} \tag{2}$$

and $I_n = I_{n-1} - I_{n+1}, \quad V_n = I_n Z_n$

As shown in Fig.3, a LC ladder filter structure can be represented by the block diagram of a leapfrog realization as shown in Fig.4. Observe that in this figure the repeated use of two operations of Fig.5(a) and 5(c) makes up the complete

circuit. By using these operations, it can easily be realized by the active-RC circuit involving CDDBAs. For the CDDBA-based realization, it can readily obtain the CDDBA-RC circuit by interconnecting the corresponding sub-circuits of Fig.5(b) and 5(d) according to the overall block diagram representation of Fig.4.

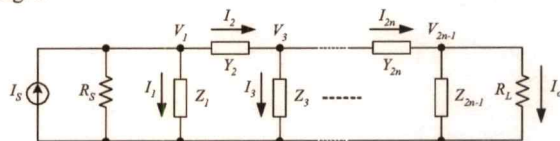


Fig.3 : A general doubly terminated RLC ladder network

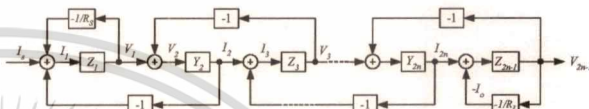


Fig.4 : Block diagram representation of the leapfrog structure

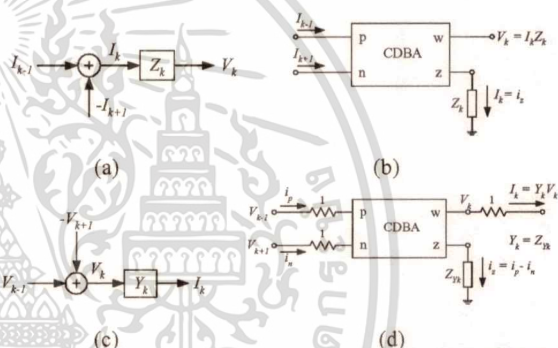


Fig.5 : Sub-circuits and their realizing operation using CDDBAs

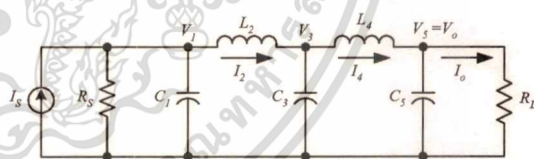


Fig.6 : Current-mode fifth-order Butterworth RLC ladder lowpass filter

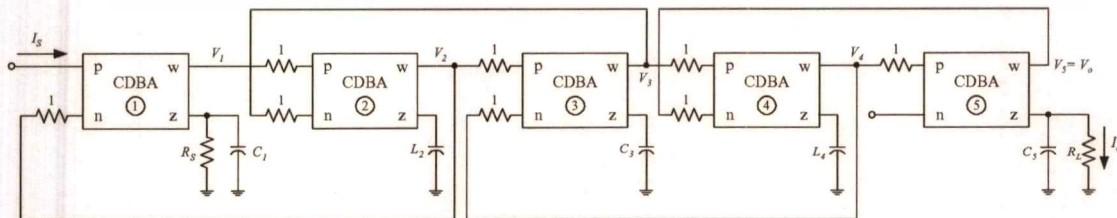


Fig.7 : Current-mode fifth-order Butterworth lowpass filter using CDDBAs

As an application of this proposed design procedure, a current-mode fifth-order Butterworth RLC ladder lowpass filter shown in Fig.6 is realized as an example and the resulting circuit is shown in Fig.7. It can be seen that only five CDBAs are employed for implementation of the fifth-order filter. Therefore, in general, n CDBAs are required for realizing of the n th-order filters. This means that the circuits using CDBAs can reduce the number of active components by 50% comparing with the CCI-based circuit implementation [7].

Furthermore, this method can also be used to apply in the design of RLC bandpass filter. Consider a current-mode sixth-order RLC bandpass filter shown in Fig.8. The corresponding sub-circuits of the filter using CDBAs are shown in Fig.9. Based on their realizing operation using CDBAs, the obtained circuit can be shown in Fig.10.

4. SIMULATION RESULTS AND DESIGN EXAMPLES

In order to verify the correctness of the above given filter realization procedure, the low-voltage CDBA of Fig.2 was simulated by PSPICE simulation using the 0.7μm BiCMOS process parameters. The power supply voltage is $\pm V = \pm 1$ volts and all bias currents I_B , which is realized by current mirror circuits, were set to be 200 μA. Fig.11 shows the simulated current and voltage transfer characteristics with $R_z = 1$ kΩ and $R_w = 10$ kΩ, which is clearly seen that the cutoff frequencies in the order of a hundred MHz are obtained. The simulated responses demonstrate that the circuit behaves the linear response over a wide operating range.

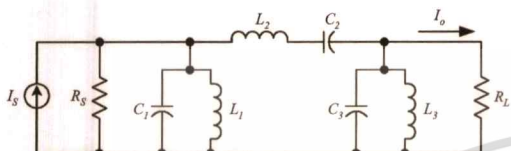


Fig.8 : Current-mode sixth-order RLC bandpass filter

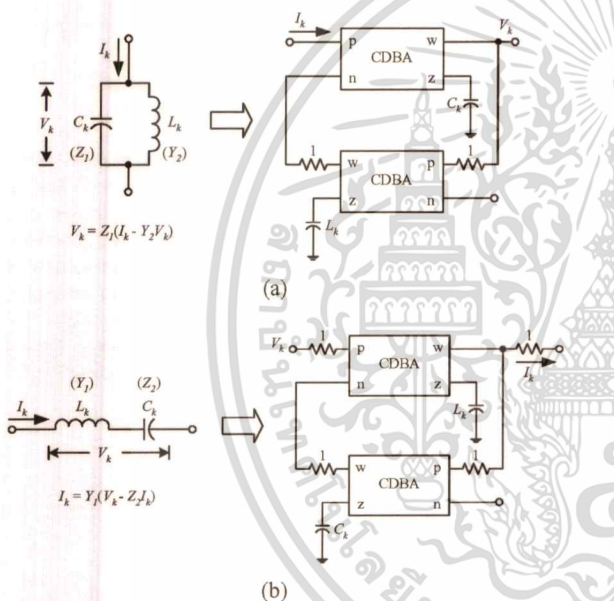


Fig.9 : Sub-circuits of the filter of Fig.8 involving CDBAs

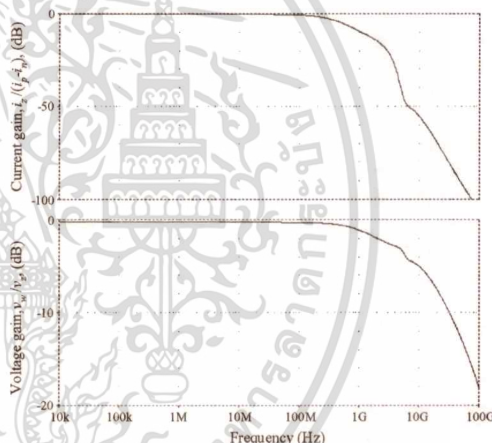


Fig.11 : Simulated frequency responses of the CDBA of Fig.2

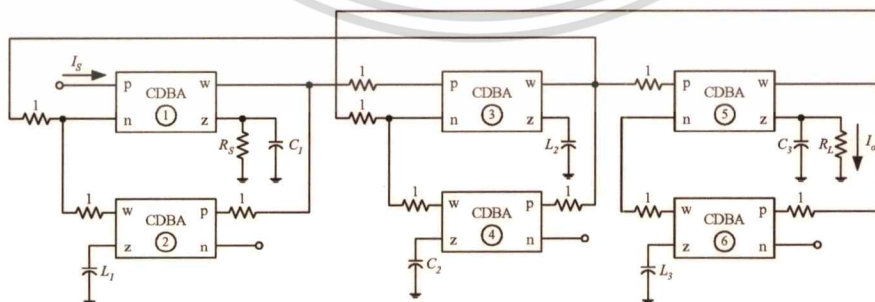


Fig.10 : Current-mode sixth-order bandpass filter using CDBAs

ITC-CSCC 2002
The 2002 International Technical Conference
In Circuits/Systems, Computers and Communications

Proceedings
Phuket Arcadia Hotel & Resort
Phuket, Thailand
July 16-19, 2002

Co-Sponsored by
Srinakharinwirot International Institute of
Technology, Thammasat University,
Thailand
King Mongkut's University of Technology
Thonburi, Thailand
National Electronic and Computer
Technology Center, Thailand
Ministry of University Affairs, Thailand

With Technical Cooperation of
ITC-CSCC
IEEE
IEEE Thailand Section

Co-Organized by
King Mongkut's University of Technology
Thonburi, Thailand
Srinakharinwirot International Institute of
Technology, Thammasat University, Thailand

NECTEC
SINAKHARINWIROT
ITC-CSCC
EIC
IEEE
THAMMASAT UNIVERSITY

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Current-Mode Integrator using OA and OTAs and Its Applications

Katesuda Klahan¹, Worapong Tangsrirat¹, Teerasilapa Dumawipata² and Wanlop Surakamponorn¹

¹ Faculty of Engineering and Research Center for Communication and Information Technology (ReCCIT), King Mongkut's Institute of Technology Ladkrabang (KMITL), Ladkrabang, Bangkok 10520, THAILAND
Tel. +66-2-326-9968, Fax.: +66-2-739-2398

² Department of Industrial Electrical Technology (IET), Faculty of Engineering, King Mongkut's Institute of Technology North-Bangkok (KMITNB), Bangsue, Bangkok 10800, THAILAND

E-mail : s3061312@kmitl.ac.th , ktworapo@kmitl.ac.th , trs@kmitnb.ac.th , kswanlop@kmitl.ac.th

Abstract: A circuit building block for realizing a continuous-time active-only current-mode integrator is presented. The proposed integrator is composed only of internally compensated type operational amplifier (OA) and operational transconductance amplifiers (OTAs). The integrator is suitable for integrated circuit implementation in either bipolar or CMOS technologies, since it does not require any external passive elements. Moreover, the integrator gain can be tuned through the transconductance gains of the OTAs. Some application examples in the realization of current-mode network functions using the proposed current-mode integrator as an active element are also given.

1. Introduction

In the last decade, the realizations of various active circuits utilizing the operational amplifier (OA) pole have received considerable attention for their potential advantages such as attractive for monolithic IC integration, ease to design, and suitable for high frequency operation [1-2]. Several OA-based active-R capacitor-less circuits for realizing analog transfer functions have been reported [3-4]. Presently from the above reasons, there is the strong motivation to design resistor-less and capacitor-less filter circuits utilizing the finite and complex gain natures of internally compensated OAs and OTAs. Due to the active only nature, the resistor-less and capacitor-less active filter would be attractive for its integratability, programmability and wide frequency range of operation. Many implementations in active-only filter design are available in the literature [5-7].

It is well-known fact that an integrator is an important circuit building block, which are widely used in analog signal processing applications, such as, filter design, waveform shaping, process controller design, and calibration circuit, etc. However, the implementation of a continuous-time current-mode integrator that employs only active elements has not yet been reported. Therefore, a circuit configuration for realizing active-only current-mode integrator is proposed in this paper. The proposed integrator consists of one OA and two OTAs. Since no passive element is required, the integrator can be implemented in integrated circuit form in both bipolar and CMOS technologies. The integrator gain can be electronically tuned by adjusting the transconductance

gains of the OTAs. The various realizations of active-only analog signal processing circuits employing the proposed integrator will also be presented. Finally, the workabilities of the proposed integrator and its applications have been simulated based upon a LM741 type IC OA and a CA3080 type IC OTA.

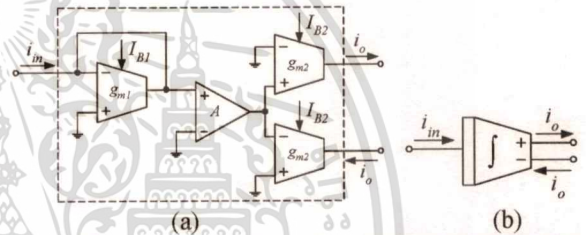


Fig.1 : The proposed active-only current-mode integrator (a) circuit implementation (b) circuit representation

2. Circuit Description

The proposed active-only dual-output current-mode integrator implementation and its representation are shown in Fig.1. It consists of only an OA and OTAs, where the dual-current-output OTA2 is implemented by using single-ended output OTAs in parallel connection [8]. If ω_a is the 3-dB bandwidth of the OA and by considering the OA for the frequencies $\omega \gg \omega_a$, the open-loop gain $A_{OA}(s)$ of the OA can be approximately given by

$$A_{OA}(s) = \frac{A_o \omega_a}{s + \omega_a} \cong \frac{B}{s} \quad (1)$$

where B represents the gain-bandwidth product (GBP) of the OA, which is the product of the dc gain A_o and the 3-dB bandwidth ω_a . Let assume that g_{m1} and g_{m2} denote the transconductance gains of the OTA1 and OTA2, respectively, then the current transfer function of the current-mode integrator can be expressed as:

$$\frac{I_o(s)}{I_{in}(s)} = \frac{B}{s} \left[\frac{g_{m2}}{g_{m1}} \right] = \frac{B}{s} A_G \quad (2)$$

where A_G denotes the integrator gain, which is the ratio between g_{m2} and g_{m1} . Eqn.(2) indicates that the relationship of the currents I_o and I_{in} is in the form of the integrating

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

action as required. It should be noted that, for ordinary bipolar OTAs, $g_{m1} = I_{B1}/2V_T$ and $g_{m2} = I_{B2}/2V_T$, where V_T is the thermal voltage and I_{B1} and I_{B2} are the bias currents of the OTA1 and OTA2, respectively. Thus, eqn.(2) becomes

$$\frac{I_o(s)}{I_{in}(s)} = \frac{B}{s} \left[\frac{I_{B2}}{I_{B1}} \right] = \frac{B}{s} A_G \quad (3)$$

Now A_G is the current gain that is the bias current ratio between I_{B2} and I_{B1} . In this case, the temperature dependence of the transconductance gains g_{m1} and g_{m2} of the bipolar OTAs are also compensated.

Deviation from the ideal performance that predicted from the eqn.(2) is due to the parasitic effects of the non-ideality characteristics of the OA and OTAs. If the second dominant pole ω_b of the OA is taken for consideration, the OA open-loop gain $A_{OA}(s)$ can be rewritten by

$$A_{OA}(s) = \frac{B}{s} \frac{\omega_b}{(s + \omega_b)} = \frac{B}{s} \frac{1}{(1 + \tau_b s)} \quad (4)$$

where $\tau_b = 1/\omega_b$. For the OTAs, let $\omega_c = 1/\tau_c$ represents the effective transconductance internal-pole of the OTA and g_{m0} is the low frequency transconductance gain. The OTA open-loop gain $g_m(s)$ for general case can be described by

$$g_m(s) = \frac{g_{m0}}{\left(1 + s/\omega_c\right)} \cong g_{m0} \left(1 - s/\omega_c\right) \quad (5)$$

Therefore, the frequency response of the current-mode integrator in Fig.1 that including the second dominant pole of the OA and the transconductance internal-poles of the OTAs can now be given by

$$\frac{I_o(s)}{I_{in}(s)} = \left[\frac{B}{s} \right] \left[\frac{1}{1 + \tau_b s} \right] \left[\frac{g_{m02}}{g_{m01}} \right] \left[\frac{\omega_{c2} - s}{\omega_{c2}} \right] \left[\frac{\omega_{c1}}{\omega_{c1} - s} \right] \quad (6)$$

where ω_{c1} and ω_{c2} are the effective transconductance internal-poles of the OTA1 and OTA2, respectively. It can be seen that if the conditions $(\omega_{c1} \cong \omega_{c2})$ and $(\omega_{c1}, \omega_{c2} \gg \omega)$ are satisfied, then eqn. (6) becomes frequency independent. Let us define that $A_{G0} = g_{m02}/g_{m01}$ is the dc integrator gain, as a result, it can be reasonably reduced to

$$\frac{I_o(s)}{I_{in}(s)} = \left[\frac{A_{G0} B}{s} \right] \left[\frac{1}{1 + \tau_b s} \right] \quad (7)$$

One can see that the frequency characteristic of the proposed current-mode integrator has a dc current gain equaled to eqn.(2) and has a high frequency dominant pole located at ω_b . Hence, the OA pole ω_b should be the major high-frequency limitation of the proposed current-mode integrator.

3.Application examples

The following sections will concentrate on the usefulness of the proposed current-mode integrator. Some application examples to realize driving-point impedance function elements, current-mode biquadratic filter and current-mode nth-order filter will be demonstrated.

3.1. Inductance simulations

Fig. 2(a) shows the circuit diagram of a tunable floating inductance simulation. From this circuit, it can easily be shown that the value of the floating simulated inductance is

$$L_{eq} = \left[\frac{1}{g_{m3} A_G B} \right] \quad (8)$$

It should be noted that the equivalent inductance L_{eq} can properly be tuned by electronic means through the current ratio A_G and/or the transconductance gain g_{m3} . In addition, the circuit in Fig.2(a) can easily be modified to simulate a grounded inductor by replacing the dual-output OTA2 with the single-output OTA2 as shown in Fig.2(b).

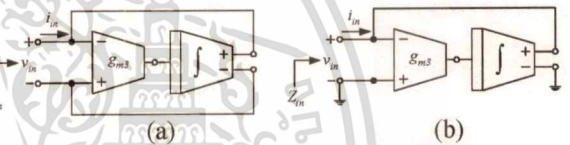


Fig.2 : Active-only inductance simulations

3.2. Electronically tunable active-only current-mode biquadratic filter

Fig.3 shows the circuit diagram of the tunable current-mode filter based on the use of the proposed current-mode integrator, where i_{LP} , i_{BP} , and i_{HP} are the lowpass, bandpass and highpass current-output terminals, respectively. The circuit parameters ω_o and Q -factor of this filter can be written by

$$\omega_o = \sqrt{A_{G1} A_{G2} B_1 B_2} \quad (9)$$

and

$$Q = \frac{g_{mc}}{g_{md}} \sqrt{\frac{A_{G2} B_2}{A_{G1} B_1}} \quad (10)$$

One can see that the filter also enjoys orthogonal tuning of ω_o and Q -factor via the transconductance gains of the OTAs and it's also temperature independent.

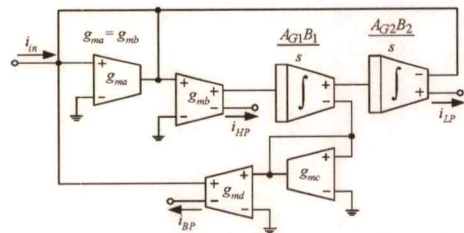


Fig.3 : Active-only current-mode biquadratic filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

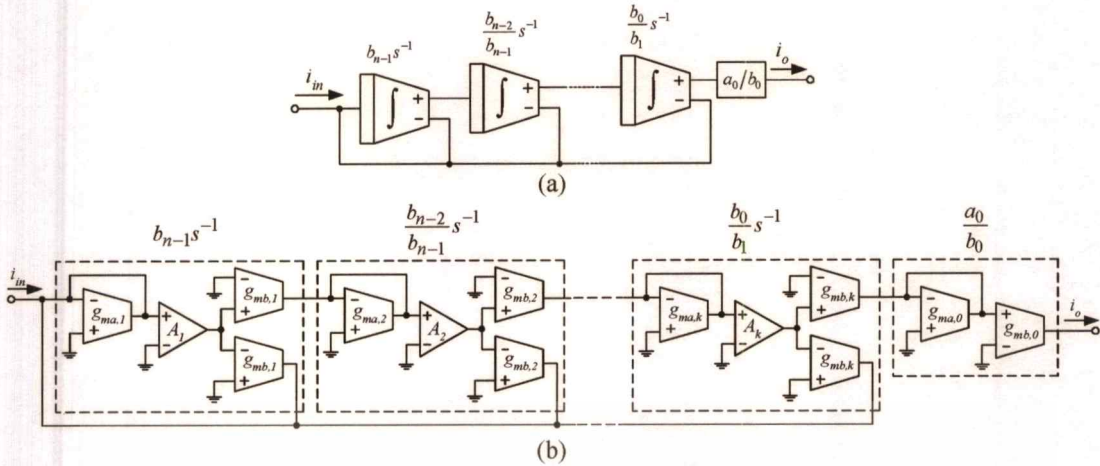


Fig.4 : (a) n th-order current-mode filter representation
(b) n th-order current-mode filter realization using only active elements

3.3 n th-order current-mode filters

The standard current transfer function of an n th-order lowpass filter is often expressed as the following form :

$$\frac{I_o(s)}{I_{in}(s)} = \frac{a_0}{s^n + b_{n-1}s^{n-1} + \dots + b_1s + b_0} \quad (11)$$

One can straightforwardly realize the n th-order current transfer function of equation (11) by cascading the proposed current-mode integrator of Fig.1. The system diagram thus obtained can be shown in Fig.4(a) and the coefficient of the standard function in terms of the circuit parameters can be expressed as follows :

$$b_{n-1} = A_{G1}B_1 ; \quad A_{G1} = \frac{g_{mb,1}}{g_{ma,1}} \quad (12)$$

$$\frac{b_{n-k}}{b_{n+1-k}} = A_{Gk}B_k ; \quad A_{Gk} = \frac{g_{mb,k}}{g_{ma,k}} \quad (13)$$

and

$$\frac{a_0}{b_0} = \frac{g_{mb,0}}{g_{ma,0}} \quad (14)$$

where A_{Gk} and B_k represent the current gain and GBP of the k -th integrator (for $k = 2, 3, \dots, n$). For this implementation, n active-only current integrators and two additional transconductance elements that employed for realizing the output proportional gain block ($g_{mb,0}/g_{ma,0}$) are required. Fig.4(b) shows the n th-order current-mode filter realization based on the use of only active components. In addition, if coefficients a_0 and b_0 are equaled, then two additional transconductance elements will also be eliminated.

4. Design examples and Simulation results

In order to verify the theoretical study of the proposed current-mode integrator, PSPICE simulation results are included. In this simulation, the OTA is modeled by

employing CA3080 type OTA with a macro model [8] and LM741 type OA with the gain-bandwidth product $B = 5.906$ Mrad/s is used [5]. Fig.5 shows the simulated frequency responses of the proposed current-mode integrator. The results show that the circuit acts as an integrating function with a slope -20 dB per decade for the frequency range from 10 Hz to 1 MHz and has less than 10% phase error from the frequency range of 30 Hz to 500 kHz.

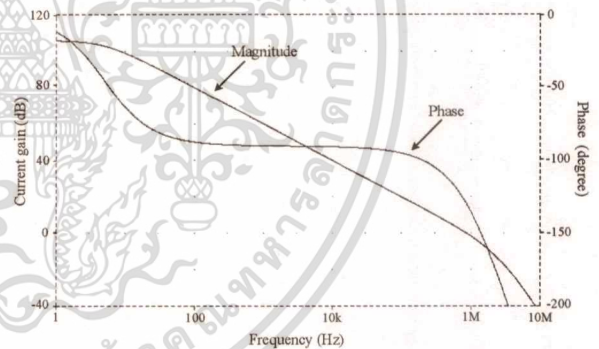
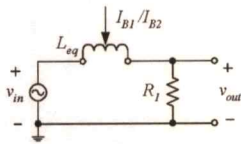


Fig.5 : Frequency responses of the proposed integrator

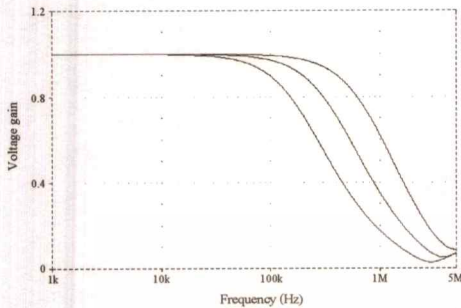
The performance of the floating inductance circuit of Fig.2(a) is demonstrated through the use of an electronically tunable active RL low-pass filter in Fig.6(a) with the external resistor $R_1 = 1$ k Ω . The bias current ratio $A_G = I_{B2}/I_{B1}$ ($= g_{m2}/g_{m1}$) is set to 0.5, 1 and 2, while g_{m1} and g_{m3} are respectively set to constant at 1 mS and 0.4 mS ; thus the cut-off frequencies f_c are approximately equal to 200 kHz, 400 kHz and 800 kHz, respectively. The frequency responses of the low-pass filter are shown in Fig.6(b).

Fig.7 shows simulated responses of the tunable current-mode multifunctional filter of Fig.3, when $A_{G1} = A_{G2} = 0.05$ and $g_{m1}/g_{m2} = 0.1$. This filter is designed for $\omega_0/2\pi = 50$ kHz at the unity Q -factor. All the simulated results shown above imply that the proposed integrator exhibit reasonably good agreement with the predicted values.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(a)



(b)

Fig.6 : (a) first-order RL lowpass filter
(b) frequency responses of the simulated RL lowpass filter

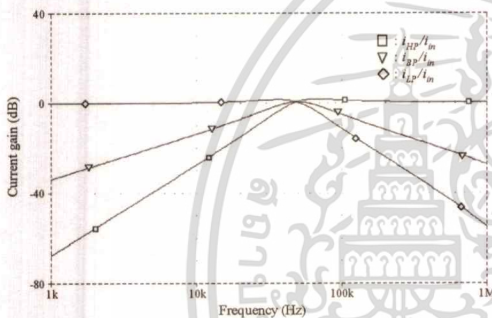


Fig.7 : Simulated frequency response of current-mode filter of Fig.3

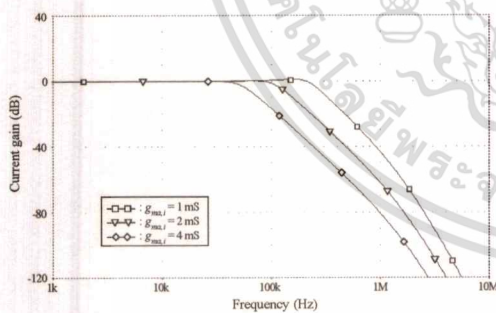


Fig.8 : Simulated frequency response of nth-order current-mode filter of Fig.4

To illustrate the current-mode filter using all active elements of Fig.4(b), a design of a third-order Butterworth filter with a cut-off frequency of 100 kHz is an example. The normalized transfer function for this filter can be written by

$$\frac{I_o(s)}{I_m(s)} = \frac{1}{s^3 + 2s^2 + 2s + 1} \quad (15)$$

The active-only filter realization based on the circuit of Fig.4 is constructed, in which the transconductance elements $g_{ma,0}$ and $g_{mb,0}$ will be eliminated due to the

coefficient values a_0 and b_0 equal to unity. Thus, by calculating the circuit parameters we obtain : $g_{mb,1} = 0.424$ mS, $g_{mb,2} = 0.212$ mS and $g_{mb,3} = 0.106$ mS, while $g_{ma,i}$ ($i = 1, 2, 3$) are set equal to 2 mS. In addition, the values of $g_{ma,i}$ can be used to change the cut-off frequency. The simulated frequency responses are shown in Fig.8 that exhibit reasonably close agreement with theoretical results. It is also shown that the cut-off frequency can be tuned electronically through adjusting the transconductance gains ($g_{ma,1} = g_{ma,2} = g_{ma,3}$).

5. Conclusions

This paper presented an alternative scheme for realizing continuous-time active-only current-mode integrator. The proposed integrator is realizable with only internally compensated type OA and OTAs, and does not require any external passive elements. Because of their active-only nature, the integrator can be easily employed to realize active network functions and are suitable for implementing in monolithic integrated form in both bipolar or CMOS technologies. Since the proposed circuit utilizes an OA pole, it is also suitable for high frequency operation. The simulated results have been used to verify the theoretical analysis.

6. Acknowledgment

This work is partly funded by the Thailand Research Fund (TRF) under the Senior Research Scholar Program, grant number RTA/04/2543. The support provided by the Japan International Cooperation Agency (JICA) is also acknowledged.

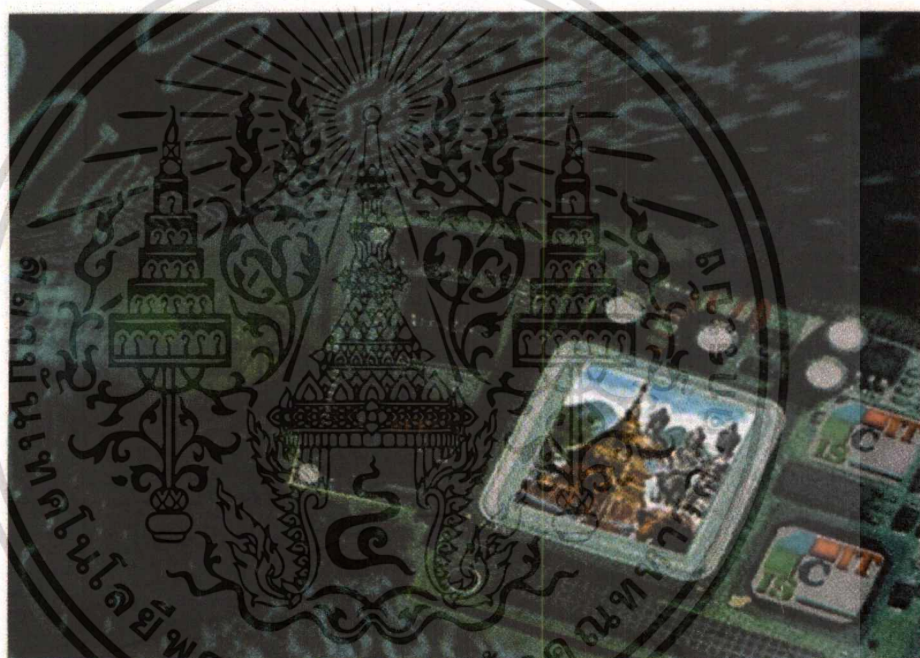
References

- [1] J.R. Brand and R. Schaumann, "Active-R filters : review of theory and practice", *Electronic Circuits and Systems*, vol.2, pp.89-101, 1978.
- [2] U. Kumar and S.K. Shukla, "On the importance, realization, experimental verification and measurement of active-R and active-C filters", *Microelectronics J.*, vol.21, pp.21-45, 1990.
- [3] M. Higashimura., "Current-mode lowpass and bandpass filters using the operational amplifier pole", *Int. J. Electron.*, vol.74, pp.945-949, 1993.
- [4] M.A. Soderstrand, V.H.C. Watt, K.B. Kee and D. McGinity, "Implementation of an active-R filter building block in semi-custom VLSI", *Int. J. Electron.*, vol.76, pp.469-482, 1994.
- [5] A.K. Singh and R. Senani, "Low-component-count active-only imittances and their application in realizing simple multifunction biquads", *Electron. Lett.*, vol.34, pp.718-719, 1998.
- [6] M.T. Abuelma'atti and H.A. Alzaher, "Universal three inputs and one output current-mode filter without external passive elements", *Electron. Lett.*, vol.33, pp.281-283, 1997.
- [7] T. Tsukutani, M. Higashimura, Y. Sumi and Y. Fukui, " Electronically tunable current-mode active-only biquadratic filter ", *Int. J. Electron.*, vol.87, pp.307-314, 2000.
- [8] J. Wu, "Current-mode high-order OTA-C filters", *Int. J. Electron.*, vol.76, pp.1115-1120, 1994.

PROCEEDINGS

2001 International Symposium on Communications and Information Technology

ISCIT 2001



The Merging Decade of Communication Systems and Information Technology

November 14 - 16, 2001

Chiang Mai Orchid Hotel, Chiang Mai, Thailand



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AN ACTIVE-ONLY CURRENT-MODE DIFFERENTIATOR AND ITS APPLICATIONS

K. Klahan , W. Tangsrirat and W. Surakampontrorn

Faculty of Engineering and Research Center for Communication and Information Technology (ReCCIT),
King Mongkut's Institute of Technology Ladkrabang (KMITL),
Ladkrabang, Bangkok 10520, THAILAND

E-mail : s3061312@kmitl.ac.th , ktworapo@kmitl.ac.th , kswanlop@kmitl.ac.th

ABSTRACT

A novel continuous-time current-mode differentiator, which is composed only of internally compensated type operational amplifier (OA) and operational transconductance amplifiers (OTAs), is proposed. The differentiator is suitable for integrated circuit implementation in either bipolar or CMOS technologies, since it does not require any external passive elements. Moreover, the differentiator gain can be electronically tuned through adjusting the bias currents of the OTAs. The performances of the proposed differentiator and its applications to realize current-mode transfer functions and driving-point impedance functions have been demonstrated.

1. INTRODUCTION

Presently, there has been a strong motivation to design resistor-less and capacitor-less filter circuits utilizing the finite and complex gain natures of internally compensated OAs and OTAs. This is due to the fact that they are very suitable for high-frequency operation and for monolithic integration [1]. Some implementations in active-only filter design based on OTAs and OAs are available in the literature [2-3]. It is well accepted that a differentiator is an important circuit building block that is widely useful in many applications, such as, in automatic control systems, communication, and instrumentation systems [4]. Although some differentiator circuits have been reported [5-6], the implementation of a continuous-time current-mode differentiator that employs only active elements is not yet available.

Therefore, a new circuit configuration for realizing an active-only current-mode differentiator is proposed in this paper. The proposed current-mode differentiator consists solely of the active OA and OTAs. The differentiator can be implemented in integrated circuit form with small chip area, since no passive element is required. The circuit characteristic can be tuned by adjusting the transconductance gains of the OTAs. In addition, since this circuit provides high output impedance, filter networks in cascading form can be easily implemented. The workability of the proposed differentiator and some applications in the realization of active transfer functions have been demonstrated by simulation results.

2. THE PROPOSED CURRENT-MODE DIFFERENTIATOR

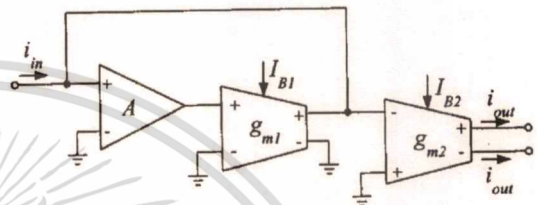


Fig. 1 : The proposed active-only current-mode differentiator

Fig.1 shows the proposed current-mode differentiator. It is constructed only with an OA and dual-current output OTAs, where the plus and minus current outputs of the dual-current output OTA indicate the positive and negative polarity, respectively. If ω_a is the 3-dB bandwidth of the OA and by considering the OA for the frequencies $\omega \gg \omega_a$, the open-loop gain $A_{OA}(s)$ of the OA can be approximately given by

$$A_{OA}(s) = \frac{A_o \omega_a}{s + \omega_a} \cong \frac{B}{s} \quad (1)$$

where B denotes the gain-bandwidth product (GBP) of the OA, which is the product of the dc gain A_o and the 3-dB bandwidth ω_a . For the OTAs, let g_{m1} and g_{m2} denote the transconductance gains of the OTA1 and OTA2, respectively. Therefore from the elementary circuit analysis, the current transfer function of the current-mode differentiator shown in Fig.1 can be derived as

$$\frac{I_o(s)}{I_{in}(s)} = \frac{s}{B} \left[\frac{g_{m2}}{g_{m1}} \right] = s \left[\frac{A_G}{B} \right] \quad (2)$$

where A_G denotes the differentiator gain, which is the ratio between g_{m2} and g_{m1} . Equation (2) indicates that the relationship of the currents I_o and I_{in} is in the form of the differentiating action as required. It should be noted that, for the bipolar OTAs, $g_{m1} = I_{B1}/2V_T$ and $g_{m2} = I_{B2}/2V_T$, where V_T is the thermal voltage and I_{B1} and I_{B2} are the bias currents of the OTA1 and OTA2, respectively. In this case, the temperature

dependence of the transconductance gains g_{m1} and g_{m2} are also compensated.

In case of the non-ideal performance of the current-mode differentiator, the parasitic effects of the OA and OTAs are taken into consideration. Therefore, the frequency response of the current-mode differentiator in Fig.1 that including the second dominant pole of the OA and the transconductance internal-pole of the OTAs can now be given by

$$\frac{I_o(s)}{I_{in}(s)} = s \left[\frac{1 + \tau_b s}{B} \right] \left[\frac{1 + \tau_{c1} s}{g_{m01}} \right] \left[\frac{g_{m02}}{1 + \tau_{c2} s} \right] \quad (3)$$

where $\tau_b (= 1/\omega_b)$ is the second dominant pole of the OA, and $\tau_{ci} (= 1/\omega_{ci})$ and g_{m0i} are the transconductance internal-poles and the low frequency transconductance gains of the i -th OTA ($i = 1, 2$), respectively. Since these poles are usually equaled (or $\tau_{c1} \cong \tau_{c2}$) and let us define that $A_{G0} = g_{m02}/g_{m01}$ is the dc differentiator gain, then equation (3) can be reduced to

$$\frac{I_o(s)}{I_{in}(s)} = s \left[\frac{A_{G0}}{B} \right] (1 + \tau_b s) \quad (4)$$

The frequency characteristic of the proposed current-mode differentiator has a dc current gain equaled to equation (2) and has a high-frequency dominant zero located at ω_b . For example, the commercially available LF356N OA has the gain-bandwidth product $B = 2\pi(4.5) \times 10^6$ rad/s and the second dominant pole is $\omega_b = 2\pi(9) \times 10^6$ rad/s [7]. Hence, the major high-frequency limitation of the proposed differentiator is approximately located at 9 MHz.

3. APPLICATION EXAMPLES

In the following sections, we will demonstrate the usefulness of the proposed current-mode differentiator. An application to realize current-mode transfer functions employing the proposed differentiator as an active element is introduced. Some application examples to simulate driving-point impedance function elements are also presented.

3.1 General first-order active-only current-mode filter

Fig.2(a) shows the basic block diagram used to generate the general first-order transfer function [8]. Based on the use of the proposed differentiator, the general first-order active-only current-mode filter can be implemented and shown in Fig.2(b) with the gains $K_1 = g_{m7}/g_{m6}$, $K_2 = A_G/B = g_{m2}/g_{m1}B$, $K_3 = g_{m5}/g_{m3}$ and $K_4 = g_{m4}/g_{m3}$. The current transfer function of this configuration can be given by

$$\frac{I_o(s)}{I_{in}(s)} = - \left(\frac{sK_2K_4 + K_1}{sK_2K_3 + 1} \right) \quad (5)$$

The natural frequency ω_0 for this case can be written by

$$\omega_0 = \frac{g_{m1}g_{m3}B}{g_{m2}g_{m5}} \quad (6)$$

Clearly, the natural frequency ω_0 can be properly adjusted through the transconductance gains of the OTAs. In addition, for the bipolar OTAs, the temperature sensitive on the parameter ω_0 is also compensated.

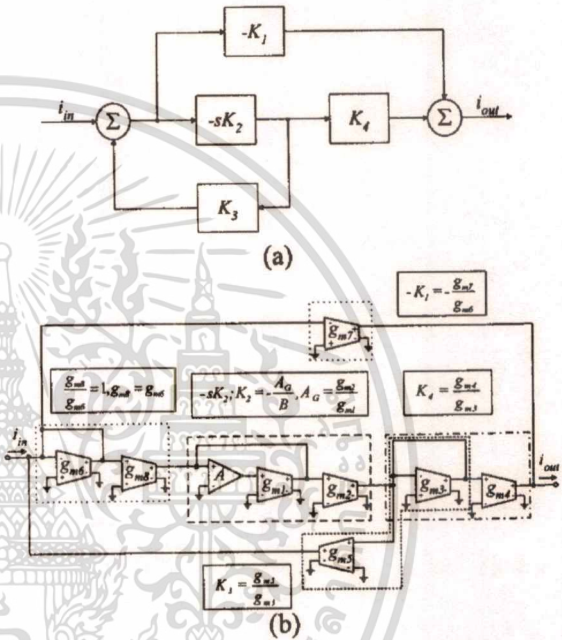


Fig. 2: General first-order building block

- (a) block diagram representation
(b) circuit implementation

3.2 Capacitance multiplier

Fig. 3(a) shows the circuit diagram for the application of the current-mode differentiator to realize a grounded capacitance multiplier circuit. Its analysis yields the driving-point impedance function as follows :

$$Z_{in}(s) = \frac{1}{s} \left[\frac{B}{g_{m3}A_G} \right] \quad (7)$$

where the magnitude of the grounded simulated capacitance can be given by

$$C_{eq} = \frac{g_{m3}A_G}{B} \quad (8)$$

It is seen from equation (8) that the magnitude of the equivalent capacitance C_{eq} can be electronically controlled by the current ratio AG and/or the transconductance gain g_{m3} . Moreover, the grounded capacitance multiplier of Fig.3(a) can conveniently be converted into a corresponding floating capacitance multiplier by using only an additional dual-current output OTA2 as shown in Fig.3(b).

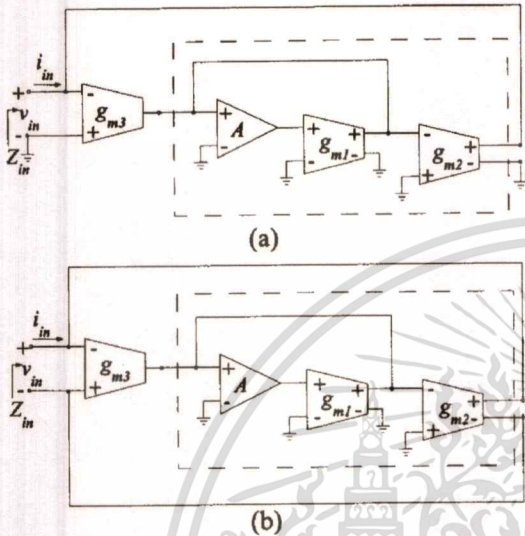


Fig. 3 : (a) grounded capacitance multiplier
(b) floating capacitance multiplier

3.3 Inductance simulation

An application of the proposed current differentiator to simulate a tunable grounded inductance simulation circuit is shown in Fig.4. In this case, the magnitude of the simulated inductance can be given by

$$L_{eq} = \left[\frac{g_{m3} A_G}{g_{m4} g_{m5} B} \right] \quad (9)$$

Since the ratio of the bias current A_G and the transconductance gains, g_{mi} ($i = 3, 4, 5$), are electronically variable, the simulated-grounded inductance magnitude will also be electronically variable.

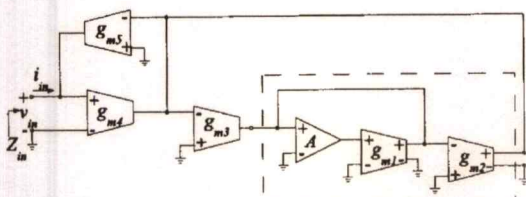


Fig. 4: Inductance simulation

4. SIMULATION RESULTS

PSPICE simulation has been carried out to verify the performance of the proposed current-mode differentiator. In this simulation, the OTA is modeled by employing CA3080 type OTA with a macro model, whereas the dual-current output OTA is constructed by using paralleled-connected single-ended OTAs [9]. The $\mu A741$ type OA with the gain-bandwidth product $B = 5.906$ Mrad/s is used [2]. Fig.5 shows the simulated frequency responses of the proposed differentiator. The obtained results prove that the circuit acts as differentiator with a slope $+20$ dB per decade from 10 Hz to 1 MHz and has 10% phase error from about 30 Hz to 500 kHz.

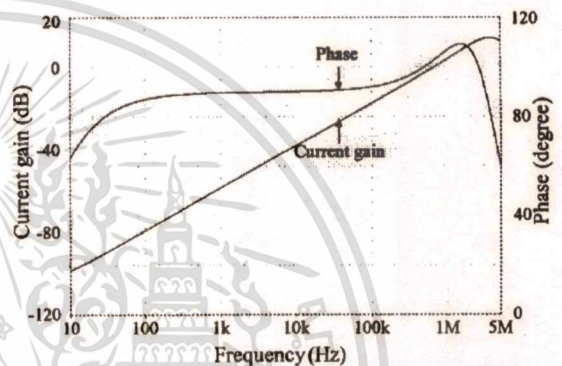


Fig. 5 : Frequency responses of the proposed current-mode differentiator

To verify the characteristic of the first-order active-only current-mode filter, the filter of Fig.2 (a) was constructed as the high-pass filter with the transconductance gains having the following values : $g_{m2} = 10$ mS and $g_{m3} = g_{m4} = g_{m5} = g_{m6} = g_{m8} = 1$ mS. The simulated responses for the high-pass output are shown in Fig.6 with g_{m1} varying from 1 mS, 0.5 mS and 0.1 mS. The filter cut-off frequencies are obtained from 103.69 kHz, 52.43 kHz and 10.56 kHz, respectively, which is the same as the expected values given by equation (6).

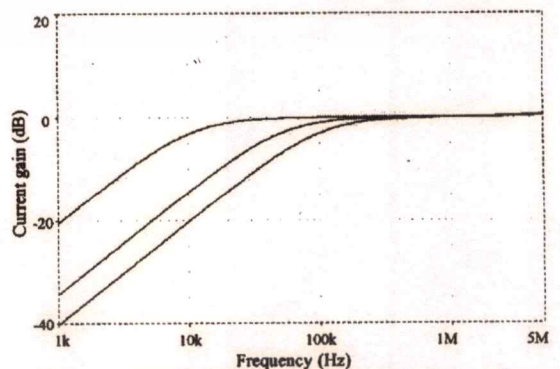


Fig. 6 : Simulated frequency responses of the current-mode filter in Fig.2(b)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

The tunable active RC low-pass filter of Fig.7(a) has been chosen to demonstrate the performance of the grounded capacitance multiplier in Fig.3(a). The filter was built with $R_1 = 1 \text{ k}\Omega$, $g_{m1} = 1 \text{ mS}$ and $g_{m3} = 10 \text{ mS}$. The simulation results when the bias current ratio $A_G (= g_{m2}/g_{m1})$ is respectively adjusted to 1, 5 and 10 are shown in Fig.7(b). The theoretical cut-off frequencies are 100 kHz, 20 kHz and 10 kHz, where the simulated cut-off frequencies are approximately equal to 106.75 kHz, 20.38 kHz and 10.13 kHz, respectively.

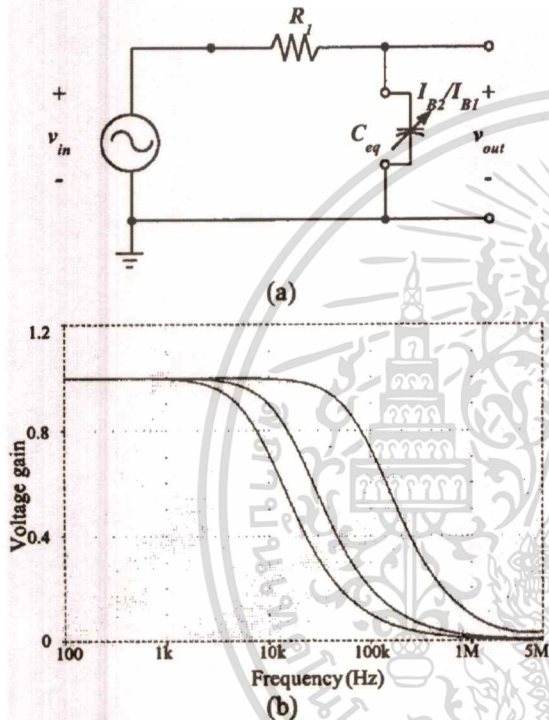


Fig. 7 : (a) first-order RC low-pass filter
(b) frequency responses of the RC low-pass filter

5. CONCLUSIONS

An alternative scheme for realizing a continuous-time active-only current-mode differentiator is presented. The proposed differentiator is realizable with only internally compensated type OA and OTAs and does not require any external passive elements. Because of its active-only nature and provides high output impedance, the circuit is cascable structure and is very compatible with integrated circuit implementation in both bipolar or CMOS technologies. Since the proposed circuit utilizes an OA pole, it is also suitable for high frequency operation. The simulation results that agree well with the theoretical analysis are proved to demonstrate the feasibility of the proposed differentiator.

ACKNOWLEDGMENT

This work is partly funded by the Thailand Research Fund (TRF) under the Senior Research Scholar Program, grant number RTA/04/2543. The support provided by the Japan International Cooperation Agency (JICA) is also acknowledged.

REFERENCES

- [1] M. Higashimura: "Current-mode lowpass and bandpass filters using the operational amplifier pole," International Journal of Electronics, vol.74, pp.945-949, 1993
- [2] A.K. Singh and R. Senani: "Low-component-count active-only immittances and their application in realising simple multifunction biquads," Electronics Letters, vol.34, p.718-719, 1998
- [3] T. Tsukutani, M. Higashimura, Y. Sumi and Y. Fukui: "Electronically tunable current-mode active-only biquadratic filter," International Journal of Electronics, vol.87, pp.307-314, 2000
- [4] B.C Kuo: Automatic Control Systems, 4th edition, Englewood Cliffs, NJ : Prentice-Hall Inc., 1982
- [5] S. Franco: Design with Operational Amplifiers and Analog Integrated Circuits , Mc Graw-Hill , 1988
- [6] M.A. Al-Alaoui: "A novel differential differentiator," IEEE Transactions on Instrumentation and Measurement, vol.40, no.5, pp.826-830, 1991
- [7] P. Bowron, A.P. O'Carroll and A.A. Daaboul: "Polynomial reduction in the analysis of active-filter parasitics," IEEE Transactions on Circuits and Systems, vol.36, pp.1020-1023, 1989
- [8] E.I. El-Masry and J.W. Gates: "A novel continuous-time current-mode differentiator and its applications," IEEE Transactions on Circuits and Systems, vol.43, no.1, pp.56-59, 1996
- [9] J. Wu: "Current-mode high-order OTA-C filters," International Journal of Electronics, vol.76, pp.1115-1120, 1994

เอกสารที่ส่งวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้เขียน

นาย วรพงศ์ ตั้งศรีรัตน์ สำเร็จการศึกษาปริญญาอุตสาหกรรมศาสตรบัณฑิต สาขาวิชาเทคโนโลยีอิเล็กทรอนิกส์ (เกียรตินิยมอันดับสอง) และปริญญาวิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า จากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ในปีการศึกษา 2534 และปีการศึกษา 2540 ตามลำดับ

ปีการศึกษา 2538 เข้ารับราชการในตำแหน่ง อาจารย์ ระดับ 3 สังกัดภาควิชาวิศวกรรมระบบควบคุม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง และปัจจุบันดำรงตำแหน่งผู้ช่วยศาสตราจารย์ ระดับ 6 ประจำภาควิชาวิศวกรรมระบบควบคุม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้