

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การสร้างและศึกษาคุณสมบัติไฟฟ้าอินเพดแบบพลานาร์

STUDY ON FABRICATION AND ELECTRICAL CHARACTERISTICS
OF PLANAR SINFET



กุลนาถ ทิปประพันธ์ณี
KULANART TEEPPRAPUNNEE

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

รพ.

๗๗๒๖๗

๒๕๔๗

สาขาวิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

พ.ศ. ๒๕๔๗

เลขหมู่.....

เลขทะเบียน 51819

วัน,เดือน,ปี 30 ก.ค. 2547

ISBN 974-9708-61-X

11200340
.b.....
i.....

นี้ไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำ

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**STUDY ON FABRICATION AND ELECTRICAL CHARACTERISTICS
OF PLANAR SINFET**



**A THESIS SUBMITTED IN PARTIAL FULFILMENT
OF THE REQUIREMENT FOR THE DEGREE OF
MASTER OF ENGINEERING IN ELECTRICAL ENGINEERING
SCHOOL OF GRADUATE STUDIES
KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG
2004
ISBN 974-9708-61-X**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



COPYRIGHT 2004

SCHOOL OF GRADUATE STUDIES

KING MONGKUT'S INSTITUTE OF TECHNOLOGY LADKRABANG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อวิทยานิพนธ์	การสร้างและการศึกษาคุณสมบัติไฟฟ้าซินเฟตแบบพลาเนอร์
นักศึกษา	นายกุลนาถ ทีปประพันธ์ณี
รหัสประจำตัว	43061307
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมอิเล็กทรอนิกส์
พ.ศ.	2547

อาจารย์ผู้ควบคุมวิทยานิพนธ์ ผศ.สุรศักดิ์ เนียมเจริญ

บทคัดย่อ

ปัจจุบันอุปกรณ์กำลังที่นิยมใช้กันอย่างกว้างขวางในวงจรอิเล็กทรอนิกส์โดยทั่วไป ได้แก่ ทรานซิสเตอร์กำลังและมอสเฟตกำลัง แต่เนื่องจากอุปกรณ์ทั้งสองยังมีข้อจำกัดในการทำงานที่แตกต่างกันออกไป กล่าวคือ ทรานซิสเตอร์กำลังจะมีการตอบสนองความถี่อยู่ในระดับต่ำ ในขณะที่มอสเฟตกำลังจะมีการนำกระแสไฟฟ้าต่ำ จึงได้มีการคิดค้นอุปกรณ์กำลังที่เรียกว่า ไบโพลาร์ ทรานซิสเตอร์ที่มีเกทเป็นฉนวน (Insulated Gate Bipolar Transistor : IGBT) อุปกรณ์ชนิดนี้ได้แก้ไขข้อจำกัดของอุปกรณ์ทั้งสองที่กล่าวมา สามารถนำกระแสไฟฟ้าสูงแต่ทำงานได้ที่ความถี่ระดับปานกลาง จึงได้ทำการพัฒนาอุปกรณ์กำลังชนิดใหม่ที่มีชื่อว่าซินเฟต (Schottky Injection Field Effect Transistor : SINFET) โดยอุปกรณ์ชนิดนี้จะรวมเอาข้อดีของทั้ง IGBT และมอสเฟต กำลังเข้าไว้ด้วยกันและสามารถทำงานที่ความถี่ระดับสูงได้ จึงเหมาะแก่การนำมาพัฒนาเพื่อใช้งานแทนอุปกรณ์กำลังดังที่กล่าวมาในวงจรอิเล็กทรอนิกส์ต่างๆ

ในวิทยานิพนธ์ฉบับนี้จะนำเสนอถึงการออกแบบและกระบวนการสร้างของซินเฟตโครงสร้างแบบพลาเนอร์ ในลักษณะของอุปกรณ์เดี่ยวๆ โดยใช้เทคนิคการแพร่สารเจือด้วยความร้อน จาก การทดลองสร้างซินเฟตที่มีโครงสร้างขนาด 0.048 mm^2 โดยมีความกว้างและความยาวของช่องทางเดินกระแสเท่ากับ 4800 และ $10 \text{ }\mu\text{m}$ ตามลำดับ ซินเฟตจะนำกระแสเอาโนดได้ 45 mA ที่แรงดันขั้วเกทเท่ากับ 10 V หรือคิดเป็นความหนาแน่นกระแสต่อพื้นที่ เท่ากับ 95.75 A/cm^2 ต่ำกว่า IGBT ประมาณ 22.22 % และสูงกว่ามอสเฟตกำลังแบบดีมอสประมาณ 2.37 เท่า ซินเฟตมีค่าทรานคอนดักแตนซ์เท่ากับ $23 \text{ m}\Omega^{-1}$ ต่ำกว่า IGBT ประมาณ 27.74 % และสูงกว่ามอสเฟตกำลังแบบดีมอสประมาณ 1.44 เท่า ซินเฟตมีค่าความต้านทานในสภาวะนำกระแสเท่ากับ 78 Ω สูงกว่า IGBT ประมาณ 41.82 % และต่ำกว่ามอสเฟตกำลังแบบดีมอส ประมาณ 37.6 % สำหรับการตอบสนองความถี่ ซินเฟตมีค่า f_T เท่ากับ 4.79 MHz สูงกว่า IGBT ประมาณ 70.46 % และต่ำกว่ามอสเฟตกำลังแบบดีมอส ประมาณ 16.28 %

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis	Study on Fabrication and Electrical Characteristics of Planar SINFET
Student	Mr.Kulanart Teepprapunnee
Student ID	43061307
Degree	Master of Engineering
Programme	Electrical Engineering
Year	2004
Thesis Advisor	Assist.Prof.Surasak Niemcharoen

ABSTRACT

In the present the power devices widely used in the general electronics market is the power bipolar transistor and power MOSFETs. But both devices have a limitation in operating characteristics in different ways. Power bipolar transistor has blocking voltage at the low switching speed while power MOSFETs has low conduction losses in on-state. So, the new structure has been designed called Insulated Gate Bipolar Transistor (IGBT). This device is designed overcoming the limitation characteristics of both devices. IGBT can work on high power rating and medium frequency application. The new device has been further developed call SINFET (Schottky INjection Field Effect Transistor). This device combined the good characteristics of both IGBT and Power MOSFETs together and being able to work at a high frequency. This will be suitable to be developed in order to replace the above mentioned power devices in electronics market.

This thesis proposed the design and the fabrication of SINFET Planar model structure in the individual device. The device used diffusion technique. From the experiment, SINFET is structured having the size of 0.048 mm^2 . The width and the length of channel length are 4800 and $10 \text{ }\mu\text{m}$ respectively. SINFET produces Anode current at 45 mA at gate bias 10 V or the current density per area is 95.75 A/cm^2 . It is lower than IGBT approximately 22.22% and higher than power MOSFETs approximately 2.37 times. SINFET has transconductance value at $23 \text{ m}\Omega^{-1}$ lower than approximately 27.74% and higher than power MOSFETs approximately 1.44 times. SINFET has on-state resistance at $78 \text{ }\Omega$ higher than IGBT approximately 41.82% and lower than power

MOSFETs approximately 37.6%. For frequency response, SINFET has f_T value at 4.79 MHz higher than IGBT approximately 70.46 % and lower than power MOSFETs approximately 16.28 %.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จสมบูรณ์ได้ด้วยความร่วมมือและช่วยเหลือจากอาจารย์และเจ้าหน้าที่ทุกท่านที่ปฏิบัติงานในศูนย์วิจัยอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ขอขอบพระคุณ รศ.ดร.สมเกียรติ ศุภเดช และ ผศ.ดร.เต็มพงษ์ เพ็ชรกุล กรรมการสอบหัวข้อ และโครงร่างวิทยานิพนธ์ที่ให้คำแนะนำและชี้แนะแนวทางที่เป็นประโยชน์ต่องานวิจัย

ขอขอบพระคุณ ผศ.สุรศักดิ์ เนียมเจริญ อาจารย์ที่ปรึกษา ผู้ให้ความช่วยเหลือ ให้คำปรึกษา ชี้แนะแนวทางในการแก้ปัญหาทั้งทางทฤษฎีและปฏิบัติ ตลอดจนตรวจทานวิทยานิพนธ์ฉบับนี้จนเสร็จสมบูรณ์

ขอขอบคุณ อาจารย์ คณะกรรมการในการสอบวิทยานิพนธ์ทุกท่าน

ขอขอบคุณ คุณภควัต สรวัยสุวรรณ, คุณสรายุทธ วิศวแสงสุข, เจ้าหน้าที่ทุกท่าน, เพื่อนรุ่นพี่และรุ่นน้องในศูนย์วิจัยอิเล็กทรอนิกส์ที่ให้ความช่วยเหลือในการปฏิบัติงานวิจัย

ขอขอบคุณ คุณอภิพร สิทธิวัฒนา ที่ให้ความช่วยเหลือในการพิมพ์วิทยานิพนธ์

สำหรับคุณงามความดีอันใดที่เกิดจากวิทยานิพนธ์ฉบับนี้ ข้าพเจ้าขอมอบให้กับบิดามารดา ผู้คอยให้การสนับสนุนในด้านการศึกษากำลังใจ ตลอดจนครูบาอาจารย์ที่ได้ประสิทธิ์ประสาท วิชาความรู้และถ่ายทอดประสบการณ์ที่ดีแก่ข้าพเจ้า

กุลนาถ ทีปประพันธ์ณี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	Γ
บทคัดย่อภาษาอังกฤษ.....	II
กิตติกรรมประกาศ.....	IV
สารบัญ.....	V
สารบัญตาราง.....	IX
สารบัญรูป.....	X
สัญลักษณ์.....	XV
ศัพท์เทคนิค.....	XVII
บทที่ 1 บทนำ.....	1
1.1 ความเป็นมาของงานวิจัย.....	1
1.2 การเปรียบเทียบโครงสร้างของซินเฟต, IGBT และมอสเฟตกำลังแบบดีมอส.....	1
1.3 การเปรียบเทียบคุณสมบัติทางไฟฟ้าของซินเฟต, IGBT และมอสเฟตกำลัง - แบบดีมอส.....	3
1.4 วัตถุประสงค์และขอบเขตการวิจัย.....	4
1.5 รายละเอียดของวิทยานิพนธ์.....	4
บทที่ 2 ทฤษฎี.....	6
2.1 ทฤษฎีรอยสัมผัสซีดกี.....	6
2.2 แถบพลังงานของโลหะและสารกึ่งตัวนำ.....	6
2.3 รอยสัมผัสระหว่างโลหะและสารกึ่งตัวนำชนิดเอ็นแบบเรกติไฟรีในขณะสมดุล - ความร้อน.....	7
2.4 การให้ไบอัสแก่รอยสัมผัสซีดกี.....	9
2.4.1 การให้ไบอัสตรง.....	9
2.4.2 การให้ไบอัสย้อนกลับ.....	10
2.4.3 กราฟคุณสมบัติกระแสและแรงดันของรอยสัมผัสซีดกี.....	11
2.5 ทฤษฎีการไหลของกระแสในรอยสัมผัสระหว่างโลหะและสารกึ่งตัวนำ.....	12
2.6 การวัดค่าความสูงของกำแพงศักย์.....	14
2.7 ทฤษฎีซินเฟต.....	14

เอกสารนี้เป็นทรัพย์สินทางปัญญาที่สงวนลิขสิทธิ์ไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7.1 โครงสร้างและหลักการทำงานพื้นฐาน	16
2.7.2 การวิเคราะห์การทำงาน	18
2.8 แลทซ์-อ็อป	20
2.9 แรงดันพ้งทลายของทรานซิสเตอร์แบบเบสเปิด	22
2.10 การแพร่สารเจือ	23
2.10.1 Predeposition	24
2.10.2 การขับลึก	27
บทที่ 3 การออกแบบซินเฟต	29
3.1 การเลือกแผ่นผลึกเริ่มต้น	29
3.2 การออกแบบรอยสัมผัสขั้วที่ระหว่างอลูมิเนียมและซิลิคอนชนิดเอ็น	29
3.3 การออกแบบโครงสร้างซินเฟตในแนวระนาบ	31
3.4 การออกแบบเพื่อศึกษาผลของความกว้างของชั้น N-drift	32
3.5 การออกแบบเพื่อศึกษาผลของความกว้างของเกทออกไซด์	32
3.6 การออกแบบเพื่อศึกษาผลของความกว้างของช่องทางเดินกระแส	33
3.7 การออกแบบและสร้างกระจกต้นแบบของรอยสัมผัสขั้ว	34
3.8 การออกแบบและสร้างกระจกต้นแบบของซินเฟต	36
บทที่ 4 กระบวนการสร้างซินเฟต	41
4.1 กระบวนการสร้างสารกึ่งตัวนำแบบพลานาร์	41
4.1.1 การปลูกผลึกซิลิคอน	42
4.1.1.1 วิธีโซคราลสกี	42
4.1.1.2 วิธีโฟลตโซน	43
4.1.2 กระบวนการออกซิเดชัน	44
4.1.3 กระบวนการโฟโวลติโทกราฟี	45
4.1.4 กระบวนการแพร่สารเจือ	46
4.1.5 กระบวนการสร้างลวดลายโลหะ	46
4.2 กระบวนการสร้างรอยสัมผัสขั้วที่มาตรฐาน	47
4.3 รายละเอียดขั้นตอนกระบวนการสร้างรอยสัมผัสขั้ว	50
4.4 กระบวนการสร้างซินเฟตมาตรฐาน	53

เอกสารนี้เป็น 4.5 รายละเอียดขั้นตอนกระบวนการสร้างซินเฟตฉบับนี้ไม่อนุญาตให้นำไปใช้ประโยชน์ 57 การค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5 การทดลอง ผลการทดลองและวิเคราะห์ผลการทดลอง	62
5.1 การศึกษากระบวนการสร้างรอยสัมผัสข้อต่อกักรอยสัมผัสระหว่าง - อลูมิเนียมและซิลิคอนชนิดเอ็น	62
5.1.1 การเลือกเวลาในการขึ้นเตอรริงของรอยสัมผัส	62
5.1.2 ผลการทดลองคุณสมบัติกระแส-แรงดันของรอยสัมผัสที่ขึ้นเตอรริง - ที่อุณหภูมิต่างๆ	63
5.1.3 ค่าความสูงของกำแพงศักย์ของรอยสัมผัสที่ขึ้นเตอรริงที่อุณหภูมิต่างๆ - จากการวัดกระแส-แรงดัน	65
5.2 การตรวจสอบรอยสัมผัสข้อต่อกัในซินเฟต	67
5.3 การทดสอบโครงสร้างเรขาคณิตพื้นฐานของซินเฟต	70
5.3.1 การวัดคุณสมบัติทางไฟฟ้าของรอยต่อพี-เอ็นในซินเฟต	70
5.3.2 การทดสอบการทำงานของซินเฟตในลักษณะของทรานซิสเตอร์	73
5.3.3 การศึกษาผลของการฉีดประจุพาหะส่วนน้อยต่อความสามารถใน - การนำกระแสของซินเฟต	76
5.4 การศึกษาผลของชั้น N-drift ที่มีต่อความสามารถในการนำกระแสของซินเฟต	78
5.4.1 ผลของความกว้างของชั้น N-drift ที่มีต่อกระแสอาโนด	79
5.4.2 ผลของความกว้างของชั้น N-drift ที่มีต่อค่าทรานคอนดักแตนซ์	81
5.4.3 ผลของความกว้างของชั้น N-drift ที่มีต่อค่าความต้านทานในสภาวะ - นำกระแส	82
5.5 การศึกษาผลของความกว้างของเกทออกไซด์ต่อความสามารถในการนำ - กระแสของซินเฟต	84
5.5.1 ผลของความกว้างของเกทออกไซด์ที่มีต่อกระแสอาโนด	85
5.5.2 ผลของความกว้างของเกทออกไซด์ที่มีต่อค่าทรานคอนดักแตนซ์	86
5.5.3 ผลของความกว้างของเกทออกไซด์ที่มีต่อความต้านทานในสภาวะ - นำกระแส	87
5.6 การศึกษาความกว้างของช่องทางเดินกระแสต่อความสามารถในการนำ - กระแสของซินเฟต	88
5.6.1 ผลของความกว้างของช่องทางเดินกระแสที่มีต่อกระแสอาโนด	89
5.6.2 ผลของความกว้างของเกทออกไซด์ต่อค่าทรานคอนดักแตนซ์	90
5.6.3 ผลของความกว้างของเกทออกไซด์ที่มีต่อความต้านทานในสภาวะ - นำกระแส	91

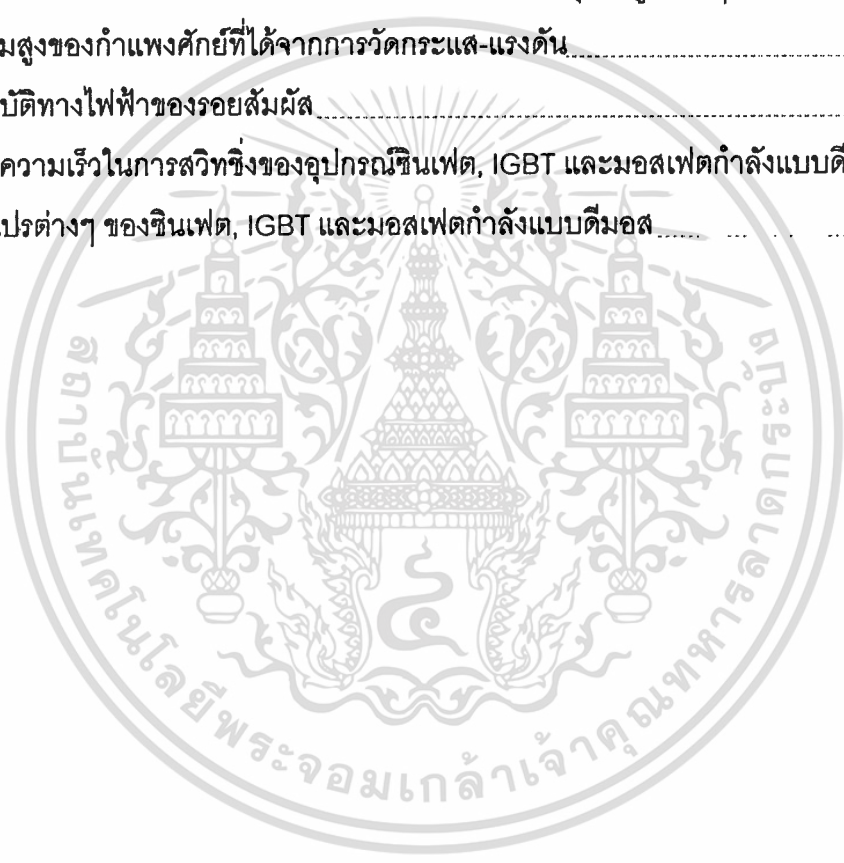
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.7 การศึกษาปรากฏการณ์แลตซ์-อ็อปในอุปกรณ์ซินเฟต	92
5.7.1 การศึกษาผลของความกว้างของชั้น N-drift ต่อกระแสแลตซ์-อ็อป - ในซินเฟต	92
5.7.2 การศึกษาผลของความกว้างของช่องทางเดินกระแสต่อกระแสแลตซ์-อ็อป - ในซินเฟต	94
5.7.3 การศึกษาผลของความเข้มข้นของชั้น P-base ต่อกระแสแลตซ์-อ็อป ในซินเฟต	95
5.7.4 การเปรียบเทียบกระแสแลตซ์-อ็อปในซินเฟตและ IGBT	97
5.8 การศึกษาความเร็วในการสวิตชิงของซินเฟต	99
5.9 การเปรียบเทียบคุณสมบัติทางไฟฟ้าของอุปกรณ์ซินเฟต, IGBT และ - มอสเฟตกำลังแบบดีมอส	102
บทที่ 6 สรุปและวิจารณ์ผลการทดลอง	105
เอกสารอ้างอิง	108
ภาคผนวก ก	110
1. ค่าคงที่ทางฟิสิกส์	110
2. คุณสมบัติของซิลิคอนไดออกไซด์	110
3. คุณสมบัติของซิลิคอน	111
ภาคผนวก ข อุปกรณ์ที่ใช้ในกระบวนการสร้างซินเฟต	112
ประวัติผู้เขียน	116

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
1.1 ตารางเปรียบเทียบคุณสมบัติของอินเฟต, IGBT และมอสเฟตกำลังแบบดีมอส	3
2.1 สารประกอบแหล่งกำเนิดสารเจือ	26
4.1 กระบวนการสร้างรอยสัมผัสขีตที่แผ่นผลึกฐานรองซิลิคอน	48
4.2 กระบวนการสร้างอินเฟตแผ่นผลึกฐานรองซิลิคอน	54
5.1 ปริมาณของกระแสของรอยสัมผัสที่ได้รับการขึ้นเตอริง ที่อุณหภูมิต่างๆ	65
5.2 ค่าความสูงของกำแพงศักย์ที่ได้จากการวัดกระแส-แรงดัน	66
5.3 คุณสมบัติทางไฟฟ้าของรอยสัมผัส	69
5.4 ผลของความเร็วในการสวิตชิงของอุปกรณ์อินเฟต, IGBT และมอสเฟตกำลังแบบดีมอส	101
5.5 ค่าตัวแปรต่างๆ ของอินเฟต, IGBT และมอสเฟตกำลังแบบดีมอส	103



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่	หน้า
1.1 โครงสร้างอย่างง่ายของอุปกรณ์ซินเฟต, IGBT และมอสเฟตกำลังแบบดีมอส	2
(ก) ซินเฟตที่รอยสัมผัสระหว่างอลูมิเนียมขั้ว A กับสารกึ่งตัวนำส่วน N-drift จะเป็นรอยสัมผัสแบบช็อดกี	2
(ข) IGBT ที่ขั้ว C เป็นรอยต่อระหว่างสารกึ่งตัวนำส่วน P ⁺ กับ N-drift	2
(ค) มอสเฟตกำลังแบบดีมอสที่ขั้ว D เป็นรอยต่อระหว่างสารกึ่งตัวนำส่วน N ⁺ กับ N-drift	2
2.1 แถบพลังงานของโลหะและสารกึ่งตัวนำก่อนการสัมผัสกัน	7
2.2 แถบพลังงานของโลหะและสารกึ่งตัวนำชนิดเอ็นภายหลังจากการสัมผัส	8
2.3 รอยสัมผัสโลหะ-สารกึ่งตัวนำชนิดเอ็น	9
(ก) การให้ไบอัสตรงแก่รอยสัมผัส	9
(ข) ระดับแถบพลังงานเมื่อได้รับไบอัสตรง	9
2.4 รอยสัมผัสโลหะ-สารกึ่งตัวนำชนิดเอ็น	10
(ก) การให้ไบอัสย้อนกลับแก่รอยต่อ	10
(ข) ระดับแถบพลังงานเมื่อได้รับไบอัสย้อนกลับ	10
2.5 กราฟแสดงความสัมพันธ์ระหว่างกระแสและแรงดันของรอยสัมผัสช็อดกี	11
2.6 การหาค่าแรงดัน V_{bi} ของรอยสัมผัสแบบช็อดกีจากกราฟคุณสมบัติกระแสและแรงดันที่มัลติพลีตเป็นกราฟในเทอมลอการิทึมของกระแส	11
2.7 กลไกในการนำกระแสของรอยสัมผัสแบบช็อดกี ขณะได้รับแรงดันไบอัสตรง	12
2.8 การหาค่า J_s จากกราฟความสัมพันธ์ระหว่างความหนาแน่นกระแสและแรงดัน	14
2.9 โครงสร้างภาคตัดขวางของซินเฟต	15
(ก) ซินเฟต (SINFET)	15
(ข) ไบโพลาร์ทรานซิสเตอร์ที่มีเกตเป็นฉนวน (IGBT)	15
(ค) มอสเฟตกำลังแบบดีมอส (DMOSFET)	16
2.10 วงจรสมมูลอย่างง่ายของซินเฟตแบบพลาแนรี	16
2.11 การให้แรงดันไบอัสกับซินเฟต เพื่อให้ทำงานในสภาวะปิดกั้นย้อนกลับ	17
2.12 การให้แรงดันไบอัสกับซินเฟต เพื่อให้ทำงานในสภาวะปิดกั้นไปหน้า	17
2.13 การให้แรงดันไบอัสกับซินเฟต เพื่อให้ทำงานในสภาวะนำกระแสไปหน้า	18
2.14 คุณสมบัติของความสัมพันธ์ระหว่างกระแสและแรงดันของซินเฟต	20
2.15 ภาพตัดขวางของซินเฟต ที่แสดงแบบจำลองแบบมอสเฟต/ไบโพลาร์ทรานซิสเตอร์	21

สารบัญญรูป(ต่อ)

รูปที่	หน้า
2.16 แรงดันพังทลายของโครงสร้างทรานซิสเตอร์แบบเบสเปิด	22
2.17 กราฟความสัมพันธ์ระหว่างค่า Solid Solubility ของสารเจือต่างๆ ในซิลิคอน	25
2.18 กราฟความสัมพันธ์ระหว่างสัมประสิทธิ์การแพร่ของอะตอมสารเจือต่างชนิด - ในแผ่นผลึกซิลิคอนกับอุณหภูมิ	25
2.19 กราฟนอร์มอลไลน์เพื่อหาการกระจายของสารเจือทั้งแบบ erfc และ Guassian	26
2.20 การกระจายความหนาแน่นอะตอมสารเจือหลังจากการ Predeposition และการขับลึก	28
3.1 โครงสร้างแบบพลาแนรีของรอยสัมผัสขั้วตักที่ระหว่างอลูมิเนียมกับซิลิคอนชนิดเอ็น	30
3.2 โครงสร้าง N ⁺ -P-N-Al ในแนวระนาบของซินเฟต	31
3.3 ซินเฟตโครงสร้างแบบพลาแนรี ที่ใช้ศึกษาความกว้างของชั้น N-drift ที่เหมาะสม	32
3.4 ซินเฟตโครงสร้างแบบพลาแนรี ที่ใช้ศึกษาความกว้างของเกทออกไซด์ที่เหมาะสม	33
3.5 ซินเฟตโครงสร้างแบบพลาแนรี ที่ใช้ศึกษาความกว้างของช่องทางเดินกระแส	34
3.6 ลวดลายทั้งหมดของรอยสัมผัสขั้วตักโครงสร้างแบบพลาแนรีบนกระดาศกราฟไฟ	35
3.7 ฟิล์มกระจกที่ออกแบบใช้สำหรับการสร้างรอยสัมผัสขั้วตักโครงสร้างแบบพลาแนรี	35
(ก) ฟิล์มกระจกสำหรับสร้างชั้น N ⁺	35
(ข) ฟิล์มกระจกสำหรับเปิดช่องสัมผัสโลหะ	36
(ค) ฟิล์มกระจกสำหรับสร้างขั้วสัมผัสโลหะ	36
3.8 ลวดลายทั้งหมดของซินเฟตโครงสร้างแบบพลาแนรีบนกระดาศกราฟไฟ	37
3.9 ฟิล์มกระจกที่ออกแบบใช้สำหรับการสร้างซินเฟตโครงสร้างแบบพลาแนรี	37
(ก) ฟิล์มกระจกสำหรับสร้างชั้น P-base	37
(ข) ฟิล์มกระจกสำหรับสร้างชั้น N ⁺ -Cathode	37
(ค) ฟิล์มกระจกสำหรับสร้างเกทออกไซด์	38
(ง) ฟิล์มกระจกสำหรับเปิดช่องสัมผัสโลหะ	38
(จ) ฟิล์มกระจกสำหรับสร้างขั้วสัมผัสโลหะ	38
3.10 การออกแบบลวดลายต้นแบบลงบนกระดาศกราฟไฟ	39
3.11 การตัดลวดลายต้นแบบบนแผ่นโพลีเอสเตอร์ด้วยเครื่องไมโครคัตเตอร์	39
3.12 แผ่นโพลีเอสเตอร์ต้นแบบที่ตัดเสร็จแล้ว	39
3.13 กระจกต้นแบบที่พร้อมสำหรับกระบวนการสร้างอุปกรณ์ซินเฟต	40

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญญรูป(ต่อ)

รูปที่	หน้า
4.1 ชั้นตอนพื้นฐานของกระบวนการสร้างแบบพลาแนร์.....	41
(ก) ผลึกซิลิคอนชนิด N	41
(ข) ออกซิเดชัน	41
(ค) โฟโตลิโทกราฟี	41
(ง) การแพร่สารเจือ	41
(จ) การสร้างลวดลายโลหะ	42
4.2 การปลูกผลึกแบบไซคราลสกี	42
4.3 การปลูกผลึกแบบเฟลตไซน	43
4.4 กระบวนการโฟโตลิโทกราฟี	45
4.5 กระบวนการสร้างทั้งหมดของรอยสัมผัสขีตึก	47
4.6 กระบวนการสร้างรอยสัมผัสขีตึกโครงสร้างแบบพลาแนร์และกระจกต้นแบบ	49
4.7 กระบวนการสร้างทั้งหมดของอุปกรณ์ซินเพด	54
4.8 กระบวนการสร้างซินเพดโครงสร้างแบบพลาแนร์และกระจกต้นแบบ	56
5.1 การวัดกระแส-แรงดันและค่าประจุไฟฟ้าของรอยสัมผัสระหว่างอลูมิเนียมและ - ซิลิคอนชนิดเอ็น	62
5.2 ความสัมพันธ์ของกระแส-แรงดันของรอยสัมผัสที่ซินเตอร์ริง ที่อุณหภูมิ 300 °C - เวลา 5 และ 15 นาที	63
5.3 ความสัมพันธ์กระแส-แรงดันของรอยสัมผัสที่ซินเตอร์ริง ที่อุณหภูมิต่างๆ ขณะได้รับ - แรงดันไบอัสตรง	64
5.4 ความสัมพันธ์กระแส-แรงดันของรอยสัมผัสที่ซินเตอร์ริง ที่อุณหภูมิต่างๆ ขณะได้รับ - แรงดันไบอัสกลับ	64
5.5 คุณลักษณะระหว่างความหนาแน่นกระแส-แรงดันของชิ้นงานที่ซินเตอร์ริงที่ - อุณหภูมิต่างๆ	66
5.6 ค่าความสูงของกำแพงศักย์ซึ่งวัดจากกระแส-แรงดันของรอยสัมผัสที่ผ่านการ - ซินเตอร์ริง ณ อุณหภูมิต่างๆ	67
5.7 ภาพตัดขวางของรอยสัมผัสขีตึก โครงสร้างแบบพลาแนร์	68
5.8 ภาพตัดขวางของรอยต่อพี-เอ็น โครงสร้างแบบพลาแนร์	68
5.9 กราฟความสัมพันธ์ระหว่างกระแสและแรงดันของรอยสัมผัสขีตึกขณะได้รับไบอัสตรง	69

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อใช้ในการเรียนการสอนและเพื่อเผยแพร่ความรู้ทางวิชาการแก่
 ใม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

รูปที่	หน้า
5.10 กราฟความสัมพันธ์ระหว่างกระแสและแรงดันของรอยต่อพี-เอ็นขณะได้รับไบอัสตรง	69
5.11 กราฟคุณสมบัติ I-V ของรอยต่อพี-เอ็นระหว่าง N-drift กับอลูมิเนียม	71
5.12 กราฟคุณสมบัติ I-V ของรอยต่อพี-เอ็นระหว่าง P-base กับ N-drift.....	71
5.13 กราฟคุณสมบัติ I-V ของรอยต่อพี-เอ็นระหว่าง N ⁺ -Cathode กับ P-base.....	72
5.14 ภาพถ่ายด้านบนของชิปเฟดโครงสร้างแบบพลาแนร์ที่มีความกว้างของชั้น N-drift - เท่ากับ 120 μm	73
5.15 ภาพตัดขวางและลวดลายด้านบนของอุปกรณ์ชิปเฟดโครงสร้างแบบพลาแนร์.....	74
5.16 กราฟความสัมพันธ์ระหว่างกระแสเอาโนดกับแรงดันเอาโนด-คาโทด.....	74
5.17 แรงดันขีดเริ่ม V_T	75
5.18 กระแสรั่วไหล.....	75
5.19 แรงดันปิดกั้นไปหน้า.....	75
5.20 กราฟความสัมพันธ์ระหว่างกระแสเอาโนดกับแรงดันเอาโนด-คาโทดของชิปเฟด.....	77
5.21 กราฟความสัมพันธ์ระหว่างกระแสคอลเลคเตอร์กับแรงดันคอลเลคเตอร์-อิมิตเตอร์ - ของ IGBT.....	77
5.22 กราฟความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเดรน-ซอสของมอสเฟตกำลังแบบ - ดีมอส.....	78
5.23 กราฟความสัมพันธ์ระหว่างกระแสเอาโนดในช่วงอิมิตต์กับความกว้างของชั้น N-drift - ที่ $V_G = 3.5 \text{ V}$ และ $V_{AK} = 10 \text{ V}$	80
5.24 กราฟความสัมพันธ์ระหว่างค่าทรานคอนดักแตนซ์กับค่าความกว้างของชั้น N-drift - ที่ $V_{AK} = 10 \text{ V}$..	82
5.25 กราฟความสัมพันธ์ระหว่างค่าความต้านทานในสภาวะนำกระแสกับค่าความกว้าง - ของชั้น N-drift ที่ $V_G = 3.5 \text{ V}$..	83
5.26 กราฟความสัมพันธ์ระหว่างกระแสเอาโนดในช่วงอิมิตต์กับความกว้างของเกตออกไซด์ ที่ $V_G = 3.5 \text{ V}$ และ $V_{AK} = 10 \text{ V}$..	85
5.27 กราฟความสัมพันธ์ระหว่างค่าทรานคอนดักแตนซ์กับค่าความกว้างของเกตออกไซด์ - สำหรับชิปเฟด ที่ $V_{AK} = 10 \text{ V}$..	86
5.28 กราฟความสัมพันธ์ระหว่างค่าความต้านทานในสภาวะนำกระแสกับค่าความกว้าง - ของเกตออกไซด์ ที่ $V_G = 3.5 \text{ V}$..	87

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับอาจารย์งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

รูปที่	หน้า
5.29 กราฟความสัมพันธ์ระหว่างกระแสไอโอดในช่วงอิมิตต์กับค่าความกว้างของช่องทางเดินกระแส ที่ $V_G = 3.5 \text{ V}$ และ $V_{AK} = 10 \text{ V}$	90
5.30 กราฟความสัมพันธ์ระหว่างค่าทรานคอนดักแตนซ์กับค่าความกว้างของช่องทางเดินกระแสสำหรับซินเฟต ที่ $V_{AK} = 10 \text{ V}$	91
5.31 กราฟความสัมพันธ์ระหว่างค่าความต้านทานในสภาวะนำกระแสกับกับค่าความกว้างของช่องทางเดินกระแส ที่ $V_G = 3.5 \text{ V}$	92
5.32 (ก) ลักษณะกราฟความสัมพันธ์ระหว่าง I_A กับ V_{AK} ของซินเฟตขณะเกิดแลทซ์-อ็อฟ	93
(ข) วงจรสมมูลแสดงทิศทางการไหลของกระแสไอโอด ขณะเกิดแลทซ์-อ็อฟ	93
5.33 กราฟความสัมพันธ์ระหว่างความกว้างของชั้น N-drift กับ กระแสที่ทำให้เกิดปรากฏการณ์แลทซ์-อ็อฟ	94
5.34 กราฟความสัมพันธ์ระหว่างความกว้างของช่องทางเดินกระแสกับกระแสที่ทำให้เกิดปรากฏการณ์แลทซ์-อ็อฟ	95
5.35 กราฟความสัมพันธ์ระหว่างความเข้มข้นของชั้น P-base กับ กระแสที่ทำให้เกิดปรากฏการณ์แลทซ์-อ็อฟ	96
5.36 กราฟความสัมพันธ์ระหว่างความกว้างของชั้น N-drift กับกระแสที่ทำให้เกิดปรากฏการณ์แลทซ์-อ็อฟของซินเฟตและ IGBT	97
5.37 กราฟความสัมพันธ์ระหว่างความกว้างของช่องทางเดินกระแสกับกระแสที่ทำให้เกิดปรากฏการณ์แลทซ์-อ็อฟของซินเฟตและ IGBT	98
5.38 กราฟความสัมพันธ์ระหว่างความเข้มข้นของชั้น P-base กับกระแสที่ทำให้เกิดปรากฏการณ์แลทซ์-อ็อฟของซินเฟตและ IGBT	98
5.39 (ก) วงจรวัดการตอบสนองของสัญญาณไฟฟ้ารูปสี่เหลี่ยม	99
(ข) สัญญาณไฟฟ้ารูปสี่เหลี่ยมที่ใช้วัดค่า t_r , t_f , $t_{d(on)}$ และ t_{sig}	99
5.40 สัญญาณ input และ output (inverse) ของอุปกรณ์ IGBT ที่วัดโดย $V_{AK} = 10 \text{ V}$	100
5.41 สัญญาณ input และ output (inverse) ของอุปกรณ์ซินเฟต ที่วัดโดย $V_{CE} = 10 \text{ V}$	100
5.42 สัญญาณ input และ output (inverse) ของอุปกรณ์มอสเฟตกำลังแบบดีมอส ที่วัดโดย $V_{DS} = 10 \text{ V}_{os}$	100

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญญรูป(ต่อ)

รูปที่	หน้า
5.43 เปรียบเทียบโครงสร้างระหว่างซิงเฟต , IGBT และมอสเฟตกำลังแบบดีมอส	102
(ก) ซิงเฟต	102
(ข) IGBT	102
(ค) มอสเฟตกำลังแบบดีมอส	103



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญลักษณ์

สัญลักษณ์	ความหมาย	หน่วย
C_{ox}	ความจุไฟฟ้าของออกไซด์	A/cm^2
D_a	สัมประสิทธิ์การแพร่	cm^2/s
D_1	สัมประสิทธิ์การแพร่ใน Predeposition	cm^2/s
D_2	สัมประสิทธิ์การแพร่ใน drive-in	cm^2/s
$2d$	ความกว้างของชั้น N-base ที่แรงดันปิดกั้นสูงสุด	μm
$erfc$	องค์ประกอบของฟังก์ชันคลาดเคลื่อน	-
f_T	ความถี่คัท-ออฟ	MHz
g_{msat}	ค่าทรานคอนดักแตนซ์ในช่วงอิ่มตัว	$m\Omega^{-1}$
I_E	กระแสอิมิตเตอร์	A
I_e	กระแสที่เกิดจากการไหลของอิเล็กตรอน	A
I_h	กระแสที่เกิดจากการไหลของโฮล	A
$J_{F,PIN}$	ความหนาแน่นกระแสพี-ไอ-เอ็น	A/cm^2
k	ค่าคงที่ของโบล์ซมันต์	J/k
L	ความยาวของช่องทางเดินกระแส	μm
L_a	ระยะการแพร่	μm
L_p	ระยะการแพร่ของประจุพาหะส่วนน้อย	μm
l	ความกว้างของบริเวณปลอดประจุพาหะในชั้น N-base	μm
N_A	ความหนาแน่นอะตอมสารเจือผู้รับ	cm^{-3}
N_{BG}	ความหนาแน่นอะตอมสารเจือฐานรอง	cm^{-3}
N_D	ความหนาแน่นอะตอมสารเจือผู้ให้	cm^{-3}
N_i	ความหนาแน่นอะตอมสารเจืออินทรินซิก	cm^{-3}
N_0	ค่า solid solubility ของสารเจือ	cm^{-3}
Q	ความหนาแน่นอะตอมสารเจือทั้งหมด	cm^{-3}
q	ค่าประจุไฟฟ้าของอิเล็กตรอน	C
R_{ON}	ค่าความต้านทานในสภาวะนำกระแส	Ω
R_p	ค่าความต้านทานในชั้น N-base	Ω
T	อุณหภูมิสัมบูรณ์	K

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของภาควิชาวิศวกรรมไฟฟ้าเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 t₁ เวลาในการ deposition s
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญลักษณ์	ความหมาย	หน่วย
t_2	เวลาในการขับเคลื่อน	s
V_{BV}	แรงดันพังทลาย	V
V_{CV}	แรงดันคอลเลคเตอร์-อิมิตเตอร์	V
V_F	แรงดันตกคร่อม IGBT	V
$V_{F, MOS}$	แรงดันตกคร่อมโครงสร้างแผ่นมอสเฟตใน IGBT	V
$V_{F, PIN}$	แรงดันตกคร่อมโครงสร้างแผ่นพี-ไอ-เอ็นใน IGBT	V
V_G	แรงดันไบอัสที่ขั้วเกต	V
V_m	แรงดันปิดกั้นสูงสุด	V
V_T	แรงดันขีดเริ่ม	V
W	ความกว้างของช่องทางเดินกระแส	μm
W_N	ความกว้างของบริเวณไม่ปลอดประจุพาหะในชั้น N-base	μm
W_R	ความยาวของเซลล์เชิงเส้น	μm
X	ระยะลึกในแผ่นซิลิคอน	μm
X_j	ความลึกของรอยต่อ	μm
X_{jn}	ความลึกของรอยต่อ N ⁺ -emitter	μm
X_{jp}	ความลึกของรอยต่อ P-base	μm
X_{jp+}	ความลึกของรอยต่อ P ⁺ -collector	μm
ϵ_s	ค่าคงที่ได้ไอเลคตริกของสารกึ่งตัวนำ	-
α_{PNP}	อัตราการขยายกระแสของไบโพลาร์ทรานซิสเตอร์ PNP	-
ρ_{exp}	พิกัดความต้านทานจากการทดลอง	$\Omega\text{-cm}$
μ_n	ความคล่องตัวของอิเล็กตรอน	$\text{cm}^2/\text{V-s}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ศัพท์เทคนิค

กระจกต้นแบบ	photo mask
กระบวนการเก็บบรรจุสารกึ่งตัวนำ	assembly process
กระบวนการไซคโลสกี	Czochralski process
กระบวนการฟลอตโซน	Float zone process
กระบวนการโฟโวลิตโกราฟี	photolithography process
กระบวนการสร้างลวดลายโลหะ	metalization process
กระบวนการสร้างในแนวระนาบ	Planar process
กระบวนการออกซิเดชัน	oxidation process
กระบวนการออกซิเดชันแบบชื้น	wet oxidation process
กระบวนการออกซิเดชันแบบแห้ง	dry oxidation process
กระบวนการอิพิทากซี	Epitaxy process
กระแสแลตชิ่ง	latching current
กระแสรั่วไหล	leakage current
การกัด	etching
การฉีดประจุพาหะส่วนน้อย	minority carrier injection
การตอบสนองของความถี่	frequency response
การติดชิพ	die bonding
การตัดแยกชิพ	scribing
การปรับตำแหน่ง	alignment
การฉนึกฝา	encapsulate
การมอดูเลตสภาพนำ	conductivity modulation
การรวมตัว	recombination
การเชื่อมลวด	wire bonding
การแพร่สารเจือด้วยความร้อน	thermal diffusion
ความกว้างของช่องทางเดินกระแส	channel width
ความคล่องตัว	mobility
ความต้านทานในสภาวะนำกระแส	on-resistance
ความถี่คัท-ออฟ	cut-off frequency
ความยาวของช่องทางเดินกระแส	channel length

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับอาจารย์ใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความหนาแน่นกระแส	current density
ความหนาแน่นกระแสไปหน้า	forward conduction current density
ความเร็วในการสวิตชิง	switching speed
คาบเริ่มต้น	initial period
เครื่องบันทึก XY	XY recorder
โครงสร้างแบบสมมาตร	symmetry structure
โครงสร้างแบบไม่สมมาตร	asymmetry structure
โครงสร้างแฝง P-N-P-N แบบไทรสเตอร์	parasitic P-N-P-N Thyristor
โครงสร้างในแนวตั้ง	vertical structure
โครงสร้างในแนวระนาบ	lateral structure
ช่วงอายุ	lifetime
ช่วงอิ่มตัว	saturation region
ช่วงเชิงเส้น	linear region
ชั้นนำ	conduction layer
เซลล์เชิงเส้น	linear cell
ตัดกระแส	turn-off
ตัวประกอบการคูณ	multiplication factor
แถบพลังงานต้องห้าม	forbidden band
ทรานสคอนดักแตนซ์	transconductance
ไทรสเตอร์	Thyristor
ไทรสเตอร์ที่มีเกตแบบมอส	MOS Gate Thyristor
นำกระแส	turn-on
บริเวณปลอดประจุพาหะ	depletion region
บริเวณไม่ปลอดประจุพาหะ	undepletion region
เบสทรานสปอร์ตแฟคเตอร์	base transport factor
ไบโพลาร์ทรานซิสเตอร์	Bipolar transistor
ไบโพลาร์ทรานซิสเตอร์ที่มีเกตเป็นฉนวน	Insulated Gate Bipolar transistor
ประจุพาหะส่วนน้อย	minority carrier
แผ่นผลึก	crystal wafer
พี-ไอ-เอ็น เรกติไฟเออร์	P-i-N rectifier
พี-ไอ-เอ็น ไดโอด	P-i-N diode

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฟิลดริง	field ring
ฟิล์มบาง	thin film
มอสควบคุมไทรสเตอร์	MOS controlled Thyristor
มอสเพตกำลัง	Power MOSFET
รอยสัมผัสแบบโห้มมิก	Ohmic contact
ระดับความหนาแน่นอะตอมสารเจือพื้นฐาน	background doping level
ระยะการแพร่	diffusion length
ระยะหาง	tail
แรงดันขีดเริ่ม	threshold voltage
แรงดันพังทลายแบบพังก์-ทรู	punch-through breakdown
แรงดันพังทลายแบบอะวาลานซ์	avalanche breakdown
แลทซ์-อัป	latch-up
แลททิซ	lattice
วงจรรีบ	drive circuit
วงจรรวมกำลัง	Power IC
ศูนย์กลางการรวมตัว	recombination center
สถานะนำกระแสไปหน้า	forward conducting mode
สถานะปิดกั้นไปหน้า	forward blocking mode
สถานะปิดกั้นย้อนกลับ	reverse blocking mode
สัมประสิทธิ์การแพร่	diffusion coefficient
องค์ประกอบของฟังก์ชันคลาดเคลื่อน	error function
อินทรินซิก	intrinsic
อุปกรณ์กำลังชนิดมอส-ไบโพลาร์	Power MOS-Bipolar device
อัตราขยายกระแส	current gain

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ความเป็นมาของงานวิจัย

ซินเฟต (SINFET : Schottky INjection Field Effect Transistor) [1] เป็นอุปกรณ์สารกึ่งตัวนำที่มีหลายรอยต่อประเภทหนึ่ง มีลักษณะโครงสร้างคล้ายกับ IGBT (Insulated Gate Bipolar Transistor) [2], [3] และมอสเฟตกำลังแบบดีมอส (DMOS : Double diffusion Metal Oxide Semiconductor Field Effect Transistor) [3], [4] โดยมีโครงสร้างที่เกิดจากการรวมเอาข้อดีของ IGBT, มอสเฟตกำลังแบบดีมอสและรอยสัมผัสช็อตกี (Schottky contact) [5] ไว้ด้วยกัน โดยซินเฟตมีคุณสมบัติทางไฟฟ้าที่เด่นในเรื่องของความเร็วในการสวิตชิงสูง, อินพุทอิมพีแดนซ์สูงทำให้สูญเสียกำลังทางด้านอินพุทต่ำและมีความหนาแน่นกระแสสูง เนื่องจากความต้านทานในสภาวะนำกระแสของอุปกรณ์ต่ำ ซึ่งอุปกรณ์จำพวกนี้สามารถใช้เป็นส่วนประกอบในการสร้างสวิตชิงเพาเวอร์ซัพพลาย เพื่อจ่ายกำลังงานให้แก่วงจรอิเล็กทรอนิกส์, อินเวอร์เตอร์และคอนเวอร์เตอร์

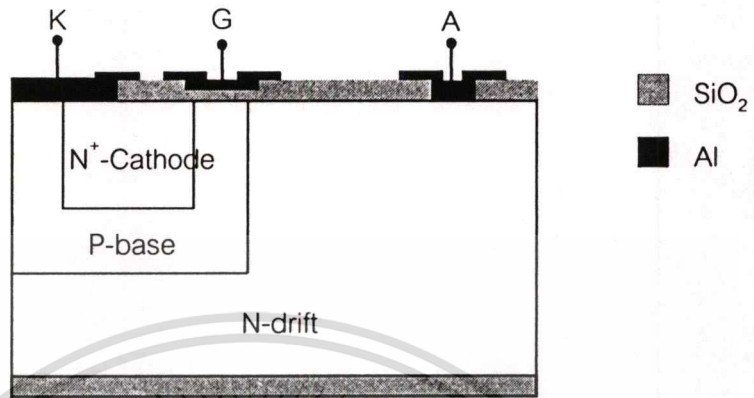
1.2 การเปรียบเทียบโครงสร้างของซินเฟต, IGBT และมอสเฟตกำลังแบบดีมอส

ในงานวิจัยนี้ได้ศึกษาซินเฟต โดยโครงสร้างทั่วไปของซินเฟตแสดงในรูปที่ 1.1 (ก) พบว่า โครงสร้างคล้ายกับโครงสร้างของ IGBT ที่แสดงในรูปที่ 1.1 (ข) จะแตกต่างกันที่ IGBT มีส่วนคอลเลคเตอร์เป็น P^+ ในขณะที่ซินเฟตเปลี่ยนเป็นช็อตกีไดโอด ทำให้มีความเร็วในการสวิตชิงสูงกว่า IGBT เพราะการทำงานของช็อตกีไดโอดเป็นการทำงานของประจุพาหะส่วนมาก ทำให้ไม่เกิดผลกระทบถึงการกำจัดประจุพาหะส่วนน้อย ในช่วงหยุดการทำงาน (Off state)

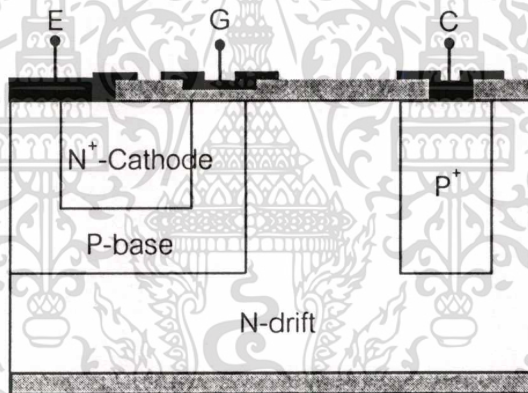
ซินเฟตประกอบด้วย 4 ชั้นของ N^+ -Cathode (เอ็น⁺-คาโธด), P-base (พี-เบส), N-drift (เอ็น-ดริฟท์) และ Schottky-Anode (ช็อตกี-อานอด) ดังนั้นซินเฟตจึงมีโครงสร้าง N-P-N-P แบบไทรสเตอร์ที่ประกอบด้วยทรานซิสเตอร์ 2 ตัวต่อกันแบบรีเจนเนอเรทีฟฟีดแบค (Regenerative feedback) และเพื่อป้องกันการทำงานในโหมดของไทรสเตอร์ [5] ดังนั้น N-P-N ทรานซิสเตอร์ตัวล่างจะไม่ทำงาน เหลือเพียง P-N-P ทรานซิสเตอร์ตัวบนเท่านั้นที่ทำงาน ดังแสดงในโครงสร้างอย่างง่ายในรูปที่ 1.1

โครงสร้างของซินเฟตจะมีโครงสร้างแบบพลาแนร์ (Planar structure) เพื่อให้มีความเหมาะสมในการพัฒนาให้เป็นวงจรรวมและสะดวกต่อการเปลี่ยนแปลงตัวแปรทางเรขาคณิต โดยในการวิจัยนี้เลือกใช้สารกึ่งตัวนำซิลิคอนชนิดเอ็นและโลหะที่เป็นออลูมิเนียม ที่เลือกใช้สารกึ่งตัวนำในงานวิจัยนี้เป็นซิลิคอน เนื่องจากปัจจุบันซิลิคอนถูกใช้เป็นตัวตั้งพื้นฐานในการสร้างวงจรรวมและมีราคา

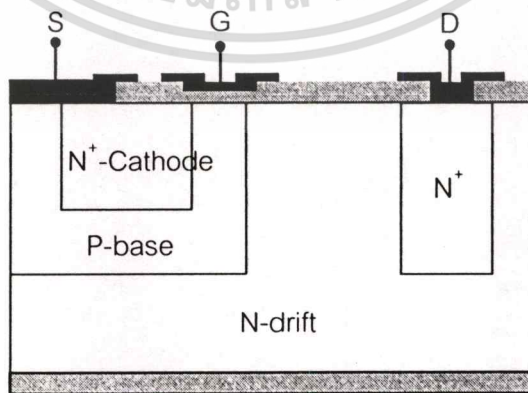
ถูก และที่เลือกใช้โลหะในงานวิจัยนี้เป็นอลูมิเนียม (Al) เนื่องจากสร้างได้ง่ายโดยใช้เครื่องเคลือบโลหะในสุญญากาศในการสร้าง ซึ่งเป็นวิธีที่ง่ายในการสร้างชั้นโลหะ อีกทั้งอลูมิเนียมยังเป็นวัสดุพื้นฐานในการสร้างวงจรรวมเหมือนกับซิลิคอน



(ก) ซินเฟต ที่รอยสัมผัสระหว่างอลูมิเนียมขั้ว A กับสารกึ่งตัวนำส่วน N-drift จะเป็นรอยสัมผัสแบบซีดก็



(ข) IGBT ที่ขั้ว C เป็นรอยต่อระหว่างสารกึ่งตัวนำส่วน P+ กับ N-drift



(ค) มอสเฟตกำลังแบบดีมอสที่ขั้ว D เป็นรอยต่อระหว่างสารกึ่งตัวนำส่วน N+ กับ N-drift

รูปที่ 1.1 โครงสร้างอย่างง่ายของอุปกรณ์ซินเฟต, IGBT และมอสเฟตกำลังแบบดีมอส
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้หาไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากลักษณะโครงสร้างของอุปกรณ์ทั้ง 3 ชนิด จะเห็นได้ว่ามีส่วนที่เหมือนกัน คือ ส่วนของโครงสร้างของมอสเฟต และส่วนของโครงสร้างที่แตกต่างกัน คือ ส่วนของขา A (ซินเฟต), ขา C (IGBT) และขา D (มอสเฟตกำลังแบบตีมอส) โดยที่ขา A ของซินเฟตจะเป็นรอยต่อระหว่างโลหะและสารกึ่งตัวนำ ซึ่งเป็นลักษณะของรอยสัมผัสชนิดกึ่งหรือรอยสัมผัสแบบเรกติไฟร์ (Rectify contact) แต่จากลักษณะโครงสร้างของมอสเฟตกำลังแบบตีมอสที่ขา D จะเป็นรอยสัมผัสแบบโอห์มมิก (Ohmic contact) และจากโครงสร้างของ IGBT ที่ขา C จะเป็นรอยสัมผัสแบบโอห์มมิก เช่นเดียวกับมอสเฟตกำลังแบบตีมอส แต่รอยสัมผัสจะเป็นรอยต่อระหว่างสารกึ่งตัวนำชนิดพีกับโลหะอลูมิเนียม ดังแสดงในรูปที่ 1.1

1.3 การเปรียบเทียบคุณสมบัติทางไฟฟ้าของซินเฟต, IGBT และมอสเฟตกำลังแบบตีมอส

จากลักษณะโครงสร้างของอุปกรณ์ทั้ง 3 แบบ จะเห็นได้ว่า โครงสร้างของซินเฟตจะมีส่วนประกอบของรอยสัมผัสชนิดกึ่งที่เพิ่มเข้าไปที่ ขา A ซึ่งเป็นรอยสัมผัสระหว่างอลูมิเนียมและสารกึ่งตัวนำชั้น N-drift สาเหตุที่ใช้โครงสร้างรอยสัมผัสชนิดกึ่งนี้ เนื่องจากว่าเป็นวิธีที่ง่ายและประหยัดค่าใช้จ่าย อีกทั้งการทำงานของรอยสัมผัสชนิดกึ่งยังเป็นการทำงานของประจุส่วนมาก ทำให้ไม่เกิดผลกระทบต่อการกำจัดประจุพาหะส่วนน้อยในช่วงหยุดการทำงานเหมือนกับรอยต่อพี-เอ็นของ IGBT ที่ขา C ดังนั้นซินเฟตจึงมีความเร็วในการสวิตชิ่งสูงกว่า IGBT และเพื่อแสดงให้เห็นถึงจุดเด่นและข้อดีของซินเฟตเมื่อเทียบกับ IGBT และมอสเฟตกำลังแบบตีมอส จึงได้เปรียบเทียบคุณสมบัติทางไฟฟ้าต่างๆ ดังแสดงในตารางที่ 1.1

ตารางที่ 1.1 ตารางเปรียบเทียบคุณสมบัติของซินเฟต, IGBT และมอสเฟตกำลังแบบตีมอส

พารามิเตอร์	ซินเฟต	IGBT	มอสเฟตกำลังแบบตีมอส
การทนกำลัง	สูง	สูง	ปานกลาง
ความต้านทานอินพุท	สูง	สูง	สูง
ความต้านทานในสภาวะนำกระแส	ต่ำ	ต่ำ	สูง
การตอบสนองความถี่	สูง	ปานกลาง	สูง
การสูญเสียกำลังด้านอินพุท	ต่ำ	ต่ำ	ต่ำ
ความเร็วในการสวิตชิ่ง	สูง	ปานกลาง	สูง

จากตารางที่ 1.1 จะเห็นว่า ซินเฟตเป็นอุปกรณ์ที่น่าสนใจมากสำหรับงานที่ต้องการกำลัง แยกและความเร็วในการสวิตชิ่งสูง ซึ่งทำให้ซินเฟตสามารถตอบสนองความถี่สูงได้ด้วย โดยสังเกตได้จากไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากคุณสมบัติในด้านต่างๆ ที่ซินเฟตรวมเอาข้อดีของทั้ง IGBT และมอสเฟตกำลังแบบดีมอสไว้ด้วยกัน คือ ความสามารถในการนำกระแสของซินเฟตจะสูงกว่ามอสเฟตกำลังแบบดีมอสและความสามารถในการสวิตช์จะสูงกว่า IGBT

1.4 วัตถุประสงค์และขอบเขตการวิจัย

วัตถุประสงค์และขอบเขตของงานวิจัย มีดังต่อไปนี้

1. ศึกษากระบวนการสร้างและคุณสมบัติทางไฟฟ้าของรอยสัมผัสช็อดกี เพื่อให้ได้เงื่อนไขที่เหมาะสมในการนำไปเป็นส่วนประกอบในการสร้างซินเฟต
2. ศึกษากระบวนการสร้างและคุณสมบัติทางไฟฟ้าของซินเฟต และทำการเปลี่ยนแปลงตัวแปรทางเรขาคณิตของซินเฟต เพื่อศึกษาผลของตัวแปรทางเรขาคณิตต่างๆ ที่มีผลต่อคุณสมบัติทางไฟฟ้าของซินเฟต โดยตัวแปรทางเรขาคณิตที่นำมาศึกษา ได้แก่ ความกว้างของชั้น N-drift, ความกว้างของเกทออกไซด์, ความกว้างของช่องทางเดินกระแสและความเข้มข้นของชั้น P-base
3. เปรียบเทียบคุณสมบัติทางไฟฟ้าของซินเฟต, IGBT และมอสเฟตกำลังแบบดีมอส เพื่อศึกษาถึงจุดเด่นของซินเฟตที่รวมข้อดีของ IGBT และมอสเฟตกำลังแบบดีมอสเข้าไว้ด้วยกัน

1.5 รายละเอียดของวิทยานิพนธ์

ในวิทยานิพนธ์ฉบับนี้ แบ่งเนื้อหาออกเป็น 6 บท โดยแต่ละบทมีรายละเอียดดังต่อไปนี้

บทที่ 1 นำเสนอถึงความเป็นมาของซินเฟตและการแจกแจงประเภทของอุปกรณ์กำลังชนิดต่างๆ ในตอนท้ายของบทจะกล่าวถึงการเปรียบเทียบข้อดีและข้อเสียระหว่างซินเฟต, IGBT และมอสเฟตกำลังแบบดีมอส

บทที่ 2 นำเสนอทฤษฎีพื้นฐานของรอยสัมผัสช็อดกีและซินเฟต เริ่มจากอธิบายโครงสร้างและหลักการทำงานพื้นฐาน โดยซินเฟตนั้นเป็นการผสมกันระหว่างโครงสร้างของไบโพลาร์ทรานซิสเตอร์กับมอสเฟต ดังนั้นทฤษฎีของซินเฟตจึงสามารถอธิบายได้โดยอาศัยทฤษฎีของโครงสร้างของทั้งสองแบบดังที่กล่าวมา จากนั้นเป็นการวิเคราะห์การทำงานของซินเฟต, ความสามารถในด้านต่างๆ ที่ทำให้ซินเฟตมีลักษณะเด่นกว่าอุปกรณ์กำลังประเภทอื่น, การเกิดปรากฏการณ์แลทซ์ฮอลล์ในซินเฟต, การตอบสนองความถี่และการอธิบายเรื่องแรงดันพังทลายในลักษณะของทรานซิสเตอร์แบบเบสเปิด

บทที่ 3 กล่าวถึงการออกแบบซินเฟต ซึ่งทำโดยอาศัยข้อมูลที่ได้จากการออกแบบและสร้าง

IGBT ที่สร้างในห้องทดลองศูนย์วิจัยอิเล็กทรอนิกส์เป็นหลัก เริ่มจากการเลือกแผ่นผลึกซิลิคอน
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เริ่มต้น, การออกแบบโครงสร้างแบบพลาแนรี, การคำนวณปริมาณอะตอมสารเจือที่แพร่และความลึกที่เกิดจากการขับลึกโดยใช้ความร้อน จากนั้นเป็นการอธิบายการทดลองออกแบบโครงสร้างของซินเฟตซึ่งคาดว่าจะเพิ่มความสามารถของซินเฟต โดยทดลองให้พารามิเตอร์บางตัวเปลี่ยนแปลงไป เช่น ความกว้างของชั้น N-drift, ความกว้างของเกตออกไซด์และความกว้างของช่องทางเดินกระแส ทำยู่สุดกล่าวถึงการออกแบบและสร้างกระจกต้นแบบ

บทที่ 4 นำเสนอกระบวนการสร้างซินเฟตซึ่งเป็นกระบวนการมาตรฐานของห้องปฏิบัติการศูนย์วิจัยอิเล็กทรอนิกส์

บทที่ 5 อธิบายการทดลองและผลการทดลอง ซึ่งเป็นผลที่ได้จากการทดลองโดยการควบคุมพารามิเตอร์บางตัวหรือการเปลี่ยนแปลงปรับปรุงโครงสร้างดังที่กล่าวไว้ในบทที่ 3 ผลการทดลองที่น่าเสนอได้แก่ เวลาและอุณหภูมิที่เหมาะสมในการซินเตอร์ริงของรอยลัมผัสซีดกี, การทดสอบรอยลัมผัสซีดกีและรอยต่อพี-เอ็น, การทดสอบโครงสร้างทางเรขาคณิตของซินเฟต, การศึกษาผลของความกว้างชั้น N-drift ที่มีต่อคุณสมบัติทางไฟฟ้าของซินเฟต, การศึกษาผลของความกว้างเกตออกไซด์ที่มีต่อคุณสมบัติทางไฟฟ้าของซินเฟต, การศึกษาผลของความกว้างของช่องทางเดินกระแสที่มีต่อคุณสมบัติทางไฟฟ้าของซินเฟต, การศึกษาปรากฏการณ์แลทซ์-อ็อปในซินเฟต, การตอบสนองความถี่ของซินเฟตและการเปรียบเทียบคุณสมบัติทางไฟฟ้าของซินเฟตกับ IGBT และมอสเฟตกำลังแบบดีมอส

บทที่ 6 นำเสนอการวิเคราะห์และสรุปผลที่ได้จากการทดลองในบทที่ 5

จากเนื้อหาทั้งหมดที่กล่าวมา ทำให้เห็นว่าซินเฟตเป็นอุปกรณ์กำลังชนิดใหม่ที่น่าสนใจชนิดหนึ่ง ซึ่งเหมาะสมที่จะนำมาใช้งานแทนอุปกรณ์กำลังแบบเก่าที่พบว่ามีข้อด้อยอยู่ สำหรับการสร้างซินเฟตในประเทศไทยนั้นยังเป็นเรื่องที่ใหม่มาก อย่างไรก็ตามเนื้อหาที่ได้นำเสนอทั้งหมดนี้ก็คงจะเพียงพอที่จะใช้เป็นข้อมูลในการออกแบบ, สร้างและพัฒนาซินเฟตโดยอาศัยเทคโนโลยีการแพร่สารเจือด้วยความร้อน ซึ่งเป็นประโยชน์ต่อทั้งในด้านการศึกษาและในทางอุตสาหกรรมต่อไป

บทที่ 2 ทฤษฎี

2.1 ทฤษฎีรอยสัมผัสชนิดขี้อตึก

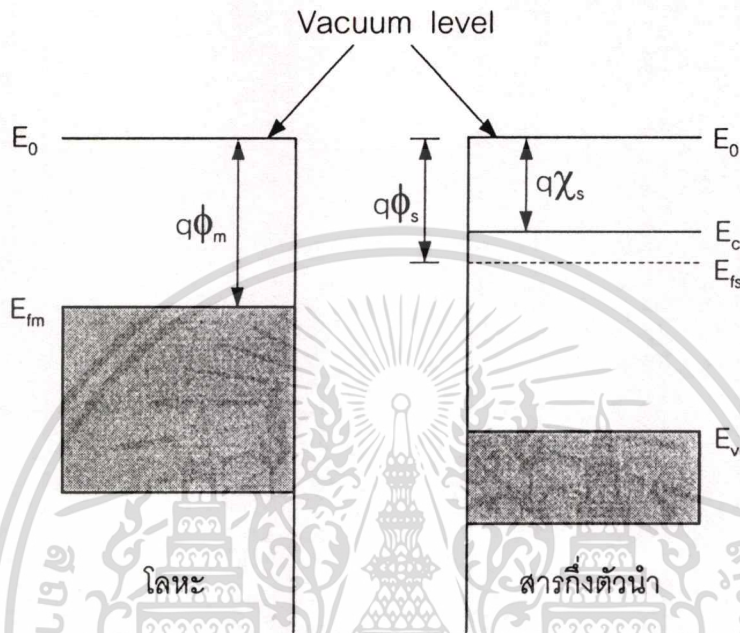
ในกรณีรอยสัมผัสระหว่างโลหะและสารกึ่งตัวนำที่เป็นไปได้มีอยู่ทั้งหมด 4 กรณีด้วยกัน ทั้งนี้เนื่องจากสารกึ่งตัวนำอาจเป็นไปได้ทั้งตัวนำชนิดเอ็นและชนิดพี และยังขึ้นกับค่าฟังก์ชันงานของโลหะ (work function : ϕ_m) ซึ่งอาจจะมีค่ามากกว่าหรือน้อยกว่าค่าฟังก์ชันงานของสารกึ่งตัวนำ (ϕ_s) อีกด้วย ในบรรดารอยสัมผัสทั้ง 4 กรณีนี้ หากเราพิจารณาถึงแถบพลังงาน (energy band diagram) ที่เกิดขึ้นจากรอยสัมผัสดังกล่าวแล้ว พบว่า จะมีอยู่ 2 กรณีที่จะทำให้รอยสัมผัสดังกล่าวเป็นรอยสัมผัสแบบโอห์มมิก (Ohmic contact) ซึ่งสามารถนำกระแสได้ทั้งสองด้าน และอีก 2 กรณีที่เหลือจะทำให้รอยสัมผัสดังกล่าวเป็นรอยสัมผัสแบบทางเดียว (rectify contact) จากลักษณะโครงสร้างของซินเพตในบทที่ 1 แสดงให้เห็นว่าโครงสร้างที่ขั้วอาโนดของซินเพตนั้นเป็นรอยสัมผัสแบบขี้อตึก ดังนั้นรายละเอียดในบทนี้จึงขอกกล่าวถึงเฉพาะรอยสัมผัสแบบเรกติไฟร์หรือแบบขี้อตึกของสารกึ่งตัวนำซิลิคอนชนิดเอ็นกับอลูมิเนียมเท่านั้น เนื่องจากเป็นส่วนประกอบที่สำคัญที่กำหนดความเร็วในการทำงานของซินเพต และสามารถสร้างได้ในห้องปฏิบัติการของศูนย์วิจัยอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

2.2 แถบพลังงานของโลหะและสารกึ่งตัวนำ

จากรูปที่ 2.1 แสดงแถบพลังงานของโลหะและสารกึ่งตัวนำชนิดเอ็นก่อนการสัมผัสกันและระบบยังไม่เข้าสู่ภาวะสมดุลทางความร้อน เมื่อเปรียบเทียบระดับพลังงานของของแข็งทั้งสอง จะเห็นว่า ระดับพลังงานอ้างอิงของสารทั้งสองมีค่าคงที่ คือ ระดับพลังงาน E_0 (Vacuum level) เป็นระดับพลังงานที่อิเล็กตรอนเป็นอิสระมีค่าพลังงานเท่ากับศูนย์ ส่วนระดับพลังงานชั้นอื่นๆ มีค่าเป็นลบ

ฟังก์ชันงาน คือ ความแตกต่างของระดับพลังงาน E_0 กับระดับพลังงานเฟอร์มิ (Fermi level) ของสารแต่ละชนิดโดยในสารกึ่งตัวนำเอ็กทรินซิก (extrinsic semiconductor) ค่าฟังก์ชันงานจะมีค่าไม่คงที่ขึ้นอยู่กับความหนาแน่นของสารเจือที่แพร่เข้าไป ส่วนค่าฟังก์ชันงานของโลหะแต่ละชนิดจะมีค่าคงที่ จากรูปที่ 2.1 ค่าฟังก์ชันของโลหะจะมีค่า $E_0 - E_m$ และสำหรับค่าฟังก์ชันงานของสารกึ่งตัวนำจะมีค่า $E_0 - E_s$

อิเล็กตรอนอาฟฟินิตี (Electron affinity : χ_s) คือ ระดับพลังงานที่ต้องการเพื่อปลดปล่อยอิเล็กตรอนจากแถบความนำเคลื่อนไปสู่ระดับพลังงานอ้างอิง (E_0) ของสารกึ่งตัวนำ จากแถบระดับพลังงานในรูปที่ 2.1 ค่า χ_s คือ ระดับความแตกต่างระหว่างระดับพลังงาน E_0 กับระดับพลังงานในชั้นความนำ E_c ในสารกึ่งตัวนำ



รูปที่ 2.1 แถบพลังงานของโลหะและสารกึ่งตัวนำก่อนการสัมผัสกัน

2.3 รอยสัมผัสระหว่างโลหะและสารกึ่งตัวนำชนิดเอ็นแบบเรกติไฟรในขณะสมดุลความร้อน

สมมติให้ $\phi_m > \phi_s$ ระดับพลังงานเฟอร์มิในสารกึ่งตัวนำจึงสูงกว่าระดับเฟอร์มิของโลหะเมื่อนำโลหะและสารกึ่งตัวนำมาสัมผัสกัน อิเล็กตรอนในสารกึ่งตัวนำซึ่งมีระดับพลังงานสูงกว่าก็จะถ่ายเทไปสู่โลหะจนเกิดความสมดุล และการถ่ายเทของประจุพาหะจากสารกึ่งตัวนำจะหยุดลงเมื่อระดับเฟอร์มิของสารทั้งสองชนิดอยู่ที่ระดับเดียวกันตลอดรอยสัมผัส ดังรูปที่ 2.2 ปรัชญาการณที่กล่าวมาอธิบายได้ว่า เนื่องจากอิเล็กตรอนจากสารกึ่งตัวนำเคลื่อนที่ผ่านรอยต่อเข้าไปทางด้านโลหะ จึงทำให้เกิดมีประจุลบขึ้นทางด้านโลหะ และเกิดมีอ็อนบวกของอะตอมสารเจือผู้ให้ที่สารกึ่งตัวนำ ทำให้เกิดมีสนามไฟฟ้าภายในชั้นที่บริเวณรอยสัมผัส ซึ่งมีทิศทางจากขวามือมาซ้ายมือ สนามไฟฟ้างกล่าวนี้มีทิศทางต่อต้านการแพร่ของอิเล็กตรอน ทำให้เกิดการโค้งงอของแถบพลังงานของสารกึ่งตัวนำที่บริเวณรอยสัมผัสกับโลหะขึ้น หรือกล่าวได้ว่าเกิดกำแพงศักย์ขึ้นเพื่อป้องกันการเคลื่อนที่ของอิเล็กตรอนไปยังโลหะ โดยความสูงของกำแพงศักย์ (Barrier height : ϕ_{bn}) สามารถหาได้จากสมการที่ 2.1 คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$q\phi_{bn} = q(\phi_m - \chi_s) \quad (2.1)$$

เมื่อ q คือ ประจุอิเล็กตรอน (C)

และแรงดันภายใน (Built-in voltage : V_{bi}) ที่เกิดขึ้นบริเวณรอยสัมผัส มีค่าเท่ากับ

$$qV_{bi} = q(\phi_m - \phi_s) \quad (2.2)$$

เมื่อ ϕ_{bn} คือ ความสูงกำแพงศักย์ (V)

V_{bi} คือ แรงดันภายใน (V)

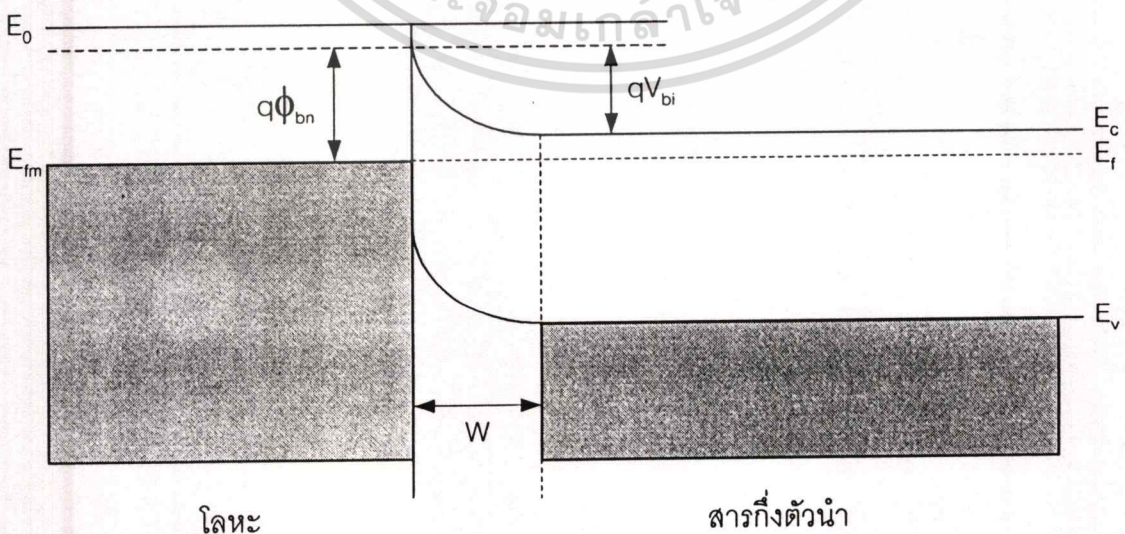
$q\phi_m$ คือ ฟังก์ชันงานของโลหะ (eV)

$q\phi_s$ คือ ฟังก์ชันงานของสารกึ่งตัวนำ (eV)

$q\chi_s$ คือ อิเล็กตรอนอาฟฟินิตี (eV)

จากที่กล่าวมาสามารถอธิบายได้ว่า ที่ภาวะสมดุลทางความร้อนจะเกิดกำแพงศักย์ยับยั้งการแพร่ของอิเล็กตรอนจากสารกึ่งตัวนำจนไม่สามารถแพร่ข้ามไปยังด้านโลหะได้ ดังนั้นที่ภาวะสมดุลทางความร้อนจึงไม่มีกระแสใดๆ และบริเวณปลอดพาหะมีความกว้างเท่ากับ

$$W = \sqrt{\frac{2\epsilon_s V_{bi}}{qN_D}} \quad (2.3)$$

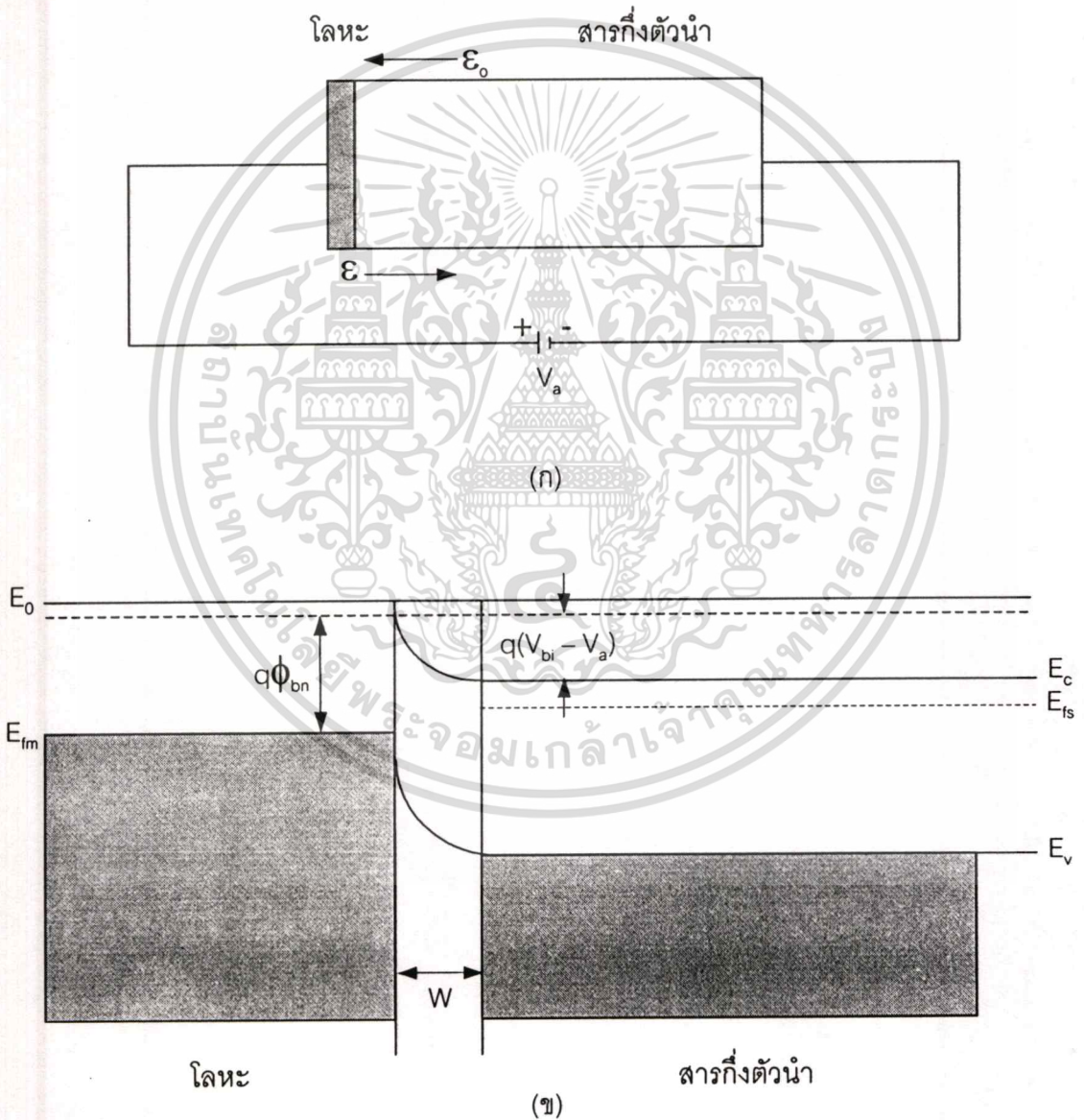


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้ภายในคณะวิศวกรรมศาสตร์เท่านั้น ไม่ควรแจกจ่ายให้ผู้อื่นได้ประโยชน์ด้านการค้า
รูปที่ 2.2 แถบพลังงานของโลหะและสารกึ่งตัวนำชนิดเอ็นภายหลังจากการสัมผัส
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 การให้ไบอัสแก่รอยสัมผัส肖ตกี

2.4.1 การให้ไบอัสตรง (Forward Bias)

ทำโดยการป้อนศักดาบวกที่ด้านโลหะและศักดาลบที่ด้านสารกึ่งตัวนำ ดังรูปที่ 2.3 เมื่อป้อนแรงดันไบอัสตรงให้แก่อรอยสัมผัส ทำให้เกิดสนามไฟฟ้าที่บริเวณรอยสัมผัสโลหะ-สารกึ่งตัวนำ ซึ่งทิศทางของสนามไฟฟ้า (\mathcal{E}) ที่เกิดขึ้นมีทิศทางจากโลหะไปยังสารกึ่งตัวนำ ซึ่งมีทิศทางตรงกันข้ามกับสนามไฟฟ้าเดิม (\mathcal{E}_0) ที่มีอยู่ ทำให้สนามไฟฟ้าบริเวณรอยสัมผัสโลหะ-สารกึ่งตัวนำมีค่าลดลง เป็นผลให้อิเล็กตรอนจากด้านสารกึ่งตัวนำสามารถแพร่ข้ามรอยสัมผัสมายังด้านโลหะเพิ่มขึ้น ดังแสดงในรูปที่ 2.3



รูปที่ 2.3 รอยสัมผัสโลหะ-สารกึ่งตัวนำชนิดเอ็น

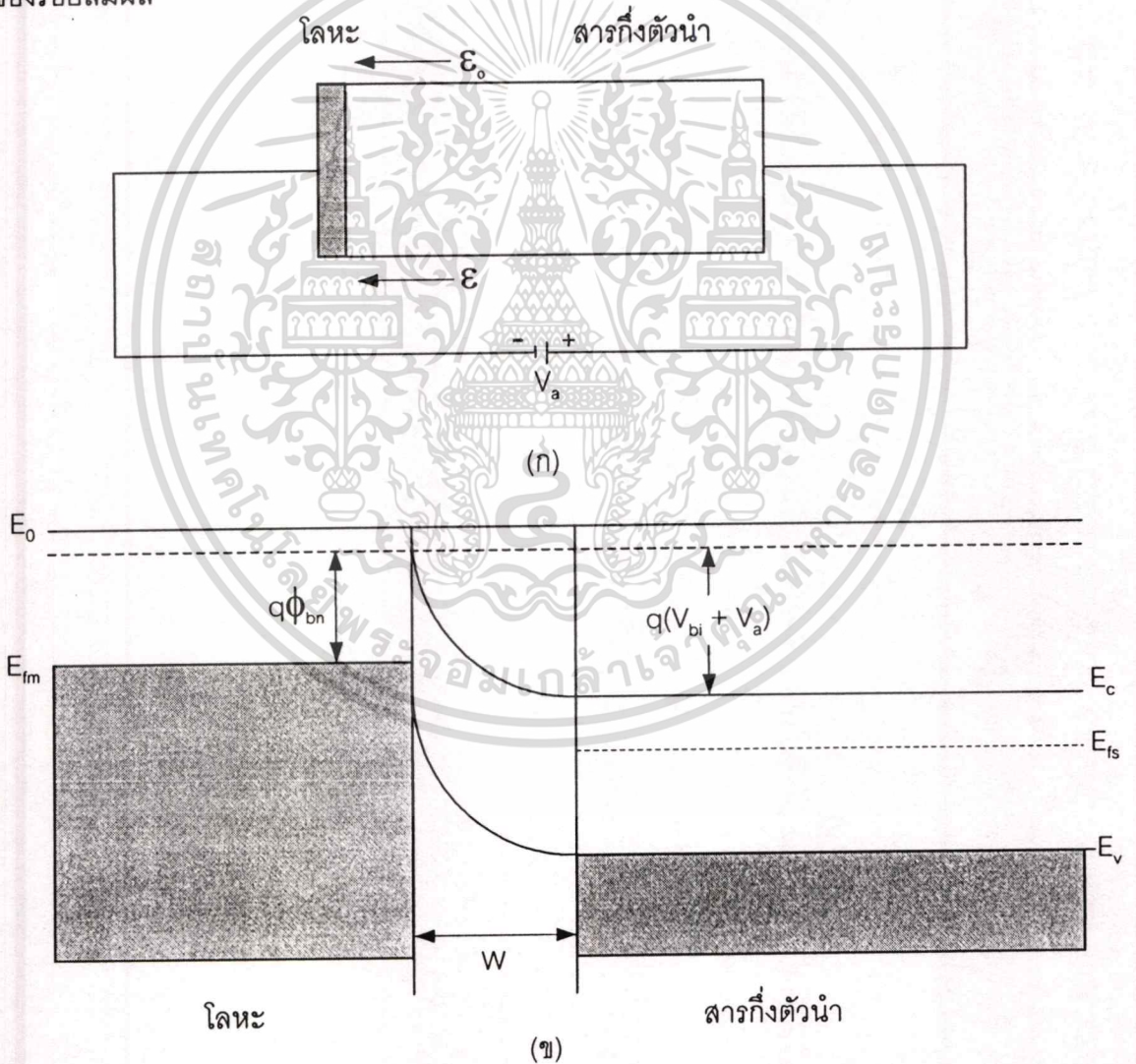
(ก) การให้ไบอัสตรงแก่อรอยสัมผัส

(ข) ระดับแถบพลังงานเมื่อได้รับไบอัสตรง

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.2 การให้ไบอัสย้อนกลับ (Reverse Bias)

โดยการป้อนศักดาลบที่ด้านโลหะ และศักดาบวกที่ด้านสารกึ่งตัวนำ ดังแสดงในรูปที่ 2.4 (ข) เมื่อป้อนแรงดันไบอัสกลับให้แก่รอยสัมผัส ทำให้เกิดสนามไฟฟ้าที่บริเวณรอยสัมผัสโลหะ-สารกึ่งตัวนำ ซึ่งทิศทางสนามไฟฟ้าที่เกิดขึ้น (ϵ) มีทิศทางจากสารกึ่งตัวนำไปยังโลหะ ซึ่งเป็นทิศทางเดียวกับสนามไฟฟ้าเดิม (ϵ_0) ที่มีอยู่ ทำให้สนามไฟฟ้าของรอยสัมผัสโลหะ-สารกึ่งตัวนำมีค่าเพิ่มขึ้น ดังแสดงในรูปที่ 2.4 (ข) ทำให้กระแสอิเล็กตรอนจากสารกึ่งตัวนำถูกขัดขวางด้วยกำแพงศักย์ที่มีขนาดสูงมาก จึงทำให้อิเล็กตรอนไม่สามารถแพร่เข้าไปในสารกึ่งตัวนำได้ อย่างไรก็ตามอิเล็กตรอนด้านโลหะบางส่วนยังสามารถที่จะแพร่ข้ามรอยสัมผัสเข้าไปในสารกึ่งตัวนำได้ โดยปริมาณของกระแสนี้ไม่เกี่ยวข้องกับแรงดันไบอัส แต่จะขึ้นอยู่กับอุณหภูมิของรอยต่อ ซึ่งเรียกว่ากระแสรั่วไหลของรอยสัมผัส



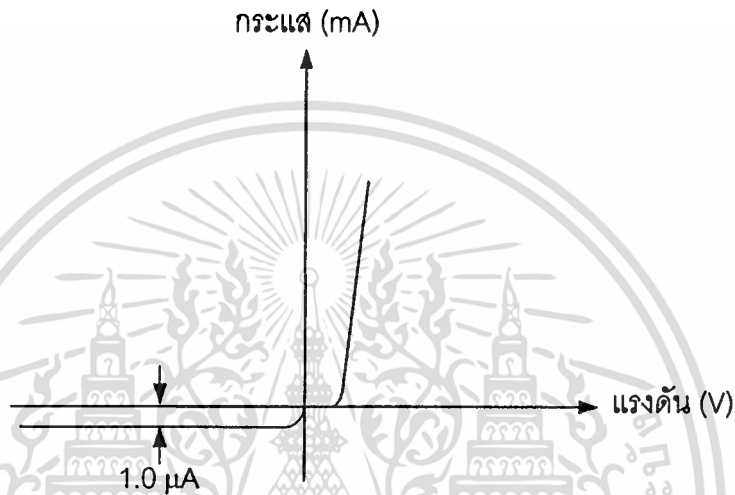
รูปที่ 2.4 รอยสัมผัสโลหะ-สารกึ่งตัวนำชนิดเฮ็น

(ก) การให้ไบอัสย้อนกลับแก่รอยต่อ

เอกสารนี้เป็นเอกสารระดับปริญญาโทและปริญญาเอกที่จัดทำขึ้นโดยไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

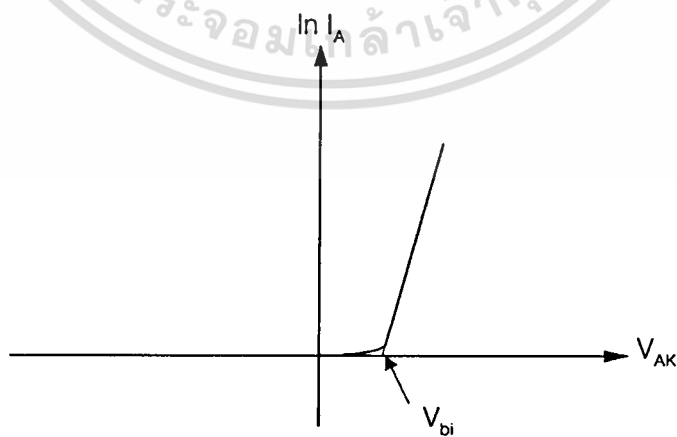
2.4.3 กราฟคุณสมบัติกระแสและแรงดันของรอยสัมผัสซีดก

จากระดับแถบพลังงานในรูปที่ 2.3 และ 2.4 พบว่า กระแสสามารถที่จะไหลผ่านรอยสัมผัสได้เฉพาะในช่วงที่รอยสัมผัสโลหะ-สารกึ่งตัวนำได้รับไบอัสตรงเท่านั้น อย่างไรก็ตามในช่วงที่รอยสัมผัสได้รับไบอัสย้อนกลับ ปรากฏว่ายังมีกระแสส่วนหนึ่งสามารถที่จะไหลข้ามรอยสัมผัสจากโลหะมายังสารกึ่งตัวนำได้ แต่มีปริมาณน้อยมาก (ประมาณ $1 \mu\text{A}$) ซึ่งเรียกว่ากระแสรั่วไหลที่รอยสัมผัส ดังแสดงในรูปที่ 2.5



รูปที่ 2.5 กราฟแสดงความสัมพันธ์ระหว่างกระแสและแรงดันของรอยสัมผัสซีดก

จากกราฟความสัมพันธ์ระหว่างกระแสและแรงดันในรูปที่ 2.5 เราสามารถที่จะหาค่า V_{bi} ได้ โดยการนำค่ากระแสมาพล็อตกราฟในฟังก์ชันลอการิทึม ดังแสดงในรูปที่ 2.6



รูปที่ 2.6 การหาค่าแรงดัน V_{bi} ของรอยสัมผัสแบบซีดกจากกราฟคุณสมบัติกระแสและแรงดันที่

นำมาพล็อตเป็นกราฟในเทอมลอการิทึมของกระแส

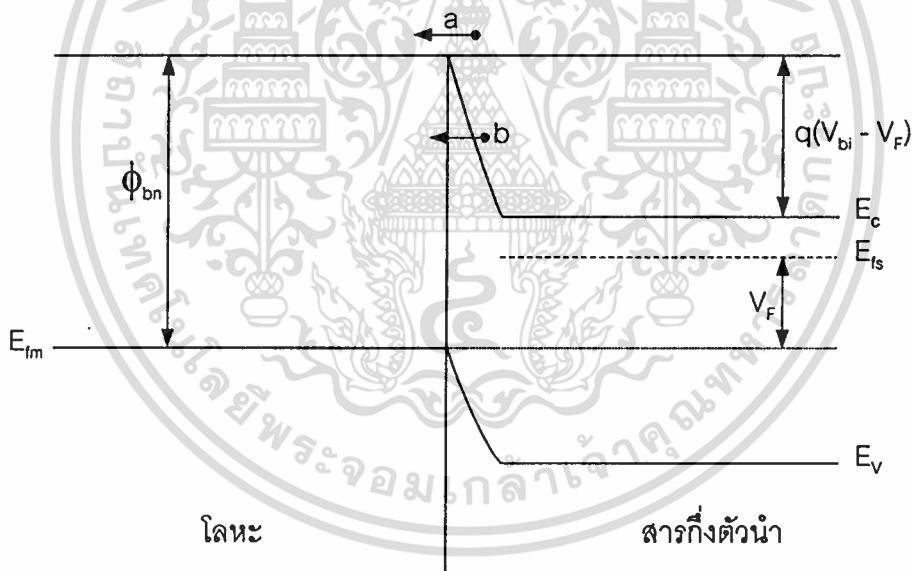
เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์กับการเขียนเพื่อใช้ประกอบการเรียนการสอน ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 ทฤษฎีการไหลของกระแสในรอยสัมผัสระหว่างโลหะและสารกึ่งตัวนำ

กระแสที่ไหลระหว่างรอยต่อโลหะกับสารกึ่งตัวนำ ส่วนใหญ่จะเกิดขึ้นจากประจุพาหะส่วนมาก (majority carrier) ในกรณีที่เราให้ไบอัสตรงแก่รอยต่อ กล่าวคือ ให้ศักดาบวกที่ขั้วโลหะและศักดาลบที่ขั้วสารกึ่งตัวนำ ดังแสดงในรูปที่ 2.3 (ก) กระแสที่เกิดขึ้นที่รอยสัมผัสสามารถอธิบายได้ว่าอาจเกิดจากกระบวนการพื้นฐาน 2 กระบวนการ คือ

1. เกิดจากการเคลื่อนที่ของอิเล็กตรอน จากสารกึ่งตัวนำข้ามกำแพงศักย์เข้าสู่โลหะ เรียกว่า กระแสที่เกิดจากการแผ่กระจายอนุภาคโดยความร้อน (thermionic emission current)
2. เกิดจากการทะลุผ่านกำแพงศักย์ของประจุไฟฟ้า เรียกว่า กระแสทะลุผ่าน (tunneling-current)

ซึ่งกลไกในการนำกระแสของรอยสัมผัสชนิดกึ่งตัวนำทั้ง 2 กระบวนการ แสดงดังรูปที่ 2.7 โดยกระแส a คือ กระแสที่เกิดจากการแผ่กระจายอนุภาคโดยความร้อนและกระแส b คือ กระแสทะลุผ่าน



รูปที่ 2.7 กลไกในการนำกระแสของรอยสัมผัสแบบชนิดกึ่งตัวนำ ขณะได้รับแรงดันไบอัสตรง

ในกรณีของ Schottky power rectifiers ซึ่งการแพร่สารเจือผู้ให้อยู่ในระดับปริมาณที่ต่ำ เพื่อให้สามารถทนแรงดันพังทลายที่สูง ขนาดของกำแพงศักย์จึงไม่บางพอที่จะเกิดปรากฏการณ์ทะลุผ่านกำแพงศักย์เพื่อทำให้เกิดกระแสทะลุผ่านได้

ดังนั้นกระแสที่สำคัญที่ไหลข้ามรอยสัมผัสโลหะ-สารกึ่งตัวนำที่เป็นรอยต่อแบบเรกติไฟร์ ก็คือ กลไกการเคลื่อนที่ของกระแสที่เกิดจากการแผ่กระจายอนุภาคโดยความร้อน ในกรณีของสารกึ่งตัวนำชนิด n-type อย่างไรก็ตาม มีให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กึ่งตัวนำที่มีความคล่องตัวสูง (high mobility) เช่น ซิลิคอน แกลเลียมอาร์เซไนด์ ที่มีการแพร่กระจายเร็ว ในปริมาณที่ต่ำ ทฤษฎีการแผ่กระจายโดยอนุภาคความร้อนสามารถอธิบายถึงกระแสที่ไหลข้ามรอยสัมผัสแบบช็อคติ ดังในสมการที่ 2.4 คือ

$$J = A^* T^2 \exp(-q\phi_{bn} / kT) [\exp(qV_a / kT) - 1] \quad (2.4)$$

เมื่อ A^* คือ ค่าคงที่ของ Richardson = $4\pi m^* q k^2 / h^3 = 120 \text{ A/cm}^2 \cdot \text{K}^2$

T คือ อุณหภูมิสัมบูรณ์ (K)

q คือ ประจุของอิเล็กตรอน (C)

k คือ ค่าคงที่ของ Boltzmann (JK^{-1})

V_a คือ แรงดันที่ป้อนให้กับรอยสัมผัส (V)

สำหรับซิลิคอนชนิดเอ็น ค่าคงที่ของ Richardson (A^*) จะเท่ากับ $120 \text{ A/cm}^2 \cdot \text{K}^2$ แกลเลียมอาร์เซไนด์ค่าคงที่ของ Richardson (A^*) จะเท่ากับ $140 \text{ A/cm}^2 \cdot \text{K}^2$ ในขณะที่ได้รับแรงดันไบอัสตรงเทอมหลังของสมการ 2.4 จะมีค่ามากกว่า 1 มาก ($\exp(qV_a / kT) \gg 1$) ดังนั้น จะได้ว่า

$$J = A^* T^2 \exp(-q\phi_{bn} / kT) [\exp(qV_F / kT)] \quad (2.5)$$

เมื่อ V_F คือ แรงดันที่ตกคร่อมรอยสัมผัสช็อคติ (V)

ในกรณีของรอยสัมผัสช็อคติจากสมการที่ 2.5 สามารถที่จะเขียนใหม่ได้เป็นสมการที่ 2.6

$$V_F = \frac{kT}{q} \ln \left[\frac{J_F}{A^* T^2 \exp(-q\phi_{bn} / kT)} \right] \quad (2.6)$$

หรือ

$$V_F = \frac{kT}{q} \ln \left[\frac{J_F}{J_S} \right] \quad (2.7)$$

เทอม J_S หมายถึง กระแสอิ่มตัวของรอยสัมผัสช็อคติ ซึ่งสัมพันธ์กับความสูงกำแพงศักย์ (ϕ_{bn}) ตามสมการที่ 2.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

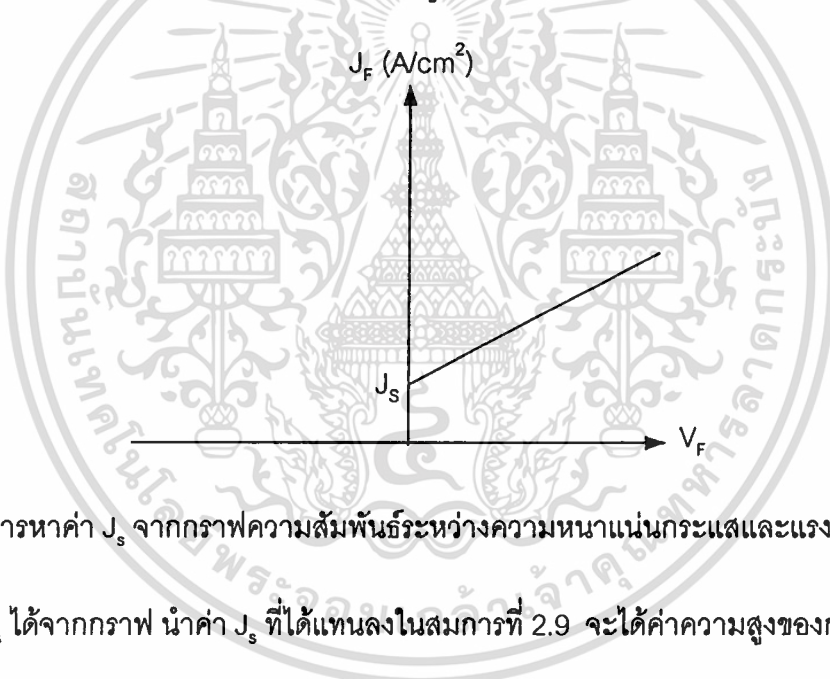
$$J_s = A * T^2 \exp(-q\phi_{bn} / kT) \quad (2.8)$$

จะเห็นได้ว่ากระแสอิ่มตัว J_s เป็นฟังก์ชันโดยตรงกับความสูงกำแพงศักย์และอุณหภูมิ (T)

2.6 การวัดค่าความสูงของกำแพงศักย์

การวัดค่าความสูงของกำแพงศักย์ของรอยสัมผัสชนิดซีดก็ สามารถที่จะทำได้หลายวิธี แต่ที่นิยมใช้ในห้องปฏิบัติการของศูนย์วิจัยอิเล็กทรอนิกส์ คือ การหาความสูงของกำแพงศักย์จากความสัมพันธ์ระหว่างกระแสและแรงดัน

การหาค่าความสูงของกำแพงศักย์ด้วยวิธีนี้ สามารถคำนวณได้จากสมการที่ 2.9 ซึ่ง J_s เป็นความหนาแน่นของกระแสอิ่มตัวที่แรงดันไบอัสเท่ากับศูนย์ ซึ่งสามารถหาได้จากกราฟความสัมพันธ์ระหว่างความหนาแน่นกระแสและแรงดัน ดังรูปที่ 2.8



รูปที่ 2.8 การหาค่า J_s จากกราฟความสัมพันธ์ระหว่างความหนาแน่นกระแสและแรงดัน

เมื่อหาค่า J_s ได้จากกราฟ นำค่า J_s ที่ได้แทนลงในสมการที่ 2.9 จะได้ค่าความสูงของกำแพงศักย์

$$\phi_{bn} = \left(\frac{kT}{q} \right) \ln \left[\frac{A * T^2}{J_s} \right] \quad (2.9)$$

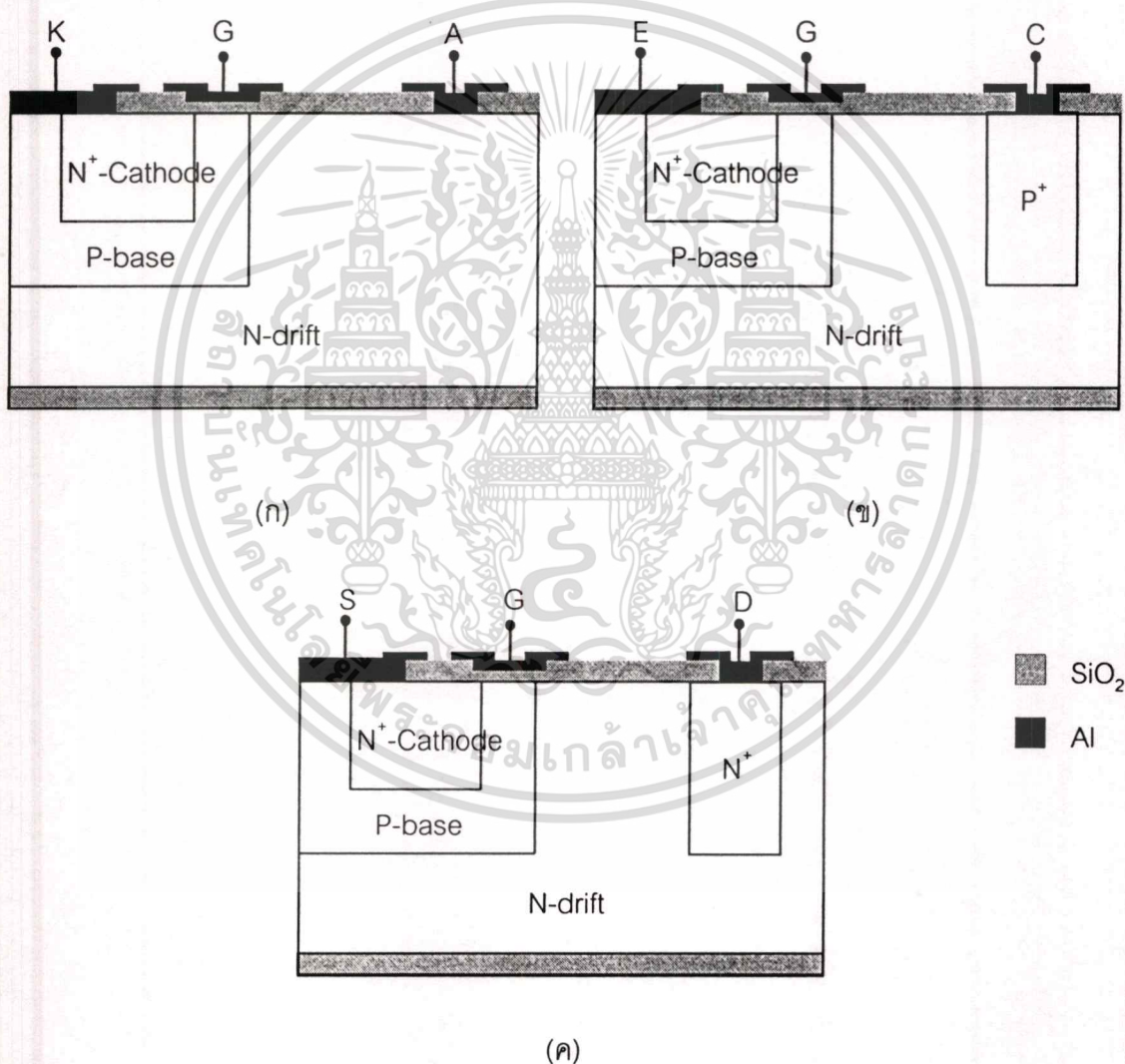
เมื่อ J_s คือ ความหนาแน่นของกระแสที่แรงดันไบอัสเท่ากับศูนย์ (A/cm^2)

2.7 ทฤษฎีซินเฟต

ซินเฟตเป็นโครงสร้างที่เกิดจากการรวมเอาโครงสร้างเกทแบบมอสเฟตกับการนำกระแสแบบไบโพลาร์เข้าไว้ด้วยกัน โดยโครงสร้างประกอบด้วย 4 ชั้น คือ N^+ -Cathode, P-base, N-drift และรอยสัมผัสชนิดซีด-อานโด (ดังแสดงในรูปที่ 2.9) ซึ่งลักษณะเด่นของโครงสร้างชนิดนี้ คือ มีการขีด

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น เมื่อผู้ผู้เห็นไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประจุพาหะส่วนน้อยจากรอยสัมผัสขั้วขั้วต่อเก-อาโนดเข้าไปยังชั้น N-drift ในสภาวะนำกระแสไปหน้า (forward conduction) ซึ่งส่งผลให้อุปกรณ์ชนิดนี้มีความต้านทานในสภาวะนำกระแสที่ต่ำลง จึงทำให้มีความหนาแน่นกระแสสูง อีกทั้งยังสามารถที่จะควบคุมการไหลของกระแสได้โดยการควบคุมแรงดันที่ขั้วเกต จึงเป็นการลดความยุ่งยากของวงจรขับและหากนำชิพไปเปรียบเทียบกับ IGBT พบว่า IGBT จะมีปัญหาในการกำจัดประจุพาหะส่วนน้อยที่อยู่ในชั้น N-drift ซึ่งต้องใช้เวลาพอสมควรในช่วงหยุดการทำงาน ทำให้ความเร็วในการสวิตชิงของ IGBT ต่ำกว่าชิพเฟต เพราะการทำงานของรอยสัมผัสขั้วต่อเกในชิพเฟตเป็นการทำงานของประจุพาหะส่วนมาก ทำให้ไม่เกิดผลกระทบต่อการกำจัดประจุพาหะส่วนน้อยในช่วงหยุดการทำงาน



รูปที่ 2.9 โครงสร้างภาคตัดขวางของชิพเฟต

(ก) ชิพเฟต (SINFET)

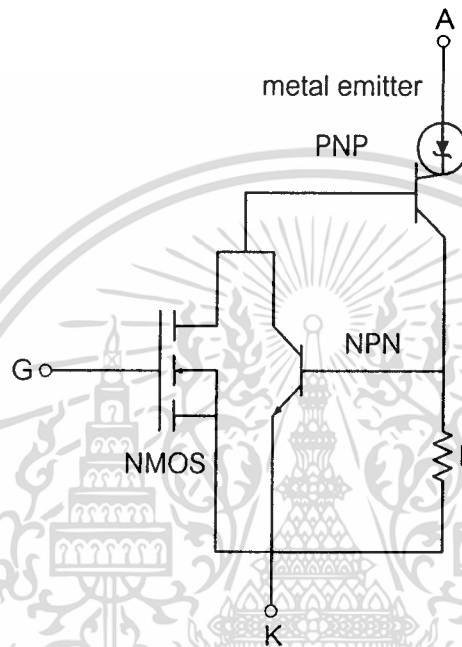
(ข) ไบโพลาร์ทรานซิสเตอร์ที่มีเกตเป็นฉนวน (IGBT)

(ค) มอสเฟตกำลังแบบดีมอส (DMOSFET)

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ในวงวิชาการเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7.1 โครงสร้างและหลักการทำงานพื้นฐาน

โครงสร้างของซิงเฟตแบบพลาแนร์ที่แสดงในรูปที่ 2.9 (ก) พบว่า มีลักษณะคล้ายกับโครงสร้างของ IGBT ที่แสดงในรูปที่ 2.9 (ข) จะแตกต่างกันที่ IGBT มีส่วนคอลเลคเตอร์เป็น P⁺ ในขณะที่ซิงเฟตแบบพลาแนร์เปลี่ยนเป็นซ็อดทิกไดโอด ทำให้ความเร็วในการสวิตช์ที่สูงกว่า IGBT เพราะการทำงานของซ็อดทิกไดโอดเป็นการทำงานของประจุพาหะส่วนมาก ทำให้ไม่เกิดผลกระทบถึงการกำจัดประจุพาหะส่วนน้อยในช่วงหยุดการทำงาน



รูปที่ 2.10 วงจรสมมูลอย่างง่ายของซิงเฟตแบบพลาแนร์

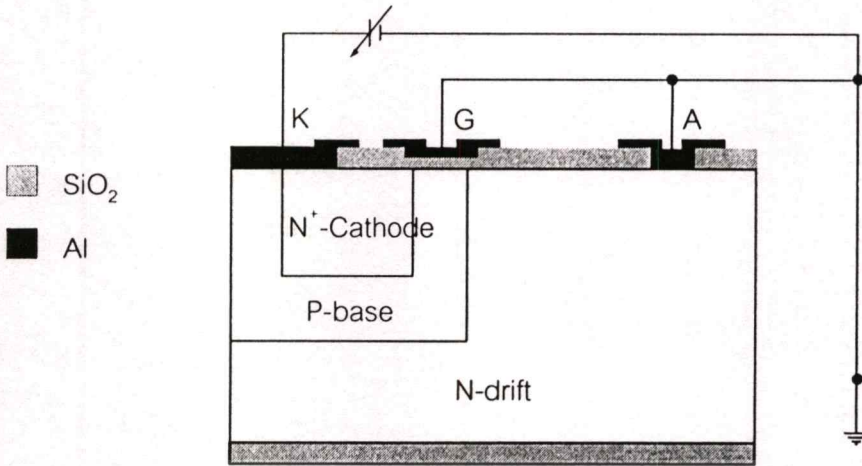
ซิงเฟตแบบพลาแนร์ประกอบด้วย 4 ชั้นของ N⁺-Cathode, P-base, N-drift และซ็อดทิก-อานิด ซิงเฟตแบบพลาแนร์จึงมีโครงสร้าง N-P-N-P แบบไทรสเตอร์ที่ประกอบด้วยทรานซิสเตอร์ 2 ตัวต่อกันแบบรีเจนเนอเรทิฟที่ปิดเบค และเพื่อป้องกันการ工作在โหมดของไทรสเตอร์ ดังนั้น N-P-N ทรานซิสเตอร์ตัวล่างจะไม่ทำงาน เหลือเพียง P-N-P ทรานซิสเตอร์ตัวบนเท่านั้นที่ทำงาน ดังแสดงในวงจรสมมูลอย่างง่ายในรูปที่ 2.10

การทำงานของซิงเฟตแบบพลาแนร์สามารถแบ่งออกเป็น 3 สภาวะ คือ

1. สภาวะปิดกั้นย้อนกลับ (reverse blocking mode)

เป็นกรณีที่เกิดจากการให้แรงดันค่าลบที่ขั้วอานิด ทำให้รอยต่อระหว่างซ็อดทิก-อานิด กับ N-drift อยู่ในสภาวะถูกไบอัสย้อนกลับ กระแสจึงไม่สามารถไหลผ่านรอยต่อนี้ไปได้จนกว่าจะถึงแรงดันพังทลายของรอยต่อซ็อดทิก-อานิดกับ N-drift กระแสจึงจะสามารถไหลผ่านได้โดยไม่สามารถควบคุมการไหลของกระแสได้

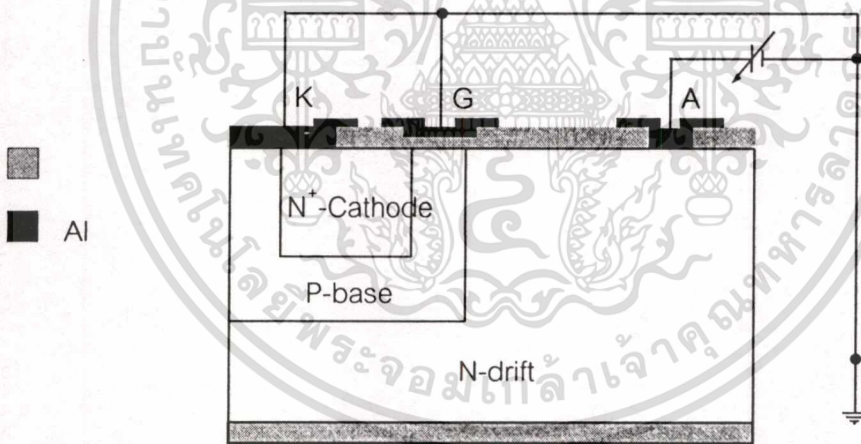
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้กับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.11 การให้แรงดันไบอัสกับซินเฟด เพื่อให้ทำงานในสภาวะปิดกั้นย้อนกลับ

2. สภาวะปิดกั้นไปหน้า (forward blocking mode)

เกิดจากการให้แรงดันไบอัสค่าบวกที่ขั้วอานอด โดยลัดวงจรขั้วคาโอดกับขั้วเกตเข้าด้วยกัน ทำให้รอยต่อระหว่าง P-base กับ N-drift อยู่ในสภาวะถูกไบอัสย้อนกลับ กระแสจึงไม่สามารถไหลผ่านรอยต่อได้เช่นกัน



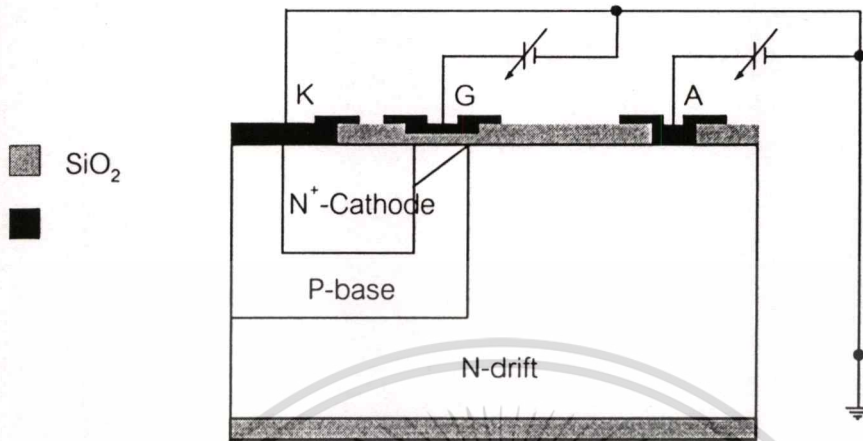
รูปที่ 2.12 การให้แรงดันไบอัสกับซินเฟด เพื่อให้ทำงานในสภาวะปิดกั้นไปหน้า

3. สภาวะนำกระแสไปหน้า (forward conducting mode)

เกิดจากการให้แรงดันไบอัสค่าบวกที่ขั้วอานอดเหมือนกันกับสภาวะปิดกั้นไปหน้า แต่ในกรณีนี้จะให้แรงดันไบอัสที่ขั้วเกตเป็นบวกเทียบกับคาโอดด้วย ซึ่งที่ค่าแรงดันไบอัสที่ขั้วเกตมีค่ามากกว่าแรงดันขีดเริ่ม (threshold voltage : V_T) จะทำให้เกิดการเหนี่ยวนำให้เกิดชั้นนำ (conduction layer) ขึ้นที่บริเวณผิวส่วน P-base ที่อยู่บริเวณใต้ส่วนเกต ชั้นนำนี้จะทำหน้าที่เป็นช่องทางเดินกระแส ทำให้อิเล็กตรอนสามารถไหลผ่านจากขั้ว N^+ -Cathode ไปยังบริเวณชั้น N-drift ได้ แต่ถ้

นอกจากนี้ยังมีปัจจัยอื่น ๆ ที่เกี่ยวข้องกับการนำไฟฟ้า เช่น อุณหภูมิ ความถี่ของสัญญาณไฟฟ้า เป็นต้น การคำนวณค่าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต้องการให้ซินเฟตแบบพลาเนอร์หยุดทำงานสามารถควบคุมได้ง่าย โดยนำเกตลวดวงจรกับขั้วคาโอด จะทำให้ช่องทางเดินกระแสหายไปและจะไม่มีกระแสไหลผ่านตัวอุปกรณ์



รูปที่ 2.13 การให้แรงดันไบอัสกับซินเฟต เพื่อให้ทำงานในสภาวะนำกระแสไปหน้า

2.7.2 การวิเคราะห์การทำงาน

1. ความสามารถในการปิดกั้นย้อนกลับ

การทำงานของซินเฟตในสภาวะปิดกั้นย้อนกลับ เกิดจากการให้แรงดันไบอัสค่าลบที่ขั้วคาโอด ทำให้รอยต่อระหว่างรอยสัมผัสชนิดที-อาโนดกับ N-drift อยู่ในสภาวะถูกไบอัสย้อนกลับ กระแสจึงไม่สามารถไหลผ่านรอยต่อนี้ไปได้ จนกว่าจะถึงแรงดันพังทลายของรอยสัมผัสชนิดที-อาโนดกับ N-drift กระแสจึงจะสามารถไหลได้และไม่สามารถควบคุมการไหลของกระแสได้ ในขณะรอยสัมผัสต่อชนิดที-อาโนดกับ N-drift อยู่ในสภาวะถูกไบอัสย้อนกลับนั้น จะทำให้เกิดบริเวณปลอดประจุพาหะ (depletion region) ขยายเข้าไปในบริเวณ N-drift

รอยต่อระหว่างรอยสัมผัสชนิดที-อาโนดกับ N-drift จะเป็นตัวกำหนดความสามารถในการปิดกั้นย้อนกลับของอุปกรณ์ซินเฟต ดังนั้นในการออกแบบอุปกรณ์ซินเฟตเพื่อให้ได้ความสามารถในการปิดกั้นย้อนกลับตามที่ต้องการจึงต้องคำนึงถึงความต้านทานและความหนาของชั้น N-drift ที่เหมาะสม ทั้งนี้เพื่อป้องกันการเกิดแรงดันพังทลายแบบพังก์-ทรู (Punch-Through breakdown) ขึ้นได้ ถ้าความหนาแน่นของอะตอมสารเจือชั้น N-drift มีค่าน้อย

2. ความสามารถในการปิดกั้นไปหน้า

การทำงานของซินเฟตในสภาวะปิดกั้นไปหน้า เกิดได้โดยการให้แรงดันไบอัสค่าบวกที่ขั้วคาโอดโดยลวดวงจรขั้วคาโอดกับขั้วเกตเข้าด้วยกัน ทำให้รอยต่อระหว่าง P-base กับ N-drift อยู่ในสภาวะถูกไบอัสย้อนกลับ กระแสจึงไม่สามารถไหลผ่านรอยต่อได้เช่นกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การที่ลัทธิวงจรระหว่างขั้วคาโอดเข้ากับขั้วเกทนั้น เพื่อป้องกันการเกิดช่องทางเดินกระแสขึ้นที่ผิวของชั้น P-base ทำให้รอยต่อระหว่าง P-base กับ N-drift เป็นตัวกำหนดความสามารถในการปิดกั้นไปหน้า และนอกจากนั้นความหนาแน่นอะตอมสารเจือในชั้น P-base ยังเป็นตัวกำหนดค่าแรงดันขีดเริ่มของทางเดินกระแสเมื่อสวิตช์ด้วย ดังนั้นในการออกแบบซินเฟต ความกว้างของชั้น P-base จึงต้องมีค่าที่เหมาะสมเพื่อป้องกันไม่ให้เกิดแรงดันพังทลายแบบพังก์-ทรูมาถึงชั้น N^+ -Cathode ได้ ซึ่งสามารถพิจารณาได้จาก Doping Profile

3. การนำกระแสไปหน้า

การทำงานของซินเฟตในสภาวะนำกระแสไปหน้า เกิดจากการให้แรงดันค่าบวกที่ขั้วเกทเทียบกับคาโอด ในขณะที่เดียวกันก็ให้แรงดันไบอัสค่าบวกที่ขั้วอาโนดเช่นกัน ซึ่งการให้แรงดันค่าบวกที่ขั้วเกทเทียบกับคาโอดสูงกว่าแรงดันขีดเริ่ม จะทำให้เกิดการเหนี่ยวนำให้เกิดชั้นนำขึ้นที่บริเวณผิวของชั้น P-base ได้ส่วนเกท ชั้นนำนี้จะทำหน้าที่เป็นช่องทางเดินกระแสให้อิเล็กตรอนสามารถไหลผ่านจากขั้วคาโอดไปยังบริเวณชั้น N-drift และการให้แรงดันไบอัสค่าบวกที่ขั้วอาโนดจะทำให้รอยต่อซีดกี-อาโนดกับ N-drift อยู่ในสภาวะถูกไบอัสไปหน้า ส่งผลให้เกิดการมอดูเลตสภาพนำ ทำให้อุปกรณ์มีความต้านทานในสภาวะนำกระแสต่ำ และสามารถที่จะทำงานได้ที่ความหนาแน่นกระแสค่าสูงๆ ในสภาวะนำกระแสไปหน้า

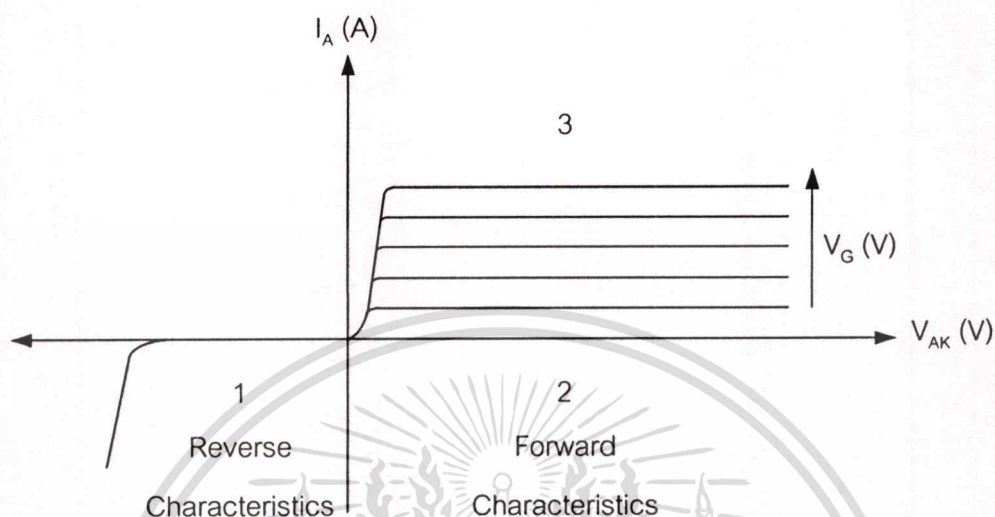
จากการทำงานทั้ง 3 สภาวะที่กล่าวมาข้างต้นนี้ สภาวะนำกระแสไปหน้าเป็นสภาวะที่น่าสนใจและถูกใช้งานมากที่สุด ที่สภาวะนี้จะเห็นว่ารอยต่อซีดกี-อาโนดกับ N-drift จะอยู่ในสภาวะถูกไบอัสไปหน้า ทำให้เกิดการฉีดประจุพาหะส่วนน้อยจากรอยสัมผัสซีดกี-อาโนดเข้าไปยัง N-drift และจะฉีดมากขึ้นเมื่อเพิ่มค่าแรงดันไบอัสที่ขั้วอาโนดจนถึงจุดหนึ่งซึ่งความเข้มข้นของประจุพาหะส่วนน้อยเท่ากับระดับความหนาแน่นอะตอมสารเจือพื้นฐาน (background doping level) ของชั้น N-drift ณ จุดนี้สภาวะของชั้น N-drift จะเปลี่ยนไปเหมือนกับเป็นชั้นอินทรินซิก (intrinsic)

อย่างไรก็ตามความสามารถในการนำกระแสของช่องทางเดินกระแสที่ถูกเหนี่ยวนำให้เกิดขึ้นก็มีขีดจำกัด ทั้งนี้เนื่องจากเกิดศักย์ไฟฟ้าตกคร่อมช่องทางเดินกระแส ส่งผลให้กระแสไปหน้า (forward current) มีค่าคงที่ค่าหนึ่ง ดังแสดงในรูปที่ 2.14

การเปลี่ยนสถานะการทำงานของซินเฟตจาก on ไปสู่ off สามารถทำได้โดยการตัดช่องทางเดินกระแสที่ผิวของชั้น P-base บริเวณใต้เกท ด้วยการลัทธิวงจรระหว่างขั้วเกทเข้ากับคาโอด ทำให้อิเล็กตรอนซึ่งเป็นประจุพาหะส่วนน้อยไม่สามารถที่จะไหลไปยังชั้น N-drift ได้ อย่างไรก็ตามการตัดช่องทางเดินกระแสเป็นเพียงการตัดการไหลของอิเล็กตรอนเท่านั้น แต่ในส่วนของโฮลซึ่งเป็นประจุพาหะส่วนน้อยที่ถูกฉีดเข้าไปในชั้น N-drift จะยังคงมีความหนาแน่นสูงอยู่ในตอนแรกหลังจากการตัดช่องทางเดินกระแสและจะค่อยๆ ลดลง ขึ้นอยู่กับค่าช่วงอายุ (life time) ของประจุพาหะส่วนน้อย

ส่งผลให้ไม่สามารถตัดกระแส (turn-off) ได้ทันที แต่เมื่อเทียบระหว่างซินเฟตกับการนำกระแสไปหน้าอื่นๆ อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IGBT แล้วพบว่า ซินเฟตจะมีความหนาแน่นของโฮลที่ถูกฉีดเข้าไปในชั้น N-drift น้อยกว่า IGBT มาก ทำให้ซินเฟตมีความเร็วในการสวิตชิง (switching speed) สูงกว่า IGBT ดังนั้นซินเฟตจึงเป็นอุปกรณ์ที่เหมาะสมในการนำไปใช้งานด้านสวิตชิงได้ดีกว่า IGBT



รูปที่ 2.14 คุณสมบัติของความสัมพันธ์ระหว่างกระแสและแรงดันของซินเฟต

ปรากฏการณ์ที่สำคัญอีกอย่างหนึ่งที่พบในโครงสร้างซินเฟตก็คือ โครงสร้างแฝง P-N-P-N แบบ ไทริสเตอร์ ซึ่งเป็นสาเหตุให้เกิดปรากฏการณ์แลทช์-อัป (Latch-up) [6] ในขณะที่ซินเฟตทำงาน ส่งผลให้โครงสร้างเกตแบบมอสเฟตไม่สามารถที่จะควบคุมการไหลของกระแสได้ ดังนั้นสิ่งสำคัญอย่างหนึ่งในการออกแบบและสร้างอุปกรณ์ซินเฟตก็คือ การหลีกเลี่ยงไม่ให้เกิดการทำงานในสภาวะไทริสเตอร์

2.8 แลทช์-อัป (Latch-up)

ปรากฏการณ์แลทช์-อัปในโครงสร้างซินเฟต เกิดขึ้นจากการเกิดโครงสร้างแฝงสามชั้นแบบ ไทริสเตอร์ขึ้นในโครงสร้างซินเฟต ทำให้ไม่สามารถควบคุมการไหลของกระแสได้โดยการควบคุมแรงดันไบอัสที่เกต ส่งผลให้เกิดความเสียหายกับอุปกรณ์

แลทช์-อัปจะเกิดขึ้นเมื่อความหนาแน่นกระแสไปหน้ามีค่ามากกว่าค่าค่าหนึ่งที่ทำให้อุปกรณ์แสดงโครงสร้างแฝงของไทริสเตอร์ขึ้นมา ดังนั้นจึงไม่สามารถวิเคราะห์การทำงานของซินเฟตโดยใช้สมมติฐานอย่างที่ผ่านมาได้ อย่างไรก็ตามสามารถวิเคราะห์การเกิดปรากฏการณ์แลทช์-อัปได้ว่า เกิดจากผลของกระแสโฮล (I_h) ที่เคลื่อนที่ผ่านทางด้านใต้ของบริเวณ N^+ -Cathode เป็นระยะทาง L_E ดังแสดงในรูปที่ 2.15 ซึ่งจะส่งผลให้แรงดันตกคร่อมบริเวณรอยต่อ N^+ -Cathode กับ P-base มีค่าสูงขึ้น โดยแรงดันตกคร่อมบริเวณดังกล่าวสามารถหาได้จากสมการ

$$V_A = R_p I_h \tag{2.10}$$

เมื่อ R_p คือ ความต้านทานของชั้น P-base บริเวณใต้ชั้น N^+ -Cathode

และจากสมการที่ 2.10 สามารถเขียนได้เป็น

$$V_A = \alpha_{PNP} R_p I_A \tag{2.11}$$

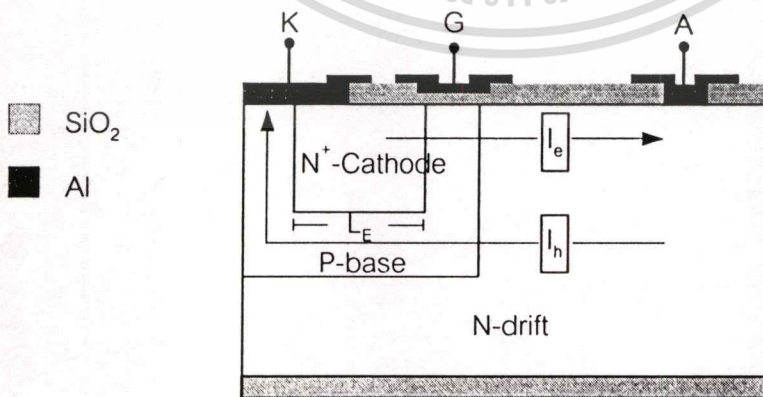
ดังนั้นการที่ทรานซิสเตอร์ N-P-N ทำงานจะเกิดปรากฏการณ์แลทซ์-อ็อป จะต้องสอดคล้องกับเงื่อนไขของสมการ

$$\alpha_{NPN} + \alpha_{PNP} = 1 \tag{2.12}$$

และในกรณีที่แรงดันตกคร่อมรอยต่อ N^+ -emitter กับ P-base มีค่ามากกว่า 0.7 V สามารถที่จะหากระแสแลทซ์-อ็อปได้จากสมการ

$$I_{L,SS} = \frac{0.7}{\alpha_{PNP} R_p} \tag{2.13}$$

จากสมการที่ 2.12 จะเห็นได้ว่าความต้านทานในชั้น P-base และอัตราขยายกระแสของไบโพลาร์ทรานซิสเตอร์ P-N-P จะมีผลโดยตรงต่อกระแสแลทซ์-อ็อป

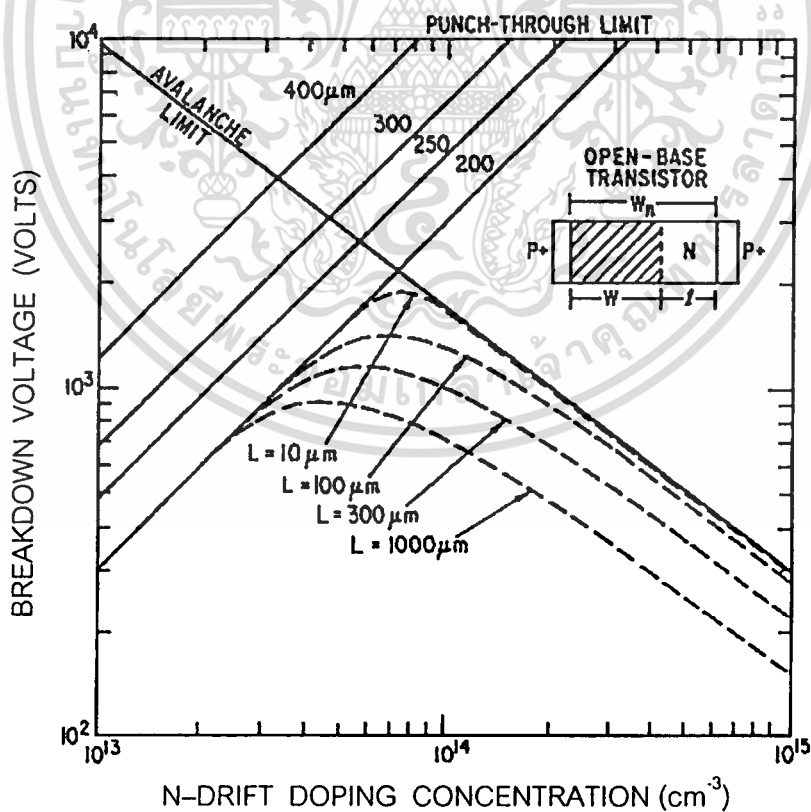


รูปที่ 2.15 ภาพตัดขวางของชิปเฟต ที่แสดงแบบจำลองแบบมอสเฟต/ไบโพลาร์ทรานซิสเตอร์

2.9 แรงดันพังทลายของทรานซิสเตอร์แบบเบสเปิด (open-base Transistor Breakdown)

ในโครงสร้างของอุปกรณ์กำลังส่วนใหญ่มักจะพบรอยต่อพี-เอ็นที่ต่อกันแบบ back-to-back ที่แฝงอยู่ในโครงสร้างของอุปกรณ์กำลังเสมอ ทำให้ความสามารถในการทนแรงดันสูงสุดของอุปกรณ์ถูกจำกัดโดยแรงดันพังทลายของทรานซิสเตอร์แบบเบสเปิดที่อยู่ในโครงสร้างของอุปกรณ์กำลัง ซึ่งผลของแรงดันพังทลายดังกล่าวจะขึ้นอยู่กับความต้านทานและระยะห่างระหว่างรอยต่อพี-เอ็นในอุปกรณ์แต่ละตัว

จากรูปที่ 2.16 แสดงถึงลักษณะของโครงสร้างทรานซิสเตอร์แบบเบสเปิด ที่มีรอยต่อพี-เอ็น รอยต่อหนึ่งถูกไบอัสย้อนกลับ ซึ่งรอยต่อดังกล่าวเปรียบเทียบกับรอยต่อของอาโนดกับรอยต่อของคาโทดในอุปกรณ์ซินเฟต เมื่อความกว้างของชั้น N-drift มีค่ามากกว่าความกว้างของบริเวณปลอดประจุของรอยต่ออาโนดที่ถูกไบอัสย้อนกลับ แรงดันพังทลายของรอยต่ออาโนดจะถูกจำกัดโดยแรงดันพังทลายแบบอะวาลานช์ ซึ่งความสัมพันธ์ระหว่างแรงดันพังทลายแบบอะวาลานช์ (avalanche breakdown) กับความต้านทานในชั้น N-drift แสดงได้ดังรูปที่ 2.16 โดยจะเห็นได้ว่าแรงดันพังทลายแบบอะวาลานช์จะลดลงเมื่อระดับอะตอมสารเจือในชั้น N-drift เพิ่มขึ้น



รูปที่ 2.16 แรงดันพังทลายของโครงสร้างทรานซิสเตอร์แบบเบสเปิด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในกรณีที่มี N-drift มีระยะแคบๆ แรงดันพังทลายของทรานซิสเตอร์แบบเบสเปิดจะเกิดขึ้นจากการฉีดอิเล็กตรอนจากอิมิตเตอร์เหมือนกับว่า ชั้นปลอดประจุพาหะของอาโนดแพร่เข้าไปเกือบถึงรอยต่อของคาโอด แต่ในกรณีที่ระยะการแพร่ของประจุพาหะส่วนน้อยในชั้น N-drift มีค่าน้อยมาก แรงดันพังทลายของอาโนดจะเกิดเมื่อมีการทะลุถึงกันของบริเวณปลอดประจุพาหะ ซึ่งในกรณีนี้ แรงดันพังทลายของรอยต่อแบบ abrupt สามารถหาได้จากสมการ

$$V_{PT} = \frac{qN_D}{2\epsilon_s} W_N^2 \quad (2.14)$$

เมื่อ N_D คือ ระดับอะตอมสารเจือในชั้น N-drift

สำหรับกรณีที่ความกว้างของชั้น N-drift มีค่ามาก แรงดันพังทลายแบบพังก์ชัน-ทรูจะลดลงเมื่อเพิ่มความต้านทานในชั้น N-drift ดังแสดงในรูปที่ 2.16

อย่างไรก็ตามแรงดันพังทลายของอุปกรณ์อาจจะถูกจำกัดโดยแรงดันพังทลายแบบอะวาลานซ์หรือแบบพังก์ชัน-ทรู ทั้งนี้ขึ้นอยู่กับความกว้างและความต้านทานของชั้น N-drift ซึ่งในทางปฏิบัติระดับสูงสุดของแรงดันพังทลายไม่สามารถกำหนดได้โดยจุดตัดระหว่างขีดจำกัดของแรงดันพังทลายแบบอะวาลานซ์และแบบพังก์ชัน-ทรู ดังแสดงในรูปที่ 2.16 เนื่องจากขีดจำกัดของระยะการแพร่ของประจุพาหะส่วนน้อยในชั้น N-drift ซึ่งจะเกิดเมื่อผลรวมของตัวประกอบการคูณ (multiplication factor) และ base transport factor (α_T) มีค่าเท่ากับ 1 ดังนั้นจึงสามารถหาค่า base transport factor ได้จาก

$$\alpha_T = \frac{1}{\cosh\left(\frac{l}{L_p}\right)} \quad (2.15)$$

เมื่อ l คือ ความกว้างของบริเวณปลอดพาหะในชั้น N-drift

L_p คือ ระยะการแพร่ของโฮล

2.10 การแพร่สารเจือ [9]

การแพร่สารเจือโดยกระบวนการแพร่สารเจือด้วยความร้อนเป็นการเติมและควบคุมปริมาณของอะตอมสารเจือให้เข้าไปในผลึกสารกึ่งตัวนำในบริเวณที่ต้องการโดยอาศัยความร้อน ในทางปฏิบัติกระบวนการแพร่จะถูกแบ่งออกเป็น 2 ขั้นตอน ตามลำดับต่อไปนี้ คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.10.1 Predeposition

การ Predeposition เป็นการแพร่ชั้นต้นเพื่อกำหนดและควบคุมปริมาณสารเจือที่เข้าไปในผลึกสารกึ่งตัวนำ ซึ่งจะตอมสารเจือจะแพร่เข้าไปในผลึกซิลิคอนได้มากหรือน้อยขึ้นอยู่กับค่า "Solid Solubility" ของอะตอมสารเจือซึ่งจะมีค่าจำกัดที่อุณหภูมิค่าหนึ่งซึ่งเราสามารถคำนวณจากการกระจายของอะตอมสารเจือได้จากสมการ

$$N_{(x,t)} = N_0 \operatorname{erfc} \left(\frac{X}{2\sqrt{D_1 t_1}} \right) \quad (2.16)$$

- เมื่อ N_0 คือ ค่า Solid Solubility ของสารเจือ (cm^{-3})
 erfc คือ ค่าองค์ประกอบของฟังก์ชันคลาดเคลื่อน (error function complementary)
 X คือ ระยะทางจากผิวหน้าลึกลงไปในแผ่นผลึก (cm)
 D_1 คือ สัมประสิทธิ์การแพร่ (diffusion coefficient) ในการ Predeposition (cm^2/s)
 t_1 คือ เวลาในการ deposition (s)

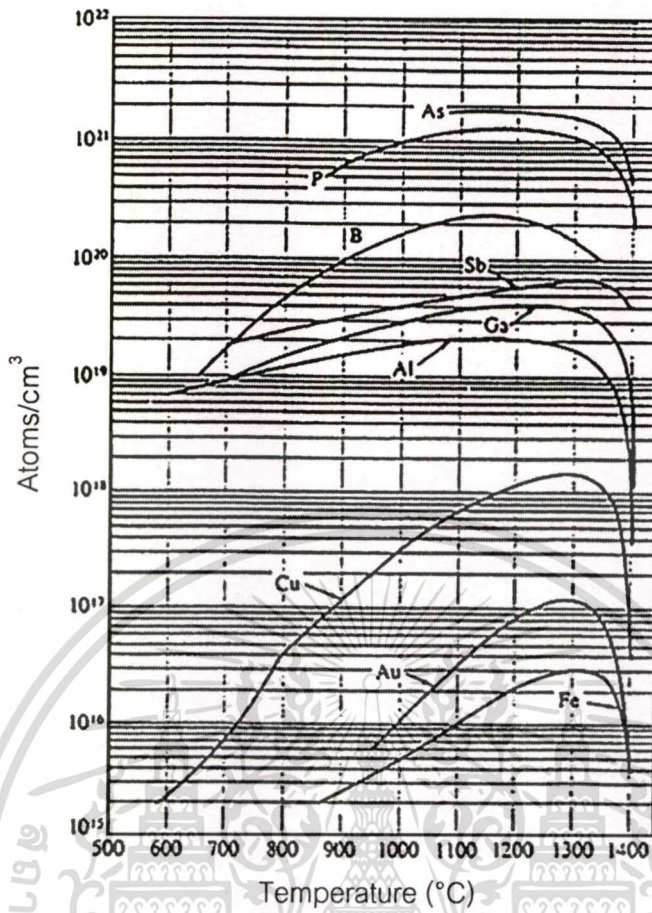
โดยที่ค่า N_0 , D_1 และ erfc หาได้จากกราฟในรูปที่ 2.15, 2.16 และ 2.17 ตามลำดับและจำนวนความหนาแน่นอะตอมสารเจือทั้งหมด (Q) จากการ Predeposition จะเป็นตามสมการ

$$Q = \int_0^a N(X,t) dx = \frac{2}{\sqrt{\pi}} N_0 \sqrt{D_1 t_1} \quad (2.17)$$

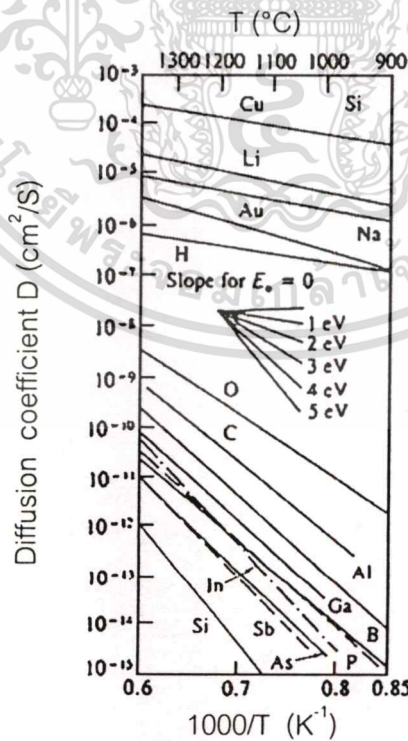
ส่วนความลึกของรอยต่อที่ได้จาก Predeposition จะได้โดยเงื่อนไขขอบเขตของ $N(x,t) = N_{BG}$ ดังนั้นจะได้

$$X_j = \sqrt{4D_1 t_1} \operatorname{erfc}^{-1} \frac{[N_{BG}]}{N_0} \quad (2.18)$$

เมื่อ N_{BG} คือ ความหนาแน่นอะตอมสารเจือพื้นฐาน (background doping concentration)



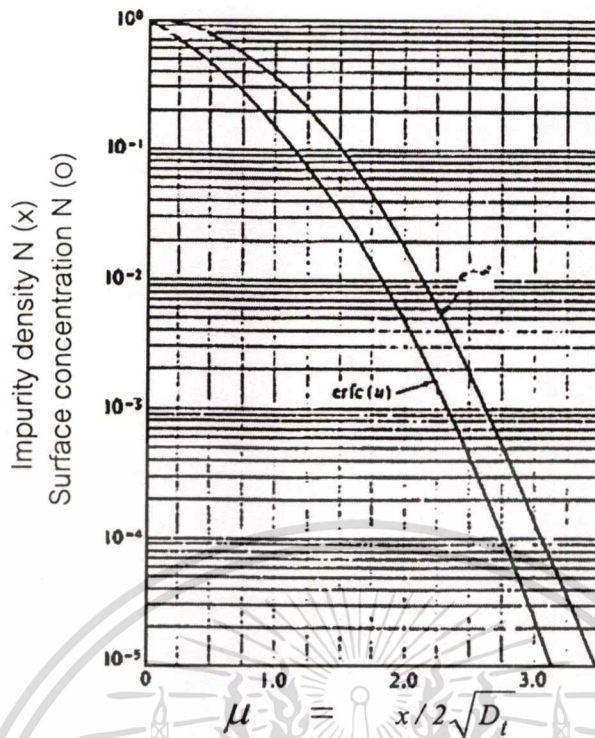
รูปที่ 2.17 กราฟความเข้มข้นระหว่างค่า Solid Solubility ของสารเจือต่างๆ ในซิลิคอน



รูปที่ 2.18 กราฟความเข้มข้นระหว่างสัมประสิทธิ์การแพร่ของอะตอมสารเจือต่างชนิดในแผ่น

ผลึกซิลิคอนกับอุณหภูมิ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ในการเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.19 กราฟนอร์มอลไลน์เพื่อหาการกระจายของสารเจือทั้งแบบ erfc และ Gaussian

ตารางที่ 2.1 แสดงสารประกอบแหล่งกำเนิดสารเจือ [7]

ชนิดธาตุ	ชื่อธาตุ	ค่า Solid Solubility	สปต.การแพร่ (1100 °C) (cm ² /s)	ชื่อสารประกอบ	สูตร	สถานะ
เอิน	พลวง	7 × 10 ¹⁹ (1250 °C)	2.5 × 10 ⁻¹⁴	Antimony trioxide	Sb ₂ O ₃	แข็ง
				Arsenic trioxide	As ₂ O ₃	แข็ง
	ฟอสฟอรัส	1.8 × 10 ²¹ (1150 °C)	3 × 10 ⁻¹⁴	Arsenic	AsH ₃	ก๊าซ
				Phos. pentoxide	P ₂ O ₅	แข็ง
				Phos. oxychloride	POCl ₃	เหลว
				Phosphide	PH ₃	ก๊าซ
			Silicon pyrophosphate	SIP ₂ O ₇	แข็ง	
ฟิ	โบรอน	5 × 10 ²¹ (1250 °C)	3 × 10 ⁻¹³	Boron trioxide	B ₂ O ₃	แข็ง
				Boron tribomide	BBr ₃	เหลว
				Diborane	B ₂ H ₆	ก๊าซ
				Boron trichloride	BCl ₃	ก๊าซ
				Boron nitride	BN	แข็ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.10.2 การขับลึก (drive-in)

การขับลึกเป็นกระบวนการที่ทำต่อจากการ Predeposition เพื่อที่จะทำให้อะตอมสารเจือแพร่ลึกเข้าไปในผลึกซิลิคอนตามต้องการ ซึ่งในขั้นตอนนี้มักจะมีการสร้างชั้นซิลิคอนไดออกไซด์ที่ผิวของแผ่นผลึกด้วย เพื่อใช้เป็นหน้ากากในการแพร่อะตอมสารเจือครั้งต่อไป อย่างไรก็ตามการกำหนดช่วงเวลาของการขับลึก อุณหภูมิและก๊าซในบรรยากาศ ทำให้สามารถกำหนดค่าต่อไปนี้ได้ คือ

1. ความลึกของรอยต่อในขั้นสุดท้าย
2. ความหนาของชั้นออกไซด์ที่เกิดขึ้นใหม่เหนือบริเวณที่ถูก Predeposition
3. การกระจายของอะตอมสารเจือในผลึกซิลิคอนอย่างถูกต้อง

โดยที่ลักษณะการกระจายของอะตอมสารเจือหลังการขับลึกจะเป็นไปตามกราฟ ดังรูปที่

2.20 ซึ่งเป็นการกระจายแบบ Gaussian ซึ่งสามารถคำนวณหาได้โดยอาศัยสมการ

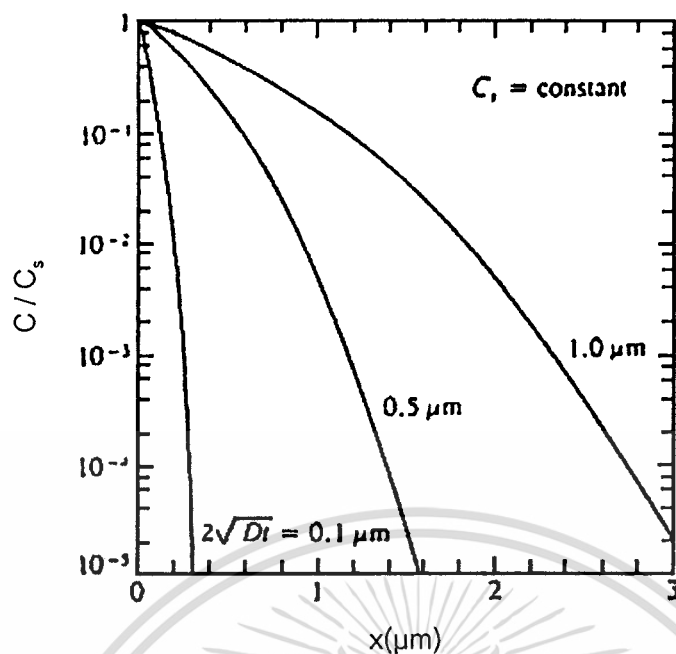
$$N(x,t) = \frac{Q \exp(-x^2)}{\sqrt{XD_2t_2} \cdot 4D_2t_2} \quad (2.19)$$

เมื่อ D_2 คือ สัมประสิทธิ์การแพร่ในการขับลึก (cm^2/s)

t_2 คือ เวลาในการขับลึก (s)

ส่วนความลึกของรอยต่อภายหลังจากการขับลึก โดยเงื่อนไขของขอบเขตที่ $N(x,t) = N_{BG}$ จะได้เป็น

$$x_j^2 = 4D_2t_2 \ln \left(\frac{Q}{N_{BG} \sqrt{XD_2t_2}} \right) \quad (2.20)$$



รูปที่ 2.20 การกระจายความหนาแน่นอะตอมสารเจือหลังการ Predeposition และการขับลึก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การออกแบบซินเฟต

ในการออกแบบอุปกรณ์กำลังให้มีประสิทธิภาพสูงสุดนั้น จำเป็นที่จะต้องศึกษาถึงโครงสร้างและหลักการทำงานของอุปกรณ์อย่างละเอียดเสียก่อน อย่างไรก็ตามสิ่งสำคัญอีกประการหนึ่งที่จะเป็นตัวกำหนดการออกแบบคือ ความสามารถของเทคโนโลยีที่ใช้ในการสร้าง สำหรับวิทยานิพนธ์ฉบับนี้ได้ทำการออกแบบสร้างอุปกรณ์ซินเฟตที่เหมาะสมกับกระบวนการสร้าง โดยใช้เทคโนโลยีการแพร่สารเจือโดยใช้ความร้อน

3.1 การเลือกแผ่นผลึกเริ่มต้น

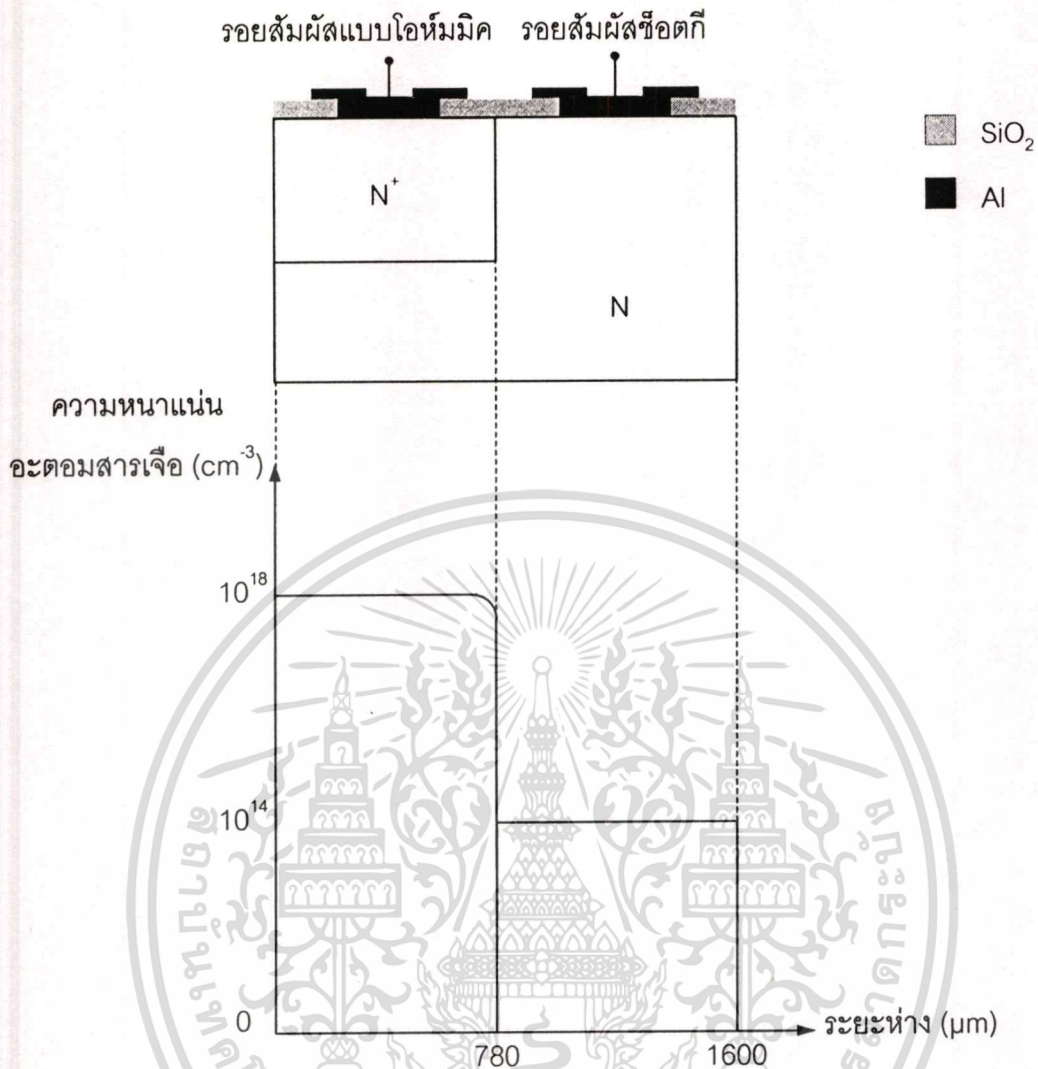
ในการเลือกแผ่นผลึกเริ่มต้นเพื่อใช้ในกระบวนการสร้างอุปกรณ์สารกึ่งตัวนำนั้น สิ่งแรกที่ต้องพิจารณา คือ ชนิดของสารหรือสารประกอบของแผ่นผลึกสารกึ่งตัวนำเริ่มต้น โดยทั่วไปนิยมใช้กันอยู่ 2 ชนิด คือ ซิลิคอนและแกลเลียมอะเซไนด์ แต่สำหรับวิทยานิพนธ์ฉบับนี้เลือกใช้แผ่นผลึกสารกึ่งตัวนำชนิดซิลิคอน ทั้งนี้เนื่องจากหาง่าย, มีราคาถูกและไม่ทำให้เกิดสารพิษจากกระบวนการสร้าง โดยแผ่นผลึกซิลิคอนที่ใช้ได้มาจากวิธีไซโครลสกี (Czochralski : CZ) หรือวิธีฟลอตโซน (Float Zone : FZ) แล้วนำมาตัดเป็นแผ่นบางๆ เส้นผ่านศูนย์กลาง 50-200 mm จากนั้นนำไปขัดผิวให้เรียบพร้อมที่จะนำไปใช้ในกระบวนการสร้างสารกึ่งตัวนำต่อไป นอกจากนั้นในการเลือกแผ่นผลึกซิลิคอนที่เหมาะสมในการสร้างซินเฟตยังต้องคำนึงถึงความคล่องตัวของประจุพาหะ และความหนาแน่นของอะตอมสารเจือของฐานรอง เพื่อที่จะได้อุปกรณ์ที่สามารถนำกระแสได้สูง, มีความสามารถในการทนแรงดันพังทลายสูงและมีความเร็วในการสวิตชิงสูงตามต้องการ

ดังนั้นในการสร้างอุปกรณ์ซินเฟตโครงสร้างแบบพลาแนร์นั้นจะเลือกใช้แผ่นซิลิคอนชนิด N ผลึกเชิงเดี่ยวระนาบ (100) พิกัดความต้านทาน 7-21 Ω -cm เนื่องจากระนาบ (100) มีค่าความคล่องตัวของอิเล็กตรอนสูงและความต้านทานของแผ่นผลึกฐานรองก็พอที่จะสามารถรองรับแรงดันพังทลายตามที่ต้องการได้

3.2 การออกแบบรอยสัมผัสขั้วต่อที่ระหว่างอลูมิเนียมและซิลิคอนชนิดเอ็น

รอยสัมผัสขั้วต่อก็คือส่วนประกอบที่สำคัญของซินเฟต จึงมีความจำเป็นที่จะต้องศึกษาและตรวจสอบรอยสัมผัสขั้วต่อตัวอย่างละเอียดเพื่อประสิทธิภาพการทำงานที่ดีของซินเฟต รอยสัมผัสขั้วต่อที่ออกแบบมาเพื่อศึกษาและตรวจสอบ มีโครงสร้างเป็นรอยสัมผัสขั้วต่อที่ระหว่างอลูมิเนียมและซิลิคอนชนิดเอ็น ดังรูปที่ 3.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.1 โครงสร้างแบบพลานาร์ของรอยสั้มีด้สซ้อตกีระหว่างอลูมิเนียมกับซิลิคอนชนิดเอ็น

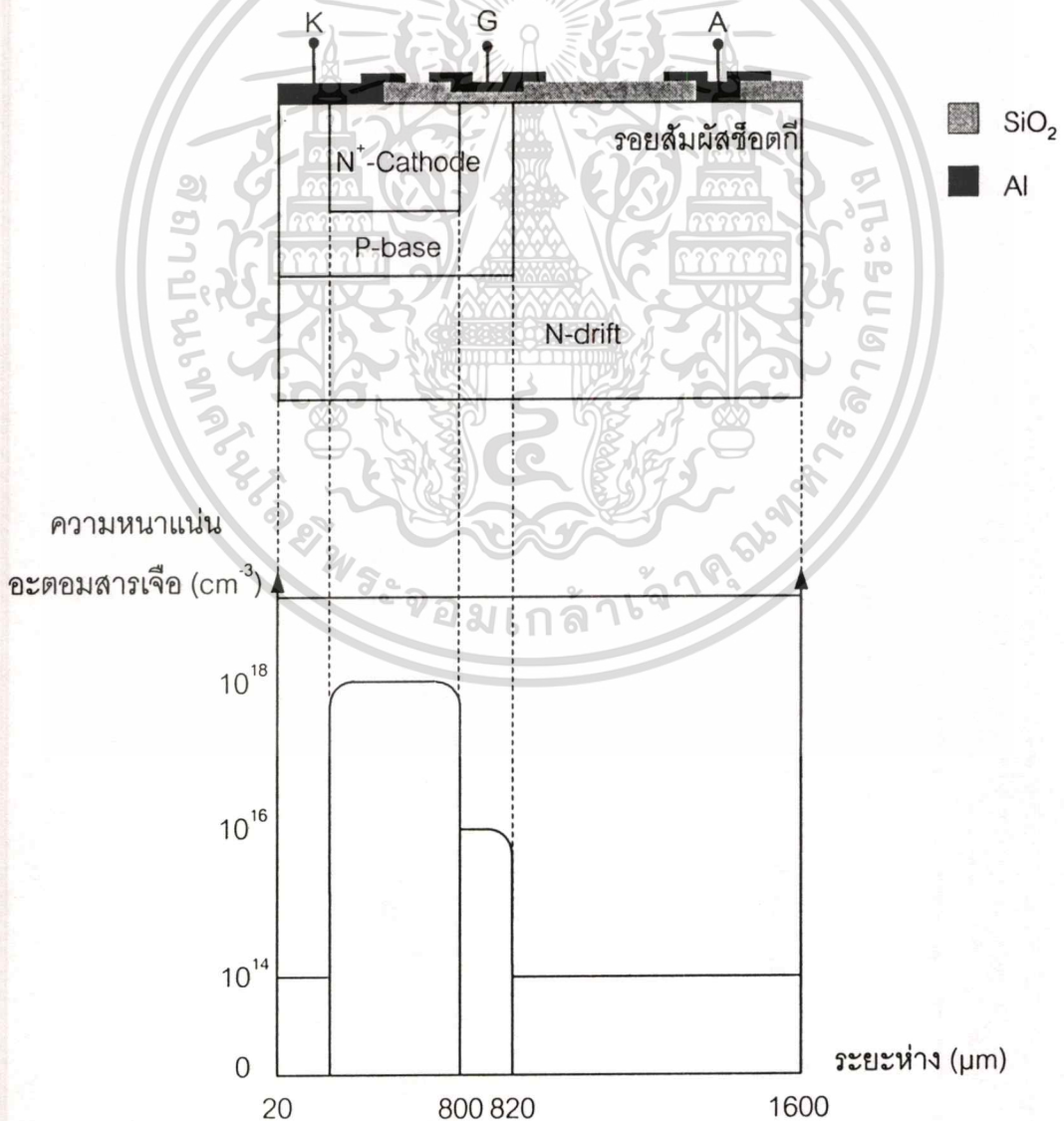
จากรูปที่ 3.1 จะเห็นว่า รอยสั้มีด้สซ้อตกีที่สร้างขึ้นเป็นแบบพลานาร์ เพื่อให้สอดคล้องกับโครงสร้างรอยสั้มีด้สซ้อตกีภายในซินเฟต และโครงสร้างแบบพลานาร์ยังสะดวกในการเปลี่ยนแปลงตัวแปรทางเรขาคณิตได้ง่าย จึงเหมาะสมที่จะออกแบบเพื่อศึกษาการทำงานของรอยสั้มีด้สซ้อตกีระหว่างอลูมิเนียมกับซิลิคอนชนิดเอ็น

โครงสร้างของรอยสั้มีด้สซ้อตกีแบบพลานาร์ ประกอบด้วย 3 ชั้น คือ N⁺-N-P สร้างขึ้นโดยกระบวนการแพร่สารเจือด้วยความร้อนโดยเริ่มจากแผ่นซิลิคอนชนิด N ผลึกเชิงเดี่ยวระนาบ (100) จากนั้นจึงแพร่อะตอมสารเจือโดยการแพร่ในส่วน N⁺ แล้วจึงเคลือบอลูมิเนียมเพื่อสร้างขั้วสั้มีด้สและสร้างลวดลายอลูมิเนียม จากนั้นนำไปซินเตอร์ริงที่อุณหภูมิ 200 °C, 300 °C, 400 °C และ 500 °C ที่เวลา 5 และ 15 นาทีตามลำดับ เพื่อหาอุณหภูมิและเวลาในการซินเตอร์ริงที่เหมาะสม เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมในการสร้างรอยสัมผัสขั้วต่อที่ระหว่างอลูมิเนียมกับซิลิคอนชนิดเอ็น เพื่อให้ได้คุณสมบัติทางไฟฟ้าตามต้องการ

3.3 การออกแบบโครงสร้างซินเฟตในแนวระนาบ

โดยทั่วไปอุปกรณ์กำลังจำเป็นต้องมีขนาดใหญ่ เพื่อให้มีความสามารถในการนำกระแสและทนแรงดันพังทลายสูง ดังนั้นจึงนิยมสร้างโดยอาศัยโครงสร้างในแนวตั้งเพื่อลดขนาดของตัวอุปกรณ์ แต่ถึงอย่างไรก็ตามในวิทยานิพนธ์ฉบับนี้ ได้ทำการออกแบบอุปกรณ์ซินเฟตแต่เพียงโครงสร้างในแนวระนาบ ทั้งนี้เนื่องมาจากโครงสร้างในแนวระนาบสามารถที่จะเปลี่ยนแปลงตัวแปรทางเรขาคณิตได้ง่าย จึงเหมาะสมที่จะออกแบบเพื่อศึกษาผลของตัวแปรทางเรขาคณิตต่างๆ ที่มีต่อการทำงานของซินเฟต นอกจากนี้ยังสร้างร่วมกับวงจรรวมได้ง่ายกว่าโครงสร้างในแนวตั้งด้วย



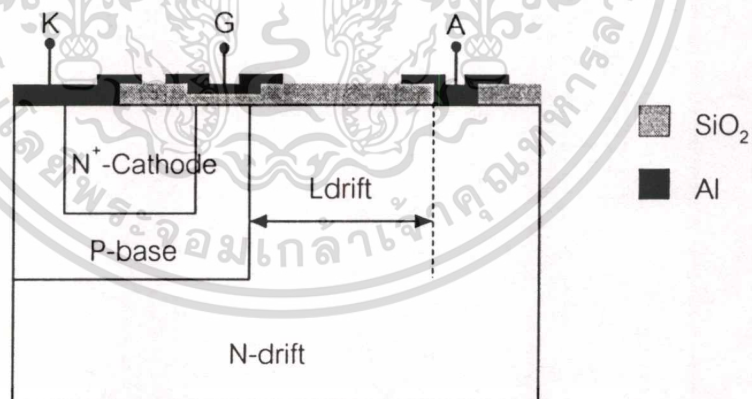
เอก.รูปที่ 3.2 โครงสร้าง N⁺P-N-Al ในแนวระนาบของซินเฟต นั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงสร้างซินเฟต ประกอบด้วย 4 ส่วน คือ N'-P-N-Al ดังแสดงในรูปที่ 3.2 สร้างขึ้นโดยกระบวนการแพร่สารเจือด้วยความร้อน โดยเริ่มจากแผ่นซิลิคอนชนิด N ผลึกเชิงเดี่ยว ระบาย (100) จากนั้นจึงแพร่อะตอมสารเจือ โดยจะทำการแพร่อะตอมสารเจือในส่วน P-base และ N'-Cathode แล้วจึงสร้างรอยสัมผัสขั้วต่อกั-อาโนดตามลำดับ ทำให้ได้โครงสร้าง N'-P-N-Al ในแนวระนาบ

3.4 การออกแบบเพื่อศึกษาผลของความกว้างของชั้น N-drift

จากทฤษฎีซินเฟต พบว่า ความกว้างของชั้น N-drift มีผลต่ออัตราการขยายกระแสของไบโพลาร์ทรานซิสเตอร์ P-N-P ในโครงสร้างซินเฟต [8], [9] ดังนั้นจึงมีผลโดยตรงต่อปริมาณกระแสไหลที่ถูกฉีดเข้าไปยังชั้น N-drift ซึ่งเท่ากับส่งผลต่อความสามารถในการนำกระแสของซินเฟตในสภาวะนำกระแสไปหน้าด้วย ทั้งนี้เนื่องจากโพลที่ถูกฉีดเข้าไปในชั้น N-drift จะทำให้เกิดการมอดูเลตสภาพนำ ส่งผลให้ความต้านทานในสภาวะนำกระแสของอุปกรณ์ลดลง

ในการออกแบบเพื่อศึกษาผลของความกว้างของชั้น N-drift ในวิทยานิพนธ์ฉบับนี้จะใช้โครงสร้างในแนวระนาบในการศึกษาผลของความกว้างของชั้น N-drift ทั้งนี้เพื่อความสะดวกในการออกแบบและสร้างอุปกรณ์ซินเฟตที่มีความกว้างของชั้น N-drift หลากๆ ค่า ตั้งแต่ 60, 80, 100, 120, 150, 200 และ 250 μm ตามลำดับ



รูปที่ 3.3 ซินเฟตโครงสร้างแบบพลาเนอร์ ที่ใช้ศึกษาความกว้างของชั้น N-drift ที่เหมาะสม

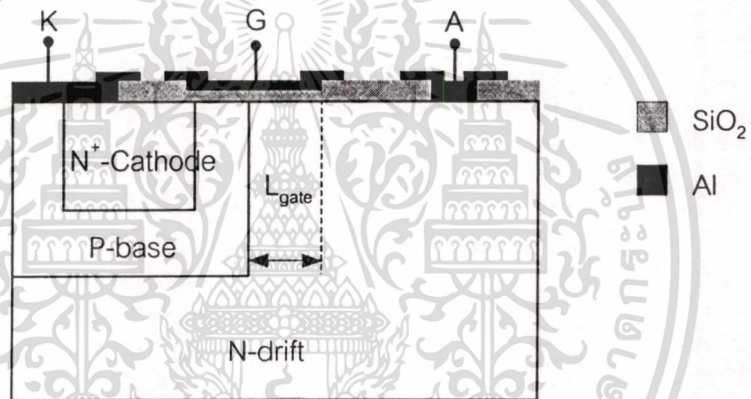
3.5 การออกแบบเพื่อศึกษาผลของความกว้างของเกตออกไซด์

เกตออกไซด์เป็นตัวแปรหนึ่งที่มีความสำคัญมากในอุปกรณ์ตระกูลมอส เนื่องจากเป็นส่วนที่ควบคุมการไหลของกระแส และความหนาของเกตออกไซด์จะมีผลต่อแรงดันที่จะใช้ในการขับเคลื่อน

เกตและยังมีผลต่อค่าทรานคอนดักแตนซ์ในโครงสร้างมอสอีกด้วย ซึ่งโดยทั่วไปเกตออกไซด์ของไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซินเฟต, มอสเฟตกำลังและ IGBT จะมีความหนาประมาณ 1000 Å

สำหรับความกว้างของเกตออกไซด์ก็เป็นตัวแปรหนึ่งที่จะต้องมามีค่าที่เหมาะสมเพื่อให้ได้อุปกรณ์ที่มีประสิทธิภาพสูงสุด เนื่องจากในสภาวะนำกระแสไปหน้า แรงดันไบอัสค่าบวกที่ให้กับส่วนเกต นอกจากจะเหนี่ยวนำให้เกิดช่องทางเดินกระแสที่ผิวของชั้น P-base ทำให้บริเวณดังกล่าวมีความต้านทานน้อยและจะส่งผลต่อความสามารถในการนำกระแสของอุปกรณ์ และผลของความกว้างของเกตออกไซด์ที่ยื่นเข้าไปในชั้น P-base ยังจะส่งผลต่อความกว้างของบริเวณปลอดประจุพาหะที่ขอบของรอยต่อ P-base กับ N-drift [3] ดังแสดงในรูปที่ 3.4 ดังนั้นในการพิจารณาออกแบบตามความกว้างของเกตออกไซด์จึงต้องคำนึงถึงค่าที่เหมาะสม เพื่อให้ได้อุปกรณ์ที่มีประสิทธิภาพสูงสุดตามต้องการ โดยวิทยานิพนธ์ฉบับนี้ได้ทำการออกแบบสร้างเกตออกไซด์ที่มีส่วนซ้อนทับบนชั้น N-drift (L_{gate}) ตั้งแต่ 10, 20, 30, 40 และ 50 μm ตามลำดับ



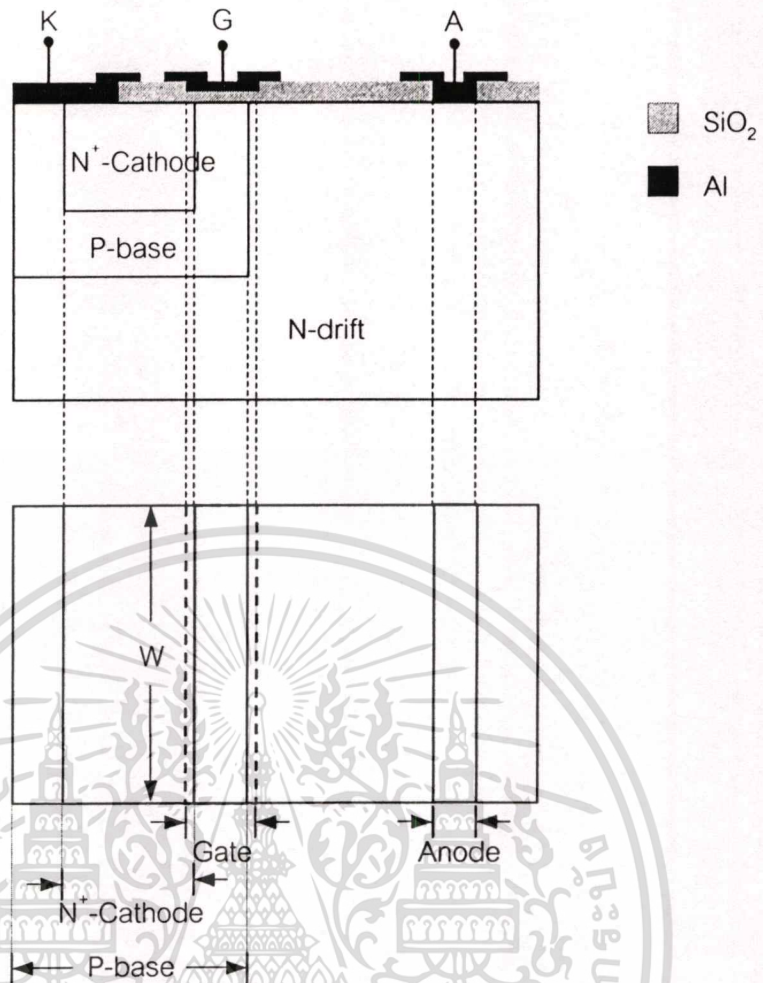
รูปที่ 3.4 ซินเฟตโครงสร้างแบบพลาแนร์ ที่ใช้ศึกษาความกว้างของเกตออกไซด์ที่เหมาะสม

3.6 การออกแบบเพื่อศึกษาผลของความกว้างของช่องทางเดินกระแส

จากทฤษฎีซินเฟต พบว่า ความกว้างของช่องทางเดินกระแสมีผลต่อปริมาณกระแสที่ไหลผ่านช่องทางเดินกระแส ซึ่งมีผลโดยตรงต่อกระแสรวมที่ไหลในโครงสร้างซินเฟต [11] ความกว้างของช่องทางเดินกระแสจึงมีผลต่อความสามารถในการนำกระแสของซินเฟตในสภาวะนำกระแสไปหน้าด้วย

ในการออกแบบเพื่อศึกษาผลของความกว้างของช่องทางเดินกระแสในวิทยานิพนธ์ฉบับนี้จึงเลือกที่จะใช้โครงสร้างแบบพลาแนร์ ทั้งนี้เพื่อความสะดวกในการออกแบบและสร้างอุปกรณ์ซินเฟตที่มีความกว้างของช่องทางเดินกระแส (W) หลายนๆ ค่าตั้งแต่ 2400, 3600, 4800 และ 5400 μm ตามลำดับ ดังแสดงในรูปที่ 3.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.5 ซินเฟตโครงสร้างแบบพลาแนรีที่ใช้ศึกษาความกว้างของช่องทางเดินกระแส

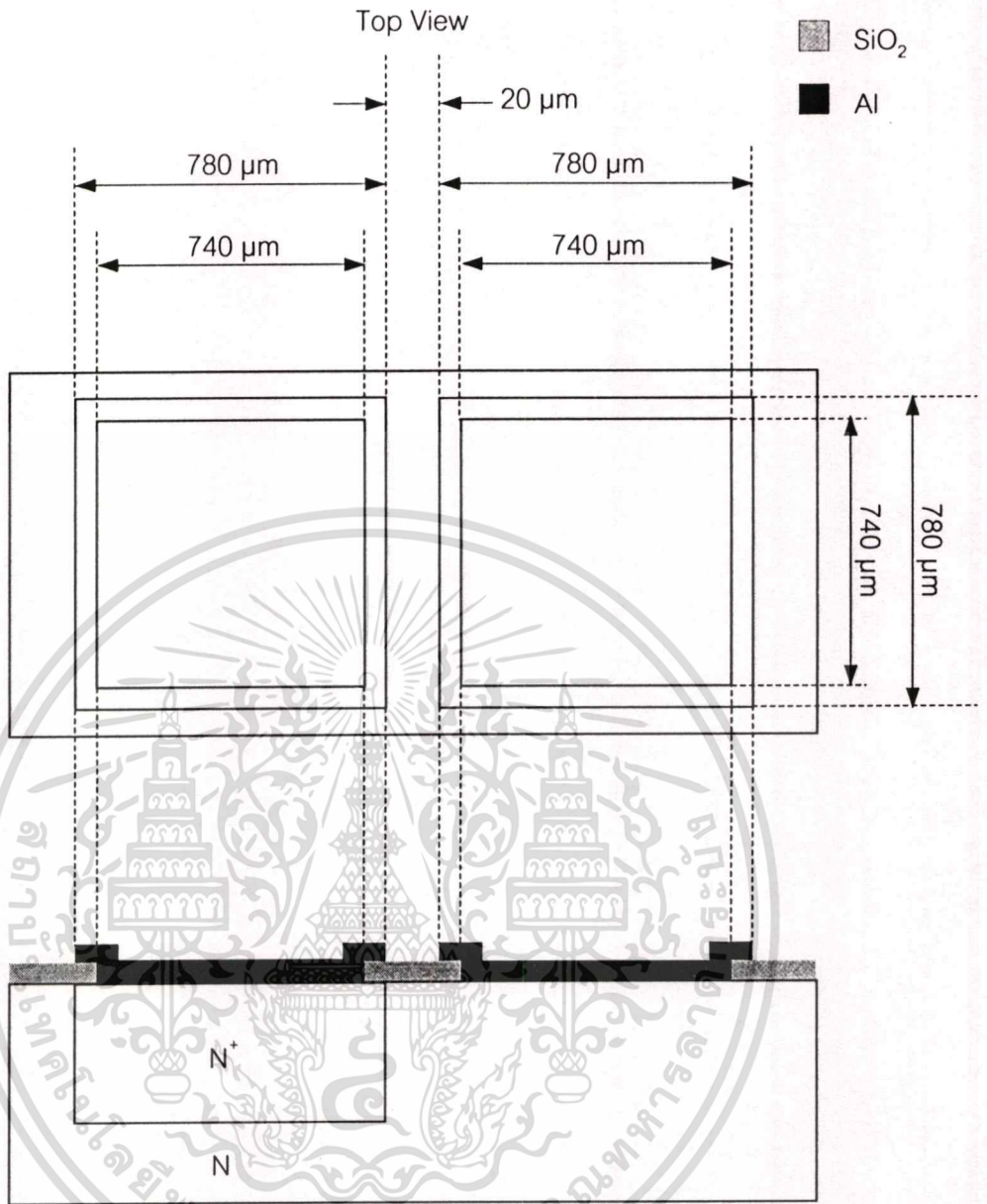
3.7 การออกแบบและสร้างกระจกต้นแบบของรอยสัมผัสขีตึก

เมื่อทำการศึกษาโครงสร้างและคุณสมบัติของตัวแปรต่างๆ ของรอยสัมผัสขีตึกจนละเอียดแล้ว จึงทำการออกแบบลวดลายต่างๆ ลงบนกระดาษกราฟต้นแบบ โดยออกแบบให้มีขนาดใหญ่เป็น 50 เท่าของอุปกรณ์จริง ด้วยการออกแบบลวดลายทุกชิ้นลงบนกระดาษกราฟต้นแบบแผ่นเดียวกันเพื่อป้องกันการคลาดเคลื่อน จากนั้นจึงนำไปทาบด้วยแผ่นโพลีเอสเตอร์บนโต๊ะไมโครคัทเตอร์เพื่อตัดเป็นลวดลายแต่ละชิ้นตามที่ต้องการได้ แล้วจึงนำต้นแบบที่ได้ไปถ่ายย่อส่วน 50 เท่าลงบนกระจกต้นแบบ (Photo Mask) ขนาด 3" x 3" ซึ่งในวิทยานิพนธ์ฉบับนี้ได้ทำการออกแบบกระจกต้นแบบสำหรับสร้างรอยสัมผัสขีตึกโครงสร้างแบบพลาแนรีไว้ทั้งหมดรวม 3 แผ่น ดังต่อไปนี้

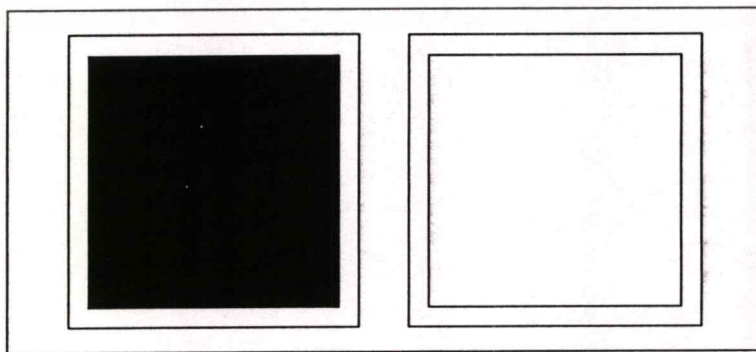
แผ่นที่ 1 ใช้สำหรับเปิดช่องซิลิคอนไดออกไซด์ เพื่อแพร่สารเจือฟอสฟอรัสในการสร้างชั้น N⁺

แผ่นที่ 2 ใช้สำหรับเปิดช่องซิลิคอนไดออกไซด์ เพื่อสร้างขั้วอลูมิเนียม

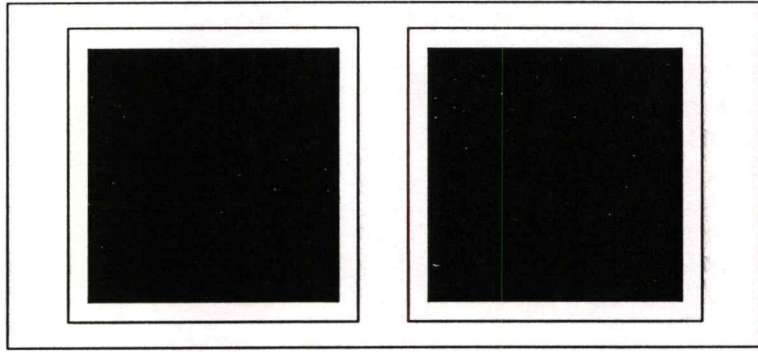
แผ่นที่ 3 ใช้สำหรับสร้างลวดลายอลูมิเนียมเพื่อการศึกษานั้น ไม่นุญาติให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



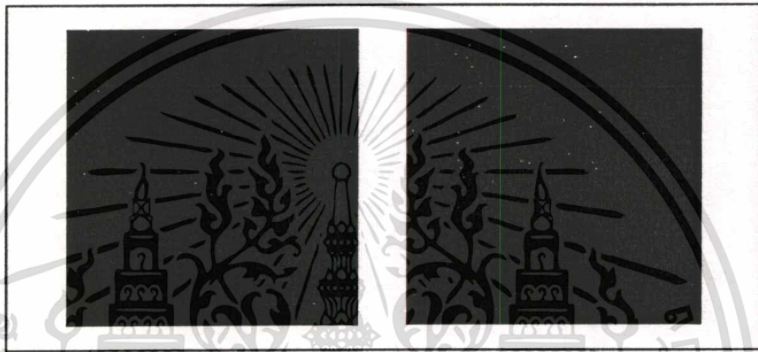
รูปที่ 3.6 ลวดลายทั้งหมดของรอยสลัมผัสดิจิตอลที่โครงสร้างแบบพลาสมาอาร์บนกระดาดกราฟไฮ



เอกสาร (ก) นี้เป็นฟิล์มกระจกสำหรับสร้างชั้น N⁺ ใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข) फिल्मกระจกสำหรับเปิดช่องสัมผัสนโลหะ



(ค) फिल्मกระจกสำหรับสร้างขั้วสัมผัสนโลหะ

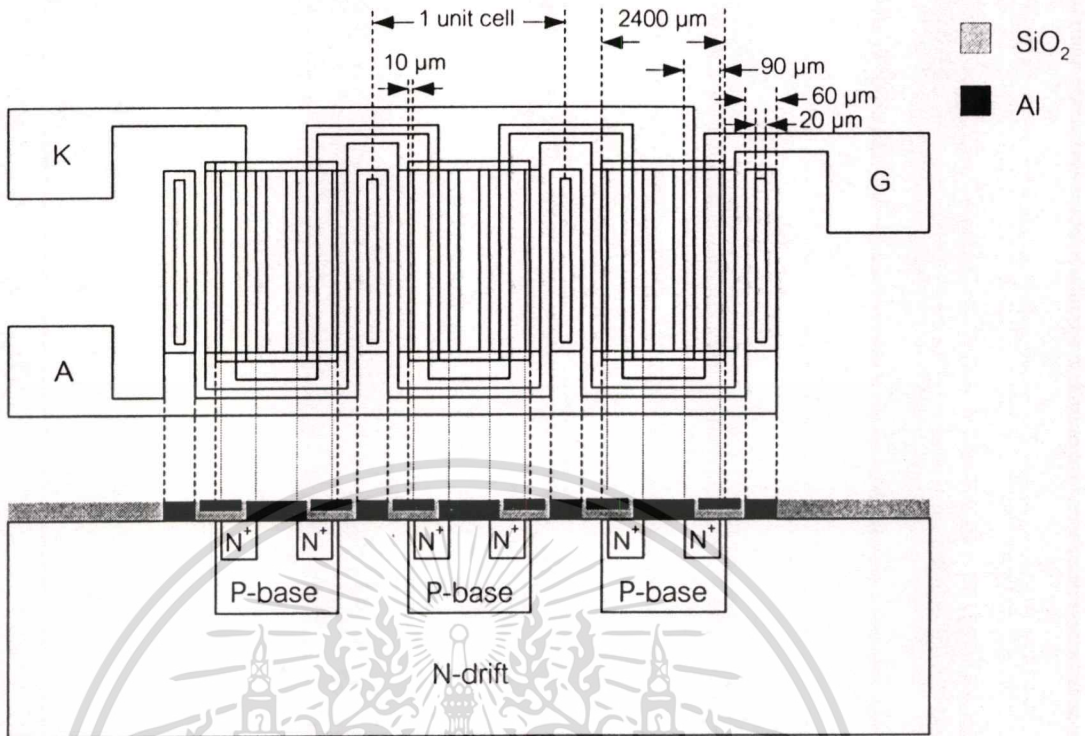
รูปที่ 3.7 फिल्मกระจกที่ออกแบบใช้สำหรับการสร้างรอยสัมผัสน็อดที่โครงสร้างแบบพลาเนาร์

3.8 การออกแบบและสร้างกระจกต้นแบบของซินเฟด

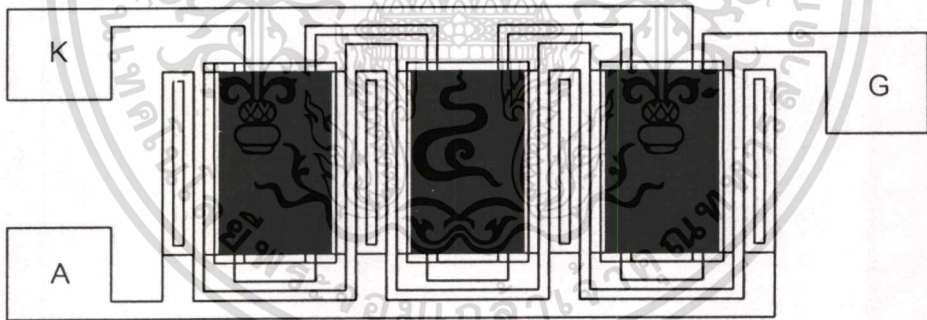
เมื่อทำการศึกษาโครงสร้างและคุณสมบัติของตัวแปรต่างๆ ของซินเฟดจนละเอียดแล้ว จึงทำการออกแบบลวดลายต่างๆ ลงบนกระจกกราฟต้นแบบ ซึ่งในวิทยานิพนธ์ฉบับนี้ได้ทำการออกแบบกระจกต้นแบบสำหรับสร้างอุปกรณ์ซินเฟดโครงสร้างแนวระนาบไว้ทั้งหมดรวม 6 แผ่น โดยเป็นกระจกต้นแบบพิเศษ 1 แผ่น คือ กระจกต้นแบบที่ใช้สำหรับสร้างขั้ว P⁺-collector สำหรับ IGBT และเป็นกระจกต้นแบบสำหรับกระบวนการสร้างซินเฟดพื้นฐาน 5 แผ่นด้วยกัน ดังต่อไปนี้

- แผ่นที่ 1 เป็น P-base mask
- แผ่นที่ 2 เป็น N⁺-Cathode mask
- แผ่นที่ 3 เป็น gate oxide mask
- แผ่นที่ 4 เป็น contact mask, Schottky contact mask
- แผ่นที่ 5 เป็น metal mask

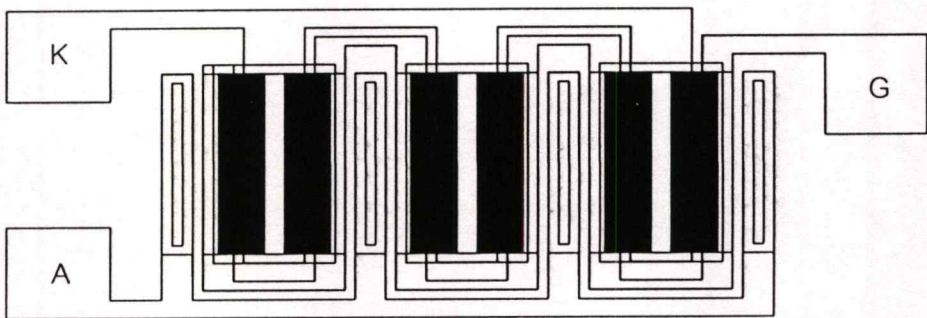
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



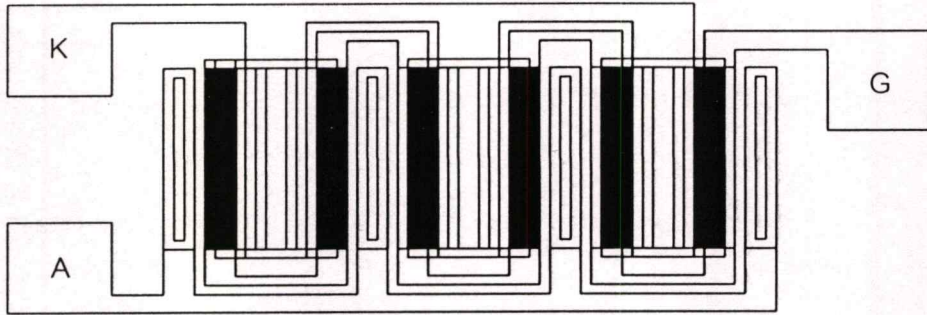
รูปที่ 3.8 ลวดลายทั้งหมดของซินเฟดโครงสร้างแบบพลาแนร์บนกระดาษกราฟไข



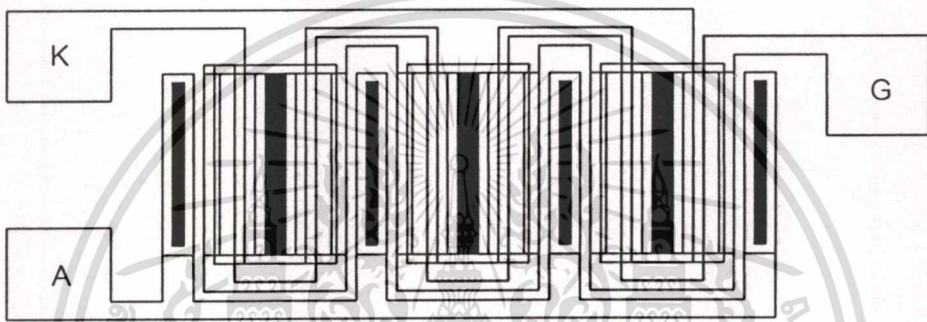
(ก) फिल्मกระจกสำหรับสร้างชั้น P-base



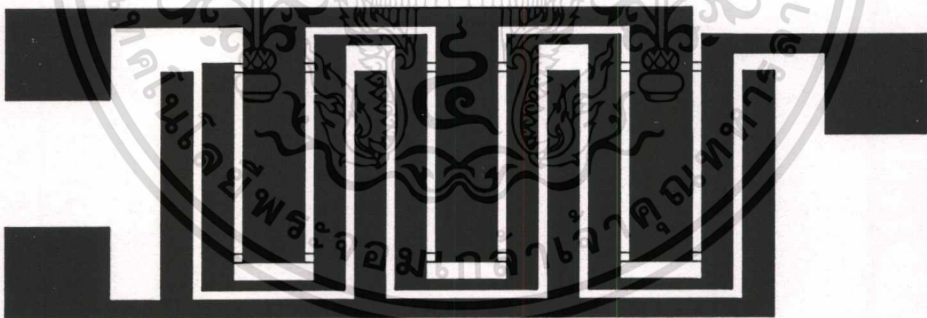
เอกส(ข) फिल्मกระจกสำหรับสร้างชั้น N⁺-Cathode การศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ค) फिल्मกระจกสำหรับสร้างเททออกไซด์



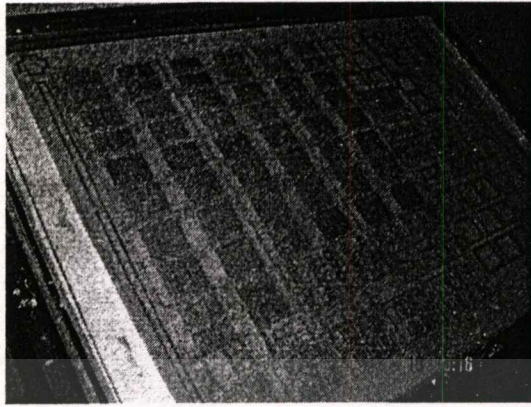
(ง) फिल्मกระจกสำหรับเปิดของสั้มผัสโลหะ



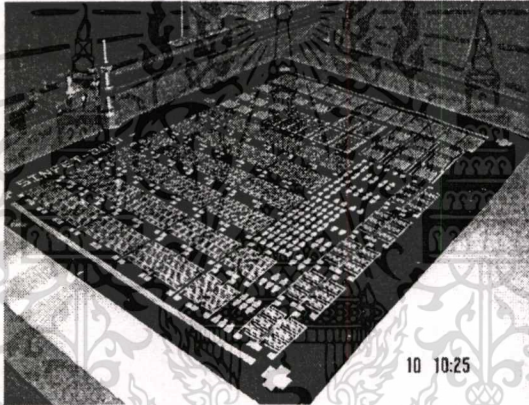
(จ) फिल्मกระจกสำหรับสร้างขั้วสัมผัสโลหะ

รูปที่ 3.9 फिल्मกระจกที่ออกแบบใช้สำหรับการสร้างซินเฟตโครงสร้างแบบพลาแนร์

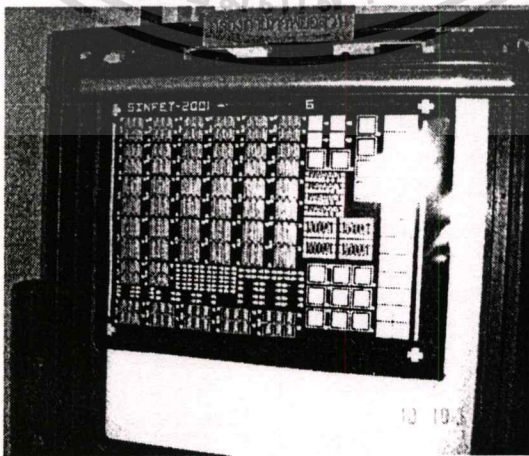
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.10 การออกแบบลวดลายต้นแบบลงบนกระดาษกราฟไข

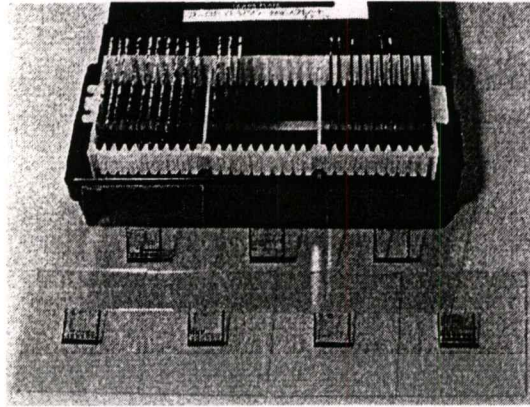


รูปที่ 3.11 การตัดลวดลายต้นแบบบนแผ่นโพลีเอสเตอร์ด้วยเครื่องไมโครคัตเตอร์



รูปที่ 3.12 แผ่นโพลีเอสเตอร์ต้นแบบที่ตัดเสร็จแล้ว

เอกภาพที่นั่น ไม่นุญาติให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.13 กระดาษต้นแบบที่พร้อมสำหรับกระบวนการสร้างอุปกรณ์พิมพ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

กระบวนการสร้างชิปเฟต

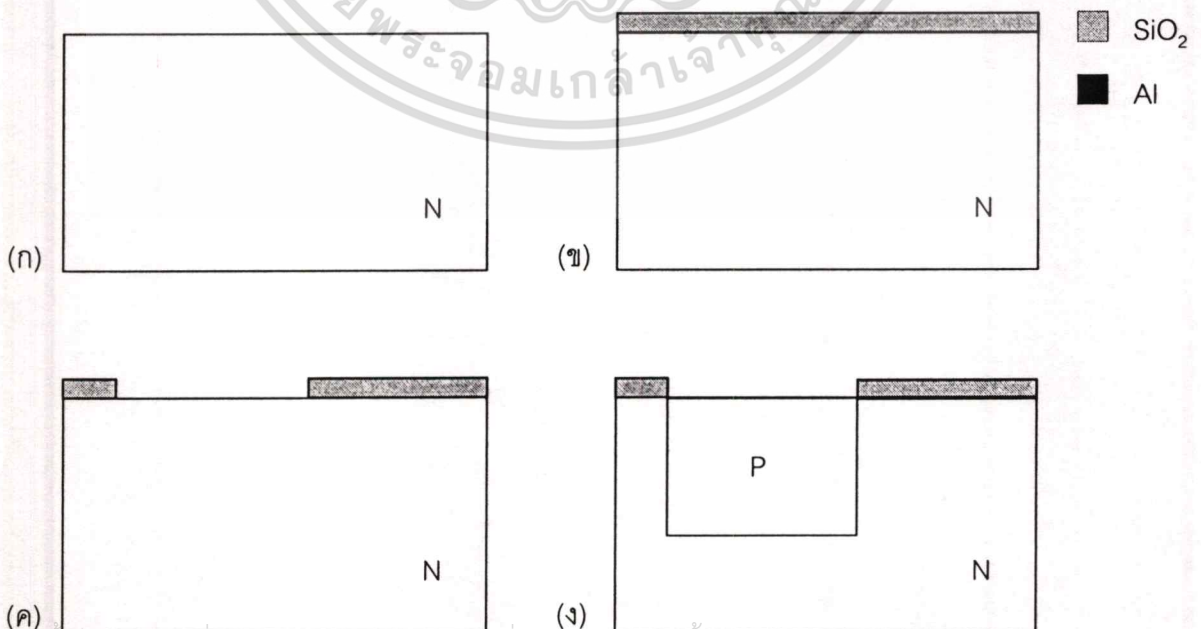
4.1 กระบวนการสร้างสารกึ่งตัวนำแบบพลาแนร์ (Planar process)

กระบวนการสร้างสารกึ่งตัวนำในแนวระนาบเป็นกระบวนการสร้างสารกึ่งตัวนำวิธีหนึ่งซึ่งนิยมกันมาก เนื่องจากมีข้อได้เปรียบที่ดีกว่าวิธีการสร้างแบบเก่าอย่างเช่นวิธีอัลลอยด์ และยังเหมาะสำหรับงานสร้างวงจรรวมอีกด้วย โดยสามารถที่จะจำแนกข้อได้เปรียบของการสร้างโดยวิธีการสร้างแบบพลาแนร์ได้ 2 ประการใหญ่ๆ คือ

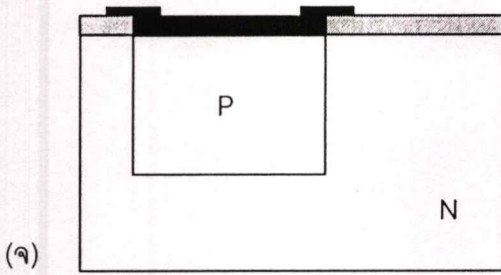
1. รอยต่อของสารกึ่งตัวนำจะถูกคลุมด้วยก้อนของซิลิคอนไดออกไซด์ ซึ่งจะป้องกันไม่ให้ออกซิเจนทำปฏิกิริยาโดยตรงกับอากาศหรือสิ่งเจือปนอื่นๆ ที่ไม่ต้องการ ทำให้เกิดกระแสรั่วไหลที่ต่ำมาก ดังนั้นอุปกรณ์จึงมีความแน่นอนสูง

2. การออกแบบต้นแบบและเทคนิคการกัดซึ่งใช้กำหนดขนาดของโครงสร้างทำให้สามารถลดขนาดของอุปกรณ์ให้เล็กลงได้ และสะดวกในการสร้างที่จำนวนมากๆ พร้อมกันบนแผ่นผลึกซิลิคอนแผ่นเดียว

กระบวนการสร้างแบบพลาแนร์ จะประกอบด้วยกระบวนการสร้างพื้นฐาน 5 ขั้นตอนด้วยกัน คือ การปลูกผลึก, ออกซิเดชัน (Oxidation), โฟโตลิโทกราฟี (Photolithography), การแพร่สารเจือ (diffusion) และการสร้างลวดลายโลหะ (Metalization) ดังตัวอย่างที่แสดงในรูปที่ 4.1 ซึ่งเป็นการแสดงให้เห็นถึงภาพตัดขวางของขั้นตอนการสร้างพื้นฐานในแนวระนาบบนแผ่นผลึกซิลิคอน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(จ)

รูปที่ 4.1 ชั้นตอนพื้นฐานของกระบวนการสร้างแบบพลาแนรี

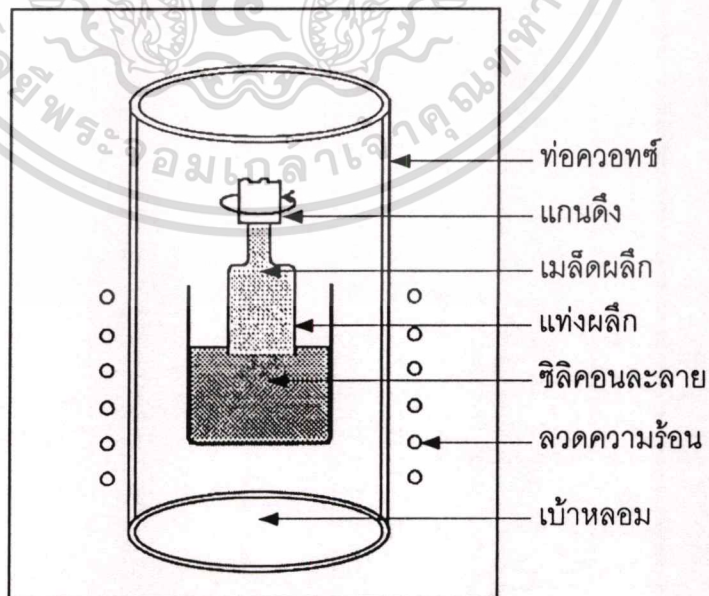
- (ก) ผลึกซิลิคอนชนิดเอ็น (ง) การแพร่สารเจือ
 (ข) ออกซิเดชัน (จ) การสร้างลวดลายโลหะ
 (ค) โฟโตลิโทกราฟี

กระบวนการที่กล่าวถึงข้างต้นทั้ง 5 ขั้นตอน สามารถที่จะอธิบายแยกในแต่ละขั้นตอนได้ดังต่อไปนี้

4.1.1 การปลูกผลึกซิลิคอน [7]

วิธีการปลูกผลึกซิลิคอนรูปเดี่ยว ซิลิคอนที่ในปัจจุบันนิยมใช้กันอยู่ 2 วิธี คือ วิธีของไซโคราลสกีและวิธีเฟลตไซน

4.1.1.1 วิธีไซโคราลสกี



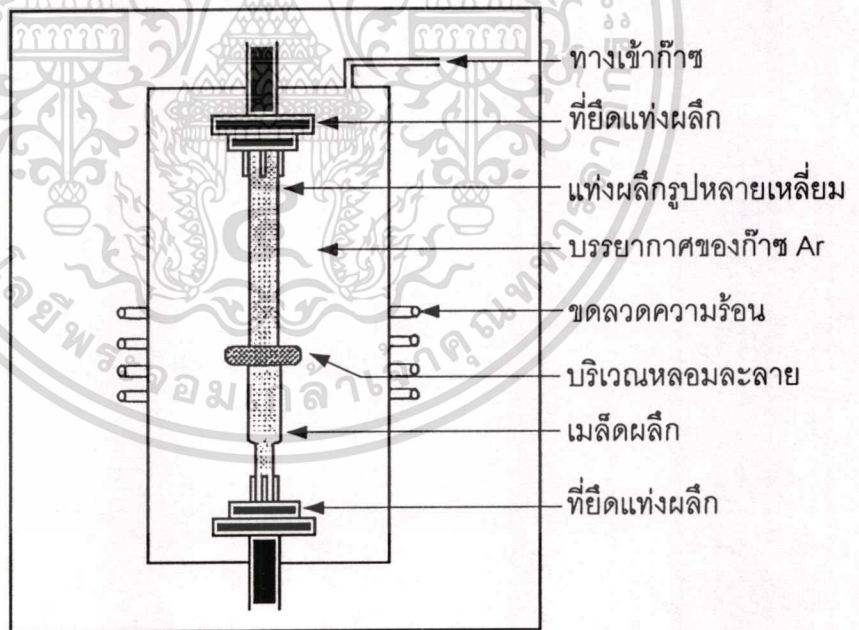
รูปที่ 4.2 การปลูกผลึกแบบไซโคราลสกี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำโดยการนำผลึกหลายรูปของซิลิคอนไปหลอมละลายในเบ้าหลอมควอทซ์ (SiO_2) ที่อุณหภูมิ 1416 °C ในบรรยากาศของอาร์กอน โดยจะถูกหมุนอยู่ตลอดเวลาเพื่อให้ทุกส่วนได้รับความร้อนอย่างสม่ำเสมอ เมื่ออุณหภูมิของซิลิคอนคงที่และสม่ำเสมอจึงใช้แกนที่มีเม็ดผลึกขนาดเล็กๆ ติดอยู่ที่ปลายทำการดึงผลึกขึ้นมา ดังแสดงในรูปที่ 4.2 โดยใช้แกนลงไปสัมผัสกับผิวของซิลิคอนที่หลอมละลายอยู่อย่างช้าๆ เม็ดผลึกที่ติดอยู่ที่ปลายจะหลอมละลายเป็นเนื้อเดียวกับซิลิคอนในเบ้าหลอม และแกนจะถูกดึงขึ้นอย่างช้าๆ ทำให้ซิลิคอนที่ละลายอยู่ในเบ้าหลอมติดเม็ดผลึกขึ้นมาและเย็นตัวลงมีลักษณะเหมือนกับเม็ดผลึกที่นำมาใช้หล่อ โดยสามารถควบคุมขนาดของเม็ดผลึกและแท่งผลึกได้จากการควบคุมอุณหภูมิของเบ้าหลอมและอัตราการหมุนของเบ้าหลอม นอกจากนี้ยังสามารถเติมอะตอมสารเจือชนิดต่างๆ ได้โดยการละลายสารเจือลงในเบ้าหลอม ทำให้ได้แท่งผลึกสารกึ่งตัวนำชนิดที่ต้องการ

4.1.1.2 วิธีโฟลตโซน

สำหรับวิธีวิธีโฟลตโซน เป็นการปลูกผลึกรูปเดี่ยวที่เริ่มจากการนำแท่งหลายรูปมาวางในแนวตั้งภายในอุปกรณ์ที่ใช้สร้างดังรูปที่ 4.3



รูปที่ 4.3 การปลูกผลึกแบบโฟลตโซน

ปลายด้านหนึ่งของแท่งซิลิคอนจะสัมผัสกับเมล็ดผลึกรูปเดี่ยว จากนั้นทำให้แท่งซิลิคอนร้อนเฉพาะบริเวณแคบๆ โดยใช้ขดลวดเหนี่ยวนำความถี่สูงภายในบรรยากาศของก๊าซเฉื่อย ดังนั้นบริเวณแคบๆ ของแท่งซิลิคอนซึ่งเริ่มจากบริเวณที่สัมผัสกับเม็ดผลึกจะหลอมละลาย จากนั้นโดยไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเปลี่ยนตำแหน่งของขดลวดเหนี่ยวนำอย่างช้าๆ จะทำให้บริเวณหลอมละลายของแท่งซิลิคอนเปลี่ยนแปลงไปตลอดทั้งความยาวของแท่งผลึกอย่างช้าๆ ส่วนที่ละลายนี้เมื่อเย็นตัวลงเป็นของแข็งก็จะมีสภาพเป็นผลึกรูปเดี่ยวเช่นเดียวกับเม็ดผลึกที่ใช้หล่อ สำหรับการเติมอะตอมสารเจือต้องเติมลงในแท่งผลึกรูปหลายเหลี่ยมก่อนที่จะนำมาปลูกโดยวิธีโฟลตโซน

จากที่กล่าวมาแล้วในหัวข้อ 4.1.1.1 และ 4.1.1.2 ทำให้ได้แท่งผลึกซิลิคอนรูปเดี่ยวที่พร้อมจะนำไปตัดเป็นแผ่นบางๆ หรือเรียกว่า แผ่นผลึก (crystal wafer) เพื่อนำไปสร้างสิ่งประดิษฐ์สารกึ่งตัวนำต่างๆ ต่อไป ดังแสดงในรูปที่ 4.1 (ก)

4.1.2 กระบวนการออกซิเดชัน

ซิลิคอนไดออกไซด์ (SiO_2) เป็นสารที่มีคุณสมบัติเป็นฉนวน ลักษณะโปร่งใส ใช้เป็นสารเคลือบผิวหน้าของสิ่งประดิษฐ์สารกึ่งตัวนำได้เป็นอย่างดี ดังแสดงในรูปที่ 4.1 (ค) ชั้นของซิลิคอนไดออกไซด์สามารถสร้างได้ด้วยกระบวนการออกซิเดชัน โดยทิ้งให้แผ่นผลึกซิลิคอนทำปฏิกิริยากับออกซิเจนแห้งหรือไอน้ำในอุณหภูมิ $1000\text{-}1200\text{ }^{\circ}\text{C}$ โดยมีปฏิกิริยาเคมีของการเกิดชั้นซิลิคอนไดออกไซด์ ดังสมการต่อไปนี้

1. กระบวนการออกซิเดชันแบบแห้ง (Dry Oxidation)



2. กระบวนการออกซิเดชันแบบชื้น (Wet Oxidation)



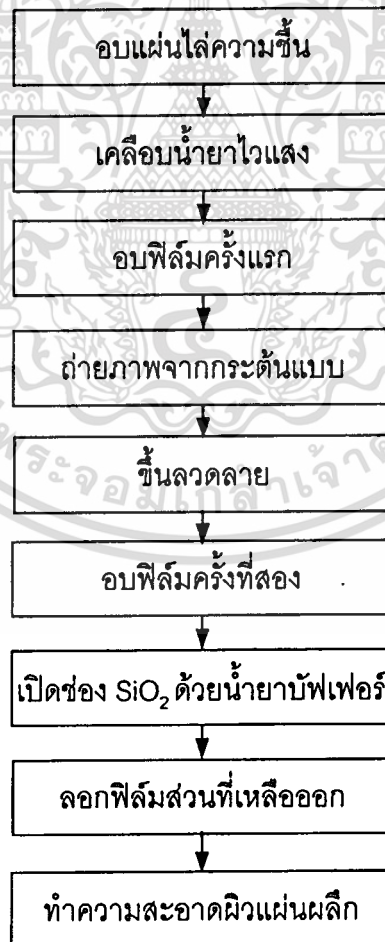
หน้าที่สำคัญของชั้นซิลิคอนไดออกไซด์ในกระบวนการสร้างอุปกรณ์ ประการแรก คือ ใช้เป็นส่วนปกคลุมผิวของซิลิคอนและป้องกันสิ่งเจือปนจากภายนอกที่ไม่ต้องการไม่ให้ทำปฏิกิริยากับผิวของซิลิคอน (Passivation layer) ประการที่สองก็คือ เป็นหน้ากักป้องกันการแพร่สารเจือเข้าไปในส่วนที่ไม่ต้องการ ประการที่สามใช้เป็นส่วนเกทหรือที่เรียกว่าเกทออกไซด์ ซึ่งเป็นส่วนที่มีความสำคัญอย่างมากในอุปกรณ์ประเภทมอสเฟต เนื่องจากจะเป็นส่วนที่เหนี่ยวนำให้เกิดช่องทางเดินกระแส ประการสุดท้ายใช้เป็นฉนวนบนผิวซิลิคอน เพื่อป้องกันการลัดวงจรของลวดลายอลูมิเนียมกับผิวซิลิคอนในส่วนอื่นๆ และจากวัตถุประสงค์ในการใช้งานชั้นซิลิคอนไดออกไซด์ที่กล่าวมา ทำให้ต้องการที่จะใช้ซิลิคอนไดออกไซด์ที่มีความหนาแตกต่างกัน เช่น ซิลิคอนไดออกไซด์ในส่วนของเกทออกไซด์จะให้ความหนาประมาณ 1000 \AA และต้องเป็นออกไซด์ที่มีคุณภาพดี จึงจำเป็นต้องใช้กระบวนการสร้างซิลิคอนไดออกไซด์แบบแห้ง ส่วนซิลิคอนไดออกไซด์ใน

ส่วนที่จะใช้เป็นหน้ากักป้องกันการแพร่อะตอมสารเจือเท่านั้นจำเป็นต้องมีความหนาประมาณ 1000 Å ไม่ว่าการณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4000-5000 Å ขึ้นไป ซึ่งความหนาแน่นขนาดนี้การสร้างโดยวิธีการสร้างแบบแห้งอย่างเดียวจะทำให้ต้องใช้เวลานานและสิ้นเปลืองค่าใช้จ่ายมาก ดังนั้นในกรณีของออกไซด์ที่ใช้เป็นหน้ากากจะทำการสร้างโดยใช้วิธีการสร้างแบบแห้งสลับกับแบบขึ้นและแบบแห้งทับอีกครั้ง ทั้งนี้เนื่องจากการสร้างซิลิคอนไดออกไซด์แบบขึ้นสามารถสร้างความหนาได้เร็วแต่มีคุณภาพต่ำหรือมีรูพรุนมาก จึงจำเป็นจะต้องใช้สลับกับการสร้างแบบแห้ง

4.1.3 กระบวนการโฟโตลิโทกราฟี

กระบวนการโฟโตลิโทกราฟีเป็นกระบวนการที่ใช้สำหรับการถ่ายภาพแบบจากกระจกต้นแบบลงบนผิวของแผ่นผลึกโดยการใช้ลำแสง เพื่อเปิดช่องซิลิคอนไดออกไซด์สำหรับการแพ้อะตอมสารเจือในขอบเขตที่กำหนดจากกระจกต้นแบบ ดังแสดงในรูปที่ 4.1 (ง) โดยที่ความสามารถในการเปิดช่องซิลิคอนไดออกไซด์ที่มีขนาดเล็กมากและความถูกต้องแม่นยำจะขึ้นอยู่กับ การปรับตำแหน่ง (Alignment) และความคมชัดของกระจกต้นแบบ ซึ่งขั้นตอนต่างๆของกระบวนการโฟโตลิโทกราฟี ดังแสดงลำดับขั้นตอนในรูปที่ 4.4



รูปที่ 4.4 กระบวนการโฟโตลิโทกราฟี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.4 กระบวนการแพร่สารเจือ

กระบวนการแพร่สารเจือเป็นการเติมและควบคุมปริมาณของอะตอมสารเจือให้เข้าไปในผลึกสารกึ่งตัวนำในบริเวณที่ต้องการทำให้เกิดรอยต่อพี-เอ็น โดยที่แหล่งจ่ายอะตอมสารเจือสามารถแบ่งได้ตามประเภทของอะตอมสารเจือ 2 ประเภท คือ แหล่งจ่ายอะตอมสารเจือชนิดเอ็น เช่น ฟลวงสารหนู, ฟอสฟอรัสและแหล่งจ่ายอะตอมสารเจือชนิดพี เช่น โบรอน โดยในแต่ละประเภทก็จะสามารถแบ่งได้ตามสถานะของแหล่งสารเจือ 3 ประเภท คือ 1) แหล่งจ่ายอะตอมสารเจือชนิดของแข็ง เช่น Sb_2O_3 , As_2O_3 และ SiP_2O_7 เป็นต้น 2) แหล่งจ่ายอะตอมสารเจือชนิดของเหลว เช่น $POCl_3$ หรือ BBr_3 เป็นต้น 3) แหล่งจ่ายอะตอมสารเจือชนิดก๊าซ เช่น AsH_3 , PH_3 และ B_2H_2 เป็นต้น สำหรับในห้องปฏิบัติการสารกึ่งตัวนำของศูนย์วิจัยอิเล็กทรอนิกส์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง เลือกที่จะใช้แหล่งจ่ายอะตอมสารเจือชนิดเอ็นเป็น SiP_2O_7 และแหล่งจ่ายอะตอมสารเจือชนิดพีเป็น BN ซึ่งทั้งสองชนิดมีสถานะเป็นของแข็ง ทั้งนี้เนื่องจากแหล่งจ่ายอะตอมสารเจือชนิดของแข็งทำให้เกิดมลภาวะที่เป็นพิษจากก๊าซพิษที่แพร่ออกมาจากปฏิกิริยามีน้อยที่สุด และยังสามารถกักเก็บอย่างง่ายในการใช้งาน

ขั้นตอนในการปฏิบัติของกระบวนการแพร่สารเจือสามารถแบ่งออกเป็น 2 ขั้นตอน คือ

1. การ Predeposition เป็นการแพร่ชั้นต้นเพื่อกำหนดและควบคุมปริมาณของสารเจือที่เข้าไปในแผ่นผลึกสารกึ่งตัวนำ
2. การขับเคลื่อนเป็นการควบคุมความลึกของรอยต่อและกำหนดการกระจายของสารเจือที่เข้าไปในแผ่นผลึกสารกึ่งตัวนำ

4.1.5 กระบวนการสร้างลวดลายโลหะ

กระบวนการสร้างลวดลายโลหะ เป็นการนำโลหะมาเคลือบที่ผิวบนแผ่นผลึกเพื่อทำหน้าที่เป็นรอยสัมผัสสัมผัสหรือเป็นแกนความนำต่อเชื่อมภายในระหว่างสิ่งประดิษฐ์ต่างๆ ในวงจรรวมหรือเป็นขั้วสำหรับต่อกับอุปกรณ์ภายนอก โดยลักษณะของโลหะที่เคลือบจะมีลักษณะเป็นฟิล์มบาง (thin-film) โดยมีคุณสมบัติดังต่อไปนี้

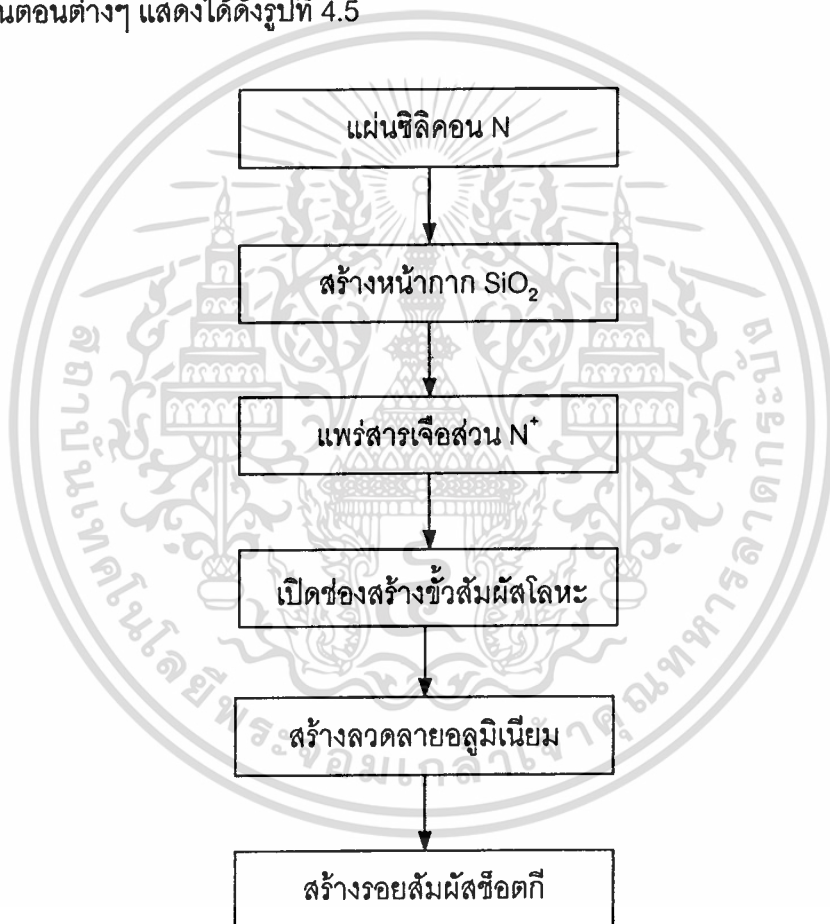
1. ทำให้เกิดรอยสัมผัสกับซิลิคอนที่มีค่าความต้านทานทางไฟฟ้าต่ำ
2. โลหะที่ใช้ต้องมีความนำไฟฟ้าสูง
3. ทำให้ติดแน่นกับผิวของซิลิคอนไดออกไซด์หรือสารไดอิเล็กตริกอื่นๆ ได้ดี
4. สามารถต่อเข้ากับสายลวดความนำภายนอกได้ดี

สำหรับกระบวนการสร้างลวดลายโลหะที่ทำการสร้าง ณ ศูนย์วิจัยอิเล็กทรอนิกส์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง จะเลือกใช้โลหะอลูมิเนียม (Al) โดยใช้เครื่องเคลือบโลหะในสูญญากาศ ทำการเคลือบโลหะลงบนผิวของแผ่นผลึกโลหะสารกึ่งตัวนำ ความ

หนาประมาณ 1 μm แล้วจึงนำไปถ่ายฟิล์มโดยกระบวนการโฟโตลิโทกราฟีและกัดเป็นลวดลายตามที่ออกแบบไว้ จากนั้นนำไปผ่านกระบวนการซินเตอร์ริงที่อุณหภูมิ 300 $^{\circ}\text{C}$ ประมาณ 15 นาที เพื่อให้รอยสัมผัสระหว่างอลูมิเนียมกับซิลิคอนเป็นรอยสัมผัสแบบช็อคกี

4.2 กระบวนการสร้างรอยสัมผัสช็อคกีมาตรฐาน

จากการศึกษาถึงทฤษฎีและหลักการทำงานของรอยสัมผัสช็อคกีเป็นที่เรียบร้อยแล้วดังที่ได้กล่าวในบทที่ผ่านมาจนได้เป็นกระเจกต้นแบบหรือที่เรียกว่าโฟโต้มาร์คเรียบร้อยแล้ว ขั้นตอนต่อไปคือ กระบวนการสร้างรอยสัมผัสช็อคกีลงบนแผ่นซิลิคอนด้วยเทคโนโลยีการแพร่สารเจือโดยใช้ความร้อน ขั้นตอนต่างๆ แสดงได้ดังรูปที่ 4.5



รูปที่ 4.5 กระบวนการสร้างทั้งหมดของรอยสัมผัสช็อคกี

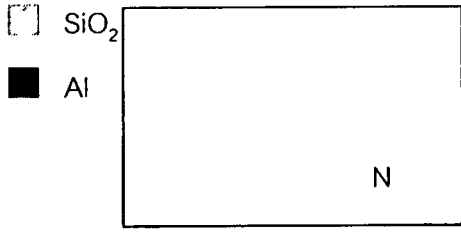
กระบวนการสร้างรอยสัมผัสช็อคกี ซึ่งสร้างขึ้น ณ ศูนย์วิจัยอิเล็กทรอนิกส์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง เป็นกระบวนการสร้างโดยอาศัยเทคโนโลยีการแพร่สารเจือโดยใช้ความร้อน โดยมีขั้นตอนต่างๆ ดังแสดงในตารางที่ 4.1 และแสดงดังรูปภาพตัดขวางในรูปแบบที่

เอกสาร 4.6 ทั้งนี้กระบวนการดังกล่าวถือเป็นกระบวนการการสร้างมาตรฐานของซินเฟต ใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

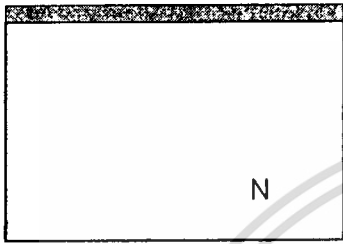
ตารางที่ 4.1 กระบวนการสร้างรอยสัมผัสขีตก็แผ่นผลึกฐานรองซิลิคอน

กระบวนการ	ขั้นตอน	เงื่อนไข	หมายเหตุ
แผ่นผลึกซิลิคอนเริ่มต้น	-	-	โครงสร้างแบบพลาแนร์: Si แบบระนาบเชิงเดี่ยว ระนาบ (100), $\rho = 7-21 \Omega\text{-cm}$
ทำความสะอาดผิวแผ่นผลึก เริ่มต้น	กำจัดโลหะหนัก, กำจัดไขมัน	กรดไนตริก, ไตร โคลโรเอทธีลีน	-
สร้างชั้นซิลิคอนไดออกไซด์ ครั้งแรก	ออกซิเดชันแบบ แห้งและชื้น	1100 °C แห้ง 3 ชม. ชื้น 1 ชม. แห้ง 2 ชม.	SiO ₂ หนาประมาณ 5000 Å
โฟโตลิโทกราฟีส่วน N ⁺	ทำฟิล์มกัก SiO ₂	Way coat สาร ละลายบัฟเฟอร์	กระจกตันแบบแผ่นที่ 1
แพร่สารเจือส่วน N ⁺	Predeposition	SiP ₂ O ₇ , 1050 °C, 15 นาที, N ₂	N _D ประมาณ 3.81 x 10 ¹⁸ cm ⁻³
	drive-in และสร้าง SiO ₂	1000 °C, 15 นาที, O ₂	X _p ประมาณ 1.2 μm SiO ₂ ใหม่ ประมาณ 900 Å
โฟโตลิโทกราฟีส่วนหัวสัมผัส	ทำฟิล์มกัก SiO ₂	Way coat สาร ละลายบัฟเฟอร์	กระจกตันแบบแผ่นที่ 2
เคลือบโลหะ	เคลือบฟิล์มบาง อลูมิเนียม	เครื่องเคลือบ สุญญากาศ, ลวด	ความดัน = 1.8 x 10 ⁻⁶ torr ฟิล์มบางอลูมิเนียมหนา 1 μm
โฟโตลิโทกราฟีลวดลายโลหะ	ทำฟิล์มกัก อลูมิเนียม	AZ-1350 ส่วนผสม กรดฟอสฟอริก	กระจกตันแบบแผ่นที่ 3
ซินเตอร์ริง	-	300 °C, 15 นาที, N ₂	สร้างรอยสัมผัสขีตก็

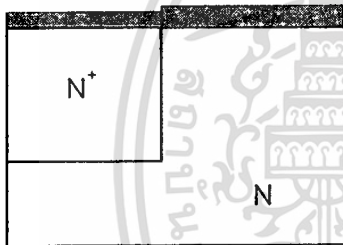
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



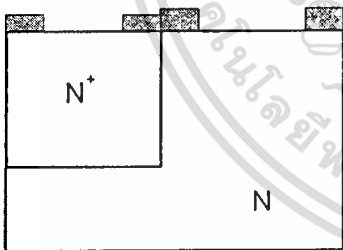
แผ่นซิลิคอนชนิด N
ผลึกเชิงเดี่ยวระนาบ (100),
 $\rho = 7-21 \Omega\text{-cm}$



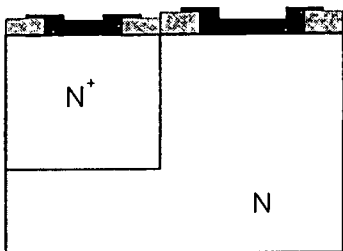
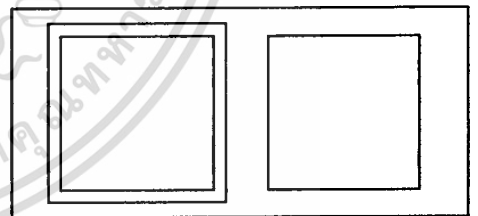
สร้างชั้น SiO₂
ความหนา 5000 Å



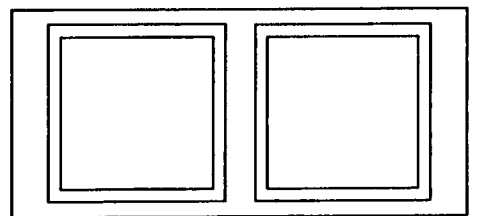
แพร่สารเจือ
และขั้วลึกลับ N⁺



เปิดช่อง SiO₂
เพื่อสร้างขั้วสัมผัสโลหะ



สร้างลวดลายอลูมิเนียม
และขั้วสัมผัสขี้อตึก



รูปที่ 4.6 กระบวนการสร้างรอยสัมผัสขี้อตึกโครงสร้างแบบพลาเนอร์และกระจกต้นแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 รายละเอียดขั้นตอนกระบวนการสร้างรอยสัมผัสขี้อตึก

1) การทำความสะอาดผิวซิลิคอนเบื้องต้น

- ทำความสะอาดผิวด้วยน้ำบริสุทธิ์ (De-ionized water) ในเครื่องสั่นความถี่สูง (Supersonic cleaning)
- ล้างด้วยน้ำบริสุทธิ์
- กัดผิวหน้าแผ่นผลึกด้วยกรดกัดแก้ว (HF) 5 % เป็นเวลา 2 นาที
- ล้างด้วยน้ำบริสุทธิ์
- ต้มในกรดไนตริก (HNO_3) เป็นเวลา 10 นาที
- ต้มในน้ำบริสุทธิ์ เป็นเวลา 5 นาที
- ล้างด้วยน้ำบริสุทธิ์
- เป่าให้แห้งด้วยก๊าซไนโตรเจน

การทำความสะอาดผิวหน้า

- ต้มในไตรโคลโรเอทิลีน (Trichloethylene) เป็นเวลา 5 นาที เพื่อกำจัดสิ่งสกปรกประเภทไขมัน
- ล้างด้วยอะซิโตน (Acetone) ในเครื่องสั่นความถี่สูง เป็นเวลา 3 นาที
- ล้างด้วยน้ำบริสุทธิ์
- จุ่มในกรดกัดแก้ว (HF) 5 % เป็นเวลา 20 วินาที
- ล้างด้วยน้ำบริสุทธิ์
- เป่าให้แห้งด้วยก๊าซไนโตรเจน

2) กระบวนการออกซิเดชันเริ่มแรก

เพื่อสร้างชั้นซิลิคอนไดออกไซด์ให้มีความหนาประมาณ 5000 Å ในการทำออกซิเดชันนำแผ่นซิลิคอนที่ทำความสะอาดแล้วทิ้งไว้ในบรรยากาศของก๊าซออกซิเจน ที่อุณหภูมิ 1100 °C

เงื่อนไขและขั้นตอนกระบวนการสร้าง

- ทำการออกซิเดชันแบบแห้ง เป็นเวลา 3 ชั่วโมง โดยอัตราการไหลของก๊าซออกซิเจน 1.2 ลิตร/นาที
- ทำการออกซิเดชันแบบชื้น เป็นเวลา 1 ชั่วโมง โดยอัตราการไหลของก๊าซออกซิเจน 1.1 ลิตร/นาที
- ทำการออกซิเดชันแบบแห้ง เป็นเวลา 2 ชั่วโมง โดยอัตราการไหลของก๊าซออกซิเจน 1.2 ลิตร/นาที

3) กระบวนการโฟลด์ลิโทกราฟี 1

เอกสารนี้ใช้กระดาษกักดินแบบสำหรับการเปิดช่องซิลิคอนไดออกไซด์บริเวณที่จะทำการแพะสารในการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เจือฟอสฟอรัสเข้มข้น เพื่อสร้างรอยสัมผัสแบบโหนดมิกของซินเฟต โดยการเคลือบน้ำยาไวแสง ชนิดลบ Way coat ลงบนแผ่นผลึกซิลิคอน ด้วยอุปกรณ์ที่เรียกว่า สปินเนอร์ (Spinner) แล้วนำไปอบให้แห้ง จึงนำไปทำการถ่ายภาพกระจกต้นแบบมาส์ค 1

ขั้นตอนกระบวนการสร้าง

- อบแห้งเพื่อไล่ความชื้นที่อุณหภูมิ 100 °C เป็นเวลา 20-30 นาที
- เคลือบน้ำยาไวแสงชนิดลบ Way coat โดยใช้เครื่องสปินเนอร์ความเร็ว 5,000 รอบ/นาที
- อบครั้งแรก ให้น้ำยาแห้งที่อุณหภูมิ 90-100 °C เป็นเวลา 25 นาที
- ฉายแสงผ่านกระจกมาส์คที่ 1 ด้วยอุปกรณ์ Mark Aligner ซึ่งจะให้แสงอัลตราไวโอเล็ต ออกมา แหล่งกำเนิดแสง คือ หลอดเมอร์คิวรี $\lambda = 5000 \text{ \AA}$ เป็นเวลา 12 วินาที
- การล้างภาพ
 - จุ่มในน้ำยาล้างภาพ (Xylene) 2 ครั้ง ครั้งละ 1 นาที
 - จุ่มในน้ำยาทำความสะอาด (Isopropyl) 3 ครั้ง ครั้งละ 30 วินาที
 - ล้างในน้ำบริสุทธิ์ เป่าให้แห้งทันทีด้วยก๊าซไนโตรเจน
- อบครั้งที่สอง ให้นำแผ่นฟิล์มที่เหลืออยู่แห้งที่อุณหภูมิ 90-100 °C เป็นเวลา 20-30 นาที

4) การใช้สารเคมีกัดซิลิคอนไดออกไซด์

เพื่อทำการกัดชั้นของซิลิคอนไดออกไซด์ ใช้สารละลายเคมีซึ่งมีส่วนผสมของกรดกัดแก้วเป็นหลัก ทำการละลายชั้นซิลิคอนไดออกไซด์ตรงบริเวณที่ต้องการเปิดออก สารละลายที่ใช้ในการกัดชั้นซิลิคอนไดออกไซด์นี้ เรียกว่า สารละลายบัฟเฟอร์ (Buffer) มีอัตราการกัดชั้นซิลิคอนไดออกไซด์ ประมาณ 1,000 Å / นาที

ขั้นตอนการกัดชั้นซิลิคอนไดออกไซด์

- จุ่มในสารละลายบัฟเฟอร์ เป็นเวลาประมาณ 5 นาที
- ล้างด้วยน้ำบริสุทธิ์ 2 เท่า
- เป่าให้แห้งด้วยก๊าซไนโตรเจน

5) การลอกชั้นสารไวแสง Way coat

สารไวแสงที่ถูกแสงและยังคงตกค้างอยู่บนแผ่นซิลิคอน สามารถลอกทิ้งได้โดย

- ต้มในกรดซัลฟิวริก (H_2SO_4) 2 ครั้ง ครั้งละ 5 นาที
- ล้างด้วยน้ำบริสุทธิ์
- ต้มในน้ำบริสุทธิ์ 2 ครั้ง ครั้งละ 5 นาที
- ล้างด้วยน้ำบริสุทธิ์
- เป่าให้แห้งด้วยก๊าซไนโตรเจน

6) การทำความสะอาดผิวหน้า

- ต้มไนไตรโคลโรเอทิลีน เป็นเวลา 5 นาที เพื่อกำจัดสิ่งสกปรกประเภทไขมัน
- ล้างด้วยอะซิโตนในเครื่องสั่นความถี่สูง เป็นเวลา 3 นาที
- ล้างด้วยน้ำบริสุทธิ์
- จุ่มในกรดกัดแก้ว (HF) 5% เป็นเวลา 20 วินาที
- ล้างด้วยน้ำบริสุทธิ์
- เป่าให้แห้งด้วยก๊าซไนโตรเจน

7) กระบวนการ Predeposition โดยใช้ Phosphorus แหล่งจ่ายสารเจือชนิดเหลว

- ทำการ Spin ด้วย Liquid Source 3,000 รอบต่อนาที
- อบที่อุณหภูมิ 150 °C เป็นเวลา 10 นาที

8) ลอกชั้น Phosphorus glass

- จุ่มในกรดกัดแก้ว (HF) 5% for Phosphorus
- ล้างด้วยน้ำบริสุทธิ์
- เป่าให้แห้งด้วยก๊าซไนโตรเจน

9) การทำความสะอาดผิวหน้า

10) กระบวนการ drive-in และ Reoxidation ที่อุณหภูมิ 1100 °C เป็นเวลา 1.20 ชม.

- Dry Oxidation โดยมีอัตราการไหลผ่านของ O₂ เท่ากับ 1,200 cc/min 20 นาที
- Wet Oxidation โดยมีอัตราการไหลผ่านของ O₂ เท่ากับ 1,000 cc/min 40 นาที
- Dry Oxidation โดยมีอัตราการไหลผ่านของ O₂ เท่ากับ 1,200 cc/min 20 นาที

11) กระบวนการโฟโตลิกราฟี มาส์คที่ 2

12) การสกัดชั้นออกไซด์

13) กระบวนการลอกฟิล์ม

14) การทำความสะอาดผิวหน้า

15) กระบวนการเคลือบชั้นอลูมิเนียมในสุญญากาศ

ในการเคลือบชั้นอลูมิเนียมโดยใช้เครื่องเคลือบโลหะในสุญญากาศ (Evaporation vacuum)

ทำการเคลือบแผ่นซิลิคอนด้วยอลูมิเนียม ที่ความดันประมาณ 1.8×10^{-6} torr

16) กระบวนการโฟโตลิกราฟี มาส์คที่ 3

ใช้กระจกมาส์คที่ 3 เป็นต้นแบบในการกัดส่วนของอลูมิเนียมที่ไม่ต้องการออก ขั้นตอนนี้ใช้น้ำยาไวแสงชนิดบวก AZ มีลำดับขั้นตอนดังนี้

- อบแห้งที่อุณหภูมิ 90 °C เป็นเวลา 30 นาที
- เคลือบน้ำยาไวแสงโดยใช้เครื่องสปินเนอร์ ที่ความเร็ว 5,000 รอบต่อนาที เป็นเวลา 20

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- อบครั้งแรก ให้น้ำยาแห้งที่อุณหภูมิ 90 °C เป็นเวลา 30 นาที
- ฉายแสงผ่านกระจกมาส์คที่ 3 ด้วยอุปกรณ์ Mark Aligner เป็นเวลา 12 วินาที
- ล้างภาพโดยการจุ่มในน้ำยา AZ-Developer 2 ครั้ง ครั้งละ 30 วินาที
- ล้างด้วยน้ำบริสุทธิ์
- เป่าให้แห้งด้วยก๊าซไนโตรเจน
- อบครั้งที่สอง ให้แผ่นฟิล์มที่เหลืออยู่แห้งที่อุณหภูมิ 90 °C เป็นเวลา 15 นาที

17) การกัดชั้นอลูมิเนียม

สารละลายที่ใช้ละลายชั้นอลูมิเนียม ได้แก่ สารละลายผสมซึ่งมีกรดฟอสฟอริกเป็นหลัก มีลำดับขั้นตอนดังนี้

- จุ่มแผ่นซิลิคอนที่เสร็จจากขั้นตอนที่แล้วในสารละลาย ซึ่งมีอุณหภูมิประมาณ 50 °C เป็นเวลาประมาณ 10- 20 วินาที
- ล้างในน้ำบริสุทธิ์ 2 ครั้ง
- เป่าให้แห้งด้วยก๊าซไนโตรเจน

18) กระบวนการลอกฟิล์ม

- จุ่มลงในอะซิโตน ประมาณ 1 นาที
- ล้างด้วยน้ำบริสุทธิ์
- เป่าให้แห้งด้วยก๊าซไนโตรเจน

19) กระบวนการซินเตอร์ริง

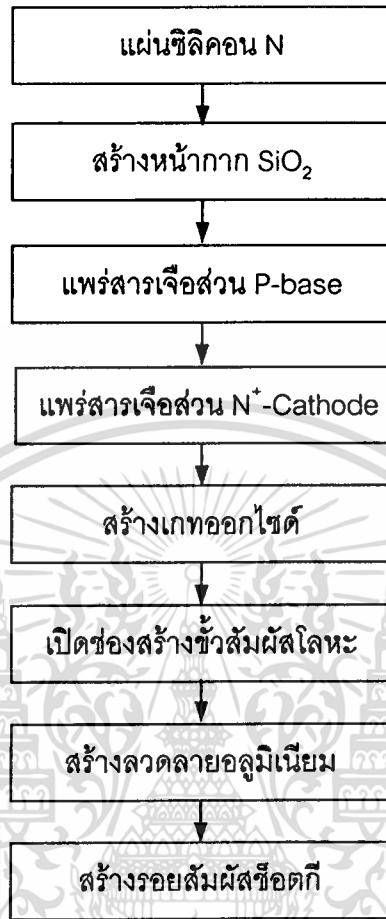
กระบวนการซินเตอร์ริงเป็นกระบวนการที่ทำให้การสัมผัสของอลูมิเนียมและซิลิคอนเป็นรอยสัมผัสที่สมบูรณ์ โดยปกติแล้วจะนำแผ่นซิลิคอนไปไว้ในบรรยากาศของไนโตรเจนที่มีอัตราการไหล 0.7 ลิตร/นาที เป็นเวลา 15 นาที ที่อุณหภูมิ 300 °C เพื่อทำให้เกิดรอยสัมผัสแบบข้อตึก

4.4 กระบวนการสร้างซินเฟตมาตรฐาน [12]

จากการศึกษาถึงทฤษฎีและหลักการทำงานตลอดจนทำการออกแบบอุปกรณ์ซินเฟตดังที่ได้กล่าวในบทที่ผ่านมาจนได้เป็นกระจกต้นแบบหรือที่เรียกกันว่า ไฟโตมาส์ค เรียบร้อยแล้ว ขั้นตอนต่อไปที่เราจะกล่าวถึงในหัวข้อนี้ คือ กระบวนการสร้างอุปกรณ์ซินเฟตลงบนแผ่นซิลิคอน ด้วยเทคโนโลยีการแพร่สารเจือโดยใช้ความร้อน ขั้นตอนต่างๆ ทั้งหมดแสดงได้ดังรูปที่ 4.7

กระบวนการสร้างซินเฟตเป็นกระบวนการที่ได้ปรับปรุงมาจากกระบวนการสร้างมาตรฐานสำหรับมอสเฟตกำลังแบบดีมอส ซึ่งสร้างขึ้น ณ ศูนย์วิจัยอิเล็กทรอนิกส์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง เป็นกระบวนการสร้างโดยอาศัยเทคโนโลยีการแพร่สารเจือโดยใช้ความร้อน ขั้นตอนต่างๆ แสดงในตารางที่ 4.2 และแสดงดังภาพตัดขวางในรูปที่ 4.8 ทั้งนี้

กระบวนการดังกล่าวถือเป็นกระบวนการสร้างมาตรฐานของซินเฟต



รูปที่ 4.7 กระบวนการสร้างทั้งหมดของอุปกรณ์ซินเฟต

ตารางที่ 4.2 กระบวนการสร้างซินเฟตแผ่นผลึกฐานรองซิลิคอน

กระบวนการ	ขั้นตอน	เงื่อนไข	หมายเหตุ
แผ่นผลึกซิลิคอนเริ่มต้น	-	-	โครงสร้างแนวระนาบ : Si แบบระนาบเชิงเดี่ยว ระนาบ (100), $p = 7-21 \Omega\text{-cm}$
ทำความสะอาดผิวแผ่นผลึกเริ่มต้น	กำจัดโลหะหนัก, กำจัดไขมัน	กรดไนตริก, ไตรโคโรเอทธีลีน	-
สร้างชั้นซิลิคอนไดออกไซด์ครั้งแรก	ออกซิเดชัน แบบแห้งและชื้น	1100 °C, แห้ง 3 ชม., ชื้น 1 ชม., แห้ง 2 ชม.	SiO ₂ หนาประมาณ 5000 Å

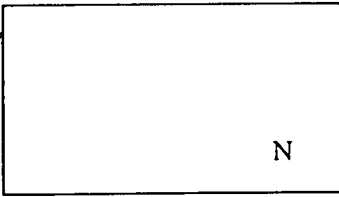
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.2 (ต่อ)

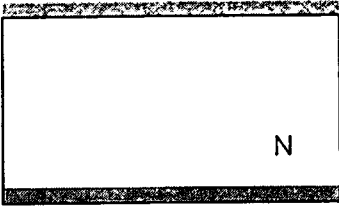
กระบวนการ	ขั้นตอน	เงื่อนไข	หมายเหตุ
โฟโตลิโทกราฟี ส่วน P-base	ทำฟิล์มกัก SiO ₂	Way coat สาร ละลายบัฟเฟอร์	กระจกต้นแบบแผ่นที่ 1
แพร่สารเจือส่วน P-base	Predeposition	BN, 970 °C 30 นาที , N ₂	N _A ประมาณ 1.62 x 10 ¹⁷ cm ⁻³
	drive-in และสร้าง SiO ₂	O ₂ , 1100 °C, 14 ชม.	X _p ประมาณ 3.5 μm SiO ₂ ใหม่ประมาณ 4200 Å
โฟโตลิโทกราฟี ส่วน N ⁺ -Cathode	ทำฟิล์มกัก SiO ₂	Way coat สารละลายบัฟเฟอร์	กระจกต้นแบบแผ่นที่ 2
แพร่สารเจือส่วน N ⁺ -Cathode	Predeposition	SiP ₂ O ₇ , 1050 °C, 15 นาที, N ₂	N ₀ ประมาณ 3.81 x 10 ¹⁸ cm ⁻³
	drive-in และ สร้าง SiO ₂	1000 °C, 15 นาที, O ₂	X _p ประมาณ 1.2 μm SiO ₂ ใหม่ประมาณ 900 Å
โฟโตลิโทกราฟี	ทำฟิล์มกัก SiO ₂	Way coat สารละลายบัฟเฟอร์	กระจกต้นแบบแผ่นที่ 3
สร้างเกตออกไซด์	ออกซิเดชัน แบบแห้ง	1100 °C, 30 นาที, O ₂	SiO ₂ = 1000 Å
โฟโตลิโทกราฟี ส่วนขั้วสัมผัส	ทำฟิล์มกัก SiO ₂	Way coat สารละลายบัฟเฟอร์	กระจกต้นแบบแผ่นที่ 4
เคลือบโลหะ	เคลือบฟิล์มบาง อลูมิเนียม	เครื่องเคลือบ สุญญากาศ, ลวดอลูมิเนียม	ความดัน = 1.8 x 10 ⁻⁶ torr ฟิล์มบางอลูมิเนียมหนา 1 μm
โฟโตลิโทกราฟีลวดลาย โลหะ	ทำฟิล์มกักอลูมิเนียม	AZ-1350 ส่วนผสม กรดฟอสฟอริก	กระจกต้นแบบแผ่นที่ 5
ซินเตอร์ริง	-	300 °C, 15 นาที, N ₂	สร้างรอยสัมผัสขี้ออก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

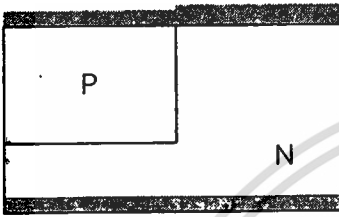
□ SiO₂
■ Al



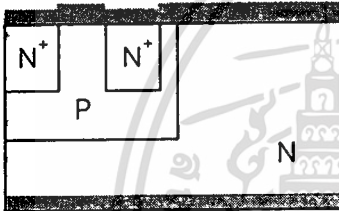
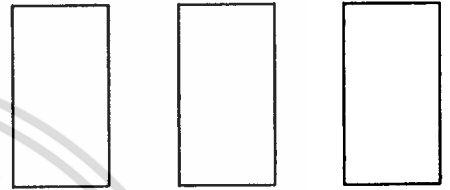
แผ่นซิลิคอนชนิด N
ผลึกเชิงเดี่ยวระนาบ (100),
 $\rho = 7-21 \Omega\text{-cm}$



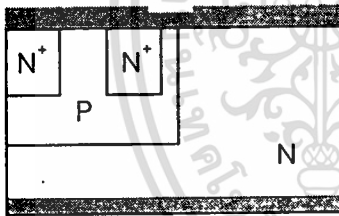
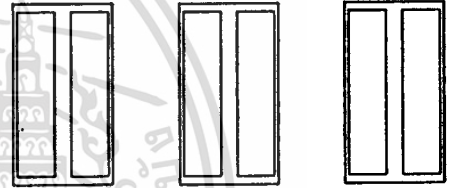
สร้างชั้น SiO₂
ความหนา 5000 Å



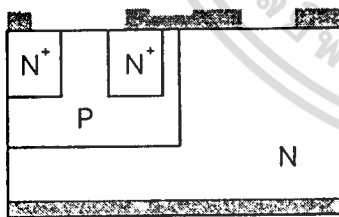
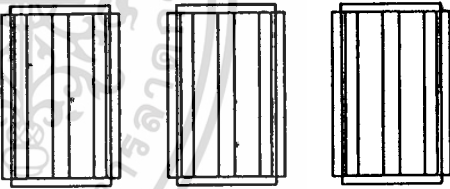
แพร่สารเจือ
และขั้วลึกลับส่วน P-base



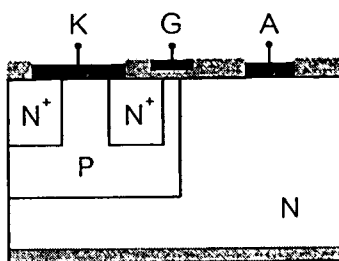
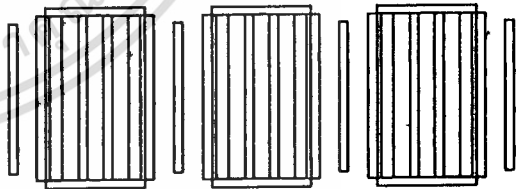
แพร่สารเจือและขั้วลึกลับ
ส่วน N⁺-Cathode



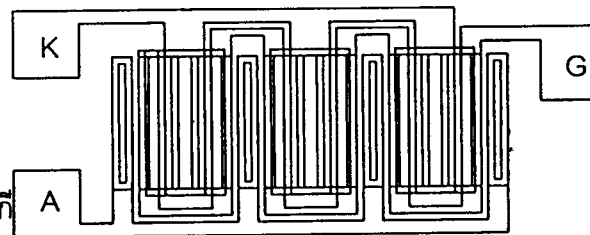
สร้างเกตออกไซด์
หนา 1000 Å



เปิดช่อง SiO₂
เพื่อสร้างขั้วสัมผัสโลหะ



สร้างลวดลาย
อลูมิเนียมและ
ขั้วสัมผัสแบบซีดก็



รูปที่ 4.8 กระบวนการสร้างชิปเฟตโครงสร้างแบบพลานาร์และกระจกต้นแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5 รายละเอียดขั้นตอนกระบวนการสร้างซินเฟต

ในส่วนของรายละเอียดขั้นตอนกระบวนการสร้างซินเฟต เป็นกระบวนการที่ได้ปรับปรุงมาจากกระบวนการสร้างมาตรฐานสำหรับสร้างมอสเฟตกำลังแบบดีมอสเฉพาะในห้องปฏิบัติการสารกึ่งตัวนำของศูนย์วิจัยอิเล็กทรอนิกส์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง โดยมีลำดับขั้นตอนกระบวนการสร้างอย่างละเอียดดังนี้

1) การทำความสะอาดผิวซิลิคอนเบื้องต้น

- ทำความสะอาดผิวด้วยน้ำบริสุทธิ์ในเครื่องสั่นความถี่สูง
- ล้างด้วยน้ำบริสุทธิ์
- กัดผิวหน้าแผ่นผลึกด้วยกรดกัดแก้ว (HF) 5 % เป็นเวลา 2 นาที
- ล้างด้วยน้ำบริสุทธิ์
- ต้มในกรดไนตริก (HNO_3) เป็นเวลา 10 นาที
- ต้มในน้ำบริสุทธิ์ เป็นเวลา 5 นาที
- ล้างด้วยน้ำบริสุทธิ์
- เป่าให้แห้งด้วยก๊าซไนโตรเจน

การทำความสะอาดผิวหน้า

- ต้มในไตรโคลโรเอทิลีน เป็นเวลา 5 นาที เพื่อกำจัดสิ่งสกปรกประเภทไขมัน
- ล้างด้วยอะซิโตน (Acetone) ในเครื่องสั่นความถี่สูง เป็นเวลา 3 นาที
- ล้างด้วยน้ำบริสุทธิ์
- จุ่มในกรดกัดแก้ว (HF) 5 % เป็นเวลา 20 วินาที
- ล้างด้วยน้ำบริสุทธิ์
- เป่าให้แห้งด้วยก๊าซไนโตรเจน

2) กระบวนการออกซิเดชันเริ่มแรก

เพื่อสร้างชั้นซิลิคอนไดออกไซด์ให้มีความหนาประมาณ 5000 Å ในการทำออกซิเดชันนำแผ่นซิลิคอนที่ทำความสะอาดแล้วทิ้งไว้ในบรรยากาศของก๊าซออกซิเจน ที่อุณหภูมิ 1100 °C

เงื่อนไขและขั้นตอนกระบวนการสร้าง

- ทำการออกซิเดชันแบบแห้ง เป็นเวลา 3 ชั่วโมง โดยอัตราการไหลของก๊าซออกซิเจน 1.2 ลิตร/นาที
- ทำการออกซิเดชันแบบชื้น เป็นเวลา 1 ชั่วโมง โดยอัตราการไหลของก๊าซออกซิเจน 1.1 ลิตร/นาที
- ทำการออกซิเดชันแบบแห้ง เป็นเวลา 2 ชั่วโมง โดยอัตราการไหลของก๊าซออกซิเจน 1.2

เอกสารนี้เป็น ลิขสิทธิ์สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3) กระบวนการโฟโตลิโทกราฟี 1

ใช้กระจกมาส์คต้นแบบสำหรับการเปิดช่องซิลิคอนไดออกไซด์บริเวณที่จะทำการแพร่สาร เจือโบรอนเพื่อสร้างส่วน P-base ของซินเฟต โดยการเคลือบน้ำยาไวแสงชนิดลบ Way coat ลงบนแผ่นผลึกซิลิคอน ด้วยอุปกรณ์ที่เรียกว่า สปินเนอร์ แล้วนำไปอบให้แห้ง จึงนำไปทำการถ่ายกระจกต้นแบบมาส์ค 1

ขั้นตอนกระบวนการสร้าง

- อบแห้งเพื่อไล่ความชื้นที่อุณหภูมิ 100 °C เป็นเวลา 20-30 นาที
- เคลือบน้ำยาไวแสงชนิดลบ Way coat โดยใช้เครื่องสปินเนอร์ความเร็ว 5000 รอบ/นาที
- อบครั้งแรก ให้น้ำยาแห้งที่อุณหภูมิ 90-100 °C เป็นเวลา 25 นาที
- ฉายแสงผ่านกระจกมาส์คที่ 1 ด้วยอุปกรณ์ Mark Aligner ซึ่งจะให้แสงอัลตราไวโอเล็ตออกมา แหล่งกำเนิดแสง คือ หลอดเมอร์คิวรี $\lambda = 5000 \text{ \AA}$ เป็นเวลา 12 วินาที
- การล้างภาพ
 - จุ่มในน้ำยาล้างภาพ (Xylene) 2 ครั้ง ครั้งละ 1 นาที
 - จุ่มในน้ำยาทำความสะอาด (Isopropyl) 3 ครั้ง ครั้งละ 30 วินาที
 - ล้างในน้ำบริสุทธิ์ เป่าให้แห้งทันทีด้วยก๊าซไนโตรเจน
- อบครั้งที่สอง ให้แผ่นฟิล์มที่เหลืออยู่แห้งที่อุณหภูมิ 90-100 °C เป็นเวลา 20-30 นาที

4) การใช้สารเคมีกัดซิลิคอนไดออกไซด์

เพื่อทำการกัดชั้นของซิลิคอนไดออกไซด์ ใช้สารละลายเคมีซึ่งมีส่วนผสมของกรดกัดแก้วเป็นหลัก ทำการละลายชั้นซิลิคอนไดออกไซด์ตรงบริเวณที่ต้องการเปิดออก สารละลายที่ใช้ในการกัดชั้นซิลิคอนไดออกไซด์นี้ เรียกว่า สารละลายบัฟเฟอร์ มีอัตราการกัดชั้นซิลิคอนไดออกไซด์ประมาณ 1000 Å / นาที

ขั้นตอนการกัดชั้นซิลิคอนไดออกไซด์

- จุ่มในสารละลายบัฟเฟอร์ เป็นเวลาประมาณ 5 นาที
- ล้างด้วยน้ำบริสุทธิ์ 2 เท่า
- เป่าให้แห้งด้วยก๊าซไนโตรเจน

5) การลอกชั้นสารไวแสง Way coat

สารไวแสงที่ถูกแสงและยังคงตกค้างอยู่บนแผ่นซิลิคอน สามารถลอกทิ้งได้โดย

- ต้มในกรดซัลฟิวริก (H_2SO_4) 2 ครั้ง ครั้งละ 5 นาที
- ล้างด้วยน้ำบริสุทธิ์
- ต้มในน้ำบริสุทธิ์ 2 ครั้ง ครั้งละ 5 นาที

- เป่าให้แห้งด้วยก๊าซไนโตรเจน
- 6) การทำความสะอาดผิวหน้า
 - ต้มไนไตรโคลโรเอทิลีน เป็นเวลา 5 นาที เพื่อกำจัดสิ่งสกปรกประเภทไขมัน
 - ล้างด้วยอะซิโตนในเครื่องสั่นความถี่สูง เป็นเวลา 3 นาที
 - ล้างด้วยน้ำบริสุทธิ์
 - จุ่มในกรดกัดแก้ว (HF) 5% เป็นเวลา 20 วินาที
 - ล้างด้วยน้ำบริสุทธิ์
 - เป่าให้แห้งด้วยก๊าซไนโตรเจน
- 7) กระบวนการ Predeposition โดยใช้แหล่งจ่ายสารเจือซอสแข็ง
 - ทำการ Activation โดยมีอัตราการไหลผ่านของ O_2 เท่ากับ 700 cc/min 30 นาที
 - ทำการ Stabilize โดยมีอัตราการไหลผ่านของ N_2 เท่ากับ 700 cc/min 30 นาที
 - Predeposition โดยมีอัตราการไหลผ่านของ N_2 เท่ากับ 700 cc/min 20 นาที
- 8) ลอกชั้น Boron glass
 - จุ่มในกรดกัดแก้ว (HF) 5% for Boron
 - ล้างด้วยน้ำบริสุทธิ์
 - เป่าให้แห้งด้วยก๊าซไนโตรเจน
- 9) กระบวนการ drive-in และ Reoxidation ที่อุณหภูมิ 1,100 °C เป็นเวลา 14 ชม.
 - Dry Oxidation โดยมีอัตราการไหลผ่านของ O_2 เท่ากับ 1,000 cc/min 8 ชม.
 - Flow Nitrogen โดยมีอัตราการไหลผ่านของ O_2 เท่ากับ 700 cc/min 4 ชม.
- 10) กระบวนการโฟโตลิกราฟี มาส์คที่ 2
- 11) การสกัดชั้นออกไซด์
- 12) กระบวนการลอกฟิล์ม
- 13) การทำความสะอาดผิวหน้า
- 14) กระบวนการ Predeposition โดยใช้ Phosphorus ซอสเหลว
 - ทำการ Spin ด้วย Liquid Source 3,000 รอบต่อนาที
 - อบที่อุณหภูมิ 150 °C เป็นเวลา 10 นาที
- 15) ลอกชั้น Phosphorus glass
 - จุ่มในกรดกัดแก้ว (HF) 5% for Phosphorus
 - ล้างด้วยน้ำบริสุทธิ์
 - เป่าให้แห้งด้วยก๊าซไนโตรเจน

เอกสารนี้ (16) การทำความสะอาดผิวหน้า ซึ่งงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

17) กระบวนการ drive-in และ Reoxidation ที่อุณหภูมิ 1100 °C เป็นเวลา 1.20 ชม.

- Dry Oxidation โดยมีอัตราการไหลผ่านของ O₂ เท่ากับ 1,200 cc/min 20 นาที
- Wet Oxidation โดยมีอัตราการไหลผ่านของ O₂ เท่ากับ 1,000 cc/min 40 นาที
- Dry Oxidation โดยมีอัตราการไหลผ่านของ O₂ เท่ากับ 1,200 cc/min 20 นาที

18) กระบวนการโฟโตลิทกราฟี มาส์คที่ 3

19) การสกัดชั้นออกไซด์

20) กระบวนการลอกฟิล์ม

21) การทำความสะอาดผิวหน้า

22) การสร้าง Gate Oxide

23) กระบวนการโฟโตลิทกราฟี มาส์คที่ 4

24) การสกัดชั้นออกไซด์

25) กระบวนการลอกฟิล์ม

26) การทำความสะอาดผิวหน้า

27) กระบวนการเคลือบชั้นอลูมิเนียมในสุญญากาศ

ในการเคลือบชั้นอลูมิเนียมโดยใช้เครื่องเคลือบโลหะในสุญญากาศ ทำการเคลือบแผ่นซิลิคอนด้วยอลูมิเนียม ที่ความดันประมาณ 1.8×10^{-6} torr

28) กระบวนการโฟโตลิทกราฟี มาส์คที่ 5

ใช้กระจกมาส์คที่ 6 เป็นต้นแบบในการกัดส่วนของอลูมิเนียมที่ไม่ต้องการออก ขั้นตอนนี้ใช้น้ำยาไวแสงชนิดบวก AZ มีลำดับขั้นตอนดังนี้ คือ

- อบแห้งที่อุณหภูมิ 90 °C เป็นเวลา 30 นาที
- เคลือบน้ำยาไวแสงโดยใช้เครื่องสปินเนอร์ ที่ความเร็ว 5,000 รอบต่อนาที เป็นเวลา 20 วินาที
- อบครั้งแรก ให้น้ำยาแห้งที่อุณหภูมิ 90 °C เป็นเวลา 30 นาที
- ฉายแสงผ่านกระจกมาส์คที่ 6 ด้วยอุปกรณ์ Mark Aligner เป็นเวลา 12 วินาที
- ล้างภาพโดยการจุ่มในน้ำยา AZ -Developer 2 ครั้ง ครั้งละ 30 วินาที
- ล้างด้วยน้ำบริสุทธิ์
- เป่าให้แห้งด้วยก๊าซไนโตรเจน
- อบครั้งที่สอง ให้แผ่นฟิล์มที่เหลืออยู่แห้งที่อุณหภูมิ 90 °C เป็นเวลา 15 นาที

29) การกัดชั้นอลูมิเนียม

สารละลายที่ใช้ละลายชั้นอลูมิเนียม ได้แก่ สารละลายผสมซึ่งมีกรดฟอสฟอริกเป็นหลัก มี

เอกสารฉบับนี้สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- จุ่มแผ่นซิลิคอนที่เสร็จจากขั้นตอนที่แล้วในสารละลาย ซึ่งมีอุณหภูมิประมาณ 50 °C เป็นเวลาประมาณ 10-20 วินาที
- ล้างในน้ำบริสุทธิ์ 2 ครั้ง
- เป่าให้แห้งด้วยก๊าซไนโตรเจน

30) กระบวนการลอกฟิล์ม

- จุ่มลงในอะซิโตน ประมาณ 1 นาที
- ล้างด้วยน้ำบริสุทธิ์
- เป่าให้แห้งด้วยก๊าซไนโตรเจน

31) กระบวนการซินเตอร์ริง

กระบวนการซินเตอร์ริงเป็นกระบวนการที่ทำให้การสัมผัสของอลูมิเนียมและซิลิคอนเป็นรอยสัมผัสที่สมบูรณ์ โดยปกติแล้วจะนำแผ่นซิลิคอนไปไว้ในบรรยากาศของไนโตรเจนที่มีอัตราการไหล 0.7 ลิตร/นาที เป็นเวลา 15 นาที ที่อุณหภูมิ 300 °C เพื่อให้ซินเฟตเกิดรอยสัมผัสแบบซ็อดกี้



บทที่ 5

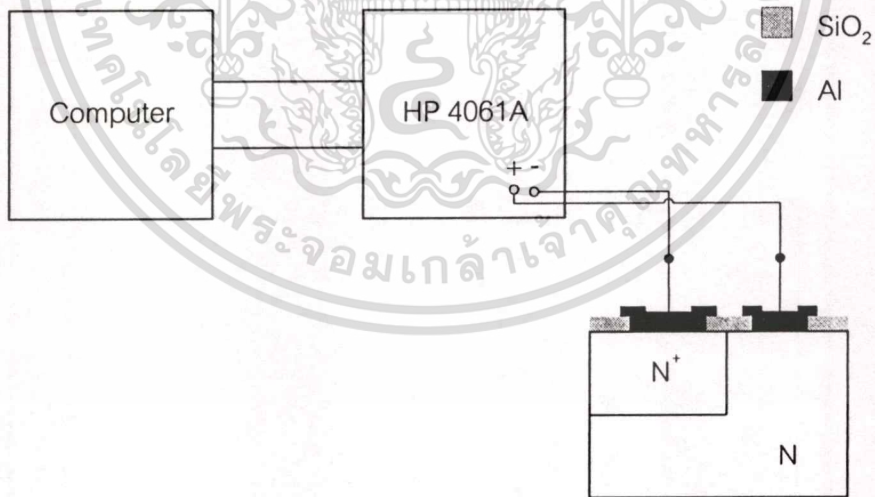
การทดลอง ผลการทดลองและวิเคราะห์ผลการทดลอง

5.1 การศึกษากระบวนการสร้างรอยสัมผัสขีตึกจากรอยสัมผัสระหว่างอลูมิเนียมและซิลิคอนชนิดเอ็น

รอยสัมผัสขีตึกที่โครงสร้างอลูมิเนียมและซิลิคอนชนิดเอ็น โดยขั้นตอนกระบวนการสร้างแล้วเงื่อนไขที่สำคัญในการสร้างรอยสัมผัสขีตึกนี้ คือ ขั้นตอนของการให้อุณหภูมิในการขึ้นเตอรืริงกับรอยสัมผัสขีตึก เนื่องจากรอยสัมผัสระหว่างอลูมิเนียมและซิลิคอนชนิดเอ็นสามารถที่จะสร้างให้เป็นรอยสัมผัสแบบขีตึกหรืออัลลอย จากงานวิจัยเรื่องเวลาและอุณหภูมิที่เหมาะสมสำหรับการขึ้นเตอรืริง [13] จึงได้ทำการศึกษาเพื่อยืนยันถึงเวลาและอุณหภูมิที่เหมาะสมสำหรับการขึ้นเตอรืริงในการสร้างรอยสัมผัสขีตึก ซึ่งเป็นส่วนประกอบที่สำคัญในโครงสร้างชิพเฟต

5.1.1 การเลือกเวลาในการขึ้นเตอรืริงของรอยสัมผัส

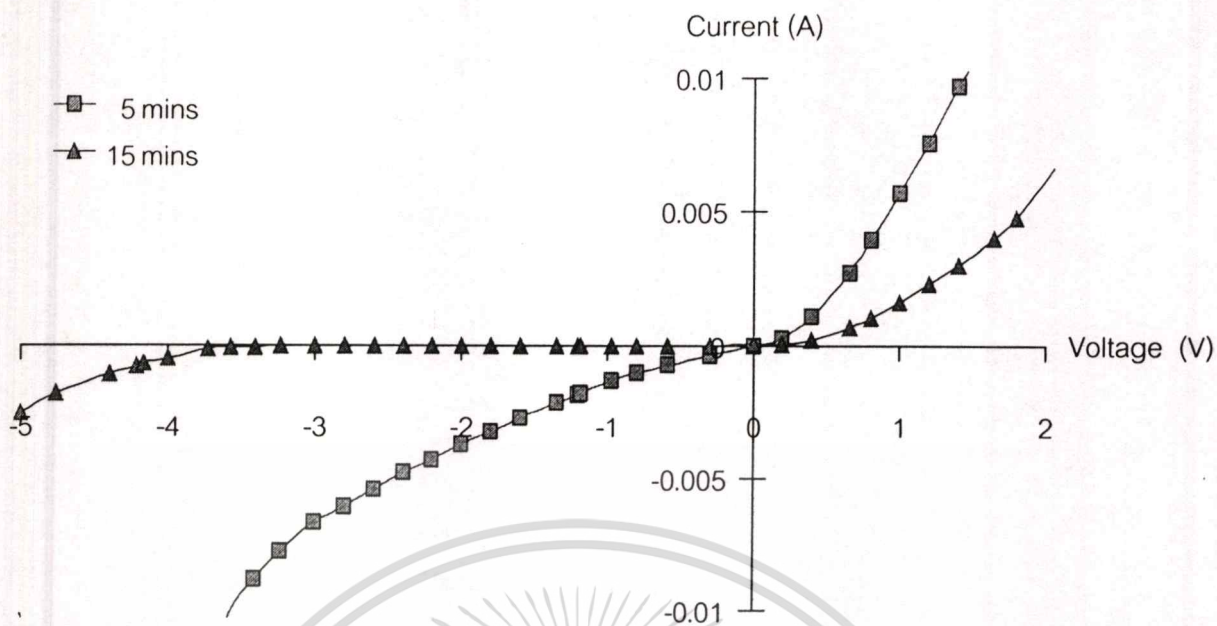
หลังจากได้สร้างชิ้นงานตามหัวข้อ 3.2 จากนั้นจึงนำชิ้นงานไปขึ้นเตอรืริงที่อุณหภูมิ 300 °C เป็นเวลา 5 และ 15 นาทีตามลำดับ จากนั้นนำชิ้นงานมาวัดหาความสัมพันธ์ของกระแสและแรงดัน ดังแสดงในรูปที่ 5.1 และ 5.2



รูปที่ 5.1 การวัดกระแส-แรงดันและค่าประจุไฟฟ้าของรอยสัมผัสระหว่างอลูมิเนียมและซิลิคอนชนิดเอ็น

จากรูปที่ 5.2 ขณะรอยสัมผัสได้รับแรงดันไบอัสตรง ที่เวลา 5 นาที จะมีกระแสไหลมากกว่าที่เวลา 15 นาทีและขณะรอยสัมผัสได้รับแรงดันไบอัสย้อนกลับ ที่เวลา 5 นาที จะมีกระแสรั่วไหลมากกว่าที่เวลา 15 นาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



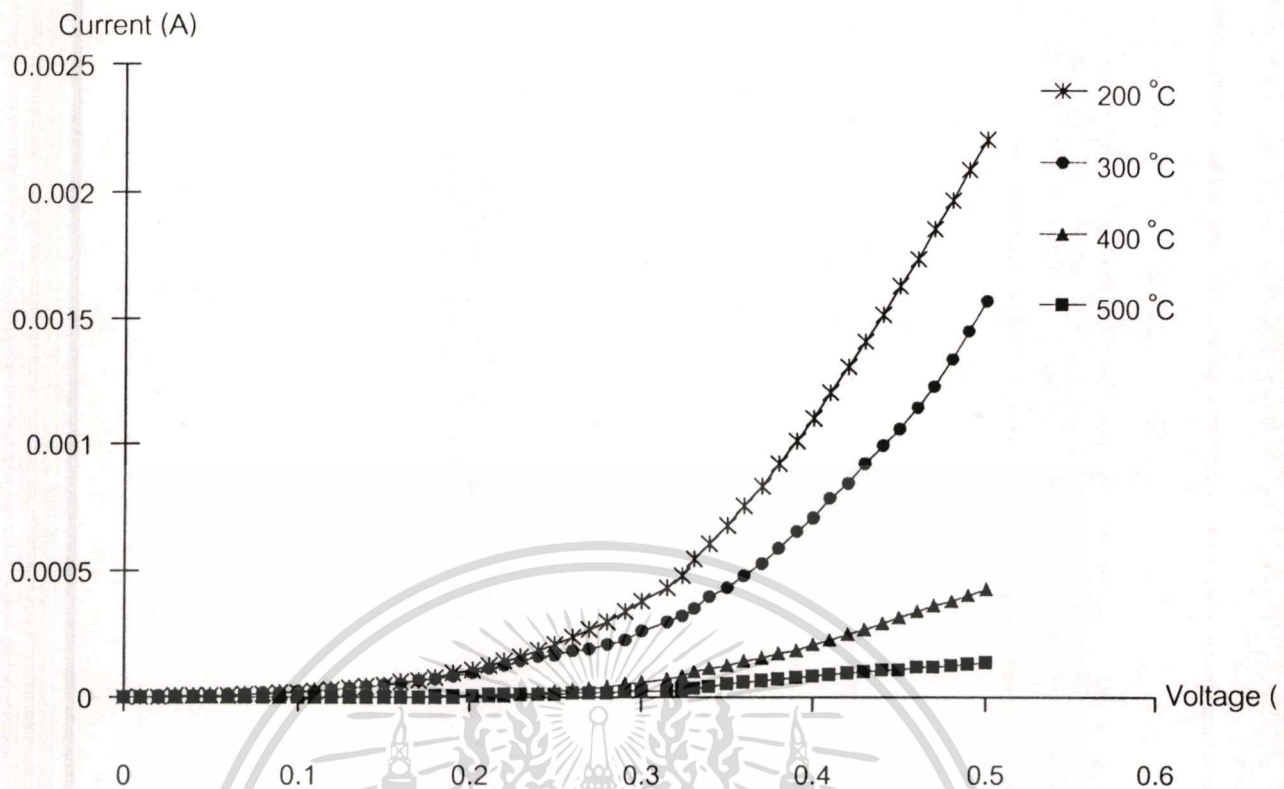
รูปที่ 5.2 ความสัมพันธ์ของกระแส-แรงดันของรอยสัมผัสที่ซินเตอร์ริง ที่อุณหภูมิ 300 °C เวลา 5 และ 15 นาที

จากการทดลอง ชิ้นงานซึ่งซินเตอร์ริงที่เวลา 15 นาที รอยสัมผัสจะให้กระแสรั่วไหลน้อยที่สุดในขณะได้รับแรงดันไบอัสย้อนกลับ ดังนั้นเวลาที่เหมาะสมในการซินเตอร์ริง คือ 15 นาที

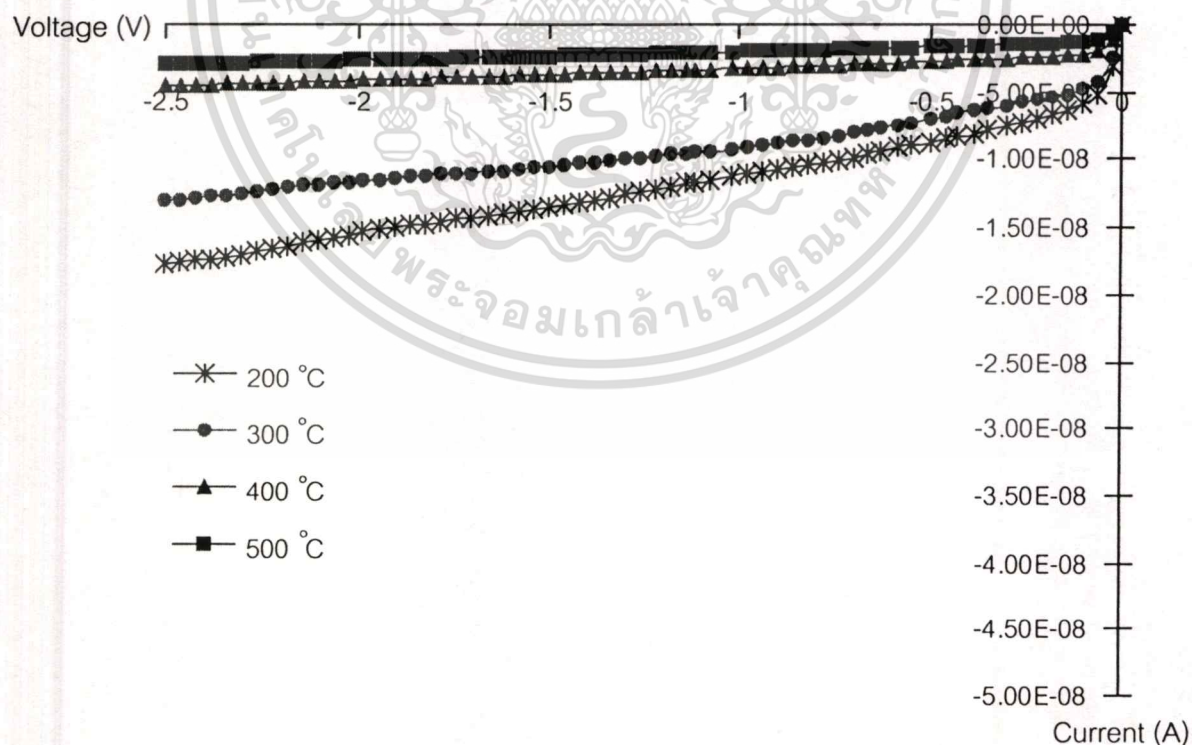
ในการทดลองต่อไปซึ่งเป็นการหาอุณหภูมิที่เหมาะสมในการซินเตอร์ริง โดยทำการซินเตอร์ริงที่อุณหภูมิ 200, 300, 400 และ 500 °C ตามลำดับ และใช้เวลาในการซินเตอร์ริง 15 นาที

5.1.2 ผลการทดลองคุณสมบัติกระแส-แรงดันของรอยสัมผัสที่ซินเตอร์ริงที่อุณหภูมิต่างๆ

เมื่อรอยสัมผัสผ่านการซินเตอร์ริงที่อุณหภูมิ 200, 300, 400 และ 500 °C ตามลำดับ เป็นเวลา 15 นาที จึงนำมาวัดหาความสัมพันธ์ระหว่างกระแส-แรงดันของรอยสัมผัสขณะได้รับแรงดันไบอัสตรงและไบอัสกลับ ดังแสดงในรูปที่ 5.3 และรูปที่ 5.4 ตามลำดับ



รูปที่ 5.3 ความสัมพันธ์กระแส-แรงดันของรอยสัมผัสที่ซินเตอร์ริง ที่อุณหภูมิต่างๆ ขณะได้รับแรงดันไบอัสตรง



รูปที่ 5.4 ความสัมพันธ์กระแส-แรงดันของรอยสัมผัสที่ซินเตอร์ริง ที่อุณหภูมิต่างๆ ขณะได้รับแรง

เอกสารนี้เป็นเอกสารลับไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.1 ปริมาณของกระแสของรอยสัมผัสที่ได้รับการซินเตอร์ริง ที่อุณหภูมิต่างๆ

อุณหภูมิของการซินเตอร์ริง	กระแสขณะไบอัสตรง(0.5 V)	กระแสรั่วไหล ขณะไบอัสกลับ (-1 V)
200 °C	2.253 mA	- 8.83 nA
300 °C	1.685 mA	- 6.87 nA
400 °C	0.456 mA	- 2.38 nA
500 °C	0.282 mA	- 1.54 nA

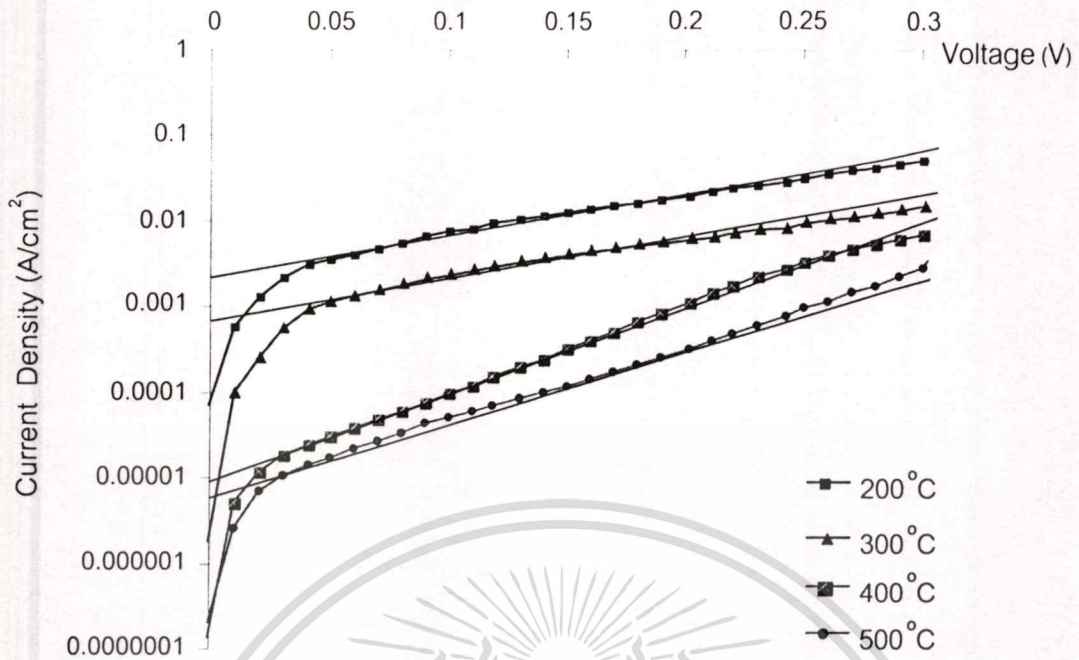
จากตารางที่ 5.1 จะเห็นว่าคุณสมบัติทางไฟฟ้าของรอยสัมผัสเปลี่ยนแปลงไปเมื่อผ่านการซินเตอร์ริงที่อุณหภูมิต่างๆ จากรูปที่ 5.3 รอยสัมผัสระหว่างอลูมิเนียมและซิลิคอนชนิดเอ็น ที่ซินเตอร์ริงที่อุณหภูมิ 200 °C จะให้กระแสไหลในขณะได้รับแรงดันไบอัสตรงมากที่สุดและกระแสที่ไหลจะน้อยลงเมื่ออุณหภูมิที่ซินเตอร์ริงมีค่าสูงขึ้นตามลำดับ คือ 300 °C, 400 °C และที่อุณหภูมิ 500 °C จะมีกระแสไหลน้อยที่สุด ในขณะที่เดียวกันเมื่อรอยสัมผัสได้รับแรงดันไบอัสกลับที่อุณหภูมิ 500 °C ก็จะมีกระแสรั่วไหลน้อยที่สุด และกระแสรั่วจะมีค่ามากขึ้นตามลำดับเมื่ออุณหภูมิของการซินเตอร์ริงมีค่าลดลง คือ 400 °C, 300 °C และที่อุณหภูมิ 200 °C จะมีกระแสรั่วไหลมากที่สุด ดังรูปที่ 5.4

จากนั้นนำค่ากระแส-แรงดันของรอยสัมผัสซึ่งซินเตอร์ริงที่อุณหภูมิต่างๆ มาหาค่าความสูงของกำแพงศักย์ของรอยสัมผัส

5.1.3 ค่าความสูงของกำแพงศักย์ของรอยสัมผัสที่ซินเตอร์ริงที่อุณหภูมิต่างๆ จากการวัดกระแส-แรงดัน

กระแส-แรงดันของรอยสัมผัสที่ซินเตอร์ริงที่อุณหภูมิต่างๆ จากรูปที่ 5.3 นำมาหาความสัมพันธ์ระหว่างความหนาแน่นของกระแส-แรงดัน ดังรูปที่ 5.5 เพื่อหาค่า J_0 ที่ซินเตอร์ริงที่อุณหภูมิต่างๆ และนำไปแทนค่าในสมการที่ 2.9 ในบทที่ 2 เพื่อหาค่าความสูงของกำแพงศักย์ของรอยสัมผัส ดังตารางที่ 5.2

จากตารางที่ 5.2 ค่าความสูงของกำแพงศักย์จะมีค่าสูงขึ้นตามอุณหภูมิของการซินเตอร์ริง แต่จะมีค่าใกล้เคียงกันในช่วง 200 °C และ 300 °C และจะมีค่าสูงขึ้นในช่วง 400 °C และ 500 °C เมื่อนำค่าความสูงของกำแพงศักย์จากตารางที่ 5.2 และความสัมพันธ์กระแส-แรงดันขณะที่รอยสัมผัสได้รับแรงดันไบอัสตรง จากรูปที่ 5.3 มาเปรียบเทียบก็จะพบว่า เมื่ออุณหภูมิของการซินเตอร์ริงสูงขึ้น ก็จะทำให้ค่าความสูงของกำแพงศักย์เพิ่มขึ้น ซึ่งมีผลทำให้กระแสที่ไหลผ่านรอยสัมผัสมี



รูปที่ 5.5 คุณลักษณะระหว่างความหนาแน่นกระแส-แรงดันของชิ้นงานที่ขึ้นเตอรืงที่อุณหภูมิต่างๆ

ตารางที่ 5.2 ค่าความสูงของกำแพงศักย์ที่ได้จากการวัดกระแส-แรงดัน

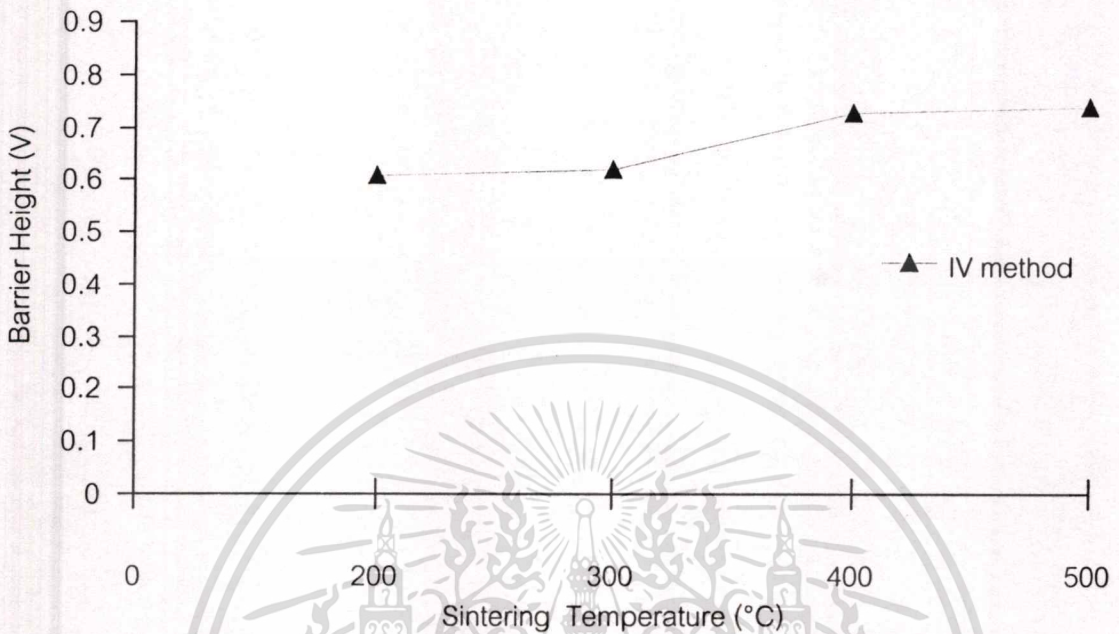
อุณหภูมิของการขึ้นเตอรืง	ค่าความสูงของกำแพงศักย์จากการวัดกระแส-แรงดัน (V)
200 °C	0.61
300 °C	0.62
400 °C	0.73
500 °C	0.74

เมื่อนำค่าความสูงของกำแพงศักย์จากตารางที่ 5.2 ซึ่งเป็นค่าที่ได้จากการวัดกระแส-แรงดัน มาหาความสัมพันธ์ดังรูปที่ 5.6 จากการหาค่าความสูงของกำแพงศักย์จากการวัดกระแส-แรงดัน พบว่า ค่าความสูงของกำแพงศักย์จะมีค่าใกล้เคียงกันในช่วงอุณหภูมิ 200 °C และ 300 °C แต่จะมีค่าเพิ่มขึ้นในช่วงอุณหภูมิ 400 °C และ 500 °C

จากรูปที่ 5.6 ในช่วงอุณหภูมิ 400 °C และ 500 °C เป็นช่วงที่ค่าความสูงของกำแพงศักย์มีค่าสูงขึ้น การเปลี่ยนแปลงของค่าความสูงของกำแพงศักย์ที่สูงขึ้น เนื่องมาจากอุณหภูมินิยมเป็นโลหะที่มีจุดหลอมเหลวต่ำ โดยมีจุดหลอมเหลวอยู่ที่ 660 °C ดังนั้นในช่วงอุณหภูมิที่อยู่ใกล้กับจุดหลอมเหลวทำให้อุณหภูมินิยมสามารถแพร่ลงไปในซิลิคอนชนิดเอ็น ทำให้อรอยสัมผัสที่ได้เป็นรอย

สัมผัสแบบอัลลอยส์ และจากรูปที่ 5.4 ขณะที่รอยสัมผัสได้รับแรงดันไปอัสยอันกลับ ที่อุณหภูมิ 500 การค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$^{\circ}\text{C}$ จะมีกระแสรั่วไหลน้อยกว่าเมื่อเปรียบเทียบกับกระแสรั่วไหลที่อุณหภูมิ 400°C ดังนั้น อุณหภูมิที่ใช้ในการซินเตอร์ริงสำหรับการสร้างรอยสัมผัสแบบอัลลอย คือ 500°C



รูปที่ 5.6 ค่าความสูงของกำแพงศักย์ซึ่งวัดจากกระแส-แรงดันของรอยสัมผัสที่ผ่านการซินเตอร์ริง ณ อุณหภูมิต่างๆ

สำหรับในช่วงอุณหภูมิ 200°C และ 300°C จะได้ค่าความสูงของกำแพงศักย์มีค่าเกือบคงที่ เนื่องจากอุณหภูมิในช่วงนี้อุณหภูมิเนี่ยมจะยังไม่สามารถแพร่ลงไปยังซิลิคอนชนิดเอ็นได้ ทำให้รอยสัมผัสที่ได้จากการซินเตอร์ริงในช่วงอุณหภูมินี้จะเป็นรอยสัมผัสชนิดดี จากรูปที่ 5.4 ที่อุณหภูมิ 300°C ขณะให้แรงดันไบอัสย้อนกลับจะมีกระแสรั่วไหลน้อยที่สุดเมื่อเทียบกับรอยสัมผัสซึ่งซินเตอร์ริงที่อุณหภูมิ 200°C ดังนั้น อุณหภูมิที่ใช้ในการซินเตอร์ริงสำหรับการสร้างรอยสัมผัสชนิดดีคือ 300°C

5.2 การตรวจสอบรอยสัมผัสชนิดดีในซินเฟต

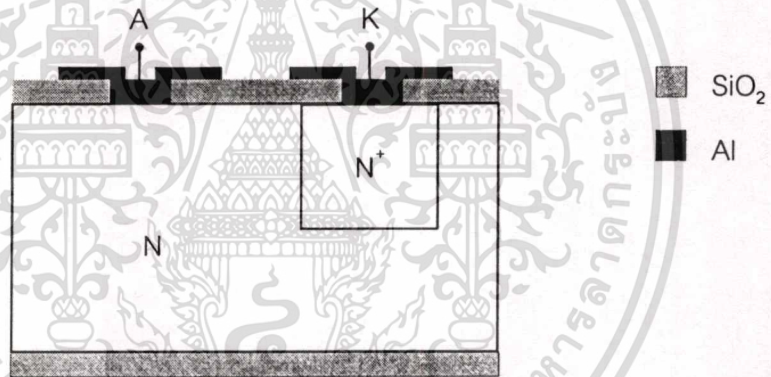
รอยสัมผัสชนิดดีเป็นส่วนที่สำคัญอย่างมากในอุปกรณ์ซินเฟต ซึ่งแตกต่างกับรอยต่อพี-เอ็น ใน IGBT รอยสัมผัสชนิดดีจะทำให้ซินเฟตมีความสามารถในการสวิทซ์ที่สูงกว่า IGBT เพราะรอยสัมผัสชนิดดีเป็นการทำงานของประจุพาหะส่วนมาก ทำให้ไม่เกิดผลกระทบในการกำจัดประจุพาหะส่วนน้อยในช่วงหยุดการทำงาน ดังนั้นจึงจำเป็นที่จะต้องทดสอบคุณสมบัติของรอยสัมผัสชนิดดีในซินเฟตเพื่อให้มีคุณสมบัติตามที่ต้องการ พร้อมทั้งเปรียบเทียบกับรอยต่อพี-เอ็นใน IGBT

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

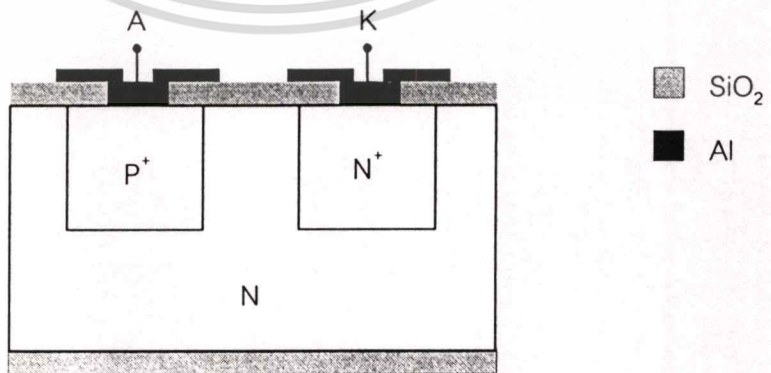
การออกแบบและสร้าง

การทดสอบคุณสมบัติของรอยสัมผัสขั้วขั้วขั้วขั้วในซิลิโคนและรอยต่อพี-เอ็นใน IGBT สามารถทำได้โดยอาศัยโครงสร้างไดโอด เพื่อวัดคุณสมบัติของแต่ละรอยต่อโดยใช้เงื่อนไขของความหนาแน่นอะตอมสารเจือและความลึกของรอยต่อเช่นเดียวกับรอยต่อต่างๆ ที่สร้างในซิลิโคน

ในกระบวนการสร้างไดโอดเพื่อวัดคุณสมบัติรอยสัมผัสขั้วขั้วขั้ว มีรายละเอียดเช่นเดียวกับที่ได้กล่าวไว้ในบทที่ 4 โดยเลือกใช้แผ่นซิลิโคนชนิด N ผลึกเชิงเดี่ยวระนาบ (100) พิกัดความต้านทาน 7-21 $\Omega\text{-cm}$ หนา 400 μm โดยทำการแพร่สารเจือฟอสฟอรัสในส่วน N^+ เท่ากับ $2.57 \times 10^{18} \text{ cm}^{-3}$ ทั้งในซิลิโคนและ IGBT เพื่อสร้างรอยสัมผัสโอห์มมิก และทำการแพร่สารเจือโบรอนในส่วน P^+ เท่ากับ $4.53 \times 10^{17} \text{ cm}^{-3}$ เฉพาะใน IGBT จากนั้นทำการเคลือบอลูมิเนียมด้วยเครื่องเคลือบสุญญากาศ, ทำการสร้างขั้วสัมผัสโลหะต่างๆ และทำการขึ้นเตอรริงที่อุณหภูมิ 300 $^{\circ}\text{C}$ จะทำให้เกิดรอยสัมผัสแบบขั้วขั้วขั้วระหว่างรอยต่อของอลูมิเนียมและซิลิโคนชนิด N ดังแสดงรูปที่ 5.7 และรอยต่อพี-เอ็นระหว่างรอยต่อของ P^+ กับซิลิโคนชนิดเอ็น ดังแสดงในรูปที่ 5.8



รูปที่ 5.7 ภาพตัดขวางของรอยสัมผัสขั้วขั้ว โครงสร้างแบบพลานาร์

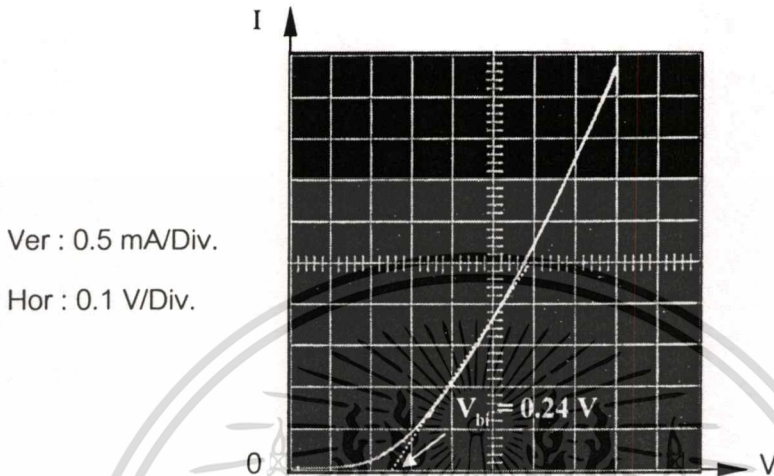


รูปที่ 5.8 ภาพตัดขวางของรอยต่อพี-เอ็นโครงสร้างแบบพลานาร์

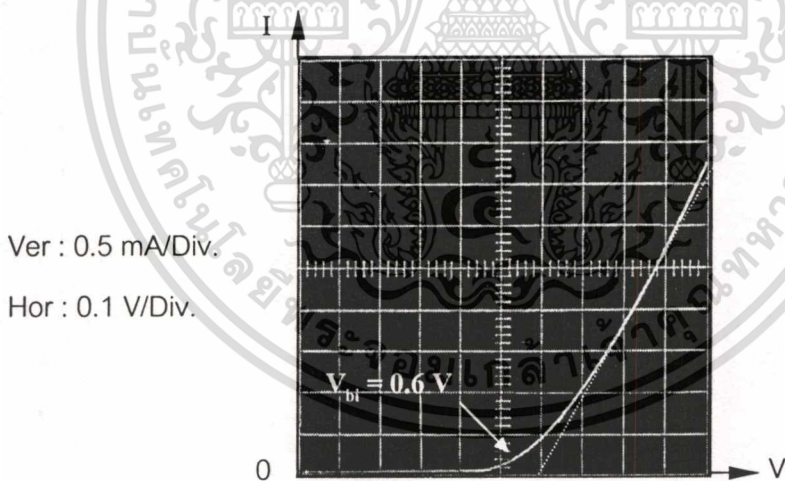
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทดลองและผลการทดลอง

นำอุปกรณ์รอยสัมผัสซีดกีและรอยต่อพี-เอ็น มาวัดคุณสมบัติของความสัมพันธ์ระหว่างกระแสและแรงดัน โดยใช้เครื่องวัดคุณสมบัติทรานซิสเตอร์ (Transistor curve tracer) ได้ผลการทดลองดังแสดงในรูปที่ 5.9, 5.10 และตารางที่ 5.3



รูปที่ 5.9 กราฟความสัมพันธ์ระหว่างกระแสและแรงดันของรอยสัมผัสซีดกีขณะได้รับไบแอสตรง



รูปที่ 5.10 กราฟความสัมพันธ์ระหว่างกระแสและแรงดันของรอยต่อพี-เอ็นขณะได้รับไบแอสตรง

ตารางที่ 5.3 คุณสมบัติทางไฟฟ้าของรอยสัมผัส

ชนิดของรอยสัมผัส	แรงดันไบแอสไปหน้า	แรงดันไบแอสย้อนกลับ
ซีดกี	0.24	170
พี-เอ็น	0.6	169

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากผลการทดลองในตารางที่ 5.3 จะเห็นคุณสมบัติรอยสัมผัสขั้วตึกที่แตกต่างกันไปจากรอยต่อพี-เอ็นอย่างเห็นได้ชัดเจน คือ แรงดันไบอัสไปหน้าที่ทำให้รอยสัมผัสขั้วตึกเริ่มนำกระแส จะมีค่าต่ำกว่าของรอยต่อพี-เอ็น ส่วนแรงดันไบอัสย้อนกลับจะมีค่าใกล้เคียงกันทั้งในรอยสัมผัสขั้วตึกและรอยต่อพี-เอ็น ดังนั้นรอยสัมผัสขั้วตึกสามารถเริ่มทำงานหรือนำกระแสได้เร็วกว่ารอยต่อพี-เอ็น

จากผลการทดลองนี้ สามารถสร้างรอยสัมผัสขั้วตึกและรอยต่อพี-เอ็นที่เป็นส่วนประกอบสำคัญในซินเฟตและ IGBT ได้อย่างที่ต้องการ หัวข้อถัดไปจะกล่าวถึงการนำรอยสัมผัสขั้วตึกไปสร้างในอุปกรณ์ซินเฟตและทดสอบการทำงานของซินเฟตในลักษณะของทรานซิสเตอร์

5.3 การทดสอบโครงสร้างเรขาคณิตพื้นฐานของซินเฟต [2]

อุปกรณ์กำลังโดยทั่วไปไม่ว่าจะตระกูลใดก็ตาม ก็ต้องการที่จะพัฒนาให้มีความสามารถทนกำลังได้สูง นั่นคือมีการนำกระแสและทนแรงดันสูงและยังต้องมีการตอบสนองความถี่สูงอีกด้วย ในการทำให้อุปกรณ์มีความสามารถในการทนกำลังที่สูงได้นั้น อุปกรณ์จำเป็นจะต้องมีขนาดใหญ่ตามไปด้วยอย่างหลีกเลี่ยงไม่ได้ ซึ่งการสร้างอุปกรณ์ที่มีขนาดใหญ่เพื่อที่จะศึกษาตัวแปรขั้นพื้นฐานของอุปกรณ์กำลังนั้นเป็นสิ่งที่ทำได้ยาก เนื่องจากจะทำให้เกิดคุณสมบัติบางอย่างที่แฝงอยู่ในโครงสร้างทำให้ยากแก่การวิเคราะห์ ดังนั้นในวิทยานิพนธ์ฉบับนี้จึงทำการออกแบบอุปกรณ์ซินเฟต เพื่อศึกษาตัวแปรพื้นฐานและสะดวกในการเปลี่ยนแปลงตัวแปรทางเรขาคณิตและเพื่อบันทึกเป็นข้อมูลที่ถูกต้องมากขึ้นจากผลสรุปที่ได้จากข้อมูลจำนวนมากๆ จึงทำการออกแบบอุปกรณ์ซินเฟตที่มีโครงสร้างแบบพลาเนอร์และมีขนาดเล็ก

5.3.1 การวัดคุณสมบัติทางไฟฟ้าของรอยต่อพี-เอ็นในซินเฟต

คุณสมบัติทางไฟฟ้าของรอยต่อพี-เอ็น เป็นคุณสมบัติพื้นฐานที่มีความสำคัญอย่างมากของซินเฟต ดังนั้นจึงจำเป็นที่จะต้องทดสอบคุณสมบัติของรอยต่อต่างๆ เพื่อให้ได้คุณสมบัติตามที่ต้องการและเหมาะสมสำหรับการใช้งานในโครงสร้างซินเฟต โครงสร้างซินเฟตจะประกอบด้วยรอยต่อพี-เอ็น 3 รอยต่อด้วยกัน คือ 1) รอยต่อ N^+ -Cathode กับ P-base, 2) รอยต่อ P-base กับ N-drift และ 3) รอยต่อ N-drift กับอลูมิเนียม

การออกแบบและสร้าง

ในการทดสอบคุณสมบัติของรอยต่อพี-เอ็นในซินเฟต สามารถทำได้โดยอาศัยโครงสร้างไดโอดเพื่อวัดคุณสมบัติของแต่ละรอยต่อ โดยใช้เงื่อนไขของความหนาแน่นอะตอมสารเจือและความลึกของรอยต่อ เช่นเดียวกับรอยต่อต่างๆ ที่สร้างในซินเฟต

ในกระบวนการสร้างไดโอดเพื่อวัดคุณสมบัติของรอยต่อพี-เอ็นนี้ มีรายละเอียดเช่นเดียวกับที่ได้กล่าวไว้ในบทที่ 3 โดยเลือกใช้แผ่นซิลิคอนชนิด N ผลึกเชิงเดี่ยวระนาบ (100) พิกัดความต้าน

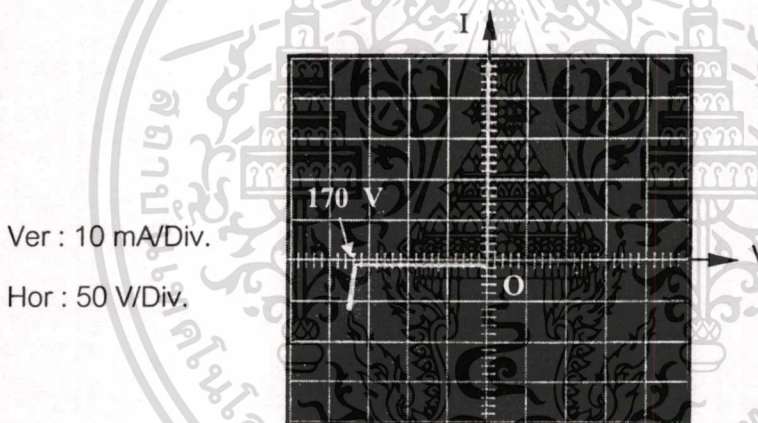
ทาน 7-21 $\Omega\text{-cm}$ โดยทำการแพร่สารเจือโบรอนในส่วน P-base เท่ากับ $4.21 \times 10^{16} \text{ cm}^{-3}$ และแพร่สารเจือฟอสฟอรัสในส่วน N'-Cathode เท่ากับ $2.57 \times 10^{18} \text{ cm}^{-3}$ จากนั้นสร้างขั้วสัมผัสโลหะในไดโอดแต่ละตัวโดยการคำนวณหาความหนาแน่นอะตอมสารเจือ ซึ่งคำนวณได้จากสมการ 5.1 และทำการขึ้นเตอรริงที่อุณหภูมิ 300 °C เวลา 15 นาที เพื่อสร้างรอยสัมผัสขี้อตัก

$$N = \frac{1}{q\mu_n\rho_{\text{exp}}} \quad (5.1)$$

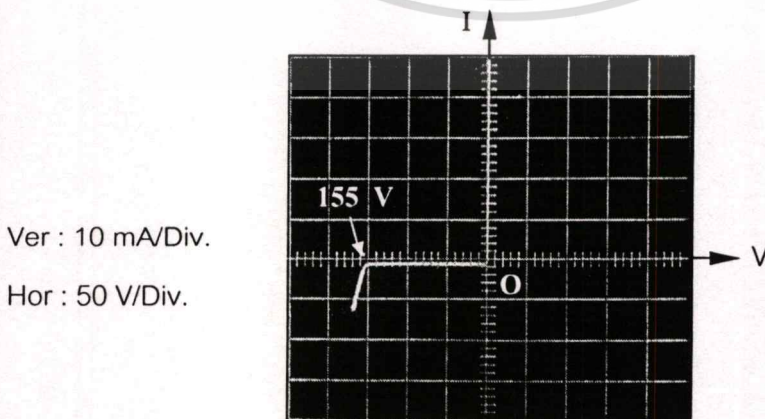
เมื่อ ρ_{exp} คือ สภาพความต้านทานจากการทดลอง

การทดลองและผลการทดลอง

นำไดโอดที่สร้างเสร็จมาวัดคุณสมบัติทางไฟฟ้าของรอยต่อพี-เอ็น โดยใช้เครื่องวัดคุณสมบัติทรานซิสเตอร์ ได้ผลการทดลองดังรูปที่ 5.11, 5.12 และ 5.13



รูปที่ 5.11 กราฟคุณสมบัติ I-V ของรอยต่อพี-เอ็นระหว่าง N-drift กับออลูมิเนียม

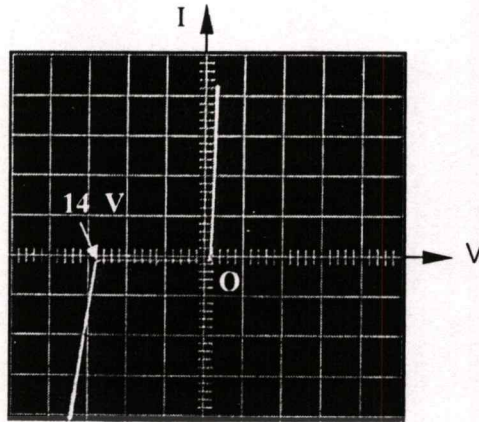


รูปที่ 5.12 กราฟคุณสมบัติ I-V ของรอยต่อพี-เอ็นระหว่าง P-base กับ N-drift

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Ver : 10 mA/Div.

Hor : 5 V/Div.



รูปที่ 5.13 กราฟคุณสมบัติ I-V ของรอยต่อพี-เอ็นระหว่าง N^+ -Cathode กับ P-base

จากผลการทดลองในรูปที่ 5.11 ซึ่งเป็นกราฟความสัมพันธ์ของรอยต่อพี-เอ็นระหว่าง N-drift กับออลูมิเนียมซึ่งเป็นรอยสัมผัสชนิดกึ่งรอยสัมผัสที่มีความสำคัญอย่างมากต่อคุณสมบัติทางความสามารถในการปิดกั้นย้อนกลับ (reverse blocking capacity) เพราะคุณสมบัติทางความสามารถในการนำกระแสไปหน้า (forward conduction capacity) โดยการทนแรงดันย้อนกลับของรอยต่อนี้จะเป็นตัวกำหนดความสามารถในการปิดกั้นย้อนกลับของชิพเฟต และจากการทดลองพบว่า มีแรงดันไปหน้าตกคร่อม 0.24 V และสามารถทนแรงดันไบอัสย้อนกลับได้ถึง 170 V แสดงให้เห็นว่ารอยต่อระหว่าง N-drift กับออลูมิเนียมซึ่งเป็นรอยสัมผัสแบบชนิดกึ่งเหมาะสมที่จะสร้างเป็นรอยสัมผัสชนิดกึ่งของชิพเฟต

ผลการทดลองที่แสดงในรูปที่ 5.12 เป็นกราฟ I-V ของรอยต่อพี-เอ็นระหว่าง P-base กับ N-drift ซึ่งมีความสำคัญในการทำงานในสภาวะปิดกั้นไปหน้า (forward blocking capability) และความหนาแน่นของอะตอมสารเจือในส่วน P-base ยังเป็นตัวกำหนดแรงดันขีดเริ่มของชิพเฟตอีกด้วย ซึ่งจากการทดลองพบว่า ความสามารถในการทนแรงดันพังทลายของรอยต่อ P-base กับ N-drift สามารถทนแรงดันได้ถึง 155 V ซึ่งเหมาะสมที่จะใช้ในโครงสร้างของชิพเฟตเช่นกัน

สำหรับผลการทดลองที่แสดงในรูปที่ 5.13 ในส่วนของรอยต่อ N^+ -Cathode กับ P-base เป็นส่วนที่มีผลในความสามารถในการนำกระแสของโครงสร้างแผ่นมอสเฟตในโครงสร้างชิพเฟต และจากการทดลอง พบว่า มีแรงดันพังทลาย 14 V อย่างไรก็ตามความสำคัญของแรงดันพังทลายของรอยต่อนี้มีน้อยมาก ทั้งนี้เนื่องจากในโครงสร้างของชิพเฟต ส่วน N^+ -Cathode จะถูกเชื่อมต่อกับส่วน P-base โดยใช้ออลูมิเนียม ทั้งนี้เพื่อที่จะทำให้ศักย์ไฟฟ้าในส่วนทั้งสองมีค่าเท่ากัน เพื่อเป็นการหลีกเลี่ยงการเกิดโครงสร้างแผ่นแบบไบโพลาร์ทรานซิสเตอร์

จากผลการทดลองดังที่กล่าวมาแล้วจะเห็นได้ว่า รอยต่อต่างๆ เหมาะสมที่จะประกอบขึ้นเป็นโครงสร้างชิพเฟตได้ แต่ส่วนที่สำคัญที่สุดก็คือความหนาแน่นอะตอมสารเจือในส่วน P-base การคำนวณว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพราะนอกจากจะเป็นตัวกำหนดความสามารถในการทนแรงดันสูงสุดของรอยต่อ P-base แล้วยังเป็นตัวกำหนดค่าแรงดันขีดเริ่มอีกด้วย

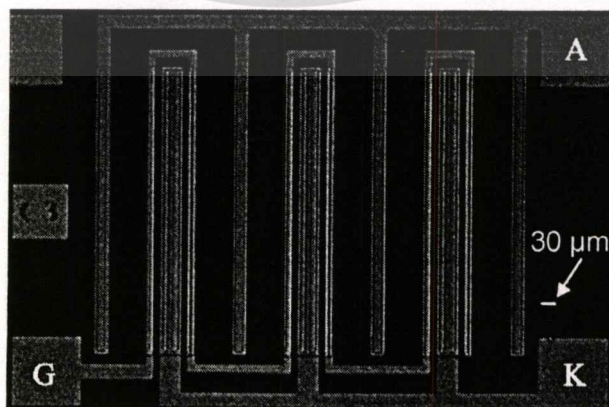
5.3.2 การทดสอบการทำงานของซินเฟตในลักษณะของทรานซิสเตอร์

ในการทดสอบโครงสร้างทางเรขาคณิตของอุปกรณ์ซินเฟตที่สร้างขึ้นว่าสามารถที่จะทำงานในลักษณะของทรานซิสเตอร์ได้หรือไม่นั้น สามารถทำได้โดยการทดสอบความสัมพันธ์ระหว่างกระแสอาโนด (I_A) กับแรงดันอาโนด-คาโทด (V_{AK}) ทั้งนี้เนื่องจากกราฟความสัมพันธ์ระหว่าง I_A กับ V_{AK} สามารถบอกได้ถึงความสามารถในการนำกระแส, ความต้านทานในสภาวะนำกระแส (R_{ON}), ค่าทรานคอนดักแตนซ์ (g_{msat}) ตลอดจนจนถึงกระแสรั่วไหล ดังผลการทดลองต่อไปนี้

การออกแบบและสร้าง

ในการศึกษาการทำงานของซินเฟตในลักษณะทรานซิสเตอร์ในบทนี้ จะทำการศึกษาจากโครงสร้างแบบพลาแนรี ที่มีความยาวและความกว้างของช่องทางเดินกระแสเท่ากับ 10 และ 4800 μm ตามลำดับ โดยทำการออกแบบในส่วน N^+ -Cathode กับ P-base ต่อเข้าด้วยกันด้วยชั้นอลูมิเนียมเพื่อป้องกันการเกิดโครงสร้างแฝงไบโพลาร์ทรานซิสเตอร์ ซึ่งจะทำให้กระแสเล็กรอนไม่สามารถไหลในแนวตั้งได้

สำหรับกระบวนการสร้างอุปกรณ์ซินเฟต เพื่อใช้ในการทดสอบการทำงานในลักษณะทรานซิสเตอร์ของซินเฟตนั้น สามารถทำได้โดยอาศัยกระบวนการสร้างที่ได้กล่าวไว้ในบทที่ 4 โดยเลือกใช้แผ่นซิลิคอนชนิด N ผลึกเชิงเดี่ยวระนาบ (100) พิกัดความต้านทาน 7-21 $\Omega\text{-cm}$ โดยทำการแพร่สารเจือโบรอนในส่วน P-base ที่ความเข้มข้นเท่ากับ $4.21 \times 10^{16} \text{ cm}^{-3}$ และทำการแพร่สารเจือฟอสฟอรัสเพื่อสร้างชั้น N^+ -Cathode ที่ความเข้มข้นเท่ากับ $2.57 \times 10^{18} \text{ cm}^{-3}$ และสร้างขั้วสัมผัสแบบซีอตกี โดยทำการซินเตอร์ริงที่อุณหภูมิ 300 $^{\circ}\text{C}$ เวลา 15 นาทีและขั้วสัมผัสโลหะในส่วนต่างๆ ดังแสดงในรูปที่ 5.14

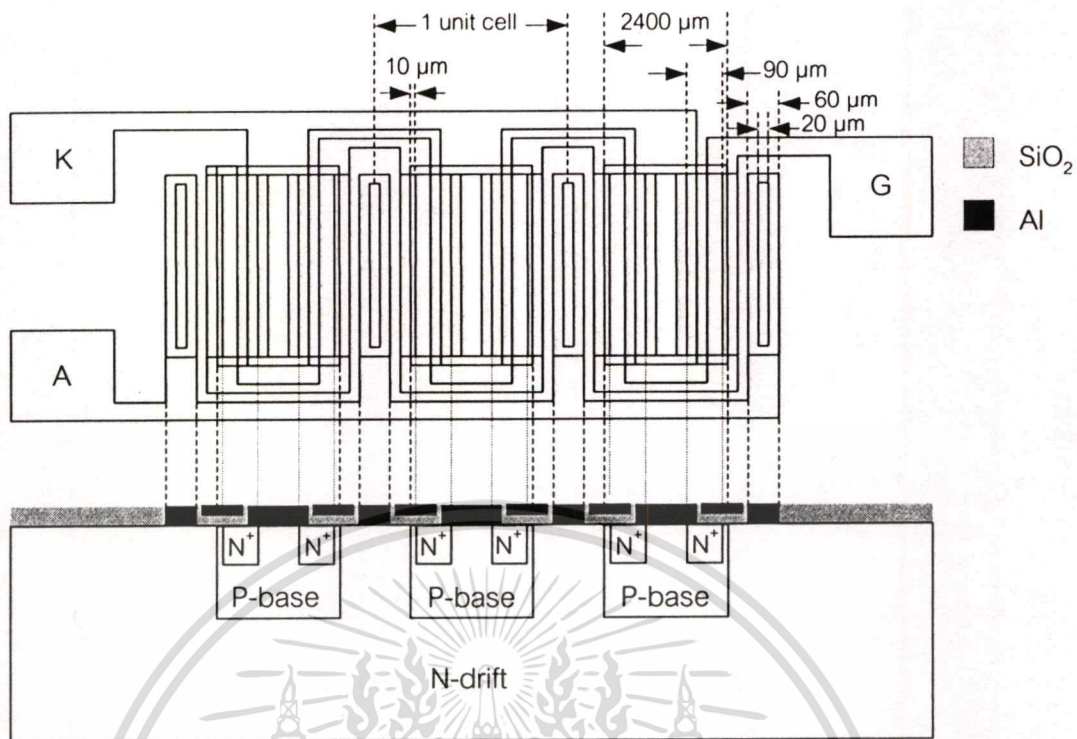


รูปที่ 5.14 ภาพถ่ายด้านบนของซินเฟตโครงสร้างแบบพลาแนรีที่มีความกว้างของชั้น N-drift

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

เท่ากับ 120 μm

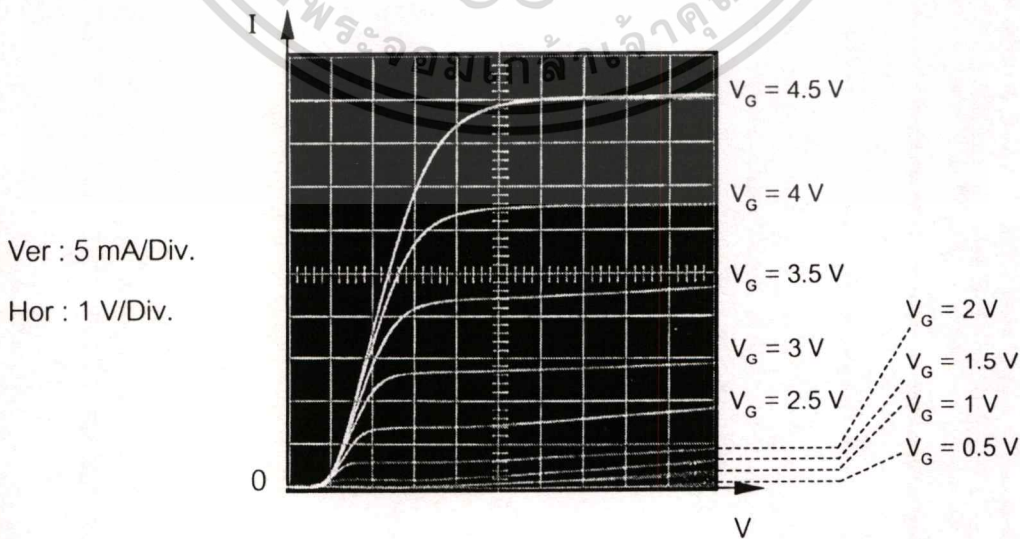
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.15 ภาพตัดขวางและลวดลายด้านบนของอุปกรณ์ซินเพดโครงสร้างแบบพลาเนอร์

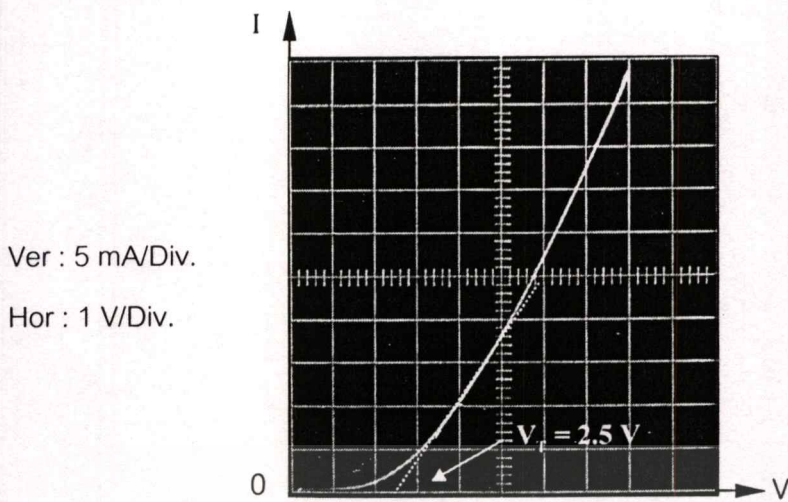
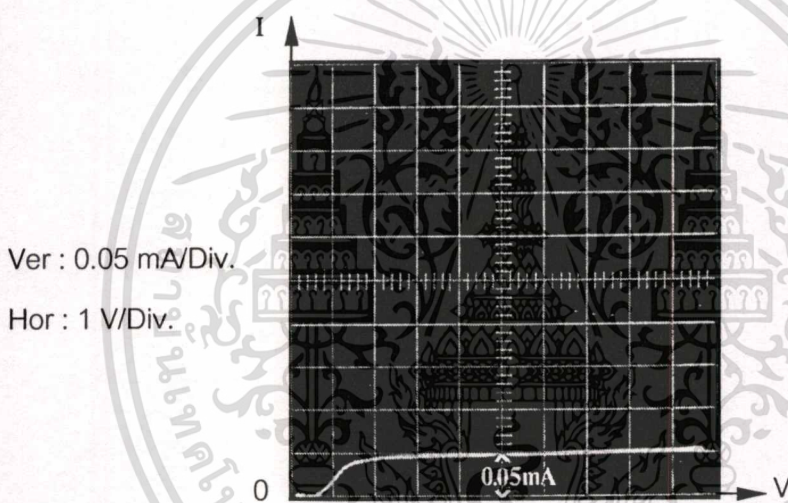
การทดลองและผลการทดลอง

นำอุปกรณ์ซินเพดที่สร้างเสร็จแล้วมาวัดคุณสมบัติของความสัมพันธ์ระหว่างกระแสไอโนดกับแรงดันไอโนด-คาโอด โดยใช้เครื่องวัดคุณสมบัติของทรานซิสเตอร์ ได้ผลการทดลองดังรูปที่ 5.16-5.19

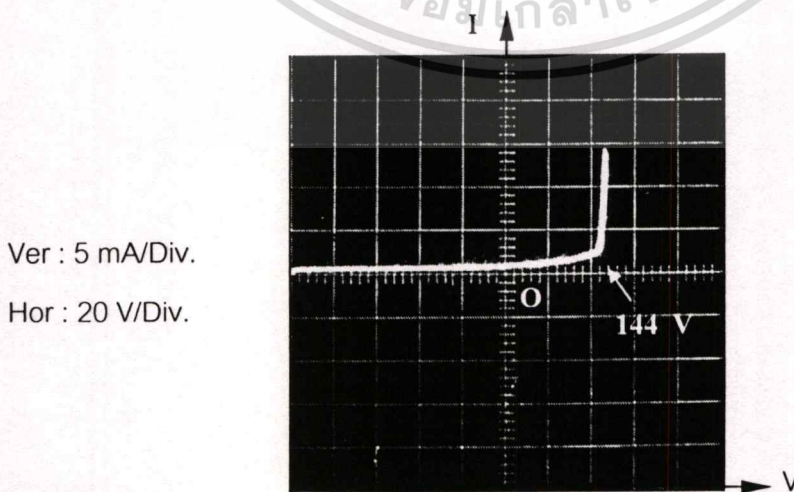


รูปที่ 5.16 กราฟความสัมพันธ์ระหว่างกระแสไอโนดกับแรงดันไอโนด-คาโอด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 5.17 แรงดันขีดเริ่ม V_T 

รูปที่ 5.18 กระแสรั่วไหล



รูปที่ 5.19 แรงดันปิดกั้นไปหน้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากผลการทดลองในรูปที่ 5.16 แสดงให้เห็นว่า ซินเฟตที่สร้างขึ้นสามารถที่จะทำงานในลักษณะของทรานซิสเตอร์ได้เป็นอย่างดี อีกทั้งยังสามารถนำไปใช้งานในวงจรขยายสัญญาณไฟฟ้าได้เหมือนอุปกรณ์กำลังทั่วไป จากการทดลองสามารถวัดค่าทรานคอนดักแตนซ์ของซินเฟตได้เท่ากับ $25 \text{ m}\Omega^{-1}$ (ที่ $V_G = 3.5 \text{ V}$ และ $V_{AK} = 10 \text{ V}$) และความต้านทานในสภาวะนำกระแส มีค่าเท่ากับ 53.33Ω ในรูปที่ 5.17 แสดงถึงแรงดันขีดเริ่มของซินเฟต (V_T) มีค่าเท่ากับ 2.5 V สำหรับกระแสรั่วไหลที่แสดงในรูปที่ 5.18 สามารถวัดได้ 0.05 mA ซึ่งมีค่าน้อยมาก สำหรับความสามารถในการปิดกั้นไปหน้าของอุปกรณ์ซินเฟตที่สร้างขึ้นมีค่าเท่ากับ 144 V แสดงในรูปที่ 5.19

5.3.3 การศึกษาผลของการฉีดประจุพาหะส่วนน้อยต่อความสามารถในการนำกระแสของซินเฟต

จุดเด่นของโครงสร้างซินเฟตก็คือ ปรากฏการณ์ที่เกิดจากการฉีดประจุพาหะส่วนน้อยจากชั้นอลูมิเนียมเข้าไปในชั้น N-drift ทำให้เกิดการมอดูเลตสภาพนำ ส่งผลให้ความต้านทานในสภาวะนำกระแสของซินเฟตมีค่าต่ำลง ดังนั้นการทดลองในบทนี้จึงเป็นการทดสอบเพื่อศึกษาผลของประจุพาหะส่วนน้อยต่อความต้านทานในสภาวะนำกระแสของซินเฟต และเพื่อให้เห็นผลชัดเจนยิ่งขึ้นจึงได้ทำการเปรียบเทียบกับความต้านทานในสภาวะนำกระแสของ IGBT และมอสเฟตกำลังแบบดีมอส ที่เงื่อนไขเดียวกันทั้งในการสร้างและการทดลองต่อไปนี้

การออกแบบและสร้าง

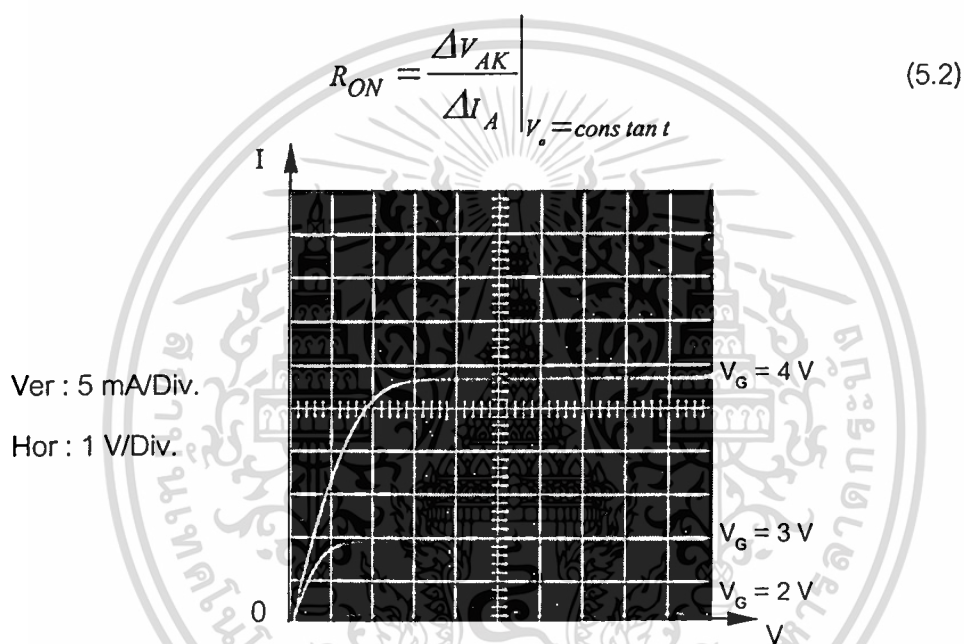
ในการออกแบบอุปกรณ์ซินเฟต, IGBT และมอสเฟตกำลังแบบดีมอส เพื่อศึกษาผลของประจุพาหะส่วนน้อยต่อความต้านทานในสภาวะนำกระแสของซินเฟต สามารถทำได้โดยการออกแบบให้ซินเฟต, IGBT และมอสเฟตกำลังแบบดีมอสมีโครงสร้างแบบพลาเนอร์และมีขนาดทางเรขาคณิตเท่ากันทุกประการ โดยออกแบบให้มีความกว้างและความยาวของช่องทางเดินกระแสเท่ากับ 4800 และ $10 \mu\text{m}$ ตามลำดับ

ในการสร้างทั้งซินเฟต, IGBT และมอสเฟตกำลังแบบดีมอส เพื่อให้ได้เงื่อนไขในการสร้างเหมือนกันและเพื่อความประหยัด จึงทำการสร้างอุปกรณ์ทั้งสามพร้อมกัน โดยจะแตกต่างกันที่การสร้างรอยสัมผัสขั้วต่อก็ในซินเฟต, ชั้น P^+ -collector ใน IGBT และชั้น N^+ -drain ในมอสเฟตกำลังแบบดีมอสเท่านั้น โดยใช้กระบวนการสร้างมาตรฐานของซินเฟต ดังที่กล่าวไว้ในบทที่ 4 โดยเลือกทำการแพร่สารเจือโบรอนในส่วน P-base ให้มีความหนาแน่นอะตอมสารเจือเท่ากับ $4.21 \times 10^{16} \text{ cm}^{-3}$ และแพร่สารเจือฟอสฟอรัสเพื่อสร้างชั้น N^+ -Cathode ในซินเฟต และสร้างชั้น N^+ -emitter ใน IGBT และชั้น N^+ -source และ N^+ -drain ในมอสเฟตกำลังแบบดีมอส ที่ความหนาแน่นอะตอมสารเจือเท่ากับ $2.57 \times 10^{18} \text{ cm}^{-3}$ แล้วทำการแพร่สารเจือโบรอนในส่วน P^+ -collector ใน IGBT มีความหนาแน่นอะตอมสารเจือเท่ากับ $4.56 \times 10^{17} \text{ cm}^{-3}$ แล้วทำการสร้างชั้นเกทออก

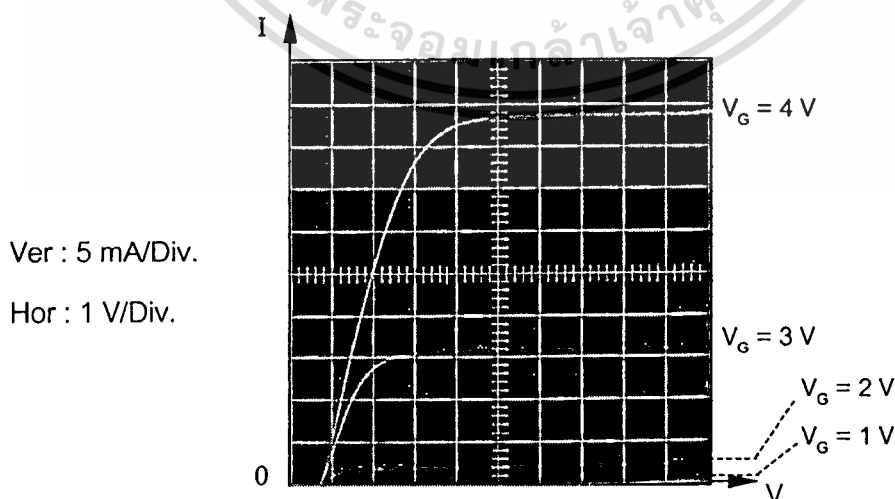
ไซด์และเคลือบโลหะอลูมิเนียมโดยใช้เครื่องเคลือบโลหะในสุญญากาศ จากนั้นกัดเป็นลวดลาย ส่วนต่างๆ ตามที่ได้ออกแบบไว้ และทำการขึ้นเตอรริงที่อุณหภูมิ 300 °C เพื่อสร้างรอยสัมผัส ข้อดีก็ในซิปเฟต

การทดลองและผลการทดลอง

นำอุปกรณ์ซิปเฟต, IGBT และมอสเฟตกำลังแบบดีมอส ที่สร้างเสร็จแล้วมาวัดความต้านทานในสภาวะนำกระแส โดยใช้เครื่องวัดคุณสมบัติของทรานซิสเตอร์ ได้ผลการทดลองดังรูปที่ 5.20-5.22 จากนั้นทำการคำนวณค่าความต้านทานในสภาวะนำกระแสของอุปกรณ์ทั้งสาม โดยอาศัยสมการที่ 5.2

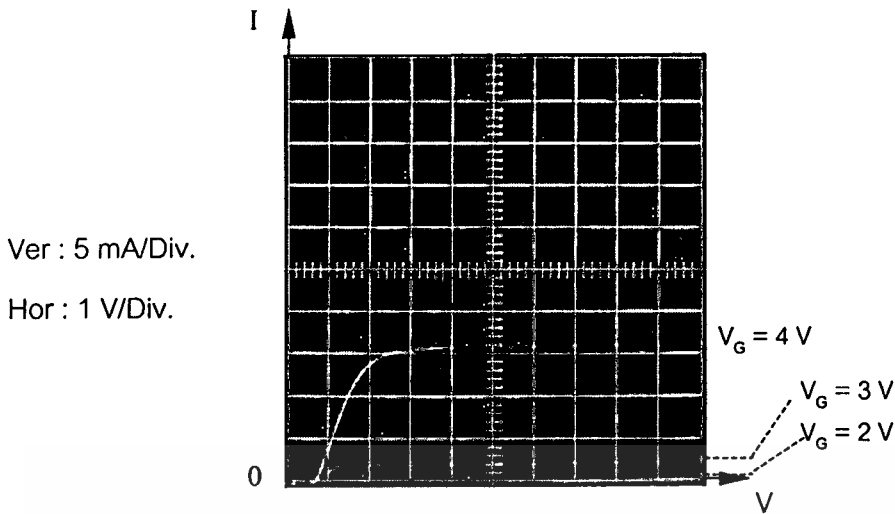


รูปที่ 5.20 กราฟความสัมพันธ์ระหว่างกระแสเอาโนดกับแรงดันเอาโนด-คาโอดของซิปเฟต



รูปที่ 5.21 กราฟความสัมพันธ์ระหว่างกระแสคอลเลคเตอร์กับแรงดันคอลเลคเตอร์-อีมีเตอร์ของ

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.22 กราฟความสัมพันธ์ระหว่างกระแสเดรนกับแรงดันเดรน-ซอสของมอสเฟตกำลังแบบ ตีมอส

จากผลการทดลองในรูปที่ 5.20 เปรียบเทียบกับรูปที่ 5.21 และ 5.22 จะเห็นได้ว่าเมื่อ กำหนดให้เงื่อนไขการสร้างเหมือนกันทุกประการ ความต้านทานในสภาวะนำกระแสของซิงเฟต วัดได้ 58.2 Ω และความต้านทานในสภาวะนำกระแส ของ IGBT และมอสเฟตกำลังแบบ ตีมอสวัด ได้ 50.6 และ 72.5 Ω ตามลำดับ หรือกล่าวได้ว่าความต้านทานในสภาวะนำกระแสของซิงเฟตมี ค่าเป็น 115.02 และ 80.28 % ตามลำดับของความต้านทานในสภาวะนำกระแสของ IGBT และ มอสเฟตกำลังแบบ ตีมอส

ทั้งนี้เนื่องมาจากผลของประจุพาหะส่วนน้อยที่ถูกฉีดเข้าไปในชั้น N-drift ของซิงเฟตมี ปริมาณน้อยกว่าผลของประจุพาหะส่วนน้อยที่ถูกฉีดเข้าไปในชั้น IGBT ทำให้ปริมาณประจุพาหะ ในชั้น N-drift ของซิงเฟตมีค่าน้อยกว่าใน IGBT ส่งผลให้ความต้านทานในชั้น N-drift ของซิงเฟต มีค่ามากกว่า IGBT ดังนั้นซิงเฟตจึงมีความต้านทานในสภาวะนำกระแสสูงกว่า IGBT และเมื่อ พิจารณาระหว่างซิงเฟตและมอสเฟตกำลังแบบ ตีมอส พบว่าเนื่องจากผลของประจุพาหะส่วนน้อย ที่ถูกฉีดเข้าไปในชั้น N-drift ของซิงเฟตทำให้ปริมาณประจุพาหะในชั้น N-drift มีค่าเพิ่มขึ้นกว่า ของมอสเฟตกำลังแบบ ตีมอส ทำให้ความต้านทานในชั้น N-drift ลดลงตามไปด้วย ซิงเฟตจึงมี ความต้านทานในสภาวะนำกระแสต่ำกว่ามอสเฟตกำลังแบบ ตีมอส

5.4 การศึกษาผลของชั้น N-drift ที่มีต่อความสามารถในการนำกระแสของ ซิงเฟต

ในการพัฒนาอุปกรณ์กำลังโดยทั่วไป สิ่งสำคัญก็คือ การพยายามที่จะเพิ่มความสามารถใน การนำกระแสของอุปกรณ์ สำหรับในส่วนของอุปกรณ์ซิงเฟตการเพิ่มความสามารถในการนำกระแสค่า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สามารถทำได้หลายวิธี วิธีหนึ่งก็คือ การเปลี่ยนแปลงความกว้างของชั้น N-drift โดยที่ความกว้างและความยาวของช่องทางเดินกระแสเท่ากัน ความสามารถในการนำกระแสของซินเฟตจะขึ้นอยู่กับอัตราขยายกระแสของไบโพลาร์ทรานซิสเตอร์ P-N-P (α_{PNP}) และอัตราขยายกระแสของไบโพลาร์ทรานซิสเตอร์ P-N-P จะขึ้นอยู่กับขนาดของความกว้างของชั้น N-drift ดังนั้นในวิทยานิพนธ์ฉบับนี้ จึงพิจารณาผลของกระแสไหลที่ทำให้อัตราขยายกระแสของไบโพลาร์ทรานซิสเตอร์ P-N-P ที่แฝงภายในโครงสร้างของซินเฟตเพิ่มขึ้น โดยการเปลี่ยนแปลงความกว้างของชั้น N-drift และเพื่อความสะดวกในการทดลองสร้างซินเฟตที่มีความกว้างของชั้น N-drift ค่าต่างๆ ในวิทยานิพนธ์ฉบับนี้จึงพิจารณาซินเฟตที่มีโครงสร้างแบบพลาแนรี

การออกแบบและสร้าง

เพื่อศึกษาผลของความกว้างของชั้น N-drift ต่อความสามารถในการนำกระแสของซินเฟต จึงได้ทำการออกแบบสร้างซินเฟต ที่มีความกว้างและความยาวของช่องทางเดินกระแสเท่ากับ 4800 และ 10 μm ตามลำดับ ส่วนความกว้างของชั้น N-drift จะเปลี่ยนแปลงตั้งแต่ 60, 80, 100, 120, 150, 200 และ 250 μm

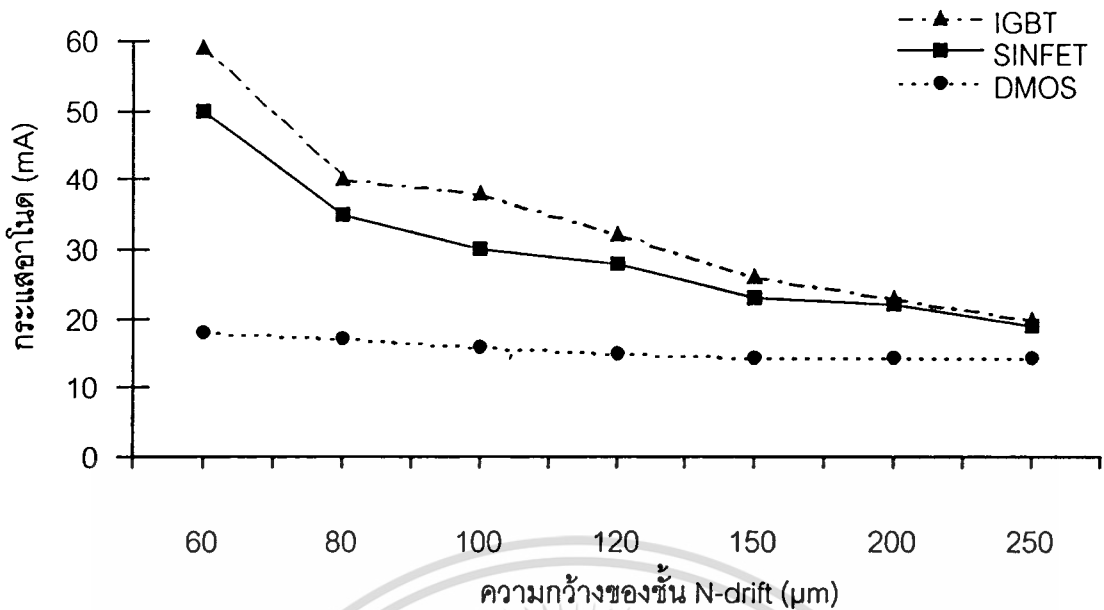
ในส่วนของการสร้างอุปกรณ์ซินเฟตทำโดยอาศัยกระบวนการสร้างซินเฟตตามที่ได้กล่าวไว้ในบทที่ 4 โดยใช้แผ่นซิลิคอนชนิด N ผลึกเชิงเดี่ยวระนาบ (100) ความหนา 400 μm ค่าพิท ความต้านทาน 7-21 $\Omega\text{-cm}$ ทำการแพร่สารเจือโบรอน เพื่อสร้างชั้น P-base ที่ความหนาแน่นอะตอมสารเจือเท่ากับ $4.21 \times 10^{16} \text{ cm}^{-3}$ และทำการแพร่ฟอสฟอรัสเพื่อสร้างชั้น N⁺-Cathode ที่ $2.57 \times 10^{18} \text{ cm}^{-3}$ แล้วทำการสร้างขั้วเกตออกไซด์และเคลือบโลหะอลูมิเนียมโดยใช้เครื่องเคลือบโลหะในสุญญากาศ จากนั้นกัดเป็นลวดลายส่วนต่างๆ ตามที่ได้ออกแบบไว้ และทำการซินเตอร์ริงที่อุณหภูมิ 300 °C เพื่อสร้างรอยสัมผัสข้อต่อกี

5.4.1 ผลของความกว้างของชั้น N-drift ที่มีต่อกระแสเอาโนด

กระแสเอาโนดเป็นตัวแปรหลักที่จะบอกถึงความสามารถในการนำกระแสของอุปกรณ์ได้โดยตรง ดังนั้นจึงทำการทดลองหาผลของความกว้างของชั้น N-drift ที่มีต่อปริมาณกระแสที่ขั้วเอาโนด

การทดลองและผลการทดลอง

ทำโดยการวัดค่ากระแสเอาโนดในช่วงอิมิต์ที่แรงดันเกตคงที่ค่าหนึ่ง จากกราฟระหว่างกระแสเอาโนดกับแรงดันเอาโนด-คาโอดของอุปกรณ์ซินเฟตแต่ละตัวที่มีความกว้างของชั้น N-drift ค่าต่างๆ นำมาเขียนเป็นกราฟความสัมพันธ์กระแสเอาโนดกับความกว้างของชั้น N-drift ได้ผลการทดลองดังแสดงในรูปที่ 5.23 ซึ่งพิจารณาที่ V_G เท่ากับ 3.5 V และ V_{AK} เท่ากับ 10 V โดยเปรียบเทียบค่าที่ได้จากการทดลองสร้างซินเฟตกับค่าที่ได้จากการทดลองสร้าง IGBT และมอสเฟตกำลังแบบดีมอส



รูปที่ 5.23 กราฟความสัมพันธ์ระหว่างกระแสเอาโนดในช่วงอิมิต์กับความกว้างของชั้น N-drift ที่ $V_G = 3.5 \text{ V}$ และ $V_{AK} = 10 \text{ V}$

จากผลการทดลองวัดความสามารถในการนำกระแสของซินเฟตที่สร้างขึ้นโดยพิจารณาจากกราฟความสัมพันธ์ระหว่างกระแสเอาโนดกับแรงดันเอาโนด-คาโทด โดยเปรียบเทียบค่ากระแสเอาโนดในช่วงอิมิต์ที่วัดขณะแรงดันคงที่กับความกว้างของชั้น N-drift ของซินเฟต พบว่า เมื่อความกว้างของชั้น N-drift เพิ่มมากขึ้น ค่ากระแสเอาโนดของซินเฟตจะลดลงแบบเอ็กโปเนนเชียล จากการทดลองหากเพิ่มความกว้างของชั้น N-drift จาก 60 เป็น 250 μm ปรากฏว่า ค่ากระแสเอาโนดจะลดลงถึง 62 % ทั้งนี้เนื่องจากกระแสที่ไหลภายในโครงสร้างซินเฟต สามารถแบ่งได้เป็น 2 ส่วน คือ กระแสอิเล็กตรอนและกระแสโฮล ดังแสดงในรูป 2.15 ซึ่งจะเห็นได้ว่า กระแสอิเล็กตรอนจะไหลผ่านส่วนของโครงสร้างที่เป็นมอสเฟต ซึ่งสามารถพิจารณาได้เช่นเดียวกับกระแสที่ไหลในโครงสร้างมอสเฟต โดยทั่วไปความสามารถในการนำกระแสหรือปริมาณกระแสที่ไหลในช่องทางเดินกระแสจะขึ้นอยู่กับความกว้างและความยาวของช่องทางเดินกระแสเท่านั้น แต่สำหรับในส่วนของกระแสโฮล จะไหลผ่านในส่วนของโครงสร้างทรานซิสเตอร์ Al-N-P ที่แฝงอยู่ในโครงสร้างซินเฟต ปริมาณกระแสที่ไหลในส่วนนี้จะสัมพันธ์กับอัตราการขยายกระแสของไบโพลาร์ทรานซิสเตอร์ Al-N-P ในซินเฟต แต่เนื่องจากอัตราการขยายกระแสของไบโพลาร์ทรานซิสเตอร์ Al-N-P แปรผกผันกับความกว้างของชั้น N-drift เพราะว่าเมื่อความกว้างของชั้น N-drift มีค่ามากขึ้น โอกาสที่โฮลที่ถูกฉีดเข้าไปในบริเวณ N-drift จะรวมตัวกับอิเล็กตรอนในบริเวณ N-drift ก็จะมีมากขึ้นตามไปด้วย ดังนั้นเมื่อความกว้างของชั้น N-drift มากขึ้นจึงทำให้ปริมาณกระแสโฮลที่ไหลในโครงสร้างซินเฟตลดลง ส่งผลให้กระแสเอาโนดลดลงด้วย

เมื่อพิจารณาผลการทดลองที่ได้จากการวัดซินเฟตและมอสเฟตกำลังแบบติมอส จะเห็นว่า ที่ความกว้างของชั้น N-drift ค่าน้อยๆ ค่ากระแสอาโนดในซินเฟตจะมีค่าสูงกว่ากระแสเดรน-ซอสในติมอสมาก แต่เมื่อความกว้างของชั้น N-drift เพิ่มขึ้น ค่ากระแสทั้งสองจะมีค่าใกล้เคียงกัน จึงเป็นการยืนยันว่ากระแสไหลที่ถูกฉีดเข้าไปในชั้น N-drift ซึ่งมีกระแสอิเล็กตรอนไหลอยู่ จะทำให้เกิดการมอดูเลตสภาพนำ ทำให้มีกระแสไหลมากขึ้น ส่วนในติมอส กระแสส่วนใหญ่จะเป็นกระแสอิเล็กตรอน ดังนั้นที่ความกว้างของชั้น N-drift น้อยๆ ค่าอัตราการขยายกระแสของไบโพลาร์ทรานซิสเตอร์ AI-N-P มีค่าสูง ทำให้กระแสไหลมาก เมื่อรวมกับกระแสอิเล็กตรอนแล้วจึงมีค่าสูงกว่ากระแสเดรน-ซอสของมอสเฟตกำลังแบบติมอสมาก แต่เมื่อความกว้างของชั้น N-drift มากขึ้น อัตราการขยายกระแสของไบโพลาร์ทรานซิสเตอร์ AI-N-P มีค่าต่ำ ทำให้ปริมาณกระแสไหลมีค่าน้อย กระแสรวมจึงมีค่าใกล้เคียงกับกระแสเดรน-ซอสซึ่งกระแสส่วนใหญ่เป็นกระแสอิเล็กตรอน

เมื่อพิจารณาผลการทดลองที่ได้จากการวัดซินเฟตกับผลการทดลองที่ได้จากการวัด IGBT จะเห็นว่า ค่ากระแสอาโนดของซินเฟตจะต่ำกว่าค่ากระแสคอลเลคเตอร์ของ IGBT เนื่องจากอัตราการขยายกระแสของไบโพลาร์ทรานซิสเตอร์ P-N-P ของ IGBT มีค่าสูงกว่าอัตราการขยายกระแสของไบโพลาร์ทรานซิสเตอร์ AI-N-P ของซินเฟต ทำให้ที่ความกว้าง N-drift น้อยๆ กระแสไหลใน IGBT จะมีค่าสูงกว่าของซินเฟต เมื่อรวมกับกระแสอิเล็กตรอนแล้ว IGBT จึงมีกระแสรวมที่สูงกว่าซินเฟต แต่เมื่อความกว้างของชั้น N-drift มากขึ้น อัตราการขยายกระแสของไบโพลาร์ทรานซิสเตอร์ทั้งใน IGBT และซินเฟตมีค่าต่ำลง ทำให้ปริมาณกระแสไหลมีค่าน้อย กระแสรวมจึงมีค่าใกล้เคียงกัน

5.4.2 ผลของความกว้างของชั้น N-drift ที่มีต่อค่าทรานคอนดักแตนซ์

ค่าทรานคอนดักแตนซ์เป็นอีกตัวหนึ่งที่สามารถบ่งบอกถึงความสามารถในการนำกระแสของอุปกรณ์ซินเฟตได้โดยตรง ในหัวข้อนี้จึงทำการทดลองเพื่อศึกษาผลของความกว้างของชั้น N-drift หรือกล่าวอีกนัยหนึ่งคือ ผลของอัตราขยายกระแสของไบโพลาร์ทรานซิสเตอร์ P-N-P ที่มีต่อค่าทรานคอนดักแตนซ์

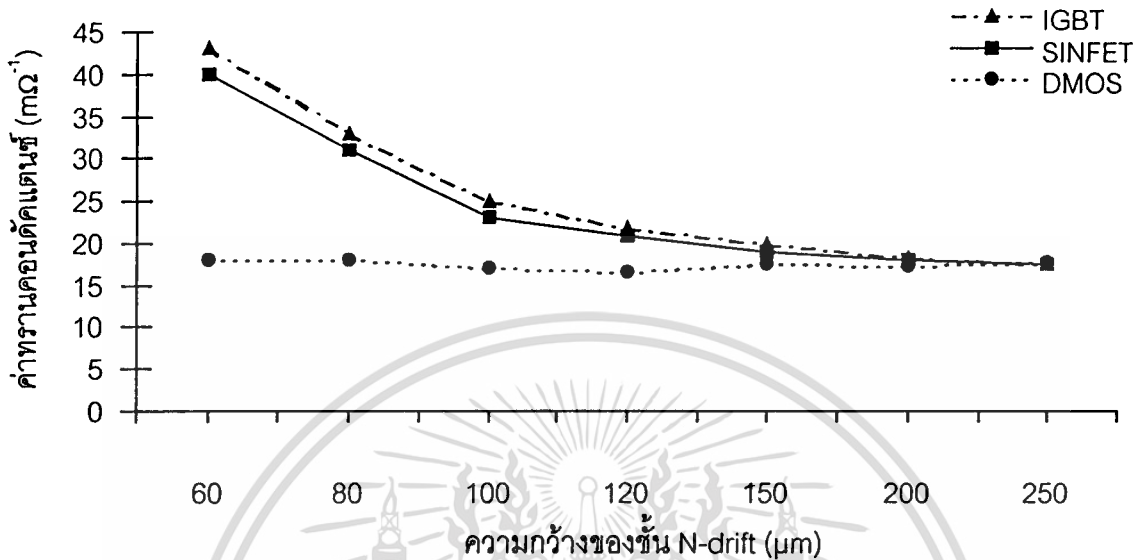
การทดลองและผลการทดลอง

ทำการคำนวณค่าทรานคอนดักแตนซ์จากกราฟความสัมพันธ์ระหว่างกระแสอาโนดกับแรงดันอาโนด-คาโอด โดยอาศัยสมการที่ 5.3

$$g_{msat} = \left. \frac{\Delta I_A}{\Delta V_G} \right|_{V_{AK} = \text{const} \tan t} \quad (5.3)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากนั้นนำค่าที่ได้มาเขียนกราฟความสัมพันธ์ระหว่างค่าทรานคอนดักแตนซ์กับค่าความกว้างของชั้น N-drift ได้ผลการทดลองดังแสดงในรูปที่ 5.24 โดยจะแสดงถึงผลที่ได้จากการทดลองสร้างชิพ เปรียบเทียบกับผลที่ได้จากการทดลองสร้าง IGBT และมอสเฟตกำลังแบบดีมอส



รูปที่ 5.24 กราฟความสัมพันธ์ระหว่างค่าทรานคอนดักแตนซ์กับค่าความกว้างของชั้น N-drift ที่ $V_{AK} = 10 \text{ V}$

สำหรับชิพเฟต เมื่อพิจารณาจากกราฟความสัมพันธ์ระหว่างค่าทรานคอนดักแตนซ์กับค่าความกว้างของชั้น N-drift ดังแสดงในรูปที่ 5.24 จะเห็นได้ว่า เมื่อเพิ่มความกว้างของชั้น N-drift จาก 60 ไปถึง 250 μm ค่าทรานคอนดักแตนซ์จะลดลงไปถึง 56.25 % ทั้งนี้เนื่องจากค่าทรานคอนดักแตนซ์จะพิจารณาในช่วงกระแสอิ่มตัวและขึ้นอยู่กับค่าอัตราขยายกระแสของไบโพลาร์ทรานซิสเตอร์ AI-N-P ดังนั้นค่าทรานคอนดักแตนซ์ของชิพเฟตจะแปรผกผันกับความกว้างของชั้น N-drift เช่นเดียวกับกระแสไอออน ส่วน IGBT พิจารณาได้เช่นเดียวกับชิพเฟตแต่ IGBT จะมีค่าทรานคอนดักแตนซ์สูงกว่าชิพเฟต เนื่องจากอัตราขยายกระแสของไบโพลาร์ทรานซิสเตอร์ของ IGBT มีค่ามากกว่าชิพเฟต และสำหรับมอสเฟตกำลังแบบดีมอสจะมีค่าทรานคอนดักแตนซ์ค่อนข้างคงที่เพราะมอสเฟตกำลังแบบดีมอสไม่มีผลจากการค่าอัตราขยายกระแสของไบโพลาร์ทรานซิสเตอร์ในโครงสร้าง

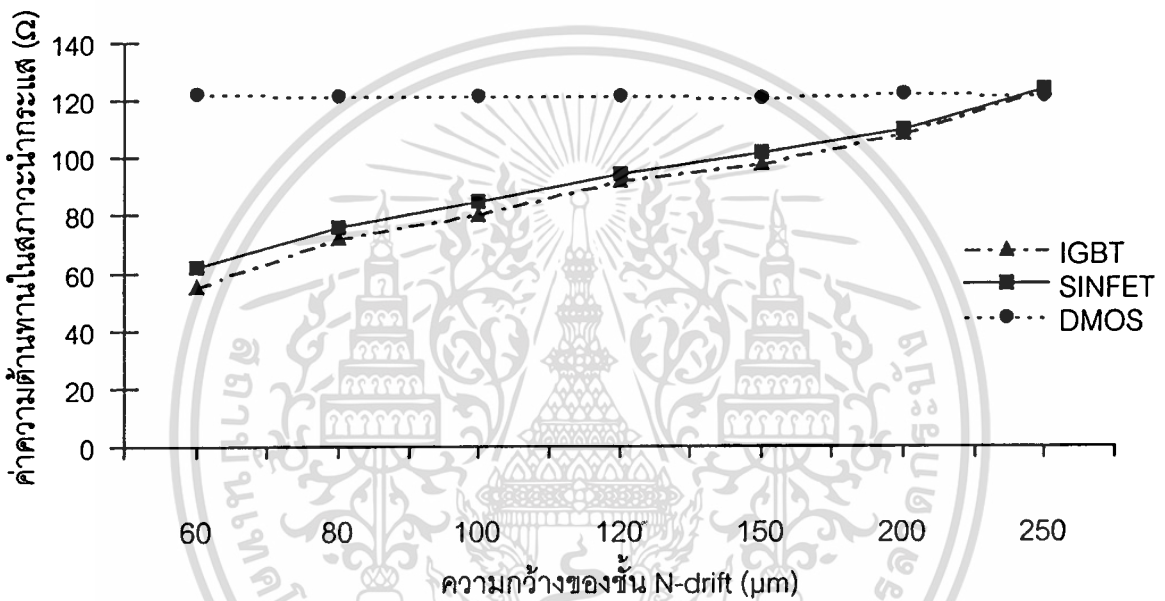
5.4.3 ผลของความกว้างของชั้น N-drift ที่มีต่อค่าความต้านทานในสภาวะนำกระแส

ค่าความต้านทานในสภาวะนำกระแสของชิพเฟต เป็นตัวแปรหนึ่งของชิพเฟตที่ทำให้ชิพเฟตมีลักษณะเด่นเหนือกว่าอุปกรณ์กำลังชนิดอื่นๆ ทั้งนี้เนื่องจากผลของประจุพาหะส่วนน้อยที่ถูกฉีดเข้าไปในชั้น N-drift ทำให้ชิพเฟตมีความต้านทานในสภาวะนำกระแสต่ำกว่าอุปกรณ์อื่น ดังนั้นไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การศึกษาผลของความกว้างของชั้น N-drift ซึ่งมีผลโดยตรงต่อการฉีดประจุพาหะส่วนน้อย จึงต้องคำนึงถึงผลที่เกิดขึ้นกับความต้านทานในสภาวะนำกระแสด้วย

การทดลองและผลการทดลอง

จากกราฟความสัมพันธ์ระหว่างกระแสในไดโอดกับแรงดันอาโนด-คาโทด ทำการคำนวณค่าความต้านทานในสภาวะกระแส โดยอาศัยสมการที่ 5.2 จากนั้นนำค่าที่ได้มาเขียนกราฟความสัมพันธ์ระหว่างค่าความต้านทานในสภาวะนำกระแสกับความกว้างของชั้น N-drift ได้ผลการทดลอง ดังแสดงในรูปที่ 5.25 โดยจะแสดงถึงผลที่ได้จากการทดลองสร้างซินเฟต เปรียบเทียบกับผลที่ได้จากการทดลองสร้าง IGBT และมอสเฟตกำลังแบบดีมอส



รูปที่ 5.25 กราฟความสัมพันธ์ระหว่างค่าความต้านทานในสภาวะนำกระแสกับค่าความกว้างของชั้น N-drift ที่ $V_G = 3.5 \text{ V}$

พิจารณาจากกราฟความสัมพันธ์ระหว่างความต้านทานในสภาวะนำกระแสกับความกว้างของชั้น N-drift ดังแสดงในรูปที่ 5.25 จากผลการทดลองพบว่า ความต้านทานในสภาวะนำกระแสของซินเฟตจะมีค่าเพิ่มขึ้นเมื่อเพิ่มความกว้างของชั้น N-drift โดยจากการทดลองเพิ่มความกว้างชั้น N-drift จาก $60 \mu\text{m}$ ไปถึง $250 \mu\text{m}$ ปรากฏว่าความต้านทานในสภาวะนำกระแสเพิ่มขึ้นถึง 99.19 % ซึ่งแตกต่างจากความต้านทานในสภาวะนำกระแสของมอสเฟตกำลังแบบดีมอสซึ่งมีค่าคงที่ อธิบายได้ว่าความต้านทานในสภาวะนำกระแสของมอสเฟตกำลังแบบดีมอสจะขึ้นอยู่กับความกว้างและความยาวของช่องทางเดินกระแส เนื่องจากความต้านทานในสภาวะนำกระแสของมอสเฟตกำลังแบบดีมอสส่วนใหญ่เป็นผลของความต้านทานในส่วน N-drift ซึ่งมีค่าคงที่ขึ้นกับชนิดของแผ่นผลึกฐานรอง แต่ในซินเฟตความต้านทานในสภาวะนำกระแสส่วนใหญ่ก็ยังคงเป็นความต้านทานในส่วน N-drift เช่นกัน แต่สามารถที่จะเปลี่ยนแปลงให้ลดลงได้ ขึ้นอยู่กับปริมาณ

กระแสโฮลที่ถูกฉีดเข้าไปในชั้น N-drift ดังนั้นเมื่อความกว้างของชั้น N-drift มีค่าน้อย อัตราการขยายกระแสของไบโพลาร์ทรานซิสเตอร์ AI-N-P จะมีค่าสูง ซึ่งทำให้กับปริมาณกระแสโฮลที่ถูกฉีดเข้าไปในชั้น N-drift มีค่าสูงตามไปด้วย ทำให้ความต้านทานในสภาวะนำกระแสของอินเพดมีค่าลดลงมาก ส่งผลให้ความต้านทานในสภาวะนำกระแสของอินเพดมีค่าต่ำลงไปด้วย ในทางตรงข้ามเมื่อความกว้างของชั้น N-drift มากขึ้น อัตราการขยายกระแสของไบโพลาร์ทรานซิสเตอร์ AI-N-P จะมีค่าต่ำ ทำให้ปริมาณกระแสโฮลที่ถูกฉีดเข้าไปในชั้น N-drift มีค่าน้อยลงเช่นกัน ส่งผลให้ความต้านทานในสภาวะนำกระแสของอินเพดมีค่าสูงขึ้นเข้าใกล้ความต้านทานในสภาวะนำกระแสของดีมอส ส่วน IGBT พิจารณาได้เช่นเดียวกับกรณีอินเพด แต่ IGBT มีความต้านทานในสภาวะนำกระแสต่ำกว่าอินเพดเพราะ IGBT มีอัตราการขยายกระแสของไบโพลาร์ทรานซิสเตอร์สูงกว่าอินเพด เนื่องจาก IGBT มีปริมาณกระแสโฮลที่ถูกฉีดเข้าไปในชั้น N-drift สูงกว่าในอินเพด

5.5 การศึกษาผลของความกว้างของเกตออกไซด์ต่อความสามารถในการนำกระแสของอินเพด

ความกว้างของเกตออกไซด์เป็นตัวแปรหนึ่งที่มีผลต่อความสามารถในการนำกระแสของอินเพด ซึ่งความกว้างของเกตออกไซด์ที่เหมาะสมจะทำให้ความสามารถของอุปกรณ์เพิ่มขึ้น จึงทำการศึกษาค้นหาความกว้างของเกตออกไซด์ที่เหมาะสมที่สุดในการสร้างอุปกรณ์อินเพดโครงสร้างแบบพลาเนอร์

การออกแบบและสร้าง

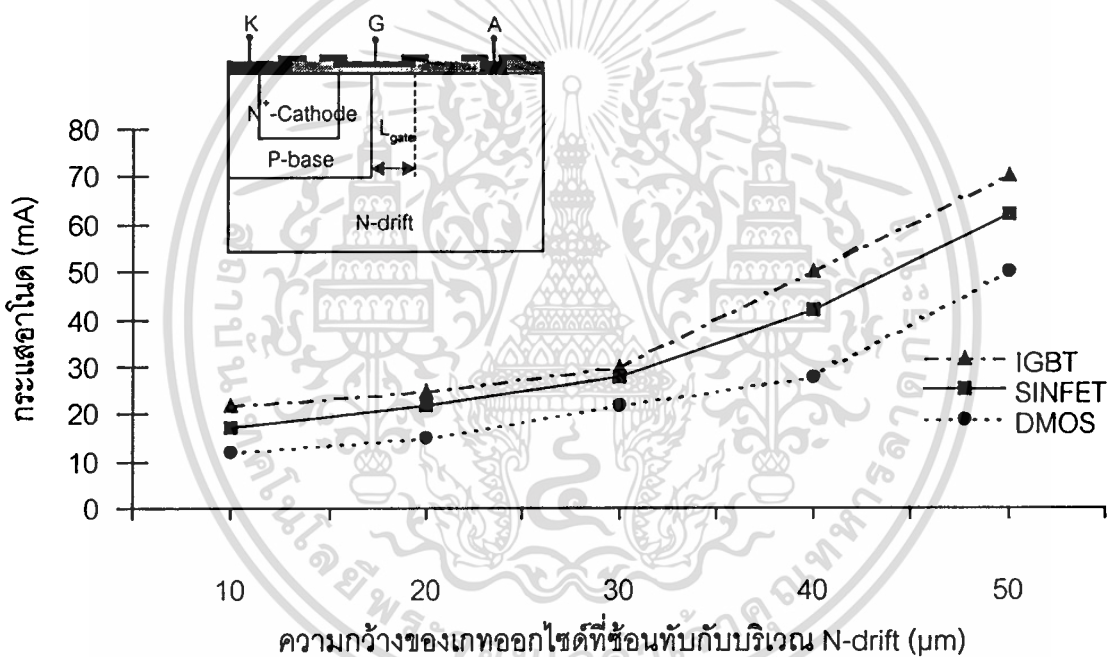
เพื่อศึกษาผลของความกว้างของเกตออกไซด์ต่อความสามารถในการนำกระแสของอินเพด จึงได้ทำการออกแบบสร้างอินเพดที่มีความกว้างและความยาวของช่องทางเดินกระแสเท่ากับ 4800 และ 10 μm ตามลำดับ ส่วนความกว้างของเกตออกไซด์จะเปลี่ยนแปลงตั้งแต่ 10, 20, 30, 40 และ 50 μm ตามลำดับ

ในส่วนของการสร้างอุปกรณ์อินเพด ทำโดยอาศัยกระบวนการสร้างอินเพดตามที่ได้กล่าวไว้ในบทที่ 4 โดยใช้แผ่นซิลิคอนชนิด N ผลึกเชิงเดี่ยวระนาบ (100) ความหนา 400 μm พิกัดความต้านทาน 7-21 $\Omega\text{-cm}$ ทำการแพร่สารเจือโบรอนเพื่อสร้าง P-base ที่ความหนาแน่นอะตอมสารเจือเท่ากับ $4.21 \times 10^{16} \text{ cm}^{-3}$ ต่อไปทำการแพร่สารเจือฟอสฟอรัสเพื่อสร้างชั้นคาโอด ที่ความหนาแน่นอะตอมสารเจือเท่ากับ $2.57 \times 10^{18} \text{ cm}^{-3}$ จากนั้นทำการสร้างเกตออกไซด์และขั้วสัมผัสโลหะโดยเคลือบอลูมิเนียมในเครื่องเคลือบสุญญากาศ แล้วกัดเป็นลวดลายส่วนอานอด, คาโอดและเกต แล้วจึงทำการซินเตอร์ริงที่อุณหภูมิ 300 $^{\circ}\text{C}$ เพื่อสร้างรอยสัมผัสขั้วที่ขั้วอานอด

5.5.1 ผลของความกว้างของเกตออกไซด์ที่มีต่อกระแสไอโอด

กระแสไอโอดเป็นตัวแปรหลักที่จะบอกถึงความสามารถในการนำกระแสของอุปกรณ์ได้โดยตรง ดังนั้นจึงทำการทดลองหาผลของความกว้างของเกตออกไซด์ที่มีต่อปริมาณกระแสที่ชั่ววินาที การทดลองและผลการทดลอง

ทำโดยการวัดค่ากระแสไอโอดในช่วงอิมิต์วที่แรงดันเกตคงที่ค่าหนึ่ง จากกราฟระหว่างกระแสไอโอดกับแรงดันไอโอด-คาโอดของอุปกรณ์ซินเฟต แต่ละค่าที่มีความกว้างของเกตออกไซด์ค่าต่างๆ มาเขียนกราฟความสัมพันธ์กระแสไอโอดกับความกว้างของเกตออกไซด์ ได้ผลการทดลองดังแสดงในรูปที่ 5.26 ซึ่งพิจารณาที่ V_G เท่ากับ 3.5 V และ V_{AK} เท่ากับ 10 V โดยเปรียบเทียบค่าที่ได้จากการทดลองสร้างซินเฟตกับค่าที่ได้จากการทดลองสร้าง IGBT และมอสเฟตกำลังแบบดีมอส



รูปที่ 5.26 กราฟความสัมพันธ์ระหว่างกระแสไอโอดในช่วงอิมิต์วกับความกว้างของเกตออกไซด์ ที่ $V_G = 3.5 \text{ V}$ และ $V_{AK} = 10 \text{ V}$

ผลจากการทดลองในรูปที่ 5.26 พบว่า เมื่อเพิ่มความกว้างของเกตออกไซด์ให้มากขึ้น ความสามารถในการนำกระแสของอุปกรณ์ซินเฟตจะเพิ่มขึ้น แต่จากผลการทดลองพบว่ายิ่งเพิ่มความกว้างของเกตออกไซด์ให้มากขึ้น กระแสไอโอดในสภาวะอิมิต์วก็เพิ่มขึ้นตามไปด้วย ซึ่งเป็นสิ่งที่ไม่ต้องการในระหว่างการทำงานของอุปกรณ์ เนื่องจากจะไม่สามารถควบคุมการทำงานของอุปกรณ์ได้อย่างสมบูรณ์

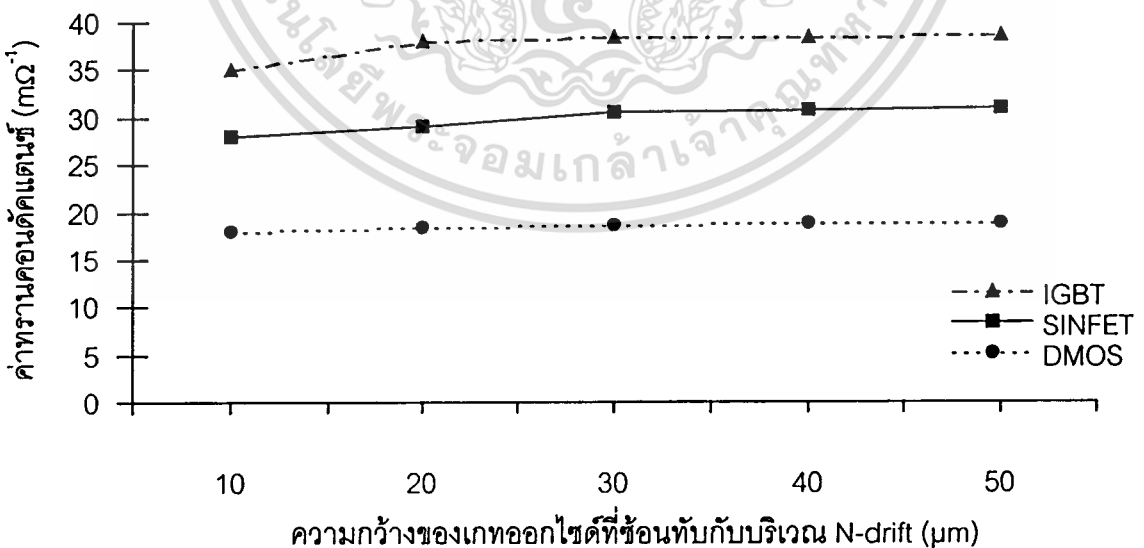
ทั้งนี้เนื่องจากเกตออกไซด์ที่ยื่นเข้าไปในชั้น P-base จะเหนี่ยวนำให้ประจุพาหะมารวมกันที่ผิวของชั้น N-drift ได้ส่วนเกต ทำให้ความต้านทานในบริเวณดังกล่าวมีค่าลดลง ส่งผลให้กระแสสามารถไหลผ่านได้มากขึ้น กระแสเอาโนดจึงมีค่าเพิ่มขึ้นและเมื่อเพิ่มความกว้างของเกตออกไซด์ออกไป บริเวณที่มีความต้านทานต่ำก็จะขยายตามไปด้วย ทำให้ปริมาณกระแสเอาโนดเพิ่มขึ้นอย่างรวดเร็วในช่วงอิมพัลส์ ส่วน IGBT และมอสเฟตกำลังแบบดีมอส พิจารณาได้เช่นเดียวกับกรณีของซินเฟต

5.5.2 ผลของความกว้างของเกตออกไซด์ที่มีต่อค่าทรานคอนดักแตนซ์

ค่าทรานคอนดักแตนซ์เป็นอีกตัวแปรหนึ่งที่บ่งบอกถึงความสามารถในการนำกระแสของอุปกรณ์ซินเฟตได้โดยตรง ดังนั้นในหัวข้อนี้จะทำการศึกษาผลของความกว้างของเกตออกไซด์หรือกล่าวอีกนัยหนึ่งคือ ผลของอัตราการขยายของกระแสของไบโพลาร์ทรานซิสเตอร์ P-N-P ที่มีค่าทรานคอนดักแตนซ์

การทดลองและผลการทดลอง

ทำการคำนวณค่าทรานคอนดักแตนซ์ จากกราฟความสัมพันธ์ระหว่างกระแสเอาโนดกับแรงดันเอาโนด-คาโทด โดยอาศัยสมการที่ 5.3 จากนั้นนำค่าที่ได้มาเขียนกราฟความสัมพันธ์ระหว่างค่าทรานคอนดักแตนซ์กับค่าความกว้างของเกตออกไซด์ ได้ผลการทดลองดังแสดงในรูปที่ 5.27 โดยจะแสดงถึงผลที่ได้จากการทดลองสร้างซินเฟตเปรียบเทียบกับผลที่ได้จากการทดลองสร้าง IGBT และมอสเฟตกำลังแบบดีมอส



รูปที่ 5.27 กราฟความสัมพันธ์ระหว่างค่าทรานคอนดักแตนซ์กับค่าความกว้างของเกตออกไซด์ สำหรับซินเฟต ที่ $V_{AK} = 10 \text{ V}$

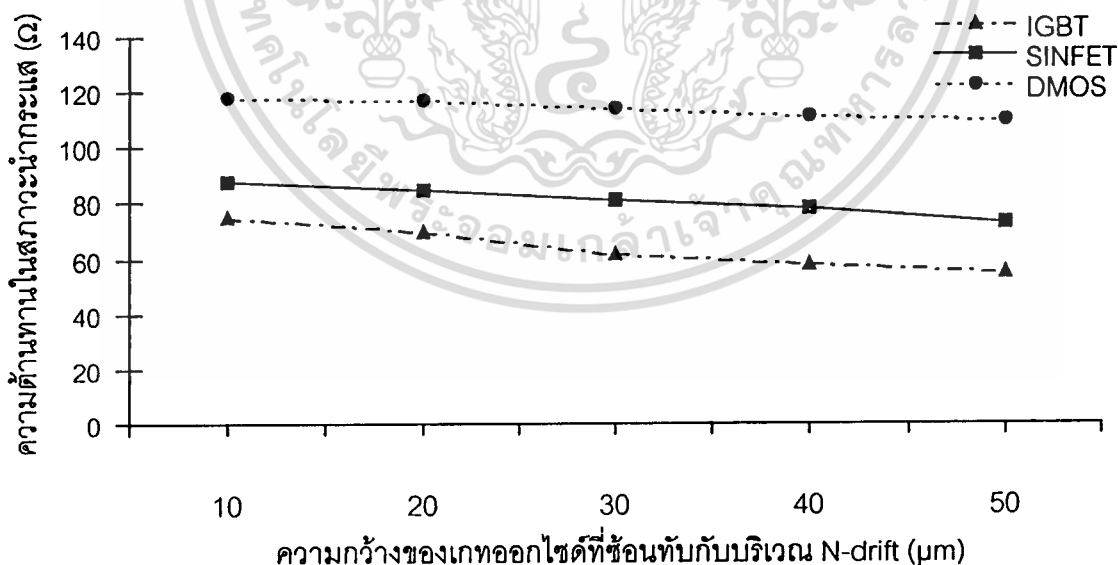
จากผลการทดลองในรูปที่ 5.27 พบว่า เมื่อเพิ่มความกว้างของเกตออกไซด์มากขึ้น ค่าทรานคอนดักแตนซ์ของซินเฟตจะมีค่าเพิ่มขึ้นเพียงเล็กน้อย เนื่องจากการเพิ่มความกว้างของเกตออกไซด์ไม่มีผลต่ออัตราการขยายกระแสของไบโพลาร์ทรานซิสเตอร์ Al-N-P ดังนั้นการเพิ่มความกว้างของเกตออกไซด์จะทำให้ค่าทรานคอนดักแตนซ์ของซินเฟตเพิ่มขึ้นเพียงเล็กน้อย

5.5.3 ผลของความกว้างของเกตออกไซด์ที่มีต่อความต้านทานในสภาวะนำกระแส

ค่าความต้านทานในสภาวะนำกระแสของซินเฟตเป็นตัวแปรหนึ่งของซินเฟตที่ทำให้ซินเฟตมีลักษณะเด่นเหนือกว่ามอสเฟตกำลังแบบดีมอส ทั้งนี้เนื่องจากผลของประจุพาหะส่วนน้อยที่ถูกฉีดเข้าไปในชั้น N-drift ทำให้ซินเฟตมีความต้านทานในสภาวะนำกระแสต่ำกว่ามอสเฟตกำลังแบบดีมอส ดังนั้นในการศึกษาผลของความกว้างของเกตออกไซด์ซึ่งมีผลต่อการฉีดประจุพาหะส่วนน้อย จึงต้องคำนึงถึงผลที่เกิดกับความต้านทานในสภาวะนำกระแสด้วย

การทดลองและผลการทดลอง

จากกราฟความสัมพันธ์ระหว่างกระแสเอาโนดกับแรงดันเอาโนด-คาโทด ทำการคำนวณค่าความต้านทานในสภาวะนำกระแส โดยอาศัยสมการที่ 5.2 จากนั้นนำค่าที่ได้มาเขียนกราฟความสัมพันธ์ระหว่างค่าความต้านทานในสภาวะนำกระแสกับความกว้างของเกตออกไซด์ ได้ผลการทดลองดังแสดงในรูปที่ 5.28 โดยจะแสดงถึงผลที่ได้จากการทดลองสร้างซินเฟตเปรียบเทียบกับผลที่ได้จากการทดลองสร้าง IGBT และมอสเฟตกำลังแบบดีมอส



รูปที่ 5.28 กราฟความสัมพันธ์ระหว่างค่าความต้านทานในสภาวะนำกระแสกับค่าความกว้างของเกตออกไซด์ ที่ $V_g = 3.5 \text{ V}$

เมื่อพิจารณาจากความสัมพันธ์ระหว่างความต้านทานในสภาวะนำกระแสกับความกว้างของเกตออกไซด์ ดังแสดงในรูปที่ 5.28 พบว่า เมื่อเพิ่มความกว้างของเกตออกไซด์ให้มากขึ้น จะส่งผลให้ความต้านทานในสภาวะนำกระแสของซินเฟตลดลงเพียงเล็กน้อย เนื่องจากการเพิ่มความกว้างของเกตออกไซด์ไม่มีผลต่ออัตราขยายกระแสของไบโพลาร์ทรานซิสเตอร์ AI-N-P ดังนั้น การเพิ่มความกว้างของเกตออกไซด์จึงทำให้ค่าความต้านทานในสภาวะนำกระแสของซินเฟตลดลงเพียงเล็กน้อย

5.6 การศึกษาความกว้างของช่องทางเดินกระแสต่อความสามารถในการนำกระแสของซินเฟต

ในการพัฒนาอุปกรณ์กำลังโดยทั่วไป สิ่งที่สำคัญก็คือการพยายามที่จะเพิ่มความสามารถในการนำกระแสของอุปกรณ์ ดังเช่นผลงานวิจัยที่เคยนำเสนอในวิศวกรรมลาดกระบังฉบับที่ 2 ปีที่ 20 ซึ่งเป็นการพัฒนาความสามารถในการนำกระแสของซินเฟต โดยการเพิ่มความกว้างของช่องทางเดินกระแส การเพิ่มความกว้างของช่องทางเดินกระแสจะมีผลโดยตรงต่อความสามารถในการนำกระแสของซินเฟตเพราะพื้นที่การไหลของกระแสที่เปลี่ยนแปลงไป ดังนั้นในวิทยานิพนธ์ฉบับนี้ จึงพิจารณาถึงผลของกระแสไอเล็กตรอนที่ทำให้อัตราขยายกระแสของมอสเฟตที่แฝงอยู่ในโครงสร้างซินเฟตเพิ่มขึ้น โดยการเปลี่ยนความกว้างของช่องทางเดินกระแสและเพิ่มความสะอาดในการทดลองสร้างซินเฟตที่มีความกว้างของช่องทางเดินกระแสค่าต่างๆ โดยพิจารณาซินเฟตที่มีโครงสร้างแบบพลาเนอร์

การออกแบบและสร้าง

เพื่อศึกษาผลของความกว้างของช่องทางเดินกระแสที่มีต่อความสามารถในการนำกระแสของซินเฟต จึงได้ทำการออกแบบสร้างซินเฟตที่มีความยาวของช่องทางเดินกระแสเท่ากับ $10\ \mu\text{m}$ และความกว้างของชั้น N-drift เท่ากับ $60\ \mu\text{m}$ ส่วนความกว้างของช่องทางเดินกระแสจะเปลี่ยนแปลงตั้งแต่ $2400, 3600, 4800$ และ $5400\ \mu\text{m}$ ตามลำดับ

ในส่วนของการสร้างอุปกรณ์ซินเฟต ทำโดยอาศัยกระบวนการสร้างซินเฟตตามที่ได้กล่าวไว้ในบทที่ 4 โดยใช้แผ่นซิลิคอนชนิด N ผลึกเชิงเดี่ยวระนาบ (100) ความหนา $400\ \mu\text{m}$ พิกัดความต้านทาน $7-21\ \Omega\text{-cm}$ ทำการแพร่สารเจือโบรอนเพื่อสร้าง P-base ที่ความหนาแน่นอะตอมสารเจือเท่ากับ $4.21 \times 10^{16}\ \text{cm}^{-3}$ ต่อไปทำการแพร่สารเจือฟอสฟอรัสเพื่อสร้างชั้นคาโอด ที่ความหนาแน่นอะตอมสารเจือเท่ากับ $2.57 \times 10^{18}\ \text{cm}^{-3}$ จากนั้นทำการสร้างเกตออกไซด์และขั้วสัมผัสโลหะโดยเคลือบอลูมิเนียมในเครื่องเคลือบสุญญากาศ แล้วกัดเป็นลวดลายส่วนอาโนด, คาโอดและเกต แล้วจึงทำการซินเตอร์ริงที่อุณหภูมิ $300\ ^\circ\text{C}$ เพื่อสร้างรอยสัมผัสขั้วที่ขั้วอาโนด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

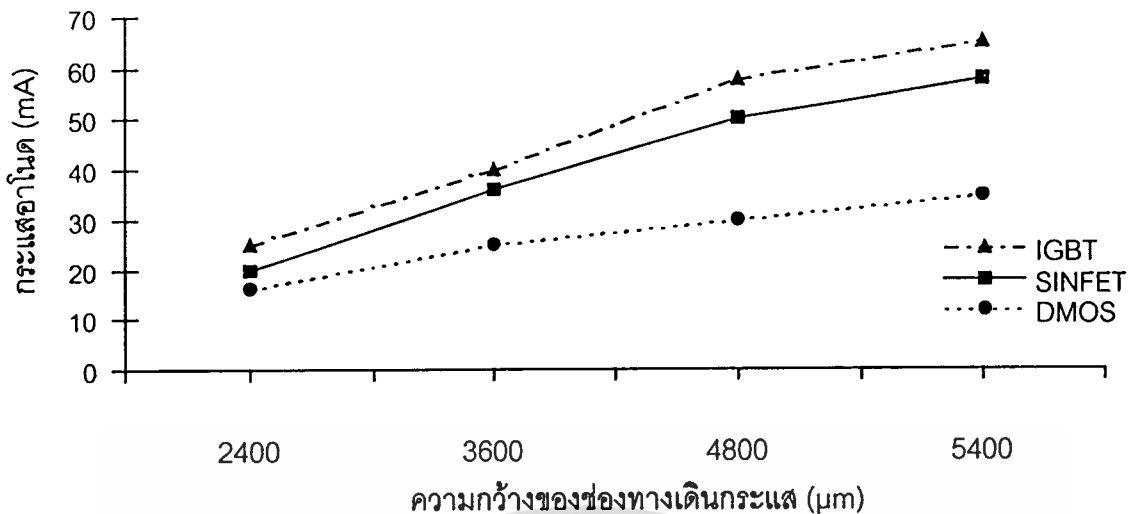
5.6.1 ผลของความกว้างของช่องทางเดินกระแสที่มีต่อกระแสอาโนด

กระแสอาโนดเป็นตัวแปรหลักที่จะบอกถึงความสามารถในการนำกระแสของอุปกรณ์ได้โดยตรง ดังนั้นจึงทำการทดลองหาผลของความกว้างของช่องทางเดินกระแสที่มีต่อปริมาณกระแสที่ขั้วอาโนด

การทดลองและผลการทดลอง

ทำโดยการวัดค่ากระแสอาโนดในช่วงอิมิต์วที่แรงดันเกตคงที่ค่าหนึ่ง จากกราฟระหว่างกระแสอาโนดกับแรงดันอาโนด-คาโทดของอุปกรณ์ชินเฟต แต่ละค่าที่มีความกว้างของเกตออกไซด์ค่าต่างๆ มาเขียนกราฟความสัมพันธ์กระแสอาโนดกับความกว้างของช่องทางเดินกระแส ได้ผลการทดลองดังแสดงในรูปที่ 5.29 ซึ่งพิจารณาที่ V_G เท่ากับ 3.5 V และ V_{AK} เท่ากับ 10 V โดยเปรียบเทียบค่าที่ได้จากการทดลองสร้างชินเฟตกับค่าที่ได้จากการทดลองสร้าง IGBT และมอสเฟตกำลังแบบดีมอส

จากการทดลองวัดความสามารถในการนำกระแสของชินเฟตที่สร้างขึ้นโดยการพิจารณาจากกราฟความสัมพันธ์ระหว่างกระแสอาโนดกับแรงดันอาโนด-คาโทด เมื่อเปรียบเทียบค่ากระแสอาโนดในช่วงอิมิต์วเมื่อแรงดันเกตคงที่กับความกว้างของช่องทางเดินกระแสของชินเฟต พบว่า เมื่อความกว้างของช่องทางเดินกระแสเพิ่มมากขึ้น ค่ากระแสอาโนดของชินเฟตจะเพิ่มขึ้น จากผลการทดลองเมื่อเพิ่มความกว้างของช่องทางเดินกระแสจาก 2400 μm ถึง 5400 μm ปรากฏว่าค่ากระแสอาโนดจะเพิ่มขึ้นถึง 2.9 เท่า ทั้งนี้เนื่องจากกระแสที่ไหลในโครงสร้างของชินเฟตสามารถที่จะพิจารณาแบ่งได้เป็น 2 ส่วน คือ กระแสอิเล็กตรอนและกระแสโฮล ซึ่งกระแสอิเล็กตรอนจะไหลผ่านส่วนของโครงสร้างที่เป็นมอสเฟต โดยความสามารถในการนำกระแสหรือปริมาณกระแสอิเล็กตรอนที่ไหลในช่องทางเดินกระแสซึ่งเป็นส่วนหนึ่งของโครงสร้างมอสเฟตภายในชินเฟตจะขึ้นอยู่กับความกว้างและความยาวของช่องทางเดินกระแส ดังนั้นการเพิ่มความกว้างของช่องทางเดินกระแสจะทำให้ปริมาณกระแสอิเล็กตรอนที่ไหลในโครงสร้างชินเฟตเพิ่มขึ้น ส่งผลให้กระแสอาโนดเพิ่มขึ้นด้วย เมื่อเปรียบเทียบผลการทดลองที่ได้จากการวัดชินเฟตกับผลการทดลองที่ได้จากการวัด IGBT กับมอสเฟตกำลังแบบดีมอส จะเห็นได้ว่ามีลักษณะเช่นเดียวกับชินเฟต เนื่องจากในโครงสร้างของ IGBT กับมอสเฟตกำลังแบบดีมอสมีกระแสอิเล็กตรอนไหลผ่าน การเพิ่มความกว้างของช่องทางเดินกระแสจึงมีผลต่อการเพิ่มปริมาณกระแสอิเล็กตรอนให้มากขึ้น ทำให้กระแสรวมมีค่าเพิ่มขึ้นตามไปด้วย



รูปที่ 5.29 กราฟความสัมพันธ์ระหว่างกระแสเอาโนดในช่วงอิมิต์กับความกว้างของช่องทางเดินกระแสที่ $V_G = 3.5 \text{ V}$ และ $V_{AK} = 10 \text{ V}$

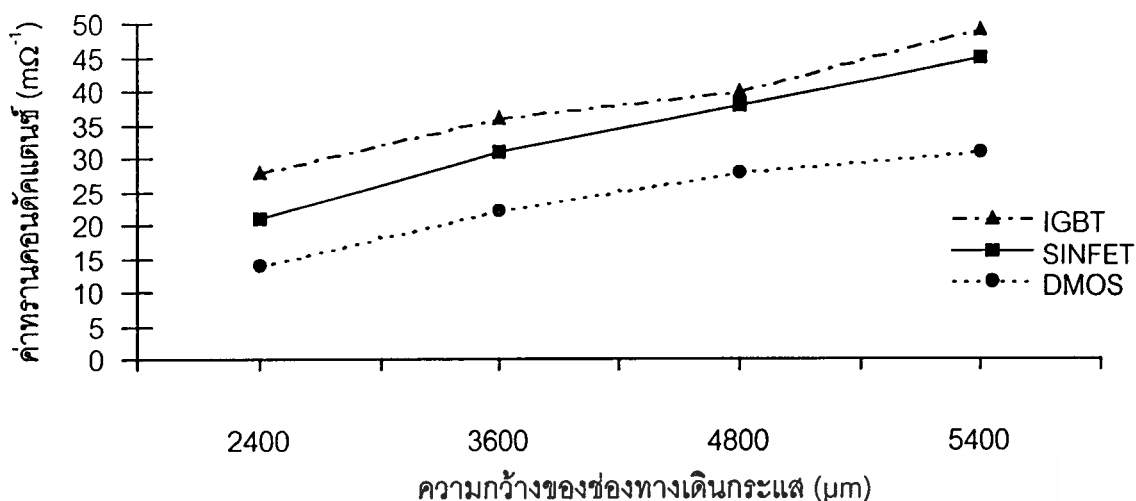
5.6.2 ผลของความกว้างของช่องทางเดินกระแสที่มีต่อค่าทรานคอนดักแตนซ์

ค่าทรานคอนดักแตนซ์ เป็นอีกตัวแปรหนึ่งที่บ่งบอกถึงความสามารถในการนำกระแสของอุปกรณ์ซินเฟตได้โดยตรง ในหัวข้อนี้จึงทำการศึกษาผลของความกว้างของเกตออกไซด์ หรือกล่าวอีกนัยหนึ่งคือ ผลของอัตราการขยายของกระแสของไบโพลาร์ทรานซิสเตอร์ P-N-P ที่มีต่อค่าทรานคอนดักแตนซ์

การทดลองและผลการทดลอง

ทำการคำนวณค่าทรานคอนดักแตนซ์ จากกราฟความสัมพันธ์ระหว่างกระแสเอาโนดกับแรงดันเอาโนด-คาโทด โดยอาศัยสมการที่ 5.3 จากนั้นนำค่าที่ได้มาเขียนกราฟความสัมพันธ์ระหว่างค่าทรานคอนดักแตนซ์กับค่าความกว้างของช่องทางเดินกระแส ได้ผลการทดลองดังแสดงในรูปที่ 5.30 โดยจะแสดงถึงผลที่ได้จากการทดลองสร้างซินเฟต เปรียบเทียบกับผลที่ได้จากการทดลองสร้าง IGBT และมอสเฟตกำลังแบบเดิมอส

เมื่อพิจารณาจากกราฟความสัมพันธ์ระหว่างค่าทรานคอนดักแตนซ์กับความกว้างของช่องทางเดินกระแสของซินเฟต ดังแสดงในรูปที่ 5.30 จะเห็นว่าเมื่อเพิ่มความกว้างของช่องทางเดินกระแสจาก 2400 ถึง 5400 μm พบว่า ค่าทรานคอนดักแตนซ์ของซินเฟตจะเพิ่มขึ้นถึง 114.29 % ทั้งนี้เนื่องจากค่าทรานคอนดักแตนซ์พิจารณาในช่วงกระแสอิมิต์จะขึ้นอยู่กับความกว้างของช่องทางเดินกระแส ดังนั้นค่าทรานคอนดักแตนซ์จึงแปรผันตรงกับความกว้างของช่องทางเดินกระแส เช่นเดียวกับกระแสเอาโนด



รูปที่ 5.30 กราฟความสัมพันธ์ระหว่างค่าทรานคอนดักแตนซ์กับค่าความกว้างของช่องทางเดินกระแสสำหรับซิงเฟต ที่ $V_{AK} = 10 \text{ V}$

5.6.3 ผลของความกว้างของช่องทางเดินกระแสที่มีต่อความต้านทานในสภาวะนำกระแส

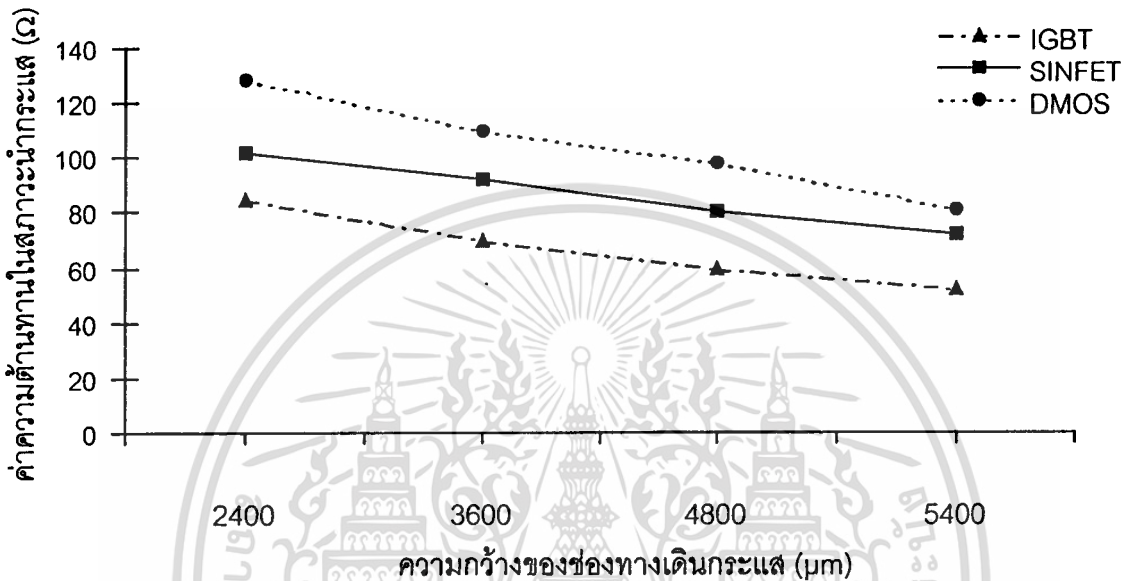
ค่าความต้านทานในสภาวะนำกระแสของซิงเฟตเป็นตัวแปรหนึ่งของซิงเฟตที่ทำให้ซิงเฟตมีลักษณะเด่นเหนือกว่ามอสเฟตกำลังแบบตีมอส ทั้งนี้เนื่องจากผลของประจุพาหะส่วนน้อยที่ถูกฉีดเข้าไปในชั้น N-drift ทำให้ซิงเฟตมีความต้านทานในสภาวะนำกระแสต่ำกว่ามอสเฟตกำลังแบบตีมอส ดังนั้นในการศึกษาผลของความกว้างของช่องทางเดินกระแสซึ่งมีผลต่อการฉีดประจุพาหะส่วนน้อย จึงต้องคำนึงถึงผลที่เกิดกับความต้านทานในสภาวะนำกระแสด้วย

การทดลองและผลการทดลอง

จากกราฟความสัมพันธ์ระหว่างกระแสอาโนดกับแรงดันอาโนด-คาโทด ทำการคำนวณค่าความต้านทานในสภาวะนำกระแส โดยอาศัยสมการที่ 5.2 จากนั้นนำค่าที่ได้มาเขียนกราฟความสัมพันธ์ระหว่างค่าความต้านทานในสภาวะนำกระแสกับความกว้างของช่องทางเดินกระแส ได้ผลการทดลองดังแสดงในรูปที่ 5.31 โดยจะแสดงถึงผลที่ได้จากการทดลองสร้างซิงเฟตเปรียบเทียบกับผลที่ได้จากการทดลองสร้าง IGBT และมอสเฟตกำลังแบบตีมอส

พิจารณาจากกราฟความสัมพันธ์ระหว่างความต้านทานในสภาวะนำกระแสกับความกว้างของช่องทางเดินกระแส ดังแสดงในรูปที่ 5.31 ซึ่งผลจากการทดลองพบว่า ความต้านทานในสภาวะนำกระแสของซิงเฟตจะมีค่าลดลงเมื่อความกว้างของช่องทางเดินกระแสเพิ่มขึ้น โดยจากการทดลอง เมื่อเพิ่มความกว้างของช่องทางเดินกระแสจาก 2400 ถึง 5400 μm ปรากฏว่าความต้านทานในสภาวะนำกระแสลดลง 29.41% ซึ่งมีลักษณะเหมือนกับความต้านทานในสภาวะนำกระแสของ IGBT กับมอสเฟตกำลังแบบตีมอส ทั้งนี้เนื่องจากความต้านทานในสภาวะนำกระแสของทั้งซิงเฟต IGBT และมอสเฟตกำลังแบบตีมอสจะขึ้นอยู่กับความกว้างของช่องทางเดิน

กระแส เมื่อความกว้างของช่องทางเดินกระแสมากขึ้นจะทำให้ปริมาณกระแสมีค่ามากขึ้น ส่งผลให้ความต้านทานในสภาวะนำกระแสของทั้งซิงเฟต IGBT และมอสเฟตกำลังแบบดีมอสมีค่าต่ำลงไปด้วย ในทางตรงกันข้ามเมื่อความกว้างของช่องทางเดินกระแสน้อยลง จะทำให้ปริมาณกระแสลดลง ส่งผลให้ให้ความต้านทานในสภาวะนำกระแสของทั้งซิงเฟต, IGBT และมอสเฟตกำลังแบบดีมอสมีค่าสูงขึ้น



รูปที่ 5.31 กราฟความสัมพันธ์ระหว่างค่าความต้านทานในสภาวะนำกระแสกับค่าความกว้างของช่องทางเดินกระแส ที่ $V_G = 3.5 \text{ V}$

5.7 การศึกษาปรากฏการณ์แลตซ์-อ็อปในอุปกรณ์ซิงเฟต

ปรากฏการณ์แลตซ์-อ็อปเป็นปรากฏการณ์ที่เกิดขึ้นจากการเกิดโครงสร้างแฝงสี่ชั้นแบบไพริสเดอริโนโครงสร้างซิงเฟต ทำให้ไม่สามารถควบคุมการไหลของกระแสโดยการควบคุมแรงดันที่ขั้วเกตได้ ดังนั้นในอุปกรณ์ซิงเฟตจึงพยายามหลีกเลี่ยงการเกิดปรากฏการณ์แลตซ์-อ็อป ทั้งนี้นอกจากจะทำให้ไม่สามารถควบคุมการไหลของกระแสแล้วยังทำให้อุปกรณ์เกิดความเสียหายได้อีกด้วย

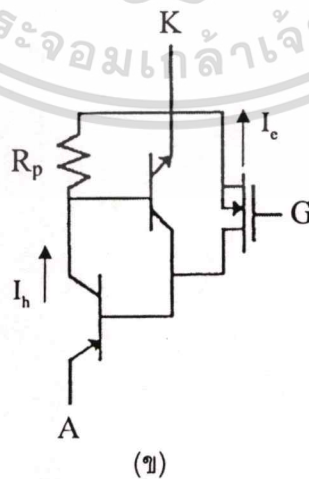
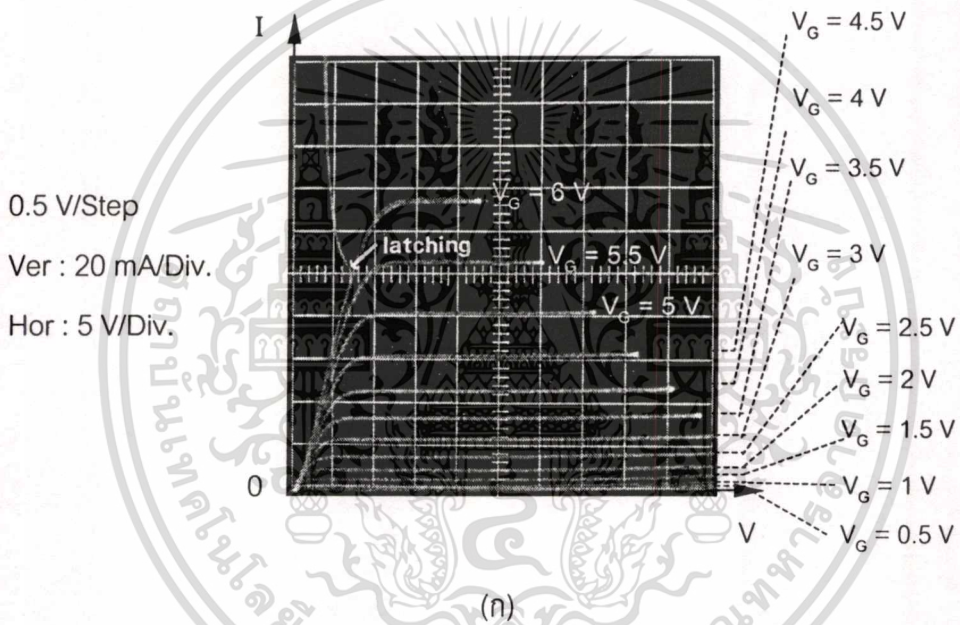
5.7.1 การศึกษาผลของความกว้างของชั้น N-drift ต่อกระแสแลตซ์-อ็อปในซิงเฟต

จากสมการที่ 2.12 จะเห็นได้ว่าตัวแปรหนึ่งที่มีผลโดยตรงต่อปริมาณกระแสที่เกิดแลตซ์-อ็อปคือ อัตราการขยายกระแสของไบโพลาร์ทรานซิสเตอร์ P-N-P ที่แฝงอยู่ในโครงสร้างซิงเฟต หรือกล่าวอีกนัยหนึ่งก็คือ ปริมาณกระแสที่เกิดแลตซ์-อ็อปจะขึ้นอยู่กับความกว้างของชั้น N-drift ดังที่ได้

กล่าวไว้ในบทที่ 2 จึงทำการออกแบบและสร้างซินเฟตเหมือนกับหัวข้อ 5.4 แล้วทำการทดลองเพื่อศึกษาผลของความกว้างของชั้น N-drift ที่มีต่อปริมาณกระแสที่เกิดแลทซ์-อัฟในซินเฟต ดังต่อไปนี้

การทดลองและผลการทดลอง

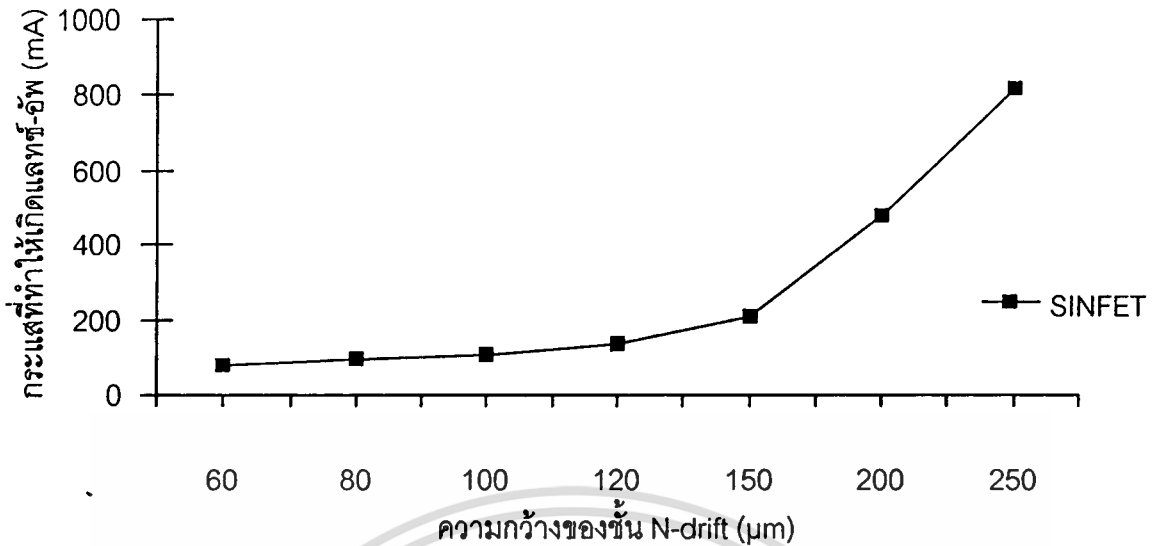
นำอุปกรณ์ซินเฟตที่สร้างเสร็จสมบูรณ์มาต่อเข้ากับเครื่องวัดคุณสมบัติความเป็นทรานซิสเตอร์ โดยให้แรงดันไบอัสที่ขั้วอาโนดเทียบกับคาโอดเพิ่มขึ้นเรื่อยๆ จนกระทั่งเกิดปรากฏการณ์แลทซ์-อัฟ ดังแสดงในรูปที่ 5.32 (ก) จากนั้นนำค่าปริมาณกระแสที่เกิดแลทซ์-อัฟที่วัดได้ของอุปกรณ์ซินเฟตแต่ละตัวที่มีความกว้างของชั้น N-drift แตกต่างกันไปมาเขียนเป็นกราฟความสัมพันธ์ระหว่างความหนาแน่นกระแสที่เกิดแลทซ์-อัฟกับค่าความกว้างของชั้น N-drift ดังแสดงในรูปที่ 5.33



รูปที่ 5.32 (ก) ลักษณะกราฟความสัมพันธ์ระหว่าง I_A กับ V_{AK} ของซินเฟตขณะเกิดแลทซ์-อัฟ

(ข) วงจรสมมูลแสดงทิศทางการไหลของกระแสอาโนด ขณะเกิดแลทซ์-อัฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.33 กราฟความสัมพันธ์ระหว่างความกว้างของชั้น N-drift กับ กระแสที่ทำให้เกิดปรากฏการณ์แลตซ์-อ็อป

จากผลการทดลอง จะเห็นได้ว่า เมื่อเพิ่มความกว้างของชั้น N-drift ค่ากระแสที่เกิดแลตซ์-อ็อปจะเพิ่มขึ้นด้วย ทั้งนี้เนื่องจากเมื่อเพิ่มความกว้างของชั้น N-drift จะทำให้อัตราการขยายกระแสของไบโพลาร์ทรานซิสเตอร์ Al-N-P ที่ค่าลดลง ทำให้ปริมาณประจุพาหะส่วนน้อยหรือโฮลที่ถูกฉีดโดยรอยต่อออสุมิเนียมกับ N-drift เข้าไปในชั้น N-drift มีค่าลดลง ประจุพาหะส่วนน้อยที่ไหลผ่านชั้น P-base จึงลดลงตามไปด้วย ทำให้แรงดันตกคร่อมชั้น P-base มีค่าต่ำลง ส่งผลให้มีค่ากระแสที่เกิดแลตซ์-อ็อปสูงขึ้น

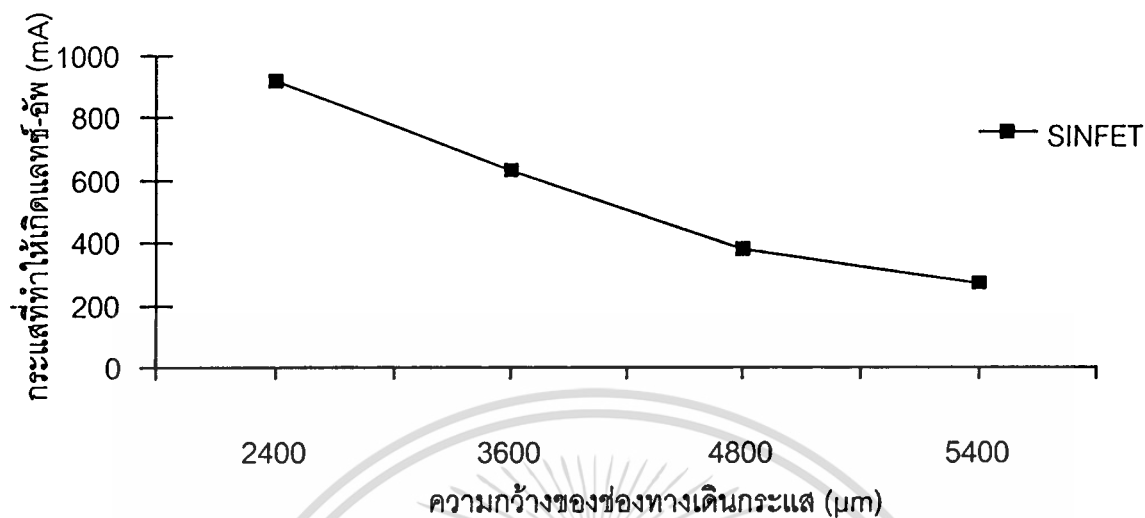
5.7.2 การศึกษาผลของความกว้างของช่องทางเดินกระแสต่อกระแสแลตซ์-อ็อปในซินเฟต

ปริมาณกระแสที่เกิดแลตซ์-อ็อป จะขึ้นอยู่กับความกว้างของช่องทางเดินกระแสด้วย เพราะความกว้างของช่องทางเดินกระแสจะมีผลต่ออัตราขยายกระแสของไบโพลาร์ทรานซิสเตอร์ P-N-P ที่แฝงอยู่ในโครงสร้างซินเฟต ทำให้มีผลต่อปริมาณกระแสที่เกิดแลตซ์-อ็อป จึงทำการออกแบบและสร้างซินเฟตเหมือนในหัวข้อ 5.6 และทำการทดลองเพื่อศึกษาผลของความกว้างของช่องทางเดินกระแสที่มีต่อกระแสที่เกิดแลตซ์-อ็อปในซินเฟต ดังต่อไปนี้

การทดลองและผลการทดลอง

นำอุปกรณ์ซินเฟตที่สร้างเสร็จสมบูรณ์มาต่อเข้ากับเครื่องวัดคุณสมบัติความเป็นทรานซิสเตอร์ โดยให้แรงดันไบอัสที่ขั้วอนินดเทียบกับคาโอดเพิ่มขึ้นเรื่อยๆ จนกระทั่งเกิดปรากฏการณ์แลตซ์-อ็อป จากนั้นนำค่าปริมาณกระแสที่เกิดแลตซ์-อ็อปที่วัดได้ของอุปกรณ์ซินเฟตแต่ละตัวที่มีของ

ความกว้างของช่องทางเดินกระแสแตกต่างกัน มาเขียนเป็นกราฟความสัมพันธ์ระหว่างความหนาแน่นกระแสที่เกิดแลทซ์-อัพกับค่าของความกว้างของช่องทางเดินกระแส ดังแสดงในรูปที่ 5.34



รูปที่ 5.34 กราฟความสัมพันธ์ระหว่างความกว้างของช่องทางเดินกระแสกับกระแสที่ทำให้เกิดปรากฏการณ์แลทซ์-อัพ

จากผลการทดลอง จะเห็นได้ว่าเมื่อเพิ่มความกว้างของช่องทางเดินกระแสมากขึ้น ค่ากระแสที่เกิดแลทซ์-อัพจะลดลง ทั้งนี้เนื่องจากเมื่อเพิ่มความกว้างของช่องทางเดินกระแสให้มากขึ้น จะทำให้กระแสอิเล็กตรอนที่ไหลในโครงสร้างซินเฟตเพิ่มขึ้น ส่งผลให้กระแสรวมของซินเฟตมีค่าเพิ่มขึ้นด้วย ทำให้ซินเฟตเกิดแลทซ์-อัพได้เร็วขึ้น ดังนั้นการเพิ่มความกว้างของช่องทางเดินกระแสจะทำให้ค่ากระแสที่เกิดแลทซ์-อัพมีค่าลดลง

5.7.3 การศึกษาผลของความเข้มข้นของชั้น P-base ต่อกระแสแลทซ์-อัพในซินเฟต ปริมาณกระแสที่เกิดแลทซ์-อัพ จะขึ้นอยู่กับความเข้มข้นของชั้น P-base ด้วย เพราะความเข้มข้นของชั้น P-base จะมีผลต่ออัตราขยายกระแสของไบโพลาร์ทรานซิสเตอร์ P-N-P ที่แฝงอยู่ในโครงสร้างซินเฟต ทำให้มีผลต่อปริมาณกระแสที่เกิดแลทซ์-อัพ ดังนั้นจึงทำการทดลองเพื่อศึกษาผลความเข้มข้นของชั้น P-base ที่มีต่อกระแสที่เกิดแลทซ์-อัพในซินเฟต ดังต่อไปนี้

การออกแบบและสร้าง

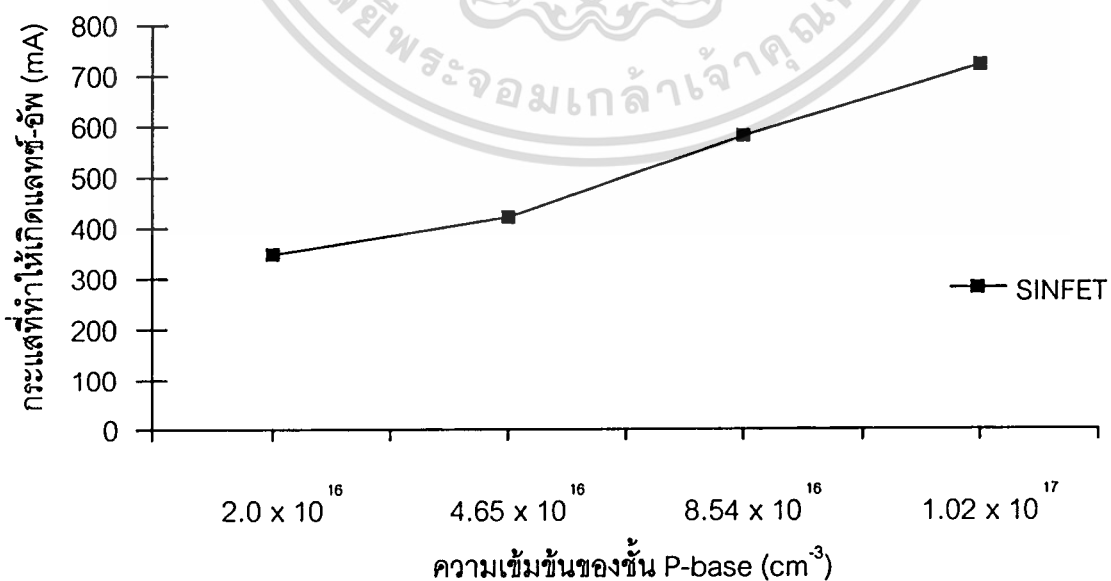
การออกแบบอุปกรณ์ซินเฟตเพื่อศึกษาผลของความเข้มข้นของชั้น P-base ที่มีต่อปริมาณกระแสที่เกิดแลทซ์-อัพ สามารถทำได้โดยการออกแบบสร้างอุปกรณ์ซินเฟตที่มีความกว้างและความยาวของช่องทางเดินกระแสเท่ากับ 4800 และ 10 μm ตามลำดับ และความกว้างของชั้น N-drift เท่ากับ 60 μm ส่วนความเข้มข้นของชั้น P-base จะเปลี่ยนแปลงตั้งแต่ 2.0×10^{16} , 4.65×10^{16} , 8.54×10^{16} และ $1.02 \times 10^{17} \text{ cm}^{-3}$ ตามลำดับ

ในส่วนของการสร้างอุปกรณ์ซินเฟต ทำโดยอาศัยกระบวนการสร้างซินเฟตตามที่ได้กล่าวไว้ ในบทที่ 4 โดยใช้แผ่นซิลิคอนชนิด N ผลึกเชิงเดี่ยวระนาบ (100) ความหนา 400 μm ค่าพิคัดความต้านทาน 7-21 $\Omega\text{-cm}$ ทำการแพร่สารเจือโบรอนเพื่อสร้างเบส โดยความเข้มข้นของชั้น P-base จะเปลี่ยนแปลงตั้งแต่ 2.0×10^{16} , 4.65×10^{16} , 8.54×10^{16} และ $1.02 \times 10^{17} \text{ cm}^{-3}$ ตามลำดับแล้ว ทำการแพร่สารเจือเพื่อสร้างชั้นคาโอดที่ $2.57 \times 10^{18} \text{ cm}^{-3}$ จากนั้นทำการสร้างเกตออกไซด์และทำการสร้างขั้วสัมผัสโลหะ โดยการเคลือบอลูมิเนียมในเครื่องเคลือบสุญญากาศ แล้วกัดเป็นลวดลายส่วนคาโอด เกตและอาโนด และสุดท้ายนำไปซินเตอร์ริงที่อุณหภูมิ 300 $^{\circ}\text{C}$ เพื่อสร้างรอยสัมผัสขั้วที่ขั้วอาโนด

การทดลองและผลการทดลอง

นำอุปกรณ์ซินเฟตที่สร้างเสร็จสมบูรณ์มาต่อเข้ากับเครื่องวัดคุณสมบัติความเป็นทรานซิสเตอร์ โดยให้แรงดันไบอัสที่ขั้วอาโนดเทียบกับคาโอดเพิ่มขึ้นเรื่อยๆ จนกระทั่งเกิดปรากฏการณ์แลทซ์-อ็อป จากนั้นนำค่าปริมาณกระแสที่เกิดแลทซ์-อ็อปที่วัดได้ของอุปกรณ์ซินเฟตแต่ละตัว ที่มีความเข้มข้นของชั้น P-base แตกต่างกันไปเขียนเป็นกราฟความสัมพันธ์ระหว่างความหนาแน่นกระแสที่เกิดแลทซ์-อ็อปกับค่าความเข้มข้นของชั้น P-base ดังแสดงในรูปที่ 5.35

จากผลการทดลองจะเห็นได้ว่า เมื่อเพิ่มความเข้มข้นของอะตอมสารเจือชั้น P-base มากขึ้น ค่ากระแสที่เกิดแลทซ์-อ็อปจะเพิ่มขึ้น ทั้งนี้เนื่องจากเมื่อเพิ่มความเข้มข้นของอะตอมสารเจือชั้น P-base มากขึ้น จะทำให้ความต้านทานในส่วน P-base ลดลง การที่ซินเฟตจะเกิดแลทซ์-อ็อปได้จึงต้องมีกระแสที่ไหลในโครงสร้างของซินเฟตเพิ่มขึ้น ดังนั้นการเพิ่มความเข้มข้นของอะตอมสารเจือของชั้น P-base จะทำให้เกิดค่ากระแสที่เกิดแลทซ์-อ็อปมีค่าเพิ่มขึ้น



รูปที่ 5.35 กราฟความสัมพันธ์ระหว่างความเข้มข้นของชั้น P-base กับ กระแสที่ทำให้เกิดปรากฏการณ์แลทซ์-อ็อป

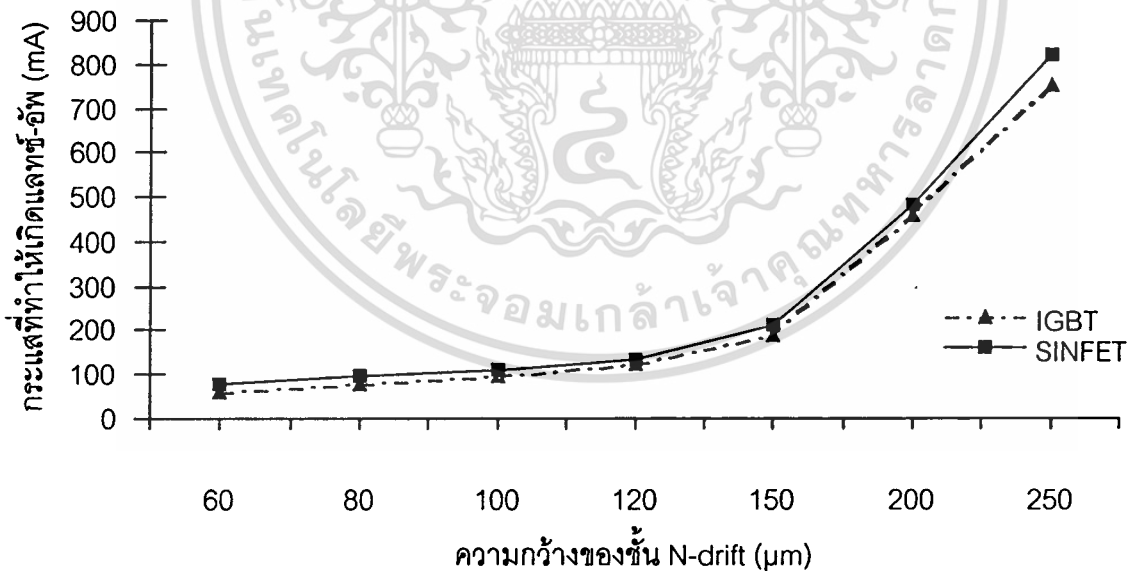
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.7.4 การเปรียบเทียบกระแสแลทซ์-อ็อปในซินเฟตและ IGBT

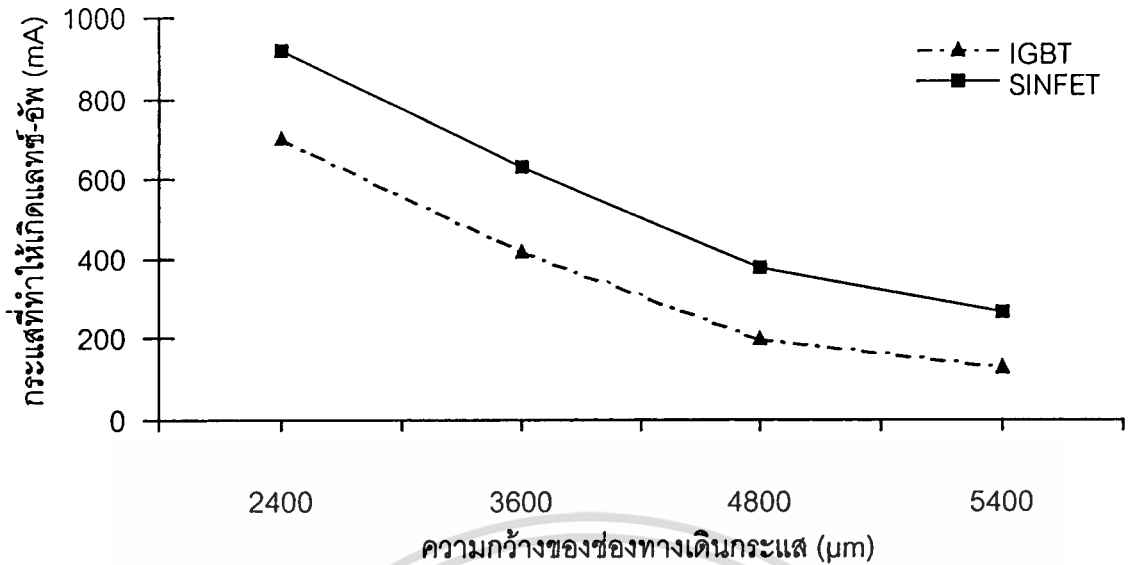
เนื่องจากทั้งซินเฟตและ IGBT มีโครงสร้างแผ่นสี่ชั้นแบบทรานซิสเตอร์ชั้นในโครงสร้างซึ่งจะก่อให้เกิดปรากฏการณ์แลทซ์-อ็อป ทำให้ไม่สามารถควบคุมการไหลของกระแสได้ แต่สิ่งที่แตกต่างกันระหว่างซินเฟตและIGBT คือ ปริมาณประจุพาหะส่วนน้อยหรือโฮลที่ถูกฉีดเข้าไปในชั้น N-drift ซึ่งจะมีผลต่ออัตราการขยายกระแสของไบโพลาร์ทรานซิสเตอร์ P-N-P ที่แฝงอยู่ในโครงสร้างซินเฟตและ IGBT ดังนั้นจึงทำการทดลองเพื่อเปรียบเทียบผลของกระแสแลทซ์-อ็อปในซินเฟตและ IGBT ดังต่อไปนี้

การทดลองและผลการทดลอง

นำอุปกรณ์ซินเฟตที่สร้างเสร็จสมบูรณ์มาต่อเข้ากับเครื่องวัดคุณสมบัติความเป็นทรานซิสเตอร์ โดยให้แรงดันไบอัสที่ขั้วอาโนดเทียบกับคาโทด (V_{AK}) เพิ่มขึ้นเรื่อยๆ จนกระทั่งเกิดปรากฏการณ์แลทซ์-อ็อป จากนั้นนำค่าปริมาณกระแสที่เกิดแลทซ์-อ็อปที่วัดได้ของอุปกรณ์ซินเฟตแต่ละตัวที่มีความกว้างของชั้น N-drift, ความกว้างของช่องทางเดินกระแสและความเข้มข้นของชั้น P-base แตกต่างกันไปมาเขียนเป็นกราฟความสัมพันธ์ระหว่างความหนาแน่นกระแสที่เกิดแลทซ์-อ็อปกับค่าความกว้างของชั้น N-drift, ความกว้างของช่องทางเดินกระแสและความเข้มข้นของชั้น P-base ดังแสดงในรูปที่ 5.36-5.38

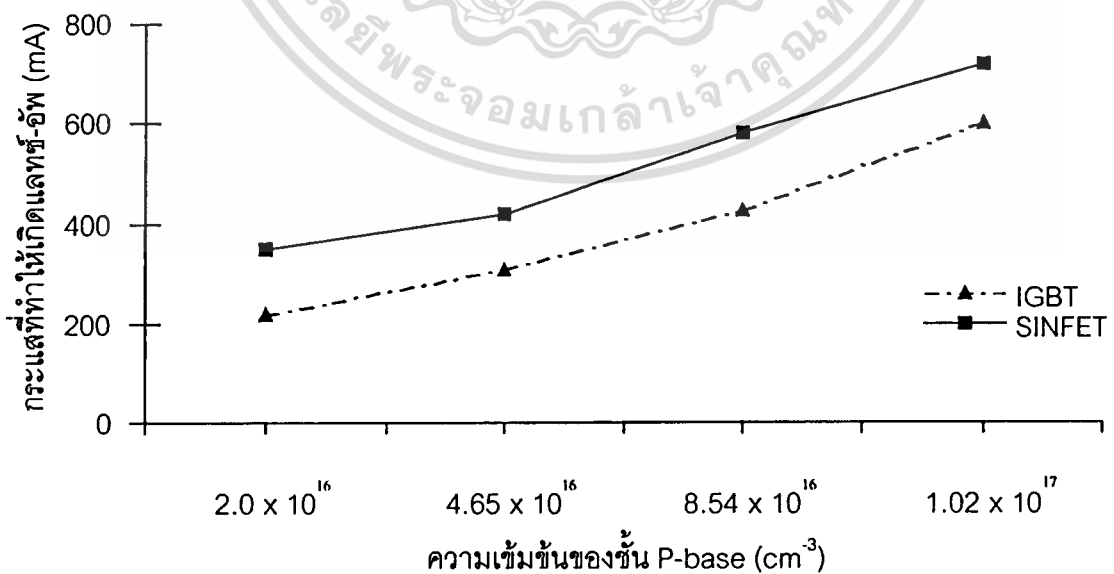


รูปที่ 5.36 กราฟความสัมพันธ์ระหว่างความกว้างของชั้น N-drift กับกระแสที่ทำให้เกิดปรากฏการณ์แลทซ์-อ็อปของซินเฟตและ IGBT



รูปที่ 5.37 กราฟความสัมพันธ์ระหว่างความกว้างของช่องทางเดินกระแสกับกระแสที่ทำให้เกิดปรากฏการณ์แลตซ์-อ็ฟของซิงเฟตและ IGBT

จากผลการทดลอง รูปที่ 5.36-5.38 จะเห็นได้ว่า IGBT มีค่ากระแสที่แลตซ์-อ็ฟต่ำกว่าซิงเฟต เนื่องจากอัตราการขยายกระแสของไบโพลาร์ทรานซิสเตอร์ P-N-P ใน IGBT จะมีค่าสูงกว่าอัตราการขยายกระแสของไบโพลาร์ทรานซิสเตอร์ AI-N-P ในซิงเฟต เพราะปริมาณประจุพาหะส่วนน้อยหรือโฮลที่ถูกฉีดเข้าไปในชั้น N-drift ของ IGBT จะมีค่ามากกว่าในซิงเฟต ดังนั้นซิงเฟตจะเกิดปรากฏการณ์แลตซ์-อ็ฟที่กระแสสูงกว่า IGBT ทำให้ซิงเฟตสามารถลดปัญหาการเกิดแลตซ์-อ็ฟได้ดีกว่า IGBT



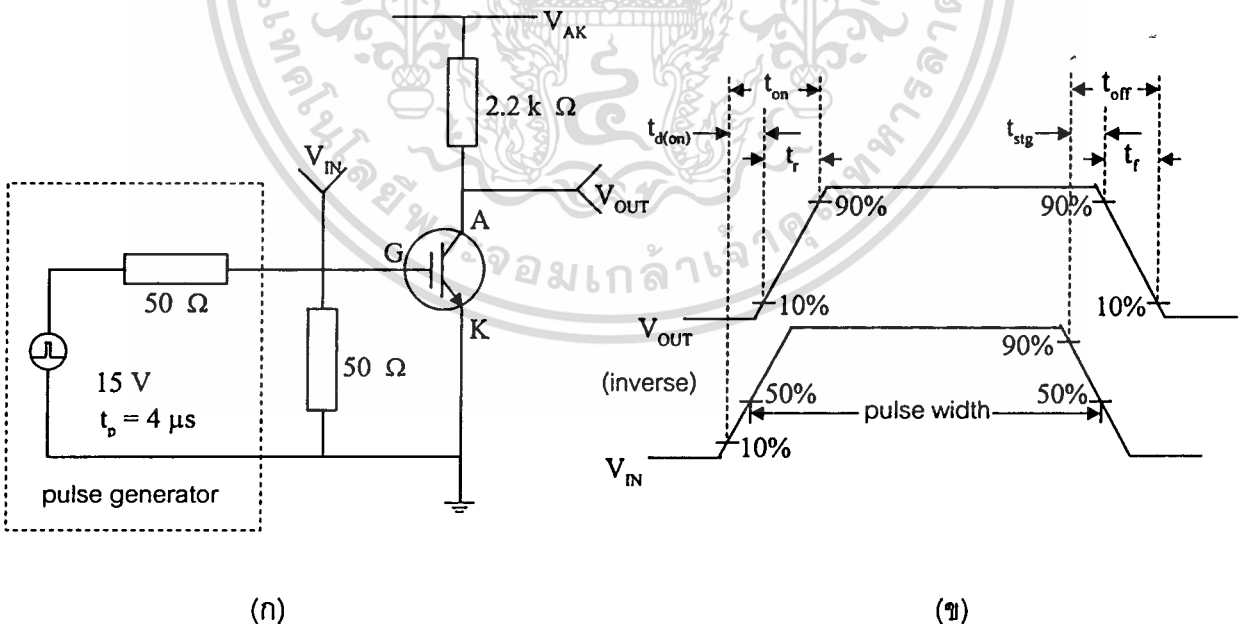
รูปที่ 5.38 กราฟความสัมพันธ์ระหว่างความเข้มข้นของชั้น P-base กับกระแสที่ทำให้เกิดปรากฏการณ์แลตซ์-อ็ฟของซิงเฟตและ IGBT

5.8 การศึกษาความเร็วในการสวิตชิงของชินเฟต

ชินเฟตเป็นอุปกรณ์ที่มีความเร็วในการสวิตชิงสูง เนื่องจากในขณะที่ชินเฟตอยู่ในสภาวะคัทออฟ (cut off) หรือขณะตัดแรงดันที่ขั้วเกท ประจุพาหะส่วนน้อยที่ถูกฉีดจากรอยสัมผัสชนิดทีเข้าไปในชั้น N-drift จะมีการรวมตัวและลดลงอย่างรวดเร็ว ซึ่งเมื่อนำชินเฟตไปเปรียบเทียบกับ IGBT จะพบว่า ชินเฟตจะมีความเร็วในการสวิตชิงสูงกว่า IGBT มาก เพราะความเข้มข้นของประจุพาหะส่วนน้อยใน IGBT ที่ถูกฉีดเข้าไปในชั้น N-drift จะมีความเข้มข้นสูงกว่าในชินเฟตมาก ทำให้ IGBT ขณะคัทออฟนั้น กระแสคอลเลคเตอร์จะค่อยๆ ลดลง เนื่องจากประจุพาหะส่วนน้อยจะไม่หมดลงทันทีหลังจากการตัดแรงดันที่ขั้วเกท ซึ่งต่างจากประจุพาหะส่วนมาก (อิเล็กตรอน) ที่หมดลงทันทีหลังจากการตัดแรงดันที่ขั้วเกท แต่ประจุพาหะส่วนน้อยจะลดลงได้โดยการรวมตัวเท่านั้น ซึ่งต้องอาศัยระยะเวลาช่วงหนึ่ง จึงทำให้ชินเฟตมีความเร็วในการสวิตชิงสูงกว่า IGBT รายละเอียดและผลการทดลองจะได้กล่าวดังต่อไปนี้

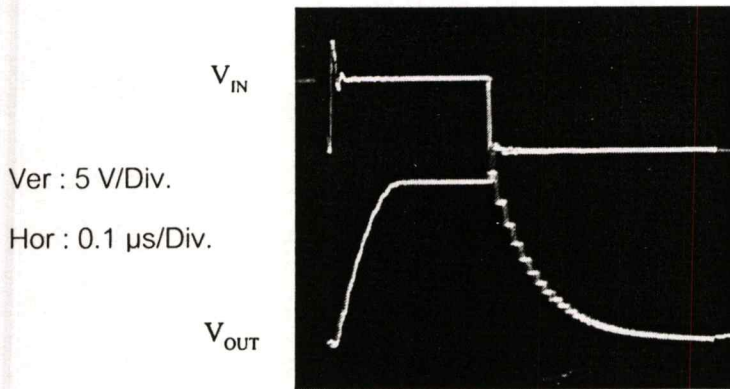
การทดลองและผลการทดลอง

หลังจากทดสอบคุณสมบัติความเป็นทรานซิสเตอร์ของอุปกรณ์ เพื่อพิสูจน์ว่าอุปกรณ์ตัวที่สนใจสามารถทำงานได้จริงตามที่ต้องการแล้ว นำอุปกรณ์ดังกล่าวมาวัดการตอบสนองของสัญญาณไฟฟ้ารูปคลื่นสี่เหลี่ยม ดังแสดงในรูปที่ 5.39 (ก) โดยใช้วงจรดังรูปที่ 5.39 (ง) เพื่อหาค่า t_r , t_d , $t_{d(on)}$ และ t_{stg} ผลการทดลองที่ได้แสดงดังตารางที่ 5.4

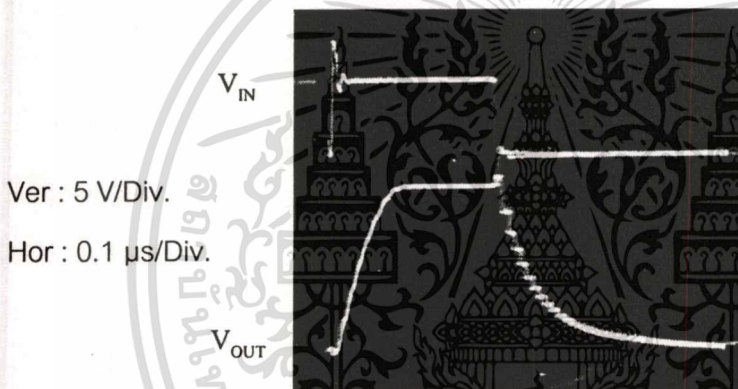


รูปที่ 5.39 (ก) วงจรวัดการตอบสนองของสัญญาณไฟฟ้ารูปสี่เหลี่ยม

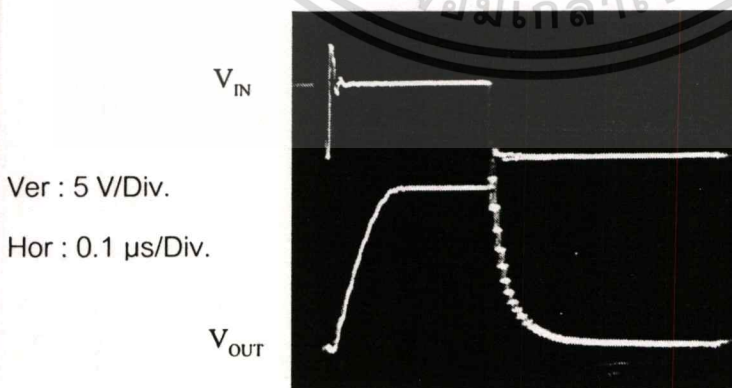
(ข) สัญญาณไฟฟ้ารูปสี่เหลี่ยมที่ใช้วัดค่า t_r , t_d , $t_{d(on)}$ และ t_{stg}



รูปที่ 5.40 สัญญาณ input และ output (inverse) ของอุปกรณ์ IGBT ที่วัดโดย $V_{AK} = 10$ V



รูปที่ 5.41 สัญญาณ input และ output (inverse) ของอุปกรณ์อินเฟตที่วัดโดย $V_{CE} = 10$ V



รูปที่ 5.42 สัญญาณ input และ output (inverse) ของอุปกรณ์มอสเฟตกำลังแบบดีมอสที่วัดโดย

$$V_{DS} = 10$$
 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 5.4 แสดงผลของความเร็วในการสวิตชิงของอุปกรณ์ซิงเฟต, IGBT และมอสเฟตกำลังแบบดีมอส

พารามิเตอร์	แรงดันที่ซัววาโนด, คอลเลคเตอร์, เดรน			หน่วย
	ซิงเฟต	IGBT	DMOS	
W	4800	4800	4800	μm
L	10	10	10	μm
g_{msat}	24	28	16	$\text{m}\Omega^{-1}$
t_r	0.08	0.07	0.10	μs
t_f	0.25	0.28	0.20	μs
$t_{d(\text{on})}$	0.08	0.08	0.08	μs
t_{stg}	0.27	0.30	0.22	μs

หมายเหตุ : สัญญาณ Input duty cycle = 2 % และความกว้างของพัลส์ (pulse width) = 0.4 μs

จากผลการทดลอง เมื่อพิจารณาความสามารถในการตอบสนองของสัญญาณขาออกในช่วงขอบขาขึ้น พบว่า ซิงเฟตจะมีค่า t_r เท่ากับ 0.08 μs ซึ่งมีค่าน้อยกว่ามอสเฟตกำลังแบบดีมอส เนื่องจากซิงเฟตมีกระแสรวมที่ไหลในโครงสร้างซึ่งประกอบไปด้วยกระแสไอเล็กตรอนและกระแสโฮล ซึ่งต่างจากมอสเฟตกำลังแบบดีมอสที่มีแต่กระแสไอเล็กตรอนไหลในโครงสร้าง ทำให้ซิงเฟตมีความสามารถตอบสนองของสัญญาณขาออกในช่วงขอบขาขึ้นสูงกว่ามอสเฟตกำลังแบบดีมอส เพราะปริมาณกระแสรวมของซิงเฟตมีค่ามากกว่าปริมาณกระแสของมอสเฟตกำลังแบบดีมอส แต่ซิงเฟตจะมีค่า t_f มากกว่าค่า t_f ของ IGBT เพราะ IGBT มีปริมาณกระแสโฮลสูงกว่าซิงเฟต ทำให้ IGBT มีความสามารถตอบสนองของสัญญาณขาออกในช่วงขอบขาขึ้นสูงกว่าซิงเฟต

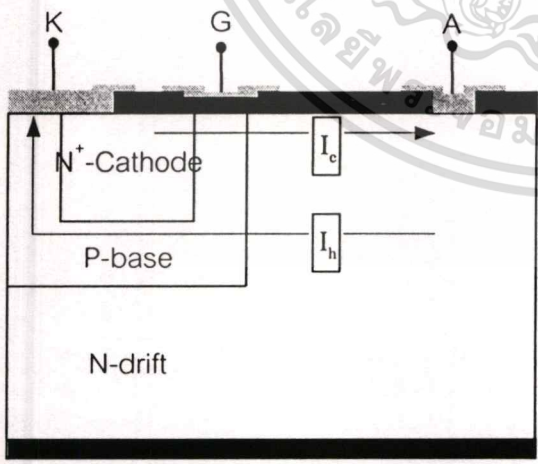
ในการพิจารณาความสามารถของการตอบสนองของสัญญาณขาออกในช่วงขอบขาลง พบว่า ซิงเฟตจะมีค่า t_f เท่ากับ 0.25 μs ซึ่งมีค่าที่สูงกว่ามอสเฟตกำลังแบบดีมอส เนื่องจากสภาวะคัทออฟของซิงเฟต ประจุพาหะส่วนน้อยหรือโฮลที่ถูกฉีดจากรอยสัมผัสชนิดกึ่งตัวนำ N-drift จะมีการรวมตัวและมีค่าลดลง ทำให้ซิงเฟตมีความสามารถตอบสนองของสัญญาณขาออกในช่วงขอบขาลงสูงกว่ามอสเฟตกำลังแบบดีมอส เพราะซิงเฟตจะต้องใช้เวลากำจัดประจุพาหะส่วนน้อยในชั้น N-drift แต่ซิงเฟตจะมีค่า t_r ต่ำกว่าค่า t_r ของ IGBT เพราะ IGBT จะต้องใช้เวลาในการกำจัดประจุพาหะส่วนน้อยในชั้น N-drift นานกว่าซิงเฟต เนื่องจาก IGBT มีปริมาณประจุพาหะส่วนน้อยมากกว่าซิงเฟต ทำให้ซิงเฟตมีความสามารถตอบสนองของสัญญาณขาออกในช่วงขอบขาลงต่ำกว่า IGBT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

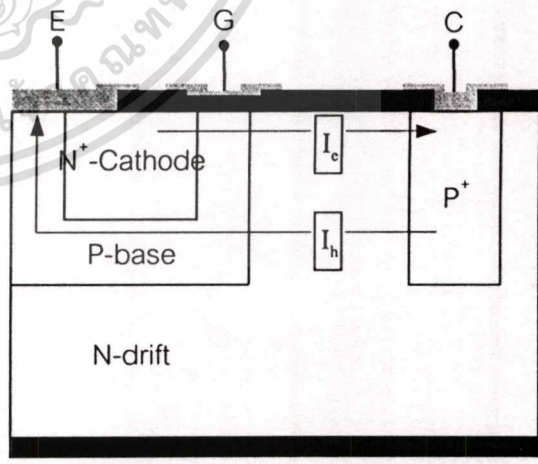
จากการพิจารณาความสามารถของการตอบสนองสัญญาณขาออกที่ช่วงขอบขาขึ้นและขอบขาลง พบว่า ซินเฟตมีความสามารถในการตอบสนองของสัญญาณได้ดีกว่า IGBT เพราะซินเฟตใช้เวลาในการกำจัดประจุพาหะส่วนน้อยในชั้น N-drift สั้นกว่า IGBT เนื่องจากซินเฟตมีปริมาณประจุพาหะส่วนน้อยมีปริมาณที่น้อยกว่าใน IGBT ทำให้ซินเฟตมีความเร็วในการสวิตชิ่งสูงกว่า IGBT ส่วนมอสเฟตกำลังแบบติมอสจะมีความสามารถในการตอบสนองสัญญาณได้ดีกว่าทั้ง IGBT และซินเฟต เพราะในสภาวะคัทออฟ มอสเฟตกำลังแบบติมอสไม่ต้องเสียเวลาในการกำจัดประจุพาหะส่วนน้อยเหมือนกับ IGBT และซินเฟต เนื่องจากมอสเฟตกำลังแบบติมอสไม่มีประจุพาหะส่วนน้อยไหลในโครงสร้าง

5.9 การเปรียบเทียบคุณสมบัติทางไฟฟ้าของอุปกรณ์ซินเฟต, IGBT และมอสเฟตกำลังแบบติมอส

โครงสร้างของอุปกรณ์ซินเฟตเกิดจากการเอาข้อได้เปรียบของมอสเฟต คือ โครงสร้างแบบมอสเฟตรวมเข้ากับข้อได้เปรียบของไบโพลาร์ทรานซิสเตอร์ คือ การนำกระแสแบบไบโพลาร์ ซึ่งจะคล้ายคลึงกับโครงสร้างของ IGBT แต่แตกต่างกันที่ซินเฟตนำข้อได้เปรียบของรอยสัมผัสชนิดที่เข้ามาารวมด้วย ทำให้ซินเฟตมีความเร็วในการสวิตชิ่งสูงกว่า IGBT และยังสามารถทำงานในระดับความถี่สูงได้ดี ดังนั้นเพื่อเป็นการศึกษาความแตกต่างของคุณสมบัติต่างๆ ในการทดลองหัวข้อนี้จะเน้นไปที่อุปกรณ์กำลังที่ต้องการแรงดันขั้วที่ค่าต่ำๆ จึงทำการพิจารณาระหว่างซินเฟต, IGBT กับมอสเฟตกำลังแบบติมอสเท่านั้น

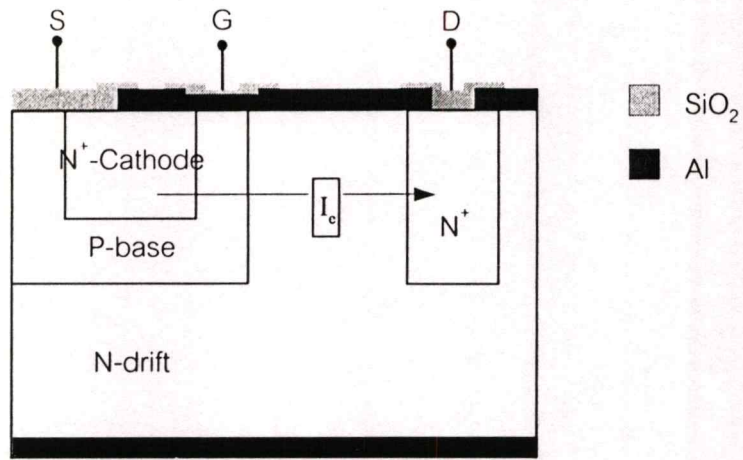


(ก) โครงสร้างซินเฟต



(ข) โครงสร้าง IGBT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ค) โครงสร้างมอสเฟตกำลังแบบตีมอส

รูปที่ 5.43 เปรียบเทียบโครงสร้างระหว่าง

- (ก) ซินเฟต
- (ข) IGBT
- (ค) มอสเฟตกำลังแบบตีมอส

การทดลองและผลการทดลอง

นำอุปกรณ์ซินเฟต, IGBT และมอสเฟตกำลังแบบตีมอสที่สร้างเสร็จแล้วมาทำการวัดค่าตัวแปรต่างๆ เพื่อพิจารณาถึงความแตกต่างระหว่างซินเฟต, IGBT และมอสเฟตกำลังแบบตีมอส

ตารางที่ 5.5 แสดงค่าตัวแปรต่างๆ ของซินเฟต, IGBT และมอสเฟตกำลังแบบตีมอส

ตัวแปร	ซินเฟต	IGBT	DMOS	หน่วย
W	4800	4800	4800	μm
L	10	10	10	μm
I_C^*, I_A^*, I_{DS}^*	45	55	19	mA
R_{ON}	78	55	125	mΩ
g_{msat}	23	28	16	$m\Omega^{-1}$
$I_{CES}^{**}, I_{AKS}^{**}, I_{DSS}^{**}$	0.04	0.05	0.02	mA
V_T	1.35	1.35	1.35	V
t_r^{***}	0.08	0.07	0.10	μs
t_f^{***}	0.25	0.28	0.20	μs
$t_{d(on)}^{***}$	0.08	0.08	0.08	μs
t_{stg}^{***}	0.27	0.30	0.22	μs
f_T^{***}	4.79	2.81	5.57	MHZ

- * วัดที่ $V_G = 3.5 \text{ V}$, $V_{AK} = V_{CE} = V_{DS} = 10 \text{ V}$
- ** วัดที่ $V_G = 0 \text{ V}$, $V_{AK} = V_{CE} = V_{DS} = 10 \text{ V}$
- *** สัญญาณ Input duty cycle = 2% และความกว้างของพัลส์ (pulse width) = $0.4 \mu\text{s}$

จากผลการทดลองในตารางที่ 5.5 จะเห็นได้ว่า ข้อเด่นของซินเฟต คือ ความสามารถในการนำกระแส, ความต้านทานในสภาวะนำกระแส, ค่าทรานคอนดักแตนซ์และความเร็วในการสวิตชิง ทั้งนี้เนื่องจากผลของประจุพาหะส่วนน้อยที่ถูกฉีดเข้าไปในชั้น N-drift จะทำให้เกิดการมอดูเลตสภาพนำ ส่งผลให้สามารถนำกระแสได้สูงขึ้นและค่าทรานคอนดักแตนซ์มีค่าสูงขึ้น นอกจากนี้ประจุพาหะส่วนน้อยที่ถูกฉีดเข้าไปในชั้น N-drift ยังทำให้ประจุพาหะในชั้น N-drift เพิ่มขึ้น ทำให้ในชั้น N-drift มีความต้านทานในสภาวะนำกระแสต่ำลง ส่งผลให้ความต้านทานรวมในสภาวะนำกระแสลดต่ำลงไปด้วย และที่สำคัญซินเฟตสามารถกำจัดประจุพาหะส่วนน้อยให้หมดไปได้อย่างรวดเร็วกว่าใน IGBT เพราะ IGBT มีปริมาณประจุพาหะส่วนน้อยที่สูง ทำให้ IGBT ต้องใช้เวลาระยะหนึ่งในการกำจัดประจุพาหะส่วนน้อย หลังจากการตัดแรงดันที่เกทหรือสภาวะคัทออฟ ซินเฟตจึงมีความเร็วในการสวิตชิงสูงกว่า IGBT

บทที่ 6

สรุปและวิจารณ์ผลการทดลอง

การสร้างอุปกรณ์ซินเฟตโดยการแพร่สารเจือด้วยความร้อน ในห้องปฏิบัติการศูนย์วิจัย อิเล็กทรอนิกส์นั้น สามารถสร้างขึ้นเป็นผลสำเร็จและมีประสิทธิภาพในระดับหนึ่ง แต่ก็ยังพบว่า มีปัญหาอีกหลายประการที่ต้องวิเคราะห์และแก้ไขซึ่งจะได้ทำการพัฒนาต่อไป เพื่อให้ได้อุปกรณ์ ซินเฟตที่มีประสิทธิภาพสูงสุดเท่าที่จะสามารถทำได้ อย่างไรก็ตามจากที่ได้ทำการศึกษา ค้นคว้า วิจัยและทดลองนานถึง 3 ปี ทำให้พอที่จะสามารถหาข้อสรุปเพื่อเป็นแนวทางในการออกแบบและ สร้างอุปกรณ์ซินเฟตที่เป็นมาตรฐานได้ โดยเริ่มจากการสร้างซินเฟต โดยใช้กระจกต้นแบบที่ออกแบบไว้สำหรับสร้าง IGBT และมอสเฟตกำลังแบบดีมอส เพื่อดูความเป็นไปได้ในการสร้าง อุปกรณ์ซินเฟตโดยสมบูรณ์ จากนั้นทำการศึกษาตัวแปรต่างๆ ที่เป็นพื้นฐานในการปรับปรุงประสิทธิภาพของตัวอุปกรณ์ ซึ่งในการทดลองเพื่อหาค่าตัวแปรที่เหมาะสม จะทำการทดลองโดยใช้ โครงสร้างในแนวระนาบ ทั้งนี้เนื่องจากสามารถเปลี่ยนแปลงขนาดทางเรขาคณิตได้ง่าย และจาก การทดลองสร้างซินเฟตที่มีโครงสร้างขนาด 0.048 mm^2 โดยมีความกว้างและความยาวของช่องทางเดินกระแสเท่ากับ 4800 และ $10 \text{ }\mu\text{m}$ ตามลำดับ สามารถที่จะนำกระแสเอาโนดได้ 45 mA ที่ แรงดันขั้วเกตเท่ากับ 10 V หรือคิดเป็นความหนาแน่นกระแสต่อพื้นที่ เท่ากับ 95.75 A/cm^2 อย่างไรก็ตามในการทดลองออกแบบและสร้างซินเฟตที่ผ่านมา ก็พอที่จะใช้เป็นแนวทางในการออกแบบ สร้างและพัฒนาไปสู่การสร้างอุปกรณ์ซินเฟตที่มีประสิทธิภาพสูงต่อไปในอนาคตได้ จากการ ทดลองออกแบบและสร้างอุปกรณ์ซินเฟตที่ผ่านมา สามารถสรุปผลได้ดังต่อไปนี้

จากการศึกษาคุณสมบัติทางไฟฟ้าของรอยสัมผัสระหว่างอลูมิเนียมและซิลิคอนชนิดเอ็น โดยอลูมิเนียมสร้างจากการเคลือบโลหะในสุญญากาศแล้วทำการซินเตอร์ริงที่อุณหภูมิต่างๆ จากนั้นหาค่าความสูงของกำแพงศักย์ด้วยเทคนิคการวัดกระแส-แรงดัน ซึ่งจากการวัดค่าความสูงของ กำแพงศักย์ พบว่า ค่าความสูงของกำแพงศักย์จะมีค่าประมาณ 0.61 และ 0.62 V ที่อุณหภูมิ 200 และ $300 \text{ }^\circ\text{C}$ ตามลำดับ ซึ่งรอยสัมผัสที่ได้จะเป็นรอยสัมผัสแบบช็อดกี้ และค่าความสูงของ กำแพงศักย์จะมีค่าประมาณ 0.73 และ 0.74 V ที่อุณหภูมิ 400 และ $500 \text{ }^\circ\text{C}$ ตามลำดับ ในช่วง อุณหภูมินี้จะทำให้อะตอมของอลูมิเนียมจะแพร่ไปยังซิลิคอนชนิดเอ็น ทำให้รอยสัมผัสที่ได้เป็น รอยสัมผัสแบบอัลลอย จากการพิจารณาค่าความสูงของกำแพงศักย์และคุณสมบัติทางไฟฟ้าของ รอยสัมผัสที่ซินเตอร์ริงที่อุณหภูมิต่างๆ สามารถสร้างรอยสัมผัสระหว่างอลูมิเนียมและซิลิคอนชนิด เอ็นให้เป็นรอยสัมผัสแบบช็อดกี้และอัลลอยได้ โดยซินเตอร์ริงที่อุณหภูมิ 300 และ $500 \text{ }^\circ\text{C}$ ตาม ลำดับ เป็นเวลา 15 นาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ก็ยังเป็นผลดีต่อความสามารถในการนำกระแส แต่ในการออกแบบสร้างจริงๆ นั้น จะต้องคำนึงถึง ขอบเขตหรือข้อจำกัดและความเหมาะสมของพื้นที่ที่ใช้ในการสร้างอุปกรณ์ด้วย

จากการพิจารณาความสามารถในการตอบสนองสัญญาณขาออกที่ช่วงขอบขาขึ้น พบว่า ซินเฟตจะมีค่า t_r เท่ากับ $0.08 \mu s$ โดยค่า t_r ของซินเฟตมีค่าสูงกว่า IGBT ประมาณ 14.29 % และค่า t_r ของซินเฟตมีค่าต่ำกว่ามอสเฟตกำลังแบบดีมอสประมาณ 25 % และสำหรับความสามารถในการตอบสนองสัญญาณขาออกที่ช่วงขอบขาลง พบว่า ซินเฟตจะมีค่า t_f เท่ากับ $0.25 \mu s$ โดยค่า t_f ของซินเฟตมีค่าต่ำกว่า IGBT ประมาณ 12 % และค่า t_f ของซินเฟตมีค่าสูงกว่ามอสเฟตกำลังแบบดีมอสประมาณ 25 % ดังนั้น ซินเฟตมีความสามารถในการตอบสนองสัญญาณขาออกหรือความเร็วในการสวิตช์ซึ่งอยู่ระหว่าง IGBT กับมอสเฟตกำลังแบบดีมอส ทำให้ซินเฟตเหมาะสมที่จะนำไปใช้งานด้านความเร็วในการสวิตช์ซึ่งมากกว่า IGBT เนื่องจากความสามารถทางด้านสวิตช์ที่ดีกว่า

เมื่อเปรียบเทียบการทำงานระหว่างซินเฟตกับมอสเฟตกำลังแบบดีมอสที่มีขนาดทางเรขาคณิตเท่ากัน พบว่า ซินเฟตมีค่ากระแสเอาโนดเท่ากับ 45 mA ต่ำกว่า IGBT ประมาณ 22.22 % และสูงกว่ามอสเฟตกำลังแบบดีมอสประมาณ 2.37 เท่า ซินเฟตมีค่าทรานคอนดักแตนซ์เท่ากับ $23 \text{ m}\Omega^{-1}$ ต่ำกว่า IGBT ประมาณ 27.74 % และสูงกว่ามอสเฟตกำลังแบบดีมอสประมาณ 1.44 เท่า ซินเฟตมีค่าความต้านทานในสภาวะนำกระแสเท่ากับ 78Ω สูงกว่า IGBT ประมาณ 41.82 % และต่ำกว่ามอสเฟตกำลังแบบดีมอส ประมาณ 37.6 % สำหรับการตอบสนองความถี่ ซินเฟตมีค่า f_r เท่ากับ 4.79 MHz สูงกว่า IGBT ประมาณ 70.46 % และต่ำกว่ามอสเฟตกำลังแบบดีมอส ประมาณ 16.28 % จากผลการทดลองจะเห็นได้ว่าซินเฟตมีความเร็วในการตอบสนองความถี่ได้ดีกว่า IGBT ดังนั้นในอนาคต หากสามารถที่จะพัฒนาซินเฟตให้มีความเร็วในการตอบสนองความถี่เท่ากันหรือมากกว่ามอสเฟตกำลังแบบดีมอสแล้ว ก็จะทำให้ซินเฟตเข้ามาแทนอุปกรณ์แบบเก่าในงานด้านวงจรกำลังได้อย่างสมบูรณ์

จากการศึกษา ออกแบบ สร้างและปรับปรุงซินเฟตที่ใช้เทคโนโลยีการแพร่สารเจือด้วยความร้อนที่กล่าวมาข้างต้น นับได้ว่าเป็นอีกก้าวหนึ่งในการพัฒนาการสร้างอุปกรณ์สารกึ่งตัวนำกำลังสูงขึ้นในประเทศไทย และข้อมูลต่างๆ เหล่านี้จะเป็นประโยชน์อย่างยิ่งในการพัฒนาอุปกรณ์กำลังแบบซินเฟตให้มีประสิทธิภาพสูงยิ่งขึ้นในอนาคต

เอกสารอ้างอิง

- [1] W. T. NG, S. Liang and C. A. T. Salama., "SINFET Device Modeling," Solid-State Electronics, Vol. 33, No. 12, 1990, pp.1569-1579.
- [2] พอพล รุจนพิชญ์, สุรศักดิ์ เนียมเจริญ, วิสุทธิ์ ฐิติรุ่งเรือง และสมเกียรติ ศุภเดช., "การสร้างไบโพลาร์ทรานซิสเตอร์ที่มีเกทเป็นฉนวน," วารสารการประชุมทางวิชาการทางวิศวกรรมไฟฟ้า 9 สถาบันอุดมศึกษา ครั้งที่ 15, 2535.
- [3] B. J. Baliga., Modern Power Device, John Wiley & Sons, Inc, 1987.
- [4] สุรศักดิ์ เนียมเจริญ, พอพล รุจนพิชญ์, วิสุทธิ์ ฐิติรุ่งเรือง และสมเกียรติ ศุภเดช., "การออกแบบและสร้างมอสเฟตกำลังแบบวีมอส," วารสารการประชุมทางวิชาการทางวิศวกรรมไฟฟ้า 9 สถาบันอุดมศึกษา ครั้งที่ 14, 2534.
- [5] T. Laska, G. Miller and J. Niedermy., "A 2000V Non-punchthrough IGBT with High Ruggedness," Vol. 35, No. 5, pp. 681-685.
- [6] P. D. Tayler., Thyristor Design and Realization, John Wiley & Sons, Inc, 1987
- [7] สมเกียรติ ศุภเดช., "ปฏิบัติการเทคโนโลยีสารกึ่งตัวนำ," วารสารอิเล็กทรอนิกส์เวิลด์, 2525.
- [8] พอพล รุจนพิชญ์, สุรศักดิ์ เนียมเจริญ, วิสุทธิ์ ฐิติรุ่งเรือง และสมเกียรติ ศุภเดช., "การออกแบบและสร้างมอสเฟตกำลังแบบวีมอส," การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 14, 2534.
- [9] พอพล รุจนพิชญ์, สุรศักดิ์ เนียมเจริญ, วิสุทธิ์ ฐิติรุ่งเรือง และสมเกียรติ ศุภเดช., "ความกว้างของ N-base ที่มีผลต่อความสามารถในการนำกระแสของ IGBT," การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 17, 2537.
- [10] ภควัตติ สรวยสุวรรณ, พอพล รุจนพิชญ์, สุรศักดิ์ เนียมเจริญ, วิสุทธิ์ ฐิติรุ่งเรือง และสมเกียรติ ศุภเดช., "การพิจารณาการออกแบบดีมอสทอนแรงดันสูงด้วยฟิลตริงค์และฟิลด์เพลต," การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 16, 2536, หน้า 389-393.
- [11] กุลนาค ทีประพันธ์ณี และสุรศักดิ์ เนียมเจริญ., "การหาคุณสมบัติทางไฟฟ้าของซินเฟตแบบพลาแนร์," วิศวกรรมลาดกระบัง, ปีที่ 20, ฉบับที่ 2, 2546, หน้า 23-28.
- [12] ภควัตติ สรวยสุวรรณ, พอพล รุจนพิชญ์, สุรศักดิ์ เนียมเจริญ, วิสุทธิ์ ฐิติรุ่งเรือง และสมเกียรติ ศุภเดช., "การพัฒนาดีมอสให้มีแรงดันพังทลายสูง," ประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 16, 2536, หน้า 385-388.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับงานวิจัยเท่านั้น ไม่สามารถนำไปใช้เพื่อประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ฐิติรุ่งเรือง., "การศึกษาค่าความสูงของกำแพงศักดิ์ของรอยสัมผัสแบบซีกตึกที่ผ่านการชินเตอรริง," การประชุมวิชาการทางวิศวกรรมศาสตร์ ครั้งที่ 23, 2543, หน้า 721-724.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก

1. ค่าคงที่ทางฟิสิกส์

ชื่อ	สัญลักษณ์	ขนาด	หน่วย
ประจุไฟฟ้าของอิเล็กตรอน	q	1.60×10^{-19}	C
ค่าคงที่ของโบสมัน	k	1.38×10^{23}	J/K
ค่าคงที่ของพลังค์	h	6.63×10^{-34}	J-s
ค่าเพอร์มิตติวิตีของซิลิคอน	ϵ_0	8.85×10^{-14}	F/cm
ค่าคงที่ไดอิเล็กตริกของซิลิคอน	ϵ_s	11.7	F/cm
ค่าคงที่ไดอิเล็กตริกของออกไซด์	ϵ_{ox}	3.97	F/cm
ความหนาแน่นของประจุที่ผิวสัมผัสระหว่าง SiO ₂ กับ Si (100)	Q _{ss}	1.40×10^{-8}	C/cm ²
	Q _{ss}	8×10^{-8}	C/cm ²
ความหนาแน่นของประจุที่ผิวสัมผัสระหว่าง SiO ₂ กับ Si (111)	Q _{ss}	8×10^{-8}	C/cm ²
แรงดันเนื่องจากความร้อน (ที่อุณหภูมิห้อง 300 K)	kT/q	0.0259	mV

2. คุณสมบัติซิลิคอนไดออกไซด์

ตัวแปร	ค่า	หน่วย
น้ำหนักอะตอม	60.08	-
ความหนาแน่น	2.3×10^{22}	cm ⁻³
ความต้านทาน (ที่อุณหภูมิห้อง 300 K)	$>10^{16}$	Ω -cm
ค่าคงที่ไดอิเล็กตริก (ϵ_{ox})	3.9	-
จุดหลอมเหลว	≈ 1700	°C
ความร้อนจำเพาะ	1.0	J/g°C
การนำความร้อน	0.014	W/cm°C
การขยายตัวเนื่องจากความร้อน	0.5×10^{-6}	(°C) ⁻¹

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

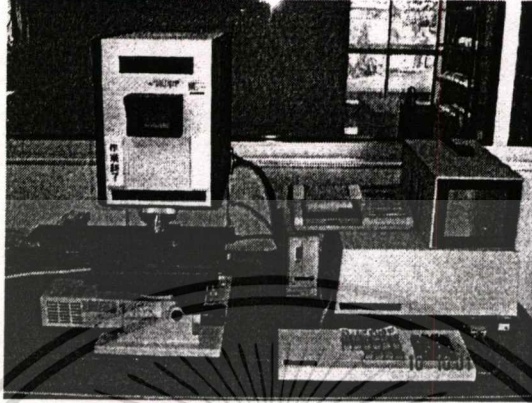
3. คุณสมบัติของซิลิคอน

ตัวแปร	ค่าคงที่	หน่วย
เลขอะตอม	14	-
น้ำหนักอะตอม	28.086	-
ความหนาแน่นอะตอม	2.96×10^{22}	cm^{-3}
ความหนาแน่น	2.328	g/cm^3
ค่าคงที่ไดอิเล็กตริก	11.7	-
พลังงานแถบต้องห้าม	1.115	eV
สัมประสิทธิ์ทางอุณหภูมิแถบต้องห้าม	-2.3×10^{-4}	$\text{eV}^{\circ}\text{C}$
จุดหลอมเหลว	1417	$^{\circ}\text{C}$
ความคล่องตัวของอิเล็กตรอนที่ผิวของ Si ระนาบ (100)	580	$\text{cm}^2/\text{V-s}$
ความคล่องตัวของอิเล็กตรอนที่ผิวของ Si ระนาบ (111)	190	$\text{cm}^2/\text{V-s}$
ความคล่องตัวของอิเล็กตรอนในเนื้อสารของ Si ระนาบ (100)	1260	$\text{cm}^2/\text{V-s}$
ความคล่องตัวของอิเล็กตรอนในเนื้อสารของ Si ระนาบ (111)	1350	$\text{cm}^2/\text{V-s}$
ความคล่องตัวของโฮลที่ผิวของ Si ระนาบ (100)	230	$\text{cm}^2/\text{V-s}$
ความคล่องตัวของโฮลที่ผิวของ Si ระนาบ (111)	-	$\text{cm}^2/\text{V-s}$
ความคล่องตัวของโฮลในเนื้อสารของ Si ระนาบ (100)	400	$\text{cm}^2/\text{V-s}$
ความคล่องตัวของโฮลในเนื้อสารของ Si ระนาบ (111)	480	$\text{cm}^2/\text{V-s}$
ดัชนีหักเห	3420	-
การนำความร้อน	1.57	W/cm
การขยายตัวเนื่องจากความร้อน	2.6×10^{-6}	$(^{\circ}\text{C})^{-1}$
ค่าคงที่ของผลึก	5.4307	Å
ความดันต่อหน่วยปริมาตร	0.98×10^{12}	cm^2/dyn
ฟังก์ชันงานของไฟโตอิมิตอน	5.05	eV
ความแข็ง	7.0	MOHscale
พลังงานความร้อนในการหลอมเหลว	1000	J/g
ความหนาแน่นของพาหะของซิลิคอนบริสุทธิ์	1.45×10^{10}	cm^{-3}
ความดันไอ	2.8×10^{-4}	mm.Hg
โครงสร้างผลึก	f_{cc} , diamon	-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข

อุปกรณ์ที่ใช้ในกระบวนการสร้างซินเฟต



รูปที่ ข-1 เครื่องวัดความหนาแผ่นผลึกซิลิคอน



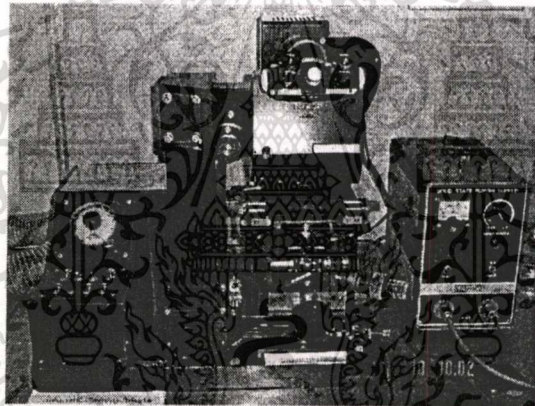
รูปที่ ข-2 อุปกรณ์ที่ใช้ทำความสะอาดแผ่นผลึกซิลิคอน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ ข-3 เครื่องสปินเนอร์ (spinner) อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ข-4 เตาอบแผ่นซิลิคอน



รูปที่ ข-5 เครื่องถ่ายภาพจากกระจกต้นแบบลงบนแผ่นผลึกซิลิคอน (mask aligner)

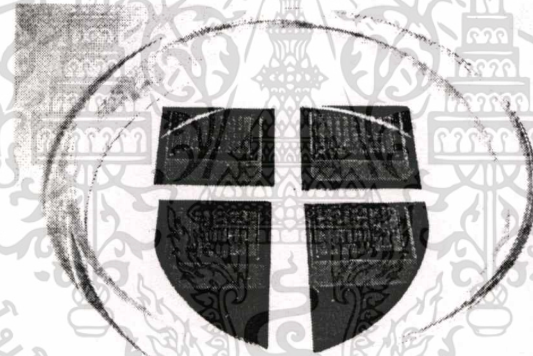


รูปที่ ข-6 เครื่องวัดสภาพความต้านทานแผ่นผลึกซิลิคอน (resistivity test system)

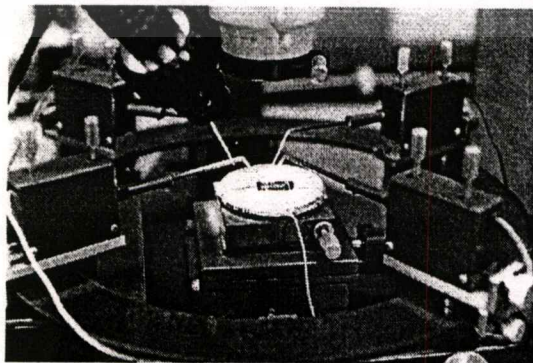
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตเห็น่าไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ข-7 เครื่องเคลือบอลูมิเนียมในสุญญากาศ (vacuum evaporator)

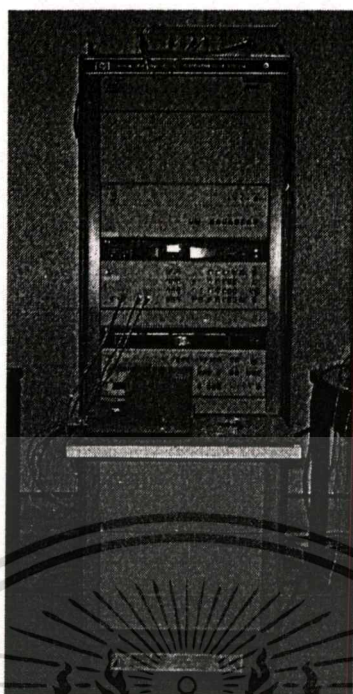


รูปที่ ข-8 ชินเฟตที่สร้างเสร็จเรียบร้อยแล้ว



รูปที่ ข-9 เครื่องวัดคุณสมบัติทางไฟฟ้าของอุปกรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ข-10 เครื่องวัด HP4061A (semiconductor/component test system)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้เขียน

ชื่อผู้เขียน	นายกุลนาถ ทิปประพันธ์ณี
วันเดือนปีเกิด	วันที่ 28 ธันวาคม พ.ศ. 2520
สถานที่เกิด	กรุงเทพมหานคร
วุฒิการศึกษาระดับปริญญาตรี	วิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมไฟฟ้า (เกียรตินิยม)
สถานที่สำเร็จการศึกษา	สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีที่สำเร็จการศึกษา	ปีการศึกษา 2542



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้