



ภาควิชาครุศาสตร์วิศวกรรม
คณะครุศาสตร์อุตสาหกรรม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ใบรับรองปริญญานิพนธ์

ชื่อหัวข้อ ชูคแสดงผลภาพสำหรับซิงเกิลบอร์ด
The Video Display for Single Board

ชื่อนักศึกษา 1. นายกฤษณะ ปกป้องเกียรติ รหัสประจำตัว 44035356
2. นายธวัชชัย บุญเนื่อง รหัสประจำตัว 44035369
3. นางสาววิมลวรรณ ไชยศิริ รหัสประจำตัว 44035381

หลักสูตร ครุศาสตร์อุตสาหกรรมบัณฑิต สาขาวิชา อิเล็กทรอนิกส์และคอมพิวเตอร์
อาจารย์ที่ปรึกษา อาจารย์สุระชัย พิมพ์สวัสดิ์
อาจารย์ที่ปรึกษาร่วม อาจารย์สุชิน อาจหาญ

คณะกรรมการสอบปริญญานิพนธ์		ลายมือชื่อ
1. อาจารย์ปิยะ ศุภราวุฒินันท์		
2. อาจารย์โกศล ตราชู		
3. อาจารย์สุระชัย พิมพ์สวัสดิ์		
4. อาจารย์ปิยะ จิตธรรมมาภิรมย์		
5. อาจารย์สุชิน อาจหาญ		

วัน/เดือน/ปีที่สอบ วันจันทร์ที่ 7 เมษายน พ.ศ. 2546 เวลา 11:00 น.

สถานที่สอบ ห้อง ค.311 คณะครุศาสตร์อุตสาหกรรม สจล.

ภาควิชารับรองแล้ว
ลงนาม.....
(ผศ.วิสุทธิ อธิพรธรรม)



[BT4502032]

หัวหน้าภาควิชาครุศาสตร์วิศวกรรม

วันที่ 25 เดือน เม.ย. พ.ศ. 2546

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่ภายนอก
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์

ชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด

THE VIDEO DISPLAY FOR SINGLE BOARD



ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรครุศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์และคอมพิวเตอร์

ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตรบัณฑิต

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2545

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์

เรื่อง ชุดแสดงผลภาพสำหรับชิงเกิลบอร์ด

The Video Display for Single Board

วัตถุประสงค์

1. เพื่อศึกษาการทำงานของชุดแสดงผลภาพสำหรับชิงเกิลบอร์ด
2. เพื่อออกแบบวงจรของชุดแสดงผลภาพสำหรับชิงเกิลบอร์ด
3. เพื่อสร้างชุดแสดงผลภาพสำหรับชิงเกิลบอร์ด
4. เพื่อทดลองการทำงานของชุดแสดงผลภาพสำหรับชิงเกิลบอร์ด
5. เพื่อนำชุดแสดงผลภาพสำหรับชิงเกิลบอร์ดไปใช้งานจริง

ประโยชน์ที่คาดว่าจะได้รับ

1. มีความรู้ความเข้าใจในหลักการทำงานของชุดแสดงผลภาพสำหรับชิงเกิลบอร์ด
2. ได้วงจรชุดแสดงผลภาพสำหรับชิงเกิลบอร์ด
3. ได้ชุดแสดงผลภาพสำหรับชิงเกิลบอร์ด
4. ได้ผลการทดลองและการปรับปรุงชุดแสดงผลภาพสำหรับชิงเกิลบอร์ด
5. นำชุดแสดงผลภาพสำหรับชิงเกิลบอร์ดไปใช้งานจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชื่อหัวข้อ	ชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด	
นักศึกษา	นายกฤษณะ	ปกป้องเกียรติ
	นายรัชชัย	บุญเชื้อง
	นางสาววิมลวรรณ	ไชยศิริ
อาจารย์ที่ปรึกษา	อาจารย์สุระชัย	พิมพ์สาลี
อาจารย์ที่ปรึกษาร่วม	อาจารย์สุชิน	อาจหาญ
หลักสูตร	ครุศาสตร์อุตสาหกรรมบัณฑิต	
สาขาวิชา	อิเล็กทรอนิกส์และคอมพิวเตอร์	
ปีการศึกษา	2545	

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้นำเสนอการออกแบบและสร้างชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด โดยนำหลักการของวีดีโอแรมที่มีหน่วยความจำ 128 กิโลไบต์ เป็นส่วนในการรับข้อมูลจากซิงเกิลบอร์ดและข้อมูลที่อ่านออกจากหน่วยความจำจะถูกแปลงจากสัญญาณดิจิทัลเป็นสัญญาณแอนะล็อกแล้วนำมาผสมกับสัญญาณซิงค์จะเกิดเป็นสัญญาณวีดีโอและนำไปแสดงผลทางจอโทรทัศน์ในระบบวีดีโอ ในส่วนของการออกแบบวงจรสำหรับชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด จะมีความสามารถแสดงผลภาพที่มีความละเอียดขนาด 512×256 จุด และแสดงเงตสีได้ 256 สี ชุดแสดงผลภาพสำหรับซิงเกิลบอร์ดสามารถแสดงภาพได้ในแบบกราฟิกและตัวอักษร

II

Thesis Title	The Video Display for Single Board	
Students	Mr. Krissana	Pokpongkiat
	Mr. Tawatchai	Boonkhaung
	Miss Wimonwan	Chaisiri
Advisor	Mr. Surachai	Pimsalee
Co-Adviser	Mr. Suchin	Adhan
Education Level	Bachelor of Science in Industrial Education	
Program in	Electronic and computer	
Academic Year	2002	

ABSTRACT

This thesis presented a design and a development of the Video Display for Single Board. The display used a 128 Kbyte RAM to install data receiving from the single board. Data reading from the memory were converted from digital signal to analog signal and were modulated with the sync signal. The modulated signal, the video out signal, was displayed on the television. This video display for single board was designed to display both the graphic mode and the text mode with 512×256 dots and 256 colors.

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สามารถสำเร็จลุล่วงไปได้ด้วยดี เนื่องจากความร่วมมือของสมาชิกในกลุ่มทุกท่าน ขอขอบพระคุณ อาจารย์สุชิน อาจหาญ และอาจารย์ประจำภาควิชาครุศาสตร์ วิศวกรรมทุกท่าน ที่ให้คำปรึกษา คำแนะนำ แนวความคิด ความรู้ต่างๆ ตลอดจนแนวทางในการแก้ไขปัญหาที่เกิดในการออกแบบการทำงานและการสร้างชิ้นงานรวมถึงการจัดทำปริญญานิพนธ์ ขอขอบคุณห้องสมุดคณะครุศาสตร์อุตสาหกรรม ที่ช่วยอำนวยความสะดวกและเอื้อเฟื้อสถานที่ในการค้นคว้าหาข้อมูล ขอขอบคุณเพื่อนๆ ที่คอยให้กำลังใจ และคอยช่วยเหลือ สุดท้ายขอขอบพระคุณ บิดามารดาที่เป็นผู้ให้การสนับสนุนด้านเงินทุนที่ใช้ในการศึกษาการจัดทำโครงการชิ้นนี้และเป็นผู้ให้กำลังใจด้วยดีตลอดมา ตั้งแต่อดีตจนถึงปัจจุบัน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

เรื่อง	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญตาราง	VII
สารบัญรูป	VIII
บทที่ 1 บทนำ	1
1.1 ความเป็นมาและความสำคัญ	1
1.2 จิตความสามารถของโครงการ	1
1.3 เนื้อหาโดยสังเขป	1
บทที่ 2 ทฤษฎีและหลักการ	3
2.1 ทฤษฎีของโทรทัศน์เบื้องต้น	3
2.1.1 ส่วนประกอบของภาพ	3
2.1.2 หลักการทำงานของหลอดภาพ	3
2.1.3 วิธีการสแกนภาพและการสร้างภาพ	4
2.1.4 การแสดงภาพในทางจิตตอลของโทรทัศน์	6
2.2 ทฤษฎีและหลักการทำงานของวิดีโอแรม	6
2.3 หน่วยความจำ	7
2.3.1 หน่วยความจำรวม	7
2.3.2 หน่วยความจำแรม	9
2.4 หน่วยความจำแสดงผล	11
2.4.1 หน่วยความจำในโหมดตัวอักษร	12
2.4.2 หน่วยความจำในโหมดกราฟฟิก	12
บทที่ 3 การออกแบบ การสร้าง และการทำงาน	13
3.1 การออกแบบวงจร	13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

เรื่อง	หน้า
3.2 การสร้างและการทำงาน	14
3.2.1 วงจรวีดีโอแรม	14
3.2.2 วงจรเจนเนอเรเตอร์	16
3.2.3 วงจรกำเนิดสัญญาณซิงค์	17
3.2.4 วงจรแอดเดรสเจนเนอเรเตอร์	18
3.2.5 วงจรมัลติเพล็กซ์	19
3.2.6 วงจรเปลี่ยนสัญญาณดิจิทัลเป็นแอนะล็อก	20
บทที่ 4 การทดลองและผลการทดลอง	21
4.1 การทดลองการแสดงผลภาพแถบสี	21
4.1.1 ขั้นตอนการทดลอง	21
4.1.2 ผลการทดลอง	22
4.2 การทดลองแสดงผลภาพเส้นตรงในแนวนอน	22
4.2.1 ขั้นตอนการทดลอง	22
4.2.2 ผลการทดลอง	23
4.3 การทดลองแสดงผลภาพเส้นตรงในแนวตั้ง	24
4.3.1 ขั้นตอนการทดลอง	24
4.3.2 ผลการทดลอง	25
4.4 การทดลองแสดงผลภาพตัวอักษร	25
4.4.1 ขั้นตอนการทดลอง	25
4.5.2 ผลการทดลอง	26
4.5 การทดลองแสดงผลภาพกราฟฟิค	27
4.5.1 ขั้นตอนการทดลอง	27
4.5.2 ผลการทดลอง	28
บทที่ 5 บทสรุป	29
5.1 บทสรุป	29
5.2 ปัญหาและแนวทางแก้ไข	29

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

เรื่อง	หน้า
บรรณานุกรม	31
ภาคผนวก ก เครื่องต้นแบบ	32
ภาคผนวก ข วงจรและแผ่นวงจรพิมพ์	35
ภาคผนวก ค รายการอุปกรณ์	44
ภาคผนวก ง แผนผังการทำงาน	48
ภาคผนวก จ คู่มือการใช้งาน	50
ภาคผนวก ฉ รายละเอียดและคุณสมบัติของอุปกรณ์	56
ประวัติผู้แต่ง	95



สารบัญตาราง

ตารางที่	หน้า
ค.1 รายการอุปกรณ์ของวงจร	45
ค.2 รายการอุปกรณ์ของวงจรแหล่งจ่ายไฟ	47



สารบัญรูป

รูปที่	หน้า
2.1 โครงสร้างพื้นฐานของหลอดสูญญากาศ	4
2.2 วิธีการสแกนภาพบนจอโทรทัศน์แบบอินเทอร์เรสสแกนนิ่ง	4
2.3 หลักการสร้างภาพบนจอโทรทัศน์ทั้งแนวตั้งและแนวนอน	5
2.4 หลักการสร้างภาพทางดิจิทัล	6
2.5 โครงสร้างพื้นฐานของรอม	7
2.6 โครงสร้างพื้นฐานของแรม	9
3.1 แผนผังการทำงานโดยรวมชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด	13
3.2 วงจรวีดีโอแรม	15
3.3 วงจรเจนเนอเรเตอร์สี	16
3.4 วงจรกำเนิดสัญญาณเชิงค้ำ	17
3.5 วงจรแอดเดรสเจนเนอเรเตอร์	18
3.6 วงจรมัลติเพล็กซ์	19
3.7 วงจรเปลี่ยนสัญญาณดิจิทัลเป็นแอนะล็อก	20
4.1 โปรแกรมแสดงผลภาพสำหรับซิงเกิลบอร์ด	21
4.2 ผลการทดลองการแสดงผลภาพแถบสี	22
4.3 โปรแกรมสร้างเส้นตรงในแนวนอน	23
4.4 ผลการทดลองโปรแกรมสร้างเส้นตรงในแนวนอน	23
4.5 โปรแกรมสร้างเส้นตรงในแนวตั้ง	24
4.6 ผลการทดลองโปรแกรมสร้างเส้นตรงในแนวตั้ง	25
4.7 โปรแกรมสร้างภาพตัวอักษร	25
4.8 ผลการทดลองโปรแกรมสร้างภาพตัวอักษร	26
4.9 โปรแกรมสร้างภาพกราฟฟิค	27
4.10 ผลการทดลองโปรแกรมสร้างภาพกราฟฟิค	28
ก.1 วงจรชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด	33
ก.2 วงจรวีดีโอแรม	33
ก.3 การเชื่อมต่อชุดแสดงผลภาพกับโทรทัศน์	34

สารบัญรูป(ต่อ)

รูปที่	หน้า
ข.2 การวางอุปกรณ์วงจรชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด	37
ข.3 แผ่นวงจรพิมพ์วงจรชุดแสดงผลภาพสำหรับซิงเกิลบอร์ดด้านบน	38
ข.4 แผ่นวงจรพิมพ์วงจรชุดแสดงผลภาพสำหรับซิงเกิลบอร์ดด้านล่าง	39
ข.5 วงจรเจนเนอเรเตอร์สี่	40
ข.6 การวางอุปกรณ์วงจรเจนเนอเรเตอร์สี่	41
ข.7 แผ่นวงจรพิมพ์วงจรเจนเนอเรเตอร์สี่ด้านบน	41
ข.8 แผ่นวงจรพิมพ์วงจรเจนเนอเรเตอร์สี่ด้านล่าง	41
ข.9 วงจรแหล่งจ่ายไฟ	42
ข.10 การวางอุปกรณ์วงจรแหล่งจ่ายไฟ	42
ข.11 แผ่นวงจรพิมพ์วงจรแหล่งจ่ายไฟด้านล่าง	43
ง.1 ฟังก์ชันการทำงานของวิดีโอแรม	49
จ.1 ส่วนประกอบและสายเชื่อมต่อชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด	52
จ.2 โปรแกรมเคลียร์หน้าจอ	53

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญ

ในปัจจุบันการใช้งานร่วมกันของอุปกรณ์อิเล็กทรอนิกส์และคอมพิวเตอร์ ที่ใช้สำหรับแสดงผลภาพสำหรับซิงเกิลบอร์ดได้พัฒนาไปอย่างรวดเร็วและกว้างขวาง ดังเช่นการแสดงผลภาพโดยใช้ จอแอลซีดีหรือแอลอีดี ซึ่งในการแสดงผลด้วยอุปกรณ์เหล่านี้จะแสดงผลในรูปแบบของตัวเลข หรือตัวอักษร จึงมักพบปัญหาในเรื่องความละเอียดชัดเจนในการแสดงผลภาพที่มีความละเอียดน้อย ดังนั้นจึงมีแนวความคิดในการนำจอโทรทัศน์มาใช้ในการแสดงผลสำหรับซิงเกิลบอร์ดเพื่อให้เกิดความหลากหลายในการแสดงผลภาพให้มีความละเอียดชัดเจนในการแสดงผลและสามารถแสดงผลแบบกราฟฟิก ตัวเลข และตัวอักษรได้ สะดวกในการรับสัญญาณที่อินเทอร์เฟซโดยตรงผ่านซิงเกิลบอร์ด อีกทั้งเป็นการพัฒนาอุปกรณ์สำหรับการอินเทอร์เฟซสัญญาณในรูปแบบต่างๆ ให้สามารถใช้งานได้หลากหลายมากยิ่งขึ้น

1.2 ขีดความสามารถของโครงงาน

โครงงานนี้มีขีดความสามารถดังนี้

1. สามารถแสดงผลภาพผ่านทางจอโทรทัศน์ได้
2. สามารถแสดงผลภาพแบบกราฟฟิกได้
3. มีความละเอียดในการแสดงผลภาพ 512×256 จุด
4. สามารถส่งผ่านข้อมูลผ่านหน่วยความจำให้แสดงผลภาพได้โดยตรง
5. สามารถแสดงผลภาพสีที่มีความละเอียด 256 เคนสี

1.3 เนื้อหาโดยสังเขป

เนื้อหาภายในปฏิญานิพนธ์ฉบับนี้แบ่งออกเป็นบทต่างๆ เพื่อความสะดวกต่อการศึกษาและทำความเข้าใจ ในแต่ละบทจะประกอบไปด้วยเนื้อหาที่สำคัญดังต่อไปนี้

บทที่ 1 บทนำ ความเป็นมาและความสำคัญของปฏิญานิพนธ์ ขีดความสามารถของโครงงานและเนื้อหาโดยสังเขป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2 ทฤษฎีและหลักการ ประกอบด้วย ทฤษฎีและหลักการต่างๆ ที่เกี่ยวกับโครงสร้างของชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด ทฤษฎีการสร้างภาพในระบบโทรทัศน์เบื้องต้น วิดีโอแรม

บทที่ 3 การออกแบบ การสร้างและการทำงาน กล่าวถึงเนื้อหาเกี่ยวกับ แผนผังการทำงานของโครงงาน ตลอดจนการออกแบบและการสร้างส่วนประกอบต่างๆ เช่นวงจรเจเนอเรเตอร์ วงจรเปลี่ยนสัญญาณดิจิทัลเป็นแอนะล็อก วงจรวิดีโอแรม โครงสร้างของชิ้นงาน พร้อมทั้งการทำงานของส่วนประกอบต่างๆ โดยละเอียด

บทที่ 4 การทดลองและผลการทดลอง ประกอบด้วย การทดลองและผลการทดลอง การแสดงผลภาพทางจอโทรทัศน์ที่เกิดจากวงจรชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด

บทที่ 5 บทสรุป ประกอบด้วย การสรุปผลการจัดทำโครงงาน ปัญหาที่เกิดขึ้นและแนวทางในการแก้ไขรวมทั้งแนวทางการพัฒนา

ภาคผนวก ก แสดงภาพเครื่องต้นแบบ การติดตั้ง การเชื่อมต่ออุปกรณ์ขณะใช้งานจริง

ภาคผนวก ข ประกอบด้วยผังรายละเอียดวงจรและแผ่นวงจรพิมพ์

ภาคผนวก ค แสดงรายการอุปกรณ์ที่ใช้ในงานในแต่ละวงจร

ภาคผนวก ง แสดงแผนผังการทำงานและรหัสต้นฉบับของโปรแกรมทั้งหมดที่สร้างขึ้นเพื่อประกอบการทำงานของโครงงาน

ภาคผนวก จ เป็นคู่มือการใช้งานชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด

ภาคผนวก ฉ แสดงรายละเอียดและคุณสมบัติของอุปกรณ์สำคัญที่ใช้ในโครงงาน

บทที่ 2

ทฤษฎี และหลักการ

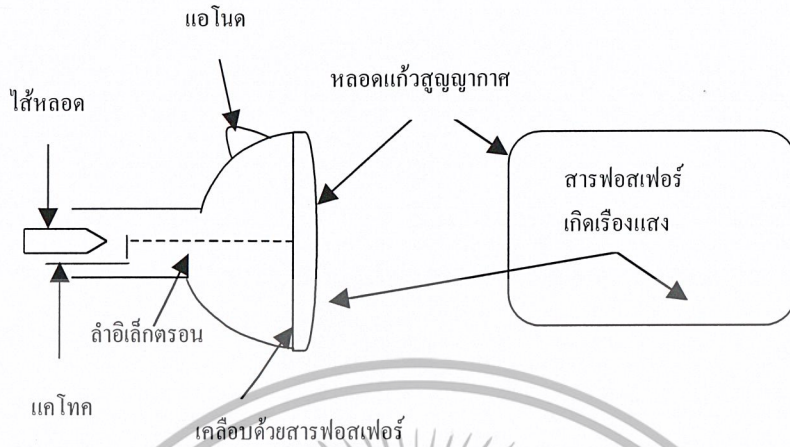
2.1 ทฤษฎีของโทรทัศน์เบื้องต้น

2.1.1 ส่วนประกอบของภาพ

ภาพที่ปรากฏบนจอภาพของเครื่องรับโทรทัศน์ประกอบด้วยเส้นภาพเล็กๆ เรียงกันอยู่ในแนวนอนมากมายซึ่งเรียกว่า เส้นสแกน (Scan line) และเมื่อสังเกตดูเส้นสแกนแต่ละเส้นจะประกอบไปด้วยจุดต่างๆ ตลอดทั้งเส้นมีทั้งจุดมืดจุดสว่างมากมายเรียกว่า องค์ประกอบภาพ (Picture element) ดังนั้นภาพที่ปรากฏบนจอโทรทัศน์ก็จะประกอบขึ้นด้วยองค์ประกอบของจุดภาพมากมายที่มีระดับความสว่างแตกต่างกันรวมอยู่จนเกิดเป็นภาพได้

2.1.2 หลักการทำงานของหลอดภาพ

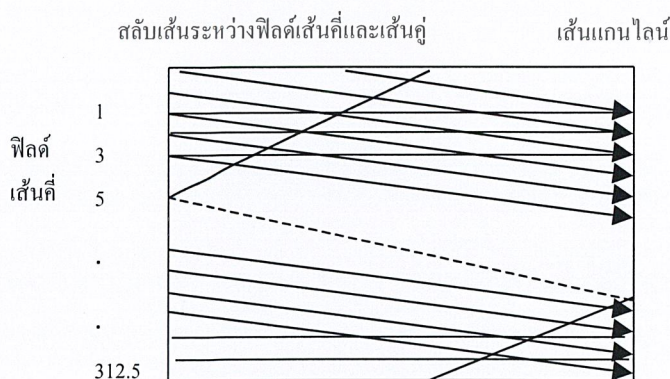
การทำงานของเบื้องต้นของหลอดภาพชนิดหลอดรังสีแคโทด (Cathode Ray Tube : CRT) เมื่อพิจารณาจากโครงสร้างอย่างง่ายของหลอดภาพโทรทัศน์ จะมีการทำงานเช่นเดียวกับหลอดสุญญากาศ คือ เมื่อแคโทดได้รับความร้อนจากการเผาของไส้หลอดจะทำให้แคโทดปล่อยอิเล็กตรอนออกมา อิเล็กตรอนที่ถูกปล่อยออกมาจะถูกดึงเข้าไปกระทบกับแอโนดที่หน้าจอหลอดภาพ โดยที่แอโนดจะมีแรงดันไฟฟ้าสูงกว่าที่แคโทดมากที่หน้าจอหลอดภาพจะถูกฉาบไว้ด้วยสารเรืองแสงเรียกว่า สารฟอสเฟอร์ (Phosphor) การกระทบกันของสารฟอสเฟอร์จะทำให้เกิดจุดสว่างเรืองแสงขึ้นและถ้าหากอิเล็กตรอนเคลื่อนที่ส่ายไปมาในแนวนอนก็จะทำให้เกิดเส้นภาพขึ้น และในขณะเดียวกันถ้าหากลำอิเล็กตรอนเคลื่อนที่ส่ายไปมาในแนวตั้งด้วย ก็จะทำให้เกิดเป็นภาพขึ้นได้ การบังคับให้ลำอิเล็กตรอนส่ายไปมาในทิศทางใดก็ตามจะใช้สนามแม่เหล็กเป็นตัวควบคุมโดยในหลอดภาพโทรทัศน์จะใช้ขดลวดสนามแม่เหล็ก เรียกว่า โยค (Yoke) เป็นตัวควบคุมโดยการป้อนกระแสไฟฟ้ารูปฟันเลื่อยเข้าไป ซึ่งจะแตกต่างจากหลอดภาพในเครื่องออสซิลโลสโคปที่ใช้สนามไฟฟ้าสถิตเป็นตัวควบคุม พิจารณาโครงสร้างพื้นฐานของหลอดภาพโทรทัศน์ดังรูปที่ 2.1



รูปที่ 2.1 โครงสร้างพื้นฐานของหลอดสุญญากาศ

2.1.3 วิธีการสแกนภาพและการสร้างภาพ

ระบบโทรทัศน์ในปัจจุบันนั้นการสแกนภาพทางแนวนอนมีความถี่เท่ากับ 15,625 เฮิร์ตซ์ และในทางแนวดิ่งมีค่าเท่ากับ 50 เฮิร์ตซ์ การสแกนภาพทางแนวนอนจะใช้เส้นสแกนจำนวน 625 เส้นเรียกว่า 1 ภาพหรือ 1 เฟรม ใน 1 เฟรมจะแบ่งการสแกนออกเป็น 2 ส่วน เรียกว่า ฟิวด์ (Field) ใน 1 ฟิวด์ จะมีจำนวนเส้นสแกนเท่ากับ 312.5 เส้น โดยที่แบ่งเป็นฟิวด์เส้นคู่และฟิวด์เส้นคี่ ดังนั้น ใน 1 ภาพหรือ 1 เฟรมก็จะมี 2 ฟิวด์ การสแกนภาพนั้นจะกระทำที่ฟิวด์เส้นคี่ก่อน โดยเริ่มจากด้านบนซ้ายสุดของจอภาพจนกระทั่งสิ้นสุดฟิวด์เส้นคี่ แล้วลำอิเล็กตรอนจะสลับกลับ (Retrace) มาด้านบนของจอภาพใหม่และทำการสแกนภาพในฟิวด์เส้นคู่จนหมด การสแกนระหว่างฟิวด์เส้นคี่และฟิวด์เส้นคู่นี้จะสแกนโดยวางเส้นภาพสลับกันโดยจะไม่ทับกันโดยเด็ดขาด วิธีนี้เรียกว่า การอินเทอร์เรซ (Interlace scanning) ดังแสดงในรูปที่ 2.2

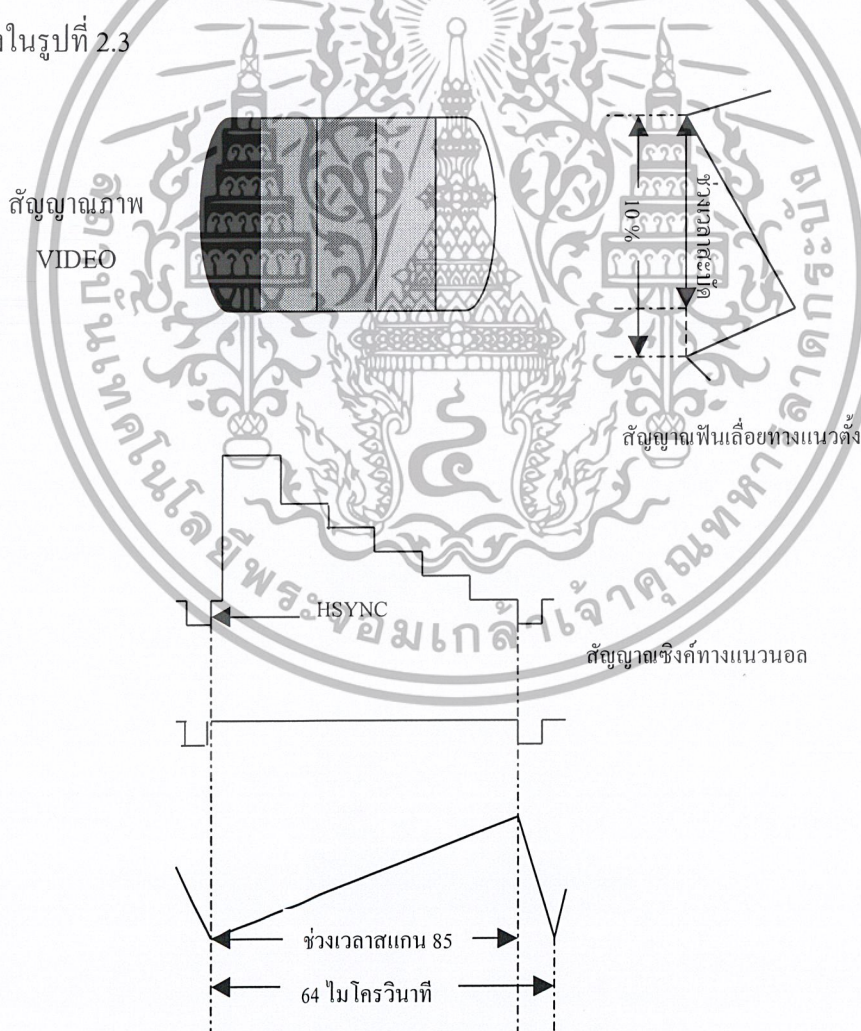


รูปที่ 2.2 วิธีการสแกนภาพบนจอโทรทัศน์แบบอินเทอร์เรซสแกนนิ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากหลักการดังกล่าวจะเห็นว่า การสแกนภาพ 1 ภาพนั้นก็คือ การแสดงภาพหนึ่ง 1 ภาพ ถ้านำเอาภาพหนึ่งที่แตกต่างจากภาพเดิมเล็กน้อยมาแสดงอย่างต่อเนื่องกันไป ด้วยอัตราความเร็วในการแสดงภาพเท่ากับ 25 ภาพต่อวินาทีก็จะทำให้สามารถเห็นเป็นภาพเคลื่อนไหวได้โดยอาศัยคุณสมบัติของตาที่สามารถจดจำภาพได้ชั่วขณะหนึ่งซึ่งเป็นเรื่องธรรมชาติของการมองเห็น

การสร้างภาพจะประกอบไปด้วยสัญญาณภาพ สัญญาณซิงค์ทางแนวนอน (Hor.sync) มีคาบเวลาเท่ากับ 64 ไมโครวินาที สัญญาณซิงค์ทางแนวตั้ง (Ver.sync) มีคาบเวลาเท่ากับ 20 มิลลิวินาที การเกิดภาพบนจอจะเกิดเป็นเวลา 85 เปอร์เซ็นต์ของสัญญาณรูปพื้นเลื่อยที่ใช้สแกนทางแนวนอน ส่วนอีก 15 เปอร์เซ็นต์จะเป็นช่วงเวลาที่สแกนสลับกลับเพื่อมาเริ่มต้นสแกนใหม่ และการสแกนใน 1 ภาพเป็นเวลาเท่ากับ 90 เปอร์เซ็นต์ของสัญญาณรูปพื้นเลื่อยที่ใช้สแกนทางแนวตั้ง ส่วนอีก 10 เปอร์เซ็นต์จะเป็นช่วงเวลาที่เส้นสแกนสลับกลับ เพื่อไปเริ่มต้นสแกนภาพใหม่ต่อไป ดังแสดงในรูปที่ 2.3



รูปที่ 2.3 หลักการสร้างภาพบนจอโทรทัศน์ทั้งแนวตั้งและแนวนอน

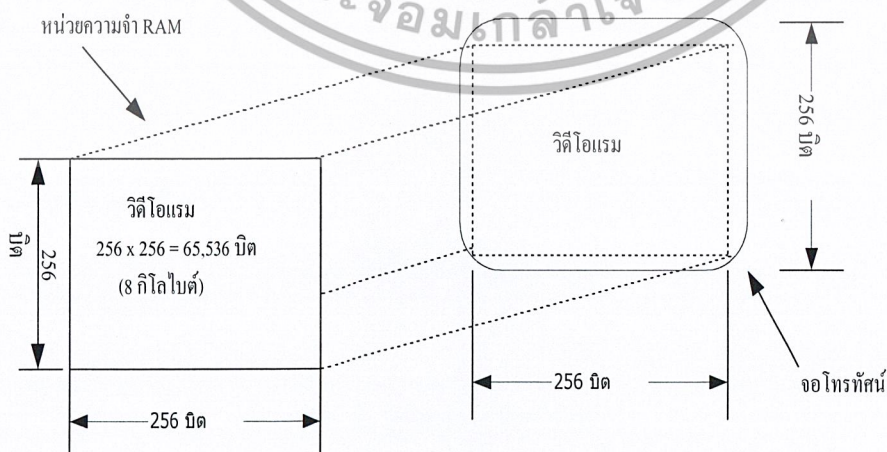
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.4 การแสดงภาพในทางดิจิทัลของโทรทัศน์

การแสดงภาพในทางดิจิทัลของโทรทัศน์ซึ่งความสว่างของจุดภาพหรือองค์ประกอบภาพจะมีเพียงสองระดับเท่านั้นคือ มืดแทนด้วยลอจิก “0” และสว่างแทนด้วยลอจิก “1” และการแสดงภาพทางดิจิทัลนี้ ยังแบ่งออกเป็นสองแบบคือ การแสดงผลเป็นตัวอักษร (Text mode) และการแสดงผลเป็นรูปภาพ (Graphic mode) ซึ่งจะใช้หลักการของวิดีโอแรม (Video RAM) โดยใช้หน่วยความจำมาแทนตำแหน่งขององค์ประกอบของภาพในแต่ละตำแหน่ง โดยมีการกำหนดให้สามารถแสดงเส้นภาพทางแนวนอลได้อย่างน้อย 256 เส้น และในแต่ละเส้นภาพจะมีรายละเอียดของจุดภาพเท่ากับ 256 จุด วิธีการใช้วิดีโอแรมทำให้สามารถอ้างถึงตำแหน่งขององค์ประกอบภาพได้ทุกตำแหน่ง ณ จุดใดก็ได้ โดยอาศัยการอ้างตำแหน่งของหน่วยความจำในตำแหน่งนั้น ดังนั้นจึงสามารถบังคับให้ตำแหน่งใดมืดหรือสว่างก็ได้

2.2 ทฤษฎีและหลักการทำงานของวิดีโอแรม

วิดีโอแรมเป็นการใช้หน่วยความจำมาแทนตำแหน่งของข้อมูลของภาพที่ปรากฏบนจอภาพ ความละเอียดของภาพที่จะใช้งานคือ มีจำนวน 256 จุดภาพในเส้นภาพหนึ่งเส้น และมีจำนวนเส้นภาพ 256 เส้น ดังนั้นหน่วยความจำที่ใช้จะมีค่าเท่ากับ 256×256 เท่ากับ 65,536 บิตหรือ 8 กิโลไบต์ (ซึ่งองค์ประกอบภาพ 1 ตำแหน่งเท่ากับหน่วยความจำ 1 บิต) ซึ่งหน่วยความจำขนาด 8 กิโลไบต์จะมีตำแหน่งแอดเดรสตั้งแต่ 0000H จนถึงทั้งหมดของจุดภาพและเส้นภาพในหนึ่งเส้นภาพจะแสดงข้อมูลเท่ากับ 256 จุดภาพซึ่งเท่ากับ 35 ไบต์ ซึ่งสามารถเปลี่ยนแปลงข้อมูลในแต่ละตำแหน่งได้ตามที่ต้องการ



รูปที่ 2.4 หลักการสร้างภาพทางดิจิทัล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน่วยความจำวีดีโอแรมนี้มีขนาด 8 กิโลไบต์ บัสแอดเดรสของวีดีโอแรมจะรับอินพุตจาก วงจรมัลติเพล็กซ์ชนิดสองทาง ส่วนบัสข้อมูลจะต่อเข้ากับวงจรบัฟเฟอร์ชนิดสองทางและวงจร แลตช์ การอ่านการเขียนข้อมูลสามารถควบคุมได้ที่ขา WE หากขา WE ได้รับลอจิก “0” จะเป็นการ เขียนข้อมูลลงบนวีดีโอแรม และหากขา WE ได้รับลอจิก “1” จะเป็นการอ่านข้อมูลจากวีดีโอแรม ออกมา

2.3 หน่วยความจำ

2.3.1 หน่วยความจำรอม (Read Only Memory : ROM)

รอม หมายถึงหน่วยความจำประเภทที่มีการเข้าถึงข้อมูลโดยการอ่านข้อมูลได้เพียงอย่าง เดียว ไม่สามารถเขียนข้อมูลเข้าไปยังหน่วยความจำประเภทนี้ได้ หน่วยความจำแบบรอมเป็นหน่วย ความจำที่ง่ายที่สุดและอาจพิจารณาให้เป็นวงจรคอมบินเนชันแบบหนึ่งที่มีอินพุต n สาย และเอาต์พุต b สาย โครงสร้างพื้นฐานของรอมสามารถแสดงได้ดังรูปที่ 2.5



รูปที่ 2.5 โครงสร้างพื้นฐานของรอม

จากรูปที่ 2.5 จะเห็นได้ว่าอินพุตที่มีอยู่ n สายนั้นจะถูกเรียกว่า แอดเดรสอินพุต (Address Input) หรืออินพุตตำแหน่งที่อยู่ ซึ่งมีชื่อเป็น A_0, A_1, A_2 จนถึง A_{n-1} ส่วนเอาต์พุตที่มีอยู่ b สายจะถูกเรียกว่า ดาต้าเอาต์พุต (Data Output) หรือเอาต์พุตข้อมูลซึ่งมีชื่อเป็น D_0, D_1, D_2 จนถึง D_{n-1} หน่วยความจำแบบรอมสามารถ “เก็บ” ข้อมูลในตารางค่าความจริงของฟังก์ชันลอจิกแบบคอมบินเนชัน (Combination Logic Function) ที่มี n อินพุตและ b เอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อสังเกต เนื่องจากหน่วยความจำแบบรอมเป็นวงจรคอมบินเนชัน (เพราะว่าเอาต์พุตขึ้นอยู่กับอินพุตเพียงอย่างเดียว) ดังนั้นถ้ามองในแง่ของการทำงานเชิงดิจิทัลแล้ว อาจเทียบได้ว่าไม่ได้เป็นหน่วยความจำแต่เป็นเพียงวงจรลอจิกแบบคอมบินเนชันแบบหนึ่งเท่านั้น ถ้ามองในอีกแง่หนึ่งคือข้อมูลได้ถูกเก็บไว้ในหน่วยความจำแบบรอมในขณะที่ถูกผลิตขึ้นหรือถูกโปรแกรมไว้ก่อนหน้าแล้ว ถ้าพิจารณาในลักษณะนี้อาจถือได้ว่าเป็นหน่วยความจำชนิดหนึ่งซึ่งมีความแตกต่างหลักอยู่ประการหนึ่งที่ไม่เหมือนกับหน่วยความจำแบบวงจรรวมหรือแบบไอซีอื่นๆ คือ หน่วยความจำแบบรอมเป็นหน่วยความจำแบบนอนโวลตาไทล์ (Nonvolatile Memory) นั่นคือข้อมูลที่เก็บไว้จะไม่สูญหายแม้ว่าไม่มีไฟเลี้ยงป้อนเข้า

ชนิดของหน่วยความจำแบบรอม

ปัจจุบันชนิดของหน่วยความจำแบบรอมจะพบในรูปของไอซีชิพด์ ซึ่งรอมไอซีชิพด์ตัวหนึ่งสามารถเก็บข้อมูลได้เป็นล้านบิตและมีราคาไม่แพง หน่วยความจำแบบรอมอาจสรุปได้ ดังนี้

1) รอม จัดเป็นหน่วยความจำประเภทนอนโวลตาไทล์ ซึ่งเป็นหน่วยความจำที่โปรแกรมในช่วงที่ผลิตหรือจากโรงงานผู้ผลิตมาแล้วซึ่งไม่สามารถเปลี่ยนแปลงได้

2) มาสค์รอม (Mask ROM) เป็นระบบหน่วยความจำที่ผู้ผลิตได้ใส่ข้อมูลต่างๆ ในตัวหน่วยความจำมาแล้วและเป็นหน่วยความจำแบบข้อมูลสำเร็จใช้ไดโอด (Diode) เป็นตัวเชื่อมต่อกับระบบการเลือกข้อมูล และ ไม่ต้องการเปลี่ยนข้อมูลภายหลัง จัดเป็นหน่วยความจำประเภทนอนโวลตาไทล์

3) ฟิร์มหรือพรอม (Programmable Read Only Memory : PROM) ซึ่งผู้ใช้สามารถโปรแกรมได้เอง โดยการสร้างหน่วยความจำเหมือนกับมาสค์รอม แต่ใส่ฟิวส์ไว้ที่ไดโอด ในภาวะปกติเอาต์พุตที่ออกมาเป็นลอจิก 0 หากจะโปรแกรมต้องให้ลอจิก 1 คือ ทำการจ่ายแรงดันไฟเข้าไปเพื่อละลายฟิวส์ และมีวงจรเพิ่มสำหรับการโปรแกรม คือ วงจรเกตสามสถานะและวงจรตรวจระดับแรงดัน แต่จะสามารถโปรแกรมได้เพียงครั้งเดียวไม่สามารถลบและโปรแกรมใหม่ได้ จัดเป็นหน่วยความจำประเภทนอนโวลตาไทล์

4) อีพรอม (Erasable PROM : EPROM) หมายถึง หน่วยความจำประเภทที่สามารถนำมาโปรแกรมข้อมูลได้หลายครั้ง หากต้องการลบเพื่อโปรแกรมข้อมูลใหม่เข้าไปแทนที่ข้อมูลเก่าก็ทำได้โดยใช้รังสีอัลตราไวโอเลต (Ultra Violet Light) ฉายแสงไปที่กระจุกไอซี (Integrate Circuit) โดยมีช่วงระยะเวลามาตรฐาน แต่มีข้อเสีย คือ ถ้าทำการฉายแสงไม่ได้มาตรฐานจะลบโปรแกรมเก่าออกไม่หมดก็จะเกิดการด้านทำให้รอมตัวนี้ใช้งานไม่ได้อีก ซึ่งจัดเป็นหน่วยความจำประเภทนอนโวลตาไทล์

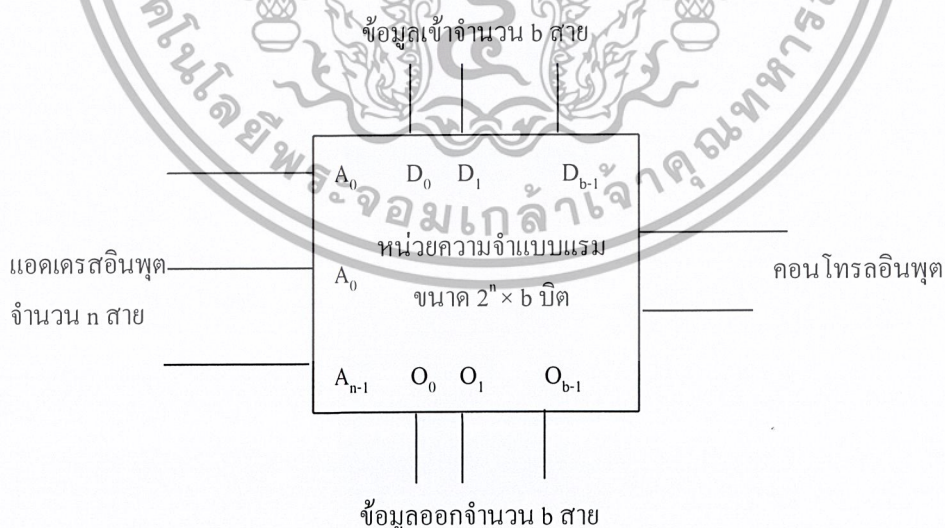
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5) อีอีพรอม (Electrically Erasable PROM : EEPROM) รอมประเภทนี้ได้ผลิตออกมาเพื่อแก้ไขข้อเสียของอีพรอมซึ่งก็คือ เสียเวลามากในการลบโปรแกรมโดยกรรมวิธีการฉายแสง และเสี่ยงต่อการเกิดการด้านของรอม ฉะนั้นอีอีพรอม จึงเป็นรอมที่สามารถลบ และเขียนใหม่ได้โดยวิธีการทางไฟฟ้าโดยอาศัยเครื่องลบที่ใช้สัญญาณไฟฟ้าแทนการใช้รังสีอัลตราไวโอเลตเพื่อลบข้อมูลในหน่วยความจำ และมีความแน่นอนไม่ทำให้ไอซีเกิดการด้านได้ง่าย จัดเป็นหน่วยความจำประเภท นอลโวลไทล์

ข้อมูลหรือโปรแกรมที่ถูกเก็บไว้ในรอมนี้จะไม่สูญหาย ถึงแม้ว่าไม่มีไฟเลี้ยงจากแหล่งจ่ายหากมีแหล่งจ่ายไฟจากแหล่งอื่น ข้อมูลจากหน่วยความจำแต่ละตำแหน่งก็ยังเหมือนเดิมทุกประการ

2.3.2 หน่วยความจำแรม (Random Access Memory : RAM)

เมื่อสัญญาณอินพุตถูกสุ่มตัวอย่างและทำการแปลงเชิงตัวเลขตัวเลขไบนารีก็จะเก็บลงในหน่วยความจำ หน่วยความจำจะแบ่งออกเป็น 2 ประเภท ได้แก่ แรมและหน่วยความจำประเภท สนามแม่เหล็ก ได้แก่ เทปคาสเซต และแผ่นดิสก์เป็นต้น แรม ย่อมาจากคำว่า Random Access Memory ซึ่งหมายถึง เวลาที่ใช้อ่านและเขียนข้อมูล 1 บิต และไม่ขึ้นกับตำแหน่งที่อยู่ของบิตนั้นในหน่วยความจำหรือกล่าวอีกนัยหนึ่งคือ สามารถอ่านและเขียนข้อมูลในตำแหน่งที่อยู่ใดก็ได้ในหน่วยความจำ (แทนที่จะเลื่อนบิตข้อมูลออกแบบอนุกรมเพื่อให้ได้บิตข้อมูลที่ต้องการ)



รูปที่ 2.6 โครงสร้างพื้นฐานของแรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงสร้างพื้นฐานของหน่วยความจำแบบแรมคล้ายๆ กับหน่วยความจำแบบรอมคือ จะมีแอดเดรสอินพุต คอนโทรลอินพุต และข้อมูลเข้า แต่ที่เพิ่มมาคือ ข้อมูลออกหน่วยความจำแบบแรมขนาด $2^n + b$ บิตสามารถแสดงได้ดังรูปที่ 2.6 โดย n เป็นจำนวนสายของแอดเดรสอินพุต b เป็นจำนวนสายของข้อมูลเข้า และข้อมูลออก

จะพบว่าแรมสามารถใช้เก็บหรือจดจำข้อมูลจำนวน 2^n โดยที่แต่ละคำมีความยาว b บิต ถ้าพิจารณาหน่วยความจำแบบแรมในรูปไอซีจากกล่าวได้ว่าไอซีชิพนี้จะต้องมีรีจิสเตอร์อยู่ 2^n ตัว คือ R_0, R_1, R_2 จนถึง R_{n-1} และแต่ละรีจิสเตอร์จะประกอบด้วยฟลิปฟล็อป จำนวน b ตัว รีจิสเตอร์เหล่านี้จะถูกระบุโดยระดับลอจิกของ A_0, A_1, A_2 จนถึง A_{n-1} ซึ่งจะเรียกว่า แอดเดรสบิตหรือแอดเดรสอินพุตหรืออาจเรียกว่า แอดเดรส

ตัวอย่างของการพิจารณาหน่วยความจำแบบแรมขนาด 8 คำ $\times$ 4 บิต ($n = 3$ และ $b = 4$) จะพบว่าเมื่อ $A_2, A_1, A_0 = 000$ นั้นเป็นการระบุถึงรีจิสเตอร์ R_0 เมื่อ $A_2, A_1, A_0 = 001$ ก็เท่ากับระบุถึงรีจิสเตอร์ R_1 ไปเรื่อยๆ จนถึงรีจิสเตอร์ R_7 (เนื่องจากมีแอดเดรสบิต = 3 ดังนั้นจึงมีรีจิสเตอร์ทั้งหมด $2^3 = 8$) ตอนที่รีจิสเตอร์แต่ละตัวมีแอดเดรสหรือตำแหน่งที่อยู่แล้ว การที่จะเข้าถึงรีจิสเตอร์นั้นก็กระทำได้โดยการระบุแอดเดรสนั่นเอง

ถ้าต้องการเขียนหน่วยความจำขนาด 4 บิต ลงในรีจิสเตอร์ที่มีแอดเดรส (Addressed Registers) นั้นข้อมูลที่ต้องการเขียนจะถูกป้อนเข้าที่ขาข้อมูลเข้า D_3, D_2, D_1, D_0 และแอดเดรสของรีจิสเตอร์ต้องถูกป้อนเข้าที่ A_2, A_1, A_0 รวมทั้งคอนโทรลอินพุตซึ่งก็คือ WE (Write Enable) และ CS (Chip Select) ต้องถูกแอนาเบิลหรือแอกทีฟ จะเห็นได้ว่าทั้ง WE และ CS เป็นคอนโทรลอินพุตแบบแอกทีฟโลว์

ตรงกันข้ามถ้าต้องการอ่านค่าขนาด 4 บิต จากหน่วยความจำแบบแรมนั้นจะต้องระบุแอดเดรสโดยการป้อนค่าแอดเดรสเข้าที่ A_2, A_1, A_0 แอนาเบิลอินพุต CS และคิสแอนาเบิลอินพุต WE หน่วยความจำก็จะนำค่าที่ต้องการออกมาที่ขาข้อมูลออก O_3, O_2, O_1, O_0

ข้อสังเกต

1. ถ้า $WE =$ ลอจิกสูง จะทำให้หน่วยความจำอ่านข้อมูลออกมา แต่ถ้า $WE =$ ลอจิกต่ำ จะเป็นการเขียนหรือเก็บข้อมูลลงในหน่วยความจำ
2. ทั้งการเขียนและการอ่านนั้นอินพุต CS จะถูกแอนาเบิลหรือแอกทีฟ ถ้าอินพุต CS ไม่อยู่ในสถานะแอกทีฟแล้ว จะเท่ากับเป็นการตัดชิพได้ออกการทำงาน ดังนั้นจึงไม่สามารถทำการเขียนและอ่านได้
3. จำนวนบิตที่หน่วยความจำแบบรอมที่ยกตัวอย่างไปมีค่าเท่ากับ $2^3 \times 4 = 32$ บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน่วยความจำแรม มีความเร็วกว่าแบบสนามแม่เหล็กด้วยเวลาการเข้าถึงข้อมูลเพียง 100 นาโนวินาที หรือ น้อยกว่านั้น แรมประกอบด้วยส่วนของฟังก์ชัน 2 ส่วน ได้แก่ พื้นที่ในเซลล์ความจำและวงจรติดต่อกับภายนอก วิธีการออกแบบใช้งานเซลล์ความจำแบบแยกส่วนนั้นมีหลายแบบแต่ที่พบตามปกติ ได้แก่ เซลล์แบบสเตติกฟลิปฟล็อป และเซลล์ไดนามิก

เซลล์ความจำแบบสเตติกเป็นไบสเทเบิลมัลติไวเบรเตอร์ที่ประกอบด้วยฟลิปฟล็อปทรานซิสเตอร์ 2 ตัว การทำงานของทรานซิสเตอร์ด้านซ้าย หรือ ด้านขวาด้านใดด้านหนึ่งจะเกิดสัญญาณ 0 หรือ 1 ซึ่งจะถูกบันทึกลงในเซลล์ ข้อมูลที่ได้นี้จะคงอยู่จนกระทั่งมีกระแสจากภายนอกมาชาร์จหรือจนกระทั่งไฟเลี้ยงทรานซิสเตอร์หมดไป เซลล์แบบนี้เรียกว่า “สเตติก” เพราะจะเก็บข้อมูลที่ได้เฉพาะเมื่อมีไฟเลี้ยงเท่านั้น

เซลล์ความจำแบบไดนามิก ประกอบด้วยทรานซิสเตอร์ตัวเดียว กระแสที่ไหลเข้าเบสของทรานซิสเตอร์จะสร้างประจุตรงบริเวณเบสของทรานซิสเตอร์เรียกว่าสถานะเปิดคือ 1 ในขณะที่สถานะปิดคือ 0 เซลล์ไดนามิกซึ่งเป็นทรานซิสเตอร์ตัวเดียวนี้มีข้อดีมากกว่าเซลล์สเตติกที่เป็นทรานซิสเตอร์ 2 ตัว เพราะเมื่อองค์ประกอบของส่วนต่างๆ น้อยกว่าจึงใช้พลังงานน้อยกว่าเซลล์ไดนามิกไม่สามารถรักษาสถานะเปิดได้ตลอดไปจึงต้องการ “รีเฟรช” คำว่าไดนามิกแสดงถึงการเปลี่ยนสถานะตลอดเวลา เมื่อเวลาเปลี่ยนไปทรานซิสเตอร์จะสามารถรักษาประจุที่เบสได้เพียงไม่กี่มิลลิวินาทีก่อนที่จะหายไป ถ้าประจุไหลโดยไม่ได้ถูกทำให้เต็มใหม่อีกครั้งข้อมูลก็จะสูญหายไปด้วยการทำให้เต็มใหม่ หรือ การรีเฟรช ซึ่งต้องอาศัยวงจรรีเฟรชที่ถูกสร้างมาพร้อมกับไดนามิกแรม

แรมจะถูกกำหนดค่าเป็นตำแหน่งผ่านทางจุดตัดสาย ตำแหน่งการเลือกใช้แรมก็จะกำหนดตำแหน่งเป็นแถวและคอลัมน์ถ้าข้อมูลถูกเขียนลงบนพื้นที่ความจำหน่วยควบคุมข้อมูลอินพุตจะเปิดหรือปิดตำแหน่งของเซลล์ความจำโดยใช้สถานะ 0 หรือ 1 สำหรับการอ่านหน่วยความจำนั้นเซลล์ความจำจะถูกควบคุมโดยวงจรควบคุมอินพุตและเอาต์พุตเพื่อบอกตำแหน่งการอ่าน

การรีเฟรชเซลล์ไดนามิกโดยทั่วไปทำได้โดยการชาร์จเซลล์ความจำทุกครั้งในช่วงที่มีการอ่าน ดังนั้นแรมจึงต้องใช้เวลาในการถูกอ่านอย่างน้อย 2 มิลลิวินาที หน่วยความจำประเภทสนามแม่เหล็ก มักเป็นอุปกรณ์ภายนอกที่ต่อเข้ากับระบบ เช่น ฟลอปปีดิสก์ เป็นต้น ซึ่งใช้เป็นตัวบรรจุข้อมูลขนาดใหญ่ที่ต่อเข้ากับ GPIB หรือ RS-232 โดยผ่านทางตัวควบคุม

2.4 หน่วยความจำแสดงผล

หน่วยความจำของการ์ดตามมาตรฐานของไอบีเอ็มจะมีจำนวน 256 กิโลไบต์ เป็นไดนามิก

แรมที่ถูกแบ่งออกเป็น 4 เฟรม ข้อมูลที่ถูกใช้แสดงผลจะถูกเก็บในหน่วยความจำนี้ ซึ่งรูปแบบของเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยามให้ไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การเก็บก็จะแตกต่างกันไป ขึ้นอยู่กับโหมดการแสดงผล ตัวอย่างเช่น หน่วยความจำแอดเดรสคู่จะเก็บข้อมูลที่เป็นรหัสแอสกี ใช้ในการแสดงผลในโหมดตัวอักษรซึ่งอยู่ในเพลน 0 หน่วยความจำแอดเดรสคู่ซึ่งอยู่ในเพลนที่ 1 จะเก็บค่าแอดทริบิวต์ ส่วนหน่วยความจำเพลน 2 จะสำรองไว้ใช้สำหรับเก็บค่าคาเรกเตอร์เงินเนอเรเตอร์ หน่วยความจำเพลน 3 จะไม่ถูกใช้

2.4.1 หน่วยความจำในโหมดตัวอักษร

การแสดงผลในโหมดตัวอักษร (Text Mode) มีความซับซ้อนน้อยกว่าการแสดงผลในโหมดกราฟฟิกมาก เพราะว่าเป็นการจัดการกับรหัสแอสกี มิใช่การจัดการจุดใดจุดหนึ่งบนจอภาพมาตรฐานของโหมดตัวอักษรแบ่งเป็น 25 บรรทัด 40 คอลัมน์ หรือ 80 คอลัมน์ต่อบรรทัด ส่วนในกรณีที่เป็น 80 คอลัมน์ต่อบรรทัด ใน 1 จอภาพสามารถแสดงตัวอักษรได้ทั้งสิ้น 2,000 ตัว แต่การแสดงผลตัวอักษร 1 ตัว ต้องใช้หน่วยความจำ 2 ไบต์ ดังนั้น 1 จอภาพจะต้องใช้หน่วยความจำทั้งสิ้น 4,000 ไบต์ แต่หน่วยความจำแสดงผลแบ่งออกเป็นเพลนๆ ละ 4,096 ไบต์ ซึ่งจะเหลือที่ว่าง 96 ไบต์ที่ไม่ถูกใช้

ในการเปลี่ยนรหัสแอสกีไปเป็นจุดที่เรียงกันเป็นตัวอักษรบนจอภาพนั้น จะต้องใช้ตารางการแปลงค่าที่เรียกว่า คาเรกเตอร์เงินเนอเรเตอร์ ในการแสดงผลระบบเดิม เช่น การ์ดโมโนโครม ตารางการแปลงนี้จะเก็บอยู่ในหน่วยความจำชนิดที่เป็นรอม จึงไม่สามารถแก้ไขรูปแบบของตัวอักษรได้โดยง่าย แต่ใน VGA หรือ EGA ตารางการแปลงนี้จะถูกโหลดลงในเพลนที่ 2 ของหน่วยความจำ (ซึ่งเป็นไดนามิกเรม) ทำให้สามารถแก้ไขรูปแบบตัวอักษรได้ง่าย ใน EGA จะมีตารางการแปลงนี้ถึง 4 ชุด ส่วนใน VGA มีได้ถึง 8 ชุด แต่ละชุดเก็บได้ถึง 256 ตัว

2.4.2 หน่วยความจำในโหมดกราฟฟิก

ในโหมดกราฟฟิกจุดๆ หนึ่งบนจอภาพจะแทนด้วยข้อมูลที่มีจำนวนบิตต่างๆ กัน เช่น ในโหมด CGA 2 สี (Mode 6) จะใช้ข้อมูล 1 บิตในการแสดงจุดหนึ่งจุด (8 จุดต่อไบต์) จะกล่าวถึงโหมดกราฟฟิกสีพิเศษ (Mode 10H) ในโหมด 10H นี้เป็นที่นิยมสำหรับการใช้กับงานต่างๆ เพราะมีความละเอียดสูงถึง 640×350 จุด และสามารถแสดงสีได้ 16 สีพร้อมกันในการแทนจุดๆ หนึ่งบนจอภาพจะใช้ข้อมูล 4 บิต โดยที่แต่ละบิตมาจากแต่ละเพลนของหน่วยความจำการแปลงจากตำแหน่งของจุดบนจอภาพไปเป็นตำแหน่งของบิตในหน่วยความจำ โดยที่ x คือ โคออร์ดิเนตตามแนวนอนช่วงจาก 0-639 และ y เป็นโคออร์ดิเนตตามแนวตั้ง ช่วงจาก 0-349 จะแปลงได้โดยใช้สูตร

$$\text{ตำแหน่งไบต์ที่} = y \times 80 + (\frac{x}{8}) \text{ และตำแหน่งบิตที่ } (0-7) = y - (x \bmod 8)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

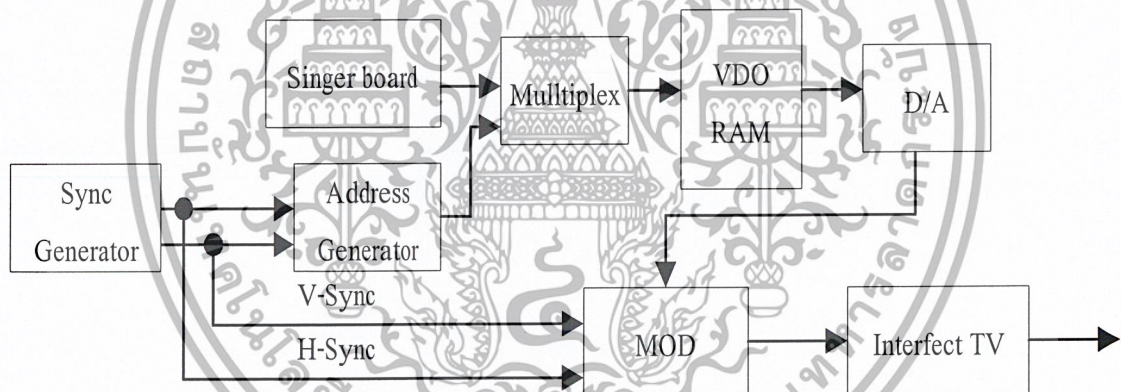
บทที่ 3

การออกแบบ การสร้างและการทำงาน

จากหลักการ และทฤษฎีต่างๆ ที่เกี่ยวข้องกับการทำงานของชุดแสดงผลภาพสำหรับ ซิงเกิลบอร์ดสามารถทำการออกแบบวงจรและสร้างวงจรการทำงานในแต่ละส่วน โดยมีขั้นตอนการทำงานดังต่อไปนี้

3.1 การออกแบบวงจร

ชุดแสดงผลภาพสำหรับซิงเกิลบอร์ดสามารถออกแบบขั้นตอนในการทำงานแต่ละส่วนดังแสดงในแผนผังการทำงานดังต่อไปนี้



รูปที่ 3.1 แผนผังการทำงานโดยรวมชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด

จากแผนผังการทำงานของชุดแสดงผลภาพสำหรับซิงเกิลบอร์ดในรูปที่ 3.1 สามารถแยกโครงสร้างการทำงานในแต่ละส่วนได้ดังนี้

1. วงจรวิดีโอแรม (VDO RAM)
2. วงจรสร้างสัญญาณภาพรวมหรือเจนเนอเรเตอร์ (MOD)
3. วงจรกำเนิดสัญญาณซิงค์ (Sync Generator)
4. วงจรแอดเดรสเจนเนอเรเตอร์ (ADD Generator)
5. วงจรมัลติเพล็กซ์ (Multiplex)
6. วงจรเปลี่ยนสัญญาณดิจิทัลเป็นแอนะล็อก (D/A)

เอกสารนี้เป็นเอกสารที่ลงวันเวลาที่ออกให้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งจากแผนผังการทำงานจะเห็นได้ว่าวงจรจะมีการเชื่อมต่อกับซิงเกิลบอร์ดเพื่อรับสัญญาณข้อมูลและตำแหน่งหน่วยความจำเพื่อนำมาควบคุมการทำงานของวงจร จากนั้นวงจรกำเนิดสัญญาณซิงค์จะสร้างสัญญาณฮอ์ฟลัสและเวอร์ฟลัส โดยสัญญาณเวอร์ฟลัสจะใช้เป็นสัญญาณในการซิงโครไนซ์ขั้นตอนการทำงานระหว่างวงจรและเครื่องรับโทรทัศน์ สัญญาณฮอ์ฟลัสจะเป็นสัญญาณในการกำหนดเส้นภาพที่ต้องการจะให้ข้อมูลปรากฏออกมา ข้อมูลต่างๆ ที่ต้องการแสดงผลจะถูกเก็บไว้ที่วีดีโอแรม และจะถูกเลือกข้อมูลออกมาแสดงโดยอาศัยวงจรนับเป็นตัวเลือก

ข้อมูลภาพจากวีดีโอแรมจะถูกทำการแปลงข้อมูลโดยใช้วงจรเปลี่ยนสัญญาณดิจิทัลเป็นแอนะล็อกแล้วส่งผ่านไปยังวงจรเชื่อมต่อกับโทรทัศน์โดยอาศัยสัญญาณนาฬิกาจากวงจรสร้างสัญญาณนาฬิกา 6 เมกะเฮิร์ตซ์ เพื่อให้ได้ข้อมูลขนาด 8 บิตที่จะนำไปเก็บยังหน่วยความจำวีดีโอแรม 1 และวีดีโอแรม 2 เพื่อรอจังหวะในการเลือกการทำงานโดยเมื่อวีดีโอแรม 1 ทำการอ่านข้อมูลออก วีดีโอแรม 2 จะทำหน้าที่เขียนข้อมูลเข้า และในตรงกันข้ามหากวีดีโอแรม 1 เขียนข้อมูล วีดีโอแรม 2 จะทำหน้าที่อ่านข้อมูลออก ซึ่งจะใช้หน่วยความจำในการเขียนข้อมูล 512 ตำแหน่ง และในการอ่านข้อมูลจะใช้หน่วยความจำ 131,072 ตำแหน่ง

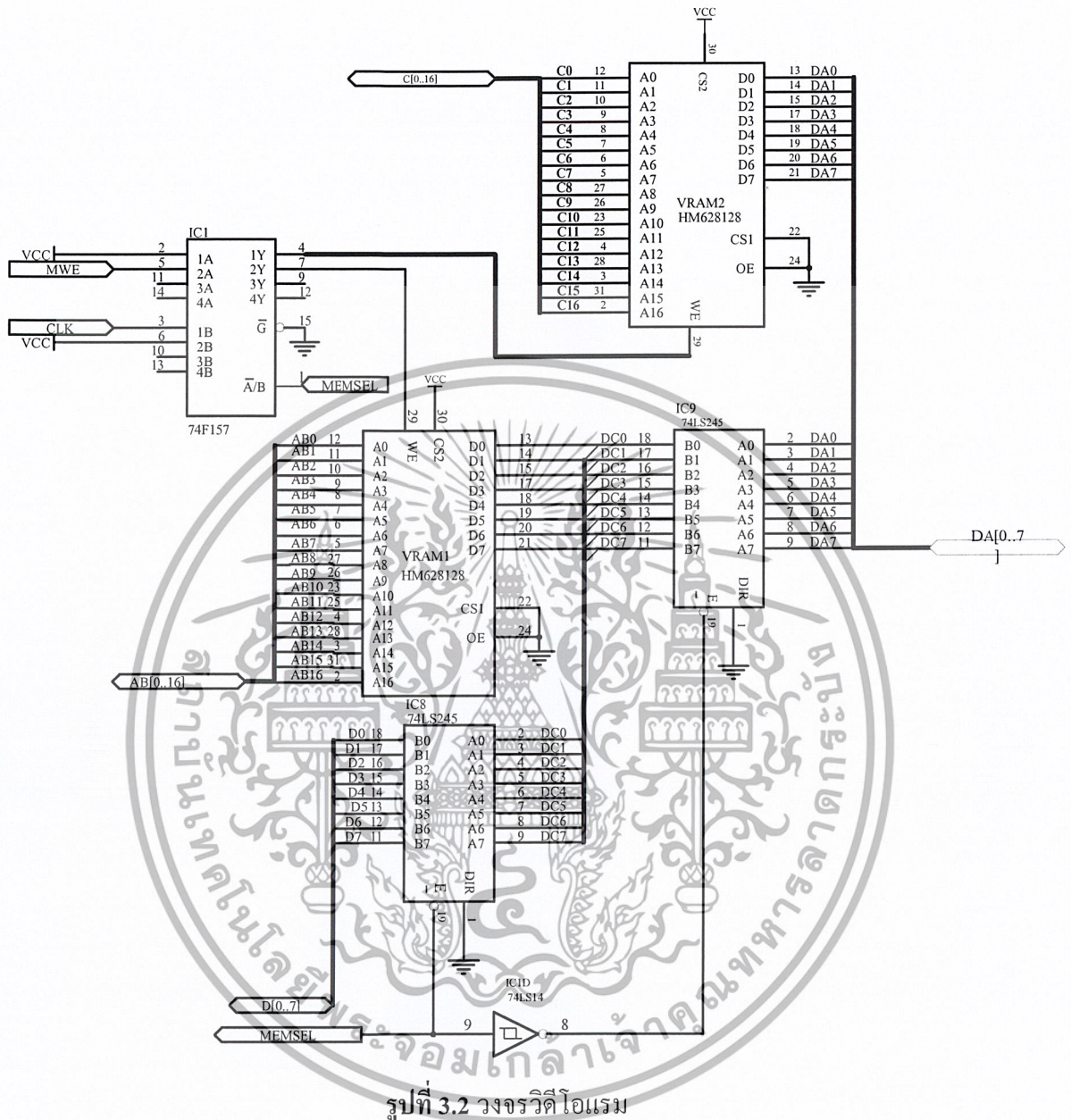
ในส่วนวงจรสร้างสัญญาณภาพหรือเจนเนอเรเตอร์สีจะสามารถแยกออกเป็นสามส่วนใหญ่ๆ คือ ส่วนแรกทำหน้าที่ในการรับสัญญาณซิงค์ที่ป้อนให้กับวงจรเพื่อใช้ในการเลือกการแสดงผลของภาพ ส่วนที่สองจะเป็นการสร้างสัญญาณสี RGB (แดง น้ำเงิน เขียว) และส่วนสุดท้ายจะเป็นส่วนของการเข้ารหัสสีและจับเอาต์พุตเป็นสัญญาณวีดีโอออกมาให้กับวงจรอินเทอร์เฟซทีวีเพื่อแสดงผล

3.2 การสร้างและการทำงาน

3.2.1 วงจรวีดีโอแรม

1) การออกแบบและการสร้าง

หน่วยความจำวีดีโอแรมที่ต้องการในการใช้งานนี้มีความจุเท่ากับ 128 กิโลไบต์ แต่การเลือกใช้งานวีดีโอแรมจะใช้หน่วยความจำเพียง 64 กิโลไบต์ เนื่องจากแรมขนาด 64 กิโลไบต์ 8 บิต ไม่มีการผลิตขึ้นมาใช้งาน ดังนั้นจึงเลือกใช้ไอซีเบอร์ HM628128B



2) การทำงาน

การอ่านข้อมูลหรือการเขียนข้อมูลของวิดีโอแรมสามารถควบคุมได้ทั้งขา WE หากขา WE ได้รับลอจิก “0” จะเป็นการเขียนข้อมูลลงบนวิดีโอแรมและหากขา WE ได้รับลอจิก “1” จะเป็นการอ่านข้อมูลจากวิดีโอแรมออกมา ซึ่งวิดีโอแรม 1 และวิดีโอแรม 2 จะทำหน้าที่ในการข้อมูลเขียนข้อมูลสลับกันวิดีโอแรม 2 ใช้สัญญาณจากบัสแอดเดรสของแอดเดรสเจนเนอเรเตอร์ทำหน้าที่ในการเลือกตำแหน่งในการเขียนและอ่านข้อมูลลงหน่วยความจำของวิดีโอแรม 2 ซึ่งมีไอซีเบอร์

74LS245 ที่ต่อเป็นบัฟเฟอร์จะแยกที่ฟในขณะที่มีการเขียนข้อมูลลงในหน่วยความจำและการอ่าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไมอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

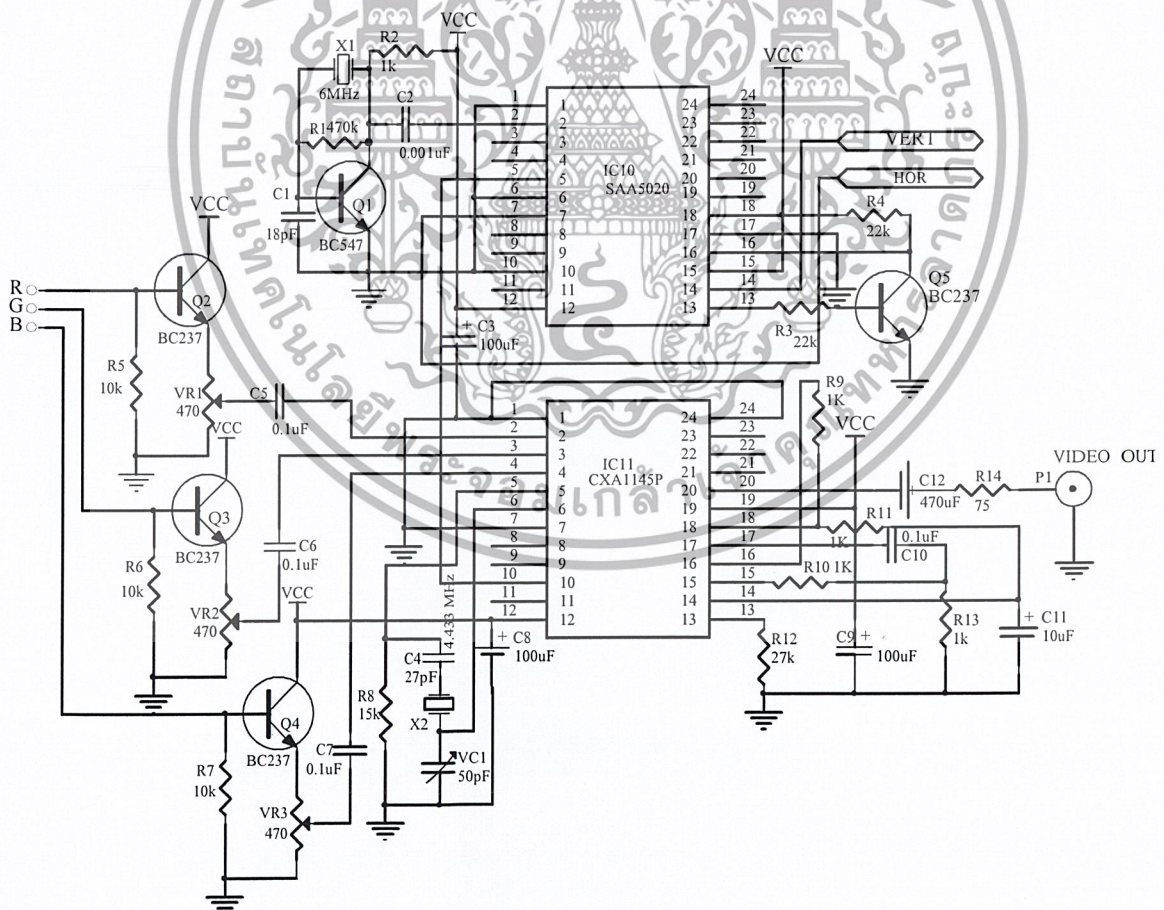
ข้อมูลออกจาก วิดีโอแรม 2 ไอซีเบอร์ 74LS245 ที่ต่อเป็นบัฟเฟอร์จะไม่แอกทีฟและจะส่งข้อมูล D0-D7 ไปยังวงจรแปลงสัญญาณดิจิทัลเป็นแอนะล็อก เพื่อแปลงให้เป็นสัญญาณสีที่ส่งออกหน้าจอ

ในส่วนของวิดีโอแรม 1 ในการเขียนข้อมูลจะรับแอดเดรสมาจากไมโครโปรเซสเซอร์และในการอ่านข้อมูลจะใช้แอดเดรสจากแอดเดรสเจนเนอเรเตอร์ในการอ้างอิงในขณะที่วิดีโอแรม 1 เขียนข้อมูลลงในหน่วยความจำ ไอซีเบอร์ 74LS245 ที่ต่อเป็นบัฟเฟอร์จะแอกทีฟและการอ่านข้อมูลออกจากวิดีโอแรม 1 ไอซีเบอร์ 74LS245 ที่ต่อเป็นบัฟเฟอร์จะไม่แอกทีฟ

3.2.2 วงจรเจนเนอเรเตอร์สี

1) การออกแบบและการสร้าง

วงจรเจนเนอเรเตอร์สีสามารถแยกออกเป็นสามส่วนใหญ่คือ ส่วนกำเนิดสัญญาณซิงค์ ส่วนในการปรับระดับสี RGB และส่วนของการเข้ารหัสสีและจับเอาต์พุตเป็นสัญญาณวิดีโอ



รูปที่ 3.3 วงจรเจนเนอเรเตอร์สี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

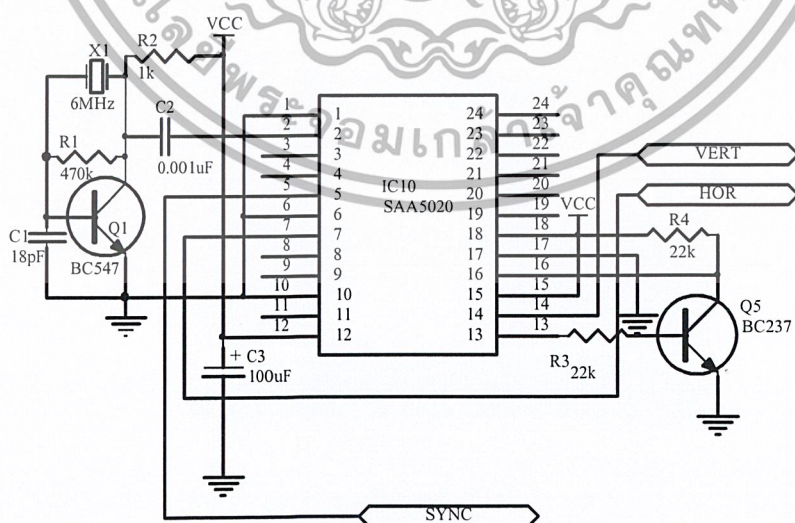
2) การทำงาน

สามารถอธิบายส่วนของวงจรต่างๆ ได้ดังต่อไปนี้ ส่วนวงจรกำเนิดสัญญาณซิงค์จะมีไอซีเบอร์ SAA5020 เป็น IC1 ทำหน้าที่กำหนดจังหวะเวลาสัญญาณเทเลเทกต์ โดยจะทำงานก็ต่อเมื่อมีสัญญาณนาฬิกา 6 เมกะเฮิร์ตซ์ ซึ่งจะมีคริสตอล X1 และทรานซิสเตอร์ Q1 และอุปกรณ์ RC เป็นส่วนในการกำเนิดสัญญาณนาฬิกา ส่วนของวงจรบัฟเฟอร์แอมพลิไฟล์ มี Q2-Q4 เป็นตัวทำหน้าที่และเป็นตัวแปลงอิมพีแดนซ์สูงจาก IC1 ให้เป็นอิมพีแดนซ์ต่ำ แล้วผ่าน VR1 ถึง VR3 ซึ่งใช้ปรับระดับสี RGB ให้มีระดับมาตรฐาน คือ 1 โวลต์พิกทูปิก ไอซีเบอร์ CXA1145 จะทำงานได้จะต้องมีส่วนของการกำเนิดความถี่สีอ้างอิง (Color carrier oscillator) โดยใช้คริสตอล 4.433 MHz เป็นหลักและความถี่อ้างอิงสามารถปรับค่าได้จากตัวเก็บประจุปรับค่าได้หรือทริมเมอร์เพื่อทำการล็อกสีให้กับทีวี ส่วนขา 13 ถึงขา 18 ต่อกับ RC เพื่อปรับระดับสัญญาณลuminanceหรือปรับความสว่าง สัญญาณวิดีโอคอมโพสิตจะออกมาทางขา 20 ซึ่งจะมี C12 ทำหน้าที่กั้นสัญญาณไฟตรงและตัวต้านทาน 2.2 k Ω ทำหน้าที่ปรับระดับอิมพีแดนซ์ สัญญาณที่ผ่านสามารถใช้เป็นสัญญาณอินพุตที่จุกวีดีโออินพุตให้แก่ทีวีโดยตรง

3.2.3 วงจรกำเนิดสัญญาณซิงค์

1) การออกแบบและการสร้าง

ส่วนของการกำเนิดสัญญาณซิงค์จะใช้ไอซี SAA5020 ซึ่งตามฟังก์ชันการทำงานจะทำหน้าที่เป็นส่วนกำหนดจังหวะเวลาสัญญาณเทเลเทกต์



รูปที่ 3.4 วงจรกำเนิดสัญญาณซิงค์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

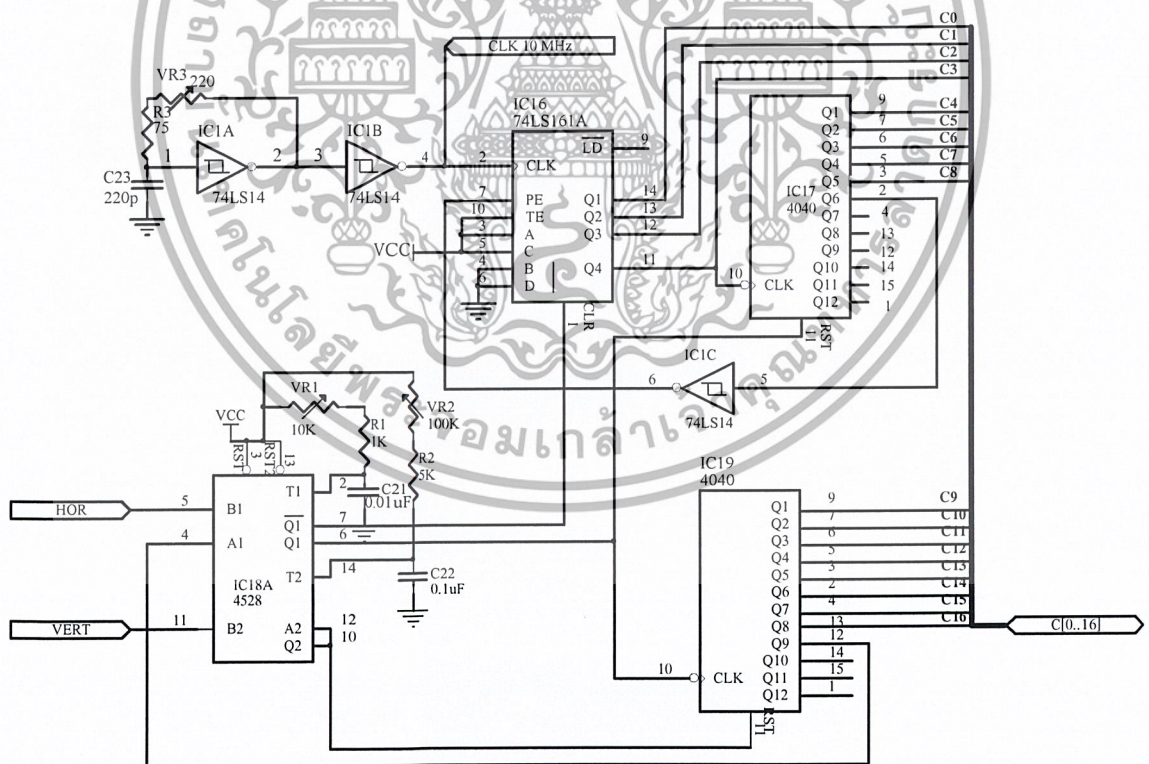
2) การทำงาน

ไอซีเบอร์ SAA5020 จะทำงานได้จะต้องมีสัญญาณนาฬิกา 6 เมกะเฮิร์ตซ์ ซึ่งมีคริสตัล X1 ทรานซิสเตอร์ Q1 และอุปกรณ์ RC เป็นส่วนในการกำเนิดสัญญาณนาฬิกา เอาต์พุตที่ได้จาก IC จะมีสัญญาณซิงค์ออกมาที่ขา 5 สัญญาณฮอริซังค์ออกมาที่ขา 7 สัญญาณเวอร์ซิงค์ออกมาที่ขา 14 และสัญญาณฟิลด์เรท (Field rate หมายถึง สัญญาณที่ออกมาเป็นสัญญาณแนวคัตขวาง) ออกมาจากขา 19 ถึง 23 และขาที่ 13 ของไอซีที่ต่อกับทรานซิสเตอร์ Q5 ซึ่งทำหน้าที่กลับสถานะลอจิก ทำให้ขา 19 ถึง 23 อยู่ในสภาวะอิมพีแดนซ์สูงในระหว่างเบลนคิง

3.2.4 วงจรแอดเดรสเจนเนอเรเตอร์

1) การออกแบบและการสร้าง

เป็นวงจรที่รับสัญญาณนาฬิกา 10 เมกะเฮิร์ตซ์ ที่ได้จากวงจรกำเนิดสัญญาณซิงค์ โดยภาคแอดเดรสเจนเนอเรเตอร์จะทำหน้าที่สร้างแอดเดรสสำหรับอ้างอิงตำแหน่งในการแสดงผลบนจอภาพ เพื่อที่จะนำข้อมูลภาพจากหน่วยความจำไปแสดงที่จอภาพ



รูปที่ 3.5 วงจรแอดเดรสเจนเนอเรเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

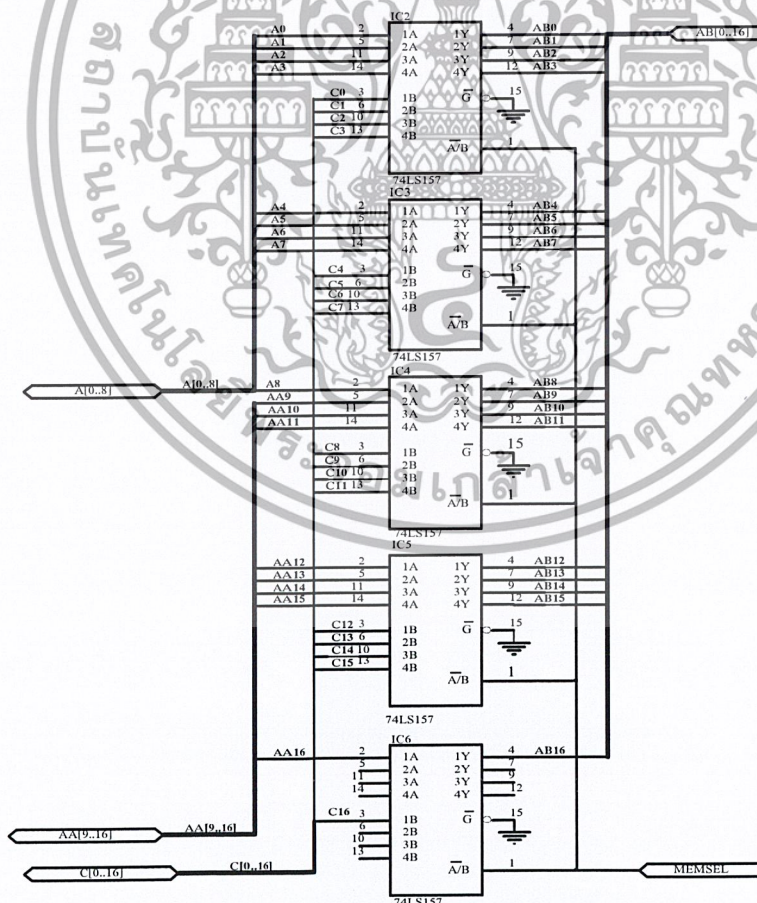
2) การทำงาน

ไอซีเบอร์ 74LS161 ซึ่งเป็นไอซีวงจรนับแบบซิงโครนัส แต่ละตัวสามารถนับได้สูงสุด 4 บิต ใช้ในการกำหนดการนับตำแหน่งให้ได้จำนวน 0-64,000 จะมีแอดเดรสที่ตำแหน่ง A11 จะถูกส่งไปที่ภาคควบคุมการนับโดยมีไอซีเบอร์ 4040 เป็นวงจรนับฐานสอง 12 สเตตต่อเป็นวงจรนับ 64 และนับ 256 เป็นตัวควบคุมการนับเส้นและจากหลักการของการทำงานของหน่วยความจำที่ใช้มีความจุเท่ากับ 128 กิโลไบต์ จึงแบ่งหน่วยความจำออกเป็นสองชุด แต่ละชุดจะใช้หน่วยความจำที่มีความจุ 64 กิโลไบต์ ดังนั้นบัสแอดเดรสของหน่วยความจำจะต้องมี 16 เส้น ได้แก่ A0 ถึง A15

3.2.5 วงจรมัลติเพล็กซ์

1) การออกแบบและการสร้าง

การเชื่อมต่อไมโครโปรเซสเซอร์จะเป็นการเชื่อมต่อวงจรกับบัสแอดเดรสของวีดีโอแรม สัญญาณบัสแอดเดรสจากทั้งสองแหล่งไม่สามารถเชื่อมต่อเข้ากับวีดีโอแรมได้โดยตรงจะต้องผ่านวงจรมัลติเพล็กซ์ชนิดสองทางจากแหล่งใดแหล่งหนึ่ง



รูปที่ 3.6 วงจรมัลติเพล็กซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

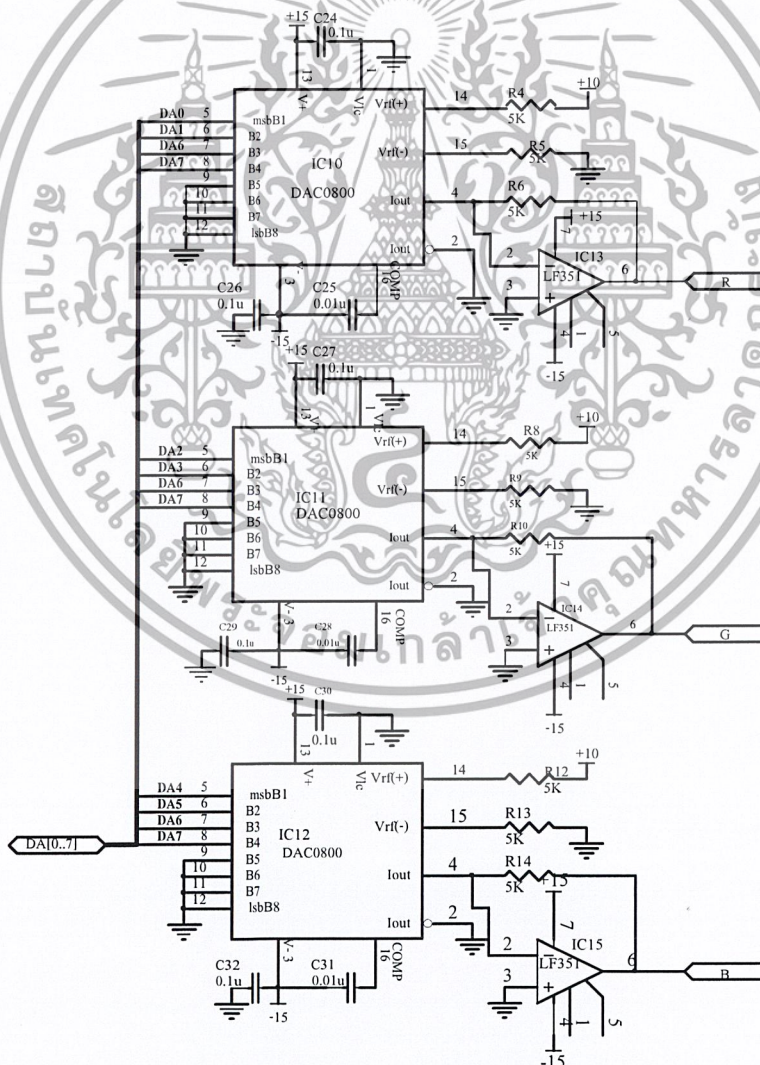
2) การทำงาน

วงจรมัลติเพล็กซ์ชนิดสองทางจะใช้ไอซีเบอร์ 74LS157 ซึ่งเป็นไอซีมัลติเพล็กซ์ชนิดสองทางที่มีชุดจำนวนสี่ตัว อินพุตของวงจรจะมีสองอินพุตคือ A และ B สามารถเลือกสัญญาณจากอินพุต A และ B ได้โดยการควบคุมที่ขาซีเล็ค (Select) ถ้าขาซีเล็คมีสถานะลอจิกเป็น “0” วงจรจะเลือกอินพุต A และถ้าหากขาซีเล็คมีสถานะเป็น “1” วงจรจะเลือกอินพุต B

3.2.6 วงจรเปลี่ยนสัญญาณดิจิทัลเป็นแอนะล็อก

1) การออกแบบและการสร้าง

การทำงานของวงจรเปลี่ยนสัญญาณดิจิทัลเป็นแอนะล็อกจะใช้ไอซีเบอร์ DAC0800 ซึ่งเป็นไอซีความเร็วสูงขนาด 8 บิตเพื่อแยกการทำงานในแต่ละระดับบิต คือ แดง เขียว น้ำเงิน



รูปที่ 3.7 วงจรเปลี่ยนสัญญาณดิจิทัลเป็นแอนะล็อก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2) การทำงาน

โครงสร้างของไอซีเบอร์ DAC-0800 มีขา 8 บิตอินพุตคือขา 5 ถึงขา 12 โดยขา 12 เป็น LSB ขา 1 คือขาควบคุมการทริก ขา 2 และ 4 เป็นเอาต์พุต ขา 4 เป็นขา IO ไหล่เมื่อบิตใดๆ ด้านอินพุต เป็น “1” และขา 2 เป็นขา IO ไหล่เมื่ออินพุตบิตใดๆ เป็นลอจิก “0” วงจรนี้จะใช้แรงดันไบแอสได้ในระดับแรงดัน $\pm 4.5\text{ V}$ ถึง $\pm 18\text{ V}$ และรับข้อมูลตำแหน่ง D0-D7 จากวงจรวีดีโอแรมเพื่อเลือกการทำงานในการแสดงผลโดยสามารถเลือกการแสดงผลภาพ 3 สี คือ แดง เขียว น้ำเงิน



บทที่ 4

การทดลอง และผลการทดลอง

ในบทนี้จะกล่าวถึงการทดลองชุดแสดงผลภาพสำหรับซิงเกิลบอร์ดโดยป้อนโปรแกรมเพื่อทดสอบการทำงานของวงจรโดยแบ่งการทดลองได้ดังนี้

4.1 การทดลองการแสดงผลภาพแถบสี

4.1.1 ขั้นตอนการทดลอง

1. ต่อสายสัญญาณระหว่างซิงเกิลบอร์ดเข้ากับชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด จ่ายไฟ 220 โวลต์ให้กับชุดแสดงผลภาพ
2. ต่อสัญญาณเอาต์พุตจากวงจรชุดแสดงผลภาพสำหรับซิงเกิลบอร์ดเข้ากับจอภาพของโทรทัศน์ช่องรับสัญญาณภาพวิดีโอของโทรทัศน์
3. ป้อนโปรแกรมสร้างสัญญาณภาพสีให้กับซิงเกิลบอร์ดแล้วทำการประมวลผลโปรแกรม

โปรแกรมแสดงผลภาพแถบสี	
START :	ORG 0FB00H LD B, 0 LD A, B OUT (0A0H0), A LD A, 80H LD HL, 8000H LD IX, 8100H LD C, 0
LOOP :	LD (HL), A LD (IX+0), A INC HL INC IX JRNZ, LOOP INC B JRNZ, START OUT (0A1H), A HALT

รูปที่ 4.1 โปรแกรมแสดงผลภาพแถบสี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.2 ผลการทดลอง

ผลการทดลองการแสดงผลภาพแถบสีที่เกิดขึ้นหน้าจอโทรทัศน์



รูปที่ 4.2 ผลการทดลองโปรแกรมสร้างแถบสี

4.2 การทดลองการแสดงผลเส้นตรงในแนวนอน

4.2.1 ขั้นตอนการทดลอง

1. ต่อสายสัญญาณระหว่างซิงเกิลบอร์ดเข้ากับชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด จ่ายไฟ 220 โวลต์ให้กับชุดแสดงผลภาพ
2. ต่อสัญญาณเอาต์พุตจากวงจรชุดแสดงผลภาพสำหรับซิงเกิลบอร์ดเข้ากับจอภาพของโทรทัศน์ช่องรับสัญญาณภาพวิดีโอของโทรทัศน์
3. ป้อนโปรแกรมสร้างเส้นตรงในแนวนอนให้กับซิงเกิลบอร์ดแล้วทำการประมวลผลโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมสร้างเส้นตรงในแนวนอน

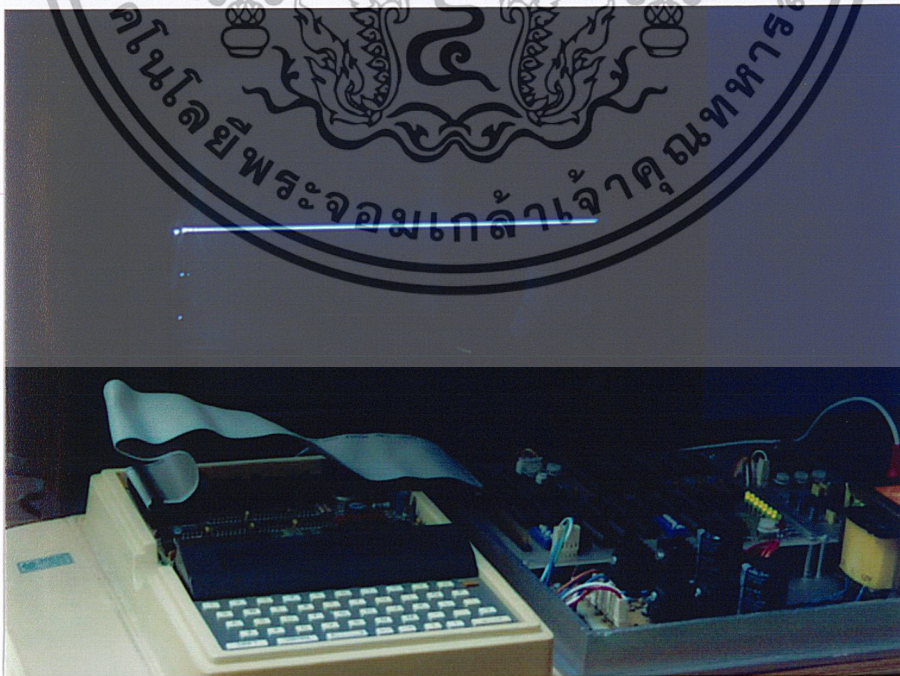
```

START:      LD      B,0
            LD      A,B
            OUT     (0A00B),A
            LD      HL,8000H
            LD      A,B
            LD      C,0
LOOP:       LD      (HL),A
            INC     HL
            DEC     C
            JRNZ, LOOP
            DEC     C
            JRNZ, START
            OUT     (0A1H),A
            HALT
  
```

รูปที่ 4.3 โปรแกรมสร้างเส้นตรงในแนวนอน

4.2.2 ผลการทดลอง

ผลการทดลองการแสดงผลภาพของโปรแกรมสร้างเส้นตรงในแนวนอน



รูปที่ 4.4 ผลการทดลองโปรแกรมสร้างเส้นตรงในแนวนอน

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้งานโดยไม่พบบทคัดลอกให้ผู้อื่น โดยอยู่ภายใต้การนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 การทดลองการแสดงผลในแนวตั้ง

4.3.1 ขั้นตอนการทดลอง

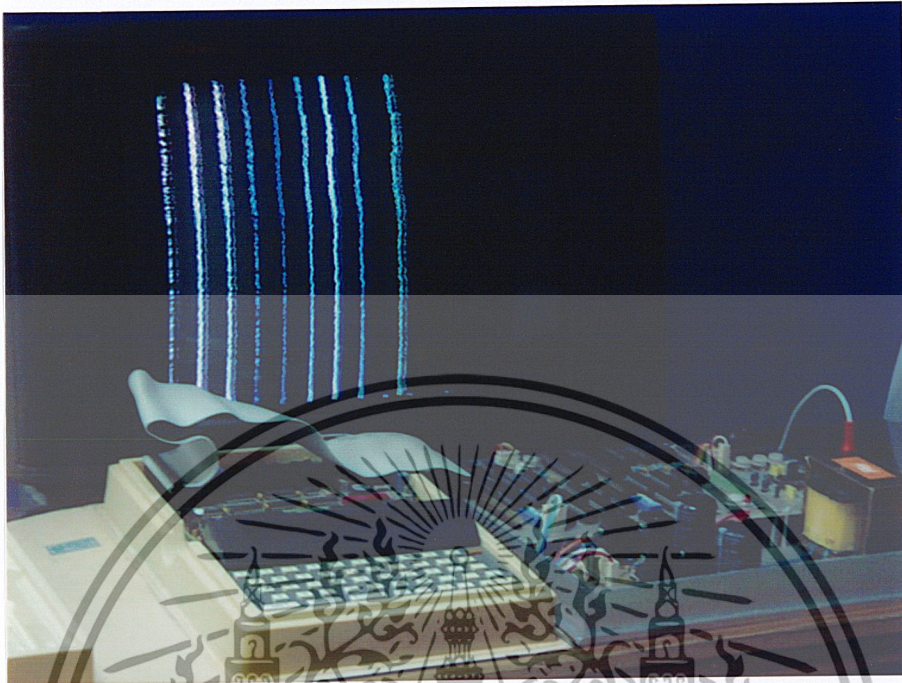
1. ต่อสายสัญญาณระหว่างซิงเกิลบอร์ดเข้ากับชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด จ่ายไฟ 220 โวลต์ให้กับชุดแสดงผลภาพ
2. ต่อสัญญาณเอาต์พุตจากวงจรชุดแสดงผลภาพสำหรับซิงเกิลบอร์ดเข้ากับจอภาพของโทรทัศน์ช่องรับสัญญาณภาพวิดีโอของโทรทัศน์
3. ป้อนโปรแกรมสร้างเส้นตรงในแนวตั้งให้กับซิงเกิลบอร์ดแล้วทำการประมวลผลโปรแกรม



รูปที่ 4.5 โปรแกรมสร้างเส้นตรงในแนวตั้ง

4.3.2 ผลการทดลอง

ผลการทดลองการแสดงผลภาพที่เกิดขึ้นหน้าจอโทรทัศน์ของโปรแกรมสร้างเส้นตรงในแนวตั้ง



รูปที่ 4.6 ผลการทดลอง โปรแกรมสร้างเส้นตรงในแนวดิ่ง

4.4 การทดลองการแสดงผลภาพตัวอักษร

4.4.1 ขั้นตอนการทดลอง

1. ต่อสายสัญญาณระหว่างซิงเกิลบอร์ดเข้ากับชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด จ่ายไฟ 220 โวลต์ให้กับชุดแสดงผลภาพ
2. ต่อสัญญาณเอาต์พุตจากวงจรชุดแสดงผลภาพสำหรับซิงเกิลบอร์ดเข้ากับจอภาพของโทรทัศน์ช่องรับสัญญาณภาพวิดีโอของโทรทัศน์
3. ป้อนโปรแกรมสร้างตัวอักษรให้กับซิงเกิลบอร์ดแล้วทำการประมวลผลโปรแกรม

โปรแกรมสร้างตัวอักษร

LD	E, 50
LD	D, 20B
LD	IX, 0F000H
LPO :	LD B, 016H

รูปที่ 4.7 โปรแกรมสร้างตัวอักษร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	LD	C, A0H
	LD	HL, 8000H
	OUT	(C), E
LP1:	PUSH	BC
	LD	C, (IX+0)
	LD	B, 8
LP2:	SLA	C
	JR	C, DOT
	LD	A, 0
	JR	PDOT
DOT:	LD	A, 0FFH
PDOT:	LD	(HL), A
	INC	HL
	DJNZ	LP2
	POP	BC
	INC	IX
	DJNZ	LP1
	INC	E
	DEC	D
	JP	NZ, LP0
	OUT	(0A1H), A
	HALT	

รูปที่ 4.7 (ต่อ) โปรแกรมสร้างตัวอักษร

4.4.2 ผลการทดลอง

ผลการทดลองการแสดงผลภาพตัวอักษรที่เกิดขึ้นหน้าจอโทรทัศน์



รูปที่ 4.8 ผลการทดลองโปรแกรมสร้างตัวอักษร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5 การทดลองการแสดงผลกราฟฟิค

4.5.1 ขั้นตอนการทำงาน

- 1. ต่อสายสัญญาณระหว่างซิงเกิลบอร์ดเข้ากับชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด จ่ายไฟ 220 โวลต์ให้กับชุดแสดงผลภาพ
- 2. ต่อสัญญาณเอาต์พุตจากวงจรชุดแสดงผลภาพสำหรับซิงเกิลบอร์ดเข้ากับจอภาพของโทรทัศน์ช่องรับสัญญาณภาพวิดีโอของโทรทัศน์
- 3. ป้อนโปรแกรมสร้างภาพกราฟฟิคสีให้กับซิงเกิลบอร์ดทำการประมวลผลโปรแกรม

โปรแกรมแสดงผลกราฟฟิค

LD HL,0FB80H

LD BC,512

LD A,D

LD (HL),A

INC HL

DEC BC

LD A,B

OR C

JRNZ,LL

LD BC,0A0H

OUT (C),B

PUSH BC

LD HL,0FB80H

LD DE,8000H

LD BC,512

LDIR

POP BL

DJNZ CLS

LD E,50

LD D,125

LD IX,0F005H

LD B,12

LD C,0A0H

LD HL,80AFH

OUT (C),E

PUSH BC

LD C,(IX+0)

LD B,0

SRA C

JR C,DOT

LD A,0

JR POOT

LL :

CLS

LPO

LP1

LP2

รูปที่ 4.9 โปรแกรมสร้างภาพกราฟฟิค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DOT	LD	A, 0FFH
POOT	LD	(HL), A
	DEC	HL
	DJNZ	LP2
	POP	BC
	INC	E
	DEC	D
	JPNZ	LPO
	OUT	(0A1H), A
	HALT	

รูปที่ 4.9 (ต่อ) โปรแกรมสร้างภาพกราฟฟิก

4.5.2 ผลการทดลอง

ผลการทดลองการแสดงผลภาพกราฟฟิกที่เกิดขึ้นหน้าจอโทรทัศน์



รูปที่ 4.10 ผลการทดลองโปรแกรมสร้างภาพกราฟฟิก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทสรุป

5.1 บทสรุป

ชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด ประกอบด้วยส่วนของหน่วยความจำวิดีโอแรม ซึ่งมีหน่วยความจำขนาด 128 กิโลไบต์ เพื่อรับข้อมูลจากซิงเกิลบอร์ดซึ่งแบ่งหน่วยความจำออกเป็นวิดีโอแรม 1 และวิดีโอแรม 2 เพื่อใช้ในการอ่านและเขียนหน่วยความจำแล้วส่งข้อมูลไปยังวงจรเจนเนอเรเตอร์สี เพื่อสร้างสัญญาณและกำหนดลักษณะการแสดงผลภาพทางจอโทรทัศน์ ซึ่งชุดแสดงผลภาพสำหรับซิงเกิลบอร์ดนี้จะส่งสัญญาณเอาต์พุตจากวงจรเจนเนอเรเตอร์สีที่เป็นสัญญาณวิดีโอไปยังจอโทรทัศน์เพื่อแสดงผลภาพที่มีความละเอียดของภาพในระดับ 512×256 จุด และสามารถแสดงเฉดสีได้ 256 สี และสามารถแสดงผลภาพแบบกราฟฟิกและตัวอักษรได้ทำให้เกิดความสะดวกรวดเร็วในการแสดงผลภาพสำหรับซิงเกิลบอร์ด สามารถนำประยุกต์ใช้ในการแสดงผลภาพรูปแบบต่างๆ ได้เหมาะสำหรับนักศึกษาและผู้สนใจทั่วไปที่จะนำไปใช้งาน

5.2 ปัญหาและแนวทางแก้ไข

จากการดำเนินการสร้างและทดสอบโครงงานพบว่ามีปัญหาที่เกิดขึ้นหลายประการสามารถสรุปได้ดังนี้

1. ปัญหา การออกแบบวงจรต่างๆ ล้าช้า เนื่องจากไม่มีข้อมูลเกี่ยวกับอุปกรณ์ไอซีบางชนิด เช่น ไอซีเบอร์ SAA5020 ซึ่งเป็นไอซีเจนเนอเรเตอร์ที่จะนำมาใช้งาน

แนวทางแก้ไข ค้นหาข้อมูลเพิ่มเติมจากหนังสืออุปกรณ์และวงจรอิเล็กทรอนิกส์, เว็บไซต์ทางอินเทอร์เน็ตของบริษัทผู้ผลิต และจากอาจารย์ในภาควิชาครุศาสตร์วิศวกรรม

2. ปัญหา การสร้างสัญญาณของวงจรเจนเนอเรเตอร์สีสัญญาณที่ได้จะมีความผิดพลาดและเกิดสัญญาณรบกวน

แนวทางแก้ไข เพิ่มวงจรสร้างสัญญาณนาฬิกา 10 เมกะเฮิร์ตซ์ เพื่อป้อนให้กับวงจร

3. ปัญหา การทดลองของวงจรแอดเดรสเจนเนอเรเตอร์เกิดสัญญาณรบกวนในการทดลอง

แนวทางแก้ไข ออกแบบและสร้างแผ่นวงจรพิมพ์โดยทำให้พื้นที่กราวด์มาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. ปัญหา วงจรหน่วยความจำใช้อุปกรณ์ในวงจรมากและอุปกรณ์มีราคาแพง

แนวทางแก้ไข ปรับแต่งวงจรโดยนำอุปกรณ์ที่มีประสิทธิภาพใกล้เคียงกันและราคาต่ำนำมาประยุกต์ใช้งานแทน และให้อุปกรณ์แต่ละตัวทำงานอย่างเต็มประสิทธิภาพมากที่สุดขึ้น

5. ปัญหา ในการทำแผ่นวงจรพิมพ์โดยใช้โปรแกรม Protel 99SE ในขั้นตอนการออกแบบลายวงจรและอุปกรณ์ เกิดปัญหาในการเชื่อมต่อของลายวงจรผิดพลาดเมื่อนำมาประกอบวงจรแล้วไม่สามารถทำงานได้

แนวทางแก้ไข ตรวจสอบลายวงจรและการวางอุปกรณ์อย่างละเอียดถูกต้อง ก่อนที่จะจัดทำแผ่นวงจรพิมพ์และประกอบอุปกรณ์ในแผ่นวงจรพิมพ์

5.3 แนวทางการพัฒนา

1. ในการแสดงผลทางจอโทรทัศน์ จะแสดงผลได้ในระดับ 512×256 จุด และ 256 เชนติ ควรพัฒนาให้สามารถแสดงผลความละเอียดของภาพให้ได้มากขึ้น และสามารถแสดงความละเอียดของสีได้ชัดเจนขึ้น

2. การเชื่อมต่อระหว่างซิงเกิลบอร์ดและชุดแสดงผลภาพสำหรับซิงเกิลบอร์ดในการรับและส่งข้อมูลระหว่างหน่วยความจำมีข้อจำกัดในด้านอุปกรณ์ฮาร์ดแวร์ที่ใช้ในการส่งข้อมูลไม่สามารถรองรับการทำงานของซิงเกิลบอร์ดได้ทุกรุ่น ควรพัฒนาให้สามารถเชื่อมต่อกับอุปกรณ์ซิงเกิลบอร์ดได้ทุกรุ่นและมีความรวดเร็วในการรับส่งข้อมูลเพิ่มมากขึ้น

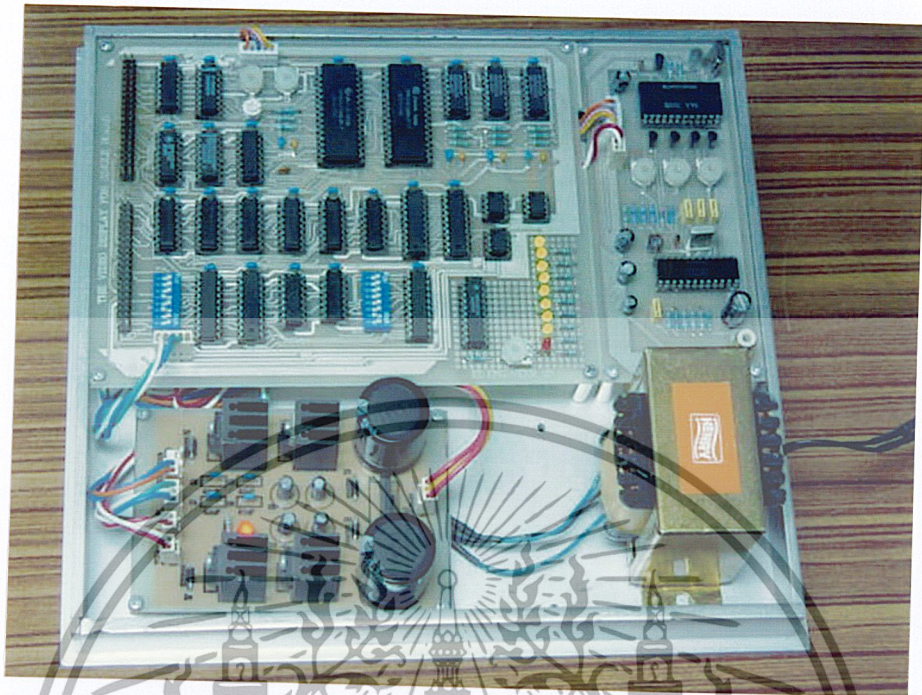
3. สัญญาณเอาต์พุตของวงจรชุดแสดงผลภาพสำหรับซิงเกิลบอร์ดเป็นสัญญาณวิดีโอเท่านั้น ควรพัฒนาให้มีความสามารถในการส่งสัญญาณเอาต์พุตที่เป็นสัญญาณอาร์เอฟ (ย่านความถี่ VHF) ได้ด้วย

บรรณานุกรม

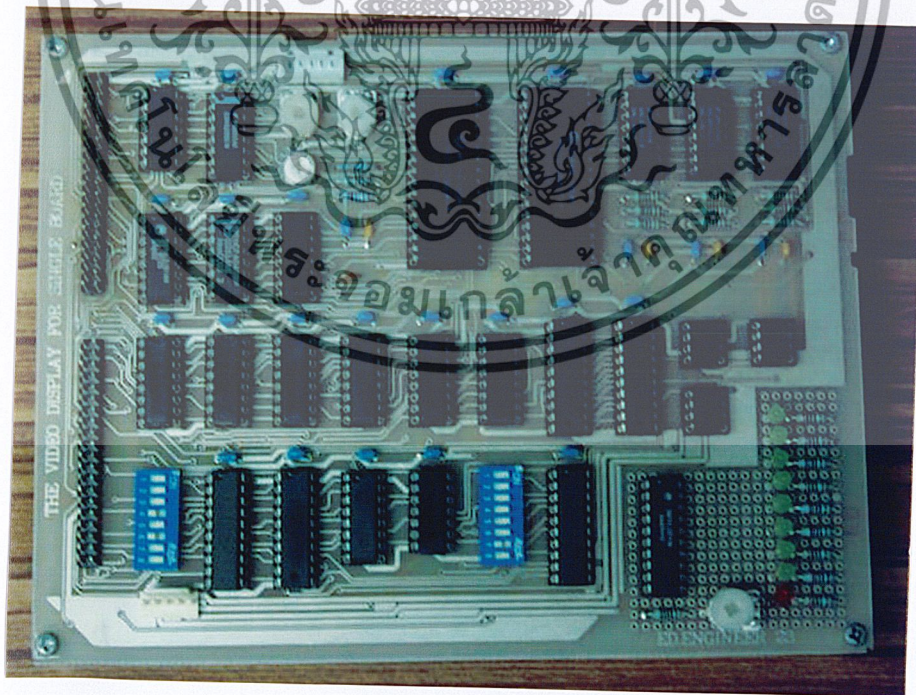
- จิรพงษ์ นามแสง. “โครงการแพตเทิร์นเจนเนอเรเตอร์สี.” *เซมิกอนดักเตอร์ อิเล็กทรอนิกส์*. 18(209) :
หน้า 152-156. 2543
- ณรงค์ ย่างสกุล. “เทคนิคการออกแบบวงจรดิจิทัลสร้างภาพบนจอโทรทัศน์ 1.” *เซมิกอนดักเตอร์
อิเล็กทรอนิกส์*. 11(143) : หน้า 71-76. 2537
- ณรงค์ ย่างสกุล. “เทคนิคการออกแบบวงจรดิจิทัลสร้างภาพบนจอโทรทัศน์ 2.” *เซมิกอนดักเตอร์
อิเล็กทรอนิกส์*. 11(144) : หน้า 65-71. 2537
- ปรีชาพล จันทะมุงคุณ และคณะ. “ดิจิทัลลอจิสติกส์โคป.” *ปริญญานิพนธ์ครุศาสตร์อุตสาหกรรมบัณฑิต สาขาวิชาอิเล็กทรอนิกส์และคอมพิวเตอร์, สถาบันเทคโนโลยีพระจอมเกล้า
เจ้าคุณทหารลาดกระบัง*. 2544
- พิพัฒน์ ประจัญสานต์ และคณะ. “ชุดอินเตอร์เฟส VGA สีและโมโนโครมสำหรับซิงเกิลบอร์ด.”
*ปริญญานิพนธ์ครุศาสตร์อุตสาหกรรมบัณฑิต สาขาวิชาวิศวกรรมโทรคมนาคม, สถาบัน
เทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง*. 2541
- วิบูลย์ ชื่นแขก. *ไมโครโปรเซสเซอร์*. กรุงเทพฯ: สถาบันเทคโนโลยีพระจอมเกล้าเจ้าพระนครเหนือ.
2532



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

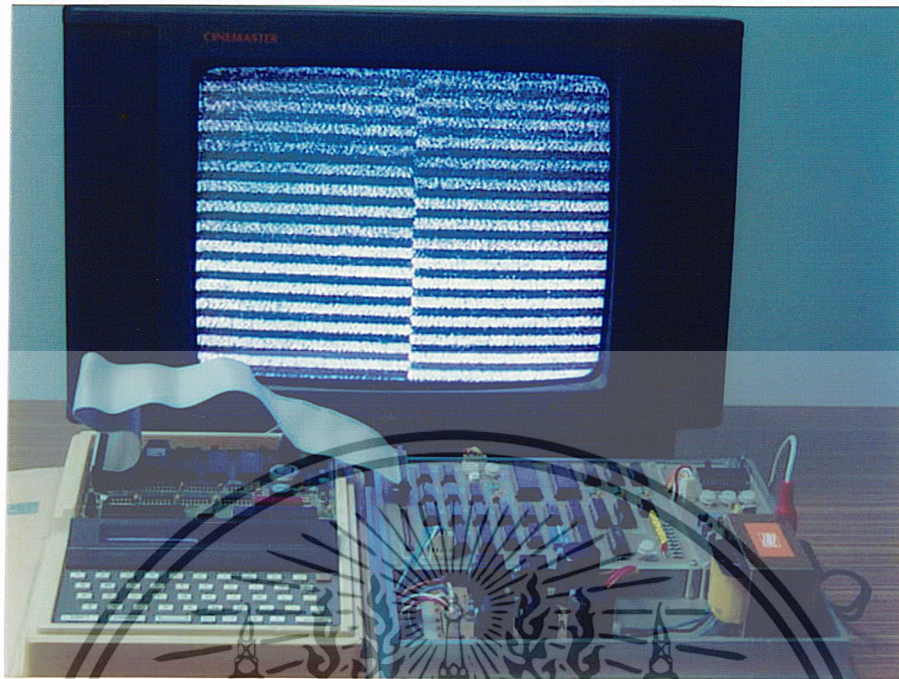


รูปที่ ก.1 ชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด



รูปที่ ก.2 วงจรวิดีโอแรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



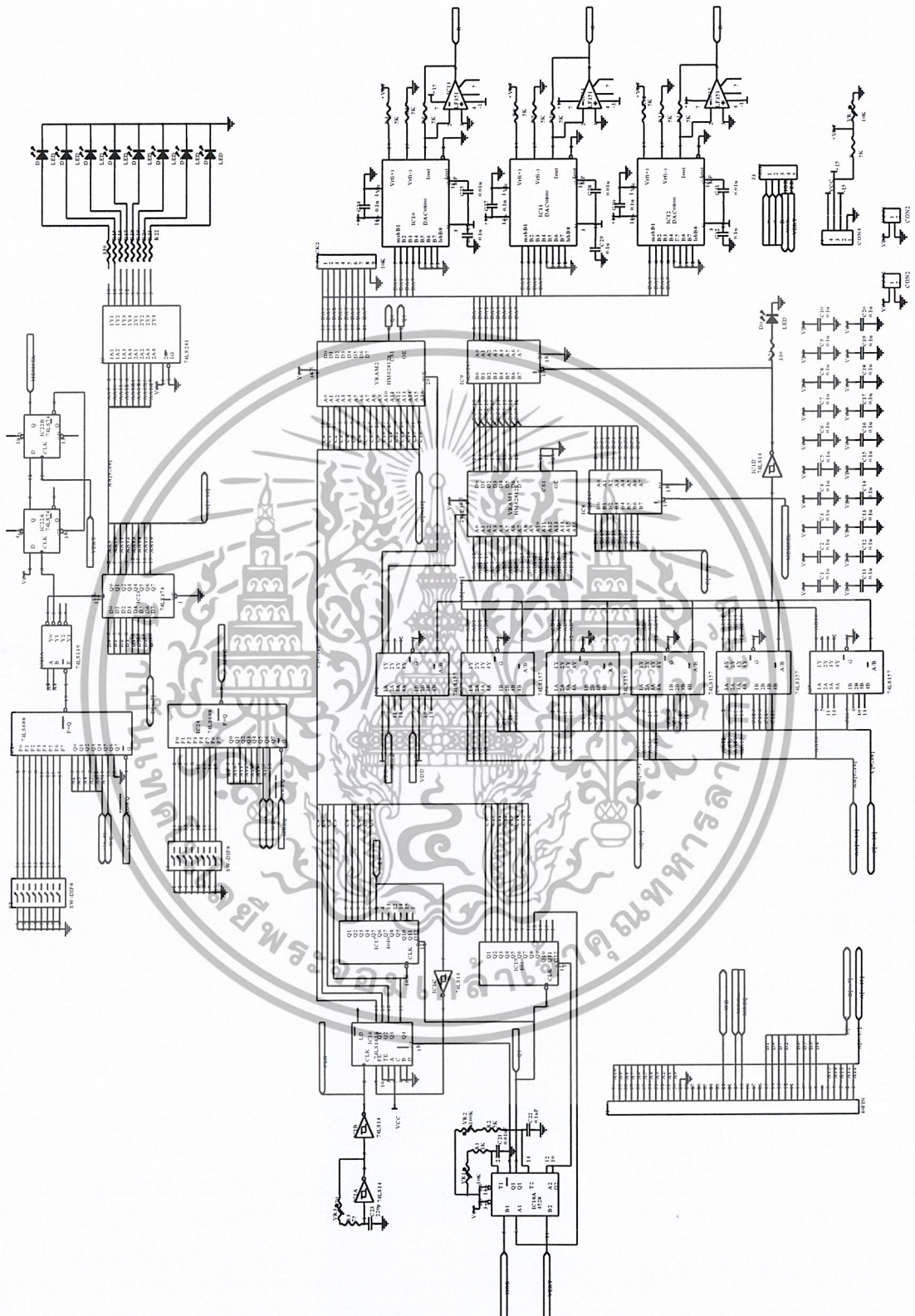
รูปที่ ก.3 การเชื่อมต่อชุดแสดงผลภาพกับโทรทัศน์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



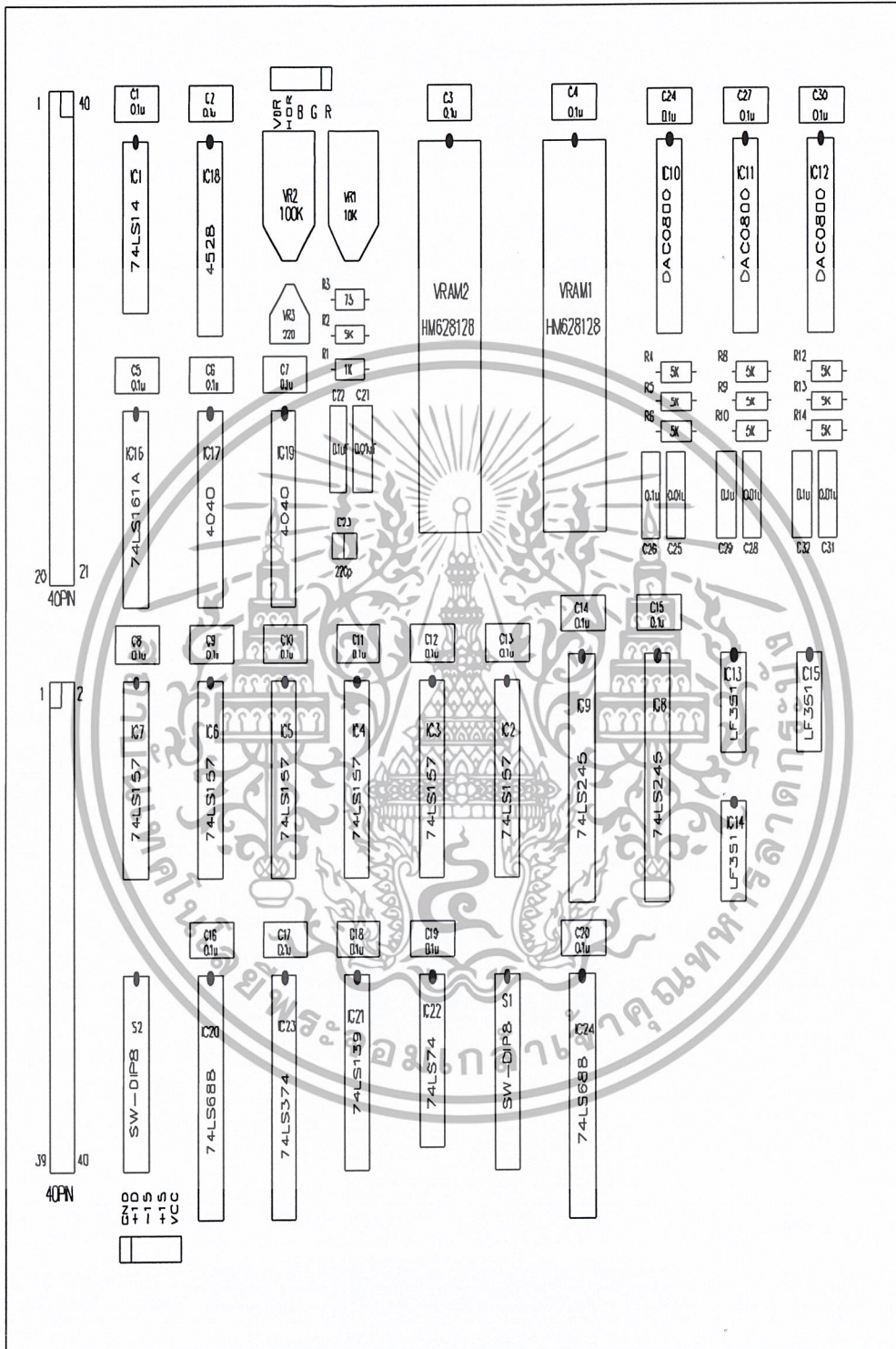
ภาคผนวก ข
วงจรและแผ่นวงจรพิมพ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



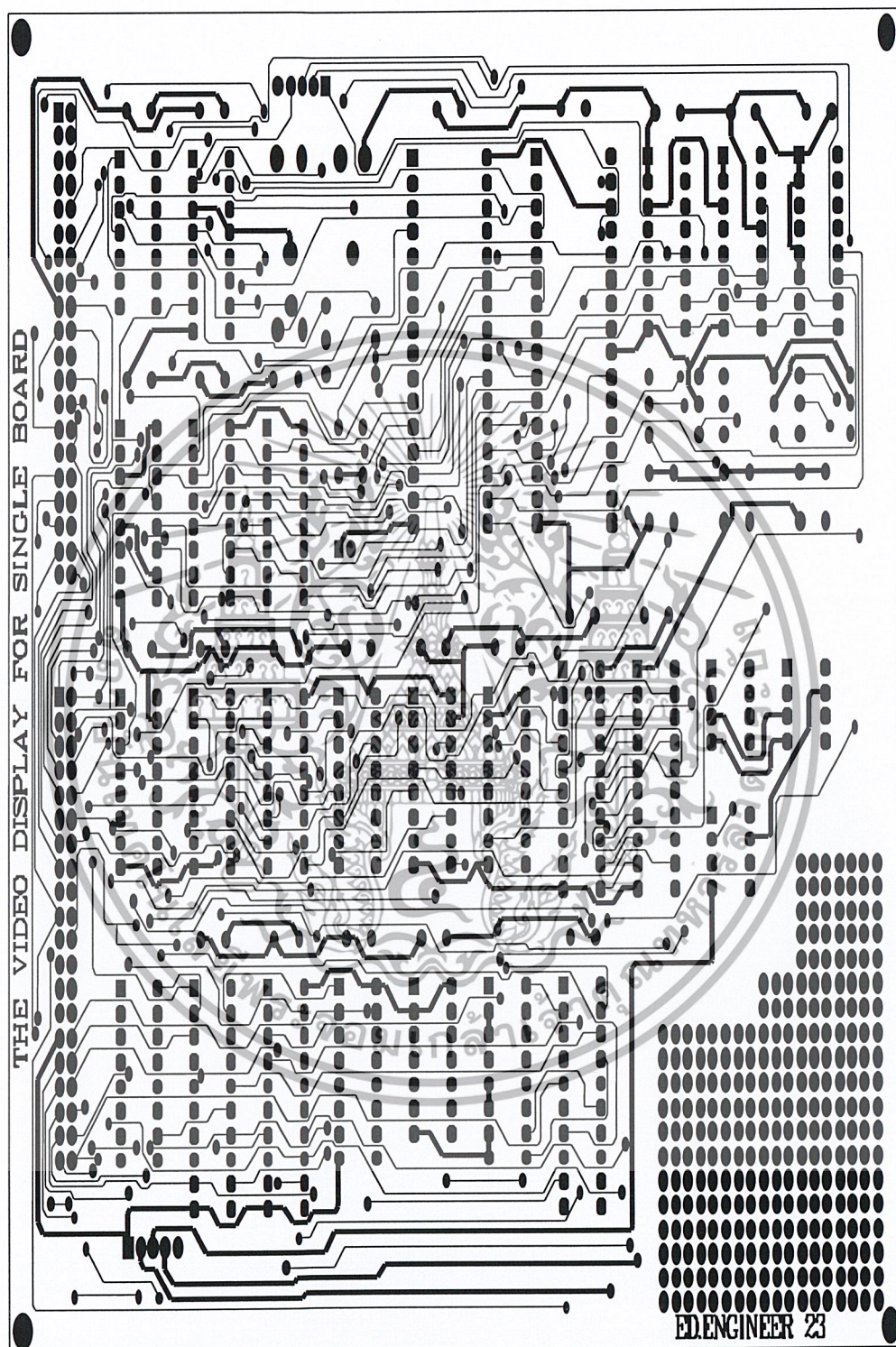
รูปที่ ข.2 วงจรชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



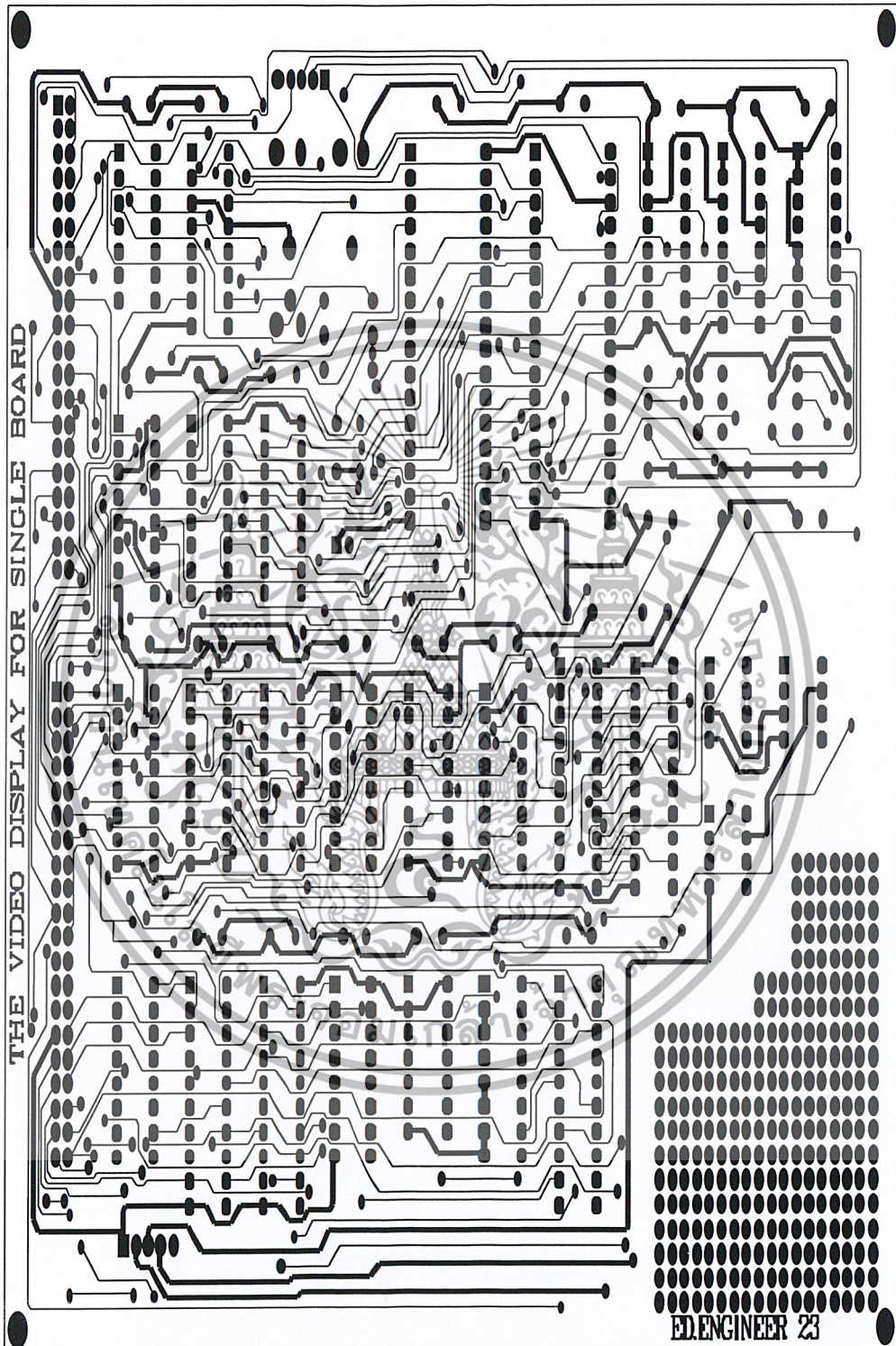
รูปที่ ข.2 การวางอุปกรณ์วงจรชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



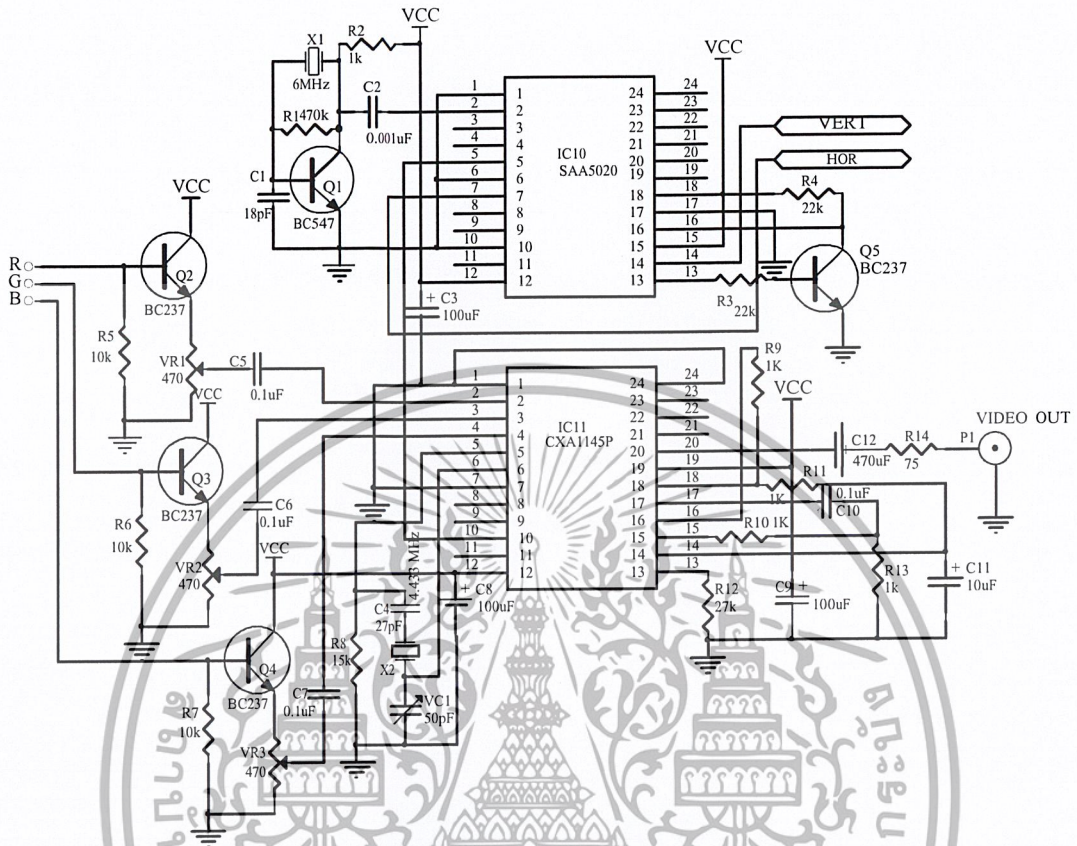
รูปที่ ข.3 แผงวงจรพิมพ์วงจรชุดแสดงผลภาพสำหรับซิงเกิลบอร์ดด้านบน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

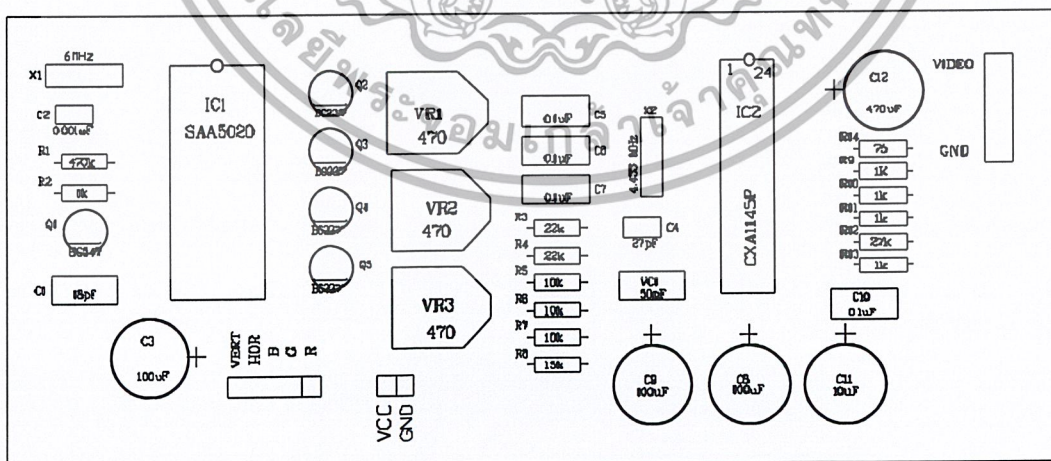


รูปที่ ข.4 แผงวงจรพิมพ์วงจรชุดแสดงผลภาพสำหรับซิงเกิลบอร์ดด้านล่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

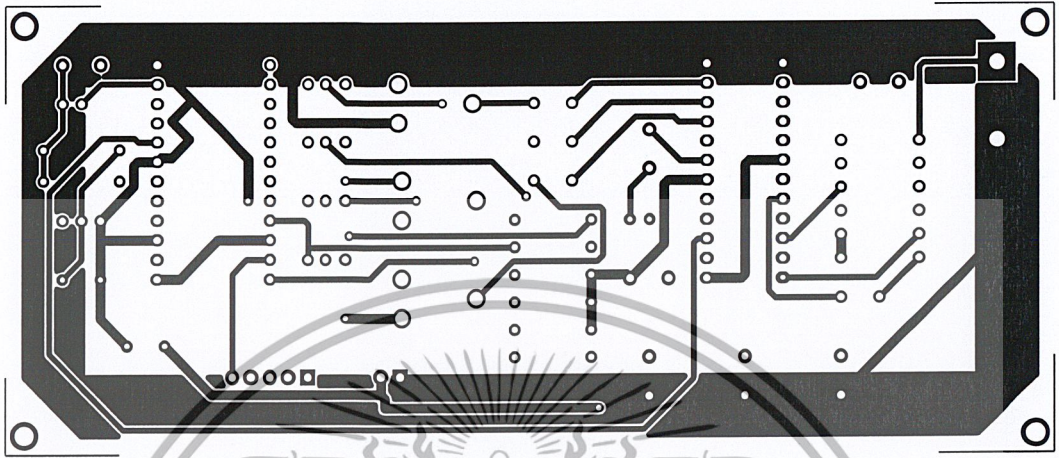


รูปที่ ข.5 รูปวงจรเจนเนอเรเตอร์

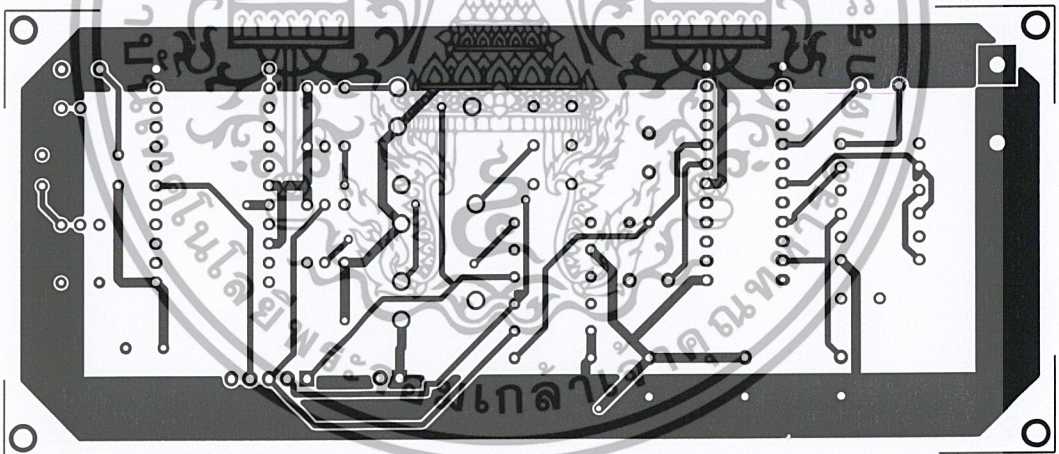


รูปที่ ข.6 การวางอุปกรณ์วงจรเจนเนอเรเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

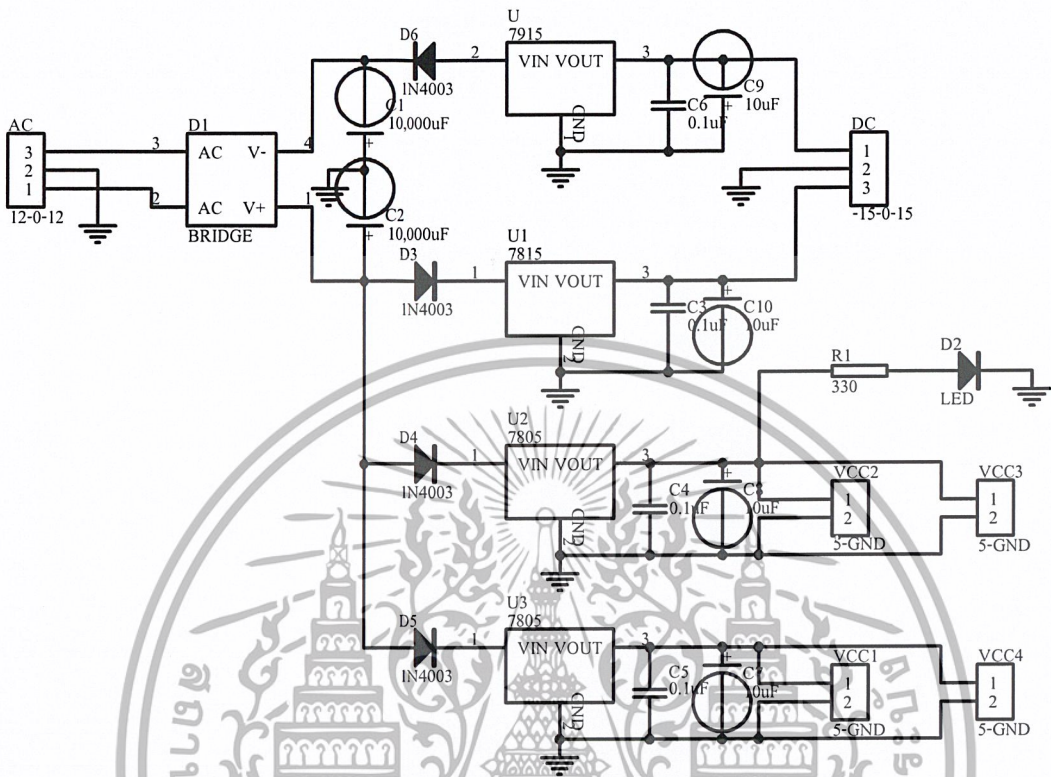


รูปที่ ข.7 แผ่นวงจรพิมพ์พลังงานเซลล์สุริยะด้านบน

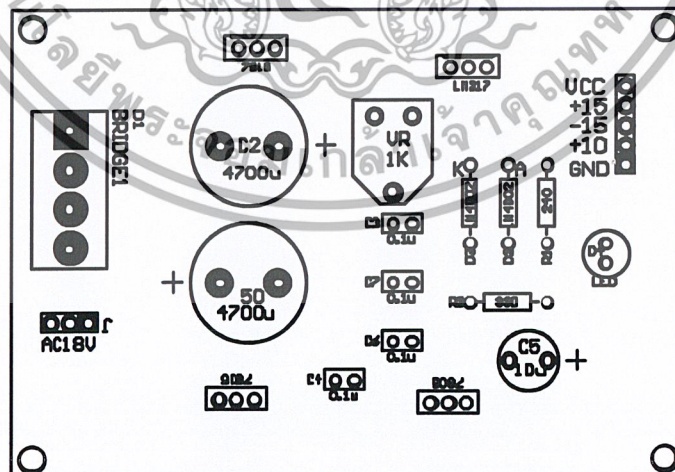


รูปที่ ข.8 แผ่นวงจรพิมพ์พลังงานเซลล์สุริยะด้านล่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

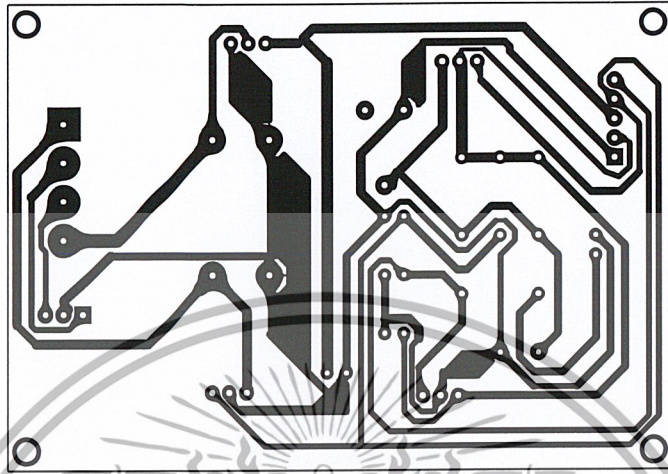


รูปที่ ข.9 วงจรแหล่งจ่ายไฟ



รูปที่ ข.10 การวางอุปกรณ์วงจรแหล่งจ่ายไฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ข.11 แผงวงจรพิมพ์วงจรแหล่งจ่ายไฟด้านล่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ ก.1 รายการอุปกรณ์ของวงจร

ชื่ออุปกรณ์	รายละเอียด	จำนวน
วงจรรวม		
IC1	74LS14	1 ตัว
IC2- IC5, IC3/1	74LS157	5 ตัว
IC6, IC7	74LS245	2 ตัว
IC8, IC9, IC3/3	DAC0808LCN	3 ตัว
IC10	SAA5020	1 ตัว
IC11	CXA1145P	1 ตัว
IC12, IC13	74LS161A	2 ตัว
IC14, IC15	4040	2 ตัว
IC16	4528	1 ตัว
IC17	74LS00	1 ตัว
IC18	74LS32	1 ตัว
IC19	74LS30	1 ตัว
IC20	74LS688	1 ตัว
IC21	74LS74	1 ตัว
1IC1-1IC3	LF351	3 ตัว
VRAM1,VRAM2	HM628128	2 ตัว
อุปกรณ์สารกึ่งตัวนำ		
LED 1- LED8	สีเขียว	7 ตัว
LED 9	สีแดง	
Q1	BC4557	1 ตัว
Q2- Q5	BC237	4 ตัว
ตัวเก็บประจุ		
C1	18 pF 50V เซรามิก	1 ตัว
C2	0.001 μ F 50 V โพลีเอสเตอร์	1 ตัว
C3, C8, C9	100 μ F 16 V อิเล็กโทรไลต์	3 ตัว
C4	27 pF 50 V เซรามิก	1 ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ ค.1 (ต่อ)รายการอุปกรณ์ของวงจร

ชื่ออุปกรณ์	รายละเอียด	จำนวน
ตัวเก็บประจุ		
1C1- 1C3, C5- C7, C9, 2C2, 2C3	0.1 μ F 50 V โพลีเอสเตอร์	9 ตัว
C11	10 μ F 25 V อิเล็กโทรไลต์	1 ตัว
C12	470 μ F 16 V อิเล็กโทรไลต์	1 ตัว
V C1	ทรินเมอร์ 50 pF	1 ตัว
ตัวความต้านทาน		
R1	470 $k\Omega$	1 ตัว
R2, R9- R11, R13, R15	1 $k\Omega$	6 ตัว
R2, R4	22 $k\Omega$	2 ตัว
R5- R7	10 $k\Omega$	3 ตัว
R8	15 $k\Omega$	1 ตัว
R12	27 $k\Omega$	1 ตัว
R14	75 $k\Omega$	1 ตัว
1 R1-1 R9, R16	5 $k\Omega$	10 ตัว
V R1-V R3	470 $k\Omega$	3 ตัว
V R4	20 $k\Omega$	1 ตัว
V R5	10 $k\Omega$	1 ตัว
V R6	100 $k\Omega$	1 ตัว
อุปกรณ์อื่นๆ		
X1	คริสตอล 6 MHz	1 ตัว
X2	คริสตอล 4.433 MHz	1 ตัว
S1	สวิตช์ SW-DIP8	1 ตัว
J1, J2	Connector 40 pin	2 ตัว
J3	Connector 6 pin	1 ตัว
W1	สายเพชชนิด 40 เส้น	1 ฟุต

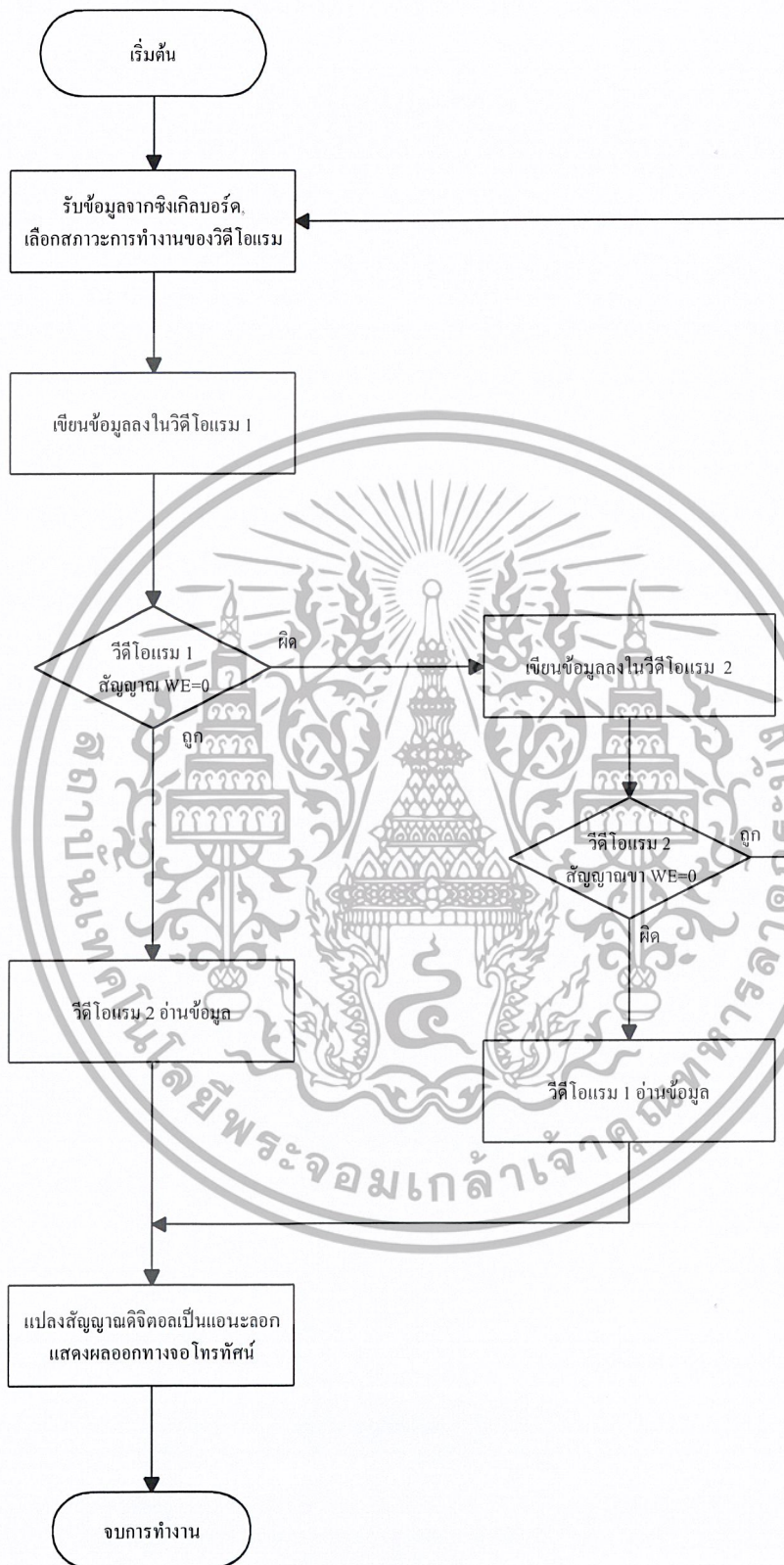
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ ค.2 รายการอุปกรณ์ของวงจรแหล่งจ่ายไฟ

ชื่ออุปกรณ์	รายละเอียด	จำนวน
อุปกรณ์สารกึ่งตัวนำ		
LED 1	สีแดง	1 ตัว
D1	ไดโอดบริดจ์	1 ตัว
IC1	7805	1 ตัว
IC2	7915	1 ตัว
IC3	7815	1 ตัว
IC4	317	1 ตัว
ตัวเก็บประจุ		
C1, C2	4700 μ F 25 V อิเล็กโทรไลต์	2 ตัว
C3, C4	47 μ F 25 V อิเล็กโทรไลต์	2 ตัว
C5, C7	220 μ F 25 V อิเล็กโทรไลต์	2 ตัว
C6, C8	10 μ F 25 V อิเล็กโทรไลต์	2 ตัว
ตัวความต้านทาน		
R1	4.7 k Ω	1 ตัว
R2	2.4 k Ω	5 ตัว
R3	330 k Ω	1 ตัว
VR1	1 k Ω	1 ตัว
อุปกรณ์อื่นๆ		
T1	หม้อแปลง 220 V /12-0-12 1mA	1 ตัว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้





รูปที่ ง.1 ฟังก์การทำงานของวีดีโอแรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก จ

คู่มือการใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คู่มือการใช้งาน
ชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด



สาขาวิชาอิเล็กทรอนิกส์และคอมพิวเตอร์
ภาควิชาครุศาสตร์วิศวกรรม คณะครุศาสตร์อุตสาหกรรม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

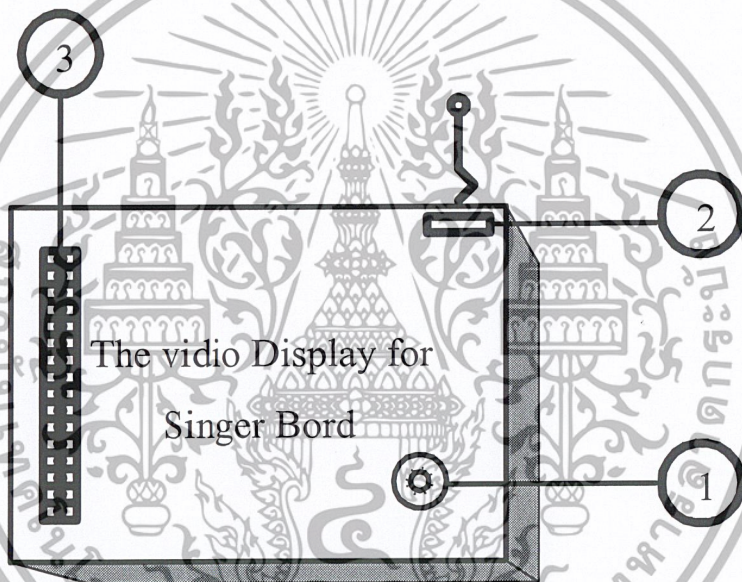
ปีการศึกษา 2545

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. คำแนะนำเบื้องต้น

ก่อนที่จะลงมือใช้งานชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด ควรทำการศึกษาการใช้งานจากคู่มือให้เข้าใจเพื่อให้แสดงผลการทำงานของสัญญาณภาพจากซิงเกิลบอร์ดได้ชัดเจนและถูกต้อง อีกทั้งเป็นการป้องกันการเสียหายที่อาจเกิดขึ้นกับอุปกรณ์ชุดแสดงผลภาพสำหรับซิงเกิลบอร์ดและจอโทรทัศน์

2. ส่วนประกอบและปุ่มควบคุม



รูปที่ จ.1 ส่วนประกอบและสายเชื่อมต่อชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด

จากรูปที่ จ.1 มีรายละเอียดดังนี้

1. จุดต่อสายสัญญาณวิดีโอ
2. สวิตช์เปิด-ปิดเครื่อง (แหล่งจ่ายไฟ 220 โวลต์)
3. คอนเน็คเตอร์ 40 ขาเพื่อรับสัญญาณจากซิงเกิลบอร์ด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. การติดตั้งและการใช้งาน

- 3.1 ต่อสายสัญญาณระหว่างซิงเกิลบอร์ดเข้ากับชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด
- 3.2 เสียบปลั๊กเพื่อป้อนกระแสไฟให้ชุดแสดงผลภาพสำหรับซิงเกิลบอร์ดเพื่อเริ่มการทำงาน
- 3.3 ป้อนโปรแกรมให้กับซิงเกิลบอร์ดเพื่อแสดงผลการทำงาน
- 3.4 ต่อสายสัญญาณวิดีโอระหว่างชุดแสดงผลภาพสำหรับซิงเกิลบอร์ดและโทรทัศน์ที่ช่องสัญญาณวิดีโออินพุต
- 3.5 เมื่อภาพแสดงผลที่จอโทรทัศน์สามารถปรับความละเอียดของภาพได้ที่ค่า VR1, VR2, VR3 ในวงจรเจเนอเรเตอร์
- 3.6 หากต้องการที่จะเขียนโปรแกรมใหม่เพิ่มเติมต้องทำการเคลียร์หน้าจอของชุดแสดงผลภาพโดยใช้โปรแกรมดังต่อไปนี้

โปรแกรมเคลียร์หน้าจอ

```

LD      B,0
LD      C,0A0H
LOOP:  OUT    (C),B
      PUSH   BC
      LD     HL,0F000H
      LD     DE,8000H
      LD     BC,512
      LDIR
      POP    BC
      DJNZ   LOOP1
      OUT    (0A1H),A
      LD     B,0
      LD     D,0
      LD     C,0A0H
      LD     HL,8000H
      LD     IX,8100H
LOOP2:  OUT    (C),D
      LD     (HL),A
      INC    HL
      INC    D
      DJNZ   LOOP2
      OUT    (0A1H),A
      HALT
  
```

รูปที่ จ.2 โปรแกรมเคลียร์หน้าจอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 3.7 เมื่อเคลียร์หน้าจอแล้วสามารถป้อนโปรแกรมใหม่โดยทำตามขั้นตอนข้อที่ 3.3
- 3.6 เมื่อใช้งานชุดแสดงผลภาพเสร็จแล้ว ให้ทำการถอดปลั๊กไฟของเครื่องออกทุกครั้ง

4. การแก้ปัญหาเบื้องต้น

เมื่อท่านประสบปัญหาในการใช้งานชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด สามารถตรวจสอบแนวทางการแก้ไขปัญหามาตรฐานได้จากตารางข้างล่างนี้

อาการ	สาเหตุและ/หรือวิธีแก้ไข
จอโทรทัศน์ไม่มีภาพ	ต่อสายสัญญาณวิดีโอ (AV) ไม่ถูกต้อง, ไม่มีไฟเลี้ยงวงจร, เลือกการทำงานของระบบโทรทัศน์ไม่ถูกต้อง
สัญญาณภาพเพี้ยน	ปรับค่า VR ที่วงจรเงินเนอเรเตอร์ไม่ถูกต้อง
ภาพที่ปรากฏไม่มีสี	ตรวจสอบวงจรเงินเนอเรเตอร์

5. การดูแลรักษาและข้อควรระวัง

5.1 การดูแลรักษา

- เก็บสายสัญญาณที่ใช้ในการเชื่อมต่อในกล่องที่เตรียมไว้ให้เสมอ
- ถอดปลั๊กทุกครั้งหลังการใช้งาน
- เช็ดทำความสะอาดเครื่องด้วยผ้านุ่มหรือแปลงขนนุ่มขนาดเล็ก อย่าใช้สารใดๆ ในการทำความสะอาด

5.2 ข้อควรระวัง

- ควรตรวจสอบระบบของโทรทัศน์ที่นำมาแสดงผลว่าสามารถใช้งานร่วมกับซิงเกิลบอร์ดได้
- ต่อชุดแสดงผลภาพสำหรับซิงเกิลบอร์ดกับอุปกรณ์ร่วมต่างๆ ให้เรียบร้อยก่อนเสียบปลั๊กไฟ
- อุปกรณ์ไอซีบางตัวเช่น ไอซี HM628128 มีราคาสูงและหาซื้อยากควรใช้งานด้วยความระมัดระวัง
- หากต่ออุปกรณ์ครบแล้วไม่เกิดการทำงานใดๆ ควรถอดปลั๊กชุดแสดงผลภาพสำหรับซิงเกิลบอร์ดก่อนทำการตรวจสอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. ข้อมูลจำเพาะ

คุณสมบัติ	รายละเอียด
สายสัญญาณการรับ-ส่ง ข้อมูล	ใช้สายแพรสำหรับพอร์ตแบบ 40 pin เชื่อมต่อระหว่างซิงเกิลบอร์ดและชุดแสดงผลภาพสำหรับซิงเกิลบอร์ด
ส่วนแสดงผล	ใช้จอโทรทัศน์ในระบบสัญญาณวิดีโอ
การแสดงผลสถานะการทำงาน	ใช้แอลอีดีเป็นตัวแสดงผลสถานะการทำงาน
แหล่งจ่ายไฟ	ไฟฟ้ากระแสสลับ 220 โวลต์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ก
รายละเอียดและคุณสมบัติของอุปกรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



June 1999

DAC0800/DAC0802 8-Bit Digital-to-Analog Converters

General Description

The DAC0800 series are monolithic 8-bit high-speed current-output digital-to-analog converters (DAC) featuring typical settling times of 100 ns. When used as a multiplying DAC, monotonic performance over a 40 to 1 reference current range is possible. The DAC0800 series also features high compliance complementary current outputs to allow differential output voltages of 20 V_{p-p} with simple resistor loads as shown in Figure 1. The reference-to-full-scale current matching of better than ± 1 LSB eliminates the need for full-scale trims in most applications while the nonlinearities of better than $\pm 0.1\%$ over temperature minimizes system error accumulations.

The noise immune inputs of the DAC0800 series will accept TTL levels with the logic threshold pin, V_{LC} , grounded. Changing the V_{LC} potential will allow direct interface to other logic families. The performance and characteristics of the device are essentially unchanged over the full ± 4.5 V to ± 18 V power supply range; power dissipation is only 33 mW with ± 5 V supplies and is independent of the logic input states.

The DAC0800, DAC0802, DAC0800C and DAC0802C are a direct replacement for the DAC-08, DAC-08A, DAC-08C, and DAC-08H, respectively.

Features

- Fast settling output current: 100 ns
- Full scale error: ± 1 LSB
- Nonlinearity over temperature: $\pm 0.1\%$
- Full scale current drift: ± 10 ppm/°C
- High output compliance: -10 V to $+18$ V
- Complementary current outputs
- Interface directly with TTL, CMOS, PMOS and others
- 2 quadrant wide range multiplying capability
- Wide power supply range: ± 4.5 V to ± 18 V
- Low power consumption: 33 mW at ± 5 V
- Low cost

Typical Applications

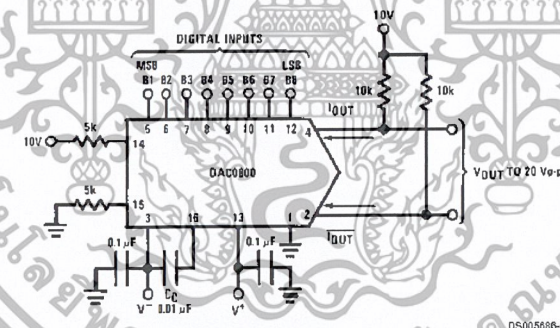


FIGURE 1. ± 20 V_{p-p} Output Digital-to-Analog Converter (Note 5)

Ordering Information

Non-Linearity	Temperature Range	Order Numbers				
		J Package (J16A) (Note 1)	N Package (N16E) (Note 1)	SO Package (M16A)		
$\pm 0.1\%$ FS	$0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$	DAC0802LCJ	DAC-08HQ	DAC0802LCN	DAC-08HP	DAC0802LCM
$\pm 0.19\%$ FS	$-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	DAC0800LJ	DAC-08Q			
$\pm 0.19\%$ FS	$0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$	DAC0800LCJ	DAC-08EQ	DAC0800LCN	DAC-08EP	DAC0800LCM

Note 1: Devices may be ordered by using either order number.

DAC0800/DAC0802 8-Bit Digital-to-Analog Converters

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Note 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage ($V^- - V^+$)	$\pm 18V$ or $36V$
Power Dissipation (Note 3)	500 mW
Reference Input Differential Voltage (V_{14} to V_{15})	V^- to V^+
Reference Input Common-Mode Range (V_{14} , V_{15})	V^- to V^+
Reference Input Current	5 mA
Logic Inputs	V^- to V^+ plus $36V$
Analog Current Outputs ($V_S = -15V$)	4.25 mA
ESD Susceptibility (Note 4)	TBD V

Storage Temperature	$-65^\circ C$ to $+150^\circ C$
Lead Temp. (Soldering, 10 seconds)	
Dual-In-Line Package (plastic)	$260^\circ C$
Dual-In-Line Package (ceramic)	$300^\circ C$
Surface Mount Package	
Vapor Phase (60 seconds)	$215^\circ C$
Infrared (15 seconds)	$220^\circ C$

Operating Conditions (Note 2)

	Min	Max	Units
Temperature (T_A)			
DAC0800L	-55	+125	$^\circ C$
DAC0800LC	0	+70	$^\circ C$
DAC0802LC	0	+70	$^\circ C$

Electrical Characteristics

The following specifications apply for $V_S = \pm 15V$, $I_{REF} = 2$ mA and $T_{MIN} \leq T_A \leq T_{MAX}$ unless otherwise specified. Output characteristics refer to both I_{OUT} and I_{OUT-} .

Symbol	Parameter	Conditions	DAC0802LC			DAC0800L/ DAC0800LC			Units
			Min	Typ	Max	Min	Typ	Max	
	Resolution		8	8	8	8	8	8	Bits
	Monotonicity		8	8	8	8	8	8	Bits
	Nonlinearity				± 0.1			± 0.19	%FS
t_s	Settling Time	To $\pm 1/2$ LSB, All Bits Switched "ON" or "OFF", $T_A = 25^\circ C$		100	135				ns
		DAC0800L				100	135		ns
		DAC0800LC				100	150		ns
t_{PLH} , t_{PHL}	Propagation Delay Each Bit	$T_A = 25^\circ C$		35	60		35	60	ns
	All Bits Switched			35	60		35	60	ns
TC_{FS}	Full Scale Tempco			± 10	± 50		± 10	± 50	ppm/ $^\circ C$
V_{OC}	Output Voltage Compliance	Full Scale Current Change $< 1/2$ LSB, $R_{OUT} > 20$ M Ω Typ	-10		18	-10		18	V
I_{FS4}	Full Scale Current	$V_{REF} = 10,000V$, $R_{14} = 5,000$ k Ω $R_{15} = 5,000$ k Ω , $T_A = 25^\circ C$	1.984	1.992	2.000	1.94	1.99	2.04	mA
I_{FS5}	Full Scale Symmetry	$I_{FS4} - I_{FS2}$		± 0.5	± 4.0		± 1	± 8.0	μA
I_{ZS}	Zero Scale Current			0.1	1.0		0.2	2.0	μA
I_{FSR}	Output Current Range	$V^- = -5V$ $V^- = -8V$ to $-16V$	0	2.0	2.1	0	2.0	2.1	mA
			0	2.0	4.2	0	2.0	4.2	mA
V_{IL}	Logic Input Levels								
	Logic "0"	$V_{LC} = 0V$			0.8			0.8	V
V_{IH}	Logic "1"		2.0		2.0	2.0			V
I_{IL}	Logic Input Current	$V_{LC} = 0V$							
	Logic "0"	$-10V \leq V_{IN} \leq +0.8V$		-2.0	-10		-2.0	-10	μA
I_{IH}	Logic "1"	$2V \leq V_{IN} \leq +18V$		0.002	10		0.002	10	μA
V_{IS}	Logic Input Swing	$V^- = -15V$	-10		18	-10		18	V
V_{THR}	Logic Threshold Range	$V_S = \pm 15V$	-10		13.5	-10		13.5	V
I_{15}	Reference Bias Current			-1.0	-3.0		-1.0	-3.0	μA
dI/dt	Reference Input Slew Rate	(Figure 1f)	4.0	8.0		4.0	8.0		mA/ μs
PSS_{IFS+}	Power Supply Sensitivity	$4.5VsV \leq 18V$		0.0001	0.01		0.0001	0.01	%/%
PSS_{IFS-}		$-4.5VsV \leq 18V$ $I_{REF} = 1mA$		0.0001	0.01		0.0001	0.01	%/%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics (Continued)

The following specifications apply for $V_S = \pm 15V$, $I_{REF} = 2\text{ mA}$ and $T_{MIN} \leq T_A \leq T_{MAX}$ unless otherwise specified. Output characteristics refer to both I_{OUT+} and I_{OUT-} .

Symbol	Parameter	Conditions	DAC0802LC			DAC0800L/ DAC0800LC			Units
			Min	Typ	Max	Min	Typ	Max	
I_+ I_-	Power Supply Current	$V_S = \pm 5V$, $I_{REF} = 1\text{ mA}$		2.3	3.8		2.3	3.8	mA
				-4.3	-5.8		-4.3	-5.8	mA
		$V_S = 5V$, $-15V$, $I_{REF} = 2\text{ mA}$		2.4	3.8		2.4	3.8	mA
				-6.4	-7.8		-6.4	-7.8	mA
		$V_S = \pm 15V$, $I_{REF} = 2\text{ mA}$		2.5	3.8		2.5	3.8	mA
				-6.5	-7.8		-6.5	-7.8	mA
P_D	Power Dissipation	$\pm 5V$, $I_{REF} = 1\text{ mA}$		33	48		33	48	mW
		$5V$, $-15V$, $I_{REF} = 2\text{ mA}$		108	136		108	136	mW
		$\pm 15V$, $I_{REF} = 2\text{ mA}$		135	174		135	174	mW

Note 2: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.

Note 3: The maximum junction temperature of the DAC0800 and DAC0802 is 125 °C. For operating at elevated temperatures, devices in the Dual-In-Line J package must be derated based on a thermal resistance of 100 °C/W, junction-to-ambient, 175 °C/W for the molded Dual-In-Line N package and 100 °C/W for the Small Outline M package.

Note 4: Human body model, 100 pF discharged through a 1.5 k Ω resistor.

Note 5: Pin-out numbers for the DAC0800X represent the Dual-In-Line package. The Small Outline package pin-out differs from the Dual-In-Line package.

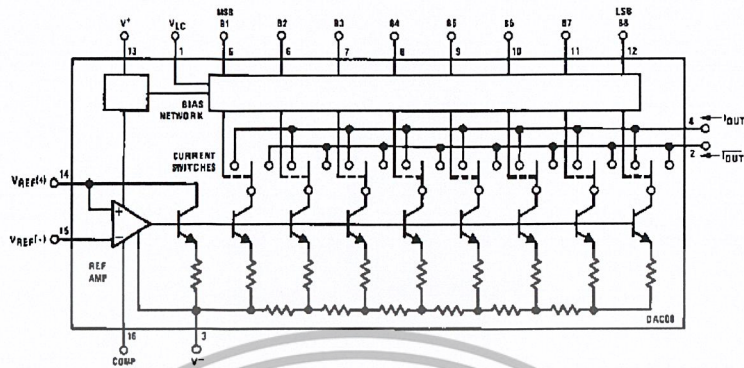
Connection Diagrams



See Ordering Information

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

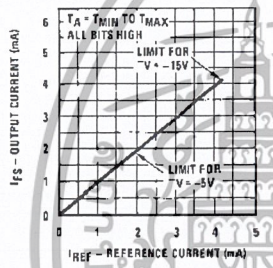
Block Diagram (Note 5)



DS005686-2

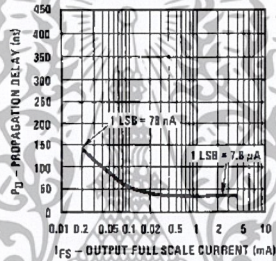
Typical Performance Characteristics

Full Scale Current vs Reference Current



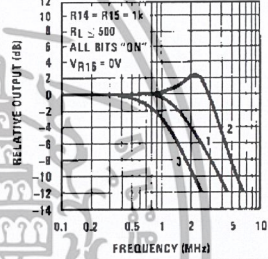
DS005686-22

LSB Propagation Delay vs IFS



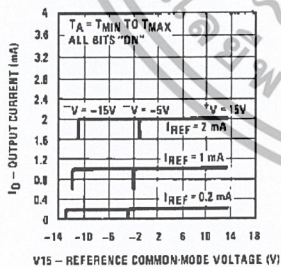
DS005686-23

Reference Input Frequency Response



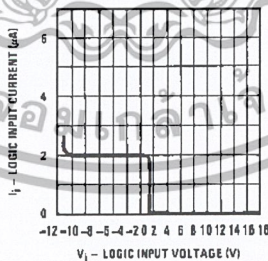
DS005686-24

Reference Amp Common-Mode Range



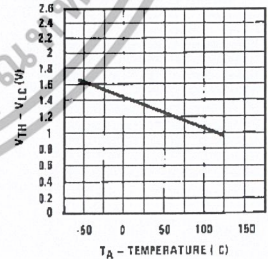
DS005686-25

Logic Input Current vs Input Voltage



DS005686-26

VTH - VIL vs Temperature

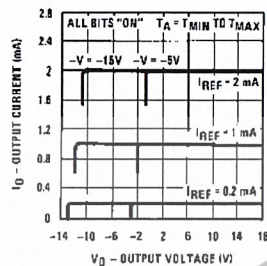


DS005686-27

Note. Positive common-mode range is always (V+) - 1.5V.

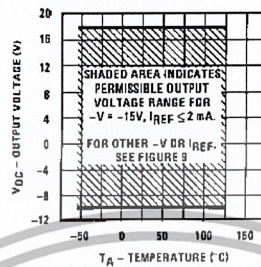
Typical Performance Characteristics (Continued)

Output Current vs Output Voltage (Output Voltage Compliance)



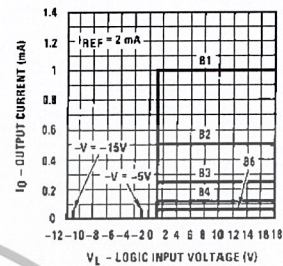
DS005686-28

Output Voltage Compliance vs Temperature



DS005686-29

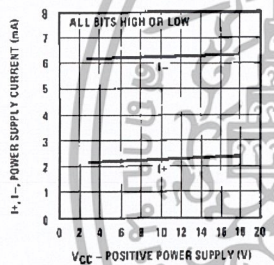
Bit Transfer Characteristics



DS005686-30

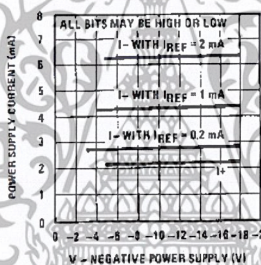
Note: B1-B8 have identical transfer characteristics. Bits are fully switched with less than $\frac{1}{2}$ LSB error at less than ± 100 mV from actual threshold. These switching points are guaranteed to lie between 0.5 and 2V over the operating temperature range ($V_{LC} = 0V$).

Power Supply Current vs +V



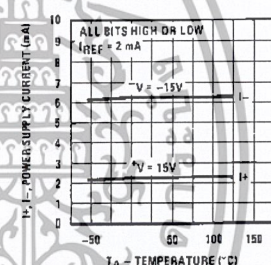
DS005686-31

Power Supply Current vs -V



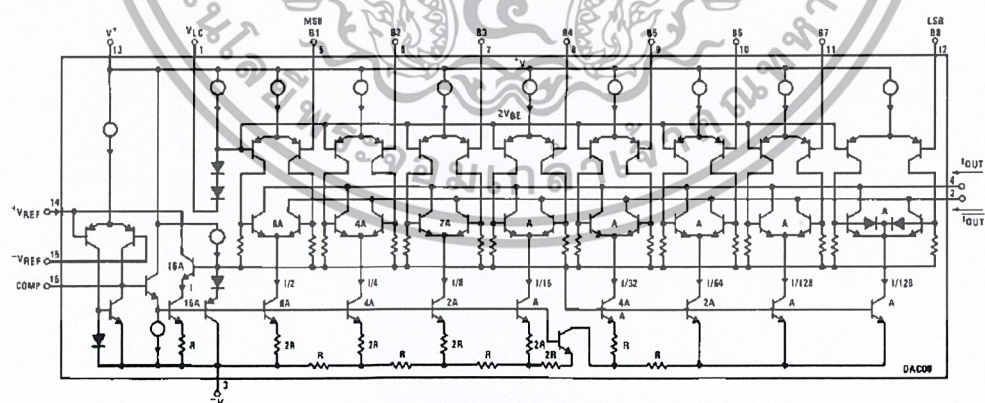
DS005686-32

Power Supply Current vs Temperature



DS005686-33

Equivalent Circuit

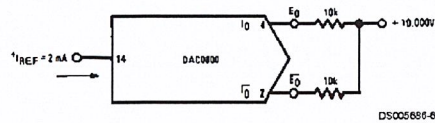


DS005686-15

FIGURE 2.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

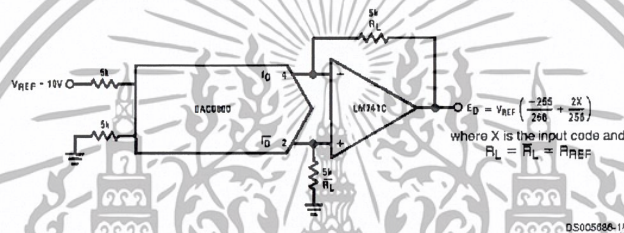
Typical Applications (Continued)



DS005680-6

	B1	B2	B3	B4	B5	B6	B7	B8	E_o	$\bar{E}_o$
Pos. Full Scale	1	1	1	1	1	1	1	1	-9.920	+10.000
Pos. Full Scale-LSB	1	1	1	1	1	1	1	0	-9.840	+9.920
Zero Scale+LSB	1	0	0	0	0	0	0	1	-0.080	+0.160
Zero Scale	1	0	0	0	0	0	0	0	0.000	+0.080
Zero Scale-LSB	0	1	1	1	1	1	1	1	+0.080	0.000
Neg. Full Scale+LSB	0	0	0	0	0	0	0	1	+9.920	-9.840
Neg. Full Scale	0	0	0	0	0	0	0	0	+10.000	-9.920

FIGURE 7. Basic Bipolar Output Operation (Note 5)

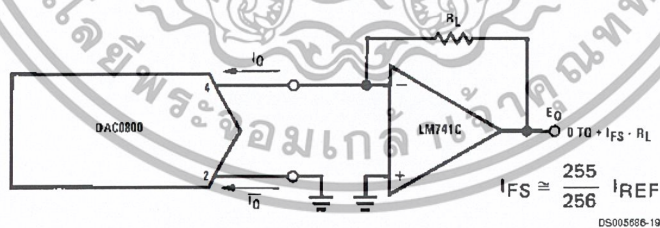


DS005680-18

If $R_L = \bar{R}_L$ within $\pm 0.05\%$, output is symmetrical about ground

	B1	B2	B3	B4	B5	B6	B7	B8	E_o
Pos. Full Scale	1	1	1	1	1	1	1	1	+9.960
Pos. Full Scale-LSB	1	1	1	1	1	1	1	0	+9.880
(+)Zero Scale	1	0	0	0	0	0	0	0	+0.040
(-)Zero Scale	0	1	1	1	1	1	1	1	-0.040
Neg. Full Scale+LSB	0	0	0	0	0	0	0	1	-9.880
Neg. Full Scale	0	0	0	0	0	0	0	0	-9.960

FIGURE 8. Symmetrical Offset Binary Operation (Note 5)



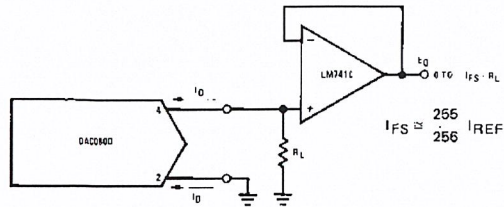
DS005680-19

For complementary output (operation as negative logic DAC), connect inverting input of op amp to I_O (pin 2), connect I_O (pin 4) to ground.

FIGURE 9. Positive Low Impedance Output Operation (Note 5)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

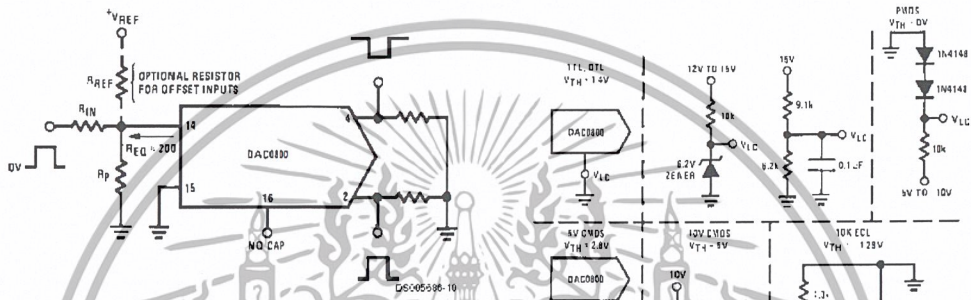
Typical Applications (Continued)



DS005685-20

For complementary output (operation as a negative logic DAC) connect non-inverting input of op amp to I_O (pin 2); connect I_O (pin 4) to ground.

FIGURE 10. Negative Low Impedance Output Operation (Note 5)

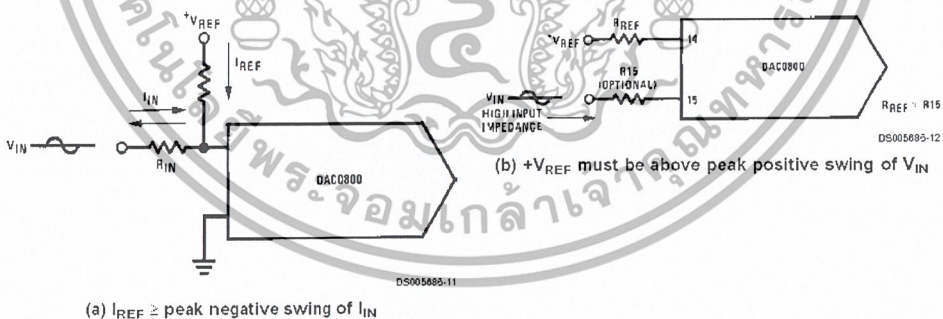


Typical values: $R_{REF} = 5k\Omega$, $V_{IN} = 10V$

FIGURE 11. Pulsed Reference Operation (Note 5)

$V_{TH} = V_{LC} + 1.4V$
 $15V$ CMOS, HTL, HN1L
 $V_{TH} = 7.6V$
 Note: Do not exceed negative logic input range of DAC.

FIGURE 12. Interfacing with Various Logic Families



(a) $I_{REF} \geq$ peak negative swing of I_{IN}

(b) $+V_{REF}$ must be above peak positive swing of V_{IN}

FIGURE 13. Accommodating Bipolar References (Note 5)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Applications (Continued)

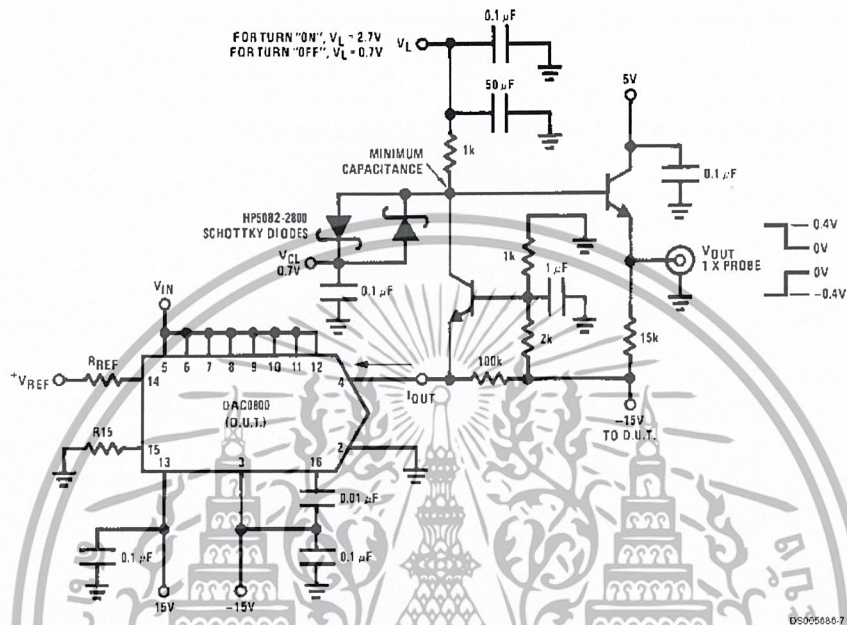


FIGURE 14. Settling Time Measurement (Note 5)

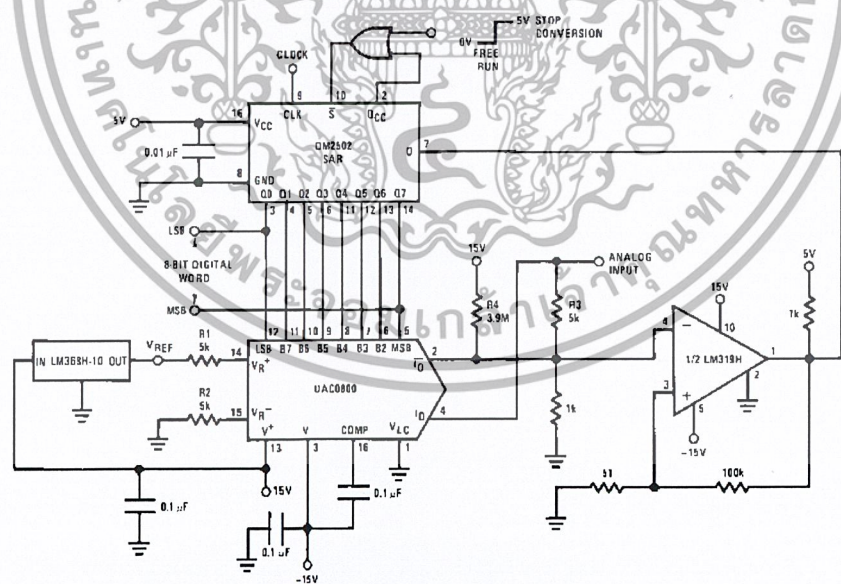
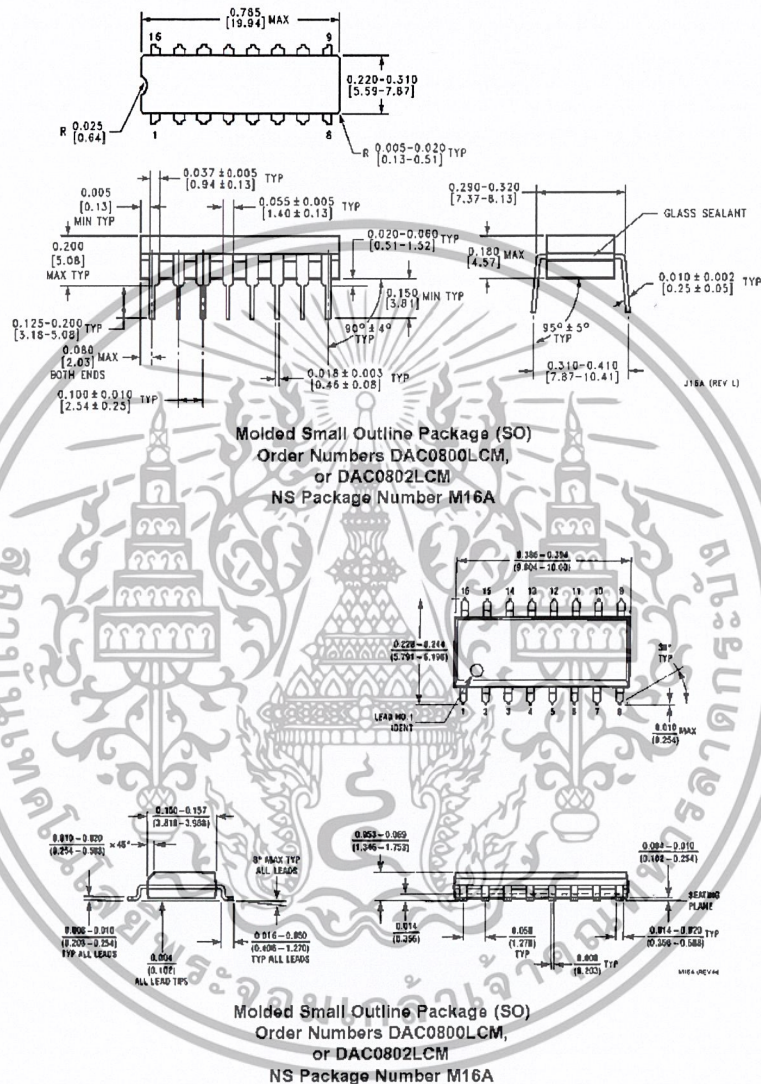


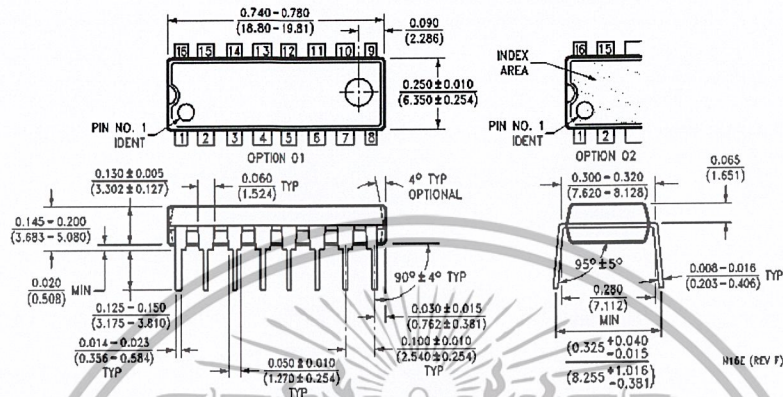
FIGURE 15. A Complete 2 μs Conversion Time, 8-Bit A/D Converter (Note 5)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DAC0800/DAC0802

Physical Dimensions inches (millimeters) unless otherwise noted

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)

Molded Dual-In-Line Package
Order Numbers DAC0800, DAC0802
NS Package Number N16E

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT AND GENERAL COUNSEL OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

National Semiconductor Corporation
Americas
Email: support@nsc.com

www.national.com

National Semiconductor Europe
Fax: +49 (0) 180-530 85 86
Email: europe.support@nsc.com
Deutsch Tel: +49 (0) 69 9508 6208
English Tel: +44 (0) 870 24 0 2171
Français Tel: +33 (0) 1 41 91 8790

National Semiconductor Asia Pacific Customer Response Group
Tel: 65-2544466
Fax: 65-2504466
Email: ap.support@nsc.com

National Semiconductor Japan Ltd.
Tel: 81-3-5639-7560
Fax: 81-3-5639-7507

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FAIRCHILD
SEMICONDUCTOR™

October 1987
Revised March 2002

CD4020BC • CD4040BC • CD4060BC

14-Stage Ripple Carry Binary Counters • 12-Stage Ripple Carry Binary Counters • 14-Stage Ripple Carry Binary Counters

General Description

The CD4020BC, CD4060BC are 14-stage ripple carry binary counters, and the CD4040BC is a 12-stage ripple carry binary counter. The counters are advanced one count on the negative transition of each clock pulse. The counters are reset to the zero state by a logical "1" at the reset input independent of clock.

Features

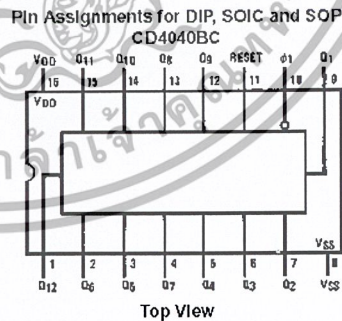
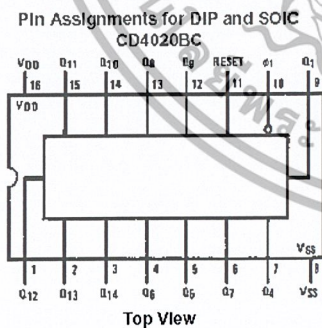
- Wide supply voltage range: 3.0V to 15V
- High noise immunity: 0.45 V_{DD} (typ.)
- Low power TTL compatibility: Fan out of 2 driving 74L or 1 driving 74LS
- Medium speed operation: 8 MHz typ. at $V_{DD} = 10V$
- Schmitt trigger clock input

Ordering Code:

Order Number	Package Number	Package Description
CD4020BCM	M16A	16-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150" Narrow
CD4020BCN	N16E	16-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide
CD4040BCM	M16A	16-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150" Narrow
CD4040BCSJ	M16D	16-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
CD4040BCN	N16E	16-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide
CD4060BCM	M16A	16-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150" Narrow
CD4060BCN	N16E	16-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

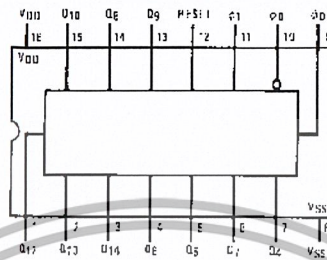
Connection Diagrams



CD4020BC • CD4040BC • CD4060BC 14-Stage Ripple Carry Binary Counters • 12-Stage Ripple Carry Binary Counters • 14-Stage Ripple Carry Binary Counters

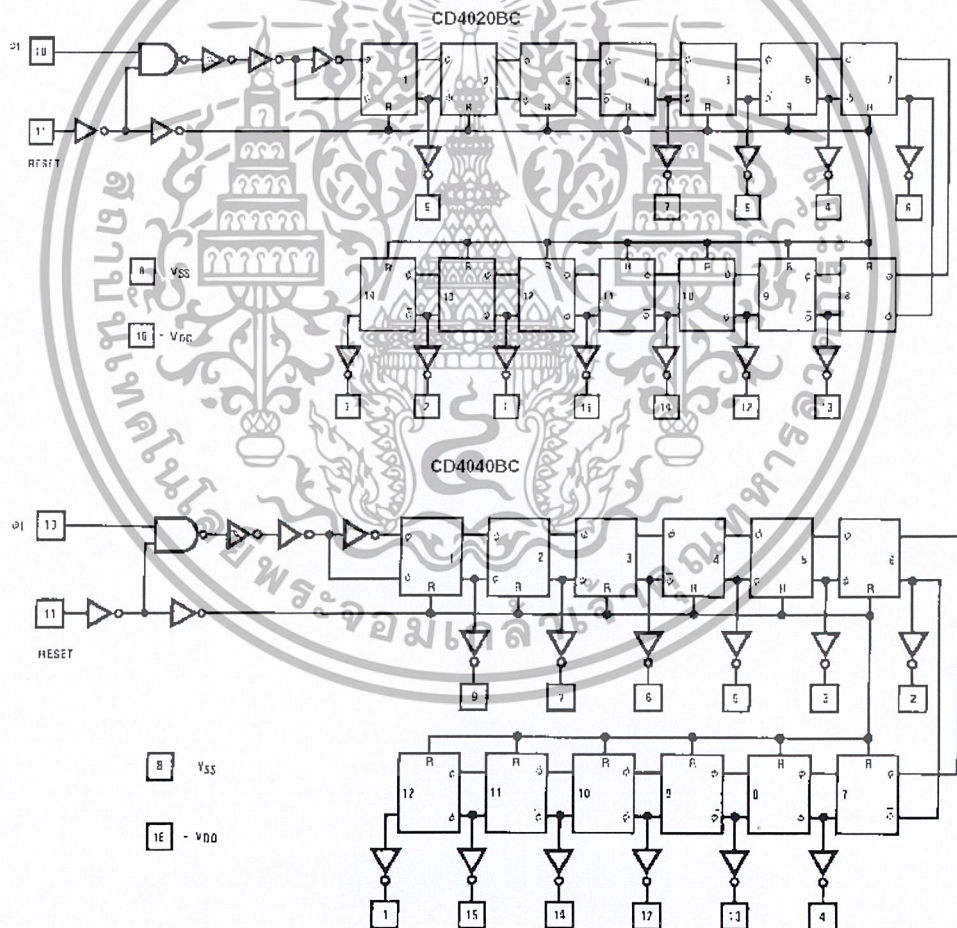
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Connection Diagrams (Continued)

Pin Assignments for DIP and SOIC
CD4060BC

Top View

Schematic Diagrams



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Note 1)

(Note 2)

Supply Voltage (V_{DD})	-0.5V to +18V
Input Voltage (V_{IN})	-0.5V to V_{DD} +0.5V
Storage Temperature Range (T_S)	-65 °C to +150 °C
Package Dissipation (P_D)	
Dual-In-Line	700 mW
Small Outline	500 mW
Lead Temperature (T_L)	
(Soldering, 10 seconds)	260 °C

Recommended Operating Conditions

Supply Voltage (V_{DD})	+3V to +15V
Input Voltage (V_{IN})	0V to V_{DD}
Operating Temperature Range (T_A)	-55 °C to +125 °C

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. They are not meant to imply that the devices should be operated at these limits. The tables of "Recommended Operating Conditions" and "Electrical Characteristics" provide conditions for actual device operation.

Note 2: V_{SS} = 0V unless otherwise specified.

DC Electrical Characteristics (Note 2)

Symbol	Parameter	Conditions	-55 °C		+25 °C			+125 °C		Units
			Min	Max	Min	Typ	Max	Min	Max	
I_{DD}	Quiescent Device Current	$V_{DD} = 5V, V_{IN} = V_{DD}$ or V_{SS} $V_{DD} = 10V, V_{IN} = V_{DD}$ or V_{SS} $V_{DD} = 15V, V_{IN} = V_{DD}$ or V_{SS}		5 10 20			5 10 20		150 300 600	μA
V_{OL}	LOW Level Output Voltage	$V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$		0.05 0.05 0.05		0 0 0	0.05 0.05 0.05		0.05 0.05 0.05	V
V_{OH}	HIGH Level Output Voltage	$V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$	4.95 9.95 14.95	4.95 9.95 14.95	5 10 15		4.95 9.95 14.95			V
V_{IL}	LOW Level Input Voltage	$V_{DD} = 5V, V_O = 0.5V$ or $4.5V$ $V_{DD} = 10V, V_O = 1.0V$ or $9.0V$ $V_{DD} = 15V, V_O = 1.5V$ or $13.5V$		1.5 3.0 4.0		2 4 6	1.5 3.0 4.0		1.5 3.0 4.0	V
V_{IH}	HIGH Level Input Voltage	$V_{DD} = 5V, V_O = 0.5V$ or $4.5V$ $V_{DD} = 10V, V_O = 1.0V$ or $9.0V$ $V_{DD} = 15V, V_O = 1.5V$ or $13.5V$	3.5 7.0 11.0	3.5 7.0 11.0	3 6 9		3.5 7.0 11.0			V
I_{OL}	LOW Level Output Current (Note 3)	$V_{DD} = 5V, V_O = 0.4V$ $V_{DD} = 10V, V_O = 0.5V$ $V_{DD} = 15V, V_O = 1.5V$	0.64 1.6 4.2	0.51 1.3 3.4	0.98 2.25 8.8		0.36 0.9 2.4			mA
I_{OH}	HIGH Level Output Current (Note 3)	$V_{DD} = 5V, V_O = 4.6V$ $V_{DD} = 10V, V_O = 9.5V$ $V_{DD} = 15V, V_O = 13.5V$	-0.64 -1.6 -4.2	-0.51 -1.3 -3.4	-0.98 -2.25 -8.8		-0.36 -0.9 -2.4			mA
I_{IN}	Input Current	$V_{DD} = 15V, V_{IN} = 0V$ $V_{DD} = 15V, V_{IN} = 15V$		-0.1 0.1	-10^{-5} -10^{-5}		-0.1 0.1		-1.0 1.0	μA

Note 3: Data does not apply to oscillator points ϕ_0 and ϕ_1 of CD4060BC. I_{OH} and I_{OL} are tested one output at a time.

AC Electrical Characteristics (Note 4)CD4020BC, CD4040BC $T_A = 25^\circ\text{C}$, $C_L = 50\text{ pF}$, $R_L = 200\text{ k}\Omega$, $t_r = t_f = 20\text{ ns}$, unless otherwise noted

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t_{PHL1} , t_{PLH1}	Propagation Delay Time to Q_1	$V_{DD} = 5\text{V}$ $V_{DD} = 10\text{V}$ $V_{DD} = 15\text{V}$		250 100 75	550 210 150	ns
t_{PHL} , t_{PLH}	Interstage Propagation Delay Time from Q_n to Q_{n+1}	$V_{DD} = 5\text{V}$ $V_{DD} = 10\text{V}$ $V_{DD} = 15\text{V}$		150 60 45	330 125 90	ns
t_{THL} , t_{TLH}	Transition Time	$V_{DD} = 5\text{V}$ $V_{DD} = 10\text{V}$ $V_{DD} = 15\text{V}$		100 50 40	200 100 80	ns
t_{WL} , t_{WH}	Minimum Clock Pulse Width	$V_{DD} = 5\text{V}$ $V_{DD} = 10\text{V}$ $V_{DD} = 15\text{V}$		125 50 40	335 125 100	ns
t_{rCL} , t_{fCL}	Maximum Clock Rise and Fall Time	$V_{DD} = 5\text{V}$ $V_{DD} = 10\text{V}$ $V_{DD} = 15\text{V}$			No Limit No Limit No Limit	ns
f_{CL}	Maximum Clock Frequency	$V_{DD} = 5\text{V}$ $V_{DD} = 10\text{V}$ $V_{DD} = 15\text{V}$	1.5 4 5	4 10 12		MHz
$t_{PHL(R)}$	Reset Propagation Delay	$V_{DD} = 5\text{V}$ $V_{DD} = 10\text{V}$ $V_{DD} = 15\text{V}$		200 100 80	450 210 170	ns
$t_{WH(R)}$	Minimum Reset Pulse Width	$V_{DD} = 5\text{V}$ $V_{DD} = 10\text{V}$ $V_{DD} = 15\text{V}$		200 100 80	450 210 170	ns
C_{IN}	Average Input Capacitance	Any Input		5	7.5	pF
C_{PD}	Power Dissipation Capacitance			50		pF

Note 4: AC Parameters are guaranteed by DC correlated testing.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Electrical Characteristics (Note 5)CD4060BC $T_A = 25^\circ\text{C}$, $C_L = 50\text{ pF}$, $R_L = 200\text{ k}\Omega$, $t_r = t_f = 20\text{ ns}$, unless otherwise noted

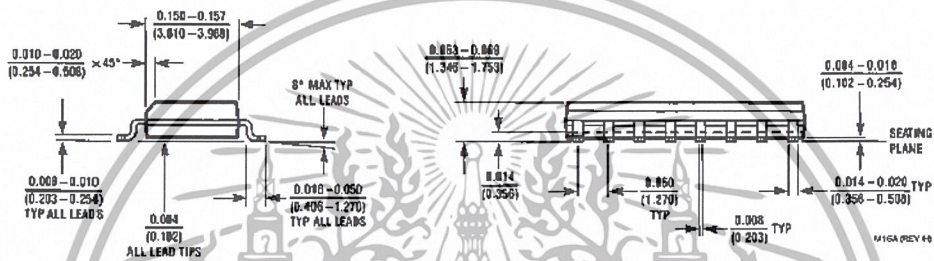
Symbol	Parameter	Conditions	Min	Typ	Max	Units
t_{PHL4} , t_{PLH4}	Propagation Delay Time to Q_4	$V_{DD} = 5\text{V}$ $V_{DD} = 10\text{V}$ $V_{DD} = 15\text{V}$		550 250 200	1300 525 400	ns
t_{PHL} , t_{PLH}	Interstage Propagation Delay Time from Q_n to Q_{n+1}	$V_{DD} = 5\text{V}$ $V_{DD} = 10\text{V}$ $V_{DD} = 15\text{V}$		150 60 45	330 125 90	ns
t_{THL} , t_{TLH}	Transition Time	$V_{DD} = 5\text{V}$ $V_{DD} = 10\text{V}$ $V_{DD} = 15\text{V}$		100 50 40	200 100 80	ns
t_{WL} , t_{WH}	Minimum Clock Pulse Width	$V_{DD} = 5\text{V}$ $V_{DD} = 10\text{V}$ $V_{DD} = 15\text{V}$		170 65 50	500 170 125	ns
t_{CL} , $t_{\bar{C}L}$	Maximum Clock Rise and Fall Time	$V_{DD} = 5\text{V}$ $V_{DD} = 10\text{V}$ $V_{DD} = 15\text{V}$			No Limit No Limit No Limit	ns
f_{CL}	Maximum Clock Frequency	$V_{DD} = 5\text{V}$ $V_{DD} = 10\text{V}$ $V_{DD} = 15\text{V}$	1 3 4	3 8 10		MHz
$t_{PHL(R)}$	Reset Propagation Delay	$V_{DD} = 5\text{V}$ $V_{DD} = 10\text{V}$ $V_{DD} = 15\text{V}$		200 100 80	450 210 170	ns
$t_{WH(R)}$	Minimum Reset Pulse Width	$V_{DD} = 5\text{V}$ $V_{DD} = 10\text{V}$ $V_{DD} = 15\text{V}$		200 100 80	450 210 170	ns
C_{IN}	Average Input Capacitance	Any Input		5	7.5	pF
C_{PD}	Power Dissipation Capacitance			50		pF

Note 5: AC Parameters are guaranteed by DC correlated testing.

RC Oscillator Notes:

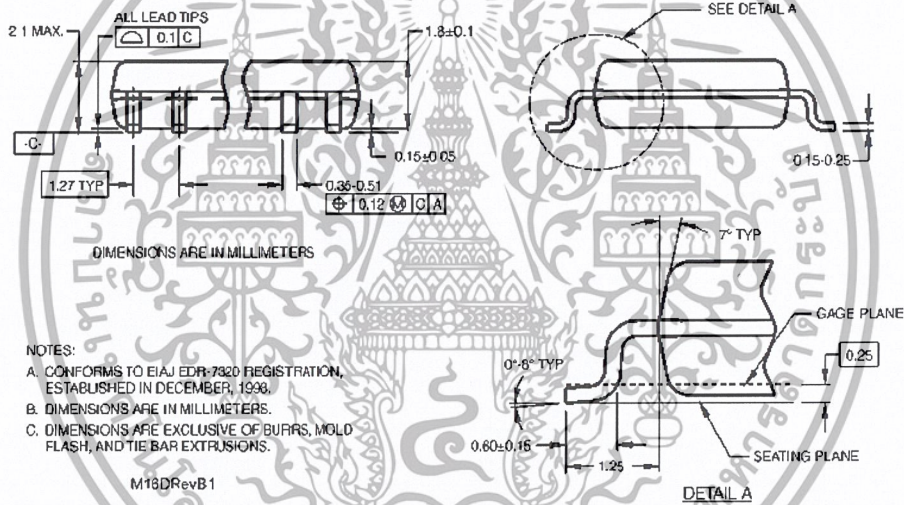
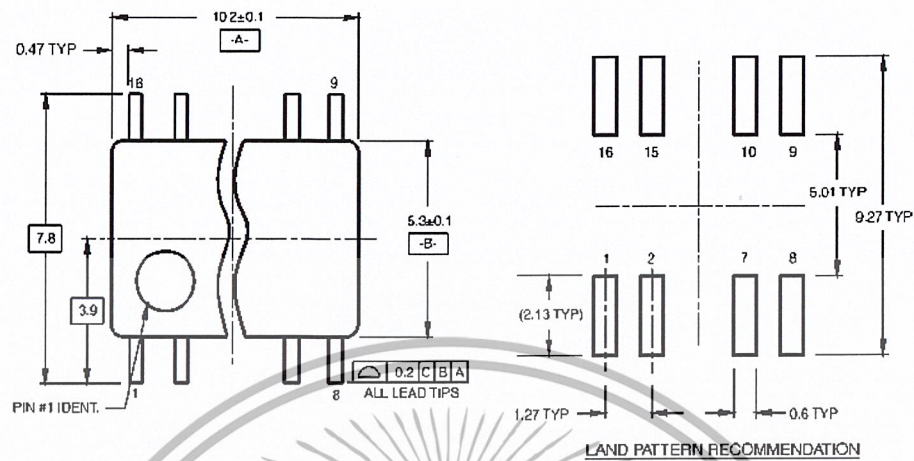
- $R_2 = 2 R_1$ to $10 R_1$
- RC Oscillator applications are not recommended at supply voltages below 7.0V for $R_1 < 50\text{ k}\Omega$
- $f \approx \frac{1}{2.2 R_1 C_X}$ at $V_{CC} = 10\text{V}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



16-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150" Narrow
Package Number M16A

CD4020BC • CD4040BC • CD4060BC

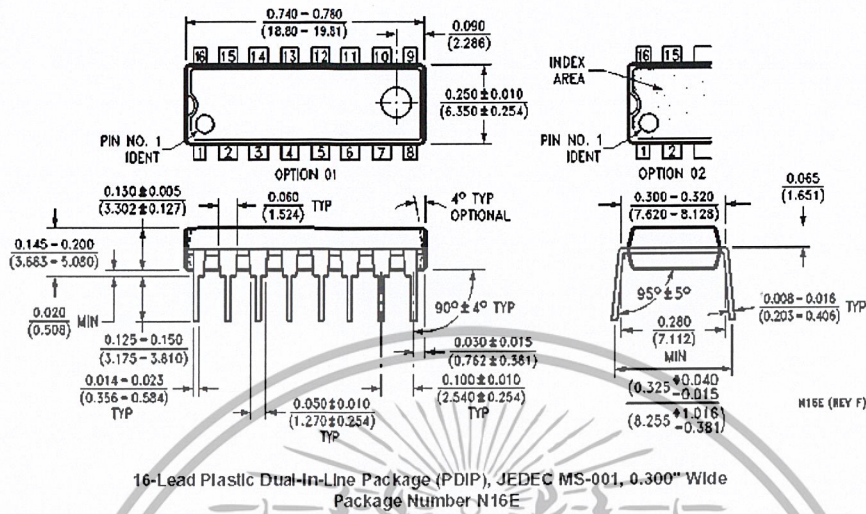
Physical Dimensions inches (millimeters) unless otherwise noted (Continued)**NOTES:**

- CONFORMS TO EIAJ EDR-7320 REGISTRATION, ESTABLISHED IN DECEMBER, 1990.
- DIMENSIONS ARE IN MILLIMETERS.
- DIMENSIONS ARE EXCLUSIVE OF BURRS, MOLD FLASH, AND TIE BAR EXTRUSIONS.

M18DRevB1

16-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
Package Number M16D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)


Fairchild does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and Fairchild reserves the right at any time without notice to change said circuitry and specifications.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

www.fairchildsemi.com

CD4020BC • CD4040BC • CD4060BC 14-Stage Ripple Carry Binary Counters • 12-Stage Ripple Carry Binary Counters • 14-Stage Ripple Carry Binary Counters

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HM628128B Series

1 M SRAM (128-kword $\times$ 8-bit)

HITACHI

ADE-203-243E (Z)

Rev. 5.0

Nov. 1997

Description

The Hitachi HM628128B is a CMOS static RAM organized 131,072-word $\times$ 8-bit. It realizes higher density, higher performance and low power consumption by employing 0.8 μ m Hi-CMOS shrink process technology. It offers low power standby power dissipation, therefore, it is suitable for battery backup systems. The device, packaged in a 525 mil SOP or a 8 mm $\times$ 20 mm TSOP or a 600 mil plastic DIP is available.

Features

- Single 5 V supply: 5.0 V $\pm$ 10%
- Access time: 70/75/85 ns (max)
- Power dissipation
 - Active: 50 mW/MHz (typ)
 - Standby: 10 μ W (typ) (L/L-SL version)
- Completely static memory
 - No clock or timing strobe required
- Equal access and cycle times
- Common data input and output
 - Three state output
- Directly TTL compatible all inputs and outputs
- Capability of battery backup operation (L/L-SL version)
 - 2 chip selection for battery backup

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HM628128B Series

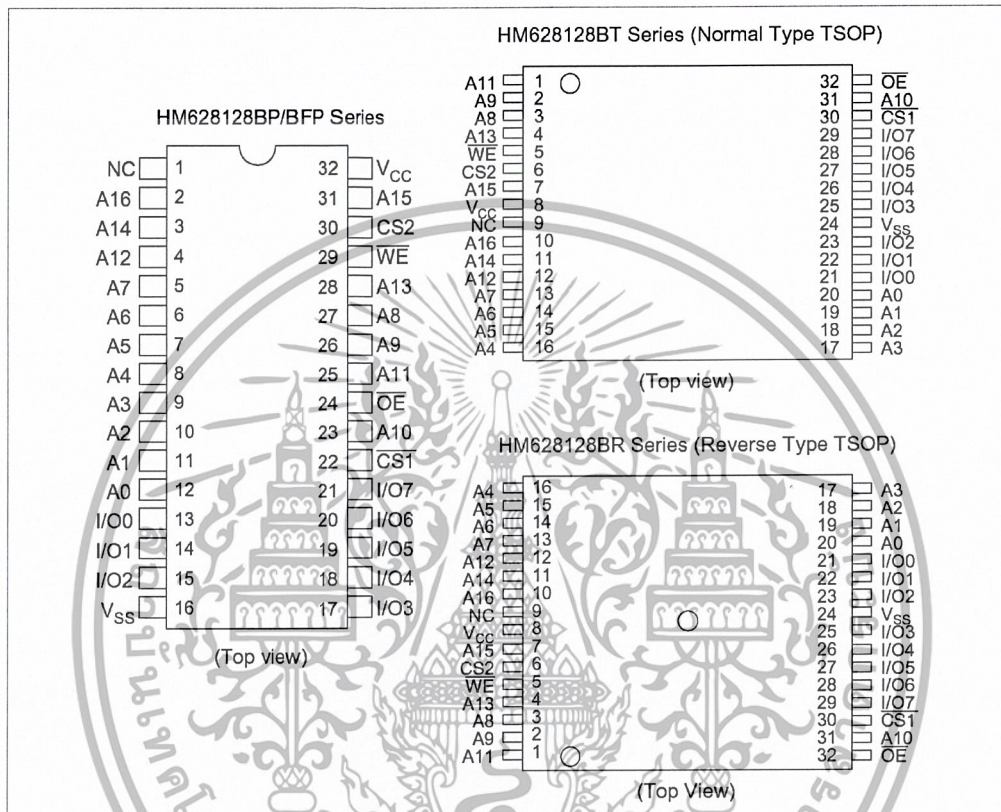
Ordering Information

Type No.	Access time	Data retention current	Package
HM628128BLP-7	70 ns	50 μ A	600-mil 32-pin plastic DIP (DP-32)
HM628128BLP-8	85 ns	50 μ A	
HM628128BLP-7SL	70 ns	15 μ A	
HM628128BLP-8SL	85 ns	15 μ A	
HM628128BLFP-7	70 ns	50 μ A	525-mil 32-pin plastic SOP (FP-32D)
HM628128BLFP-75	75 ns	50 μ A	
HM628128BLFP-8	85 ns	50 μ A	
HM628128BLFP-7SL	70 ns	15 μ A	
HM628128BLFP-75SL	75 ns	15 μ A	
HM628128BLFP-8SL	85 ns	15 μ A	
HM628128BLT-7	70 ns	50 μ A	Normal-bend type 32-pin plastic 8 mm $\times$ 20 mm TSOP (TFP-32D)
HM628128BLT-75	75 ns	50 μ A	
HM628128BLT-8	85 ns	50 μ A	
HM628128BLT-7SL	70 ns	15 μ A	
HM628128BLT-75SL	75 ns	15 μ A	
HM628128BLT-8SL	85 ns	15 μ A	
HM628128BLR-7	70 ns	50 μ A	Reverse-bend type 32-pin plastic 8 mm $\times$ 20 mm TSOP (TFP-32DR)
HM628128BLR-8	85 ns	50 μ A	
HM628128BLR-7SL	70 ns	15 μ A	
HM628128BLR-8SL	85 ns	15 μ A	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HM628128B Series

Pin Arrangement



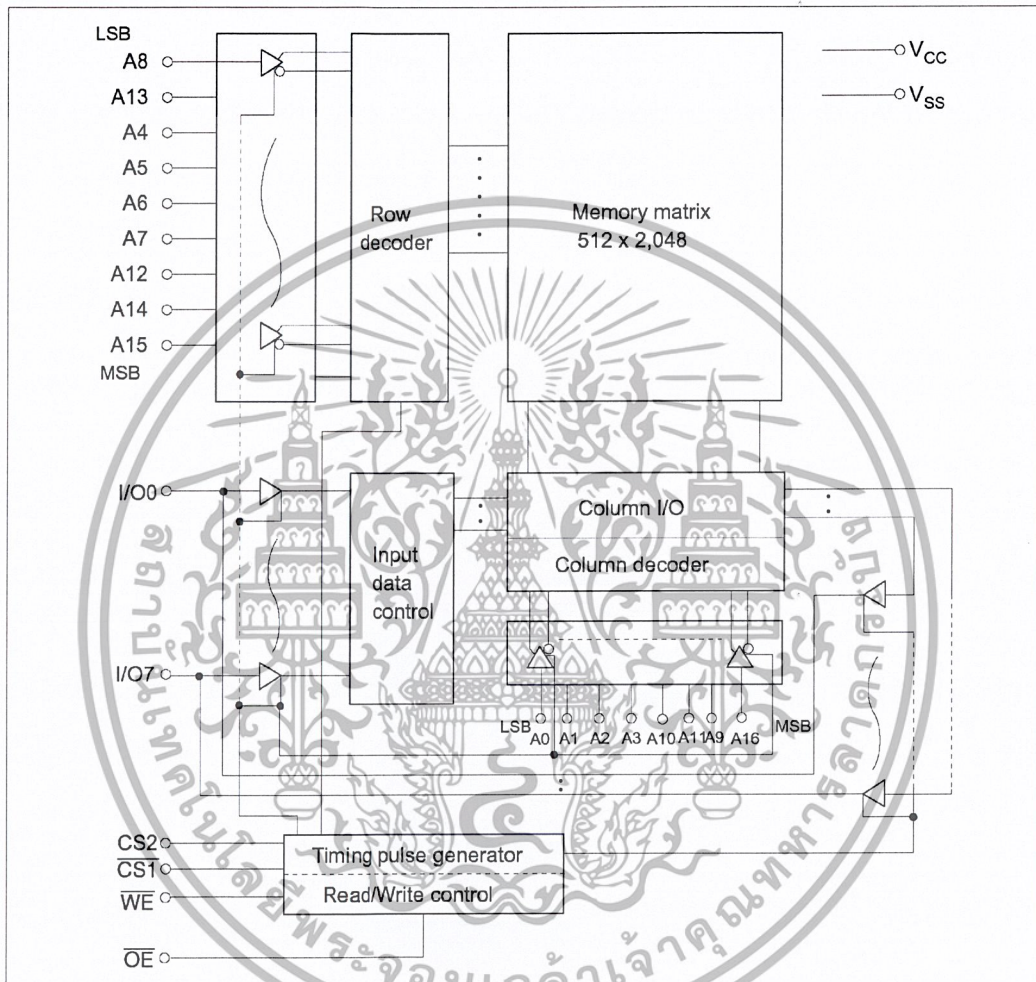
Pin Description

Pin name	Function
A0 to A16	Address input
I/O0 to I/O7	Data input/output
CS1	Chip select 1
CS2	Chip select 2
WE	Write enable
OE	Output enable
NC	No connection
V _{cc}	Power supply
V _{ss}	Ground

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HM628128B Series

Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HM628128B Series

Function Table

$\overline{WE}$	$\overline{CS1}$	$CS2$	$\overline{OE}$	Mode	V_{CC} current	I/O pin	Ref. cycle
x	H	x	x	Standby	I_{SB}, I_{SB1}	High-Z	—
x	x	L	x	Standby	I_{SB}, I_{SB1}	High-Z	—
H	L	H	H	Output disable	I_{CC}	High-Z	—
H	L	H	L	Read	I_{CC}	Dout	Read cycle
L	L	H	H	Write	I_{CC}	Din	Write cycle (1)
L	L	H	L	Write	I_{CC}	Din	Write cycle (2)

Note: x: H or L

Absolute Maximum Ratings

Parameter	Symbol	Value	Unit
Supply voltage relative to V_{SS}	V_{CC}	-0.5 to +7.0	V
Voltage on any pin relative to V_{SS}	V_I	-0.5 ^{*1} to $V_{CC} + 0.3$ ^{*2}	V
Power dissipation	P_T	1.0	W
Operating temperature range	T_{opr}	0 to +70	°C
Storage temperature range	T_{stg}	-55 to +125	°C
Storage temperature under bias	T_{bias}	-10 to 85	°C

Notes: 1. V_I min: -3.0 V for pulse half-width ≤ 30 ns
 2. Maximum voltage is 7.0 V

Recommended DC Operating Conditions ($T_a = 0$ to +70°C)

Parameter	Symbol	Min	Typ	Max	Unit
Supply voltage	V_{CC}	4.5	5.0	5.5	V
	V_{SS}	0	0	0	V
Input high voltage	V_{IH}	2.2	—	$V_{CC} + 0.3$	V
Input low voltage	V_{IL}	-0.3 ^{*1}	—	0.8	V

Note: 1. V_{IL} min: -3.0 V for pulse half-width ≤ 30 ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HM628128B Series

DC Characteristics ($T_a = 0$ to $+70^\circ\text{C}$, $V_{CC} = 5\text{ V} \pm 10\%$, $V_{SS} = 0\text{ V}$)

Parameter	Symbol	Min	Typ ^{*1}	Max	Unit	Test conditions
Input leakage current	$ I_{Li} $	—	—	1	μA	$V_{in} = V_{SS}$ to V_{CC}
Output leakage current	$ I_{Lo} $	—	—	1	μA	$\overline{CS1} = V_{IH}$ or $CS2 = V_{IL}$ or $\overline{OE} = V_{IH}$ or $\overline{WE} = V_{IL}$, $V_{IO} = V_{SS}$ to V_{CC}
Operating current	I_{CC}	—	15	25	mA	$\overline{CS1} = V_{IL}$, $CS2 = V_{IH}$, Others = V_{IH}/V_{IL} , $I_{IO} = 0\text{ mA}$
Average operating current	I_{CC1}	—	35	70	mA	Min cycle, duty = 100%, $CS1 = V_{IL}$, $CS2 = V_{IH}$, Others = V_{IH}/V_{IL} , $I_{IO} = 0\text{ mA}$
	I_{CC2}	—	10	20	mA	Cycle time = $1\text{ }\mu\text{s}$, duty = 100%, $I_{IO} = 0\text{ mA}$, $\overline{CS1} \leq 0.2\text{ V}$, $CS2 \geq V_{CC} - 0.2\text{ V}$, Others = V_{IH}/V_{IL} , $V_{IH} \geq V_{CC} - 0.2\text{ V}$, $V_{IL} \leq 0.2\text{ V}$
Standby current	I_{SB}	—	1	2	mA	$CS2 = V_{IL}$ or $\overline{CS1} = V_{IH}$, $CS2 = V_{IH}$
	I_{SB1}	—	2^{*2}	100^{*2}	μA	$0\text{ V} \leq V_{in} \leq V_{CC}$ (1) $0\text{ V} \leq CS2 \leq 0.2\text{ V}$ or (2) $\overline{CS1} \geq V_{CC} - 0.2\text{ V}$, $CS2 \geq V_{CC} - 0.2\text{ V}$
	I_{SB1}	—	2^{*3}	50^{*3}	μA	
Output high voltage	V_{OL}	—	—	0.4	V	$I_{OL} = 2.1\text{ mA}$
Output low voltage	V_{OH}	2.4	—	—	V	$I_{OH} = -1.0\text{ mA}$

Notes: 1. Typical values are at $V_{CC} = 5.0\text{ V}$, $T_a = +25^\circ\text{C}$ and not guaranteed.

2. This characteristic is guaranteed only for L version.

3. This characteristic is guaranteed only for L-SL version.

Capacitance ($T_a = 25^\circ\text{C}$, $f = 1.0\text{ MHz}$)

Parameter	Symbol	Min	Typ	Max	Unit	Test conditions
Input capacitance ^{*1}	C_{in}	—	—	8	pF	$V_{in} = 0\text{ V}$
Input/output capacitance ^{*1}	C_{IO}	—	—	10	pF	$V_{IO} = 0\text{ V}$

Note: 1. This parameter is sampled and not 100% tested.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HM628128B Series

AC Characteristics ($T_a = 0$ to $+70^\circ\text{C}$, $V_{CC} = 5.0\text{ V} \pm 10\%$)

Test Conditions

- Input pulse levels: 0.8 V to 2.4 V
- Input rise and fall time: 5 ns
- Input and output timing reference levels: 1.5 V
- Output load: 1 TTL Gate and C_L (100 pF) (Including scope and jig)

Read Cycle

HM628128B									
		-7		-75		-8			
Parameter	Symbol	Min	Max	Min	Max	Min	Max	Unit	Notes
Read cycle time	t_{RC}	70	—	75	—	85	—	ns	
Address access time	t_{AA}	—	70	—	75	—	85	ns	
Chip selection to output valid	t_{CO1}	—	70	—	75	—	85	ns	
	t_{CO2}	—	70	—	75	—	85	ns	
Output enable to output valid	t_{OE}	—	35	—	35	—	45	ns	
Chip selection to output in low-Z	t_{LZ1}	10	—	10	—	10	—	ns	2, 3
	t_{LZ2}	10	—	10	—	10	—	ns	
Output enable to output in low-Z	t_{OLZ}	5	—	5	—	5	—	ns	2, 3
Chip deselection to output in high-Z	t_{HZ1}	0	25	0	25	0	30	ns	1, 2, 3
	t_{HZ2}	0	25	0	25	0	30	ns	
Output disable to output in high-Z	t_{OHZ}	0	25	0	25	0	30	ns	1, 2, 3
Output hold from address change	t_{OH}	10	—	10	—	10	—	ns	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HM628128B Series

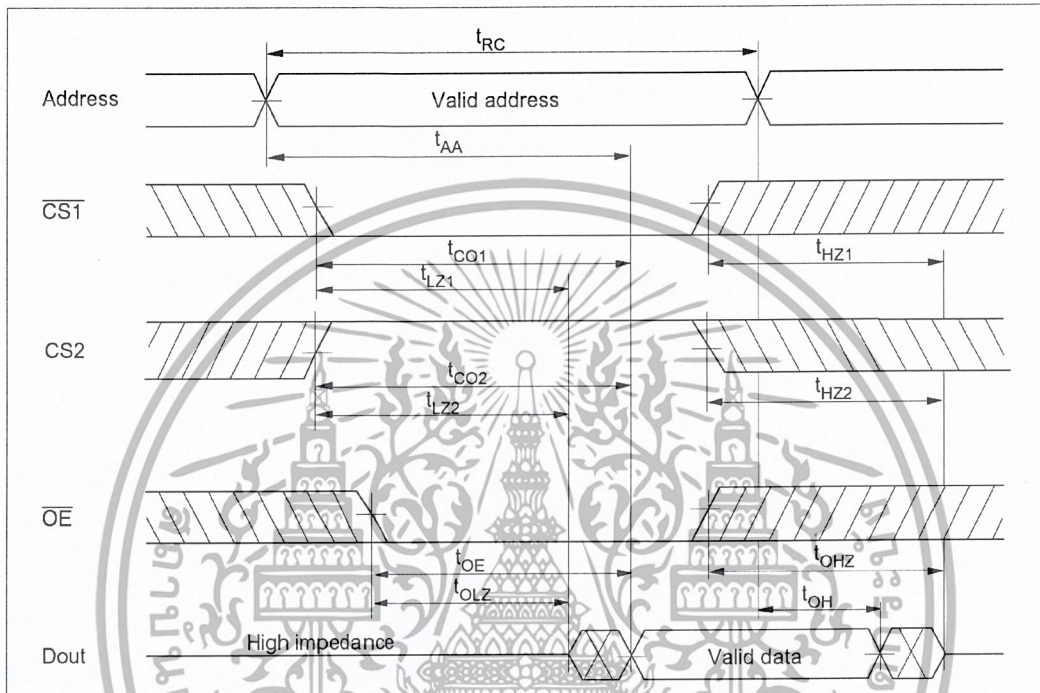
Write Cycle

		HM628128B							
		-7		-75		-8			
Parameter	Symbol	Min	Max	Min	Max	Min	Max	Unit	Notes
Write cycle time	t _{WC}	70	—	75	—	85	—	ns	
Chip selection to end of write	t _{CW}	60	—	60	—	75	—	ns	5
Address setup time	t _{AS}	0	—	0	—	0	—	ns	6
Address valid to end of write	t _{AW}	60	—	60	—	75	—	ns	
Write pulse width	t _{WP}	50	—	50	—	55	—	ns	4, 13
Write recovery time	t _{WR}	0	—	0	—	0	—	ns	7
Write to output in high-Z	t _{WHZ}	0	25	0	25	0	30	ns	1, 2, 8
Data to write time overlap	t _{DW}	30	—	30	—	35	—	ns	
Data hold from write time	t _{DH}	0	—	0	—	0	—	ns	
Output active from end of write	t _{OW}	5	—	5	—	5	—	ns	2
Output disable to output in High-Z	t _{CHZ}	0	25	0	25	0	30	ns	1, 2, 8

- Notes: 1. t_{HZ} , t_{OHZ} and t_{WHZ} are defined as the time at which the outputs achieve the open circuit conditions and are not referred to output voltage levels.
2. This parameter is sampled and not 100% tested.
3. At any given temperature and voltage condition, t_{HZ} max is less than t_{LZ} min both for a given device and from device to device.
4. A write occurs during the overlap of a low $\overline{CS1}$, a high $CS2$, and a low $\overline{WE}$. A write begins at the latest transition among $\overline{CS1}$ going low, $CS2$ going high, and $\overline{WE}$ going low. A write ends at the earliest transition among $\overline{CS1}$ going high, $CS2$ going low, and $\overline{WE}$ going high. t_{WP} is measured from the beginning of write to the end of write.
5. t_{CW} is measured from the later of $\overline{CS1}$ going low or $CS2$ going high to the end of write.
6. t_{AS} is measured from the address valid to the beginning of write.
7. t_{WR} is measured from the earliest of $\overline{CS1}$ or $\overline{WE}$ going high or $CS2$ going low to the end of write cycle.
8. During this period, I/O pins are in the output state; therefore, the input signals of the opposite phase to the outputs must not be applied.
9. If $\overline{CS1}$ goes low simultaneously with $\overline{WE}$ going low or after $\overline{WE}$ going low, the outputs remain in a high impedance state.
10. Dout is the same phase of the latest written data in this write cycle.
11. Dout is the read data of next address.
12. If $\overline{CS1}$ is low and $CS2$ high during this period, I/O pins are in the output state. Therefore, the input signals of the opposite phase to the outputs must not be applied to them.
13. In the write cycle with $\overline{OE}$ low fixed, t_{WP} must satisfy the following equation to avoid a problem of data bus contention.
- $$t_{WP} \geq t_{DW} \text{ min} + t_{WHZ} \text{ max}$$

Timing Waveform

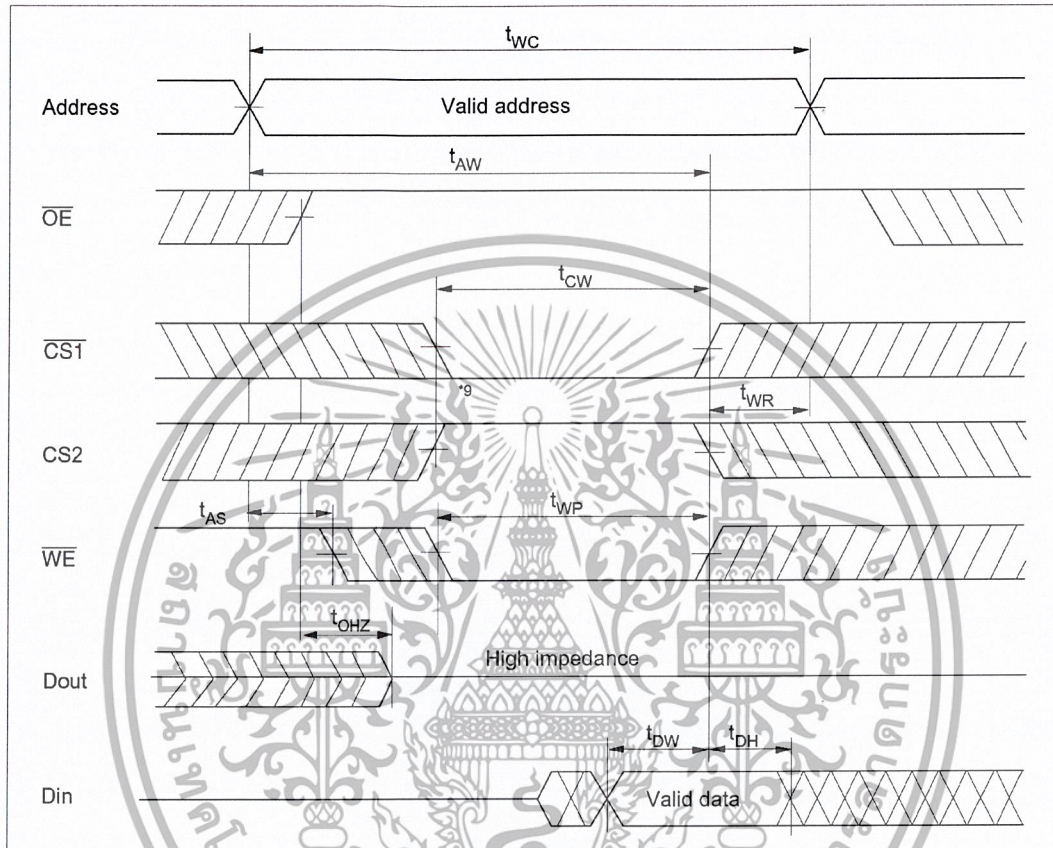
Read Timing Waveform ($\overline{WE} = V_{IH}$)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

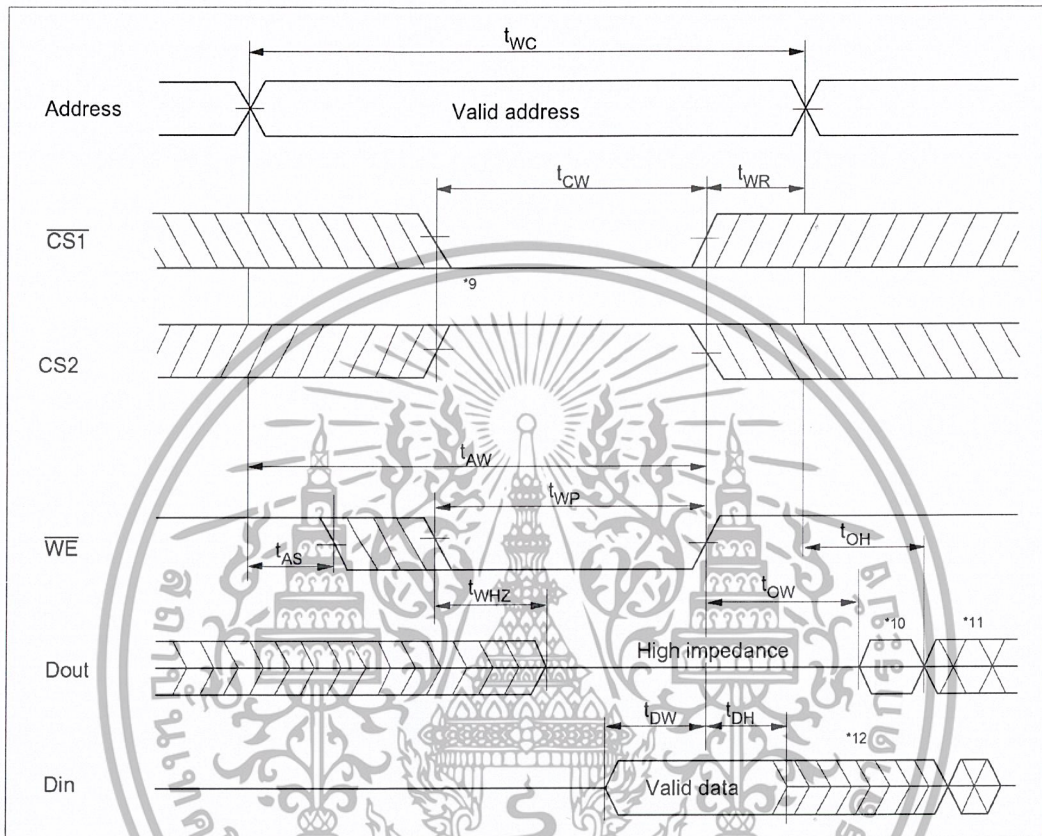
HM628128B Series

Write Timing Waveform (1) ($\overline{\text{OE}}$ Clock)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HM628128B Series

Write Timing Waveform (2) ($\overline{\text{OE}}$ Low Fixed)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

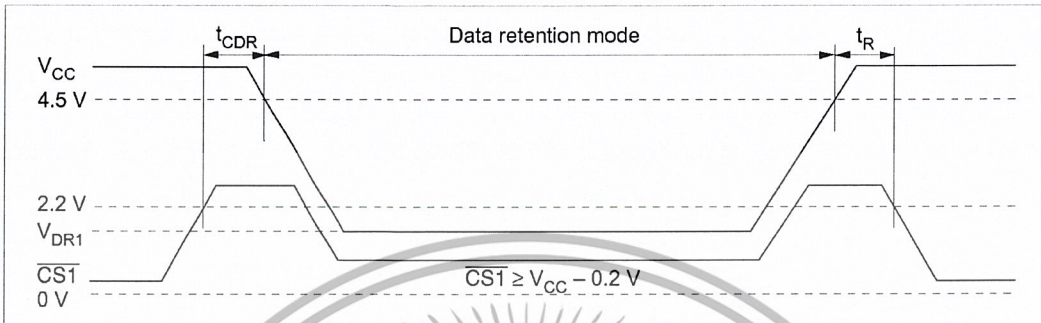
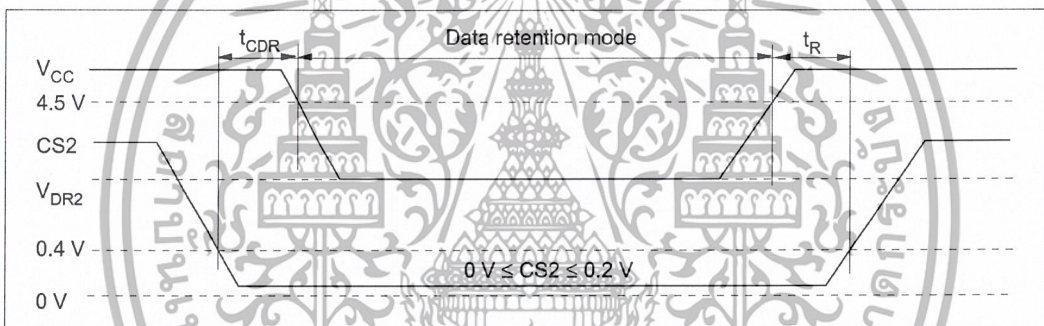
HM628128B Series

Low V_{CC} Data Retention Characteristics ($T_a = 0$ to $+70^\circ\text{C}$)

Parameter	Symbol	Min	Typ ^{*4}	Max	Unit	Test conditions ³
V_{CC} for data retention	V_{DR}	2.0	—	—	V	$0\text{V} \leq V_{in} \leq V_{CC}$ (1) $0\text{V} \leq CS2 \leq 0.2\text{V}$ or (2) $CS2 \geq V_{CC} - 0.2\text{V}$ $CS1 \geq V_{CC} - 0.2\text{V}$
Data retention current	I_{CCDR}	—	1	50 ^{*1}	μA	$V_{CC} = 3.0\text{V}$, $0\text{V} \leq V_{in} \leq V_{CC}$ (1) $0\text{V} \leq CS2 \leq 0.2\text{V}$ or (2) $CS2 \geq V_{CC} - 0.2\text{V}$, $CS1 \geq V_{CC} - 0.2\text{V}$
	I_{CCDR}	—	1	15 ^{*2}	μA	
Chip deselect to data retention time	t_{CDR}	0	—	—	ns	See retention waveform
Operation recovery time	t_R	5	—	—	ms	

- Notes: 1. This characteristic is guaranteed only for L version, 20 μA max. at $T_a = 0$ to 40°C .
 2. This characteristic is guaranteed only for L-SL version, 3 μA max. at $T_a = 0$ to 40°C .
 3. CS2 controls address buffer, $\overline{WE}$ buffer, $\overline{CS1}$ buffer, $\overline{OE}$ buffer, and Din buffer. If CS2 controls data retention mode, V_{in} levels (address, $\overline{WE}$, $\overline{OE}$, $\overline{CS1}$, I/O) can be in the high impedance state. If $\overline{CS1}$ controls data retention mode, CS2 must be $CS2 \geq V_{CC} - 0.2\text{V}$ or $0\text{V} \leq CS2 \leq 0.2\text{V}$. The other input levels (address, $\overline{WE}$, $\overline{OE}$, I/O) can be in the high impedance state.
 4. Typical values are at $V_{CC} = 3.0\text{V}$, $T_a = +25^\circ\text{C}$ and not guaranteed.

HM628128B Series

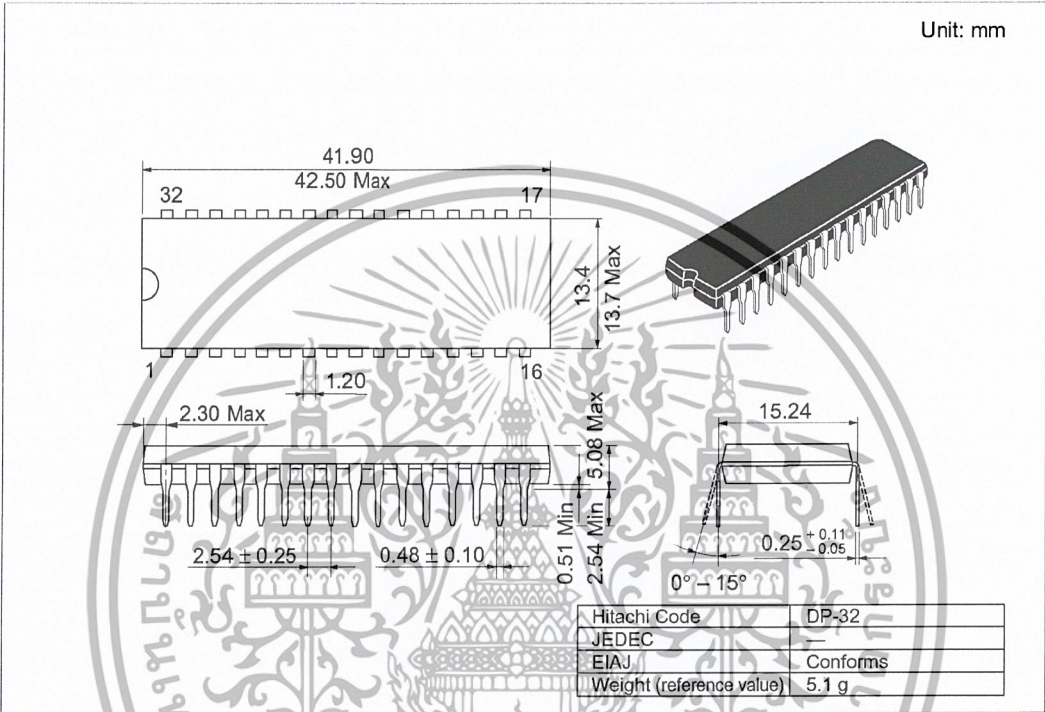
Low V_{CC} Data Retention Timing Waveform (1) ($\overline{CS1}$ Controlled)

Low V_{CC} Data Retention Timing Waveform (2) (CS2 Controlled)


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HM628128B Series

Package Dimensions

HM628128BLP Series (DP-32)

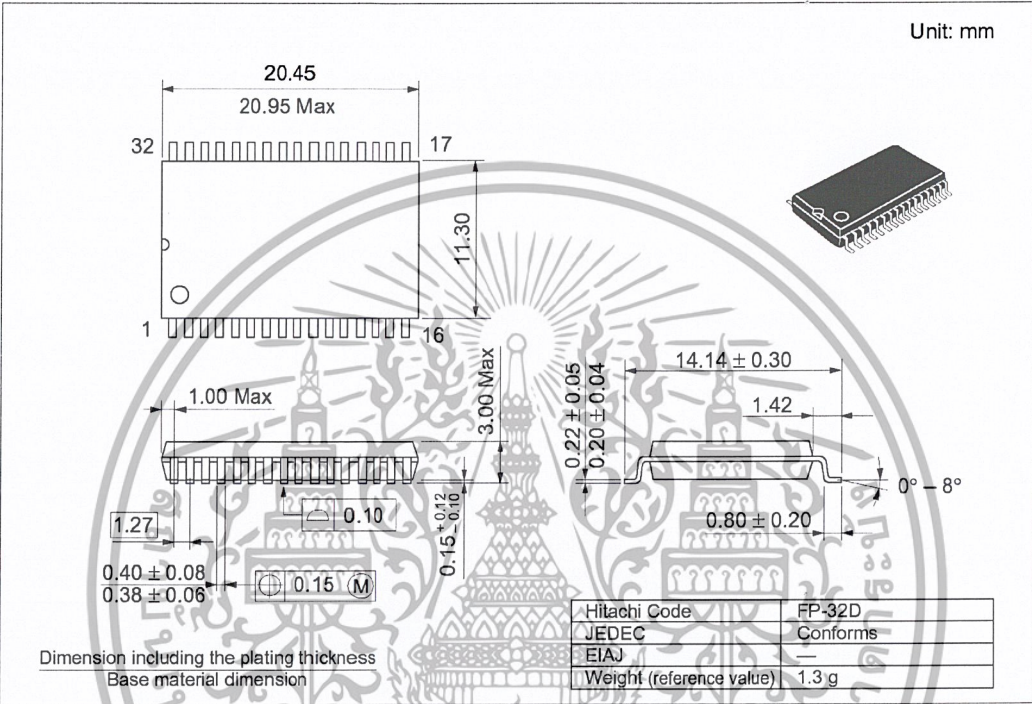


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HM628128B Series

Package Dimensions (cont.)

HM628128BLFP Series (FP-32D)

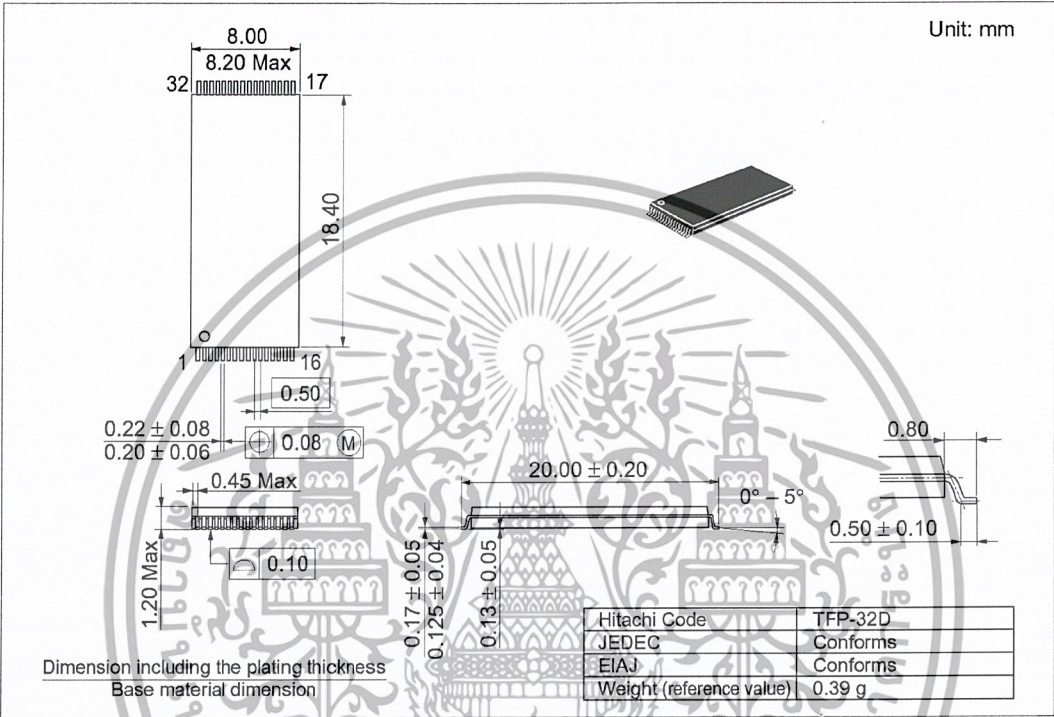


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HM628128B Series

Package Dimensions (cont.)

HM628128BLT Series (TFP-32D)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HM628128B Series

When using this document, keep the following in mind:

1. This document may, wholly or partially, be subject to change without notice.
2. All rights are reserved: No one is permitted to reproduce or duplicate, in any form, the whole or part of this document without Hitachi's permission.
3. Hitachi will not be held responsible for any damage to the user that may result from accidents or any other reasons during operation of the user's unit according to this document.
4. Circuitry and other examples described herein are meant merely to indicate the characteristics and performance of Hitachi's semiconductor products. Hitachi assumes no responsibility for any intellectual property claims or other problems that may result from applications based on the examples described herein.
5. No license is granted by implication or otherwise under any patents or other rights of any third party or Hitachi, Ltd.
6. **MEDICAL APPLICATIONS:** Hitachi's products are not authorized for use in MEDICAL APPLICATIONS without the written consent of the appropriate officer of Hitachi's sales company. Such use includes, but is not limited to, use in life support systems. Buyers of Hitachi's products are requested to notify the relevant Hitachi sales offices when planning to use the products in MEDICAL APPLICATIONS.

HITACHI

Hitachi, Ltd.

Semiconductor & IC Div.
Nippon Bldg., 2-6-2, Ohte-machi, Chiyoda-ku, Tokyo 100, Japan
Tel: Tokyo (03) 3270-2111
Fax: (03) 3270-5109

For further information write to:

Hitachi America, Ltd.
Semiconductor & IC Div.
2000 Sierra Point Parkway
Brisbane, CA. 94005-1835
U S A
Tel: 415-589-8300
Fax: 415-583-4207

Hitachi Europe GmbH
Continental Europe
Domacher Straße 3
D-85622 Feldkirchen
München
Tel: 089-9 91 80-0
Fax: 089-9 29 30-00

Hitachi Europe Ltd.
Electronic Components Div.
Northern Europe Headquarters
Whitebrook Park
Lower Cookham Road
Maidenhead
Berkshire SL6 8YA
United Kingdom
Tel: 01628-585000
Fax: 01628-585160

Hitachi Asia Pte. Ltd.
16 Collyer Quay #20-00
Hitachi Tower
Singapore 049318
Tel: 535-2100
Fax: 535-1533

Hitachi Asia (Hong Kong) Ltd.
Unit 706, North Tower,
World Finance Centre,
Harbour City, Canton Road
Tsim Sha Tsui, Kowloon
Hong Kong
Tel: 27359218
Fax: 27306071

Copyright © Hitachi, Ltd., 1997. All rights reserved. Printed in Japan.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HM628128B Series

Revision Record

Rev.	Date	Contents of Modification	Drawn by	Approved by
0.0	Oct. 5, 1994	Initial issue	M. Higuchi	K. Yoshizaki
1.0	Dec. 20, 1994	DC Characteristics I_{CC} max: 15 mA to 25 mA I_{CC2} typ: 5 mA to 10 mA I_{CC2} max: 10 mA to 20 mA	M. Higuchi	K. Yoshizaki
2.0	Mar. 20, 1995	Low Vcc Data Retention Characteristics Addition of note 3: typical values at $V_{CC} = 3.0$ V, $T_a = +25^\circ\text{C}$ and not guaranteed	M. Higuchi	K. Yoshizaki
3.0	Aug. 10, 1996	Change of format Addition of HM628128B-10/10SL Series AC Characteristics Change order of note.	M. Higuchi	K. Yoshizaki
4.0	Jul. 1, 1997	Addition of HM628128B-75 Series DC Characteristics V_{OH} Test condition: -0.1 mA to -1.0 mA	M. Higuchi	K. Imato
5.0	Nov. 1997	Change of Subtitle		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้แต่ง



ชื่อ-สกุล

นายกฤษณะ ปกป้องเกียรติ

วัน เดือน ปีเกิด

12 กรกฎาคม พ.ศ.2522

ภูมิลำเนา

72/451 ซอย 27 หมู่บ้านประภาพรรณ 1
แขวงแสนแสบ เขตมีนบุรี กรุงเทพฯ 10520
โทรศัพท์ 01-3187578

ประวัติการศึกษา

ประถมศึกษา

โรงเรียนสมาคมสตรีไทย กรุงเทพฯ

มัธยมศึกษาตอนต้น

โรงเรียนมัธยมวัดบึงทองหลาง กรุงเทพฯ

ประกาศนียบัตรวิชาชีพ

วิทยาลัยเทคนิคชนจ่อหัน โปธิ์เทคนิค กรุงเทพฯ

ประกาศนียบัตรวิชาชีพชั้นสูง

วิทยาลัยเทคนิคมีนบุรี กรุงเทพฯ

ปริญญาตรี

สาขาวิชาอิเล็กทรอนิกส์และคอมพิวเตอร์

ภาควิชาครุศาสตร์วิศวกรรม

คณะครุศาสตร์อุตสาหกรรม สจล.

คติพจน์

รักอิสระ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้แต่ง



ชื่อ-สกุล

นายรัชชัย นุญเจื่อง

วัน เดือน ปีเกิด

24 พฤศจิกายน พ.ศ.2521

ภูมิลำเนา

25 หมู่ 6 ตำบลงิ้วจาน อำเภอโนนสุวรรณ
จังหวัดบุรีรัมย์ 31110 โทรศัพท์ 06-7538642

ประวัติการศึกษา

ประถมศึกษา

โรงเรียนบ้านทุ่งจันทน์ จังหวัดบุรีรัมย์

มัธยมศึกษาตอนต้น

โรงเรียนหนองกี่พิทยาคม จังหวัดบุรีรัมย์

มัธยมศึกษาตอนปลาย

โรงเรียนหนองกี่พิทยาคม จังหวัดบุรีรัมย์

ประกาศนียบัตรวิชาชีพชั้นสูง

วิทยาลัยเทคนิคสุรินทร์ จังหวัดสุรินทร์

ปริญญาตรี

สาขาวิชาอิเล็กทรอนิกส์และคอมพิวเตอร์

ภาควิชาครุศาสตร์วิศวกรรม

คณะครุศาสตร์อุตสาหกรรม สจล.

ผลงานที่ได้รับรางวัล

รางวัลชนะเลิศการประกวดสิ่งประดิษฐ์ ปี 2542

รางวัลชมเชยการประกวดสิ่งประดิษฐ์ ปี 2543

คติพจน์

อนาคตคือความก้าวหน้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประวัติผู้แต่ง



ชื่อ-สกุล

นางสาววิมลวรรณ ไชยศิริ

วัน เดือน ปีเกิด

29 มกราคม พ.ศ.2521

ภูมิลำเนา

87 ถ.อนรรฆนาถ อำเภอเมือง จังหวัดกาฬสินธุ์
46000 โทรศัพท์ 01-4921012

ประวัติการศึกษา

ประถมศึกษา

โรงเรียนกาฬสินธุ์พิทยาสัย จังหวัดกาฬสินธุ์

มัธยมศึกษาตอนต้น

โรงเรียนเมืองกาฬสินธุ์ จังหวัดกาฬสินธุ์

มัธยมศึกษาตอนปลาย

โรงเรียนเมืองกาฬสินธุ์ จังหวัดกาฬสินธุ์

ประกาศนียบัตรวิชาชีพชั้นสูง

วิทยาลัยเทคนิคสุรินทร์ จังหวัดสุรินทร์

ปริญญาตรี

สาขาวิชาอิเล็กทรอนิกส์และคอมพิวเตอร์

ภาควิชาครุศาสตร์วิศวกรรม

คณะครุศาสตร์อุตสาหกรรม สจล.

ผลงานที่ได้รับรางวัล

รางวัลชมเชยการประกวดสิ่งประดิษฐ์ ปี 2543

คติพจน์

ทำวันนี้ให้ดีกว่าเมื่อวาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้