

การลดสัญญาณรบกวนในวงจรสวิตช์โหมดเพาเวอร์ซัพพลาย

Reducing EMI in Switch Mode Power Supply



โดย

นางสาวมัทณี เงินวิสุทธิ

นางสาวศิริลักษณ์ แซ่ตัน

อาจารย์ที่ปรึกษา

รศ.ดร.โยธิน เปรมปราณีรัชต์

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิศวกรรมระบบควบคุม

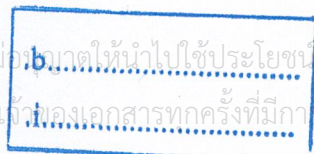
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2545

เลขหมู่.....

เลขทะเบียน.....50196

วัน,เดือน,ปี 2 7 ๒๕๔๕



Handwritten signature or initials in blue ink, possibly 'b1193'.

การลดสัญญาณรบกวนในวงจรสวิตช์โหมดเพาเวอร์ซัพพลาย

มัทณี เงินวิสุทธิ

ศิริลักษณ์ แซ่ตัน

รศ.ดร.โยธิน เปรมปราณีรัชต์ อาจารย์ที่ปรึกษา

ปีการศึกษา 2545

บทคัดย่อ

ปริญญาานิพนธ์ฉบับนี้เป็นการศึกษาการลดสัญญาณรบกวนในวงจรสวิตช์โหมดเพาเวอร์ซัพพลายแบบบัคคอนเวอร์เตอร์ (Buck Converter) โดยเป็นการพัฒนางจรสวิตช์โหมดเพาเวอร์ซัพพลาย ซึ่งมีปัญหาเกี่ยวกับสัญญาณรบกวนค่อนข้างสูงจากอุปกรณ์ที่ใช้ในวงจรที่อาจจะเป็นแหล่งกำเนิดสัญญาณรบกวน เมื่อทำงานในความถี่สูง เพื่อลดสัญญาณรบกวนที่ต้นเหตุโดยตรงในวงจรสวิตช์โหมดเพาเวอร์ซัพพลายก่อนระดับหนึ่ง ก่อนที่จะส่งผ่านไปยังวงจรฟิลเตอร์กรองสัญญาณรบกวนอีกชั้นหนึ่ง และยังสามารถศึกษาถึงอุปกรณ์ต่างๆที่มีส่วนช่วยในการลดสัญญาณรบกวนอีกด้วย เช่น ออปโตคัปเปิลเลอร์ (Optocoupler) ดีคัปปลิ่ง (D coupling) และทำการเพิ่มองค์ประกอบที่ทำให้เกิดการดีเลย์ในการสวิตช์ของมอสเฟต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Reducing EMI in Switch Mode Power Supply

Matthanee Ngoenvisit

Siriluck Saeton

Assoc.Prof.Dr.Yothin PREMPRANEERACH Advisor

2002

Abstract

This thesis is the study of reducing EMI in switch mode power supply of buck converter. This is developing the switch mode power supply which has the problem about the noise from the device in the circuit when it activates at high frequency. It should be reduce noise in switch mode power supply circuit before pass to the filter circuit. The other device help to reduce noise are learned such as optocouplers, D coupling and adding the delay element at gate of MOSFET.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาานิพนธ์ปีการศึกษา 2545

ภาควิชา วิศวกรรมระบบควบคุม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การลดสัญญาณรบกวนในสวิตช์โหมคเพาเวอร์ซัพพลาย

ผู้จัดทำ

1. นางสาวมัทณี เงินวิสุทธิ์
2. นางสาวศิริลักษณ์ แซ่ตัน

.....อาจารย์ที่ปรึกษา
(รศ.ดร.โยธิน เปรมปราณีรัชต์)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญาานิพนธ์เล่มนี้สามารถสำเร็จลุล่วง ด้วยคำแนะนำและคำปรึกษาจาก รศ.ดร. โยชิน เปรมปราณีรัชต์ ผู้ทำปริญญาานิพนธ์รู้สึกทราบบซึ่งในความอนุเคราะห์จากท่าน และขอกราบขอบพระคุณเป็นอย่างสูง และยังมีรุ่นพี่ปริญญาโทอีกท่านที่มีน้ำใจให้คำปรึกษา นั่นคือ พี่ชัยวัฒน์ เถระกุล และต้องขอขอบคุณทุกๆท่านที่สถานทดสอบที่อำนวยความสะดวกทุกอย่างอย่างเรื่อยมา ให้การศึกษาและตลอดจนคำปรึกษาทุกอย่างให้สำเร็จลุล่วงไปได้ด้วยดี

ขอขอบคุณบิดามารดา ครอบครัว และเพื่อนๆของข้าพเจ้าที่คอยช่วยเหลือและให้กำลังใจตลอดมา คุณค่าและประโยชน์อันพึงมีจากปริญญาานิพนธ์นี้ ขอมอบแด่ผู้มีพระคุณทุกท่าน

นางสาวมัทณี เงินวิสุทธิ

นางสาวศิริลักษณ์ แซ่ตัน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

เรื่อง	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	IV
สารบัญ	V
สารบัญภาพ	VIII
สารบัญตาราง	XI
บทที่ 1 บทนำ	1
1.1 ความเป็นมาและความสำคัญของปัญหา	1
1.2 ความมุ่งมั่นและจุดประสงค์ของการทดลอง	1
1.3 ขอบเขตของการวิจัย	2
1.4 ขั้นตอนการศึกษา	2
บทที่ 2 ทฤษฎีและหลักการต่างๆ	3
2.1 สัญญาณรบกวนจากสนามแม่เหล็กไฟฟ้า	5
2.2 ความหมายของสัญญาณรบกวน	5
2.3 ชนิดของสัญญาณรบกวน	6
2.3.1 เกิดจากการไหลของกำแพงศักดิ์	6
2.3.2 แหล่งกำเนิดสัญญาณรบกวนที่สร้างโดยมนุษย์	6
2.3.3 แหล่งกำเนิดสัญญาณรบกวนจากธรรมชาติ	6
2.4 ทางเดินของสัญญาณรบกวน	6
2.5 การวิเคราะห์การป้องกันสัญญาณรบกวน	
โดยวิเคราะห์ทางเดินของสัญญาณรบกวน	7
2.5.1 สัญญาณรบกวนเกิดจากอะไร	7
2.5.2 สัญญาณเข้ามาจากไหน	7
2.6 การป้องกันสัญญาณรบกวนโดยวิเคราะห์ทางเดินของสัญญาณรบกวน	8
2.6.1 การแก้ปัญหาการรบกวนทางอากาศ	8
2.6.2 การแก้ปัญหาการรบกวนทางสายไฟฟ้า	8

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์และสงวนความลับของงานวิจัยที่จัดทำขึ้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ เว้นแต่ได้รับอนุญาตจากเจ้าของเอกสารทุกครั้งที่มีอำนาจนำไปใช้

2.6.3 การแก้ปัญหาทางสายดิน	8
2.7 สัญญาณรบกวนที่ไหลผ่านตัวนำ	9
2.8 การวัดสัญญาณรบกวนในสายตัวนำ	9
2.9 อุปกรณ์สำหรับวิเคราะห์และทดสอบการรบกวนทางแม่เหล็กไฟฟ้า	11
2.10 หลักการลดระดับของสัญญาณรบกวนในสายตัวนำ	12
2.11 เทคนิคในการลดสัญญาณรบกวน	14
2.11.1 วงจรฟิลเตอร์ป้องกันการคับปลิ่ง	14
2.11.2 การเลือกตัวเก็บประจุไฟฟ้า	17
2.11.3 การแก้สัญญาณรบกวนที่เกิดจากคาปาซิทีป คับปลิ่ง	20
2.12 ออปโตคับเปลอร์ในวงจรควบคุม	22
2.13 พัลส์วิดท์ มอดคูเลเตอร์ สวิตซ์ซิ่งเพาเวอร์ซัพพลาย	23
2.13.1 พื้นฐานของ PWM สวิตซ์ซิ่งเพาเวอร์ซัพพลาย	23
2.13.2 ฟอร์เวิร์ด โทมค คอนเวอร์เตอร์	23
บทที่ 3 ทฤษฎีและการออกแบบวงจรบัคคอนเวอร์เตอร์	26
3.1 วงจรบัคคอนเวอร์เตอร์	26
3.1.1 การทำงานของวงจรบัคคอนเวอร์เตอร์	27
3.2 ขั้นตอนการออกแบบ	28
3.2.1 รูปลักษณ์ของสัญญาณสวิตซ์ซิ่ง	29
3.3 การคำนวณบัคคอนเวอร์เตอร์ที่ใช้ในการทดลอง	29
3.3.1 การคำนวณค่าพารามิเตอร์ต่างๆของวงจรบัคคอนเวอร์เตอร์	29
3.3.2 การคำนวณอุปกรณ์ในวงจรบัคคอนเวอร์เตอร์	30
3.4 วิธีการลดสัญญาณรบกวนที่ได้ทำในโครงการนี้	30
บทที่ 4 การทดลองและผลการทดลอง	31
4.1 การทดลองทดสอบสัญญาณรบกวนจากวงจรบัคคอนเวอร์เตอร์	31
4.1.1 วงจรพื้นฐานของบัคคอนเวอร์เตอร์	31
4.1.2 การทดลองโดยใส่ออปโตคับเปลอร์เพื่อลดสัญญาณรบกวน	35
4.1.3 การทดลองโดยใส่ตัวต้านทาน (R_g) และตัวเก็บประจุ (C_g) นำไปใช้ประโยชน์ด้านการค้า	
ไม่ว่ากรณีใดๆ ทั้งสิ้น ยี่ห้าแห่งของมัสเฟตงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มี36รนาไปใช้	

4.1.4 การทดลองต่อฮีทซิงค์ลงกราวนด์เพลน	37
4.1.5 การทดลองต่อไดโอดและ Cy ลงกราวนด์เพลน	38
4.2 ผลการทดลองทดสอบสัญญาณรบกวนจากวงจรพื้นฐาน ของบัคคอนเวอร์เตอร์	39
บทที่ 5 วิจัยและสรุป	46
บรรณานุกรม	50
ภาคผนวกที่ 1 ข้อมูลทางด้านเทคนิคของตัวควบคุมโหมคกระแส UC3844	
ภาคผนวกที่ 2 ข้อมูลทางด้านเทคนิคของออปโตคัปเปลอร์ 6N137	
ภาคผนวกที่ 3 ข้อมูลทางด้านเทคนิคของเพาเวอร์ MOSFET IRF640	
ภาคผนวกที่ 4 ข้อมูลทางด้านเทคนิคของซีทกั๊เบเรียร์ไดโอด MBR1645	
ภาคผนวกที่ 5 ข้อมูลทางด้านเทคนิคของฟาสท์รีคัพเวอรี ไดโอด FR303	



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ

รูปภาพ	หน้า
รูปที่ 2.1 แสดงบล็อก ไดอะแกรมของวงจรภายในคลื่นรับวิทยุ	3
รูปที่ 2.2 แสดงสัญญาณรบกวนจากภายนอกเมื่อนำเครื่องรับวิทยุไปใช้งานจริง	4
รูปที่ 2.3 แสดงปัญหาอื่นๆที่ทำให้เกิดสัญญาณรบกวน	4
รูปที่ 2.4 กราฟแสดงเทคนิคในการแก้ปัญหาและค่าใช้จ่ายในการแก้ปัญหา	5
รูปที่ 2.5 ทางเดินของสัญญาณรบกวน	6
รูปที่ 2.6 แสดงถึงการแพร่กระจายสัญญาณรบกวนในสายตัวนำ	9
รูปที่ 2.7 แสดงถึง โครงสร้างของเพาเวอร์ซัพพลายฟิลเตอร์	11
รูปที่ 2.8 แสดง โครงสร้างของเครื่องรับรู้สัญญาณรบกวน(LISN)	11
รูปที่ 2.9 แสดงถึงการจัดวางอุปกรณ์ที่ใช้วัดสัญญาณรบกวน	12
รูปที่ 2.10 แสดงกราฟคุณลักษณะของสัญญาณรบกวนในสายตัวนำ	13
รูปที่ 2.11 แสดงวงจรคัปปลิงแบบ R-C และแบบ L-C(ไม่รวมเส้นประ)	15
รูปที่ 2.12 แสดงการตอบสนองต่อความถี่ของวงจรฟิลเตอร์ชนิด L-C เมื่อเข้าใกล้ความถี่รีโซแนนท์	16
รูปที่ 2.13 อินดักแตนซ์ L เกิดจาก โลหะตัวนำที่ขาของตัวเก็บประจุ R2	17
รูปที่ 2.14 อิมพีแดนซ์จริงของตัวเก็บประจุชนิดกระดาษขนาด 0.1 μF	17
รูปที่ 2.15 แสดงช่วงความถี่ที่ใช้งานของตัวเก็บประจุแต่ละชนิด	18
รูปที่ 2.16 ตัวเก็บประจุที่มีโครงสร้างลักษณะเป็นท่อ	19
รูปที่ 2.17 แสดงการแทรกแผ่นตัวนำระหว่างฉนวน	21
รูปที่ 2.18 แสดง โครงสร้างภายในของออปโตคัปเปิลเลอร์	23
รูปที่ 2.19 พอร์เวิร์ด โหมดคอนเวอร์เตอร์(แสดงเป็นบัคคอนเวอร์เตอร์)	24
รูปที่ 2.20 รูปคลื่นแรงดันและกระแสของพอร์เวิร์ด โหมดคอนเวอร์เตอร์(บัค)	24
รูปที่ 3.1 วงจรบัคคอนเวอร์เตอร์	26
รูปที่ 3.2 รูปคลื่นแสดงแรงดันและกระแสในบัคคอนเวอร์เตอร์	27
รูปที่ 3.3 รูปคลื่นของกระแสที่ตัวเก็บประจุและแรงดันเอาท์พุทในบัคคอนเวอร์เตอร์	28
รูปที่ 3.4 วงจรพื้นฐานของสวิตซ์ซิงแบบบัคคอนเวอร์เตอร์	28
เอกสารรูปที่ 3.5 แก้ไขความชันของสัญญาณขอบขาขึ้นโดยใส่ตัวต้านทานและตัวเก็บประจุ	29
ไม่ว่ารูปที่ 4.1 วงจรบัคคอนเวอร์เตอร์ที่ยังไม่มีการลดสัญญาณรบกวน	31

รูปที่ 4.2 แสดงแรงดันตกคร่อมระหว่างขาเกตและขาซอร์สของเพาเวอร์มอสเฟต(Vgs)	32
รูปที่ 4.3 แสดงแรงดันตกคร่อมระหว่างขาเดรนและขาซอร์สของเพาเวอร์มอสเฟต(Vds)	32
รูปที่ 4.4 แรงดันตกคร่อมตัวเหนี่ยวนำที่วงจรบัคคอนเวอร์เตอร์	33
รูปที่ 4.5 แรงดันเอาท์พุทของวงจรบัคคอนเวอร์เตอร์ ขณะไม่มีโหลด	33
รูปที่ 4.6 แรงดันเอาท์พุทของวงจรบัคคอนเวอร์เตอร์ ขณะต่อโหลด 1 แอมแปร์	34
รูปที่ 4.7 แรงดันเอาท์พุทของวงจรบัคคอนเวอร์เตอร์ ขณะต่อโหลด 2 แอมแปร์	34
รูปที่ 4.8 เพิ่มออปโตคัปเปิลอร์เพื่อแยกกราวนด์ช่วยลดสัญญาณรบกวน	35
รูปที่ 4.9 ออปโตคัปเปิลอร์ที่ใช้เพื่อแยกกราวนด์คู่ระหว่างสองวงจร	35
รูปที่ 4.10 เพิ่มตัวต้านทาน(Rg) และตัวเก็บประจุ(Cg)ที่ขาเกตของมอสเฟต	36
รูปที่ 4.11 ทดลองต่ออีทีซิงค์ลงกราวนด์เพลน	37
รูปที่ 4.12 ทดลองต่อไดโอดและ Cy ลงกราวนด์เพลน	38
รูปที่ 4.13 แสดงสัญญาณรบกวนขณะที่ยังไม่ต่ออุปกรณ์ใดๆ	39
รูปที่ 4.14 แสดงสัญญาณรบกวนเมื่อใส่ออปโตคัปเปิลอร์	39
รูปที่ 4.15 แสดงสัญญาณรบกวนเมื่อใส่ตัวต้านทาน (Rg)ที่ขาเกตของมอสเฟต	39
รูปที่ 4.16 แสดงสัญญาณรบกวนเมื่อใส่ตัวเก็บประจุ (Cg)ที่ขาเกตของมอสเฟต	40
รูปที่ 4.17 แสดงสัญญาณรบกวนเมื่อใส่คัปปลิง(D Coupling) ค่า 10 pF ที่ไอซีเบอร์ UC3844	40
รูปที่ 4.18 แสดงสัญญาณรบกวนเมื่อต่อโหลด 1แอมแปร์	40
รูปที่ 4.19 แสดงสัญญาณรบกวนเมื่อต่อโหลด 2 แอมแปร์	41
รูปที่ 4.20 แสดงสัญญาณรบกวนเมื่อต่อโหลด 0.2 แอมแปร์	41
รูปที่ 4.21 แสดงสัญญาณรบกวนเมื่อไม่ต่อออปโตคัปเปิลอร์ แต่ต่อโหลด 1 แอมแปร์	41
รูปที่ 4.22 แสดงสัญญาณรบกวนเมื่อต่อไดโอดลงกราวนด์เพลน โหลด 1 แอมแปร์	42
รูปที่ 4.23 แสดงสัญญาณรบกวนเมื่อต่อลงกราวนด์เพลนไม่มีออปโตคัปเปิลอร์ โหลด 1 แอมแปร์	42
รูปที่ 4.24 แสดงสัญญาณรบกวนเมื่อไม่มีออปโตคัปเปิลอร์ มีโหลด 2 แอมแปร์	42
รูปที่ 4.25 แสดงสัญญาณรบกวนเมื่อไม่มีออปโตคัปเปิลอร์ มีโหลด 0.2 แอมแปร์	43
รูปที่ 4.26 แสดงสัญญาณรบกวนเมื่อต่อตัวเก็บประจุจากกราวนด์วงจรลงกราวนด์เพลน	43
รูปที่ 4.27 แสดงสัญญาณรบกวนเมื่อต่อกราวนด์วงจรลงกราวนด์เพลน	

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
 ไม่ว่าในรูปแบบใดๆ ห้ามนำออกนอกระบบหรือเผยแพร่โดยไม่ได้รับอนุญาตจากเจ้าของลิขสิทธิ์ หากฝ่าฝืนจะดำเนินการตามกฎหมายต่อไป

รูปที่ 4.28 แสดงสัญญาณรบกวนเมื่อต่อกราวนด์วงจรลงกราวนด์เพลน มีโหลด 2 แอมแปร์	44
--	----

รูปที่ 4.29 แสดงสัญญาณรบกวนเมื่อต่อกราวนด์วงจรกราวนด์เฟลน ช็อตฮีทซิงค์กราวนด์ด้วย มีโหนด 0.2 แอมแปร์	44
รูปที่ 4.30 แสดงสัญญาณรบกวนเมื่อช็อตฮีทซิงค์กราวนด์	44
รูปที่ 4.31 แสดงสัญญาณรบกวนเมื่อเปลี่ยนไดโอดจากช็อตที่ แบเรียร์ไดโอดเป็น อัลตรา ฟาสท์ รีคัฟเวอรี ไดโอด	45
รูปที่ 4.32 แสดงสัญญาณรบกวนเมื่อใส่ค่าตัวเหนี่ยวนำ 436 μH ซึ่งเป็นตัวเหนี่ยวนำ ที่พันขึ้นมาเอง เพื่อเปรียบเทียบกับตัวที่ซื้อมาจากท้องตลาด	45
รูปที่ 5.1 แสดงสัญญาณรบกวนขณะที่ยังไม่มีกรลดสัญญาณรบกวนกับรูปที่ได้ ทำการลดสัญญาณรบกวนได้มากที่สุด	48



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตาราง	หน้า
ตารางที่ 2.1 แสดงผลความยาวของขาตัวเก็บประจุชนิดเซรามิกและ คาปาซิเตอร์ค่าต่างๆที่มีต่อรีโซแนนท์ภายใน	20
ตารางที่ 5.1 แสดงการเปรียบเทียบค่าสัญญาณรบกวนในช่วงความถี่ต่างๆ	47



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

ปัจจุบันนี้ ปัญหาเรื่องสัญญาณรบกวนทางแม่เหล็กไฟฟ้า (Electromagnetic Interference:EMI) ได้ถูกให้ความสนใจกันมากขึ้น เนื่องจากผลของสัญญาณรบกวนนี้ได้สร้างปัญหาโดยไปรบกวนการทำงานของเครื่องมือหรือระบบต่างๆ เครื่องมือหรือระบบเหล่านี้นอกจากจะถูกรบกวนโดยอุปกรณ์หรือเครื่องมืออื่นๆ ที่เป็นตัวกำเนิดสัญญาณรบกวนทางแม่เหล็กไฟฟ้าแล้วยังอาจเกิดจากการรบกวนภายในตัวเองหรือเป็นตัวกำเนิดสัญญาณรบกวนทางแม่เหล็กไฟฟ้าไปรบกวนการทำงานของอุปกรณ์หรือเครื่องมืออื่นๆ ที่อยู่ใกล้เคียงโดยการเหนี่ยวนำหรือไหลผ่านตัวนำ (Conducted EMI) และการแพร่กระจายผ่านอากาศ (Radiated EMI) จากปัญหาเหล่านี้จึงได้มีการกำหนดมาตรฐานต่างๆ ขึ้นมาใช้สำหรับควบคุมระดับของสัญญาณรบกวนที่เกิดจากเครื่องมือหรืออุปกรณ์ไฟฟ้าให้อยู่ในขอบเขตที่รับได้

แนวทางการแก้ปัญหาเรื่องสัญญาณรบกวนทางแม่เหล็กไฟฟ้านั้นมีอยู่ 2 วิธีใหญ่ๆ คือ การแก้ที่ต้นเหตุ (Suppression noise at source) และการแก้ที่ปลายทาง (Filter) วิธีการแก้ปัญหที่ต้นเหตุไม่นิยมมากนัก เนื่องจากต้องมีการปรับปรุงวงจรภายใน ส่วนที่เป็นสาเหตุของสัญญาณรบกวน ไม่ว่าจะเป็นการทำงานของวงจรหรืออุปกรณ์อิเล็กทรอนิกส์ภายในวงจร วิธีการนี้ค่อนข้างซับซ้อนและยุ่งยาก แต่เป็นวิธีที่ดีเนื่องจากสามารถลดหรือปรับปรุงส่วนที่เป็นต้นเหตุได้โดยตรงโดยไม่ต้องแก้ไขที่ปลายทาง

1.2 ความมุ่งหมายและจุดประสงค์ของการทดลอง

- 1.2.1 ศึกษาสาเหตุหรือกลไกการเกิดสัญญาณรบกวนในวงจรบัคคอนเวอร์เตอร์
- 1.2.2 สังเกตคุณลักษณะและคุณสมบัติการแพร่กระจายของสัญญาณรบกวนทางแม่เหล็กไฟฟ้าในสายตัวนำและทางอากาศ
- 1.2.3 ศึกษาการ Suppression Noise ที่ต้นกำเนิด

1.3 ขอบเขตของการวิจัย

สามารถสร้างวงจรบัคคอนเวอร์เตอร์ โดยใช้ไอซีเบอร์ UC 3844 เป็นไอซีควบคุม นำผลเอกสารที่รื้อทดสอบสัญญาณรบกวนที่ได้ไปเปรียบเทียบกับผลการทดลองที่นำค่าความต้านทาน ค่าตัวเก็บค่าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ประจุและค่าตัวเหนี่ยวนำต่างๆมาใส่เพื่อลดสัญญาณรบกวน จนกระทั่งสามารถลดสัญญาณรบกวนได้จนเป็นที่น่าพอใจหรือต่ำกว่าเกณฑ์มาตรฐาน

1.4 ขั้นตอนการศึกษา

- 1.4.1 ศึกษาสาเหตุการเกิดสัญญาณรบกวน การแก้ไขปัญหา
- 1.4.2 ศึกษาการทำงานและคุณสมบัติของเพาเวอร์มอสเฟต
- 1.4.3 ออกแบบวงจรสวิตซ์ซิ่งเพาเวอร์ซัพพลาย แบบบัคคอนเวอร์เตอร์
- 1.4.4 ทดลองนำอุปกรณ์ต่างๆมาใส่เพื่อลดสัญญาณรบกวน



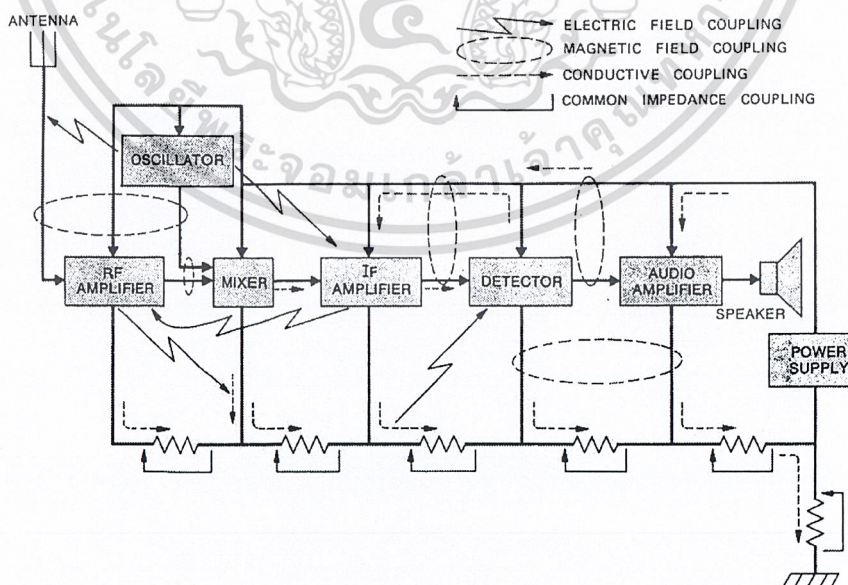
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีและหลักการต่างๆ

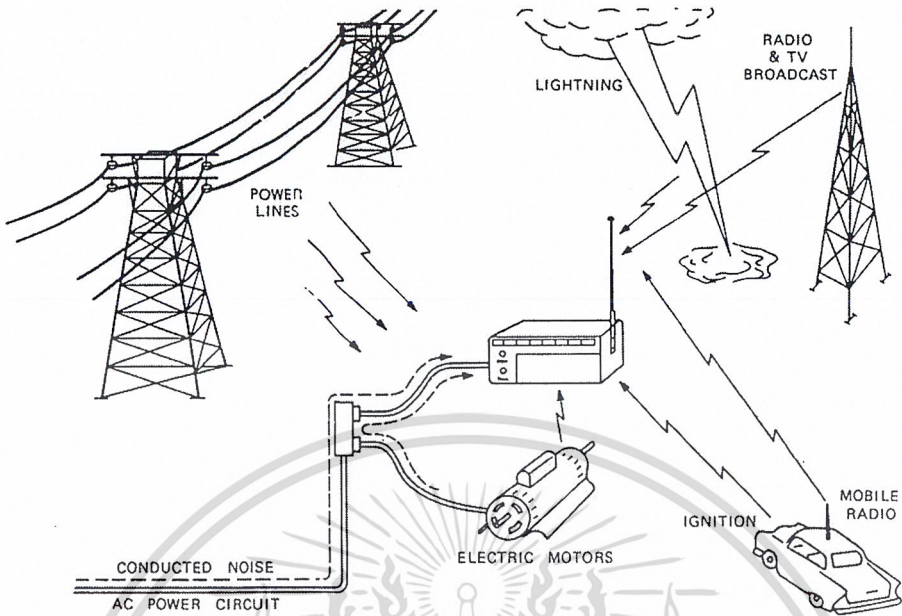
ปัจจุบัน ได้มีการนำวงจรไฟฟ้าและอิเล็กทรอนิกส์ไปใช้งานอย่างแพร่หลาย ทำให้วงจรต่างๆต้องทำงานในระยะใกล้เคียงกันมากยิ่งขึ้น ผลก็คือ วงจรเหล่านั้นอาจสร้างสัญญาณรบกวนซึ่งกันและกัน โดยเฉพาะอย่างยิ่งการรบกวนเรื่องสนามแม่เหล็กไฟฟ้า นอกจากนี้ยังนำวงจรจำนวนมากมารวมกันภายใต้พื้นที่เล็กลงอย่างเช่นใน IC (Integrated Circuit) ก็มีส่วนในการเพิ่มปัญหาเรื่องสัญญาณรบกวน ดังนั้น เพื่อให้วงจรสามารถทำงานได้ดี ในสภาวะแวดล้อมจริง ผู้ออกแบบวงจรจำเป็นต้องคำนึงถึงปัญหาเรื่องสัญญาณรบกวนด้วย โดยวงจรมันต้องไม่สร้างสัญญาณรบกวนแก่วงจรอื่น อีกทั้งจะต้องไม่ถูกรบกวนจากวงจรอื่นเช่นกัน

รูป 2.1 แสดงบล็อกไดอะแกรมของวงจรภายในเครื่องรับวิทยุ ซึ่งมีปัญหาเรื่องสัญญาณรบกวนเช่นเกิดจากการเดินสายไฟ และการต่อกราวด์ โดยมีอิมพีแดนซ์ที่กราวด์ร่วมกันเป็นต้น ซึ่งส่วนแต่มีผลต่อการสร้างสัญญาณรบกวนทั้งสิ้นรูป 2.1 แสดงให้เห็นปัญหาภายในของเครื่องรับ ในขณะที่รูป 2.2 แสดงสัญญาณรบกวนจากภายนอก เมื่อเรานำเครื่องรับวิทยุไปใช้งานจริงๆ ซึ่งผู้ออกแบบจำเป็นต้องป้องกันสัญญาณรบกวนทั้งจากภายในและภายนอกเพื่อให้อุปกรณ์ที่ออกแบบสามารถทำงานได้อย่างมีประสิทธิภาพ



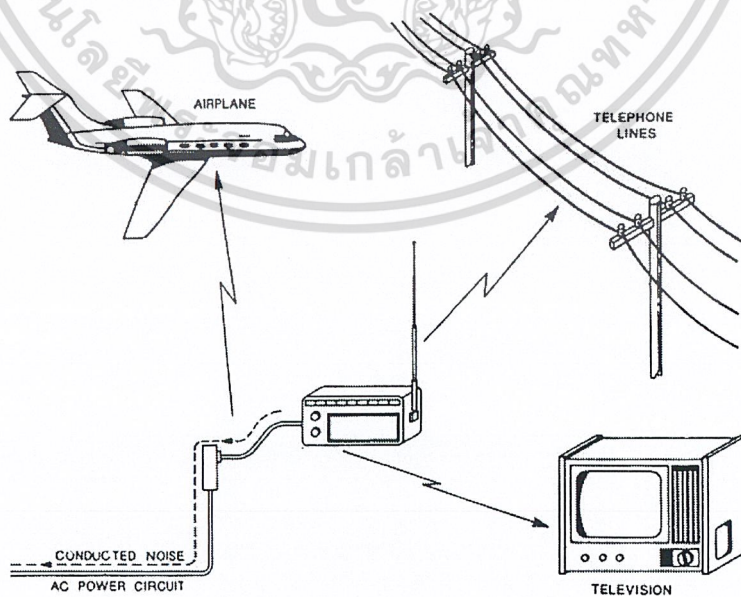
รูปที่ 2.1 แสดงบล็อกไดอะแกรมของวงจรภายในเครื่องรับวิทยุ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ภายในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 แสดงสัญญาณรบกวนจากภายนอก เมื่อนำเครื่องรับวิทยุไปใช้งานจริง

รูป 2.3 แสดงปัญหาอื่นนอกเหนือจากที่ได้กล่าวมา คือนอกจากจะถูกรบกวนจากสัญญาณอื่นๆ แล้ว อุปกรณ์ที่เราออกแบบขึ้นอาจสร้างสัญญาณรบกวน ไปรบกวนอุปกรณ์ชนิดอื่นๆ ได้ ดังนั้นนอกจากการป้องกันไม่ให้ถูกรบกวนจากวงจรอื่นแล้ว อุปกรณ์ที่ถูกรออกแบบจะต้องไม่สร้างสัญญาณไปรบกวนอุปกรณ์อื่นอีกด้วย

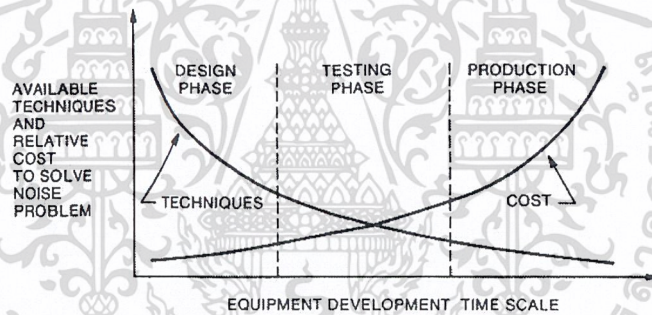


รูปที่ 2.3 แสดงปัญหาอื่นๆที่ทำให้เกิดสัญญาณรบกวน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับอาจารย์ที่สอนเพื่อการศึกษาเท่านั้น ไม่ควรเผยแพร่ไปนอกเขตห้องนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1 สัญญาณรบกวนจากสนามแม่เหล็กไฟฟ้า

การยอมรับสนามแม่เหล็กไฟฟ้า (Electromagnetic Compatibility, EMC) จะแสดงขีดความสามารถของอุปกรณ์แต่ละชิ้น ในการทำงานอย่างปกติภายใต้สนามแม่เหล็กไฟฟ้า ปัญหาเกี่ยวกับ EMC นี้ควรถูกนำมาพิจารณาตั้งแต่เริ่มออกแบบ มิฉะนั้นค่าใช้จ่ายที่ตามมาจะสูงขึ้นและวิธีแก้ไขจะยากขึ้น รูป 2.4 เป็นกราฟแสดงเทคนิคในการแก้ปัญหาและค่าใช้จ่ายในการแก้ปัญหานั้นๆเปรียบเทียบระหว่างขั้นตอนในช่วงต่างๆตั้งแต่เริ่มออกแบบ ทดสอบ จนถึงการผลิตซึ่งจะเห็นได้ว่า ถ้าหากอุปกรณ์ถูกออกแบบพร้อมกับการใช้เทคนิคในการลดสัญญาณรบกวนตั้งแต่เริ่มต้นแล้ว วิธีที่ใช้จะเป็นแบบง่ายๆ อีกทั้งยังเสียค่าใช้จ่ายน้อยอีกด้วย ในทางตรงกันข้ามอุปกรณ์ที่ไม่มีการป้องกันเรื่องสัญญาณตั้งแต่แรก จะต้องประสบกับปัญหาค่อนข้างนาน นอกจากจะต้องออกแบบวงจรใหม่เพื่อลดสัญญาณรบกวนแล้ว วงจรส่วนที่สร้างเพิ่มขึ้นเพื่อใช้ลดสัญญาณรบกวนจะเป็นผลให้ขนาดราคา และการสูญเสียพลังงาน ในขณะที่ใช้งานมีค่าเพิ่มขึ้น



รูปที่ 2.4 กราฟแสดงเทคนิคในการแก้ปัญหาและค่าใช้จ่ายในการแก้ปัญหา

2.2 ความหมายของสัญญาณรบกวน

สัญญาณรบกวน (Noise) คือ สัญญาณไฟฟ้าในวงจรที่เกิดขึ้นนอกเหนือจากสัญญาณที่ได้ออกแบบไว้ แต่ต้องเข้าใจว่าสัญญาณเอาต์พุต (Output Signal) ที่มีความสัมพันธ์แบบไม่เชิงเส้น (Non-Linear) กับอินพุต (Input) นั้นไม่ใช่สัญญาณรบกวน แต่เป็นปัญหาที่เกิดจากการออกแบบเว้นแต่ว่าสัญญาณดังกล่าวนี้ไปรบกวนวงจรอื่น เราจะเรียกสัญญาณนี้ว่าเป็นสัญญาณรบกวน

การรบกวน (Interference) คือ ผลของสัญญาณรบกวนที่ทำให้วงจรทำงานได้ไม่ดีเท่าที่ควร โดยมากแล้วเราไม่สามารถกำจัดสัญญาณรบกวนออกไปให้หมดสิ้น แต่สามารถลดสัญญาณจนกระทั่งไม่ก่อให้เกิดการรบกวนได้

ความไวต่อสัญญาณรบกวน (Susceptibility) แสดงให้เห็นความสามารถของอุปกรณ์หรือเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า วงจรในการตอบสนองสัญญาณรบกวน โดยที่วงจรนี้ยังสามารถทำงานต่อไปได้อย่างเป็นที่น่าสนใจ ไม่วุ่นวายใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 ชนิดของสัญญาณรบกวน

เราสามารถแบ่งแหล่งกำเนิดสัญญาณรบกวนออกได้เป็น 3 ชนิด คือ

2.3.1 เกิดจากการไหลของกระแสผ่านกำแพงศักดิ์ ซึ่งเป็นผลมาจากการปล่อยอิเล็กตรอน หรือโฮล (Hole) ไม่แน่นอน สัญญาณรบกวนชนิดนี้เกิดขึ้นได้ทั้งตลอดสูญญากาศและอุปกรณ์เซมิคอนดักเตอร์ อีกทั้งยังสามารถเกิดจากผลของอุณหภูมิจึงทำให้อิเล็กตรอนแปรปรวนซึ่งเป็นอิเล็กตรอนในความต้านทาน เช่น เทอร์มัลนอยส์ (Thermal noise) และช็อตนอยส์ (Shot noise) เป็นต้น

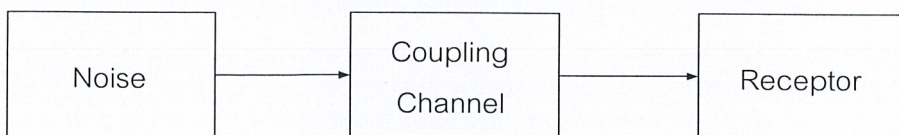
2.3.2 แหล่งกำเนิดสัญญาณรบกวนที่สร้างโดยมนุษย์ (Man-made noise source) มนุษย์ได้คิดสร้างเครื่องทุ่นแรงระบบเครื่องยนต์กลไก เช่น มอเตอร์ หรือสวิตช์ เป็นต้น ในสมัยแรกๆ วิศวกรรมการทางด้านอิเล็กทรอนิกส์ควบคุมให้มีความถี่ในการตัดต่อ (Switching) และการจุดระเบิด (Ignition) มีมากขึ้น การทำงานมักจะทำให้เกิดสัญญาณรบกวนซึ่งเป็นที่ไม่ต้องการเกิดขึ้นมาด้วย

2.3.3 แหล่งกำเนิดสัญญาณรบกวนจากธรรมชาติ (Natural noise source) เช่น ฟ้าผ่า ฟ้าร้อง เป็นต้น ซึ่งเกิดจากการเคลื่อนที่ของอิเล็กตรอนจำนวนมากจากจุดหนึ่งไปยังอีกจุดหนึ่งที่มีศักดาไฟฟ้าสูงกว่า เพื่อทำให้เกิดความสมดุลย์ทางไฟฟ้า การเกิดการเคลื่อนที่ของอิเล็กตรอนนี้จะทำให้เกิดแสง เสียง และที่สำคัญคือเกิดสนามแม่เหล็กความเข้มสูงแผ่กระจายไปทั่วทิศทาง

สำหรับสัญญาณรบกวนที่จะศึกษา คือ สัญญาณรบกวนทางแม่เหล็กไฟฟ้าหรือเรียกว่า EMI สัญญาณรบกวนทางแม่เหล็กไฟฟ้า มี 2 ชนิด คือ Conducted EMI เกิดขึ้นที่สายตัวนำ และ Radiated EMI เกิดขึ้นในอากาศ โดยการแผ่คลื่นแม่เหล็กไฟฟ้าจากตัวอุปกรณ์ไปยังสิ่งแวดล้อมรอบข้าง ปริญญาพนธ์ฉบับนี้ได้ศึกษาการลดทอนสัญญาณรบกวนในสายตัวนำแต่เพียงอย่างเดียวเท่านั้น

2.4 ทางเดินของสัญญาณรบกวน

ทางเดินของสัญญาณรบกวน คือเส้นทางเชื่อมโยงสัญญาณจากแหล่งกำเนิดไปยังตัวรับ หรือการคับปลิง (Coupling) และวงจรตัวรับสัญญาณรบกวนดังแสดงในรูปที่ 2.5



รูปที่ 2.5 ทางเดินของสัญญาณรบกวน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูผู้สอนเท่านั้น ไม่ควรนำเอกสารนี้ไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.5 จะเห็นได้ว่าปัญหาสัญญาณรบกวนจะเกิดขึ้นนั้นต้องอาศัยองค์ประกอบ 3 อย่างคือ

1. Noise Source เป็นตัวสร้างสัญญาณรบกวน
2. Receptor เป็นตัวรับสัญญาณรบกวน
3. Coupling Channel เป็นตัวส่งผ่านสัญญาณรบกวนจาก Noise Source ไปยังตัว Receptor

ในการวิเคราะห์เกี่ยวกับปัญหาเรื่องสัญญาณรบกวนนั้น เราจำเป็นต้องตรวจสอบว่าแหล่งกำเนิดและตัวรับสัญญาณรบกวนอยู่ที่ใด และสัญญาณรบกวนถูกส่งไปถึงผ่านทางใด ดังนั้นจึงสามารถป้องกันสัญญาณรบกวนได้ 3 วิธี คือ

1. ป้องกันไม่ให้แหล่งกำเนิดสัญญาณรบกวนออกไป
2. ทำให้ตัวรับไม่ต้องสนองต่อสัญญาณรบกวน
3. ลดการส่งสัญญาณรบกวนผ่านทางคัปปลิงลงให้น้อยที่สุด

2.5 การวิเคราะห์การป้องกันสัญญาณรบกวนโดยวิเคราะห์ทางเดินของสัญญาณรบกวน

เมื่อมองถึงปัญหาจากสัญญาณรบกวนต่างๆ แล้วการแก้ปัญหาที่ย่อมแล้วแต่กรณีซึ่งกล่าวได้ว่าไม่ใช่เรื่องง่ายๆ สิ่งแรกที่ต้องคำนึงถึงก็คือ

2.5.1 สัญญาณรบกวนเกิดจากอะไร

หากพิจารณาสาเหตุทั้ง 3 แล้ว การแก้ไขที่ตัวปัญหาในกรณี 2 กรณีแรกเป็นการแก้ปัญหาที่ต้นเหตุ ถ้าสาเหตุมาจากปรากฏการณ์ทางธรรมชาติการแก้ปัญหาย่อมทำได้ยาก

2.5.2 สัญญาณเข้ามาจากไหน

สัญญาณรบกวนเข้ามาได้ 3 ทางด้วยกันคือ ทางอากาศรอบเครื่อง ทางสายไฟฟ้าและทางสายดิน

- ทางอากาศ ดูจะไม่ใช่เรื่องที่จะป้องกันการรบกวนทางอากาศ เนื่องจากขึ้นอยู่กับพลังงานที่รบกวนอาจจะมีค่าสูงพอที่จะทะลุทะลวงผ่านพื้นผนังคอนกรีตมาได้เช่นเดียวกับคลื่นวิทยุ เพราะลักษณะอากาศสามารถเหนี่ยวนำเข้าตัวถังเครื่อง ทางสายสื่อสาร ทางสาย AC Main Power โดยปกติตัวถังของเครื่องสามารถป้องกันการรบกวนได้ระดับหนึ่ง ขึ้นอยู่กับโครงสร้างของตัวถังและชนิดของโลหะที่ใช้ และพลังงานหรืออำนาจทะลุทะลวงของคลื่น

- ทางสายไฟฟ้า ในที่นี้หมายถึง สาย AC และสายสื่อสาร(Communication Cable) โอกาสที่สัญญาณรบกวนเกิดการเหนี่ยวนำมีสูงมาก โดยเฉพาะฟ้าผ่า และการเปลี่ยนแปลงความต่างศักย์อย่างทันทีทันใดเนื่องจากการเดินเครื่องจักร ในปัจจุบันพบว่ามักเป็นสาเหตุสำคัญที่ทำให้เครื่องเสีย

แม้ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หายหรือข้อมูลเสียหายและผิดพลาดไป การป้องกันด้านนี้ได้มีการพัฒนาที่ดีขึ้น โดยพิจารณา ลักษณะของคลื่นรบกวนนั้นคู่กับการเลือกอุปกรณ์ป้องกัน

- ทางสายดิน น้อยคนนักที่สนใจจริงจังกับสายดิน ซึ่งในประเทศไทยมิได้มีการคำนึงถึงมากนัก ส่วนมากระบบการจ่ายไฟนั้นบังคับเพียงสายดินทางด้านความปลอดภัย แต่สายดินที่ใช้กับเครื่องมือที่มีความไวอย่างเช่น ระบบสื่อสาร หรือคอมพิวเตอร์ จะทำให้การทำงานดีขึ้นต้องมีการควบคุมการรบกวนด้านนี้ด้วย

2.6 การป้องกันสัญญาณรบกวนโดยวิเคราะห์ทางเดินของสัญญาณรบกวน

การแก้ปัญหาหรือการหาทางป้องกันนั้นสามารถทำได้หลายวิธี โดยอาศัยมูลเหตุปัญหาแต่ละแบบก่อน ดังต่อไปนี้

2.6.1 การแก้ปัญหการรบกวนทางอากาศ วิธีที่ดีที่สุดคือ ถ้ากำจัดแหล่งกำเนิดไม่ได้หรือควบคุมแหล่งกำเนิดไม่ได้ด้วยการชิลด์ ให้แหล่งกำเนิดสัญญาณอยู่ในตู้ที่ต้องแก่กันที่เครื่องมือหรืออุปกรณ์เช่น สร้างห้องสำหรับอุปกรณ์การสื่อสารหรือห้องคอมพิวเตอร์ โดยเฉพาะ หรือไม่ว่าตำแหน่งของเครื่องมือให้ห่างจากการรบกวนและการเหนี่ยวนำ

2.6.2 การแก้ปัญหการรบกวนทางสายไฟฟ้า สัญญาณรบกวนที่เข้ามารบกวนทางสายไฟฟ้าคือเกิดเนื่องจากฟ้าผ่า เครื่องเชื่อมโลหะ หรือเกิดจากการจุดระเบิดของหัวเทียน การแก้ปัญหาโดยการชิลด์สายไฟฟ้าสลับ หรือใช้อุปกรณ์ป้องกันสัญญาณรบกวน

2.6.3 การแก้ปัญหทางสายดิน สายดินในที่นี้ไม่ได้หมายถึงสายดินที่เป็นสายฟ้า หรือสายรับการลัดวงจรเพื่อความปลอดภัยในที่นี้หมายถึง โครงสร้างตึก ทางอุดมคติถือว่ามีศักย์เป็นศูนย์ แต่ทุกๆ จุดบนพื้นดิน ไม่ได้มีสภาพแร่ธาตุเหมือนกันและความชื้นของแต่ละภูมิภาคก็แตกต่างกัน ดังนั้นการที่สมมติให้ดินมีศักย์เป็นศูนย์ ในทางปฏิบัติจึงไม่อาจทำได้ เมื่อดินไม่เป็นศูนย์สัญญาณรบกวนก็อาจมาจากสายดินหรือไม่กี่คือสัญญาณรบกวนลงตัวตั้งแต่ไม่ลงดิน สิ่งแรกที่ต้องทำคือสำรวจสภาพดินและทำลายดินที่สมบูรณ์ที่สุดให้ความต้านทานในสายดินถึงจุดต่ำที่สุดเท่าที่จะต่ำได้

ปัญหาทางไฟฟ้าที่เกิดจากสภาวะไฟตก ไฟเกิน ไฟกระเพื่อม ไฟดับ ฟ้าผ่าและคลื่นรบกวนอื่นๆ จะมีผลทำให้

- เครื่องมืออิเล็กทรอนิกส์ทำงานผิดพลาดหรือหยุดทำงาน คอมพิวเตอร์ประมวลผลข้อมูลผิดพลาด หน่วยความจำเปลี่ยนแปลงไปเอง วงจรทำงานผิดขั้นตอนหรือทำให้วงจรรวมในหน่วยประมวลผลกลางเสียหาย

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อให้บริการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ พึงสังเกตุให้ถึงที่มาของเอกสารทุกครั้งที่มีการนำไปใช้

- ฮาร์ดดิสก์เสียหายเนื่องจากไฟดับกะทันหันหรือไฟกระชาก

- มอเตอร์หรือคอมเพรสเซอร์เสียหาย
- เครื่องมือวัดที่มีความไวสูงหรือมีความละเอียดอ่อนจะอ่านค่าผิดพลาดจากความเป็นจริง
- ระบบการเดินหน้าหรือถอยหลังในการบันทึกภาพและการบันทึกเสียงอาจทำงานผิดพลาดหรือเสื่อมลง
- อายุการใช้งานของเครื่องมือต่างๆ จะสั้นลง

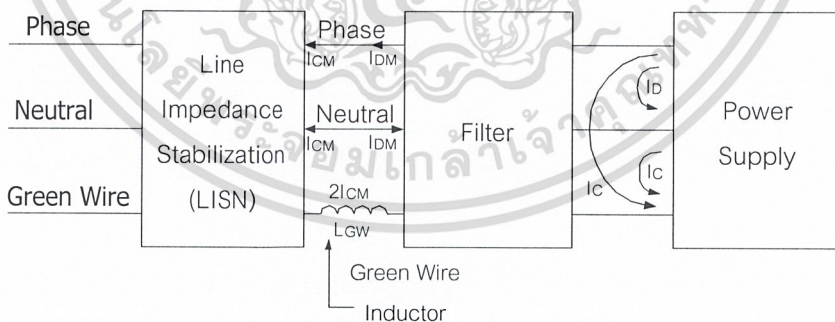
2.7 สัญญาณรบกวนที่ไหลผ่านสายตัวนำ

สาเหตุหลักของการเกิดสัญญาณรบกวนในสายตัวนำ คือ

1. ผลอันเนื่องมาจากความถี่สูงจากแหล่งจ่ายไฟสวิตซ์ซึ่งในผลิตภัณฑ์อิเล็กทรอนิกส์
2. ผลอันเนื่องมาจากการเพิ่มความเร็วในการสวิตซ์ของกระบวนการแปลงพลังงานของวงจรทอนระดับ (DC to DC Converter)

2.8 การวัดสัญญาณรบกวนในสายตัวนำ แบ่งได้เป็น 2 ประเภท คือ

1. สัญญาณรบกวนแบบคอมมอนโหมด คือ สัญญาณรบกวนที่เกิดขึ้นระหว่างสายกำลังสายใดสายหนึ่งกับสายดิน
2. สัญญาณรบกวนแบบดิฟเฟอเรนเชียลโหมด คือ สัญญาณรบกวนที่เกิดขึ้นระหว่างสายกำลังทั้งสอง



รูปที่ 2.6 แสดงถึงการแพร่กระจายสัญญาณรบกวนในสายตัวนำ

กระแสรบกวนสนามแม่เหล็กไฟฟ้าที่ออกมาจากแหล่งจ่ายกำลังแบบสวิตซ์ซึ่ง มีด้วยกัน 2 ชนิด คือ ดิฟเฟอเรนเชียล โหมด เคอร์เรนท์ (I_D) และคอมมอน โหมด เคอร์เรนท์ (I_C) ดังแสดงในรูปที่ 2.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในระบบ 2 สายที่ไม่มีการต่อสายดิน (Green Wire) ดิฟเฟอเรนเชียล โหมด เคอร์เรนท จะไหลผ่านในส่วนที่ทำให้เกิดค่าความจุแฝง (parasitic capacitance) ระหว่างสายเฟส (phase wire) กับโครงสร้างของผลิตภัณฑ์

วงจรกรองสัญญาณรบกวนสนามแม่เหล็กไฟฟ้าจะใส่อยู่ระหว่างแหล่งจ่ายกำลังแบบสวิตชิ่งกับแหล่งจ่ายไฟฟ้ากระแสสลับ โดยที่

L_{GW} คือตัวเหนี่ยวนำซึ่งจะถูกต่อกับสายดินเพื่อกันคอมมอน โหมด น้อยส์ เคอร์เรนท

I_C คือคอมมอน โหมด น้อยส์ เคอร์เรนท

I_D คือดิฟเฟอเรนเชียล โหมด น้อยส์ เคอร์เรนท

I_{CM} คือคอมมอน โหมด น้อยส์ เคอร์เรนท หลังจากผ่านวงจรกรองสัญญาณรบกวนสนามแม่เหล็กไฟฟ้าแล้ว

I_{DM} คือดิฟเฟอเรนเชียล โหมด น้อยส์ เคอร์เรนท หลังจากผ่านวงจรกรองสัญญาณรบกวนสนามแม่เหล็กไฟฟ้าแล้ว

กระแสรบกวนผลรวมและผลต่างเหล่านี้ถูกวัดด้วย LISN (Line Impedance stabilization Network)

ในความเป็นจริงแล้วกระแสเหล่านี้ไม่ได้ถูกวัดด้วย LISN โดยตรง ในอุดมคติ LISN นั้นจะถูกแทนด้วยความต้านทาน 50 โอห์ม ดังรูปที่ 2.6 แรงดันที่ถูกวัดโดย LISN คือ

$$V_{Phase} = V_{CM} + V_{DM} = 50(I_{CM} + I_{DM}) \quad (2.1)$$

$$V_{Neutral} = V_{CM} - V_{DM} = 50(I_{CM} - I_{DM}) \quad (2.2)$$

LISN เป็นอุปกรณ์มาตรฐานที่ใช้ในการแยกสัญญาณรบกวนในสายตัวนำ จากสัญญาณใช้งานที่ใช้กันทั่วไป ในศูนย์ทดสอบ EMC

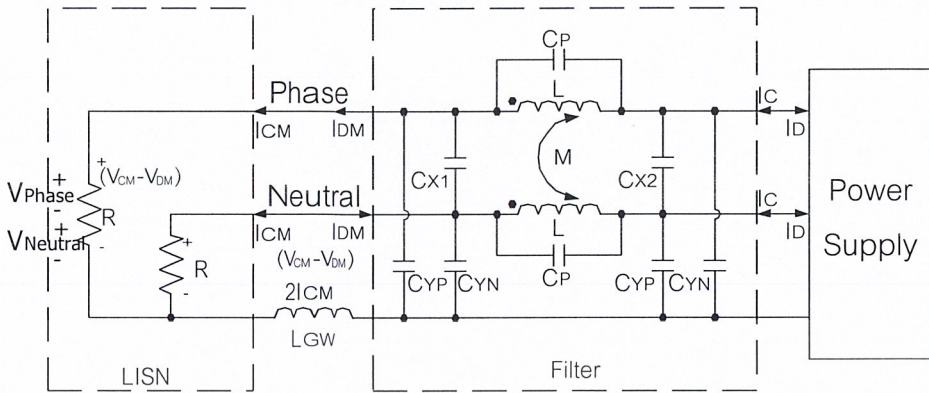
ข้อดีของ LISN มีดังต่อไปนี้

1. เป็นตัวเมทซิ่ง (Matching) กับอิมพีแดนซ์ของเครื่องแสดงผลต่างๆ ที่อิมพีแดนซ์ 50 โอห์ม
2. เป็นตัวป้องกันการรบกวนจาก เอซีเพาเวอร์ไลน์ (AC Power Line) จากเพาเวอร์ซัพพลาย

หลักการสำคัญในการปรับปรุงวงจรกรองกระแสสัญญาณรบกวนแม่เหล็กไฟฟ้าเพื่อใช้ในการแก้ปัญหาอยู่ที่การกำหนดค่าความเหนี่ยวนำ และความจุไฟฟ้า ที่มีผลต่อความถี่ที่เกิดขึ้น

ในแผนภาพที่แสดงให้เห็นถึงจุดสำคัญของวงจรกรองสัญญาณรบกวนทางแม่เหล็กไฟฟ้า แสดงดังรูปที่ 2.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.7 แสดงถึง โครงสร้างของเพาเวอร์ลีนฟิลเตอร์

2.9 อุปกรณ์สำหรับการวิเคราะห์และทดสอบการรบกวนทางแม่เหล็กไฟฟ้า

หลักการสำคัญของอุปกรณ์นี้พิจารณาได้จาก สมการที่ 2.1 และ 2.2 สัญญาณรบกวนเหนี่ยวนำในรูปของแรงดัน ซึ่งถูกวัดด้วย LISN คือผลรวมและผลต่างของสัญญาณรบกวนแบบคอมมอน โหมดและดิฟเฟอเรนเชียลโหมด

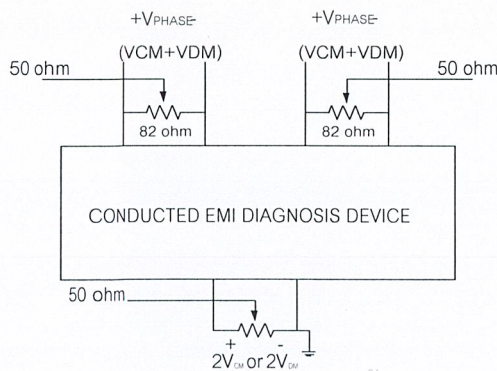
ผลรวมและผลต่างของแรงดันเฟสและนิวตรอนคือ

$$V_{Phase} + V_{Neutral} = 2V_{CM} \quad (2.3)$$

$$V_{Phase} - V_{Neutral} = 2V_{DM} \quad (2.4)$$

ดังนั้นขั้นตอนต่อไปในการวัดส่วนประกอบที่สำคัญ เราจะต้องบวกและลบแรงดันทั้งสอง ที่ถูกวัดด้วย LISN ด้วยส่วนมากแล้วสเปกตรัมอะนาโลนเซอร์ จะมีฟังก์ชันต่างๆ แต่จะไม่สามารถ แยกเฟสและลดทอนสัญญาณ ได้เท่านั้น

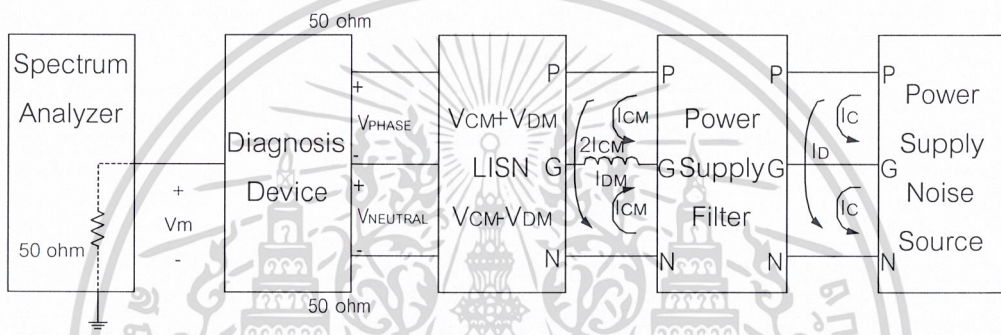
อุปกรณ์สำหรับบวกและลบ V_{Phase} และ $V_{Neutral}$ แสดงดังรูปที่ 2.8



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 2.8 แสดงโครงสร้างของเครื่องรับรู้สัญญาณรบกวน (LISN) ที่มีการนำไปใช้

ในการวัดโดยปกติ เฟสและนิวตรอน เอาท์พุทของ LISN จะต่อความต้านทานมีค่า 50 โอห์ม รูปแบบการจัดเครื่องมือที่ใช้ในการทดสอบสัญญาณรบกวน แสดงดังรูปที่ 2.9 จะเห็นได้ว่า สเปกตรัมอะนาไลเซอร์ จะแสดงถึงส่วนประกอบของคอมมอน โหมด และดิฟเฟอเรนเชียล โหมด เราสามารถที่จะเก็บความจําริจิสเตอร์ของสเปกตรัมอะนาไลเซอร์ได้

ข้อมูลที่ถูกเก็บไว้ในความจําริจิสเตอร์สามารถที่จะถูกเรียกกลับมาดูได้ ดังนั้นการวัดสัญญาณรบกวนทั้งแบบคอมมอน โหมด และดิฟเฟอเรนเชียล โหมด สามารถที่จะนำมาเปรียบเทียบในขั้นต่อไปที่ความถี่ที่กำหนด



รูปที่ 2.9 แสดงถึงการจัดวางอุปกรณ์ที่ใช้วัดสัญญาณรบกวน

2.10 หลักการลดระดับของสัญญาณรบกวนในสายตัวนำ มีดังนี้

1. ลดที่แหล่งกำเนิดของสัญญาณรบกวน ซึ่งเป็นวิธีที่ดีที่สุด แต่ออกแบบยาก เสียเวลาในทางปฏิบัติไม่นิยม
2. ลดโดยเพาเวอร์ไลน์ฟิลเตอร์ วิธีนี้ออกแบบได้ง่ายกว่า และประหยัดเวลา ในทางปฏิบัติ นิยมกัน

จากรูปที่ 2.7 แสดงถึงเพาเวอร์ไลน์ฟิลเตอร์ ที่นิยมใช้งานกับอุปกรณ์ จำพวกสวิตซ์ชิ่งหรือเพาเวอร์อิเล็กทรอนิกส์ (Power Electronics) ซึ่งประกอบด้วย

- คาปาซิเตอร์ ระหว่างสายกำลังกับสายกำลัง : C_{X1}, C_{X2} ทำหน้าที่ลดกระแสสัญญาณรบกวนแบบดิฟเฟอเรนเชียล โหมด
- คาปาซิเตอร์ ระหว่างสายกำลังกับสายดิน : C_{Yp}, C_{YN} ทำหน้าที่ลดกระแสสัญญาณรบกวนแบบคอมมอน โหมด
- คอมมอน โหมด ไซค์ประกอบด้วย สองขดลวดพันในทิศทางเดียวกัน และอยู่บนแกนเดียวกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เฉพาะเมื่อการศึกษานี้เท่านั้น ไม่สมควรนำเข้าไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

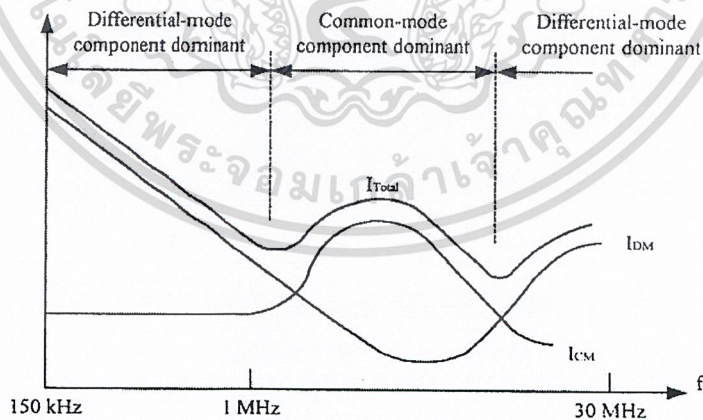
จะเห็นได้ว่าในแต่ละส่วนของวงจรนั้น จะได้รับผลกระทบของกระแสสัญญาณรบกวนรวม ระหว่างคอมมอนโหมดและดิฟเฟอเรนเชียลโหมด จากสมการที่ 2.1 และ 2.2 V_{Phase} และ $V_{Neutral}$ จะเป็นผลรวม และผลต่างของกระแสสัญญาณรบกวน แบบคอมมอนโหมด และดิฟเฟอเรนเชียลโหมด คูณกับความต้านทาน 50 โอห์ม

โดยส่วนมากแล้วกระแสสัญญาณรบกวนทั้งสองชนิดจะมีค่าไม่เท่ากัน ถ้ากระแสสัญญาณรบกวนแบบคอมมอนโหมดมากกว่ากระแสสัญญาณรบกวนแบบดิฟเฟอเรนเชียลโหมด ผลรวมของกระแสสัญญาณรบกวนในสายตัวนำ จะอยู่ในรูปของกระแสสัญญาณรบกวนแบบคอมมอนโหมด ดังสมการที่ 2.5

$$\begin{aligned} V_{Phase} &= 50I_{CM} \\ V_{Neutral} &= 50I_{CM} ; I_{CM} \gg I_{DM} \end{aligned} \quad (2.5)$$

ถ้ากระแสสัญญาณรบกวนแบบดิฟเฟอเรนเชียลโหมดมากกว่ากระแสสัญญาณรบกวนแบบคอมมอนโหมด ผลรวมของกระแสสัญญาณรบกวนในสายตัวนำ จะอยู่ในรูปของกระแสสัญญาณรบกวนแบบดิฟเฟอเรนเชียลโหมด ดังสมการที่ 2.6

$$\begin{aligned} V_{Phase} &= 50I_{DM} \\ V_{Neutral} &= -50I_{DM} ; I_{DM} \gg I_{CM} \end{aligned} \quad (2.6)$$



รูปที่ 2.10 แสดงกราฟคุณลักษณะของสัญญาณรบกวนในสายตัวนำ

จากกราฟในรูปที่ 2.10 จะเห็นได้ว่าในช่วงความถี่ต่ำนั้น สัญญาณรบกวนแบบดิฟเฟอเรนเชียลโหมดมากกว่าคอมมอน โหมด ในช่วงต่อมา สัญญาณรบกวนแบบคอมมอนโหมดมากกว่าดิฟเฟอเรนเชียลโหมด

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาวิจัยเท่านั้น ไม่สามารถนำออกจำหน่ายหรือทำซ้ำโดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เฟอร์เร็นเซียมโหมด และในช่วงความถี่สูงๆ สัญญาณรบกวนแบบดิฟเฟอร์เรนเซียมโหมดจะกลับมาน้อยกว่าคอมมอนโหมดอีกครั้ง

จากที่กล่าวมาข้างต้น จะเห็นได้ว่าอุปกรณ์แต่ละตัวภายในเพาเวอร์ฟิลเตอร์ไลน์มีผลต่อสัญญาณรบกวนในแต่ละชนิด และในแต่ละช่วงความถี่ต่างๆกัน ในการพิจารณาผลรวมของสัญญาณรบกวนในสายตัวนำ ถ้ามีการเปลี่ยนค่าอุปกรณ์ แต่ละตัวในเพาเวอร์ฟิลเตอร์ไลน์ ก็จะมีผล อันเนื่องมาจากอุปกรณ์ตัวนั้น

2.11 เทคนิคในการลดสัญญาณรบกวน

วิธีการลดสัญญาณรบกวนมีมากมายหลายวิธีแต่วิธีหลักๆที่สามารถนำมาประยุกต์ใช้ได้มีดังนี้

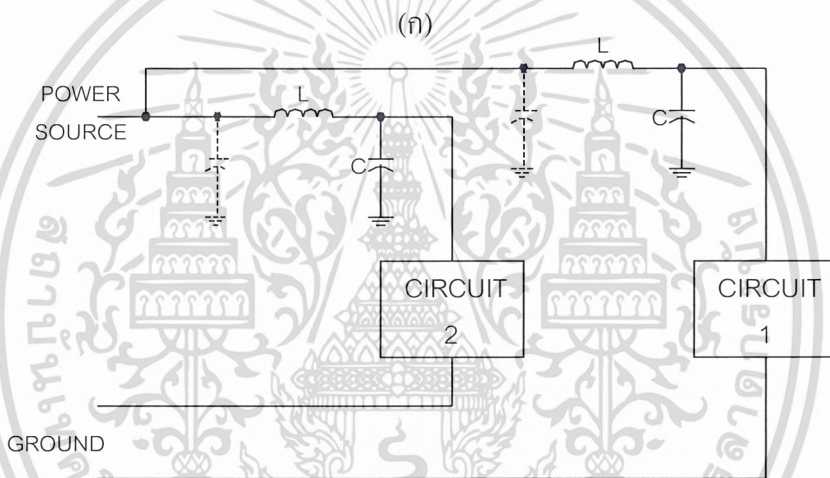
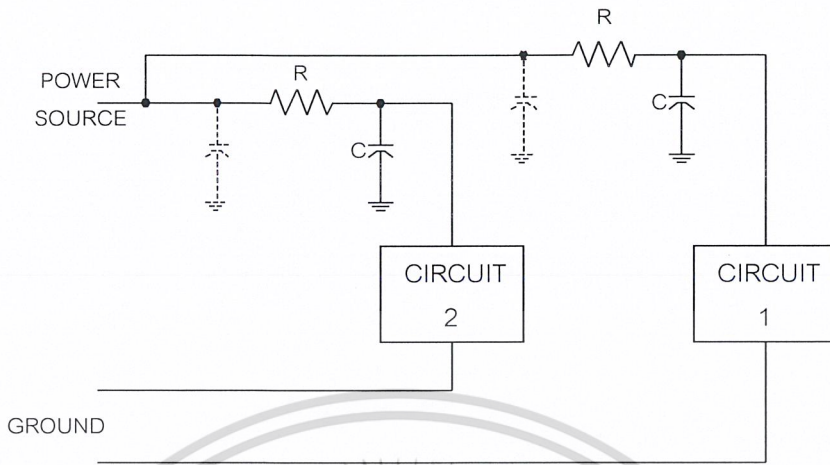
- การชิลด์สายสัญญาณ (shielding)
- การต่ออุปกรณ์ลงกราวนด์ (grounding)
- การบาลานซ์ (balancing)
- ฟิลเตอร์ (filtering)
- การแยกวงจร (isolation)
- ลดทอนการคัปปลิง (cancellation)
- การลดทอนทรานเซียนท์ของสัญญาณกระแส (di/dt) และสัญญาณแรงดัน (dv/dt)

เทคนิคข้างต้นไม่สามารถกำจัดสัญญาณรบกวนออกไปได้ทั้งหมดสิ้นแต่สามารถลดทอนได้ให้มีค่าต่ำพอที่จะสามารถยอมรับได้ ในบางครั้งจำเป็นต้องใช้เทคนิคมากกว่าหนึ่งวิธีขึ้นไปเพื่อลดสัญญาณรบกวนจนมีค่าพอเพียงแก่การทดสอบให้ผ่านมาตรฐานที่กำหนดไว้

ในปฏิญานินพนธ์เล่มนี้ขอกล่าวถึงแต่วิธีที่ได้ทำการทดลองใช้ ดังต่อไปนี้

2.11.1 วงจรฟิลเตอร์ป้องกันการคัปปลิง (Decoupling Filters)

เนื่องจากแหล่งจ่ายไฟตรงไม่เป็นวงจรในอุดมคติ ดังนั้นจึงจำเป็นต้องใช้คัปปลิง (Decoupling) วงจรเพื่อป้องกันสัญญาณรบกวนจากแหล่งจ่ายไฟ



รูปที่ 2.11 แสดงวงจรคัปปลิงแบบ R-C และแบบ L-C (ไม่รวมเส้นประ)

จากรูปที่ 2.11 สามารถป้องกันการรบกวนระหว่างวงจรส่วนต่างๆ และยังสามารถป้องกันไม่ให้สัญญาณรบกวนผ่านเข้าไปยังวงจรส่วนนั้นด้วย รูป 2.11(ก) แสดงวงจรแบบ R-C แรงดันบางส่วนของแหล่งจ่ายไฟอาจตกคร่อมที่ตัวต้านทาน R ทำให้แรงดันที่ป้อนให้แก่โหลดมีค่าลดลง ซึ่งเป็นข้อเสียของวงจรฟิลเตอร์ชนิดนี้

ในวงจรฟิลเตอร์แบบ L-C ในรูป 2.11(ข) สามารถทำงานได้ดีกว่าชนิด R-C โดยเฉพาะที่ความถี่สูง แต่ข้อเสียคือวงจร L-C นี้มีความถี่รีโซแนนท์ f_r เท่ากับ

$$f_r = \frac{1}{2\pi\sqrt{LC}} \quad (2.7)$$

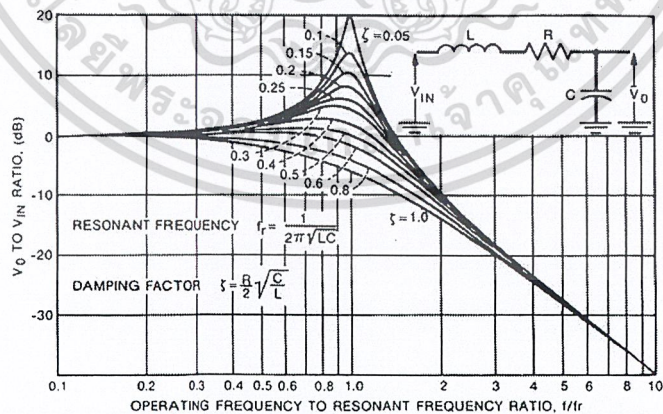
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งจะทำให้สัญญาณรบกวนที่ผ่านฟิลเตอร์มีขนาดใหญ่ขึ้น ดังนั้น ในการนำวงจร L-C ไปใช้งาน ความถี่ของวงจรควรมีค่าสูงกว่าความถี่รีโซแนนท์ของวงจรฟิลเตอร์ที่นำมาต่อ นอกจากนี้ อัตราขยายของวงจร L-C ฟิลเตอร์ที่ความถี่รีโซแนนท์จะแปรผกผันกับแอมป์แดคเตอร์ (Damping factor : ζ)

$$\zeta = \frac{R}{2} \sqrt{\frac{C}{L}} \quad (2.8)$$

โดยที่ R คือความต้านทานของตัวเหนี่ยวนำ จากรูป 2.12 แสดงการตอบสนองต่อความถี่ของวงจรฟิลเตอร์ชนิด L-C เมื่อเข้าใกล้ความถี่รีโซแนนท์ ζ ควรมีค่าสูงกว่า 0.5 ซึ่งทำได้โดยต่อความต้านทานอนุกรมกับตัวเหนี่ยวนำ ส่วนตัวเก็บประจุซึ่งแสดงโดยเส้นประในรูป 2.11 จะกรองสัญญาณรบกวนจากส่วนต่างๆ ที่ถูกป้อนกลับไปยังแหล่งจ่ายไฟของวงจร ซึ่งทำให้กลายเป็นวงจรแบบ π

ในแง่ของการลดสัญญาณรบกวน วงจร R-C กลับให้ผลดีกว่าแบบ L-C เนื่องจากแรงดันรบกวนที่เกิดขึ้นในวงจร R-C นั้นจะปลดปล่อยพลังงานของสัญญาณรบกวนที่ตกคร่อมตัวต้านทานในรูปของความร้อนแต่ในวงจร L-C นั้น แรงดันที่ตกคร่อมตัวเหนี่ยวนำจะสามารถแผ่สนามรบกวนไปยังวงจรอื่นได้



รูปที่ 2.12 แสดงการตอบสนองต่อความถี่ของวงจรฟิลเตอร์ชนิด L-C เมื่อเข้าใกล้ความถี่รีโซแนนท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.11.2 การเลือกตัวเก็บประจุไฟฟ้า

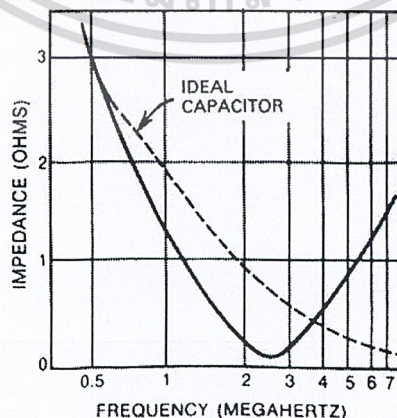
ตัวเก็บประจุไฟฟ้านั้นคุณสมบัติของอนุภาคจะมีผลต่อการทำงาน และยังมีผลต่อการนำอนุภาคเหล่านี้ไปใช้งานในวงจรลดสัญญาณรบกวนอีกด้วย ตัวเก็บประจุมักถูกจำแนกตามชนิดของสารที่ใช้เป็นฉนวน ซึ่งแต่ละชนิดจะมีคุณสมบัติและความเหมาะสมในการนำไปใช้งานแตกต่างกัน

ตัวเก็บประจุในทางปฏิบัตินั้นจะมีความต้านทานและตัวเหนี่ยวนำรวมอยู่ด้วยเสมอ ตามรูป 2.13 อินดักแตนซ์ L เกิดจากโลหะตัวนำที่ขาของตัวเก็บประจุ R2 เกิดจากการรั่วไหลแบบขนาน และเป็นฟังก์ชันกับความต้านทานของฉนวน R1 คือเอฟเฟกต์ที่ฟริชิสแตนซ์ (Effective Resistance) ของตัวเก็บประจุ และเป็นฟังก์ชันของแฟคเตอร์การสูญเสีย (Dissipation factor) ของตัวเก็บประจุ

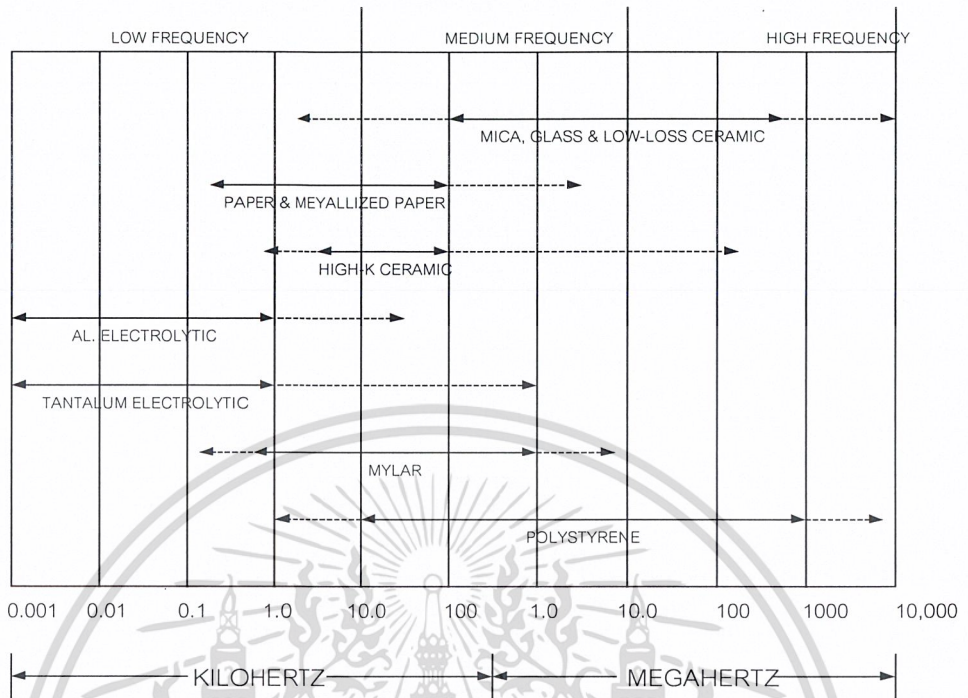


รูปที่ 2.13 อินดักแตนซ์ L เกิดจากโลหะตัวนำที่ขาของตัวเก็บประจุ R2

ปกติเราจะถือความถี่ที่ใช้งานเป็นหลักในการเลือกใช้ชนิดของตัวเก็บประจุ โดยมากแล้วความถี่ที่ตัวเก็บประจุทำงานได้จะถูกจำกัดด้วยอินดักแตนซ์และความยาวของขาอุปกรณ์ ในบางความถี่ที่ตัวเก็บประจุอาจเกิดรีโซแนนท์ภายในกับอินดักแตนซ์ของตัวเอง และที่ความถี่สูงกว่าความถี่รีโซแนนท์ อิมพีแดนซ์ของตัวเก็บประจุจะเพิ่มขึ้นตามความถี่ รูป 2.14 แสดงอิมพีแดนซ์จริงของตัวเก็บประจุชนิดกระดาษ (Paper capacitor) ขนาด 0.1 ไมโครฟารัด เทียบกับความถี่จะเห็นว่าความถี่รีโซแนนท์ภายใน (self-resonance) จะมีค่าประมาณ 2.5 เมกะเฮิรตซ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 2.14 อิมพีแดนซ์จริงของตัวเก็บประจุชนิดกระดาษ ขนาด 0.1 ไมโครฟารัด
ไม่ว่ากรณีใดๆ หงส์สัน อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.15 แสดงช่วงความถี่ที่ใช้งานของตัวเก็บประจุแต่ละชนิด

รูปที่ 2.15 แสดงช่วงความถี่ที่ใช้งานของตัวเก็บประจุแต่ละชนิด ซึ่งความถี่ช่วงบน(ช่วงความถี่สูง) จะถูกจำกัดด้วยความถี่รีโซแนนท์ภายในของตัวเก็บประจุ หรืออาจถูกจำกัดด้วยขนาดของเพลตเตอร์การสูญเสีย ซึ่งมีค่าสูงขึ้นตามความถี่ ส่วนขีดจำกัดล่างของความถี่ในการใช้งานจะถูกกำหนดด้วยค่าคาปาซิแตนซ์ C ขนาดสูงที่สุดที่สามารถผลิตได้

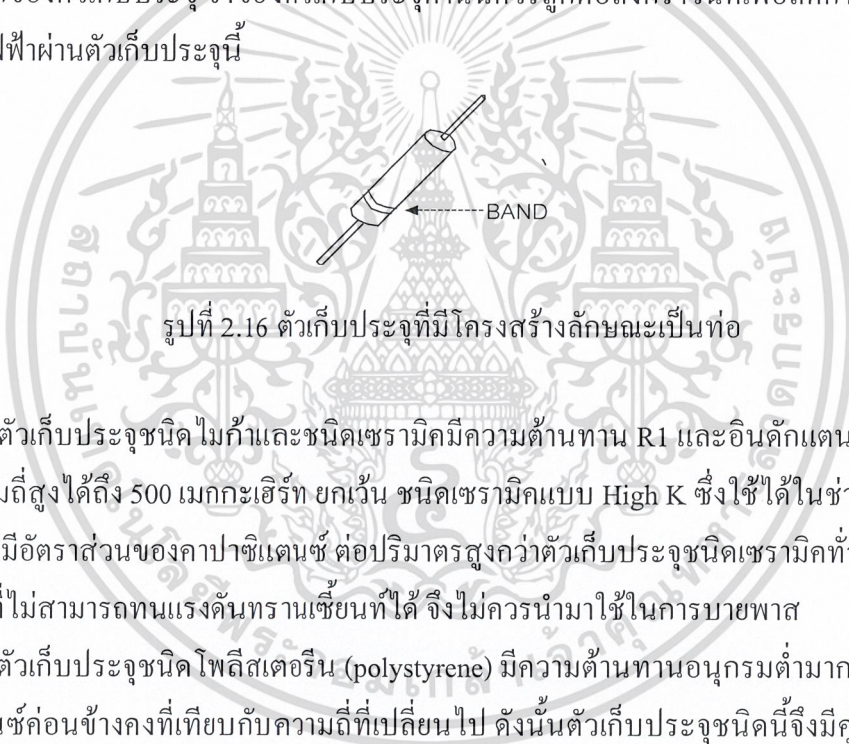
ตัวเก็บประจุชนิดอิเล็กโทรไลต์มีข้อดีที่ว่า สามารถนำคาปาซิแตนซ์ค่าสูงบรรจุภายในภาชนะเล็กๆได้ ทำให้อัตราส่วนของคาปาซิแตนซ์ต่อปริมาตรสำหรับตัวเก็บประจุชนิดอิเล็กโทรไลต์มีค่ามากกว่าตัวเก็บประจุชนิดอื่น ตัวเก็บประจุชนิดนี้มักถูกนำไปใช้งานในการฟิลเตอร์ บายพาส และคัปปลิ่งสัญญาณในวงจรที่มีความถี่ไม่เกิน 25 กิโลเฮิร์ต ข้อเสียหลักของตัวเก็บประจุชนิดนี้คือตัวเก็บประจุชนิดมีขั้ว และแรงดัน DC ที่ตกคร่อมขั้วทั้งสองนี้จะต้องไม่เกินค่าอัตราทนแรงดัน (rated voltage) อย่างไรก็ตามเราสามารถสร้างตัวเก็บประจุแบบไม่มีขั้วจากตัวเก็บประจุอิเล็กโทรไลต์ได้ด้วยการต่อตัวเก็บประจุที่มีค่าเท่ากับแบบอนุกรม โดยให้ขั้วที่เหมือนกันอยู่ติดกัน ทำให้คาปาซิแตนซ์รวมลดลงเหลือครึ่งหนึ่งของคาปาซิแตนซ์ในตัวเก็บประจุแต่ละตัว และมีแรงดันใช้งานเท่าเดิม ในการนำตัวเก็บประจุชนิดนี้ไปใช้งานในวงจรไฟกระแสสลับ หรือวงจรไฟกระแสตรงซึ่งมีการกระเพื่อมหรือแรงดันริปเปิ้ล (ripple voltage) ไม่ควรให้แรงดันมีค่าสูงกว่าอัตราทนแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า กระเพื่อม (rated ripple voltage) ซึ่งเราสามารถหาขนาดของแรงดันริปเปิ้ลค่าสูงสุดได้ที่ความถี่

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุเปลี่ยนแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งหากมีการนำไปใช้

ประมาณ 120 เฮิร์ต เมื่อตัวเก็บประจุนี้ทำงานเป็นตัวฟิลเตอร์ในวงจรเรกติไฟเออร์แบบเต็มคลื่น ส่วนตัวเก็บประจุแบบอิเล็กโทรไลต์ซึ่งทำจากแทนทาลัม จะมีความต้านทานน้อยกว่าแบบอลูมิเนียม และยังมีขนาดเล็กกว่าเมื่อวัดที่คาปาซิแตนซ์ค่าเดียวกัน ดังนั้นจึงทำงานได้ดีกว่า

ตัวเก็บประจุแบบกระดาษและแบบไมลาร์มีความต้านทานแบบอนุกรม R1 น้อยกว่าชนิดอิเล็กโทรไลต์ แต่ทว่าอัตราส่วนของคาปาซิแตนซ์ต่อปริมาตรจะมีขนาดน้อยกว่า ตัวเก็บประจุชนิดนี้ถูกนำไปใช้ในการฟิลเตอร์บายพาส คัปปลิ่งและกักจัดสัญญาณรบกวนในช่วงความถี่ไม่กี่เมกะเฮิร์ต ตัวเก็บประจุที่มีโครงสร้างลักษณะเป็นท่อ (tubular) เช่นชนิดกระดาษ หรือ ไมลาร์นั้น มักจะมีแถบสีที่ปลายด้านหนึ่ง ดังแสดงในรูปที่ 2.16 ซึ่งปลายของขาคูปรณ์ที่ด้านนี้จะถูกต่อเข้ากับพอยต์ด้านนอกของตัวเก็บประจุ ขาของตัวเก็บประจุด้านนี้ควรถูกต่อลงกราวนด์เพื่อลดการคัปปลิ่งของสนามไฟฟ้าผ่านตัวเก็บประจุนี้



รูปที่ 2.16 ตัวเก็บประจุที่มีโครงสร้างลักษณะเป็นท่อ

ตัวเก็บประจุชนิดไมก้าและชนิดเซรามิกมีความต้านทาน R1 และอินดักแตนซ์ต่ำ จึงใช้ในช่วงความถี่สูงได้ถึง 500 เมกะเฮิร์ต ยกเว้น ชนิดเซรามิกแบบ High K ซึ่งใช้ได้ในช่วงความถี่ปานกลาง แต่มีอัตราส่วนของคาปาซิแตนซ์ต่อปริมาตรสูงกว่าตัวเก็บประจุชนิดเซรามิกทั่วไป และมีข้อเสียตรงที่ไม่สามารถทนแรงดันทรานเซียนท์ได้ จึงไม่ควรนำมาใช้ในการบายพาส

ตัวเก็บประจุชนิดโพลีสเตอร์ (polystyrene) มีความต้านทานอนุกรมต่ำมาก และให้ค่าคาปาซิแตนซ์ค่อนข้างคงที่เทียบกับความถี่ที่เปลี่ยนไป ดังนั้นตัวเก็บประจุชนิดนี้จึงมีคุณสมบัติใกล้เคียงกับตัวเก็บประจุในอุดมคติมากที่สุด แต่อย่างไรก็ตาม ต้องระลึกไว้เสมอว่าไม่มีตัวเก็บประจุชนิดใดที่สามารถทำงานได้ในทุกช่วงความถี่ ดังนั้น ในกรณีที่ต้องการกรองสัญญาณรบกวนที่มีความถี่กว้างมาก เราสามารถนำตัวเก็บประจุสองชนิดซึ่งคลุมช่วงความถี่ดังกล่าวมาต่อขนานกัน เช่นการต่อตัวเก็บประจุอิเล็กโทรไลต์ขนานกับชนิดไมก้าหรือเซรามิก เป็นต้น

ตารางที่ 2.1 แสดงผลของความยาวของขาคูปรณ์ตัวเก็บประจุชนิดเซรามิก และคาปาซิแตนซ์ค่าต่างๆ ที่มีต่อความถี่รีโซแนนท์ภายใน จะเห็นว่าที่ความถี่สูงๆ ตัวเก็บประจุน้อยๆ จะใช้งานได้ดีกว่า เนื่องจากความถี่ที่จะเกิดรีโซแนนท์ภายในจะมีค่าสูงขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Capacitors	Self-Resonant Frequencies of Ceramic	
	Self-resonant frequency (MHz)	
Capacitance Value(pf)	1/4-in Leads	1/2-in Leads
10,000	12	-
1,000	35	32
500	70	65
100	150	120
50	220	200
10	500	350

ตารางที่ 2.1 แสดงผลของความยาวของขาตัวเก็บประจุชนิดเซรามิก และคาปาซิเตอร์ชนิดต่าง ๆ ที่มีต่อความถี่รีโซแนนท์ภายใน

2.11.3 การแก้ไขสัญญาณรบกวนที่เกิดจากคาปาซิทีฟ คัปปลิง (capacitive coupling)

นอกจากรูปคลื่นของสัญญาณควบคุมการสวิตช์ที่มีผลต่อสัญญาณรบกวนแล้ว การรบกวนแบบคาปาซิทีฟ คัปปลิง ก็เป็นสาเหตุหลักอีกอย่างหนึ่ง การสวิตช์ที่ความถี่สูงๆ เป็นไปได้ที่จะทำให้เกิดการรีโซแนนท์ขึ้นหรือการที่นำอุปกรณ์ใดๆ ในสวิตช์ซึ่งเพาเวอร์ซัพพลายไปเชื่อมต่อกับแผงระบายความร้อน แม้กระทั่งไดโอดก็ต้องมีแผงระบายความร้อนติดไว้ การออกแบบลายวงจรก็มีผลต่อสัญญาณรบกวนด้วยเช่นกัน การกราวด์เป็นอีกสาเหตุหนึ่งที่ทำให้เกิดสัญญาณรบกวนอย่างไม่ตั้งใจ ดูเหมือนว่าคาปาซิทีฟ คัปปลิงก่อให้เกิดสัญญาณรบกวนได้หลากหลายรูปแบบ วิธีการแก้ไขในแต่ละจุดก็แตกต่างกันออกไป เราจะมาพิจารณาในจุดที่สำคัญๆ

2.11.3.1 แผงระบายความร้อน

เนื่องจากสวิตช์ซึ่งเพาเวอร์ซัพพลายที่ดีควรมีความปลอดภัยต่อผู้ใช้ วิศวกรจึงออกแบบป้องกันไฟฟ้าดูดผู้ใช้โดยต่อแผงระบายความร้อนลงกราวด์ แต่การกระทำเช่นนี้ก่อให้เกิดสัญญาณรบกวนอันเนื่องมาจากการใช้ฉนวนมาคั่นระหว่างขั้วเดรนของมอสเฟตและแผงระบายความร้อน เปรียบเสมือนการมีตัวเก็บประจุมาคั่นระหว่างขาเดรนและแผงระบายความร้อน ทำให้เกิดการเก็บ

เอกสารนี้เป็นเอกสารของบริษัทเอกชน ไม่สามารถเผยแพร่หรือใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณรบกวนชนิดคอมมอน โหมดนี้ถือเป็นปัญหาใหญ่ แก้ไขลำบาก วิธีแก้ไขปัญหาที่ใช้ได้ดีและมีความยุ่งยากน้อยก็มีดังนี้

- การแก้ไขโดยไม่ต่อแผงระบายความร้อนลงกราวด์ เมื่อไม่ต่อแผงระบายความร้อนลงกราวด์ก็เท่ากับว่าตัดเส้นทางเดินของสัญญาณรบกวนแบบคอมมอน โหมดที่เกิดจากตัวเก็บประจุแฝง แต่กระนั้นก็ทำให้ความปลอดภัยน้อยลง จึงน่าจะใช้วิธีนี้กับสวิตซ์ซึ่งเพาเวอร์ซัพพลายที่มีได้ใช้แผงระบายความร้อนเป็นตัวถังเท่านั้น

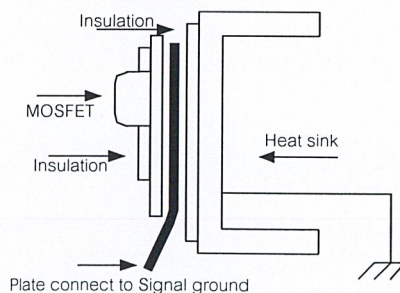
- การแก้ไขโดยใช้ตัวเหนี่ยวนำต่ออนุกรมที่แผงระบายความร้อนก่อนลงกราวด์ ด้วยคุณสมบัติของตัวเหนี่ยวนำ Impedance ของตัวเหนี่ยวนำจะแปรผันตามความถี่

$$X_L = j\omega L$$

$$= 2\pi fL$$

ดังนั้นตัวเหนี่ยวนำมีค่ามากเท่าไร อิมพีแดนซ์ของมันก็ยิ่งมีค่ามากขึ้นเท่านั้น การออกแบบ โดยทั่วไปใช้คอมมอน โหมด โช๊คที่อินพุท และต้องทนกระแสอินพุทและกระแสระชากได้ ฟิเตอร์จึงมีขนาดใหญ่และมีน้ำหนักมาก แต่การทำด้วยวิธีนี้ตัวเหนี่ยวนำมีขนาดเล็กและเบา จึงนับเป็นการวิธิการลดสัญญาณรบกวนได้วิธีหนึ่ง โดยที่สัญญาณไฟฟ้ากระแสสลับความถี่ต่ำยังคงสามารถไหลกลับไปยังเพาเวอร์ซัพพลายได้

- เทคนิคการลดค่าตัวเก็บประจุแฝง ตัวเก็บประจุแฝงที่เกิดขึ้นระหว่างเพาเวอร์มอสเฟตและแผงระบายความร้อนเป็นต้นเหตุของสัญญาณรบกวนแบบคอมมอน โหมด ปกติแล้วค่าของตัวเก็บประจุแฝงนี้มีค่าประมาณ 12 pF ขึ้นอยู่กับชนิดของฉนวนที่นำมาใช้กันระหว่างแผงระบายความร้อนและเพาเวอร์มอสเฟต วิธีการลดนั้นสามารถทำได้โดยทำฉนวนเป็นสองชั้นและมีแผ่นตัวนำที่มีคุณสมบัตินำไฟฟ้าได้ดี (ในที่นี้ใช้แผ่นทองแดง) ฝักันอยู่ตรงกลางระหว่างฉนวนทั้งสองด้านและเชื่อมต่อแผ่นตัวนำลงไปที่กราวด์สัญญาณ ทำให้ลดค่าตัวเก็บประจุแฝงลงไปได้มาก สัญญาณรบกวนทางสนามแม่เหล็กไฟฟ้าก็ลดลงไปด้วยเช่นกัน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 2.17 แสดงการแทรกแผ่นตัวนำระหว่างฉนวนที่ใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.11.3.2 การเลือกใช้อุปกรณ์

ด้วยคุณสมบัติภายในของตัวเก็บประจุและไดโอดเอง ซึ่งส่งผลก่อให้เกิดสัญญาณรบกวนทางสนามแม่เหล็กไฟฟ้า การเลือกใช้อุปกรณ์ที่เหมาะสมจึงสามารถลดสัญญาณรบกวนลงได้เช่นกัน

- ตัวเก็บประจุ ในความเป็นจริงภายในตัวเก็บประจุมี ESR (ตัวต้านทานต่ออนุกรม) และ ESL (ตัวเหนี่ยวนำต่ออนุกรม) อยู่ ค่าความต้านทานที่ต่ออนุกรมนั้นเป็นสาเหตุที่ทำให้ตัวเก็บประจุร้อนและมีอายุสั้น ส่วนค่าเหนี่ยวนำมีผลอย่างยิ่งต่อลักษณะรูปคลื่นสัญญาณทำให้มีสไปค์ (Spike) ส่งผลให้เกิดสัญญาณรบกวนได้ วิธีแก้ไขเพื่อลด ESL, ESR ทำได้โดยต่อตัวเก็บประจุชนิดแทนทาลัม, โพลีพร็อพเพอไลน์ หรือ เซรามิกขนาบเข้าไป

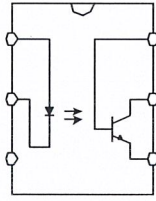
- ไดโอด พารามิเตอร์ที่สำคัญสำหรับไดโอดที่มีผลต่อสัญญาณรบกวนก็คือช่วงเวลาฟอร์เวิร์ด รีคัฟเวอรี (Forward recovery time: T_{fr}) และรีเวิร์ส รีคัฟเวอรี (Reverse recovery time: T_{rr}) การเลือกใช้อุปกรณ์เลือกที่มีค่าเวลาทั้งสองค่านี้รวมกันน้อยที่สุด ส่วนค่าแรงดันตกคร่อมไม่มีผลต่อสัญญาณรบกวน แต่จะมีผลต่อประสิทธิภาพของตัววงจร ในการเลือกใช้อัลตราฟาสต์ไดโอด, ฟาสต์ไดโอดหรือ ซ็อนท์ไดโอด ก็ต้องพิจารณาในเรื่องราคา อัตราทนกระแสและแรงดันด้วย ดังนั้นไดโอดแต่ละจุดในสวิตซ์ซิงเพาเวอร์ซัพพลายจึงต้องเลือกใช้ให้เหมาะสมกับลักษณะงานที่ต้องการ ณ ตำแหน่งนั้นๆ

2.12 ออปโตคัปเปิลเลอร์ในวงจรควบคุม

คอนเวอร์เตอร์โดยทั่วไปจะถูกออกแบบให้มีการแยกกันทางไฟฟ้าระหว่างขดไพรมารีและขดเซคันดารีของหม้อแปลงสวิตซ์ซิงเพื่อความปลอดภัย การป้องกันสัญญาณเพื่อควบคุมแรงดันจึงต้องมีการแยกส่วนทางไฟฟ้าด้วยเช่นกัน ออปโตคัปเปิลเลอร์จึงนับได้ว่าเป็นอุปกรณ์ที่สำคัญตัวหนึ่งที่นิยมใช้ในคอนเวอร์เตอร์ เพื่อแยกส่วนทางไฟฟ้าออกจากกัน ออปโตคัปเปิลเลอร์สำหรับแยกส่วนทางไฟฟ้าในคอนเวอร์เตอร์ จัดเป็นอุปกรณ์ที่มีความปลอดภัยสูง เนื่องจากอาจก่อให้เกิดอันตรายทางไฟฟ้ากับผู้ใช้ในกรณีที่มีความขัดข้องที่ตัวอุปกรณ์ ออปโตคัปเปิลเลอร์จะส่งผ่านสัญญาณโดยใช้แสงเป็นตัวเชื่อม ซึ่งจะเป็นการแยกกันทางไฟฟ้าของวงจรได้อย่างสิ้นเชิง จากรูปที่ 2.18 ภายในตัวออปโตคัปเปิลเลอร์ ประกอบด้วย 2 ส่วน คือ

- แหล่งกำเนิดแสง เช่น ไดโอดเปล่งแสง (LED)
- ตัวรับรู้ เช่น โฟโตไดโอด โฟโตทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.18 แสดง โครงสร้างภายในของออปโตคัปเปิลเลอร์

2.13 พัลส์วิตซ์ มอดูเลเตอร์ สวิตซ์ซิงเพาเวอร์ซัพพลาย

(Pulsewidth Moulated Switching Power Supplies)

2.13.1 พื้นฐานของ PWM สวิตซ์ซิงเพาเวอร์ซัพพลาย

PWM สวิตซ์ซิงเพาเวอร์ซัพพลายนั้นทำงานเป็นเพาเวอร์ทรานซิสเตอร์ทั้งในสถานะอิ่มตัวและสถานะคัทออฟ ในสถานะนี้โวลท์-แอมแปร์ที่ตกคร่อมเพาเวอร์ทรานซิสเตอร์อยู่นั้นจะยังคงต่ำอยู่เสมอ(ในสถานะอิ่มตัว แรงดันต่ำ-กระแสสูง,สถานะคัทออฟ แรงดันสูง-ไม่มีกระแสไหล) ประสิทธิภาพการทำงานของ PWM สวิตซ์ซิงเพาเวอร์ซัพพลายเกิดขึ้นได้โดยการ chopping แรงดันอินพุทกระแสตรงเข้าไปในพัลส์ที่ซึ่งแอมพลิจูดเป็นขนาดของแรงดันอินพุทและที่ซึ่งควิตซ์ไชเกิดถูกควบคุมโดยสวิตซ์ซิง เรกูเลเตอร์ คอนโทรลเลอร์ เมื่อแรงดันอินพุทถูกแปลงเป็นรูปคลื่นสามเหลี่ยม เอชี่แอมพลิจูดก็สามารถเพิ่มขึ้นหรือลดลงโดยหม้อแปลง ในกรณีที่แรงดันเอาท์พุทถูกขับออกมาโดยการเพิ่มเซคคันดารีที่หม้อแปลง จากนั้นรูปคลื่น เอชี่เหล่านี้ก็จะถูกกรองให้เป็นแรงดันเอาท์พุทดีซี

คอนโทรลเลอร์ที่ซึ่งจุดประสงค์หลักคือการรักษาแรงดันเอาท์พุทเรกูเลทนั้นทำหน้าที่เหมือนคอนโทรลเลอร์แบบลิเนียร์มาก นั่นคือ ฟังก์ชันนอล บล็อก(functional block), แรงดันอ้างอิง(reference voltage), และส่วนขยายค่าผิดพลาด (error amplifier) ได้ถูกเตรียมไว้ที่ลิเนียร์ เรกูเลเตอร์ ความแตกต่างคือเอาท์พุทของส่วนขยายค่าผิดพลาด(แรงดันผิดพลาด) ได้ถูกวางไว้ใน โวลเตจ-พัลส์วิตซ์ คอนเวอร์เตอร์ เพื่อที่จะขับเพาเวอร์สวิตซ์

2.13.2 ฟอว์เวิร์ด โหมด คอนเวอร์เตอร์ (The Forward-mode Converter)

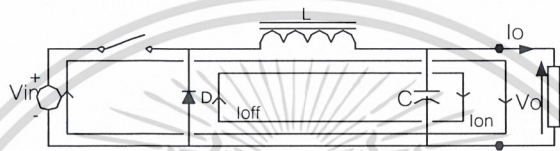
รูปแบบทั่วไปของฟอว์เวิร์ด โหมด เรกูเลเตอร์ดังในรูปที่ 2.19 เรียกว่า บัค เรกูเลเตอร์ (Buck Regulator) การทำงานของมันนั้น L-C ฟิลเตอร์จะเก็บสะสมพลังงานระหว่างเพาเวอร์พัลส์ของตัวขับ อินพุทที่ L-C ฟิลเตอร์คือแรงดันอินพุทที่ถูกซื่อฟ L-C ฟิลเตอร์ฟังก์ชันสามารถประมาณคร่าวๆได้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ผู้อ่านควรนำข้อมูลไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

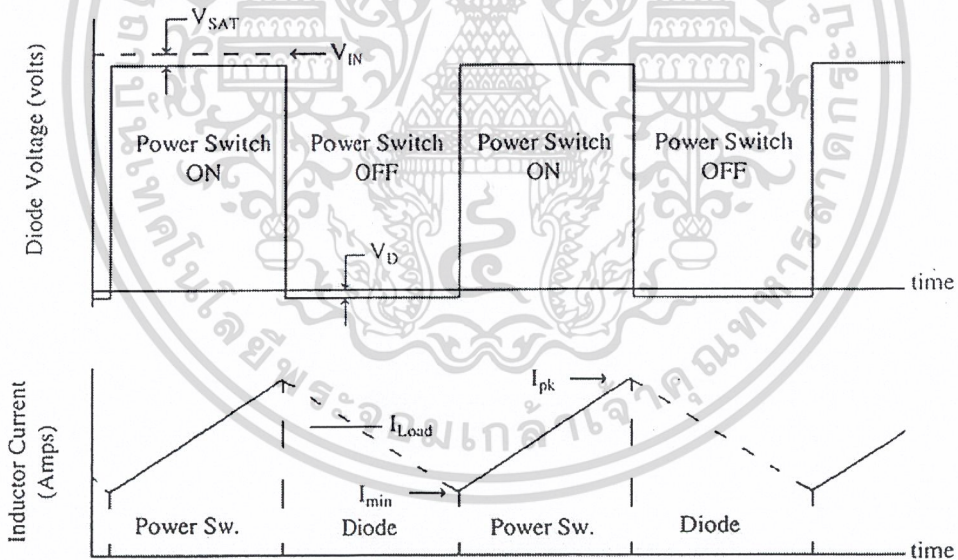
แรงดันเอาต์พุตถูกรักษาในระดับ โดยคอนโทรลเลอร์ที่เปลี่ยนตามค่าตัวชี้ไซเคิล บัคคอนเวอร์เตอร์เป็นที่รู้จักกันดีว่าเป็น step-down converter เมื่อเอาต์พุตของมันต้องน้อยกว่าแรงดันเอาต์พุต

การทำงานของบัคเรกูเลเตอร์ดังในรูปที่ 2.20 เมื่อสวิตช์เปิด แรงดันอินพุตจะถูกส่งไปยังอินพุตของ L-C ฟิลเตอร์ กระแสตัวเหนี่ยวนำเพิ่มขึ้นเป็นเชิงเส้นและสามารถอธิบายได้เป็น

$$i_{L(on)} = \frac{(V_{in} - V_{out})t_{on} + i_{init}}{L}$$



รูปที่ 2.19 ฟอว์เวิร์ด โหมด คอนเวอร์เตอร์ (แสดงเป็นบัคคอนเวอร์เตอร์)



รูปที่ 2.20 รูปคลื่นแรงดันและกระแสของ ฟอว์เวิร์ด โหมด คอนเวอร์เตอร์ (บัค)

พลังงานนี้ถูกเก็บไว้ภายในตัวเหนี่ยวนำระหว่างคาบเวลานี้คือ

$$E_{stored} = \frac{1}{2} L(I_{pk} - I_{min})^2$$

พลังงานอินพุตถูกเก็บไว้โดยฟลักซ์ที่อยู่ภายในแกนของตัวเหนี่ยวนำ

เอกสารนี้เป็นเอกสารเมื่อเฟาเวอร์สวิตช์ปิด แรงดันอินพุตที่ตัวเหนี่ยวนำต้องการที่จะต่ำกว่ากราวด์และไดโอดราคาไม่ว่า (D) ซึ่งเรียกว่า แคทซ์ ไดโอด (catch diode) กลายเป็นฟอว์เวิร์ด ไบอัส จากจุดนี้จะนำกระแสที่ไหล

ผ่านเพาเวอร์สวิตช์ และพลังงานที่ถูกเก็บบางส่วนจะคายประจุไปยังโหลด กระแสที่ไหลผ่านตัวเหนี่ยวนำสามารถอธิบายในช่วงเวลานี้โดย

$$i_{L(\text{off})} = i_{pk} - \frac{V_{\text{out}} t_{\text{off}}}{L}$$

รูปคลื่นกระแสที่เวลานี้ลดต่ำลงเป็นเชิงเส้นซึ่งความชันเป็น $-V_{\text{out}}/L$ เมื่อเพาเวอร์สวิตช์เปิดอีกครั้ง ไดโอดจะปิดทันทีและกระแสจะไหลผ่านแหล่งจ่ายกำลังอินพุทและเพาเวอร์สวิตช์ กระแสของตัวเหนี่ยวนำ (I_{min}) ที่เพิ่งจะสวิตช์ก็จะเปิด กลายเป็นกระแสเริ่มต้นที่เพาเวอร์สวิตช์ต้องถูกข้ามผ่านไป

ค่ากระแสโหลดเอาท์พุทที่ชดถองระหว่างค่ากระแสสูงสุดและค่ากระแสต่ำสุด กระแสตัวเหนี่ยวนำสูงสุดประมาณ 50 เปอร์เซ็นต์

ข้อดีของฟอร์เวิร์ดโหมคคอนเวอร์เตอร์คือมันสามารถสร้างระดับของกำลังเอาท์พุทที่สูงกว่ามากได้ และสามารถที่จะสร้างกิโลวัตต์ของกำลังให้สูงขึ้นได้



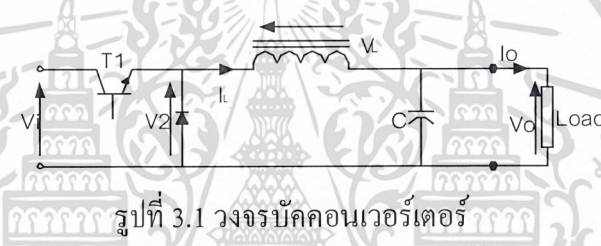
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

ทฤษฎีและการออกแบบวงจรบัคคอนเวอร์เตอร์

3.1 ทฤษฎีวงจรมอเตอร์

โครงการนี้ผู้จัดทำได้ใช้วงจรมอเตอร์ในการพิจารณา เนื่องจากว่าบัคคอนเวอร์เตอร์เป็นพื้นฐานของคอนเวอร์เตอร์แทบทุกชนิด วงจรของบัคคอนเวอร์เตอร์ ดังในรูปที่ 3.1 ทรานซิสเตอร์ T1 ถูกสวิตช์ที่ความถี่สูง (20 kHz-1MHz) เพื่อสร้างแรงดันเอาต์พุต V2 และเมื่อวงจรนี้ถูกกรองโดยวงจร L-C เพื่อสร้างแรงดันโหลดที่เรียบขึ้น V_o แรงดันเอาต์พุตสามารถถูกควบคุมได้โดยการเปลี่ยนอัตราส่วนของ V2



รูปที่ 3.1 วงจรมอเตอร์

แรงดันเฉลี่ยเอาต์พุตถูกกำหนดโดย

$$\frac{V_o}{V_i} = \frac{t_{on}}{T} = D$$

ซึ่ง T = คาบเวลารวม = $1/\text{ความถี่}$

t_{on} = ช่วงเวลาที่ทรานซิสเตอร์ on

D = transistor duty ratio

ดังนั้นในทางอุดมคติ แรงดันเอาต์พุตขึ้นอยู่กับโหลด อย่างไรก็ตาม ในวงจรจริงจะมีการสูญเสียที่เกี่ยวข้อง

- แรงดันตกคร่อมเมื่อทรานซิสเตอร์ ON
- การสูญเสียช่วงทรานซิสเตอร์สวิตช์ซึ่ง
- แรงดันตกคร่อมเมื่อไดโอดฟอร์เวิร์ด

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ผู้สืบ ถิ่นนี้ห้ามเผยแพร่ลงบนสื่อออนไลน์หรือแจ้งถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
เมื่อทรานซิสเตอร์ T1 ถูก ON $V_2 = V_i$ ดังนั้นแรงดันตกคร่อมตัวเหนี่ยวนำคือ

$$V_L = L di/dt = V_i - V_o$$

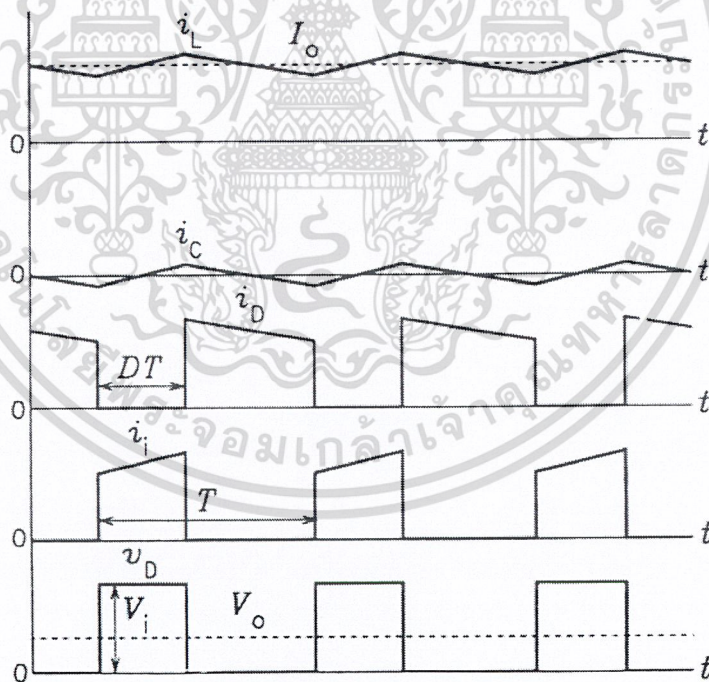
ดังนั้น i_L จะลดลงเป็นเชิงเส้น

3.1.1 การทำงานของบัคคอนเวอร์เตอร์

เมื่อมอสเฟตเปิดสวิตช์ (สวิตช์ ON) กระแสไหลผ่านไปทีโหลดโดยชาร์จผ่าน L,C ฟิเตอร์ ถูกชาร์จในช่วงเวลานี้ (ช่วง ON) เมื่อมอสเฟตเปิดสวิตช์ (สวิตช์ OFF) L จะทำหน้าที่เป็นแหล่งจ่าย ทำให้กระแสไหลต่อเนื่องไปทีโหลด กระแส i_L จะค่อยๆลดลง ก่อนที่กระแส i_L จะหมด มอสเฟตจะ ปิดสวิตช์อีกครั้ง เพื่อรักษาแรงดันที่ตกคร่อม C และโหลด

กระแส i_D จะเกิดขึ้นในช่วงมอสเฟตเปิดสวิตช์ ขั้วของ L จะกลับขั้ว ทำหน้าที่เป็นแหล่งจ่าย มีกระแสไหลผ่านไดโอดและค่อยๆลดลงเมื่อสวิตช์ ON กระแส i_D จะตกลงเป็นศูนย์อีกครั้ง

จากรูปที่ 3.2 เป็นรูปคลื่นของบัคคอนเวอร์เตอร์ ซึ่งแสดงกระแสตัวเหนี่ยวนำ (i_L) กระแส ตัวเก็บประจุ (i_C) กระแสไดโอด (i_D) กระแสอินพุท (i_i) แรงดันตกคร่อมไดโอด (v_D)

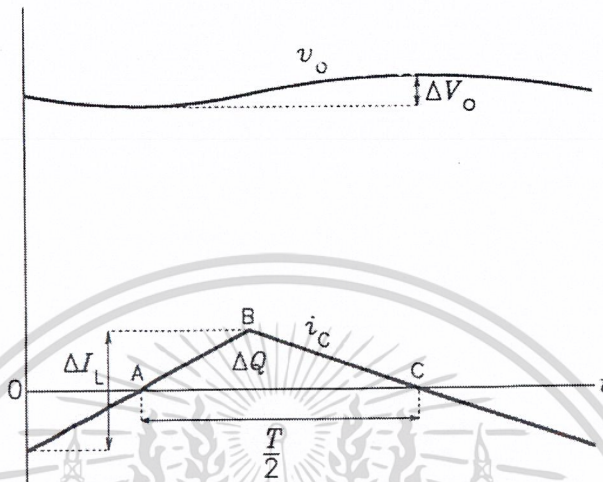


รูปที่ 3.2 รูปคลื่นแสดงแรงดันและกระแสในบัคคอนเวอร์เตอร์

จากรูปที่ 3.3 แสดงให้เห็นถึง ΔQ ซึ่งเป็นค่าการเปลี่ยนแปลงของตัวเก็บประจุ ดังนั้น

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของภาควิชาวิศวกรรมไฟฟ้า ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงข้อมูลและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$= \frac{(1-D)V_o}{8Lf_{sw}^2}$$

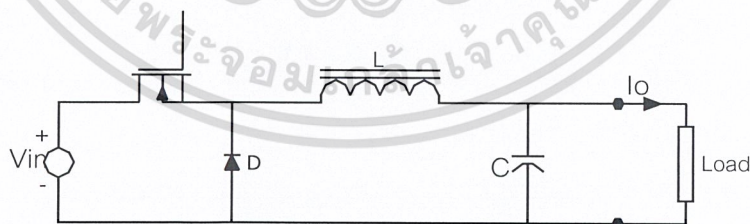


รูปที่ 3.3 รูปคลื่นของกระแสที่ตัวเก็บประจุและแรงดันเอาต์พุตในบักคอนเวอร์เตอร์

ในการสร้างวงจรบักคอนเวอร์เตอร์นั้น ต้องคำนวณหาค่าตัวเหนี่ยวนำ, ตัวเก็บประจุ, ความถี่และค่าประกอบต่างๆที่ต้องใช้ในวงจรเพื่อให้สัญญาณที่ได้ออกมาดีที่สุดใน

3.2 ขั้นตอนการออกแบบ

สวิตซ์ซิงเพาเวอร์ซัพพลายแบบบักคอนเวอร์เตอร์มีวงจรพื้นฐานดังรูป



รูปที่ 3.4 วงจรพื้นฐานของสวิตซ์ซิงแบบบักคอนเวอร์เตอร์

ขั้นตอนแรกในการควบคุมสัญญาณรบกวนทางสนามแม่เหล็กไฟฟ้า นั้น เราต้องทราบและเข้าใจก่อนว่าสัญญาณรบกวนนั้นมาจากที่ใดและเกิดขึ้นมาได้อย่างไร เมื่อเราทราบถึงแหล่งที่มาและสาเหตุที่เกิดขึ้นแล้วเราสามารถออกแบบและแก้ไขปัญหาได้อย่างมีประสิทธิภาพ ต้นกำเนิดหลักๆของสัญญาณรบกวนในสวิตซ์ซิงเพาเวอร์ซัพพลายมีอยู่ 2 ปัจจัยหลักๆคือ รูปคลื่นของ

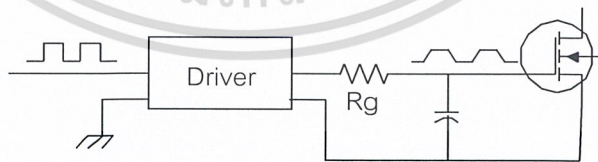
สัญญาณสวิตซ์ซิง และ capacitive coupling (ดังที่ได้กล่าวมาแล้วในบทที่ 2)

3.2.1 รูปคลื่นของสัญญาณสวิตช์ซิ่ง

เนื่องจากสวิตช์ซิ่งเพาเวอร์ซัพพลายทำงานได้โดยการสวิตช์ที่ความถี่สูงๆ ยิ่งความถี่สูงมาก สวิตช์ซิ่งเพาเวอร์ซัพพลายก็จะมีขนาดเล็กลงและน้ำหนักก็เบาลง การสวิตช์อย่างรวดเร็วที่ความถี่สูงๆ ก่อให้เกิดความชันของกระแสและแรงดันที่สูง (di/dt , dv/dt) เมื่อมีความชันของกระแสและแรงดันมาก ผลที่ตามมาคือเกิดฮาร์โมนิกมากสัญญาณรบกวนก็มากตามไปด้วย อาจกล่าวได้ว่าแรงดันพัลส์ที่มีคุณลักษณะเป็นอูมคตึกมากเท่าไรก็จะเกิดฮาร์โมนิกมากขึ้นเท่านั้น วิธีแก้ไขความชันของขอบสัญญาณก็มีหลายวิธี เช่น

- ลดความชันของขอบสัญญาณขาขึ้นของสัญญาณควบคุมสวิตช์ (Rise Time)
- ลดความถี่ของสัญญาณลง
- ใช้เฟอร์ไรท์ บีด (ferrite bead) เพื่อลดสัญญาณรบกวน

การออกแบบสวิตช์ซิ่งเพาเวอร์ซัพพลายนั้นต้องคำนึงถึงในเรื่องต้นทุนและประสิทธิภาพ ด้วย การลดความถี่ของสัญญาณลงนั้นทำให้สวิตช์ซิ่งเพาเวอร์ซัพพลายมีขนาดใหญ่ขึ้น น้ำหนักมากขึ้น ส่วนการใช้เฟอร์ไรท์ บีด นั้นทำให้ต้นทุนสูงขึ้น ดังนั้นวิธีการที่น่าจะเหมาะสมมากที่สุดคือการลดความชันของขอบสัญญาณขาขึ้น ในปริยญาณิพนธ์นี้ใช้ความถี่ในการสวิตช์ที่ 50 กิโลเฮิร์ต และใช้เพาเวอร์มอสเฟตในการสวิตช์ ในตารางคุณสมบัติของมอสเฟตนั้นแสดงเวลาในช่วงขอบขาขึ้นของมันมีค่าประมาณ 35 ns ระยะเวลาที่น้อยมากเช่นนี้ทำให้มีความชันของกระแสและแรงดันค่อนข้างสูง ดังนั้นการที่ลดความชันของสัญญาณ ก็จะช่วยลดสัญญาณรบกวนได้ ปริยญาณิพนธ์นี้ใช้ความต้านทานที่มีค่า 220 โอห์ม ต่ออนุกรมระหว่างขาเอาต์พุตของคอนโทรลเลอร์และขาเกตของเพาเวอร์มอสเฟตพร้อมด้วยการใส่ตัวเก็บประจุเพื่อให้เกิด delay time กับขอบขาขึ้นของสัญญาณควบคุมเกต



รูปที่ 3.5 แก้ไขความชันของสัญญาณขอบขาขึ้น โดยใส่ตัวต้านทานและตัวเก็บประจุ

3.3 การคำนวณบัคคอนเวอร์เตอร์ที่ใช้ในการทดลอง

3.3.1 การคำนวณค่าพารามิเตอร์ต่างๆของวงจรบัคคอนเวอร์เตอร์

เอกสารนี้เป็นเอกสารเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ 80% ของ 20 μs เป็น 16 μs ลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$20-16 \mu\text{S} = 4 \mu\text{S}/2 = 2 \mu\text{S}$$

$$t = R * C$$

$$2 \mu\text{S} = R * 1000 \text{ pF}$$

$$R = 2 * 10^3 \text{ ohm}$$

3.3.2 การคำนวณอุปกรณ์ในวงจรบัคคอนเวอร์เตอร์

$$\text{Duty cycle} = \frac{V_o}{V_{in}} = \frac{5}{20} = 0.25$$

$$f = 45 \text{ kHz}, T = 1/45 \text{ kHz} = 22 * 10^{-6}$$

$$L > R * T(1-D)$$

$$L > 5 * 22 * 10^{-6} (1-0.25) = 82 * 10^{-6} \text{ H}$$

$$C = \frac{V_o * T^2 (1-D)}{\Delta V_o * 8L}$$

$$= \frac{5 * (22 * 10^{-6})^2 * (1-0.25)}{0.1 * 8 * 82 * 10^{-6}}$$

$$= 27.67 \mu\text{F}$$

แต่เนื่องจากว่าตัวเหนี่ยวนำนั้นถ้ามีค่ามากๆ จะให้กระแสต่อเนื่องดีมากดังนั้นจึงเลือกใช้ตัวเหนี่ยวนำค่า 220 μH (เป็นตัวเหนี่ยวนำที่ซื้อมา) และ 436 μH (เป็นตัวเหนี่ยวนำที่พันขึ้นมาจาก)

3.4 วิธีการลดสัญญาณรบกวนที่ได้ทำในโครงการนี้

1. ใส่โอปโตคัปเปิลเลอร์
2. เพิ่มความต้านทาน (R_g) และตัวเก็บประจุที่ขาเกต (C_g)
3. ใส่ดีคัปปลิ่ง (D Coupling)
4. ต่อกราวนด์เพลน
5. ต่อ Y-cap
6. เปลี่ยนไดโอดจากช็อตที่ แบเรียร์ ไดโอดเป็นฟาสท์ รีคิฟเวอรี ไดโอด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

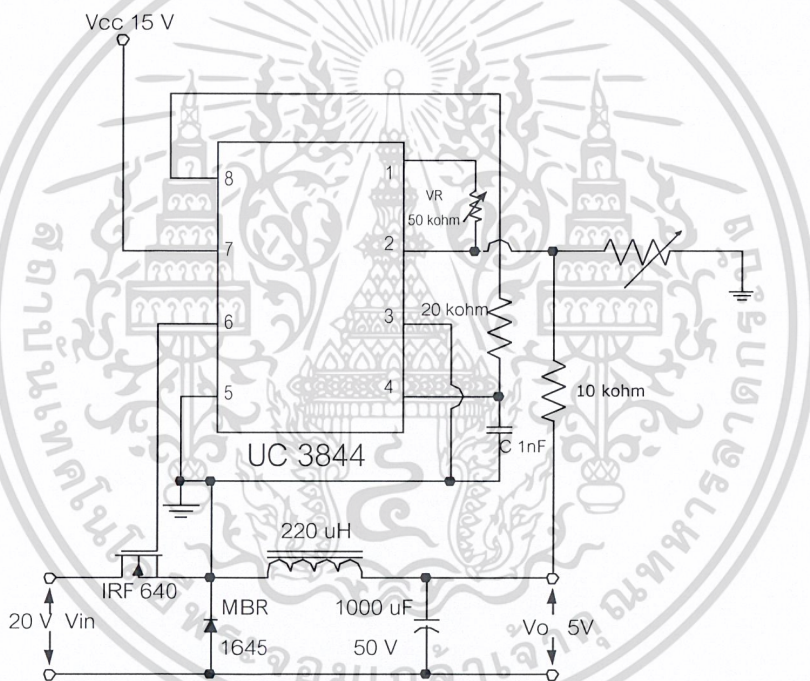
บทที่ 4

การทดลองและผลการทดลอง

4.1 การทดลองทดสอบสัญญาณรบกวนจากวงจรบัคคอนเวอร์เตอร์

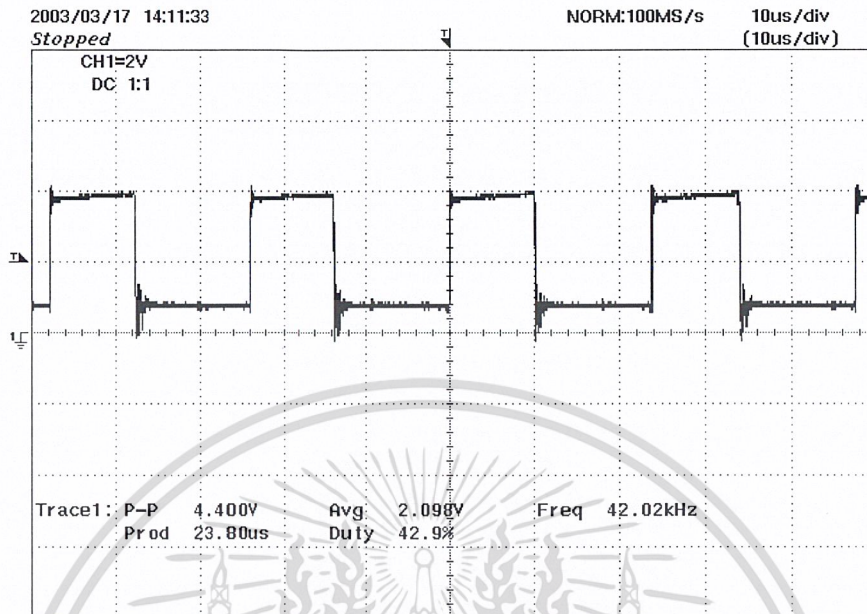
4.1.1 วงจรพื้นฐานของบัคคอนเวอร์เตอร์

จากวงจรในรูปที่ 4.1 ไอซี UC 3844 เป็นไอซีที่จ่ายพัลส์ให้แก่มอสเฟต สามารถสร้างสัญญาณพัลส์ความถี่ 45 กิโลเฮิรท์ โดยการเลือกค่าตัวเก็บประจุและตัวต้านทานปรับค่าได้ และควบคุมแรงดันเอาต์พุตให้คงที่

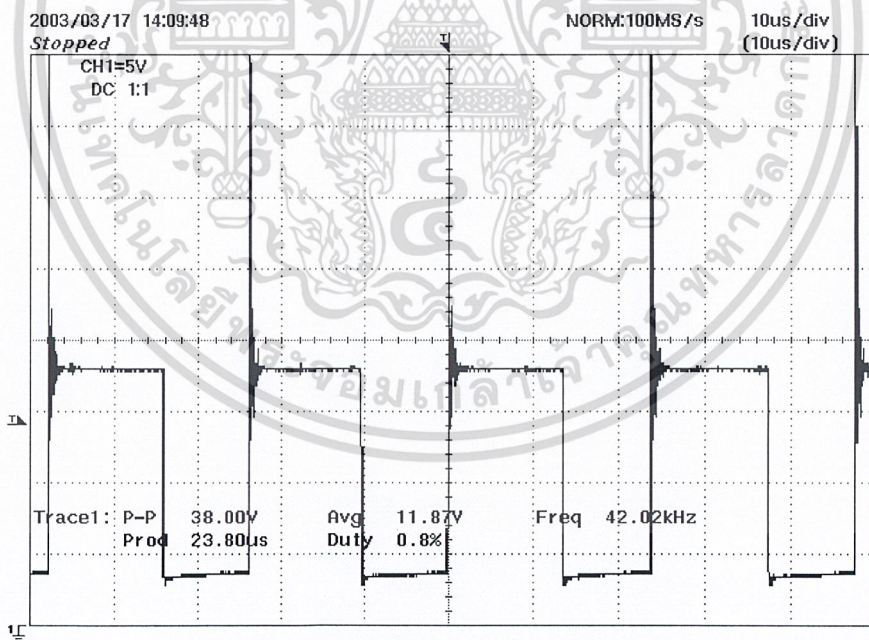


รูปที่ 4.1 วงจรบัคคอนเวอร์เตอร์ที่ยังไม่มีการลดสัญญาณรบกวน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

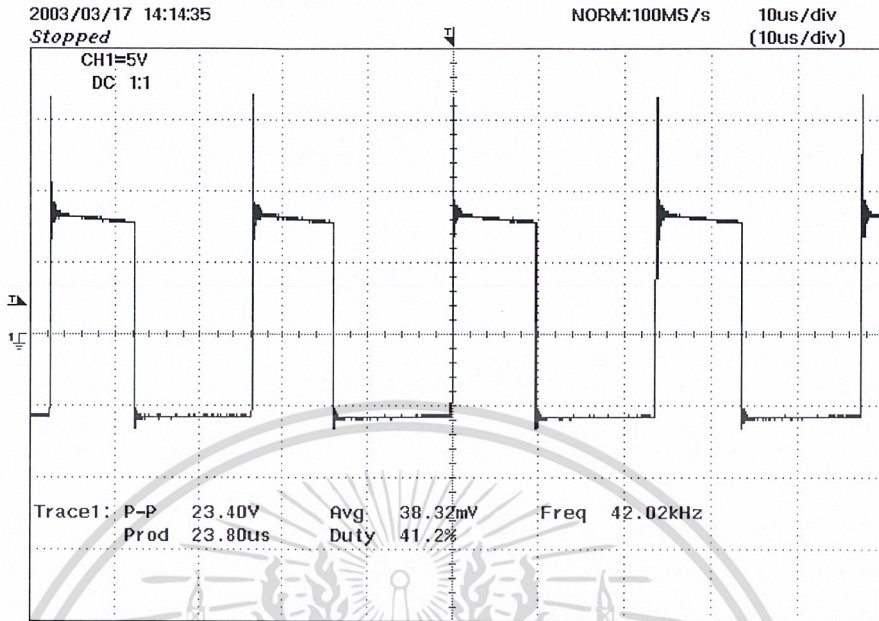


รูปที่ 4.2 แสดงแรงดันตักคร่อมระหว่างขาเกตและขาซอร์สของเพาเวอร์มอสเฟต(V_{gs})

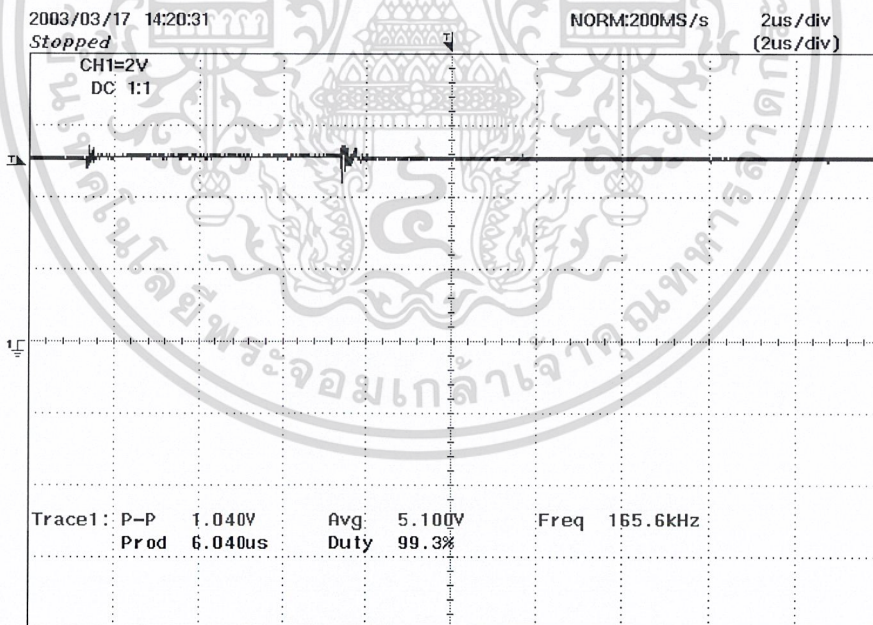


รูปที่ 4.3 แสดงแรงดันตักคร่อมระหว่างขาเดรนและขาซอร์สของเพาเวอร์มอสเฟต(V_{ds})

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

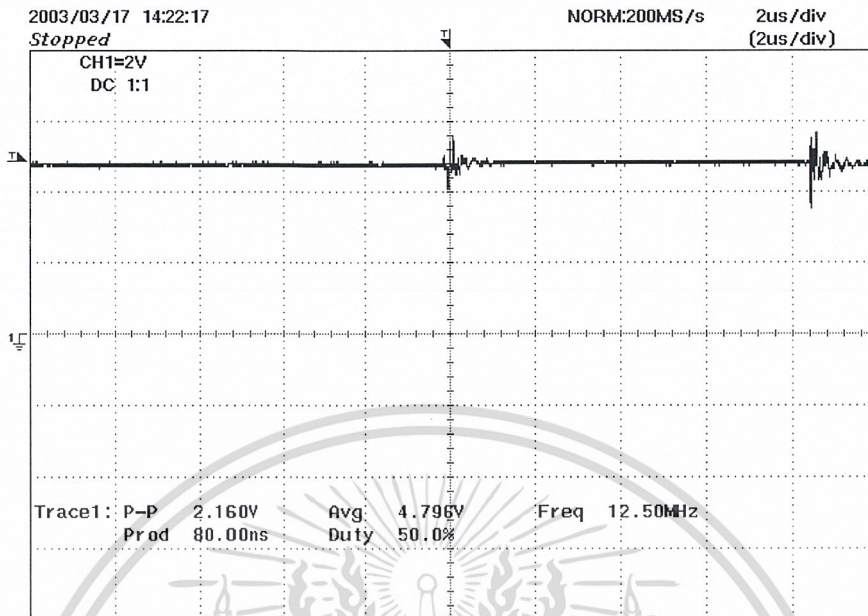


รูปที่ 4.4 แรงดันตกคร่อมตัวเหนี่ยวนำที่วงจรมอเตอร์

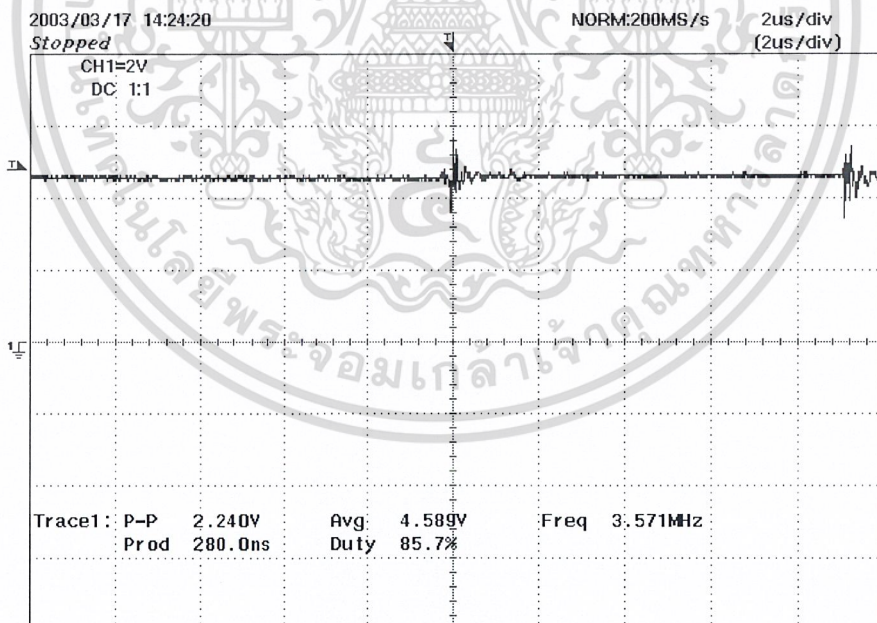


รูปที่ 4.5 แรงดันเอาต์พุตของวงจรมอเตอร์ขณะไม่มีโหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



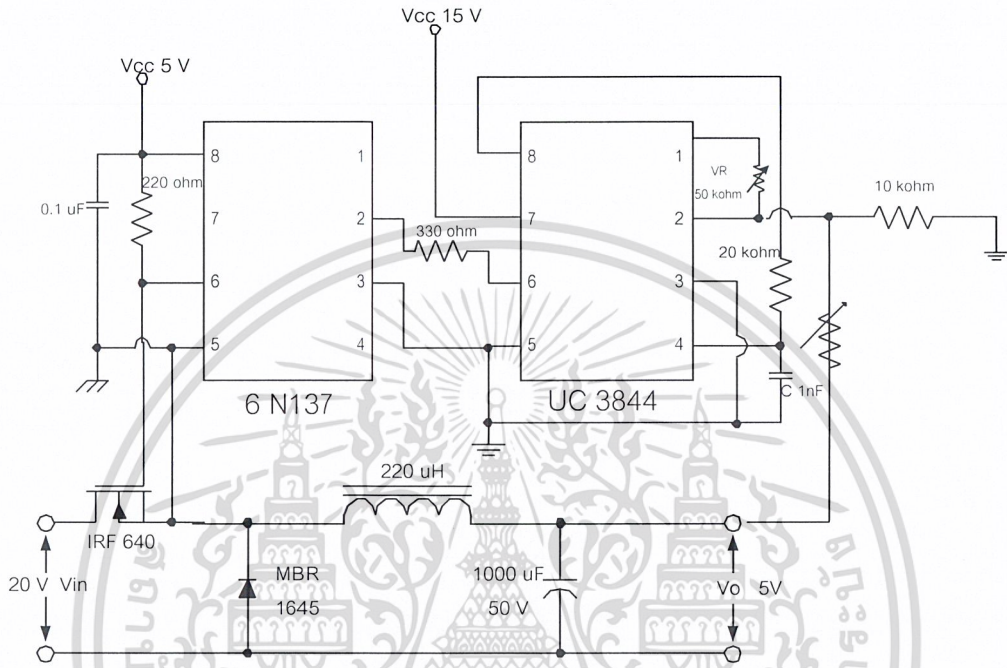
รูปที่ 4.6 แรงดันเอาต์พุตของวงจรบัคคอนเวอร์เตอร์ขณะต่อโหลด 1 แอมแปร์



รูปที่ 4.7 แรงดันเอาต์พุตของวงจรบัคคอนเวอร์เตอร์ขณะต่อโหลด 2 แอมแปร์

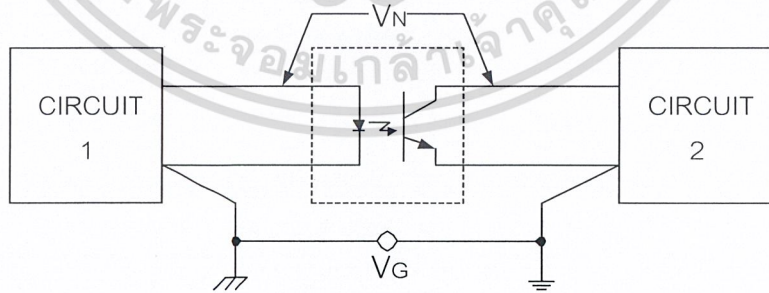
เมื่อทำการป้อนกลับ แรงดันที่เอาต์พุตก็ยังคงไม่ลดลงเมื่อเพิ่ม โหลดเป็น 2 แอมแปร์ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.2 การทดลองโดยใช้ออปโตคัปเปลอร์เพื่อลดสัญญาณรบกวน
 จากรูปที่ 4.8 มีการเพิ่มออปโตคัปเปลอร์ เบอร์ 6N137 เพื่อทำการแยกกราวด์จากไอซี
 คอนโทรลเลอร์ และวงจรบัคคอนเวอร์เตอร์ เพื่อช่วยในการลดสัญญาณรบกวนลงได้ระดับหนึ่ง



รูปที่ 4.8 เพิ่มออปโตคัปเปลอร์เพื่อแยกกราวด์ ช่วยลดสัญญาณรบกวน

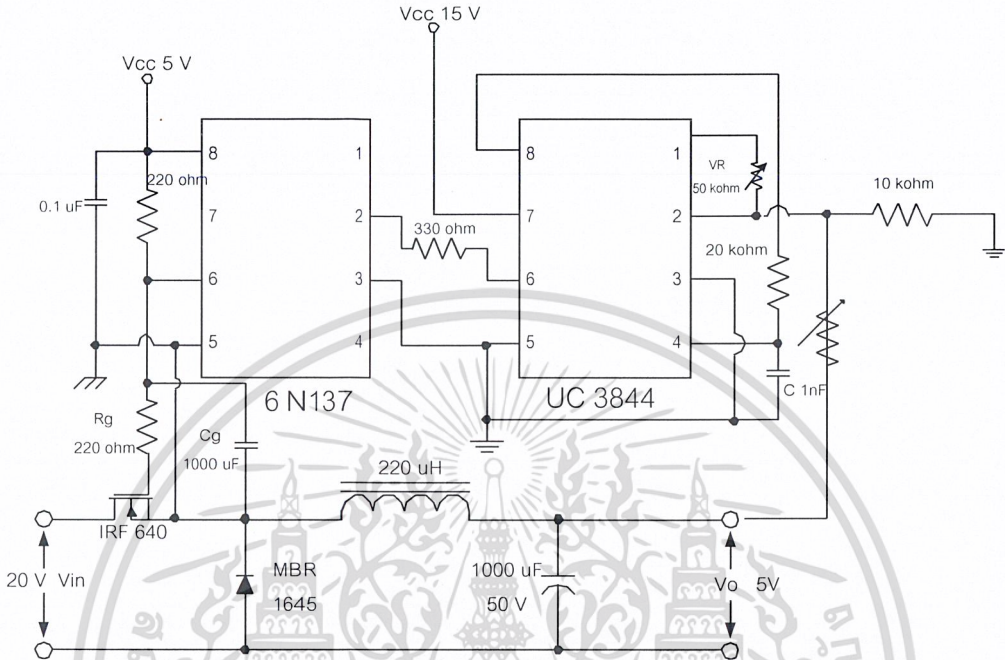
การเพิ่มออปโตคัปเปลอร์เข้าไปในวงจรเพื่อแยกกราวด์ของส่วนคอนโทรลเลอร์กับวงจร
 บัคคอนเวอร์เตอร์ เพื่อไม่ให้สัญญาณรบกวนจากกราวด์แต่ละวงจรไปรบกวนกัน ดังรูป



รูปที่ 4.9 ออปโตคัปเปลอร์ที่ใช้เพื่อแยกกราวด์คู่ระหว่างสองวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.3 การทดลองโดยใส่ตัวต้านทาน (R_g) และตัวเก็บประจุ (C_g) ที่ขาเกทของมอสเฟต

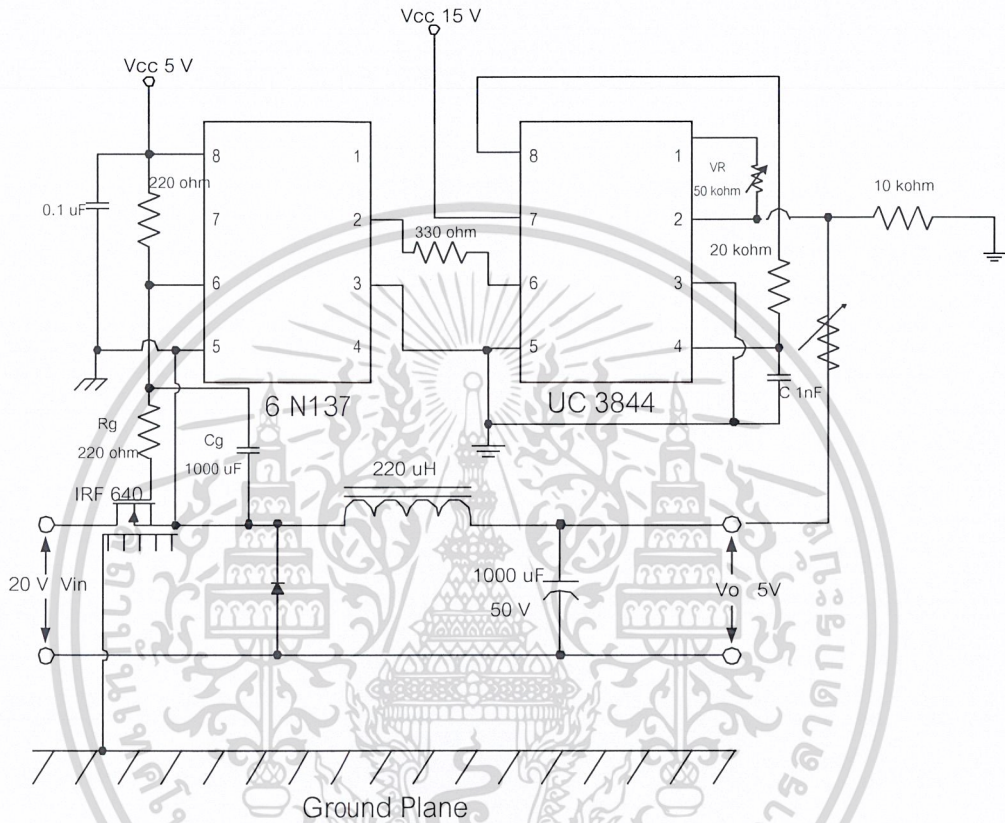


รูปที่ 4.10 เพิ่มตัวต้านทาน (R_g) และตัวเก็บประจุ (C_g) ที่ขาเกทของมอสเฟต

จากรูปมีการเพิ่มตัวต้านทาน (R_g) และตัวเก็บประจุ (C_g) ที่ขาเกทของมอสเฟต โดย R_g และ C_g จะช่วยลดกระแสพุ่ง (current spike) และแรงดันพุ่ง (voltage spike) จากสมการ di/dt และ dv/dt เพื่อช่วยลดสัญญาณรบกวนอีกวิธีหนึ่ง

4.1.4 การทดลองต่อฮีทซิงค์ (heat sink) ลงกราวนด์เพลน (ground plane)

จากรูปที่ 4.11 เป็นการเชื่อมต่อฮีทซิงค์ลงกราวนด์เพลน เพื่อทดสอบระดับสัญญาณรบกวนว่ามีมากหรือน้อยเพียงไร

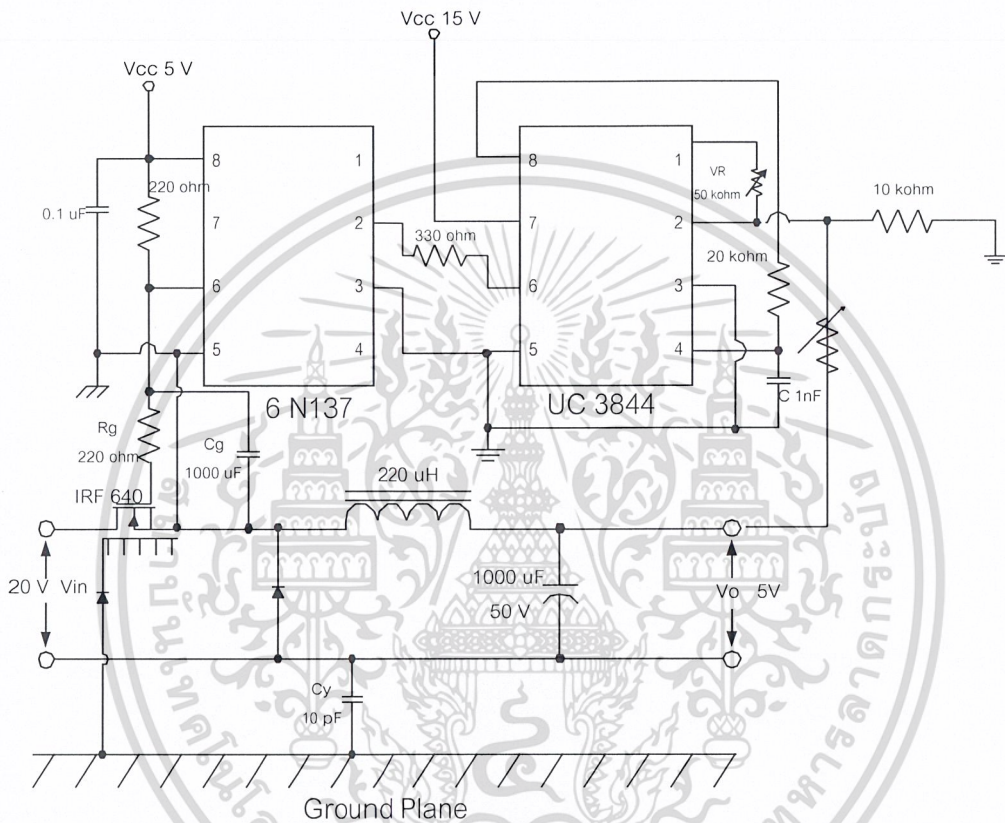


รูปที่ 4.11 ทดลองต่อฮีทซิงค์ลงกราวนด์เพลน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.5 การทดลองต่อไดโอดและ C_y ลงกราวนด์เพลน

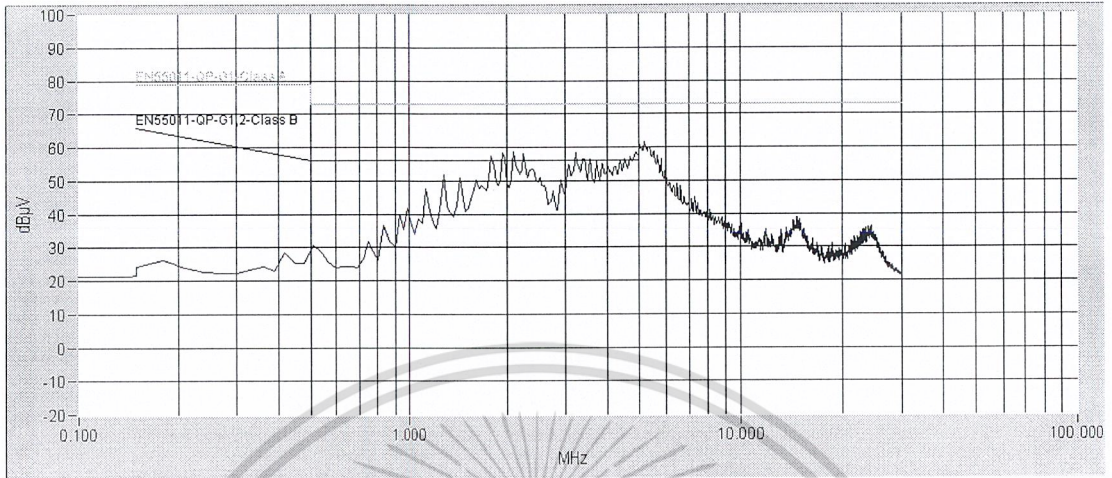
จากรูปที่ 4.12 ทำการต่อไดโอดจากฮีทซิงค์ลงกราวนด์เพลนและต่อตัวเก็บประจุ C_y จากกราวนด์ของวงจรลงกราวนด์เพลน วิธีนี้เพื่อช่วยให้ปลอดภัยและสามารถคลัสต์สัญญาณรบกวนได้ระดับหนึ่ง



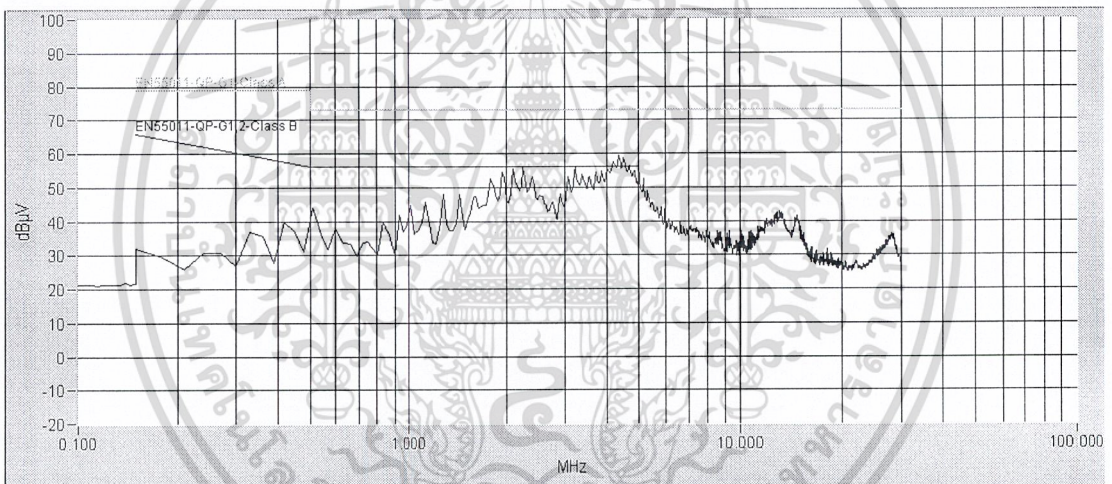
รูปที่ 4.12 ทดลองต่อไดโอดและ C_y ลงกราวนด์เพลน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

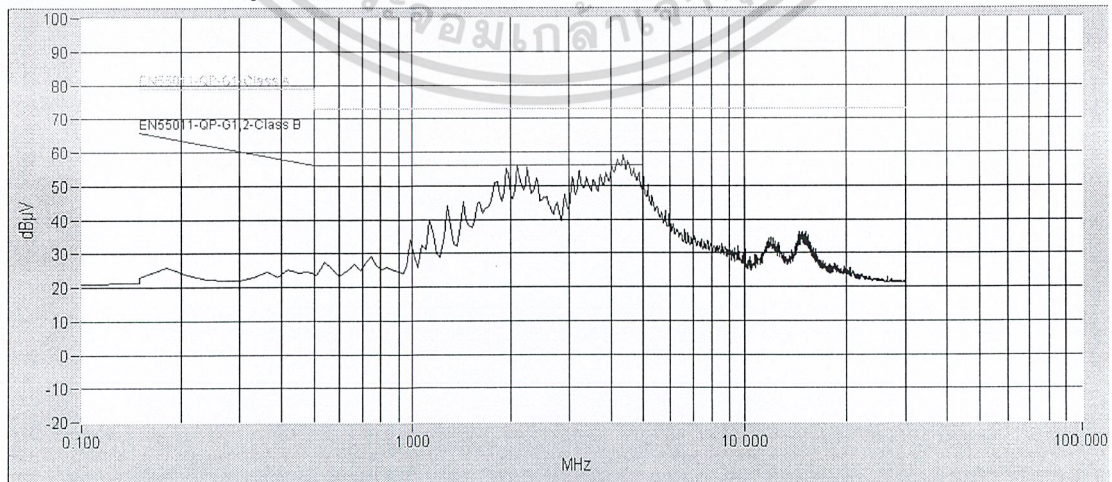
4.2 ผลการทดลองทดสอบสัญญาณรบกวนจากวงจรพื้นฐานของบัคคอนเวอร์เตอร์



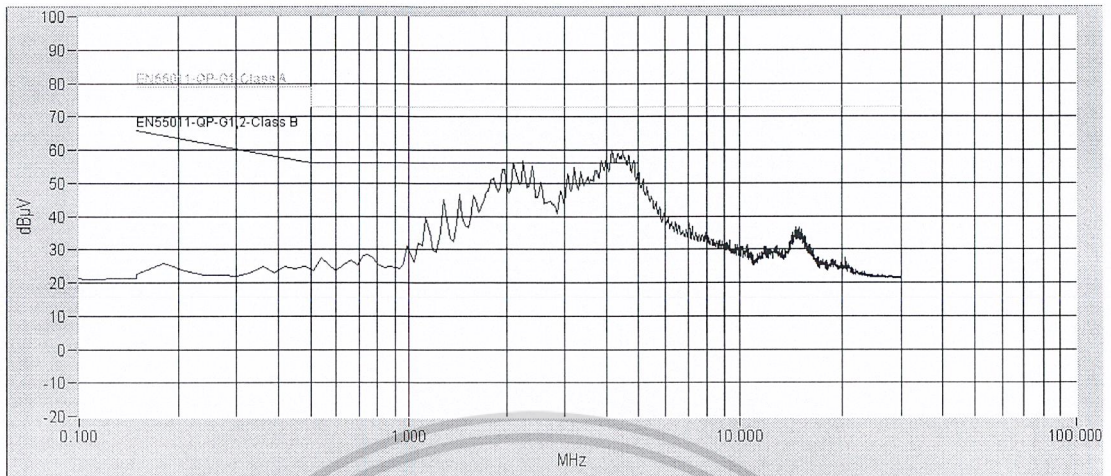
รูปที่ 4.13 แสดงสัญญาณรบกวนขณะที่ยังไม่ต่ออุปกรณ์ใดๆ



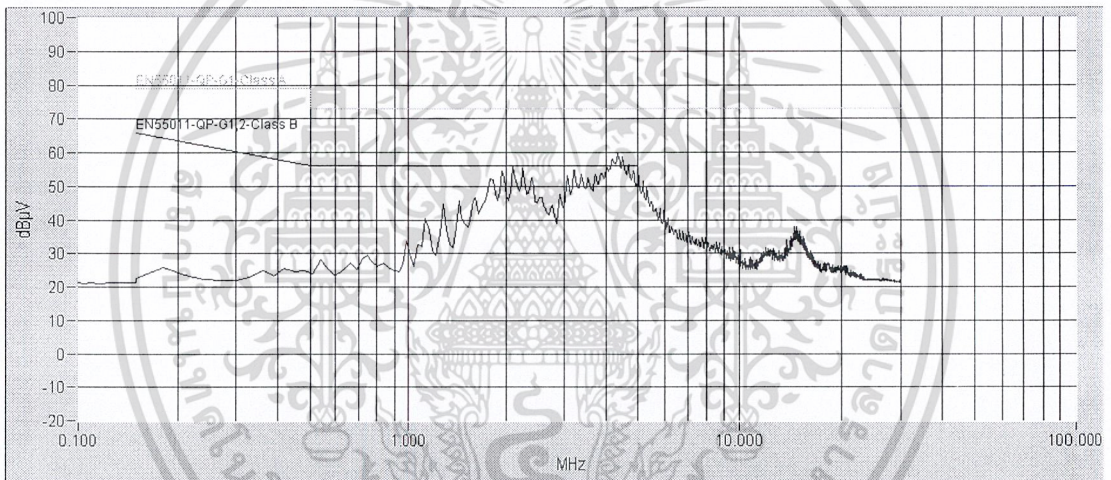
รูปที่ 4.14 แสดงสัญญาณรบกวนเมื่อใส่โหลดคัปเปิลเลอร์



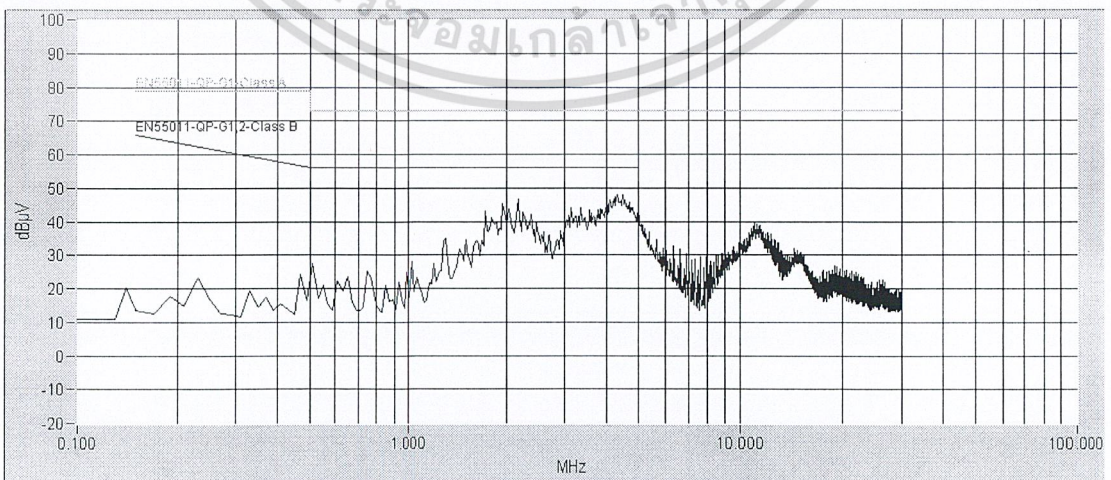
เอกสารนี้เป็นเอกสารที่วางไว้สำหรับข้อมูลเท่านั้น ไม่ควรเอาไปใช้ประโยชน์ด้านการค้า
 รูปที่ 4.15 แสดงสัญญาณรบกวนเมื่อใส่ตัวต้านทาน (R_g) ที่ขาเก้ทของมอสเฟต
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



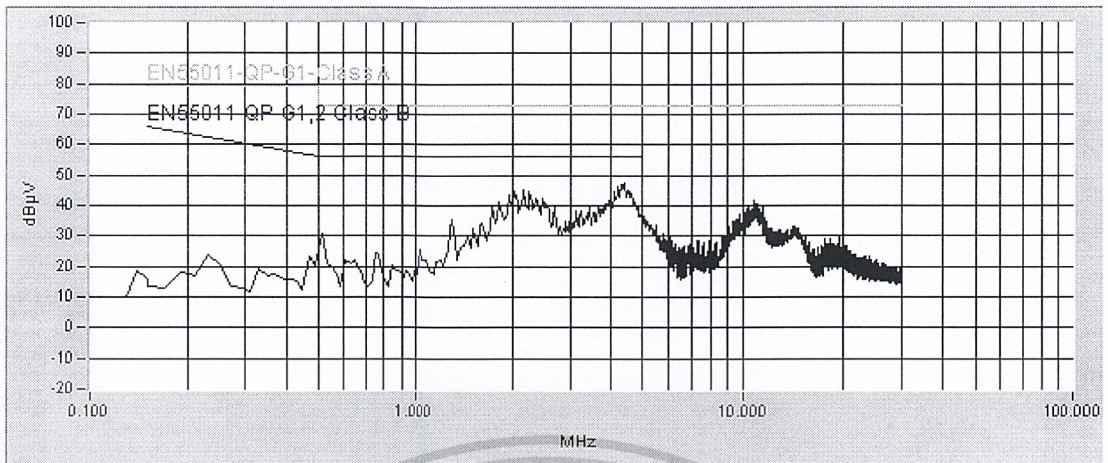
รูปที่ 4.16 แสดงสัญญาณรบกวนเมื่อใส่ตัวเก็บประจุ (C_g) ที่ขาเกตของมอสเฟต



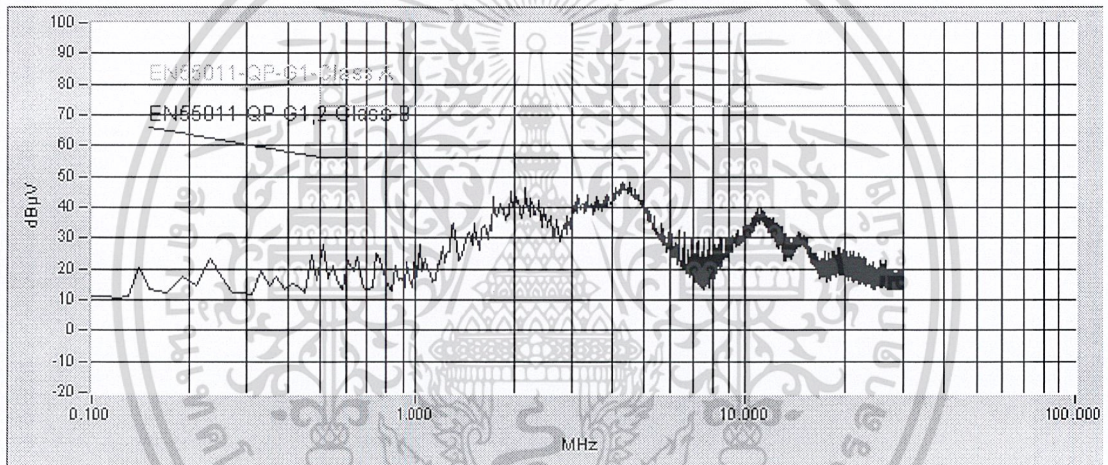
รูปที่ 4.17 แสดงสัญญาณรบกวนเมื่อใส่คัปปลิง (D Coupling) ค่า 10 pF ที่ไอซีเบอร์ UC3844



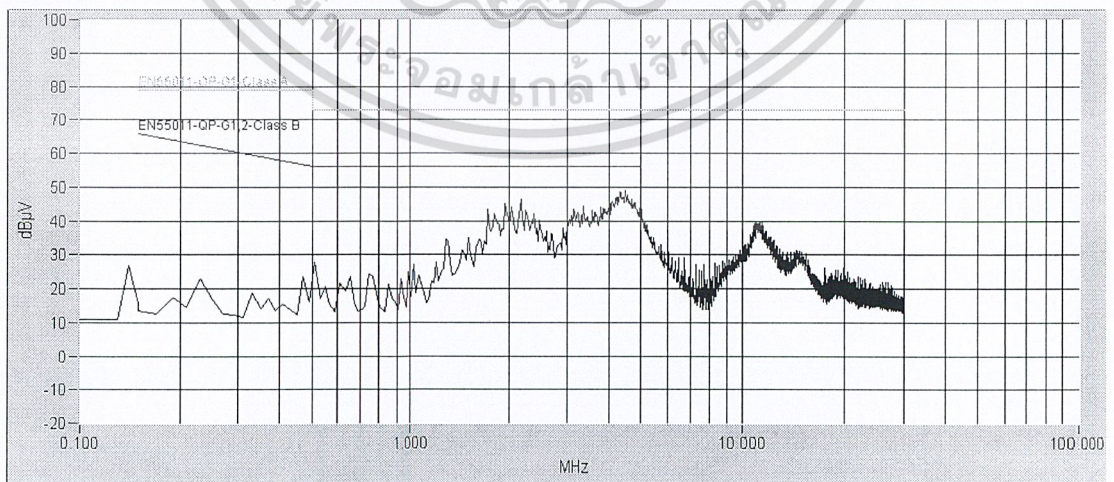
เอกสารนี้เป็นเอกสารที่สงวนรูปที่ 4.18 แสดงสัญญาณรบกวนเมื่อต่อ โหลด 1 แอมแปร์ ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.19 แสดงสัญญาณรบกวนเมื่อต่อโหลด 2 แอมแปร์

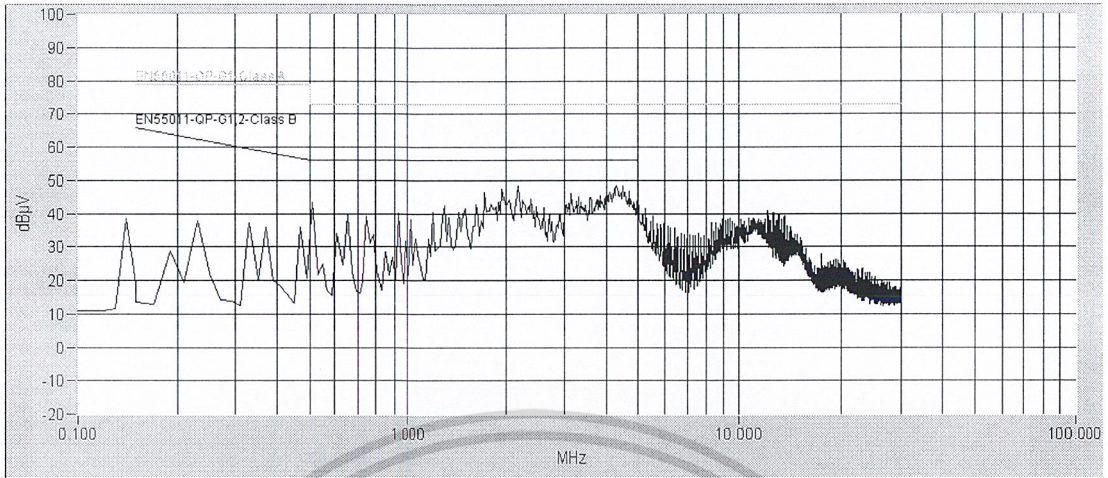


รูปที่ 4.20 แสดงสัญญาณรบกวนเมื่อต่อโหลด 0.2 แอมแปร์

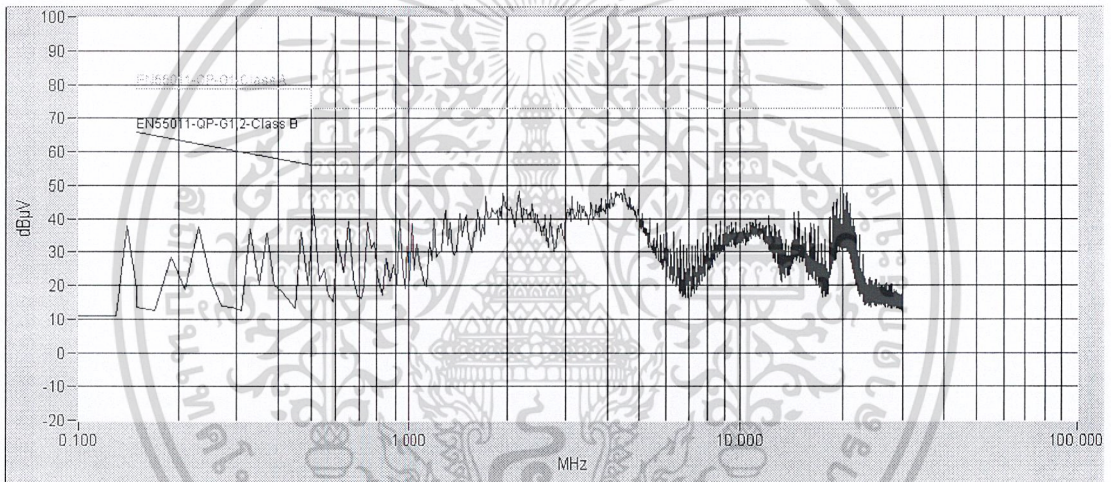


รูปที่ 4.21 แสดงสัญญาณรบกวนเมื่อไม่ต่อออปโตคัปเปิลอร์แต่ต่อ โหลด 1 แอมแปร์

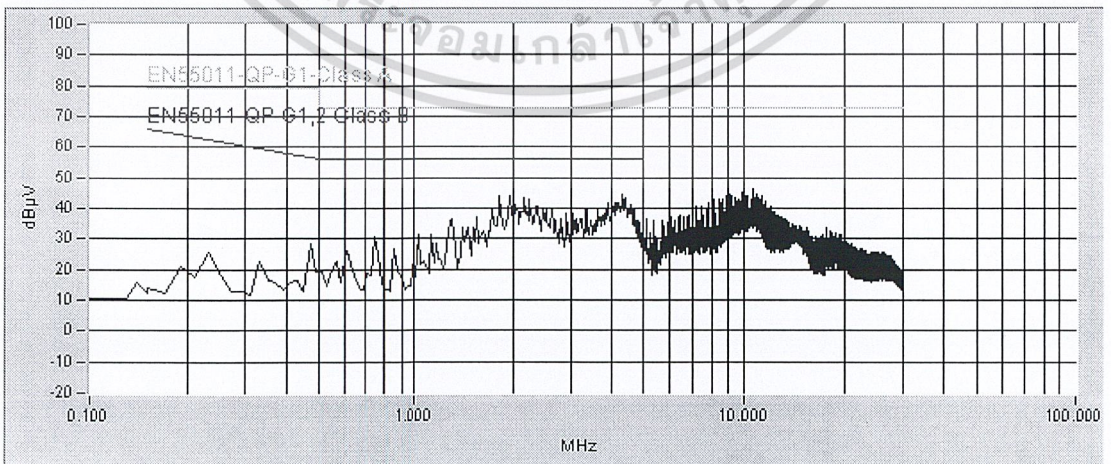
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.22 แสดงสัญญาณรบกวนเมื่อต่อไดโอดลงกราวด์เฟลน โหลด 1 แอมแปร์

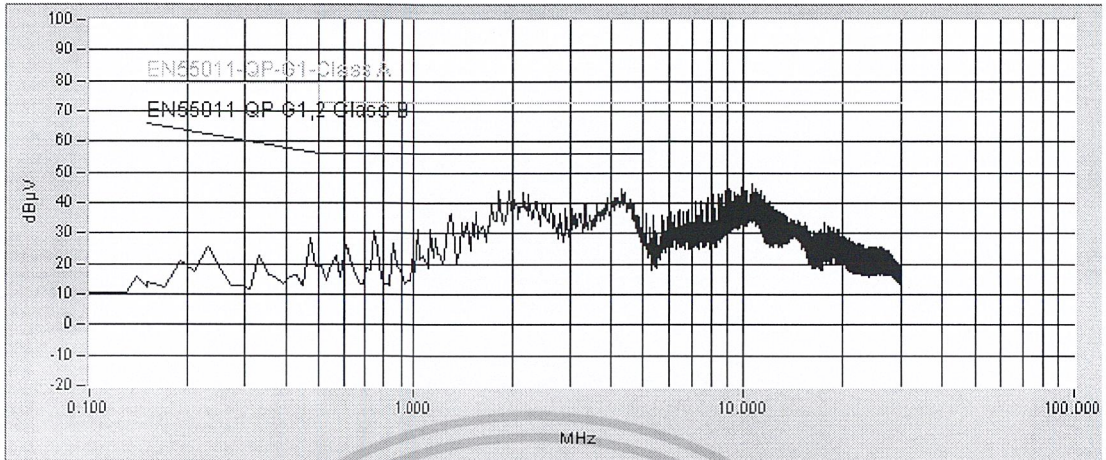


รูปที่ 4.23 แสดงสัญญาณรบกวนเมื่อต่อลงกราวด์เฟลน ไม่มีออปโตคัปเปิลเลอร์ โหลด 1 แอมแปร์

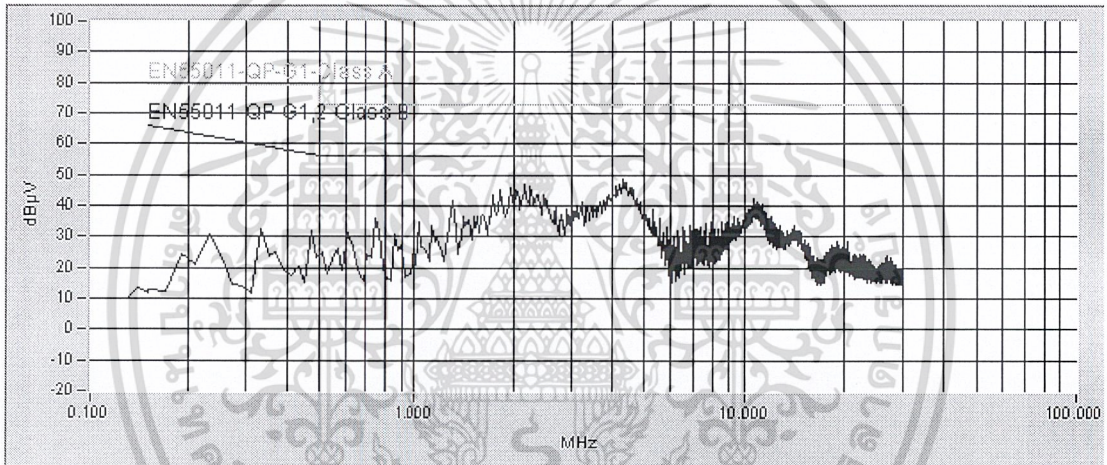


รูปที่ 4.24 แสดงสัญญาณรบกวนเมื่อไม่มีออปโตคัปเปิลเลอร์ มีโหลด 2 แอมแปร์

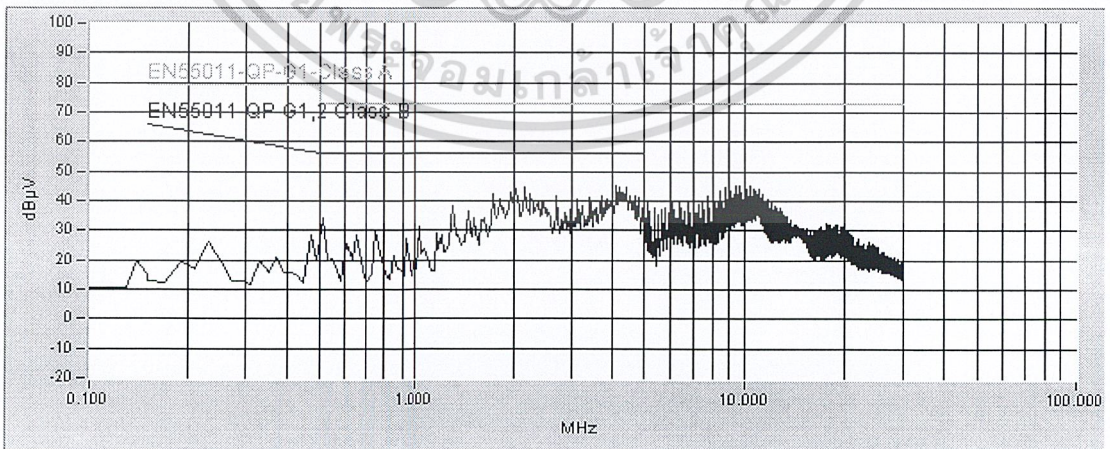
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่หรือนำไปใช้
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.25 แสดงสัญญาณรบกวนเมื่อไม่มีออปโตคัปเปลอร์ มีโหลด 0.2 แอมแปร์

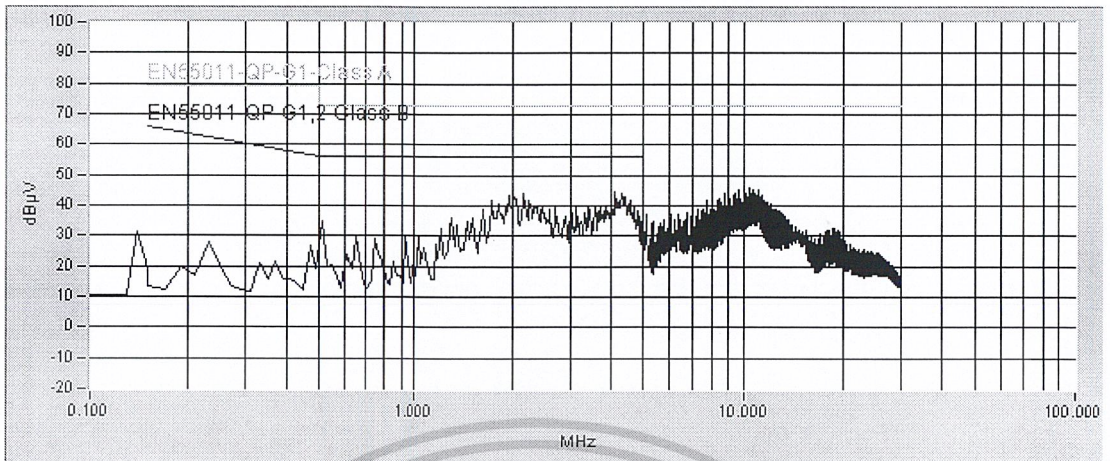


รูปที่ 4.26 แสดงสัญญาณรบกวนเมื่อต่อตัวเก็บประจุจากกราวด์วงจรกราวด์แผ่น

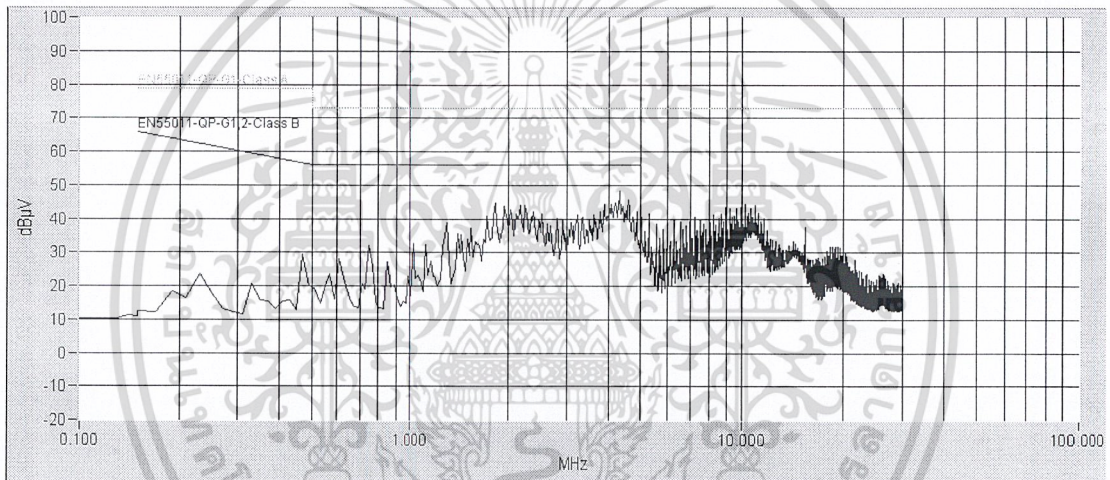


รูปที่ 4.27 แสดงสัญญาณรบกวนเมื่อต่อกราวด์วงจรกราวด์แผ่น

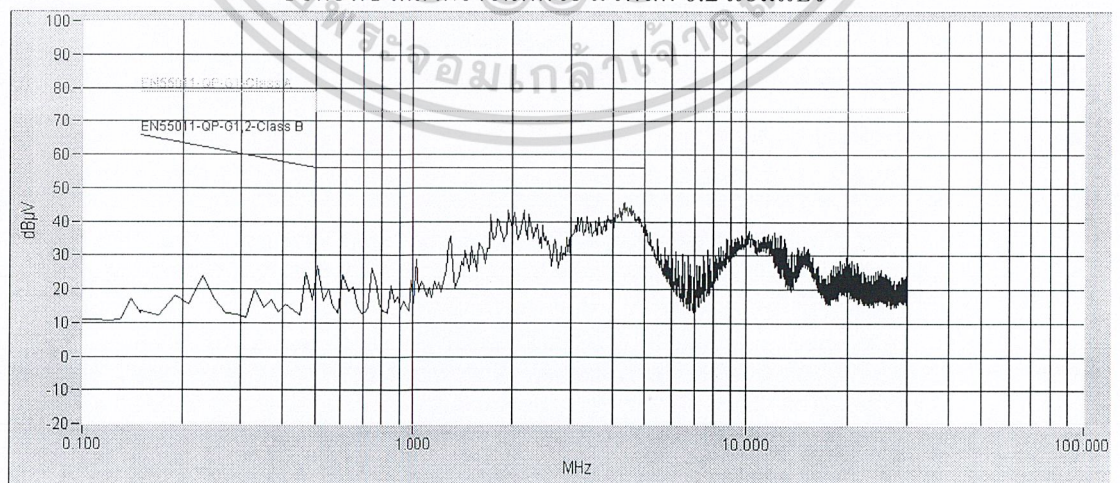
ข้อดีที่ขึงค้ลกราวด์ด้วย เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.28 แสดงสัญญาณรบกวนเมื่อต่อกราวนด์วงจรกราวนด์เฟลน มีโหลด 2 แอมแปร์

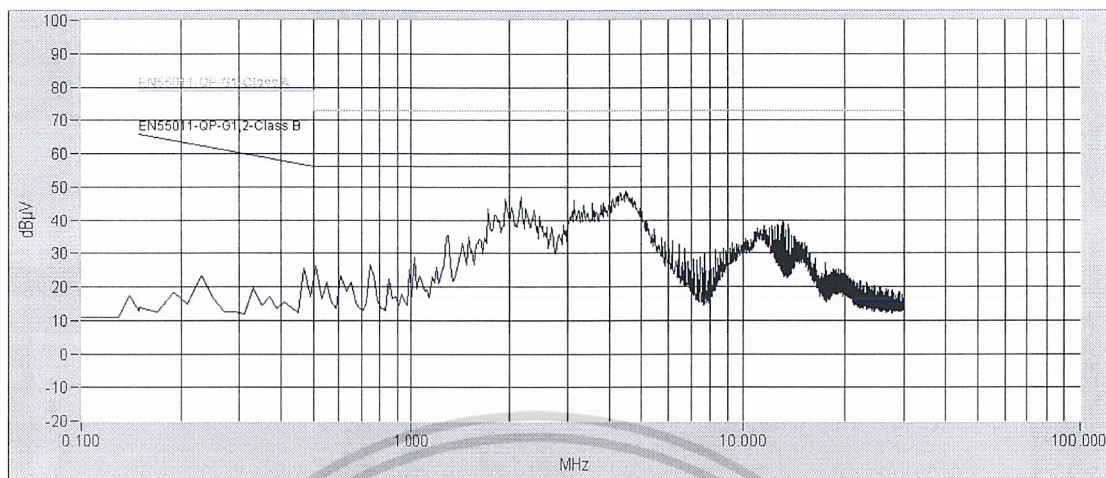


รูปที่ 4.29 แสดงสัญญาณรบกวนเมื่อต่อกราวนด์วงจรกราวนด์เฟลน
ซ็อตฮีทซิงค์กราวนด์ด้วย มีโหลด 0.2 แอมแปร์

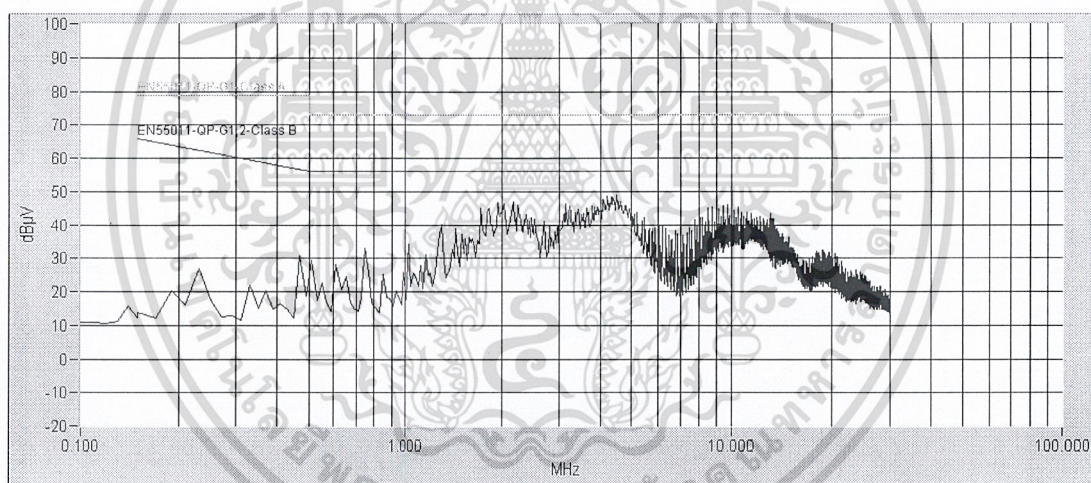


รูปที่ 4.30 แสดงสัญญาณรบกวนเมื่อซ็อตฮีทซิงค์กราวนด์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.31 แสดงสัญญาณรบกวนเมื่อเปลี่ยนไดโอดจากซีทก็แบเรียร์ไดโอด เป็นอัลตรา ฟอสฟอริคเวอริ ไดโอด



รูปที่ 4.32 แสดงสัญญาณรบกวนเมื่อใส่ค่าตัวเหนี่ยวนำ 436 μH ซึ่งเป็นตัวเหนี่ยวนำที่พันขึ้นมาเอง เพื่อเปรียบเทียบกับตัวที่ซื้อมาจากท้องตลาด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

วิจารณ์และสรุป

ปริญญาโทฉบับนี้มุ่งเน้นศึกษาสัญญาณรบกวนทางสนามแม่เหล็กไฟฟ้าที่เกิดจากวงจรบัคคอนเวอร์เตอร์ โดยการศึกษาที่มาของสัญญาณรบกวนทางสนามแม่เหล็กไฟฟ้า เช่น เกิดจากการสวิตช์ของเพาเวอร์มอสเฟตที่ความถี่สูงๆ ค่าความเหนี่ยวนำในสายตัวนำ ซึ่งในตอนแรกได้ทำการวัดสัญญาณรบกวนทางสนามแม่เหล็กไฟฟ้าที่เกิดขึ้นจากวงจรบัคคอนเวอร์เตอร์ แล้วทำการเพิ่มวงจรอปโตคัปเปิลอร์ เพื่อทำการแยกกราวนด์ของวงจรคอนโทรลเลอร์ออกจากกราวนด์ของวงจรบัคคอนเวอร์เตอร์ แล้วทำการวัดสัญญาณรบกวนทางสนามแม่เหล็กไฟฟ้าลดลงจากเดิมประมาณ 3 dB μ V จากนั้นเพิ่มค่าความต้านทานที่ขาเกตของเพาเวอร์มอสเฟต (Rg) เพื่อลดแรงดันพุ่งและกระแสพุ่งที่เกิดจากการทริกของเพาเวอร์มอสเฟต สัญญาณรบกวนทางสนามแม่เหล็กไฟฟ้าลดลงจากเดิมประมาณ 3 dB μ V จากนั้นเพิ่มตัวเก็บประจุคร่อมระหว่างขาเกตและขาซอร์สของเพาเวอร์มอสเฟต เพื่อกรองแรงดันตกคร่อมที่ขาเกตและขาซอร์สของเพาเวอร์มอสเฟต ทำการวัดสัญญาณรบกวนทางสนามแม่เหล็กไฟฟ้าลดลงจากเดิมบางช่วงความถี่ประมาณ 5 dB μ V ทำการเพิ่มตัวเก็บประจุคัปปลิงที่ไอซี UC 3844 ทำการวัดสัญญาณรบกวนทางสนามแม่เหล็กไฟฟ้าลดลงบางช่วงความถี่ ทำการต่อไดโอดจากฮีตซิงค์ลงกราวนด์และต่อตัวเก็บประจุจากกราวนด์วงจรลงกราวนด์เพเลน การต่อวงจรลงกราวนด์เพเลนทำให้สัญญาณรบกวนทางสนามแม่เหล็กไฟฟ้าเพิ่มขึ้น แต่เพิ่มความปลอดภัยให้กับวงจรและลดสัญญาณรบกวนทางอากาศ ทำการเปรียบเทียบกับวงจรที่ช็อตฮีตซิงค์ลงกราวนด์เพเลน วงจรที่ช็อตฮีตซิงค์ลงกราวนด์เพเลนมีค่าสัญญาณรบกวนทางสนามแม่เหล็กไฟฟ้าน้อยกว่าการต่อไดโอดจากฮีตซิงค์ลงกราวนด์เพเลน ประมาณ 5 dB μ V ทำการเปรียบเทียบระหว่างตัวเหนี่ยวนำที่ใช้ในวงจร(ที่ซื้อจากท้องตลาด)กับตัวเหนี่ยวนำที่พันขึ้นเอง ค่าประมาณ 436 μ H สัญญาณรบกวนทางสนามแม่เหล็กไฟฟ้าที่เกิดขึ้นไม่ต่างกันมาก แต่ตัวเหนี่ยวนำที่ซื้อจากท้องตลาดมีราคาสูงกว่าการพันตัวเหนี่ยวนำขึ้นเองมาก จากนั้นทำการเปลี่ยนไดโอดที่ใช้ในวงจร จากซีอิกที่ แบเรียร์ ไดโอด เป็น อัลตรา ฟาสท์ รีคิฟเวอรี ไดโอด สัญญาณรบกวนทางสนามแม่เหล็กไฟฟ้าลดลงในบางช่วงความถี่ ทำการเพิ่มตัวเก็บประจุระหว่างกราวนด์วงจรกับกราวนด์เพเลนและช็อตฮีตซิงค์ลงกราวนด์เสมือนเพิ่มฟิลเตอร์ให้กับวงจร(Ycap)ช่วยลดสัญญาณรบกวนทางสนามแม่เหล็กไฟฟ้าได้บางในช่วงความถี่ ตารางที่ 5.1 เป็นการเปรียบเทียบผลการทดลองทั้งหมด ในช่วงความถี่ต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Component	Noise Frequency	Total Noise (dB μ V)			
		EMI	Δ EMI	Avg. Δ EMI	
ไม่มีอุปกรณ์	200 kHz	25	-	-	-*
	2 MHz	56	-		
	20 MHz	27	-		
ใส่ออปโตคัปเปลอร์	200 kHz	26	-1	2	2*
	2 MHz	49	7		
	20 MHz	27	0		
ใส่ Rg 220 Ω	200 kHz	24	2	1.67	3*
	2 MHz	46	3		
	20 MHz	27	0		
ใส่ Cg 1000 pF	200 kHz	23	1	1.33	4.67*
	2 MHz	47	0		
	20 MHz	24	3		
ใส่ D Coupling 10 pF ที่ IC UC 3844	200 kHz	23	0	0.33	5*
	2 MHz	47	0		
	20 MHz	23	1		
ต่อโหลด 1 A	200 kHz	25	-2	2.33	6*
	2 MHz	42	8		
	20 MHz	23	1		
ต่อโหลด 2 A	200 kHz	29	-4	-5	2.67*
	2 MHz	43	-1		
	20 MHz	28	-5		
ต่อโหลด 0.2 A	200 kHz	20	9	5.67	8.33*
	2 MHz	40	3		
	20 MHz	23	5		
ไม่ต่อออปโตคัปเปลอร์ต่อโหลด 1 A	200 kHz	25	-5	-0.3	0**
	2 MHz	41	-1		
	20 MHz	24	5		
ไม่ต่อออปโตคัปเปลอร์ต่อโหลด 2 A	200 kHz	20	5	3	6.33**
	2 MHz	41	0		
	20 MHz	20	4		
ไม่ต่อออปโตคัปเปลอร์ต่อโหลด 0.2 A	200 kHz	15	5	-1	-0.33**
	2 MHz	44	-3		
	20 MHz	25	-5		

* เทียบกับขณะไม่มีอุปกรณ์

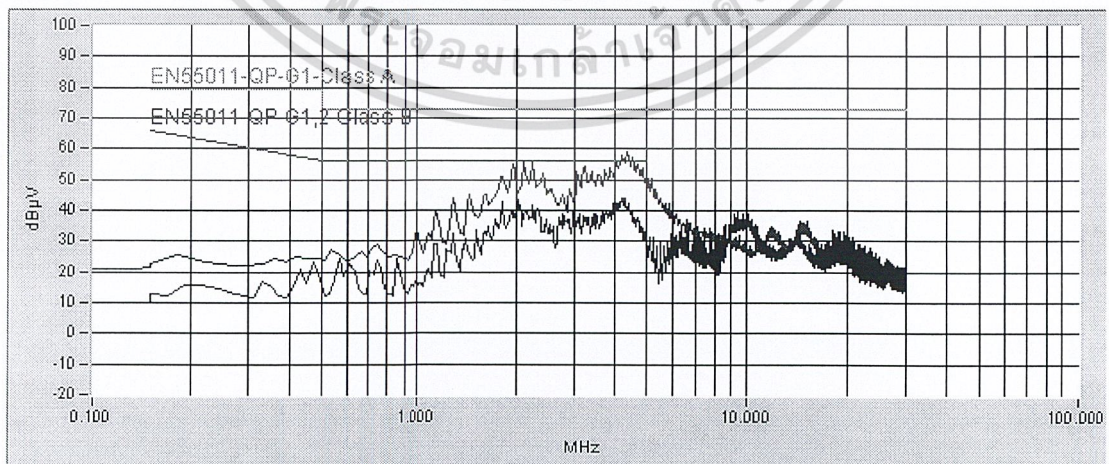
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

** เทียบโหลดแต่ละค่าขณะมีออปโตคัปเปลอร์และไม่มีออปโตคัปเปลอร์

ไม่ว่ากรณีใดๆ หงสน ออกกฎหมายให้เด็ดขาดและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เปรียบเทียบเมื่อต่อวงจรกราวด์				
ต่อไดโอดลงกราวด์เพเลน	200 kHz	24	-	-
	2 MHz	43	-	
	20 MHz	24	-	
ต่อ Ycap	200 kHz	22	2	-0.33
	2 MHz	43	0	
	20 MHz	27	-3	
ต่อ Ycap และ ซ็อดฮีทซิงค์	200 kHz	19	3	0.33
	2 MHz	42	1	
	20 MHz	30	-3	
ซ็อดฮีทซิงค์ลงกราวด์	200 kHz	17	2	2
	2 MHz	40	2	
	20 MHz	28	2	
เทียบกับเมื่อต่อโหลด 1 A				
ใส่ฮัลด์ร่าฟาสท์รีคัฟเวอร์ไดโอด	200 kHz	17	8	3
	2 MHz	40	2	
	20 MHz	24	-1	
L = 436 μ H	200 kHz	18	7	-1.67
	2 MHz	46	-4	
	20 MHz	31	-8	
เปลี่ยน Rg เป็น 1 k Ω	200 kHz	16	9	1.67
	2 MHz	43	-1	
	20 MHz	26	-3	

ตารางที่ 5.1 แสดงการเปรียบเทียบค่าสัญญาณรบกวนในช่วงความถี่ต่างๆ



รูปที่ 5.1 แสดงสัญญาณรบกวนขณะที่ยังไม่มีกรลดสัญญาณรบกวนกับ เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์ของโรงเรียนเพื่อการศึกษาเท่านั้น ไม่อนุยให้ไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามเผยแพร่หรือเปลี่ยนแปลงเนื้อหาสาระของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปเป็นการเปรียบเทียบบวจรขณะที่ยังไม่มีการลดสัญญาณรบกวนใดๆ กับบวจรที่ทำการลดสัญญาณรบกวนแล้ว บวจรที่สามารถลดสัญญาณรบกวนได้มากที่สุดคือบวจรที่ต่อโหลด 0.2 แอมแปร์ จากการทดลองทั้งหมดสามารถลดสัญญาณรบกวนสนามแม่เหล็กไฟฟ้าได้ประมาณ 15 dB μ V และสามารถลดได้ต่ำกว่ามาตรฐานที่กำหนดไว้ด้วยแต่จากการศึกษายังสามารถลดสัญญาณรบกวนได้ด้วยวิธีอื่นอีกหลายวิธี เช่น การใส่วงจรฟิลเตอร์ การออกแบบลายปรีนเพื่อลดกราวนด์ลูปของบวจร การเพิ่มค่าความต้านทานที่ขาเกตของเพาเวอร์มอสเฟต (Rg) แต่ต้องใช้วงจรสแน็บเบอร์ช่วยเพื่อลดกำลังสูญเสียที่เกิดขึ้น เป็นต้น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

- [1] สุวัฒน์ แซ่ตัน, “สวิตซ์ซึ่งโหมดเพาเวอร์ซัพพลาย”, ฝายวิจัยและพัฒนาบริษัทเอนเทลไทย จำกัด, 213 หน้า, 2528
- [2] Andrzej M.Trzynadlowski, “Introduction to Modern Power Electronics”, John Wiley & Sons, INC, 598 p., 1989.
- [3] Dr.Yothin Prempraneerach, “Source of Electromagnetic terference(EMI) and suppression the conducted EMI by EMI Filtering”, Engineering Department. King Mongkut Institute Technology of Ladkrabang, 51 p.
- [4] Henry W.ott, “Noise Reduction Techniques in Electronics Systems”, Second Edition , 426 p., 1989.
- [5] H.W.Whittington, S.W.Flynn & D.E.Macpherson, “Switched Mode Power Supplies: Design and Construction”, John Wiley & Sons, INC, 215 p., 1992.
- [6] Keith H.Billings. “Handbook of Switch Mode Power Supplies”, Mc Graw-Hill Publishing Company, 3.230 p., 1989.
- [7] L.Umanad & S.R.Bhat, “Design of Magnetic Components for Switched Mode Power Converters”, Wiley Eastern Limited, 148 p., 1992.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวกที่ 1

ข้อมูลทางด้านเทคนิคของตัวควบคุมโหมดกระแส UC 3844



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

UC3844, UC3845, UC2844, UC2845

High Performance Current Mode Controllers

The UC3844, UC3845 series are high performance fixed frequency current mode controllers. They are specifically designed for Off-Line and dc-to-dc converter applications offering the designer a cost effective solution with minimal external components. These integrated circuits feature an oscillator, a temperature compensated reference, high gain error amplifier, current sensing comparator, and a high current totem pole output ideally suited for driving a power MOSFET.

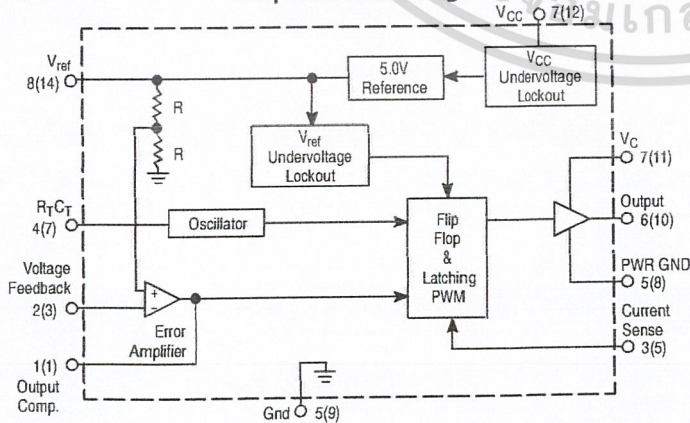
Also included are protective features consisting of input and reference undervoltage lockouts each with hysteresis, cycle-by-cycle current limiting, a latch for single pulse metering, and a flip-flop which blanks the output off every other oscillator cycle, allowing output dead times to be programmed for 50% to 70%.

These devices are available in an 8-pin dual-in-line plastic package as well as the 14-pin plastic surface mount (SO-14). The SO-14 package has separate power and ground pins for the totem pole output stage.

The UC3844 has UVLO thresholds of 16 V (on) and 10 V (off), ideally suited for off-line converters. The UC3845 is tailored for lower voltage applications having UVLO thresholds of 8.5 V (on) and 7.6 V (off).

- Current Mode Operation to 500 kHz Output Switching Frequency
- Output Deadtime Adjustable from 50% to 70%
- Automatic Feed Forward Compensation
- Latching PWM for Cycle-By-Cycle Current Limiting
- Internally Trimmed Reference with Undervoltage Lockout
- High Current Totem Pole Output
- Input Undervoltage Lockout with Hysteresis
- Low Startup and Operating Current
- Direct Interface with ON Semiconductor SENSEFET Products

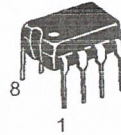
Simplified Block Diagram



Pin numbers in parenthesis are for the D suffix SO-14 package.

ON Semiconductor

<http://onsemi.com>

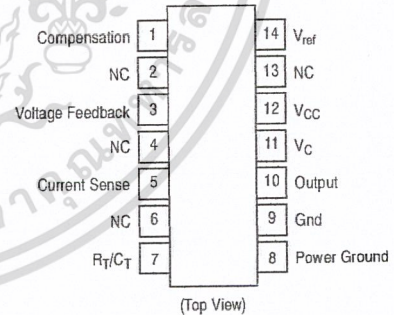
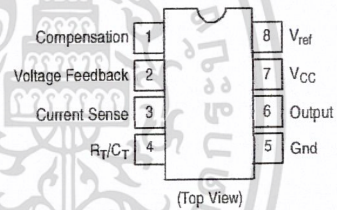


PDIP-8
N SUFFIX
CASE 626



SO-14
D SUFFIX
CASE 751A

PIN CONNECTIONS



ORDERING INFORMATION

See detailed ordering and shipping information in the package dimensions section on page 14 of this data sheet.

DEVICE MARKING INFORMATION

See general marking information in the device marking section on page 14 of this data sheet.

UC3844, UC3845, UC2844, UC2845

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Total Power Supply and Zener Current	$(I_{CC} + I_Z)$	30	mA
Output Current, Source or Sink (Note 1)	I_O	1.0	A
Output Energy (Capacitive Load per Cycle)	W	5.0	μ J
Current Sense and Voltage Feedback Inputs	V_{in}	- 0.3 to + 5.5	V
Error Amp Output Sink Current	I_O	10	mA
Power Dissipation and Thermal Characteristics D Suffix, Plastic Package, Case 751A Maximum Power Dissipation @ $T_A = 25^\circ\text{C}$ Thermal Resistance Junction-to-Air	P_D	862	mW
	$R_{\theta JA}$	145	$^\circ\text{C/W}$
	P_D	1.25	W
N Suffix, Plastic Package, Case 626 Maximum Power Dissipation @ $T_A = 25^\circ\text{C}$ Thermal Resistance Junction-to-Air			
Operating Junction Temperature	T_J	+ 150	$^\circ\text{C}$
Operating Ambient Temperature UC3844, UC3845 UC2844, UC2845	T_A	0 to + 70 - 25 to + 85	$^\circ\text{C}$
Storage Temperature Range	T_{stg}	- 65 to + 150	$^\circ\text{C}$

ELECTRICAL CHARACTERISTICS

($V_{CC} = 15\text{ V}$, [Note 2], $R_T = 10\text{ k}$, $C_T = 3.3\text{ nF}$, $T_A = T_{low}$ to T_{high} [Note 3], unless otherwise noted.)

Characteristics	Symbol	UC284X			UC384X			Unit
		Min	Typ	Max	Min	Typ	Max	
REFERENCE SECTION								
Reference Output Voltage ($I_O = 1.0\text{ mA}$, $T_J = 25^\circ\text{C}$)	V_{ref}	4.95	5.0	5.05	4.9	5.0	5.1	V
Line Regulation ($V_{CC} = 12\text{ V}$ to 25 V)	Reg_{line}	-	2.0	20	-	2.0	20	mV
Load Regulation ($I_O = 1.0\text{ mA}$ to 20 mA)	Reg_{load}	-	3.0	25	-	3.0	25	mV
Temperature Stability	T_S	-	0.2	-	-	0.2	-	mV/ $^\circ\text{C}$
Total Output Variation over Line, Load, Temperature	V_{ref}	4.9	-	5.1	4.82	-	5.18	V
Output Noise Voltage ($f = 10\text{ Hz}$ to kHz , $T_J = 25^\circ\text{C}$)	V_n	-	50	-	-	50	-	μ V
Long Term Stability ($T_A = 125^\circ\text{C}$ for 1000 Hours)	S	-	5.0	-	-	5.0	-	mV
Output Short Circuit Current	I_{SC}	- 30	- 85	- 180	- 30	- 85	- 180	mA

OSCILLATOR SECTION

Characteristics	Symbol	Min	Typ	Max	Min	Typ	Max	Unit
Frequency $T_J = 25^\circ\text{C}$ $T_A = T_{low}$ to T_{high}	f_{osc}	47 46	52 -	57 60	47 46	52 -	57 60	kHz
Frequency Change with Voltage ($V_{CC} = 12\text{ V}$ to 25 V)	$\Delta f_{osc}/\Delta V$	-	0.2	1.0	-	0.2	1.0	%
Frequency Change with Temperature $T_A = T_{low}$ to T_{high}	$\Delta f_{osc}/\Delta T$	-	5.0	-	-	5.0	-	%
Oscillator Voltage Swing (Peak-to-Peak)	V_{osc}	-	1.6	-	-	1.6	-	V
Discharge Current ($V_{osc} = 2.0\text{ V}$, $T_J = 25^\circ\text{C}$)	I_{dischg}	-	10.8	-	-	10.8	-	mA

ERROR AMPLIFIER SECTION

Characteristics	Symbol	Min	Typ	Max	Min	Typ	Max	Unit
Voltage Feedback Input ($V_O = 2.5\text{ V}$)	V_{FB}	2.45	2.5	2.55	2.42	2.5	2.58	V
Input Bias Current ($V_{FB} = 2.7\text{ V}$)	I_{IB}	-	-0.1	-1.0	-	-0.1	-2.0	μ A

- Maximum Package power dissipation limits must be observed.
- Adjust V_{CC} above the Startup threshold before setting to 15 V.
- Low duty cycle pulse techniques are used during test to maintain junction temperature as close to ambient as possible.
 $T_{low} = 0^\circ\text{C}$ for UC3844, UC3845
 $T_{high} = +70^\circ\text{C}$ for UC3844, UC3845
 -25°C for UC2844, UC2845
 $+85^\circ\text{C}$ for UC2844, UC2845

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
<http://onsemi.com>
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

UC3844, UC3845, UC2844, UC2845

ELECTRICAL CHARACTERISTICS

($V_{CC} = 15\text{ V}$, [Note 4], $R_T = 10\text{ k}$, $C_T = 3.3\text{ nF}$, $T_A = T_{low}$ to T_{high} [Note 5], unless otherwise noted.)

Characteristics	Symbol	UC284X			UC384X			Unit
		Min	Typ	Max	Min	Typ	Max	

ERROR AMPLIFIER SECTION (continued)

Open Loop Voltage Gain ($V_O = 2.0\text{ V}$ to 4.0 V)	A_{VOL}	65	90	-	65	90	-	dB
Unity Gain Bandwidth ($T_J = 25^\circ\text{C}$)	BW	0.7	1.0	-	0.7	1.0	-	MHz
Power Supply Rejection Ratio ($V_{CC} = 12\text{ V}$ to 25 V)	PSRR	60	70	-	60	70	-	dB
Output Current Sink ($V_O = 1.1\text{ V}$, $V_{FB} = 2.7\text{ V}$) Source ($V_O = 5.0\text{ V}$, $V_{FB} = 2.3\text{ V}$)	I_{Sink} I_{Source}	2.0 -0.5	12 -1.0	- -	2.0 -0.5	12 -1.0	- -	mA
Output Voltage Swing High State ($R_L = 15\text{ k}$ to ground, $V_{FB} = 2.3\text{ V}$) Low State ($R_L = 15\text{ k}$ to V_{ref} , $V_{FB} = 2.7\text{ V}$)	V_{OH} V_{OL}	5.0 -	6.2 0.8	- 1.1	5.0 -	6.2 0.8	- 1.1	V

CURRENT SENSE SECTION

Current Sense Input Voltage Gain (Notes 6 & 7)	A_V	2.85	3.0	3.15	2.85	3.0	3.15	V/V
Maximum Current Sense Input Threshold (Note 6)	V_{th}	0.9	1.0	1.1	0.9	1.0	1.1	V
Power Supply Rejection Ratio $V_{CC} = 12\text{ V}$ to 25 V (Note 6)	PSRR	-	70	-	-	70	-	dB
Input Bias Current	I_{IB}	-	-2.0	-10	-	-2.0	-10	μA
Propagation Delay (Current Sense Input to Output)	$t_{PLH(IN/OUT)}$	-	150	300	-	150	300	ns

OUTPUT SECTION

Output Voltage Low State ($I_{Sink} = 20\text{ mA}$) ($I_{Sink} = 200\text{ mA}$) High State ($I_{Sink} = 20\text{ mA}$) ($I_{Sink} = 200\text{ mA}$)	V_{OL} V_{OH}	- 12 12	0.1 1.6 13.5 13.4	0.4 2.2 -	- 13 12	0.1 1.6 13.5 13.4	0.4 2.2 -	V
Output Voltage with UVLO Activated $V_{CC} = 6.0\text{ V}$, $I_{Sink} = 1.0\text{ mA}$	$V_{OL(UVLO)}$	-	0.1	1.1	-	0.1	1.1	V
Output Voltage Rise Time ($C_L = 1.0\text{ nF}$, $T_J = 25^\circ\text{C}$)	t_r	-	50	150	-	50	150	ns
Output Voltage Fall Time ($C_L = 1.0\text{ nF}$, $T_J = 25^\circ\text{C}$)	t_f	-	50	150	-	50	150	ns

UNDERVOLTAGE LOCKOUT SECTION

Startup Threshold UCX844 UCX845	V_{ih}	15 7.8	16 8.4	17 9.0	14.5 7.8	16 8.4	17.5 9.0	V
Minimum Operating Voltage After Turn-On UCX844 UCX845	$V_{CC(min)}$	9.0 7.0	10 7.6	11 8.2	8.5 7.0	10 7.6	11.5 8.2	V

PWM SECTION

Duty Cycle Maximum Minimum	DC_{max} DC_{min}	46 -	48 -	50 0	47 -	48 -	50 0	%
----------------------------------	--------------------------	---------	---------	---------	---------	---------	---------	---

TOTAL DEVICE

Power Supply Current (Note 4) Startup: ($V_{CC} = 6.5\text{ V}$ for UCX845A, 14 V for UCX844) Operating	I_{CC}	- -	0.5 12	1.0 17	- -	0.5 12	1.0 17	mA
Power Supply Zener Voltage ($I_{CC} = 25\text{ mA}$)	V_Z	30	36	-	30	36	-	V

4. Adjust V_{CC} above the Startup threshold before setting to 15 V.

5. Low duty cycle pulse techniques are used during test to maintain junction temperature as close to ambient as possible.

$T_{low} = 0^\circ\text{C}$ for UC3844, UC3845 $T_{high} = +70^\circ\text{C}$ for UC3844, UC3845

-25°C for UC2844, UC2845 $+85^\circ\text{C}$ for UC2844, UC2845

6. This parameter is measured at the latch trip point with $V_{FB} = 0\text{ V}$.

7. Comparator gain is defined as: $A_V = \frac{\Delta V_{Output Compensation}}{\Delta V_{Current Sense Input}}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
<http://onsemi.com>

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

UC3844, UC3845, UC2844, UC2845

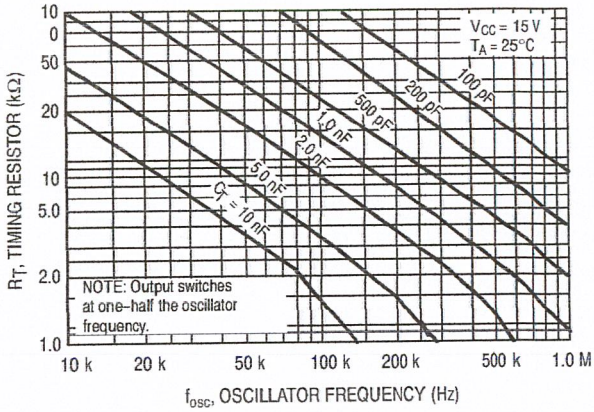


Figure 1. Timing Resistor versus Oscillator Frequency

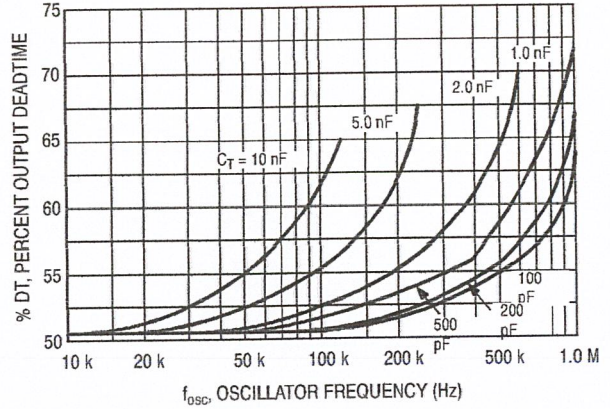


Figure 2. Output Deadtime versus Oscillator Frequency

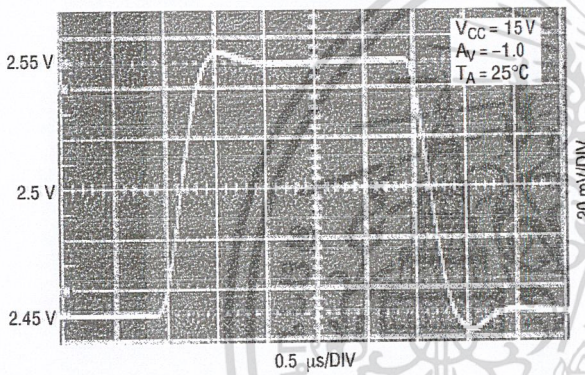


Figure 3. Error Amp Small Signal Transient Response

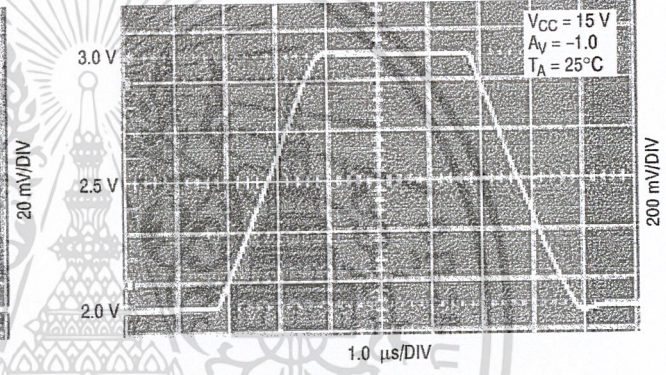


Figure 4. Error Amp Large Signal Transient Response

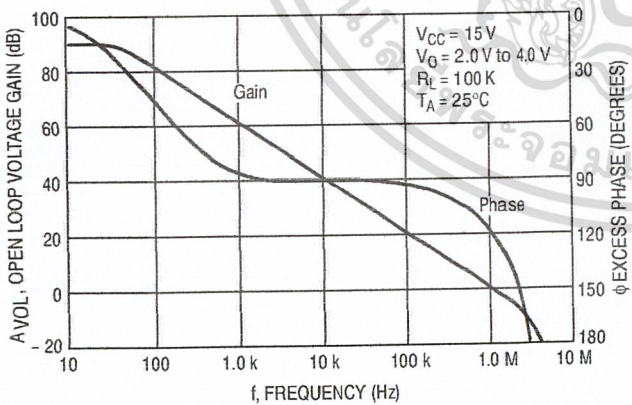


Figure 5. Error Amp Open Loop Gain and Phase versus Frequency

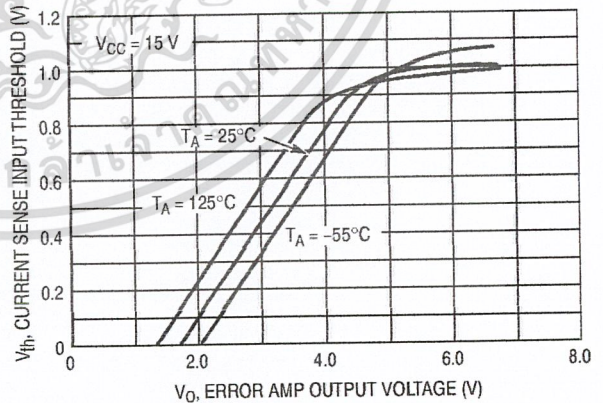


Figure 6. Current Sense Input Threshold versus Error Amp Output Voltage

UC3844, UC3845, UC2844, UC2845

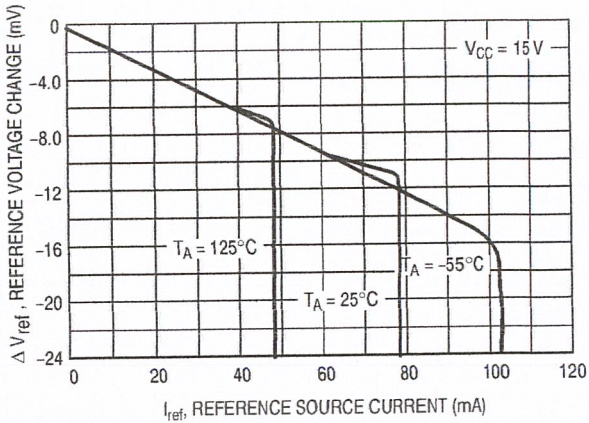


Figure 7. Reference Voltage Change versus Source Current

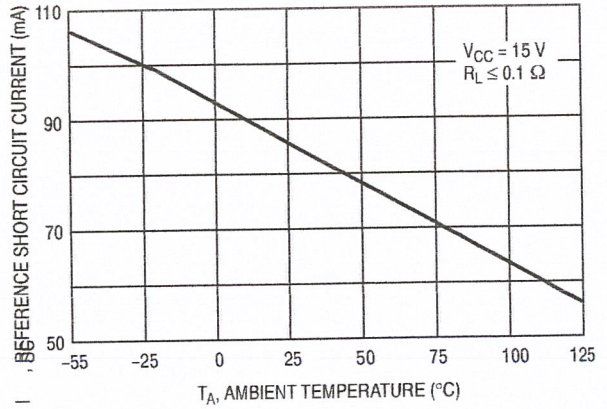


Figure 8. Reference Short Circuit Current versus Temperature

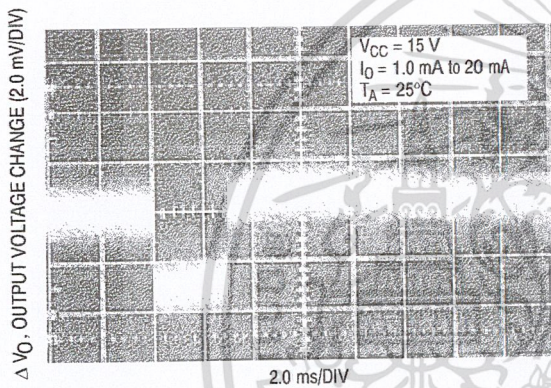


Figure 9. Reference Load Regulation

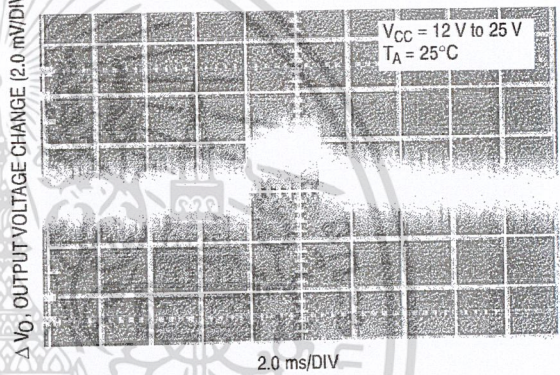


Figure 10. Reference Line Regulation

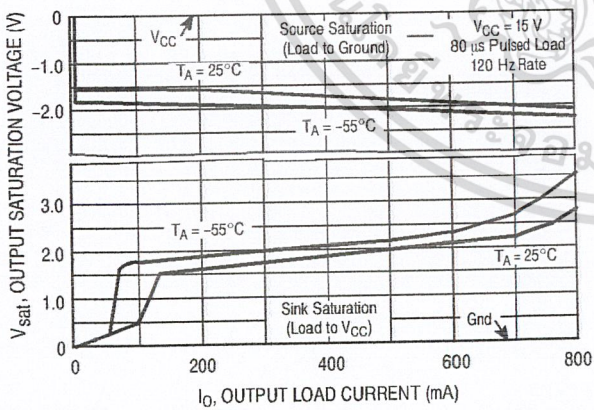


Figure 11. Output Saturation Voltage versus Load Current

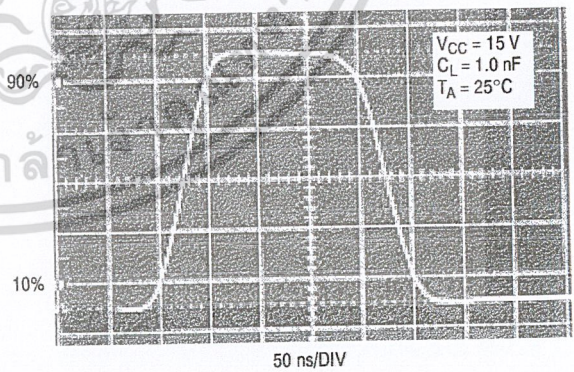


Figure 12. Output Waveform

UC3844, UC3845, UC2844, UC2845

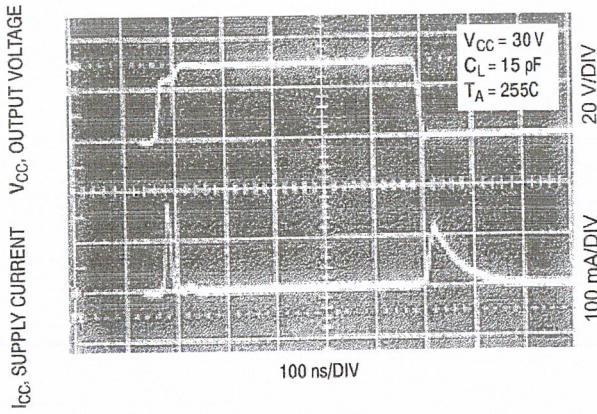


Figure 13. Output Cross Conduction

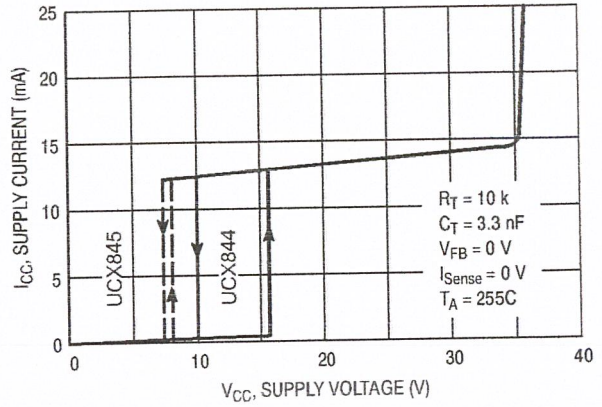


Figure 14. Supply Current versus Supply Voltage

PIN FUNCTION DESCRIPTION

Pin		Function	Description
8-Pin	14-Pin		
1	1	Compensation	This pin is Error Amplifier output and is made available for loop compensation.
2	3	Voltage Feedback	This is the inverting input of the Error Amplifier. It is normally connected to the switching power supply output through a resistor divider.
3	5	Current Sense	A voltage proportional to inductor current is connected to this input. The PWM uses this information to terminate the output switch conduction.
4	7	R_T/C_T	The Oscillator frequency and maximum Output duty cycle are programmed by connecting resistor R_T to V_{ref} and capacitor C_T to ground. Operation to 1.0 MHz is possible.
5	-	Gnd	This pin is combined control circuitry and power ground (8-pin package only).
6	10	Output	This output directly drives the gate of a power MOSFET. Peak currents up to 1.0 A are sourced and sunk by this pin. The output switches at one-half the oscillator frequency.
7	12	V_{CC}	This pin is the positive supply of the control IC.
8	14	V_{ref}	This is the reference output. It provides charging current for capacitor C_T through resistor R_T .
-	8	Power Ground	This pin is a separate power ground return (14-pin package only) that is connected back to the power source. It is used to reduce the effects of switching transient noise on the control circuitry.
-	11	V_C	The Output high state (V_{OH}) is set by the voltage applied to this pin (14-pin package only). With a separate power source connection, it can reduce the effects of switching transient noise on the control circuitry.
-	9	Gnd	This pin is the control circuitry ground return (14-pin package only) and is connected to back to the power source ground.
-	2,4,6,13	NC	No connection (14-pin package only). These pins are not internally connected.

OPERATING DESCRIPTION

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูใช้ในงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
<http://onsemi.com>
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

UC3844, UC3845, UC2844, UC2845

The UC3844, UC3845 series are high performance, fixed frequency, current mode controllers. They are specifically designed for Off-Line and dc-to-dc converter applications offering the designer a cost effective solution with minimal external components. A representative block diagram is shown in Figure 15.

Oscillator

The oscillator frequency is programmed by the values selected for the timing components R_T and C_T . Capacitor C_T is charged from the 5.0 V reference through resistor R_T to approximately 2.8 V and discharged to 1.2 V by an internal current sink. During the discharge of C_T , the oscillator generates an internal blanking pulse that holds the center input of the NOR gate high. This causes the Output to be in a low state, thus producing a controlled amount of output deadtime. An internal flip-flop has been incorporated in the UCX844/5 which blanks the output off every other clock cycle by holding one of the inputs of the NOR gate high. This in combination with the C_T discharge period yields output deadtimes programmable from 50% to 70%. Figure 1 shows R_T versus Oscillator Frequency and Figure 2, Output Deadtime versus Frequency, both for given values of C_T . Note that many values of R_T and C_T will give the same oscillator frequency but only one combination will yield a specific output deadtime at a given frequency.

In many noise sensitive applications it may be desirable to frequency-lock the converter to an external system clock. This can be accomplished by applying a clock signal to the circuit shown in Figure 17. For reliable locking, the free-running oscillator frequency should be set about 10% less than the clock frequency. A method for multi unit synchronization is shown in Figure 18. By tailoring the clock waveform, accurate Output duty cycle clamping can be achieved to realize output deadtimes of greater than 70%.

Error Amplifier

A fully compensated Error Amplifier with access to the inverting input and output is provided. It features a typical dc voltage gain of 90 dB, and a unity gain bandwidth of 1.0 MHz with 57 degrees of phase margin (Figure 5). The noninverting input is internally biased at 2.5 V and is not pinned out. The converter output voltage is typically divided down and monitored by the inverting input. The maximum input bias current is $-2.0 \mu\text{A}$ which can cause an output voltage error that is equal to the product of the input bias current and the equivalent input divider source resistance.

The Error Amp Output (Pin 1) is provide for external loop compensation (Figure 28). The output voltage is offset by two diode drops ($\approx 1.4 \text{ V}$) and divided by three before it connects to the inverting input of the Current Sense Comparator. This guarantees that no drive pulses appear at the Output (Pin 6) when Pin 1 is at its lowest state (V_{OL}).

This occurs when the power supply is operating and the load is removed, or at the beginning of a soft-start interval (Figures 20, 21). The Error Amp minimum feedback resistance is limited by the amplifier's source current (0.5 mA) and the required output voltage (V_{OH}) to reach the comparator's 1.0 V clamp level:

$$R_{f(\min)} \approx \frac{3.0 (1.0 \text{ V}) + 1.4 \text{ V}}{0.5 \text{ mA}} = 8800 \Omega$$

Current Sense Comparator and PWM Latch

The UC3844, UC3845 operate as a current mode controller, whereby output switch conduction is initiated by the oscillator and terminated when the peak inductor current reaches the threshold level established by the Error Amplifier Output/Compensation (Pin1). Thus the error signal controls the inductor current on a cycle-by-cycle basis. The current Sense Comparator PWM Latch configuration used ensures that only a single pulse appears at the Output during any given oscillator cycle. The inductor current is converted to a voltage by inserting the ground referenced sense resistor R_S in series with the source of output switch Q1. This voltage is monitored by the Current Sense Input (Pin 3) and compared a level derived from the Error Amp Output. The peak inductor current under normal operating conditions is controlled by the voltage at pin 1 where:

$$I_{pk} = \frac{V_{(\text{Pin } 1)} - 1.4 \text{ V}}{3 R_S}$$

Abnormal operating conditions occur when the power supply output is overloaded or if output voltage sensing is lost. Under these conditions, the Current Sense Comparator threshold will be internally clamped to 1.0 V. Therefore the maximum peak switch current is:

$$I_{pk(\max)} = \frac{1.0 \text{ V}}{R_S}$$

When designing a high power switching regulator it becomes desirable to reduce the internal clamp voltage in order to keep the power dissipation of R_S to a reasonable level. A simple method to adjust this voltage is shown in Figure 19. The two external diodes are used to compensate the internal diodes yielding a constant clamp voltage over temperature. Erratic operation due to noise pickup can result if there is an excessive reduction of the $I_{pk(\max)}$ clamp voltage.

A narrow spike on the leading edge of the current waveform can usually be observed and may cause the power supply to exhibit an instability when the output is lightly loaded. This spike is due to the power transformer interwinding capacitance and output rectifier recovery time. The addition of an RC filter on the Current Sense Input with a time constant that approximates the spike duration will usually eliminate the instability; refer to Figure 23.

UC3844, UC3845, UC2844, UC2845

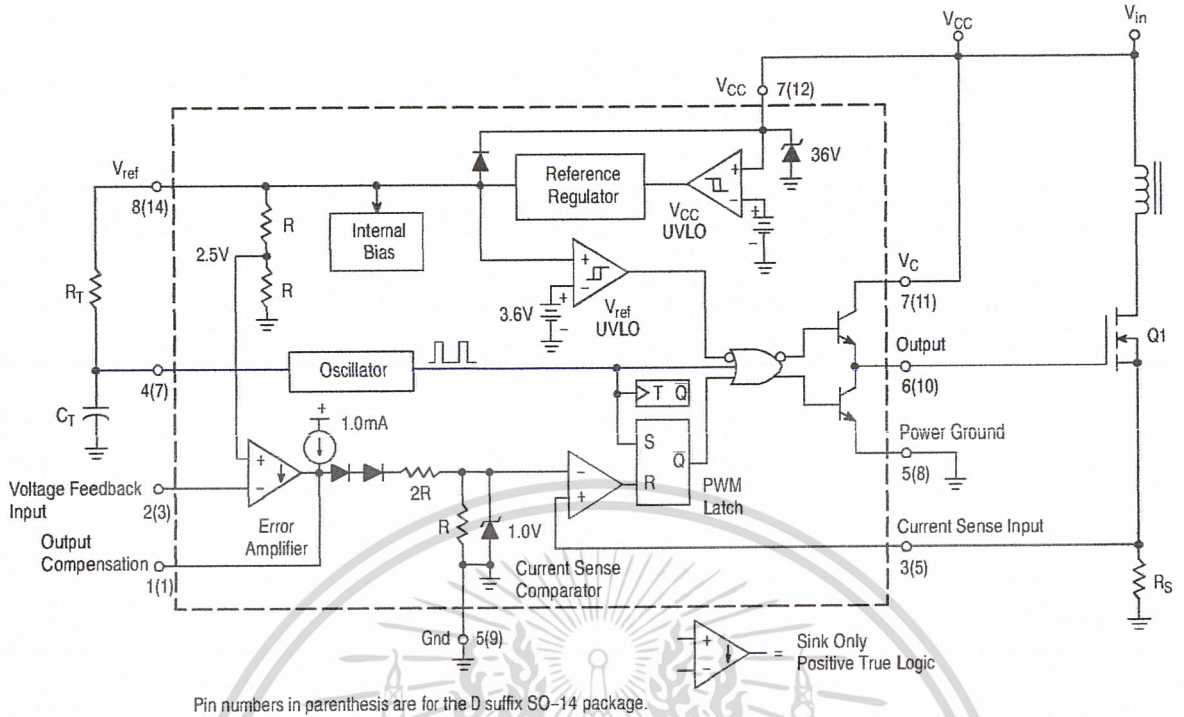


Figure 15. Representative Block Diagram

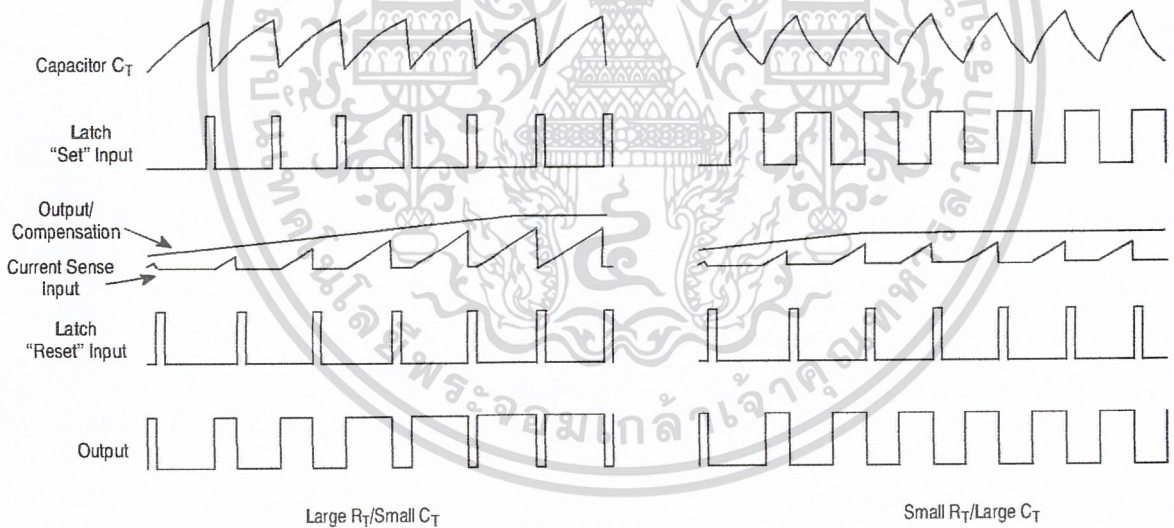


Figure 16. Timing Diagram

UC3844, UC3845, UC2844, UC2845

Undervoltage Lockout

Two undervoltage lockout comparators have been incorporated to guarantee that the IC is fully functional before the output stage is enabled. The positive power supply terminal (V_{CC}) and the reference output (V_{ref}) are each monitored by separate comparators. Each has built-in hysteresis to prevent erratic output behavior as their respective thresholds are crossed. The V_{CC} comparator upper and lower thresholds are 16 V/10 V for the UCX844, and 8.4 V/7.6 V for the UCX845. The V_{ref} comparator upper and lower thresholds are 3.6 V/3.4 V. The large hysteresis and low startup current of the UCX844 makes it ideally suited in off-line converter applications where efficient bootstrap startup techniques later required (Figure 29). The UCX845 is intended for lower voltage dc-to-dc converter applications. A 36 V zener is connected as a shunt regulator from V_{CC} to ground. Its purpose is to protect the IC from excessive voltage that can occur during system startup. The minimum operating voltage for the UCX844 is 11 V and 8.2 V for the UCX845.

Output

These devices contain a single totem pole output stage that was specifically designed for direct drive of power MOSFETs. It is capable of up to ± 1.0 A peak drive current and has a typical rise and fall time of 50 ns with a 1.0 nF load. Additional internal circuitry has been added to keep the Output in a sinking mode whenever undervoltage lockout is active. This characteristic eliminates the need for an external pull-down resistor.

The SO-14 surface mount package provides separate pins for V_C (output supply) and Power Ground. Proper implementation will significantly reduce the level of switching transient noise imposed on the control circuitry. This becomes particularly useful when reducing the $I_{pk(max)}$ clamp level. The separate V_C supply input allows the

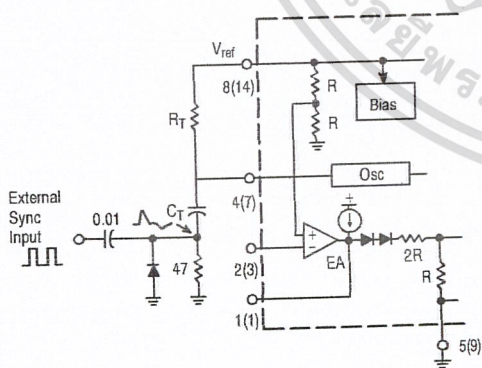
designer added flexibility in tailoring the drive voltage independent of V_{CC} . A zener clamp is typically connected to this input when driving power MOSFETs in systems where V_{CC} is greater than 20 V. Figure 22 shows proper power and control ground connections in a current sensing power MOSFET application.

Reference

The 5.0 V bandgap reference is trimmed to $\pm 1.0\%$ tolerance at $T_J = 25^\circ\text{C}$ on the UC284X, and $\pm 2.0\%$ on the UC384X. Its primary purpose is to supply charging current to the oscillator timing capacitor. The reference has short circuit protection and is capable of providing in excess of 20 mA for powering additional control system circuitry.

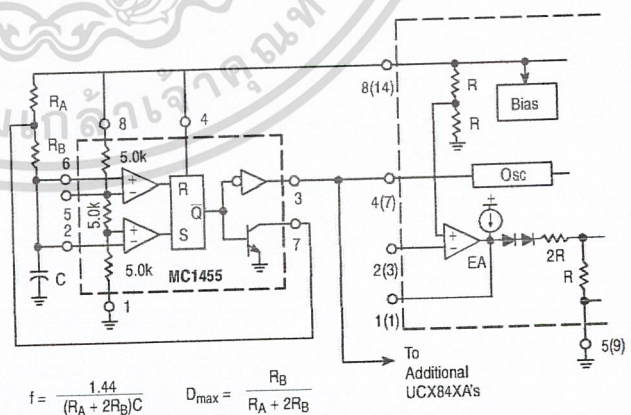
Design Considerations

Do not attempt to construct the converter on wire-wrap or plug-in prototype boards. High frequency circuit layout techniques are imperative to prevent pulswidth jitter. This is usually caused by excessive noise pick-up imposed on the Current Sense or Voltage Feedback inputs. Noise immunity can be improved by lowering circuit impedances at these points. The printed circuit layout should contain a ground plane with low-current signal and high-current switch and output grounds returning on separate paths back to the input filter capacitor. Ceramic bypass capacitors (0.1 μF) connected directly to V_{CC} , V_C , and V_{ref} may be required depending upon circuit layout. This provides a low impedance path for filtering the high frequency noise. All high current loops should be kept as short as possible using heavy copper runs to minimize radiated EMI. The Error Amp compensation circuitry and the converter output voltage divider should be located close to the IC and as far as possible from the power switch and other noise generating components.



The diode clamp is required if the Sync amplitude is large enough to cause the bottom side of CT to go more than 300 mV below ground.

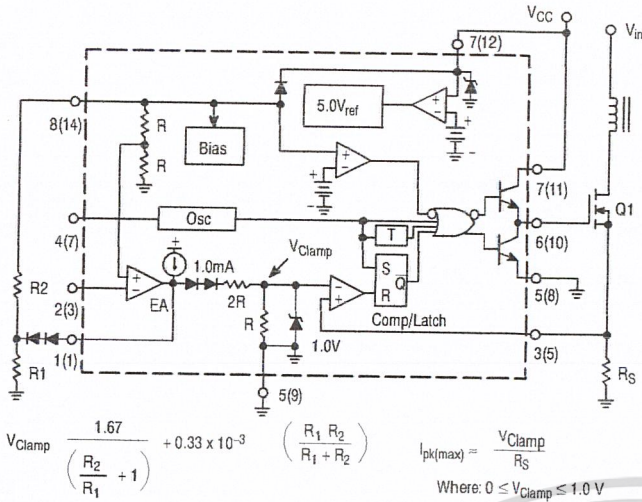
Figure 17. External Clock Synchronization



$$f = \frac{1.44}{(R_A + 2R_B)C} \quad D_{max} = \frac{R_B}{R_A + 2R_B}$$

Figure 18. External Duty Cycle Clamp and Multi-Unit Synchronization

UC3844, UC3845, UC2844, UC2845



$$V_{Clamp} = \frac{1.67}{\left(\frac{R_2}{R_1} + 1\right)} + 0.33 \times 10^{-3} \left(\frac{R_1 R_2}{R_1 + R_2}\right)$$

$$I_{pk(max)} = \frac{V_{Clamp}}{R_S}$$

Where: $0 \leq V_{Clamp} \leq 1.0 \text{ V}$

Figure 19. Adjustable Reduction of Clamp Level

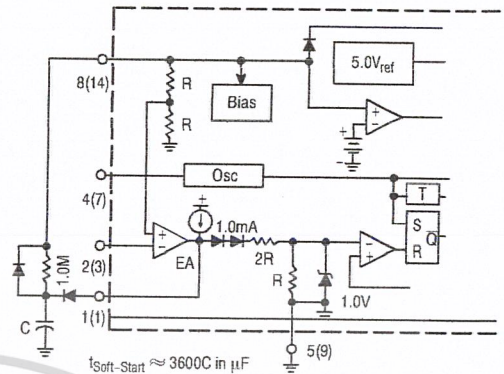


Figure 20. Soft-Start Circuit

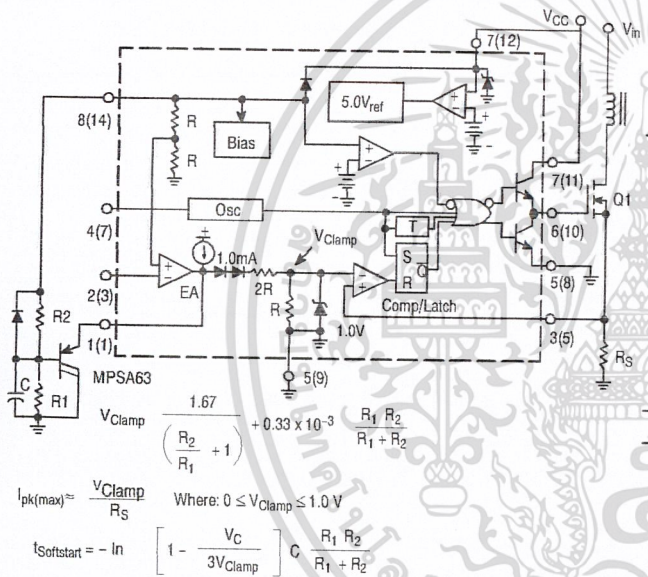


Figure 21. Adjustable Buffered Reduction of Clamp Level with Soft-Start

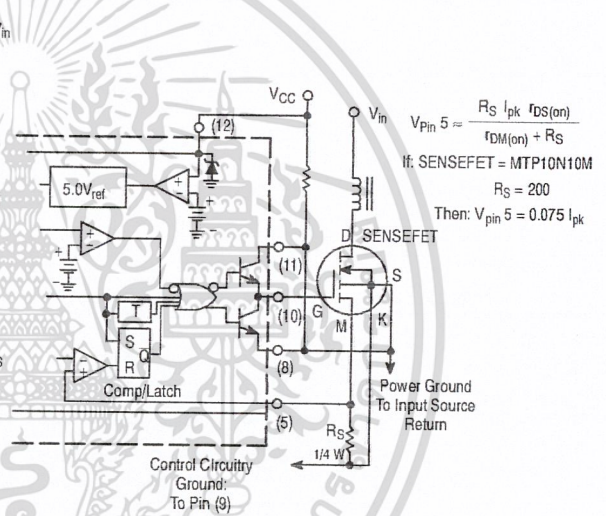


Figure 22. Current Sensing Power MOSFET

Virtually lossless current sensing can be achieved with the implement of a SENSEFET power switch. For proper operation during over current conditions, a reduction of the $I_{pk(max)}$ clamp level must be implemented. Refer to Figures 19 and 21.

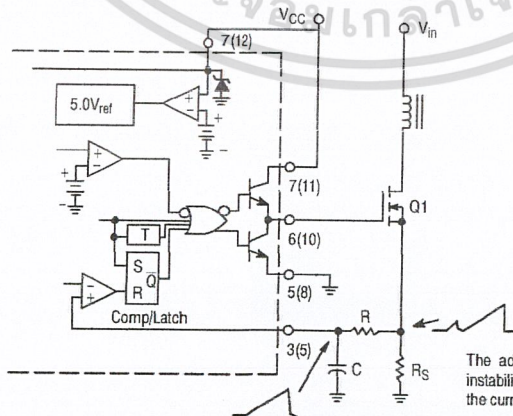
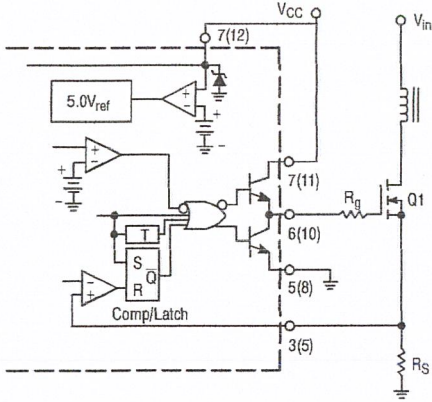


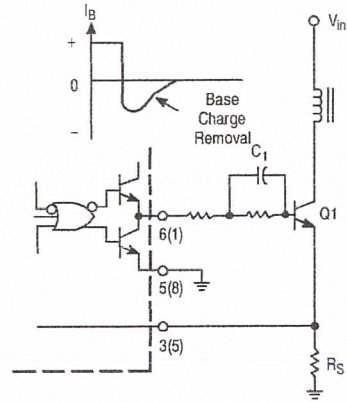
Figure 23. Current Waveform Spike Suppression

UC3844, UC3845, UC2844, UC2845



Series gate resistor R_g will damp any high frequency parasitic oscillations caused by the MOSFET input capacitance and any series wiring inductance in the gate-source circuit.

Figure 24. MOSFET Parasitic Oscillations



The totem-pole output can furnish negative base current for enhanced transistor turn-off, with the addition of capacitor C_1 .

Figure 25. Bipolar Transistor Drive

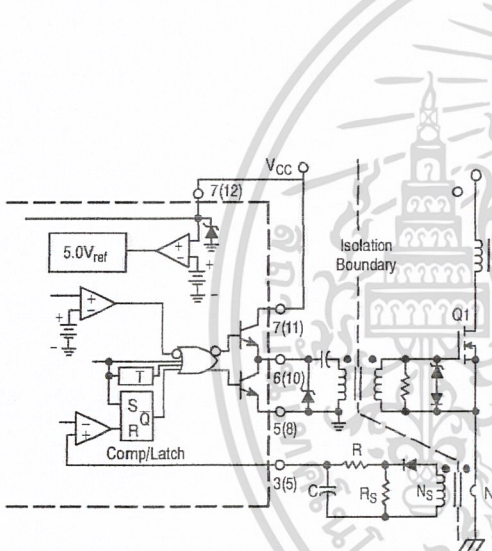
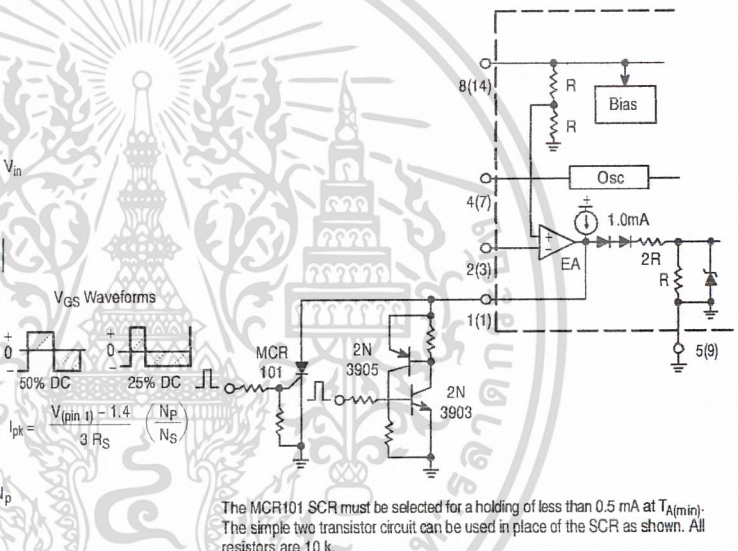
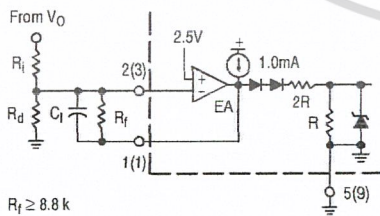


Figure 26. Isolated MOSFET Drive

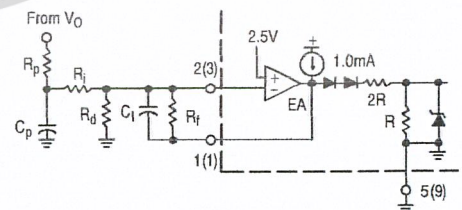


The MCR101 SCR must be selected for a holding of less than 0.5 mA at $T_{A(min)}$. The simple two transistor circuit can be used in place of the SCR as shown. All resistors are 10 k.

Figure 27. Latched Shutdown



Error Amp compensation circuit for stabilizing any current-mode topology except for boost and flyback converters operating with continuous inductor current.



Error Amp compensation circuit for stabilizing current-mode boost and flyback topologies operating with continuous inductor current.

Figure 28. Error Amplifier Compensation

UC3844, UC3845, UC2844, UC2845

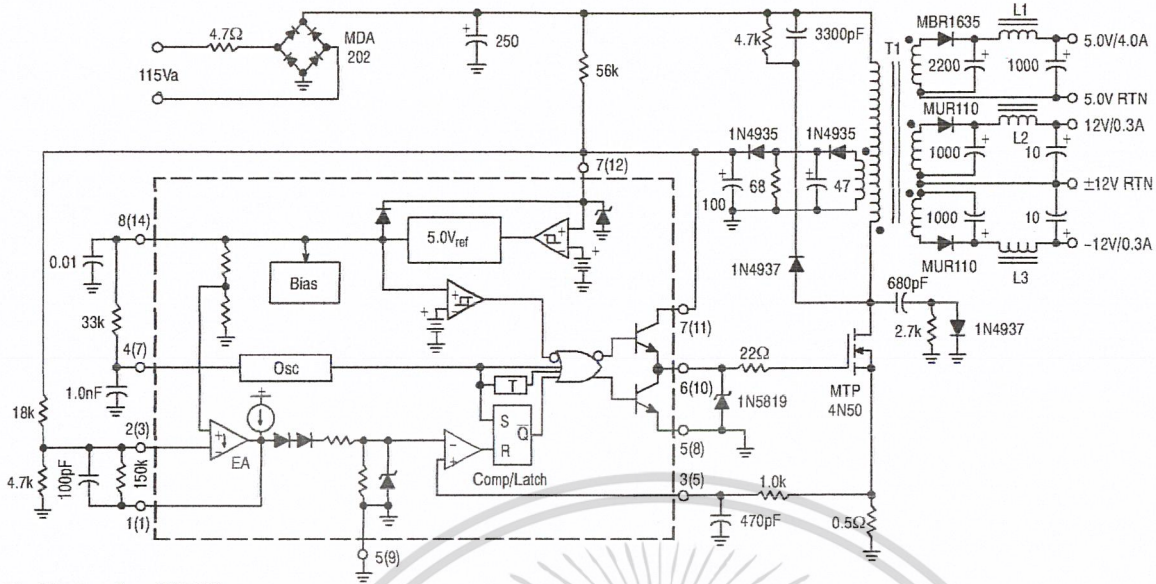


Figure 29. 27 Watt Off-Line Flyback Regulator

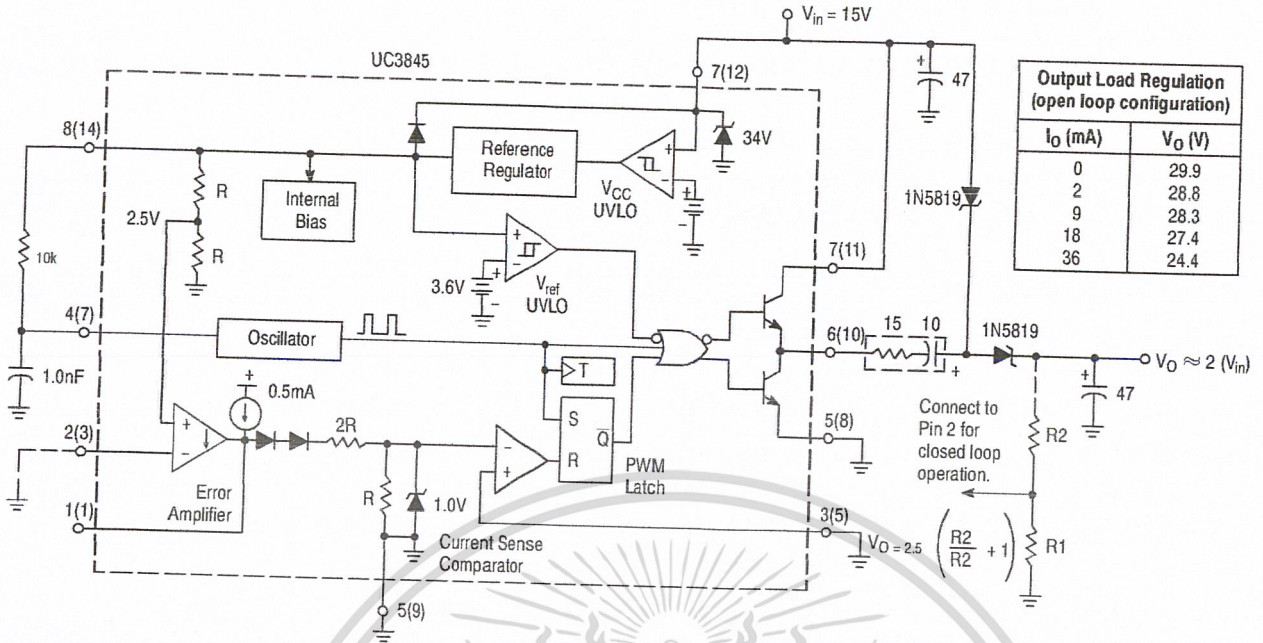
T1 - Primary: 45 Turns # 26 AWG
 Secondary ± 12 V: 9 Turns # 30 AWG
 (2 strands) Bifilar Wound
 Secondary 5.0 V: 4 Turns (six strands)
 #26 Hexfililar Wound
 Secondary Feedback: 10 Turns #30 AWG
 (2 strands) Bifilar Wound
 Core: Ferroxcube EC35-3C8
 Bobbin: Ferroxcube EC35PCB1
 Gap = 0.01" for a primary inductance of 1.0 mH

L1 - 15 μ H at 5.0 A, Coilcraft Z7156.
 L2, L3 - 25 μ H at 1.0 A, Coilcraft Z7157.

Test	Conditions	Results
Line Regulation: 5.0 V \pm 12 V	$V_{in} = 95 \text{ Vac to } 130 \text{ Vac}$	$\Delta = 50 \text{ mV or } \pm 0.5\%$ $\Delta = 24 \text{ mV or } \pm 0.1\%$
Load Regulation: 5.0 V \pm 12 V	$V_{in} = 115 \text{ Vac, } I_{out} = 1.0 \text{ A to } 4.0 \text{ A}$ $V_{in} = 115 \text{ Vac, } I_{out} = 100 \text{ mA to } 300 \text{ mA}$	$\Delta = 300 \text{ mV or } \pm 3.0\%$ $\Delta = 60 \text{ mV or } \pm 0.25\%$
Output Ripple: 5.0 V \pm 12 V	$V_{in} = 115 \text{ Vac}$	40 mV _{pp} 80 mV _{pp}
Efficiency	$V_{in} = 115 \text{ Vac}$	70%

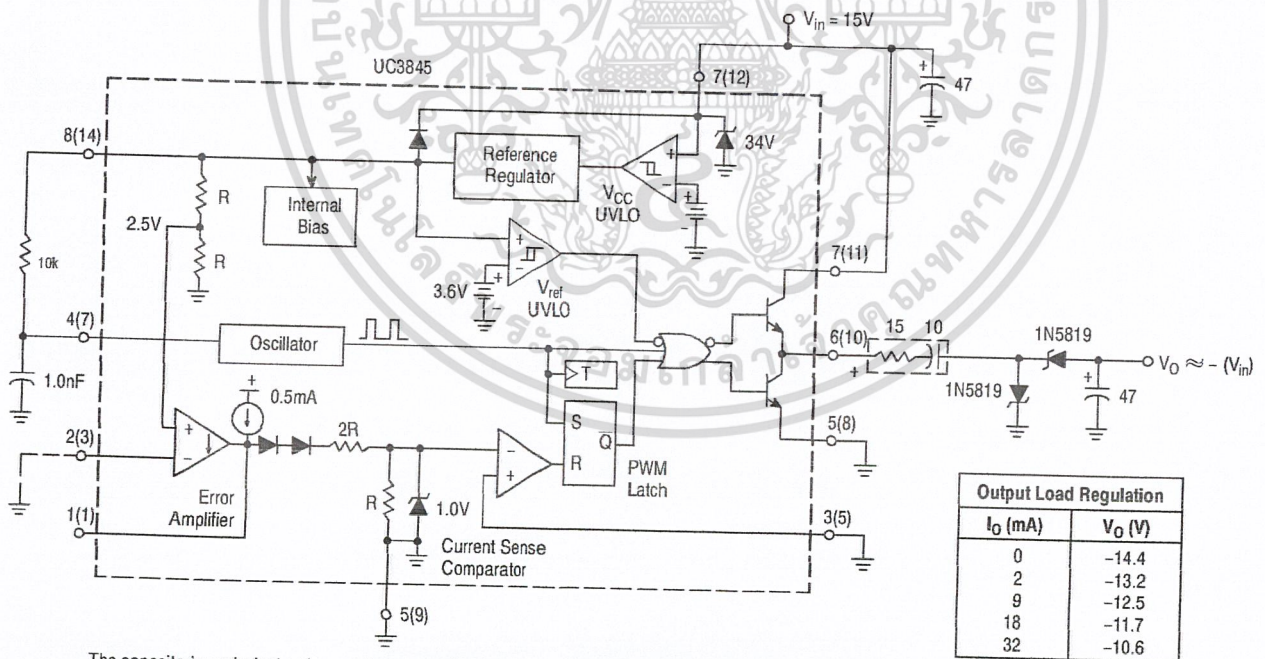
All outputs are at nominal load currents, unless otherwise noted.

UC3844, UC3845, UC2844, UC2845



The capacitor's equivalent series resistance must limit the Drive Output current to 1.0 A. An additional series resistor may be required when using tantalum or other low ESR capacitors. The converter's output can provide excellent line and load regulation by connecting the R2/R1 resistor divider as shown.

Figure 30. Step-Up Charge Pump Converter



The capacitor's equivalent series resistance must limit the Drive Output current to 1.0 A. An additional series resistor may be required when using tantalum or other low ESR capacitors.

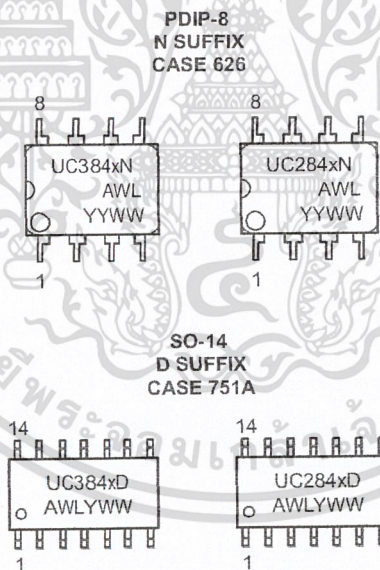
Figure 31. Voltage-Inverting Charge Pump Converter

UC3844, UC3845, UC2844, UC2845

ORDERING INFORMATION

Device	Operating Temperature Range	Package	Shipping
UC3844D	$T_A = 0^\circ \text{ to } +70^\circ \text{C}$	SO-14	55 Units/Rail
UC3844DR2		SO-14	2500 Tape & Reel
UC3844N		PDIP-8	50 Units/Rail
UC3845D		SO-14	55 Units/Rail
UC3845DR2		SO-14	2500 Tape & Reel
UC3845N		PDIP-8	50 Units/Rail
UC2844D	$T_A = -25^\circ \text{ to } +85^\circ \text{C}$	SO-14	55 Units/Rail
UC2844DR2		SO-14	2500 Tape & Reel
UC2844N		PDIP-8	50 Units/Rail
UC2845D		SO-14	55 Units/Rail
UC2845DR2		SO-14	2500 Tape & Reel
UC2845N		PDIP-8	50 Units/Rail

MARKING DIAGRAMS



- x = 4 or 5
- A = Assembly Location
- WL = Wafer Lot
- YY, Y = Year
- WW = Work Week

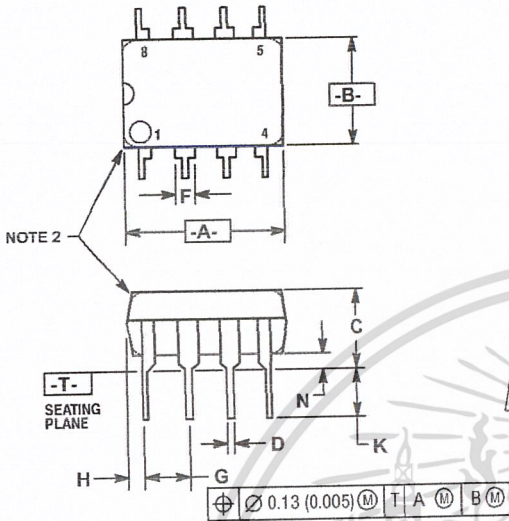
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า <http://onsemi.com>

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

UC3844, UC3845, UC2844, UC2845

PACKAGE DIMENSIONS

PDIP-8
N SUFFIX
CASE 626-05
ISSUE L

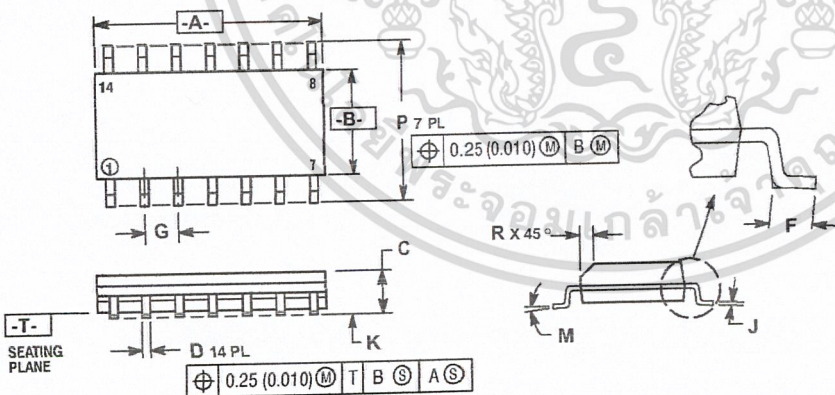


NOTES:

1. DIMENSION L TO CENTER OF LEAD WHEN FORMED PARALLEL.
2. PACKAGE CONTOUR OPTIONAL (ROUND OR SQUARE CORNERS).
3. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	9.40	10.16	0.370	0.400
B	6.10	6.60	0.240	0.260
C	3.94	4.45	0.155	0.175
D	0.38	0.51	0.015	0.020
F	1.02	1.78	0.040	0.070
G	2.54 BSC		0.100 BSC	
H	0.76	1.27	0.030	0.050
J	0.20	0.30	0.008	0.012
K	2.92	3.43	0.115	0.135
L	7.62 BSC		0.300 BSC	
M	10°		10°	
N	0.76	1.01	0.030	0.040

SO-14
D SUFFIX
CASE 751A-03
ISSUE F



NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSIONS A AND B DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 (0.005) TOTAL IN EXCESS OF THE D DIMENSION AT MAXIMUM MATERIAL CONDITION.

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	8.55	8.75	0.337	0.344
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.054	0.068
D	0.35	0.49	0.014	0.019
F	0.40	1.25	0.016	0.049
G	1.27 BSC		0.050 BSC	
J	0.19	0.25	0.008	0.009
K	0.10	0.25	0.004	0.009
M	7°		7°	
P	5.80	6.20	0.228	0.244
R	0.25	0.50	0.010	0.019

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับผู้ใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า


<http://onsemi.com>

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

UC3844, UC3845, UC2844, UC2845



SENFET is a trademark of Semiconductor Components Industries, LLC.

ON Semiconductor and  are registered trademarks of Semiconductor Components Industries, LLC (SCILLC). SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer.

PUBLICATION ORDERING INFORMATION

Literature Fulfillment:

Literature Distribution Center for ON Semiconductor
P.O. Box 5163, Denver, Colorado 80217 USA
Phone: 303-675-2175 or 800-344-3860 Toll Free USA/Canada
Fax: 303-675-2176 or 800-344-3867 Toll Free USA/Canada
Email: ONlit@hibbertco.com

JAPAN: ON Semiconductor, Japan Customer Focus Center
2-9-1 Kamimeguro, Meguro-ku, Tokyo, Japan 153-0051
Phone: 81-3-5773-3850
Email: r14525@onsemi.com

ON Semiconductor Website: <http://onsemi.com>

For additional information, please contact your local Sales Representative.

N. American Technical Support: 800-282-9855 Toll Free USA/Canada

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์อื่นใด

UC3844/D

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวกที่ 2

ข้อมูลทางด้านเทคนิคของออปโตคัปเปลอร์ 6N137



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SINGLE-CHANNEL
6N137
HCPL-2601
HCPL-2611

DUAL-CHANNEL
HCPL-2630
HCPL-2631

DESCRIPTION

The 6N137, HCPL-2601/2611 single-channel and HCPL-2630/2631 dual-channel optocouplers consist of a 850 nm AlGaAs LED, optically coupled to a very high speed integrated photodetector logic gate with a strobable output. This output features an open collector, thereby permitting wired OR outputs. The coupled parameters are guaranteed over the temperature range of -40°C to +85°C. A maximum input signal of 5 mA will provide a minimum output sink current of 13 mA (fan out of 8).

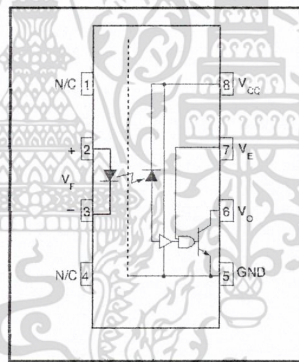
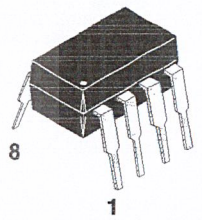
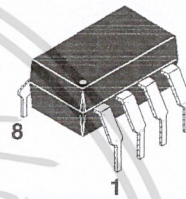
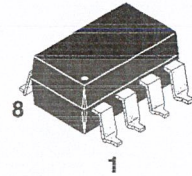
An internal noise shield provides superior common mode rejection of typically 10 kV/μs. The HCPL- 2601 and HCPL- 2631 has a minimum CMR of 5 kV/μs. The HCPL-2611 has a minimum CMR of 10 kV/μs.

FEATURES

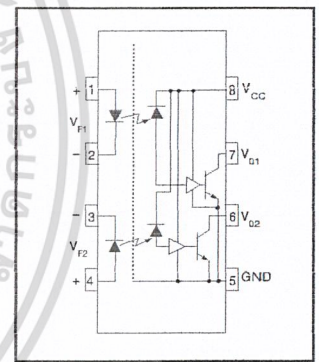
- Very high speed-10 MBit/s
- Superior CMR-10 kV/μs
- Double working voltage-480V
- Fan-out of 8 over -40°C to +85°C
- Logic gate output
- Storable output
- Wired OR-open collector
- U.L. recognized (File # E90700)

APPLICATIONS

- Ground loop elimination
- LSTTL to TTL, LSTTL or 5-volt CMOS
- Line receiver, data transmission
- Data multiplexing
- Switching power supplies
- Pulse transformer replacement
- Computer-peripheral interface



6N137
HCPL-2601
HCPL-2611



HCPL-2630
HCPL-2631

TRUTH TABLE
(Positive Logic)

Input	Enable	Output
H	H	L
L	H	H
H	L	H
L	L	H
H	NC	L
L	NC	H

A 0.1 μF bypass capacitor must be connected between pins 8 and 5.
(See note 1)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

SINGLE-CHANNEL
6N137
HCPL-2601
HCPL-2611

DUAL-CHANNEL
HCPL-2630
HCPL-2631

ABSOLUTE MAXIMUM RATINGS (No derating required up to 85°C)

Parameter	Symbol	Value	Units
Storage Temperature	T _{STG}	-55 to +125	°C
Operating Temperature	T _{OPR}	-40 to +85	°C
Lead Solder Temperature	T _{SOL}	260 for 10 sec	°C
EMITTER			
DC/Average Forward Input Current	I _F	50	mA
Single channel			
Dual channel (Each channel)		30	
Enable Input Voltage	V _E	5.5	V
Not to exceed V _{CC} by more than 500 mV			
Reverse Input Voltage	V _R	5.0	V
Power Dissipation	P _I	100	mW
		Dual channel (Each channel)	
DETECTOR			
Supply Voltage	V _{CC} (1 minute max)	7.0	V
Output Current	I _O	50	mA
		Dual channel (Each channel)	
Output Voltage	V _O	7.0	V
Collector Output		85	
Power Dissipation	P _O	60	mW

RECOMMENDED OPERATING CONDITIONS

Parameter	Symbol	Min	Max	Units
Input Current, Low Level	I _{FL}	0	250	µA
Input Current, High Level	I _{FH}	*6.3	15	mA
Supply Voltage, Output	V _{CC}	4.5	5.5	V
Enable Voltage, Low Level	V _{EL}	0	0.8	V
Enable Voltage, High Level	V _{EH}	2.0	V _{CC}	V
Low Level Supply Current	T _A	-40	+85	°C
Fan Out (TTL load)	N		8	

* 6.3 mA is a guard banded value which allows for at least 20 % CTR degradation. Initial input current threshold value is 5.0 mA or less

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างถึงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SINGLE-CHANNEL

6N137
HCPL-2601
HCPL-2611

DUAL-CHANNEL

HCPL-2630
HCPL-2631

ELECTRICAL CHARACTERISTICS (T_A = -40°C to +85°C Unless otherwise specified.)

INDIVIDUAL COMPONENT CHARACTERISTICS

Parameter	Test Conditions	Symbol	Min	Typ**	Max	Unit
EMITTER						
Input Forward Voltage	(I _F = 10 mA) T _A = 25°C	V _F		1.4	1.8	V
Input Reverse Breakdown Voltage	(I _R = 10 μA)	B _{VR}	5.0			V
Input Capacitance	(V _F = 0, f = 1 MHz)	C _{IN}		60		pF
Input Diode Temperature Coefficient	(I _F = 10 mA)	ΔV _F /ΔT _A		-1.4		mV/°C
DETECTOR						
High Level Supply Current	Single Channel (V _{CC} = 5.5 V, I _F = 0 mA) Dual Channel (V _E = 0.5 V)	I _{CC} H		7 10	10 15	mA
Low Level Supply Current	Single Channel (V _{CC} = 5.5 V, I _F = 10 mA) Dual Channel (V _E = 0.5 V)	I _{CC} L		9 14	13 21	mA
Low Level Enable Current	(V _{CC} = 5.5 V, V _E = 0.5 V)	I _{EL}		-0.8	-1.6	mA
High Level Enable Current	(V _{CC} = 5.5 V, V _E = 2.0 V)	I _{EH}		-0.6	-1.6	mA
High Level Enable Voltage	(V _{CC} = 5.5 V, I _F = 10 mA)	V _{EH}	2.0			V
Low Level Enable Voltage	(V _{CC} = 5.5 V, I _F = 10 mA) (Note 3)	V _{EL}			0.8	V

SWITCHING CHARACTERISTICS (T_A = -40°C to +85°C, V_{CC} = 5 V, I_F = 7.5 mA Unless otherwise specified.)

AC Characteristics	Test Conditions	Symbol	Min	Typ**	Max	Unit
Propagation Delay Time to Output High Level	(Note 4) (T _A = 25°C) (R _L = 350 Ω, C _L = 15 pF) (Fig. 12)	T _{PLH}	20	45	75	ns
Propagation Delay Time to Output Low Level	(Note 5) (T _A = 25°C) (R _L = 350 Ω, C _L = 15 pF) (Fig. 12)	T _{PHL}	25	45	75	ns
Pulse Width Distortion	(R _L = 350 Ω, C _L = 15 pF) (Fig. 12)	T _{PHL} -T _{PLH}		3	35	ns
Output Rise Time (10-90%)	(R _L = 350 Ω, C _L = 15 pF) (Note 6) (Fig. 12)	t _r		50		ns
Output Fall Time (90-10%)	(R _L = 350 Ω, C _L = 15 pF) (Note 7) (Fig. 12)	t _f		12		ns
Enable Propagation Delay Time to Output High Level	(I _F = 7.5 mA, V _{EH} = 3.5 V) (R _L = 350 Ω, C _L = 15 pF) (Note 8) (Fig. 13)	t _{ELH}		20		ns
Enable Propagation Delay Time to Output Low Level	(I _F = 7.5 mA, V _{EH} = 3.5 V) (R _L = 350 Ω, C _L = 15 pF) (Note 9) (Fig. 13)	t _{EHL}		20		ns
Common Mode Transient Immunity (at Output High Level)	(T _A = 25°C) V _{CM} = 50 V, (Peak) (I _F = 0 mA, V _{OH} (Min.) = 2.0 V) 6N137, HCPL-2630 (R _L = 350 Ω) (Note 10) HCPL-2601, HCPL-2631 (Fig. 14) HCPL-2611 V _{CM} = 400 V	CM _H		5000 10,000 10,000	10,000 10,000 15,000	V/μs
Common Mode Transient Immunity (at Output Low Level)	(R _L = 350 Ω) (I _F = 7.5 mA, V _{OL} (Max.) = 0.8 V) 6N137, HCPL-2630 V _{CM} = 50 V (Peak) HCPL-2601, HCPL-2631 (T _A = 25°C) (Note 11) (Fig. 14) HCPL-2611 (T _A = 25°C) V _{CM} = 400 V	CM _L		5000 10,000 10,000	10,000 10,000 15,000	V/μs

SINGLE-CHANNEL

6N137

HCPL-2601

HCPL-2611

DUAL-CHANNEL

HCPL-2630

HCPL-2631

TRANSFER CHARACTERISTICS (T_A = -40°C to +85°C Unless otherwise specified.)

DC Characteristics	Test Conditions	Symbol	Min	Typ**	Max	Unit
High Level Output Current	(V _{CC} = 5.5 V, V _O = 5.5 V) (I _F = 250 μA, V _E = 2.0 V) (Note 2)	I _{OH}			100	μA
Low Level Output Current	(V _{CC} = 5.5 V, I _F = 5 mA) (V _E = 2.0 V, I _{CL} = 13 mA) (Note 2)	V _{OL}		.35	0.6	V
Input Threshold Current	(V _{CC} = 5.5 V, V _O = 0.6 V, V _E = 2.0 V, I _{OL} = 13 mA)	I _{FT}		3	5	mA

ISOLATION CHARACTERISTICS (T_A = -40°C to +85°C Unless otherwise specified.)

Characteristics	Test Conditions	Symbol	Min	Typ**	Max	Unit
Input-Output Insulation Leakage Current	(Relative humidity = 45%) (T _A = 25°C, t = 5 s) (V _{I-O} = 3000 VDC) (Note 12)	I _{I-O}			1.0*	μA
Withstand Insulation Test Voltage	(RH < 50%, T _A = 25°C) (Note 12) (t = 1 min.)	V _{ISO}	2500			V _{RMS}
Resistance (Input to Output)	(V _{I-O} = 500 V) (Note 12)	R _{I-O}		10 ¹²		Ω
Capacitance (Input to Output)	(f = 1 MHz) (Note 12)	C _{I-O}		0.6		pF

** All typical values are at V_{CC} = 5 V, T_A = 25°C

NOTES

- The V_{CC} supply to each optoisolator must be bypassed by a 0.1 μF capacitor or larger. This can be either a ceramic or solid tantalum capacitor with good high frequency characteristic and should be connected as close as possible to the package V_{CC} and GND pins of each device.
- Each channel.
- Enable Input - No pull up resistor required as the device has an internal pull up resistor.
- t_{PLH} - Propagation delay is measured from the 3.75 mA level on the HIGH to LOW transition of the input current pulse to the 1.5 V level on the LOW to HIGH transition of the output voltage pulse.
- t_{PHL} - Propagation delay is measured from the 3.75 mA level on the LOW to HIGH transition of the input current pulse to the 1.5 V level on the HIGH to LOW transition of the output voltage pulse.
- t_r - Rise time is measured from the 90% to the 10% levels on the LOW to HIGH transition of the output pulse.
- t_f - Fall time is measured from the 10% to the 90% levels on the HIGH to LOW transition of the output pulse.
- t_{ELH} - Enable input propagation delay is measured from the 1.5 V level on the HIGH to LOW transition of the input voltage pulse to the 1.5 V level on the LOW to HIGH transition of the output voltage pulse.
- t_{EHL} - Enable input propagation delay is measured from the 1.5 V level on the LOW to HIGH transition of the input voltage pulse to the 1.5 V level on the HIGH to LOW transition of the output voltage pulse.
- CM_H - The maximum tolerable rate of rise of the common mode voltage to ensure the output will remain in the high state (i.e., V_{OUT} > 2.0 V). Measured in volts per microsecond (V/μs).
- CM_L - The maximum tolerable rate of rise of the common mode voltage to ensure the output will remain in the low output state (i.e., V_{OUT} < 0.8 V). Measured in volts per microsecond (V/μs).
- Device considered a two-terminal device: Pins 1,2,3 and 4 shorted together, and Pins 5,6,7 and 8 shorted together.

SINGLE-CHANNEL

6N137

HCPL-2601

HCPL-2611

DUAL-CHANNEL

HCPL-2630

HCPL-2631

TYPICAL PERFORMANCE CURVES

Fig.1 Low Level Output Voltage vs. Ambient Temperature

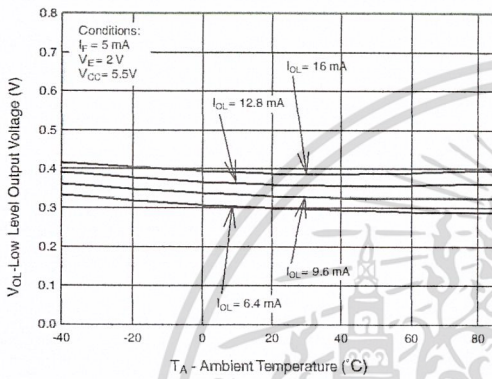


Fig. 2 Input Diode Forward Voltage vs. Forward Current

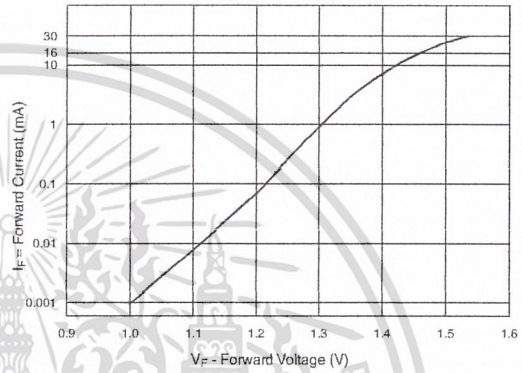


Fig.3 Switching Time vs. Forward Current

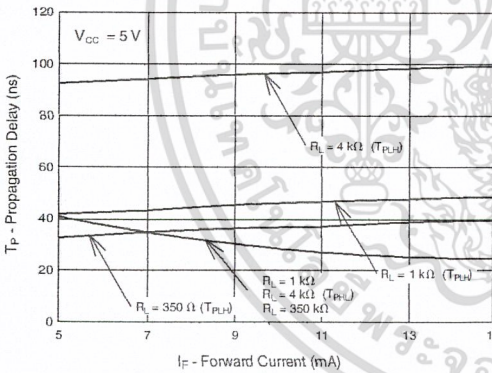


Fig. 4 Low Level Output Current vs. Ambient Temperature

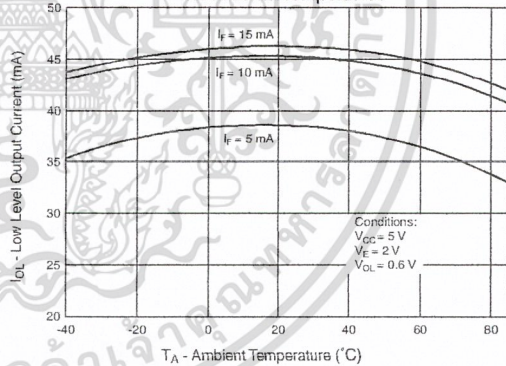


Fig. 5 Input Threshold Current vs. Ambient Temperature

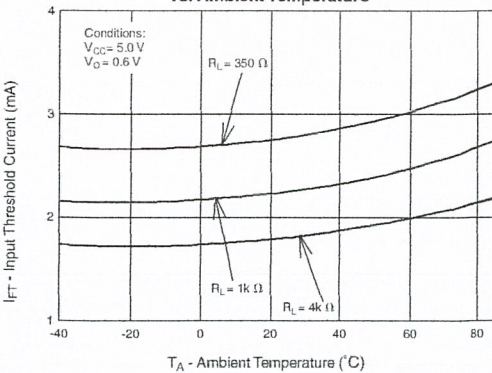
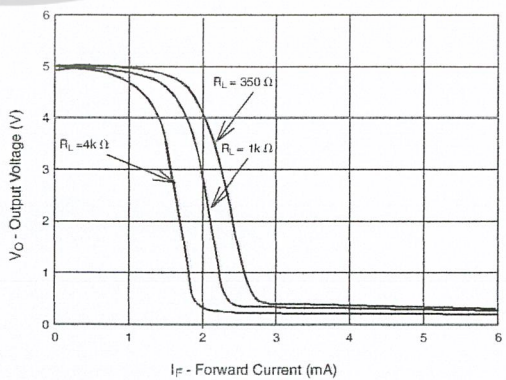


Fig. 6 Output Voltage vs. Input Forward Current



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SINGLE-CHANNEL

6N137

HCPL-2601

HCPL-2611

DUAL-CHANNEL

HCPL-2630

HCPL-2631

Fig. 7 Pulse Width Distortion vs. Temperature

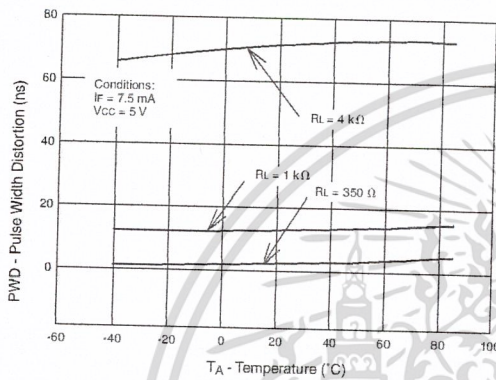


Fig. 8 Rise and Fall Time vs. Temperature

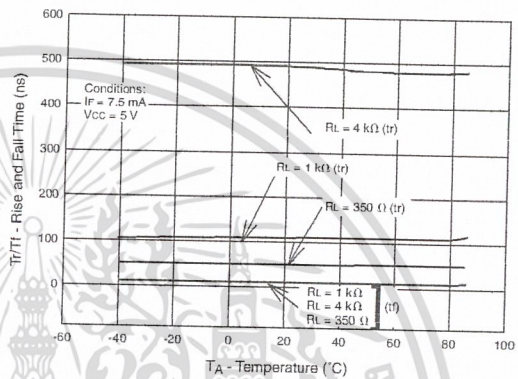


Fig. 9 Enable Propagation Delay vs. Temperature

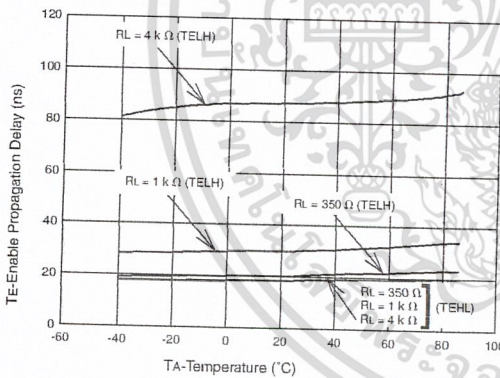


Fig. 10 Switching Time vs. Temperature

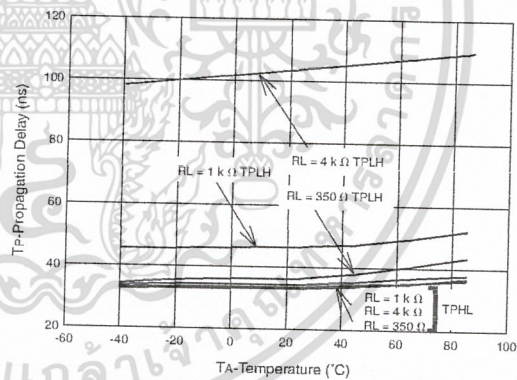
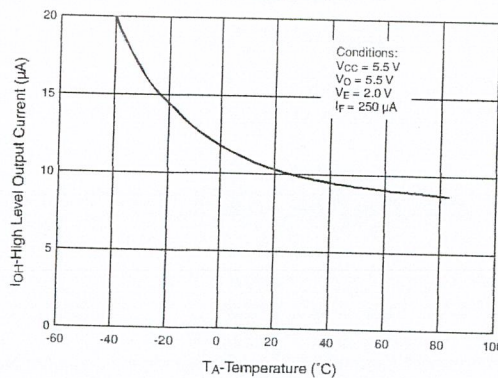


Fig. 11 High Level Output Current vs. Temperature



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

โดยไม่ขออนุญาตใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SINGLE-CHANNEL

6N137

HCPL-2601

HCPL-2611

DUAL-CHANNEL

HCPL-2630

HCPL-2631

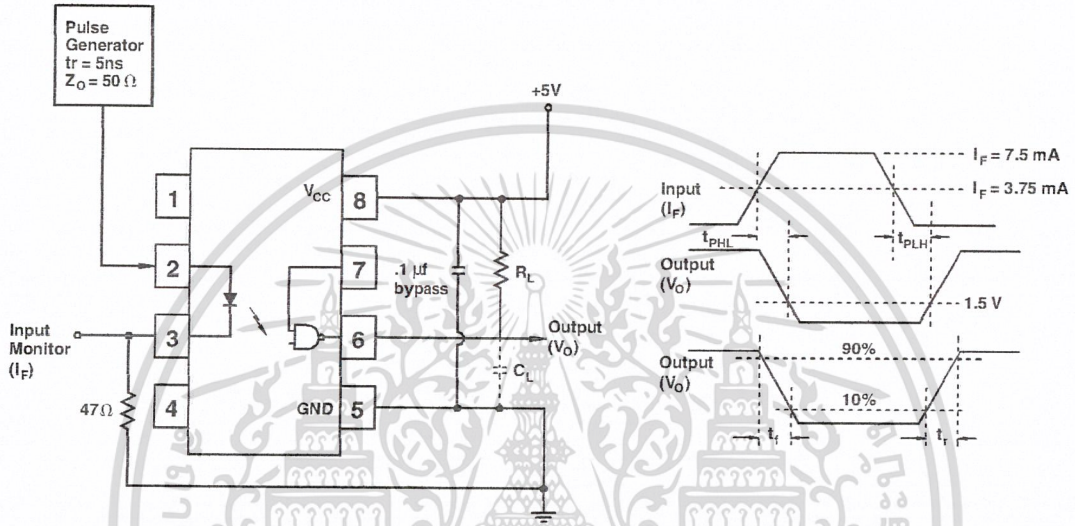


Fig. 12 Test Circuit and Waveforms for t_{pLH} , t_{pHL} , t_r and t_f .

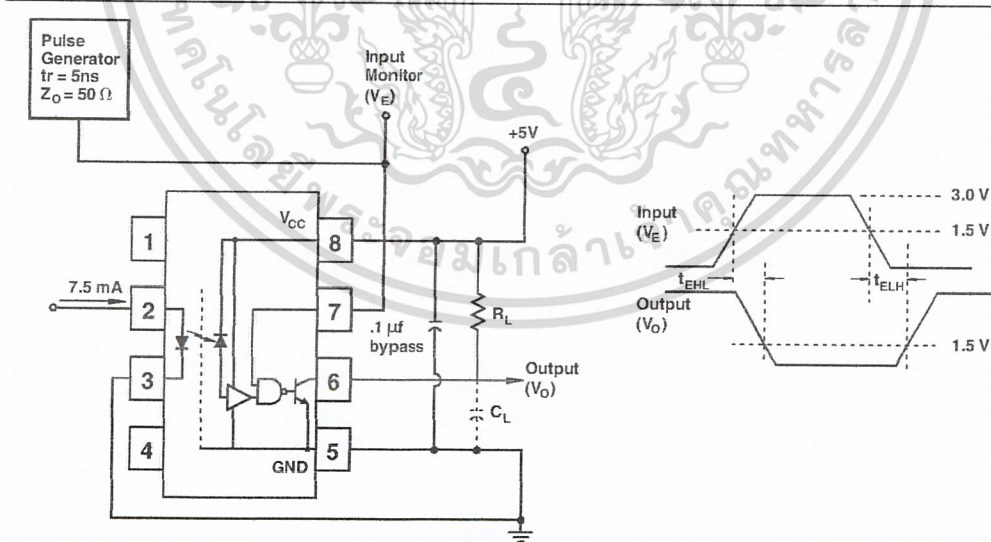


Fig. 13 Test Circuit t_{EHL} and t_{ELH} .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SINGLE-CHANNEL

6N137

HCPL-2601

HCPL-2611

DUAL-CHANNEL

HCPL-2630

HCPL-2631

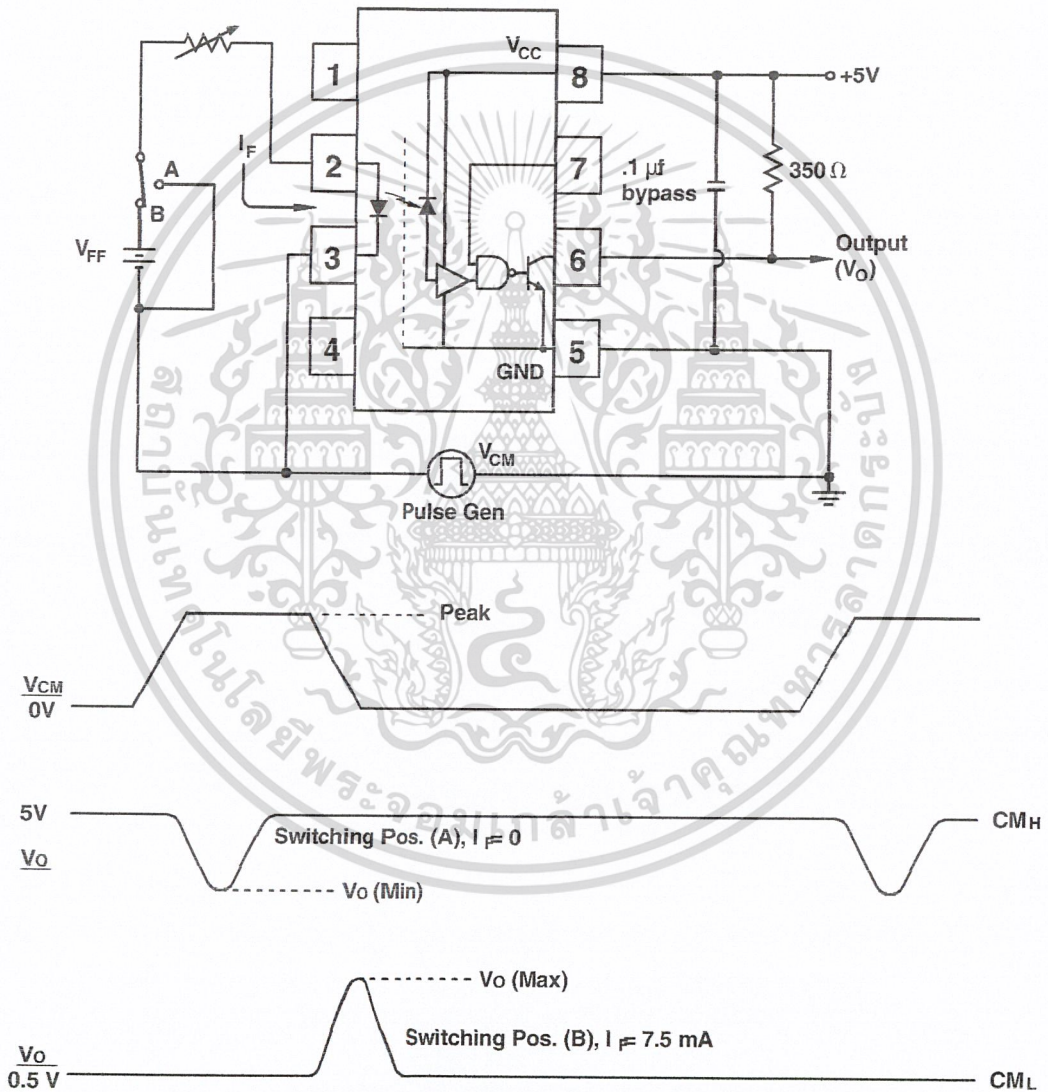


Fig. 14 Test Circuit Common Mode Transient Immunity

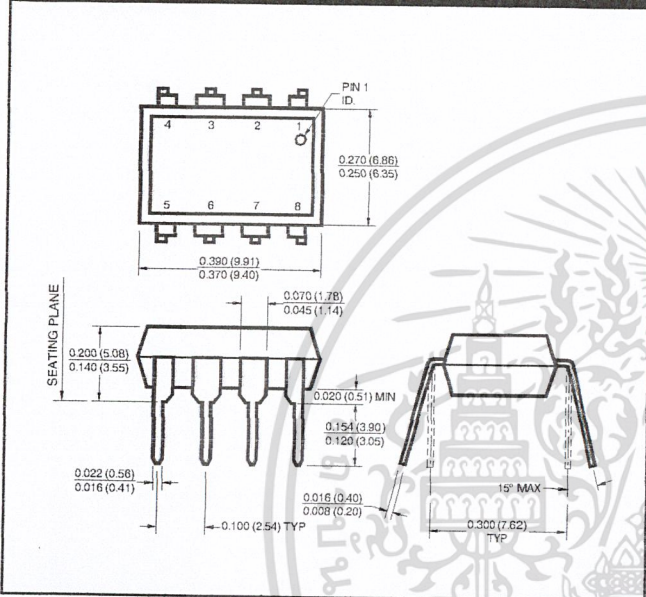
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

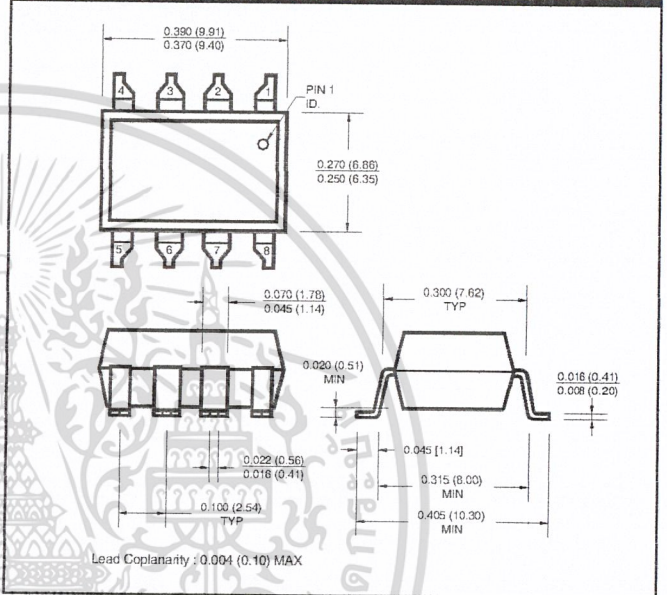
SINGLE-CHANNEL
6N137
HCPL-2601
HCPL-2611

DUAL-CHANNEL
HCPL-2630
HCPL-2631

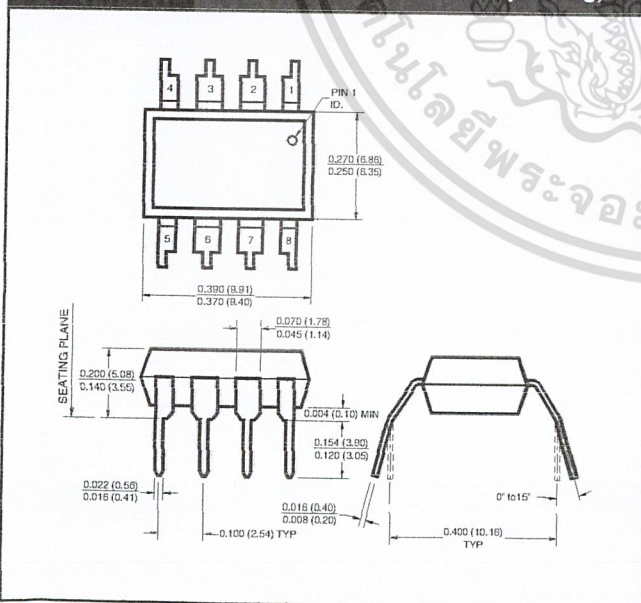
Package Dimensions (Through Hole)



Package Dimensions (Surface Mount)



Package Dimensions (0.4" Lead Spacing)



NOTE

All dimensions are in inches (millimeters)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

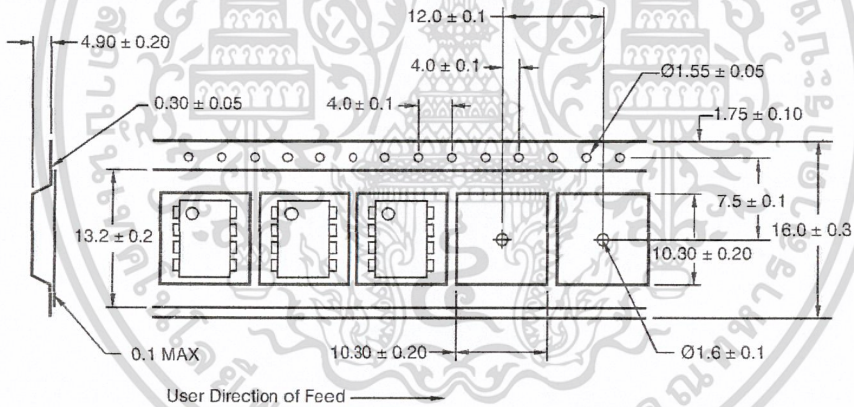
SINGLE-CHANNEL
6N137
HCPL-2601
HCPL-2611

DUAL-CHANNEL
HCPL-2630
HCPL-2631

ORDERING INFORMATION

Option	Order Entry Identifier	Description
S	.S	Surface Mount Lead Bend
SD	.SD	Surface Mount; Tape and reel
W	.W	0.4" Lead Spacing

QT Carrier Tape Specifications ("D" Taping Orientation)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SINGLE-CHANNEL

**6N137
HCPL-2601
HCPL-2611**

DUAL-CHANNEL

**HCPL-2630
HCPL-2631**

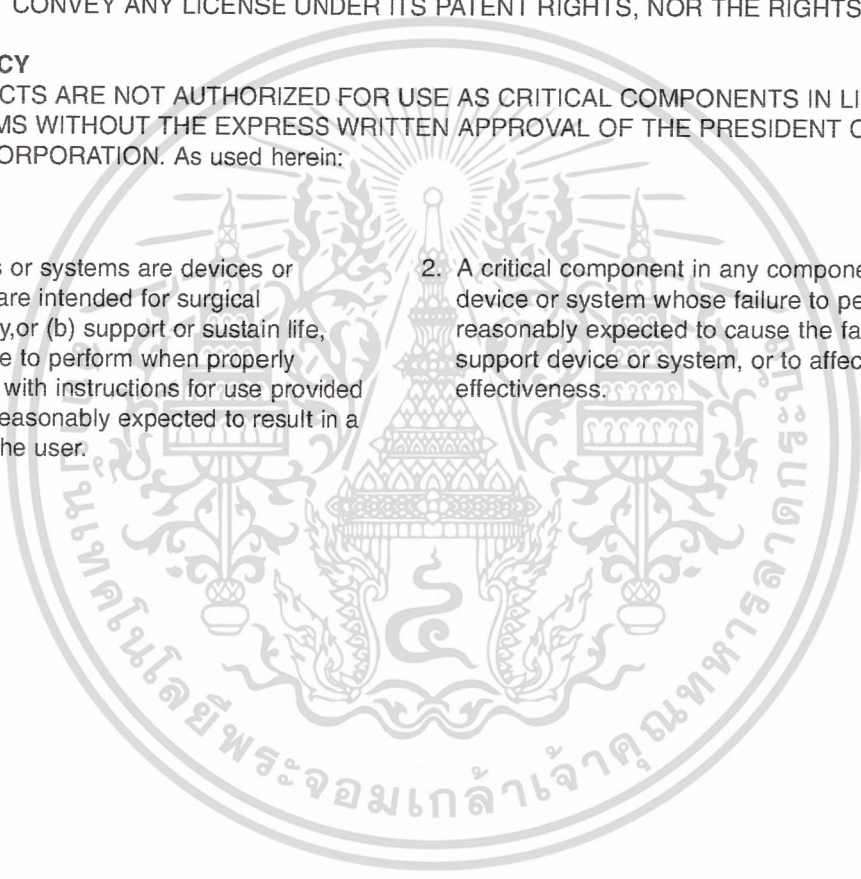
DISCLAIMER

FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION OR DESIGN. FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in labeling, can be reasonably expected to result in a significant injury of the user.
2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวกที่ 3

ข้อมูลทางด้านเทคนิคของเพาเวอร์มอสเฟต IRF640



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Power Field Effect Transistor

N-Channel Enhancement-Mode Silicon Gate

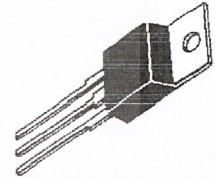
This TMOS Power FET is designed for low voltage, high speed power switching applications such as switching regulators, converters, solenoid and relay drivers.

- Silicon Gate for Fast Switching Speeds
- Low $R_{DS(on)}$ to Minimize On-Losses. Specified at Elevated Temperature
- Rugged — SOA is Power Dissipation Limited
- Source-to-Drain Diode Characterized for Use With Inductive Loads

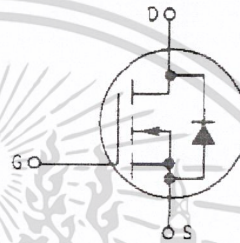


IRF640

TMOS POWER FET
18 AMPERES
 $R_{DS(on)} = 0.18 \text{ OHM}$
200 VOLTS



CASE 221A-06
(TO-220AB)



MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Drain-Source Voltage	V_{DSS}	200	Vdc
Drain-Gate Voltage ($R_{GS} = 20 \text{ k}\Omega$)	V_{DGR}	200	Vdc
Gate-Source Voltage	V_{GS}	± 20	Vdc
Drain Current	I_D		A _{dc}
Continuous, $T_C = 25^\circ\text{C}$		18	
$T_C = 100^\circ\text{C}$		11	
Peak, $T_C = 25^\circ\text{C}$		72	
Total Power Dissipation @ $T_C = 25^\circ\text{C}$ Derate above 25°C	P_D	125 1	Watts W/ $^\circ\text{C}$
Operating and Storage Temperature Range	T_J, T_{stg}	-55 to 150	$^\circ\text{C}$

THERMAL CHARACTERISTICS

Thermal Resistance — Junction to Case — Junction to Ambient	$R_{\theta JC}$ $R_{\theta JA}$	1 62.5	$^\circ\text{C/W}$
Maximum Lead Temp. for Soldering Purposes, 1/8" from Case for 10 Seconds	T_L	260	$^\circ\text{C}$

See the MTP20N20E Designer's Data Sheet for a complete set of design curves for the product on this data sheet.

ELECTRICAL CHARACTERISTICS ($T_C = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Max	Unit
----------------	--------	-----	-----	------

OFF CHARACTERISTICS

Drain-Source Breakdown Voltage ($V_{GS} = 0, I_D = 0.25 \text{ mA}$)	$V_{(BR)DSS}$	200	—	Vdc
Zero Gate Voltage Drain Current ($V_{DS} = \text{Rated } V_{DSS}, V_{GS} = 0$) ($V_{DS} = 0.8 \text{ Rated } V_{DSS}, V_{GS} = 0, T_J = 125^\circ\text{C}$)	I_{DSS}	—	0.2 1	mAdc
Gate-Body Leakage Current, Forward ($V_{GSF} = 20 \text{ Vdc}, V_{DS} = 0$)	I_{GSSF}	—	100	nAdc
Gate-Body Leakage Current, Reverse ($V_{GSR} = 20 \text{ Vdc}, V_{DS} = 0$)	I_{GSSR}	—	100	nAdc

ON CHARACTERISTICS*

Gate Threshold Voltage ($V_{DS} = V_{GS}, I_D = 0.25 \text{ mA}$)	$V_{GS(th)}$	2	4	Vdc
Static Drain-Source On-Resistance ($V_{GS} = 10 \text{ Vdc}, I_D = 10 \text{ Adc}$)	$R_{DS(on)}$	—	0.18	Ohm
On-State Drain Current ($V_{GS} = 10 \text{ V}$) ($V_{DS} \geq 3.2 \text{ Vdc}$)	$I_{D(on)}$	18	—	Adc
Forward Transconductance ($V_{DS} \geq 3.2 \text{ V}, I_D = 10 \text{ A}$)	g_{FS}	6	—	mhos

DYNAMIC CHARACTERISTICS

Input Capacitance	$V_{DS} = 25 \text{ V}, V_{GS} = 0, f = 1 \text{ MHz}$	C_{iss}	—	1600	pF
Output Capacitance		C_{oss}	—	750	
Reverse Transfer Capacitance		C_{rss}	—	300	

SWITCHING CHARACTERISTICS*

Turn-On Delay Time	$(V_{DD} \approx 30 \text{ V}, I_D = 15 \text{ Apk}, R_{gen} = 4.7 \text{ Ohms})$	$t_{d(on)}$	—	30	ns
Rise Time		t_r	—	60	
Turn-Off Delay Time		$t_{d(off)}$	—	80	
Fall Time		t_f	—	60	
Total Gate Charge	$(V_{DS} = 0.8 \text{ Rated } V_{DSS}, V_{GS} = 10 \text{ Vdc}, I_D = \text{Rated } I_D)$	Q_g	36 (Typ)	60	nC
Gate-Source Charge		Q_{gs}	16 (Typ)	—	
Gate-Drain Charge		Q_{gd}	22 (Typ)	—	

SOURCE DRAIN DIODE CHARACTERISTICS*

Forward On-Voltage	$(I_S = \text{Rated } I_D, V_{GS} = 0)$	V_{SD}	1.8 (Typ)	2.0	Vdc
Forward Turn-On Time		t_{on}	Limited by stray inductance		
Reverse Recovery Time		t_{rr}	450 (Typ)	—	ns

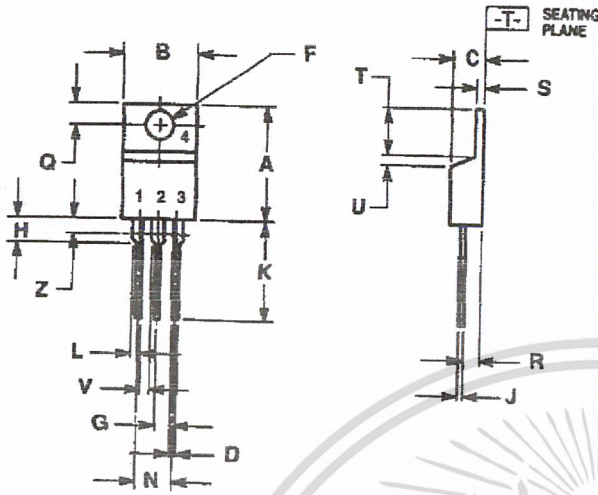
INTERNAL PACKAGE INDUCTANCE

Internal Drain Inductance (Measured from the contact screw on tab to center of die) (Measured from the drain lead 0.25" from package to center of die)	L_d	3.5 (Typ) 4.5 (Typ)	—	nH
Internal Source Inductance (Measured from the source lead 0.25" from package to source bond pad)	L_s	7.5 (Typ)	—	

*Pulse Test: Pulse Width $\leq 300 \mu\text{s}$, Duty Cycle $\leq 2\%$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านธุรกิจ

PACKAGE OUTLINE DIMENSIONS AND FOOTPRINTS (continued)



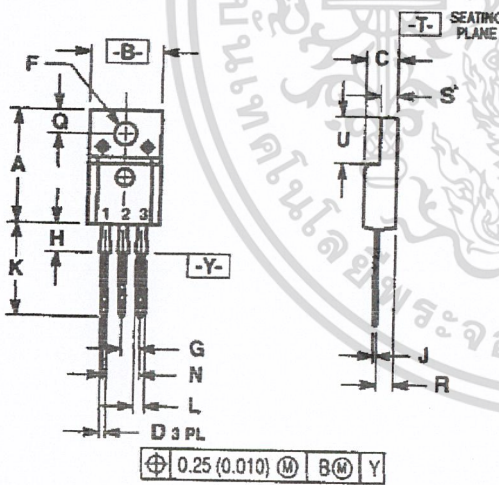
NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. DIMENSION Z DEFINES A ZONE WHERE ALL BODY AND LEAD IRREGULARITIES ARE ALLOWED.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.570	0.620	14.48	15.75
B	0.380	0.405	9.65	10.28
C	0.160	0.190	4.07	4.82
D	0.025	0.035	0.64	0.88
F	0.142	0.147	3.61	3.73
G	0.095	0.105	2.42	2.66
H	0.110	0.155	2.80	3.93
J	0.018	0.025	0.46	0.64
K	0.500	0.582	12.70	14.27
L	0.045	0.060	1.15	1.52
N	0.199	0.210	4.83	5.33
Q	0.100	0.120	2.54	3.04
R	0.080	0.110	2.04	2.79
S	0.045	0.055	1.15	1.39
T	0.235	0.255	5.97	6.47
U	0.000	0.050	0.00	1.27
V	0.045	—	1.15	—
Z	—	0.080	—	2.04

STYLE 5:
PIN 1. GATE
2. DRAIN
3. SOURCE
4. DRAIN

CASE 221A-06
(TO-220AB)
ISSUE Y



NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.621	0.629	15.78	15.97
B	0.394	0.402	10.01	10.21
C	0.181	0.189	4.60	4.80
D	0.026	0.034	0.67	0.86
F	0.121	0.129	3.08	3.27
G	0.100	BSC	2.54	BSC
H	0.123	0.129	3.13	3.27
J	0.018	0.025	0.46	0.64
K	0.500	0.582	12.70	14.27
L	0.045	0.060	1.14	1.52
N	0.200	BSC	5.08	BSC
Q	0.126	0.134	3.21	3.40
R	0.107	0.111	2.72	2.81
S	0.096	0.104	2.44	2.64
U	0.259	0.267	6.58	6.78

STYLE 1:
PIN 1. GATE
2. DRAIN
3. SOURCE

CASE 221D-02
(ISOLATE TO-220 TYPE)
ISSUE D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวกที่ 4

ข้อมูลทางด้านเทคนิคของช้อทก๊ี้ แบเรียร์ ใดโอด MBR1645



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MBR1635, MBR1645

MBR1645 is a Preferred Device

SWITCHMODE™ Power Rectifiers

... using the Schottky Barrier principle with a platinum barrier metal. These state-of-the-art devices have the following features:

- Guardring for Stress Protection
- Low Forward Voltage
- 150°C Operating Junction Temperature

Mechanical Characteristics:

- Case: Epoxy, Molded
- Weight: 1.9 grams (approximately)
- Finish: All External Surfaces Corrosion Resistant and Terminal Leads are Readily Solderable
- Lead Temperature for Soldering Purposes: 260°C Max. for 10 Seconds
- Shipped 50 units per plastic tube
- Marking: B1635, B1645

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Peak Repetitive Reverse Voltage	V_{RRM}		V
Working Peak Reverse Voltage	V_{RWM}		
DC Blocking Voltage	MBR1635 V_R MBR1645	35 45	
Average Rectified Forward Current (Rated V_R , $T_C = 125^\circ\text{C}$)	$I_{F(AV)}$	16	A
Peak Repetitive Forward Current, (Rated V_R , Square Wave, 20 kHz, $T_C = 125^\circ\text{C}$)	I_{FRM}	32	A
Non-Repertive Peak Surge Current (Surge Applied at Rated Load Conditions Halfwave, Single Phase, 60 Hz)	I_{FSM}	150	A
Peak Repetitive Reverse Surge Current (2.0 μs , 1.0 kHz)	I_{RRM}	1.0	A
Storage Temperature Range	T_{stg}	-65 to +175	$^\circ\text{C}$
Operating Junction Temperature	T_J	-65 to +150	$^\circ\text{C}$
Voltage Rate of Change (Rated V_R)	dv/dt	10,000	V/ μs



ON Semiconductor™

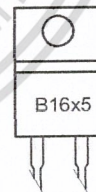
<http://onsemi.com>

SCHOTTKY BARRIER RECTIFIERS 16 AMPERES 35 and 45 VOLTS



TO-220AC
CASE 221B
PLASTIC

MARKING DIAGRAM



B16x5 = Device Code
x = 3 or 4

ORDERING INFORMATION

Device	Package	Shipping
MBR1635	TO-220	50 Units/Rail
MBR1645	TO-220	50 Units/Rail

Preferred devices are recommended choices for future use and best overall value.

MBR1635, MBR1645

THERMAL CHARACTERISTICS

Characteristic	Symbol	Value	Unit
Maximum Thermal Resistance, Junction to Case	$R_{\theta JC}$	1.5	$^{\circ}C/W$

ELECTRICAL CHARACTERISTICS

Maximum Instantaneous Forward Voltage (Note 1.) ($I_F = 16$ Amps, $T_C = 125^{\circ}C$) ($I_F = 16$ Amps, $T_C = 25^{\circ}C$)	V_F	0.57 0.63	Volts
Maximum Instantaneous Reverse Current (Note 1.) (Rated dc Voltage, $T_C = 125^{\circ}C$) (Rated dc Voltage, $T_C = 25^{\circ}C$)	I_R	40 0.2	mA

1. Pulse Test: Pulse Width = 300 μs , Duty Cycle $\leq 2.0\%$.

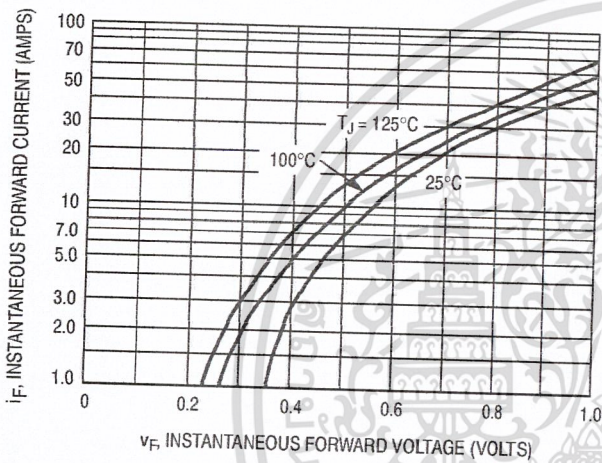


Figure 1. Typical Forward Voltage

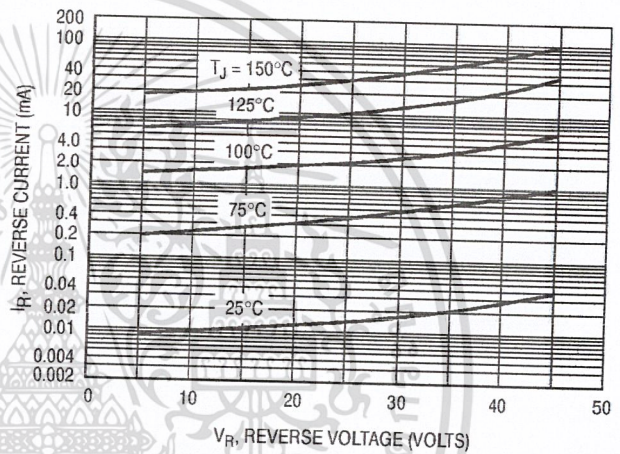


Figure 2. Typical Reverse Current

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MBR1635, MBR1645

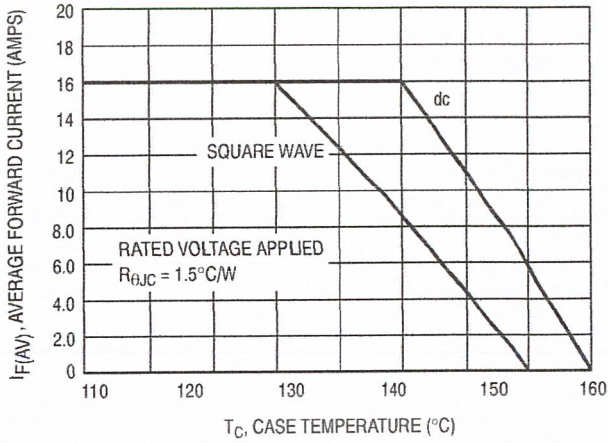


Figure 3. Current Derating, Case

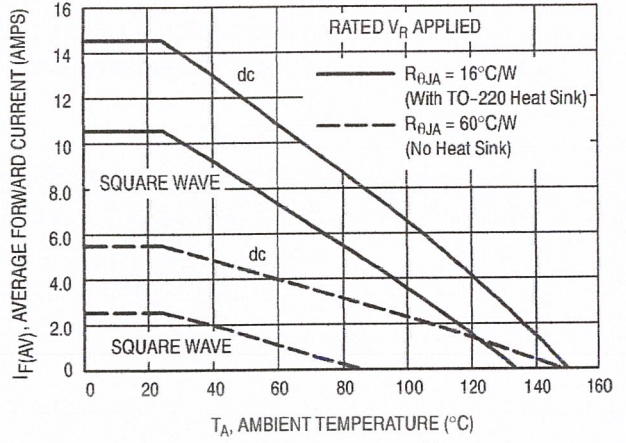


Figure 4. Current Derating, Ambient

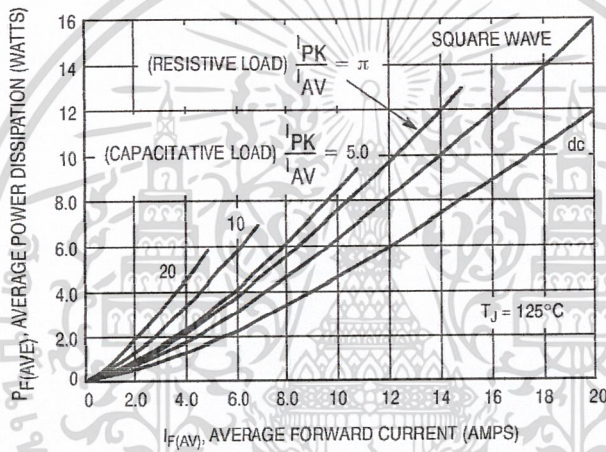


Figure 5. Forward Power Dissipation

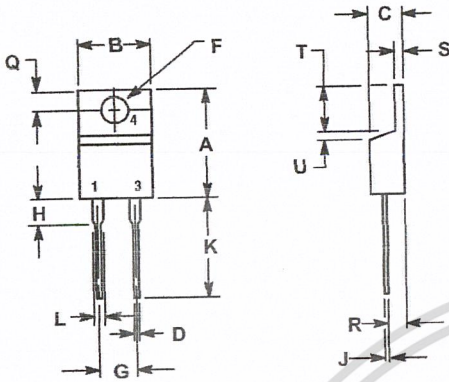
MBR1635, MBR1645

PACKAGE DIMENSIONS


TO-220
PLASTIC
CASE 221B-04
ISSUE D

- NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.595	0.620	15.11	15.75
B	0.380	0.406	9.65	10.29
C	0.160	0.190	4.06	4.82
D	0.025	0.035	0.64	0.89
F	0.142	0.147	3.61	3.73
G	0.190	0.210	4.83	5.33
H	0.110	0.130	2.79	3.30
J	0.018	0.025	0.46	0.64
K	0.500	0.562	12.70	14.27
L	0.045	0.060	1.14	1.52
Q	0.100	0.120	2.54	3.04
R	0.080	0.110	2.04	2.79
S	0.045	0.055	1.14	1.39
T	0.235	0.255	5.97	6.48
U	0.000	0.050	0.00	1.27



SWITCHMODE is a trademark of Semiconductor Components Industries, LLC.

ON Semiconductor and  are trademarks of Semiconductor Components Industries, LLC (SCILLC). SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer.

PUBLICATION ORDERING INFORMATION

NORTH AMERICA Literature Fulfillment:
Literature Distribution Center for ON Semiconductor
P.O. Box 5163, Denver, Colorado 80217 USA
Phone: 303-675-2175 or 800-344-3860 Toll Free USA/Canada
Fax: 303-675-2176 or 800-344-3867 Toll Free USA/Canada
Email: ONlit@hibbertco.com
Fax Response Line: 303-675-2167 or 800-344-3810 Toll Free USA/Canada

N. American Technical Support: 800-282-9855 Toll Free USA/Canada

EUROPE: LDC for ON Semiconductor – European Support
German Phone: (+1) 303-308-7140 (Mon-Fri 2:30pm to 7:00pm CET)
Email: ONlit-german@hibbertco.com
French Phone: (+1) 303-308-7141 (Mon-Fri 2:00pm to 7:00pm CET)
Email: ONlit-french@hibbertco.com
English Phone: (+1) 303-308-7142 (Mon-Fri 12:00pm to 5:00pm GMT)
Email: ONlit@hibbertco.com

EUROPEAN TOLL-FREE ACCESS*: 00-800-4422-3781

*Available from Germany, France, Italy, UK, Ireland

CENTRAL/SOUTH AMERICA:

Spanish Phone: 303-308-7143 (Mon-Fri 8:00am to 5:00pm MST)
Email: ONlit-spanish@hibbertco.com
Toll-Free from Mexico: Dial 01-800-288-2872 for Access –
then Dial 866-297-9322

ASIA/PACIFIC: LDC for ON Semiconductor – Asia Support
Phone: 303-675-2121 (Tue-Fri 9:00am to 1:00pm, Hong Kong Time)
Toll Free from Hong Kong & Singapore:
001-800-4422-3781
Email: ONlit-asia@hibbertco.com

JAPAN: ON Semiconductor, Japan Customer Focus Center
4-32-1 Nishi-Gotanda, Shinagawa-ku, Tokyo, Japan 141-0031
Phone: 81-3-5740-2700
Email: r14525@onsemi.com

ON Semiconductor Website: <http://onsemi.com>

For additional information, please contact your local Sales Representative.

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์... MBR1635/D

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวกที่ 5

ข้อมูลทางด้านเทคนิคของฟาสท์ รีคัฟเวอรี่ ไดโอด FR303



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



3 AMP FAST RECOVERY SILICON DIODES

FEATURES

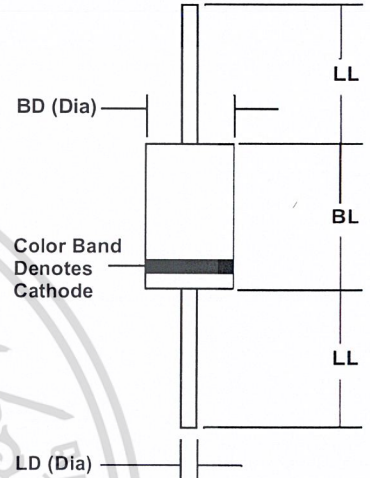
- Low cost
- Low leakage
- Low forward voltage drop
- High current capacity
- Fast switching for high efficiency

MECHANICAL SPECIFICATION

ACTUAL SIZE OF
DO-27 PACKAGE

SERIES RP300 - RP310

DO - 27



MECHANICAL DATA

- Case: JEDEC DO-27 molded plastic (U/L Flammability Rating 94V-0)
- Terminals: Plated axial leads
- Soldering: Per MIL-STD 202 Method 208 guaranteed
- Polarity: Color band denotes cathode
- Mounting Position: Any
- Weight: 0.02 Ounces (0.7 Grams)

Sym	Minimum		Maximum	
	In	mm	In	mm
BL			0.365	9.28
BD			0.205	5.2
LL	1.00	25.4		
LD	0.048	1.2	0.052	1.3

MAXIMUM RATINGS & ELECTRICAL CHARACTERISTICS

Ratings at 25 °C ambient temperature unless otherwise specified.
 Single phase, half wave, 60Hz, resistive or inductive load.
 For capacitive loads, derate current by 20%.

PARAMETER (TEST CONDITIONS)	SYMBOL	RATINGS							UNITS
		RP300	RP301	RP302	RP304	RP306	RP308	RP310	
Series Number									
Maximum DC Blocking Voltage	VRM	50	100	200	400	600	800	1000	VOLTS
Maximum RMS Voltage	VRMS	35	70	140	280	420	560	700	
Maximum Peak Recurrent Reverse Voltage	VRRM	50	100	200	400	600	800	1000	
Average Forward Rectified Current @ TA = 55 °C, Lead length = 0.375 in. (9.5 mm)	Io	3							AMPS
Peak Forward Surge Current (8.3 mSec single half sine wave superimposed on rated load)	IFSM	200							
Maximum Forward Voltage at 3 Amps DC	VFM	1.3							VOLTS
Maximum Reverse Recovery Time (IF=0.5A, IR=1A, IRR=0.25A)	T _{RR}	150			250	500 (Note 2)		nS	
Maximum Average DC Reverse Current @ TA = 25°C At Rated DC Blocking Voltage @ TA = 100°C	IRM	10 150							µA
Typical Junction Capacitance (Note 1)	C _J	60							pF
Operating and Storage Temperature Range	T _J , T _{STG}	-65 to +175							°C

NOTES: (1) Max length = 0.375 in. (9.5 mm) at reverse voltage of 4 volts
 (2) Max Reverse Recovery Time is measured at reverse voltage of 4 volts

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



3 AMP FAST RECOVERY SILICON DIODES

RATING & CHARACTERISTIC CURVES FOR SERIES RP300 - RP310

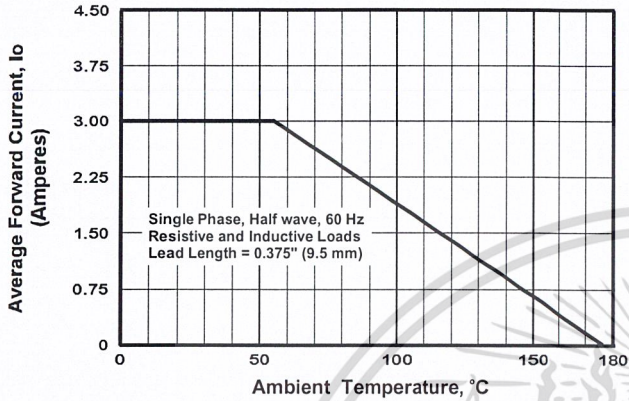


FIGURE 1. FORWARD CURRENT DERATING CURVE

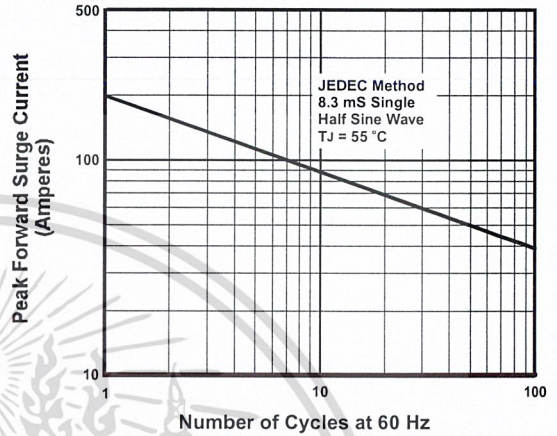


FIGURE 2. MAXIMUM NON-REPETITIVE SURGE CURRENT

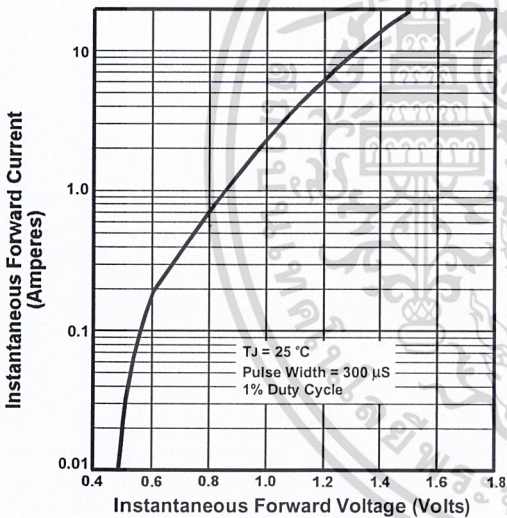


FIGURE 3. TYPICAL FORWARD CHARACTERISTIC

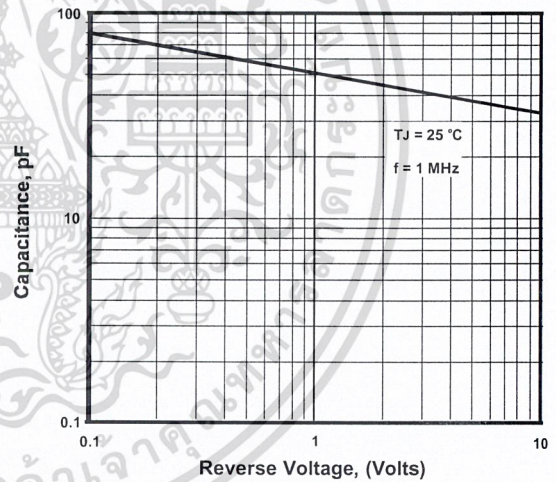
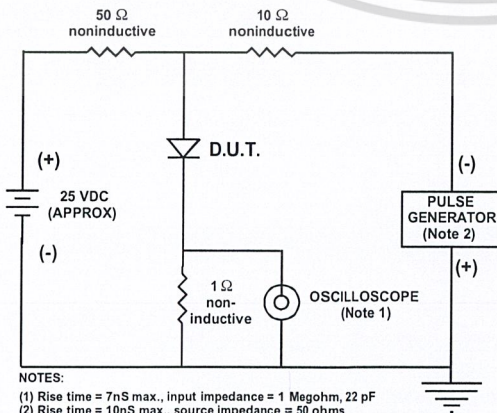


FIGURE 4. TYPICAL JUNCTION CAPACITANCE



NOTES:
 (1) Rise time = 7nS max., input impedance = 1 Megohm, 22 pF
 (2) Rise time = 10nS max., source impedance = 50 ohms

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานี้เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

FIGURE 5. REVERSE RECOVERY TEST SETUP AND TIME CHARACTERISTIC

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้