

ชุดทดลองเครื่องส่งและรับสัญญาณพีดับบลิวเอ็ม/พีพีเอ็ม

PWM/PPM Generator and Receiver



ปริญญาบัตรนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต

ภาควิชาวิศวกรรมสารสนเทศ สาขาวิชาเทคโนโลยีโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2545

เลขหมึก.....

เลขทะเบียน..... 46524

วัน, เดือน, ปี..... 4 เม.ย. 2546

.b.....
.i.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์

ชุดทดลองเครื่องส่งและรับสัญญาณพีคดับลิวเอ็ม/พีพีเอ็ม
PWM/PPM Generator and Receiver

ชื่อนักศึกษา

นายกมล ดีฉ่ำ

นายพรเทพ วิศรี

อาจารย์ที่ปรึกษา

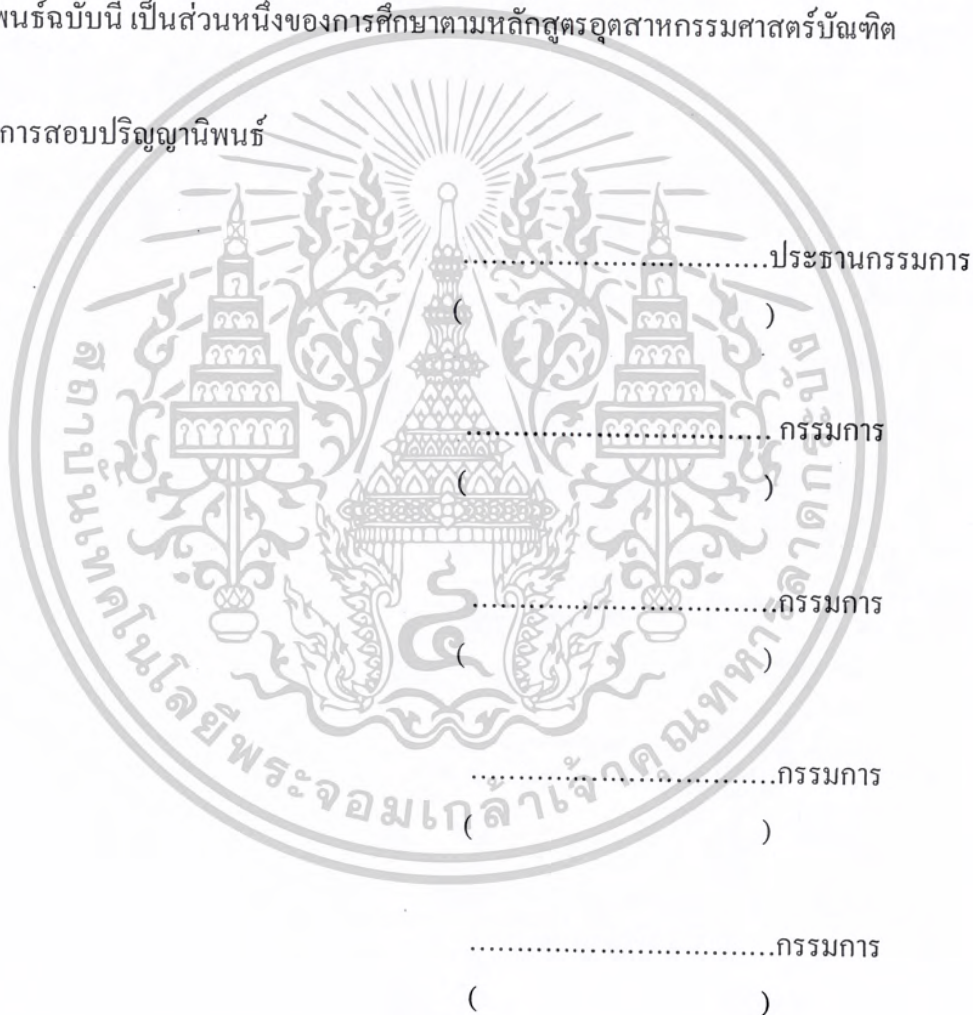
ผศ.นภพินท์ อนันตรศิริชัย

ปีการศึกษา

2545

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง อนุมัติให้
ปริญญานิพนธ์ฉบับนี้ เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรอุตสาหกรรมศาสตรบัณฑิต

คณะกรรมการสอบปริญญานิพนธ์



ลิขสิทธิ์ของคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ชุดทดลองเครื่องส่งและรับสัญญาณ พีดับบลิวเอ็ม/พีพีเอ็ม

โดย นายกมล ดีน้ำ รหัส 43015857
นายพรเทพ วิศรี รหัส 43015879

อาจารย์ที่ปรึกษา ผศ.นภพินท์ อนันตรศิริชัย

ปีการศึกษา 2545

บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้นำเสนอ ชุดทดลองเครื่องส่งและรับสัญญาณพัลส์วิดมอดูเลชัน/สัญญาณพัลส์โพสิชันมอดูเลชัน มีจุดมุ่งหมายคือ นำไปใช้เป็นชุดทดลองสำหรับการศึกษากำเนิดและรับสัญญาณพัลส์วิดมอดูเลชัน/สัญญาณพัลส์โพสิชันมอดูเลชัน โดยภาคส่งสัญญาณมีส่วนประกอบใหญ่ๆ 5 ส่วน คือ วงจรสร้างสัญญาณอนาลอก วงจรสร้างสัญญาณสามเหลี่ยม วงจรสร้างสัญญาณพัลส์วิดมอดูเลชัน วงจรสร้างพัลส์โพสิชันมอดูเลชัน วงจรสร้างสัญญาณพัลส์อ้างอิง และภาครับสัญญาณมีส่วนประกอบใหญ่ๆ 3 ส่วน คือ วงจรอาร์เอสฟลิปฟลอป วงจรอินทิเกรเตอร์ วงจรกรองความถี่ต่ำ เมื่อโครงการนี้เสร็จสิ้นแล้วสามารถนำไปเป็นชุดทดลองการส่งและรับแบบสัญญาณพัลส์วิดมอดูเลชัน/สัญญาณพัลส์โพสิชันมอดูเลชัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PWM/PPM Generator and Receiver

By MR.KAMOL DEECHUM NO.43015857

MR.PORNTAP WISRI NO.43015879

ADVISER ASST.PROF. NOPPIN ANANTARASIRICHAJ

YEAR 2002

ABSTRACT

This project present the pwm/ppm generator and receiver experiment. The objective of this project is the experiment for study and learning in generated and received PWM/PPM signals. There are 5 circuits in transmitter (generator) : analog circuit, triangle generator circuit, pulse position modulation (PPM) circuit, pulse width modulation (PWM) circuit and reference signal circuit. And there are 3 circuits in receiver : RS Flip-Flop circuit, RS Flip-Flop circuit and lowpass filter circuit. This project can used for practice in experimental of transmitted and received the PWM/PPM.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ในการสร้างโครงการนี้ ทางผู้จัดทำได้รับความอนุเคราะห์ช่วยเหลือให้คำปรึกษา แนะนำ
ทางในการดำเนินงาน ตลอดจนช่วยเหลือในเรื่องเครื่องมือที่ใช้ในการดำเนินงานต่าง ๆ จากท่าน
ผศ.นภพินท์ อนันตรศิริชัย จนกระทั่งสำเร็จเป็นโครงการ ผู้จัดทำโครงการขอกราบขอบพระคุณ
ท่านอาจารย์ที่ให้ความกรุณา มา ณ ที่นี้

ท้ายนี้ ผู้จัดทำขอกราบขอบพระคุณ บิดา-มารดา ซึ่งให้การสนับสนุนทางการเงินและ
เป็นกำลังใจ แก่ผู้จัดทำเสมอมาจนสำเร็จการศึกษา



กมล ดีฉ่ำ
พรเทพ วิศรี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

หน้า

บทที่ 1 บทนำ	1
1.1 แนวคิดและที่มา	1
1.2 วัตถุประสงค์	1
1.3 ขอบเขตของโครงการ	2
1.4 ผลที่คาดว่าจะได้รับ	3
บทที่ 2 ทฤษฎีที่เกี่ยวข้องกับโครงการ	4
2.1 หลักการเบื้องต้นการสื่อสาร	4
2.2 ระบบการมอดูเลชัน	5
2.3 ทฤษฎีการแชนเปลิ่ง	6
2.4 พัลส์แอมพลิจูดมอดูเลชัน	11
2.5 วงจรมอดูเลททางความกว้างของพัลส์หรือพัลส์วิดมอดูเลชัน	21
2.5.1 Linear Modulation	24
2.5.2 Sawtooth PWM	25
2.5.3 Modulation Depth	26
2.5.4 Generation and Recovery	27
2.6 พัลส์โพสิชันมอดูเลชัน	28
2.6.1 การสร้างสัญญาณ PPM	31
2.6.2 การถอดสัญญาณ PPM	32
2.7 หน่วยข้อมูลและหน่วยของสัญญาณดิจิทัล	36
บทที่ 3 การออกแบบวงจรพัลส์วิดมอดูเลชันและพัลส์โพสิชันมอดูเลชัน	38
3.1 หลักการออกแบบภาคส่ง	38
3.1.1 วงจรสร้างสัญญาณอนาลอก	38
3.1.2 วงจรสร้างสัญญาณสามเหลี่ยม	39
3.1.3 วงจรสร้างสัญญาณพัลส์วิดมอดูเลชัน	40
3.1.4 วงจรสร้างสัญญาณพัลส์โพสิชันมอดูเลชัน	41
3.1.4.1 วงจรโมโนสเตเบิลมัลติไวเบรเตอร์	42
3.1.4.2 โมโนสเตเบิลมัลติไวเบรเตอร์แบบใช้ออปแอมป์	45

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น เมื่อผู้ยืมได้นำไปใช้ประโยชน์ด้านกรค่า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
3.1.5 วงจรสร้างสัญญาณพัลส์อ้างอิง	49
3.2 หลักการออกแบบภาครับ	51
3.2.1 วงจรอาร์เอสฟลิปฟลอป	51
3.2.1.1 อาร์เอสฟลิปฟลอป	52
3.2.1.2 RS Flip Flop ใช้ Clock pulse	57
3.2.2 วงจรอินทิเกรเตอร์	59
3.2.2.1 วงจรอินทิเกรเตอร์	60
3.2.2.2 มิลเลอร์อินทิเกรเตอร์	61
3.2.3 วงจรกรองความถี่ต่ำ	64
บทที่ 4 การทดลองและผลการทดลอง	68
4.1 การทดลองของวงจรสร้างสัญญาณพัลส์วិคมอดูละชั้น	68
4.2 ผลการทดลองของวงจรสร้างสัญญาณพัลส์วិคมอดูละชั้น	68
4.3 การทดลองของวงจรสร้างสัญญาณพัลส์โพสิชั่นมอดูละชั้น	70
4.4 ผลการทดลองของวงจรสร้างสัญญาณพัลส์โพสิชั่นมอดูละชั้น	70
4.5 การทดลองของวงจรสร้างสัญญาณพัลส์อ้างอิง	71
4.6 ผลการทดลองของวงจรสร้างสัญญาณพัลส์อ้างอิง	71
4.7 การทดลองของวงจรคีมอดูละชั้นสัญญาณพัลส์วิคมอดูละชั้น และสัญญาณพัลส์โพสิชั่นมอดูละชั้น	72
4.8 ผลการทดลองของวงจรคีมอดูละชั้นสัญญาณพัลส์วิคมอดูละชั้น และสัญญาณพัลส์โพสิชั่นมอดูละชั้น	72
บทที่ 5 บทสรุป	76
บรรณานุกรม	
ภาคผนวก	
วงจรรวมภาคส่ง	79
วงจรรวมภาครับ	80
จุด TP ของวงจร	81

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไป 82 ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ

หน้า

รูปที่ 1.1 บล็อกไดอะแกรมภาคส่งสัญญาณสัญญาณแบบพัลส์วิดมอดูเลชัน และพัลส์โพสิชันมอดูเลชัน	2
รูปที่ 1.2 บล็อกไดอะแกรมภาครับสัญญาณแบบพัลส์วิดมอดูเลชัน และพัลส์โพสิชันมอดูเลชัน	2
รูปที่ 2.1 ส่วนประกอบพื้นฐานของระบบสื่อสารด้วยไฟฟ้า	4
รูปที่ 2.2 บล็อกไดอะแกรมการสื่อสาร	4
รูปที่ 2.3 ระบบการมอดูเลชัน	5
รูปที่ 2.4 สัญญาณอนาลอกและสัญญาณดิจิทัล	6
รูปที่ 2.5 บล็อกไดอะแกรมตามแนวความคิดของทฤษฎีการแชนเปลิ่ง	7
รูปที่ 2.6 ลักษณะคลื่น $g(t)$	7
รูปที่ 2.7 การแชนเปลิ่งคลื่นลักษณะไซน์ 1 กิโลเฮิรตซ์	8
รูปที่ 2.8 อิมพัลส์เรสปอนส์วงจรรองความถี่ในอุดมคติ	10
รูปที่ 2.9 การแชนเปลิ่งของสัญญาณ PAM	11
รูปที่ 2.10 ลักษณะของสัญญาณ PAM	12
รูปที่ 2.11 การแชนเปลิ่งสัญญาณ PAM ตามทฤษฎีฟูเรียร์	12
รูปที่ 2.12 รูปคลื่นแบบทั่วไปของการมอดูเลต	12
รูปที่ 2.13 การแปลงฟูเรียร์สัญญาณอิมพัลส์แชนเปลิ่ง	13
รูปที่ 2.14 คุณสมบัติการแปลงของวงจรมอดูเลต	13
รูปที่ 2.15 การแปลงฟูเรียร์ของ Flat-Top PAM	14
รูปที่ 2.16 การสร้างสัญญาณจากตัวอย่างในควิซต์โดยผ่านวงจรรองความถี่ต่ำ	15
รูปที่ 2.17 ขบวนการของพัลส์และสเปกตรัม	17
รูปที่ 2.18 คลื่น PAM ชนิดหัวมีภาพร่างตามสัญญาณเบสแบนด์	19
รูปที่ 2.19 พัลส์แอมพลิฟิเคชันชนิดหัวแบนเมื่อผ่านวงจรรองความถี่ต่ำ	20
รูปที่ 2.20 วงจรมอดูเลตทางความกว้างของพัลส์	22
รูปที่ 2.21 บล็อกไดอะแกรมแสดงการคิมมอดูเลตสัญญาณพัลส์วิดมอดูเลชัน	23
รูปที่ 2.22 Unmodulation, sine modulated pulses	24
รูปที่ 2.23 Spectra of PWM	25
รูปที่ 2.24 Sine Sawtooth PWM	25
รูปที่ 2.25 Trailing Edge modulation	26
รูปที่ 2.26 Saturated Pulse Width Modulation	27

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ (ต่อ)

หน้า

รูปที่ 2.27 Outline of PWM generation and recovery	28
รูปที่ 2.28 สัญญาณต่างๆ ในระบบ PTM	29
รูปที่ 2.29 สัญญาณพัลส์ PPM และสัญญาณพัลส์อ้างอิง	30
รูปที่ 2.30 บล็อกไดอะแกรมการสร้างสัญญาณ PPM	31
รูปที่ 2.31 การมอดูเลชันสัญญาณ PPM	32
รูปที่ 2.32 แสดงบล็อกไดอะแกรมการถอดสัญญาณ PPM	33
รูปที่ 2.33 การถอดสัญญาณ PPM	33
รูปที่ 2.34 ผลกระทบของสัญญาณรบกวนในพัลส์มอดูเลชัน	35
รูปที่ 3.1 บล็อกไดอะแกรมภาคส่งสัญญาณพีดับบีวเอ็มและพีพีเอ็ม	38
รูปที่ 3.2 วงจรสร้างสัญญาณอนาล็อก	39
รูปที่ 3.3 วงจรสร้างสัญญาณสามเหลี่ยม	40
รูปที่ 3.4 วงจรสร้างสัญญาณพัลส์วีคอมมอดูเลชัน	41
รูปที่ 3.5 วงจรสร้างสัญญาณพัลส์โพสิทีฟมอดูเลชัน	42
รูปที่ 3.6 วงจรโมโนสเตเบิลมีลติไวเบรเตอร์	43
รูปที่ 3.7 แสดงสภาวะการคายประจุของ C ผ่านทรานซิสเตอร์ Q_1	44
รูปที่ 3.8 วงจรโมโนสเตเบิลมีลติไวเบรเตอร์ชนิดเพิ่มไดโอดที่ขั้วอิมิตเตอร์ Q_2	45
รูปที่ 3.9 วงจรโมโนสเตเบิลมีลติไวเบรเตอร์แบบใช้ฮอปแอมป์	46
รูปที่ 3.10 ส่วนประกอบภายในของตัวไอซี 555	48
รูปที่ 3.11 วงจรโมโนสเตเบิลมีลติไวเบรเตอร์ใช้ไอซีเบอร์ 555	49
รูปที่ 3.12 วงจรสร้างสัญญาณพัลส์อ้างอิง	50
รูปที่ 3.13 บล็อกไดอะแกรมภาครับสัญญาณพีดับบีวเอ็มและพีพีเอ็ม	51
รูปที่ 3.14 วงจรอาร์เอสฟลิปฟลอป	52
รูปที่ 3.15 สัญลักษณ์ของอาร์เอสฟลิปฟลอป	52
รูปที่ 3.16 RS Flip Flop ทำจาก NOR gate	53
รูปที่ 3.17 RS Flip Flop ทำจาก NAND gate	55
รูปที่ 3.18 clock pulse	57
รูปที่ 3.19 RS Flip Flop ใช้ Clock pulse	58
รูปที่ 3.20 วงจรอินทิเกรเตอร์	59
รูปที่ 3.21 แสดงวงจรอินทิเกรเตอร์	60
รูปที่ 3.22 แสดงการตอบสนองต่อคลื่นรูปสี่เหลี่ยมของวงจรอินทิเกรเตอร์	61

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อการศึกษาเท่านั้น เมื่อผู้ยืมได้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญภาพ (ต่อ)

	หน้า
รูปที่ 3.23 แสดงผลของมิลเลอร์	62
รูปที่ 3.24 แสดงวงจรอินทิเกรตของมิลเลอร์	63
รูปที่ 3.25 แสดงตัวอย่างของวงจรมิลเลอร์อินทิเกรเตอร์โดยใช้เฟด	64
รูปที่ 3.26 วงจรกรองความถี่ต่ำแบบ บัตเตอร์เวิร์ธ ออเคอร์ 2	64
รูปที่ 3.27 วงจรกรองความถี่ต่ำแบบ บัตเตอร์เวิร์ธ ออเคอร์ 2	65
รูปที่ 3.28 วงจรรวมทางภาคส่ง	66
รูปที่ 3.29 วงจรรวมทางภาครับ	67
รูปที่ 4.1 สัญญาณอนาล็อกความถี่ 2.3 kHz ที่วัดจากจุด TP1	68
รูปที่ 4.2 สัญญาณสามเหลี่ยมความถี่ 9 kHz ที่วัดจากจุด TP2	69
รูปที่ 4.3 สัญญาณอนาล็อกรวมกับสัญญาณสามเหลี่ยม ที่วัดจากจุด TP3	69
รูปที่ 4.4 สัญญาณพัลส์วิดมอดูเลชั่น ที่วัดจากจุด TP4	70
รูปที่ 4.5 รูปสัญญาณพัลส์โพสิชั่นมอดูเลชั่น ที่วัดจากจุด TP5	70
รูปที่ 4.6 สัญญาณสามเหลี่ยมความถี่ 9 kHz ที่วัดจากจุด TP6	71
รูปที่ 4.7 รูปสัญญาณพัลส์อ้างอิง ที่วัดจากจุด TP7	72
รูปที่ 4.8 รูปสัญญาณพัลส์โพสิชั่นมอดูเลชั่นที่รับได้ ที่วัดจากจุด TP8	73
รูปที่ 4.9 รูปสัญญาณอ้างอิงที่รับได้ ที่วัดจากจุด TP9	73
รูปที่ 4.10 รูปสัญญาณพัลส์วิดมอดูเลชั่นที่ดึงกลับมา วัดที่จากจุด TP10	74
รูปที่ 4.11 รูปสัญญาณที่ออกจากวงจรอินทิเกรเตอร์ ที่วัดจากจุด TP1 เมื่อเทียบกับที่วัดจากจุด TP11	74
รูปที่ 4.12 รูปสัญญาณอนาล็อกที่ออกจากฟิลเตอร์ ที่วัดจากจุด TP1 เมื่อเทียบกับที่วัดจากจุด TP12	75

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

	หน้า
ตารางที่ 3.1 Truth table ของ RS Flip Flop ทำจาก NOR gate	54
ตารางที่ 3.2 Truth table ของ RS Flip Flop ทำจาก NAND gate Clock pulse	56
ตารางที่ 3.3 Truth table ของ RS Flip Flop เมื่อมี clock pulse	58



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 แนวคิดและที่มา

ในปัจจุบันการสื่อสารได้เข้ามามีบทบาทในชีวิตประจำวันเป็นอย่างมากมีการนำเทคโนโลยีที่ทันสมัยมาใช้ในการติดต่อสื่อสารมากขึ้น การติดต่อสื่อสารในปัจจุบันได้มีการส่งข้อมูลข่าวสารหลายวิธี เช่น แบบใช้สาย คลื่นความถี่ เรดาร์ ไมโครเวฟ แบบใยแก้วนำแสง ฯลฯ ซึ่งข้อมูลข่าวสารที่ทำการรับส่งนั้นจะอยู่ในรูปของสัญญาณไฟฟ้า การรับส่งข้อมูลข่าวสารชนิดต่าง ๆ สามารถแยกได้เป็น 2 แบบตามลักษณะของสัญญาณข่าวสาร คือ

1. สัญญาณอนาลอก
2. สัญญาณดิจิทัล

จากการที่ข้อมูลข่าวสารเป็นสิ่งที่จำเป็นในการตัดสินใจ และอำนวยความสะดวกในชีวิตประจำวัน จึงต้องใช้บุคลากรที่มีความรู้ความสามารถในด้านนี้ โดยเฉพาะเพื่อรองรับจำนวนของผู้ใช้ที่มากยิ่งขึ้น และมีแนวโน้มว่าความต้องการบุคลากรในด้านนี้จะมากยิ่งขึ้นอีกในอนาคตทำให้มีการเรียนการสอนด้านการสื่อสารข้อมูลเกิดขึ้นด้วยกันหลายแขนง เพื่อตอบสนองความต้องการบุคลากรของการสื่อสารในแต่ละแบบ ซึ่งปัญหาที่พบในการเรียนการสอนด้านการสื่อสารคือ การที่ผู้เรียนต้องใช้การจินตนาการในการทำความเข้าใจในเนื้อหาวิชาที่มีอยู่มากมายหลายแบบ เพราะไม่สามารถทราบได้ว่าในอนาคตผู้เรียนต้องทำงานในการสื่อสารแบบใด ทำให้เกิดความสับสนในตัวผู้เรียน เป็นผลให้การเรียนการสอนไม่ประสบความสำเร็จดังที่ตั้งเป้าหมายไว้

ดังนั้น การผลิตบุคลากรที่มีประสิทธิภาพเพื่อรองรับความต้องการเป็นสิ่งที่สำคัญ สิ่งหนึ่งที่จะสามารถเพิ่มความรู้ให้แก่บุคลากรคือ การพัฒนาสื่อที่จะใช้ในการเรียนการสอนเพื่อให้ผู้เรียนได้เข้าใจเนื้อหาวิชาได้ง่ายขึ้นและสามารถจดจำเทคนิคในการสื่อสารแต่ละแบบได้ ด้วยเหตุผลดังกล่าวข้างต้นคณะผู้จัดทำได้เกิดความคิดที่จะทำโครงการปริญญาโท “ชุดทดลองรับและส่งสัญญาณแบบพัลส์วิดมอดูเลชันและพัลส์โพสิชันมอดูเลชัน”

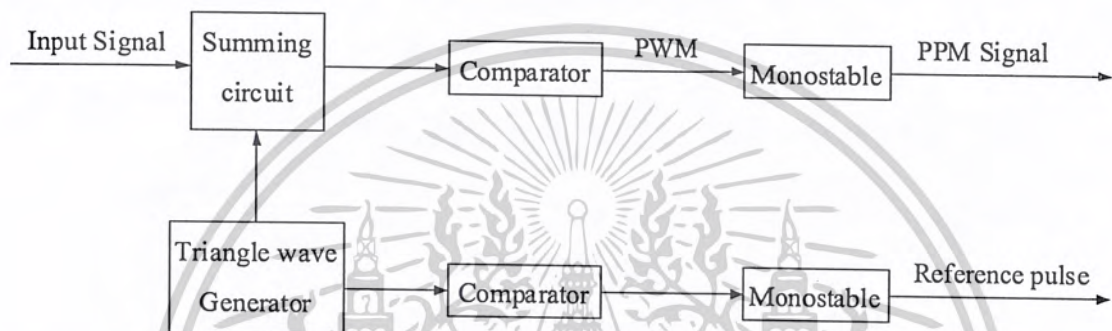
1.2 วัตถุประสงค์

เพื่อนำไปเป็นชุดทดลองสำหรับศึกษาการกำเนิดสัญญาณและการรับสัญญาณแบบพัลส์วิดมอดูเลชันและพัลส์โพสิชันมอดูเลชันและสามารถทำให้มีความรู้ความเข้าใจเกี่ยวกับสัญญาณแบบพัลส์วิดมอดูเลชันและพัลส์โพสิชันมอดูเลชัน ได้เข้าใจมากขึ้น

1.3 ขอบเขตของโครงการ

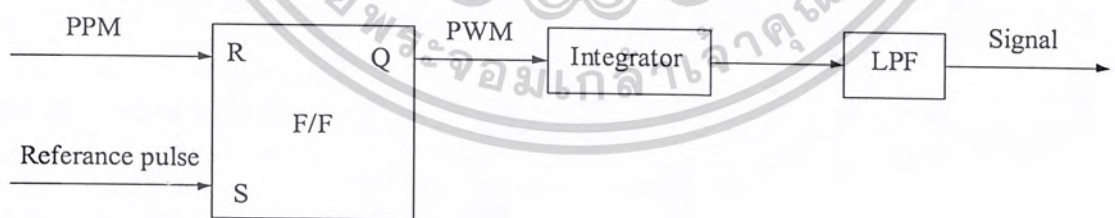
โครงการนี้แบ่งออกเป็น 2 ส่วนใหญ่ ๆ คือ

- ชุดภาคส่งสัญญาณประกอบไปด้วย ชุดสร้างพัลส์วิดมอดูเลชันซึ่งประกอบไปด้วย ชุดสร้างสัญญาณอนาล็อก ชุดสร้างสัญญาณสามเหลี่ยม วงจรคอมพารเตอร์ ชุดสร้างพัลส์โพสิชันมอดูเลชัน ซึ่งประกอบไปด้วย วงจรโมนอสเตเบิลมีลติไวเบรเตอร์ ชุดสร้างสัญญาณพัลส์อ้างอิง ซึ่งประกอบไปด้วย ชุดสร้างสัญญาณสามเหลี่ยม วงจรคอมพารเตอร์ วงจรโมนอสเตเบิลมีลติไวเบรเตอร์ บล็อกไดอะแกรมแสดงให้เห็นในรูปที่ 1.1



รูปที่ 1.1 บล็อกไดอะแกรมภาคส่งสัญญาณสัญญาณแบบพัลส์วิดมอดูเลชันและพัลส์โพสิชันมอดูเลชัน

รูปที่ 1.2 แสดงบล็อกไดอะแกรมของชุดภาครับสัญญาณประกอบไปด้วยวงจรรีเอสฟลิปฟลอป วงจรอินทิเกรเตอร์ วงจรกรองความถี่ต่ำ



รูปที่ 1.2 บล็อกไดอะแกรมภาครับสัญญาณแบบพัลส์วิดมอดูเลชันและพัลส์โพสิชันมอดูเลชัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.4 ผลที่คาดว่าจะได้รับ

- สามารถใช้เป็นชุดทดลองการกำเนิดสัญญาณ และการรับสัญญาณพัลส์วิคมอดูเลชันและพัลส์โพสิชันมอดูเลชัน
- สามารถใช้ในการศึกษาการส่งและการรับสัญญาณพัลส์วิคมอดูเลชันและพัลส์โพสิชันมอดูเลชัน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีที่เกี่ยวข้องกับโครงงาน

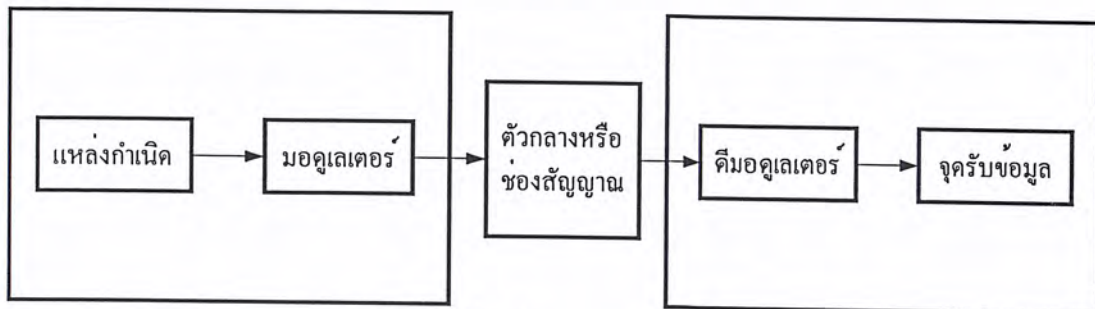
2.1 หลักการเบื้องต้นการสื่อสาร

การสื่อสารด้วยไฟฟ้านั้นเริ่มต้นด้วยการส่งข่าวสารที่เป็นตัวอักษร โดยการส่งในรูปของสัญญาณ โทรเลขและได้มีการพัฒนารูปแบบการสื่อสารขึ้นอีกหลายวิธีคือ นอกจากตัวอักษรและเสียงพูดก็มีเสียงดนตรี ภาพนิ่ง ภาพเคลื่อนไหว เป็นต้น เนื่องจากการสื่อสารด้วยไฟฟ้า สัญญาณที่ส่งจากต้นทางไปถึงปลายทางจะอยู่ในรูปของสัญญาณไฟฟ้า ดังนั้นเมื่อพิจารณาส่วนประกอบของระบบสื่อสารด้วยไฟฟ้าแล้วส่วนประกอบพื้นฐานแสดงในรูปที่ 2.1



รูปที่ 2.1 ส่วนประกอบพื้นฐานของระบบสื่อสารด้วยไฟฟ้า

ทางด้านการส่งจะประกอบด้วยทรานสดิวเซอร์ (Transducer) ทำหน้าที่แปลงข่าวสารที่ต้องการส่งให้อยู่ในรูปของสัญญาณไฟฟ้า และจะมีเครื่องส่ง (Transmitter) ที่จะจัดการกับสัญญาณไฟฟ้าที่ได้ให้อยู่ในรูปของสัญญาณที่เหมาะสม เพื่อจะส่งผ่านช่องส่งผ่านสัญญาณ (Transmitter channel) สำหรับทางด้านรับจะมีเครื่องรับ (Receiver) ที่ทำหน้าที่แปลงสัญญาณที่ผ่านช่องส่งผ่านสัญญาณให้กลับไปเป็นสัญญาณไฟฟ้ารูปเดิม เพื่อจะนำไปขับทรานสดิวเซอร์เพื่อแปลงให้เป็นข่าวสารเดิมออกมา เมื่อพิจารณาระบบการสื่อสารให้ละเอียดขึ้นสามารถเขียนเป็นบล็อกไดอะแกรมดังรูปที่ 2.2

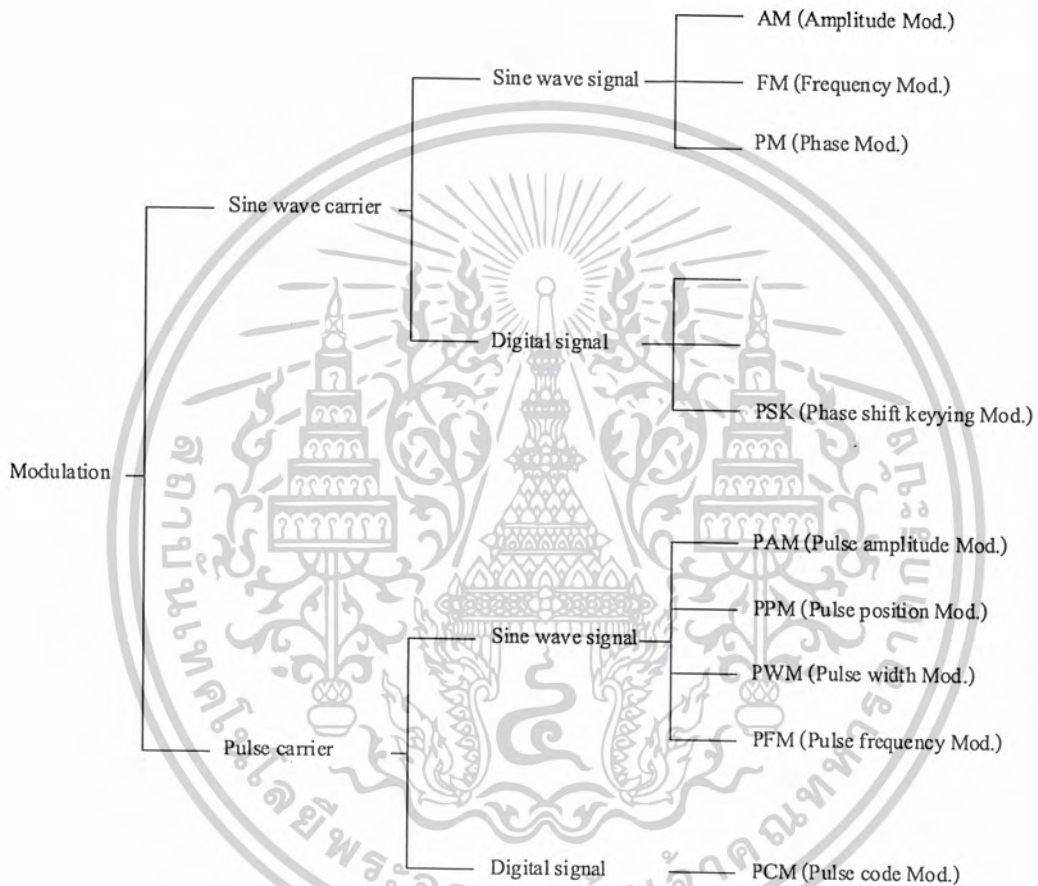


รูปที่ 2.2 บล็อกไดอะแกรมการสื่อสาร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 ระบบการมอดูเลชัน

เมื่อพิจารณาสัญญาณคลื่นพาห้ (carrier) เป็นหลัก สามารถแบ่งการมอดูเลชันได้ 2 รูปแบบใหญ่ ๆ คือ แบบแรกเมื่อสัญญาณคลื่นพาห้เป็นสัญญาณอนาลอก แบบที่สองเมื่อสัญญาณคลื่นพาห้เป็นสัญญาณพัลส์ เมื่อพิจารณาสัญญาณอินพุตประกอบกับสัญญาณคลื่นพาห้สามารถแยกระบบการสื่อสารได้หลายแบบ ซึ่งสามารถสรุปได้ดังรูปที่ 2.3

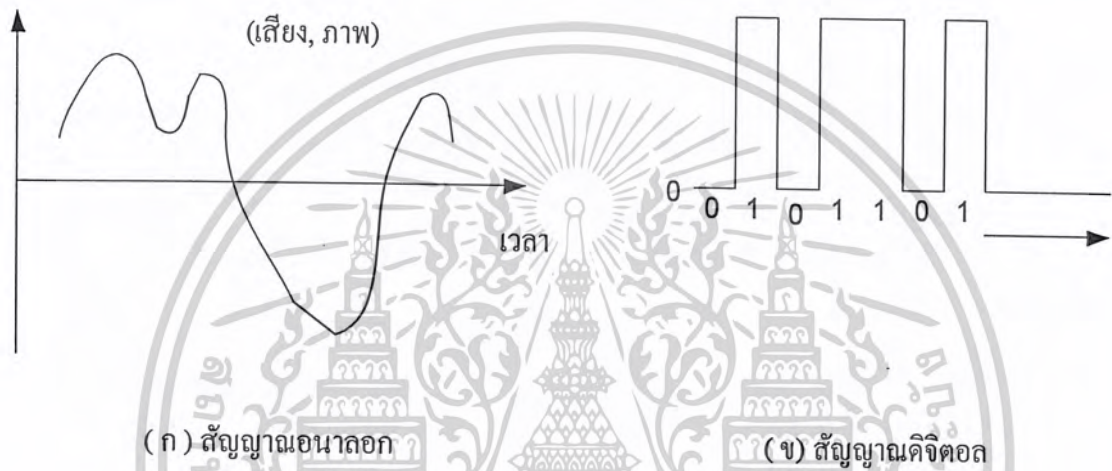


รูปที่ 2.3 ระบบการมอดูเลชัน

เมื่อสัญญาณอินพุตเป็นสัญญาณอนาลอกที่ใช้แทนสัญญาณเสียง หรือสัญญาณความร้อน ซึ่งเป็นสัญญาณที่ต่อเนื่องและมีการเปลี่ยนแปลงตามเวลา ดังนั้นการส่งสัญญาณอนาลอกที่สามารถที่จะส่งตัวอย่างสัญญาณในช่วงเวลาที่คงที่ค่า ๆ หนึ่งได้ สัญญาณที่ส่งมาทำให้ได้ค่าพารามิเตอร์ของคลื่นพัลส์ที่เปลี่ยนแปลงไป ซึ่งอาจเป็น ขนาด ความกว้างหรือตำแหน่งของรูปคลื่นพัลส์ ซึ่งจะเปลี่ยนแปลงไปแบบได้สัดส่วนกับสัญญาณที่ส่งมาวิธีการนี้เรียกว่า “มอดูเลชัน” (Modulation) พัลส์ที่ผ่านการมอดูเลชันแล้วหรือเรียกว่าสัญญาณดิจิทัลจะถูกส่งไปที่เครื่องรับ เครื่องรับจะทำเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า, ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การแปลงสัญญาณกลับ (Demodulation) หรือการแยกเอาสัญญาณอนาลอกเดิมออกจากพัลส์ที่ถูกมอดูเลชันได้

ส่วนสัญญาณดิจิทัลจะเป็นสัญญาณแบบดิสครีท (Discreat) ทั้งเวลาและแอมปริจูด (เป็นค่าคงที่ที่แน่นอนทั้งเวลาและขนาดของสัญญาณ) ซึ่งสัญญาณเดิมอาจเป็นสัญญาณเสียงหรือสัญญาณภาพ ซึ่งมีแอมปริจูดเปลี่ยนแปลงอย่างต่อเนื่องไปกับเวลา ถ้าแสดงความแตกต่างระหว่างสัญญาณทั้งสองอย่างง่าย ๆ จะเป็นไปดังรูปที่ 2.4 ในการที่จะส่งสัญญาณอนาลอกในรูปของดิจิทัลนั้นจำเป็นต้องแปลงสัญญาณให้มีรูปร่างต่างกันโดยที่ยังสามารถรักษาข่าวสารเดิมไว้ได้

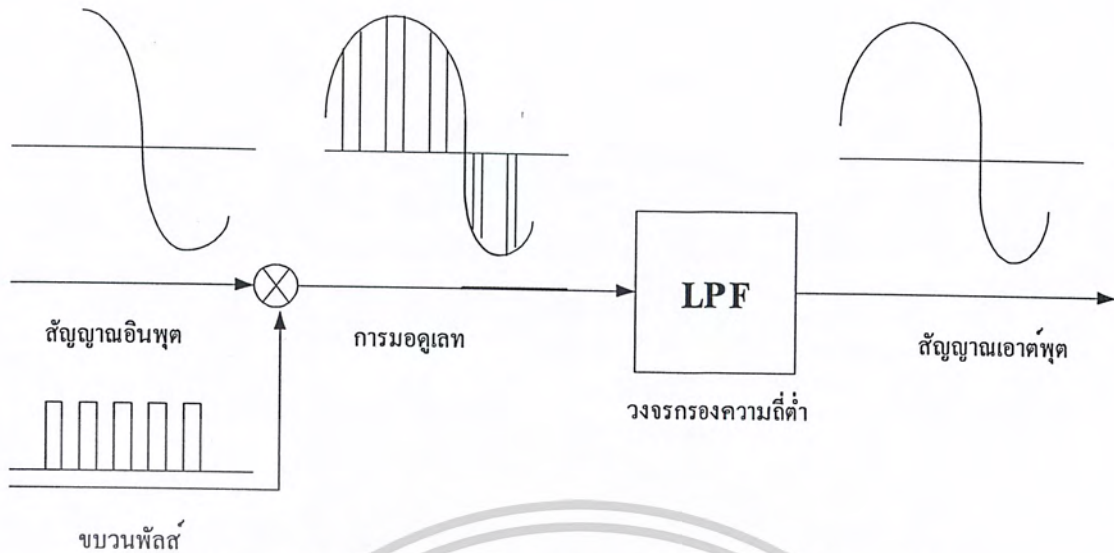


รูปที่ 2.4 สัญญาณอนาลอกและสัญญาณดิจิทัล

2.3 ทฤษฎีการแซมปลิง

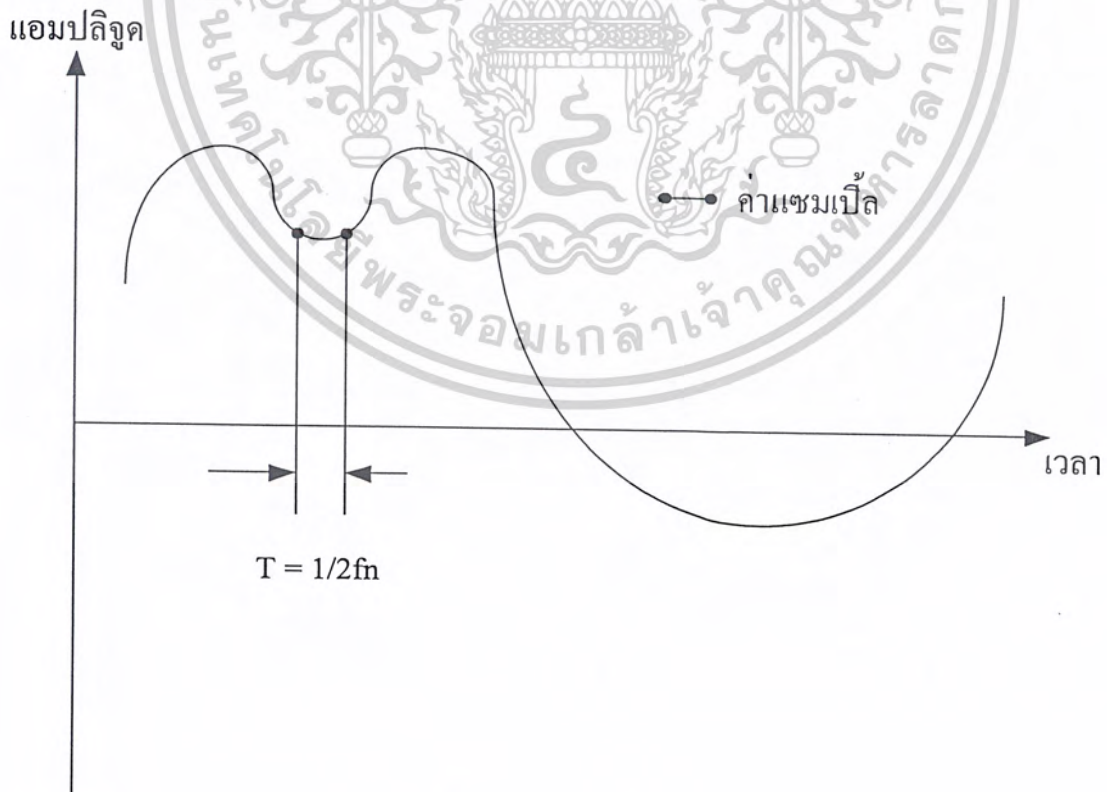
กระบวนการเบื้องต้นที่จะแปลงสัญญาณอนาลอกให้เป็นดิจิทัลนั้น จะอาศัยทฤษฎีการแซมปลิง โดยมีแนวความคิดเบื้องต้นตามรูปที่ 2.5 ขบวนการพัลส์ที่เข้าพุทของมอดูเลเตอร์จะเปลี่ยนแปลงไปตามระดับของสัญญาณอินพุท สำหรับด้านรับเมื่อองค์ประกอบความถี่สูงของขบวนการพัลส์ถูกกำจัดออกโดยวงจรกรองความถี่ต่ำ แล้วจะทำให้ได้รับสัญญาณเดิมออกมา กล่าวอีกนัยหนึ่งถ้าแซมปลิงสัญญาณอินพุทด้วยระยะที่เท่ากันแล้ว ก็สามารถจะทำให้เกิดสัญญาณเดิมได้อย่างสมบูรณ์ที่ด้านรับ ซึ่งทฤษฎีการแซมปลิงกล่าวไว้ว่า “ถ้าข่าวสารในสัญญาณถูกกำจัดให้มีความถี่สูงสุดเป็น f_0 แล้วหากใช้ขบวนการพัลส์ที่มีความถี่เท่ากับหรือมากกว่า $2f_0$ ทำการแซมปลิงก็สามารถจะเก็บข่าวสารได้อย่างสมบูรณ์”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



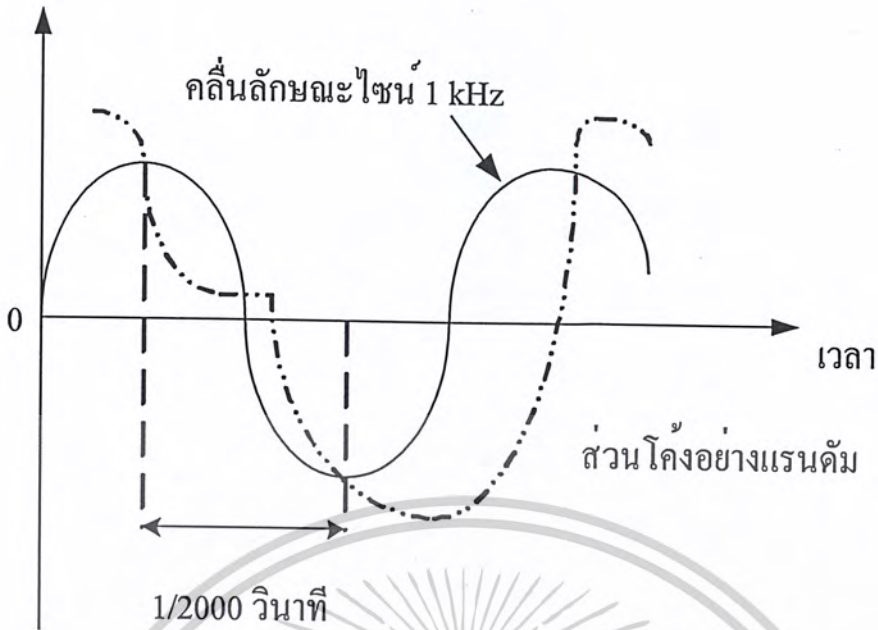
รูปที่ 2.5 บล็อกไดอะแกรมตามแนวความคิดของทฤษฎีการแซมปลิง

ตัวอย่างเช่น ถ้าลักษณะคลื่น $g(t)$ ตามรูปที่ 2.6 เป็นสัญญาณซึ่งถูกจำกัดแถบความถี่ให้มีเพียง f_0 และแอมพลิจูดของลักษณะคลื่น ถูกกำหนดให้เป็นแบบคอสครีททุก ๆ $\frac{1}{2}f_0$ วินาทีแล้วที่ด้านรับจะได้รับสัญญาณ $g(t)$ ได้ สำหรับ “•” ในลักษณะคลื่นตามรูปที่ 2.6 แสดงค่าแซมปลิงระยะห่างของแต่ละจุดที่แซมปลิงคือ $\frac{1}{2}f_0$ หรือเรียกว่า Nyquist Interval



รูปที่ 2.6 ลักษณะคลื่น $g(t)$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.7 การแซมปลิงคลื่นลักษณะไซน์ 1 กิโลเฮิรตซ์

แม้จะเขียนส่วนโค้งผ่านจุดแซมปลิงทั้งสองระหว่างช่องในควิซต์ได้หลายแบบ แต่ถ้าเขียนตามใจชอบแล้วส่วนโค้งเหล่านี้จะมีองค์ประกอบความถี่ f_0 เพียงส่วนโค้งเดียวเท่านั้น สำหรับส่วนโค้งอื่นจะมีองค์ประกอบความถี่สูงกว่า f_0 ทั้งสิ้น ตัวอย่างเช่นการแซมปลิงคลื่นลักษณะไซน์ความถี่ 1 kHz ถ้าใช้เวลาในการแซมปลิงทุกๆ $1/2000$ วินาทีตามรูปที่ 2.7 องค์ประกอบความถี่สูงกว่า 1 kHz จะปรากฏขึ้น ตามที่ได้กล่าวมานี้เป็นการอธิบายทฤษฎีการแซมปลิงอย่างกว้าง ๆ และในขณะที่เดียวกันเพื่อให้ทำความเข้าใจทฤษฎีนี้มากยิ่งขึ้น จึงได้แสดงการพิสูจน์ทางคณิตศาสตร์ไว้ดังต่อไปนี้

สมมุติว่า $g(t)$ เป็นสัญญาณอินพุตซึ่งความถี่สูงสุดจำกัดไว้เป็น f_0 และมีสเปกตรัมความถี่เป็น $G(f)$ แล้วเมื่อใช้ฟูเรียร์อินเวอร์สทรานส์ฟอร์มจะได้

$$g(t) = \int_0^{\infty} G(f) e^{j2\pi ft} df \tag{2.1}$$

เนื่องจาก $G(f)$ ถูกจำกัดความถี่ให้มีค่าระหว่าง $|f| < f_0$ ดังนั้นจึงเขียนสมการ 2.1 ใหม่ได้ดังนี้

$$g(t) = \int_{-f_0}^{f_0} G(f) e^{j2\pi ft} df \tag{2.2}$$

ดังนั้นค่าของ $g(t)$ ที่ทุก ๆ $t = \frac{n}{2f_0}$ คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$g\left(\frac{n}{2fo}\right) = \int_{-fo}^{fo} G(f) e^{j2\pi f \left(\frac{n}{2fo}\right)} df \quad (2.3)$$

สามารถแสดง $G(f)$ ในรูปอนุกรมฟูเรียร์ได้ดังนี้

$$G(f) = \sum_{n=-\infty}^{\infty} C_n e^{-j2\pi f \left(\frac{n}{2fo}\right)} \quad (2.4)$$

ในที่นี้

$$C_n = \frac{1}{2fo} \int_{-fo}^{fo} G(f) e^{j2\pi f \left(\frac{n}{2fo}\right)} df$$

$$= \frac{1}{2fo} g\left(\frac{n}{2fo}\right) \quad (2.5)$$

แทนค่าสมการที่ 2.5 ลงในสมการ 2.4 จะได้

$$G(f) = \sum_{n=-\infty}^{\infty} \frac{1}{2fo} g\left(\frac{n}{2fo}\right) e^{-\frac{2\pi n f}{j2fo}} \quad (2.6)$$

เมื่อแทนค่าสมการที่ 2.6 ลงในสมการ 2.1 และคำนวณต่อไปจะได้

$$g(t) = \int_{-\infty}^{\infty} G(f) e^{j2\pi f t} df$$

$$= \frac{1}{2fo} \int_{-fo}^{fo} \sum_{n=-\infty}^{\infty} g\left(\frac{n}{2fo}\right) e^{j\frac{2\pi n f}{2fo}} e^{j2\pi f t} df$$

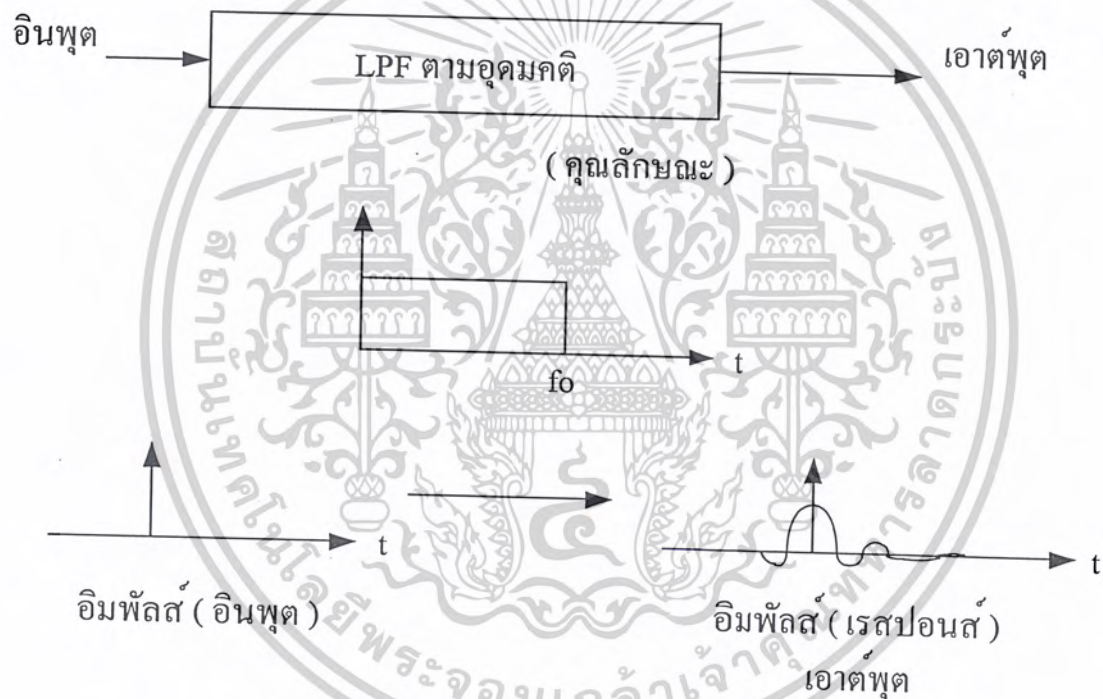
$$= \frac{1}{2fo} \sum_{n=-\infty}^{\infty} g\left(\frac{n}{2fo}\right) \int_{-fo}^{fo} e^{j2\pi f \left(t - \frac{n}{2fo}\right)} df$$

$$= \sum_{n=-\infty}^{\infty} g\left(\frac{n}{2fo}\right) \frac{\sin \pi(2fot - n)}{\pi(2fot - n)} \quad (2.7)$$

I II

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการที่ 2.7 เทอม (I) แสดงค่าแอมพลิจูดของสัญญาณเดิม $g(t)$ ที่แซมปลิงทุกๆ $\frac{1}{2}f_0$ วินาที กล่าวคือเป็นขบวนพัลส์ PAM ที่มีระยะห่างกันทุกๆ $\frac{1}{2}f_0$ สำหรับเทอม (II) แสดงคุณสมบัติของวงจรกรองความถี่ในอุดมคติ ซึ่งมีความถี่คutoff f_0 พิงก์ชันที่อยู่ในรูปของ $\frac{\sin x}{x}$ จะถูกเรียกว่าแซมปลิงฟังก์ชัน กล่าวโดยสรุปแล้วสมการที่ 2.7 มีหมายความว่าถ้าแซมปลิงสัญญาณอนาล็อก $g(t)$ ด้วยอัตรา 2 เท่าของความถี่สูงสุดของมันแล้ว จะสามารถสร้างสัญญาณเดิมใหม่ได้อย่างสมบูรณ์หลังจากสัญญาณพัลส์ที่ผ่านการแซมปลิงแล้ว ได้ผ่านวงจรกรองความถี่ต่ำในอุดมคติ ดังแสดงไว้ตามรูปที่ 2.8



รูปที่ 2.8 อิมพัลส์เรสพอนส์วงจรกรองความถี่ในอุดมคติ

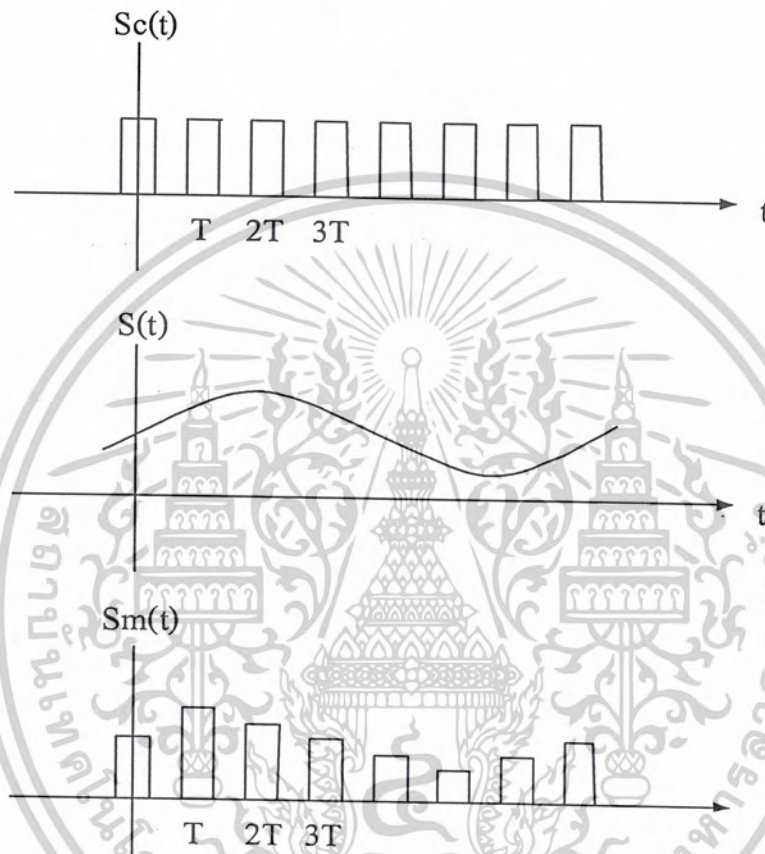
2.4 พัลส์แอมพลิจูดมอดูเลชัน

จากรูปที่ 2.9 แสดงสัญญาณ $S_c(t)$ เป็นคลื่นพาหะที่ยังไม่มอดูเลชัน ส่วนสัญญาณข้อมูลแทนด้วย $S(t)$ และผลของการรวมสัญญาณคือ Pulse Amplitude Modulation (PAM) แสดงด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 พัลส์แอมพลิจูดมอดูเลชัน

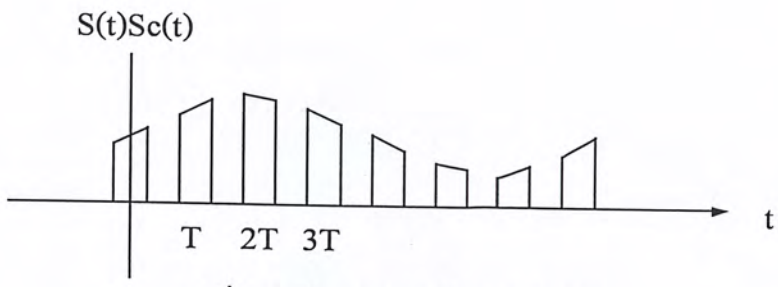
จากรูปที่ 2.9 แสดงสัญญาณ $S_c(t)$ เป็นคลื่นพาหะที่ยังไม่มอดูเลชัน ส่วนสัญญาณข้อมูล แทนด้วย $S(t)$ และผลของการรวมสัญญาณคือ Pulse Amplitude Modulation (PAM) แสดงด้วย $S_m(t)$ ในรูปแสดงสัญญาณพัลส์แอมพลิจูดมอดูเลชัน จะยอมให้แอมพลิจูดสัญญาณพัลส์คลื่นพาหะเปลี่ยนแปลงเท่านั้น ส่วนรูปร่างของพัลส์ที่เหลือจะไม่มีเปลี่ยนแปลง



รูปที่ 2.9 การแอมพลิจูดของสัญญาณ PAM

จะสังเกตว่าสัญญาณ $S_m(t)$ ไม่ได้เป็นผลผลิตของ $S(t)$ กับ $S_c(t)$ ถ้าอยู่ในกรณีนี้ความสูงของพัลส์ที่ต่างชนิดกันจะไม่คงที่ แต่จะเปลี่ยนแปลงตามรูปร่างของสัญญาณ $S(t)$ ดังแสดงในรูปที่ 2.10 ซึ่งเป็นการมอดูเลชัน PAM ด้วยสัญญาณ Natural Sampling

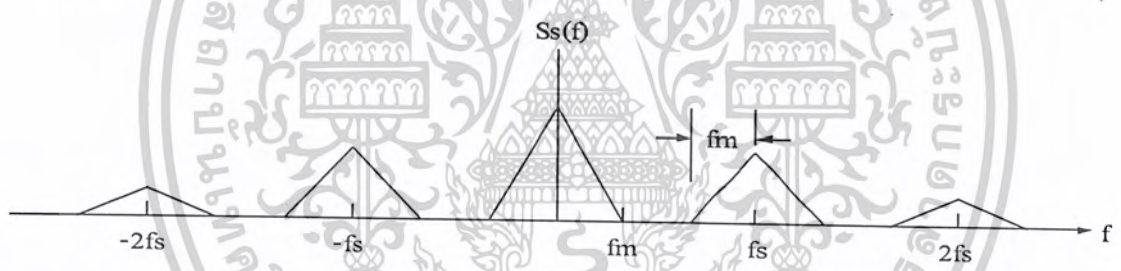
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.10 ลักษณะของสัญญาณ PAM

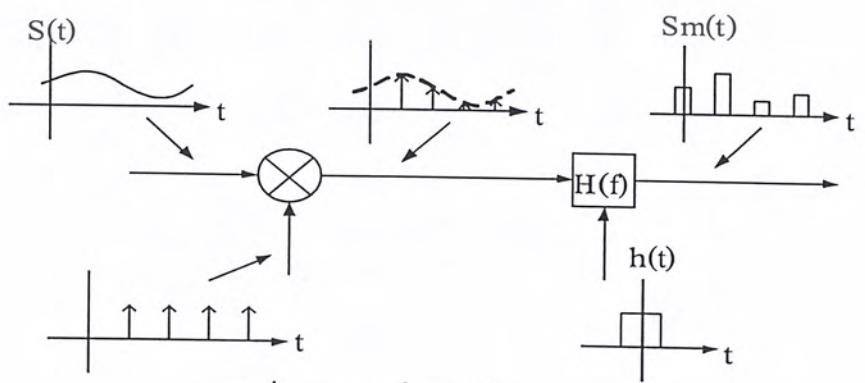
ในขณะที่รูปคลื่นของรูปที่ 2.9 เป็นการมอดูเลชันแบบ PAM ด้วย Instantaneous Sampling หรือบางทีเรียกว่า Flat-Top PAM

เมื่อกำหนดการแปลงฟูรีเยร์ของสัญญาณ PAM เพื่อกำหนดช่องสัญญาณซึ่งเริ่มด้วยการแปลงโดยใช้การแปลงฟูรีเยร์ของ Natural Sampling ในรูปที่ 2.10 ซึ่งมีการเปลี่ยนรูปแล้วขณะพิสูจน์ทฤษฎีการแซมปลิงและได้ขยายสัญญาณ $S_c(t)$ ในอนุกรมฟูรีเยร์เมื่อผ่านการคูณสัญญาณ $S(t)$ แล้วผลของการคูณคลื่น AM กับความถี่คลื่นพาห้ซึ่งเท่ากับ Fundamental และ Harmonic ของ $S_c(t)$ ดังแสดงในรูปที่ 2.11



รูปที่ 2.11 การแซมปลิงสัญญาณ PAM ตามทฤษฎีฟูรีเยร์

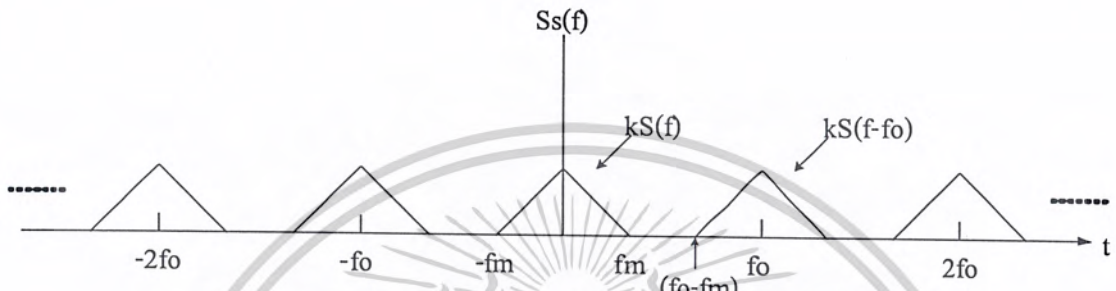
ในการฟูรีเยร์ของ Instantaneous Sampling หากแก้การคำนวณแต่สามารถจะทำให้ง่ายโดยพิจารณาแบบสมมุติ (Hypothetical System) ดังรูปที่ 2.12



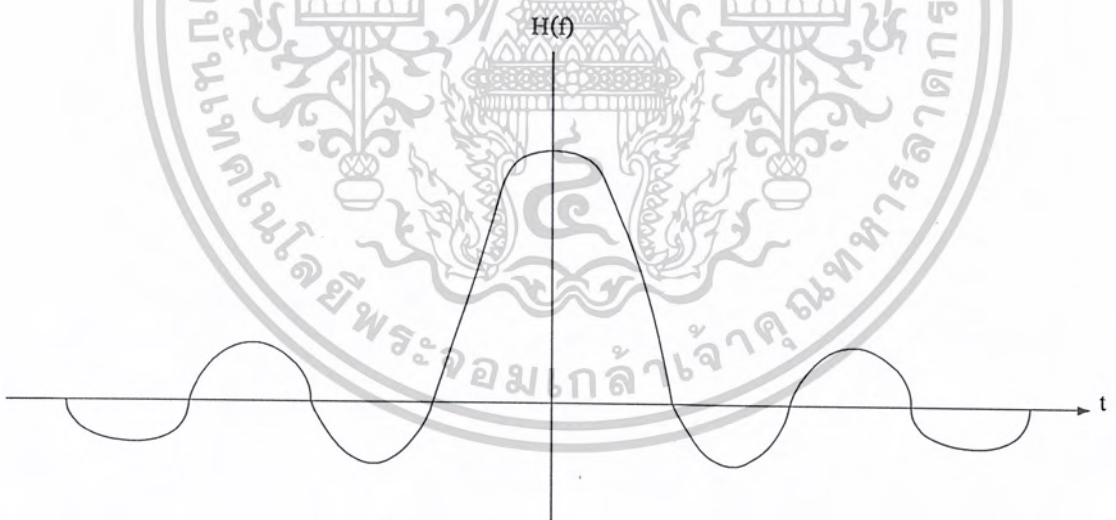
รูปที่ 2.12 รูปคลื่นแบบทั่วไปของการมอดูเลท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เริ่มต้นด้วยการแชนเปลิ่งสัญญาณ $S(t)$ ด้วยแถวของอิมพัลส์ในอุดมคติ ระบบนี้จึงเป็นระบบแบบสมมุติแล้วจึงขึ้นรูปร่างของแต่ละอิมพัลส์ที่ต้องการ เรียกกรณีนี้ว่า Square with a flat-top และการแปลงฟูเรียร์ของสัญญาณแชนเปลิ่งที่อินพุตถึงวงจรฟิลเตอร์สามารถหาจากทฤษฎีการแชนเปลิ่ง อนุกรมฟูเรียร์ของแถวอิมพัลส์มีค่าเท่ากับ C_n ค่า สำหรับทุกค่า n ของการแปลงฟูเรียร์ของอิมพัลส์แชนเปลิ่ง ซึ่งรูปคลื่นสามารถได้แสดงดังรูปที่ 2.13

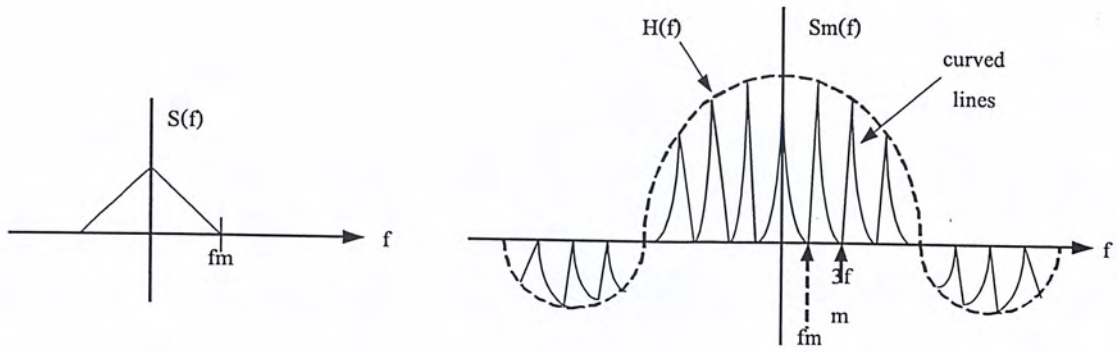


รูปที่ 2.13 การแปลงฟูเรียร์สัญญาณอิมพัลส์แชนเปลิ่ง



รูปที่ 2.14 คุณสมบัติการแปลงของวงจรฟิลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.15 การแปลงฟูรีเยร์ของ Flat-Top PAM

การแปลงฟูรีเยร์ของวงจรฟิลเตอร์เอาท์พุท ผลที่ได้ของการแปลงด้วยทรานเฟอร์ฟังก์ชันของวงจรฟิลเตอร์จะง่ายและผลสัญญาณของวงจรฟิลเตอร์แสดงในรูปที่ 2.13 ที่สุดผลของการเอาท์พุทได้แสดงในรูปที่ 2.14 ซึ่งเห็นได้ว่าส่วนของความถี่ต่ำนี้จะไม่มีส่วนที่บิดเบือนของสัญญาณ $S(t)$

ต่อไปจะแสดงการพิสูจน์หลักการสุ่มตัวอย่างและแสดงให้เห็นว่า ถ้าผ่านสัญญาณที่ถูกสุ่มตัวอย่างไปยังวงจรกรองความถี่ผ่านต่ำในอุดมคติที่มีแถบความถี่จำกัด $|f| \leq f_m$ แล้วจะให้สัญญาณกลับคืนอย่างครบถ้วน ให้สัญญาณที่ถูกจำกัดแถบความถี่และฟูรีเยร์ทรานฟอร์ม คือ

$$g(t) \Leftrightarrow G(f)$$

$$G(f) = \sum_{k=-\infty}^{\infty} \alpha(k) e^{-\frac{j2\pi kf}{2f_m}} \quad , |f| \leq f_m$$

$$0 \quad |f| > f_m \quad (2.8)$$

ในที่นี้สัมประสิทธิ์ของฟูรีเยร์ฮาร์โมนิก α คือ

$$\alpha(k) = \frac{1}{2f_m} \int_{-f_m}^{f_m} G(f) e^{\frac{j\pi kf}{f_m}} df \quad (2.9)$$

เนื่องจาก

$$g(t) = \int_{-f_m}^{f_m} G(f) e^{j2\pi f t} df \quad (2.10)$$

ฉะนั้น $\alpha(k)$ เมื่อเทียบกับสมการที่ 2.10 จะได้ว่า

$$\alpha(k) = \frac{1}{2f_m} g\left(\frac{k}{2f_m}\right) \quad (2.11)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะได้ว่า สัมประสิทธิ์ของฟูรีเยร์ฮาร์โมนิกจะเป็นสัดส่วนโดยตรงกับค่าสุ่มตัวอย่างของสัญญาณที่อัตราการสุ่มตัวอย่าง Nyquist

การขยายฟูรีเยร์ของ $G(f)$ ก็หาได้จากตัวอย่างที่สุ่มด้วยอัตราในควิซต์

$$G(f) = \frac{1}{2fm} \sum_{k=-\alpha}^{\alpha} g\left(\frac{k}{2fm}\right) e^{\frac{j\pi kf}{fm}} \quad (2.12)$$

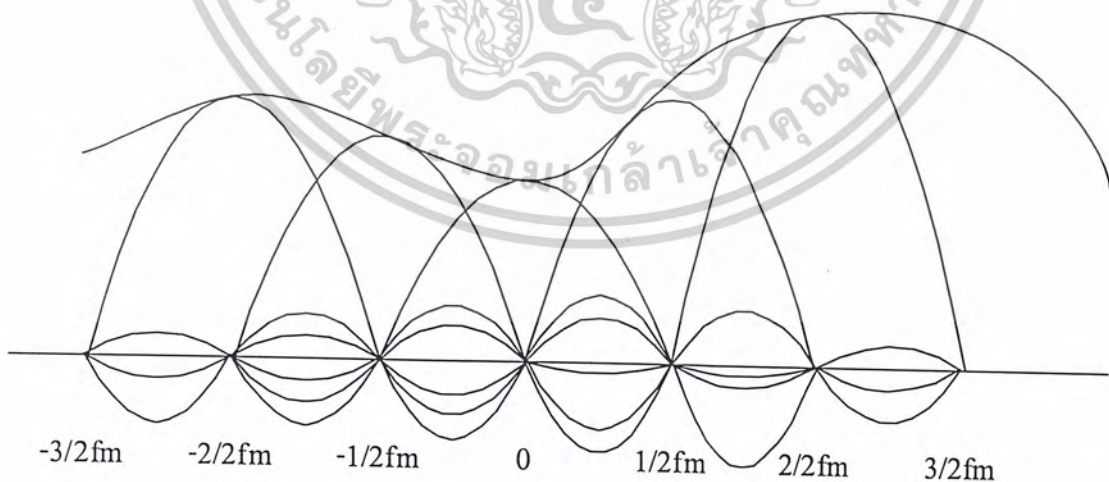
แทนสมการ 2.12 ในสมการ 2.10 จะได้

$$g(t) = \frac{1}{2fm} \sum_{k=-\alpha}^{\alpha} g\left(\frac{k}{2fm}\right) \int_{-fm}^{fm} e^{j2\pi f\left(\frac{t-k}{2fm}\right)} df \quad (2.13)$$

$$= \sum_{k=-\alpha}^{\alpha} g\left(\frac{k}{2fm}\right) \frac{\sin\left[2\pi fm\left(\frac{t-k}{2fm}\right)\right]}{2\pi fm\left(\frac{t-k}{2fm}\right)} \quad (2.14)$$

สมการที่ 2.14 แสดงหลักการสุ่มตัวอย่างว่า สัญญาณที่ถูกจำกัดแถบความถี่สามารถหาค่าได้จากค่าของตัวอย่าง $g(k/2f_m)$ ที่การสุ่มทุกๆ $1/2f_m$ วินาที และมีขนาดเป็น $\frac{\sin x}{x}$ เฉพาะที่เวลาสุ่มตัวอย่างของมันเท่านั้นขณะที่เวลาสุ่มตัวอย่างอื่นจะมีค่าเท่ากับศูนย์ และรูปที่ 2.16 แสดงการสร้างสัญญาณจากตัวอย่างในควิซต์โดยผ่านวงจรกรองความถี่ต่ำ

สัญญาณที่สร้างขึ้นใหม่



รูปที่ 2.16 การสร้างสัญญาณจากตัวอย่างในควิซต์โดยผ่านวงจรกรองความถี่ต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต่อไปแสดงให้เห็นว่าถ้าผ่านสัญญาณตัวอย่างเข้าไปยังวงจรกรองความถี่ต่ำแล้ว จะได้สัญญาณเดิมตามต้องการ สมมุติว่าสัญญาณถูกสุ่มตัวอย่างด้วยขบวนอิมพัลส์ และฟังก์ชันข้อมูลตัวอย่างดังรูปที่ 2.15

$$v(t) = \sum_{t=-\alpha}^{\alpha} g(IT) \delta(t-IT) \leq \frac{k}{2fm} \quad (2.15)$$

เมื่อผ่านวงจรกรองความถี่ต่ำที่มีทรานเฟอร์ฟังก์ชันจะได้

$$H(f) = \begin{cases} 1, & |f| < \frac{1}{2T} \\ 0, & |f| > \frac{1}{2T} \end{cases} \quad (2.16)$$

$$H(f) \Leftrightarrow h(t) = \frac{T \sin \frac{2\pi t}{2T}}{\frac{2\pi t}{2T}} \quad (2.17)$$

ซึ่งเท่ากับการคอนโวลูท $v(t)$ กับอิมพัลส์เรสปอนซ์ $h(t)$ ของวงจรกรองความถี่ต่ำ ดังนี้

$$V(f) \cdot H(f) \Leftrightarrow v(t) \otimes h(t)$$

ในที่นี้

$$\begin{aligned} v(t) \otimes h(t) &= \sum_{t=-\alpha}^{\alpha} g(IT) \delta(t-IT) \otimes h(t) \\ &= \sum_{t=-\alpha}^{\alpha} g(IT) h(t-IT) \end{aligned} \quad (2.18)$$

แทนสมการที่ 2.17 ในสมการ 2.18 จะได้

$$v(t) \otimes h(t) = T \sum_{t=-\alpha}^{\alpha} g(IT) \frac{\sin 2\pi \frac{(t-IT)}{2T}}{2\pi \frac{(t-IT)}{2T}} \quad (2.19)$$

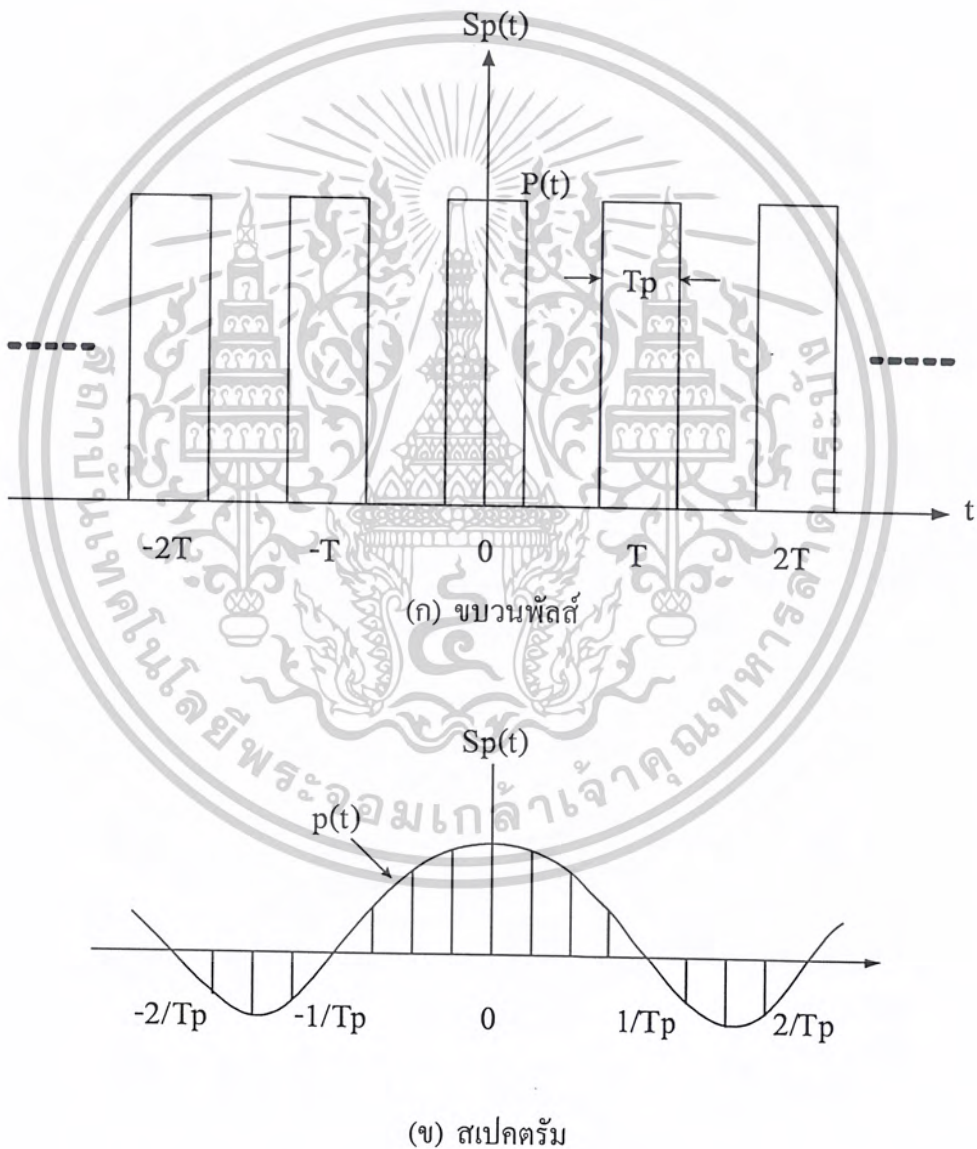
เมื่อเปรียบเทียบสมการ 2.19 กับสมการ 2.14 และช่วงห่างระหว่างตัวอย่าง $T \leq 1/2f_m$ จะได้

เทอมที่เป็นผลบวกในสมการที่ 2.19 เท่ากับสัญญาณ $g(t)$ ดังนั้นสมการที่ 2.19 จะได้

เอกสารนี้เป็นเอกสารที่สมวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v(t) \otimes h(t) = Tg(t) \tag{2.20}$$

จะได้ว่า ถ้าผ่านสัญญาณตัวอย่างไปยังวงจรกรองความถี่ต่ำ จะทำให้ได้สัญญาณเดิมกลับคืนมา ต่อไปจะแสดงการสร้างพัลส์แอมพลิจูดมอดูเลชัน (Pulse Amplitude Modulation) ที่เกิดจากการสุ่มตัวอย่างด้วยขบวนพัลส์ที่มีความกว้างแคบ ๆ สมมุติให้ $S_p(t)$ เป็นขบวนพัลส์ที่มีความกว้างแคบ ๆ ดังแสดงในรูปที่ 2.17 (ก) และสเปกตรัมของพัลส์ดังกล่าวแสดงในรูปที่ 2.17 (ข) ขบวนพัลส์สี่เหลี่ยม $S_p(t)$ สามารถแทนทางคณิตศาสตร์โดยการคอนโวลูทพัลส์เดี่ยว $p(t)$ ที่เกิดที่จุดกึ่งกลางของแกนเวลากับขบวนอิมพัลส์ $S(t)$



รูปที่ 2.17 ขบวนของพัลส์และสเปกตรัม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{aligned}
 S_p(t) &= p(t) \otimes s(t) = p(t) \otimes \sum_{t=-\alpha}^{\alpha} \delta(t-IT) \\
 &= \sum_{t=-\alpha}^{\alpha} p(t-IT)
 \end{aligned} \tag{2.21}$$

ในที่นี้

$$P(t) = \begin{cases} 1, & |t| \leq \frac{T_p}{2} \\ 0, & |t| > \frac{T_p}{2} \end{cases} \tag{2.22}$$

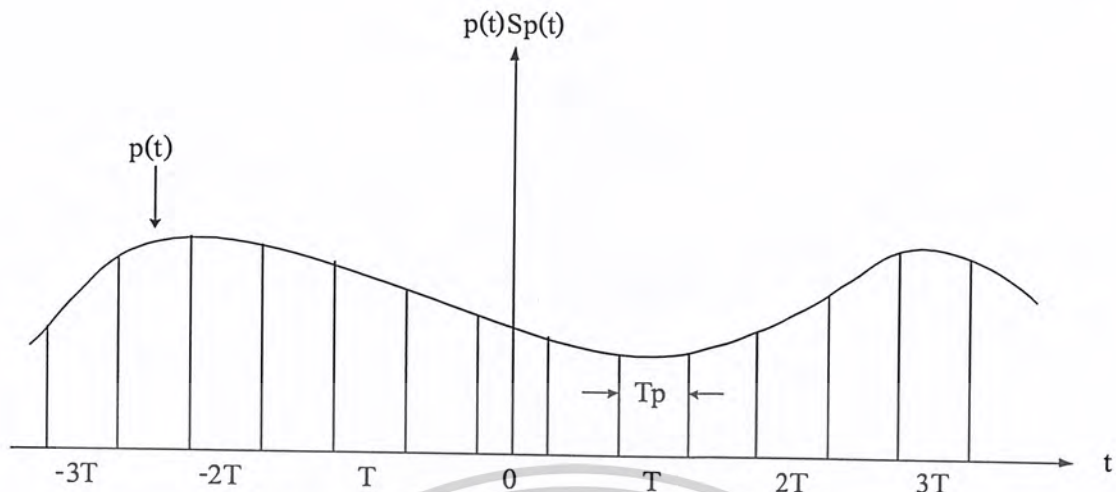
สเปกตรัมของพัลส์เดี่ยว $P(t)$ คือ $\frac{\sin x}{x}$ ที่มีจุดตัดกับแกนเวลาจุดแรกที่ $f = 1/T_p$

$$P(f) = T_p \left(\frac{\sin \pi f T_p}{\pi f T_p} \right) \tag{2.23}$$

สเปกตรัมของ $S_p(t)$ จะเท่ากับผลคูณของสเปกตรัมของพัลส์ $P(f)$ กับสเปกตรัมของอิมพัลส์ที่มีคาบเวลาสม่ำเสมอ $S(f)$ ดังนี้

$$\begin{aligned}
 S_p(f) &= P(f) \cdot S(f) = \frac{T_p}{T} \frac{\sin \pi f T_p}{\pi f T_p} \sum_{t=-\alpha}^{\alpha} \delta\left(f - \frac{k}{T}\right) \\
 &= \frac{T_p}{T} \sum_{t=-\alpha}^{\alpha} \frac{\sin\left(\frac{\pi k T_p}{T}\right)}{\frac{\pi k T_p}{T}} \delta\left(f - \frac{k}{T}\right)
 \end{aligned} \tag{2.24}$$

สเปกตรัมของ $S_p(f)$ แสดงในรูปที่ 2.17 (ข)



รูปที่ 2.18 คลื่น PAM ชนิดหัวมีภาพร่างตามสัญญาณเบสแบนด์

รูปคลื่นพัลส์แอมพลิจูดมอดูเลชัน $V_{pam}(t)$ นี้ได้จากการคูณคลื่นข่าวสาร $g(t)$ ด้วยขบวนพัลส์ $S_p(t)$

$$V_{pam}(t) = g(t) S_p(t) = g(t) p(t) \otimes s(t) \tag{2.25}$$

และสเปกตรัมของคลื่นพัลส์แอมพลิจูดมอดูเลชัน

$$V_{pam}(t) = G(f) \otimes S_p(f) = G(f) \otimes P(f)S(f) \tag{2.26}$$

ทางปฏิบัติพัลส์แอมพลิจูดมอดูเลชัน (PAM) ชนิดหัวมีภาพร่างตามสัญญาณเบสแบนด์ไม่เป็นที่นิยมใช้ เพราะเมื่อถูกเสียบรบกวนหรือเวลาผ่านมีขั้วที่มีมีความเพี้ยนแล้วหัวของพัลส์ชนิดนี้ยากแก่การรักษาขนาดเดิมเอาไว้ได้ทำให้เกิดการผิดพลาดในการรับได้ง่าย จึงนิยมใช้พัลส์แอมพลิจูดมอดูเลชันชนิดหัวแบน (Flat-Top) แทน พัลส์แอมพลิจูดมอดูเลชันชนิดหัวแบนความสูงของพัลส์ได้จากค่าของตัวอย่างที่จุดใดจุดหนึ่งภายใน ความกว้างของพัลส์ตามปกติ จะจับจุดกึ่งกลางหรือจุดเริ่มต้นของพัลส์ การกำจัดหัวพัลส์ที่มีภาพร่างตามสัญญาณเบสแบนด์ให้เป็นหัวพัลส์แบบนี้ทำให้วงจรมีความคล่องตัวสูงขึ้นและทำได้ง่ายขึ้น อีกทั้งสามารถลดความไวต่อเสียบรบกวนและความเพี้ยนได้ดี วงจรที่สร้างสัญญาณพัลส์แอมพลิจูดมอดูเลชันชนิดหัวแบนนี้ใช้สัญญาณเปิดประตู (Gating Signal) ซึ่งเป็นขบวนพัลส์ที่มีความกว้างแคบ ๆ และมีวงจรยึดสัญญาณต่อเข้ากับวงจรสุ่มตัวอย่าง

รูปที่ 2.19 แสดงสัญญาณข่าวสารหรือสัญญาณเบสแบนด์ที่ถูกสุ่มตัวอย่างด้วยขบวนอิมพัลส์ $S(t)$ แล้วได้ฟังก์ชันข้อมูลตัวอย่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

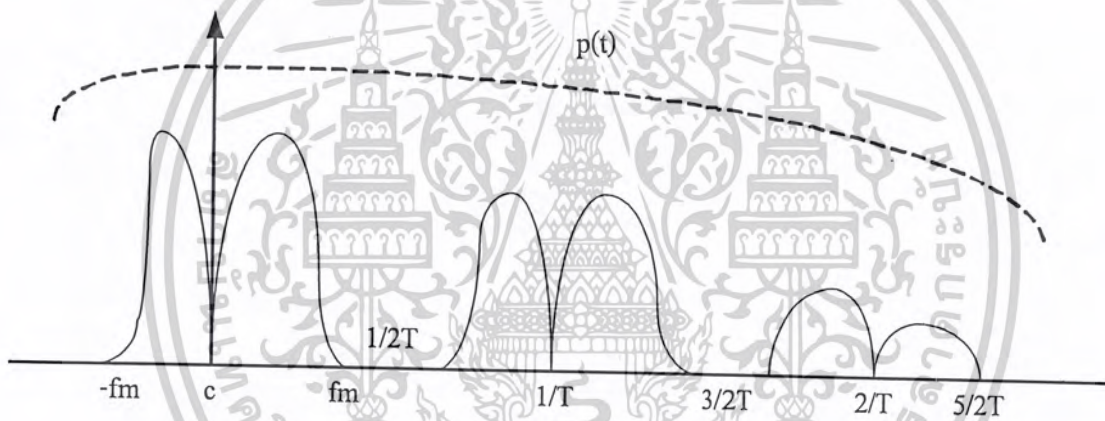
$$v(t) = g(t)s(t) = \sum_{t=-\alpha}^{\alpha} g(t) \delta(t-IT) \quad (2.27)$$

ฟังก์ชันนี้เมื่อคอนโวลูทกับพัลส์สี่เหลี่ยม $p(t)$ สมการที่ 22 จะได้คลื่นพัลส์แอมพลิจูดมอดูเลชันชนิดหัวแบน ดังนี้

$$V_{\text{pam}}(t) = v(t) \otimes p(t) = [\alpha(t)s(t)] \otimes p(t) \quad (2.28)$$

สเปกตรัมของคลื่นพัลส์แอมพลิจูดมอดูเลชันได้จากฟูเรียร์ทรานส์ฟอร์มสมการที่ 2.28

$$V_{\text{pam}}(f) = V(f)P(f) = [G(f) \otimes s(f)]P(f) \quad (2.29)$$



รูปที่ 2.19 พัลส์แอมพลิจูดมอดูเลชันชนิดหัวแบนเมื่อผ่านวงจรกรองความถี่ต่ำ

จากรูปที่ 2.19 จะเห็นว่าภาพคลื่นพัลส์แอมพลิจูดมอดูเลชันชนิดหัวแบน จะเขียนจากเอ็นเวลโลป (Envelope) เดิมของสัญญาณเบสแบนด์เล็กน้อย เมื่อผ่านวงจรกรองความถี่ต่ำจะได้ข่าวสารเดิมหรือสัญญาณเบสแบนด์กลับคืนที่มีความเพี้ยนเล็กน้อย อย่างไรก็ตามถ้าใช้พัลส์สี่เหลี่ยมที่มีความกว้างแคบความเพี้ยนนี้ก็อาจไม่ต้องคำนึงถึงได้

พัลส์แอมพลิจูดมอดูเลชัน (PAM) เป็นระบบพัลส์มอดูเลชันพื้นฐานที่จะนำไปใช้สร้างพัลส์มอดูเลชันอื่นๆ เช่น พัลส์คิวเรชั่นมอดูเลชัน (Pulse duration modulation) , พัลส์โพสิชันมอดูเลชัน (Pulse position modulation) และพัลส์โค้ดมอดูเลชัน (Pulse code modulation) จึงมีความสำคัญยิ่งต่อการศึกษา และทำความเข้าใจในหลักการสร้างพัลส์มอดูเลชันชนิดอื่นๆ ได้ดีขึ้น นอกจากนี้พัลส์แอมพลิจูดมอดูเลชันที่มอดูเลทกับคลื่นพาห์ด้วยวิธีการเอฟเอ็ม (PAM-FM) เคยใช้อย่างกว้างขวางในการส่งสัญญาณรุ่นแรก ๆ ของสหรัฐอเมริกาอีกด้วย

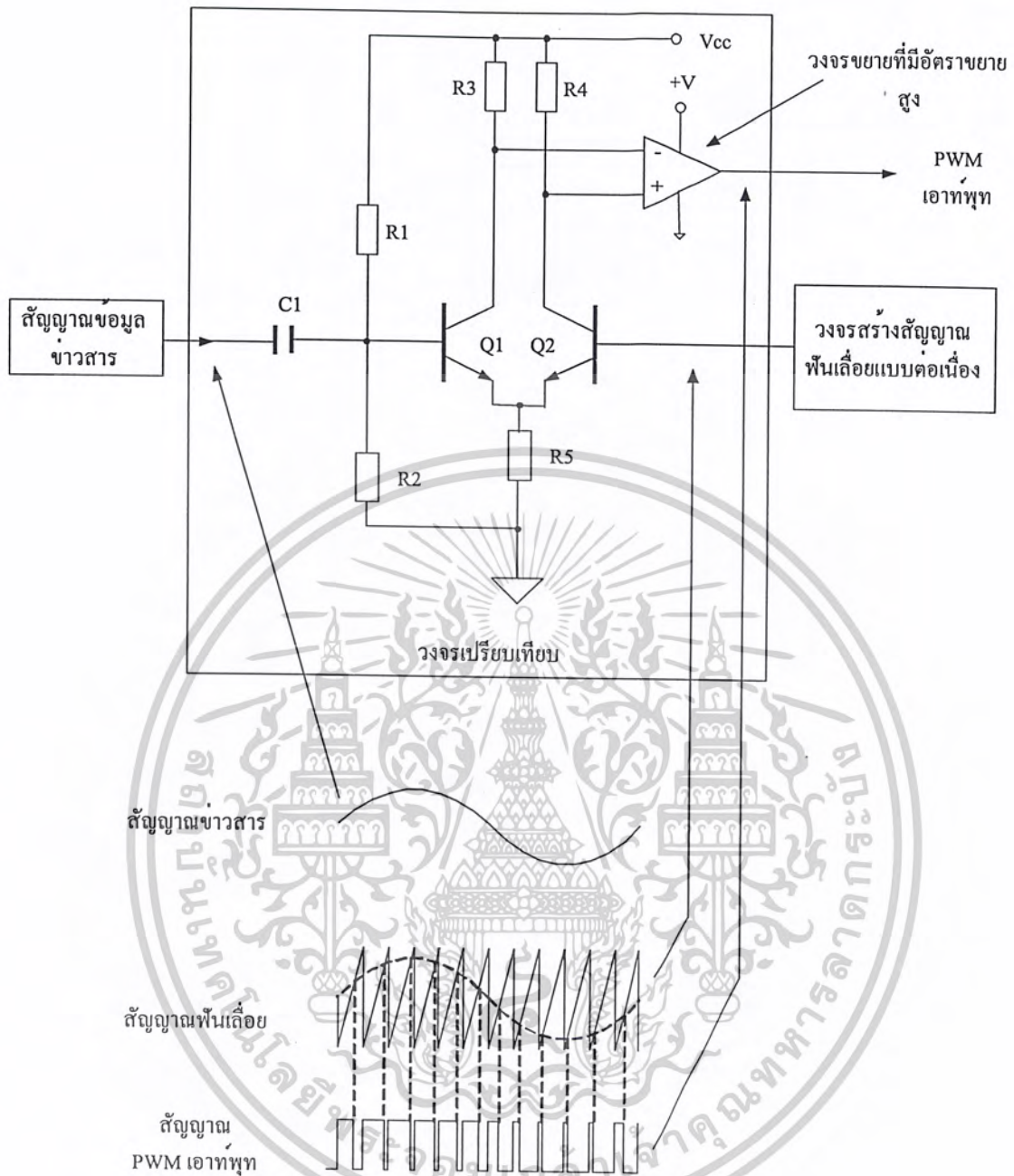
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 วงจรมอดูเลททางความกว้างของพัลส์หรือพัลส์วิดมอดูเลชัน

วงจรมอดูเลททางความกว้างของพัลส์ ความกว้างของพัลส์จะแบ่งตามขนาดของสัญญาณขาเข้า นั่นคือถ้าหากว่าสัญญาณขาเข้ามีแอมพลิจูดสูงขึ้น ความกว้างของพัลส์ก็กว้างขึ้น วงจรที่ใช้สร้างวงจรมอดูเลททางความกว้างของพัลส์แบบง่ายวิธีหนึ่งแสดงให้เห็นดังรูปที่ 2.20

ถ้าพิจารณาเป็นบล็อก ๆ แล้วเราสามารถแยกบล็อกการมอดูเลทสัญญาณทางความกว้างของพัลส์ออกเป็นสามส่วนคือ ส่วนขยายสัญญาณขาเข้า ส่วนวงจรเปรียบเทียบ และส่วนวงจรสร้างสัญญาณลาดฟันเลื่อย เอาท์พุทที่ได้จากการเปรียบเทียบของสัญญาณอินพุทสองส่วนคือ สัญญาณขาเข้า และสัญญาณลาดฟันเลื่อย จากรูปสัญญาณเราจะเห็นว่า เมื่อสัญญาณขาเข้ามีค่ามากกว่าสัญญาณลาด เอาท์พุทที่ได้จะมีแรงดัน +V ถ้าหากว่าสัญญาณลาดมีค่ามากกว่าสัญญาณขาเข้า เอาท์พุทที่ได้จะมีแรงดันประมาณกราวด์

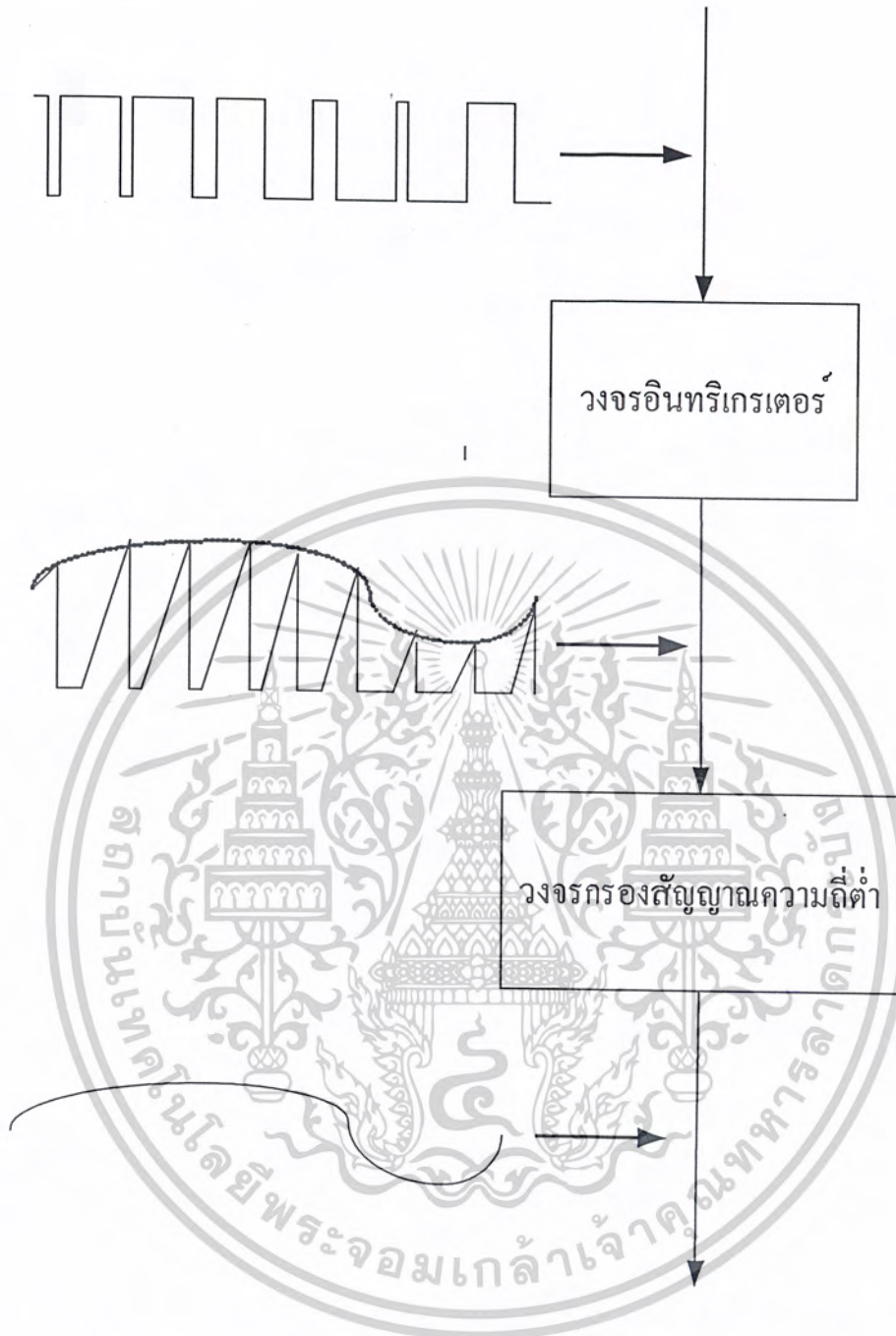




รูปที่ 2.20 วงจรมอดูเลททางความกว้างของพัลส์

ดูจากวงจรทรานซิสเตอร์ Q1 และ Q2 เป็นทรานซิสเตอร์ที่คัปปลิงกันทางอิมิตเตอร์ โดยปกติทรานซิสเตอร์ Q1 จะได้รับการไบแอสให้นำกระแสด้วยความต้านทาน R1 และ R2 สัญญาณข้อมูลข่าวสารจะผ่านตัวเก็บประจุ C1 เข้ามายังเบสของทรานซิสเตอร์ Q1 นั่นคือแรงดันที่เบสของทรานซิสเตอร์ Q1 จะมีแรงดันที่ประกอบด้วยไฟตรงไบแอสกับแรงดันไฟสลับของสัญญาณข่าวสาร ส่วนสัญญาณลาตจะป้อนเข้ามายังเบสของ โดยตรง Q1 และ Q2 ทำหน้าที่เป็นวงจรขยายสูงเป็นตัวช่วยในการขยายอีกต่อหนึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.21 บล็อกไดอะแกรมแสดงการคิมอดูเลชันพัลส์วิดมอดูเลชัน

ในปัจจุบันเรามีไอซีหลายเบอร์ด้วยกันที่สามารถดัดแปลงเป็นวงจรมอดูเลชันทางความกว้างได้โดยตรง และมีประสิทธิภาพดีมาก

การคิมอดูเลชันมอดูเลชันทางความกว้างของพัลส์ กระทำได้โดยการเปลี่ยนแปลงสัญญาณทางความกว้างนี้ให้เป็นการแปรค่าทางแอมปริจูดเสียก่อน แล้วจึงใช้วงจรมอดูเลชันความถี่ต่ำผ่านเป็นตัวดีเทกต์ บล็อกไดอะแกรมของวงจรมอดูเลชันแสดงให้ดังรูป

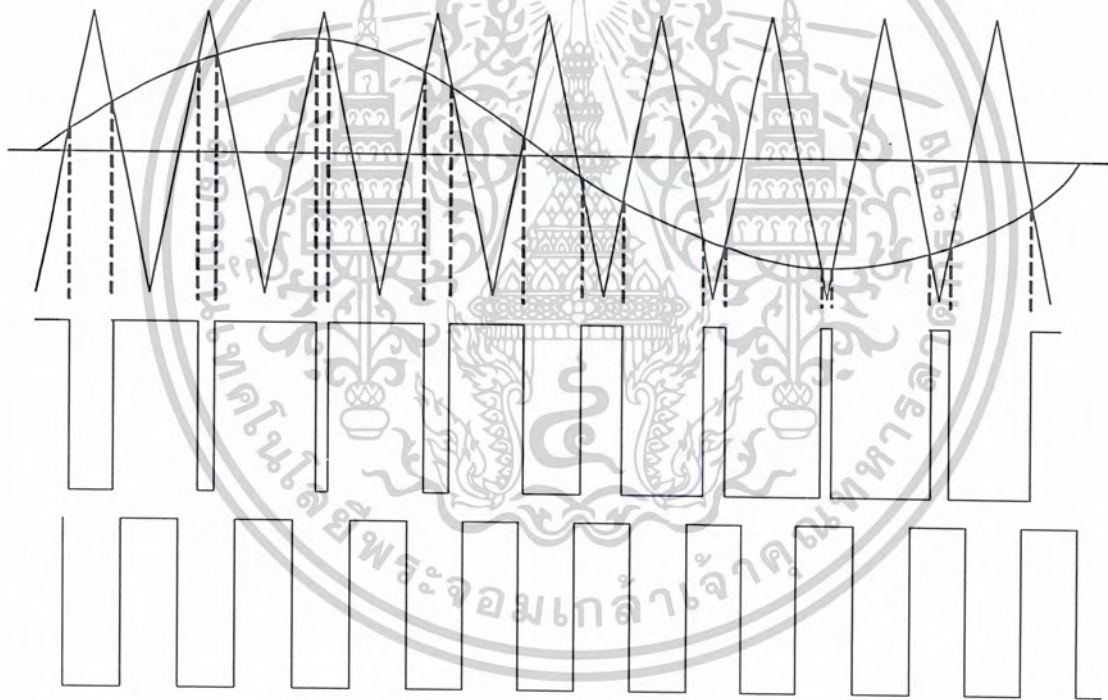
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยปกติวงจรมอดูเลเตอร์จะทำหน้าที่แปรสัญญาณพัลส์ให้เป็นสัญญาณลาด โดยถ้าหากว่าความกว้างของพัลส์มีค่ามาก ส่วนสูงของสัญญาณลาดก็มีค่ามากด้วย เมื่อนำเอาสัญญาณมอดูเลททางความกว้างของพัลส์ผ่านวงจรมอดูเลเตอร์เราจะได้รับสัญญาณลาดที่มีแอมพลิจูดเปลี่ยนแปลงตามสัญญาณข่าวสาร

2.5.1 Linear Modulation

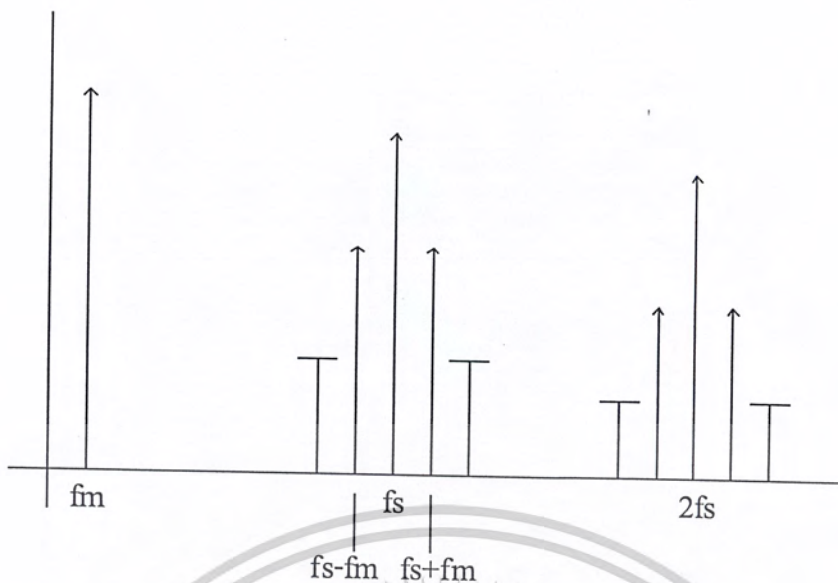
เป็นวิธีการมอดูเลชันที่ง่ายที่สุด จะอธิบายเกี่ยวกับเวลาเฉลี่ยได้เป็นอย่างดีในการมอดูเลชันจากการกระทำนี้จะทำให้ง่ายต่อการคิมอดูเลชันด้วย

การมอดูเลชันสัญญาณสามารถทำได้โดยผ่าน low-pass filter สำหรับสัญญาณความถี่ต่ำ สัญญาณเดียวจะมอดูเลชันทางความกว้างโดยการผสมความถี่ (f_s) จะแสดงสเปกตรัมได้ดังรูปที่ 2.23 จะเห็นว่าเมื่อผ่าน low-pass filter แล้วจะสามารถแยก f_m ออกได้



รูปที่ 2.22 Unmodulation, sine modulated pulses

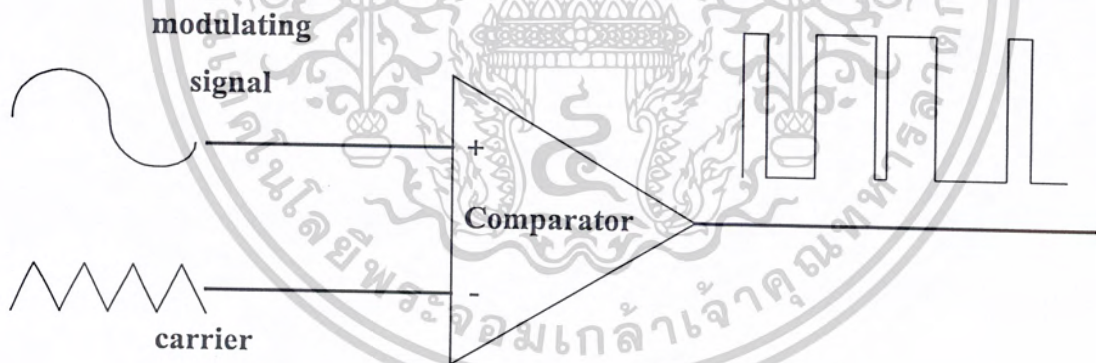
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.23 Spectra of PWM

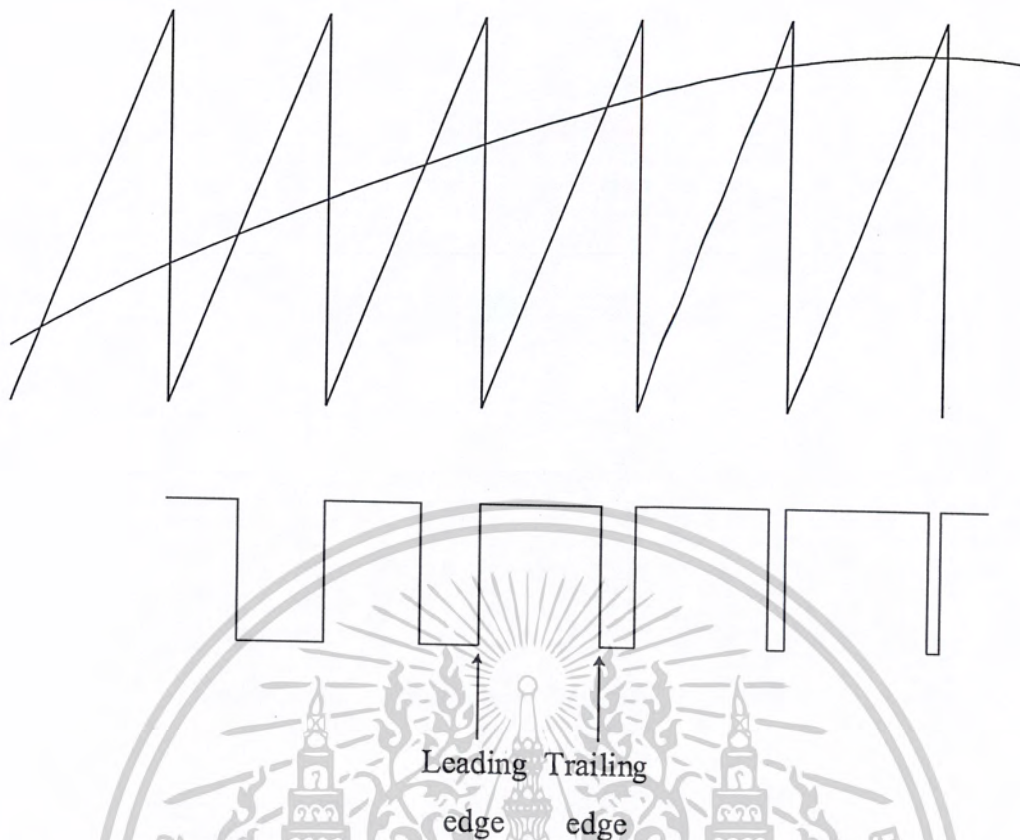
2.5.2 Sawtooth PWM

รูปแบบอนาล็อกที่ง่ายในการรวมความถี่ที่สร้าง PWM โดยการเปรียบเทียบรูปคลื่นกับ sawtooth ดังรูปที่ 2.24 จะเห็นว่า output ที่ได้จะสูงไม่เกินสัญญาณ sawtooth



รูปที่ 2.24 Sine Sawtooth PWM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

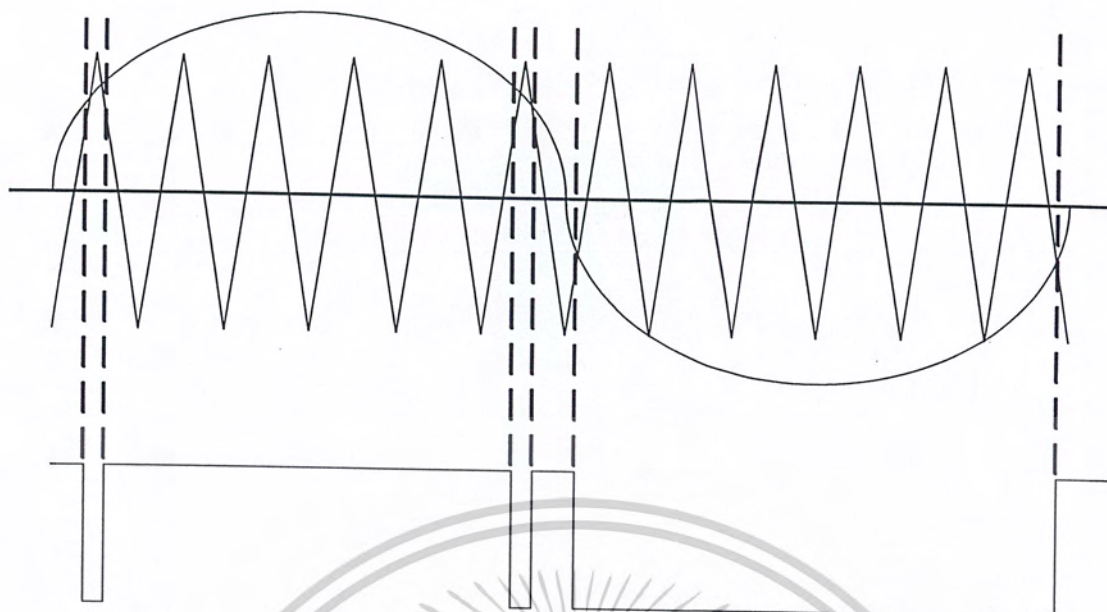


รูปที่ 2.25 Trailing Edge modulation

2.5.3 Modulation Depth

สำหรับการมอดูเลชันกลับเฟสโดยการเปรียบเทียบกับ sawtooth ขนาด -2 ถึง $+2$ และ สามเหลี่ยม -1 ถึง $+1$ เป็นความสัมพันธ์แบบเชิงเส้นระหว่างสัญญาณ input และค่าเฉลี่ยของ output จะเกิดการสูญหายไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

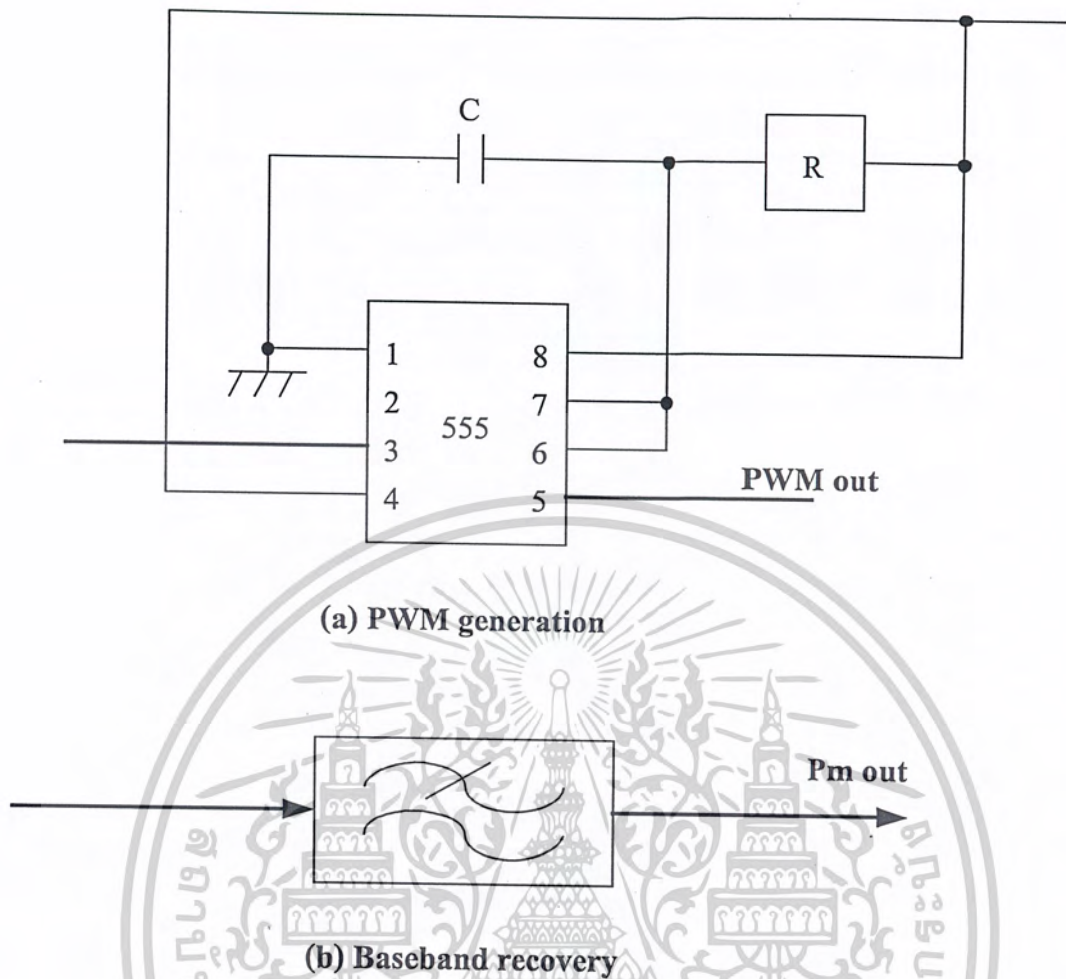


รูปที่ 2.26 Saturated Pulse Width Modulation

2.5.4 Generation and Recovery

PWM ถูกสร้างโดย pulse จำนวนหนึ่ง โดยใช้แรงดันไฟฟ้าเป็นตัวควบคุมและให้ output เป็น pulse width ดังรูปที่ 2.27

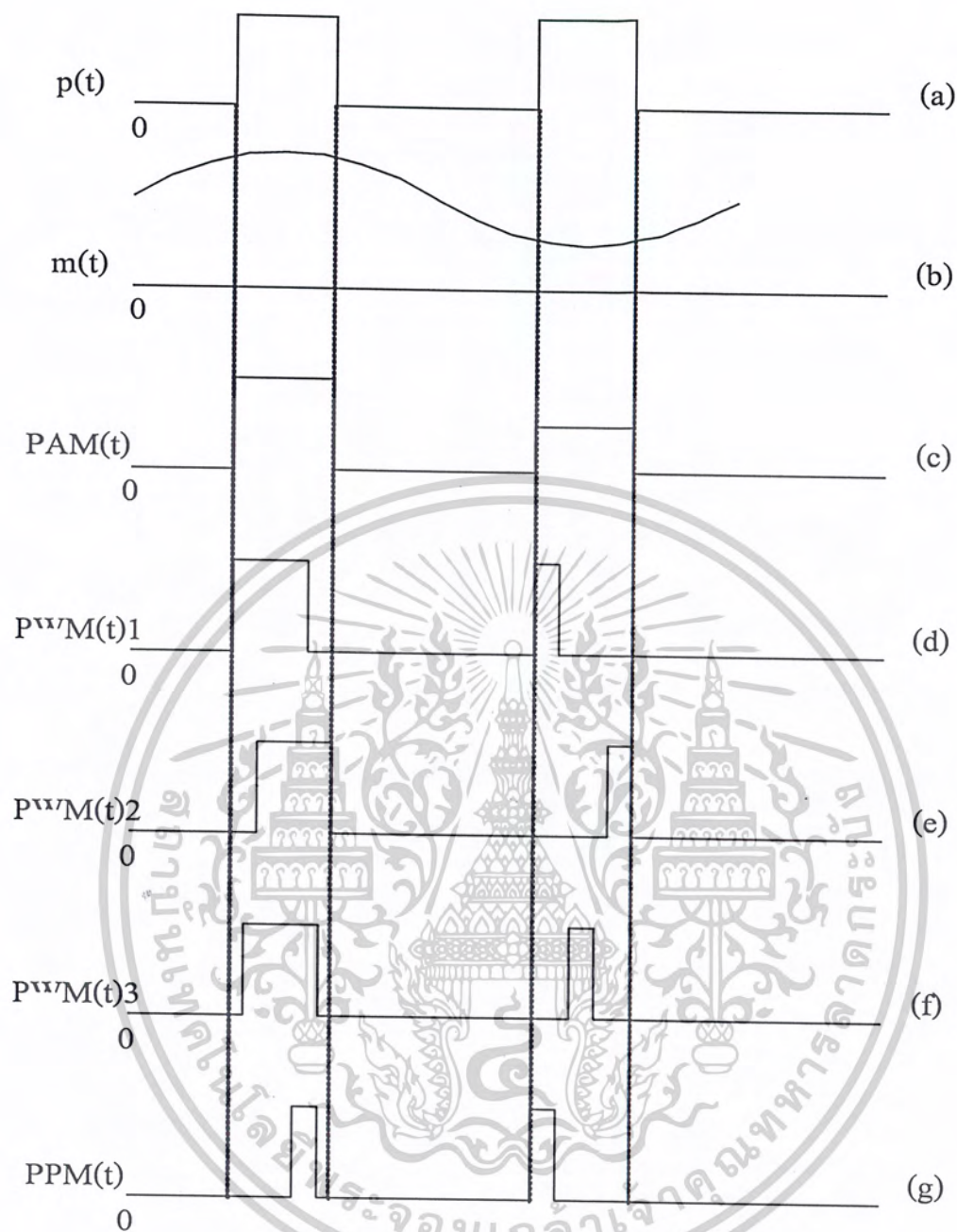
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.27 Outline of PWM generation and recovery

2.6 พัลส์โพสิชันมอดูเลชัน (Pulse Position Modulation , PPM)

พัลส์โพสิชันมอดูเลชัน (Pulse Position Modulation , PPM) เป็นการมอดูเลชันที่ใช้หลักการเปลี่ยนตำแหน่งของพัลส์โดยที่ระยะความกว้างของพัลส์คงที่ ซึ่งเป็นการมอดูเลชันรูปแบบหนึ่งของการมอดูเลชันแบบพัลส์ไทม์มอดูเลชัน (Pulse Time Modulation , PTM) และอีก 3 วิธีคือการมอดูเลชันแบบพัลส์วีดส์มอดูเลชัน (PWM) ซึ่งจะกำหนดให้ขอบขาขึ้น, ขอบขาลง หรือจุดกึ่งกลาง ของสัญญาณคงที่และเปลี่ยนช่วงกว้างของพัลส์ตามการมอดูเลชัน



(a) Sampling carrier pulse

(b) สัญญาณ Modulation

(c) สัญญาณ PAM

(d) สัญญาณ Lead edge P^wM

(e) สัญญาณ Trail edge P^wM

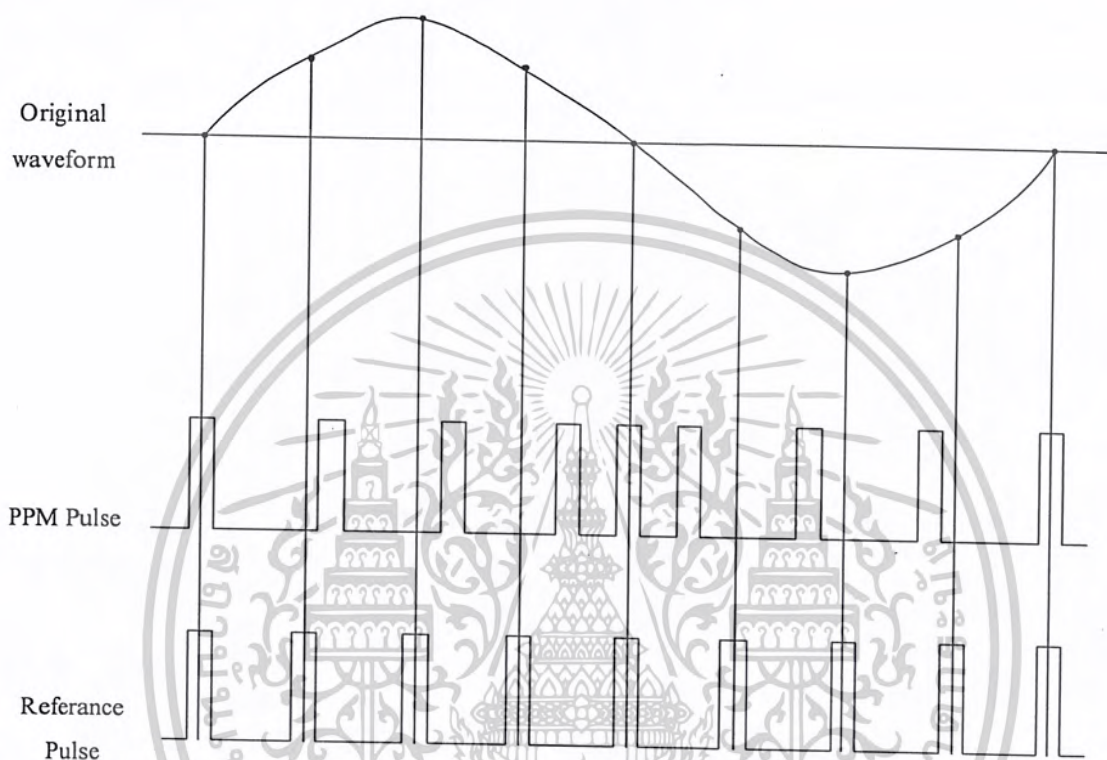
(f) สัญญาณ P^wM Symmetrical

(g) สัญญาณ PPM

รูปที่ 2.28 สัญญาณต่างๆ ในระบบ PWM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณ PPM มีตำแหน่งของพัลส์สัมพันธ์กับระดับอ้างอิง โดยสามารถเปลี่ยนแปลงให้ สอดคล้องกับขนาดของสัญญาณที่จะนำมาถอดเลขขึ้น และโดยเฉพาะสัญญาณ PPM มีสัญญาณรบกวนน้อยจึงเหมาะกับการเปลี่ยนแปลงขนาด เพราะการเปลี่ยนแปลงขนาดมีสาเหตุจากสัญญาณรบกวน ทำให้ได้ภาพสัญญาณพัลส์ที่รับเข้ามาอาจถูกตัดออกไปได้

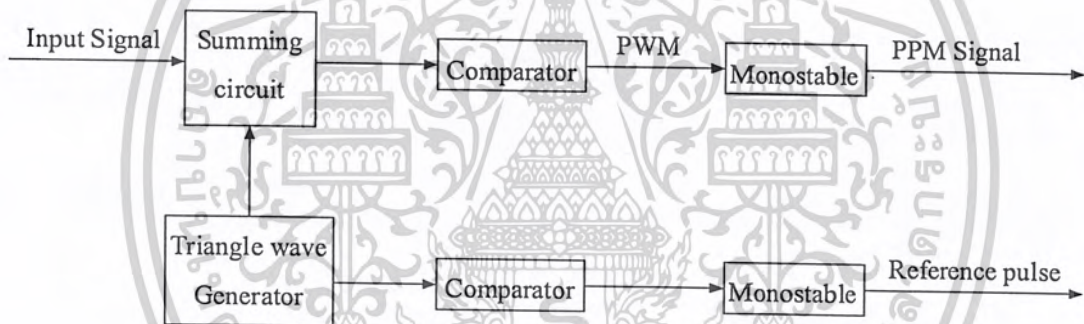


รูปที่ 2.29 สัญญาณพัลส์ PPM และสัญญาณพัลส์อ้างอิง

รูปที่ 2.29 แสดงรูปพัลส์การมอดูเลชันแบบ PPM ถ้าสังเกตที่สัญญาณพัลส์อ้างอิงจะเห็นว่าสัญญาณพัลส์ PPM จะถูกเปรียบเทียบด้วยส่วนที่เกี่ยวกับสัญญาณพัลส์อ้างอิง คือ ช่วงที่สัญญาณเป็นครึ่งบวกสัญญาณพัลส์ PPM จะเกิดหลังสัญญาณพัลส์อ้างอิง และในช่วงครึ่งลบสัญญาณพัลส์ PPM จะเกิดขึ้นก่อนสัญญาณพัลส์อ้างอิง ซึ่งหมายความว่าตำแหน่งของสัญญาณพัลส์ PPM จะถูกเปลี่ยนแปลงโดยขนาดของสัญญาณที่นำเข้ามาถอดเลขขึ้น

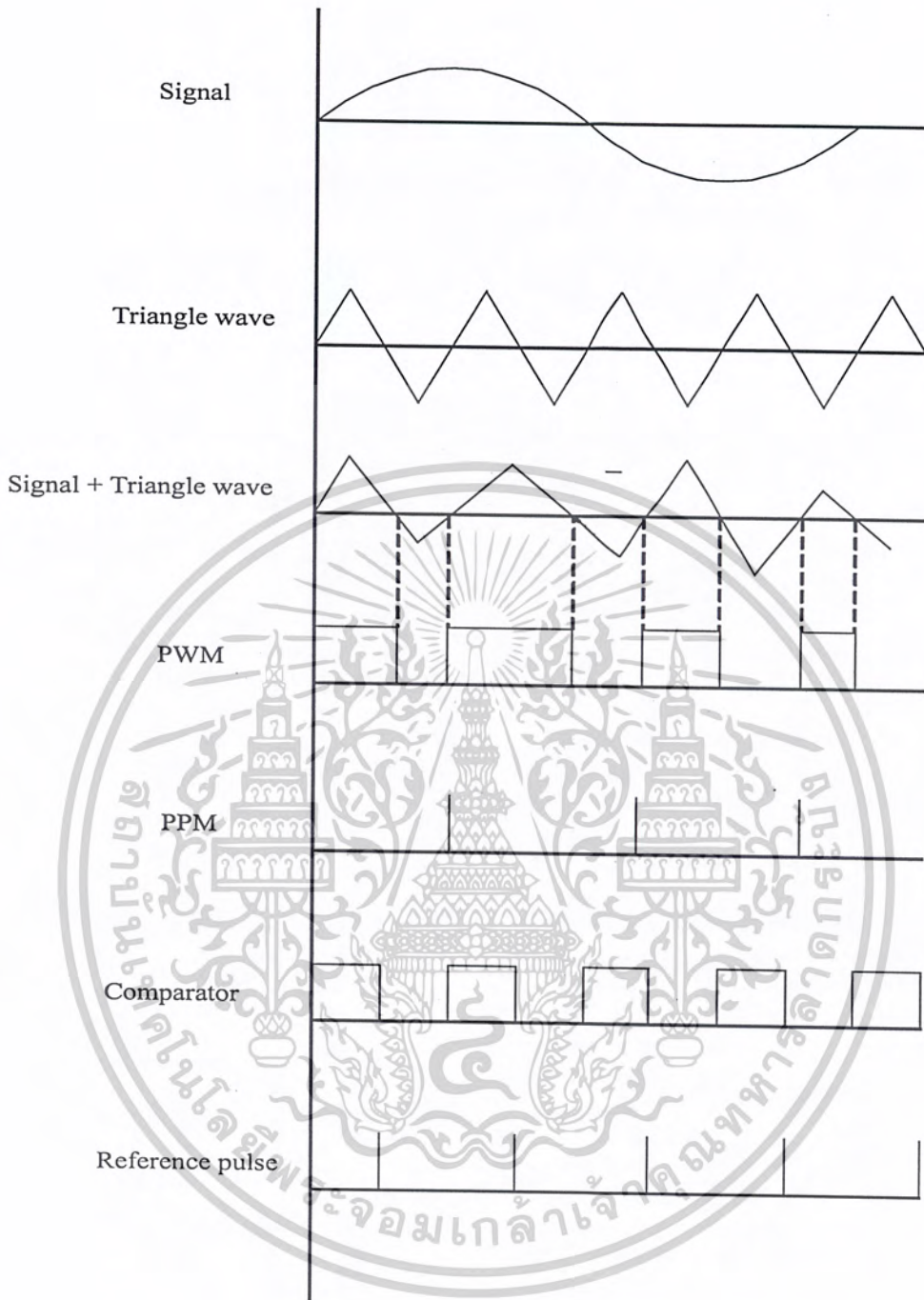
2.6.1 การสร้างสัญญาณ PPM (PPM Modulation)

รูปที่ 2.30 แสดงบล็อกไดอะแกรมการสร้างสัญญาณ PPM ซึ่งทำได้โดยการนำสัญญาณข้อมูลอินพุต $m(t)$ รวมกับสัญญาณรูปสามเหลี่ยม $R(t)$ โดยวงจรบวกสัญญาณซึ่งทำให้ได้สัญญาณผลรวม $R(t)+m(t)$ เมื่อได้สัญญาณที่ผ่านการรวมแล้วจึงนำสัญญาณที่ได้เข้าสู่วงจรเปรียบเทียบสัญญาณเพื่อสร้างสัญญาณพัลส์ PWM ซึ่งเป็นสัญญาณที่มีการเปลี่ยนความกว้างของพัลส์ตามระดับที่ตัดกับระดับอ้างอิงที่วงจรเปรียบเทียบสัญญาณ เมื่อได้สัญญาณ PWM แล้วจึงผ่านสัญญาณที่ได้เข้าสู่วงจรโมโนสเตเบิลเพื่อใช้สร้างสัญญาณ PPM ต่อไป ส่วนสัญญาณพัลส์อ้างอิงใช้สัญญาณรูปคลื่นสามเหลี่ยมในการสร้าง โดยผ่านสัญญาณสามเหลี่ยมไปยังวงจรเปรียบเทียบแรงดัน โดยให้ระดับอ้างอิงอยู่ที่ศูนย์โวลต์ ผลการเปรียบเทียบทำให้ได้สัญญาณพัลส์ที่มีความกว้างเท่ากัน และการสร้างสัญญาณพัลส์อ้างอิงใช้ขอบขาขึ้นของรูปพัลส์ที่ได้จากการสร้าง โดยการผ่านสัญญาณพัลส์ที่ได้เข้าสู่วงจรโมโนสเตเบิล เพื่อสร้างสัญญาณพัลส์ที่มีความกว้างของพัลส์คงที่และมีคาบเวลาของแต่ละพัลส์ที่แน่นอน



รูปที่ 2.30 บล็อกไดอะแกรมการสร้างสัญญาณ PPM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

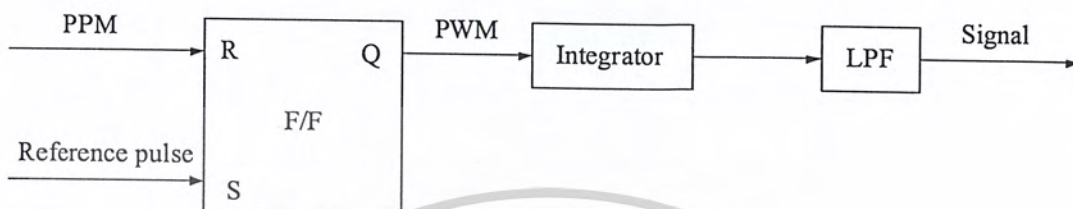


รูปที่ 2.31 การมอดูเลชันสัญญาณ PPM

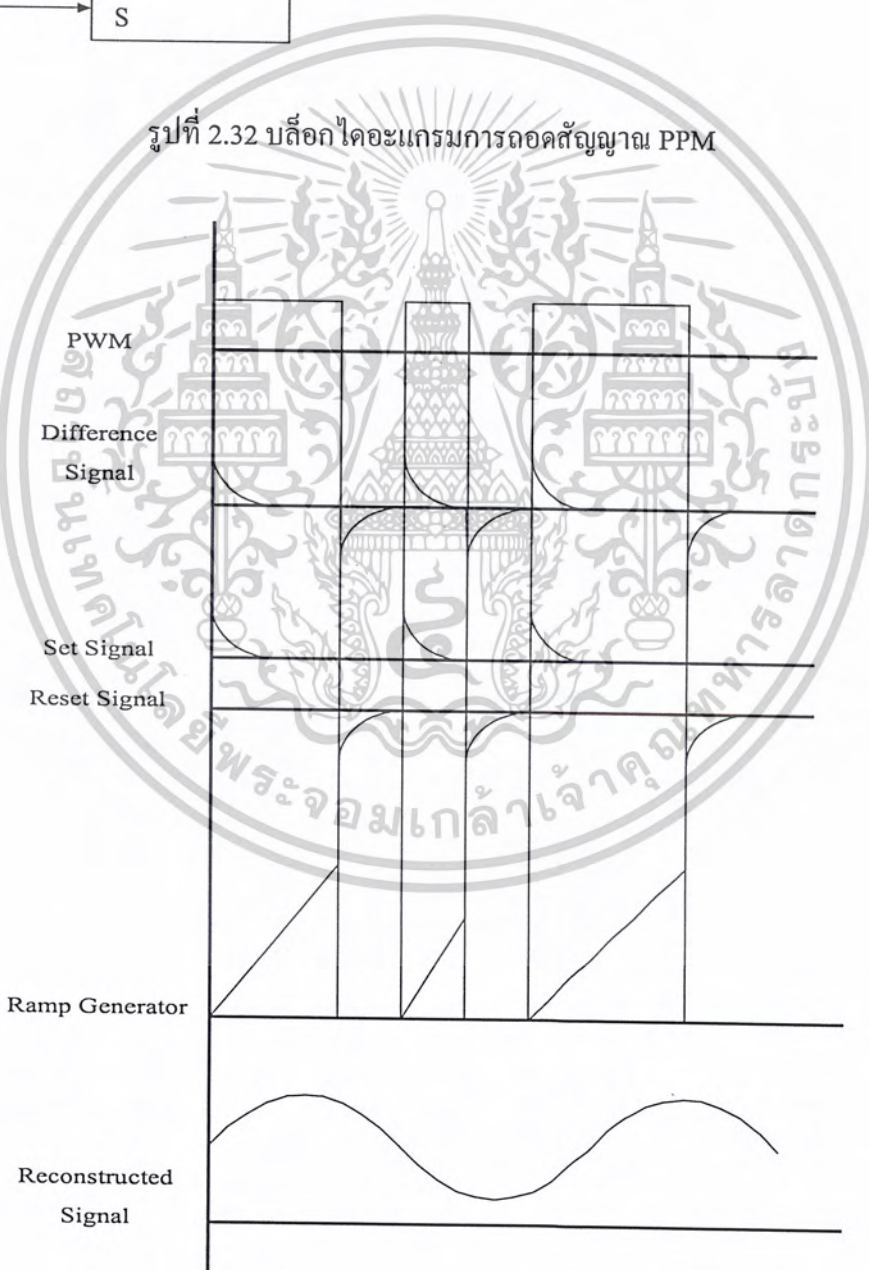
2.6.2 การถอดสัญญาณ PPM (PPM Demodulation)

รูปที่ 2.32 แสดงบล็อกไดอะแกรมการถอดสัญญาณ PPM โดยใช้สัญญาณพัลส์ PPM และสัญญาณพัลส์อ้างอิงในการสร้างสัญญาณ PWM กลับคืนก่อน โดยการใช้ไอซีฟลิปฟลอป โดยสัญญาณพัลส์อ้างอิงจะเป็นสัญญาณในการรีเซ็ตและสัญญาณพัลส์ PPM จะเป็นสัญญาณในการรีเซ็ต ซึ่งผลที่ได้จะทำให้เกิดสัญญาณ PWM ขึ้น จากนั้นจึงผ่านสัญญาณ PWM เข้าสู่วงจรการเปลี่ยน
 เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น ไม่สามารถนำออกจำหน่าย การค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณ PWM เป็นสัญญาณ PAM เพื่อใช้วิธีของการรับสัญญาณ PAM Demodulation สร้างสัญญาณข้อมูลอินพุตกลับคืนมา การถอดสัญญาณ PAM ใช้วงจรรีเซ็ตที่เกเรเตอร์ที่กำหนดให้มีความชันคงที่ให้เป็นวงจรรสร้างสัญญาณ PAM และสัญญาณพัลส์ PPM จะรีเซ็ตสัญญาณจากวงจรรีเซ็ตที่เกเรเตอร์เมื่อสัญญาณที่ได้มีค่าสูงสุดและวงจรรีเซ็ตจะเริ่มสร้างสัญญาณใหม่เมื่อมีสัญญาณพัลส์อ้างอิงเข้ามาอีก



รูปที่ 2.32 บล็อกไดอะแกรมการถอดสัญญาณ PPM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 2.33 การถอดสัญญาณ PPM อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สมมติให้ $s(t)$ เป็นสัญญาณที่มอดูเลชันกับสัญญาณรูปพัลส์สี่เหลี่ยม จึงสามารถอธิบายทางสมการทางคณิตศาสตร์ดังนี้

$$\text{PAM} : x(t) = \sum_{n=-\alpha}^{\alpha} [s(nT)+K] \text{rect} \left[\frac{t - nT}{\tau} \right]$$

เมื่อ $K \geq |s(t)|_{\max}$ เป็นค่าคงที่ซึ่งเพิ่มจนถึงสัญญาณ $S(t)$ เพื่อป้องกันไม่ให้สัญญาณพัลส์กลายเป็นสัญญาณด้านลบและค่า τ คือ ขนาดความกว้างของพัลส์และค่า T คือ คาบเวลาของพัลส์

$$\text{PWM} : x(t) = \sum_{n=-\alpha}^{\alpha} \text{rect} \left[\frac{t - nT}{\tau} \right]$$

$$\tau = \tau(s) = \alpha s(nT) + K$$

ในที่นี้ τ (Pulse Width) จะแปรผันตาม $s(nT)$ ซึ่งจำเป็นในการเลือกค่า K ในช่วง $0 < \tau < T$ นั่นคือ

$$K \geq \alpha |s(t)|_{\max}$$

$$\text{PPM: } K + \alpha |s(t)|_{\max} \leq T$$

$$x(t) = \sum_{n=-\alpha}^{\alpha} \text{rect} \left[\frac{t - nT - \alpha}{\tau} \right]$$

$$\alpha = \alpha s(nT)$$

ตำแหน่งของพัลส์จะแปรผันตาม $s(nT)$ และการเคลื่อนที่สูงสุด ต้องมีค่าน้อยกว่า $\frac{1}{2}(T-T)$ นั่นคือ

$$\alpha |s(t)|_{\max} < \frac{1}{2}(T-T)$$

มีความคลาดเคลื่อนเกิดขึ้นน้อย ๆ ที่พัลส์ผลลัพธ์เหล่านี้ ซึ่งพัลส์ผลลัพธ์ของ PWM ได้แสดงเป็นสัดส่วนต่อกัน บ่อยครั้งที่ขอขาขึ้นจะถูกกำหนดไว้ให้คงที่ และขอขาลงจะถูกมอดูเลชันเท่านั้น พัลส์ผลลัพธ์ของสัญญาณ PPM จะเป็นแบบสองขั้ว ในความหมายว่า ระดับสัญญาณด้านลบเป็นผลให้เกิดพัลส์ที่นำหน้าสัญญาณพัลส์อ้างอิง ในทางปฏิบัติสัญญาณพัลส์ PPM จะเป็นแบบขั้วเดียวเมื่อเปรียบเทียบกับสัญญาณพัลส์อ้างอิง

ความต้านทานต่อสัญญาณรบกวนจะยิ่งมากถ้าสัญญาณพัลส์เป็นแบบสัญญาณสี่เหลี่ยมซึ่งจะเห็นได้ว่าสัญญาณรบกวนไม่มีผลในช่วงเวลาที่ขึ้นและลงของสัญญาณ ในการปฏิบัติสัญญาณพัลส์ไม่สามารถเป็นสัญญาณสี่เหลี่ยมได้ เพราะความกว้างของสัญญาณที่ของสัญญาณต่าง ๆ ได้ถูกเอกลสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่ออนุญาตให้ใช้ประโยชน์ในการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จำกัดไว้ ดังนั้นสัญญาณพัลส์จึงถูกระทบกระเทือนทางขนาดเป็นส่วนมาก โดยผลของสัญญาณรบกวนแสดงดังรูปที่ 2.34 สมมติให้เครื่องรับกำหนดช่วงเวลามาถึงของพัลส์โดยสังเกตขณะที่ขอบขา ลงของพัลส์ผ่านจุดที่กำหนดไว้แน่นอน (โดยปกติจะตั้งค่าไว้ที่ครึ่งหนึ่งของขนาดของพัลส์) วงจรที่ กำหนดจุดนั้น ๆ คือ slicing circuit และเรียกจุดนั้นๆว่าระดับ slicing level จะสังเกตเห็นว่าช่วงเวลา ที่มาถึงของสัญญาณที่เหลื่อม จะไม่ถูกระทบจากสัญญาณรบกวนนานเท่าที่ขนาดของ สัญญาณรบกวนต่ำกว่า slicing level อย่างไรก็ตามสำหรับพัลส์ที่มีความชันจำกัดจะมีค่าความผิดพลาดเป็นอัตราส่วนซึ่งกันและกันกับความชันของขอบขา ลง การแสดงว่าความชันแปรผันตาม ความกว้างนั้นให้พิจารณา Unit Amplitude Gaussian Pulse ต่อไปนี้

$$s(t) = e^{-\pi B^2 t^2}$$

Fouries Transform : $s(f) = \frac{1}{B} e^{-\pi \frac{f^2}{B^2}}$

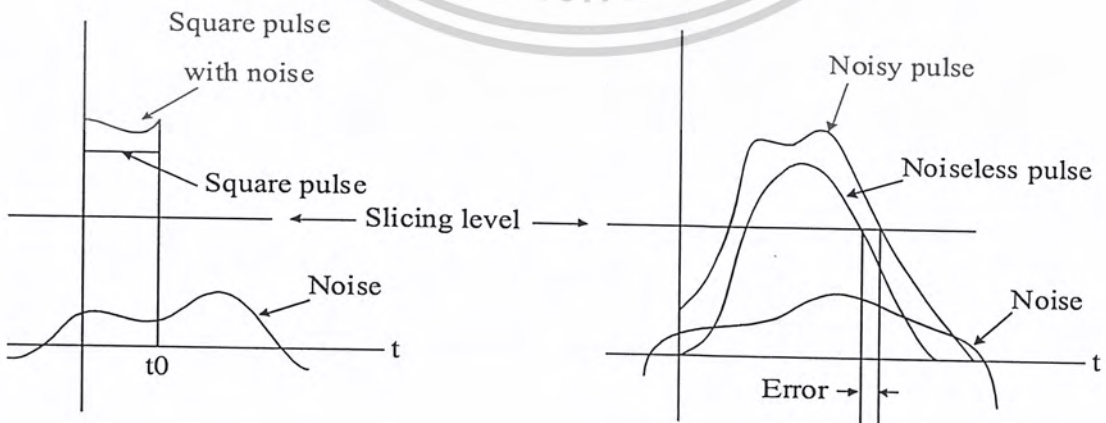
ให้ B แทน Bandwidth ความชันเท่ากับ

$$s'(t) = \frac{ds(t)}{dt} = -2\pi B^2 t e^{-\pi B^2 t^2}$$

ให้ Slicing level เท่ากับ $e^{-\frac{1}{2}}$ จะได้

$$t_0 = \pm \frac{1}{\sqrt{2\pi B}}$$

และ $|s'(t_0)| = \sqrt{2\pi B} e^{-\frac{1}{2}}$



รูปที่ 2.34 ผลกระทบของสัญญาณรบกวนในพัลส์มอดูเลชั่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น เมื่อผู้ใช้ได้เห็นว่าประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.7 หน่วยข้อมูลและหน่วยของสัญญาณดิจิทัล

ในทฤษฎีข้อมูล วิธีธรรมดาที่สุดที่ใช้กำหนดปริมาณของข้อมูลที่บรรจุอยู่ในสถานะของข่าวสาร หรือในสัญลักษณ์ หรือรหัสต่าง ๆ นั้นใช้วิธีการกำหนดโดยการคิดค่าล็อกของความเป็นไปได้ ของการเกิดสถานะของข่าวสารหรือสัญลักษณ์นั้น ๆ กล่าวคือ ถ้าสัญลักษณ์ S_i นั้นจะกำหนดได้โดย

$$I_i = -\log_a (P) \quad (2.30)$$

ค่าหน่วย (unit) ของ I_i ขึ้นอยู่กับค่าฐานของล็อกที่ใช้ในสมการข้างต้น ถ้า $a = e$ ($e = 2.71828\dots$) I_i ก็จะมีหน่วยเป็น nit (natural information unit) แต่ถ้า $a = 2$ จะมีหน่วยเป็น บิท (bit : binary information unit) ถ้าสัญลักษณ์ที่ให้อยู่ทั้งหมดมี n ตัว ปริมาณของข้อมูลที่มีเฉลี่ยอยู่ในสัญลักษณ์แต่ละตัว I_{av} สามารถหาได้จาก

$$I_{av} = -\sum_{i=1}^n P_i I_i$$

$$I_{av} = -\sum_{i=1}^n P_i \log_a P_i$$

สำหรับการสื่อสารระบบดิจิทัล สถานะของสัญญาณที่ใช้มีเพียงสองสถานะเท่านั้นที่เกิดขึ้นในช่วงเวลาที่กำหนดนี้นิยมเรียกกันว่า ช่องเวลา (time slot) สถานะทั้งสองของสัญญาณดิจิทัลนั้นนิยามกล่าวกันง่าย ๆ ว่า คือ สถานะ "1" และสถานะ "0" หรือมักที่จะเรียกกันให้ง่ายขึ้นอีกว่า คือ "1" และ "0" จะเห็นว่า ถ้าเราตั้งสมมุติฐานว่าสถานะ 0 หรือ 1 นั้นมีโอกาสที่เกิดขึ้นได้เท่า ๆ กันแต่ละช่องเวลาซึ่งใช้สำหรับรับส่งสัญญาณนั้นแล้ว ค่าปริมาณข้อมูลของสัญญาณดิจิทัลที่เกิดขึ้นโดยเฉลี่ยในแต่ละช่องเวลานั้น สามารถคำนวณจากสมการที่ 2.30 ได้ว่า มีค่าเท่ากับ 1 บิทเพราะฉะนั้นสำหรับสัญญาณดิจิทัลแล้วจึงเป็นการสะดวกที่จะบอกว่าสัญญาณดิจิทัลนั้นมีข้อมูลบรรจุอยู่มากน้อยเท่าใด โดยเพียงสังเกตดูจากการคำนวณช่องเวลาที่ใช้ส่งสัญญาณดิจิทัลดังกล่าวนี้ ทั้งนี้เพราะว่า 1 ช่องเวลานั้นมีข้อมูลเฉลี่ยอยู่เท่ากับ 1 บิท ดังนั้นถ้าสัญญาณดิจิทัลที่เรากำลังสนใจอยู่นั้นใช้ช่องเวลาทั้งหมดอยู่เท่าใด ก็เท่ากับว่าข้อมูลทั้งหมดในสัญญาณดิจิทัลนั้นมีอยู่เท่านั้น ด้วยสาเหตุดังกล่าวนี้เอง หน่วย "บิท" จึงได้ถูกขยายนำมาใช้เป็นหน่วยรวมของปริมาณต่าง ๆ 3 อย่าง คือ หน่วยของข้อมูล (bit : binary information unit) หน่วยของสัญญาณดิจิทัล (bit : binary unit) และข้อมูล (bit rate) เท่ากับ m bit/s เราสามารถอธิบายตีความหมายได้ 3 อย่างพร้อมๆ กันคือ

1. มีข้อมูลส่งออกไปจากอุปกรณ์ดังกล่าว เป็นปริมาณข้อมูล m บิท ในหนึ่งวินาที
2. มีสัญญาณดิจิทัลถูกส่งออกไปในช่องเวลาจำนวน m ช่อง ในหนึ่งวินาที
3. มีเลขฐาน 2 ถูกส่งออกไปจำนวน m หลัก หรือ m ตัว ในหนึ่งวินาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน่วยของข้อมูลดิจิทัลที่พบกันอยู่เสมออีกอย่างหนึ่งคือ ไบต์ (byte) ไบต์เป็นหน่วยของข้อมูลที่มีค่าเท่ากับ 8 บิต (1 ไบต์ = 8บิต)

เกี่ยวกับหน่วยงานต่าง ๆ เหล่านี้แล้วยังมีหน่วยที่เราควรทำความเข้าใจอีกหน่วยหนึ่งคือ โบท (baud) โบทหน่วยสำหรับบอกอัตราการส่งข้อมูลเป็นวินาที หรือเป็นหน่วยที่บอกถึงอัตราการเกิดอนุภาคสัญญาณต่อวินาที เมื่อสถานะของสัญญาณสามารถเปลี่ยนแปลงได้มากที่สุด n ครั้งต่อวินาที ซึ่งกล่าวแล้วว่าอัตราการเกิดของสัญญาณเท่ากับ n โบทซึ่งกล่าวอีกนัยหนึ่งได้ว่าสำหรับการส่งสัญญาณหนึ่งนั้น ถ้าในหนึ่งวินาทีมีช่วงเวลาส่งสัญญาณอยู่เป็นจำนวน n ช่อง และสถานะของสัญญาณนั้นจะมีการเปลี่ยนแปลงได้ก็ต่อเมื่อมีการเปลี่ยนช่วงเวลาเท่านั้น

กล่าวได้ว่า อัตราการส่งสัญญาณนั้นมีค่าเท่ากับ n โบท ของสังเกตว่า ตามคำจำกัดความนี้ไม่ได้กล่าวกำหนดเจาะจงลงไปว่า จำนวนสถานะของสัญญาณที่เกิดขึ้นได้ในหนึ่งช่วงเวลา นั้นมีอยู่อย่างน้อยเท่าใด ดังนั้น โบทมีมากกว่าหรือน้อยกว่าบิตต่อวินาที หรือกล่าวอีกนัยหนึ่งคือ อัตราการส่งสัญญาณนั้นอาจจะมากหรือน้อยกว่าอัตราการส่งข้อมูลก็ได้

สำหรับการส่งข้อมูลดิจิทัล ที่สถานะของสัญญาณที่ใช้ส่งข้อมูลเปลี่ยนแปลงได้เพียงสองสถานะเท่านั้น และหากว่าไม่มีการเพิ่มสัญญาณควบคุมเข้าไปอีก อัตราการส่งข้อมูลของสัญญาณนี้จะมีค่าเท่ากับอัตราการส่งสัญญาณนั้น

บทที่ 3

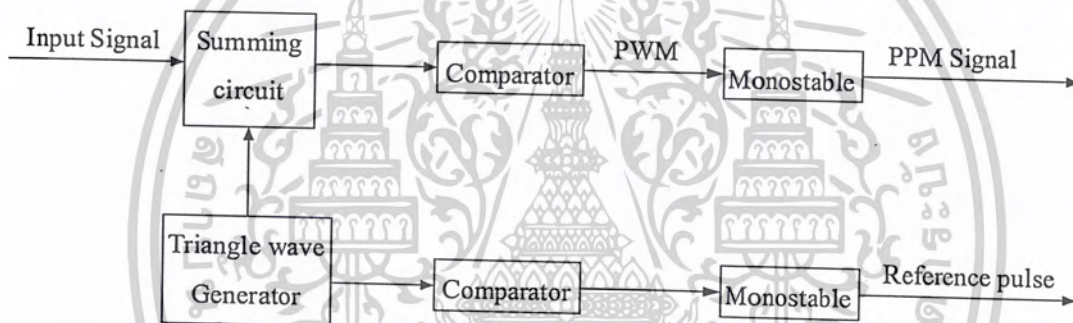
การออกแบบวงจร พัลส์วิดมอดูเลชันและพัลส์โพสิชันมอดูเลชัน

ในการออกแบบจะแบ่งวงจรเป็น 2 ส่วนคือ

- ชุดวงจรทางภาคส่ง (Transmitter)
- ชุดวงจรทางภาครับ (Receiver)

3.1 หลักการออกแบบภาคส่ง

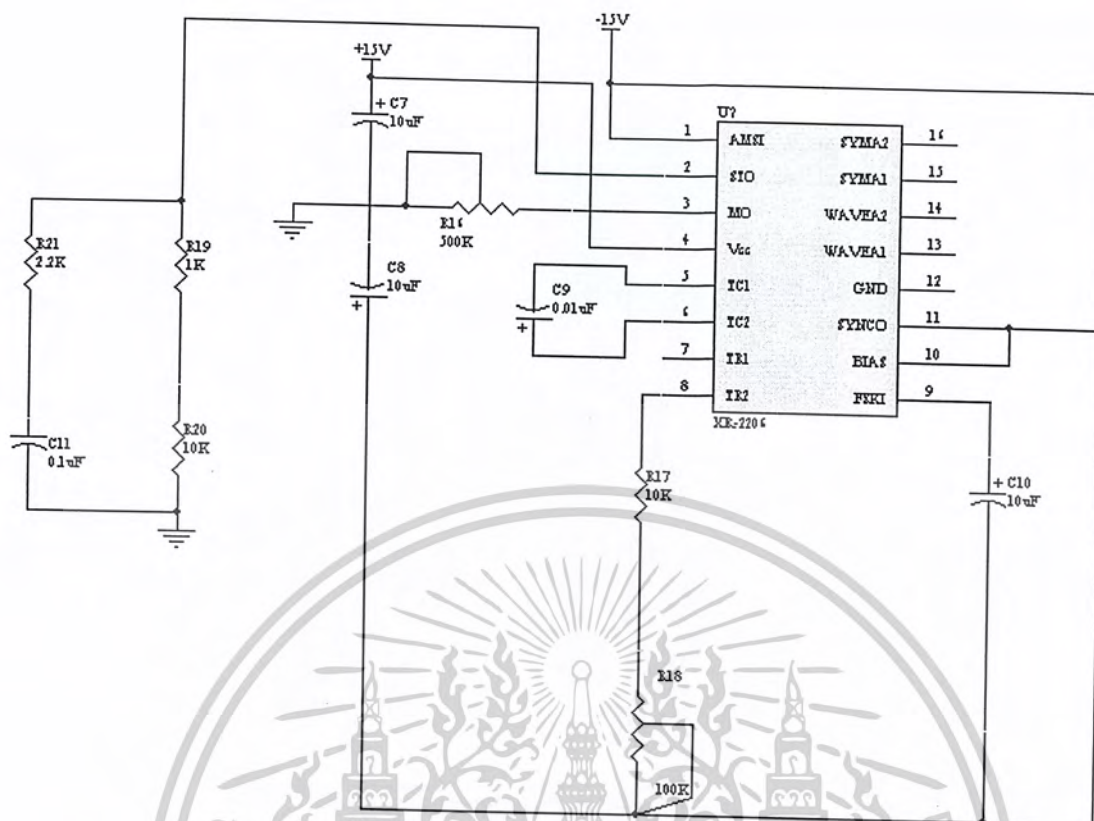
เราสามารถแยกวงจรทางภาคส่งออกเป็น 5 ส่วนด้วยกันคือ ชุดสร้างสัญญาณอนาลอก ชุดสร้างสัญญาณสามเหลี่ยม ชุดสร้างสัญญาณอ้างอิง ชุดสร้างสัญญาณพัลส์วิดมอดูเลชัน ชุดสร้างสัญญาณพัลส์โพสิชันมอดูเลชัน ซึ่งแสดงให้เห็นดังบล็อกไดอะแกรมข้างล่างนี้



รูปที่ 3.1 บล็อกไดอะแกรมภาคส่งสัญญาณพีดีบีเอ็มและพีพีเอ็ม

3.1.1 วงจรสร้างสัญญาณอนาลอก

ในโครงการนี้เราใช้สัญญาณอนาลอกเป็นสัญญาณไซน์ ดังนั้นสัญญาณไซน์ที่สร้างขึ้นมาต้องปรับความถี่และแอมพลิจูดได้ วงจรสร้างสัญญาณอนาลอกแสดงให้เห็นดังรูปที่ 3.2

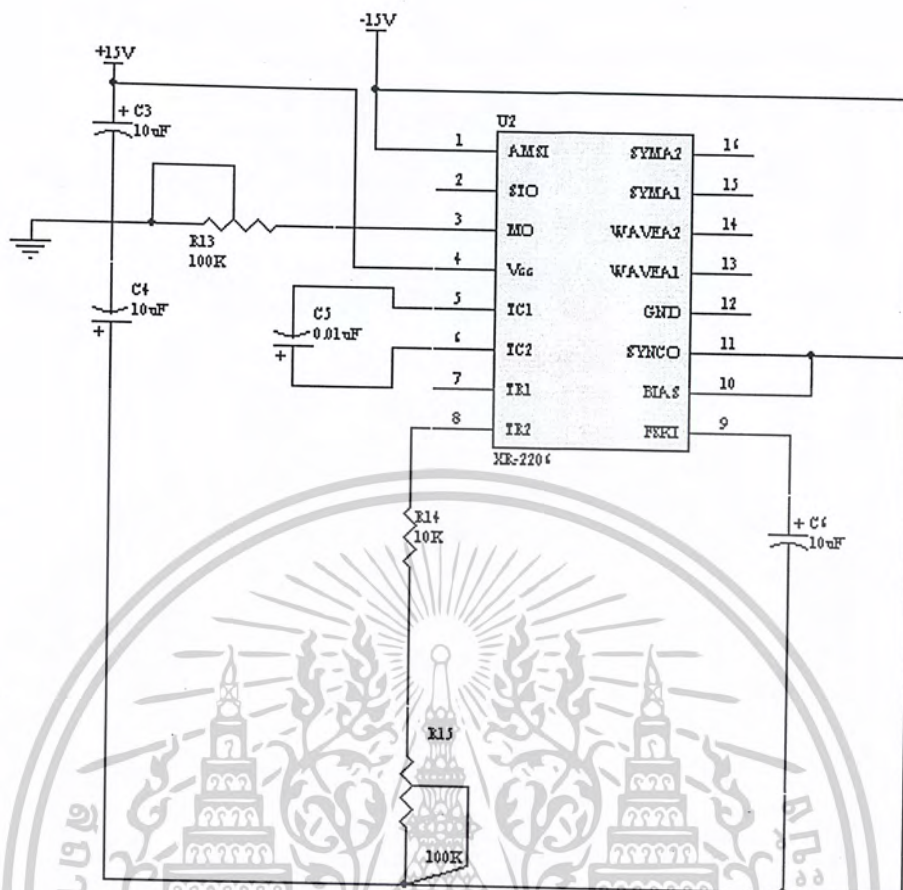


รูปที่ 3.2 วงจรสร้างสัญญาณอนาล็อก

วงจรสร้างสัญญาณอนาล็อก ใช้ไอซี XR-2206 เป็นตัวสร้างสัญญาณสามเหลี่ยม แล้วป้อนสัญญาณสามเหลี่ยมเข้าชุด R 1K, R 10K, R 22K, C 0.1µF ซึ่งต่อกันดังรูปที่ 3.2 ก็จะได้สัญญาณอนาล็อกออกมา โดยที่ Rปรับค่าได้ 500K ทำหน้าที่ปรับแอมพลิจูดของสัญญาณอนาล็อก R ปรับค่าได้ 100K ทำหน้าที่ปรับความถี่ของสัญญาณอนาล็อก

3.1.2 วงจรสร้างสัญญาณสามเหลี่ยม

สัญญาณสามเหลี่ยมเราสร้างขึ้นมา เพื่อเป็นสัญญาณที่ใช้ไปร่วมกับสัญญาณอนาล็อกเพื่อสร้างสัญญาณพัลส์วัดมอดูเลชันออก และใช้ในการสร้างสัญญาณอ้างอิงด้วย ดังนั้นสัญญาณสามเหลี่ยมที่สร้างขึ้นมาจะต้องปรับความถี่และแอมพลิจูดได้ด้วย วงจรสร้างสัญญาณสามเหลี่ยมแสดงให้เห็นดังรูปที่ 3.3

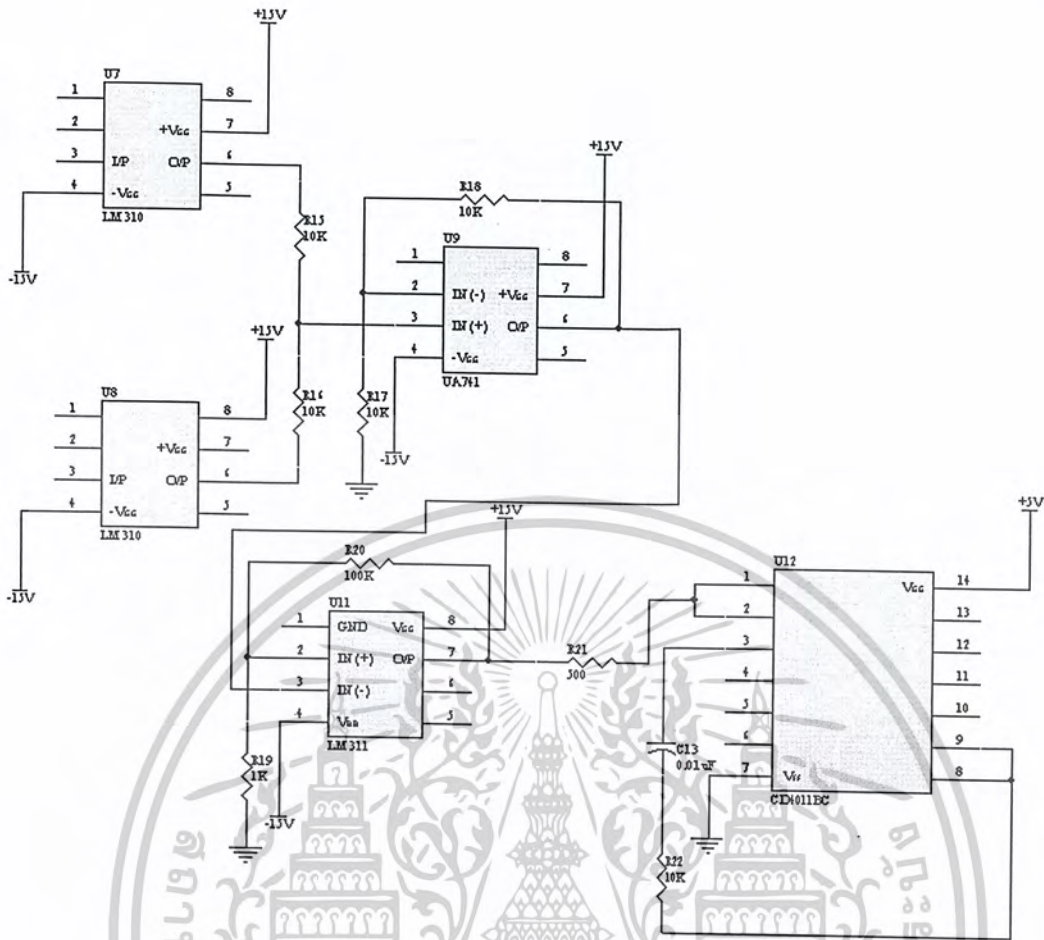


รูปที่ 3.3 วงจรสร้างสัญญาณสามเหลี่ยม

วงจรสร้างสัญญาณสามเหลี่ยม ใช้ ไอซี XR-2206 เป็นตัวสร้างสัญญาณสามเหลี่ยม ซึ่งจะออกจากขา 2 ของไอซี โดยที่ R ปรับค่าได้ 100K ทำหน้าที่ปรับแอมพลิจูด ของสัญญาณสามเหลี่ยม ที่สร้างขึ้นมา R ปรับค่าได้ 100K ทำหน้าที่ปรับความถี่ของสัญญาณสามเหลี่ยมที่สร้างขึ้นมา

3.1.3 วงจรสร้างสัญญาณพัลส์วิดมอดูเลชั่น

สัญญาณพัลส์วิดมอดูเลชั่นเป็นสัญญาณที่ความกว้างของพัลส์จะเปลี่ยนแปลง แต่ตำแหน่งของพัลส์จะคงที่ ซึ่งทฤษฎีของสัญญาณพัลส์วิดมอดูเลชั่น ได้เขียนไว้แล้วในบทที่ 2 ในบทที่ 3 นี้ จะเขียนถึงวิธีการสร้างสัญญาณพัลส์วิดมอดูเลชั่น วงจรสร้างสัญญาณพัลส์วิดมอดูเลชั่นนั้นแสดงในรูปที่ 3.4



รูปที่ 3.4 วงจรสร้างสัญญาณพัลส์วิดมอดูเลขชั้น

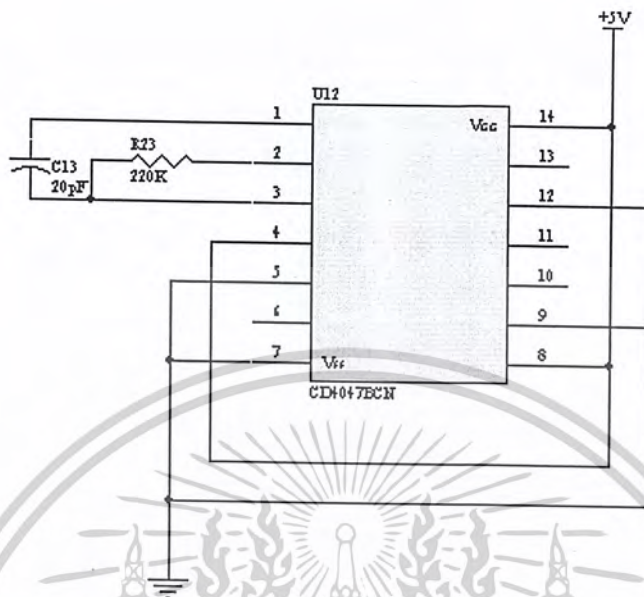
สัญญาณพัลส์วิดมอดูเลขชั้นสามารถสร้างได้จากการรวมกันระหว่างสัญญาณอนาลอก ซึ่งป้อนเข้ามา 3 ของไอซี LM310 ตัวที่หนึ่งและสัญญาณสามเหลี่ยมซึ่งป้อนเข้ามา 3 ของไอซี LM310 ตัวที่สอง เมื่อป้อนสัญญาณทั้งสองเข้ามาแล้ว จึงป้อนเข้าไอซี UA741, LM311 ซึ่งจะทำหน้าที่ขยายสัญญาณเพื่อป้อนเข้ามา 1 ของไอซี CD4011 สัญญาณที่ออกจากขา 10 ของไอซี CD4011 ก็จะเป็นสัญญาณพัลส์วิดมอดูเลขชั้น

ในทางปฏิบัติเราจะต้องป้อนสัญญาณสามเหลี่ยม ให้มีความถี่มากกว่าความถี่ของสัญญาณอนาลอกมากมาก เพื่อที่ภากรับจะได้รับสัญญาณได้ดีที่สุดและจะทำให้สัญญาณเอาต์พุตออกมาถูกต้องและใกล้เคียงกับสัญญาณอินพุต

3.1.4 วงจรสร้างสัญญาณพัลส์โพสิทีฟมอดูเลขชั้น

สัญญาณพัลส์โพสิทีฟมอดูเลขชั้นเป็นสัญญาณที่ตำแหน่งของพัลส์เปลี่ยนแปลง แต่ความกว้างของพัลส์คงที่ ซึ่งทฤษฎีของสัญญาณพัลส์โพสิทีฟมอดูเลขชั้นได้เขียนไว้แล้วในบทที่ 2 ในบทที่ 2 เอดสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3 นี้ จะเขียนถึงวิธีการสร้างสัญญาณพัลส์โพสิทีฟขึ้นมอดูเลชัน วงจรสร้างสัญญาณพัลส์โพสิทีฟขึ้นมอดูเลชันนั้นดังแสดงในรูปที่ 3.5



รูปที่ 3.5 วงจรสร้างสัญญาณพัลส์โพสิทีฟขึ้นมอดูเลชัน

สัญญาณพัลส์โพสิทีฟขึ้นมอดูเลชันสามารถสร้างได้โดย การนำเอาสัญญาณพัลส์วามอดูเลชันเข้าวงจรโมโนสเตเบิลมัลติไวเบเรเตอร์ ซึ่งไอซี CD4047 ทำหน้าที่เป็นวงจรโมโนสเตเบิลมัลติไวเบเรเตอร์ โดยป้อนสัญญาณพัลส์วามอดูเลชันเข้าขา 6 ของไอซี และสัญญาณที่ออกจากขา 10 ของไอซี จะเป็นสัญญาณพัลส์โพสิทีฟขึ้นมอดูเลชัน

เพื่อความเข้าใจในการสร้างสัญญาณพัลส์โพสิทีฟขึ้นมอดูเลชันมากขึ้น เราได้กล่าวหลักการสร้างวงจรโมโนสเตเบิลมัลติไวเบเรเตอร์ดังข้างล่างนี้

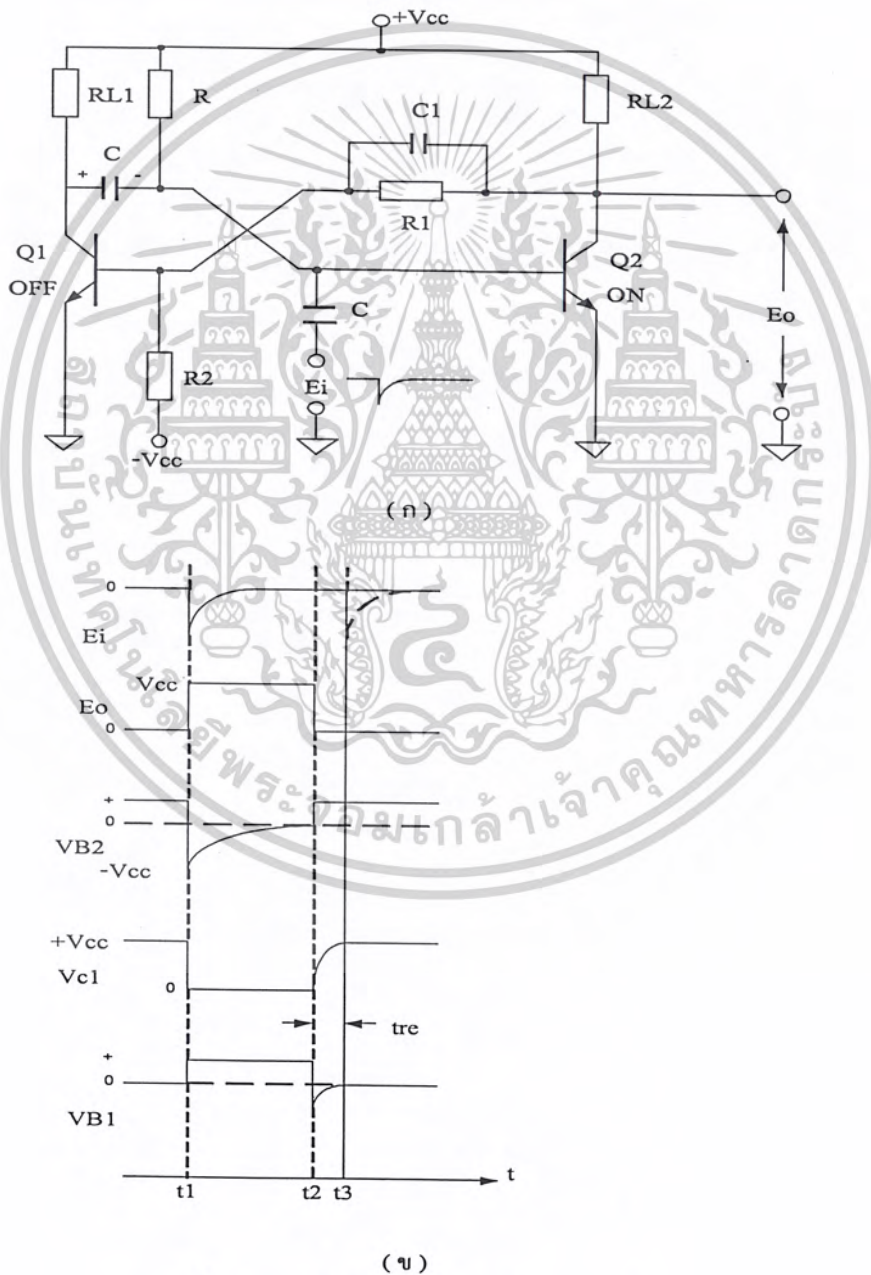
3.1.4.1 วงจรโมโนสเตเบิลมัลติไวเบเรเตอร์

วงจรโมโนสเตเบิลมัลติไวเบเรเตอร์ หรือวันช็อคมัลติไวเบเรเตอร์คือ วงจรทางอิเล็กทรอนิกส์ที่มีสถานะเสถียรส่วนหนึ่ง และมีสถานะกึ่งเสถียรภาพอีกส่วนหนึ่ง วงจรในสถานะปกติจะอยู่ที่สถานะเสถียรภาพจนกว่าจะมีสัญญาณจากภายนอกป้อนเข้ามากระตุ้น วงจรจะกลับไปอยู่ที่สถานะกึ่งเสถียรภาพ เวลาที่วงจรจะอยู่ในสถานะกึ่งเสถียรภาพมีค่าแน่นอนเท่าไรขึ้นอยู่กับค่าเวลาคงที่ของ RC ในวงจร เมื่อหมดเวลาคงที่ของ RC วงจรจะกลับคืนไปสู่สถานะเสถียรภาพตามเดิมจนกว่าจะมี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณจากภายนอกป้อนเข้ามากระตุ้นอีกครั้ง วงจรก็จะกลับไปอยู่ที่สภาวะกึ่งเสถียรภาพอีกชั่วขณะ

วงจรโมโนสเตเบิลมีลติไวเบรเตอร์ประกอบด้วยวงจรกลับสัญญาณสองวงจร เอาท์พุทของวงจรกลับสัญญาณวงจรแรกต่อเป็นอินพุทของวงจรกลับสัญญาณวงจรที่สอง และเอาท์พุทของวงจรกลับสัญญาณวงจรที่สองต่อเป็นอินพุทของวงจรกลับสัญญาณวงจรแรก เอาท์พุทของวงจรกลับสัญญาณวงจรแรกส่งผ่านสัญญาณด้วย RC ไปยังอินพุทของวงจรกลับสัญญาณที่สอง ส่วนเอาท์พุทของวงจรกลับสัญญาณวงจรที่สองส่งผ่านสัญญาณด้วย R ไปยังอินพุทของวงจรกลับสัญญาณวงจรแรก วงจรแสดงดังรูปที่ 3.6



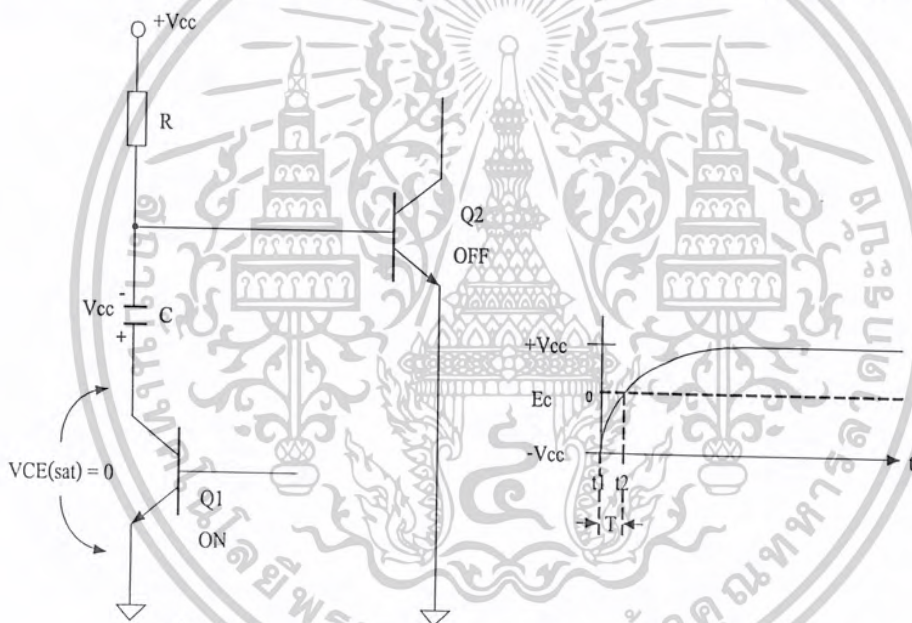
รูปที่ 3.6 วงจรโมโนสเตเบิลมีลติไวเบรเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.6 เป็นวงจรโมโนสเตเบิลมัลติไวเบรเตอร์ประกอบด้วยทรานซิสเตอร์ 2 ตัว ในการทำงาน สภาวะปกติที่ยังไม่มีสัญญาณอินพุตป้อนเข้ามาทรานซิสเตอร์ Q_1 จะไม่นำกระแส (OFF) ส่วนทรานซิสเตอร์ Q_2 จะนำกระแส (ON) เป็นสภาวะเสถียรภาพของวงจร ตัวเก็บประจุ C จะประจุแรงดันถึงค่า V_{CC} มีขั้วแรงดันขั้วบวกขวลบแสดงดังภาพที่ 3.7

ที่เวลา t_1 วงจรแบ่งแรงดัน R_1 และ R_2 ร่วมกับแหล่งจ่ายแรงดัน V_{BB} จ่ายแรงดันไบอัสกลับให้ทรานซิสเตอร์ Q_1 ทำให้ ทรานซิสเตอร์ Q_1 ไม่นำกระแส (OFF) ในสภาวะเสถียรภาพนี้

เมื่อมีสัญญาณพัลส์แบบลบป้อนเข้ามาที่เบสของทรานซิสเตอร์ Q_2 ที่เวลา t_1 ทำให้ ทรานซิสเตอร์ Q_2 กลับไปอยู่ในสภาวะไม่นำกระแส (OFF) ขาคอลเล็กเตอร์ของทรานซิสเตอร์ Q_2 จะมีแรงดันค่อย ๆ เพิ่มขึ้นจนถึงค่า V_{CC} มีผลทำให้ขาของทรานซิสเตอร์ Q_1 ได้รับไบอัสตรง ทรานซิสเตอร์ Q_1 นำกระแส (ON) จนถึงจุดอิ่มตัว เหมือนขาคอลเล็กเตอร์ของทรานซิสเตอร์ Q_1 ถูกต่อลงกราวด์ ทำให้แผ่นเพลทขั้วบวกของตัวเก็บประจุ C ถูกต่อลงกราวด์ แสดงได้ดังภาพที่ 3.7



รูปที่ 3.7 สภาวะการคายประจุของ C ผ่านทรานซิสเตอร์ Q_1

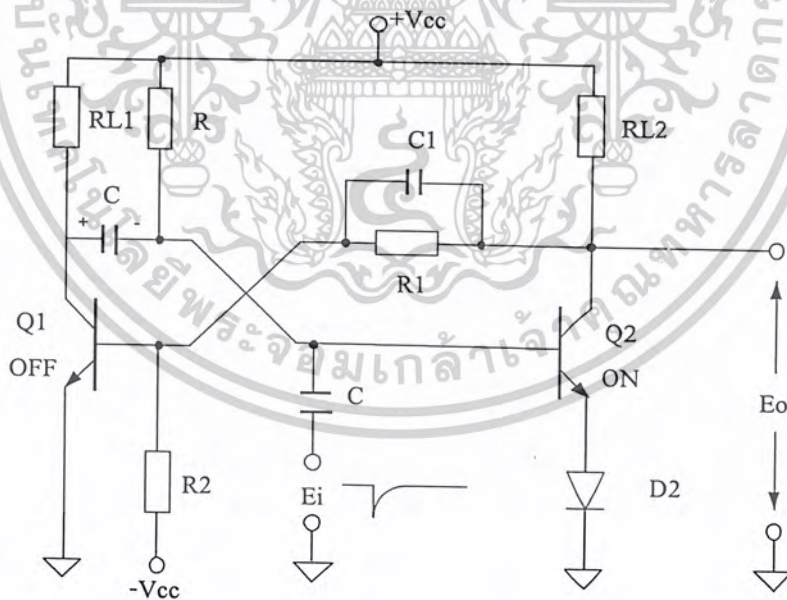
ที่เวลา t_1 ทรานซิสเตอร์ Q_2 ได้รับแรงดันไบอัสกลับมีขนาดแรงดันเท่ากับ V_{CC} ตัวเก็บประจุ C ประจุแรงดันจาก $-V_{CC}$ จนถึง $+V_{CC}$ ผ่านตัวต้านทาน R และทรานซิสเตอร์ Q_1 แรงดันที่ถูเก็บประจุไว้ที่ตัวเก็บประจุ C เป็นแรงดันไบอัสกลับให้ ทรานซิสเตอร์ Q_2 ทรานซิสเตอร์ Q_2 ยังไม่นำกระแสจนกว่าแรงดันที่ประจุในตัวเก็บประจุ C เป็น 0 V ทรานซิสเตอร์ Q_2 เริ่มนำกระแสอีกครั้งเมื่อตัวเก็บประจุ C เริ่มประจุแรงดันเป็นขั้วตรงข้าม ช่วงเวลาที่ทรานซิสเตอร์ Q_2 ไม่นำกระแส คือช่วงเวลาที่แรงดันพัลส์ออกเอาต์พุต E_o ในช่วงเวลา T ตามรูปที่ 3.6 (ข)

รูปร่างของสัญญาณกระตุ้นที่ป้อนเป็นแรงดันอินพุท ของวงจรมอนอสเตเบิลมัลติไวเบรเตอร์จะเป็นรูปคลื่นแบบคิฟเฟอร์เนซียลครึ่งลบ ทำให้ได้สัญญาณออกเอาต์พุทเป็นแบบคลื่นสี่เหลี่ยมมุมฉาก นำไปใช้เป็นสัญญาณพัลส์ในการควบคุมการทำงานของวงจรต่าง ๆ

วงจรมอนอสเตเบิลมัลติไวเบรเตอร์บางครั้งจะถูกเรียกชื่อว่าวงจรหน่วงเวลาเพราะสถานะที่ออก เอาต์พุทเป็นลบของวงจรถานซิสเตอร์ NPN จะเกิดขึ้นภายหลังจากวงจรพ้นจากสถานะกึ่งเสถียรภาพไปแล้ว

แรงดันไบอัสที่จ่ายให้รอยต่ออิมิตเตอร์กับเบสของทรานซิสเตอร์ Q_2 ที่เวลา t_{+1} มีค่าเท่ากับแหล่งจ่าย V_{CC} ถ้าค่าแรงดันไบอัสกลับที่ป้อนให้รอยต่ออิมิตเตอร์กับเบสมีค่ามากกว่าค่าทนได้ของทรานซิสเตอร์ (V_{EBO}) ทรานซิสเตอร์อาจชำรุดเสียหายได้ทันที การป้องกันทำได้โดยต่อไดโอดอันดับกับขาอิมิตเตอร์ของทรานซิสเตอร์ Q_2 ก่อนลงกราวด์ แสดงดังภาพที่ 3.8

จากรูปที่ 3.8 เป็นวงจรมอนอสเตเบิลมัลติไวเบรเตอร์ชนิดเพิ่มไดโอดที่ขาอิมิตเตอร์ Q_2 ซึ่งเมื่อตัวเก็บประจุ C ประจุแรงดันถึงแหล่งจ่าย V_{CC} จ่ายมาต่อกร่อมขาเบสกับกราวด์ของทรานซิสเตอร์ Q_2 เป็นไบอัสกลับจะเป็นแรงดันที่ตกคร่อมรอยต่ออิมิตเตอร์กับเบสส่วนหนึ่ง และเป็นแรงดันที่ตกคร่อมไดโอด D อีกส่วนหนึ่ง ไดโอด D จะทำหน้าที่เป็นวงจรแบ่งแรงดันไบอัสกลับของ V_{CC} ที่จ่ายให้ ช่วยป้องกันให้แรงดันไบอัสกลับตกคร่อมระหว่างรอยต่ออิมิตเตอร์กับเบสมีค่าสูงเกินกว่าแรงดัน V_{EBO} ที่ทรานซิสเตอร์ Q_2 จะทนได้



รูปที่ 3.8 วงจรมอนอสเตเบิลมัลติไวเบรเตอร์ชนิดเพิ่มไดโอดที่ขาอิมิตเตอร์ Q_2

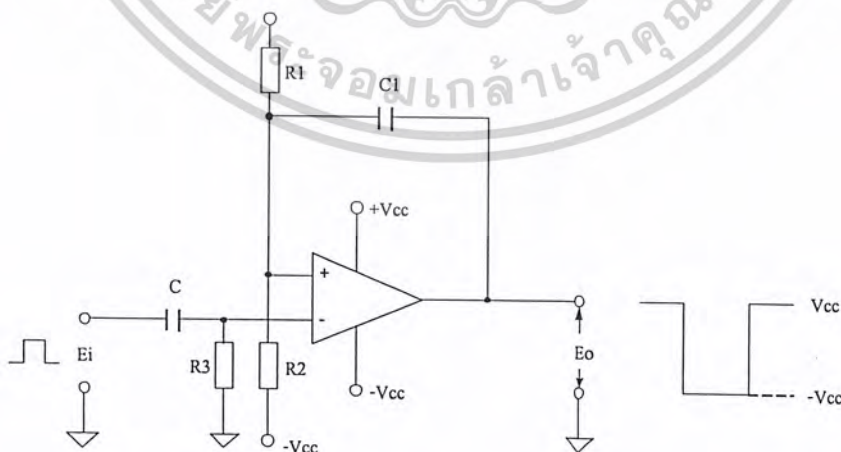
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.4.2 โมโนสเตเบิลมัลติไวเบรเตอร์แบบใช้ออปแอมป์

ออปแอมป์สามารถนำมาสร้าง เป็นวงจร โมโนสเตเบิลมัลติไวเบรเตอร์ได้โดยการจัด อุปกรณ์ประกอบรวม R และ C เพิ่มเข้าไปให้เหมาะสม เมื่อมีสัญญาณพัลส์มากระตุ้นทางอินพุท จะทำให้ทางเข้าที่พุทมีการเปลี่ยนแปลงการป้อนแรงดันออก เป็นลักษณะวงจรหน่วงเวลา หรือวงจร โมโนสเตเบิลมัลติไวเบรเตอร์ ลักษณะของวงจรแสดงดังภาพที่ 3.9

ในภาพที่ 3.9 เป็นวงจร โมโนสเตเบิลมัลติไวเบรเตอร์ใช้ออปแอมป์ อินพุทพัลส์จะถูกป้อน เข้าที่ขาอินเวอร์ตติง มีตัวต้านทาน R_3 ต่ออยู่ ส่วนอีกขาหนึ่งของ R_3 ถูกต่อลงกราวด์ ขานอนอินเวอร์ตติง จะได้รับแรงดันไบอัสสูงกว่ากราวด์ด้วยตัวต้านทาน R_1 และ R_2 ซึ่งต่อวงจรเป็นวงจรแบ่งแรงดัน กำหนดแรงดันบวกให้ขานอนอินเวอร์ตติง ทำให้ในสภาวะที่ยังไม่มีสัญญาณพัลส์จากอินพุทป้อนเข้ามาที่เข้าที่พุทจะมีแรงดันออกประมาณเท่าแหล่งจ่าย V_{CC} ตัวเก็บประจุ C_1 ที่ต่อจากขาเข้าที่พุทมายัง ขานอนอินเวอร์ตติงทำการประจุแรงดัน มีขั้วแรงดันตกคร่อม C_1 ด้านต่อกับเข้าที่พุทเป็นบวกด้านต่อกับขานอนอินเวอร์ตติงเป็นลบ

เมื่อมีแรงดันอินพุทป้อนเข้ามาที่ E_i มีขนาดแรงดันบวกมากกว่าแรงดันบวกที่ขานอนอินเวอร์ตติง มีผลต่อการทำงานของ ออปแอมป์มีการเปลี่ยนแปลงอย่างรวดเร็ว ลดค่าแรงดันลงมาเกือบ เท่ากับแรงดันแหล่งจ่าย $-V_{CC}$ แรงดันพัลส์ที่ป้อนเข้ามาที่อินพุททำให้แรงดันที่ขานอนอินเวอร์ตติง ถูกลดลงด้วย แรงดันที่ขานอนอินเวอร์ตติงจะมีค่าโดยประมาณเท่ากับ $-V_{CC}-E_o$ แรงดันที่เข้าที่พุทยังคง มีค่าเป็นลบจนกว่าแรงดันที่ถูกประจุในตัวเก็บประจุ C_1 จะกลับขั้ว มีศักย์บวกที่แผ่นเพลทต่อกับขานอนอินเวอร์ตติง มีศักย์ลบที่แผ่นเพลทต่อกับขาเข้าที่พุท จนทำให้แรงดันที่ขานอนอินเวอร์ตติงมีศักย์ เป็นบวกสูงกว่าแรงดันพัลส์บวกที่อินพุทป้อนเข้ามา เข้าที่พุทของวงจรจึงเปลี่ยนกลับไปเป็นแรงดัน บวกประมาณ V_{CC} วงจรจะอยู่ในสภาวะเช่นนี้จนกว่าจะมีแรงดันพัลส์บวกป้อนเข้ามาทางอินพุท E_i อีกครั้ง



รูปที่ 3.9 วงจร โมโนสเตเบิลมัลติไวเบรเตอร์แบบใช้ออปแอมป์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.4.3 โมโนสเตเบิลมัลติไวเบรเตอร์แบบใช้ไอซีเบอร์ 555

ไอซีเบอร์ 555 สามารถสร้าง ขึ้นเป็นวงจรโมโนสเตเบิลมัลติไวเบรเตอร์ได้โดยการเพิ่มอุปกรณ์ R และ C ในวงจรอีกเล็กน้อย พร้อมกับจัดวงจรให้ถูกต้อง วงจรแสดงดังภาพที่ 3.11

จากภาพที่ 3.11 เป็นวงจรโมโนสเตเบิลมัลติไวเบรเตอร์ใช้ไอซีเบอร์ 555 การทำงานของวงจรอธิบายได้ดังนี้ การตั้งเวลาถูกกำหนดด้วยค่า R_1 และ C_1 จากภายนอก สมมุติในครั้งแรกให้เอาท์พุทขา 3 ไม่มีแรงดันออก (low) จะทำให้ขา 7 เสมือนถูกต่อลงกราวด์ ตัวเก็บประจุ C_1 ที่ต่อกับขา 7 จึงถูกต่อลงกราวด์ด้วย ขา 5 จะมีตัวเก็บประจุ C_2 ค่า $0.01 \mu F$ ต่อร่วมลงกราวด์ทำหน้าที่ป้องกันสัญญาณรบกวนที่จะทำให้วงจรทำงานเปลี่ยนแปลง

เมื่อมีสัญญาณพัลส์ต่ำ (low) ป้อนเข้ามาเป็นแรงดันกระตุ้นขา 2 ปกติขา 2 จะมีแรงดันค่าสูง (high) ประมาณแหล่งจ่าย V_{CC} ป้อนให้ แรงดันที่ป้อนถ้ามีค่าเป็นลบมากกว่า $V_{CC}/3$ มีผลทำให้ขา 3 มีแรงดันสูง (high) ประมาณแหล่งจ่าย V_{CC} ออกเอาท์พุท ส่งผลให้ขา 7 เสมือนเปิดวงจร ตัวเก็บประจุ C_1 ที่ต่อกับตัวต้านทาน R_1 เริ่มประจุแรงดันจากแหล่งจ่าย V_{CC} จนมีประจุแรงดันตกคร่อม C_1 ถึงค่า $2V_{CC}/3$ เป็นจุดกำหนดของตัวเปรียบเทียบที่ 1 ภายในตัวไอซีเบอร์ 555 (ดูรูปที่ 3.10 ประกอบ) ตัวเปรียบเทียบที่ 1 ภายในตัวไอซีจะทำให้เอาท์พุทที่ขา 3 มีแรงดันต่ำ (low) และทำให้ขา 7 เสมือนถูกต่อลงกราวด์ ตัวเก็บประจุ C_1 เริ่มคายประจุผ่านขา 7 ลงกราวด์จนมีแรงดันตกคร่อมตัวเก็บประจุ C_1 เป็น 0 V ช่วงเวลาที่ตัวเก็บประจุ C_1 เริ่มประจุแรงดันจนถึงช่วงเวลาที่ตัวเก็บประจุ C_1 คายประจุเรียกว่าช่วงเวลา T เป็นช่วงเวลาสัญญาณพัลส์ออกเอาท์พุท ค่าแรงดันที่ตกคร่อมตัวเก็บประจุ C_1 หาได้ดังนี้

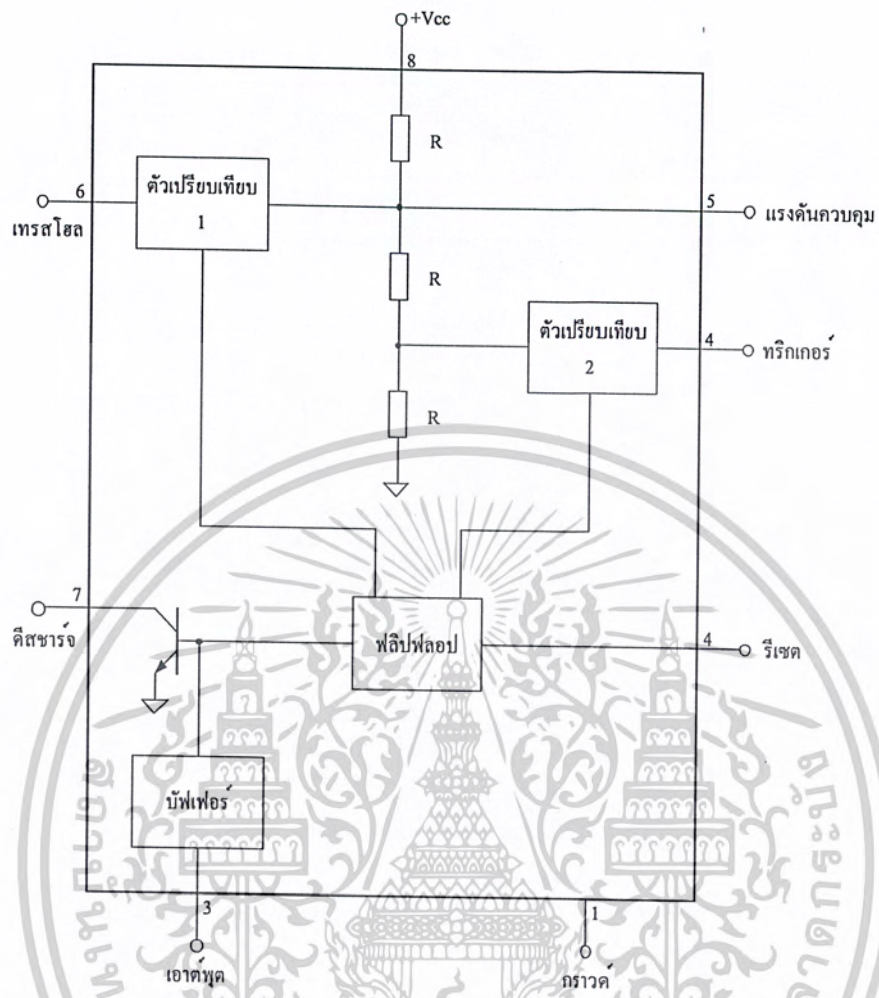
$$\frac{2}{3} V_{CC} = V_{CC} (1 - e^{-T/R_1 C_1}) + \frac{1}{3} V_{CC}$$

เวลา T เป็นความกว้างของพัลส์จะไม่ถูกกำหนดด้วยค่าแรงดันของแหล่งจ่าย V_{CC} แต่จะถูกกำหนดด้วยค่าความต้านทาน R_1 และความจุ C_1 หาได้ดังนี้

$$T = R_1 C_1 \ln 2 = 0.693 R_1 C_1$$

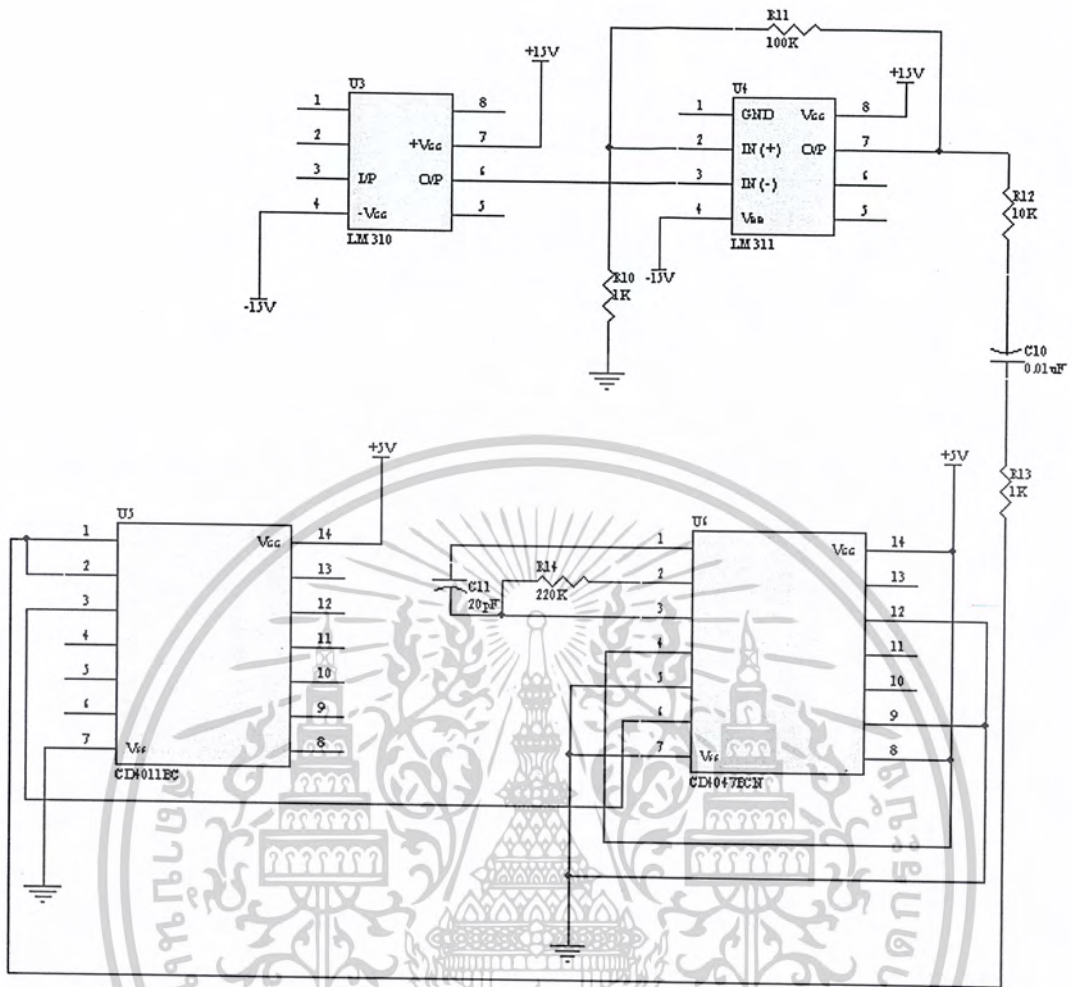
หลังจากช่วงเวลา T ของวงจรโมโนสเตเบิลมัลติไวเบรเตอร์ เอาท์พุทที่ขา 3 จะเป็นค่าต่ำ (low) ขา 7 เสมือนถูกต่อลงกราวด์เป็นจังหวะของตัวเก็บประจุ C_1 คายประจุออกมาวงจรจะกลับไปสู่สถานะเสถียรภาพตามเดิมจนกว่าสัญญาณทริกเกอร์ที่ขา 2 มีแรงดันเป็นค่าต่ำ (low) อีกครั้ง เอาท์พุทขา 3 จะเป็นค่าสูง (high) แล้วตัวเก็บประจุ C_1 เริ่มประจุแรงดันอีกครั้งได้ภาพสัญญาณตามรูปที่ 3.11 (ข)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.10 ส่วนประกอบภายในของควไอซี 555

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.12 วงจรสร้างสัญญาณพัลส์อ้างอิง

การสร้างสัญญาณพัลส์อ้างอิงทำได้โดย ป้อนสัญญาณสามเหลี่ยมเข้าขา 3 ของไอซี LM310 แล้วเข้าไปยังวงจรโมโนสเตเบิลมัลติไวเบรเตอร์ โดยที่ไอซี CD4047 จะทำหน้าที่ เป็นวงจรโมโนสเตเบิลมัลติไวเบรเตอร์ แล้วสัญญาณที่ออกจากขา 10 ของไอซี CD4047 จะเป็นสัญญาณพัลส์อ้างอิง

จะเห็นได้ว่าการสร้างสัญญาณอ้างอิง จะต้องใช้วงจรโมโนสเตเบิลมัลติไวเบรเตอร์ด้วยเช่นกัน ซึ่งทฤษฎีของวงจรโมโนสเตเบิลมัลติไวเบรเตอร์ได้กล่าวไว้ข้างต้นแล้ว

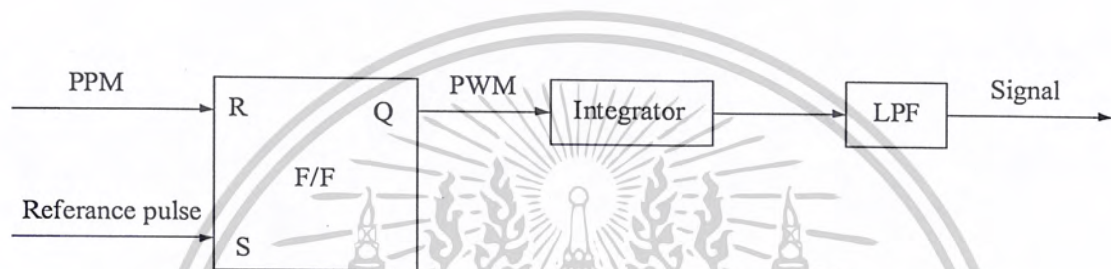
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 หลักการออกแบบภาครับ

ในการออกแบบภาครับนั้นมีความสำคัญมาก เพราะถ้าเราออกแบบภาครับไม่ดีสัญญาณเอาต์พุตที่ออกมา ก็จะผิดเพี้ยนไปจากสัญญาณอินพุต ซึ่งเป็นผลทำให้ข้อมูลที่ได้รับผิดเพี้ยนไปจากเดิม ในภาครับเราได้แบ่งวงจรออกเป็น 3 ส่วนด้วยกันคือ

1. วงจรอาร์เอสฟลิปฟล็อป
2. วงจรอินทิเกรเตอร์
3. วงจรกรองความถี่ต่ำ

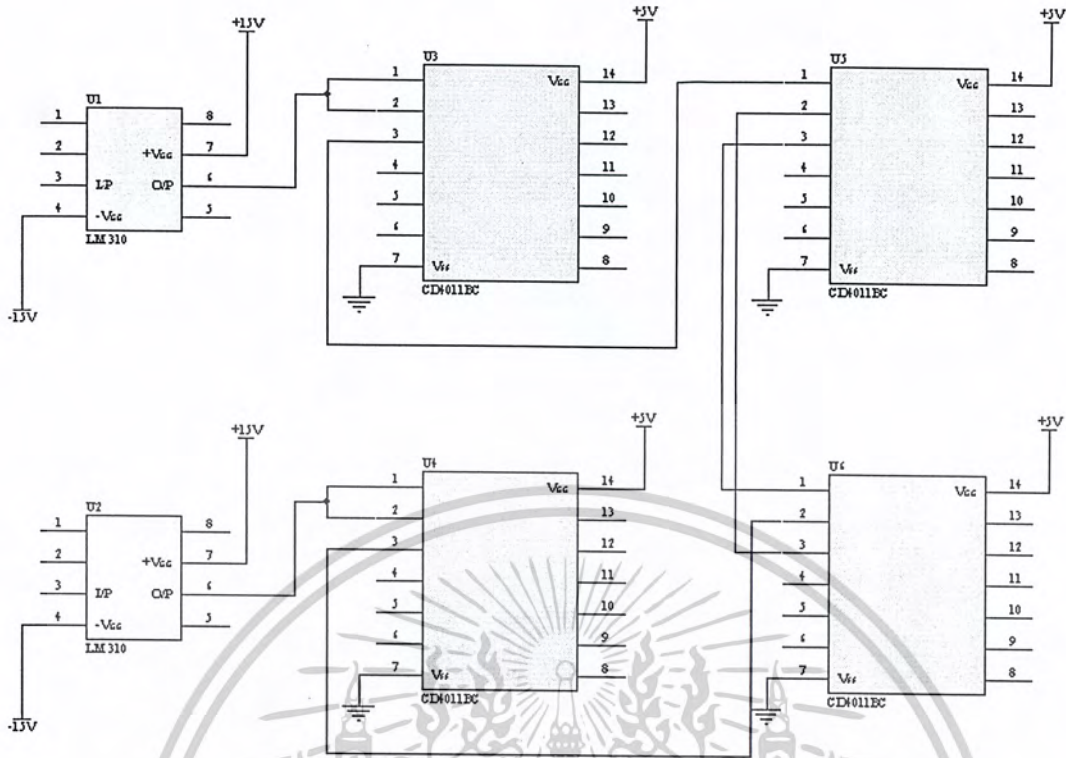
บล็อกไดอะแกรมของวงจรทางภาครับ ดังแสดงในรูปที่ 3.13



รูปที่ 3.13 บล็อกไดอะแกรมภาครับสัญญาณพีดีบีเอ็มและพีพีเอ็ม

3.2.1 วงจรอาร์เอสฟลิปฟล็อป

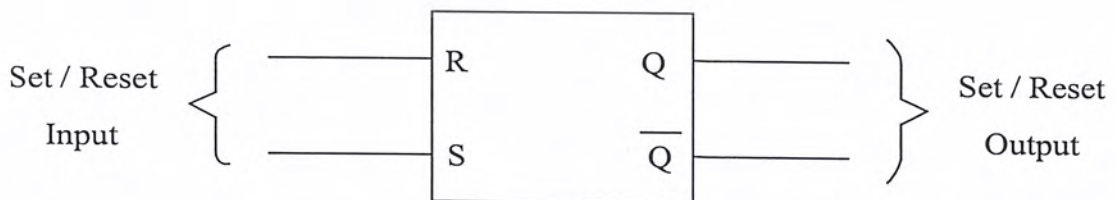
ในภาครับเราใช้อาร์เอสฟลิปฟล็อปในการดึงสัญญาณพัลส์วิดุมออกเลขขึ้นกลับมา ซึ่งวงจรอาร์เอสฟลิปฟล็อป ได้แสดงดังรูปที่ 3.14



รูปที่ 3.14 วงจรอาร์เอสฟลิปฟลอป

การคิมอดูลชั้นสัญญาณพัลส์โพสิทีฟขึ้นสอดูลชั้น ต้องใช้สัญญาณพัลส์โพสิทีฟขึ้นมอดูลชั้น และสัญญาณพัลส์อ้างอิงในการเซตและรีเซตอาร์เอสฟลิปฟลอป เพื่อใช้สร้างสัญญาณพัลส์วิคมอดูลชั้นกลับคืนขึ้นมาใหม่ในที่นี้ใช้ไอซี 4011 จำนวน 4 ตัวสร้างเป็นอาร์เอสฟลิปฟลอป โดยใช้สัญญาณพัลส์อ้างอิงเป็นตัวเซต และใช้สัญญาณพัลส์โพสิทีฟขึ้นมอดูลชั้นเป็นตัวรีเซต ซึ่งในส่วนทฤษฎีของอาร์เอสฟลิปฟลอป เราได้อธิบายไว้ข้างล่างนี้

3.2.1.1 อาร์เอสฟลิปฟลอป



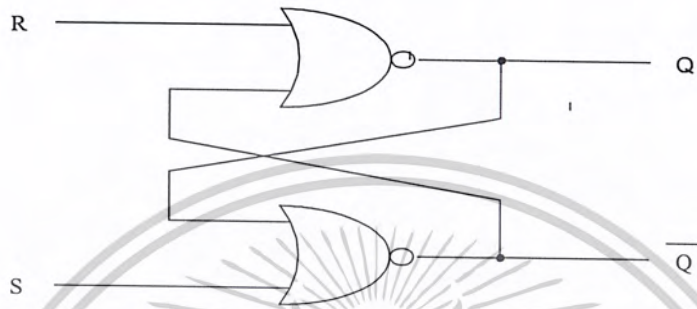
รูปที่ 3.15 สัญลักษณ์ของอาร์เอสฟลิปฟลอป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.15 เป็นสัญลักษณ์ของอาร์เอสฟลิปฟลอป ซึ่งเราจะนิยามได้ดังนี้

- Output Q และ \bar{Q} เป็น Complement ซึ่งกันและกัน อยู่ในสถานะเดียวกันไม่ได้
- Input Set ทำให้ Q เป็น 1 และ \bar{Q} เป็น 0
- Input Reset ทำให้ Q เป็น 0 และ \bar{Q} เป็น 1

การทำ RS Flip-Flop จาก Gate สามารถทำได้จาก NOR gate และ NAND gate ซึ่งแยกอธิบายได้ดังนี้



รูปที่ 3.16 RS Flip-Flop ทำจาก NOR gate

จากรูปที่ 3.16 เป็น RS Flip Flop ทำจาก NOR gate มี 2 Input คือ R และ S และมี 2 Output คือ Q และ \bar{Q} เมื่อดูจากวงจรแล้วจะได้ว่า $Q = \overline{R + \bar{Q}}$ และ $\bar{Q} = \overline{S + Q}$ เนื่องจากมี 2 Input ก็จะมี Combination ได้ 4 แบบคือ

$$R=0, S=0$$

$$R=0, S=1$$

$$R=1, S=0$$

$$R=1, S=1$$

ในกรณี $R=0, S=0$

$$\text{จาก } Q = \overline{R + \bar{Q}}$$

$$\text{แทนค่า } Q = \overline{0 + \bar{Q}}$$

$$= Q$$

$$\text{และ } \bar{Q} = \overline{S + Q}$$

$$\bar{Q} = \overline{0 + Q}$$

$$= \bar{Q}$$

จะเห็นได้ว่า เมื่อแทนค่า R และ S ลงไปใน function ของ Q และ \bar{Q} แล้ว Q ยังคงเท่ากับ Q และ \bar{Q} เท่ากับ \bar{Q} แสดงว่า ถ้าให้ $R=0$ และ $S=0$ จะทำให้ Q และ \bar{Q} ไม่มีกรเปลี่ยนแปลงสถานะ

ในกรณี $R=0, S=1$

$$\text{จาก } \bar{Q} = \overline{S + Q}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{aligned}\text{แทนค่า } \overline{Q} &= \overline{1+Q} \\ &= \overline{1} \\ &= 0\end{aligned}$$

$$\begin{aligned}\text{จาก } Q &= \overline{R+\overline{Q}} \\ \text{แทนค่า } Q &= \overline{0+0} \\ &= \overline{0} \\ &= 1\end{aligned}$$

จะเห็นว่าเมื่อ $R=0$ และ $S=1$ แล้วจะทำให้ $Q=1$ และ $\overline{Q}=0$ ในทำนองเดียวกัน เมื่อ $R=1$ และ $S=0$ จะทำให้ $Q=0$ และ $\overline{Q}=1$

ในกรณี $R=1, S=1$

$$\begin{aligned}\text{จาก } Q &= \overline{R+\overline{Q}} \\ \text{แทนค่า } Q &= \overline{1+\overline{Q}} \\ &= \overline{1} \\ &= 0\end{aligned}$$

$$\begin{aligned}\text{และ } \overline{Q} &= \overline{S+Q} \\ \overline{Q} &= \overline{1+Q} \\ &= \overline{1} \\ &= 0\end{aligned}$$

จากค่าของ function ที่หาได้ ทั้ง Q และ \overline{Q} ก็มีค่าเท่ากับ 0 แต่เรานิยามไว้ว่า Q และ \overline{Q} ต้องเป็น Complement ซึ่งกันและกัน ดังนั้นเงื่อนไขที่ $R=1, S=1$ จึงไม่ใช่และไม่ยอมให้เกิดขึ้น

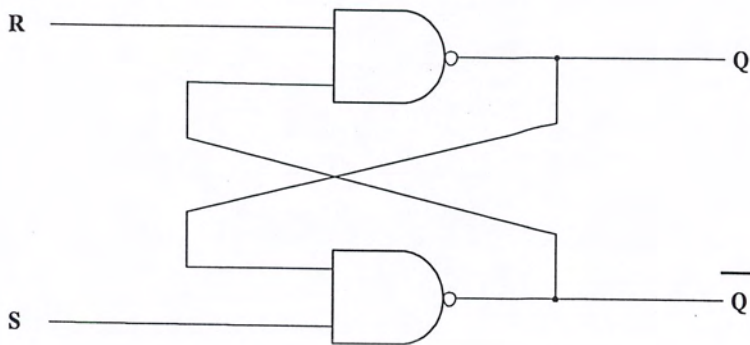
จากค่าของ function ที่หาได้เรานำมาเขียนเป็น Truth table ได้ดังนี้

ตารางที่ 3.1 Truth table ของ RS Flip Flop ทำจาก NOR gate

Input		Output		สถานะของ
R	S	Q	\overline{Q}	Output
0	0	Q	\overline{Q}	ไม่เปลี่ยนแปลง
0	1	1	0	Set
1	0	0	1	Reset
1	1	-	-	กำหนดไม่ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำ RS Flip Flop ทำจาก NAND gate อธิบายได้ดังนี้



รูปที่ 3.17 RS Flip Flop ทำจาก NAND gate

รูปที่ 3.17 เป็น RS Flip Flop ทำจาก NAND gate Output $Q = \overline{R \cdot \overline{Q}}$ และ $\overline{Q} = \overline{S \cdot Q}$ เราสามารถหาสถานะของ Output ในเงื่อนไขต่างๆได้ดังนี้

ในกรณี $R=0, S=0$

จาก $Q = \overline{R \cdot \overline{Q}}$

$$Q = \overline{0 \cdot \overline{Q}}$$

$$= \overline{0}$$

$$= 1$$

และ $\overline{Q} = \overline{S \cdot Q}$

$$\overline{Q} = \overline{0 \cdot Q}$$

$$= \overline{0}$$

$$= 1$$

จะเห็นว่า $Q = \overline{Q}$ ดังนั้น เงื่อนไข $R=0, S=0$ จึงไม่ใช่ และไม่ยอมให้เกิดขึ้น

ในกรณี $R=0, S=1$

จาก $Q = \overline{R \cdot \overline{Q}}$

$$Q = \overline{0 \cdot \overline{Q}}$$

$$= \overline{0}$$

$$= 1$$

และ $\overline{Q} = \overline{S \cdot Q}$

$$\overline{Q} = \overline{1 \cdot 1}$$

$$= \overline{1}$$

$$= 0$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นว่า เมื่อ $R=0, S=1$ แล้วจะทำให้ $Q=1$ และ $\bar{Q}=0$ ในทำนองเดียวกัน เมื่อ $R=1$ และ $S=0$ จะทำให้ $Q=0$ และ $\bar{Q}=1$

ในกรณี $R=1, S=1$

$$\text{จาก } Q = R \cdot \bar{Q}$$

$$\text{แทนค่า } Q = 1 \cdot \bar{Q}$$

$$= Q$$

$$\text{และ } \bar{Q} = S \cdot Q$$

$$\bar{Q} = 1 \cdot Q$$

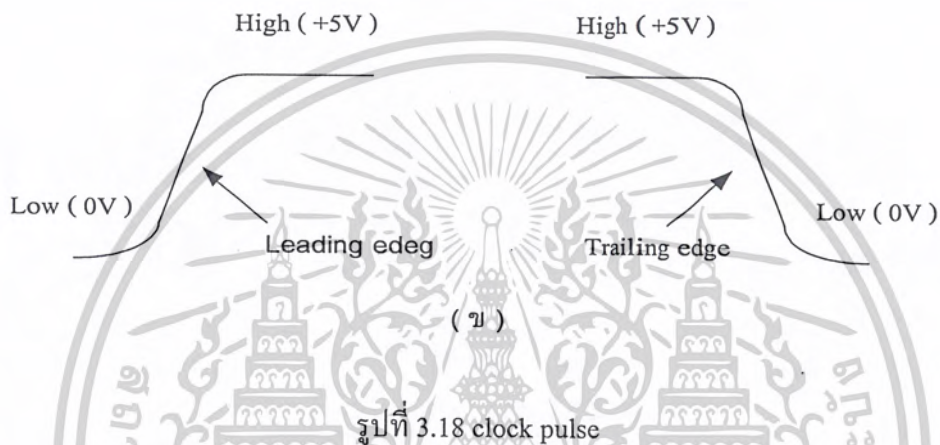
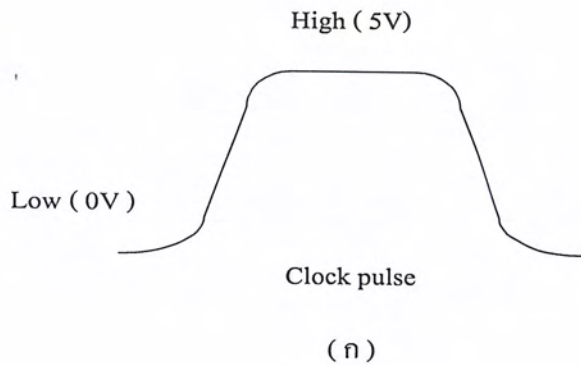
$$= \bar{Q}$$

จากค่าของ function ที่หามาได้ทั้งหมด เรานำมาเขียนเป็น Truth table ได้ดังนี้

ตารางที่ 3.2 Truth table ของ RS Flip Flop ทำจาก NAND gate Clock pulse

Input		Output		สถานะของ Output
R	S	Q	\bar{Q}	
0	0	-	-	กำหนดไม่ได้
0	1	1	0	Set
1	0	0	1	Reset
1	1	Q	\bar{Q}	ไม่เปลี่ยนแปลง

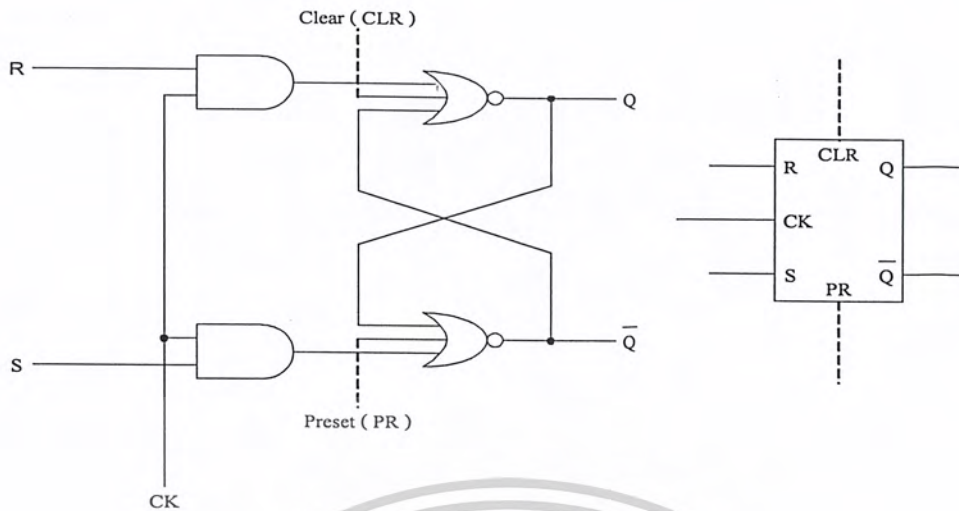
Flip Flop ที่ได้กล่าวมาแล้วทั้งสองแบบ เป็น Flip Flop ที่เปลี่ยนสถานะโดยระดับสัญญาณ Logic ที่ป้อน โดยตรง ในกรณีที่จะใช้ Flip Flop ต่อร่วมกันหลายๆภาคจะใช้วิธีการเช่นนี้จะทำให้ไม่สะดวกเพราะไม่สามารถทำให้เกิดการเปลี่ยนสถานะพร้อมๆกันได้ วิธีการที่จะทำให้ Flip Flop แต่ละตัวเปลี่ยนสถานะพร้อมๆกันนั้น ต้องมีการให้สัญญาณการเปลี่ยนสถานะ สัญญาณดังกล่าวเรียกว่า Clock pulse (CK) ซึ่งมีรูปคลื่นและส่วนประกอบดังรูป



รูปที่ 3.18 เป็นรูปคลื่นของ clock pulse ซึ่งเขียนให้เห็นความชันทางด้านที่คลื่นเปลี่ยนสถานะจาก 0V เป็น +5V หรือที่เรียกว่าขอบขาขึ้น กับส่วนที่เปลี่ยนจาก +5V เป็น 0V หรือที่เรียกว่าขอบขาลง แต่ในทางเป็นจริงแล้ว ทั้งขอบขาขึ้นและขอบขาลงใช้เวลาสั้นมากเมื่อเทียบกับความกว้างของพัลส์ดังนั้นเรามักเห็นเป็นเส้นตั้งฉาก

3.2.1.2 RS Flip Flop ใช้ Clock pulse

RS Flip Flop ทั้งสองชนิดสามารถใช้ clock pulse เป็นตัวควบคุมได้ โดยต่อ AND gate เข้าไปในวงจรดังแสดงตามรูปที่ 3.19



รูปที่ 3.19 RS Flip Flop ใช้ Clock pulse

ตารางที่ 3.3 Truth table ของ RS Flip Flop เมื่อมี clock pulse

CK	R	S	Q
↑	0	0	ไม่เปลี่ยนแปลง
↑	0	1	1
↑	1	0	0
↑	1	1	-
0	x	x	ไม่เปลี่ยนแปลง

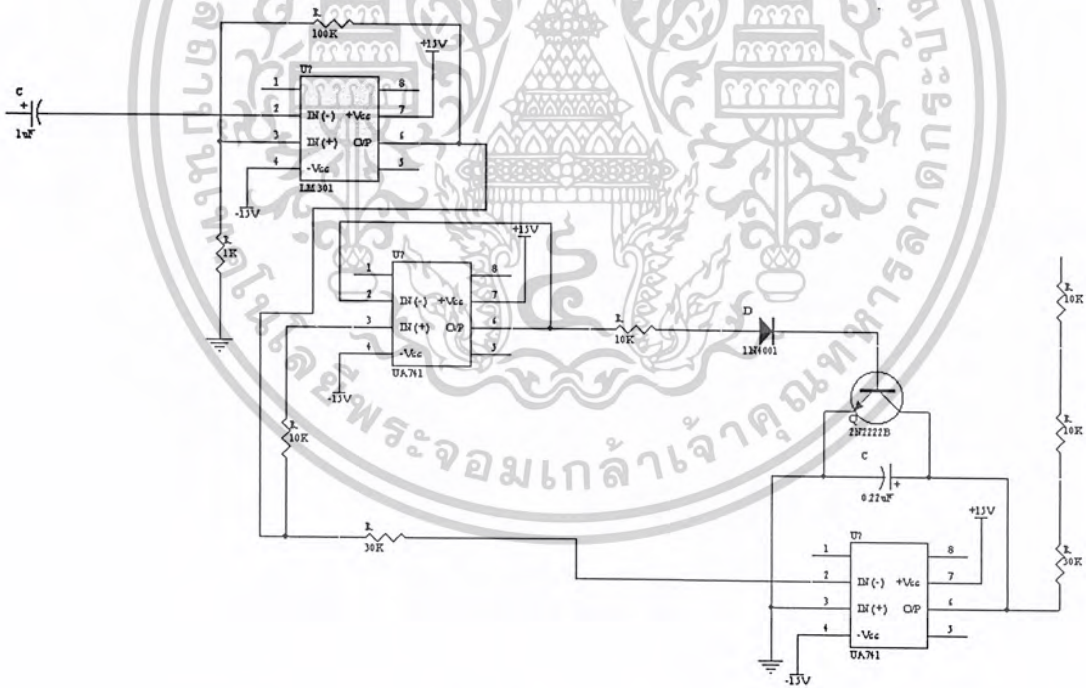
จากรูปที่ 3.19 ปกติที่ขา CK เป็น Logic 0 Output ของ AND gate ทั้งสองตัวจะเป็น Logic 0 ทั้งคู่ และทำให้ไม่เกิดการเปลี่ยนสถานะตามคุณสมบัติเดิมแต่ถ้า CK เปลี่ยนสถานะจาก Logic 0 เป็น Logic 1 ในช่วงขอบขาขึ้นของพัลส์ทำให้ Output ของ AND gate เป็นไปตามข้อมูลของ R และ S นั่นคือ Output Q และ \bar{Q} ก็จะเป็นไปตามเงื่อนไขที่ได้กล่าวมาแล้ว สำหรับในขณะขอบขาลงของ CK จนกระทั่ง CK เป็น Logic 0 นั้น Output ของ AND gate ทั้งสองเป็น Logic 0 นั่นคือไม่มีการเปลี่ยนสถานะ โดยสถานะเดิมก่อนขอบขาลงเป็นสถานะใดเมื่อพ้นขอบขาลงของ CK แล้ว ก็จะเป็นไปตามนั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจาก Output Q และ \bar{Q} จะเปลี่ยนแปลงสถานะตามเงื่อนไขของ Input R และ S ก็เมื่อต่อ CK อยู่ที่สถานะเป็น Logic 1 เท่านั้น หรือที่เราเรียกว่า Active high ถ้าหาก CK อยู่ในสถานะเป็น Logic 0 เราไม่สามารถเปลี่ยนแปลงสถานะของ Output Q และ \bar{Q} ได้เลย แต่ในบางครั้ง เราจำเป็นต้องทำให้ Output Q เป็น Logic 0 หรือ 1 โดยไม่ต้องการรอจังหวะจาก CK ดังนั้นเราต้องเพิ่มขา Clear (CLR) และ Preset (PR) เข้าไป ปกติขา Clear และ Preset เราให้ Logic 0 ไว้ ถ้าต้องการให้ Q เป็น Logic 1 ในช่วงที่ CK ยังเป็น Logic 0 อยู่ เราก็เปลี่ยน Logic ที่ขา Preset จาก Logic 0 หรือ Logic 1 ในทางกลับกัน ถ้าต้องการให้ Q เป็น Logic 0 โดยไม่สนใจว่าสถานะเดิมเป็นอะไร ก็ให้ขา Clear เป็น Logic 1 ในบางกรณี ถ้าเราต้องการให้ CK หรือ Preset หรือ Clear ทำงานแบบ Active low เราก็สามารถทำได้โดยการใส่ Inverting เข้าไปที่ขานั้น

3.2.2 วงจรอินทิเกรเตอร์

วงจรงอินทิเกรเตอร์ จะเป็นตัวเปลี่ยนสัญญาณพัลส์วัดมอดูละชั้น ให้เป็นสัญญาณพีเอเอ็ม ก่อนที่จะเข้าวงจรรองความถี่ต่อไป วงจรงอินทิเกรเตอร์ได้แสดงให้เห็นดังรูปที่ 3.20



รูปที่ 3.20 วงจรงอินทิเกรเตอร์

นำสัญญาณพัลส์วัดมอดูละชั้น ผ่านวงจรงเปรียบเทียบแรงดัน โดยใช้ไอซี 301 เพื่อให้ได้แรงดันเอาต์พุตเป็น $+V_{sat}$ และ $-V_{sat}$ อีกทางหนึ่งก็นำสัญญาณพัลส์วัดมอดูละชั้น เข้าสู่วงจรงอินทิเกรเตอร์ เพื่อสร้างสัญญาณแรมเจนเนอเรต โดยการต่อทรานซิสเตอร์เบอร์ 2N2222 ทำหน้าที่เป็นตัวออฟ

เอกส์ไทรนเป็นเอ็กซ์ไทรนที่แรงดันสูงที่รับกับไฟแรงดันสูงเพื่อใช้กับสัญญาณอินพุตและเอาต์พุต การคำนวณค่าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณแรมป์โดยแรงดัน $+V_{sat}$ เป็นตัวไบอัสให้ทรานซิสเตอร์ทำงานและความชันของสัญญาณแรมป์ขึ้นอยู่กับค่าตัวเก็บประจุของวงจรอินทิเกรเตอร์ซึ่งมีค่า $0.22 \mu\text{F}$ ซึ่งผลของการนำกระแสของทรานซิสเตอร์ที่มีเวลาไม่แน่นอนทำให้ได้ขนาดของสัญญาณแรมคอมที่ต่างกัน ซึ่งคือสัญญาณพีเอเอ็มนั่นเอง

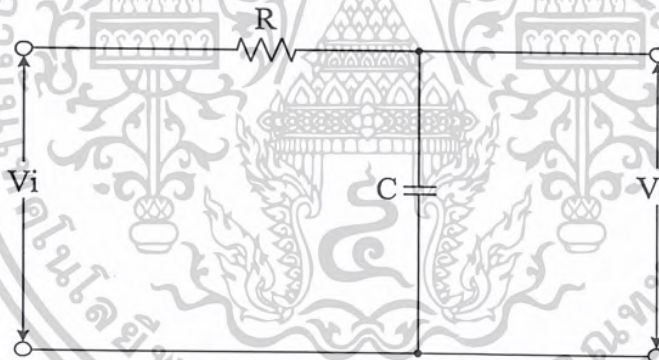
ซึ่งในส่วนทฤษฎีของวงจรอินทิเกรเตอร์ เราได้อธิบายไว้ข้างล่างนี้

3.2.2.1 วงจรอินทิเกรเตอร์ (Integrator circuit)

เมื่อสัญญาณเข้าของวงจร $v = V \sin \omega t$ ถูกอินทิเกรเตอร์จะได้เป็น

$$\int v dt = -\frac{V}{\omega} \cos \omega t \quad (3.1)$$

จะเห็นได้ว่า ขนาดของสัญญาณออกจะเป็นสัดส่วนกลับกับความถี่ วงจรที่มีคุณสมบัติของขนาดสัญญาณที่ได้ขึ้นกับความถี่เช่นนี้เรียกว่า วงจรอินทิเกรเตอร์ วงจรในรูปที่ 3.21 แสดงวงจรอินทิเกรเตอร์



รูปที่ 3.21 วงจรอินทิเกรเตอร์

ตามรูปที่ 3.21 สัญญาณออก v_o จะเป็น

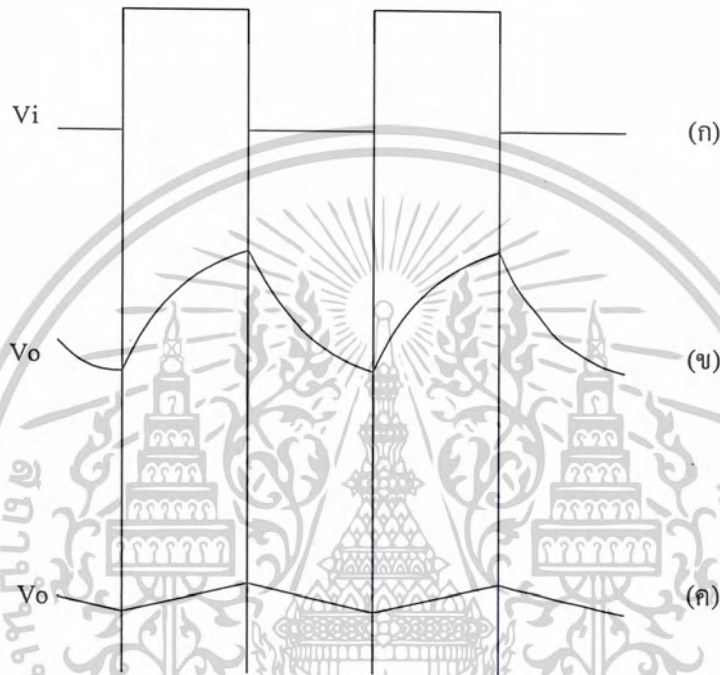
$$v_o = \frac{1}{R + \frac{1}{j\omega C}} v_i$$

CR ถูกเลือกให้มีค่า $R \gg 1/\omega C$ ($\omega CR \gg 1$) ค่า v_o จะเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$v_o = -j \frac{1}{\omega CR} v_i \quad (3.2)$$

ตามสมการนี้จะเห็นได้ชัดเจนว่าขนาดของสัญญาณออกของวงจร จะเป็นสัดส่วนผกผันกับค่าของความถี่ เมื่อป้อนคลื่นสัญญาณรูปสี่เหลี่ยมตามภาพที่ 3.22 (ก) เข้าที่จุดสัญญาณเข้าของวงจร อินทิเกรเตอร์คลื่นสัญญาณออกที่ได้จะเป็นรูปที่ 3.22 (ข) และ (ค)



รูปที่ 3.22 การตอบสนองต่อคลื่นรูปสี่เหลี่ยมของวงจรอินทิเกรเตอร์

ค่าเวลาคงที่ของ CR ของการอินทิเกรเตอร์ยังมีค่ามากขึ้นเท่าใด ขนาดของสัญญาณออกที่ได้จะเล็กลงเท่านั้น และสัญญาณออกที่ได้จะกลายเป็นรูปคลื่นสามเหลี่ยมที่มีความชันที่เป็นเชิงเส้นดีขึ้น เมื่อใช้ CR มีค่ามากจนกระทั่งผลที่ได้เป็นคลื่นรูปสามเหลี่ยมอย่างแท้จริงแล้ว จะเรียกว่าเป็นการอินทิเกรเตอร์อย่างสมบูรณ์

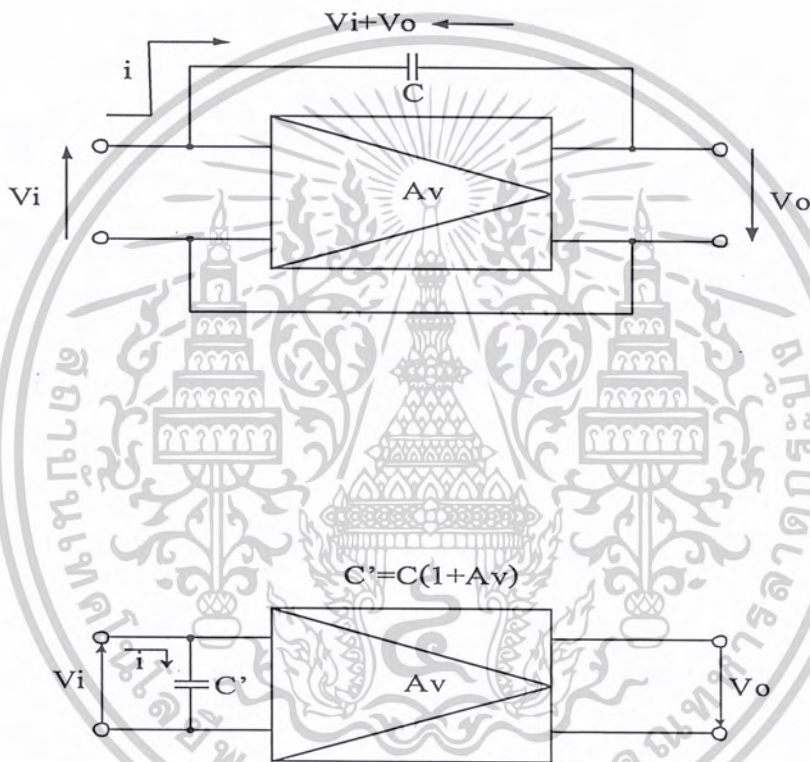
3.2.2.2 มิลเลอ์อินทิเกรเตอร์ (Miller's integrator)

มิลเลอ์อินทิเกรเตอร์ เป็นวงจรที่เกือบจะเป็นการอินทิเกรเตอร์อย่างสมบูรณ์ในทางอุดมคติ มิลเลอ์อินทิเกรเตอร์ เป็นวงจรอินทิเกรเตอร์ที่ให้ความชันเป็นเชิงเส้นดีมาก โดยอาศัยผลของมิลเลอ์

ลองพิจารณาผลของมิลเลอร์อีกครั้งหนึ่ง ถ้าตัวเก็บประจุ C ต่ออยู่ระหว่างสัญญาณเข้ากับสัญญาณออกของวงจรขยายสัญญาณแบบกลับศักระยะสัญญาณ ดังรูปที่ 3.23 (ก) ศักดาคร่อมค่า C เป็น $v_i + v_o = v_i (1+A_v)$

เพื่อช่วยให้เข้าใจวงจรได้ดียิ่งขึ้น ค่า A_v ควรจะใช้ค่า $|A_v|$ เมื่อใช้ในการอธิบายในสมการต่าง ๆ กระแส i ที่ไหลเข้าไปยัง C จากจุดสัญญาณเข้าในรูปที่ 3.23 (ก) จะได้เป็น

$$i = j\omega C v_i (1+A_v) \quad (3.3)$$



รูปที่ 3.23 ผลของมิลเลอร์

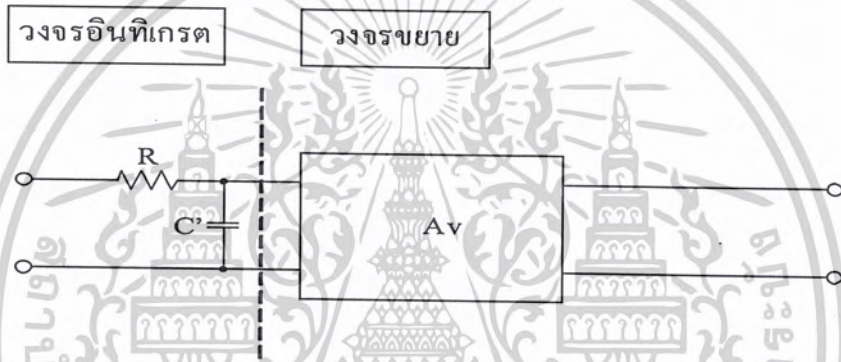
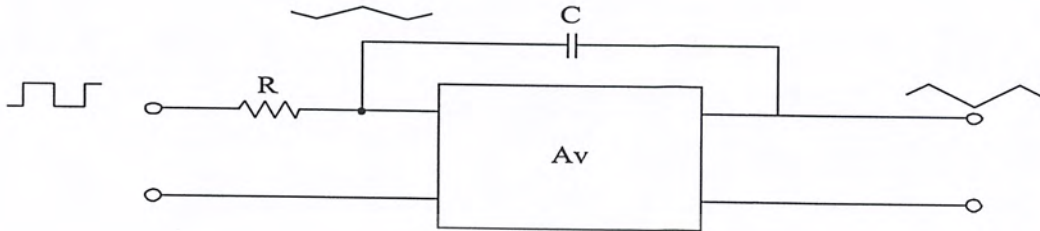
ในรูปที่ 3.23 (ข) โดยอาศัยความสัมพันธ์ $i = i\omega C'v_i$ ดังนั้น

$$C' = C(1+A_v) \quad (3.4)$$

นั่นคือรูปที่ 3.23 (ก) และ (ข) เป็นวงจรที่เทียบซึ่งกันและกัน ค่าความจุที่อยู่ระหว่างด้านสัญญาณเข้ากับด้านสัญญาณออก จะถูกคูณด้วย $(1+A_v)$ เมื่อมาจากจุดสัญญาณเข้า ปรากฏการณ์เช่นนี้เรียกว่าผลของมิลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

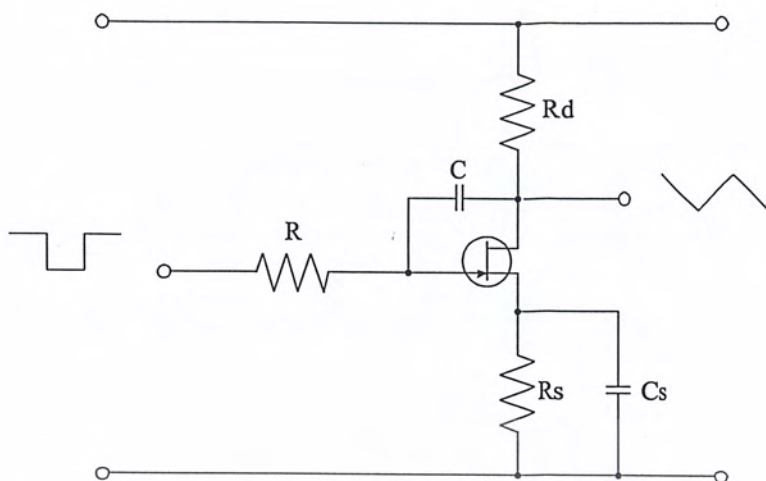
วงจรมิลเลอร์ อินทิเกรเตอร์ ในรูปที่ 3.24 (ก) มีความต้านทาน R ต่ออนุกรมกับด้านสัญญาณเข้า วงจรที่คล้ายของมันจะเป็นดังรูปที่ 3.24 (ข)



รูปที่ 3.24 วงจรอินทิเกรตของมิลเลอร์

ค่า C' จะเสมือนมีค่าความจุมากขึ้นเป็น C คูณด้วย $(1+A_v)$ ซึ่งจะได้การอินทิเกรตอย่างสมบูรณ์ และค่าขนาดของสัญญาณที่มีค่าต่ำจะถูกขยายให้สูงขึ้น A_v เท่า จะเห็นได้ว่าวงจรมิลเลอร์อินทิเกรเตอร์จะให้สัญญาณที่ถูกอินทิเกรตแล้ว มีลักษณะเป็นเชิงเส้นดี ขณะเดียวกันก็มีขนาดของสัญญาณสูงด้วยเมื่อเปรียบเทียบกับการใช้ค่าความจุที่มีขนาดต่ำ

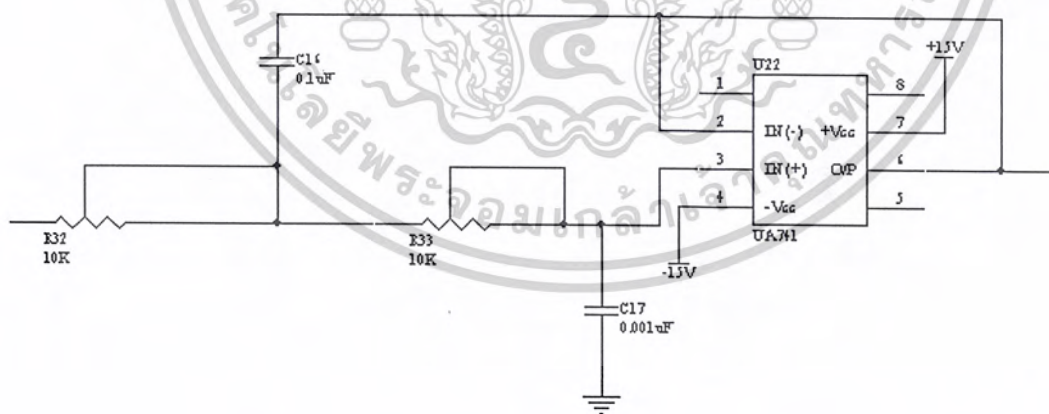
รูปที่ 3.25 แสดงตัวอย่างของวงจรมิลเลอร์อินทิเกรเตอร์โดยใช้เฟท



รูปที่ 3.25 ตัวอย่างของวงจรมิตเลออร์อินทิเกรเตอร์โดยใช้เฟด

3.2.3 วงจรกรองความถี่ต่ำ

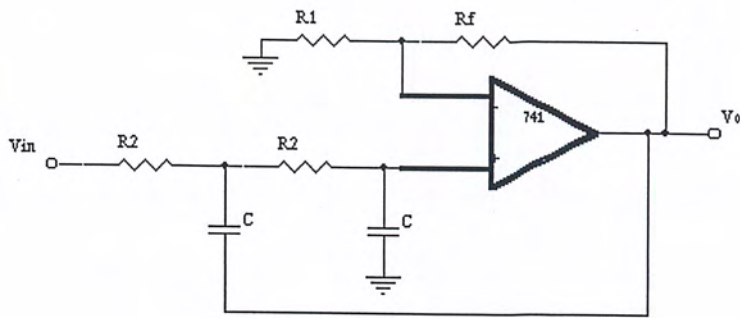
เนื่องจากสัญญาณของแต่ละระบบต้องการความถี่ที่ไม่เท่ากัน และในการที่จะออกแบบวงจรกรองความถี่ต่ำ เราใช้ไอซีเบอร์ LM741 มาต่อเป็นวงจรกรองความถี่ต่ำผ่าน โดยวงจรต้องต่ออุปกรณ์ภายนอกซึ่งประกอบด้วย ตัวต้านทาน (R) และ ตัวเก็บประจุ (C) ตามความถี่ที่ต้องการ ดังรูปที่ 3.26



รูปที่ 3.26 วงจรกรองความถี่ต่ำแบบ บัตเตอร์เวิร์ท ออเดอร์ 2

วิธีการคำนวณวงจรกรองความถี่ต่ำแบบ บัตเตอร์เวิร์ท ออเดอร์ 2 มีดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.27 วงจรกรองความถี่ต่ำแบบ บัตเตอร์เวิร์ท ออเดอร์ 2

จากรูปที่ 3.27 จะได้ว่า

$$V_o / V_{IN} = A_F / \sqrt{1 + (f / fh)^4}$$

เมื่อ $V_o / V_{IN} = \text{Gain}$ ของวงจร

$$A_F = 1 + R_f / R_1 = \text{Pass Band Gain ของวงจร}$$

f = Frequency ของ Input Signal

$$fh = 1 / (2\pi R_2 C) = \text{High Cutoff Frequency}$$

การออกแบบ

1. เลือกค่า High Cutoff Frequency fh
2. เลือกค่า $C = 10 / fh$ uF
3. คำนวณ $R_2 = 1 / (2\pi fh C)$
4. คำนวณ R_f และ R_1 ตามค่า Pass Band Gain

$$A_F = 1 + R_f / R_1$$

เมื่อต้องการสร้างวงจรกรองความถี่ต่ำผ่านแบบบัตเตอร์เวิร์ทที่มีอัตราการขยายเท่ากับ 2 โดยเลือกค่าของตัวเก็บประจุ C_1 เป็น 0.01 ไมโครฟารัด ต้องการความถี่คัตออฟที่ 4 kHz

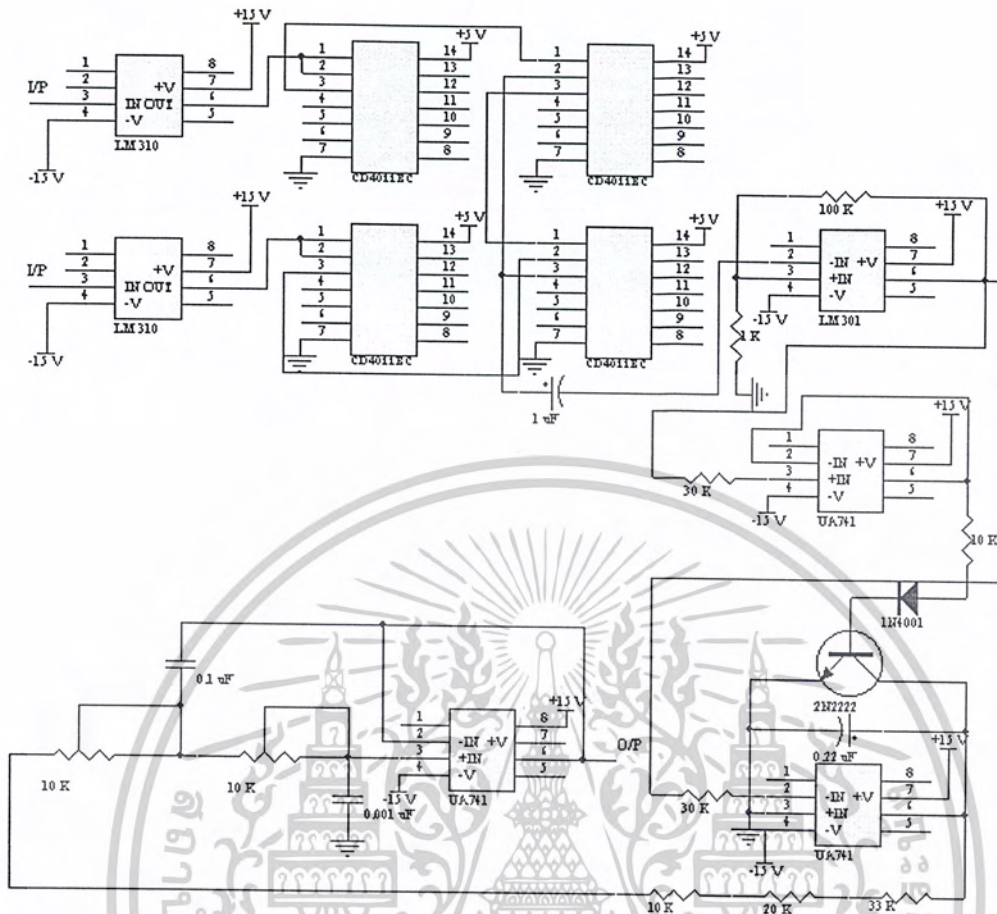
$$R_2 = 1 / (2\pi * 4000 * 0.01 * 10^{-6})$$

$$= 3.97 \text{ k}\Omega$$

เนื่องจาก $A_F = 2$ ดังนั้น R_f จึงต้องเท่ากับ R_1

$$\text{เลือก } R_f = R_1 = 10 \text{ k}\Omega$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3. 29 วงจรรวมภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

4.1 การทดลองของวงจรสร้างสัญญาณพัลส์วิดมอดูเลชัน

4.1.1 จ่ายไฟ +15 V -15 v และ +5 v

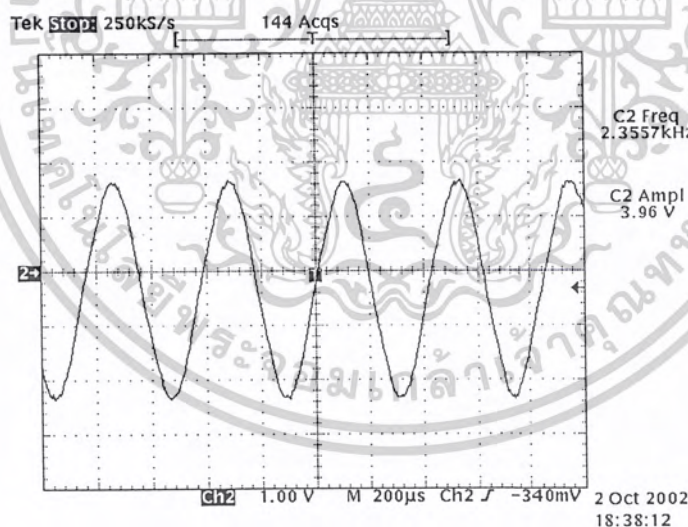
4.1.2 ป้อนสัญญาณอนาลอกความถี่ 2.3 kHz เข้าวงจรของภาคส่ง วัดสัญญาณที่จุด TP1 แล้วบันทึกผลการทดลอง

4.1.3 ป้อนสัญญาณสามเหลี่ยมความถี่ 9 kHz เข้าวงจรของภาคส่ง วัดสัญญาณที่จุด TP2 แล้วบันทึกผลการทดลอง

4.1.4 วัดสัญญาณที่จุด TP3และTP4 แล้วบันทึกผลการทดลอง

4.2 ผลการทดลองของวงจรสร้างสัญญาณพัลส์วิดมอดูเลชัน

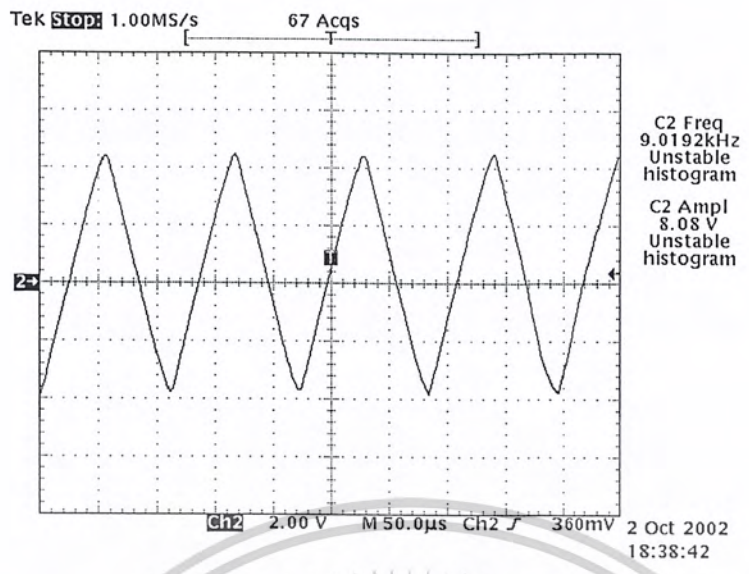
4.2.1 เมื่อทำการทดลองตามหัวข้อ 4.1.2 จะได้รูปของสัญญาณอนาลอกความถี่ 2.3 kHz ดังรูปที่ 4.1



รูปที่ 4.1 สัญญาณอนาลอกความถี่ 2.3 kHz ที่วัดจากจุด TP1

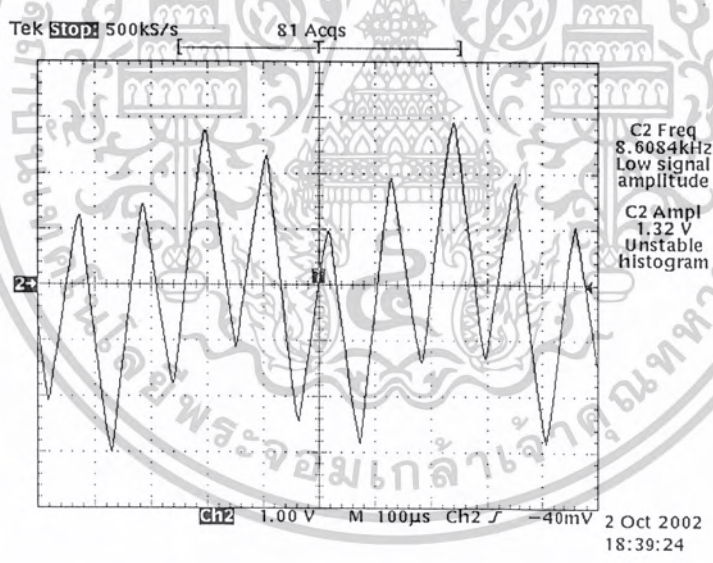
4.2.2 เมื่อทำการทดลองตามหัวข้อ 4.1.3 จะได้รูปของสัญญาณสามเหลี่ยมความถี่ 9 kHz ดังรูปที่ 4.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



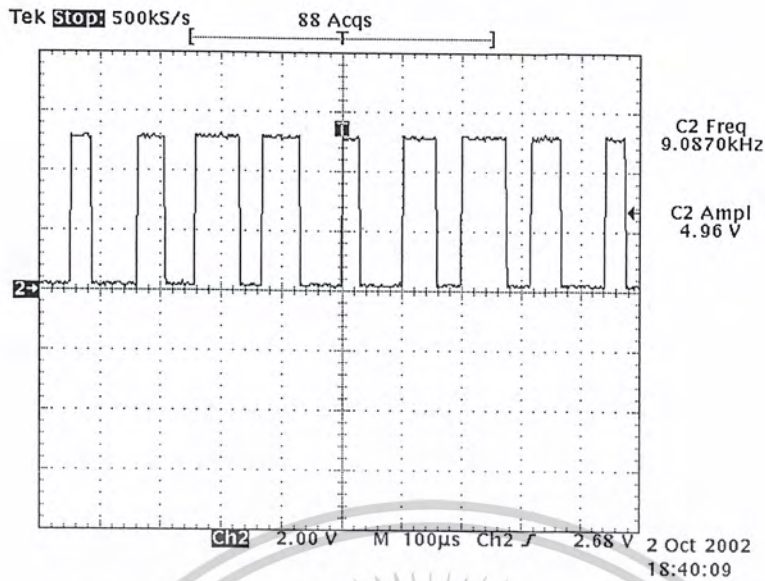
รูปที่ 4.2 สัญญาณสามเหลี่ยมความถี่ 9 kHz ที่วัดจากจุด TP2

4.2.3 เมื่อทำการทดลองตามหัวข้อ 4.1.4 จะได้รูปของสัญญาณ ดังรูปที่ 4.3 และรูปที่ 4.4



รูปที่ 4.3 สัญญาณอนาลอกรวมกับสัญญาณสามเหลี่ยม ที่วัดจากจุด TP3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 สัญญาณพัลส์วิดคอมดูละชั้น ที่วัดจากจุด TP4

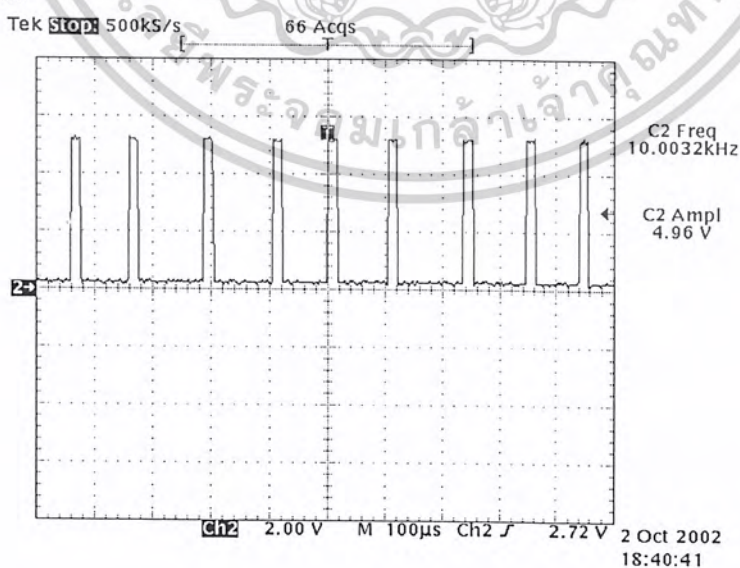
4.3 การทดลองของวงจรสร้างสัญญาณพัลส์โพสิชั่นมอดูเลชั่น

4.3.1 วัดสัญญาณที่ออกมาจากวงจร โมโนสเตเบิลมัลติไวเบรเตอร์ ซึ่งจะเป็นสัญญาณพัลส์โพสิชั่นมอดูเลชั่น วัดสัญญาณที่จุด TP5 แล้วบันทึกผลการทดลอง

4.4 ผลการทดลองของวงจรสร้างสัญญาณพัลส์โพสิชั่นมอดูเลชั่น

4.4.1 เมื่อทำการทดลองตามหัวข้อ 4.3.1 จะได้รูปสัญญาณพัลส์โพสิชั่นมอดูเลชั่น ดังรูปที่

4.5



รูปที่ 4.5 รูปสัญญาณพัลส์โพสิชั่นมอดูเลชั่น ที่วัดจากจุด TP5

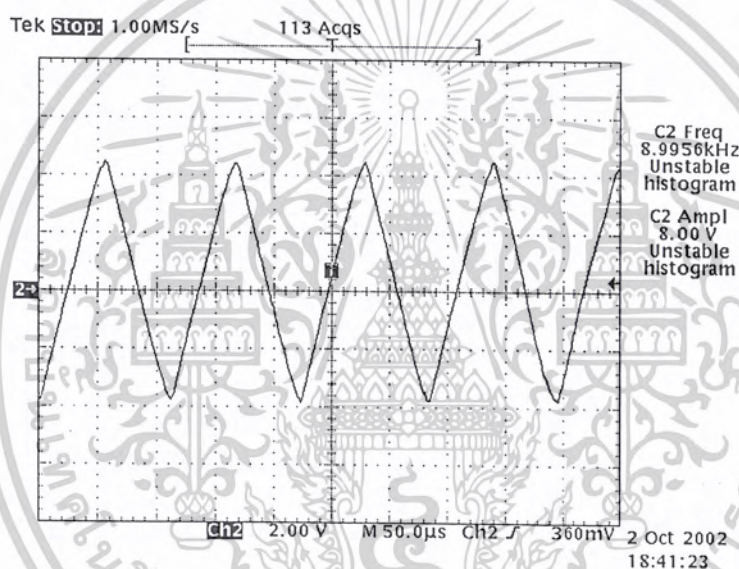
เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์หรือการเชิงานเพื่อการศึกษาค้นคว้าเท่านั้น เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5 การทดลองของวงจรสร้างสัญญาณพัลส์อ้างอิง

- 4.5.1 ป้อนสัญญาณสามเหลี่ยมความถี่ 9 kHz วัดสัญญาณที่จุด TP6 แล้วบันทึกผลการทดลอง
- 4.5.2 วัดสัญญาณที่ออกมาจากวงจร โมโนสเตเบิลมัลติไวเบรเตอร์ ซึ่งเป็นสัญญาณพัลส์อ้างอิง วัดสัญญาณที่จุด TP7 แล้วบันทึกผลการทดลอง

4.6 ผลการทดลองของวงจรสร้างสัญญาณพัลส์อ้างอิง

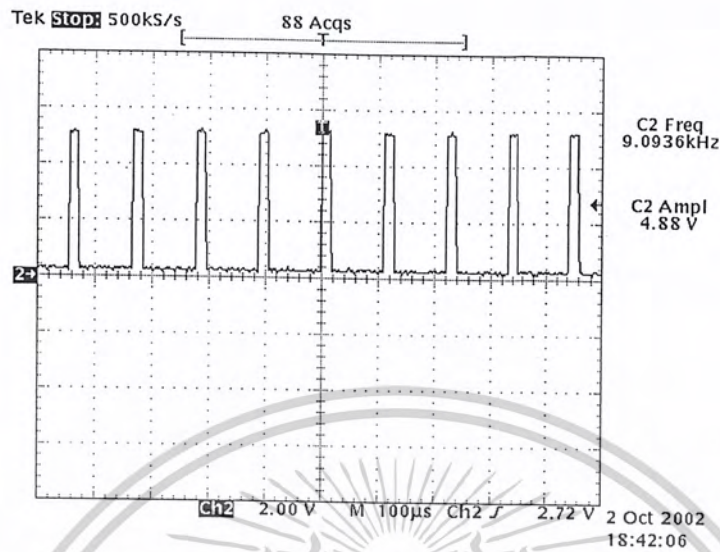
- 4.6.1 เมื่อทำการทดลองตามหัวข้อ 4.5.1 จะได้รูปของสัญญาณสามเหลี่ยมความถี่ 9 kHz ดังรูปที่ 4.6



รูปที่ 4.6 สัญญาณสามเหลี่ยมความถี่ 9 kHz ที่วัดจากจุด TP6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.6.2 เมื่อทำการทดลองตามหัวข้อ 4.5.2 จะได้รูปสัญญาณพัลส์อ้างอิง ดังรูปที่ 4.7



รูปที่ 4.7 รูปสัญญาณพัลส์อ้างอิง ที่วัดจากจุด TP7

4.7 การทดลองของวงจรดีมอดูเลชันสัญญาณพัลส์วิมอดูเลชัน ละสัญญาณพัลส์โพสิทีฟมอดูเลชัน

4.7.1 วัดสัญญาณที่จุด TP8 และ TP9 แล้วบันทึกผลการทดลอง

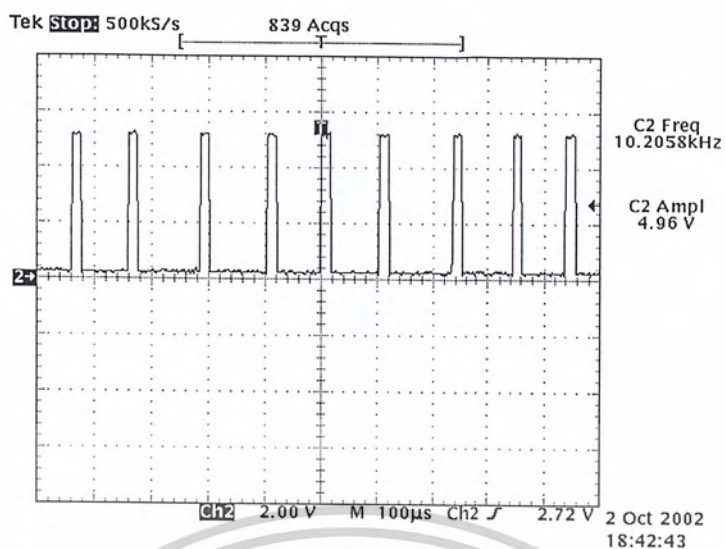
4.7.2 วัดสัญญาณพัลส์วิมอดูเลชันที่ภาคดีมอดูเลชัน วัดสัญญาณที่จุด TP10 แล้วบันทึกผลการทดลอง

4.7.3 วัดสัญญาณที่ออกจากฟิลเตอร์ วัดสัญญาณที่จุด TP11 และ TP12 โดยวัดสัญญาณเทียบกับจุด TP1

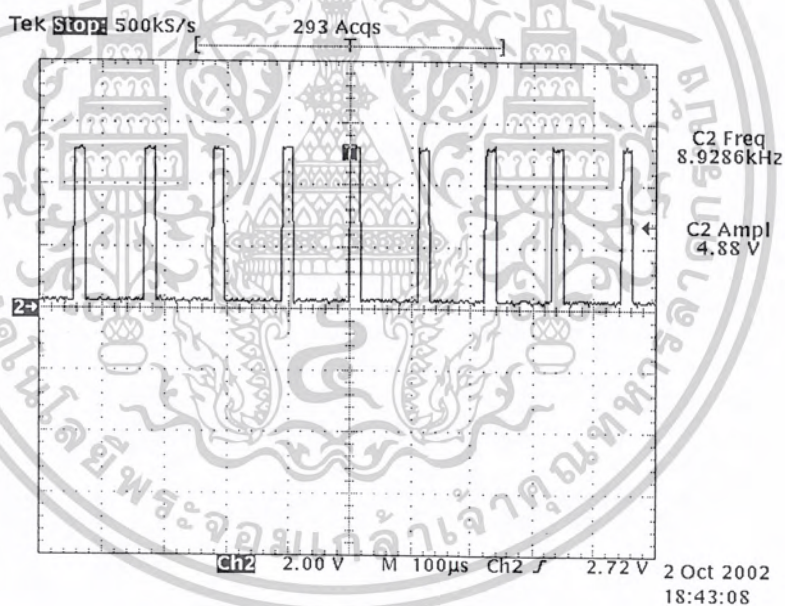
4.8 ผลการทดลองของวงจรดีมอดูเลชันสัญญาณพัลส์วิมอดูเลชันและสัญญาณพัลส์โพสิทีฟมอดูเลชัน

4.8.1 เมื่อทำการทดลองตามหัวข้อ 4.7.1 จะได้รูปสัญญาณดังรูปที่ 4.8 และรูปที่ 4.9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 รูปสัญญาณพัลส์โพสิทีฟมอดูเลชันที่รับได้ ที่วัดจากจุด TP8

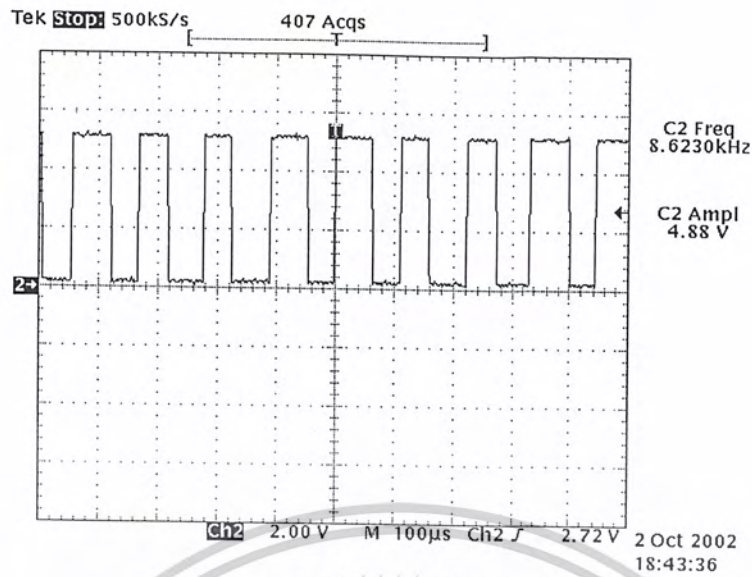


รูปที่ 4.9 รูปสัญญาณอ้างอิงที่รับได้ ที่วัดจากจุด TP9

4.8.2 เมื่อทำการทดลองตามหัวข้อ 4.7.2 จะได้รูปสัญญาณพัลส์วิคมอดูเลชันที่รับได้

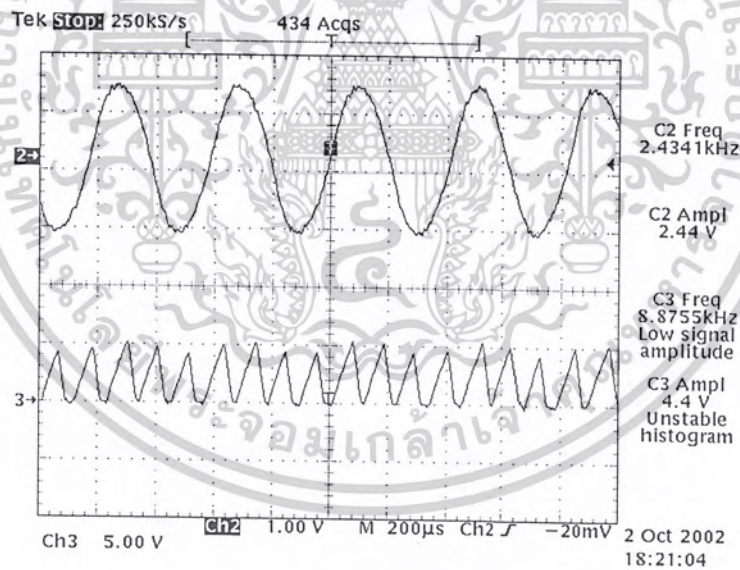
ดังรูปที่ 4.10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



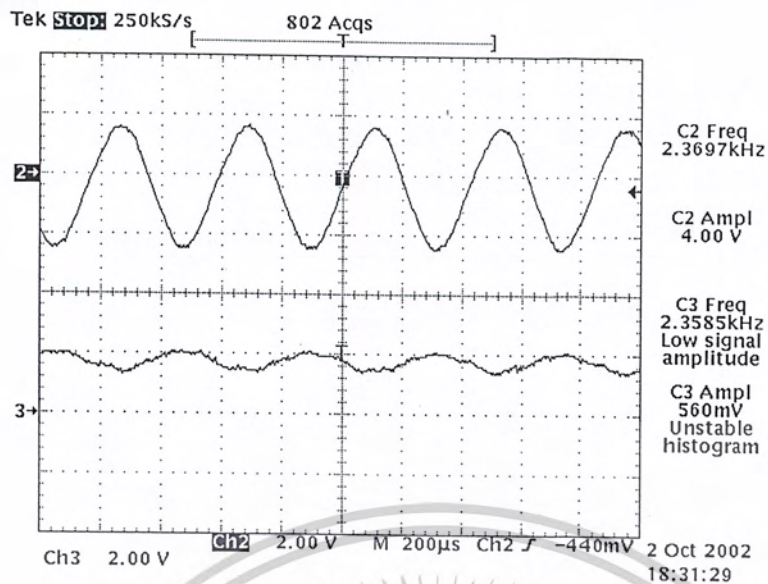
รูปที่ 4.10 รูปสัญญาณพัลส์วิดมอดูเลชันที่รับได้ วัดที่จากจุด TP10

4.8.3 เมื่อทำการทดลองตามหัวข้อ 4.7.3 จะได้สัญญาณดังรูปที่ 4.11 และ รูปที่ 4.12



รูปที่ 4.11 รูปสัญญาณที่ออกจากวงจรอินทิเกรเตอร์ ที่วัดจากจุด TP1 เมื่อเทียบกับที่วัดจากจุด TP11

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า, ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.12 รูปสัญญาณอนาล็อกที่ออกจากฟิลเตอร์ ที่วัดจากจุด TP1 เมื่อเทียบกับที่วัดจากจุด TP12

ลองทำการทดลองตามหัวข้อ 4.1.2 ถึง 4.8.1 แต่เปลี่ยนความถี่เป็น 1 kHz, 3 kHz และ 4 kHz แล้วบันทึกผลการทดลอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทสรุป

โครงการนี้เป็นชุดทดลอง ซึ่งออกแบบให้ทำการส่งและรับสัญญาณพัลส์วิดมอดูเลชัน และสัญญาณพัลส์โพสิชันมอดูเลชัน ในการส่งสัญญาณพัลส์วิดมอดูเลชันนั้นเรากระทำได้โดยนำสัญญาณอนาลอกและสัญญาณสามเหลี่ยมมารวมกัน โดยเข้าวงจรเปรียบเทียบแล้วจะได้สัญญาณพัลส์วิดมอดูเลชันออกมา ในการรวมกันของสัญญาณอนาลอกและสัญญาณสามเหลี่ยมนั้น ความถี่ของสัญญาณสามเหลี่ยมจะต้องสูงกว่าสัญญาณอนาลอกมากมาก เพื่อที่จะได้เอาที่พหุของสัญญาณใกล้เคียงกับอินพุทของสัญญาณมากที่สุด ส่วนในการส่งสัญญาณพัลส์โพสิชันมอดูเลชันนั้น ทำได้โดยการนำสัญญาณพัลส์วิดมอดูเลชันเข้าวงจรโมโนสเตเบิลมีลติไวเบรเตอร์ ก็จะได้สัญญาณพัลส์โพสิชันมอดูเลชันออกมา ในการส่งสัญญาณพัลส์วิดมอดูเลชันและสัญญาณพัลส์โพสิชันมอดูเลชันจะต้องส่งสัญญาณพัลส์อ้างอิงควบคู่ไปด้วยเพื่อบอกตำแหน่งที่แท้จริงของสัญญาณ ส่วนในภาครับของสัญญาณนั้น กระทำได้โดยใช้อาร์เอสฟลิปฟลอปเปลี่ยนสัญญาณพัลส์โพสิชันมอดูเลชันมาเป็นสัญญาณพัลส์วิดมอดูเลชัน โดยให้สัญญาณพัลส์โพสิชันมอดูเลชันและสัญญาณพัลส์อ้างอิงเป็นตัวเซตและรีเซตของตัวอาร์เอสฟลิปฟลอป โดยใช้สัญญาณพัลส์อ้างอิงเป็นสัญญาณเซตและใช้สัญญาณพัลส์โพสิชันมอดูเลชันเป็นสัญญาณรีเซต ซึ่งสัญญาณพัลส์วิดมอดูเลชันที่ได้นี้จะต้องทำการเปลี่ยนแปลงเป็นสัญญาณพีเอเอ็มเสียก่อน โดยการนำเอาสัญญาณพัลส์วิดมอดูเลชันเข้าวงจรอินทิเกรเตอร์ก็จะ ได้สัญญาณพีเอเอ็มออกมา แล้วนำสัญญาณพีเอเอ็มที่ได้นั้นเข้าสู่วงจรกรองความถี่ต่ำเราก็จะได้สัญญาณเอาท์พุทออกมา

หลังจากการที่ผู้จัดทำโครงการได้ทำการสร้างและทดลองวงจรในส่วนต่างๆ โดยเริ่มตั้งแต่ในส่วนของวงจรภาคส่งจนถึงส่วนของวงจรภาครับพบปัญหาหลายอย่างที่ต้องหาสาเหตุ และปรับปรุงแก้ไขเพื่อให้ได้ผลการทดลองที่ถูกต้อง ปัญหาต่างๆ เช่น ปัญหาจากสัญญาณรบกวน ไม่ว่าจะจากแหล่งจ่ายไฟหรือเกิดจากผลของการต่อวงจร โดยเฉพาะวงจรกำเนิดสัญญาณอนาลอก สัญญาณรบกวนจากแหล่งจ่ายไฟ ทำให้สัญญาณที่วัดได้จาก Oscilloscope ไม่นิ่งมีการสั่นเป็นระยะๆ สามารถแก้ไขโดยคอดั้วเก็บประจุลึอกที่ขั้วไฟเลี้ยงวงจร และอีกปัญหาหนึ่งก็คือ เอาท์พุทที่ได้จะมีแอมพลิจูดที่น้อยเกินไป การแก้ไขกระทำได้โดยต่อวงจรขยายสัญญาณเพื่อให้ได้แอมพลิจูดเพิ่มมากขึ้น ในส่วนปัญหาปลีกย่อยอื่นๆมาจากสาเหตุแตกต่างกันไป ไม่ว่าจะเป็นเรื่องของการบัดกรีที่ต้องแน่ใจว่าวงจรบัดกรีนั้นต่อกันจริงๆหรืออุปกรณ์อิเล็กทรอนิกส์และตัวไอซีไม่ได้มาตรฐาน ในการออกแบบ PCB ควรทำกราวด์เพลนด้วยจะทำให้วงจรมีเสถียรภาพดีขึ้นเป็นต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากผลการทดลองและปัญหาที่พบนั่นสามารถนำไปแก้ไข และประยุกต์ใช้งานจริงได้ สำหรับโครงการนี้เป็นชุดทดลองจึงมีส่วนที่แตกต่างจากวงจรใช้งานจริงอยู่บ้าง ดังนั้นวงจรบางส่วนจึงถูกออกแบบเพื่อใช้ในการทดลองเท่านั้น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

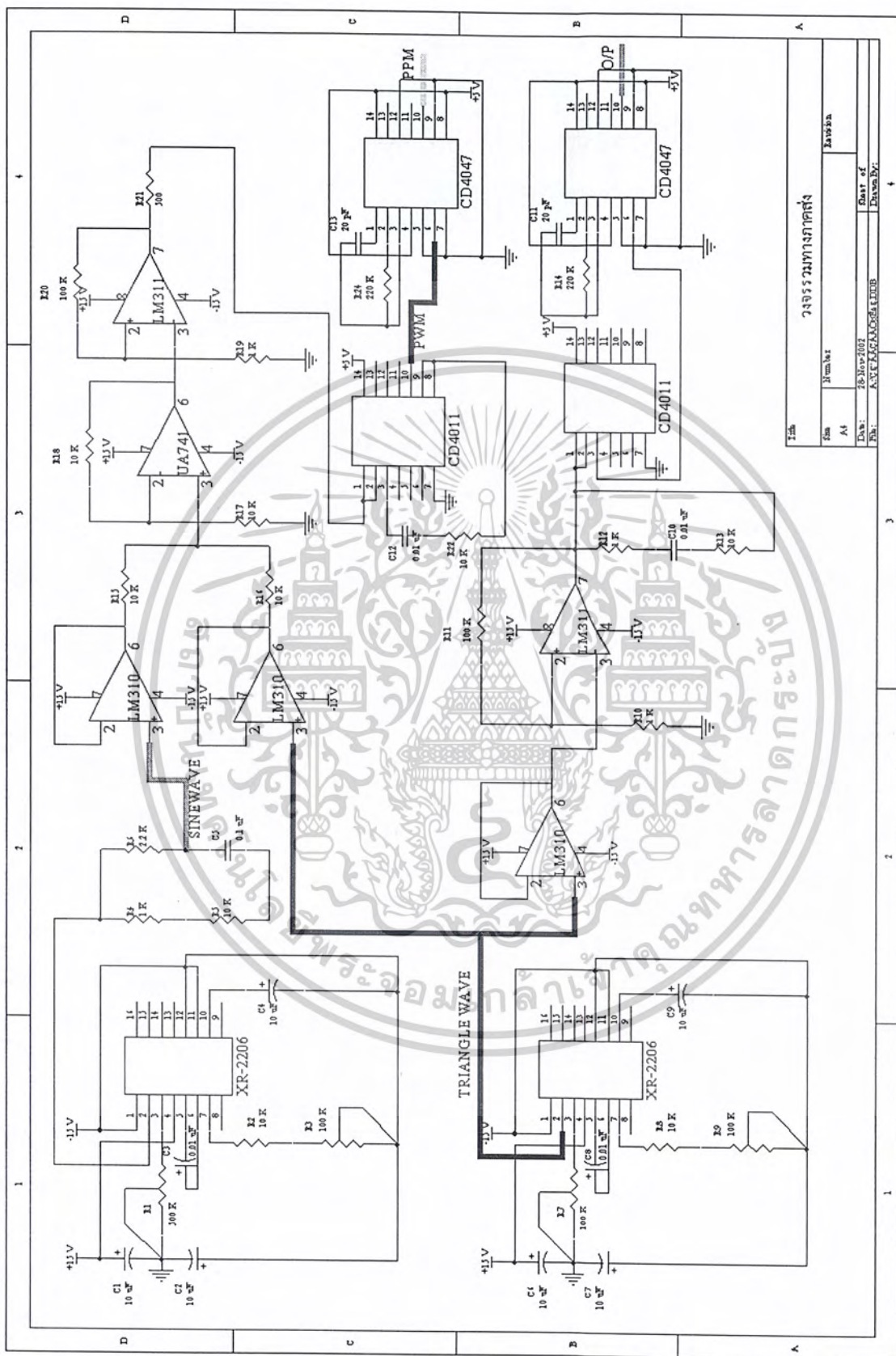
1. ถวิล กิ่งทอง , เทคโนโลยีการส่งสัญญาณดิจิทัล , ภาควิชาโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง , หน้า 11-14
2. ประกิจ ตั้งศิษานนท์ , วิศวกรรมสื่อสาร ไฟฟ้าอิเล็กทรอนิกส์ , มิถุนายน 2527 , หน้า 86-90
3. พันธุ์ศักดิ์ พุฒิमानิตพงศ์ , วงจรพัลส์และสวิตชิง , บริษัท ซีเอ็ดดูเคชั่น จำกัด (มหาชน) , 2539 , หน้า 221-232 , 279-282 , 296-300
4. ดิจิตอลเทคนิค เล่ม 1 , หน้า 162-164
5. ทฤษฎีและการทำงานของอิเล็กทรอนิกส์ เล่ม 3
6. คู่มือเทียบเบอร์ไอซี TTL , บริษัท ซีเอ็ดดูเคชั่น จำกัด (มหาชน)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

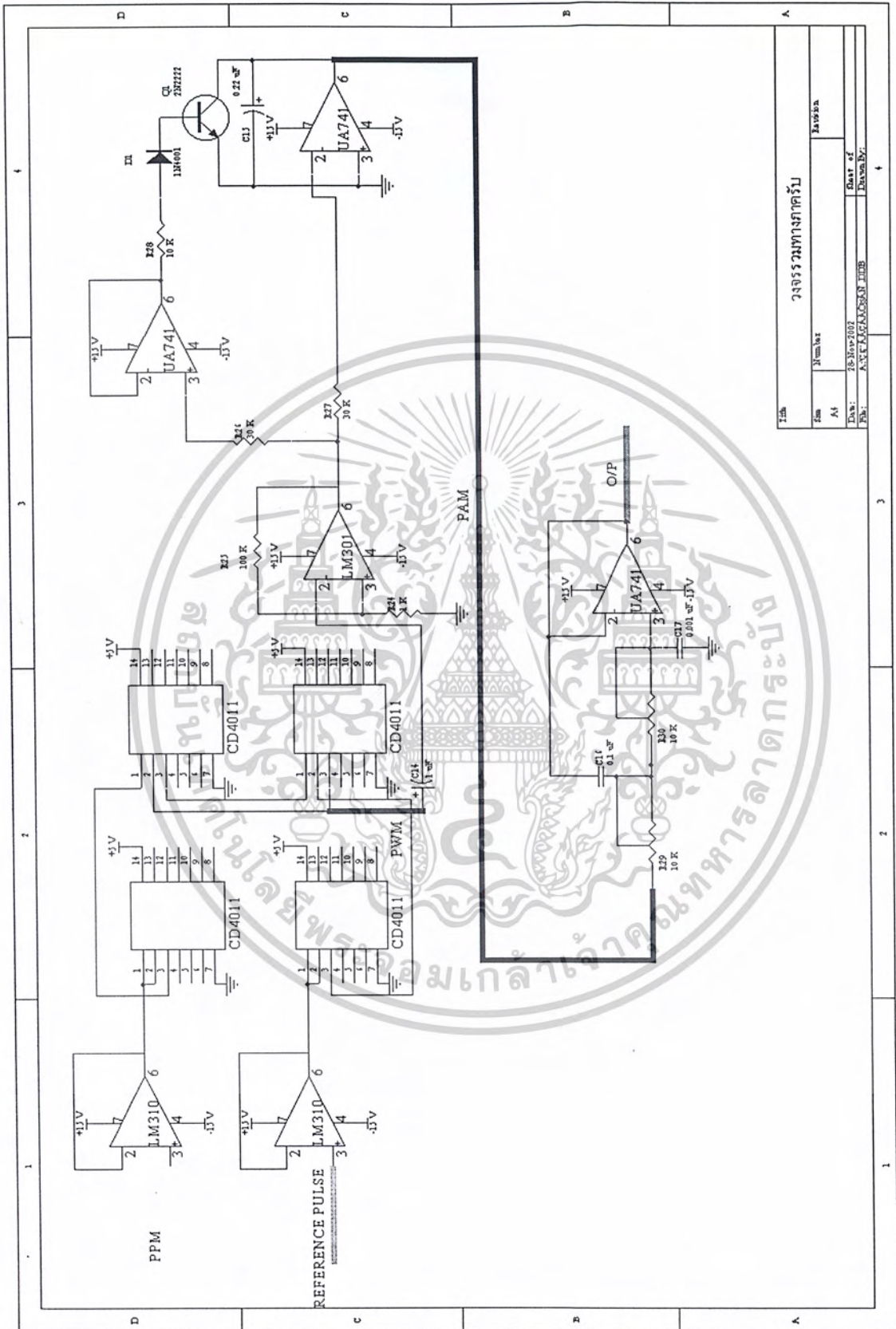


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



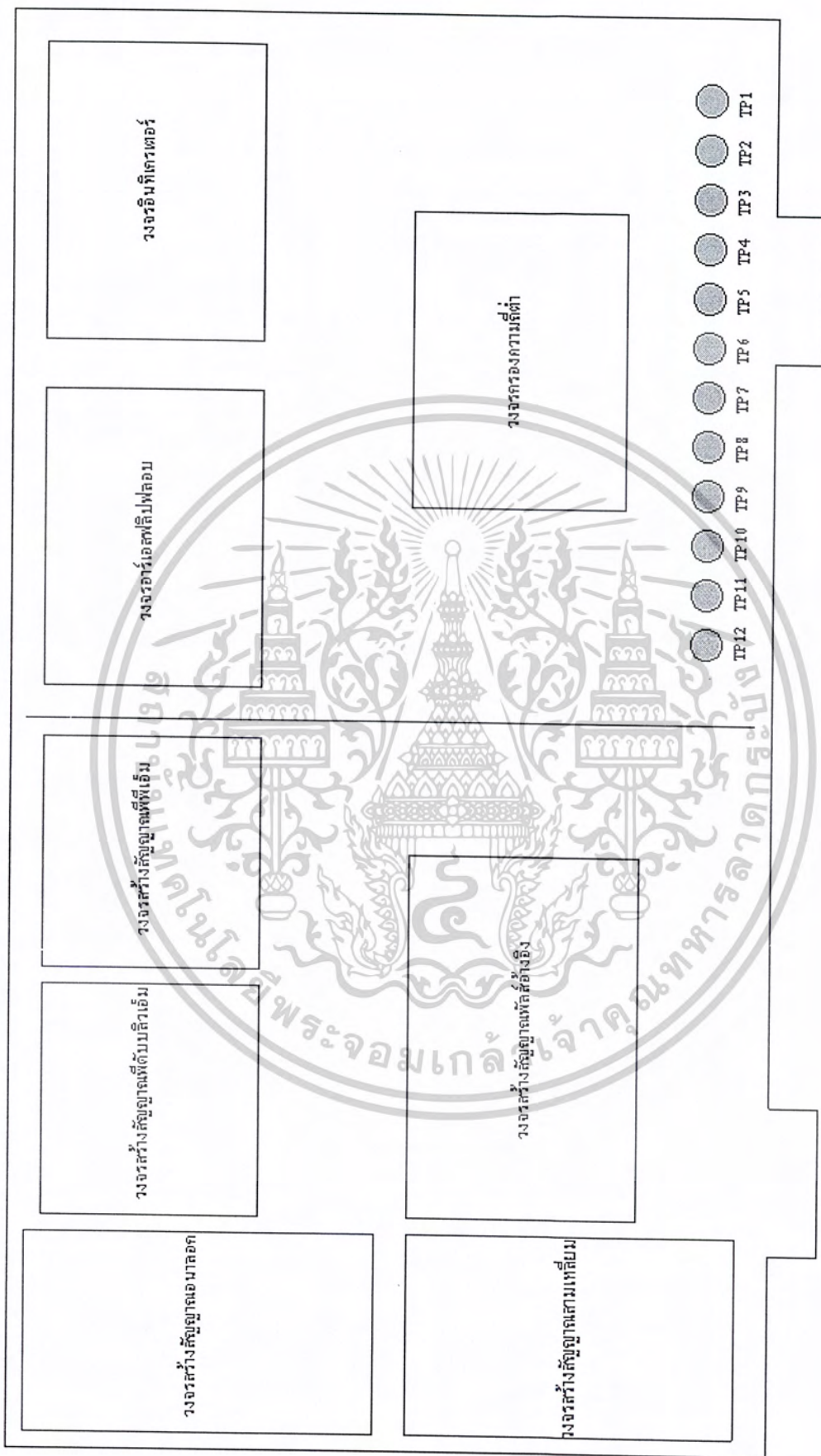
ชื่อ		ว.จรรวมทางภาคส่ง
ชื่อ	หมายเลข	เลขที่สอบ
ชื่อ	ชื่อ	ชื่อ
ชื่อ	ชื่อ	ชื่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



วิทยาลัยเทคนิคสุราษฎร์ธานี	
Idm	Number
At	Date of
Ph:	Drawn by:

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



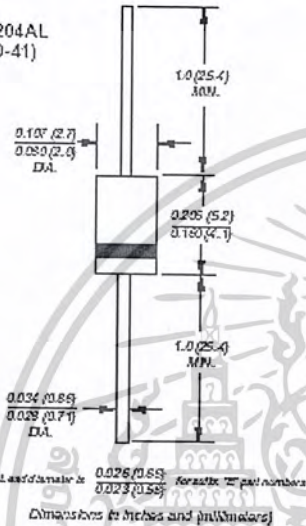
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



1N4001 thru 1N4007

Vishay Semiconductors
formerly General Semiconductor

Glass Passivated Junction Rectifier

Reverse Voltage
50 to 1000V
Forward Current 1.0ADO-204AL
(DO-41)

Features

- Plastic package has Underwriters Laboratories Flammability Classification 94V-0
- Construction utilizes void-free molded plastic technique
- Low reverse leakage
- High forward surge capability
- High temperature soldering guaranteed: 350°C/10 seconds, 0.375" (9.5mm) lead length, 5 lbs. (2.3kg) tension

Mechanical Data

Case: JEDEC DO-204AL, molded plastic body
 Terminals: Plated axial leads, solderable per MIL-STD-750, Method 2026
 Polarity: Color band denotes cathode end
 Mounting Position: Any
 Weight: 0.012 oz., 0.3 g

Maximum Ratings & Thermal Characteristics Ratings at 25°C ambient temperature unless otherwise specified.

Parameter	Symb.	1N4001	1N4002	1N4003	1N4004	1N4005	1N4006	1N4007	Unit
Maximum repetitive peak reverse voltage	V _{RRM}	50	100	200	400	600	800	1000	V
* Maximum RMS voltage	V _{RMS}	35	70	140	280	420	560	700	V
* Maximum DC blocking voltage	V _{DC}	50	100	200	400	600	800	1000	V
* Maximum average forward rectified current 0.375" (9.5mm) lead length at T _A = 75°C	I _{F(AV)}	1.0							A
* Peak forward surge current 8.3ms single half sine-wave superimposed on rated load (JEDEC Method) T _A = 75°C	I _{FSM}	30							A
* Maximum full load reverse current, full cycle average 0.375" (9.5mm) lead length T _L = 75°C	I _{R(AV)}	30							μA
Typical thermal resistance ⁽¹⁾	R _{θJA} R _{θJL}	50 25							°C/W
* Maximum DC blocking voltage temperature	T _A	+150							V
* Operating junction and storage temperature range	T _J , T _{STG}	-50 to +175							°C

Electrical Characteristics Ratings at 25°C ambient temperature unless otherwise specified.

Parameter	Symb.	Value	Unit
Maximum instantaneous forward voltage at 1.0A	V _F	1.1	V
* Maximum DC reverse current at rated DC blocking voltage T _A = 25°C T _A = 125°C	I _R	5.0 50	μA
Typical junction capacitance at 4.0V, 1MHz	C _J	15	pF

Note: (1) Thermal resistance from junction to ambient at 0.375" (9.5mm) lead length, P.C.B. mounted. *JEDEC registered values

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า, ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



2N2222A

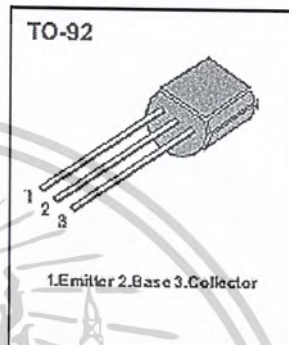
NPN SILICON TRANSISTOR

■ Description

- General Purpose Application
- Switching Transistor

■ Features

- Low Leakage Current:
 $I_{CO} = 10 \text{ nA (Max.)}$ [$V_{CE} = 60 \text{ V}$, $I_E = 0 \text{ mA}$]
- Low Saturation Voltage:
 $V_{CE(sat)} = 0.4 \text{ V (Max.)}$
[$I_C = 150 \text{ mA}$, $I_B = 15 \text{ mA}$]
- Large Collector Current ($I_{C(max)} = 600 \text{ mA}$)
- Complementary Pair with 2N2907A



■ ABSOLUTE MAXIMUM RATINGS

(T_A = 25 °C)

Characteristic	Symbol	Limit	Unit
Collector-Base Voltage	V _{CB0}	75	V
Collector-Emitter Voltage	V _{CE0}	40	V
Emitter-Base Voltage	V _{EB0}	6	V
Collector Current	I _C	600	mA
Collector Dissipation	P _C	325	mW
Junction Temperature	T _J	150	°C
Storage Temperature	T _{STG}	-55 ~ 150	°C

■ ELECTRICAL CHARACTERISTICS

(T_A = 25 °C)

Characteristic	Symbol	Test Condition	Min.	Max.	Unit
Collector-Emitter Breakdown Voltage	BV _{CE0}	I _C = 10 mA	40		V
Collector-Base Breakdown Voltage	BV _{CB0}	I _C = 10 μA	75		V
Emitter-Base Breakdown Voltage	BV _{EB0}	I _E = 10 μA	6		V
Collector Cut-Off Current	I _{CO}	V _{CE} = 60 V		10	nA
DC Current Gain	h _{FE}	V _{CE} = 10 V, I _C = 10 mA	75		
Collector-Emitter Saturation Voltage	V _{CE(sat)}	I _C = 150 mA, I _B = 15 mA		0.3	V
Current Gain-Bandwidth Product	f _T	V _{CE} = 20 V, I _C = 20 mA, f = 100 MHz	250		MHz
Collector Output Capacitance	C _{OB}	V _{CE} = 10 V, f = 1 MHz		8.0	pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



October 1987
Revised January 1989

CD4001BC/CD4011BC

Quad 2-Input NOR Buffered B Series Gate • Quad 2-Input NAND Buffered B Series Gate

General Description

The CD4001BC and CD4011BC quad gates are monolithic complementary MOS (CMOS) integrated circuits constructed with N- and P-channel enhancement mode transistors. They have equal source and sink current capabilities and conform to standard B series output drive. The devices also have buffered outputs which improve transfer characteristics by providing very high gain.

All inputs are protected against static discharge with diodes to V_{DD} and V_{SS} .

Features

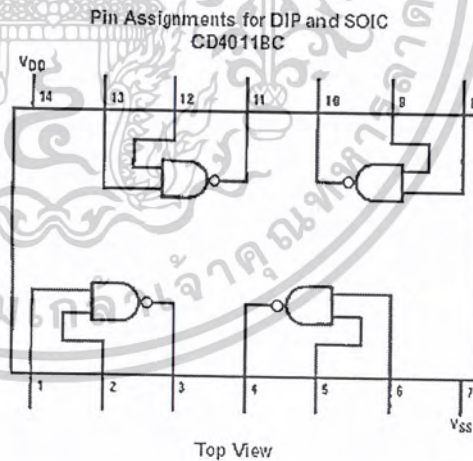
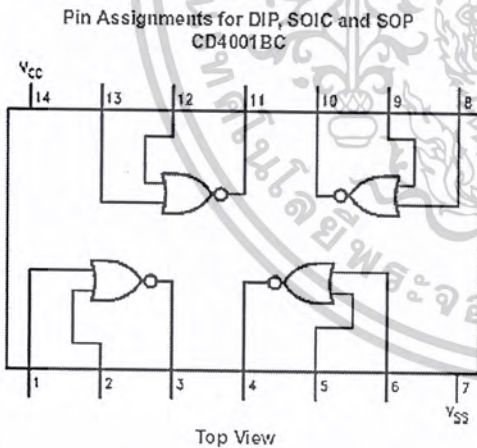
- Low power TTL:
Fan out of 2 driving 74L compatibility: or 1 driving 74LS
- 5V–10V–15V parametric ratings
- Symmetrical output characteristics
- Maximum input leakage 1 μ A at 15V over full temperature range

Ordering Code:

Order Number	Package Number	Package Description
CD4001BCM	M14A	14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150" Narrow
CD4001BCSJ	M14D	14-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
CD4001BCN	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide
CD4011BCM	M14A	14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150" Narrow
CD4011BCN	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

Connection Diagrams

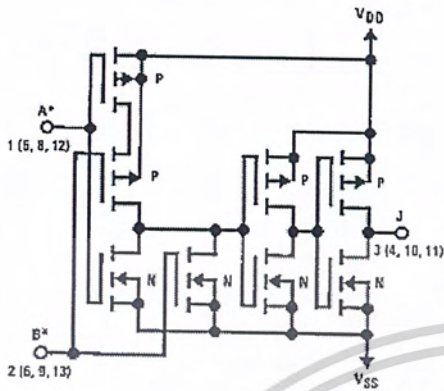


CD4001BC/CD4011BC Quad 2-Input NOR Buffered B Series Gate • Quad 2-Input NAND Buffered B Series Gate

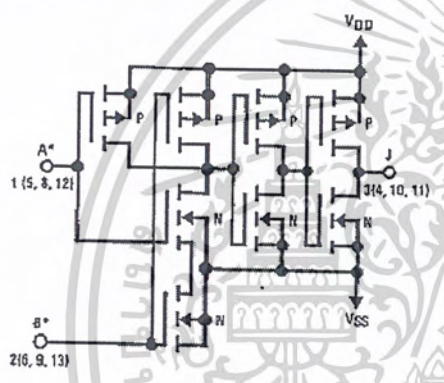
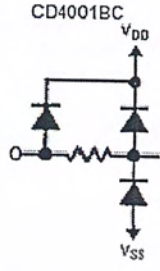
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CD4001BC/CD4011BC

Schematic Diagrams



1/4 of device shown
 $J = \overline{A \cdot B}$
 Logical '1' = HIGH
 Logical '0' = LOW
 All inputs protected by standard
 CMOS protection circuit.



1/4 of device shown
 $J = \overline{A \cdot B}$
 Logical '1' = HIGH
 Logical '0' = LOW
 All inputs protected by standard
 CMOS protection circuit.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings (Note 1)

(Note 2)

Voltage at any Pin	-0.5V to $V_{DD} + 0.5V$
Power Dissipation (P_D)	
Dual-In-Line	700 mW
Small Outline	500 mW
V_{DD} Range	-0.5 V_{DC} to +18 V_{DC}
Storage Temperature (T_S)	-65°C to +150°C
Lead Temperature (T_L)	
(Soldering, 10 seconds)	260°C

Recommended Operating Conditions

Operating Range (V_{DD})	3 V_{DC} to 15 V_{DC}
Operating Temperature Range	
CD4001BC, CD4011BC	-40°C to +85°C

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Temperature Range" they are not meant to imply that the devices should be operated at these limits. The Electrical Characteristics tables provide conditions for actual device operation.

Note 2: All voltages measured with respect to V_{SS} unless otherwise specified.

DC Electrical Characteristics (Note 2)

Symbol	Parameter	Conditions	-40°C		+25°C			+85°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
I_{DD}	Quiescent Device Current	$V_{DD} = 5V, V_{IH} = V_{DD}$ or V_{SS}		1	0.004	1		7.5	μA	
		$V_{DD} = 10V, V_{IH} = V_{DD}$ or V_{SS}		2	0.005	2		15	μA	
		$V_{DD} = 15V, V_{IH} = V_{DD}$ or V_{SS}		4	0.006	4		30	μA	
V_{OL}	LOW Level Output Voltage	$V_{DD} = 5V$		0.05	0	0.05		0.05	V	
		$V_{DD} = 10V$	$ I_O < 1 \mu A$	0.05	0	0.05		0.05	V	
		$V_{DD} = 15V$		0.05	0	0.05		0.05	V	
V_{OH}	HIGH Level Output Voltage	$V_{DD} = 5V$	4.95		4.95	5		4.95	V	
		$V_{DD} = 10V$	9.95		9.95	10		9.95	V	
		$V_{DD} = 15V$	14.95		14.95	15		14.95	V	
V_{IL}	LOW Level Input Voltage	$V_{DD} = 5V, V_O = 4.5V$		1.5	2	1.5		1.5	V	
		$V_{DD} = 10V, V_O = 9.0V$		3.0	4	3.0		3.0	V	
		$V_{DD} = 15V, V_O = 13.5V$		4.0	6	4.0		4.0	V	
V_{IH}	HIGH Level Input Voltage	$V_{DD} = 5V, V_O = 0.5V$	3.5		3.5	3		3.5	V	
		$V_{DD} = 10V, V_O = 1.0V$	7.0		7.0	6		7.0	V	
		$V_{DD} = 15V, V_O = 1.5V$	11.0		11.0	9		11.0	V	
I_{OL}	LOW Level Output Current (Note 3)	$V_{DD} = 5V, V_O = 0.4V$	0.52		0.44	0.88		0.36	mA	
		$V_{DD} = 10V, V_O = 0.5V$	1.3		1.1	2.25		0.9	mA	
		$V_{DD} = 15V, V_O = 1.5V$	3.6		3.0	8.8		2.4	mA	
I_{OH}	HIGH Level Output Current (Note 3)	$V_{DD} = 5V, V_O = 4.6V$	-0.52		-0.44	-0.88		-0.36	mA	
		$V_{DD} = 10V, V_O = 9.5V$	-1.3		-1.1	-2.25		-0.9	mA	
		$V_{DD} = 15V, V_O = 13.5V$	-3.6		-3.0	-8.8		-2.4	mA	
I_{IN}	Input Current	$V_{DD} = 15V, V_{IH} = 0V$		-0.30		-10 ⁻⁵		-0.30	μA	
		$V_{DD} = 15V, V_{IH} = 15V$		0.30		10 ⁻⁵		0.30	μA	

Note 3: I_{OL} and I_{OH} are tested on one output at a time.

AC Electrical Characteristics (Note 4)

CD4001BC: $T_A = 25^\circ C$, Input $t_r = 20$ ns, $C_L = 50$ pF, $R_L = 20k$. Typical temperature coefficient is 0.3%/°C.

Symbol	Parameter	Conditions	Typ	Max	Units
t_{PL}	Propagation Delay Time, HIGH-to-LOW Level	$V_{DD} = 5V$	120	250	ns
		$V_{DD} = 10V$	50	100	ns
		$V_{DD} = 15V$	35	70	ns
t_{PH}	Propagation Delay Time, LOW-to-HIGH Level	$V_{DD} = 5V$	110	250	ns
		$V_{DD} = 10V$	50	100	ns
		$V_{DD} = 15V$	35	70	ns
t_{THL}, t_{TLH}	Transition Time	$V_{DD} = 5V$	90	200	ns
		$V_{DD} = 10V$	50	100	ns
		$V_{DD} = 15V$	40	80	ns
C_{IN}	Average Input Capacitance	Any Input	5	7.5	pF
C_{PD}	Power Dissipation Capacity	Any Gate	14		pF

Note 4: AC Parameters are guaranteed by DC correlated testing.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CD4001BC/CD4011BC

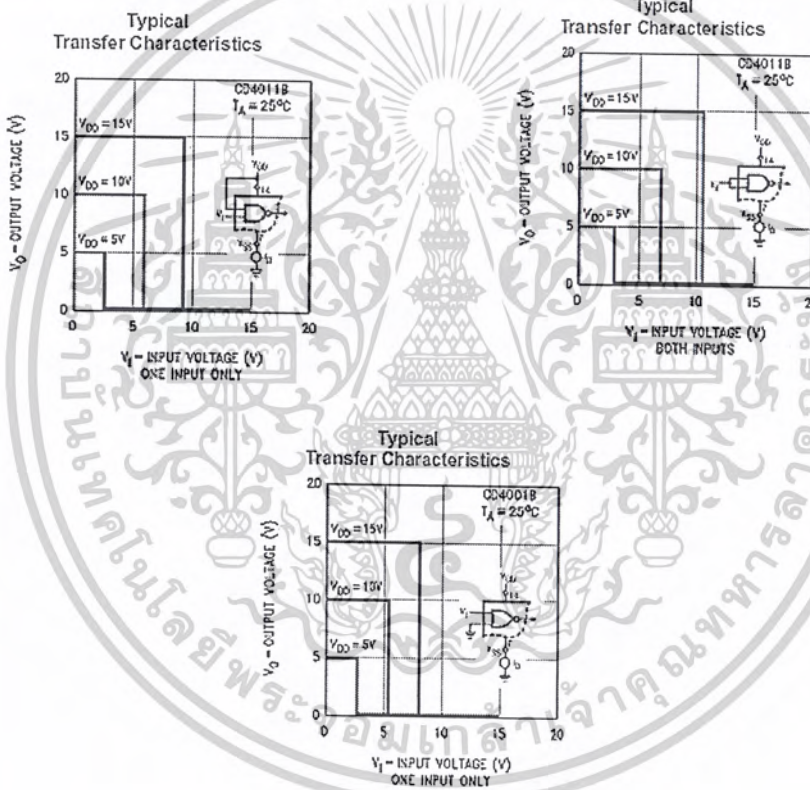
AC Electrical Characteristics (Note 5)

CD4011BC: $T_A = 25^\circ\text{C}$, Input $t_r, t_f = 20\text{ ns}$, $C_L = 50\text{ pF}$, $R_L = 200\text{ k}$. Typical Temperature Coefficient is $0.3\%/^\circ\text{C}$.

Symbol	Parameter	Conditions	Typ	Max	Units
t_{PHL}	Propagation Delay, HIGH-to-LOW Level	$V_{DD} = 5\text{V}$	120	250	ns
		$V_{DD} = 10\text{V}$	50	100	ns
		$V_{DD} = 15\text{V}$	35	70	ns
t_{PLH}	Propagation Delay, LOW-to-HIGH Level	$V_{DD} = 5\text{V}$	85	250	ns
		$V_{DD} = 10\text{V}$	40	100	ns
		$V_{DD} = 15\text{V}$	30	70	ns
t_{HL}, t_{LH}	Transition Time	$V_{DD} = 5\text{V}$	90	200	ns
		$V_{DD} = 10\text{V}$	50	100	ns
		$V_{DD} = 15\text{V}$	40	80	ns
C_{IN}	Average Input Capacitance	Any Input	5	7.5	pF
C_{PD}	Power Dissipation Capacity	Any Gate	14		pF

Note 5: AC Parameters are guaranteed by DC correlated testing.

Typical Performance Characteristics



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FAIRCHILD
SEMICONDUCTOR™

October 1987
Revised March 2002

CD4047BC

Low Power Monostable/Astable Multivibrator

General Description

The CD4047B is capable of operating in either the monostable or astable mode. It requires an external capacitor (between pins 1 and 3) and an external resistor (between pins 2 and 3) to determine the output pulse width in the monostable mode, and the output frequency in the astable mode.

Astable operation is enabled by a high level on the astable input or low level on the astable input. The output frequency (at 50% duty cycle) at Q and \bar{Q} outputs is determined by the timing components. A frequency twice that of Q is available at the Oscillator Output; a 50% duty cycle is not guaranteed.

Monostable operation is obtained when the device is triggered by LOW-to-HIGH transition at + trigger input or HIGH-to-LOW transition at - trigger input. The device can be retriggered by applying a simultaneous LOW-to-HIGH transition to both the + trigger and retrigger inputs.

A high level on Reset input resets the outputs Q to LOW, \bar{Q} to HIGH.

Features

- Wide supply voltage range: 3.0V to 15V
- High noise immunity: $0.45 V_{DD}$ (typ)
- Low power TTL compatibility: Fan out of 2 driving 74L or 1 driving 74LS

Special Features

- Low power consumption: special CMOS oscillator configuration
- Monostable (one-shot) or astable (free-running) operation
- True and complemented buffered outputs
- Only one external R and C required

Monostable Multivibrator Features

- Positive- or negative-edge trigger
- Output pulse width independent of trigger pulse duration
- Retriggerable option for pulse width expansion
- Long pulse widths possible using small RC components by means of external counter provision
- Fast recovery time essentially independent of pulse width
- Pulse-width accuracy maintained at duty cycles approaching 100%

Astable Multivibrator Features

- Free-running or gateable operating modes
- 50% duty cycle
- Oscillator output available
- Good astable frequency stability
typical = $\pm 2\% + 0.03\%/^{\circ}\text{C}$ @ 100 kHz
frequency = $\pm 0.5\% + 0.015\%/^{\circ}\text{C}$ @ 10 kHz
deviation (circuits trimmed to frequency $V_{DD} = 10V \pm 10\%$)

Applications

- Frequency discriminators
- Timing circuits
- Time-delay applications
- Envelope detection
- Frequency multiplication
- Frequency division

Ordering Code:

Order Number	Package Number	Package Description
CD4047BCM	M14A	14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150" Narrow
CD4047BCN	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide

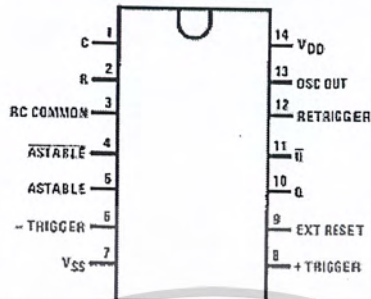
Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

CD4047BC Low Power Monostable/Astable Multivibrator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Connection Diagram

Pin Assignments for SOIC and DIP



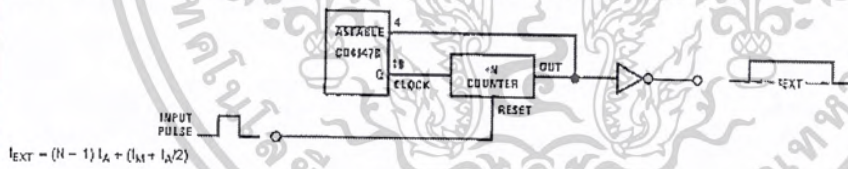
Top View

Function Table

Function	Terminal Connections			Output Pulse From	Typical Output Period or Pulse Width
	To V _{DD}	To V _{SS}	Input Pulse To		
Astable Multivibrator					
Free-Running	4, 5, 6, 14	7, 8, 9, 12		10, 11, 13	$t_A(10, 11) = 4.40 RC$
True Gating	4, 6, 14	7, 8, 9, 12	5	10, 11, 13	$t_A(13) = 2.20 RC$
Complement Gating	6, 14	5, 7, 8, 9, 12	4	10, 11, 13	
Monostable Multivibrator					
Positive-Edge Trigger	4, 14	5, 6, 7, 9, 12	8	10, 11	
Negative-Edge Trigger	4, 8, 14	5, 7, 9, 12	6	10, 11	
Retriggerable	4, 14	5, 6, 7, 9	8, 12	10, 11	$t_M(10, 11) = 2.48 RC$
External Countdown (Note 1)	14	5, 6, 7, 8, 9, 12	Figure 1	Figure 1	Figure 1

Note 1: External resistor between terminals 2 and 3. External capacitor between terminals 1 and 3.

Typical Implementation of External Countdown Option

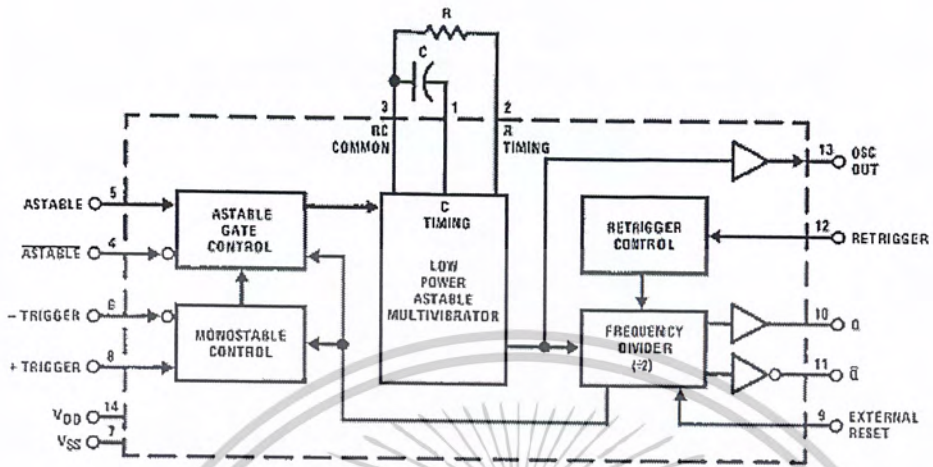


$$t_{EXT} = (N - 1) t_A + (t_M + t_A/2)$$

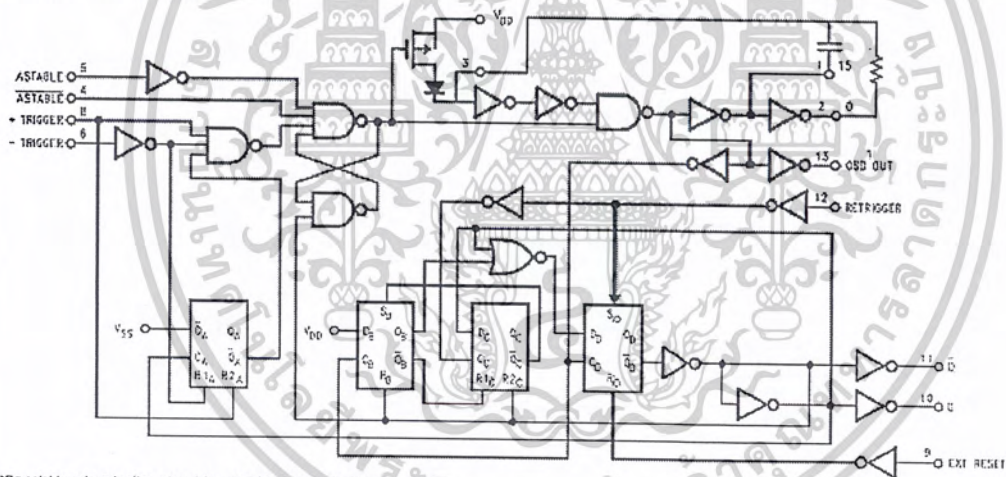
FIGURE 1.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block Diagram



Logic Diagram



*Special Input protection circuit to permit larger input-voltage swings.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CD4047BC

Absolute Maximum Ratings(Note 2)

(Note 3)

DC Supply Voltage (V_{DD})	-0.5V to +18V _{DC}
Input Voltage (V_{IN})	-0.5V to V_{DD} +0.5V _{DC}
Storage Temperature Range (T_S)	-65°C to +150°C
Power Dissipation (P_D)	
Dual-In-Line	700 mW
Small Outline	500 mW
Lead Temperature (T_L)	
(Soldering, 10 seconds)	260°C

Recommended Operating Conditions (Note 3)

DC Supply Voltage (V_{DD})	3V to 15V _{DC}
Input Voltage (V_{IN})	0 to V_{DD} V _{DC}
Operating Temperature Range (T_A)	-55°C to +125°C

Note 2: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. They are not meant to imply that the devices should be operated at these limits. The table of "Recommended Operating Conditions" and "Electrical Characteristics" provides conditions for actual device operation.

Note 3: $V_{SS} = 0V$ unless otherwise specified.

DC Electrical Characteristics (Note 3)

Symbol	Parameter	Conditions	-55°C		25°C			125°C		Units
			Min	Max	Min	Typ	Max	Min	Max	
I_{DD}	Quiescent Device Current	$V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$		5 10 20			5 10 20		150 300 600	μA
V_{OL}	LOW Level Output Voltage	$ I_O < 1 \mu A$ $V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$		0.05 0.05 0.05		0 0 0	0.05 0.05 0.05		0.05 0.05 0.05	V
V_{OH}	HIGH Level Output Voltage	$ I_O < 1 \mu A$ $V_{DD} = 5V$ $V_{DD} = 10V$ $V_{DD} = 15V$	4.95 9.95 14.95		4.95 9.95 14.95	5 10 15		4.95 9.95 14.95		V
V_{IL}	LOW Level Input Voltage	$V_{DD} = 5V, V_O = 0.5V$ or 4.5V $V_{DD} = 10V, V_O = 1V$ or 9V $V_{DD} = 15V, V_O = 1.5V$ or 13.5V	1.5 3.0 4.0		2.25 4.5 6.75	1.5 3.0 4.0		1.5 3.0 4.0		V
V_{IH}	HIGH Level Input Voltage	$V_{DD} = 5V, V_O = 0.5V$ or 4.5V $V_{DD} = 10V, V_O = 1V$ or 9V $V_{DD} = 15V, V_O = 1.5V$ or 13.5V	3.5 7.0 11.0		3.5 7.0 11.0	2.75 5.5 8.25		3.5 7.0 11.0		V
I_{OL}	LOW Level Output Current (Note 4)	$V_{DD} = 5V, V_O = 0.4V$ $V_{DD} = 10V, V_O = 0.5V$ $V_{DD} = 15V, V_O = 1.5V$	0.64 1.6 4.2		0.51 1.3 3.4	0.8 2.25 8.8		0.36 0.9 2.4		mA
I_{OH}	HIGH Level Output Current (Note 4)	$V_{DD} = 5V, V_O = 4.6V$ $V_{DD} = 10V, V_O = 9.5V$ $V_{DD} = 15V, V_O = 13.5V$	-0.64 -1.6 -4.2		-0.51 -1.3 -3.4	-0.88 -2.25 -8.8		-0.36 -0.9 -2.4		mA
I_{IN}	Input Current	$V_{DD} = 15V, V_{IN} = 0V$ $V_{DD} = 15V, V_{IN} = 15V$		-0.1 -0.1		-10^{-5} -10^{-5}		-0.1 -0.1		μA

Note 4: I_{OH} and I_{OL} are tested one output at a time.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Electrical Characteristics (Note 5)						
T _A = 25°C, C _L = 50 pF, R _L = 200k, input t _r = t _f = 20 ns, unless otherwise specified.						
Symbol	Parameter	Conditions	Min	Typ	Max	Units
t _{PHL} , t _{PLH}	Propagation Delay Time Astable, Astable to Osc Out	V _{DD} = 5V V _{DD} = 10V V _{DD} = 15V		200 100 80	400 200 160	ns
t _{PHL} , t _{PLH}	Astable, $\bar{\text{Astable}}$ to Q, \bar{Q}	V _{DD} = 5V V _{DD} = 10V V _{DD} = 15V		550 250 200	900 500 400	ns
t _{PHL} , t _{PLH}	+ Trigger, - Trigger to \bar{Q}	V _{DD} = 5V V _{DD} = 10V V _{DD} = 15V		700 300 240	1200 600 480	ns
t _{PHL} , t _{PLH}	+ Trigger, Retrigger to \bar{Q}	V _{DD} = 5V V _{DD} = 10V V _{DD} = 15V		300 175 150	600 300 250	ns
t _{PHL} , t _{PLH}	Reset to Q, \bar{Q}	V _{DD} = 5V V _{DD} = 10V V _{DD} = 15V		300 125 100	600 250 200	ns
t _{HL} , t _{LH}	Transition Time Q, \bar{Q} , Osc Out	V _{DD} = 5V V _{DD} = 10V V _{DD} = 15V		100 50 40	200 100 80	ns
t _{WL} , t _{WH}	Minimum Input Pulse Duration	Any Input V _{DD} = 5V V _{DD} = 10V V _{DD} = 15V		500 200 160	1000 400 320	ns
t _{RCL} , t _{FCL}	+ Trigger, Retrigger, Rise and Fall Time	V _{DD} = 5V V _{DD} = 10V V _{DD} = 15V			15 5 5	μs
C _{IN}	Average Input Capacitance	Any Input		5	7.5	pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM110/LM210/LM310 Voltage Follower

General Description

The LM110 series are monolithic operational amplifiers internally connected as unity-gain non-inverting amplifiers. They use super-gain transistors in the input stage to get low bias current without sacrificing speed. Directly interchangeable with 101, 741 and 709 in voltage follower applications, these devices have internal frequency compensation and provision for offset balancing.

The LM110 series are useful in fast sample and hold circuits, active filters, or as general-purpose buffers. Further, the frequency response is sufficiently better than standard IC amplifiers that the followers can be included in the feedback loop without introducing instability. They are plug-in replacements for the LM102 series voltage followers, offering

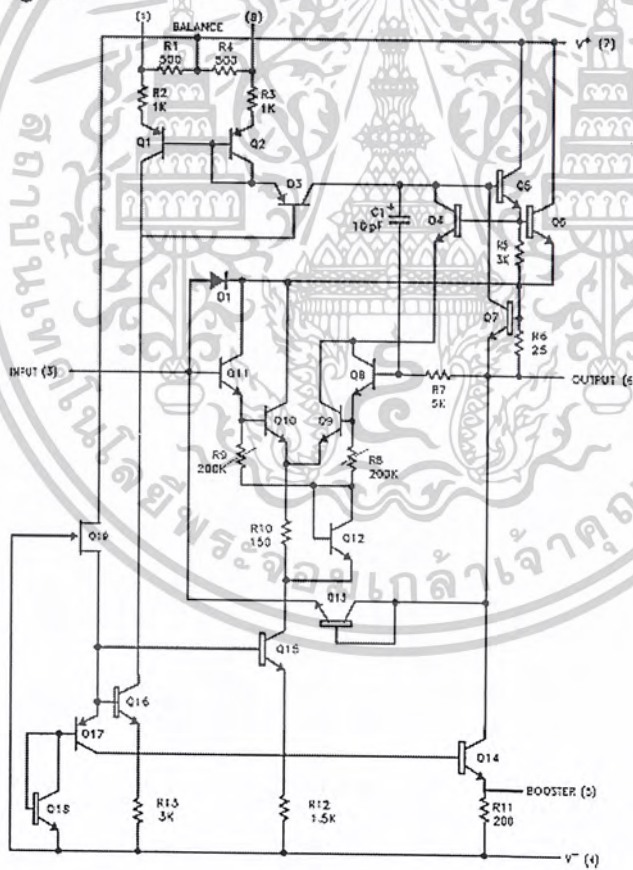
lower offset voltage, drift, bias current and noise in addition to higher speed and wider operating voltage range.

The LM110 is specified over a temperature range $-55^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$, the LM210 from $-25^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ and the LM310 from $0^{\circ}\text{C} \leq T_A \leq +70^{\circ}\text{C}$.

Features

- Input current 10 nA max over temperature
- Small signal bandwidth 20 MHz
- Slew rate 30 V/ μs
- Supply voltage range $\pm 5\text{V}$ to $\pm 18\text{V}$

Schematic Diagram



TL/H/7761-1

LM110/LM210/LM310 Voltage Follower

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications. (Note 6)

Supply Voltage	±18V
Power Dissipation (Note 1)	500 mW
Input Voltage (Note 2)	±15V
Output Short Circuit Duration (Note 3)	Indefinite
Operating Temperature Range	
LM110	-55°C to +125°C
LM210	-25°C to +85°C
LM310	0°C to +70°C

Storage Temperature Range	-65°C to +150°C
Lead Temperature (Soldering, 10 sec.)	260°C
Soldering Information	
Dual-In-Line Package	
Soldering (10 sec.)	260°C
Small Outline Package	
Vapor Phase (60 sec.)	215°C
Infrared (15 sec.)	220°C
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.	
ESD rating to be determined.	

Electrical Characteristics (Note 4)

Parameter	Conditions	LM110			LM210			LM310			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	T _A = 25°C		1.5	4.0	1.5	4.0		2.5	7.5		mV
Input Bias Current	T _A = 25°C		1.0	3.0	1.0	3.0		2.0	7.0		nA
Input Resistance	T _A = 25°C	10 ¹⁰	10 ¹²		10 ¹⁰	10 ¹²		10 ¹⁰	10 ¹²		Ω
Input Capacitance			1.5		1.5			1.5			pF
Large Signal Voltage Gain	T _A = 25°C, V _S = ±15V V _{OUT} = ±10V, R _L = 8 kΩ	0.999	0.9999		0.999	0.9999		0.999	0.9999		V/V
Output Resistance	T _A = 25°C		0.75	2.5	0.75	2.5		0.75	2.5		Ω
Supply Current	T _A = 25°C		3.9	5.5	3.9	5.5		3.9	5.5		mA
Input Offset Voltage				6.0		6.0			10		mV
Offset Voltage Temperature Drift	-55°C ≤ T _A ≤ +85°C +85 ≤ T _A ≤ 125°C 0°C ≤ T _A ≤ +70°C		6 12		6			10			μV/°C μV/°C μV/°C
Input Bias Current				10		10			10		nA
Large Signal Voltage Gain	V _S = ±15V, V _{OUT} = ±10V R _L = 10 kΩ	0.999			0.999			0.999			V/V
Output Voltage Swing (Note 5)	V _S = ±15V, R _L = 10 kΩ	±10			±10			±10			V
Supply Current	T _A = 125°C		2.0	4.0	2.0	4.0					mA
Supply Voltage Rejection Ratio	±5V ≤ V _S ≤ ±18V	70	80		70	80		70	80		dB

Note 1: The maximum junction temperature of the LM110 is 150°C, of the LM210 is 100°C, and of the LM310 is 85°C. For operating at elevated temperatures, devices in the TO8 package must be derated based on a thermal resistance of 185°C/W, junction to ambient, or 22°C/W, junction to case. The thermal resistance of the dual-in-line package is 100°C/W, junction to ambient.

Note 2: For supply voltages less than ±15V, the absolute maximum input voltage is equal to the supply voltage.

Note 3: Continuous short-circuit for the LM110 and LM210 is allowed for case temperatures to 125°C and ambient temperatures to 70°C, and for the LM310, 70°C case temperature or 55°C ambient temperature. It is necessary to insert a resistor greater than 2 kΩ in series with the input when the amplifier is driven from low impedance sources to prevent damage when the output is shorted. R_S = 5k min, 10k typical is recommended for dynamic stability in all applications.

Note 4: These specifications apply for ±5V ≤ V_S ≤ ±18V and -55°C ≤ T_A ≤ 125°C for the LM110, -25°C ≤ T_A ≤ 85°C for the LM210, and 0°C ≤ T_A ≤ 70°C for the LM310 unless otherwise specified.

Note 5: Increased output swing under load can be obtained by connecting an external resistor between the booster and V⁻ terminals. See curve.

Note 6: Refer to RETS110X for LM110II, LM110J military specifications.

Application Hint

The input must be driven from a source impedance of typically 10 kΩ (5 kΩ min.) to maintain stability. The total source impedance will be reduced at high frequencies if there is stray capacitance at the input pin. In these cases, a 10 kΩ resistor should be inserted in series with the input, physically close to the input pin to minimize the stray capacitance and prevent oscillation.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM311

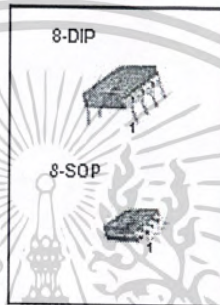
Single Comparator

Features

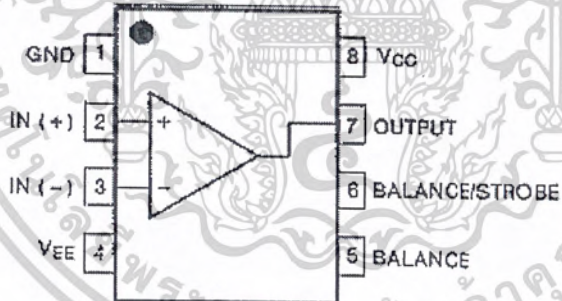
- Low input bias current : 250nA (Max)
- Low input offset current : 50nA (Max)
- Differential Input Voltage : $\pm 30V$
- Power supply voltage : single 5.0V supply to $\pm 15V$.
- Offset voltage null capability.
- Strobe capability.

Description

The LM311 series is a monolithic, low input current voltage comparator. The device is also designed to operate from dual or single supply voltage.



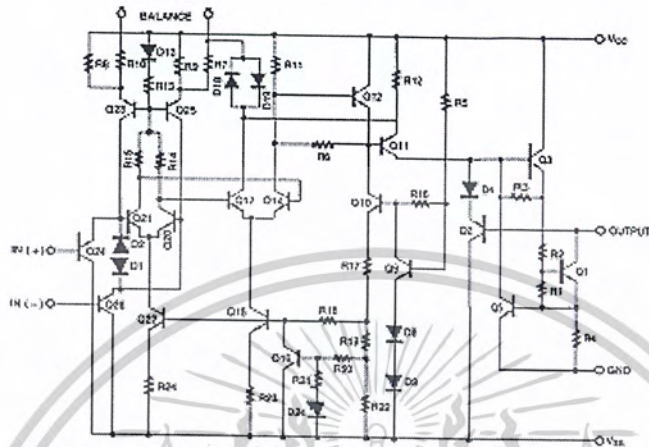
Internal Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM311

Schematic Diagram



Absolute Maximum Ratings

Parameter	Symbol	Value	Unit
Total Supply Voltage	VCC	36	V
Output to Negative Supply Voltage LM311	VO - VEE	40	V
Ground to Negative voltage	VEE	-30	V
Differential Input Voltage	VI(DIFF)	30	V
Input Voltage	VI	±15	V
Output Short Circuit Duration	-	10	sec
Power Dissipation	PD	500	mW
Operating Temperature Range	TOPR	0 - +70	°C
Storage Temperature Range	TSTG	-65 - +150	°C

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Electrical Characteristics

(VCC = 15V, TA = 25°C, unless otherwise specified)

Parameter	Symbol	Conditions	Min.	Typ.	Max.	Unit
Input Offset Voltage	V _{IO}	RS ≤ 50KΩ	-	1.0	7.5	mV
			Note 1	-	-	
Input Offset Current	I _{IO}		-	6	50	nA
			Note 1	-	-	
Input Bias Current	I _{BIAS}		-	100	250	nA
			Note 1	-	-	
Voltage Gain	GV	-	40	200	-	V/mV
Response Time	T _{RES}	Note 2	-	200	-	ns
Saturation Voltage	V _{SAT}	I _O = 50mA, V _I ≤ -10mV	-	0.75	1.5	V
		VCC ≥ 4.5V, VEE = 0V I _O = 8mA, V _I ≤ -10mV, Note 1	-	0.23	0.4	
Strobe "ON" Current	I _{STR(ON)}	-	-	3	-	mA
Output Leakage Current	I _{SINK}	I _{STR} = 3mA, V _I ≥ 10mV V _O = 15V, VCC = ±15V	-	0.2	50	nA
Input Voltage Range	V _{I(R)}	Note 1	-14.5 to 13.0	-14.7 to 13.8	-	V
Positive Supply Current	I _{CC}	-	-	3.0	7.5	mA
Negative Supply Current	I _{EE}	-	-	-2.2	-5.0	mA
Strobe Current	I _{STR}	-	-	3	-	mA

Notes :

- 0 ≤ TA ≤ +70°C
- The response time specified is for a 100mV input step with 5mV over drive.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

GENERAL PURPOSE SINGLE OPERATIONAL AMPLIFIERS

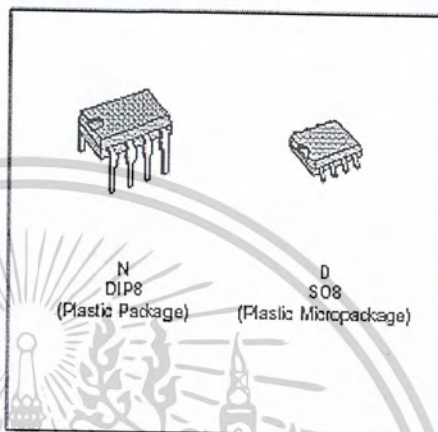
- LARGE INPUT VOLTAGE RANGE
- NO LATCH-UP
- HIGH GAIN
- SHORT-CIRCUIT PROTECTION
- NO FREQUENCY COMPENSATION REQUIRED
- SAME PIN CONFIGURATION AS THE UA709
- ESD INTERNAL PROTECTION

DESCRIPTION

The UA741 is a high performance monolithic operational amplifier constructed on a single silicon chip. It is intended for a wide range of analog applications.

- Summing amplifier
- Voltage follower
- Integrator
- Active filter
- Function generator

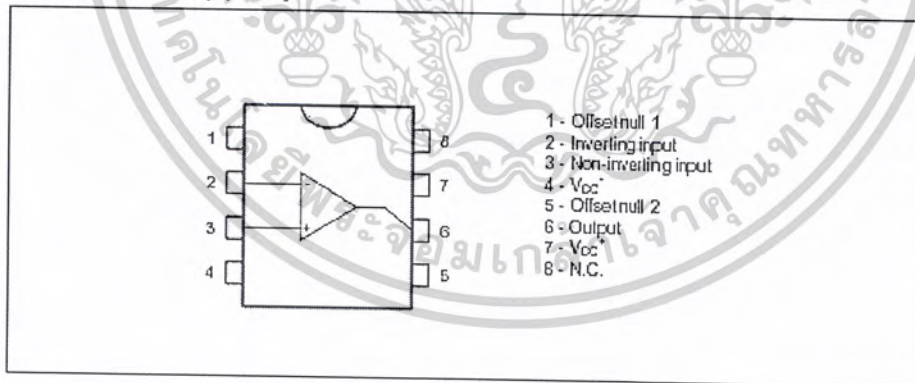
The high gain and wide range of operating voltages provide superior performances in integrator, summing amplifier and general feedback applications. The internal compensation network (6dB / octave) insures stability in closed loop circuits.



ORDER CODES

Part Number	Temperature Range	Package	
		N	D
UA741CE	0°C, +70°C	•	•
UA741I	-40°C, +105°C	•	•
UA741MA	-55°C, +125°C	•	•
Example : UA741CN			

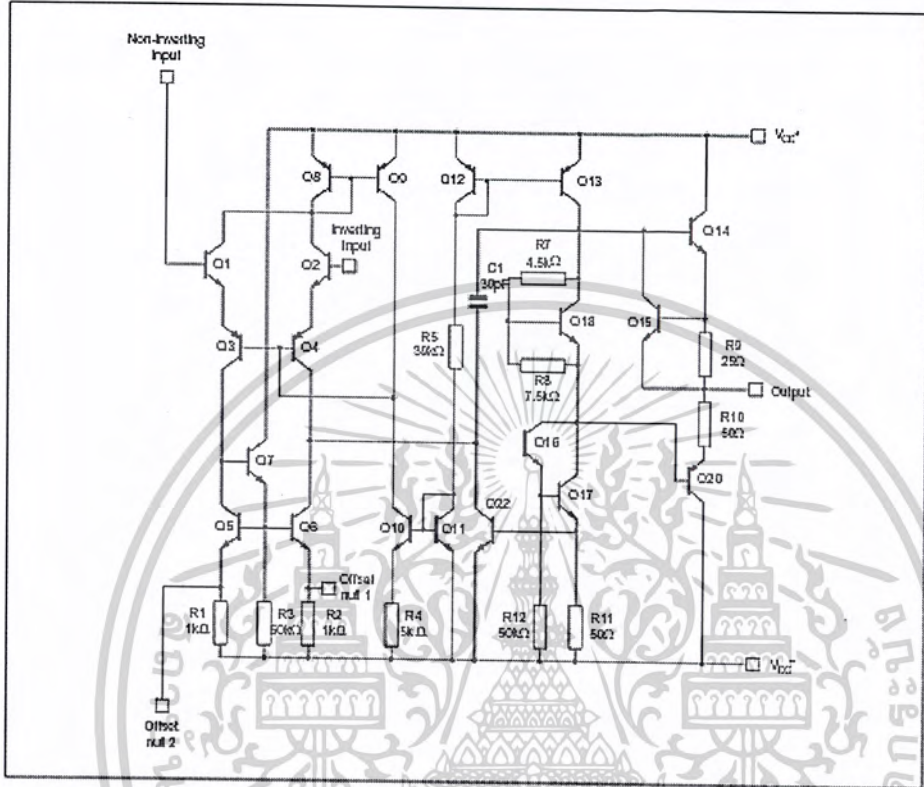
PIN CONNECTIONS (top view)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

UA741

SCHEMATIC DIAGRAM



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	UA741H-A	UA741I	UA741C-E	Unit
V_{CC}	Supply Voltage	± 22	± 22	± 22	V
V_I	Input Voltage - (note 1)	± 15	± 15	± 15	V
V_{id}	Differential Input Voltage	± 30	± 30	± 30	V
P_{tot}	Power Dissipation	500	500	500	mW
	Output Short-circuit Duration	Infinite			
T_{oper}	Operating Free Air Temperature Range	-55 to +125	-40 to +105	0 to +70	$^{\circ}\text{C}$
T_{stg}	Storage Temperature Range	-65 to +150	-65 to +150	-65 to +150	$^{\circ}\text{C}$

Note : 1. The magnitude of the input voltage must never exceed the magnitude of the positive and negative supply voltage.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

UA741

ELECTRICAL CHARACTERISTICS

V_{CC} = ±15V, T_{amb} = 25°C (unless otherwise specified)

Symbol	Parameter	Min.	Typ.	Max.	Unit
V _{io}	Input Offset Voltage (R _s ≤ 1kΩ) T _{amb} = 25°C T _{min} ≤ T _{amb} ≤ T _{max} . UA741E,A T _{amb} = 25°C T _{min} ≤ T _{amb} ≤ T _{max} .		1	5 6	mV
I _{io}	Input Offset Current T _{amb} = 25°C T _{min} ≤ T _{amb} ≤ T _{max} .		1	2 4	nA
I _b	Input Bias Current T _{amb} = 25°C T _{min} ≤ T _{amb} ≤ T _{max} .		10	100 200	nA
A _{vd}	Large Signal Voltage Gain (V _o = ±10V, R _L = 2kΩ) T _{amb} = 25°C T _{min} ≤ T _{amb} ≤ T _{max} .	50 25	200		V/mV
SVR	Supply Voltage Rejection Ratio (R _s ≤ 10kΩ) T _{amb} = 25°C T _{min} ≤ T _{amb} ≤ T _{max} .	77 77	90		dB
I _{os}	Supply Current, no load T _{amb} = 25°C T _{min} ≤ T _{amb} ≤ T _{max} .		1	2.8 3.3	mA
V _{icm}	Input Common Mode Voltage Range T _{amb} = 25°C T _{min} ≤ T _{amb} ≤ T _{max} .	±12 ±12			V
CMR	Common Mode Rejection Ratio (R _s ≤ 10kΩ) T _{amb} = 25°C T _{min} ≤ T _{amb} ≤ T _{max} .	70 70	90		dB
I _{os}	Output Short-circuit Current	10	35		mA
±V _{oCFP}	Output Voltage Swing T _{amb} = 25°C T _{min} ≤ T _{amb} ≤ T _{max} . R _L = 10kΩ R _L = 2kΩ R _L = 10kΩ R _L = 2kΩ	12 10 12 10	14 13		V
SR	Slew Rate (V _i = ±10V, R _L = 2kΩ, C _L = 100pF, T _{amb} = 25°C, unity gain)	0.25	0.5		V/μs
t _r	Rise Time (V _i = ±20mV, R _L = 2kΩ, C _L = 100pF, T _{amb} = 25°C, unity gain)		0.3		μs
K _{ov}	Overshoot (V _i = ±20mV, R _L = 2kΩ, C _L = 100pF, T _{amb} = 25°C, unity gain)		5		%
R _i	Input Resistance	0.3	2		MΩ
GBP	Gain Bandwidth Product (V _i = 10mV, R _L = 2kΩ, C _L = 100pF, f = 100kHz)	0.7	1		MHz
THD	Total Harmonic Distortion (f = 1kHz, A _v = 20dB, R _L = 2kΩ, V _o = 2V _{rpp} , C _L = 100pF, T _{amb} = 25°C)		0.06		%
e _n	Equivalent Input Noise Voltage (f = 1kHz, R _s = 100Ω)		23		nV/√Hz
φ _m	Phase Margin		70		Degrees

21103 TH

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



XR-2206

Monolithic
Function Generator

June 1997-3

FEATURES

- Low-Sine Wave Distortion, 0.5%, Typical
- Excellent Temperature Stability, 20ppm/°C, Typ.
- Wide Sweep Range, 2000:1, Typical
- Low-Supply Sensitivity, 0.01%/V, Typ.
- Linear Amplitude Modulation
- TTL Compatible FSK Controls
- Wide Supply Range, 10V to 26V
- Adjustable Duty Cycle, 1% TO 99%

APPLICATIONS

- Waveform Generation
- Sweep Generation
- AM/FM Generation
- V/F Conversion
- FSK Generation
- Phase-Locked Loops (VCO)

GENERAL DESCRIPTION

The XR-2206 is a monolithic function generator integrated circuit capable of producing high quality sine, square, triangle, ramp, and pulse waveforms of high-stability and accuracy. The output waveforms can be both amplitude and frequency modulated by an external voltage. Frequency of operation can be selected externally over a range of 0.01 Hz to more than 1 MHz.

The circuit is ideally suited for communications, instrumentation, and function generator applications requiring sinusoidal tone, AM, FM, or FSK generation. It has a typical drift specification of 20ppm/°C. The oscillator frequency can be linearly swept over a 2000:1 frequency range with an external control voltage, while maintaining low distortion.

ORDERING INFORMATION

Part No.	Package	Operating Temperature Range
XR-2206M	16 Lead 300 Mil CDIP	-55°C to +125°C
XR-2206P	16 Lead 300 Mil PDIP	-40°C to +85°C
XR-2206CP	16 Lead 300 Mil PDIP	0°C to +70°C
XR-2206D	16 Lead 300 Mil JEDEC SOIC	0°C to +70°C

Rev. 1.03
©1972

EXAR Corporation, 48720 Kato Road, Fremont, CA 94538 ♦ (510) 688-7000 ♦ (510) 688-7017



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

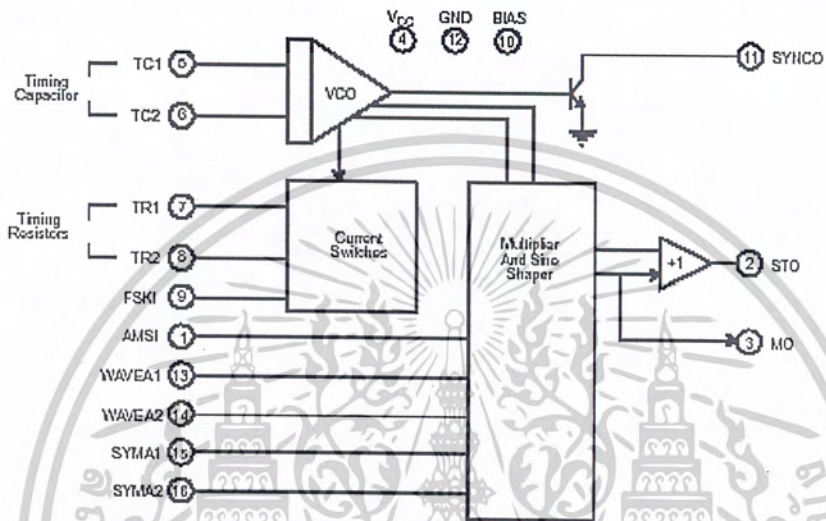
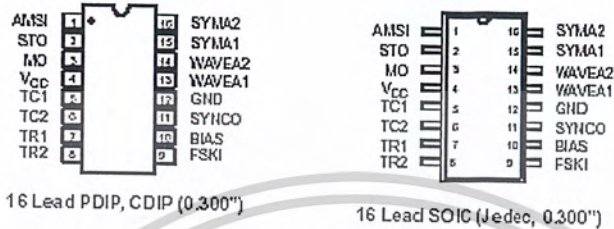


Figure 1. XR-2206 Block Diagram

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



XR-2206



PIN DESCRIPTION

Pin #	Symbol	Type	Description
1	AMSI	I	Amplitude Modulating Signal Input.
2	STO	O	Sine or Triangle Wave Output.
3	MO	O	Multiplier Output.
4	V _{CC}		Positive Power Supply.
5	TC1	I	Timing Capacitor Input.
6	TC2	I	Timing Capacitor Input.
7	TR1	O	Timing Resistor 1 Output.
8	TR2	O	Timing Resistor 2 Output.
9	FSKI	I	Frequency Shift Keying Input.
10	BIAS	O	Internal Voltage Reference.
11	SYNCO	O	Sync Output. This output is a open collector and needs a pull up resistor to V _{CC} .
12	GND		Ground pin.
13	WAVEA1	I	Wave Form Adjust Input 1.
14	WAVEA2	I	Wave Form Adjust Input 2.
15	SYMA1	I	Wave Symetry Adjust 1.
16	SYMA2	I	Wave Symetry Adjust 2.

Rev. 1.03



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

XR-2206



DC ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of Figure 2 $V_{CC} = 12V$, $T_A = 25^\circ C$, $C = 0.01\mu F$, $R_1 = 100k\Omega$, $R_2 = 10k\Omega$, $R_3 = 25k\Omega$
Unless Otherwise Specified. S_1 open for triangle, closed for sine wave.

Parameters	XR-2206MP			XR-2206CP/D			Units	Conditions
	Min.	Typ.	Max.	Min.	Typ.	Max.		
General Characteristics								
Single Supply Voltage	10		26	10		26	V	
Split-Supply Voltage	± 5		± 13	± 5		± 13	V	
Supply Current		12	17		14	20	mA	$R_1 \geq 10k\Omega$
Oscillator Section								
Max. Operating Frequency	0.5	1		0.5	1		MHz	$C = 1000pF$, $R_1 = 1k\Omega$
Lowest Practical Frequency		0.01			0.01		Hz	$C = 50\mu F$, $R_1 = 2M\Omega$
Frequency Accuracy		± 1	± 4		± 2		% of f_0	$f_0 = 1/R_1C$
Temperature Stability		± 10	± 50		± 20		ppm/ $^\circ C$	$0^\circ C \leq T_A \leq 70^\circ C$
Frequency								$R_1 = R_2 = 20k\Omega$
Sine Wave Amplitude Stability ²		4800			4800		ppm/ $^\circ C$	
Supply Sensitivity		0.01	0.1		0.01		%/V	$V_{LOW} = 10V$, $V_{HIGH} = 20V$, $R_1 = R_2 = 20k\Omega$
Sweep Range	1000:1	2000:1		2000:1			$f_H = f_L$	$f_H @ R_1 = 1k\Omega$ $f_L @ R_1 = 2M\Omega$
Sweep Linearity								
10:1 Sweep		2			2		%	$f_L = 1kHz$, $f_H = 10kHz$
1000:1 Sweep		8			8		%	$f_L = 100Hz$, $f_H = 100kHz$
FM Distortion		0.1			0.1		%	$\pm 10\%$ Deviation
Recommended Timing Components								
Timing Capacitor: C	0.001		100	0.001		100	μF	Figure 5
Timing Resistors: R_1 & R_2	1		2000	1		2000	k Ω	
Triangle Sine Wave Output¹								
Figure 3								
Triangle Amplitude		160			160		mV/k Ω	Figure 2, S_1 Open
Sine Wave Amplitude	40	60	80	60			mV/k Ω	Figure 2, S_1 Closed
Max. Output Swing		6			6		Vp-p	
Output Impedance		600			600		Ω	
Triangle Linearity		1			1		%	
Amplitude Stability		0.5			0.5		dB	For 1000:1 Sweep
Sine Wave Distortion								
Without Adjustment		2.5			2.5		%	$R_1 = 30k\Omega$
With Adjustment		0.4	1.0		0.5	1.5	%	See Figure 7 and Figure 8

Notes

¹ Output amplitude is directly proportional to the resistance, R_3 , on Pin 3. See Figure 3.

² For maximum amplitude stability, R_3 should be a positive temperature coefficient resistor.

Bold face parameters are covered by production test and guaranteed over operating temperature range.

Rev. 1.03



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น, ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



XR-2206

DC ELECTRICAL CHARACTERISTICS (CONT'D)

Parameters	XR-2206M/P			XR-2206CP/D			Units	Conditions
	Min.	Typ.	Max.	Min.	Typ.	Max.		
Amplitude Modulation								
Input Impedance	50	100		50	100		k Ω	
Modulation Range		100			100		%	
Carrier Suppression		55			55		dB	
Linearity		2			2		%	For 95% modulation
Square-Wave Output								
Amplitude		12			12		Vp-p	Measured at Pin 11.
Rise Time		250			250		ns	C _L = 10pF
Fall Time		50			50		ns	C _L = 10pF
Saturation Voltage		0.2	0.4		0.2	0.6	V	I _L = 2mA
Leakage Current		0.1	20		0.1	100	μ A	V _{CC} = 28V
FSK Keying Level (Pin 9)	0.8	1.4	2.4	0.8	1.4	2.4	V	See section on circuit controls
Reference Bypass Voltage	2.9	3.1	3.3	2.5	3	3.5	V	Measured at Pin 10.

Notes

- ¹ Output amplitude is directly proportional to the resistance, R₃, on Pin 3. See Figure 3.
² For maximum amplitude stability, R₃ should be a positive temperature coefficient resistor.
 Bold face parameters are covered by production test and guaranteed over operating temperature range.

Specifications are subject to change without notice

ABSOLUTE MAXIMUM RATINGS

Power Supply	26V	Total Timing Current	6mA
Power Dissipation	750mW	Storage Temperature	-65°C to +150°C
Derate Above 25°C	5mW/°C		

SYSTEM DESCRIPTION

The XR-2206 is comprised of four functional blocks; a voltage-controlled oscillator (VCO), an analog multiplier and sine-shaper; a unity gain buffer amplifier; and a set of current switches.

The VCO produces an output frequency proportional to an input current, which is set by a resistor from the timing

terminals to ground. With two timing pins, two discrete output frequencies can be independently produced for FSK generation applications by using the FSK input control pin. This input controls the current switches which select one of the timing resistor currents, and routes it to the VCO.

Rev. 1.03



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้