สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

เครื่องผลิตสัญญาณแถบสีโดยใช้ไมโครคอนโทรเลอร์

COLOUR PATTERN GENERATER BY MICROCONTROLLER

T046559

โดย

นาย วุฒิไกร ชุมพล

นาย เอกดนัย รุณผดุง

เลขหมู่.....
เลขทะเบียน 46559
วัน, เดือน, ปี 4 เม.ย. 2546

.b.....
.i.....

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต

สาขาวิชาเทคโนโลยีโทรคมนาคม

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์ เครื่องผลิตสัญญาณแถบสีโดยใช้ไมโครคอนโทรเลอร์

COLOUR PATTERN GENERATER BY MICROCONTROLE

นักศึกษา นาย วุฒิไกร ชุมพล 43015841

นาย เอกดนัย รุณผดุง 43015856

อาจารย์ที่ปรึกษา อาจารย์ ประดิษฐ์ วัชรพิบูลย์

ภาควิชา เทคนิคอุตสาหกรรม

ปีการศึกษา 2544

คณะวิศวกรรมศาสตร์สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบังอนุมัติให้นับปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรอุตสาหกรรมศาสตบัญฑิต

คณะกรรมการสอบปริญญานิพนธ์

.....ประธานกรรมการ

( )

.....กรรมการ

( )

.....กรรมการ

( )

.....กรรมการ

( )

.....กรรมการ

( )

ลิขสิทธิ์คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใบเสนอปริญญานิพนธ์

หัวข้อวิทยานิพนธ์	เครื่องผลิตสัญญาณแถบสีโดยใช้ไมโครคอนโทรเลอร์	
นักศึกษา	นายวุฒิไกร ชุมพล	รหัสประจำตัว 43015841
	นายเอกดนัย รุณผดุง	รหัสประจำตัว 43015856
อาจารย์ผู้ควบคุมวิยานิพนธ์	ผศ. ประดิษฐ์ วัชรพิบูลย์	
ระดับการศึกษา	ปริญญาอุตสาหกรรมศาสตรบัณฑิต	
	สาขาวิชาเทคโนโลยีโทรคม	
ภาควิชา	เทคนิคอุตสาหกรรม	
ปีการศึกษา	2544	

ปริญญาณนิพนธ์นี้ได้รับการอนุมัติให้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรอุหสาหกรรมศาตรบัณฑิต คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

.....

(ผศ.ประดิษฐ์ วัชรพิบูลย์)

อาจารย์ผู้ควบคุมวิทยานิพนธ์

ลิขสิทธิ์ของคณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์	เครื่องผลิตสัญญาณแถบสีโดยใช้ไมโครคอนโทรลเลอร์
	COLOUR PATTERN GENERATOR BY MICROCONTROLER
นักศึกษา	นายวุฒิไกร ชุมพล รหัสประจำตัว 43015841
	นายเอกดนัย รุณผดุง รหัสประจำตัว 43015856
อาจารย์ผู้ควบคุมวิทยานิพนธ์	ผศ. ประดิษฐ์ วัชรพิบูลย์
ระดับการศึกษา	ปริญญาอุตสาหกรรมศาสตรบัณฑิต
	สาขาวิชาเทคโนโลยีโทรคม
ภาควิชา	เทคนิคอุตสาหกรรม
ปีการศึกษา	2544

บทคัดย่อ

โครงงานนี้จัดทำขึ้นเพื่อสร้างเครื่องกำเนิดสัญญาณแถบสีและสัญญาณทดสอบคุณภาพของภาพ โทรทัศน์สี โดยนำเอาคอนโทรลเลอร์เข้ามาช่วยในการผลิตสัญญาณที่ใช้ในการทดสอบที่มีความถี่สูง และทดแทนอุปกรณ์อิเล็กทรอนิกส์บางส่วนเพื่อให้สัญญาณที่ได้มีคุณภาพที่ดีกว่าเดิม การนำคอนโทรลเลอร์เข้ามาใช้แทนอุปกรณ์ในวงจรเดิมสามารถลดต้นทุนในการผลิตได้อย่างมาก และผู้ทำการศึกษาและผลิตโครงงานนี้สามารถเข้าใจหลักการทำงานของไมโครคอนโทรลเลอร์และสามารถนำความรู้ที่ได้จากการศึกษาโปรแกรมนี้ไปประยุกต์ใช้กับงานชนิดอื่นได้ การพัฒนาโครงงานนี้สามารถทำได้โดยการพัฒนาโปรแกรมเพื่อให้สามารถวัดสัญญาณได้หลายสัญญาณเพิ่มมาขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

THESIS TITLE	COLOUR PATTERN GENERATER BY MICROCONTROLLER	
STUDENT	Mr. Wuttikrai Chumpol	NO. 43015841
	Mr. Akedanai Roonphadung	NO. 43015856
ADVISOR	Mr. Pradit Vutcharapiboon	
COURSE	Bachelor of Industrial Technology in Telecommunication	
DEPARTMENT	Industrial Technology	
YEAR	2001	

ABSTRACT

This project is the colour pattern generater for testing a quality of colour in color television reciver . Microcontroller is used in this color pattern generator. Microcontroller can be replaced many of electronice equipments to generate basic color signals befor sending signal to modulator . Microcontroller can be save cost of product and easy to improment.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

โครงงานนี้สำเร็จลงได้ก็เนื่องจากมีผู้ให้ความช่วยเหลือหลายท่านดังนี้ ขอขอบคุณอาจารย์ประดิษฐ์ วัชรพิบูลย์ ที่ให้คำปรึกษาในทุกเรื่องของโครงงานนี้ และยังให้ประสบการณ์ในการทำงานเกี่ยวกับวงจรว่าหากเกิดปัญหาแล้วต้องแก้ไขอย่างไร ขอขอบคุณนาย มนตรี ชาติพจน์ ที่ช่วยสอนการเขียนโปรแกรมไมโครคอนโทรลเลอร์ ขอขอบคุณพ่อแม่ที่ให้เงินเพื่อการทำโครงงานในครั้งนี้ ถึงแม้ว่าโครงงานจริง ๆจะใช้เงินเพียงน้อยแต่กว่าโครงงานจะสำเร็จลงได้ก็ลงทุนไปพอสมควร ซึ่งเงินที่ลงทุนไปนี้อาจเรียกได้ว่าเป็นการซื้อประสบการณ์การทำงานเพราะในการทำโครงงานนี้ทำให้รู้ประสบการณ์ทำให้ได้ประสบการณ์ เช่นการซื้ออุปกรณ์ในโครงงานนี้เป็นการซื้อแบบเกินความจำเป็นอย่างมาก ค่าอุปกรณ์ของโครงงานที่จ่ายจริงประมาณหมื่นกว่าบาท ทั้งที่อุปกรณ์จริง ๆ ราคาห้าร้อยกว่าบาท ซึ่งค่าใช้จ่ายตรงนี้ต้องขอขอบคุณพ่อแม่เป็นอย่างยิ่ง สำหรับการใช้เงินซื้อประสบการณ์ในครั้งนี้ นอกจากบุคคลเหล่านี้ยังมีบุคคลท่านอื่น เช่น ร้านสิริโภคาที่สั่งอุปกรณ์มาให้ เพื่อนทุกคนที่ให้คำปรึกษาซึ่งหากปราศจากบุคคลต่าง ๆที่กล่าวมานี้ โครงงานก็มิอาจสำเร็จลุล่วงลงได้

นาย วุฒิไกร ชุมพล

นาย เอกคนัย รุณผดุง

คณะผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

เรื่อง	หน้า
บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญรูป	VII
สารบัญตาราง	XI
บทที่ 1 บทนำ	1
1.1 แนวความคิดและความเป็นมา	1
1.2 บทคัดย่อ	1
1.3 ขอบเขตของโครงงาน	1
บทที่ 2 ทฤษฎีและหลักการเครื่องคัดเลอร์แพทเทริน	2
2.1 ความสำคัญของเครื่องกำเนิดสัญญาณ	2
2.2 ความสามารถในการผลิตสัญญาณ	2
2.3 กรรมวิธีการสอดแทรกสี	3
2.4 รูปแบบการทำงานในรูปแบบแผนผัง (Block diagram)	4
2.5 การทำงานของวงจรโดยละเอียด	8
2.6 ซิงค์รวมและแบลงกิ้ง	14
2.7 การกำเนิดสัญญาณ	16
2.8 สัญญาณของระบบสี	17
2.9 การกำเนิดสัญญาณแถบสี	18
2.10 การกำเนิดสัญญาณแม่สี R,G,B และสัญญาณ Y	20

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

เรื่อง	หน้า
2.11 การเข้ารหัสสัญญาณสี	23
2.12 การสร้างสัญญาณแถบสี	26
2.13 อินเตอร์เลซสะแกนนิ่ง	31
2.14 สัญญาณภาพรวม	33
2.15 ไมโครคอนโทรลเลอร์	39
บทที่ 3 การสร้างและการคำนวณ	45
3.1 สัญญาณแบล้งกิ้ง	45
3.2 สัญญาณซิ้งค์	46
3.3 สัญญาณเบิร์สหรือสัญญาณซิ้งค์ของภาพสี	47
3.4 สัญญาณพัลส์สีแดง	48
3.5 สัญญาณพัลซ์สีเขียว	49
3.6 สัญญาณพัลซ์สีน้ำเงิน	49
3.7 การประยุกต์ใช้กับไมโครคอนโทรลเลอร์	50
บทที่ 4 ผลการทดลอง	55
4.1 สัญญาณที่วัดได้จากเครื่องที่ทำการศึกษา	55
4.2 สัญญาณที่วัดได้จากไมโครคอนโทรลเลอร์ และสัญญาณที่เครื่องผลิต	56
บทที่ 5 สรุปและวิจารณ์ผลการทดลอง	64
5.1 สรุปโครงงาน	64
5.2 ปัญหาในการทำโครงงาน	64
5.3 ข้อเสนอแนะ	65

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เรื่อง หน้า

บรรณานุกรม 66

ภาคผนวก ก การออกแบบวงจรและลายแผ่นปริ้นส์ 67

ภาคผนวก ข โปรแกรมของโครงงาน 72

ภาคผนวก ค คู่มือการใช้งานไอซี 79

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป

รูปที่ หน้า

รูปที่ 2.1 แผนผังแสดงภาพรวมของวงจรสร้างสัญญาณทดสอบสำหรับโทรทัศน์ซึ่งใช้ฐานความถี่ 4 MHz มาหารความถี่เพื่อกำเนิดเป็นรูปแบบต่าง ๆ 5

รูปที่ 2.2 รูปสัญญาณมาตรฐานของแถบสีทั้ง 8 แถบที่เกิดจากเครื่องสร้างสัญญาณแพทเทิร์น เจนเนอเรเตอร์ ซึ่งรวมเอาฮอริซอนตอลซิงค์ และคัลเลอร์เบริสต์ 8

รูปที่ 2.3 สัญญาณสร้างตารางทางแนวตั้งที่ออกจากขา 10 IC5a 10

รูปที่ 2.4 สัญญาณฮอริซอนตอลซิงค์ที่ได้จากขา 4 ของ IC5b 10

รูปที่ 2.5 รูปสัญญาณฮอริซอนตอลแบลงกิ้ง ซึ่งเป็นสัญญาณที่จะมารักษาระดับภาพให้ต่ำกว่าระดับของแสงสีดำเพื่อไม่ให้ ภาพเกิดเส้นแสงสะบัดกลับโดยสัญญาณนี้ได้มาจากขาอินเวิร์ส Q (ขา 6) ของ IC 13a 11

รูปที่ 2.6 สัญญาณกำเนิดตาตารางทางแนวนอน ที่ส่งออกทางขา 12 ของ IC7a 12

รูปที่ 2.7 สัญญาณเวอร์ติคอลแบลงกิ้ง ที่ส่งออกทางขา 3 ของ IC8c 13

รูปที่ 2.8 สัญญาณเวอร์ติคอลซิงค์ ที่ได้จากขา 3 ของ IC1c 14

รูปที่ 2.9 รูปลิ้นโครมาซิตี้ไดอะแกรมมาตรฐานของสถาบัน CIF (Commission de l Ecasiage) จุดที่เขียนว่า c เป็นมาตฐานเพื่อใช้ในการวัดสี เส้นขอบของรูปความยาวคลื่นเป็นไมครอนส่วนต่าง ๆ ที่แบ่งย่อยตามรูป (ก) 19

รูปที่ 2.10 รูปสามเหลี่ยมของแม่สีซึ่งแสดงสีต่าง ๆ ในกรอบสามเหลี่ยมที่ใช้ในระบบโทรทัศน์สี 20

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่ หน้า

รูปที่ 2.11 โครงสร้างของสัญญาณคัลเลอร์บาร์ เมื่อสัญญาณคัลเลอร์บาร์ของแม่สี สีน้ำเงินอยู่ในรูปของ Q1 สีแดงอยู่ในรูปของ Q2 และสีเขียวอยู่ในรูปของQ3 จะทำให้ผลของการผสมสัญญาณสีออกมาได้ทั้งหมด 8 แถบสีตั้งแต่ขาวไปจนกระทั่งถึงสีดำ 22

รูปที่ 2.12 เวกเตอร์ที่มีความต่างเชิงมุม และความต่างด้านปริมาณที่เกิดขึ้น เนื่องจากสัญญาณ U และ V เวกเตอร์นี้เกิดจากการใช้สัญญาณแถบสี (Colour bar) ในแบบมาตรฐาน 26

รูปที่ 2.13 ตัวอย่างรูปคลื่นสัญญาณที่เกิดจากรูปภาพแท่งสี 27

รูปที่ 2.14 รูปแบบของสัญญาณแม่สีทั้ง 3 สีเมื่อจะผลิตเป็นสัญญาณแบบคัลเลอร์ 29

รูปที่ 2.15 สีที่แสดงที่จอภาพด้านบนและรูปร่างของสัญญาณสีเมื่อมารวมกันกับสัญญาณขาวดำซึ่งเรียกว่าสัญญาณภาพรวม ภาพด้านล่างแสดงให้เห็นถึงสัญญาณซิงค์ และสัญญาณเบิร์สต์ในเวลาเดียวกัน 30

รูปที่ 2.16 การสะแกนแบบอินเตอร์เลซด์สะแกนนิ่ง 31

รูปที่ 2.17 รูปคลื่นฟันเลื่อยของการสะแกนแบบอินเตอร์เลซด 32

รูปที่ 2.18 การสะแกนแบบสลับเส้นในระบบซีซีไออาร์ 33

รูปที่ 2.19 สัญญาณขาวดำ 34

รูปที่ 2.20 ค่ามาตรฐานของซิ้งค์และแบลงกิ้งทางแนวนอน 35

รูปที่ 2.21 แสดงลักษณะภาพรวมเบื้องต้น 35

รูปที่ 2.22 สัญญาณและแอมปลิจูดของสัญญาณในระบบ 625 เส้น 36

รูปที่ 2.23 รายละเอียดของฮอริซอนตอล แบลงกิ้ง และซิ้งค์พัลซ์ 37

รูปที่ 2.24 ตำแหน่งของสัญญาณคัลเลอร์เบิร์ส 38

รูปที่2.25 สัญญาณภาพรวมที่มีรายละเอียดทุกอย่าง 39

รูปที่ 2.26 ถึงบล็อคไดอะแกรมของไมโครโปรเซสเซอร์ 49

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป (ต่อ)

รูปที่ หน้า

รูปที่ 2.27 บล็อกไดอะแกรมของไมโครคอนโทรลเลอร์ 40
รูปที่ 3.1 แสดงช่วงเวลาของสัญญาณแบล็งกิ้ง 46
รูปที่ 3.2 แสดงช่วงเวลาของสัญญาณซิงค์ 47
รูปที่ 3.3 แสดงช่วงเวลาสัญญาณเบิร์ส 48
รูปที่3.4 สัญญาณที่ได้จากการมอดูเลทแบบ
(Suppressed carrier amplitude mudulation) 48
รูปที่ 3.5 แสดงช่วงเวลาสัญญาณพัลซ์สีแดง 48
รูปที่ 3.6 แสดงช่วงเวลาของพัลซ์สีเขียว 49
รูปที่ 3.7 แสดงช่วงเวลาสัญญาณพัลซ์สีน้ำเงิน 49
รูปที่ 3.8 สัญญาณที่จะให้ไมโครคอนโทรลเลอร์ทำการผลิต 51
รูปที่ 3.9 แสดงช่วงเวลาของสัญญาณแบล็งกิ้งที่จะให้ไมโครคอนโทรลเลอร์ทำการผลิต 51
รูปที่ 3.10 แสดงช่วงเวลาของสัญญาณซิงค์ที่จะให้ไมโครคอนโทรลเลอร์ผลิต 52
รูปที่ 3.11 แสดงช่วงเวลาสัญญาณเบิร์สที่จะให้ไมโครคอนโทรลเลอร์ผลิต 52
รูปที่ 3.12 สัญญาณH/2 ที่จะให้ไมโครคอนโทรลเลอร์ผลิต 53
รูปที่ 3.13 แสดงช่วงเวลาสัญญาณพัลซ์สีแดงที่จะให้ไมโครคอนโทรลเลอร์ผลิต 53
รูปที่ 3.14 แสดงช่วงเวลาของพัลซ์สีเขียวที่จะให้ไมโครคอนโทรลเลอร์ผลิต 54
รูปที่ 3.15 แสดงช่วงเวลาสัญญาณพัลซ์สีน้ำเงินที่จะให้ไมโครคอนโทรเลอร์ผลิต 54
รูปที่ 4.1 สัญญาณ Blanking ที่ได้จากเครื่องที่ศึกษา 55
รูปที่ 4.2 สัญญาณ Y จากเครื่องที่ศึกษาหลังจากมอดดูเลทแล้ว 55
รูปที่ 4.3 สัญญาณ Burst จากเครื่องที่ทำการศึกษา 56
รูปที่ 4.4 สัญญาณ Blanking ที่ใช้ไมโครคอนโทรลเลอร์ทำการผลิต 56
รูปที่ 4.5 สัญญาณ Sync ที่ใช้ไมโครคอนโทรลเลอร์ทำการผลิต 57
รูปที่ 4.6 สัญญาณเบิร์สเกตที่ใช้ไมโครคอนโทรลเลอร์ทำการผลิต 57

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูป(ต่อ)

รูปที่ หน้า

รูปที่ 4.7 สัญญาณ H/2 ที่ใช้ไมโครคอนโทรลเลอร์ทำการผลิต 58
รูปที่ 4.8 สัญญาณพัลซ์สีแดงที่ใช้ไมโครคอนโทรเลอร์ทำการผลิต 58
รูปที่ 4.9 สัญญาณพัลซ์สีเขียวที่ใช้ไมโครคอนโทรลเลอร์ทำการผลิต 59
รูปที่ 4.10 สัญญาณพัลซ์สีน้ำเงินที่ใช้ไมโครคอนโทรลเลอร์ทำการผลิต 59
รูปที่ 4.11 สัญญาณ R-Y 60
รูปที่ 4.12 สัญญาณ B-Y 60
รูปที่ 4.13 สัญญาณ Y ก่อนทำการขยาย 61
รูปที่ 4.14 สัญญาณ Y เมื่อทำการขยายแล้ว 61
รูปที่ 4.15 สัญญาณ Y เมื่อทำการมอดแล้ว 62
รูปที่ 4.16 สัญญาณ Y เมื่อมอดและทำการขยายแล้ว 62
รูปที่ 4.17 สัญญาณเบิร์ส 63
รูปที่ 4.18 สัญญาณคลื่นพาหะ 63

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตาราง หน้า

ตารางที่ 2.1 ค่าของ Y,R,G,B และความแตกต่างสีของแม่สีและสีผสม 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่1
บทนำ

1.1 แนวความคิดและความเป็นมา

ในการผลิตหรือซ่อมเครื่องรับโทรทัศน์ และเครื่องเล่นวีดีโอเทป จำเป็นต้องใช้สัญญาณเพื่อการทดสอบความสมบูรณ์ของระบบภาพ และความสมบูรณ์ของเสียงด้วยโดยใช้สัญญาณตัวอย่างในการตรวจสอบ จึงต้องมีการสร้างเครื่องที่ทำการผลิตสัญญาณทดสอบนี้ขึ้นมา เรียกว่า คัลเลอร์แพทเทิร์น เจนเนอเรเตอร์ (COLOUR PATTERN GENERATER)

เครื่องคัลเลอร์แพทเทิร์น เจนเนอเรเตอร์ ที่ใช้ในงานซ่อมโดยทั่วไปจะมีราคาตั้งแต่ 5,000 ถึง10,000 บาท หรืออาจจะมีราคาสูงมากกว่านั้นถ้าเป็นตัวทดสอบในโรงงานขนาดใหญ่หรือใช้ในสถานีส่งโทรทัศน์ก็จะมีราคาสูงถึง 500,000 บาท หรือสูงกว่านั้นอีกถ้ามีความซับซ้อนของสัญญาณที่ยุ่งยาก

ฉะนั้นจึงเป็นการดีที่จะผลิตเครื่องคัลเลอร์แพทเทิร์น เจนเนอเรเตอร์ ที่มีราคาถูกและยังมีคุณภาพที่ดีในราคาไม่เกิน 5,000 บาท การที่จะลดต้นทุนลงได้จะต้องลดจำนวนอุปกรณ์ลงไป จึงได้มีแนวคิดว่าการนำ ไมโครคอนโทรลเลอร์เขามาแทนอุปกรณ์ภายในวงจรให้ได้มากที่สุด ทั้งยังคงคุณภาพของสัญญาณหรือเพิ่มคุณภาพได้อีกด้วย

1.2 วัตถุประสงค์

1.เพื่อศึกษาสัญญาณที่ใช้ในการทดสอบคุณภาพของภาพโทรทัศน์สี

2.ศึกษาการทำงานของไมโครคอนโทรลเลอร์

3.สามารถนำเครื่องมาใช้ได้จริงสามารถลดขนาดของวงจรจากการลดอุปกรณ์ทางอิเล็กทรอนิกส์และอาจจะลดต้นทุนในการผลิตได้

1.3 ขอบเขตของโครงงาน

เมื่อโครงงานนี้สำเร็จเรียบร้อยแล้วจะต้องสามารถใช้ในการทดสอบคุณภาพของภาพโทรทัศน์สีได้จริงและนำไมโครคอนโทรลเลอร์เข้าไปแทนอุปกรณ์ในวงจรเดิมให้ได้มากที่สุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
ทฤษฎีและหลักการเครื่องคัลเลอร์แพทเทริน

2.1 ความสำคัญของเครื่องกำเนิดสัญญาณ

สัญญาณแถบสีหรือคัลเลอร์บาร์ ส่วนใหญ่จะเป็นที่ต้นม้วนของวิดิโอ เพื่อทำการตรวจสอบว่าเครื่องรับโทรทัศน์เครื่องนั้นมีความสมบูรณ์ในด้านต่าง ๆ หรือไม่ก่อนที่จะเข้าสู่ระบบของการเล่นจริงแพทเทริร์น เจนเนอร์เตอร์จะเป็นตัวกำหนดรูปสัญญาณ (Wave forms) เพื่อส่งออกไปยังเครื่องรับโทรทัศน์โดยสัญญาณอาจจะมีหลากหลายรูปแบบ ซึ่งสัญญาณที่ประสานกันเหล่านี้จะช่วยในการวิเคราะห์การทำงานของเคร่องรับโทรทัศน์ได้ดี สัญญาณแถบสีหรือคัลเลอร์บาร์ จะบอกถึงความสมบูรณ์แบบของระบบสีว่าดีเพียงใด ในขณะที่เครื่องสัญญาณในรูปแบบอื่น ๆ ซึ่งเรียกว่า " แพทเทิร์น " (Pattern หมายถึง รูปแบบต่าง ๆ ของสัญญาณที่ผลิตขึ้นมา) สัญญาณจากเครื่องเจนเนอเรเตอร์นี้ไม่เพียงแต่ตรวจสอบระบบสีของเครื่องรับโทรทัศน์เท่านั้น ยังใช้เพื่อการตรวจสอบการเข้ากันเป็นหนึ่งเดียวของระบบสี ซึ่งเรียกว่า การตรวจสอบ คอนเวอร์เจนซ์ (conbergence) และตรวจสอบความบริสุทธิ์ของสีหรือ ที่เรียกว่า เพียวริตี้ (Purity) และนอกจากนั้นแล้วสัญญาณจากแพทเทิร์น เจนเนอเรเตอร์ ยังสามารถใช้ในการปรับแต่งระบบภาพให้มีความสมบูรณ์ เพื่อให้การบริการต่อลูกค้าในสกรณีที่ช่างแม่มีเครื่องชนิดนี้ ทำให้ลูกค้าได้รับชมภาพที่มีความสมบูรณ์

2.2 ความสามารถในการผลิตสัญญาณ

2.2.1 สัญญาณราสเตอร์สีขาว (White raster)

คำว่า ราสเตอร์ ก็คือ ผลของการทำงานในวงจรหลอดภาพ เมื่อหลอดภาพทำงานแล้วหากป้อนสัญญาณสีขาวเข้าไป จะเรียกว่าราสเตอร์สีขาว ของแพทเทิร์น เจนเนอเรเตอร์ สร้างขึ้นเพื่อให้วิเคราะห์ถึงความบริสุทธิ์ของสี ถ้าพื้นจอไม่เป็นสีขาวนั้นจะเรียกว่าพื้นจอสีผิดหรือเรียกว่าแบ็คกราวด์ของจอผิดพลาด (Background) คือพื้นจอไม่เป็นสีขาว จะต้องปรับแต่งที่วงจรขยายสัญญาณแม่สี หรือวงจรขยาย R.G.B แต่ก่อนที่จะทำการปรับแต่งนั้น จะต้องล้างอำนาจแม่เหล็กที่ตกค้างที่หน้าจอเสียก่อนหรือที่เรียกว่าจะต้องเข้าสู่ระบบดีเกาส์ (Degauss) หรือ ดี แม็กเนไตส์ (De-magnetise) แล้วจึงทำการปรับแต่งให้ได้สีที่ออกมาเป็นสีขาว จึงจะได้สีที่บริสุทธิ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.2 สัญญาณแถบสี (Colour bar)

เป็นสัญญาณเพื่อการทดสอบความเป็นปกติของสี ซึ่งปกติแล้วสีจะต้องมีการเรียงจากแถบสีที่มีความสว่างมากที่สุด ไปยังสีที่มีความสว่างน้อยสุด
หรือจะมีแถบเริ่มตั้งแต่สีขาวอยู่ทางด้านซ้ายมือสุด จนกระทั่งถึงแถบสีดำอยู่ทางด้านขวามือเรียงลำดับอย่างถูกต้อง การเรียงลำดับของแถบสีจะเรียกจากสีขาว ,สีเหลือง ,สีฟ้า ,สีเขียว ,สีม่วง ,สีแดง สีน้ำเงิน และสีดำ หากสีใดสีหนึ่งเกิดสลับที่กันนั้นหมายถึงเฟสของสีผิดไป คนที่ทำการวิเคราะห์ตรวจซ่อมจะต้องทำการปรับเฟสใหม่คือปรับที่ APC (AUTOMATIC PHASE CONTROL) ซึ่งเป็นวงจรที่อยู่ในภาคสีของเครื่องรับโทรทัศน์ เพื่อให้สีที่เกิดขึ้นเป็นสีที่ถูกต้องไม่มีการสลับของกันและกัน

2.3 กรรมวิธีการสอดแทรกสัญญาณสี

ในหัวข้อนี้จะอธิบายการแทรกสีโดยสมการเพื่อให้ได้สัญญาณความต่างสี คือ (R-Y),(G-Y) และ (B-Y) โดยใช้ตารางในการอธิบายสีเหลืองประกอบด้วยสัญญาณ R=1 หน่วย G=1,B=0 สัญญาณ Y ของสีเหลืองมีความสว่าง 89 เปอร์เซ็นต์ (Y=89) สำหรับสัญญาณความแตกต่างสี (R-Y) =0.11,(G-Y)=0.11 และ(B-Y) =-0.89ทดลองคำนวณค่าสัญญาณความแตกต่างของสีของสีต่าง ๆ นี้แสดงในตารางจะพบค่าเฉลี่ยของสัญญาณความแตกต่างสี (R-Y) = 0.47 , (G-Y) = 0.27 (B-Y)=0.59 ซึ่งไม่เท่ากัน จะเห็นว่าค่าเฉลี่ยของ (R-Y) และ (B-Y) โตกว่าของ(G-Y)ดังนั้นในการส่งสัญญาณ (R-Y)และ(B-Y) ไปให้เครื่องรับส่วน (G-Y)ให้เครื่องรับผลิตขึ้นมาใหม่การส่งสัญญาณที่มีขนาดใหญ่กว่ามีข้อดีตรงที่ป้องกันนอยส์ได้มากกว่า

ตารางที่ 2.1 ค่าของ Y,R,G,B และความแตกต่างสีของแม่สีและสีผสม

	R	G	B	Y	(R-Y)	(G-Y)	(B-Y)
เหลือง	1.0	1.0	0	0.89	0.11	0.11	-0.89
น้ำเงิน	0	1.0	1.0	0.7	-0.7	0.3	0.3
เขียว	0	1.0	0	0.59	-0.59	0.41	-0.59
ม่วงแดง	1.0	0	1.0	0.41	0.59	-0.41	0.59
แดง	1.0	0	0	0.3	0.7	-0.3	-0.3
น้ำเงิน	0	0	1.0	0.11	-0.11	-0.11	0.89
ค่าทางคณิตศาสตร์ของ (R-Y) ,(G-Y) และ (B-Y)					0.47	0.27	0.59

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 รูปแบบการทำงานในรูปแบบของแผนผัง (Block diagram)

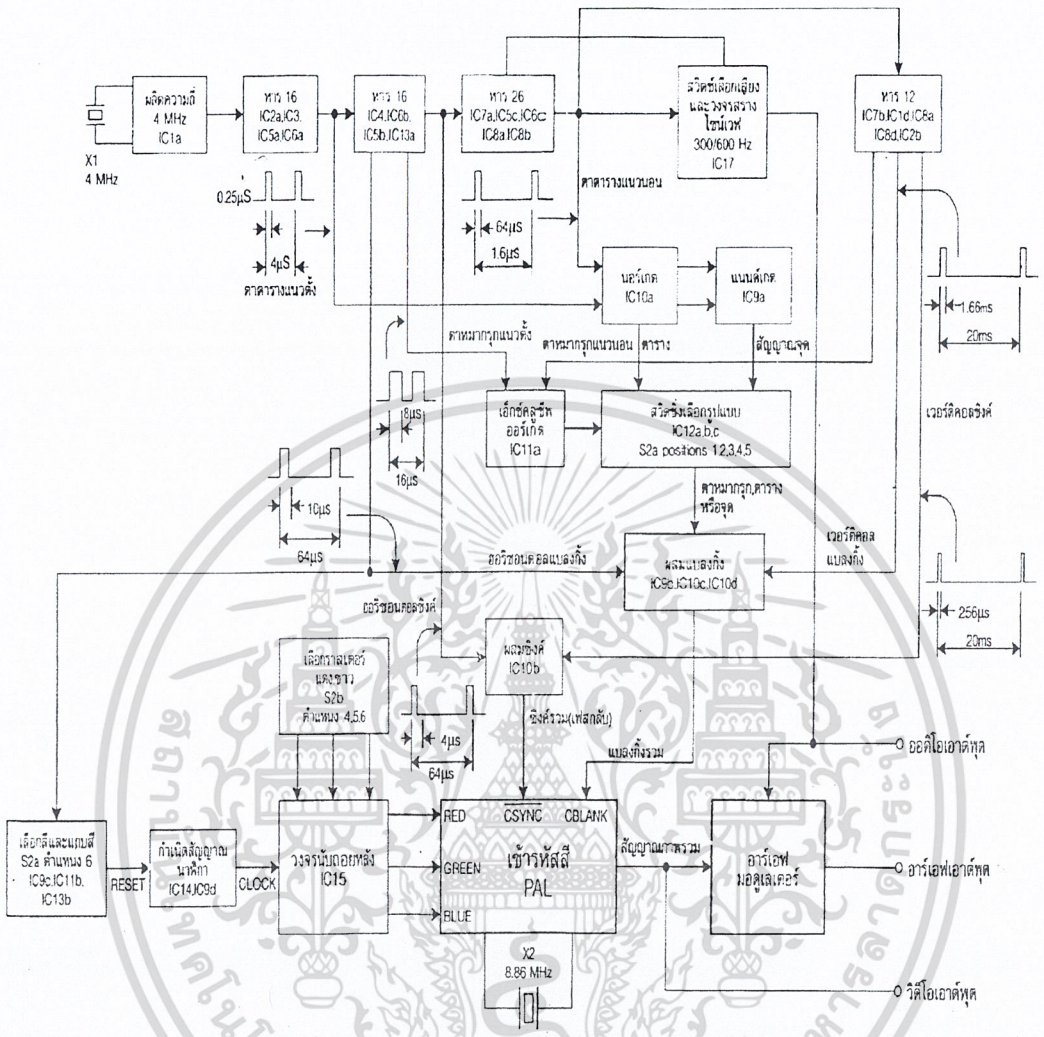
จากบล็อกไดอะแกรม (Block diagram) การทำงานของแพทเทิร์นเจนเนอรเตอร์ มาจากฐานความถี่ผลิตขึ้นเป็นความถี่คงที่ด้วยวงจรผลิตความถี่ออสซิลเลเตอร์ ในรูปแบบของผลึกแร่คริสตัล (Crystal oscillator) โดยจะมีการนำความถี่ดังกล่าวนี้มาหารความถี่ให้เป็นความถี่ต่ำลงเพื่อกำหนดเป็นสัญญาณพัลซ์รูปแบบต่าง ๆ ซึ่งสัญญาณรูปแบบต่าง ๆ นี้ก็แล้วแต่จะเลือกแพทเทิร์นหรือเลือกรูปแบบ ซึ่งกำหนดไว้ทั้งหมด 7 รูปแบบด้วยกัน โดยการทำงานเป็นดังนี้

1 . เมื่อพิจารณาภาพรวมของแผนผัง จะพบว่าวงจรแพทเทิร์นเจนเนอเรเตอร์ ซึ่งเป็นวงจรเพื่อสร้างสัญญาณสำหรับทดสอบความสมบูรณ์ของเครื่องรับโทรทัศน์ประกอบด้วยไอซีของระบบภาพ 16 ตัว วิธีการของวงจรไอซีการต่อวงจรในแบบอินเตอร์คอนเน็กชั่น ที่เรียกว่าแบบ อินเตอร์คอนเน็กชั่นนั้นก็หมายถึงว่า ไอซีทุกตัวต่างได้รับผลประโยชน์โยงกันโดยลำดับกัน โดยวงจรจะเริ่มต้นจากการผลิตความถี่ 4 MHz แล้วเอาความถี่ 4 MHz นี้หารให้เป็นสัญญาณแพทเทิร์นของภาพ 7 รูปแบบ

2 . หากเริ่มพิจารณาการทำงานของแผนผัง ต้องเริ่มที่แผนผังทางด้านซ้ายมือบนสุด ซึ่งเป็นวงจรผลิตความถี่ 4 MHz วงจรผลิตความถี่ดังกล่าวเรียกว่า คริสตัล ออสซิลเลเตอร์ (Crystal osillator) โดยมีคริสตอลที่อยู่ในรูปของ XI ผลิตความถี่คงที่วงจรดังกล่าวนี้ทำงานด้วย IC1a เมื่อผลิตความถี่ได้แล้วจะส่งความถี่ดังกล่าวนั้นไปหารด้วย 16 ซึ่งวงจรนี้ทำงานด้วย IC2a IC3,IC5,IC6 การนำความถี่ 4 MHz มาหารด้วย 16 ทำให้ได้ความถี่ใหม่เท่ากับ 250 kHz เมื่อคิดออกมาเป็นคาบเวลาแล้วจะได้คาบเวลาเท่ากับ 4 ไมโครวินาที (4 μS) และในทุก ๆ 4 ไมโครวินาทีนั้นจะเกิดพัลซ์ขึ้นมา 1ลูก ซึ่งเป็นพัลซ์ที่มีความถี่ 4 MHzดังนั้นพัลซ์ดังกล่าวจึงมีเวลาของพัลซ์ 0.25 ไมโครวินาที (0.25μS) หรือกล่าวง่ายว่าจะเกิด พัลซ์ที่มีความกว้างคาบเวลาเท่ากับ 0.25 ไมโครวินาที ในทุก ๆ 4 ไมโครวินาทีสัญญาพัลซ์ลูกแรกที่เราหารความถี่ออกมาได้คาบเวลา 0.25ไมโครวินาทีจะเป็นสัญญาณเพื่อกำเนิดตารางสำหรับวงจรของการสแกนในแนวตั้ง (Vertical crosshatch) ความถี่ของตารางเพื่อากรสแกนในแนวตั้งถูกส่งไปรอเพื่อการผสมกับสัญญาณตาตารางทางแนวนอนที่วงจรนอร์เกตซึ่งทำงานด้วย IC10a

3 . ความถี่ 250 kHz ที่ได้จากวงจรหารความถี่ที่หารด้วย 16 ยังถูกนำเอาความถี่นี้ไปหาร 16 อีกครั้ง ซึ่งวงจรดังกล่าวนี้ประกอบด้วย IC4,IC6b,IC5b และ IC3a การหารความถี่ในครั้งนี้เพื่อที่จะให้ได้ความถี่เท่ากับ 15,625 Hz ถ้าคิดเป็นคาบเวลาก็จะได้คาบเวลาแต่ละช่วงเท่ากับ 34 ไมโครวินาที (64μ) สัญญาณตัวแรกที่จะต้องสร้างขึ้นมาของวงจรฮอริซอนตอล หรือ วงจรสแกนทางแนวนอนนั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.1 แผนผังแสดงภาพรวมของวงจรสร้างสัญญาณทดสอบสำหรับโทรทัศน์ซึ่งใช้ฐานความถี่ 4 MHz มาหารความถี่เพื่อกำเนิดเป็นรูปแบบต่าง ๆ

ก็คือสัญญาณฮอริซอนตอลซิงค์ (Horizontal Sync) สัญญาณฮอริซอนตอลในบางครั้งจะเรียกว่าสัญญาณภาพ (Line) เพราะความถี่ฮอริซอนตอนจะทำให้เกิดเส้นแสงที่เป็นเส้นภาพขึ้นในทุก ๆ 1 เส้นภาพหรือในทุก ๆ 64 µS จะมีพัลซ์ของฮอริซอนตอลซิงค์ ซึ่งจะเป็นพลซ์ที่มีคาบเวลาเท่ากับ 4µS คือใน 4µS ในทุก ๆ 64µS ซึ่งสัญญาณดังกล่าวเป็นสัญญาณฮอริซอนตอลซิงค์ จากนั้นจึงส่งสัญญาณที่ได้แล้วนี้ไปยังวงจรผสมซิงค์ที่ทำงานด้วย IC10b

4. วงจรหารความถี่เพื่อจะให้เกิดความถี่ฮอริซอนตอล มิได้หารความถี่เพื่อให้เกิดสัญญาณฮอริซอนตอลซิงค์เพียงอย่างเดียว แต่จะต้องกำเนิดสัญญาณฮอริซอนตอลแบลงกิ้ง (Horizontal blanking) ซึ่งเป็นสัญญาณเพื่อใช้ลบเส้นสะบัดกลับของเส้นสแกนในแนวนอน และสัญญาณฮอริ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซอนตอลแบลงกิ้งนี้ ยังเป็นฐานของสัญญาณฮอริซอนตอลซิงค์อีกด้วย การหารความถี่เพื่อให้เกิดเป็นสัญญาณฮอริซอนตอลแบล็งกิ้ง จะใช้วิธีการและหลักการเดียวกับการหารความถี่เพื่อกำเนิดสัญญาณฮอริซอนตอลซิงค์เพียงแต่คาบเวลาของพัลซ์ที่เกิดขึ้นจะกว้าง 10 μS ในทุก ๆ 1เส้นภาพ หรือทุก ๆ 64 μS สำหรับสัญญาณฮอริซอนตอลแบลงกิ้งจะเข้าสู่วงจรผสมสัญญาณแบลงกิ้งรวม ซึ่งทำงานด้วย IC9b,IC10c และ IC10d พร้อมกันนั้นจะส่งไปยังวงจรเลือกสีและเลือกแถบสี ซึ่งทำงานด้วย IC9c,IC11b และ IC13b

5 . การกำหนดรูปแบบของสัญญาณหรือแพทเทิร์นได้กำหนดรูปแบบของตารางเอาไว้แล้วใสส่วนของเวอร์ติคอลหรือในส่วนของการบังคับการสแกนในแนวตั้ง สัญญาณอีกรูปแบบหนึ่งได้แก่ ตารางหมากรุก ซึ่งเป็นตารางสี่เหลี่ยมจตุรัส ใน 1 เส้นภาพหรือในแต่ละ 64 μS เราจะแบ่งเส้นภาพออกไปทั้งหมด 8 ส่วนด้วยกัน เพราะฉะนั้นรูปแบบของสัญญาณของ ตารางหมากรุก จึงต้องเป็นพัลซ์ซึ่งมีสภาวะ hight เท่ากับ 8μS และเป็นสภาวะ low อีก 8μS เกิดขึ้นในทุก ๆ 16μS ความถี่เพื่อสร้างตาหมากรุกดังกล่าวนี้จะไปรอผสมกับสัญญาณของฮอริซอนตอลที่ IC11a

6 . ความฮอริซอนตอล15,625Hz จะถูกส่งไปยังวงจรหารความถี่ ซึ่งจะหารความถี่ด้วย 26 โดยวงจรนี้จำทำงานโดย IC7a,IC5c,IC6c,IC8a และ IC8b จะทำให้เกิดความถี่ขึ้นมาเท่ากับ600.96 Hz หรือเรียกว่าความถี่ 600 Hz ความถี่ดังกล่าวเป็นความถี่เพื่อการสร้างสัญญาณตารางของภาคฮอริซอนตอลจะเหมือนการแบ่งเส้นภาพออกเป็น 26 ส่วน แต่ละส่วนจะใช้คาบเวลาเท่ากับ 1,664 μS และมีพัลซ์คาบเวลา 64 μS เกิดขึ้นทุก ๆ 1.664 mS

7 . สัญญาณเพื่อการสร้างตาราง ทางด้านแนวตั้ง หรือเวอร์ติคอล กับสัญญาณเพื่การสร้างตารางทางด้านแนวนอนหรือฮอริซอนตอลจะถูกส่งเข้าไปรวมกันในวงจรนอร์เกต ซึ่งทำงานด้วย รูปแบบอขงสัญญาณเพื่อสร้างตารางนั้นจะส่งไปยังวงจรสวิตซ์ชิ่งเพื่อเลือกรูปแบบที่ทำงานด้วย IC12 และสวิตย์ S2a

8. จากตาตาราง การสร้างสัญญาณที่เป็นจุด (Dot) จุดประสงค์ระหว่างตาตารางกับสัญญาณจุด จะเอาไปใช้ในรูปลักษณ์ที่ใกล้เคียงกัน นั่นก็คือใช้เพื่อการพิจารณาการรวมตัวของแม่สีทั้ง 3 สี ที่เรียกว่าการพิจารณาคอนเวอร์เยนซ์ ความต่างระหว่างตาตารางกับจุดจะต่างกันที่สัญญาณที่เป็นจุดจะเอาจุดตัดของเส้นทั้ง 2 เส้น (นั้นก็คือเส้นทางแนวตั้งและเส้นทางแนวนอน) มากำเนิดเป็นจุด เมื่อคิดประเด็นตรงนี้ได้จึงต้องเอาสัญญาณเพื่อกำเนิดทั้ง 2 ส่วนส่งเข้าสู่วงจรแนนด์เกต ซึ่งทำงานด้วย IC9a นำเอาผลของการพบกันระหว่างเส้นทางด้านแนวตั้ง และเส้นทางด้านแนวนอนมาทำเป็นแพทเทิร์นแบบจุด แล้วจึงนำสัญญาณแพทเทิร์นที่เป็นแบบจุดนี้ส่งไปรอที่สวิตชิ่งเพื่อเลือกรูปแบบจุดนี้ส่งไปรอที่สวิตชิ่งเพื่อเลือกรูปแบบของแพทเทริร์น เหมือนกับแพทเทิร์นตาตาราง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

9. ความถี่ 600 Hz ที่หารด้วย 26 จะถูกส่งไปหารความถี่เป็นครั้งสุดท้ายด้วยวงจรหารด้วย 12 ซึ่งทำงานด้วย IC7b,IC1d,IC8c,IC8c และ IC12b หารความถี่ออกมาได้เท่ากับ 50 Hz ความถี่ 50 Hz เป็นความถี่ของการสแกนทางแนวตั้งหรือเวอติคอล ความถี่ดังกล่าวนี้ถูกหารมาเพื่อสร้างสัญญาณเวอร์ติคอล ความถี่ดังกล่าวนี้ถูกหารมาเพื่อสร้างสัญญาณเวอร์ติคอลซิงค์ (Vertical Sync) และเวอร์ติคอบแบลงกิ้ง (Vertical blanking) เมื่อพิจารณาคาบเวลาของความถี่ 50 Hz หรือความถี่เวอร์ติคอล จะใช้คาบเวลาเท่ากับ 20 mS โดยความถี่เวอร์ติคอลแบลงกิ้งจะต้องเป็นความถี่ ที่มีบ่ากว้างซึ่งจะกว้างกว่าสัญญาณเวอร์ติคอลซิงค์ การสร้างเวอร์ติคอลแบลกิ้งจะสร้างให้เกิดพัลซ์ให้มีคาบเวลาเท่ากับ 1.66 mS ซึ่งจะเกิดขึ้นในทุก ๆ 20 mS ในการสร้างสัญญาณเวอร์ติคอลซิงค์จะสร้างให้แคบลงมา ดังนั้นจึงเกิดพัลซ์ที่มีคาบเวลาเท่ากับ 0.256 mS โดยซิงค์พัลซ์ดังกล่าวจะเกิดขึ้นในทุกๆ 20 mS คาบเวลาของเวอร์ติคอลที่เท่ากับ 0.256 mS อาจจะเรียกขานเป็นหน่วยของไมโครวินาทีได้เท่ากับ 256μS

10. นำเอาผลของวงจรหารความถี่เพื่อเวอร์ติคอล ส่งไปทำให้พัลซ์แคบลงมาเพื่อเป็นสัญญาณสร้างตาหมากรุกทางด้านแนวนอน เอาความถี่เพื่อสร้างตาหมากรุกทางด้านแนวนอนไปสร้างสัญญาณร่วมกับความถี่สร้างตาหมากรุกทางด้านแนวตั้งซึ่งเป็นวงจรเอ็กซ์คลูซีฟออร์เกต ที่ทำงานด้วย IC11a เพื่อสร้างเป็นตารางหมากรุก ก่อนที่จะส่งไปยังวงจรสวิตชิ่งเพื่อเลือกรูปแบบสัญญาณ โดยวงจรที่ทำหน้าที่ในการเลือกรูปแบบของสัญญาณได้แก่ IC12 และสวิตย์ S2a

11. สัญญาณฮอริซอนตอลซิงค์และสัญญาณเวอร์ติคอลซิงค์ จะถูกนำมาผสมกันในวงจรนอร์เกต ซึ่งทำงานด้วย IC11b เพื่อกำเนิดเป็นสัญญาณซิ้งค์รวม (Composite sync signal) จากนั้นจึงส่งสัญญาณซิงค์รวมที่ได้จาก IC10b ไปยังวงจรเข้ารหัสสัญญาณสี ซึ่งทำงานด้วย IC16 ต่อไป

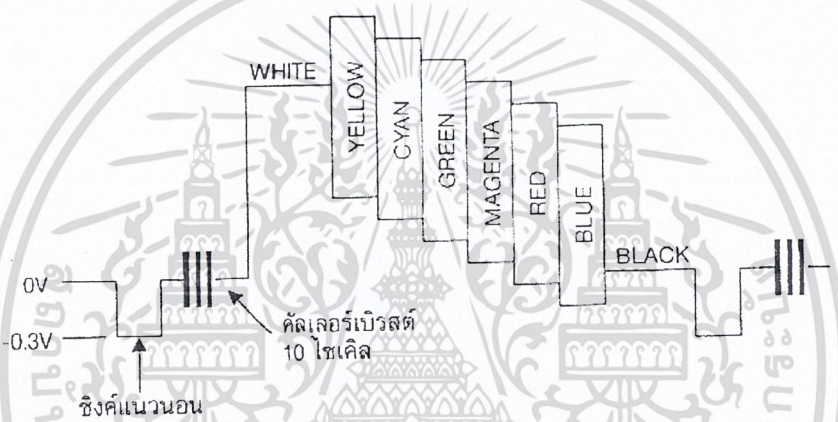
12. สัญญาณซิงค์ สัญญาณฮอริซอนตอลแบลงกิ้งและสัญญาณเวอร์ติคอลแบลงกิ้งรวม (Composete blanking signal) ซึ่งวงจรผสมสัญญาณแบลงกิ้งทำงานด้วย IC9b,IC10c และ IC10d เมื่อได้สัญญาณแบลงกิ้งรวมแล้วจะส่งเข้าสู่วงจรเข้ารหัสสีที่ทำงานด้วย IC16 นอกจากนั้นแล้วสัญญาณแบลงกิ้งยังถูกผสมเข้ากับสัญญาณตาหมากรุก,สัญญาณตารางและสัญญาณจุดเพราะสัญญาณทั้ง 3 รูปแบบนี้เป็นสัญญาณที่มีระดังขาวและดำ ระดับขาวก็คือการตั้งระดับแสงให้สูงที่สุด ส่วนระดับดำก็คือ ระดับที่เป็นแบลงกิ้งหรือสัญญาณที่มีระดับต่ำกว่าระดับของสีดำ (Black Level) ซึ่งสัญญาณที่ต่ำกว่าระดับดำนั้นก็คือ แบลงกิ้ง นั่นเอง

13 . ราสเตอร์สีแดง (Red raster) ราสเตอร์สีขาว (White raster) ,สัญญาณแถบสี (Colour bar) และสัญญาณแถบขาวดำหรือเกรย์สเกล (Greyscale) เกิดขึ้นจากวงจร 2 ชุด ชุดแรกคือวงจรภาคเลือกสีและแถบสี (Bar select) และวงจรปรีโหลดเลือกราสเตอร์สีแดงและแถบสี (Bar select) และวงจรปรีโหลดเลือกราสเตอร์สีแดงและสีขาว (Prekoad Red/White select) ซึ่งวงจรทั้ง 2 หน่วยนี้จะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถูกควบคุมโดยหน่วยกำเนิดสัญญาณนาฬิกาเพื่อแถบสี ซึ่งทำงานด้วย IC14 และ IC9d รวมไปถึงวงจรนับแบบถอยหลัง (Down couter) ซึ่งได้แก่ IC15 เพื่อจะขับแม่สีทั้ง 3 สี คือ สีแดง , สีเขียว และสีน้ำเงินเข้าสู่อินพุตของ IC16 ซึ่งเป็นวงจรเข้ารหัสสีในระบบ PAL

14 . สัญญาณแม่สีทั้ง 3 สี สัญญาณซิงค์รวม สัญญาณแบลงกิ้งซึ่งผสมมากับสัญญาณตาหมากรุก สัญญาณตารางและสัญญาณจุดจะถูกส่งเข้าสู่ IC16 เพื่อการเข้ารหัสสีในระบบ PAL โดยมีฐานความถี่ที่เกิดจากคริสตัล 8.86 MHz ทำหน้าที่สร้างสัญญาณเบิรสต์ขึ้นมาเพื่อจะทำให้สัญญาณที่ส่งออกมาเป็นสัญญาณสีที่มีเฟสและมุมที่ถูกต้อง



รูปที่ 2.2 รูปสัญญาณมาตรฐานของแถบสีทั้ง 8 แถบที่เกิดจากเครื่องสร้างสัญญาณแพทเทิร์น เจนเนอเรเตอร์ ซึ่งรวมเอาฮอริซอนตอลซิงค์ และคัลเลอร์เบริสต์

2.5 การทำงานของวงจรโดยละเอียด

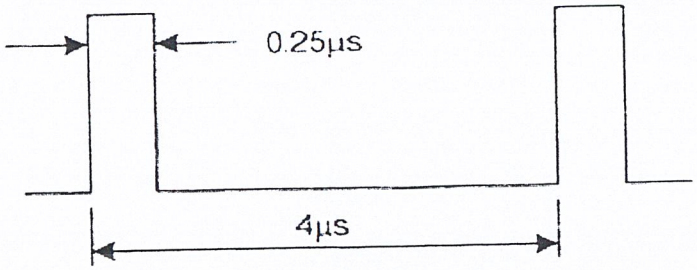
จากการศึกษาการทำงานของวงจรในรูปแบบของบล็อคไดอะแกรม ดังในรูปที่ 1 ถึงแม้เราจะอ้างอิงหลักการของการผลิตความถี่ที่คงที่ ด้วยการล็อกตัวเองของความถี่ที่มาจากคริสตัล แต่เพื่อที่จะให้ระบบ ทำงานได้อย่างสมบูรณ์ ไม่มีการเหลื่อมทางด้านเวลา ซึ่งจะเป็นสาเหตุให้สัญญาณที่ผลิตขึ้นมานั้นผิดไป ไอซี CMOS จะต้องใช้ชนิดที่มีความเร็วสูง (High speed) เท่านั้น เพราะมิเช่นนั้นแล้วจะทำให้ระบบที่เป็นอินเตอร์คอนเน็กชั่นมีปัญหาซึ่งกันและกัน ซึ่งจากปัญหาในด้านความเร็วของระบบที่ต้องการความเร็วและต้องการความเที่ยงตรงสูงทำให้มีปัญหาในเรื่องของการเลือกใช้เบอร์คอนโทรเลอร์ ในเรื่องของการหาเบอร์เพื่อรองรับการทำงานของระบบ เพราะหากความเร็วของคอนโทรเลอร์ไม่เพียงพอจะทำให้การทำงานของส่วนต่าง ๆ ผิดพลาดตามไปด้วย โดยการทำงานสามารถแยกกล่าวโดยละเอียดได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวงจร เริ่มที่ IC1a ซึ่งเป็นไอซีแนนด์เกต จะทำหน้าที่ผลิตความถี่โดยใช้คริสตัล X1 ค่า 4 MHz เป็นวงจรกำกับความถี่ วงจรผลิตความถี่ดังกล่าวนี้เรียกว่า วงจรคริสตัล ออสซิลเลเตอร์ (Crystal osillator) ไอซีดังกล่าวจะต้องใช้อินพุต 1 ขา ต่อไว้กับแรงดันไฟบวก เพื่อจะให้เป็นลอจิก hight ซึ่งจะทำให้เกตดังกล่าวทำงานกันแบบเดียวกับอินเวอร์เตอร์ และมีรีซิสเตอร์ค่า 10 เมกะโอห์ม ต่อขนานเขากับคริสตัล เพื่อทำหน้าที่เป็นตัวกำหนดไบอัสให้กับคริสตัล ในขณะที่คาปาซิเตอร์ อีก 2 ตัว ค่าความจะ 82 pF ที่ต่ออยู่ที่ขา4 และ ค่า 33 pFที่ต่ออยู่กับขา 6 ใส่ไว้เพื่อจะแก้ไขความผิดเพี้ยนของความถี่ที่ผลิตโดยคริสตัล ผลของการผลิตความถี่จากวงจรนี้ จะได้ความถี่เป็นรูปสแควเวฟ 4 MHz ความถี่ที่เกิดขึ้นจาก IC1a จะถูกส่งไปยัง IC2a ซึ่งคือเบอร์ FLH 145 หรือใช้เบอร์แทนคือ HC74 ซึ่งเป็นวงจรดีฟลิปฟล็อป (D-type flipflop) เมื่ออินพุตของ IC2a ต่อเข้ากับเอาต์พุตที่เป็นอินเวอร์เตอร์ (ขา 2 ของ IC2a ต่อเข้ากับขา 6 ของมัน) และความถี่ต่อเข้าที่ขา 3 ซึ่งเป็นขารับสัญญาณนาฬิกา ซึ่งเรียกทับศัพท์กันว่าสัญญาณ (Clock) กรณีอย่างนี้จะทำให้วงจรฟลิปฟล็อปดังกล่าวทำหน้าที่เหมือนวงจรทอกเกิ้ล กลายเป็นวงจรหารความถี่ เป็นวงจรหาร 2 ทำให้ความถี่สแควร์เวฟที่ได้ออกมานั้นมีความถี่เท่ากับ 2 MHz ความถี่ 2 MHz ที่ออกทางขา 5 ซึ่งเป็นขาเอาต์พุตของ IC2a ถูกส่งไปเป็นสัญญาณนาฬิกาให้กับ IC3 และ IC4 ซึ่งเป็นสงจรนับในรูปแบบซิงโครนัส นับด้วยข้อมูลไบนารี่จำนวน 4 บิต เบอร์ FLJ415 หรือ HC161

สาเหตุที่ต้องส่งความถี่จาก IC2aไปยังIC3 คือก็เพื่อให้วงจรนี้เป็นวงจรหารความถี่ด้วย 16 (เมื่อรวมการทำงานของไอซี 2 ตัวเข้าด้วยกันแล้ว) วัตถุประสงค์ก็คือเพื่อสร้างสัญญาณรูปแบบตาราง (Crosshatch) ซึ่งจะต้องกำหนดพัลซ์ที่มีคาบเวลา 0.25 ไมโครวินาที ให้เกิดขึ้นทุก ๆ 4 ไมโครวินาที โดยเอาสัญญาณจาก IC2a และIC3 ส่งเข้าวงจรแนนด์เกต ซึ่งทำงานด้วย IC6a ก่อนที่จะส่งเข้าไปยังวงจรนอร์เกตของ IC5a สร้างสัญญาณตารางทางด้านเวอร์ติคอล (Vertical crosshatch) ออกทางของ 10 ของ IC5a ในขณะที่ขาทดหรือแคร์รี่ (Carry output)ของ IC3 ซึ่งได้แก่ขา 15 จะส่งไปให้ IC4 เพื่อเข้าสู่วงจรหารความถี่ในรูปแบบของวงจรหารความถี่ 4 บิตอีกวงจรหนึ่ง การทำงานระหว่าง IC3 และ IC4 จะทำงานในรูปแบบเดียวกันคือ วงจรหากความถี่ซึ่งหารด้วย 16 เอาต์พุตของ IC4 ในบิตที่ 4 (เรียกว่า Q4) และเอาต์พุตบิตที่ 1 ,2 และบิตที่ 3 (Q1,Q2,Q3) ของ IC4 จะเอามารวมกันเพื่อสร้างสัญญาณฮอริซอนตอลซิงค์ โดยเอาต์พุตของ IC3 และเอาต์พุตของIC4 จะส่งไปยังไอซีนอร์เกต (IC5b) และไอซีแนนด์เกตแบบ 3 อินพุต (IC6b) ได้สัญญาณฮอริซอนตอลเพื่อบังคับการสแกนทางด้านแนวนอน ส่งสัญญาณออกทางขา 4 ของIC5b โดยจะเกิดพัลซ์ที่มีค่าเวลา 4 ไมโครวินาทีเกิดขึ้นในทุก ๆ 64μS สัญญาณภาพ 1 เส้นภาพที่ถูกกำกับด้วยฮอริซอนตอล จะใช้คาบเวลารวมทั้งสิ้น 64μS โดยจะมีเวลาของสัญญาณซิงค์ประมาณ 5-8 เปอร์เซนต์ของเวลาทั้งหมด จึงได้รูปสัญญาณฮอริซอนตอลซิงค์ ตามรูปที่ 4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.3 สัญญาณสร้างตารางทางแนวตั้งที่ออกจากขา 10 IC5a

สังเกตให้ดีสัญญาณคล็อกของ IC3 และ IC4 ซึ่งเราจะต่อสัญญาณนี้ขนานกัน เพื่อจะทำให้การเปลี่ยนแปลงของวงจรนับภาพในของไอซีทั้ง 2 ตัว เกิดการทำงานในจังหวะเดียวกันทำให้เกิดการซิงโครไนซ์ หรือการทำงานที่เข้าจังหวะกัน โดยความถี่ที่เกิดการขึ้นคือความถี่เท่ากับฮอริซอนตอลซึ่งเท่ากับ 15,625Hz หรือถ้าคิดเป็นคาบเวลาจะได้เท่ากับ 64μS

รูปที่ 2.4 สัญญาณฮอริซอนตอลซิงค์ที่ได้จากขา 4 ของ IC5b

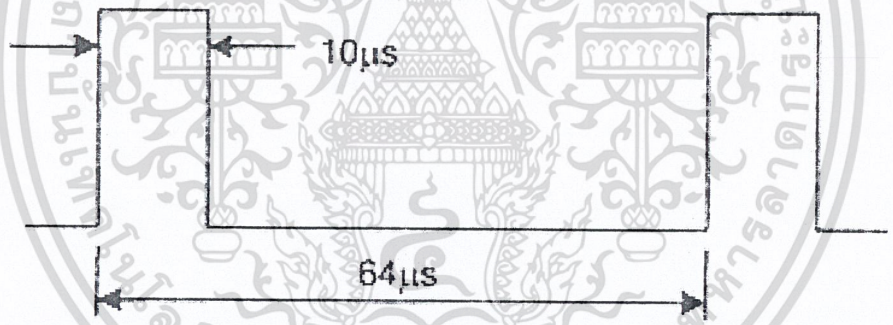
สัญญาณฮอริซอนตอนซิงค์ ซึ่งเป็นสัญญาณควบคุมการสะบัดกลับของเส้นภาพทางแนวนอนที่จะเกิดขึ้นทุก ๆ ครั้ง เมื่อมีการเปลี่ยนเส้นภาพหรือเมื่อหมดเส้นภาพไป 1 เส้นภาพ ซึ่งใน 1 เส้นภาพใช้เวลา 64 μS จึงเกิดพัลซ์ความกว้าง 4μS ในทุก ๆ 1 เส้นภาพ แต่อย่างไรก็ดีในช่วงของการสะบัดกลับจะต้องงำม่เห็นแสงของการสะบัดกลับนั้นด้วย ฮอริซอนตอลซิงค์จึงต้องพ่วงเข้ากับสัญญาณแบลงกิ้ง ซึ่งถือว่าสัญญาณแบลงกิ้งคือสัญญาณฐานรากของสัญญาณซิงค์ สัญญาณฮอริซอนตอลแบลงกิ้งจึงเกิดขึ้นในทุก ๆ 1 เส้นภาพ เพียงแต่ว่าความกว้างของคาบเวลาต้องต้องกว้างกว่าสัญญาณฮอริซอนตอลซิงค์ ในขณะที่ความกว้าของฮอริซอนตอลซิงค์มีความกว้าง 4μS แต่สัญญาณออริซอนตอลแบลงกิ้งจะต้องมีความกว้างของคาบเวลา 10μS ด้วยวิธีการแบบเดียวกันกับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การสร้างสัญญาณฮอริซอนตอลซิงค์ จึงได้เอาผลของเอาต์พุตของ IC6b ส่งไปทางขวามือของวงจรในรูปที่ 1 เพื่อส่งให้ IC13a ซึ่งเป็นไอซีเบอร์ FLJ 145 หรือ HC74 ซึ่งเป็นวงจรดีฟลิปฟล็อปให้เป็นตัวรับหน้าที่ในการสร้างพัลซ์ความกว้างของคาบเวลาเท่ากับ 8μS และเมื่อนำมาผสมกับเอาต์พุตที่เป็นเอาต์พุต Q3 ของ IC3 ด้วยแล้ว ย่อมจะทำให้เกิดพัลซ์ที่มีความกว้างเท่ากับ 10μS

การสร้างสัญญาณฮอริซอนตอลแบลงกิ้ง ทำได้โดยเมื่อขา 4 ของ IC13a เป็น low ด้วยทุกครั้ง ความเป็น low ของ IC13a นี้ จึ้งขึ้นต่อการจ่ายเอาต์พุตอขง IC6b หาก IC6b จ่ายภาวะเป็น high ซึ่งจะเกิดขึ้นทุกครั้งหลังผ่านคาบเวลา 8μS ไปแล้วเอาต์พุตขา 6 ซึ่งเป็นขาอินเวิรต์ Q ของ IC13a จะไม่เป็น low จนกว่าสัญญาณคล็อก ซึ่งเข้ามาทางขา 3 จะเป็น high ซึ่งใช้เวลาในช่วงนี้ไม่น้อยกว่า 2μS ซึ่งจะทำให้เกิดสัญญาณแบลงกิ้งขึ้นที่มีคาบเวลา 10μS

ตัวต้านทานค่า 1KΩ และคาปาซิเตอร์ 100 พิโกฟารัดเป็นค่าปรีเซตอินพุต (ขา P หรือขา 4 ของ IC13a) เพื่อหน่วงเวลาของสัญญาณนาฬิกาที่เข้ามาทางอินพุตให้สอดคล้องกับอินเวิรต์เอาต์พุต Q โดยรูปสัญญาณของฮอริซอนตอลแบลงกิ้งสามารถดูได้จากรูปที่ 5



รูปที่ 2.5 แสดงรูปสัญญาณฮอริซอนตอลแบลงกิ้ง ซึ่งเป็นสัญญาณที่จะมารักษาระดับภาพให้ต่ำกว่าระดับของแสงสีดำเพื่อ ไม่ให้ภาพเกิดเส้นแสงสะบัดกลับโดยสัญญาณนี้ได้มาจากขาอินเวอร์ส Q (ขา 6) ของ IC 13 a

2.5.1 การทำงานของวงจรหาร

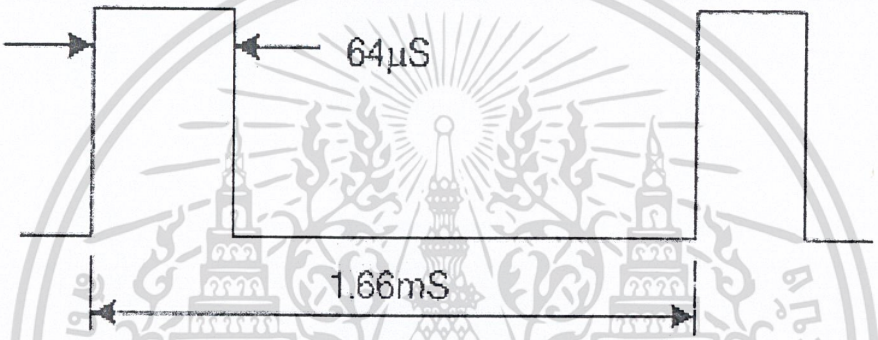
วงจรหารความถี่ด้วย 13

พิจารณาที่เอาต์พุต Q4 ของ IC4 จะใช้เป็นสัญญาณนาฬิกาเพื่อหารความถี่ ซึ่งเป็นการหากด้วย 26 วงจรหารความถี่ดังกล่าวนี้ประกอบด้วย IC7a , IC5c , IC6c , IC8a และ IC8b โดย ตัวของ IC7a จะเป็นวงจรนับในแบบไบนารี่ 4 บิต 2 ตัวอยู่ในตัวเดียวกัน IC7a จึงเป็นครึ่งหนึ่งของไอซีวงจรนับซึ่งใช้เบอร์ 74 HC 393 เอาต์พุตของไอซีดังกล่าวซึ่งได้แก่ เอาต์พุต Q1 , Q3 และ Q4 จะส่งต่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไปยังวงจรแนนด์เกตแบบ 3 อินพุตในรูปของ IC6c โดยวงจรแนนด์เกตนี้เมื่อเอาต์พุตทั้ง 3 ของ IC7a มีสภาวะเป็น high ความเป็น high ของ IC6c จึงทำหน้าที่เป็นตัวเซ็ตวงจรฟลิปฟล็อป ด้วยการส่งผลหรือคับปลิ้งผ่านการทำงานของแนนด์เกตที่อยู่ใน รูปของ IC8a และ IC8b มีสภาวะเป็น high ความเป็น high นี้จะส่งไปยังขารีเซ็ตซึ่งเป็นขา 12 ของ IC7 ให้เกิดการรีเซ็ต

เมื่อ IC7 เข้าสู่ภาวะของการรีเซ็ต จะมีพัลซ์เกิดขึ้น 1 ครั้งมีความกว้างอขงคาบเวลา 64μS สัญญาณพัลซ์ดังกล่าวจะเป็นสัญญาณเพื่อการสร้างตาตารางทางด้านแนวนอนแล้วจึงส่งออกไปเพื่อไปผสานกันสัญญาณตาตารางทางด้านแนวตั้ง สัญญาณดังกล่าวนี้จะแสดงไว้ในรูปที่ 10



รูปที่ 2.6 สัญญาณกำเนิดตาตารางทางแนวนอน ที่ส่งออกทาง ขา 12 ของ IC7a

วงจรหารความถี่ด้วย 12

เมื่อได้ความถี่ฮอริซอนตอลเรียบร้อยแล้ว ความถี่ตัวสุดท้ายของระบบสัญญาณภาพที่จำเป็นจะต้องสร้างขึ้นมาก็คือ ความถี่ทางด้านเวอร์ติคอล วงจรหารความถี่ด้วย 12 ซึ่งจะประกอบด้วย IC7b IC8c , IC1d , IC8d และ IC2d จะทำการหารความถี่ให้ออกมาเป็นความถี่ 50 Hz เพื่อเป็นฐานเวลาสำหรับระบบควบคุมการสแกนทางด้านแนวตั้ง หรือเวอร์ติคอล โดย IC7b จะเป็นอีกครึ่งหนึ่งของไอซีเบอร์ 74HC393 ซึ่งเป็นไอซีวงจรนับ 4 บิตนับแบบไบนารี่ ซึ่งไอซีดังกล่าวนี้จะรับเอาสัญญาณนาฬิกาที่มาจากความถี่ของตาตารางสำหรับฮอริซอนตอล ความถี่นี้ได้มาจากขารีเซ็ตซึ่งเป็นขา 12 ของ IC7a ส่งมาเป็นสัญญาณคล็อก เข้าที่ขา 1 ของ IC7b เมื่อ IC7b ได้รับสัญญาณนาฬิกาเข้ามาแล้วจะส่งเอาต์พุตออกทางขา 5 และขา 6 ซึ่งเป็นเอาต์พุต Q3 และเอาต์พุต Q4 สัญญาณพัลซ์ที่เกิดขึ้นเป็นสัญญาณพัลซ์ที่เกิดขึ้นเป็นสัญญาณพัลซ์ที่หารด้วย 12 แล้วส่งสัญญาณความถี่ที่ได้แล้วนี้เข้าสู่ IC1d ถ้าหากอินพุตทั้ง 2 ของ IC1cเป็น high ทั้งคู่ ขาเอาต์พุตของไอซีดังกล่าวจะเป็น low ส่งผลไปยัง IC8d ซึ่งถ้า IC8d ถูกบังคับให้เอาต์พุตขา 6 ของ IC8d เป็น high เมื่อไรมันจะไปรีเซ็ต IC7b โดยขารีเซ็ตของ IC7b ก็คือขา 2 สัญญาณนาฬิกาของ IC7b จึงเปรียบเสมือนเป็นสัญญาณขับซีเควนซ์ของ

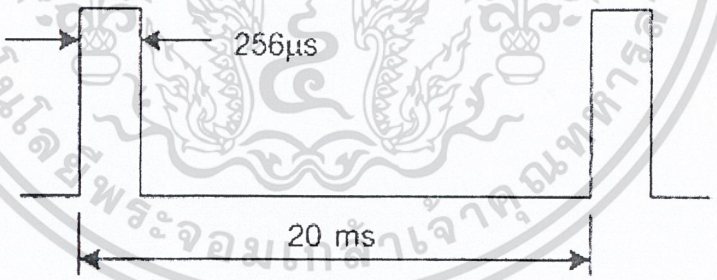
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ระบบที่จะต้องเป็น high ถ้าขา 11 ของ IC8a เป็น low และขา 3 ของ IC8c เป็น low ด้วย ก็จะทำให้เกิดเอาต์พุตขึ้นกับ IC8c เป็นพัลซ์ที่มีคาบเวลาเท่ากับ 1.66mS ซึ่งจะเกิดขึ้นในทุก ๆ 20 mS สัญญาณดังกล่าวจะกลายเป็นสัญญาณเวอร์ติคอลแบลงกิ้ง ซึ่งปรากฏให้เห็นในรูป ดังรูปที่ 10

IC2b ซึ่งเป็นเบอร์ FLJ145 หรือ HC74 ซึ่งเป็นวงจรดีฟลิปฟล็อป จะทำหน้าที่ในการหน่วงเวลาจากสัญญาณ 6 ของ IC8c ให้หน่วงเวลาออกไป 256μS ความถี่นี้จะต้องทำให้ถูกต้องและลงตัว

สัญญาณที่มีคาบเวลา 256μS ความถี่นี้จะต้องทำให้ถูกต้องและลงตัว

สัญญาณที่มีคาบเวลา 256μS ก็คือเวลาของสัญญาณเวอร์ติคอลซิงค์ ซึ่งสัญญาณเวอร์ติคอลซิงค์คือสัญญาณที่ควบคุมการสแกนทางแนวตั้งของเครื่องรับโทรทัศน์ สัญญาณเวอร์ติคอลซิงค์ผลิตขึ้นมาเพื่อทำให้การสแกนภาพมีจังหวะของเฟรมภาพลงตัวกันระหว่างเครื่องสร้างสัญญาณแพทเทิร์นเจนเนอเรเตอร์ กับเครื่องรับโทรทัศน์มิเช่นนั้นแล้วจะทำให้การต่อภาพทางแนวตั้งไม่ลงตัวกัน เกิดเป็นปัญหาภาพเลื่อนหรือภาพไม่ลงเฟรม สัญญาณเวอร์ติคอลซิงค์จะต้องเป็นพัลซ์ที่มีความกว้างน้อยกว่าสัญญาณเวอร์ติคอลแบลงกิ้ง จึงต้องใช้วงจรนอร์เกต ซึ่งทำงานด้วย IC5d ที่มีระบบพัลซ์มอนิเตอร์มาจากเอาต์พุต Q3 และเอาต์พุต Q4 ของ IC7a ผลของการทำงานจาก IC5d จะส่งไปเข้า IC1b ที่รับอินพุตอีกทางมาจาก IC2b หากเอาต์พุตของ IC5d มีภาวะเป็น high เมื่อเริ่มเวอร์ติคอลแบลงกิ้ง ซึ่งมี

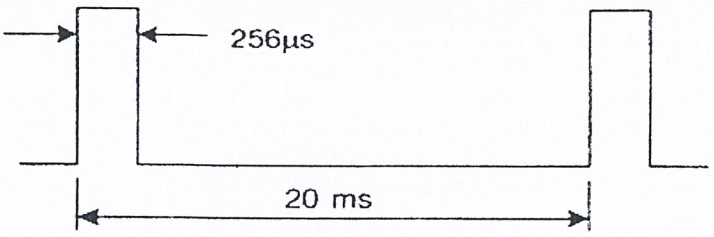


รูปที่ 2.7 สัญญาณเวอร์ติคอลแบลงกิ้ง ที่ส่งออกทางขา 3 ของ IC8c

คาบเวลาน้อยกว่า 512μS จะทำให้เอาต์พุตของ IC1b เป็น low หลังจากคาบเวลาของพัลซ์ 256μS ที่เริ่มต้นเวอร์คอลแบลงกิ้ง (IC2b เป็นตัวหน่วงเวลาของสัญญาณในช่วงนี้) และมันจะเป็น high อีก 512μS หลังภาวะการเริ่มต้นเวอร์ติคอลแบลงกิ้ง

นั่นก็หมายถึงเวอร์ติคอลซิงค์จะเกิดขึ้น หลังระบบอินเวอร์เตอร์ของ IC1c เป็น high เกิดพัลซ์คาบเวลา 256μS ในทุก ๆ 20mS ดังปรากฏให้เห็นในรูปที่ 8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.8 สัญญาณเวอร์ติคอลซิงค์ ที่ได้จากขา 3 ของ IC1c

2.6 ซิงค์รวมและแบลงกิ้งรวม

ค่ามาตรฐานของไลน์ซิงค์และไลน์แบลงกิ้ง

ขนาดและเวลาของสัญญาณภาพระหว่างการสะแกนทางแนวนอน 1 เส้น ซึ่งมีค่าเท่ากับ 64 μS ไลน์พีเรียด (line period H) นี้เป็นระยะเวลาที่ใช้ในการสแกนเสร็จสมบูรณ์ใน 1 เส้น ความถี่ทางแนวนอน เท่ากับ 625*25=15625 เส้นใน 1 วินาที ฉะนั้นจึงหาค่าระยะเวลาได้จาก

H= 1/ fH

= 1/15625

=64μS

ไลน์แบลงกิ้ง (line blangking :LB)

ค่านี้จะเป็นช่วยเวลาที่จะใส่ซิ้งค์พัลซ์ระยะเวลานี้ อิเลคตรอนบีมจะสบัดกลับ ช่วงนี้จะถูกรักษาไว้ที่ระดับดำ ซึ่ง LB= 0.19 H เท่ากับ 12μS ระยะเวลาของไลน์แบลงกิ้ง จะแบ่งออกเป็น 3 ส่วน เพราะซิ้งค์จะใส่ไว้เกือบกึ่งกลางช่วงแบลงกิ้ง ไลน์ซิ้งค์พัลซ์ (HS) เป็นพัลซ์เล็ก ๆ ที่มีความสำคัญมากจะถูกส่งจากด้านส่งไปยังเครื่องรับ เพื่อทำให้ การสะแกนทางแนวนอนของเครื่องรับถูกต้อง ความกว้างของ HS = 0.075H =4.7μS ผิดพลาดประมาณ 4.5 ถึง 4.9 μS และมีไรส์ไทม์ (rise time) น้อยกว่า 0.25μS

ฟร้อนพอร์ช (front porch) จุดเริ่มต้นของช่วงนี้จะไม่เริ่มที่แบลงกิ้งแต่จะตามหลังจุดเริ่มต้อนของแบลงกิ้ง ประมาณ 2% ของไลน์พีเรียด ซึ่งระยะนี้เรียกว่าระยะฟร้อนท์พอร์ช เพื่อให้เวลาของไลน์ซิ้งค์แต่ละตัวได้เริ่มต้นใหม่ที่ระดับดำที่คงที่ และหลีกเลี่ยงจาการสร้างไลน์ซิ้งค์ในเครื่องรับ การเปลี่ยนแปลงของระดับขาวดำของภาพ เป็นการแยกซิ้งค์ออกจากอิทธพลช่วงท้ายของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณ ซึ่งจะสูงสุดเมื่อสัญญาณขาวเกิดที่ช่วงท้ายการสะแกน ช่วงนี้จึงแทนสัญญาณขาวที่เกิดขึ้นให้เป็นสัญญาณดำ ทำให้การเริ่มต้นของไลน์ซิ้งพัลซ์ ถูกต้องฟร้อนซ์พอร์ช = 2.5%H = 1.5μS แบคพอร์ช (back porch) = 5.8μS ระดับของสัญญาณภาพโดยทั่วไปจะกำหนดให้ระดับการมอดูเลทของคลื่นพาห์ ยอดของซิ้งค์ จะให้การมอดูเลท 100% เพราะมอดูเลทแบบซิ้งค์เป็นลบ เมื่อมีระดับขาวซึ่งระดับสัญญาณจะลดลงไปทางลบแต่ช่วงแบลงกิ้งรักษาระดับไว้ที่ 75 % และยอดของระดับขาวจะรักษาไว้ที่ระดับ 10% ซึ่งค่า 10% ของคลื่นพาห์ภาพนี้จำเป็นต่อเครื่องรับระบบอินเตอร์แคร์เรีย (inter carrier system) เพื่อบีท (beat) กับคลื่นพาห์เสียง จะให้ความถี่ 5.5 MHz

ค่ามาตรฐานของฟิลด์ซิ้งค์ (field sync) และฟิลด์แบลงกิ้ง (field blanking : VB)

เมื่อการสะแกนเสร็จสิ้นลงหลังจากสะแกนไปแล้ว 312.5 เส้นฟิลด์ซิ้งค์พัลซ์จะนำมาใส่ไว้ในสัญญาณภาพแยกเป็นฟิลด์คี่และฟิลด์คู่ ฟิลด์แบลงกิ้งพีเรียด เป็นช่วงเวลาที่สัญญาณภาพสะแกนแล้วในหนึ่งฟิลด์จะเริ่มสะแกนอีกฟิลด์หนึ่ง ช่วงนี้จะถูกรักษาไว้ในระดับดำ เพื่อป้องกันไม่ให้มองเห็นสัญญาณในจอภาพ ช่วงนี้จะมีระยะเวลาเท่ากับ 20 เท่าของไลค์

VB = 20H

=20*64μS

=1280μS

ฟิลซิ้งค์พัลซ์ คือพัลซ์ ทางแนวตั้งมีควมกว้างของพัลซ์ประมาณ 2.5 เท่าของไลน์พีเรียด ในช่วงพัลซ์นี้จะบรรจะด้วย เซอเรตเตคพัลซ์ (seratted pulses) ซึ่งมีความกว้างของพัลซ์เท่ากับ 4.7μS ระยะห่างระหว่างพัลซ์เท่ากับ 32-4.7 = 27.3μS พัลซ์เหล่านี้ใส่ไว้เพื่อทำให้ออสซิลเลเตอร์ของเครื่องรับทางแนวนอนล็อค (lock) กับซิงค์ที่ส่งมา

อีควัลไลซิ่งพัลซ์ (equalizin pulses)เป็นพัลซ์แคบ ๆที่มีความกว้างของพัลซ์ประมาณ 2.3μS ใส่ไว้ก่อนและหลังฟิลด์พัลซ์ จำนวน 5 พัลซ์ ความกว้างของ 5 พัลซ์ จะเท่ากับ 2.5 ไลน์พีเรียด พัลซ์ที่อยู่ก่อนฟิลด์ซิ้งค์พัลซ์เรียกว่า ปรีอีควัลไลซิงค์พัลซ์ (pre-epualizing pulses) และพัลที่หลังฟิลด์ซิงค์พัลซ์เรียกว่า โพสอีควับไลซ์ซิ่งพัลซ์ (post equalizing pulses) พัลซ์เหล่านี้ จะทำให้การสะแกนแบบอินเตอร์เรชด์ได้สมบูรณ์ เพราะที่เครื่องรับทีวีจะให้ฟิลด์ซิงค์พัลซ์ ทั้งฟิลด์คี่และฟิลด์คู่มีรูปร่างเหมือนกันและจุดเริ่มต้นในการสะแกนเท่ากัน

ดังนั้นในขณะนี้เมื่อเราได้สัญญาณเวอร์ติคอลซิงค์ และสัญญาณเวอร์ติคอลแบลงกิ้งเรียบร้อยแล้ว ในขณะวงจรตั้งแต่เดิมมานั้น ได้สร้างสัญญาณฮอริซอนตอลแบลงกิ้ง และฮอริซอนตอลซิงค์เอาไว้แล้วด้วย จึงทำการผสมสัญญาณให้เป็นสัญญาณแบลงกิ้งรวมและสัญญาณซิงค์รวม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณเวอร์ติคอลซิงค์ที่ได้มาจากขา 3 ของ IC1c จะถูกผนวกรวมเข้ากับสัญญาณฮอริซอนตอลซิงค์ที่มาจากขา 4 ของIC5b โดยใช้วงจรนอร์เกตของ IC10b ให้สัญญาณเอาต์พุตที่เป็นสัญญาณซิงค์รวม หรือคอมโพสิตซิงค์ เป็นสัญญาณซิงค์แบบกลับเฟส ทั้งนี้วัตถุประสงค์ของไอซีเบอร์ TEA2000 ซึ่งเป็นตัวเข้ารหัสสีในระบบ PAL (IC16) ที่ต้องการสัญญาณซิงค์ในรูปแบบของสัญญาณซิงค์กลับเฟสหรือเรียกกันว่าการซิงค์เฟสลบ เพื่อจะให้รูปสัญญาณกลับไปเหมือนกับซิงค์ที่ปรากฏในรูปที่ 4

เช่นเดียวกับเวอร์ติคอลแบลงกิ้งที่มาจากขา 3 ของ IC8c จะถูกผนวกเข้ากับ สัญญาณฮอริซอนตอลแบล้งกิ้งที่มาจากขา 6 ของ IC13a โดยการผสมกันนั้นจะใช้วงจรแนนด์เกตของ IC9b เป็นตัวที่จะทำให้เอาต์พุตออกมาเป็นสัญญาณแบลงกิ้งรวมหรือคอมโพสิตแบลงกิ้ง (Composite blanking) ส่งความถี่ของแบลงกิ้งรวมนั้นไปเข้าวงจรนอร์เกตของ IC11d การที่มีแบลงกิ้งนั้นทำให้ ตาตาราง ตาหมากรุก และสัญญาณที่เป็นจุด (เพื่อระบบคอนเวอร์เยนซ์ และการตรวจสอบลิเนียริตี้) มีสีดำสนิท การที่จะทำให้ตาราง ตาหมากรุก และจุด ซึ่งเป็นสัญญาณขาวดำนั้นมีสีดำสนิท จึงจำเป็นต้องมีการผสมแบลงกิ้งเข้าไป วิธีการผสมก็คือการ ใช้การผสมด้วย IC10c ก่อนจะส่งเข้าสู่ IC10d ในขั้นตอนสุดท้าย

2.7 การกำเนิดสัญญาณ

รูปแบบของสัญญาณเพื่อกำเนิดรูปแบบตารางทางเวอร์ติคอล และทางฮอริซอนตอลรวมกันโดย IC10a และนอร์เกต์ที่อยู่ในรูปของ IC9a ผสมกันเพื่อกำเนิดเป็นสัญญาณตสตาราง ก่อนจะเข้าสวิตซ์เลือก ซึ่งสวิตซ์ในรูปแบบ CMOS พร้อมกันนั้นยังเอาสัญญาณที่เป็นตาตารางเข้าสู่ไอซีนอร์เกต ซึ่งทำงานด้วย IC10a ผสมขึ้นทำให้เป็นสัญญาณจุดแล้วจึงส่งไปรออยู่ที่ไอซีสวิตซ์เลือก ส่วนสัญญาณตาตารางหมากรุกที่เป็นทางด้านเวอร์ติคอลได้มาจากเอาต์พุต Q2 ของ IC7b นำมาผสมกับสัญญาณตาตารางหมากรุกของฮอริซอนตอล ซึ่งได้มาจากเอาต์พุต Q1 ของ IC4 ด้วยการผสมของเอ็กซ์คูลซีพออร์เกต ซึ่งอยู่ในรูปของ IC11a

ดังนั้นจึงสรุปได้ว่า เอาต์พุตของสัญญาณของตาตารางเพื่อดูจีโอเมตริกซ์ หรือสัดส่วนภาพและสำราจคอนเวอร์เยนซ์ของเครื่องรับโทรทัศน์สีได้มาจาก IC10a

สัญญาณเอาต์พุตของสัญญาณของสัญญาณของตาตารา เพื่อดูจีโอเมตริกซ์ หรือสัดส่วนภาพและสำรวจคอนเวอร์เยนซ์ของเครื่องรับโทรทัศน์สีที่ได้มาจาก IC10a

สัญญาณทั้ง 3 ส่วนนี้จะไปรออยู่ที่ CMOS สวิตย์ ซึ่งใช้เบอร์ 74 HC4066 ไอซี CMOS สวิตซ์นี้จะต่อวงจรได้ด้วยการควบคุมของสวิตซ์ S2a

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

ปกติการควบคุมเซเล็กเตอร์สวิตซ์หรือซีเล็กเตอร์สวิตซ์ S2a อินพุตของ CMOS สวิตซ์ แต่ละตัวเราจะใส่ค่า 10 กิโลโอห์ม เอาไว้กับทุก ๆ อินพุต เพื่อให้รีซิสเตอร์ดังกล่าวต่อไปยังแรงดันไฟ 0 โวลต์ ทำให้อินพุตแตละอินพุตในภาวะปกติจะมีภาวะเป็น low และเมื่อสวิตช์S2a จ่ายไฟด้วยการตัดต่อสวิตช์เข้าไปจึงทำให้เกิดสัญญาณรูปแบบต่าง ๆ 3 รูปแบบ โดยเลือกทีละ 1 รูปแบบ เมื่อได้สัญญาณตามรูปแบบที่เลือกแล้วสัญญาณจะถูกส่งไปเข้าขา 3 ของ IC10c เป็นลำดับต่อไป

2.8 สัญญาณของระบบสี

ที่ตำแหน่งที่ 4 และตำแห่งที่ 5 ของสวิตซ์ S2 จะเป็นตำแหน่งของการเลือกราสเตอร์ขาว และราสเตอร์แดง ราสเตอร์ดังกล่าวจะต้องอาศัยการทำงานของระบบภายในของ IC16 ซึ่งเป็น TEA2000 ที่เป็นตัวเข้ารหัสสีสัญญาณสีในระบบ PAL โดยการเอาอินพุตเข้าไปสร้าง อินพุตของ IC16 จะรับสัญญาณซึ่งเป็นสัญญาณต้นแบบแม่สีดังต่อไปนี้

ขา 4 และขา 5 รับสัญญาณต้นแบบซึ่งจะเป็นแม่สีของน้ำเงิน

ขา 1 และขา 18 รับสัญญาณต้นแบบซึ่งจะเป็นแม่สีของสีแดง

ขา 2 และขา 3 รับสัญญาณต้นแบบ ซึ่งจะเป็นแม่สีของสีเขียว

โดยการที่จะเป็นสีสันอะไรนั้น ก็จะขึ้นอยู่กับอินพุต ถ้าอินพุตขาไหนเป็น high ก็แสดงสีนั้น ๆ ออกมา เช่น อินพุตสำหรับสีแดงเป็น high ก็จะแสดงผลออกมาเป็นสีแดง และอินพุตทั้ง 3 เป็น high ก็จะแดสงออกมาเป็นสีขาว

ในการออกแบบราสเตอร์ เราจะออกแบบให้มีเพียงแค่สีขาวและสีแดง โดยสีขาวใช้ในการตรวจสอบแบ็คกราวด์ของเครื่อง และสีแดงใช้สำหรับตรวจสอบความบริสุทธิ์ของสี ซึ่งการออกแบบอาจออกแบบให้มีสีสันมากน้อยต่างกันขึ้นอยู่กับผู้ออกแบบ

IC15 ซึ่งเป็นไอซีเบอร์ FLT255HC หรือ μPB223 หรือHC193 จะเป็นตัวที่จะผลิตแรงดันไฟ สำหรับที่จะจ่ายเป็นสัญญาณสี สีแดง สีเขียว สีน้ำเงินให้กับ IC16 โดยตัวของ IC15 เป็นตัวไอซีวงจรนับที่นับได้ทั้งแบบนับเดินหน้าและนับถอยหลังมีข้อมูล 4 บิต นอกจากนั้นแล้ววงจรนับดังกล่าวนี้ ยังสามารถเป็นวงจรปรีเซ็ตอะเบิ้ล (Preserrable up/down) ในภาวะปกติเราจะให้ไอซีดังกล่าวนี้ ทำหน้าที่เป็นตัวนับถอยหลัง (Count down)

เพียงแต่การในกรณีของการปรีเซ็ตอะเบิ้ลหรือการปรีโหลดเราจะเอาการบังคับเอาต์พุตสุดท้ายที่เป็น Q1,Q2,Q3 มาจากอินพุต A, B และ C การปรีโหลดหรือการปรีเซ็ตอะเบิ้ลจะเกิดขึ้นได้เมื่อขา 11 ของ IC15 เป็น low

IC13b เป็นดีฟลิปฟล็อบ ที่รับสัญญาณนาฬิกามาจากขาเอาต์พุต Q1 ของ IC4 ในขณะที่ขา 13 ซึ่งเป็นขาเคลียร์ข้อมูล (Clear) ต่อฮอริซอนตอลแบลงกิ้งเข้ามา ขา 4 และขา 5 ของ IC10b ใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

46559

เวลาปกติจะต้องเป็น low เพราะว่ามีรีซิสเตอร์ค่า 10 K ต่อไว้กับกราวด์ เอาต์พุตขา 6 ของไอซีจึงเป็น high ยกเว้นกรณีที่สวิตช์ S2a ต่อไว้ในตำแหน่งหมายเลข 6

เอ็กซ์คลูซีฟออร์เกต ซึ่งทำงานด้วย IC11b ต่อเป็นอินเวอร์เตอร์ให้กับสัญญาณเพื่อการเคลียร์ข้อมูลของ IC13b ปกติแล้วจะมีสภาวะเป็น low เมื่อขาเคลียร์ข้อมูล (CLR) ปกติเป็น low เอาต์พุต Q ของ IC13b จึงเป็น low ด้วย และขา IC15 ซึ่งเป็นวงจรนับจะเป็สการนับแบบถอยหลัง (Down couter) นำแรงดันไฟที่ตั้งไว้ก็คือ อินพุต A ,B และ C ขับออกไปทางด้านเอาต์พุต ทำให้เอาต์ Q1,Q2 และ Q3 เป็น high ทั้ง 3 เอาต์พุต ผลของการเข้ารหัสสัญญาณสีใน IC16 จึงได้เป็นราสเตอร์สีขาว (ในกรณีที่เราต้องการให้เกิดปรีโหลด สวิตซ์ S2b จะต้องต่อยู่ในตำแหน่งที่ 4 เพื่อทำให้อินพุตทุกขารับแรงดันไฟเป็น high โดยอินพุตที่มานี้ก็คืออินพุต A,B และ C ของ IC15 นั่นเอง

ถ้าสวิตย์ S2b ต่อในตำแหน่งที่ 5 ก็เท่ากับว่าขณะนี้ต่อเอาอินพุต A และ C ลงกราวด์ไป เหลือเพียงความเป็นไฮ ของอินพุต Bเมื่ออินพุต B เป็น high อย่างเดียว เอาต์พุต Q2 จึงเป็น high ในขณะที่เอาต์พุต Q1 และ Q3 ของ IC15 จะเป็น low เอาต์พุตที่เป็น high ของ Q2จึงส่งไปยังขา 1 และขา 16 เพื่อกำเนิดเป็นสีแดง กลายเป็นราสเตอร์สีแดง ในขั้นสุดท้าย

2.9 การกำเนิดสัญญาณแถบสี

คุณสมบัติของแสง

คุณสมบัติ 3 ประการของแสง

2.9.1สีสันหรือฮิว (hue)

สีสันหรือฮิว หมายถึง สีที่ตาเรามองเห็น เช่น เมื่อเรามองวัตถุสีแดง เราจะรู้สึกว่าวัตถุนั้นมีสีสัน หรือฮิวเป็นสีแดง กล่าวอีกนัยหนึ่งว่าฮิวกำหนดโดยความถี่ของแสงจากวัตถุที่ให้ความรู้สึกแก่ตาเรา

2.9.2ความเข้มสี (saturation)

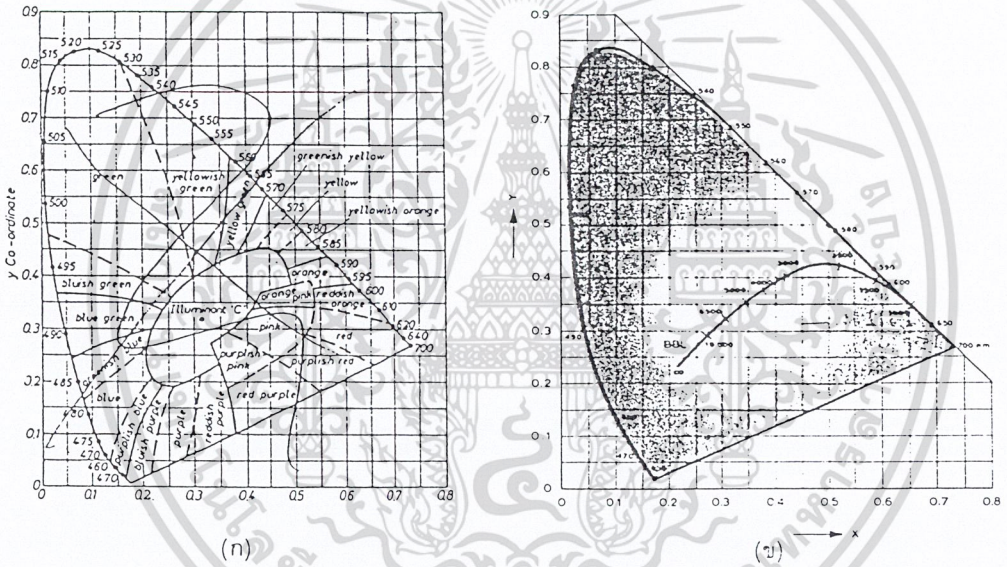
สีที่เรามมองเห็นนั้นจะมีความเข้มสีมากหรือน้อยขึ้นอยู่กับส่วนผสมของสีขาว เช่น สีแดงอ่อน (หรือสีชมพู) ก็คือ สีแดงที่มีส่วนผสมของสีขาวผลมอยู่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.9.3 . ความสว่าง (brightness)

เป็นการวัดความสว่างของแสงที่ตามนุษย์เรารู้สึกต่อสี เช่น ตาเราจะสึกว่าสีเหลืองสว่างกว่าสีแดงและสีน้ำเงิน

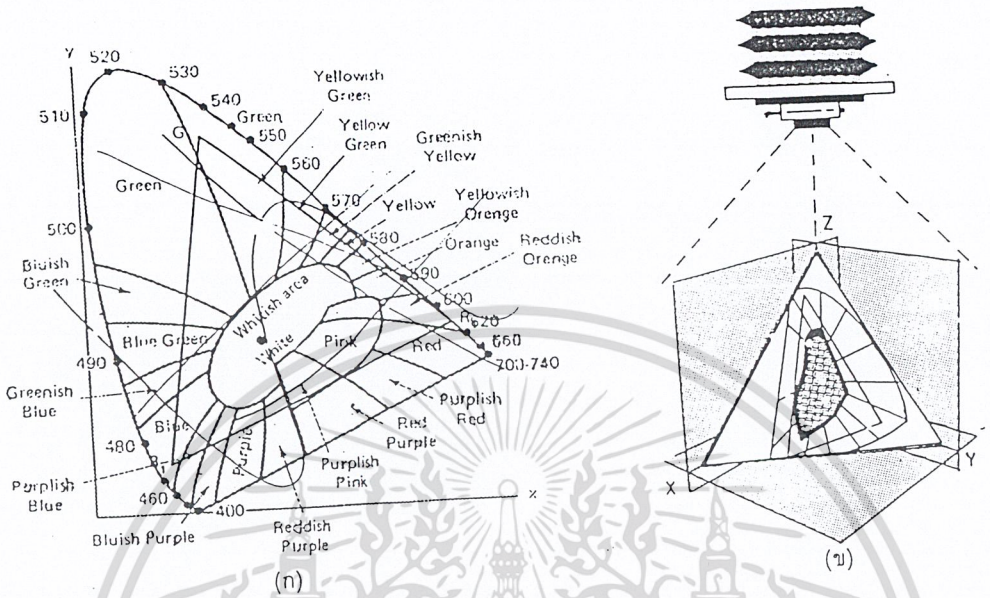
หากกล่าวโดยรวมคือ แสงที่มีพลังงานเท่ากันแต่มีความถี่ไม่เท่ากัน (คนละสี) ตาเราจะรู้สึกว่ามีความสว่างไม่เท่ากัน แสดงว่าความสว่างขึ้นอยู่กับพลังงานของแสง (Photon energy) ส่วนสีสันขึ้นอยู่กับความถี่ของแสงให้ความรู้สึกต่อตามากที่สุด สำหรับความเข้มสีขึ้นอยู่กับว่าแสงนั้นมีส่วนผสมของสีขาวปนอยู่มากหรือน้อยเพียงใด



รูปที่ 2.9 รูปลิ้นโครมาซิตี้ไดอะแกรมมาตรฐานของสถาบัน CIF (Commission de l Ecasiage) จุดที่เขียนว่า c เป็นมาตรฐานเพื่อใช้ในการวัดสี เส้นขอบของรูปความยาวคลื่นเป็นไมครอนส่วนต่าง ๆ ที่แบ่งย่อยตามรูป (ก)

เนื่องจากสีสันมีอยู่มากมาย และเราจะต้องเลือกแม่สีแสง ซึ่งเมื่อปรับสัดส่วน ให้ผสมกันแล้วจะได้สีสันครบถ้วนตามที่มีจริงตามธรรมชาติให้ได้ใกล้เคียงที่สุด ฉะนั้นการที่จะเลือกแม่สีสีแดง เราจะต้องกำหนดว่าเอาวาสีแดงที่มีความเข้มระดับ ฉะนั้นบรรนักวิทยาศาสตร์จึงได้ประชุมร่วมกันกำหนดมาตรฐานของสีขึ้นเพื่อใช้ในการวัดสี ต่าง ๆ วิชาเฉพาะที่ศึกษาเกี่ยวกับการวัดสีนี้เรียกว่า colormetry

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.10 รูปสามเหลี่ยมของแม่สีซึ่งแสดงสีต่าง ๆ ในกรอบสามเหลี่ยมที่ใช้ใน ระบบโทรทัศน์สี

2.10 การกำเนิดสัญญาณแม่สี R,G,B และสัญยาณ Y

วิธีการตรวจปริมาณสีของภาพทำได้ด้วยการแยกแสงออกโดยใช้ กระจกไดโครอิก (Dichroic mirror) กระจกนี้มีคุณสมบัติให้แสงที่เราต้องการผ่านได้ส่วนแสงที่ไม่ต้องการจะสะท้อนทิ้งไปด้วยกระจกนี้เราสามารถแยกแสงสีแดง สีเขียว และสีน้ำเงินออกมา แล้วจึงนำแม่สีที่แยกอกมานี้ไปแปลงเป็นสัญญาณไฟฟ้าด้วย หลอดถ่ายภาพ

เมื่อเทียบความสว่างเป็นขาวดำแล้วจะสว่างมากน้อยกว่ากันเท่าใด สมมติว่า เรามีหลอกไฟ 4 ดวงสี คือสี R,G,B และสีขาว กำลังเทียนเท่ากันทั้งสี่หลอดฉายไปบนฉากสีขาว แล้วเปรียบเทียบความสว่าง 100% จะพบว่าตาของมนุษย์เรารู้สึกว่า แสงสีแดงสว่าง 30% ของแสงสีขาว แสงสีเขียวสว่าง 59 % และแสงสีน้ำเงินสว่าง 11% ของแสงสีขาว ทำให้นำมาสร้างสัญญาณขาวดำจากสัญญาณแม่สี R,G,B ได้ ซึ่งจะถูกเรียกสัญญาณขาวดำว่า สัญญาณ Y หรือสัญญาณลูมิแนนซ์ (luminance) ซึ่งลูมิแนนซ์ หมายถึง สว่างในที่นี้สัญญาณลูมิแนนซ์ (Y) คือสัญญาณความสว่างของสีขาวดำนั่นเอง วิธีการสร้างสัญญาณ Y ก็คือนำสัญญาณ R,G,B มารวมกัน (ทางไฟฟ้า) ตามสัดส่วนที่ตารู้นึกสว่างเทียบกับแสงสีขาวดังสมการ

$$Y = 0.3R + 0.59G + 0.11B$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสูตรการผสมสัญญาณแม่สี R,G,B ให้เป็นสัญญาณขาวดำ (Y) จะมีความสว่างดังนี้

สำหรับสีขาว เกิดจากแม่สีคือ R =1 ,G=1,B = 1

แทนค่าในสมการจะได้ (Y) = 1 คือสีขาวสว่าง 100%

สำหรับสีแดง เกิดจากแม่สีคือ R = 1 ,G = 1 , B = 0

แทนค่าในสมการจะได้ สีแดงสว่าง 30%

สำหรับสีเขียว เกิดจากแม่สีคือ R = 0 , G = 1 , B = 0

แทนค่าในสมการจะได้ สีเขียวสว่าง 59%

สำหรับสีน้ำเงิน เกิดจาก R = 0 , G = 0 , B = 1

แทนค่าในสมการจะได้ สีน้ำเงินสว่าง 11%

เมื่อสวิตซ์ S2a ตั้งอยู่ในตำแหน่งที่ 6 ตัวของ IC9c ขา 5 จะได้รับแรงดันไฟเป็น high และขา 4 รับสัญญาณแบลงกิ้งเข้ามา IC9c จึงส่งผลนี้ไปยัง IC11 b ให้ไอซีดังกล่าวไปทำหน้าที่เคลียร์ข้อมูลให้กับ IC13b เอาต์พุตของ IC13c จะเป็น low ในขณะที่มีสัญญาณแบลงกิ้งเอาต์พุตจะเป็น high หลังจากสัญญาณนาฬิกาซึ่งเป็นสัญญาณอินพุตเป็น high สัญญาณคล็อกอินพุตที่เข้ามายัง IC13b มาจากเอาต์พุต Q1 ของ IC4 ซึ่งมีคาบเวลาเท่ากับ 6μS หลังจากการผ่านไปของฮอริซอนตอลแบลงกิ้งที่มาจาก IC13a ดังนั้นเอาต์พุต Q ของ IC13b จึงกลับมาเป็น high อีกครั้งนึ่ง หลังจากการปรีเซ็ตของ IC15

เอาต์พุต Q ของ IC13b มีภาวะเป็น high ทำให้ไปเอาแรงดันที่ขา 4 ของIC14 (ไอซีไทเมอร์เบอร์ 7555) ทำให้ไอซีไทเมอร์ดังกล่าวพ้นจากภาวะของการรีเซ็ต เข้าสู่ภาวะของการผลิตความถี่ โดยการผลิตความถี่นั้นจะอาศัยวงจร R และ C มีค่า 5.6 K,10K และ 220pF ต่อไว้ที่ขา 2 , ขา 6 และขา 7 ของ IC14 ให้ผลิตความถี่อยู่ที่ประมาณ 255kHz

ความถี่ที่ผลิตได้จาก IC14 จะส่งออกขา 3 ไปให้กับ IC9b เพื่อทำหน้าที่รับสัญญาณเข้าไปเป็นสัญญาณนาฬิกา ให้กับ IC15 เมื่อขา 10 ของ IC9b เป็น high จะทำให้ IC9d ส่งความ 255kHz ไปเป็นสัญญาณนาฬิกาให้กับ IC15 ได้แรงดันไฟที่เป็น high ที่ขา 10 ของ IC9d ได้มาจากการจ่ายไฟของไดโอดทั้ง 3 ตัวที่มาจากเอาต์พุตของ IC15 (ไดโอดดังกล่าวคือ D5,D6 และ D7)

IC15 เป็นวงจรนับที่นับความถี่แบบนับถอยหลัง จึงทำให้เกิดแถบสีเป็นแถบสีต่าง ๆ ตั้งแต่แถบสีขาวไปจนกระทั่งแถบสีดำการทำงานของ IC15 ซึ่งเป็นวงจรนับ สามารถเขียนรูปสัญญาณของการนับดังปรากฏอยู่ในรูปที่ 11

เมื่อพิจารณาในเรื่องของแถบสี ในกรณีของแถบสีขาว ดังในรูปที่ 8 จะได้มาจากแม่สีทั้ง 3 สีรวมกัน เมื่อ Q1 ก็คือเอาต์พุตที่จะส่งไปยัง IC16 เพื่อกำเนิดเป็นสีน้ำเงิน Q2 คือเอาต์พุตเพื่อส่งไป

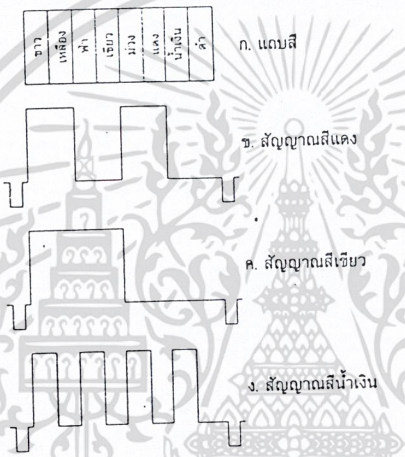
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ยัง IC16 สำหรับกำเนิดเป็นสีแดง และ Q3 คือเอาต์พุตของ IC15 ที่ส่งไปยัง IC16 เป็นสีเขียว แถบสีขาวจึงประกอบด้วยพัลซ์ของสัญญาณสีทั้ง 3 สี

ในขณะที่การกำเนิด สีเหลือง จะต้องใช้สัญญาณสีแดงผสมกับสัญญาณสีเขียว นั้นก็คือแถบสีเหลืองจะต้องใช้เอาต์พุตของ Q2 ผสมกับเอาต์พุต Q3

แถบสีฟ้า เป็นสีผสมระหว่างแถบสีน้ำเงินกับสีเขียวจึงใช้สัญญาณของ Q1 ผสมกับ Q3

แถบสีเขียว เป็นแม่สีของสีเขียวเพียงสีเดียวเอาต์พุตของแถบสีเขียวจึงเป็นเอาต์พุตของ Q3 เพียงอย่างเดียว



รูปที่ 2.11 โครงสร้างของสัญญาณคัลเลอร์บาร์ เมื่อสัญญาณคัลเลอร์บาร์ของแม่สี สีน้ำเงิน อยู่ในรูปของ Q1 สีแดงอยู่ในรูปของ Q2 และสีเขียวอยู่ในรูปของ Q3 จะทำให้ผลของการผสมสัญญาณสีออกมาได้ทั้งหมด 8 แถบสีตั้งแต่สีขาวไปจนกระทั่งสีดำ

แถบสีม่วง ได้มาจาการผสมระหว่างแถบสีแดงกีบแถบสีน้ำเงิน ได้จากเอาต์พุต Q1 ผสมกับเอาต์พต Q2

แถบสีแดง สีแดงเป็นสีของแม่สีเช่นกัน จึงใช้เอาต์พุต Q2 เพียงเอาต์พุตเดียว

แถบสีน้ำเงิน เนื่องจากสีน้ำเงินเป็นแม่สีอีกเช่นกันกับสีแดงและสีเขียว แถบสีน้ำเงินจึงใช้เอาต์พุตของ Q1 เพียงเอาต์พุตเดียว

แถบสีดำ สีดำคือสีที่ไม่มีการส่งสัญญาณใด ๆ เข้าไปผสมดังนั้น เอาต์พุตของ Q1,Q2 และ Q3 จะมีสภาวะเป็น low

แถบสีเดินทางไปถึงแถบสีดำ คาโถดของไดโอดทั้งหมดที่ต่อกับเอาต์พุต Q1,Q2 และ Q3 ของ IC15 จะไม่สามารถส่งแรงดันไฟกลับไป เพื่อสร้างเป็นสัญญาณนาฬิกาให้กับ IC15 ได้อีกต่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไป (เนื่องจาก IC9d ไม่สามารถจะส่งผ่านความถี่ 255kHz ได้อีกต่อไป) ความเป็นสีดำหรือความเป็นแบลงกิ้งจะเป็นไปอย่างต่อเนื่องจนกระทั่งหมดเวลาของแบลงกิ้ง อย่างไรก็ดี สัญญาณเห็นในรูปที่ 8 เป็นสัญญาณหน่วยไม่ว่าจะเป็นสัญญาณของสี ใด ๆ แต่ในทางปฏิบัติแล้วจะต้องทำการส่งสัญญาณทั้ง 3 สีนี้เข้าสู่วงจรแมตริกซ์ เพื่อเน้นระดับความสว่างของสัญญาณซึ่งได้กล่าวมาแล้วว่าสัญญาณของความสว่างนั้นจะต้องทำให้เกิดเป็นสัญญาณลูมิแนนซ์ โดยสัญญาณลูมิแนนซ์นี้ เราจะใช้อักษรแทนด้วยpอักษร Y โดยความสัมพันธ์ของลูมิแนนซ์กับแม่สีทั้ง 3 สี จะมีความสัมพันธ์อยู่ว่า

$$Y=0.3R+0.59G+0.11B$$

2.11 การเข้ารหัสสัญญาณสี

จากวงจรใช้ ไอซีสำเร็จรูปเบอร์ TEA2000 ดังรูปที่ 5 IC16 ไอซีตัวนี้ต้องการสัญญาณซิงค์เป็นสัญญาณซิงค์ลบ หรือสัญญาณซิงค์กลับเฟสเข้าทางขา 16 และสัญญาณแบลงกิ้งเข้าทางขา 17 โดยมีฐานความถี่ 8.86 MHz เป็นความถี่ที่เรียกว่า ซับแคร์เรียร์ ของสัญญาณสี และสัญญาณเบริสต์ โดยสัญญาณเบริสต์ ก็คือสัญญาณซิงค์ของสีนั้นเอง

ที่ขา 15 จะเป็นขาที่ผลิตความถี่สัญญาณแรมป์ (Ramp generator) ซึ่งเป็นสัญญาณตรงกันข้ามกับสัญญาณซิงค์ ขาดังกล่าวเป็นขาเพื่อกำเนิดสัญญาณซิงค์รวม ซึ่งต้องอาศัยค่าเวลาคงที่จากค่า R และค่า C ซึ่งต่อไว้กับขา 15 (R ค่า 36 KΩ และค่า C ค่า 330 pF)

ส่วนตัวต้านทานที่ต่อแบ่งแรงดันระหว่างขา 7 กับขา 8 ซึ่งมีค่า 1 กิโลโอห์ม และ 910 โอห์ม ทำหน้าที่เป็นตัวตั้งระดับแรงดันไฟ เพื่อการแคลป์สัญญาณลูมิแนนนซ์ที่ส่งออกมาทางขา 6 ของ IC16

เมื่อพิจาณาไปที่ขา 10ของไอซีจะมีคาปาซิเตอร์ 0.01μF อยู่ 1 ตัว ซึ่งคาปาซิเตอร์ตัวนี้เป็นคาปาซิเตอร์ที่จะบายพาสสัญญาณเบริสต์ หากต่อคาปาซิเตอร์ ดีงกล่าวกราวด์จะทำให้ได้ภาพออกมาเป็นแถบเกรย์สเกล

สัญญาณภาพรวมที่ได้จาก IC16 ซึ่งส่งออกทางขา 16 ของไอซีดังกล่าว จะถูกลดความแรงด้วยตัวต้านทานค่า 390Ω และค่า 470Ω ก่อนที่จะส่งสัญญาณดังกล่าวไปยังทรานซิสเตอร์ Q1 ซึ่งทำหน้าที่เป็นหน่วยบัฟเฟอร์ การที่ทรานซิสเตอร์ต้องทำเป็นหน่วยบัฟเฟอร์ก็เพราะวาสัญญาณจะต้องแยกออก เป็น2 ทางทางที่ 1 จะส่งออกไปยังจุดวิดีโอเอาต์พุต สำหรับเครื่องรับโทรทัศน์ที่ระบบอินพุตเป็นเอวี ส่วนเครื่องรับโทรทัศน์ที่มีระบบอินพุตเพียงสายอากาศเพียงอย่างเดียว เราจะส่งสัญญาณ ที่ได้จากทรานซิสเตอร์ Q1 ผ่านคาปาซิเตอร์คัปปลิ้งไปยังโมดูลอาร์เอฟ มอดูเลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โมดูล อาร์เอฟ มอดูเลเตอร์ หรืออาร์เอฟ คอนเวอร์เตอร์จะใช้เบอร์ 32E005 ซึ่งเป็นวงจรอาร์เอฟ มอดูเลเตอร์ ผ่านความถี่ UHF ส่งความถี่ช่อง 24-32 โดยมีขา 1 เป็นขารับสัญญาณภาพ ขา 2 เป็นขารับสัญญาณเสีย ขา 3 เป็นขาที่รับไฟเลี้ยง

มุมและเฟสของสัญญาณสี

สัญญาณภาพโทรทัศน์คือการแปรพลังงานแสงให้ออกมาในรูปของพลังงานไฟฟ้า เพราะการค้นพบของ ไอแซ็ก นิวตัน พิสูจน์ได้ว่าแสงที่เห็นเป็นแสงสีขาวในชั้นบรรยากาศนั้น เมื่อเอาแสงดังกล่าวนั้นมาหักเหจะเห็นแสงดังกล่าวนั้นประกอบด้วย แสงสีต่าง ๆ มากกมาย เขาให้ชื่อของแสงสีต่าง ๆ นั้นว่า สเป็กตรัมของแสง และมีคำอธิบายต่อไปว่าการที่เราสามารถเห็นสีของวัตถุนั้นเพราะแสงในบรรยากาศส่องกระทบวัตถุ วัตถุนั้นได้ดูดแสงสีอื่นเอาไว้ ส่วนแสงไหนที่วัตถุนั้นดูดไม่ได้ก็จะสะท้อนกลับมายังตาของคนเรา เช่น วัตถุไหนเรามองเห็นเป็นสีแดงนั้นก็หมายความว่าวัตถุนั้นดูดกลืนแสงสีอื่น ๆ เอาไว้ ยกเว้นแสงสีแดง ถ้าวัตถุไหนเป็นวัตถุที่สะท้อนแสงสีขาวได้ดีนั้นหมายความว่าวัตถุนั้นไม่สามารถดูดกลืนแสงสีต่าง ๆ ได้ วัตถุที่เป็นสีขาวถ้าเราสาดแสงสีแดงเข้าไปเราจะเห็นวัตถุนั้นเป็นสีแดง วัตถุสีขาวถ้ามีการสาด แสงสีเหลืองเข้าไปจะเห็นเป็นวัตถุสีเหลือง แสงสีเขียวเข้าไปเราก็จะเป็นเป็นวัตถุสีเขียว เพราะวัตถุสีขาวมีคุณสมบัติในการสะท้อนแสงทุกสีนั่นเอง ส่วนวัตถุที่เป็นสีดำเป็นเพราะวัตถุนั้นได้ดูดกลืนแสงทุกสีเอาไว้ ไม่อาจจะท้อนแสงมาให้เราสัมผัสได้ วัตถุนั้นจึงถูกมองเป็นสีดำ วัตถุสีดำจึงดูดกลืนแสงได้ มากที่สุด คนที่ใส่เสื้อผ้าสีดำถ้ายืนอยู่ท่ามกลางแสงแดดจะมีรู้สึกร้อนกว่าคนที่ใส่เสื้อผ้าสีอื่น

จากหลักการอันนี้เอง จึงเป็นที่มาของการศึกษาสเปกตรัมของแสง ทำให้เราสามารถที่จะแยกสีบางสีออกมาเป็นแม่สีเพื่อเป็นแม่สีของแสง โดยอาศัยผลการทดลองเอาแสงสีต่าง ๆ มาผสมกันเพื่อดูว่าสีใดบ้างที่จะก่อให้เกิดเป็นแสงสีขาว รวมไปถึงการศึกษาถึงอุณหภูมิของแสงว่าแสงสีต่าง ๆ มีอุณหภูมิทางแสงเท่าไหร่ โดยอุณหภูมิของแสงจะเป็นตัวบอกถึงความเป็นสีขาวมากหรือขาวน้อย แต่อย่างไรก็ดีปรพสาทสายตาของมนุษย์มีความรู้สึกคงตัวของแสงอยู่ในความรู้สึก หากให้อุณหภูมิแสงมากเกินกว่าที่เราเห็นแสงโดยธรรมชาติ ดังนั้นต้นแบบของสัญญาณภาพสี ในการมองเห็นจึงกำหนดอุณหภูมิแสงไม่สูงจนเกินไป จึงได้แม่สีออกมาเป็นสี 3 สี คือสีแดง สีเขียว และสีน้ำเงิน แม่สีทั้ง 3 สีนี้หากมีการผสมด้วยอัตราส่วนที่ถูกต้องจะได้ออกมาเป็นแสงสีขาว

ในวิชาการทางด้านแสง และระบบแสงของโทรทัศน์จะกำหนดให้สัญญาณแสงสีขาวหมายถึงสัญญาณความสว่าง หรือลูมิแนนซ์ (LUMINANCE) แทนด้วยอักษร Y ได้มาจากปริมาณของแสงสีแดง 0.3 หน่วย ปริมาณของแสงสีเขียว 0.59 หน่วย และปริมาณของแสงสีน้ำเงิน 0.11 หน่วย เมื่อเขียนความสัมพันธ์ของสัญญาณสีขาว จึงได้ออกมาเป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Y=0.3R+0.59G+0.11B

โดย Y คือสัญญาณแสงสีขาว

R คือ แม่สีสีแดง

G คือ แม่สีสีเขียว

B คือแม่สีสีน้ำเงิน

มิใช่ว่าความคิดเพียงเท่านี้ จะทำให้สีออกมาเป็นสีที่บริสุทธิ์ สามารถที่จะควบคุมความเป็นสี (HUE) สามารถคุมปริมาณของอุณหภูมิแสง (องศา K) เอาไว้ได้ ยิ่งเป็นระบบของการส่งสัญญาณด้วยแล้ว การควบคุมความถี่สูง ยิ่งลำบากมาขึ้น ดังนั้นวิธีการ ที่จะควบคุมปริมาณของแม่สีทั้ง 3 สี ให้ปลายทางมีความเหมือนกับต้นทางนั้น ต้องใช้หลักการของความต่างสีมาช่วย หากมีปัญหาความผิดพลาดคลาดเคลื่อนเกิดขึ้น เครื่องที่เป็นเครื่องรับหรือผู้บริการเครื่องจะปรับแต่งเครื่องเพื่อให้สีกลับมาเป็นธรรมชาติ ในขั้นตอนสุดท้าย สัญญาณภาพสีที่ใช้ในเครื่องรับโทรทัศน์จึงไม่ใช่สีแสงโดยตรง แต่เป็นความต่างสีที่เรียกว่า R-Y , B-Y , G-Y เพียงแต่ในการสร้างสัญญาณเพื่อให้กับเครื่องรับนั้นสัญญาณ G-Y ไม่จำเป็นจะต้องสร้างขึ้นมา เพราะเครื่องรับสามารถสร้างได้เอง

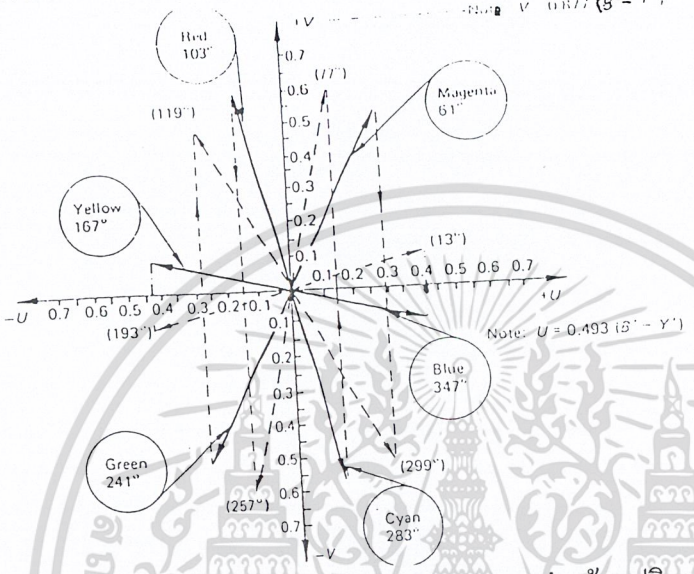
เมื่อสัญญาณสีเป็นสัญญาณความต่างสี R-Y และ B-Y การที่จะทำให้เครื่องรับแยกออกมาได้ว่านี่คือสัญญาณสีใดนั้นย่อมมีการผสมสัญญาณโดยวิธีการผสม ได้เลือกเอาวิธีการผสมในแบบ เอเอ็ม ดับเบิ้ลไซด์แบนด์ ผสมให้กับสัญญาณ R-Y และสัญญาณ B-Y โดยใช้เฟส แคร์เรียร์ (Carrier) ของR-Y นำหน้าแคร์เรียร์ของ B-Yอยู่ 90 องศา เพราะเป็นที่ทราบกันอยู่แล้วว่า ในกระบวนการผสมสัญญาณที่ผสมมาให้ออกมาใช้งานได้นั้น จะต้องสร้างแคร์เรียร์ของตัวเอง ให้ความถี่และมุมตรงกับสัญญาณที่รับเข้ามาจึงจะแยกได้

เมื่อความถี่ 2 ความถี่ มีความต่างเชิงมุมกันอยู่ 90 องศา เอาความถี่ 2 ตัวนี้มาผสมกัน กลายเป็นสัญญาณความต่างสี เรียกว่า โครมิแนซ์ (Chrominanace หรือ Chroma) ผสมกันแล้วพลังงานส่วนเกิด ทำให้สัญญาณสีเกิด โอเวอร์มอดูเลชั่น (Over modulation) ผลก็คือทำให้เกิดสัญญาณสีเกินปกติภาพสีที่เกิดขึ้นกับเครื่องรับโทรทัศน์จะกลายเป็นอาการ สีโย้ สีเลื้อย หรือมีความเบลอของสีผิดธรรมชาติไป จึงจำเป็นต้องมีการลดปริมาณของสัญญาณให้เข้าสู่ระดับปกติ หรือค่า ยูนิตี้ สัญญาณ R-Y จึงถูกลดปริมาณลงมาเหลือเพียง 0.877 หน่วย เรียกสัญญาณดังกล่าวนี้ว่าสัญญาณ V ส่วนสัญญาณ B-Y จะถูกลดปริมาณลงมาเหลือเพียง 0.493 หน่วย เรียกสัญญาณดังกล่าวนี้ว่าสัญญาณ U เมื่อสัญญาณดังกล่าวนี้ผสมกันแล้วย่อมจะทำให้เกิดสีสันต่าง ๆ มีความต่าง ในเรื่องของปริมาณและความต่างเชิงมุมของสีต่าง ๆ ดังปรากฏอยู่ในรูป 2.12

เวกเตอร์ที่ปรากฏอยู่ในรูปที่ 2.12 เป็นเว็กเตอร์ที่เราใช้ทดสอบกับสัญญาณแถบสีทั้งหมด 6 สีด้วยกัน เนื่องจากแม่สีมีทั้งหมด 3 สีเมื่อเอาแม่สีมาผสมกันแล้วจะเกิดสีขั้นที่ 2 ขึ้นมาเป็นสีผสมอีก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3 สี เมื่อเอาสีขั้นที่ 2 เรียงรวมกับแม่สีซึ่งเป็นสีขั้นที่ 1 จึงเกิดสีขึ้นทั้งหมด 6 สี และถ้าเอาแม่สีทั้ง 3 สีมาผสมกันจะได้สีขาว แถบสีขาวจึงเป็นแถบสีลำดับที่ 7 และหากไม่มีแม่สีใด ๆ ผสมกันเลย ย่อมจะได้เป็นสีดำเป็นแถบสีลำดับที่ 8 เมื่อจัดเรียงสีทั้ง 8 แถบสี ตามปริมาณของความสว่าง จึงได้แถบสีเรียงจาก สีขาว สีเหลือง สีฟ้า สีเขียว สีม่วง สีแดง สีน้ำเงิน และสีดำ โดยสีขาวและสีดำเป็น



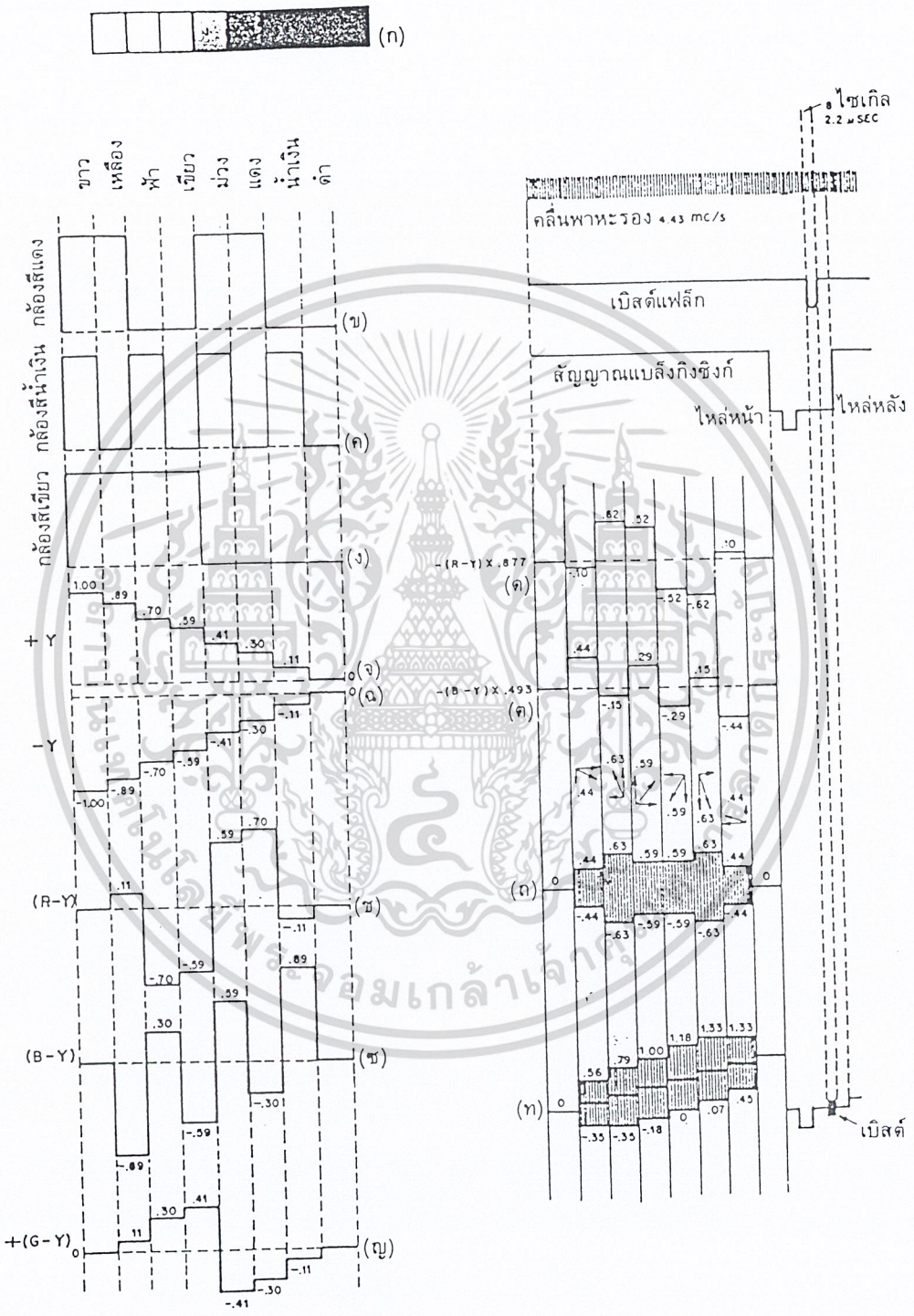
รูปที่ 2.12 แสดงเวกเตอร์ที่มีความต่างเชิงมุม และความต่างด้านปริมาณที่เกิดขึ้น เนื่องจากสัญญาณ U และ V เวกเตอร์นี้เกิดจากการใช้สัญญาแถบสี (Colour bar) ในแบบมาตรฐาน

ปริมาณของสัญญาณลูมิแนนซ์จะไม่สามารถแสดงออกมาในเวิ็กเตอร์ของสีที่ประกอบด้วยสัญญาณ U และ V ได้เวกเตอร์ในรูปที่2.12

2.12 การสร้างสัญญาณแถบสี

แถบสีซึ่งมีทั้งหมด 8 แถบสี เริ่มตั้งแต่สีขาวไปจนกระทั่งถึงสีดำ ใช้หลักการเรียงแถบสีโดยอาศัยความสว่างของแถบสีเป็นประเด็นหลัก สีทุกสีที่ปรากฏจะต้องมีการเรียงลำดับกันอย่างแน่นอน แต่ถ้าสีหนึ่งสีใดสลับที่ นั่นก็หมายความว่าขณะนี้ มุมและเวิ็กเตอร์ของสีผิดปกติ จำเป็นจะต้องปรับแต่งเฟสของสี (APC) ในวงจรเครื่องรับเพื่อจะให้สีออกมาถูกต้อง ซึ่งเป็นรายละเอียดในการบริการเครื่องหากนำไปใช้ในงานบริการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.13 ตัวอย่างรูปคลื่นสัญญาณที่เกิดจากรูปภาพแท่งสี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หากอธิบายในรูปของแท่งสีที่ ที่เกิดจากกล้องจับภาพสี (colour bar pattern) 8 สี จากรูปแรงดันเอาต์พุตของหลอดสีแดงเหมือนรูป ข และแรงดันเอาต์พุตของหลอดสีน้ำเงิน รูป 2.13 ค.และแรงดันเอาพุตของหลอดสีเขียว รูปที่ 13. แตละหลอดจะให้แรงไฟออกมาประมาณ 1 โวลต์และส่งเข้าวงจรปรับแกมมาแล้วส่งต่อเข้าวงจร เมตริกซ์ (matrix) เพื่อจะรวมสัญญาณทั้งสามเข้าด้วยกัน ในวงจรนี้นอกจากจะรวมสัญญาณาณแล้วยังทำหน้าที่ลดสัดส่วนของสัญญาณแม่สีคือ สีเขียว เหลือ0.59G สีแดงเหลือ 0.3R สีน้ำเงินเหลือ 0.11B ทั้งนี้เพื่อจะให้สอดคล้องกับความรู้สึกของตามนุษย์ สัญญาณรวม (0.59G+0.3R+0.11B) ก็คือสัญญาณ Y นั่นเอง เมื่อได้สัญญาณ Y แล้วส่งเข้าวงจรแบนด์พาสฟิลเตอร์ (Band pass filter) 0-5 เมกะเฮิร์ต เพื่อจะจำกัดย่านส่งของสัญญาณ Y ในช่วง 5 เมกะเฮิร์ตคือสัญญาณ +Y จะเห็นได้ว่าสีน้ำเงินมีระดับเพียง 11 เปอร์เซ็นต์ หรือ 0.11 สีแดง 30เปอร์เซนต์หรือ 0.3 และสีเขียวเพียง 59เปอร์เซนต์หรือ 0.59 ส่วนสัญญาณอื่น เช่น สีม่วง ซึ่งเกิดจากสีน้ำเงินผสมกับสีแดง คือ 0.30+.011 = 41 เปอร์เซนต์หรือ 0.41 หรือสีอื่นที่เกิดขึ้นจากแม่สีอื่นผสมกันก็จะได้สัดส่วนต่าง ๆ ตามที่แสดงตัวเลขตามรูป และเมื่อเรากลับรูป +Y เป็น –Y จะได้ตัวเลขเป็นค่าลบตามรูปที่ 13 ฉ. สัญญาณ –Y นี้จะถูกส่งไปรวมกับสัญญาณ R และ B เข้าไปรวมกับเพื่อจะให้เป็นสัญญาณ (R-Y) และ (B-Y) ก่อนที่จะส่งสัญญาณ R และ B ไปรวมกับ –Y สัญญาณทั้งสองจะต้องผ่านวงจรแบนด์พาสฟิลเตอร์เสียก่อนเพื่อจะจำกัดความถี่ให้อยู่ในย่าน 0-1.2 เมกะเฮิรตซ์ สัญญาณของ (R-Y) จะต้องถูกลดลงอีกเป็นสัดส่วน 0.877 เท่า และสัญญา (B-Y) จะถูกลดสัดส่วนลง 0.493 เท่า แสดงตามรูปที่ 13 ต.สัญญาณที่ถูกลดส่วนทั้งสองป้อนเข้าสู่วงจรบาลานซ์มอดูเลเตอร์เอาต์พุตของสัญญาณ (R-Y) และ (B-Y) และที่มอดูเลตอ้วยพาหะรองและกำจัดพาหะรองออกไปแล้ว สัญญาณทั้ง 2 จะถูกรวมกันอีกครั้งตามรูปที่ 2.13 ถ. แต่การรวมสัญญาณจะเป็นการรวมแบบที่ต่างเฟสกันอยู่ 90 องศา

ในส่วนของการสร้างสัญญาณแพทเทิร์น หรือสัญญาณตัวอย่างแถบสีจะสร้างหลักการอย่างไร รูปที่ 2.13 จะใช้ในการอธิบาย ในการที่จะออกแบบแพทเทิร์น เจนเนอเรเตอร์ แสดงแถบสีทั้งหมด 8 แถบสีเริ่มตั้งแต่สีขาวไป กระทั่งถึงสีดำ โดยสีทั้ง 8 นี้ เรียงตามปริมาณความสว่างของแสงสีไล่ลดหลั่นกันไป ถ้าพิจารณาเป็นขั้นบันไดเหมือนกับการทำงานของโทรทัศน์แบบขาว ดำ แต่หากพิจารณาในแง่ของสัญญาณสีแล้ว เราสามารถพิจารณาได้ดังต่อไปนี้ ก.เมื่อแยกออกมาทั้ง 3 สีคือ แดง เขียว และน้ำเงิน ปริมาณของสีเขียวจะมีปริมาณ ความสว่าง 0.59 หน่วยปริมาณของสีแดงจะมีความสว่าง 0.3 หน่วย และปริมาณของสีน้ำเงินมีความสว่าง 0.11 หน่วย ดังนั้น เมื่อมองแถบสีจึงพบว่าหากคิดจากความสว่างแล้ว แถบสีเขียวจะอยู่ก่อนแถบสีแดง และแถบสีแดงจะอยู่ก่อนแถบสีน้ำเงิน แม่สีทั้ง 3 สี ที่กล่าวมานี้เป็นสีขั้นที่ 1 หรือ(Praimary colour) เมื่อเอาแม่สีมาผสมกันให้กลายเป็นสีขั้นที่ 2 หรือ (secondary colour) ย่อมทำให้ความสว่างของแสงสีสว่างกว่าเดิม เช่นเอาสีเขียว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผสมกับสีแดง จะทำให้ได้สีเหลือง สีที่ได้จะมีปริมาณความสว่างกว่าสีเขียวและสว่างกว่าสีแดง เมื่อปริมาณของสีเขียวเท่ากับ 0.59 หน่วย และปริมาณของสีแดงเท่ากับ 0.3 หน่วย ความสว่างของสีเหลืองจึงอยู่ที่ 0.89 หน่วย ถือว่ามีความสว่างเต็มที่ หรือปริมาณเท่ากับ 1.0 ในขณะที่มีการผสมสีเขียวเข้ากับสีน้ำเงินจะได้สีฟ้า ความสว่างของสีฟ้าจะต้องสว่างกว่าแสงสีเขียว และแสงสีน้ำเงิน เมื่อความสว่างของสีน้ำเงินเท่ากับ 0.11 หน่วย ความสว่างของสีเขียวเท่ากับ 0.59 หน่วย ความสว่างของสีฟ้า จึงอยู่ที่ระดับ 0.7 หน่วย แถบสีฟ้าจึงมีความสว่างเป็นอันดับ 3 ถ้าคิดจากสีขาวและเหลืองและเมื่อพิจารณาถึงแถบที่ 4 ของสัญญาณซึ่งได้แก่แถบสีเขียว มีความสว่างเท่ากับ 0.59 หน่วย สีเขียวในแถบสีของโทรทัศน์ซึ่งเป็นแถบสีตัวอย่างในแพทเทิร์น จึงเป็นสีแถบที่4 และสุดท้ายหากนำเอาสีแดงผสมกับสีน้ำเงิน เมื่อสีแดงมีปริมาณ 0.3 หน่วย และสีน้ำเงินมีปริมาณ 0.11 หน่วย ความสว่างของสีม่วงจึงอยู่ที่ 0.41 หน่วย สีม่วงจึงเป็นแถบที่ 5 ในขณะที่สีน้ำเงินมีความสว่างน้อยที่สุดหรือเป็นสีทึบ มีปริมาณความสว่างเพียง 0.11 หน่วย เป็นแถบสีที่ 7 และสีดำหมายถึงสีที่ไม่มีแม่สีทั้ง3 สี จึงออกมาเป็นสีดำ ซึ่งเป็นแถบสีแถบที่ 8 อันเป็นแถบสุดท้ายของ แพทเทิร์น สัญญาณสี

รูปที่ 2.14 รูปแบบของสัญญาณแม่สีทั้ง 3 สีเมื่อจะผลิตเป็นสัญญาณแบบคัลเลอร์

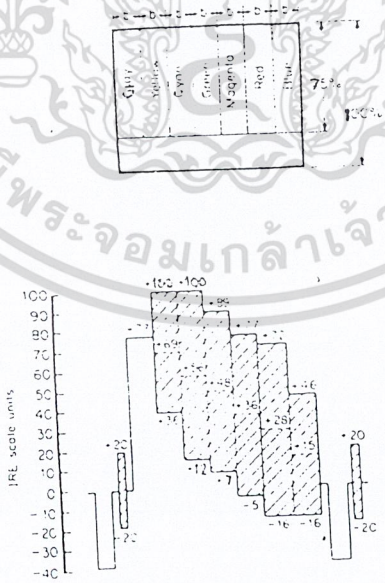
เมื่อพิจารณาเฉพาะส่วนของสัญญาณสีแดงจะต้องสร้างสัญญาณสีแดงให้เหมือนกับ รูปที่ 2.14 ข.โดยรูปดังกล่าวถือว่าสัญญาณภาพที่จะได้ถูกต้องและคำนึงถึงว่า สัญญาณภาพที่ถูกต้องจะต้องตั้งอยู่บนระดับดำ และมีสัญญาณซิงค์โครไนซ์เพื่อบังคับให้เครื่องรับทำงานต่อเฟรมภาพได้อย่างถูกต้อง โดยสัญญาณซิงค์ดังกล่าวจะใส่ไว้ทุกครั้งที่หมดเส้นภาพ โดยโครงสร้างของสัญญาณที่จะผลิตเป็นสัญญาณสีแดง ในแถบสีจะต้องมีพัลซ์ที่มีภาวะเป็น high เกิดขึ้น ในแถบของสีขาว สี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เหลือง สีม่วง และสีแดง เพราะแถบดังที่ได้กล่าวนี้เป็นแถบสีที่มีส่วนผสมของสีแดงนั้นเอง ในขณะที่แถบสีฟ้า สีเขียว สีน้ำเงิน และสีดำ จะไม่มีส่วนผสมของสัญญาณสีแดง ดังนั้นเมื่อพิจารณาสัญญาณสีแดง หากต้องสร้างสัญญาณสำหรับแพทเทิร์นเป็นแถบสี ใน 2 แถบสีแรก จะต้องสร้างให้มีปริมาณ 1 หน่วยในแถบสีที่ 3 และ 4 จะต้องให้มีปริมาณ 0 หน่วย ในแถบที่ 5 และ 6 จะต้องสร้างสัญญาณสีแดงให้มีปริมาณ 1.0 หน่วย และในส่วนของสีน้ำเงินและสีดำนั้น จะต้องสร้างให้มีปริมาณ 0 หน่วย

ในกรณีของการสร้างสัญญาณในรูปแบบแถบสี 8 แถบสี ไม่มีพื้นล่างเป็นแบล็คกราวด์ของสัญญาณแพทเทิร์น ซึ่งมาจากหลักวิธีการคิดที่ได้แสดงไว้ในรูปที่ 2.13 เมื่อพิจารณารูปสัญญาณจะเป็นไปตามรูปที่ 2.14 ส่วนการออกแบบให้เป็นไปตามรูปที่ 2.13

การสร้างสัญญาณแพทเทิร์นสำหรับเครื่องรับโทรทัศน์จำเป็นจะต้องทำให้ภาพที่เกิดขึ้นนั้นไม่ให้เป็นภาพล้ม ไม่เป็นภาพเลื่อน ต้องสร้างให้เครื่องทั้ง 2 เครื่อง หมายถึงสร้างสัญญาณแพทเทิร์นกับเครื่องรับโทรทัศน์ ทำงานสอดคล้องกัน สัญญาณซิงค์เพื่อการบังคับการสแกนของเครื่องรับโทรทัศน์ให้ต่อเฟรมที่เกิดขึ้นนั้นเป็นภาพนิ่งคงที่ไม่ล้มและไม่เลื่อน จึงถูกบรรจุลงในสัญญาณภาพรวม พร้อมกันนั้นสัญญาณซิงค์ของระบบสี ซึ่งเป็นสัญญาณชี้นำเพื่อวงจรดีมอดูเลเตอร์ในเครื่องรับ ต้องส่งให้กับ



รูปที่ 2.15 สีที่แสดงที่จอภาพด้านบนและรูปร่างของสัญญาณสีเมื่อมารวมกันกับสัญญาณ ขาวดำ ซึ่งเรียกว่าสัญญาณภาพรวม ภาพด้านล่างแสดงให้เห็นถึงสัญญาณซิ้งค์ และสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เบิร์สต์ในเวลาเดียวกัน

เครื่องรับด้วยในเวลาเดียวกัน สัญญาณซิงค์ของภาคสีจะถูกนำไปผสมกับคลื่นพาห์หรือแคร์เรียร์แล้ว จะทำให้สัญญาณซิงค์ของสีหรือสัญญาณเบิรสต์ บรรจุเอาคลื่นแคร์เรียรีได้ 6-10 ลูก

แต่อย่างไรก็ดีในส่วนของการทำงานให้ระบบสีเป็นระบบ PAL จำเป็นที่จะต้องใช้วงจร PAL สวิตช์ เข้ามาสลับเฟสของสัญญาณ V ทำให้เฟสของสี R-Y เป็นสีปกติและเป็นสีกลับเฟส เรียกเฟสสีที่เป็นปกติว่า +V และเรียกสีที่กลับเฟสเป็นตรงกันข้ามว่า –V ในขณะที่ระบบ NTSC จะไม่มีสวิตช์ที่ใช้ในการกลับเฟสอันนี้ ทั้งนี้ทั้ง 2 วิธีก็มีวิธีการแก้ไขปัญหาของสีเรียกว่าฮิว (HUE) หรือแก้ปัญหา ทินต์ (TINT) ดังนั้นปัญหาอย่างหนึ่งของการออกแบบแพทเทิร์น เจนเนอเรเตอร์ ในระบบ PAL คือเรืองของ PAL สวิตช์ เพื่อที่บรรจุ PALสวิตช์เข้าไปในวงจรแคร์เรียร์ 90 องศา ของ R-Y

2.13 อินเตอร์เลซด์สะแกนนิ่ง การสะแกนนี้เป็นการสะแกนแบบสอดแทรกคือ ภาพ 1 ภาพ เรียกว่า 1 เฟรม มี 625 เส้น 1 เฟรมแบ่งออกเป็น 2 ฟิลด์ คือ ฟิลด์คี่ (Odd Field) และ ฟิลด์คู่ (Even Field) ฟิลด์คี่มี 312.5 เส้น และฟิลด์คู่มี312.5 เส้น ดังนั้น 1 เฟรมจึงมี 2 ฟิลด์ การสะแกนวิธีนี้เป็นการสะแกนที่ดีกว่าแบบ โปรเกรสซีพมาก เพราะสามารถเพิ่ม

รูปที่ 2.16 การสะแกนแบบอินเตอร์เลซด์สะแกนนิ่ง

จำนวนภาพต่อวินาทีได้โดยใช้แบนด์วิดท์เท่าเดิม หลักการสะแกนดังแสดงในรูปที่ 4. การสะแกนแบบนี้จะเริ่มสะแกนเส้นคี่ก่อนคือ $1 \rightarrow 1'$, $3 \rightarrow 3'$, $5 \rightarrow 5'$..... แล้วาเริ่มสะแกนเส้นคู่ $2 \rightarrow 2'$, $4 \rightarrow 4'$, $6 \rightarrow 6'$ ..... การสะแกนเส้นคี่แล้วมาสะแกนเส้นคู่แล้วกลับมาสะแกนเส้นคี่อีกเรื่อย ๆ ไป การสะแกนก็มีหลักการเช่นเดียวกับการสะแกนแบบ โปรเกรสซีพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สะแกนนิ่ง นั่นเอง แต่เราสะแกนสองครั้ง ตำมาซ้อนเป็นภาพ ๆ เดียว ในระบบอินเตอร์เลซด์ สะแกนนิ่ง จำนวนเส้นสะแกนต้องเป็นเลขคี่เสมอ เพราะว่า การสะแกนแบบอินเตอร์ กระทำได้จา การสะแกนทางแนวนอน และแนวตั้งอัตโนมัติ การสะแกนแนวตั้งที่เป็นเลขคี่ จะสิ้นสุดลงกึ่งกลาง ของเส้นสะแกนแนวนอน ส่วนการสะแกนแนวตั้งที่เป็นเลขคู่ จะสิ้นสุดลงที่เส้นสุดท้ายของเส้นสะแกนแนวนอนดังรูปที่ 5. จะเห็นความสัมพันธ์ ระหว่างการสะแกนแนวนอนและแนวตั้งที่กระทำไปพร้อมกัน ในรูปนี้ สมมติว่า เวลาในการสะบัดกลับเป็นศูนย์แต่ในความจริงจะมีเวลาในช่วงสะบัดกลับ

ถ้าจำนวนเส้นในการสะแกนเป็นเลขคู่แล้วในทางปฏิบัติแล้วจะทำไม่ได้ เพราะว่ารูปร่างของรูปคลื่นแบบฟันเลื่อยทางแนวตั้งและแนวนอนจะต้องต่างกัน และแยกกันทำงานการ

รูปที่ 2.17 รูปคลื่นฟันเลื่อยของการสะแกนแบบอินเตอร์เลซด์

เมื่อเปรียบเทียบข้อดีข้อเสียของของระบบอินเตอร์เลซด์ กับ โปรเกรสซีพพอสรุปได้ดังนี้

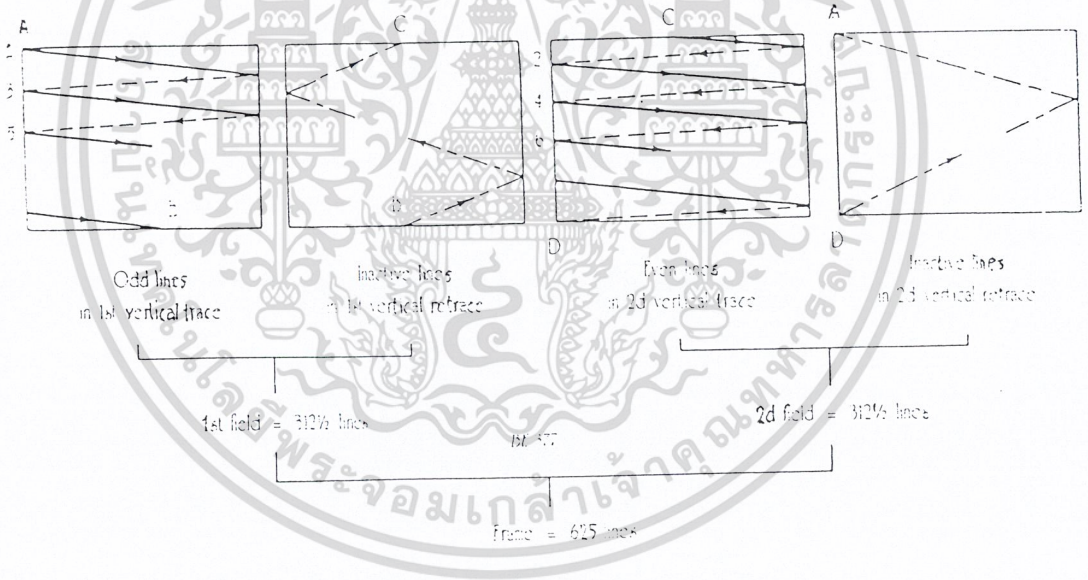
- ข้อดี กรณีของจำนวนเส้นสะแกนและจำนวนภาพต่อวินาทีเท่ากัน ระบบอินเตอร์เลซด์จะให้การกระพริบน้อยกว่า
- ข้อเสีย การที่จะทำให้เกิด อินเตอร์เลซด์ ยากมักจะเกิด ไลด์แพริ่ง (line pairing) ซึ่งทำให้ความชัดเจนลดลงไป และการสร้างซิ้งค์ ลำบากยุ่งยากมากกว่า

คำว่าไลน์ แพริ่ง หมายถึง เส้นมักทับกันทำให้เส้นในการสะแกนลดลงฉะนั้นรายละเอียดและความชัดเจนจึงลดลงด้วย

จากการสะแกนจะมีช่วงเวลาของการสะบัดกลับ " รีเทรซ " เวลาของการรีเทรซ (Retrace Time) ทั้งการรีเทรซทางเวอร์ติคอลและฮอริซอนตอลเป็นเวลาสั้น ๆ ถึงอย่างไรก็ตามเราไม่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ต้องการให้เส้นที่เป็นช่วงของการสะบัดกลับขึ้นมารบกวนการทำให้เกิดสัญญาณภาพ ในส่วนนี้จึงต้องทำการลบเส้นสะบัดกลับ จากเวลาในการสะแกนในหนึ่งภาพใช้เวลาทั้งหมด 64 μs จาก1 / 15625 = 64 μs และการกวาดลำแสงหรือการสะแกนทางแนวนอน(Horizontal) เวลาของการรีเทรซจะได้ประมาณ 10 – 18 เปอร์เซนต์ของเวลาทั้งหมด ดังนั้นจะใช้เวลาในรีเทรซหรือการสะบัดกลับทั้งหมด 6.4 μs – 11.52 μs ขึ้นอยู่กับว่าจะกำหนดให้มีการสะบัดกลับเท่าใดส่วนใหญ่จะใช้ประมาณ 18 % คือใช้เวลาในการสะบัดกลับ ≈ 12 μs และใช้เวลาในการสะแกน 82 % เท่ากับ 64 μs – 11.52 μs ≈ 52 μs ส่วนทางด้านความถี่หักเหทางแนวตั้ง (Vertical) เราใช้เวลาในการรีเทรซหรือการสะบัดกลับประมาณ 5 – 8 เปอร์เซ็นต์ จากเวลาในการสะแกนทางแนวตั้งเท่ากับ 1 / 50 = 20 mS ดังนั้นเวลาในการรีเทรซจึงเท่ากับ 1000 μs – 1600 μs นั่นหมายความว่าในช่วงเวลาของการรีเทรซทางแนวตั้งกินเวลานานกว่าการสะแกนทางแนวนอนประมาณ 15.6 – 25 เส้นภาพ



รูปที่ 2.18 การสะแกนแบบสลับเส้นในระบบซีซีไออาร์

2.14 สัญญาณภาพรวม

1. สัญญาณเสียง (sound signal)
2. สัญญาณภาพขาวดำ หรือสัญญาณส่องสว่าง (luminance signal)
3. สัญญาณแบลงกิ้ง (blanking)
4. สัญญาณซิงโครไนซ์ (synchronizing)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. สัญญาณอีควอไลซิ่ง (epualizing signal)
6. สัญญาณโทรทัศน์ที่ให้ภาพสี (chrominance signal)
7. สัญญาณซิ้งค์ของภาพสี (color sync signal)

2.14.1สัญญาณขาวดำ (Y:Luminance)

เป็นสัญญาณระดับขาวดำ หรือสัญญาณโมโนโครม สัญญาณภาพสีขาวคือภาพที่มีความสว่างมากที่สุด และภาพที่เป็นสีดำคือภาพที่ไม่มีความสว่างเลย ซึ่งแสดงได้จากระดับเกรย์สเกล ระดับของเกรย์สเกล ในกรณีที่ระดับสัญญาณภาพเป็นสัญญาณขาวเข้ามานั่นหมายความว่าระดับความแรงของสัญญาณภาพมากที่สุดจึงให้ความสว่างที่หน้าจอมากที่สุด และเมื่อระดับสัญญาณสีขาวลดลงเป็นสี เทา และดำ นั้น ระดับสัญญาณจะลดลงมาเรื่อย ๆ นั่นหมายความว่าเมื่อสัญญาณมีความแรงน้อยลงความส่องสว่างน้อยลงตามไปด้วย สัญญาณนี้จะเป็นสัญญาณในช่วงที่ไม่มีสัญญาณสี ซึ่งโทรทัศน์ทั้งระบบสีและแบบขาวดำจะต้องแสดงออกเป็นสัญญาณภาพขาวดำเช่นกัน

รูปที่ 2.19 สัญญาณขาวดำ

2.14.2 ค่ามาตรฐานของไลน์ซิ้งค์และไลน์แบล้งกิ้ง

ขนาดและเวลาของสัญญาณภาพระหว่างการสะแกนทางแนวนอน 1 เส้น (H) ซึ่งมีค่าเท่ากับ 64 μS ดังแสดงในรูปที่ 9 ไลด์พีเรียด นี้เป็นระยะเวลาที่ใช้ในการสะแกนเสร็จสมบูรณ์ใน 1 เส้น ความถี่ทางแนวนอนเท่ากับ 625 × 25 = 15625 เส้นใน 1 วินาทีทำให้หาค่าเวลาได้จาก

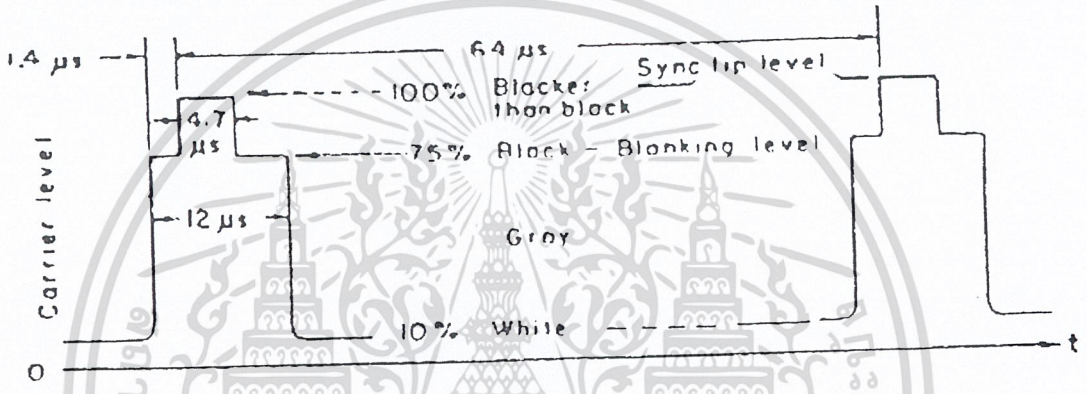
$$TH = 1 / fH$$

$$= 1 / 15625$$

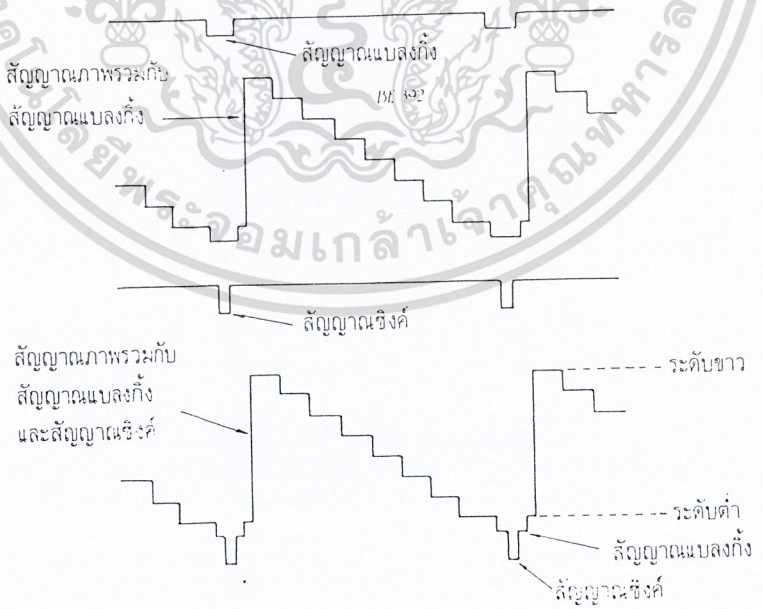
$$= 64\ \mu S$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไลน์แบล้งกิ้ง (line blangking :LB) ค่านี้จะเป็นช่วงเวลาที่จะใส่ซิ้งค์พัลซ์ระยะเวลานี้ อีเลคตรอนบีม จะสะบัดกลับ ช่วงนี้จะถูกรักษาไว้ที่ระดับดำ ซึ่ง LB = 0.18H ≈ 18% ≈ 12 μS ระยะเวลาของไลน์แบลงกิ้งค์จะแบ่งออกเป็น 3 ส่วน เพราะซิ้งค์จะใส่ไว้เกือบกึ่งกลางช่วงแบลงกิ้ง ไลน์ซิ้งค์พัลซ์เป็นพัลซ์เล็ก ๆ ที่มีความสำคัญมากจะถูกส่งจากด้านส่งไปยังด้านรับ เพื่อทำให้ การสะแกนทางแนวนอนของเครื่องรับถูกต้อง ความกว้างของ HS = 0.075H = 4.7 μS ผิดพลาดประมาณ 4.5 ถึง 4.9 ไมโครวินาที และมีไรส์ไทม์ (rise time) น้อยกว่า 0.25 μS

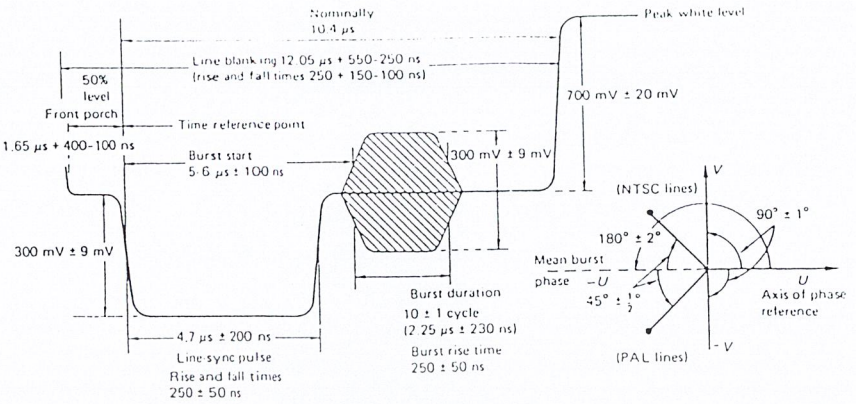


รูปที่ 2.20 ค่ามาตรฐานของซิ้งค์และแบลงกิ้งทางแนวนอน



รูปที่ 2.21 แสดงลักษณะภาพรวมเบื้องต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.22 สัญญาณและแอมปลิจูดของสัญญาณในระบบ 625 เส้น

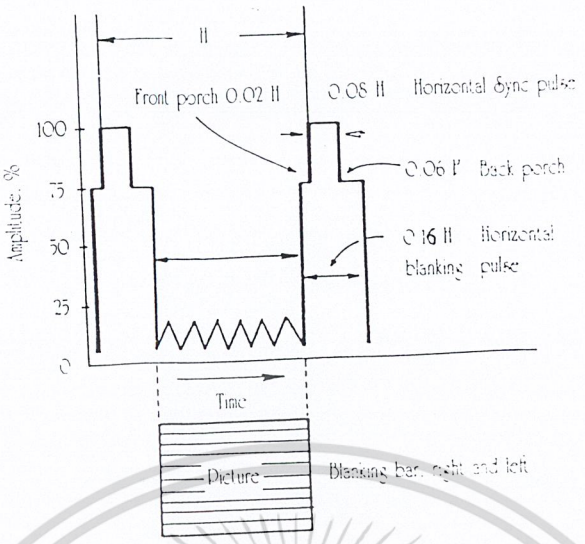
2.14.3 ฟร้อนพอร์ช (front porch)

จุดเริ่มต้นของช่วงนี้จะไม่เริ่มที่แบล้งกิ้ง แต่จะตามหลังจุดเริ่มต้นของแบล้งกิ้งประมาณ2 % -2.5% ของไลค์พีเรียด ซึ่งระยะนี้เรียกว่าระยะฟร้อนพอร์ช เพื่อให้เวลาของไลน์ซิ้งค์แต่ละตัวได้เริ่มต้นใหม่ที่ระดับดำที่คงที่ และหลีกเลี่ยงจากการสร้างไลน์ซิ้งค์ในเครื่องรับ การเปลี่ยนแปลงระดับขาวดำของภาพ เป็นการแยกซิ้งค์ออกจากอิทธิพลของช่วงท้าย ของสัญญาณภาพซึ่งจุด เมื่อสัญญาณขาวเกิดขึ้นที่ช่วงท้ายการสะแกนช่วงนี้จึงแทนสัญญาณขาวที่เกิดขึ้นให้เป็นสัญญาณดำทำให้การเริ่มต้นของไลน์ซิ้งค์พัลซ์ถูกต้องฟร้อนพอร์ช = 2.5 % H = 1.5 µS –1.6µs

2.14.4 แบคพอร์ช (back porch)

จะมีค่า 0.06H-0.09H ≈ 3.84 µS – 5.76µs ระดับของสัญญาณภาพโดยทั่วไปจะกำหนดให้ระดับการมอดูเลทของคลื่นพาห์ ยอดของซิ้งค์ จะให้การมอดูเลท 100 % เพราะการมอดูเลทซิ้งค์เป็นลบ เมื่อมีระดับขาวซึ่งระดับสัญญาณจะลดลงไปทางลบ แต่ช่วงแบล้งกิ้งรักษาระดับไว้ที่ 75 % และยอดขาวจะรักษาไว้ที่ระดับ 10 %

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.23 รายละเอียดของฮอริซอนตอล แบลงกิ้ง และซิ้งค์พัลซ์

ระยะบ่าหน้า Hor Blanking (Front Porch) = 0.02H =0.02 × 64 = 1.28 μS

ระยะบ่าหลัง Hor Blanking (Back Porch) = 0.06H = 0.06 × 64 = 3.84 μS

ระยะ Hor Sync = 0.08H = 0.08 × 64 = 5.08 μS

2.14.5 สัญญาณอีควอไลซิ่ง

เป็นสัญญาณบังคับรูปร่างของสัญญาณซิงโครไนซ์ทางแนวตั้ง เพื่อให้สามารถคงรูปถูกต้อง แล้วช่วยให้การสะแกนแบบสลับเส้นเป็นไปได้ถูกต้องด้วย สามารถให้การสะแกนเส้นคี่และเส้นคู่ในตำแหน่งที่ถูกต้องได้ และยังส่งผลให้สัญญาณซิ้งโครไนซ์ทางแนวนอนไม่ขาดหายไปในระหว่างการส่งสัญญาณทางแนวตั้งด้วย สัญญาณตัวนี้จะมีขนาดของพัลซ์รวมเท่ากับเวอร์ติคอล ซิงโคไนซ์พัลซ์สัญญาณส่วนนี้จะถูกแบ่งออกเป็น 5 พัลซ์

2.14.6 สัญญาณโครมิแนนซ์

ในภาคนี้จะมีการผลิตสัญญาณพาหะรองขึ้นเพื่อใช้ในการดีมอดูเลต เฟสและความถี่ของสัญญาณพาหะรองจะต้องเข้าจังหวะกับเครื่องส่ง การเข้าจังหวะหรือการซิงค์ของสัญญาณพาหะรองนี้ถูกควบคุมให้ถูกต้องโดยวงจรออสซิลเลเตอร์พาหะรองหรือซับออส (sub osc) กับสัญญาณเบิสต์ สัญญาณเบิสตหรือซิงค์สีถูกแยกโดยคอมโพสิตสีโดยการเกตโดยจะมีสัญญาณฟลายแบ็กพัลส์จะเป็นตัวความคุมการเกต

ในกรณีที่ไม่มีเบิสต์ภาพที่ประกฏบนจอจะกลายเป็น ขาวดำ มิฉะนั้นจะเห็นนอยส์ หรือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สโนว์หรือสโนว์ของสีบนจอดูไม่สบายตา วงจรเปิดปิดภาพสีนี้เราเรียกว่า "วงจรกำจัดสี (colour killer)" เมื่อวงจรกำจัดสีทำงาน (ไม่มีเบิสต์) ภาพจะถูกตัดสีออกกลายเป็นขาวดำ

2.14.7 มาตรฐาน CCIR 625 เส้น สัญญาณคอมโพซิส วีดีโอซิกแนล

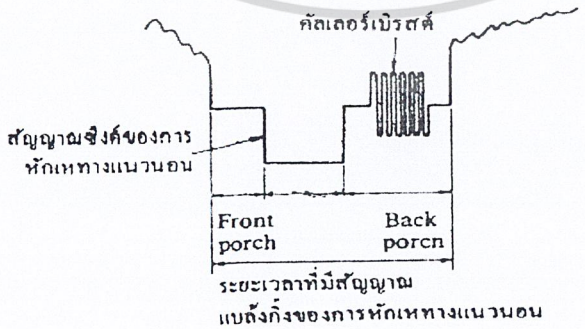
ในแต่ละฟิลด์ จะมี Hor Sync + Hor blank + video Signal จะมีถึง 312.5 H เมื่อสิ้นสุดฟิลด์คี่ จะพบสัญญาณดังต่อไปนี้

1. Epualizing Pulse 5 ลูก = 2.5H =2.5 × 64 =160 μS
2. Vert Sync Pulse 5 ลูก = 2.5H = 2.5 × 64= 160 μS
3. Epualizing Pulse 5 ลูก = 2.5H =2.5 × 64= 160 μS
4. Hor Sync Pulse ประมาณ =17.5H = 17.5 × 64 = 1.12 mS

ระยะเวลานี้อยู่ในระยะเวลา Vert Blank ประมาณ 25H เมื่อพ้นระยะ Vert Blank แล้วจะพบกับสัญญาณ Filed คู่ต่อไป (อีก312.5H)

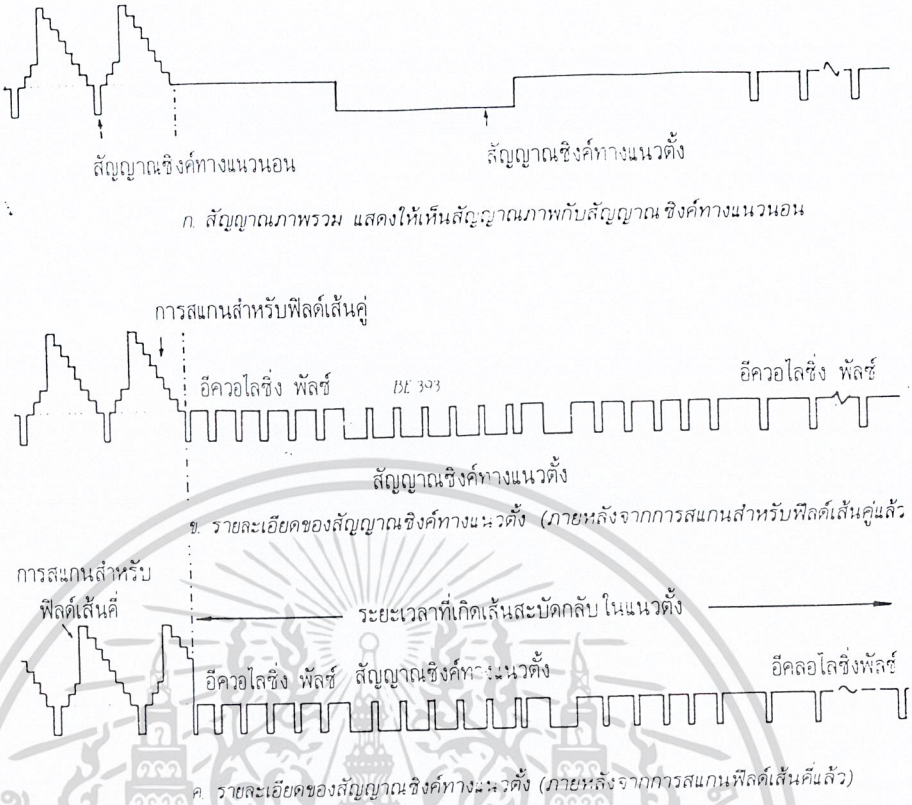
2.14.8 สัญญาณซิงค์ของภาพสี

เครื่องรับโทรทัศน์จำเป็นต้องส่งสัญญาณซิงค์ของภาพสี (color sync signal) ไปให้เครื่องรับโทรทัศน์สีโดยส่งไปในส่วนของ back porch ของซิงค์พัลซ์ทางแนวนอน ซึ่งสัญญาณซิ้งค์ของภาพนี้เรียกว่า คัลเลอร์เบิร์สต์ (color burst)สัญญาณซิงค์ของภาพสีนี้ จะทำให้วงจรผลิตคัลเลอร์ซับแคริเออร์ที่ความถี่ 4.43 MHz ในเครื่องรับโทรทัศน์ทำงานได้ถูกต้อง



รูปที่ 2.24 ตำแหน่งของสัญญาณคัลเลอร์เบิร์ส

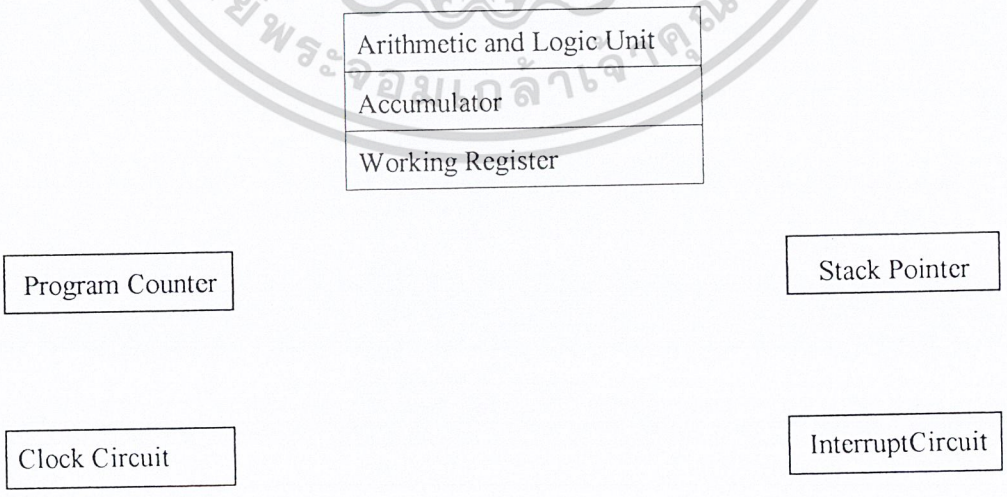
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.25 สัญญาณภาพรวมที่มีรายละเอียดทุกอย่าง

2.15 ไมโครคอนโทรลเลอร์

ไมโครโปรเซลเซอร์ที่มีขนาดเล็กกินไฟน้อย (สมัยก่อนโปรเซลเซอร์ทำด้วยหลอดสูญญากาศขนาดใหญ่มาก) โครงสร้างของไมโครคอนโทรลเลอร์ดังรูป



รูปที่ 2.26 แสดงถึงบล็อคไดอะแกรมของไมโครโปรเซลเซอร์

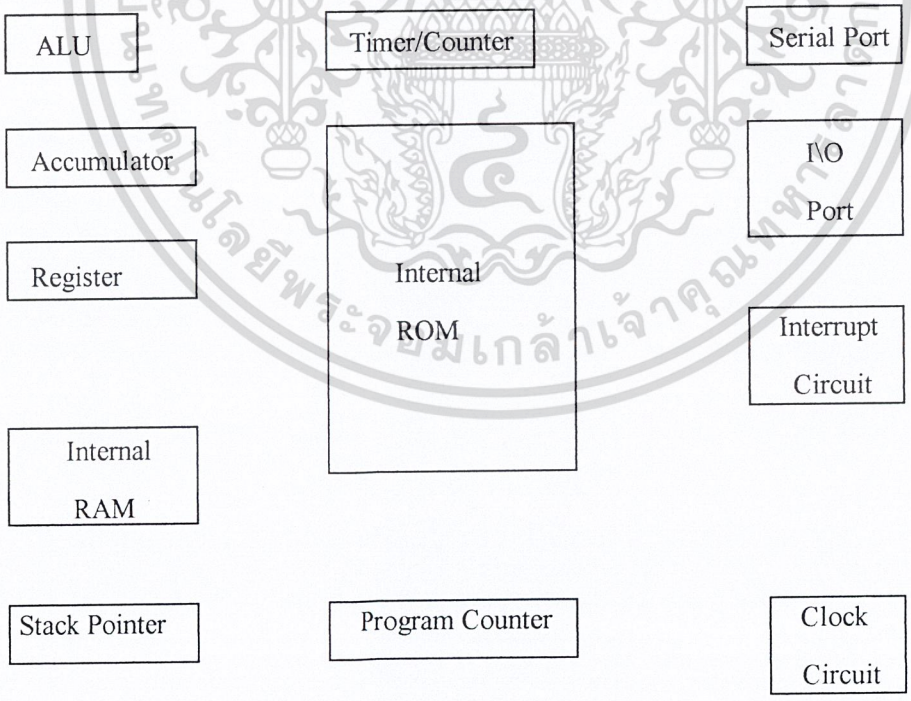
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปแสดงถึงบล็อคไดอะแกรมของไมโครโปรเซสเซอร์ซึ่งประกอบด้วย

- Arithemetic and Logic Unit (ALU)
- Program Counter (PC)
- Stack Pointer (SP)
- Working Registers
- Clock Timing Circuit
- Interrupt Circuit

ซึ่งจะเห็นได้ว่าถ้านำไมโครโปรเซสเซอร์มาใช้งานต้องนำมาต่อกับหน่วยความจำไอโอพอร์ท Timer\Counter ซึ่งจะเห็นว่าจะทำให้บอร์ดมีขนาดใหญ่ขึ้น

ไมโครคอนโทรลเลอร์ก็คือไมโครโปรเซสเซอร์ที่รวมเอาส่วนของหน่วยความจำไอโอพอร์ท Timer\Counter มาบรรจุไว้ในชิพเดี่ยวมีชื่อเรียกว่า ซิงเกิลชิพไมโครคอนโทรเลอร์ (Single Chip Microcontrollers) ซึ่งมีบลอ็กไดอะแกรมดังรูปที่ 2



รูปที่ 2.27 บล็อกไดอะแกรมของไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นว่า ไมโครคอนโทรลเลอร์จะประกอบด้วย

- ALU
- แอคคิวมูเลเตอร์ (ACC)
- รีจิสเตอร์
- แรมภายในชิพ (Internal RAM)
- สแตคพอยเตอร์ (SP)
- อินเทอนอลรอม (Internal ROM)
- โปรแกรมเคาน์เตอร์ (PC)
- ไอโอพอร์ท (I/O Port)
- วงจรอินเตอร์รัพต์ (Interrupt Circuit
- วงจรคล็อค (Clock Circuit)
- ไทม์เมอร์เคาน์เตอร์ (Timer/Counter)
- Serial Port

2.15.1 คำสั่งของแอสเซมเบลอร์ SXA-51

ORG กำหนดเอดแดรสเริ่มต้นของชุดคำสั่งในบรรทัดนั้น

END บอกจุดจบของโปรแกรม

DB กำหนดข้อมูลขนาด 8 บิต โดยเริ่มที่ตำแหน่งนี้

DW กำหนดข้อมูลขนาด 16 บิต โดยเริ่มที่ตำแหน่งนี้

DS จองพื้นที่หน่วยความจำ

EQU การกำหนดตัวแปรให้เท่ากับค่าใด ๆ

ค่าของตัวเลข

ค่าของตัวเลขใด ๆ ถ้าไม่ระบุจะถือว่าเป็นเลขฐานสิบ ดังนั้นเลขแต่ละตัวจะต้องเขียนอักษรกำกับเสมอ

ตัวอักษร	หมายถึง	ตัวอย่าง
B	เลขฐานสอง	00001111B
O หรือ Q	เลขฐานแปด	1234Q
D	เลขฐานสิบ	1234

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

H เลขฐานสิบหก 1234H

; Comment

การใช้งาน ORG,END

```
ORG 8000H          : เริ่มโปรแกรมที่แอดเดรส 8000H
MOV A,#11H         : นำค่า 11H ใส่ใสรีจีสเตอร์ A
END                : สิ้นสุดหรือจบโปรแกรม
```

การใช้งาน EQU

```
ORG 8000H
LED EQU 11H        : กำหนดชื่อ LED มีค่า 11H
MOV A,#LED         : หลังทำคำสั่งนี้ A จะมีค่า 11H
```

การใช้ $

```
ORG 8000H
MOV A,#11H         : ใส่ 11 เข้า A
SJMP $             : วนลูปอยู่บรรทัดนี้เรื่อย ๆ ไป
END
```

การวนลูปโดยกำหนดตำแหน่งแอดเดรสเป็นชื่อใด ๆ

```
ORG 8000H
MOV A,#11H         : โหลด 11H เข้า A
LOOP: SJMP LOOP    : วนอยู่บรรทัดนี้ตลอดไป
END
```

การใช้ DB (Define Bytes

```
ORG 8000H
MOV A,# 11H
DB 01H,02H,03H,04H
END
```

เมื่อผ่าน Assembler จะได้

```
PC              ORG 8000H
8000  7411       MOV A,# 11H
8002 01 02 03 04 DB  01H,02H,03H,04H
                 END
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การใช้ DW (Define Words)

```
ORG 8000H
MOV A,# 11H
DW 0123H
DW 0234H
DW 0345H
DW 0456H
END
```

เมื่อผ่าน Assembler จะได้

```
PC          ORG 8000H
8000 7411   MOV A,#11H
8002 0123   DW 0123H
8004 0234   DW 0234H
8006 0345   DW 0345H
8008 0456   DW 0456H
            END
```

2.15.2 โครงสร้างของ MCS-51

คุณสมบัติของไมโครคอนโทรลเลอร์ตระกูล MCS-51

- ต้องการแหล่งจ่ายไฟ +5V ชุดเดียว
- มีหน่วยความจำโปรแกรม (Program Memory) ขนาด 4 กิโลไบต์สำหรับเบอร์ 8051 และ 8031 สำหรับเบอร์ 8052 มีหน่วยความจำถึง 8 กิโลไบต์
- มีหน่วยความจำสำหรับเก็บข้อมูล (Data Memory) ขนาด 128 ไบต์ สำหรับเบอร์ 8052 ขึ้นไปมีถึง 256ไบต์
- หน่วยความจำสำหรับเก็บโปรแกรมและข้อมูลแยกจากกันอย่างละ 64 กิโลไบต์
- มีไทม์เมอร์ เคาน์เตอร์ ขนาด 16บิต 2ชุด (สำหรับ 8052 มี 3 ชุด) ทำงานได้ 4 โหมด
- รับอินเตอร์รัพท์ได้ 6 แหล่ง 5 เวคเตอร์ สำหรับเบอร์ 8052 ขึ้นไปมี 8แหล่ง 6 เวคเตอร์
- มีพอร์ทรับส่งข้อมูลอนุกรม (UART) 2 พอร์ทแบบ Full Duplex เลือกรูปได้ 4 โหมด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- มีคำสั่งในการทำ AND,OR หรือ Complement ได้ทั้งแบบ 8 บิตและ 1บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การสร้างและการคำนวณ

การสร้างเครื่องคัลเลอร์แพทเทิร์นเจนเนอร์เรเตอร์ มีสัญญาณพื้นฐานเพื่อให้ไมโครคอนโทรลเลอร์ทำการผลิต ก่อนที่จะส่งสัญญาณต่าง ๆ ไปให้ภาคมอดูเลเตอร์ทำการมอทสัญญาณ ซึ่งในการคำนวณสัญญาณต่าง ๆ ใช้รอบเวลาในการสะแกนในเท่ากับรอบเวลาในการสะแกนทางแนวนอน 1 รอบ คือ 64 μs โดยสัญญาณต่าง ๆ ที่จะให้ไมโครคอนโทรลเลอร์ทำการผลิตมีดังนี้

1.สัญญาณแบล็งกิ้ง (Line Blanking)
2.สัญญาณซิ้งค์ (Synchronize)
3.สัญญาณเบริสต์เกท (Burst)
4.สัญญาณ H/2
5.สัญญาณพัลซ์สีแดง
6.สัญญาณพัลซ์สีเขียว
7.สัญญาณพัลซ์สีน้ำเงิน

3.1 สัญญาณแบล็งกิ้ง (Line Blanking : LB)

ช่วงเวลานี้ต้องให้เครื่องรับโทรทัศน์รักษาระดับดำเอาไว้ หลังจากที่หลอดถ่ายภาพสะแกนไปแล้ว คือไม่ให้ผู้ที่รับชมเห็นภาพของช่วงเวลาการสะบัดกลับนี้โดยคาบเวลาของการสะบัดกลับนี้จะประมาณ 10% - 18% ของการสะแกนทางแนวนอน ระยะเวลาของไลน์แบลงกิ้งจะแบ่งออกเป็น 3 ส่วน เพราะซิ้งค์จะใส่ไว้เกือบกึ่งกลางช่วงแบลงกิ้ง ดังนั้นจะได้เวลาการสะบัดกลับคือ

จากการสะแกน 1เส้น (H) เท่ากับ

$625 \times 25 = 15625$ Hz

ดังนั้น $TH = 1/fH$

$= 1/15625\text{Hz}$

$= 64\mu s$

จะได้ $(10 \times 64\mu s)/100$

$\approx 6.4\mu s$

และ $(18 \times 64\mu s)/100$

$\approx 11.52\mu s$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นเวลาสะบัดกลับจะอยู่ในช่วง 6.4μs – 11.52μs ≈ 12μs

ช่วงเวลาที่ใช้ส่วนใหญ่จะประมาณ

12.05μs +500ns หรือ –200ns

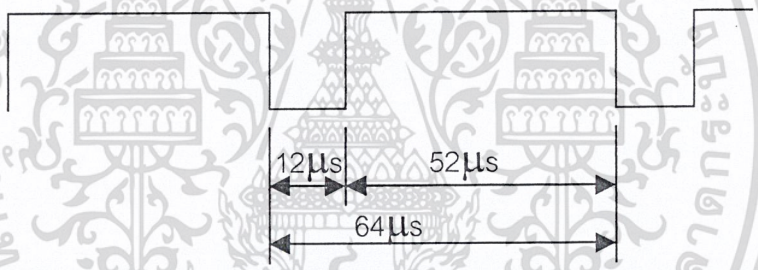
(rise and fall times 250ns +150ns หรือ –100ns)

และช่วงเวลาเพื่อการสะแกนภาพ 82%

(82×64μs)/100

≈ 52μs

∴ ช่วงเวลาในการสะแกนภาพเท่ากับ 52μs และช่วงสะบัดกลับเท่ากับ 12μs



รูปที่ 3.1 ช่วงเวลาของสัญญาณแบล็งกิ้ง

3.2 สัญญาณซิ้งค์ (Synchronize)

สัญญาณนี้จะมีความสำคัญมากในการรับส่งโทรทัศน์ สัญญาณนี้จะช่วยให้สัญญาณภาพทั้งด้านรับและด้านส่งทำงานพร้อมกัน คือทำให้ด้านรับและด้านส่งจะต้องมีเฟสและความถี่เดียวกัน ซึ่งหากช่วงของความถี่และเฟสไม่ตรงกันแล้ว จะทำให้เห็นช่วงของการสะบัดกลับอย่างชัดเจน ซึ่งอาจทำให้เห็นภาพหลายภาพ โดยคาบเวลาของสัญญาณซิงค์จะมีค่า 0.075H-0.08H

จะได้ 0.075×64μs

≈ 4.8μs

0.08×64μs

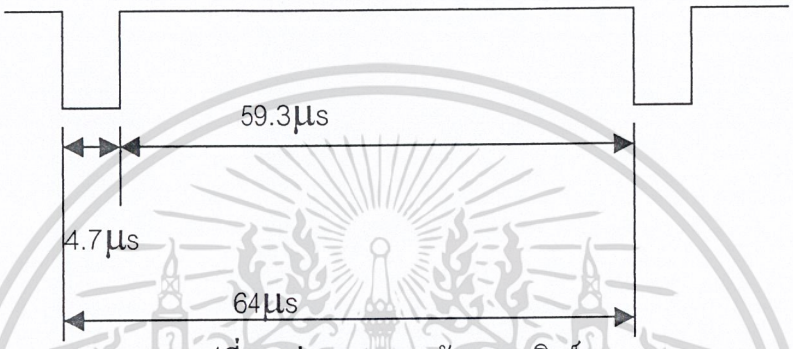
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$\approx 5.12\mu s$

ช่วงเวลาที่ใช้ส่วนใหญ่จะประมาณ

$4.7\mu s - 5.12\mu s \pm 200ns$

(Rise and fall times $250ns \pm 50ns$)



รูปที่ 3.2 ช่วงเวลาของสัญญาณซิงค์

3.3 สัญญาณเบิร์สหรือสัญญาณซิงค์ของภาพสี

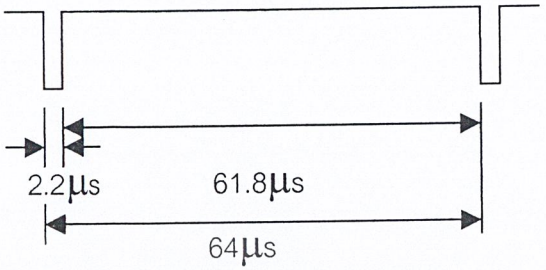
เนื่องจากสัญญาณโทรทัศน์ที่ให้ภาพสีปรากฏอยู่ในรูปร่างของ amplitude – modulation suppressed – carrier double sidebands เครื่องรับโทรทัศน์จำเป็นต้องใช้คลื่นพาห์ของภาพสีเพื่อให้สามารถรับภาพสีได้ หรือที่เรียกว่า คัลเลอร์ซับแคริเออร์ (color subcarrier) ที่เหมือนกันกับที่ใช้ในเครื่องส่ง ดังนั้นทางเครื่องรับก็ต้องมีวงจรผลิตคลื่นพาห์ของภาพสี หรือคัลเลอร์ซับแคริเออร์ที่ต้องการขึ้น เพื่อทำให้คลื่นพาห์ของภาพสี หรือคัลเลอร์ซับแคร์ริเออร์ที่ด้านส่งมีขึ้นก่อนทำการส่งไปจึงต้องทำการผลิตขึ้น เครื่องส่งต้องส่งสัญญาณซิงค์ของภาพสี (color sync signal) ไปให้เครื่องรับโทรทัศน์สีโดยส่งไปในส่วนของ back porch ของซิ้งค์พัลทางแนวนอน ซึ่งสัญญาณซิงค์นี้บางครั้งก็เรียกว่า คัลเลอร์เบิร์ส ซึ่งคาบเวลาของคัลเลอร์เบิร์สจะอยู่ในช่วง

10 ± 1 cycle

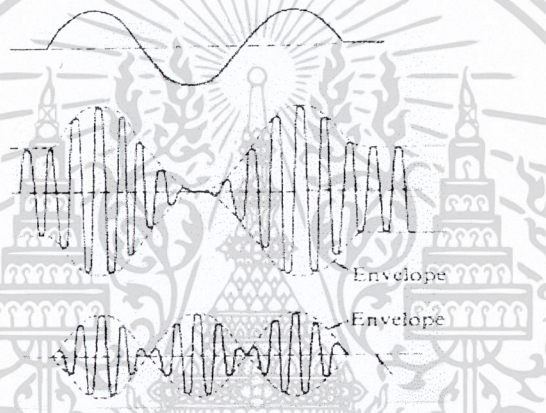
$2.25\mu s \pm 230ns$

(Burst rise time $250 \pm 50ns$)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



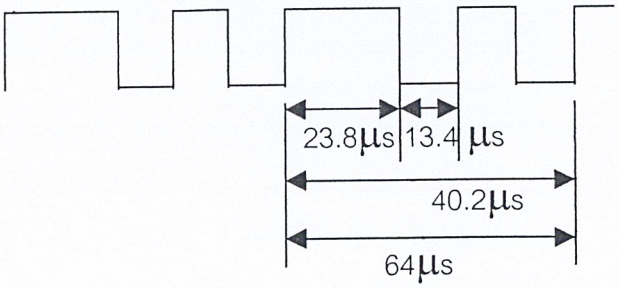
รูปที่ 3.3 แสดงช่วงเวลาสัญญาณเบิร์ส



รูปที่3.4 สัญญาณที่ได้จากการมอดูเลทแบบ (Suppressed carrier amplitude mudulation)

3.4 สัญญาณพัลซ์สีแดง

สัญญาณพัลซ์ของสัญญาณสีแดงจะเป็นรูปพัลซ์ของสัญญาณซึ่งเป็นพัลซ์สี่เหลี่ยมที่ยังไม่มีแคร์เรียร์ของสัญญาณเป็นเพียงช่วงพัลซ์ซึ่งพัลซ์นี้จะถูกนำไปทำการรวมกันที่วงจรแมททริกเพื่อให้เป็นสัญญาณที่มีแคร์เรียร์ของสี ส่วนที่ตัวไมโครคอนโทรลเลอร์ทำการผลิตนี้จะเป็นเพียงพัลซ์ซึ่งมีคาบของช่วงเวลาดังนี้

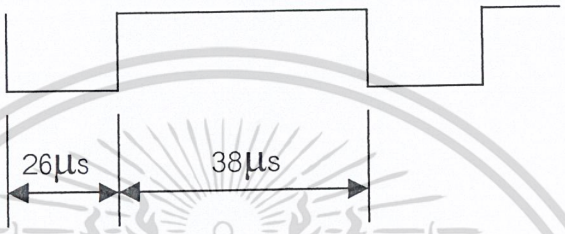


รูปที่3.5 ช่วงเวลาสัญญาณพัลซ์สีแดง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 สัญญาณพัลซ์สีเขียว

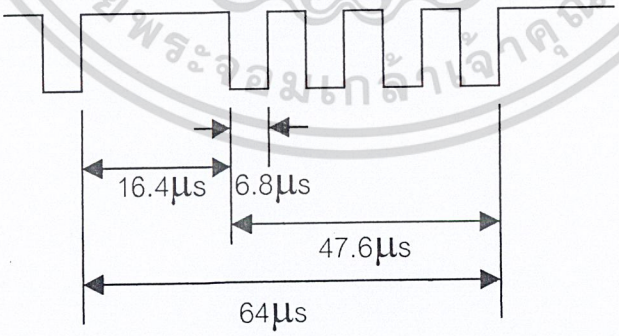
สัญญาณพัลซ์ของสีเขียวก็จะมีลักษณะคล้ายกับพัลซ์ของสีแดงคือเป็นเพียงรูปพัลซ์เท่านั้น หรือถ้าเทียบทางลอจิกก็เป็นเพียงศูนย์หรือหนึ่ง ขนาดของพัลซ์ของสัญญาณสีเขียวและสีแดงก็จะมีขนาดเท่ากันต่างกันเพียงแค่ช่วงคาบเวลาของแต่ละพัลซ์ที่มีช่วงความยาวไม่เท่ากัน แต่คาบเวลาในหนึ่งช่วงการสะแกนเท่ากัน ซึ่งคาบเวลาของพัลซ์ของสัญญาณสีเขียวมีคาบของช่วงเวลาดังนี้



รูปที่ 3.6 ช่วงเวลาของพัลซ์สีเขียว

3.6 สัญญาณพัลซ์สีน้ำเงิน

สัญญาณพัลซ์สีน้ำเงินก็จะมีลักษณะเดียวกับพัลซ์สีแดงและพัลซ์สีเขียว คือเป็นพัลซ์ที่ยังไม่มีแคร์เรียร์ จะแตกต่างกันเพียงคาบเวลาของแต่ละช่วงพัลซ์ส่วนการคิดคาบเวลาใน 1 รอบการสะแกนก็จะเท่ากัน คือ 64μs ซึ่งคาบเวลาของสัญญาณพัลซ์สีน้ำเงินเป็นดังนี้



รูปที่ 3.7 แสดงช่วงเวลาสัญญาณพัลซ์สีน้ำเงิน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.7 การประยุกต์ใช้กับไมโครคอนโทรลเลอร์

การคิดคาบเวลาเพื่อใช้ไมโครคอนโทรลเลอร์ในการผลิตสัญญาณพัลซ์ต่าง ๆ จะต้องมีการดัดแปลงจากคาบเวลาในทางทฤษฎีเดิม คือในการให้ข้อมูลออกพอร์ทของไมโครคอนโทรลเลอร์ให้ข้อมูลออกพร้อมกันทุกขา ดังนั้นจึงต้องนำคาบเวลาของสัญญาณทั้งหมดมาอยู่ในรอบ 64μs โดยมีจุดเริ่มของสัญญาณต่าง ๆ เป็นไปตามที่กำหนด ในการมัลติเพล็กสัญญาณ เช่น ในช่วงของสัญญาณแบล็งกิ้ง จะมีสัญญาณหลายสัญญาณถูกใส่ไว้ในนี้

ฟร้อนช์พอร์ช (front porch) จุดเริ่มต้นของช่วงนี้จะไม่เริ่มที่แบล้องกิ้ง แต่จะตามหลังจุดเริ่มต้นของแบล้งกิ้งประมาณ 2% ของไลน์พีเรียด เพื่อให้เวลาของไลน์ซิ้งค์เริ่มต้นที่ระดับดำที่คงที่ และหลีกเลี่ยงจากการสร้างไลน์ซิ้งค์ในเครื่องรับ การเปลี่ยนแปลงระดับขาวดำของภาพ เป็นการแยกซิ้งค์ออกจากอิทธิพลช่วงท้ายของสัญญาณภาพซึ่งเมื่อสัญญาณขาวเกิดขึ้นที่ช่วงท้ายการสะแกนยช่วงนี้จึงแทนสัญญาณขาวที่เกิดขึ้นให้เป็นสัญญาณดำให้การเริ่มต้นของไลน์ซิ้งค์พัลซ์ถูกต้อง

ค่าของฟร้อนพอร์ช = 2.5%H

= (2.5×64μs)/100

= 1.6μs

แบคพอร์ช (back porch) ระดับของสัญญาณภาพโดยทั่วไปจะกำหนดให้ระดับการมอดูเลทของคลื่นพาห์ ยอดของซิ้งค์ จะให้การมอดูเลท 100% เพราะการมอดูเลทซิ้งค์เป็นลบ เมื่อระดับขาวซึ่งระดับสัญญาณจะลดลงไปทางลบ แต่ช่วงแบล้งกิ้งรักษาระดับไว้ที่ 75% และยอดขาวจะรักษาไว้ที่ระดับ 10%

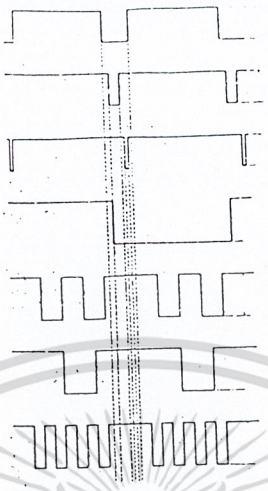
ค่าของแบ็คพอร์ช = 10%H

= (10×64μs)/100

= 6.4μsค่าที่กำหนดคือประมาณ 5.8μs

ค่าของคาบเวลาเมื่อนำมารวมให้เป็นมาตรฐานก่อนส่งไปทำการมอดและการกำหนดคาบเวลาให้เป็นศูนย์และหนึ่งเพื่อให้ไมโครคอนโทรลเลอร์ทำการผลิตสัญญาณได้ถูกต้องโดยคาบเวลาเมื่อนำมารวมก่อนกำหนดให้สัญญาณออกที่ขาต่าง ๆ โดยสัญญาณที่จะผลิตทั้งหมด 7 สัญญาณเมื่อนำมารวมเพื่อกำหนดคาบเวลาให้กับคอนโทรลเลอร์เป็นดังนี้

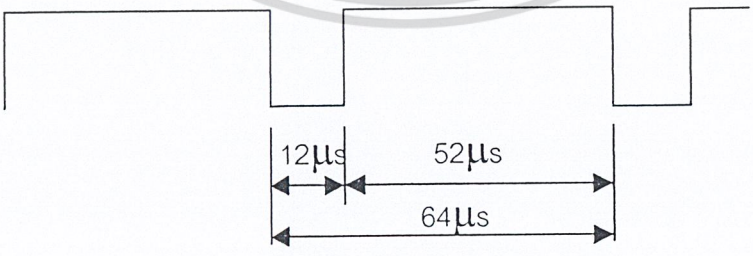
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 สัญญาณที่จะให้ไมโครคอนโทรลเลอร์ทำการผลิต

เมื่อสัญญาณที่จะออกที่พอร์ทของไมโครคอนโทรลเลอร์พร้อมกันทั้ง 7 สัญญาณจึงทำการแบ่งช่วงคาบเวลาตามเส้นประ โดยจุดเริ่มของคาบเวลานับตั้งแต่เริ่มต้นของเส้นประให้แต่จะต้องให้อยู่ในช่วงที่กำหนดของค่าของสัญญาณต่าง ๆ และการกำหนดต้องสามารถให้ความเร็วของไมโครคอนโทรลเลอร์ทำงานได้ทันคือช่วงเวลาในการแบ่งต้องไม่น้อยกว่าหรือให้ความเร็วสูงสุดของซีพียูของไมโครคอนโทรลเลอร์ทำงานได้ทันซึ่งคาบเวลาของสัญญาณต่าง ๆ ที่จะให้ไมโครลเลอร์ทำการผลิตเป็นดังนี้

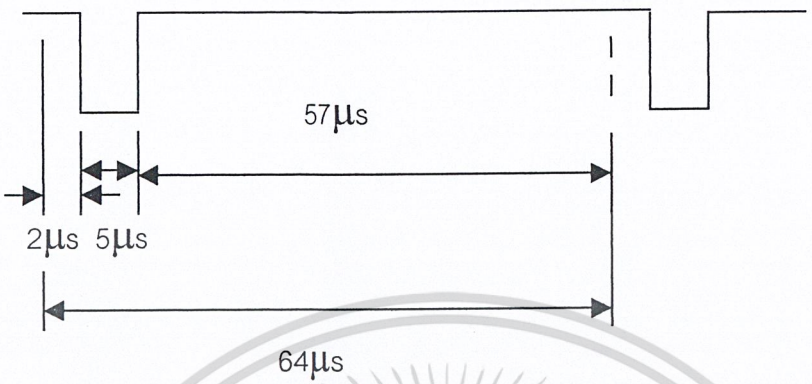
3.7.1สัญญาณแบล้งกิ้ง (Blanking)



รูปที่ 3.9 ช่วงเวลาของสัญญาณแบล็งกิ้งที่จะให้ไมโครคอนโทรลเลอร์ทำการผลิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

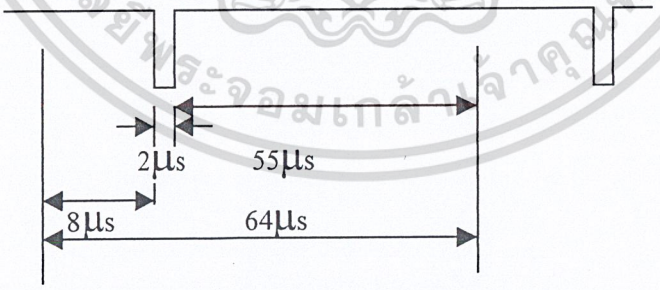
3.7.2 สัญญาณซิ้งค์ (Synchronize)



รูปที่ 3.10 ช่วงเวลาของสัญญาณซิงค์ที่จะให้ไมโครคอนโทรลเลอร์ผลิต

จากรูปสัญญาณจะเห็นได้ว่าช่วงคาบเวลาเริ่มต้นจะมีค่า 2μs คือ ค่าฟร้อนพอร์ชซึ่งจะมีค่ามากกว่าที่คำนวณที่ 1.6μs และสัญญาณซิงค์จะมีค่า 5μs แทนที่จะเป็น 4.7μs เพื่อปรับให้ความเร็วของไมโครคอลโทรลเลอร์สามารถทำงานได้ทัน แต่คาบเวลาทั้งหมดยังเป็น 64μs ตามคาบเวลาของการสะแกน โดยคาบเวลาและช่วงเริ่มต้นของสัญญาณแต่ละสัญญาณดูได้จากรูปที่ 3.8

3.7.3 สัญญาณเบิร์สเกต



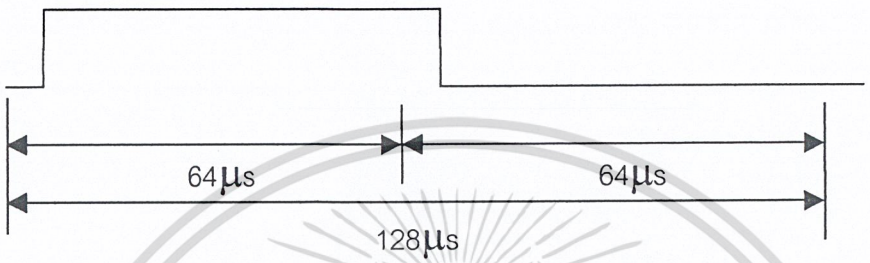
รูปที่ 3.11 ช่วงเวลาสัญญาณเบิร์สที่จะให้ไมโครคอนโทรลเลอร์ผลิต

ช่วงเวลาของสัญญาณเบิร์สก็มีการปรับเปลี่ยนช่วงเวลาไปเช่นกันจากในทางทฤษฎีช่วงสัญญาณเบิร์สจะมีค่า 2.2μs มีการปรับไปใช้ 2μs แทนซึ่งจะทำให้ความเร็วซีพียูของไมโครคอนโทรลเลอร์ ทำงานได้ทัน และช่วงเวลา 7μs ก่อนถึงคาบเวลาของสัญญาณซิ้งค์ก็เกิดจากเมื่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตอนนำคาบสัญญาณไปรวมกันเพื่อจะให้ไมโครคอนโทรเลอร์ผลิตส่งออกแต่ละขาของไอซีทั้ง 7 สัญญาณ

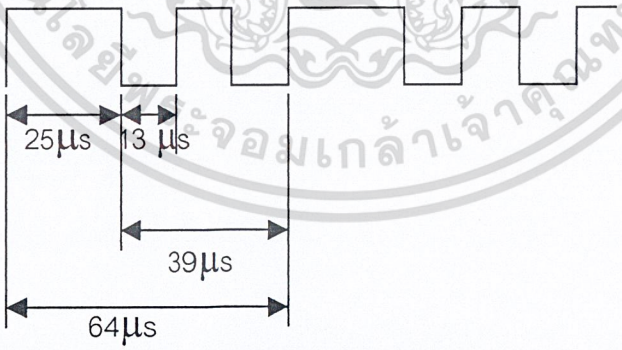
3.7.4 สัญญาณ H/2



รูปที่ 3.12 สัญญาณH/2 ที่จะให้ไมโครคอนโทรลเลอร์ผลิต

สัญญาณ H/2 จะมีการเปลี่ยนแปลงใน 2ช่วง คือ 64μs แรกสัญญาณจะเป็น "0" และช่วง 64μs หลังสัญญาณจะเป็น "1" ดังนั้นการทำงานจะต้องโปรแกรมให้ไมโครคอนโทรลเลอร์วนลูป 2 รอบ คือ 128μs โดยช่วงพัลซ์ของรูปสัญญาณอื่นจะเหมือนเดิมเพียงแต่กำหนดให้วนรอบแต่ช่วงพัลซ์ของสัญญาณ H/2 จะเปลี่ยนจากศูนย์เป็นหนึ่ง

3.7.5 สัญญาณพัลซ์สีแดง

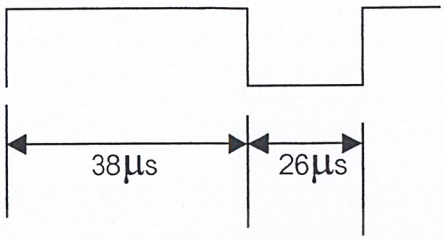


รูปที่3.13 ช่วงเวลาสัญญาณพัลซ์สีแดงที่จะให้ไมโครคอนโทรลเลอร์ผลิต

ช่วงเวลาของสัญญาณพัลซ์สีแดงก็เช่นกันจะถูกปรับให้คาบเวลาแต่ละช่วงลงตัวกับความเร็วของซีพียูของไมโครคอนโทรลเลอร์

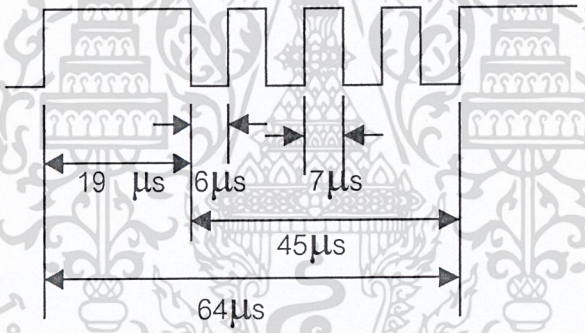
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.7.6 สัญญาณพัลซ์สีเขียว



รูปที่ 3.14 ช่วงเวลาของพัลซ์สีเขียวที่จะให้ไมโครคอนโทรลเลอร์ผลิต

3.7.7 สัญญาณพัลซ์สีน้ำเงิน



รูปที่ 3.15 ช่วงเวลาสัญญาณพัลซ์สีน้ำเงินที่จะให้ไมโครคอนโทรลเลอร์ผลิต

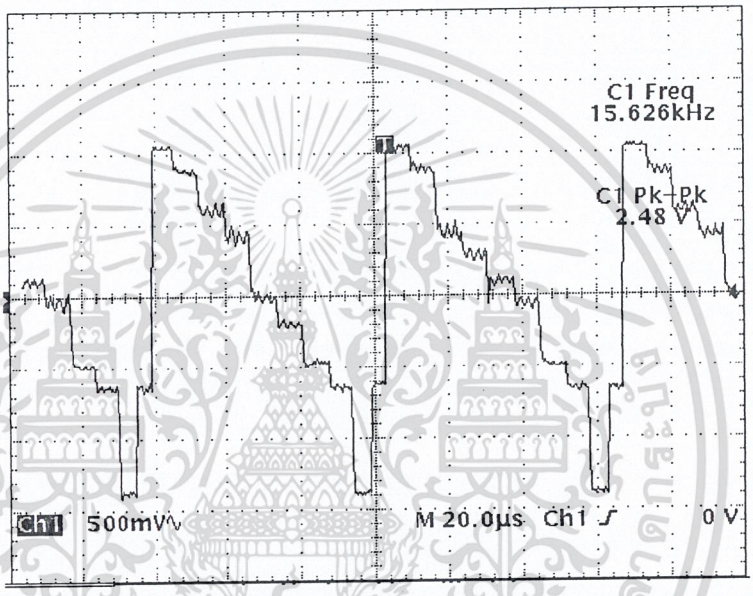
คาบเวลาของสัญญาณพัลซ์สีน้ำเงินจะมีการเปลี่ยนแปลงมากกว่าสีอื่น แต่ทั้งนี้คาบเวลารวมก็จะต้องให้เท่ากัน โดยคาบเวลาในช่วงแรกจาก 16.4μs เปลี่ยนไปเป็น 19μs และช่วงพัลซ์จากช่วงละ 7μs เปลี่ยนเป็นช่วงที่เป็น “0” เท่ากับ 6μs และช่วงที่เป็น “1” เท่ากับ 7μs

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

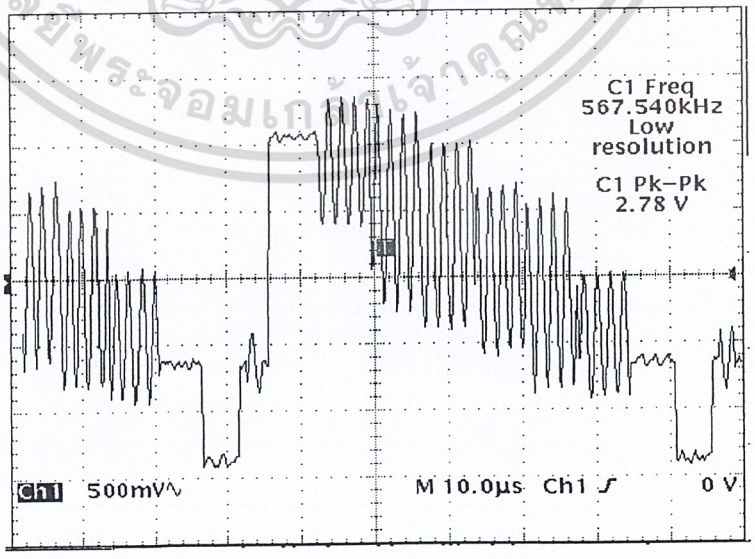
บทที่ 4

ผลการทดลอง

4.1 สัญญาณที่วัดได้จากเครื่องที่ทำการศึกษา

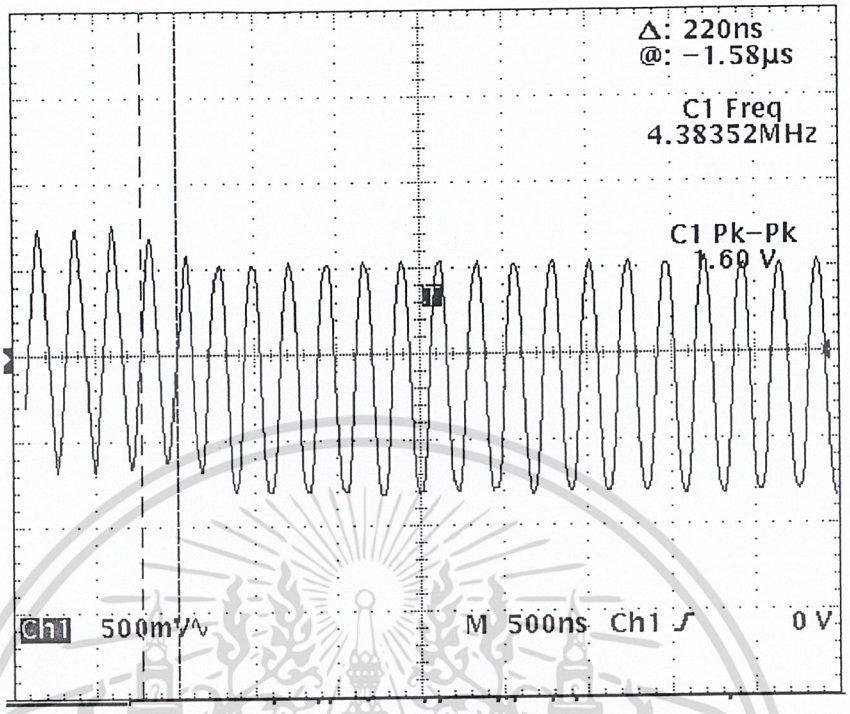


รูปที่ 4.1 สัญญาณ Y ที่ได้จากเครื่องที่ศึกษา



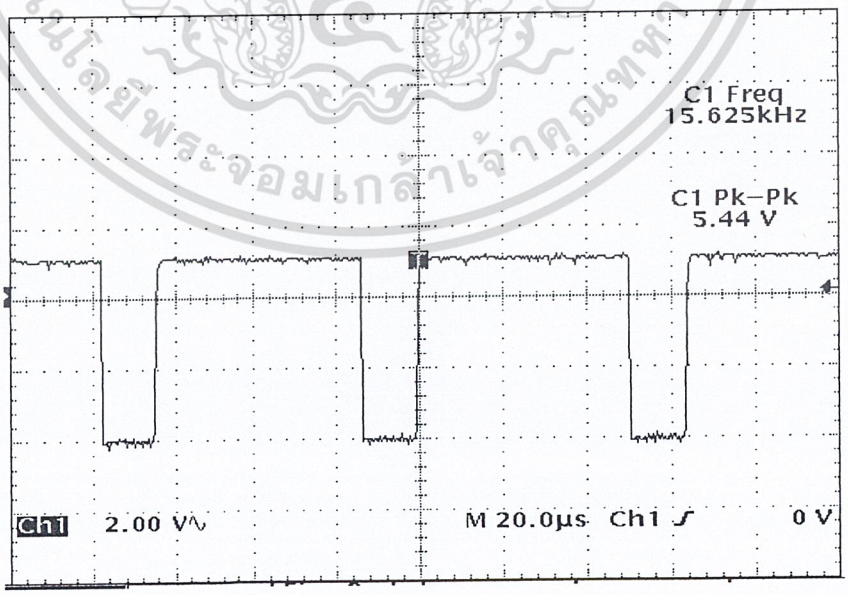
รูปที่ 4.2 สัญญาณ Y จากเครื่องที่ศึกษาหลังจากมอดดูเลทแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



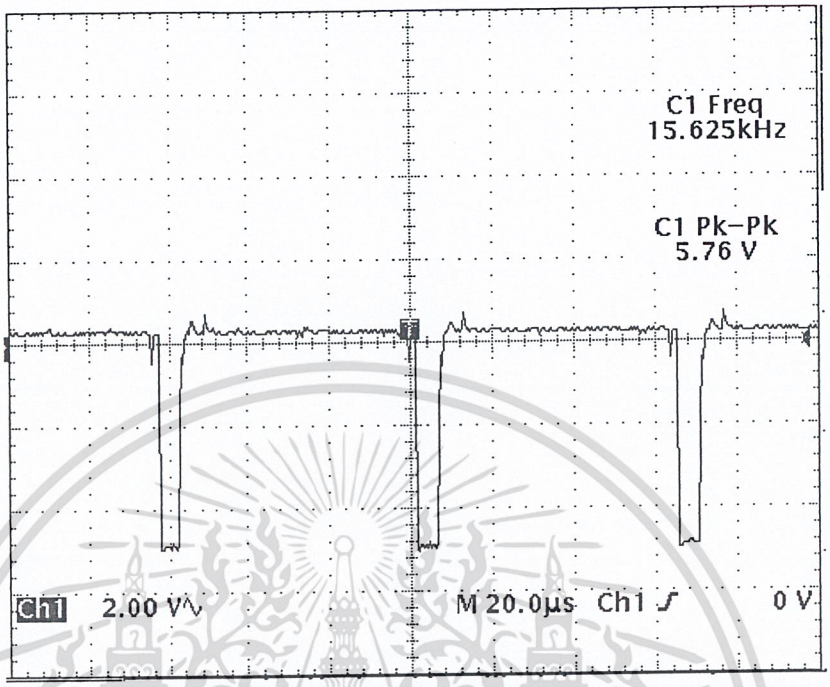
รูปที่ 4.3 สัญญาณ Burst จากเครื่องที่ทำการศึกษา

4.2 สัญญาณที่ใช้ไมโครคอนโทรลเลอร์ทำการผลิต และสัญญาณที่เครื่องผลิต

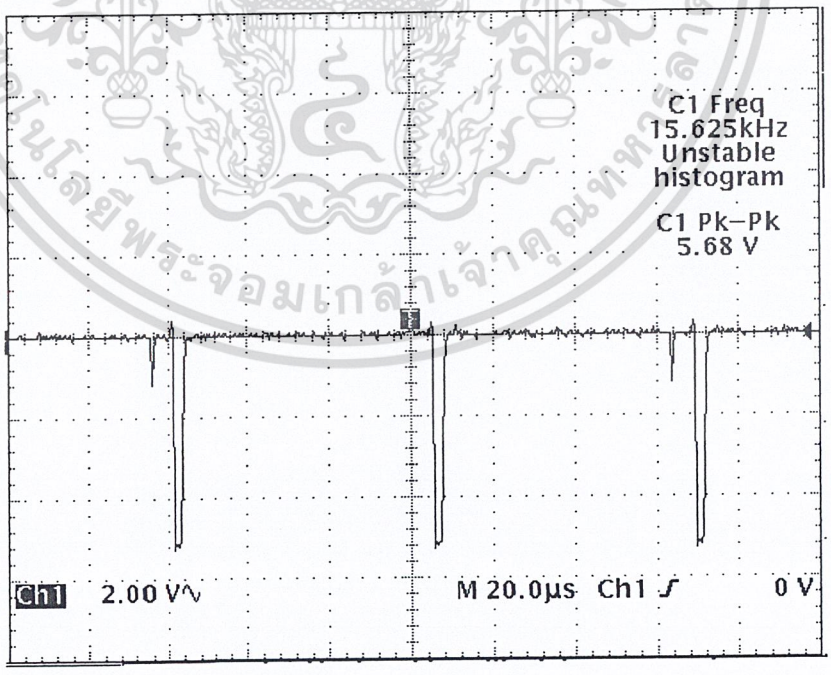


รูปที่ 4.4 สัญญาณ Blanking ที่ใช้ไมโครคอนโทรลเลอร์ทำการผลิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

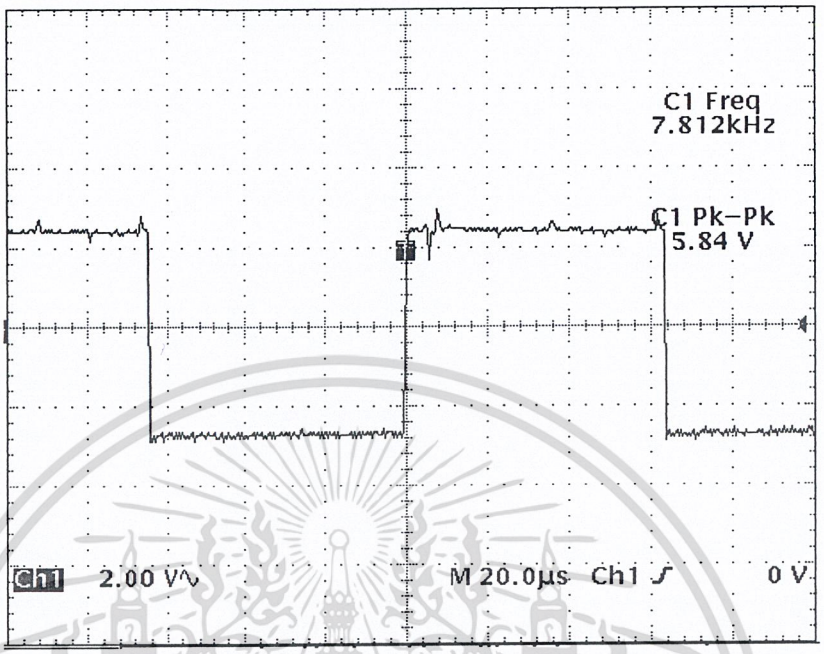


รูปที่ 4.5 สัญญาณ Sync ที่ใช้ไมโครคอนโทรลเลอร์ทำการผลิต

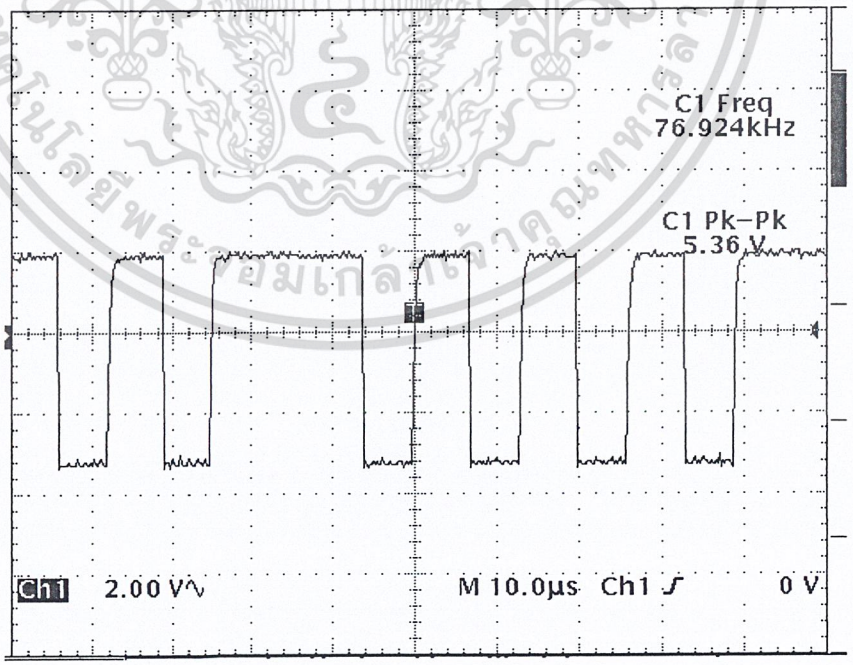


รูปที่ 4.6 สัญญาณเบิร์สเกตที่ใช้ไมโครคอนโทรลเลอร์ทำการผลิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

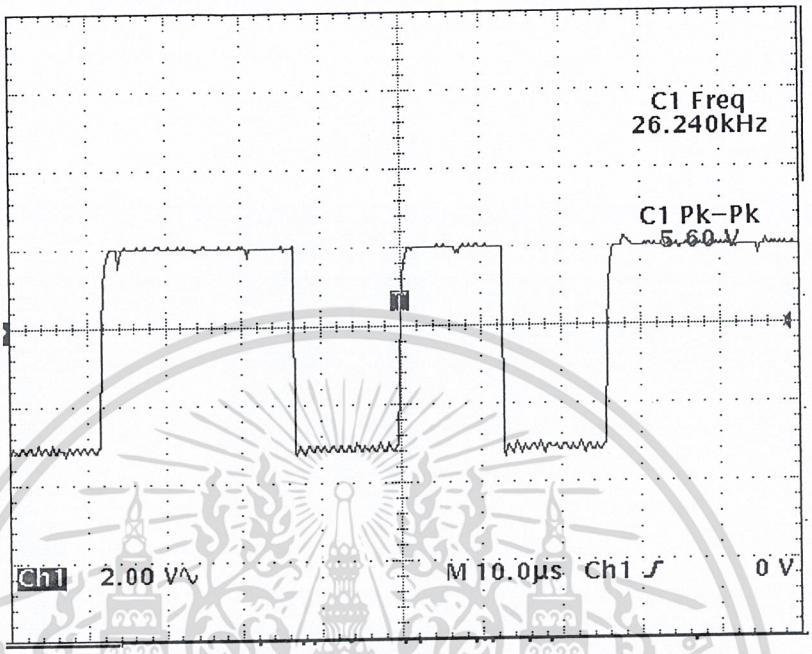


รูปที่ 4.7 สัญญาณ H/2 ที่ใช้ไมโครคอนโทรลเลอร์ทำการผลิต

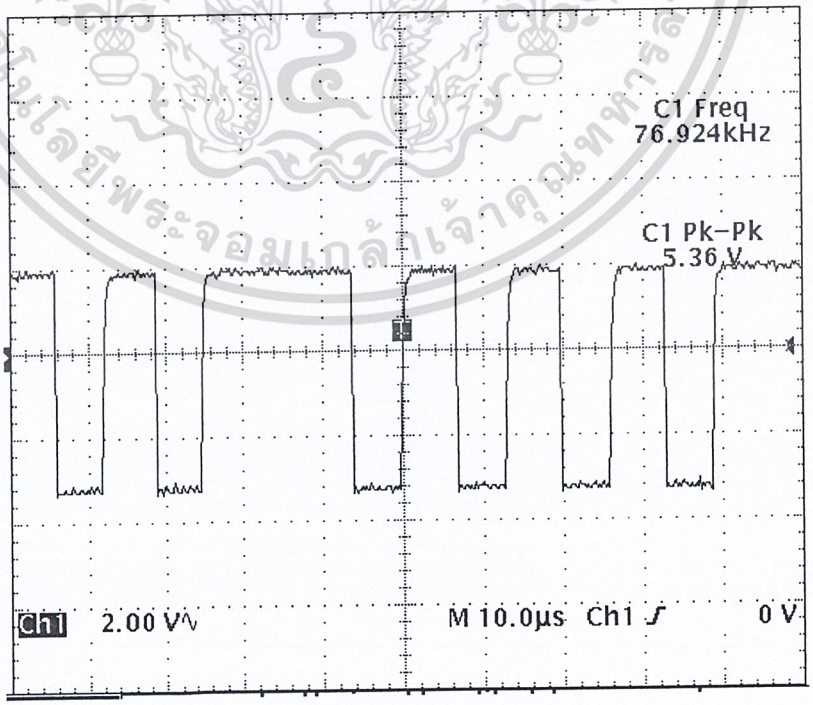


รูปที่ 4.8 สัญญาณพัลซ์สีแดงที่ใช้ไมโครคอนโทรเลอร์ทำการผลิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

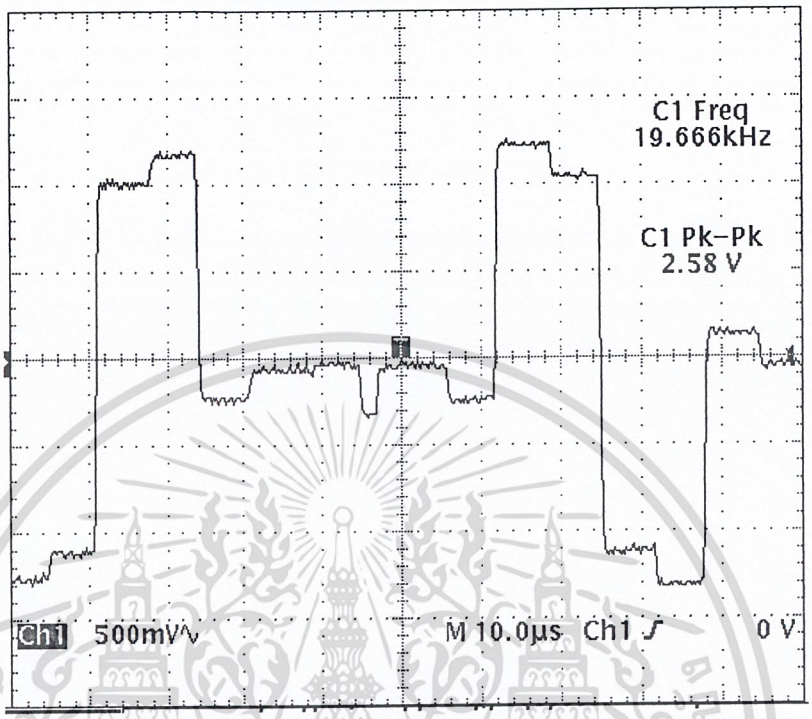


รูปที่ 4.9 สัญญาณพัลซ์สีเขียวที่ใช้ไมโครคอนโทรลเลอร์ทำการผลิต

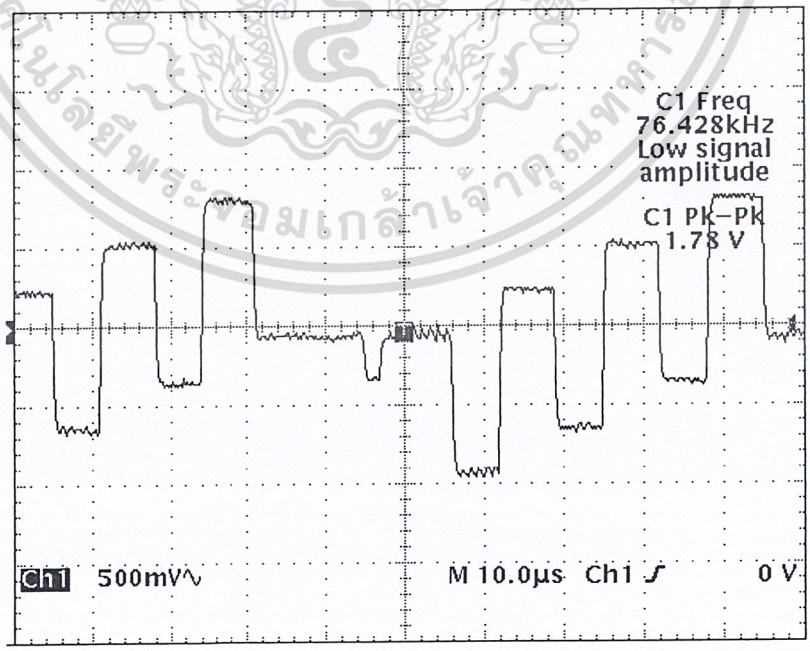


รูปที่ 4.10 สัญญาณพัลซ์สีน้ำเงินที่ใช้ไมโครคอนโทรลเลอร์ทำการผลิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

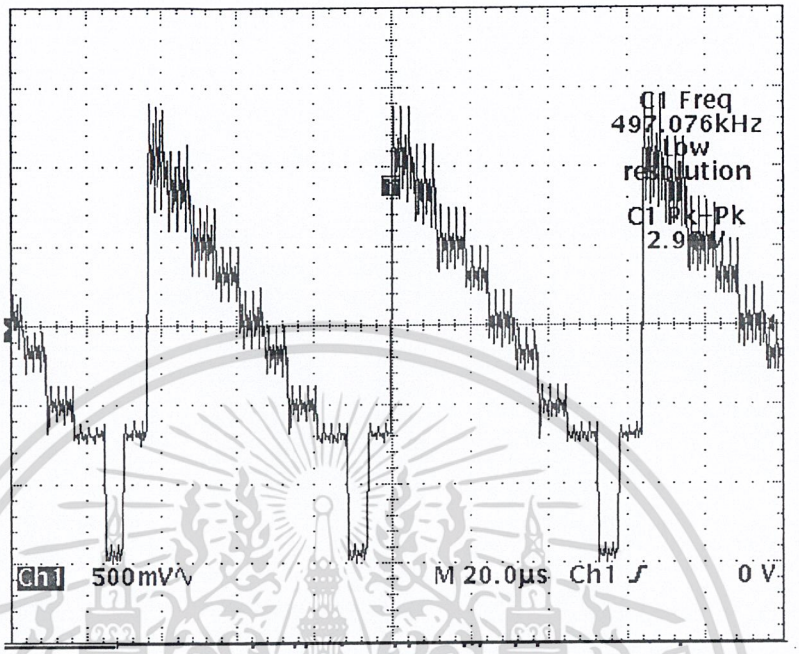


รูปที่ 4.11 สัญญาณ R-Y

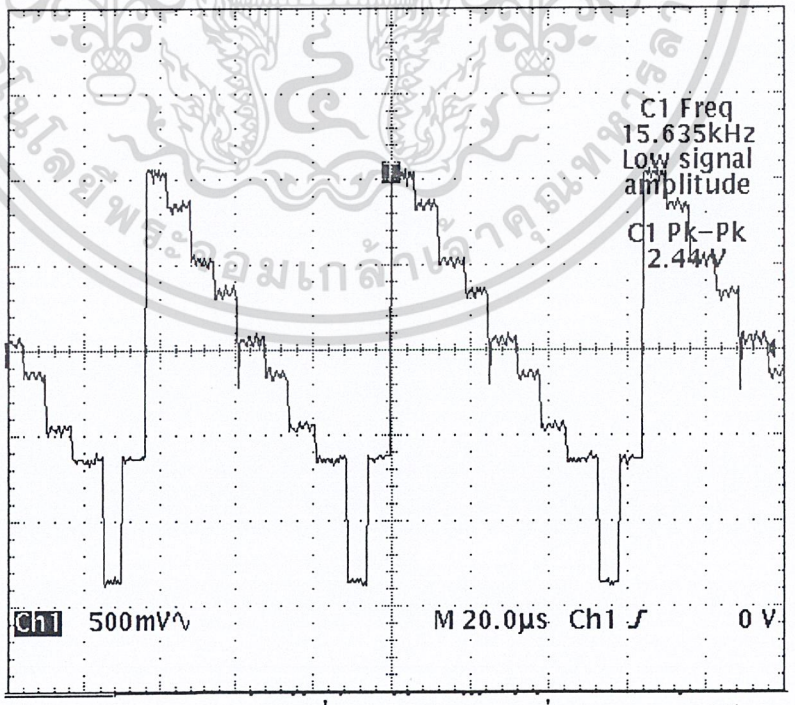


รูปที่ 4.12 สัญญาณ B-Y

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

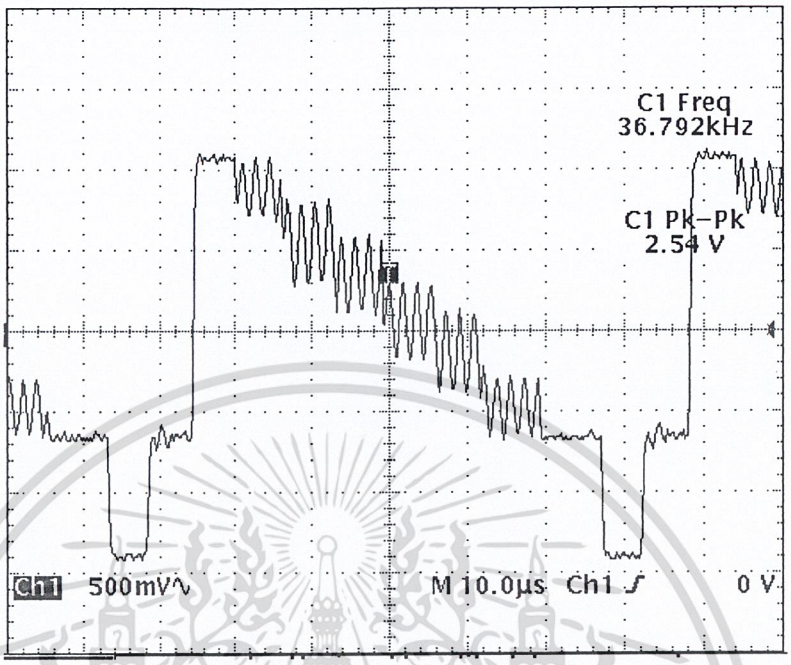


รูปที่ 4.13 สัญญาณ Y ก่อนทำการขยาย

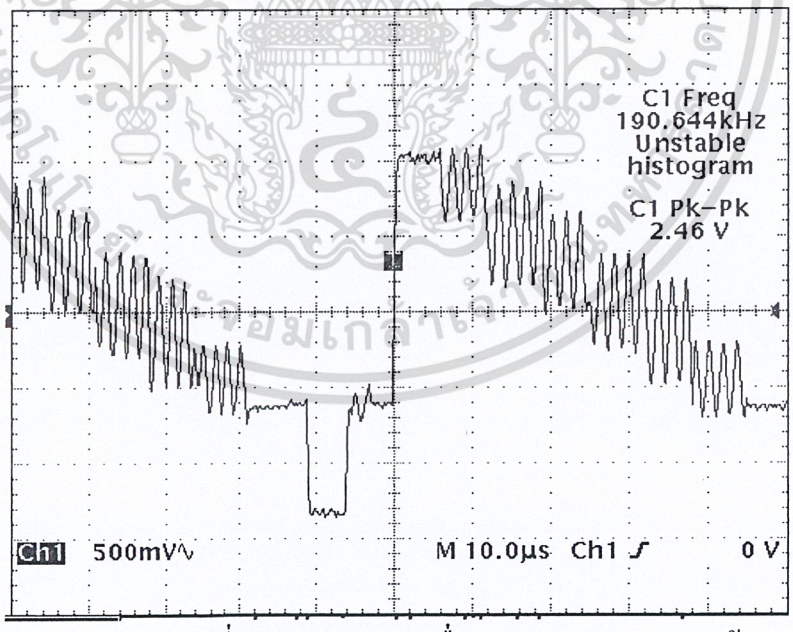


รูปที่ 4.14 สัญญาณ Y เมื่อทำการขยายแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

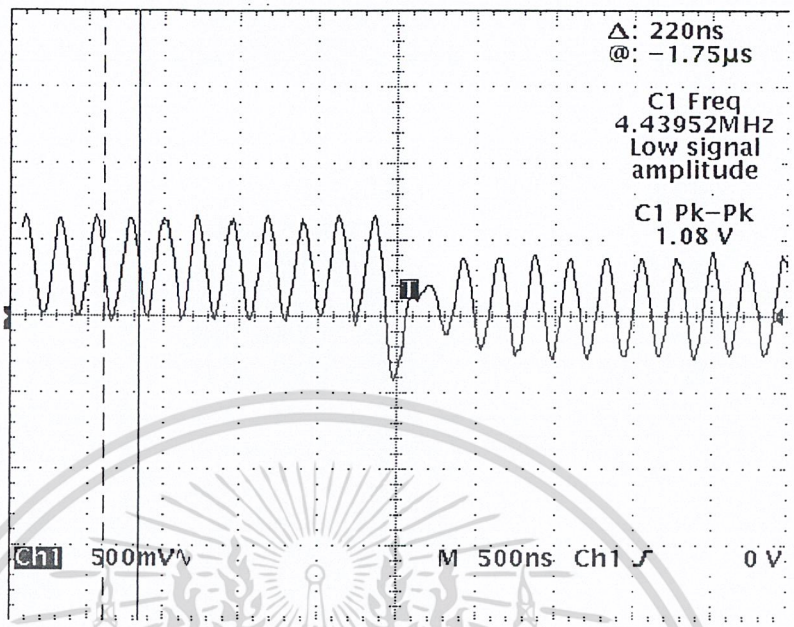


รูปที่ 4.15 สัญญาณ Y เมื่อทำการมอดแล้ว

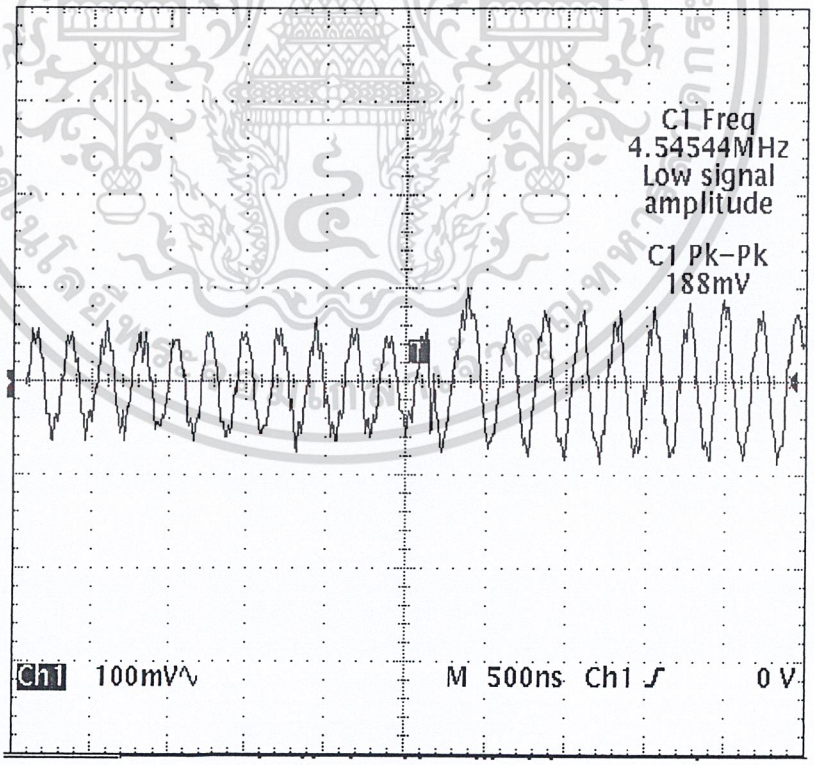


รูปที่ 4.16 สัญญาณ Y เมื่อมอดและทำการขยายแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.17 สัญญาณเบิร์ส



รูปที่ 4.18 สัญญาณพาหะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
สรุปและวิจารณ์ผลการทดลอง

5.1 สรุปโครงงาน

เครื่องคัลเลอร์แพทเทิร์นนี้ สามารถใช้ไมโครคอนโทรลเลอร์ทำการผลิตสัญญาณที่จะส่งเข้าภาคมอดดูเลท ซึ่งแต่เดิมนั้นใช้อุปกรณ์ในการผลิตหลายตัว ซึ่งทำให้วงจรค่อนข้างใหญ่ แต่การใช้ไมโครคอนโทรลเลอร์ทำการผลิตสัญญาณทำให้วงจรมีขนาดเล็กลงกว่าเดิมมาก เพราะเครื่องแพทเทิร์นนี้จะใช้อุปกรณ์เพียงตัวเดียวทำการผลิตสัญญาณต่าง ๆ ส่วนในเครื่องรุ่นก่อนนั้นจะใช้อุปกรณ์พวก รีซิสเตอร์ ทรานซิสเตอร์ อินดัคเตอร์ ไอซี และอุปกรณ์ต่าง ๆ อีกมากมายในการผลิตสัญญาณเพื่อส่งให้ภาคมอดดูเลทเตอร์ และความเร็วของไมโครคอนโทรลเลอร์จะเร็วกว่าการใช้อุปกรณ์ในแบบเดิมเนื่องจากไมโครคอนโทรลเลอร์เป็นอุปกรณ์ที่ใหม่ทำให้มีความเร็วสูง และการผลิตสัญญาณใช้อุปกรณ์เพียงตัวเดียว ดังนั้นการดีเลย์ของสัญญาณจึงน้อยกว่าการใช้อุปกรณ์ในเครื่องแพทเทิร์นแบบเดิมที่ใช้อุปกรณ์จำนวนมากตัว ซึ่งอุปกรณ์แต่ละตัวจะมีช่วงเวลาของความเร็วในการทำงานทำให้เกิดการดีเลย์ที่อุปกรณ์แต่ละตัว ซึ่งเมื่ออุปกรณ์มีจำนวนมากกว่าจึงทำให้เกิดการดีเลย์ที่มากกว่า ซึ่งจะสังเกตได้จากสัญญาณพัลซ์ต่าง ๆ ที่ใช้ไมโครคอนโทรลเลอร์ทำการผลิตและการใช้อุปกรณ์แบบเดิมผลิตนั้น สัญญาณพัลซ์ที่ใช้ไมโครคอนโทรลเลอร์ผลิตจะมีความคมของสัญญาณมากกว่า และจากสาเหตุของการใช้อุปกรณ์ที่น้อยลงนี้ส่งผลให้ราคาของต้นทุนของเครื่องแพทเทิร์นมีราคาถูกลงกว่าเดิมอย่างมากซึ่งจะเป็นผลดีในแง่ของการตลาดเมื่อนำไปผลิตขาย เพราะนอกจากจะได้ของที่มีคุณภาพที่ดีเหมือนกันหรือดีกว่าแต่ราคาของอุปกรณ์จะถูกลงหรือเมื่อทำขายจะทำให้ต้อนทุนการผลิตที่ต่ำลง

5.2 ปัญหาในการทำโครงงาน

ปัญหาที่พบในการผลิตเครื่องคัลเลอร์แพทเทิร์น คือผู้ผลิตยังขาดความชำนาญในด้านการปฏิบัติเช่นการออกแบบวงจร การทำลายปริ้นส์ การแก้ปัญหาเมื่อเกิดความผิดพลาดที่เกิดขึ้นกับวงจรในตอนลงอุปกรณ์ ต้องขอรับคำปรึกษาจากอาจารย์ที่ปรึกษา ซึ่งแสดงให้เห็นว่านักศึกษายังขาดประสบการตรงจุดนี้ซึ่งจะได้ปรับปรุงแก้ไขให้ดีขึ้น

ปัญหาที่พบเกี่ยวไมโครคอนโทรลเลอร์ก็คือ ความเร็วของไมโครคอนโทรลเลอร์ยังมีขีดจำกัดที่ความเร็ว เนื่องจากในเครื่องรับโทรทัศน์ช่วงของคาบเวลามีหน่วยเป็น μs ซึ่งในบางคาบเวลาไมโครคอนโทรลเลอร์จะทำงานไม่ทันทำให้ต้องขยายคาบเวลาเพิ่มขึ้น ซึ่งถ้าไมโคร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คอนโทรลเลอร์มีความเร็วเพิ่มขึ้นจะสามารถผลิตสัญญาณได้คมกว่าเดิมซึ่งจะส่งผลต่อความคมชัดของสัญญาณภาพ

5.3 ข้อเสนอแนะ

ข้อเสนอแนะนี้จัดทำขึ้นเพื่อเป็นแนวทางในการพัฒนาให้โครงงานนี้มีประสิทธิภาพดีขึ้น โดยมีส่วนต่าง ๆ ดังนี้

- ปรับเปลี่ยนโปรแกรมให้เพิ่มขึ้น เพื่อให้สามารถวัดคุณภาพของสีได้เพิ่มมากขึ้น เช่น เพิ่มให้แสดงเป็น สีแดง สีเขียว และสีน้ำเงิน โดยให้แสดงได้ทีละสี
- แก้ไขโปรแกรมโดยสามารถทำให้สั้นลงได้ โดยใช้คำสั่งอื่นมาช่วยจะทำให้โปรแกรมสั้นลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

BORIS KUZNENSOV TELEVISION (V.F. SAMOYLOV,B.P.KHROMOY)

BERNARD GROB BASIC TELEVISION AND VIDEO SYSTEM

ผศ. วิชัย สุรพัฒน์ วิศวกรรมโทรทัศน์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

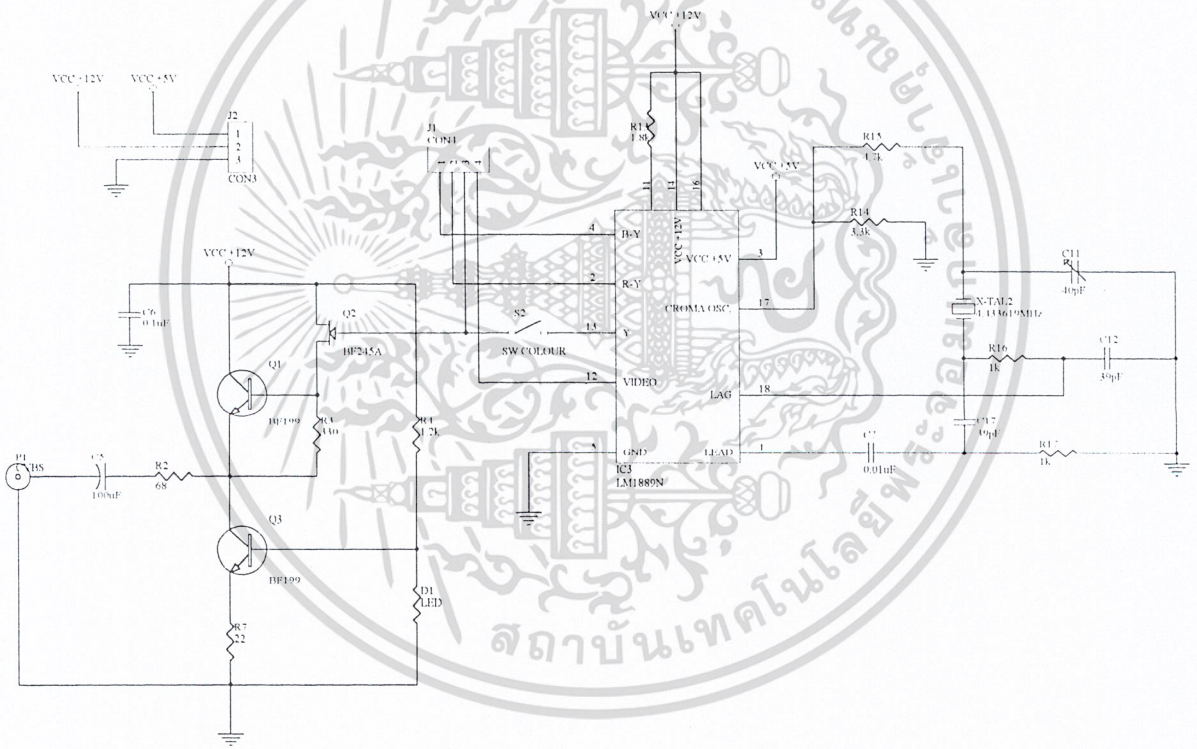
สมศักดิ์ เตชะเศรษฐ์นะ , ร.ต.อ.สุชาติ กังวารจิตต์ ปฏิบัติโทรทัศน์สีระบบ PAL ฉบับปรับปรุงครั้งที่ 2

รศ.สมยศ จุณณะปิยะ การประยุกต์ใช้งานไมโครคอนโทรลเลอร์ตระกูล MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

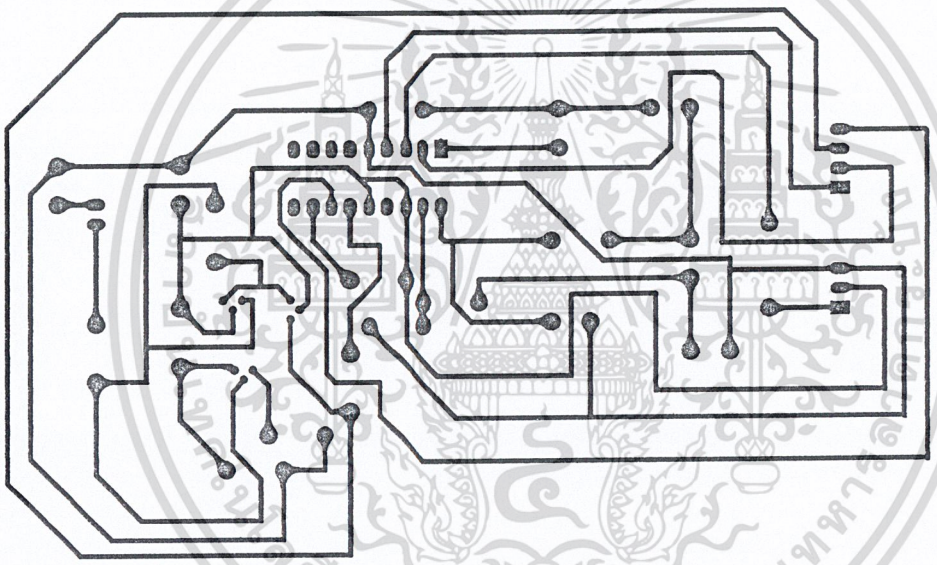
ภาคผนวก ก
การออกแบบวงจรและลายแผ่นปริ้นส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

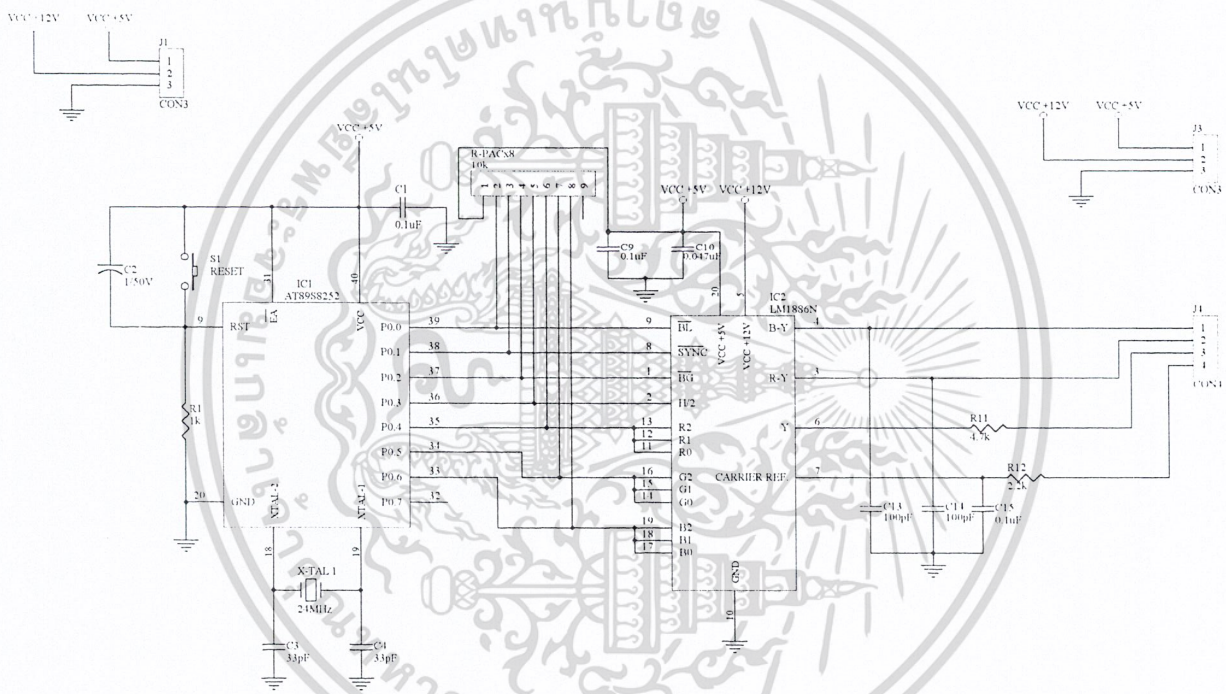


Title			
Size	Number		Revision
B			
Date	25-Mar-2002	Sheet of	
File	D:\C7\A.ddes.ddb	Drawn By	

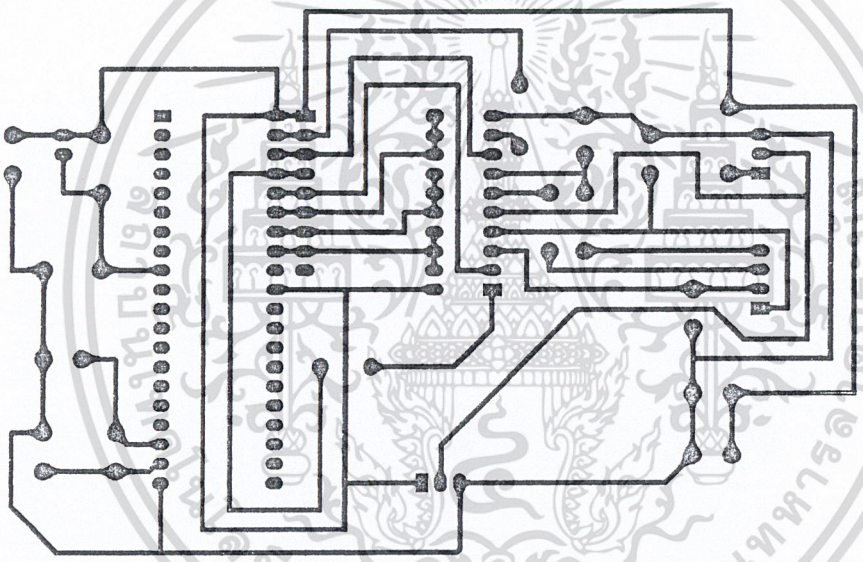
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Title		
Size	Number	Revision
B		
Date:	25-Mar-2002	Sheet of
File	D:\CCA1234.ddb	Drawn By:



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข

โปรแกรมของโครงงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        ORG 0000H
LOOP: MOV P0,#76H
MOV P0,#76H
MOV P0,#7CH
MOV P0,#7CH
MOV P0,#7CH
MOV P0,#7CH
MOV P0,#7CH
MOV P0,#7EH
MOV P0,#7AH
MOV P0,#7AH
MOV P0,#7EH
MOV P0,#7EH
MOV P0,#7FH
MOV P0,#7FH
MOV P0,#7FH
MOV P0,#7FH
MOV P0,#7FH
MOV P0,#7FH
MOV P0,#7FH
MOV P0,#3FH
MOV P0,#3FH
MOV P0,#3FH
MOV P0,#3FH
MOV P0,#3FH
MOV P0,#3FH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
MOV P0,#6FH
MOV P0,#6FH
MOV P0,#6FH
MOV P0,#6FH
MOV P0,#6FH
MOV P0,#6FH
MOV P0,#6FH
MOV P0,#2FH
MOV P0,#2FH
MOV P0,#2FH
MOV P0,#2FH
MOV P0,#2FH
MOV P0,#2FH
MOV P0,#5FH
MOV P0,#5FH
MOV P0,#5FH
MOV P0,#5FH
MOV P0,#5FH
MOV P0,#5FH
MOV P0,#5FH
MOV P0,#1FH
MOV P0,#1FH
MOV P0,#1FH
MOV P0,#1FH
MOV P0,#1FH
MOV P0,#1FH
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOV P0,#4FH

MOV P0,#4FH

MOV P0,#4FH

MOV P0,#4FH

MOV P0,#4FH

MOV P0,#4FH

MOV P0,#4FH

MOV P0,#0FH

MOV P0,#0FH

MOV P0,#0FH

MOV P0,#0FH

MOV P0,#0FH

MOV P0,#0FH

MOV P0,#7EH

MOV P0,#7EH

MOV P0,#74H

MOV P0,#74H

MOV P0,#74H

MOV P0,#74H

MOV P0,#74H

MOV P0,#76H

MOV P0,#72H

MOV P0,#72H

MOV P0,#76H

MOV P0,#76H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MOV P0,#77H

MOV P0,#77H

MOV P0,#77H

MOV P0,#77H

MOV P0,#77H

MOV P0,#77H

MOV P0,#77H

MOV P0,#37H

MOV P0,#37H

MOV P0,#37H

MOV P0,#37H

MOV P0,#37H

MOV P0,#37H

MOV P0,#67H

MOV P0,#67H

MOV P0,#67H

MOV P0,#67H

MOV P0,#67H

MOV P0,#67H

MOV P0,#67H

MOV P0,#27H

MOV P0,#27H

MOV P0,#27H

MOV P0,#27H

MOV P0,#27H

MOV P0,#27H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
MOV P0,#57H
MOV P0,#57H
MOV P0,#57H
MOV P0,#57H
MOV P0,#57H
MOV P0,#57H
MOV P0,#57H
MOV P0,#17H
MOV P0,#17H
MOV P0,#17H
MOV P0,#17H
MOV P0,#17H
MOV P0,#17H
MOV P0,#47H
MOV P0,#47H
MOV P0,#47H
MOV P0,#47H
MOV P0,#47H
MOV P0,#47H
MOV P0,#47H
MOV P0,#07H
MOV P0,#07H
MOV P0,#07H
MOV P0,#07H
MOV P0,#07H
LJMP LOOP
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

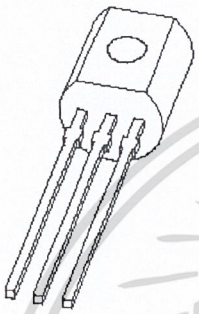
END

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ค
คู่มือการใช้งานไอซี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DATA SHEET



BF199
NPN medium frequency transistor

Product specification
Supersedes data of September 1994
File under Discrete Semiconductors, SC04

1997 Jul 07

Philips Semiconductors

PHILIPS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

NPN medium frequency transistor BF199

FEATURES

- Low current (max. 25 mA)
- Low voltage (max. 25 V).

APPLICATIONS

- Output stage of a vision IF amplifier.

DESCRIPTION

NPN medium frequency transistor in a TO-92; SOT54 plastic package.

PINNING

PIN	DESCRIPTION
1	base
2	emitter
3	collector

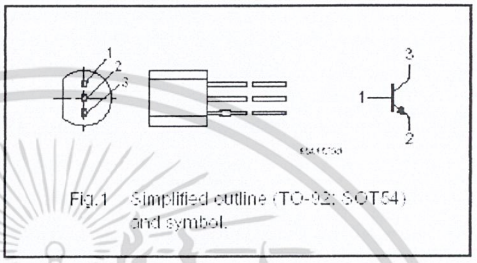


Fig.1 Simplified outline (TO-92; SOT54) and symbol.

QUICK REFERENCE DATA

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
V_{CBO}	collector-base voltage	open emitter	–	–	40	V
V_{CEO}	collector-emitter voltage	open base	–	–	25	V
I_{CM}	peak collector current		–	–	25	mA
P_{tot}	total power dissipation	$T_{amb} \leq 25$ °C	–	–	500	mW
h_{FE}	DC current gain	$I_C = 7$ mA; $V_{CE} = 10$ V	38	–	–	
f_T	transition frequency	$I_C = 5$ mA; $V_{CE} = 10$ V; f = 100 MHz	–	550	–	MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LIMITING VALUES

In accordance with the Absolute Maximum Rating System (IEC 134).

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
V_{CBO}	collector-base voltage	open emitter	–	40	V
V_{CEO}	collector-emitter voltage	open base	–	25	V
V_{EBO}	emitter-base voltage	open collector	–	4	V
I_C	collector current (DC)		–	25	mA
I_{CM}	peak collector current		–	25	mA
P_{tot}	total power dissipation	$T_{amb} \leq 25$ °C; note 1	–	500	mW
T_{stg}	storage temperature		−65	+150	°C
T_j	junction temperature		–	150	°C
T_{amb}	operating ambient temperature		−65	+150	°C

Note

1. Transistor mounted on an FR4 printed-circuit board.

THERMAL CHARACTERISTICS

SYMBOL	PARAMETER	CONDITIONS	VALUE	UNIT
$R_{th\,j\text{-}a}$	thermal resistance from junction to ambient	note 1	250	K/W

Note

1. Transistor mounted on an FR4 printed-circuit board.

CHARACTERISTICS

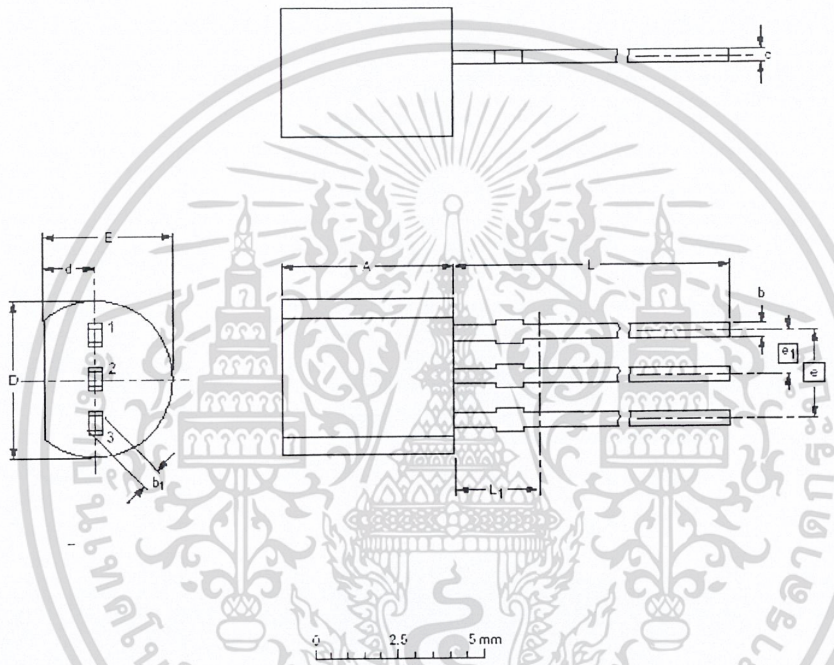
T_{amb} = 25 °C unless otherwise specified.

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
I_{CBO}	collector cut-off current	$I_E = 0$; $V_{CB} = 40$ V	–	–	100	nA
I_{EBO}	emitter cut-off current	$I_C = 0$; $V_{EB} = 4$ V	–	–	100	nA
h_{FE}	DC current gain	$I_C = 7$ mA; $V_{CE} = 10$ V	38	–	–	
V_{BE}	base-emitter voltage	$I_C = 7$ mA; $V_{CE} = 10$ V	–	775	925	mV
C_{re}	feedback capacitance	$I_C = 0$; $V_{CB} = 10$ V; f = 1 MHz	–	–	0.5	pF
f_T	transition frequency	$I_C = 5$ mA; $V_{CE} = 10$ V; f = 100 MHz	–	550	–	MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PACKAGE OUTLINE

Plastic single-ended leaded (through hole) package; 3 leads SOT54



DIMENSIONS (mm are the original dimensions)

UNIT	A	b	b_1	c	D	d	E	e	e_1	L	L_1[1]
mm	5.2 5.0	0.48 0.40	0.66 0.56	0.45 0.40	4.8 4.4	1.7 1.4	4.2 3.6	2.54	1.27	14.5 12.7	2.5

Note

1. Terminal dimensions within this zone are uncontrolled to allow for flow of plastic and terminal irregularities.

OUTLINE VERSION	REFERENCES				EUROPEAN PROJECTION	ISSUE DATE
	IEC	JEDEC	EIAJ			
SOT54		TO-92	SC-43			97-02-28

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DEFINITIONS

Data Sheet Status	
Objective specification	This data sheet contains target or goal specifications for product development.
Preliminary specification	This data sheet contains preliminary data; supplementary data may be published later.
Product specification	This data sheet contains final product specifications.
Limiting values	
Limiting values given are in accordance with the Absolute Maximum Rating System (IEC 134). Stress above one or more of the limiting values may cause permanent damage to the device. These are stress ratings only and operation of the device at these or at any other conditions above those given in the Characteristics sections of the specification is not implied. Exposure to limiting values for extended periods may affect device reliability.	
Application information	
Where application information is given, it is advisory and does not form part of the specification.	

LIFE SUPPORT APPLICATIONS

These products are not designed for use in life support appliances, devices, or systems where malfunction of these products can reasonably be expected to result in personal injury. Philips customers using or selling these products for use in such applications do so at their own risk and agree to fully indemnify Philips for any damages resulting from such improper use or sale.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DATA SHEET

BF245A; BF245B; BF245C
N-channel silicon field-effect transistors

Product specification
Supersedes data of April 1995
File under Discrete Semiconductors, SC07

1996 Jul 30

Philips
Semiconductors

PHILIPS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

N-channel silicon field-effect transistors BF245A; BF245B; BF245C

FEATURES

- Interchangeability of drain and source connections
- Frequencies up to 700 MHz.

APPLICATIONS

- LF, HF and DC amplifiers.

DESCRIPTION

General purpose N-channel symmetrical junction field-effect transistors in a plastic TO-92 variant package.

CAUTION
The device is supplied in an antistatic package. The gate-source input must be protected against static discharge during transport or handling.

PINNING

PIN	SYMBOL	DESCRIPTION
1	d	drain
2	s	source
3	g	gate

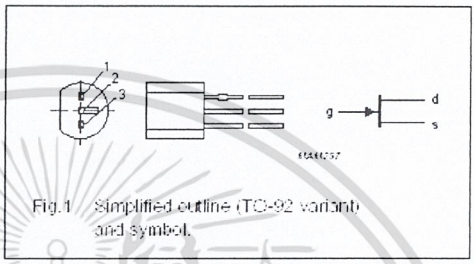


Fig.1 Simplified outline (TO-92 variant) and symbol.

QUICK REFERENCE DATA

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
V_{DS}	drain-source voltage		–	–	±30	V
V_{GSoff}	gate-source cut-off voltage	I_D = 10 nA; V_{DS} = 15 V	−0.25	–	−8	V
V_{GSO}	gate-source voltage	open drain	–	–	−30	V
I_{DSS}	drain current	V_{DS} = 15 V; V_{GS} = 0				
	BF245A		2	–	6.5	mA
	BF245B		6	–	15	mA
	BF245C		12	–	25	mA
P_{tot}	total power dissipation	T_{amb} = 75 °C	–	–	300	mW
$\lvert y_{fs} \rvert$	forward transfer admittance	V_{DS} = 15 V; V_{GS} = 0; f = 1 kHz; T_{amb} = 25 °C	3	–	6.5	mS
C_{rs}	reverse transfer capacitance	V_{DS} = 20 V; V_{GS} = −1 V; f = 1 MHz; T_{amb} = 25 °C	–	1.1	–	pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LIMITING VALUES

In accordance with the Absolute Maximum Rating System (IEC 134).

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
V_{DS}	drain-source voltage		–	±30	V
V_{GDO}	gate-drain voltage	open source	–	−30	V
V_{GSO}	gate-source voltage	open drain	–	−30	V
I_D	drain current		–	25	mA
I_G	gate current		–	10	mA
P_{tot}	total power dissipation	up to T_{amb} = 75 °C	–	300	mW
		up to T_{amb} = 25 °C; note 1	–	300	mW
T_{stg}	storage temperature		−65	+150	°C
T_j	operating junction temperature		–	150	°C

Note

1. Device mounted on a printed-circuit board, minimum lead length 3 mm, mounting pad for drain lead minimum 10 mm × 10 mm.

THERMAL CHARACTERISTICS

SYMBOL	PARAMETER	CONDITIONS	VALUE	UNIT
$R_{th\ j\text{-}a}$	thermal resistance from junction to ambient	in free air	250	K/W
	thermal resistance from junction to ambient		200	K/W

STATIC CHARACTERISTICS

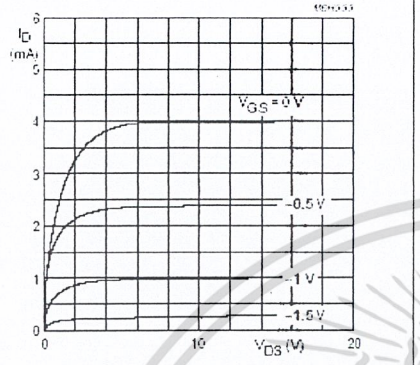
T_j = 25 °C unless otherwise specified.

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
$V_{(BR)GSS}$	gate-source breakdown voltage	I_G = −1 μA; V_{DS} = 0	−30	–	V
V_{GSoff}	gate-source cut-off voltage	I_D = 10 nA; V_{DS} = 15 V	−0.25	−8.0	V
V_{GS}	gate-source voltage	I_D = 200 μA; V_{DS} = 15 V			
	BF245A		−0.4	−2.2	V
	BF245B		−1.6	−3.8	V
	BF245C		−3.2	−7.5	V
I_{DSS}	drain current	V_{DS} = 15 V; V_{GS} = 0; note 1			
	BF245A		2	6.5	mA
	BF245B		6	15	mA
	BF245C		12	25	mA
I_{GSS}	gate cut-off current	V_{GS} = −20 V; V_{DS} = 0	–	−5	nA
		V_{GS} = −20 V; V_{DS} = 0; T_j = 125 °C	–	−0.5	μA

Note

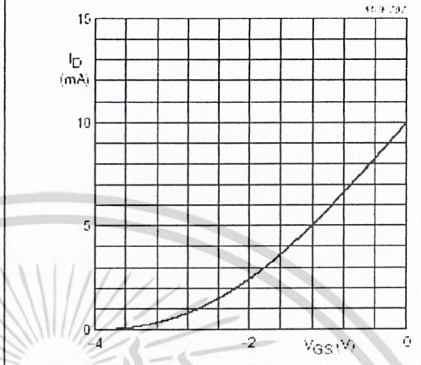
1. Measured under pulse conditions: t_p = 300 μs; $\delta \leq 0.02$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



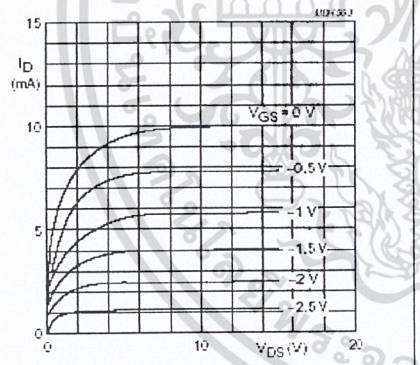
V_{DS} = 15 V; T_j = 25 °C.

Fig.4 Output characteristics for BF245A; typical values.



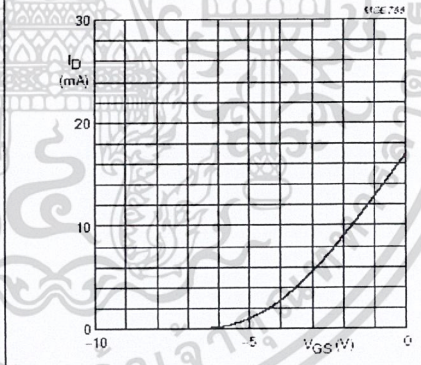
V_{DS} = 15 V; T_j = 25 °C.

Fig.5 Transfer characteristics for BF245B; typical values.



V_{DS} = 15 V; T_j = 25 °C.

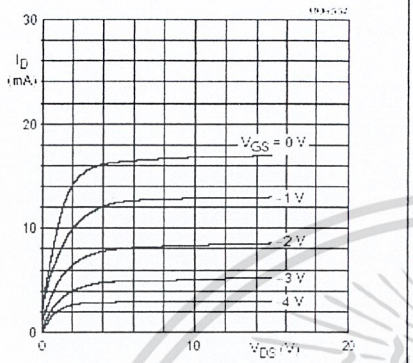
Fig.6 Output characteristics for BF245B; typical values.



V_{DS} = 15 V; T_j = 25 °C.

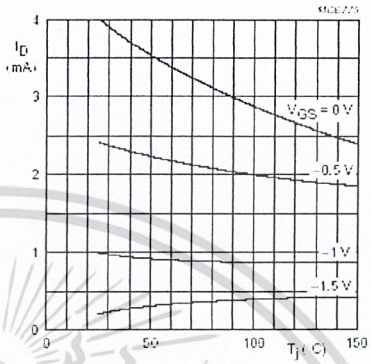
Fig.7 Transfer characteristics for BF245C; typical values.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



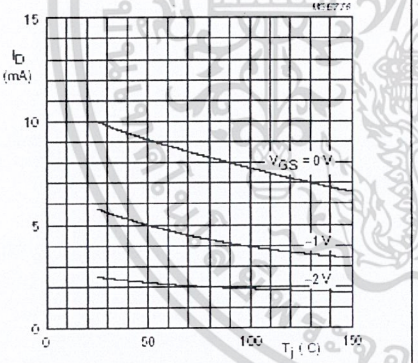
V_{DS} = 15 V; T_j = 25 °C.

Fig.8 Output characteristics for BF245C; typical values.



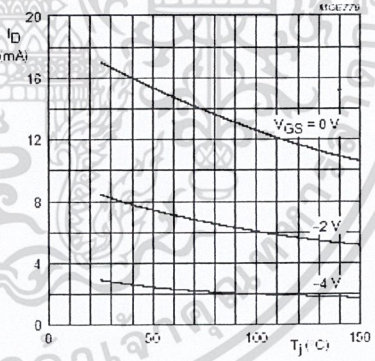
V_{DS} = 15 V.

Fig.9 Drain current as a function of junction temperature; typical values for BF245A.



V_{DS} = 15 V.

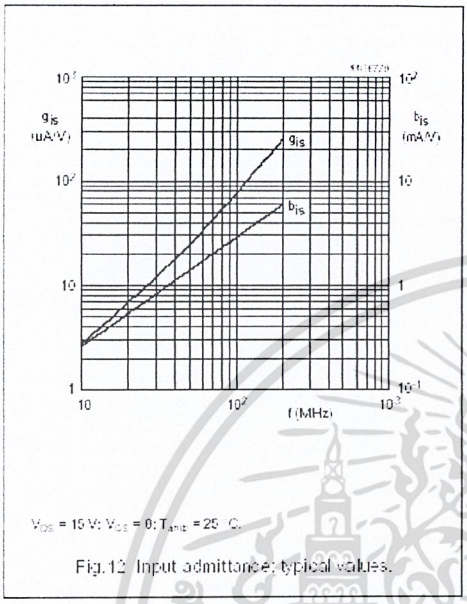
Fig.10 Drain current as a function of junction temperature; typical values for BF245B.



V_{DS} = 15 V.

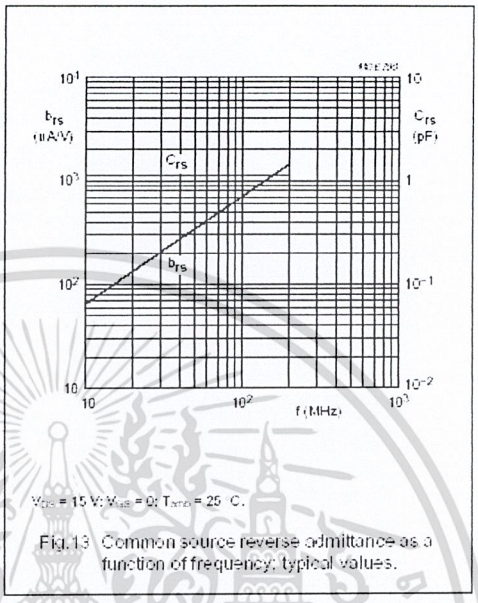
Fig.11 Drain current as a function of junction temperature; typical values for BF245C.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



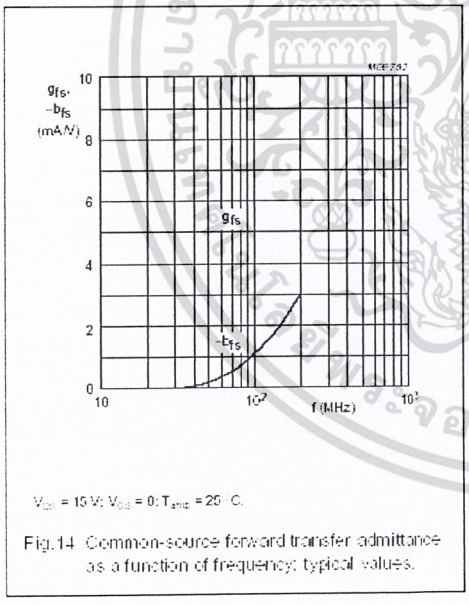
V_{DS} = 15 V; V_{GS} = 0; T_{amb} = 25 °C.

Fig.12 Input admittance; typical values.



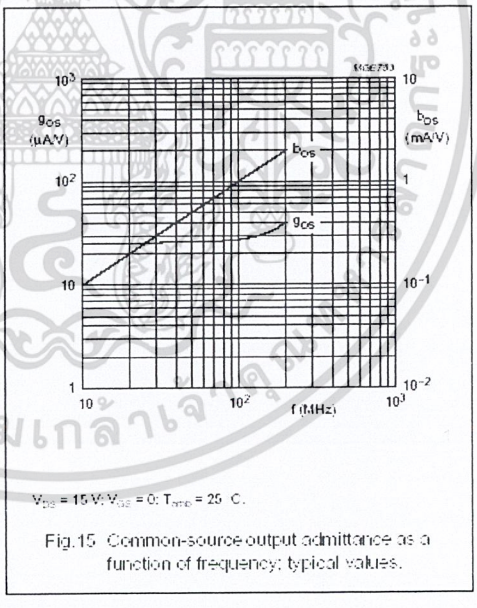
V_{DS} = 15 V; V_{GS} = 0; T_{amb} = 25 °C.

Fig.13 Common source reverse admittance as a function of frequency; typical values.



V_{DS} = 15 V; V_{GS} = 0; T_{amb} = 25 °C.

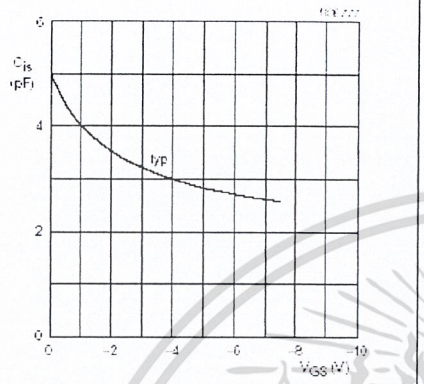
Fig.14 Common-source forward transfer admittance as a function of frequency; typical values.



V_{DS} = 15 V; V_{GS} = 0; T_{amb} = 25 °C.

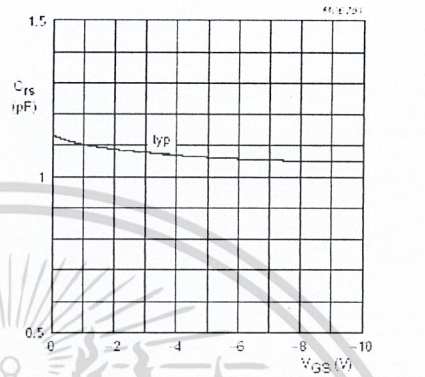
Fig.15 Common-source output admittance as a function of frequency; typical values.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



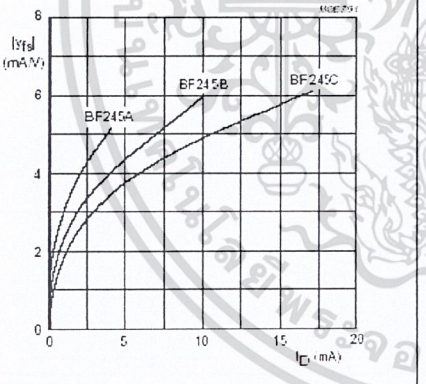
V_{DS} = 20 V; f = 1 MHz; T_{amb} = 25 °C.

Fig.16 Input capacitance as a function of gate-source voltage; typical values.



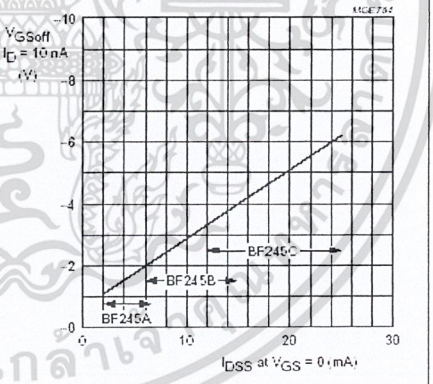
V_{DS} = 20 V; f = 1 MHz; T_{amb} = 25 °C.

Fig.17 Reverse transfer capacitance as a function of gate-source voltage; typical values.



V_{DS} = 15 V; f = 1 kHz; T_{amb} = 25 °C.

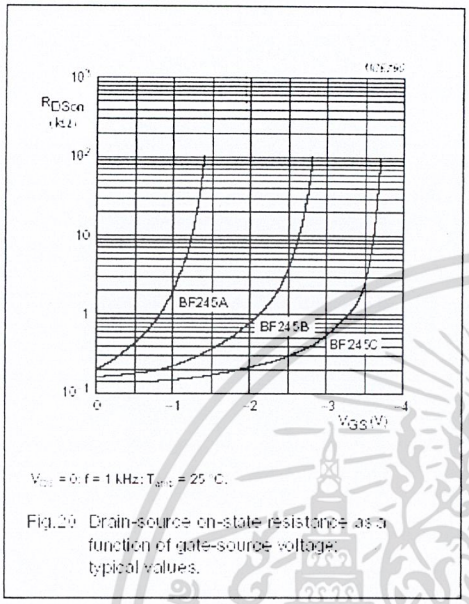
Fig.18 Forward transfer admittance as a function of drain current; typical values.



V_{DS} = 15 V; T_j = 25 °C.

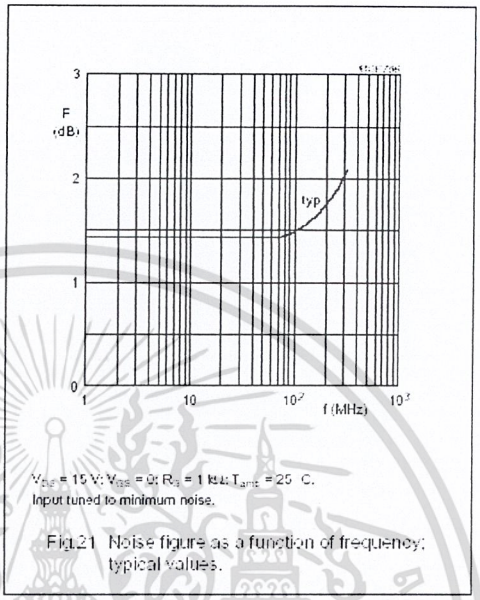
Fig.19 Gate-source cut-off voltage as a function of drain current; typical values.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



V_{DS} = 0; f = 1 kHz; T_{amb} = 25 °C.

Fig.20 Drain-source on-state resistance as a function of gate-source voltage; typical values.

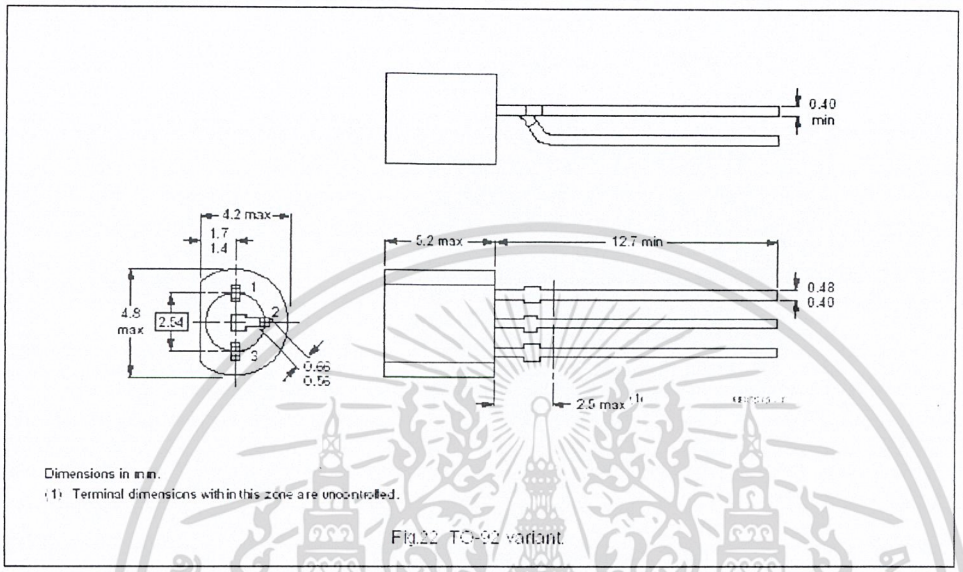


V_{DS} = 15 V; V_{GS} = 0; R_S = 1 kΩ; T_{amb} = 25 °C.
Input tuned to minimum noise.

Fig.21 Noise figure as a function of frequency; typical values.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PACKAGE OUTLINE



Dimensions in mm.

(1) Terminal dimensions within this zone are uncontrolled.

Fig.22 TO-92 variant.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor

PRELIMINARY

LM1889 TV Video Modulator

General Description

The LM1889 is designed to interface audio, color difference, and luminance signals to the antenna terminals of a TV receiver. It consists of a sound subcarrier oscillator, chroma subcarrier oscillator, quadrature chroma modulators, and RF oscillators and modulators for two low-VHF channels.

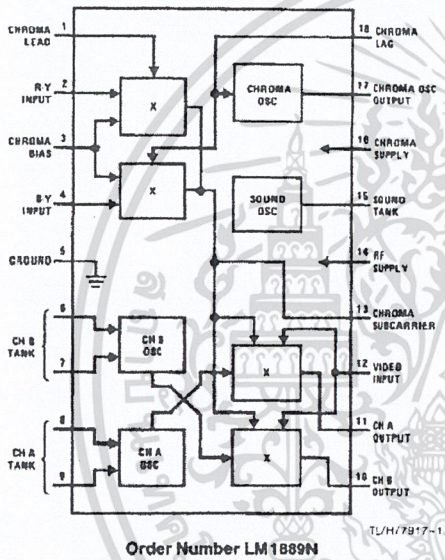
The LM1889 allows video information from VTR's, games, test equipment, or similar sources to be displayed on black and white or color TV receivers. When used with the MM57100 and MM53104, a complete TV game is formed.

Features

- dc channel switching
- 12V to 18V supply operation
- Excellent oscillator stability
- Low intermodulation products
- 5 Vp-p chroma reference signal
- May be used to encode composite video

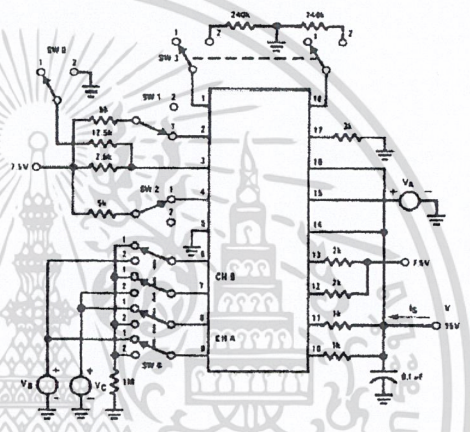
Block Diagram

Dual-In-Line Package



Order Number LM1889N
See NS Package Number N18A

DC Test Circuit



http://www.chipdocs.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage V14, V16 max	19 V_{DC}
Power Dissipation Package (Note 1)	1800 mW
Operating Temperature Range	0°C to +70°C
Storage Temperature Range	−55°C to +150°C
Chroma Osc Current I_{17} max	10 mA_{DC}
(V16−V15) max	±5 V_{DC}
(V14−V10) max	7V
(V14−V11) max	7V
Lead Temperature (Soldering, 10 sec.)	260°C

DC Electrical Characteristics (dc Test Circuit, All SW Normally Pos. 1, V_A = 15V, V_B = V_C = 12V)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
I_S	Supply Current		20	35	45	mA
ΔI_{15}	Sound Oscillator, Current Change	Change V_A from 12.5 to 17.5V	0.3	0.6	0.9	mA
V17	Chroma Oscillator Balance		9.5	11.0	12.5	V
V13	Chroma Modulator Balance		7.0	7.4	7.8	V
ΔV13	R-Y Modulator Output Level	SW 3, Pos. 2, Change SW 1 from Pos. 1 to Pos. 2	0.6	0.9	1.2	V
ΔV13	B-Y Modulator Output Level	SW 3, Pos. 2, Change SW 2 from Pos. 1 to Pos. 2	0.6	0.9	1.2	V
ΔV13/ΔV3	Chroma Modulator Conversion Ratio	SW 3, Pos. 2, Change SW 0 from Pos. 1 to Pos. 2 Divide ΔV13 by ΔV3	0.45	0.70	0.95	V/V
V8, V9	Ch. A Oscillator "OFF" Voltage	SW 4, Pos. 2		1.0	3.0	V
I_9	Ch. A Oscillator Current Level	V_B = 12V, V_C = 13V	3.0	4.0	5.5	mA
V6, V7	Ch. B Oscillator "OFF" Voltage			1.0	3.0	V
I_6	Ch. B Oscillator Current Level	SW 4, Pos. 2, V_B = 12V, V_C = 13V	3.0	4.0	5.5	mA
ΔV11/(V13−V12)	Ch. A Modulator Conversion Ratio	SW 1, SW2, SW 3, Pos. 2, Measure ΔV11(V10) by Changing from V_B = 12.5V, V_C = 11.5V to V_B = 11.5V, V_C = 12.5V and Divide by V13−V12	0.35	0.55	0.75	V/V
ΔV10/(V13−V12)	Ch. B Modulator Conversion Ratio	Divide as Above	0.35	0.55	0.75	V/V

AC Electrical Characteristics (AC Test Circuit, V = 15V)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
V17	Chroma Oscillator Output Level	$C_{LOAD} \leq$ 20 pF	4	5		Vp p
V15	Sound Carrier Oscillator Level	Loaded by RC Coupling Network	2	3	4	Vp-p
V8, V9	Ch. 3 RF Oscillator Level	Ch. SW. Pos. 3, f = 61.25 MHz, Use FET Probe	200	350		mVp-p
V6, V7	Ch. 4 RF Oscillator Level	Ch. Sw. Pos. 4, f = 67.25 MHz Use FET Probe	200	350		mVp-p

Note 1: For operation in ambient temperatures above 25°C, the device must be derated based on a 150° maximum junction temperature and a thermal resistance of 70°C C/W junction to ambient.

http://www.chipdocs.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

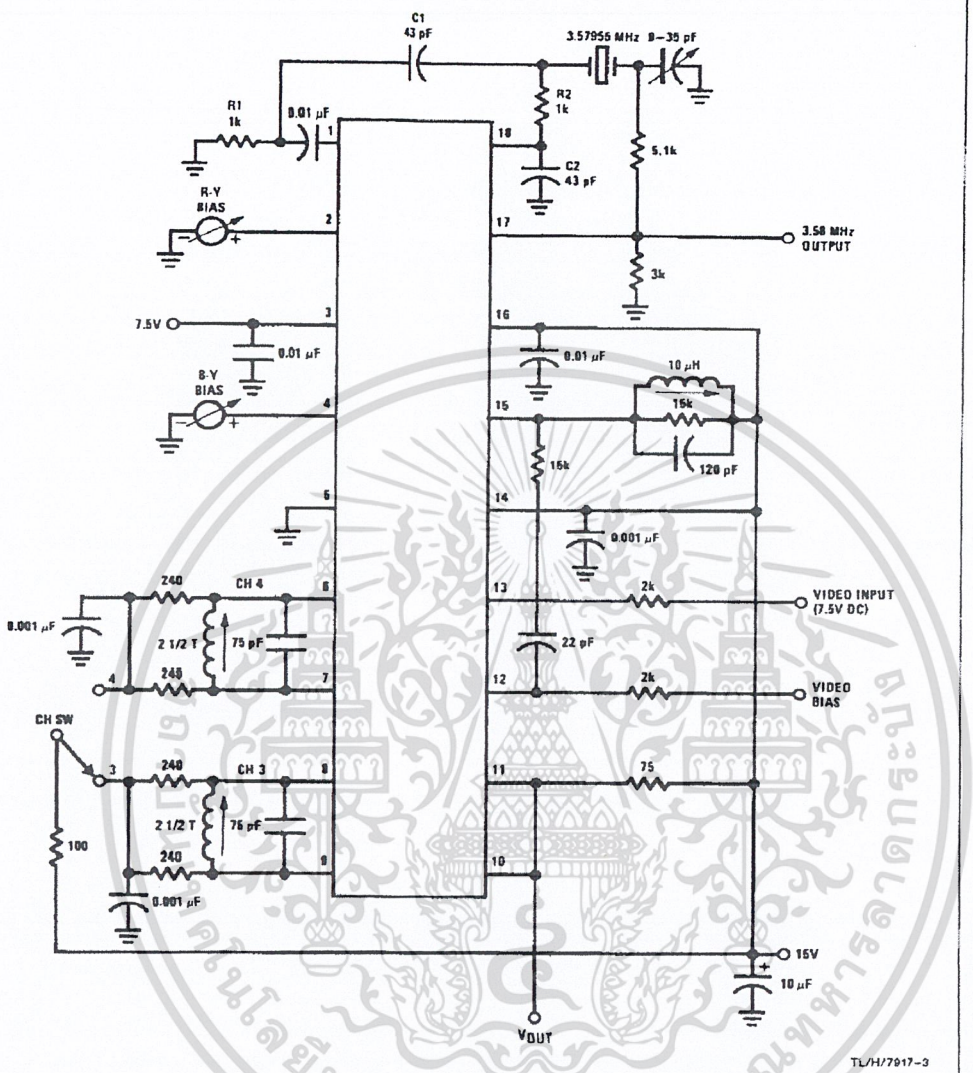
Design Characteristics (AC Test Circuit, V = 15V)

Parameter	Typ	Units	Parameter	Typ	Units
Oscillator Supply Dependence			RF Modulator		
Chroma, f_o = 3.579545 MHz	3	Hz/V	Conversion Gain, f = 61.25 MHz,		
Sound Carrier, RF	See Curves		V_{OUT}/(V13−V12)	10	mVrms/V
Oscillator Temperature Dependence (IC Only)			3.58 MHz Differential Gain	5	%
Chroma	0.05	ppm/°C	Differential Phase	3	degrees
Sound Carrier	−15	ppm/°C	2.5 Vp-p Video, 87.5% mod.		
RF	−50	ppm/°C	Output Harmonics below Carrier		
Chroma Oscillator Output, Pin 17			2nd, 3rd	−12	dB
t_{RISE}, 10−90%	20	ns	4th and above	−20	dB
t_{FALL}, 90−10%	30	ns	Input Impedances		
Duty Cycle (+) Half Cycle	51	%	Chroma Modulator, Pins 2, 4	500k//2 pF	
(−) Half Cycle	49	%	RF Modulator, Pin 12	1M//2 pF	
RF Oscillator Maximum Operating Frequency	100	MHz	Pin 13	250k//3.5 pF	
(Temperature Stability Degraded)					
Chroma Modulator (f = 3.58 MHz)					
B-Y Conversion Gain V13/(V4−V3)	0.6	Vp-p/V			
R-Y Conversion Gain V13/(V2−V3)	0.6	Vp-p/V			
Gain Balance	±0.5	dB			
Bandwidth	See Curve				

http://www.chipdocs.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

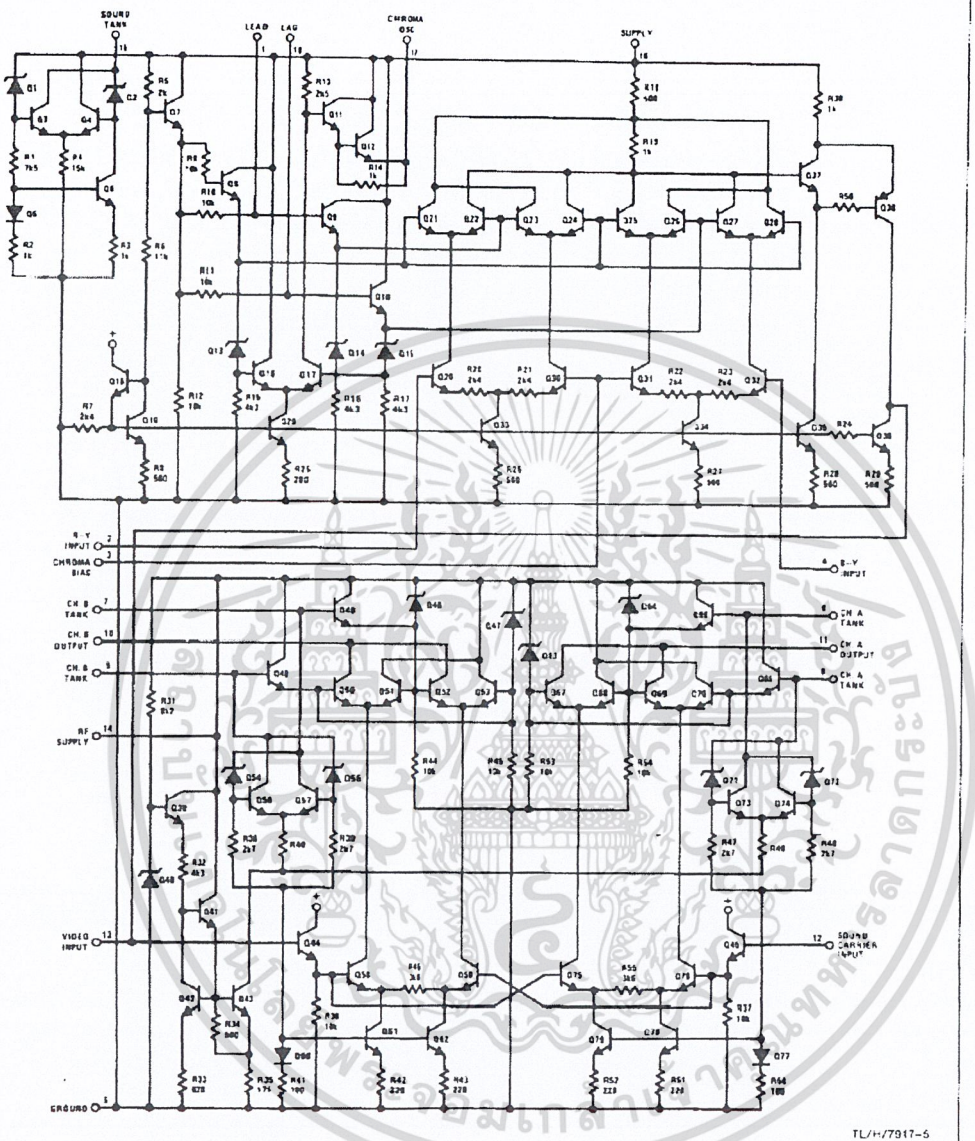
AC Test Circuit



http://www.chipdocs.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

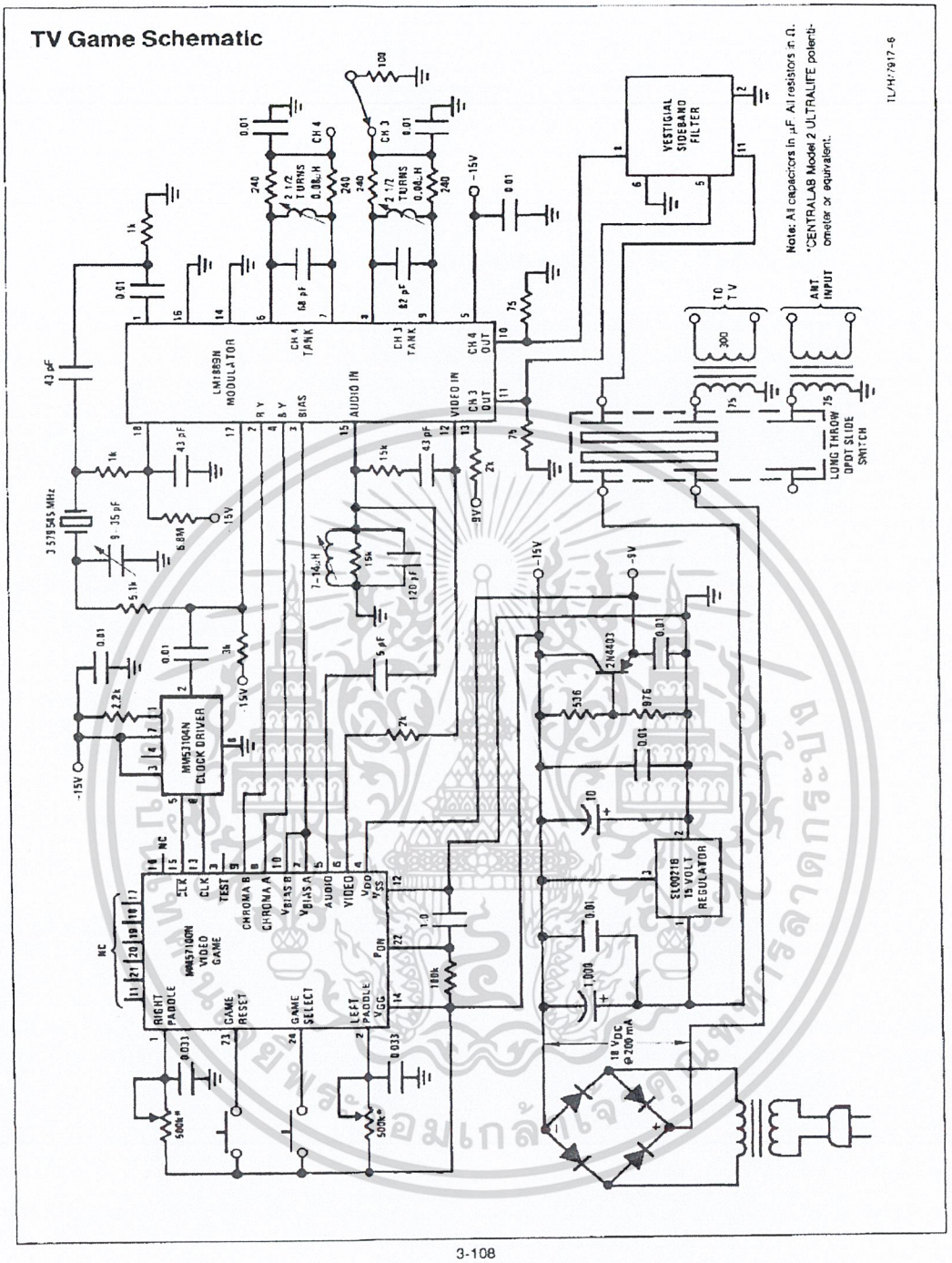
Circuit Diagram



http://www.chipdocs.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TV Game Schematic



http://www.chip-docs.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applications Information (Continued)

Split Power Supplies

The LM1889 is designed to operate over a wide range of supply voltages so that much of the time it can utilize the signal source power supplies. An example of this is shown in *Figure 2* where the composite video signal from a character generator is modulated onto an RF carrier for display on a conventional home TV receiver. The LM1889 is biased between the −12V and +5V supplies and pin 13 is put at ground. A 9.1 kΩ resistor from pin 12 to −12V dc offsets the video input signal (which has sync tips at ground) to establish the proper modulation depth − R1/R2 = V_{IN}/12 x 0.875. This design is for monochrome transmission and features an extremely low external parts count.

DC Clamped Inputs

Utilizing a DC clamp will make matching the LM1889 to available signal generator outputs a simple process. *Figure 3* shows the LM1889 configured to accept the composite video patterns available from a Tektronix Type 144 generator that has black level at ground and negative polarity syncs. In this application, the chroma oscillator amplifier is used to provide a gain of two. The 100k pot adjusts the overall DC level of the amplified signal which determines the modulation depth of the RF output. Clamping the input requires a minimum of DC correction to obtain the correct DC output level. This allows the adjustment to be a high impedance that will have minimum effect on the amplifier closed loop gain.

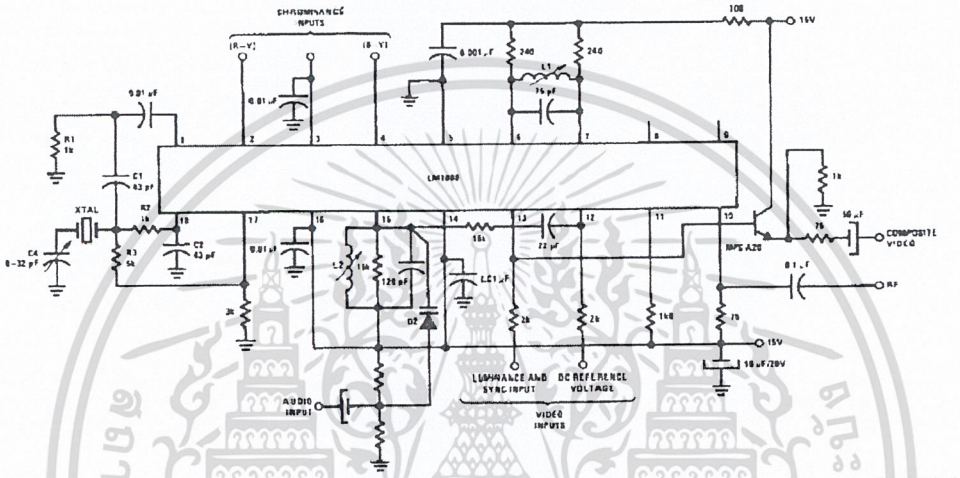
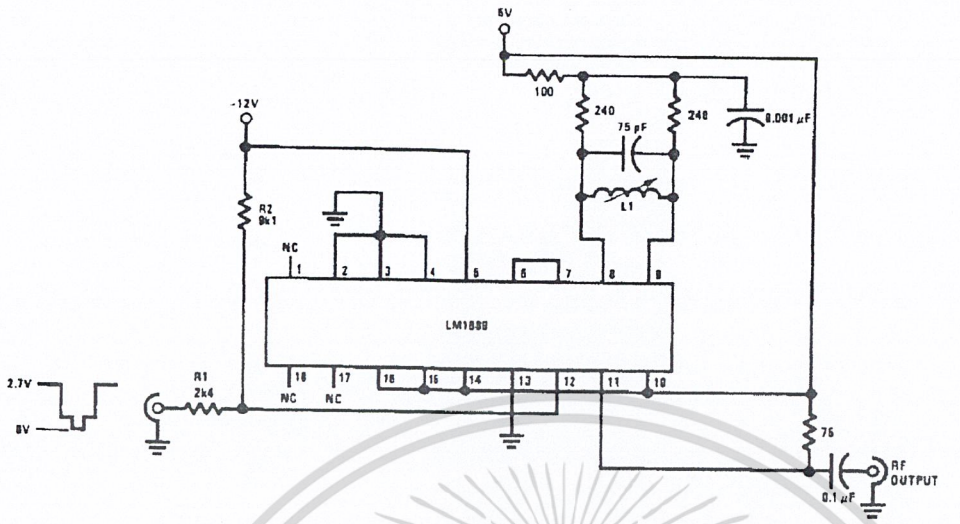


FIGURE 1. Luminance and Chrominance Encoding Composite Video or RF Output

http://www.chipdocs.com

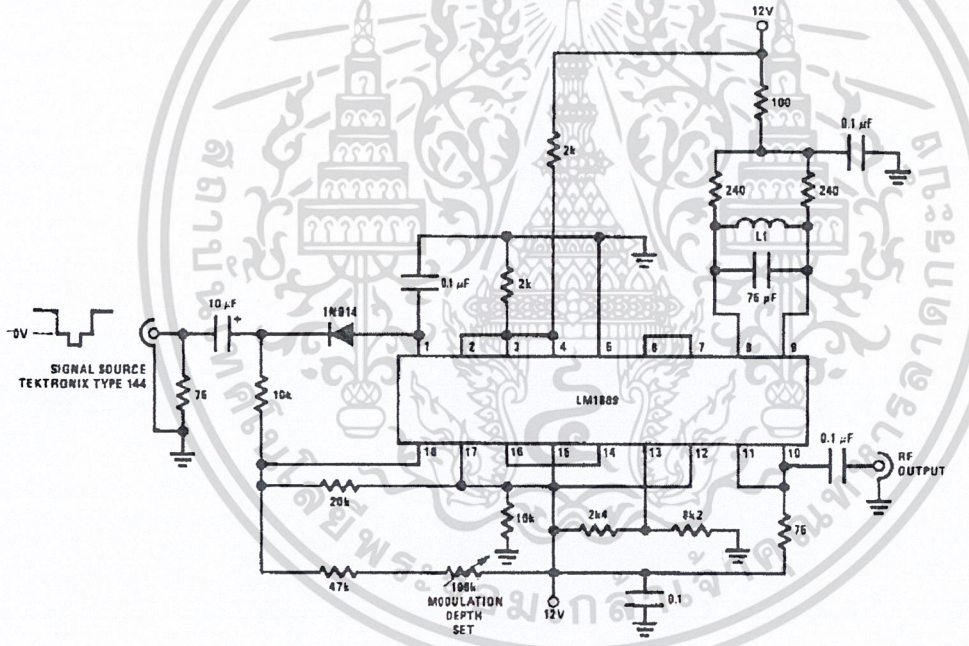
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Applications Information (Continued)



TL/H/7917-8

FIGURE 2. Low-Cost Monochrome Modulator for Character Generator Display



TL/H/7917-9

FIGURE 3. DC Clamped Modulator for NTSC Pattern Generators

http://www.chipdocs.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

National Semiconductor Corporation

LM1886 TV Video Matrix D to A

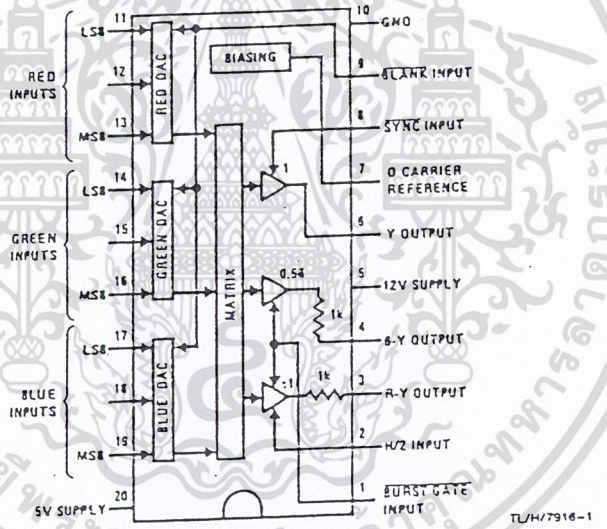
General Description

The LM1886 is a TV video matrix D to A converter which encodes luminance and color difference signals from 3-bit red, green and blue inputs. The luminance output is encoded from the NTSC equation Y = 0.3R + 0.59G + 0.11B and the R-Y and B-Y outputs are weighted to prevent overmodulation. A built-in R-Y and burst gate polarity switch allow European PAL compatible signals to be encoded. All output levels including an RF O Carrier Bias Voltage have been referenced to 5V for direct connection to the LM1889 TV video modulator. When used in combination with the LM1889 and a suitable sync generator, 3-bit, R, G and B information may be encoded to both composite video and RF channel carrier.

Features

- Complete digital to RF coding with LM1889
- 1-pin PAL/NTSC mode select
- True NTSC matrix
- 8 levels of grey scale
- Allows wide range of colorimetry
- Low power TTL inputs
- Wideband luminance output
- Weighted R-Y, B-Y outputs

Connection Diagram



Top View

FIGURE 1

Order Number LM1886N

See NS Package Number N20A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

Supply Voltage	
Pin 5	15V
Pin 20	6V
Input Voltage (Pins 1, 8, 9, 11–19)	−0.5V, +12V
Pin 2 Voltage Relative to Pin 20	0.8V
Output Current	5 mA
Power Dissipation, T_A = 25°C (Note 1)	1900 mW
Storage Temperature Range	−55°C to +150°C
Operating Temperature Range	0°C to +70°C
Lead Temperature (Soldering, 10 sec.)	260°

Electrical Characteristics T_A = 25°C, (*Figure 2*, Note 2)

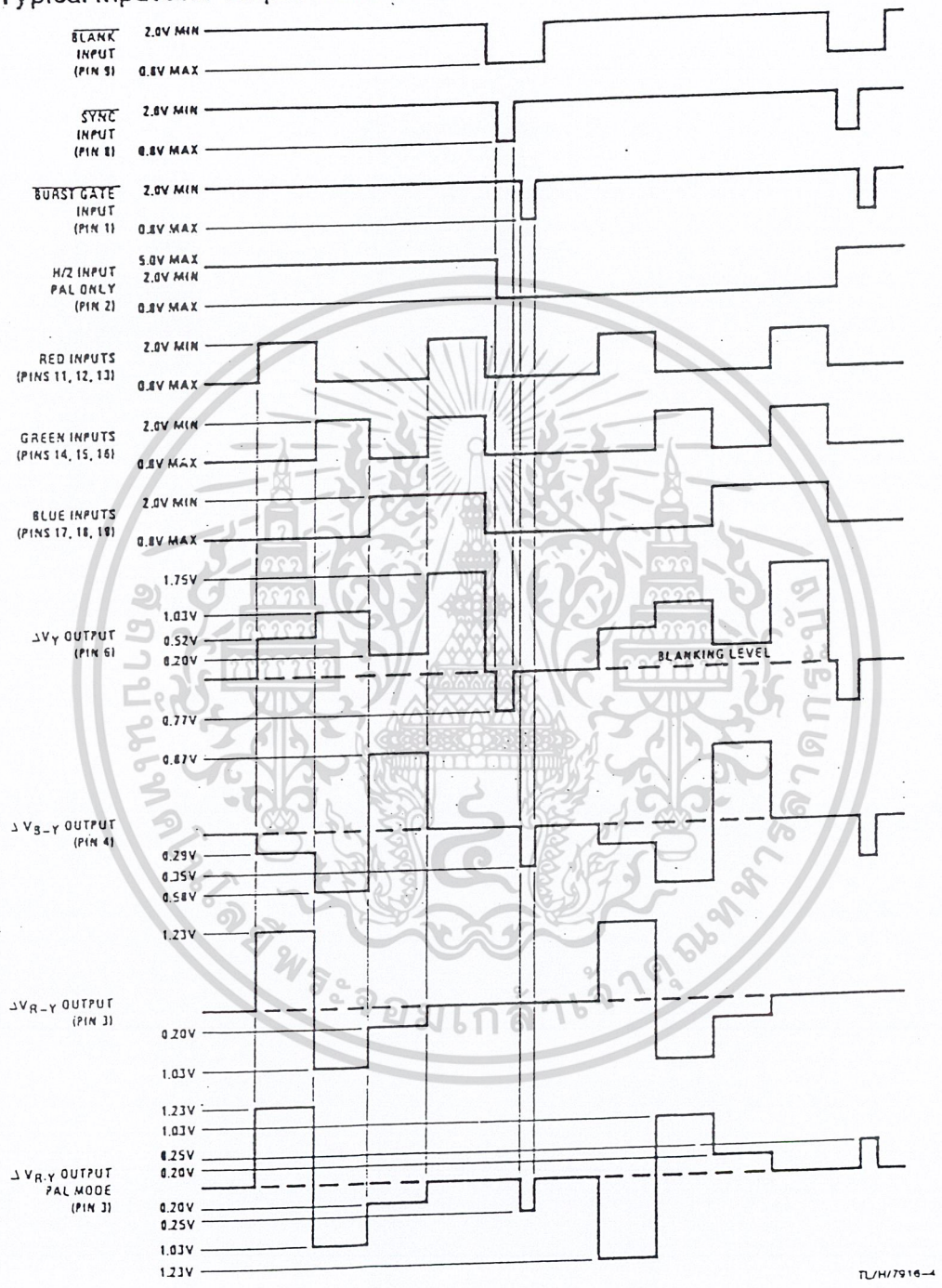
Parameter	Conditions	Min	Typ	Max	Units
5V Supply Current (Pin 20)	$\overline{BLANK}$ = 0.8V	7	11	16	mA
12V Supply Current (Pin 5)	$\overline{BLANK}$ = 0.8V	9	13	17	mA
Logic "1" Input Current (Pins 1, 2, 8, 9, 11–19)	Input Voltage = 5.0V		0	10	μA
Logic "0" Input Current (Pins 1, 2, 8, 9, 11–19)	Input Voltage = 0.3V		−0.01	−0.18	mA
Output Offsets	R, G, B, = 0.8V				
ΔV_Y			0	±50	mV
ΔV_{R-Y}			0	±50	mV
ΔV_{B-Y}			0	±50	mV
R-Y Full Scale, $(\Delta V_{R-Y})_{FS}$	R = 2V; G, B = 0.8V	1.0	1.23	1.4	V
B-Y Full Scale, $(\Delta V_{B-Y})_{FS}$	B = 2V; R, G = 0.8V	0.7	0.87	1.0	V
Green Full Scale	G = 2V; R, B = 0.8V				
ΔV_{R-Y}		−0.85	−1.03	−1.2	V
ΔV_{B-Y}		−0.45	−0.58	−0.7	V
Y Full Scale	R, G, B = 2V	1.6	1.75	1.9	V
$(\Delta V_Y)_{FS}$			0	±100	mV
ΔV_{R-Y}			0	±75	mV
ΔV_{B-Y}					
O Carrier Reference, ΔV_O		2.0	2.2	2.5	V
Blanking Level, ΔV_Y	$\overline{BLANK}$ = 0.8V		0	±50	mV
Sync Level, ΔV_Y	$\overline{BLANK}$, $\overline{SYNC}$ = 0.8V	−0.67	−0.77	−0.87	V
NTSC Burst, ΔV_{B-Y}	$\overline{BLANK}$, $\overline{BURST\ GATE}$ = 0.8V	−0.26	−0.35	−0.46	V
PAL Burst	SW in PAL Position;				
ΔV_{R-Y}	$\overline{BLANK}$, $\overline{BURST\ GATE}$,	−0.2	−0.25	−0.32	V
ΔV_{B-Y}	H/2 = 0.8V	−0.2	−0.25	−0.32	V
PAL Inversion Ratio $(\Delta V_{R-Y})_{PAL}/(\Delta V_{R-Y})_{FS}$	R = 2V; G, B, H/2 = 0.8V SW to PAL Position	−0.9	−1.0	−1.1	
Y Linearity Error	*Figure 2b* Input Connection		±1	±6	%FS
Y Switching Times	15 kHz Square Wave Switching				
Rise Time, t_R	R, G, B in Parallel		35		ns
Fall Time, t_F			30		ns
Settling Time ±1 LSB			50		ns

Note 1: Above T_A = 25°C, derate based on $T_{J(MAX)}$ = 150°C and θ_{JA} = 65°C/W.

Note 2: Unless otherwise noted, $\overline{BLANK}$, $\overline{SYNC}$, $\overline{BURST\ GATE}$ = 2V and SW is in NTSC position. All outputs are referenced to the +5V supply as shown in *Figure 2a*.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Input and Output Waveforms



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Test Circuits

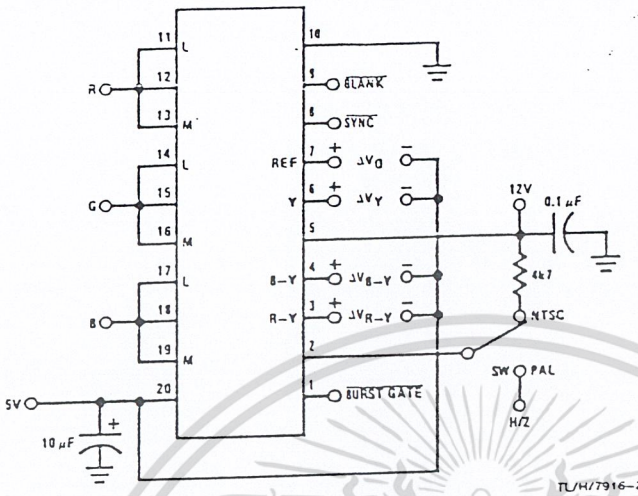


FIGURE 2a. 6-Color Input Connection

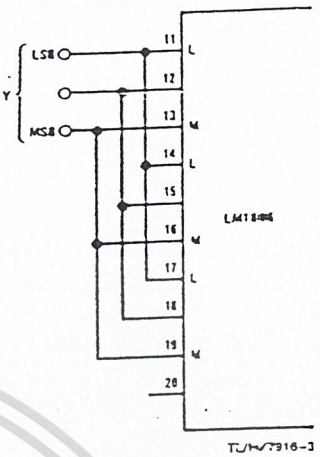


FIGURE 2b. 8-level Grey Scale Input Connection

Application Notes (Refer to *Figure 1*)

$\overline{\text{SYNC}}$, $\overline{\text{BLANK}}$, and $\overline{\text{BURST GATE}}$ may be obtained from a sync generator IC. For PAL operation, the H/2 square wave may be obtained by a ÷2 from horizontal sync.

All inputs are low-power TTL compatible. Because of the very low typical input currents, the color inputs may be paralleled in various combinations. For simple color requirements, the *Figure 2a* input connection may be used to produce the 6 primary and complementary colors listed in Table I, along with black and white. To add complex colors such as those at the bottom of Table I, all 9 input bits may be required separately. When choosing input codes for other colors, always check the new color against both light and dark backgrounds.

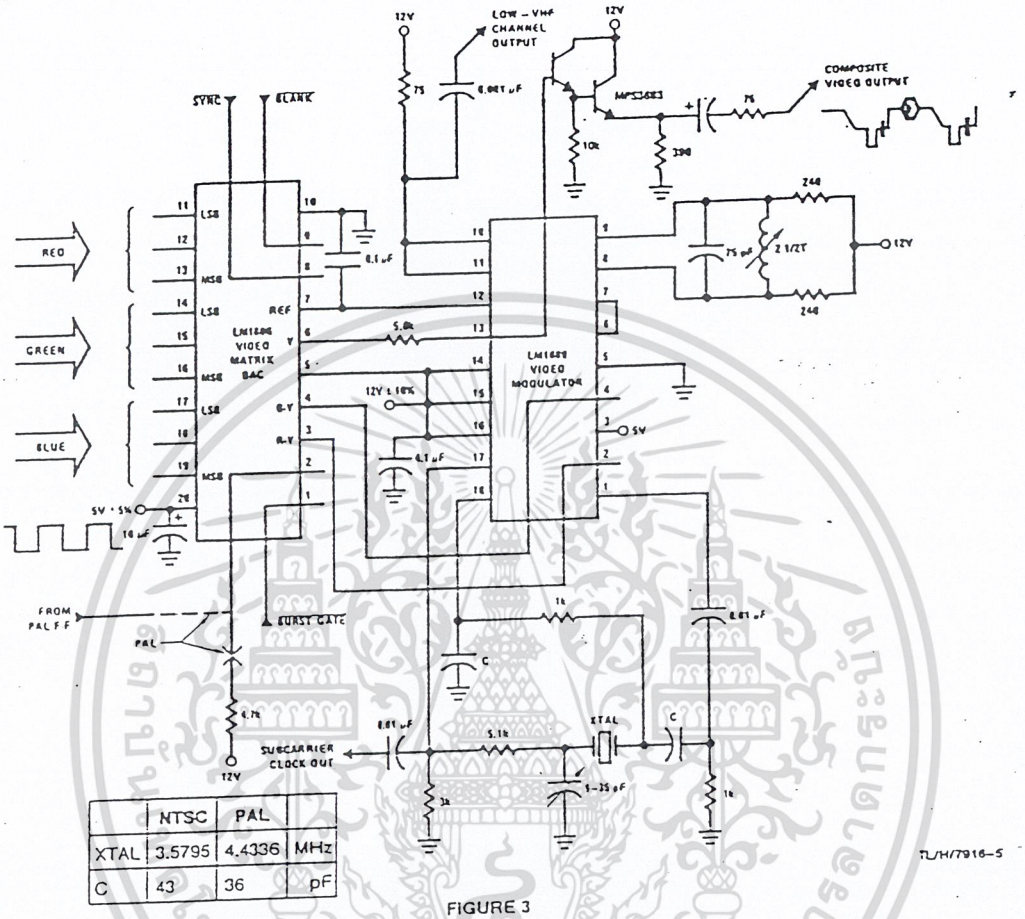
All outputs are referenced to the +5V supply for direct connection to the LM1889. The resistor on the luminance output pin 6 is used to sum the chroma subcarrier from the LM1889 and must be wired as tightly as possible to preserve the video bandwidth. For the addition of sound or a second RF channel, refer to the LM1889 data sheet.

TABLE I. Input Code Examples for Common Colors

		Input Code					
		Red		Green		Blue	
	Color	M	L	M	L	M	L
	Black	0	0	0	0	0	0
	Dark Grey	0	1	0	1	0	0
	Light Grey	1	0	1	0	1	1
	White	1	1	1	1	1	1
Primary	Red	1	1	0	0	0	0
Primary	Green	0	0	1	1	0	0
Primary	Blue	0	0	0	0	1	1
Complementary	Cyan	0	0	1	1	1	1
Complementary	Magenta	1	1	0	0	1	1
Complementary	Yellow	1	1	1	1	0	0
	Brown	0	1	0	1	0	0
	Orange	1	1	1	0	0	0
	Flesh Tone	1	1	1	1	1	1
	Pink	1	1	1	1	0	0
	Sky Blue	1	0	1	0	1	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Application



	NTSC	PAL	
XTAL	3.5795	4.4336	MHz
C	43	36	pF

FIGURE 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Circuit Description (Refer to *Figure 4*)

The 3-bit red, green, and blue inputs go to identical 3-bit current-mode digital-to-analog converters (DACs). Each DAC consists of three binary-weighted current sources controlled by diff-amp current switches. The DAC output currents are arbitrarily given a weighting factor of 0.59, which is the green coefficient in the luminance equation. Portions of the red and blue currents are split off, so that the remaining currents combined with the green current form the luminance current $I_Y = 0.3\,I_R + 0.59\,I_G + 0.11\,I_B$. I_Y develops the luminance voltage V_Y across R_O in a summing amplifier referenced to the +5V supply. A current switch operated by pin 8 adds (−) sync pulses to the Y output at pin 6.

The portions of red and blue currents previously split off flow through resistors $R_O/0.29$ and $R_O/0.48$, which are weighted to form the red and blue voltages respectively. Since the opposite ends of the 2 resistors are connected to V_Y, the red and blue voltages across the resistors subtract from V_Y to develop the color difference voltages V_{Y-R} and V_{Y-B}. V_{Y-B} is coupled through a X.56 gain, 5V-referenced inverting amplifier to the B-Y output at pin 4. V_{Y-R} feeds parallel inverting and non-inverting unity gain amplifiers which allow either polarity to be coupled to the R-Y output pin 3. Switching between the 2 amplifiers is controlled by a current switch activated by the H/2 pin 2. A (−) burst gate pulse on pin 1 controls current switches which add the burst pulse components to the B-Y and R-Y outputs.

The requirements for PAL and NTSC encoding differ in the areas of burst gate operation and R-Y polarity, both of which are controlled via pin 2 as follows:

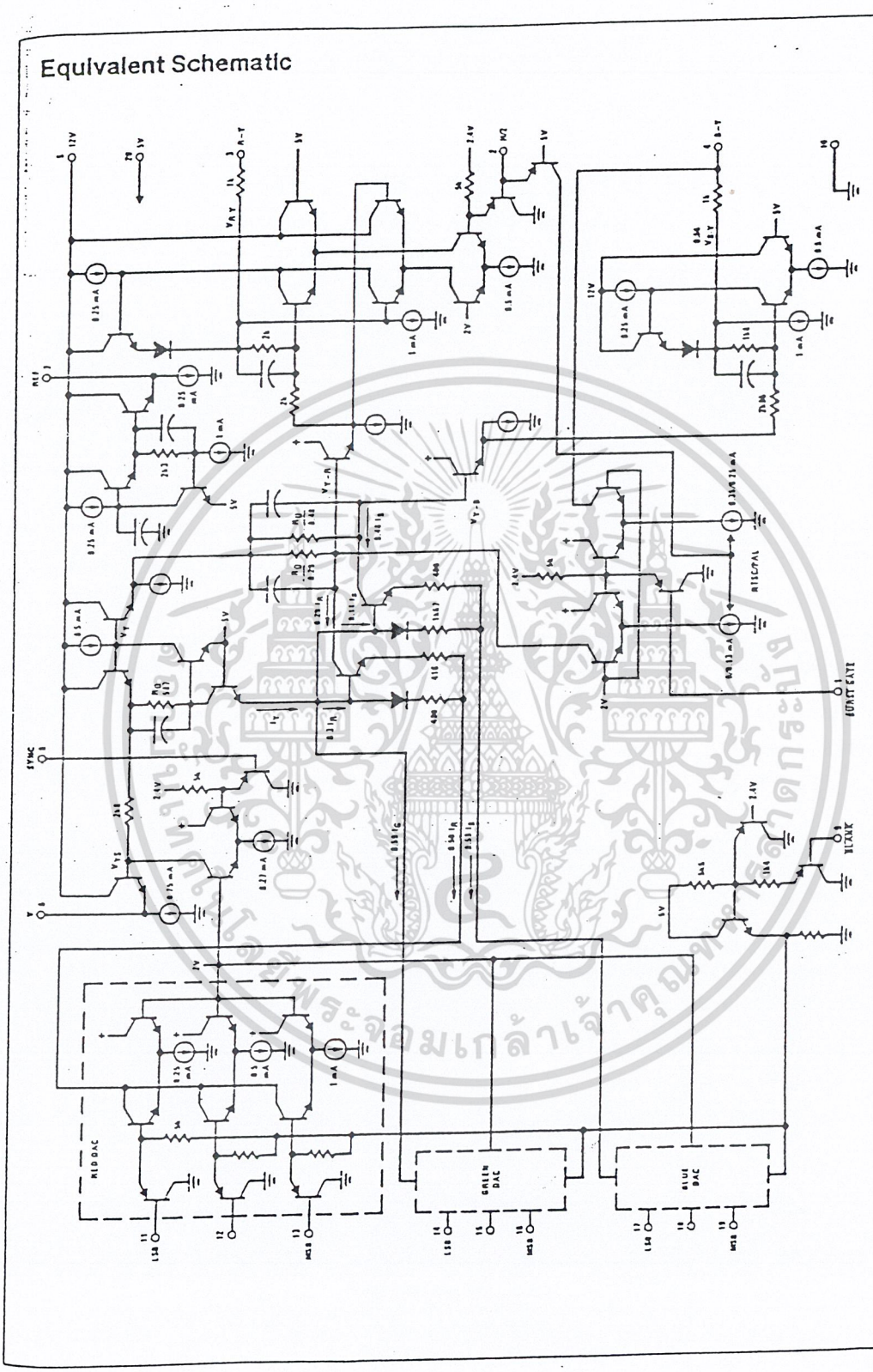
PAL, pin 2 fed by a half-line frequency TTL square wave—in this mode a PNP switch between pin 2 and +5V is held off continuously, which results in equal burst pulse components on the B-Y and R-Y outputs. In addition, the H/2 square wave causes the R-Y output polarity to reverse every line. (When fed to the LM1889 chroma modulator this causes the phase of the R-Y subcarrier to change 180° as required in PAL.)

NTSC, pin 2 tied through an external resistor to +12V—this turns on the PNP switch continuously, which eliminates the burst pulse on the R-Y output and increases the amplitude of the B-Y pulse. Since pin 2 is being held high, the R-Y output is locked in the positive polarity.

Blanking is activated by a low on pin 9, which de-biases the left side of the DAC diff-amps, so that $I_R = I_G = I_B = 0$ independent of the input states. When blanked, the Y, B-Y and R-Y outputs all go to +5V. An additional amplifier produces a 0 carrier reference voltage at pin 7 which is 25% above the peak white voltage on the Y output, relative to +5V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Equivalent Schematic



TL/H/7916–6

FIGURE 4. LM1886 Equivalent Schematic

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Features

- Compatible with MCS-51™ Products
- 8K Bytes of In-System Reprogrammable Downloadable Flash Memory
  - SPI Serial Interface for Program Downloading
  - Endurance: 1,000 Write/Erase Cycles
- 2K Bytes EEPROM
  - Endurance: 100,000 Write/Erase Cycles
- 4V to 6V Operating Range
- Fully Static Operation: 0 Hz to 24 MHz
- Three-level Program Memory Lock
- 256 x 8-bit Internal RAM
- 32 Programmable I/O Lines
- Three 16-bit Timer/Counters
- Nine Interrupt Sources
- Programmable UART Serial Channel
- SPI Serial Interface
- Low-power Idle and Power-down Modes
- Interrupt Recovery From Power-down
- Programmable Watchdog Timer
- Dual Data Pointer
- Power-off Flag

Description

The AT89S8252 is a low-power, high-performance CMOS 8-bit microcomputer with 8K bytes of downloadable Flash programmable and erasable read only memory and 2K bytes of EEPROM. The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard 80C51 instruction set and pinout. The on-chip downloadable Flash allows the program memory to be reprogrammed in-system through an SPI serial interface or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with downloadable Flash on a monolithic chip, the Atmel AT89S8252 is a powerful microcomputer which provides a highly-flexible and cost-effective solution to many embedded control applications.

The AT89S8252 provides the following standard features: 8K bytes of downloadable Flash, 2K bytes of EEPROM, 256 bytes of RAM, 32 I/O lines, programmable watchdog timer, two data pointers, three 16-bit timer/counters, a six-vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator, and clock circuitry. In addition, the AT89S8252 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power-down mode saves the RAM contents but freezes the oscillator, disabling all other chip functions until the next interrupt or hardware reset.

The downloadable Flash can be changed a single byte at a time and is accessible through the SPI serial interface. Holding RESET active forces the SPI bus into a serial programming interface and allows the program memory to be written to or read from unless Lock Bit 2 has been activated.

8-bit Microcontroller with 8K Bytes Flash

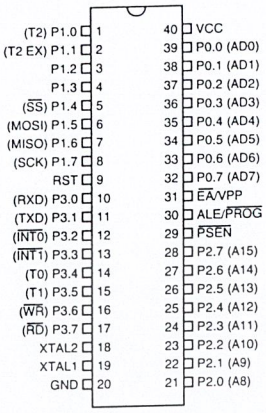
AT89S8252

Rev. 0401E–02/00

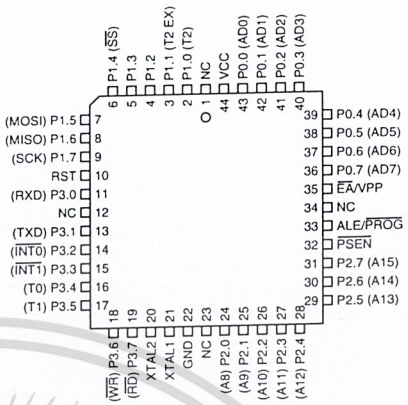
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pin Configurations

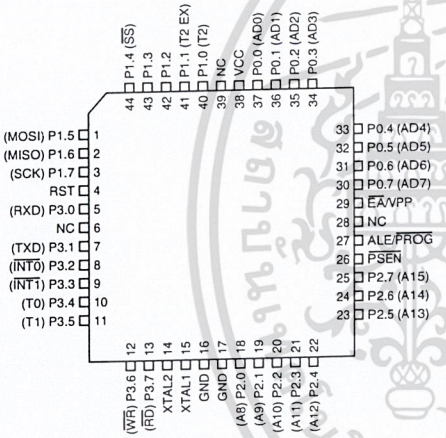
PDIP



PLCC



PQFP/TQFP



Pin Description

VCC

Supply voltage.

GND

Ground.

Port 0

Port 0 is an 8-bit open drain bbi-didirectional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pullups.

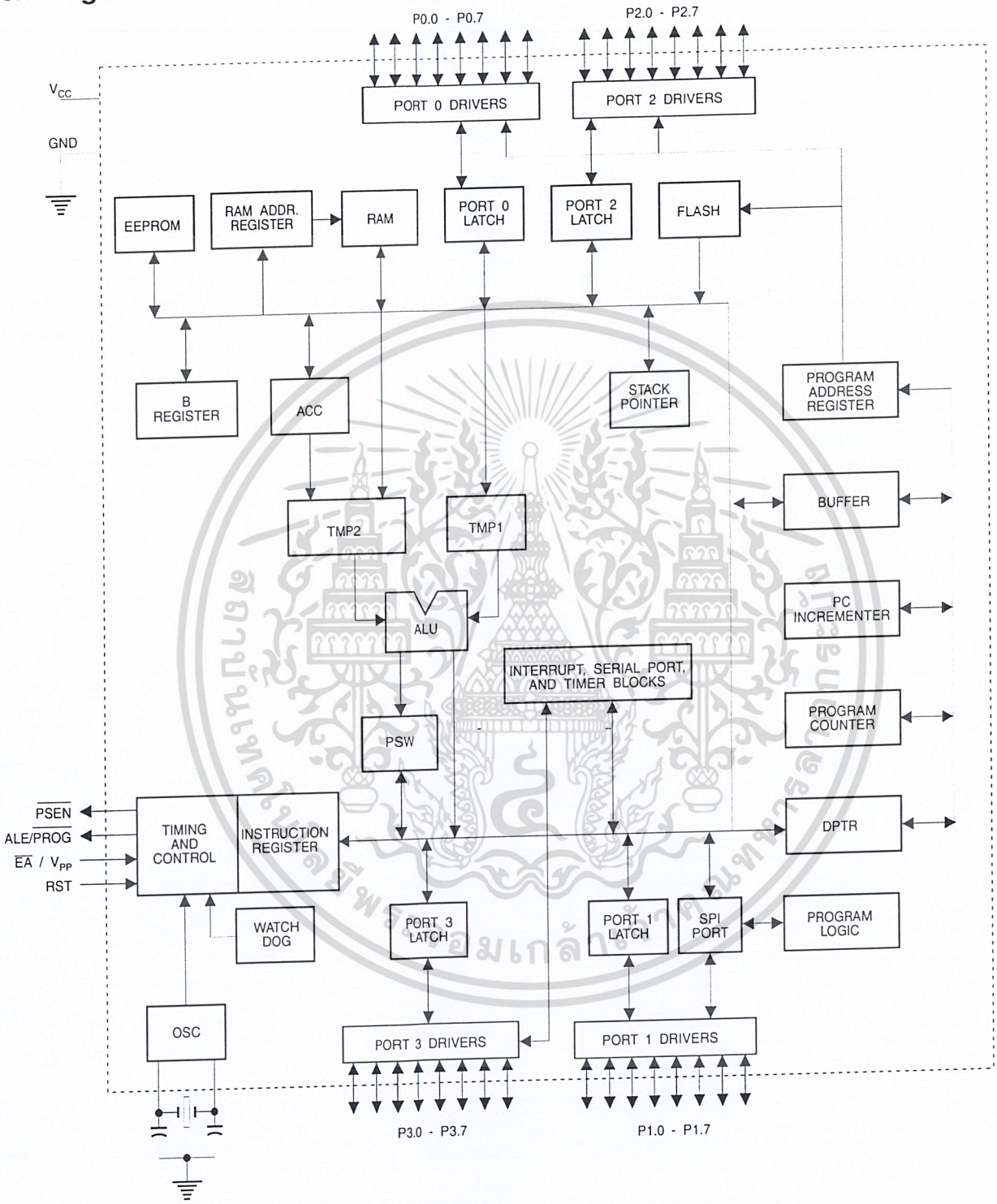
Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. External pullups are required during program verification.

Port 1

Port 1 is an 8-bit bi-directional I/O port with internal pullups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Some Port 1 pins provide additional functions. P1.0 and P1.1 can be configured to be the timer/counter 2 external count input (P1.0/T2) and the timer/counter 2 trigger input (P1.1/T2EX), respectively.

Pin Description

Furthermore, P1.4, P1.5, P1.6, and P1.7 can be configured as the SPI slave port select, data input/output and shift clock input/output pins as shown in the following table.

Port Pin	Alternate Functions
P1.0	T2 (external count input to Timer/Counter 2), clock-out
P1.1	T2EX (Timer/Counter 2 capture/reload trigger and direction control)
P1.4	$\overline{SS}$ (Slave port select input)
P1.5	MOSI (Master data output, slave data input pin for SPI channel)
P1.6	MISO (Master data input, slave data output pin for SPI channel)
P1.7	SCK (Master clock output, slave clock input pin for SPI channel)

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port 2

Port 2 is an 8-bit bi-directional I/O port with internal pullups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pullups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3

Port 3 is an 8 bit bi-directional I/O port with internal pullups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pullups.

Port 3 also serves the functions of various special features of the AT89S8252, as shown in the following table.

Port 3 also receives some control signals for Flash programming and verification.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{INT0}$ (external interrupt 0)
P3.3	$\overline{INT1}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{WR}$ (external data memory write strobe)
P3.7	$\overline{RD}$ (external data memory read strobe)

RST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

ALE/$\overline{PROG}$

Address Latch Enable is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input ($\overline{PROG}$) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

$\overline{PSEN}$

Program Store Enable is the read strobe to external program memory.

When the AT89S8252 is executing code from external program memory, $\overline{PSEN}$ is activated twice each machine cycle, except that two $\overline{PSEN}$ activations are skipped during each access to external data memory.

$\overline{EA}$/VPP

External Access Enable. $\overline{EA}$ must be strapped to GND in order to enable the device to fetch code from external pro-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

gram memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, $\overline{EA}$ will be internally latched on reset.

$\overline{EA}$ should be strapped to V_{CC} for internal program executions. This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming when 12-volt programming is selected.

XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

XTAL2

Output from the inverting oscillator amplifier.

Table 1. AT89S8252 SFR Map and Reset Values

0F8H								0FFH
0F0H	B 00000000							0F7H
0E8H								0EFH
0E0H	ACC 00000000							0E7H
0D8H								0DFH
0D0H	PSW 00000000					SPCR 000001XX		0D7H
0C8H	T2CON 00000000	T2MOD XXXXXX00	RCAP2L 00000000	RCAP2H 00000000	TL2 00000000	TH2 00000000		0CFH
0C0H								0C7H
0B8H	IP XX000000							0BFH
0B0H	P3 11111111							0B7H
0A8H	IE 0X000000		SPSR 00XXXXXX				-	- 0AFH
0A0H	P2 11111111							0A7H
98H	SCON 00000000	SBUF XXXXXXXX						9FH
90H	P1 11111111						WMCON 00000010	97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000		8FH
80H	P0 11111111	SP 00000111	DP0L 00000000	DP0H 00000000	DP1L 00000000	DP1H 00000000	SPDR XXXXXXXX	PCON 0XXX0000 87H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Timer 2 Registers Control and status bits are contained in registers T2CON (shown in Table 2) and T2MOD (shown in Table 9) for Timer 2. The register pair (RCAP2H, RCAP2L) are the Capture/Reload registers for Timer 2 in 16 bit capture mode or 16-bit auto-reload mode.

Table 2. T2CON—Timer/Counter 2 Control Register

T2CON Address = 0C8H — Reset Value = 0000 0000B

Bit Addressable

Bit	7	6	5	4	3	2	1	0
	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/$\overline{T2}$	CP/$\overline{RL2}$

Symbol	Function
TF2	Timer 2 overflow flag set by a Timer 2 overflow and must be cleared by software. TF2 will not be set when either RCLK = 1 or TCLK = 1.
EXF2	Timer 2 external flag set when either a capture or reload is caused by a negative transition on T2EX and EXEN2 = 1. When Timer 2 interrupt is enabled, EXF2 = 1 will cause the CPU to vector to the Timer 2 interrupt routine. EXF2 must be cleared by software. EXF2 does not cause an interrupt in up/down counter mode (DCEN = 1).
RCLK	Receive clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its receive clock in serial port Modes 1 and 3. RCLK = 0 causes Timer 1 overflows to be used for the receive clock.
TCLK	Transmit clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its transmit clock in serial port Modes 1 and 3. TCLK = 0 causes Timer 1 overflows to be used for the transmit clock.
EXEN2	Timer 2 external enable. When set, allows a capture or reload to occur as a result of a negative transition on T2EX if Timer 2 is not being used to clock the serial port. EXEN2 = 0 causes Timer 2 to ignore events at T2EX.
TR2	Start/Stop control for Timer 2. TR2 = 1 starts the timer.
C/$\overline{T2}$	Timer or counter select for Timer 2. C/$\overline{T2}$ = 0 for timer function. C/$\overline{T2}$ = 1 for external event counter (falling edge triggered).
CP/$\overline{RL2}$	Capture/Reload select. CP/$\overline{RL2}$ = 1 causes captures to occur on negative transitions at T2EX if EXEN2 = 1. CP/$\overline{RL2}$ = 0 causes automatic reloads to occur when Timer 2 overflows or negative transitions occur at T2EX when EXEN2 = 1. When either RCLK or TCLK = 1, this bit is ignored and the timer is forced to auto-reload on Timer 2 overflow.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Watchdog and Memory Control Register The WMCON register contains control bits for the Watchdog Timer (shown in Table 3). The EEMEN and EEMWE bits are used to select the 2K bytes on-chip EEPROM, and to enable byte-write. The DPS bit selects one of two DPTR registers available.

Table 3. WMCON—Watchdog and Memory Control Register

WMCON Address = 96H — Reset Value = 0000 0010B

Bit	PS2	PS1	PS0	EEMWE	EEMEN	DPS	WDTRST	WDTEN
	7	6	5	4	3	2	1	0

Symbol	Function
PS2 PS1 PS0	Prescaler Bits for the Watchdog Timer. When all three bits are set to "0", the watchdog timer has a nominal period of 16 ms. When all three bits are set to "1", the nominal period is 2048 ms.
EEMWE	EEPROM Data Memory Write Enable Bit. Set this bit to "1" before initiating byte write to on-chip EEPROM with the MOVX instruction. User software should set this bit to "0" after EEPROM write is completed.
EEMEN	Internal EEPROM Access Enable. When EEMEN = 1, the MOVX instruction with DPTR will access on-chip EEPROM instead of external data memory. When EEMEN = 0, MOVX with DPTR accesses external data memory.
DPS	Data Pointer Register Select. DPS = 0 selects the first bank of Data Pointer Register, DP0, and DPS = 1 selects the second bank, DP1
WDTRST RDY/$\overline{BSY}$	Watchdog Timer Reset and EEPROM Ready/$\overline{Busy}$ Flag. Each time this bit is set to "1" by user software, a pulse is generated to reset the watchdog timer. The WDTRST bit is then automatically reset to "0" in the next instruction cycle. The WDTRST bit is Write-Only. This bit also serves as the RDY/$\overline{BSY}$ flag in a Read-Only mode during EEPROM write. RDY/$\overline{BSY}$ = 1 means that the EEPROM is ready to be programmed. While programming operations are being executed, the RDY/$\overline{BSY}$ bit equals "0" and is automatically reset to "1" when programming is completed.
WDTEN	Watchdog Timer Enable Bit. WDTEN = 1 enables the watchdog timer and WDTEN = 0 disables the watchdog timer.

SPI Registers Control and status bits for the Serial Peripheral Interface are contained in registers SPCR (shown in Table 4) and SPSR (shown in Table 5). The SPI data bits are contained in the SPDR register. Writing the SPI data register during serial data transfer sets the Write Collision bit, WCOL, in the SPSR register. The SPDR is double buffered for writing and the values in SPDR are not changed by Reset.

Interrupt Registers The global interrupt enable bit and the individual interrupt enable bits are in the IE register. In addition, the individual interrupt enable bit for the SPI is in the SPCR register. Two priorities can be set for each of the six interrupt sources in the IP register.

Dual Data Pointer Registers To facilitate accessing both internal EEPROM and external data memory, two banks of 16 bit Data Pointer Registers are provided: DP0 at SFR address locations 82H-83H and DP1 at 84H-85H. Bit DPS = 0 in SFR WMCON selects DP0 and DPS = 1 selects DP1. The user should always initialize the DPS bit to the appropriate value before accessing the respective Data Pointer Register.

Power Off Flag The Power Off Flag (POF) is located at bit_4 (PCON.4) in the PCON SFR. POF is set to "1" during power up. It can be set and reset under software control and is not affected by RESET.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 4. SPCR—SPI Control Register

SPCR Address = D5H — Reset Value = 0000 01XXB

Bit	SPIE	SPE	DORD	MSTR	CPOL	CPHA	SPR1	SPR0
	7	6	5	4	3	2	1	0

Symbol	Function
SPIE	SPI Interrupt Enable. This bit, in conjunction with the ES bit in the IE register, enables SPI interrupts: SPIE = 1 and ES = 1 enable SPI interrupts. SPIE = 0 disables SPI interrupts.
SPE	SPI Enable. SPI = 1 enables the SPI channel and connects $\overline{SS}$, MOSI, MISO and SCK to pins P1.4, P1.5, P1.6, and P1.7. SPI = 0 disables the SPI channel.
DORD	Data Order. DORD = 1 selects LSB first data transmission. DORD = 0 selects MSB first data transmission.
MSTR	Master/Slave Select. MSTR = 1 selects Master SPI mode. MSTR = 0 selects Slave SPI mode.
CPOL	Clock Polarity. When CPOL = 1, SCK is high when idle. When CPOL = 0, SCK of the master device is low when not transmitting. Please refer to figure on SPI Clock Phase and Polarity Control.
CPHA	Clock Phase. The CPHA bit together with the CPOL bit controls the clock and data relationship between master and slave. Please refer to figure on SPI Clock Phase and Polarity Control.
SPR0 SPR1	SPI Clock Rate Select. These two bits control the SCK rate of the device configured as master. SPR1 and SPR0 have no effect on the slave. The relationship between SCK and the oscillator frequency, $F_{osc.}$, is as follows: SPR1 SPR0 SCK = $F_{osc.}$ divided by 0 0 4 0 1 16 1 0 64 1 1 128

Table 5. SPSR – SPI Status Register

SPSR Address = AAH — Reset Value = 00XX XXXXB

Bit	SPIF	WCOL	–	–	–	–	–	–
	7	6	5	4	3	2	1	0

Symbol	Function
SPIF	SPI Interrupt Flag. When a serial transfer is complete, the SPIF bit is set and an interrupt is generated if SPIE = 1 and ES = 1. The SPIF bit is cleared by reading the SPI status register with SPIF and WCOL bits set, and then accessing the SPI data register.
WCOL	Write Collision Flag. The WCOL bit is set if the SPI data register is written during a data transfer. During data transfer, the result of reading the SPDR register may be incorrect, and writing to it has no effect. The WCOL bit (and the SPIF bit) are cleared by reading the SPI status register with SPIF and WCOL set, and then accessing the SPI data register.

Table 6. SPDR – SPI Data Register

SPDR Address = 86H — Reset Value = unchanged

Bit	SPD7	SPD6	SPD5	SPD4	SPD3	SPD2	SPD1	SPD0
	7	6	5	4	3	2	1	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Data Memory – EEPROM and RAM

The AT89S8252 implements 2K bytes of on-chip EEPROM for data storage and 256 bytes of RAM. The upper 128 bytes of RAM occupy a parallel space to the Special Function Registers. That means the upper 128 bytes have the same addresses as the SFR space but are physically separate from SFR space.

When an instruction accesses an internal location above address 7FH, the address mode used in the instruction specifies whether the CPU accesses the upper 128 bytes of RAM or the SFR space. Instructions that use direct addressing access SFR space.

For example, the following direct addressing instruction accesses the SFR at location 0A0H (which is P2).

```
MOV 0A0H, #data
```

Instructions that use indirect addressing access the upper 128 bytes of RAM. For example, the following indirect addressing instruction, where R0 contains 0A0H, accesses the data byte at address 0A0H, rather than P2 (whose address is 0A0H).

```
MOV @R0, #data
```

Note that stack operations are examples of indirect addressing, so the upper 128 bytes of data RAM are available as stack space.

The on-chip EEPROM data memory is selected by setting the EEMEN bit in the WMCON register at SFR address location 96H. The EEPROM address range is from 000H to 7FFH. The MOVX instructions are used to access the EEPROM. To access off-chip data memory with the MOVX instructions, the EEMEN bit needs to be set to "0".

The EEMWE bit in the WMCON register needs to be set to "1" before any byte location in the EEPROM can be written. User software should reset EEMWE bit to "0" if no further EEPROM write is required. EEPROM write cycles in the serial programming mode are self-timed and typically take 2.5 ms. The progress of EEPROM write can be monitored by reading the RDY/$\overline{BSY}$ bit (read-only) in SFR WMCON. RDY/$\overline{BSY}$ = 0 means programming is still in progress and RDY/$\overline{BSY}$ = 1 means EEPROM write cycle is completed and another write cycle can be initiated.

In addition, during EEPROM programming, an attempted read from the EEPROM will fetch the byte being written with the MSB complemented. Once the write cycle is completed, true data are valid at all bit locations.

Programmable Watchdog Timer

The programmable Watchdog Timer (WDT) operates from an independent oscillator. The prescaler bits, PS0, PS1 and PS2 in SFR WMCON are used to set the period of the Watchdog Timer from 16 ms to 2048 ms. The available timer periods are shown in the following table and the actual timer periods (at V_{CC} = 5V) are within ±30% of the nominal.

The WDT is disabled by Power-on Reset and during Power-down. It is enabled by setting the WDTEN bit in SFR WMCON (address = 96H). The WDT is reset by setting the WDTRST bit in WMCON. When the WDT times out without being reset or disabled, an internal RST pulse is generated to reset the CPU.

Table 7. Watchdog Timer Period Selection

WDT Prescaler Bits			Period (nominal)
PS2	PS1	PS0	
0	0	0	16 ms
0	0	1	32 ms
0	1	0	64 ms
0	1	1	128 ms
1	0	0	256 ms
1	0	1	512 ms
1	1	0	1024 ms
1	1	1	2048 ms

Timer 0 and 1

Timer 0 and Timer 1 in the AT89S8252 operate the same way as Timer 0 and Timer 1 in the AT89C51, AT89C52 and AT89C55. For further information, see the October 1995 Microcontroller Data Book, page 2-45, section titled, "Timer/Counters."

Timer 2

Timer 2 is a 16 bit Timer/Counter that can operate as either a timer or an event counter. The type of operation is selected by bit C/$\overline{T2}$ in the SFR T2CON (shown in Table 2). Timer 2 has three operating modes: capture, auto-reload (up or down counting), and baud rate generator. The modes are selected by bits in T2CON, as shown in Table 8.

Timer 2 consists of two 8-bit registers, TH2 and TL2. In the Timer function, the TL2 register is incremented every machine cycle. Since a machine cycle consists of 12 oscillator periods, the count rate is 1/12 of the oscillator frequency.

In the Counter function, the register is incremented in response to a 1-to-0 transition at its corresponding external input pin, T2. In this function, the external input is sampled during S5P2 of every machine cycle. When the samples show a high in one cycle and a low in the next cycle, the count is incremented. The new count value appears in the register during S3P1 of the cycle following the one in which

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

the transition was detected. Since two machine cycles (24 oscillator periods) are required to recognize a 1-to-0 transition, the maximum count rate is 1/24 of the oscillator frequency. To ensure that a given level is sampled at least once before it changes, the level should be held for at least one full machine cycle.

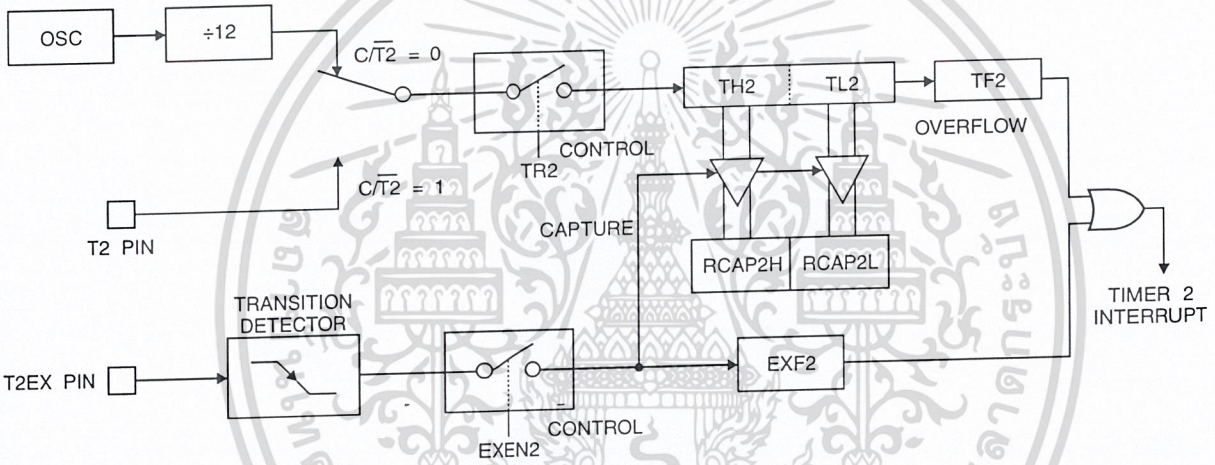
Table 8. Timer 2 Operating Modes

RCLK + TCLK	CP/$\overline{RL2}$	TR2	MODE
0	0	1	16-bit Auto-reload
0	1	1	16-bit Capture
1	X	1	Baud Rate Generator
X	X	0	(Off)

Capture Mode

In the capture mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 is a 16 bit timer or counter which upon overflow sets bit TF2 in T2CON. This bit can then be used to generate an interrupt. If EXEN2 = 1, Timer 2 performs the same operation, but a 1-to-0 transition at external input T2EX also causes the current value in TH2 and TL2 to be captured into RCAP2H and RCAP2L, respectively. In addition, the transition at T2EX causes bit EXF2 in T2CON to be set. The EXF2 bit, like TF2, can generate an interrupt. The capture mode is illustrated in Figure 1.

Figure 1. Timer 2 in Capture Mode



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Auto-reload (Up or Down Counter)

Timer 2 can be programmed to count up or down when configured in its 16 bit auto-reload mode. This feature is invoked by the DCEN (Down Counter Enable) bit located in the SFR T2MOD (see Table 9). Upon reset, the DCEN bit is set to 0 so that timer 2 will default to count up. When DCEN is set, Timer 2 can count up or down, depending on the value of the T2EX pin.

Figure 2 shows Timer 2 automatically counting up when DCEN = 0. In this mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 counts up to 0FFFFH and then sets the TF2 bit upon overflow. The overflow also causes the timer registers to be reloaded with the 16 bit value in RCAP2H and RCAP2L. The values in RCAP2H and RCAP2L are preset by software. If EXEN2 = 1, a 16 bit reload can be triggered either by an overflow or by a 1-to-0 transition at external input T2EX. This transition also sets the EXF2 bit. Both the TF2 and EXF2 bits can generate an interrupt if enabled.

Setting the DCEN bit enables Timer 2 to count up or down, as shown in Figure 3. In this mode, the T2EX pin controls the direction of the count. A logic 1 at T2EX makes Timer 2 count up. The timer will overflow at 0FFFFH and set the TF2 bit. This overflow also causes the 16 bit value in RCAP2H and RCAP2L to be reloaded into the timer registers, TH2 and TL2, respectively.

A logic 0 at T2EX makes Timer 2 count down. The timer underflows when TH2 and TL2 equal the values stored in RCAP2H and RCAP2L. The underflow sets the TF2 bit and causes 0FFFFH to be reloaded into the timer registers.

The EXF2 bit toggles whenever Timer 2 overflows or underflows and can be used as a 17th bit of resolution. In this operating mode, EXF2 does not flag an interrupt.

Figure 2. Timer 2 in Auto Reload Mode (DCEN = 0)

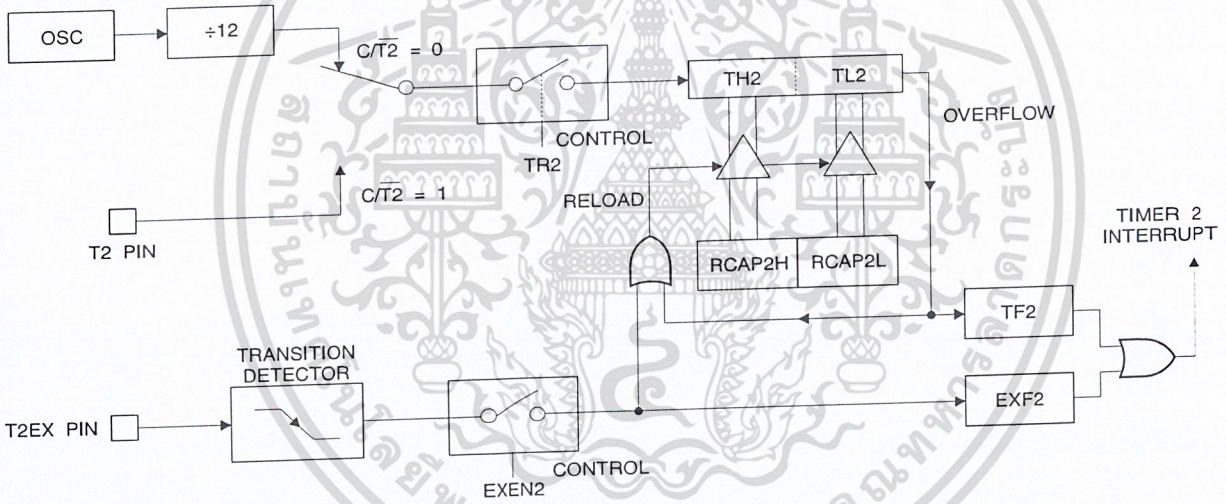


Table 9. T2MOD – Timer 2 Mode Control Register

T2MOD Address = 0C9H — Reset Value = XXXX XX00B

Not Bit Addressable

Bit	7	6	5	4	3	2	1	0
	–	–	–	–	–	–	T2OE	DCEN

Symbol	Function
–	Not implemented, reserved for future use.
T2OE	Timer 2 Output Enable bit.
DCEN	When set, this bit allows Timer 2 to be configured as an up/down counter.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 3. Timer 2 Auto Reload Mode (DCEN = 1)

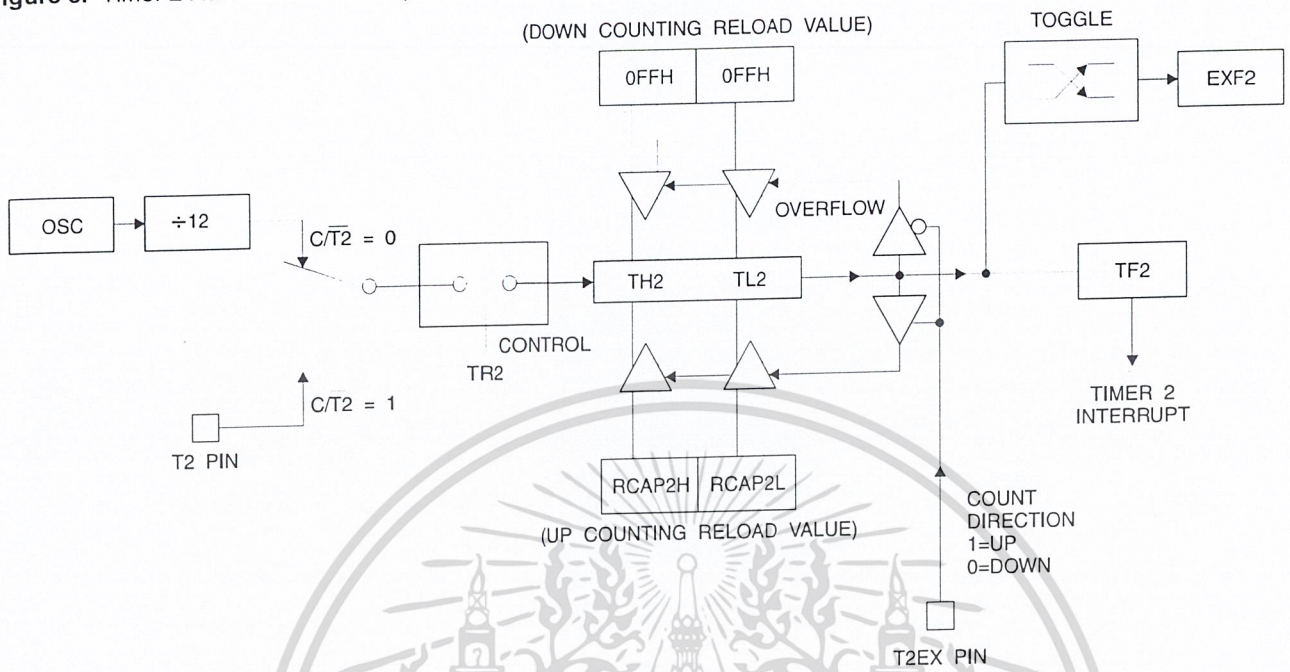
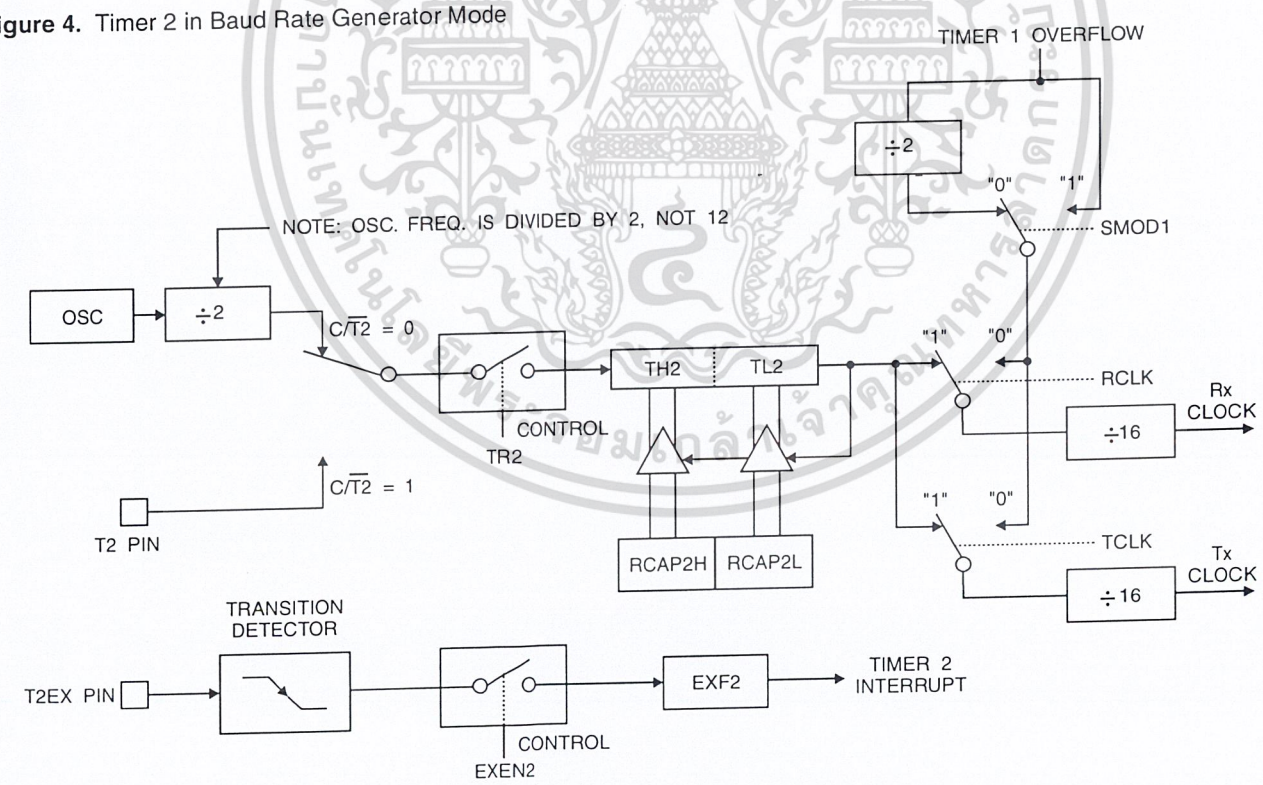


Figure 4. Timer 2 in Baud Rate Generator Mode



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Baud Rate Generator

Timer 2 is selected as the baud rate generator by setting TCLK and/or RCLK in T2CON (Table 2). Note that the baud rates for transmit and receive can be different if Timer 2 is used for the receiver or transmitter and Timer 1 is used for the other function. Setting RCLK and/or TCLK puts Timer 2 into its baud rate generator mode, as shown in Figure 4.

The baud rate generator mode is similar to the auto-reload mode, in that a rollover in TH2 causes the Timer 2 registers to be reloaded with the 16 bit value in registers RCAP2H and RCAP2L, which are preset by software.

The baud rates in Modes 1 and 3 are determined by Timer 2's overflow rate according to the following equation.

$$\text{Modes 1 and 3 Baud Rates} = \frac{\text{Timer 2 Overflow Rate}}{16}$$

The Timer can be configured for either timer or counter operation. In most applications, it is configured for timer operation ($C/\overline{T2} = 0$). The timer operation is different for Timer 2 when it is used as a baud rate generator. Normally, as a timer, it increments every machine cycle (at 1/12 the oscillator frequency). As a baud rate generator, however, it increments every state time (at 1/2 the oscillator frequency). The baud rate formula is given below.

$$\frac{\text{Modes 1 and 3}}{\text{Baud Rate}} = \frac{\text{Oscillator Frequency}}{32 \times [65536 - (\text{RCAP2H,RCAP2L})]}$$

where (RCAP2H, RCAP2L) is the content of RCAP2H and RCAP2L taken as a 16 bit unsigned integer.

Timer 2 as a baud rate generator is shown in Figure 4. This figure is valid only if RCLK or TCLK = 1 in T2CON. Note that a rollover in TH2 does not set TF2 and will not generate an interrupt. Note too, that if EXEN2 is set, a 1-to-0 transition in T2EX will set EXF2 but will not cause a reload from (RCAP2H, RCAP2L) to (TH2, TL2). Thus when Timer 2 is in use as a baud rate generator, T2EX can be used as an extra external interrupt.

Note that when Timer 2 is running (TR2 = 1) as a timer in the baud rate generator mode, TH2 or TL2 should not be read from or written to. Under these conditions, the Timer is incremented every state time, and the results of a read or write may not be accurate. The RCAP2 registers may be read but should not be written to, because a write might overlap a reload and cause write and/or reload errors. The timer should be turned off (clear TR2) before accessing the Timer 2 or RCAP2 registers.

Programmable Clock Out

A 50% duty cycle clock can be programmed to come out on P1.0, as shown in Figure 5. This pin, besides being a regular I/O pin, has two alternate functions. It can be programmed to input the external clock for Timer/Counter 2 or to output a 50% duty cycle clock ranging from 61 Hz to 4 MHz at a 16 MHz operating frequency.

To configure the Timer/Counter 2 as a clock generator, bit $C/\overline{T2}$ (T2CON.1) must be cleared and bit T2OE (T2MOD.1) must be set. Bit TR2 (T2CON.2) starts and stops the timer.

The clock-out frequency depends on the oscillator frequency and the reload value of Timer 2 capture registers (RCAP2H, RCAP2L), as shown in the following equation.

$$\text{Clock Out Frequency} = \frac{\text{Oscillator Frequency}}{4 \times [65536 - (\text{RCAP2H,RCAP2L})]}$$

In the clock-out mode, Timer 2 rollovers will not generate an interrupt. This behavior is similar to when Timer 2 is used as a baud-rate generator. It is possible to use Timer 2 as a baud-rate generator and a clock generator simultaneously. Note, however, that the baud-rate and clock-out frequencies cannot be determined independently from one another since they both use RCAP2H and RCAP2L.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 5. Timer 2 in Clock-out Mode

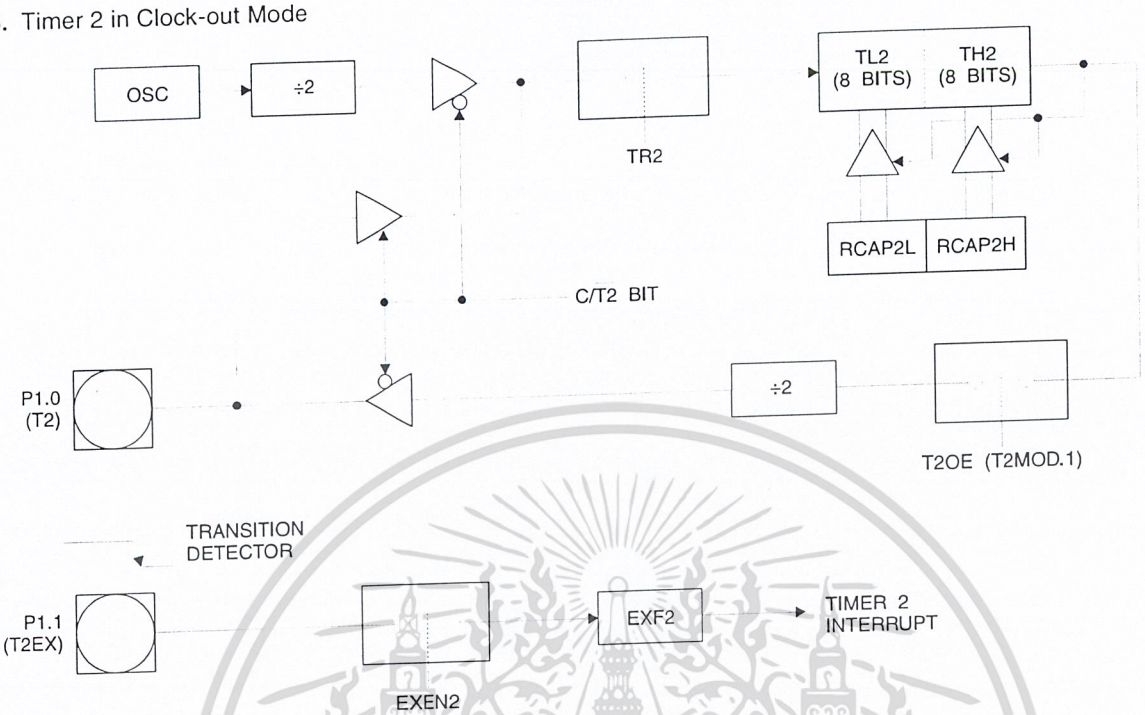
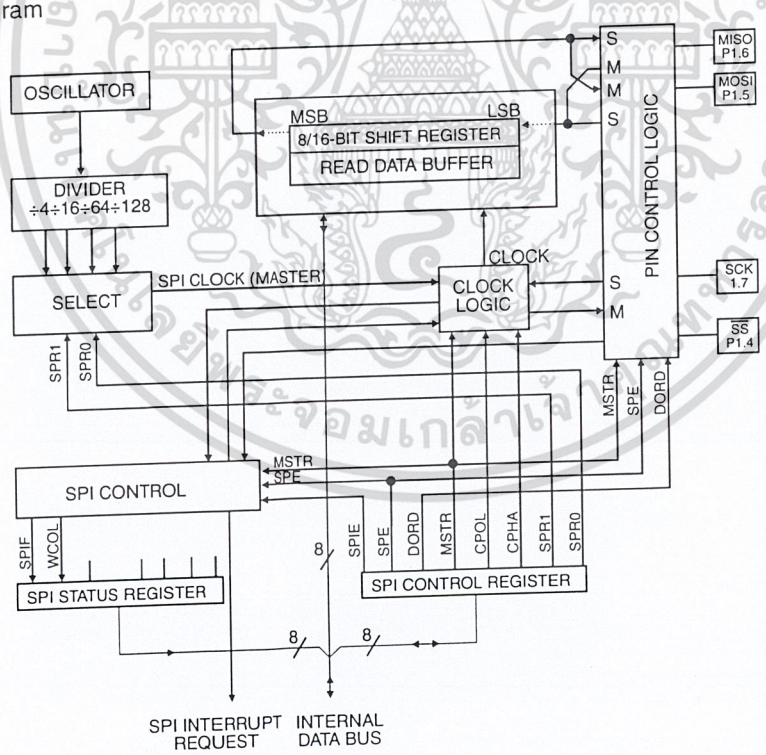


Figure 6. SPI Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

UART

The UART in the AT89S8252 operates the same way as the UART in the AT89C51, AT89C52 and AT89C55. For further information, see the October 1995 Microcontroller Data Book, page 2-49, section titled, "Serial Interface."

Serial Peripheral Interface

The serial peripheral interface (SPI) allows high-speed synchronous data transfer between the AT89S8252 and peripheral devices or between several AT89S8252 devices. The AT89S8252 SPI features include the following:

- Full-Duplex, 3-Wire Synchronous Data Transfer
- Master or Slave Operation
- 1.5 MHz Bit Frequency (max.)
- LSB First or MSB First Data Transfer
- Four Programmable Bit Rates
- End of Transmission Interrupt Flag
- Write Collision Flag Protection
- Wakeup from Idle Mode (Slave Mode Only)

The interconnection between master and slave CPUs with SPI is shown in the following figure. The SCK pin is the clock output in the master mode but is the clock input in the slave mode. Writing to the SPI data register of the master CPU starts the SPI clock generator, and the data written shifts out of the MOSI pin and into the MOSI pin of the slave CPU. After shifting one byte, the SPI clock generator stops, setting the end of transmission flag (SPIF). If both the SPI interrupt enable bit (SPIE) and the serial port interrupt enable bit (ES) are set, an interrupt is requested.

The Slave Select input, $\overline{SS}$/P1.4, is set low to select an individual SPI device as a slave. When $\overline{SS}$/P1.4 is set high, the SPI port is deactivated and the MOSI/P1.5 pin can be used as an input.

There are four combinations of SCK phase and polarity with respect to serial data, which are determined by control bits CPHA and CPOL. The SPI data transfer formats are shown in Figure 8 and Figure 9.

Figure 7. SPI Master-slave Interconnection

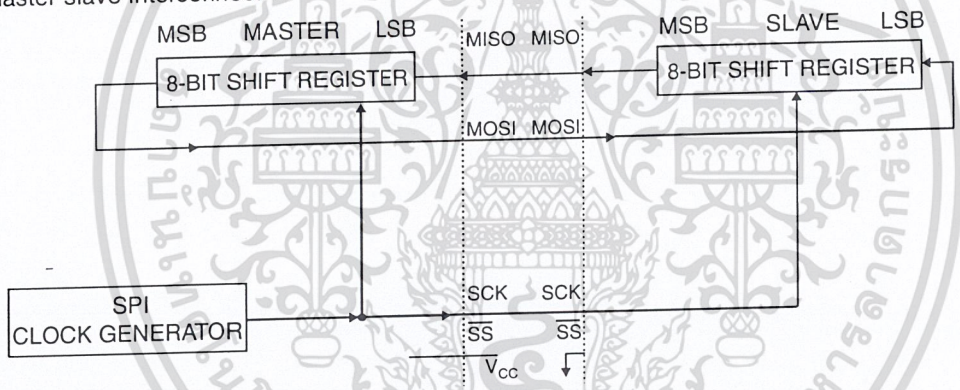
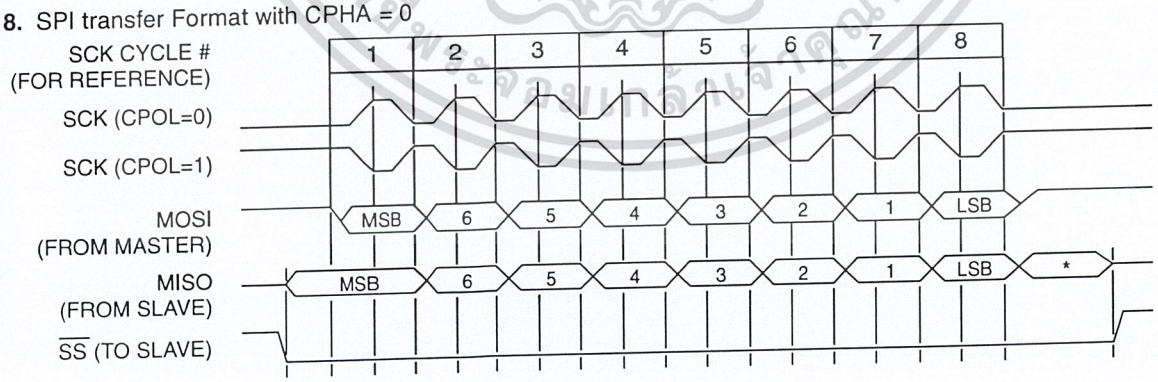


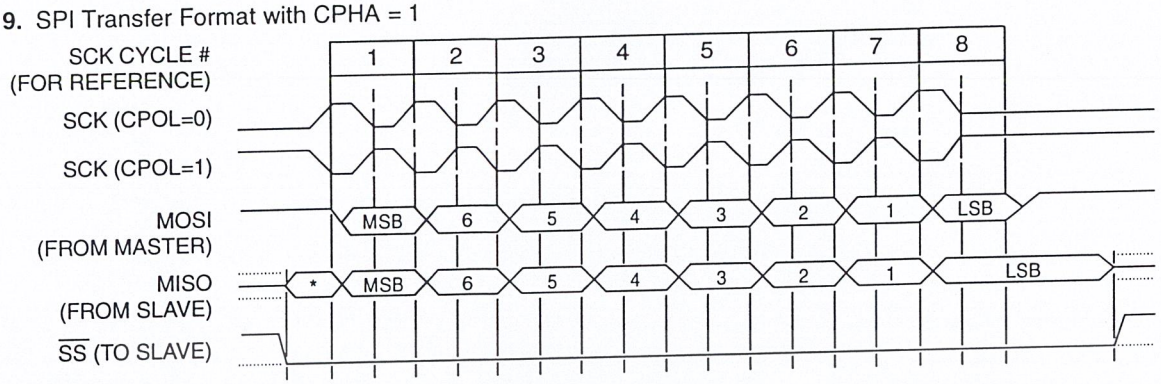
Figure 8. SPI transfer Format with CPHA = 0



*Not defined but normally MSB of character just received

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 9. SPI Transfer Format with CPHA = 1



*Not defined but normally LSB of previously transmitted character

Interrupts

The AT89S8252 has a total of six interrupt vectors: two external interrupts ($\overline{INT0}$ and $\overline{INT1}$), three timer interrupts (Timers 0, 1, and 2), and the serial port interrupt. These interrupts are all shown in Figure 10.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

Note that Table 10 shows that bit position IE.6 is unimplemented. In the AT89C51, bit position IE.5 is also unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

Timer 2 interrupt is generated by the logical OR of bits TF2 and EXF2 in register T2CON. Neither of these flags is cleared by hardware when the service routine is vectored to. In fact, the service routine may have to determine whether it was TF2 or EXF2 that generated the interrupt, and that bit will have to be cleared in software.

The Timer 0 and Timer 1 flags, TF0 and TF1, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle. However, the Timer 2 flag, TF2, is set at S2P2 and is polled in the same cycle in which the timer overflows.

Table 10. Interrupt Enable (IE) Register

(MSB)(LSB)

EA	–	ET2	ES	ET1	EX1	ET0	EX0

Enable Bit = 1 enables the interrupt.

Enable Bit = 0 disables the interrupt.

Symbol	Position	Function
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.
–	IE.6	Reserved.
ET2	IE.5	Timer 2 interrupt enable bit.
ES	IE.4	SPI and UART interrupt enable bit.
ET1	IE.3	Timer 1 interrupt enable bit.
EX1	IE.2	External interrupt 1 enable bit.
ET0	IE.1	Timer 0 interrupt enable bit.
EX0	IE.0	External interrupt 0 enable bit.

User software should never write 1s to unimplemented bits, because they may be used in future AT89 products.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 10. Interrupt Sources

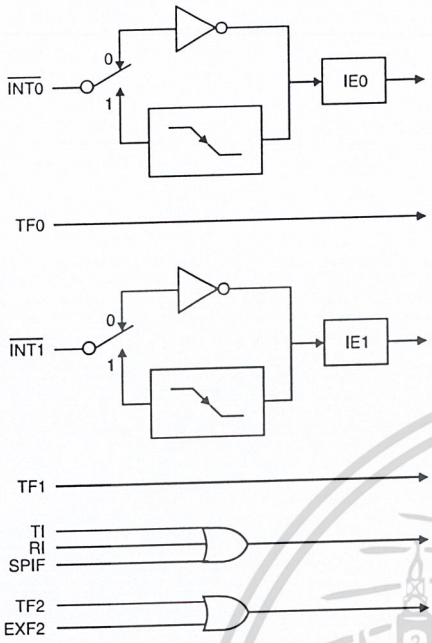
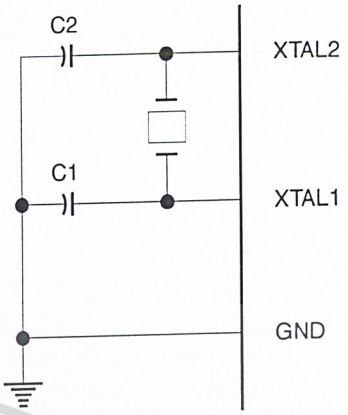
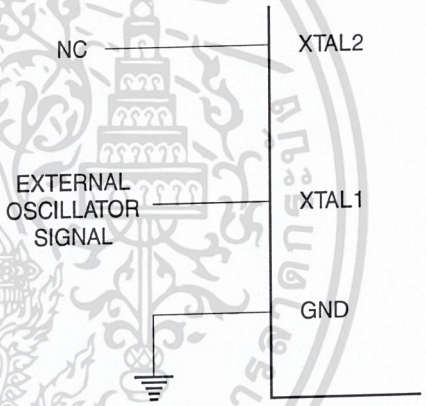


Figure 11. Oscillator Connections



Note: Note: C1, C2 = 30 pF ± 10 pF for Crystals
= 40 pF ± 10 pF for Ceramic Resonators

Figure 12. External Clock Drive Configuration



Oscillator Characteristics

XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 11. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 12. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

Note that when idle mode is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

Status of External Pins During Idle and Power-down Modes

Mode	Program Memory	ALE	$\overline{PSEN}$	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

Power-down Mode

In the power-down mode, the oscillator is stopped and the instruction that invokes power-down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power-down mode is terminated. Exit from power-down can be initiated either by a hardware reset or by an enabled external interrupt. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

To exit power-down via an interrupt, the external interrupt must be enabled as level sensitive before entering power-down. The interrupt service routine starts at 16 ms (nominal) after the enabled interrupt pin is activated.

Program Memory Lock Bits

The AT89S8252 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the following table.

When lock bit 1 is programmed, the logic level at the $\overline{EA}$ pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value and holds that value until reset is activated. The latched value of $\overline{EA}$ must agree with the current logic level at that pin in order for the device to function properly.

Once programmed, the lock bits can only be unprogrammed with the Chip Erase operations in either the parallel or serial modes.

Lock Bit Protection Modes[1][2]

Program Lock Bits				Protection Type
	LB1	LB2	LB3	
1	U	U	U	No internal memory lock feature.
2	P	U	U	MOVC instructions executed from external program memory are disabled from fetching code bytes from internal memory. $\overline{EA}$ is sampled and latched on reset and further programming of the Flash memory (parallel or serial mode) is disabled.
3	P	P	U	Same as Mode 2, but parallel or serial verify are also disabled.
4	P	P	P	Same as Mode 3, but external execution is also disabled.

Notes: 1. U = Unprogrammed
2. P = Programmed

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Programming the Flash and EEPROM

Atmel's AT89S8252 Flash Microcontroller offers 8K bytes of in-system reprogrammable Flash Code memory and 2K bytes of EEPROM Data memory.

The AT89S8252 is normally shipped with the on-chip Flash Code and EEPROM Data memory arrays in the erased state (i.e. contents = FFH) and ready to be programmed. This device supports a High-voltage (12V) Parallel programming mode and a Low-voltage (5V) Serial programming mode. The serial programming mode provides a convenient way to download the AT89S8252 inside the user's system. The parallel programming mode is compatible with conventional third party Flash or EPROM programmers.

The Code and Data memory arrays are mapped via separate address spaces in the serial programming mode. In the parallel programming mode, the two arrays occupy one contiguous address space: 0000H to 1FFFH for the Code array and 2000H to 27FFH for the Data array.

The Code and Data memory arrays on the AT89S8252 are programmed byte-by-byte in either programming mode. An auto-erase cycle is provided with the self-timed programming operation in the serial programming mode. There is no need to perform the Chip Erase operation to reprogram any memory location in the serial programming mode unless any of the lock bits have been programmed.

In the parallel programming mode, there is no auto-erase cycle. To reprogram any non-blank byte, the user needs to use the Chip Erase operation first to erase both arrays.

Parallel Programming Algorithm: To program and verify the AT89S8252 in the parallel programming mode, the following sequence is recommended:

1. Power-up sequence:
   Apply power between V_{CC} and GND pins.
   Set RST pin to "H".
   Apply a 3 MHz to 24 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.
2. Set $\overline{PSEN}$ pin to "L"
   ALE pin to "H"
   $\overline{EA}$ pin to "H" and all other pins to "H".
3. Apply the appropriate combination of "H" or "L" logic levels to pins P2.6, P2.7, P3.6, P3.7 to select one of the programming operations shown in the Flash Programming Modes table.
4. Apply the desired byte address to pins P1.0 to P1.7 and P2.0 to P2.5.
   Apply data to pins P0.0 to P0.7 for Write Code operation.
5. Raise $\overline{EA}/V_{PP}$ to 12V to enable Flash programming, erase or verification.
6. Pulse ALE/$\overline{PROG}$ once to program a byte in the Code memory array, the Data memory array or the lock bits. The byte-write cycle is self-timed and typically takes 1.5 ms.
7. To verify the byte just programmed, bring pin P2.7 to "L" and read the programmed data at pins P0.0 to P0.7.
8. Repeat steps 3 through 7 changing the address and data for the entire 2K or 8K bytes array or until the end of the object file is reached.
9. Power-off sequence:
   Set XTAL1 to "L".
   Set RST and $\overline{EA}$ pins to "L".
   Turn V_{CC} power off.

In the parallel programming mode, there is no auto-erase cycle and to reprogram any non-blank byte, the user needs to use the Chip Erase operation first to erase both arrays.

Data Polling: The AT89S8252 features $\overline{DATA}$ Polling to indicate the end of a write cycle. During a write cycle in the parallel or serial programming mode, an attempted read of the last byte written will result in the complement of the written datum on P0.7 (parallel mode), and on the MSB of the serial output byte on MISO (serial mode). Once the write cycle has been completed, true data are valid on all outputs, and the next cycle may begin. $\overline{DATA}$ Polling may begin any time after a write cycle has been initiated.

Ready/$\overline{Busy}$: The progress of byte programming in the parallel programming mode can also be monitored by the RDY/$\overline{BSY}$ output signal. Pin P3.4 is pulled Low after ALE goes High during programming to indicate $\overline{BUSY}$. P3.4 is pulled High again when programming is done to indicate READY.

Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed Code or Data byte can be read back via the address and data lines for verification. The state of the lock bits can also be verified directly in the parallel programming mode. In the serial programming mode, the state of the lock bits can only be verified indirectly by observing that the lock bit features are enabled.

Chip Erase: Both Flash and EEPROM arrays are erased electrically at the same time. In the parallel programming mode, chip erase is initiated by using the proper combination of control signals and by holding ALE/$\overline{PROG}$ low for 10 ms. The Code and Data arrays are written with all "1"s in the Chip Erase operation.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

In the serial programming mode, a chip erase operation is initiated by issuing the Chip Erase instruction. In this mode, chip erase is self-timed and takes about 16 ms.

During chip erase, a serial read from any address location will return 00H at the data outputs.

Serial Programming Fuse: A programmable fuse is available to disable Serial Programming if the user needs maximum system security. The Serial Programming Fuse can only be programmed or erased in the Parallel Programming Mode.

The AT89S8252 is shipped with the Serial Programming Mode enabled.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 030H and 031H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows:

(030H) = 1EH indicates manufactured by Atmel
(031H) = 72H indicates 89S8252

Programming Interface

Every code byte in the Flash and EEPROM arrays can be written, and the entire array can be erased, by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Serial Downloading

Both the Code and Data memory arrays can be programmed using the serial SPI bus while RST is pulled to V_{CC}. The serial interface consists of pins SCK, MOSI (input) and MISO (output). After RST is set high, the Programming Enable instruction needs to be executed first before program/erase operations can be executed.

An auto-erase cycle is built into the self-timed programming operation (in the serial mode ONLY) and there is no need to first execute the Chip Erase instruction unless any of the lock bits have been programmed. The Chip Erase operation turns the content of every memory location in both the Code and Data arrays into FFH.

The Code and Data memory arrays have separate address spaces:

0000H to 1FFFH for Code memory and 000H to 7FFH for Data memory.

Either an external system clock is supplied at pin XTAL1 or a crystal needs to be connected across pins XTAL1 and XTAL2. The maximum serial clock (SCK) frequency should be less than 1/40 of the crystal frequency. With a 24 MHz oscillator clock, the maximum SCK frequency is 600 kHz.

Serial Programming Algorithm

To program and verify the AT89S8252 in the serial programming mode, the following sequence is recommended:

1. Power-up sequence:
   Apply power between VCC and GND pins.
   Set RST pin to "H".
   If a crystal is not connected across pins XTAL1 and XTAL2, apply a 3 MHz to 24 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.
2. Enable serial programming by sending the Programming Enable serial instruction to pin MOSI/P1.5. The frequency of the shift clock supplied at pin SCK/P1.7 needs to be less than the CPU clock at XTAL1 divided by 40.
3. The Code or Data array is programmed one byte at a time by supplying the address and data together with the appropriate Write instruction. The selected memory location is first automatically erased before new data is written. The write cycle is self-timed and typically takes less than 2.5 ms at 5V.
4. Any memory location can be verified by using the Read instruction which returns the content at the selected address at serial output MISO/P1.6.
5. At the end of a programming session, RST can be set low to commence normal operation.

Power-off sequence (if needed):
Set XTAL1 to "L" (if a crystal is not used).
Set RST to "L".
Turn V_{CC} power off.

Serial Programming Instruction

The Instruction Set for Serial Programming follows a 3-byte protocol and is shown in the following table:

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Instruction Set

Instruction	Input Format			Operation
	Byte 1	Byte 2	Byte 3	
Programming Enable	1010 1100	0101 0011	xxxx xxxx	Enable serial programming interface after RST goes high.
Chip Erase	1010 1100	xxxx x100	xxxx xxxx	Chip erase both 8K & 2K memory arrays.
Read Code Memory	aaaa a001	low addr	xxxx xxxx	Read data from Code memory array at the selected address. The 5 MSBs of the first byte are the high order address bits. The low order address bits are in the second byte. Data are available at pin MISO during the third byte.
Write Code Memory	aaaa a010	low addr	data in	Write data to Code memory location at selected address. The address bits are the 5 MSBs of the first byte together with the second byte.
Read Data Memory	00aa a101	low addr	xxxx xxxx	Read data from Data memory array at selected address. Data are available at pin MISO during the third byte.
Write Data Memory	00aa a110	low addr	data in	Write data to Data memory location at selected address.
Write Lock Bits	1010 1100	x x111	xxxx xxxx	Write lock bits. Set LB1, LB2 or LB3 = "0" to program lock bits.

Note:
1. DATA polling is used to indicate the end of a write cycle which typically takes less than 2.5 ms at 5V.
2. "aaaaa" = high order address.
3. "x" = don't care.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Flash and EEPROM Parallel Programming Modes

Mode	RST	$\overline{PSEN}$	ALE/$\overline{PROG}$	$\overline{EA}$/V_{PP}	P2.6	P2.7	P3.6	P3.7	Data I/O P0.7:0	Address P2.5:0 P1.7:0
Serial Prog. Modes	H	h(1)	h(1)	x						
Chip Erase	H	L	⌒ (2)	12V	H	L	L	L	X	X
Write (10K bytes) Memory	H	L	⌒	12V	L	H	H	H	DIN	ADDR
Read (10K bytes) Memory	H	L	H	12V	L	L	H	H	DOUT	ADDR
Write Lock Bits:	H	L	⌒	12V	H	L	H	L	DIN	X
Bit - 1									P0.7 = 0	X
Bit - 2									P0.6 = 0	X
Bit - 3									P0.5 = 0	X
Read Lock Bits:	H	L	H	12V	H	H	L	L	DOUT	X
Bit - 1									@P0.2	X
Bit - 2									@P0.1	X
Bit - 3									@P0.0	X
Read Atmel Code	H	L	H	12V	L	L	L	L	DOUT	30H
Read Device Code	H	L	H	12V	L	L	L	L	DOUT	31H
Serial Prog. Enable	H	L	⌒ (2)	12V	L	H	L	H	P0.0 = 0	X
Serial Prog. Disable	H	L	⌒ (2)	12V	L	H	L	H	P0.0 = 1	X
Read Serial Prog. Fuse	H	L	H	12V	H	H	L	H	@P0.0	X

Notes:
1. "h" = weakly pulled "High" internally.
2. Chip Erase and Serial Programming Fuse require a 10 ms $\overline{PROG}$ pulse. Chip Erase needs to be performed first before reprogramming any byte with a content other than FFH.
3. P3.4 is pulled Low during programming to indicate RDY/$\overline{BSY}$.
4. "X" = don't care

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 13. Programming the Flash/EEPROM Memory

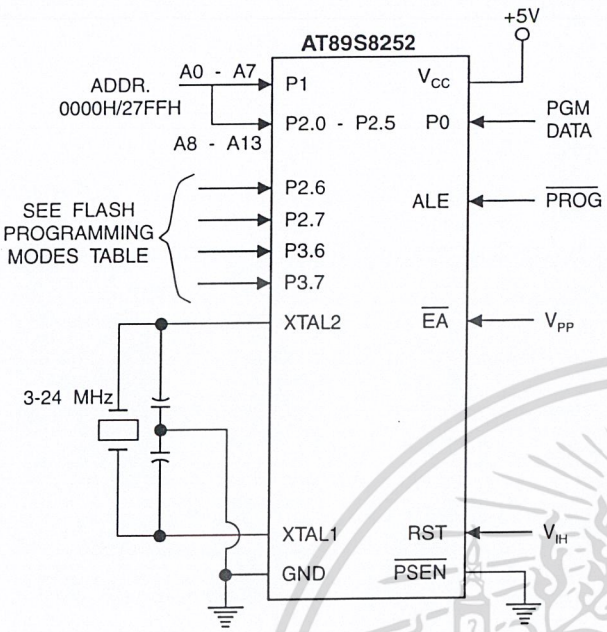


Figure 14. Verifying the Flash/EEPROM Memory

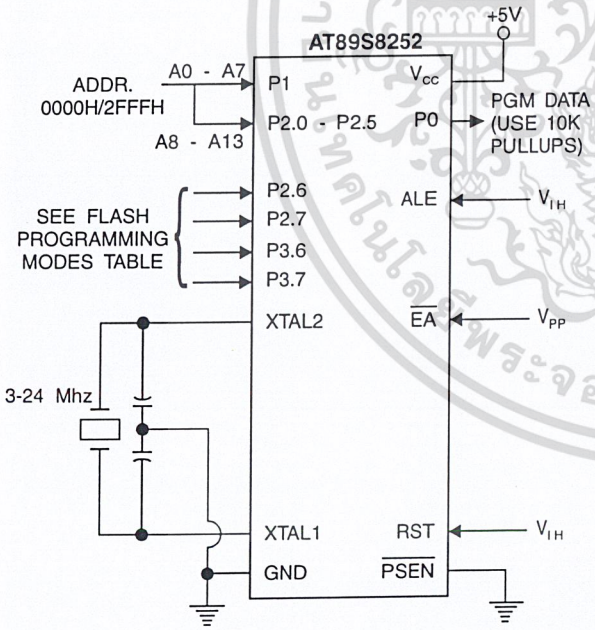
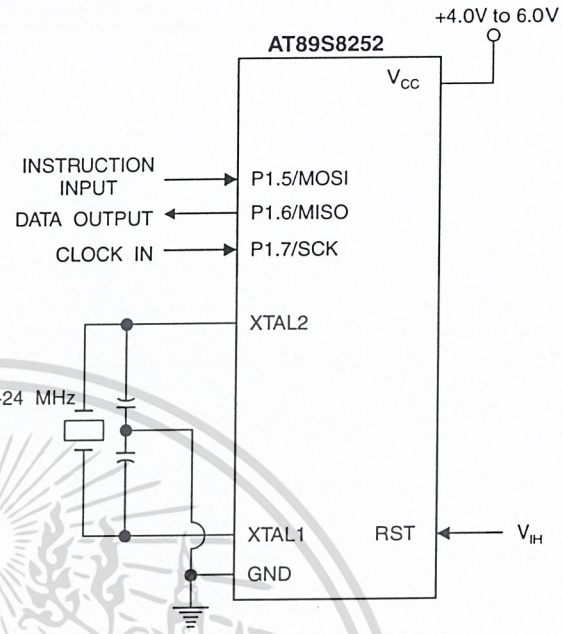


Figure 15. Flash/EEPROM Serial Downloading



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

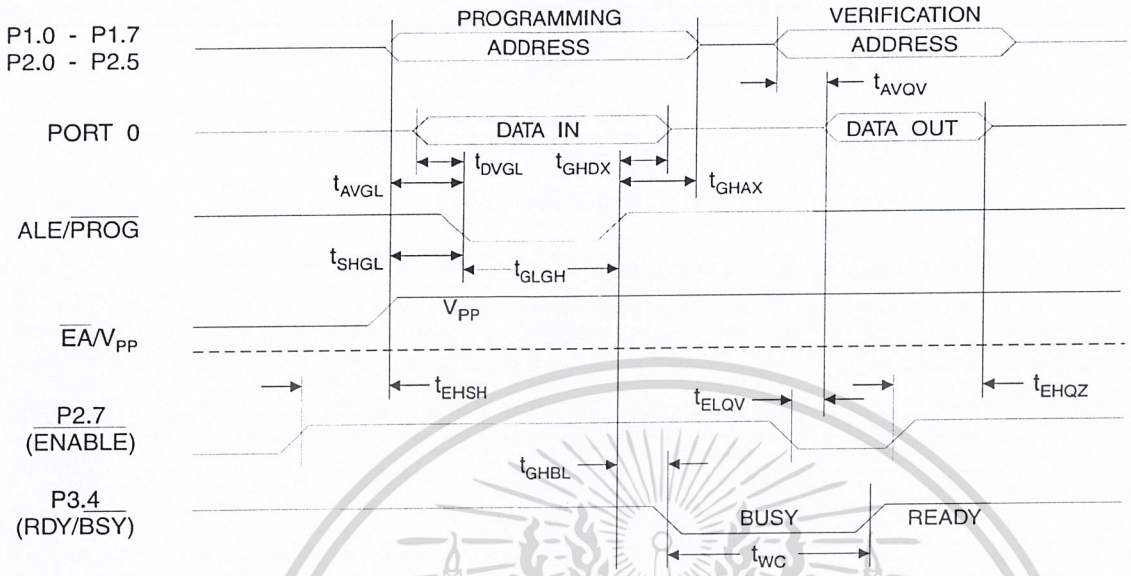
Flash Programming and Verification Characteristics – Parallel Mode

T_A = 0°C to 70°C, V_{CC} = 5.0V ± 10%

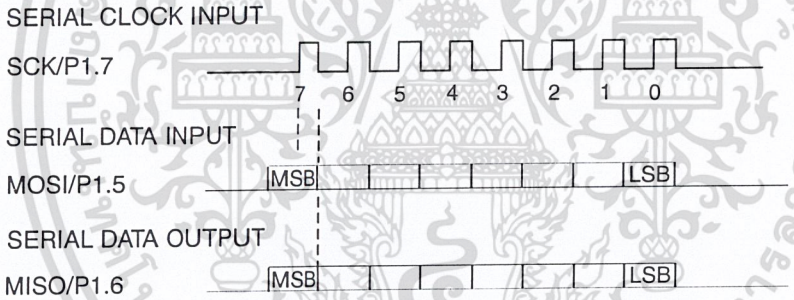
Symbol	Parameter	Min	Max	Units
V_{PP}	Programming Enable Voltage	11.5	12.5	V
I_{PP}	Programming Enable Current		1.0	mA
$1/t_{CLCL}$	Oscillator Frequency	3	24	MHz
t_{AVGL}	Address Setup to $\overline{PROG}$ Low	$48t_{CLCL}$		
t_{GHAX}	Address Hold after $\overline{PROG}$	$48t_{CLCL}$		
t_{DVGL}	Data Setup to $\overline{PROG}$ Low	$48t_{CLCL}$		
t_{GHDX}	Data Hold after $\overline{PROG}$	$48t_{CLCL}$		
t_{EHSH}	P2.7 ($\overline{ENABLE}$) High to V_{PP}	$48t_{CLCL}$		
t_{SHGL}	V_{PP} Setup to $\overline{PROG}$ Low	10		µs
t_{GLGH}	$\overline{PROG}$ Width	1	110	µs
t_{AVQV}	Address to Data Valid		$48t_{CLCL}$	
t_{ELQV}	$\overline{ENABLE}$ Low to Data Valid		$48t_{CLCL}$	
t_{EHQZ}	Data Float after $\overline{ENABLE}$	0	$48t_{CLCL}$	
t_{GHBL}	$\overline{PROG}$ High to $\overline{BUSY}$ Low		1.0	µs
t_{WC}	Byte Write Cycle Time		2.0	ms

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Flash/EEPROM Programming and Verification Waveforms – Parallel Mode



Serial Downloading Waveforms



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings*

Operating Temperature	-55°C to +125°C
Storage Temperature	-65°C to +150°C
Voltage on Any Pin with Respect to Ground	-1.0V to +7.0V
Maximum Operating Voltage	6.6V
DC Output Current	15.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC Characteristics

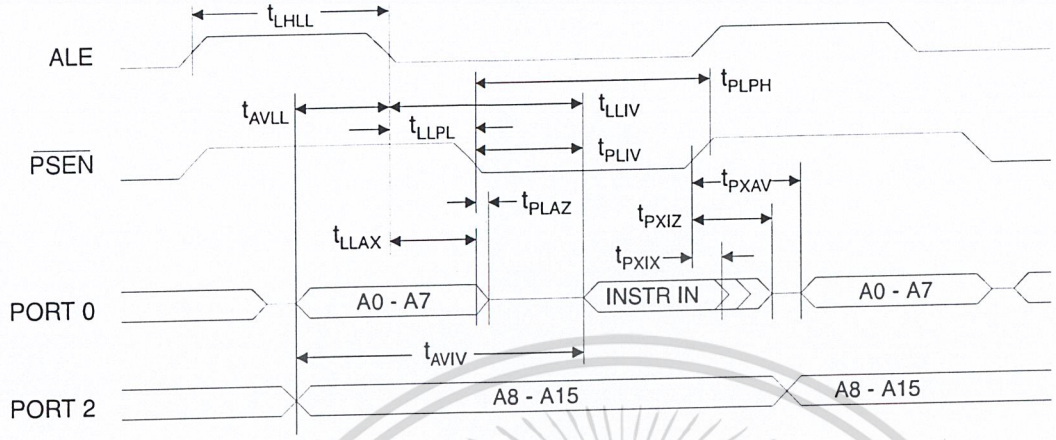
The values shown in this table are valid for T_A = -40°C to 85°C and V_{CC} = 5.0V ± 20%, unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units
V_{IL}	Input Low-voltage	(Except $\overline{EA}$)	-0.5	0.2 V_{CC} - 0.1	V
V_{IL1}	Input Low-voltage ($\overline{EA}$)		-0.5	0.2 V_{CC} - 0.3	V
V_{IH}	Input Hifh-voltage	(Except XTAL1, RST)	0.2 V_{CC} + 0.9	V_{CC} + 0.5	V
V_{IH1}	Input Hifh-voltage	(XTAL1, RST)	0.7 V_{CC}	V_{CC} + 0.5	V
V_{OL}	Output Low-voltage (1) (Ports 1,2,3)	I_{OL} = 1.6 mA		0.5	V
V_{OL1}	Output Low-voltage (1) (Port 0, ALE, $\overline{PSEN}$)	I_{OL} = 3.2 mA		0.5	V
V_{OH}	Output Hifh-voltage (Ports 1,2,3, ALE, $\overline{PSEN}$)	I_{OH} = -60 µA, V_{CC} = 5V ± 10%	2.4		V
		I_{OH} = -25 µA	0.75 V_{CC}		V
		I_{OH} = -10 µA	0.9 V_{CC}		V
V_{OH1}	Output Hifh-voltage (Port 0 in External Bus Mode)	I_{OH} = -800 µA, V_{CC} = 5V ± 10%	2.4		V
		I_{OH} = -300 µA	0.75 V_{CC}		V
		I_{OH} = -80 µA	0.9 V_{CC}		V
I_{IL}	Logical 0 Input Current (Ports 1,2,3)	V_{IN} = 0.45V		-50	µA
I_{TL}	Logical 1 to 0 Transition Current (Ports 1,2,3)	V_{IN} = 2V, V_{CC} = 5V ± 10%		-650	µA
I_{LI}	Input Leakage Current (Port 0, $\overline{EA}$)	0.45 < V_{IN} < V_{CC}		±10	µA
RRST	Reset Pull-down Resistor		50	300	KΩ
C_{IO}	Pin Capacitance	Test Freq. = 1 MHz, T_A = 25°C		10	pF
I_{CC}	Power Supply Current	Active Mode, 12 MHz		25	mA
		Idle Mode, 12 MHz		6.5	mA
	Power-down Mode (2)	V_{CC} = 6V		100	µA
		V_{CC} = 3V		40	µA

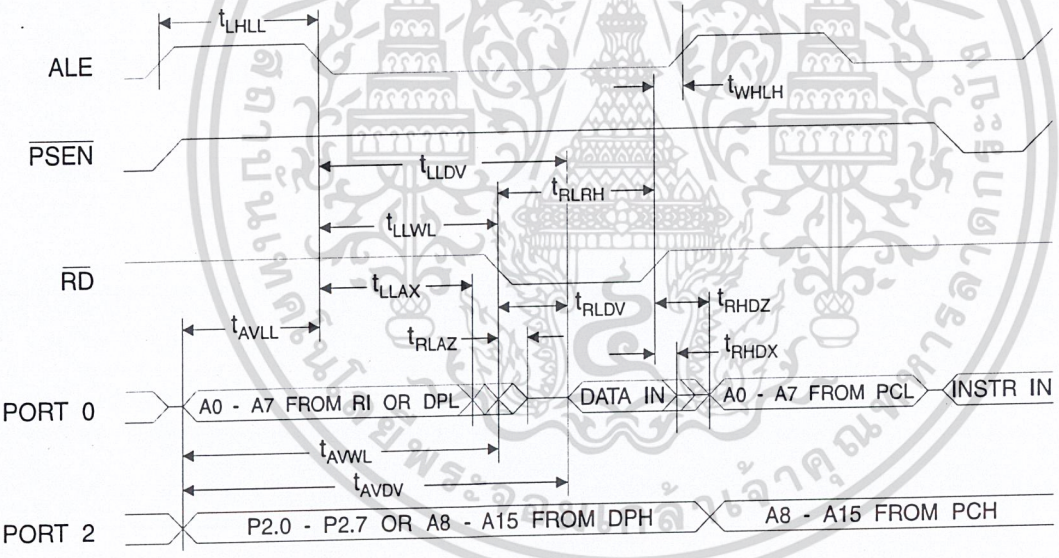
Notes: 1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:
Maximum I_{OL} per port pin: 10 mA
Maximum I_{OL} per 8-bit port:
Port 0: 26 mA
Ports 1, 2, 3: 15 mA
Maximum total I_{OL} for all output pins: 71 mA
If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.
2. Minimum V_{CC} for Power-down is 2V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

External Program Memory Read Cycle



External Data Memory Read Cycle



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Characteristics

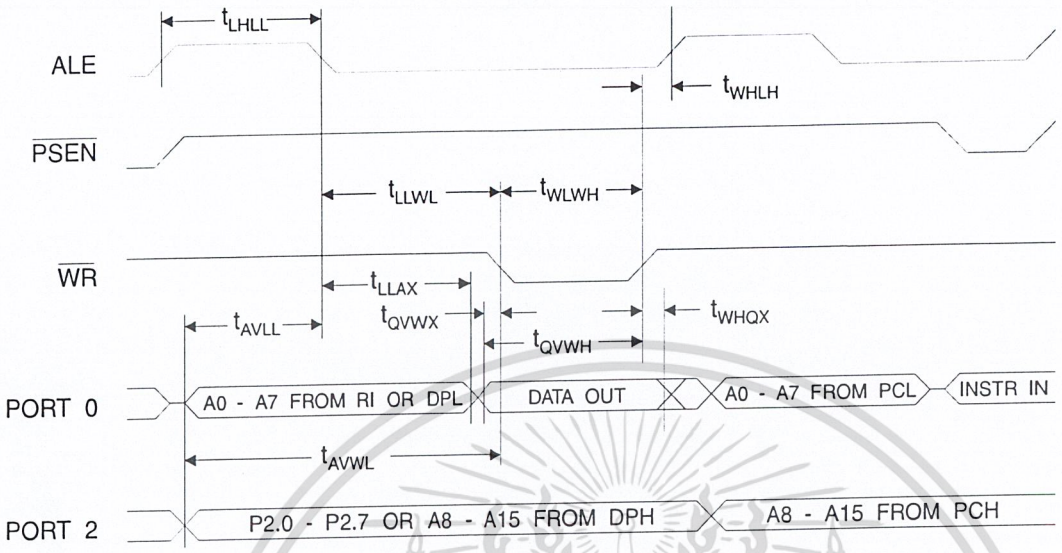
Under operating conditions, load capacitance for Port 0, ALE/$\overline{PROG}$, and $\overline{PSEN}$ = 100 pF; load capacitance for all other outputs = 80 pF.

External Program and Data Memory Characteristics

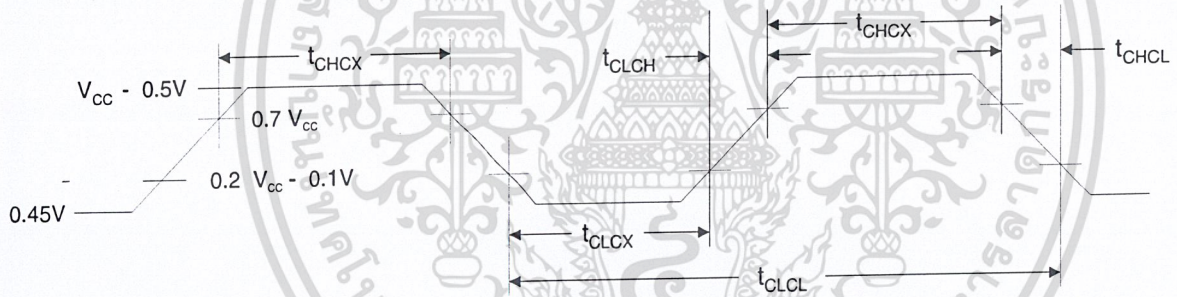
Symbol	Parameter	Variable Oscillator		Units
		Min	Max	
$1/t_{CLCL}$	Oscillator Frequency	0	24	MHz
t_{LHLL}	ALE Pulse Width	$2t_{CLCL}$ - 40		ns
t_{AVLL}	Address Valid to ALE Low	t_{CLCL} - 13		ns
t_{LLAX}	Address Hold after ALE Low	t_{CLCL} - 20		ns
t_{LLIV}	ALE Low to Valid Instruction In		$4t_{CLCL}$ - 65	ns
t_{LLPL}	ALE Low to $\overline{PSEN}$ Low	t_{CLCL} - 13		ns
t_{PLPH}	$\overline{PSEN}$ Pulse Width	$3t_{CLCL}$ - 20		ns
t_{PLIV}	$\overline{PSEN}$ Low to Valid Instruction In		$3t_{CLCL}$ - 45	ns
t_{PXIX}	Input Instruction Hold after $\overline{PSEN}$	0		ns
t_{PXIZ}	Input Instruction Float after $\overline{PSEN}$		t_{CLCL} - 10	ns
t_{PXAV}	$\overline{PSEN}$ to Address Valid	t_{CLCL} - 8		ns
t_{AVIV}	Address to Valid Instruction In		$5t_{CLCL}$ - 55	ns
t_{PLAZ}	$\overline{PSEN}$ Low to Address Float		10	ns
t_{RLRH}	$\overline{RD}$ Pulse Width	$6t_{CLCL}$ - 100		ns
t_{WLWH}	$\overline{WR}$ Pulse Width	$6t_{CLCL}$ - 100		ns
t_{RLDV}	$\overline{RD}$ Low to Valid Data In		$5t_{CLCL}$ - 90	ns
t_{RHDX}	Data Hold after $\overline{RD}$	0	-	ns
t_{RHDZ}	Data Float after $\overline{RD}$		$2t_{CLCL}$ - 28	ns
t_{LLDV}	ALE Low to Valid Data In		$8t_{CLCL}$ - 150	ns
t_{AVDV}	Address to Valid Data In		$9t_{CLCL}$ - 165	ns
t_{LLWL}	ALE Low to $\overline{RD}$ or $\overline{WR}$ Low	$3t_{CLCL}$ - 50	$3t_{CLCL}$ + 50	ns
t_{AVWL}	Address to $\overline{RD}$ or $\overline{WR}$ Low	$4t_{CLCL}$ - 75		ns
t_{QVWX}	Data Valid to $\overline{WR}$ Transition	t_{CLCL} - 20		ns
t_{QVWH}	Data Valid to $\overline{WR}$ High	$7t_{CLCL}$ - 120		ns
t_{WHQX}	Data Hold after $\overline{WR}$	t_{CLCL} - 20		ns
t_{RLAZ}	$\overline{RD}$ Low to Address Float		0	ns
t_{WHLH}	$\overline{RD}$ or $\overline{WR}$ High to ALE High	t_{CLCL} - 20	t_{CLCL} + 25	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

External Data Memory Write Cycle



External Clock Drive Waveforms



External Clock Drive

Symbol	Parameter	V_{CC} = 4.0V to 6.0V		Units
		Min	Max	
$1/t_{CLCL}$	Oscillator Frequency	0	24	MHz
t_{CLCL}	Clock Period	41.6		ns
t_{CHCX}	High Time	15		ns
t_{CLCX}	Low Time	15		ns
t_{CLCH}	Rise Time		20	ns
t_{CHCL}	Fall Time		20	ns

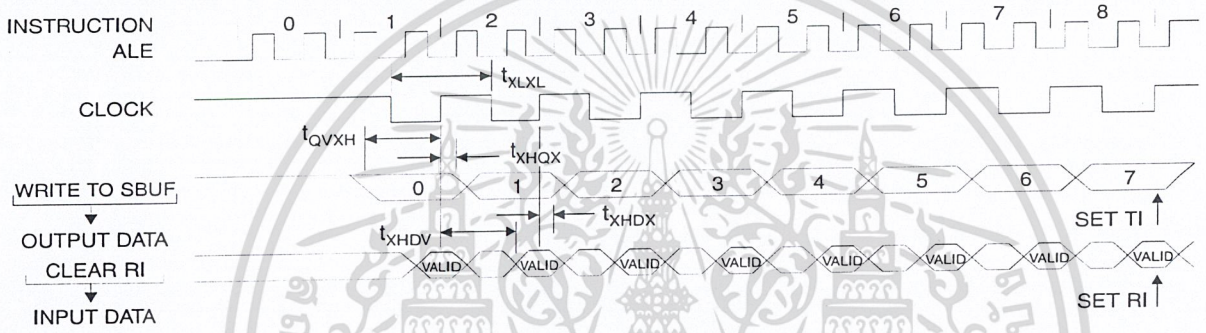
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Serial Port Timing: Shift Register Mode Test Conditions

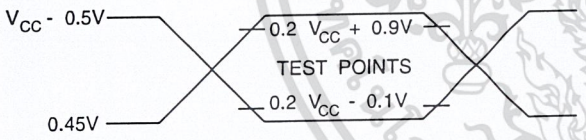
The values in this table are valid for V_{CC} = 4.0V to 6V and Load Capacitance = 80 pF.

Symbol	Parameter	Variable Oscillator		Units
		Min	Max	
t_{XLXL}	Serial Port Clock Cycle Time	$12t_{CLCL}$		µs
t_{QVXH}	Output Data Setup to Clock Rising Edge	$10t_{CLCL}$ - 133		ns
t_{XHQX}	Output Data Hold after Clock Rising Edge	$2t_{CLCL}$ - 117		ns
t_{XHDX}	Input Data Hold after Clock Rising Edge	0		ns
t_{XHDV}	Clock Rising Edge to Input Data Valid		$10t_{CLCL}$ - 133	ns

Shift Register Mode Timing Waveforms

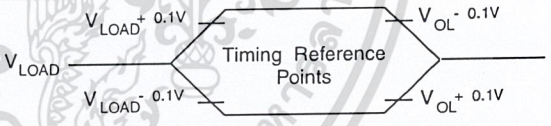


AC Testing Input/Output Waveforms(1)



Notes: 1. AC Inputs during testing are driven at V_{CC} - 0.5V for a logic 1 and 0.45V for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.

Float Waveforms(1)

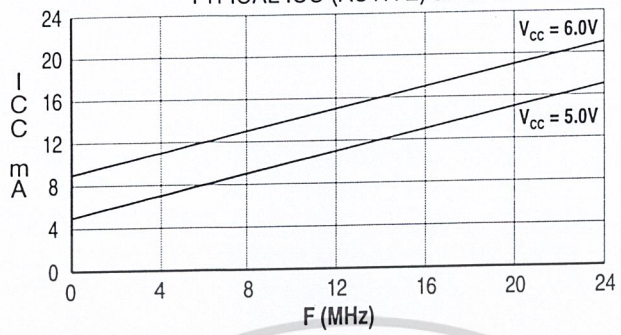


Notes: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

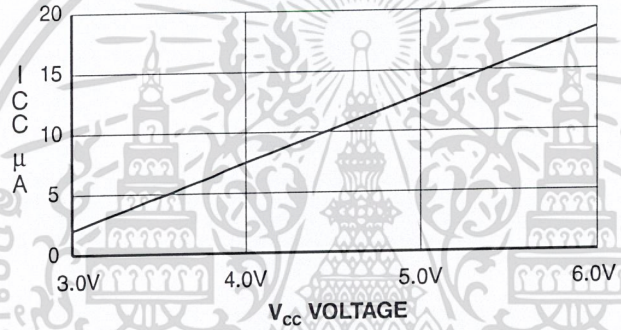
AT89S8252

TYPICAL ICC (ACTIVE) at 25°C



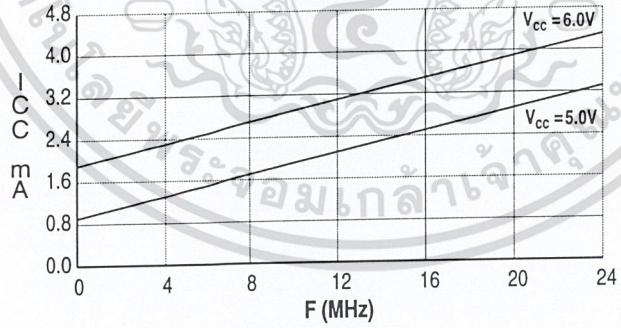
AT89S8252

TYPICAL ICC vs. VOLTAGE - POWER DOWN (85°C)



AT89S8252

TYPICAL ICC (IDLE) at 25°C



Notes: 1. XTAL1 tied to GND for Icc (power-down)
2. Lock bits programmed

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
24	4.0V to 6.0V	AT89S8252-24AC AT89S8252-24JC AT89S8252-24PC AT89S8252-24QC	44A 44J 40P6 44Q	Commercial (0°C to 70°C)
	4.0V to 6.0V	AT89S8252-24AI AT89S8252-24JI AT89S8252-24PI AT89S8252-24QI	44A 44J 40P6 44Q	Industrial (-40°C to 85°C)
33	4.5V to 5.5V	AT89S8252-33AC AT89S8252-33JC AT89S8252-33PC AT89S8252-33QC	44A 44J 40P6 44Q	Commercial (0°C to 70°C)

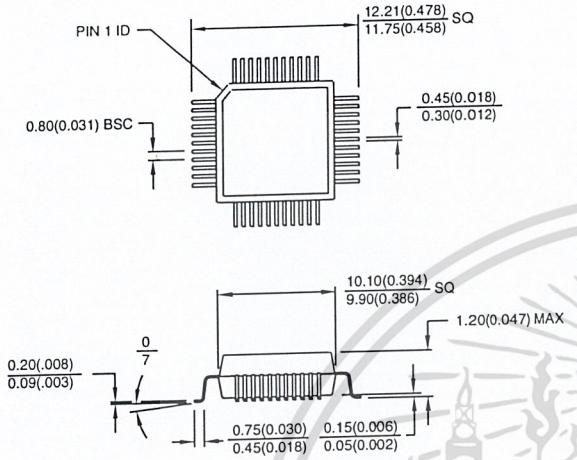
= Preliminary Information

Package Type	
44A	44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
44J	44-lead, Plastic J-leaded Chip Carrier (PLCC)
40P6	40-lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)
44Q	44-lead, Plastic Gull Wing Quad Flatpack (PQFP)

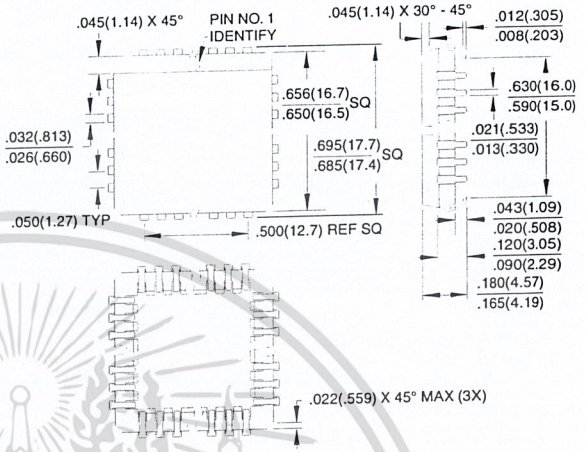
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Packaging Information

44A, 44-lead, Thin (1.0 mm) Plastic Gull Wing Quad Flatpack (TQFP)
Dimensions in Millimeters and (Inches)*
JEDEC STANDARD MS-026 ACB

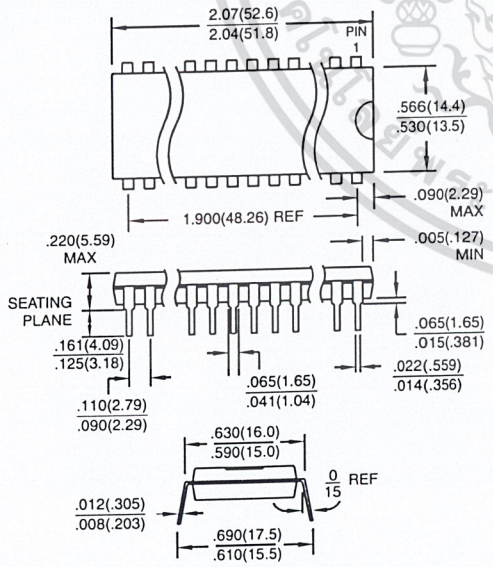


44J, 44-lead, Plastic J-leaded Chip Carrier (PLCC)
Dimensions in Inches and (Millimeters)
JEDEC STANDARD MS-018 AC

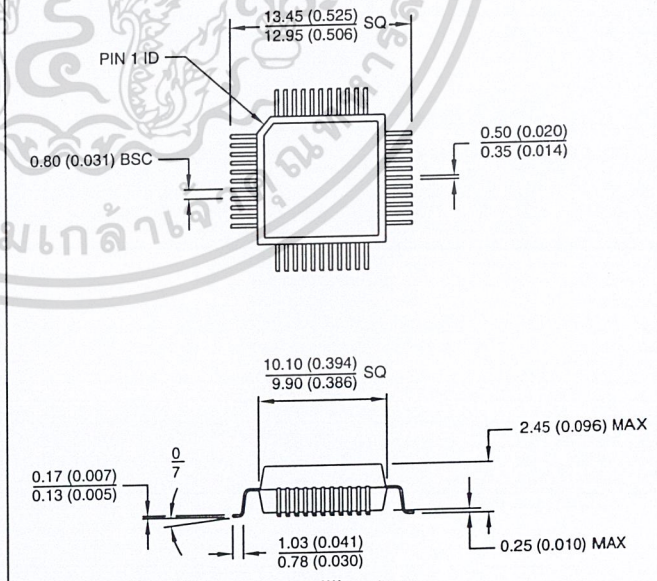


Controlling dimension: millimeters

40P6, 40-lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)
Dimensions in Inches and (Millimeters)



44Q, 44-lead, Plastic Quad Flat Package (PQFP)
Dimensions in Millimeters and (Inches)*
JEDEC STANDARD MS-022 AB



Controlling dimension: millimeters

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Atmel Headquarters

Corporate Headquarters
2325 Orchard Parkway
San Jose, CA 95131
TEL (408) 441-0311
FAX (408) 487-2600

Europe
Atmel U.K., Ltd.
Coliseum Business Centre
Riverside Way
Camberley, Surrey GU15 3YL
England
TEL (44) 1276-686-677
FAX (44) 1276-686-697

Asia
Atmel Asia, Ltd.
Room 1219
Chinachem Golden Plaza
77 Mody Road Tsimhatsui
East Kowloon
Hong Kong
TEL (852) 2721-9778
FAX (852) 2722-1369

Japan
Atmel Japan K.K.
9F, Tonetsu Shinkawa Bldg.
1-24-8 Shinkawa
Chuo-ku, Tokyo 104-0033
Japan
TEL (81) 3-3523-3551
FAX (81) 3-3523-7581

Atmel Operations

Atmel Colorado Springs
1150 E. Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906
TEL (719) 576-3300
FAX (719) 540-1759

Atmel Rousset
Zone Industrielle
13106 Rousset Cedex
France
TEL (33) 4-4253-6000
FAX (33) 4-4253-6001

Fax-on-Demand
North America:
1-(800) 292-8635
International:
1-(408) 441-0732

e-mail
literature@atmel.com

Web Site
http://www.atmel.com

BBS
1-(408) 436-4309

© Atmel Corporation 2000.
Atmel Corporation makes no warranty for the use of its products, other than those expressly contained in the Company's standard warranty which is detailed in Atmel's Terms and Conditions located on the Company's web site. The Company assumes no responsibility for any errors which may appear in this document, reserves the right to change devices or specifications detailed herein at any time without notice, and does not make any commitment to update the information contained herein. No licenses to patents or other intellectual property of Atmel are granted by the Company in connection with the sale of Atmel products, expressly or by implication. Atmel's products are not authorized for use as critical components in life support devices or systems.

Marks bearing ® and/or ™ are registered trademarks and trademarks of Atmel Corporation.

Terms and product names in this document may be trademarks of others.

Printed on recycled paper.

0401E–02/00/xM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้