สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

เครื่องตลับเมตรอิเล็กทรอนิกส์

ELECTRONIC CHECKING DISTANCE

T046528

โดย

นายกัมพล นิยมสมาน

นายธวัช เอียดทองใส

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต

สาขาวิชาเทคโนโลยีอิเล็กทรอนิกส์ ภาควิชาวิศวกรรมสารสนเทศ

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เลขหมู่.....
เลขทะเบียน 46528
วัน, เดือน, ปี 4 เม.ย. 2546

b.....
i.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์ เครื่องตลับเมตรอิเล็กทรอนิกส์

ELECTRONIC CHECKING DISTANCE

ชื่อนักศึกษา

นายกัมพล นิยมสมาน 43015761

นายธวัช เอียดทองใส 43015771

อาจารย์ที่ปรึกษา อาจารย์ มนชนก ศรีเสือขาม

ภาควิชา วิศวกรรมสารสนเทศ

ปีการศึกษา 2545

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

อนุมัติให้นับเป็นส่วนหนึ่งของการศึกษาหลักสูตรปริญญาอุตสาหกรรมศาสตร์บัณฑิต

คณะกรรมการสอบปริญญานิพนธ์

.....ประธานกรรมการ

( )

.....กรรมการ

( )

.....กรรมการ

( )

.....กรรมการ

( )

.....กรรมการ

( )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หัวข้อปริญญานิพนธ์	เครื่องตลับเมตรอิเล็กทรอนิกส์
	ELECTRONIC CHECKING DISTANCE
ชื่อนักศึกษา	นายกัมพล นิยมสมาน
	นายธวัช เอียดทองใส
อาจารย์ที่ปรึกษา	อาจารย์ มนชนก ศรีเสือขาม
ปีการศึกษา	2545

บทคัดย่อ

ปริญญานิพนธ์นี้กล่าวถึงการวัดระยะทางด้วยล้อซึ่งประกอบด้วยการออกแบบและสร้างเครื่องวัดระยะทางด้วยล้อซึ่งแสดงผลเป็นตัวเลขโดยใช้ไมโครคอนโทรลเลอร์ในการควบคุมซึ่งสามารถวัดระยะทางได้ทั้งหน่วย เมตร เซนติเมตร และมิลลิเมตร และสามารถนำไปประยุกต์ใช้งานหรือนำไปพัฒนาต่อใช้งานในด้านต่างๆได้

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Thesis Title	ELECTRONIC CHECKING DISTANCE
Student	MR. KUMPOL NIYOMSMARN
	MR. THAWAT IATTHONGSAI
Advisor	Miss. MONCHANOK SRISURKHAM
Year	2002

ABSTRACE

The project describe to the round of wheel that compose of the design and build to the length of the round of wheel that show about nemeral by microcontroller in nemeral proceeding. If can measure of length as a meter , centimeter , a millimeter and can apply a lot of the multiple function.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ในการจัดทำปริญญานิพนธ์ ผู้จัดทำใคร่ขอขอบพระคุณ อาจารย์มนชนก ศรีเสือขาม ซึ่งท่านเป็นที่ปรึกษาผู้ให้คำแนะนำแนวความคิด ช่วยแก้ไขข้อผิดพลาดและอุปสรรคต่างๆ ที่เกิดขึ้นในระหว่างการดำเนินการจัดทำปริญญานิพนธ์ จนสามารถสำเร็จตามเป้าหมายที่วางไว้ และขอขอบคุณเพื่อนๆทุกคน ที่ช่วยค้นหาข้อมูลและเป็นกำลังใจในการทำปริญญานิพนธ์ สำหรับความสำเร็จของปริญญานิพนธ์นี้ ผู้จัดทำขอยกความดีนี้ให้คุณบิดามารดา ครูบาอาจารย์และผู้มีพระคุณทุกๆท่านที่กล่าวมา

ผู้จัดทำ

นายกัมพล นิยมสมาน

นายธวัช เอียดทองใส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

เรื่อง...	หน้า
บทคัดย่อภาษาไทย	**ข**
บทคัดย่อภาษาอังกฤษ	**ค**
กิตติกรรมประกาศ	**ง**
สารบัญ	**I**
สารบัญ รูปภาพ	**III**
สารบัญ ตาราง	**IV**
บทที่ 1 บทนำ	**1**
บทที่ 2 หลักการและทฤษฎี	**2**
2.1 ไมโครคอนโทรลเลอร์ (MICROCONTROLLER)	2
2.1.1 คำอธิบายของไมโครคอนโทรลเลอร์	2
2.1.2 คุณสมบัติทางเทคนิคของไมโครคอนโทรลเลอร์	2
2.1.3 โครงสร้างพื้นฐานของอนุกรม AT 89S53	3
2.1.4 การจัดขาของไมโครคอนโทรลเลอร์ตระกูล MCS-51	4
2.1.5 โครงสร้างและการทำงานของพอร์ต	8
2.1.6 การใช้งานเป็นพอร์ตอินพุต	8
2.1.7 การอ่านค่าลอจิกจากพอร์ต	10
2.1.8 จังหวะการทำงานของไมโครคอนโทรลเลอร์ MCS-51	10
2.2 แอลซีดี (LCD)	10
2.2.1 คุณสมบัติของดอทเมตริกแอลซีดีโมดูล	11
2.2.2 ชุดคำสั่งควบคุมและการแสดงข้อความ	11
2.2.3 การเชื่อมต่อของไมโครคอนโทรลเลอร์	13
2.3 เอนโคดเดอร์ (ENCODER)	13
2.3.1 การทำการทดสอบเอนโคดเดอร์	14
2.3.2 วงจรภายใน	15
บทที่ 3 หลักการทำงานและการออกแบบ	**16**
3.1 หลักการทำงานภายใน	16
3.2 หลักการทำงานรอบของล้อ	17

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งไม่อนุญาตให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 หลักการออกแบบล้อ 18
3.4 โครงสร้าง 20
3.5 วงจรประมวลผลและแสดงผล 21
3.6 โฟลว์ชาร์ตการทำงานของโปรแกรม 22
บทที่ 4 ผลการทดลอง **23**
บทที่ 5 สรุปและวิจารณ์ผล **24**
5.1 การปรับแต่งและการนำไปใช้งาน 24
5.2 สรุปและวิจารณ์ผลการทดลอง 24
ภาคผนวก **25**
โปรแกรม
คู่มือประกอบไอซี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ

รูปที่	หน้า
2.1 โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์MCS-51 แบบแฟลชในอนุกรมAT89S53	3
2.2 รายละเอียดโครงสร้างหลักของMCS-51แบบแฟลช	7
2.3 การจัดขามาตรฐานของMCS-51	7
2.4 วงจรพูลอัปภายในพอร์ตของMCS-51แบบแฟลช	9
2.5 คาบเวลาตามเข็มนาฬิกา	14
2.6 คาบเวลาทวนเข็มนาฬิกา	14
2.7 วงจรภายในเอนโคดเดอร์	15
3.1 บล็อกไดอะแกรมของการทำงาน	16
3.2 แสดงการทครอบของล้อ	17
3.3 การวางตำแหน่งของล้อ	18
3.4 การออกแบบล้อที่ 1	18
3.5 การออกแบบล้อที่ 2	19
3.6 การออกแบบล้อที่ 3	19
3.7 โครงสร้างของโครงงาน	20
3.8 รูปวงจรประมวลผลและแสดงผล	21
3.9 รูปโฟลว์ชาร์ตการทำงานของโปรแกรม	22

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่	หน้า
2.1 แสดงรายละเอียดเกี่ยวกับไมโครคอนโทรลเลอร์ตระกูลMCS-51	4
2.2 หน้าที่พิเศษของพอร์ต 1 ในไมโครคอนโทรลเลอร์MCS-51 แบบแฟลช	8
2.3 แสดงขาสัญญานของแอลซีดีโมดูล	12
2.4 แสดงการต่อของไมโครคอนโทรลเลอร์	13
2.5 แสดงผลการทดลองวัดระยะทางเปรียบเทียบกับระยะทางจริง	22

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

1.1 ความเป็นมา

ในปัจจุบันอิเล็กทรอนิกส์ได้มีบทบาทต่อชีวิตประจำวันอย่างมากไม่ว่าจะเป็น การติดต่อสื่อสาร การควบคุมอุปกรณ์ต่างๆ และเครื่องใช้ไฟฟ้าเป็นต้น ต่างก็เกี่ยวข้องกับอิเล็กทรอนิกส์ทั้งสิ้น

ในที่นี้จะขอกล่าวถึงการวัดระยะทางซึ่งในอดีตการวัดระยะทางมักจะใช้สายวัด ไม้เมตรหรือตลับเมตร ซึ่งอุปกรณ์การวัดเหล่านี้ซึ่งจะมีปัญหาคือจะเกิดความล่าช้าและไม่สะดวกในการใช้งาน และความแม่นยำในการวัดจะมีการคลาดเคลื่อนเนื่องจากผู้อ่านอาจจะอ่านค่าไม่ตรงกันก็ได้จากปัญหาเหล่านี้เราจึงนำอุปกรณ์อิเล็กทรอนิกส์เข้ามาประยุกต์และแก้ปัญหาเหล่านี้

ตลับเมตรอิเล็กทรอนิกส์ดังกล่าวประกอบด้วย ซอร์ฟแวร์ และฮาร์ดแวร์ ในส่วนของซอร์ฟแวร์ประกอบด้วยโปรแกรม และในส่วนฮาร์ดแวร์จะใช้ล้อในการวัดระยะทาง ซึ่งระยะทางที่ได้จะประมวลผลด้วยไมโครคอนโทรลเลอร์และแสดงผลด้วยแอลซีดีและทำให้ฟังก์ชั่นการใช้งานสูงขึ้น

1.2 วัตถุประสงค์

1.2.1 สามารถนำความรู้ทางอิเล็กทรอนิกส์ และทฤษฎีของไมโครคอนโทรลเลอร์พื้นฐานมาใช้ในการศึกษา และใช้งาน

1.2.2 ศึกษาการทำงานของมอเตอร์ (ENCODER) และสามารถนำไปประยุกต์ใช้งานด้านต่างๆ

1.3 ขั้นตอนการศึกษา

การศึกษาเริ่มตั้งแต่การศึกษาในเรื่องของไมโครคอนโทรลเลอร์ทั้งระบบการทำงานต่างๆในตัวของไมโครคอนโทรลเลอร์ และศึกษาเกี่ยวกับเรื่องจอแสดงผลและเรื่องของมอเตอร์ (ENCODER) รวมทั้งการออกแบบในส่วนของชิ้นงานต่างๆ

1.4 ผลที่คาดว่าจะได้รับ

1.4.1 สามารถวัดระยะทางได้อย่างแม่นยำ

1.4.2 สามารถวัดระยะทางได้อย่างสะดวกรวดเร็ว

1.5 ขอบเขตของโครงงาน

ลักษณะของเครื่องตลับเมตรอิเล็กทรอนิกส์ และแสดงผลการวัดระยะทางออกมาเป็นตัวเลขทางจอแสดงผล วิธีที่ใช้ในการวัดระยะทาง คือ จะมีส่วนขับเคลื่อนหรือล้อที่ใช้ในการวัดระยะทาง และระยะทางที่ได้จะเข้าไปในมอเตอร์เอ็นโคดเดอร์แล้วส่งไปประมวลด้วยไมโครคอนโทรลเลอร์แล้วส่งออกแสดงผลเป็นตัวเลข สามารถวัดระยะทางได้ทั้งหน่วยเมตร เซนติเมตร และมิลลิเมตร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2
หลักการและทฤษฎี

2.1 ไมโครคอนโทรลเลอร์

2.1.1 คำอธิบายของไมโครคอนโทรลเลอร์

ไมโครคอนโทรลเลอร์ประกอบด้วย 2 คำรวมกันคือ "ไมโคร" (micro) คือ ไมโครโปรเซสเซอร์ และคำว่า "คอนโทรลเลอร์" (controller) คือ อุปกรณ์ควบคุมไมโครคอนโทรลเลอร์ คือ คือ อุปกรณ์อิเล็กทรอนิกส์แบบหนึ่งที่บรรจุความสามารถมากมายไม่ว่าจะเป็นหน่วยประมวลผล หน่วยความจำทางคณิตศาสตร์และลอจิกวงจรรับสัญญาณอินพุตและวงจรขับสัญญาณทางเอาท์พุต หน่วยความจำวงจรกำเนิดสัญญาณทางนาฬิกา ทำให้ไมโครคอนโทรลเลอร์สามารถนำไปประยุกต์ใช้งานแทนวงจรอิเล็กทรอนิกส์ที่ซับซ้อนได้เป็นอย่างดีโดยลดจำนวนของอุปกรณ์และขนาดของระบบลงในขณะที่มีขีดความสามารถสูง ภายใต้งบประมาณที่เหมาะสม

2.1.2 คุณสมบัติทางเทคนิคของไมโครคอนโทรลเลอร์ตระกูลMCS-51อนุกรม AT89XX

1. เป็นไมโครคอนโทรลเลอร์ที่ใช้ซีพียูขนาด 8 บิต
2. ภายในมีหน่วยความจำโปรแกรมเป็นแบบแฟลชสามารถลบและเขียนใหม่ได้พันครั้ง
3. หน่วยความจำข้อมูลพื้นฐานเป็นหน่วยความจำแบบแรมในบางเบอร์จะมีหน่วยความจำแบบอีอีพรอมเพิ่มเติม
4. ขาพอร์ตเป็นแบบสองทิศทาง สามารถใช้งานเป็นได้ทั้งอินพุตและเอาท์พุต
5. มีวงจรสื่อสารแบบฟูลดูเพล็กซ์
6. ไทเมอร์ / เคาน์เตอร์ขนาด 16 บิต อย่างน้อย 2 ตัวประเภท
7. สามารถรับรองแหล่งกำเนิดอินเตอร์รัปต์
8. สามารถขยายหน่วยความจำภายนอกเพิ่มเติมได้สูงสุด 64 กิโลไบต์
9. มีวงจรกำเนิดสัญญาณนาฬิกาอยู่ภายในชิป
10. มีวงจรสื่อสารอนุกรมแบบ SPI (Serial Peripheral Interface) สำหรับในอนุกรม AT89s53
11. มีวอตช์ด็อกไทเมอร์ในตัวสำหรับอนุกรม AT89s53

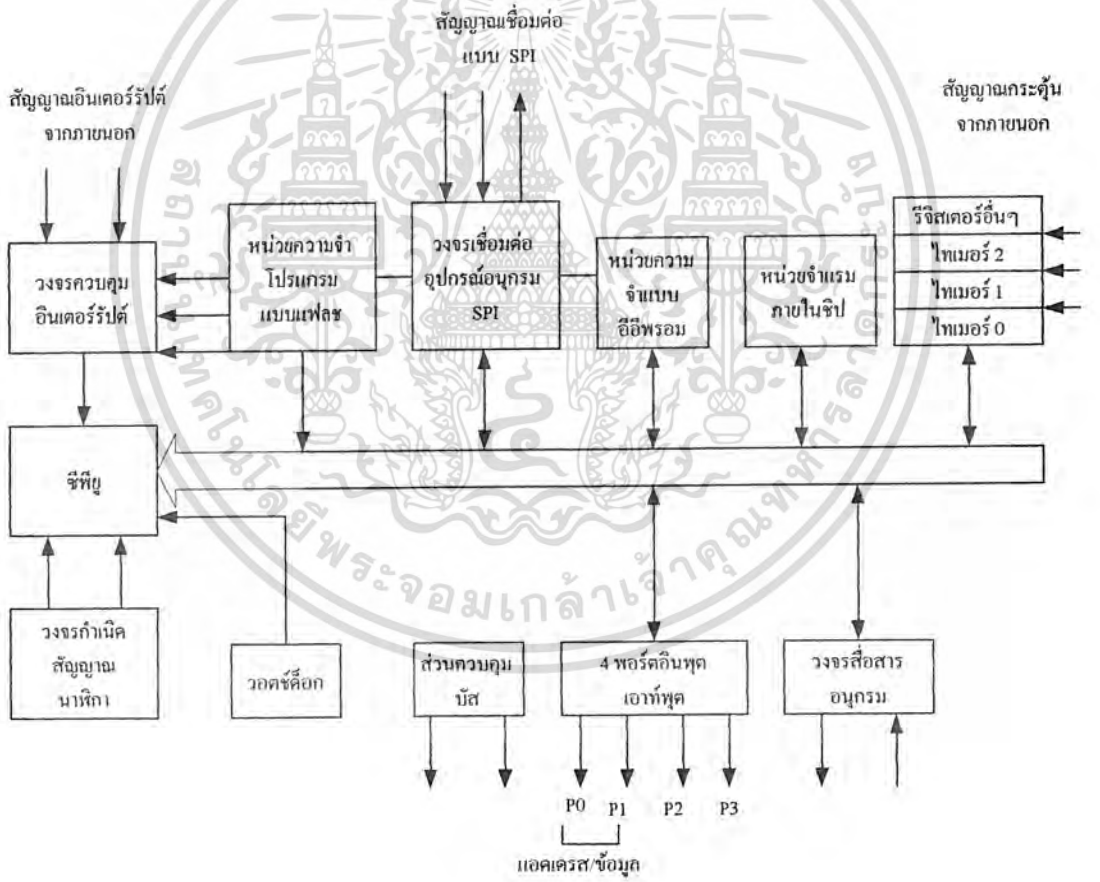
นอกจากนี้บางเบอร์ของไมโครคอนโทรลเลอร์ที่ผลิตโดย Atmel สามารถทำการโปรแกรมในหน่วยความจำโปรแกรมได้โดยที่ไม่ต้องถอดตัวไมโครคอนโทรลเลอร์ ออกมาทำการโปรแกรมใหม่หรือเรียกว่าการโปรแกรมในวงจรหรือในระบบ (In-system programming) โดยใช้ลักษณะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การติดต่อแบบ SPI (Serial Peripheral Interface) ทำให้การพัฒนาหรือการซ่อมบำรุง ตลอดจนการปรับปรุงหรืออัปเกรดข้อมูลในหน่วยความจำโปรแกรมทำได้อย่างสะดวกที่ไม่สูงมากนัก

2.1.3 โครงสร้างพื้นฐานของอนุกรม AT89S53

สำหรับในรูปที่ 2.1 เป็นโครงสร้างพื้นฐานของอนุกรม AT89S53 จะเห็นได้ว่ามีส่วนประกอบที่เพิ่มแตกต่างจาก AT89CXX อยู่หลายส่วนอาทิ วงจรเชื่อมต่ออนุกรมแบบ SPI ซึ่งในอนุกรมไมโครคอนโทรลเลอร์แบบอนุกรมนี้ ใช้ในการเขียนข้อมูลลงหน่วยความจำโปรแกรมโดยไม่ต้องถอดตัวชิบออกไปจากระบบที่เรียกว่า การโปรแกรมในวงจรไทเมอร์/เคาน์เตอร์ขนาด 16 บิตที่เพิ่มเติมเข้ามาอีกหนึ่งตัวเป็นไทเมอร์ 2 และวงจรวอชด็อกที่ใช้ในการตรวจสอบการทำงานผิดพลาดของซีพียู



รูปที่ 2.1 โครงสร้างพื้นฐานของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชในอนุกรม AT89S53

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายละเอียดสรุปบางส่วนของไมโครคอนโทรลเลอร์

เบอร์ของ ไมโครคอนโทรลเลอร์	หน่วยความจำของ โปรแกรม	หน่วยความจำข้อมูล	จำนวนไทเมอร์/ เคาน์เตอร์ 16 บิต
AT89c1051	แบบแฟลช ขนาด 1 กิโลไบต์	แรม 64 ไบต์	1
AT89c2051	แบบแฟลช ขนาด 2 กิโลไบต์	แรม 128 ไบต์	2
AT89c51	แบบแฟลช ขนาด 4 กิโลไบต์	แรม 128 ไบต์	2
AT89c52	แบบแฟลช ขนาด 8 กิโลไบต์	แรม 256 ไบต์	3
AT89c55	แบบแฟลช ขนาด 20 กิโลไบต์	แรม 256 ไบต์	3
AT89s8252	แบบแฟลช ขนาด 8 กิโลไบต์	แรม 256 ไบต์ อีอีพรอม 2 กิโลไบต์	3
AT89s53	แบบแฟลช ขนาด 12 กิโลไบต์	แรม 256 ไบต์	3

ในตารางที่ 2.1 แสดงรายละเอียดเกี่ยวกับไมโครคอนโทรลเลอร์ ตระกูล MCS-51 แต่ละเบอร์ที่ Atmel ผลิตขึ้น และมีใช้งานอยู่ในปัจจุบัน

สำหรับโครงงาน เรื่อง ตลับเมตรอิเล็กทรอนิกส์ (Electronic Checking Distance) จะใช้ไมโครคอนโทรลเลอร์เบอร์ AT89s53 ซึ่งมีหน่วยความจำโปรแกรมเป็นแบบแฟลช ขนาด 12 กิโลไบต์ หน่วยความจำข้อมูล 256 ไบต์ และจำนวนไทเมอร์/เคาน์เตอร์ 16 บิต เท่ากับ 3

2.1.4 การจัดขาของไมโครคอนโทรเลอร์ตระกูล MCS-51

ไมโครคอนโทรลเลอร์ MCS-51 ทุกเบอร์จะมีสถาปัตยกรรมการใช้งานเหมือนกันดังแสดงในรูปที่ 2.2 และในรูปที่ 2.3 โดยมีรายละเอียดขั้นตอนรวมดังต่อไปนี้

1. ขา Vcc ใช้สำหรับต่อไฟเลี้ยง +5V
2. ขา GND เป็นขากราวด์ สำหรับต่อกราวด์ของระบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ขาพอร์ต 0 (P0.0 – P0.7) มี 8 ขา แต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุตและเอาท์พุตสำหรับใช้งานทั่วไป ถ้าต้องการกำหนดให้ขาพอร์ต 0 ขาใดขาหนึ่งเป็นอินพุตสามารถทำได้โดยการเขียนข้อมูล "1" ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อด้วย ส่งผลให้ขาพอร์ตมีสถานะปล่อยลอย (float) จึงมีอิมพีแดนซ์สูง สามารถใช้งานเป็นขาอินพุตได้ นอกจากนั้นขาพอร์ตนี้ยังถูกใช้งานในการติดต่อกับขาแอดเดรสไบต์ต่ำของหน่วยความจำภายนอก (A0-A7) และขาข้อมูล (D0-D7) โดยใช้กระบวนการมัลติเพล็กซ์เข้าช่วย เพื่อสำหรับการทำงานให้เป็นได้ทั้งขาติดต่อแอดเดรสและขาข้อมูล

4. ขาพอร์ต 1 (P1.0-P1.7) มี 8 ขา แต่ละขาสามารถกำหนดได้ให้เป็นได้ทั้งอินพุตและเอาท์พุตสำหรับใช้งานทั่วไป ถ้าหากต้องการกำหนดให้ขาพอร์ต 0 ขาใดขาหนึ่งเป็นอินพุตสามารถทำได้โดยการเขียนข้อมูล "1" ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อด้วย นอกจากนั้นในอนุกรม AT89S53 จะใช้ขา P1.0 เป็นขาอินพุตสำหรับนับค่าของไทเมอร์ 2 และ P1.1 เป็นขาอินพุตทริกเกอร์ของไทเมอร์ 2 ในขณะที่ขาต่อแบบ SPI เพื่อทำการโปรแกรมข้อมูลในระบบ

5. ขาพอร์ต 2 (P2.0-2.7) มี 8 ขา แต่ละขาสามารถกำหนดให้เป็นได้ทั้งอินพุตและเอาท์พุตสำหรับใช้งานทั่วไป ถ้าหากต้องการกำหนดให้ขาพอร์ต 0 ขาใดขาหนึ่งเป็นอินพุตสามารถทำได้โดยการเขียนข้อมูล "1" ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อด้วย ส่งผลให้ขาพอร์ตนั้นมีสถานะปล่อยลอย (float) จึงมีอิมพีแดนซ์สูง สามารถใช้งานเป็นขาพอร์ตอินพุตได้ นอกจากนั้นขาพอร์ตนี้ยังถูกใช้งานในการติดต่อกับขาแอดเดรสไบต์สูงของหน่วยความจำภายนอก (A8-A15)

6. ขาพอร์ต 3 (P3.0-P3.7) มี 8 ขา แต่ละขาสามารถกำหนดการทำงานให้เป็นได้ทั้งอินพุตและเอาท์พุตสำหรับใช้งานทั่วไป ถ้าหากต้องการกำหนดให้ขาพอร์ต 0 ขาใดขาหนึ่งเป็นอินพุตสามารถทำได้โดยการเขียนข้อมูล "1" ไปยังแต่ละบิตของพอร์ตที่ต้องการติดต่อด้วย ส่งผลให้ขาพอร์ตนั้นมีสถานะปล่อยลอย (float) จึงมีอิมพีแดนซ์สูง สามารถใช้งานเป็นขาพอร์ตอินพุตได้ นอกจากนั้นขาพอร์ต 3 ยังเป็นขาที่มีหน้าที่การใช้งานพิเศษ ดังมีรายละเอียดขั้นต้นต่อไปนี้

P3.0 ใช้เป็นขาอินพุตสำหรับรับข้อมูลจากการสื่อสารแบบอนุกรม หรือขา RxD

P3.1 ใช้เป็นขาอินพุตสำหรับส่งข้อมูลจากการสื่อสารแบบอนุกรม หรือขา TxD

P3.2 ใช้เป็นขาอินพุตสำหรับรับสัญญาณอินเตอร์รัปต์จากภายนอกช่องที่ 0 หรือขา $\overline{\text{INT0}}$

P3.3 ใช้เป็นขาอินพุตสำหรับรับสัญญาอินเตอร์รัปต์จากภายนอกช่องที่ 1 หรือขา $\overline{\text{INT1}}$

P3.4 ใช้เป็นขาอินพุตสำหรับรับสัญญาณไทเมอร์จากภายนอกช่องที่ 0 หรือขา T0

P3.5 ใช้เป็นขาอินพุตสำหรับรับสัญญาณไทเมอร์จากภายนอกช่องที่ 1 หรือขา T1

P3.6 ใช้เป็นขาสัญญาณ $\overline{\text{WR}}$ ในกรณีที่ใช้เชื่อมต่อกับหน่วยความจำภายนอก

P3.7 ใช้เป็นขาสัญญาณ $\overline{\text{RD}}$ ในกรณีที่ใช้เชื่อมต่อกับหน่วยความจำภายนอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

7.ขารีเซตใช้ในการรีเซตการทำงานของไมโครคอนโทรลเลอร์โดยในการป้อนสัญญาณเพื่อรีเซตสถานะต้องอยู่ในระดับรีเซตอย่างน้อย 2 แมทชีนไซเกิล โดยที่วงจรกำเนิดสัญญาณนาฬิกายังคงทำงานต่อเนื่องไปอย่างปกติ

8. ขา ALE/PROG(Address Latch Enable/Program pulse input) เป็นขาที่ใช้ในการควบคุมการแลตช์ของขาพอร์ต 0 เมื่อมีการใช้หน่วยความจำภายนอก นอกจากนั้นขานี้ยังใช้เป็นขาสำหรับรับพัลส์ของการโปรแกรมสำหรับโปรแกรมข้อมูลลงในไมโครคอนโทรลเลอร์ MCS-51 ในรุ่นที่มีหน่วยความจำแบบอีอีพรอม

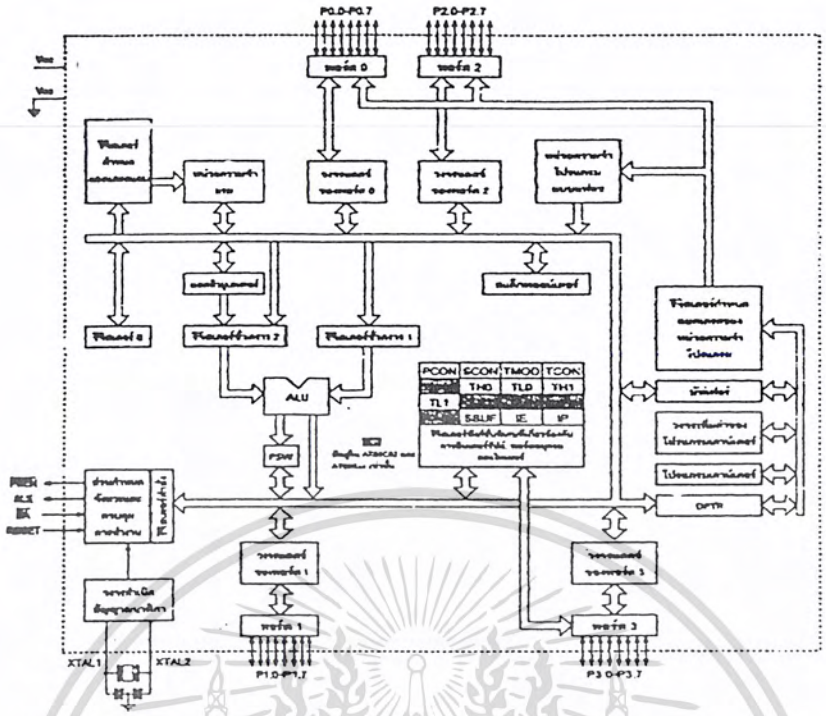
9. ขา PSEN (Program Store Enable) ขานี้ใช้ในการส่งสัญญาณเพื่อขอร้องการติดต่อกับหน่วยความจำโปรแกรมภายนอก เมื่อไมโครคอนโทรลเลอร์ต้องการอ่านข้อมูลจากหน่วยความจำโปรแกรมภายนอกตัวไมโครคอนโทรลเลอร์ ต้องการอ่านจากหน่วยความจำโปรแกรมภายนอก ตัวไมโครคอนโทรลเลอร์จะส่งสัญญาณออกมาที่ขานี้ 2 ครั้งในแต่ละแมทชีนไซเกิล แต่ถ้าหากติดต่อกับหน่วยความจำข้อมูลภายนอก ขานี้จะไม่มีการส่งสัญญาณใดๆออกมา

ที่พอร์ต 0 และพอร์ต 2 จะใช้งานเป็นพอร์ตอินพุตและเอาท์พุตสำหรับใช้งานทั่วไป และใช้ในการติดต่อกับหน่วยความจำภายนอก สำหรับพอร์ต 3 ทั้งพอร์ตและพอร์ต 1 บางขานอกจากจะใช้เป็นขาพอร์ตอินพุตเอาท์พุตตามปกติแล้ว ยังสามารถใช้งานในหน้าที่พิเศษได้อีก ขึ้นอยู่กับว่าไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชเบอร์ใด ดังสรุปในตารางที่ 2.2

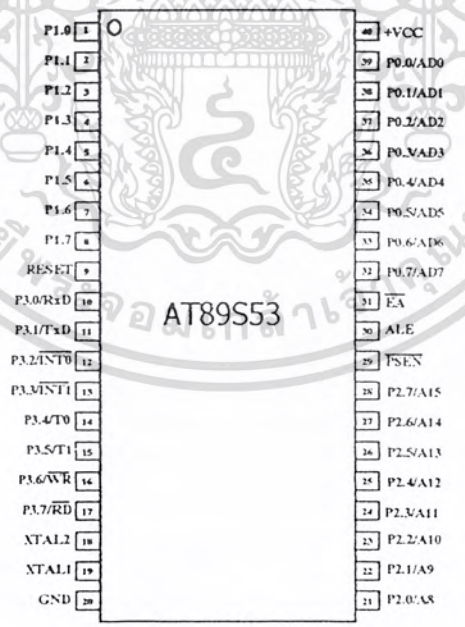
10. ขา EA/Vpp (External Access enable/Programming voltage input) ใช้สำหรับเลือกการติดต่อหน่วยความจำโปรแกมจากภายนอกหรือภายในตัวไมโครคอนโทรเลอร์ ถ้าหากขานี้เป็น "0" เป็นการเลือกให้ไมโครคอนโทรลเลอร์ติดต่อกับหน่วยความจำโปรแกรมภายนอกแต่ถ้าหากขานี้เป็น"1"เป็นการเลือกให้ไมโครคอนโทรลเลอร์ติดต่อกับหน่วยความจำภายในตัวไมโครคอนโทรลเลอร์นอกจากนี้ที่ขานี้ยังใช้เป็นขาอินพุตสำหรับแรงดันไฟสูงสำหรับการโปรแกรมหน่วยความจำภายในไมโครคอนโทรลเลอร์ สำหรับในไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชต้องการแรงดันสำหรับการโปรแกรม +12V

11. ขา XTAL1 และ XTAL2 เป็นขาสำหรับต่อคริสตอลเพื่อสร้างสัญญาณนาฬิกาในการกำหนดจังหวะการทำงานของไมโครคอนโทรลเลอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2 รายละเอียดโครงสร้างหลักของ MCS-51 แบบแฟลช



รูปที่ 2.3 การจัดขามาตรฐานของ MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.5 โครงสร้างและการทำงานของพอร์ต

ไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชมีพอร์ตให้ใช้งานทั้งสิ้น 4 พอร์ตคือ พอร์ต 0 ถึงพอร์ต 3 แต่ละพอร์ตมีขนาด 8 บิต เป็นพอร์ตแบบ 2 ทิศทาง กล่าวคือ สามารถเป็นได้ทั้งอินพุตสำหรับสัญญาณข้อมูลเข้าและเอาท์พุตสำหรับส่งสัญญาณข้อมูลออกทุกพอร์ตของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชมีวงจรแลตช์และวงจรขับตลอดจนบัฟเฟอร์อินพุต ดังแสดงให้เห็นในสถาปัตยกรรมรูปที่ 2.2

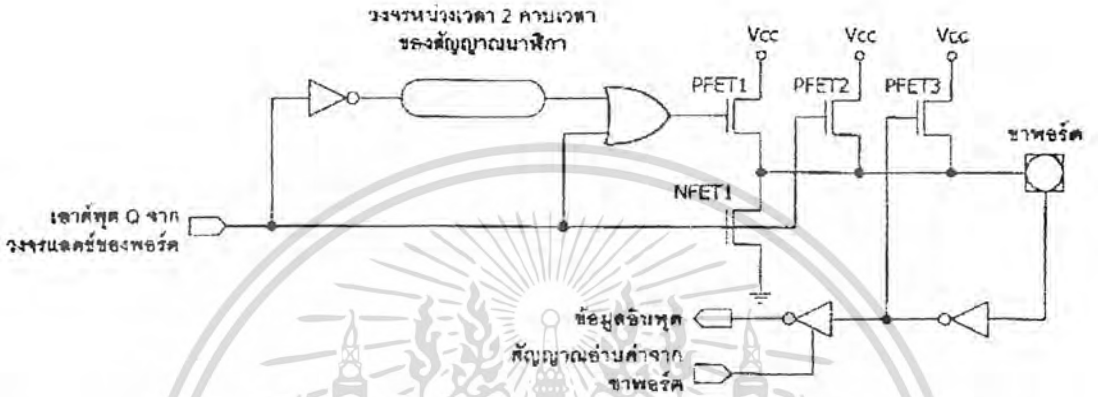
ขา	เบอร์ของ ไมโครคอนโทรลเลอร์	หน้าที่พิเศษ
P1.0	AT89c52/AT89sXX	ขา T2 เป็นขาอินพุตนับค่าของไทเมอร์/เคาน์เตอร์ 2 และเป็นขาเอาท์พุตของการกำเนิดสัญญาณนาฬิกาโดยไทเมอร์ 2 (clock out)
P1.1	AT89c52/AT89sXX	ขา T2EX เป็นขาอินพุตทริกเกอร์สำหรับแคปเจอร์/รีโหลดและควบคุมทิศทางของสัญญาณ
P1.4	AT89sXX	ขา SS (Slave Select)เป็นขาเลือกการติดต่อในกรณีที่ไมโครคอนโทรลเลอร์เป็นอุปกรณ์สเลฟ ในระบบการติดต่อแบบ SPI
P1.5	AT89sXX	ขา MOSI (Master data output,Slave data input) ใช้ในการติดต่อกับพอร์ต SPI
P1.6	AT89sXX	ขา MISO (Master data input,Slave data output) ใช้ในการติดต่อกับพอร์ต SPI
P1.7	AT89sXX	ขา SCK (Master clock output) เป็นขาสัญญาณนาฬิกาของการติดต่อกับพอร์ต SPI

ตารางที่ 2.2 หน้าที่พิเศษของพอร์ต 1 ในไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช

2.1.6 การใช้งานเป็นพอร์ตอินพุต

เนื่องจากพอร์ตทั้งหมดของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลชสามารถเป็นได้ทั้งอินพุตและเอาท์พุต ดังนั้นจึงมีความจำเป็นอย่างยิ่งต้องทำความเข้าใจถึงกำหนดลักษณะการทำงานให้แกพอร์ตของไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



วงจรพูลอัปประกอบด้วยเฟสระนิตพีนชนเนล 3 ตัวคือ PFET1-PFET3 โดย NFET1 จะทำงานเมื่อได้รับลอจิก "1" จากขา Q และหยุดทำงานเมื่อได้รับลอจิก "0" วงจรพูลอัปจะเริ่มต้นทำงานเมื่อ NFET1 ได้รับลอจิก "1" PFET1 จะทำงานนานประมาณ 2 คาบเวลาของสัญญาณนาฬิกาภายใน หลังจากที่เกิดการเปลี่ยนแปลงจากลอจิก "0" เป็นลอจิก "1" ในขณะที่ PFET1 ทำงาน จะทำให้ PFET3 ทำงานตามไปด้วย ทำให้เกิดการพูลอัปขาพอร์ต

รูปที่ 2.4 วงจรพูลอัปภายในพอร์ตของ MCS-51 แบบแฟลช

ในการกำหนดให้เป็นพอร์ตอินพุต ต้องเริ่มต้นด้วยการเขียนข้อมูล "1" มาที่แต่ละบิตของพอร์ตที่ต้องการใช้งานเป็นอินพุต เพื่อหยุดการทำงานของเฟตที่ใช้ในการขับสัญญาณเอาท์พุตของบิตนั้นๆทำให้ขาสัญญาณของพอร์ตเชื่อมต่อเข้ากับวงจรพูลอัปภายในโดยตรง ส่งผลให้ขาพอร์ตนั้นมีลอจิกเป็น "1" สามารถรับสัญญาณลอจิก "0" จากอุปกรณ์ภายนอกได้ง่าย สัญญาณข้อมูลจาก0 อุปกรณ์ภายนอกจะถูกส่งเข้ามาเก็บไว้ในวงจรบัฟเฟอร์ภายในพอร์ตแล้วรอให้ซีพียูอ่านค่าเข้าไป เมื่อเป็นเช่นนี้อุปกรณ์ที่เชื่อมต่อกับพอร์ตอินพุตของไมโครคอนโทรลเลอร์ MCS-51แบบแฟลชควรให้ทำงานในสภาวะลอจิก "0" จะดีและสะดวกที่สุด (ซึ่งในปัจจุบันอุปกรณ์อินพุตที่เชื่อมต่อไมโครคอนโทรลเลอร์แทบทั้งหมดทำงานที่ลอจิก "0" แล้ว)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.7 การอ่านค่าลอจิกจากพอร์ต

ในไมโครคอนโทรเลอร์ MCS-51 แบบแฟลชสามารถอ่านค่าลอจิกจากพอร์ตได้ 2 ลักษณะ คือ อ่านจากขาพอร์ตโดยตรง และอ่านจากวงจรแลตช์ของแต่ละพอร์ตในกรณีพอร์ตกับขาเบสของทรานซิสเตอร์ชนิด NPN และขาอิมิตเตอร์ของทรานซิสเตอร์ตัวนั้นต่อลงกราวด์ หากมีการส่งข้อมูล "1" ไปยังทรานซิสเตอร์ จะทำให้ทรานซิสเตอร์ทำงานสถานะลอจิกที่ขาพอร์ตเป็น "0" เนื่องจากเมื่อทรานซิสเตอร์ทำงาน จะเสมือนว่าขาพอร์ตนั้นถูกต่อลงกราวด์ทำให้หากอ่านค่าลอจิกที่ขาพอร์ตจะได้ผลตรงข้ามกับที่ส่งออกมา แต่ถ้าหากทำงานที่อ่านค่าลอจิกที่วงจรแลตช์ จะได้ค่าที่ตรงกับค่าที่ต้องการส่งจริงดังนั้นในการค่าลอจิกพอร์ตจึงต้องเลือกวิธีการให้เหมาะสมกับอุปกรณ์ที่นำมาต่อด้วย

2.1.8 จังหวะการทำงานของไมโครคอนโทรลเลอร์ MCS-51

ในการใช้งานไมโครคอนโทรลเลอร์ MCS-51 จะต้องทำความเข้าใจถึงจังหวะการทำงานของซีพียูและลำดับขั้นตอนการประมวลผลคำสั่ง ในการประมวลผลคำสั่งของซีพียูจะมีขั้นตอนหลักๆ 2 ขั้นตอนคือ กระบวนการเฟตช์ (fetch) เป็นการเรียกคำสั่งออกจากหน่วยความจำโปรแกรมแล้วทำการแปลงรหัสคำสั่งนั้นเป็นภาษาเครื่องเพื่อเตรียมการประมวลผลขั้นตอนต่อมาคือ กระบวนการเอ็กซิคิวต์ (execute) เป็นการกระทำตามคำสั่งที่กำหนดหรือตามที่เฟตช์ขึ้นมา โดยกระบวนการก่อนหน้านี้ เมื่อทำการเอ็กซิคิวต์คำสั่งเรียบร้อยแล้ว ก็จะไปเริ่มกระบวนการเฟตช์คำสั่งใหม่ต่อไป เมื่อเริ่มจ่ายไฟให้กับไมโครคอนโทรลเลอร์ MCS-51 แบบแฟลช จะเกิดการรีเซตในลักษณะที่ เรียกว่า เพาเวอร์ออนรีเซต (power-on reset) ทำให้ซีพียูไปเริ่มต้นการทำงานที่แอดเดรส 0000H ของหน่วยความจำโปรแกรม จังหวะการทำงานของซีพียูจะเป็นไปตามรูปแบบ โดยได้รับการกำหนดมาจากรอบการทำงาน

2.2 แอลซีดี

แอลซีดี (LCD : Liquid Crytal Display) เป็นจอแสดงผลที่สามารถแสดงข้อความที่เป็นตัวเลข ตัวอักษรและสัญลักษณ์ต่างๆ และได้มีแอลซีดีรุ่นที่เป็นแอลซีดีโมดูล (LCD Module : LCM) ที่มีวงจรควบคุมมาเพื่อให้สามารถต่อเข้ากับไมโครคอนโทรลเลอร์ได้โดยตรง และสะดวกสำหรับการเขียนโปรแกรม รวมทั้งมีจำหน่ายกันอย่างกว้างขวาง และราคาที่เหมาะสมแอลซีดีโมดูลมีอยู่หลายรุ่น และมีคุณสมบัติแตกต่างกันไป ซึ่งแบ่งได้ 2 กลุ่มหลักคือแบบดอทเมตริก (Dot Matrix) และกราฟฟิค (Graphic) โดยแบบดอทเมตริกจะแสดงผลเป็นตัวอักษรขนาด 5x8 จุด และมีจำนวนตัวอักษรแตกต่างกันไปในแต่ละรุ่น ส่วนแบบกราฟฟิคจะสามารถแสดงผลในแบบบิตแมบ (Bit Map) คือจะสร้างภาพใดๆก็ได้ตามต้องการ แนวทางการใช้งานใน 2 แบบ จะมีลักษณะใกล้เคียงกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งไม่อนุญาตให้นำไปดัดแปลง เผยแพร่ หรือนำไปใช้

2.2.1 คุณสมบัติของดอทเมตริกแอลซีดีโมดูล สรุปได้ดังนี้

1. มีให้เลือกหลายรุ่นตามการใช้งาน โดยมีจำนวนตัวอักษร และบรรทัดแตกต่างกันไป

2. ตัวอักษรแสดงด้วยดอทเมตริก ขนาด 5x8 จุด

3. สามารถเข้ากับระบบไมโครคอนโทรลเลอร์ ได้ 2 ลักษณะ คือแบบเมมโมรี่ (Memory Map) และแบบผ่านอินพุต-เอาท์พุต (I/O Port)

4. การใช้งานง่าย และสะดวก ไมโครคอนโทรลเลอร์เพียงแค่ส่งข้อมูลให้กับแอลซีดีโมดูลเท่านั้น ข้อความก็จะปรากฏบนแผงแสดง และจะคงค้างไว้ตลอด ทำให้ไม่ต้องเสียเวลาหลักของระบบไมโครคอนโทรลเลอร์

5. มีคำสั่งพิเศษสำหรับอำนวยความสะดวกมากมาย เช่น Clear Display,Home Cursor,On-Off Cursor,Blink Character และอื่นๆอีก

6. สามารถแสดงผลเป็นตัวภาษาอังกฤษ และตัวเลขได้ 160 ตัว และสัญลักษณ์พิเศษ 32 ตัว รวมทั้งสามารถกำหนดอักษรที่ออกแบบเองได้อีก 8 ตัว

7. กินกระแสน้อย และมีน้ำหนักเบา รวมทั้งทำงานด้วยไฟเลี้ยงระดับ 5 V

2.2.2 ชุดคำสั่งควบคุมและการแสดงข้อความ

การเขียนหรือการอ่านข้อมูลจากแอลซีดีโมดูล ก็คือการกำหนดคุณสมบัติต่างๆในการใช้งานของแอลซีดีตามชุดคำสั่งควบคุม และการเขียนข้อมูลที่เป็นข้อความเพื่อให้ปรากฏบนแผงแสดง โดยมีรายละเอียดดังต่อไปนี้

1. การเขียนข้อมูลให้กับแอลซีดีโมดูลแบ่งได้ 2 ลักษณะ คือคำสั่ง(Instruction)และข้อมูล (Data)โดยจะกำหนดด้วยขาสัญญาณอาร์เอส (RS) คือถ้าอาร์เอสเท่ากับศูนย์ จะหมายถึงการส่งสัญญาณควบคุม หืออ่านค่าสัญญาณแฟลก (Flag) สภาพการทำงานของแอลซีดีโมดูลและถ้าค่าอาร์เอสเท่ากับหนึ่ง จะหมายถึงการเขียนหรือการอ่านข้อมูลกับแอลซีดีโมดูล

2. หลักในการเขียนข้อมูลให้กับแอลซีดีโมดูลนี้ คือเมื่อมีการเขียนข้อมูลไปแล้ว ตัวแอลซีดีโมดูลจะต้องใช้เวลาในการทำงานช่วงหนึ่ง ซึ่งไมโครคอนโทรลเลอร์สามารถตรวจสอบได้จากบิสซี่แฟลก (Busy Flag) และถ้าเรียบร้อยแล้ว จึงจะสามารถเขียนข้อมูลอันต่อไปได้ ระบบไมโครคอนโทรลเลอร์ก็จะต้องใช้วิธีการหน่วงเวลาแทน

3. การเขียนข้อมูลให้กับแอลซีดีโมดูลนี้ สามารถทำได้ทั้ง 8 บิต และ 4 บิต โดยกรณี 4 บิตจะใช้สายสัญญาณข้อมูล (Data) เพียง 4 เส้น คือ DB4-DB7 (ใช้สำหรับระบบไมโครคอนโทรลเลอร์แบบ 4 บิต หรือเพื่อการประหยัดสาย) การเขียนข้อมูลจะกระทำเหมือนกับ 8 บิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพียงแต่ให้เขียน 2 ครั้ง คือ DB4-DB7 ก่อนแล้วตามด้วย DB0-DB3 และจะต้องกำหนดคุณสมบัติตามค่าดีแอล (DL) ในคำสั่งฟังก์ชั่นเซต (FUNCTION SET)ด้วย

4. ดีดีแรม (DDRAM : Didplay Data RAM) คือหน่วยความจำภายในตัวแอลซีดีโมดูล สำหรับเก็บภาพตัวอักษรที่ผู้ใช้สามารถสร้างได้เอง (8ตัว) โดยจะอ้างแอดเดรสได้ทั้งหมด 64 ไบต์ คือ 8 ตัวอักษร คูณกับ 8 แถว

ขา	สัญลักษณ์	ฟังก์ชั่น
1	Vss	กราวนด์
2	Vdd	+5โวลต์
3	Vo	ปรับความสว่างด้วยยแรงดัน 0-5V
4	RS	เลือกรีจิสเตอร์(0=รีจิสเตอร์คำสั่งหรือแฟลกแสดงสภาวะการทำงาน,1=รีจิสเตอร์ดาต้า)
5	R/W	เลือกการอ่านหรือการเขียน(0=เขียน,1=อ่าน)
6	E	อีนาเบิลการอ่านหรือเขียนแอลซีดี
7	DB0	ดาต้าอินพุท/เอาต์พุทบิตที่ 1
8	DB1	ดาต้าอินพุท/เอาต์พุทบิตที่ 2
9	DB2	ดาต้าอินพุท/เอาต์พุทบิตที่ 3
10	DB3	ดาต้าอินพุท/เอาต์พุทบิตที่ 4
11	DB4	ดาต้าอินพุท/เอาต์พุทบิตที่ 5
12	DB5	ดาต้าอินพุท/เอาต์พุทบิตที่ 6
13	DB6	ดาต้าอินพุท/เอาต์พุทบิตที่ 7
14	DB7	ดาต้าอินพุท/เอาต์พุทบิตที่ 8

ตารางที่ 2.3 แสดงขาสัญญาณของแอลซีดีโมดูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.3 การเชื่อมต่อของวงจรไมโครคอนโทรลเลอร์

บอรด์ของไมโครคอนโทรลเลอร์ ประกอบด้วย

CPU	89C51
CLOCK	11.0592 MHz
MEMORY	4 KBYTE ON CPU
PORT	32 BIT I/O ON CPU
CONNECTOR	16 PIN (LCD) 16 PIN (KEYBOARD) 8 PIN (DIGITAL-TO-ANALOG) 2 PIN (5VDC) 4 PIN
POWER	5 VDC
SIZE	4*5.5 INCH

ตารางที่ 2.4 แสดงการต่อของไมโครคอนโทรลเลอร์

การติดต่อระหว่างไมโครคอนโทรลเลอร์กับวงจรภายนอกจะติดต่อโดยตรง ซึ่งมีการเชื่อมต่อดังต่อไปนี้

พอร์ท0 เชื่อมต่อกับพอร์ทข้อมูลของแอลซีดี (LCD)

พอร์ท 1 เชื่อมต่อกับคีย์บอร์ด(Keyboard)

พอร์ท 2 เชื่อมต่อกับพอรีทข้อมูลของวงจรแปลงสัญญาณดิจิตอลเป็นสัญญาณอนาลอก

พอร์ท 3 เชื่อมกับสายสัญญาณควบคุมแอลซีดี สายสัญญาณวงจรควบคุมมุมทริก และสายสัญญาณควบคุมโซลินอยด์วาล์ว

2.3 เอ็นโคดเดอร์

เอ็นโคดเดอร์เป็นอุปกรณ์ส่วนที่ต้องใช้สำหรับโครงงานเรื่อง ตลับเมตรอิเล็กทรอนิกส์ด้วย แต่ในที่นี้ขอกล่าวแบบคร่าวๆ

สำหรับขาสัญญาณที่ต้องต่อกับเอ็นโคดเดอร์ตัวนี้ จะมี 4 ขาคือ ขาไฟเลี้ยง 5V,ขากราวด์,ขาอินพุต A และ B ซึ่งขา A และ B จะมีเอาท์พุตเป็นพัลส์ที่มีขนาดต่ำ เวลาใช้งานจะต้องมีการต่อกับตัวต้านทาน และ ไฟเลี้ยง 5V เพื่อดึงสัญญาณ (pull up) ส่วนการใช้งาน จะดูการนำ และตามการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น

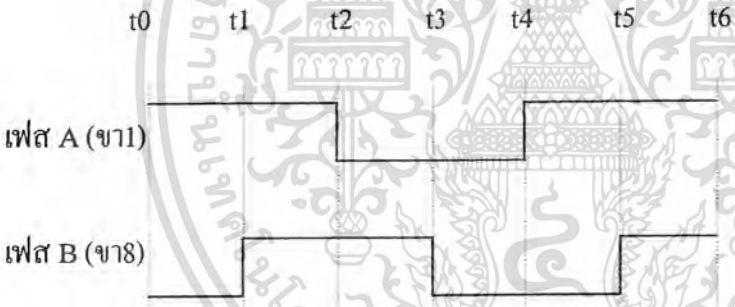
สำหรับขาสัญญาณที่ต้องต่อกับเอ็นโคดเดอร์ตัวนี้ จะมี 4 ขาคือ ขาไฟเลี้ยง 5V,ขากราวด์,ขาอินพุต A และ B ซึ่งขา A และ B จะมีเอาท์พุตเป็นพัลส์ที่มีขนาดต่ำ เวลาใช้งานจะต้องมีการต่อกับตัวต้านทาน และ ไฟเลี้ยง 5V เพื่อดึงสัญญาณ (pull up) ส่วนการใช้งาน จะดูการนำ และตามการของพัลส์ที่ได้จากขาทั้งสองนี้ เป็นการตรวจสอบทิศทางการหมุนของมอเตอร์ ดังนั้นเราจึงนำขาทั้งสองนี้มาต่อป้อนให้กับวงจรเพื่อควบคุมการนับขึ้นและนับลงได้

2.3.1 การทำการทดสอบเอ็นโคดเดอร์

เนื่องจากเอ็นโคดเดอร์ที่เราต้องการทราบคุณสมบัติทางไฟฟ้าที่แน่นอน เพื่อหาสภาวะว่าตรงกับที่เราต้องการหรือไม่โดยจ่ายไฟให้เอ็นโคดเดอร์ ต่อ LED ที่เอาท์พุต ขา 1และขา 8 ผลการทดสอบที่ได้

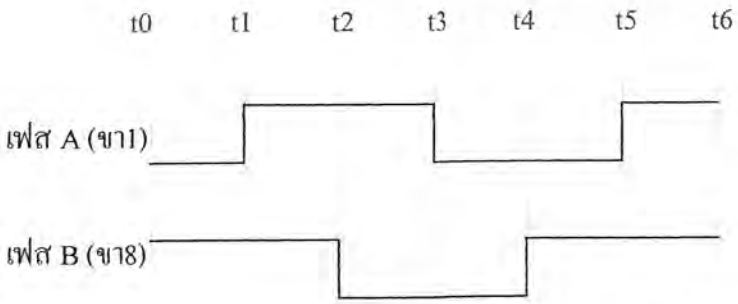
ทำให้เราทราบลักษณะการทำงานและวงจรภายใน คือ

- เมื่อหมุนเอ็นโคดเดอร์ตามเข็มนาฬิกา 1 รอบ



รูปที่ 2.5 คาบเวลาตามเข็มนาฬิกา

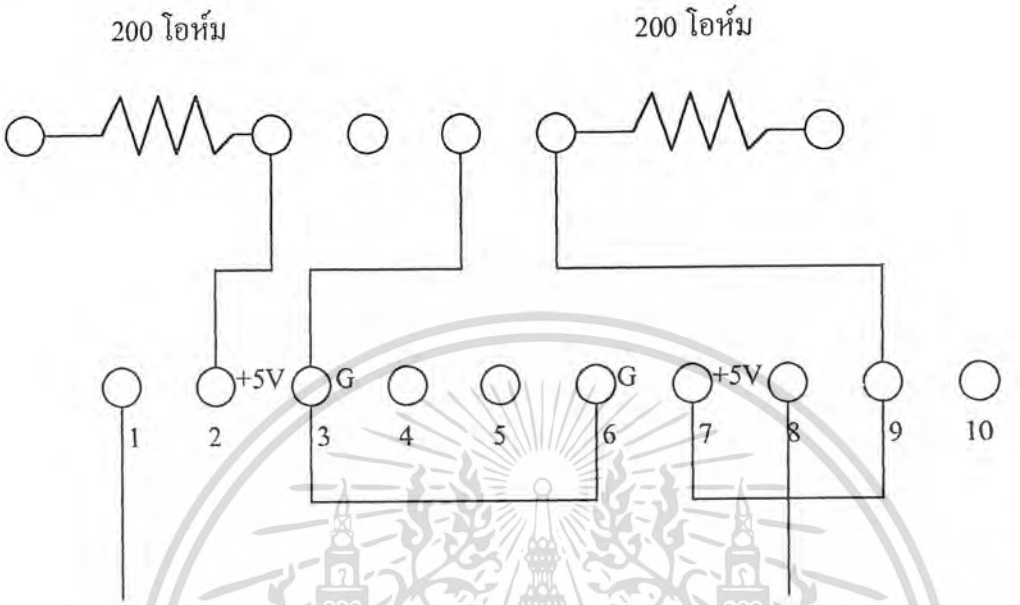
- เมื่อหมุนเอนโคดเดอร์ทวนเข็มนาฬิกา 1 รอบ



รูปที่ 2.6 คาบเวลาทวนเข็มนาฬิกา 1รอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.2 วงจรภายใน



รูปที่ 2.7 วงจรภายใน

ขา 1 เป็น เอาท์พุต เฟส A ขา 8 เป็นเอาท์พุตเฟส B

ขา 2 ,7 , 9 เป็น +5V

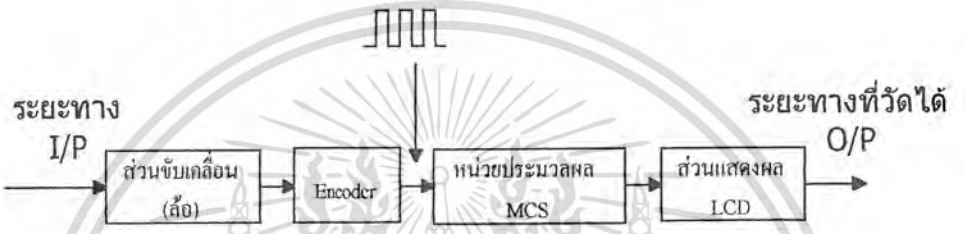
ขา 3 , 6 เป็นกราวด์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
หลักการทำงานและการออกแบบ

3.1 หลักการทำงานของโครงงาน

โครงงานเครื่องตลับเมตรอิเล็กทรอนิกส์สามารถเขียนเป็น Block Diagram ได้ดังรูปที่ 3.1



รูปที่ 3.1 Block Diagram ของหลักการทำงาน

หลักการทำงานของเครื่องตลับเมตรอิเล็กทรอนิกส์จะประกอบด้วยส่วนหลักๆ 2 ส่วน คือ ในส่วนของฮาร์ดแวร์และส่วนของซอร์ฟแวร์ ซึ่งในส่วนของฮาร์ดแวร์จะประกอบไปด้วยส่วนขับเคลื่อนหรือในส่วนของล้อและส่วนของหน่วยประมวลผลซึ่งจะเป็นวงจรไมโครคอนโทรลเลอร์แสดงผลด้วยจอแสดงผล

ลักษณะการทำงานกล่าวคือ เมื่อเริ่มมีการวัดระยะทางส่วนขับเคลื่อนหรือส่วนของล้อจะหมุนจากตำแหน่งเริ่มต้นไปยังตำแหน่งที่ต้องการวัดและระยะทางที่ได้จะส่งไปยังมอเตอร์เอ็นโคดเดอร์ ซึ่งมอเตอร์เอ็นโคดเดอร์จะทำหน้าที่ปล่อยพัลส์ออกมา กล่าวคือถ้ามอเตอร์เอ็นโคดเดอร์หมุน 1 รอบจากการหมุนของล้อจะสามารถสร้างพัลส์ได้ 500 พัลส์ แล้วพัลส์ที่ได้จากมอเตอร์เอ็นโคดเดอร์ก็จะส่งไปยังส่วนประมวลผลซึ่งก็คือในส่วนของวงจรจะใช้ไมโครคอนโทรลเลอร์ในการประมวลผลและส่งออกแสดงผลด้วยจอแสดงผล (LCD) ที่ใช้ขนาด 16 ตัวอักษร 1 บรรทัดในการแสดงผล

ในส่วนของวงจรภาคจ่ายไฟจะใช้แบ็ตเตอรี่ 9 โวล์ทแล้วใช้ไอซีเร็กกูเลเตอร์ให้เหลือ 5 โวล์ทเพื่อนำไปใช้ในวงจรที่ต้องการแรงดันไฟ 5 โวล์ท

ในส่วนของโปรแกรมจะใช้ภาษาแอสแซมบลีในการเขียนโปรแกรมการกำหนดหน่วยที่วัดระยะทางออกมาได้ทั้งหน่วยเมตร หน่วยเซ็นติเมตร หน่วยมิลลิเมตร

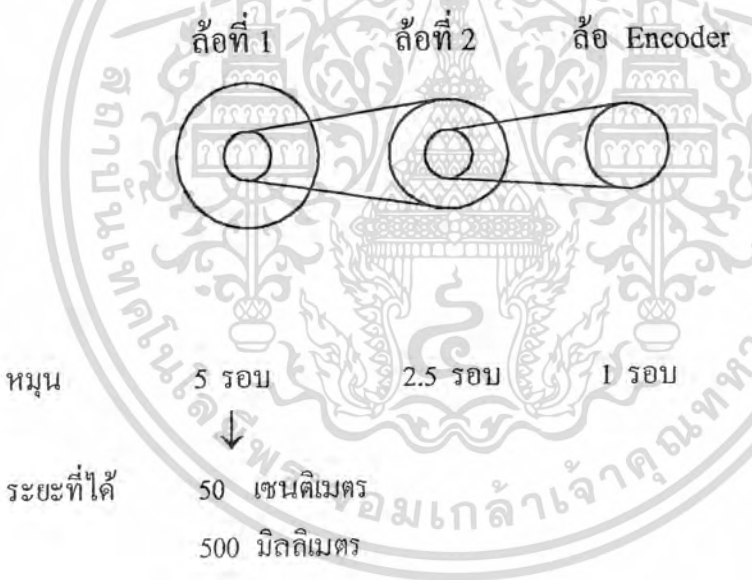
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

3.2 หลักการทดรอบของล้อ

เนื่องจากมอเตอร์เอ็นโคดเดอร์สามารถสร้างพัลส์ได้ 500 พัลส์ ต่อการหมุน 1 รอบดังที่ได้กล่าวไว้ข้างต้น เพราะฉะนั้นจะสามารถกำหนดให้ 1 พัลส์ เท่ากับ 1 มิลลิเมตร ก็จะได้เป็น 500 มิลลิเมตร

สาเหตุที่ต้องมีการทดรอบของล้อ คือ เพราะถ้าใช้ล้อเดียวในการวัดระยะทางหรือไม่มีการทดรอบของล้อจะทำให้มอเตอร์เอ็นโคดเดอร์หมุนเร็วมากและอาจจะทำให้เกิดค่าผิดพลาดได้และพัลส์ที่ได้จะไม่สามารถประมวลผลออกมาเป็นระยะทางได้ ดังนั้นจึงต้องมีการทดรอบของล้อขึ้นเพื่อทำให้มอเตอร์เอ็นโคดเดอร์หมุนช้าลงต่อการหมุน 1 รอบและทำให้เกิดค่าผิดพลาดน้อยที่สุด การทดรอบแสดงได้ดังรูปที่ 3.2



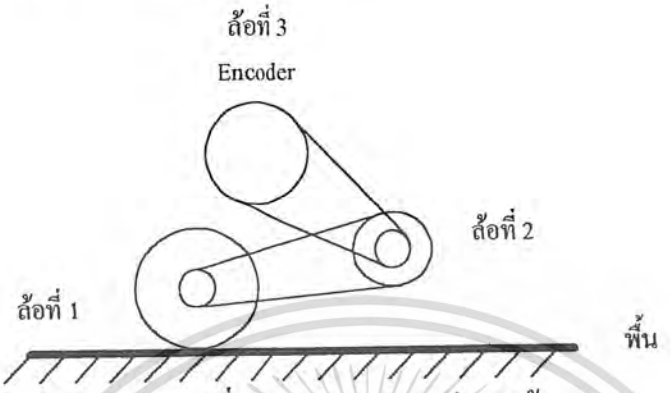
รูปที่ 3.2 แสดงการทดรอบของล้อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

46528

3.3 หลักการออกแบบล้อ

การวางตำแหน่งของล้อจะได้ดังรูปที่ 3.3



รูปที่ 3.3 การวางตำแหน่งของล้อ

สูตรที่ใช้ในการออกแบบล้อ

สูตรเส้นรอบวง = 2 (3.14) r

- ล้อที่ 1

การออกแบบล้อต้องการให้ล้อที่ 1 หมุน 1 รอบ แล้วได้ระยะทาง 10 เซนติเมตร ดังนั้นจึงกำหนดเส้นรอบวงเท่ากับ 10 เซนติเมตร เพื่อหาค่ารัศมีของล้อที่ 1

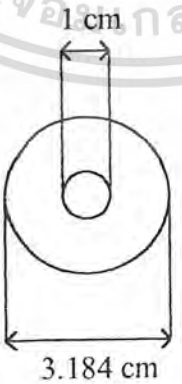
จากสูตรเส้นรอบวง

2 (3.14) r = 10 เซนติเมตร

r = 10 / 2 (3.14)

r = 1.592 เซนติเมตร

เส้นผ่าศูนย์กลาง = 3.184 เซนติเมตร



รูปที่ 3.4 การออกแบบล้อที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ล้อที่ 2

การออกแบบล้อที่ 2 คือต้องการทดรอบจากล้อที่ 1 ลงมาครึ่งหนึ่งดังนั้นเมื่อล้อที่ 1 หมุน 5 รอบล้อที่ 2 ก็จะหมุน 2.5 รอบ ดังนั้นจะได้เส้นผ่าศูนย์กลางของล้อที่ 1 ที่จะใช้ทดรอบไปยังล้อที่ 2 จะเท่ากับ 1 เซนติเมตร เพราะฉะนั้นเส้นผ่าศูนย์กลางล้อที่ 2 จะเท่ากับ 2 เซนติเมตร

จำนวนรอบล้อที่1 / จำนวนรอบล้อที่2 = เส้นผ่าศูนย์กลางล้อที่ 2

5 / 2.5 = 2 เซนติเมตร

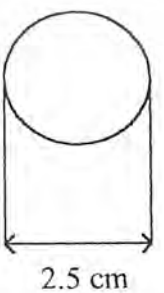
รูปที่ 3.5 การออกแบบล้อที่ 2

- ล้อที่ 3

การออกแบบล้อที่ 3 ต้องการทดรอบจากล้อที่ 2 ลงมาก็คือ เมื่อล้อที่ 2 หมุน 2.5 รอบ ล้อที่ 3 จะหมุน 1 รอบ เพราะฉะนั้น เมื่อเส้นผ่าศูนย์กลางของล้อที่ 2 ที่จะใช้ทดรอบไปยังล้อที่ 3 เท่ากับ 1 เซนติเมตร เพราะฉะนั้นเส้นผ่าศูนย์กลางล้อที่ 3 ก็จะเท่ากับ 2.5 เซนติเมตร

จำนวนรอบล้อที่ 2 / จำนวนรอบล้อที่ 3 = เส้นผ่าศูนย์กลางล้อที่ 3

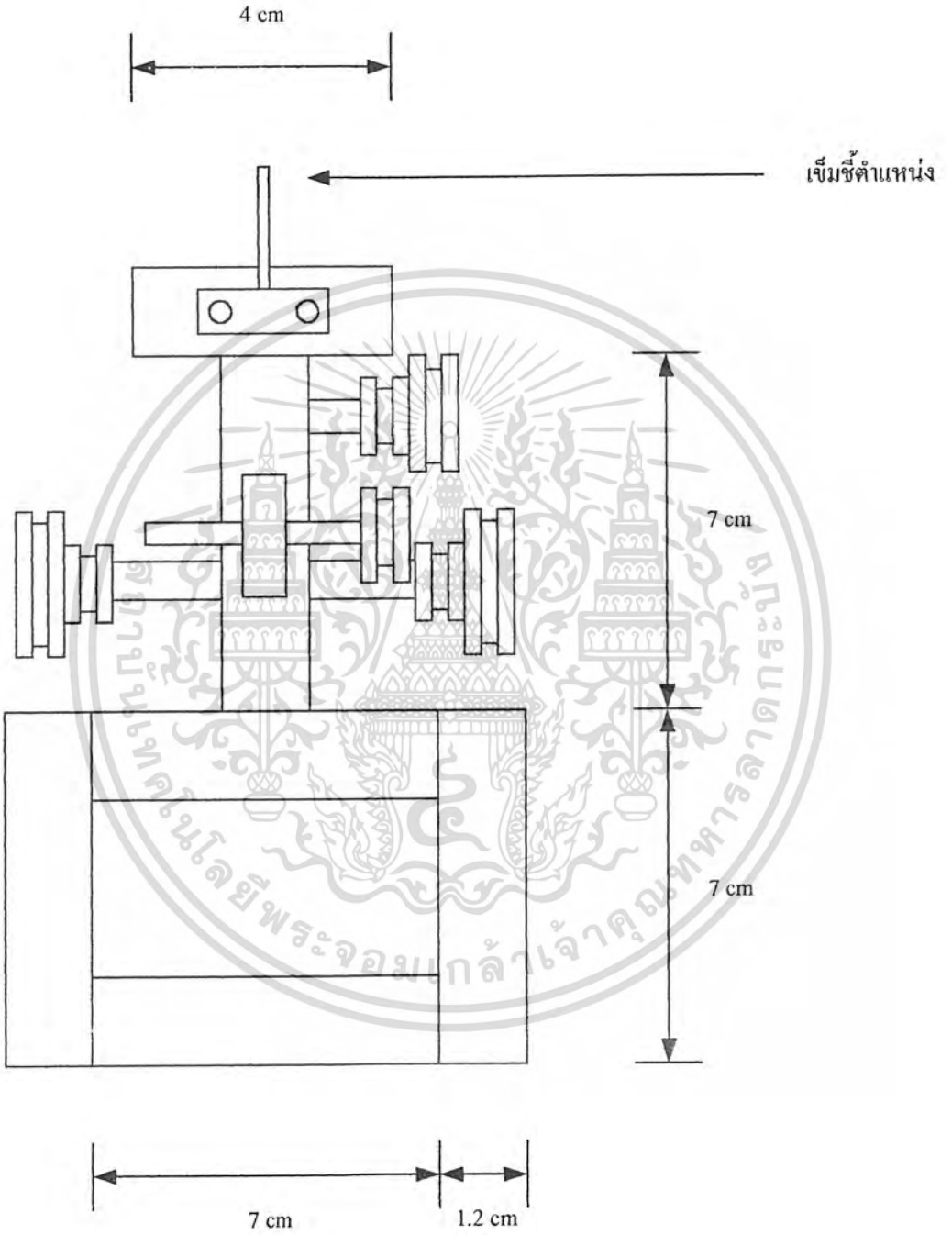
2.5 / 1 = 2.5 เซนติเมตร



รูปที่ 3.6 การออกแบบล้อที่ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

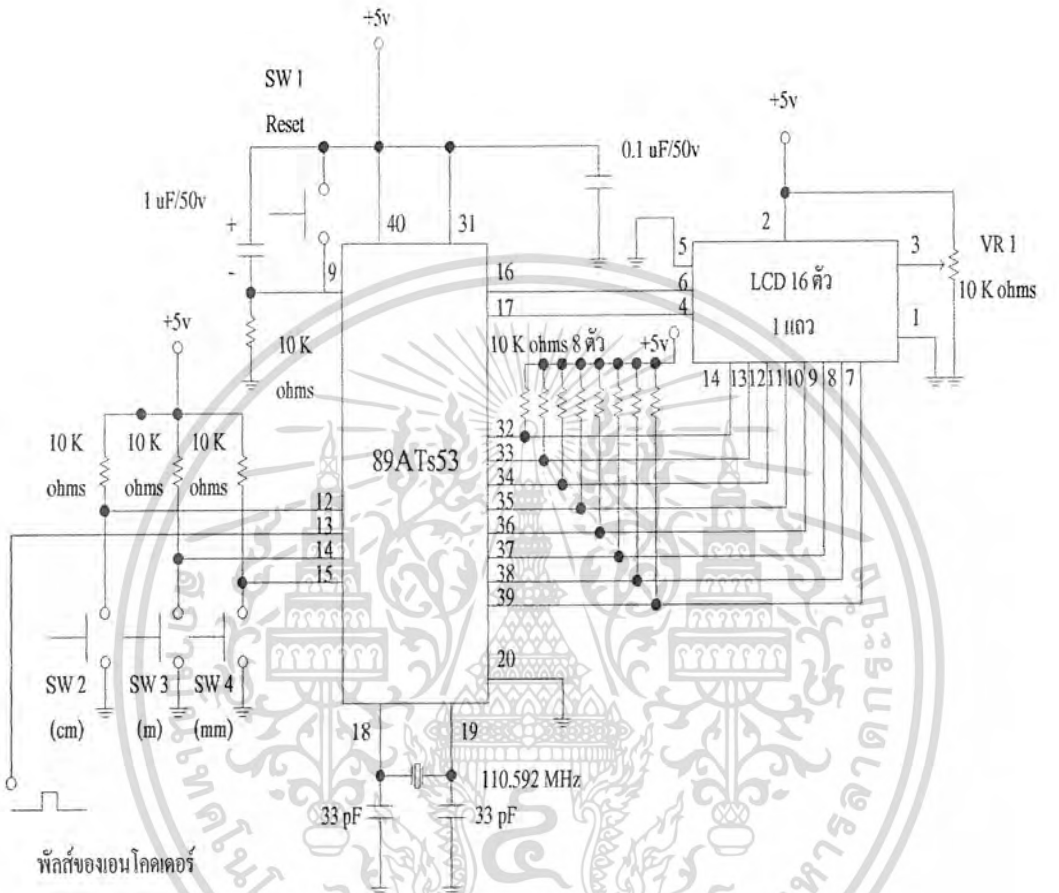
3.4 โครงสร้างของชิ้นงาน



รูปที่ 3.7 โครงสร้างของชิ้นงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

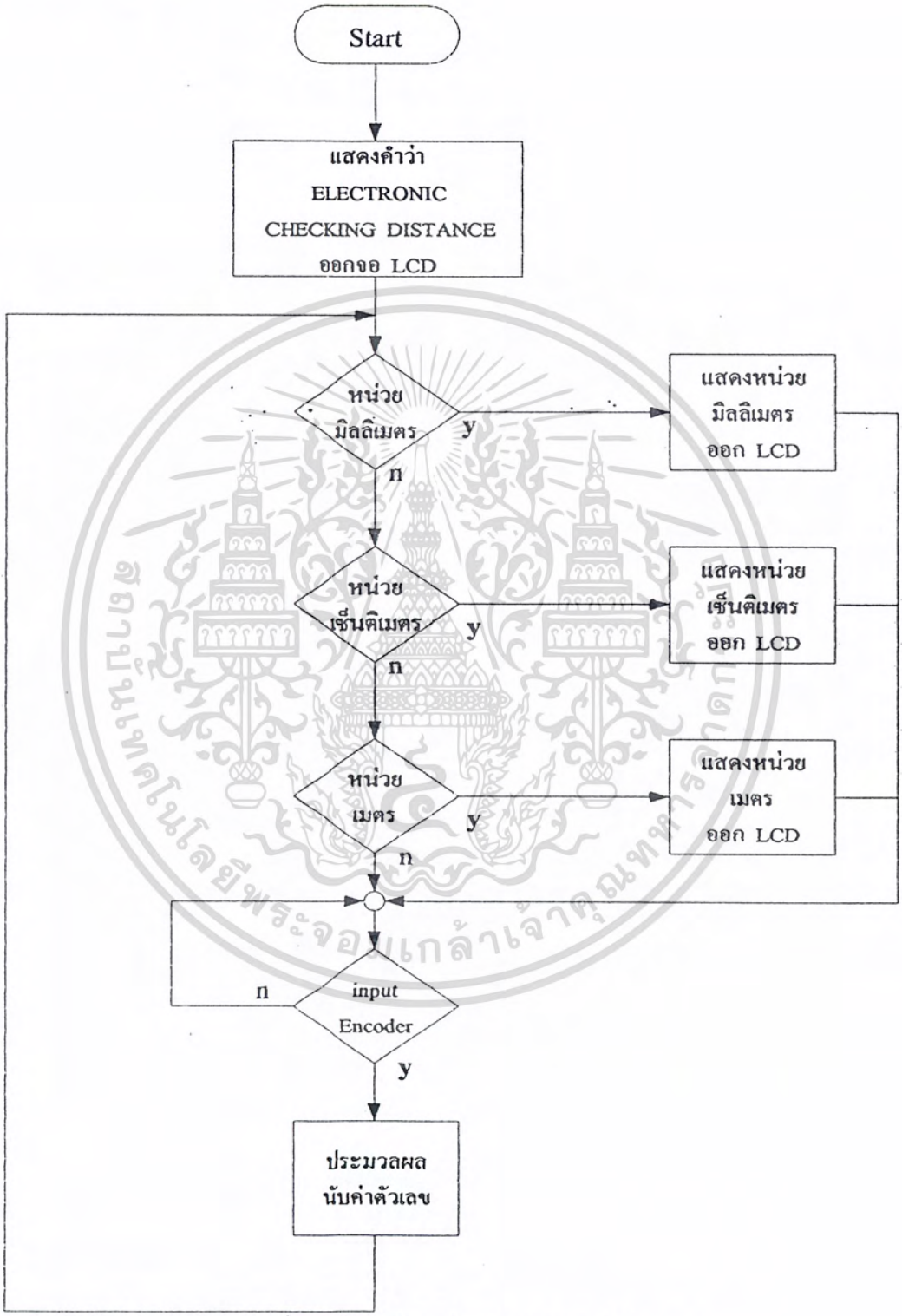
3.5 วงจรประมวลผลและแสดงผล



รูปที่ 3.8 วงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.6 โฟลว์ชาร์ตการทำงานของโปรแกรม



รูปที่ 3.9 โฟลว์ชาร์ตการทำงานของโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

ผลการทดลอง

ผลการทดลอง

ในส่วนของผลการทดลองซึ่งได้เขียนโปรแกรมลงในตัวไอซีไมโครคอนโทรลเลอร์ซึ่งโปรแกรมที่เขียนจะอยู่ในส่วนของภาคผนวก และ นำไปทดลองกับวงจรประมวลผล และ แสดงผลด้วยแอลซีดีผลการทดลองที่ได้ออกมาปรากฏว่าเป็นไปตามที่คาดไว้ซึ่งสามารถแสดงผลออกมาและแสดงหน่วยที่ต้องการ ทั้งหน่วยเมตร เซนติเมตรและมิลลิเมตร ดังนั้นจึงทำการทดลองวัดกับระยะทางจริงโดยนำไปเปรียบเทียบกับระยะทางจริงซึ่งจะวัดจากตลับเมตรเพื่อเปรียบเทียบหาค่าผิดพลาดได้ตารางผลการทดลองดังนี้

ระยะทางจริง (ตลับเมตร) หน่วยมิลลิเมตร	ระยะทางที่วัดได้ (ตลับเมตรอิเล็กทรอนิกส์) ครั้งที่								
	1	2	3	4	5	6	7	8	9
10	10	11	10	11	10	10	11	10	11
20	20	20	20	21	21	20	20	20	21
25	25	26	24	25	26	26	26	25	26
50	51	50	51	52	51	51	51	52	51
100	102	101	102	102	101	102	101	102	101
150	152	150	151	152	153	151	152	154	153
200	204	200	201	201	202	203	202	204	202
250	253	252	251	252	252	251	254	253	252
300	303	300	299	301	302	303	304	303	301
350	353	351	350	353	354	352	353	351	352
400	404	403	398	401	403	402	403	404	404
450	454	451	452	453	453	453	454	454	453
500	503	503	501	502	503	502	503	504	502

ตารางที่ 2.5 ผลการทดลองจากการวัดระยะทางเปรียบเทียบกับระยะทางจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปผลการทดลอง

จากการทดลองเมื่อทำการวัดระยะทางโดยเปรียบเทียบกับค่าระยะทางจริงซึ่งทำการวัดเปรียบเทียบทั้งหมด 9 ครั้ง จะเห็นได้ว่าจะเกิดค่าผิดพลาดประมาณ 1 มิลลิเมตรถึง 5 มิลลิเมตร ตั้งแต่ระยะทางใกล้จนถึงระยะทางไกล ในระยะทางใกล้นั้นค่าผิดพลาดจะน้อยมากหรืออาจไม่เกิดขึ้นเลย ส่วนในระยะทางที่ไกลจะเกิดค่าผิดพลาดมากกว่าระยะทางใกล้ ค่าผิดพลาดส่วนใหญ่จะได้มากกว่าระยะทางจริง ดังนั้นค่าผิดพลาดที่เกิดขึ้นได้จากหลายสาเหตุคือ

1. จากการเซ็นของผู้ทำการวัด
2. จากการเกิดแรงเสียดทานของส่วนขับเคลื่อน
3. พื้นที่ทำการวัด

ดังนั้นจึงคิดเป็นเปอร์เซนต์ค่าผิดพลาดได้โดย

((ค่าจริง - ค่าที่วัดได้) / ค่าจริง) x 100

ค่าผิดพลาดทั้งหมดคิดเป็นเปอร์เซนต์เฉลี่ยได้เท่ากับ 5 % จาก 100 %

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5
สรุปและวิจารณ์

5.1 การปรับแต่งและการนำไปใช้งาน

ในการปรับแต่งหรือการพัฒนาต่อในอนาคตอาจจะสามารถประยุกต์ให้สามารถวัดระยะทางได้หลายรูปแบบ เช่น ทางตรงและทางอ้อม หรือ อาจจะเพิ่มการคอนโทรลโดยการควบคุมอาจจะเป็นแบบวิทยุบังคับก็ได้ หรือ ส่งผ่านข้อมูลทางคอมพิวเตอร์ก็ได้

การนำไปใช้งานสามารถวัดระยะทางได้ ทางเรียบเพียงอย่างเดียว แต่จะมีความสะดวกตรงที่แสดงผลออกมาเป็นตัวเลข และ มีหน่วยบอกชัดเจน และ สามารถเป็นหน่วยที่ต้องการทราบได้ง่าย

5.2 สรุปและวิจารณ์ผลการทดลอง

ผลการทดลองที่ได้ส่วนมากจะเป็นไปตามความคาดหมายแต่ก็จะมีอุปสรรคบ้างในการทำอุปกรณ์เกี่ยวกับเครื่องมือวัดจะต้องมีความเที่ยงตรงและความละเอียดในการออกแบบถ้าขาดความละเอียดรอบคอบแล้วผลที่ได้ออกมาจะเกิดค่าผิดพลาด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุณสมบัติของเครื่องตลับเมตรอิเล็กทรอนิกส์

1. สามารถวัดระยะทางได้ 1 ล้านเมตร
2. ใช้มือในการเข็นวัดระยะทาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
LCD_EN          BIT     P3.6
LCD_RS          BIT     P3.7

LCD_ADDR        EQU     030H
LCD_DATA        EQU     031H

SWmm            BIT     P3.5
SWcm            BIT     P3.4
SWm             BIT     P3.2
SW1             BIT     P3.3

LCD1            EQU     031H
LCD2            EQU     032H
LCD3            EQU     033H
LCD4            EQU     034H
LCD5            EQU     035H
LCD6            EQU     036H
LCD7            EQU     037H
LCD8            EQU     038H

                ORG     0000H
                MOV     P0,#00000000B
                CLR     LCD_EN
                CLR     LCD_RS

MAIN:           ACALL   INIT_LCD
                ACALL   DELAY_100ms
                MOV     LCD_ADDR,#000H
                ACALL   SET_ADDR_LCD
                MOV     DPTR,#TITLE_1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                ACALL   WRLINE_LCD
                MOV     DPTR,#TITLE_3
                ACALL   WRLINE_LCD
                MOV     LCD_ADDR,#040H
                ACALL   SET_ADDR_LCD
                MOV     DPTR,#TITLE_2
                ACALL   WRLINE_LCD
                MOV     DPTR,#TITLE_4
                ACALL   WRLINE_LCD
                ACALL   DELAY_1s
                MOV     R4,#8

LOOP_LCD_L_SHF: ACALL   LCD_LSHF
                ACALL   DELAY_100ms
                DJNZ    R4,LOOP_LCD_L_SHF
                MOV     LCD_ADDR,#000H
                ACALL   SET_ADDR_LCD
                MOV     DPTR,#TITLE_5
                ACALL   WRLINE_LCD
                MOV     LCD_ADDR,#040H
                ACALL   SET_ADDR_LCD
                MOV     DPTR,#TITLE_6
                ACALL   WRLINE_LCD
                ACALL   DELAY_1s
                MOV     R4,#8

LOOP_LCD_R_SHF: ACALL   LCD_RSHF
                ACALL   DELAY_100ms
                DJNZ    R4,LOOP_LCD_R_SHF
                ACALL   DELAY_1s
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
ACALL   LCD_CLR
ACALL   DELAY_100ms

SETB    LCD_RS
MOV     P0,#'<'
ACALL   LCD_CLK1
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,#'='
ACALL   LCD_CLK1
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,#' '
ACALL   LCD_CLK1
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,#'0'
ACALL   LCD_CLK1
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,#'0'
ACALL   LCD_CLK1
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,#'0'
ACALL   LCD_CLK1
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,#'0'
ACALL   LCD_CLK1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,#'0'
ACALL   LCD_CLK1
ACALL   LCD_ON
MOV     LCD_ADDR,#040H
ACALL   SET_ADDR_LCD
SETB    LCD_RS
MOV     P0,#'0'
ACALL   LCD_CLK1
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,#'0'
ACALL   LCD_CLK1
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,#'0'
ACALL   LCD_CLK1
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,#' '
ACALL   LCD_CLK1
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,#'m'
ACALL   LCD_CLK1
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,#'m'
ACALL   LCD_CLK1
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,#' '
        ACALL   LCD_CLK1
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,#'>'
        ACALL   LCD_CLK1
        ACALL   LCD_ON

        MOV     LCD1,#'0'
        MOV     R7,#10
LOOP7:  MOV     LCD2,#'0'
        MOV     R6,#10
LOOP6:  MOV     LCD3,#'0'
        MOV     R5,#10
LOOP5:  MOV     LCD4,#'0'
        MOV     R4,#10
LOOP4:  MOV     LCD5,#'0'
        MOV     R3,#10
LOOP3:  MOV     LCD6,#'0'
        MOV     R2,#10
LOOP2:  MOV     LCD7,#'0'
        MOV     R1,#10
LOOP1:  MOV     LCD8,#'0'
        MOV     R0,#10

LOOP:   JNB     SWcm,CM
        JNB     SWm,M
        JNB     SWmm,MM
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                JB      SW1,LOOP
PA1:            JNB     SW1,PA1

                MOV     LCD_ADDR,#000H
                ACALL   SET_ADDR_LCD
                SETB    LCD_RS
                MOV     P0,#'<'
                ACALL   LCD_CLK
                ACALL   LCD_ON
                SETB    LCD_RS
                MOV     P0,#'='
                ACALL   LCD_CLK
                ACALL   LCD_ON
                SETB    LCD_RS
                MOV     P0,#' '
                ACALL   LCD_CLK
                ACALL   LCD_ON
                SETB    LCD_RS
                MOV     P0,LCD1
                ACALL   LCD_CLK
                ACALL   LCD_ON
                SETB    LCD_RS
                MOV     P0,LCD2
                ACALL   LCD_CLK
                ACALL   LCD_ON
                SETB    LCD_RS
                MOV     P0,LCD3
                ACALL   LCD_CLK
                ACALL   LCD_ON
                SETB    LCD_RS
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        MOV     P0,LCD4
        ACALL   LCD_CLK
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,LCD5
        ACALL   LCD_CLK
        ACALL   LCD_ON
        MOV     LCD_ADDR,#040H
        ACALL   SET_ADDR_LCD
        SETB    LCD_RS
        MOV     P0,LCD6
        ACALL   LCD_CLK
        ACALL   LCD_ON
        AJMP    CD1
CM:     AJMP    CM1
M:      LJMP    M1
MM:     LJMP    MM1
CD1:    SETB    LCD_RS
        MOV     P0,LCD7
        ACALL   LCD_CLK
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,LCD8
        ACALL   LCD_CLK
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,#' '
        ACALL   LCD_CLK
        ACALL   LCD_ON
        SETB    LCD_RS
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
MOV     P0,#'m'
ACALL   LCD_CLK
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,#'m'
ACALL   LCD_CLK
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,#' '
ACALL   LCD_CLK
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,#'>'
ACALL   LCD_CLK
ACALL   LCD_ON

INC     LCD8
DJNZ    R0,LOP
INC     LCD7
DJNZ    R1,LOP1
INC     LCD6
DJNZ    R2,LOP2
INC     LCD5
DJNZ    R3,LOP3
INC     LCD4
DJNZ    R4,LOP4
INC     LCD3
DJNZ    R5,LOP5
INC     LCD2
DJNZ    R6,LOP6
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                INC     LCD1
                DJNZ    R7,LOP7

LOP:            AJMP    LOOP
LOP1:           AJMP    LOOP1
LOP2:           AJMP    LOOP2
LOP3:           AJMP    LOOP3
LOP4:           AJMP    LOOP4
LOP5:           AJMP    LOOP6
LOP6:           AJMP    LOOP6
LOP7:           AJMP    LOOP7

CM1:            MOV     R5,LCD8
                CJNE    R5,#'0',CM0
                AJMP    CM2
CM0:            DJNZ    LCD8,CM2
CM2:            SETB    LCD_RS
                MOV     P0,#'<'
                ACALL   LCD_CLK
                ACALL   LCD_ON
                SETB    LCD_RS
                MOV     P0,#'='
                ACALL   LCD_CLK
                ACALL   LCD_ON
                SETB    LCD_RS
                MOV     P0,#' '
                ACALL   LCD_CLK
                ACALL   LCD_ON
                SETB    LCD_RS
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
MOV     P0,LCD1
ACALL   LCD_CLK
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,LCD2
ACALL   LCD_CLK
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,LCD3
ACALL   LCD_CLK
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,LCD4
ACALL   LCD_CLK
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,LCD5
ACALL   LCD_CLK
ACALL   LCD_ON
MOV     LCD_ADDR,#040H
ACALL   SET_ADDR_LCD
SETB    LCD_RS
MOV     P0,LCD6
ACALL   LCD_CLK
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,LCD7
ACALL   LCD_CLK
ACALL   LCD_ON
SETB    LCD_RS
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        MOV     P0,#'.'
        ACALL   LCD_CLK
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,LCD8
        ACALL   LCD_CLK
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,#' '
        ACALL   LCD_CLK
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,#'c'
        ACALL   LCD_CLK
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,#'m'
        ACALL   LCD_CLK
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,#'>'
        ACALL   LCD_CLK
        ACALL   LCD_ON
        MOV     R5,LCD8
        CJNE    R5,#'0',CM3
        AJMP    CM4
CM3:    INC     LCD8
CM4:    LJMP    LOOP

M1:     MOV     R5,LCD8
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        CJNE    R5,#'0',M0
        AJMP    M2
M0:     DJNZ    LCD8,M2
M2:     SETB    LCD_RS
        MOV     P0,#'<'
        ACALL   LCD_CLK
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,#'='
        ACALL   LCD_CLK
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,#' '
        ACALL   LCD_CLK
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,LCD1
        ACALL   LCD_CLK
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,LCD2
        ACALL   LCD_CLK
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,LCD3
        ACALL   LCD_CLK
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,LCD4
        ACALL   LCD_CLK
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,LCD5
ACALL   LCD_CLK
ACALL   LCD_ON
MOV     LCD_ADDR,#040H
ACALL   SET_ADDR_LCD
SETB    LCD_RS
MOV     P0,#'.'
ACALL   LCD_CLK
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,LCD6
ACALL   LCD_CLK
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,LCD7
ACALL   LCD_CLK
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,LCD8
ACALL   LCD_CLK
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,#' '
ACALL   LCD_CLK
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,#'m'
ACALL   LCD_CLK
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,#' '
        ACALL   LCD_CLK
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,#'>'
        ACALL   LCD_CLK
        ACALL   LCD_ON
        MOV     R5,LCD8
        CJNE    R5,#'0',M3
        AJMP    M4
M3:     INC     LCD8
M4:     LJMP    LOOP

MM1:    MOV     R5,LCD8
        CJNE    R5,#'0',MM0
        AJMP    MM2
MM0:    DJNZ    LCD8,MM2
MM2:    SETB    LCD_RS
        MOV     P0,#'<'
        ACALL   LCD_CLK
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,#'='
        ACALL   LCD_CLK
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,#' '
        ACALL   LCD_CLK
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,LCD1
ACALL   LCD_CLK
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,LCD2
ACALL   LCD_CLK
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,LCD3
ACALL   LCD_CLK
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,LCD4
ACALL   LCD_CLK
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,LCD5
ACALL   LCD_CLK
ACALL   LCD_ON
MOV     LCD_ADDR,#040H
ACALL   SET_ADDR_LCD
SETB    LCD_RS
MOV     P0,LCD6
ACALL   LCD_CLK
ACALL   LCD_ON
SETB    LCD_RS
MOV     P0,LCD7
ACALL   LCD_CLK
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,LCD8
        ACALL   LCD_CLK
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,#' '
        ACALL   LCD_CLK
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,#'m'
        ACALL   LCD_CLK
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,#'m'
        ACALL   LCD_CLK
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,#' '
        ACALL   LCD_CLK
        ACALL   LCD_ON
        SETB    LCD_RS
        MOV     P0,#'>'
        ACALL   LCD_CLK
        ACALL   LCD_ON
        MOV     R5,LCD8
        CJNE    R5,#'0',MM3
        AJMP    MM4
MM3:    INC     LCD8
MM4:    LJMP    LOOP
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
INIT_LCD:   ACALL   DELAY_100ms
            CLR     LCD_RS
            MOV     P0,#00111000B
            ACALL   LCD_CLK
            ACALL   DELAY_10ms
            MOV     P0,#00111000B
            ACALL   LCD_CLK
            CLR     LCD_RS
            MOV     P0,#00001000B
            ACALL   LCD_CLK
            ACALL   LCD_CLR
            MOV     P0,#00000110B
            ACALL   LCD_CLK
            ACALL   LCD_HOME

LCD_CLR:    CLR     LCD_RS
            MOV     P0,#00000001B
            ACALL   LCD_CLK
            RET

LCD_HOME:   CLR     LCD_RS
            MOV     P0,#00000010B
            ACALL   LCD_CLK
            RET

LCD_CLK:    SETB    LCD_EN
            ACALL   LCD_DELAY
            CLR     LCD_EN
            ACALL   LCD_DELAY
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
                RET

LCD_CLK1:       SETB    LCD_EN
                ACALL   LCD_DELAY_A
                CLR     LCD_EN
                ACALL   LCD_DELAY_A
                RET

LCD_ON:         CLR     LCD_RS
                MOV     P0,#00001100B
                ACALL   LCD_CLK
                RET

LCD_LSHF:       CLR     LCD_RS
                MOV     P0,#00011000B
                ACALL   LCD_CLK
                RET

LCD_RSHF:       CLR     LCD_RS
                MOV     P0,#00011100B
                ACALL   LCD_CLK
                RET

SET_ADDR_LCD:   CLR     LCD_RS
                MOV     A,LCD_ADDR
                SETB    ACC.7
                MOV     P0,A
                ACALL   LCD_CLK
                RET
```

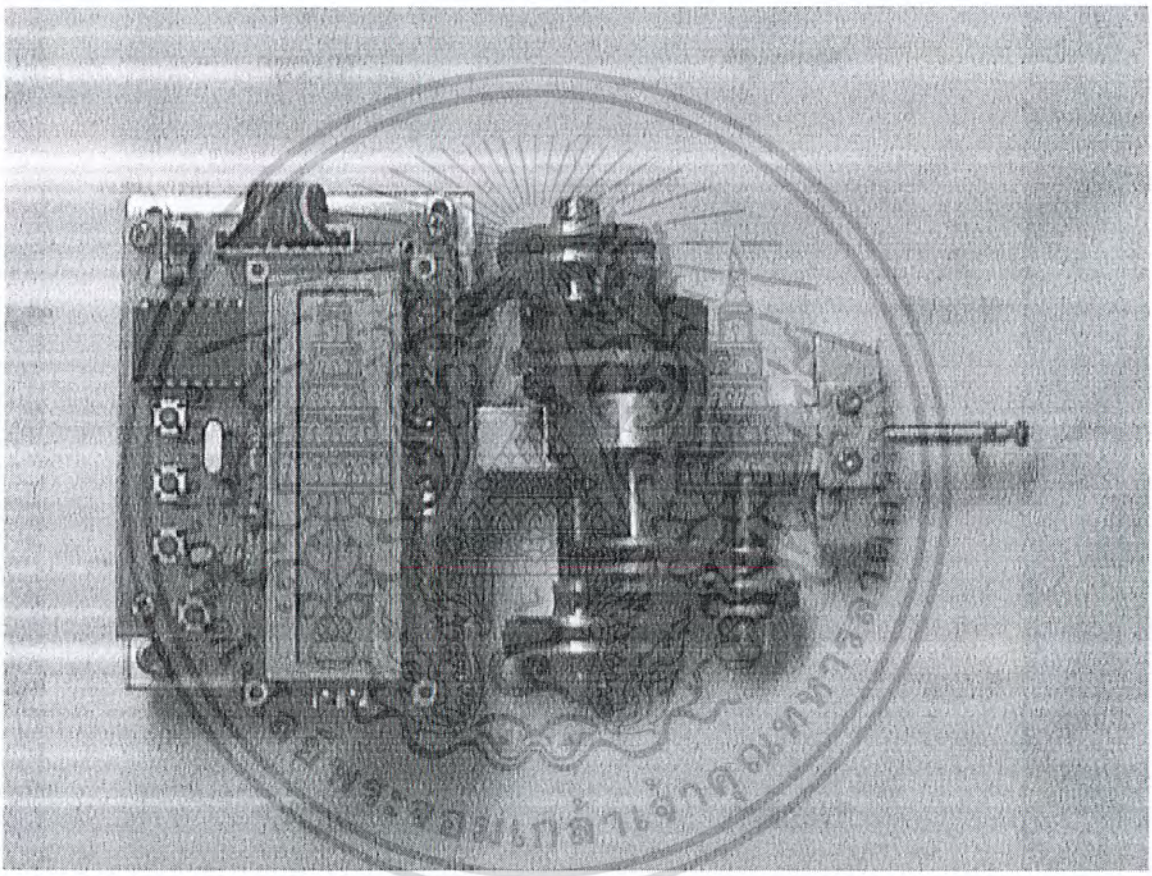
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
WRLINE_LCD:     MOV     R0,#0
WRLINE_LCD_1:   SETB    LCD_RS
                CLR     A
                MOVC    A,@A+DPTR
                MOV     P0,A
                ACALL   LCD_CLK
                INC     DPTR
                INC     R0
                CJNE    R0,#8,WRLINE_LCD_1
                ACALL   LCD_ON
                RET

LCD_DELAY_A:    MOV     R2,#001
LCD_DELAY_A1:   MOV     R1,#0E6H
LCD_DELAY_A2:   NOP
                NOP
                DJNZ    R1,LCD_DELAY_A2
                DJNZ    R2,LCD_DELAY_A1
                RET

LCD_DELAY:      MOV     R7,#002
LCD_DELAY_1:    MOV     R6,#001H
LCD_DELAY_2:    NOP
                DJNZ    R6,LCD_DELAY_2
                DJNZ    R7,LCD_DELAY_1
                RET

DELAY_10ms:     MOV     R7,#010
DELAY_10ms_1:   MOV     R6,#0E6H
DELAY_10ms_2:   NOP
```

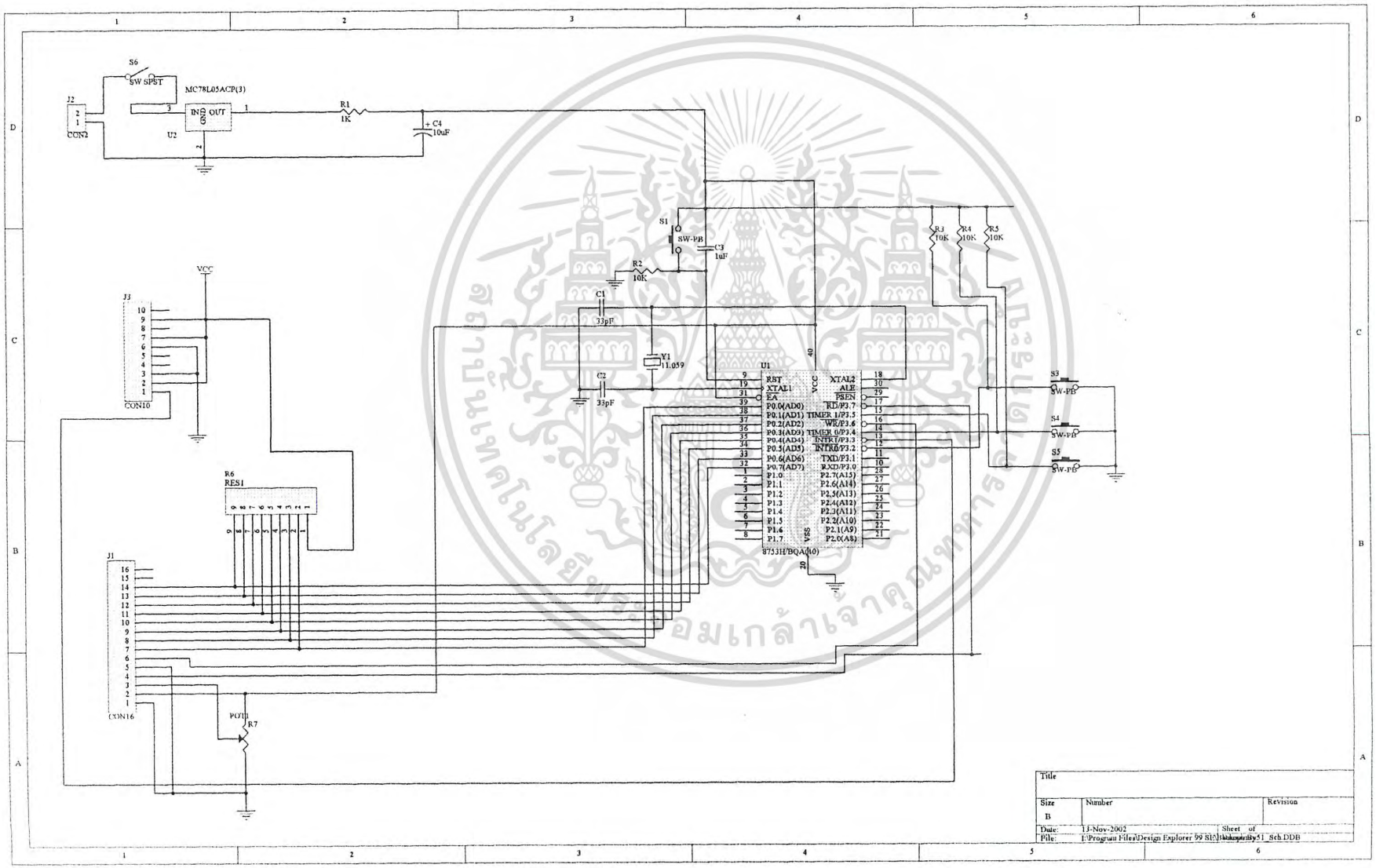
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

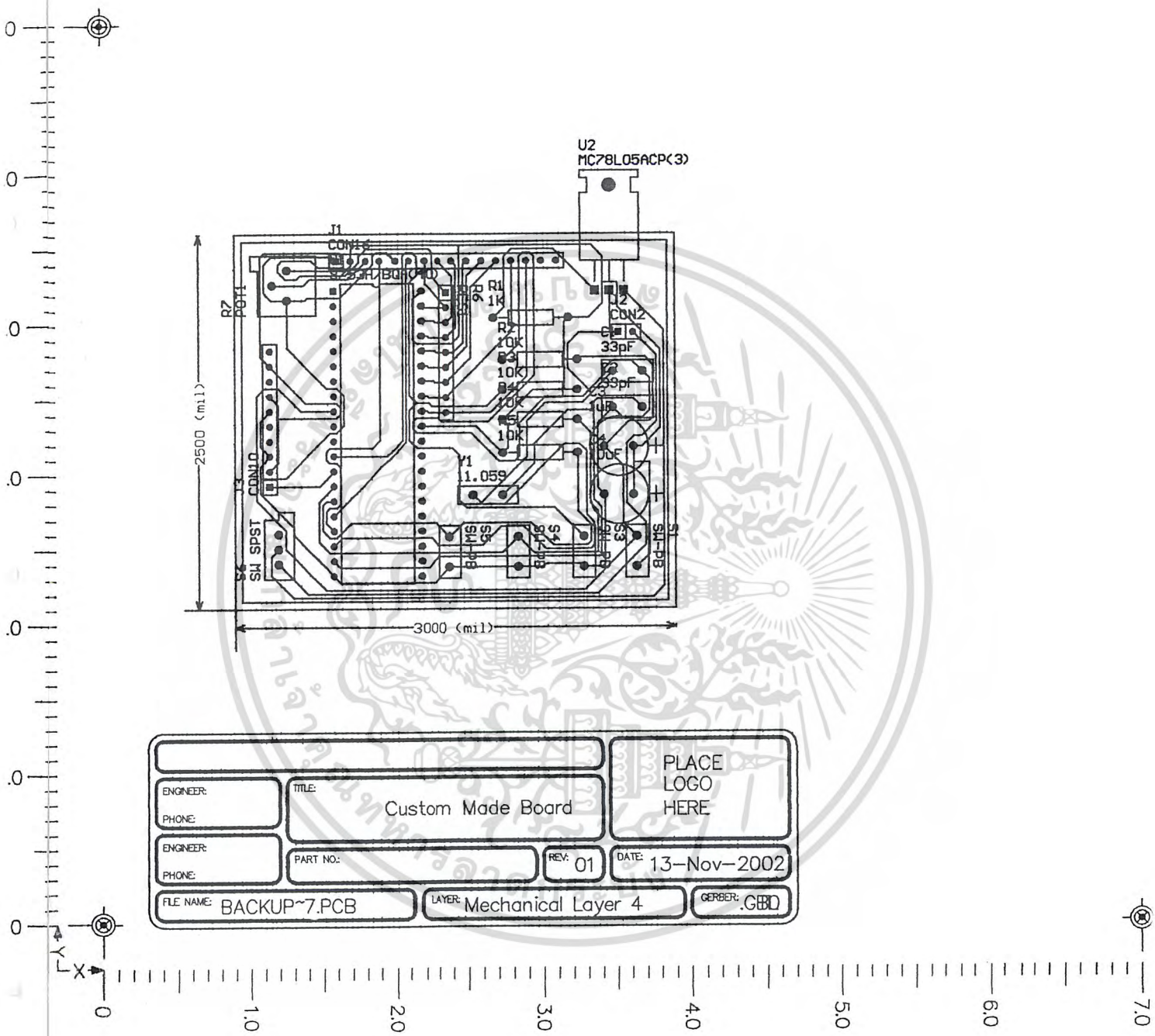
```
                NOP
                DJNZ        R6,DELAY_10ms_2
                DJNZ        R7,DELAY_10ms_1
                RET

DELAY_100ms:    MOV         R7,#100
DELAY_100ms_1:  MOV         R6,#0E6H
DELAY_100ms_2:  NOP
                NOP
                DJNZ        R6,DELAY_100ms_2
                DJNZ        R7,DELAY_100ms_1
                RET

DELAY_1s:       MOV         R5,#100
DELAY_1s_1:     ACALL       DELAY_10ms
                DJNZ        R5,DELAY_1s_1
                RET

TITLE_1:        DB          '---Elect'
TITLE_2:        DB          'ronic---'

TITLE_3:        DB          '  Chec'
TITLE_4:        DB          'king  '

TITLE_5:        DB          ' < Dist'
TITLE_6:        DB          'ance > '
```

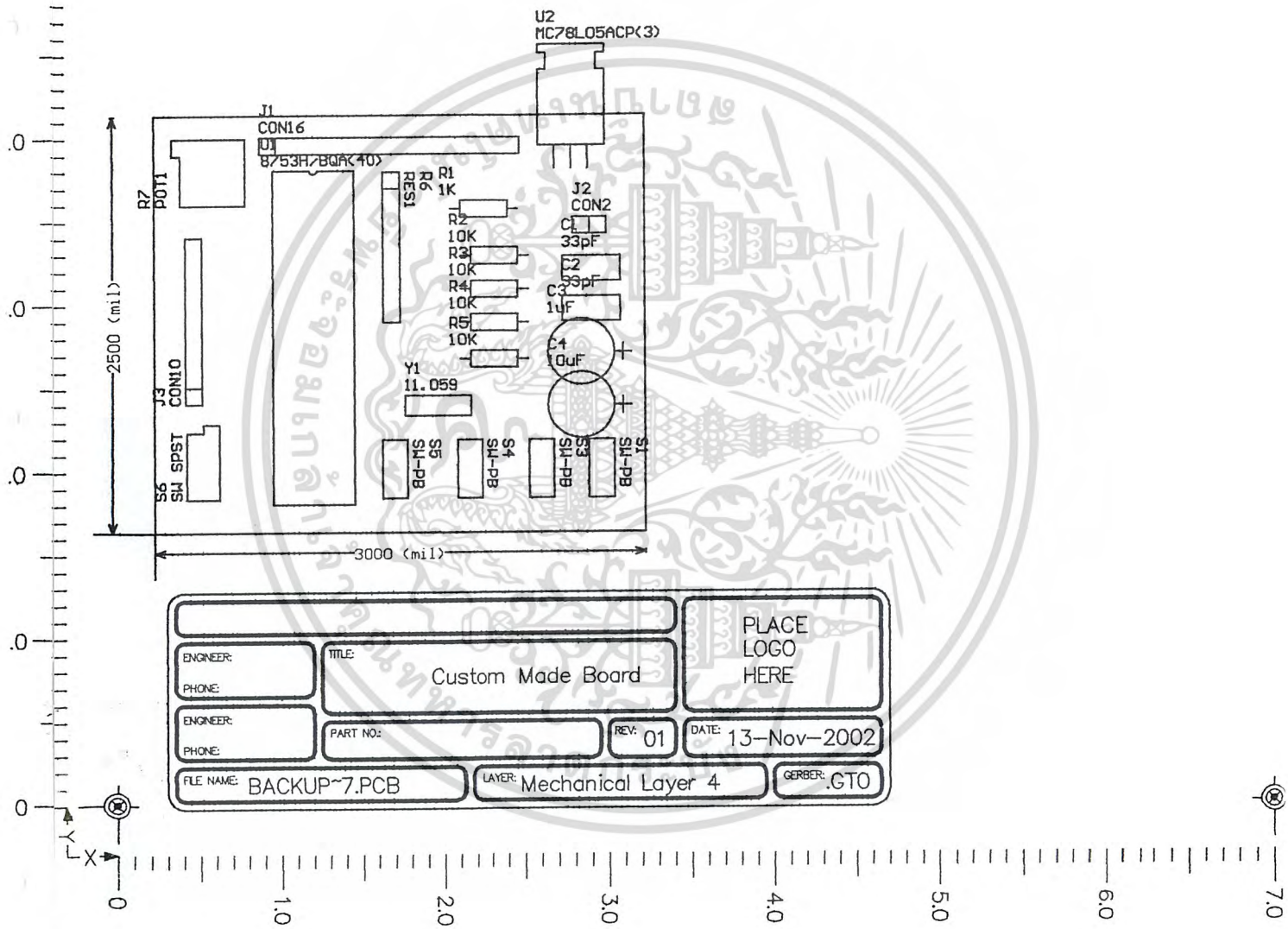
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

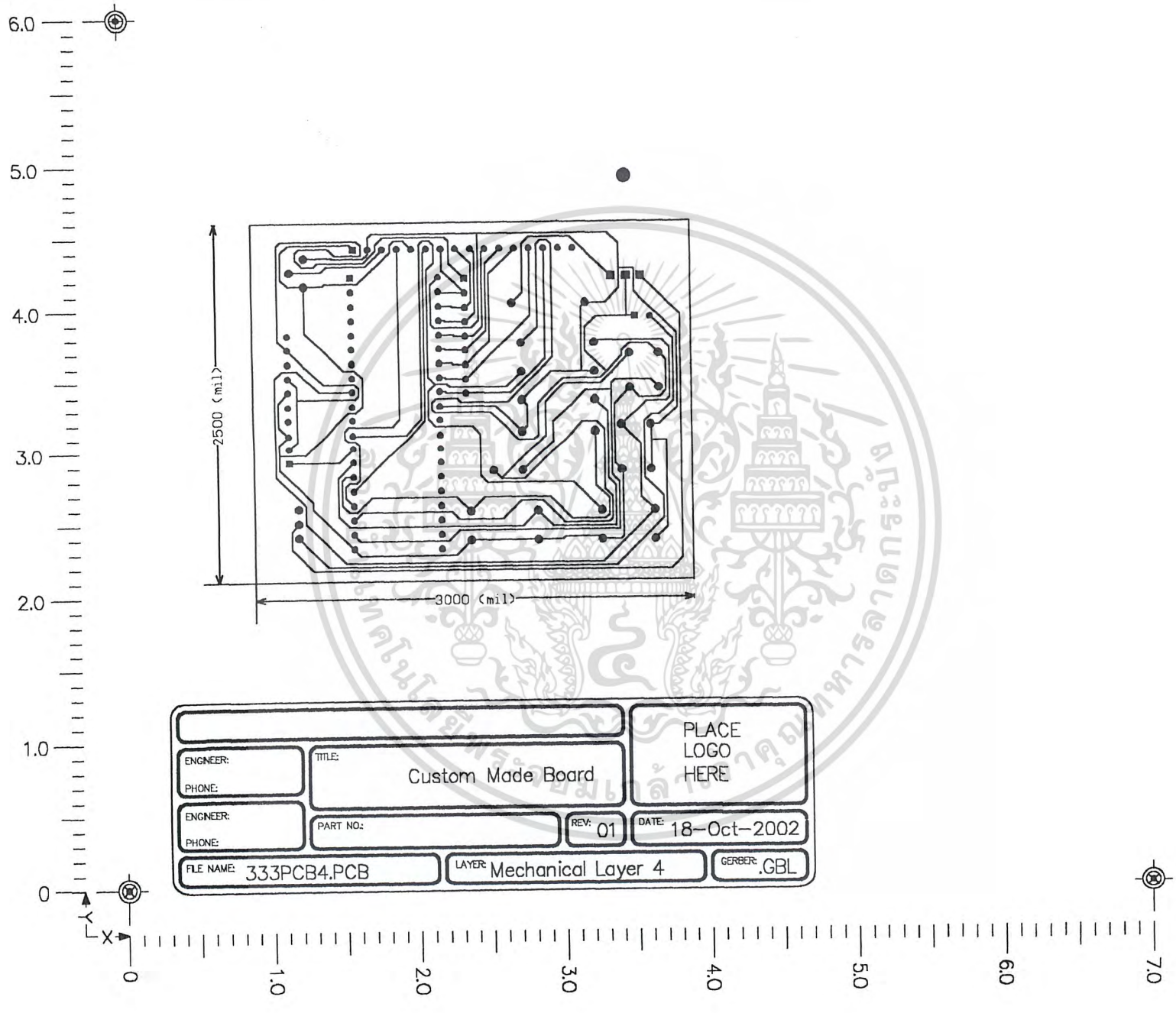


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


S6
SW SPST
MC78L05ACP(3)
J2
CON2
U2
IN
GND
OUT
R1
1K
+ C4
10uF
S1
SW-PB
C3
1uF
R2
10K
R3
10K
R4
10K
R5
10K
VCC
J3
CON10
C1
33pF
C2
33pF
Y1
11.059
U1
RST
XTAL1
EA
P0.0(AD0)
P0.1(AD1)
P0.2(AD2)
P0.3(AD3)
P0.4(AD4)
P0.5(AD5)
P0.6(AD6)
P0.7(AD7)
P1.0
P1.1
P1.2
P1.3
P1.4
P1.5
P1.6
P1.7
XTAL2
ALE
PSEN
RD/P3.7
TIMER 1/P3.5
WR/P3.6
TIMER 0/P3.4
INTR1/P3.3
INTR0/P3.2
TXD/P3.1
RXD/P3.0
P2.7(A15)
P2.6(A14)
P2.5(A13)
P2.4(A12)
P2.3(A11)
P2.2(A10)
P2.1(A9)
P2.0(A8)
VCC
VSS
8753H/BQA(40)
S3
SW-PB
S4
SW-PB
S5
SW-PB
R6
RES1
J1
CON16
PQ11
R7
Title
Size
B
Number
Revision
Date:
13-Nov-2002
Sheet of
File:
E:\Program Files\Design Explorer 99 SE\Library\51_Sch.DDB


U2
MC78L05ACP(3)
J1
CON16
R1
1K
R2
10K
R3
10K
R4
10K
R5
10K
R6
10K
R7
10K
R8
10K
L2
CON2
C1
33pF
C2
33pF
C3
10uF
C4
10uF
Y1
11.059
J3
CON10
SW SPST
SW-PB
2500 (mil)
3000 (mil)
PLACE
LOGO
HERE
ENGINEER:
PHONE:
TITLE:
Custom Made Board
ENGINEER:
PHONE:
PART NO.:
REV: 01
DATE: 13-Nov-2002
FILE NAME: BACKUP~7.PCB
LAYER: Mechanical Layer 4
GERBER: .GBO
Y
X
0
1.0
2.0
3.0
4.0
5.0
6.0
7.0


U2
MC78L05ACP(3)
J1
CON16
U1
8753H/BQAC(40)
R7
POT1
RES1
R6
R1
1K
R2
10K
R3
10K
R4
10K
R5
10K
J2
CON2
C1
33pF
C2
33pF
C3
1uF
C4
10uF
Y1
11.059
J3
CON10
S6
SW SPST
S5
SW-PB
S4
SW-PB
S3
SW-PB
S1
SW-PB
2500 (mil)
3000 (mil)
ENGINEER:
PHONE:
ENGINEER:
PHONE:
TITLE:
Custom Made Board
PLACE
LOGO
HERE
PART NO:
REV: 01
DATE: 13-Nov-2002
FILE NAME: BACKUP~7.PCB
LAYER: Mechanical Layer 4
GERBER: .GTO
Y
X
0
1.0
2.0
3.0
4.0
5.0
6.0
7.0


6.0
5.0
4.0
3.0
2.0
1.0
0
2500 (mil)
3000 (mil)
ENGINEER:
PHONE:
TITLE:
Custom Made Board
PLACE
LOGO
HERE
ENGINEER:
PHONE:
PART NO.:
REV: 01
DATE: 18-Oct-2002
FILE NAME: 333PCB4.PCB
LAYER: Mechanical Layer 4
GERBER: .GBL
Y
X
0
1.0
2.0
3.0
4.0
5.0
6.0
7.0

Features

- Compatible with MCS-51™ Products
- 12K Bytes of In-System Reprogrammable Downloadable Flash Memory
  - SPI Serial Interface for Program Downloading
  - Endurance: 1,000 Write/Erase Cycles
- 4V to 6V Operating Range
- Fully Static Operation: 0 Hz to 24 MHz
- Three-level Program Memory Lock
- 256 x 8-bit Internal RAM
- 32 Programmable I/O Lines
- Three 16-bit Timer/Counters
- Nine Interrupt Sources
- Programmable UART Serial Channel
- SPI Serial Interface
- Low-power Idle and Power-down Modes
- Interrupt Recovery From Power-down
- Programmable Watchdog Timer
- Dual Data Pointer
- Power-off Flag

Description

The AT89S53 is a low-power, high-performance CMOS 8-bit microcomputer with 12K bytes of downloadable Flash programmable and erasable read only memory. The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard 80C51 instruction set and pinout. The on-chip downloadable Flash allows the program memory to be reprogrammed in-system through an SPI serial interface or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with downloadable Flash on a monolithic chip, the Atmel AT89S53 is a powerful microcomputer which provides a highly-flexible and cost-effective solution to many embedded control applications.

The AT89S53 provides the following standard features: 12K bytes of downloadable Flash, 256 bytes of RAM, 32 I/O lines, programmable watchdog timer, two Data Pointers, three 16-bit timer/counters, a six-vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator, and clock circuitry. In addition, the AT89S53 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power-down mode saves the RAM contents but freezes the oscillator, disabling all other chip functions until the next interrupt or hardware reset.

The downloadable Flash can change a single byte at a time and is accessible through the SPI serial interface. Holding RESET active forces the SPI bus into a serial programming interface and allows the program memory to be written to or read from unless Lock Bit 2 has been activated.

8-bit Microcontroller with 12K Bytes Flash

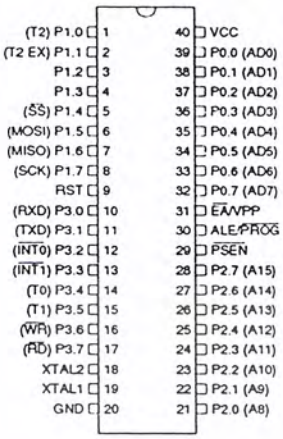
AT89S53

Rev. 0787C–02/00

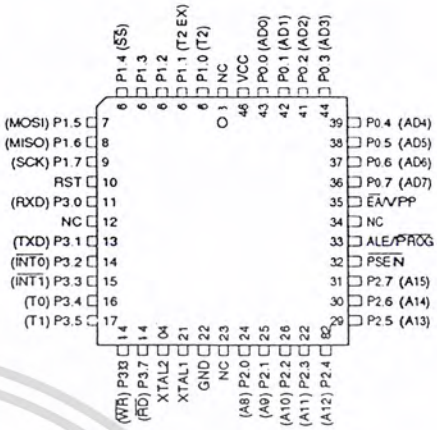
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Pin Configurations

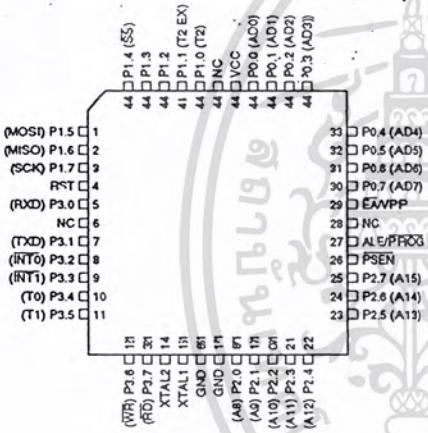
PDIP



PLCC



TQFP



Pin Description

VCC

Supply voltage.

GND

Ground.

Port 0

Port 0 is an 8-bit open drain bidirectional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pullups.

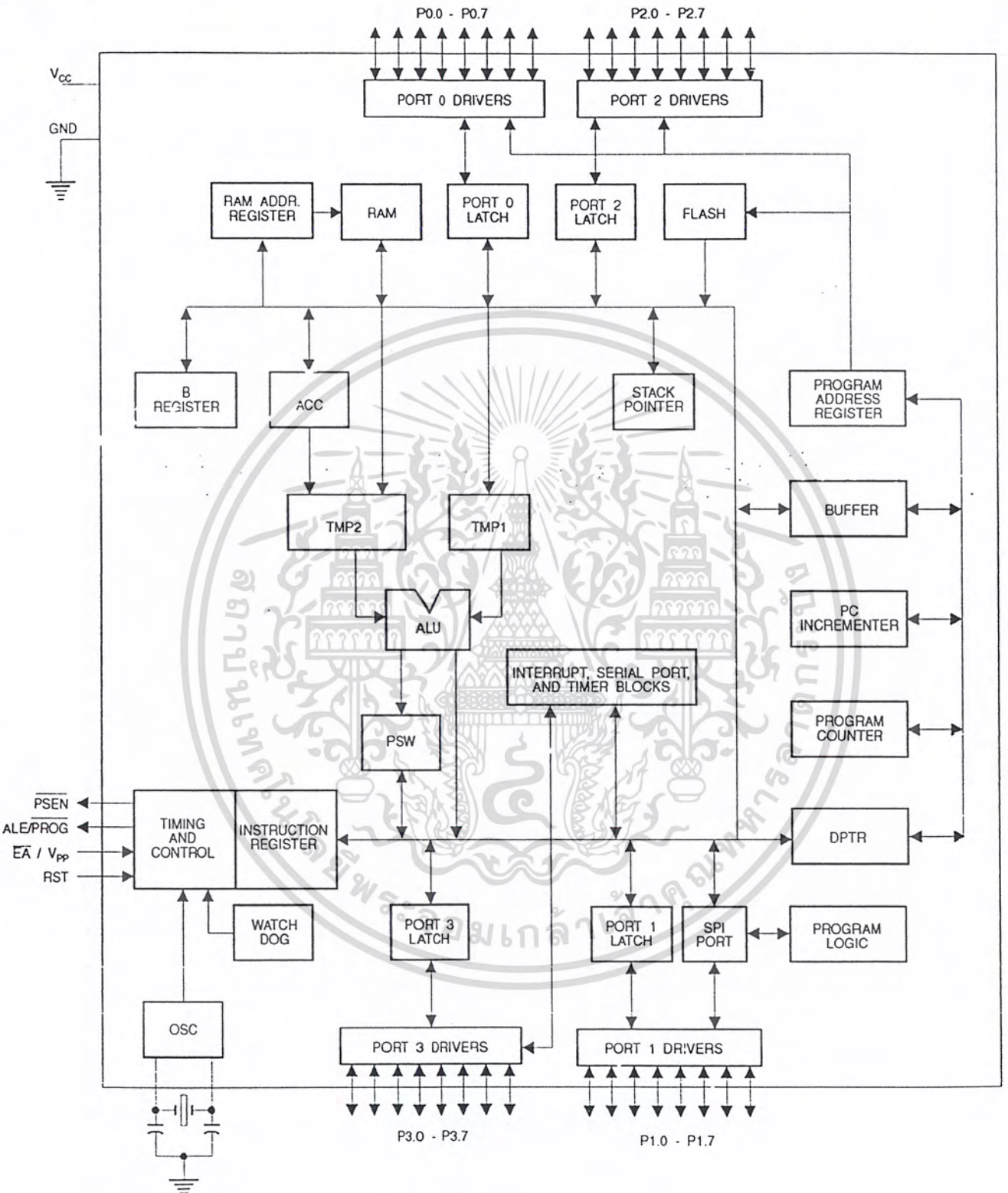
Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. External pullups are required during program verification.

Port 1

Port 1 is an 8-bit bidirectional I/O port with internal pullups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

lock Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Some Port 1 pins provide additional functions. P1.0 and P1.1 can be configured to be the timer/counter 2 external count input (P1.0/T2) and the timer/counter 2 trigger input (P1.1/T2EX), respectively.

Pin Description

Furthermore, P1.4, P1.5, P1.6, and P1.7 can be configured as the SPI slave port select, data input/output and shift clock input/output pins as shown in the following table.

Port Pin	Alternate Functions
P1.0	T2 (external count input to Timer/Counter 2), clock-out
P1.1	T2EX (Timer/Counter 2 capture/reload trigger and direction control)
P1.4	$\overline{SS}$ (Slave port select input)
P1.5	MOSI (Master data output, slave data input pin for SPI channel)
P1.6	MISO (Master data input, slave data output pin for SPI channel)
P1.7	SCK (Master clock output, slave clock input pin for SPI channel)

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port 2

Port 2 is an 8-bit bidirectional I/O port with internal pullups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pullups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3

Port 3 is an 8 bit bidirectional I/O port with internal pullups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pullups.

Port 3 also serves the functions of various special features of the AT89S53, as shown in the following table.

Port 3 also receives some control signals for Flash programming and verification.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{INT0}$ (external interrupt 0)
P3.3	$\overline{INT1}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{WR}$ (external data memory write strobe)
P3.7	$\overline{RD}$ (external data memory read strobe)

RST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

ALE/$\overline{PROG}$

Address Latch Enable is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input ($\overline{PROG}$) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

$\overline{PSEN}$

Program Store Enable is the read strobe to external program memory.

When the AT89S53 is executing code from external program memory, $\overline{PSEN}$ is activated twice each machine cycle, except that two $\overline{PSEN}$ activations are skipped during each access to external data memory.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$\overline{EA}$/VPP

External Access Enable. $\overline{EA}$ must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, $\overline{EA}$ will be internally latched on reset.

$\overline{EA}$ should be strapped to V_{CC} for internal program executions. This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming when 12-volt programming is selected.

XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

XTAL2

Output from the inverting oscillator amplifier.

Table 1. AT89S53 SFR Map and Reset Values

0F8H									0FFH
0F0H	B 00000000								0F7H
0E8H									0EFH
0E0H	ACC 00000000								0E7H
0D8H									0DFH
0D0H	PSW 00000000					SPCR 000001XX			0D7H
0C8H	T2CON 00000000	T2MOD XXXXXX00	RCAP2L 00000000	RCAP2H 00000000	TL2 00000000	TH2 00000000			0CFH
0C0H									0C7H
0B8H	IP XX000000								0BFH
0B0H	P3 11111111								0B7H
0A8H	IE 0X000000		SPSR 00XXXXXX						0AFH
0A0H	P2 11111111								0A7H
98H	SCON 00000000	SBUF XXXXXXXX							9FH
90H	P1 11111111						WCON 00000010		97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000			8FH
80H	P0 11111111	SP 00000111	DP0L 00000000	DP0H 00000000	DP1L 00000000	DP1H 00000000	SPDR XXXXXXXX	PCON 0XXX0000	87H

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Timer 2 Registers Control and status bits are contained in registers T2CON (shown in Table 2) and T2MOD (shown in Table 9) for Timer 2. The register pair (RCAP2H, RCAP2L) are the Capture/Reload registers for Timer 2 in 16-bit capture mode or 16-bit auto-reload mode.

Watchdog Control Register The WCON register contains control bits for the Watchdog Timer (shown in Table 3). The DPS bit selects one of two DPTR registers available.

Table 2. T2CON—Timer/Counter 2 Control Register

T2CON Address = 0C8H — Reset Value = 0000 0000B

Bit Addressable

Bit	7	6	5	4	3	2	1	0
	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/$\overline{T2}$	CP/$\overline{RL2}$

Symbol	Function
TF2	Timer 2 overflow flag set by a Timer 2 overflow and must be cleared by software. TF2 will not be set when either RCLK = 1 or TCLK = 1.
EXF2	Timer 2 external flag set when either a capture or reload is caused by a negative transition on T2EX and EXEN2 = 1. When Timer 2 interrupt is enabled, EXF2 = 1 will cause the CPU to vector to the Timer 2 interrupt routine. EXF2 must be cleared by software. EXF2 does not cause an interrupt in up/down counter mode (DCEN = 1).
RCLK	Receive clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its receive clock in serial port Modes 1 and 3. RCLK = 0 causes Timer 1 overflows to be used for the receive clock.
TCLK	Transmit clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its transmit clock in serial port Modes 1 and 3. TCLK = 0 causes Timer 1 overflows to be used for the transmit clock.
EXEN2	Timer 2 external enable. When set, allows a capture or reload to occur as a result of a negative transition on T2EX if Timer 2 is not being used to clock the serial port. EXEN2 = 0 causes Timer 2 to ignore events at T2EX.
TR2	Start/Stop control for Timer 2. TR2 = 1 starts the timer.
C/$\overline{T2}$	Timer or counter select for Timer 2. C/$\overline{T2}$ = 0 for timer function. C/$\overline{T2}$ = 1 for external event counter (falling edge triggered).
CP/$\overline{RL2}$	Capture/Reload select. CP/$\overline{RL2}$ = 1 causes captures to occur on negative transitions at T2EX if EXEN2 = 1. CP/$\overline{RL2}$ = 0 causes automatic reloads to occur when Timer 2 overflows or negative transitions occur at T2EX when EXEN2 = 1. When either RCLK or TCLK = 1, this bit is ignored and the timer is forced to auto-reload on Timer 2 overflow.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 3. WCON—Watchdog Control Register

WCON Address = 96H — Reset Value = 0000 0010B

Bit	PS2	PS1	PS0	reserved	reserved	DPS	WDTRST	WDTEN
	7	6	5	4	3	2	1	0

Symbol	Function
PS2 PS1 PS0	Prescaler Bits for the Watchdog Timer. When all three bits are set to "0", the watchdog timer has a nominal period of 16 ms. When all three bits are set to "1", the nominal period is 2048 ms.
DPS	Data Pointer Register Select. DPS = 0 selects the first bank of Data Pointer Register, DP0, and DPS = 1 selects the second bank, DP1
WDTRST	Watchdog Timer Reset. Each time this bit is set to "1" by user software, a pulse is generated to reset the watchdog timer. The WDTRST bit is then automatically reset to "0" in the next instruction cycle. The WDTRST bit is Write-Only.
WDTEN	Watchdog Timer Enable Bit. WDTEN = 1 enables the watchdog timer and WDTEN = 0 disables the watchdog timer.

SPI Registers Control and status bits for the Serial Peripheral Interface are contained in registers SPCR (shown in Table 4) and SPSR (shown in Table 5). The SPI data bits are contained in the SPDR register. Writing the SPI data register during serial data transfer sets the Write Collision bit, WCOL, in the SPSR register. The SPDR is double buffered for writing and the values in SPDR are not changed by Reset.

Interrupt Registers The global interrupt enable bit and the individual interrupt enable bits are in the IE register. In addition, the individual interrupt enable bit for the SPI is in the SPCR register. Two priorities can be set for each of the six interrupt sources in the IP register.

Dual Data Pointer Registers To facilitate accessing external data memory, two banks of 16-bit Data Pointer Registers are provided: DP0 at SFR address locations 82H-83H and DP1 at 84H-85H. Bit DPS = 0 in SFR WCON selects DP0 and DPS = 1 selects DP1. The user should always initalize the DPS bit to the appropriate value before accessing the respective Data Pointer register.

Power Off Flag The Power Off Flag (POF) is located at bit_4 (PCON.4) in the PCON SFR. POF is set to "1" during power up. It can be set and reset under software control and is not affected by RESET.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Table 4. SPCR—SPI Control Register

SPCR Address = D5H

Reset Value = 0000 01XXB

Bit	SPIE	SPE	DORD	MSTR	CPOL	CPHA	SPR1	SPR0
	7	6	5	4	3	2	1	0

Symbol	Function
SPIE	SPI Interrupt Enable. This bit, in conjunction with the ES bit in the IE register, enables SPI interrupts: SPIE = 1 and ES = 1 enable SPI interrupts. SPIE = 0 disables SPI interrupts.
SPE	SPI Enable. SPI = 1 enables the SPI channel and connects $\overline{SS}$, MOSI, MISO and SCK to pins P1.4, P1.5, P1.6, and P1.7. SPI = 0 disables the SPI channel.
DORD	Data Order. DORD = 1 selects LSB first data transmission. DORD = 0 selects MSB first data transmission.
MSTR	Master/Slave Select. MSTR = 1 selects Master SPI mode. MSTR = 0 selects Slave SPI mode.
CPOL	Clock Polarity. When CPOL = 1, SCK is high when idle. When CPOL = 0, SCK of the master device is low when not transmitting. Please refer to figure on SPI Clock Phase and Polarity Control.
CPHA	Clock Phase. The CPHA bit together with the CPOL bit controls the clock and data relationship between master and slave. Please refer to figure on SPI Clock Phase and Polarity Control.
SPR0 SPR1	SPI Clock Rate Select. These two bits control the SCK rate of the device configured as master. SPR1 and SPR0 have no effect on the slave. The relationship between SCK and the oscillator frequency, F_{osc}, is as follows: SPR1SPR0SCK = F_{osc} divided by 0 0 4 0 1 16 1 0 64 1 1 128

able 5. SPSR—SPI Status Register Data Memory - RAM

SPSR Address = AAH

Reset Value = 00XX XXXXB

Bit	SPIF	WCOL	–	–	–	–	–	–
	7	6	5	4	3	2	1	0

Symbol	Function
SPIF	SPI Interrupt Flag. When a serial transfer is complete, the SPIF bit is set and an interrupt is generated if SPIE = 1 and ES = 1. The SPIF bit is cleared by reading the SPI status register with SPIF and WCOL bits set, and then accessing the SPI data register.
WCOL	Write Collision Flag. The WCOL bit is set if the SPI data register is written during a data transfer. During data transfer, the result of reading the SPDR register may be incorrect, and writing to it has no effect. The WCOL bit (and the SPIF bit) are cleared by reading the SPI status register with SPIF and WCOL set, and then accessing the SPI data register.

ıble 6. SPDR—SPI Data Register

SPDR Address = 86H

Reset Value = unchanged

Bit	SPD7	SPD6	SPD5	SPD4	SPD3	SPD2	SPD1	SPD0
	7	6	5	4	3	2	1	0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Data Memory - RAM

The AT89S53 implements 256 bytes of RAM. The upper 128 bytes of RAM occupy a parallel space to the Special Function Registers. That means the upper 128 bytes have the same addresses as the SFR space but are physically separate from SFR space.

When an instruction accesses an internal location above address 7FH, the address mode used in the instruction specifies whether the CPU accesses the upper 128 bytes of RAM or the SFR space. Instructions that use direct addressing access SFR space.

For example, the following direct addressing instruction accesses the SFR at location 0A0H (which is P2).

```
MOV 0A0H, #data
```

Instructions that use indirect addressing access the upper 128 bytes of RAM. For example, the following indirect addressing instruction, where R0 contains 0A0H, accesses the data byte at address 0A0H, rather than P2 (whose address is 0A0H).

```
MOV @R0, #data
```

Note that stack operations are examples of indirect addressing, so the upper 128 bytes of data RAM are available as stack space.

Programmable Watchdog Timer

The programmable Watchdog Timer (WDT) operates from an independent oscillator. The prescaler bits, PS0, PS1 and PS2 in SFR WCON are used to set the period of the Watchdog Timer from 16 ms to 2048 ms. The available timer periods are shown in the following table and the actual timer periods (at V_{CC} = 5V) are within ±30% of the nominal.

The WDT is disabled by Power-on Reset and during Power-down. It is enabled by setting the WDTEN bit in SFR WCON (address = 96H). The WDT is reset by setting the WDTRST bit in WCON. When the WDT times out without being reset or disabled, an internal RST pulse is generated to reset the CPU.

Table 7. Watchdog Timer Period Selection

WDT Prescaler Bits			
PS2	PS1	PS0	Period (nominal)
0	0	0	16 ms
0	0	1	32 ms
0	1	0	64 ms
0	1	1	128 ms
1	0	0	256 ms
1	0	1	512 ms
1	1	0	1024 ms
1	1	1	2048 ms

Timer 0 and 1

Timer 0 and Timer 1 in the AT89S53 operate the same way as Timer 0 and Timer 1 in the AT89C51, AT89C52 and AT89C55. For further information, see the October 1995 Microcontroller Data Book, page 2-45, section titled, "Timer/Counters."

Timer 2

Timer 2 is a 16-bit Timer/Counter that can operate as either a timer or an event counter. The type of operation is selected by bit C/$\overline{T2}$ in the SFR T2CON (shown in Table 2). Timer 2 has three operating modes: capture, auto-reload (up or down counting), and baud rate generator. The modes are selected by bits in T2CON, as shown in Table 8.

Timer 2 consists of two 8-bit registers, TH2 and TL2. In the Timer function, the TL2 register is incremented every machine cycle. Since a machine cycle consists of 12 oscillator periods, the count rate is 1/12 of the oscillator frequency.

In the Counter function, the register is incremented in response to a 1-to-0 transition at its corresponding external input pin, T2. In this function, the external input is sampled during S5P2 of every machine cycle. When the samples show a high in one cycle and a low in the next cycle, the count is incremented. The new count value appears in the register during S3P1 of the cycle following the one in which the transition was detected. Since two machine cycles (24 oscillator periods) are required to recognize a 1-to-0 transition, the maximum count rate is 1/24 of the oscillator frequency. To ensure that a given level is sampled at least once before it changes, the level should be held for at least one full machine cycle.

Table 8. Timer 2 Operating Modes

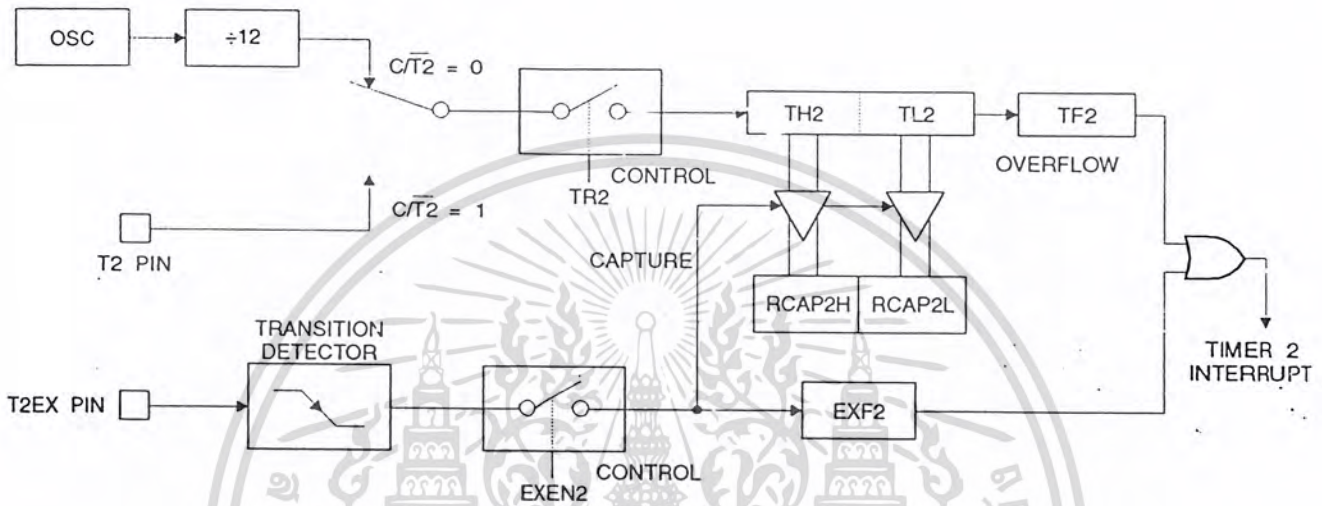
RCLK + TCLK	CP/$\overline{RL2}$	TR2	MODE
0	0	1	16-bit Auto-Reload
0	1	1	16-bit Capture
1	X	1	Baud Rate Generator
X	X	0	(Off)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Capture Mode

In the capture mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 is a 16-bit timer or counter which upon overflow sets bit TF2 in T2CON. This bit can then be used to generate an interrupt. If EXEN2 = 1, Timer 2 performs the same operation, but a 1-to-0 transition at external input T2EX also causes the current value in TH2 and TL2 to be captured into RCAP2H and RCAP2L, respectively. In addition, the transition at T2EX causes bit EXF2 in T2CON to be set. The EXF2 bit, like TF2, can generate an interrupt. The capture mode is illustrated in Figure 1.

Figure 1. Timer 2 in Capture Mode



Auto-reload (Up or Down Counter)

Timer 2 can be programmed to count up or down when configured in its 16-bit auto-reload mode. This feature is invoked by the DCEN (Down Counter Enable) bit located in the SFR T2MOD (see Table 9). Upon reset, the DCEN bit is set to 0 so that timer 2 will default to count up. When DCEN is set, Timer 2 can count up or down, depending on the value of the T2EX pin.

Figure 2 shows Timer 2 automatically counting up when DCEN = 0. In this mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 counts up to 0FFFFH and then sets the TF2 bit upon overflow. The overflow also causes the timer registers to be reloaded with the 16-bit value in RCAP2H and RCAP2L. The values in RCAP2H and RCAP2L are preset by software. If EXEN2 = 1, a 16-bit reload can be triggered either by an overflow or by a 1-to-0 transition at external input T2EX. This transition also sets the EXF2 bit. Both the TF2 and EXF2 bits can generate an interrupt if enabled.

Setting the DCEN bit enables Timer 2 to count up or down, as shown in Figure 3. In this mode, the T2EX pin controls the direction of the count. A logic 1 at T2EX makes Timer 2 count up. The timer will overflow at 0FFFFH and set the TF2 bit. This overflow also causes the 16-bit value in RCAP2H and RCAP2L to be reloaded into the timer registers, TH2 and TL2, respectively.

A logic 0 at T2EX makes Timer 2 count down. The timer underflows when TH2 and TL2 equal the values stored in RCAP2H and RCAP2L. The underflow sets the TF2 bit and causes 0FFFFH to be reloaded into the timer registers.

The EXF2 bit toggles whenever Timer 2 overflows or underflows and can be used as a 17th bit of resolution. In this operating mode, EXF2 does not flag an interrupt.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 2. Timer 2 in Auto Reload Mode (DCEN = 0)

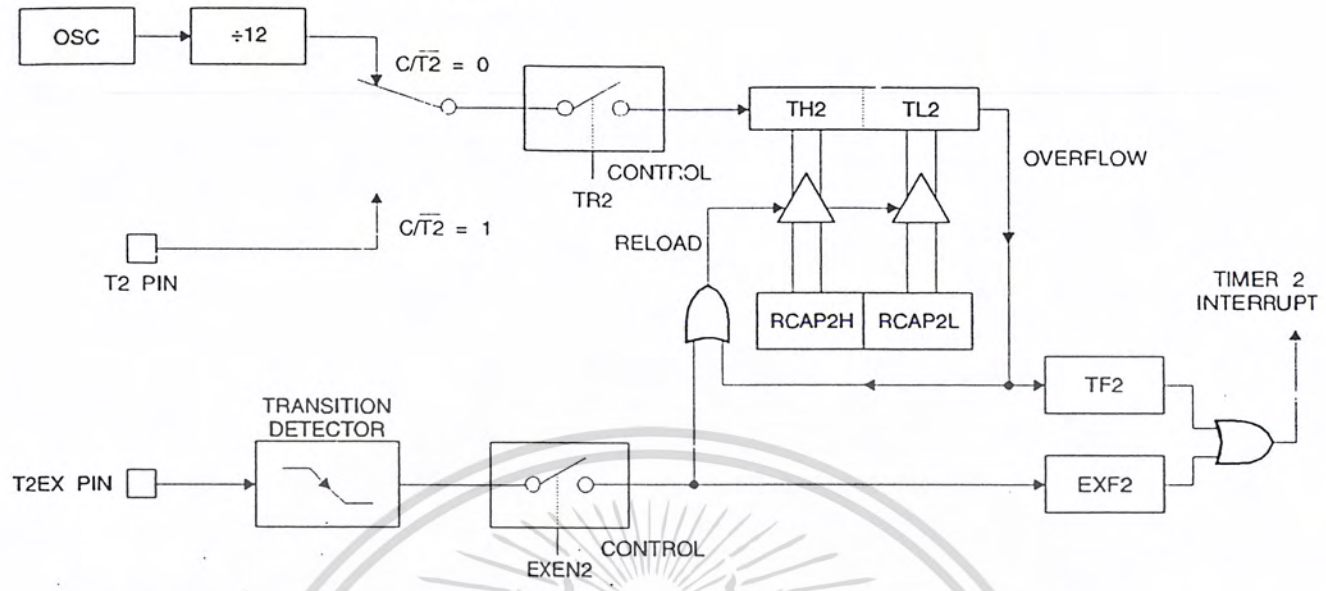


Table 9. T2MOD—Timer 2 Mode Control Register

T2MOD Address = 0C9H — Reset Value = XXXX XX00B

Not Bit Addressable

Bit	7	6	5	4	3	2	1	0
	–	–	–	–	–	–	T2OE	DCEN

Symbol	Function
–	Not implemented, reserved for future use.
T2OE	Timer 2 Output Enable bit.
DCEN	When set, this bit allows Timer 2 to be configured as an up/down counter.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 3. Timer 2 Auto Reload Mode (DCEN = 1)

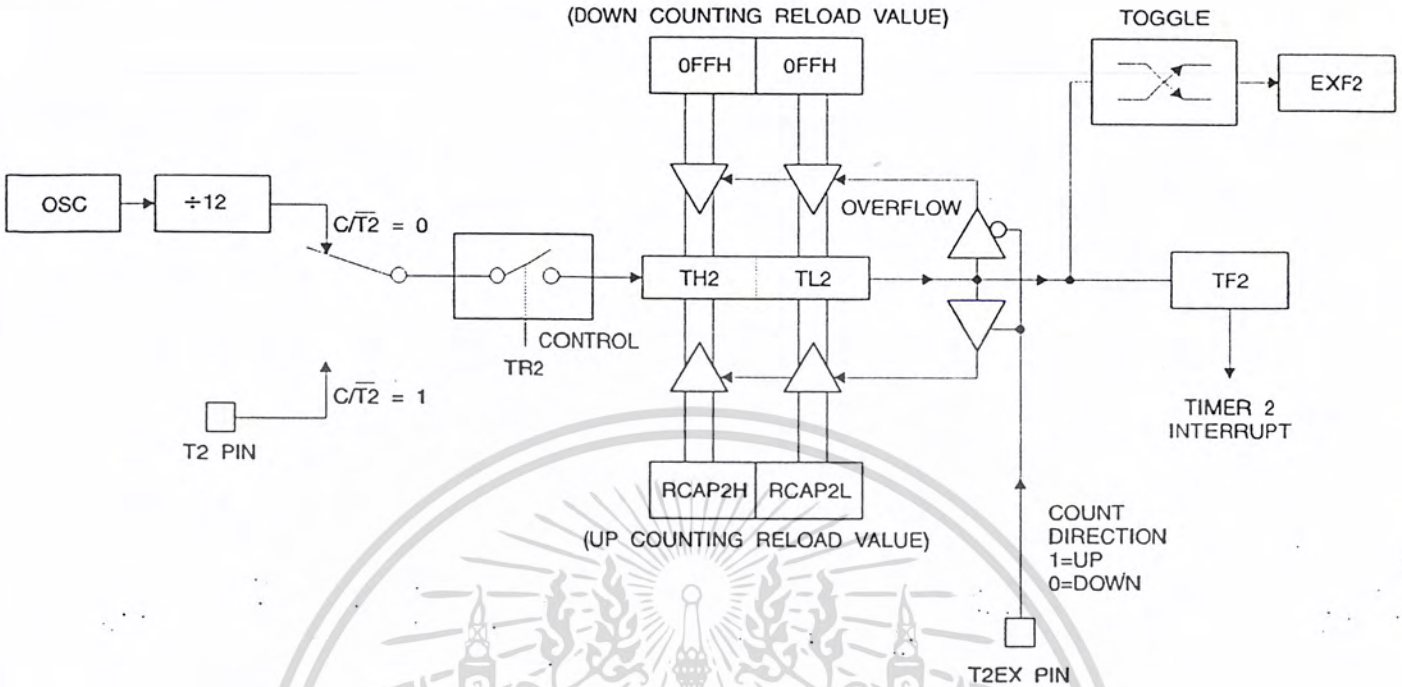
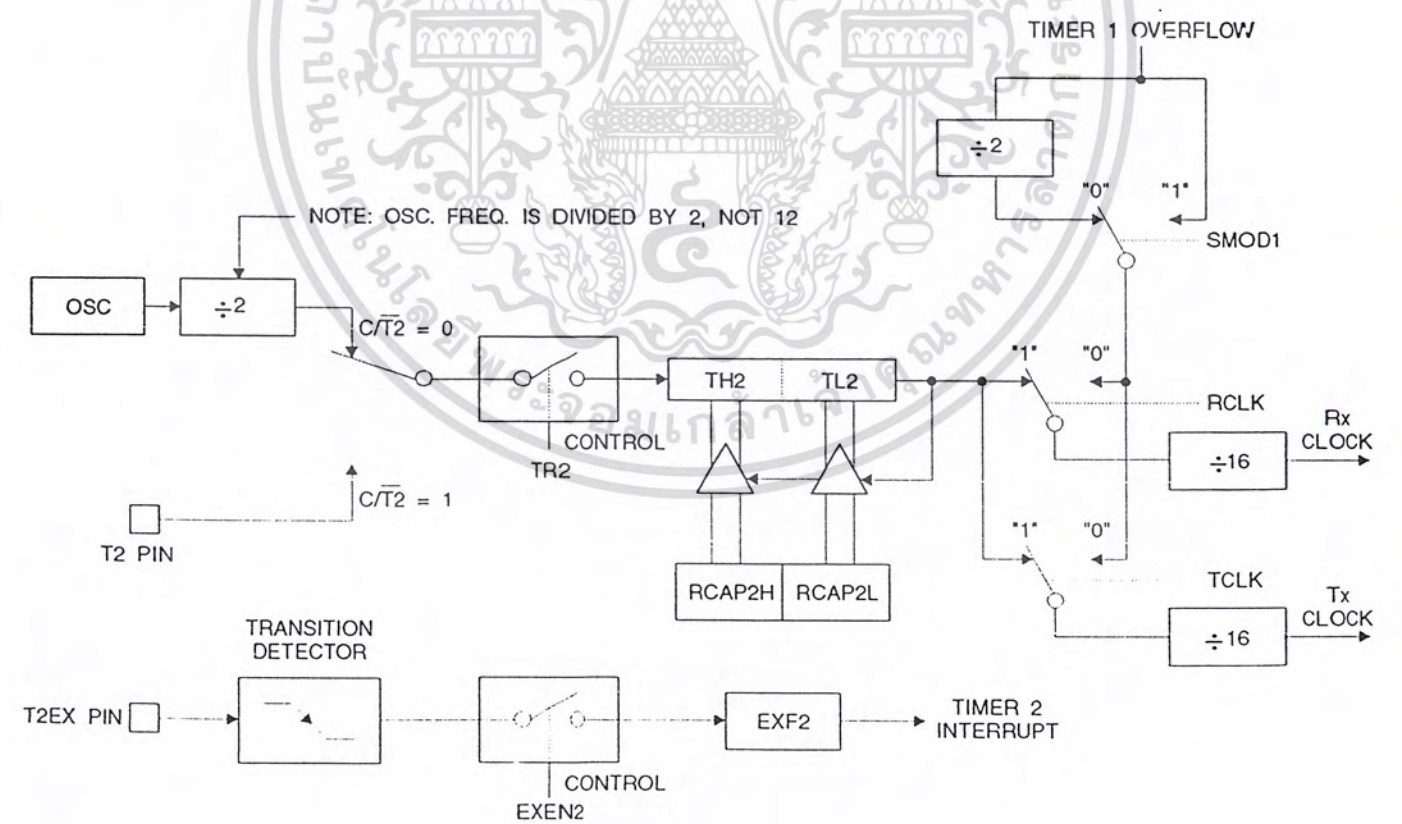


Figure 4. Timer 2 in Baud Rate Generator Mode



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Baud Rate Generator

Timer 2 is selected as the baud rate generator by setting TCLK and/or RCLK in T2CON (Table 2). Note that the baud rates for transmit and receive can be different if Timer 2 is used for the receiver or transmitter and Timer 1 is used for the other function. Setting RCLK and/or TCLK puts Timer 2 into its baud rate generator mode, as shown in Figure 4.

The baud rate generator mode is similar to the auto-reload mode, in that a rollover in TH2 causes the Timer 2 registers to be reloaded with the 16-bit value in registers RCAP2H and RCAP2L, which are preset by software.

The baud rates in Modes 1 and 3 are determined by Timer 2's overflow rate according to the following equation.

$$\text{Modes 1 and 3 Baud Rates} = \frac{\text{Timer 2 Overflow Rate}}{16}$$

The Timer can be configured for either timer or counter operation. In most applications, it is configured for timer operation ($C/\overline{T2} = 0$). The timer operation is different for Timer 2 when it is used as a baud rate generator. Normally, as a timer, it increments every machine cycle (at 1/12 the oscillator frequency). As a baud rate generator, however, it increments every state time (at 1/2 the oscillator frequency). The baud rate formula is given below.

$$\frac{\text{Modes 1 and 3}}{\text{Baud Rate}} = \frac{\text{Oscillator Frequency}}{32 \times [65536 - (\text{RCAP2H,RCAP2L})]}$$

where (RCAP2H, RCAP2L) is the content of RCAP2H and RCAP2L taken as a 16-bit unsigned integer.

Timer 2 as a baud rate generator is shown in Figure 4. This figure is valid only if RCLK or TCLK = 1 in T2CON. Note that a rollover in TH2 does not set TF2 and will not generate an interrupt. Note too, that if EXEN2 is set, a 1-to-0 transition in T2EX will set EXF2 but will not cause a reload from (RCAP2H, RCAP2L) to (TH2, TL2). Thus when Timer 2 is in use as a baud rate generator, T2EX can be used as an extra external interrupt.

Note that when Timer 2 is running (TR2 = 1) as a timer in the baud rate generator mode, TH2 or TL2 should not be read from or written to. Under these conditions, the Timer is incremented every state time, and the results of a read or write may not be accurate. The RCAP2 registers may be read but should not be written to, because a write might overlap a reload and cause write and/or reload errors. The timer should be turned off (clear TR2) before accessing the Timer 2 or RCAP2 registers.

Programmable Clock Out

A 50% duty cycle clock can be programmed to come out on P1.0, as shown in Figure 5. This pin, besides being a regular I/O pin, has two alternate functions. It can be programmed to input the external clock for Timer/Counter 2 or to output a 50% duty cycle clock ranging from 61 Hz to 4 MHz at a 16 MHz operating frequency.

To configure the Timer/Counter 2 as a clock generator, bit $C/\overline{T2}$ (T2CON.1) must be cleared and bit T2OE (T2MOD.1) must be set. Bit TR2 (T2CON.2) starts and stops the timer.

The clock-out frequency depends on the oscillator frequency and the reload value of Timer 2 capture registers (RCAP2H, RCAP2L), as shown in the following equation.

$$\text{Clock-Out Frequency} = \frac{\text{Oscillator Frequency}}{4 \times [65536 - (\text{RCAP2H,RCAP2L})]}$$

In the clock-out mode, Timer 2 rollovers will not generate an interrupt. This behavior is similar to when Timer 2 is used as a baud-rate generator. It is possible to use Timer 2 as a baud-rate generator and a clock generator simultaneously. Note, however, that the baud-rate and clock-out frequencies cannot be determined independently from one another since they both use RCAP2H and RCAP2L.

ATMEL
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 5. Timer 2 in Clock-Out Mode

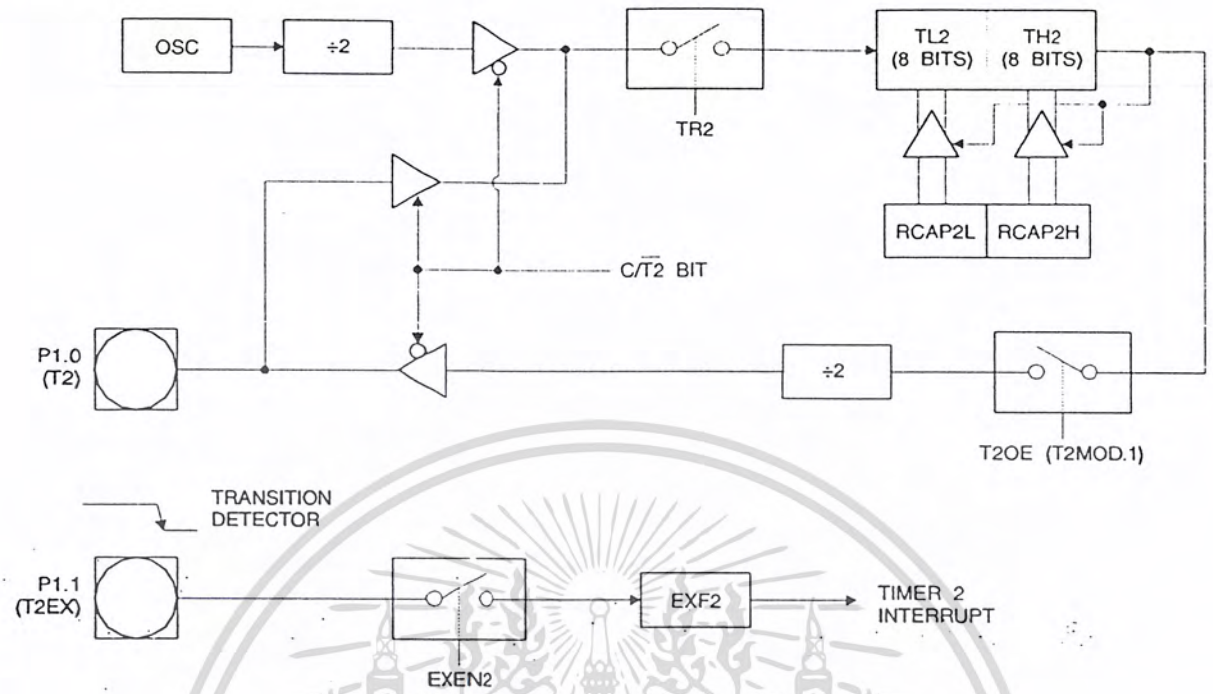
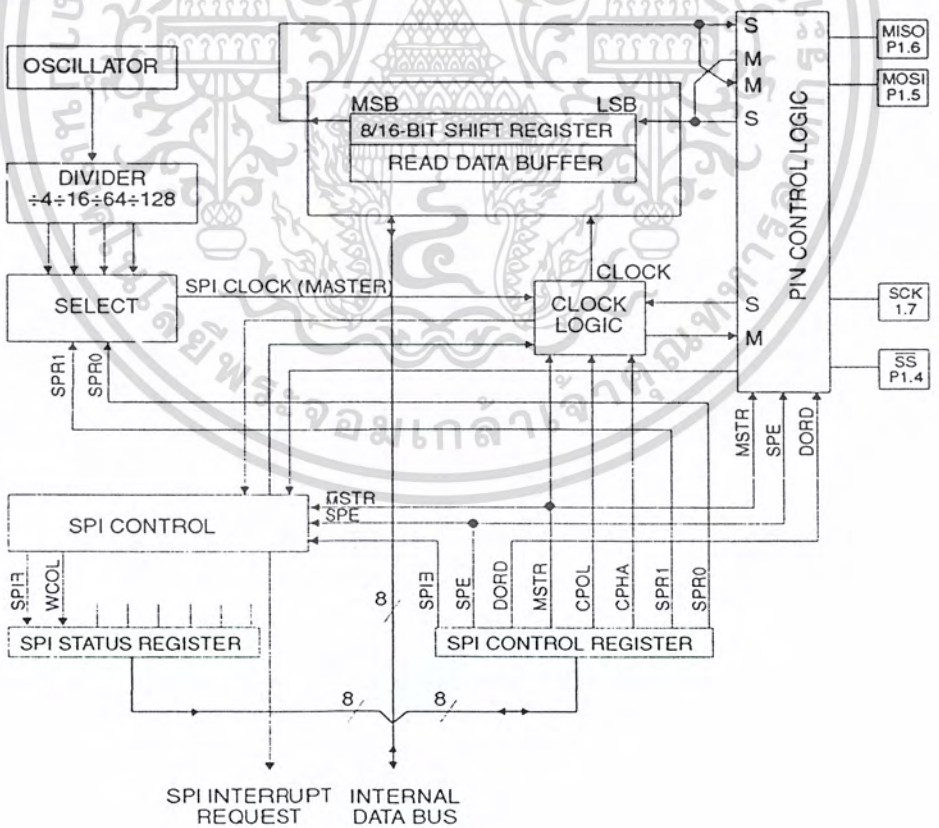


Figure 6. SPI Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

UART

The UART in the AT89S53 operates the same way as the UART in the AT89C51, AT89C52 and AT89C55. For further information, see the October 1995 Microcontroller Data Book, page 2-49, section titled, "Serial Interface."

Serial Peripheral Interface

The serial peripheral interface (SPI) allows high-speed synchronous data transfer between the AT89S53 and peripheral devices or between several AT89S53 devices. The AT89S53 SPI features include the following:

- Full-duplex, 3-wire Synchronous Data Transfer
- Master or Slave Operation
- 1.5 MHz Bit Frequency (max.)
- LSB First or MSB First Data Transfer
- Four Programmable Bit Rates
- End of Transmission Interrupt Flag
- Write Collision Flag Protection
- Wakeup from Idle Mode (Slave Mode Only)

The interconnection between master and slave CPUs with SPI is shown in the following figure. The SCK pin is the clock output in the master mode but is the clock input in the slave mode. Writing to the SPI data register of the master CPU starts the SPI clock generator, and the data written shifts out of the MOSI pin and into the MOSI pin of the slave CPU. After shifting one byte, the SPI clock generator stops, setting the end of transmission flag (SPIF). If both the SPI interrupt enable bit (SPIE) and the serial port interrupt enable bit (ES) are set, an interrupt is requested.

The Slave Select input, $\overline{SS}$/P1.4, is set low to select an individual SPI device as a slave. When $\overline{SS}$/P1.4 is set high the SPI port is deactivated and the MOSI/P1.5 pin can be used as an input.

There are four combinations of SCK phase and polarity with respect to serial data, which are determined by control bits CPHA and CPOL. The SPI data transfer formats are shown in Figure 8 and Figure 9.

Figure 7. SPI Master-slave Interconnection

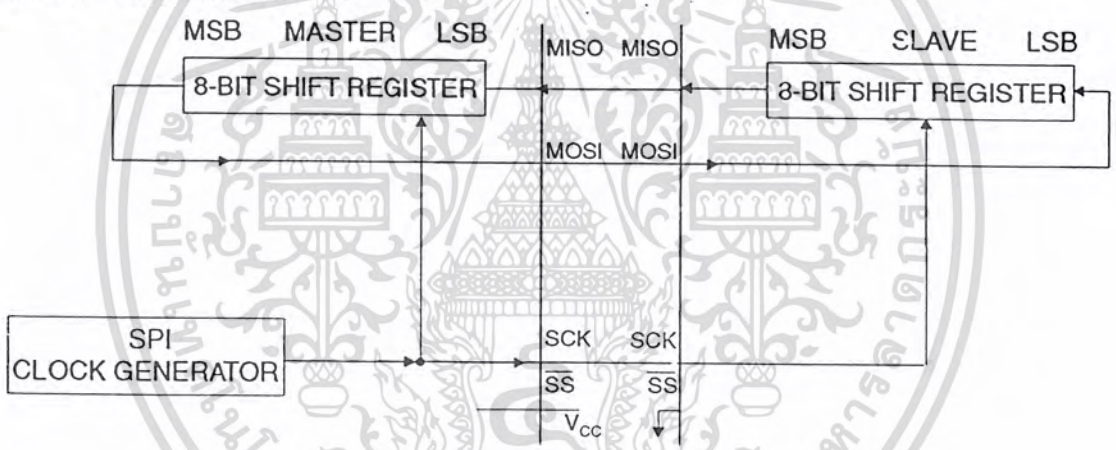
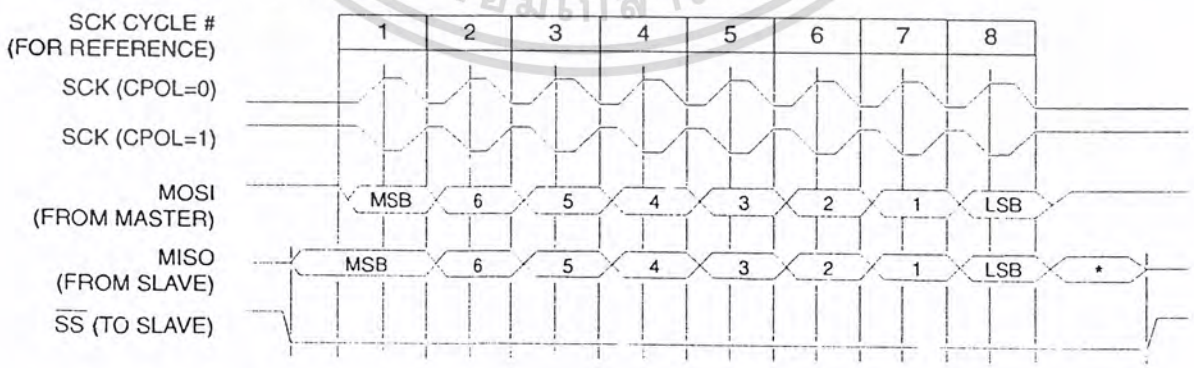


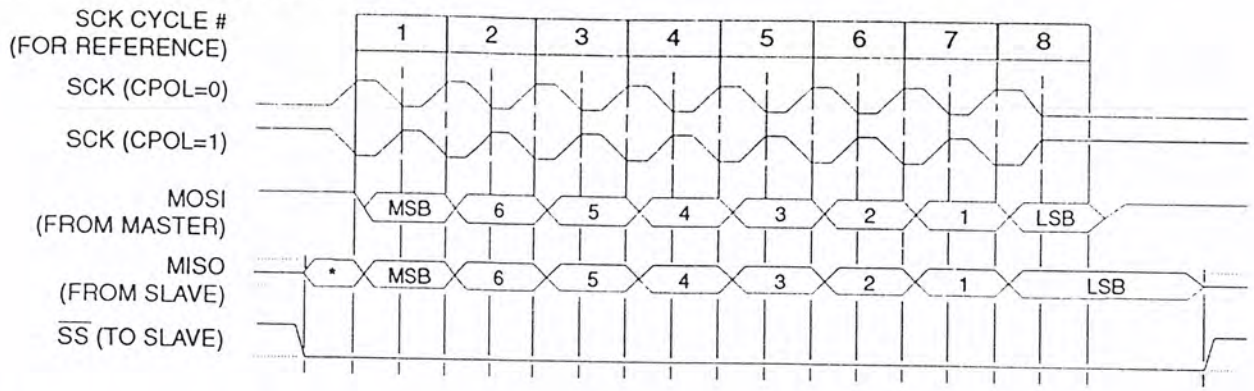
Figure 8. SPI transfer Format with CPHA = 0



*Not defined but normally MSB of character just received

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 9. SPI Transfer Format with CPHA = 1



*Not defined but normally LSB of previously transmitted character

Interrupts

The AT89S53 has a total of six interrupt vectors: two external interrupts ($\overline{INT0}$ and $\overline{INT1}$), three timer interrupts (Timers 0, 1, and 2), and the serial port interrupt. These interrupts are all shown in Figure 10.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

Note that Table 10 shows that bit position IE.6 is unimplemented. In the AT89C51, bit position IE.5 is also unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

ET0	IE.1	Timer 0 interrupt enable bit.
EX0	IE.0	External interrupt 0 enable bit.

User software should never write 1s to unimplemented bits, because they may be used in future AT89 products.

Figure 10. Interrupt Sources

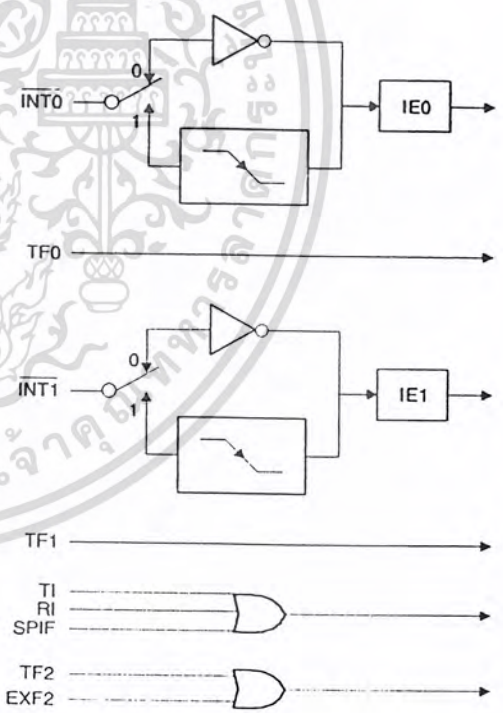


Table 10. Interrupt Enable (IE) Register

(MSB)(LSB)

EA	–	ET2	ES	ET1	EX1	ET0	EX0

Enable Bit = 1 enables the interrupt.

Enable Bit = 0 disables the interrupt.

Symbol	Position	Function
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.
–	IE.6	Reserved.
ET2	IE.5	Timer 2 interrupt enable bit.
ES	IE.4	SPI and UART interrupt enable bit.
ET1	IE.3	Timer 1 interrupt enable bit.
EX1	IE.2	External interrupt 1 enable bit.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

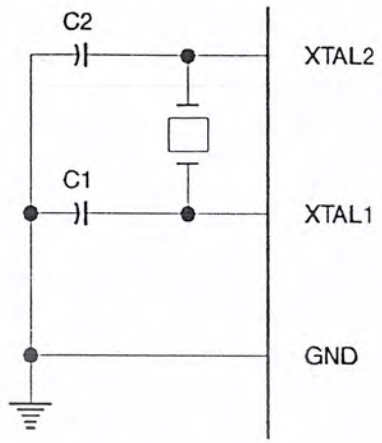
Timer 2 interrupt is generated by the logical OR of bits TF2 and EXF2 in register T2CON. Neither of these flags is cleared by hardware when the service routine is vectored to. In fact, the service routine may have to determine whether it was TF2 or EXF2 that generated the interrupt, and that bit will have to be cleared in software.

The Timer 0 and Timer 1 flags, TF0 and TF1, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle. However, the Timer 2 flag, TF2, is set at S2P2 and is polled in the same cycle in which the timer overflows.

Oscillator Characteristics

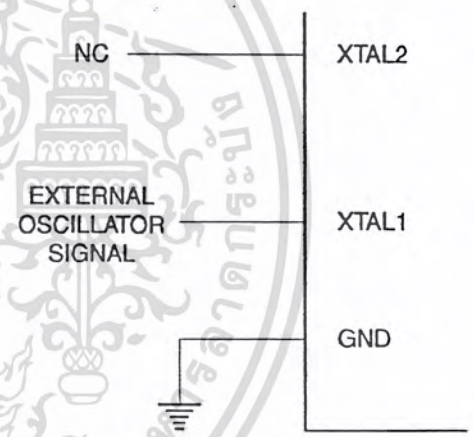
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 11. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 12. There are no requirements on the duty cycle of the external clock signal; since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Figure 11. Oscillator Connections



Note: C1, C2 = 30 pF ± 10 pF for Crystals
= 40 pF ± 10 pF for Ceramic Resonators

Figure 12. External Clock Drive Configuration



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

Note that when idle mode is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

Status of External Pins During Idle and Power-down Modes

Mode	Program Memory	ALE	$\overline{PSEN}$	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

Power-down Mode

In the power-down mode, the oscillator is stopped and the instruction that invokes power-down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power-down mode is terminated. Exit from power-down can be initiated either by a hardware reset or by an enabled external interrupt. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

To exit power-down via an interrupt, the external interrupt must be enabled as level sensitive before entering power-down. The interrupt service routine starts at 16 ms (nominal) after the enabled interrupt pin is activated.

Program Memory Lock Bits

The AT89S53 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the following table.

When lock bit 1 is programmed, the logic level at the $\overline{EA}$ pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value and holds that value until reset is activated. The latched value of $\overline{EA}$ must agree with the current logic level at that pin in order for the device to function properly.

Once programmed, the lock bits can only be unprogrammed with the Chip Erase operations in either the parallel or serial modes.

Lock Bit Protection Modes[1][2]

Program Lock Bits				
	LB1	LB2	LB3	Protection Type
1	U	U	U	No internal memory lock feature.
2	P	U	U	MOVC instructions executed from external program memory are disabled from fetching code bytes from internal memory. $\overline{EA}$ is sampled and latched on reset and further programming of the Flash memory (parallel or serial mode) is disabled.
3	P	P	U	Same as Mode 2, but parallel or serial verify are also disabled.
4	P	P	P	Same as Mode 3, but external execution is also disabled.

Notes: 1. U = Unprogrammed
2. P = Programmed

เอกสารนี้เป็นเอกสาร... ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Programming the Flash

Atmel's AT89S53 Flash Microcontroller offers 12K bytes of in-system reprogrammable Flash Code memory.

The AT89S53 is normally shipped with the on-chip Flash Code memory array in the erased state (i.e. contents = FFH) and ready to be programmed. This device supports a High-Voltage (12V) Parallel programming mode and a Low-Voltage (5V) Serial programming mode. The serial programming mode provides a convenient way to download the AT89S53 inside the user's system. The parallel programming mode is compatible with conventional third party Flash or EPROM programmers.

The Code memory array occupies one contiguous address space from 0000H to 2FFFH.

The Code array on the AT89S53 is programmed byte-by-byte in either programming mode. An auto-erase cycle is provided with the self-timed programming operation in the serial programming mode. There is no need to perform the Chip Erase operation to reprogram any memory location in the serial programming mode unless any of the lock bits have been programmed.

In the parallel programming mode, there is no auto-erase cycle. To reprogram any non-blank byte, the user needs to use the Chip Erase operation first to erase the entire Code memory array.

Parallel Programming Algorithm: To program and verify the AT89S53 in the parallel programming mode, the following sequence is recommended:

1. Power-up sequence:
   Apply power between V_{CC} and GND pins.
   Set RST pin to "H".
   Apply a 3 MHz to 24 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.
2. Set $\overline{PSEN}$ pin to "L"
   ALE pin to "H"
   $\overline{EA}$ pin to "H" and all other pins to "H".
3. Apply the appropriate combination of "H" or "L" logic levels to pins P2.6, P2.7, P3.6, P3.7 to select one of the programming operations shown in the Flash Programming Modes table.
4. Apply the desired byte address to pins P1.0 to P1.7 and P2.0 to P2.5.
   Apply data to pins P0.0 to P0.7 for Write Code operation.
5. Raise $\overline{EA}/V_{PP}$ to 12V to enable Flash programming, erase or verification.
6. Pulse ALE/$\overline{PROG}$ once to program a byte in the Code memory array, or the lock bits. The byte-write cycle is self-timed and typically takes 1.5 ms.
7. To verify the byte just programmed, bring pin P2.7 to "L" and read the programmed data at pins P0.0 to P0.7.
8. Repeat steps 3 through 7 changing the address and data for the entire 12K-byte array or until the end of the object file is reached.
9. Power-off sequence:
   Set XTAL1 to "L".
   Set RST and $\overline{EA}$ pins to "L".
   Turn V_{CC} power off.

$\overline{Data}$ Polling: The AT89S53 features $\overline{DATA}$ Polling to indicate the end of a write cycle. During a write cycle in the parallel or serial programming mode, an attempted read of the last byte written will result in the complement of the written datum on P0.7 (parallel mode), and on the MSB of the serial output byte on MISO (serial mode). Once the write cycle has been completed, true data are valid on all outputs, and the next cycle may begin. $\overline{DATA}$ Polling may begin any time after a write cycle has been initiated.

Ready/$\overline{Busy}$: The progress of byte programming in the parallel programming mode can also be monitored by the RDY/$\overline{BSY}$ output signal. Pin P3.4 is pulled Low after ALE goes High during programming to indicate $\overline{BUSY}$. P3.4 is pulled High again when programming is done to indicate READY.

Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed Code can be read back via the address and data lines for verification. The state of the lock bits can also be verified directly in the parallel programming mode. In the serial programming mode, the state of the lock bits can only be verified indirectly by observing that the lock bit features are enabled.

Chip Erase: In the parallel programming mode, chip erase is initiated by using the proper combination of control signals and by holding ALE/$\overline{PROG}$ low for 10 ms. The Code array is written with all "1"s in the Chip Erase operation.

In the serial programming mode, a chip erase operation is initiated by issuing the Chip Erase instruction. In this mode, chip erase is self-timed and takes about 16 ms.

During chip erase, a serial read from any address location will return 00H at the data outputs.

Serial Programming Fuse: A programmable fuse is available to disable Serial Programming if the user needs maximum system security. The Serial Programming Fuse can only be programmed or erased in the Parallel Programming Mode.

The AT89S53 is shipped with the Serial Programming Mode enabled.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 030H and 031H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows:

(030H) = 1EH indicates manufactured by Atmel
(031H) = 53H indicates 89S53

Programming Interface

Every code byte in the Flash array can be written, and the entire array can be erased, by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Serial Downloading

The Code memory array can be programmed using the serial SPI bus while RST is pulled to V_{CC}. The serial interface consists of pins SCK, MOSI (input) and MISO (output). After RST is set high, the Programming Enable instruction needs to be executed first before program/erase operations can be executed.

An auto-erase cycle is built into the self-timed programming operation (in the serial mode ONLY) and there is no need to first execute the Chip Erase instruction unless any of the lock bits have been programmed. The Chip Erase operation turns the content of every memory location in the Code array into FFH.

The Code memory array has an address space of 0000H to 2FFFH.

Either an external system clock is supplied at pin XTAL1 or a crystal needs to be connected across pins XTAL1 and XTAL2. The maximum serial clock (SCK) frequency should be less than 1/40 of the crystal frequency. With a 24 MHz oscillator clock, the maximum SCK frequency is 600 kHz.

Serial Programming Algorithm

To program and verify the AT89S53 in the serial programming mode, the following sequence is recommended:

1. Power-up sequence:

   Apply power between VCC and GND pins.

   Set RST pin to "H".

   If a crystal is not connected across pins XTAL1 and XTAL2, apply a 3 MHz to 24 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.
2. Enable serial programming by sending the Programming Enable serial instruction to pin MOSI/P1.5. The frequency of the shift clock supplied at pin SCK/P1.7 needs to be less than the CPU clock at XTAL1 divided by 40.
3. The Code array is programmed one byte at a time by supplying the address and data together with the appropriate Write instruction. The selected memory location is first automatically erased before new data is written. The write cycle is self-timed and typically takes less than 2.5 ms at 5V.
4. Any memory location can be verified by using the Read instruction which returns the content at the selected address at serial output MISO/P1.6.
5. At the end of a programming session, RST can be set low to commence normal operation.

Power-off sequence (if needed):

Set XTAL1 to "L" (if a crystal is not used).

Set RST to "L".

Turn V_{CC} power off.

Serial Programming Instruction

The Instruction Set for Serial Programming follows a 3 byte protocol and is shown in the following table.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Instruction Set

Instruction	Input Format			Operation
	Byte 1	Byte 2	Byte 3	
Programming Enable	1010 1100	0101 0011	xxxx xxxx	Enable serial programming interface after RST goes high.
Chip Erase	1010 1100	xxxx x100	xxxx xxxx	Chip erase the 12K memory array.
Read Code Memory		low addr	xxxx xxxx	Read data from Code memory array at the selected address. The 6 MSBs of the first byte are the high order address bits. The low order address bits are in the second byte. Data are available at pin MISO during the third byte.
Write Code Memory		low addr	data in	Write data to Code memory location at selected address. The address bits are the 6 MSBs of the first byte together with the second byte.
Write Lock Bits	1010 1100		xxxx xxxx	Write lock bits. Set LB1, LB2 or LB3 = "0" to program lock bits.

Notes: 1. DATA polling is used to indicate the end of a write cycle which typically takes less than 2.5 ms at 5V.
2. "x" = don't care.

Flash Parallel Programming Modes

Mode	RST	$\overline{PSEN}$	ALE/$\overline{PROG}$	$\overline{EA}/V_{PP}$	P2.6	P2.7	P3.6	P3.7	Data I/O P0.7:0	Address P2.5:0 P1.7:0
Serial Prog. Modes	H	h(1)	h(1)	x						
Chip Erase	H	L	⌐ (2)	12V	H	L	L	L	X	X
Write (12K bytes) Memory	H	L	⌐	12V	L	H	H	H	DIN	ADDR
Read (12K bytes) Memory	H	L	H	12V	L	L	H	H	DOUT	ADDR
Write Lock Bits:	H	L	⌐	12V	H	L	H	L	DIN	X
Bit - 1									P0.7 = 0	X
Bit - 2									P0.6 = 0	X
Bit - 3									P0.5 = 0	X
Read Lock Bits:	H	L	H	12V	H	H	L	L	DOUT	X
Bit - 1									@P0.2	X
Bit - 2									@P0.1	X
Bit - 3									@P0.0	X
Read Atmel Code	H	L	H	12V	L	L	L	L	DOUT	30H
Read Device Code	H	L	H	12V	L	L	L	L	DOUT	31H
Serial Prog. Enable	H	L	⌐ (2)	12V	L	H	L	H	P0.0 = 0	X
Serial Prog. Disable	H	L	⌐ (2)	12V	L	H	L	H	P0.0 = 1	X
Read Serial Prog. Fuse	H	L	H	12V	H	H	L	H	@P0.0	X

Notes: 1. "h" = weakly pulled "High" internally.
2. Chip Erase and Serial Programming Fuse require a 10 ms $\overline{PROG}$ pulse. Chip Erase needs to be performed first before reprogramming any byte with a content other than FFH.
3. P3.4 is pulled Low during programming to indicate RDY/$\overline{BSY}$.
4. "X" = don't care

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Figure 13. Programming the Flash Memory

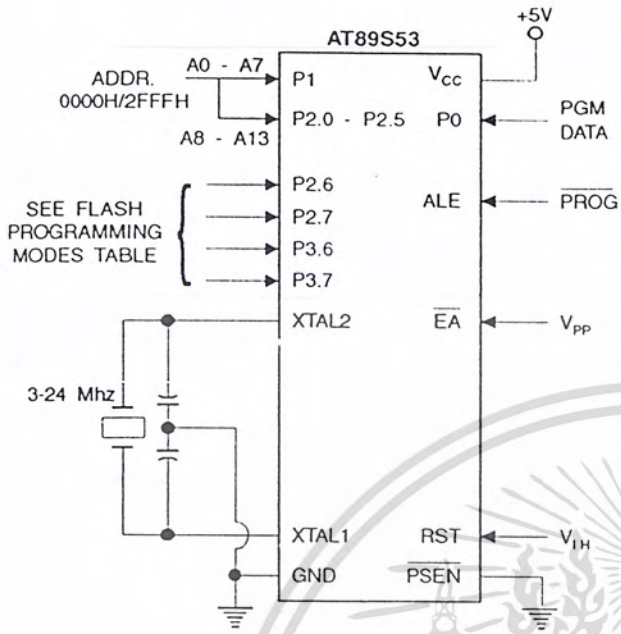


Figure 14. Verifying the Flash Memory

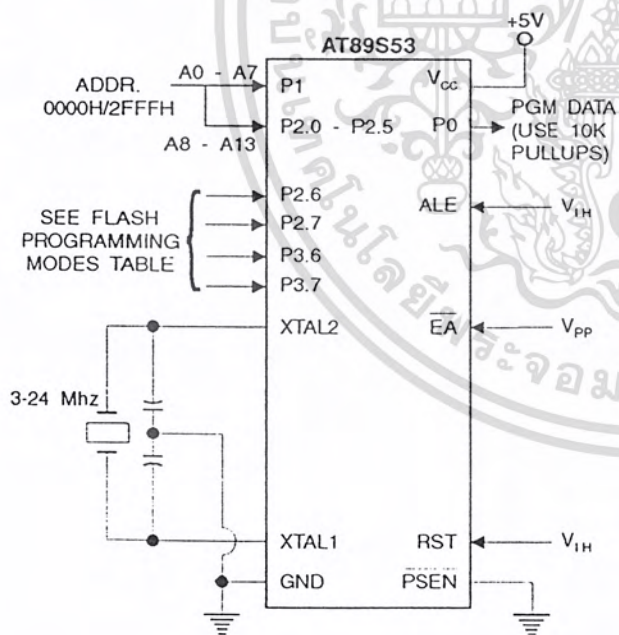
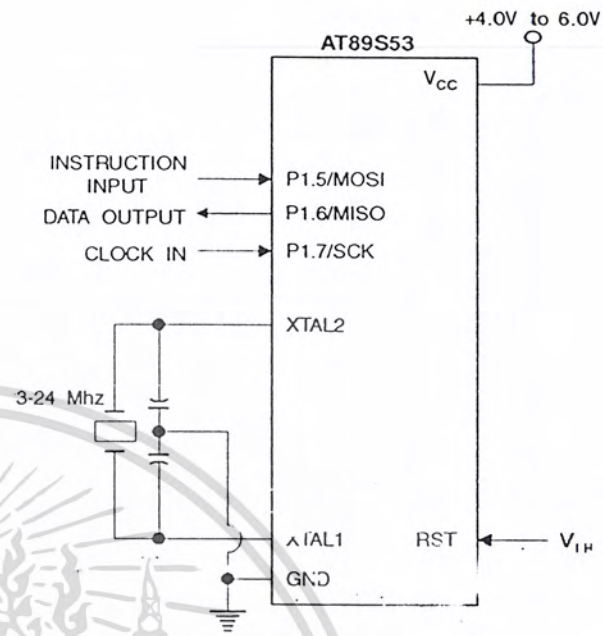


Figure 15. Flash Serial Downloading



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

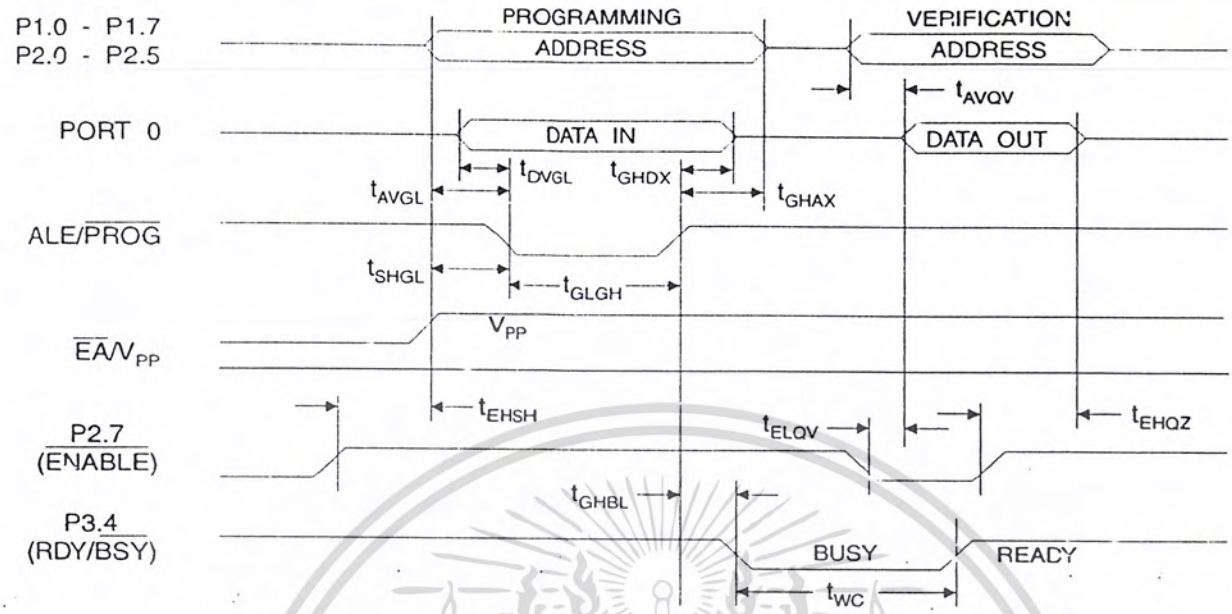
Flash Programming and Verification Characteristics – Parallel Mode

T_A = 0°C to 70°C, V_{CC} = 5.0V ± 10%

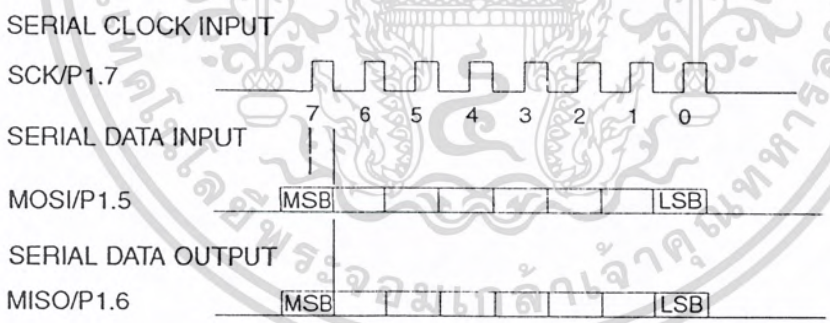
Symbol	Parameter	Min	Max	Units
V_{PP}	Programming Enable Voltage	11.5	12.5	V
I_{PP}	Programming Enable Current		1.0	mA
$1/t_{CLCL}$	Oscillator Frequency	3	24	MHz
t_{AVGL}	Address Setup to $\overline{PROG}$ Low	$48t_{CLCL}$		
t_{GHAX}	Address Hold after $\overline{PROG}$	$48t_{CLCL}$		
t_{DVGL}	Data Setup to $\overline{PROG}$ Low	$48t_{CLCL}$		
t_{GHDX}	Data Hold after $\overline{PROG}$	$48t_{CLCL}$		
t_{EHSH}	P2.7 ($\overline{ENABLE}$) High to V_{PP}	$48t_{CLCL}$		
t_{SHGL}	V_{PP} Setup to $\overline{PROG}$ Low	10		µs
t_{GLGH}	$\overline{PROG}$ Width	1	110	µs
t_{AVQV}	Address to Data Valid		$48t_{CLCL}$	
t_{ELQV}	$\overline{ENABLE}$ Low to Data Valid		$48t_{CLCL}$	
t_{EHQZ}	Data Float after $\overline{ENABLE}$	0	$48t_{CLCL}$	
t_{GHBL}	$\overline{PROG}$ High to $\overline{BUSY}$ Low		1.0	µs
t_{WC}	Byte Write Cycle Time		2.0	ms

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Flash Programming and Verification Waveforms – Parallel Mode



Serial Downloading Waveforms



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings*

Operating Temperature	-55°C to +125°C
Storage Temperature	-65°C to +150°C
Voltage on Any Pin with Respect to Ground	-1.0V to +7.0V
Maximum Operating Voltage	6.6V
DC Output Current	15.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC Characteristics

The values shown in this table are valid for T_A = -40°C to 85°C and V_{CC} = 4.0V to 6.0V, unless otherwise noted

Symbol	Parameter	Condition	Min	Max	Units
V_{IL}	Input Low-voltage	(Except $\overline{EA}$)	-0.5	0.2 V_{CC} - 0.1	V
V_{IL1}	Input Low-voltage ($\overline{EA}$)		-0.5	0.2 V_{CC} - 0.3	V
V_{IH}	Input Hight-voltage	(Except XTAL1, RST)	0.2 V_{CC} + 0.9	V_{CC} + 0.5	V
V_{IH1}	Input Hight-voltage	(XTAL1, RST)	0.7 V_{CC}	V_{CC} + 0.5	V
V_{OL}	Output Low-voltage (1) (Ports 1,2,3)	I_{OL} = 1.6 mA		0.5	V
V_{OL1}	Output Low-voltage (1) (Port 0, ALE, $\overline{PSEN}$)	I_{OL} = 3.2 mA		0.5	V
V_{OH}	Output Hight-voltage (Ports 1,2,3, ALE, $\overline{PSEN}$)	I_{OH} = -60 µA, V_{CC} = 5V ± 10%	2.4		V
		I_{OH} = -25 µA	0.75 V_{CC}		V
		I_{OH} = -10 µA	0.9 V_{CC}		V
V_{OH1}	Output Hight-voltage (Port 0 in External Bus Mode)	I_{OH} = -800 µA, V_{CC} = 5V ± 10%	2.4		V
		I_{OH} = -300 µA	0.75 V_{CC}		V
		I_{OH} = -80 µA	0.9 V_{CC}		V
I_{IL}	Logical 0 Input Current (Ports 1,2,3)	V_{IN} = 0.45V		-50	µA
I_{TL}	Logical 1 to 0 Transition Current (Ports 1,2,3)	V_{IN} = 2V, V_{CC} = 5V ± 10%		-650	µA
I_{LI}	Input Leakage Current (Port 0, $\overline{EA}$)	0.45 < V_{IN} < V_{CC}		±10	µA
RRST	Reset Pull-down Resistor		50	300	KΩ
C_{IO}	Pin Capacitance	Test Freq. = 1 MHz, T_A = 25°C		10	pF
I_{CC}	Power Supply Current	Active Mode, 12 MHz		25	mA
		Idle Mode, 12 MHz		6.5	mA
	Power-down Mode (2)	V_{CC} = 6V		100	µA
		V_{CC} = 3V		40	µA

Notes: 1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:
Maximum I_{OL} per port pin: 10 mA
Maximum I_{OL} per 8-bit port:
Port 0: 26 mA
Ports 1,2, 3: 15 mA
Maximum total I_{OL} for all output pins: 71 mA
If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.
2. Minimum V_{CC} for Power-down is 2V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Characteristics

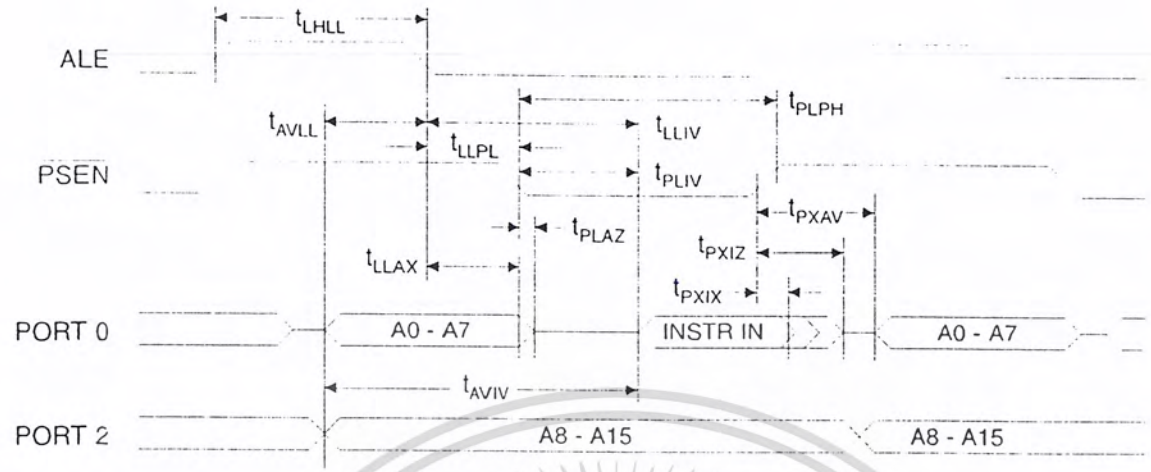
Under operating conditions, load capacitance for Port 0, ALE/$\overline{PROG}$, and $\overline{PSEN}$ = 100 pF; load capacitance for all other outputs = 80 pF.

External Program and Data Memory Characteristics

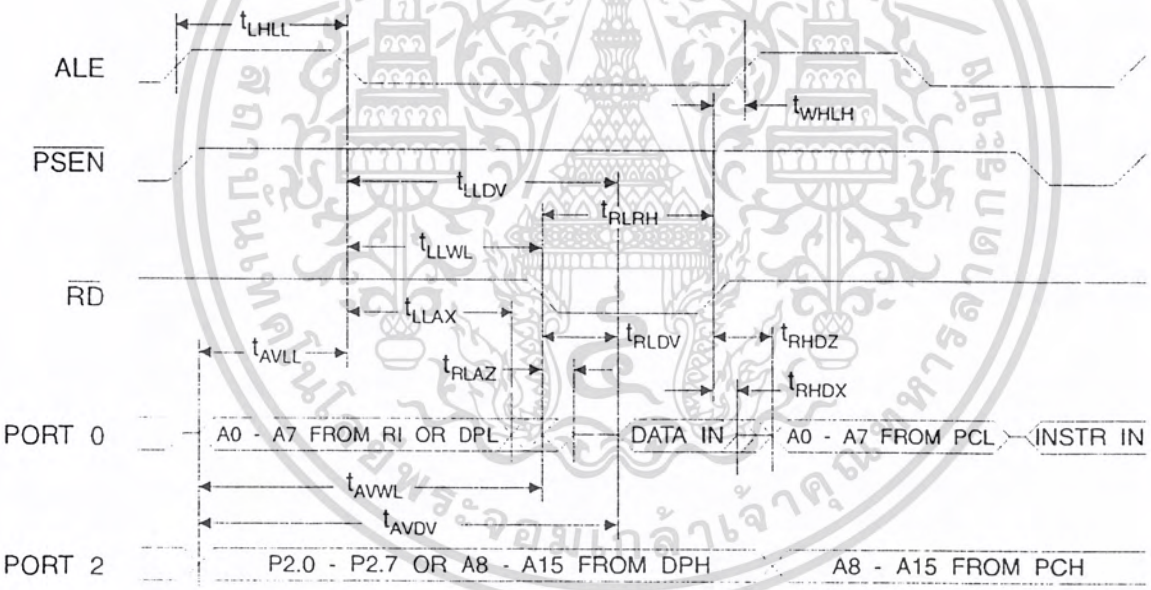
Symbol	Parameter	12MHz Oscillator		Variable Oscillator		Units
		Min	Max	Min	Max	
$1/t_{CLCL}$	Oscillator Frequency			0	24	MHz
t_{LHLL}	ALE Pulse Width	127		$2t_{CLCL}$ - 40		ns
t_{AVLL}	Address Valid to ALE Low	43		t_{CLCL} - 13		ns
t_{LLAX}	Address Hold after ALE Low	48		t_{CLCL} - 20		ns
t_{LLIV}	ALE Low to Valid Instruction In		233		$4t_{CLCL}$ - 65	ns
t_{LLPL}	ALE Low to $\overline{PSEN}$ Low	43		t_{CLCL} - 13		ns
t_{PLPH}	$\overline{PSEN}$ Pulse Width	205		$3t_{CLCL}$ - 20		ns
t_{PLIV}	$\overline{PSEN}$ Low to Valid Instruction In		145		$3t_{CLCL}$ - 45	ns
t_{PXIX}	Input Instruction Hold after $\overline{PSEN}$	0		0		ns
t_{PXIZ}	Input Instruction Float after $\overline{PSEN}$		59		t_{CLCL} - 10	ns
t_{PXAV}	$\overline{PSEN}$ to Address Valid	75		t_{CLCL} - 8		ns
t_{AVIV}	Address to Valid Instruction In		312		$5t_{CLCL}$ - 55	ns
t_{PLAZ}	$\overline{PSEN}$ Low to Address Float		10		10	ns
t_{RLRH}	$\overline{RD}$ Pulse Width	400		$6t_{CLCL}$ - 100		ns
t_{WLWH}	$\overline{WR}$ Pulse Width	400		$6t_{CLCL}$ - 100		ns
t_{RLDV}	$\overline{RD}$ Low to Valid Data In		252		$5t_{CLCL}$ - 90	ns
t_{RHDX}	Data Hold after $\overline{RD}$	0		0		ns
t_{RHDZ}	Data Float after $\overline{RD}$		97		$2t_{CLCL}$ - 28	ns
t_{LLDV}	ALE Low to Valid Data In		517		$8t_{CLCL}$ - 150	ns
t_{AVDV}	Address to Valid Data In		585		$9t_{CLCL}$ - 165	ns
t_{LLWL}	ALE Low to $\overline{RD}$ or $\overline{WR}$ Low	200	300	$3t_{CLCL}$ - 50	$3t_{CLCL}$ + 50	ns
t_{AVWL}	Address to $\overline{RD}$ or $\overline{WR}$ Low	203		$4t_{CLCL}$ - 75		ns
t_{QVWX}	Data Valid to $\overline{WR}$ Transition	23		t_{CLCL} - 20		ns
t_{QVWH}	Data Valid to $\overline{WR}$ High	433		$7t_{CLCL}$ - 120		ns
t_{WHQX}	Data Hold after $\overline{WR}$	33		t_{CLCL} - 20		ns
t_{RLAZ}	$\overline{RD}$ Low to Address Float		0		0	ns
t_{WHLH}	$\overline{RD}$ or $\overline{WR}$ High to ALE High	43	123	t_{CLCL} - 20	t_{CLCL} + 25	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช

External Program Memory Read Cycle

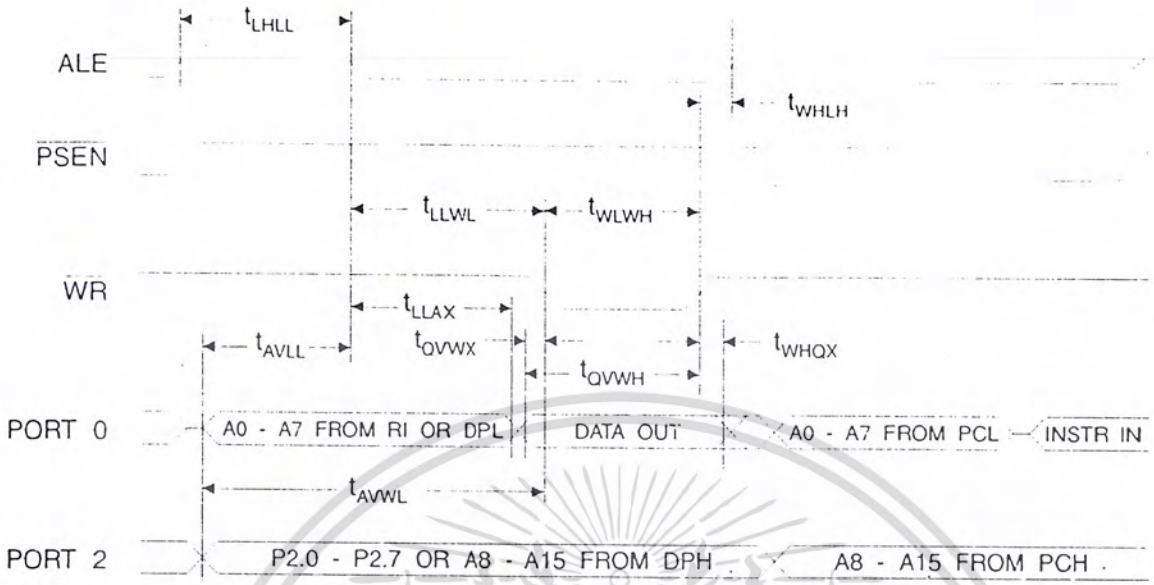


External Data Memory Read Cycle

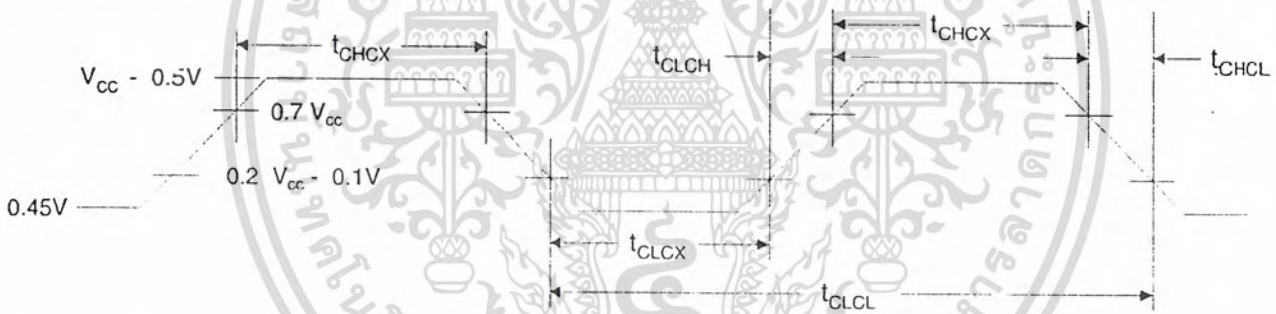


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

External Data Memory Write Cycle



External Clock Drive Waveforms



External Clock Drive

Symbol	Parameter	V_{CC} = 4.0V to 6.0V		
		Min	Max	Units
$1/t_{CLCL}$	Oscillator Frequency	0	24	MHz
t_{CLCL}	Clock Period	41.6		ns
t_{CHCX}	High Time	15		ns
t_{CLCX}	Low Time	15		ns
t_{CLCH}	Rise Time		20	ns
t_{CHCL}	Fall Time		20	ns

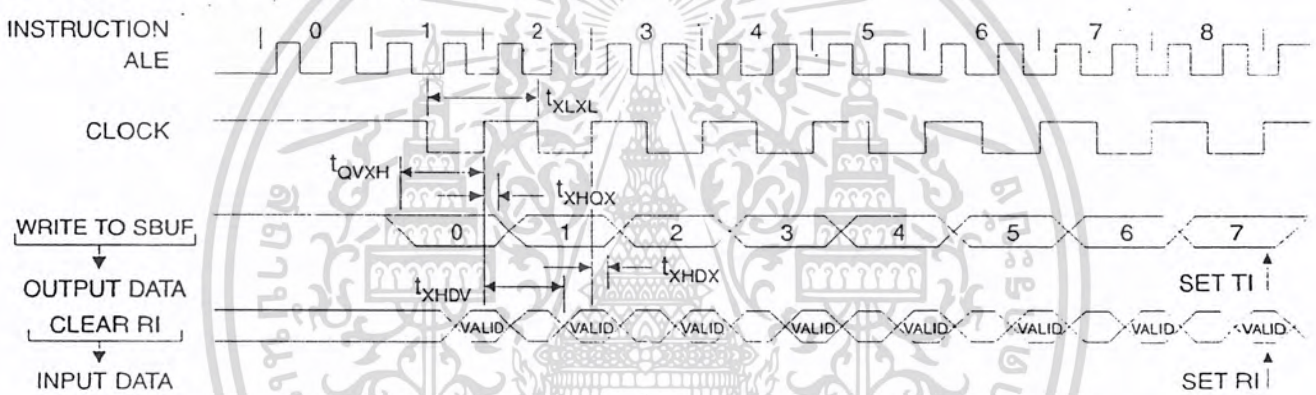
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Serial Port Timing: Shift Register Mode Test Conditions

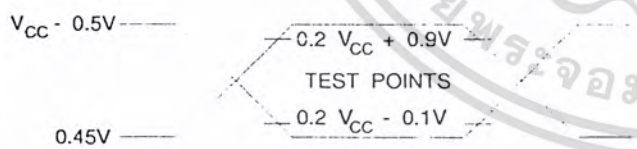
The values in this table are valid for V_{CC} = 4.0V to 6V and Load Capacitance = 80 pF

Symbol	Parameter	12 MHz Oscillator		Variable Oscillator		Units
		Min	Max	Min	Max	
t_{XLXL}	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		µs
t_{QVXH}	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL}$ - 133		ns
t_{XHQX}	Output Data Hold after Clock Rising Edge	50		$2t_{CLCL}$ - 117		ns
t_{XHDX}	Input Data Hold after Clock Rising Edge	0		0		ns
t_{XHDV}	Clock Rising Edge to Input Data Valid		700		$10t_{CLCL}$ - 133	ns

Shift Register Mode Timing Waveforms

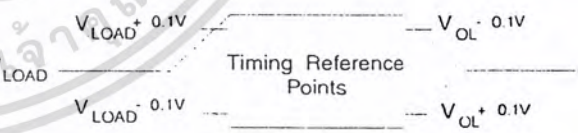


AC Testing Input/Output Waveforms[1]



Notes: 1. AC Inputs during testing are driven at V_{CC} - 0.5V for a logic 1 and 0.45V for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.

Float Waveforms[1]

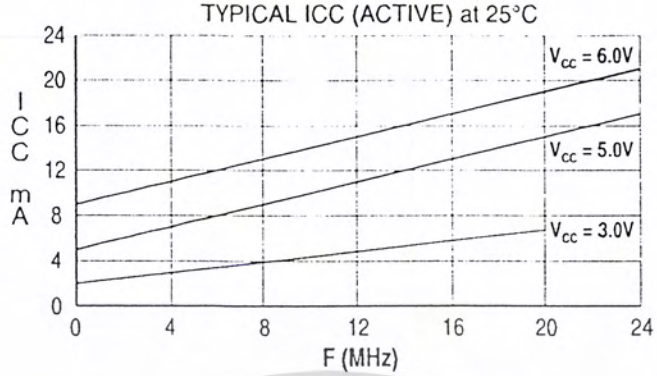


Notes: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา หรือลบข้อความส่วนอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

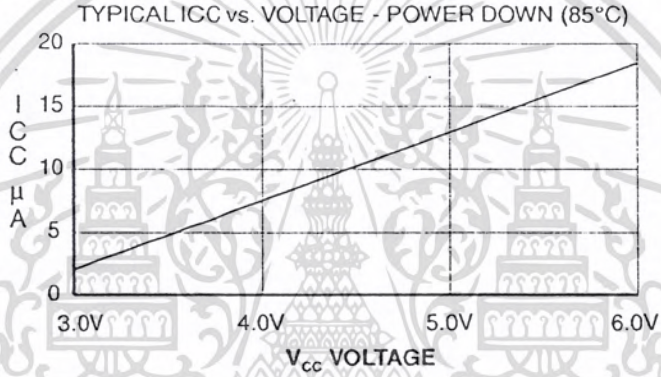
AT89S53

TYPICAL ICC (ACTIVE) at 25°C



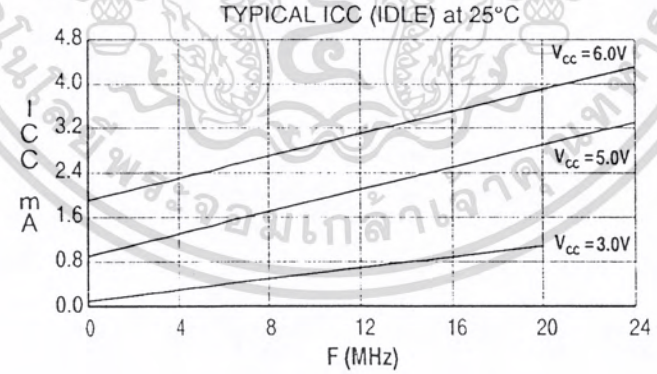
AT89S53

TYPICAL ICC vs. VOLTAGE - POWER DOWN (85°C)



AT89S53

TYPICAL ICC (IDLE) at 25°C



Notes: 1. XTAL1 tied to GND for I_{CC} (power-down)
2. Lock bits programmed

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
24	4.0V to 6.0V	AT89S53-24AC AT89S53-24JC AT89S53-24PC	44A 44J 40P6	Commercial (0°C to 70°C)
	4.0V to 6.0V	AT89S53-24AI AT89S53-24JI AT89S53-24PI	44A 44J 40P6	Industrial (-40°C to 85°C)
33	4.5V to 5.5V	AT89S53-33AC AT89S53-33JC AT89S53-33PC	44A 44J 40P6	Commercial (0°C to 70°C)

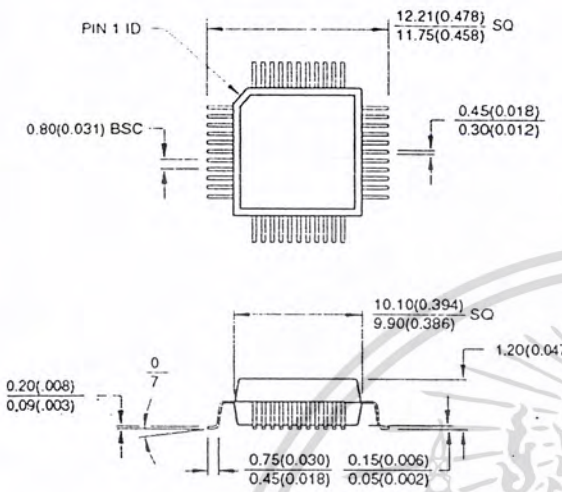
= Preliminary Information

Package Type	
44A	44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
44J	44-lead, Plastic J-leaded Chip Carrier (PLCC)
40P6	40-lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

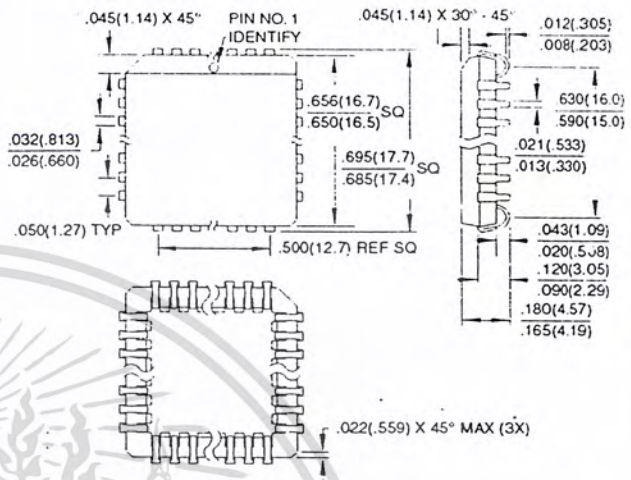
Packaging Information

44A, 44-lead, Thin (1.0 mm) Plastic Gull Wing Quad Flatpack (TQFP)
Dimensions in Millimeters and (Inches)*
JEDEC STANDARD MS-026 ACB

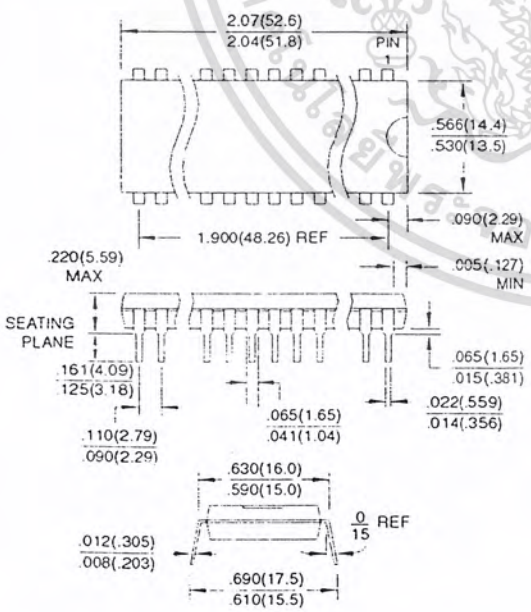


Controlling dimension: millimeters

44J, 44-lead, Plastic J-leaded Chip Carrier (PLCC)
Dimensions in Inches and (Millimeters)
JEDEC STANDARD MS-018 AC



40P6, 40-lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)
Dimensions in Inches and (Millimeters)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Atmel Headquarters

Corporate Headquarters
2325 Orchard Parkway
San Jose, CA 95131
TEL (408) 441-0311
FAX (408) 487-2600

Europe
Atmel U.K., Ltd.
Coliseum Business Centre
Riverside Way
Camberley, Surrey GU15 3YL
England
TEL (44) 1276-686-677
FAX (44) 1276-686-697

Asia
Atmel Asia, Ltd.
Room 1219
Chinachem Golden Plaza
77 Mody Road Tsimhatsui
East Kowloon
Hong Kong
TEL (852) 2721-9778
FAX (852) 2722-1369

Japan
Atmel Japan K.K.
9F, Tonetsu Shinkawa Bldg.
1-24-8 Shinkawa
Chuo-ku, Tokyo 104-0033
Japan
TEL (81) 3-3523-3551
FAX (81) 3-3523-7581

Atmel Operations

Atmel Colorado Springs
1150 E. Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906
TEL (719) 576-3300
FAX (719) 540-1759

Atmel Rousset
Zone Industrielle
13106 Rousset Cedex
France
TEL (33) 4-4253-6000
FAX (33) 4-4253-6001

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

Fax-on-Demand
North America:
1-(800) 292-8635
International:
1-(408) 441-0732

e-mail
literature@atmel.com

Web Site
http://www.atmel.com

BBS
1-(408) 436-4309

© Atmel Corporation 2000.
Atmel Corporation makes no warranty for the use of its products, other than those expressly contained in the Company's standard warranty which is detailed in Atmel's Terms and Conditions located on the Company's web site. The Company assumes no responsibility for any errors which may appear in this document, reserves the right to change devices or specifications detailed herein at any time without notice, and does not make any commitment to update the information contained herein. No licenses to patents or other intellectual property of Atmel are granted by the Company in connection with the sale of Atmel products, expressly or by implication. Atmel's products are not authorized for use as critical components in life support devices or systems.

Marks bearing ® and/or ™ are registered trademarks and trademarks of Atmel Corporation.

Terms and product names in this document may be trademarks of others.

Printed on recycled paper.

0787C–02/00/xM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า การจำหน่าย จ่ายแจก หรือการหากำไรในรูปแบบใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้