

เครื่องเย็บกระดาษรีดอัตโนมัติ

BIOMIXER



เลขหมู่.....
เลขทะเบียน..... 50351
วัน,เดือน,ปี 13 พ.ค. 2547

.b.....
.i.....

ปริญญาบัตรนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาอิเล็กทรอนิกส์
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2545

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรนำไปใช้

เครื่องเขย่าถูกรับบริจาคโลหิต

BIOMIXER



ปริญญาานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2545

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องเขย่าถูรับบริจาคโลหิต

BIOMIXER

นาย นิรุติ มุ่งการนา

นาย สุวิชัย จินบัว

นาย สามารถ ฉิมพงษ์

โครงการได้รับการตรวจสอบแล้ว พร้อมทั้งจะทำการสอบได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาานิพนธ์ปีการศึกษา 2545

ภาควิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องเขย่าถูรับบริจาคโลหิต

ผู้จัดทำ

- 1) นาย นิรุติ มุ่งการนา
- 2) นายสุวิชัย จินบัว
- 3) นายสามารถ ฉิมพงษ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องเขย่าถูรับบริจาคโลหิต

นายนิรุติ มุ่งการนา
นายสุวิชัย จินบัว
นายสามารถ นิมพงษ์
รศ.ดร. มนต์ สัจวรศิลป์
ปีการศึกษา 2545

บทคัดย่อ

ในปฏิญานิพนธ์นี้ได้นำเสนอการออกแบบและจัดสร้างเครื่องเขย่าถูรับบริจาคโลหิตเพื่อให้โลหิตที่ได้รับจากการบริจาคสามารถผสมกับน้ำยากันเลือดแข็งตัวได้ดีโดยไม่จับกันเป็นชั้นและมีปริมาณที่เหมาะสมกับน้ำยากันเลือดแข็งตัวที่บรรจุอยู่ภายในถุง สามารถเลือกปรับน้ำหนักที่ค่าระดับต่างๆได้ โดยได้ทำการจัดสร้างตัวเครื่องและถาดวางถุงเลือด รวมทั้งชุดจับเคลื่อนถาดวางและได้สร้างชุดวัดน้ำหนักพร้อมด้วยชุดแสดงผล โดยใช้หน่วยประมวลผลกลางจาก MCS 51 เขียนโปรแกรมด้วยภาษา C เป็นตัวควบคุม ต่อจากนั้นได้ทำการทดสอบประสิทธิภาพและสมรรถนะของเครื่อง ตลอดจนการปรับปรุงแก้ไขให้เครื่องเขย่าถูรับบริจาคโลหิต สามารถนำไปใช้งานได้จริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

BIOMIXER

Mr.Nirut Mungkanna

Mr.Suwichai Chenbua

Mr.Samart Chimpong

Assoc.Prof.Dr.Manas Sangworasilp

Educational Year 2002

ABSTRACT

This thesis presents designing and constructing a biomixer for blood, which receives from donating. The machine is applied for anti – blood clotted by shaking at an appropriate vibration, well mixing with a chemical solution. The machine can select weight of blood with the proper fraction of chemical solution. Improve construct the body of machine, the salver of purse blood and the equipment of shaking the salver. Next make the weight measurement and display which are controlled by MCS-51 Microcontroller from C- Language. Including test efficiency and function of machine. Finally, the biomixer will be improve and resolve as could be distributed to hospital and health center as well

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ขอบพระคุณบิดามารดาเป็นที่ตั้ง ขอบพระคุณท่านอาจารย์ทุกท่านที่ได้ถ่ายทอด
แนะแนวทางการศึกษา ขอบคุณมนตรี ขอบคุณวรัญญา ขอบคุณเพื่อนๆทุกคนที่ช่วยเหลือ
ตลอดทั้งทุกท่านที่ยังไม่ได้เอ่ยนามในที่นี้ที่มีส่วนช่วยให้ปริญญาบัตรนี้สำเร็จ
ด้วยดี ทางคณะผู้จัดทำต้องขอขอบพระคุณไว้ ณ โอกาสนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

เรื่อง	หน้า
บทคัดย่อ	ก
ABSTRACT	ข
กิตติกรรมประกาศ	ค
สารบัญ	ง
สารบัญรูป	ช
สารบัญตาราง	ญ
บทที่ 1 บทนำ	1
1.1 ความสำคัญของโครงการ	1
1.2 โครงสร้างของโครงการ	1
1.3 วัตถุประสงค์	2
1.4 ขอบเขตของโครงการ	2
1.5 วิธีดำเนินงาน	2
1.6 ประโยชน์ที่คาดว่าจะได้รับจากโครงการ	2
1.7 โครงสร้างของปริญญานิพนธ์	3
บทที่ 2 แนวความรู้เกี่ยวกับโลหิต	4
2.1 แนวความรู้เกี่ยวกับโลหิต	4
2.1.1 หน้าที่และคุณสมบัติทางฟิสิกส์ของเม็ดเลือดแดง	4
2.1.2 โครงสร้างเยื่อหุ้มเซลล์เม็ดเลือดแดง	5
2.2 การรับบริจาคโลหิต	7
2.2.1 คุณสมบัติของผู้บริจาคโลหิต	7
2.2.2 การตรวจร่างกายก่อนบริจาคโลหิต	8
2.2.3 นำยากันเลือดแข็งตัวและปริมาณที่เจาะ	9
2.2.4 การถ่ายโลหิตอย่างปลอดภัย (Safe Blood Transfusion)	9
บทที่ 3 ทฤษฎี	10
3.1 คุณสมบัติของออปแอมป์	10
3.1.1 ลักษณะการทำงาน	11
3.1.2 คุณสมบัติและพารามิเตอร์บางชนิดของออปแอมป์	13
3.1.3 ผลของอุณหภูมิ	15
3.1.4 การชดเชยความถี่	15

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับภาควิชา ใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.5 อัตราสลัว (Slew Rate)	16
3.1.6 การตอบสนองต่อความถี่	16
3.1.7 ผลคูณของอัตราย้ายและแบนด์วิดท์	17
3.1.8 อัตราการลดสัญญาณชนิดคอมมอนโหมด (CMRR)	18
3.1.9 หน่วยเดซิเบล (dB)	19
3.1.10 ชนิดของออปแอมป์และภาชนะรูปแบบต่าง ๆ	19
3.2 Analog to Digital A/D	23
3.2.1 Basic conversion method	23
3.2.2 Counter type A/D	24
3.2.3 Tracking A/D	25
3.2.4 Integrating A/D	27
3.2.5 Successive Approximation A/D	31
3.2.6 Parallel (Flash) A/D	33
3.3 คุณสมบัติของ A/D converter	34
3.3.1 ชนิดของเอาต์พุต	34
3.3.2 ความละเอียด (Resolution)	34
3.3.3 ความแม่นยำ (Accuracy)	34
3.3.4 เวลาการแปลงผัน (Conversion Time)	35
3.3.5 รายละเอียดเฉพาะอื่น ๆ	35
3.4 โวลินอยด์	35
3.4.1 หลักการทำงานของโวลินอยด์	36
3.4.2 ขั้นตอนการเลือกใช้โวลินอยด์	37
3.4.3 ข้อเปรียบเทียบความแตกต่างระหว่างรีเลย์แบบกลไกกับ โวลิสเตตรีเลย์	38
3.5 เสตรนเจนท์	39
3.6 สถาปัตยกรรมไมโครคอนโทรลเลอร์ MCS-51	39
3.6.1 โครงสร้างของ MCS-51	39
3.6.2 การจัดขั้วลักษณะภายนอกของ MCS-51	40
3.6.3 หน่วยศูนย์กลางประมวลผลหรือซีพียู	41

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.6.4	โครงสร้างพอร์ตและการทำงาน	42
3.6.5	การเข้าถึงของหน่วยความจำภายนอก	43
3.6.6	ชุดคำสั่งของ MCS-51	43
3.7	การใช้งานตัวแสดงผลแบบ LCD	44
3.7.1	การเขียนคำสั่งและข้อมูลให้แก่โมดูล LCD	45
3.7.2	จังหวะการทำงานของ LCD โมดูล	46
3.8	วงจรที่นำไปใช้งาน	46
3.8.1	วงจรบริดจ์	46
3.8.2	วงจร Low Pass Filter	47
3.8.3	วงจร Inverting Amplifier	48
3.8.4	วงจร Noninverting Amplifier	49
3.8.5	วงจร Differential Amplifier	50
3.8.6	ส่วนแปลงสัญญาณอนาล็อกเป็นดิจิทัล	51
บทที่ 4	การออกแบบ	52
4.1	โครงสร้างเครื่องเขย่าถูรับบริจาคโลหิต	52
4.1.1	ถาดวางถูรับบริจาคโลหิต	52
4.1.2	ฐานรองถาด	53
4.1.3	ฝากล่อง	54
4.1.4	ตัวบีบสายยาง	54
4.2	อุปกรณ์ขับถาดวางถูรับบริจาคโลหิต	55
4.2.1	การเคลื่อนแนวเส้นตรง	55
4.2.2	การหาขนาดของมอเตอร์ไฟฟ้า	55
4.2.3	ภาคขับกระแสของมอเตอร์	56
4.3	อุปกรณ์ตรวจวัดน้ำหนักและปริมาณโลหิต	57
4.3.1	โหลดเซลล์	57
4.3.2	วงจรขยายสัญญาณจากโหลดเซลล์	58
4.4	ภาคควบคุมและแสดงผล	61
บทที่ 5	การทดสอบและผลการทดสอบ	63
5.1	ขั้นตอนการใช้งาน	63
5.2	การทดสอบ	63

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เรื่อง	หน้า
บทที่ 6 บทสรุป	66
6.1 สรุปและวิจารณ์ผลการดำเนินงาน	66
หนังสืออ้างอิง	67
ภาคผนวก ก. ส่วนของโปรแกรมควบคุมการทำงาน	68
ภาคผนวก ข. Data Sheet	77



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญญรูป

รูปที่ 2.1 การตอบสนองของเยื่อหุ้มเซลล์เมื่อดัดแปลงต่อแรงกระทำขนาดต่าง ๆ	หน้าที่ 7
รูปที่ 3.1 แสดงบล็อกไดอะแกรมของวงจรภายในภาคต่าง ๆ ของออปแอมป์	หน้าที่ 10
รูปที่ 3.4 ความสัมพันธ์ระหว่างขั้ว	หน้าที่ 12
รูปที่ 3.5 การตั้งค่าศูนย์ให้ออปแอมป์	หน้าที่ 14
รูปที่ 3.6 อัตราสลับวเทียบกัอินพุท	หน้าที่ 16
รูปที่ 3.7 อัตราขยายของออปแอมป์	หน้าที่ 17
รูปที่ 3.8 CMRR	หน้าที่ 18
รูปที่ 3.9 OPAMP แบบภาชนะโลหะ	หน้าที่ 21
รูปที่ 3.10 OPAMP DIP	หน้าที่ 22
รูปที่ 3.11 แสดงวิธีการพื้นฐานของ A/D	หน้าที่ 23
รูปที่ 3.12 แสดงทรานสเฟอร์ฟังก์ชันของคอมพารเตอรื	หน้าที่ 23
รูปที่ 3.13 บล็อกไดอะแกรมของ Counter type A/D	หน้าที่ 24
รูปที่ 3.14 Timing Diagram Counter type A/D	หน้าที่ 25
รูปที่ 3.15 บล็อกไดอะแกรมของวงจร Tracking Converter	หน้าที่ 26
รูปที่ 3.16 Timing Diagram	หน้าที่ 27
รูปที่ 3.17 Single Slope Converter	หน้าที่ 27
รูปที่ 3.18 วงจร Ramp voltage generator อย่างง่ายและลักษณะของเอาต์พุท	หน้าที่ 28
รูปที่ 3.19 บล็อกไดอะแกรมของ Dual Slope A/D	หน้าที่ 29
รูปที่ 3.20 การทำงานของ Dual Slope A/D	หน้าที่ 30
รูปที่ 3.21 บล็อกไดอะแกรมของ Successive Approximation A/D	หน้าที่ 31
รูปที่ 3.22 Timing Diagram ของ SAR	หน้าที่ 32
รูปที่ 3.23 บล็อกไดอะแกรมของ Flash A/D	หน้าที่ 33
รูปที่ 3.26 โครงสร้างพื้นฐานโซลินอยด์	หน้าที่ 36
รูปที่ 3.27 ทิศทางสนามแม่เหล็กที่เกิดขึ้นเมื่อมีกระแสไหลผ่านขดลวด	หน้าที่ 37
รูปที่ 3.28 การเพิ่มเหล็กอ่อนเข้ามาเพื่อเพิ่มความแข็งของสนามแม่เหล็ก	หน้าที่ 37
รูปที่ 3.29 ความสัมพันธ์ระหว่างแรงกับระยะช่วงชักของโซลินอยด์ไฟตรง 12 โวลท์	หน้าที่ 38
รูปที่ 3.31 แสดงการจัดขาตามลักษณะภายนอกของชิพ MCS-51	หน้าที่ 41
รูปที่ 3.32 LCD	หน้าที่ 44
รูปที่ 3.33 แสดงลักษณะวงจรบริดจ์	หน้าที่ 47
รูปที่ 3.34 วงจร Low Pass Filter	หน้าที่ 47

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่วกรณใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.35 Frequency Response	หน้าที่ 48
รูปที่ 4.1 ขนาดของถาดวางตุ้บรับรีจิกโลहित	หน้าที่ 53
รูปที่ 4.2 ขนาดของฐานรองถาด	หน้าที่ 53
รูปที่ 4.3 ขนาดของฝากล่อง	หน้าที่ 54
รูปที่ 4.4 ขนาดของตัวบีบสายยาง	หน้าที่ 54
รูปที่ 4.5 การเคลื่อนที่ของระบบขับเคลื่อนถาด	หน้าที่ 55
รูปที่ 4.6 วงจรขับของกระแสมอเตอร์	หน้าที่ 57
รูปที่ 4.7 การต่อใช้งานของโหลดเซลล์	หน้าที่ 58
รูปที่ 4.8 วงจรขยายสัญญาณและกรองความถี่ต่ำผ่าน	หน้าที่ 60
รูปที่ 4.9 วงจรภาคควบคุมและแสดงผล	หน้าที่ 62



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

ตารางที่ 3.1 OPAMP	หน้าที่ 20
ตารางที่ 3.2 แสดงไมโครโปรเซสเซอร์ตระกูล MCS-51 เบอร์ต่าง ๆ	หน้าที่ 40
ตารางที่ 5.1 ผลการทดสอบน้ำหนักขนาด 350 ml	หน้าที่ 64
ตารางที่ 5.2 ผลการทดสอบน้ำหนักขนาด 450 ml	หน้าที่ 65



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

1.1 ความสำคัญของโครงการ

ในสภาวะปัจจุบันประเทศไทยยังคงประสบปัญหาการขาดแคลนโลหิต ที่ต้องนำมาใช้กับผู้ป่วยเป็นจำนวนมาก ที่ประสบอุบัติเหตุหรือเจ็บป่วยจากโรคต่างๆที่จำเป็นต้องใช้โลหิต ในการรักษาพยาบาล ถึงแม้ว่าจะได้รับการช่วยเหลือจากหน่วยงานต่างๆ หรือประชาชนทั่วไปด้าน การบริจาคโลหิต แต่โลหิตที่ได้รับจากการบริจาคมักมีคุณภาพที่ไม่ดีตามต้องการ เป็นผลมาจาก การขาดแคลนเครื่องมือที่ช่วยในการรับบริจาคโลหิต เครื่องมือดังกล่าวจะช่วยให้โลหิตที่ได้รับจาก การบริจาคไม่เกิดการแข็งตัวจับกันเป็นชั้นๆ ผลที่ได้รับคือคุณภาพของเลือดที่ได้รับจากการบริจาค ดีขึ้น ซึ่งงานทางด้านจัดการจัดหาโลหิตนั้นจะต้องตระหนักถึงคุณภาพของโลหิตที่ได้รับจากการ บริจาคได้อย่างคุ้มค่าและเกิดประโยชน์สูงสุด ดังนั้นหากมีเครื่องมือหรืออุปกรณ์ที่ช่วยในการรับ บริจาคเลือดคือ เครื่องเขย่าเลือด จะทำให้เลือดที่ได้รับบริจาคมียุภาพดีขึ้น กลุ่มผู้จัดทำจึงได้ออก แบบและจัดทำเครื่องเขย่าเลือด เพื่อช่วยลดปัญหาทางด้านคุณภาพของเลือดที่ได้รับจากการบริจาค เพื่อให้คุณภาพของเลือดมีคุณภาพดีขึ้น ทำให้สามารถนำไปใช้ประโยชน์ได้มากขึ้นตาม

1.2 โครงสร้างของโครงการ

โครงสร้างของโครงการประกอบไปด้วยชุดควบคุมมอเตอร์ชุดซึ่งนำหนักและชุดแสดงผล

- ชุดควบคุมมอเตอร์ ใช้สเต็ปปีง มอเตอร์และควบคุมการทำงานของ DC มอเตอร์ด้วย MCS-51

- ชุดซึ่งนำหนัก การทำงานของชุดซึ่งนำหนักนั้นจะประกอบด้วย LOAD CELL มีภาคดิฟเฟอเรนเชียลแอมป์ เพื่อเปรียบเทียบแรงดันที่เปลี่ยนแปลง ต่อจากนั้นใช้วงจรกรองความถี่ต่ำผ่านช่วยในการลดสัญญาณรบกวน ก่อนที่จะนำสัญญาณที่ได้รับส่งต่อไปยังภาคขยายสัญญาณด้วยวงจรอินเวอร์ตติ้งแอมพลิไฟร์ ก่อนที่จะส่งสัญญาณที่ขยายแล้วไปยังชุดแสดงผลต้องสร้างวงจร A/D เพื่อแปลงสัญญาณอนาลอกที่ได้รับให้เป็นสัญญาณทางดิจิทัล แล้วส่งไปยังชุดแสดงผล

- ชุดแสดงผล ใช้ LCD แสดงผลและควบคุมการทำงานของ LCD ด้วย MCS-51 โดยสัญญาณที่ได้รับจะเป็นสัญญาณเป็นดิจิทัลซึ่งเกิดจากวงจร A/D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.3 วัตถุประสงค์

ศึกษาหลักการการทำงานของเครื่องชั่งน้ำหนักดิจิทัลและการประยุกต์ใช้งานอุปกรณ์ทรานสดิวเซอร์ LOAD CELL ให้สามารถใช้งานร่วมกับวงจรถออิเล็กทรอนิกส์ที่ได้ศึกษาในการเรียน เพื่อพัฒนาเป็นชุดชั่งน้ำหนักที่มีต้นทุนในการผลิตที่ต่ำ จากนั้นนำมาต่อร่วมกับ ชุดของสเต็ปปีงมอเตอร์ และชุดแสดงผลเมื่อเชื่อมต่อส่วนต่างๆเรียบร้อยแล้ว จึงนำชุดต่างๆมาประกอบลงในเครื่องเขย่าเกลือ สามารถทำให้เครื่องเขย่าเกลือทำงานได้

1.4 ขอบเขตของโครงการ

ดำเนินการสร้างเครื่องเขย่าเกลือ สามารถรับน้ำหนักเกลือได้ 0-500 กรัม โดยแสดงผลผ่านทาง LCD อุปกรณ์นี้มีสวิทซ์ให้เลือกฟังก์ชันในการแสดงผลค่าน้ำหนักของเกลือที่ได้รับ ควบคุมการทำงานทั้งหมดด้วย MCS-51 พร้อมทั้งทดลองใช้งานจริง

1.5 วิธีการดำเนินงาน

- 1) ศึกษาหลักการการทำงานของเครื่องเขย่าเกลือ
- 2) ศึกษาการใช้งานของ LOAD CELL
- 3) ศึกษาการใช้งานของ MCS-51
- 4) ออกแบบโครงสร้างของเครื่องเขย่าเกลือ
- 5) ประกอบชิ้นงานและวิเคราะห์ชิ้นงาน
- 6) ทดสอบการทำงานและปรับปรุงแก้ไข

1.6 ประโยชน์ที่คาดว่าจะได้รับจากโครงการ

- 1) เข้าใจหลักการการทำงานของไมโครคอนโทรลเลอร์
- 2) สามารถออกแบบวงจรการทำงานทางด้านอิเล็กทรอนิกส์
- 3) สามารถเขียนโปรแกรมเพื่อควบคุมการทำงานได้
- 4) ได้นำความรู้ที่ได้รับจากการศึกษานำมาประยุกต์ใช้งานจริง
- 5) ได้ผลิตเครื่องมือที่มีประโยชน์สามารถนำไปใช้งานได้
- 6) ได้วิเคราะห์ปัญหาต่างๆที่ได้รับจากการปฏิบัติงาน
- 7) ได้เครื่องเขย่าเกลือสำหรับการปฏิบัติงานทางด้านการรับบริจาคโลหิต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.7 โครงสร้างของปฏิญญาพันธ

ปฏิญญาพันธฉบับนี้ เป็นผลมาจากการศึกษาและทดลองตลอดภาคการศึกษา เพื่อออกแบบเครื่องเขย่าเลือด เนื้อหาภายในปฏิญญาพันธฉบับนี้ได้มีการแบ่งออกเป็นบทต่างๆ เพื่อความสะดวกต่อการศึกษาและทำความเข้าใจใน แต่ละบทประกอบด้วยเนื้อหาสำคัญดังนี้บทที่1 ได้กล่าวถึงที่มาของโครงการนี้ โครงสร้างของโครงการ วัตถุประสงค์และประโยชน์ที่คาดว่าจะได้รับจากโครงการ

บทที่2 ได้กล่าวถึงแนวความรู้เกี่ยวกับโลหิต

บทที่3 ได้กล่าวถึงทฤษฎีต่างๆทางด้านอิเล็กทรอนิกส์

บทที่4 ได้กล่าวถึง การออกแบบชิ้นงานและโปรแกรมควบคุมการทำงาน

บทที่5 ได้กล่าวถึง การทดลองและผลการทดลอง

บทที่6 ได้กล่าวถึง บทสรุปของการทำโครงการนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

แนวความรู้เกี่ยวกับโลหิต

2.1 แนวความรู้เกี่ยวกับโลหิต

น้ำเลือด หมายถึง ของเหลวในร่างกายที่อยู่ภายนอกเซลล์ มีหน้าที่ลำเลียงก๊าซออกซิเจน และสารอาหารไปเลี้ยงเซลล์ในเนื้อเยื่อต่างๆของร่างกายและลำเลียงของเสียออกจากเซลล์ ในเนื้อเยื่อออกมาจาก ตับ ม้าม ไต และต่อมเหงื่อบนผิวหนัง นอกจากนั้นยังลำเลียงก๊าซคาร์บอนไดออกไซด์จากเซลล์นั้นๆมายังปอดเพื่อคายออกนอกร่างกาย ส่วนประกอบของเลือดจะประกอบไปด้วย ส่วนใหญ่ๆ คือ น้ำเลือด (plasma) และเม็ดเลือด (corpuscle) ถูกว่าน้ำเลือด หมายถึง เป็นภาวะที่ใช้สำหรับบรรจุน้ำเลือด มีขนาดความจุ 300 มิลลิลิตร 350 มิลลิลิตร และ 450 มิลลิลิตร เลือดในร่างกายมนุษย์มีปริมาณ 4 – 5 ลิตร คิดเป็นน้ำหนักร้อยละ 7 ของน้ำหนักตัวประมาณครึ่งหนึ่ง โดยปริมาณของเลือดเป็นเม็ดเลือดแดงซึ่งมีจำนวนมากมาขมวลประมาณ 5.0 ล้านเซลล์ต่อปริมาตรเลือด 1 ลูกบาศก์มิลลิเมตร (cubic millimeter) หรือ 4 – 5 ล้านล้านเซลล์ (25x10 ยกกำลัง 12 เซลล์) น้ำเลือดมีความถ่วงจำเพาะ (specific gravity) ประมาณ 1.052 – 1.065 ในเลือดทั้งหมดในร่างกายคิดเป็นจำนวนหนึ่งในสามเซลล์ทั้งหมดของร่างกาย ดังนั้นเม็ดเลือดแดงทั้งหมดภายในร่างกายของคนเรานี้จึงถือได้ว่าเป็นอวัยวะชนิดหนึ่ง แต่อวัยวะชนิดนี้ผิดจากอวัยวะอื่นๆ คือ เป็นของเหลวมีการไหลเวียนอยู่ตลอดเวลาและมีการแพร่กระจายไปสู่อวัยวะอื่นๆอย่างทั่วถึงในช่วงเวลา 120 วัน เม็ดเลือดแดงไหลเวียนในร่างกายของคนเราเป็นระยะทางทั้งสิ้น 280 กิโลเมตร เม็ดเลือดแดงเป็นเซลล์ที่มีความจำเพาะไม่เหมือนเซลล์ในอวัยวะอื่นๆทั้งในลักษณะรูปร่าง คุณสมบัติตลอดจนหน้าที่ และวิธีการในการทำหน้าที่ ซึ่งควรแก่การเรียนรู้เพื่อเข้าใจกลไกกลไกในการเกิดโรคต่างๆทั้งโรคที่เกิดจากความผิดปกติของเม็ดเลือดแดงเองหรือโรคที่เกี่ยวข้องกับระบบการไหลเวียนของเลือด

2.1.1 หน้าที่และคุณสมบัติทางฟิสิกส์ของเม็ดเลือดแดง

เม็ดเลือดแดง มีหน้าที่นำพาออกซิเจนที่ได้จากปอดไปแจกจ่ายให้เซลล์และเนื้อเยื่อต่างๆทั่วร่างกายสารที่ทำหน้าที่จับและปล่อยออกซิเจน คือ ฮีโมโกลบิน เม็ดเลือดแดงเปรียบเสมือนถุงบรรจุฮีโมโกลบินนั่นเอง ถุงคือเยื่อหุ้มเซลล์เม็ดเลือดแดง (red cell membrane) การที่ฮีโมโกลบินต้องถูกบรรจุในเม็ดเลือดแดงนั้นเป็นการออกแบบทางธรรมชาติได้อย่างเหมาะสมยิ่งเพราะ

1) ฮีโมโกลบินมีโมเลกุลเล็กถ้าไม่ถูกบรรจุในถุงเยื่อหุ้มเซลล์เม็ดเลือดแดง เมื่อไหลเวียนในกระแสเลือดไปถึงใดก็จะหลุดรอดผ่านไตสูญเสียทางปัสสาวะและเป็นอันตรายต่อไป

2) ฮีโมโกลบินอยู่ในที่เปิดเผยในพลาสมาข้อมมีโอกาสทำให้เปลี่ยนแปลงได้ง่ายเพราะในพลาสมา มีสารหลายประเภทรวมทั้งเอนไซม์ที่พร้อมจะย่อยสลายโมเลกุลของฮีโมโกลบิน

เอกสารนี้เป็นทรัพย์สินทางปัญญาของโรงพยาบาลจุฬาลงกรณ์ สภากาชาดไทย และศูนย์วิจัยทางการแพทย์ของโรงพยาบาลจุฬาลงกรณ์
ไม่ว่าการณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3) เม็ดเลือดแดงมีเยื่อหุ้มเซลล์ที่มีคุณสมบัติพิเศษสุด มีความอ่อนตัวยืดหยุ่นได้ดีกว่ายางที่มีคุณภาพที่ดีที่สุดในโลก ดังนั้นเม็ดเลือดแดงจึงชอกซอนไปสู่เซลล์ทั่วร่างกายได้อย่างมีประสิทธิภาพ

4) เม็ดเลือดแดงสามารถยืดตัวเองได้ตามแรงไหลของเลือดอันเกิดจากการสูบฉีดของหัวใจ การยืดตัวเป็นรูปรีของเม็ดเลือดแดงในขณะที่ไหลเวียนในหลอดเลือด เป็นการช่วยลดความหนืดของเลือดลง เป็นการออกแบบทางธรรมชาติที่เหมาะสมอย่างยิ่งถ้าหากเอาฮีโมโกลบินละลายในเลือดเพื่อให้ได้ความเข้มข้นเพียงพอที่จะนำพาออกซิเจน จะต้องใช้ฮีโมโกลบินความเข้มข้นสูงมาก ซึ่งจะทำให้เลือดมีความหนืดสูงเกินไป

เมื่อปล่อยน้ำเลือดทิ้งไว้จะมีลักษณะเป็นก้อนนิ่ม (jellylike) ปะปนอยู่กับของเหลวสีเหลืองใสที่เรียกว่า เซรัม (serum) แต่ถ้าใส่น้ำยาป้องกันการแข็งตัวของน้ำเลือด (anticoagulant agent) พบว่าน้ำเลือดจะแบ่งออกเป็น 3 ชั้น คือชั้น

ล่างสุด (45%) เป็นพวกเซลล์เม็ดเลือดแดงอัดกันแน่น

เรียกว่า ฮีมาโตคริต (hematocrit) (hct)

ชั้นกลาง (1%) บัฟฟีโคท (buffy coat)

ชั้นบนสุดเป็นพลาสมา (plasma) (45%)

ฮีมาโตคริต (hematocrit) (hct) คือ ปริมาตรของเม็ดเลือดแดงที่อัดกันแน่นในผู้ชาย hct มีค่า 47% ในผู้หญิงมีค่า 42 %

บัฟฟีโคท (buffy coat) ประกอบด้วย บลูต เพลทลิต (blood platelets) และเซลล์เม็ดเลือดขาวชนิดต่างๆ

พลาสมา (plasma) มีลักษณะเป็นของเหลวสีเหลืองอ่อนมีฤทธิ์เป็นด่าง มีองค์ประกอบของโปรตีนที่เรียกว่า พลาสมาโปรตีน (plasma proteins) เป็นจำนวนมากที่สำคัญมี 3 ชนิด คือ อัลบูมิน (albumins) โกลบูลิน (globulins) และไฟบริโนเจน (fibrinogen) นอกนั้นเป็นพวกเกลือแร่ น้ำย่อย และฮอร์โมนชนิดต่างๆ

2.1.2 โครงสร้างเยื่อหุ้มเซลล์เม็ดเลือดแดง

เยื่อหุ้มเซลล์มีความยืดหยุ่นได้ ทำให้ความสามารถในการเปลี่ยนรูปร่างของเม็ดเลือดแดงมีคุณสมบัติยืดหยุ่นของเยื่อหุ้มเซลล์ เม็ดเลือดแดงนั้นอาศัยโครงร่างแหโปรตีนคริสโตสเคเลตล (cytoskeletal network) ของเยื่อหุ้มเซลล์เม็ดเลือดแดงที่เป็นปัจจัยสำคัญของคริสโตสเคเลตล คือ โครงสร้างที่เป็นโปรตีนอยู่ส่วนล่างของเยื่อหุ้มเซลล์เม็ดเลือดแดง (ด้านที่อยู่ติดกับโทพลาซิม) มีลักษณะเป็นร่างแหประสานตัวเป็นใยวางเรียงตัวอยู่ได้ชั้นฟอสโฟลิพิด โปรตีนในคริสโตสเคเลตลมีคุณสมบัติยืดตัวและหดตัวได้ ทำให้โครงร่างคริสโตสเคเลตลยืดตัวได้เมื่อเม็ดเลือดแดงถูกแรงกระทำและหดตัวกลับได้เมื่อแรงกระทำต่อเม็ดเลือดแดงนั้นหมดไป

ถ้า คริสโตสเคเลตล ลดความเป็นอิสระในการยึดหดตัว เช่น เกิดมีการเชื่อมไขว้ (cross linking) ของโปรตีนภายในคริสโตสเคเลตลทำให้คุณสมบัติการเปลี่ยนแปลงรูปร่างของเมมเบร็ดแดงไม่ดีหรือในทิศทางตรงกันข้าม ถ้าโปรตีนภายในคริสโตสเคเลตลจับตัวกันไม่แน่นพอ โครงสร้างคริสโตสเคเลตลก็มีโอกาสหลุดจากออกกันได้เมื่อมีแรงมากระทำต่อเมมเบร็ดแดงนั้นทำให้การหลุดออกจากชิ้นส่วนหรือชิ้นสะเก็ด (fragmentation) โครงสร้างคริสโตสเคเลตลของเยื่อหุ้มเซลล์เมมเบร็ดแดงจึงมีบทบาทสำคัญมากต่อการคงอยู่ของเมมเบร็ดแดง

ในสภาวะธรรมชาติเมื่อมีแรงกระทำต่อเมมเบร็ดแดงจะมีการตอบสนองต่อแรงกระทำดังต่อไปนี้ เยื่อหุ้มเซลล์เมมเบร็ดแดงจะเป็นตัวรับแรงกระทำนั้นก่อน หากแรงกระทำนั้นไม่มากนัก เยื่อหุ้มเซลล์เมมเบร็ดแดงนั้นจะสามารถต้านแรงนั้นได้โดยเยื่อหุ้มเซลล์นั้นจะทำหน้าที่เสมือนของแข็งถ้าเพิ่มแรงกระทำนั้นมากขึ้นจนถึงจุดที่เยื่อหุ้มเซลล์เมมเบร็ดแดงไม่สามารถคงสภาพความเป็นของแข็งได้ เยื่อหุ้มเซลล์นั้นจะยืดออกตามแรงกระทำนั้น (elastic deformation) แต่เยื่อหุ้มเซลล์เมมเบร็ดแดงนั้นยังคงคุณสมบัติที่จะหดตัวกลับคืนสู่สภาพเดิมได้เมื่อแรงกระทำนั้นหมดไป เมื่อเพิ่มแรงกระทำให้รุนแรงมากขึ้นไปอีก เยื่อหุ้มเซลล์เมมเบร็ดแดงจะยืดออกตามแรงกระทำได้โดยที่ไม่สามารถคืนสู่สภาวะเดิมได้ แม้แรงนั้นหมดไปแล้วก็ตามเซลล์มีการเสียคุณสมบัติการยึดหดตัว (elastic deformation) กลายเป็นพลาสติกดีฟอร์เมชัน (plastic deformation) ที่ไม่สามารถคืนกลับสู่สภาพเดิมได้ทำให้รูปร่างเซลล์เปลี่ยนแปลงได้หรืออาจทำให้เกิดการแตกของเมมเบร็ดแดง (fragmentation) ได้คุณสมบัติของเยื่อหุ้มเซลล์นั้นขึ้นอยู่กับส่วนประกอบและการเชื่อมโยงระหว่างส่วนประกอบของเยื่อหุ้มเซลล์เมมเบร็ดแดงโดยเฉพาะอย่างยิ่งส่วนของคริสโตสเคเลตล ซึ่งเป็นตาข่ายรองรับได้ชั้น ฟอสโฟลิปิดไบเลเยอร์ (phospholipid bilayer) หากมีความผิดปกติที่ทำให้โครงสร้าง คริสโตสเคเลตล ไม่แข็งแรงพอทำให้เมมเบร็ดแดงนั้นแตกเป็นชิ้นได้ง่าย เช่น เมมเบร็ดแดงปกติจะเกิดการแตกเป็นชิ้นเมื่อมีแรงมากระทำ $4.1 \times 10^{-1} \text{ dyne / cm}$

เมมเบร็ดแดงทำตัวเสมือนของแข็ง

แรงกระทำอ่อน



เมมเบร็ดแดงเกิด Elastic deformation

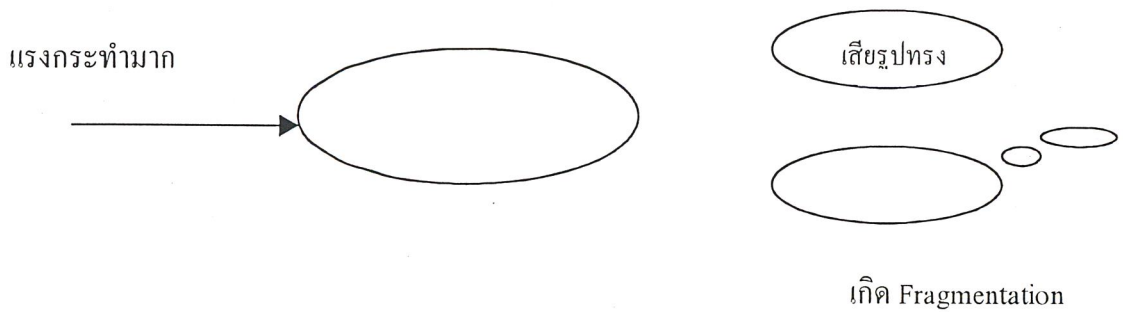
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

แรงกระทำปานกลาง



กลับคืนสู่ปกติ

เม็ดเลือดแดงเกิดจาก Plastic deformation



รูปที่ 2.1 การตอบสนองของเยื่อหุ้มเซลล์เม็ดเลือดแดงต่อแรงกระทำขนาดต่างๆ

การตอบสนองของเยื่อหุ้มเซลล์เม็ดเลือดแดงต่อแรงกระทำขนาดต่างๆตั้งแต่แรงน้อยที่เม็ดเลือดแดงต้านทานได้ ปานกลางที่เม็ดเลือดแดงยืดตาม (แต่หดกลับได้) จนกระทั่งมากจนทำให้เม็ดเลือดแดงยืดแบบชนิดไม่หดกลับหรือแตกเป็นชิ้น Fragmentation

2.2 การรับบริจาคโลหิต

การบริจาคโลหิตอาจทำได้ 2 แบบ คือ รับบริจาคในสถานที่และส่งหน่วยเคลื่อนที่ออกนอกสถานที่ สำหรับชนิดแรกทำได้ทั่วไปในคลังเลือดทุกแห่งที่มีอุปกรณ์อยู่พร้อมแล้ว ได้แก่สถานที่ที่แรกรับผู้บริจาคเพื่อตรวจสอบประวัติการเจ็บป่วย ซึ่งนำหน้ากวดความดันโลหิตและตรวจความเข้มข้นของฮีโมโกลบิน ห้องเจาะเลือดและห้องพักหลังเจาะเลือดรวมทั้งมีผู้เจาะเลือดที่มีความชำนาญและมีแพทย์ประจำคลังเลือด ส่วนการบริจาคนอกสถานที่ต้องมีปัจจัยที่สำคัญ คือ รถ และบุคลากรอีกชุดหนึ่งสำหรับออกปฏิบัติการณ์ในหน่วยเคลื่อนที่ เต็มสนามและอุปกรณ์อื่นๆ เช่นเดียวกับการบริจาคในสถานที่

2.2.1 คุณสมบัติของผู้บริจาคโลหิต

- 1) อายุระหว่าง 17 - 60 ปี
- 2) ผู้ที่เคยบริจาคโลหิตแล้วควรเว้นระยะอย่างน้อย 8 สัปดาห์ ในเวลา 1 ปี ไม่ควรเกิน 5 ครั้ง นอกจากบริจาคเลือดจำนวนน้อยหรือบริจาคส่วนอื่นของโลหิต เช่น พลาสมา หรือเกล็ดเลือด อาจบริจาคได้มากกว่านี้
- 3) ผู้ที่มีประวัติเป็นโรคตับอักเสบจากเชื้อไวรัสเอดส์หรือโรคติดต่อ
- 4) ผู้ที่นำส่งสัอย่างมากกว่าเลือดนั้นทำให้เกิดตับอักเสบในผู้รับบริจาคโลหิต
- 5) ผู้ที่เคยได้รับการให้โลหิตหรือส่วนของโลหิตที่อาจมีเชื้อตับอักเสบปนอยู่มาให้บริจาค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

6 เดือน

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 6) ผู้ที่เคยสักลายภายใน 6 เดือน ในจังหวัดบึงกาฬ
- 7) ผู้ที่รับการผ่าตัดใหญ่และหลังคลอดหรือแท้งจังหวัดบึงกาฬ 6 เดือน
- 8) ผู้ที่เคยเป็นมาลาเรียมาแล้ว จังหวัดบึงกาฬ 3 ปีหลังหยุดยาและไม่เคยมีอาการสำหรับ เอนดีมิกแอเรีย (endemic area)
- 9) ผู้ที่มีประวัติเป็นซิฟิลิสและโรคที่สามารถติดเชื้อทางโลหิตในจังหวัดบึงกาฬ
- 10) ผู้ที่เคยเป็นโรคเรื้อรังต่างๆ เช่น วัณโรค โรคไต ลมชัก โรคตับและโรคมะเร็ง ในจังหวัดบึงกาฬ สำหรับคนที่เป็นเบาหวานที่ต้องควบคุมน้ำตาลในโลหิตด้วยยาฉีด ควรให้แพทย์ พิจารณาเป็นรายๆไป ส่วนรายที่ควบคุมด้วยยาชนิดรับประทานและไม่มีโรคแทรกซ้อนเกี่ยวกับเส้นโลหิตให้บริจาคน้ำได้
- 11) ผู้ที่เป็นโรคผิวหนังที่แขนบริเวณที่เจาะ จังหวัดบึงกาฬจนกว่าจะหาย โรคผิวหนังอื่นๆควรได้รับการวินิจฉัย
- 12) ผู้ที่ได้รับผ่าตัดเกี่ยวกับฟันหรือถอนฟัน จังหวัดบึงกาฬอย่างน้อย 72 ชั่วโมง
- 13) ผู้ที่มีเลือดออกง่ายผิดปกติ จังหวัดบึงกาฬ
- 14) ผู้ที่เป็นโรคภูมิแพ้ทุกชนิดควรงดบริจาคน้ำอย่างน้อย 72 ชั่วโมง
- 15) ผู้ที่ได้รับการฉีดวัคซีนโรคหัด (rubella) คางทูม โปริโอ (ชนิดให้ทางปาก) พิษสุนัขบ้า และผลิตภัณฑ์จากเซลล์สัตว์ ในจังหวัดบึงกาฬ 2 สัปดาห์หลังจากได้รับวัคซีนครั้งสุดท้าย สำหรับวัคซีนครั้งสุดท้าย สำหรับวัคซีนโรคหัดเยอรมัน (rubella) ในจังหวัดบึงกาฬ 4 สัปดาห์หลังจากการฉีดครั้งสุดท้าย ผู้ที่ปลูกฝีในจังหวัดบึงกาฬจนกว่าแผลตกสะเก็ดหรืองดบริจาคน้ำ 2 สัปดาห์ หลังจากมีภูมิ (immune reaction) ผู้ที่ได้รับการฉีด ฮีแพททิติส อิมมูน กลอบูลิน (hepatitis immune globulin) ควรงดบริจาคน้ำอย่างน้อย 12 เดือน
- 16) ผู้ที่น้ำหนักลดเกิน 15 กิโลกรัม โดยไม่ทราบสาเหตุในระยะสั้นจังหวัดบึงกาฬ
- 17) ไม่ต้องอดอาหารก่อนบริจาคน้ำ แต่ควรงดอาหารไขมันมาก 3 – 4 กิโลกรัมก่อนบริจาคน้ำ การให้เครื่องดื่ม เช่น น้ำส้มก่อนบริจาคน้ำ ช่วยป้องกันไม่ให้ผู้บริจาคน้ำเกิดเป็นลมได้ง่าย

2.2.2 การตรวจร่างกายก่อนบริจาคน้ำโลหิต

- 1) สุขภาพทั่วไปดี
- 2) น้ำหนักไม่ต่ำกว่า 48 กิโลกรัม
- 3) อุณหภูมิร่างกายไม่เกิน 37.5 องศา
- 4) ความดันโลหิต

- Systolic (บน) 100 – 80 mm Hg

- Diastolic (ล่าง) 60 – 100 mm HG

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น ยกเว้นหากมีเหตุเปลี่ยนแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 5) ชีพจรสม่ำเสมอระหว่าง 50 – 100 ครั้งต่อนาที

6) ฮีโมโกลบิน (hemoglobin) (HB) และฮีมาโทคริต (hematocrit)

- ผู้หญิง HB ไม่ต่ำกว่า 12.5 g/dl (125/g/l) หรือ Hct ไม่ต่ำกว่า 36%
- ผู้ชาย HB ไม่ต่ำกว่า 13.5 g/dl (135/g/l) หรือ Hct ไม่ต่ำกว่า 38%

2.2.3 น้ำยาคั่นเลือดแข็งตัวและปริมาณที่เจาะ

น้ำยาคั่นเลือดแข็งตัวที่ใช้จะต้องปราศจากเชื้อไพโรเจน ซึ่งน้ำยาคั่นเลือดแข็งตัวมีอยู่ด้วยกัน ดังนี้

- ACD (Acid citrate dextrose)
- CPD (Citrate phosphate dextrose)
- CPDA – 1 (Citrate phosphate dextrose adenine)
- CPD – Adsol หรือ CPD – AS

สูตรของน้ำยาคั่นเลือดแข็งตัว ACD, CPD, CPD-Adsol น้ำยา ACD (U.S.P.)

	Solution A	Solution B
Citric Acid (anhydrous)	7.3 g	4.4g
Sodium Citric (dehydrate)	22.0g	13.2g
Dextrose (monohydrate)	24.5g	14.7g
Water for injection to	1,000 ml	1,000 ml

ขนาดที่ใช้งาน

Solution A 15 ml ต่อโลหิต 100ml

Solution B 25 ml ต่อโลหิต 100ml

2.2.4 การถ่ายโลหิตอย่างปลอดภัย (Safe blood transfusion)

1) การจัดหาผู้บริจาคโลหิตที่มีความปลอดภัยไม่มีประวัติการเจ็บป่วยหรือมีพฤติกรรมเสี่ยงต่อ การติดเชื้อซึ่งถ่ายทอดทางโลหิตได้

2) การทำอโตโลกลอม ทรานฟีวส์ชั่น (Autologous transfusion) เป็นวิธีการถ่ายโลหิต ที่มีความปลอดภัยมากขึ้น

3) การใช้ฟาร์มาโคโลจิก เอเจนท์ (Pharmacologic agents) ในการรักษาโรคที่มีความผิดปกติของ

ปกติของ ฮีโมสตาซิส (Homeostasis) และอานีเมีย (Anemia)

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษายเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
4) การใช้โลหิตที่มีข้อบ่งชี้ชัดเจนจะเป็นการช่วยให้การถ่ายโลหิตที่มีความปลอดภัยมากขึ้น
ไม่ทราบกรณีใดๆ พงษ์สัน อภิพงษ์ ห้าหมื่นเห็ดตแบบลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีให้นำไปใช้

บทที่ 3

ทฤษฎี

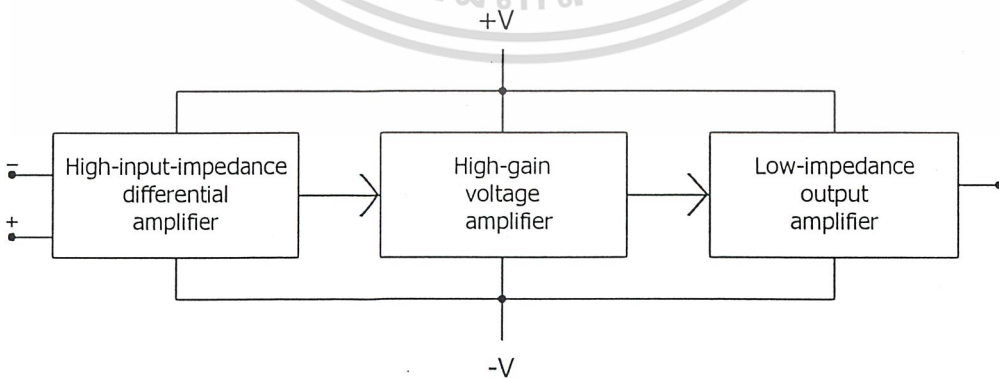
3.1 คุณสมบัติของออปแอมป์

ออปแอมป์ คือ อุปกรณ์ชนิดหนึ่งซึ่งถูกออกแบบมาให้สามารถทำงานได้หลายรูปแบบ และยังเน้นความสะดวกในการนำไปใช้งานอีกด้วย โดยสามารถประกอบเป็นวงจรได้โดยการต่อร่วมกับอุปกรณ์ภายนอกเพียงไม่กี่ตัวเท่านั้น ในอดีตออปแอมป์จะประกอบขึ้นจากอุปกรณ์หลายตัวที่ถูกนำมาบรรจุไว้ในภาชนะชิ้นเดียวกัน ซึ่งนอกจากจะทำให้ออปแอมป์มีขนาดใหญ่แล้ว ยังอาจมีประสิทธิภาพค่อนข้างต่ำด้วย แต่ปัจจุบันเราสามารถซื้อออปแอมป์ในรูปแบบของวงจรรวม (IC) ได้ตามท้องตลาด และจากคุณสมบัติ IC ออปแอมป์ที่ได้พัฒนาขึ้นทำให้อุปกรณ์ชนิดนี้เป็นที่รู้จักกันอย่างแพร่หลาย

โดยทั่วไปแล้ว เราสามารถกล่าวได้ว่า ไอซีออปแอมป์คือ อุปกรณ์โซลิดสเตต (SOLIDSTATE) ชนิดหนึ่ง ซึ่งสามารถตรวจวัดระดับสัญญาณไฟตรง และไฟสลับได้ และยังสามารถนำไปใช้ขยายสัญญาณได้อีกด้วย ไอซีออปแอมป์พื้นฐานจะต้องประกอบด้วยวงจรภายในภาคต่าง ๆ ดังนี้ คือ :

- 1.ดิฟเฟอเรนเชียลแอมป์ หรือ วงจรขยายผลต่าง (DIFFERENTIAL AMPLIFIER) ที่มีอินพุตอิมพีแดนซ์สูงมาก
- 2.วงจรขยายแรงดันซึ่งมีอัตราสูงมาก
- 3.วงจรขยายภาคเอาต์พุตที่มี เอาต์พุตอิมพีแดนซ์ต่ำมาก

รูป 3.1 แสดงบล็อกไดอะแกรมของวงจรภายในภาคต่าง ๆ ของออปแอมป์ดังกล่าว และจากรูปจะสังเกตเห็นว่า แรงดันไฟตรงที่จ่ายให้แก่ออปแอมป์มักประกอบด้วยไฟบวกและลบ เพื่อให้เอาต์พุตสามารถสวิงได้ทั้งซีกบวกและลบเทียบกับกราวด์



รูป 3.1 แสดงบล็อกไดอะแกรมของวงจรภายในภาคต่าง ๆ ของออปแอมป์

จากคุณสมบัติของออปแอมป์ที่กล่าวมา ทำให้เราสามารถสรุปคุณสมบัติที่สำคัญบางประการของออปแอมป์ในอุดมคติ ดังนี้

1) เนื่องจากอินพุทอิมพีแดนซ์ของออปแอมป์มีค่าสูงเป็นอนันต์ กระแสเข้าที่อินพุทจะต่ำจนเกือบเท่าศูนย์ หรืออีกนัยหนึ่ง ไม่มีกระแสอินพุทเข้าสู่ออปแอมป์เลย

2) อัตราขยายขณะเปิดลูป A (ขณะที่ยังไม่มีการป้อนกลับ) จะมีค่าสูงมาก ซึ่งหมายความว่า แรงดันระหว่างขั้วอินพุทควรมีค่าใกล้ศูนย์ (เนื่องจาก $\frac{V_{out}}{A} = V_{in}$)

3) เอาท์พุทอิมพีแดนซ์มีค่าต่ำมากจนไม่ทำตัวเป็นโหลดต่อภาคเอาท์พุทของวงจรขยายขั้วสำหรับแหล่งจ่ายไฟ 2 ขั้ว ขั้วเอาท์พุท 1 ขั้ว และขั้วสำหรับปรับออฟเซต หรือการชดเชยความถี่อีก 2 ขั้ว

ขั้วอินพุททั้งสองของออปแอมป์มีลักษณะต่างกันดังนี้ คือ สำหรับขั้วลบ เมื่อป้อนไฟตรงหรือไฟสลับเข้าไป ในขณะที่ขั้วบวกต่อกับจุดอ้างอิงจุดหนึ่ง สัญญาณที่ออกมาที่เอาท์พุทจะกลับเฟสกับอินพุท 180° ส่วนการป้อนสัญญาณที่ขั้วบวก เอาท์พุทจะมีเฟสตรงกับอินพุท ดังนั้นจึงกล่าวได้ว่าเครื่องหมายที่อินพุทคือ การแสดงเฟสของเอาท์พุทเทียบกับอินพุท ส่วนขั้วสำหรับปรับออฟเซตหรือชดเชยความถี่นั้นโดยมากมักจะ ไม่ถูกแสดงในวงจรทั่วไป

ในการนำออปแอมป์ไปใช้งานจริงนั้น เราอาจไม่จำเป็นต้องศึกษาให้ลึกซึ่งถึงวงจรภายใน แต่อย่างไรก็ตาม ออปแอมป์เบอร์ 741 ซึ่งผู้สนใจสามารถศึกษารายละเอียดเพิ่มเติมจากสเปคหรือรายละเอียดของผู้ผลิต ไอซีออปแอมป์จะประกอบด้วยทรานซิสเตอร์หลายตัว และมีตัวเก็บประจุน้อยมาก โดยมีเหตุผลที่ว่า ตัวเก็บประจุจะกินเนื้อที่ค่อนข้างมาก และยังคงไม่ให้สัญญาณไฟตรงผ่านได้อีกด้วย แต่ตัวเก็บประจุ $30\mu F$ ที่ต่อไว้ในวงจรนั้น มีหน้าที่ในการช่วยชดเชยความถี่เท่านั้น ซึ่งเราจะได้ศึกษาในบทต่อไป

สามารถแยกวงจรออกเป็น 3 ภาคได้เช่นกัน โดยมีทรานซิสเตอร์ Q_1 และ Q_2 ทำหน้าที่เป็นดิฟเฟอเรนเชียลแอมป์ ทรานซิสเตอร์ Q_{16} Q_{17} ซึ่งถูกต่อแบบคาร์ลิงตันทำหน้าที่เป็นวงจรขยายแรงดันที่มีอัตราขยายสูงมาก ส่วนภาคเอาท์พุทจะประกอบด้วย Q_{14} และ Q_{20} ทรานซิสเตอร์ Q_{15} นั้นมีไว้สำหรับจำกัดกระแสและป้องกันออปแอมป์เสียหาย เมื่อเอาท์พุทถูกลัดวงจร ส่วนอุปกรณ์ตัวอื่น ๆ จะมีหน้าที่ในการจัดไบอัส และช่วยในการขยายสัญญาณสำหรับออปแอมป์

3.1.1 ลักษณะการทำงาน

ออปแอมป์ในอุดมคติจะมีอัตราขยายเป็นอนันต์ แต่ในทางปฏิบัติ อัตราขยายอาจมีค่าสูงสุดเพียง 10,000 หรือ 1,000,000 เท่านั้น ซึ่งเรียกว่า อัตราขยายขณะเปิดลูป (A_V) ดังรูป 1.4 a ในขณะที่เกิดความแตกต่างของแรงดันเพียงเล็กน้อยระหว่างขั้วอินพุททั้งสอง เอาท์พุทจะสามารถให้เอาต์พุตสัญญาณสูงขึ้นหลายเท่า (ตามค่าอัตราขยายที่ A_V) หากแต่จะถูกจำกัดด้วยขนาดของแหล่งจ่ายไฟไม่เลี้ยงที่เราป้อนให้แก่ออปแอมป์ด้วย แต่ถึงเช่นนั้นก็คือ เอาท์พุทก็จะไม่สามารถมีค่าสูงสุดเท่ากับแรงที่ใช้

ค้นจากแหล่งจ่ายไฟเลี้ยงได้จริง ทั้งนี้เกิดจากแรงดันที่ตกคร่อม Q_{14} , R_9 , หรือ R_{10} , Q_{20} ในรูป 1.3 ทำให้แรงดันเอาต์พุตสูงสุดอาจมีค่าประมาณ 90 % ของแรงดันจากแหล่งจ่ายไฟเลี้ยงเท่านั้น

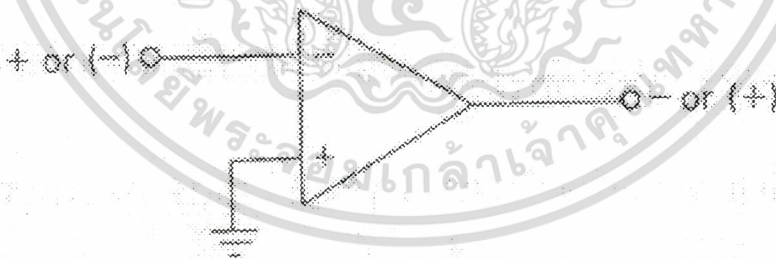
จากคุณสมบัติข้างต้น เราสามารถนำออปแอมป์ในขณะที่เปิดลูไปใช้งานเป็นคอมพาราเตอร์ (COMPARATOR) หรือวงจรเปรียบเทียบแรงดันได้ โดยเอาต์พุตจะเปลี่ยนทันทีเมื่อมีความแตกต่างของแรงดันเกิดขึ้นระหว่างขั้วอินพุตของออปแอมป์

แต่ทว่า การทำงานของออปแอมป์ยังไม่สิ้นสุดเพียงเท่านั้น นอกจากนี้ จะพบว่าการใช้ ออปแอมป์ในลักษณะของลูปิด (มีการป้อนกลับ) จะทำให้ออปแอมป์มีประโยชน์สูงมากขึ้น ดังรูป 1.4 b การป้อนกลับในรูปแบบใช้ตัวต้าน R_f เพียงตัวเดียว ซึ่งมีผลให้วงจรมีเสถียรภาพสูงขึ้น และมีสัญญาณรบกวนน้อยลง ในขณะที่เดียวกันอัตราขยายแรงดันจะ “ลดลง” ด้วย

วงจรในรูปแสดงการใช้ ออปแอมป์โดยมีการป้อนสัญญาณเอาต์พุตกลับมายังอินพุต นอกจากนี้ยังสามารถควบคุมอัตราขยายแรงดัน (ในขณะที่ปิดลู) ได้โดยอาศัยตัวต้านทาน 2 ตัวเท่านั้น ทำให้อัตราขยายแรงดัน A_v มีค่าดังสมการ :

$$A_v = -\frac{R_f}{R_i}$$

โดยที่เครื่องหมายแสดงถึงการกลับเฟสของเอาต์พุตเทียบกับอินพุต ส่วนวงจร แสดงการป้อนกลับในกรณีนี้ $A_v = 1$ คุณสมบัติที่ได้กล่าวมาทั้งหมดนี้ คือ คุณสมบัติทั่วไปของ ออปแอมป์ที่จะนำไปใช้ในบทต่อ ๆ ไป และนอกจากนี้ คุณสมบัติอีกประการที่ควรศึกษาคือ เรื่องความถี่พีดของขั้วต่าง ๆ ระหว่างอินพุตและเอาต์พุตของออปแอมป์ ซึ่งสรุปไว้แล้วในรูป 3.4



รูป 3.4 ความถี่พีดระหว่างขั้ว

1. ถ้าขั้ว - มีศักดาเป็นบวกสูงกว่าขั้ว + , เอาต์พุตเป็น -
2. ถ้าขั้ว - มีศักดาเป็นบวกต่ำกว่าขั้ว + , เอาต์พุตเป็น +

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.2 คุณสมบัติและพารามิเตอร์บางชนิดของออปแอมป์

1. อินพุทอิมพีแดนซ์

ในทางอุดมคติควรมีค่าเท่ากับค่าอนันต์ แต่ในความเป็นจริงอินพุทอิมพีแดนซ์จะมีค่าประมาณ 1 เมกกะโอห์ม (1×10^6 โอห์ม) ค่าอินพุทอิมพีแดนซ์นี้ยังมีค่ามากขึ้นเท่าใด ออปแอมป์ตัวนั้นก็ทำงานได้ดียิ่งขึ้น นอกจากนี้เมื่อนำออปแอมป์ไปใช้งานในย่านความถี่สูง ควรระวังผลจากอินพุทคาปาซิแตนซ์ของวงจรด้วย ซึ่งมักมีค่าประมาณ 2 พิโคฟารัด (2×10^{-12} ฟารัด) เมื่อขั้วอินพุทขั้วหนึ่งต่อกับกราวด์

2. เอาท์พุทอิมพีแดนซ์

ดังที่ได้กล่าวมาแล้วว่า ออปแอมป์ในอุดมคติจะมีเอาท์พุทอิมพีแดนซ์เป็นศูนย์ แต่ในความเป็นจริง ค่านี้อาจมีได้ตั้งแต่ 25 ถึงหลายพันโอห์มขึ้นไป แต่อย่างไรก็ตามเรามักสมมุติให้เอาท์ อิมพีแดนซ์ในวงจรมีค่าเป็นศูนย์ เพื่อง่ายต่อการคำนวณและวิเคราะห์

จากคุณสมบัติของออปแอมป์ที่มีอินพุทอิมพีแดนซ์สูง และมีเอาท์พุทอิมพีแดนซ์ต่ำ ออปแอมป์จึงเปรียบเสมือนเป็นอุปกรณ์ซึ่งมีคุณสมบัติเป็นอิมพีแดนซ์แมทซ์ (IMPEDANCE MATCHING) ที่ดีตัวหนึ่ง

3. กระแสไบอัสด้านอินพุท

เนื่องจากอินพุทอิมพีแดนซ์ของออปแอมป์ไม่เป็นอนันต์ ดังนั้น จึงมีกระแสค่าน้อย ๆ (มีหน่วยเป็น นาโน (10^{-9}) ถึง ไมโคร (10^{-6}) แอมแปร์) ไหลผ่านขั้วอินพุททั้งสอง ซึ่งค่าเฉลี่ยของกระแสดังกล่าวถูกเรียกว่าเป็น “กระแสไบอัสด้านอินพุท” กระแสจะก่อให้เกิดความไม่สมดุลในวงจรภายใน ซึ่งจะเป็นผลกระทบต่อกาเอาท์พุทด้วย ดังนั้น กระแสนี้ควรถูกกำจัดให้มีค่าต่ำสุด (อาจทำได้โดยการใช้ออปแอมป์ที่มีอินพุทเป็น FET)

4. แรงดันออฟเซต (OFFSET) ที่เอาท์พุท

แรงดันออฟเซตที่เอาท์พุทเกิดขึ้นจากกระแสไบอัสด้านอินพุท ซึ่งในทางอุดมคติ เมื่อแรงดันอินพุทระหว่างขั้วทั้งสองมีค่าเท่ากัน แรงดันที่เอาท์พุทควรเป็นศูนย์ แต่โดยทั่วไปมักไม่เป็นเช่นนั้น คือ มักมีแรงค่านึงปรากฏที่เอาท์พุทขณะที่อินพุทเป็นศูนย์ ซึ่งเราสามารถแก้ไขได้โดย การป้อนแรงดัน หรือ กระแสออฟเซตที่อินพุท แล้วปรับจนได้ $v_{out} = 0$ โวลท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

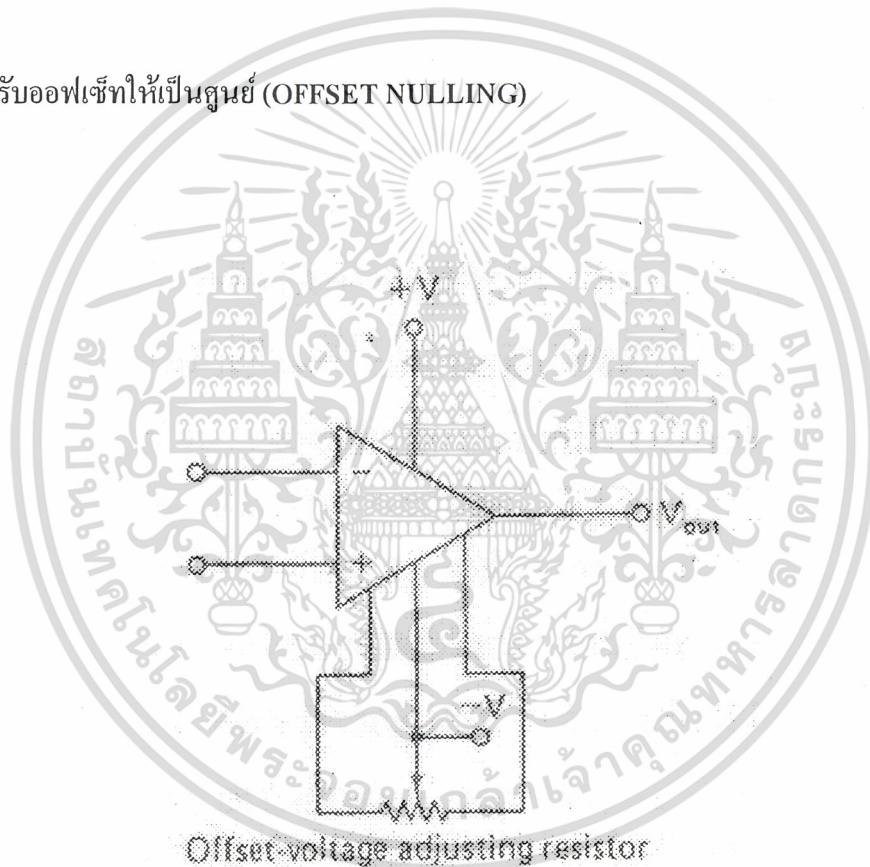
5. กระแสออฟเซ็ทที่อินพุท

ในการปรับแรงดันที่ออฟเซ็ทที่เอาต์พุทให้มีค่าเป็นศูนย์ กระแสอินพุททั้งสองขั้วควรมีค่าเท่ากัน แต่ในทางปฏิบัติจะพบว่า เราต้องจ่ายกระแสให้แก่อินพุทขั้วหนึ่งมากกว่าอีกขั้วหนึ่งเสมอ เพื่อให้แรงดันเอาต์พุทมีค่าเป็นศูนย์ ซึ่งกระแสออฟเซ็ทนี้อาจมีค่าประมาณ 20 มิลลิแอมป์

6. แรงดันออฟเซ็ทที่อินพุท

ในอุดมคติ แรงดันเอาต์พุทจะเท่ากับศูนย์ก็ต่อเมื่อแรงดันระหว่างขั้วอินพุทมีค่าเป็นศูนย์เช่นกัน แต่ในทางปฏิบัติความไม่สมดุลภายในวงจรมักทำให้เราต้องป้อนแรงดันค่าหนึ่งแก่อินพุทใด ๆ เสมอ เพื่อให้แรงดันเอาต์พุทเป็นศูนย์

7. การปรับออฟเซ็ทให้เป็นศูนย์ (OFFSET NULLING)



รูป 3.5 การตั้งค่าศูนย์ให้ออปแอมป์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการปรับแรงดันเอาต์พุตให้เป็นศูนย์ หรือ การปรับแรงดันออฟเซ็ทที่อินพุตให้เป็นศูนย์ นั้น เราอาจใช้ขั้ว OFFSET NULLING ที่ผู้ผลิตได้เตรียมไว้ให้แล้ว โดยให้ศึกษาข้อมูลรายละเอียดของออปแอมป์เบอร์นั้น ๆ รูป 1.6 แสดงวงจรที่ใช้ในการตั้งค่าศูนย์ให้แก่ออปแอมป์ โดยมีขั้นตอนดังนี้

- 1) ตรวจสอบวงจรให้เรียบร้อยและเช็คอุปกรณ์ที่ต้องนำมาต่อ
- 2) ลดระดับสัญญาณอินพุตจนเหลือศูนย์ ถ้ามีตัวต้านทานต่ออนุกรมกับอินพุตอยู่ให้ตรวจสอบดังนี้
 - ถ้าตัวต้านทานนั้นมีค่าสูงกว่าอิมพีแดนซ์ของแหล่งกำเนิดสัญญาณอินพุตตั้งแต่ 1 % ขึ้นไป ปลดตัวต้านทานไว้เช่นเดิม
 - หากตัวต้านทานดังกล่าวมีค่าน้อยกว่าหรือเท่ากับให้นำแหล่งกำเนิดสัญญาณอินพุตนั้นออก แล้วต่อตัวต้านทานที่มีขนาดเท่ากับอินพุตอิมพีแดนซ์ของแหล่งกำเนิดอินพุตเข้าแทน
 - ต่อโหนดเข้ายังขั้วเอาต์พุต
 - ป้อนไฟตรงให้วงจร
 - วัดแรงดันที่เอาต์พุตด้วย โวลท์มิเตอร์ หรือ ออสซิลโลสโคป (แรงดันเอาต์พุตอาจมีค่าต่ำเพียงไม่กี่มิลลิโวลต์ ดังนั้น ควรใช้อุปกรณ์สำหรับวัดที่เหมาะสม)
 - ปรับตัวต้านทานจนปรับค่าได้จน *out* มีค่าเป็นศูนย์
- ถอดอุปกรณ์ที่เพิ่มเข้าไป แล้วต่อวงจรดังเดิม แต่ห้ามแตะต้องตัวต้านทานปรับค่าได้

3.1.3 ผลของอุณหภูมิ

อุณหภูมิมีผลต่ออุปกรณ์โซลิดสเตตทุกชนิด รวมทั้งออปแอมป์ ดังนั้น ผลกระทบจากอุณหภูมิจะทำให้กระแสและแรงดันออฟเซ็ทเปลี่ยนแปลงไป ซึ่งเราเรียกการเปลี่ยนแปลงอันเกิดขึ้นจากอุณหภูมิว่า “ดริฟท์” ดังนั้น ในขณะที่ทำงานควรตรวจสอบด้วยว่าออปแอมป์จะมีเปอร์เซ็นต์การผิดพลาดมากน้อยเพียงใด หากอุณหภูมิเปลี่ยนไป

3.1.4 การชดเชยความถี่

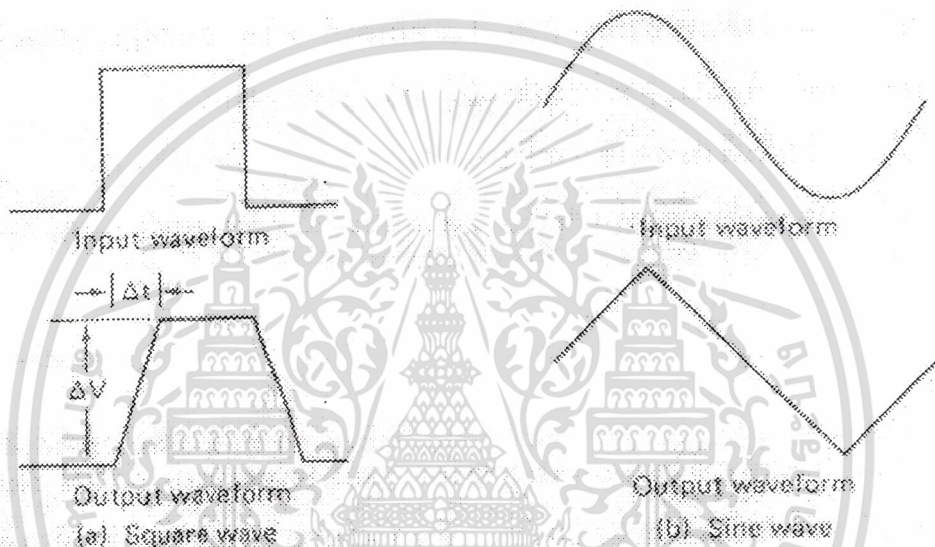
ปัญหาที่เกิดขึ้นกับออปแอมป์ ที่ใช้ในย่านความถี่สูงก็คือ การออสซิลเลท (OSCILLATION) ซึ่งเกิดจากอัตราขยายที่มีค่าค่อนข้างสูงของออปแอมป์เอง และยังเกิดจากการเลื่อนเฟส (PHASE SHIFT) ณ จุดต่าง ๆ ภายในวงจร เป็นผลให้เราไม่สามารถควบคุมอัตราขยายของสัญญาณป้อนกลับได้ วิธีแก้ปัญหาก็คือ ต่อตัวเก็บประจุชดเชยให้แก่วงจร ซึ่งจะทำได้ถ้าอัตราขยายของออปแอมป์มีขนาดลดลงเมื่อความถี่สูงขึ้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.5 อัตราสลับ (SLEW RATE)

อัตราสลับคือ อัตราการเปลี่ยนแปลงสูงสุดของแรงดันเอาต์พุตเทียบกับเวลา ดังสมการ

$$\begin{aligned} \text{อัตราสลับ} &= \frac{\text{การเปลี่ยนแปลงสูงสุดของแรงดันเอาต์พุต}}{\text{การเปลี่ยนแปลงเวลา}} \\ &= \frac{\Delta V_{out}(\text{max})}{\Delta t} \end{aligned}$$



รูป 3.6 อัตราสลับเทียบกับอินพุต

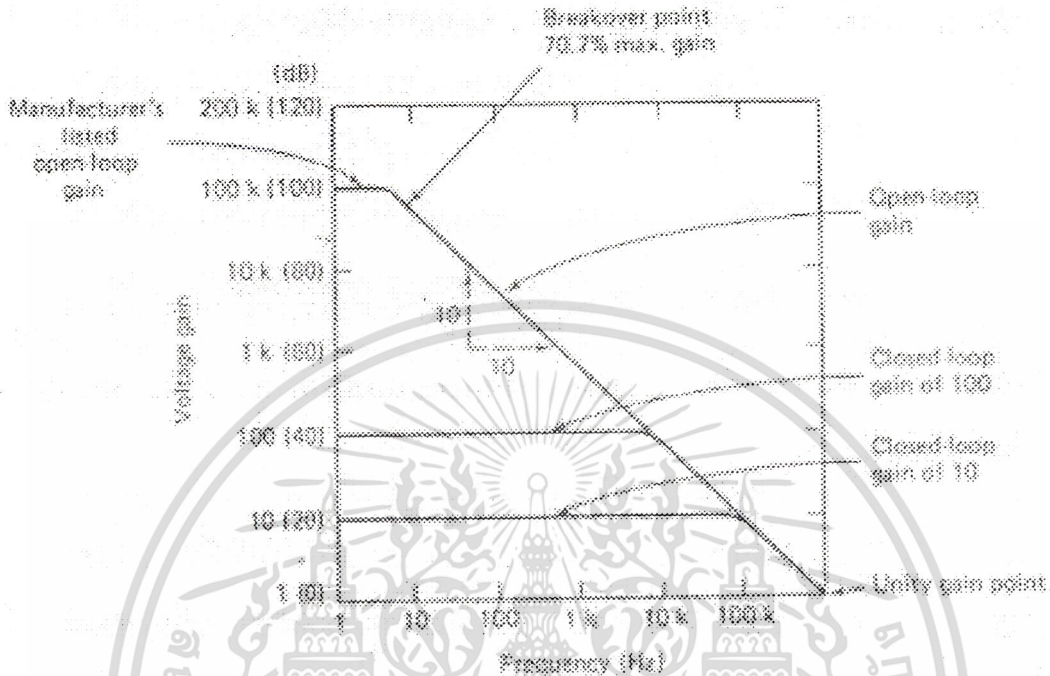
3.1.6 การตอบสนองต่อความถี่

อัตราขยายของออปแอมป์จะลดลงเมื่อความถี่สูงขึ้น ดังแสดงในรูป 3.7 จะพบว่า อัตราขยายที่ผู้ผลิตแสดงไว้ในคาต้าชีท (DATA SHEET) จะเป็นอัตราขยายที่ความถี่ 0 เฮิรตซ์ หรือ ไฟตรง (ซึ่งแสดงให้เห็นถึงความถี่สูงสุดของออปแอมป์) ในการทำงานแบบลูปเปิด จะเห็นได้ว่า วงจรมีเสถียรภาพต่ำมาก นั่นคือ เมื่อความถี่เพิ่มขึ้นสิบเท่า อัตราขยายจะลดลง 10 เท่าทันที

โดยทั่วไป แบนด์วิดธ์ของวงจรมักหมายถึงช่วงความถี่ที่อัตราขยายมีค่า 70.7 % ของอัตราขยายสูงสุด จากตัวอย่างในรูป แบนด์วิดธ์ของออปแอมป์ขณะเปิดลูป จะมีค่าประมาณ 10 เฮิรตซ์ ดังนั้น หากต้องการให้วงจรมีความถี่สูงขึ้นสามารถทำงานได้ที่ความถี่อินพุตสูง ๆ จะต้องป้อนสัญญาณ

จากเอาต์พุตกลับมายังอินพุต (การป้อนกลับแบบลบ) ซึ่งจะทำให้อัตราขยายของลูปปิดลดลง แต่ในขณะเดียวกัน ความถี่ที่อัตราขยายเท่ากับ 70.7 % ของอัตราขยายสูงสุดก็จะเพิ่มขึ้นด้วยอัตราเท่ากัน ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนจุดที่มีอัตราขยายเท่ากับหนึ่ง (UNITY-GAIN POINT) จะแสดงความถี่สูงสุดของออปแอมป์เมื่ออัตราขยายมีค่าเป็นหนึ่ง



รูป 3.7 อัตราขยายของออปแอมป์

3.1.7 ผลคูณของอัตราขยายและแบนด์วิดท์

จากที่ได้อธิบายมาในหัวข้อที่แล้วว่า เมื่ออัตราขยายลดลงเท่าใด ความถี่ก็จะสูงขึ้นด้วยจำนวนเท่าของค่านั้นด้วย ซึ่งแสดงว่า ผลคูณระหว่างอัตราขยายและแบนด์วิดท์จะมีค่าคงที่เสมอไป และเราสามารถหาค่านั้นได้จากจุดซึ่งมีอัตราขยายเท่ากับหนึ่ง (ค่านี้จะหาได้จากคาตาไลต์) ผลคูณนี้มีประโยชน์อย่างมากในการประมาณความถี่สูงสุดที่วงจรสามารถทำงานได้ ตัวอย่างเช่น หากเราพบว่า ความถี่ที่อัตราขยายมีค่าเท่ากับหนึ่ง (หาจากคาตาไลต์) มีค่าเป็น 1 เมกกะเฮิรตซ์ (ดังแสดงในรูป 1.8) และอัตราขยายของวงจรที่ออกแบบมีค่าเท่ากับ 100 ดังนั้น ความถี่สูงสุดที่เราประมาณไว้ควรมีค่าอยู่ในราว

$$BW(\text{แบนด์วิดท์}) = \frac{1,000,000}{100} = 10 \text{ กิโลเฮิรตซ์}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

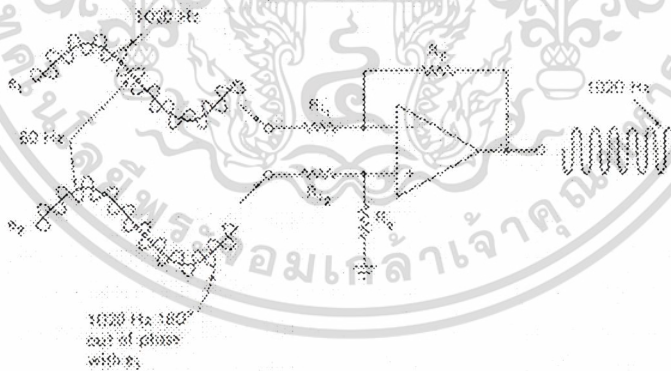
3.1.8 อัตราการลดสัญญาณชนิดคอมมอนโหมด (CMRR)

COMMON-MODE REJECTION RATIO เป็นคุณสมบัติอย่างหนึ่งของออปแอมป์ที่ได้มาจากภาคอินพุทที่เป็นดิฟเฟอเรนเชียลแอมป์ หมายความว่า หากสัญญาณที่เข้ามายังขั้วอินพุททั้งสองมีเฟสตรงกัน และยังมีขนาดเท่ากัน (สัญญาณแบบนี้เรียกว่าอยู่ในคอมมอนโหมด) สัญญาณทั้งสองนี้ จะถูกกำจัดทิ้งไป ดังนั้น เอาท์พุทจะเป็นศูนย์ ส่วนสัญญาณที่มีขนาดต่างกันและมีเฟสต่างกันจะเรียกว่าอยู่ในดิฟเฟอเรนเชียลโหมด

ตัวอย่างเช่น วงจรในรูป 1.9 สัญญาณในดิฟเฟอเรนเชียลโหมดสองตัวซึ่งมีความถี่ 1020 เฮิรตซ์ ถูกป้อนเข้าไปยังขั้วอินพุทของออปแอมป์ แต่ในขณะเดียวกัน สัญญาณทั้งสองจะเก็บสัญญาณรบกวน 60 เฮิรตซ์ขึ้นมาในระหว่างเดินทาง ทำให้เกิดรูปคลื่นดังในภาพ ทว่า เมื่อป้อนสัญญาณเข้าไปแล้ว สัญญาณรบกวนความถี่ 60 เฮิรตซ์จะถูกกำจัดออกไป เนื่องจากเป็นสัญญาณชนิดคอมมอนโหมด ซึ่งความสามารถในการกำจัดสัญญาณคอมมอนโหมดนี้ เราเรียกย่อว่า CMRR หาได้จากสมการ

$$CMRR = \frac{A_d}{A_{cm}}$$

โดย A_d คือ อัตราขยายสำหรับสัญญาณแบบดิฟเฟอเรนเชียล ส่วน A_{cm} คือ อัตราขยายสำหรับสัญญาณคอมมอนโหมด ดังนั้นยิ่ง CMRR ของออปแอมป์มีค่าสูงเท่าไร หมายความว่า สัญญาณรบกวนจะถูกกำจัดลงมากขึ้นเท่านั้น



รูป 3.8 CMRR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.1.9 หน่วยเดซิเบล (dB)

การคำนวณอัตราขยายของวงจรใด ๆ สามารถหาได้จากสมการ

$$A_x = \frac{X_{out}}{X_{in}}$$

โดยที่ x อาจเป็นแรงดัน หรือ กระแสก็ได้ และโดยทั่วไปนิยมหาอัตราขยายจากสมการ

$$dB = 20 \log A_v$$

ค่าใช้งานต่าง ๆ ที่ควรเข้าใจ

การนำไอซีออปแอมป์ไปใช้งาน ผู้ใช้ควรศึกษาค่าชี้ของบริษัทผู้ผลิตให้ละเอียดเสียก่อน เพื่อป้องกันออปแอมป์ชำรุด หรือ เสียหาย ค่าต่าง ๆ ที่ควรรู้ได้แก่

- ก) แรงดันจากแหล่งจ่ายไฟเลี้ยง $\pm V$ (SUPPLY VOLTAGE)
- ข) กำลังที่สูญเสียในตัว ไอซี (POWER DISSIPATION) ซึ่งแสดงกำลังสูงสุดที่อุปกรณ์สามารถปลดปล่อยออกมาโดยที่อุณหภูมิไม่สูง จนทำให้ไอซีพัง
- ค) แรงดันสูงสุดระหว่างขั้วอินพุท (DIFFERENTIAL INPUT VOLTAGE)
- ง) แรงดันสูงสุดที่อินพุทแต่ละขั้ว (INPUT VOLTAGE)
- จ) ความสามารถในการทนภาวะลัดวงจรที่เอาท์พุท (OUTPUT SHORT-CIRCUIT DURATION)
- ฉ) อุณหภูมิที่ใช้งาน (OPERATING TEMPERATURE)
- ช) อุณหภูมิที่ใช้เก็บอุปกรณ์ (STORAGE-TEMPERATURE)
- ณ) อุณหภูมิของขาอุปกรณ์ (LEAD TEMPERATURE) แสดงอุณหภูมิที่ไอซีสามารถทนได้ในขณะที่ถูกปิดกรี

3.1.10 ชนิดของออปแอมป์และภาชนะรูปแบบต่าง ๆ

ออปแอมป์ได้ถูกค้นพบขึ้นเป็นเวลานานพอสมควรแล้ว แต่ทว่า การนำออปแอมป์ในรูปแบบของไอซี ซึ่งสามารถใช้งานได้ดีนั้นเพิ่งจะเริ่มต้นในปี ค.ศ. 1963 เท่านั้น นำโดยการเสนอออปแอมป์เบอร์ μA 702 ของบริษัท FAIRCHILD SEMICONDUCTOR จนกระทั่งปัจจุบัน ออปแอมป์ได้ถูกพัฒนาขึ้นจนมีความสามารถสูงกว่าเดิมมาก แต่อย่างไรก็ตาม เรายังสามารถแบ่งชนิดของออปแอมป์ได้เป็นกลุ่มหรือตระกูล ดังตาราง 3.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

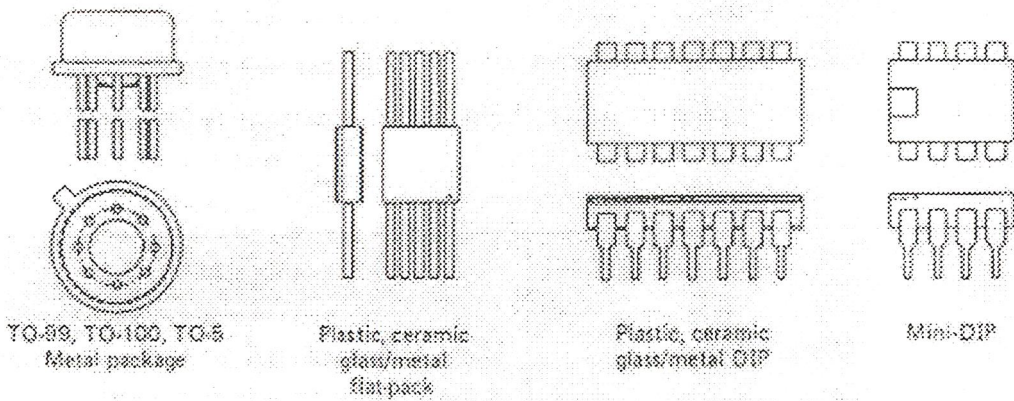
กลุ่ม	ลักษณะการใช้งาน	คุณสมบัติพิเศษ
1	ใช้กับงานทั่วไป	ใช้งานได้ในช่วงความถี่ DC จนถึง 1 เมกกะเฮิรตซ์
2	ใช้กับสัญญาณ DC ได้ดี	มีค่าอินพุตอิมพีแดนซ์สูงมาก ทำให้กระแสไบอัสมีค่าต่ำ
3	ใช้ได้กับสัญญาณ AC ได้ดี	มีแบนด์วิดท์กว้างมาก และอัตราสลับมีค่าสูง
4	ใช้กับแรงดันสูงและวงจรที่ต้องใช้กำลังมาก	สามารถใช้บั๊กโหลดได้โดยตรง
5	ชนิดที่มีคุณสมบัติเฉพาะตัว	เช่น ออปแอมป์ชนิดที่สามารถโปรแกรมได้ เป็นต้น

ตารางที่ 3.1 OPAMP

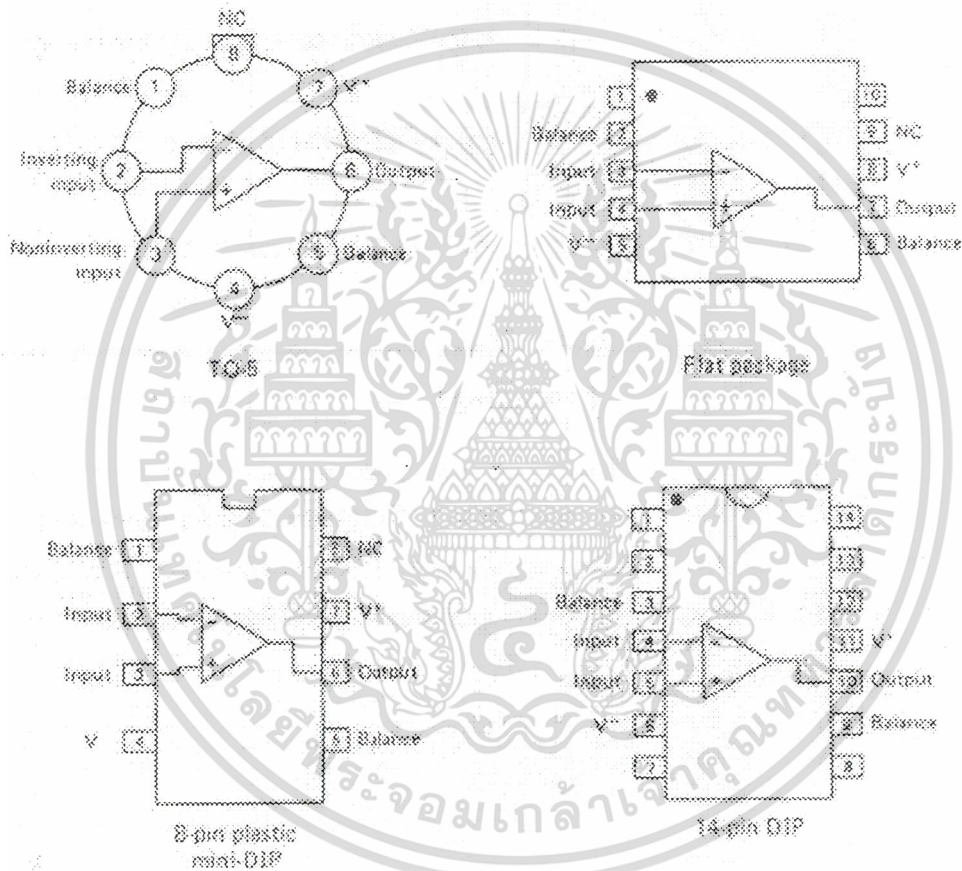
โดยทั่วไปตามท้องตลาด เราจะพบภาชนะในการบรรจุออปแอมป์ในลักษณะต่าง ๆ ดังรูป 1.11 a คือเป็นแบบ แบน , DIP (DUAL-IN-LINE PACKAGE) และ MINI-DIP ส่วนรูป 1.11 b แสดงการต่อขาต่าง ๆ ออกจากภาชนะที่ใช้บรรจุออปแอมป์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



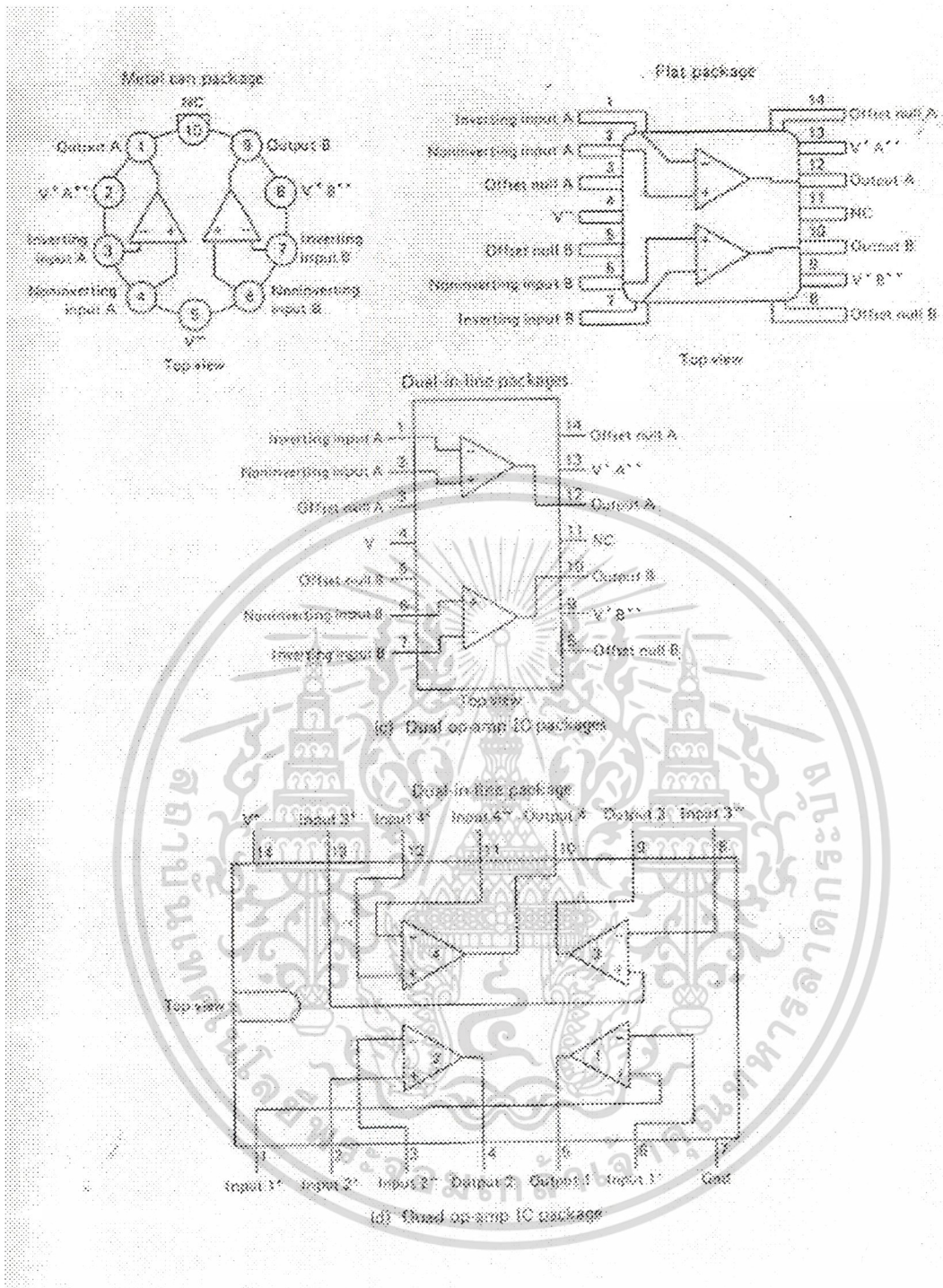
(a) IC packages - Top/bottom and side views



(b) Single op-amp IC packages

รูปที่ 3.9-OPAMP แบบภาชนะโลหะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.10 OPAMP DIP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 Analog to Digital A/D

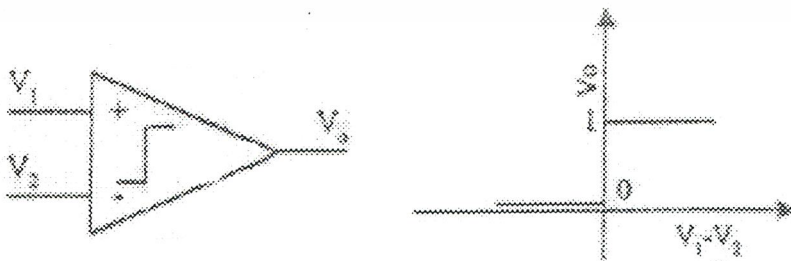
ลักษณะการจับวงจร A/D มีหลายแบบ แต่มีนิยมใช้มีเพียงไม่กี่แบบและส่วนใหญ่จะอยู่ในรูปของวงจรรวม

3.2.1 Basic conversion method

วิธีการแปลงสัญญาณอนาลอกเป็นดิจิทัลแบบง่าย ๆ แสดงในรูปที่ 23 แรงดันอินพุตที่ไม่ทราบค่า x จะต่อเข้ากับขาอินพุตขาหนึ่งของอนาลอกคอมพารเตอร์ และแรงดันอ้างอิงที่ขนาดแปรตามเวลา R ต่อเข้ากับอินพุตอีกขาหนึ่งของคอมพารเตอร์ ลักษณะของทรานเฟอร์ฟังก์ชันของคอมพารเตอร์แสดงในรูปที่ 24 ถ้าแรงดันอินพุต V_1 มากกว่าอินพุต V_2 แล้วแรงดันเอาต์พุตจะเป็นลอจิก 1 ถ้าอินพุต V_1 มากกว่า V_2 แล้วเอาต์พุตจะเป็นศูนย์ วิธีในการแปลงข้อมูลคือ แรงดันอ้างอิงจะถูกแปรค่าจนกระทั่งรู้ค่าแรงดันอินพุตที่ผิดพลาดไม่เกิน Quantization error ของคอนเวอร์เตอร์ ในแนวคิดและตรรกะของ A/D คือพยายามเลือกกลุ่มของ ส.ป.ส ไบนารี a_i เพื่อให้ผลต่างระหว่างแรงดันอินพุต x และค่าที่ Quantize ได้ครั้งสุดท้าย น้อยกว่า 0.5 LSB ซึ่งเขียนเป็นสมการได้

$$\left| V_x - V_{FRS} \sum_{i=1}^n a_i 2^i \right| < 0.5 \text{ LSB}$$

รูปที่ 3.11 แสดงวิธีการพื้นฐานของ A/D

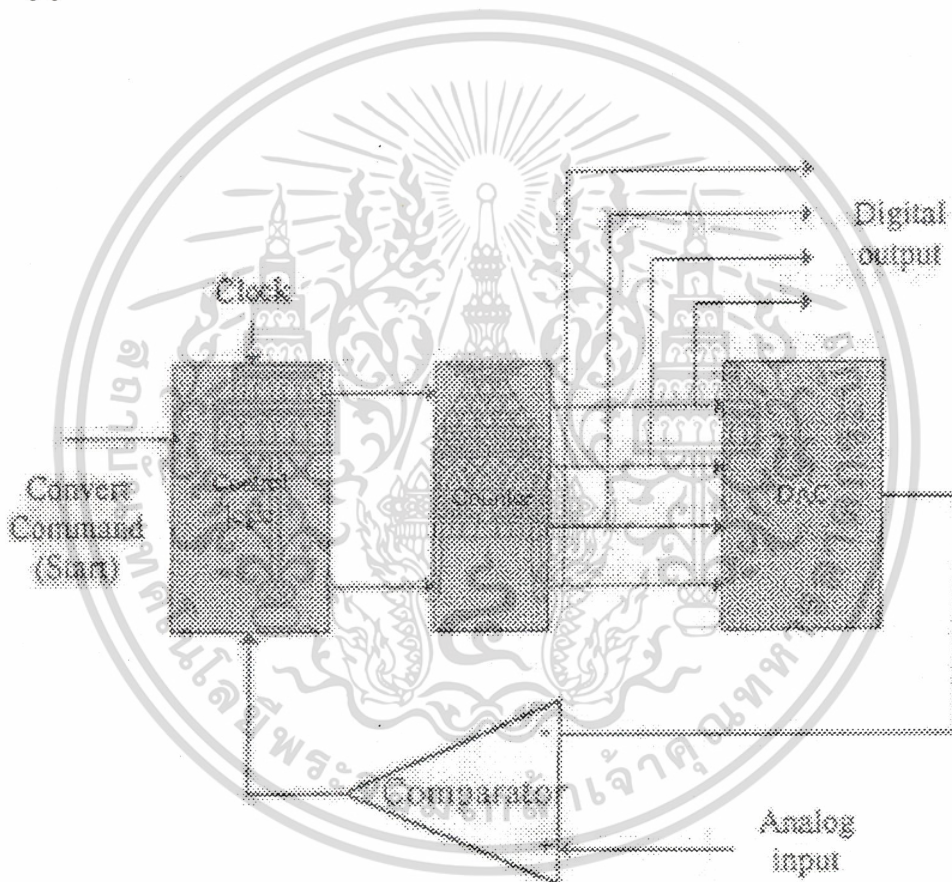


รูปที่ 3.12 แสดงทรานสเฟอร์ฟังก์ชันของคอมพารเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

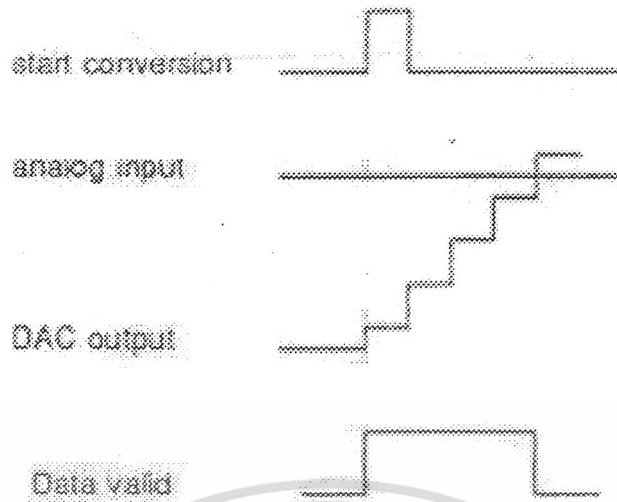
3.2.2 Counter type A/D

การจับวงจร A/D ลักษณะนี้เป็นแบบที่ง่ายที่สุด หลักการทำงานของวงจรคือ การเปรียบเทียบขนาดของแรงดันที่เอาต์พุทของ A/D กับสัญญาณอนาล็อกที่ไม่ทราบค่า V_{in} การทำงานจะเริ่มโดยสัญญาณ start conversion ลอจิกคอนโทรลจะรีเซ็ตเคาท์เตอร์ให้เป็นศูนย์ แล้วเริ่มนับขึ้นจากศูนย์ เอาต์พุทของเคาท์เตอร์จะป้อนให้ A/D เพื่อแปลงเป็นสัญญาณอนาล็อกลักษณะเป็นขั้นบันไดนำมาเปรียบเทียบกับสัญญาณอนาล็อกอินพุทที่คอมพารเตอร โดยเคาท์เตอร์จะยังนับจนกระทั่งเอาต์พุทเท่ากับสัญญาณอนาล็อกอินพุทหรือต่างกันไม่เกิน 1 LSB แล้วคอมพารเตอรจะเปลี่ยนสถานะไปหยุดการนับของเคาท์เตอร์และ latch ค่าต่างจากเคาท์เตอร์เพื่อรอการประมวลต่อไป และรอรับสัญญาณ start ใหม่



รูปที่ 3.13 บล็อกไดอะแกรมของ counter type A/D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.14 Timing diagram counter type A/D

วงจรนี้มีข้อเสียที่ทำงานได้ช้าเพราะการ Conversion แต่ละครั้งเคาท์เตอร์จะต้องถูกรีเซ็ต และเริ่มนับจากศูนย์ทุกครั้ง ดังนั้นในการ conversion เป็นดิจิทัล n บิต จะใช้จำนวน clock ถึง 2^n เพื่อเปลี่ยนให้ได้ค่าสูงสุดเต็มสเกล ส่วนข้อดีคือ สร้างได้ง่ายรวดเร็ว ราคาถูก แต่ความแม่นยำขึ้นอยู่กับ A/D

3.2.3 Tracking A/D

Tracking A/D จะปรับปรุงวงจรแบบ counter type ทางด้านความเร็ว โดยใช้เคาท์เตอร์แบบนับขึ้นลงได้ไม่จำเป็นต้องเริ่มจากการนับจากศูนย์ทุกครั้ง แต่จะเริ่มนับจากค่าที่ได้ Latch ไว้จากการเปลี่ยนสัญญาณครั้งหลังสุด ดังนั้นส่วนควบคุมทางลอจิกจึงซับซ้อนมากกว่า โดยการทำงานจะเป็นดังนี้ เอาท์พุทจาก A/D จะถูกเปรียบเทียบกับสัญญาณอินพุท (V_{in}) หาก V_{in} มากกว่าลักษณะลอจิกของคอมพารเตอ์จะควบคุมให้เคาท์เตอร์นับขึ้น แต่ถ้า V_{in} น้อยกว่า เคาท์เตอร์จะนับลงจนกว่าค่าหลังสุดของเคาท์เตอร์จะต่างจากสัญญาณอนาลอก อินพุทไม่เกิน 1 LSB และค่าของเคาท์เตอร์จะถูก Latch ไว้จากนั้นเคาท์เตอร์จะทำงานแบบติดตาม (track) สัญญาณอินพุทจนได้ค่าเท่ากันอีกก็จะ latch ค่าใหม่ไว้

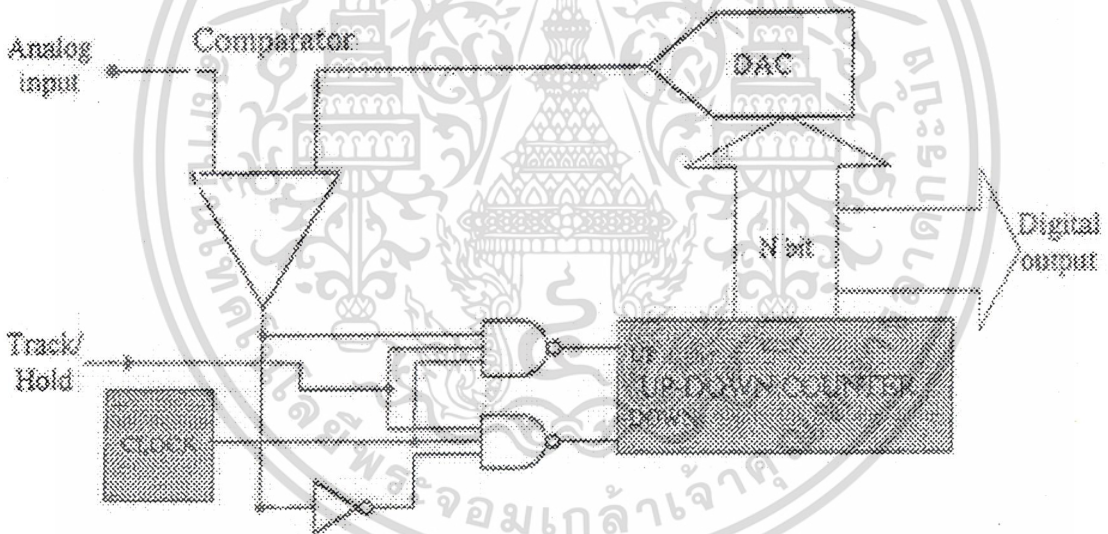
จากลักษณะการทำงานดังกล่าว V_{in} จะต้องไม่เปลี่ยนแปลงเร็วมากกว่าการทำงานของเคาท์เตอร์ มิฉะนั้นค่าเอาท์พุทที่ได้จะไม่สอดคล้องกับสัญญาณอินพุท ตัวอย่างในกรณีสัญญาณรูปซายน์ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งเปลี่ยนแปลงขนาดได้มากที่สุดเท่ากับค่าเต็มสเกล อัตราการเปลี่ยนแปลงเท่ากับอัตราการเปลี่ยนแปลงของเอาต์พุตของเคาทช์เตอร์ คือ 1 LSB/clock period ดังนั้นถ้าต้องการให้ A/D ตามอินพุตได้จะต้องให้

$$\frac{V_{FS}\omega_o}{2} < \frac{V_{FS}f_c}{2^n}$$

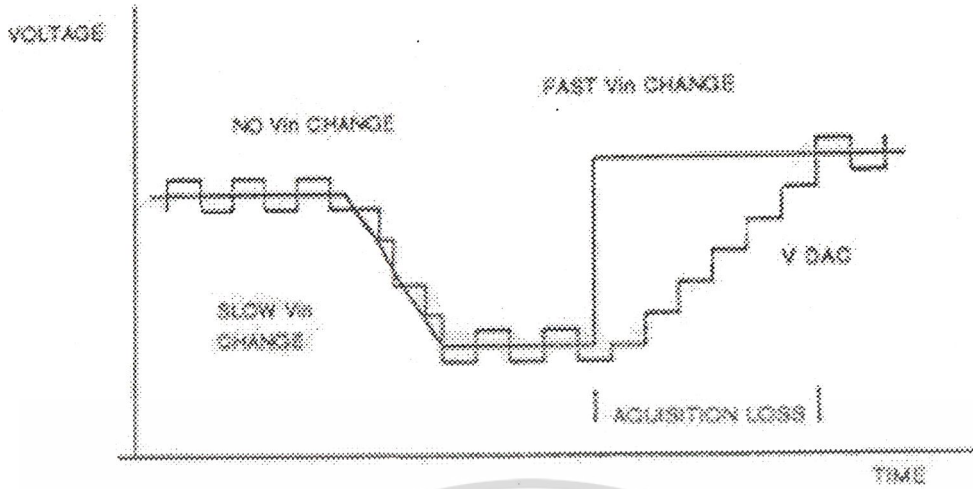
และ $f_o < \frac{f_c}{\pi 2^n}$

f_c คือ ความถี่ของ clock



รูปที่ 3.15 บล็อกไดอะแกรมของวงจร tracking converter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



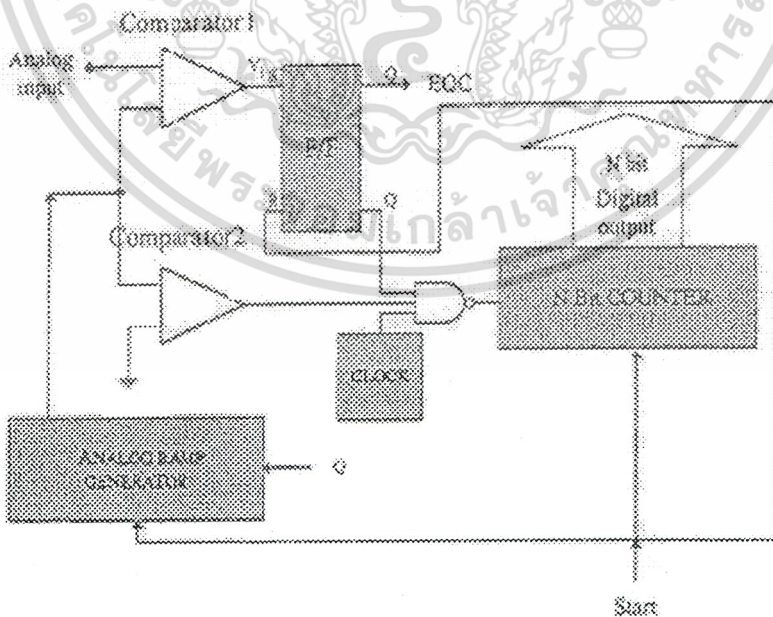
รูปที่

3.16 Timing Diagram

3.2.4 Integrating A/D

หัวใจสำคัญของวงจร A/D ชนิดนี้คือวงจร integrator เทคนิคของ A/D แบบ Integration คือจะใช้สัญญาณ ramp ต่อเนื่องแทนสัญญาณขั้นบันไดจาก A/D ซึ่งแบ่งตามลักษณะการทำงานได้สองแบบคือ Single Slope Converter และ Dual Slope Converter

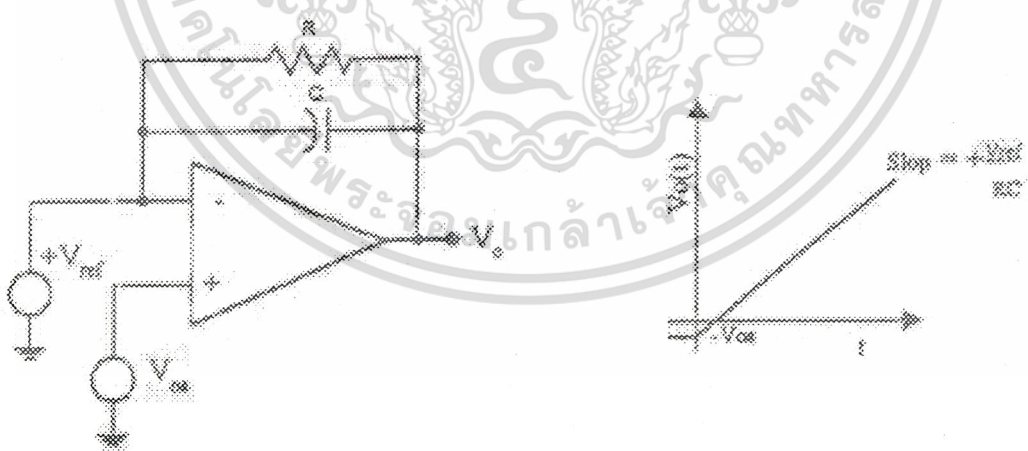
1.) Single Slope Converter



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ระบุว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกและเผยแพร่โดยไม่ได้รับอนุญาตจากเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณอนาล็อกแบบ ramp จะใช้เป็นแรงดันอ้างอิงที่เพิ่มขึ้นอย่างคงที่จากค่าต่ำกว่าศูนย์เล็กน้อยจนถึงค่าที่สูงสุดกว่าค่าเต็มสเกลเล็กน้อย ซึ่งเวลาที่จะใช้การแสดกนของสัญญาณ ramp จากศูนย์ถึงค่าแรงดันอินพุทจะเป็นสัดส่วนกับแรงดันอินพุท

การ conversion จะเริ่มด้วยสัญญาณ start conversion ทำการรีเซ็ตไปนารีเคาท์เตอร์ และเริ่มสร้างสัญญาณ ramp จากแรงดันที่ต่ำกว่าศูนย์โวลท์ เมื่อสัญญาณ ramp ผ่านศูนย์โวลท์ เอาท์พุทจากคอมพารเตอร์ 2 จะ high และเปิดเกตปล่อยพัลส์เข้าสู่เคาท์เตอร์ เคาท์เตอร์จะเริ่มนับจนกระทั่งสัญญาณ ramp มีขนาดเท่าแรงดันอนาล็อก อินพุท V_{in} ในเวลานี้เอาท์พุทจากคอมพารเตอร์ 1 จะ high และปิดเกตไม่ให้ clock เข้าสู่เคาท์เตอร์ จำนวนพัลส์จากเคาท์เตอร์จะเป็นสัดส่วนแรงดันกับอินพุท เนื่องจาก $R + KT$ โดย R เป็นสโลปของ ramp (ซึ่งคงที่) ในหน่วยโวลท์/วินาที และ T เป็นจำนวนในการเคาท์เตอร์ หาดด้วย f_c ซึ่งเป็นความถี่สัญญาณ clock ถ้าเลือกให้ สโลปของ ramp เป็น $f_{FSR} f_c / 2^n$ จำนวนที่เคาท์เตอร์นับได้จะเท่ากับอัตราส่วนทางไบนารีหรือ V_{in} / V_{FSR} เวลาในการเปลี่ยน t_c ของ A/D แบบนี้จะแปรเป็นสัดส่วนกับแรงดันที่อินพุท V_{in} เวลาที่ใช้ในการเปลี่ยนมากที่สุดเมื่อ $V_{in} = V_{FSR}$ คือ $t_{MAX} = 2^n / f_c$ และเช่นเดียวกับใน A/D แบบเคาท์เตอร์ ramp ค่ารหัสเอาท์พุทสุดท้ายจะต่างจากค่าของ V_{in} ไม่เกิน 0.5 LSB ในรูปที่ 28 แสดงวงจรกำเนิดแรงดัน ramp อย่างง่าย โดยการต่อแรงดันอ้างอิงกับอินทิเกรเตอร์เมื่อสวิตช์เปิด C จะทำการประจุและเพิ่มขนาดแรงดันเอาท์พุท ข้อเสียประการหนึ่งคือหากใช้งานไปนาน ๆ การเปลี่ยนแปลงค่า RC ตามอุณหภูมิจะทำให้สโลปคลาดเคลื่อนด้วยเหตุนี้ A/D ชนิดนี้ จึงไม่เป็นที่นิยมใช้ในปัจจุบัน

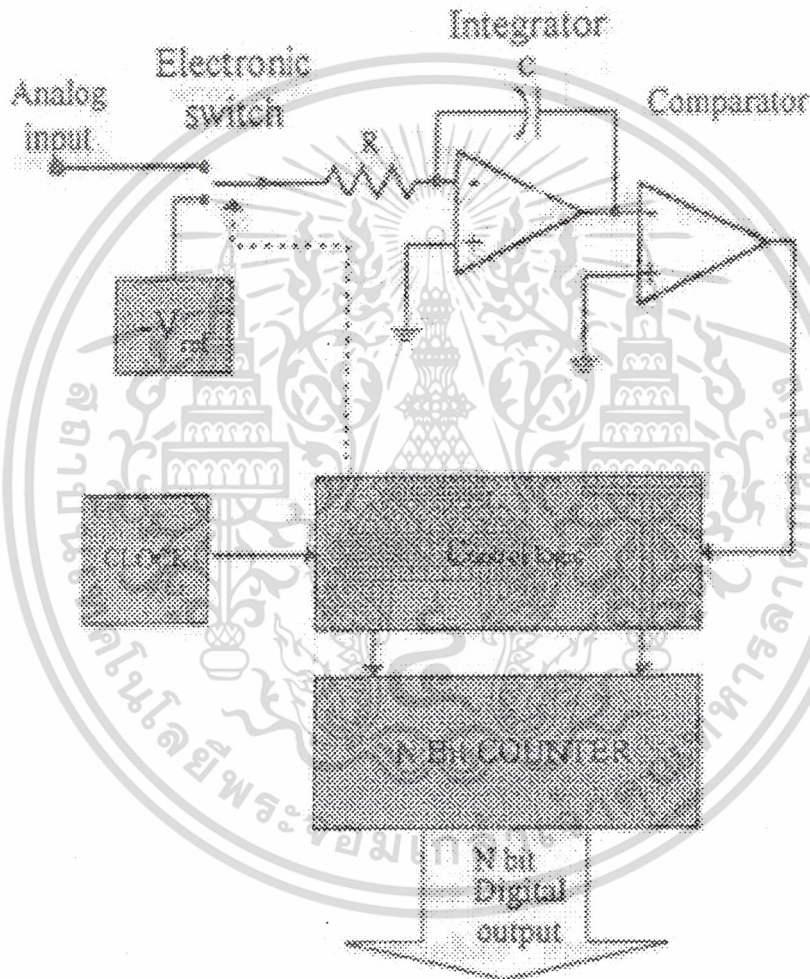


รูปที่ 3.18 วงจร Ramp voltage generator อย่างง่าย และลักษณะของเอาท์พุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

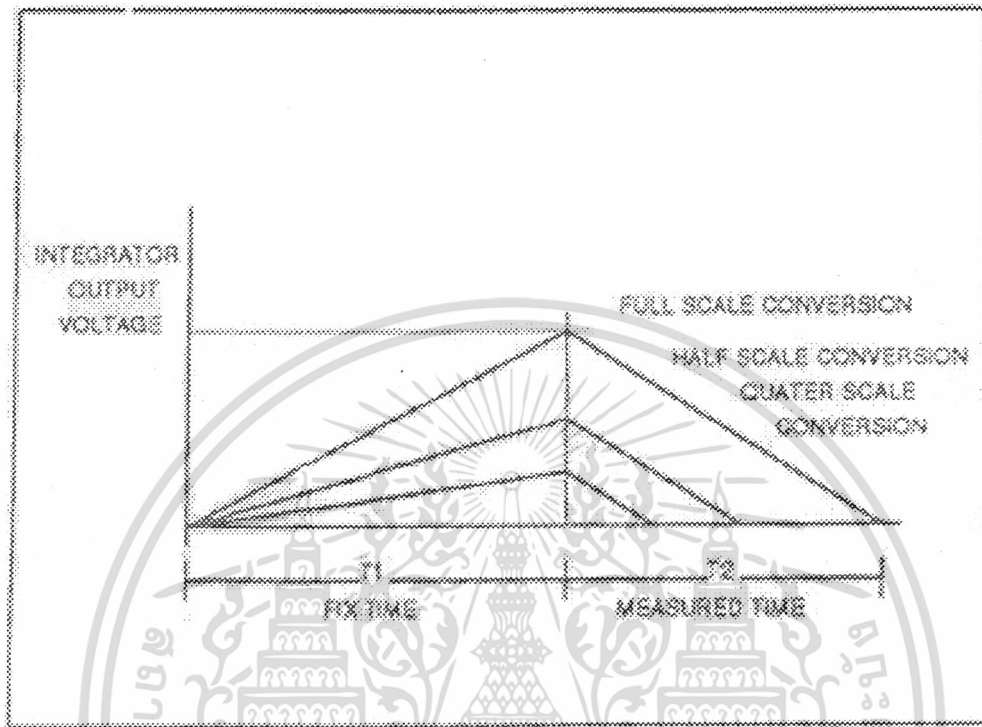
2.) Dual Slope Converter

A/D แบบ dual slope ได้รับการพัฒนาขึ้นมาเพื่อแก้ไขจุดบกพร่องของ single slope A/D การจัดวงจรแสดงในรูปที่ 29 ในแต่ละวัฏจักรของการทำงานของวงจร จะมีสองช่วงคือ 1 และ 2 ในเวลา t_1 จะเป็นช่วงเวลาที่ได้รับการออกแบบให้มีค่าแน่นอนคงที่ ในช่วงเวลานี้สัญญาณอินพุท จะต่อเข้ากับอินทิเกรเตอร์ผ่านสวิตช์ S ซึ่งทำให้เอาเอาต์พุทที่ถูกอินทิเกรท V_{int} เป็นรูปสัญญาณ ramp ที่ขนาดเพิ่มขึ้นทางบวกและสโลปขึ้นอยู่กับขนาดของ V_{in} จนกระทั่ง V_{int} ถึงค่าค่าหนึ่งเมื่อสิ้นสุด t_1



รูปที่ 3.19 บล็อกไดอะแกรมของ Dual Slope A/D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.20 การทำงานของ Dual Slope A/D

ในช่วงเวลา T_2 อินพุตจะถูกตัดออกจากอินทิเกรเตอร์และต่อกับแรงดันอ้างอิงซึ่งมีค่าเป็นลบเท่ากับอินพุตของอินทิเกรเตอร์ โดยการควบคุมทางลอจิก ในลักษณะเช่นนี้จะทำให้ V_{int} ลดลงด้วยสโลปคงที่จากการคายประจุผ่านลง $-V_{ref}$ เมื่อเริ่มต้นเวลา T_2 เคาท์เตอร์จะรีเซ็ตและเริ่มนับ V_{int} มีค่าลดลงจน คอมพารเตอรฺจะเปลี่ยนสถานะไปบอกส่วนควบคุมลอจิกให้หยุดนับ และเอาท์พุทของเคาท์เตอร์จะถูกแปลงเป็นรหัสดิจิตอล ความสัมพันธ์ระหว่างช่วงเวลากับแรงดันอินพุตจะเป็นไปตามสมการ

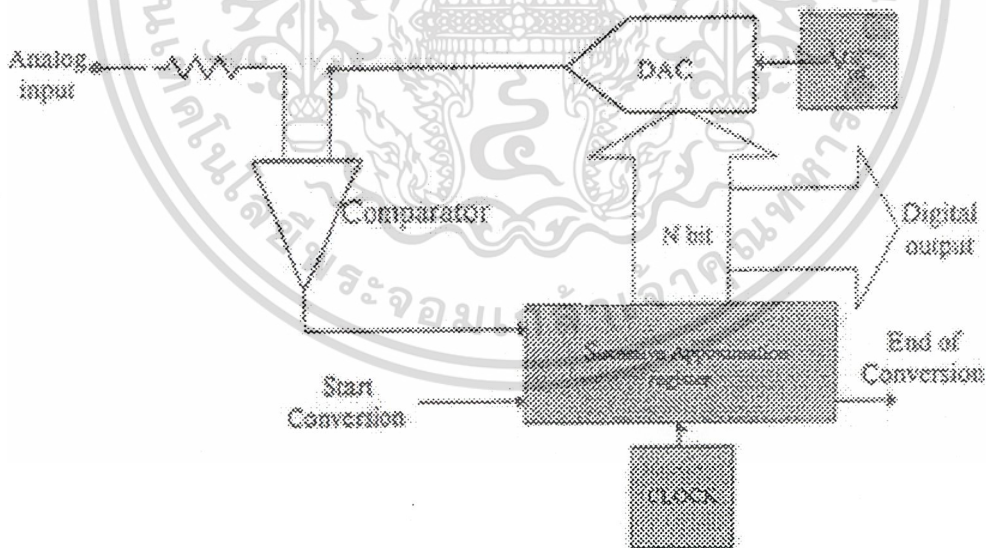
$$T_2 = T_1 \frac{V_{in}}{V_{ref}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้นรหัสดิจิทัลที่แสดงค่า 2 จะแสดงค่าอัตราส่วนของแรงดันอินพุตต่อแรงดันอ้างอิงด้วย คุณลักษณะสำคัญของ dual slope มีหลายประการคือ ประการแรกความแม่นยำของมันไม่ขึ้นอยู่กับเสถียรภาพของสัญญาณ clock และตัวเก็บประจุ แต่จะขึ้นอยู่กับค่าความเที่ยงตรงของแรงดันอ้างอิงและความเป็นเชิงเส้นของอินทิเกรเตอร์ ประการที่สองการจำกัดสัญญาณรบกวนด้วยตัวเองของวงจรสามารถทำได้ ถ้าเซ็ทให้ 1 มีขนาดเท่ากับคาบเวลาของสัญญาณรบกวน เช่น ในการจำกัดสัญญาณ 50 เฮิรตซ์ 1 จะให้มีค่า 20 ms ส่วนข้อเสียที่สำคัญของ A/D นี้คือความเร็วในการ conversion ค่อนข้างต่ำจึงมักนิยมใช้กับเครื่องมือวัดที่ไม่ต้องการความเร็ว เช่น ดิจิตอลมิเตอร์ เป็นต้น

3.2.5 Successive Approximation A/D

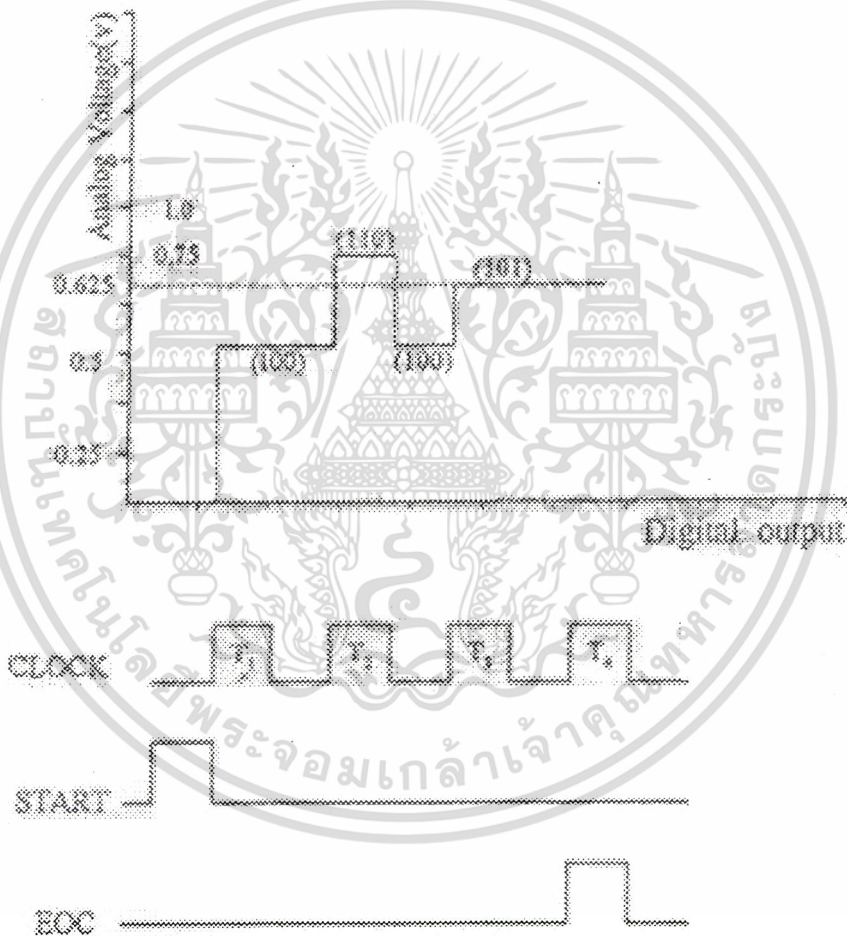
วงจร A/D ชนิดนี้ได้รับความนิยมในงานประยุกต์ที่ต้องการความเร็วปานกลางและค่อนข้างสูง การจัดวงจรจะคล้ายกันกับแบบเคาท์เตอร์ ที่ทำงานในลักษณะป้อนกลับ ซึ่งบล็อกไดอะแกรมในรูปที่ 30 แสดงฟังก์ชันต่าง ๆ ใน A/D ชนิดนี้ คอมพาริเตอร์จะคอยเปรียบเทียบเอาต์พุตจาก A/D กับอนาลอกอินพุต V_{in} เอาต์พุตจะไปควบคุม Successive Approximation register (SAR) ซึ่งเป็น ไอซี MSI (Medium Scale Integrated Circuit) ที่ได้รับการออกแบบเป็นพิเศษเพื่อทำหน้าที่นี้โดยเฉพาะ



รูปที่ 3.21 บล็อกไดอะแกรมของ Successive Approximation A/D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 3.21 แสดงไทม์มิ่งของไดอะแกรมของ A/D ที่มีระดับอนาล็อก 0.625 V เมื่อ clock เข้าไป 1 ลูก จะทำให้ MSB (most significant bit) (บิต 4) เป็น 1 ทุกบิตอื่นยังคงเป็นศูนย์ A/D จะเปลี่ยนเอาต์พุตของ SAR เป็นอนาล็อกเปรียบเทียบกับสัญญาณอนาล็อกอินพุต ถ้าผลการเปรียบเทียบที่คอมพารเตอรืบอกว่าน้อยกว่าอินพุตก็ให้คิงบิตนั้นเป็น 1 ไว้ แต่ถ้ามากกว่าจะให้บิตนั้นเป็น 0 จากนั้นทำการทดสอบบิตถัดไปโดยทำให้เป็น 1 หากผลรวมของสองบิตหรือบิตหลังมากกว่าก็ทำให้บิตนั้นเป็น 0 แต่ถ้าน้อยกว่าให้คิง 1 ไว้ แล้วทดสอบบิตถัดไปตามกรรมวิธีดังกล่าวจนครบทุกบิต หรือจนกว่าเอาต์พุตจะต่างจาก V_{in} ไม่เกิน 1 LSB



รูปที่ 3.22 Timing Diagram ของ SAR

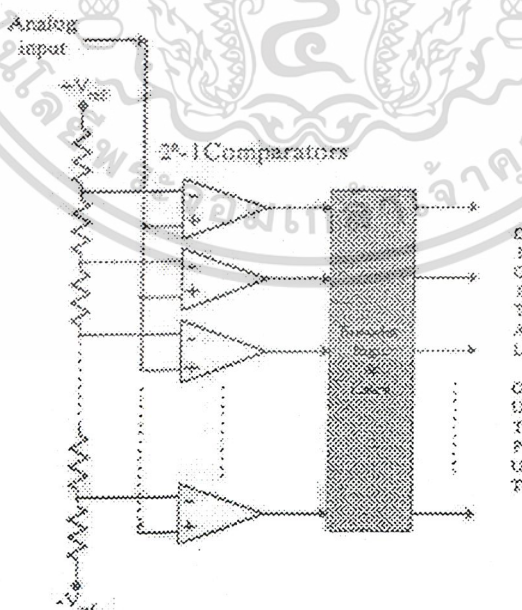
การทำงานของ A/D แบบนี้เปรียบเทียบกับการใช้งานของตาชั่งสองแขน เมื่อวัตถุที่ต้องการทราบน้ำหนักเสมือนเป็นอินพุตของ A/D และเอาต์พุตที่เป็นดิจิตอลบิต เสมือนเป็นตุ้มน้ำหนักที่วางบนจานหนึ่งหรืออีกจานหนึ่งเพื่อหาค่าเฉลี่ยของน้ำหนักทั้งสองจาน การคำนวณค่าเฉลี่ยของน้ำหนักทั้งสองจานนี้คือการคำนวณค่าเฉลี่ยของน้ำหนักทั้งสองจาน

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนักมาตรฐานที่จะวางบนจานอีกข้างหนึ่ง เมื่อค่าซึ่งยังไม่สมดุล จะต้องมีการปรับคัมน้ำหนักมาตรฐานจนกว่าจะเกิดสมดุล ในรูปที่ 30 คอมพารเตอ์จะเป็นตัวตรวจสอบการสมดุลดังกล่าว และ SAR จะทำหน้าที่ปรับแต่งดิจิตอลบิต (คัมน้ำหนักมาตรฐาน) มีข้อจำกัดประการหนึ่งสำหรับการ conversion คือสัญญาณอนาลอกอินพุท จะต้องคงที่ในช่วงเวลาที่ทำการเปลี่ยนแปลงสัญญาณโดยเปลี่ยนได้ไม่เกิน $\frac{1}{2}$ LSB ในช่วงสุดท้ายของการเปลี่ยนสัญญาณดิจิตอลเอาท์พุทจะออกมานานกันทุกบิต แต่บางแบบจะให้เอาท์พุทออกมาในลักษณะอนุกรม วงจร A/D แบบนี้สามารถทำงานได้สองโหมดคือ โหมดที่ทำงานโดยอิสระ (Free run) และโหมดที่รื้อคำสั่ง (start conversion) จากภายนอก เวลาที่ใช้ในการเปลี่ยนสัญญาณใช้ $(n + 1)$ ลูกของพัลส์ clock โดย clock ลูกแรกจะใช้ในการรีเซ็ต รีจิสเตอร์ภายใน สุดท้ายคุณภาพของระบบจะขึ้นอยู่กับคุณภาพของ A/D ในระบบเป็นอย่างยิ่ง

3.2.6 Parallel (Flash) A/D

สำหรับการแปลงสัญญาณที่ต้องการความเร็วสูงมาก ๆ เช่นการแปลงสัญญาณภาพโทรทัศน์ เรดาร์ จำเป็นต้องใช้ A/D แบบพิเศษ ที่เรียกว่า Parallel A/D ซึ่งแสดงบล็อกไดอะแกรมดังรูปที่ 32 หลักการทำงานคือ จะใช้คอมพารเตอ์ทำการเปรียบเทียบสัญญาณอนาลอก อินพุทแรงดันอ้างอิงที่แบ่งแรงดันให้สอดคล้องกับรหัสดิจิตอล โดยใช้ตัวต้านทานแล้วแปลงเอาท์พุทจากคอมพารเตอ์ให้ตรงกับรหัสดิจิตอล ซึ่งจะเห็นว่าอุปสรรคทางด้านความเร็วจะถูกจำกัดเพียง Propagation Time ของคอมพารเตอ์เท่านั้น แต่อุปสรรคที่สำคัญต่อการพัฒนาวงจรชนิดนี้บนชิพไอซีคือ วงจรนี้ต้องการคอมพารเตอ์ถึง $2^n - 1$ ตัว สำหรับ A/D แต่ก็ได้ A/D ชนิดที่ทำงานได้รวดเร็วที่สุดเช่นกัน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 3.23 บล็อกไดอะแกรมของ Flash A/D ให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.3 คุณสมบัติของ A/D converter

โรงงานผู้ผลิต Converter ได้ทำการผลิต A/D converter ออกมาให้เลือกใช้กันมากมายหลายชนิด จากการสำรวจล่าสุดพบว่า มี A/D converter กว่า 300 ชนิด จากผู้ผลิตหลายแห่งด้วยกัน รายละเอียดปลีกย่อยต่าง ๆ ของ A/D converter จะได้นำกล่าวถึงต่อไป

3.3.1 ชนิดของเอาต์พุต

โดยทั่วไปแล้ว A/D converter จะถูกแบ่งชนิดที่ให้เอาต์พุตออกมาเป็นเลขฐานสิบ และ เป็นเลขฐานสอง converter ที่ทำหน้าที่เปลี่ยนสัญญาณอนาลอกเป็นดิจิทัลที่มีเอาต์พุตเป็นเลขฐานสิบ มักจะถูกใช้เป็นดิจิทัลโวลต์มิเตอร์และถูกใช้ใน digital panel meter และ DMM คอนเวอร์เตอร์ที่เปลี่ยนสัญญาณอนาลอกเป็นสัญญาณดิจิทัลที่มีเอาต์พุตเป็นเลขฐานสอง จะเป็นอุปกรณ์อินพุตชนิดหนึ่ง ในระบบที่มีไมโครโปรเซสเซอร์เป็นฐานในการควบคุม (microprocessor-based) เรียกว่า A/D converter แบบ μP - Type

3.3.2 ความละเอียด (resolution)

ผลที่ได้จากการทำงานของ A/D converter เป็นฐานตัวเลขสอง เอาต์พุตที่ออกมาจึงเป็นเลขแบบหลายบิต สำหรับแบบที่ให้เอาต์พุตออกมาเป็นเลขฐานสิบ (ใช้ใน DMM) ผลที่ได้เป็นตัวเลขในฐานสิบ (เช่น $3\frac{1}{2}$ หรือ $4\frac{1}{2}$) โดยทั่วไปแล้ว A/D converter ที่มีเอาต์พุตเป็นเลขฐานสองจะมีจำนวนบิตเป็น 4,6,8,10,12,14 และ 16 บิต อาจมีการ error เกิดขึ้นบ้างเล็กน้อย เนื่องการใช้ discrete binary step เพื่อแทนสัญญาณอนาลอกที่มีความต่อเนื่องกันเรียกว่า quantizing error

A/D converter ขนาด 16 บิต มีความถูกต้องละเอียดแม่นยำมากกว่าแบบ 4 บิต เพราะว่ามันแบ่งอินพุตหรืออ้างอิงโวลต์เป็น discrete step ที่เล็ก ๆ ตัวอย่างเช่น แต่ละ step ใน A/D converter แบบ 4 บิต จะต้องเป็นหนึ่งในสิบห้า ($2^4 - 1 = 15$) ของอินพุตโวลต์ ผลที่ออกมาคือ 6.7 % ($1/255 \times 100 = 0.39$ เปอร์เซ็นต์) ซึ่ง A/D converter แบบ 8 บิต มีความละเอียดแม่นยำมากกว่าขนาด 4 บิต

3.3.3 ความแม่นยำ (accuracy)

ผลการทำงานของ A/D converter อาจมีข้อผิดพลาดทางตัวเลข อันเนื่องมาจาก discrete step ที่พบเอาต์พุตของไอซี ซึ่ง A/D converter ทุกตัวมีความผิดพลาดอันนี้อยู่

นอกจากนั้นความผิดพลาดที่เกิดขึ้นใน A/D converter อีกอย่างหนึ่งก็คือ analog component เช่นวงจรเปรียบเทียบและความผิดพลาดอื่น ๆ อันเนื่องมาจากโครงข่ายวงจรของตัวต้านทาน

ความละเอียดแม่นยำของ A/D converter เรียกว่า accuracy ของไอซี A/D converter ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่า accuracy ของไอซี A/D converter ที่มีเอาต์พุตเป็นเลขฐานสองมีช่องกว้างจาก $\pm 1/2$ LSB ถึง $+2$ LSB ส่วน accuracy ของ A/D converter แบบที่ให้เอาต์พุตเป็นเลขฐานสิบ จะมีช่องกว้างตั้งแต่ 0.01 ถึง 0.05 เปอร์เซ็นต์

3.3.4 เวลาการแปลงผัน (conversion time)

conversion time เป็นรายละเอียดเฉพาะของ A/D converter อันหนึ่งที่สำคัญซึ่งเป็นเวลาที่ A/D converter ใช้ในการให้ไอซี เปลี่ยนค่าอนาล็อกทางอินพุต ให้เป็นข้อมูลเอาต์พุตเลขฐานสอง (หรือเลขฐานสิบ) โดยทั่วไปแล้ว conversion time ของ A/D converter ที่มีเอาต์พุตเป็นเลขฐานสิบ มักอยู่ในช่วง 200 ถึง 400 *ms* ส่วน A/D converter ที่มีเอาต์พุตเป็นเลขฐานสอง มักมีค่า conversion time อยู่ระหว่าง 0.05 ถึง 100,00 μs

3.3.5 รายละเอียดเฉพาะอื่น ๆ

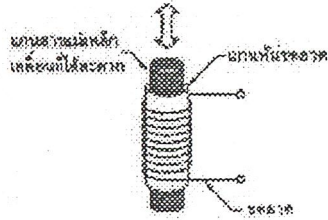
ลักษณะเฉพาะอื่น ๆ โดยทั่วไปนอกเหนือจากที่กล่าวมาแล้วของ A/D converter คือค่าแรงดันจากแหล่งจ่ายไฟมักมีค่าประมาณ $+5V$ อย่างไรก็ตาม A/D converter บางตัวก็ทำงานที่ค่าโวลเตจ $+5$ ถึง $+15$ โวลต์

ระดับแรงดันทางเอาต์พุตเป็นแบบทั้ง TTL, CMOS หรือ tristate (ตามสถานะ) ช่องกว้างของอินพุตโวลเตจมักเป็น 5 โวลต์ ค่าการสูญเสียกำลังสูงสุดของ A/D converter มักมีค่าอยู่ระหว่าง 15 ถึง 3,000 *mW*

3.4 โซลีนอยด์

เราใช้โซลีนอยด์มาประยุกต์ใช้กับงานที่ต้องการเชื่อมโยงพลังงานไฟฟ้ามาเป็นพลังงานกลโดยตรงโดยสัญญาณไฟฟ้าที่ป้อนให้เข้ามาทางขดลวด จะทำให้แกนสารแม่เหล็กของโซลีนอยด์เกิดการเคลื่อนที่ขึ้นการเคลื่อนที่นี้เองที่เรานำไปใช้ประโยชน์เช่น ชักกลอนประตูเอาไว้ ไปถีบกระดิ่ง ทำให้กลไกทำงานหรือหยุดทำงาน เราจะมาศึกษาโซลีนอยด์ที่ใช้กันซึ่งมีทั้งชนิดใช้กับไฟฟ้ากระแสสลับและไฟฟ้ากระแสตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.26 โครงสร้างพื้นฐานโซลีนอยด์

3.4.1 หลักการทำงานของโซลีนอยด์

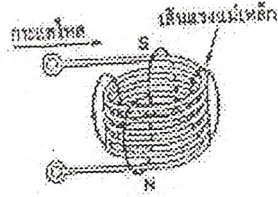
คุณเออร์สเตดเป็นผู้ตั้งกฎ (ตามหลักความเป็นจริงที่ค้นพบ) ว่าเมื่อมีกระแสไฟฟ้าไหลในขดลวดใดๆก็ตามจะเกิดสนามแม่เหล็กขึ้นรอบๆ ตัวมันนั้น และยังได้คิดกฎมือขวาให้ดูทิศทางเส้นแรงแม่เหล็กด้วย คือถ้าเอามือขวากำรอบเส้นลวดโดยนิ้วหัวแม่มือแทนทิศทางการไหล นิ้วที่เหลือทั้งหมด จะแสดงทิศทางเส้นแรงแม่เหล็กจากขั้วได้ไปขั้วเหนือ

เมื่อเราเอาเส้นลวดมาขดเป็นวงๆ หลายๆ วงก็จะเกิดลักษณะของขดลวดขึ้นดังรูปที่ สนามแม่เหล็กที่เกิดจากขดลวดแต่ละขดจะอยู่ในทิศทางเสริมกัน และถ่วงกันเป็นเส้นแรงแม่เหล็กรวมมีทิศทางเหนือใต้ดังรูป ซึ่งแปลว่าขณะนี้ขดลวดชุดนี้จะทำหน้าที่เช่นเดียวกับแม่เหล็กถาวรแท่งหนึ่ง ซึ่งพร้อมที่จะดูดสารแม่เหล็กทันที แต่เนื่องจากสภาพรอบๆ ขดลวดอากาศเส้นแรงแม่เหล็กจึงไม่เข้มข้นมากนัก

เพื่อที่จะไม่ให้สนามแม่เหล็กที่เกิดขึ้นกระจัดกระจาย เขาจึงใส่แกนเหล็กอ่อนรูปตัว ซี เข้ามารอบๆ ขดลวดเพื่อให้สนามแม่เหล็กมากขึ้นดังรูป ถ้าเอาแกนกระทุ้ง (plunger) มาใส่เข้าไปตรงกลางขดลวดตำแหน่งที่ หนึ่ง แกนกระทุ้งจะดูดให้เหล็กเข้ามาจนสนิทในตำแหน่งที่ สอง ยิ่งระยะห่างมากเท่าไร แรงดูดก็จะมากขึ้นเท่านั้น

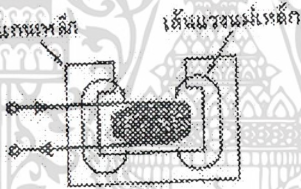
มีข้อแตกต่างระหว่างโซลีนอยด์ไฟตรงและโซลีนอยด์ไฟสลับคือในโซลีนอยด์ไฟตรง กระแสที่ไหลในขดลวดจะค่อนข้างคงที่ไม่เปลี่ยนแปลงไม่ว่าแกนกระทุ้งจะอยู่ในตำแหน่งใดก็ตาม แต่โซลีนอยด์ไฟสลับกระแสในขณะที่ย่านกระทุ้งอยู่นอกขดลวดจะมีค่าสูงและเมื่อแกนกระทุ้งถูกดูดเข้ามาจนสุดขดลวดกระแสจะลดต่ำลง ลักษณะแบบนี้เองทำให้เราต้องระวังอย่าให้เกิดการติดขัดของแกนกระทุ้งในโซลีนอยด์ไฟสลับเพราะจะทำให้เกิดกระแสหลายๆไหลค้างอยู่ ทำให้ขดลวดร้อนขึ้นและอาจไหม้เสียหายได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.27 ทิศทางสนามแม่เหล็กที่เกิดขึ้นเมื่อมีกระแสไหลผ่านขดลวด

ในโครงสร้างของโซลินอยด์แบบไฟสลับนั้นจะต้องพันขดลวด Shaded coil หรือแหวน ring ซึ่งเป็นลวดพันรอบแกนหลักเพียงรอบเดียว หรือไม่ก็รอบลวดวงจรเอาไว้โดย จุดประสงค์ที่พันไว้เพราะในไฟสลับ กระแสจะลดลงมาเป็น ศูนย์ สองครั้งทุกๆ ไซเคิลช่วงที่กระแสเป็นศูนย์นี้เองทำให้แรงดูดแม่เหล็กตกลงและทำให้เกิดหึ่งๆ ขึ้นและการดูดก็ไม่น่าแน่นแน่นในขดลวดแหวนที่เพิ่มเติมขึ้นจะทำให้ห้วงจรแม่เหล็กเกิดเป็นสภาพ 2 เฟสคือ แม้ในขณะที่กระแสเป็นศูนย์ก็ตามขดลวดแหวนซึ่งมีกระแสที่เกิดจากการเหนี่ยวนำกับสนามแม่เหล็กจะยังคงมีเหล็กจะยังคงมีแรงแม่เหล็กเสริมการดูดในช่วงนี้ได้แต่ก็จะทำให้เกิดการสูญเสีย (loss) ของความร้อนในขดลวดบ้างเป็นข้อแลกเปลี่ยน



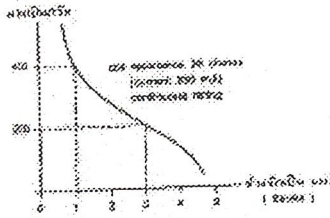
รูปที่ 3.28 การเพิ่มเหล็กอ่อนเข้ามาเพื่อเพิ่มความแข็งของสนามแม่เหล็ก

3.4.2 ขั้นตอนการเลือกโซลินอยด์

ถ้าไม่มีอะไรยุ่งยากมากมายนัก เราควรคำนึงถึงหลักใหญ่คือแรงดันใช้งาน ไม่ว่าจะเป็ไฟตรงไฟสลับ ถ้าเป็นไฟสลับก็ต้องดูความถี่ใช้งานให้ตรงตามความต้องการด้วยช่วงซีกใช้งานของโซลินอยด์จะต้องเคลื่อนที่เป็นระยะทางเท่าใด (จะกำหนดเป็นมิลลิเมตร) ขนาดของโพลด์ ว่าจะต้องใช้แรงขนาดเท่าใดมักจะบอกเป็นกรัม

ใช้งานต่อเนื่องหรือไม่ การใช้งานต่อเนื่อง หมายถึง เราอาจจะใส่แรงดันไฟเข้าทางขดลวดค้างไว้ได้เลยโดยขดลวดไม่ไหม้หรือเป็นจิ้งหะๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.29 ความสัมพันธ์ระหว่างแรงกับระยะช่วงชักของโซลินอยด์ไฟตรง 12 โวลท์

ในรูป เป็นกราฟแสดงความสัมพันธ์ ของแรงกับระยะช่วงชักของโซลินอยด์จะเห็นว่าช่วงชักไกลๆ จะมีแรงน้อยมาก และที่ระยะใกล้เข้ามาแรงก็จะมากขึ้นเป็นทวีคูณ ในกรณีโซลินอยด์จะให้แรงดูด 200 กรัม ที่ระยะชัก 3 มม. และจะให้แรงถึง 400 กรัม ที่ช่วงชักสั้นๆ ขนาด 1 มม. แนวคิดในการนำเอาโซลินอยด์ไปใช้ประยุกต์ใช้สำหรับโซลินอยด์ที่มีแรงดึงไม่มากนักทำเป็นกลอนประตู เมื่อมีแรงดันมาที่ขดลวด โซลินอยด์จะดันแกนกระทันหันกลับ เป็นการปลดล็อก

ซูปายโฆษณา ในกรณีนี้ถ้าโซลินอยด์ไม่ทำงาน สปริงจะดันป้ายให้ตั้งฉากกับหน้าต่างป้ายให้ตั้งฉากกับหน้าต่างป้าย ทำให้เราไม่เห็นตัวหนังสือแต่โซลินอยด์ได้รับแรงดันเข้ามา แกนกระทันหันจะถูกกดทำให้แกนตั้งฉากหน้าต่างโฆษณาออกมาให้เราเห็นได้

ใช้กับกลไกของเล่นที่ทำด้วยอิเล็กทรอนิกส์ต่างๆเช่นหุ่นยนต์เด็กเล่นและอื่นๆอีกมาก สำหรับโซลินอยด์ที่มีแรงดึงมาก (เช่นในงานอุตสาหกรรม)

กลไกอินเตอร์ล็อก ใช้กับพวกเครื่องหยอดเหรียญต่างๆเครื่องเล่นทางอิเล็กทรอนิกส์ กระดิ่งทริปของเซอร์กิตเบรกเกอร์ ควบคุมลิ้นของเหลว พกกลิ้นปิดเปิดทางเดินของลมหรือน้ำมันในระบบนิวเมติกและไฮดรอลิกส์ ควบคุมลิ้นน้ำทิ้งของเครื่องซักผ้า ช่วยในการนับระบบลิ้นค้า โดยวงจรนับจะส่งแรงดันมาที่โซลินอยด์เป็นช่วงชักเวลาที่ได้จำนวนตามต้องการโซลินอยด์จะถูกดูดและเบนทิศทางลิ้นค้าไปลงหีบห่อตามจำนวนถูกต้องใช้ควบคุมระบบเบรกในเครื่องจักรกล ควบคุมการทำงานของคลัตช์ โดยการดึงหน้าคลัตช์มาแตะ กันเป็นการถ่ายถอดกำลังผ่านไปได้ ควบคุมกลไกคานงัดแรงในเครื่องมือสำนักงาน เครื่องเล่นอิเล็กทรอนิกส์ ควบคุมการเจาะและพิมพ์ของเครื่องจักร ก็โดยการตัดแปลงติดตั้งหัวเจาะและเป็นพิมพ์เข้าบนแกนของโซลินอยด์ ควบคุมการเปิดปิดของฮอปเปอร์ (Hopper คล้ายปากกรวย มีหน้าที่เป็นทางไหลของวัตถุที่อยู่ในไซโล)

3.4.3 ข้อเปรียบเทียบความแตกต่างระหว่างรีเลย์แบบกลไกกับโซลิสเตอรีเลย์

รีเลย์ทั้งสองอาศัยแรงดันไฟฟ้าทำให้เกิดการตัดต่อวงจรไฟฟ้ารีเลย์แบบกลไก ประกอบ

ด้วยขดลวดพันรอบแกนเหล็ก เมื่อกระแสไหลผ่านขดลวดรอบแกนเหล็ก เมื่อมีกระแสไหลผ่านขดลวดจะเกิดอำนาจแม่เหล็ก ไปดึงชุดหน้าสัมผัสที่ติดอยู่กับส่วนเคลื่อนที่เข้ามาต่อให้กระแสไหลกลับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผ่านไปได้ เมื่อต้องการให้นำน้ำสัมผัสแยกออกจากกันก็ทำได้โดยการหยุดจ่ายกระแสไฟฟ้าที่ไปเข้าคอยของรีเลย์

3.5 สเตรนเกจน์

ตัวแปลงสัญญาณสเตรนเกจน์เป็นตัวแปลงสัญญาณที่มีกรนำไปใช้กันอย่างกว้างขวางตั้งแต่ในรถยนต์ไปจนถึงโรงงานถลุงแร่ นอกจากนี้มีการนำไปใช้งานในบ้านและซูเปอร์มาร์เก็ต โรงงานอุตสาหกรรมตลอดจนในโรงพยาบาล ถูกนำไปใช้เกือบทุกสาขาของวิทยาศาสตร์ตัวแปลงสัญญาณสเตรนเกจน์ สามารถวัดคุณสมบัติทางกายภาพที่เกี่ยวข้องกับแรงได้ทุกรูปแบบเช่น น้ำหนัก อัตราเร่ง ความดัน ปริมาตร ระดับของเหลว อัตราการไหลและความเร็ว นอกจากนี้ยังมีคุณสมบัติที่เที่ยงตรง ทนทาน ราคาไม่แพง มีความเป็นเชิงเส้น และสะดวกในการใช้งานตัวแปลงสัญญาณสเตรนเกจน์นี้สามารถแบ่งโครงสร้างออกเป็นส่วนใหญ่ๆได้สามส่วนคือ

- 1.1) ชั้นส่วนที่เป็นสปริง
- 1.2) ตัวสเตรนเกจน์
- 1.3) วงจรบริดจ์

3.6 สถาปัตยกรรมไมโครคอนโทรลเลอร์ MCS-51

ไมโครคอนโทรลเลอร์ MCS-51 ซึ่งเป็นไมโครคอมพิวเตอร์แบบชิปเดี่ยว (ไม่ต้องต่ออุปกรณ์ภายนอกก็สามารถทำงานได้) มีความสะดวกในการใช้งานและเขียนโปรแกรมควบคุม MCS-51 นี้เป็นอุปกรณ์ที่ออกแบบมาสนองความต้องการของผู้ใช้คือ มีสายอินพุต เอาท์พุท ภายในตัวพอร์ตของอินพุตและเอาท์พุทบัฟเฟอร์อินเตอร์เฟส และสายควบคุมอื่น ๆ ที่ใช้สำหรับแยกข้อมูลกับแอดเดรสและยังมีชุดคำสั่งเพิ่มขึ้นเป็นพิเศษเพื่อจัดการข้อมูล

3.6.1 โครงสร้างของ MCS-51

ไมโครคอนโทรลเลอร์ตระกูล MCS-51 มีด้วยกันหลายเบอร์ขึ้นอยู่กับโครงสร้างภายในของมัน บางเบอร์จะมีหน่วยความจำภายในเป็นแบบ ROM บางเบอร์เป็นแบบ EPROM บางเบอร์มี RAM ภายใน 128 ไบต์ บางเบอร์มี 256 ไบต์ เป็นต้น ซึ่งรายละเอียดจะศึกษาได้จากคู่มือของมันโดยตรง และลักษณะของเขาด่าง ๆ จะเหมือนกัน คุณสมบัติที่สำคัญของ MCS-51 มีดังนี้

- มีหน่วยความจำ ROM 4K bytes
- มีหน่วยความจำ RAM 128 bytes

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง การศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- มี Timer 16 บิต 2 ตัว
- สามารถอินเทอร์รัพท์ได้ 5 แหล่ง
- มีวงจรรอสวิตเตอร์และวงจรรนาฬิกาบนชิพ
- มีพอร์ทอนุกรมที่สามารถรับส่งข้อมูลแบบ Full Duplex 8 ความเร็วสูง
- อ้าหน่วยความจำโปรแกรมภายนอกได้ 64 K
- อ้าหน่วยความจำข้อมูลภายนอกได้ 64 K
- สามารถประมวลผลทีละบิตได้
- สามารถอ้าหน่วยความจำแบบบิตได้ 210 ตำแหน่ง
- หนึ่งวัฏจักรคำสั่งกินเวลาประมาณ 1 ไมโครวินาทีขณะทำงานด้วย Clock 12 MHz

ตัวอย่างไมโครคอนโทรลเลอร์ตระกูล MCS-51 และลักษณะต่าง ๆ สามารถแสดงได้ในตารางที่ 3.2 และสำหรับไดอะแกรมโครงสร้างภายในแสดงในรูปที่

เบอร์	หน่วยความจำโปรแกรมบนชิพ	หน่วยความจำข้อมูลบนชิพ	Timer
8051	4K ROM	128 bytes	2
8031	-	128 bytes	2
8751	4K EPROM	128 bytes	2
8052	8K ROM	256 bytes	3
8032	-	256 bytes	3
8752	8K EPROM	256 bytes	3

ตารางที่ 3.2 แสดงไมโครโปรเซสเซอร์ตระกูล MCS-51 เบอร์ต่าง ๆ

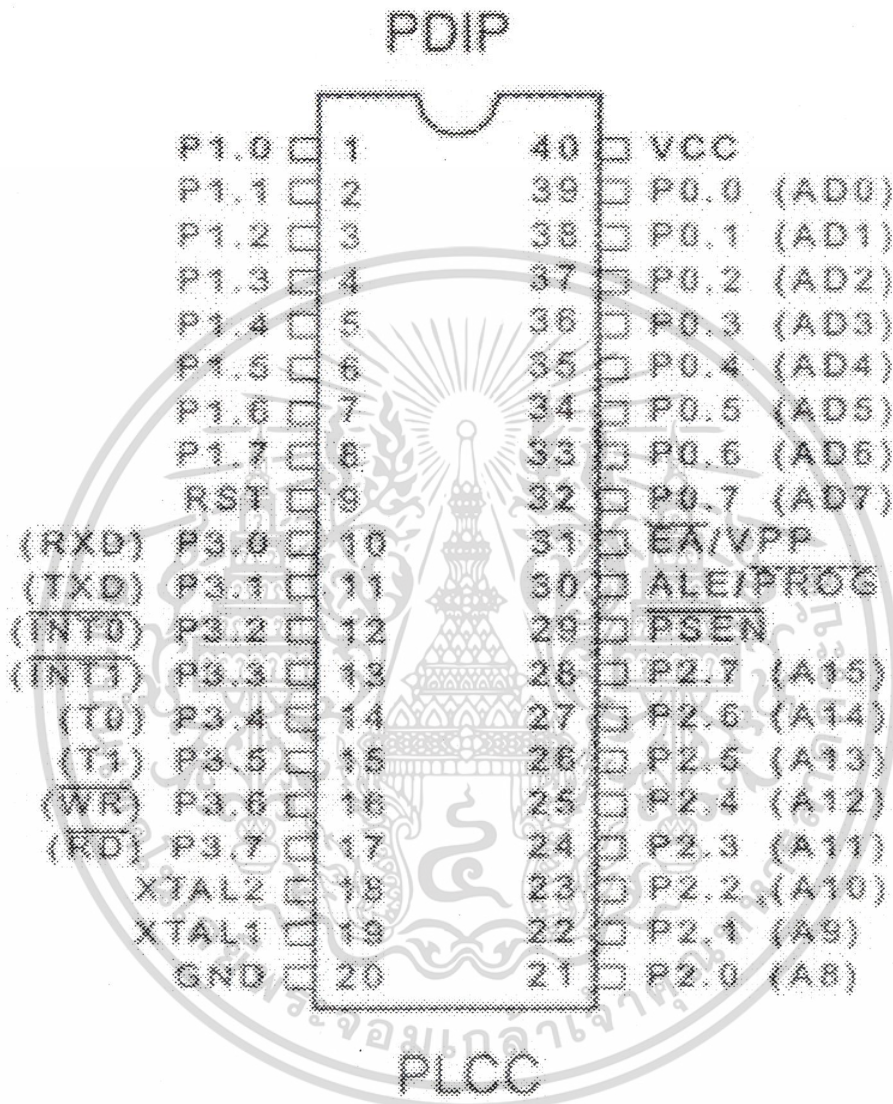
เบอร์หน่วยความจำโปรแกรมบนชิพหน่วยความจำข้อมูลบนชิพ TIMERS
 8051 4K ROM 128 bytes 2
 8031 - 128 bytes 2
 8751 4K EPROM 128 bytes 2
 8052 8K ROM 256 bytes 3
 8032 - 256 bytes 3
 8752 8K EPROM 256 bytes 3

3.6.2 การจัดขาลักษณะภายนอกของ MCS-51

รูปที่แสดงการจัดขาตามลักษณะภายนอกของ MCS-51 ซึ่งจะมีการแบ่งกลุ่มการจัดการตามสถาปัตยกรรมของ MCS-51 อยู่ 4 กลุ่มคือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- 1) กลุ่มขารับแหล่งจ่ายไฟฟ้า และระบบสัญญาณนาฬิกา
- 2) กลุ่มขาแอดเดรสและข้อมูล
- 3) กลุ่มขาควควบคุม
- 4) กลุ่มขาพอร์ตแบบขนานและอนุกรม



รูปที่ 3.31 แสดงการจัดขาตามลักษณะภายนอกของชิพ MCS-51

3.6.3 หน่วยศูนย์กลางประมวลผลหรือซีพียู

ซีพียูเป็นมันสมองของระบบไมโครคอมพิวเตอร์การอ่านโปรแกรม และการทำงานตามคำสั่งโปรแกรมจะกระทำที่ส่วนนี้โดยกรมขั้วส่วนคณิตศาสตร์ และตรรกศาสตร์ทำงานร่วมกับรีจิสเตอร์ A, B, PSW (Program Status Word), SP (Stack Pointer) ตัวนับโปรแกรม (PC: Program

counter) ขนาด 16 บิต และตัวชี้ตำแหน่งข้อมูล (DPTR: Data Pointer) ส่วนคณิตศาสตร์และตรรกไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งหากมีการนำไปใช้

ศาสตร์ (ALU: Arithmetic Logic Unit) ALU นี้ทำงานในฟังก์ชันทางคณิตศาสตร์ และตรรกศาสตร์ ด้วยตัวแปรต่าง ๆ ขนาด 8 บิต ที่มีลักษณะการทำงานทางคณิตศาสตร์เป็น บวก ลบ คูณ หาร รวมทั้งทางตรรกศาสตร์เช่น AND OR XOR รวมทั้งการเลื่อน และวนรอบบิต การเคลียร์ค่า และกลับค่า (Complement) เป็นต้น

สิ่งสำคัญในการทำงานทางสถาปัตยกรรมของ MCS-51 คือความสามารถในการทำงาน สำหรับข้อมูลขนาด 8 บิต และ 1 บิต การใช้งานระดับในการเซตเคลียร์ หรือกลับค่าการเคลื่อนย้าย การทดสอบ และใช้ในการคำนวณทางตรรกขนาด 1 บิต ความสามารถเช่นนี้เหมาะสำหรับใช้ในงานควบคุมของสัญญาณเข้า และออกที่มีการคิดและออกแบบทางตรรกด้วยพีชคณิต Boolean ซึ่งโดยปกติทำได้ลำบากสำหรับไมโครโปรเซสเซอร์ทั่วไป งานในลักษณะเช่นนี้จึงได้ชื่ออีกอย่างหนึ่งว่า ตัวประมวลผลบูลีน (Boolean Processor)

3.6.4 โครงสร้างพอร์ตและการทำงาน

ในตัว MCS-51 มีพอร์ต 4 พอร์ต และทั้งสี่พอร์ตเป็นแบบสองทิศทาง แต่ละพอร์ตจะประกอบด้วยเลขที่ เป็น P0 ถึง P3 ของ SFR จะมีตัวขับเอาต์พุตและบัฟเฟอร์อินพุต ตัวขับเอาต์พุตของพอร์ต 0 และ 2 และบัฟเฟอร์อินพุตของพอร์ต 0 จะใช้งานสำหรับการเข้าถึงหน่วยความจำภายนอก ในการใช้งานลักษณะนี้เอาต์พุตพอร์ต 0 จะทำหน้าที่เป็นตัวกำหนดไบต์ต่ำของแอดเดรสหน่วยความจำภายนอก โดยที่ค่าแอดเดรส และค่าข้อมูลจะถูกมัลติเพล็กซ์ด้วยช่วงจังหวะการแฟลชและการอ่านหรือเขียนข้อมูล ส่วนเอาต์พุต 2 จะทำหน้าที่เป็นตัวกำหนดไบต์สูงของแอดเดรส ในการเข้าถึงหน่วยความจำภายนอกบางขาของตัวขับเอาต์พุต และบัฟเฟอร์อินพุตของขา 1,0,1.1 และพอร์ต 3 ทั้งหมดสามารถนำไปใช้งานเป็นแบบหลายฟังก์ชันได้ดังนี้

ขาพอร์ต	การใช้งานตามฟังก์ชัน
P1.0	T2 (Timer/Counter 2 สัญญาณอินพุตจากภายนอก)
P1.1	T2RST (Timer/Counter 2 สัญญาณอินพุตการรีเซตภายนอก)
P3.0	RxD (พอร์ตรับข้อมูลอนุกรม)
P3.1	TxD (พอร์ตส่งข้อมูลอนุกรม)
P3.2	INT 0 (การใช้อินเตอร์รัพภายนอกตัวที่ 1)
P3.3	INT 1 (การใช้อินเตอร์รัพภายนอกตัวที่ 2)
P3.4	T0 (Timer/Counter 0 สัญญาณอินพุตภายนอก)
P3.5	T1 (Timer/Counter 1 สัญญาณอินพุตภายนอก)
P3.6	WR (สวิตช์การเขียนหน่วยความจำภายนอก)
P3.7	RD (สวิตช์การอ่านหน่วยความจำภายนอก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวจับเอาที่พื้ทแลทซ์ในการที่ใช้ทำงานตามตารางบน จะต้องเริ่มโปรแกรมด้วยการเซตค่า “1” เก็บในแลทซ์ก่อน

3.6.5 การเข้าถึงของหน่วยความจำภายนอก

ลักษณะการเข้าถึงของหน่วยความจำภายนอกมี 2 แบบคือ การเข้าถึงหน่วยความจำโปรแกรมภายนอก กับของหน่วยความจำข้อมูลภายนอก การเข้าถึงของหน่วยความจำโปรแกรมภายนอกจะใช้คำสั่งสัญญาณ PSEN (Program Store Enable) แอทที่ฟต่ำเป็นสัญญาณสโตรควบคุมหน่วยความจำการแพทซ์โปรแกรมภายนอกจะใช้ขาแอดเดรส 16 บิตเสมอ ส่วนการเข้าถึงของหน่วยความจำข้อมูลสามารถที่จะใช้กำหนดเลขที่อยู่ได้ทั้ง 16 บิต แอดเดรส

เมื่อไรที่ใช้ 16 บิต แอดเดรสไบต์สูงของค่าแอดเดรสจะส่งออกที่พอร์ต 2 และจะคงสถานะค่านั้นตลอดในช่วงไซเคิลการอ่านและเขียน ระหว่างช่วงเวลานี้ ตัวแลทซ์ของพอร์ต 2 ใน SFR จะไม่ต้องประกอบด้วยค่า “1” และค่าข้อมูลใน SFR ของพอร์ตจะยังคงค่าเดิมที่ขาพอร์ต 2 ตลอดช่วงไซเคิลการใช้ความจำภายนอก ซึ่งมีลักษณะนี้จะเป็นการใช้งานด้านของหน่วยความจำ

ในกรณีใช้แอดเดรสไบต์ต่ำเป็นช่วงเวลามีติเฟลทซ์กับข้อมูลของพอร์ต 0 ขาสัญญาณแอดเดรส/ข้อมูล จะจับ FET ทั้ง 2 ตัวในพอร์ต 0 เป็นบัฟเฟอร์ส่งออก ดังนั้นในการใช้งานพอร์ต 0 จะไม่มีการรับกระแสเข้า จึงไม่จำเป็นต้องพูลอ้พจากภายนอกสัญญาณ ALE: Address Latch Enable ก็จะใช้เป็นขาควบคุมรับไบต์แอดเดรสเก็บไว้ภายนอก ซึ่งค่าแอดเดรสจะคงที่ที่ช่วงขอบขาของ ALE ดังนั้นในช่วงไซเคิลการเขียนออกไปที่พอร์ต 0 ก่อนที่ WR จะแอทที่ฟต่ำ ส่วนไซเคิลการอ่านข้อมูลจะรับเข้ามาที่พอร์ต 0 ก่อน

3.6.6 ชุดคำสั่งของ MCS-51

ชุดคำสั่ง MCS-51 จะมีทั้งสิ้น 111 คำสั่ง ประกอบด้วยคำสั่งที่มี 1 ไบต์อยู่ 49 คำสั่ง สองไบต์ 45 คำสั่ง และอีก 17 คำสั่งที่เหลือมีขนาดยาว 3 ไบต์ รูปแบบคำสั่งออปโค้ดประกอบด้วยคำสั่งของนิวมอนิคที่ตามด้วยตัวโอเปอร์เรนด์ที่มีรูปแบบคือ นิวมอริคคำสั่งต่าง ๆ

โอเปอร์เรนด์ <>, <>

ตัวข้อมูล < รับถ่ายทอดมา > , < แหล่งกำเนิด > ในฟิลด์โอเปอร์เรนด์นี้จะมีรูปแบบที่กำหนดสัญลักษณ์ต่าง ๆ ที่สามารถแทนความหมายของการเรียนใช้โหมคกำหนดเลขที่อยู่ตามรูปแบบของ MCS-51 MACRO ASSEMBLY LANGUAGE ซึ่งรูปแบบต่าง ๆ จะอธิบายการใช้ในหัวข้อรายละเอียดของชุดคำสั่ง ตามการออกแบบฮาร์ดแวร์ MCS-51 ของอินเทล การกำหนดแอดเดรสขนาด 16 บิต หรือ 2 ไบต์ ตัวโอเปอร์เรนด์ข้อมูลจะเก็บไบต์ที่มีความสำคัญนัยต่ำไว้ที่แอดเดรสขนาด 16 บิต หรือ 2 ไบต์ ตัวโอเปอร์เรนด์ข้อมูลจะเก็บไบต์ที่มีความสำคัญนัยต่ำไว้ที่แอดเดรสตำแหน่งสูง และไบต์ที่มีความสำคัญนัยสูงไว้ที่แอดเดรสตำแหน่งต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

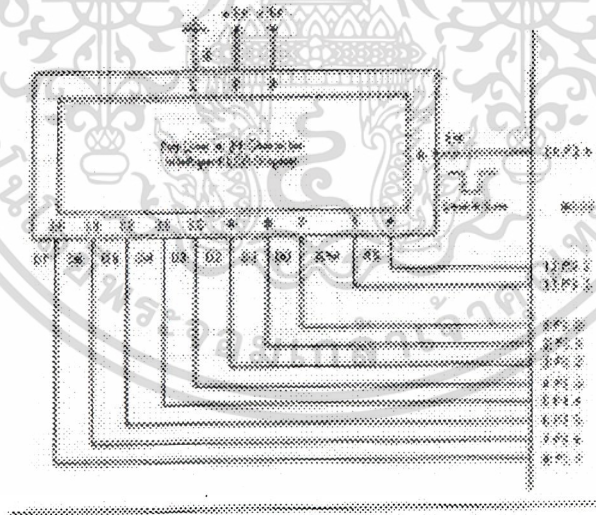
ลักษณะการทำงานตามฟังก์ชัน ชุดคำสั่งของ MCS-51 จะถูกแบ่งเป็นลักษณะการทำงานตามฟังก์ชันได้ 4 กลุ่มคือ

1. กลุ่มการถ่ายเทข้อมูล
2. กลุ่มคณิตศาสตร์
3. กลุ่มตรรกศาสตร์
4. กลุ่มการควบคุมการถ่ายเท

3.7 การใช้งานตัวแสดงผลแบบ LCD

โมดูล LCD ขนาด 16 ตัวอักษร 1 บรรทัด (LCD 16 × 1)

สำหรับโมดูล LCD ใช้ในการเรียนรู้ในการทดลองเป็นขนาด 16 ตัวอักษร 1 บรรทัด เนื่องจากราคาถูก ง่ายและเป็นโมดูล LCD ที่มีโครงสร้างเป็นมาตรฐาน มีผู้ผลิตหลายรายและมีการระบุเบอร์แตกต่างกันออกไปตามผู้ผลิต อาทิ LM020L ของฮิตาชิ, DMC-16117A ของออปเทริกซ์ (Optrex) เป็นต้น แต่อย่างไรก็ตามตัวควบคุมที่ใช้ในโมดูล LCD ส่วนใหญ่จะใช้เบอร์ HD 44750 ของฮิตาชิ



รูปที่ 3.32 LCD

โมดูล LCD ขนาด 16 × 1 มีขาต่อใช้งานทั้งสิ้น 14 ขา มีการจัดขาตั้งในรูปแบบ สำหรับรายละเอียดการทำงานของแต่ละขาตั้งนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมีเหตุที่แปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ss (ขา1) : ต่อกราวด์
 DD (ขา2) : ต่อไฟเลี้ยง + 5 โวลต์
 O (ขา3) : เป็นขาอินพุทรับแรงดันเพื่อปรับความเข้มของการแสดงผลให้

LCD

RS (ขา4) : เป็นขาอินพุทใช้ในการแยกชนิดของข้อมูลที่จะทำการประมวลผล ในขณะนั้นว่า เป็นคำสั่งสำหรับรีจิสเตอร์ IR หรือเป็นข้อมูลสำหรับรีจิสเตอร์ DR โดยถ้าเป็น “0” ข้อมูลที่ส่งมาจะเป็นคำสั่ง แต่ถ้าเป็น “1” ข้อมูลที่ส่งมาจะเป็นข้อมูลสำหรับการแสดงผล

R / W (ขา5) : เป็นขาที่ใช้เลือกการอ่านหรือเขียนข้อมูลให้กับ LCD ถ้าเป็น “0” เป็นการกำหนดให้เขียนข้อมูล แต่ถ้าเป็น “1” จะเป็นการอ่านข้อมูลจาก LCD

E (ขา6) : เป็นขาควบคุมการทำงานของ LCD ที่ลอจิก “0”

D0 – D7 (ขา7-14) : เป็นขาที่ใช้เป็นทางผ่านของข้อมูลระหว่าง LCD กับอุปกรณ์ภายนอกขนาด 8 บิต

3.7.1 การเขียนคำสั่งและข้อมูลให้แก่โมดูล LCD

ในการเขียนข้อมูลเพื่อควบคุมให้แก่โมดูล LCD แสดงผลตามที่ต้องการ ต้องส่งคำสั่ง (instruction) ที่กำหนดโหมดการทำงานให้แก่โมดูล LCD ก่อน จากนั้นจึงค่อยส่งข้อมูล (data) ที่ต้องการแสดงผลเนื่องจากบัสข้อมูลของโมดูล LCD มี 8 เส้นคือ D0-D7 และเป็นเส้นทางผ่านของทั้งคำสั่งและข้อมูลดังนั้นในการส่งคำสั่งและข้อมูลจึงต้องอาศัยการกำหนดสัญญาณลอจิกที่ขา RS ถ้าหากที่ขา RS ให้ลอจิก “0” หมายความว่า ข้อมูลที่ป้อนให้แก่โมดูล LCD ขณะนั้นเป็นคำสั่งในทางตรงข้าม หากขา RS เป็นลอจิก “1” ข้อมูลที่ป้อนให้ขณะนั้นเป็นข้อมูลที่ใช้แสดงผล สำหรับข้อมูลที่จะแสดงผลนั้นจะเป็นรหัส ASCII

เมื่อต้องการเขียนหรืออ่านข้อมูลใน CGRAM และ DDRAM เริ่มต้น ต้องกำหนดแอดเดรสที่ต้องการอ่านหรือเขียนก่อน โดยใช้คำสั่งเลือกแอดเดรส จากนั้นกำหนดให้ขา RS เป็น “1” เพื่อแจ้งให้ตัวควบคุมภายในโมดูล LCD ทราบดีว่าข้อมูลที่ปรากฏต่อไปนี้เป็นข้อมูลปกติไม่ใช่คำสั่ง

ในกรณีที่ต้องการอ่านข้อมูลต้องกำหนดให้ขา R/W เป็น “1” ข้อมูลขนาด 8 บิต (หรือ 4 บิต) ก็จะปรากฏบนบัสข้อมูล โดยข้อมูลที่อ่านออกมาได้ จะเป็นข้อมูลจากแอดเดรสของ CGRAM หรือ DDRAM ตามที่ต้องการ

ในกรณีที่ต้องการเขียนข้อมูล เมื่อกำหนดแอดเดรสและป้อนลอจิก “1” ให้ขา RS แล้ว ต้องกำหนดให้ขา R/W เป็น “0” ข้อมูลที่อยู่บนบัสข้อมูลจะถูกเขียนลงในรีจิสเตอร์ DR จากนั้นจึงถ่ายทอดลงใน DDRAM ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.7.2 จังหวะการทำงานของ LCD โมดูล

ในการติดต่อกับโมดูล LCD จะต้องมีกรรณ่วงเวลาหลังจากที่ทำการส่งรหัสคำสั่งหรือข้อมูล เนื่องจากต้องรอให้คอนโทรลเลอร์ภายใน LCD โมดูล แปลความหมายของรหัสคำสั่งและทำงานตามคำสั่งให้เรียบร้อยก่อน จากนั้นจึงจะรับข้อมูลหรือดำเนินการต่อไป

ดังนั้นในการใช้งานโมดูล LCD ผู้เขียนโปรแกรมต้องมีโปรแกรมเพื่อรณ่วงเวลารอให้โมดูล LCD พร้อมทำงานด้วย โดยเมื่อเริ่มจ่ายไฟให้แก่โมดูล LCD ต้องรอนประมาณ 10 มิลลิวินาที เพื่อให้โมดูล LCD ทำการเตรียมความพร้อมหรืออินิเชียล (initial) หลังจากนั้นก็จะกำหนดลอจิกให้แก่ขา RS ของโมดูล LCD แล้วต้องรณ่วงเวลาอีกประมาณ 2 มิลลิวินาที เพื่อให้คอนโทรลเลอร์ใน LCD โมดูลแปลความหมายของลอจิกที่ขา RS ว่าข้อมูลต่อไปที่จะได้รับนั้นเป็นรหัสคำสั่งหรือเป็นข้อมูลที่ต้องการแสดงผล จากนั้นจะเป็นการส่งข้อมูลมารอที่บัสข้อมูล D0-D7 (ในกรณีทำงานในโหมด 8 บิต) ขั้นตอนต่อไปจะเป็นการส่งสัญญาณพัลส์ไปที่ขา E เพื่อเอนนาเบิลโมดูล LCD ให้รับข้อมูลจากบัสข้อมูลเข้าไป โดยพัลส์ที่ป้อนเข้าที่ขา E ของโมดูล LCD ต้องเป็นพัลส์ขอบขาขึ้น จากนั้นทำการรณ่วงเวลา 2 มิลลิวินาที

ทั้งหมดที่กล่าวมาคือขั้นตอนและจังหวะในการทำงาน 1 รอบของโมดูล LCD จะเห็นได้ว่ามีโปรแกรมย่อยที่สำคัญ 3 โปรแกรมย่อย คือ โปรแกรมอินิเชียล LCD, โปรแกรมรณ่วงเวลา และโปรแกรมย่อยการส่งพัลส์เพื่อเอนนาเบิลโมดูล

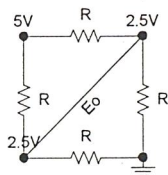
3.8 วงจรที่นำไปใช้งาน

วงจรที่นำไปใช้งานจริงในการสร้างภาคต่าง ๆ ของเครื่องเขย่าเลือด

3.8.1 วงจรบริดจ์

จะเห็นว่าการเปลี่ยนแปลงของค่าความต้านทานของสเตรนเกจน์เป็นสัดส่วนโดยตรงกับการเปลี่ยนแปลงความยาวของชิ้นส่วนที่เป็นสปริงเป็นสัดส่วนโดยตรงกับแรงที่มากระทำ เนื่องจากความสัมพันธ์ทั้งสองแบบเป็นเชิงเส้นจึงอาจกล่าวได้ว่าการเปลี่ยนแปลงของค่าความต้านทานเป็นสัดส่วนโดยตรงกับแรงที่มากระทำ แต่การเปลี่ยนแปลงของค่าความต้านทานเองไม่เป็นตัวแปรที่สะดวกในการวัดเนื่องจากตัวตรวจจับข้อมูลทางคอมพิวเตอร์ และตัวควบคุมกระบวนการมักจะต้องการสัญญาณในรูปแรงดันหรือกระแสเราสามารถที่จะเปลี่ยนค่าการเปลี่ยนแปลงความต้านทานให้อยู่ในรูปของการเปลี่ยนแปลงแรงดันได้โดยการต่อสเตรนเกจน์ซึ่งจะก่อให้เกิดการเปลี่ยนแปลงแรงดันที่ตกคร่อมวงจรบริดจ์เราสามารถใช้ในการเปลี่ยนแปลงนี้เป็นตัวแสดงการเปลี่ยนของความต้านทานของสเตรนเกจน์ได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.33 แสดงลักษณะวงจรบริดจ์

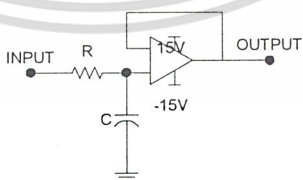
เราสามารถแสดงให้เห็นถึง ความสัมพันธ์ระหว่างความแตกต่างของแรงดันที่ตกคร่อมวงจรบริดจ์ และการเปลี่ยนแปลงของความต้านทานเป็นเชิงเส้น

$$e_o = E_r / R$$

สมการนี้แสดงให้เห็นถึงแรงดันเอาต์พุตของวงจรบริดจ์อื่นเป็นสัดส่วนโดยตรงกับการเปลี่ยนแปลงค่าความต้านทานสเตรนเกจ

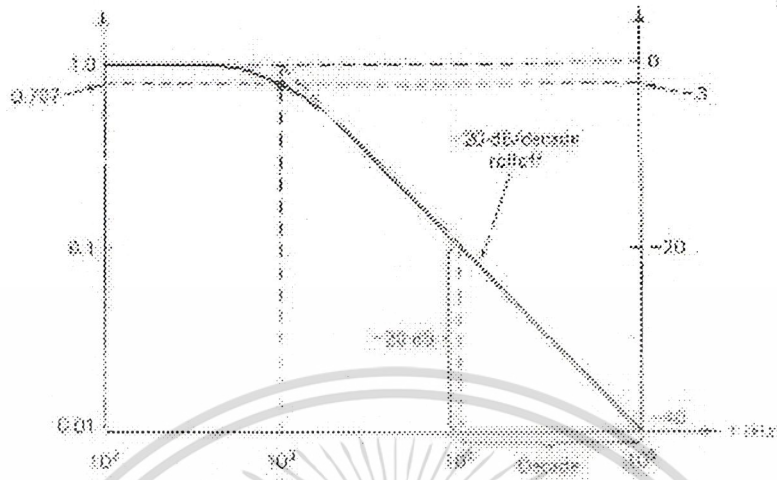
3.8.2 วงจร Low Pass Filter

ที่ความถี่ต่ำ ตัวเก็บประจุจะแสดงเป็นว่าเปิดวงจร และวงจรของ Op-Amp จะแสดงแรงดันที่เปลี่ยนไปตามค่า gain ของแรงดัน 1 หรือ 0 dB ที่ความถี่สูง ค่าความต้านทานของตัวเก็บประจุ จะมีค่าต่ำมาก ตั้งแต่แรงดัน f_c แบ่งระหว่าง R และ C สัญญาณแรงดันที่อินพุต (+) ดังนั้น e_o จะประมาณว่าเป็น 0 ดังนั้นความถี่ต่ำจะผ่านจาก f_c ถึง ∞ และค่าความถี่สูงจะลดลง



รูปที่ 3.34 วงจร Low Pass Filter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.35 Frequency Response

ที่มีความถี่เกิดขึ้นค่า f_c จะเพิ่มขึ้นจากศูนย์ ขนาดของ f_c จะเป็นค่าคงที่และหลังจากนั้น จะเริ่มลดลงเมื่อ f_c มีค่าลดลงถึง 0.707 ค่าความถี่นี้เรียกว่า Cut Off Frequency f_H ซึ่งใช้ในการกรองความถี่ต่ำผ่าน

จากรูปแสดง Frequency Response ซึ่ง plot เป็นค่า log เมื่อเหนือขึ้นไปจาก Cut Off Frequency ค่า gain ของแรงดันจะลดลงเป็น -20 dB

3.8.3 วงจร Inverting Amplifier

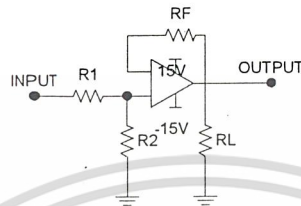
วงจร Inverting Amplifier จะใช้ negative feedback เพื่อให้ได้อัตราขยายแรงดันที่คงที่ซึ่ง เหตุผลที่ต้องให้คงที่เพราะวงจรนี้มีอัตราขยาย open loop มีค่าสูงมากและไม่เสถียรทำให้ไม่สามารถหาอัตราขยายได้ จึงต้องมีการป้อนกลับจากรูป แรงดันอินพุท จะจับ Inverting input ผ่าน R_1 ซึ่งจะทำให้เกิดค่าแรงดันอินพุท V_2 ซึ่งแรงดันอินพุทจะถูกขยายโดย อัตราขยาย open loop เพื่อใช้ในการผลิตแรงดันเอาต์พุท Inverting โดยแรงดันเอาต์พุทจะถูกป้อนกลับมายังอินพุทผ่าน R_2 ผลของการป้อนกลับแบบลบทำให้เกิด 180° out of phase กับ อินพุท

ถ้าอัตราขยาย Open loop เพิ่มขึ้น แรงดันเอาต์พุทจะเพิ่มและป้อนกลับแรงดันที่มากขึ้นมายัง อินพุท Inverting ซึ่งผลที่ได้ทำให้ค่า V_2 ลดลง ดังนั้น อัตราขยายจะเพิ่มขึ้น และค่าเอาต์พุทจะเพิ่ม เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_{in} = I_{in} R_1 \quad (3.2)$$

$$i_{out} = I_{in} R_2 \quad (3.3)$$

$$A_v = R_2 / R_1 \quad (3.4)$$

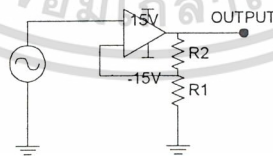


รูปที่ 3.36 วงจร Inverting Amplifier

3.8.4 วงจร Noninverting Amplifier

จากรูปแสดงวงจร Noninverting Amplifier โดยแรงดันอินพุต i_{in} จะเป็นตัวขับ Inverting อินพุตที่แรงดันอินพุตจะผลิตแรงดันที่ in phase ส่วนของแรงดันเอาต์พุตจะป้อนกลับที่อินพุตผ่าน วงจร divider แรงดันที่ตรงข้าม R_1 จะเป็นแรงดันป้อนกลับที่ใช้เป็น Inverting อินพุตแรงดันป้อนกลับจะมีค่าเท่ากับแรงดันอินพุต เพราะแรงดันที่ open loop gain สูง ความแตกต่างของ V_1 และ V_2 จะน้อยมากแรงดันป้อนกลับจะไปชดเชวแรงดันอินพุตเรียกว่าการป้อนกลับแบบลบ

ถ้าแรงดัน Open loop gain มีค่าเพิ่มขึ้น จะทำให้แรงดันเอาต์พุตเพิ่มและแรงดันป้อนกลับที่ inverting อินพุตเพิ่ม ค่า $V_1 - V_2$ มีค่าลดลง



รูปที่ 3.37 วงจร Noninverting Amplifier

ถ้า R_{in} มีค่า infinite กระแสอินพุตเป็นศูนย์ ถ้า A_{OL} มีค่า infinite ค่าแรงดัน $V_1 - V_2$ มีค่าเป็นศูนย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$i_n = i_1 R_1 \quad (3.5)$$

$$i_{out} = i_1 (R_2 + R_1) \quad (3.6)$$

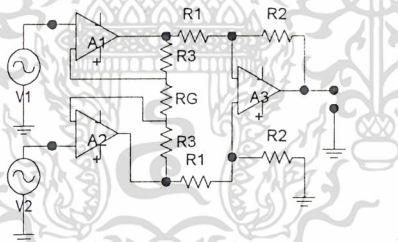
$$A_v = (R_2 / R_1) + 1 \quad (3.7)$$

3.8.5 วงจร Differential Amplifier

โดยทั่วไปแล้วเรามักจะใช้วงจร ดิฟเฟอเรนเชียลแอมพลิไฟเออร์ เพื่อที่จะขยายความแตกต่างของสัญญาณที่เข้ามา เช่น เอาท์พุทของเซนเซอร์ความดัน วงจรขยายความแตกต่างนี้ เหมาะสมกับการประยุกต์ใช้งานอย่างนี้เพราะว่าสามารถที่จะขจัดสัญญาณรบกวนได้ดีกว่า และมีค่า อินพุทอิมพีแดนซ์ ที่เท่ากัน เราแบ่งชนิดของวงจรดิฟเฟอเรนเชียลนี้ออกตามจำนวน ออปแอมป์ คือ

1. ชนิดที่มี 1 ตัว
2. ชนิดที่มี 2 ตัว
3. ชนิดที่มี 3 ตัว

ในที่นี้เราจะกล่าวถึงเฉพาะแบบที่ 3 เท่านั้น



รูปที่ 3.38 วงจรดิฟเฟอเรนเชียลชนิดที่มีออปแอมป์ 3 ตัว

วงจรในรูปประกอบด้วย 2 ส่วนคือ ส่วนแรกมีออปแอมป์ A_1 และ A_2 ส่วนที่สองมีออปแอมป์ A_3 ในการหาค่าเกน เราจะพิจารณาโดย ในส่วนแรกจะแยกเป็นวงจรดิฟเฟอเรนเชียล 2 วงจร ดังรูป ค่าเอาท์พุทโวลเตจของวงจรขยายความแตกต่างนี้ หากจากหลัก Superposition

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.8.6 ส่วนแปลงสัญญาณอนาลอกเป็นดิจิทัล

ในการวัดสัญญาณโดยทั่วไปจะทำการประมวลผลข้อมูลซึ่งต้องรับข้อมูลเป็นดิจิทัล ดังนั้นในการติดต่อกับอุปกรณ์ภายนอกจึงจำเป็นต้องมีการเปลี่ยนแปลงสัญญาณอนาลอกให้เป็นสัญญาณดิจิทัลก่อนจะนำไปประมวลผล

อินพุทจากสัญญาณอนาลอกที่เข้าใน A/D สัญญาณตอบสนองของอินพุทจะเกิดขึ้นจากผลต่างของเวลาทั้งสอง คือ การเปลี่ยนแปลงสัญญาณซึ่งเป็นเวลาที่ใช้จริงของ A/D คอนเวอร์เตอร์ ดังนั้นการกำหนดเวลา Sampling จากความถี่ Sample ควรจะมีเวลามากกว่าเวลาในการแปลงสัญญาณจึงจะได้ค่าดิจิทัลเอาต์พุทที่ถูกต้องและเพื่อให้ทราบถึงผลของการ Sample จนสัญญาณอนาลอกแปลงเป็นดิจิทัลเอาต์พุท



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การออกแบบ

ในการจัดทำเครื่องเขย่าถุงรับบริจาคโลหิตนี้ เริ่มจากการออกแบบโครงสร้างของเครื่องตลอดจนรายละเอียดชิ้นส่วนของตัวเครื่อง เพื่อความเหมาะสมที่จะนำมาดำเนินการจัดสร้างรวมทั้งพัฒนาเครื่องจักรให้มีความสามารถในการทำงานตามที่ต้องการ โดยโครงสร้างหลักของเครื่องจะประกอบด้วย ถาดวางถุงรับบริจาคโลหิต ฐานรองถาด ฝาถาด และตัวบีบสายยาง ในส่วนของอุปกรณ์อิเล็กทรอนิกส์จะประกอบไปด้วย ชุดมอเตอร์ขับเคลื่อนถาด ชุดตรวจวัดน้ำหนักปริมาณโลหิต ชุดควบคุมและอุปกรณ์แสดงผล ซึ่งอุปกรณ์ทั้งหมดนี้จะถูกควบคุมจากไมโครคอนโทรลเลอร์ MCS-51

4.1 โครงสร้างเครื่องเขย่าถุงรับบริจาคโลหิต

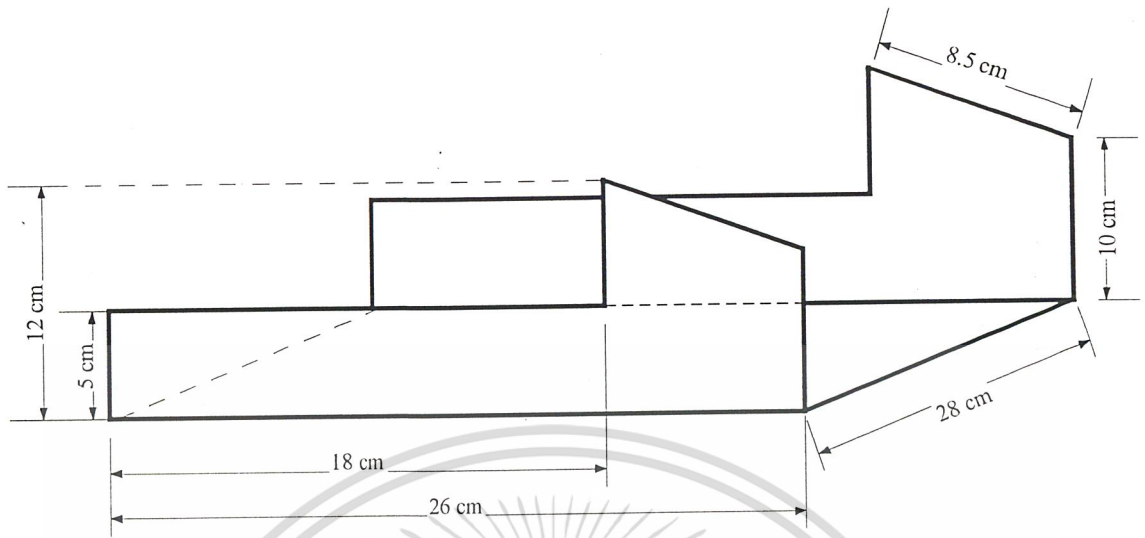
ในการออกแบบโครงสร้างเครื่องเขย่าถุงรับบริจาคโลหิต ได้ดัดแปลงมาจากเครื่องต้นแบบของธนาคารโลหิต โรงพยาบาลราชบุรี โครงสร้างหลักจะประกอบด้วยชิ้นส่วน 4 ชิ้นส่วน ได้แก่ ถาดวางถุงรับบริจาคโลหิต ฐานรองถาด ฝาถาด และตัวบีบสายยาง โครงสร้างเหล่านี้สร้างขึ้นโดยใช้แผ่นพลาสติกที่มีความหนา 2 มิลลิเมตร รายละเอียดต่างๆ จะแสดงดังต่อไปนี้

4.1.1 ถาดวางถุงรับบริจาคโลหิต

เป็นพื้นที่ใช้วางถุงรับบริจาคโลหิต ขนาด 350 มิลลิกรัม และ 450 มิลลิกรัมได้ ความกว้างของถาดเท่ากับ 15 เซนติเมตร ความยาวเท่ากับ 26 เซนติเมตร และความสูงเท่ากับ 3.5 เซนติเมตร โดยก้นถาดจะเป็นพื้นที่สัมผัสกับชุดขับเคลื่อนถาดและชุดตรวจวัดน้ำหนัก รูปร่างของถาดจะเป็นรูปทรงสี่เหลี่ยมที่ตัดแบ่งตามแนวเส้นทแยงมุมเพื่อให้ถุงเลือดสามารถวางลงบนถาดได้ดี โดยอีกด้านหนึ่งของถาดจะมีแกนเสากันถุงใส่โลหิตตกเวลาเขย่า ซึ่งถาดจะถูกยกขึ้นประมาณ 15 องศา เพื่อป้องกันไม่ให้มีเม็ดเลือดแดงเกิดการแตกตัว ขนาดของถาดแสดงได้ดังรูปที่ 4.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

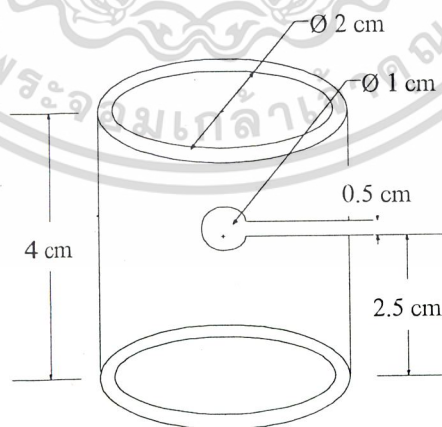
เป็นส่วนที่ใช้ติดตั้งหม้อแปลงไฟฟ้าและวงจรต่างๆ รายละเอียดแสดงดังรูปที่ 4.3



รูปที่ 4.3 ขนาดของฝากล่อง

4.1.4 ตัวบีบสายยาง

เป็นส่วนที่ถูกออกแบบมาสำหรับทำหน้าที่ในการบีบสายยางเพื่อไม่ให้โลหิตไหลเข้าถุง เมื่อโลหิตเต็มถุงแล้ว ในส่วนนี้จะประกอบไปด้วยท่อทรงกระบอก 2 ท่อ. อยู่ด้านนอกและด้านใน ท่อด้านนอกจะถูกวางไว้คงที่ ส่วนท่อด้านในจะสามารถเลื่อนขึ้น-ลงได้เพื่อบีบสายยาง รายละเอียดต่างๆ แสดงดังรูปที่ 4.4



รูปที่ 4.4 ขนาดของตัวบีบสายยาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 อุปกรณ์ขับเคลื่อนวงจรรีบบริจาคโลหิต

ในส่วนนี้จะใช้ซีซีมอเตอร์เป็นตัวผลักดันให้ถาดหมุน มอเตอร์ที่ใช้จะเป็นมอเตอร์แบบเฟืองทด ซึ่งมีแรงบิดที่สูง ใช้แรงเคลื่อนไฟฟ้า 0-24 Vdc ถ้าให้มอเตอร์ทำงานที่แรงเคลื่อนไฟฟ้าค่าต่ำ ประมาณ 5 V ความเร็วรอบของมอเตอร์จะต่ำ แรงบิดสูง เราสามารถควบคุมความเร็วรอบของมอเตอร์ได้

4.2.1 การเคลื่อนที่แนวเส้นตรง

การหมุนของมอเตอร์จะทำให้ถาดวงจรรีบบริจาคโลหิตเคลื่อนที่ในแนวขึ้น-ลงเป็นเส้นตรง แนวการเคลื่อนที่ของถาดแสดงดังรูปที่ 4.5



รูปที่ 4.5 การเคลื่อนที่ของระบบขับเคลื่อนถาด

4.2.2 การหาขนาดของมอเตอร์ไฟฟ้า

การคำนวณหาขนาดของมอเตอร์ที่ใช้ในการขับเคลื่อนถาด เมื่อให้ P เท่ากับกำลังไฟฟ้า (W) เป็นค่าที่ต้องการหา ส่วน T เท่ากับแรงบิด (N-m) และ S เท่ากับความเร็วรอบ (รอบ ต่อ นาที) เราสามารถคำนวณหาขนาดของมอเตอร์ได้โดย

จาก $F = mg$ ซึ่งถ้าเราให้ $m = 1 \text{ kg}$. เป็นค่าน้ำหนักทั้งหมดที่เพื่อไว้เพื่อกันการ over load จะได้

$$F = m \cdot g = 1 \text{ kg} \cdot 9.8 \text{ m/s}^2 = 9.8 \text{ N}$$

แรงบิดที่เกิดขึ้นเมื่อรัศมีของลูกเบี้ยวที่ใช้ส่งถ่ายเท่ากับ 2 เซนติเมตร

$$T = F \cdot R = 9.8 \text{ N} \cdot 0.02 \text{ m} = 0.196 \text{ N-m}$$

จาก $P = 2\pi TS/60$ เมื่อใช้ความเร็วรอบของมอเตอร์ประมาณ 19 รอบต่อ นาที เพื่อเมื่

เลือดแดงจะไม่แตกเมื่อมีการเขย่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$P = 2\sqrt{TS/60} = (2\sqrt{1 \times 0.196 \times 19})/60 = 0.39 \text{ W}$$

ถ้าเพื่อค่าการสูญเสียในการใช้งานของมอเตอร์เท่ากับ 2.5 จะสามารถหาค่ากำลังไฟฟ้าที่มอเตอร์ใช้คือ

$$P = 0.39 \times 2.5 = 0.975 \text{ หรือประมาณ } 1 \text{ วัตต์}$$

ดังนั้น ถ้าเราเลือกใช้มอเตอร์แบบเฟืองทด ที่มีวงจำหน่าย ขนาด 3 วัตต์ ความเร็วรอบ 80 รอบต่อนาที ที่แรงเคลื่อนไฟฟ้า 24 V

$$\text{จาก } S_2/S_1 = (E_2I_2)/(E_1I_1)$$

$$\text{จะได้ } E_2 = (24 \text{ V} \times 19 \text{ rpm}) / 80 \text{ rpm} = 5.7 \text{ V}$$

ดังนั้น มอเตอร์ขนาด 3 วัตต์ ที่มีความเร็วรอบ 80 รอบต่อนาที โดยใช้แรงเคลื่อนไฟฟ้า 24 V ถ้านำมาใช้ที่แรงเคลื่อนไฟฟ้า 5.7 V จะได้ความเร็วรอบของมอเตอร์เท่ากับ 19 รอบ ต่อนาที

4.2.3 ภาคขับกระแสของมอเตอร์

ในส่วนนี้ได้ใช้ทรานซิสเตอร์เบอร์ 2SC2308 เป็นทรานซิสเตอร์ชนิด ทำหน้าที่ไต่รับไฟให้กับ BD 139 ซึ่งมีอัตราขยายเท่ากับ 120 เท่า จักรวงจรดังรูปที่ 4.6 ค่ากระแสเอาต์พุตที่จ่ายให้กับมอเตอร์สามารถคำนวณได้โดย

$$\begin{aligned} I_B &= (V_m - V_{BE}) / R_B = ((5 - 0.7) - 0.7) / 1 \text{ K} \\ &= 3.6 \text{ มิลลิแอมป์แอมป์} \end{aligned}$$

ดังนั้นจะได้กระแสเอาต์พุตเท่ากับ

$$\begin{aligned} I_O = I_C = BI_B &= 120 \times 0.0036 \\ &= 0.432 \text{ A} \end{aligned}$$

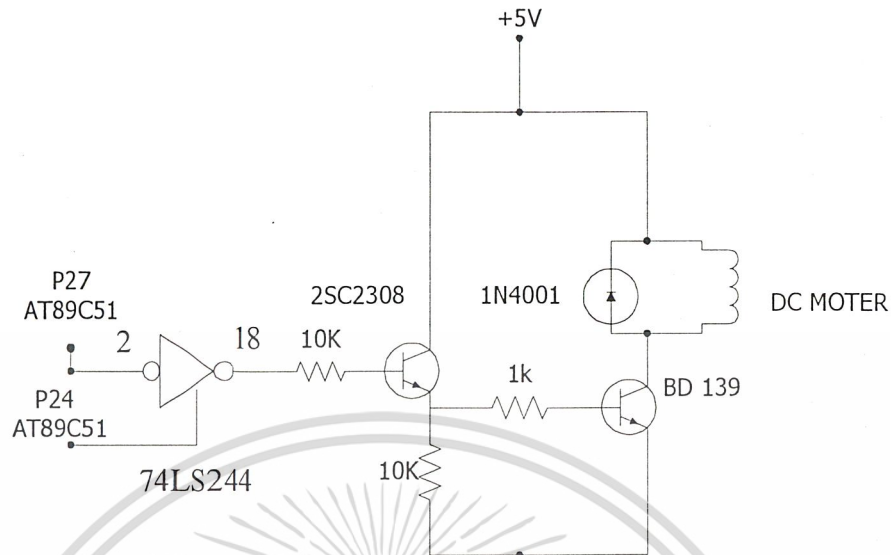
เมื่อพิจารณาค่าของกระแสเอาต์พุตที่มอเตอร์ต้องการ ซึ่งค่าความต้านทานของขดลวดเท่ากับ 45 โอห์ม เมื่อต่อกับแรงเคลื่อนไฟฟ้า 5 V ค่ากระแสเอาต์พุตที่ใช้งานจริงจะเท่ากับ

$$\begin{aligned} I_O &= (V_{CC} - V_{CE(SAT)}) / R_L = (5 - 0.2) / 45 \\ &= 0.107 \text{ A} \end{aligned}$$

ดังนั้นกระแสที่ขับออกจากทรานซิสเตอร์จึงสามารถนำไปขับมอเตอร์ได้ โดยมีไดโอด 1N4001 ต่ออยู่ระหว่างขา Vcc กับขา C ของ BD 139 เพื่อป้องกันความเสียหายที่จะเกิดขึ้นกับ

ทรานซิสเตอร์จากการคายพลังงานของขดลวด สำหรับรายละเอียดข้อมูลของทรานซิสเตอร์ที่นำมาใช้ในวงจรจะแสดงในภาคผนวก ข.

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.6 วงจรขับกระแสของมอเตอร์

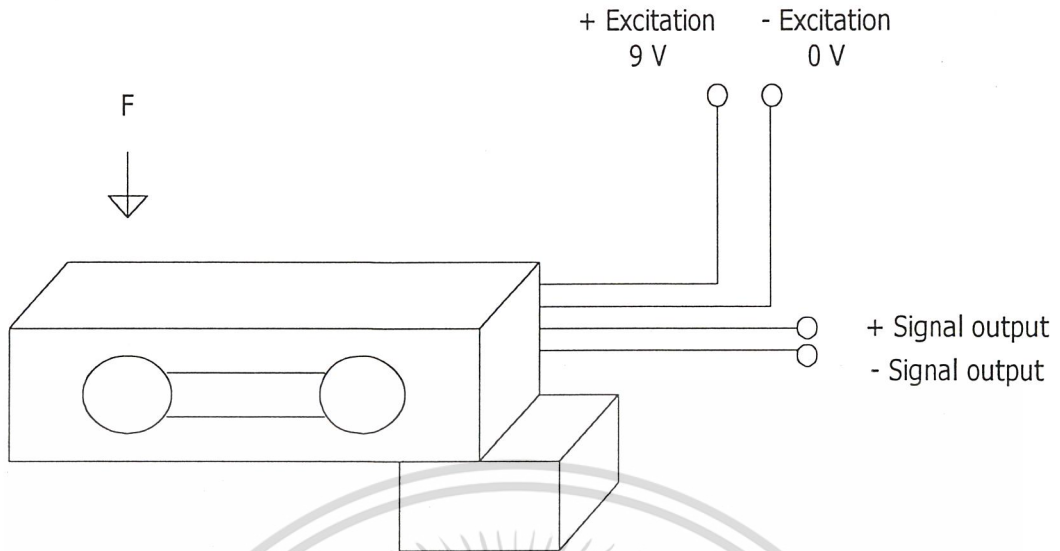
4.3 อุปกรณ์ตรวจวัดน้ำหนักและปริมาณโลหิต

สำหรับอุปกรณ์ในส่วนนี้จะประกอบไปด้วย โหลดเซลล์สำหรับชั่งน้ำหนัก 3 กิโลกรัม และวงจรถ่ายสัญญาณที่ออกจากโหลดเซลล์ รายละเอียดแสดงดังต่อไปนี้

4.3.1 โหลดเซลล์

ในการชั่งน้ำหนักของถั่งรับบริจาคโลหิต เพื่อแสดงน้ำหนักที่ได้ออกมาในหน่วยของน้ำหนัก (กรัม) หรือ ปริมาตร (มิลลิลิตร) อุปกรณ์ที่ใช้เป็นตัวเซนเซอร์แรงกดของน้ำหนักจะใช้โหลดเซลล์ซึ่งโดยทั่วไปแล้วการทำงานของโหลดเซลล์จะต้องป้อนแรงดันไฟเลี้ยงที่ขั้ว +Excitation และ - Excitation เมื่อโหลดเซลล์ได้รับแรงกดจะให้สัญญาณไฟฟ้าออกที่ขั้ว + Signal และ - Signal โดยที่ค่าความต่างศักย์ของขั้วทั้งสองจะมีค่าประมาณ 2 mV/V ที่ Full Scale ตัวอย่างเช่น โหลดเซลล์ที่มีค่า Capacity = 3Kg. เมื่อป้อนไฟเลี้ยงที่ขั้ว +Excitation มีค่า 10 V และให้ขั้ว- Excitation เป็นกราวด์นั้น จะหมายความว่า ค่าความต่างศักย์ที่ออกระหว่างขั้ว+ Signal และ - Signal จะมีค่าเท่ากับ $2\text{mV} \times 10 = 10\text{ V}$ รูปที่ 4.7 จะแสดงโครงสร้างของโหลดเซลล์ชนิด LSP -3 Kg และการต่อใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.7 การต่อใช้งานของโพลีเซลล์

ในการนำโพลีเซลล์มาใช้งานกับเครื่องเขย่ารองรับบริจาดโลหิต จะต้องเผื่อค่า OVER LOAD ไว้อย่างน้อย 2 เท่า และต้องเลือกใช้โพลีเซลล์ที่มีความไวสูงๆ สำหรับเครื่องเขย่ารองรับบริจาดโลหิตจะต้องรับน้ำหนักได้อย่างน้อยเท่ากับ

$$\begin{aligned}
 &< (\text{ค่าปริมาตรของเลือดในถุง} \times \text{ค่าความถ่วงจำเพาะของเลือด}) + \text{ค่าน้ำหนักถุง} + \\
 &\text{ค่าน้ำหนักถาด} > \times 2
 \end{aligned}$$

โดยที่ ค่าปริมาตรของเลือดในถุงเท่ากับ 450 มิลลิลิตร (ปริมาณสูงสุด)
 ค่าความถ่วงจำเพาะของเลือด ประมาณ 1.052 ถึง 1.064 เลือกใช้ค่ากลาง 1.058
 ค่าน้ำหนักถุงเปล่าที่บรรจุน้ำยา เท่ากับ 70 กรัม
 ค่าน้ำหนักถาด ประมาณ 200กรัม

ดังนั้น ค่า Capacity ของโพลีเซลล์เท่ากับ $< (450 \times 1.058) + 70 + 200 > \times 2 = 1492.2$
 กรัม หรือ 1.5 กิโลกรัม

โดยทั่วไปแล้ว โพลีเซลล์ที่มีค่าความจุต่ำกว่า 2 Kg จะมีความไวต่ำ ประมาณไม่เกิน 1 mV/V ดังนั้น เราอาจเลือกใช้โพลีเซลล์ที่มีค่า Capacity เท่ากับ 3 Kg ซึ่งมีราคาใกล้เคียงกับโพลีเซลล์ที่มีค่า Capacity 1-2 Kg แต่จะมีความไวที่สูงกว่าคือ 2 mV/V ดังนั้นถ้าเราใช้แรงดันไฟเลี้ยงเท่ากับ 9 V จะได้สัญญาณเอาต์พุตออกมาเท่ากับ $(9 \times 0.002) / 3000 = 6$ ไมโครโวลต์ต่อกรัม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ภายในของหน่วยงานนั้นๆ ไม่สามารถนำออกไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3.2 วงจรขยายสัญญาณจากโพลีเซลล์

เนื่องจากสัญญาณที่ออกจากโพลีเซลล์เป็นสัญญาณที่ต่ำและมีความไวต่อสัญญาณรบกวนต่างๆสูง เช่นสัญญาณจากไฟฟ้ากระแสสลับ 50 Hz เราจึงต้องทำการขยายสัญญาณให้มีขนาดที่เหมาะสม และกำจัดสัญญาณรบกวนต่างๆเหล่านั้นด้วย

เนื่องจากสัญญาณจากโพลีเซลล์ที่ถูกขยาย จะนำไปแปลงเป็นสัญญาณดิจิทัลที่มีระดับ 0 และ 5 V เนื่องจากค่าที่ต้องการแสดงผลมีค่าสูงสุดเท่ากับ 450 ml ซึ่งก็คือน้ำหนักโลหิต $450 \times 1.058 = 476$ กรัม ค่าที่เป็นไปได้สำหรับน้ำหนักสูงสุดที่จะแสดงได้ในโหมดดิจิทัล คือ 512 (2 ยกกำลัง 9) ดังนั้นเราสามารถหาค่าอัตราขยายรวมของวงจรได้โดย

$$A_v = V_o / V_{in}$$

โดยที่ ค่า $V_o = 5 \text{ V}$

$$\text{ค่า } V_{in} = 512 \times 6 \text{ uV} = 3.072 \text{ mV}$$

$$\text{ดังนั้น } A_v = 5 / 0.003072 = 1623$$

สำหรับการจัดวงจรเพื่อที่จะขยายสัญญาณจากโพลีเซลล์ จะแสดงดังรูปที่ 4.8 โดยสัญญาณจากโพลีเซลล์จะถูกป้อนเข้ามาที่วงจรลบแรงดันซึ่งเป็นภาคขยายที่ 1 มีทำหน้าที่ขยายสัญญาณความแตกต่างระหว่างขา + Signal และ - Signal ของโพลีเซลล์ สำหรับ R ปรับขาที่ต่อกับขา inverting นั้น มีไว้เพื่อใช้ในการปรับค่าให้แรงดันเอาต์พุตของออปแอมป์เท่ากับศูนย์ เมื่อโพลีเซลล์รับน้ำหนักจากถาดและถุงเลือดที่บรรจุน้ำยาน้ำนั้น

อัตราขยายของวงจรในภาคขยายที่ 1 จะมีค่าเท่ากับ $(R_f / R_i) = - (330\text{K} / 30\text{K})$ เท่ากับ 11 เท่า ดังนั้นจะต้องทำการขยายสัญญาณอีก $(1623/11)=148$ เท่า

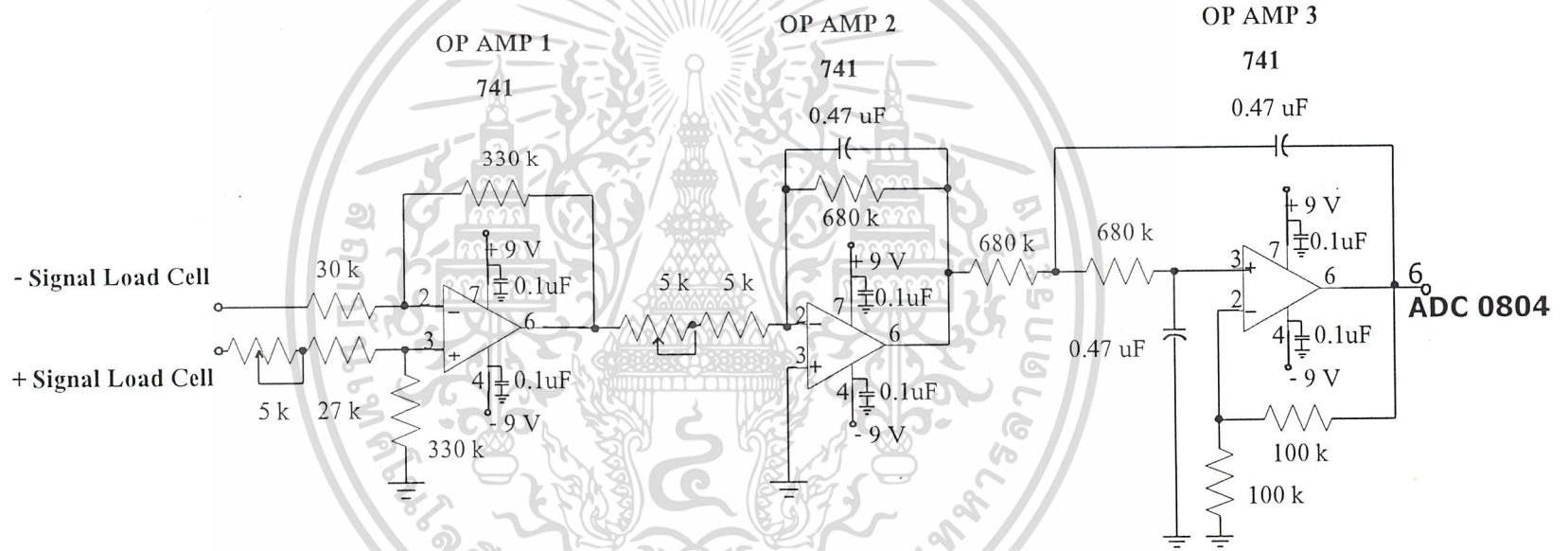
ส่วนออปแอมป์ตัวที่ 2 และ 3 จะถูกจัดวงจรให้เป็นวงจรขยายและกรองความถี่ต่ำผ่าน โดยมีค่าความถี่คัทออฟเท่ากับ 0.5 Hz และเพื่อให้แน่ใจว่าวงจรสามารถกำจัดความถี่ 50 Hz ได้จึงเลือกใช้วงจรกรองความถี่ต่ำผ่านแบบบัตเตอร์เวิร์ธอันดับ 3 โดยการคาสเคดวงจรอันดับ 1 กับอันดับ 2

เนื่องจากออปแอมป์ตัวที่ 3 จะทำหน้าที่ในส่วนของวงจรกรองความถี่อันดับ 2 อัตราขยายของวงจรหาได้จาก $K=3-1/Q_p$ ซึ่งค่า Q_p ของวงจรกรองความถี่ต่ำผ่านแบบบัตเตอร์เวิร์ธอันดับ 3 มีค่าเท่ากับ 1 ดังนั้นออปแอมป์ตัวที่ 3 จะขยายสัญญาณ 2 เท่า โดยการต่อ R จากขาเอาต์พุตมาเข้าขาลบ ของออปแอมป์และต่อ R อีก 1 ตัวจากขาลบลงกราวด์ ซึ่ง R ทั้งสองต้องมีค่าเท่ากัน วงจรจึงจะมีค่า Q_p เท่ากับ 1 ส่วนค่า R และ C ที่เหลือในวงจรสามารถหาได้จาก

$$W_p = 1/R.C$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
โดยไม่ว่ากรรมใดๆ ทั้งสิ้น ยกเว้นผู้ที่มีมติเห็นชอบและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.8 วงจรขยายสัญญาณและกรองความถี่ต่ำผ่าน



ถ้าเลือกใช้ $C = 0.47\mu\text{F}$ จะได้ค่า R คือ

$$R = 1 / Wp.C = 1 / (3.14 \times 0.47 \times 10^{-6}) = 677.5 \text{ KOhm}$$

โดยการเลือกใช้ ค่า C เท่ากับ $0.47 \mu\text{F}$ และ $R = 680 \text{ KOhm}$ วงจรจะมีค่าความถี่คัทออฟ เท่ากับ 0.5 Hz สำหรับออปแอมป์ตัวที่ 2 ซึ่งเป็นวงจรขยายและกรองความถี่ต่ำผ่านอันดับ 1 สามารถหาค่า R_f และ C ได้ในทำนองเดียวกันกับค่า R และ C ของออปแอมป์ตัวที่ 3 ซึ่งจะได้ค่า R_f เท่ากับ 680 KOhm และ C เท่ากับ $0.47\mu\text{F}$ เหมือนกัน ส่วนค่า R_i สามารถหาได้จากการคำนวณอัตราขยายของวงจรที่เหลือ คือ $148/2$ เท่ากับ 74 เท่า ดังนั้นต้องใช้ $R_i = 680\text{K} / 74 = 9189.2 \text{ Ohm}$

เพื่อความสะดวกในการปรับค่าอัตราขยายของวงจรและการปรับแต่งขนาดของสัญญาณที่ถูกขยายให้สัมพันธ์กับน้ำหนักที่ถูกเซนเซอร์ จึงใช้ความต้านทานปรับค่า 5 KOhm ต่ออนุกรมอยู่กับความต้านทานคงที่ 5 KOhm ซึ่งจะต้องทำการทดสอบและปรับค่าซ้ำๆกัน หลายๆครั้ง เพื่อให้แน่ใจว่าสัญญาณที่ได้ มีความถูกต้องมากที่สุด

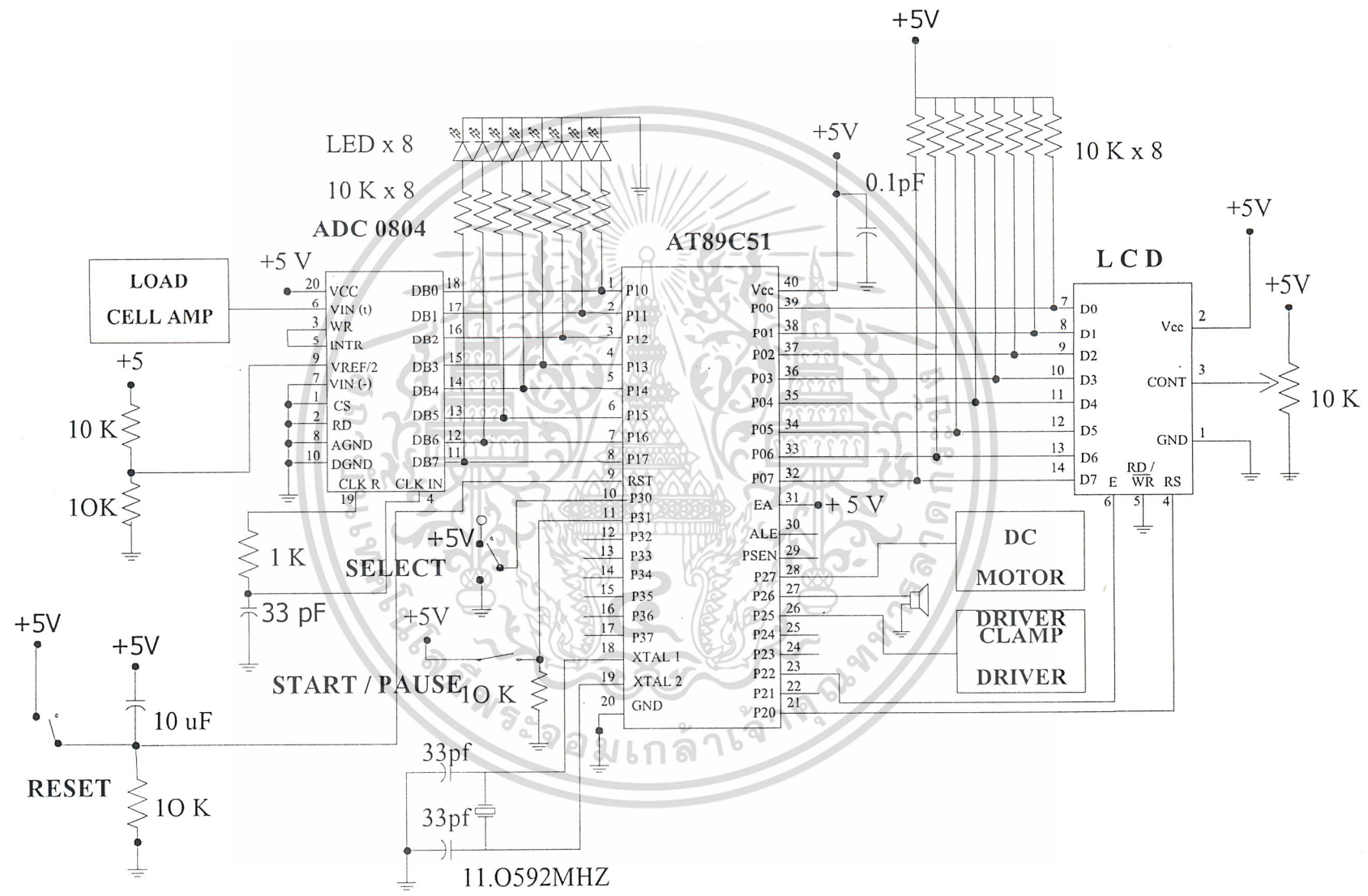
4.4 ภาคควบคุมและแสดงผล

จะประกอบไปด้วยส่วนหลักๆ คือ ไมโครคอนโทรลเลอร์ MCS51 ซึ่งใช้เบอร์ AT89C51 ทำการเขียนโปรแกรมควบคุมส่วนต่างๆ โดยใช้ภาษา C ในส่วนภาคแสดงผลจะใช้จอ LCD ขนาด 16 ตัวอักษร 2 บรรทัด เพื่อแสดงเมนูต่างๆ และผลของปริมาณเลือดที่ไหลเข้าถุง การต่อวงจรในส่วนของภาคควบคุมและแสดงผลจะแสดงดังรูปที่ 4.9

การทำงานของส่วนควบคุมนี้ จะทำการรับค่าจากคีย์สวิตช์ซึ่งได้แก่สวิตช์เลือกระดับปริมาณเลือดและสวิตช์ สตาร์ท/สต็อป การประมวลผลข้อมูล ไมโครคอนโทรลเลอร์จะรับค่าระดับน้ำหนักจากอุปกรณ์เซนเซอร์ซึ่งอยู่ในรูปของปริมาณไฟฟ้า ที่ถูกแปลงให้อยู่ในรูปของรหัสดิจิทัล 8 บิต โดยใช้ไอซีเบอร์ ADC 0804 ผลประมวลผลที่ได้จะแสดงออกที่หน้าจอ LCD โดยมีการทำงานหลักๆ คือ รับค่าของระดับปริมาณโลหิตมาเช็คค่า ปริมาณโลหิตเต็มถุงแล้วหรือไม่ ถ้ายังไม่เต็มก็จะสั่งการให้มอเตอร์หมุนต่อไป แต่ถ้าปริมาณโลหิตเต็มถุงแล้วไมโครคอนโทรลเลอร์จะสั่งให้มอเตอร์หยุดหมุนพร้อมทั้งสั่งให้โซลินอยด์ทำการบีบสายยางไม่ให้โลหิตไหลเข้าถุง และส่งเสียงเตือนให้เจ้าหน้าที่รับรู้

สำหรับโปรแกรมที่เขียนให้กับไมโครคอนโทรลเลอร์ จะแสดงไว้ที่ภาคผนวก ก.

รูปที่ 4.9 วงจรการควบคุมมอเตอร์และแสดงผล



บทที่ 5

การทดสอบ และผลการทดสอบ

5.1 ขั้นตอนการใช้งาน

5.1.1 ทำการเปิดสวิทช์ หน้าจอ LCD จะแสดงคำว่า Please put CPD Whole Blood สลับกับคำว่า Select Volume 350/450 ml

5.1.2 ให้เราวางถุงเลือด ลงในถาด แล้วทำการเลือกว่าเราต้องการที่จะชั่งที่น้ำหนักเท่าไร โดยการเลื่อนสวิทช์เลือกน้ำหนัก

5.1.3 ทำการกดปุ่ม Start/pause เพื่อเริ่มการทำงานแล้วหน้าจอ LCD จะขึ้นคำว่า Choose 350 ml .กับ Start When Ready

5.1.4 เมื่อเราพร้อมแล้วเราก็กดปุ่ม Start/pause อีกครั้งหนึ่ง หน้าจอ LCD จะขึ้นคำว่า RUN MO DC กับ Volume ... ml คือการแสดงว่าเครื่องทำงานอยู่แล้วจะแสดงค่าด้วยว่าตอนนี้ น้ำหนักมีค่าเท่าใดแล้ว

5.1.5 เมื่อได้น้ำหนักตามต้องการแล้วเครื่องจะทำการตัดมอเตอร์ไม่ให้หมุน แล้วจะมีเสียงเตือน พร้อมทั้งโซลินอยจะทำการบีบสายเพื่อไม่ให้เลือดไหลได้อีก

5.1.6 กดปุ่ม Reset เพื่อที่จะทำการเริ่มต้นใหม่ในการชั่งครั้งต่อไป

5.2 การทดสอบ

การหาขนาดตัวอย่างในการทดสอบ ในทางสถิติต้องมีการทดลองจับตัวอย่างก่อนจำนวนหนึ่งโดยนำข้อมูลที่ได้ในแต่ละครั้งของการทดสอบมาหาค่าเฉลี่ย จากนั้นคำนวณหาค่า % ความผิดพลาดค่าน้ำหนักที่ได้จากเครื่อง กับค่าจริงจากเครื่องชั่งน้ำหนักดิจิทัล

สูตร หาค่าเฉลี่ยของการทดสอบ

$$\bar{X} = \sum X/n$$

\bar{X} = ค่าเฉลี่ยที่ทำการทดสอบ

$\sum X$ = ผลรวมของค่าที่ทำการทดสอบ

n = จำนวนครั้งที่ทดสอบ

สูตรการคำนวณค่าความผิดพลาด (%)

$$\frac{(\text{ค่าน้ำหนักที่ได้จากเครื่องชั่งน้ำหนักดิจิทัล} - \text{ค่าเฉลี่ยน้ำหนักจากเครื่องเขย่าเลือด}) \times 100}{\text{ค่าน้ำหนักที่ได้จากเครื่องชั่งน้ำหนักดิจิทัล}}$$

เอกสารนี้เป็นเอกสารสงวนเวลาสำหรับกรณีสืบค้นในกรณีศึกษาเท่านั้น ไม่สามารถนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขั้นตอนการทดสอบ

- 1) เตรียมถุงรับบริจาคโลหิต 10 ถุง ขนาด 350 มิลลิลิตร
- 2) วางถุงรับบริจาคโลหิต 1 ถุงลงบนถาด
- 3) เลือกขนาดน้ำหนัก 350 กรัม ที่เครื่องเขย่าเลือด
- 4) ปล่อยน้ำเข้าถุงรับบริจาคโลหิตจนกระทั่งตัวลอคสายทำการลอคสาย
- 5) บันทึกค่าที่ได้จากเครื่องเขย่าเลือด
- 6) นำถุงที่ได้มาชั่งน้ำหนักที่เครื่องชั่งน้ำหนักดิจิทัล
- 7) บันทึกค่าที่ชั่งได้จากเครื่องชั่งน้ำหนักดิจิทัล
- 8) ทำการทดสอบเช่นเดิมจนครบ 10 ครั้ง
- 9) นำข้อมูลที่ได้มาหาค่าเฉลี่ยจากสูตร
- 10) นำข้อมูลที่ได้มาหาค่าความผิดพลาด

จากนั้นเปลี่ยนขนาดถุงรับบริจาคโลหิตเป็นขนาด 450 มิลลิลิตร ทำการทดสอบด้วยขั้นตอนการทดสอบเหมือนกับขนาด 350 มิลลิลิตร พร้อมทั้งคำนวณหาค่าเฉลี่ยและค่าความผิดพลาด ทำการทดลองถุงเลือดขนาด 350 ml

ครั้งที่	ค่าน้ำหนักจากเครื่องเขย่าเลือด	ค่าน้ำหนักจากเครื่องชั่งดิจิทัล
1	360	350
2	368	350
3	365	350
4	361	350
5	360	350
6	358	350
7	355	350
8	354	350
9	353	350
10	352	350

ตารางที่ 5.1 ผลการทดสอบน้ำหนักขนาด 350 ml

ค่าเฉลี่ยจากการทดสอบ 10 ครั้ง

$$= (360+368+365+361+360+358+355+354+353+352) = 3586$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

$$= 3586 / 10 = 358.6 \text{ ml}$$

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าความผิดพลาด (%)

$$= (350 - 358.6)/350 = 2.457\%$$

ค่า (%) ความผิดพลาดของน้ำหนัก เมื่อนำมาเปรียบเทียบกับแล้วค่า (%) ความผิดพลาดของน้ำหนัก ที่ได้อยู่ในเกณฑ์ที่ใช้งานได้ทำการทดลองถุงเลือดขนาด 450 ml

ครั้งที่	ค่าน้ำหนักจากเครื่องเขย่าเลือด	ค่าน้ำหนักจากเครื่องชั่งดิจิตอล
1	435	450
2	438	450
3	440	450
4	442	450
5	444	450
6	446	450
7	448	450
8	454	450
9	452	450
10	450	450

ตารางที่ 5.2 ผลการทดสอบน้ำหนักขนาด 450 ml

ค่าเฉลี่ยจากการทดสอบ 10 ครั้ง

$$= (435+438+440+442+444+446+448+454+452+450) = 4449$$

$$= 4449 / 10 = 444.9 \text{ ml}$$

ค่าความผิดพลาด (%)

$$= (450 - 444.9)/450 = 1.13\%$$

ค่า (%) ความผิดพลาดของน้ำหนัก เมื่อนำมาเปรียบเทียบกับแล้วค่า (%) ความผิดพลาดของน้ำหนัก ที่ได้อยู่ในเกณฑ์ที่ใช้งานได้

เมื่อเราต้องการให้ค่า (%) ความผิดพลาดมีน้อยลง เราสามารถปรับค่าความต้านทานที่ภาคขยายของโพลลเซลล์ได้ ซึ่งในการปรับแตงนั้นทำได้ค่อนข้างยากต้องใช้ตัวความต้านทาน ที่มีความละเอียดสูงมากๆ ยังมีความละเอียดมากเท่าใดก็ตาม ค่าน้ำหนักที่ได้รับจะมีค่าใกล้เคียงจากค่าจริง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

บทสรุป

6.1 สรุปและวิจารณ์ผลการดำเนินงาน

ในโครงการนี้วัตถุประสงค์คือ สร้างเครื่องเขย่าเลือด เพื่อที่จะนำไปเป็นประโยชน์ต่อทางการแพทย์และเป็นแนวทางในการพัฒนาในอนาคตต่อไป

ขั้นตอนของผลการดำเนินงานเริ่มจากลำดับแรก ขั้นตอนการออกแบบเริ่มจากออกแบบตัวเครื่องจะต้องใช้ความรู้ทางด้านการเขียนแบบวิศวกรรมเพื่อให้มีความเป็นมาตรฐาน ขั้นตอนถัดไปออกแบบวงจรทางด้านอิเล็กทรอนิกส์ที่นำมาใช้งาน เช่น ภาคแปลงสัญญาณอนาล็อกเป็นดิจิตอล , ภาคจ่ายไฟ , ภาคควบคุมการทำงาน (MCS 51), ภาคแสดงผล (LCD), ภาคตรวจสอบระดับน้ำหนัก (LOAD CELL) และดีซีมอเตอร์

เมื่อออกแบบเสร็จเรียบร้อยแล้ว เริ่มจัดสร้างภาคการทำงานต่างๆของเครื่อง ต่อจากนั้นเริ่มนำชิ้นส่วนต่างๆ ของเครื่องมาประกอบร่วมกัน ในส่วนโครงสร้างของตัวเครื่องสร้างโดยแผ่นพลาสติกมีขนาดความหนา 2 มิลลิเมตร ซึ่งการเลือกใช้พลาสติกมีผลทำให้โครงสร้างของตัวเครื่องมีน้ำหนักค่อนข้างเบา ส่วนของมอเตอร์ควบคุมการทำงานด้วยไมโครคอนโทรลเลอร์ มอเตอร์ที่ใช้ทำงานเป็นดีซีมอเตอร์ ส่วนภาคตรวจสอบระดับน้ำหนักใช้ทรานสดิวเซอร์ (LOAD CELL) เป็นตัวรับสัญญาณอินพุท จากนั้นใช้ไมโครคอนโทรลเลอร์ควบคุมเพื่อให้เห็นค่าน้ำหนักที่รับได้ออกทางภาคแสดงผล (LCD)

หลักการการทำงานของเครื่องเขย่าเลือดคือ รับค่าสัญญาณอินพุทคือ น้ำหนักของเลือดที่ได้จากการบริจาคนำมา โดยทรานสดิวเซอร์ (LOAD CELL) จะเป็นตัวรับน้ำหนักจากนั้นต้องแปลงสัญญาณที่ได้รับจากสัญญาณอนาล็อกเป็นดิจิตอลก่อนที่จะส่งไปยังภาคแสดงผล (LCD) ดีซีมอเตอร์จะทำงานอยู่ตลอดเวลาจนกว่าค่าน้ำหนักที่ได้รับจะถึงจุดที่กำหนดไว้ ก็จะหยุดการทำงานก่อนที่ดีซีมอเตอร์จะหยุดการทำงาน จะมีสัญญาณเตือนโดยใช้เป็นสัญญาณเสียง

ขั้นตอนสุดท้ายเมื่อประกอบชิ้นส่วนต่างๆ เข้าด้วยกันทั้งหมด นำเครื่องมาทดสอบจากผลการทดสอบเบื้องต้น ในผลการทดสอบปรากฏว่าเครื่องเขย่าเลือดทำงานได้ตามที่ต้องการ โดยการทดสอบจะใช้การเปรียบเทียบน้ำหนักของค่าที่รับได้จากเครื่องเขย่าเลือด กับค่าจริงที่เกิดจากเครื่องชั่งน้ำหนักดิจิตอล สามารถอภิปรายผลของเครื่องเขย่าเลือดได้ว่า น้ำหนักที่ได้รับจากการทำงานของเครื่องนั้นไม่มีการเปลี่ยนแปลงมากนัก เมื่อเปรียบเทียบกับน้ำหนักที่ไม่มีการเขย่า ซึ่งจะมีผลทำให้เลือดที่ได้รับจากการบริจาคนั้น มีปริมาณที่เหมาะสมกับปริมาณน้ำยาแก้เลือดแข็งตัวในถุงเลือด ขนาดของเครื่องเขย่าเลือดมีขนาดค่อนข้างเล็กและน้ำหนักเบาสามารถใช้งานการรับบริจาคเลือด

นอกสถานที่ได้
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

- 1.ปรเมษฐ์ ประณายนันทน์ ,คู่มือและการประยุกต์ใช้งานไมโครคอนโทรลเลอร์, บริษัท ซีเอ็ดยูเคชั่น จำกัด (มหาชน) .
2. ศศ.ธีรวัฒน์ ประกอบผล ,การพัฒนา ไมโครคอนโทรลเลอร์ ด้วยภาษาซี , พิมพ์ครั้งที่ 1 พฤษภาคม 2545.
- 3.ศศ.ธีรวัฒน์ ประกอบผล ,ดิจิทัลอิเล็กทรอนิกส์ , พิมพ์ครั้งที่ 1 พฤษภาคม 2540.
- 4.พ.อ.เจนวิทย์ เหลืองอร่าม , การเขียนโปรแกรม สำหรับ Applications ด้วย C / C++ , บริษัท ซีเอ็ดยูเคชั่น จำกัด (มหาชน) .
- 5.Roger L.Tokheim, Digital Electronics, 4/ED, McGraw - Hill, 1997.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ก.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

#pragma code
#include <reg52.h>
#include "lcd_h.h"
#include "h_to_s.h"
sbit sw_limit=P3^0;
sbit sw_start=P3^1;
sbit sw_center=P3^2;
sbit m_run=P2^7;
sbit alarm=P2^6;
sbit clamp=P2^5;
sbit sw_buffer=P2^4;
unsigned int limit;
unsigned int temp_limit=0;
unsigned int two_triger=0;
unsigned int mode=0;
unsigned int k=0;
unsigned int check=0;
unsigned int center=0;
unsigned int stop_motor=0;
unsigned int check_stop=0;//no stop
unsigned int count_error=0;
unsigned int see_error=0;
unsigned char diff_error;

void select_weight(unsigned int temp_l){

    if(temp_l==1){ //Title
        init();
        clear_lcd();
        if(sw_start==0){two_triger=1;mode=1;}
        else show_lcd(" --Please Put-- ",1,1); //show_text(text,line,pos)
        if(sw_start==0){two_triger=1;mode=1;}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เฉพาะในกรณีฉุกเฉินเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        for(k=0;k<40000;k++){if(sw_start==0){two_triger=1;mode=1; }}
        delay(50);
    }
else if(temp_l==2){
    if(sw_start==0){two_triger=1;mode=1;}
    else show_lcd("**Select Volume**",1,1); //show_text(text,line,pos)
    if(sw_start==0){two_triger=1;mode=1;}
    else show_lcd(" 350/450 ml. ",2,1);
    for(k=0;k<40000;k++){if(sw_start==0){two_triger=1;mode=1; }}
    delay(50);
}
else if(temp_l==350){
    show_lcd(" Choose 350 ml. ", 1,1); //show_text(text,line,pos)
    show_lcd("START WHEN READY",2,1);
}
else if(temp_l==450){
    show_lcd(" Choose 450 ml. ", 1,1); //show_text(text,line,pos)
    show_lcd("START WHEN READY",2,1);
}
temp_l=0;
}
/*
void sound(unsigned int long_sound){
    unsigned int i,j;
    for(j=0;j<=long_sound;j++){
        alarm=1;
        for(i=0; i<=2;i++);
        alarm=0;
        for(i=0; i<=2;i++);
    }
}
*/

```

เอกสารนี้เป็นลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
 เอก: void clearp2() ที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

m_run=0; //clear
alarm=0;
clamp=0;
}

```

```

void main (){

```

```

center=0;
init(); //initial lcd
clear_lcd();
sw_limit=0;
sw_buffer=0; //enable 74ls244
clear_p2();
delay(50);
temp_limit=sw_limit;
while(center!=1){
    m_run=1;
    for(k=0;k<10000;k++)if(sw_center==0){center=1; }
}
m_run=0;

```

```

while(1){

```

```

    if(mode==0){

```

```

        if(sw_start==0){two_triger=1;mode=1;delay(50);}
        else if(sw_limit!=temp_limit){two_triger=1;mode=1;}
        else select_weight(1); //1=show initial

```

```

        if(sw_start==0){two_triger=1;mode=1;delay(50);}

```

```

        else if(sw_limit!=temp_limit){mode=1;two_triger=1;}

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

else select_weight(2);

}

else if(mode==1){
//-----Begin start mortor-----

for(k=0;k<10000;k++)if(sw_start==0){two_triger=2;mode=2; }

delay(50);

//-----chane weight-----

if(two_triger==2){mode=2;two_triger=0;} //adj pluse contact

if(sw_limit==0){limit=350;select_weight(350);} //show 350 ml.
else if(sw_limit==1){limit=450;select_weight(450);} //show 450 ml.

temp_limit=sw_limit;
}

else if(mode==2){
clear_lcd();
show_lcd("--- RUN MODE ---",1,1);
show_lcd("Volume",2,2);
show_lcd("ml.",2,13);
delay(100);

stop_motor=0;

count_error=0;

diff_error=0;

while(1){

m_run=1; //start run

count_error++;

get_weight(P1);

if(count_error==1){ diff_error=temp;} //mem start check error

```

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

else if(count_error>160){

    if(temp-diff_error<2){
        m_run=0;
        see_error=0;
        while(see_error!=1){
            show_lcd(" Blood not flow ",1,1);
            for(k=0;k<30000;k++){if(sw_start==0){see_error=1;} }
            show_lcd(" ! CHECK ERROR ",1,1);
            alarm=1;
            for(k=0;k<20000;k++){if(sw_start==0){see_error=1;} }
            alarm=0;
            for(k=0;k<20000;k++){if(sw_start==0){see_error=1;} }
            alarm=1;
            for(k=0;k<20000;k++){if(sw_start==0){see_error=1;} }
            alarm=0;
            blink_lcd(1);
        }
        show_lcd(" --- RUN MODE ---",1,1);
        count_error=0;
    }
}

if(stop_motor==1){
    m_run=0;
    check_stop=0;
    while(check_stop!=1){
        show_lcd(" --- PAUSE --- ",1,1);
        for(k=0;k<30000;k++){if(sw_start==0){check_stop=1;} }
    }
    show_lcd(" --- RUN MODE ---",1,1);
    stop_motor=0;
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

get_weight(P1); //convert hex to [string number*2]
    //weight poitive (string=display int=temp)
    //weight event (int event_weight)
if(temp>=limit) {
    m_run=0;// stop motor
    clamp=1;
    if(limit==350){
        clear_lcd();
        show_lcd(" --- FULL ---",1,1);
        show_lcd(" 350 ml .",2,1);
        alarm=1;
        blink_lcd(1);
        alarm=0;
        show_lcd(" Please Reset ",2,1);
        blink_lcd(1);
        alarm=1;
        delay(600);
    }
    else if(limit==450){
        clear_lcd();
        show_lcd(" --- FULL ---",1,1);
        show_lcd(" 450 ml.",2,1);
        alarm=1;
        blink_lcd(1);
        alarm=0;
        show_lcd(" Please Reset ",2,1);
        blink_lcd(1);
        alarm=1;
        delay(600);
    }
}
}

```

```

else{

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

command(0xc8);
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```
show_lcd(display,2,9);  
for(k=0;k<5000;k++){if(sw_start==0){stop_motor=1;}}  
delay(50);  
}  
} //end loop event weight  
} //end else mode1  
  
} //end while  
}
```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

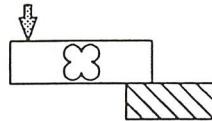


ภาคผนวก ข

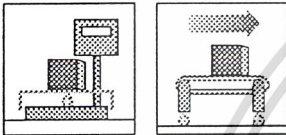
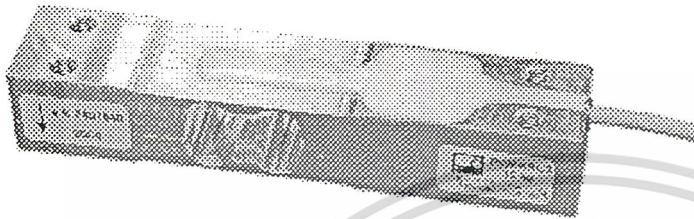
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PW6KR / PW6KRC3

Single point load cell



Max. Capacities:
3kg...40kg



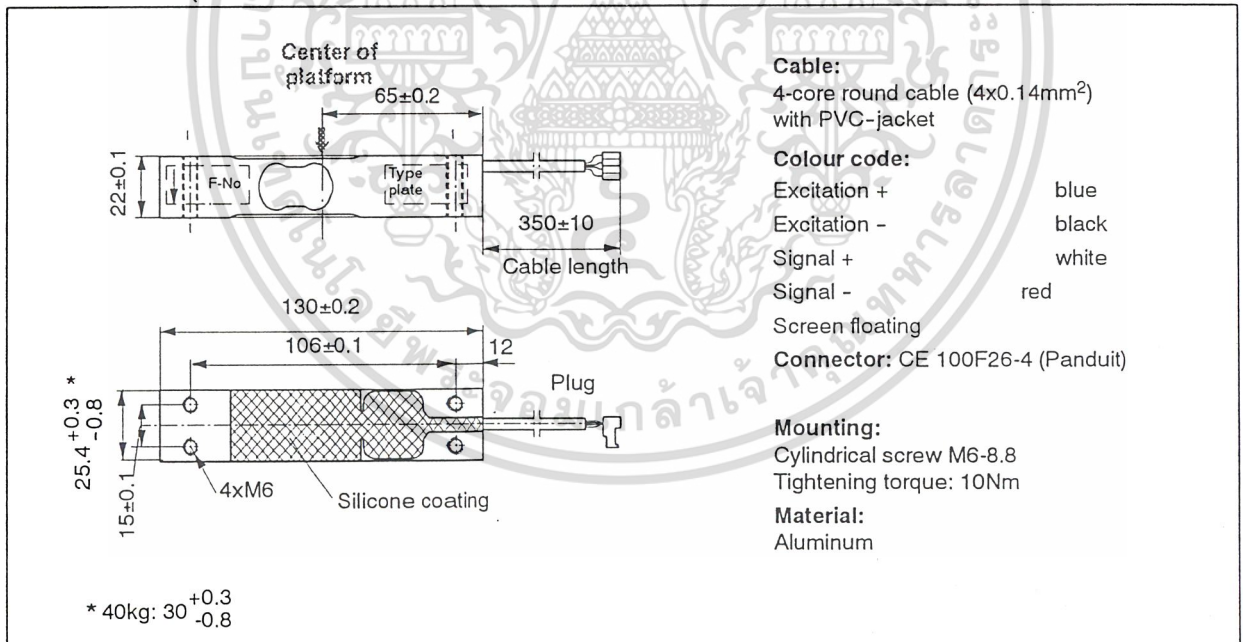
Special features

- Accuracy class 0.1% or C3 with OIML-R60 approval
- Off center load compensated (OIML R 76)
- Protection class IP65 (according to EN 60 529)

Options on request

- Reduced Minimum LC verification interval (v_{min}) for multi range application with PW6KRC3

Dimensions (in mm; 1mm = 0.03937 inches)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Technical data

Type	PW6KR								PW6KRC3								
	0.1%								C3 ¹⁾								
Accuracy class	0.1%								C3 ¹⁾								
Maximum number of load cell intervals (n _{LC})	-								3000								
Maximum capacity (E _{max})	kg	3 ³⁾	5	10	15	20	30	40	3 ³⁾	5	10	15	20	30	40		
Minimum LC verification interval (v _{min}) [Option: v _{min} contracted in area]	g	1	2	5	10	10	20	20	0.5	1	2	5	5	5	10		
		-	-	-	-	-	-	-	[0.2]	[0.5]	[1]	[2]	[2]	[2]	[5]		
Maximum platform size	mm	300 x300								300 x300							
Sensitivity (C _n)	mV/V	2.0 ±0.1								2.0 ±0.1							
Zero balance		0 ±0.1								0 ±0.1							
Temperature effect on zero balance (TK ₀) [With Option: v _{min} contract. in area]	% v. C _n / 10K	±0.0500	±0.0500	±0.0500	±0.0500	±0.0500	±0.0500	±0.0500	±0.0140 [±0.0093]	±0.0140 [±0.0098]	±0.0140 [±0.0098]	±0.0140 [±0.0098]	±0.0140 [±0.0098]	±0.0140 [±0.0098]	±0.0140 [±0.0098]	±0.0140 [±0.0120]	
Temperature effect on sensitivity (TK _C) ²⁾ Temperature range: +20 ... +40°C [+70 ... +105°F] -10 ... +20°C [+15 ... +70°F]		±0.0500 ±0.0500								- ±0.0140							
Hysteresis error (d _{hy}) ²⁾	% v. C _n	±0.0200								±0.0150							
Non-linearity (d _{lin}) ²⁾		±0.0200								±0.0150							
Creep (d _{cr} ; d _{DR}) over 30 min.		-								±0.0166							
Off center load error		±0.0400								±0.0233 ⁴⁾							
Input resistance (R _{LC})	Ω	420 ±20								420 ±20							
Output resistance (R ₀)		300...360, typ. 350 ±5								350 ±5							
Reference excitation voltage (U _{ref})	V	5								5							
Nominal range of excitation voltage (B _U)		1 ... 15								1 ... 15							
Insulation resistance (R _{is}) at 100V _{DC}	GΩ	> 1								> 1							
Nominal temperature range (B _T)	°C	-10 ... +50								-10 ... +40							
Service temperature range (B _{TU})		-10 ... +50								-10 ... +50							
Storage temperature range (B _U)		-25 ... +70								-25 ... +70							
Safe load limit (E _L) [*]	% v. E _{max}	150								150							
[*]) at max. eccentricity	mm	100								100							
Lateral load limit (E _{lq}), static	%	300								300							
Breaking load (E _d)	v. E _{max}	300								300							
Deflection at E _{max} (s _{nom}), approx.	mm	< 0.4								< 0.4							
Weight (G), approx.	kg	0.17								0.17							
Protection class according to EN60529 (IEC529)		IP65								IP65							
Material: Measuring element Coating Cable-sheath		Aluminum Silicone rubber PVC								Aluminum Silicone rubber PVC							

1) According to OIML R60 with P_{LC} = 0.7

2) The data for Non-linearity (d_{lin}), Hysteresis error (d_{hy}) and Temperature effect on sensitivity (TK_C) are typical values. The sum of these data meets the requirements according to OIML R60.

3) Max. capacity 3kg in preparation

4) Refers to the scale capacity (Max) for 3000d.

The tolerance value corresponds to 70% of the permissible scale error according to OIML R76, Class III.



Hottinger Baldwin Messtechnik GmbH
Im Tiefen See 45, D-64293 Darmstadt, Germany
Tel.: +49 (0)6151 / 803 0; Fax: +49 (0)6151 / 803 9 100
www.hbm.com, e-mail: support@hbm.com

Modifications reserved.

All details describe our products in general form. They are not to be understood as express warranty and do not constitute any liability whatsoever.

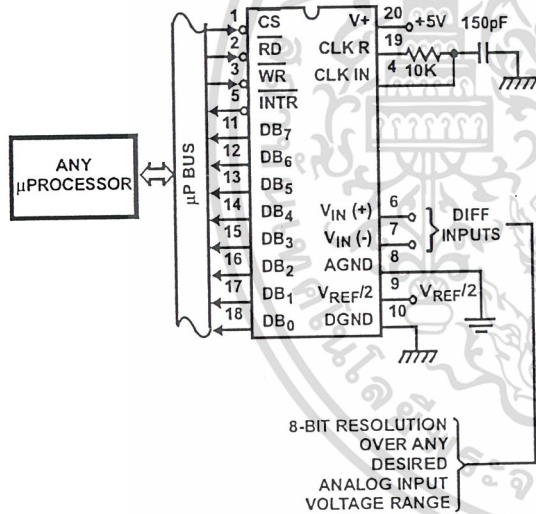


8-Bit, Microprocessor-Compatible, A/D Converters

The ADC080X family are CMOS 8-Bit, successive-approximation A/D converters which use a modified potentiometric ladder and are designed to operate with the 8080A control bus via three-state outputs. These converters appear to the processor as memory locations or I/O ports, and hence no interfacing logic is required.

The differential analog voltage input has good common-mode-rejection and permits offsetting the analog zero-input-voltage value. In addition, the voltage reference input can be adjusted to allow encoding any smaller analog voltage span to the full 8 bits of resolution.

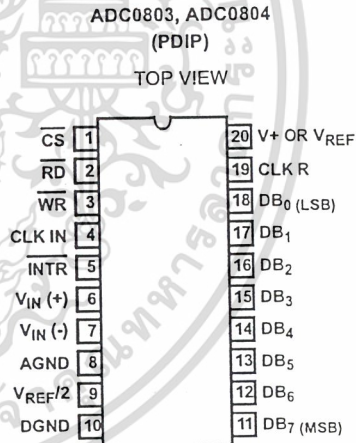
Typical Application Schematic



Features

- 80C48 and 80C80/85 Bus Compatible - No Interfacing Logic Required
- Conversion Time <100µs
- Easy Interface to Most Microprocessors
- Will Operate in a "Stand Alone" Mode
- Differential Analog Voltage Inputs
- Works with Bandgap Voltage References
- TTL Compatible Inputs and Outputs
- On-Chip Clock Generator
- Analog Voltage Input Range (Single + 5V Supply) 0V to 5V
- No Zero-Adjust Required
- 80C48 and 80C80/85 Bus Compatible - No Interfacing Logic Required

Pinout



Ordering Information

PART NUMBER	ERROR	EXTERNAL CONDITIONS	TEMP. RANGE (°C)	PACKAGE	PKG. NO
ADC0803LCN	±1/2 LSB	VREF/2 Adjusted for Correct Full Scale Reading	0 to 70	20 Ld PDIP	E20.3
ADC0804LCN	±1 LSB	VREF/2 = 2.500VDC (No Adjustments)	0 to 70	20 Ld PDIP	E20.3

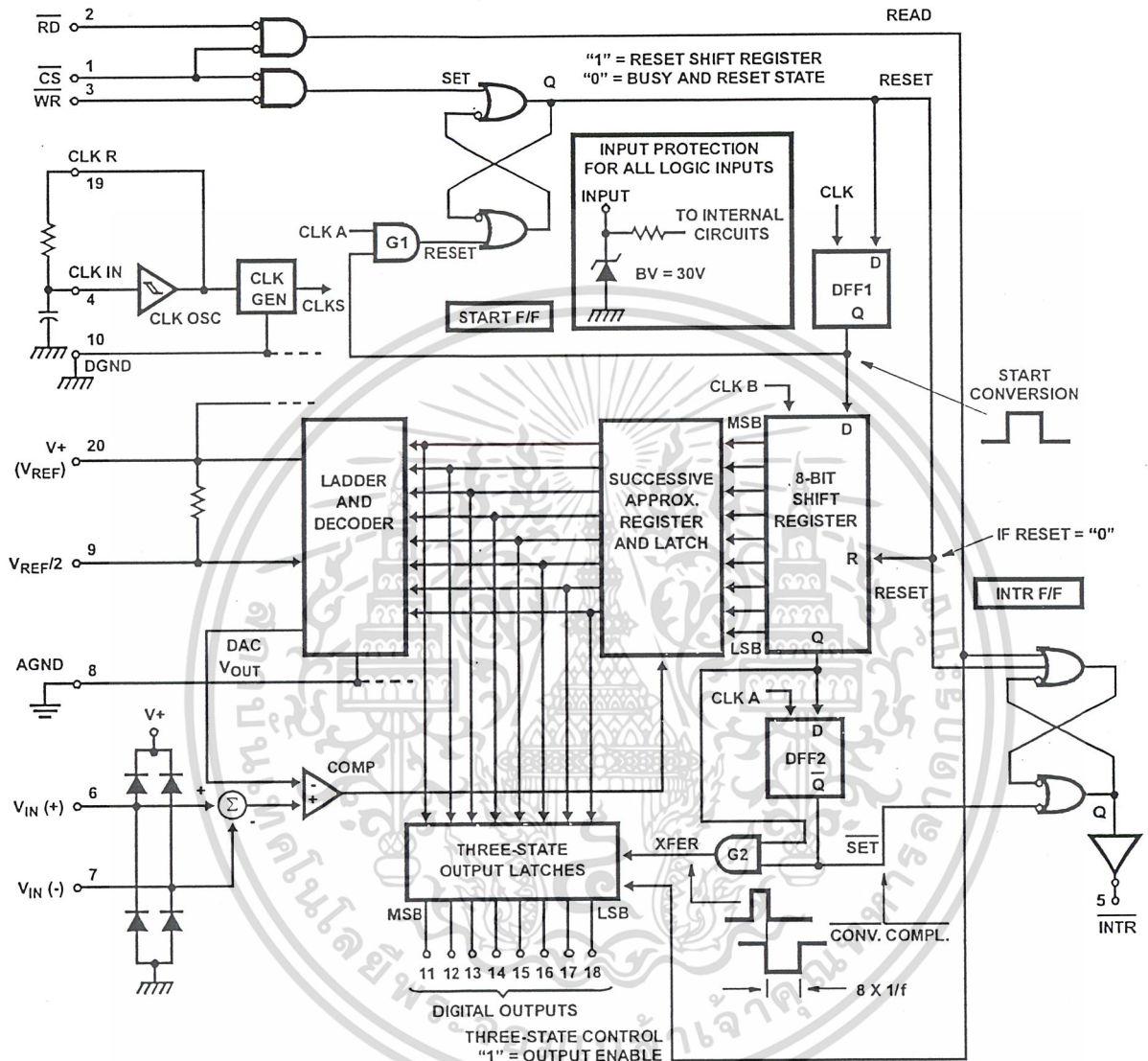
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานี้เท่านั้น ไม่อนุญาตให้ไปใช้ประโยชน์ด้านธุรกิจ

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องยังยั้งอยู่

CAUTION: These devices are sensitive to electrostatic discharge; follow proper IC Handling Procedures. 1-888-INTERSIL or 321-724-7143. Intersil (and design) is a registered trademark of Intersil Americas Inc. Copyright © Intersil Americas Inc. 2002. All Rights Reserved

ADC0803, ADC0804

Functional Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ADC0803, ADC0804

Absolute Maximum Ratings

Supply Voltage 6.5V
 Voltage at Any Input -0.3V to (V⁺ +0.3V)

Operating Conditions

Temperature Range 0°C to 70°C

Thermal Information

Thermal Resistance (Typical, Note 1) θ_{JA} (°C/W)
 PDIP Package 80
 Maximum Junction Temperature
 Plastic Package 150°C
 Maximum Storage Temperature Range -65°C to 150°C
 Maximum Lead Temperature (Soldering, 10s) 300°C

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

NOTE:

1. θ_{JA} is measured with the component mounted on a low effective thermal conductivity test board in free air. See Tech Brief TB379 for details.

Electrical Specifications (Notes 2, 8)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
CONVERTER SPECIFICATIONS V ⁺ = 5V, T _A = 25°C and f _{CLK} = 640kHz, Unless Otherwise Specified					
Total Unadjusted Error					
ADC0803	V _{REF/2} Adjusted for Correct Full Scale Reading	-	-	±1/2	LSB
ADC0804	V _{REF/2} = 2.500V	-	-	±1	LSB
V _{REF/2} Input Resistance	Input Resistance at Pin 9	1.0	1.3	-	kΩ
Analog Input Voltage Range	(Note 3)	GND-0.05	-	(V ⁺) + 0.05	V
DC Common-Mode Rejection	Over Analog Input Voltage Range	-	±1/16	±1/8	LSB
Power Supply Sensitivity	V ⁺ = 5V ±10% Over Allowed Input Voltage Range	-	±1/16	±1/8	LSB
CONVERTER SPECIFICATIONS V ⁺ = 5V, 0°C to 70°C and f _{CLK} = 640kHz, Unless Otherwise Specified					
Total Unadjusted Error					
ADC0803	V _{REF/2} Adjusted for Correct Full Scale Reading	-	-	±1/2	LSB
ADC0804	V _{REF/2} = 2.500V	-	-	±1	LSB
V _{REF/2} Input Resistance	Input Resistance at Pin 9	1.0	1.3	-	kΩ
Analog Input Voltage Range	(Note 3)	GND-0.05	-	(V ⁺) + 0.05	V
DC Common-Mode Rejection	Over Analog Input Voltage Range	-	±1/8	±1/4	LSB
Power Supply Sensitivity	V ⁺ = 5V ±10% Over Allowed Input Voltage Range	-	±1/16	±1/8	LSB
AC TIMING SPECIFICATIONS V ⁺ = 5V, and T _A = 25°C, Unless Otherwise Specified					
Clock Frequency, f _{CLK}	V ⁺ = 6V (Note 4)	100	640	1280	kHz
	V ⁺ = 5V	100	640	800	kHz
Clock Periods per Conversion (Note 5), t _{CONV}		62	-	73	Clocks/Conv
Conversion Rate In Free-Running Mode, CR	INTR tied to WR with CS = 0V, f _{CLK} = 640kHz	-	-	8888	Conv/s
Width of WR Input (Start Pulse Width), t _{W(WR)}	CS = 0V (Note 6)	100	-	-	ns
Access Time (Delay from Falling Edge of RD to Output Data Valid), t _{ACC}	C _L = 100pF (Use Bus Driver IC for Larger C _L)	-	135	200	ns
Three-State Control (Delay from Rising Edge of RD to HI-Z State), t _{1H} , t _{0H}	C _L = 10pF, R _L = 10K (See Three-State Test Circuits)	-	125	250	ns
Delay from Falling Edge of WR to Reset of INTR, t _{WI} , t _{RI}		-	300	450	ns
Input Capacitance of Logic Control Inputs, C _{IN}		-	5	-	pF
Three-State Output Capacitance (Data Buffers), C _{OUT}		-	5	-	pF

ADC0803, ADC0804

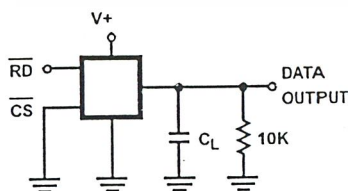
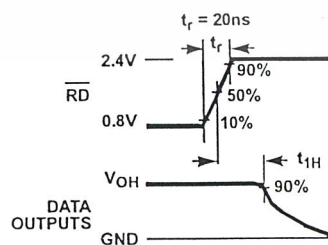
Electrical Specifications (Notes 2, 8) (Continued)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
DC DIGITAL LEVELS AND DC SPECIFICATIONS $V_+ = 5V$, and T_{MIN} to T_{MAX} . Unless Otherwise Specified					
CONTROL INPUTS (Note 7)					
Logic "1" Input Voltage (Except Pin 4 CLK IN), V_{INH}	$V_+ = 5.25V$	2.0	-	V_+	V
Logic "0" Input Voltage (Except Pin 4 CLK IN), V_{INL}	$V_+ = 4.75V$	-	-	0.8	V
CLK IN (Pin 4) Positive Going Threshold Voltage, V_{+CLK}		2.7	3.1	3.5	V
CLK IN (Pin 4) Negative Going Threshold Voltage, V_{-CLK}		1.5	1.8	2.1	V
CLK IN (Pin 4) Hysteresis, V_H		0.6	1.3	2.0	V
Logic "1" Input Current (All Inputs), I_{INH}	$V_{IN} = 5V$	-	0.005	1	μA
Logic "0" Input Current (All Inputs), I_{INL}	$V_{IN} = 0V$	-1	-0.005	-	μA
Supply Current (Includes Ladder Current), I_+	$f_{CLK} = 640kHz$, $T_A = 25^\circ C$ and $\overline{CS} = HI$	-	1.3	2.5	mA
DATA OUTPUTS AND INTR					
Logic "0" Output Voltage, V_{OL}	$I_O = 1.6mA$, $V_+ = 4.75V$	-	-	0.4	V
Logic "1" Output Voltage, V_{OH}	$I_O = -360\mu A$, $V_+ = 4.75V$	2.4	-	-	V
Three-State Disabled Output Leakage (All Data Buffers), I_{LO}	$V_{OUT} = 0V$	-3	-	-	μA
	$V_{OUT} = 5V$	-	-	3	μA
Output Short Circuit Current, I_{SOURCE}	V_{OUT} Short to GND, $T_A = 25^\circ C$	4.5	6	-	mA
Output Short Circuit Current, I_{SINK}	V_{OUT} Short to V_+ , $T_A = 25^\circ C$	9.0	16	-	mA

NOTES:

- All voltages are measured with respect to GND, unless otherwise specified. The separate AGND point should always be wired to the DGND, being careful to avoid ground loops.
- For $V_{IN(-)} \geq V_{IN(+)}$ the digital output code will be 0000 0000. Two on-chip diodes are tied to each analog input (see Block Diagram) which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the V_+ supply. Be careful, during testing at low V_+ levels (4.5V), as high level analog inputs (5V) can cause this input diode to conduct - especially at elevated temperatures, and cause errors for analog inputs near full scale. As long as the analog V_{IN} does not exceed the supply voltage by more than 50mV, the output code will be correct. To achieve an absolute 0V to 5V input voltage range will therefore require a minimum supply voltage of 4.950V over temperature variations, initial tolerance and loading.
- With $V_+ = 6V$, the digital logic interfaces are no longer TTL compatible.
- With an asynchronous start pulse, up to 8 clock periods may be required before the internal clock phases are proper to start the conversion process.
- The \overline{CS} input is assumed to bracket the \overline{WR} strobe input so that timing is dependent on the \overline{WR} pulse width. An arbitrarily wide pulse width will hold the converter in a reset mode and the start of conversion is initiated by the low to high transition of the \overline{WR} pulse (see Timing Diagrams).
- CLK IN (pin 4) is the input of a Schmitt trigger circuit and is therefore specified separately.
- None of these A/Ds requires a zero-adjust. However, if an all zero code is desired for an analog input other than 0V, or if a narrow full scale span exists (for example: 0.5V to 4V full scale) the $V_{IN(-)}$ input can be adjusted to achieve this. See the Zero Error description in this data sheet.

Timing Waveforms

FIGURE 1A. t_{1H} FIGURE 1B. t_{1H} , $C_L = 10pF$

ADC0803, ADC0804

Timing Waveforms (Continued)

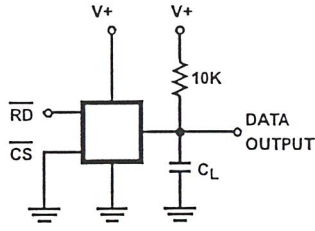


FIGURE 1C. t_{0H}

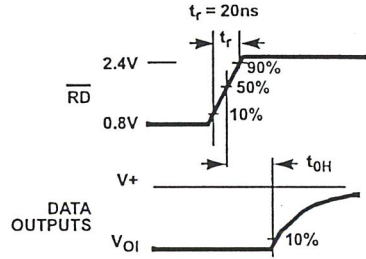


FIGURE 1D. t_{0H} , $C_L = 10\text{pF}$

FIGURE 1. THREE-STATE CIRCUITS AND WAVEFORMS

Typical Performance Curves

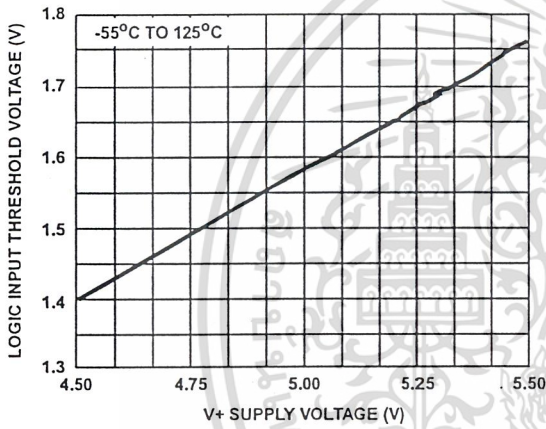


FIGURE 2. LOGIC INPUT THRESHOLD VOLTAGE vs SUPPLY VOLTAGE

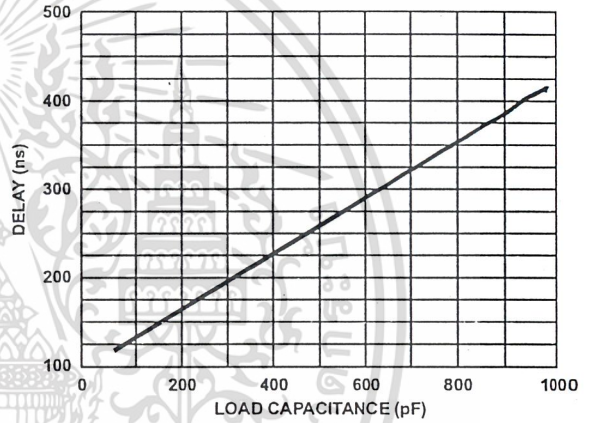


FIGURE 3. DELAY FROM FALLING EDGE OF RD TO OUTPUT DATA VALID vs LOAD CAPACITANCE

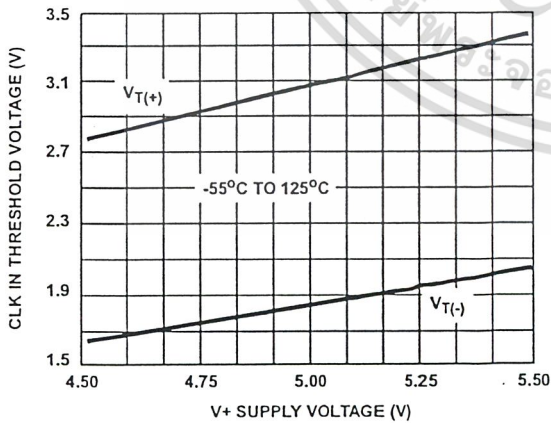


FIGURE 4. CLK IN SCHMITT TRIP LEVELS vs SUPPLY VOLTAGE

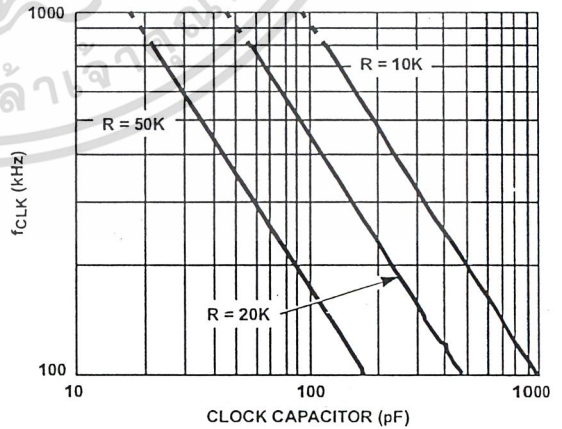


FIGURE 5. f_{CLK} vs CLOCK CAPACITOR

ADC0803, ADC0804

Typical Performance Curves (Continued)

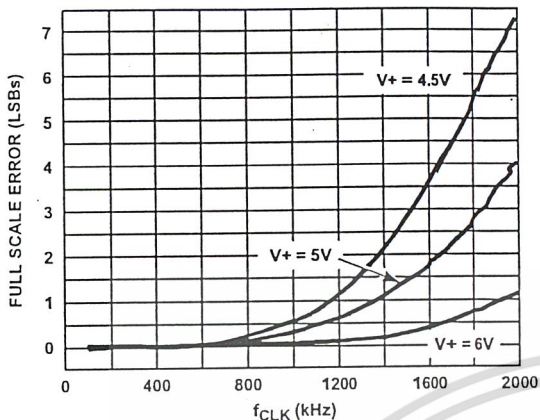


FIGURE 6. FULL SCALE ERROR vs fCLK

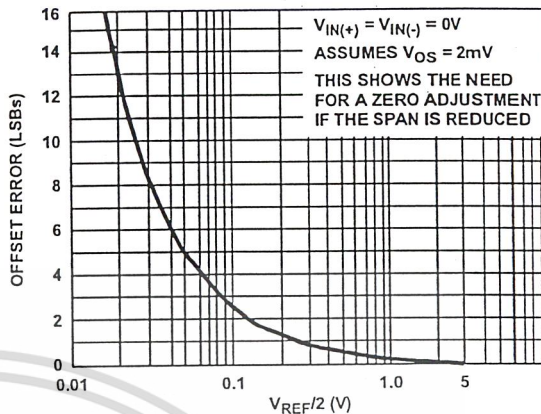


FIGURE 7. EFFECT OF UNADJUSTED OFFSET ERROR

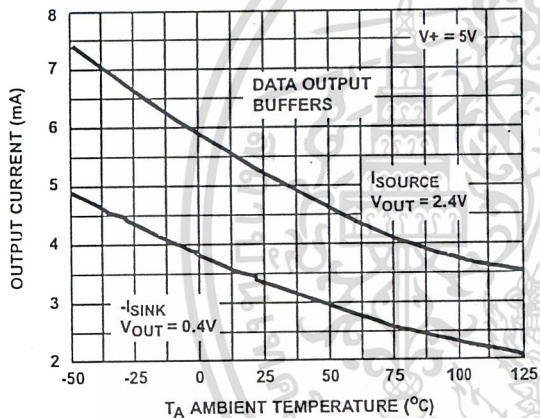


FIGURE 8. OUTPUT CURRENT vs TEMPERATURE

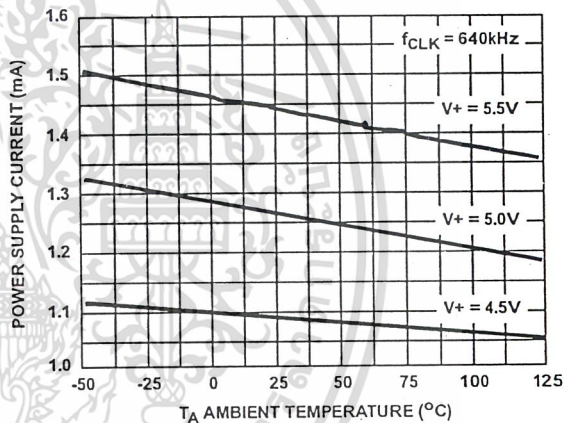


FIGURE 9. POWER SUPPLY CURRENT vs TEMPERATURE

Timing Diagrams

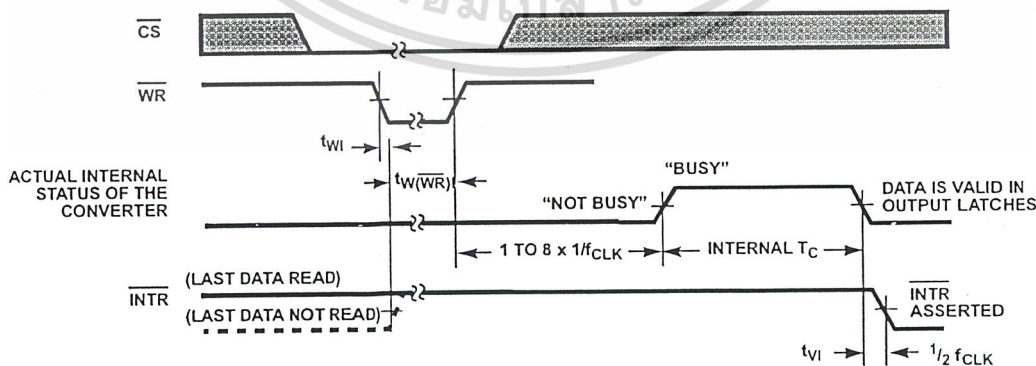


FIGURE 10A. START CONVERSION

ADC0803, ADC0804

Timing Diagrams (Continued)

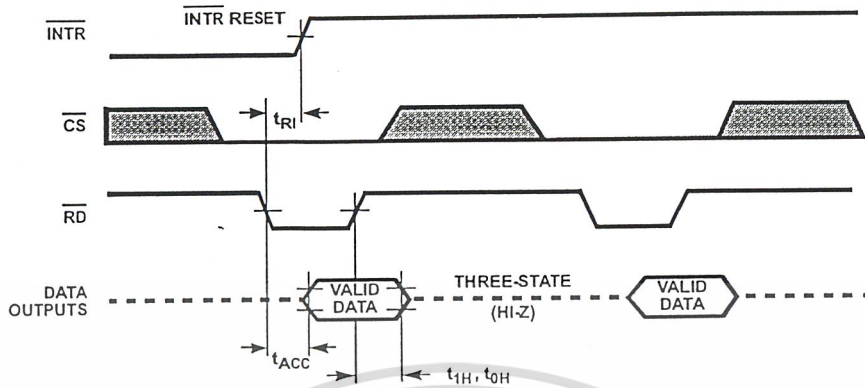


FIGURE 10B. OUTPUT ENABLE AND RESET INTR

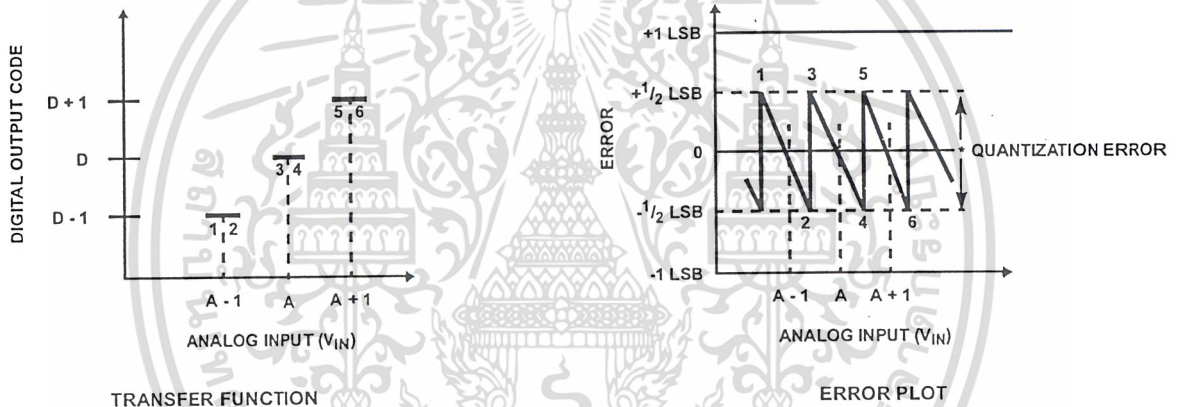


FIGURE 11A. ACCURACY = ± 0 LSB; PERFECT A/D

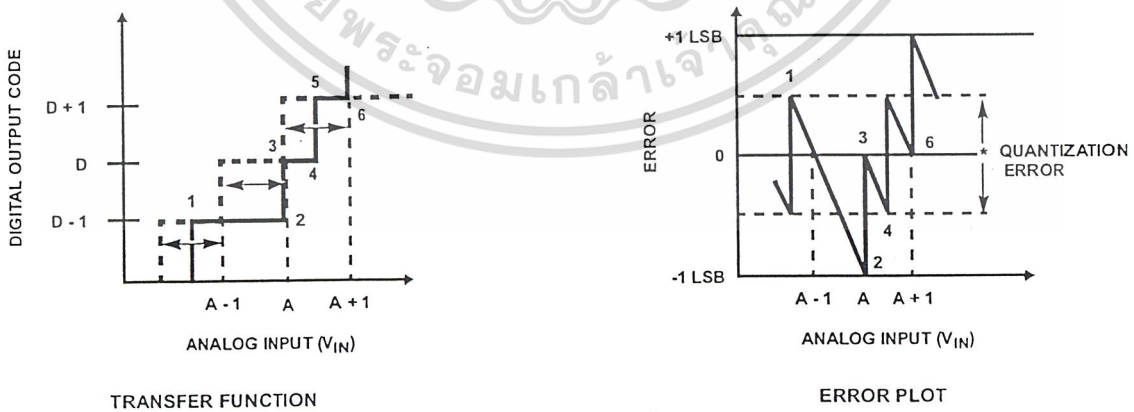


FIGURE 11B. ACCURACY = $\pm 1/2$ LSB

FIGURE 11. CLARIFYING THE ERROR SPECS OF AN A/D CONVERTER

ADC0803, ADC0804

Understanding A/D Error Specs

A perfect A/D transfer characteristic (staircase wave-form) is shown in Figure 11A. The horizontal scale is analog input voltage and the particular points labeled are in steps of 1 LSB (19.53mV with 2.5V tied to the $V_{REF}/2$ pin). The digital output codes which correspond to these inputs are shown as D-1, D, and D+1. For the perfect A/D, not only will center-value (A - 1, A, A + 1, . . .) analog inputs produce the correct output digital codes, but also each riser (the transitions between adjacent output codes) will be located $\pm 1/2$ LSB away from each center-value. As shown, the risers are ideal and have no width. Correct digital output codes will be provided for a range of analog input voltages which extend $\pm 1/2$ LSB from the ideal center-values. Each tread (the range of analog input voltage which provides the same digital output code) is therefore 1 LSB wide.

The error curve of Figure 11B shows the worst case transfer function for the ADC080X. Here the specification guarantees that if we apply an analog input equal to the LSB analog voltage center-value, the A/D will produce the correct digital code.

Next to each transfer function is shown the corresponding error plot. Notice that the error includes the quantization uncertainty of the A/D. For example, the error at point 1 of Figure 11A is $+1/2$ LSB because the digital code appeared $1/2$ LSB in advance of the center-value of the tread. The error plots always have a constant negative slope and the abrupt upside steps are always 1 LSB in magnitude, unless the device has missing codes.

Detailed Description

The functional diagram of the ADC080X series of A/D converters operates on the successive approximation principle (see Application Notes AN016 and AN020 for a more detailed description of this principle). Analog switches are closed sequentially by successive-approximation logic until the analog differential input voltage [$V_{IN(+)} - V_{IN(-)}$] matches a voltage derived from a tapped resistor string across the reference voltage. The most significant bit is tested first and after 8 comparisons (64 clock cycles), an 8-bit binary code (1111 1111 = full scale) is transferred to an output latch.

The normal operation proceeds as follows. On the high-to-low transition of the WR input, the internal SAR latches and the shift-register stages are reset, and the INTR output will be set high. As long as the CS input and WR input remain low, the A/D will remain in a reset state. Conversion will start from 1 to 8 clock periods after at least one of these inputs makes a low-to-high transition. After the requisite number of clock pulses to complete the conversion, the INTR pin will make a high-to-low transition. This can be used to interrupt a processor, or otherwise signal the availability of a new conversion. A RD operation (with CS low) will clear the INTR line high again. The device may be operated in the free-running mode by

connecting INTR to the WR input with CS = 0. To ensure start-up under all possible conditions, an external WR pulse is required during the first power-up cycle. A conversion-in-process can be interrupted by issuing a second start command.

Digital Operation

The converter is started by having CS and WR simultaneously low. This sets the start flip-flop (F/F) and the resulting "1" level resets the 8-bit shift register, resets the Interrupt (INTR) F/F and inputs a "1" to the D flip-flop, DFF1, which is at the input end of the 8-bit shift register. Internal clock signals then transfer this "1" to the Q output of DFF1. The AND gate, G1, combines this "1" output with a clock signal to provide a reset signal to the start F/F. If the set signal is no longer present (either WR or CS is a "1"), the start F/F is reset and the 8-bit shift register then can have the "1" clocked in, which starts the conversion process. If the set signal were to still be present, this reset pulse would have no effect (both outputs of the start F/F would be at a "1" level) and the 8-bit shift register would continue to be held in the reset mode. This allows for asynchronous or wide CS and WR signals.

After the "1" is clocked through the 8-bit shift register (which completes the SAR operation) it appears as the input to DFF2. As soon as this "1" is output from the shift register, the AND gate, G2, causes the new digital word to transfer to the Three-State output latches. When DFF2 is subsequently clocked, the \bar{Q} output makes a high-to-low transition which causes the INTR F/F to set. An inverting buffer then supplies the INTR output signal.

When data is to be read, the combination of both \overline{CS} and \overline{RD} being low will cause the INTR F/F to be reset and the three-state output latches will be enabled to provide the 8-bit digital outputs.

Digital Control Inputs

The digital control inputs (CS, RD, and WR) meet standard TTL logic voltage levels. These signals are essentially equivalent to the standard A/D Start and Output Enable control signals, and are active low to allow an easy interface to microprocessor control busses. For non-microprocessor based applications, the CS input (pin 1) can be grounded and the standard A/D Start function obtained by an active low pulse at the WR input (pin 3). The Output Enable function is achieved by an active low pulse at the RD input (pin 2).

Analog Operation

The analog comparisons are performed by a capacitive charge summing circuit. Three capacitors (with precise ratioed values) share a common node with the input to an auto-zeroed comparator. The input capacitor is switched between $V_{IN(+)}$ and $V_{IN(-)}$, while two ratioed reference capacitors are switched between taps on the reference voltage divider string. The net charge corresponds to the weighted difference between the input and the current total value set by the

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ADC0803, ADC0804

successive approximation register. A correction is made to offset the comparison by $1/2$ LSB (see Figure 11A).

Analog Differential Voltage Inputs and Common-Mode Rejection

This A/D gains considerable applications flexibility from the analog differential voltage input. The $V_{IN(-)}$ input (pin 7) can be used to automatically subtract a fixed voltage value from the input reading (tare correction). This is also useful in 4mA - 20mA current loop conversion. In addition, common-mode noise can be reduced by use of the differential input.

The time interval between sampling $V_{IN(+)}$ and $V_{IN(-)}$ is $4^{1/2}$ clock periods. The maximum error voltage due to this slight time difference between the input voltage samples is given by:

$$\Delta V_E(\text{MAX}) = (V_{\text{PEAK}})(2\pi f_{\text{CM}}) \left[\frac{4.5}{f_{\text{CLK}}} \right]$$

where:

ΔV_E is the error voltage due to sampling delay,

V_{PEAK} is the peak value of the common-mode voltage,

f_{CM} is the common-mode frequency.

For example, with a 60Hz common-mode frequency, f_{CM} , and a 640kHz A/D clock, f_{CLK} , keeping this error to $1/4$ LSB ($\sim 5\text{mV}$) would allow a common-mode voltage, V_{PEAK} , given by:

$$V_{\text{PEAK}} = \frac{[\Delta V_E(\text{MAX})(f_{\text{CLK}})]}{(2\pi f_{\text{CM}})(4.5)}$$

or

$$V_{\text{PEAK}} = \frac{(5 \times 10^{-3})(640 \times 10^3)}{(6.28)(60)(4.5)} \cong 1.9\text{V}$$

The allowed range of analog input voltage usually places more severe restrictions on input common-mode voltage levels than this.

An analog input voltage with a reduced span and a relatively large zero offset can be easily handled by making use of the differential input (see Reference Voltage Span Adjust).

Analog Input Current

The internal switching action causes displacement currents to flow at the analog inputs. The voltage on the on-chip capacitance to ground is switched through the analog differential input voltage, resulting in proportional currents entering the $V_{IN(+)}$ input and leaving the $V_{IN(-)}$ input. These current transients occur at the leading edge of the internal clocks. They rapidly decay and do not inherently cause errors as the on-chip comparator is strobed at the end of the clock period.

Input Bypass Capacitors

Bypass capacitors at the inputs will average these charges and cause a DC current to flow through the output resistances of the analog signal sources. This charge pumping action is worse for continuous conversions with the $V_{IN(+)}$ input voltage at full scale. For a 640kHz clock frequency with the $V_{IN(+)}$

input at 5V, this DC current is at a maximum of approximately 5 μA . Therefore, **bypass capacitors should not be used at the analog inputs or the $V_{\text{REF}/2}$ pin** for high resistance sources ($>1\text{k}\Omega$). If input bypass capacitors are necessary for noise filtering and high source resistance is desirable to minimize capacitor size, the effects of the voltage drop across this input resistance, due to the average value of the input current, can be compensated by a full scale adjustment while the given source resistor and input bypass capacitor are both in place. This is possible because the average value of the input current is a precise linear function of the differential input voltage at a constant conversion rate.

Input Source Resistance

Large values of source resistance where an input bypass capacitor is not used will not cause errors since the input currents settle out prior to the comparison time. If a low-pass filter is required in the system, use a low-value series resistor ($\leq 1\text{k}\Omega$) for a passive RC section or add an op amp RC active low-pass filter. For low-source-resistance applications ($\leq 1\text{k}\Omega$), a 0.1 μF bypass capacitor at the inputs will minimize EMI due to the series lead inductance of a long wire. A 100 Ω series resistor can be used to isolate this capacitor (both the R and C are placed outside the feedback loop) from the output of an op amp, if used.

Stray Pickup

The leads to the analog inputs (pins 6 and 7) should be kept as short as possible to minimize stray signal pickup (EMI). Both EMI and undesired digital-clock coupling to these inputs can cause system errors. The source resistance for these inputs should, in general, be kept below 5k Ω . Larger values of source resistance can cause undesired signal pickup. Input bypass capacitors, placed from the analog inputs to ground, will eliminate this pickup but can create analog scale errors as these capacitors will average the transient input switching currents of the A/D (see Analog Input Current). This scale error depends on both a large source resistance and the use of an input bypass capacitor. This error can be compensated by a full scale adjustment of the A/D (see Full Scale Adjustment) with the source resistance and input bypass capacitor in place, and the desired conversion rate.

Reference Voltage Span Adjust

For maximum application flexibility, these A/Ds have been designed to accommodate a 5V, 2.5V or an adjusted voltage reference. This has been achieved in the design of the IC as shown in Figure 12.

Notice that the reference voltage for the IC is either $1/2$ of the voltage which is applied to the $V+$ supply pin, or is equal to the voltage which is externally forced at the $V_{\text{REF}/2}$ pin. This allows for a pseudo-ratiometric voltage reference using, for the $V+$ supply, a 5V reference voltage. Alternatively, a voltage less than 2.5V can be applied to the $V_{\text{REF}/2}$ input. The internal gain to the $V_{\text{REF}/2}$ input is 2 to allow this factor of 2 reduction in the reference voltage.

ADC0803, ADC0804

Such an adjusted reference voltage can accommodate a reduced span or dynamic voltage range of the analog input voltage. If the analog input voltage were to range from 0.5V to 3.5V, instead of 0V to 5V, the span would be 3V. With 0.5V applied to the $V_{IN(-)}$ pin to absorb the offset, the reference voltage can be made equal to $1/2$ of the 3V span or 1.5V. The A/D now will encode the $V_{IN(+)}$ signal from 0.5V to 3.5V with the 0.5V input corresponding to zero and the 3.5V input corresponding to full scale. The full 8 bits of resolution are therefore spread over this reduced analog input voltage range. The requisite connections are shown in Figure 13. For expanded scale inputs, the circuits of Figures 14 and 15 can be used.

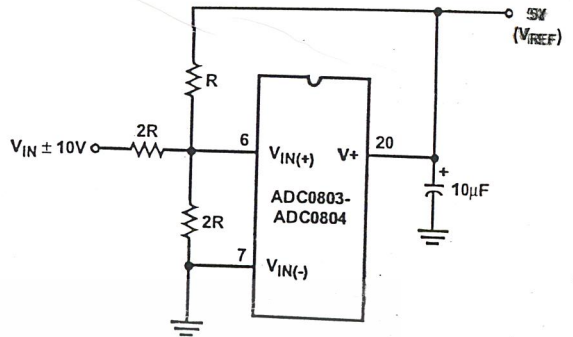


FIGURE 14. HANDLING ±10V ANALOG INPUT RANGE

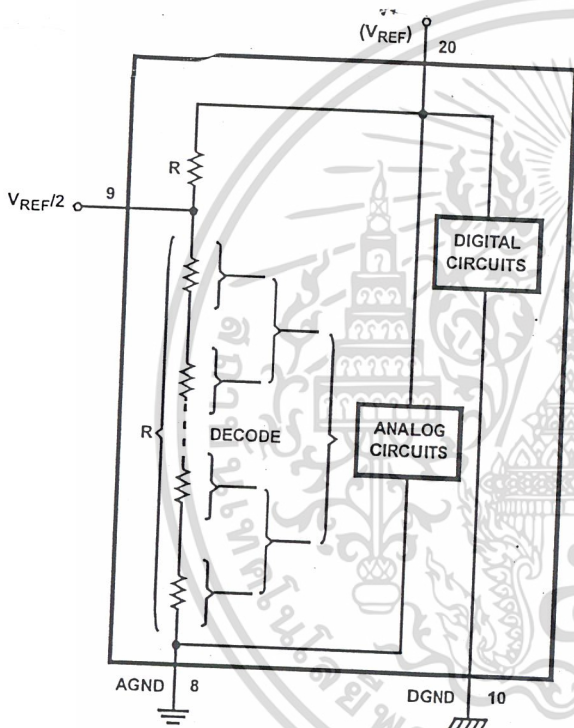


FIGURE 12. THE $V_{REFERENCE}$ DESIGN ON THE IC

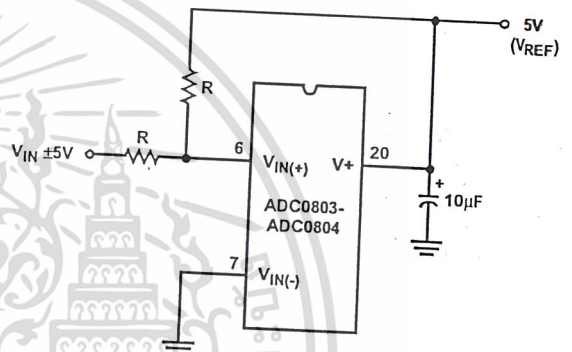


FIGURE 15. HANDLING ±5V ANALOG INPUT RANGE

Reference Accuracy Requirements

The converter can be operated in a pseudo-ratiometric mode or an absolute mode. In ratiometric converter applications, the magnitude of the reference voltage is a factor in both the output of the source transducer and the output of the A/D converter and therefore cancels out in the final digital output code. In absolute conversion applications, both the initial value and the temperature stability of the reference voltage are important accuracy factors in the operation of the A/D converter. For $V_{REF}/2$ voltages of 2.5V nominal value, initial errors of $\pm 10\text{mV}$ will cause conversion errors of ± 1 LSB due to the gain of 2 of the $V_{REF}/2$ input. In reduced span applications, the initial value and the stability of the $V_{REF}/2$ input voltage become even more important. For example, if the span is reduced to 2.5V, the analog input LSB voltage value is correspondingly reduced from 20mV (5V span) to 10mV and 1 LSB at the $V_{REF}/2$ input becomes 5mV. As can be seen, this reduces the allowed initial tolerance of the reference voltage and requires correspondingly less absolute change with temperature variations. Note that spans smaller than 2.5V place even tighter requirements on the initial accuracy and stability of the reference source.

In general, the reference voltage will require an initial adjustment. Errors due to an improper value of reference voltage appear as full scale errors in the A/D transfer

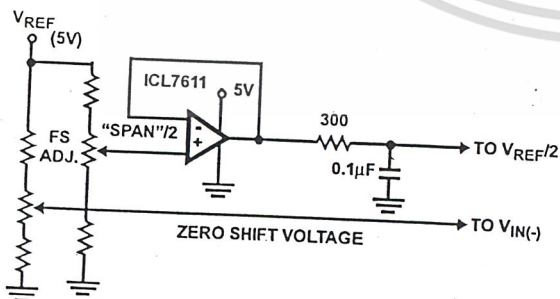


FIGURE 13. OFFSETTING THE ZERO OF THE ADC080X AND PERFORMING AN INPUT RANGE (SPAN) ADJUSTMENT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ทำซ้ำหรือเผยแพร่โดยไม่ได้รับอนุญาต

ADC0803, ADC0804

function. IC voltage regulators may be used for references if the ambient temperature changes are not excessive.

Zero Error

The zero of the A/D does not require adjustment. If the minimum analog input voltage value, $V_{IN(MIN)}$, is not ground, a zero offset can be done. The converter can be made to output 0000 0000 digital code for this minimum input voltage by biasing the A/D $V_{IN(-)}$ input at this $V_{IN(MIN)}$ value (see Applications section). This utilizes the differential mode operation of the A/D.

The zero error of the A/D converter relates to the location of the first riser of the transfer function and can be measured by grounding the $V_{IN(-)}$ input and applying a small magnitude positive voltage to the $V_{IN(+)}$ input. Zero error is the difference between the actual DC input voltage which is necessary to just cause an output digital code transition from 0000 0000 to 0000 0001 and the ideal $1/2$ LSB value ($1/2$ LSB = 9.8mV for $V_{REF/2} = 2.500V$).

Full Scale Adjust

The full scale adjustment can be made by applying a differential input voltage which is $1 1/2$ LSB down from the desired analog full scale voltage range and then adjusting the magnitude of the $V_{REF/2}$ input (pin 9) for a digital output code which is just changing from 1111 1110 to 1111 1111. When offsetting the zero and using a span-adjusted $V_{REF/2}$ voltage, the full scale adjustment is made by inputting V_{MIN} to the $V_{IN(-)}$ input of the A/D and applying a voltage to the $V_{IN(+)}$ input which is given by:

$$V_{IN(+)}^{fSADJ} = V_{MAX} - 1.5 \left[\frac{(V_{MAX} - V_{MIN})}{256} \right]$$

where:

V_{MAX} = the high end of the analog input range, and

V_{MIN} = the low end (the offset zero) of the analog range.

(Both are ground referenced.)

Clocking Option

The clock for the A/D can be derived from an external source such as the CPU clock or an external RC network can be added to provide self-clocking. The CLK IN (pin 4) makes use of a Schmitt trigger as shown in Figure 16.

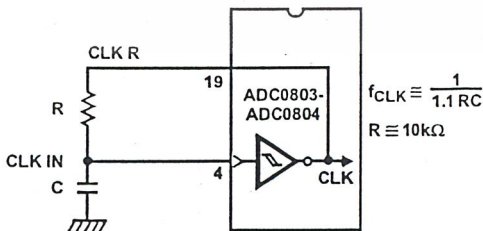


FIGURE 16. SELF-CLOCKING THE A/D

Heavy capacitive or DC loading of the CLK R pin should be avoided as this will disturb normal converter operation.

Loads less than 50pF, such as driving up to 7 A/D converter clock inputs from a single CLK R pin of 1 converter, are allowed. For larger clock line loading, a CMOS or low power TTL buffer or PNP input logic should be used to minimize the loading on the CLK R pin (do not use a standard TTL buffer).

Restart During a Conversion

If the A/D is restarted (\overline{CS} and \overline{WR} go low and return high) during a conversion, the converter is reset and a new conversion is started. The output data latch is not updated if the conversion in progress is not completed. The data from the previous conversion remain in this latch.

Continuous Conversions

In this application, the \overline{CS} input is grounded and the \overline{WR} input is tied to the INTR output. This \overline{WR} and INTR node should be momentarily forced to logic low following a power-up cycle to insure circuit operation. See Figure 17 for details.

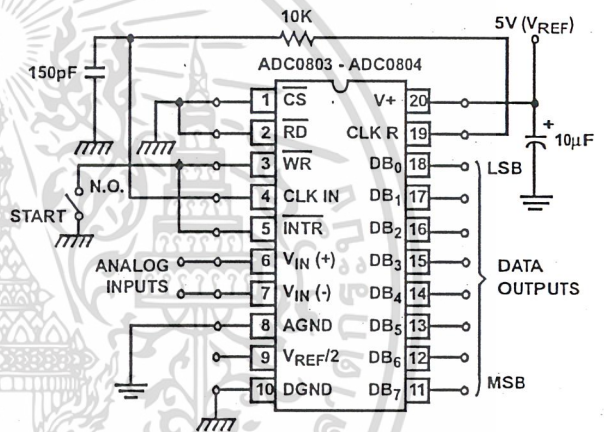


FIGURE 17. FREE-RUNNING CONNECTION

Driving the Data Bus

This CMOS A/D, like MOS microprocessors and memories, will require a bus driver when the total capacitance of the data bus gets large. Other circuitry, which is tied to the data bus, will add to the total capacitive loading, even in three-state (high-impedance mode). Back plane busing also greatly adds to the stray capacitance of the data bus.

There are some alternatives available to the designer to handle this problem. Basically, the capacitive loading of the data bus slows down the response time, even though DC specifications are still met. For systems operating with a relatively slow CPU clock frequency, more time is available in which to establish proper logic levels on the bus and therefore higher capacitive loads can be driven (see Typical Performance Curves).

At higher CPU clock frequencies time can be extended for I/O reads (and/or writes) by inserting wait states (8080) or using clock-extending circuits (6800).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น ิษัท Intersil ขอสงวนสิทธิ์ในเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ADC0803, ADC0804

Finally, if time is short and capacitive loading is high, external bus drivers must be used. These can be three-state buffers (low power Schottky is recommended, such as the 74LS240 series) or special higher-drive-current products which are designed as bus drivers. High-current bipolar bus drivers with PNP inputs are recommended.

Power Supplies

Noise spikes on the V+ supply line can cause conversion errors as the comparator will respond to this noise. A low-inductance tantalum filter capacitor should be used close to the converter V+ pin, and values of 1µF or greater are recommended. If an unregulated voltage is available in the system, a separate 5V voltage regulator for the converter (and other analog circuitry) will greatly reduce digital noise on the V+ supply. An ICL7663 can be used to regulate such a supply from an input as low as 5.2V.

Wiring and Hook-Up Precautions

Standard digital wire-wrap sockets are not satisfactory for breadboarding with this A/D converter. Sockets on PC boards can be used. All logic signal wires and leads should be grouped and kept as far away as possible from the analog signal leads. Exposed leads to the analog inputs can cause undesired digital noise and hum pickup; therefore, shielded leads may be necessary in many applications.

A single-point analog ground should be used which is separate from the logic ground points. The power supply bypass capacitor and the self-clocking capacitor (if used) should both be returned to digital ground. Any V_{REF/2} bypass capacitors, analog input filter capacitors, or input signal shielding should be returned to the analog ground point. A test for proper grounding is to measure the zero error of the A/D converter. Zero errors in excess of 1/4 LSB can usually be traced to improper board layout and wiring (see Zero Error for measurement). Further information can be found in Application Note AN018.

Testing the A/D Converter

There are many degrees of complexity associated with testing an A/D converter. One of the simplest tests is to apply a known analog input voltage to the converter and use LEDs to display the resulting digital output code as shown in Figure 18.

For ease of testing, the V_{REF/2} (pin 9) should be supplied with 2.560V and a V+ supply voltage of 5.12V should be used. This provides an LSB value of 20mV.

If a full scale adjustment is to be made, an analog input voltage of 5.090V (5.120 - 1 1/2 LSB) should be applied to the V_{IN(+)} pin with the V_{IN(-)} pin grounded. The value of the V_{REF/2} input voltage should be adjusted until the digital output code is just changing from 1111 1110 to 1111 1111. This value of V_{REF/2} should then be used for all the tests.

The digital-output LED display can be decoded by dividing the 8 bits into 2 hex characters, one with the 4 most-

significant bits (MS) and one with the 4 least-significant bits (LS). The output is then interpreted as a sum of fractions times the full scale voltage:

$$V_{OUT} = \left(\frac{MS}{16} + \frac{LS}{256} \right) (5.12) V.$$

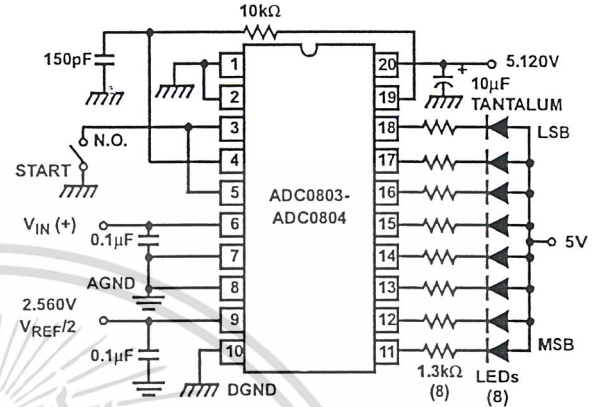


FIGURE 18. BASIC TESTER FOR THE A/D

For example, for an output LED display of 1011 0110, the MS character is hex B (decimal 11) and the LS character is hex (and decimal) 6, so:

$$V_{OUT} = \left(\frac{11}{16} + \frac{6}{256} \right) (5.12) = 3.64V.$$

Figures 19 and 20 show more sophisticated test circuits.

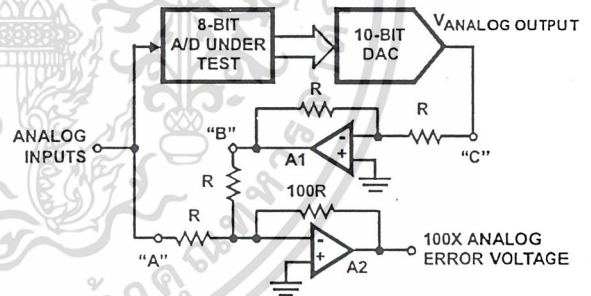


FIGURE 19. A/D TESTER WITH ANALOG ERROR OUTPUT. THIS CIRCUIT CAN BE USED TO GENERATE "ERROR PLOTS" OF FIGURE 11.

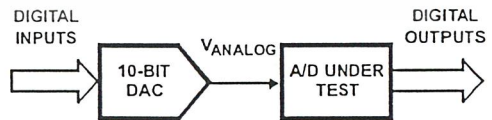


FIGURE 20. BASIC "DIGITAL" A/D TESTER

Typical Applications

Interfacing 8080/85 or Z-80 Microprocessors

ADC0803, ADC0804

This converter has been designed to directly interface with 8080/85 or Z-80 Microprocessors. The three-state output capability of the A/D eliminates the need for a peripheral interface device, although address decoding is still required to generate the appropriate \overline{CS} for the converter. The A/D can be mapped into memory space (using standard memory-address decoding for \overline{CS} and the \overline{MEMR} and \overline{MEMW} strobes) or it can be controlled as an I/O device by using the $\overline{I/OR}$ and $\overline{I/OW}$ strobes and decoding the address bits A0 → A7 (or address bits A8 → A15, since they will contain the same 8-bit address information) to obtain the \overline{CS} input. Using the I/O space provides 256 additional addresses and may allow a simpler 8-bit address decoder, but the data can only be input to the accumulator. To make use of the additional memory reference instructions, the A/D should be mapped into memory space. See AN020 for more discussion of memory-mapped vs I/O-mapped interfaces. An example of an A/D in I/O space is shown in Figure 21.

The standard control-bus signals of the 8080 (\overline{CS} , \overline{RD} and \overline{WR}) can be directly wired to the digital control inputs of the A/D, since the bus timing requirements, to allow both starting the converter, and outputting the data onto the data bus, are met. A bus driver should be used for larger microprocessor systems where the data bus leaves the PC board and/or must drive capacitive loads larger than 100pF.

It is useful to note that in systems where the A/D converter is 1 of 8 or fewer I/O-mapped devices, no address-decoding circuitry is necessary. Each of the 8 address bits (A0 to A7) can be directly used as \overline{CS} inputs, one for each I/O device.

Interfacing the Z-80 and 8085

The Z-80 and 8085 control buses are slightly different from that of the 8080. General \overline{RD} and \overline{WR} strobes are provided and separate memory request, \overline{MREQ} , and I/O request, \overline{IORQ} , signals have to be combined with the generalized strobes to provide the appropriate signals. An advantage of operating the A/D in I/O space with the Z-80 is that the CPU will automatically insert one wait state (the \overline{RD} and \overline{WR} strobes are extended one clock period) to allow more time for the I/O devices to respond. Logic to map the A/D in I/O space is shown in Figure 22. By using \overline{MREQ} in place of \overline{IORQ} , a memory-mapped configuration results.

Additional I/O advantages exist as software DMA routines are available and use can be made of the output data transfer which exists on the upper 8 address lines (A8 to A15) during I/O input instructions. For example, MUX channel selection for the A/D can be accomplished with this operating mode.

The 8085 also provides a generalized \overline{RD} and \overline{WR} strobe, with an $\overline{IO/M}$ line to distinguish I/O and memory requests. The circuit of Figure 22 can again be used, with $\overline{IO/M}$ in place of \overline{IORQ} for a memory-mapped interface, and an extra inverter (or the logic equivalent) to provide $\overline{IO/M}$ for an I/O-mapped connection.

Interfacing 6800 Microprocessor Derivatives (6502, etc.)

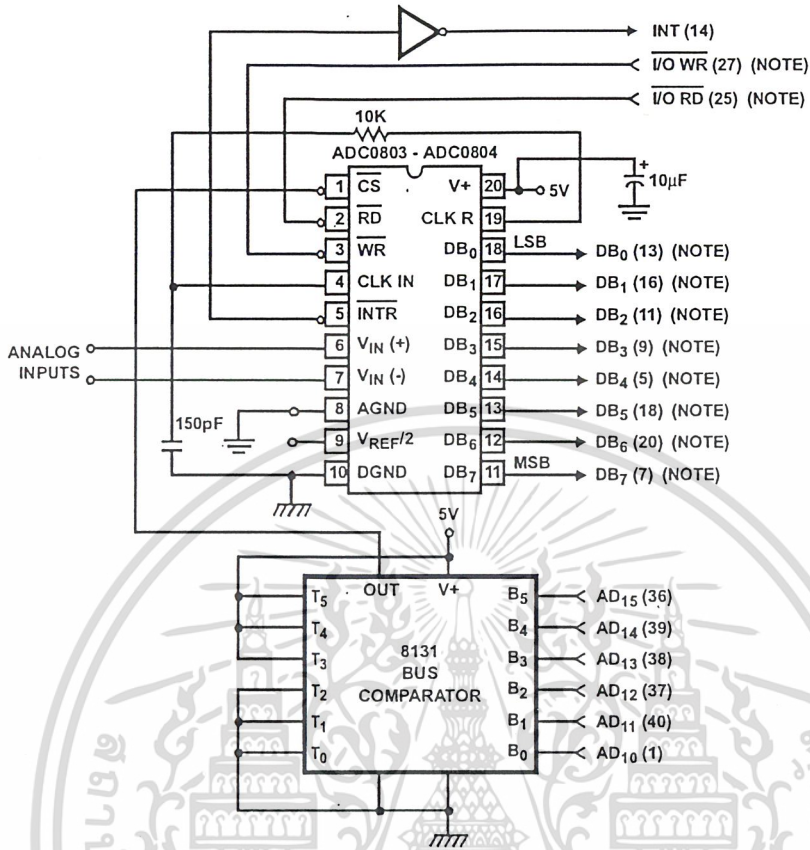
The control bus for the 6800 microprocessor derivatives does not use the \overline{RD} and \overline{WR} strobe signals. Instead it employs a single R/W line and additional timing, if needed, can be derived from the $\phi 2$ clock. All I/O devices are memory-mapped in the 6800 system, and a special signal, VMA, indicates that the current address is valid. Figure 23 shows an interface schematic where the A/D is memory-mapped in the 6800 system. For simplicity, the \overline{CS} decoding is shown using $1/2$ DM8092. Note that in many 6800 systems, an already decoded $4/5$ line is brought out to the common bus at pin 21. This can be tied directly to the \overline{CS} pin of the A/D, provided that no other devices are addressed at HEX ADDR: 4XXX or 5XXX.

In Figure 24 the ADC080X series is interfaced to the MC6800 microprocessor through (the arbitrarily chosen) Port B of the MC6820 or MC6821 Peripheral Interface Adapter (PIA). Here the \overline{CS} pin of the A/D is grounded since the PIA is already memory-mapped in the MC6800 system and no \overline{CS} decoding is necessary. Also notice that the A/D output data lines are connected to the microprocessor bus under program control through the PIA and therefore the A/D \overline{RD} pin can be grounded.

Application Notes

NOTE #	DESCRIPTION
AN016	"Selecting A/D Converters"
AN018	"Do's and Don'ts of Applying A/D Converters"
AN020	"A Cookbook Approach to High Speed Data Acquisition and Microprocessor Interfacing"
AN030	"The ICL7104 - A Binary Output A/D Converter for Microprocessors"

ADC0803, ADC0804



NOTE: Pin numbers for 8228 System Controller: Others are 8080A.

FIGURE 21. ADC080X TO 8080A CPU INTERFACE

ADC0803, ADC0804

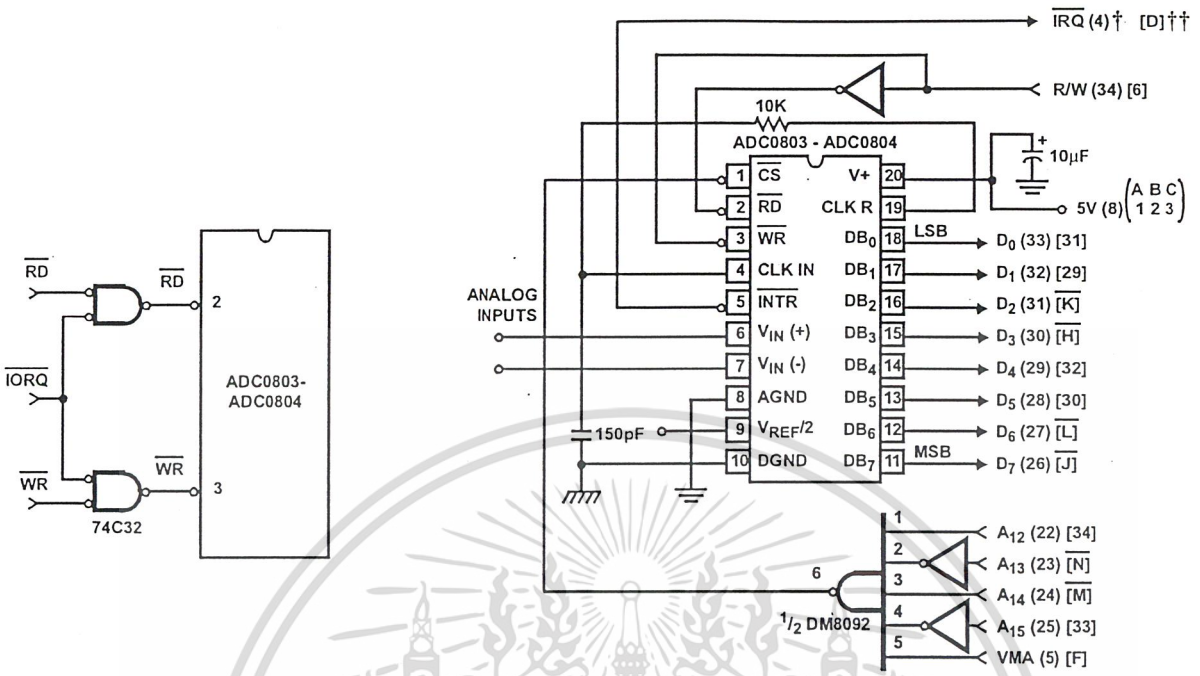


FIGURE 22. MAPPING THE A/D AS AN I/O DEVICE FOR USE WITH THE Z-80 CPU

FIGURE 23. ADC080X TO MC6800 CPU INTERFACE

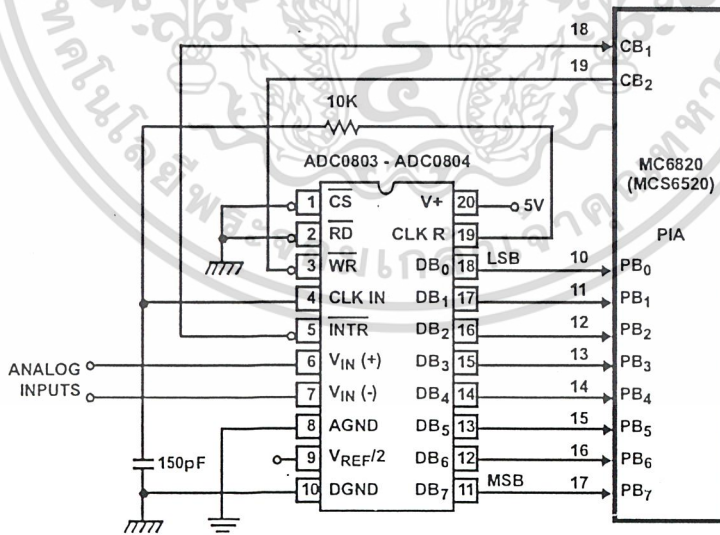


FIGURE 24. ADC080X TO MC6820 PIA INTERFACE

ADC0803, ADC0804

Die Characteristics

DIE DIMENSIONS

101 mils x 93 mils

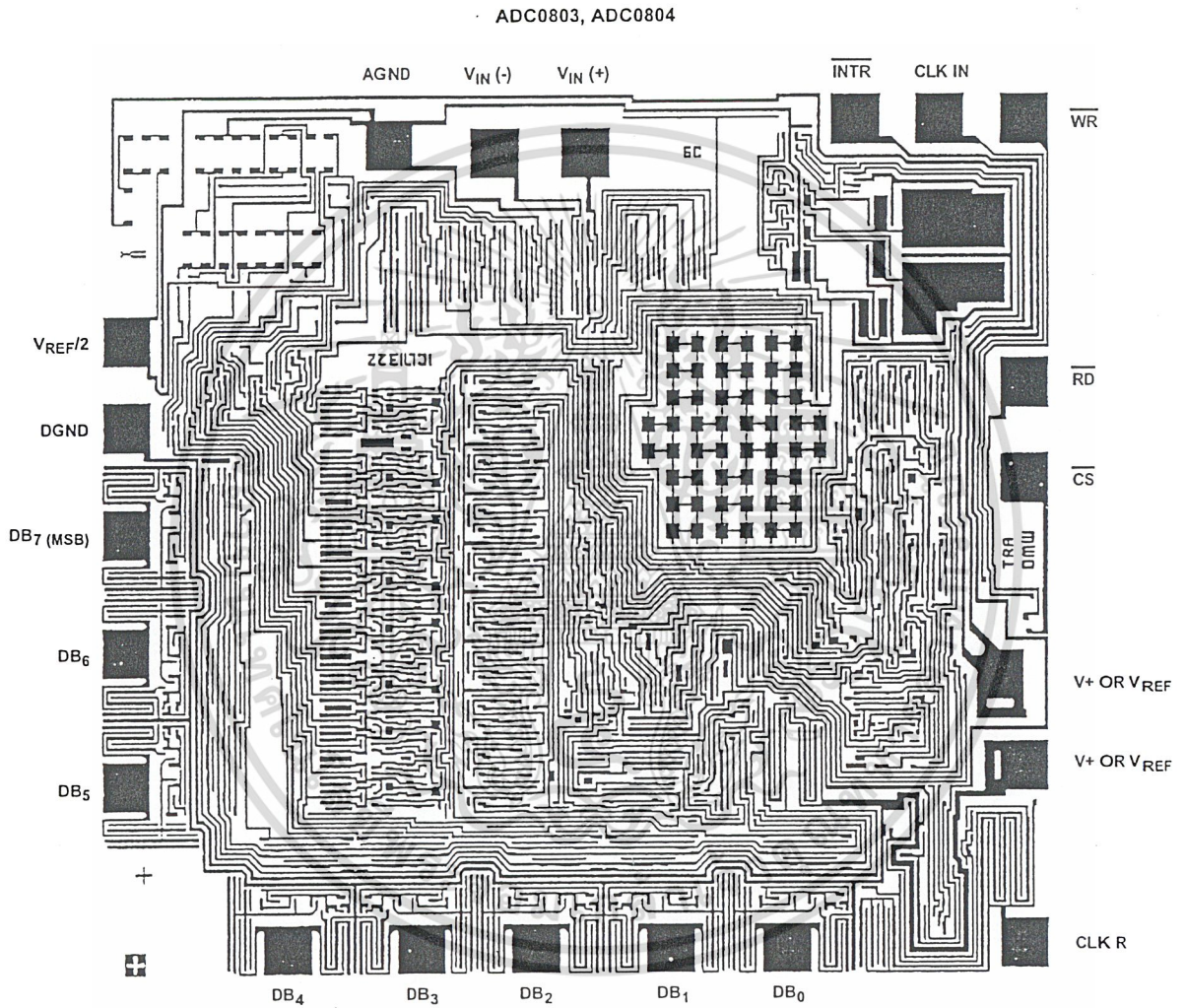
METALLIZATION

Type: Al
 Thickness: $10\text{k}\text{\AA} \pm 1\text{k}\text{\AA}$

PASSIVATION

Type: Nitride over Silox
 Nitride Thickness: $8\text{k}\text{\AA}$
 Silox Thickness: $7\text{k}\text{\AA}$

Metallization Mask Layout

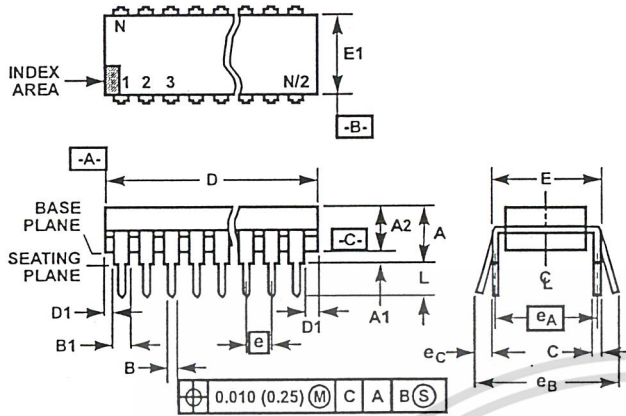


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานั้น ไม่อนุญาตให้ไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ADC0803, ADC0804

Dual-In-Line Plastic Packages (PDIP)



E20.3 (JEDEC MS-001-AD ISSUE D)
20 LEAD DUAL-IN-LINE PLASTIC PACKAGE

SYMBOL	INCHES		MILLIMETERS		NOTES
	MIN	MAX	MIN	MAX	
A	-	0.210	-	5.33	4
A1	0.015	-	0.39	-	4
A2	0.115	0.195	2.93	4.95	-
B	0.014	0.022	0.356	0.558	-
B1	0.045	0.070	1.55	1.77	8
C	0.008	0.014	0.204	0.355	-
D	0.980	1.060	24.89	26.9	5
D1	0.005	-	0.13	-	5
E	0.300	0.325	7.62	8.25	6
E1	0.240	0.280	6.10	7.11	5
e	0.100 BSC		2.54 BSC		-
e _A	0.300 BSC		7.62 BSC		6
e _B	-	0.430	-	10.92	7
L	0.115	0.150	2.93	3.81	4
N	20		20		9

NOTES:

- Controlling Dimensions: INCH. In case of conflict between English and Metric dimensions, the inch dimensions control.
- Dimensioning and tolerancing per ANSI Y14.5M-1982.
- Symbols are defined in the "MO Series Symbol List" in Section 2.2 of Publication No. 95.
- Dimensions A, A1 and L are measured with the package seated in JEDEC seating plane gauge GS-3.
- D, D1, and E1 dimensions do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.010 inch (0.25mm).
- E and e_A are measured with the leads constrained to be perpendicular to datum -C-.
- e_B and e_C are measured at the lead tips with the leads unconstrained. e_C must be zero or greater.
- B1 maximum dimensions do not include dambar protrusions. Dambar protrusions shall not exceed 0.010 inch (0.25mm).
- N is the maximum number of terminal positions.
- Corner leads (1, N, N/2 and N/2 + 1) for E8.3, E16.3, E18.3, E28.3, E42.6 will have a B1 dimension of 0.030 - 0.045 inch (0.76 - 1.14mm).

Rev. 0 12/93

All Intersil products are manufactured, assembled and tested utilizing ISO9000 quality systems.

Intersil Corporation's quality certifications can be viewed at website www.intersil.com/quality/iso.asp.

Intersil products are sold by description only. Intersil Corporation reserves the right to make changes in circuit design and/or specifications at any time without notice. Accordingly, the reader is cautioned to verify that data sheets are current before placing orders. Information furnished by Intersil is believed to be accurate and reliable. However, no responsibility is assumed by Intersil or its subsidiaries for its use, nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Intersil or its subsidiaries.

For information regarding Intersil Corporation and its products, see web site www.intersil.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้เท่านั้น ไม่อนุญาตให้แก้ไขโดยไม่ขออนุญาต

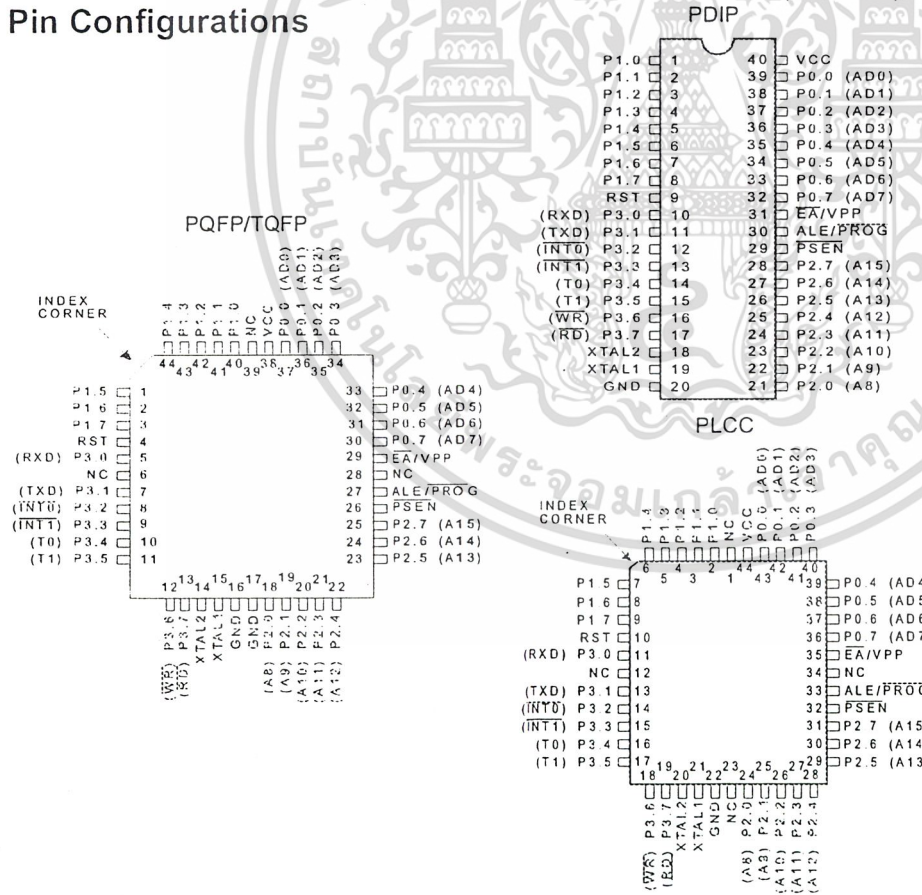
Features

- Compatible with MCS-51™ Products
- 4K Bytes of In-System Reprogrammable Flash Memory
 - Endurance: 1,000 Write/Erase Cycles
- Fully Static Operation: 0 Hz to 24 MHz
- Three-Level Program Memory Lock
- 128 x 8-Bit Internal RAM
- 32 Programmable I/O Lines
- Two 16-Bit Timer/Counters
- Six Interrupt Sources
- Programmable Serial Channel
- Low Power Idle and Power Down Modes

Description

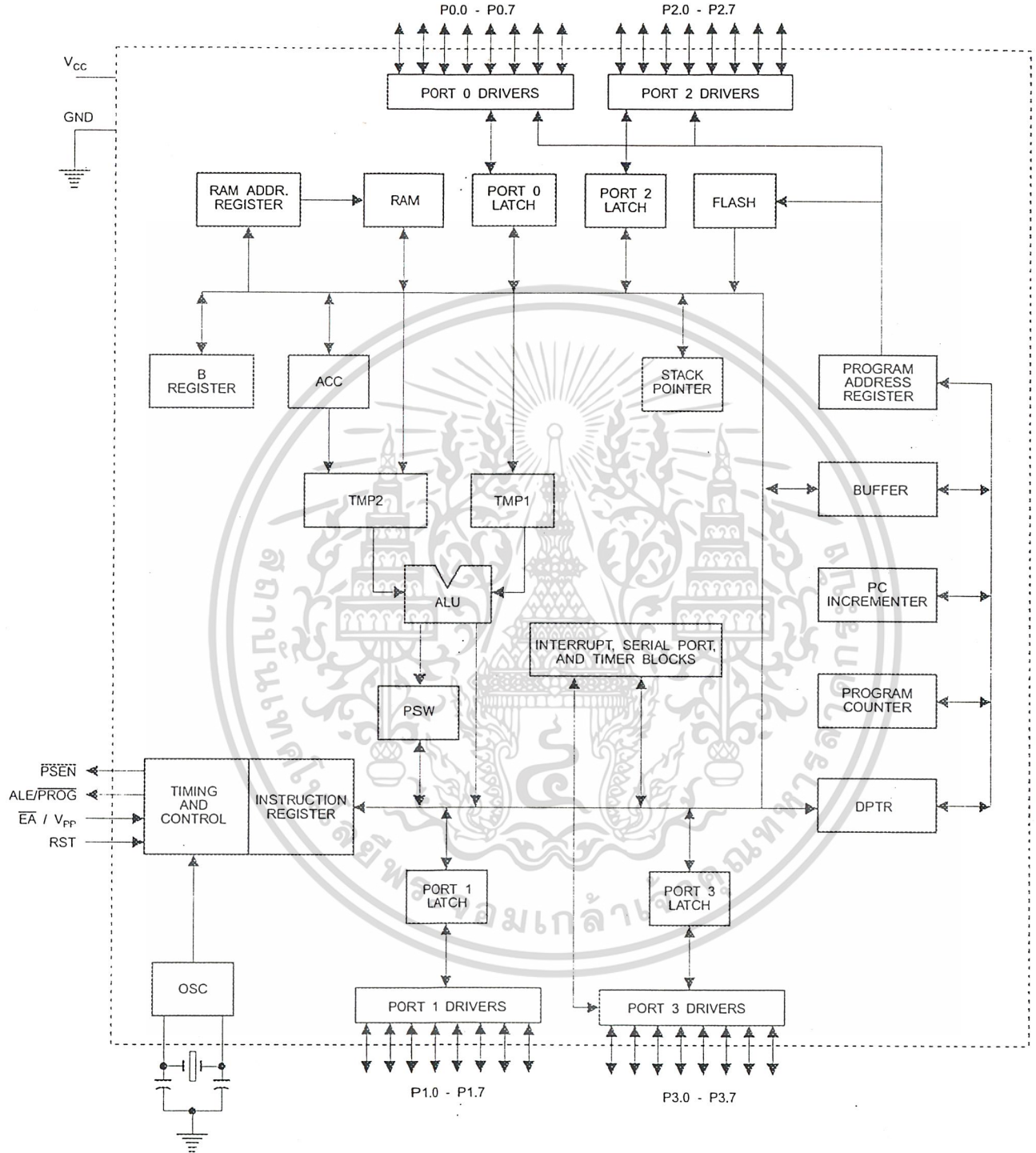
The AT89C51 is a low-power, high-performance CMOS 8-bit microcomputer with 4K bytes of Flash Programmable and Erasable Read Only Memory (PEROM). The device is manufactured using Atmel's high density nonvolatile memory technology and is compatible with the industry standard MCS-51™ instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with Flash on a monolithic chip, the Atmel AT89C51 is a powerful microcomputer which provides a highly flexible and cost effective solution to many embedded control applications.

Pin Configurations





Block Diagram



4-30 เอกสารนี้เป็นเอกสารลิขสิทธิ์ของ บริษัท อินเทล ไมโครซิสเต็มส์ คอร์ปอเรชั่น จำกัด (มหาชน) หรือ Intel

AT89C51

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AT89C51

The AT89C51 provides the following standard features: 4K bytes of Flash, 128 bytes of RAM, 32 I/O lines, two 16-bit timer/counters, a five vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator and clock circuitry. In addition, the AT89C51 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port and interrupt system to continue functioning. The Power Down Mode saves the RAM contents but freezes the oscillator disabling all other chip functions until the next hardware reset.

Pin Description

V_{CC}
Supply voltage.

GND
Ground.

Port 0
Port 0 is an 8-bit open drain bidirectional I/O port. As an output port each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 may also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode P0 has internal pullups.

Port 0 also receives the code bytes during Flash programming, and outputs the code bytes during program verification. External pullups are required during program verification.

Port 1
Port 1 is an 8-bit bidirectional I/O port with internal pullups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port 2
Port 2 is an 8-bit bidirectional I/O port with internal pullups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application it uses strong internal pullups

when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3
Port 3 is an 8-bit bidirectional I/O port with internal pullups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pullups.

Port 3 also serves the functions of various special features of the AT89C51 as listed below:

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{INT0}$ (external interrupt 0)
P3.3	$\overline{INT1}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	\overline{WR} (external data memory write strobe)
P3.7	\overline{RD} (external data memory read strobe)

Port 3 also receives some control signals for Flash programming and verification.

RST
Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

ALE/ \overline{PROG}
Address Latch Enable output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input (PROG) during Flash programming.

In normal operation ALE is emitted at a constant rate of 1/6 the oscillator frequency, and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external Data Memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

\overline{PSEN}
Program Store Enable is the read strobe to external program memory.



When the AT89C51 is executing code from external program memory, $\overline{\text{PSEN}}$ is activated twice each machine cycle, except that two $\overline{\text{PSEN}}$ activations are skipped during each access to external data memory.

$\overline{\text{EA}}/V_{PP}$

External Access Enable. $\overline{\text{EA}}$ must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, $\overline{\text{EA}}$ will be internally latched on reset.

$\overline{\text{EA}}$ should be strapped to V_{CC} for internal program executions.

This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming, for parts that require 12-volt V_{PP} .

XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

XTAL2

Output from the inverting oscillator amplifier.

Oscillator Characteristics

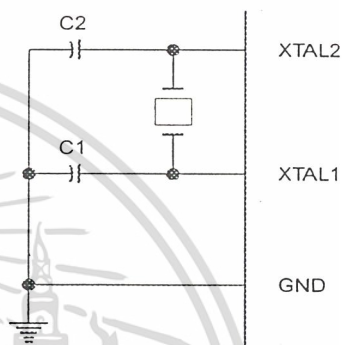
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier which can be configured for use as an on-chip oscillator, as shown in Figure 1. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven as shown in Figure 2. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

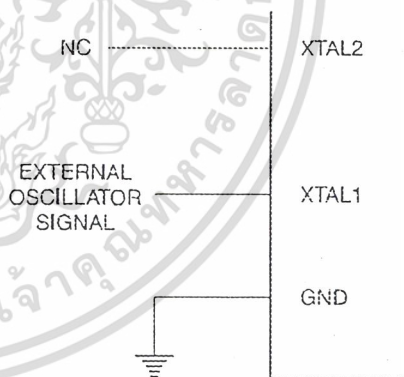
It should be noted that when idle is terminated by a hardware reset, the device normally resumes program execution, from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when Idle is terminated by reset, the instruction following the one that invokes Idle should not be one that writes to a port pin or to external memory.

Figure 1. Oscillator Connections



Note: C1, C2 = 30 pF ± 10 pF for Crystals
= 40 pF ± 10 pF for Ceramic Resonators

Figure 2. External Clock Drive Configuration



Status of External Pins During Idle and Power Down Modes

Mode	Program Memory	ALE	PSEN	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power Down	Internal	0	0	Data	Data	Data	Data
Power Down	External	0	0	Float	Data	Data	Data

Power Down Mode

In the power down mode the oscillator is stopped, and the instruction that invokes power down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power down mode is terminated. The only exit from power down is a hardware reset. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

Lock Bit Protection Modes

	Program Lock Bits			Protection Type
	LB1	LB2	LB3	
1	U	U	U	No program lock features.
2	P	U	U	MOV _C instructions executed from external program memory are disabled from fetching code bytes from internal memory, \overline{EA} is sampled and latched on reset, and further programming of the Flash is disabled.
3	P	P	U	Same as mode 2, also verify is disabled.
4	P	P	P	Same as mode 3, also external execution is disabled.

Programming the Flash

The AT89C51 is normally shipped with the on-chip Flash memory array in the erased state (that is, contents = FFH) and ready to be programmed. The programming interface accepts either a high-voltage (12-volt) or a low-voltage (V_{CC}) program enable signal. The low voltage programming mode provides a convenient way to program the AT89C51 inside the user's system, while the high-voltage programming mode is compatible with conventional third party Flash or EPROM programmers.

The AT89C51 is shipped with either the high-voltage or low-voltage programming mode enabled. The respective top-side marking and device signature codes are listed in the following table.

	$V_{PP} = 12V$	$V_{PP} = 5V$
Top-Side Mark	AT89C51 xxxx yyww	AT89C51 xxx-5 yyww
Signature	(030H)=1EH (031H)=51H (032H)=FFH	(030H)=1EH (031H)=51H (032H)=05H

The AT89C51 code memory array is programmed byte-by-byte in either programming mode. *To program any non-blank byte in the on-chip Flash Memory, the entire memory must be erased using the Chip Erase Mode.*

Program Memory Lock Bits

On the chip are three lock bits which can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the table below:

When lock bit 1 is programmed, the logic level at the \overline{EA} pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value, and holds that value until reset is activated. It is necessary that the latched value of \overline{EA} be in agreement with the current logic level at that pin in order for the device to function properly.

Programming Algorithm: Before programming the AT89C51, the address, data and control signals should be set up according to the Flash programming mode table and Figures 3 and 4. To program the AT89C51, take the following steps.

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise \overline{EA}/V_{PP} to 12V for the high-voltage programming mode.
5. Pulse $\overline{ALE}/\overline{PROG}$ once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 1.5 ms. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

Data Polling: The AT89C51 features Data Polling to indicate the end of a write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written datum on PO.7. Once the write cycle has been completed, true data are valid on all outputs, and the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

Ready/Busy: The progress of byte programming can also be monitored by the RDY/ \overline{BSY} output signal. P3.4 is pulled low after \overline{ALE} goes high during programming to indicate BUSY. P3.4 is pulled high again when programming is done to indicate READY.



Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The lock bits cannot be verified directly. Verification of the lock bits is achieved by observing that their features are enabled.

Chip Erase: The entire Flash array is erased electrically by using the proper combination of control signals and by holding ALE/PROG low for 10 ms. The code array is written with all "1"s. The chip erase operation must be executed before the code memory can be re-programmed.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 030H,

031H, and 032H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

(030H) = 1EH indicates manufactured by Atmel

(031H) = 51H indicates 89C51

(032H) = FFH indicates 12V programming

(032H) = 05H indicates 5V programming

Programming Interface

Every code byte in the Flash array can be written and the entire array can be erased by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Flash Programming Modes

Mode	RST	PSEN	ALE/PROG	$\bar{E}A/V_{PP}$	P2.6	P2.7	P3.6	P3.7		
Write Code Data	H	L		H/12V	L	H	H	H		
Read Code Data	H	L	H	H	L	L	H	H		
Write Lock	Bit - 1	L		H/12V	H	H	H	H		
			Bit - 2	L		H/12V	H	H	L	L
					Bit - 3	L		H/12V	H	L
Chip Erase	H	L	(1)	H/12V	H	L	L	L		
Read Signature Byte	H	L	H	H	L	L	L	L		

Note: 1. Chip Erase requires a 10-ms PROG pulse.

AT89C51

Figure 3. Programming the Flash

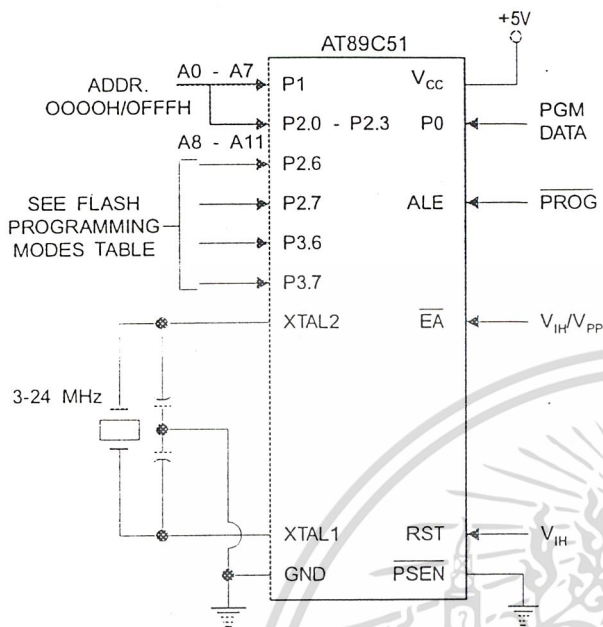
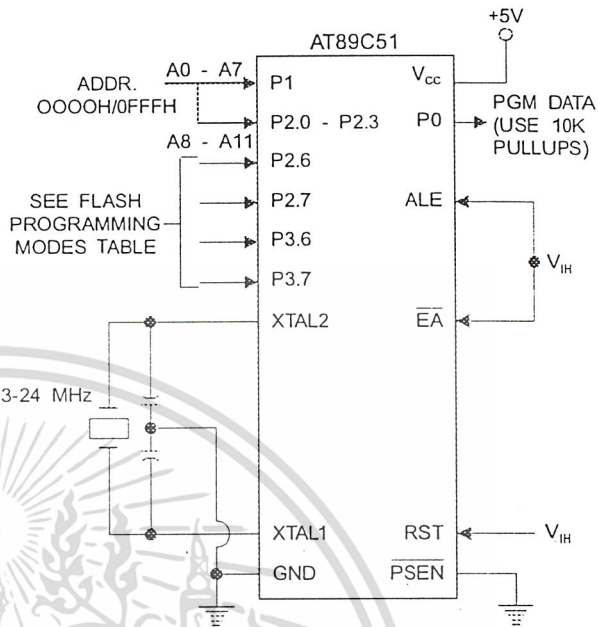


Figure 4. Verifying the Flash



Flash Programming and Verification Characteristics

T_A = 0°C to 70°C, V_{CC} = 5.0 ± 10%

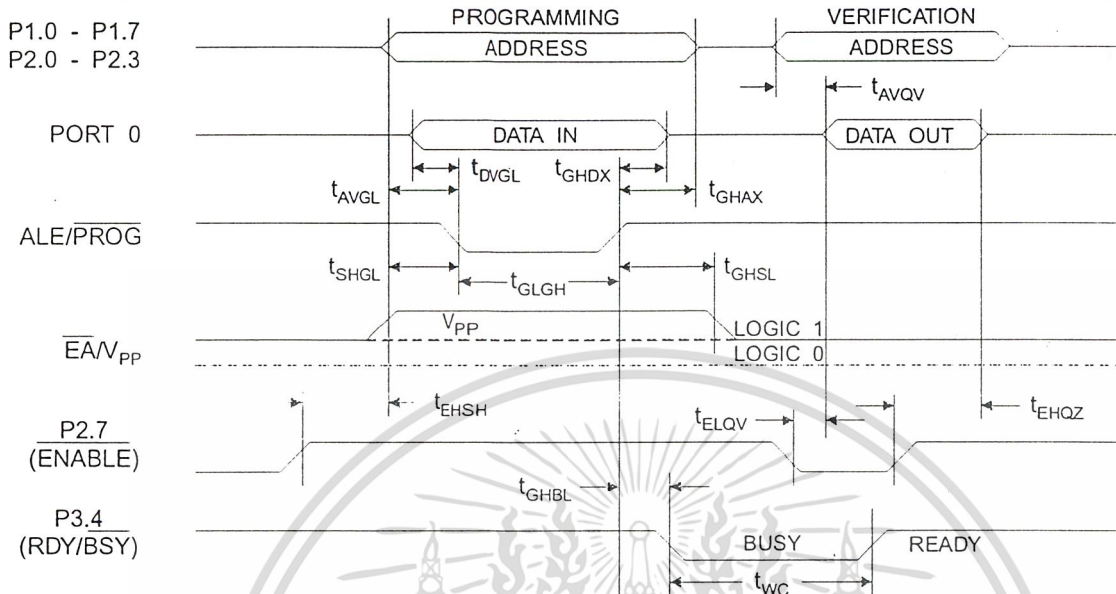
Symbol	Parameter	Min	Max	Units
V _{PP} ⁽¹⁾	Programming Enable Voltage	11.5	12.5	V
I _{PP} ⁽¹⁾	Programming Enable Current		1.0	mA
1/t _{CLCL}	Oscillator Frequency	3	24	MHZ
t _{AVGL}	Address Setup to $\overline{\text{PROG}}$ Low	48t _{CLCL}		
t _{GHAX}	Address Hold After $\overline{\text{PROG}}$	48t _{CLCL}		
t _{DVGL}	Data Setup to $\overline{\text{PROG}}$ Low	48t _{CLCL}		
t _{GHDX}	Data Hold After $\overline{\text{PROG}}$	48t _{CLCL}		
t _{EHSX}	P2.7 ($\overline{\text{ENABLE}}$) High to V _{PP}	48t _{CLCL}		
t _{SHGL}	V _{PP} Setup to $\overline{\text{PROG}}$ Low	10		μs
t _{GHSL} ⁽¹⁾	V _{PP} Hold After $\overline{\text{PROG}}$	10		μs
t _{GLGH}	$\overline{\text{PROG}}$ Width	1	110	μs
t _{AVQV}	Address to Data Valid		48t _{CLCL}	
t _{ELQV}	$\overline{\text{ENABLE}}$ Low to Data Valid		48t _{CLCL}	
t _{EHQZ}	Data Float After $\overline{\text{ENABLE}}$	0	48t _{CLCL}	
t _{GHBL}	$\overline{\text{PROG}}$ High to $\overline{\text{BUSY}}$ Low		1.0	μs
t _{WC}	Byte Write Cycle Time		2.0	ms

Note: 1. Only used in 12-volt programming mode.

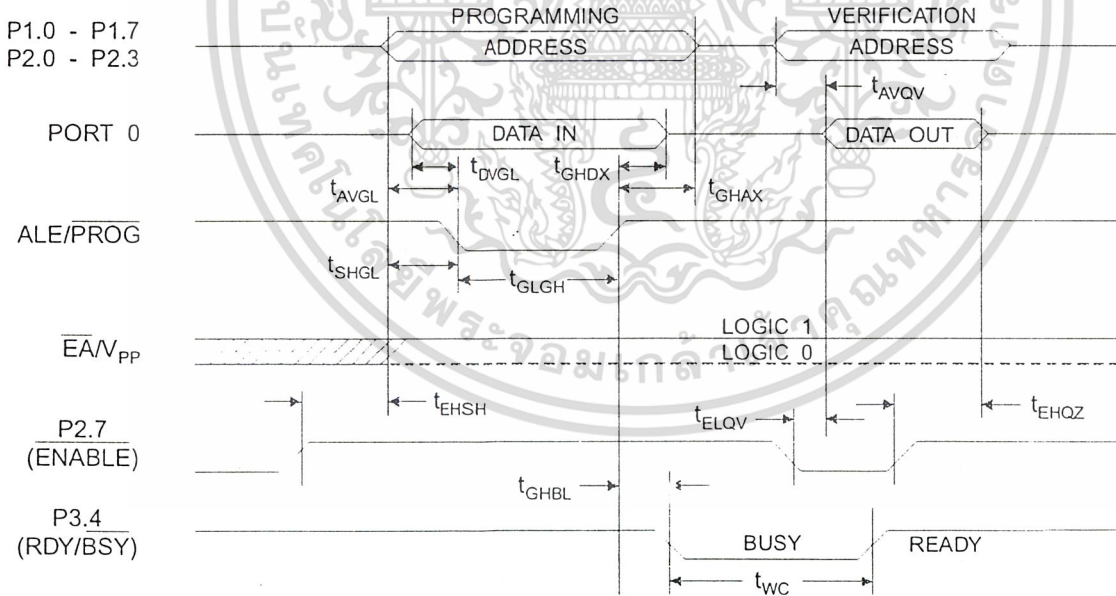




Flash Programming and Verification Waveforms - High Voltage Mode ($V_{PP} = 12V$)



Flash Programming and Verification Waveforms - Low Voltage Mode ($V_{PP} = 5V$)



Absolute Maximum Ratings*

Operating Temperature.....	-55°C to +125°C
Storage Temperature.....	-65°C to +150°C
Voltage on Any Pin with Respect to Ground.....	-1.0V to +7.0V
Maximum Operating Voltage.....	6.6V
DC Output Current.....	15.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC Characteristics

$T_A = -40^\circ\text{C}$ to 85°C , $V_{CC} = 5.0\text{V} \pm 20\%$ (unless otherwise noted)

Symbol	Parameter	Condition	Min	Max	Units	
V_{IL}	Input Low Voltage	(Except \overline{EA})	-0.5	$0.2 V_{CC} - 0.1$	V	
V_{IL1}	Input Low Voltage (\overline{EA})		-0.5	$0.2 V_{CC} - 0.3$	V	
V_{IH}	Input High Voltage	(Except XTAL1, RST)	$0.2 V_{CC} + 0.9$	$V_{CC} + 0.5$	V	
V_{IH1}	Input High Voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC} + 0.5$	V	
V_{OL}	Output Low Voltage ⁽¹⁾ (Ports 1,2,3)	$I_{OL} = 1.6 \text{ mA}$		0.45	V	
V_{OL1}	Output Low Voltage ⁽¹⁾ (Port 0, ALE, \overline{PSEN})	$I_{OL} = 3.2 \text{ mA}$		0.45	V	
V_{OH}	Output High Voltage (Ports 1,2,3, ALE, \overline{PSEN})	$I_{OH} = -60 \mu\text{A}$, $V_{CC} = 5\text{V} \pm 10\%$	2.4		V	
		$I_{OH} = -25 \mu\text{A}$	$0.75 V_{CC}$		V	
		$I_{OH} = -10 \mu\text{A}$	$0.9 V_{CC}$		V	
V_{OH1}	Output High Voltage (Port 0 in External Bus Mode)	$I_{OH} = -800 \mu\text{A}$, $V_{CC} = 5\text{V} \pm 10\%$	2.4		V	
		$I_{OH} = -300 \mu\text{A}$	$0.75 V_{CC}$		V	
		$I_{OH} = -80 \mu\text{A}$	$0.9 V_{CC}$		V	
I_{IL}	Logical 0 Input Current (Ports 1,2,3)	$V_{IN} = 0.45\text{V}$		-50	μA	
I_{TL}	Logical 1 to 0 Transition Current (Ports 1,2,3)	$V_{IN} = 2\text{V}$, $V_{CC} = 5\text{V} \pm 10\%$		-650	μA	
I_{LI}	Input Leakage Current (Port 0, \overline{EA})	$0.45 < V_{IN} < V_{CC}$		± 10	μA	
RRST	Reset Pulldown Resistor		50	300	k Ω	
C_{IO}	Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$		10	pF	
I_{CC}	Power Supply Current	Active Mode, 12 MHz		20	mA	
		Idle Mode, 12 MHz		5	mA	
	Power Down Mode ⁽²⁾	$V_{CC} = 6\text{V}$			100	μA
		$V_{CC} = 3\text{V}$			40	μA

Notes. 1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:

Maximum I_{OL} per port pin: 10 mA

Maximum I_{OL} per 8-bit port: Port 0: 26 mA

Ports 1, 2, 3: 15 mA

Maximum total I_{OL} for all output pins: 71 mA

If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.

2. Minimum V_{CC} for Power Down is 2V.



ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



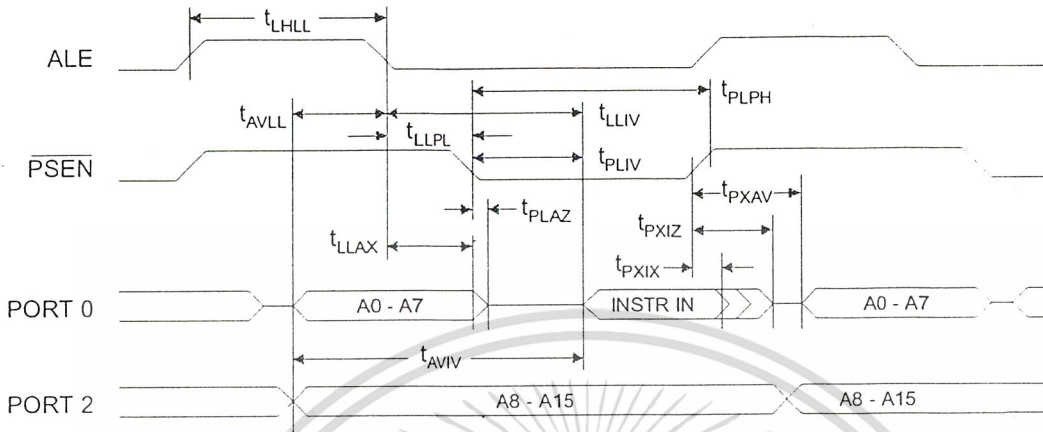
AC Characteristics

(Under Operating Conditions; Load Capacitance for Port 0, ALE/ $\overline{\text{PROG}}$, and $\overline{\text{PSEN}}$ = 100 pF; Load Capacitance for all other outputs = 80 pF)

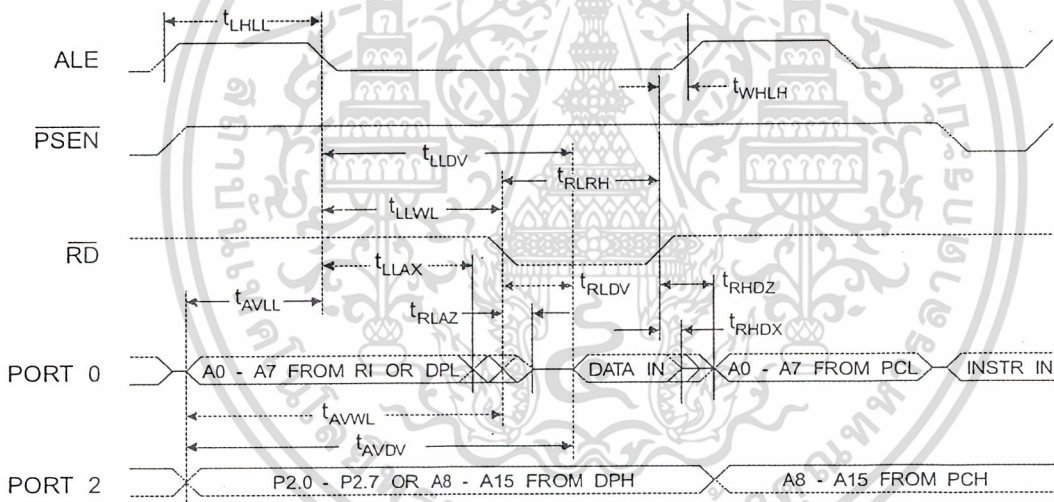
External Program and Data Memory Characteristics

Symbol	Parameter	12 MHz Oscillator		16 to 24 MHz Oscillator		Units
		Min	Max	Min	Max	
$1/t_{\text{CLCL}}$	Oscillator Frequency			0	24	MHz
t_{LHLL}	ALE Pulse Width	127		$2t_{\text{CLCL}}-40$		ns
t_{AVLL}	Address Valid to ALE Low	43		$t_{\text{CLCL}}-13$		ns
t_{LLAX}	Address Hold After ALE Low	48		$t_{\text{CLCL}}-20$		ns
t_{LLIV}	ALE Low to Valid Instruction In		233		$4t_{\text{CLCL}}-65$	ns
t_{LLPL}	ALE Low to $\overline{\text{PSEN}}$ Low	43		$t_{\text{CLCL}}-13$		ns
t_{PLPH}	$\overline{\text{PSEN}}$ Pulse Width	205		$3t_{\text{CLCL}}-20$		ns
t_{PLIV}	$\overline{\text{PSEN}}$ Low to Valid Instruction In		145		$3t_{\text{CLCL}}-45$	ns
t_{PXIX}	Input Instruction Hold After $\overline{\text{PSEN}}$	0		0		ns
t_{PXIZ}	Input Instruction Float After $\overline{\text{PSEN}}$		59		$t_{\text{CLCL}}-10$	ns
t_{PXAV}	$\overline{\text{PSEN}}$ to Address Valid	75		$t_{\text{CLCL}}-8$		ns
t_{AVIV}	Address to Valid Instruction In		312		$5t_{\text{CLCL}}-55$	ns
t_{PLAZ}	$\overline{\text{PSEN}}$ Low to Address Float		10		10	ns
t_{RLRH}	$\overline{\text{RD}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
t_{WLWH}	$\overline{\text{WR}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
t_{RLDV}	$\overline{\text{RD}}$ Low to Valid Data In		252		$5t_{\text{CLCL}}-90$	ns
t_{RHDX}	Data Hold After $\overline{\text{RD}}$	0		0		ns
t_{RHDX}	Data Float After $\overline{\text{RD}}$		97		$2t_{\text{CLCL}}-28$	ns
t_{LLDV}	ALE Low to Valid Data In		517		$8t_{\text{CLCL}}-150$	ns
t_{AVDV}	Address to Valid Data In		585		$9t_{\text{CLCL}}-165$	ns
t_{LLWL}	ALE Low to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	200	300	$3t_{\text{CLCL}}-50$	$3t_{\text{CLCL}}+50$	ns
t_{AVWL}	Address to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	203		$4t_{\text{CLCL}}-75$		ns
t_{QVWX}	Data Valid to $\overline{\text{WR}}$ Transition	23		$t_{\text{CLCL}}-20$		ns
t_{QVWH}	Data Valid to $\overline{\text{WR}}$ High	433		$7t_{\text{CLCL}}-120$		ns
t_{WHQX}	Data Hold After $\overline{\text{WR}}$	33		$t_{\text{CLCL}}-20$		ns
t_{RLAZ}	$\overline{\text{RD}}$ Low to Address Float		0		0	ns
t_{WHLH}	$\overline{\text{RD}}$ or $\overline{\text{WR}}$ High to ALE High	43	123	$t_{\text{CLCL}}-20$	$t_{\text{CLCL}}+25$	ns

External Program Memory Read Cycle

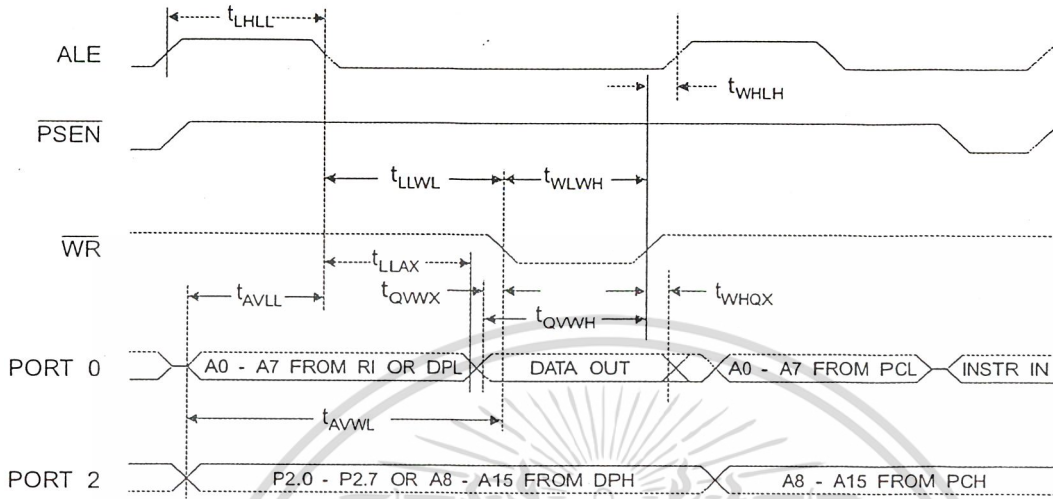


External Data Memory Read Cycle

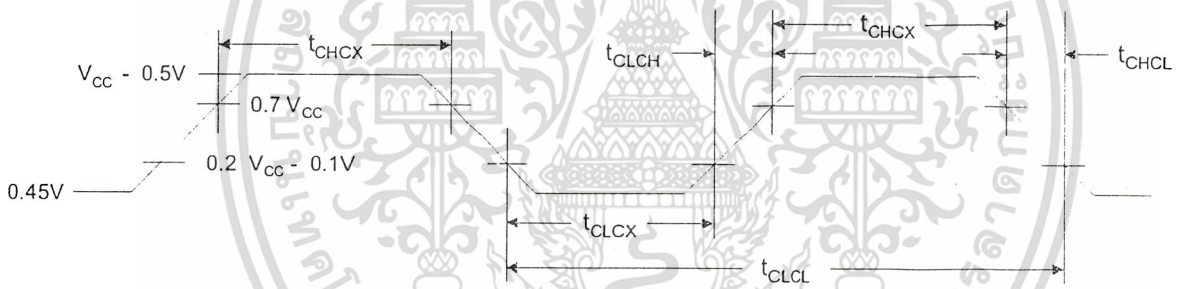




External Data Memory Write Cycle



External Clock Drive Waveforms



External Clock Drive

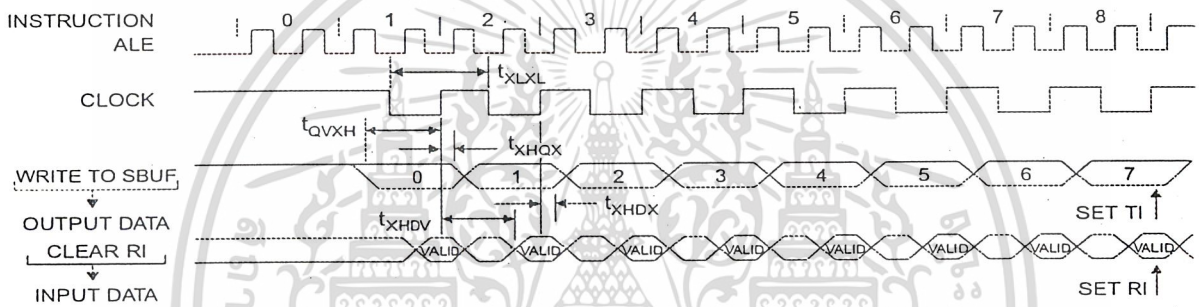
Symbol	Parameter	Min	Max	Units
$1/t_{CLCL}$	Oscillator Frequency	0	24	MHz
t_{CLCL}	Clock Period	41.6		ns
t_{CHCX}	High Time	15		ns
t_{CLCX}	Low Time	15		ns
t_{CLCH}	Rise Time		20	ns
t_{CHCL}	Fall Time		20	ns

Serial Port Timing: Shift Register Mode Test Conditions

(V_{CC} = 5.0 V ± 20%; Load Capacitance = 80 pF)

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
t _{XLXL}	Serial Port Clock Cycle Time	1.0		12t _{CLCL}		μs
t _{QVXH}	Output Data Setup to Clock Rising Edge	700		10t _{CLCL} -133		ns
t _{XHQX}	Output Data Hold After Clock Rising Edge	50		2t _{CLCL} -117		ns
t _{XHDX}	Input Data Hold After Clock Rising Edge	0		0		ns
t _{XHDV}	Clock Rising Edge to Input Data Valid		700		10t _{CLCL} -133	ns

Shift Register Mode Timing Waveforms



AC Testing Input/Output Waveforms⁽¹⁾ Float Waveforms⁽¹⁾



Note: 1. AC Inputs during testing are driven at V_{CC} - 0.5V for a logic 1 and 0.45V for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.

Note: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when 100 mV change from the loaded V_{OH}/V_{OL} level occurs.





Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
12	5V ± 20%	AT89C51-12AC	44A	Commercial (0°C to 70°C)
		AT89C51-12JC	44J	
		AT89C51-12PC	40P6	
		AT89C51-12QC	44Q	
		AT89C51-12AI	44A	Industrial (-40°C to 85°C)
		AT89C51-12JI	44J	
		AT89C51-12PI	40P6	
		AT89C51-12QI	44Q	
		AT89C51-12AA	44A	Automotive (-40°C to 105°C)
		AT89C51-12JA	44J	
		AT89C51-12PA	40P6	
		AT89C51-12QA	44Q	
16	5V ± 20%	AT89C51-16AC	44A	Commercial (0°C to 70°C)
		AT89C51-16JC	44J	
		AT89C51-16PC	40P6	
		AT89C51-16QC	44Q	
		AT89C51-16AI	44A	Industrial (-40°C to 85°C)
		AT89C51-16JI	44J	
		AT89C51-16PI	40P6	
		AT89C51-16QI	44Q	
		AT89C51-16AA	44A	Automotive (-40°C to 105°C)
		AT89C51-16JA	44J	
		AT89C51-16PA	40P6	
		AT89C51-16QA	44Q	
20	5V ± 20%	AT89C51-20AC	44A	Commercial (0°C to 70°C)
		AT89C51-20JC	44J	
		AT89C51-20PC	40P6	
		AT89C51-20QC	44Q	
		AT89C51-20AI	44A	Industrial (-40°C to 85°C)
		AT89C51-20JI	44J	
		AT89C51-20PI	40P6	
		AT89C51-20QI	44Q	

4-42 เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของ ATMEL กรุณาอย่าเผยแพร่หรือคัดลอกข้อมูลในส่วนนี้ ไปลงกระดาษพิมพ์ใดๆ ให้โดยไม่ขออนุญาตจากฝ่ายการตลาด

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AT89C51

Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range	
24	5V ± 20%	AT89C51-24AC	44A	Commercial (0°C to 70°C)	
		AT89C51-24JC	44J		
		AT89C51-24PC	44P6		
		AT89C51-24QC	44Q		
			AT89C51-24AI	44A	Industrial (-40°C to 85°C)
			AT89C51-24JI	44J	
			AT89C51-24PI	44P6	
			AT89C51-24QI	44Q	



Package Type	
44A	44 Lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
44J	44 Lead, Plastic J-Leaded Chip Carrier (PLCC)
40P6	40 Lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)
44Q	44 Lead, Plastic Gull Wing Quad Flatpack (PQFP)


 ศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

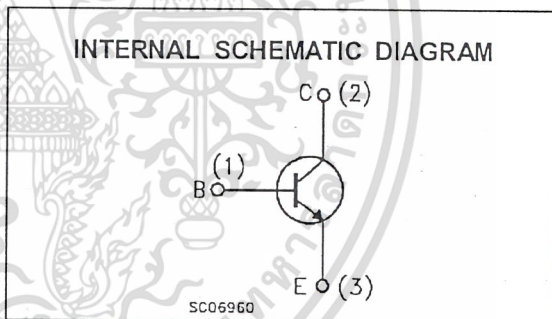
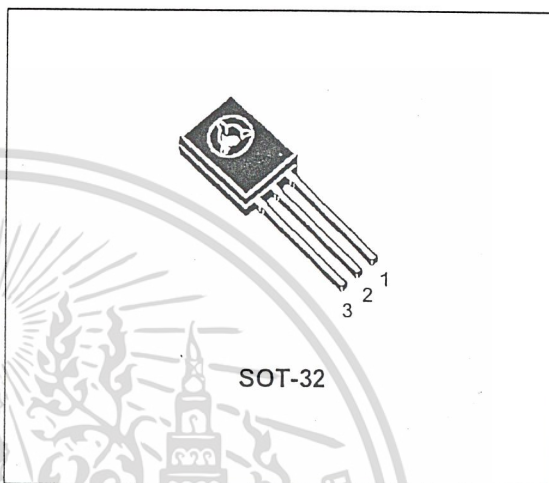
NPN SILICON TRANSISTOR

■ SGS-THOMSON PREFERRED SALESTYPES

DESCRIPTION

The BD135, BD137 and BD139 are silicon epitaxial planar NPN transistors in Jedec SOT-32 plastic package, designed for audio amplifiers and drivers utilizing complementary or quasi complementary circuits.

The complementary PNP types are the BD136, BD138 and BD140.



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value			Unit
		BD135	BD137	BD139	
V_{CBO}	Collector-Base Voltage ($I_E = 0$)	45	60	80	V
V_{CEO}	Collector-Emitter Voltage ($I_B = 0$)	45	60	80	V
V_{EBO}	Emitter-Base Voltage ($I_C = 0$)	5			V
I_C	Collector Current	1.5			A
I_{CM}	Collector Peak Current	3			A
I_B	Base Current	0.5			A
P_{tot}	Total Dissipation at $T_c \leq 25^\circ\text{C}$	12.5			W
P_{tot}	Total Dissipation at $T_{amb} \leq 25^\circ\text{C}$	1.25			W
T_{stg}	Storage Temperature	-65 to 150			$^\circ\text{C}$
T_j	Max. Operating Junction Temperature	150			$^\circ\text{C}$

BD135/BD137/BD139

THERMAL DATA

$R_{th(j-case)}$	Thermal Resistance Junction-case	Max	10	$^{\circ}\text{C}/\text{W}$
------------------	----------------------------------	-----	----	-----------------------------

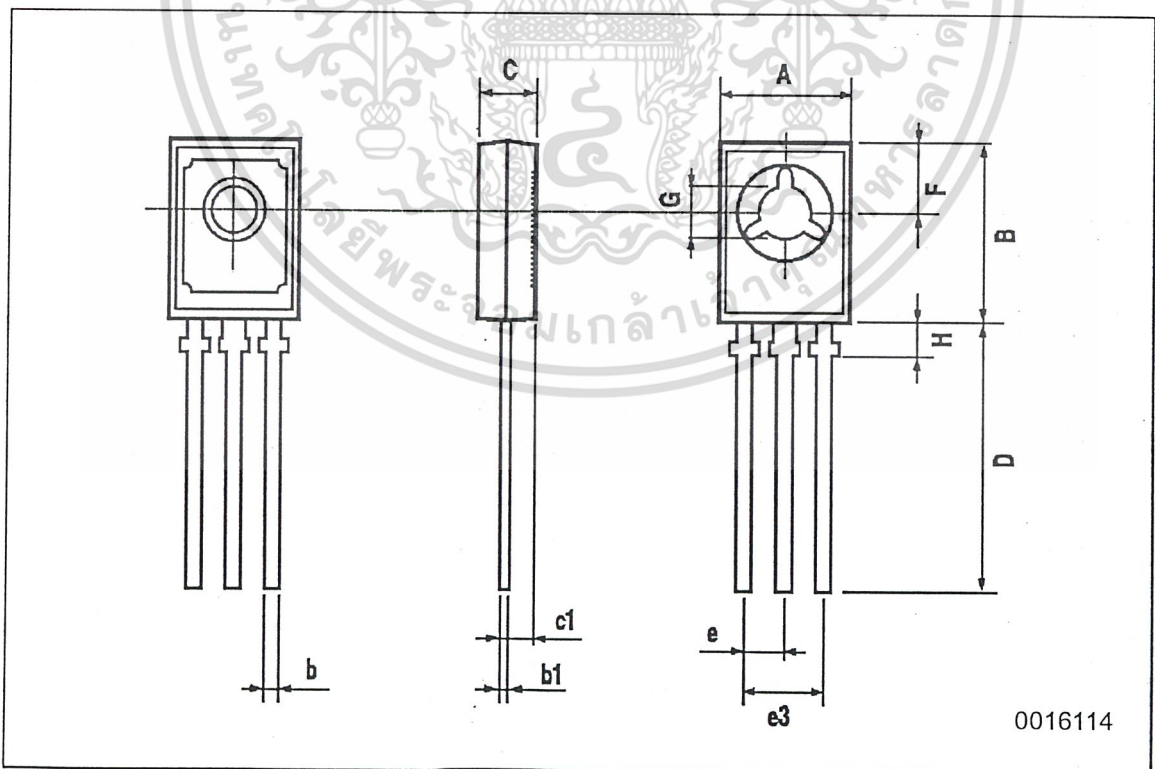
ELECTRICAL CHARACTERISTICS ($T_{case} = 25^{\circ}\text{C}$ unless otherwise specified)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
I_{CBO}	Collector Cut-off Current ($I_E = 0$)	$V_{CB} = 30\text{ V}$ $V_{CB} = 30\text{ V}$ $T_C = 125^{\circ}\text{C}$			0.1 10	μA μA
I_{EBO}	Emitter Cut-off Current ($I_C = 0$)	$V_{EB} = 5\text{ V}$			10	μA
$V_{CE(sus)*}$	Collector-Emitter Sustaining Voltage	$I_C = 30\text{ mA}$ for BD135 for BD137 for BD139	45 60 80			V V V
$V_{CE(sat)*}$	Collector-Emitter Saturation Voltage	$I_C = 0.5\text{ A}$ $I_B = 0.05\text{ A}$			0.5	V
V_{BE*}	Base-Emitter Voltage	$I_C = 0.5\text{ A}$ $V_{CE} = 2\text{ V}$			1	V
h_{FE*}	DC Current Gain	$I_C = 5\text{ mA}$ $V_{CE} = 2\text{ V}$ $I_C = 0.5\text{ A}$ $V_{CE} = 2\text{ V}$ $I_C = 150\text{ mA}$ $V_{CE} = 2\text{ V}$	25 25 40		250	
h_{FE}	h_{FE} Groups	$I_C = 150\text{ mA}$ $V_{CE} = 2\text{ V}$ for BD139 group 10	63		160	

* Pulsed: Pulse duration = 300 μs , duty cycle 1.5%

SOT-32 MECHANICAL DATA

DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
A	7.4		7.8	0.291		0.307
B	10.5		10.8	0.413		0.445
b	0.7		0.9	0.028		0.035
b1	0.49		0.75	0.019		0.030
C	2.4		2.7	0.04		0.106
c1		1.2			0.047	
D		15.7			0.618	
e		2.2			0.087	
e3		4.4			0.173	
F		3.8			0.150	
G	3		3.2	0.118		0.126
H			2.54			0.100



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแบบส่งเนื้อหาและข้อมูลไปยังถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Information furnished is believed to be accurate and reliable. However, SGS-THOMSON Microelectronics assumes no responsibility for the consequences of use of such information nor for any infringement of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of SGS-THOMSON Microelectronics. Specifications mentioned in this publication are subject to change without notice. This publication supersedes and replaces all information previously supplied. SGS-THOMSON Microelectronics products are not authorized for use as critical components in life support devices or systems without express written approval of SGS-THOMSON Microelectronics.

© 1995 SGS-THOMSON Microelectronics - All Rights Reserved

SGS-THOMSON Microelectronics GROUP OF COMPANIES
Australia - Brazil - France - Germany - HongKong - Italy - Japan - Korea - Malaysia - Malta - Morocco - The Netherlands -
Singapore - Spain - Sweden - Switzerland - Taiwan - Thailand - United Kingdom - U.S.A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



2SC458, 2SC2308

Silicon NPN Epitaxial

HITACHI

ADE-208-1043 (Z)
1st. Edition
Mar. 2001

Application

- Low frequency amplifier
- Complementary pair with 2SA1029 and 2SA1030

Outline

TO-92 (1)



1. Emitter
2. Collector
3. Base

2SC458, 2SC2308

Absolute Maximum Ratings ($T_a = 25^\circ\text{C}$)

Item	Symbol	2SC458	2SC2308	Unit
Collector to base voltage	V_{CB0}	30	55	V
Collector to emitter voltage	V_{CE0}	30	50	V
Emitter to base voltage	V_{EB0}	5	5	V
Collector current	I_C	100	100	mA
Emitter current	I_E	-100	-100	mA
Collector power dissipation	P_C	200	200	mW
Junction temperature	T_j	150	150	$^\circ\text{C}$
Storage temperature	T_{stg}	-55 to +150	-55 to +150	$^\circ\text{C}$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งาน **HITACHI** เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 2 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2SC458, 2SC2308

Electrical Characteristics (Ta = 25°C)

Item	Symbol	2SC458			2SC2308			Unit	Test conditions
		Min	Typ	Max	Min	Typ	Max		
Collector to base breakdown voltage	$V_{(BR)CBO}$	30	—	—	55	—	—	V	$I_C = 10 \mu A, I_E = 0$
Collector to emitter breakdown voltage	$V_{(BR)CEO}$	30	—	—	50	—	—	V	$I_C = 1 \text{ mA}, R_{BE} = \infty$
Emitter to base breakdown voltage	$V_{(BR)EBO}$	5	—	—	5	—	—	V	$I_E = 10 \mu A, I_C = 0$
Collector cutoff current	I_{CBO}	—	—	0.5	—	—	0.5	μA	$V_{CB} = 18 \text{ V}, I_E = 0$
Emitter cutoff current	I_{EBO}	—	—	0.5	—	—	0.5	μA	$V_{EB} = 2 \text{ V}, I_C = 0$
DC current transfer ratio	h_{FE}^{*1}	100	—	500	100	—	320		$V_{CE} = 12 \text{ V}, I_C = 2 \text{ mA}$
Collector to emitter saturation voltage	$V_{CE(sat)}$	—	—	0.2	—	—	0.2	V	$I_C = 10 \text{ mA}, I_B = 1 \text{ mA}$
Base to emitter voltage	V_{BE}	—	0.67	0.75	—	0.67	0.75	V	$V_{CE} = 12 \text{ V}, I_C = 2 \text{ mA}$
Gain bandwidth product	f_T	—	230	—	—	230	—	MHz	$V_{CE} = 12 \text{ V}, I_C = 2 \text{ mA}$
Collector output capacitance	C_{ob}	—	1.8	3.5	—	1.8	3.5	pF	$V_{CB} = 10 \text{ V}, I_E = 0, f = 1 \text{ MHz}$
Noise figure	NF	—	4	10	—	4	10	dB	$V_{CE} = 6 \text{ V}, I_C = 0.1 \text{ mA}, f = 1 \text{ kHz}, R_g = 500 \Omega$
Small signal input impedance	h_{ie}	—	16.5	—	—	16.5	—	k Ω	$V_{CE} = 5 \text{ V}, I_C = 0.1 \text{ mA}, f = 270 \text{ Hz}$
Small signal voltage feedback ratio	h_{re}	—	70	—	—	70	—	$\times 10^{-6}$	
Small signal current transefer ratio	h_{fe}	—	130	—	—	130	—		
Small signal output admittance	h_{oe}	—	11.0	—	—	11.0	—	μS	

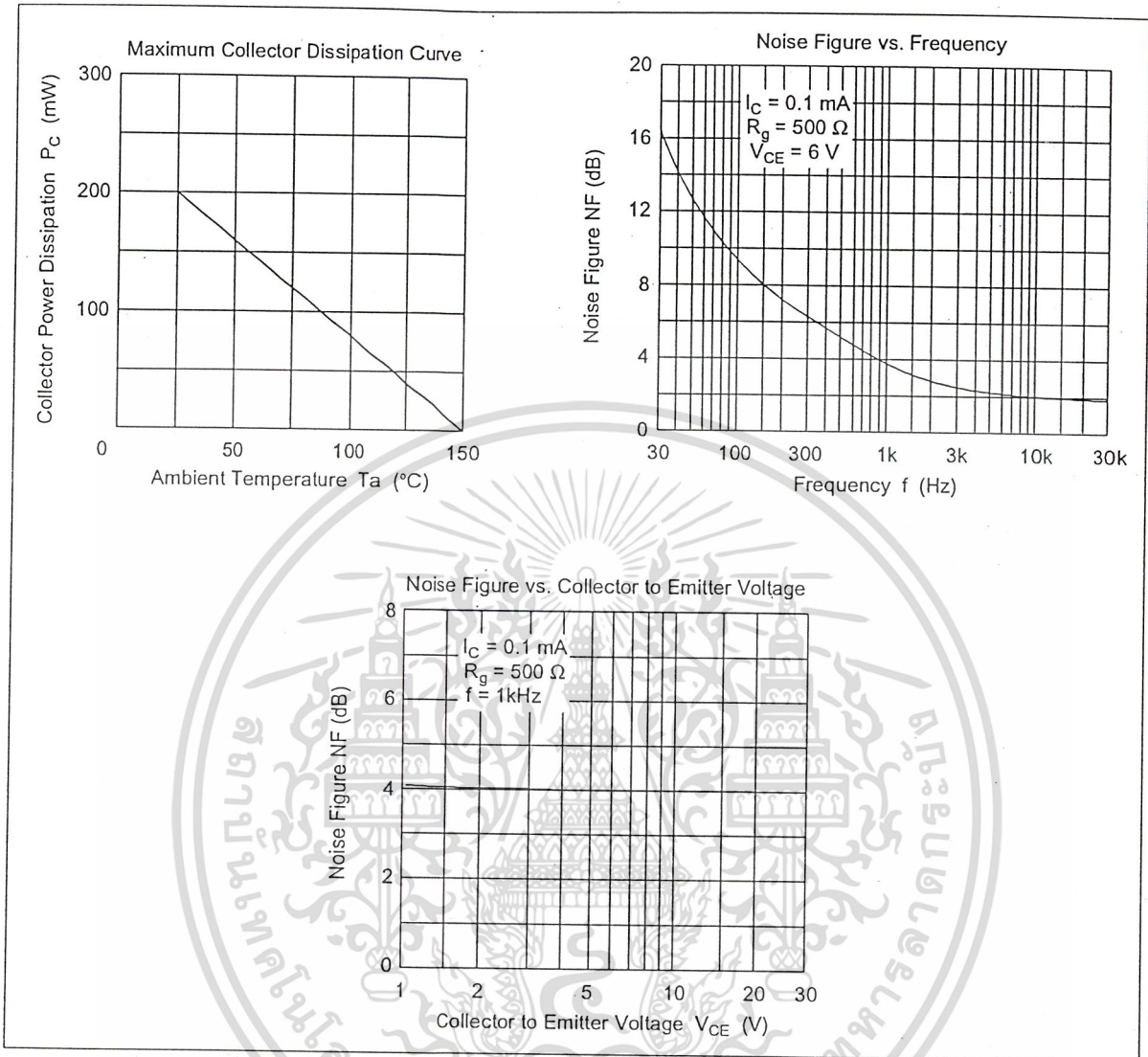
Note: 1. The 2SC458 and 2SC2308 are grouped by h_{FE} as follows.

	B	C	D
2SC458	100 to 200	160 to 320	250 to 500
2SC2308	100 to 200	160 to 320	—

See characteristic curves of 2SC458 (LG) and 2SC2310 except for the followings.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งาน HITACHI เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2SC458, 2SC2308



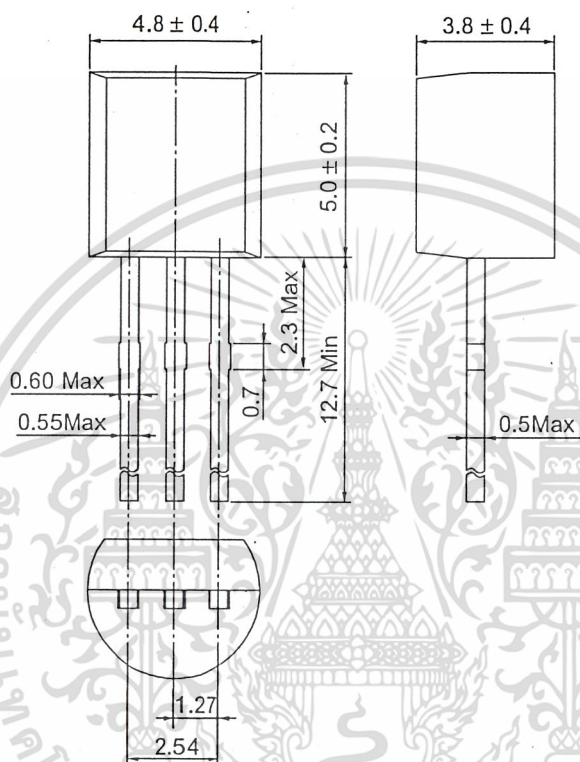
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งาน **HITACHI** เท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 4 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2SC458, 2SC2308

Package Dimensions

As of January, 2001

Unit: mm



Hitachi Code	TO-92 (1)
JEDEC	Conforms
EIAJ	Conforms
Mass (reference value)	0.25 g

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
HITACHI
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2SC458, 2SC2308

Cautions

1. Hitachi neither warrants nor grants licenses of any rights of Hitachi's or any third party's patent, copyright, trademark, or other intellectual property rights for information contained in this document. Hitachi bears no responsibility for problems that may arise with third party's rights, including intellectual property rights, in connection with use of the information contained in this document.
2. Products and product specifications may be subject to change without notice. Confirm that you have received the latest product standards or specifications before final design, purchase or use.
3. Hitachi makes every attempt to ensure that its products are of high quality and reliability. However, contact Hitachi's sales office before using the product in an application that demands especially high quality and reliability or where its failure or malfunction may directly threaten human life or cause risk of bodily injury, such as aerospace, aeronautics, nuclear power, combustion control, transportation, traffic, safety equipment or medical equipment for life support.
4. Design your application so that the product is used within the ranges guaranteed by Hitachi particularly for maximum rating, operating supply voltage range, heat radiation characteristics, installation conditions and other characteristics. Hitachi bears no responsibility for failure or damage when used beyond the guaranteed ranges. Even within the guaranteed ranges, consider normally foreseeable failure rates or failure modes in semiconductor devices and employ systemic measures such as fail-safes, so that the equipment incorporating Hitachi product does not cause bodily injury, fire or other consequential damage due to operation of the Hitachi product.
5. This product is not designed to be radiation resistant.
6. No one is permitted to reproduce or duplicate, in any form, the whole or part of this document without written approval from Hitachi.
7. Contact Hitachi's sales office for any questions regarding this document or Hitachi semiconductor products.

HITACHI

Hitachi, Ltd.

Semiconductor & Integrated Circuits
Nippon Bldg., 2-6-2, Ohte-machi, Chiyoda-ku, Tokyo 100-0004, Japan
Tel: Tokyo (03) 3270-2111 Fax: (03) 3270-5109

URL North America : <http://semiconductor.hitachi.com/>
Europe : <http://www.hitachi-eu.com/hel/ecg>
Asia : <http://sicapac.hitachi-asia.com>
Japan : <http://www.hitachi.co.jp/Sicd/indx.htm>

For further information write to:

Hitachi Semiconductor
(America) Inc.
179 East Tasman Drive,
San Jose, CA 95134
Tel: <1> (408) 433-1990
Fax: <1> (408) 433-0223

Hitachi Europe GmbH
Electronic Components Group
Dornacher Straße 3
D-85622 Feldkirchen, Munich
Germany
Tel: <49> (89) 9 9180-0
Fax: <49> (89) 9 29 30 00

Hitachi Europe Ltd.
Electronic Components Group.
Whitebrook Park
Lower Cookham Road
Maidenhead
Berkshire SL6 8YA, United Kingdom
Tel: <44> (1628) 585000
Fax: <44> (1628) 585160

Hitachi Asia Ltd.
Hitachi Tower
16 Collyer Quay #20-00,
Singapore 049318
Tel: <65>-538-6533/538-8577
Fax: <65>-538-6933/538-3877
URL : <http://www.hitachi.com.sg>

Hitachi Asia Ltd.
(Taipei Branch Office)
4/F, No. 167, Tun Hwa North Road,
Hung-Kuo Building,
Taipei (105), Taiwan
Tel: <886>-(2)-2718-3666
Fax: <886>-(2)-2718-8180
Telex: 23222 HAS-TP
URL : <http://www.hitachi.com.tw>

Hitachi Asia (Hong Kong) Ltd.
Group III (Electronic Components)
7/F., North Tower,
World Finance Centre,
Harbour City, Canton Road
Tsim Sha Tsui, Kowloon,
Hong Kong
Tel: <852>-(2)-735-9218
Fax: <852>-(2)-730-0281
URL : <http://www.hitachi.com.hk>

Copyright © Hitachi, Ltd., 2000. All rights reserved. Printed in Japan.
Colophon 2.0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานที่ควรศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 HITACHI
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้