

เครื่องวิเคราะห์สเปกตรัมโดยใช้คอมพิวเตอร์

PC-BASED SPECTRUM ANALYZER



โดย  
นายอุเทน อ่อนตึบ  
นายเอกชัย สุ่มมาศย์  
นายชวาลธวัช หมั่นทรัพย์

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต  
สาขาวิชาวิศวกรรมโทรคมนาคม  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2545

เลขหมู่.....  
เลขทะเบียน...50098  
วัน,เดือน,ปี.2 1 เม.ย. 2547

.b.....  
.i.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องวิเคราะห์สเปกตรัมโดยใช้คอมพิวเตอร์  
PC-BASED SPECTRUM ANALYZER



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2545

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2545

ภาควิชาวิศวกรรมโทรคมนาคม

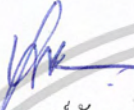
คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง


เรื่อง เครื่องวิเคราะห์สเปกตรัมโดยใช้คอมพิวเตอร์

PC-BASED SPECTRUM ANALYZER

ผู้จัดทำ

1. นายอุเทน อ่อนตึบ 43015052
2. นายเอกชัย สุ่มมาตย์ 43015053
3. นายชวาลธวัช หมั่นทรัพย์ 43015060

  
อาจารย์ที่ปรึกษา  
(รศ.ดร. ยุทธพงษ์ รังสรรค์เสรี)

  
อาจารย์ที่ปรึกษา  
(รศ.ดร. ปัญญา จิตวิมลมา)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# เครื่องวิเคราะห์สเปกตรัมโดยใช้คอมพิวเตอร์

## PC-Based Spectrum Analyzer

โดย นายอุเทน อ่อนตึบ 43015052

นายเอกชัย สุ่มมาตย์ 43015053

นายชวาลธวัช หมั่นทรัพย์ 43015060

อาจารย์ที่ปรึกษา รศ.ดร. ยุทธพงษ์ รังสรรค์เสรี

รศ.ดร. ปัญญา จิติมัชฌิมา

### บทคัดย่อ

ปริญญานิพนธ์ฉบับนี้มีจุดมุ่งหมายเพื่อออกแบบและสร้างเครื่องวิเคราะห์สเปกตรัม ซึ่งทำการประมวลผลสัญญาณด้วยคอมพิวเตอร์ โดยแบ่งการทำงานออกเป็น ฮาร์ดแวร์ (Hardware) ซึ่งประกอบด้วย ส่วนของวงจรที่ทำหน้าที่แปลงสัญญาณอนาล็อก (Analog) เป็นสัญญาณดิจิทัล (Digital) หรือ ADC (Analog to Digital Converter) โดยส่งข้อมูลไปยังคอมพิวเตอร์ผ่านพอร์ตขนาน และ ส่วนของซอฟต์แวร์ (Software) ประกอบด้วยการทำงานคือ อินเตอร์เฟส (Interface) ควบคุมการทำงานของ ADC เพื่อทำงานร่วมกับคอมพิวเตอร์ ในการประมวลผลสัญญาณ โดยใช้ ฟาสต์ฟูเรียร์ทรานส์ฟอร์ม (Fast Fourier Transform ; FFT) และนำไปแสดงผลบนจอคอมพิวเตอร์

### ABSTRACT

This project aims to design and implement a Spectrum Analyzer that is processed by computer and the whole component is composed of hardware and software. An ADC (Analog to Digital Converter) that contains in hardware component due for a signal converter that converts analog signal into digital signal via a computer parallel port then, a signal is processed by computer. The software component is composed of ADC and computer interfacing control, signal processing by Fast Fourier Transform (FFT) and computer display control.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ

	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีหรือหลักการ	2
2.1 การเปลี่ยนสัญญาณแบบอนาล็อกเป็นสัญญาณดิจิทัล	2
2.1.1 ทฤษฎีการซีกค่าตัวอย่าง	2
2.1.2 การควอนไทซ์สัญญาณ	6
2.1.3 การควอนไทซ์แบบไม่เชิงเส้น	9
2.1.4 การเข้ารหัสสัญญาณ	12
2.2 ทฤษฎีฟาสต์ฟูเรียร์ทรานส์ฟอร์ม	14
2.2.1 การคำนวณดิคริตทรานส์ฟอร์มโดยตรง	14
2.2.2 การคำนวณฟาสต์ฟูเรียร์ทรานส์ฟอร์ม	15
2.2.3 วิธีการคำนวณฟาสต์ฟูเรียร์ทรานส์ฟอร์มโดยใช้โปรแกรมคอมพิวเตอร์	31
บทที่ 3 การคำนวณและการสร้าง	36
3.1 หลักการทำงานพื้นฐาน	36
3.2 การทำงานของวงจรมอดูเลเตอร์	36
3.2.1 วงจรตามแรงดัน	37
3.2.2 วงจรยกแอมพลิจูดสัญญาณ	37
3.2.3 วงจรเอคิซี	39
3.2.4 วงจรผลิตสัญญาณนาฬิกา	39
3.2.5 วงจรหน่วยความจำ	40
3.3 การทำงานของซอฟต์แวร์	41
3.3.1 การอินเตอร์เฟซ	41
3.3.2 การทำงานของโปรแกรมฟาสต์ฟูเรียร์ทรานส์ฟอร์ม	47
3.3.3 การแสดงผล	52
3.3.4 การทำงานรวมของส่วนที่เป็นซอฟต์แวร์	53
บทที่ 4 การทดลองและผลการทดลอง	54
4.1 การทดลองวงจรมอดูเลเตอร์	54
4.2 การทดลองวงจรมอดูเลเตอร์ยกแอมพลิจูดสัญญาณ	55
4.3 การทดลองวงจรมอดูเลเตอร์เอคิซี	56
4.4 การทดลองโปรแกรมคอมพิวเตอร์	57

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ(ต่อ)

	หน้า
4.5 กราฟแสดงผลการดำเนินงานของส่วนโปรแกรมฟาสต์ฟูเรียร์ทรานส์ฟอร์ม	66
บทที่ 5 บทวิจารณ์และบทสรุป	68
ภาคผนวก	
เอกสารอ้างอิง	



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูปภาพ

	หน้า
รูปที่ 2.1 กระบวนการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล	2
รูปที่ 2.2 สเปกตรัมของสัญญาณที่ถูกซีกค่าตัวอย่าง	4
รูปที่ 2.3 สเปกตรัมของสัญญาณที่เกี่ยวข้องกับรูป 2.2 เมื่อใช้ช่วงเวลาในการสุ่มค่าสัญญาณต่างๆ	5
รูปที่ 2.4 ค่าตัวอย่างสัญญาณที่ซีกค่าออกมาได้ จะถูกประมาณด้วยค่าระดับดิสคริตที่ใกล้ที่สุด	7
รูปที่ 2.5 ความสัมพันธ์ระหว่างสัญญาณอินพุต และเอาต์พุตของวงจรถอนไทเซอร์	7
รูปที่ 2.6 การทำควอนไทซ์แบบไม่เป็นเชิงเส้น	10
รูปที่ 2.7 ความสัมพันธ์ของอินพุต และเอาต์พุตของวงจรมีบสัญญาณตามกฎเอ	11
รูปที่ 2.8 ความสัมพันธ์ของอินพุต และเอาต์พุตของวงจรมีบสัญญาณตามกฎมิว	12
รูปที่ 2.9 แสดงส่วนประกอบของวงจรรวมแอนะล็อก	12
รูปที่ 2.10 แสดงส่วนประกอบของรหัสเลขฐานสอง จำนวน 8 บิต	14
รูปที่ 2.11 การคำนวณเฟสดีฟูเรียร์ทรานส์ฟอร์มโดยการลดทอนเวลา	17
รูปที่ 2.12 กราฟไหลสัญญาณของการแปลง 2 จุด	18
รูปที่ 2.13 การคำนวณในครั้งผ่านแรก	19
รูปที่ 2.14 การคำนวณในครั้งที่ 2	20
รูปที่ 2.15 เฟสดีฟูเรียร์ทรานส์ฟอร์ม(8 จุด) โดยการลดทอนเวลาในครั้งผ่านสุดท้าย	20
รูปที่ 2.16 กราฟไหลของสัญญาณในบิตเตอร์ฟลาย	21
รูปที่ 2.17 บิตเตอร์ฟลายที่ลดรูปแล้ว	21
รูปที่ 2.18 การแปลง 8 จุดโดยใช้บิตเตอร์ฟลายที่ลดรูปแล้ว	22
รูปที่ 2.19 ค่าของ $X(k)$ เมื่อ $x(n) = \{1, 1, 1, 1, 0, 0, 0, 0\}$	24
รูปที่ 2.20 บิตเตอร์ฟลายของเฟสดีฟูเรียร์ทรานส์ฟอร์ม โดยการลดทอนทางความถี่	28
รูปที่ 2.21 กราฟไหลสัญญาณของการคำนวณ โดยการลดทอนทางความถี่ขนาด 8 จุดครั้งผ่านแรก	29
รูปที่ 2.22 กราฟไหลสัญญาณของเฟสดีฟูเรียร์ทรานส์ฟอร์ม โดยการลดทอนทางความถี่ขนาด 8 จุด	29
รูปที่ 2.23 หลักการคำนวณโดยการใช้บิตเตอร์ฟลายเดียว	31
รูปที่ 2.24 อินพุต 16 จุด ใช้การคำนวณเฟสดีฟูเรียร์ทรานส์ฟอร์ม	32
รูปที่ 2.25 เอาต์พุต ได้จากการคำนวณเฟสดีฟูเรียร์ทรานส์ฟอร์ม 16 จุด	33
รูปที่ 2.26 การสุ่มข้อมูลมา 32 จุดจากฟังก์ชัน $\cos(3t) + \sin(10t)$	33
รูปที่ 2.27 ฟังก์ชันโคซายน์, ฟังก์ชันซายน์ และผลลัพธ์ที่ได้จากฟูเรียร์ทรานส์ฟอร์ม	34
รูปที่ 2.28 วิธีเฟสดีฟูเรียร์ทรานส์ฟอร์ม 32 จุด	34
รูปที่ 3.1 บล็อกไดอะแกรมรวมของระบบ	36

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูปภาพ(ต่อ)

	หน้า
รูปที่ 3.2 บล็อกไดอะแกรมการทำงานของวงจร	36
รูปที่ 3.3 วงจรตามแรงดัน	37
รูปที่ 3.4 วงจรยกระดับสัญญาณ	37
รูปที่ 3.5 วงจรพื้นฐานของวงจรรวมสัญญาณหรือวงจรมิกซ์มิงกลับเฟส	38
รูปที่ 3.6 วงจรเอ็ดจีซี	39
รูปที่ 3.7 วงจรผลิตสัญญาณนาฬิกา	39
รูปที่ 3.8 วงจรหน่วยความจำ	40
รูปที่ 3.9 บล็อกไดอะแกรมการทำงานของซอฟต์แวร์	41
รูปที่ 3.10 แผนผังการทำงานโปรแกรมรับข้อมูลเข้าทางพอร์ตขนาน	46
รูปที่ 3.11 แสดงบัตรเดือร์ฟลายของการลดทอนความถี่แบบเชิงซ้อน	47
รูปที่ 3.12 แผนผังการทำงานของโปรแกรมคำนวณพาสต์ฟูเรียร์ทรานส์ฟอร์ม	51
รูปที่ 3.13 แผนผังการทำงานของโปรแกรมส่วนแสดงผลทางแกนเวลา	52
รูปที่ 3.14 แผนผังการทำงานรวมของส่วนที่เป็นซอฟต์แวร์	53
รูปที่ 4.1 สัญญาณอินพุตและเอาต์พุตของวงจรถามแรงดัน	54
รูปที่ 4.2 สัญญาณอินพุต	55
รูปที่ 4.3 สัญญาณเอาต์พุตของวงจรมือแรงดันที่ R2 เท่ากับ -2.5V	55
รูปที่ 4.4 อินพุตวงจรถอดจีซี เทียบกับ เอาต์พุตของ ดีเอซี ที่อินพุตความถี่ 1kHz	56
รูปที่ 4.5 อินพุตวงจรถอดจีซี เทียบกับ เอาต์พุตของ ดีเอซีที่อินพุตความถี่ 10kHz	56
รูปที่ 4.6 สัญญาณชาขน้ความถี่ 1 kHz ขนาด 1 Vp-p จากออสซิลโลสโคป Tektronix รุ่น TDS 3032	57
รูปที่ 4.7 สัญญาณชาขน้ความถี่ 1 kHz ขนาด 1 Vp-p จากวงจรถอดจีซีที่สร้างขึ้นนำไปแสดงบนจอกอมพิวเตอร์	57
รูปที่ 4.8 สัญญาณสามเหลี่ยมความถี่ 1 kHz ขนาด 1 Vp-p จากออสซิลโลสโคป Tektronix รุ่น TDS 3032	58
รูปที่ 4.9 สัญญาณสามเหลี่ยมความถี่ 1 kHz ขนาด 1 Vp-p จากวงจรถอดจีซีที่สร้างขึ้นนำไปแสดงบนจอกอมพิวเตอร์	58
รูปที่ 4.10 สัญญาณชาขน้ความถี่ 10 kHz ขนาด 1 Vp-p จากออสซิลโลสโคป Tektronix รุ่น TDS 3032	59
รูปที่ 4.11 สัญญาณชาขน้ความถี่ 10 kHz ขนาด 1 Vp-p จากวงจรถอดจีซีที่สร้างขึ้นนำไปแสดงบนจอกอมพิวเตอร์	59
รูปที่ 4.12 สัญญาณสี่เหลี่ยมความถี่ 10 kHz ขนาด 1 Vp-p จากออสซิลโลสโคป Tektronix รุ่น TDS 3032	60
รูปที่ 4.13 สัญญาณสามเหลี่ยมความถี่ 10 kHz ขนาด 1 Vp-p จากวงจรถอดจีซีที่สร้างขึ้นนำไปแสดงบนจอกอมพิวเตอร์	60

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูปภาพ(ต่อ)

	หน้า
รูปที่ 4.14 สัญญาณไซน์ความถี่ 1 kHz ขนาด 2 Vp-p จากออสซิลโลสโคป Tektronix รุ่น TDS 3032	61
รูปที่ 4.15 สัญญาณไซน์ความถี่ 1 kHz ขนาด 2 Vp-p จากวงจรที่สร้างขึ้นนำไปแสดงบนจอกอมพิวเตอร์	61
รูปที่ 4.16 สัญญาณสามเหลี่ยมความถี่ 1 kHz ขนาด 2 Vp-p จากออสซิลโลสโคป Tektronix รุ่น TDS 3032	62
รูปที่ 4.17 สัญญาณสามเหลี่ยมความถี่ 1 kHz ขนาด 2 Vp-p จากวงจรที่สร้างขึ้นนำไปแสดงบนจอกอมพิวเตอร์	62
รูปที่ 4.18 สัญญาณไซน์ความถี่ 10 kHz ขนาด 2 Vp-p จากออสซิลโลสโคป Tektronix รุ่น TDS 3032	63
รูปที่ 4.19 สัญญาณไซน์ความถี่ 10 kHz ขนาด 2 Vp-p จากวงจรที่สร้างขึ้นนำไปแสดงบนจอกอมพิวเตอร์	63
รูปที่ 4.20 สัญญาณสามเหลี่ยมความถี่ 10 kHz ขนาด 2 Vp-p จากออสซิลโลสโคป Tektronix รุ่น TDS 3032	64
รูปที่ 4.21 สัญญาณสามเหลี่ยมความถี่ 10 kHz ขนาด 2 Vp-p จากวงจรที่สร้างขึ้นนำไปแสดงบนจอกอมพิวเตอร์	64
รูปที่ 4.22 แสดงรูปสัญญาณเม็อบีแอมป์ลิจูดเกิน 2 Vp-p จากวงจรที่สร้างขึ้นนำไปแสดงบนจอกอมพิวเตอร์	65
รูปที่ 4.23 เอาต์พุตของฟาสต์ฟูเรียร์ทรานส์ฟอร์ม 256 จุด	66
รูปที่ 4.24 เอาต์พุตของฟาสต์ฟูเรียร์ทรานส์ฟอร์ม 512 จุด	66
รูปที่ 4.25 เอาต์พุตของฟาสต์ฟูเรียร์ทรานส์ฟอร์ม 1024 จุด	67

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญตาราง

	หน้า
ตารางที่ 2.1 การกลับทิศทางนี้ข้อมูล	25
ตารางที่ 2.2 จำนวนการคูณจำนวนเชิงซ้อนในดีสครีตฟูเรียร์ทรานส์ฟอร์ม	26
ตารางที่ 2.3 ข้อมูลที่ได้จากการคำนวณฟาสต์ฟูเรียร์ทรานส์ฟอร์ม 32 จุด	35
ตารางที่ 3.1 แสดงค่าของ $n$ ในแต่ละสถานะ	48



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่

### บทนำ

เครื่องวิเคราะห์สเปกตรัม (Spectrum Analyzer) เป็นอุปกรณ์ที่สำคัญในการนำไปใช้งานด้านการวิเคราะห์สัญญาณและข้อมูลในเชิงความถี่ (Frequency Domain) และจะเห็นได้ว่าในปัจจุบันเครื่องวิเคราะห์สเปกตรัมมีราคาสูงเมื่อเปรียบเทียบกับคอมพิวเตอร์ส่วนบุคคล (Personal Computer: PC) ดังนั้นการนำคอมพิวเตอร์ส่วนบุคคลมาประยุกต์เป็นอุปกรณ์ที่ใช้ในการวิเคราะห์สเปกตรัมแทนเครื่องวิเคราะห์สเปกตรัมที่มีขายอยู่ทั่วไป จะช่วยให้สามารถลดค่าใช้จ่ายและยังนำมาใช้งานได้สะดวกตามต้องการอีกด้วย

หลักการทำงานพื้นฐานของเครื่องวิเคราะห์สเปกตรัมโดยใช้คอมพิวเตอร์ส่วนบุคคลคือ การสร้างวงจรเพื่อแปลงสัญญาณแบบอนาล็อก (Analog Signal) ไปเป็นสัญญาณแบบดิจิทัล (Digital Signal) ซึ่งนิยมเรียกกันว่า “Analog to Digital Converter (ADC)” เพื่อนำสัญญาณดิจิทัลที่ได้ส่งผ่านพอร์ตขนานของคอมพิวเตอร์ส่วนบุคคล (Parallel Port) ไปทำการประมวลผลซึ่งกระบวนการนี้จะใช้คอมพิวเตอร์ส่วนบุคคลเป็นตัวประมวลผลสัญญาณโดยใช้วิธีการ ฟาสต์ฟูเรียร์ทรานส์ฟอร์ม (Fast Fourier Transform : FFT) โดยทำการประมวลผลสัญญาณเพื่อหาค่าขนาด (Amplitude) ของสัญญาณเทียบกับความถี่โดยใช้หน่วยคำนวณแบบบัตเตอร์ฟลาย (Butterfly Unit) และนำไปแสดงผลบนหน้าจอคอมพิวเตอร์

จากหลักการข้างต้น เมื่อนำไปสร้างเครื่องวิเคราะห์สเปกตรัม จะเห็นได้ว่าเครื่องวิเคราะห์สเปกตรัมที่ประยุกต์มาจากคอมพิวเตอร์ส่วนบุคคลนั้นสามารถนำมาใช้งานได้ใกล้เคียงและยังมีค่าใช้จ่ายน้อยกว่าเครื่องวิเคราะห์สเปกตรัมที่มีอยู่ทั่วไปอีกด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2

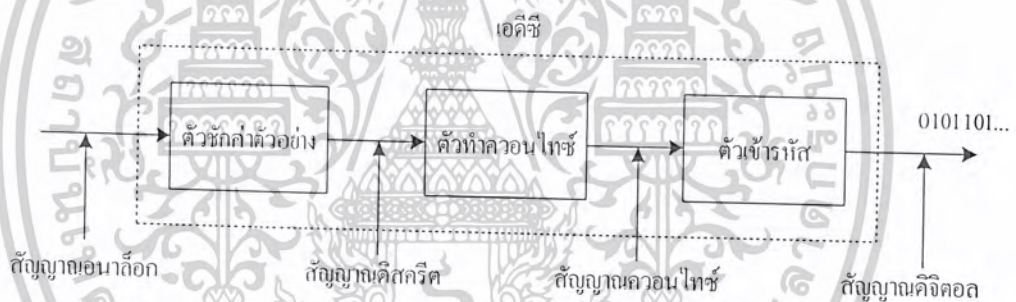
### ทฤษฎีหรือหลักการ

#### 2.1 การเปลี่ยนสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล (Analog to Digital Conversion)

สัญญาณ  $f(t)$  จะถูกเรียกว่าเป็น สัญญาณที่มีความต่อเนื่องกับเวลา(continuous time) หรือ สัญญาณอนาล็อก ซึ่งจะสามารถหาค่าได้ในทุกๆค่าของตัวแปรเวลา (time;t) ถ้า  $f(t)$  ถูกกำหนดให้มีค่าๆหนึ่งที่เวลา  $t$  ใดๆ จะถูกเรียกว่า สัญญาณที่ไม่ต่อเนื่อง (Discrete time signal or analog signal sampled data signal)

สมมุติว่ามี  $f(t)$  สัญญาณที่ไม่ต่อเนื่องมีขนาด  $f(t)$  จะมีค่าเป็นค่าที่ไม่ต่อเนื่องที่เวลา  $t$  หนึ่งๆ เท่านั้นและค่าค่านั้นถูกแสดง โดยรหัส(code) เช่นรหัสเลขฐานสอง(Binary code)สัญญาณนั้นจะถูกเรียกว่า “สัญญาณดิจิทัล”

ก่อนที่สัญญาณอนาล็อกจะสามารถประมวลผลในระบบดิจิทัลได้มันจะต้องถูกเปลี่ยนให้อยู่ในรูปของสัญญาณดิจิทัลเสียก่อนซึ่งขั้นตอนในการแปลงสัญญาณ อนาล็อกเป็นสัญญาณดิจิทัลนิยมเรียกว่า เอดิซี (Analog to Digital Converter:ADC) และมีกระบวนการแปลงตามบล็อกโคอะแกรม ดังนี้



รูปที่ 2.1 กระบวนการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล (ADC)

##### 2.1.1 ทฤษฎีการชั่งค่าตัวอย่าง

สัญญาณที่เกิดขึ้นอย่างต่อเนื่องตลอดเวลาที่เรียกกันว่า สัญญาณอนาล็อก (analog signal) นั้น ถ้าค่าความหนาแน่นสเปกตรัมของมันเกิดอยู่ในแบนด์วิดท์ที่จำกัดแล้วเราจะพบว่าในโดเมนเวลานั้น สัญญาณอนาล็อกที่มีคุณสมบัติดังกล่าวจะมีข้อมูลที่มีความซ้ำซ้อนเกินความจำเป็นรวมอยู่ด้วยมากในระหว่างเวลาที่ส่งสัญญาณนั้น ดังนั้นถ้าเราเลือกชั่งค่าตัวอย่าง (sampling) ของสัญญาณนั้นที่ขณะเวลาต่างๆ ที่อยู่ห่างกันอย่างเหมาะสมแล้ว เพียงจากค่าตัวอย่างของสัญญาณที่ชั่งออกมาได้นี้ ก็จะสามารถเก็บข้อมูลของสัญญาณทั้งหมดได้อย่างสมบูรณ์ ซึ่งกล่าวได้ว่าการเลือกชั่งค่าตัวอย่างสัญญาณที่เวลาเหมาะสม จะทำให้เราสามารถลดความซ้ำซ้อน หรือความฟุ่มเฟือยของการใช้ค่าสัญญาณลงได้ เพราะฉะนั้นเราจึงสามารถนำเอาช่วงเวลาที่ไม่ตรงกับขณะเวลาที่มีการชั่งค่าสัญญาณไปใช้ในการทำประโยชน์อย่างอื่นได้ และเราก็

สามารถใช้เพียงข้อมูลเท่าที่เราซึ่กค่ามาได้ซึ่งขึ้นอยู่กับค่าตัวอย่างของสัญญาณอนาล็อกที่ช่วงเวลาที่เราทำการซึ่กค่าสัญญาณนั้น ไปจัดการประมวลผลตามต้องการได้สะดวก เนื่องจากค่าตัวอย่างสัญญาณที่ซึ่กออกมานั้น เกิดที่เวลาห่างกันเป็นห้วงๆไม่ติดต่อกัน เราจึงเรียกค่าของสัญญาณที่เกิดจากการซึ่กค่าตัวอย่างของสัญญาณนี้ว่า สัญญาณคิสกริตทางเวลา หรือนิยมเรียกสั้นๆ ว่า สัญญาณคิสกริต (discrete signal) วัตถุประสงค์สำคัญที่บอกความสัมพันธ์ในการกำหนดคาบเวลาสำหรับการซึ่กค่าตัวอย่างสัญญาณอนาล็อก เพื่อสร้างสัญญาณคิสกริตที่มีข้อมูลสำหรับสัญญาณอนาล็อกเดิมอยู่ครบถ้วนคือทฤษฎีการซึ่กค่าตัวอย่าง (Sampling Theorem) ซึ่งมีใจความดังต่อไปนี้คือ

ถ้าสัญญาณใดๆ ที่มีค่าฟังก์ชันมีความหนาแน่นสเปกตรัมอยู่ในช่วงความถี่มีแบนด์วิดท์ไม่เกิน  $B$  เฮิรตซ์ แล้ว การซึ่กค่าตัวอย่างของสัญญาณนั้นที่ระยะเวลาที่ห่างกันอย่าง สม่่าเสมอเป็นคาบไม่เกิน  $\frac{1}{2B}$  วินาที จะทำให้กำหนดค่าสัญญาณอนาล็อกเดิม กลับคืนมาได้จากค่าตัวอย่างสัญญาณเหล่านั้น

เมื่อลองพิจารณาเกี่ยวกับทฤษฎีการซึ่กตัวอย่างนี้ให้ละเอียดขึ้น โดยการสมมุติว่าสัญญาณอนาล็อก  $f(t)$  เป็นสัญญาณที่มีความหนาแน่นเชิงสเปกตรัมอยู่ไม่เกินความถี่  $B$  เฮิรตซ์ ดังแสดงในรูปที่ 2.2ก ถ้าเราทำการซึ่กตัวอย่างของ  $f(t)$  ที่ทุกขณะเวลาที่ห่างกัน  $T$  วินาที โดยกำหนดให้สัญญาณที่เกิดจากการซึ่กตัวอย่างของ  $f(t)$  นี้คือ  $f_s(t)$  แล้วจะทำการอธิบายในเชิงคณิตศาสตร์ได้ว่า

$$f_s(t) = f(t) \delta_T(t) \quad (2.1)$$

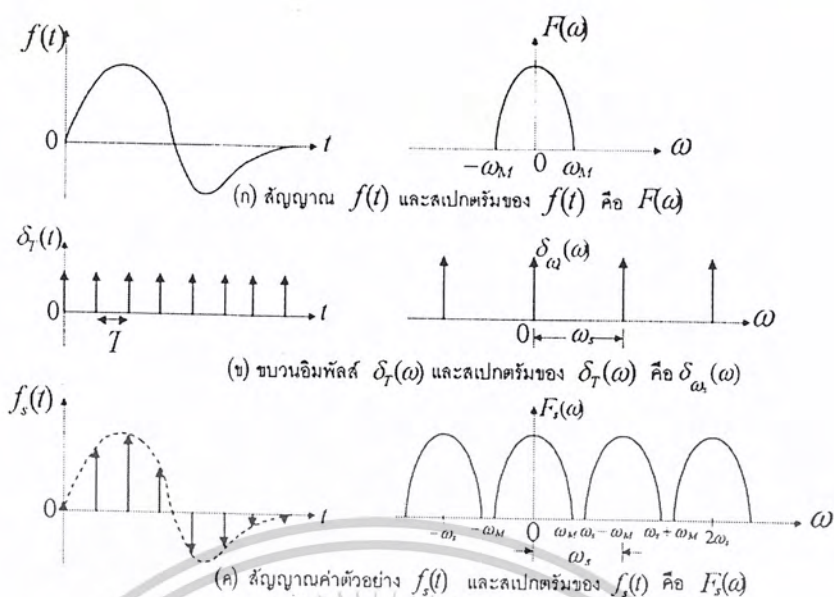
โดยในที่นี้  $\delta_T(t)$  คือ ขบวนอิมพัลส์ (impulse train) ที่มีการนิยามว่า

$$\delta_T(t) = \sum_{n=-\infty}^{\infty} \delta(t - nT) \quad (2.2)$$

โดยอาศัยคุณสมบัติของฟังก์ชันอิมพัลส์ทำให้สามารถเขียนได้เป็น

$$f_s(t) = \sum_{n=-\infty}^{\infty} f(nT) \delta(t - nT) \quad (2.3)$$

จากสมการแสดงให้เห็นแน่นอนว่า  $f_s(t)$  สัญญาณ  $f(t)$  ที่มีค่าเพียงแต่ที่ช่วงเวลา  $t = nT$ , ( $n = 1, 2, \dots$ ) เท่านั้น



รูปที่ 2.2 สเปกตรัมของสัญญาณที่ถูกซิกค่าตัวอย่าง

จะพบว่าคู่การแปลงฟูริเยร์เบื้องต้นของขบวนการอิมพัลส์มีรูปร่างดังต่อไปนี้คือ

$$\delta_T(t) \longleftrightarrow \delta_{\omega_s}(\omega) \omega_s \quad (2.4)$$

$$\text{โดยที่ } \omega_s = \frac{2\pi}{T}$$

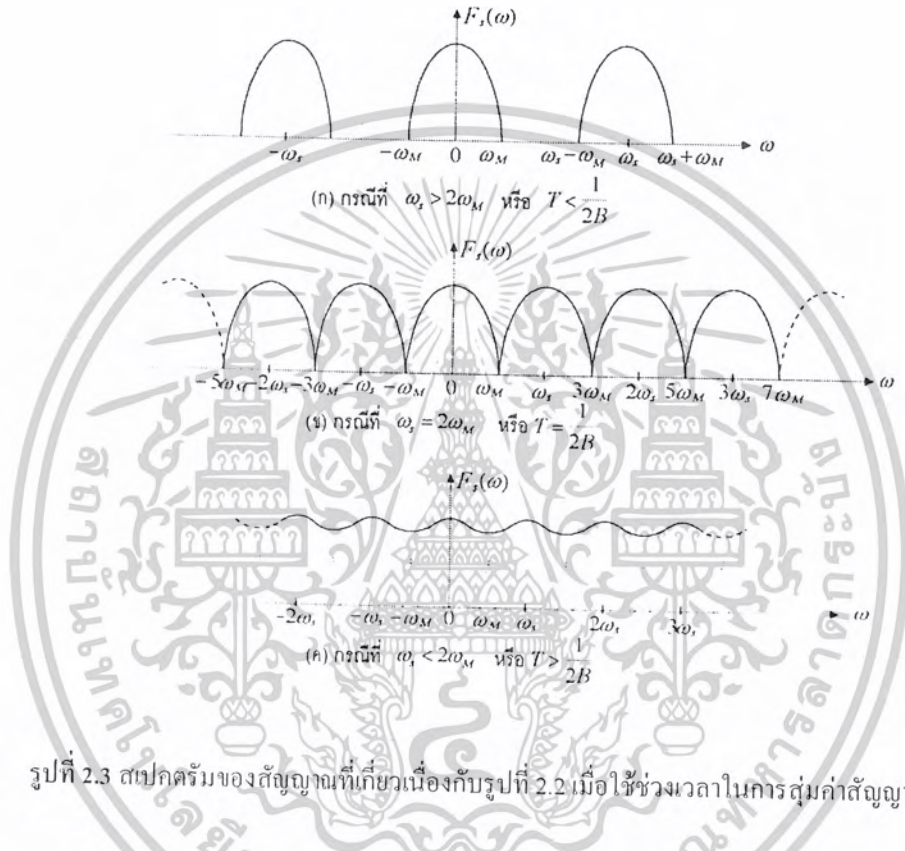
โดยอาศัยคุณสมบัติการทำการคอนโวลูชันของสัญญาณ ถ้ากำหนดให้  $f_s(t) \longleftrightarrow F_s(\omega)$  และ  $f(t) \longleftrightarrow F(\omega)$  จะได้ว่า

$$\begin{aligned} F_s(\omega) &= \frac{1}{2\pi} F(\omega) * \delta_{\omega_s}(\omega) \omega_s \\ &= \frac{\omega_s}{2\pi} \int \sum_{n=-\infty}^{\infty} F(z) \delta(\omega - n\omega_s - z) dz \\ &= \frac{1}{T} \sum_{n=-\infty}^{\infty} F(\omega - n\omega_s) \end{aligned} \quad (2.5)$$

จากความสัมพันธ์ข้างต้น จะทำให้รู้ว่า  $f_s(t)$  หรือสัญญาณดิสครีตที่เกิดจากการซิกค่าตัวอย่างของ  $f(t)$  จะมีฟังก์ชันความหนาแน่นเชิงสเปกตรัมที่มีรูปร่างเหมือนฟังก์ชันความหนาแน่นเชิงสเปกตรัมของสัญญาณ  $f(t)$  แต่จะเกิดอยู่ซ้ำกันทุกคาบความถี่  $\omega_s$  ดังแสดงในรูปที่ 2.2ค เมื่อ  $f(t)$  มีองค์ประกอบของความถี่สูงสุด คือ  $B$  เฮิรตซ์ ค่าความถี่เชิงมุมที่ตรงกันกับค่าความถี่สูงสุดนี้จะมีค่า  $\omega_M = 2\pi B$  เรเดียนต่อวินาที จะพบว่าถ้า  $\omega_s > 2\omega_M$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หรือ  $T < \frac{1}{2B}$  แล้ว  $F(\omega)$  จะมีลักษณะเหมือนกับการเอา  $F(\omega)$  มาเรียงกันห่างๆ บนแกนความถี่  $\omega$  ดังแสดงในรูปที่ 2.2ค หรือรูปที่ 2.3ก แต่เมื่อ  $\omega_s = 2\omega_M$  หรือ  $T = \frac{1}{2B}$  จะพบว่า  $F_s(\omega)$  มีลักษณะเหมือนกับการเอา  $F(\omega)$  มาเรียงชิดติดๆ กัน พอดีบนแกน  $\omega$  ดังแสดงในรูปที่ 2.3ข และถ้า  $\omega_s < 2\omega_M$  หรือ  $T > \frac{1}{2B}$  แล้วจะทำให้  $F_s(\omega)$  มีลักษณะที่เกิดจากผลรวมของ  $F(\omega)$  ที่มาเรียงเหลื่อมทับกันดังแสดงในรูปที่ 2.3ค การเกิดเหลื่อมทับกันของ  $F(\omega)$  ตามรูปที่ 2.3ค ทำให้เกิดผลเทียบเท่ากับการพับกลับ (fold over)



รูปที่ 2.3 สเปกตรัมของสัญญาณที่เกี่ยวข้องกับรูปที่ 2.2 เมื่อใช้ช่วงเวลาในการสุ่มค่าสัญญาณต่างๆ

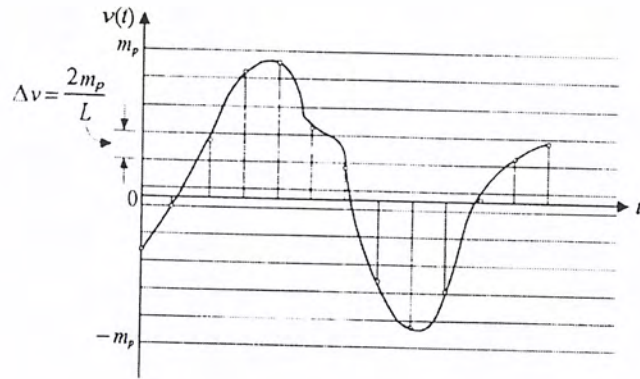
ขององค์ประกอบสัญญาณที่มีความถี่สูงเกิน  $\frac{\omega_s}{2}$  ซึ่งจะกลับมาทับกับองค์ประกอบของสัญญาณ  $F(\omega)$  ที่มีความถี่ต่ำและรวมตัวกันจึงทำให้มีสเปกตรัมผิดเพี้ยนไปจากเดิม ปรากฏการณ์ที่เกิดการเหลื่อมทับหรือการพับกลับของส่วนประกอบของสเปกตรัมดังกล่าวนี้ มีคำศัพท์ที่เรียกเฉพาะว่าการเกิด เอเลียสซิง (aliasing)

จากรูปที่ 2.3 จะเห็นว่าหากคาบเวลาของการซีกค่าตัวอย่างสัญญาณ  $T$  น้อยกว่า  $\frac{1}{2B}$  วินาทีแล้ว เราจะสามารถใช้วงจรกรองความถี่แยกเอาส่วนของสเปกตรัมเฉพาะส่วนที่มีความถี่ต่ำของ  $F_s(f)$  ซึ่งเหมือนกับ  $F(f)$  ออกมาได้โดยสะดวก เมื่อทำเช่นนี้ได้ก็เท่ากับว่าเราสามารถแยกหรือตรวจจับ (detect) เอา  $f(f)$  จาก  $f_s(f)$  ได้โดยใช้วงจรกรองความถี่เป็นอุปกรณ์ที่ใช้ช่วยแยกสัญญาณได้ แต่อย่างไรก็ตาม ในกรณีที่  $T$  มากกว่า  $\frac{1}{2B}$  แล้วจะทำให้เกิดการซ้อนทับกันของส่วนประกอบความถี่ดังรูปที่ 2.3c ทำให้เราไม่สามารถใช้วงจรกรองความถี่แยกเอา  $F(\omega)$  จาก  $F_s(\omega)$  ได้เลย การใช้รูปแบบทางคณิตศาสตร์ มาช่วยวิเคราะห์ผลดังกล่าว ทำให้เราสามารถมองลึกลงไปได้ว่า ทำไมทฤษฎีการซีกตัวอย่าง จึงกล่าวว่ คาบเวลาของการซีกค่าตัวอย่างสัญญาณ จึงต้องมีค่าไม่เกิน  $\frac{1}{2B}$  วินาที และจะเห็นว่าในกรณีที่  $T = \frac{1}{2B}$  พอดี ฟังก์ชันความหนาแน่นเชิงสเปกตรัม  $F_s(\omega)$  จะเกิดจาก  $F(\omega)$  ที่เรียงชิดกันแสดงในรูปที่ 2.3ข ทำให้เรารู้ว่าในกรณีนี้มีตัววงจรกรองความถี่ในอุดมคติเท่านั้นที่จะสามารถแยกเอาแค่สเปกตรัมในช่วงความถี่ที่ต้องการ คือ  $F(\omega)$  ออกมาได้ ประเด็นในทางปฏิบัติวงจรกรองความถี่หาได้มีคุณสมบัติที่จะแยกส่วนของความถี่ได้อย่างเฉียบพลันไม่ กล่าวคือมันต้องมีการ โรลออฟ (roll off) หรือการค่อยๆลดลงของฟังก์ชันถ่ายโอนอยู่บริเวณใกล้จุดตัด (cut-off) ความถี่ ดังนั้นในทางปฏิบัติจึงมักจะเลือกใช้คาบเวลาการซีกตัวอย่าง  $T$  ให้น้อยกว่า  $\frac{1}{2B}$  เสมอ

ค่า  $T = \frac{1}{2B}$  นี้มีความสำคัญในทางทฤษฎี เพราะมันเป็นค่าวิกฤติที่จะบอกว่าการซีกค่าตัวอย่างสัญญาณนั้นจะมีผลกระทบต่อการแยกตรวจจับสัญญาณในภายหลังหรือไม่ ค่าคาบเวลา  $T = \frac{1}{2B}$  นี้มีชื่อเฉพาะเรียกว่า ช่วงเวลาการซีกค่าตัวอย่างในควิสต์ หรือบางครั้งก็นิยมเรียกสั้นๆ ว่า ช่วงเวลาในควิสต์ (Nyquist interval) และค่าความถี่  $f = 2B$  นี้มีชื่อว่า ความถี่การซีกค่าตัวอย่างในควิสต์ (Nyquist sampling frequency) หรือบางครั้งก็นิยมเรียกสั้นๆ ว่า ความถี่ในควิสต์หรืออัตราในควิสต์ (Nyquist rate) ของการซีกค่าตัวอย่างสัญญาณ

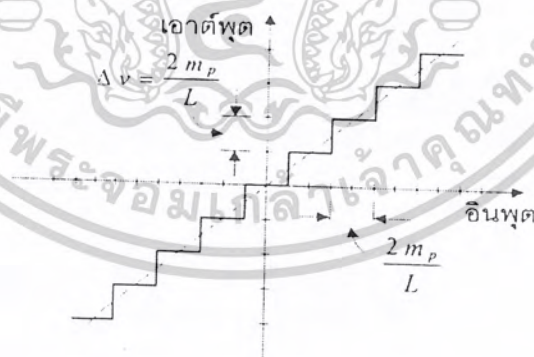
### 2.1.2. การควอนไทซ์สัญญาณ

เพราะว่าค่าตัวอย่างสัญญาณอนาล็อก ที่ซีกค่ามาได้ นั้น จะมีระดับของขนาดที่มีค่าเปลี่ยนแปลงเป็นอนาล็อกด้วย กล่าวคือจะมีค่าที่เป็นไปได้นับไม่ถ้วน ดังนั้นถ้าจะกำหนดรหัสให้กับค่าตัวอย่างเหล่านี้ทั้งหมด ก็จะต้องใช้รหัสจำนวนมหาศาล ซึ่งเป็นไปไม่ได้ในทางปฏิบัติ ดังนั้นจึงต้องมีการลดจำนวนรหัสที่ใช้ลงให้เหมาะสมกับสถานะที่ใช้งานจริงได้ เมื่อความจำเป็นมีดังนี้ จึงจำเป็นที่จะต้องจัดแบ่งค่าขนาดของตัวอย่างสัญญาณออกเป็นกลุ่มเท่าจำนวนรหัสที่ใช้ โดยการกำหนดให้ค่าตัวอย่างสัญญาณที่มีขนาดอยู่ในกลุ่มเดียวกันให้มีรหัสเดียวกันก็จะทำให้เกิดการจัดแบ่งระดับเป็นระดับสัญญาณดิจิตัลที่มีจำนวนจำกัดขึ้น (ดูรูปที่ 2.4) ประกอบ กระบวนการที่ทำการปรับค่าของสัญญาณที่เกิดขึ้นได้อย่างต่อเนื่อง ไปเป็นค่าที่มีระดับเป็น



รูปที่ 2.4 ค่าตัวอย่างสัญญาณที่ซีกค่าออกมาได้ จะถูกประมาณด้วยค่าระดับคิสคริตที่ใกล้ที่สุด

คิสคริตที่มีจำนวนจำกัดนี้ เราได้อธิบายแล้วว่า คือการทำควอนไทซ์  $m(t)$  มีค่าของขนาดอยู่ระหว่าง  $(-m_p, m_p)$  หากเราต้องการแบ่งกลุ่มขนาดของค่าตัวอย่างสัญญาณออกเป็น  $L$  กลุ่ม เราอาจทำได้โดยการแบ่งช่วงขนาดของสัญญาณออกเป็น  $L$  ช่วงเท่ากัน ซึ่งจะได้ความกว้างของแต่ละช่วงเท่ากับ  $\frac{2m_p}{L}$  ดังแสดงใน รูปที่ 2.4 ค่าตัวอย่างสัญญาณที่มีระดับของขนาดที่อยู่ในช่วงเดียวกัน ก็จะถือว่าอยู่ในกลุ่มเดียวกัน ถ้าเราใช้ระดับของขนาดที่กึ่งกลางของแต่ละช่วงเป็นระดับการทำควอนไทซ์ ค่าตัวอย่างของสัญญาณที่สุ่มได้จะถูกปรับให้มีค่าเท่ากับระดับกึ่งกลางช่วงที่มันบรรจุอยู่ค่าความสัมพันธ์ระหว่างขนาดของสัญญาณที่อินพุตและเอาต์พุตของวงจรควอนไทเซอร์นี้ จะมีดังแสดงในรูปที่ 2.4 ถ้าความแตกต่างของการปรับค่าตัวอย่าง



รูปที่ 2.5 ความสัมพันธ์ระหว่างสัญญาณอินพุต และเอาต์พุตของวงจรควอนไทเซอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณที่ได้ กับระดับการทำควอนไทซ์แต่ละระดับนี้ จะมีค่าอยู่ในช่วง  $(-\frac{m_p}{L}, \frac{m_p}{L})$  ค่าความแตกต่างนี้คือ ค่าความผิดเพี้ยน หรือ ค่าความคลาดเคลื่อนของการทำควอนไทซ์ ค่าตัวอย่างสัญญาณที่ผ่านการควอนไทซ์แล้วจะถูกเข้ารหัส และส่งไปยังเครื่องรับในรูปกลุ่มของพัลส์ เครื่องรับจะมีวงจรถอดรหัส เพื่อนำค่าตัวอย่างสัญญาณกลับคืนในรูปสัญญาณดิจิทัล และวงจรถอดความถี่ต่ำผ่านจะทำการกรองตรวจจับเอาสัญญาณอนาล็อก  $\hat{m}(t)$  ที่ประมาณเท่ากับสัญญาณข่าวสาร  $m(t)$  กลับคืนมา

เป็นธรรมดาที่สัญญาณที่ตรวจจับได้ทางเครื่องรับ อาจจะมีผิดไปจากสัญญาณต้นกำเนิดทางเครื่องส่ง สาเหตุสำคัญมี 2 ประการ คือ

1. การผิดพลาดจากการทำควอนไทซ์ (quantization error)

2. การผิดพลาดจากการตรวจจับพัลส์ผิด (pulse detection error)

โดยปกติแล้วการตรวจจับพัลส์ผิดนั้นมีโอกาสน้อยมาก เมื่อเทียบกับการผิดพลาดจากการทำควอนไทซ์จนกล่าวได้ว่าการตรวจจับพัลส์ผิดพลาดนั้นมีโอกาสน้อยจนสามารถละทิ้งได้ สาเหตุสำคัญของการผิดพลาดจึงมาจากการทำควอนไทซ์ ตอนนี้ขอสรุปไว้เพียงว่า เราสามารถคำนวณได้ว่า ค่าเอสเอ็นอาร์ (Signal to Noise Ratio: SNR) ที่เอาต์พุตของควอนไทเซอร์ที่มีการแบ่งระดับอย่างสม่ำเสมอ นั้นจะมีค่า

$$\frac{S_0}{N_0} = 3L^2 \frac{\overline{m^2(t)}}{m_p^2} \quad (2.6)$$

โดยในที่นี้  $\overline{m^2(t)}$  คือ ค่าเฉลี่ยของกำลังสัญญาณ  $m(t)$  จะเห็นได้ว่าค่าเอสเอ็นอาร์จะเพิ่มขึ้นอย่างมาก เมื่อเทียบกับค่าการเพิ่มของจำนวนระดับ  $L$  ในลักษณะเป็นฟังก์ชันยกกำลังของจำนวนระดับ  $L$

ตัวอย่าง

สัญญาณรูปไซน์  $A \sin(\omega t + \theta)$  ถูกนำไปเข้ารหัส เพื่อสร้างสัญญาณพีซีเอ็ม (Pulse Code Modulation: PCM) ในช่วงการเข้ารหัสของวงจร คือ  $\pm A$  โวลต์ จงหาจำนวนระดับ  $L$  ที่น้อยที่สุดของควอนไทเซอร์ที่ทำให้ค่าเอสเอ็นอาร์มีค่าไม่ต่ำกว่า 40 เดซิเบล

วิธีทำ

ในตัวอย่างนี้ สามารถใช้สมการข้างต้น มาช่วยคำนวณได้โดยตรง โดยในที่นี้เราต้องการ

$$\begin{aligned} \frac{S_0}{N_0} &= 40 \text{ dB} \\ &= 1000 \text{ เท่า} \end{aligned}$$

ค่า  $\overline{m^2(t)}$  สำหรับสัญญาณรูปไซน์ คือ

$$\overline{m^2}(t) = \frac{1}{T} \int_0^T A^2 \sin^2(\omega t + \theta) dt$$

โดยที่  $\omega = \frac{2\pi}{T}$  ดังนั้น

$$\begin{aligned} \overline{m^2}(t) &= \frac{2\pi}{\omega} \int_0^{\frac{2\pi}{\omega}} A^2 \sin^2(\omega t + \theta) dt \\ &= \frac{A^2}{2} (\text{โวลต์})^2 \end{aligned}$$

เพราะฉะนั้น เมื่อพารามิเตอร์ต่างๆ ในสมการข้างต้น จะได้

$$\begin{aligned} 10000 &= 3L^2 \frac{A^2}{A^2} \\ L^2 &= 10000 \left(\frac{2}{3}\right) \\ L &= 81.65 \end{aligned}$$

เนื่องจาก L ต้องเป็นค่าเลขจำนวนเต็มเสมอ ดังนั้น ถ้า L มีค่าเป็นทศนิยม เราจะต้องปัดค่าทศนิยมขึ้นเป็นจำนวนเต็มเสมอ ดังนั้นในที่นี้เราได้  $L = 82$  ระดับ

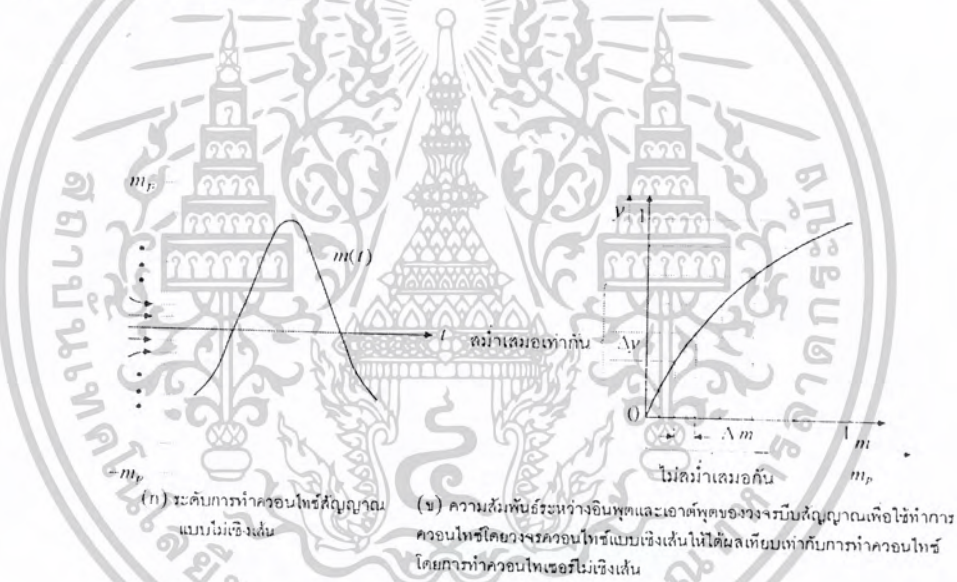
### 2.1.3 การควอนไทซ์แบบไม่เชิงเส้น

เนื่องจากค่ากำลังเฉลี่ยของสัญญาณ  $\overline{m^2}(t)$  มีค่าขึ้นกับคุณสมบัติของสัญญาณ  $m(t)$  นั้น เช่น ถ้าสัญญาณ  $m(t)$  คือ เสียงคน ค่า  $\overline{m^2}(t)$  จะแตกต่างกันไปขึ้นกับผู้พูด ซึ่งอาจมีระดับต่างกันมากถึง 40 เดซิเบล (dB) ดังนั้นเป็นต้น ดังนั้นค่าเอสเอ็นอาร์ตามสมการข้างต้น จะแปรปรวนไปอย่างมากขึ้นอยู่กับชนิดและแหล่งกำเนิดของสัญญาณ  $m(t)$  แม้ผู้พูดคนเดียวกัน ค่าของสัญญาณที่รับได้อาจจะมีค่าเอสเอ็นอาร์เลวลงอย่างมากเมื่อเขาพูดค่อยๆ โดยปกติแล้ว สัญญาณเกือบทุกชนิดเช่น เสียงพูด และสัญญาณภาพ จะมีคุณสมบัติที่ไม่เหมาะสมกับ การทำควอนไทซ์แบบเชิงเส้น (linear quantization) กล่าวกันอย่างเคร่งครัด ก็คือควอนไทเซอร์เชิงเส้น ไม่ทำให้ค่ากำลังสองเฉลี่ยของค่าผิดพลาดของการทำควอนไทซ์สัญญาณทั่วไปนั้นเกิดขึ้นแล้วมีค่าน้อยสุดควอนไทเซอร์เชิงเส้น จะใช้ได้พอดีกับสัญญาณที่มีค่าพีเอสดิสทริบิวชันที่มีการกระจายแบบสม่ำเสมอเท่านั้น เพื่อที่จะปรับปรุงคุณสมบัติดังกล่าว จึงเกิดมี การทำควอนไทซ์แบบไม่เชิงเส้น (nonlinear quantization) ขึ้น ในการทำควอนไทซ์แบบไม่เชิงเส้นนี้ จะทำการจัดแบ่งกลุ่มของค่าตัวอย่างสัญญาณให้มีขนาดใหญ่ไม่เท่ากัน กล่าวคือจะทำการแบ่งช่วงระหว่างระดับการควอนไทซ์ให้มีค่าต่างกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ระดับของขนาดสัญญาณต่ำๆ จะแบ่งช่วงให้แคบและจะแบ่งให้กว้างขึ้นที่ระดับของขนาดสัญญาณที่มีค่ามากขึ้น เช่นดังแสดงในรูปที่ 2.6 ก การกระทำเช่นนี้จะช่วยให้ค่าเอสเอ็นอาร์ที่เอาต์พุตของควอนไทซ์เซอร์มีค่าประมาณเท่ากันตลอดทุกระดับขนาดของสัญญาณได้เมื่อสัญญาณ  $m(t)$  มีขนาดเฉลี่ยต่างๆ กัน การแบ่งช่วงระดับการควอนไทซ์ให้ต่างกันนี้มีผลเทียบเท่ากับการทำการบีบ (compress) สัญญาณอินพุต  $m(t)$  ที่ระดับขนาดต่างๆ กัน ด้วยอัตราที่ต่างกันก่อนที่จะป้อนสัญญาณที่ถูกบีบแล้วนั้นเข้าทำการควอนไทซ์แบบเชิงเส้นอีกครั้งหนึ่ง ค่าความสัมพันธ์ระหว่างขนาดของสัญญาณอินพุตและเอาต์พุต ของวงจรบีบสัญญาณ หรือ คอมเพรสเซอร์ (compressor) มีดังแสดงในรูปที่ 2.6 ข

จากผลการวิเคราะห์สัญญาณ จะพบว่าถ้าต้องการให้ค่าเอสเอ็นอาร์ของเอาต์พุตของควอนไทซ์เซอร์ ไม่ขึ้นกับค่ากำลังเฉลี่ยของสัญญาณอินพุต  $\overline{m^2}(t)$  ก็จะต้องทำค่าความสัมพันธ์ระหว่างเอาต์พุต  $y$  และอินพุต  $\frac{m}{m_p}$  ของวงจรบีบสัญญาณให้อยู่ในลักษณะเชิงลอการิทึม (logarithm) โดย  $m$  ในที่นี้คือขนาดของ  $m(t)$  รูปสมการของ  $y$  ที่เป็นฟังก์ชันของ  $\frac{m}{m_p}$  ที่นิยมทำกันมีอยู่ 2 ฟังก์ชัน หรือ 2 กฎตามข้อเสนอแนะของ ซีซีไอทีที (CCITT) คือ



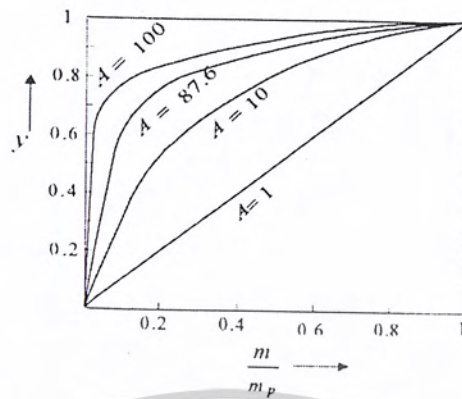
รูปที่ 2.6 การทำควอนไทซ์แบบไม่เป็นเชิงเส้น

1.กฎเอ (A-Law) เป็นกฎหรือฟังก์ชันที่นิยมใช้กันในยุโรป และสายการสื่อสารระหว่างประเทศส่วนใหญ่ ยกเว้นอเมริกาเหนือ และญี่ปุ่น มีความสัมพันธ์ดังนี้

$$y = \begin{cases} \frac{A}{1 + \ln \left( \frac{m}{m_p} \right)}, & \left| \frac{m}{m_p} \right| \leq \frac{1}{A} \\ \frac{\text{sgn}(m)}{1 + \ln A} \left[ 1 + \ln A \left| \frac{m}{m_p} \right| \right], & \frac{1}{A} \leq \left| \frac{m}{m_p} \right| \leq 1 \end{cases} \quad (2.7)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยในที่นี้  $A$  เป็นค่าพารามิเตอร์ที่ใช้สำหรับปรับลักษณะการบีบสัญญาณ เมื่อเลือกค่า  $A$  ต่างๆ กัน ลักษณะความสัมพันธ์ของอินพุตและเอาต์พุตของวงจรบีบสัญญาณจะต่างกัน ดังแสดงในรูปที่ 2.7



รูปที่ 2.7 ความสัมพันธ์ของอินพุตและเอาต์พุตของวงจรบีบสัญญาณตามกฎเอ

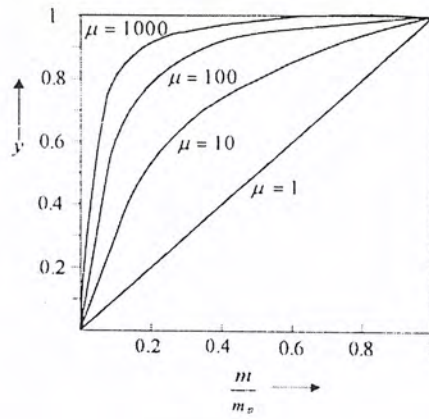
2. กฎมิว ( $\mu$ -Law) นิยมใช้กันในอเมริกาเหนือ และญี่ปุ่น มีความสัมพันธ์ดังนี้ คือ

$$y = \frac{\text{sgn}(m)}{\ln(1+\mu)} \ln\left(1 + \mu \left|\frac{m}{m_p}\right|\right), \quad \left|\frac{m}{m_p}\right| \leq 1 \quad (2.8)$$

ในที่นี้  $\mu$  เป็นค่าพารามิเตอร์ที่ใช้ปรับลักษณะของการบีบสัญญาณ เมื่อ  $\mu$  มีค่าต่างๆ จะให้ความสัมพันธ์ระหว่างอินพุตและเอาต์พุตของวงจรบีบสัญญาณ ดังแสดงในรูปที่ 2.8 และจะแสดงให้เห็นว่าค่าเอาต์พุตเอสเอ็นอาร์ของควอนไทเซชันที่มีการบีบสัญญาณตามกฎมิวนั้น มีค่าประมาณที่ไม่ขึ้นกับรูปลักษณะของสัญญาณได้ดังนี้ คือ

$$\frac{S_0}{N_0} \approx \frac{3L^2}{[\ln(1+\mu)]^2} \quad \text{เมื่อ } \mu \gg \frac{m_p^2}{m^2(t)} \quad (2.9)$$

เป็นที่น่าสังเกตว่าคุณสมบัติตามกฎทั้งสองตามรูปที่ 2.7 และรูปที่ 2.8 จะมีคุณสมบัติบีบสัญญาณ



รูปที่ 2.8 ความสัมพันธ์ของอินพุต และเอาต์พุตของวงจรบีบสัญญาณตามกฎมิว

ของอินพุตที่มีขนาดใหญ่กว่าการบีบสัญญาณอินพุตที่มีขนาดเล็ก เพราะในระบบการทำควอนไทซ์แบบไม่เชิงเส้นแบบนี้มีการใช้วงจรบีบสัญญาณก่อนทำการควอนไทซ์แบบเชิงเส้น ดังนั้นในทางเครื่องรับจึงมีความจำเป็นจะต้องใช้ วงจรต่างสัญญาณ หรือ เอกซ์แพนเดอร์ (expander) ที่มีคุณสมบัติกลับกันกับคุณสมบัติของวงจรบีบสัญญาณ เพื่อที่จะทำให้สัญญาณที่ถูกบีบมานั้นถูกต่างกลับคืนสู่สภาพเหมือนเดิม ระบบที่ใช้วงจรบีบและต่างสัญญาณนี้มีชื่อเรียกว่าระบบที่ใช้ วงจรบีบ-ต่างสัญญาณ หรือ คอมแพนเดอร์ (compandor) ซึ่งส่วนประกอบของระบบนี้จะมีดังแสดงในรูปที่ 2.9 รายละเอียดเพิ่มเติมเกี่ยวกับระบบพีซีเอ็มที่ใช้วงจรบีบ-ต่าง



รูปที่ 2.9 แสดงส่วนประกอบของวงจรคอมแพนเดอร์

2.1.4 การเข้ารหัสสัญญาณ (ENCODING)

ขั้นตอนสุดท้ายในกระบวนการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลก็คือ การเข้ารหัสสัญญาณ ในการเข้ารหัสนี้จะเลือกรหัสแบบ ไบนารีหรือรหัสเลขฐานสอง (Binary code) สัญญาณอินพุตจะเป็นสัญญาณที่ผ่านการหักค่าตัวอย่างและการควอนไทซ์มาแล้ว ให้เป็น  $F_q(nT)$  หลังจากการผ่านกระบวนการนี้แล้วเราสามารถที่จะนำสัญญาณไปให้ตัวประมวลผลทำการประมวลผลสัญญาณและสามารถเก็บไว้ในหน่วยความจำได้ โดยทั่วไปรหัสของสัญญาณสามารถแสดงได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$N = \sum_{i=-m}^n c_i * r^i \tag{2.10}$$

$c_i$  คือสัมประสิทธิ์ลำดับที่สอง

$r$  คือ เรดิก(radix)

$$N = \{c_n c_{n-1} \dots c_0, c-1, c-2 \dots c-n\}_r$$

ซึ่งจุดระหว่างส่วนสองส่วนเป็นจุดที่เรียกว่าเรดิกตัวอย่างเช่น  $r=10$  เราจะมี  $N$  ที่เป็นเลขทศนิยมตามจำนวน  $r$  จุด ดังนั้น  $N$  จะมีเลขจุดทศนิยม ถ้าค่า  $r=2$  แสดงว่า  $N$  เป็นเลขฐานสอง  $r$  และเราจะเรียกรหัสแบบนี้ว่า ไบนารีพอยต์ (binary point) ดังนั้นสำหรับเลขฐานสองจะมี  $c_i$  เป็น ศูนย์กับหนึ่ง

$$0 \leq c_i \leq 1$$

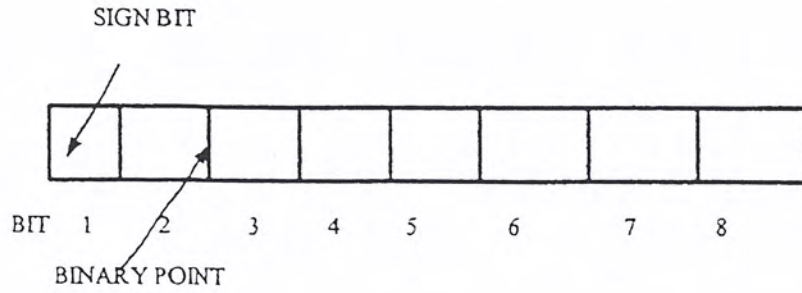
สำหรับเลขฐานสิบ( $N=10$ )จะประกอบด้วยส่วนที่เป็นจำนวนเต็มกับส่วนที่เป็นเศษส่วนสามารถเปลี่ยนไปเป็นเลขฐานสองได้โดย

1).หารเลขที่เป็นส่วนของจำนวนเต็มด้วย 2 ผลลัพธ์ที่ได้ ไม่คิดเศษส่วนแล้วเอา 2 หารไปเรื่อยๆจนเป็นศูนย์ ส่วนที่เหลือจากการหาร(เศษส่วน)ถ้ามีจะ ให้มีค่าเป็นลอจิก "1"

2).เอาส่วนของเศษส่วนคูณด้วย 2 ถ้าคูณแล้วมีค่าจำนวนเต็มด้วยให้เป็น 1 ถ้ามีค่าน้อยกว่า 1 ให้เป็น 0 เช่น

$$\begin{aligned} & (15.375)_{10} \\ \text{ส่วนจำนวนเต็ม } (15)_{10} & \\ 15/2 = 7 & \text{-----} \text{"1"} \\ 7/2 = 3 & \text{-----} \text{"1"} \\ 3/2 = 1 & \text{-----} \text{"1"} \\ 1/2 = 0 & \text{-----} \text{"1"} \\ \text{ส่วนที่เป็นเศษส่วน } (0.375)_{10} & \\ 2*0.375 = 0.75 & \text{----} \text{"0"} \\ 2*0.75 = 1.5 & \text{-----} \text{"1"} \\ 2*0.5 = 1 & \text{-----} \text{"1"} \\ 2*0 = 0 & \text{-----} \text{"0"} \\ \therefore (15.375)_{10} & = (1111.011)_2 \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.10 แสดงส่วนประกอบของรหัสเลขฐานสอง จำนวน 8 บิต

ตำแหน่งแรกเป็นบิตที่บอกเครื่องหมายของเลขนั้น (signed magnitude) ซึ่งจะแสดงเครื่องหมายที่บิตนี้ที่สำคัญมากที่สุด (most significant bit) หรือมักเรียกสั้นๆว่า เอ็มเอสบี (MSB) ถ้าเอ็มเอสบีเป็น “0” แสดงว่ารหัสนั้นเป็นค่าบวก ถ้า เอ็มเอสบีมีค่าเป็น “1” แสดงว่ารหัสนั้นมีค่าเป็นลบ เช่น

$$(+5.75)_{10} = (0101.110)_2$$

$$(-5.75)_{10} = (1101.110)_2$$

เป็นต้น

## 2.2 ทฤษฎีฟาสต์ฟูเรียร์ทรานส์ฟอร์ม (Fast Fourier Transform : FFT)

ดิครีตฟูเรียร์ทรานส์ฟอร์ม (Discrete Fourier Transform : DFT) นับเป็นวิธีการที่สำคัญในการวิเคราะห์ การออกแบบ และการสร้างแบบในการประมวลสัญญาณดิครีต มีการวิเคราะห์ และการประมวลสัญญาณจำนวนมากที่กระทำภายใต้แวกซ์ลอมทางความถี่หรือโดเมนฟูเรียร์ (Frequency Domain or Fourier Domain) การแปลงฟูเรียร์สามารถที่จะคำนวณโดยทางตรงหรือใช้ขั้นตอนวิธีการคำนวณแบบฟาสต์ฟูเรียร์ ก็ได้

### 2.2.1 การคำนวณดิครีตฟูเรียร์ทรานส์ฟอร์มโดยตรง (Direct Computation DFT)

พิจารณา  $x(n)$  ซึ่งเป็นชุดแถวของสัญญาณเต็มหน่วยอินพุตที่ประกอบด้วย  $N$  จุดตัวอย่าง  $X(k)$  ก็คือชุดของสัญญาณที่ได้จากการแปลงฟูเรียร์ และจะมีจำนวน  $N$  จุดตัวอย่าง เช่นเดียวกัน

$$X(k) = \sum_{n=0}^{N-1} x(n) e^{-j 2\pi nk / N} ; 0 \leq k \leq N-1 \quad \text{DFT} \quad (2.11)$$

และ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$x(n) = \sum_{k=0}^{N-1} X(k) e^{j2\pi nk/N}; 0 \leq n \leq N-1 \quad \text{IDFT} \quad (2.12)$$

จะสังเกตว่า การคำนวณ  $x(n)$  จาก  $X(k)$  หรือ อินเวอร์สดีคิสครีตฟูเรียร์ทรานส์ฟอร์ม (Inverse DFT : IDFT) นั้น เป็นวิธีเดียวกันกับการคำนวณ  $X(k)$  จาก  $x(n)$  สำหรับการคำนวณแต่ละองค์ประกอบความถี่  $X(k)$  จะต้องใช้การคูณเชิงซ้อน  $N$  ครั้ง และใช้การบวกจำนวนเชิงซ้อน  $(N-1)$  ครั้ง แต่ละชุดข้อมูลก็จะมี  $N$  ตัวอย่าง ดังนั้นออเดอร์(order)ของการคูณและการบวกจึงเขียนได้เป็น

$$\text{(Multiplication)} = N^2$$

$$\text{(Addition)} = N(N-1) \approx N^2$$

เนื่องจากการกำหนดมาก่อนแล้วถึงความเป็นวัฏจักร (Cyclic หรือ Periodic) การคำนวณดีคิสครีตฟูเรียร์ทรานส์ฟอร์ม จึงต้องอาศัยรากเอกภพอันดับ  $N$  ( $N^{\text{th}}$  root of Unity) ในที่นี้เพื่อสะดวกจึงให้

$$W_N = e^{-j2\pi/N}$$

โดยอาศัยคุณสมบัติสังยุคสมมาตร (Complex Conjugate Symmetry) และคาบสมคาบ (Periodicity) ของ  $e^{-j2\pi nk/N} = W_N^{nk}$  สำหรับ  $n$  และ  $k$

$$W_N^{k(N-n)} = W_N^{-nk} = (W_N^{nk})^*$$

และ

$$W_N^{nk} = W_N^{k(p+N)} = W_N^{n(k+N)}$$

คุณสมบัติดังกล่าวเป็นคุณสมบัติที่มีประโยชน์ในการพัฒนาฟาสต์ฟูเรียร์ทรานส์ฟอร์ม อันจะได้กล่าวต่อไป การประมวลผลจำนวนมากๆโดยวิธีการคำนวณโดยตรงนั้นมักไม่นิยมเพราะสิ้นเปลืองเวลาในการคำนวณมากเกินไป อย่างไรก็ตามการคำนวณโดยตรงมีโครงสร้างการคำนวณไม่ซับซ้อน ทำให้สามารถที่จะสร้างวงจรคำนวณในแบบหน่วยแถว (Systolic Array) ได้ง่ายหรือสามารถที่จะใช้การประมวลแบบขนาน (Parallel Processing) ได้สะดวก

## 2.2.2 การคำนวณฟาสต์ฟูเรียร์ทรานส์ฟอร์ม (Fast Fourier Transform : FFT)

ในการคำนวณ ดีคิสครีตฟูเรียร์ทรานส์ฟอร์มโดยตรง นั้นมีการเปลืองเวลาในการคำนวณมากมักไม่ได้รับความนิยม โดยเฉพาะเมื่อ  $N$  มีค่ามาก ดังนั้นจึงมีขั้นตอนวิธีอื่นอีกมากที่ได้รับการพัฒนาจนใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

งานได้อย่างมีประสิทธิภาพเมื่อเปรียบเทียบกับวิธีการคำนวณ โดยตรงขั้นตอนวิธีส่วนใหญ่จะขึ้นอยู่กับจำนวนข้อมูลในชุดแถวหรือขนาดของบล็อก (Block Size : N) เป็นสำคัญ เช่น ขั้นตอนวิธีตัวประกอบปฐม (Prime factor Algorithm : PFA) เหมาะสมกับ N ที่มีจำนวนปฐม (เช่น 2,3,5,7,11,13,17,19 เป็นต้น) ขั้นตอนวิธีแยกตัวประกอบมักจะเหมาะสมกับ N ที่แยกตัวประกอบได้ (Composite Block Length) (เช่น  $4=2 \times 2$ ,  $6=3 \times 2$ ,  $12=3 \times 2 \times 2$ ,  $15=5 \times 3$ ,  $255=3 \times 5 \times 17$  เป็นต้น) ขั้นตอนการแยกตัวประกอบที่ลดการคำนวณได้สูงสุดเห็นจะได้แก่วิธีของ Cooley-Tukey ซึ่งเหมาะสมกับ  $N=2^m$  (เช่น  $N = 2, 4, 8, 16, 32, 64, 128, 256, 512, 1024 \dots$  เป็นต้น)

วิธีของ Cooley-Tukey ได้ย่อการคำนวณเป็นชุดเล็กๆ จำนวนมากที่แทบจะไม่ต้องอาศัยการคูณ ความซับซ้อนของการคำนวณจาก  $N^2$  จึงกลายมาเป็น  $N \log_2 N$  วิธีดังกล่าวนี้อาศัยการลดทอนเวลา (เริ่มการแบ่งจากกลุ่มข้อมูล,  $x(n)$  ก่อน) หรือการลดทอนทางความถี่ (เริ่มการแบ่งจากกลุ่มของผลลัพธ์ :  $X(k)$  ก่อน) ก็ได้

การคำนวณฟาสต์ฟูเรียร์ทรานส์ฟอร์มโดยการลดทอนทางเวลา (Decimation in Time Fast Fourier Transform : DIT FFT)

สำหรับชุดข้อมูล  $N = 2^m$  เมื่อ  $m$  คือเลขจำนวนเต็มบวกใดๆ  $x(n)$  เป็นอินพุตที่คี่ชนี่ต่างๆ ดิสคริตฟูเรียร์ทรานส์ฟอร์ม สามารถเขียนได้โดย

$$X(k) = \sum_{n=0}^{N-1} x(n) W_N^{nk}; \quad 0 \leq k \leq N-1 \quad (2.13)$$

$$X(k) = \sum_{n=0}^{N/2-1} x(n) W_N^{nk} + \sum_{n=N/2}^{N-1} x(n) W_N^{nk} \quad (2.14)$$

ให้  $n = 2r$  สำหรับผลบวกชุดแรกและให้  $n = 2r+1$  สำหรับผลบวกชุดหลัง จะได้

$$X(k) = \sum_{r=0}^{N/2-1} x(2r) W_N^{2rk} + \sum_{r=0}^{N/2-1} x(2r+1) W_N^{(2r+1)k}$$

จาก  $W_N^{(2r+1)k} = W_N^{2rk} \cdot W_N^k$  และ  $W_N^{2rk} = (W_N^2)^{rk} = e^{-j2\pi \frac{2rk}{N}} = e^{-j2\pi \frac{rk}{N/2}} = W_{N/2}^{rk}$  จะได้

$$X(k) = \sum_{r=0}^{N/2-1} x(2r) W_{N/2}^{rk} + W_N^k \sum_{r=0}^{N/2-1} x(2r+1) W_{N/2}^{rk}$$

เมื่อให้  $g(r) = x(2r)$  และ  $h(r) = x(2r+1)$  จะได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$X(k) = \sum_{n=0}^{N/2-1} g(n)W_{N/2}^{2nk} + W_{N/2}^k \sum_{n=0}^{N/2-1} h(n)W_{N/2}^{(2n+1)k}; \quad 0 \leq k \leq N-1 \quad (2.15)$$

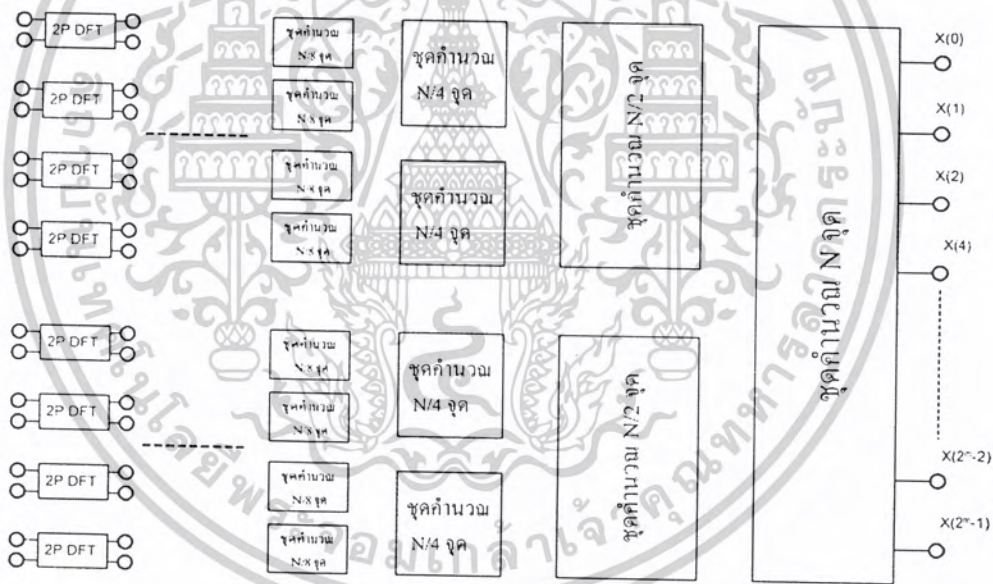
แม้ว่าดัชนี  $k$  ในสมการ (2.15) จะมีค่าจาก 0 ถึง  $N-1$  แต่ละส่วนผลบวกก็จะใช้เพียงครั้งเดียวเท่านั้น และเมื่อให้  $G(k)$  และ  $H(k)$  เป็นผล คิสคริตฟูเรียร์ทรานส์ฟอร์มของ  $g(n)$  และ  $h(n)$  ตามลำดับ จะได้

$$X(k) = G(k) + W_{N/2}^k H(k) \quad ; \quad 0 \leq k \leq \frac{N}{2} \quad (2.16)$$

เนื่องจากคาบของ  $G(k)$  และ  $H(k)$  มีค่าเป็น  $N/2$  ค่าของ  $X(k)$  ที่เหลือจึงหาได้จาก

$$X(k) = G\left(k - \frac{N}{2}\right) + W_{N/2}^k H\left(k - \frac{N}{2}\right); \quad \frac{N}{2} \leq k \leq N-1 \quad (2.17)$$

การคำนวณตามสมการที่ (2.17) สามารถที่จะแสดงได้ดังรูปที่ 2.11



รูปที่ 2.11 การคำนวณเฟสดีฟูเรียร์ทรานส์ฟอร์มโดยการลดทอนทางเวลา

ในการทำงานเดียวกันการคำนวณการแปลง  $G(k)$  และ  $H(k)$  ก็สามารถที่จะแยกย่อยไปได้อีกเรื่อยๆจนมีขนาดน้อยสุด คือ 2 จุด แสดงได้โดย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$X(k) = \sum_{n=0}^{N-1} x(n)W_N^{nk} = \sum_{n=0}^1 x(n)W_2^{nk}$$

ซึ่งจะเขียนอยู่ในรูปของเมทริกซ์ ดังนี้

$$\begin{bmatrix} X(0) \\ X(1) \end{bmatrix} = \begin{bmatrix} W_2^0 & W_2^0 \\ W_2^0 & W_2^1 \end{bmatrix} \begin{bmatrix} x(0) \\ x(1) \end{bmatrix}$$

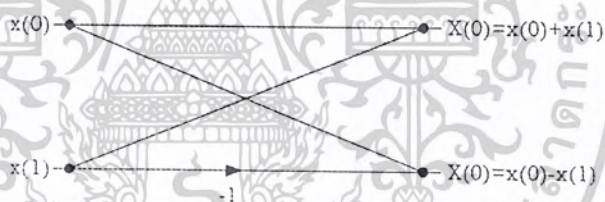
เมื่อ  $W_2^0 = e^0 = 1$  และ  $W_2^1 = e^{-j2\pi^2} = \cos(\pi) - j \sin(\pi) = -1$   
หรือจะได้อีก

$$X(0) = x(0)W_2^0 + x(1)W_2^0 = x(0) + x(1)$$

และ

$$X(1) = x(0)W_2^0 + x(1)W_2^1 = x(0) - x(1)$$

สามารถที่จะเขียนกราฟไหลสัญญาณ (Signal Flow Graph) ได้ดังรูป



รูปที่ 2.12 กราฟไหลสัญญาณของการแปลง 2 จุด

สังเกตว่าในการลดทอนแต่ละครั้งผ่าน (Pass) ขนาดของบล็อกที่จะทำการแปลงจะลดลงครึ่งหนึ่งเสมอ ดังนั้นจำนวนครั้งผ่านทั้งหมดจึงเป็น  $\log_2 N$  ในแต่ละครั้งผ่าน จะมีการคูณ  $N$  ครั้ง (คือ คูณด้วย  $W_N^k$ ) จำนวนการคูณทั้งหมดจึงเป็น  $N \log_2 N$  ซึ่งเมื่อเทียบกับ  $N^2$  แล้วจะน้อยกว่ามาก

ตัวอย่าง แสดงกราฟไหลของสัญญาณเฟสดีฟูเรียวร์ทรานส์ฟอร์ม 8 จุด โดยอาศัยการลดทอนทางเวลา

อาศัยการลดทอนทางเวลาของดิสครีตฟูเรียวร์ทรานส์ฟอร์ม 8 จุด แสดงได้โดย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$X(k) = \sum_{\substack{n=0 \\ n=even}}^6 x(n)W_8^{nk} + \sum_{\substack{n=1 \\ n=odd}}^7 x(n)W_8^{nk}$$

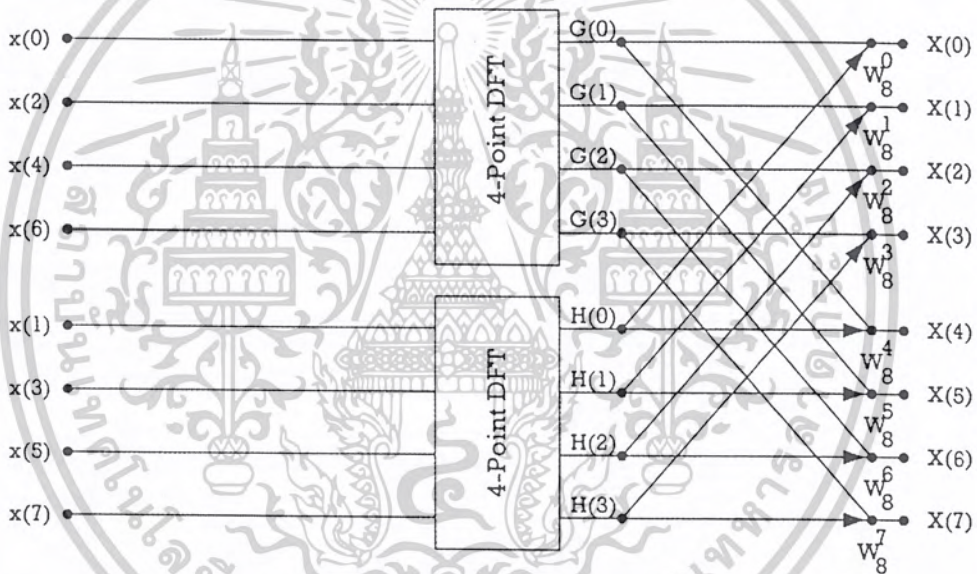
เมื่อ  $G(k)$  และ  $H(k)$  เป็นผลของดิสครีตฟูเรียร์ทรานส์ฟอร์ม 4 จุด จะได้

$$X(k) = G(k) + W_8^k H(k) \quad ; 0 \leq k \leq 3$$

และ

$$X(k) = G(k - 4) + W_8^k H(k - 4) \quad ; 4 \leq k \leq 7$$

ซึ่งสามารถเขียนกราฟไหลสัญญาณได้ดังรูปที่ 2.3

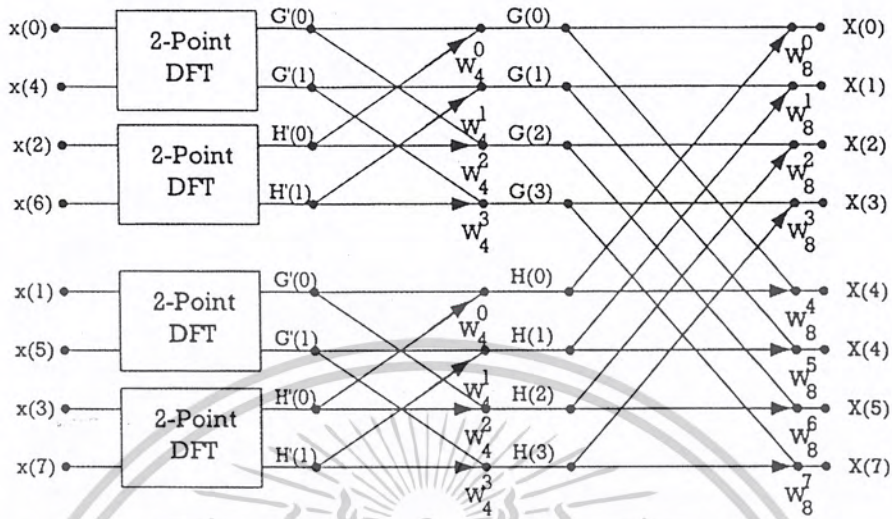


รูปที่ 2.13 การคำนวณในครั้งผ่านแรก

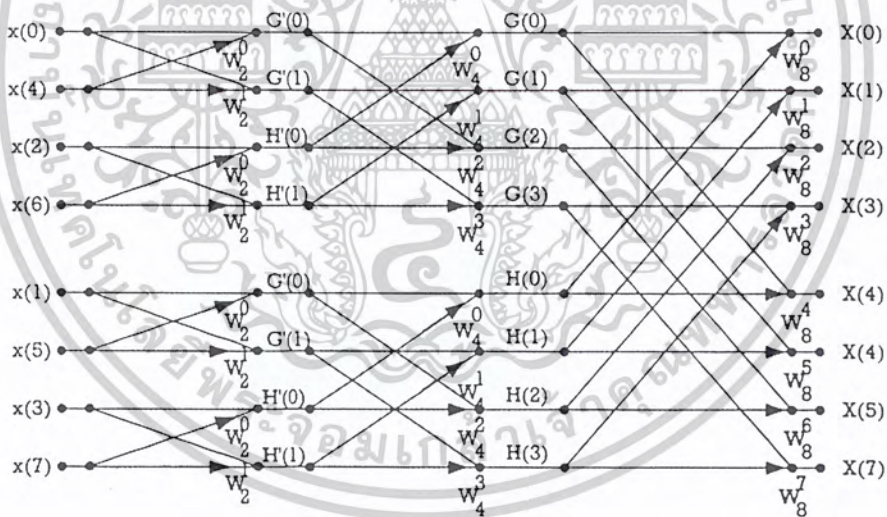
$G(k)$  และ  $H(k)$ ;  $0 \leq k \leq 3$  ได้จากดิสครีตฟูเรียร์ทรานส์ฟอร์ม 4 จุด ซึ่งจะต้องใช้วิธีการทำนองเดียวกัน คือในแต่ละส่วนก็จะมีการเรียงดัชนีใหม่ และมีการคูณด้วย  $W_8^k$ ;  $0 \leq k \leq 3$  และเมื่อจบครั้งที่ 2 กราฟไหลของสัญญาณสามารถแสดงได้ดังรูปที่ 2.14

ในครั้งที่ 3 ซึ่งเป็นครั้งสุดท้ายจะเป็นทำดิสครีตฟูเรียร์ทรานส์ฟอร์ม 2 จุด จำนวน 4 ชุด ซึ่งมีการคูณด้วย  $W_2^k$ ;  $0 \leq k \leq 1$  เป็นทำนองเดียวกัน

พืงตั้งเกดวาคิซนใหมในแตครั้งผ่าน จะสงผลใหคําหนงของขอมูลถูกสลับที่ไป เมื่อบการคํานวณแลว แม้ทางคํานเอาต์พุตขอมูลจะยังเรียงในลักษณะปกติ(Natural Order)แต้คํานอินพุตจะบิดเบือน(Scrambled)ไป



รูปที่ 2.14 การคํานวณในครั้งผ่านที่ 2

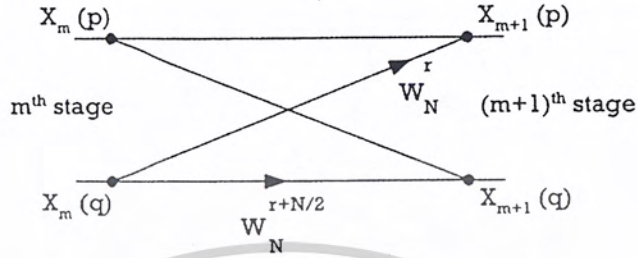


รูปที่ 2.15 ฟาสต์ฟูเรียร์ทรานส์ฟอร์ม (8 จุด) โดยการลดทอนทางเวลาในครั้งผ่านสุดท้าย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทวิคูณแฟกเตอร์และบัตเตอร์ฟลาย (Twiddle Factor & Butterfly)

การทำงานขั้นพื้นฐานของการแปลงก็คือการเรียงดัชนีใหม่การคูณด้วย  $W_N^k$  และการบวกกันของข้อมูล การคูณเสมือนทำให้ตำแหน่งข้อมูลย้ายไป จึงเรียก  $W_N^r$  ว่าเป็นทวิคูณแฟกเตอร์ การบวกกันเป็นคู่ๆ มีลักษณะเป็นแบบเดิมเสมอและไขว้ทางเหมือนตัวผีเสื้อ ดังจะแสดงให้ชัดเจน



รูปที่ 2.16 กราฟไหลของสัญญาณในบัตเตอร์ฟลาย

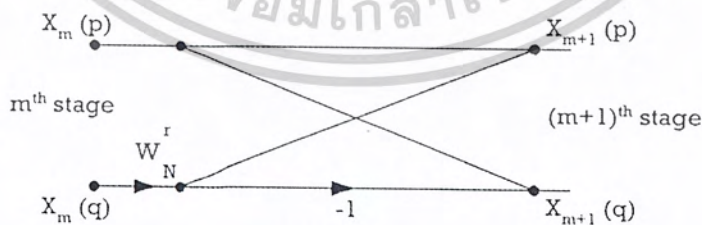
$$X_{m+1}(p) = X_m(p) + W_N^r X_m(q) \tag{2.18}$$

$$X_{m+1}(q) = X_m(p) + W_N^{r+N/2} X_m(q) \tag{2.19}$$

จากสมการ (2.19)

$$\begin{aligned} X_{m+1}(q) &= X_m(p) + W_N^{r+N/2} X_m(q) \\ &= X_m(p) - W_N^r X_m(q) \end{aligned} \tag{2.20}$$

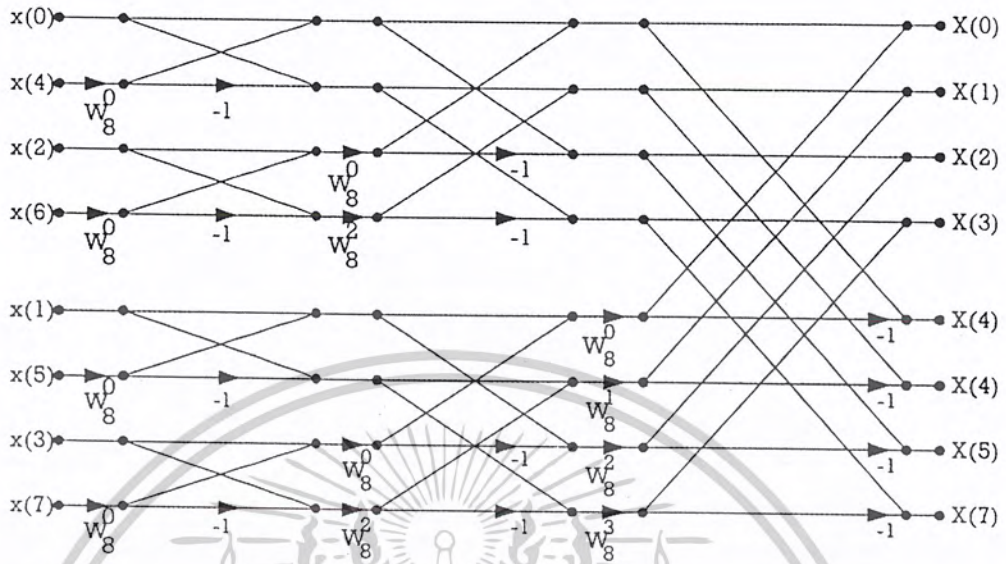
จากสมการ (2.18) และสมการ (2.20) จะเขียนรูปบัตเตอร์ฟลายได้ใหม่เป็น



รูปที่ 2.17 บัตเตอร์ฟลายที่ลดรูปแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะสังเกตเห็นว่าหน่วยความจำนี้ใช้การคูณ (จำนวนเชิงซ้อน) เพียงหนึ่งครั้ง จากตัวอย่างการแปลง 8 จุด จะเขียนกราฟการไหลของสัญญาณได้เป็น



รูปที่ 2.18 การแปลง 8 จุดโดยใช้บัตเตอร์ฟลายที่สกรูปแล้ว (DIT)

การคูณด้วย  $-1$  เป็นการทำงานที่ง่ายเพราะแค่กลับเครื่องหมายเท่านั้น และยังมีการคูณอีกมาก ( $= 2^m - 1$  ครั้ง) ที่คูณด้วย 1 (เพราะว่า  $W_N^0 = 1$ )

ตัวอย่าง โดยอาศัยกราฟไหลสัญญาณในรูปที่ 2.18 ทำการหาค่า  $X(k)$  โดยที่  $x(n) = \{1, 1, 1, 1, 0, 0, 0, 0\}$  เนื่องจากการคำนวณเป็นการแทนที่ตำแหน่ง (In-Place Computation) เพื่อความสะดวกเราจะแทนข้อมูลด้วย  $x_{ij}$  โดย  $x$  = ค่าของข้อมูล (เป็นจำนวนเชิงซ้อน)  $i$  = ค่าช่วงผ่านในการคำนวณ และ  $j$  = ค่าแถวของข้อมูล

ทวิตเดิลแฟกเตอร์:  $e^{-j2\pi k N} = W_N^{nk}$

$$W_8^0 = e^{-j2\pi \cdot 0 \cdot 8} = 1$$

$$W_8^1 = e^{-j2\pi \cdot 1 \cdot 8} = e^{-j\pi \cdot 4} = \cos(\pi/4) - j \sin(\pi/4) = \frac{1}{\sqrt{2}} - \frac{j}{\sqrt{2}}$$

$$W_8^2 = e^{-j2\pi \cdot 2 \cdot 8} = e^{-j\pi \cdot 2} = \cos(\pi/2) - j \sin(\pi/2) = -j$$

$$W_8^3 = e^{-j2\pi \cdot 3 \cdot 8} = e^{-j3\pi \cdot 4} = \cos(3\pi/4) - j \sin(3\pi/4) = \frac{1}{\sqrt{2}} - \frac{j}{\sqrt{2}}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ช่วงผ่านที่ 0

$$x_{00} = x(0) = 1; \quad x_{01} = x(4) = 0; \quad x_{02} = x(2) = 1; \quad x_{03} = x(6) = 0;$$

$$x_{04} = x(1) = 1; \quad x_{05} = x(5) = 0; \quad x_{06} = x(3) = 1; \quad x_{07} = x(7) = 0;$$

ช่วงผ่านที่  $\frac{1}{2}$ 

$$x_{00} = x_{00} = 1;$$

$$x_{01} = x_{01} \times w_8^0 = 0;$$

$$x_{02} = x_{02} = 1;$$

$$x_{03} = x_{03} \times w_8^0 = 0;$$

$$x_{04} = x_{04} = 1;$$

$$x_{05} = x_{05} \times w_8^0 = 0;$$

$$x_{06} = x_{06} = 1;$$

$$x_{07} = x_{07} \times w_8^0 = 0;$$

ช่วงผ่านที่ 1

$$x_{10} = x_{00} + x_{01} = 1 + 0 = 1;$$

$$x_{11} = x_{00} - x_{01} = 1 - 0 = 1;$$

$$x_{12} = x_{02} + x_{03} = 1 + 0 = 1;$$

$$x_{13} = x_{02} - x_{03} = 1 - 0 = 1;$$

$$x_{14} = x_{04} + x_{05} = 1 + 0 = 1;$$

$$x_{15} = x_{04} - x_{05} = 1 - 0 = 1;$$

$$x_{16} = x_{06} + x_{07} = 1 + 0 = 1;$$

$$x_{17} = x_{06} - x_{07} = 1 - 0 = 1;$$

ช่วงผ่านที่  $1\frac{1}{2}$ 

$$x_{10} = x_{10} = 1;$$

$$x_{11} = x_{11} = 1;$$

$$x_{12} = x_{12} \times w_8^0 = 1;$$

$$x_{13} = x_{13} \times w_8^2 = -j;$$

$$x_{14} = x_{14} = 1;$$

$$x_{15} = x_{15} = 1;$$

$$x_{16} = x_{16} \times w_8^0 = 1;$$

$$x_{17} = x_{17} \times w_8^2 = -j;$$

ช่วงผ่านที่ 2

$$x_{20} = x_{10} + x_{12} = 2;$$

$$x_{21} = x_{11} + x_{13} = 1 - j;$$

$$x_{22} = x_{10} - x_{12} = 0;$$

$$x_{23} = x_{11} - x_{13} = 1 + j;$$

$$x_{24} = x_{14} + x_{16} = 2;$$

$$x_{25} = x_{15} + x_{17} = 1 - j;$$

$$x_{26} = x_{14} - x_{16} = 0;$$

$$x_{27} = x_{15} - x_{17} = 1 + j;$$

ช่วงผ่านที่  $2\frac{1}{2}$ 

$$x_{20} = x_{20} = 2;$$

$$x_{21} = x_{21} = 1 - j;$$

$$x_{22} = x_{22} = 0;$$

$$x_{23} = x_{23} = 1 + j2;$$

$$x_{24} = x_{24} \times w_8^0 = 2;$$

$$x_{25} = x_{25} \times w_8^1 = -j\sqrt{2};$$

$$x_{26} = x_{26} \times w_8^2 = 0;$$

$$x_{27} = x_{27} \times w_8^3 = -j\sqrt{2};$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ช่วงผ่านที่ 3

$$x_{30} = x_{20} + x_{24} = 4;$$

$$x_{31} = x_{21} + x_{25} = 1 - j(1 + \sqrt{2});$$

$$x_{32} = x_{22} + x_{26} = 0;$$

$$x_{33} = x_{23} + x_{27} = 1 + j(1 - \sqrt{2});$$

$$x_{34} = x_{20} - x_{24} = 0;$$

$$x_{35} = x_{21} - x_{25} = 1 - j(1 - \sqrt{2});$$

$$x_{36} = x_{22} - x_{26} = 0;$$

$$x_{37} = x_{23} - x_{27} = 1 + j(1 + \sqrt{2});$$

## ซึ่งผลลัพธ์ที่ได้

$$X(0) = x_{30} = 4;$$

$$X(1) = x_{31} = 1 - j(1 + \sqrt{2});$$

$$X(2) = x_{32} = 0;$$

$$X(3) = x_{33} = 1 + j(1 - \sqrt{2});$$

$$X(4) = x_{34} = 0;$$

$$X(5) = x_{35} = 1 - j(1 - \sqrt{2});$$

$$X(6) = x_{36} = 0;$$

$$X(7) = x_{37} = 1 + j(1 + \sqrt{2});$$

$$|X(0)| = 4.000, \phi = 0;$$

$$|X(1)| = 2.614, \phi = -1.178;$$

$$|X(2)| = 0.000, \phi = \infty;$$

$$|X(3)| = 1.082, \phi = -0.393;$$

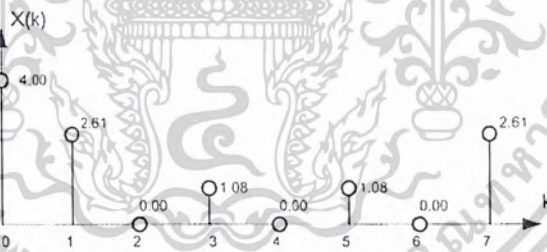
$$|X(4)| = 0.000, \phi = 0;$$

$$|X(5)| = 1.082, \phi = -0.393;$$

$$|X(6)| = 0.000, \phi = \infty;$$

$$|X(7)| = 2.614, \phi = -1.178;$$

ดังนั้น  $X(k) = \{4.00, 2.614, 0.00, 1.082, 0.00, 1.082, 0.00, 2.614\}$  ซึ่งเฉพาะขนาดสามารถเขียนกราฟได้  
ดังรูป



รูปที่ 2.19 ค่าของ  $X(k)$  เมื่อ  $x(n) = \{1, 1, 1, 1, 0, 0, 0, 0\}$

## การกลับบิตและการกระจายการคำนวณ (Bit Reversing &amp; Computation Load)

ฟาสต์ฟูเรียร์ทรานส์ฟอร์มโดยอาศัยการลดทอนทางเวลา ตำแหน่งข้อมูลทางด้านเอาต์พุตจะเรียงกันตามลักษณะปกติ แต่ตำแหน่งทางด้านอินพุตจะบิดเบือนไป (เช่น 0,4,2,6,1,5,3,7 ในกรณีการแปลง 8 จุด) ก่อนที่จะเริ่มการคำนวณ จะต้องจัดวางข้อมูลในตำแหน่งที่เหมาะสมก่อน การจัดตำแหน่งนี้มีกฎเกณฑ์ที่เรียกว่าการกลับบิต ดังจะยกตัวอย่างตามตารางข้างล่างนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.1 การกลับบิตดัชนีข้อมูล

ตำแหน่ง	รหัสฐานสอง	รหัสที่กลับบิต	ดัชนีข้อมูล
0	000	000	0
1	001	100	4
2	010	010	2
3	011	110	6
4	100	001	1
5	101	101	5
6	110	011	3
7	111	111	7

ฟาสต์ฟูเรียร์ทรานส์ฟอร์ม  $N$  จุด หากใช้ไมโครโพรเซสเซอร์ (Microprocessor) จะต้องเสียส่วนเก็บข้อมูล  $5N$  ตำแหน่ง ( $2N$  ตำแหน่งสำหรับข้อมูลอินพุต  $2N$  ตำแหน่งสำหรับข้อมูลเอาต์พุต และ  $N$  ตำแหน่งสำหรับทวิคูณเฟลคเตอร์) และสามารถลดเหลือ  $3N$  ตำแหน่ง หากเป็นการคำนวณแบบแทนที่ (In place Computation) เพราะบางครั้งหากไม่ได้นำข้อมูลอินพุตไปใช้ต่อ ตำแหน่งนี้ก็จะเก็บผลการคำนวณในแต่ละรอบจนได้เอาต์พุตให้สังเกตว่าแม้อินพุตจะเป็นจำนวนจริงแต่ในระหว่างการคำนวณจะทำให้ได้ผลลัพธ์เป็นจำนวนเชิงซ้อนเสมอสำหรับ  $N$  ตำแหน่ง ส่วนของส่วนเก็บข้อมูลทวิคูณเฟลคเตอร์  $N/2$  ใช้สำหรับเก็บ  $\cos n\theta$  และ  $N/2$  ใช้สำหรับเก็บ  $\sin n\theta$  เมื่อ  $\theta = 2\pi/N$  และ  $n = 0 \dots N/2 - 1$

ฟาสต์ฟูเรียร์ทรานส์ฟอร์ม  $N$  จุด จะมีครั้งผ่านทั้งหมด  $\log_2 N$  มีบิตเตอร์ฟลายทั้งหมด  $N/2 \log_2 N$  หน่วย อาศัยการคูณเชิงซ้อนทั้งหมด  $N \log_2 N$  ครั้งตารางข้างล่างนี้แสดงให้เห็นการคูณเมื่อเทียบกับการคำนวณโดยตรงซึ่งใช้การคูณ  $N^2$  ครั้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.2 จำนวนการคูณจำนวนเชิงซ้อนในดิสครีตฟูเรียร์ทรานส์ฟอร์ม

จำนวนจุด (N)	$N^2$	$N \log_2 N$
8	64	24
16	256	64
64	4,096	384
256	65,536	2,048
512	262,144	4,608

ฟาสต์ฟูเรียร์ทรานส์ฟอร์มโดยการลดทอนทางความถี่ (Decimation in Frequency Fast Fourier Transform : DIF FFT)

ชุดข้อมูล  $N = 2^m$  เมื่อ  $m$  คือเลขจำนวนเต็มบวกใดๆ  $x(n)$  เป็นอินพุตที่ดัชนีต่างๆ ดิสครีตฟูเรียร์ทรานส์ฟอร์ม สามารถเขียนได้โดย

$$X(k) = \sum_{n=0}^{N-1} x(n) W_N^{nk}, \quad 0 \leq k \leq N-1 \quad (2.21)$$

$$= \sum_{n=0}^{N/2-1} x(n) W_N^{nk} + \sum_{n=N/2}^{N-1} x(n) W_N^{nk}$$

เมื่อให้  $r = n - \frac{N}{2}$  จะได้  $n = r + \frac{N}{2}$   
ดังนั้น

$$X(k) = \sum_{n=0}^{N/2-1} x(n) W_N^{nk} + \sum_{r=0}^{N/2-1} x(r + \frac{N}{2}) W_N^{(r+\frac{N}{2})k}$$

เพราะว่า  $W_N^{N/2 k} = e^{-j\pi k} = (-1)^k$  โดยที่ทั้ง  $r$  และ  $n$  เป็นดัชนีอันดับเดียวกัน จึงได้

$$X(k) = \sum_{n=0}^{N/2-1} \{x(n) + (-1)^k x(n + \frac{N}{2})\} W_N^{nk}$$

จัดเป็นกลุ่มเทอมคู่และเทอมคี่ ในช่วง:  $0 \leq r \leq \frac{N}{2} - 1$

สำหรับเทอมคู่  $k = 2r$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\begin{aligned}
 X(2r) &= \sum_{n=0}^{\frac{N}{2}-1} \{x(n) + (-1)^{2r} x(n + \frac{N}{2})\} W_N^{2nr} \\
 &= \sum_{n=0}^{\frac{N}{2}-1} \{x(n) + x(n + \frac{N}{2})\} W_{N/2}^{nr}
 \end{aligned}$$

สำหรับเทอมที่  $k = 2r + 1$

$$\begin{aligned}
 X(2r + 1) &= \sum_{n=0}^{\frac{N}{2}-1} \{x(n) + (-1)^{2r+1} x(n + \frac{N}{2})\} W_N^{n(2r+1)} \\
 &= \sum_{n=0}^{\frac{N}{2}-1} \{x(n) - x(n + \frac{N}{2})\} W_N^n W_{N/2}^{nr}
 \end{aligned}$$

โดยกำหนดให้

$$\begin{aligned}
 g(n) &= x(n) + x(n + \frac{N}{2}) \\
 h(n) &= x(n) - x(n + \frac{N}{2})
 \end{aligned}$$

ดังนั้น

$$X(2r) = \sum_{n=0}^{\frac{N}{2}-1} g(n) W_{N/2}^{nr}, \quad 0 \leq r \leq \frac{N}{2}$$

$$X(2r + 1) = \sum_{n=0}^{\frac{N}{2}-1} h(n) W_N^n W_{N/2}^{nr}, \quad 0 \leq r \leq \frac{N}{2}$$

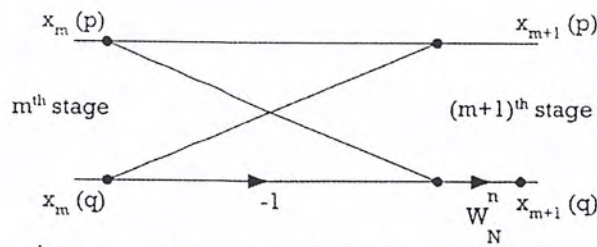
จะเห็นว่า  $X(k)$  ซึ่งเป็นการแปลง  $N/2$  จุดจากตัวอย่าง  $g(n)$  และ  $h(n)W_N^n$  การกระทำสามารถแบ่งได้ออกไปได้อีกเรื่อย ๆ จนเหลือ 1 คู่ ในขั้นตอนสุดท้ายแต่ละคู่เปลี่ยนแปลง สามารถที่จะเขียนได้เป็นบัคเตอร์หลายได้เช่นเดียวกัน

$$x_{m+1}(p) = x_m(p) + x_m(q) \tag{2.22}$$

$$x_{m+1}(p) = \{x_m(p) - x_m(q)\} W_N^n \tag{2.23}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งสามารถที่จะเขียนกราฟไหลสัญญาณได้ดังรูป



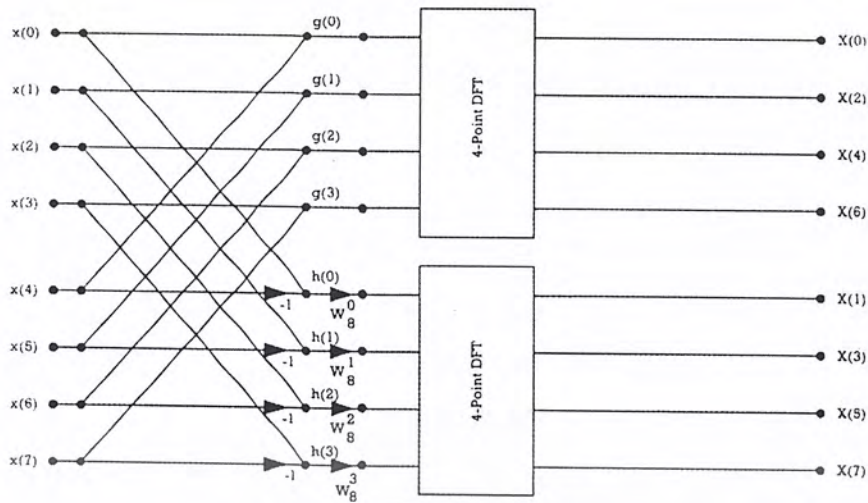
รูปที่ 2.20 บัตเตอร์ฟลายของฟาสต์ฟูเรียร์ทรานส์ฟอร์ม โดยการลดทอนทางความถี่

จำนวนครั้งผ่านที่ต้องการคือ  $\log_2 N$  โดยแต่ละครั้งผ่านจะมีการคำนวณบัตเตอร์ฟลาย  $N/2$  หน่วย ดังนั้น จะสังเกตได้ว่าการแปลงฟูเรียร์ไม่ว่าจะเป็นลดทอนทางเวลาหรือการลดทอนทางความถี่ โครงสร้างการคำนวณจะใกล้เคียงกันมาก

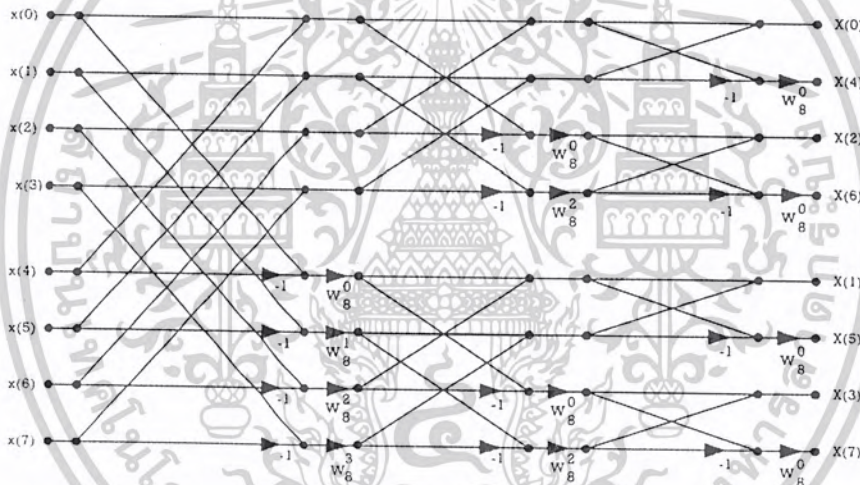
ยกตัวอย่างดิคคริตฟูเรียร์ทรานส์ฟอร์ม 8 จุด โดยการลดทอนทางความถี่ จะสามารถแบ่งครั้งผ่านได้เป็น 3 ครั้งผ่าน ครั้งผ่านแรกจะทำงานกับข้อมูลทั้งหมด ทวิคเคิลแฟกเตอร์ที่ใช้คือ  $W_8^0, W_8^1, W_8^2$  และ  $W_8^3$  โดยที่ข้อมูลเข้ามานั้นจะลำดับปกติ ในครั้งผ่านที่ 2 จะแบ่งผลที่ได้ออกมาเป็น 2 กลุ่ม กลุ่มละ 4 จุดข้อมูล

ดิคคริตฟูเรียร์ทรานส์ฟอร์ม 4 จุดนั้นสามารถแยกย่อยเป็นดิคคริตฟูเรียร์ทรานส์ฟอร์ม 2 จุด 2 ชุด ทวิคเคิลแฟกเตอร์ ที่ใช้คือ  $W_4^0$  และ  $W_4^1$  ที่เหลือจากการคำนวณการแปลง 2 ชุด ทั้งหมด 4 ชุด เมื่อใช้ความสัมพันธ์  $W_4^1 = W_8^2, W_4^0 = W_8^0$  และ  $W_4^0 = W_4^0$  กราฟไหลสัญญาณของ ดิคคริตฟูเรียร์ทรานส์ฟอร์ม 8 จุด โดยการลดทอนทางความถี่จะแสดงได้ดังรูปที่ 2.21 และรูปที่ 2.22

ที่สังเกตว่าในฟาสต์ฟูเรียร์ทรานส์ฟอร์มโดยการลดทอนความถี่นั้น แม้ว่าข้อมูลทางด้านอินพุตจะเรียงตามปกติ แต่การแยกดัชนีคู่และคี่นี้คือในแต่ละครั้งผ่านจะทำให้เกิดการสลับตำแหน่ง สุดท้ายแล้วข้อมูลที่ได้ออกมาจะเรียงกันโดยสลับกัน ซึ่งจะต้องมีการสลับคืนจึงจะได้การเรียงแบบธรรมชาติ



รูปที่ 2.21 กราฟไหลสัญญาณของการคำนวณโดยการลดทอนทางความถี่ขนาด 8 จุดครั้งแรก



รูปที่ 2.22 กราฟไหลสัญญาณของฟาสต์ฟูเรียร์ทรานส์ฟอร์มโดยการลดทอนทางความถี่ขนาด 8 จุด

ตัวอย่าง โดยอาศัยกราฟไหลสัญญาณของฟาสต์ฟูเรียร์ทรานส์ฟอร์มโดยการลดทอนทางความถี่ขนาด 8 จุด ทำการหาค่า  $X(k)$  เมื่อ  $x(n) = \{1,1,1,1,0,0,0,0\}$

ทำนองเดียวกับตัวอย่างที่ผ่านมา เนื่องจากการคำนวณเป็นการแทนที่ตำแหน่ง เพื่อความสะดวกเราแทนข้อมูลด้วย  $x_{ij}$  โดย  $x$  = ค่าของข้อมูล (เป็นจำนวนเชิงซ้อน)  $i$  = ค่าช่วงผ่านในการคำนวณ และ  $j$  = ค่าแถวของข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทวิคูณเฟกเตอร์;  $e^{-j2\pi k N} = W_N^{nk}$

$$W_8^0 = e^{-j2\pi 0 \cdot 8} = 1$$

$$W_8^1 = e^{-j2\pi 1 \cdot 8} = e^{-j\pi^4} = \cos(\pi/4) - j \sin(\pi/4) = \frac{1}{\sqrt{2}} - \frac{j}{\sqrt{2}}$$

$$W_8^2 = e^{-j2\pi 2 \cdot 8} = e^{-j\pi^2} = \cos(\pi/2) - j \sin(\pi/2) = -j$$

$$W_8^3 = e^{-j2\pi 3 \cdot 8} = e^{-j3\pi^4} = \cos(3\pi/4) - j \sin(3\pi/4) = -\frac{1}{\sqrt{2}} - \frac{j}{\sqrt{2}}$$

ช่วงผ่านที่ 0

$$x_{00} = 1; \quad x_{01} = 1; \quad x_{02} = 1; \quad x_{03} = 1;$$

$$x_{04} = 0; \quad x_{05} = 0; \quad x_{06} = 0; \quad x_{07} = 0;$$

ช่วงผ่านที่ 1

$$x_{10} = x_{00} + x_{04} = 1 + 0 = 1;$$

$$x_{14} = x_{00} - x_{04} = 1 - 0 = 1$$

$$x_{11} = x_{01} + x_{05} = 1 + 0 = 1;$$

$$x_{15} = x_{01} - x_{05} = 1 - 0 = 1;$$

$$x_{12} = x_{02} + x_{06} = 1 + 0 = 1;$$

$$x_{16} = x_{02} - x_{06} = 1 - 0 = 1;$$

$$x_{13} = x_{03} + x_{07} = 1 + 0 = 1;$$

$$x_{17} = x_{03} - x_{07} = 1 - 0 = 1;$$

ช่วงผ่านที่ 1 1/2

$$x_{10} = x_{10} = 1;$$

$$x_{14} = x_{14} \times W_8^0 = 1;$$

$$x_{11} = x_{11} = 1;$$

$$x_{15} = x_{15} \times W_8^1 = \frac{1}{\sqrt{2}} - \frac{j}{\sqrt{2}};$$

$$x_{12} = x_{12} = 1;$$

$$x_{16} = x_{16} \times W_8^2 = -j;$$

$$x_{13} = x_{13} = 1;$$

$$x_{17} = x_{17} \times W_8^3 = -\frac{1}{\sqrt{2}} - \frac{j}{\sqrt{2}};$$

ช่วงผ่านที่ 2

$$x_{20} = x_{10} + x_{12} = 2;$$

$$x_{24} = x_{14} + x_{16} = 1 - j;$$

$$x_{21} = x_{11} + x_{13} = 2;$$

$$x_{25} = x_{15} + x_{17} = -j\sqrt{2};$$

$$x_{22} = x_{10} - x_{12} = 0;$$

$$x_{26} = x_{14} - x_{16} = 1 + j;$$

$$x_{23} = x_{11} - x_{13} = 0;$$

$$x_{27} = x_{15} - x_{17} = \sqrt{2};$$

ช่วงผ่านที่ 2 1/2

$$x_{20} = x_{20} = 2;$$

$$x_{24} = x_{24} = 1 - j;$$

$$x_{21} = x_{21} = 2;$$

$$x_{25} = x_{25} = -j\sqrt{2};$$

$$x_{22} = x_{22} \times W_8^0 = 0;$$

$$x_{26} = x_{26} \times W_8^0 = 1 + j;$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$x_{23} = x_{23} \times w_8^2 = 0;$$

$$x_{27} = x_{27} \times w_8^2 = -j\sqrt{2};$$

ช่วงผ่านที่ 3

$$x_{30} = x_{20} + x_{21} = 4;$$

$$x_{34} = x_{24} + x_{25} = 1 - j(1 + \sqrt{2});$$

$$x_{31} = x_{20} - x_{21} = 0;$$

$$x_{35} = x_{24} - x_{25} = 1 - j(1 - \sqrt{2});$$

$$x_{32} = x_{22} + x_{23} = 0;$$

$$x_{36} = x_{26} + x_{27} = 1 + j(1 - \sqrt{2});$$

$$x_{33} = x_{22} - x_{23} = 0;$$

$$x_{37} = x_{26} - x_{27} = 1 + j(1 + \sqrt{2});$$

ซึ่งผลลัพธ์ที่ได้

$$X(0) = x_{30} = 4;$$

$$X(4) = x_{31} = 0;$$

$$X(1) = x_{34} = 1 - j(1 + \sqrt{2});$$

$$X(5) = x_{35} = 1 - j(1 - \sqrt{2});$$

$$X(2) = x_{32} = 0;$$

$$X(6) = x_{33} = 0;$$

$$X(3) = x_{36} = 1 + j(1 - \sqrt{2});$$

$$X(7) = x_{37} = 1 + j(1 + \sqrt{2});$$

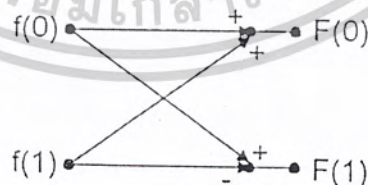
ดังนั้น  $X(k) = \{4.00, 2.614, 0.00, 1.082, 0.00, 2.614\}$  ซึ่งจะเป็นคำตอบเดียวกันกับการคำนวณโดยการแยกย่อยทางเวลาดังตัวอย่างก่อน

### 2.2.3 วิธีการคำนวณฟาสต์ฟูริเยร์ทรานส์ฟอร์มโดยใช้โปรแกรมคอมพิวเตอร์ (Computer Programming for Fourier Transform)

ในการคำนวณโดยใช้คอมพิวเตอร์จะต้องทำการแปลงฟังก์ชันเอ็กโปเนนเชียล (Exponential function) ให้เป็นฟังก์ชันตรีโกณมิติ (Trigonometry function) จากสูตร

$$e^{\pm ja} = \cos a \pm j \sin a$$

ในการคำนวณจะยกตัวอย่างมาแค่บิตเตอร์ฟลายเดียว และต้องมีการเก็บข้อมูลชั่วคราว ดังรูป



รูปที่ 2.23 หลักการคำนวณโดยใช้บิตเตอร์ฟลายเดียว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\text{temporary} = \text{real}(0) + \text{real}(1)$$

$$\text{real}(1) = \text{real}(0) - \text{real}(1)$$

$$\text{real}(0) = \text{temporary}$$

$$\text{temporary} = \text{imaginary}(0) + \text{imaginary}(1)$$

$$\text{imaginary}(1) = \text{imaginary}(0) - \text{imaginary}(1)$$

$$\text{imaginary}(0) = \text{temporary}$$

จากรูปที่ 2.23 จะได้ว่า

$$F(0) = f(0) + f(1)$$

$$F(1) = f(0) - f(1)$$

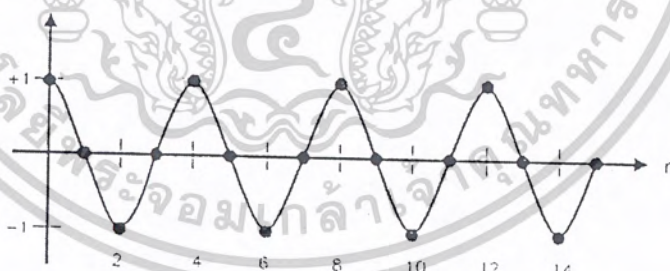
โดยข้อมูลจะได้ทั้งค่าจริงและค่าจินตภาพ

พิจารณาการคำนวณฟาสต์ฟูเรียร์ทรานส์ฟอร์มในรูปฟังก์ชันตรีโกณมิติ

ตัวอย่าง ใช้การคำนวณฟาสต์ฟูเรียร์ทรานส์ฟอร์ม 16 จุด โดยมีการสุ่มข้อมูล 16 จุดของสัญญาณ ดังนี้

$$x(n) = \cos\{2\pi(4n/16)\}$$

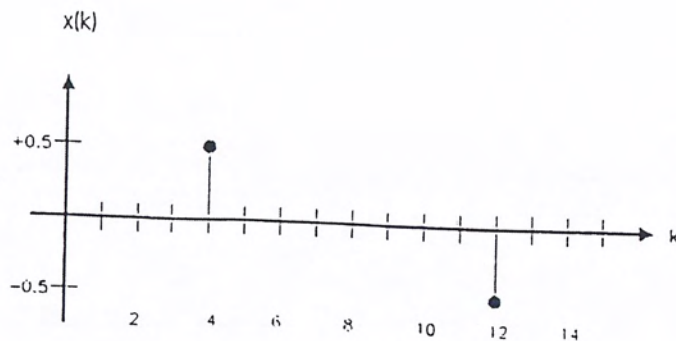
สัญญาณมีแอมพลิจูด (Amplitude) เท่ากับ 1 และสัญญาณเป็นค่าจริง ส่วนค่าจินตภาพเป็น 0 การสุ่มตัวอย่างแสดงดังรูปที่ 2.24 ซึ่งมีจำนวนข้อมูล 16 จุด ตั้งแต่  $x(0)$  ถึง  $x(15)$



รูปที่ 2.24 อินพุต 16 จุด ใช้การคำนวณฟาสต์ฟูเรียร์ทรานส์ฟอร์ม

โดยค่าเอาต์พุตที่ได้จะแสดงในรูปที่ 2.25 ซึ่งมีค่าอยู่ที่  $k = 4$  โดยมีขนาดแอมพลิจูด 0.5 และที่  $k = 12$  มีขนาดแอมพลิจูด  $-0.5$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.25 เอด์พุตได้จากการคำนวณฟาสต์ฟูเรียร์ทรานส์ฟอร์ม 16 จุด

ตัวอย่าง หาค่าความถี่จากสัญญาณดังต่อไปนี้

$$f(t) = \cos(3t) + \sin(10t)$$

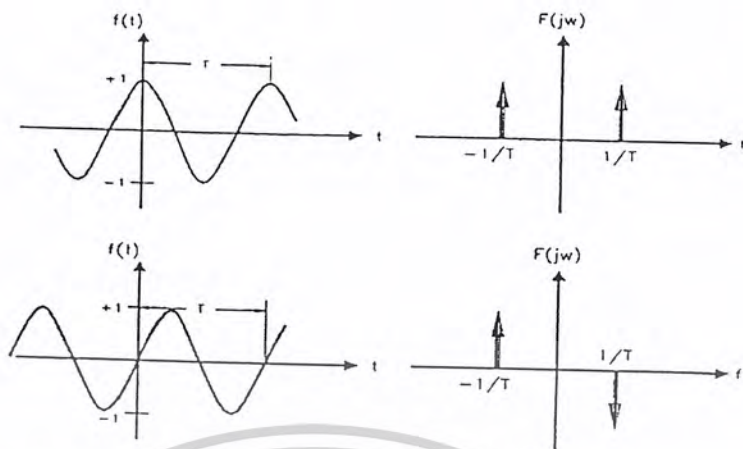
มีการสุ่มข้อมูล 32 จุด เวลาที่ใช้ในการสุ่มข้อมูลทั้งหมดเท่ากับ  $2\pi/32$  โดยแสดงดังรูปที่ 2.16



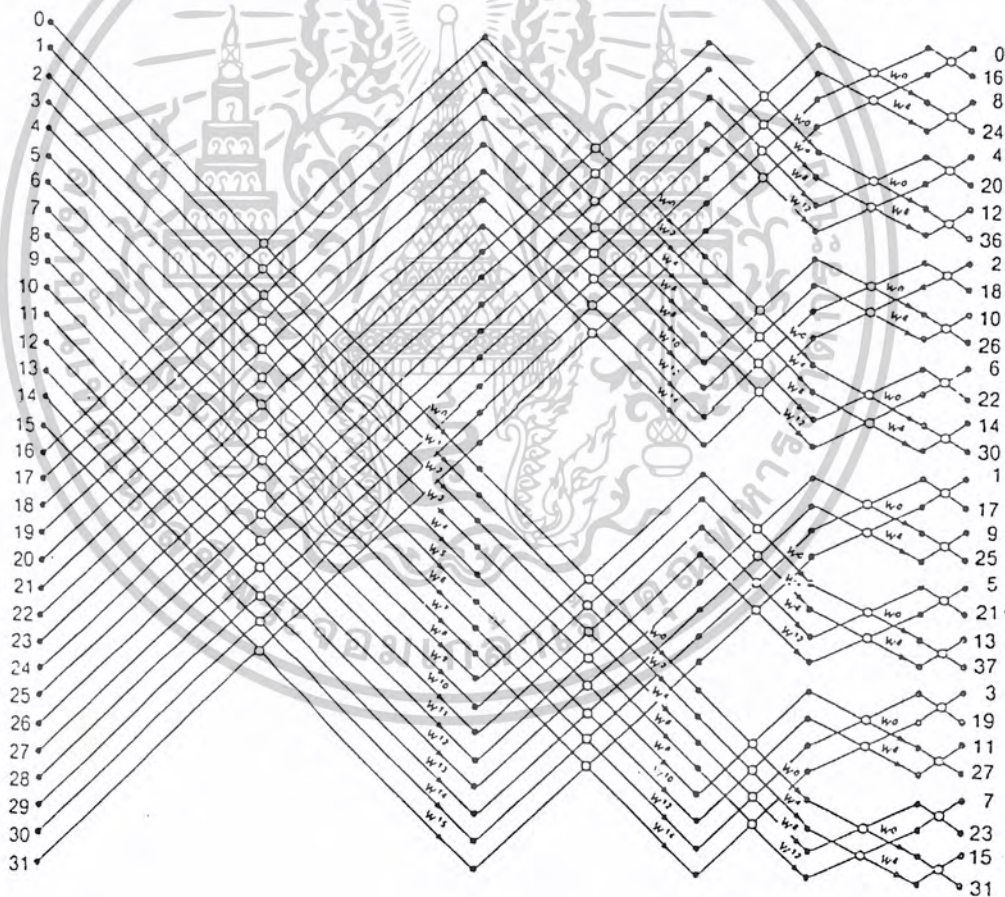
รูปที่ 2.26 การสุ่มข้อมูลมา 32 จุดจากฟังก์ชัน  $\cos(3t) + \sin(10t)$

เมื่อทำการวิเคราะห์โดยใช้วิธีการคำนวณฟาสต์ฟูเรียร์ทรานส์ฟอร์มจะได้ค่า โคไซน์ (Cosine) เป็นค่าจริง มีค่าเป็นบวกอยู่ที่ตำแหน่ง  $\pm 1/T$  บนแกนความถี่ และฟังก์ชัน ซายน์(Sine) จะเป็นค่าจินตภาพมีค่าเป็นบวกและลบอยู่ที่ตำแหน่ง  $\pm 1/T$  บนแกนความถี่ดังรูปที่ 2.27

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.27 ฟังก์ชัน โคซายน์, ฟังก์ชันซายน์ และผลลัพธ์ที่ได้จากฟูเรียร์ทรานส์ฟอร์ม



รูปที่ 2.28 วิธีฟาสต์ฟูเรียร์ทรานส์ฟอร์ม 32 จุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 2.3 ข้อมูลที่ได้จากการคำนวณเฟสดีฟูเรียร์ทรานส์ฟอร์ม 32 จุด

index	$f(t)$	real	imaginary	frequency
0	1.000	-0.000	0.000	0
1	1.755	-0.000	0.000	$1/2 \pi$
2	-0.324	0.000	-0.000	$2/2 \pi$
3	-0.578	0.500	0.000	$3/2 \pi$
4	0.0293	-0.000	-0.000	$4/2 \pi$
5	-1.363	-0.000	-0.000	$5/2 \pi$
6	-1.631	-0.000	-0.000	$6/2 \pi$
7	0.368	-0.000	-0.000	$7/2 \pi$
8	-0.00	-0.000	-0.000	$8/2 \pi$
9	-0.368	-0.000	-0.000	$9/2 \pi$
10	1.631	0.000	-0.500	$10/2 \pi$
11	1.363	-0.000	0.000	$11/2 \pi$
12	-0.293	-0.000	0.000	$12/2 \pi$
13	0.578	-0.000	0.000	$13/2 \pi$
14	0.324	-0.000	0.000	$14/2 \pi$
15	-1.755	-0.000	0.000	$15/2 \pi$
16	-1.000	-0.000	0.000	$-16/2 \pi$
17	0.092	-0.000	-0.000	$-15/2 \pi$
18	-1.090	-0.000	-0.000	$-14/2 \pi$
19	-0.188	-0.000	-0.000	$-13/2 \pi$
20	1.707	-0.000	-0.000	$-12/2 \pi$
21	0.598	-0.000	-0.000	$-11/2 \pi$
22	0.217	0.000	0.500	$-10/2 \pi$
23	1.479	-0.000	0.000	$-9/2 \pi$
24	0.000	-0.000	0.000	$-8/2 \pi$
25	-1.479	-0.000	0.000	$-7/2 \pi$
26	-0.217	-0.000	0.000	$-6/2 \pi$
27	-0.598	-0.000	0.000	$-5/2 \pi$
28	-1.707	-0.000	0.000	$-4/2 \pi$
29	0.188	0.500	-0.000	$-3/2 \pi$
30	1.090	0.000	0.000	$-2/2 \pi$
31	-0.092	-0.000	-0.000	$-1/2 \pi$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### บทที่ 3 การคำนวณและการสร้าง

#### 3.1 หลักการทำงานพื้นฐาน

สามารถสรุปหลักการทำงานเป็นบล็อกไดอะแกรม (Block Diagram) ได้ดังรูปที่ 3.1

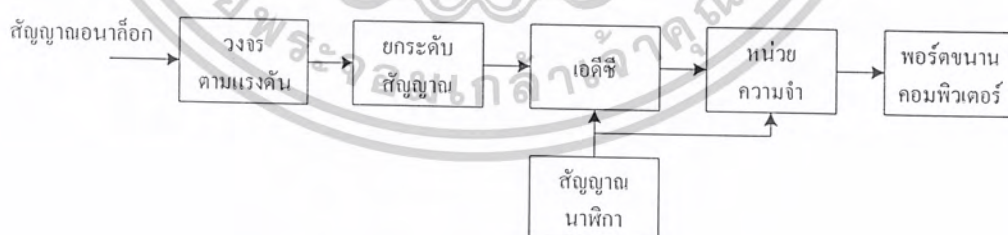


รูปที่ 3.1 บล็อกไดอะแกรมรวมของระบบ

จากบล็อกไดอะแกรมสามารถแบ่งออกได้เป็น 2 ส่วนใหญ่ๆคือ ฮาร์ดแวร์ (Hardware) และ ซอฟต์แวร์ (Software) โดยที่ฮาร์ดแวร์คือวงจรที่ทำหน้าที่แปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลค่าที่ได้จากการแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลเป็นค่าแอมพลิจูดทางเวลาหลังจากนั้นคอมพิวเตอร์จะนำค่าแอมพลิจูดที่ได้ไปคำนวณให้อยู่ในเชิงความถี่โดยใช้วิธีฟาสต์ฟูเรียร์ทรานส์ฟอร์ม จากนั้นค่าที่ได้จากการคำนวณสามารถนำไปแสดงผลต่อไป

#### 3.2 การทำงานของวงจร

จากบล็อกไดอะแกรมรวมของระบบดังรูปที่ 3.1 สามารถแบ่งแยกการทำงานออกเป็นสองส่วนคือ ฮาร์ดแวร์ และ ซอฟต์แวร์ โดยส่วนแรกเป็นส่วนของฮาร์ดแวร์ ซึ่งมีการทำงานตามบล็อกไดอะแกรมดังรูปที่ 3.2

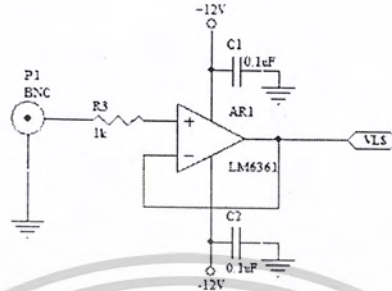


รูปที่ 3.2 บล็อกไดอะแกรมการทำงานของวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.2 บล็อกไดอะแกรมการทำงานของวงจรสามารถอธิบายหน้าที่การทำงานของแต่ละบล็อกได้ดังนี้ โดยเริ่มจาก

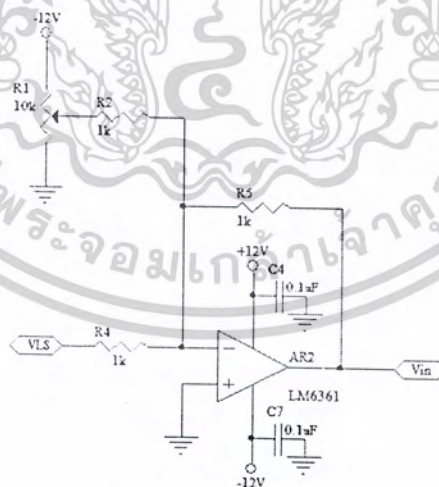
### 3.2.1 วงจรตามแรงดัน (Voltage Follower)



รูปที่ 3.3 วงจรตามแรงดัน

วงจรตามแรงดัน (Voltage follower) หรือ วงจรบัฟเฟอร์ (Buffer) ทำหน้าที่สะท้อนค่าความต่างศักย์ที่ขาอินพุตให้ไปปรากฏที่ขาเอาต์พุตของออปแอมป์ ข้อดีของวงจรตามแรงดันหรือ วงจรบัฟเฟอร์นี้ จะมีความต้านทานทางค่านอินพุตสูงมาก (เป็นเมกะ โอห์ม) ทำให้มีการดึงกระแสจากอินพุตน้อยมาก ดังนั้นเอาต์พุตที่ได้จึงไม่ส่งผลกระทบต่อขนาดของสัญญาณอินพุต

### 3.2.2 วงจรยกระดับสัญญาณ

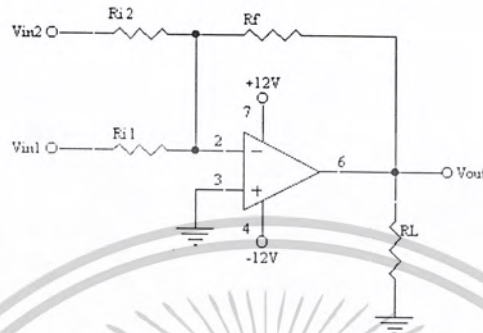


รูปที่ 3.4 วงจรยกระดับสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรระดับสัญญาณทำหน้าที่ยกระดับสัญญาณให้สูงขึ้นก่อนที่จะป้อนเข้าตัววงจรเอคิซี เพราะว่าวงจรเอคิซีไม่สามารถทำงานได้ที่แรงดันอินพุตเป็นค่าลบ จึงต้องมีการยกระดับสัญญาณขึ้นจากเดิม

การทำงานของวงจรเปรียบเสมือนกับวงจรรวมสัญญาณหรือวงจรซัมมิง (Summing) แบบกลับเฟส วงจรพื้นฐานแสดงดังรูปที่ 3.5



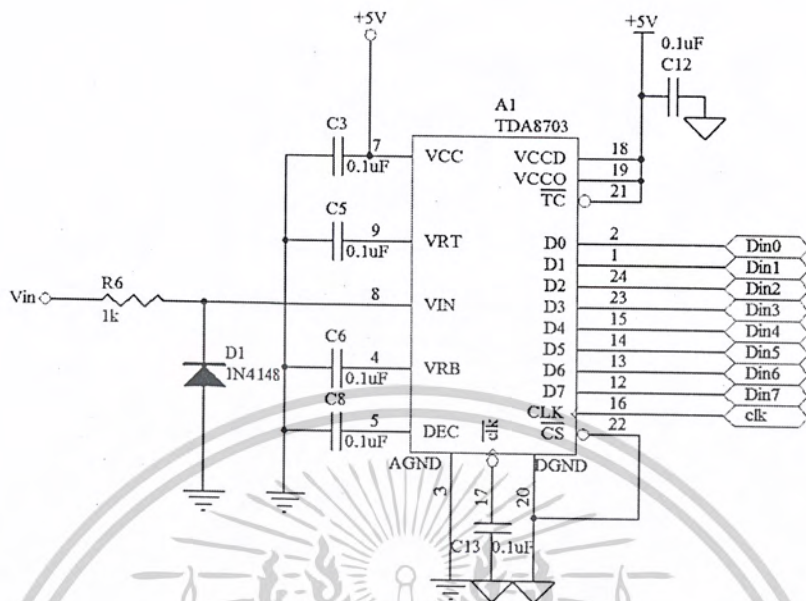
รูปที่ 3.5 วงจรพื้นฐานของวงจรรวมสัญญาณหรือวงจรซัมมิงแบบกลับเฟส

เป็นวงจรที่ใช้รวมสัญญาณทางด้านอินพุตให้ออกมาที่ด้านเอาต์พุต โดยสัญญาณเอาต์พุตที่ได้จะกลับเฟสเมื่อเทียบกับสัญญาณอินพุต ซึ่งเป็นไปตามสมการ

$$V_{out} = -(V_{in1} + V_{in2})$$

เมื่อพิจารณาจากรูปที่ 3.5 จะเห็นได้ว่า  $V_{in1}$  คือสัญญาณเอาต์พุตจากวงจรขยายก่อนหน้านี้ และ  $V_{in2}$  จะเป็นแรงดันไฟตรงซึ่งมีค่าคงที่ พิจารณาจากรูปที่ 3.4 เมื่อปรับค่า  $R_1$  ผ่านวงจรตามแรงดัน จะมีผลทำให้แรงดันที่  $V_{out}$  มีค่าเท่ากับ สัญญาณ  $V_{in1}$  บวกกับ แรงดันค่าคงที่  $V_{in2}$  (รูปที่ 3.5) และสัญญาณเอาต์พุตจะมีเฟสแตกต่างจากสัญญาณอินพุต  $V_{in1}$  สัญญาณเอาต์พุตที่ได้จึงมีระดับสูงขึ้นหรือมีแรงดันออฟเซต (Offset Voltage.) ผลที่ได้ก็คือ สัญญาณดิจิทัลของเอาต์พุตของวงจรเอคิซีจะแปรผันตรงกับ ความแรงของสัญญาณอนาล็อกได้อย่างถูกต้องทุกช่วงสัญญาณ

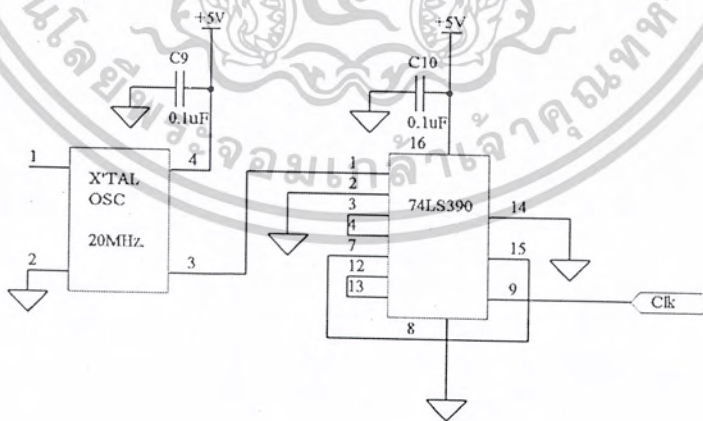
### 3.2.3 วงจรเอดีซี



รูปที่ 3.6 วงจรเอดีซี

วงจรถอดค่าทำหน้าที่แปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล ซึ่งเป็นแบบแฟลชเอดีซี (Flash ADC) และมีเอาต์พุต 8 บิต

### 3.2.4 วงจรผลิตสัญญาณนาฬิกา

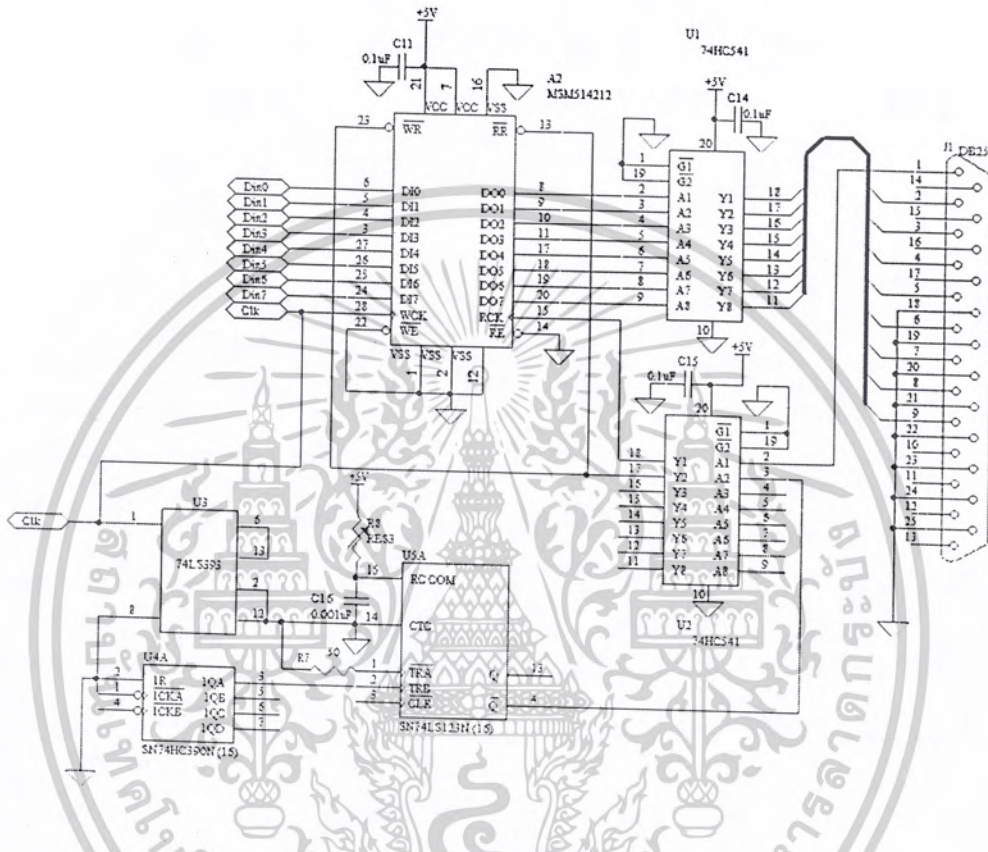


รูปที่ 3.7 วงจรผลิตสัญญาณนาฬิกา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรผลิตสัญญาณนาฬิกา ทำหน้าที่ผลิตสัญญาณนาฬิกาเพื่อป้อนให้กับ วงจรเอ็ดจีซี และ หน่วยความจำ โดย X'TAL ผลิตสัญญาณความถี่ 20 MHz. แล้วหารความถี่โดยใช้ 74LS390 จะได้ สัญญาณนาฬิกาความถี่ 200 kHz.

### 3.2.5 วงจรหน่วยความจำ



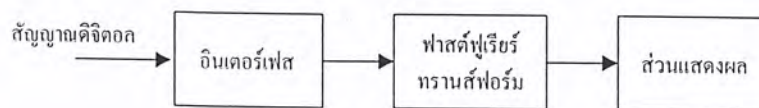
รูปที่ 3.8 วงจรหน่วยความจำ

วงจรถ่ายหน่วยความจำทำหน้าที่เก็บข้อมูลที่ได้จากวงจรถ่ายเอ็ดจีซี และให้คอมพิวเตอร์อ่านข้อมูลจาก หน่วยความจำผ่านพอร์ตขนานไปประมวลผล โดยมี A2(MSM514212) เป็นหน่วยความจำซึ่งเป็นแบบ FIFO U1,U2 ทำหน้าที่เป็นกันชนระหว่างหน่วยความจำกับพอร์ต และ U3 ทำหน้าที่รีเซ็ตหน่วยความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3 การทำงานของซอฟต์แวร์

การทำงานของซอฟต์แวร์สามารถแบ่งออกได้เป็น 3 ส่วน ตามบล็อกไดอะแกรมรูปที่ 3.9



รูปที่ 3.9 บล็อกไดอะแกรมการทำงานของซอฟต์แวร์

#### 3.3.1 การอินเทอร์เฟซ (Interface)

ความรู้เบื้องต้นเกี่ยวกับพอร์ตขนาน (Parallel Port)

เมื่อบริษัทไอบีเอ็ม (IBM) นำเครื่อง พีซี (Personal Computer: PC) ออกสู่ท้องตลาดในปี ค.ศ. 1981 ได้มีการนำเอาพอร์ตพริ้นเตอร์ (Printer Port) ที่เป็นแบบพอร์ตขนานรวมเข้าไปในเครื่องด้วย เพื่อใช้แทนพอร์ตอนุกรม ที่ทำงานช้ากว่ามาก ในการควบคุมเครื่องพริ้นเตอร์แบบดอตเมทริกซ์ (Dot-Matrix) คุณภาพสูงรุ่นล่าสุดและในขณะนั้น พอร์ตขนานจะมีความสามารถในการขนย้ายข้อมูลที่ละ 8 บิต (Bits) ในขณะที่พอร์ตอนุกรมขนย้ายข้อมูลได้ทีละ 1 บิต ในขณะที่เครื่อง พีซี เพิ่งเปิดตัวใหม่ เครื่องพริ้นเตอร์แบบดอตเมทริกซ์จะเป็นอุปกรณ์ต่อพ่วงส่วนใหญ่ที่ใช้กับพอร์ตขนาน เมื่อเทคโนโลยีก้าวหน้าขึ้นเรื่อยๆ ความต้องการเชื่อมต่อกับอุปกรณ์ภายนอกก็เพิ่มขึ้นเป็นเงาตามตัว พอร์ตขนานก็เลยกลายเป็นสิ่งที่นำมาเชื่อมต่อกับอุปกรณ์ต่อพ่วงที่มีประสิทธิภาพสูงขึ้นได้ตอนนี้อุปกรณ์ต่อพ่วงก็มีตั้งแต่อุปกรณ์ควบคุมการใช้พริ้นเตอร์ร่วมกัน (Printer Shairing Device) ดิสก์ไดรฟ์แบบพกพา (Portable Disk Drive) และเทปสำรองข้อมูล (Tape Backup)

อุปกรณ์ต่อพ่วงเหล่านี้สร้างปัญหาแก่นักพัฒนาระบบและลูกค้า โดยแบ่งปัญหาออกเป็น 3 ข้อด้วยกัน ข้อแรกแม้ว่าประสิทธิภาพของเครื่องพีซีจะเพิ่มขึ้นอย่างมากแต่ก็เป็นความจริงที่ว่าสถาปัตยกรรมหรือประสิทธิภาพของพอร์ตขนานไม่มีการเปลี่ยนแปลงเลย อัตราการถ่ายข้อมูลสูงสุดที่สถาปัตยกรรมนี้สามารถทำได้จะอยู่ที่ราวๆ 150 กิโลไบต์ต่อวินาที (kBps) และต้องเขียนซอฟต์แวร์ให้มีประสิทธิภาพมากที่สุด ข้อที่สองคือไม่มีมาตรฐานการเชื่อมต่อทางไฟฟ้า (Electrical Interface Standard) จึงทำให้มีปัญหามากมายเมื่อมีการใช้งานเครื่องรุ่นต่างกัน ไป และในข้อสุดท้ายคือการขาดมาตรฐานในการออกแบบวงจรพอร์ตขนานทำให้สายต่อภายนอกถูกจำกัดไว้เพียง 6 ฟุต เท่านั้น

ในปี 1991 บริษัทผู้ผลิตพริ้นเตอร์ได้มีการมาพบปะกันเพื่อการประชุมเรื่องการพัฒนามาตรฐานใหม่สำหรับควบคุมพริ้นเตอร์ผ่านทางเครือข่าย (Network) บริษัทเหล่านี้ เช่น เล็กซ์มาร์ก (Lexmark) , ไอบีเอ็ม , เท็กซัส (Texas Instruments) และบริษัทอื่นๆ ได้ร่างข้อกำหนดของการพิมพ์งานผ่านทางเครือข่าย (Network Printer Alliance: NPA) ข้อกำหนดของ เอ็นพีเอ นี้ได้กำหนดพารามิเตอร์ชุดหนึ่งซึ่งจะควบคุมการใช้งานพริ้นเตอร์เมื่อติดตั้งลงในเครือข่ายและเครื่องแม่ข่าย (Host)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในขณะที่งานชิ้นนี้กำลังก้าวหน้าขึ้นตามลำดับก็เริ่มพบว่าการใช้งานมาตรฐานนี้อย่างสมบูรณ์แบบได้นั้นจะต้องมีการเชื่อมต่อแบบสองทิศทาง (Bi-Directional Connection) ประสิทธิภาพสูงเข้ากับเครื่องพีซีนั่นเอง ซึ่งพอร์ตนี้มีความสามารถไม่เพียงพอสอดคล้องความต้องการของมาตรฐานนี้กลุ่ม NPA ได้นำเรื่องเสนอต่อ IEEE ถึงการสร้างสรรคของคณะผู้ประมุขในการพัฒนามาตรฐานใหม่สำหรับพอร์ตขนานแบบสองทิศทางความเร็วสูง (High Speed Bi Directional Parallel Port) สำหรับเครื่องพีซีมาตรฐานใหม่นี้จะต้องมีความเข้ากันได้อย่างสมบูรณ์แบบกับซอฟต์แวร์และอุปกรณ์ต่อพ่วงที่ใช้พอร์ตขนานแบบดั้งเดิม แต่จะเพิ่มความสามารถในการขนถ่ายข้อมูลได้สูงกว่าหนึ่งล้านไบต์ต่อวินาทีทั้งข้อมูลที่เข้าสู่พอร์ตขนานและข้อมูลที่ออกจากพอร์ต คณะกรรมการนี้จึงกลายมาเป็นคณะกรรมการ IEEE 1284

มาตรฐาน IEEE 1284 นี้มีชื่อว่า “วิธีการมาตรฐานในการจัดการสัญญาณสำหรับการเชื่อมต่ออุปกรณ์ต่อพ่วงผ่านพอร์ตขนานแบบสองทิศทางสำหรับคอมพิวเตอร์ส่วนบุคคล” (Standard Signaling Method for Bi- Directional Parallel Peripheral Interface for Personal Computers) ได้แล้วเสร็จสมบูรณ์เมื่อเดือนมีนาคม 1994

### คำจำกัดความของพอร์ตขนาน

ในทางคอมพิวเตอร์ “พอร์ต” คือกลุ่มของสายสัญญาณที่มีไมโครโปรเซสเซอร์ซึ่งใช้ในการแลกเปลี่ยนข้อมูลกับอุปกรณ์อื่นๆ โดยทั่วไปพอร์ตมักจะถูกใช้ในการสื่อสารกับพรินเตอร์ โมเด็ม (Modem) คีย์บอร์ด (Keyboard) และจอภาพหรืออุปกรณ์ใดๆ ยกเว้นหน่วยความจำของระบบซึ่งพอร์ตขนานของคอมพิวเตอร์จะเป็นพอร์ตแบบดิจิทัลและพอร์ตขนานจะรับส่งข้อมูลหลายๆ บิตพร้อมกัน ส่วนพอร์ตอนุกรมจะรับส่งข้อมูลที่ละ 1 บิต (แม้ว่าอาจมีการขนถ่ายข้อมูลทั้งสองทิศทางพร้อมกัน)

พอร์ตขนานแบบดั้งเดิมในเครื่องพีซีนั้นจะมีสายสัญญาณแอด์พุต 8 เส้น อินพุต 5 เส้น และสายที่รับส่งข้อมูลได้สองทิศทาง (Bi-Directional Line) อีก 4 เส้น ซึ่งเพียงพอต่อการสื่อสารกับอุปกรณ์ภายนอกได้แล้ว ส่วนในเครื่องพีซีรุ่นใหม่สายแอด์พุต 8 เส้นนั้นยังสามารถใช้เป็นสายอินพุตได้ด้วย เพื่อทำการสื่อสารกับเครื่องสแกนเนอร์ (Scanner) ไครฟ์ และอุปกรณ์อื่นที่ส่งข้อมูลเข้าไปในเครื่องพีซี ทำให้สามารถส่งได้ด้วยความเร็วมากกว่าเดิม

พอร์ตขนานนี้เดิมที่ถูกออกแบบให้เป็นพอร์ตสำหรับต่อกับเครื่องพรินเตอร์ ซึ่งจะเห็นได้จากชื่อของสายสัญญาณซึ่งเกี่ยวกับการควบคุมพรินเตอร์ เช่น เปเปอร์-เอนด์ (Paper-End) ออโตไลน์ฟีด (AutoLineFeed) เป็นต้น แต่ในปัจจุบันจะมีอุปกรณ์อื่นๆ นอกจากพรินเตอร์ที่สามารถนำมาต่อกับพอร์ตนี้ได้ คำว่าอุปกรณ์ต่อพ่วงอื่นๆ (เพอร์ริเฟอร์ล (Peripheral) อุปกรณ์ต่อพ่วงต่างๆ (Peripheral Device)) ก็คือกลุ่มของอุปกรณ์จำพวกพรินเตอร์ สแกนเนอร์ โมเด็มและอุปกรณ์ต่างๆ ที่ต่อกับเครื่องพีซี

### ชนิดของพอร์ตที่นำมาใช้งาน

#### แบบ EPP (Enhanced Parallel Port)

พอร์ตแบบ EPP เดิมทีถูกพัฒนาโดยบริษัทผู้ผลิตชิพ (chip) คือ อินเทล (Intel) ร่วมกับบริษัทผู้ผลิตเครื่อง พีซี คือบริษัทเซนิทซ์ (Zenith) และบริษัทเซอร์คอม (Xircom) ผู้ผลิตผลิตภัณฑ์ระบบเครือข่ายที่ใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พอร์ตขนาน (Parallel-Port Networking Product ) พอร์ตแบบ EPP นี้มีไบท์ข้อมูลแบบ 2 ทิศทาง เช่นเดียวกับพอร์ตแบบ PS/2 และยังสามารถอ่านหรือเขียนข้อมูล 1 ไบท์ได้ในรอบการทำงานเดียว (One Cycle) ของบัสขยายระบบแบบ ISA (ISA Expansion Bus) หรือใช้เวลาเพียง 1 ไมโครวินาที รวมทั้งการทำ แชนด์เช็ก (Handshaking) ด้วย ซึ่งเร็วกว่าพอร์ตแบบ SPP หรือ PS/2 ซึ่งต้องใช้ 4 รอบการทำงาน พอร์ตแบบ EPP สามารถกลับทิศทางการส่งข้อมูลได้อย่างรวดเร็ว ซึ่งเป็นประโยชน์มากเมื่อใช้กับตัวอ่านเทปหรือ ดิสก์และอุปกรณ์อื่น ๆ ที่มีการถ่ายข้อมูลทั้ง 2 ทิศทาง พอร์ตแบบ EPP นี้สามารถจำลองการทำงานของ พอร์ตแบบ SPP ได้ และพอร์ตแบบ EPP บางแบบยังสามารถเลียนแบบการทำงานของพอร์ตแบบ PS/2 ได้ ด้วย

#### แบบ ECP (Extended Capability Port )

พอร์ตแบบ ECP ถูกเสนอขึ้นเป็นครั้งแรกโดยบริษัท ฮิวเลท แพคการ์ด (Hewlett Packard) และ ไมโครซอฟต์ (Microsoft) พอร์ต ECP ก็เหมือนกับพอร์ต EPP ที่สามารถรับส่งข้อมูลได้ด้วยอัตราเร็ว เท่ากับอัตราเร็วของบัส ISA และพอร์ตแบบ ECP ยังมีตัวพักข้อมูล (Buffer) และยังสามารถสนับสนุนการถ่ายเท ข้อมูลเข้าหน่วยความจำโดยตรง (Direct Memory Access : DMA) และมีการบีบอัดข้อมูล (Data Compression) อีกด้วยการรับส่งข้อมูลในโหมด ECP นี้จะมีประโยชน์สำหรับพริ้นเตอร์ สแกนเนอร์และ อุปกรณ์ต่อพ่วงอื่นที่ถ่ายเทข้อมูลเป็นกลุ่มใหญ่ ๆ พอร์ต ECP นี้สามารถจำลองการทำงานของพอร์ตแบบ SPP หรือ PS/2 ได้ และพอร์ต ECP ส่วนใหญ่จะจำลองการทำงานของพอร์ตแบบ EPP ได้ดีด้วยเช่นกัน

#### พอร์ตแบบหลายโหมด (Multi-Mode Port )

พอร์ตรุ่นใหม่ส่วนมากจะเป็นแบบ หลายโหมด ซึ่งสามารถจำลองการทำงานของพอร์ตบางแบบ หรือทุกแบบที่กล่าวข้างต้นมาแล้วได้ ซึ่งมักจะมีหัวขั้วทางเลือกในการกำหนดรูปแบบดังกล่าวข้างต้นหรือ จะให้ทำงานเป็นแบบใดแบบหนึ่งได้เพียงแบบเดียว

#### ทรัพยากรของระบบ

พอร์ตขนานจะใช้ทรัพยากรของคอมพิวเตอร์หลายประการคือ ทุกพอร์ตจะใช้แอดเดรสอยู่ ช่วงหนึ่ง แม้ว่าจำนวนและตำแหน่งของแอดเดรสนั้นจะแตกต่างกันไป พอร์ตขนานส่วนใหญ่จะมีระดับ การร้องขอการขัดจังหวะของซีพียู (Interrupt Request : IRQ) ที่กำหนดไว้ก่อนแล้วและพอร์ตขนานแบบ ECP จะมีช่องทางเข้าถึงหน่วยความจำโดยตรง (Direct Memory Access : DMA Channel) อยู่ 1 ช่อง ซึ่ง ทรัพยากรที่กำหนดใช้กับพอร์ตใดพอร์ตหนึ่งจะต้องไม่ซ้ำซ้อนหรือขัดแย้งกับทรัพยากรที่ถูกใช้โดย อุปกรณ์อื่นของระบบ รวมถึงพอร์ตขนานอื่นด้วย

## การกำหนดแอดเดรสของพอร์ตขนาน

พอร์ตขนานมาตรฐานจะใช้แอดเดรสที่ต่อเนื่องกัน 3 ตำแหน่ง ซึ่งมักจะเป็นกลุ่มหนึ่งต่อไปนี้

3BCH,3BDH,3DEH

378H,379H,37AH

278H,279H,27AH

แอดเดรสแรกของแต่ละกลุ่มก็คือ แอดเดรสพื้นฐาน (Base Address) ของพอร์ต ซึ่งมักจะเรียกว่าเป็นแอดเดรสของรีจิสเตอร์ข้อมูล (Data Register Address) หรือเรียกง่าย ๆ อีกอย่างว่าแอดเดรสของพอร์ต (Port Address) แอดเดรสตัวที่สามจะเป็นของรีจิสเตอร์ควบคุม (Control Register)

พอร์ตแบบ EPP และ ECP จะสำรองแอดเดรสเพิ่มเติมขึ้นมาในแต่ละพอร์ต โดยที่พอร์ต EPP จะเพิ่มรีจิสเตอร์ขึ้นอีก 5 ตัว ที่ตำแหน่งของ แอดเดรสพื้นฐาน + 3 ไปถึงตำแหน่งของ แอดเดรสพื้นฐาน+7 ส่วนพอร์ตแบบ ECP จะเพิ่มรีจิสเตอร์อีก 3 ตัวไว้ที่ตำแหน่ง แอดเดรสพื้นฐาน+400H ถึง แอดเดรสพื้นฐาน+402H ดังนั้นถ้า แอดเดรสพื้นฐานมีค่าเป็น 378H รีจิสเตอร์เพิ่มเติมของพอร์ต EPP จะอยู่ที่แอดเดรส 37BH ถึง 37DH และรีจิสเตอร์เพิ่มเติมของพอร์ต ECP จะอยู่ที่แอดเดรส 778H ถึง 77AH

ในเครื่อง PC รุ่นแรกเริ่ม พอร์ตขนานจะมีแอดเดรสพื้นฐานอยู่ที่ 3BCH ส่วนในระบบเครื่องใหม่ พอร์ตขนานมักจะถูกอยู่ที่แอดเดรส 378H แต่ละกลุ่มแอดเดรสทั้ง 3 กลุ่มข้างต้นก็ยังสำรองไว้สำหรับพอร์ตขนานอื่นอยู่ และถ้าฮาร์ดแวร์ของพอร์ตขนานนั้นอนุญาตก็สามารถปรับตั้งพอร์ตให้อยู่ในแอดเดรสใด ๆ ใน 3 กลุ่มข้างต้นนั้นก็ได้ แต่อย่างไรก็ตามจะไม่สามารถติดตั้งพอร์ตแบบ EPP ให้มีแอดเดรสพื้นฐานที่ 3BCH ได้เพราะจะทำให้รีจิสเตอร์เพิ่มเติมอีก 3 ตัวของพอร์ต EPP นั้นมีแอดเดรสอยู่ในตำแหน่งที่ถูกใช้งานโดยจอภาพวีดีโอ (Video Display)

พอร์ตแบบ PS/2 Type 3 ของไอบีเอ็ม ก็ยังมีรีจิสเตอร์เพิ่มเติมอีก 3 ตัวที่ตำแหน่ง แอดเดรสพื้นฐาน +3 แอดเดรสพื้นฐาน +5 และยอมให้ แอดเดรสพื้นฐานอยู่ที่แอดเดรส 1278H ถึง 1378H ได้และส่วนใหญ่ คอสม(Dos) และวินโดวส์ (Windows) จะอ้างถึงพอร์ตแรกตามลำดับอักษรว่าคือ พอร์ต LPT1 พอร์ตที่สองคือ LPT2 และพอร์ตที่สามคือ LPT3 ดังนั้นในขณะที่บูท(Boot) เครื่องพีซีพอร์ต LPT1 มักจะอยู่ที่แอดเดรส 378H หรืออาจจะเป็น 287H หรือ 3BCH ก็ได้ ส่วนพอร์ต LPT2 ถ้ามีจะอยู่ที่แอดเดรส 378H หรือ 278H และพอร์ต LPT3 จะสามารถอยู่ที่แอดเดรส 278H เท่านั้น เราสามารถใช้เทคนิคการปรับตั้งต่างๆ ในการเปลี่ยนแปลงค่าเหล่านี้ แต่ไม่สามารถทำได้กับทุกๆ ระบบ คำว่า LPT มาจากคำว่า LinePrinter ซึ่งสะท้อนให้เห็นถึงจุดประสงค์ดั้งเดิมในการใช้งานพอร์ตนี้

และถ้าฮาร์ดแวร์ของพอร์ตอื่นยอมก็สามารถเพิ่มพอร์ตขนานเข้าไปยังแอดเดรสของพอร์ตใดๆ ที่ไม่ได้ใช้งานได้ แต่ซอฟต์แวร์ที่ใช้ อาจจะไม่สามารถจำแนกหาพอร์ตที่ไม่เป็นมาตรฐานเหมือนพอร์ต LPT ได้แต่สามารถเข้าถึงพอร์ตเหล่านั้นได้ด้วยซอฟต์แวร์ที่ทำการเขียนข้อมูลเข้าไปที่รีจิสเตอร์ของพอร์ตเหล่านั้นโดยตรง

### การอินเทอร์รัปต์ (Interrupt)

พอร์ตนานส่วนใหญ่จะมีความสามารถในการตรวจจับสัญญาณอินเทอร์รัปต์จากอุปกรณ์ภายนอกได้ อุปกรณ์ภายนอกอาจใช้การอินเทอร์รัปต์ในการประกาศว่ามีข้อมูลที่รับหรือส่งไบต์ข้อมูล การใช้งานอินเทอร์รัปต์นั้น พอร์ตนานจะต้องมีการกำหนดระดับการร้องขออินเทอร์รัปต์ไว้เสียก่อน

โดยทั่วไปแล้วพอร์ต LPT1 จะใช้ IRQ7 และพอร์ต LPT2 จะใช้ IRQ5 แต่ IRQ5 มักจะถูกใช้งานโดยการ์ดเสียง (Sound Card) ส่วนใหญ่ และ IRQ ว่างๆ บนเครื่องพีซีจะมีน้อยมาก แม้กระทั่ง IRQ7 ก็อาจถูกสำรองไว้สำหรับอุปกรณ์อื่นได้ด้วย ดังนั้นพอร์ตบางพอร์ตจะยอมให้เลือก IRQ อื่นที่อยู่ข้างเคียงกันได้

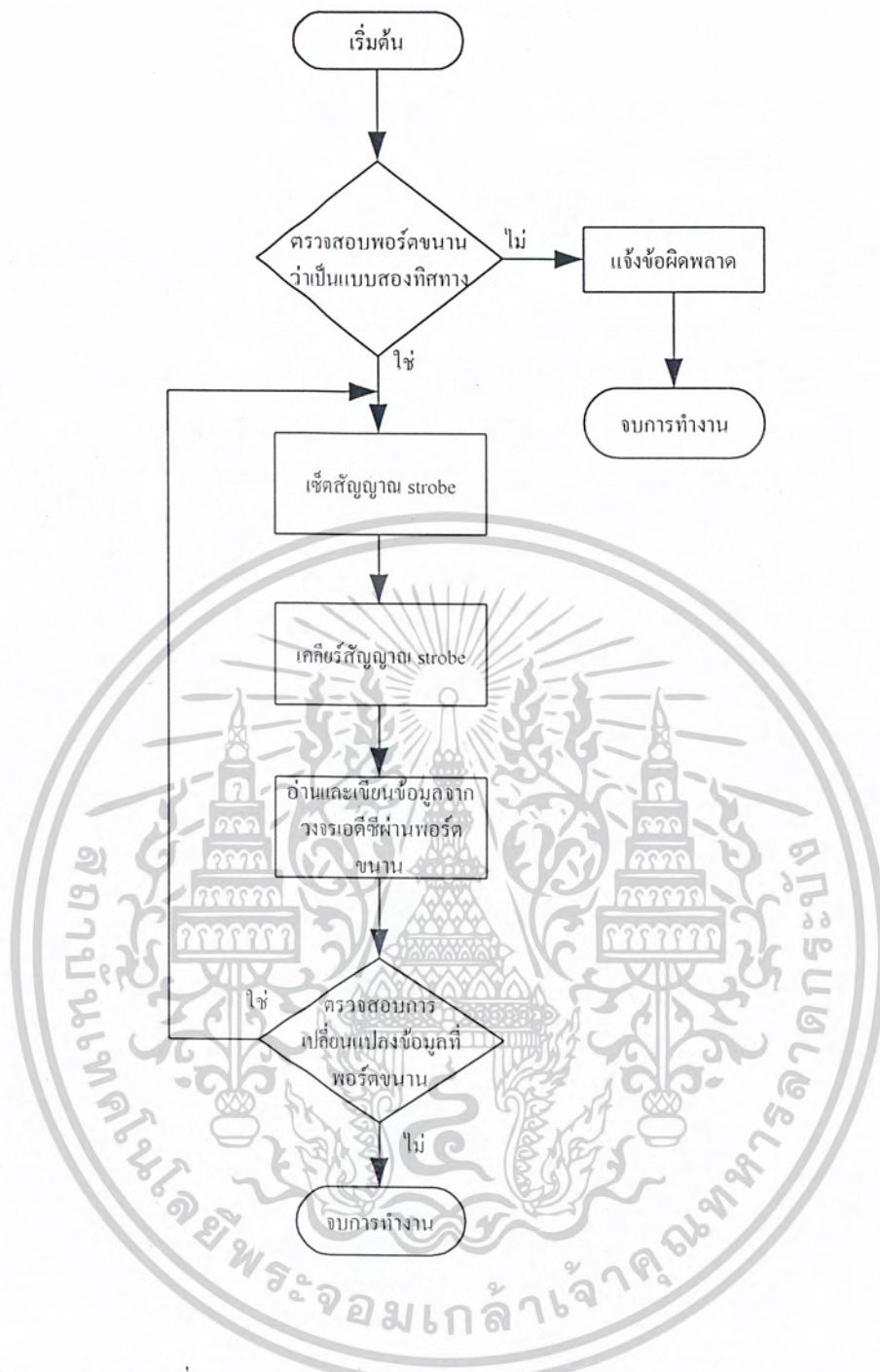
โปรแกรมไดรเวอร์ของพรีนเตอร์และโปรแกรมประยุกต์อื่นๆที่มีการเข้าถึงพอร์ตนานก็ไม่ต้องการ การอินเทอร์รัปต์พอร์ตนาน ถ้าเลือกไม่ให้ IRQ ต่อพอร์ตนานนั้น โปรแกรมส่วนใหญ่ก็ยังทำงานได้ แม้ว่าบางครั้งจะไม่มีประสิทธิภาพเท่าที่ควร ทั้งยังสามารถเหลือ IRQ เพื่อใช้ในงานอื่นได้

### DMA แชนแนล

พอร์ต ECP สามารถใช้การเข้าถึงหน่วยความจำได้โดยตรง (Direct Memory Access:DMA) สำหรับการรับส่งข้อมูลที่พอร์ตนาน ในระหว่างกระบวนการรับส่งข้อมูลแบบ DMA นี้ CPU ก็จะสามารถไปทำงานอื่นได้ ดังนั้นการใช้กระบวนการ DMA นี้พอร์ตจะต้องได้รับการกำหนดว่าจะใช้ DMA ช่องใด (Channel) ในช่วง 0 ถึง 3

### การค้นหาพอร์ตที่มีอยู่

ดอส และวินโดวส์ จะมีโปรแกรมอรรถประโยชน์ (Utility) อยู่ภายในตัว สำหรับค้นหาพอร์ตที่มีอยู่ในระบบและตรวจสอบทรัพยากรอื่นๆ ของระบบในวินโดวส์ 95 (Window 95) ให้คลิกที่คอนโทรลพาเนล (Control Panel) ระบบ(System) อุปกรณ์ (Device) พอร์ต และให้คลิกที่พอร์ตเพื่อดูแอดเดรสที่กำหนดไว้ของพอร์ตนั้น และหมายเลข IRQ (ถ้ามี) และช่อง DMA ของพอร์ตนั้น ถ้าเป็นวินโดวส์ 3.11 หรือ ดอส คุณสามารถใช้โปรแกรม ไมโครซอฟต์ ไดอะโนสติก (Microsoft's Diagnostic (msd.exe)) เพื่อดูพอร์ต, และรายละเอียดอื่นๆ ของระบบได้

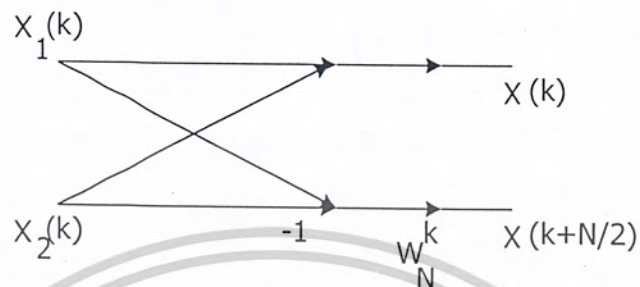


รูปที่ 3.10 แผนผังการทำงาน โปรแกรมรับข้อมูลเข้าทางพอร์ตขนาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3.2 การทำงานของโปรแกรมการฟาสต์ฟูเรียร์ทรานส์ฟอร์ม

วิธีฟาสต์ฟูเรียร์ทรานส์ฟอร์มที่ใช้ในโปรแกรมนี้คือ การลดทอนความถี่แบบเชิงซ้อน 2 เรดิก (Complex radix-2 decimation in frequency) ก็จะมีรูปแบบของบิตเตอร์ฟลาย ตามรูปที่ 3.11



รูปที่ 3.11 แสดงบิตเตอร์ฟลายของการลดทอนความถี่แบบเชิงซ้อน

สมการของการคำนวณบิตเตอร์ฟลายแบบลดทอนความถี่ คือ

$$\text{Output (upper)} = \text{Input (upper)} + \text{Input (lower)}$$

$$\text{Output (upper)} = W * [\text{Input (upper)} - \text{Input (lower)}]$$

เมื่อใช้การสุ่มสัญญาณจำนวน 256 จุด จะทำให้

จำนวนของสถานะ (Stage) เท่ากับ  $\log_2 256 = 8$  สถานะ

จำนวนของบิตเตอร์ฟลายในแต่ละสถานะ เท่ากับ  $256/2 = 128$  บิตเตอร์ฟลาย

จำนวนของการคูณทางเชิงซ้อน (CMULT) =  $N/2 \log_2 N$

$$\text{CMULT} = 128 \log_2 256 = 1024 \text{ ครั้ง}$$

จำนวนของการบวกทางเชิงซ้อน CADD =  $N \log_2 N$

$$\text{CADD} = 256 \log_2 256 = 2048 \text{ ครั้ง}$$

และค่าของทวิคูณเฟลเตอร์ เราสามารถหาได้จาก

$$W_N^n = e^{-j2\pi n^2/N}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยค่า  $n$  เราหาได้จากตารางที่ 3.1

$m$	$n$
1	0
2	0 64
3	0 32 64 96
4	0 16 32 48 64 80 96 112
5	0 8 16 24 32 40 48 56 64 72 80.....120
6	0 4 8 12 16 20 24 28 32 36 40.....124
7	0 2 4 6 8 10 12 14 16 18 20.....126
8	0 1 2 3 4 5 6 7 8 9 10.....127

ตารางที่ 3.1 แสดงค่าของ  $n$  ในแต่ละสถานะ

ในหลักการเขียน โปรแกรมจะใช้วิธีการแบบการลดทอนทางความถี่บิตเตอร์ฟลายและต้องมีการเก็บค่าข้อมูลที่ได้ให้กลับค่าเพื่อประหยัดหน่วยความจำในการเก็บข้อมูล โดยจะต้องนำข้อมูลที่คำนวณได้ไปเก็บไว้ที่ตำแหน่งข้อมูลเดิมและทำการคำนวณเช่นนี้ไปเรื่อยๆ จนกระทั่งคำนวณเสร็จ ในการคำนวณแบบการลดทอนทางความถี่บิตเตอร์ฟลาย จะต้องมีกำหนดดังนี้

- (1) การชี้ตำแหน่งขาบน (upper leg) ของอินพุต
- (2) ความแตกต่างระหว่างขาบนและขาล่าง (lower leg)
- (3) ค่าของ  $W$  (การเก็บค่า  $W$  อาร์เรย์)

ตัวแปรที่ใช้ในการคำนวณฟาสต์ฟูเรียร์ทรานส์ฟอร์ม

- $x$ :     ชี้ค่าเริ่มคี่ของคำสั่งจำนวนเชิงซ้อนที่รองรับข้อมูลของอินพุตและเอาต์พุต
- $i$ :     การอ้างถึงตำแหน่งขาบนใน  $x$  อาร์เรย์
- $lc$ :    การอ้างถึงความแตกต่างระหว่างขาบนและขาล่าง
- $wptr$ :  เป็นจุดที่ใช้เก็บค่าของ  $W$
- $n$ :     เป็นจำนวนจุดที่ใช้คำนวณ
- $m$ :     เป็นตัวยกกำลังของ  $n$
- $xi$ :    แทนตำแหน่งอินพุตขาบน
- $xip$ :   แทนตำแหน่งอินพุตขาล่าง
- $temp$ :  ตัวแปรที่ใช้เก็บค่าเอาต์พุตขาบนชั่วคราวซึ่งมีค่าจริงและจินตภาพ
- $tm$ :    ตัวแปรที่ใช้เก็บค่าเอาต์พุตขาล่างชั่วคราวก่อนคูณกับค่า  $W$  ซึ่งมีค่าจริงและจินตภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.11 สามารถเขียนโปรแกรมจากการลทอนทางความถี่บัคเตอร์ฟลายได้ดังนี้

```
xi = x + i;
xip = xi + lc;
temp = *xi + *xip;
tm = *xi - *xip;
*xip = tm * *wptr;
*xi = temp;
```

บรรทัดสุดท้ายของโปรแกรมจะใช้ตัวแปร temp เก็บค่าเอาต์พุตขานชั่วคราว และจะเปลี่ยนเป็นตัวแปร xi อีกที เพื่อใช้ในการคำนวณครั้งต่อไป

ในการคำนวณบัคเตอร์ฟลายหลายตัวจะยกตัวอย่างการเขียนโปรแกรมในรูปที่ 2.22 กราฟการลทอนทางความถี่ การหาบัคเตอร์ฟลายในแนวดิ่งจะมีจำนวนแถวทั้งหมดเท่ากับ  $\log_2 N$  แต่ละแถวของบัคเตอร์ฟลายจะต้องคำนวณถึงค่า W ค้วย ในแต่ละแถวต้องมีค่า W ในบัคเตอร์ฟลายแรกเหมือนกัน แต่ในบัคเตอร์ฟลายที่สองจะมีค่าของ W แต่ละตัวอาจเหมือนเดิมหรือไม่ก็ได้ และโครงสร้างของบัคเตอร์ฟลายที่มีค่า W เหมือนกันจะใช้การวนลูป (loop) ดัง โปรแกรมต่อไปนี้

```
for (i = j; i < n; i = i + 2 * lc)
{
    xi = x + i;
    xip = xi + lc;
    temp = *xi + *xip;
    tm = *xi - *xip;
    *xip = tm * *wptr;
    *xi = temp;
}
```

ในลูปที่กล่าวถึงจะชี้ค่าเริ่มต้นที่ขาน โดยค่า j และทำต่อไปโดยใช้ระยะห่างระหว่างขานและขาล่างของบัคเตอร์ฟลาย โดยสามารถตรวจสอบจากกราฟโดยมีจำนวนของ W เหมือนกัน และการคำนวณในแต่ละแถวจะเพิ่มค่าตามโปรแกรมลูปต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

for ( j = 0; j < le; j++) {
    for ( i = j; i < n; i = i + 2*le ) {
        xi = x + i;
        xip = xi + le;
        temp = *xi + *xip;
        tm = *xi - *xip;
        *xip = tm* *wptr;
        *xi = temp;
    }
    wptr = wptr + windex;
}

```

ในการวนลูปแต่ละครั้งจะชี้ตำแหน่งขาน โดยใช้ค่า  $j$  เพิ่มตำแหน่งการหาบิตเตอร์ที่ลายในแต่ละแถว โดยดูภายในจะสนใจทุกๆ ค่าของบิตเตอร์ที่ลายโดยใช้ค่า  $j$  เป็นจุดเริ่มต้นเช่นกัน และจะเพิ่มค่า  $w$  ( $wptr$ ) โดยใช้  $windex$  ค่าของ  $windex$  จะเปลี่ยนไปในแต่ละแถว ในลำดับสุดท้ายจะเพิ่มลูปจนถึงแถวที่  $m$  โดยเพิ่มลูปนอกเข้าไปดังนี้

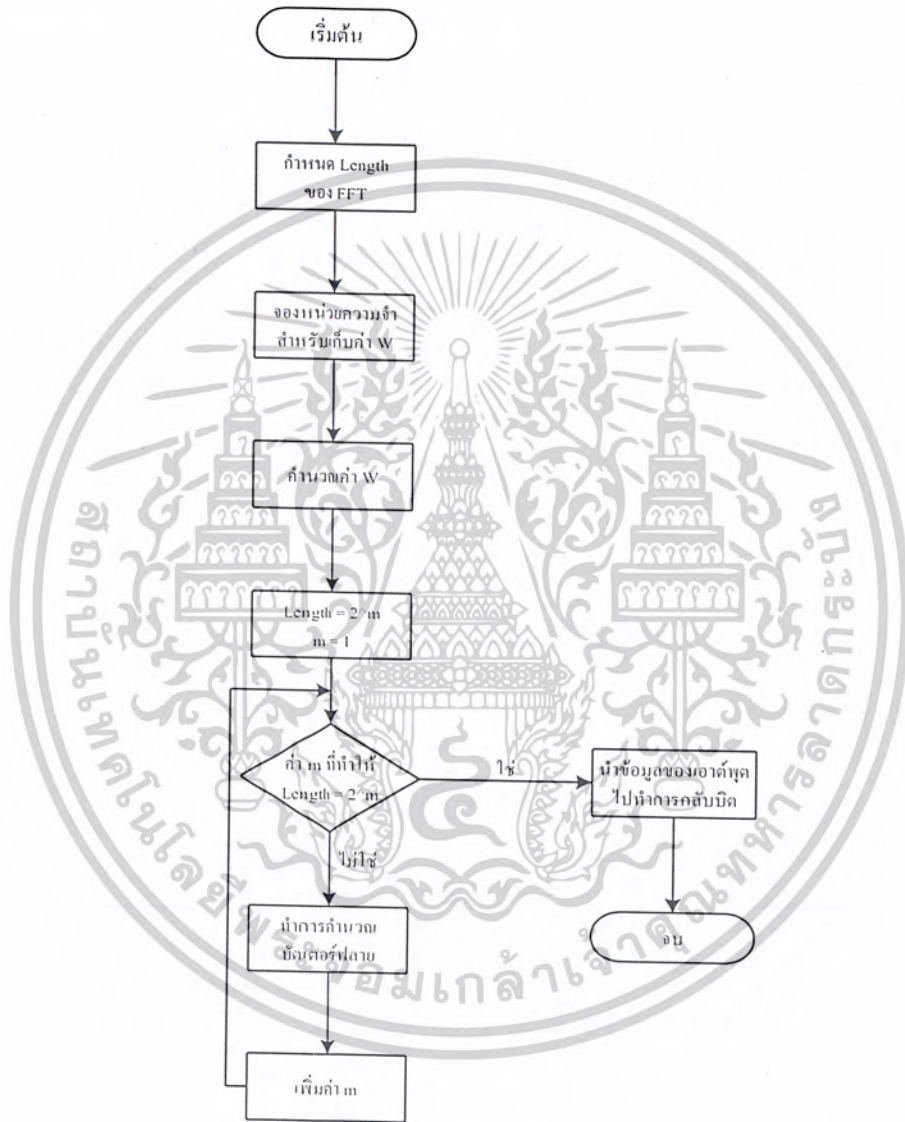
```

le = n;
windex = 1;
for ( l = 0 ; l < m ; l++ ) {
    le = le/2;
    wptr = w;
    for ( j = 0; j < le; j++ ) {
        for ( i = j; i < n; i = i + 2*le ) {
            xi = x + i;
            xip = xi + le;
            temp = *xi + *xip;
            tm = *xi - *xip;
            *xip = tm* *wptr;
            *xi = temp;
        }
        wptr = wptr + windex;
    }
    windex = 2*windex;
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

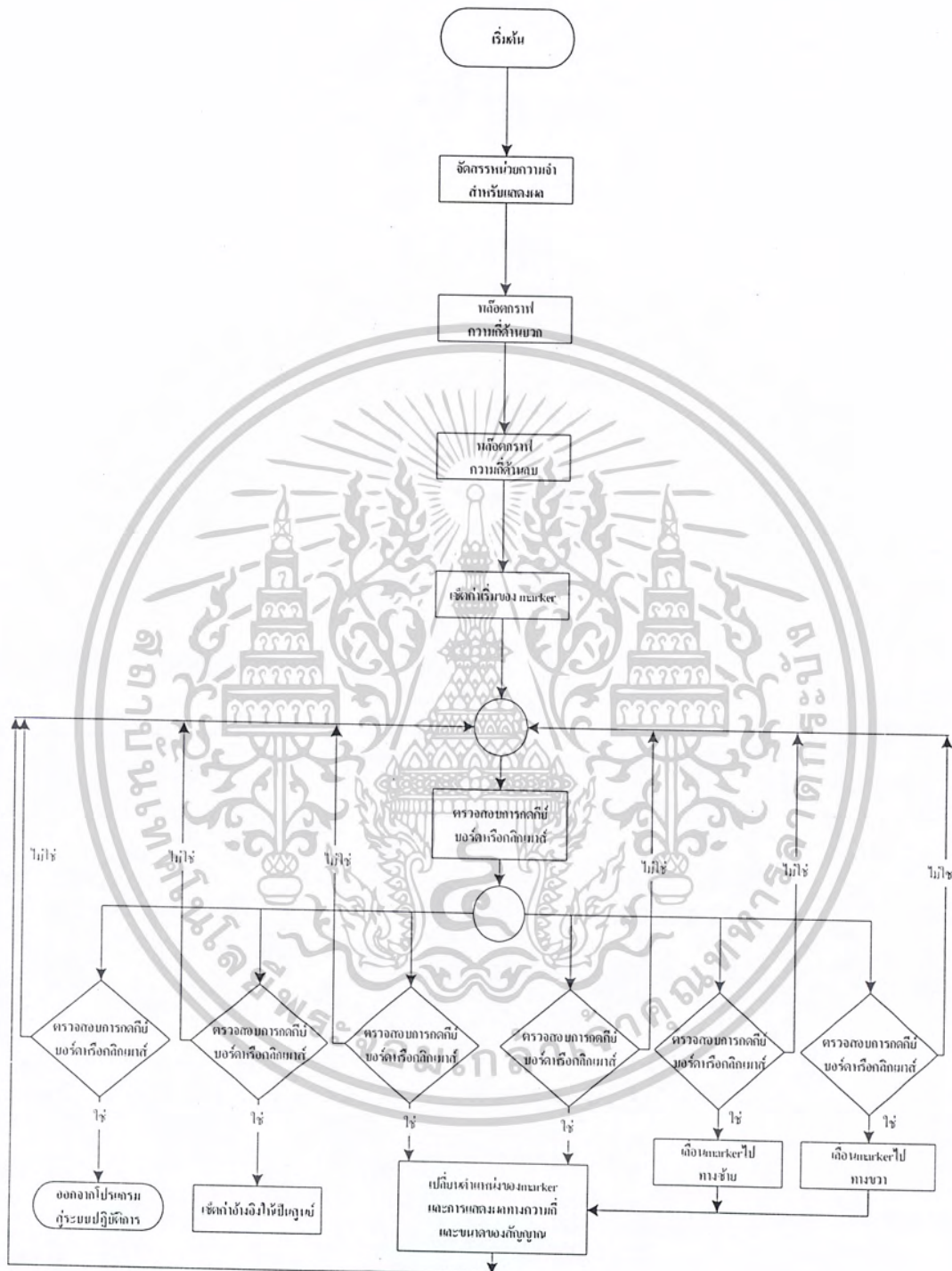
ค่า  $w$  จะชี้จุดเริ่มต้นของอาร์เรย์  $W$  ก่อนจะผ่านไปแต่ละแถว ค่า  $lc$  เป็นระยะห่างระหว่างขบวนและขาล่างของบิตเตอร์ฟลาย ค่า  $*wptr$  เป็นค่าเริ่มต้นของแฟคเตอร์  $W$  โดยจะเพิ่มไปเรื่อยๆ จนจบแถวแรกโดยใช้ค่า  $windex = 1$  และเมื่อคำนวณบิตเตอร์ฟลายในแถวที่สองค่า  $windex$  ก็จะเพิ่มขึ้นเป็นสองเท่า และถ้าเพิ่มการคำนวณบิตเตอร์ฟลายในแถวต่อไปค่า  $windex$  ก็จะเพิ่มขึ้นจากเดิมเป็นสองเท่า จะเป็นเช่นนี้ไปเรื่อยๆ จนจบการคำนวณ



รูปที่ 3.12 แผนผังการทำงานของโปรแกรมคำนวณเฟสดีฟูเรียวร์ทรานส์ฟอร์ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

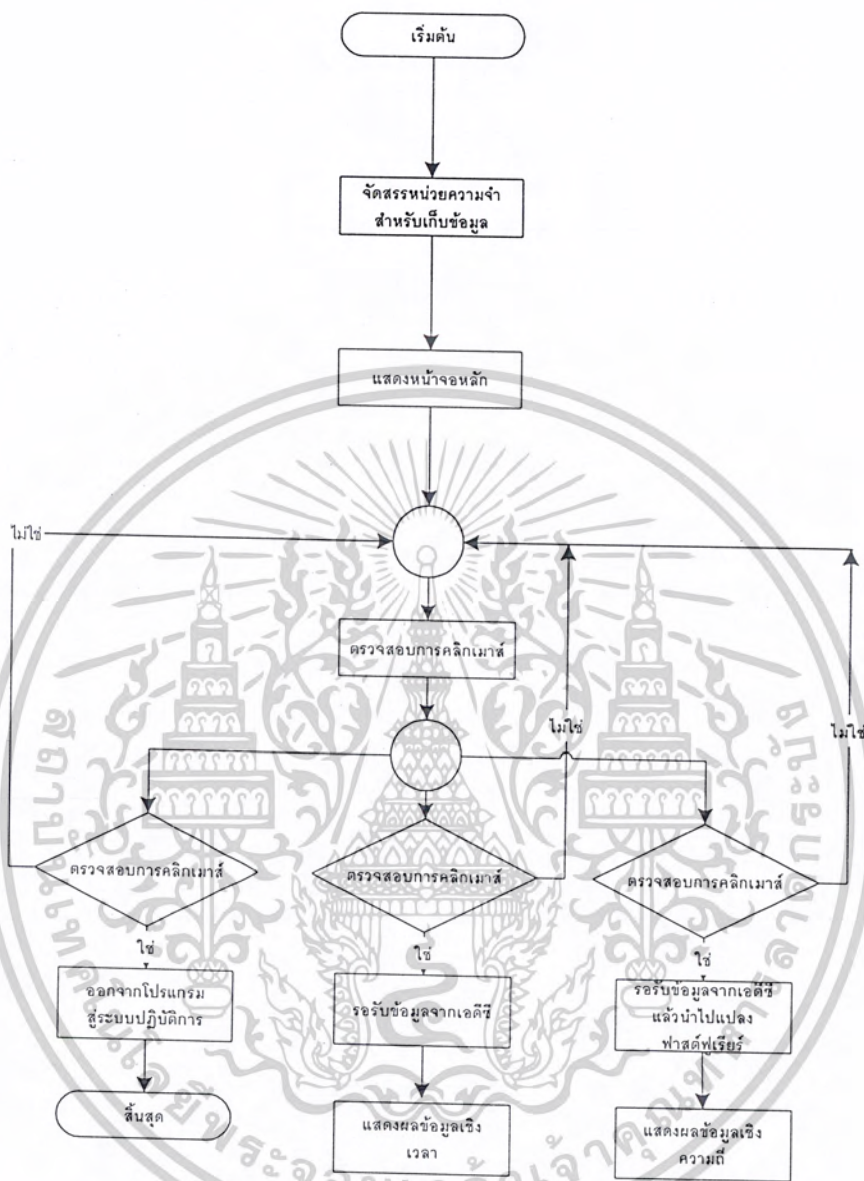
## 3.3.3 การแสดงผล (Display)



รูปที่ 3.13 แผนผังการทำงานของโปรแกรมส่วนแสดงผลทางแกนเวลา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.3.4 การทำงานรวมของส่วนที่เป็นซอฟต์แวร์



รูปที่ 3.14 แผนผังการทำงานรวมของส่วนที่เป็นซอฟต์แวร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

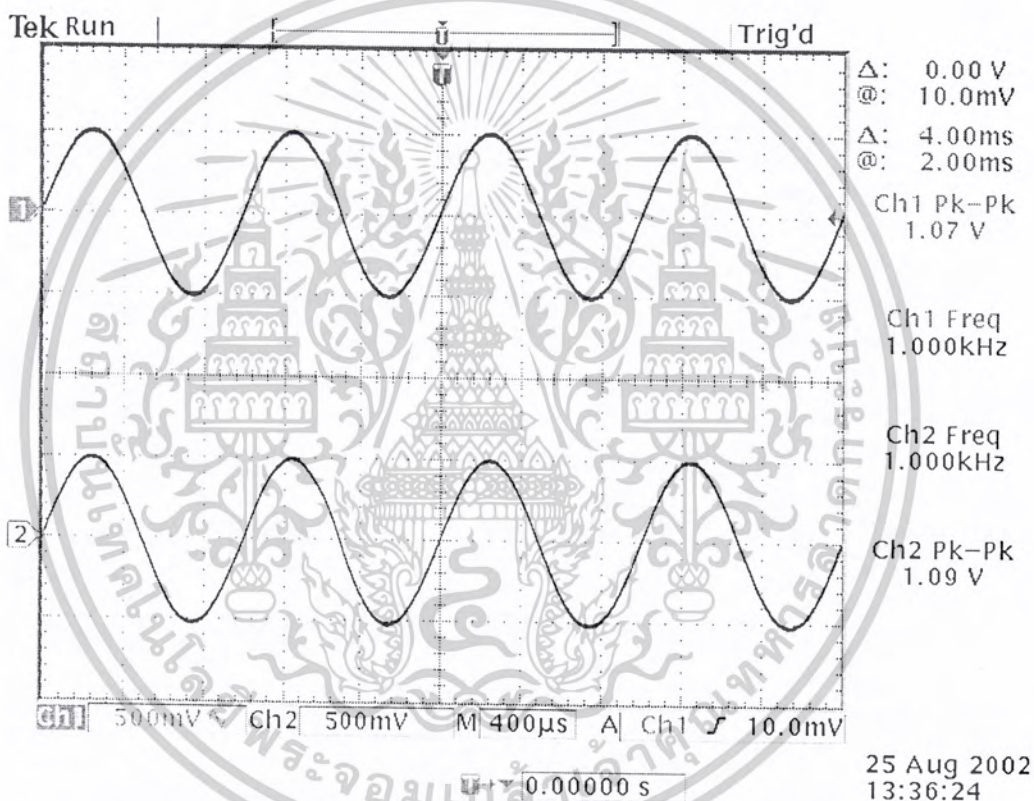
## บทที่ 4

### การทดลองและผลการทดลอง

ในการทดลองได้ทำการแบ่งการทดลองออกเป็นส่วนๆซึ่งรายละเอียดของแต่ละส่วนนั้นจะอธิบายวิธีการทดลองและผลการทดลองที่ได้ตามหัวข้อต่างๆ ดังต่อไปนี้

#### 4.1 การทดลองวงจรตามแรงดัน

ทำการทดลองเพื่อทดสอบคุณสมบัติของวงจรตามแรงดันว่ามีการทำงานตามที่กำหนดหรือไม่ โดยการป้อนสัญญาณรูปไซน์ 1 kHz 1 Vp-p เข้าที่อินพุตของวงจรและวัดสัญญาณเอาต์พุตที่ได้ออกมาเปรียบเทียบกับสัญญาณทางอินพุต ผลที่ได้จากการทดลองแสดงดังรูปที่ 4.1



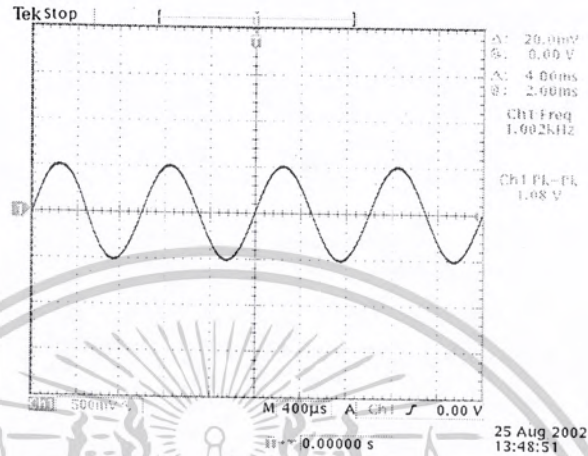
รูปที่ 4.1 สัญญาณอินพุตและเอาต์พุตของวงจรตามแรงดัน

ช่องสัญญาณที่ 1 แสดงรูปสัญญาณอินพุตและช่องสัญญาณที่ 2 แสดงรูปสัญญาณเอาต์พุต จากการทดลองจะเห็นว่า สัญญาณอินพุตและเอาต์พุตมีความถี่เท่ากันและแอมพลิจูดใกล้เคียงกัน ซึ่งจะเห็นผลการทดลองข้างต้นเป็นไปตามทฤษฎีในบทที่ 3

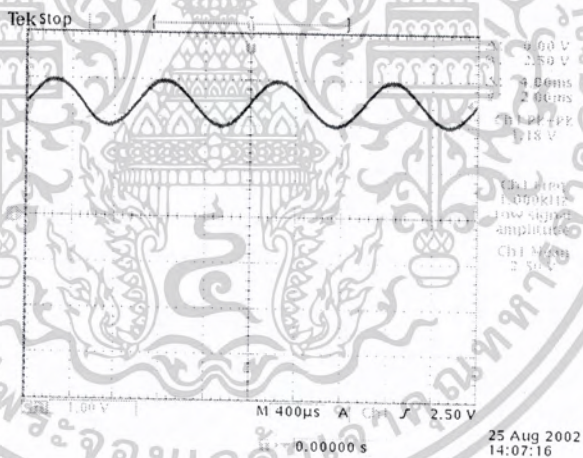
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.2 การทดลองวงจรระดับสัญญาณ

การทดลองทำได้โดย ป้อนสัญญาณความถี่ 1 kHz ขนาด 1 Vp-p เข้าที่อินพุตของวงจร (วงจรตามรูปที่ 3.4) วัดแรงดันที่ R2 และวัดสัญญาณที่จุด VLS ทำการปรับค่าของ R1 และสังเกตค่าแรงดันที่ R2 จะเห็นว่าค่าแรงดันที่ R2 มีผลทำให้สัญญาณที่จุด VLS ถูกยกระดับขึ้นไป โดยผลการทดลองแสดงดังรูปที่ 4.2 และรูปที่ 4.3



รูปที่ 4.2 สัญญาณอินพุต



รูปที่ 4.3 สัญญาณเอาต์พุตของวงจร เมื่อแรงดันที่ R2 เท่ากับ -2.5V

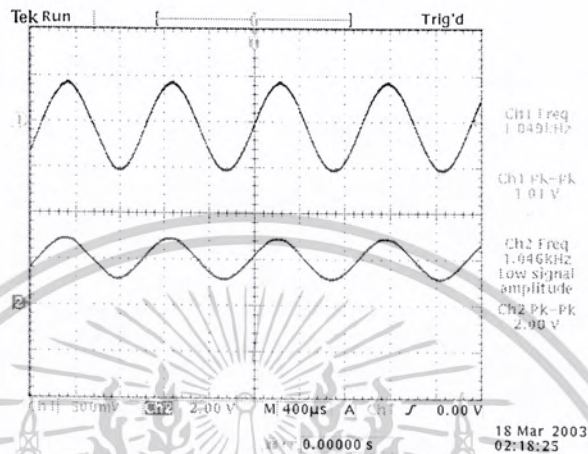
จากรูปที่ 4.3 จะเห็นว่าความถี่ของสัญญาณไม่เปลี่ยนแปลง แต่ระดับของสัญญาณจะเพิ่มขึ้นจาก 0V (รูปที่ 4.2) ไปเป็น 2.5V เมื่อแรงดันที่ R2 เท่ากับ -2.5V

จากผลการทดลองสามารถสรุปได้ว่า วงจรยกระดับของสัญญาณมีการเปลี่ยนแปลงทางด้านเอาต์พุต ซึ่งมีการเพิ่มระดับของสัญญาณขึ้นตามการเปลี่ยนแปลงของแรงดันที่ R2

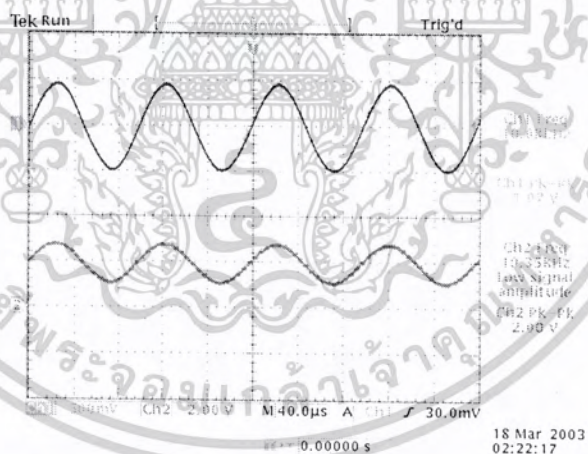
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.3 การทดลองวงจรเอดีซี

การทดลองทำได้โดยใช้วงจร ดีเอซี (DAC : Digital to Analog Converter) แบบอาร์ทูอาร์แลคคอร์ต่อเข้ากับเอาต์พุตของวงจรเอดีซีแล้วเปรียบเทียบสัญญาณของวงจรเอดีซีกับดีเอซีว่าเหมือนกันหรือไม่โดยป้อนสัญญาณป้อนสัญญาณความถี่ 1 kHz และ 10 kHz ขนาด 1 Vp-p ให้กับวงจรเอดีซีในรูปที่ 3.6 ผลการทดลองแสดงดังรูปที่ 4.4 และ รูปที่ 4.5



รูปที่ 4.4 อินพุตวงจรเอดีซี (ช่องสัญญาณที่ 1) เทียบกับเอาต์พุตของดีเอซี (ช่องสัญญาณที่ 2) ที่อินพุตความถี่ 1kHz



รูปที่ 4.5 อินพุตวงจรเอดีซี (ช่องสัญญาณที่ 1) เทียบกับเอาต์พุตของดีเอซี (ช่องสัญญาณที่ 2) ที่อินพุตความถี่ 10kHz

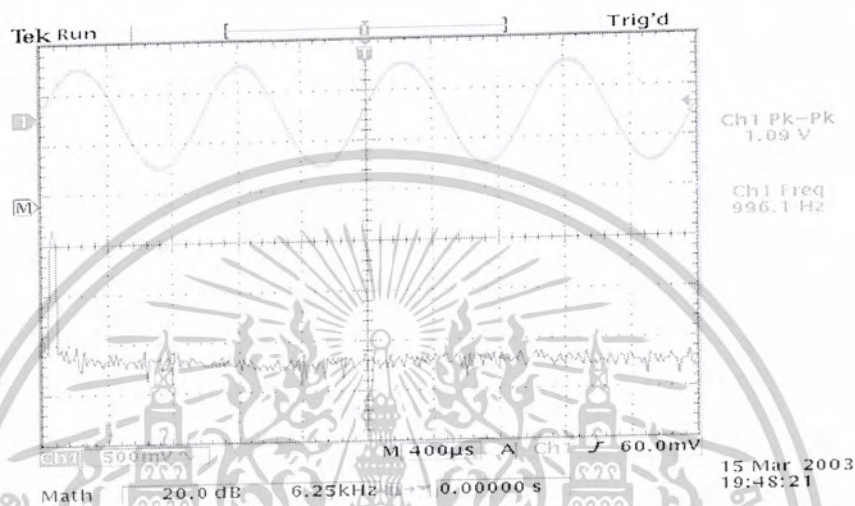
จากผลการทดลองสรุปได้ว่าค่าความถี่เอาต์พุตของวงจรดีเอซี ดังรูปที่ 4.4 และรูปที่ 4.5 (ช่องสัญญาณที่ 2) จะเปลี่ยนแปลงไปตามความถี่อินพุตวงจรเอดีซี สัญญาณอินพุตและเอาต์พุตเหมือนกัน แสดงว่าวงจรเอดีซีสามารถทำงานได้ถูกต้อง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.4 การทดลองโปรแกรมคอมพิวเตอร์

วิธีการทดสอบวงจรที่สร้างขึ้นมาว่าสามารถนำไปใช้งานได้จริงนั้นทำได้โดยการป้อนสัญญาณอินพุต ความถี่ 1 kHz, 10 kHz โดยมีแอมพลิจูด 1Vp-p และ 2 Vp-p ตามลำดับให้กับวงจรที่สร้างขึ้น

หลังจากนั้นนำไปแสดงผลโดยใช้โปรแกรมคอมพิวเตอร์ที่สร้างขึ้นแล้วนำผลที่ได้จากโปรแกรมคอมพิวเตอร์มาทำการเปรียบเทียบกับค่าที่วัดได้จาก ออสซิลโลสโคปมาตรฐาน จะได้ผลการทดลองดังรูปที่ 4.6 ถึงรูปที่ 4.21 และทดลองหาค่าแอมพลิจูดสูงสุดที่สามารถวัดได้ ผลการทดลองแสดงดังรูปที่ 4.22



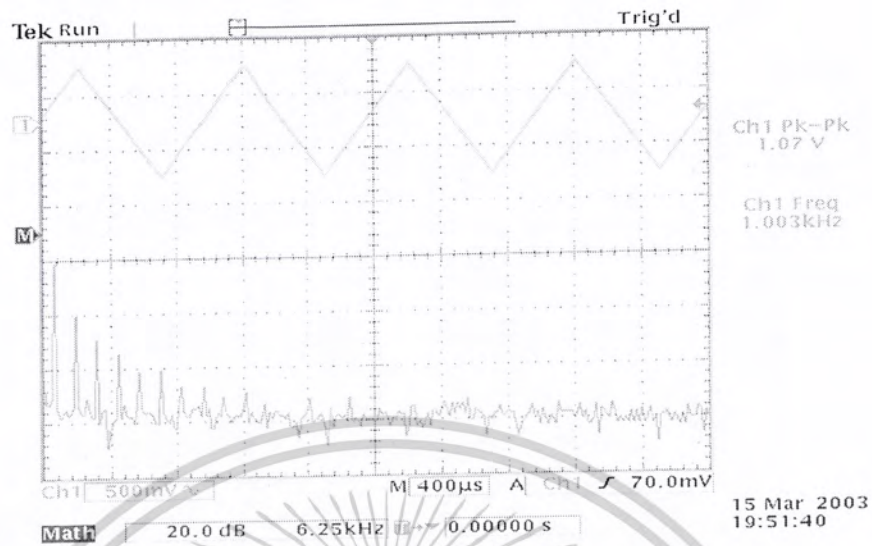
รูปที่ 4.6 สัญญาณไซน์ (ช่องสัญญาณที่ 1) ความถี่ 1 kHz ขนาด 1 Vp-p จากออสซิลโลสโคป Tektronix รุ่น TDS 3032



รูปที่ 4.7 สัญญาณไซน์ความถี่ 1 kHz ขนาด 1 Vp-p จากวงจรที่สร้างขึ้นนำไปแสดงบนจอคอมพิวเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.7 จะเห็นว่าวัดได้รูปสัญญาณสามเหลี่ยมขนาด 1.07 V และวัดความถี่ได้ 1 kHz ซึ่งมีค่าใกล้เคียงกับสัญญาณที่วัดได้จากออสซิลโลสโคปในรูปที่ 4.6



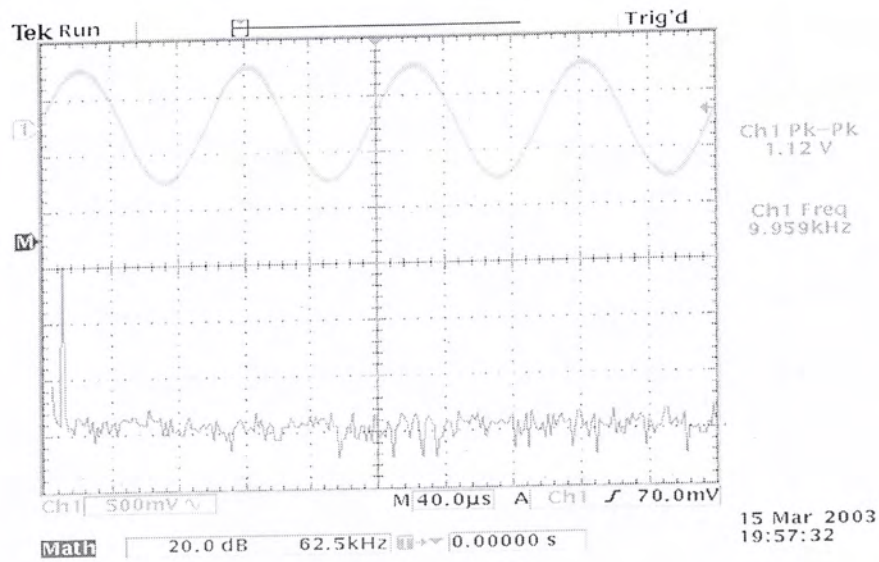
รูปที่ 4.8 สัญญาณสามเหลี่ยม (ช่องสัญญาณที่1) ความถี่ 1 kHz ขนาด 1 Vp-p จากออสซิลโลสโคป Tektronix รุ่น TDS 3032



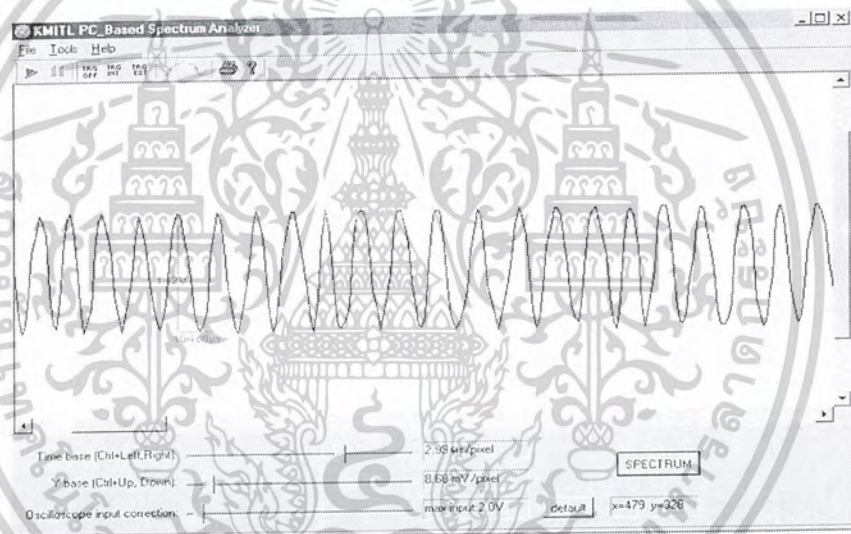
รูปที่ 4.9 สัญญาณสามเหลี่ยมความถี่ 1 kHz ขนาด 1 Vp-p จากวงจรที่สร้างขึ้นนำไปแสดงบนจอคอมพิวเตอร์

จากรูปที่ 4.9 จะเห็นว่าวัดได้รูปสัญญาณสามเหลี่ยมขนาด 1.05 V และวัดความถี่ได้ 1 kHz ซึ่งมีค่าใกล้เคียงกับสัญญาณที่วัดได้จากออสซิลโลสโคปในรูปที่ 4.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



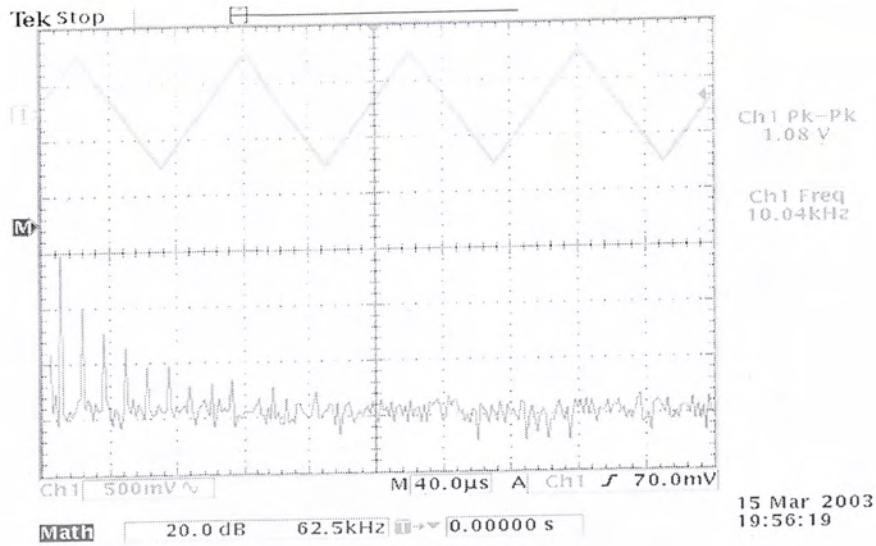
รูปที่ 4.10 สัญญาณไซน์ (ช่องสัญญาณที่1) ความถี่ 10 kHz ขนาด 1 Vp-p จากออสซิลโลสโคป Tektronix รุ่น TDS 3032



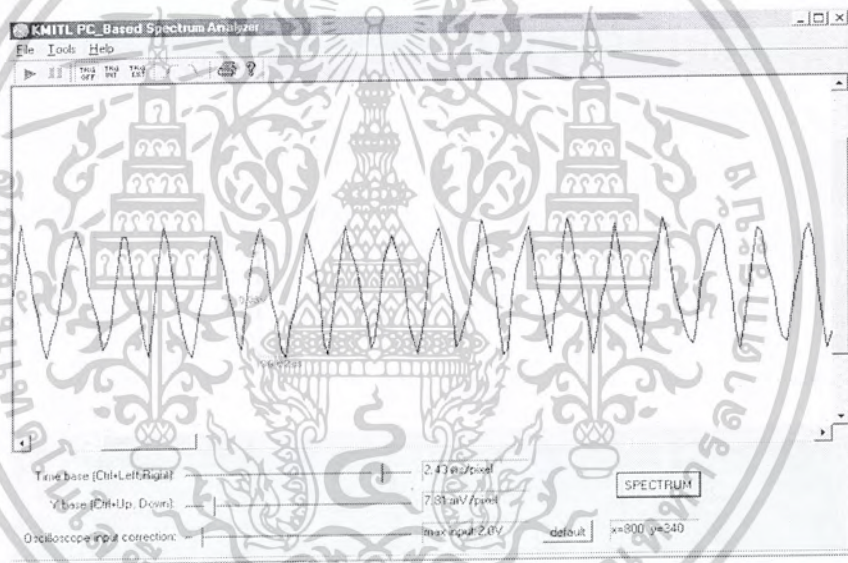
รูปที่ 4.11 สัญญาณไซน์ความถี่ 10 kHz ขนาด 1 Vp-p จากวงจรที่สร้างขึ้นนำไปแสดงบนจอคอมพิวเตอร์

จากรูปที่ 4.11 จะเห็นว่าวัดได้รูปสัญญาณไซน์ขนาด 1.02 V และวัดความถี่ได้ 10 kHz ซึ่งมีค่าใกล้เคียงกับสัญญาณที่วัดได้จากออสซิลโลสโคปในรูปที่ 4.10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



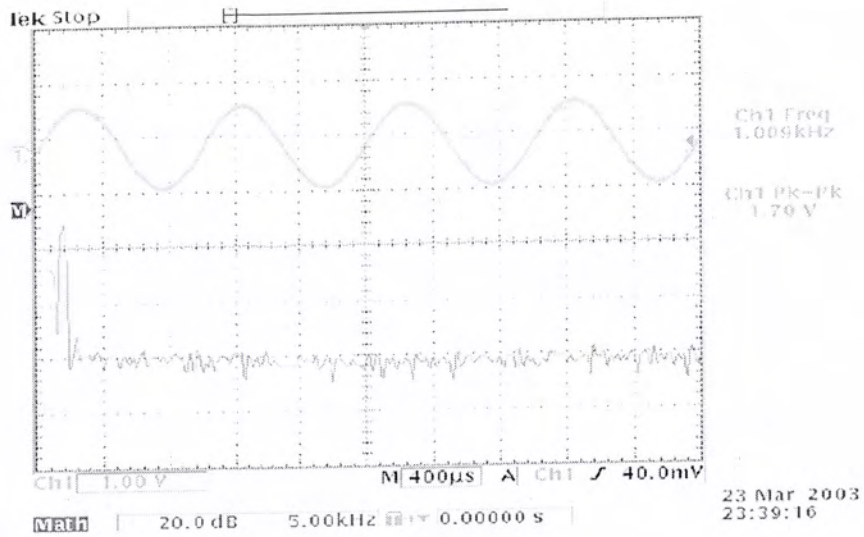
รูปที่ 4.12 สัญญาณสี่เหลี่ยม (ช่องสัญญาณที่ 1) ความถี่ 10 kHz ขนาด 1 Vp-p จาก  
ออสซิลโลสโคป Tektronix รุ่น TDS 3032



รูปที่ 4.13 สัญญาณสามเหลี่ยมความถี่ 10 kHz ขนาด 1 Vp-p จากวงจรที่สร้างขึ้นนำไปแสดงบน  
จอกอมพิวเตอร์

จากรูปที่ 4.13 จะเห็นว่าวัดได้รูปสัญญาณสามเหลี่ยมขนาด 0.96 V และวัดความถี่ได้ 10 kHz ซึ่งมีค่าใกล้เคียงกับสัญญาณซึ่งมีค่าใกล้เคียงกับสัญญาณที่วัดได้จากออสซิลโลสโคปในรูปที่ 4.12

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



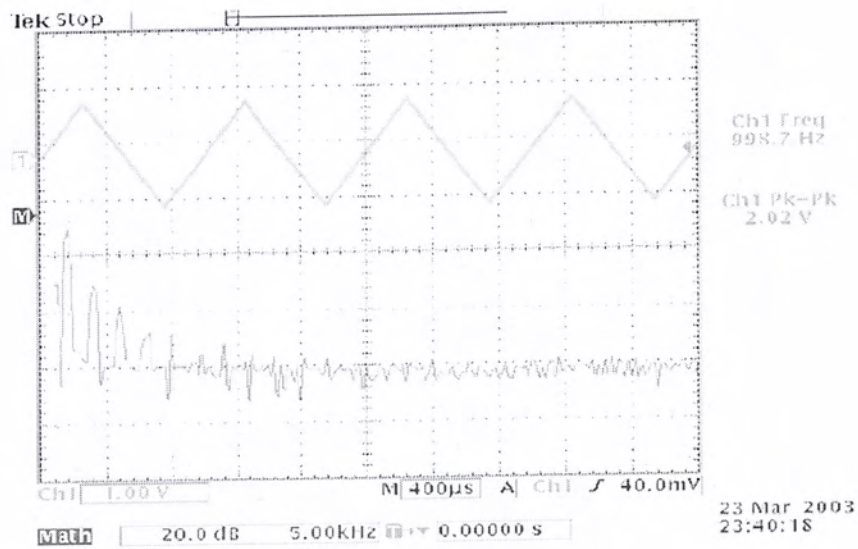
รูปที่ 4.14 สัญญาณไซน์ (ช่องสัญญาณที่ 1) ความถี่ 1 kHz ขนาด 2 Vp-p จากออสซิลโลสโคป  
Tektronix รุ่น TDS 3032



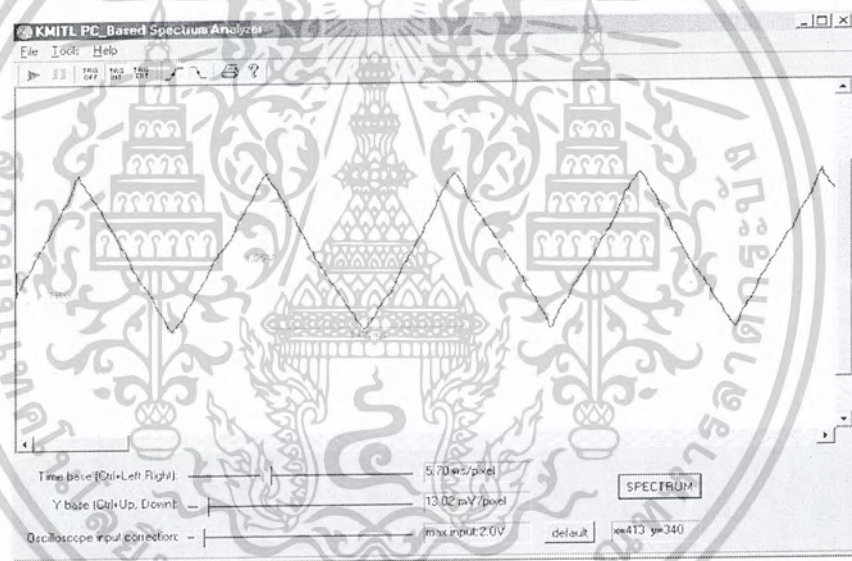
รูปที่ 4.15 สัญญาณไซน์ความถี่ 1 kHz ขนาด 2 Vp-p จากวงจรที่สร้างขึ้นนำไปแสดงบน  
จอกอมพิวเตอร์

จากรูปที่ 4.15 จะเห็นว่าวัดได้รูปสัญญาณไซน์ขนาด 1.95 V และวัดความถี่ได้ 1 kHz ซึ่งมีค่าใกล้เคียงกับสัญญาณซึ่งมีค่าใกล้เคียงกับสัญญาณที่วัดได้จากออสซิลโลสโคปในรูปที่ 4.14

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



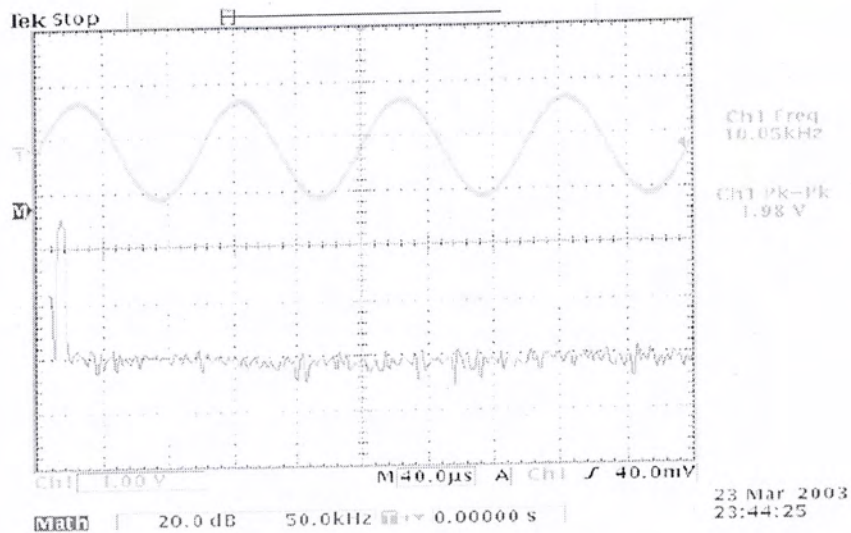
รูปที่ 4.16 สัญญาณสามเหลี่ยม (ช่องสัญญาณที่ 1) ความถี่ 1 kHz ขนาด 2 Vp-p จาก  
ออสซิลโลสโคป Tektronix รุ่น TDS 3032



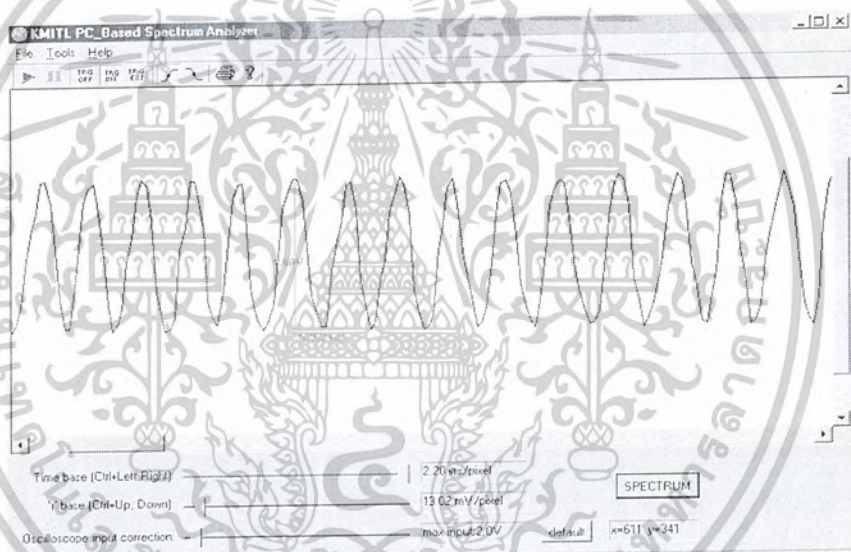
รูปที่ 4.17 สัญญาณสามเหลี่ยมความถี่ 1 kHz ขนาด 2 Vp-p จากวงจรที่สร้างขึ้นนำไปแสดงบน  
จอคอมพิวเตอร์

จากรูปที่ 4.17 จะเห็นว่าวัดได้รูปสัญญาณสามเหลี่ยมขนาด 1.95 V และวัดความถี่ได้ 1 kHz ซึ่งมีค่าใกล้เคียงกับ  
สัญญาณซึ่งมีค่าใกล้เคียงกับสัญญาณที่วัดได้จากออสซิลโลสโคปในรูปที่ 4.16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



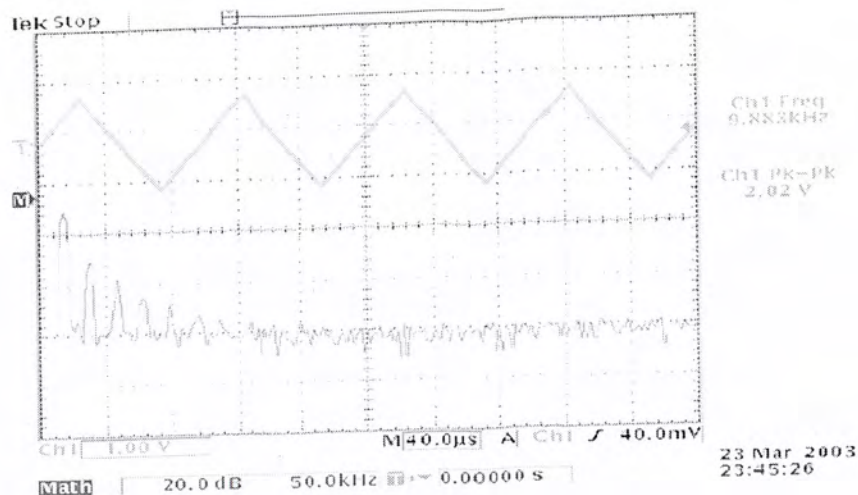
รูปที่ 4.18 สัญญาณไซน์ (ช่องสัญญาณที่1) ความถี่ 10 kHz ขนาด 2 Vp-p จากออสซิลโลสโคป Tektronix รุ่น TDS 3032



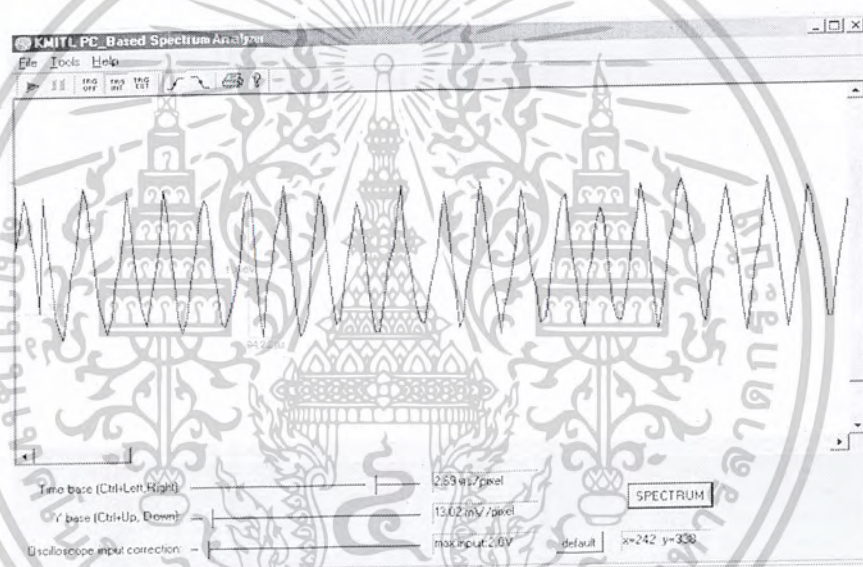
รูปที่ 4.19 สัญญาณไซน์ความถี่ 10 kHz ขนาด 2 Vp-p จากวงจรที่สร้างขึ้นนำไปแสดงบน จอคอมพิวเตอร์

จากรูปที่ 4.19 จะเห็นว่าวัดได้รูปสัญญาณไซน์ขนาด 1.89 V และวัดความถี่ได้ 10 kHz ซึ่งมีค่าใกล้เคียงกับสัญญาณซึ่งมีค่าใกล้เคียงกับสัญญาณที่วัดได้จากออสซิลโลสโคปในรูปที่ 4.18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.20 สัญญาณสามเหลี่ยม (ช่องสัญญาณที่1) ความถี่ 10 kHz ขนาด 2 Vp-p จาก  
ออสซิลโลสโคป Tektronix รุ่น TDS 3032

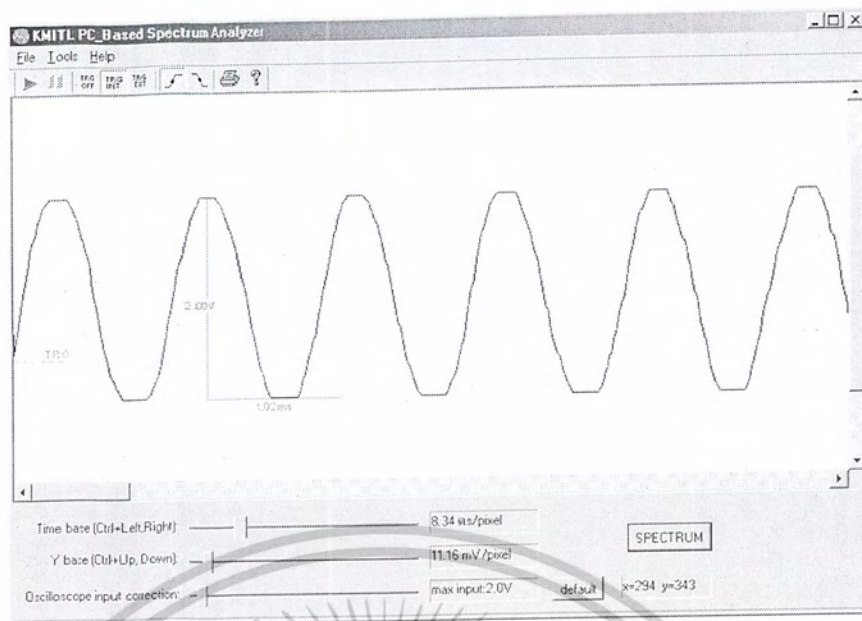


รูปที่ 4.21 สัญญาณสามเหลี่ยม ความถี่ 10 kHz ขนาด 2 Vp-p จากวงจรที่สร้างขึ้นนำไปแสดงบน  
จอคอมพิวเตอร์

จากรูปที่ 4.21 จะเห็นว่าวัดได้รูปสัญญาณสามเหลี่ยมขนาด 1.96 V และวัดความถี่ได้ 10 kHz ซึ่งมีค่าใกล้  
กับสัญญาณซึ่งมีค่าใกล้เคียงกับสัญญาณที่วัดได้จากออสซิลโลสโคปในรูปที่ 4.20

จากผลการทดลอง (รูปที่ 4.6 ถึง รูปที่ 4.21) จะเห็นว่าสัญญาณที่วัดได้จากโปรแกรมคอมพิวเตอร์  
สามารถวัดแอมพลิจูดได้ใกล้เคียงกับออสซิลโลสโคป Tektronix รุ่น TDS 3032 แต่เมื่อวัดความถี่ที่สูงขึ้น  
จะเห็นว่ารูปสัญญาณเกิดความผิดเพี้ยนไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



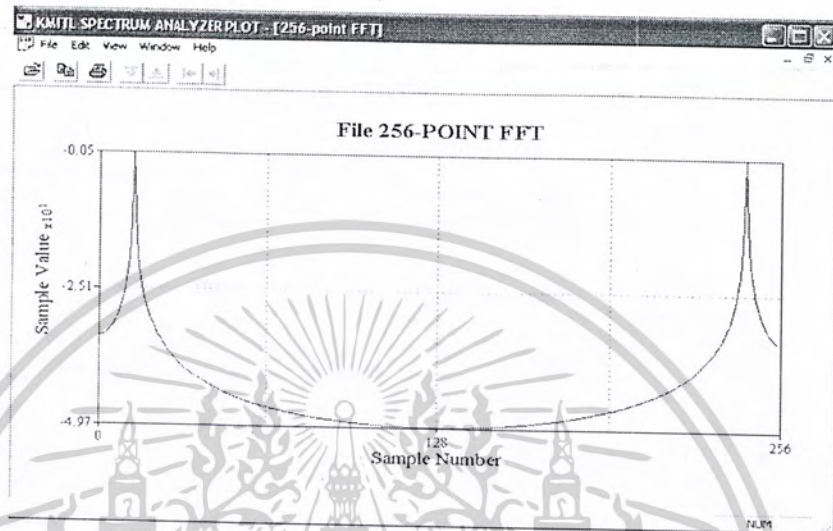
รูปที่ 4.22 แสดงรูปสัญญาณเมื่อมีแอมพลิจูดเกิน 2 Vp-p จากวงจรที่สร้างขึ้นนำไปแสดงบนจอคอมพิวเตอร์

จากผลการทดลองรูปที่ 4.22 จะเห็นว่าเมื่อป้อนสัญญาณที่มีแอมพลิจูดเกินกว่า 2 Vp-p จะเกิดการบิดเบี้ยวของสัญญาณ เนื่องจากแอมพลิจูดของสัญญาณอินพุตสูงเกินกว่าขอบเขตการทำงานของวงจรเอ็ดจีซี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

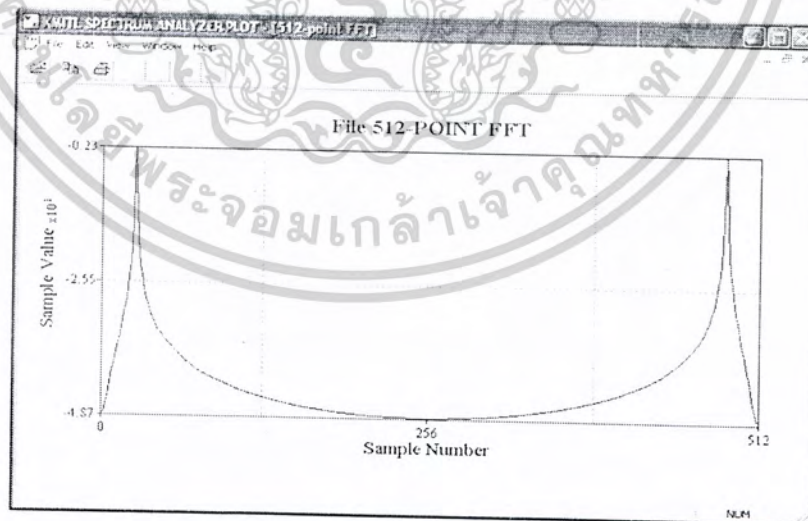
#### 4.5 กราฟแสดงผลการทำงานของส่วนโปรแกรมฟาสต์ฟูเรียร์ทรานส์ฟอร์ม

กราฟดังแสดงต่อไปนี้นี้เป็นผลจากการทำงานของส่วนโปรแกรมฟาสต์ฟูเรียร์ทรานส์ฟอร์ม โดยทำการกำหนดจำนวนจุดในการแปลงฟาสต์ฟูเรียร์ แล้วแสดงค่าแอมพลิจูดที่เป็น magnitude(db) ของแต่ละค่าตัวอย่าง ที่ป้อนเข้าไป



รูปที่ 4.23 แอมพลิจูดของฟาสต์ฟูเรียร์ทรานส์ฟอร์ม 256 จุด

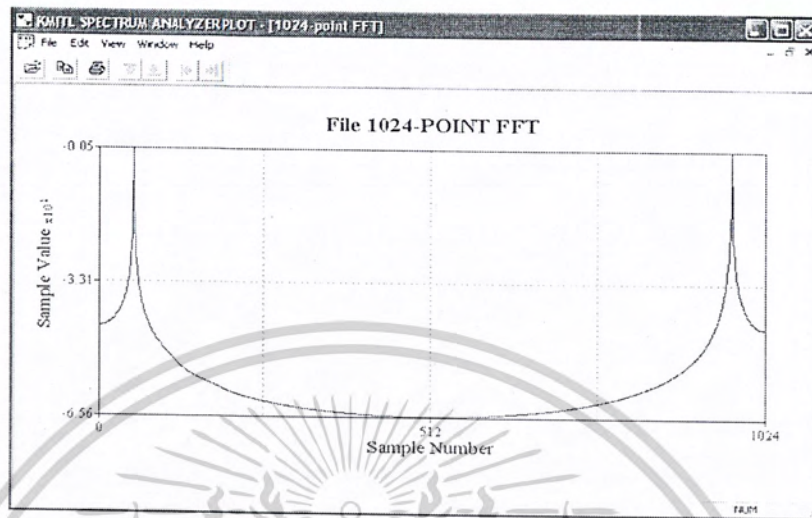
จากรูปที่ 4.23 แสดงแอมพลิจูดของฟาสต์ฟูเรียร์ทรานส์ฟอร์ม 256 จุด ที่ป้อนสัญญาณอินพุตแอมพลิจูด 1 Vp-p และมีความถี่  $f/f_s = 0.05$



รูปที่ 4.24 แอมพลิจูดของฟาสต์ฟูเรียร์ทรานส์ฟอร์ม 512 จุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 4.24 แสดงเอาต์พุตของฟาสต์ฟูเรียร์ทรานฟอร์ม 512 จุด ที่ป้อนสัญญาณอินพุตแอมพลิจูด 1 V<sub>pp</sub> และมีความถี่  $f/f_s = 0.05$



รูปที่ 4.25 เอาต์พุตของฟาสต์ฟูเรียร์ทรานฟอร์ม 1024 จุด

จากรูปที่ 4.25 แสดงเอาต์พุตของฟาสต์ฟูเรียร์ทรานฟอร์ม 1024 จุด ที่ป้อนสัญญาณอินพุตแอมพลิจูด 1 V<sub>pp</sub> และมีความถี่  $f/f_s = 0.05$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

## บทวิจารณ์และบทสรุป

## 5.1 สรุปผลการทดลอง

จากการทดลองวงจรส่วนต่างๆ ในบทที่ 4 สามารถสรุปการทดลองได้ดังนี้

5.1.1 วงจรตามแรงดัน ผลที่ได้จากการทดลองเป็นไปตามทฤษฎีของวงจรตามแรงดัน และสามารถนำไปใช้งานจริงได้

5.1.2 วงจรยกระดับสัญญาณ จากผลการทดลองสามารถสรุปได้ว่า วงจรยกระดับของสัญญาณมีการเปลี่ยนแปลงทางด้านเอาต์พุต ซึ่งมีการเพิ่มระดับของสัญญาณขึ้นตามการเปลี่ยนแปลงของแรงดันที่ R2 วงจรดังรูปที่ 4.2 และรูปที่ 4.3

5.1.3 การทดลองวงจรเอ็ดจี คุ ได้จากรูปสัญญาณเอาต์พุตของวงจร เอ็ดจี พบว่ามีรูปสัญญาณและความถี่เท่ากับอินพุตของวงจรเอ็ดจี จึงสรุปได้ว่าวงจรเอ็ดจีสามารถทำงานได้

5.1.4 การทดลองโปรแกรมคอมพิวเตอร์ จากผลการทดลองรูปที่ 4.6 ถึงรูปที่ 4.21 พบว่ายังมีการผิดเพี้ยนของรูปสัญญาณและถ้าความถี่อินพุตเพิ่มสูง ขึ้นความผิดเพี้ยนก็จะมากขึ้นด้วย เมื่อสัญญาณอินพุตของวงจรมีขนาดมากกว่า 2 Vp-p จะทำให้รูปสัญญาณที่แสดงผ่านโปรแกรมคอมพิวเตอร์ เริ่มเกิดความผิดเพี้ยนดังรูปที่ 4.22

5.1.5 ขอบเขตการใช้งานของอุปกรณ์ ย่านความถี่ที่สามารถวัดความถี่ได้ 20Hz ถึง 20 kHz และแอมพลิจูดได้ไม่เกิน 2 Vp-p

## 5.2 ปัญหาที่พบในการนำการทดลอง

5.2.1 วงจรที่ออกแบบมาเมื่อนำไปทดลองผลที่ได้ยังมีสัญญาณรบกวนเกิดขึ้น

5.2.2 ค่าที่วัดได้ยังมีความผิดเพี้ยนเมื่อความถี่สูงขึ้น

5.2.3 ยังไม่สามารถใช้งานที่ความถี่สูงกว่าย่านความถี่เสียงได้

## 5.3 แนวทางการพัฒนาต่อไป

ทำการปรับปรุงซอฟต์แวร์ในส่วนของการเชื่อมต่อกับฮาร์ดแวร์เพื่อเพิ่มประสิทธิภาพการส่งผ่านข้อมูลระหว่างฮาร์ดแวร์และคอมพิวเตอร์เพื่อที่จะสามารถใช้งานที่ความถี่สูงกว่าความถี่เสียง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

#include "dsp.h"
#include "dft.h"
#include "disk.h"
#include "get.h"

const int MAXFFTSIZE = 20;

int main()
{
    try
    {
        DSPFile dspfile;
        String strName;

        do getInput( "Enter input signal file", strName );
        while( strName.isEmpty() || dspfile.isFound( strName ) ==
false );

        dspfile.openRead( strName );

        Vector<float> vSignal;
        dspfile.read( vSignal );
        dspfile.close();

        int lenIn = vSignal.length();
        int m = MAXFFTSIZE;
        if( log2( lenIn ) < MAXFFTSIZE )
        {
            getInput(
                "Enter power of 2 length of FFT",
                m,
                log2( lenIn ),
                MAXFFTSIZE );
        }
        else
        {
            cout
                << "Warning: Truncating signal to "
                << ( 1 << MAXFFTSIZE ) << " samples for
FFT\n";
        }

        cout << "The available window functions are:\n";
        cout << " 1 --- Rectangular\n";
        cout << " 2 --- Hamming\n";
        cout << " 3 --- Hanning\n";
        cout << " 4 --- Triangle\n";
        cout << " 5 --- Blackman\n";
        cout << " 6 --- 4 term Blackman-Harris\n";

        int wnum = 0;
        getInput( "Enter the number of the window function",
wnum, 1, 6);

        Vector<Complex> vWin;
        conv( vWin, vSignal);
        switch( wnum )
        {
            case 1:
                break;
            case 2:

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        vWin = ham( vWin );
        break;
    case 3:
        vWin = han( vWin );
        break;
    case 4:
        vWin = triang( vWin );
        break;
    case 5:
        vWin = black( vWin );
        break;
    case 6:
        vWin = harris( vWin );
        break;
}

int lenFFT = 1 << m;
Vector<Complex> vSamp( lenFFT );
vSamp = (Complex)0.0f;

for( int i = 0; i < lenIn; i++ )
{
    vSamp[i] = vWin[i];
    vSignal[i] = vWin[i].m_real;
}

do getInput( "Enter windowed signal file to create",
strName );
while( strName.isEmpty() );
dspfile.openWrite( strName );
dspfile.write( vSignal );
String strTrailer;
getInput( "Enter trailer string", strTrailer );
if( strTrailer.isEmpty() == false )
    dspfile.setTrailer( strTrailer );
dspfile.close();

vSamp = fft( vSamp, m );

double logMag = 4.0 / ( (double)lenIn * (double)lenIn );
for( i = 0; i < lenFFT ; i++ )
{
    double tempFilt = vSamp[i].m_real *
vSamp[i].m_real;
    tempFilt += vSamp[i].m_imag * vSamp[i].m_imag;
    tempFilt *= logMag;
    vSamp[i].m_real = (float)( 10 * log10( max(
tempFilt, 1.e-14 ) ) );
}

int center = 0;
if( lenFFT > 1 )
    getInput(
        "Enter center of magnitude file",
        center,
        0,
        lenFFT - 1 );

int view = 10;
if( lenFFT > 10 )

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        getInput(
            "Enter length of magnitude file",
            view,
            10,
            lenFFT );
    int begin = center - ( view / 2 );

    Vector<float> logMagView( view );

    for( int k = 0; k < view; k++ )
    {
        i = k + begin;
        if( i < 0 )
            i = 0;
        if( i >= lenFFT )
            i = lenFFT - 1;
        logMagView[k] = vSamp[i].m_real;
    }

    do getInput( "Enter magnitude file to create", strName );
    while( strName.isEmpty() );
    dspfile.openWrite( strName );
    dspfile.write( logMagView );

    getInput( "Enter trailer string", strTrailer );
    if( strTrailer.isEmpty() == false )
        dspfile.setTrailer( strTrailer );
    dspfile.close();
}
catch( DSPException& e )
{
    cerr << e;
    return 1;
}
return 0;
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

#include "dsp.h"
#include "dft.h"

Vector<Complex> fft( const Vector<Complex>& vIn, int lenFFT )
{
    static Vector<Complex> w;
    static int mstore = 0;
    static int n = 1;

    if( vIn.isEmpty() )
    {
        w.empty();
        mstore = 0;
        n = 1;
        return vIn;
    }

    int length = vIn.length();
    if( length != 1 << log2( length ) )
        throw DSPMathException( "FFT of non-power-of-two vector"
);

    Vector<Complex> vOut = vIn;

    if( lenFFT != mstore )
    {
        w.empty();
        mstore = lenFFT;
        n = 1 << lenFFT;
        int le = n / 2;
        w.setLength( le - 1 );
        double arg = 4.0 * atan( 1.0 ) / le;
        double wrecurReal = cos( arg );
        double wReal = wrecurReal;
        double wrecurImag = -sin( arg );
        double wImag = wrecurImag;

        for( int j = 0; j < le - 1; j++ )
        {
            w[j].m_real = (float)wrecurReal;
            w[j].m_imag = (float)wrecurImag;
            double wtempReal = wrecurReal * wReal - wrecurImag
* wImag;
            wrecurImag = wrecurReal * wImag + wrecurImag *
wReal;
            wrecurReal = wtempReal;
        }

        int le = n;
        int windex = 1;
        Complex u;
        Complex tm;
        Complex temp;

        for( int l = 0; l < lenFFT; l++ )
    {

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

le = le / 2;

for( int i = 0; i < n; i = i + 2 * le )
{
    temp = vOut[i] + vOut[i + le];
    vOut[i + le] = vOut[i] - vOut[i + le];
    vOut[i] = temp;
}

int wptr = windex - 1;
for( int j = 1 ; j < le ; j++ )
{
    u = w[wptr];
    for( i = j; i < n; i = i + 2 * le )
    {
        temp = vOut[i] + vOut[i + le];
        tm = vOut[i] - vOut[i + le];
        vOut[i + le] = tm * u;
        vOut[i] = temp;
    }
    wptr += windex;
}
windex *= 2;
}

int j = 0;
for( int i = 1; i < ( n - 1 ); i++ )
{
    int k = n / 2;
    while( k <= j )
    {
        j = j - k;
        k = k / 2;
    }
    j = j + k;
    if( i < j )
    {
        temp = vOut[j];
        vOut[j] = vOut[i];
        vOut[i] = temp;
    }
}
return vOut;
}

```

```

Vector<Complex> ham( const Vector<Complex>& vIn )
{
    Vector<Complex> vOut = vIn;
    if( vOut.isEmpty() )
        return vOut;

    double factor = 8.0 * atan( 1.0 ) / ( vOut.length() - 1 );
    for( int i = 0; i < vOut.length(); i++ )
    {
        double ham = 0.54 - 0.46 * cos( factor * i );
        vOut[i].m_real *= (float)ham;
        vOut[i].m_imag *= (float)ham;
    }
    return vOut;
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

Vector<Complex> han( const Vector<Complex>& vIn )
{
    Vector<Complex> vOut = vIn;
    if( vOut.isEmpty() )
        return vOut;

    double factor = 8.0 * atan( 1.0 ) / ( vOut.length() - 1 );
    for( int i = 0; i < vOut.length(); i++ )
    {
        double han = 0.5 - 0.5 * cos( factor * i );
        vOut[i].m_real *= (float)han;
        vOut[i].m_imag *= (float)han;
    }
    return vOut;
}

```

```

Vector<Complex> triang( const Vector<Complex>& vIn )
{
    Vector<Complex> vOut = vIn;
    if( vOut.isEmpty() )
        return vOut;

    double factor = 2.0 / ( vOut.length() - 1 );
    for( int i = 0; i < ( vOut.length() - 1 ) / 2; i++ )
    {
        double tri = factor * i;
        vOut[i].m_real *= (float)tri;
        vOut[i].m_imag *= (float)tri;
    }
    for( ; i < vOut.length(); i++ )
    {
        double tri = 2.0 - ( factor * i );
        vOut[i].m_real *= (float)tri;
        vOut[i].m_imag *= (float)tri;
    }
    return vOut;
}

```

```

Vector<Complex> black( const Vector<Complex>& vIn )
{
    Vector<Complex> vOut = vIn;
    if( vOut.isEmpty() )
        return vOut;

    double factor = 8.0 * atan( 1.0 ) / ( vOut.length() - 1 );
    for( int i = 0; i < vOut.length(); i++ )
    {
        double black =
            0.42 -
            ( 0.5 * cos( factor * i ) ) +
            ( 0.08 * cos( 2 * factor * i ) );
        vOut[i].m_real *= (float)black;
        vOut[i].m_imag *= (float)black;
    }
    return vOut;
}

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

Vector<Complex> harris( const Vector<Complex>& vIn )
{
    Vector<Complex> vOut = vIn;
    if( vOut.isEmpty() )
        return vOut;

    double factor = 8.0 * atan( 1.0 ) / vOut.length();
    for( int i = 0; i < vOut.length(); i++ )
    {
        double arg = factor * i;
        double harris =
            0.35875 -
            0.48829 * cos( arg ) +
            0.14128 * cos( 2 * arg ) -
            0.01168 * cos( 3 * arg);
        vOut[i].m_real *= (float)harris;
        vOut[i].m_imag *= (float)harris;
    }
    return vOut;
}

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# DATA SHEET



## TDA8703

### 8-bit high-speed analog-to-digital converter

Product specification  
Supersedes data of April 1993  
File under Integrated Circuits, IC02

1996 Aug 26

Philips  
Semiconductors



# PHILIPS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 8-bit high-speed analog-to-digital converter

## TDA8703

### FEATURES

- 8-bit resolution
- Sampling rate up to 40 MHz
- High signal-to-noise ratio over a large analog input frequency range (7.1 effective bits at 4.43 MHz full-scale input)
- Binary or two's complement 3-state TTL outputs
- Overflow/underflow 3-state TTL output
- TTL compatible digital inputs
- Low-level AC clock input signal allowed
- Internal reference voltage generator
- Power dissipation only 290 mW (typical)
- Low analog input capacitance, no buffer amplifier required
- No sample-and-hold circuit required.

### APPLICATIONS

- General purpose high-speed analog-to-digital conversion
- Digital TV, IDTV
- Subscriber TV decoder
- Satellite TV decoders
- Digital VCR.

### GENERAL DESCRIPTION

The TDA8703 is an 8-bit high-speed Analog-to-Digital Converter (ADC) for video and other applications. It converts the analog input signal into 8-bit binary-coded digital words at a maximum sampling rate of 40 MHz. All digital inputs and outputs are TTL compatible, although a low-level AC clock input signal is allowed.

### ORDERING INFORMATION

TYPE NUMBER	PACKAGE		
	NAME	DESCRIPTION	VERSION
TDA8703	DIP24	plastic dual in-line package; 24 leads (600 mil)	SOT101-1
TDA8703T	SO24	plastic small outline package; 24 leads; body width 7.5 mm	SOT137-1

## 8-bit high-speed analog-to-digital converter

TDA8703

## QUICK REFERENCE DATA

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
V <sub>CCA</sub>	analog supply voltage		4.5	5.0	5.5	V
V <sub>CCD</sub>	digital supply voltage		4.5	5.0	5.5	V
V <sub>CCO</sub>	output stages supply voltage		4.2	5.0	5.5	V
I <sub>CCA</sub>	analog supply current		–	28	36	mA
I <sub>CCD</sub>	digital supply current		–	19	25	mA
I <sub>CCO</sub>	output stages supply current		–	11	14	mA
ILE	DC integral linearity error		–	–	±1	LSB
DLE	DC differential linearity error		–	–	±1/2	LSB
AILE	AC integral linearity error	note 1	–	–	±2	LSB
B	–3 dB bandwidth	note 2; f <sub>CLK</sub> = 40 MHz	–	19.5	–	MHz
f <sub>CLK</sub> /f <sub>CLK</sub>	maximum conversion rate	note 3	40	–	–	MHz
P <sub>tot</sub>	total power dissipation		–	290	415	mW

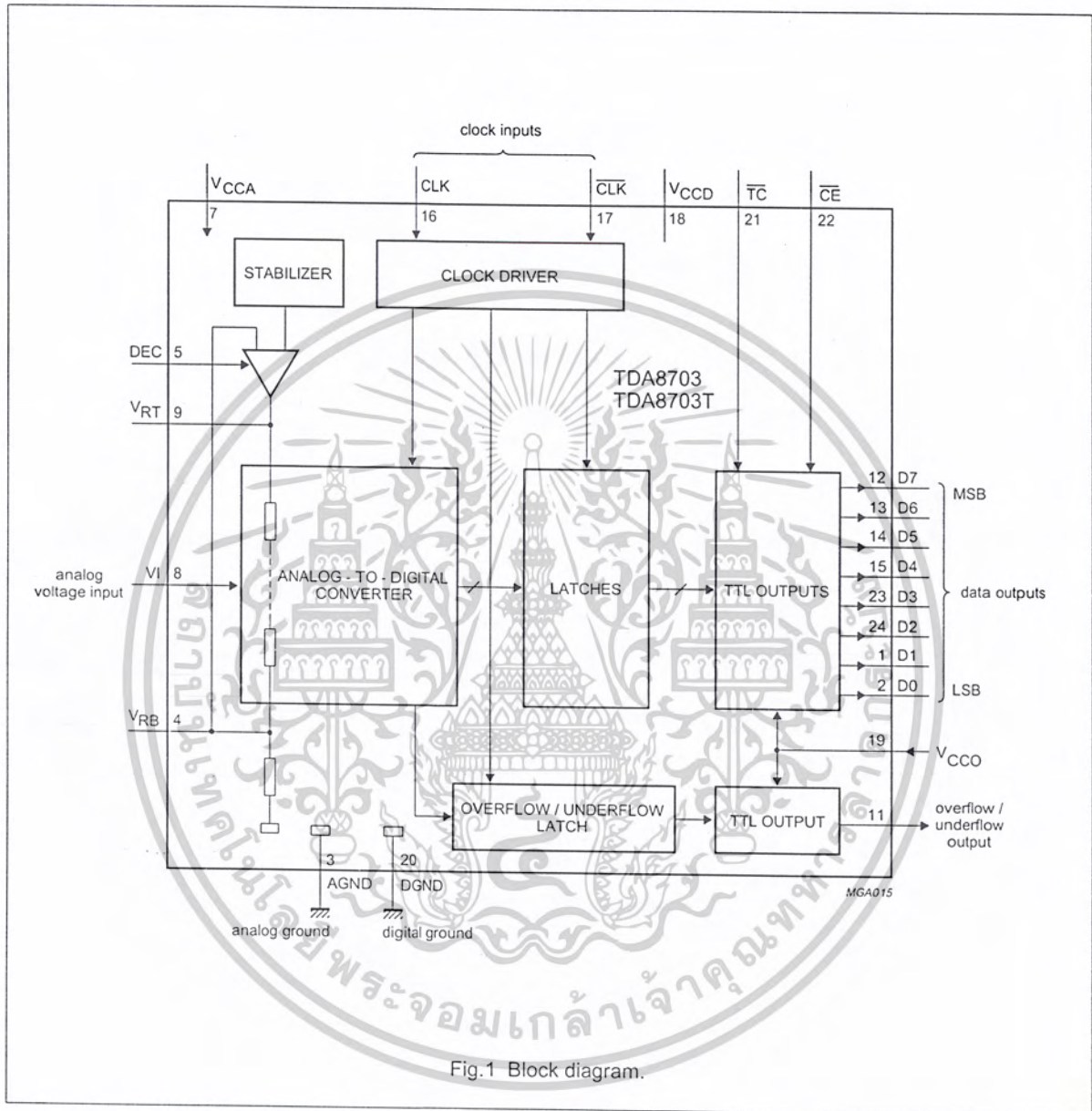
## Notes

1. Full-scale sine wave (f<sub>i</sub> = 4.4 MHz; f<sub>CLK</sub>; f<sub>CLK</sub> = 27 MHz).
2. The –3 dB bandwidth is determined by the 3 dB reduction in the reconstructed output (full-scale signal at input).
3. The circuit has two clock inputs CLK and CLK. There are four modes of operation:
  - a) TTL (mode 1); CLK decoupled to DGND by a capacitor. CLK input is TTL threshold voltage of 1.5 V and sampling on the LOW-to-HIGH transition of the input clock signal.
  - b) TTL (mode 2); CLK decoupled to DGND by a capacitor. CLK input is TTL threshold voltage of 1.5 V and sampling on the HIGH-to-LOW transition of the input clock signal.
  - c) AC drive modes (modes 3 and 4); When driving the CLK input directly and with any AC signal of 0.5 V (peak-to-peak value) imposed on a DC level of 1.5 V, sampling takes place on the LOW-to-HIGH transition of the clock signal. When driving the CLK input with such a signal, sampling takes place on the HIGH-to-LOW transition.
  - d) If one of the clock inputs is not driven, then it is recommended to decouple this input to DGND with a 100 nF capacitor.

8-bit high-speed analog-to-digital converter

TDA8703

BLOCK DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 8-bit high-speed analog-to-digital converter

TDA8703

## PINNING

SYMBOL	PIN	DESCRIPTION
D1	1	data output; bit 1
D0	2	data output; bit 0 (LSB)
AGND	3	analog ground
V <sub>RB</sub>	4	reference voltage bottom (decoupling)
DEC	5	decoupling input (internal stabilization loop decoupling)
n.c.	6	not connected
V <sub>CCA</sub>	7	positive supply voltage for analog circuits (+5 V)
V <sub>I</sub>	8	analog voltage input
V <sub>RT</sub>	9	reference voltage top (decoupling)
n.c.	10	not connected
O/UF	11	overflow/underflow data output
D7	12	data output; bit 7 (MSB)
D6	13	data output; bit 6
D5	14	data output; bit 5
D4	15	data output; bit 4
CLK	16	clock input
CLK	17	complementary clock input
V <sub>CCD</sub>	18	positive supply voltage for digital circuits (+5 V)
V <sub>CCO</sub>	19	positive supply voltage for output stages (+5 V)
DGND	20	digital ground
T <sub>C</sub>	21	input for two's complement output (TTL level input, active LOW)
CE	22	chip enable input (TTL level input, active LOW)
D3	23	data output; bit 3
D2	24	data output; bit 2

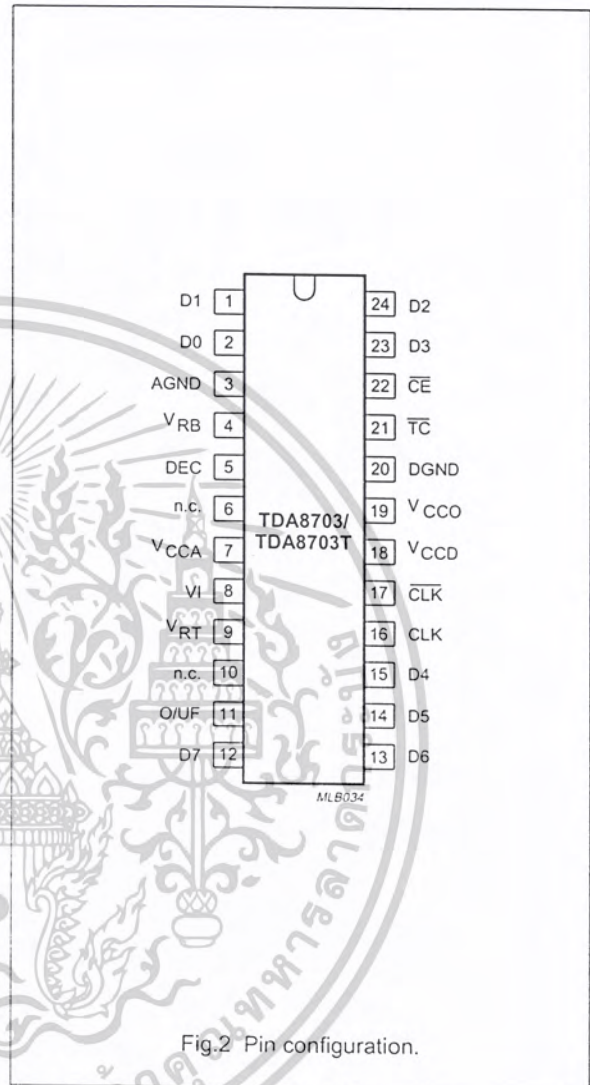


Fig.2 Pin configuration.

## 8-bit high-speed analog-to-digital converter

TDA8703

## LIMITING VALUES

In accordance with the Absolute Maximum Rating System (IEC 134).

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
$V_{CCA}$	analog supply voltage		-0.3	+7.0	V
$V_{CCD}$	digital supply voltage		-0.3	+7.0	V
$V_{CCO}$	output stages supply voltage		-0.3	+7.0	V
$V_{CCA} - V_{CCD}$	supply voltage differences		-1.0	+1.0	V
$V_{CCO} - V_{CCD}$	supply voltage differences		-1.0	+1.0	V
$V_{CCA} - V_{CCO}$	supply voltage differences		-1.0	+1.0	V
$V_{VI}$	input voltage range	referenced to AGND	-0.3	+7.0	V
$V_{CLK}/V_{\overline{CLK}}$	AC input voltage for switching (peak-to-peak value)	note 1; referenced to DGND	-	2.0	V
$I_O$	output current		-	+10	mA
$T_{stg}$	storage temperature		-55	+150	°C
$T_{amb}$	operating ambient temperature		0	+70	°C
$T_j$	junction temperature		-	+125	°C

## Notes

- The circuit has two clock inputs CLK and  $\overline{CLK}$ . There are four modes of operation:
  - TTL (mode 1);  $\overline{CLK}$  decoupled to DGND by a capacitor. CLK input is TTL threshold voltage of 1.5 V and sampling on the LOW-to-HIGH transition of the input clock signal.
  - TTL (mode 2); CLK decoupled to DGND by a capacitor.  $\overline{CLK}$  input is TTL threshold voltage of 1.5 V and sampling on the HIGH-to-LOW transition of the input clock signal.
  - AC drive modes (modes 3 and 4); When driving the CLK input directly and with any AC signal of 0.5 V (peak-to-peak value) imposed on a DC level of 1.5 V, sampling takes place on the LOW-to-HIGH transition of the clock signal. When driving the  $\overline{CLK}$  input with such a signal, sampling takes place on the HIGH-to-LOW transition.
  - If one of the clock inputs is not driven, then it is recommended to decouple this input to DGND with a 100 nF capacitor.

## HANDLING

Inputs and outputs are protected against electrostatic discharges in normal handling. However, to be totally safe, it is desirable to take normal precautions appropriate to handling integrated circuits.

## THERMAL RESISTANCE

SYMBOL	PARAMETER	VALUE	UNIT
$R_{th\ j-a}$	from junction to ambient in free air		
	SOT101-1	55	K/W
	SOT137-1	75	K/W

## 8-bit high-speed analog-to-digital converter

TDA8703

## CHARACTERISTICS

$V_{CCA} = V_7 - V_3 = 4.5 \text{ V to } 5.5 \text{ V}$ ;  $V_{CCD} = V_{18} - V_{20} = 4.5 \text{ V to } 5.5 \text{ V}$ ;  $V_{CCO} = V_{19} - V_{20} = 4.5 \text{ V to } 5.5 \text{ V}$ ; AGND and DGND shorted together;  $V_{CCA} - V_{CCD} = -0.5 \text{ V to } +0.5 \text{ V}$ ;  $V_{CCO} - V_{CCD} = -0.5 \text{ V to } +0.5 \text{ V}$ ;  $V_{CCA} - V_{CCD} = -0.5 \text{ V to } +0.5 \text{ V}$ ;  $T_{amb} = 0 \text{ }^\circ\text{C to } +70 \text{ }^\circ\text{C}$ ; unless otherwise specified (typical values measured at  $V_{CCA} = V_{CCD} = V_{CCO} = 5 \text{ V}$  and  $T_{amb} = 25 \text{ }^\circ\text{C}$ ).

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
<b>Supply</b>						
$V_{CCA}$	analog supply voltage		4.5	5.0	5.5	V
$V_{CCD}$	digital supply voltage		4.5	5.0	5.5	V
$V_{CCO}$	output stages supply voltage		4.2	5.0	5.5	V
$I_{CCA}$	analog supply current		–	28	36	mA
$I_{CCD}$	digital supply current		–	19	25	mA
$I_{CCO}$	output stage supply current	all outputs LOW	–	11	14	mA
<b>Inputs</b>						
CLOCK INPUT $\overline{\text{CLK}}$ AND CLK (note 1; REFERENCED TO DGND)						
$V_{IL}$	LOW level input voltage		0	–	0.8	V
$V_{IH}$	HIGH level input voltage		2.0	–	$V_{CCD}$	V
$I_{IL}$	LOW level input current	$V_{\text{CLK}}/V_{\overline{\text{CLK}}} = 0.4 \text{ V}$	–400	–	–	$\mu\text{A}$
$I_{IH}$	HIGH level input current	$V_{\text{CLK}}/V_{\overline{\text{CLK}}} = 0.4 \text{ V}$	–	–	100	$\mu\text{A}$
		$V_{\text{CLK}}/V_{\overline{\text{CLK}}} = V_{CCD}$	–	–	300	$\mu\text{A}$
$Z_i$	input impedance	$f_{\text{CLK}}/f_{\overline{\text{CLK}}} = 10 \text{ MHz}$	–	4	–	k $\Omega$
$C_i$	input capacitance	$f_{\text{CLK}}/f_{\overline{\text{CLK}}} = 10 \text{ MHz}$	–	4.5	–	pF
$V_{\text{CLK}} - V_{\overline{\text{CLK}}}$	AC input voltage for switching (peak-to-peak value)	note 1; DC level = 1.5 V	0.5	–	2.0	V
$\overline{\text{TC}}$ AND $\overline{\text{CE}}$ (REFERENCED TO DGND)						
$V_{IL}$	LOW level input voltage		0	–	0.8	V
$V_{IH}$	HIGH level input voltage		2.0	–	$V_{CCD}$	V
$I_{IL}$	LOW level input current	$V_{IL} = 0.4 \text{ V}$	–400	–	–	$\mu\text{A}$
$I_{IH}$	HIGH level input current	$V_{IH} = 2.7 \text{ V}$	–	–	20	$\mu\text{A}$
VI (ANALOG INPUT VOLTAGE REFERENCED TO AGND)						
$V_{VI(B)}$	input voltage (bottom)		1.33	1.41	1.48	V
$V_{VI(0)}$	input voltage	output code = 0	1.455	1.55	1.635	V
$V_{OS(B)}$	offset voltage (bottom)	$V_{VI(0)} - V_{VI(B)}$	0.125	–	0.155	V
$V_{VI(T)}$	input voltage (top)		3.2	3.36	3.5	V
$V_{VI(255)}$	input voltage	output code = 255	3.115	3.26	3.385	V
$V_{OS(T)}$	offset voltage (top)	$V_{VI(T)} - V_{VI(255)}$	0.085	–	0.115	V
$V_{VI(p-p)}$	input voltage amplitude (peak-to-peak value)		1.66	1.71	1.75	V
$I_{IL}$	LOW level input current	$V_{VI} = 1.4 \text{ V}$	–	0	–	$\mu\text{A}$
$I_{IH}$	HIGH level input current	$V_{VI} = 3.6 \text{ V}$	60	120	180	$\mu\text{A}$
$Z_i$	input impedance	$f_i = 1 \text{ MHz}$	–	10	–	k $\Omega$
$C_i$	input capacitance	$f_i = 1 \text{ MHz}$	–	14	–	pF

## 8-bit high-speed analog-to-digital converter

TDA8703

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
<b>Reference resistance</b>						
$R_{ref}$	reference resistance	$V_{RT}$ to $V_{RB}$	–	220	–	$\Omega$
<b>Outputs</b>						
DIGITAL OUTPUTS (D7 - D0) (REFERENCED TO DGND)						
$V_{OL}$	LOW level output voltage	$I_O = 1$ mA	0	–	0.4	V
$V_{OH}$	HIGH level output voltage	$I_O = -0.4$ mA	2.7	–	$V_{CCD}$	V
$I_{OZ}$	output current in 3-state mode	$0.4$ V < $V_O$ < $V_{CCD}$	–20	–	+20	$\mu$ A
<b>Switching characteristics (note 2; see Fig.3)</b>						
$f_{CLK}/f_{\overline{CLK}}$	maximum clock frequency		40	–	–	MHz
<b>Analog signal processing (<math>f_{CLK} = 40</math> MHz)</b>						
B	–3 dB bandwidth	note 3	–	19.5	–	MHz
$G_d$	differential gain	note 4	–	0.6	–	%
$\phi_d$	differential phase	note 4	–	0.8	–	deg
$f_1$	fundamental harmonics (full-scale)	$f_i = 4.43$ MHz	–	–	0	dB
$f_{all}$	harmonics (full-scale), all components	$f_i = 4.43$ MHz	–	–55	–	dB
SVRR1	supply voltage ripple rejection	note 5	–	–28	–25	dB
SVRR2	supply voltage ripple rejection	note 5	–	1	2.5	%/V
<b>Transfer function</b>						
ILE	DC integral linearity error		–	–	$\pm 1$	LSB
DLE	DC differential linearity error		–	–	$\pm 1/2$	LSB
AILE	AC integral linearity error	note 6	–	–	$\pm 2$	LSB
EB	effective bits	$f_i = 4.43$ MHz	–	7.1	–	bits
<b>Timing (note 7; see Figs 3 to 6; <math>f_{CLK} = 40</math> MHz)</b>						
$t_{dS}$	sampling delay		–	–	2	ns
$t_{HD}$	output hold time		6	–	–	ns
$t_{dLH}$	output delay time	LOW-to-HIGH transition	–	8	10	ns
$t_{dHL}$	output delay time	HIGH-to-LOW transition	–	16	20	ns
$t_{dZH}$	3-state output delay times	enable-to-HIGH	–	19	25	ns
$t_{dZL}$	3-state output delay times	enable-to-LOW	–	16	20	ns
$t_{dHZ}$	3-state output delay times	disable-to-HIGH	–	14	20	ns
$t_{dLZ}$	3-state output delay times	disable-to-LOW	–	9	12	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 8-bit high-speed analog-to-digital converter

TDA8703

## Notes

1. The circuit has two clock inputs CLK and  $\overline{\text{CLK}}$ . There are four modes of operation:
  - a) TTL (mode 1);  $\overline{\text{CLK}}$  decoupled to DGND by a capacitor. CLK input is TTL threshold voltage of 1.5 V and sampling on the LOW-to-HIGH transition of the input clock signal.
  - b) TTL (mode 2); CLK decoupled to DGND by a capacitor.  $\overline{\text{CLK}}$  input is TTL threshold voltage of 1.5 V and sampling on the HIGH-to-LOW transition of the input clock signal.
  - c) AC drive modes (modes 3 and 4); When driving the CLK input directly and with any AC signal of 0.5 V (peak-to-peak value) imposed on a DC level of 1.5 V, sampling takes place on the LOW-to-HIGH transition of the clock signal. When driving the  $\overline{\text{CLK}}$  input with such a signal, sampling takes place on the HIGH-to-LOW transition.
  - d) If one of the clock inputs is not driven, then it is recommended to decouple this input to DGND with a 100 nF capacitor.
2. In addition to a good layout of the digital and analog ground, it is recommended that the rise and fall times of the clock must not be less than 2 ns.
3. The -3 dB bandwidth is determined by the 3 dB reduction in the reconstructed output (full-scale signal at the input).
4. Low frequency ramp signal ( $V_{VI(p-p)} = 1.8$  V and  $f_i = 15$  kHz) combined with a sinewave input voltage ( $V_{VI(p-p)} = 0.5$  V,  $f_i = 4.43$  MHz) at the input.
5. Supply voltage ripple rejection:
  - a) SVRR1; variation of the input voltage producing output code 127 for supply voltage variation of 1 V:  

$$\text{SVRR1} = 20 \log (\Delta V_{VI(127)} / \Delta V_{CCA})$$
  - b) SVRR2; relative variation of the full-scale range of analog input for a supply voltage variation of 1 V:  

$$\text{SVR2} = \{ \Delta (V_{VI(0)} - V_{VI(255)}) / (V_{VI(0)} - V_{VI(255)}) \} + \Delta V_{CCA}$$
6. Full-scale sinewave ( $f_i = 4.4$  MHz;  $f_{\text{CLK}}; f_{\overline{\text{CLK}}} = 27$  MHz).
7. Output data acquisition:
  - a) Output data is available after the maximum delay of  $t_{\text{dHL}}$  and  $t_{\text{dLH}}$ .

8-bit high-speed analog-to-digital converter

TDA8703

Table 1 Output coding and input voltage (referenced to AGND; typical values)

STEP	$V_{VI(p-p)}$	O/UF	BINARY OUTPUT BITS								TWO'S COMPLEMENT OUTPUT BITS							
			D7	D6	D5	D4	D3	D2	D1	D0	D7	D6	D5	D4	D3	D2	D1	D0
Underflow	<1.55	1	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0
0	1.55	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0
1	-	0	0	0	0	0	0	0	0	1	1	0	0	0	0	0	0	1
.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.
.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.
254	.	0	1	1	1	1	1	1	1	0	0	1	1	1	1	1	1	0
255	3.26	0	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1
Overflow	>3.26	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1

Table 2 Mode selection

$\overline{TC}$	$\overline{CE}$	D7-D0	O/UF
X <sup>(1)</sup>	1	high impedance	high impedance
0	0	active; two's complement	active
1	0	active; binary	active

Note

- 1. X = don't care.

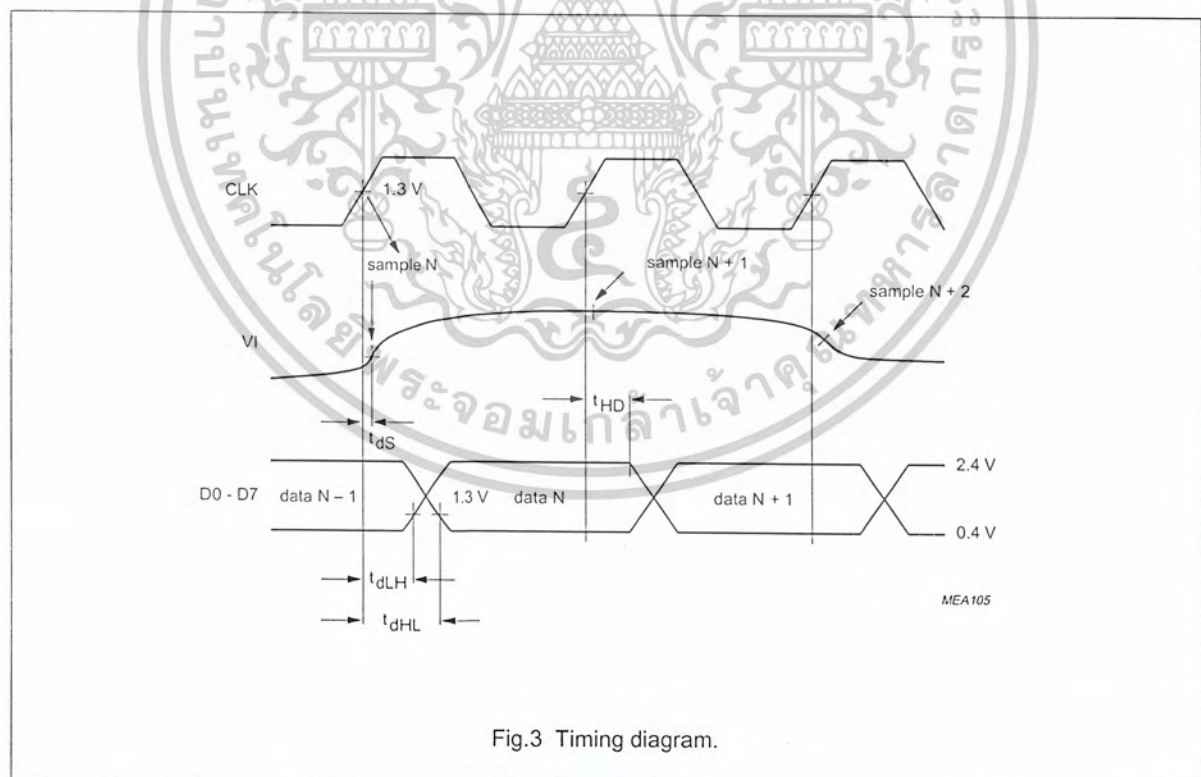


Fig.3 Timing diagram.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-bit high-speed analog-to-digital converter

TDA8703

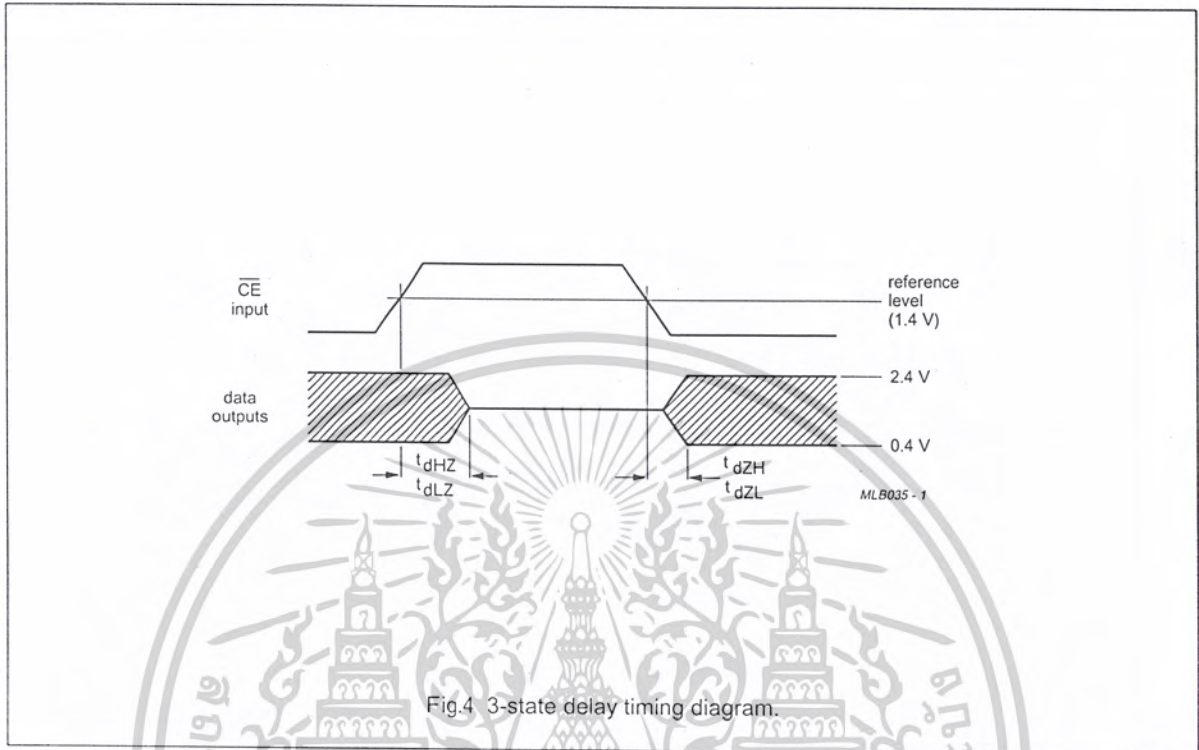


Fig.4 3-state delay timing diagram.

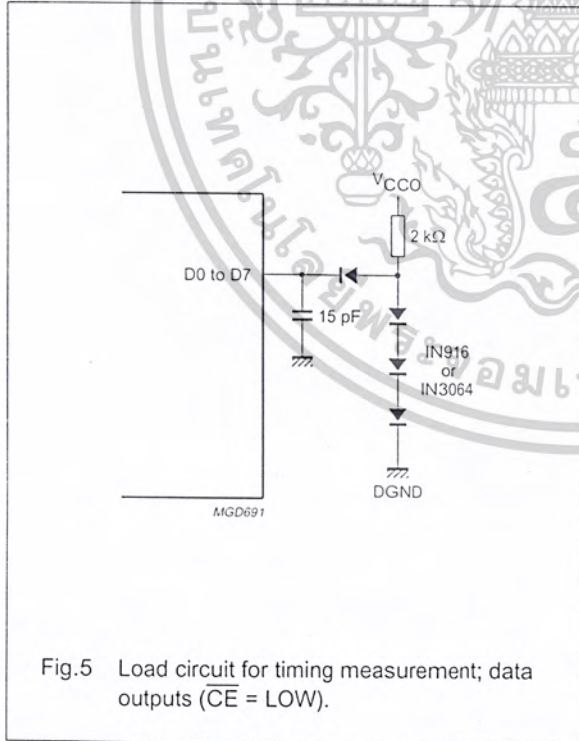


Fig.5 Load circuit for timing measurement; data outputs ( $\overline{CE} = \text{LOW}$ ).

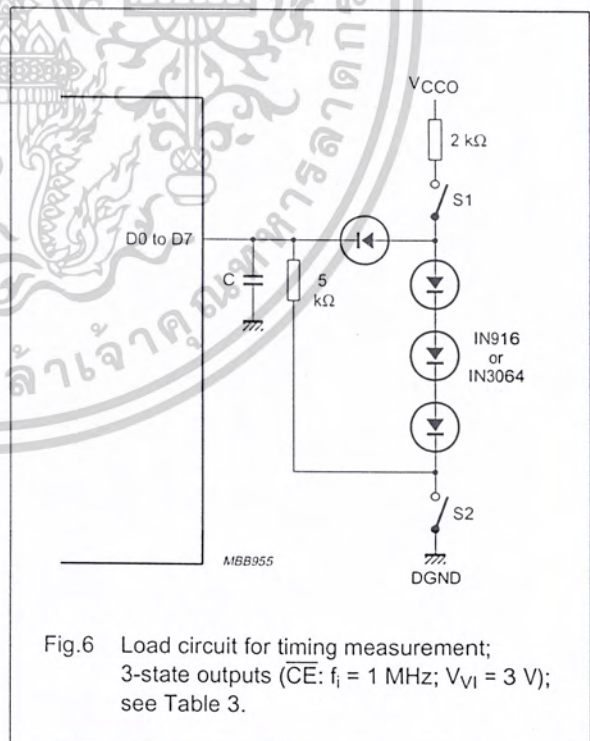


Fig.6 Load circuit for timing measurement; 3-state outputs ( $\overline{CE}$ :  $f_i = 1 \text{ MHz}$ ;  $V_{V1} = 3 \text{ V}$ ); see Table 3.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

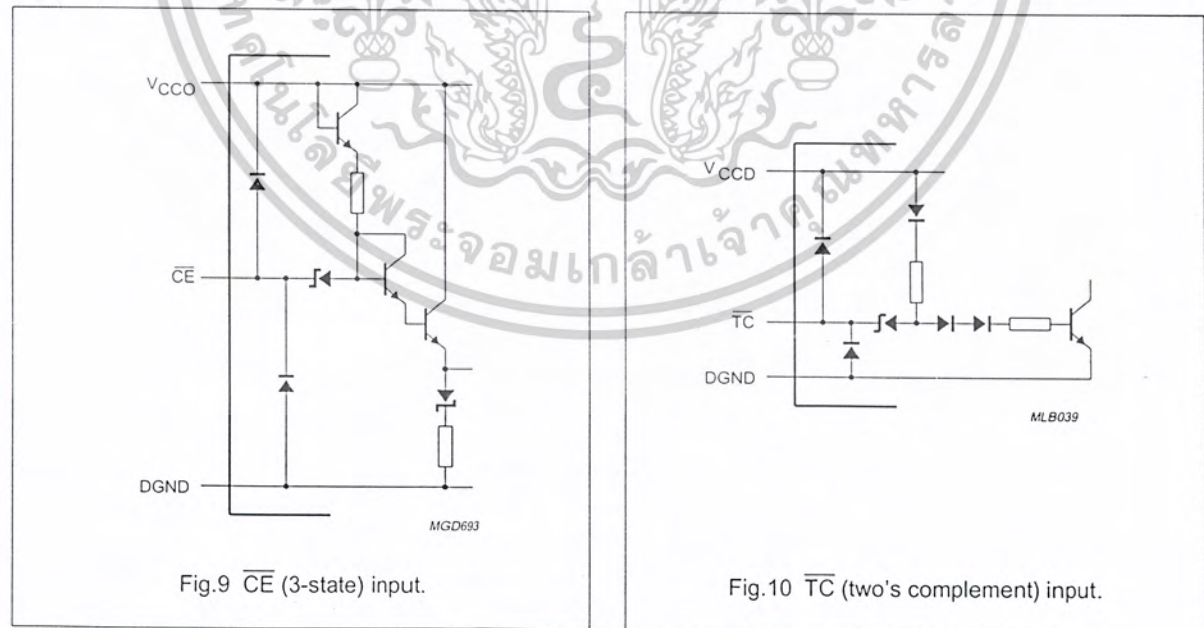
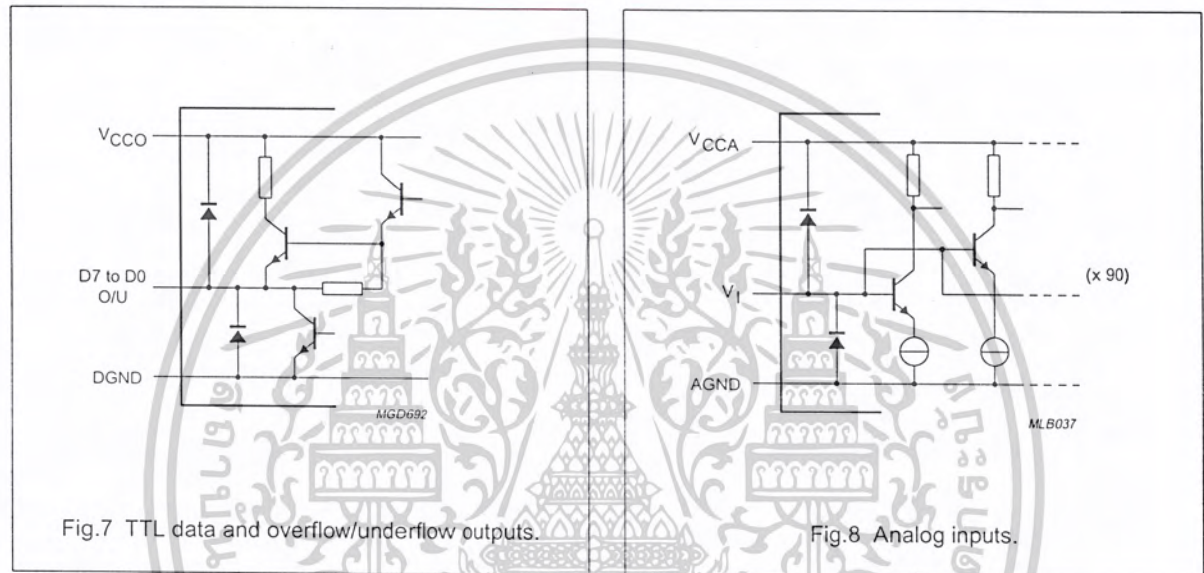
8-bit high-speed analog-to-digital converter

TDA8703

Table 3 Mode selection

TIMING MEASUREMENT	SWITCH S1	SWITCH S2	CAPACITOR
$t_{dZH}$	open	closed	15 pF
$t_{dZL}$	closed	open	15 pF
$t_{dHZ}$	closed	closed	5 pF
$t_{dLZ}$	closed	closed	5 pF

INTERNAL PIN CONFIGURATIONS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-bit high-speed analog-to-digital converter

TDA8703

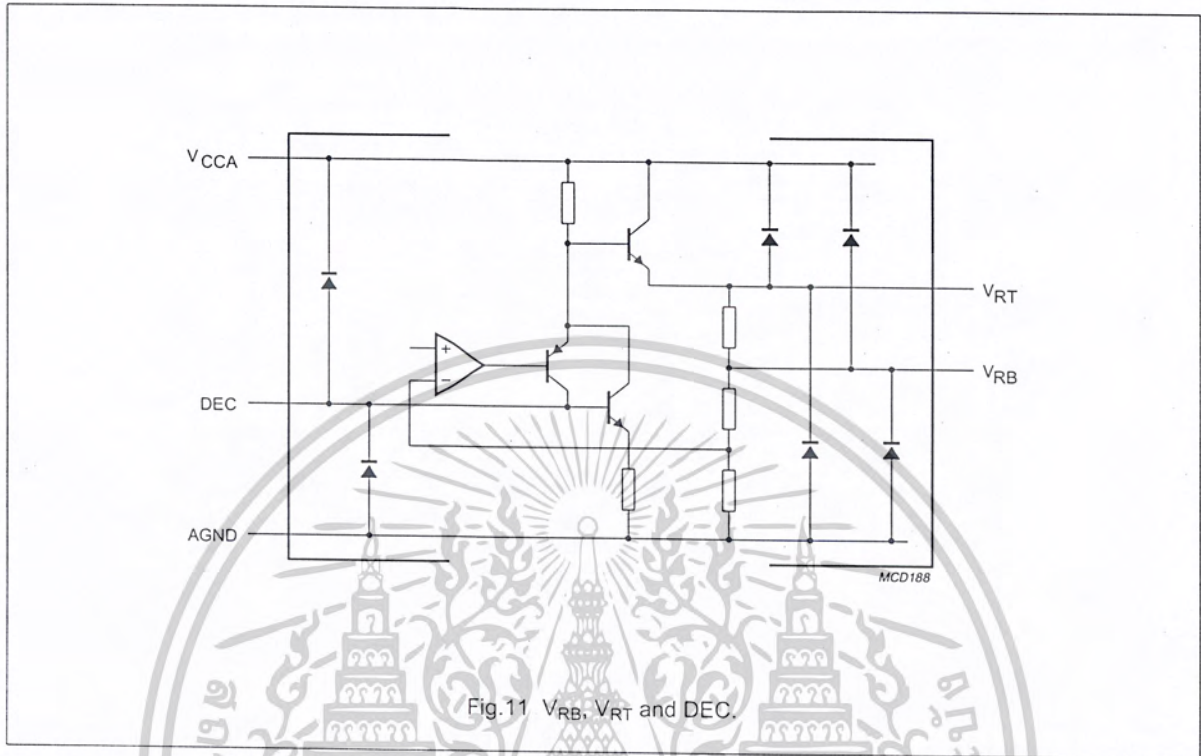


Fig. 11  $V_{RB}$ ,  $V_{RT}$  and  $DEC$ .

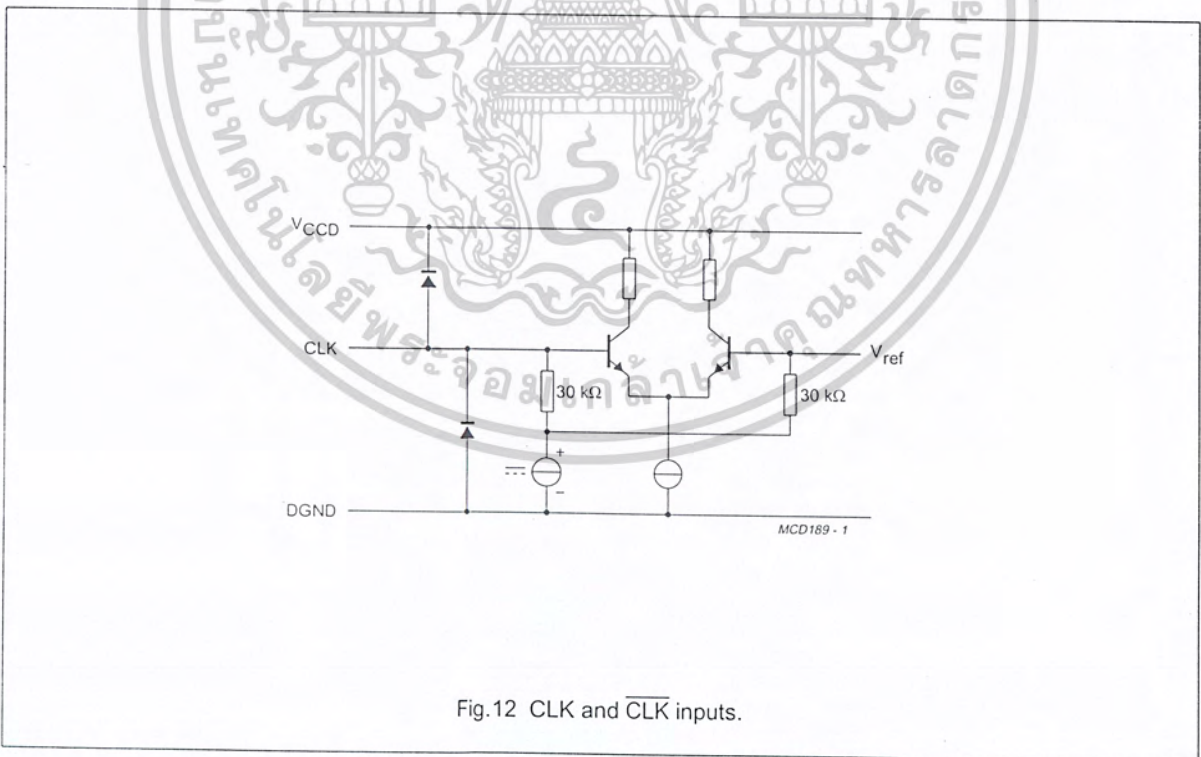


Fig. 12  $CLK$  and  $\overline{CLK}$  inputs.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-bit high-speed analog-to-digital converter

TDA8703

APPLICATION INFORMATION

Additional application information will be supplied upon request (please quote number FTV/8901).

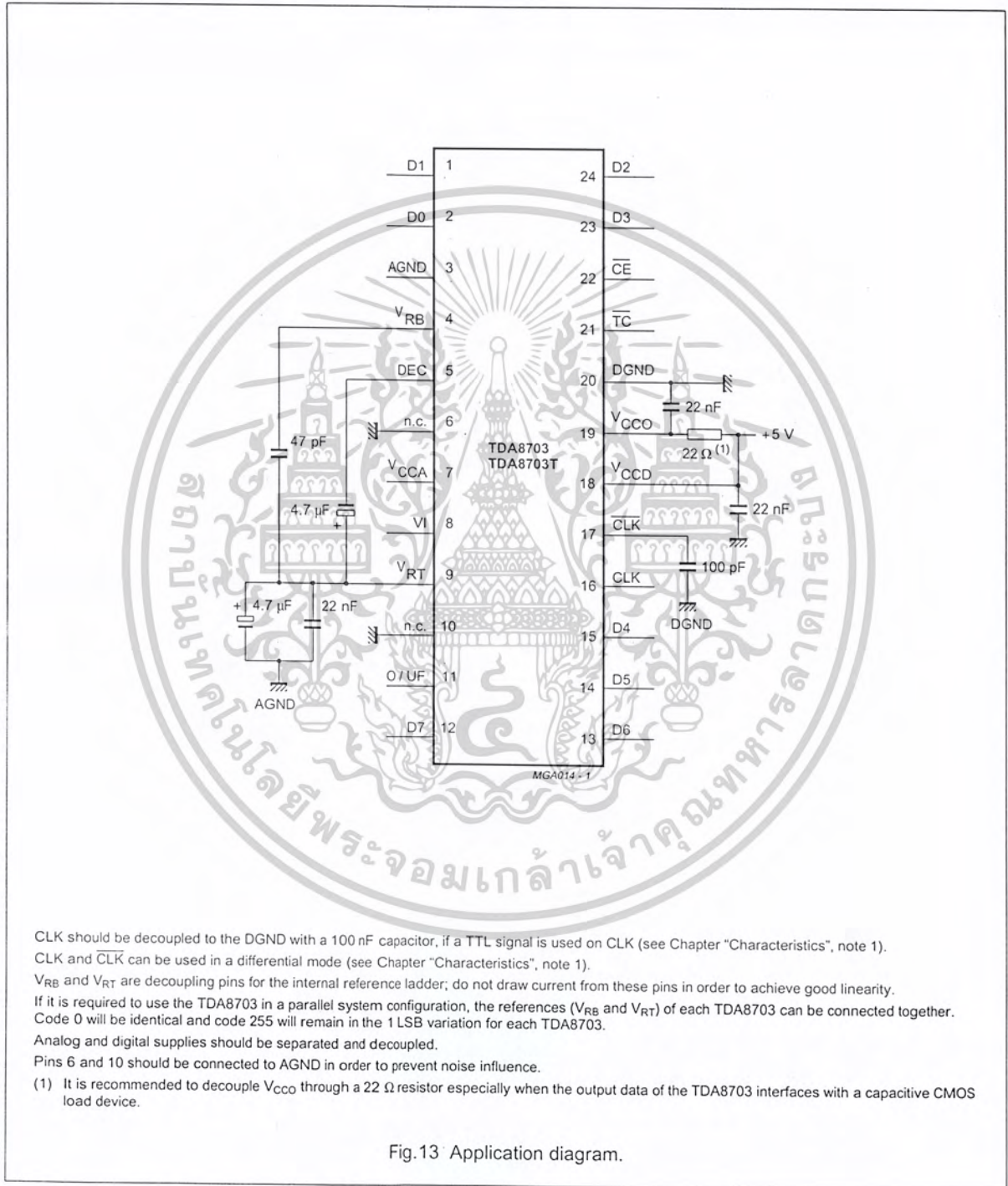


Fig. 13 Application diagram.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

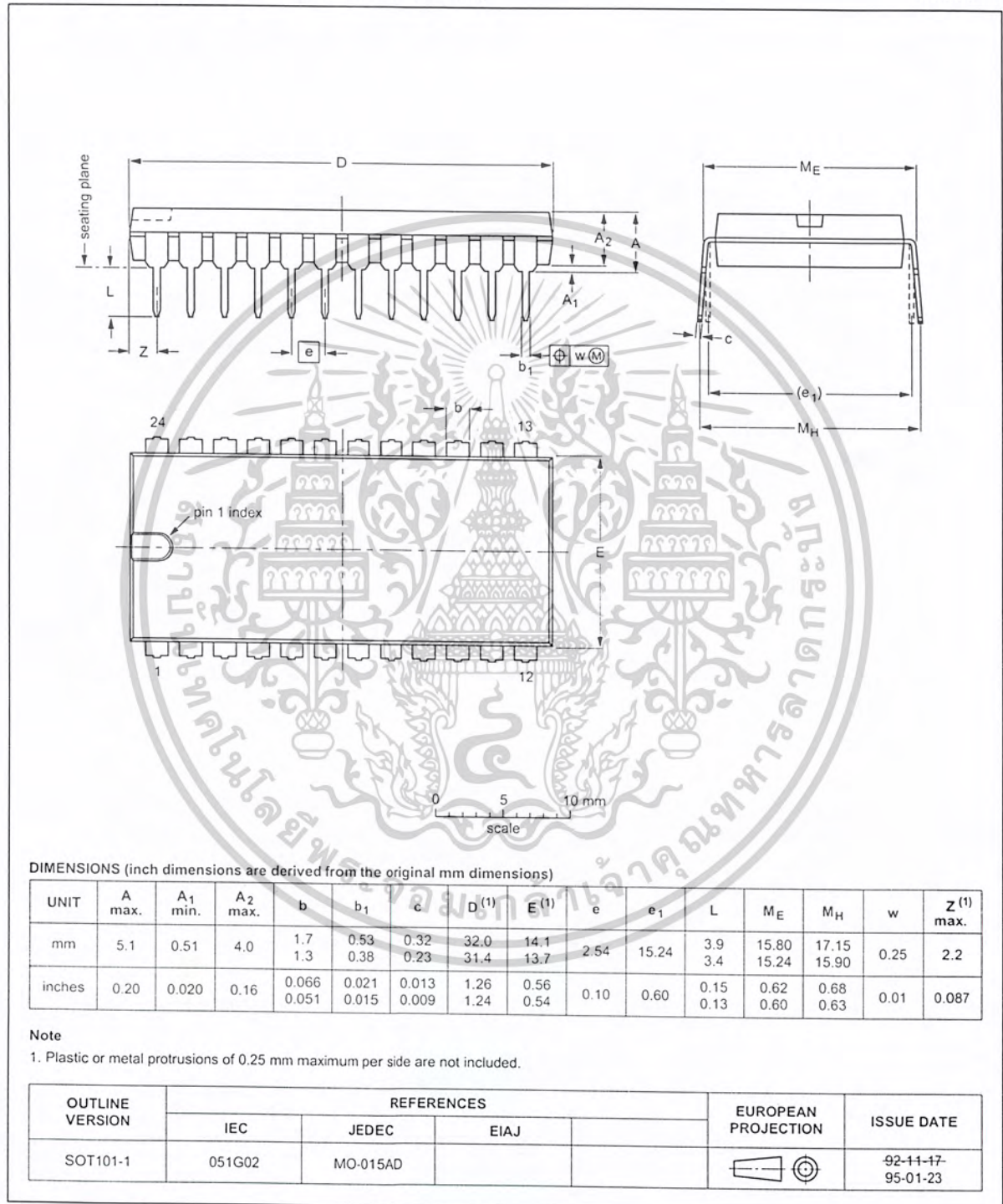
8-bit high-speed analog-to-digital converter

TDA8703

PACKAGE OUTLINES

DIP24: plastic dual in-line package; 24 leads (600 mil)

SOT101-1



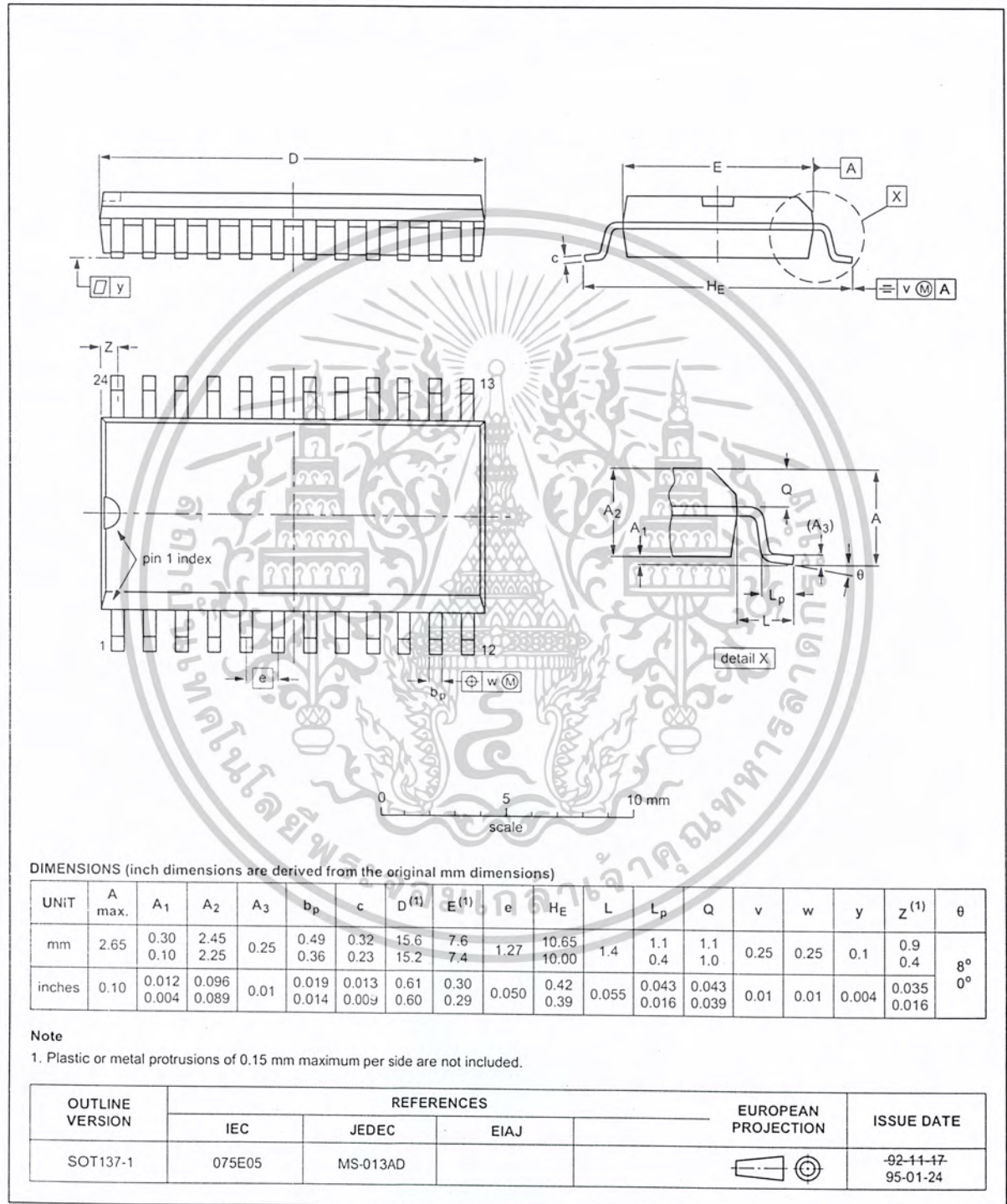
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

8-bit high-speed analog-to-digital converter

TDA8703

SO24: plastic small outline package; 24 leads; body width 7.5 mm

SOT137-1



1996 Aug 26

16

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 8-bit high-speed analog-to-digital converter

TDA8703

**SOLDERING****Introduction**

There is no soldering method that is ideal for all IC packages. Wave soldering is often preferred when through-hole and surface mounted components are mixed on one printed-circuit board. However, wave soldering is not always suitable for surface mounted ICs, or for printed-circuits with high population densities. In these situations reflow soldering is often used.

This text gives a very brief insight to a complex technology. A more in-depth account of soldering ICs can be found in our "IC Package Databook" (order code 9398 652 90011).

**DIP****SOLDERING BY DIPPING OR BY WAVE**

The maximum permissible temperature of the solder is 260 °C; solder at this temperature must not be in contact with the joint for more than 5 seconds. The total contact time of successive solder waves must not exceed 5 seconds.

The device may be mounted up to the seating plane, but the temperature of the plastic body must not exceed the specified maximum storage temperature ( $T_{stg\ max}$ ). If the printed-circuit board has been pre-heated, forced cooling may be necessary immediately after soldering to keep the temperature within the permissible limit.

**REPAIRING SOLDERED JOINTS**

Apply a low voltage soldering iron (less than 24 V) to the lead(s) of the package, below the seating plane or not more than 2 mm above it. If the temperature of the soldering iron bit is less than 300 °C it may remain in contact for up to 10 seconds. If the bit temperature is between 300 and 400 °C, contact may be up to 5 seconds.

**SO****REFLOW SOLDERING**

Reflow soldering techniques are suitable for all SO packages.

Reflow soldering requires solder paste (a suspension of fine solder particles, flux and binding agent) to be applied to the printed-circuit board by screen printing, stencilling or pressure-syringe dispensing before package placement.

Several techniques exist for reflowing; for example, thermal conduction by heated belt. Dwell times vary between 50 and 300 seconds depending on heating method. Typical reflow temperatures range from 215 to 250 °C.

Preheating is necessary to dry the paste and evaporate the binding agent. Preheating duration: 45 minutes at 45 °C.

**WAVE SOLDERING**

Wave soldering techniques can be used for all SO packages if the following conditions are observed:

- A double-wave (a turbulent wave with high upward pressure followed by a smooth laminar wave) soldering technique should be used.
- The longitudinal axis of the package footprint must be parallel to the solder flow.
- The package footprint must incorporate solder thieves at the downstream end.

During placement and before soldering, the package must be fixed with a droplet of adhesive. The adhesive can be applied by screen printing, pin transfer or syringe dispensing. The package can be soldered after the adhesive is cured.

Maximum permissible solder temperature is 260 °C, and maximum duration of package immersion in solder is 10 seconds, if cooled to less than 150 °C within 6 seconds. Typical dwell time is 4 seconds at 250 °C.

A mildly-activated flux will eliminate the need for removal of corrosive residues in most applications.

**REPAIRING SOLDERED JOINTS**

Fix the component by first soldering two diagonally-opposite end leads. Use only a low voltage soldering iron (less than 24 V) applied to the flat part of the lead. Contact time must be limited to 10 seconds at up to 300 °C. When using a dedicated tool, all other leads can be soldered in one operation within 2 to 5 seconds between 270 and 320 °C.

## 8-bit high-speed analog-to-digital converter

TDA8703

## DEFINITIONS

<b>Data sheet status</b>	
Objective specification	This data sheet contains target or goal specifications for product development.
Preliminary specification	This data sheet contains preliminary data; supplementary data may be published later.
Product specification	This data sheet contains final product specifications.
<b>Limiting values</b>	
Limiting values given are in accordance with the Absolute Maximum Rating System (IEC 134). Stress above one or more of the limiting values may cause permanent damage to the device. These are stress ratings only and operation of the device at these or at any other conditions above those given in the Characteristics sections of the specification is not implied. Exposure to limiting values for extended periods may affect device reliability.	
<b>Application information</b>	
Where application information is given, it is advisory and does not form part of the specification.	

## LIFE SUPPORT APPLICATIONS

These products are not designed for use in life support appliances, devices, or systems where malfunction of these products can reasonably be expected to result in personal injury. Philips customers using or selling these products for use in such applications do so at their own risk and agree to fully indemnify Philips for any damages resulting from such improper use or sale.

## กิตติกรรมประกาศ

ปริญญาานิพนธ์ฉบับนี้ประสบความสำเร็จได้ด้วยดี โดยได้รับความอนุเคราะห์เป็นอย่างดียิ่ง จาก รศ.ดร. บุทธพงษ์ รั้งสรศักดิ์เสรี และ รศ.ดร. ปัญญา จิติมัชฌิมา ในการให้คำปรึกษา แนะนำ แก้ไขข้อบกพร่องต่างๆ ด้วยความเอาใจใส่เป็นอย่างดีตลอดมา ผู้จัดทำรู้สึกซาบซึ้งในความกรุณาของท่านและขอกราบขอบพระคุณเป็นอย่างสูงไว้ ณ โอกาสนี้ด้วย

เหนือสิ่งอื่นใดคุณค่าและประโยชน์อันพึงมีจากปริญญาานิพนธ์ฉบับนี้ ผู้จัดทำขอมอบแด่ บิดา มารดา อาจารย์ และผู้มีพระคุณทุกท่าน

ผู้จัดทำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## เอกสารอ้างอิง

- [1] วิวัฒน์ กิรานนท์ , “วิศวกรรมการสื่อสาร” , สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, อักษรสยามการพิมพ์ พิมพ์ครั้งที่ 2 พ.ศ. 2542
- [2] สมศักดิ์ ชุมช่วย , “การประมวลผลเชิงเลขเบื้องต้น” , สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, พิมพ์ครั้งที่ 1 พ.ศ.2545
- [3] สุพจน์ แซ่เตีย , “รอบรู้เรื่องพอร์ดขนาน ตอนจบ” , เซมิคอนดักเตอร์ อิเล็กทรอนิกส์ ฉบับที่ 201
- [4] วิโรจน์ อัสวรังสี, ชัชวาล เต็มฤทธิวงศ์, กรชุตี ไซ้สติชัย, “การใช้งานอปแอมป์และลิเนียร์ไอซี” , ซีเอ็ดยูเคชั่น, ไม่ปรากฏปีที่พิมพ์
- [5] John G. Proakis, Charles M.Rader, Fuyun Ling Chrysostomes L.Nikias “Advanced Digital Signal Processing”, Macmillian Publishing Company, New York, 1992.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้