

บ้านอัตโนมัติ

HOME AUTOMATION



โดย  
นายชรินทร์ เมฆศิขริน  
นายนิสิต รจิตวัฒนา

ปฏิญานិพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต  
สาขาวิชาวิศวกรรมโทรคมนาคม  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2545

เลขหมู่.....

เลขทะเบียน 50088

วันเดือนปี 21 เม.ย. 2547

b.....  
i.....

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ทำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บ้านอัตโนมัติ  
HOME AUTOMATION

โดย

นายธรณินทร์ เมฆศิขริน 42010142

นายนิสิต รัตวัฒนา 42010175

อาจารย์ที่ปรึกษา

รศ.ดร. สุวิพล ลิทธิชีวกาศ

ผศ.เกรียงไกร วงษ์โรจนภรณ์

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2545

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2545

ภาควิชาวิศวกรรมโทรคมนาคม

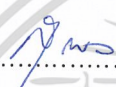
คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าคุณทหารลาดกระบัง

เรื่อง บ้านอัตโนมัติ

**HOME AUTOMATION**

ผู้จัดทำ

1. นายธรณินทร์ เมฆศิขริน 42010142
2. นายนิสิต รจิตวัฒนา 42010175

  
..... อาจารย์ที่ปรึกษา  
( รศ.ดร.อาจารย์สุวิพล ตีทธิชีวะภาค )

  
..... อาจารย์ที่ปรึกษา  
(อาจารย์เกรียงไกร วงศ์โรจนภรณ์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บ้านอัตโนมัติ

### HOME AUTOMATION

โดย นายธรณินทร์ เมฆศิขริน 42010142

นายนิสิต รจิตวัฒนา 42010175

อาจารย์ที่ปรึกษา รศ.ดร.สุวิพล สิริพิชิวภาค

ผศ.เกรียงไกร วงษ์โรจนภรณ์

#### บทคัดย่อ

บ้านอัตโนมัติ (Home Automation) เป็นระบบที่ออกแบบมาเพื่ออำนวยความสะดวก และประหยัดพลังงาน โดยนำเอาแนวคิดในการใช้อุปกรณ์อิเล็กทรอนิกส์ ซึ่งมีประสิทธิภาพในการทำงานสูง มาทดแทนความบกพร่องที่มีอยู่อย่างสามัญในมนุษย์ เพื่อลดปัญหาและความเสียหายที่อาจจะเกิดขึ้น โดยมีไมโครโปรเซสเซอร์ชิพเดี่ยวตระกูล 51 เป็นหัวใจสำคัญในการควบคุมเครื่องใช้ไฟฟ้า สำหรับความสามารถของตัว MCS-51 สามารถทำงานในหน้าที่ต่างๆ ได้ดังนี้ คือ ประมวลผลและส่งรหัสข้อมูลไปทำการเข้ารหัสและรับรหัสข้อมูลจากการถอดรหัสมาทำการประมวลผลติดต่อกับ sensor

#### ABSTRACT

Home automation is the system that is designed to facilitate and save the energy. This concept is arrangement of electronic devices which provides high reliability. With reason are substitute deflect of human such that reduce problems and damages that many occur. A Single Chip Microcontroller -51. which is the main component that controlled the whole system. For performance of MCS-51 is to operate and transmitted data code to encoder, received data code from decoder to operate, connect sensor.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ

		หน้า
บทที่ 1	บทนำ	1
บทที่ 2	ทฤษฎีและหลักการ	2
	โครงสร้างของระบบบ้านอัตโนมัติ	2
	คุณสมบัติการทำงานของระบบบ้านอัตโนมัติ	2
	สถาปัตยกรรมของไมโครคอนโทรลเลอร์แบบชิพเดี่ยวตระกูล MCS-51	3
	การจัดการหน่วยความจำของ MCS-51	6
	สถาปัตยกรรมของ MCS-51	8
	การทำงานของ MCS-51	17
บทที่ 3	หลักการงานและการออกแบบ	19
	ส่วนรับข้อมูล (Input)	19
	วงจรตรวจจับทางแสง	19
	วงจรอินฟาเรดรีโมท	20
	ส่วนควบคุม (Control)	23
	เงื่อนไขการทำงานที่บ้านจำลอง	23
บทที่ 4	การทดลองและผลการทดลอง	30
บทที่ 5	บทวิจารณ์และบทสรุป	35
	กิตติกรรมประกาศ	36
	บรรณานุกรม	37
	ภาคผนวก	38

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญรูป

		หน้า
รูปที่ 2.0	โครงสร้างของระบบบ้านอัตโนมัติ	2
รูปที่ 2.1	ไดอะแกรมโครงสร้างของ MCS-51	4
รูปที่ 2.2	ภาพเสมือนของหน่วยความจำ	5
รูปที่ 2.3	แผนภูมิหน่วยความจำของ MCS-51 เบอร์ 8051	7
รูปที่ 2.4(a)	8051 บล็อกไดอะแกรมของ MCS-51	9
รูปที่ 2.4	ไดอะแกรมขาของ MCS-51 แบบ DIP	10
รูปที่ 2.5	โครงสร้างของพอร์ต 0	11
รูปที่ 2.6	โครงสร้างของพอร์ต 1	12
รูปที่ 2.7	โครงสร้างของพอร์ต 2	13
รูปที่ 2.8	โครงสร้างของพอร์ต 3	14
รูปที่ 2.9	ค่าของรีจิสเตอร์เมื่อเกิดการรีเซ็ต MCS-51	15
รูปที่ 2.10	วงจรรอสynchilเตเตอร์ภายใน MCS-51	17
รูปที่ 2.11	MCS-51 ที่ทำงานโดยสัญญาณที่มาจากภายนอก	17
รูปที่ 3.0	บล็อกไดอะแกรมแสดงส่วน Sensor ต่างๆ ของส่วนรับข้อมูล	19
รูปที่ 3.1	แสดงวงจรตรวจจับทางแสง	19
รูปที่ 3.2	แสดงวงจร Astable	21
รูปที่ 3.3	วงจรอินฟาเรดทางด้านส่ง	21
รูปที่ 3.4	แสดงวงจรการใช้งาน 567	22
รูปที่ 3.5	วงจรอินฟาเรดทางด้านรับ	22
รูปที่ 3.6	แบบบ้านจำลอง	23
รูปที่ 3.7	โพลีชาร์ทโปรแกรมส่วนรรับข้อมูล	24
รูปที่ 3.8	โพลีชาร์ทโปรแกรมส่วนอินพุต 1	25
รูปที่ 3.9	โพลีชาร์ทโปรแกรมส่วนอินพุต 2	26
รูปที่ 3.10	โพลีชาร์ทโปรแกรม INF1-10	27
รูปที่ 3.11	โพลีชาร์ทโปรแกรม Update ข้อมูล	28
รูปที่ 3.12	โพลีชาร์ทโปรแกรม LDR	29
รูปที่ 4.1	รูปผลการทดลองที่ 4.1.2	30
รูปที่ 4.2	รูปผลการทดลองที่ 4.1.3	30
รูปที่ 4.3	รูปผลการทดลองที่ 4.2.2	31
รูปที่ 4.4	รูปผลการทดลองที่ 4.2.3	31

## สารบัญรูป

		หน้า
รูปที่ 4.5	รูปผลการทดลองที่ 4.3.2	32
รูปที่ 4.6	รูปผลการทดลองที่ 4.3.3	32
รูปที่ 4.7	แบบบ้านจำลอง	33
รูปที่ 4.7	ตารางผลการทดลองที่ 4.4	33



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 1

### บทนำ

ในปัจจุบันนี้มีการนำเอาระบบไมโครคอนโทรลเลอร์มาเป็นส่วนสำคัญสำหรับควบคุมเครื่องใช้ไฟฟ้ากันอย่างแพร่หลาย เช่น อุปกรณ์ควบคุมการทำงานอัตโนมัติในโรงงานอุตสาหกรรม หรือแม้กระทั่งอุปกรณ์ที่ใช้ในสำนักงานก็พบได้หลายชนิด เครื่องใช้ไฟฟ้าดังกล่าวมีขนาดเล็กลงและมีการทำงานสลับซับซ้อนมากขึ้น สาเหตุที่เป็นเช่นนี้เนื่องมาจากผู้ผลิตมักจะนำไมโครคอนโทรลเลอร์แบบชิปเดียวมาใช้งานเป็นจำนวนมาก

ไมโครคอนโทรลเลอร์แบบชิปเดียว (Single chip microcontroller) จะมีข้อดีกว่าระบบไมโครคอนโทรลเลอร์ทั่วไป คือ อุปกรณ์สนับสนุนต่างๆ ที่ต้องใช้งานร่วมกับไมโครโปรเซสเซอร์จะอยู่ในชิปเดียวกันกับไมโครโปรเซสเซอร์ อุปกรณ์เหล่านี้ได้แก่ หน่วยความจำทั้งชนิดแรมและรอม เป็นต้น

บ้านอัตโนมัติ (Home Automation) เป็นระบบที่อำนวยความสะดวก และช่วยประหยัดพลังงาน โดยใช้อุปกรณ์อิเล็กทรอนิกส์ที่สามารถทดแทนความบกพร่องของมนุษย์ซึ่งอาจทำให้เกิดความเสียหายได้ โดยใช้ไมโครโปรเซสเซอร์ชิปเดี่ยวตระกูล 51 เป็นหัวใจสำคัญในการประมวลผลและควบคุมเครื่องใช้ไฟฟ้า



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 2

### ทฤษฎีหรือหลักการ

#### โครงสร้างของระบบบ้านอัตโนมัติ

##### Home Automation System Structural

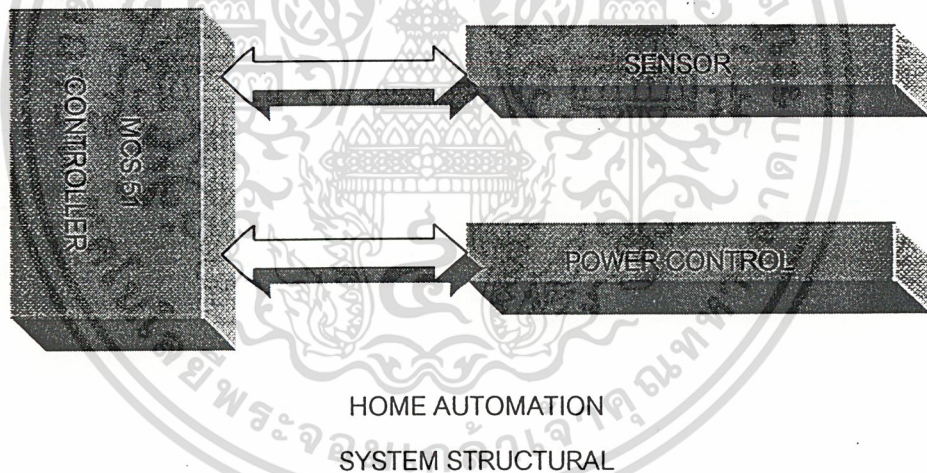
ระบบบ้านอัตโนมัติ (Home Automation System) ที่ได้พัฒนาขึ้นในปริณญาณิพนธ์เล่มนี้ ประกอบด้วยส่วนประกอบหลัก 3 ส่วน คือ

1. ส่วนรับข้อมูล (Input) เป็นส่วนที่สร้างข้อมูลที่ได้รับตัว Sensor ต่างๆ ภายในบ้าน และจะส่งข้อมูลไปให้ส่วนประมวลผลกลาง (ส่วนควบคุม)

2. ส่วนควบคุม (Control) เป็นส่วนที่รับข้อมูลที่ได้รับจากส่วนรับข้อมูล และประมวลผลโดยทำการตรวจสอบเงื่อนไข และส่งงาน ไปที่ส่วนควบคุมอุปกรณ์ไฟฟ้าเพื่อปฏิบัติงานต่อไป

3. ส่วนควบคุมการ เปิด-ปิด อุปกรณ์ทางไฟฟ้า (Power Control) เป็นส่วนที่ทำหน้าที่ในการ เปิด-ปิด อุปกรณ์การไฟฟ้าตามคำสั่งที่ส่วนประมวลผลกลางสั่งมา

การทำงานของทั้ง 3 ส่วนดังกล่าว ถูกควบคุมโดยส่วนประมวลผลกลาง (CPU) ซึ่งใช้ตัว ไมโครคอนโทรลเลอร์ตระกูล MCS-51 เป็นตัวใจหลักของระบบ ซึ่งแสดง ได้ดังบล็อก ไดอะแกรมในรูปที่ 1.1



รูปที่ 1.1 โครงสร้างของระบบบ้านอัตโนมัติ

คุณสมบัติการทำงานของระบบบ้านอัตโนมัติ (Home Automation System)

1. มีตัวตรวจจับ (Sensor) ความเคลื่อนไหวที่เกิดขึ้นภายในบ้าน(Infrared sensor) และแสงสว่างภายนอกบ้าน(Light detector)
2. สามารถตั้งเงื่อนไขการ เปิด-ปิด อุปกรณ์ไฟฟ้าภายในบ้านได้ตามต้องการ
3. การควบคุม กระทำได้ตลอดเวลา ไม่ว่าจะเป็นกลางวันหรือกลางคืน

เอกสารนี้เป็นเอกสารสำหรับรายละเอียดของหลักการการทำงานและการออกแบบของส่วนต่างๆ จะกล่าวถึงในบทต่อไป  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สถาปัตยกรรมของไมโครคอนโทรลเลอร์แบบชิปเดี่ยวตระกูล MCS-51 Single Chip Microcontroller system MCS-51 Family Architectural

ไมโครคอนโทรลเลอร์แบบชิปเดี่ยว (Single Chip Microcontroller) คือไมโครคอมพิวเตอร์แบบที่มีขนาดเล็กโดยบรรจุไว้ในแผงวงจรรวม (Integrated Circuit) เพียงชิปเดี่ยวเหมาะสำหรับงานควบคุมอุปกรณ์อื่นๆ แบบอัตโนมัติ เพราะผู้ใช้สามารถเขียนโปรแกรมควบคุมการทำงานได้ตามที่ต้องการ ไมโครคอนโทรลเลอร์แบบชิปเดี่ยวตระกูล MCS-51 อันได้แก่ 8031 8032 8051 และ 8052 ซึ่งมีโครงสร้างและชุดคำสั่งแตกต่างกันเพียงเล็กน้อย รวมไปถึงคุณสมบัติหรือโครงสร้างของไมโครคอนโทรลเลอร์แต่ละเบอร์ในตระกูล MCS-51 เช่นมี ROM หรือ RAM ภายในเท่าใด ถ้าเป็นรุ่นที่ไม่มี ROM อยู่ภายในจะเป็นเบอร์อะไร หรือถ้าเป็นรุ่นที่มีหน่วยความจำสำหรับโปรแกรมเป็นแบบ EPROM จะเป็นเบอร์อะไร นอกจากนี้ยังจะบอกว่า ไมโครคอนโทรลเลอร์เบอร์นั้นมีพอร์ตสำหรับอ่านเขียนข้อมูลขนาด 8 บิตอยู่ที่ชุด (8 Bit I/O Port) มี Timer/Counters ขนาด 16 บิตที่ชุด (16 Bit Timer/Counters) และยังบอกถึงคุณสมบัติอื่นๆ อีก ทำให้ผู้ใช้สามารถเลือกใช้ไมโครคอนโทรลเลอร์แต่ละเบอร์ให้เหมาะสมกับการใช้งานได้อย่างดีที่สุด

MCS-51 ผลิตโดยบริษัท Intel มีการทำงานเป็นแบบ 8 บิต หมายความว่าส่วนที่ทำหน้าที่ในการคำนวณ (Arithmetic Logic Unit, ALU) จะทำงานสูงสุดทีละ 8 บิต

MCS-51 มีข้อดีดังนี้

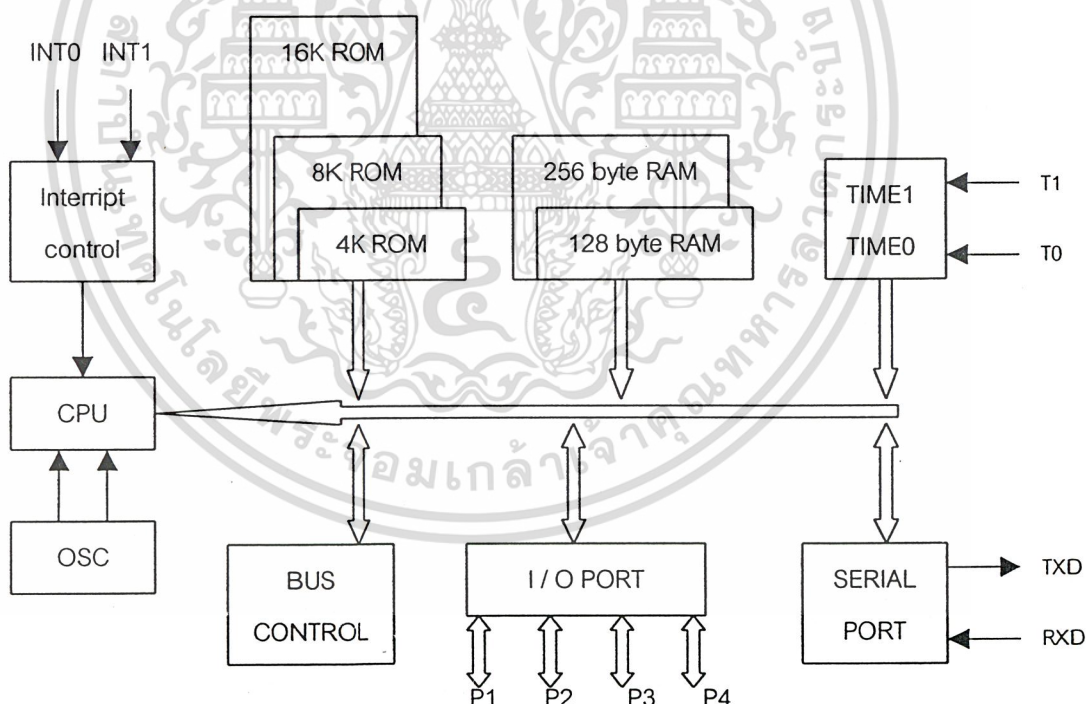
- สามารถนำเอาข้อมูลมา AND, OR หรือทำ Complement ทั้งแบบทีละ 8 บิต และ 1 บิต
  - สามารถใช้กับหน่วยความจำสำหรับโปรแกรม (Program Memory) ซึ่งเป็นหน่วยความจำที่ใช้สำหรับเก็บชุดคำสั่งที่จะให้ MCS-51 ทำงาน ได้สูงสุด 64 กิโลไบต์ (Kilobyte) ( $64 \times 1024$  byte) ทำให้สามารถเขียนโปรแกรมควบคุมการทำงานได้มาก
  - สามารถต่อกับหน่วยความจำสำหรับข้อมูล (Data Memory) ซึ่งเป็นหน่วยความจำสำหรับเก็บข้อมูลในระหว่างการทำงานของโปรแกรม ได้สูงสุด 64 กิโลไบต์
  - ใน 8051 และ 8751 มีหน่วยความจำสำหรับโปรแกรมจำนวน 4 กิโลไบต์ (ใน 8052 และ 8752 มีหน่วยความจำสำหรับโปรแกรมจำนวน 8 กิโลไบต์) อยู่ภายในวงจรรวมทำให้ไม่ต้องต่อหน่วยความจำสำหรับโปรแกรมภายนอก ระบบทั้งหมดจึงมีขนาดเล็กและสัญญาณรบกวนจากภายนอกจะทำให้ MCS-51 ทำงานผิดพลาดได้ยาก
  - มีพอร์ตแบบขนาน (Parallel Port) สำหรับข้อมูลเข้าและออกจำนวน 32 บิต มีข้อมูลแต่ละบิตเป็นอิสระต่อกัน
  - มีวงจร Timer/Counter ขนาด 16 บิต 2 ชุด (8032, 8052 มี 3 ชุด) ที่ทำงานในโหมดต่างๆ ได้ถึง 4 โหมด
  - มี Universal Asynchronous Receiver Transmitter (UART) สำหรับรับ-ส่งข้อมูลแบบอนุกรม (Serial) และ Full duplex ที่สามารถเลือกแบบการรับ-ส่งข้อมูลได้ 4 แบบ
  - มีแห่งกำเนิดสัญญาณของขัดจังหวะการทำงานของโปรแกรม (Interrupt Request Signal) 6 แห่ง ซึ่งสามารถกระโดดไปทำงานตอบสนองการขัดจังหวะ (Interrupt Service Routine) ได้ต่างๆ กัน 5
- แม้ว่าค่านี้จะไม่ถูกต้องนัก แต่ก็ช่วยให้เห็นภาพรวมของเอกสารได้บ้าง และถ้าต้องการข้อมูลเพิ่มเติมก็ควรไปหาอ่านเอกสารฉบับจริง

- สามารถเลือกการทำงานให้อยู่ในโหมดของ Idle และ Power Down ซึ่งจะประหยัดการใช้กำลังไฟในการทำงาน

ซึ่งจากข้อดีดังกล่าว จึงทำให้ MCS-51 เป็นที่นิยมนำมาใช้ควบคุมระบบอัตโนมัติมากคุณสมบัติดังกล่าวบรรจุไว้ในวงจรรวมเดียว (Single Chip) ขนาด 40 ขา ดังนั้นจึงสามารถออกแบบให้ระบบทั้งหมดมีขนาดเล็ก และการที่ทั้งหมดอยู่ในวงจรรวมเดียวจึงทำให้การตรวจสอบหาข้อผิดพลาดในระบบได้ง่ายไม่สับสนซับซ้อน รวมทั้งลดปัญหาเรื่องการที่มีสัญญาณรบกวนในระบบจนทำให้การทำงานผิดพลาดไป แต่การที่จะนำเอา MCS-51 มาใช้งานได้จำเป็นต้องศึกษาและทำความเข้าใจถึงโครงสร้างและองค์ประกอบของ MCS-51 เสียก่อน แล้วจึงจะเขียนโปรแกรมเพื่อควบคุมการทำงานของ MCS-51 ให้เป็นไปตามต้องการ

### โครงสร้างของ MCS-51

ภายใน MCS-51 จะประกอบด้วย Gate ต่างๆ เช่น AND, OR, NOT ซึ่ง Gate เหล่านี้จะถูกนำมาออกแบบให้มีหน้าที่การทำงานต่างๆ กัน เช่น จงจรถอดรหัสคำสั่ง (Instruction Decoder) วงจรสร้างสัญญาณนาฬิกา (Clock Signal Generator) โครงสร้างภายในของ MCS-51 จะประกอบด้วยส่วนย่อยๆ ดังไดอะแกรมในรูปที่ 2.1



รูปที่ 2.1 ไดอะแกรมโครงสร้างของ MCS-51

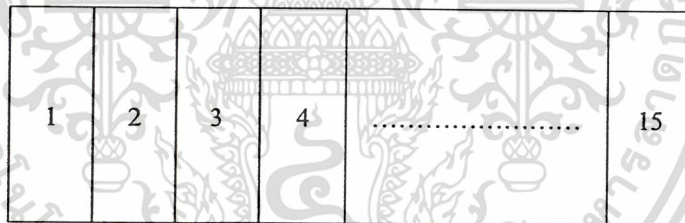
ไดอะแกรมในรูปที่ 2.1 เป็นโครงสร้างใหญ่ๆ ของ MCS-51 เนื่องจากลักษณะของ MCS-51 เป็นคอมพิวเตอร์จึงประกอบด้วย 3 ส่วนหลักๆ คือ

เอกสารนี้เป็นเอกสารส่วนที่ 1 ตัวประมวลผลกลาง หรือ CPU (Central Processing Unit) ส่วนนี้จะมีวงจรที่ทำหน้าที่ไม่ต่างกันสร้างสัญญาณควบคุมในการติดต่อกับส่วนอื่นๆ เรียกว่า วงจรควบคุม (Control Unit) สัญญาณที่สร้างจาก

วงจรควบคุมได้แก่ สัญญาณสำหรับการติดต่อกับหน่วยความจำ อุปกรณ์สำหรับรับข้อมูลเข้าหรือส่งข้อมูลออกจากตัว MCS-51 ซึ่งส่วนควบคุมการขัดจังหวะ (Interrupt Control) และส่วนควบคุมบัส (Bus Control) ก็เป็นส่วนหนึ่งของวงจรควบคุม ด้วยการสร้างสัญญาณควบคุมจากตัวประมวลผล (CPU) นี้จะทำการสร้างสัญญาณโดยการถอดรหัสจากคำสั่ง (Instruction) ตามที่มีการกำหนดไว้ และสัญญาณที่สร้างขึ้นมาจะอ้างอิงกับสัญญาณนาฬิกาที่สร้างจากวงจรถอดซิลเลเตอร์เพื่อให้แกว่งขนาดทุกๆ ส่วนทำงานประสานกัน (synchronize) ได้อย่างถูกต้อง

ในส่วนตัวประมวลผลกลาง (CPU) นี้ยังประกอบด้วยส่วนย่อยอีกส่วนที่เรียกว่า ส่วนประมวลผลทางคณิตศาสตร์ (Arithmetic Logic Unit) ส่วนนี้จะทำหน้าที่ประมวลผลข้อมูลเช่น การบวก, ลบ, คูณหรือหาร ข้อมูลแล้วนำผลลัพธ์ไปเก็บไว้ในรีจิสเตอร์หรือหน่วยความจำที่ต้องการ

ส่วนที่ 2 หน่วยความจำ (Memory) มีไว้สำหรับจัดจำข้อมูล ถ้าจะให้เห็นภาพพจน์ของหน่วยความจำได้ดีก็คือ หน่วยความจำเปรียบเสมือนกล่องเก็บเอกสารจำนวนมากที่นำมาต่อเรียงกันไว้ แต่ละกล่องก็มีเอกสาร 1 แผ่น ดังรูปที่ 2.2 มีกล่องเอกสารทั้งหมด 15 กล่อง ถ้าต้องการเอาเอกสารจากกล่องใด หรือเอาเอกสารไปเก็บที่กล่องใด จะต้องรู้หมายเลขของกล่องข้อมูลเสียก่อน ซึ่งถ้าเป็นหน่วยความจำแล้วหมายเลขของกล่องก็คือตำแหน่งของหน่วยความจำหรือแอดเดรส (Address) นั่นเอง การที่นำเอาข้อมูลไปเก็บในหน่วยความจำเรียกว่า “การเขียน (Write) ข้อมูล” และการนำเอาข้อมูลออกจากรายความจำจะเรียกว่า “การอ่าน (Read) ข้อมูล” ซึ่งในแต่ละตำแหน่งของความจำจะเก็บข้อมูลได้เพียงค่าเดียวเท่านั้น



รูปที่ 2.2 ภาพเสมือนของหน่วยความจำ

ในไมโครโปรเซสเซอร์ทั่วไปรวมทั้ง MCS-51 นั้นข้อมูลในแต่ละตำแหน่งของหน่วยความจำจะมีค่าได้ 8 หลักของเลขฐาน 2 (8 บิตเท่ากับ 1 ไบท์) ดังนั้นแต่ละตำแหน่งของหน่วยความจำจะเก็บข้อมูลมีค่าได้ระหว่าง 0 ถึง 255 (00000000 ถึง 11111111 ในเลขฐาน 2) แต่จำนวนตำแหน่งที่จะเก็บข้อมูลได้นั้นขึ้นอยู่กับไมโครโปรเซสเซอร์แต่ละเบอร์ การติดต่อกับหน่วยความจำจะต้องมีสัญญาณ 3 กลุ่ม คือ

1. แอดเดรส (Address) หรือค่าตำแหน่งที่ต้องการติดต่อกับหน่วยความจำ ใน MCS-51 จะติดกับหน่วยความจำประเภท Program Memory หรือ Data Memory ได้สูงสุดชนิดละ 65536 ตำแหน่งในเลขฐาน 2 ทั้งหมด 16 เส้น ( $2^{16}$  เท่ากับ  $64 \times 1024 = 65536$ )

2. ข้อมูลที่จะอ่านหรือเขียนกับหน่วยความจำที่ตำแหน่งในข้อ 1

3. สัญญาณควบคุมที่จะส่งไปยังหน่วยความจำ ซึ่งบอกกับหน่วยความจำที่ต้องการอ่านหรือเขียนข้อมูล

นอกจากนี้ยังมีสัญญาณอื่นที่ห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณเหล่านี้จะถูกควบคุมภายใน MCS-51 สร้างมาจากวงจรลอจิกของคำสั่งที่ MCS-51 อ่านบาทหน่วยความจำ Program Memory เข้าไปทำงานนั่นเอง ในรูปที่ 2.1 หน่วยความจำได้แก่ 4K ROM และ 128 Byte RAM ซึ่งขนาดของหน่วยความจำนี้มีขนาดต่างๆ กันตามเบอร์ของไมโครคอนโทรลเลอร์

ส่วนที่ 3 อุปกรณ์อินพุตและเอาต์พุต (Input/Output Device) เป็นส่วนที่จะส่งข้อมูลเข้าหรือออกจาก MCS-51 ทำให้ MCS-51 ติดต่อกับภายนอกได้ ดังในไดอะแกรมในรูปที่ 2.1 อุปกรณ์อินพุตและเอาต์พุตได้แก่ 4 I/O Port, Timer 0, Timer 1, Serial Port การทำงานของแต่ละส่วนมีดังนี้

1. 4 I/O Port คำว่าพอร์ทหมายถึงจุดที่จะติดต่อกับส่วนที่อยู่ภายนอก 4 I/O Port ของ MCS-51 เป็นที่ใช้สำหรับรับ-ส่งข้อมูลได้ 8 บิต มีพอร์ท P0, P1, P2 และ P3 บางพอร์ทจะใช้ทำงานมากกว่า 1 อย่างก็ได้ เช่น พอร์ท P0 และ P2 จะใช้สำหรับการส่งค่าตำแหน่ง (Address) ของหน่วยความจำที่ต้องการติดต่อกับพอร์ท P0 จะใช้รับส่งข้อมูลเมื่อติดต่อกับหน่วยความจำได้ด้วย แต่สิ่งเหล่านี้ไม่ได้เกิดขึ้นในเวลาเดียวกัน แต่จะใช้วิธีทำงานตามลำดับโดยควบคุมจากสัญญาณควบคุม (Control) ที่ลอจิกมาจากแต่ละคำสั่งที่ไมโครพิวเคอร์ทำงานนั่นเอง และสัญญาณทั้งหมดจะอ้างอิงกับจากสัญญาณนาฬิกา

2. Timer 0 และ Timer 1 เป็นวงจรมับที่สามารถกำหนดให้ทำการนับจำนวนไซเคิลของสัญญาณที่ต่อจากภายนอก MCS-51 หรือจำนวนไซเคิลของสัญญาณนาฬิกาภายใน MCS-51 ก็ได้ค่าจากการนับจะถูกอ่านหรือตั้งค่าเริ่มต้นของการนับได้ด้วยตัวประมวลผลกลาง (CPU)

3. Serial Port หรือพอร์ทอนุกรม ตัวประมวลผลกลาง (CPU) จะอ่านและเขียนข้อมูลกับ Serial Port เป็นแบบ 8 บิต แต่ข้อมูลจะถูกส่งออกจาก MCS-51 เรียงไปทีละบิตจากขา TXD และในการรับข้อมูลจะรับเข้ามาทีละบิตทางขา RXD แล้วจัดเรียงใหม่เป็น 8 บิต เพื่อให้ตัวประมวลผลกลาง (CPU) อ่านไปใช้งานต่อไป

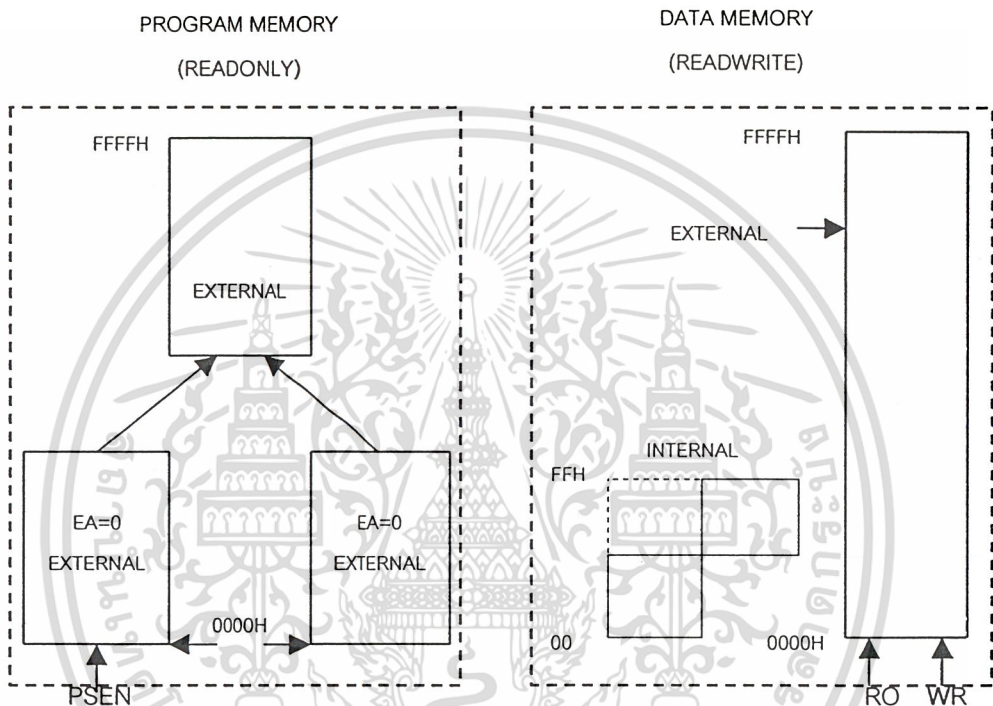
MCS-51 มีพอร์ทไว้ให้ใช้งานได้หลายแบบ ทำให้สะดวกแก่การนำไปใช้งานต่างๆ มากมาย การจะนำพอร์ทเหล่านี้ไปใช้งานได้จะต้องเขียนโปรแกรมขึ้นมาควบคุม

### การจัดการหน่วยความจำของ MCS-51

หน่วยความจำของ MCS-51 แบ่งออกไว้เป็น 2 แบบของลักษณะการใช้งานคือ

1. Program Memory เป็นหน่วยความจำที่ใช้สำหรับเก็บคำสั่งในรูปรหัสภาษาเครื่อง (Machine Language) ที่ต้องการให้ MCS-51 ทำงานก็จะอ่านข้อมูลที่เก็บในหน่วยความจำประเภทนี้เข้าไปลอจิกแล้วสร้างสัญญาณควบคุมส่วนอื่นๆ ตามการทำงานของแต่ละคำสั่งนั้น หน่วยความจำแบบนี้จะต้องเป็นแบบ Read Only Memory (ROM) และผู้ใช้ต้องเขียนข้อมูลในแต่ละตำแหน่งของหน่วยความจำเป็นรหัสภาษาเครื่องของ MCS-51 ตามลำดับการทำงานที่ต้องการ (หน่วยความจำแบบ ROM เป็นแบบ Non volatile ซึ่งเมื่อปิดไฟแล้วข้อมูลก็ไม่มีสูญหาย) การเขียนข้อมูลลงไปบน ROM จะต้องใช้เครื่องมือพิเศษ ในระหว่างการทำงานของ MCS-51 ผู้ใช้จะไม่สามารถใช้คำสั่งทำการเขียนข้อมูลลงในหน่วยความจำแบบนี้ได้ จำนวนตำแหน่งสูงสุดของหน่วยความจำแบบนี้ที่ MCS-51 จะใช้งานได้ 65536 ตำแหน่ง ค่าของตำแหน่ง (Address) จะเขียนเป็นเลขฐาน 16 ได้ตั้งแต่ 0000H ถึง FFFFH หน่วยความจำตั้งแต่ตำแหน่ง 0000H ถึง 0FFFH จำนวน 4 กิโลไบต์ นั้นผู้ใช้จะเลือกได้ว่าเป็นตำแหน่งของ ROM ที่อยู่ภายในหรือภายนอก

นอกจาก MCS-51 เบอร์ 8051 (ไมโครคอนโทรลเลอร์เบอร์อื่นๆ เช่น 8052 จะมีขนาดของ ROM ส่วนนี้ถึง 8 กิโลไบต์ ตำแหน่ง 0000H ถึง 1FFFH) ดังนั้นถ้าต้องการให้ MCS-51 เบอร์ 8051 ทำงานตามคำสั่งที่เก็บไว้ใน ROM ภายใน MCS-51 เบอร์ 8051 ให้ป้อนสัญญาณลอจิก High (1) เข้าที่ขา EA ของ MCS-51 เบอร์ 8051 แต่ถ้าต้องการให้ทำงานในโปรแกรมที่เก็บไว้ใน ROM ภายนอก MCS-51 ที่ตำแหน่ง 1FFFH ถึง FFFFH จะต้องต่ออยู่ภายนอก MCS-51 เบอร์ 8051 เสมอ ดังแสดงในแผนภูมิหน่วยความจำ (Memory Map) ดังในรูปที่ 2.3



รูปที่ 2.3 แผนภูมิหน่วยความจำของ MCS-51 เบอร์ 8051

Internal Memory หมายถึงหน่วยความจำนั้นอยู่ภายใน MCS-51 ส่วน External Memory หมายถึงหน่วยความจำนั้นอยู่ภายนอก MCS-51

ไมโครคอนโทรลเลอร์เบอร์ 8031, 8051 และ 8751 นั้น โดยโครงสร้างและรหัสคำสั่งจะเหมือนกันทุกประการแตกต่างกันที่

- 8031 จะไม่มี ROM ขนาด 4 กิโลไบต์ที่อยู่ภายใน ผู้ใช้จะต้องเลือกการใช้งาน Program Memory อยู่ภายนอกวงจรรวมทั้งหมด 64 กิโลไบต์

- 8051 จะมี ROM ขนาด 4 กิโลไบต์ที่อยู่ภายใน ถ้าต้องการเก็บคำสั่งควบคุมการทำงานไว้ในหน่วยความจำส่วนนี้ จะต้องส่งโปรแกรมคำสั่งไปให้โรงงานผู้ผลิตทำการเขียนใส่ใน ROM ให้ตั้งแต่ในขั้นตอนของการผลิตวงจรรวม ผู้ใช้ไม่สามารถแก้ไขโปรแกรมใช้เองได้ ถ้าจะนำมาใช้งานโดยเก็บ

เอกสารโปรแกรมไว้ในหน่วยความจำช่วง 4 กิโลไบต์แรกที่อยู่ภายนอกก็สามารถทำได้โดยการต่อ ROM เข้าไว้ภายนอกไม่ว่าก่อนแล้วต่อขา EA ของ 8051 ไว้กับสัญญาณที่มีสถานะลอจิกเป็น 0 ถ้าของเอกสารทุกครั้งที่มีการนำไปใช้

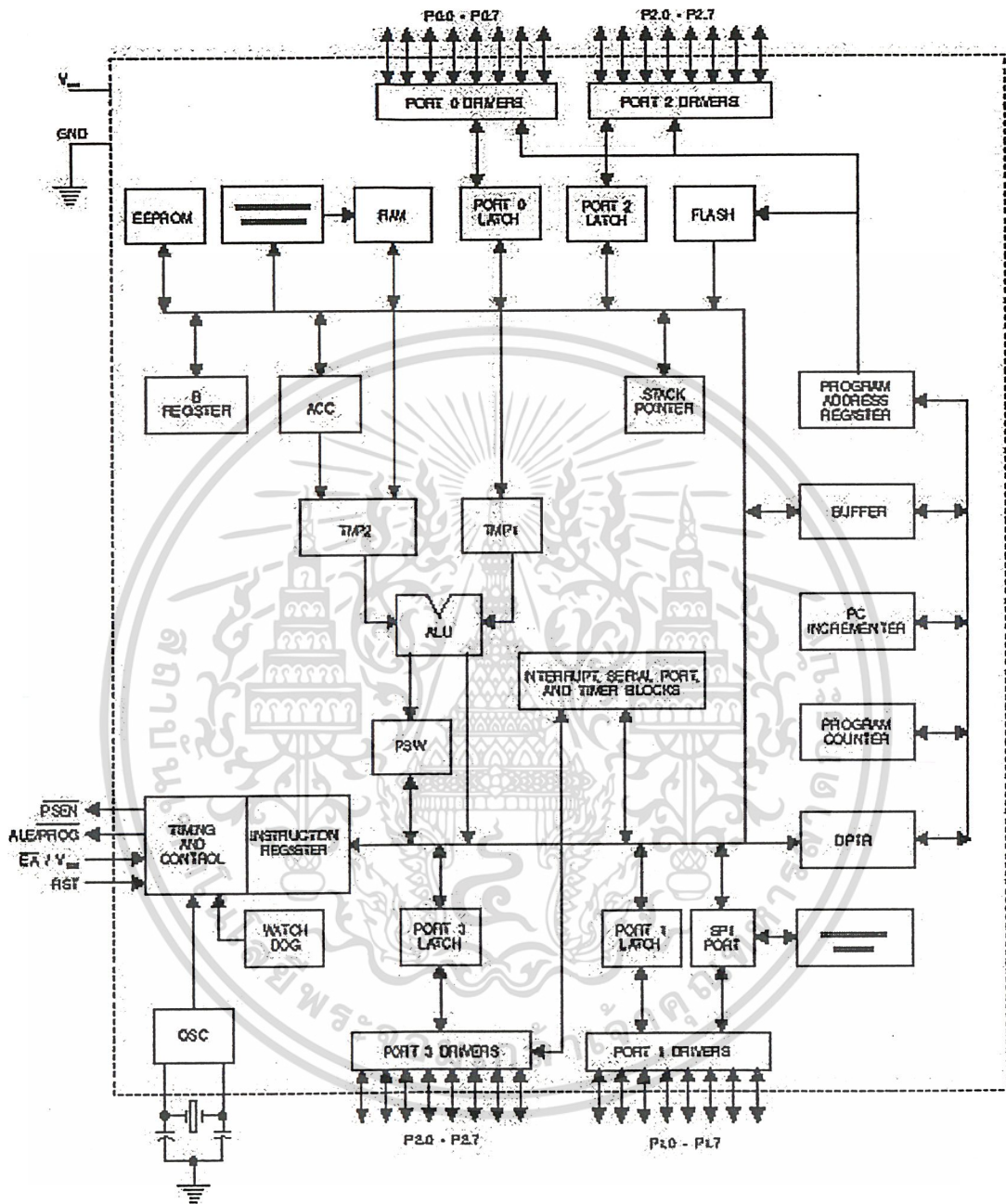
- 8751 จะมี หน่วยความจำขนาด 4 กิโลไบต์ที่เป็นแบบ EPROM (Erasable Program Read Only Memory) อยู่ภายในวงจรเอาไว้ว ั้เก็บโปรแกรมคำสั่งที่จะให้ 8751 ทำงาน ผู้ใช้สามารถเขียนคำสั่งลงใน EPROM ได้เองโดยใช้เครื่องมือที่เรียกว่าเครื่องโปรแกรม EPROM (EPROM Programmer) และผู้ใช้สามารถแก้ไขโปรแกรมที่อยู่ภายใน EPROM ได้ โดยการล้างข้อมูลในทุกตำแหน่งของ EPROM นั้นออกด้วยการฉายแสงอุลตราไวโอเลต (Ultraviolet) ผ่านกระจกใสในวงจรรวมเข้าไปยังวงจรภายใน ตามเวลาที่กำหนดไว้ จากนั้นก็ใช้เครื่อง โปรแกรม EPROM เขียนโปรแกรมลงไปใหม่ 8751 นี้จะสะดวกมากสำหรับการพัฒนาโปรแกรม

2. Data Memory เป็นหน่วยความจำที่ MCS-51 จะใช้สำหรับพัก, เก็บข้อมูล แล้วเรียกมาใช้ใหม่ ในระหว่างการทำงานของ MCS-51 การอ่านหรือเขียนข้อมูลจากหน่วยความจำ จะกระทำโดยคำสั่งที่เก็บไว้ใน Program Memory หน่วยความจำประเภทนี้เป็นแบบ Random Access Memory (RAM) ถ้ามีไฟเลี้ยงอยู่ข้อมูลที่เก็บไว้จะมีสูญหาย แต่ถ้าปิดเครื่องหรือไม่จ่ายให้แก่ RAM แล้ว ข้อมูลใน RAM ก็จะมีสูญหายไป การสูญหายของข้อมูลไม่ได้หมายความว่าไม่มีอะไรอยู่เลย แต่เป็นการที่ข้อมูลใหม่ซึ่งไม่ใช่ข้อมูลที่เก็บไว้เดิมเข้ามาอยู่แทนที่ เช่นเดิมเก็บข้อมูล 18H ไว้ที่ตำแหน่ง 1900H เมื่อปิดไฟแล้วเปิดใหม่ ข้อมูลที่ตำแหน่ง 1900H จะไม่ใช่ 18H อาจเป็นค่าอะไรก็ได้ ซึ่งเรียกรวมการเกิดลักษณะนี้ว่าข้อมูลสูญหายไป หน่วยความจำแบบ Data Memory ของ MCS-51 จะมีอยู่ 2 ชุด ชุดหนึ่งอยู่ใน MCS-51 (เบอร์ 8051 มีจำนวน 128 ไบต์ ที่ตำแหน่ง 00H ถึง 7FH, เบอร์ 8052 จะมี 256 ไบต์อยู่ที่ตำแหน่ง 00H ถึง FFH) และอีกชุดหนึ่งจะตั้งอยู่ภายนอกวงจรรวม MCS-51 มีได้สูงถึง 65536 ไบต์ (64 กิโลไบต์) อยู่ที่ตำแหน่ง 0000H ถึง FFFFH ดังแสดงในรูปที่ 2.3 หน่วยความจำแบบ Data Memory ภายใน MCS-51 เบอร์ 8051 ที่ตำแหน่ง 80H ถึง FFH นั้นไม่ได้มีอยู่ทุกตำแหน่ง จะมีเฉพาะในบางตำแหน่ง ซึ่งเรียกหน่วยความจำบางตำแหน่งเหล่านี้ว่า Special Function Register (SFR) เพราะจะใช้หน่วยความจำเหล่านี้สำหรับงานพิเศษเท่านั้น

### สถาปัตยกรรมของ MCS-51

ส่วนประกอบของ MCS-51 ดังแสดงในรูปที่ 2.4 (a) ซึ่งจะอธิบายถึงส่วนย่อยๆ ภายในของ MCS-51 เพียงชีพเดียว และสัญญาณภายในจะต่อออกสู่ภายนอกทางขา (pin) ของ MCS-51 ที่มีอยู่ 40 ขา ดังรูปที่ 2.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4(a) 8051 บล็อกไดอะแกรมของ MCS-51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## PDIP

(T2) P1.0	1	40	VCC
(T2 EX) P1.1	2	39	P0.0 (AD0)
P1.2	3	38	P0.1 (AD1)
P1.3	4	37	P0.2 (AD2)
(SS) P1.4	5	36	P0.3 (AD3)
(MOSI) P1.5	6	35	P0.4 (AD4)
(MISO) P1.6	7	34	P0.5 (AD5)
(SCK) P1.7	8	33	P0.6 (AD6)
RST	9	32	P0.7 (AD7)
(RXD) P3.0	10	31	E <sub>AV</sub> PP
(TXD) P3.1	11	30	ALE/PROG
(INT0) P3.2	12	29	PSEN
(INT1) P3.3	13	28	P2.7 (A15)
(T0) P3.4	14	27	P2.6 (A14)
(T1) P3.5	15	26	P2.5 (A13)
(WR) P3.6	16	25	P2.4 (A12)
(RD) P3.7	17	24	P2.3 (A11)
XTAL2	18	23	P2.2 (A10)
XTAL1	19	22	P2.1 (A9)
GND	20	21	P2.0 (A8)

รูปที่ 2.4 บล็อกโคเดแกรมขาของ MCS-51 แบบ DIP

MCS-51 ไมโครคอนโทรลเลอร์ที่บรรจุอยู่ในวงจรรวมแบบ Dual Inline Package (DIP) ซึ่งแต่ละข้างของ MCS-51 มีขาอยู่ข้างละ 20 ขารวมทั้งหมด 40 ขานั้นจะใช้งานต่างๆ กันดังนี้คือ

**Vcc**

ขา 40 เป็นขาที่ต้องป้อนไฟเลี้ยง +5 โวลต์ เข้าไปเพื่อให้วงจรรวมทำงานได้ ระดับโวลเตจของลอจิก 0 และ 1 ของ MCS-51 จึงต้องเข้ากับอุปกรณ์ลอจิกแบบ TTL ได้โดยตรง

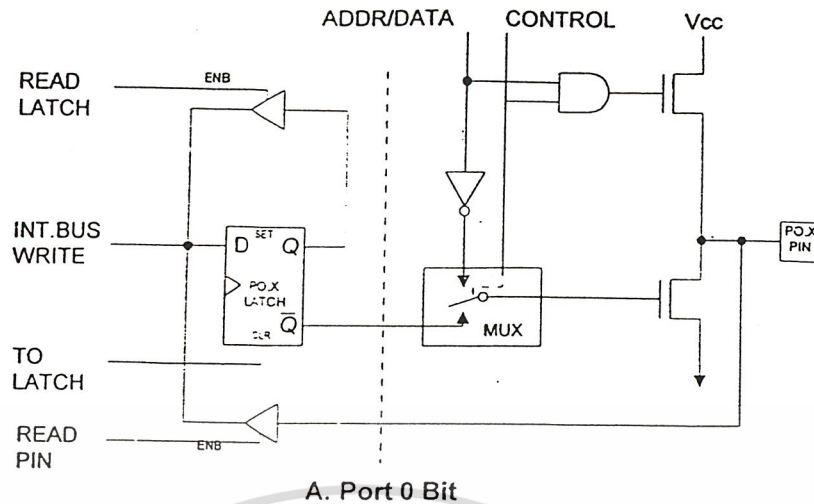
**Vss**

ขา 20 เป็นขาที่ต้องต่อกับกราวด์ (Ground) ของแหล่งจ่ายไฟ การต่ออุปกรณ์ทั้งหมดจะต้องมีกราวด์ของอุปกรณ์ต่อเข้าด้วยกัน

**Port 0**

เป็นพอร์ตขนาดขนาด 8 บิต อยู่ที่ขา 39 ถึง 32 เริ่มจากบิต 0 ถึง บิต 7 ตามลำดับดังรูปที่ 2.6 แต่ละขาจะเขียนว่า P0.0, P0.1, P0.2 ..... , P0.7 นั้น P0.7 หมายถึงบิต 7 ของพอร์ต 0 ซึ่งเป็นบิตที่มีนัยสำคัญสูงสุด (Most Significant) และ P0.0 คือบิต 0 ของพอร์ต 0 เป็นบิตที่มีนัยสำคัญต่ำสุด (Least Significant) พอร์ต 0 นี้ใช้ได้ทั้งการรับ-ส่งตำแหน่งและข้อมูลกับหน่วยความจำหรือใช้เป็นพอร์ตรับ-ส่งข้อมูลก็ได้ ข้อมูลที่ส่งออกทางพอร์ต 0 จะถูก Latch ไว้ที่ขาของพอร์ต โครงสร้างแต่ละบิตของพอร์ต 0 เป็นแบบ Open Drain Bidirectional ดังรูปที่ 2.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.5 โครงสร้างของพอร์ต 0

จากโครงสร้างในรูปที่ 2.5 เมื่อมีคำสั่งการเขียนข้อมูลมายังพอร์ต 0 ข้อมูลจาก Internal Data Bus จะถูก Latch ไว้ที่ D-FF โดยสัญญาณ “write to Latch” ที่ถูกสร้างมาจากส่วน Timing and Control และในการอ่านข้อมูลจากพอร์ต 0 จะอ่านได้ 2 แบบ คือการอ่านข้อมูลที่ส่งไปเก็บไว้ที่พอร์ตก็จะมีสัญญาณ Read Latch มาเพื่ออ่านข้อมูลจาก D-FF กลับเข้าไปยัง Internal Data Bus

การอ่านข้อมูลอีกแบบก็คือการอ่านสถานะของสัญญาณที่เข้ามาทางพอร์ต 0 ก็จะมีสัญญาณ Read Pin มาควบคุมการอ่านพอร์ต 0 จะใช้งานหลายอย่างดังนี้

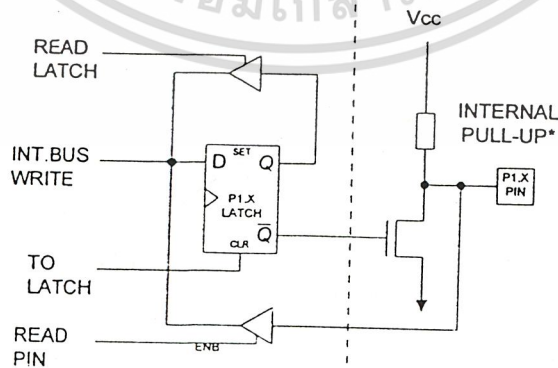
1. ใช้สำหรับส่งค่าตำแหน่งหน่วยความจำภายนอกที่ต้องการติดต่อด้วย ตำแหน่งหน่วยความจำสูงสุดที่จะสามารถติดต่อได้คือ 64 กิโลไบต์ จึงมีค่าตำแหน่งหน่วยความจำ 16 บิตของเลขฐาน 2 ค่าตำแหน่งหน่วยความจำ 8 บิตล่างจะถูกส่งออกไปยังพอร์ต 0 และ 8 บิตบนจะถูกส่งออกไปทางพอร์ต 2
2. ใช้รับ-ส่งข้อมูลกับ Data Memory หรือใช้รับข้อมูลจาก Program Memory
3. ใช้รับ-ส่งข้อมูลผ่านทางพอร์ตโดยตรง ในกรณีที่ไม่มีการใช้หน่วยความจำของ Program Memory หรือ Data Memory ภายนอก

วงจรในส่วนของ Timing and Control จะเป็นตัวสร้างสัญญาณมาควบคุมวงจรในรูปที่ 2.5 เพื่อให้การทำงานแต่ละอย่างข้างต้น เมื่อแต่ละบิตของพอร์ต 0 ทำงานตามข้อ 1 และ 2 ตามข้างต้น วงจร Timing and Control จะทำให้สถานะลอจิกของเขา Control เป็น 1 ซึ่งทำให้สวิตช์ MUX อยู่ในตำแหน่งข้างบน เมื่อพอร์ต 0 จะส่งข้อมูลซึ่งเป็นค่าตำแหน่งหน่วยความจำหรือข้อมูลที่เขียนออกไปยังหน่วยความจำภายนอกก็จะส่งค่าดังกล่าวออกมายัง ADDR/DATA ถ้าข้อมูลที่ส่งมามีค่าเป็น 1 จะทำให้สัญญาณออกจาก AND GATE เป็น 1 และสัญญาณที่ออกจาก Inverter เป็น 0 ดังนั้น FET ตัวบน ON (สถานะ ON ของ FET คือความต้านทานระหว่างขา D กับ S มีค่าต่ำมากเหมือนกับเป็นวงจรปิด) ส่วน FET ตัวล่าง OFF (สถานะ OFF ของ FET คือความต้านทานระหว่างขา D กับ S มีค่าสูงมากเหมือนกับเป็นวงจรเปิด) สถานะลอจิกที่ขา POX Pin จะเป็น 1 แต่ถ้าข้อมูลที่ส่งออกมายัง ADDR/DATA เป็น 0 ก็จะทำให้สัญญาณจาก AND GATE เป็น 0 และสัญญาณที่ออกจาก Inverter เป็น 1 ดังนั้น FET ตัวบนจะ OFF ส่วน FET ตัวล่างจะ ON

ทำให้สถานะลอจิกที่ขา P0.X Pin เป็น 0 เมื่อ MCS-51 ต้องการใช้พอร์ท 0 สำหรับอ่านข้อมูลจากหน่วยความจำภายนอก หรือใช้งานในข้อ 3 ข้างบน จะทำได้โดยวงจร Timing and Control ทำให้สถานะลอจิกของ Control ในรูปเป็น 0 ทำให้เอาต์พุตจาก AND GATE เป็น 0 FET ตัวบนจะ OFF และสวิตช์ MUX จะอยู่ในตำแหน่งข้างล่าง ดังนั้น FET ตัวล่างจะ ON หรือ OFF ก็แล้วแต่ข้อมูลที่ขา Q ของ D-FF เมื่อมีการเขียนข้อมูลจาก Internal Data Bus มายัง D-FF ก็จะมีสัญญาณ Write to Latch มายัง D-FF ด้วย ถ้าข้อมูลที่เขียนมาเป็น 1 จะทำให้ขา Q มีสถานะลอจิกเป็น 0 ทำให้ FET ตัวล่าง OFF ดังนั้นที่ขา P0.X จะอยู่ในสถานะอิมพีแดนซ์สูง (Hight Impidance) เพราะ FET ทั้งสองตัว OFF แต่ถ้าข้อมูลที่เขียนมายัง D-FF เป็น 0 จะทำให้ FET ตัวล่าง ON แต่ตัวบน OFF ทำให้สถานะลอจิกที่ขา P0.X เป็น 1 ดังนั้น PORT 0 เมื่อให้ทำงานเป็นพอร์ทส่งข้อมูล (ไม่ใช่ส่งตำแหน่งหน่วยความจำ) จะไม่สามารถแสดงสถานะลอจิก 1 ได้จึงต้องต่อตัวต้านทาน Pull Up ไว้ภายนอก ระหว่างขา P0.X กับไฟเลี้ยงวงจร ถ้าจะให้พอร์ท 0 สำหรับรับข้อมูลเข้าจะต้องเขียน 1 มาเก็บไว้ยัง D-FF เสียก่อนเพื่อให้ขา P0.X อยู่ในสถานะ Hight Impedance แล้วจึงใช้คำสั่งอ่านสถานะลอจิกเข้าไปยัง Internal Data Bus ต่อไป โดยคำสั่งอ่านสถานะลอจิกทางพอร์ท 0 ก็จะทำให้วงจร Timing and Control สร้างสัญญาณ Read Pin สำหรับการอ่านสถานะลอจิกข้างต้น ถ้าไม่เขียน 1 มาเก็บไว้ยัง D-FF ก่อนที่จะอ่านข้อมูลแล้วอาจมีข้อมูลค้างอยู่ที่ D-FF ทำให้ Q เป็น 0 และ Q เป็น 1 ซึ่งทำให้ FET ตัวล่าง ON สัญญาณที่ต่อเข้ามาที่ขา P0.X ไม่ว่าจะมีความถี่จะถูกดึงลงกราวด์ ดังนั้นเมื่ออ่านข้อมูลเข้าไปก็จะพบว่าเป็น 0 เสมอในการอ่านข้อมูลจากหน่วยความจำภายนอกนั้นวงจร Timing and Control ก็จะเขียนข้อมูลมายัง D-FF ให้เป็น 1 และสร้างสัญญาณ Control ให้มีลอจิกเป็น 0 ก่อนจะอ่านข้อมูลเข้าไปด้วย

**Port 1**

เมื่อพอร์ทขนานขนาด 8 บิต ในรูปที่ 2.6 คือขา P1.0 ถึง P1.7 (ขา 1-8) P1.0 หมายถึงบิต 0 ของพอร์ท 1 ซึ่งเป็นพอร์ท Least Significant Bit และบิต P1.7 หมายถึงบิตที่ 7 ของพอร์ท 1 ซึ่งเป็นบิต Most Significant Bit โครงสร้างของพอร์ท 1 แต่ละบิตมีดังรูปที่ 2.6



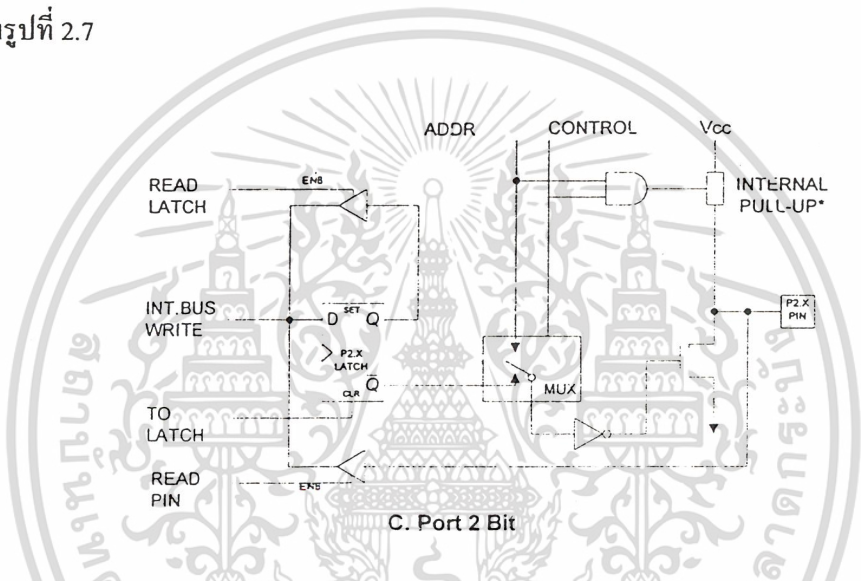
**B. Port 1 Bit**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการ **รูปที่ 2.6 โครงสร้างของพอร์ท 1** อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนที่ 1 คือพอร์ท 0 ในรูปที่ 2.5 ส่วนที่ 2 คือ พอร์ท 1 Driver Port 1 Driver นี้จะมีตัวต้านทานต่ออยู่เป็น Internal Pull Up พอร์ท 1 นี้จะใช้ทำหน้าที่เป็นตัวรับส่งข้อมูลเท่านั้น ข้อมูลที่ส่งออกมาทางพอร์ท 1 จะต้องเขียน 1 ไปยังทุกบิตของพอร์ท 1 เสียก่อนเพื่อทำให้ FET อยู่ในสภาวะ OFF ก่อน มิฉะนั้นแล้วเมื่อมีข้อมูล 0 ส่งออกมาค้างอยู่ที่ D-FF จะทำให้ FET อยู่ในสภาวะ ON ดังนั้นเมื่อสัญญาณภายนอกส่งเข้ามาที่ขานี้ก็จะถูกลัดวงจรลงกราวด์ โดยไม่สนใจสภาวะของลอจิกของสัญญาณที่เข้ามาจะเป็นอะไร ข้อมูลที่อ่านเข้าไปจึงจะเป็น 0 เสมอ

**Port 2**

พอร์ทขนานขนาด 8 บิต คือขา P2.0 ถึง P2.7 ในรูปที่ 2.4 โครงสร้างของพอร์ท 2 แต่ละบิตจะมีดังแสดงรูปที่ 2.7



รูปที่ 2.7 โครงสร้างของพอร์ท 2

ลักษณะ โครงสร้างจะเหมือนกับพอร์ท 0 แตกต่างกันในพอร์ท 2 นั้นภาค Driver จะใช้งานเพียง 2 ลักษณะคือ

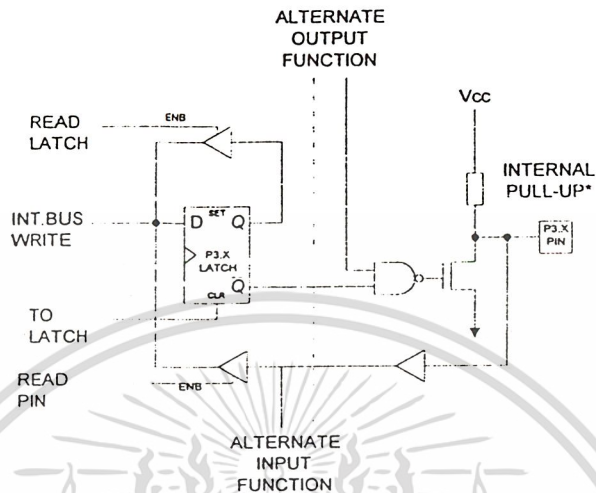
1. ใช้ในการส่งค่าตำแหน่งหน่วยความจำภายนอกที่ต้องการติดต่อ โดยที่ค่าของตำแหน่งนี้เป็นค่าของตำแหน่ง 8 บิตบน
2. ใช้เป็นพอร์ทรับและส่งข้อมูลกับภายนอก

ดังนั้นภาค Driver ของพอร์ท 2 จึงแตกต่างจาก Driver ของพอร์ท 0 โดยที่ในพอร์ท 2 นั้นจะมีเฉพาะ ADDR (ตำแหน่งหน่วยความจำ) เข้ามาที่ MUX (Multiplexer) เท่านั้น นอกนั้นแล้วการทำงานจะเหมือนกับที่เอาต์พุตของพอร์ท 2 จะมี Internal pull-up ซึ่งเป็นตัวต้านทานและจะทำให้เอาต์พุตของพอร์ท 2 แสดงสถานะลอจิกเป็น 1 ได้ ถ้า FET อยู่ในสถานะ OFF บางครั้งเรียกว่า Quasi-bidirectional เมื่อใช้เป็นพอร์ทอินพุตก็สามารถทำได้โดยการต่อสัญญาณภายนอกเข้ามาโดยตรง ถ้าสัญญาณภายนอกเป็น 0 ก็จะมีกระแสไหลออกจากพอร์ท (Source Current) ในการที่จะใช้พอร์ทนี้เป็นพอร์ทรับข้อมูลเข้า จะต้องทำการ

เขียน 1 ไปยังแต่ละบิตของพอร์ท 2 เสียก่อน ดัง ได้อธิบายในเรื่องพอร์ท 0 และพอร์ท 1 ครั้งที่มีการนำไปใช้

### Port 3

คือขา P3.0 ถึง P3.7 หรือขา 10-17 ตามลำดับในรูปที่ 2.4 พอร์ตนี้มีโครงสร้างดังรูปที่ 2.8



รูปที่ 2.8 โครงสร้างของพอร์ต 3

ส่วนที่ 1 ในรูปที่ 2.8 เป็นส่วน Latch ข้อมูลที่เขียนมายังพอร์ต 3 บาท Internal Bus เหมือนกับพอร์ตอื่นๆ และพอร์ต 3 จะมี Internal pull up อยู่ทุกบิต แต่พอร์ต 3 นี้แต่ละบิตจะใช้ในการทำงานอื่นได้ โดยใช้คำสั่งควบคุมการทำงาน ในส่วนที่ 2 จะมีสัญญาณ Alternative Output Function ที่สร้างมาจากส่วน timing and Control สัญญาณ Alternative Output Function เป็นสัญญาณที่ส่งออกในกรณีที่ใช้พอร์ต 3 ทำงานในฟังก์ชันอื่น และจุด Alternative Input Function เป็นจุดที่จะเอาสัญญาณไปเข้ากับส่วนอื่นตามการทำงานของบิตนั้น แต่ละบิตของพอร์ต 3 จะมีฟังก์ชันอื่นดังนี้

P3.0/RXD (Serial Input Port) เป็นขาที่ใช้รับข้อมูลแบบอนุกรม

P3.1/TXD (Serial Output Port) เป็นขาที่ใช้ส่งข้อมูลแบบอนุกรม

P3.2/INT0 (External Interrupt) ใช้รับสัญญาณขัดจังหวะจากภายนอก

P3.3/INT1 (External Interrupt) ใช้รับสัญญาณขัดจังหวะจากภายนอก

P3.4/T0 (Timer/Counter 0 External Input) ขารับสัญญาณเข้าไปยังวงจร Timer/Counter 0 ที่ทำหน้าที่นับจำนวนไซเคิลของสัญญาณ T0 นี้หรือสัญญาณนาฬิกาก็ได้

P3.5/T1 (Timer/Counter 1 External Input) ขารับสัญญาณเข้าไปยัง Timer/Counter 1 ซึ่งมีการทำงานเหมือนกับ T0

P3.6/WR (External Data Memory Write Strobe) ขาสัญญาณควบคุมการเขียนข้อมูลไปยังหน่วยความจำสำหรับข้อมูลภายนอก MCS-51

P3.7/RD (External Data Memory Read Strobe) ขาสัญญาณควบคุมการอ่านข้อมูลจากหน่วย

ความจำสำหรับข้อมูลภายนอก การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### ALE

Address Latch Enable ขานี้จะส่งสัญญาณที่มีความถี่เกี่ยวกับ 1/6 เท่าของสัญญาณนาฬิกาจากวงจรออสซิลเลเตอร์ สัญญาณนี้จะส่งออกมาตลอดเวลาขยับเขยื้อนบางครั้งของการติดต่อกับหน่วยความจำสำหรับข้อมูลภายนอก MCS-51 สัญญาณนี้จะใช้บอกกับอุปกรณ์ภายนอก MCS-51 ว่าขณะนี้สัญญาณนี้เป็นลอจิก 1 จะมีการส่งข้อมูลที่เป็น 8 บิตล่างของตำแหน่งหน่วยความจำภายนอก MCS-51 ที่ต้องการติดต่อกับทางพอร์ท 0 อุปกรณ์ภายนอกจะใช้สัญญาณนี้ในการ Latch ข้อมูลไว้เพราะพอร์ท 0 จะส่งค่าตำแหน่งหน่วยความจำออกมาเพียงชั่วขณะหนึ่งเท่านั้น ซึ่งในเวลาต่อมาพอร์ท 0 จะใช้รับ-ส่งใช้รับ-ส่งข้อมูลกับหน่วยความจำภายนอก สัญญาณ ALE จะสามารถต่อเข้ากับอุปกรณ์ TTL ชนิด LS ได้ถึง 8 อินพุต

### PSEN

Program Store Enable เป็นขาที่ 29 ในรูปที่ 2.4 ขานี้ปกติจะให้ลอจิก 1 แต่จะส่งลอจิก 0 เมื่อต้องการอ่านคำสั่ง (Fetch Instruction) ที่จะนำไปทำงานมาจากหน่วยความจำสำหรับโปรแกรมภายนอก MCS-51 ในกรณีที่อ่านคำสั่งซึ่งเก็บอยู่ในหน่วยความจำสำหรับโปรแกรมภายใน MCS-51 แล้วสัญญาณนี้จะไม่เปลี่ยนลอจิกเป็น 0 ขา PSEN นี้สามารถต่อไปยังขาอินพุตของ TTL ชนิด LS ได้ถึง 8 อินพุต

### RST

ขารีเซ็ตขานี้จะใช้ทำการรีเซ็ตการทำงานของ MCS-51 ที่ขา RST ภายใน MCS-51 จะมีตัวต้านทานต่อระหว่างขานี้กับกราวด์ (Ground) ถ้าป้อนสัญญาณที่มีสถานะลอจิก 1 เข้าไปที่ขานี้จะเป็นการรีเซ็ตการทำงานของ MCS-51 ดังนั้นจึงสามารถต่อตัวเป็นประจุ (Capacitor) ภายนอกระหว่างขา RST กับไฟเลี้ยง +5 โวลต์ เพื่อให้เกิดการรีเซ็ต เมื่อเริ่มป้อนไฟเลี้ยงให้กับ MCS-51 ซึ่งเรียกว่า Power on reset การรีเซ็ตจะมีผลทำให้ค่าในรีจิสเตอร์ต่างๆ เปลี่ยนไปเป็นค่าหนึ่งดังในตารางรูปที่ 2.9

REGISTER	CONTENT
PC	0000H
ACC	00H
B	00H
PSW	00H
SP	0000H
DPTR	OFFH
PO-P3	00H
IP	0X00000B
IE	00H
TMOD	00H
TCON	00H
T2CON	00H
TH0	00H
TLO	00H
TH1	00H
TL1	00H
TH2	00H
TL2	00H
RCAP2H	00H

PCAP2L	00H
SCON	00H
SBUF	indeterminate
IOCON	00H

### รูปที่ 2.9 ค่าของรีจิสเตอร์เมื่อเกิดการรีเซ็ต MCS-51

ในตารางรูปที่ 2.9 ช่องทางขวาเป็นค่าของรีจิสเตอร์ที่อยู่ทางซ้ายเมื่อสิ้นสุดการรีเซ็ต ในรีจิสเตอร์ RBUF เมื่อสิ้นสุดการรีเซ็ตจะมีค่าไม่แน่นอน และพอร์ทจะอยู่ในสภาวะลอจิก 1 ทุกบิตตลอดเวลาที่สัญญาณของขา RST เป็น 1 อยู่

เมื่อสัญญาณที่ขา RST กลับเป็น 0 ก็จะออกจากการรีเซ็ต MCS+51 จะเริ่มทำงานจากคำสั่งที่อยู่ใน Program memory ตำแหน่ง 0000H เพราะค่าของรีจิสเตอร์ PC (Program Counter) ซึ่งใช้ชี้ตำแหน่งโปรแกรมที่จะทำงานถูกเปลี่ยนให้เป็น 0000H ดังนั้นผู้ใช้จะต้องเขียนโปรแกรมมาเก็บไว้ที่ตำแหน่ง 0000H

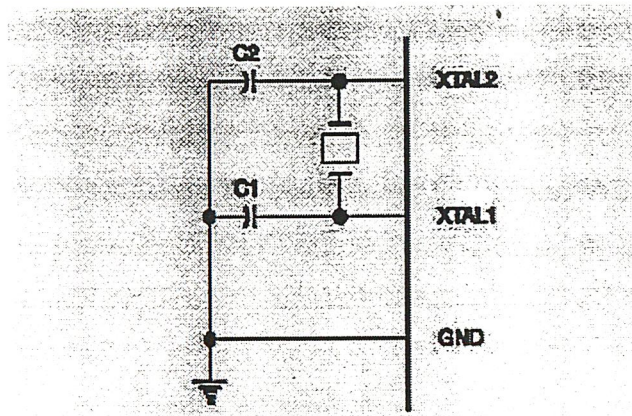
#### EA

External Access ขา 31 ของรูปที่ 2.4 ขานี้เป็นขาอินพุตที่ต่อเข้าไปยังวงจร Timing and Control เพื่อควบคุมการสร้างสัญญาณ PSEN ถ้าป้อนสัญญาณลอจิก 0 เข้าไปที่ขา EA นี้แสดงว่าโปรแกรมในตำแหน่ง 0000H ถึง 0FFFH ที่ต้องการให้ทำงานถูกเก็บไว้ภายนอก MCS-51 จะต้องสร้างสัญญาณ PSEN ออกไปยังภายนอก เพื่อทำการ Fetch คำสั่งเข้ามาทำงาน แต่ถ้าสัญญาณที่ป้อนให้ขา EA เป็น 1 แสดงว่าโปรแกรมในตำแหน่ง 0000H ถึง 0FFFH ถูกเก็บไว้ภายใน MCS-51 การทำงานในตำแหน่งหน่วยความจำช่วยนี้จะอ่านคำสั่งต่างๆ จาก ROM ภายใน MCS-51

#### XTAL 1

ขานี้จะต่อเข้ากับขาของ Inverting Amplifier ที่ประกอบเป็นวงจรรอสซิลเลเตอร์ ในรูปที่ 2.12 จะเห็นวงจรภายในของออสซิลเลเตอร์ NAND Gate จะทำหน้าที่เป็นวงจรขยายแบบกลับเฟสของสัญญาณที่ จะควบคุมให้มีการออสซิลเลเตอร์หรือไม่ก็ขึ้นกับสัญญาณ PD ซึ่งต่อมาจากบิต PD ของรีจิสเตอร์ PCON ถ้าต้องการใช้สัญญาณนาฬิกาจากภายนอกมาเป็นสัญญาณนาฬิกา ควบคุมการทำงานของ MCS-51 ก็ให้ป้อนสัญญาณเข้ามาที่จุดนี้ แต่ถ้าต้องการใช้วงจรรอสซิลเลเตอร์ภายในก็ให้ต่อ Crystal หรือเซรามิกเรโซเนเตอร์ดังรูปที่ 2.10 ตัวเก็บประจุในวงจรควรมีค่าประมาณ 20 pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

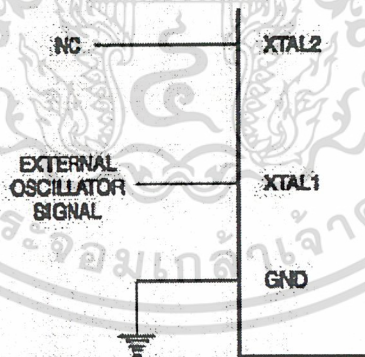


Note: Note: C1, C2 = 30 pF ± 10 pF for Crystals  
= 40 pF ± 10 pF for Ceramic Resonators

รูปที่ 2.10 วงจรออสซิลเลเตอร์ภายใน MCS-51

XTAL 2

ขาที่ 18 ของรูปที่ 2.4 ขานี้เป็นจุดเอาต์พุตของวงจรขยายแบบกลับเฟสสัญญาณ ที่ประกอบกันเป็นวงจรรออสซิลเลเตอร์ (อินพุตคือขา XTAL 1) ถ้าจะใช้สัญญาณนาฬิกาที่สร้างจากภายนอกมาเป็นสัญญาณนาฬิกาของ MCS-51 แล้วให้ปล่อยขานี้ลอยไว้แล้วป้อนสัญญาณนาฬิกาจากภายนอกเข้ามาที่ขา XTAL 1 ดังรูปที่ 2.11



รูปที่ 2.11 MCS-51 ที่ทำงานโดยสัญญาณที่มาจากภายนอก

การทำงานของ MCS-51

เมื่อเริ่มป้อนไฟเลี้ยงให้กับ MCS-51 ซึ่งมีวงจร Power on reset ต่ออยู่จะมีการรีเซ็ตเกิดขึ้น การทำงานภายใน MCS-51 จะเริ่มจากบล็อก Program Counter ซึ่งเป็นวงจรรนับ (Counter Circuit) ชนิดหนึ่งส่งเอกสารค่าตำแหน่งหน่วยความจำสำหรับโปรแกรมลงไปยังบัส (Bus) หมายเลข 1 บัสนี้มีขนาด 16 บิต ค่าไม่ว่าค่าตำแหน่งหน่วยความจำนี้จะถูกไปเก็บไว้ที่ Program ADDR Register ที่เป็นวงจรร Latch ข้อมูลซึ่งเป็นค่า

ตำแหน่งความจำจะปรากฏที่บนบัส 16 บิตหมายเลข 2 ถ้าเป็นค่าตำแหน่งหน่วยความจำแรก หลังจากกรีเซ็ท ค่าตำแหน่งหน่วยความจำจะเป็น 0000H หน่วยความจำสำหรับโปรแกรมจะเล็กได้ว่าเป็น ROM ภายในหรือภายนอก MCS-51 โดยการป้อนสถานะลอจิกเข้าไปที่ MCS-51 ทางขา EA ซึ่งต่ออยู่กับส่วน Timing and Control ทำหน้าที่เป็นวงจรถอดรหัส (Decode) แล้วสร้างสัญญาณควบคุมต่อไป ถ้าป้อนสัญญาณลอจิก 0 เข้าไปที่ขา EA จะเป็นการเลือกใช้ ROM ภายใน MCS-51 โดยที่วงจร Timing and Control จะสร้างสัญญาณไปยัง ROM ภายในให้ส่งข้อมูลที่เป็นคำสั่งจากตำแหน่งที่ถูกชี้ด้วยค่าตำแหน่งที่ส่งมาทางบัสหมายเลข 2 ข้อมูลจาก ROM จะถูกส่งลงไปยังบัสหมายเลข 3 ที่เรียกว่า Internal Data Bus แล้วนำไปเก็บไว้ที่ Instruction Register (เป็นวงจร Latch) เพื่อส่งต่อไปให้กับวงจร Timing and Control ทำการถอดรหัส แล้วควบคุมการทำงานส่วนอื่นๆ ต่อไปแล้วแต่ว่าเป็นคำสั่งให้ทำงานอะไร ในกรณีที่เลือก ROM ภายนอก MCS-51 โดยป้อนสัญญาณลอจิก 1 เข้าไปที่ขา EA จะทำให้วงจร timing and Control ส่งสัญญาณไปยังพอร์ท 0 และพอร์ท 2 เพื่อส่งค่าตำแหน่งหน่วยความจำบนบัสหมายเลข 2 ออกไปยังหน่วยความจำภายนอก จากนั้นจะอ่านข้อมูลที่เป็นคำสั่งกลับเข้ามาทางพอร์ท 0 ไปยัง Internal Data Bus แล้วไปเก็บที่ Instruction Register เพื่อทำงานต่อไปเหมือนกับตอนอ่านคำสั่งจาก ROM ภายใน การทำงานในช่วงส่งค่าตำแหน่งหน่วยความจำไปยังหน่วยความจำแล้วอ่านข้อมูลที่เป็นคำสั่งกลับเข้ามาเก็บไว้ใน Instruction Register เรียกว่าเป็นช่วงของการ Fetch (Fetch Cycle) ช่วงต่อไปจะเป็นช่วงการทำงานตามคำสั่งเรียกว่า Execute Cycle

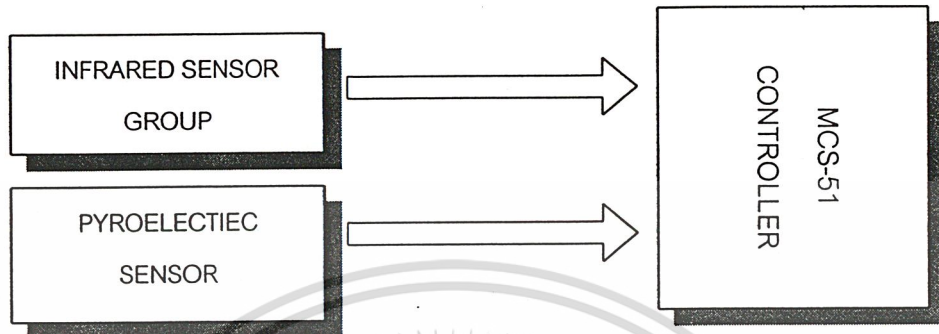
คำสั่งแต่ละคำสั่งของ MCS-51 จะใช้เวลาทำงาน 1, 2 หรือ 3 ไชเคลของเครื่อง (Machine Cycle) แล้วแต่ว่าเป็นคำสั่งประเภทใด 1 ไชเคลของเครื่องจะใช้เวลา 12 ไชเคลของสัญญาณนาฬิกา ดังนั้นแต่ละคำสั่งของ MCS-51 จะใช้เวลาการทำงาน 12, 24 หรือ 36 ไชเคลของสัญญาณนาฬิกานั้นเอง แต่ละไชเคลของเครื่องจะถูกแบ่งออกเป็น 6 State คือ S1, S2, S3, S4, S5 และ S6 แต่ละ State ประกอบด้วย 2 ไชเคลของสัญญาณนาฬิกา ในไชเคลแรกจะเรียกว่าเฟส 1 (P1) และไชเคลที่ 2 เรียกว่าเฟส 2 (P2) ในแต่ละเฟสจะนับตั้งแต่ขอบขาลงของสัญญาณนาฬิกาถึงขอบขาลงของสัญญาณนาฬิกาที่อยู่ถัดไป เมื่อ MCS-51 ทำงานเสร็จ 1 ไชเคลของเครื่องก็จะเริ่มทำงาน State 1 Phase 1 (S1P1) ของไชเคลต่อไป ใน 1 ไชเคลของเครื่อง วงจร Timing and Control จะสร้างสัญญาณ ALE ออกมา 2 ไชเคลเพื่อ Fetch คำสั่งเข้าไป 2 ครั้งเสมอ ที่บริเวณขอบขาขึ้นของสัญญาณ ALE คำสั่งใดจะมีกี่ไบต์ (Byte) หรือใช้เวลาทำงานที่ไชเคลจะดูได้จากตารางชุดคำสั่ง MCS-51 และวงจรที่ใช้งานจริงในปริยญาณิพนธ์เล่มนี้แสดงไว้ดังรูปที่ 2.12

การทำงานกล่าวมาข้างต้นจะขึ้นกับสัญญาณควบคุมที่สร้างจากวงจร Timing and Control และสัญญาณที่สร้างขึ้นนี้จะอ้างอิงกับสัญญาณนาฬิกาที่สร้างมาจากออสซิลเลเตอร์

### บทที่ 3

#### หลักการงานและการออกแบบ

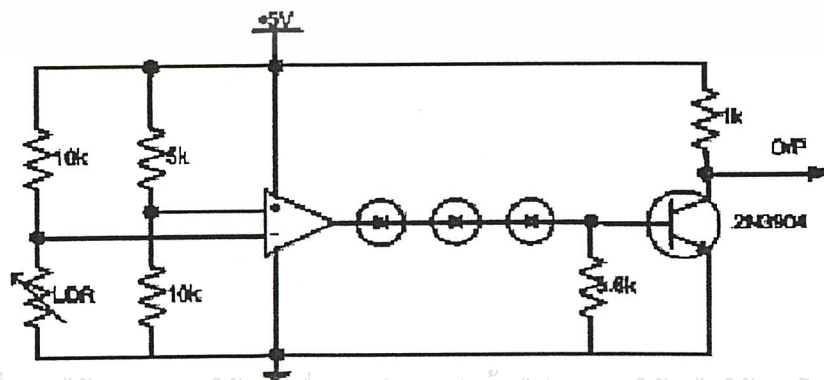
ส่วนรับข้อมูล (Input) ประกอบด้วยส่วน Sensor ต่างๆ ซึ่งแบ่งออกได้ดังบล็อกไดอะแกรมในรูปที่ 3.1



รูปที่ 3.0 บล็อกไดอะแกรมแสดงส่วน Sensor ต่างๆ ของส่วนรับข้อมูล

#### วงจรตรวจจับทางแสง (PYROELECTRIC SENSOR)

เนื่องจากไฟฟ้าภายนอกอาคารหรือบ้าน จะเป็นไฟฟ้าที่ต้องเปิดทิ้งไว้เพื่อให้แสงสว่างเมื่อพระอาทิตย์ตกดิน และจะต้องปิดในตอนเช้า ซึ่งเป็นงานที่ซ้ำซากและจะเห็นว่าปัจจัยหลักที่เป็นเงื่อนไขของการ เปิด-ปิด หลอดไฟคือแสงสว่างและความมืด ซึ่งค่อนข้างเป็นเงื่อนไขที่ตายตัว ในโครงการนี้จึงออกแบบวงจรที่ทำหน้าที่ควบคุมการ เปิด-ปิด หลอดไฟโดยอัตโนมัติ โดยใช้ตัวตรวจจับทางแสงเป็นตัวบอกเงื่อนไขในการ เปิด-ปิด หลอดไฟ ในวงจรนี้เราใช้ตัวตรวจจับทางแสงที่เรียกว่า Light Dependent Resistance (LDR) กล่าวคือ ความต้านทานของมันจะเปลี่ยนไปตามความเข้มแสง ถ้าความเข้มแสงมาก ความต้านทานของมันจะต่ำ ในทางกลับกันถ้าความต้านทานของมันจะเปลี่ยนไปตามความเข้มแสง ถ้าความเข้มแสงมากความต้านทานของมันจะต่ำ ในทางกลับกันถ้าความเข้มแสงน้อยความต้านทานของมันจะสูง ซึ่งจากการทดลองวัดค่าความต้านทานจะอยู่ในช่วงระหว่าง 10k-100k (LDR ตัวเล็ก) รูปที่ 3.2 แสดงวงจรที่ใช้งาน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงหรือทำซ้ำโดยไม่ได้รับอนุญาตอย่างชัดแจ้งของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 3.1 แสดงวงจรตรวจจับทางแสง

จากรูปเป็นวงจรที่ใช้ตรวจจับแสงโดยใช้ไอซี LM741 ต่อเป็นวงจรเปรียบเทียบแรงดัน (Voltage comparator) การทำงานของวงจรดังนี้ คือ ในช่วงเวลากลางวันที่มีแสงสว่างปกติค่าความต้านทาน LDR จะต่ำทำให้ศักดาคร่อมตัวมัน (ที่ขา 3) มีค่าน้อยกว่าศักดาอ้างอิง ( $V_{ref}$  ที่ขา 2) ทำให้ศักดาที่ขา 6 มีค่าประมาณ 0.7 โวลต์ (เนื่องจากกระแสรั่วไหลทำให้เกิดศักดา) ดังนั้นจึงต้องต่อ Diod เพิ่มเข้าไปเพื่อลดศักดาที่ขา base ของ Q1 ให้มีค่าประมาณ 0.15 โวลต์ ทำให้ Q1 off ส่วนศักดาที่ขา collector ประมาณ 5 โวลต์ แต่เมื่อเริ่มมีดล ความต้านทานของ LDR จะเพิ่มขึ้นทำให้ศักดาคร่อมตัวมันสูงขึ้นจนถึงระดับหนึ่งคือมีค่ามากกว่า  $V_{ref}$  ที่ขา 2 จะทำให้ขา 6 มีศักดาประมาณ 4 โวลต์ แต่ศักดาที่ขา base ของ Q1 ประมาณ 1 โวลต์ ทำให้ Q1 on ได้ ผลทำให้ศักดาที่ขา collector ประมาณ 0 โวลต์ สัญญาณที่ได้จะถูกส่งให้กับ MCS-51 Controller เพื่อทำการประมวลผลต่อไป

### วงจรรินฟารีด

วงจรรินฟารีด (Infared) ในโครงการนี้ นำมาใช้เพื่อตรวจจับความเคลื่อนไหว โดยติดตั้งตัวส่งและตัวรับที่บริเวณหน้าต่างหรือประตูบางจุดที่เป็นทางเข้าออกของบ้าน โดยใช้สัญญาณอินฟารีดจากตัวส่ง ส่งไปยังตัวรับซึ่งในสภาวะปกติที่ไม่มีอะไรมาบังระหว่างตัวส่งกับตัวรับ แสดงว่าไม่มีความเคลื่อนไหว แต่ถ้ามีการบังเกิดขึ้น แสดงถึงมีความเคลื่อนไหวภายในบ้าน โดยจะมีการส่งเป็นความถี่คงที่เพื่อจะป้องกันปัญหาเกี่ยวกับแสงอินฟารีดที่มาจากแหล่งอื่น (เช่น แสงอินฟารีดจากแสงอาทิตย์) ที่เราไม่ต้องการได้

### วงจรรินฟารีดคั่นส่ง

จะใช้ไอซี 555 สร้างสัญญาณพัลส์เพื่อใช้ควบคุมการไบแอสอินฟารีดที่ความถี่คงที่ โดยหลักการการทำงานของไอซี 555 จะใช้การกระตุ้นของการ charge  $C_A$  ผ่าน  $R_A$  และ  $R_B$  เมื่อแรงดันค่อม  $C_A$  มีค่า  $2/3V_{CC}$  จะทำให้วงจรเปรียบเทียบแรงดันชุดบนทำงาน ไปกระตุ้นในวงจรควบคุมฟลิปฟล็อปทำงานไปอีกต่อหนึ่งเป็นผลให้  $C_A$  ภายประจุผ่าน  $R_B$  และขา 7 (ผ่าน  $Q_1$  ในไอซี) ลงกราวด์ช่วงนี้อาต์พุตขา 3 จะมีแรงดันต่ำ และเมื่อแรงดันที่  $C_A$  ลดลงมาถึง  $1/3V_{CC}$  ก็จะไปกระตุ้นในวงจรเปรียบเทียบชุดล่างทำงานกระตุ้นวงจร Flip-Flop ทำให้แรงดันอาต์พุตสูงขึ้นและ  $C_A$  ไม่สามารถคายประจุได้อีกเพราะทรานซิสเตอร์ภายในซึ่งทำหน้าที่เป็นสวิทช์จะอยู่ในสภาวะ off ดังนั้น  $C_A$  จะเริ่ม Charge อีกจนแรงดันเท่ากับ  $2/3V_{CC}$  ก็จะเริ่มทำงานแบบเดิมอีกครั้งหนึ่ง

จากลักษณะการทำงานของวงจร จะเห็นว่าช่วงความกว้างของคลื่นที่ได้ทางเอาต์พุตจะขึ้นอยู่กับ การ charge และ discharge ของ  $C_A$  จะได้ว่า

$$\begin{aligned} \text{ช่วง charge} & : T_1 = 0.693 (R_A + R_B) C_A \\ \text{ช่วง discharge} & : T_2 = 0.693 R_A C_A \\ f & = 1/(T_1 + T_2) \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

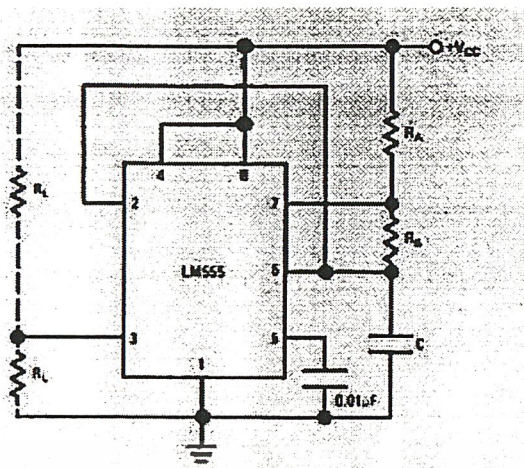
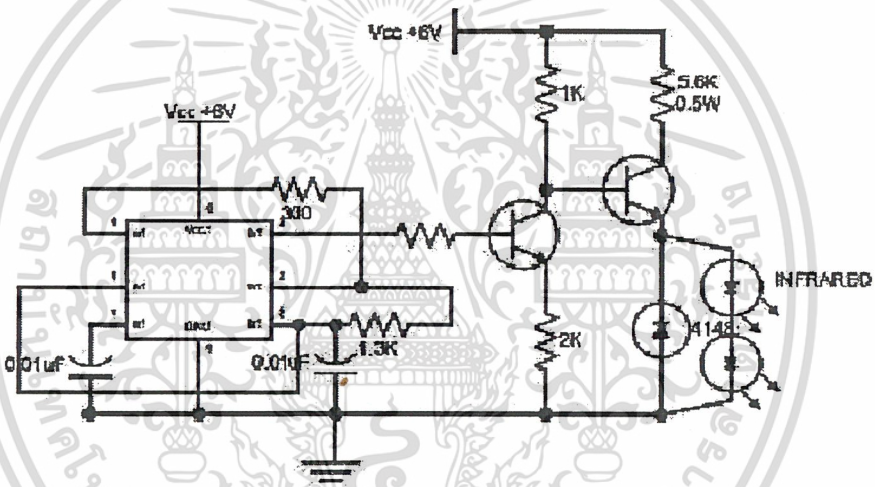


FIGURE 4. Astable

รูปที่ 3.2 แสดงวงจร Astable



รูปที่ 3.3 วงจรอินฟราเรดทางด้านส่ง

วงจรมีใช้ไอซี 555 ในการสร้างสัญญาณพัลส์ โดยความถี่ที่สร้างขึ้นกำหนดจาก  $R_1$ ,  $R_2$  และ  $C_1$  จากสูตรที่ได้กล่าวมาแล้ว ในวงจรมีเราสร้างสัญญาณพัลส์ความถี่ประมาณ 38 kHz เพื่อให้ตรงกับความถี่ของวงจร PLL ทางด้านรับซึ่งตั้งความถี่ไว้ที่ค่า 38 kHz ซึ่งทำได้โดยการปรับค่า  $R_1$  สัญญาณพัลส์ที่ได้ที่ขา 3 ของไอซี 555 จะถูกส่งไปยังส่วน driver โดยใช้ทรานซิสเตอร์ 3904 ทำหน้าที่เป็นสวิทซ์ และขับ Power ทรานซิสเตอร์ 3904 เพื่อควบคุมอินฟราเรด

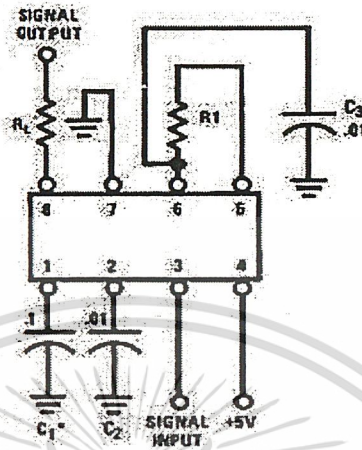
วงจรมีอินฟราเรดด้านรับ

จะใช้งานตัวรับอินฟราเรดควบคู่กับไอซี 567 ซึ่งเป็น Phase Lock Loop (PLL) ทำหน้าที่เป็น Tone Decoder คือ เมื่อรับสัญญาณเข้ามาแล้วจะนำสัญญาณนั้นมาทำการเปรียบเทียบกับความถี่ที่สร้างขึ้นด้วยตัวมันเอง ถ้าหากว่าความถี่ของสัญญาณที่รับเข้ามาได้นั้นเท่ากับความถี่ของตัวมันเองแล้ว จะให้เอาต์พุตเป็น “Low” แต่ถ้าหากความถี่ไม่ตรงกันแล้วจะให้เอาต์พุตเป็น “High” จึงสามารถใช้เป็นตัวตรวจจับ

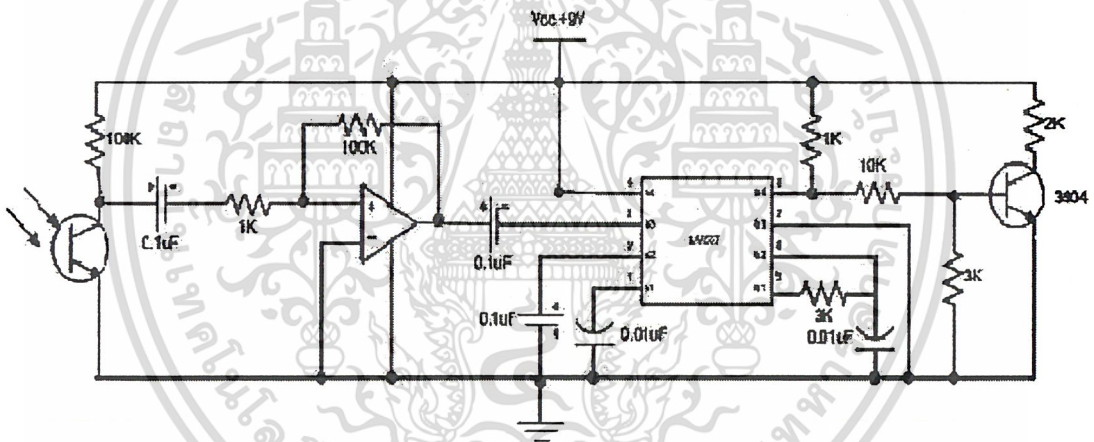
เอกสารที่ออกมาซึ่งไม่ผ่านการกรองเอาต์พุตที่ออกมาจะเป็นสัญญาณที่มีความถี่สูงมากซึ่งจะทำให้เกิดความถี่สูงเกินไปถ้าไม่ผ่านการกรองที่ความถี่ที่เราต้องการได้

โดยความถี่ที่ใช้เปรียบเทียบในการ Locked คือ  $f_0$  ซึ่งคำนวณได้จากค่า  $R_1$  และ  $C_1$  ที่ขา 5 และ 6 ตามลำดับ

$$f_0 = 1.1 / R_1 C_1$$



รูปที่ 3.4 แสดงวงจรการใช้งาน 567

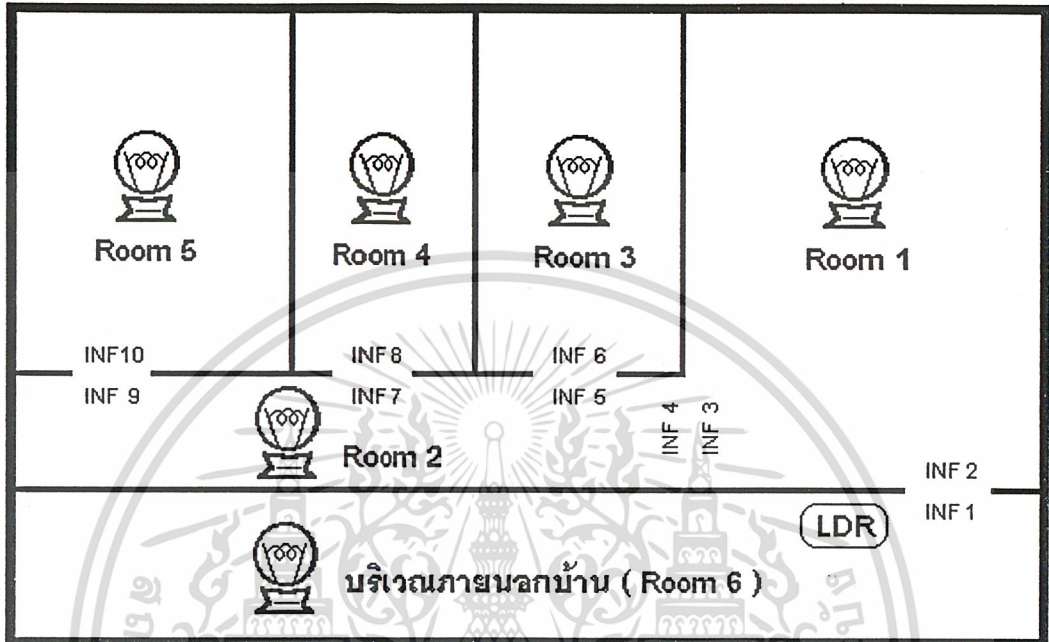


รูปที่ 3.5 วงจรอินฟราเรดทางด้านรับ

สัญญาณอินฟราเรดที่ส่งมาจะถูก Detect โดย MRD 800 และถูกขยายให้สัญญาณใหญ่ขึ้นโดยไอซี LM741 ซึ่งต่อเป็นวงจรขยายแบบ inverter มีค่า gain ประมาณ 100 เท่า สัญญาณที่ได้จากการขยายจะส่งให้เป็นความถี่อินพุตของไอซี 567 ซึ่งเป็น PLL ทำหน้าที่ในการ locked ความถี่ที่ส่งมาแล้วนำไปเปรียบเทียบกับความถี่ที่ตัวมันเองสร้างขึ้นมา ในวงจรนี้ได้ตั้งความถี่ของ 567 ไว้ประมาณ 38 kHz (โดยใช้ค่า RC ตามสูตรที่ได้กล่าวมาแล้ว) ถ้าความถี่ทางด้านรับตรงกับทางด้านส่งจะทำให้เอาต์พุตที่ขา 8 มีค่าเป็นลอจิก 0 หมายความว่าไม่มีอะไรมาบังตัวรับกับตัวส่ง ในทางกลับกันถ้าความถี่ไม่ตรงกันเอาต์พุตที่ขา 8 จะมีค่าเป็นลอจิก 1 คือมีการบังระหว่างตัวรับกับตัวส่ง ซึ่งแสดงว่ามีความเคลื่อนไหวเกิดขึ้น สัญญาณที่ได้จากเอาต์พุตขา 8 นี้จะส่งไปให้ MCS-51 Controller เพื่อทำการตรวจสอบเงื่อนไขต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนควบคุม (Control) เป็นส่วนที่รับข้อมูลที่ได้รับจากส่วนรับข้อมูล และประมวลผลโดย ทำการตรวจสอบเงื่อนไข และส่งงานไปที่ส่วนควบคุมอุปกรณ์ไฟฟ้าเพื่อปฏิบัติงานต่อไป โดยในส่วนนี้ได้มีการจำลองแบบโครงสร้างบ้านอย่างง่ายไว้ดังรูป



รูปที่ 3.6 แบบบ้านจำลอง

#### เงื่อนไขการทำงานของบ้านจำลอง

จากแบบจำลองบ้านที่ได้ออกแบบไว้ ได้แบ่งออกเป็นบริเวณภายในบ้าน และภายนอกบ้าน (Room6) ในส่วนภายในบ้านจะแบ่งออกเป็น 5 ส่วนคือ Room1, Room2, Room3, Room4 และ Room5 โดยมีการกำหนดเงื่อนไขการเปิด-ปิด ไว้ดังนี้

Room1 จะพิจารณา 2 เงื่อนไขคือ แสงสว่างภายนอกบ้าน และการเดินเข้า-ออกจากห้อง แบ่งได้เป็น 4 กรณี

1. ภายนอกบ้านสว่าง และไม่มีคนอยู่ในห้อง หลอดไฟจะไม่ติด
2. ภายนอกบ้านมืด และไม่มีคนอยู่ในห้อง หลอดไฟจะไม่ติด
3. ภายนอกบ้านมืด และมีคนอยู่ในห้อง หลอดไฟจะติด
4. ภายนอกบ้านสว่าง และมีคนอยู่ในห้อง หลอดไฟจะไม่ติด

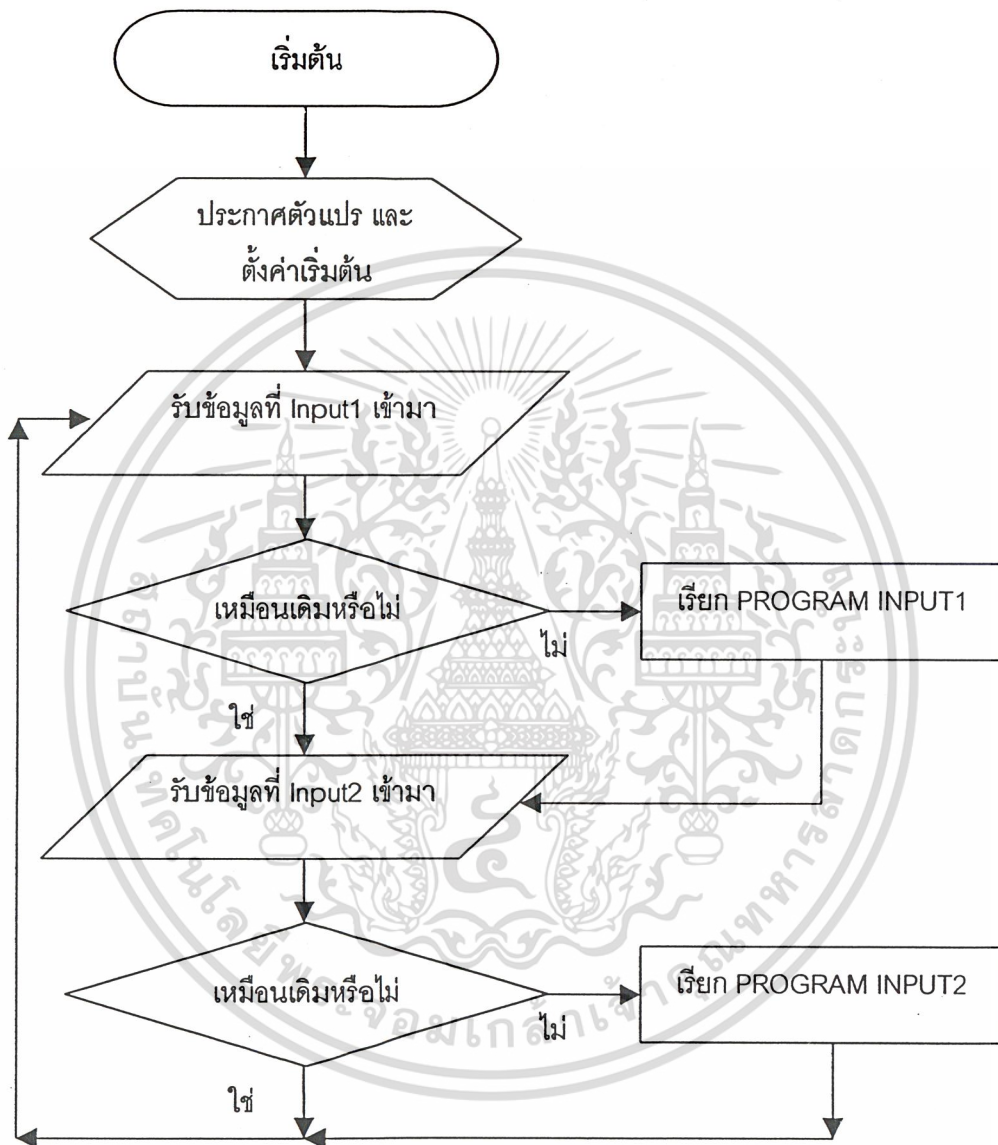
ส่วน Room2, Room3, Room4 และ Room5 นั้นจะพิจารณาเงื่อนไขเดียวในการเปิด-ปิด หลอดไฟ คือการเดินเข้า-ออกจากห้อง

บริเวณภายนอกบ้าน จะพิจารณาเงื่อนไขเดียวในการเปิด-ปิดหลอดไฟ คือแสงสว่างภายนอกบ้าน คือถ้ายังมีแสงสว่างอยู่หลอดไฟจะดับ แต่ถ้ามืดเมื่อไรหลอดไฟก็จะติดทันที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้เฉพาะเพื่อการศึกษาระหว่างนี้ ไม่สามารถให้นำไปใช้ประโยชน์ด้านอื่นๆ ได้  
ส่วนของโปรแกรม ได้ออกเป็น 2 ส่วนคือ 1.ส่วนรับข้อมูล และ 2.ส่วนตรวจสอบเงื่อนไข  
ไม่ว่ากรณีใดๆ ก็ตาม อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

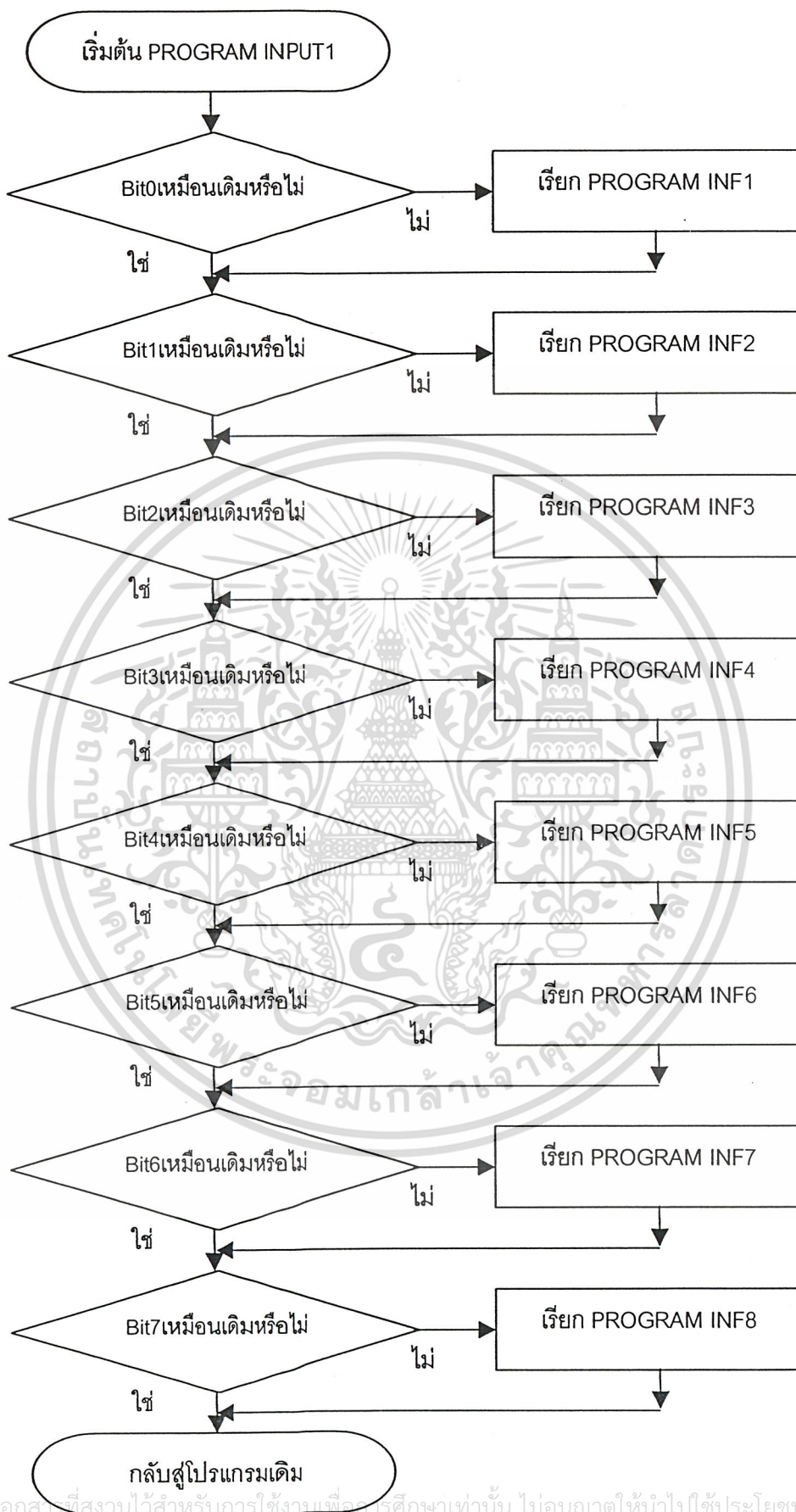
### ส่วนรับข้อมูล

จะรับข้อมูลเข้ามาและจะตรวจสอบความเปลี่ยนแปลงที่เกิดขึ้น โดยจะตรวจสอบทั้งพอร์ทก่อน แล้วจึงตรวจสอบทีละบิต เมื่อได้บิตที่เปลี่ยนแปลงแล้วจึงส่งให้ส่วนตรวจสอบเงื่อนไขและสั่งงานต่อไป โดยขั้นตอนดังต่อไปนี้

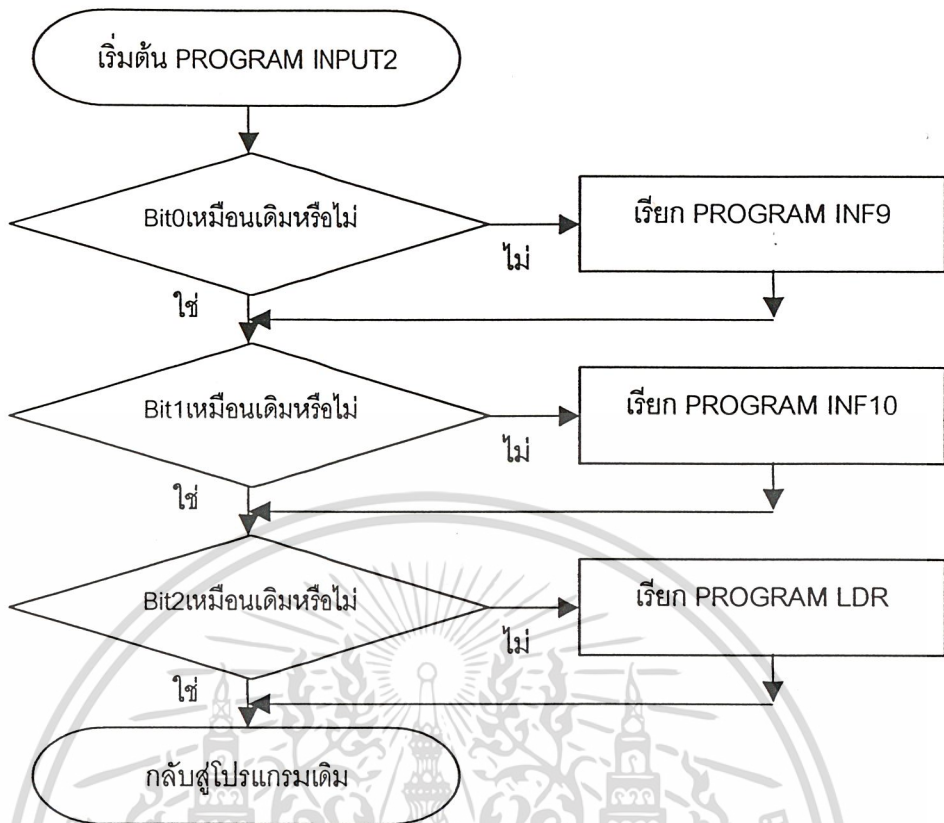


รูปที่ 3.7 โฟลว์ชาร์ตโปรแกรมส่วนรับข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



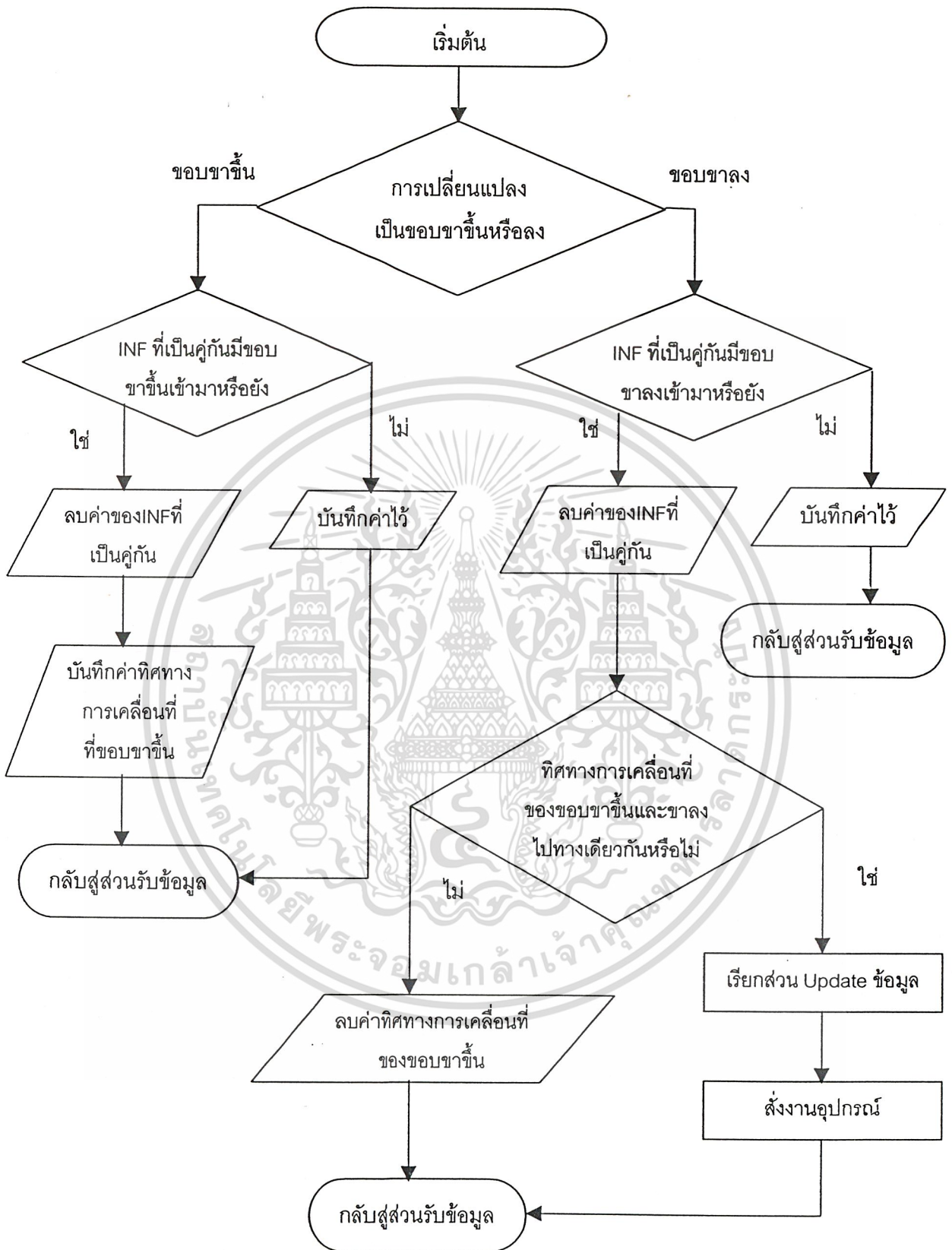
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้ภายในเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดรูปที่ 3.8 ไฟล์ชาร์ทโปรแกรมส่วนอินพุต 1 ทุกครั้งที่มีการนำไปใช้



รูปที่ 3.9 ไฟล์ชาร์ทโปรแกรมส่วนอินพุต 2

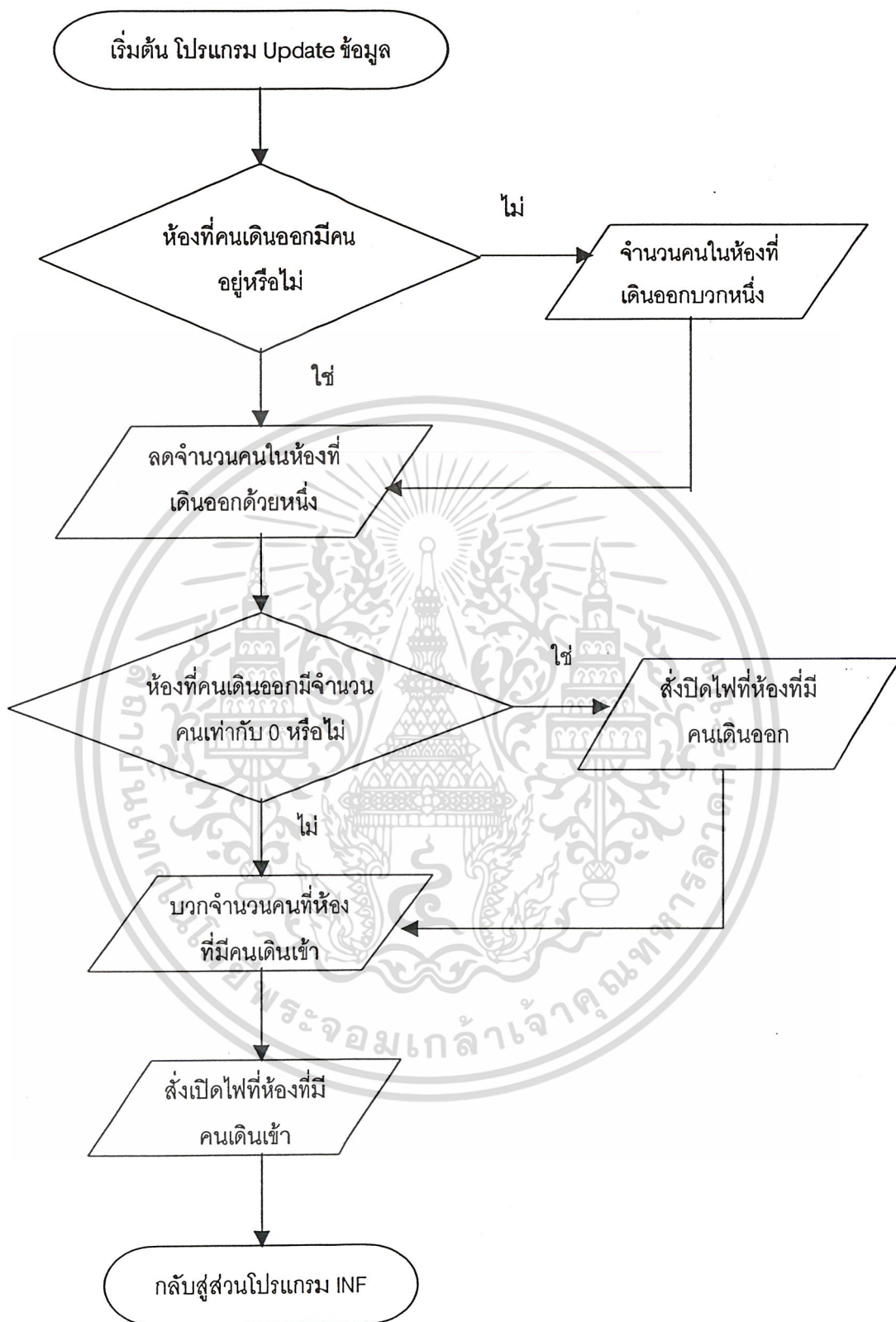
#### ส่วนตรวจสอบเงื่อนไขและสั่งงาน

จากส่วนรับข้อมูล จะมีการเรียกโปรแกรม INF1-INF10 และ LDR ซึ่งเป็นส่วนตรวจสอบเงื่อนไขทั้งสิ้น โดยในส่วนที่เป็นINFก็จะมีรูปแบบเหมือนกันซึ่งจะต่างจากส่วนLDRที่มีรูปแบบอีกอย่างหนึ่ง แต่โดยโครงสร้างการทำงานแล้วจะมีลักษณะเหมือนกันคือ เริ่มต้นจะตรวจสอบบิตที่มีการเปลี่ยนแปลงนั้นว่าเป็นขอบขาขึ้น หรือขอบขาลง แล้วบันทึกไว้เป็นฐานข้อมูล จากนั้นจึงตรวจสอบเงื่อนไขโดยจะพิจารณาร่วมกับฐานข้อมูลที่เกี่ยวข้องด้วย สุดท้ายเมื่อตรวจสอบเงื่อนไขทั้งหมดแล้ว จึงจะสั่งงานอุปกรณ์ซึ่งถือเป็นการจบการทำงานของส่วนนี้ โปรแกรมก็จะกลับไปส่วนรับข้อมูลอีกครั้ง ขั้นตอนการทำงานทั้งหมดแสดงอยู่ในไฟล์ชาร์ทต่อไปนี้



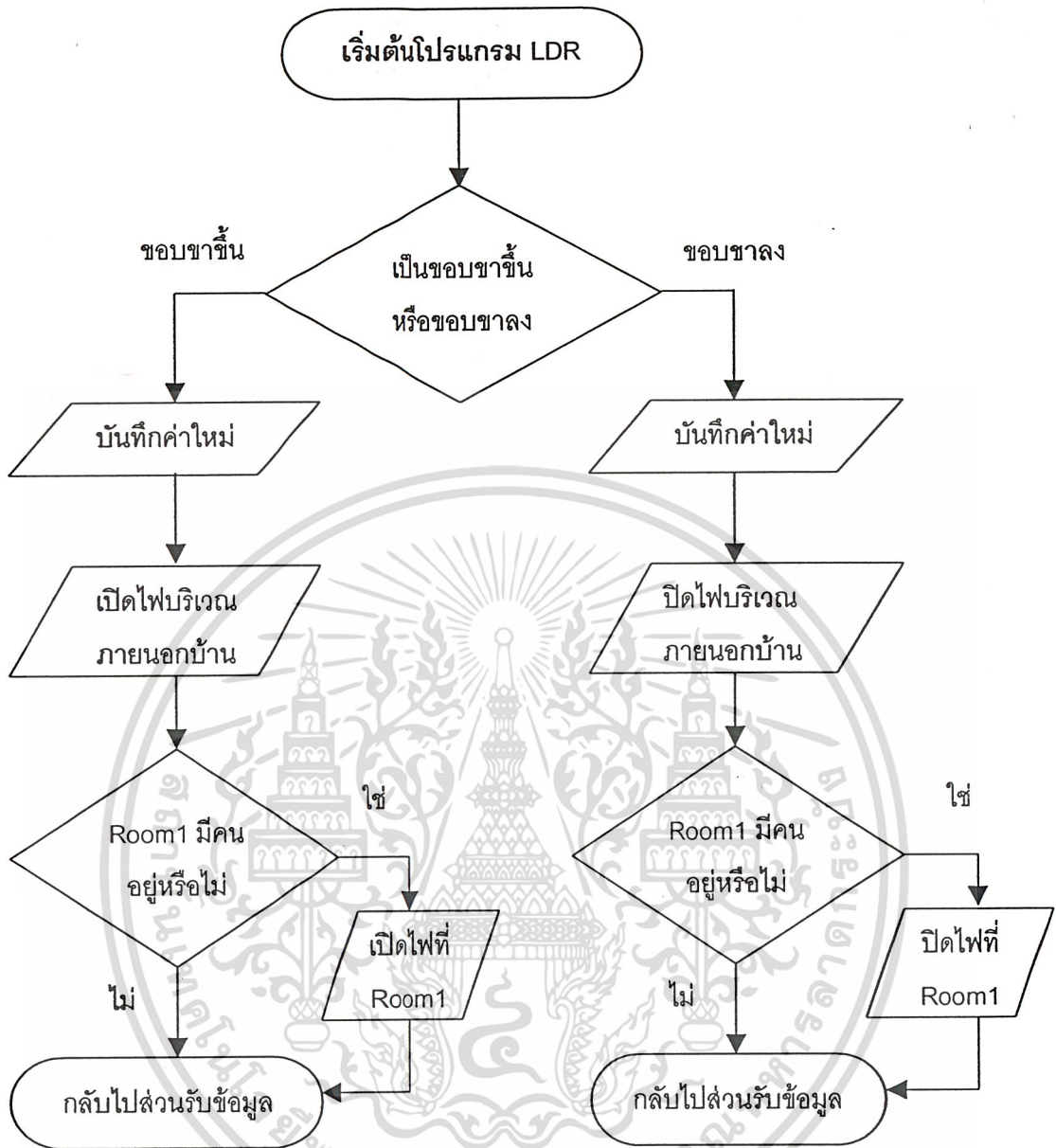
รูปที่ 3.10 โฟลว์ชาร์ตโปรแกรม INF1-10

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.11 โฟลว์ชาร์ตโปรแกรม Update ข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.12 โฟลว์ชาร์ตโปรแกรม LDR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### บทที่ 4

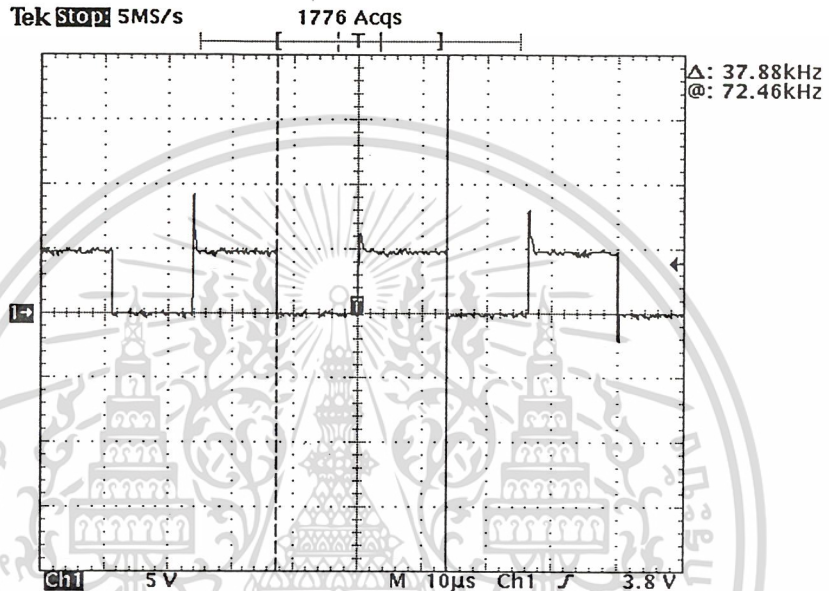
#### การทดลองและผลการทดลอง

จากการออกแบบในส่วนต่างๆ ดังที่ได้กล่าวมาแล้วนั้น ก่อนที่จะได้วงจรที่นำไปใช้งานจริง ได้มีการทดลองในแต่ละส่วนดังนี้

#### 4.1 การทดลองวงจรอินฟราเรดคั่นส่ง

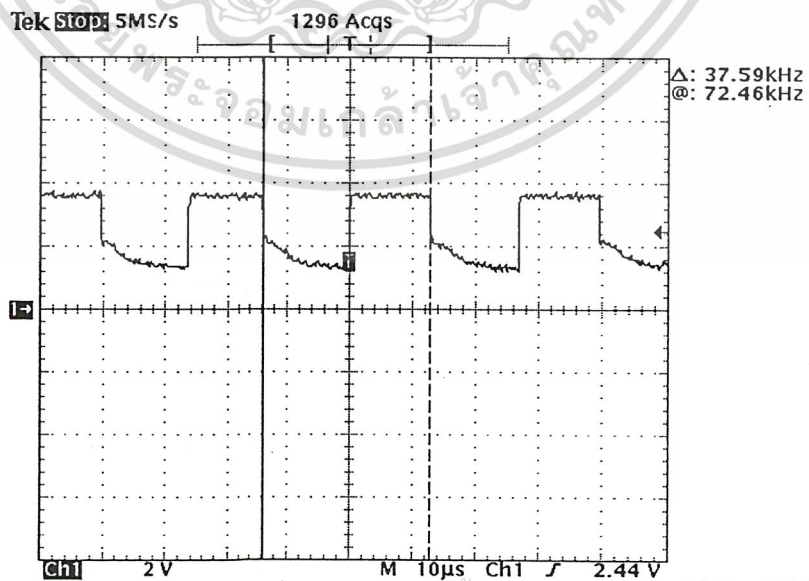
##### 4.1.1 ต่อดวงจรถามรูปที่ 3.4

##### 4.1.2 วัดผลที่ขาที่ 3 ของ LM555



รูปที่ 4.1 รูปผลการทดลองที่ 4.1.2

##### 4.1.3 วัดเอาพุทพร้อมตัวส่งอินฟราเรดทั้งสองตัว



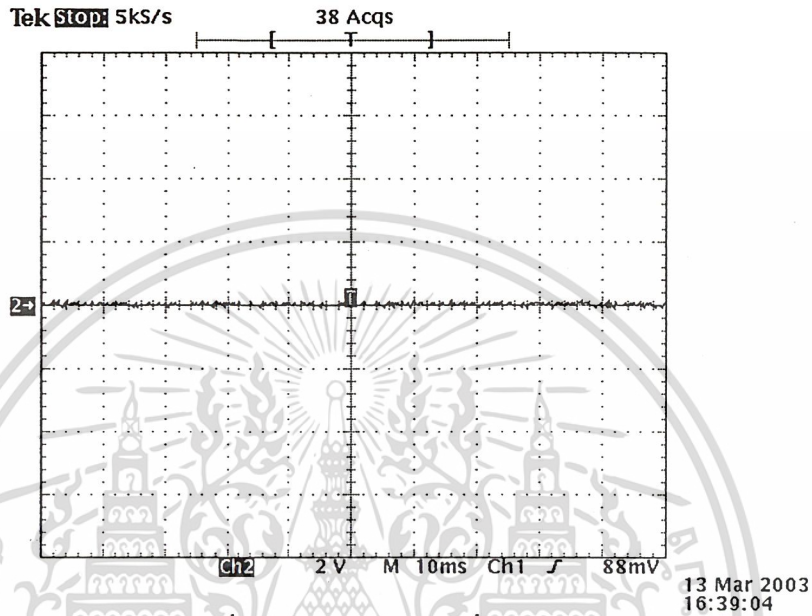
รูปที่ 4.2 รูปผลการทดลองที่ 4.1.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไป  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกสิ่งนี้ และต้องยังจ่ายเงินค่าของเอกสารทุกครั้งที่มีการนำไปใช้

### 4.2 วงจรอินฟาเรดค้ำรับ

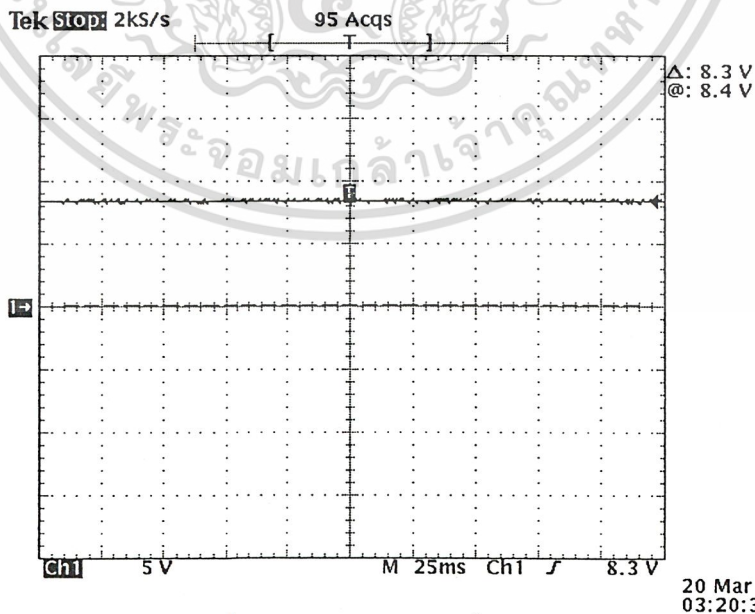
4.2.1 ต่อวงจรตามรูปที่ 3.5

4.2.2 นำวงจรด้านส่งจาก 4.1 มาทดสอบวงจรข้อ 4.2.1 โดยหันด้านส่งและค้ำรับให้ตรงกัน แล้ววัดผลที่เอาพุท



รูปที่ 4.3 รูปผลการทดลองที่ 4.2.2

4.2.3 ทำเหมือนข้อ 4.2.2 แต่นำกระดาษแข็งมาวางกั้นระหว่าง 2 วงจรค้ำรับและด้านส่งแล้ว วัดผลที่เอาพุท



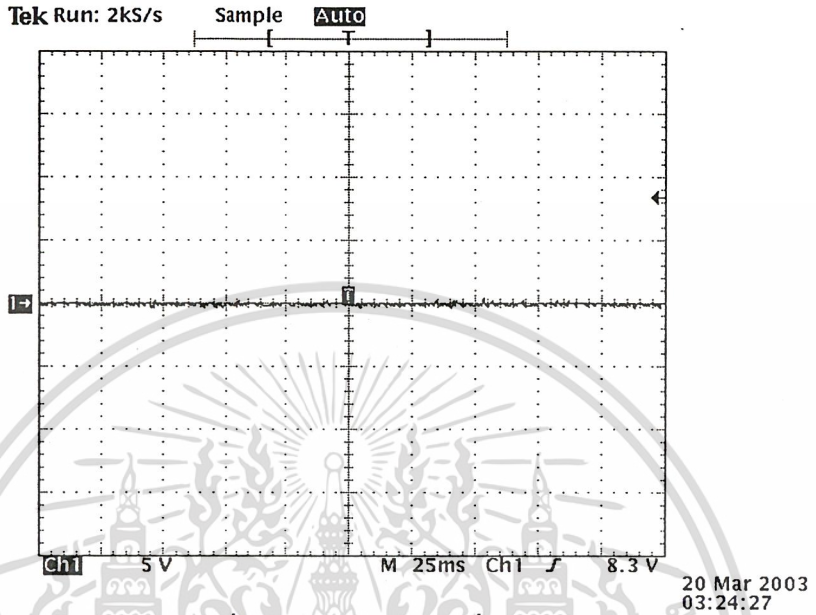
รูปที่ 4.4 รูปผลการทดลองที่ 4.2.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น มิได้อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 วงจรตรวจจับทางแสง

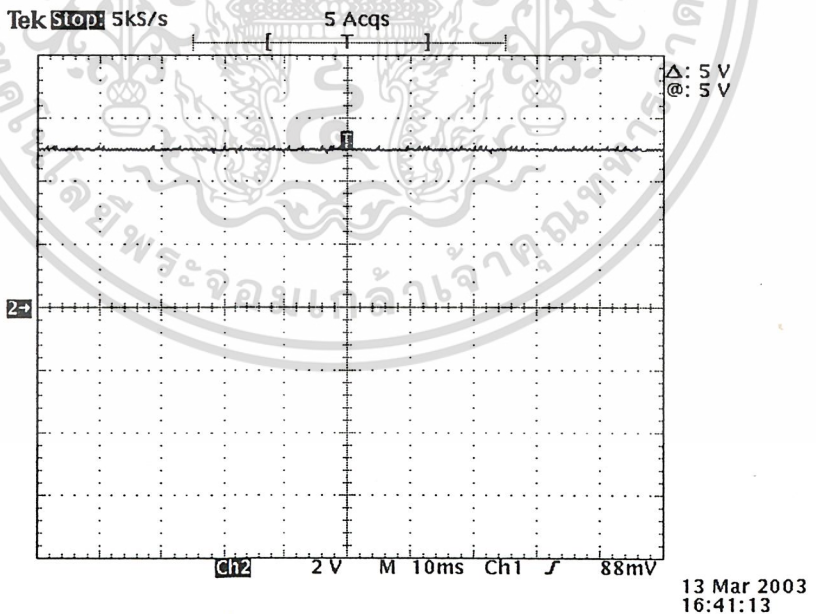
4.3.1 ค่่วงจรตามรูปที่ 3.2

4.3.2 วัดผลที่เอาพุท (ขณะที่มีแสงสว่าง)



รูปที่ 4.5 รูปผลการทดลองที่ 4.3.2

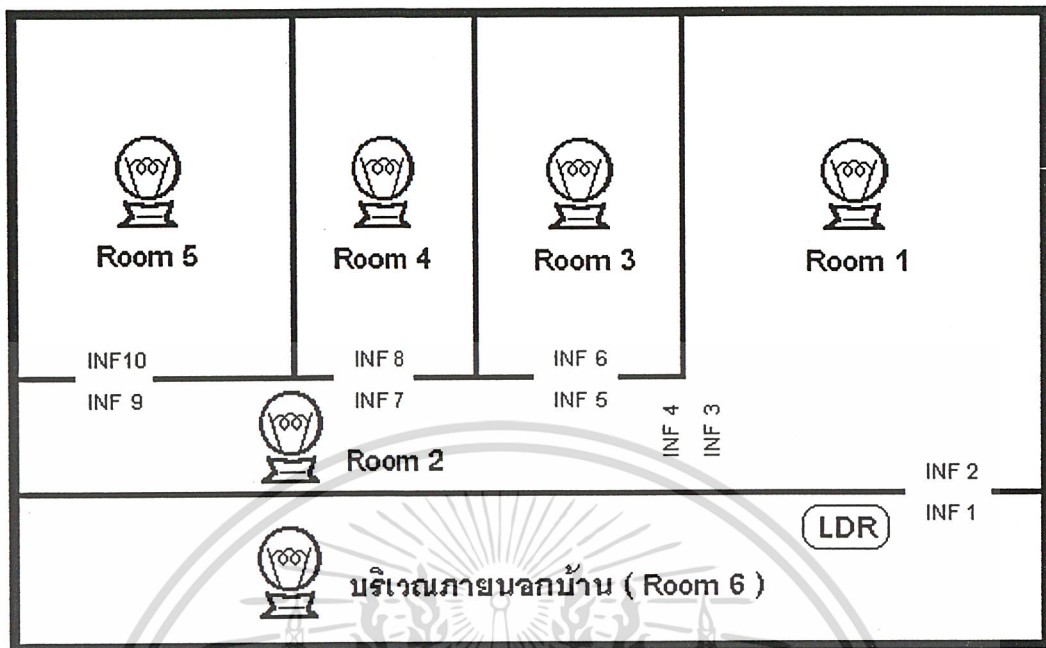
4.3.3 บังแสงไม่ให้โดนส่วนที่เป็น LDR แล้ววัดผลที่เอาพุท



รูปที่ 4.6 รูปผลการทดลองที่ 4.3.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## 4.4 การทดลองบนแบบจำลองบ้าน



รูปที่ 4.7 แบบจำลองบ้าน

ลำดับที่ทดลอง	การทดลอง	หลอดไฟในห้อง						แสงสว่างภายนอกบ้าน(LDR)
		R1	R2	R3	R4	R5	R6	
1	-							สว่าง
2	-						✓	มืด
3	นาย ก.เดินเข้า Room1							สว่าง
4	นาย ก.เดินจากRoom1ไปRoom2		✓					สว่าง
5	นาย ก.เดินจากRoom2ไปRoom3			✓				สว่าง
6	นาย ก.เดินจากRoom3ไปRoom2		✓					สว่าง
7	นาย ก.เดินจากRoom2ไปRoom4				✓			สว่าง
8	นาย ก.เดินจากRoom4ไปRoom2		✓					สว่าง
9	นาย ก.เดินจากRoom2ไปRoom5					✓		สว่าง
10	นาย ก.เดินจากRoom5ไปRoom2		✓					สว่าง
11	นาย ก.เดินจากRoom2ไปRoom1	✓					✓	มืด
12	นาย ก.อยู่Room1 นาย ข.เดินเข้าRoom1	✓					✓	มืด
13	นาย ก.อยู่Room1 นาย ข.เดินเข้าRoom1	✓	✓				✓	มืด

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่สามารถได้ลิขสิทธิ์ทั้งห้าฉบับให้คัดลอกไปเองและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรณีไปใช้

ลำดับที่ ทดลอง	การทดลอง	หลอดไฟในห้อง						แสงสว่างภายใน นอกร้าน(LDR)
		R1	R2	R3	R4	R5	R6	
14	นาย ก.เดินจากRoom1ไปRoom 2 นาย ข.เดินจากRoom2ไปRoom 3		✓	✓				สว่าง
15	นาย ก.เดินจากRoom2ไปRoom 4 นาย ข.อยู่ที่Room 3			✓	✓			สว่าง
16	นาย ก.อยู่ที่Room 4นาย ข.เดินจาก Room 3 ไปRoom 2		✓		✓			สว่าง
17	นาย ก.อยู่ที่Room 4นาย ข.เดินจาก Room 2 ไปRoom 5				✓	✓		สว่าง
18	นาย ก.เดินจากRoom4ไปRoom 2 นาย ข.อยู่ที่Room 5		✓			✓		สว่าง
19	นาย ก.เดินจากRoom2ไปRoom 5 นาย ข.อยู่ที่Room 5					✓		สว่าง

รูปที่ 4.8 ตารางผลการทดลองที่ 4.4

จากแบบจำลองบ้านที่ได้ออกแบบไว้ ได้แบ่งออกเป็นบริเวณภายในบ้าน และภายนอกบ้าน ( Room6 ) ในส่วนภายในบ้านจะแบ่งออกเป็น 5 ส่วนคือ Room1, Room2, Room3, Room4 และ Room5 โดยมีการกำหนดเงื่อนไขการเปิด-ปิดไว้ดังนี้

Room1 จะพิจารณา 2 เงื่อนไขคือ แสงสว่างภายนอกบ้าน และการเดินเข้า-ออกจากห้อง แบ่งได้เป็น 4 กรณี

1. ภายนอกบ้านสว่าง และไม่มีคนอยู่ในห้อง หลอดไฟจะไม่ติด
2. ภายนอกบ้านมืด และไม่มีคนอยู่ในห้อง หลอดไฟจะไม่ติด
3. ภายนอกบ้านมืด และมีคนอยู่ในห้อง หลอดไฟจะติด
4. ภายนอกบ้านสว่าง และมีคนอยู่ในห้อง หลอดไฟจะไม่ติด

ส่วน Room2, Room3, Room4 และ Room5 นั้นจะพิจารณาเงื่อนไขเดียวในการเปิด-ปิดหลอดไฟ คือการเดินเข้า-ออกจากห้อง

บริเวณภายนอกบ้าน จะพิจารณาเงื่อนไขเดียวในการเปิด-ปิดหลอดไฟ คือแสงสว่างภายนอกบ้าน คือถ้ายังมีแสงสว่างอยู่หลอดไฟจะดับ แต่ถ้ามืดเมื่อไรหลอดไฟก็จะติดทันที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

### บทวิจารณ์และบทสรุป

โครงการบ้านอัตโนมัตินี้ แบ่งออกเป็นสามส่วนหลักคือ ส่วนรับข้อมูล ส่วนประมวลผล และ ส่วนควบคุมอุปกรณ์ไฟฟ้า ซึ่งในทอมนี้ได้ทำในส่วนรับข้อมูลและส่วนประมวลผล โดยได้ผลการทดลองสรุปได้ดังนี้

จากการทดลองในส่วนรับข้อมูล

- วงจรตรวจจับแสงจากการทดลองเปิด-ปิดไฟในห้องพบว่าสามารถตรวจจับแสงสว่างได้โดยจะให้สถานะ"Low" เมื่อเปิดไฟและจะให้สถานะ"High" เมื่อปิดไฟ
- วงจรอินฟาเรดซึ่งใช้ในการตรวจจับการเคลื่อนที่ของคนภายในบ้านจำลองพบว่าสามารถทำงานได้ในระยะประมาณ 1.5 เมตร โดยจะให้สถานะ"Low" เมื่อไม่มีการบังสัญญาณระหว่างตัวส่งและตัวรับ และจะให้สถานะ"High" เมื่อมีการบังสัญญาณระหว่างตัวส่งและตัวรับ

ในส่วนควบคุมการเปิด-ปิดอุปกรณ์ไฟฟ้า จากที่ได้ศึกษาและทดลองระบบควบคุมการเปิด-ปิดอุปกรณ์ไฟฟ้าในแบบจำลองบ้าน ปรากฏว่าได้ผลเป็นที่น่าพอใจ เพราะสามารถเปิด-ปิดอุปกรณ์ไฟฟ้าในแบบจำลองบ้านได้ถูกต้องตามที่ได้ออกแบบไว้ โดยจะใช้ MCS-51 Controller สั่งการควบคุมการเปิด-ปิดหลอดไฟทั้ง 6 หลอดในแบบจำลองบ้านได้ถูกต้อง

#### แนวทางการพัฒนาต่อ

ในโครงการนี้ควรจะมีส่วนควบคุมความปลอดภัย โดยอาจจะใช้วงจรเดียวกับวงจรอินฟาเรด ติดไว้ที่หน้าต่าง, ประตูหรือจุดต่างๆที่อาจจะมีการเข้ามาของขโมยได้ โดยจะใช้วงจรในส่วนนี้เป็นส่วนรับข้อมูลอีกส่วนหนึ่ง

### กิตติกรรมประกาศ

ปริญญาานิพนธ์ฉบับนี้คงไม่อาจเสร็จได้ด้วยดี หากไม่ได้รับความช่วยเหลือและความร่วมมือจากหลายฝ่ายด้วยกัน บุคคลแรกที่ต้องกล่าวถึงเพราะเป็นส่วนสำคัญที่ทำให้ปริญญาานิพนธ์นี้สำเร็จลงได้ก็คือ รศ.ดร.สุวิพล สิริชิวภาค และผศ.เกรียงไกร วงศ์โรจนภรณ์ อาจารย์ที่ปรึกษาวิทยานิพนธ์ ที่ให้ความเอาใจใส่ แนะนำ และช่วยเหลือเสมอมา ซึ่งต้องขอขอบพระคุณเป็นอย่างมาก รวมถึงเพื่อนทุกคนที่ช่วยให้คำปรึกษา และเอื้อเฟื้ออุปการะต่างๆ และขอบคุณนาย... ที่ให้คำปรึกษา และความช่วยเหลือในการปรับปรุงแก้ไขส่วนต่างๆ

และต้องขอขอบพระคุณบุคคลสำคัญที่สุดที่ทำให้ข้าพเจ้ามีวันนี้ ก็คือบิดา มารดา อันเป็นที่เคารพรักยิ่ง ซึ่งได้เลี้ยงดูข้าพเจ้ามาเป็นอย่างดี พร้อมทั้งให้โอกาสในการศึกษาอย่างเต็มที่ และยังให้กำลังใจ เอาใจใส่เสมอมา ในทุกๆด้าน อันหาที่เปรียบมิได้ ข้าพเจ้าขอระลึกในพระคุณอันสุดประมาณ และขอกราบขอบพระคุณมา ณ ที่นี้

นายธรรณินทร์ เมฆศิขริน

นายนิสิต รจิตวัฒนา



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**บรรณานุกรม**

- [1] รศ.สมยศ จุณณะปิยะ ,การประยุกต์ใช้งานไมโครคอนโทรลเลอร์ ,สจล. ,พิมพ์ครั้งที่ 3 พ.ศ.2543
- [2] นายสุริยา ชัยปัญญา,นายเอก แซ่เตียว ,บ้านอัตโนมัติ Home Automation ,สจล. ,ปริญญาานิพนธ์ปี2539
- [3] นายจรัญ ไกรมาก,นายตุลาวัฒน์ แจวเจริญ,นายสุรศักดิ์ ผาจำ ,ระบบบ้านอัตโนมัติ Home Automation System, สจล. ,ปริญญาานิพนธ์ ปี 2537



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## โปรแกรม บ้านอัตโนมัติ

```
POS1 EQU 021H
POS2 EQU 022H
POS3 EQU 023H
POS4 EQU 024H
POS5 EQU 025H
INP1 EQU 026H
INP2 EQU 027H
LOO EQU 028H
LO EQU 029H
;LDR EQU B
;ROOM1 EQU R1
;ROOM2 EQU R2
;ROOM3 EQU R3
;ROOM4 EQU R4
;ROOM5 EQU R5
```

ORG 0000H

```
START: MOV P0,#0FFH
        MOV P1,#00H
        MOV P2,#0FFH
        MOV B,#00H
        MOV POS1,#00H
        MOV POS2,#00H
        MOV POS3,#00H
        MOV POS4,#00H
        MOV POS5,#00H
        MOV INP1,#00H
        MOV INP2,#00H
        MOV R1,#00H
        MOV R2,#00H
        MOV R3,#00H
        MOV R4,#00H
        MOV R5,#00H

INPUT1: MOV A,P0
        CJNE A,INP1,INPO1

INPUT2: MOV A,P2
        CJNE A,INP2,INPO2
        SJMP INPUT1

INPO2:  NOP
        LCALL DELAY2
        MOV A,P2
        CJNE A,#INP2,AAA
        LJMP INPUT1

AAA:    LJMP AP20

INPO1:  NOP
        LCALL DELAY2
        MOV A,P0
        CJNE A,#INP1,AP10
        LJMP INPUT1

DELAY1: MOV LOO,#0FH
DELAY1A: NOP
        NOP
        DJNZ LOO,DELAY1A
```

เอกสารนี้เป็นเอกสารของงานวิชาสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น หากมีข้อสงสัยหรือต้องการข้อมูลเพิ่มเติมและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

RET

DELAY2:    MOV LO,#01H
DELAY2A:   ACALL DELAY1
           NOP
           NOP
           DJNZ LO,DELAY2A
           RET

AP10:     JB INP1.0,AP10A
           JB ACC.0,UP10
           SJMP AP11
AP10A:    JNB ACC.0,DOWN10
           SJMP AP11
UP10:     SETB INP1.0
           JB POS1.2,UP10A
           SETB POS1.0
           SJMP AP11
UP10A:    CLR POS1.2
           SETB POS1.6
           SJMP AP11
DOWN10:   CLR INP1.0
           JB POS1.3,DOWN10A
           SETB POS1.1
           SJMP AP11
DOWN10A:  CLR POS1.3
           JB POS1.4,RES10
           LCALL R1R0
RES10:    CLR POS1.4
           CLR POS1.6
           SJMP AP11
AP11:     JB INP1.1,AP11A
           JB ACC.1,UP11
           SJMP AP12
AP11A:    JNB ACC.1,DOWN11
           SJMP AP12
UP11:     SETB INP1.1
           JB POS1.0,UP11A
           SETB POS1.2
           SJMP AP12
UP11A:    CLR POS1.0
           SETB POS1.4
           SJMP AP12
DOWN11:   CLR INP1.1
           JB POS1.1,DOWN11A
           SETB POS1.3
           SJMP AP12
DOWN11A:  CLR POS1.1
           JB POS1.6,RES11
           LCALL R0R1
RES11:    CLR POS1.4
           CLR POS1.6
           SJMP AP12

AP12:     JB INP1.2,AP12A
           JB ACC.2,UP12
           SJMP AP13
AP12A:    JNB ACC.2,DOWN12
           SJMP AP13
UP12:     SETB INP1.2

```

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ก่อกรรมใดๆ ทั้งสิ้น ใช้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

JB POS2.2,UP12A  
 SETB POS2.0  
 SJMP AP13  
 UP12A: CLR POS2.2  
 SETB POS2.6  
 SJMP AP13  
 DOWN12: CLR INP1.2  
 JB POS2.3,DOWN12A  
 SETB POS2.1  
 SJMP AP13  
 DOWN12A: CLR POS2.3  
 JB POS2.4,RES12  
 LCALL R2R1  
 RES12: CLR POS2.4  
 CLR POS2.6  
 SJMP AP13  
  
 AP13: JB INP1.3,AP13A  
 JB ACC.3,UP13  
 SJMP AP14  
 AP13A: JNB ACC.3,DOWN13  
 SJMP AP14  
 UP13: SETB INP1.3  
 JB POS2.0,UP13A  
 SETB POS2.2  
 SJMP AP14  
 UP13A: CLR POS2.0  
 SETB POS2.4  
 SJMP AP14  
 DOWN13: CLR INP1.3  
 JB POS2.1,DOWN13A  
 SETB POS2.3  
 SJMP AP14  
 DOWN13A: CLR POS2.1  
 JB POS2.6,RES13  
 LCALL R1R2  
 RES13: CLR POS2.4  
 CLR POS2.6  
 SJMP AP14  
  
 AP14: JB INP1.4,AP14A  
 JB ACC.4,UP14  
 SJMP AP15  
 AP14A: JNB ACC.4,DOWN14  
 SJMP AP15  
 UP14: SETB INP1.4  
 JB POS3.2,UP14A  
 SETB POS3.0  
 SJMP AP15  
 UP14A: CLR POS3.2  
 SETB POS3.6  
 SJMP AP15  
 DOWN14: CLR INP1.4  
 JB POS3.3,DOWN14A  
 SETB POS3.1  
 SJMP AP15  
 DOWN14A: CLR POS3.3  
 JB POS3.4,RES14  
 LCALL R3R2  
 RES14: CLR POS3.4  
 CLR POS3.6

เอกสารนี้เป็นเอกสารลับที่ใช้ในการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ใดๆ ทั้งสิ้น การนำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาตให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SJMP AP15

AP15: JB INP1.5,AP15A  
JB ACC.5,UP15  
SJMP AP16

AP15A: JNB ACC.5,DOWN15  
SJMP AP16

UP15: SETB INP1.5  
JB POS3.0,UP15A  
SETB POS3.2  
SJMP AP16

UP15A: CLR POS3.0  
SETB POS3.4  
SJMP AP16

DOWN15: CLR INP1.5  
JB POS3.1,DOWN15A  
SETB POS3.3  
SJMP AP16

DOWN15A: CLR POS3.1  
JB POS3.6,RES15  
LCALL R2R3

RES15: CLR POS3.4  
CLR POS3.6  
SJMP AP16

AP16: JB INP1.6,AP16A  
JB ACC.6,UP16  
SJMP AP17

AP16A: JNB ACC.6,DOWN16  
SJMP AP17

UP16: SETB INP1.6  
JB POS4.2,UP16A  
SETB POS4.0  
SJMP AP17

UP16A: CLR POS4.2  
SETB POS4.6  
SJMP AP17

DOWN16: CLR INP1.6  
JB POS4.3,DOWN16A  
SETB POS4.1  
SJMP AP17

DOWN16A: CLR POS4.3  
JB POS4.4,RES16  
LCALL R4R2

RES16: CLR POS4.4  
CLR POS4.6  
SJMP AP17

AP17: JB INP1.7,AP17A  
JB ACC.7,UP17  
LJMP INPUT2

AP17A: JNB ACC.7,DOWN17  
LJMP INPUT2

UP17: SETB INP1.7  
JB POS4.0,UP17A  
SETB POS4.2  
LJMP INPUT2

UP17A: CLR POS4.0  
SETB POS4.4  
LJMP INPUT2

DOWN17: CLR INP1.7

```

                JB POS4.1, DOWN17A
                SETB POS4.3
                LJMP INPUT2
DOWN17A:        CLR POS4.1
                JB POS4.6, RES17
                LCALL R2R4
RES17:          CLR POS4.4
                CLR POS4.6
                LJMP INPUT2

AP20:           JB INP2.0, AP20A
                JB ACC.0, UP20
                SJMP AP21
AP20A:          JNB ACC.0, DOWN20
                SJMP AP21
UP20:           SETB INP2.0
                JB POS5.2, UP20A
                SETB POS5.0
                SJMP AP21
UP20A:          CLR POS5.2
                SETB POS5.6
                SJMP AP21
DOWN20:         CLR INP2.0
                JB POS5.3, DOWN20A
                SETB POS5.1
                SJMP AP21
DOWN20A:        CLR POS5.3
                JB POS5.4, RES20
                LCALL R5R2
RES20:          CLR POS5.4
                CLR POS5.6
                SJMP AP21

AP21:           JB INP2.1, AP21A
                JB ACC.1, UP21
                SJMP AP22
AP21A:          JNB ACC.1, DOWN21
                SJMP AP22
UP21:           SETB INP2.1
                JB POS5.0, UP21A
                SETB POS5.2
                SJMP AP22
UP21A:          CLR POS5.0
                SETB POS5.4
                SJMP AP22
DOWN21:         CLR INP2.1
                JB POS5.1, DOWN21A
                SETB POS5.3
                SJMP AP22
DOWN21A:        CLR POS5.1
                JB POS5.6, RES21
                LCALL R2R5
RES21:          CLR POS5.4
                CLR POS5.6
                SJMP AP22

AP22:           JB B.0, AP22A
                JB ACC.2, LDRUP
                LJMP INPUT1
AP22A:          JNB ACC.2, LDRDOWN
                LJMP INPUT1

```

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของสำนักงานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น หากมีการคัดลอกหรือดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LDRUP:      SETB B.0
            SETB P1.0
            CJNE R1,#00H,LDRUPA
            LJMP INPUT1
LDRUPA:     SETB P1.1
            LJMP INPUT1
LDRDOWN:    CLR B.0
            CLR P1.0
            CJNE R1,#00H,LDRDOWNA
            LJMP INPUT1
LDRDOWNA:   CLR P1.1
            LJMP INPUT1

R1R0:      CJNE R1,#00H,R1R0A
            INC R1
R1R0A:     DEC R1
            CJNE R1,#00H,R1R0B
            CLR P1.1
R1R0B:     RET

R0R1:      INC R1
            JNB B.0,R0R1A
            SETB P1.1
R0R1A:     RET

R2R1:      CJNE R2,#00H,R2R1A
            INC R2
R2R1A:     DEC R2
            CJNE R2,#00H,R2R1B
            CLR P1.2
R2R1B:     INC R1
            JNB B.0,R2R1C
            SETB P1.1
R2R1C:     RET

R1R2:      CJNE R1,#00H,R1R2A
            INC R1
R1R2A:     DEC R1
            CJNE R1,#00H,R1R2B
            CLR P1.1
R1R2B:     INC R2
            SETB P1.2
            RET

R3R2:      CJNE R3,#00H,R3R2A
            INC R3
R3R2A:     DEC R3
            CJNE R3,#00H,R3R2B
            CLR P1.3
R3R2B:     INC R2
            SETB P1.2
            RET

R2R3:      CJNE R2,#00H,R2R3A
            INC R2
R2R3A:     DEC R2
            CJNE R2,#00H,R2R3B
            CLR P1.2
R2R3B:     INC R3
            SETB P1.3
            RET

```

เอกสารนี้เป็นเอกสารที่ INC R3 สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น RET ทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

R4R2:      CJNE R4, #00H, R4R2A
           INC R4
R4R2A:     DEC R4
           CJNE R4, #00H, R4R2B
           CLR P1.4
R4R2B:     INC R2
           SETB P1.2
           RET

R2R4:      CJNE R2, #00H, R2R4A
           INC R2
R2R4A:     DEC R2
           CJNE R2, #00H, R2R4B
           CLR P1.2
R2R4B:     INC R4
           SETB P1.4
           RET

R5R2:      CJNE R5, #00H, R5R2A
           INC R5
R5R2A:     DEC R5
           CJNE R5, #00H, R5R2B
           CLR P1.5
R5R2B:     INC R2
           SETB P1.2
           RET

R2R5:      CJNE R2, #00H, R2R5A
           INC R2
R2R5A:     DEC R2
           CJNE R2, #00H, R2R5B
           CLR P1.2
R2R5B:     INC R5
           SETB P1.5
           RET

           END

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## Photo Modules for PCM Remote Control Systems

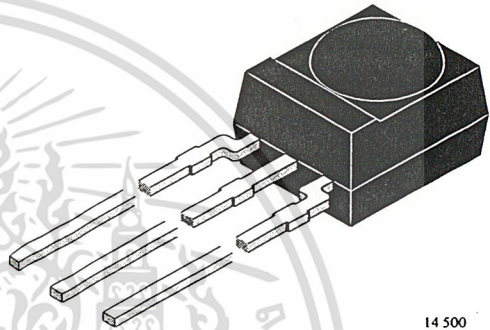
### Available types for different carrier frequencies

Type	fo	Type	fo
TSOP4830	30 kHz	TSOP4833	33 kHz
TSOP4836	36 kHz	TSOP4837	36.7 kHz
TSOP4838	38 kHz	TSOP4840	40 kHz
TSOP4856	56 kHz		

### Description

The TSOP48.. – series are miniaturized receivers for infrared remote control systems. PIN diode and preamplifier are assembled on lead frame, the epoxy package is designed as IR filter.

The demodulated output signal can directly be decoded by a microprocessor. TSOP48.. is the standard IR remote control receiver series, supporting all major transmission codes.

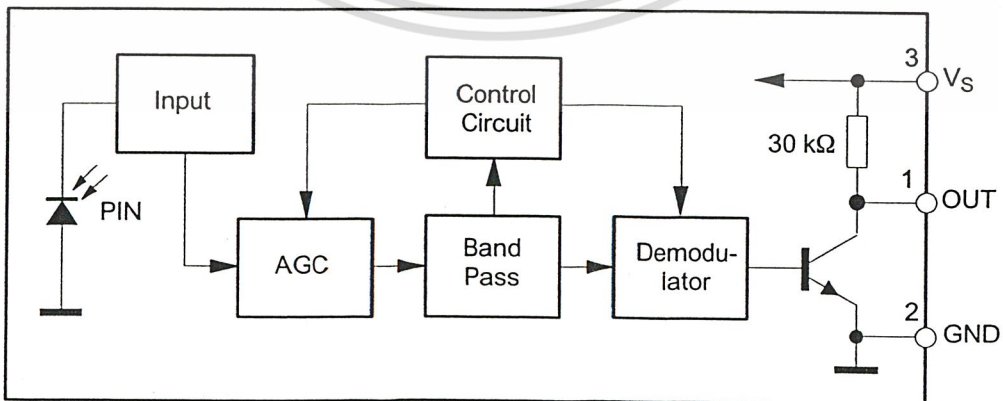


14 500

### Features

- Photo detector and preamplifier in one package
- Internal filter for PCM frequency
- Improved shielding against electrical field disturbance
- TTL and CMOS compatibility
- Output active low
- Low power consumption
- High immunity against ambient light
- Continuous data transmission possible (800 bit/s)
- Suitable burst length  $\geq 10$  cycles/burst

### Block Diagram



9612226

### Absolute Maximum Ratings

$T_{amb} = 25^{\circ}\text{C}$

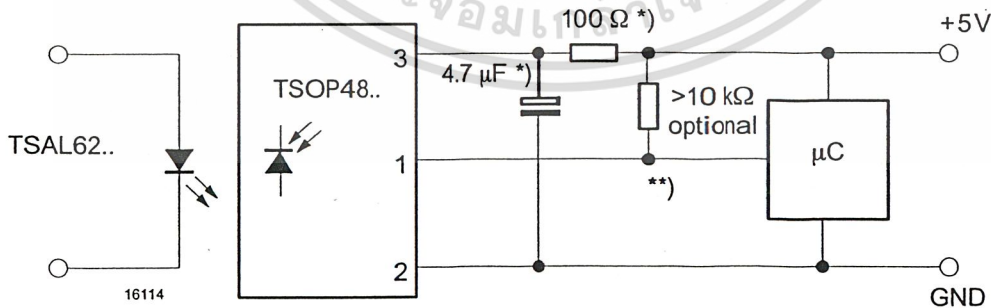
Parameter	Test Conditions	Symbol	Value	Unit
Supply Voltage	(Pin 3)	$V_S$	-0.3...6.0	V
Supply Current	(Pin 3)	$I_S$	5	mA
Output Voltage	(Pin 1)	$V_O$	-0.3...6.0	V
Output Current	(Pin 1)	$I_O$	5	mA
Junction Temperature		$T_j$	100	$^{\circ}\text{C}$
Storage Temperature Range		$T_{stg}$	-25...+85	$^{\circ}\text{C}$
Operating Temperature Range		$T_{amb}$	-25...+85	$^{\circ}\text{C}$
Power Consumption	( $T_{amb} \leq 85^{\circ}\text{C}$ )	$P_{tot}$	50	mW
Soldering Temperature	$t \leq 10\text{ s}$ , 1 mm from case	$T_{sd}$	260	$^{\circ}\text{C}$

### Basic Characteristics

$T_{amb} = 25^{\circ}\text{C}$

Parameter	Test Conditions	Symbol	Min	Typ	Max	Unit
Supply Current (Pin 3)	$V_S = 5\text{ V}, E_V = 0$	$I_{SD}$	0.8	1.1	1.5	mA
	$V_S = 5\text{ V}, E_V = 40\text{ klx}$ , sunlight	$I_{SH}$		1.4		mA
Supply Voltage (Pin 3)		$V_S$	4.5		5.5	V
Transmission Distance	$E_V = 0$ , test signal see fig.7, IR diode TSAL6200, $I_F = 250\text{ mA}$	$d$		35		m
Output Voltage Low (Pin 1)	$I_{OSL} = 0.5\text{ mA}, E_e = 0.7\text{ mW/m}^2$	$V_{OSL}$			250	mV
Irradiance (30 – 40 kHz)	Pulse width tolerance: $t_{pi} - 5/f_o < t_{po} < t_{pi} + 6/f_o$ , test signal see fig.7	$E_{e\ min}$		0.2	0.4	$\text{mW/m}^2$
Irradiance (56 kHz)	Pulse width tolerance: $t_{pi} - 5/f_o < t_{po} < t_{pi} + 6/f_o$ , test signal see fig.7	$E_{e\ min}$		0.3	0.6	$\text{mW/m}^2$
Irradiance	$t_{pi} - 5/f_o < t_{po} < t_{pi} + 6/f_o$	$E_{e\ max}$	30			$\text{W/m}^2$
Directivity	Angle of half transmission distance	$\phi_{1/2}$		$\pm 45$		deg

### Application Circuit



\*) recommended to suppress power supply disturbances

\*\*) The output voltage should not be hold continuously at a voltage below 3.3V by the external circuit.

## Suitable Data Format

The circuit of the TSOP48.. is designed in that way that unexpected output pulses due to noise or disturbance signals are avoided. A bandpassfilter, an integrator stage and an automatic gain control are used to suppress such disturbances.

The distinguishing mark between data signal and disturbance signal are carrier frequency, burst length and duty cycle.

The data signal should fulfill the following condition:

- Carrier frequency should be close to center frequency of the bandpass (e.g. 38kHz).
- Burst length should be 10 cycles/burst or longer.
- After each burst which is between 10 cycles and 70 cycles a gap time of at least 14 cycles is necessary.
- For each burst which is longer than 1.8ms a corresponding gap time is necessary at some time in the data stream. This gap time should be at least 4 times longer than the burst.
- Up to 800 short bursts per second can be received continuously.

Some examples for suitable data format are: NEC Code, Toshiba Micom Format, Sharp Code, RC5 Code, RC6 Code, R-2000 Code.

When a disturbance signal is applied to the TSOP48.. it can still receive the data signal. However the sensitivity is reduced to that level that no unexpected pulses will occur.

Some examples for such disturbance signals which are suppressed by the TSOP48.. are:

- DC light (e.g. from tungsten bulb or sunlight)
- Continuous signal at 38kHz or at any other frequency
- Signals from fluorescent lamps with electronic ballast with high or low modulation (see Figure A or Figure B).

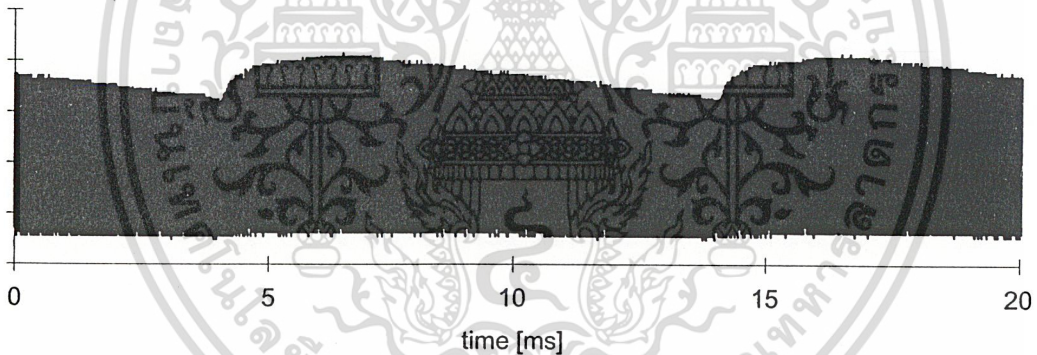


Figure A: IR Signal from Fluorescent Lamp with low Modulation

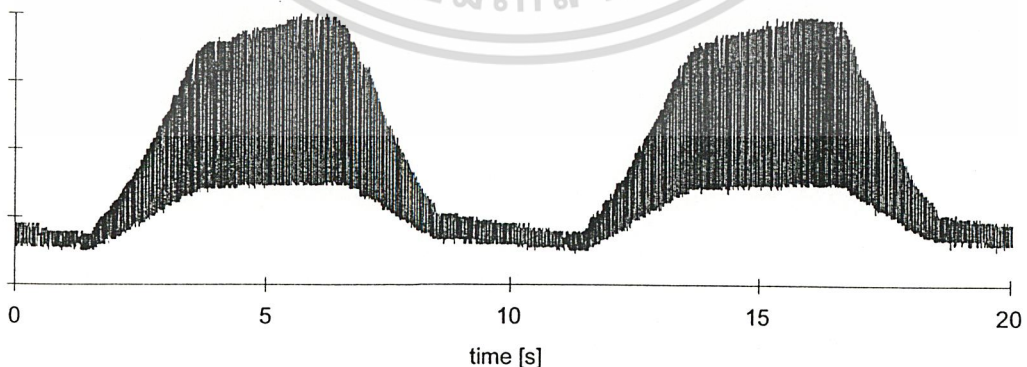
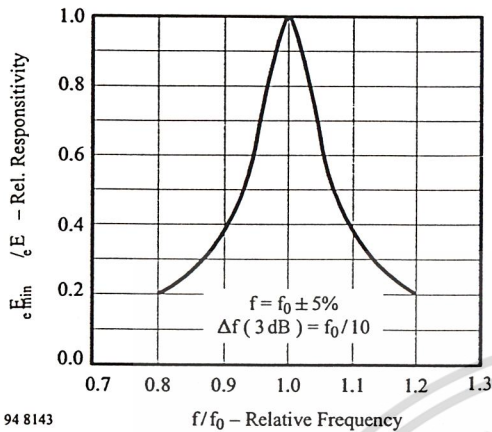


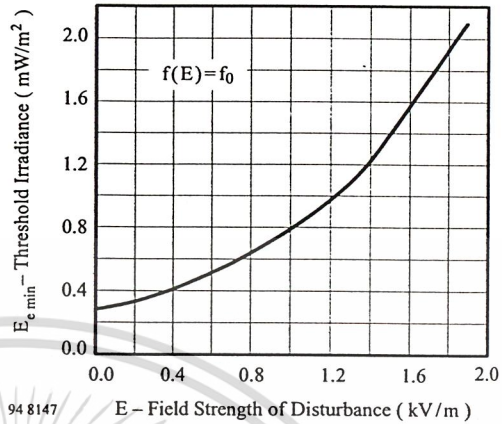
Figure B: IR Signal from Fluorescent Lamp with high Modulation

Typical Characteristics ( $T_{amb} = 25^{\circ}C$  unless otherwise specified)



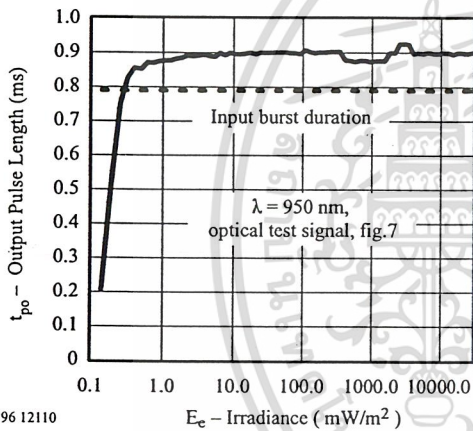
94 8143

Figure 1. Frequency Dependence of Responsivity



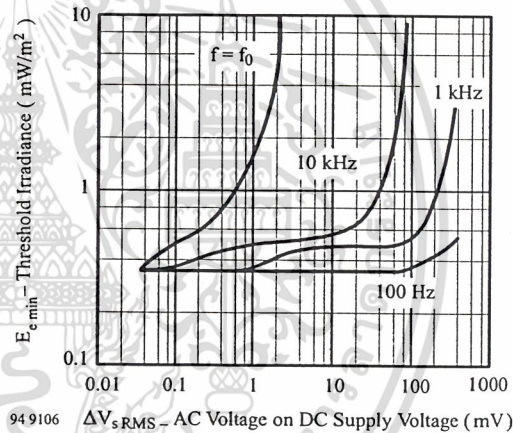
94 8147

Figure 4. Sensitivity vs. Electric Field Disturbances



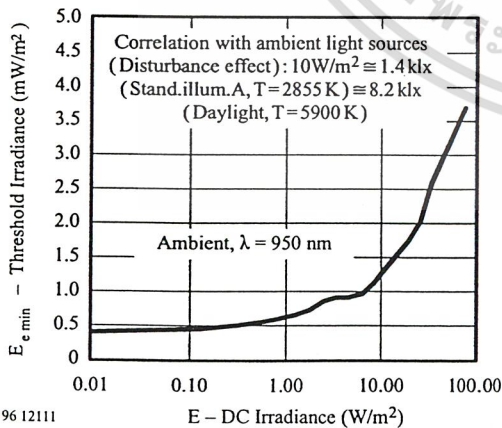
96 12110

Figure 2. Sensitivity in Dark Ambient



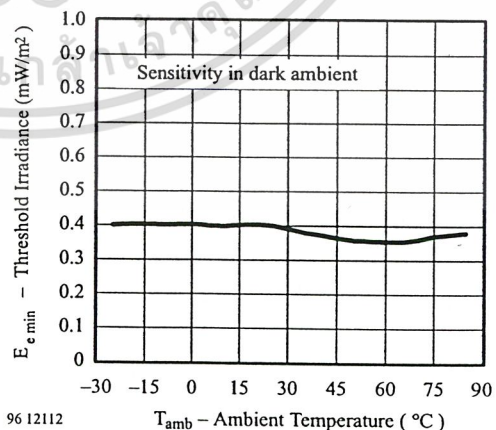
94 9106

Figure 5. Sensitivity vs. Supply Voltage Disturbances



96 12111

Figure 3. Sensitivity in Bright Ambient



96 12112

Figure 6. Sensitivity vs. Ambient Temperature

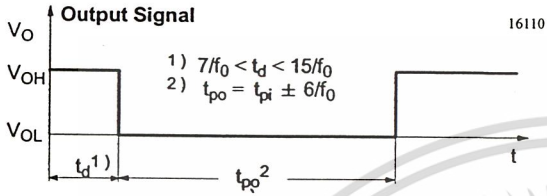
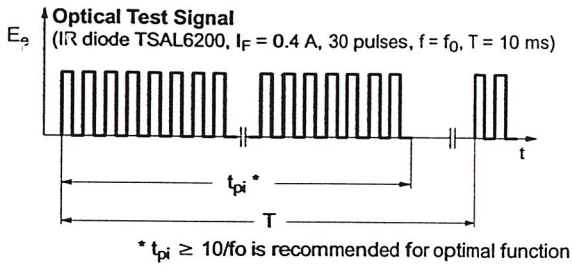


Figure 7.

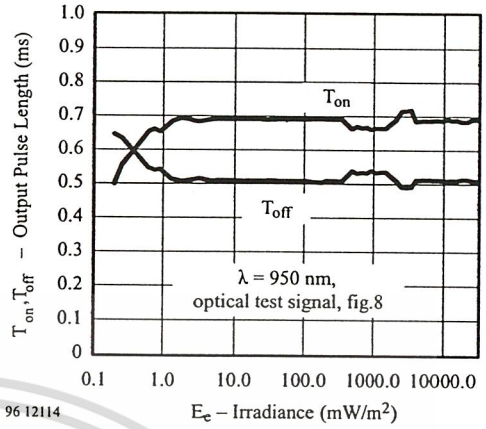


Figure 10. Output Pulse Diagram

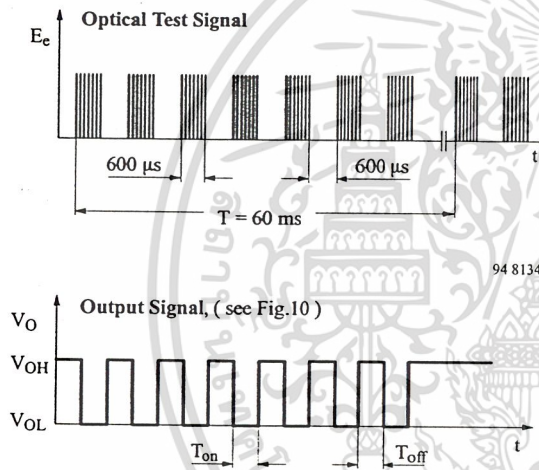


Figure 8. Output Function

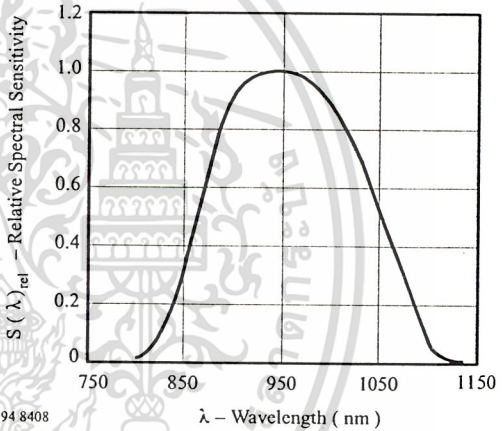
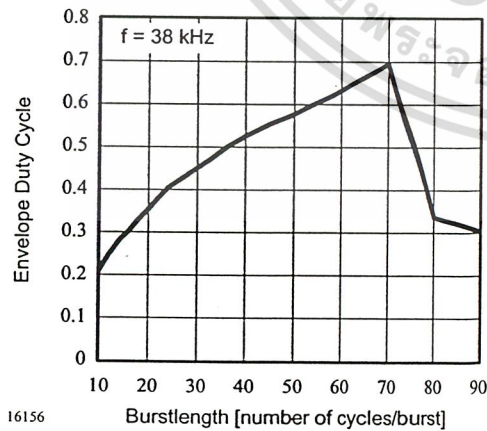
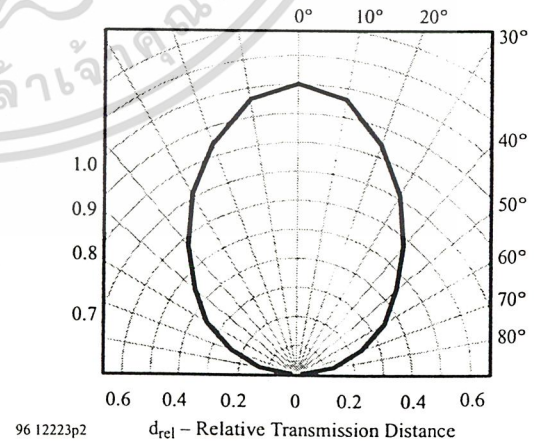


Figure 11. Relative Spectral Sensitivity vs. Wavelength



16156

Figure 9. Max. Envelope Duty Cycle vs. Burstlength



96 12223p2

Figure 12. Directivity





## Ozone Depleting Substances Policy Statement

It is the policy of Vishay Semiconductor GmbH to

1. Meet all present and future national and international statutory requirements.
2. Regularly and continuously improve the performance of our products, processes, distribution and operating systems with respect to their impact on the health and safety of our employees and the public, as well as their impact on the environment.

It is particular concern to control or eliminate releases of those substances into the atmosphere which are known as ozone depleting substances (ODSs).

The Montreal Protocol (1987) and its London Amendments (1990) intend to severely restrict the use of ODSs and forbid their use within the next ten years. Various national and international initiatives are pressing for an earlier ban on these substances.

Vishay Semiconductor GmbH has been able to use its policy of continuous improvements to eliminate the use of ODSs listed in the following documents.

1. Annex A, B and list of transitional substances of the Montreal Protocol and the London Amendments respectively
2. Class I and II ozone depleting substances in the Clean Air Act Amendments of 1990 by the Environmental Protection Agency (EPA) in the USA
3. Council Decision 88/540/EEC and 91/690/EEC Annex A, B and C (transitional substances) respectively.

Vishay Semiconductor GmbH can certify that our semiconductors are not manufactured with ozone depleting substances and do not contain such substances.

**We reserve the right to make changes to improve technical design and may do so without further notice.** Parameters can vary in different applications. All operating parameters must be validated for each customer application by the customer. Should the buyer use Vishay-Telefunken products for any unintended or unauthorized application, the buyer shall indemnify Vishay-Telefunken against all claims, costs, damages, and expenses, arising out of, directly or indirectly, any claim of personal damage, injury or death associated with such unintended or unauthorized use.

Vishay Semiconductor GmbH, P.O.B. 3535, D-74025 Heilbronn, Germany  
Telephone: 49 (0)7131 67 2831, Fax number: 49 (0)7131 67 2423

## GaAs/GaAlAs IR Emitting Diode in $\varnothing$ 5 mm (T-1 $\frac{3}{4}$ ) Package

### Description

TSAL7400 is a high efficiency infrared emitting diode in GaAlAs on GaAs technology, molded in clear plastic packages.

In comparison with the standard GaAs on GaAs technology these emitters achieve more than 100 % radiant power improvement at a similar wavelength. The forward voltages at low current and at high pulse current roughly correspond to the low values of the standard technology. Therefore these emitters are ideally suitable as high performance replacements of standard emitters.



94 8389

### Features

- Extra high radiant power and radiant intensity
- High reliability
- Low forward voltage
- Suitable for high pulse current operation
- Standard T-1 $\frac{3}{4}$  ( $\varnothing$  5 mm) package
- Angle of half intensity  $\varphi = \pm 25^\circ$
- Peak wavelength  $\lambda_p = 940$  nm
- Good spectral matching to Si photodetectors

### Applications

Infrared remote control units with high power requirements  
Free air transmission systems  
Infrared source for optical counters and card readers  
IR source for smoke detectors

### Absolute Maximum Ratings

$T_{amb} = 25^\circ\text{C}$

Parameter	Test Conditions	Symbol	Value	Unit
Reverse Voltage		$V_R$	5	V
Forward Current		$I_F$	100	mA
Peak Forward Current	$t_p/T = 0.5, t_p = 100 \mu\text{s}$	$I_{FM}$	200	mA
Surge Forward Current	$t_p = 100 \mu\text{s}$	$I_{FSM}$	1.5	A
Power Dissipation		$P_V$	210	mW
Junction Temperature		$T_j$	100	$^\circ\text{C}$
Operating Temperature Range		$T_{amb}$	-55...+100	$^\circ\text{C}$
Storage Temperature Range		$T_{stg}$	-55...+100	$^\circ\text{C}$
Soldering Temperature	$t \leq 5\text{sec}, 2 \text{ mm from case}$	$T_{sd}$	260	$^\circ\text{C}$
Thermal Resistance Junction/Ambient		$R_{thJA}$	350	K/W

### Basic Characteristics

$T_{amb} = 25^{\circ}\text{C}$

Parameter	Test Conditions	Symbol	Min	Typ	Max	Unit
Forward Voltage	$I_F = 100\text{ mA}, t_p = 20\text{ ms}$	$V_F$		1.35	1.6	V
	$I_F = 1\text{ A}, t_p = 100\text{ }\mu\text{s}$	$V_F$		2.6	3	V
Temp. Coefficient of $V_F$	$I_F = 100\text{ mA}$	$TK_{V_F}$		-1.3		mV/K
Reverse Current	$V_R = 5\text{ V}$	$I_R$			10	$\mu\text{A}$
Junction Capacitance	$V_R = 0\text{ V}, f = 1\text{ MHz}, E = 0$	$C_j$		25		pF
Radiant Intensity	$I_F = 100\text{ mA}, t_p = 20\text{ ms}$	$I_e$	25	40		mW/sr
	$I_F = 1.0\text{ A}, t_p = 100\text{ }\mu\text{s}$	$I_e$	220	310		mW/sr
Radiant Power	$I_F = 100\text{ mA}, t_p = 20\text{ ms}$	$\phi_e$		35		mW
Temp. Coefficient of $\phi_e$	$I_F = 20\text{ mA}$	$TK_{\phi_e}$		-0.6		%/K
Angle of Half Intensity		$\phi$		$\pm 25$		deg
Peak Wavelength	$I_F = 100\text{ mA}$	$\lambda_p$		940		nm
Spectral Bandwidth	$I_F = 100\text{ mA}$	$\Delta\lambda$		50		nm
Temp. Coefficient of $\lambda_p$	$I_F = 100\text{ mA}$	$TK_{\lambda_p}$		0.2		nm/K
Rise Time	$I_F = 100\text{ mA}$	$t_r$		800		ns
Fall Time	$I_F = 100\text{ mA}$	$t_f$		800		ns
Virtual Source Diameter	method: 63% encircled energy	$\emptyset$		2.8		mm

### Typical Characteristics ( $T_{amb} = 25^{\circ}\text{C}$ unless otherwise specified)

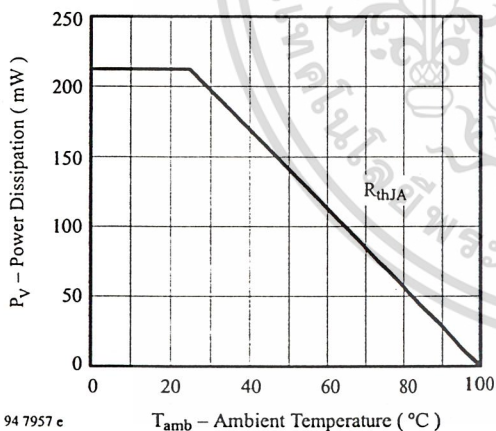


Figure 1. Power Dissipation vs. Ambient Temperature

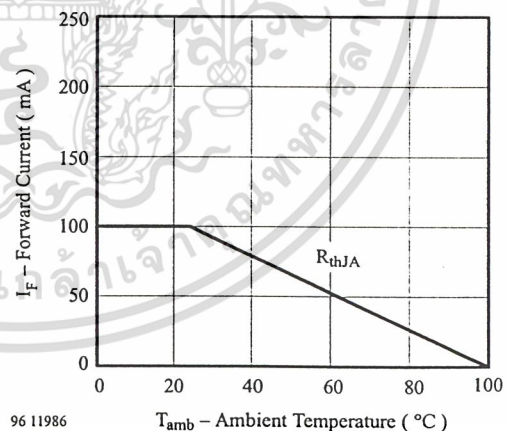


Figure 2. Forward Current vs. Ambient Temperature

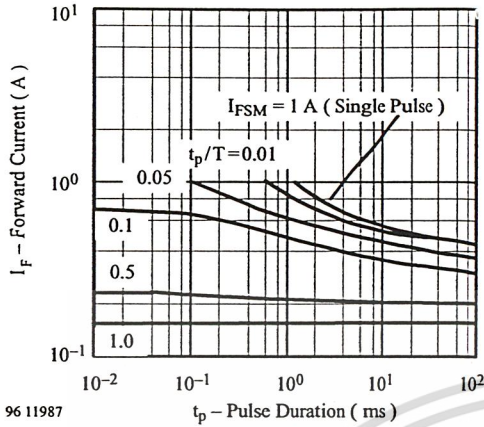


Figure 3. Pulse Forward Current vs. Pulse Duration

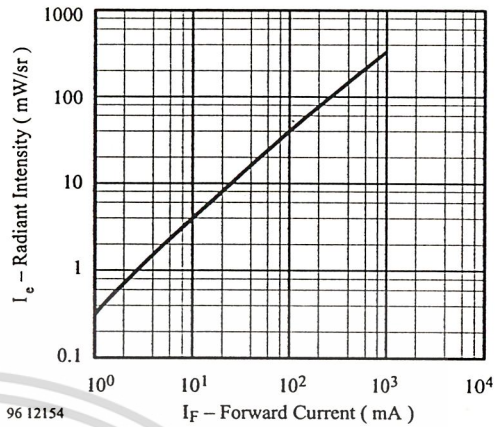


Figure 6. Radiant Intensity vs. Forward Current

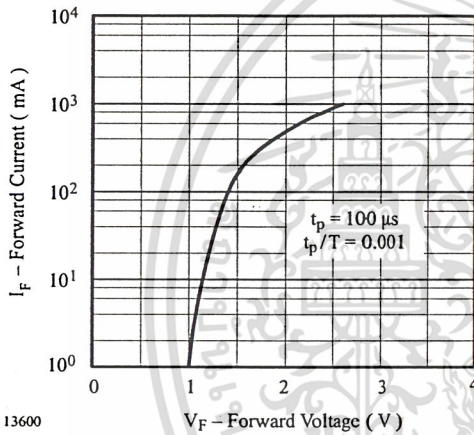


Figure 4. Forward Current vs. Forward Voltage

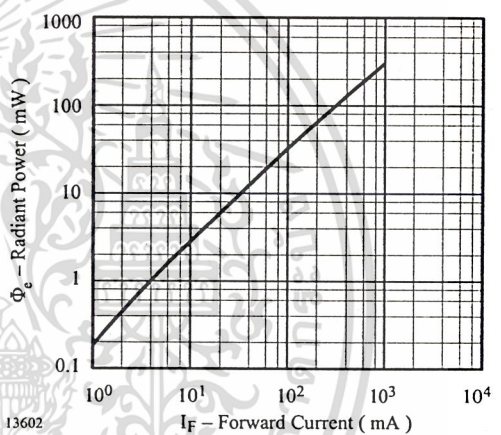


Figure 7. Radiant Power vs. Forward Current

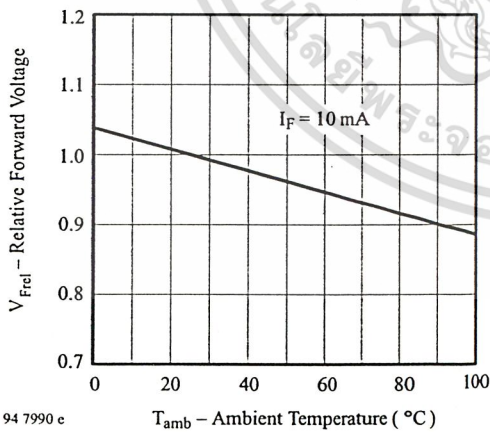


Figure 5. Relative Forward Voltage vs. Ambient Temperature

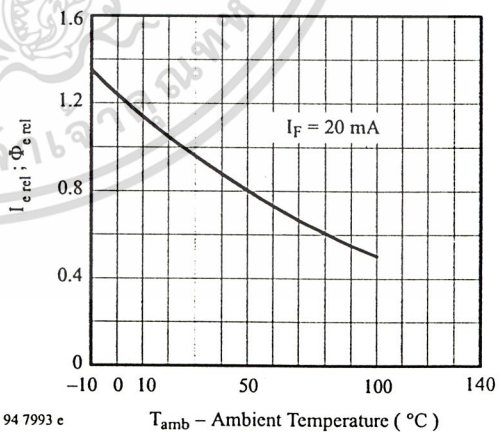
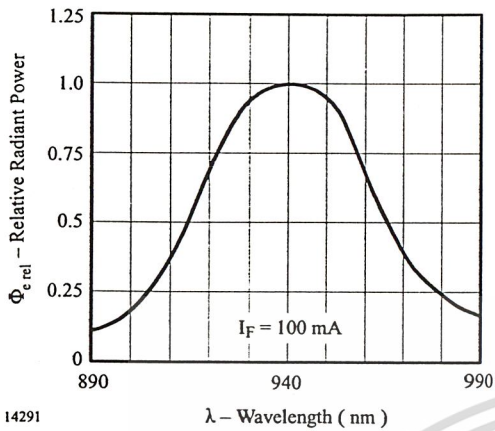
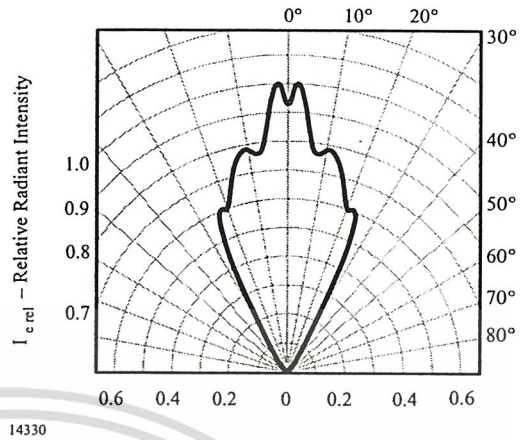


Figure 8. Rel. Radiant Intensity/Power vs. Ambient Temperature



14291  $\lambda$  - Wavelength ( nm )

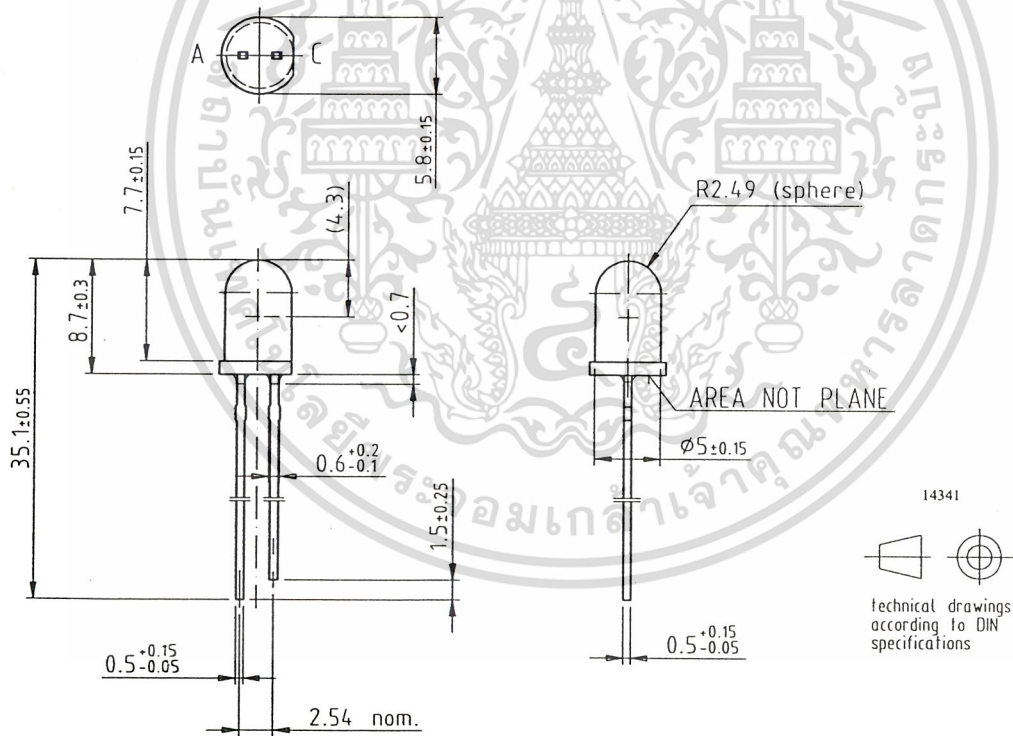
Figure 9. Relative Radiant Power vs. Wavelength



14330

Figure 10. Relative Radiant Intensity vs. Angular Displacement

### Dimensions in mm





## Ozone Depleting Substances Policy Statement

It is the policy of **Vishay Semiconductor GmbH** to

1. Meet all present and future national and international statutory requirements.
2. Regularly and continuously improve the performance of our products, processes, distribution and operating systems with respect to their impact on the health and safety of our employees and the public, as well as their impact on the environment.

It is particular concern to control or eliminate releases of those substances into the atmosphere which are known as ozone depleting substances (ODSs).

The Montreal Protocol (1987) and its London Amendments (1990) intend to severely restrict the use of ODSs and forbid their use within the next ten years. Various national and international initiatives are pressing for an earlier ban on these substances.

**Vishay Semiconductor GmbH** has been able to use its policy of continuous improvements to eliminate the use of ODSs listed in the following documents.

1. Annex A, B and list of transitional substances of the Montreal Protocol and the London Amendments respectively
2. Class I and II ozone depleting substances in the Clean Air Act Amendments of 1990 by the Environmental Protection Agency (EPA) in the USA
3. Council Decision 88/540/EEC and 91/690/EEC Annex A, B and C (transitional substances) respectively.

**Vishay Semiconductor GmbH** can certify that our semiconductors are not manufactured with ozone depleting substances and do not contain such substances.

**We reserve the right to make changes to improve technical design and may do so without further notice.** Parameters can vary in different applications. All operating parameters must be validated for each customer application by the customer. Should the buyer use Vishay-Telefunken products for any unintended or unauthorized application, the buyer shall indemnify Vishay-Telefunken against all claims, costs, damages, and expenses, arising out of, directly or indirectly, any claim of personal damage, injury or death associated with such unintended or unauthorized use.

Vishay Semiconductor GmbH, P.O.B. 3535, D-74025 Heilbronn, Germany  
Telephone: 49 (0) 7131 67 2831, Fax number: 49 (0) 7131 67 2423

## LM555/LM555C Timer

### General Description

The LM555 is a highly stable device for generating accurate time delays or oscillation. Additional terminals are provided for triggering or resetting if desired. In the time delay mode of operation, the time is precisely controlled by one external resistor and capacitor. For astable operation as an oscillator, the free running frequency and duty cycle are accurately controlled with two external resistors and one capacitor. The circuit may be triggered and reset on falling waveforms, and the output circuit can source or sink up to 200 mA or drive TTL circuits.

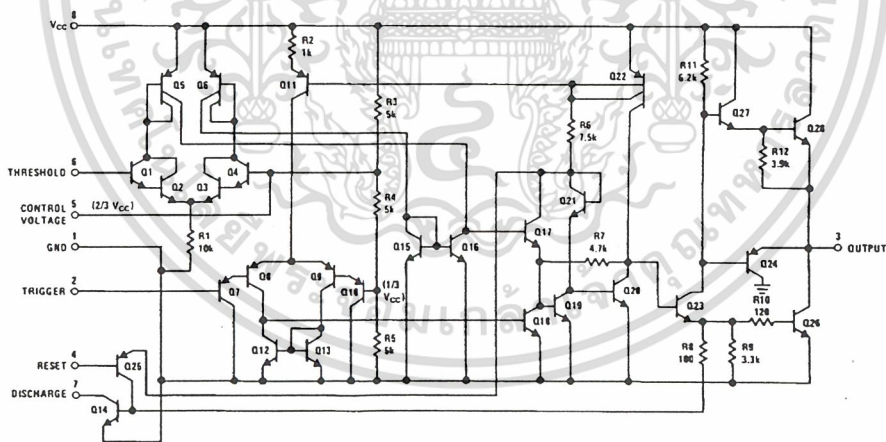
### Features

- Direct replacement for SE555/NE555
- Timing from microseconds through hours
- Operates in both astable and monostable modes
- Adjustable duty cycle
- Output can source or sink 200 mA
- Output and supply TTL compatible
- Temperature stability better than 0.005% per °C
- Normally on and normally off output
- Available in 8 pin MSOP package

### Applications

- Precision timing
- Pulse generation
- Sequential timing
- Time delay generation
- Pulse width modulation
- Pulse position modulation
- Linear ramp generator

### Schematic Diagram



DS007851-1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### Absolute Maximum Ratings (Note 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

Supply Voltage	+18V
Power Dissipation (Note 3)	
LM555H, LM555CH	760 mW
LM555, LM555CN	1180 mW
LM555CMM	613 mW
Operating Temperature Ranges	
LM555C	0°C to +70°C
LM555	-55°C to +125°C

Storage Temperature Range -65°C to +150°C

### Soldering Information

Dual-In-Line Package	
Soldering (10 Seconds)	260°C
Small Outline Packages (SOIC and MSOP)	
Vapor Phase (60 Seconds)	215°C
Infrared (15 Seconds)	220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

### Electrical Characteristics (Notes 1, 2)

( $T_A = 25^\circ\text{C}$ ,  $V_{CC} = +5\text{V}$  to  $+15\text{V}$ , unless otherwise specified)

Parameter	Conditions	Limits						Units
		LM555			LM555C			
		Min	Typ	Max	Min	Typ	Max	
Supply Voltage		4.5		18	4.5		16	V
Supply Current	$V_{CC} = 5\text{V}$ , $R_L = \infty$ $V_{CC} = 15\text{V}$ , $R_L = \infty$ (Low State) (Note 4)		3	5		3	6	mA
			10	12		10	15	mA
Timing Error, Monostable								
Initial Accuracy			0.5			1		%
Drift with Temperature	$R_A = 1\text{k}$ to $100\text{k}\Omega$ , $C = 0.1\ \mu\text{F}$ , (Note 5)		30			50		ppm/°C
Accuracy over Temperature			1.5			1.5		%
Drift with Supply			0.05			0.1		%/V
Timing Error, Astable								
Initial Accuracy			1.5			2.25		%
Drift with Temperature	$R_A, R_B = 1\text{k}$ to $100\text{k}\Omega$ , $C = 0.1\ \mu\text{F}$ , (Note 5)		90			150		ppm/°C
Accuracy over Temperature			2.5			3.0		%
Drift with Supply			0.15			0.30		%/V
Threshold Voltage			0.667			0.667		$\times V_{CC}$
Trigger Voltage	$V_{CC} = 15\text{V}$ $V_{CC} = 5\text{V}$	4.8	5	5.2		5		V
		1.45	1.67	1.9		1.67		V
Trigger Current			0.01	0.5		0.5	0.9	$\mu\text{A}$
Reset Voltage		0.4	0.5	1	0.4	0.5	1	V
Reset Current			0.1	0.4		0.1	0.4	mA
Threshold Current	(Note 6)		0.1	0.25		0.1	0.25	$\mu\text{A}$
Control Voltage Level	$V_{CC} = 15\text{V}$ $V_{CC} = 5\text{V}$	9.6	10	10.4	9	10	11	V
		2.9	3.33	3.8	2.6	3.33	4	V
Pin 7 Leakage Output High			1	100		1	100	nA
Pin 7 Sat (Note 7)								
Output Low	$V_{CC} = 15\text{V}$ , $I_T = 15\text{mA}$		150			180		mV
Output Low	$V_{CC} = 4.5\text{V}$ , $I_T = 4.5\text{mA}$		70	100		80	200	mV

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Electrical Characteristics (Notes 1, 2) (Continued)

( $T_A = 25^\circ\text{C}$ ,  $V_{CC} = +5\text{V}$  to  $+15\text{V}$ , unless otherwise specified)

Parameter	Conditions	Limits						Units
		LM555			LM555C			
		Min	Typ	Max	Min	Typ	Max	
Output Voltage Drop (Low)	$V_{CC} = 15\text{V}$							
	$I_{SINK} = 10\text{ mA}$		0.1	0.15		0.1	0.25	V
	$I_{SINK} = 50\text{ mA}$		0.4	0.5		0.4	0.75	V
	$I_{SINK} = 100\text{ mA}$		2	2.2		2	2.5	V
	$I_{SINK} = 200\text{ mA}$		2.5			2.5		V
	$V_{CC} = 5\text{V}$							
Output Voltage Drop (High)	$I_{SOURCE} = 200\text{ mA}$ , $V_{CC} = 15\text{V}$		12.5			12.5		V
	$I_{SOURCE} = 100\text{ mA}$ , $V_{CC} = 15\text{V}$	13	13.3		12.75	13.3		V
	$V_{CC} = 5\text{V}$	3	3.3		2.75	3.3		V
Rise Time of Output			100			100		ns
Fall Time of Output			100			100		ns

Note 1: All voltages are measured with respect to the ground pin, unless otherwise specified.

Note 2: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits. Electrical Characteristics state DC and AC electrical specifications under particular test conditions which guarantee specific performance limits. This assumes that the device is within the Operating Ratings. Specifications are not guaranteed for parameters where no limit is given, however, the typical value is a good indication of device performance.

Note 3: For operating at elevated temperatures the device must be derated above  $25^\circ\text{C}$  based on a  $+150^\circ\text{C}$  maximum junction temperature and a thermal resistance of  $164^\circ\text{C/W}$  (TO-5),  $106^\circ\text{C/W}$  (DIP),  $170^\circ\text{C/W}$  (SO-8), and  $204^\circ\text{C/W}$  (MSOP) junction to ambient.

Note 4: Supply current when output high typically 1 mA less at  $V_{CC} = 5\text{V}$ .

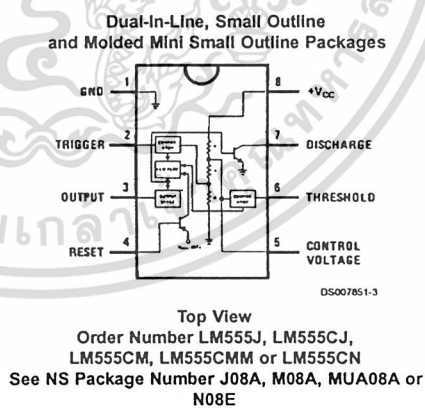
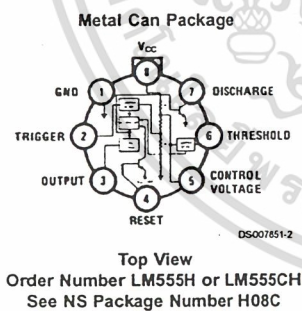
Note 5: Tested at  $V_{CC} = 5\text{V}$  and  $V_{CC} = 15\text{V}$ .

Note 6: This will determine the maximum value of  $R_A + R_B$  for 15V operation. The maximum total ( $R_A + R_B$ ) is 20 M $\Omega$ .

Note 7: No protection against excessive pin 7 current is necessary providing the package dissipation rating will not be exceeded.

Note 8: Refer to RET555X drawing of military LM555H and LM555J versions for specifications.

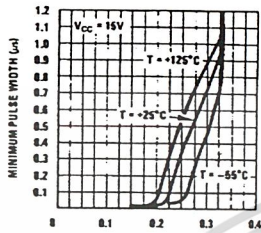
## Connection Diagrams



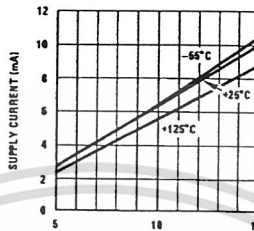
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Typical Performance Characteristics

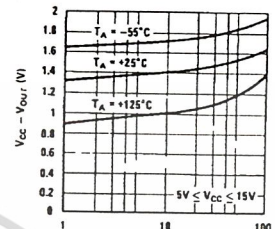
Minimum Pulse Width Required for Triggering



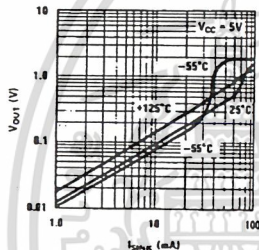
Supply Current vs Supply Voltage



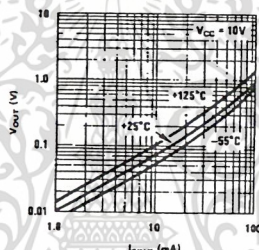
High Output Voltage vs Output Source Current



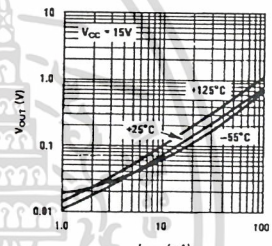
Low Output Voltage vs Output Sink Current



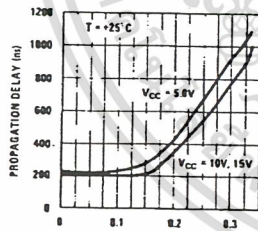
Low Output Voltage vs Output Sink Current



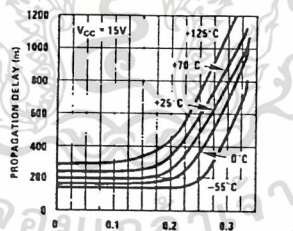
Low Output Voltage vs Output Sink Current



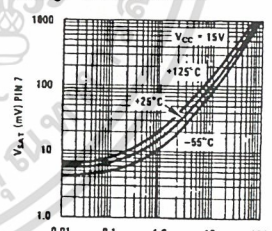
Output Propagation Delay vs Voltage Level of Trigger Pulse



Output Propagation Delay vs Voltage Level of Trigger Pulse

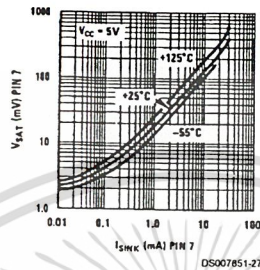


Discharge Transistor (Pin 7) Voltage vs Sink Current



## Typical Performance Characteristics (Continued)

Discharge Transistor (Pin 7)  
Voltage vs Sink Current



## Applications Information

### MONOSTABLE OPERATION

In this mode of operation, the timer functions as a one-shot (Figure 1). The external capacitor is initially held discharged by a transistor inside the timer. Upon application of a negative trigger pulse of less than  $1/3 V_{CC}$  to pin 2, the flip-flop is set which both releases the short circuit across the capacitor and drives the output high.

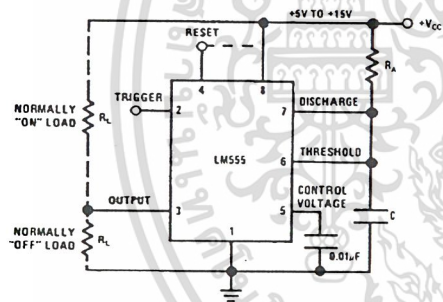
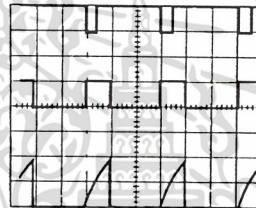


FIGURE 1. Monostable

The voltage across the capacitor then increases exponentially for a period of  $t = 1.1 R_A C$ , at the end of which time the voltage equals  $2/3 V_{CC}$ . The comparator then resets the flip-flop which in turn discharges the capacitor and drives the output to its low state. Figure 2 shows the waveforms generated in this mode of operation. Since the charge and the threshold level of the comparator are both directly proportional to supply voltage, the timing interval is independent of supply.



$V_{CC} = 5V$   
TIME = 0.1 ms/DIV.  
 $R_A = 9.1 k\Omega$   
 $C = 0.01 \mu F$

Top Trace: Input 5V/Div.  
Middle Trace: Output 5V/Div.  
Bottom Trace: Capacitor Voltage 2V/Div.

FIGURE 2. Monostable Waveforms

During the timing cycle when the output is high, the further application of a trigger pulse will not effect the circuit so long as the trigger input is returned high at least  $10 \mu s$  before the end of the timing interval. However the circuit can be reset during this time by the application of a negative pulse to the reset terminal (pin 4). The output will then remain in the low state until a trigger pulse is again applied.

When the reset function is not in use, it is recommended that it be connected to  $V_{CC}$  to avoid any possibility of false triggering.

Figure 3 is a nomograph for easy determination of R, C values for various time delays.

NOTE: In monostable operation, the trigger should be driven high before the end of timing cycle.

## Applications Information (Continued)

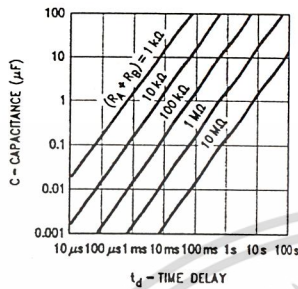


FIGURE 3. Time Delay

### ASTABLE OPERATION

If the circuit is connected as shown in Figure 4 (pins 2 and 6 connected) it will trigger itself and free run as a multivibrator. The external capacitor charges through  $R_A + R_B$  and discharges through  $R_B$ . Thus the duty cycle may be precisely set by the ratio of these two resistors.

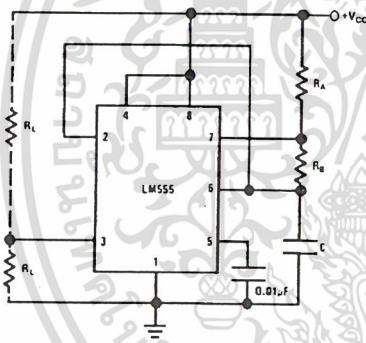
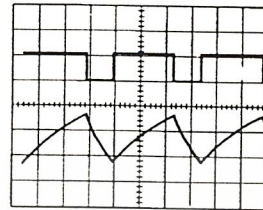


FIGURE 4. Astable

In this mode of operation, the capacitor charges and discharges between  $1/3 V_{CC}$  and  $2/3 V_{CC}$ . As in the triggered mode, the charge and discharge times, and therefore the frequency are independent of the supply voltage.

Figure 5 shows the waveforms generated in this mode of operation.



$V_{CC} = 5V$   
 TIME = 20  $\mu s$ /DIV.  
 $R_A = 3.9 k\Omega$   
 $R_B = 3 k\Omega$   
 $C = 0.01 \mu F$

Top Trace: Output 5V/Div.  
 Bottom Trace: Capacitor Voltage 1V/Div.

DS007851-9

FIGURE 5. Astable Waveforms

The charge time (output high) is given by:

$$t_1 = 0.693 (R_A + R_B) C$$

And the discharge time (output low) by:

$$t_2 = 0.693 (R_B) C$$

Thus the total period is:

$$T = t_1 + t_2 = 0.693 (R_A + 2R_B) C$$

The frequency of oscillation is:

$$f = \frac{1}{T} = \frac{1.44}{(R_A + 2R_B) C}$$

Figure 6 may be used for quick determination of these RC values.

The duty cycle is:

$$D = \frac{R_B}{R_A + 2R_B}$$

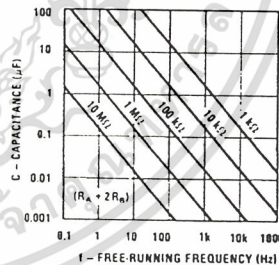
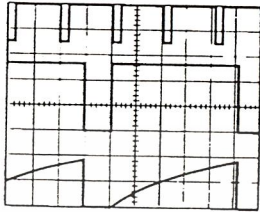


FIGURE 6. Free Running Frequency

### FREQUENCY DIVIDER

The monostable circuit of Figure 1 can be used as a frequency divider by adjusting the length of the timing cycle. Figure 7 shows the waveforms generated in a divide by three circuit.

## Applications Information (Continued)



$V_{CC} = 5V$   
 $TIME = 20 \mu s/DIV.$   
 $R_A = 9.1 k\Omega$   
 $C = 0.01 \mu F$

FIGURE 7. Frequency Divider

### PULSE WIDTH MODULATOR

When the timer is connected in the monostable mode and triggered with a continuous pulse train, the output pulse width can be modulated by a signal applied to pin 5. Figure 8 shows the circuit, and in Figure 9 are some waveform examples.

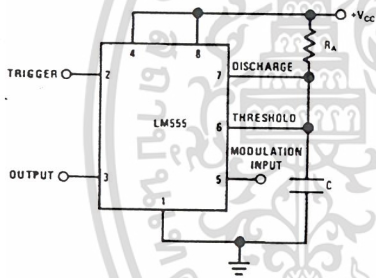
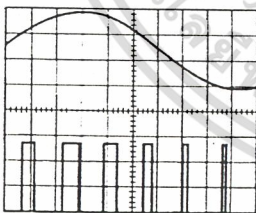


FIGURE 8. Pulse Width Modulator



$V_{CC} = 5V$   
 $TIME = 0.2 ms/DIV.$   
 $R_A = 9.1 k\Omega$   
 $C = 0.01 \mu F$

FIGURE 9. Pulse Width Modulator

### PULSE POSITION MODULATOR

This application uses the timer connected for astable operation, as in Figure 10, with a modulating signal again applied to the control voltage terminal. The pulse position varies with

the modulating signal, since the threshold voltage and hence the time delay is varied. Figure 11 shows the waveforms generated for a triangle wave modulation signal.

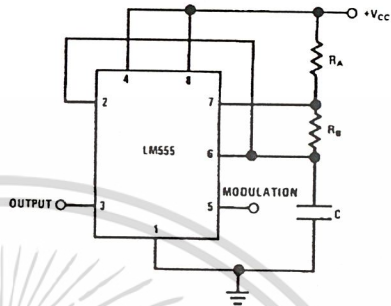
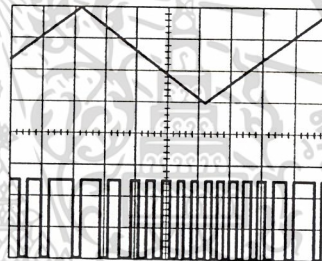


FIGURE 10. Pulse Position Modulator



$V_{CC} = 5V$   
 $TIME = 0.1 ms/DIV.$   
 $R_A = 3.9 k\Omega$   
 $R_B = 3 k\Omega$   
 $C = 0.01 \mu F$

FIGURE 11. Pulse Position Modulator

### LINEAR RAMP

When the pullup resistor,  $R_A$ , in the monostable circuit is replaced by a constant current source, a linear ramp is generated. Figure 12 shows a circuit configuration that will perform this function.

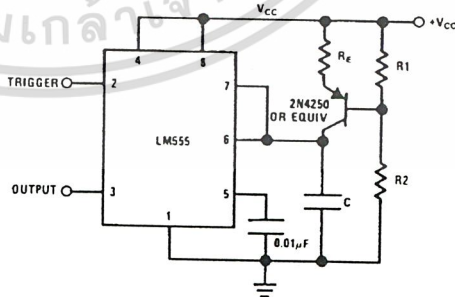


FIGURE 12.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

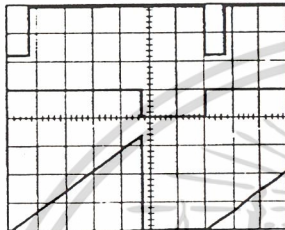
## Applications Information (Continued)

Figure 13 shows waveforms generated by the linear ramp. The time interval is given by:

$$T = \frac{2/3 V_{CC} R_E (R_1 + R_2) C}{R_1 V_{CC} - V_{BE} (R_1 + R_2)}$$

$$V_{BE} \cong 0.6V$$

$$V_{BE} \cong 0.6V$$



DS007851-17

$V_{CC} = 5V$   
 TIME = 20  $\mu s$ /Div.  
 Top Trace: Input 3V/Div.  
 Middle Trace: Output 5V/Div.  
 Bottom Trace: Capacitor Voltage 1V/Div.  
 $R_1 = 47 k\Omega$   
 $R_2 = 100 k\Omega$   
 $R_E = 2.7 k\Omega$   
 $C = 0.01 \mu F$

FIGURE 13. Linear Ramp

### 50% DUTY CYCLE OSCILLATOR

For a 50% duty cycle, the resistors  $R_A$  and  $R_B$  may be connected as in Figure 14. The time period for the output high is the same as previous,  $t_1 = 0.693 R_A C$ . For the output low it is  $t_2 =$

$$\left[ (R_A R_B) / (R_A + R_B) \right] C \ln \left[ \frac{R_B - 2R_A}{2R_B - R_A} \right]$$

Thus the frequency of oscillation is

$$f = \frac{1}{t_1 + t_2}$$

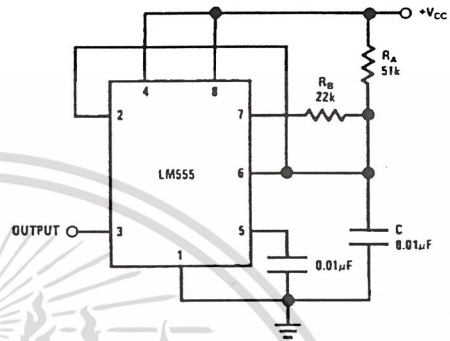


FIGURE 14. 50% Duty Cycle Oscillator

Note that this circuit will not oscillate if  $R_B$  is greater than  $1/2 R_A$  because the junction of  $R_A$  and  $R_B$  cannot bring pin 2 down to  $1/3 V_{CC}$  and trigger the lower comparator.

### ADDITIONAL INFORMATION

Adequate power supply bypassing is necessary to protect associated circuitry. Minimum recommended is  $0.1 \mu F$  in parallel with  $1 \mu F$  electrolytic.

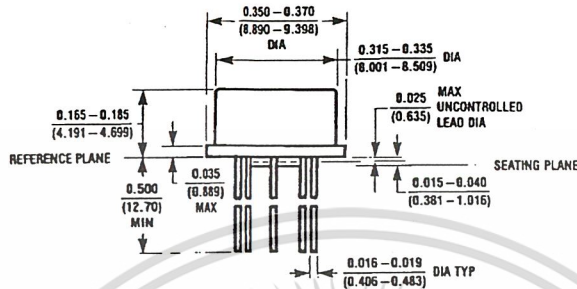
Lower comparator storage time can be as long as  $10 \mu s$  when pin 2 is driven fully to ground for triggering. This limits the monostable pulse width to  $10 \mu s$  minimum.

Delay time reset to output is  $0.47 \mu s$  typical. Minimum reset pulse width must be  $0.3 \mu s$ , typical.

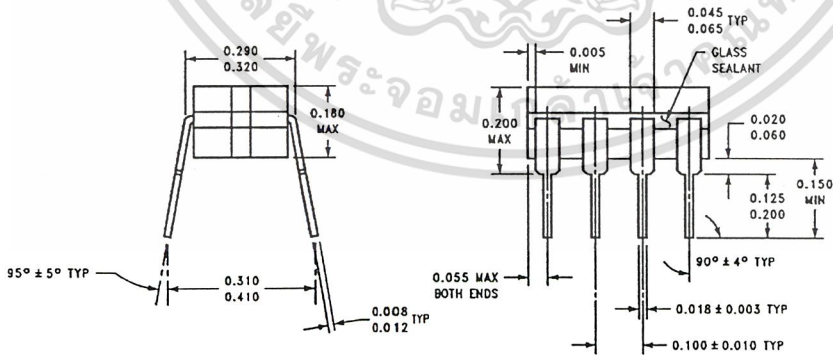
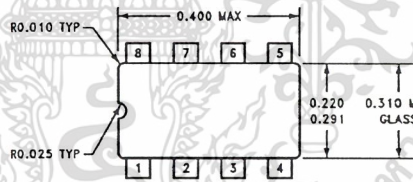
Pin 7 current switches within 30 ns of the output (pin 3) voltage.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Physical Dimensions** inches (millimeters)



**Metal Can Package (H)**  
Order Number LM555H or LM555CH  
NS Package Number H08C

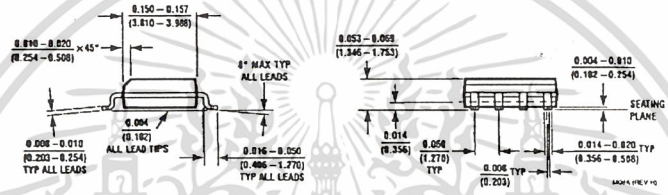
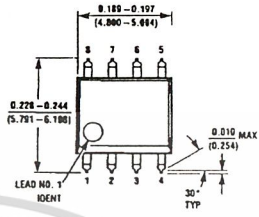


**Ceramic Dual-In-Line Package (J)**  
Order Number LM555J or LM555CJ  
NS Package Number J08A

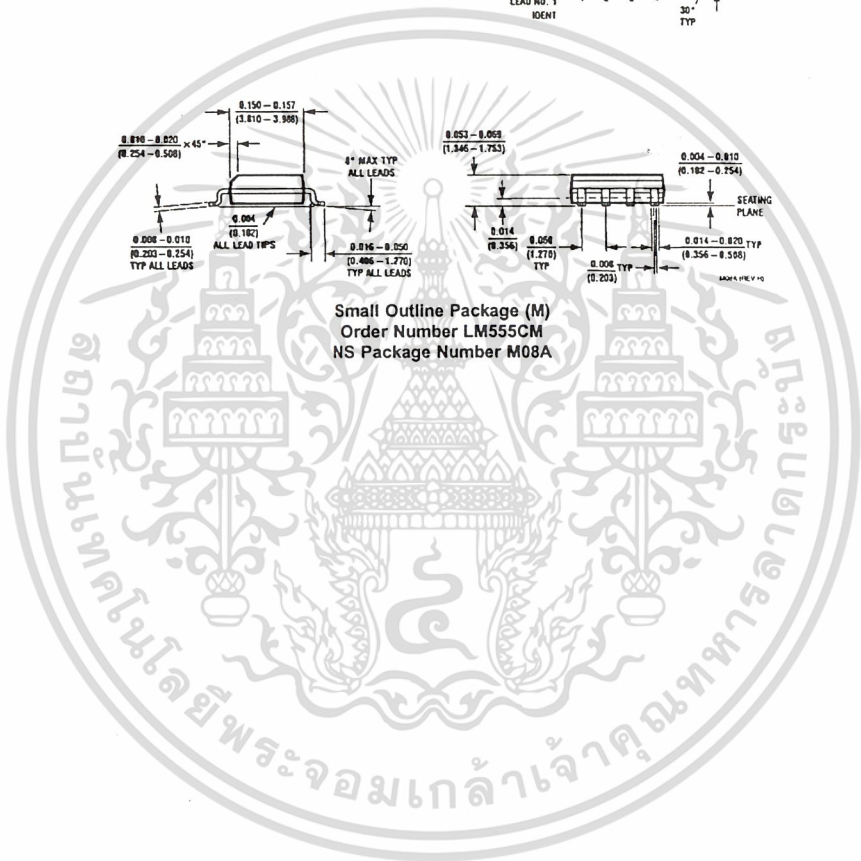
J08A (REV 4)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Physical Dimensions** inches (millimeters) (Continued)

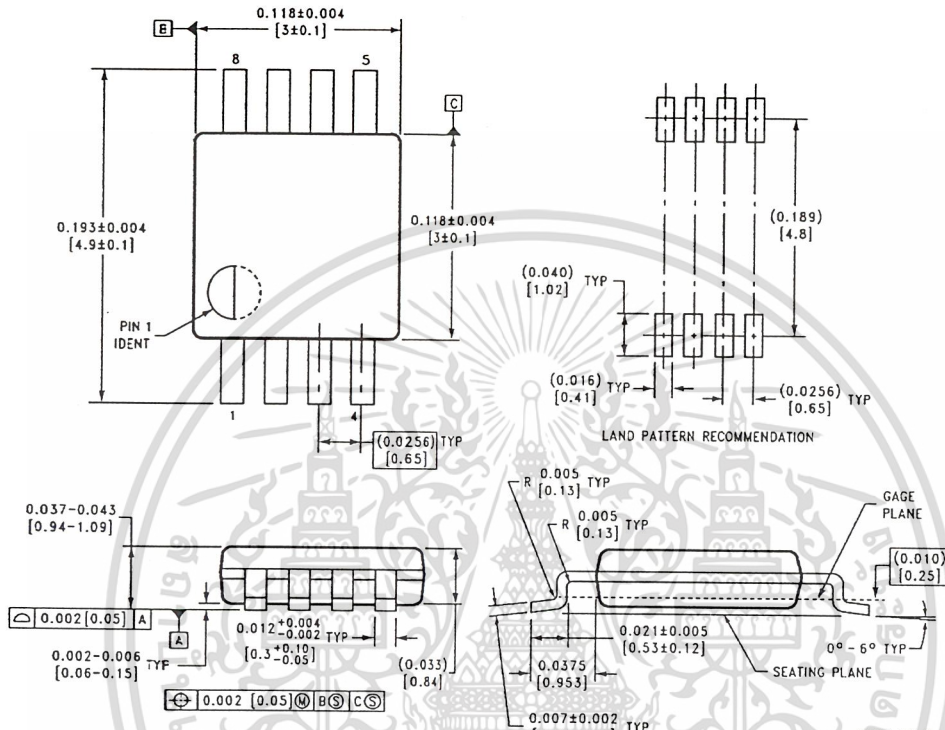


Small Outline Package (M)  
 Order Number LM555CM  
 NS Package Number M08A



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

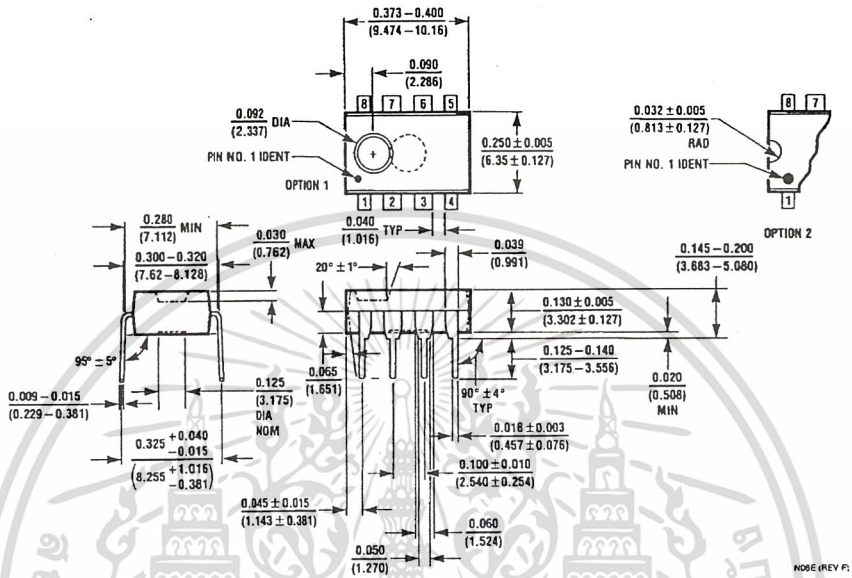
**Physical Dimensions** inches (millimeters) (Continued)



**8-Lead (0.118" Wide) Molded Mini Small Outline Package**  
 Order Number LM555CMM  
 NS Package Number MUA08A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) (Continued)



Molded Dual-In-Line Package (N)  
Order Number LM555CN  
NS Package Number N08E

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

- Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
- A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.



National Semiconductor Corporation  
1111 West Bardin Road  
Arlington, TX 76017  
Tel: 1(800) 272-9959  
Fax: 1(800) 737-7018

National Semiconductor Europe  
Fax: (+49) 0-180-530 85 86  
Email: cnjwge@tevm2.nsc.com  
Deutsch Tel: (+49) 0-180-530 85 85  
English Tel: (+49) 0-180-532 78 32  
Français Tel: (+49) 0-180-532 93 58  
Italiano Tel: (+49) 0-180-534 16 80

National Semiconductor Hong Kong Ltd.  
13th Floor, Straight Block,  
Ocean Centre, 5 Canton Rd.  
Tsimshatsui, Kowloon  
Hong Kong  
Tel: (852) 2737-1600  
Fax: (852) 2736-9960

National Semiconductor Japan Ltd.  
Tel: 81-043-299-2308  
Fax: 81-043-299-2408

www.national.com

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## LM567/LM567C Tone Decoder

### General Description

The LM567 and LM567C are general purpose tone decoders designed to provide a saturated transistor switch to ground when an input signal is present within the passband. The circuit consists of an I and Q detector driven by a voltage controlled oscillator which determines the center frequency of the decoder. External components are used to independently set center frequency, bandwidth and output delay.

### Features

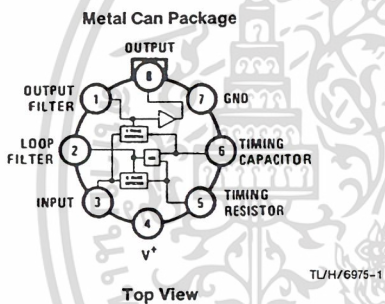
- 20 to 1 frequency range with an external resistor
- Logic compatible output with 100 mA current sinking capability

- Bandwidth adjustable from 0 to 14%
- High rejection of out of band signals and noise
- Immunity to false signals
- Highly stable center frequency
- Center frequency adjustable from 0.01 Hz to 500 kHz

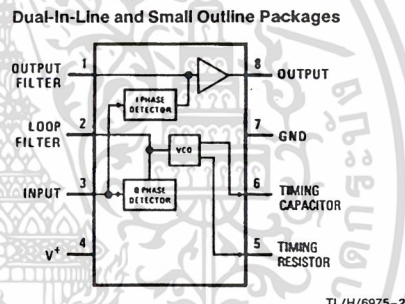
### Applications

- Touch tone decoding
- Precision oscillator
- Frequency monitoring and control
- Wide band FSK demodulation
- Ultrasonic controls
- Carrier current remote controls
- Communications paging decoders

### Connection Diagrams



Order Number LM567H or LM567CH  
See NS Package Number H08C



Order Number LM567CM  
See NS Package Number M08A  
Order Number LM567CN  
See NS Package Number N08E

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage Pin	9V
Power Dissipation (Note 1)	1100 mW
V <sub>8</sub>	15V
V <sub>3</sub>	-10V
V <sub>3</sub>	V <sub>4</sub> + 0.5V
Storage Temperature Range	-65°C to +150°C
Operating Temperature Range	
LM567H	-55°C to +125°C
LM567CH, LM567CM, LM567CN	0°C to +70°C

## Soldering Information

Dual-In-Line Package	260°C
Soldering (10 sec.)	
Small Outline Package	
Vapor Phase (60 sec.)	215°C
Infrared (15 sec.)	220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

## Electrical Characteristics AC Test Circuit, T<sub>A</sub> = 25°C, V<sup>+</sup> = 5V

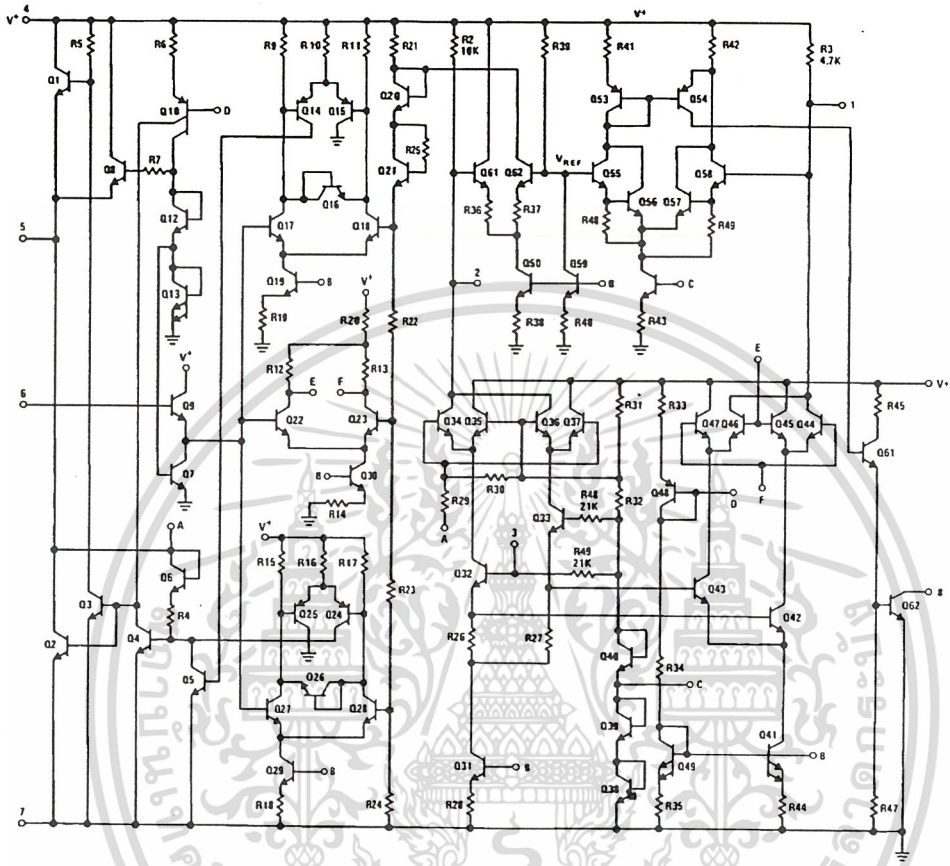
Parameters	Conditions	LM567			LM567C/LM567CM			Units
		Min	Typ	Max	Min	Typ	Max	
Power Supply Voltage Range		4.75	5.0	9.0	4.75	5.0	9.0	V
Power Supply Current Quiescent	R <sub>L</sub> = 20k		6	8		7	10	mA
Power Supply Current Activated	R <sub>L</sub> = 20k		11	13		12	15	mA
Input Resistance		18	20		15	20		kΩ
Smallest Detectable Input Voltage	I <sub>L</sub> = 100 mA, f <sub>i</sub> = f <sub>o</sub>		20	25		20	25	mVrms
Largest No Output Input Voltage	I <sub>C</sub> = 100 mA, f <sub>i</sub> = f <sub>o</sub>	10	15		10	15		mVrms
Largest Simultaneous Outband Signal to Inband Signal Ratio			6			6		dB
Minimum Input Signal to Wideband Noise Ratio	B <sub>n</sub> = 140 kHz		-6			-6		dB
Largest Detection Bandwidth		12	14	16	10	14	18	% of f <sub>o</sub>
Largest Detection Bandwidth Skew			1	2		2	3	% of f <sub>o</sub>
Largest Detection Bandwidth Variation with Temperature			±0.1			±0.1		%/°C
Largest Detection Bandwidth Variation with Supply Voltage	4.75 - 6.75V		±1	±2		±1	±5	%V
Highest Center Frequency		100	500		100	500		kHz
Center Frequency Stability (4.75-5.75V)	0 < T <sub>A</sub> < 70 -55 < T <sub>A</sub> < +125		35 ± 60 35 ± 140			35 ± 60 35 ± 140		ppm/°C ppm/°C
Center Frequency Shift with Supply Voltage	4.75V - 6.75V 4.75V - 9V		0.5 2.0	1.0 2.0		0.4 2.0		%/V %/V
Fastest ON-OFF Cycling Rate			f <sub>o</sub> /20			f <sub>o</sub> /20		
Output Leakage Current	V <sub>8</sub> = 15V		0.01	25		0.01	25	μA
Output Saturation Voltage	e <sub>i</sub> = 25 mV, I <sub>8</sub> = 30 mA e <sub>i</sub> = 25 mV, I <sub>8</sub> = 100 mA		0.2 0.6	0.4 1.0		0.2 0.6	0.4 1.0	V
Output Fall Time			30			30		ns
Output Rise Time			150			150		ns

Note 1: The maximum junction temperature of the LM567 and LM567C is 150°C. For operating at elevated temperatures, devices in the TO-5 package must be derated based on a thermal resistance of 150°C/W, junction to ambient or 45°C/W, junction to case. For the DIP the device must be derated based on a thermal resistance of 110°C/W, junction to ambient. For the Small Outline package, the device must be derated based on a thermal resistance of 160°C/W, junction to ambient.

Note 2: Refer to RET5567X drawing for specifications of military LM567H version.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### Schematic Diagram

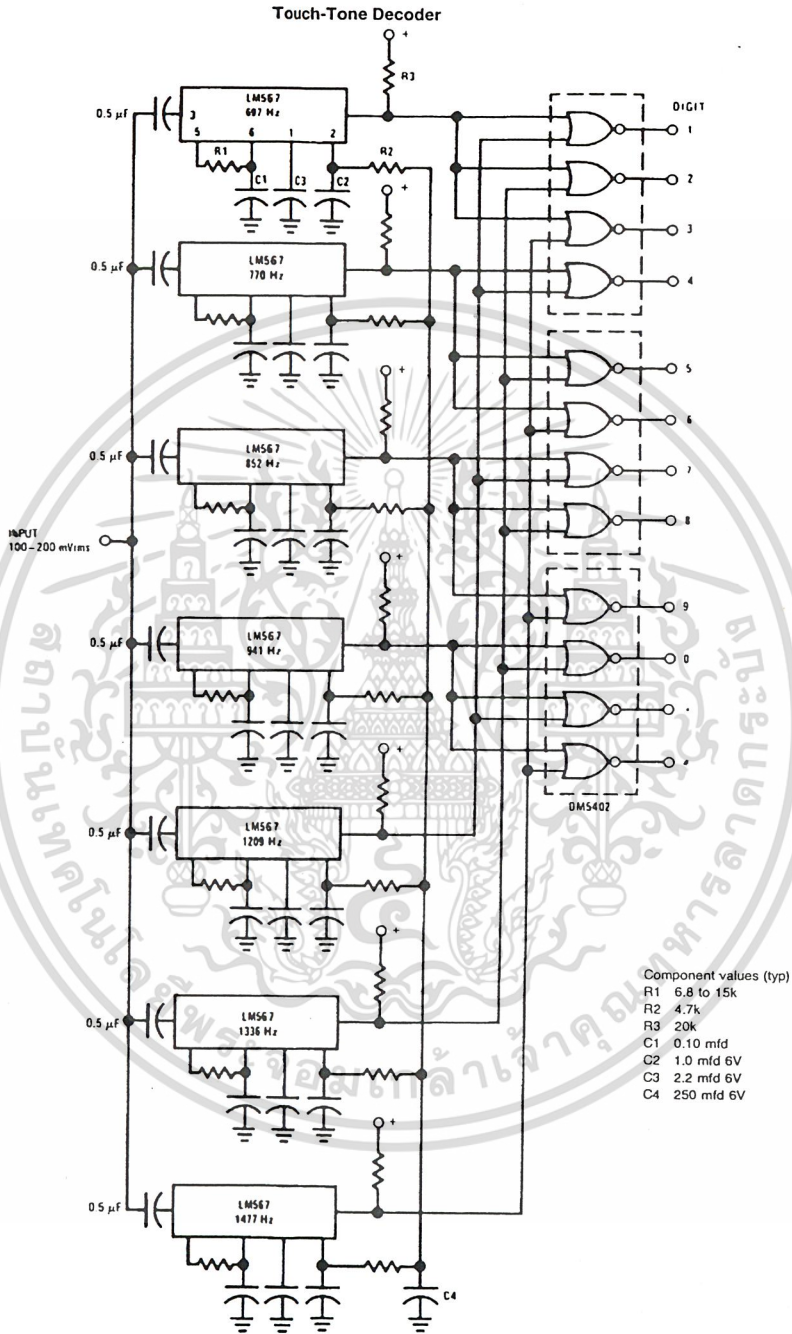


TL/H/6975-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## Typical Applications

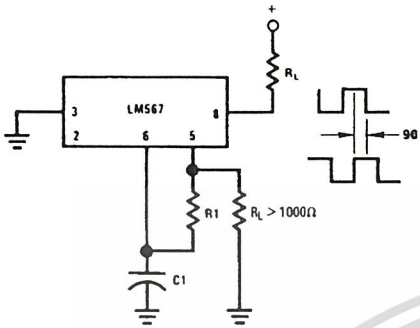


TL/H/6975-5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Typical Applications (Continued)

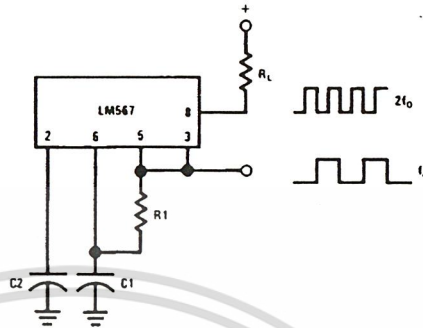
Oscillator with Quadrature Output



Connect Pin 3 to 2.8V to Invert Output

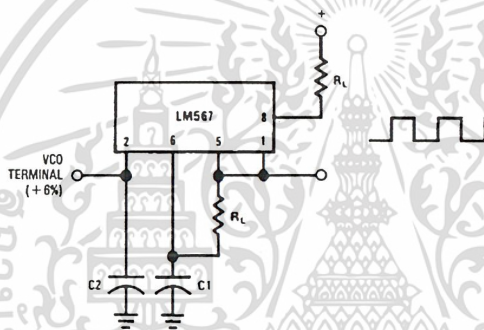
TL/H/6975-6

Oscillator with Double Frequency Output



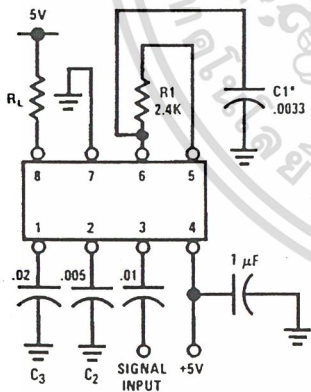
TL/H/6975-7

Precision Oscillator Drive 100 mA Loads



TL/H/6975-8

## AC Test Circuit



TL/H/6975-9

$f_i = 100 \text{ kHz} + 5V$

\*Note: Adjust for  $f_o = 100 \text{ kHz}$ .

## Applications Information

The center frequency of the tone decoder is equal to the free running frequency of the VCO. This is given by

$$f_o \approx \frac{1}{1.1 R_1 C_1}$$

The bandwidth of the filter may be found from the approximation

$$BW = 1070 \sqrt{\frac{V_i}{f_o C_2}} \text{ in \% of } f_o$$

Where:

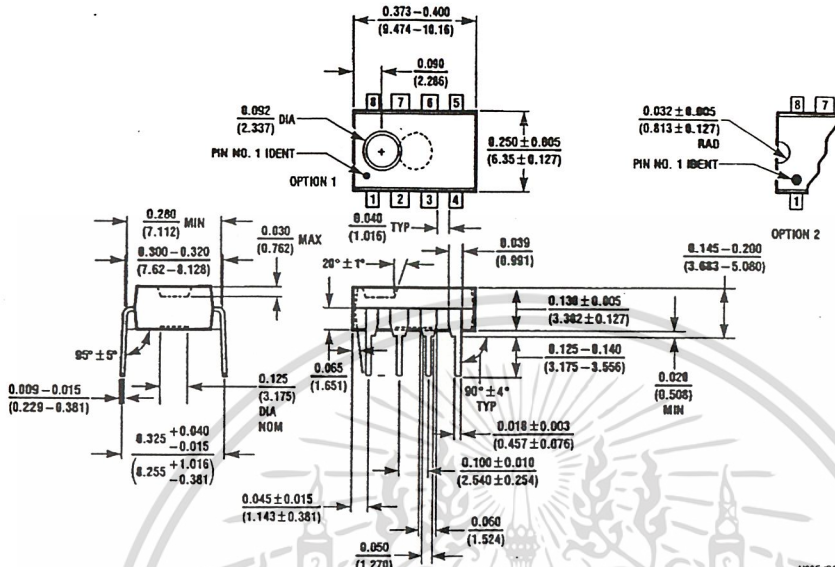
$V_i$  = Input voltage (volts rms),  $V_i \leq 200 \text{ mV}$

$C_2$  = Capacitance at Pin 2 ( $\mu\text{F}$ )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Physical Dimensions inches (millimeters) (Continued)



Molded Dual-In-Line Package (N)  
Order Number LM567CN  
NS Package Number N08E

NOTE (REV F)

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.



National Semiconductor Corporation  
1111 West Bardin Road  
Arlington, TX 76017  
Tel: 1(800) 272-9959  
Fax: 1(800) 737-7018

National Semiconductor Europe  
Fax: (+49) 0-180-530 85 86  
Email: cnjwge@levm2.nsc.com  
Deutsch Tel: (+49) 0-180-530 85 85  
English Tel: (+49) 0-180-532 78 32  
Français Tel: (+49) 0-180-532 83 58  
Italiano Tel: (+49) 0-180-534 16 80

National Semiconductor Hong Kong Ltd.  
13th Floor, Straight Block,  
Ocean Centre, 5 Canton Rd.  
Tsimshatsui, Kowloon  
Hong Kong  
Tel: (852) 2737-1600  
Fax: (852) 2736-9960

National Semiconductor Japan Ltd.  
Tel: 81-043-299-2309  
Fax: 81-043-299-2408

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## LM741 Operational Amplifier

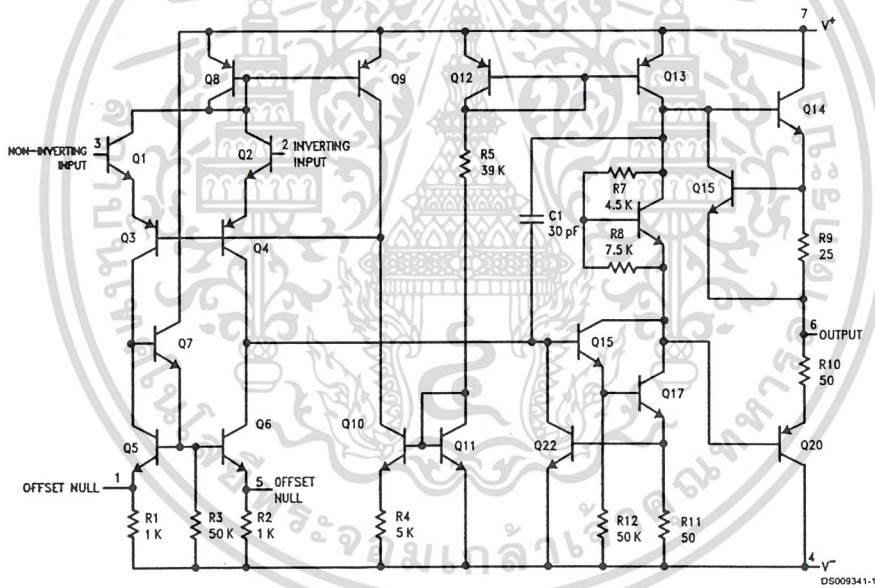
### General Description

The LM741 series are general purpose operational amplifiers which feature improved performance over industry standards like the LM709. They are direct, plug-in replacements for the 709C, LM201, MC1439 and 748 in most applications.

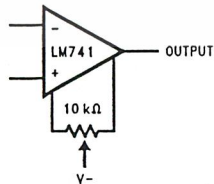
The amplifiers offer many features which make their application nearly foolproof: overload protection on the input and output, no latch-up when the common mode range is exceeded, as well as freedom from oscillations.

The LM741C/LM741E are identical to the LM741/LM741A except that the LM741C/LM741E have their performance guaranteed over a 0°C to +70°C temperature range, instead of -55°C to +125°C.

### Schematic Diagram



Offset Nulling Circuit



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/ Distributors for availability and specifications.  
(Note 6)

	LM741A	LM741E	LM741	LM741C
Supply Voltage	±22V	±22V	±22V	±18V
Power Dissipation (Note 2)	500 mW	500 mW	500 mW	500 mW
Differential Input Voltage	±30V	±30V	±30V	±30V
Input Voltage (Note 3)	±15V	±15V	±15V	±15V
Output Short Circuit Duration	Continuous	Continuous	Continuous	Continuous
Operating Temperature Range	-55°C to +125°C	0°C to +70°C	-55°C to +125°C	0°C to +70°C
Storage Temperature Range	-65°C to +150°C	-65°C to +150°C	-65°C to +150°C	-65°C to +150°C
Junction Temperature	150°C	100°C	150°C	100°C
Soldering Information				
N-Package (10 seconds)	260°C	260°C	260°C	260°C
J- or H-Package (10 seconds)	300°C	300°C	300°C	300°C
M-Package				
Vapor Phase (60 seconds)	215°C	215°C	215°C	215°C
Infrared (15 seconds)	215°C	215°C	215°C	215°C
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.				
ESD Tolerance (Note 7)	400V	400V	400V	400V

## Electrical Characteristics (Note 4)

Parameter	Conditions	LM741A/LM741E			LM741			LM741C			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	$T_A = 25^\circ\text{C}$				1.0	5.0		2.0	6.0	mV	
	$R_S \leq 10\text{ k}\Omega$		0.8	3.0						mV	
	$R_S \leq 50\Omega$			4.0			6.0		7.5	mV	
	$T_{AMIN} \leq T_A \leq T_{AMAX}$									mV	
Average Input Offset Voltage Drift			15							$\mu\text{V}/^\circ\text{C}$	
Input Offset Voltage Adjustment Range	$T_A = 25^\circ\text{C}, V_S = \pm 20\text{V}$	±10			±15			±15		mV	
Input Offset Current	$T_A = 25^\circ\text{C}$		3.0	30	20	200		20	200	nA	
	$T_{AMIN} \leq T_A \leq T_{AMAX}$			70	85	500			300	nA	
Average Input Offset Current Drift			0.5							$\text{nA}/^\circ\text{C}$	
Input Bias Current	$T_A = 25^\circ\text{C}$		30	80	80	500		80	500	nA	
	$T_{AMIN} \leq T_A \leq T_{AMAX}$			0.210		1.5			0.8	$\mu\text{A}$	
Input Resistance	$T_A = 25^\circ\text{C}, V_S = \pm 20\text{V}$	1.0	6.0		0.3	2.0		0.3	2.0	$\text{M}\Omega$	
	$T_{AMIN} \leq T_A \leq T_{AMAX}, V_S = \pm 20\text{V}$		0.5							$\text{M}\Omega$	
Input Voltage Range	$T_A = 25^\circ\text{C}$							±12	±13	V	
	$T_{AMIN} \leq T_A \leq T_{AMAX}$				±12	±13				V	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### Electrical Characteristics (Note 4) (Continued)

Parameter	Conditions	LM741A/LM741E			LM741			LM741C			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Large Signal Voltage Gain	$T_A = 25^\circ\text{C}$ , $R_L \geq 2\text{ k}\Omega$ $V_S = \pm 20\text{V}$ , $V_O = \pm 15\text{V}$ $V_S = \pm 15\text{V}$ , $V_O = \pm 10\text{V}$	50			50	200		20	200		V/mV V/mV
	$T_{AMIN} \leq T_A \leq T_{AMAX}$ , $R_L \geq 2\text{ k}\Omega$ , $V_S = \pm 20\text{V}$ , $V_O = \pm 15\text{V}$ $V_S = \pm 15\text{V}$ , $V_O = \pm 10\text{V}$	32			25			15			V/mV V/mV
	$V_S = \pm 5\text{V}$ , $V_O = \pm 2\text{V}$	10									V/mV
Output Voltage Swing	$V_S = \pm 20\text{V}$ $R_L \geq 10\text{ k}\Omega$ $R_L \geq 2\text{ k}\Omega$	$\pm 16$ $\pm 15$									V V
	$V_S = \pm 15\text{V}$ $R_L \geq 10\text{ k}\Omega$ $R_L \geq 2\text{ k}\Omega$				$\pm 12$ $\pm 10$	$\pm 14$ $\pm 13$		$\pm 12$ $\pm 10$	$\pm 14$ $\pm 13$		V V
Output Short Circuit Current	$T_A = 25^\circ\text{C}$	10	25	35	25			25			mA
	$T_{AMIN} \leq T_A \leq T_{AMAX}$	10		40							mA
Common-Mode Rejection Ratio	$T_{AMIN} \leq T_A \leq T_{AMAX}$ $R_S \leq 10\text{ k}\Omega$ , $V_{CM} = \pm 12\text{V}$				70	90		70	90		dB
	$R_S \leq 50\Omega$ , $V_{CM} = \pm 12\text{V}$	80	95								dB
Supply Voltage Rejection Ratio	$T_{AMIN} \leq T_A \leq T_{AMAX}$ , $V_S = \pm 20\text{V}$ to $V_S = \pm 5\text{V}$ $R_S \leq 50\Omega$	86	96								dB
	$R_S \leq 10\text{ k}\Omega$				77	96		77	96		dB
Transient Response	$T_A = 25^\circ\text{C}$ , Unity Gain	Rise Time		0.25	0.8		0.3		0.3		$\mu\text{s}$
		Overshoot		6.0	20		5		5		%
Bandwidth (Note 5)	$T_A = 25^\circ\text{C}$	0.437	1.5								MHz
Slew Rate	$T_A = 25^\circ\text{C}$ , Unity Gain	0.3	0.7			0.5		0.5			V/ $\mu\text{s}$
Supply Current	$T_A = 25^\circ\text{C}$					1.7	2.8		1.7	2.8	mA
Power Consumption	$T_A = 25^\circ\text{C}$ $V_S = \pm 20\text{V}$ $V_S = \pm 15\text{V}$		80	150		50	85		50	85	mW mW
	LM741A										mW mW
LM741E	$V_S = \pm 20\text{V}$ $T_A = T_{AMIN}$ $T_A = T_{AMAX}$			165							mW mW
	$V_S = \pm 20\text{V}$ $T_A = T_{AMIN}$ $T_A = T_{AMAX}$			150							mW mW
LM741	$V_S = \pm 15\text{V}$ $T_A = T_{AMIN}$ $T_A = T_{AMAX}$					60	100				mW mW
						45	75				mW

Note 1: "Absolute Maximum Ratings" indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Electrical Characteristics (Note 4) (Continued)

Note 2: For operation at elevated temperatures, these devices must be derated based on thermal resistance, and  $T_j$  max. (listed under "Absolute Maximum Ratings").  $T_j = T_A + (\theta_{JA} P_D)$ .

Thermal Resistance	Cerdip (J)	DIP (N)	HO8 (H)	SO-8 (M)
$\theta_{JA}$ (Junction to Ambient)	100°C/W	100°C/W	170°C/W	195°C/W
$\theta_{JC}$ (Junction to Case)	N/A	N/A	25°C/W	N/A

Note 3: For supply voltages less than  $\pm 15V$ , the absolute maximum input voltage is equal to the supply voltage.

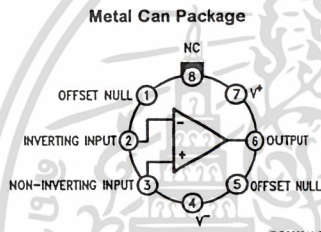
Note 4: Unless otherwise specified, these specifications apply for  $V_S = \pm 15V$ ,  $-55^\circ C \leq T_A \leq +125^\circ C$  (LM741/LM741A). For the LM741C/LM741E, these specifications are limited to  $0^\circ C \leq T_A \leq +70^\circ C$ .

Note 5: Calculated value from: BW (MHz) = 0.35/Rise Time( $\mu s$ ).

Note 6: For military specifications see RETS741X for LM741 and RETS741AX for LM741A.

Note 7: Human body model, 1.5 k $\Omega$  in series with 100 pF.

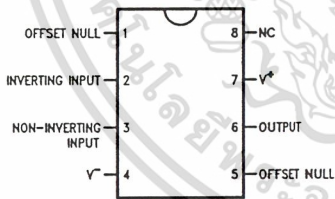
## Connection Diagram



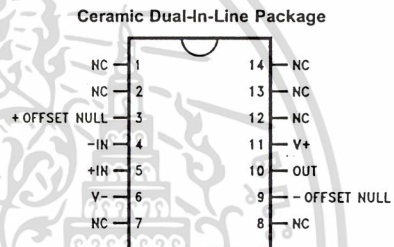
Note 8: LM741H is available per JM38510/10101

Order Number LM741H, LM741H/883 (Note 8),  
LM741AH/883 or LM741CH  
See NS Package Number H08C

### Dual-In-Line or S.O. Package



Order Number LM741J, LM741J/883,  
LM741CM, LM741CN or LM741EN  
See NS Package Number J08A, M08A or N08E

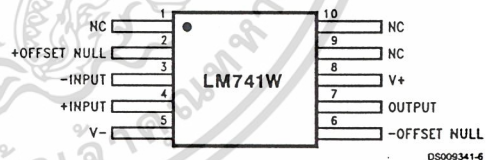


Note 9: also available per JM38510/10101

Note 10: also available per JM38510/10102

Order Number LM741J-14/883 (Note 9),  
LM741AJ-14/883 (Note 10)  
See NS Package Number J14A

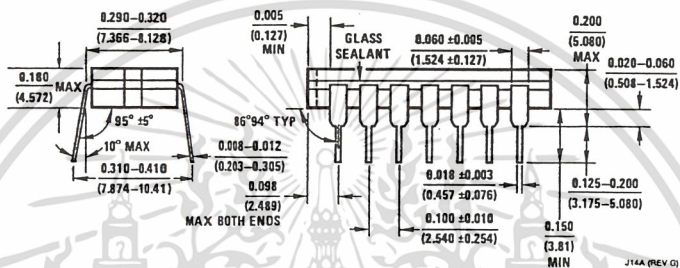
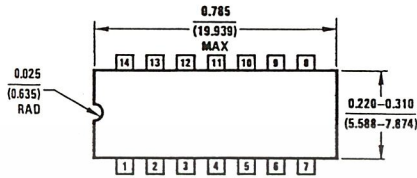
### Ceramic Flatpak



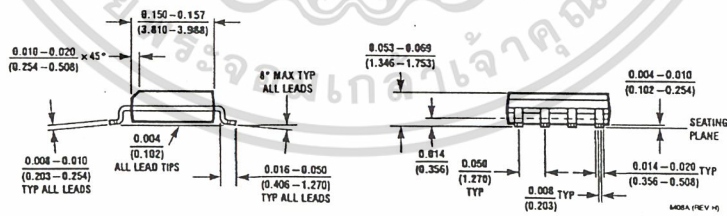
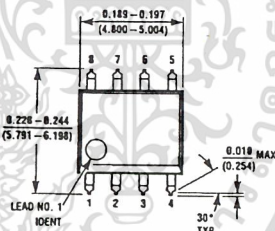
Order Number LM741W/883  
See NS Package Number W10A



**Physical Dimensions** inches (millimeters) unless otherwise noted (Continued)



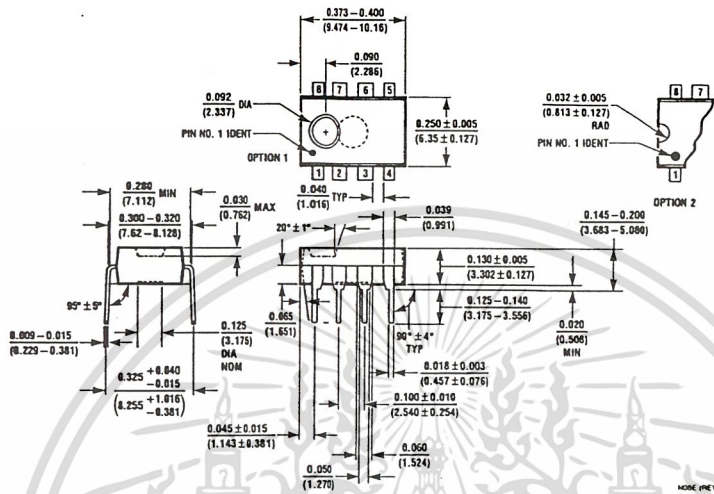
**Ceramic Dual-In-Line Package (J)**  
 Order Number LM741J-14/883 or LM741AJ-14/883  
 NS Package Number J14A



**Small Outline Package (M)**  
 Order Number LM741CM  
 NS Package Number M08A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

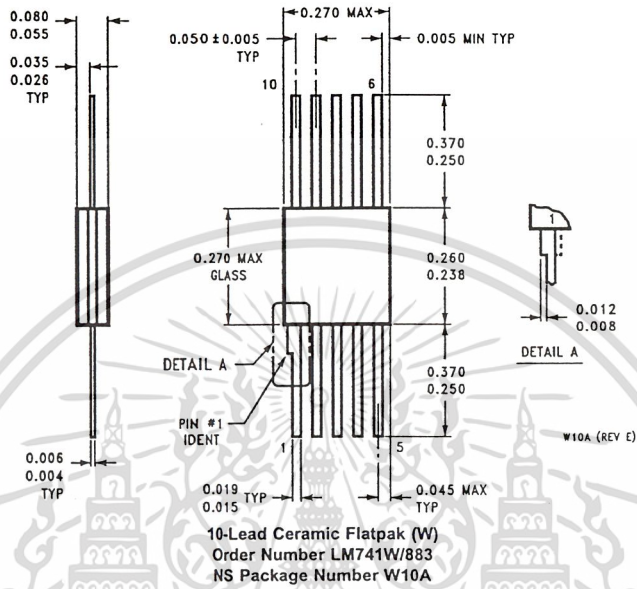
**Physical Di DimensP** inches (millimeters) unless otherwise noted (Continued)



Dual-In-Line Package (N)  
Order Number LM741CN or LM741EN  
NS Package Number N08E

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Physical Dimensions** inches (millimeters) unless otherwise noted (Continued)



**LIFE SUPPORT POLICY**

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

**National Semiconductor Corporation Americas**  
 Tel: 1-800-272-9959  
 Fax: 1-800-737-7018  
 Email: support@nsc.com

**National Semiconductor Europe**  
 Fax: +49 (0) 1 80-530 85 86  
 Email: europe.support@nsc.com  
 Deutsch Tel: +49 (0) 1 80-530 85 85  
 English Tel: +49 (0) 1 80-532 78 32  
 Français Tel: +49 (0) 1 80-532 93 58  
 Italiano Tel: +49 (0) 1 80-534 16 80

**National Semiconductor Asia Pacific Customer Response Group**  
 Tel: 65-2544466  
 Fax: 65-2504466  
 Email: sea.support@nsc.com

**National Semiconductor Japan Ltd.**  
 Tel: 81-3-5639-7560  
 Fax: 81-3-5639-7507

www.national.com

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้