

ปีการศึกษา 2546

รีเลย์แมนเนจเม้นท์

RELAY MANAGEMENT

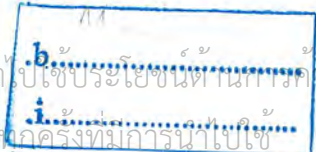


รศ. มณฑล

ลีลาจินดาไกรฤกษ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ที่นอกเหนือจากนี้
ไม่ว่ากรณีใดๆ หากมีให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มาใช้นี้

เลขที่: 55594
เลขทะเบียน: 55594
วัน,เดือน,ปี 20 พ.ค. 2548



ปริญญานิพนธ์ปีการศึกษา 2546

ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง รีเลย์แมนเนจเม้นท์

ผู้จัดทำ

- | | |
|------------------|-----------|
| 1. นายวชิรศักดิ์ | เลิศปฐมพร |
| 2. นาย อธิพงษ์ | ศรีงาม |
| 3. นาย คณัย | ถ้ำนุรย |
| 4. นาย ทรงธรรม | จัยทัฬ |



อาจารย์ที่ปรึกษา

(รศ. มณฑล สีลาจินดาไกรฤกษ์)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รีเลย์แมนเนจเม้นท์

นาย โกศล เลิศปฐมพร

นาย ณัฐพงศ์ ศรีงาม

นาย คณัช ฉันทบุรุษ

นาย ทรงธรรม จัยทัฬห

รศ. มณฑล สีสัจจินดาไกรฤกษ์ อาจารย์ที่ปรึกษา

ปีการศึกษา 2546

บทคัดย่อ

ปริญญาบัตรฉบับนี้ได้นำเสนอการนำเอารีเลย์ป้องกันพื้นฐาน 3 ชนิดคือ Voltage Relay, Current Relay และ Ground Fault Relay ที่ใช้อยู่ทั่วไป ซึ่งรีเลย์แต่ละชนิดจะทำหน้าที่การป้องกันระบบไฟฟ้ากำลังแตกต่างกันไป ดังนั้นจึงได้นำมาทำงานร่วมกันโดยอาศัยการแปลงและขยายสัญญาณของ Op-Amp และใช้ Microconverter ADuC 812 ในการประมวลผลสัญญาณเพื่อใช้ในการ Trip หน้าสัมผัสของ Magnetic Contractor เพื่อลดขั้นตอนและค่าใช้จ่ายในการติดตั้ง ภายใต้ชื่อ Relay Management โดยในขั้นตอนของการทดสอบนี้จะใช้ Induction Motor 3 เฟส 380 V 50 Hz. เป็น Load เพื่อพิจารณาความเป็นไปได้ในการนำไปใช้งาน

Relay Management

Koson Lerdpathomporn

Nachapong Sringam

Danai Chamburut

Songtham Jaitap

Assoc. Monthon Leelajindakrilurk : Advisor

2003

Abstract

This thesis paper proposes the combination of three basic Protection Relay, Voltage Relay, Current Relay and Ground Fault Relay, which normally used. Each Relay has its own function to protect the power system differently. This combination using OP-AMP for transform and amplify the input signal and Microconverter ADuC 812 for signal processing in order to trip the Magnetic Contractor. Aim of this project, called Relay Management is to reduce the procedure and installation cost of Protection Relays. In experimental stage., 3 phase 380 volt 50 Hz. Induction motor is used as load to consider, the possibility of implimentation.

กิตติกรรมประกาศ

ปริญญาานิพนธ์ฉบับนี้สำเร็จลุล่วงได้ดีเพราะได้รับความเมตตาจาก รศ. มณฑล ลีลาจินดาไกรฤกษ์ ที่ได้ให้คำแนะนำแก่ผู้ทำวิจัยตลอดมา อีกทั้งยังเอื้อเพื่ออุปกรณ์และเครื่องมือต่างๆ ในการทำปริญญาานิพนธ์นี้ ผู้วิจัยรู้สึกซาบซึ้ง และขอกราบขอบพระคุณเป็นอย่างสูง

ขอขอบพระคุณ อาจารย์ภาควิชาวิศวกรรมไฟฟ้าทุกท่าน ที่ได้ประสิทธิ์ประสาทวิชาความรู้ที่เป็นประโยชน์ต่อการทำปริญญาานิพนธ์ฉบับนี้

ขอขอบคุณ คุณต้น จำปาทอง ที่คอยช่วยเหลือในด้านข้อมูล และข้อแนะนำต่างๆ

ขอขอบคุณ คุณบัณฑิต ราษฎร์นิยม ที่เอื้อเพื่อสถานที่และเครื่องมือต่างๆ ในการทำวิจัย

และที่ลืมเสียมิได้เลยคือ ขอกราบขอบพระคุณ คุณพ่อ และคุณแม่ อันเป็นที่รักยิ่ง ที่สนับสนุนและเป็นแรงบันดาลใจในการทำปริญญาานิพนธ์ฉบับนี้

คุณค่าและประโยชน์อันพึงมีจากปริญญาานิพนธ์ฉบับนี้ ผู้วิจัยขอมอบให้แก่ผู้มีพระคุณทุกท่าน



คณะผู้จัดทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อ	I
ABSTRACT	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญรูป	VI
สารบัญตาราง	VIII
บทที่ 1 บทนำ	1
บทที่ 2 ความรู้ทั่วไปเกี่ยวกับรีเลย์	3
2.1 คุณสมบัติที่ดีของรีเลย์	3
2.2 วงจรของรีเลย์และส่วนประกอบ	4
2.3 สัญลักษณ์ของหน้าสัมผัส	4
2.4 ประเภทของรีเลย์ป้องกัน	5
2.5 ชนิดของรีเลย์	6
บทที่ 3 หม้อแปลงเครื่องมือวัด	10
3.1 หม้อแปลงกระแส	10
3.2 หม้อแปลงแรงดัน	13
บทที่ 4 ออปแอมป์	14
4.1 คุณสมบัติของออปแอมป์ตามอุดมคติ	14
4.2 รายละเอียดการใช้งานแต่ละขาของออปแอมป์	14
4.3 วงจรขยายสัญญาณพื้นฐานโดยใช้ออปแอมป์	15
4.4 ข้อมูลเบื้องต้นเกี่ยวกับ Microconverter ADuC 812	19
บทที่ 5 การป้องกันมอเตอร์	22
5.1 ความเสียหายที่เกิดขึ้นกับมอเตอร์	22
5.2 ชนิดของการป้องกันมอเตอร์	23

สารบัญ (ต่อ)

	หน้า
บทที่ 6 แนวความคิด หลักการทำงาน การออกแบบ และการสร้างวงจรของ Relay Management	25
6.1 หลักการทำงาน	25
6.2 ส่วนของวงจรแปลงสัญญาณสำหรับการตรวจจับความผิดปกติอันเนื่องมาจากแรงดันไฟฟ้า	26
6.3 ส่วนของวงจรขยายสัญญาณ	26
6.4 ส่วนของวงจรอินพุตสำหรับ Microconverter ADuC 812	28
6.5 ส่วนของวงจรแปลงสัญญาณสำหรับการตรวจจับความผิดปกติอันเนื่องมาจากกระแสไฟฟ้า	29
6.6 ส่วนของวงจรไฟเลี้ยงสำหรับวงจรขยายสัญญาณ	30
6.7 ส่วนประกอบของวงจรชุดควบคุม	30
บทที่ 7 การทดสอบ และปัญหาที่เกิดจากการทดสอบ	37
7.1 หลักการในการตรวจจับความผิดปกติที่เกิดขึ้นในระบบไฟฟ้า	37
7.2 ส่วนของวงจรในการตรวจจับความผิดปกติที่เกิดขึ้นในระบบไฟฟ้า	40
7.3 การทดสอบและปัญหาที่เกิดขึ้น	40
บทที่ 8 สรุปและวิจารณ์ผลการวิจัย	46
ภาคผนวก ก	
ภาคผนวก ข	
ภาคผนวก ค	
บรรณานุกรม	

สารบัญรูป

	หน้า
รูปที่ 2.1 แสดงหน้าสัมผัสของรีเลย์	4
รูปที่ 2.2 ลักษณะสมบัติของ Definite time overcurrent relay	6
รูปที่ 2.3 ลักษณะสมบัติของ Inverse time overcurrent relay	7
รูปที่ 2.4 ลักษณะสมบัติของ IDMT	7
รูปที่ 2.5 การป้องกันความผิดปกติของลงดิน โดยวิธี Residual Connected	8
รูปที่ 2.6 การป้องกันความผิดปกติของลงดิน โดยวิธี Ground Return	8
รูปที่ 2.7 การป้องกันความผิดปกติของลงดิน โดยวิธี Zero Sequence	9
รูปที่ 3.1 หม้อแปลงกระแสแบบ Bar Primary	11
รูปที่ 3.2 หม้อแปลงกระแสแบบ Wound Primary	11
รูปที่ 3.3 แสดงวงจรสมมูลย์ของหม้อแปลงกระแส	12
รูปที่ 3.4 หม้อแปลงกระแสแบบผลรวมกระแสเป็นศูนย์	13
รูปที่ 3.5 วงจรสมมูลย์ของหม้อแปลงแรงดัน	13
รูปที่ 4.1 สัญลักษณ์และขาใช้งานต่างๆ ของอปแอมป์	15
รูปที่ 4.2 (ก) วงจรตามสัญญาณแรงดัน	16
รูปที่ 4.2 (ข) วงจรสมมูลย์ทางไฟฟ้าของวงจรตามสัญญาณแรงดัน	16
รูปที่ 4.3 บล็อกไดอะแกรมของวงจรตามสัญญาณแรงดัน	17
รูปที่ 4.4 (ก) วงจรขยายสัญญาณแบบกลับเฟส	17
รูปที่ 4.4 (ข) วงจรสมมูลย์ทางไฟฟ้าของวงจรขยายสัญญาณแบบกลับเฟส	17
รูปที่ 4.5 บล็อกไดอะแกรมของวงจรขยายสัญญาณแบบกลับเฟส	18
รูปที่ 4.6 แสดงสัญลักษณ์ภายในและขาของอปแอมป์เบอร์ 741	19
รูปที่ 4.7 แสดงรูปของ Microconverter ADuC 812	20
รูปที่ 4.8 แสดงการเปรียบเทียบขาระหว่าง Microconverter ADuC 812 กับ MCS – 51	21
รูปที่ 6.1 วงจรแปลงสัญญาณสำหรับการตรวจจับความผิดปกติอื่นเนื่องมาจากแรงดันไฟฟ้า	25
รูปที่ 6.2 วงจรแปลงสัญญาณสำหรับการตรวจจับความผิดปกติอื่นเนื่องมาจากกระแสไฟฟ้า	25
รูปที่ 6.3 วงจรแปลงสัญญาณสำหรับการตรวจจับความผิดปกติอื่นเนื่องมาจากแรงดันไฟฟ้า	26
รูปที่ 6.4 วงจรขยายสัญญาณแบบกลับเฟสชุดที่ 1	27
รูปที่ 6.5 วงจรขยายสัญญาณแบบกลับเฟสชุดที่ 2	28
รูปที่ 6.6 วงจร Buffering Analog input	28

สารบัญรูป (ต่อ)

	หน้า
รูปที่ 6.7 วงจรแปลงสัญญาณสำหรับการตรวจจับความผิดปกติอันเนื่องมาจากกระแสไฟฟ้า	29
รูปที่ 6.8 วงจรไฟเลี้ยงสำหรับวงจรขยายสัญญาณ	30
รูปที่ 6.9 บล็อกไดอะแกรมของชุดควบคุม	30
รูปที่ 6.10 การต่อใช้งาน LCD โมดูล	32
รูปที่ 6.11 วงจรของสวิตช์แบบต่อเข้ากับไฟเลี้ยงและกราวด์	32
รูปที่ 6.12 วงจรเชื่อมต่อ Keypad เข้ากับ Microconverter ADuC 812	33
รูปที่ 6.13 การต่อ Keypad เข้ากับขาของ Microconverter ADuC 812	34
รูปที่ 6.14 วงจรการขับรีเลย์	34
รูปที่ 6.15 ชุดวงจรควบคุม	35
รูปที่ 6.16 Flow Chart การทำงานของโปรแกรมวงจร Relay Management	36
รูปที่ 6.17 แสดงหลักการทำงานของวงจรตรวจจับความผิดปกติของ Relay Management	36
รูปที่ 7.1 แสดงหลักการทำงานของวงจรตรวจจับความผิดปกติของ Relay Management	37
รูปที่ 7.1 แสดงส่วนของวงจรในการตรวจจับความผิดปกติที่เกิดขึ้นในระบบไฟฟ้า	40
รูปที่ 7.3 แสดงสัญญาณอินพุตที่ป้อนให้กับ ADuC 812	41
รูปที่ 7.4 การต่อเอาต์พุตของ ADuC 812 เข้ากับชุดรีเลย์โดยตรง	41
รูปที่ 7.5 การขยายสัญญาณเอาต์พุตด้วยวงจรขยายแบบ Common Emitter	41
รูปที่ 7.6 การขยายสัญญาณเอาต์พุตด้วยวงจรขยายแบบ Darlington	42
รูปที่ 7.7 การขยายสัญญาณเอาต์พุตด้วยวงจรขยายแบบ Darlington โดยเพิ่มชุดแรงดัน -5 Vdc	43
รูปที่ 7.8 การขยายสัญญาณเอาต์พุตด้วยออปแอมป์	43

สารบัญตาราง

หน้า

ตารางที่ 4.1	รายละเอียดคุณสมบัติของออปแอมป์ในทางอุดมคติกับออปแอมป์ที่ใช้งานทั่วไป	15
ตารางที่ 7.1	แสดงผลการทดสอบการปรับตั้งค่าสัญญาณอ้างอิงที่ใช้ในการตรวจจับความผิดปกติ	39



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

โดยปกติแล้วในงานอุตสาหกรรมอุปกรณ์แต่ละชนิดนั้นมีความสำคัญมากต่อกระบวนการผลิต การป้องกันไม่ให้อุปกรณ์เหล่านั้นเสียหายอันเนื่องมาจากความผิดปกติของระบบไฟฟ้า เช่น แรงดันไฟฟ้าตก/เกิน, กระแสเกินพิกัด หรือลัดวงจรลงดิน จึงมีความสำคัญไม่ยิ่งหย่อนไปกว่ากัน เนื่องจากอุปกรณ์แต่ละชนิดนั้นมีราคาที่ค่อนข้างสูง ซึ่งหากปล่อยให้เกิดความเสียหายขึ้นมาแล้ว ก็จะส่งผลกระทบต่อกระบวนการผลิตและค่าใช้จ่ายในการบำรุงรักษาอีกด้วย

ดังนั้นอุปกรณ์ป้องกันจึงได้เข้ามามีบทบาทอย่างมากในการช่วยลดความเสียหายอันเนื่องมาจากความผิดปกติของระบบไฟฟ้า

รีเลย์ป้องกันจัดเป็นเป็นอุปกรณ์ในการป้องกันชนิดหนึ่งที่นิยมนำมาใช้กันอย่างแพร่หลาย เนื่องจากมีความไวในการปลดวงจรออกจากระบบเมื่อเกิดความผิดปกติของระบบไฟฟ้าเกิดขึ้น และยังมีราคาถูกได้สูง

อย่างไรก็ตาม รีเลย์ป้องกันที่มีขายอยู่ตามท้องตลาดนั้น ส่วนมากแล้วมักจะแบ่งการป้องกันออกเป็นอย่างๆ ไปเช่น Under / Over Voltage Relay, Over Current Relay หรือ Ground Fault Relay ซึ่งจัดว่าเป็นรีเลย์ป้องกันชนิดหลักๆ ที่ใช้กันอยู่ทั่วไป ซึ่งหากจะนำรีเลย์ป้องกันทุกชนิดที่กล่าวมา มาทำการติดตั้งเพื่อใช้งานร่วมกันแล้ว ก็อาจก่อให้เกิดความยุ่งยากในการติดตั้งและค่าใช้จ่ายที่ต้องสูงขึ้นตามไปด้วย

ปริญญาพนธ์ฉบับนี้จึงได้เสนอทางเลือกอีกแบบหนึ่งด้วยการออกแบบให้รีเลย์ป้องกันดังที่ได้กล่าวมา มีการติดตั้งและทำงานร่วมกันภายใต้รีเลย์ป้องกันเพียงตัวเดียว โดยใช้หลักการแปลงและขยายสัญญาณของอุปกรณ์ op-amp และใช้ Microconverter ADuC 812 ในการประมวลผลสัญญาณ โดยยังคงคุณสมบัติการป้องกันของรีเลย์แต่ละชนิดไว้อย่างครบถ้วน ภายใต้ชื่อสมมุติว่า Relay Management

โดยในขั้นทดลองนี้ได้ออกแบบให้รีเลย์ป้องกันนำมาใช้ทดสอบการป้องกันกับอุปกรณ์จำพวกมอเตอร์ก่อน เนื่องจากมอเตอร์ในงานอุตสาหกรรมนั้นหากไม่ใช้มอเตอร์ที่มีความสำคัญมากๆ แล้ว การป้องกันมักจะติดตั้งเพียง Magnetic switch ซึ่งเป็น Thermal overload ชนิด Bimetal และ Magnetic switch รวมกัน โดยอาจใช้ร่วมกับ Fuse หรือ Circuit Breaker

ซึ่งในบางครั้งเมื่อเกิดความผิดปกติขึ้นในระบบไฟฟ้าแล้วจะไม่สามารถตอบสนองได้ทันทันที และอาจก่อให้เกิดความเสียหายกับตัวมอเตอร์ได้

โดยขอบเขตของการทดสอบมีดังนี้

1. ใช้ทดสอบกับ Induction Motor
2. ใช้ทดสอบกับระบบไฟฟ้า 3 เฟส 4 สาย 380 V. 50 Hz

โดยมีขบวนการป้องกันดังนี้

1. ป้องกันแรงดันไฟฟ้าตก/เกิน (Under / Over Voltage)
 - ที่ Overvoltage 110 % และ Undervoltage 90 %
 - มีการตั้งหน่วงเวลา 0 – 10 วินาที
2. ป้องกันกระแสไฟฟ้าตก/เกิน (Under / Over Current)
 - มีการตั้งหน่วงเวลา 0 – 10 วินาที
3. ป้องกันการร่วลงคืนของมอเตอร์
 - มีการตั้งกระแสที่เกิดขึ้น 0.1, 0.2 และ 0.5 A
 - มีการตั้งหน่วงเวลา 0.2 sec

ซึ่งปริญญานิพนธ์ฉบับนี้จะนำเสนอแนวคิด, หลักการทำงาน, การออกแบบ และการสร้างวงจรของ Relay Management

โดยเนื้อหาในปริญญานิพนธ์ฉบับนี้จะแบ่งเนื้อหาออกเป็น 8 บท ซึ่งในแต่ละบทจะมีรายละเอียดดังต่อไปนี้

- บทที่ 2 อธิบายถึงความรู้ทั่วไปเกี่ยวกับรีเลย์ และการป้องกันชนิดต่างๆ
- บทที่ 3 อธิบายถึงคุณลักษณะต่างๆของหม้อแปลงเครื่องม้อวัดที่ต้องใช้ร่วมกับรีเลย์ป้องกัน
- บทที่ 4 อธิบายถึงทฤษฎีของออปแอมป์ที่ได้นำมาใช้ในวงจรของรีเลย์ป้องกันและข้อมูลเบื้องต้นเกี่ยวกับ Microconverter ADuC 812 ที่ได้นำมาใช้ในปริญญานิพนธ์นี้
- บทที่ 5 อธิบายถึงการป้องกันมอเตอร์
- บทที่ 6 อธิบายถึงหลักการออกแบบวงจรของ Relay Management
- บทที่ 7 อธิบายถึงหลักการ การทดสอบ ปัญหาที่เกิดจากการทดสอบ ปัญหาที่เกิดจากการทดสอบ
- บทที่ 8 อธิบายถึงสรุปและผลการวิจัย

ในตอนท้ายของปริญญานิพนธ์ฉบับนี้จะแสดงภาคผนวกที่จะแสดงรายละเอียดข้อมูลของอุปกรณ์ที่ได้นำมาใช้ในวงจรของ Relay Management รวมถึงเอกสารอ้างอิงที่ใช้ประกอบการเขียนปริญญานิพนธ์

บทที่ 2

ความรู้ทั่วไปเกี่ยวกับรีเลย์

รีเลย์ เป็นอุปกรณ์ไฟฟ้าที่ใช้ตรวจสอบสภาพการณ์ของทุกส่วนในระบบกำลังไฟฟ้าอยู่ตลอดเวลา หากระบบมีการทำงานที่ผิดปกติ รีเลย์จะเป็นตัวสั่งการให้ตัดส่วนที่ผิดปกติหรือส่วนที่ทำงานผิดปกติออกจากระบบทันที โดยเซอร์กิตเบรกเกอร์ จะเป็นตัวที่ตัดส่วนที่เกิดฟอลต์ (Fault) ออกจากระบบจริงๆ ซึ่งจะเห็นว่า รีเลย์เป็นเพียงตัวส่งสัญญาณสั่งการเท่านั้นและจะต้องทำงานร่วมกับเซอร์กิตเบรกเกอร์

กรณีที่มีเหตุผิดปกติเกิดขึ้นเพียงเล็กน้อย รีเลย์จะเป็นเพียงอุปกรณ์ที่ทำหน้าที่ส่งสัญญาณเตือนภัยให้พนักงานที่ทำหน้าที่ควบคุมทราบ เพื่อให้พนักงานทำการแก้ไขให้ระบบสามารถทำงานได้ตามปกติ โดยรีเลย์จะยังไม่สั่งการให้เซอร์กิตเบรกเกอร์ตัดวงจรที่ผิดปกติออก เพียงแต่ส่งสัญญาณเตือนภัยเท่านั้น

รีเลย์ยังสามารถบอกตำแหน่งที่เกิดฟอลต์ และสาเหตุของฟอลต์โดยใช้ข้อมูลจากรีเลย์ไปพิจารณา ร่วมกับผลของออสซิลโลสโคป (Oscilloscope) เพื่อวิเคราะห์สาเหตุของฟอลต์ได้อย่างถูกต้องและรวดเร็ว

2.1 คุณสมบัติที่ดีของรีเลย์

2.1.1 ต้องมีความไว (Sensitivity) คือมีความสามารถในการตรวจพบสิ่งที่ผิดปกติเพียงเล็กน้อยได้

2.1.2 มีความเร็วในการทำงาน (Speed) คือความสามารถทำงานได้รวดเร็วทันใจไม่ทำให้เกิดความเสียหายแก่อุปกรณ์และไม่กระทบกระเทือนต่อระบบ โดยทั่วไปแล้วเวลาที่ใช้ในการตัดวงจรจะขึ้นอยู่กับระดับของแรงดันของระบบด้วย

2.1.3 มีการคัดเลือก (Selectivity) ที่ดี คือสามารถจำแนกได้ว่าความผิดปกติที่เกิดขึ้นนั้นเป็นชนิดใด มีความรุนแรงแค่ไหน จะทำการตัดวงจรตัดทันทีหรือจะหน่วง (Delay) ไว้ก่อนหรือจะส่งเพียงสัญญาณเตือนเท่านั้น ทั้งนี้จะต้องตัดสินใจได้ถูกต้อง

2.1.4 ต้องไว้ใจได้ (Reliability) เมื่อเกิดฟอลต์ก็ต้องพร้อมที่จะทำงานได้ทันทีทั้งนี้จะต้องหมั่นบำรุงรักษาเพราะภายใน 1 ปี โอกาสที่จะเกิดการขัดข้องน้อยมากหรือไม่ได้ทำงานเลยก็ได้

2.1.5 ใช้สะดวก (Simplification) คือง่ายต่อการนำไปใช้งานไม่สลับซับซ้อนและยุ่งยาก

2.1.6 ประหยัด (Economic) สามารถทำการป้องกันได้มากแต่เสียค่าใช้จ่ายต่ำ อีกทั้งราคาก็ไม่แพงเกินไป

2.2 วงจรของรีเลย์และส่วนประกอบ

สำหรับรีเลย์เพียงตัวเดียวนั้นไม่สามารถที่จะป้องกันระบบไฟฟ้าได้เลย ดังนั้นจะต้องประกอบไปด้วยอุปกรณ์ต่างๆ ดังต่อไปนี้

2.2.1 หม้อแปลงเครื่องวัด (Instrument transformer) อาจจะเป็นหม้อแปลงกระแส (Current transformer) หรือ หม้อแปลงแรงดัน (Potential transformer) อย่างใดอย่างหนึ่ง หรือทั้งสองอย่างก็ได้ หม้อแปลงเครื่องวัด (Instrument transformer) จะเป็นตัวส่งสัญญาณบอกเหตุมายังรีเลย์เมื่อเกิดฟอลต์ขึ้นในระบบ รีเลย์จะทำหน้าที่รับสัญญาณจากหม้อแปลงเครื่องวัด (Instrument transformer) แล้วมาพิจารณาว่าสัญญาณจากจุดที่เกิดฟอลต์ มีความรุนแรงเพียงใด โดยอาจจะส่งสัญญาณหรือถ่วงเวลาไว้ชั่วคราวหรือจะสั่งการเบรกเกอร์ให้ตัดส่วนที่เกิดฟอลต์ออกจากระบบก็ได้ รีเลย์บางชนิดจะต้องมีแหล่งจ่ายไฟกระแสตรงอยู่ด้วย

2.2.2 เซอร์กิตเบรกเกอร์ เป็นอุปกรณ์ที่ใช้ตัดวงจรส่วนที่เกิดฟอลต์ออกจากระบบโดยรับสัญญาณจากรีเลย์

2.3 สัญลักษณ์ของหน้าสัมผัส (Contact)

หน้าสัมผัสที่ใช้มีหลายชนิด แต่ที่นิยมใช้กันมากมี 2 ชนิด คือ

2.3.1 หน้าสัมผัสปกติเปิด (Normally open contact) หมายความว่า หน้าสัมผัสชนิดนี้ปกติจะเปิดวงจร แต่เมื่อทำงาน หน้าสัมผัสก็จะปิดวงจร

2.3.2 หน้าสัมผัสปกติปิด (Normally close contact) หมายความว่า หน้าสัมผัสชนิดนี้ปกติจะปิดวงจร แต่เมื่อทำงาน หน้าสัมผัสก็จะเปิดวงจร



รูปที่ 2.1 แสดงหน้าสัมผัสของรีเลย์

2.4 ประเภทของรีเลย์ป้องกัน

โดยปกติรีเลย์ป้องกันแบ่งออกเป็น 3 ประเภทใหญ่ๆคือ

2.4.1 รีเลย์แบบไฟฟ้า – กล (Electromechanical Relay)

คือรีเลย์ที่อาศัยกระแสไฟฟ้า สร้างแรงดึงดูดหรือแรงบิดทางแม่เหล็กทำให้เกิดการเคลื่อนที่ทางกลของหน้าสัมผัส โดยรีเลย์ชนิดนี้จะมีหน้าสัมผัสอยู่กับที่รอรับอยู่และมีหน้าสัมผัสเคลื่อนที่ เคลื่อนไปเปิดหรือปิดวงจรไฟฟ้าหนึ่งวงจรหรือมากกว่า

Electromechanical Relay อาจแบ่งเป็น 2 กลุ่มใหญ่ๆ ตามลักษณะการทำงานคือ

1. รีเลย์แบบอาศัยแรงดูดทางแม่เหล็กไฟฟ้า (Electromagnetic Attraction)
2. รีเลย์แบบอาศัยการเหนี่ยวนำทางแม่เหล็ก (Electromagnetic Induction)

2.4.2 สแตติกรีเลย์ (Static relay)

รีเลย์แบบสแตติกนี้เป็นรีเลย์ที่ใช้ส่วนประกอบของอุปกรณ์อิเล็กทรอนิกส์เข้ามาทำงานแทนโดยที่ไม่มีส่วนใดที่เคลื่อนที่เหมือนกับรีเลย์แบบไฟฟ้า-กล รีเลย์แบบนี้จึงสามารถทำงานได้รวดเร็วมีความเชื่อถือสูง ปัจจุบันรีเลย์แบบนี้กำลังเข้ามามีบทบาทอย่างมาก แต่ก็ยังไม่ได้รับการยอมรับอย่างกว้างขวางมากนัก เพราะรีเลย์เหนี่ยวนำแบบทางกล ซึ่งใช้กันอยู่นั้นมีราคาถูก การใช้งานไม่ยาก แต่รีเลย์แบบสแตติกรีเลย์ (Static relay) ยังมีข้อเสียคือ

1. มีรูปร่างบอบบาง มีโอกาสชำรุดได้ง่ายเพราะภายในบรรจุด้วยวงจรรีเลย์อิเล็กทรอนิกส์เล็กๆ หลายชิ้นประกอบกัน
2. การทำงานของสแตติกรีเลย์ (Static relay) มักจะเปลี่ยนตามอุณหภูมิ
3. ทนต่อแรงดันและกระแสไฟฟ้าที่เกินพิกัดได้ในช่วงเวลาที่สั้นกว่าแบบรีเลย์เหนี่ยวนำทางกล
4. มักจะชำรุดเมื่อเกิด เสร็จแรงสูง (High voltage surge)

ข้อดีของ สแตติกรีเลย์ (Static relay)

1. ไม่มีส่วนที่สึกหรอเมื่อทำงานเหมือนรีเลย์แบบเหนี่ยวนำทางกล
2. ใช้พลังงานไฟต่ำเพราะเป็นระบบอิเล็กทรอนิกส์
3. มีความไวสูง
4. การบำรุงรักษาทำได้ง่ายเพราะไม่มีส่วนที่เสียดทานของลูกปืน และหน้าสัมผัส
5. มีค่า วัเ หรือ เบอร์เคน ต่ำกว่าแบบรีเลย์แบบทางกล
6. การรีเซท สามารถทำได้รวดเร็วไม่เกิดโอเวอร์ชูด (Over shoot) เนื่องจากไม่มีส่วนใดเคลื่อนที่

2.4.3 Digital Relay

ซึ่งเป็นรีเลย์ที่ได้ถูกนำมาเป็นหัวข้อของวิทยานิพนธ์ฉบับนี้ด้วย รีเลย์ชนิดนี้จะคล้ายคลึงกับรีเลย์ชนิดสแตติกโดยได้เพิ่มเติมในส่วนของการสั่งการและประมวลผลด้วย Microprocessor ซึ่งทำให้มีความไวในการทำงานสูงขึ้น

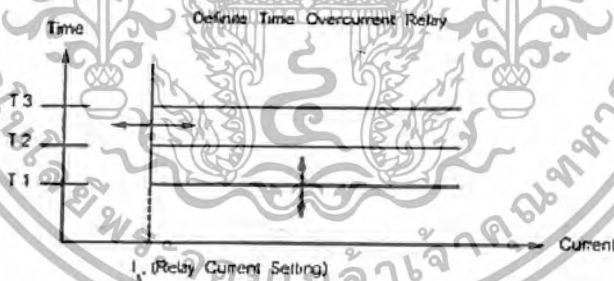
2.5 ชนิดของรีเลย์

ชนิดของรีเลย์มีมากมายหลายชนิด โดยในที่นี้ขอกกล่าวถึงเพียงรีเลย์ที่นิยมใช้กันและรีเลย์ที่ได้นำมาเป็นหัวข้อของวิทยานิพนธ์ฉบับนี้เท่านั้น

2.5.1 รีเลย์กระแสเกิน (Overcurrent Relay)

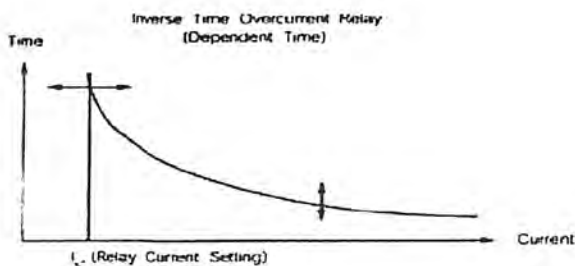
เป็นรีเลย์ที่ทำงานเมื่อมีกระแสเกินกว่าค่าที่กำหนด ซึ่งเกิดขึ้นในส่วนที่ต้องการป้องกัน และสามารถแบ่งตามลักษณะการทำงานได้ดังนี้

1. รีเลย์กระแสเกินชนิดทำงานทันทีทันใด (Instantaneous overcurrent relay) รีเลย์ชนิดนี้จะทำงานทันทีเมื่อกระแสเข้ารีเลย์เท่ากับหรือสูงกว่ากระแสเริ่มทำงาน (Pickup Current)
2. รีเลย์กระแสเกินทำงานด้วยเวลาหน่วงที่กำหนดแน่นอน (Definite time overcurrent relay) เป็นรีเลย์ที่จะทำงานในช่วงเวลาคงที่ค่าหนึ่ง เมื่อกระแสเข้ารีเลย์มีค่าเท่ากับหรือเกินกว่ากระแสเริ่มทำงาน ถึงแม้ว่าจะมีค่ากระแสเกินมากกว่าค่ากระแสเริ่มทำงานก็ตาม รีเลย์ก็ยังคงทำงาน ในช่วงเวลาที่กำหนด



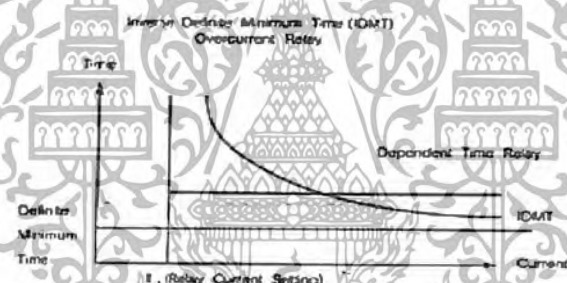
รูปที่ 2.2 ลักษณะสมบัติของ Definite time overcurrent relay

3. รีเลย์กระแสเกินชนิดทำงานด้วยเวลาผกผันกับกระแส (Inverse time overcurrent relay) รีเลย์ชนิดนี้ เวลาที่ใช้ในการทำงานจะเป็นส่วนกลับกับค่าของกระแส กล่าวคือ กระแสยิ่งสูงรีเลย์ยิ่งจะใช้เวลาทำงานยิ่งสั้น และถ้ากระแสต่ำรีเลย์จะใช้เวลาทำงานนาน



รูปที่ 2.3 ลักษณะสมบัติของ Inverse time overcurrent relay

4. รีเลย์กระแสเกินชนิดทำงานด้วยเวลาพหุนาม โดยมีเวลาทำงานสั้นที่สุดที่ตายตัว (Inverse definite minimum time overcurrent relay; IDMT) เป็นรีเลย์ที่มีลักษณะเวลากับกระแสเป็นแบบผสมระหว่างเวลาพหุนามกับเวลาตายตัว



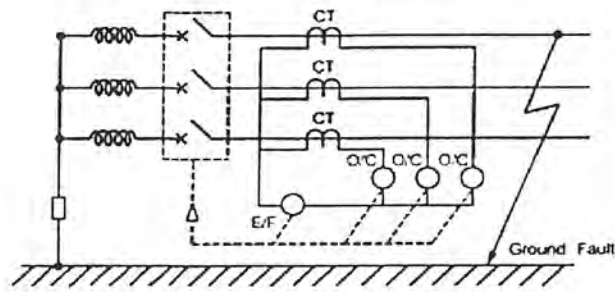
รูปที่ 2.4 ลักษณะสมบัติของ IDMT

2.5.2 รีเลย์ป้องกันกระแสผิดปกติลงดิน (Ground Fault Relay)

ความผิดปกติลงดิน จัดเป็นความผิดปกติที่เกิดขึ้นที่อันตรายที่สุด โดยกระแสผิดปกติที่เกิดขึ้นอาจมีค่าสูงกว่ากระแสผิดปกติแบบ 3 เฟสได้ หรืออาจมีค่าน้อยถ้าเกิดอาร์กร่วมด้วย ที่กระแสผิดปกติค่าสูงๆ อาจใช้รีเลย์แบบเฟสตรวจจับได้ แต่เมื่อเกิดกระแสผิดปกติลงดินค่าต่ำๆ รีเลย์ที่ใช้จะต้องมีความไวในการป้องกัน โดยตอบสนองต่อกระแสตกค้างในระบบซึ่งจะเกิดเมื่อมีกระแสไหลลงดิน

การตรวจจับความผิดปกติลงดินทำได้ 3 วิธีคือ

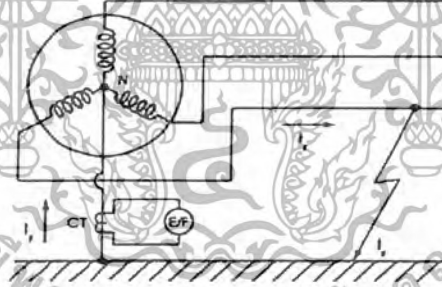
1. Residual Connected เป็นการป้องกัน Phase Fault และ Earth Fault โดยอาศัยการต่อ Phase Relay และ Earth Relay ดังรูปที่ 2.5



รูปที่ 2.5 การป้องกันความผิดปกติพร้อมลงดินโดยวิธี Residual Connected

ในการทำงานปกติ กระแสรวมทั้ง 3 เฟส จะมีค่าเท่ากับศูนย์ จึงไม่มีกระแสไหลผ่าน Earth Fault Relay แต่เมื่อเกิดความผิดปกติพร้อมลงดิน Earth Fault Relay จะสามารถตรวจจับกระแสได้ แล้วตั้ง Trip CB

2. Ground Return ใช้หลักการที่ว่าเมื่อเกิดความผิดปกติพร้อมลงดิน กระแสผิดปกตินั้นจะไหลผ่านกลับที่จุด Neutral ของหม้อแปลงหรือเครื่องกำเนิดไฟฟ้าเสมอ ดังนั้นจึงควรทำการตรวจจับกระแสระหว่าง Ground และ Neutral ของหม้อแปลง โดยติดตั้ง Earth Fault Relay ดังรูป

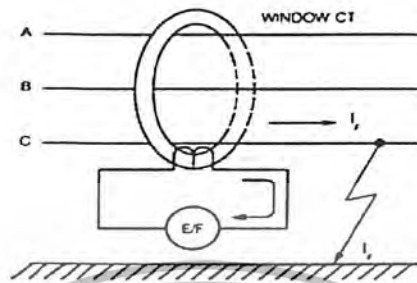


รูปที่ 2.6 การป้องกันความผิดปกติพร้อมลงดินโดยวิธี Ground Return

ในการทำงานปกติจะไม่มีกระแสไหลผ่าน Earth Fault Relay แต่เมื่อเกิดความผิดปกติพร้อมลงดิน จะเกิดกระแสไหลผ่านจุด Ground เข้าสู่ Neutral ซึ่ง Earth Fault Relay จะสามารถตรวจจับได้

3. Zero Sequence วิธีการนี้จะให้สายทั้งหมดของระบบผ่านหม้อแปลง ซึ่งเรียกว่า Zero Sequence CT หรือ Window CT โดยใช้หลักการที่ว่าเมื่อเกิดความผิดปกติพร้อมลงดิน ผลรวมของกระแสจะไม่สมดุล ดังนั้น

สนามแม่เหล็กที่เกิดจากการเหนี่ยวนำเมื่อรวมกันจะมีค่าไม่เท่ากับศูนย์ แต่ในขณะที่งานปกติ ผลรวมกระแสจะสมดุล ดังนั้นส่งผลให้สนามแม่เหล็กที่เกิดจากการเหนี่ยวนำหักล้างกันเป็นศูนย์ ดังรูปที่ 2.7



รูปที่ 2.7 การป้องกันความผิดพลาดของดินโดยวิธี Zero Sequence



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

หม้อแปลงเครื่องมือวัด

การปฏิบัติงานของระบบไฟฟ้านั้น จำเป็นต้องทราบปริมาณทางไฟฟ้ามากมาย เช่น แรงดัน, กระแส, กำลังไฟฟ้า และตัวประกอบกำลังไฟฟ้า เป็นต้น ซึ่งบางครั้งปริมาณเหล่านี้จะอยู่ทางด้านแรงสูง จึงต้องแปลงให้อยู่ในปริมาณทางไฟฟ้าทางด้านแรงต่ำ เพื่อให้สามารถใช้กับอุปกรณ์เครื่องวัดและอุปกรณ์ป้องกันได้ อุปกรณ์ที่ใช้ในการแปลงแรงดันสูง และกระแสสูงให้เป็นแรงดันต่ำและกระแสต่ำ เรียกว่า หม้อแปลงเครื่องมือวัด

หม้อแปลงเครื่องมือวัด สามารถแบ่งออกได้เป็น 2 ประเภท คือ

1. หม้อแปลงกระแส (Current transformer)
2. หม้อแปลงแรงดัน (Voltage transformer)

3.1 หม้อแปลงกระแส (Current transformer; CT.)

หม้อแปลงกระแสเป็นอุปกรณ์ที่ทำหน้าที่แปลงกระแสค่าสูงที่แรงดันสูง เป็นกระแสค่าต่ำที่แรงดันต่ำ เพื่อที่จะทำให้ประสิทธิภาพในการวัดและการป้องกันเป็นไปได้ด้วยดี

หม้อแปลงกระแสมีหน้าที่ดังนี้

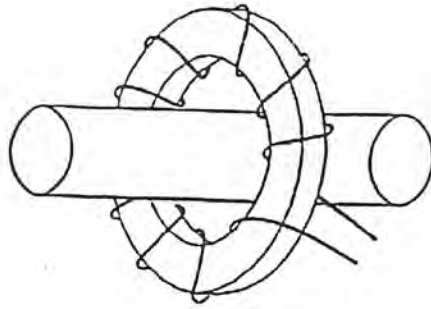
1. แปลงขนาดของกระแสของระบบไฟฟ้าค่าสูงให้เป็นค่าต่ำเพื่อประโยชน์ในการวัดและการป้องกัน
2. แยกวงจร Secondary ออกจากวงจร Primary เพื่อความปลอดภัยของผู้ปฏิบัติงาน
3. ทำให้สามารถใช้กระแสมาตรฐานทางด้าน Secondary (1A, 5A) ได้

หม้อแปลงกระแสตามรบบแบ่งตามการใช้งานเป็น 2 กลุ่มคือ

1. หม้อแปลงกระแสสำหรับการวัด (Measurement CT)
2. หม้อแปลงกระแสสำหรับการป้องกัน (Protection CT)

นอกจากนี้หม้อแปลงกระแสยังสามารถแบ่งตามลักษณะโครงสร้างเป็น 2 กลุ่มคือ

1. แบบ Bar Primary คือทางด้าน Primary เป็นตัวนำของระบบไฟฟ้า และทางด้าน Secondary มีขดลวดรอบแกนเหล็ก ดังรูปที่ 3.1



รูปที่ 3.1 หม้อแปลงกระแสแบบ Bar Primary

2. แบบ Wound Primary คือทั้งด้าน Primary และ Secondary เป็นแบบขดลวด แสดงดังรูปที่ 3.2



รูปที่ 3.2 หม้อแปลงกระแสแบบ Wound Primary

3.1.1 ทฤษฎีหม้อแปลงกระแส

หม้อแปลงกระแสมีส่วนประกอบที่สำคัญคือ ขดลวด 2 ชุดซึ่งพันอยู่บนแกนเหล็ก ขดลวดชุดหนึ่งจะใช้ต่อกับส่วนของวงจรหลักที่ต้องการวัดค่าปริมาณกระแสที่เกิดขึ้นจริง เรียกว่า ขดลวด primary ขดลวดอีกชุดหนึ่งใช้ต่อกับโหลดภาระ (Burden) เรียกว่า ขดลวด Secondary ผลกระทบจากกระแสไหลกลับที่ไหลผ่านขดลวดทางด้าน primary จะทำให้เกิดเส้นแรงแม่เหล็กที่เปลี่ยนแปลงตามเวลาขึ้นในแกนเหล็ก เส้นแรงแม่เหล็กส่วนใหญ่ที่เกิดขึ้นนี้จะไปคล้องกับขดลวด Secondary และเกิดการเหนี่ยวนำทำให้เกิดเป็นแรงเคลื่อนไฟฟ้า E.M.F. (Electro-Motive Force) ขึ้นที่ปลายของขดลวด Secondary ผลที่ได้นี้จะทำให้เกิดมีกระแสไหลขึ้นในขดลวด Secondary เมื่อนำขดลวด Secondary ไปต่อกับวงจรหรืออุปกรณ์ภายนอกอื่นๆ

3.1.2 การเกิดแรงดันทางเก็นด้าน Secondary ของ CT (Open Circuit Secondary Winding)

ขนาดของแรงดันทางด้าน Secondary ที่เกิดจากการเหนี่ยวนำ จะถูกจำกัดขนาดเพราะการอิ่มตัวของ CT, แต่แรงดันทางด้าน Secondary อาจมีค่าขอดีสูงขึ้นได้ถ้า Burden ของ CT. มีอิมพีแดนซ์สูง โดยเฉพาะอย่าง

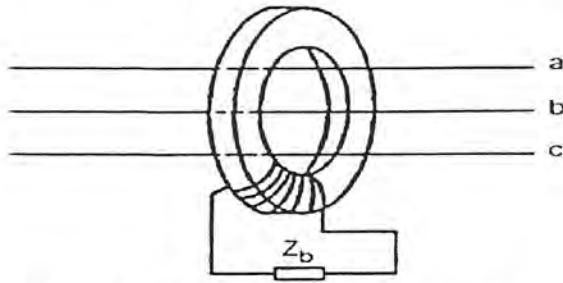
ยิ่งเมื่อวงจร Secondary เปิดวงจร ขณะที่วงจร Secondary เปิดวงจร แรงเคลื่อนสนามแม่เหล็ก (MMF) ที่เกิดจากกระแส Primary ที่กระทำต่อแกนเหล็กจะต้องมีแรงเคลื่อนสนามแม่เหล็กขนาดเท่ากันมาหักล้างซึ่งคือกระแสไหลเข้าสู่วงจรกระตุ้นเท่านั้น ถ้ากระแส Primary ขนาดสูงพอแกนเหล็กจะถูกขับให้เกิดการอิ่มตัว อัตราการเปลี่ยนแปลงของฟลักซ์ (Flux) ในขณะที่กระแส Primary ผ่านค่าศูนย์จะมีค่าสูง ซึ่งจะเห็นขวนำให้เกิดแรงเคลื่อนไฟฟ้าในขดลวด Secondary มีค่ายอดสูงมาก จะเห็นได้ว่าค่ายอดของแรงดัน Secondary ขึ้นอยู่กับอัตราส่วนของ CT. เท่านั้น และจะไม่ขึ้นกับค่าสูงสุดของความหนาแน่นฟลักซ์แต่อย่างใด ถ้ามีกระแส Primary ไหลมีขนาดเท่าค่าพิกัด ค่าแรงเคลื่อนไฟฟ้าจะเป็นหลายร้อยโวลต์ใน CT. ขนาดเล็กและจะมีค่าหลายพันโวลต์ใน CT. ขนาดใหญ่ ในขณะที่มีกระแส Fault ไหลในระบบ ค่ายอดของแรงเคลื่อนไฟฟ้าก็จะมีค่าสูงขึ้นอีกหลายเท่าและเป็นสัดส่วนกับจำนวนเท่าของกระแส Primary ที่เพิ่มขึ้นซึ่งอาจก่อให้เกิดอันตรายแก่ผู้ใช้และอุปกรณ์ที่ต่ออยู่ด้วยโดยง่าย ฉะนั้นในการปฏิบัติงาน ถ้าจำเป็นต้องถอดสายทางด้าน Secondary ออกจะต้องทำการลัดวงจรที่เข้าของทางด้าน Secondary เสมอ



รูปที่ 3.3 แสดงวงจรสมมูลของหม้อแปลงกระแส

3.1.3 หม้อแปลงกระแสแบบผลรวมกระแสเป็นศูนย์ (Zero Current Transformer; ZCT)

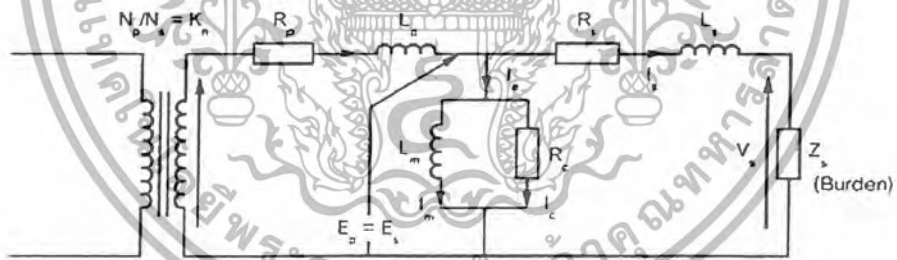
เป็นหม้อแปลงกระแสที่มีลักษณะเดียวกับ CT. แต่ในขณะที่ทำงานสายตัวนำทั้งสามเฟสจะถูกต่อโดยผ่านวงรอบของ ZCT. โดยใช้หลักการที่ว่าเมื่อเกิดความผิดปกติของคลื่น ผลรวมของกระแสจะไม่สมดุล ดังนั้นสนามแม่เหล็กที่เกิดจากการเหนี่ยวนำเมื่อรวมกันจะมีค่าไม่เท่ากับศูนย์ แต่ในขณะที่ทำงานปกติ ผลรวมกระแสจะสมดุล ดังนั้นส่งผลให้สนามแม่เหล็กที่เกิดจากการเหนี่ยวนำหักล้างกันเป็นศูนย์



รูปที่ 3.4 หม้อแปลงกระแสแบบผลรวมกระแสเป็นศูนย์

3.2 หม้อแปลงแรงดัน (Potential Transformer)

หม้อแปลงแรงดัน (VT) มีหน้าที่แปลงค่าแรงดันไฟฟ้าค่าสูงๆ ให้เหลือเป็นแรงดันไฟฟ้าค่าต่ำๆ ให้เหมาะสมต่อการใช้งานกับมอเตอร์เพื่อทำการวัด หรือรีเลย์อุปกรณ์อื่นๆ หม้อแปลงแรงดันทำงานที่สถานะคล้ายไม่มีโหลด ขดลวด Primary เป็นแบบพันหลายชั้นทำด้วยลวดอบน้ำยาอย่างดี ปลายขดลวดต่อเข้ากับซีลด์โลหะ และทำการฉนวนเป็นชั้นๆ ลดหลั่นลงไป เพื่อให้การกระจายของแรงดันสม่ำเสมอ ขดลวด Primary ต่อตรงกับแรงดันไฟฟ้าใช้งาน ส่วนทางด้าน Secondary มีขดลวดต่ำสำหรับการวัดและขดลวดต่ำสำหรับ Fault ลงดิน โดยจะต้องมีการแยกกันระหว่างแรงดันสูงกับส่วนของแรงดันต่ำเพื่อความปลอดภัย โดยในการใช้งานภาระโหลดของหม้อแปลงแรงดันจะต้องไม่เกินค่าที่กำหนดให้



รูปที่ 3.5 วงจรสมมูลของหม้อแปลงแรงดัน

บทที่ 4

ออปแอมป์

วงจรรขยายสัญญาณออปแอมป์ (Operation Amplifier; OP – AMP) เป็นวงจรรขยายสัญญาณพื้นฐาน สำเร็จรูปชนิดหนึ่งที่ถูกออกแบบและนำไปบรรจุลงในชิปไอซีเดียวกัน ซึ่งนำไปประยุกต์ใช้งานได้อย่างแพร่หลายในงานด้านการประมวลผลสัญญาณอนาล็อก (Analog signal processing) ต่างๆ มากมาย เนื่องจากมีการใช้งานที่ไม่ยุ่งยาก และง่ายต่อการออกแบบวงจรต่างๆ ทั้งราคาก็ไม่สูงมาก ดังนั้นในบทนี้จะกล่าวถึง คุณสมบัติพื้นฐานของออปแอมป์ ตลอดจนวงจรออปแอมป์ชนิดที่ได้นำมาใช้ในปฏิญานพันธบัตรฉบับนี้

4.1 คุณสมบัติของออปแอมป์ตามอุดมคติ

คุณสมบัติที่สำคัญของออปแอมป์ในทางอุดมคติมีดังต่อไปนี้คือ

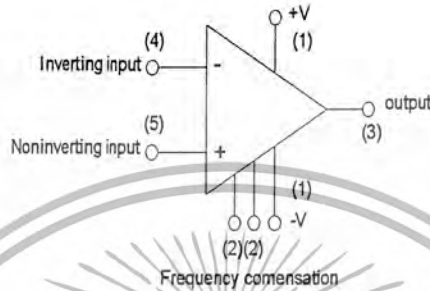
1. อัตราการขยายแรงดันลูปเปิด (Open loop voltage gain, A_{OL}) จะต้องมีค่าสูงมากเป็นอนันต์ (Infinite)
2. อินพุตอิมพีแดนซ์ (Input impedance, Z_{in}) จะต้องมีค่าสูงมากเป็นอนันต์
3. เอาท์พุตอิมพีแดนซ์ (Output impedance, Z_{out}) จะต้องมีค่าต่ำมากเป็นศูนย์
4. ช่วงความถี่แบนวิดท์ (Bandwidth, BW) จะต้องมีค่ามากเป็นอนันต์
5. แรงดันเอาท์พุตออฟเซต (Offset input voltage, V_{os}) จะต้องมีค่าต่ำมากเป็นศูนย์

4.2 รายละเอียดการใช้งานแต่ละขาของออปแอมป์

1. +V, -V : สองขั้วนี้เป็นขาสำหรับจ่ายแรงดันไฟเลี้ยงให้กับออปแอมป์โดยปกติจะจ่ายแรงดันไฟเลี้ยงเป็นแบบสองขั้ว
2. Frequency Compensation : สองขั้วนี้ใช้ต่ออุปกรณ์เพื่อป้องกันการออสซิลเลทของออปแอมป์โดยปกติออปแอมป์ส่วนใหญ่ได้ออกแบบไว้ในตัวออปแอมป์แล้ว
3. Output : ขั้วนี้เป็นขาสัญญาณออกหรือขาเอาท์พุท โดยปกติแรงดันเอาท์พุทที่ขานี้จะมีค่าสูงสุดไม่เกินค่าของแรงดันไฟที่จ่ายให้กับออปแอมป์ และกระแสเอาท์พุทที่ไหลเข้าหรือไหลออกจากขานี้ไม่ควรเกิน 20 mA
4. Inverting input : เป็นขั้วอินพุทหนึ่งของออปแอมป์ ถ้าป้อนสัญญาณเข้าที่ขาอินพุทนี้โดยต่อขั้วอินพุทไม่กลับเฟส (Noninverting input) ซึ่งเป็นอีกอินพุทหนึ่งของออปแอมป์ลงกราวด์จะได้

สัญญาณเอาต์พุตต่างเฟสกับอินพุตเป็นมุม 180 องศา หรือที่เรียกกันว่ากลับเฟส ดังนั้นขาอินพุตนี้จึงได้ชื่อว่าขาอินพุตกลับเฟส

- 5. Noninverting input : เป็นขาอินพุตอีกขาหนึ่งของออปแอมป์เมื่อป้อนสัญญาณเข้าที่ขานี้โดยต่อขาอินพุตกลับเฟสลงกราวด์ จะได้สัญญาณเอาต์พุตอินเฟสกับอินพุต



รูปที่ 4.1 สัญลักษณ์และขาใช้งานต่างๆ ของออปแอมป์

Parameters	Ideal	General purpose 741	High speed 715	Low noise 5534
Open loop Voltage Gain, A_{OL}	∞	1×10^5	3×10^4	1×10^5
Input Offset Voltage, V_{OS}	0	2 mV	10 mV	5 mV
Input Offset Current, I_{OS}	0	20 nA	250 nA	300 nA
Output Impedance, Z_{out}	0	75Ω	75Ω	0.3Ω
Input Impedance, Z_{in}	∞	$2 M\Omega$	$1 M\Omega$	$100 k\Omega$
Bandwidth, BW	∞	1 MHz	65 MHz	10 MHz
Slew Rate, SR	∞	0.7 V/mS	100 V/mS	13 V/mS

ตารางที่ 4.1 รายละเอียดคุณสมบัติของออปแอมป์ในทางอุดมคติกับออปแอมป์ที่ใช้งานทั่วไป

4.3 วงจรขยายสัญญาณพื้นฐานโดยใช้ออปแอมป์

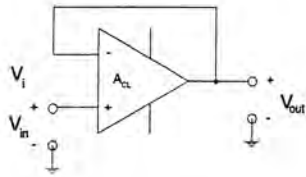
ในตอนนี้จะขอกล่าวถึงเพียง 2 วงจรที่ได้นำมาใช้ในปริยฐานิพนธ์นี้เท่านั้น

4.3.1 วงจรตามสัญญาณแรงดัน(voltage follower)

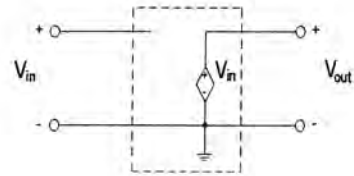
วงจรตามสัญญาณแรงดันมีลักษณะการต่อคังรูป 4.2 (ก) สัญญาณ V_{out} จะป้อนกลับมายังขา inverting input ถ้าอัตราขยายรูปเปิด $A_{OL} = 10,000$ และแรงดันอินพุต $V_{in} = 1 V$ แรงดันเอาต์พุตจะเพิ่มขึ้นจนกระทั่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$V_i = 0$ นั่นคือ $V_{out} = V_{in}$ ในกรณีนี้จะเห็นว่า $V_i = 1V/10,000 = 0.1 \text{ mV}$ ซึ่งมีค่าน้อยมากประมาณเท่ากับศูนย์เมื่อเทียบกับ 1 V



(ก)



(ข)

รูปที่ 4.2 (ก) วงจรตามสัญญาณแรงดัน และ (ข) วงจรสมมูลย์ทางไฟฟ้า

จากรูปอาศัยกฎของแรงดันเคอร์ชอฟฟ์ (Kirchoff's voltage law) จะได้ว่า

$$V_{in} + V_i = V_{out} \tag{1.1}$$

อาศัยคุณสมบัติของออปแอมป์ $V_{out} = A_{OL} V_i$ หรือนั่นคือ $V_i = \frac{V_{out}}{A_{OL}}$

แทนค่า V_i ในสมการ (1.1) กลายเป็น

$$V_{in} + \frac{V_{out}}{A_{OL}} = V_{out} \tag{1.2}$$

เมื่ออัตราขยายรูปเปิด A_{OL} มีค่าสูงมากประมาณอนันต์แล้ว ดังนั้น V_{out}/A_{OL} จึงมีค่าประมาณศูนย์ เพราะฉะนั้นสมการที่ (1.2) จะได้ว่า

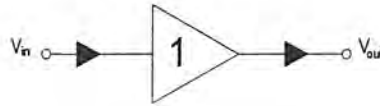
$$V_{in} \cong V_{out} \tag{1.3}$$

หรืออัตราขยายรูปปิด (closed-loop voltage gain, A_{CL}) มีค่าเท่ากับ

$$A_{CL} = \frac{V_{out}}{V_{in}} \cong 1 \tag{1.4}$$

จะเห็นว่าวงจรตามสัญญาณแรงดันนี้จะป้อนสัญญาณเข้าที่ขั้วอินพุทไม่กลับเฟส และได้สัญญาณเอาต์พุทที่มีขนาดและเฟสเหมือนกับอินพุททุกประการซึ่งมีคุณสมบัติคล้ายกับวงจรขยายสัญญาณ

คอลเลกเตอร์ร่วม (Common-collector amplifier หรือ Emitter follower) นั้นเอง และเนื่องจากคุณสมบัติ อิมพีแดนซ์ทางค่านอินพุตและเอาต์พุตของตัวออปแอมป์เองทำให่วงจรตามสัญญาณแรงดันนี้มีค่าอิมพีแดนซ์ อินพุตสูงมาก และค่าอิมพีแดนซ์เอาต์พุตมีค่าต่ำมาก ๆ ดังนั้นวงจรนี้จึงนิยมนำไปใช้เป็นวงจรกันชน หรือ วงจรบัฟเฟอร์ (buffer stage) ซึ่งสามารถเขียนให้อยู่ในรูปบล็อกไดอะแกรมของวงจรได้ดังรูป 4.3



รูปที่ 4.3 บล็อกไดอะแกรมของวงจรตามสัญญาณแรงดัน

4.3.2 วงจรขยายสัญญาณแบบกลับเฟส (Inverting amplifier)

วงจรขยายสัญญาณแบบกลับเฟสมีการต่อวงจรดังรูป 4.4 (ก) วงจรนี้จะให้สัญญาณเอาต์พุตต่างเฟส ไปจากอินพุต 180 องศา และขั้วอินพุตกลับเฟสที่โหนด A จะมีแรงดันประมาณศูนย์ ($V_i = V_{out} / A_{OL} = 0$) ความต้านทาน R_i และ R_f ทำหน้าที่เป็นวงจรแบ่งแรงดัน (voltage divider) ระหว่าง V_{out} กับ V_{in} และโหนด A จะมีความต่างศักย์ประมาณศูนย์หรืออาจเรียกว่าโหนด A นี้ว่ามีคุณสมบัติเป็นกราวด์เสมือน (virtual ground)



รูปที่ 4.4 (ก) วงจรขยายสัญญาณแบบกลับเฟส และ (ข) วงจรสมมูลย์ทางไฟฟ้า

คุณสมบัติของออปแอมป์จะได้ว่า $Z_{in} \rightarrow \infty$ และ $I_B = 0$ ดังนั้นจะเห็นว่ากระแสที่ไหลผ่าน R_i และ R_f ก็คือ กระแสตัวเดียว หรือนั่นคือ

$$I_{Ri} \cong I_{Rf}$$

โดยที่ $I_{Ri} = \frac{V_{in} - V_i}{R_i}$ และ $I_{Rf} = \frac{V_i - V_{out}}{R_f}$ จึงเขียนแทนสมการใหม่ได้คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\frac{V_{in} - V_i}{R_i} = \frac{V_i - V_{out}}{R_f}$$

แต่เนื่องจาก $V_i = 0$ เพราะว่า $A_{OL} \rightarrow \infty$ ทำให้

$$\frac{V_{in}}{R_i} \cong -\frac{V_{out}}{R_f}$$

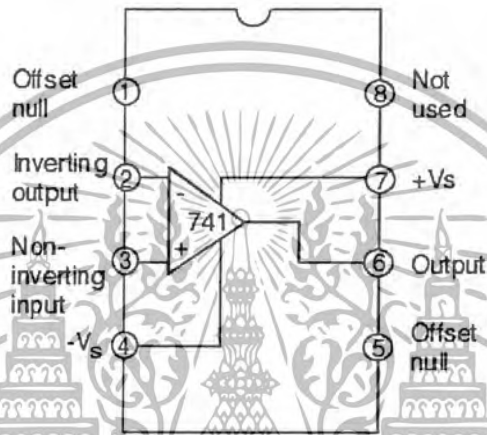
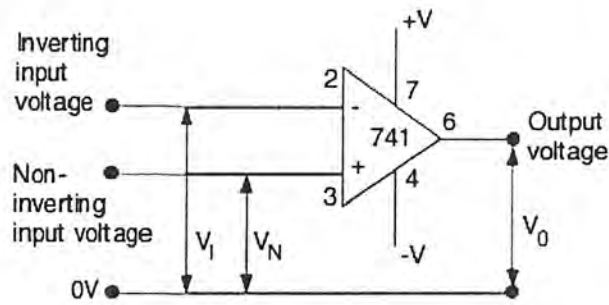
เพราะฉะนั้นจะได้อัตราขยายแรงดันลบของวงจร เท่ากับ

$$A_{CL} = \frac{V_{out}}{V_{in}} = -\frac{R_f}{R_i} \quad (1.5)$$

จะเห็นว่าวงจรขยายสัญญาณแบบกลับเฟสนี้มีคุณสมบัติคล้ายกับวงจรขยายสัญญาณอีมิเตอร์ร่วม (Common-emitter amplifier) นั่นคือสามารถปรับแต่งอัตราขยายสัญญาณของวงจรได้ด้วยสัดส่วนของ R_f กับ R_i ให้มุมต่างเฟสของวงจรเท่ากับ 180 องศา และมีอินพุตอิมพีแดนซ์ของวงจรเท่ากับ R_i บล็อกไดอะแกรมของวงจรสามารถเขียนแสดงได้ดังรูป 4.5



รูปที่ 4.5 บล็อกไดอะแกรมของวงจรขยายสัญญาณแบบกลับเฟส



รูปที่ 4.6 แสดงสัญลักษณ์ภายในและขาของออปแอมป์เบอร์ 741

4.4 ข้อมูลเบื้องต้นเกี่ยวกับ Microconverter ADuC 812

ในหัวข้อนี้จะกล่าวถึงข้อมูลจำเพาะของ Microconverter ADuC 812 ที่ได้นำมาใช้ในปริิญยานิพนธ์นี้เพียงสังเขป เนื่องจากในตอนท้ายของปริิญยานิพนธ์ได้ทำการแนบ Datasheet ของ Microconverter ADuC 812 นี้มาด้วยแล้ว

4.4.1 คุณสมบัติทางเทคนิคของ Microconverter ADuC 812

1. ใช้ ADuC - 812 Microconverter จาก Analog device Inc. ที่มีสถาปัตยกรรมภายในแบบไมโครคอนโทรลเลอร์ MCS-51
2. ภาคแปลงสัญญาณอนาลอกเป็นดิจิทัลความละเอียด 12 บิต 8 ช่องความเร็วการสุ่มสัญญาณสูงสุดได้ 200 kPS พร้อมกับส่งข้อมูลไปยังหน่วยความจำภายนอกผ่าน DMA ได้
3. มีวงจรสร้างแรงดันอ้างอิงภายใน 2.5 โวลท์ ความเที่ยงตรง 100 ppm/C (*)
4. ภาคแปลงสัญญาณดิจิทัลเป็นอนาลอกความละเอียด 12 บิต 2 ช่อง (**)
5. มีวงจรวัดอุณหภูมิในตัว

6. มีหน่วยความจำโปรแกรมภายในแบบแฟลช 8 กิโลไบต์ สามารถโปรแกรมใหม่ ใด้นับ 10,000 ครั้ง และเก็บข้อมูลโดยไม่มีไฟเลี้ยงได้ 10 ปี
7. มีหน่วยความจำข้อมูลแบบแฟลช 640 ไบต์
8. มีหน่วยความจำแรมภายใน 256 ไบต์
9. สามารถอ้างหน่วยความจำข้อมูลภายนอกได้สูงสุด 16 เมกกะไบต์ (24 บิต)
10. ต่อหน่วยความจำโปรแกรมภายนอกได้สูงสุด 64 กิโลไบต์
11. รับสัญญาณอินเทอร์รัพท์ได้ 9 แหล่ง และจัดลำดับความสำคัญได้ 2 ระดับ
12. มีวงจรสื่อสารแบบอนุกรม UART และแบบ SPI(**) ในตัว
13. มีวอตซ์ด็อกไทเมอร์ในตัว

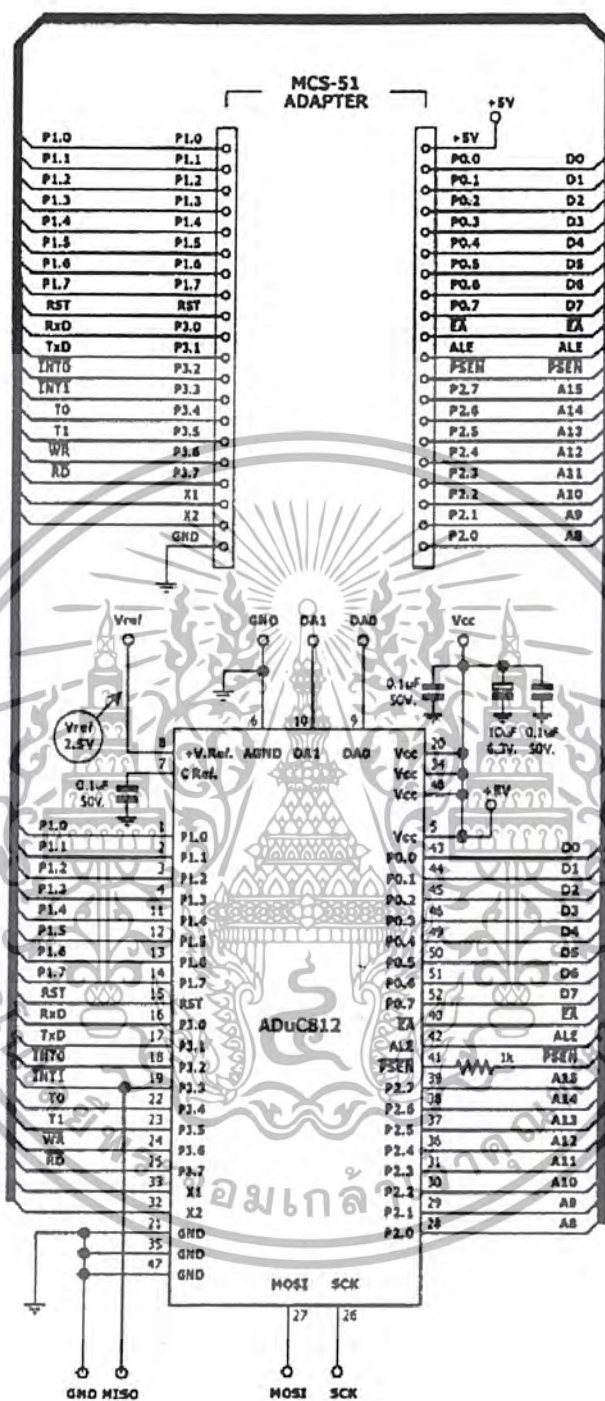
(*) สามารถจ่ายแรงดันอ้างอิงจากภายนอกเข้ามาที่จุดต่อใช้งานได้

(**) เป็นจุดต่อใช้งานบนบอร์ดอะแดปเตอร์



รูปที่ 4.7 แสดงรูปของ Microconverter ADuC 812

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 แสดงการเปรียบเทียบขาระหว่าง Microconverter ADuC 812 กับ MCS – 51

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

การป้องกันมอเตอร์ (Motor Protection)

เนื่องจากปฏิญญาพันธบัตรนี้ได้ นำ Relay Management ไปทดสอบกับ Induction Motor ในบทนี้จึงขอกล่าวถึงการป้องกันมอเตอร์ในส่วนที่เกี่ยวข้องกับ Relay Management พอสังเขปดังนี้

5.1 ความเสียหายที่เกิดขึ้นกับมอเตอร์

ชนิดของความเสียหายเนื่องมาจากความผิดปกติที่จะเกิดขึ้นกับมอเตอร์นั้น สามารถแบ่งออกได้เป็น 3 ชนิดคือ

5.1.1 ความผิดปกติเกี่ยวกับโหลด

1. การทำงานเกินพิกัด (over load)

ถ้ามอเตอร์ทำงานเกินกำลังจะทำให้มอเตอร์ต้องดึงกระแสเพิ่มเป็นสาเหตุทำให้กำลังสูญเสียและอุณหภูมิเพิ่มขึ้นตาม

2. การเริ่มเดินเครื่องยาวนานเกินไปหรือการ Start บ่อยครั้งเกินไป

ในขณะที่เริ่มเดินเครื่องมอเตอร์ต้องมีกระแสสูง ซึ่งไม่ก่อให้เกิดความเสียหายแต่อย่างใดถ้าระยะเวลาสั้น ถ้าการ Start บ่อยครั้งเกินไปหรือระยะเวลาขยับนานเกินไปอาจทำให้ความร้อนที่เกิดขึ้นอาจมากเกินไปเป็นเหตุให้มอเตอร์เสียหายได้

3. โรเตอร์ถูกตรึงไว้ (Jamming) ถ้าโรเตอร์ถูกตรึงไว้หยาบจะทำให้มอเตอร์ดึงกระแสเข้าเท่ากับกระแสเริ่มเดินเครื่อง ประกอบกับไม่มีการระบายความร้อนจะทำให้มอเตอร์มีอุณหภูมิสูงขึ้นอย่างรวดเร็ว

5.1.2 ความผิดปกติของระบบไฟฟ้า

1. การเกิดแรงดัน ไฟฟ้าตก (Drop in Voltage)

ถ้าแรงดันแหล่งจ่ายไฟตกจะมีผลทำให้แรงบิดมอเตอร์ และความเร็วลดลง ซึ่งการลดลงลักษณะนี้จะทำให้กระแสของมอเตอร์เพิ่มขึ้น กำลังสูญเสีย และความร้อนจะเพิ่มขึ้นตาม

2. การเกิดแรงดันไม่สมดุล (Unbalance)

ถ้าแรงดันของแหล่งจ่ายไม่สมดุลจะทำให้มี Negative Sequence โหลดได้ เป็นสาเหตุให้มีกำลังไฟฟ้าสูญเสียเพิ่มขึ้นอย่างมากทำให้มอเตอร์มีอุณหภูมิเพิ่มสูงขึ้น

5.1.3 ความผิดปกติภายในตัวมอเตอร์

1. การลัดวงจรระหว่างเฟส (Phase – to – Phase Short Circuit)

การลัดวงจรระหว่างเฟสจะทำความเสียหายอย่างมากแก่มอเตอร์ เนื่องจากกระแสลัดวงจรมีค่าสูงมาก

2. การลัดวงจรลงโครงโลหะ (Frame Fault)

ผลของการลัดวงจรจากขดลวดมอเตอร์ลงโครงโลหะขึ้นอยู่กับระบบการต่อลงดินและตำแหน่งของการลัดวงจร ถ้าการลัดวงจรรุนแรงมากอาจต้องพันขดลวดใหม่ รวมทั้งวงจรแม่เหล็กอาจได้รับความเสียหายด้วย

5.2 ชนิดของการป้องกันมอเตอร์

โดยในปริญญานิพนธ์ฉบับนี้ ได้กำหนดขอบเขตการป้องกันไว้ดังนี้

5.2.1. การป้องกันแรงดันต่ำ (Undervoltage Protection)

มีจุดประสงค์ในการป้องกันดังนี้

1. เพื่อป้องกันความเสียหายที่อาจเกิดขึ้นกับมอเตอร์ที่เริ่มเดินใหม่อีกครั้ง เมื่อแรงดันหายไปแล้วกลับมาอีก
2. เพื่อหลีกเลี่ยงกระแสที่เข้ามอเตอร์ที่พุ่งขึ้นสูงของโหลดมอเตอร์ในระบบไฟฟ้า และป้องกันการเกิดแรงดันตก (Voltage Drop) แรงดันตกชั่วขณะ (Voltage Dip) เมื่อแรงดันหายไปแล้วกลับมาอีก

การป้องกัน Under Voltage ควรจะเป็นทันทีทันใด (Instantaneous) หรือแบบหน่วงเวลา (Time-Delay) อย่างใดอย่างหนึ่ง แบบหน่วงเวลาควรเลือกใช้กับมอเตอร์ที่สำคัญมากในการปฏิบัติงานที่ต้องการความต่อเนื่องของกระบวนการผลิต ซึ่งจะป้องกัน Trip ที่ไม่จำเป็น เนื่องจากแรงดันตกเกิดจากการลัดวงจรภายนอก

5.2.2. การป้องกันกระแสเกินเฟสแบบหน่วงเวลา (Time Phase Overcurrent Protection)

มีการตรวจจับเหตุการณ์ผิดปกติดังนี้คือ

1. การที่มอเตอร์ไม่สามารถเร่งไปถึงความเร็วที่กักได้ในขณะที่เริ่มเดินเครื่อง
2. มอเตอร์ในสภาพที่ทำให้ไม่หมุน (Stalled Condition)
3. การเกิดความผิดปกติกับเฟสที่มีค่าต่ำ

5.2.3. การป้องกันกระแสโหลดเกินเฟส (Overload Protection)

การป้องกันโหลดเกินเป็นการตรวจจับกระแสเกินเป็นเวลานานๆ ในสแตเตอร์ของมอเตอร์ที่เพิ่มขึ้นอย่างต่อเนื่องและเพื่อให้รีเลย์ทำการ Trip ก่อนที่ตัวมอเตอร์จะได้รับความเสียหาย สำหรับมอเตอร์ที่มีอุปกรณ์วัดอุณหภูมิในขดลวดจะหยุดการทำงานของมอเตอร์เมื่อขดลวดมีอุณหภูมิสูงจนอาจเกิดความเสียหายต่อมอเตอร์ ในบางครั้งอาจจะไม่สั่งให้มอเตอร์หยุดการทำงานแต่จะเป็น Alarm เตือนให้ผู้ปฏิบัติงานทราบ

5.2.4. การป้องกันลัดวงจรลงดินแบบทันทีทันใด (Instantaneous Ground Overcurrent Relay Protection)

การตรวจจับและการป้องกันการเกิดความผิดปกติของลงดิน (Ground Fault) แบบทันทีทันใดทำได้โดย

1. วิธี Zero – Sequence Current Transformer
2. วิธี Residual Connected

ซึ่งทั้งสองวิธีได้กล่าวไปแล้วในบทที่ผ่านมา

5.2.5. การป้องกันการลัดวงจรลงดินแบบหน่วงเวลา (Time-delay Ground Overcurrent Protection)

ในการตรวจจับการเกิดความผิดปกติของลงดินแบบหน่วงเวลาโดยที่รีเลย์รับค่ากระแสผ่านจากหม้อแปลงกระแสและมีการทำงานแบบ Instantaneous และ Time-Delay มีดังนี้

1. Zero-Sequence Current Transformers and Time-Delay Ground Relay

หม้อแปลงกระแส Zero-Sequence ส่วนมากจะใช้ในการป้องกันมอเตอร์ร่วมกับ Instantaneous Overcurrent Ground Relay แต่ถ้าใช้แบบ Time-Delay Relay ต้องตั้งระยะเวลาที่สั้นมาก

2. Residually Connected Current Transformers and Ground Relay

รีเลย์แบบนี้จะตั้งเวลาไว้สั้นมาก

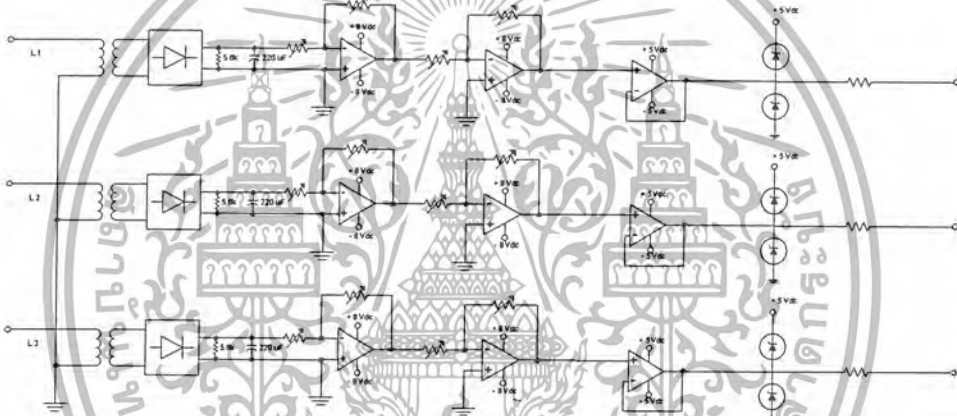


บทที่ 6

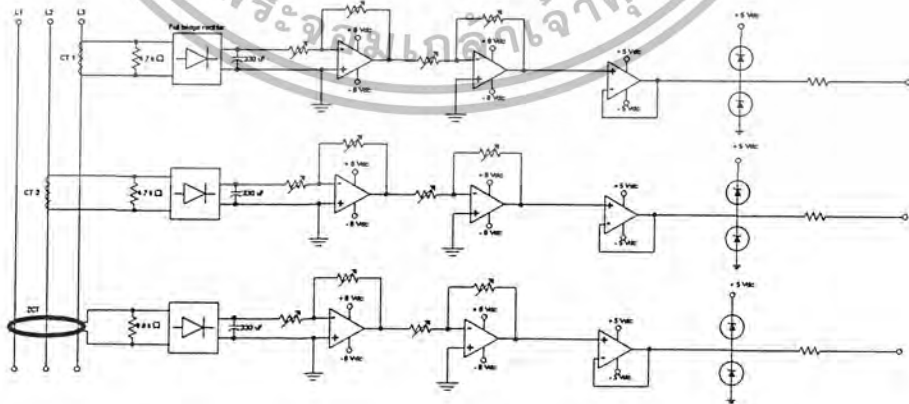
แนวความคิด หลักการทำงาน การออกแบบ และการสร้างวงจรของ Relay Management

6.1 หลักการทำงาน

เนื่องจาก Relay Management อาศัย Microconverter ADuC 812 ในการประมวลผลสัญญาณ ซึ่งสัญญาณอินพุตที่ต้องการใช้งานนั้นเป็นสัญญาณอนาล็อกแรงดันไม่เกิน 5 Vdc โดยจะแบ่งการทำงานของวงจรออกเป็นส่วนๆ ดังนี้



รูปที่ 6.1 วงจรแปลงสัญญาณสำหรับการตรวจจับความผิดปกติอันเนื่องมาจากแรงดันไฟฟ้า



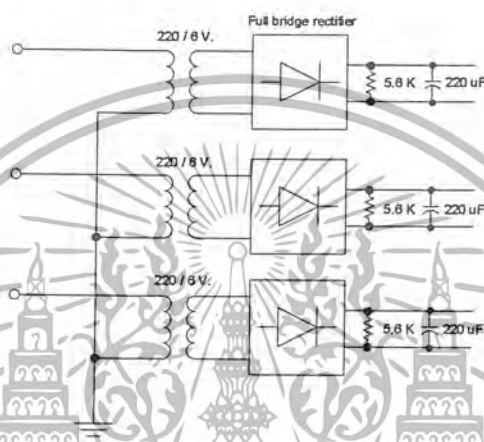
รูปที่ 6.2 วงจรแปลงสัญญาณสำหรับการตรวจจับความผิดปกติอันเนื่องมาจากกระแสไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.2 ส่วนของวงจรแปลงสัญญาณสำหรับการตรวจจับความผิดปกติอันเนื่องมาจากแรงดันไฟฟ้า

ในส่วนของวงจรจับความผิดปกติที่เกิดขึ้นจากแรงดันไฟฟ้า จำเป็นต้องอาศัยหม้อแปลงแรงดันในการลดระดับแรงดันไฟฟ้าลงมาให้อยู่ในย่านที่ต้องการใช้งาน โดยต้องมีความสัมพันธ์กับสัญญาณอินพุตที่ต้องป้อนให้กับ Microconverter ADuC 812

โดยในส่วนของหม้อแปลงนั้นเลือกใช้หม้อแปลงขนาด 220 / 6 V, 300 mA, จำนวน 3 ลูก นำมาต่อแบบ star point เพื่อให้รับแรงดันทดสอบขนาด 380 Vac ได้



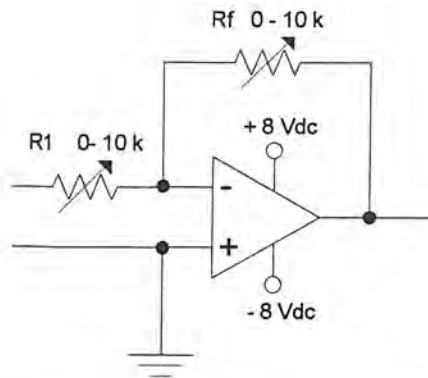
รูปที่ 6.3 วงจรแปลงสัญญาณสำหรับการตรวจจับความผิดปกติอันเนื่องมาจากแรงดันไฟฟ้า

จากนั้นแรงดันเอาท์พุทที่ได้จะถูกแปลงสัญญาณจาก AC เป็น DC ด้วยวงจรเรียงกระแสแบบบริดจ์ (Full bridge rectifier) โดยมีค่าความต้านทานขนาด 5.6 k Ω ต่อไว้สำหรับเป็นภาระไฟฟ้า (Load) เพื่อใช้สังเคราะห์ให้กับส่วนของวงจรขยายสัญญาณต่อไป โดยมีค่าคาปาซิเตอร์ขนาด 220 μ F ทำหน้าที่คอยกรองกระแสให้เรียบ

6.3 ส่วนของวงจรขยายสัญญาณ

ส่วนต่อมาเป็นส่วนของวงจรขยายสัญญาณ โดยออกแบบให้เป็นวงจรขยายสัญญาณแบบกลับเฟสจาก IC op-amp เบอร์ 741 จำนวน 2 ชุด โดยแบ่งเป็น

6.3.1 วงจรขยายสัญญาณแบบกลับเฟสชุดที่ 1 จะรับค่าสัญญาณมาจากชุดแปลงสัญญาณ AC เป็น DC เพื่อทำการปรับแต่งรูปคลื่นให้เพิ่มหรือลดขนาดของรูปคลื่นได้จากการปรับอัตราขยาย (Gain) ของวงจรขยายสัญญาณ



รูปที่ 6.4 วงจรขยายสัญญาณแบบกลับเฟสชุดที่ 1

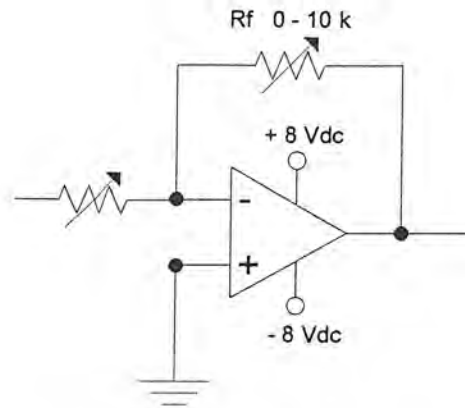
โดยการปรับค่าความต้านทาน R_1 และ R_f โดยเป็นไปตามสมการ

$$V_{out} = \left(-\frac{R_f}{R_1} \right) V_{in}$$

ทั้งนี้เนื่องจากเพื่อต้องการ ให้ได้ค่าสัญญาณที่เปลี่ยนแปลงได้ เพื่อใช้ในการตั้งค่าให้เหมาะสมกับการใช้งานในการใช้เป็นสัญญาณอินพุตให้กับ Microconverter ADuC 812 จึงเลือกใช้เป็นค่าความต้านทานชนิดปรับค่าได้จาก 0 – 10 k Ω แทนที่จะใช้เป็นค่าความต้านทานแบบคงค่า

แต่เนื่องจากรูปคลื่นเอาต์พุตที่ได้จากวงจขยายสัญญาณแบบกลับเฟสชุดที่ 1 นั้น จะมีรูปคลื่นที่อยู่ทางด้านซีกลบตามสมการด้านบน ซึ่งยังไม่สามารถนำมาใช้ป้อนเป็นสัญญาณอินพุตให้กับ Microconverter ADuC 812 ได้ จึงต้องทำการกลับเฟสของสัญญาณที่ได้อีกครั้งหนึ่งด้วยวงจขยายสัญญาณแบบกลับเฟสชุดที่ 2

6.3.2 วงจขยายสัญญาณแบบกลับเฟสชุดที่ 2 จะทำการรับค่าสัญญาณเอาต์พุตที่ได้จากวงจขยายสัญญาณแบบกลับเฟสชุดที่ 1 เพื่อทำการกลับค่าสัญญาณที่ได้อีกครั้งหนึ่งให้เป็นสัญญาณที่อยู่ทางด้านซีกบวก และยังสามารถปรับแต่งขนาดของรูปคลื่นจากอัตราขยายให้เหมาะสมตามความต้องการที่จะนำไปใช้เป็นสัญญาณอินพุตให้กับ Microconverter ADuC 812 ต่อไป

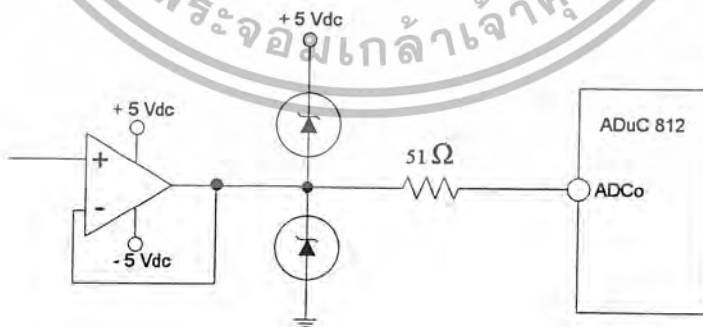


รูปที่ 6.5 วงจรขยายสัญญาณแบบกลับเฟสชุดที่ 2

ซึ่งจากวงจรขยายสัญญาณแบบกลับเฟสทั้ง 2 ชุดนั้นถึงแม้จะสามารถปรับแต่งรูปคลื่นได้เช่นเดียวกัน แต่ทั้ง 2 ชุดนี้ก็ยังมีข้อแตกต่างอยู่เล็กน้อยในการปรับแต่งรูปคลื่นสัญญาณตรงที่ ในวงจรขยายสัญญาณแบบกลับเฟสชุดที่ 1 นั้น จะทำการปรับแต่งในส่วนของความเรียบของยอดคลื่น ส่วนวงจรขยายสัญญาณแบบกลับเฟสชุดที่ 2 นั้นจะเป็นการปรับอัตราขยายในส่วนของคุณภาพของรูปคลื่น

6.4 ส่วนของวงจรอินพุตสำหรับ Microconverter ADuC 812

เนื่องจากตาม Datasheet ของ Microconverter ADuC 812 นั้น ในส่วนของสัญญาณอินพุตนั้นต้องมีขนาดไม่เกิน 5 Vdc จึงจำเป็นต้องมีวงจรสำหรับบล็อกสัญญาณอินพุตไม่ให้เกินกว่า 5 Vdc. โดยวงจรที่นำมาใช้คือวงจร Buffering Analog input ซึ่งเป็นวงจรที่ถูกระบุมาใน Datasheet ของ Microconverter ADuC 812



รูปที่ 6.6 วงจร Buffering Analog input

โดยในวงจร Buffering Analog input นั้น จะประกอบไปด้วย วงจรตามสัญญาณแรงดัน ซึ่งในที่นี้ได้จ่ายไฟเลี้ยงให้กับวงจรเท่ากับ 5 Vdc. และซีดคักไดโอด (Schottky Diode) ซึ่งจะทำหน้าที่จำกัดแรงดันของสัญญาณอินพุตอีกครั้งหนึ่ง และได้จ่ายไฟเข้าเท่ากับ 5 Vdc. เช่นกัน

6.5 ส่วนของวงจรแปลงสัญญาณสำหรับการตรวจจับความผิดปกติอันเนื่องมาจากกระแสไฟฟ้า

ในส่วนของวงจรแปลงสัญญาณสำหรับการตรวจจับความผิดปกติอันเนื่องมาจากกระแสไฟฟ้านั้น จะแบ่งออกเป็น 2 ส่วนคือ ส่วนที่ใช้หม้อแปลงกระแสสำหรับตรวจจับความผิดปกติอันเนื่องมาจากกระแสไฟฟ้า และส่วนที่ใช้หม้อแปลงกระแสแบบผลรวมของกระแสเป็นศูนย์ (Zero Current Transformer) สำหรับตรวจจับความผิดปกติอันเนื่องมาจากมีกระแสไฟฟ้ารั่วลงดิน

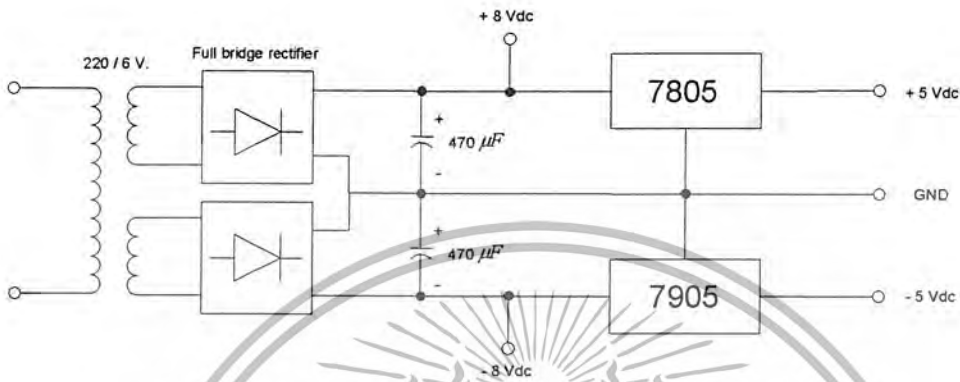


รูปที่ 6.7 วงจรแปลงสัญญาณสำหรับการตรวจจับความผิดปกติอันเนื่องมาจากกระแสไฟฟ้า

จากรูปที่ 6.5 แสดงการใช้หม้อแปลงกระแสและหม้อแปลงกระแสแบบผลรวมของกระแสเป็นศูนย์ จับสถานะของกระแสไฟฟ้าที่เกิดขึ้นในเฟส 2 และเฟส 3 โดยสัญญาณของกระแสที่ได้จะถูก Drop โดยค่าความต้านทาน $4.7 \text{ k}\Omega$ เพื่อเปลี่ยนให้อยู่ในรูปของสัญญาณแรงดัน จากนั้นสัญญาณที่ได้จะผ่านเข้าสู่วงจรเรียงกระแสแบบบริดจ์เพื่อแปลงรูปสัญญาณจาก AC เป็น DC โดยมีค่าคาปาซิเตอร์ขนาด $300 \mu\text{F}$ ทำหน้าที่คอยกรองกระแสให้เรียบก่อนที่จะเข้าสู่วงจรขยายสัญญาณต่อไปเช่นเดียวกับที่ได้กล่าวมาแล้วในส่วน of วงจรแปลงสัญญาณสำหรับการตรวจจับความผิดปกติอันเนื่องมาจากแรงดันไฟฟ้า

6.6 ส่วนของวงจรไฟเลี้ยงสำหรับวงจรขยายสัญญาณ

ส่วนของวงจรไฟเลี้ยงสำหรับวงจรขยายสัญญาณ ได้แยกหม้อแปลงออกมาอีกชุดหนึ่งจากหม้อแปลงหลัก เพื่อป้องกันผลกระทบที่อาจจะเกิดจากความผิดปกติของระบบไฟฟ้าที่มีต่อหม้อแปลงหลัก

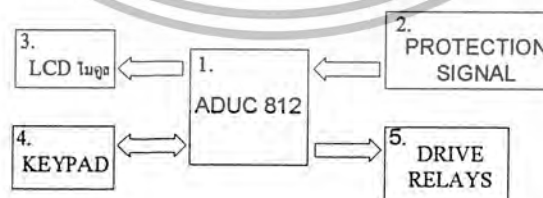


รูปที่ 6.8 วงจรไฟเลี้ยงสำหรับวงจรขยายสัญญาณ

โดยเป็นชุดเรียงกระแสแบบบริดจ์ ส่วนนี้จะได้แรงดันไฟฟ้ากระแสตรงออกมาประมาณ ± 8 Vdc. จากขนาดของหม้อแปลง 220/6V. ซึ่งจะใช้สำหรับเป็นไฟเลี้ยงของวงจรขยายสัญญาณแบบกลับเฟสทั้ง 2 ชุด อีกส่วนหนึ่งจะเป็นชุด Voltage Regulator จาก IC Regulate เบอร์ 7805 และ 7905 เพื่อสร้างแรงดันขนาด ± 5 Vdc. เพื่อใช้เป็นไฟเลี้ยงให้กับวงจร Buffering Analog input โดยมีค่าคาปาซิเตอร์ขนาด $470 \mu\text{F}$ ช่วยในการกรองกระแสให้เรียบ

อีกทั้งวงจรไฟเลี้ยงนี้ยังใช้สำหรับเป็นกราวด์ให้กับวงจรทั้งหมดด้วย

6.7 ส่วนประกอบของวงจรชุดควบคุม (Control Circuit Part)



รูปที่ 6.9 บล็อกไดอะแกรมของชุดควบคุม

6.7.1 ชุดตรวจจับสัญญาณเมื่อเกิดความผิดปกติขึ้นในระบบไฟฟ้า

ซึ่งจะเป็นชุดแปลงและขยายสัญญาณเมื่อเกิดความผิดปกติขึ้นในระบบไฟฟ้าและส่งสัญญาณที่เกิดขึ้นส่งไปยัง Microconverter เพื่อทำการประมวลผลสัญญาณ ดังที่ได้กล่าวมาแล้วในหัวข้อ 7.2

6.7.2 ชุด LCD โมดูล

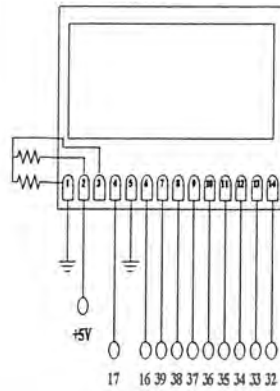
ในการเขียนข้อมูลเพื่อควบคุมให้โมดูล LCD แสดงผลตามที่ต้องการ ต้องส่งคำสั่ง (Instruction) แล้วกำหนดโหมดการทำงานให้แก่โมดูล LCD ก่อน จากนั้นจึงค่อยส่งข้อมูล (data) ที่ต้องการแสดงผล เนื่องจากบิตข้อมูลของโมดูล LCD มี 8 เส้นคือ D0-D7 และใช้เป็นทางผ่านของทั้งคำสั่งและข้อมูล ดังนั้นในการส่งคำสั่งและข้อมูลจึงต้องอาศัยการกำหนดสัญญาณลอคจิกที่ขา RS ถ้าหากที่ขา RS ได้ลอคจิก "0" หมายความว่า ข้อมูลที่ป้อนให้แก่โมดูล LCD ขณะนั้นเป็นคำสั่ง ในทางตรงข้าม หากขา RS ได้รับลอคจิก "1" ข้อมูลที่ป้อนให้ขณะนั้นเป็นข้อมูลที่ใช้ในการแสดงผล

เมื่อต้องการเขียนหรืออ่านข้อมูลใน CGRAM และ DDRAM เริ่มต้นต้องกำหนดแอดเดรสที่ต้องการอ่านหรือเขียนก่อน โดยใช้คำสั่งเลือกแอดเดรส จากนั้นกำหนดให้ขา RS เป็น "1" เพื่อแจ้งให้ตัวควบคุมภายในโมดูล LCD ทราบว่าข้อมูลที่ปรากฏต่อไปนี้เป็นข้อมูลปกติไม่ใช่คำสั่ง

ในกรณีที่ต้องการอ่านข้อมูลต้องกำหนดให้ขา R/W เป็น "1" ข้อมูลขนาด 8 บิต (หรือ 4 บิต) ก็จะปรากฏบนบิตข้อมูล ทราบว่าข้อมูลที่ปรากฏต่อไปนี้เป็นข้อมูลปกติไม่ใช่คำสั่ง

ในกรณีที่ต้องการเขียนข้อมูล เมื่อกำหนดแอดเดรสและป้อนลอคจิก "1" ให้ขา RS แล้ว แล้วต้องกำหนดให้ขา R/W เป็น "0" ข้อมูลที่อยู่บนบิตข้อมูลจะถูกเขียนลงในรีจิสเตอร์ DR จากนั้นจึงถ่ายทอดลงใน DDRAM ต่อไป

โดยปกติขา 3 จะต่อกับตัวต้านทานปรับค่าได้ เพื่อปรับความเข้มของหน้าจอ LCD แต่ในที่นี้จะใช้ตัวต้านทานปรับค่าได้โดยไม่จำเป็นต้องปรับ ขา 5 จะต่อลงกราวด์เนื่องจากเราต้องการเขียนอย่างเดียวไม่ต้องการค่าบน LCD ส่วนขา 15-16 บางรุ่นก็จะมี บางรุ่นก็จะมี ไม่มี ถ้ามีขา 15 ต่อ +5 โวลต์, ขา 16 ต่อลงกราวด์ ซึ่งเป็นไฟเลี้ยง back light บนจอ LCD ส่วนขา 4, 6, 7, 8, 9, 10, 11, 12, 13 และ 14 จะต่อกับขา 17, 16, 39, 38, 37, 36, 35, 34, 33, 32 ของไมโครคอนโทรลเลอร์ตามลำดับ

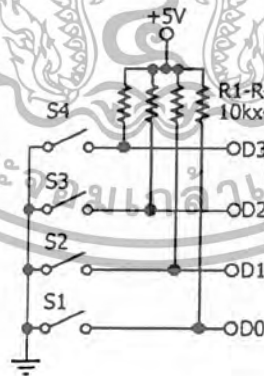


ขโมยโคตรตอนโทรตอน

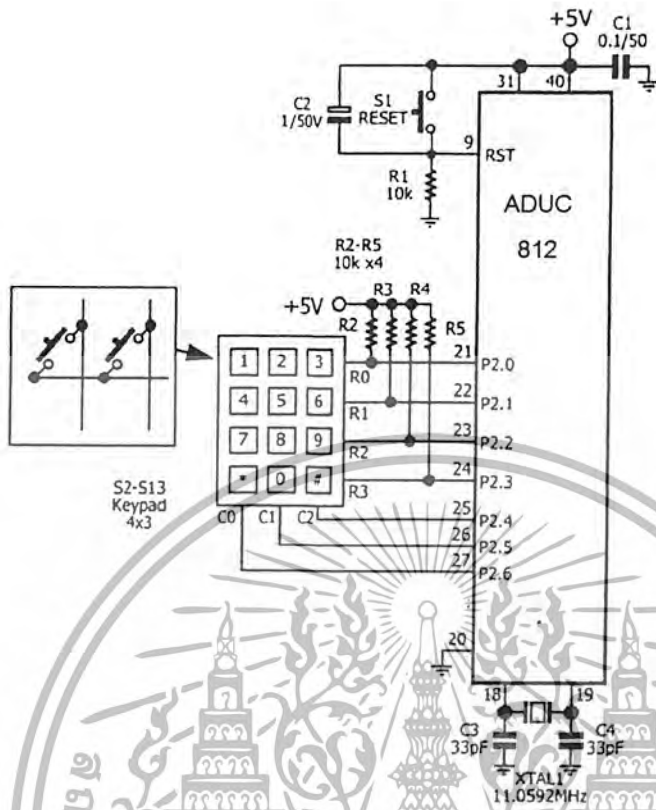
รูปที่ 6.10 การต่อใช้งาน LED โมดูล

6.7.3 ชุดการเชื่อมต่อกับ Keypad หรือสวิตช์เมตริกซ์ 4x3 จุด

การอ่านค่าหรือรับค่าการกดสวิตช์เป็นอีกงานหนึ่งที่ไม่โครคอนโทรลเลอร์ต้องสามารถรองรับและเชื่อมต่อใช้งานร่วมด้วยได้วงจรของสวิตช์มีด้วยกัน 2 ลักษณะใหญ่ๆ คือ ต่อเข้ากับไฟเลี้ยงหรือกราวด์โดยตรงเมื่อสวิตช์ตัวใดต่อวงจรสามารถอ่านค่าได้โดยตรง ดังในรูปที่ 4.7 วงจรในลักษณะนี้ไม่มีความซับซ้อนสามารถอ่านค่าของสวิตช์ได้ง่ายและรวดเร็ว แต่มีข้อเสียคือ ถ้าหากจำนวนของสวิตช์มีมากๆ จำนวนของสายข้อมูลก็จะมีมากตาม ทำให้ระบบหรือวงจรโดยรวมมีขนาดใหญ่และสิ้นเปลือง

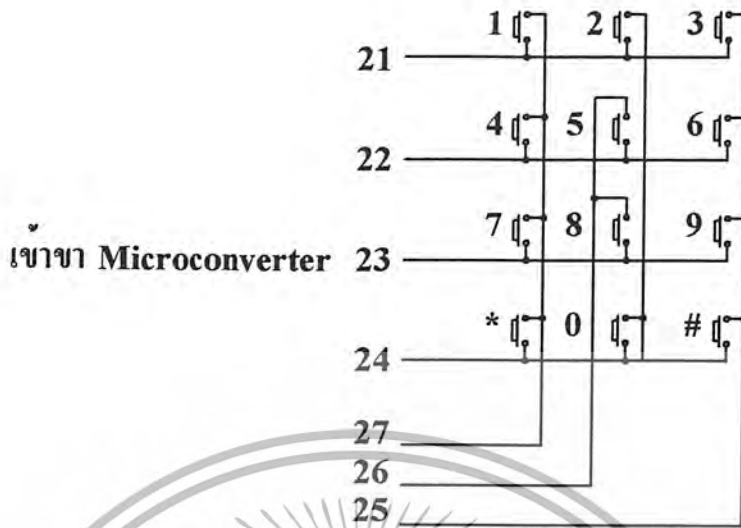


รูปที่ 6.11 วงจรของสวิตช์แบบต่อเข้ากับไฟเลี้ยงและกราวด์



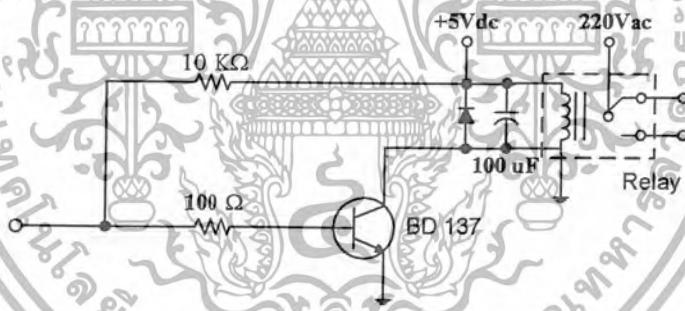
รูปที่ 6.12 วงจรเชื่อมต่อ Keypad เข้ากับ Microconverter ADuC 812

ตัวอย่างวงจรแสดงในรูปที่ 6.10 จะใช้พอร์ต 2 ของ Microconverter เชื่อมต่อเข้ากับ Keypad ทั้ง 7 เส้นคือ สายของคอลัมน์ 3 สาย C0-C2 และสายทางแถวหรือแถวอีก 4 สายคือ R0-R3 โดยเฉพาะที่ขาพอร์ต P2.0-P2.3 จะต้องต่อตัวต้านทาน पुलอัปไว้เพื่อกำหนดสถานะเริ่มต้นที่ไม่มีการกดคีย์ โดย Microconverter จะทำการส่งข้อมูล "0" ไปยัง P2.6, P2.5 และ P2.4 ตามลำดับ ในทุกครั้งที่มีการส่งข้อมูลไปยังสายคอลัมน์ของ Keypad Microconverter จะทำการอ่านค่าที่ P2.0-P2.3 เข้ามาด้วย หากไม่มีการกด ค่าของ P2.0-P2.3 ก็จะเป็น "1" ทั้งหมด ถ้าหากมีการกดคีย์ ค่าของ P2.0-P2.3 ก็จะไม่เป็น 1111 อีกต่อไป เป็นการแจ้งให้ทราบว่ามี การกด Keypad ขึ้นแล้ว จากนั้น Microconverter ก็จะทำการค้นหาตำแหน่งต่อไป โดยการค้นหาตำแหน่งสิ่งที่จะได้มา อย่างแรกคือ ค่าตำแหน่งของคีย์นั้น จากนั้นก็จะนำค่าตำแหน่งนั้น ไปเปิดตารางข้อมูล เพื่อจะได้หมายเลขของ คีย์ที่กดอย่างแท้จริง



รูปที่ 6.13 การต่อ Keypad เข้ากับขาของ Microconverter

6.7.4 ชุดวงจรการขับรีเลย์

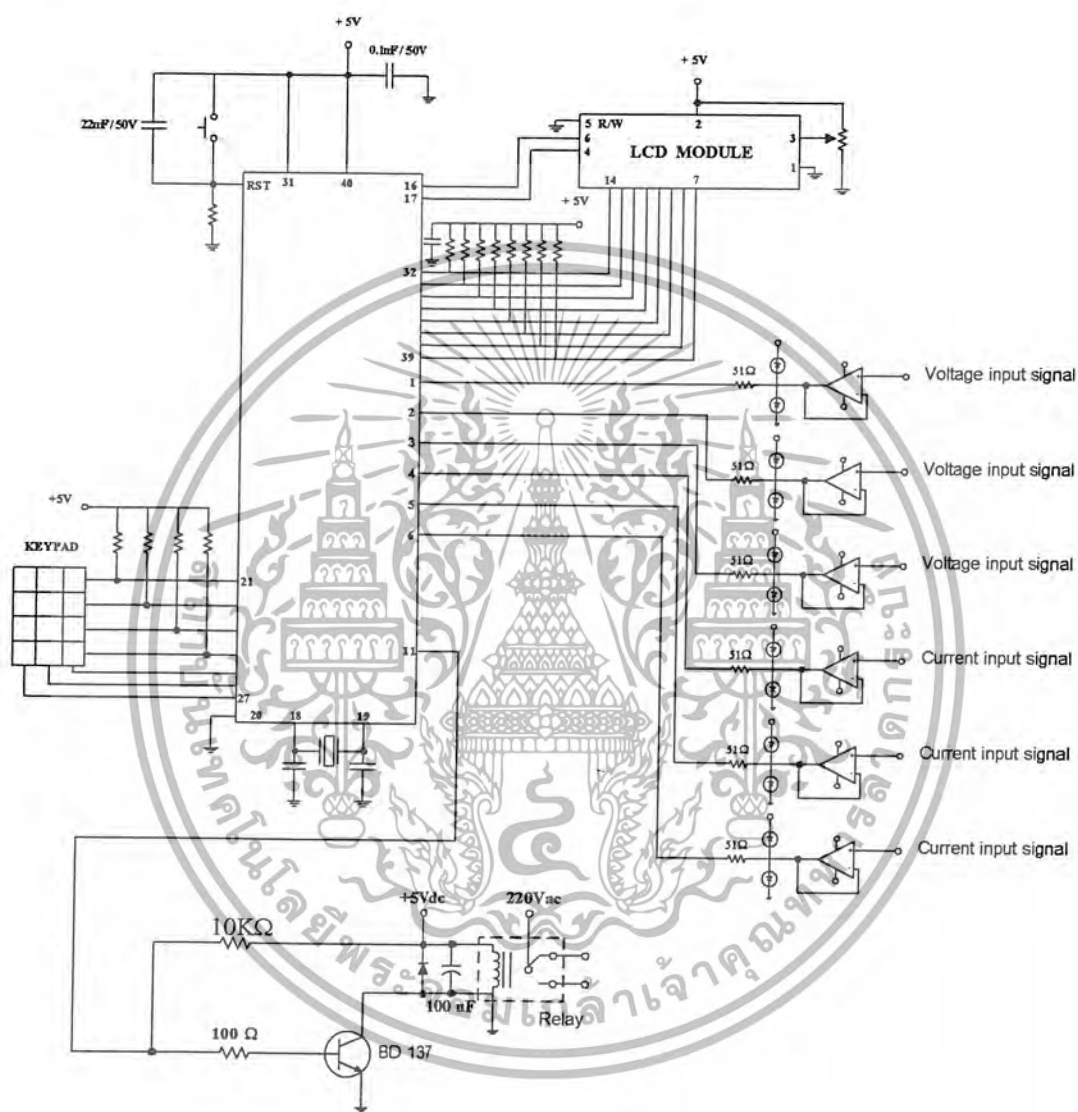


รูปที่ 6.14 วงจรการขับรีเลย์

จากรูป เมื่อเกิดความผิดปกติขึ้นในระบบไฟฟ้า Microconverter จะสั่งให้ชุดขับรีเลย์ทำงาน โดยการจ่ายสัญญาณให้กับขาเบสของ Transistor โดยมีค่าความต้านทาน 10 kΩ ทำหน้าที่เป็นวงจร pull up ช่วยดึงแรงดันมาขับ Transistor ให้ทำงานได้ในระดับแรงดันที่ต้องการ เนื่องจากสัญญาณที่ออกมาจากตัว Microconverter นั้นไม่เพียงพอต่อการขับวงจรรีเลย์

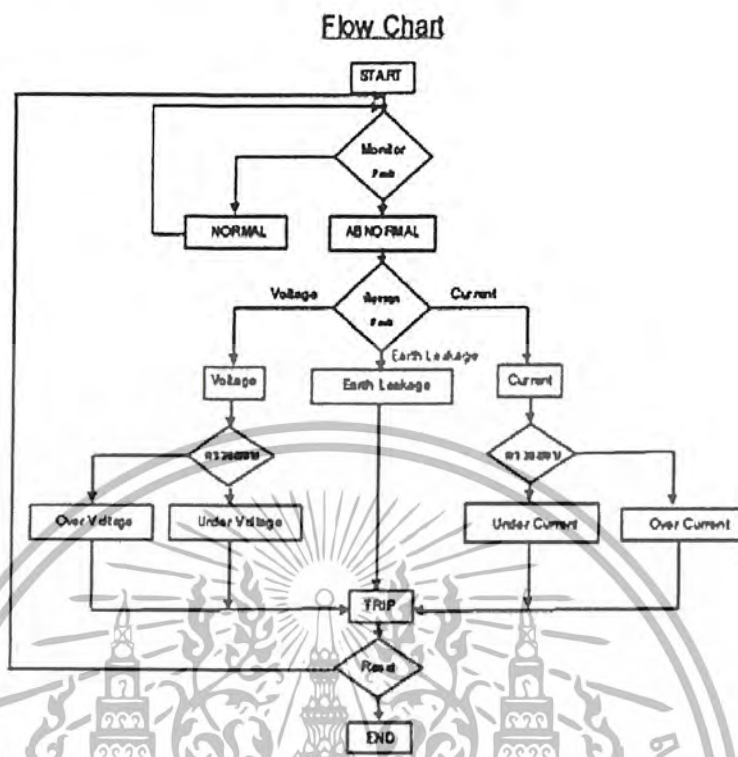
6.7.5 วงจรควบคุม

จะใช้ Microconverter ADuC 812 ซึ่งเป็นตัวหลักในการควบคุมการทำงานในส่วนต่างๆ ของวงจรควบคุม

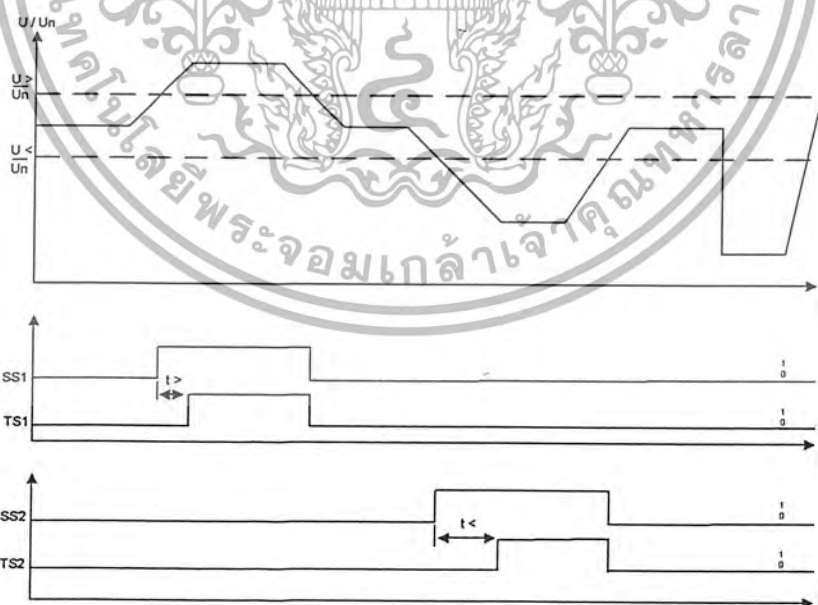


รูปที่ 6.15 ชุดวงจรควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.16 Flow Chart การทำงานของโปรแกรมวงจร Relay Management



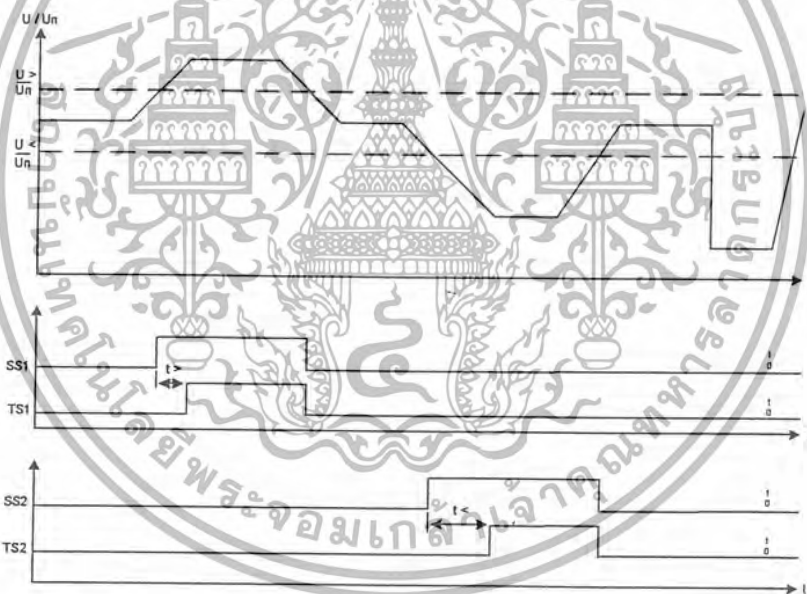
รูปที่ 6.17 แสดงหลักการทำงานการตรวจจับความผิดปกติของ Relay Management

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการ การทดสอบ และปัญหาที่เกิดจากการทดสอบ

จากในบทที่แล้วที่ได้นำเสนอถึงหลักการทำงานของวงจรในส่วนต่างๆ นั้น ในบทนี้จะได้นำเสนอถึงหลักการตรวจจับความผิดปกติที่เกิดขึ้นในระบบไฟฟ้าของ Relay Management การทดสอบและสมมุติฐานของปัญหาที่เกิดขึ้นระหว่างการทดสอบที่ทำให้เกิดความผิดปกติของการตรวจจับความผิดปกติที่เกิดขึ้น ตลอดจนปัญหาที่ทำให้วงจรชั้นรีเลย์ไม่สามารถทำงานได้อย่างสมบูรณ์

7.1 หลักการตรวจจับความผิดปกติที่เกิดขึ้นในระบบไฟฟ้า



รูปที่ 7.1 แสดงหลักการทำงานการตรวจจับความผิดปกติของ Relay Management

จากรูปที่ 7.1 หลักการที่ใช้ในการตรวจจับความผิดปกติที่เกิดขึ้นคือ การกำหนดสัญญาณอ้างอิงขึ้นมาค่าหนึ่งโดยกำหนดค่าให้เป็นสัญญาณที่แสดงถึงสภาวะปกติของระบบไฟฟ้า จากนั้นก็ทำการกำหนดขอบเขตของการป้องกันที่จะแสดงถึงย่านความปลอดภัยที่ยอมรับได้หากเกิดความผิดปกติเพียงเล็กน้อยขึ้นในระบบ และเมื่อ Relay Management ทำการจับความผิดปกติที่เกิดขึ้นได้ก็จะทำการตรวจเช็คดูว่าระดับของความ

ผิดปกติที่เกิดขึ้นนั้นควรจะทำการปลดวงจรออกทันที หรือว่าจะเพียงแค่หน่วงเวลาไว้ก่อน โดยในส่วนของ การตัดสินใจนี้ได้มีการนำเอา Microconvector ADuC 812 เข้ามาช่วยในการทำการประมวลผลเพื่อให้ได้ การทำงานที่ถูกต้อง รวดเร็ว และแม่นยำ

โดยมีการแบ่งภาคของการตรวจจับความผิดปกติที่เกิดขึ้นออกเป็น 2 กรณีคือ

1. การตรวจจับความผิดปกติอันเนื่องมาจากแรงดันไฟฟ้า

การตรวจจับความผิดปกติอันเนื่องมาจากแรงดันไฟฟ้าจะใช้หม้อแปลงเป็นตัวจับสัญญาณความ ผิดปกติที่เกิดขึ้น โดยการลดระดับของแรงดันที่ทำการตรวจสอบลงมาให้อยู่ในย่านที่ ADuC 812 สามารถที่จะ รับรู้ได้ จากนั้นเปลี่ยนรูปสัญญาณจาก AC ให้อยู่ในรูปของสัญญาณ DC เพราะว่าเป็นสัญญาณที่ ADuC 812 จะสามารถใช้ในการประมวลผลได้ จากนั้นทำการขยายสัญญาณที่เกิดขึ้นและทำการตั้งค่าอ้างอิงไว้ในย่านที่ ต้องการเพื่อทำการเปรียบเทียบระหว่างสภาวะปกติและสภาวะที่มีความผิดปกติเกิดขึ้น

2. การตรวจจับความผิดปกติอันเนื่องมาจากกระแสไฟฟ้า

การตรวจจับความผิดปกติอันเนื่องมาจากกระแสไฟฟ้าจะใช้หม้อแปลงกระแสและหม้อแปลงกระแส แบบผลรวมเป็นศูนย์เป็นตัวตรวจจับความผิดปกติที่เกิดขึ้น แต่เนื่องจากสัญญาณที่ได้จากหม้อแปลงกระแสทั้ง สองชนิดนั้นจะเป็นสัญญาณที่อยู่ในรูปของสัญญาณกระแสซึ่งตัวของ ADuC 812 นั้นจะไม่สามารถทำการรับ ค่าได้ จึงต้องแปลงสัญญาณจากสัญญาณกระแสให้อยู่ในรูปของสัญญาณแรงดันคั่นเสียก่อนเพื่อที่จะได้ทำการตั้ง ค่าอ้างอิงที่ต้องการได้ และการที่ต้องมีการเปลี่ยนแปลงรูปคลื่นสัญญาณนี้เองก็เป็นจุดหนึ่งที่จะทำให้เกิด ข้อผิดพลาดขึ้นในการทำงานของ Relay Management

7.1.1 ภาคการขยายสัญญาณ

ในส่วนของการขยายสัญญาณในการปรับตั้งค่าของสัญญาณอ้างอิงนั้น ในตอนแรกได้ใช้วงจรขยาย สัญญาณแบบไม่กลับเฟสเป็นตัวขยายสัญญาณแต่จากการทดสอบไม่สามารถปรับตั้งค่าสัญญาณได้ตาม ต้องการ จึงได้มีการแก้ไขโดยการเปลี่ยนมาใช้วงจรขยายสัญญาณแบบกลับเฟสเข้ามาแทนที่ ซึ่งต้องใช้ วงจรขยายสัญญาณแบบกลับเฟสถึงสองชุดตั้งที่ได้กล่าวมาแล้วในบทที่ผ่านมา

7.1.2 การปรับตั้งสัญญาณอ้างอิง

การปรับตั้งสัญญาณอ้างอิง และขอบเขตของการป้องกันที่ได้กล่าวไว้ในบทที่ 1 นั้น ได้อ้างอิงจาก รีเลย์ป้องกันของหลายบริษัทที่มีวางขายอยู่ในท้องตลาดซึ่งเป็นค่ามาตรฐานที่ทางผู้ผลิตเหล่านั้นได้ทำการ ทดสอบมาก่อนหน้าแล้ว

% Voltage/Current	ค่า Voltage	ค่า Dc Voltage	ค่า Current	ค่า Dc Voltage	การทำงาน
110 (10%)	418	2.87	2.85	2.74	Trip
107 (7%)	407	2.76	2.68	2.61	Alarm
105 (5%)	399	2.63	2.43	2.54	-
100 (Ref)	380	2.51	2.27	2.47	Normal
95 (5%)	361	2.47	1.97	2.33	-
93 (7%)	354	1.87	1.95	1.71	Alarm
90 (10%)	342	1.67	1.84	1.54	Trip

ตารางที่ 7.1 แสดงผลการทดสอบการปรับตั้งค่าสัญญาณอ้างอิงที่ใช้ในการตรวจจับความผิดปกติ

จากตารางแสดงผลการทดสอบการปรับตั้งค่าสัญญาณอ้างอิงโดยใช้การปรับแรงดันจาก Variac โดยทำการปรับแรงดันให้มีการเปลี่ยนแปลง $\pm 10\%$ หรืออยู่ในย่าน 342 – 418 V เพื่อเลียนแบบสภาวะที่มีความผิดปกติเกิดขึ้น โดยที่ได้ปรับตั้งค่าสัญญาณอ้างอิงในตัว Relay Management ไว้เท่ากับ 3 Vdc

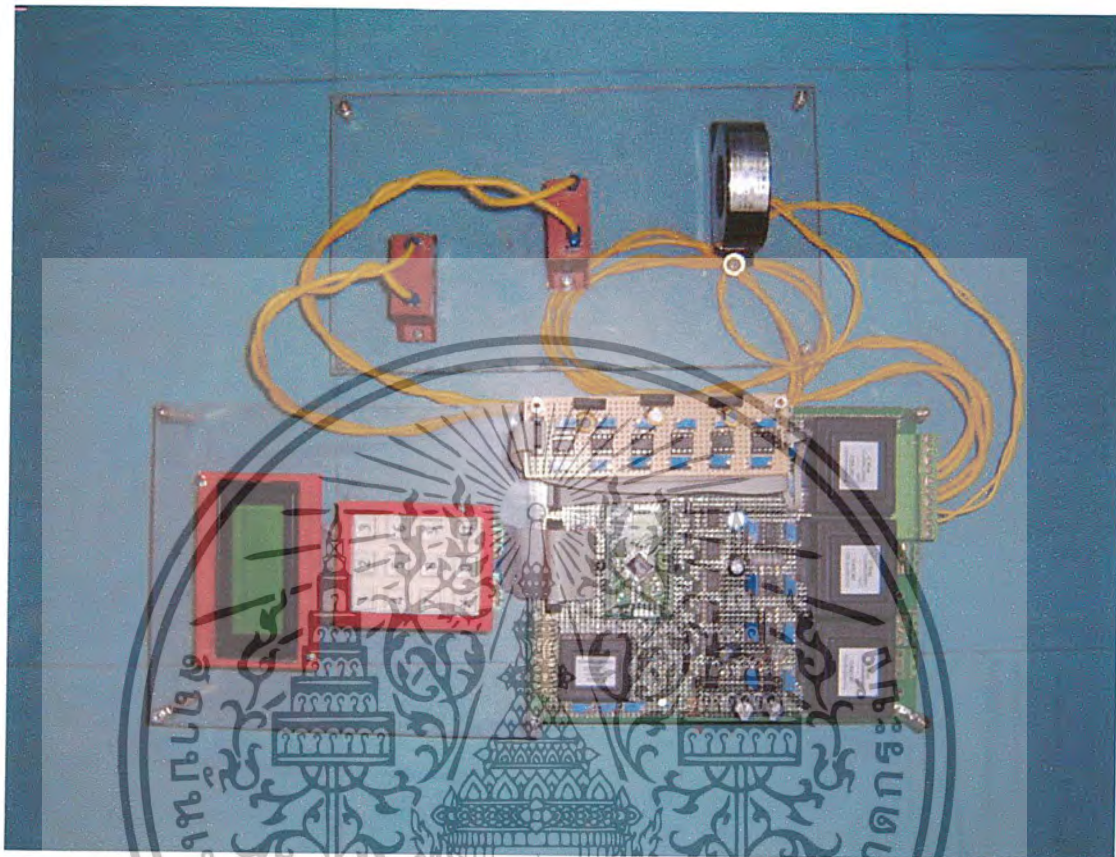
จากผลการทดลองปรับแรงดันให้มีการเปลี่ยนแปลงไป 5, 7 และ 10% พบว่าเกิดการเปลี่ยนแปลงขึ้นที่ค่าปรับตั้งในตัว Relay Management จริง แต่ผลที่ได้จากการเปลี่ยนแปลงนี้มีค่าน้อยมาก ดังนั้นขอบเขตของช่วงการป้องกันจึงมีผลกระทบต่อการตรวจจับความผิดปกติที่จะเกิดขึ้นพอสมควร เพราะในงานจริงนั้นหากเกิดสัญญาณรบกวนขึ้นในระบบหรือเกิดฮาร์โมนิกขึ้นแล้วอาจทำให้วงจร Relay Management ทำงานผิดพลาดไปจากความเป็นจริงและไม่สามารถปลดวงจรออกได้อย่างถูกต้อง เพราะค่าที่เกิดจากการทดลองนั้นมีการเปลี่ยนแปลงน้อยเกินไป

7.1.3 ผลการประมวลผลสัญญาณ

จากสัญญาณที่ได้จากการตรวจจับความผิดปกติที่เกิดขึ้นจะเข้าสู่กระบวนการประมวลผลโดย ADuC 812 ซึ่งเป็น Microconverter ที่มีสถาปัตยกรรมภายในเช่นเดียวกับ MCS-51 แต่จะมีความละเอียดมากกว่าดังที่ได้แสดงรายละเอียดเบื้องต้นในบทที่ 4 ไปแล้ว

ที่ได้มีการนำ ADuC 812 มาใช้แทน MSC-51 นั้นนอกจากจะมีความละเอียดมากกว่าแล้ว ในตัวของ MCS-51 นั้นจะรับค่าสัญญาณอินพุตเป็นแบบดิจิทัลซึ่งจะรับรู้ค่าของสัญญาณที่เข้ามาได้เพียงแค่ 1 กับ 0 เท่านั้นซึ่งจะใช้ไม่ได้กับกรณีที่ต้องการเปรียบเทียบผลของสัญญาณเข้าภายในกรณีนี้ จึงเลือกใช้เป็น ADuC 812 ซึ่งสามารถรับรู้สัญญาณเข้าที่เป็นอนาล็อกและสามารถแปรตามค่าสัญญาณที่ตั้งไว้เป็นค่าอ้างอิงเพื่อทำการตรวจสอบความผิดปกติที่เกิดขึ้นได้

7.2 ส่วนของวงจรในการตรวจจับความผิดปกติที่เกิดขึ้นในระบบไฟฟ้า



รูปที่ 7.2 แสดงส่วนของวงจรในการตรวจจับความผิดปกติที่เกิดขึ้นในระบบไฟฟ้า

7.3 การทดสอบ ปัญหา และแนวทางแก้ปัญหา

สัญญาณอินพุตที่ ADuC 812 ต้องการนั้นเป็นสัญญาณ DC เรียบที่ต้องไม่มีริบเบิล แต่จากสัญญาณที่ผ่านชุดแปลงและขยายสัญญาณนั้นมีลักษณะเป็น Full Wave ที่ได้จากการใช้วงจรเรียงกระแสแบบบริดจ์ ซึ่ง ADuC 812 นั้นจะไม่สามารถทำการประมวลผลได้ จึงได้แก้ไขโดยการใช้ Capacitor มาต่อเข้าไปในวงจรเพื่อแก้ไขรูปคลื่นให้มีความเรียบขึ้น โดยที่ยังเพิ่มค่า Capacitance เข้าไปเท่าไรรูปคลื่นก็จะยิ่งเรียบมากขึ้นเท่านั้น แต่ผลกระทบที่เกิดขึ้นจากการทดลองใส่ Capacitor เข้าไปนั้นจะเกิดการหน่วงที่เกิดจากการ Charge และ Discharge ประจุภายในตัว Capacitor เพิ่มขึ้นมากตามไปด้วยซึ่งจะไปมีผลต่อการตรวจจับความผิดปกติที่เกิดขึ้น



รูปที่ 7.3 แสดงสัญญาณอินพุตที่ป้อนให้กับ ADuC 812

ในส่วนของ ADuC 812 ได้ทำการทดสอบการรัน โปรแกรมที่ใช้ในการประมวลผลสัญญาณบนเครื่องคอมพิวเตอร์แล้วปรากฏว่าสามารถทำงานได้

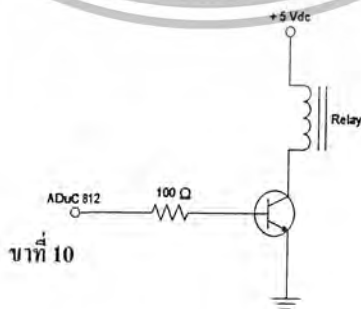
จึงได้ลองนำมาทดสอบกับชิ้นงานเพื่อใช้ทดลองขับรีเลย์ขนาด 9 V 1 A โดยทำการเอาที่พุกของ ADuC 812 เข้าสู่รีเลย์โดยตรงดังรูป



รูปที่ 7.4 การต่อเอาต์พุตของ ADuC 812 เข้าสู่รีเลย์โดยตรง

ผลปรากฏว่ารีเลย์ไม่สามารถทำงานได้เนื่องจากตัว ADuC 812 ไม่สามารถส่งสัญญาณขนาด 9 V ออกมาได้

เพื่อเป็นการขยายสัญญาณเอาต์พุตของ ADuC 812 ได้นี้เอา Transistor เข้ามาช่วยและลดขนาดของรีเลย์ลงมาให้เหลือเพียง 5 V 0.7 A ดังรูป



รูปที่ 7.5 การขยายสัญญาณเอาต์พุตด้วยวงจรขยายแบบ Common Emitter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยทำการทดสอบภายใต้สภาวะการเกิดความผิดปกติอันเนื่องมาจากแรงดันหรือกระแสเพียงอย่างเดียว ผลปรากฏว่าสามารถขับรีเลย์ได้ แต่ยังคงมีลักษณะการทำงานที่ไม่เป็นจังหวะอยู่เล็กน้อย แต่เมื่อทำการทดสอบในสภาวะพร้อมใช้งานโดยทำการต่อสัญญาณอินพุตการตรวจจับความผิดปกติทั้งสองแบบเข้ากับ ADuC 812 พร้อมกัน ผลปรากฏว่ารีเลย์ไม่สามารถทำงานได้เนื่องจากค่าสัญญาณเอาต์พุตที่ออกมาจาก ADuC 812 มีค่าน้อยมากไม่พอที่จะขับรีเลย์ได้แม้จะทำการต่อวงจรขยายสัญญาณแบบ Common Emitter เข้าช่วยแล้วก็ตาม

จากตรงนี้จะจึงได้ทำการเพิ่มวงจรขยายสัญญาณด้วย Transistor เข้าไปอีกชุดโดยเป็นการต่อแบบ Darlington ซึ่งเป็นวงจรขยายสัญญาณแบบ Direct Coupling โดยใช้สัญญาณเอาต์พุตของวงจรขยายภาคแรกเป็นสัญญาณอินพุตให้กับวงจรขยายภาคต่อไป แต่ในทางปฏิบัติแล้วมักเกิดปัญหาเกี่ยวกับการเลื่อนของจุดทำงานเนื่องจากไบแอสของแต่ละภาคขยายไปรบกวนซึ่งกันและกัน

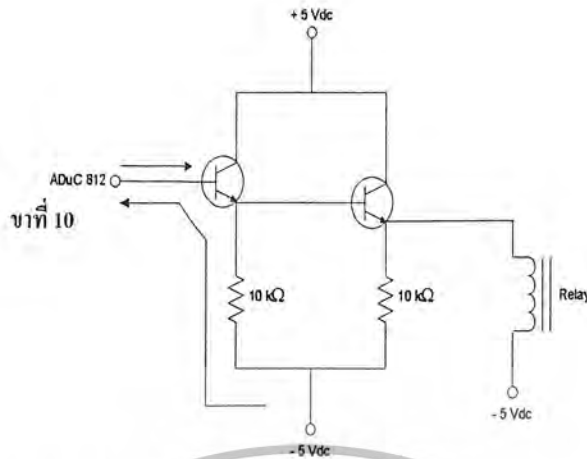
ความไวต่ออุณหภูมิก็เป็นอีกปัญหาหนึ่งของวงจร Darlington คือเมื่ออุณหภูมิสูงขึ้นค่า β และกระแสจะเพิ่มขึ้นมีผลให้จุดการทำงานสเถียรเลื่อนออกไป



รูปที่ 7.6 การขยายสัญญาณเอาต์พุตด้วยวงจรขยายแบบ Darlington

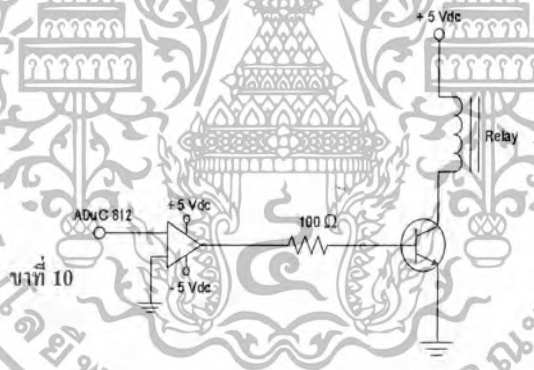
จากผลการทดสอบเมื่อทำการต่อวงจรขยายแบบ Darlington ปรากฏว่า ADuC 812 ทำการ Reset ตัวเองโดยไม่มีสาเหตุ แต่พอที่จะอธิบายได้ว่าอาจเกิดจากการขยายสัญญาณมากเกินไปจน ADuC 812 อยู่ในสภาวะเหมือนเกิดการ Overload ขึ้นภายในตัวเอง

จึงได้เปลี่ยนการทดสอบกลับมาใช้รีเลย์ขนาด 9 V เช่นเดิมแล้วลองขยายสัญญาณด้วยวงจรขยาย Darlington แล้วจ่ายแรงดัน -5 Vdc เพิ่มเข้าไปในการช่วยขับรีเลย์ดังรูป



รูปที่ 7.7 การขยายสัญญาณเอาต์พุตด้วยวงจรขยายแบบ Darlington โดยเพิ่มชุดแรงดัน -5 Vdc

แต่จากผลการทดสอบพบว่ามีความดันไหลย้อนกลับเข้าไปยัง ADuC 812 และยังไม่สามารถทำการขับเคลื่อนได้ จึงได้ลองใช้วงจรขยายสัญญาณโดยใช้ออปโตคัปเลอร์เข้ามาแทนที่ดังรูป



รูปที่ 7.8 การขยายสัญญาณเอาต์พุตด้วยออปโตคัปเลอร์

และจากผลการทดสอบปรากฏว่า ADuC 812 ทำการ Reset ตัวเองเช่นเดียวกับกรณีการขยายสัญญาณด้วยวงจรขยาย Darlington

ซึ่งค่าสัญญาณเอาต์พุตที่ออกจาก ADuC 812 นั้นมีไม่เพียงพอต่อการขับเคลื่อนรีเลย์ โดยได้พยายามใช้วงจรขยายแบบต่างๆ เข้ามาช่วยในการขับเคลื่อนรีเลย์แต่ก็ไม่ได้ผลไม่เป็นที่น่าพอใจนัก เมื่อทำการทดสอบที่สถานะพร้อมใช้งานโดยต่อสัญญาณอินพุตการตรวจจับความคิดปกติทั้งสองแบบเข้ากับ ADuC 812 พร้อมกัน ซึ่งหากทดสอบในขณะที่แยกการตรวจจับนั้นรีเลย์ยังพอที่จะทำงานได้

7.3.1 ปัจจัยที่มีผลต่อการทำงานของ Relay Management

7.3.1.1 ปัจจัยภายใน มีดังนี้

1. ผลจากการเดินสายในวงจรโดยไม่ได้เดินด้วยลวดวงจรทั้งหมดเนื่องจากมีการทดสอบและแก้ไขวงจรอยู่ตลอดเวลา อาจเป็นผลทำให้เกิดสัญญาณรบกวนซึ่งกันและกันขึ้นภายในวงจร Relay Management

2. การทำงานร่วมกันของออปแอมป์เบอร์ 741 ทั้งหมด 18 ตัวภายในวงจร Relay Management

อาจทำให้เกิดความไม่มีเสถียรภาพขึ้นภายในวงจร

7.3.1.2 ปัจจัยภายนอก มีดังนี้

1. ผลกระทบของฮาร์โมนิกที่มีต่ออุปกรณ์ไฟฟ้า

ซึ่งพอจะสรุปผลของฮาร์โมนิกที่เกี่ยวข้องกันได้ดังนี้

1. เซอร์คิตเบรกเกอร์

เซอร์คิตเบรกเกอร์ ความเย็นของกระแสฮาร์โมนิก จะมีผลกระทบต่อความสามารถในการตัดกระแสของเซอร์คิตเบรกเกอร์ เมื่อฮาร์โมนิกมีความถี่สูงขึ้นมากกว่าความถี่หลักมูลมีผลทำให้เกิดความร้อนเนื่องจากการสูญเสียในขดลวดโซลินอยด์รวมกับความร้อนที่เกิดขึ้นรอบๆ ตัวความร้อนนี้จะทำให้อุปกรณ์ตัดวงจรด้วยความร้อน (Thermal Device) มีอุณหภูมิสูงขึ้น และจะทำให้จุดตัดวงจร (Trip point) ของเซอร์คิตเบรกเกอร์มีค่าลดลง จะเห็นได้ว่าความเย็นของฮาร์โมนิกจะมีผลกระทบต่อความสามารถในการตรวจจับกระแส (Current Sensing) ของอุปกรณ์ตัดวงจรด้วยความร้อนในเซอร์คิตเบรกเกอร์

2. ฟิวส์

ฟิวส์เป็นอุปกรณ์ป้องกันกระแสเกินและจะตัดวงจรด้วยความร้อนเช่นกัน กระแสฮาร์โมนิกจะทำให้เกิดปรากฏการณ์ทางผิว (Skin Effect) ขึ้นที่ใส่ฟิวส์จึงทำให้เกิดความร้อนที่ใส่ฟิวส์มากขึ้นจนใส่ฟิวส์หลอมละลาย

3. ตัวนำ

การไหลของกระแสฮาร์โมนิกในตัวนำไฟฟ้า จะเป็นสาเหตุให้เกิดความร้อนในตัวนำเพิ่มขึ้นซึ่งความร้อนนี้จะมากกว่าผลจากกระแสประสิทธิผล กระแสฮาร์โมนิกจะทำให้เกิดผลทางกลสองชนิดคือ ผลทางกลเนื่องจากกระแสที่กระจ่ายอยู่ในตัวนำรวมกับกระแสจากปรากฏการณ์ทางผิวและกระแสจากผลกระทบข้างเคียง (Proximity Effect)

3.1 ปรากฏการณ์ทางผิวเป็นปรากฏการณ์ของกระแสลับที่ไหลอยู่บริเวณพื้นผิวด้านนอกมากกว่าพื้นที่ด้านในของตัวนำเนื่องจากเส้นแรงแม่เหล็กที่คล้องผ่านตัวนำมีความหนาแน่นไม่คงที่ตลอดพื้นที่หน้าตัด

ของตัวนำ ซึ่งเป็นผลมาจากการกระจายไม่เท่ากันของรูปไฟฟ้ากระแสสลับจึงทำให้ค่าความต้านทานไฟสลับ (R_{ac}) มีค่ามากกว่าความต้านทานไฟตรง (R_{dc}) จึงทำให้ความสามารถในการนำกระแสของตัวนำลดลง

3.2 ผลกระทบเนื่องจากกระแสที่สูงเกินขีดปกติในสายนิวตรอลของระบบ 3 เฟส 4 สาย โดยทั่วไปที่ความถี่หลักมูลถ้าหากกระแสทั้ง 3 เฟส มีความสมดุลกันก็จะมีกระแสไหลในสายนิวตรอล แต่มีโหลดบางชนิด เช่น แหล่งจ่ายไฟแบบสวิตซ์ซึ่งจะเป็นตัวผลิตรกระแสฮาร์มอนิกขึ้น ซึ่งกระแสเหล่านี้จะมีส่วนทำให้เกิดความไม่สมดุลและมีกระแสไหลในสายนิวตรอลมากอาจทำให้สายนิวตรอลเกิดภาวะโหลดเกินได้

4. อุปกรณ์อิเล็กทรอนิกส์

ความเพี้ยนของกระแสฮาร์มอนิกจะทำให้เกิดผลทางกลหลายอย่างที่กระทบต่อการทำงานของอุปกรณ์อิเล็กทรอนิกส์ มีวงจรอิเล็กทรอนิกส์ที่ใช้ตรวจสอบแรงดันผ่านศูนย์ (Zero Crossing) ของความถี่หลักมูลแต่ความถี่ของฮาร์มอนิกจะมีค่ามากกว่าความถี่หลักมูล ดังนั้นจึงทำให้วงจรอิเล็กทรอนิกส์ทำงานผิดพลาด

นอกจากนี้สารกึ่งตัวนำ (Semiconductor) ที่ถูกใช้เป็นตัวสวิตซ์ที่ตำแหน่งแรงดันผ่านศูนย์เพื่อลดการรบกวนของแม่เหล็กไฟฟ้าและกระแสพุ่งเข้า (Inrush Current) การมีจุดผ่านศูนย์ที่มากขึ้นเนื่องจากฮาร์มอนิกจะทำให้เวลาของการสวิตซ์เปลี่ยนไปทำให้อุปกรณ์มีผลการทำงานผิดพลาดตามไปด้วย

แหล่งจ่ายไฟอิเล็กทรอนิกส์ที่ใช้ออกคลื่นของแรงดันในการอัดประจุคาปาซิเตอร์ที่เป็นวงจรกรองให้เต็ม แต่ความถี่ของฮาร์มอนิกและความสัมพันธ์ระหว่างแรงดันหลักมูลและแรงดันฮาร์มอนิกที่เพี้ยนสามารถทำให้ขั้วออกคลื่นสูงเกินหรือแบนราบด้วยเหตุนี้แหล่งจ่ายไฟจึงมีแรงดันไม่คงที่อาจมีค่าสูงเกินหรือต่ำกว่าแรงดันที่ต้องการ ดังนั้นอุปกรณ์อื่นๆ ที่ต้องรับกำลังจากแหล่งจ่ายไฟนี้จะมีประสิทธิภาพในการทำงานลดลง

แรงดันที่มีการหยัก (Voltage Notching) สามารถทำให้เกิดความเสียหายให้กับการทำงานของอุปกรณ์อิเล็กทรอนิกส์ รอยหยักนี้เกิดจากการสับเปลี่ยนสถานะเปิด-ปิดของสารกึ่งตัวนำในเครื่องแปลงผันที่มีอัตรา การเปลี่ยนแปลงแรงดันต่อเวลา (dv/dt) สูง

5. รีเลย์ป้องกัน

รูปคลื่นที่มีความผิดเพี้ยนจะมีผลต่อสมรรถนะของรีเลย์ป้องกัน โดยอาจเป็นสาเหตุให้รีเลย์มีการทำงานไม่ถูกต้องหรือไม่ทำงานเมื่อต้องการให้ทำ หม้อแปลงแรงดันและโดยเฉพาะหม้อแปลงกระแส จะเป็นตัวส่งสัญญาณความเพี้ยนของฮาร์มอนิกเข้าไปสู่ระบบรีเลย์ โดยปกติหม้อแปลงกระแสจะมีการทำงานที่ระดับของกระแสโหลด แต่เมื่อเกิดกระแสผิดพ้องสูงๆ จะทำให้แกนเหล็กของหม้อแปลงกระแสอิ่มตัวซึ่งทำให้เกิดสัญญาณความเพี้ยนเข้าไปในระบบรีเลย์ ดังนั้นความเพี้ยนนี้อาจเป็นสาเหตุให้รีเลย์ตัดวงจรไม่ถูกต้องในกรณีที่มีความผิดพ้องเกิดขึ้น หรืออาจสร้างความเคืองร้อนให้กับผู้ใช้ไฟฟ้าโดยการส่งตัดวงจรในขณะที่ไม่ได้เกิดความผิดพ้องขึ้นในระบบ

6. หม้อแปลงกระแสแบบผลรวมเป็นศูนย์

ปกติเมื่อใช้งานหม้อแปลงกระแสแบบผลรวมเป็นศูนย์จะต้องทำการร้อยสายทั้งหมดเข้าไปในวงรอบของหม้อแปลงกระแสโดยใช้หลักการที่ว่าเมื่อเกิดความผิดพ้องลงดิน ผลรวมของกระแสจะไม่สมดุล ดังนั้น

สนามแม่เหล็กที่เกิดจากการเหนี่ยวนำเมื่อรวมกันจะมีค่าไม่เท่ากับศูนย์ แต่ในขณะที่ทำงานปกติ ผลรวมกระแสจะสมดุล ดังนั้นส่งผลให้สนามแม่เหล็กที่เกิดจากการเหนี่ยวนำหักล้างกันเป็นศูนย์ แต่เมื่อเกิดผลของฮาร์มอนิกเกิดขึ้นจะทำให้ผลรวมของกระแสที่เกิดจากการเหนี่ยวนำมีค่าไม่เท่ากับศูนย์ เป็นผลให้เกิดสัญญาณที่ผิดเพี้ยนขึ้น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปและวิจารณ์ผลการวิจัย

สรุปและวิจารณ์ผลการวิจัย

ในงานวิจัยที่คืบหน้าจำเป็นต้องมีการทำการวิจัย คิดค้นและพัฒนาอย่างต่อเนื่องจึงจะประสบผลสำเร็จตามจุดมุ่งหมาย ซึ่งในปฏิญญาพันธบัตรฉบับนี้ก็ได้นำเสนอแนวทางเลือกในการที่ได้นำ Relay สามชนิดมาประยุกต์ใช้งานร่วมกันอย่างมีประสิทธิภาพ จากผลการทดลองปรับแรงดันให้มีการเปลี่ยนแปลงไป 5, 7 และ 10% พบว่าเกิดการเปลี่ยนแปลงขึ้นที่ค่าปรับตั้งในตัว Relay Management จริง แต่ผลที่ได้จากการเปลี่ยนแปลงนี้มีค่าน้อยมาก ดังนั้นขอบเขตของขบวนการป้องกันจึงมีผลกระทบต่อการตรวจจับความผิดปกติที่จะเกิดขึ้นพอสมควร เพราะในงานจริงนั้นหากเกิดสัญญาณรบกวนขึ้นในระบบหรือเกิศจารมอนิกขึ้นแล้วอาจทำให้วงจร Relay Management ทำงานผิดพลาดไปจากความเป็นจริงและไม่สามารถปลดวงจรออกได้อย่างถูกต้อง เพราะค่าที่เกิดจากการทดลองนั้นมีค่าเปลี่ยนแปลงน้อยเกินไป ผลจากการค้นคว้าและทำการวิจัยกลับพบปัญหาต่างๆ ซึ่งในบางปัญหาที่เกิดขึ้นนั้นก็ปัญหาที่อยู่นอกเหนือความคาดหมายของคณะผู้ทำการวิจัยเองก็คาดไม่ถึง

ปัญหาที่เกิดขึ้นจากการทดลอง

1. ปัญหาของผลกระทบจากฮาร์โมนิก
2. ความไม่เสถียรภาพของอุปกรณ์บางชนิดที่มีการนำมาต่อรวมกันเป็นจำนวนมาก
3. การเดินสายในวงจรโดยไม่ได้เดินด้วยสายวงจร ทำให้เกิดสัญญาณรบกวนภายใน
4. สัญญาณเอาต์พุตที่ได้ออกจาก ADuC 812 ไม่เพียงพอต่อการใช้ขั้วรับเลข ที่นำมาใช้งาน
5. ผลงานวิจัยที่ผ่านมาๆ มาในด้านนี้เองก็มีอยู่ไม่มากนัก ทำให้การวิเคราะห์และหาทางแก้ไขปัญหานั้นทำได้ไม่มากนัก

ซึ่งทางคณะผู้ทำการวิจัยก็ได้พยายามนำเอาทฤษฎีที่น่าจะมีความเกี่ยวข้องกันมาประยุกต์ใช้เพื่อแก้ไขปัญหานั้น แต่ก็พบว่าเมื่อปัญหานั้นถูกแก้ไขไปได้ ก็กลับเกิดปัญหาใหม่ขึ้นมา ซึ่งทางคณะผู้ทำการวิจัยเองก็ได้พยายามทดสอบอยู่หลายครั้งแต่ผลที่ได้ก็ยังไม่น่าพอใจนัก

แนวทางในการพัฒนาต่อไป

1. ควรมีการสร้างวงจรที่มีการดึง out put ของ ADuC 812 มาใช้งานได้
2. ควรพัฒนาการนำ ADuC 812 ไปใช้ร่วมกับอุปกรณ์ชนิดอื่น ได้
3. เลือกใช้ Relay หรือ อุปกรณ์ตัดต่อ ที่มีการตอบสนองกับความไวในการทำงานของ ADuC 812 ที่ใช้งานเหมาะสมร่วมกันได้
4. สร้างวงจรลดทอน หรือ กำจัด Harmonic ที่เกิดขึ้น ซึ่งจะส่งผลต่อความเสียหายกับอุปกรณ์ได้
5. ควรมีการศึกษา และ วิจัยที่จะนำ ADuC 812 ไปใช้งานในอุปกรณ์ อื่นๆ ได้ต่อไป

ทางคณะผู้ทำการวิจัยจึงได้พยายามรวบรวมปัญหาต่างๆ ที่เกิดขึ้นเอาไว้ และหวังว่าปริญญานิพนธ์ฉบับนี้คงจะมีส่วนช่วยให้กับผู้ที่มีความสนใจได้เป็นแนวทางในการศึกษา ค้นคว้า และพัฒนาต่อไป



คณะผู้จัดทำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FEATURES

Analog I/O

- 8-Channel, High Accuracy 12-Bit ADC
- On-Chip, 100 ppm/°C Voltage Reference
- High Speed 200 kSPS
- DMA Controller for High Speed ADC-to-RAM Capture
- 2 12-Bit Voltage Output DACs
- On-Chip Temperature Sensor Function

Memory

- 8K Bytes On-Chip Flash/EE Program Memory
- 640 Bytes On-Chip Flash/EE Data Memory
- 256 Bytes On-Chip Data RAM
- 16M Bytes External Data Address Space
- 64K Bytes External Program Address Space

8051 Compatible Core

- 12 MHz Nominal Operation (16 MHz Max)
- 3 16-Bit Timer/Counters
- High Current Drive Capability—Port 3
- 9 Interrupt Sources, 2 Priority Levels

Power

- Specified for 3 V and 5 V Operation
- Normal, Idle, and Power-Down Modes

On-Chip Peripherals

- UART and SPI[®] Serial I/O
- 2-Wire (400 kHz I²C[®] Compatible) Serial I/O
- Watchdog Timer
- Power Supply Monitor

APPLICATIONS

- Intelligent Sensors Calibration and Conditioning
- Battery-Powered Systems (Portable PCs, Instruments, Monitors)
- Transient Capture Systems
- DAS and Communications Systems
- Control Loop Monitors (Optical Networks/Base Stations)

GENERAL DESCRIPTION

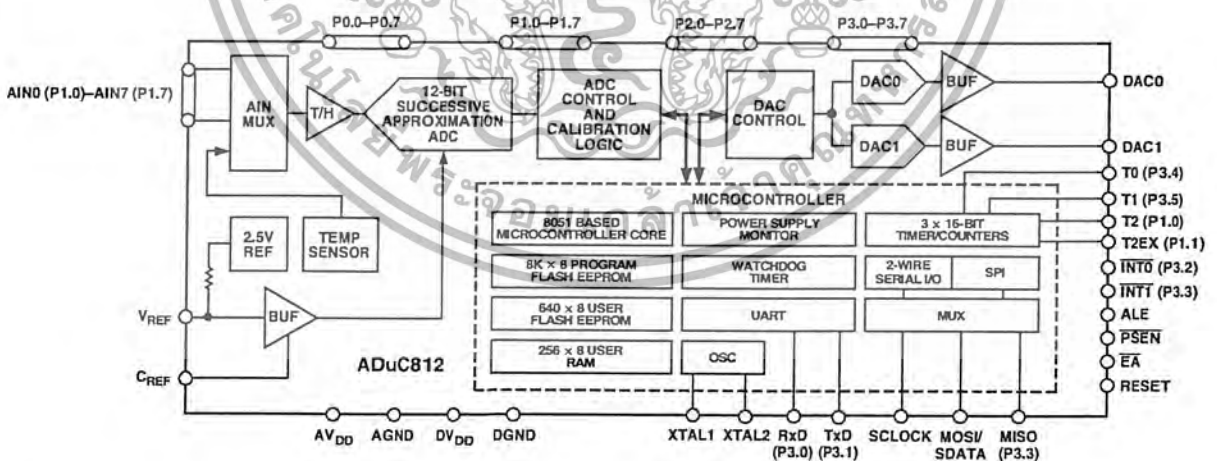
The ADuC812 is a fully integrated 12-bit data acquisition system incorporating a high performance self-calibrating multichannel ADC, dual DAC, and programmable 8-bit MCU (8051 instruction set compatible) on a single chip.

The programmable 8051 compatible core is supported by 8K bytes Flash/EE program memory, 640 bytes Flash/EE data memory, and 256 bytes data SRAM on-chip.

Additional MCU support functions include Watchdog Timer, Power Supply Monitor, and ADC DMA functions. Thirty-two programmable I/O lines, I²C compatible SPI and Standard UART Serial Port I/O are provided for multiprocessor interfaces and I/O expansion.

Normal, idle, and power-down operating modes for both the MCU core and analog converters allow flexible power management schemes suited to low power applications. The part is specified for 3 V and 5 V operation over the industrial temperature range and is available in a 52-lead, plastic quad flatpack package, and in a 56-lead, chip scale package.

FUNCTIONAL BLOCK DIAGRAM



REV. E

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective companies.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781/329-4700 www.analog.com
Fax: 781/326-8703 © 2003 Analog Devices, Inc. All rights reserved.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SPECIFICATIONS^{1, 2}

($V_{DD} = DV_{DD} = 3.0 \text{ V or } 5.0 \text{ V} \pm 10\%$, $REF_{IN}/REF_{OUT} = 2.5 \text{ V}$ Internal Reference, $MCLKIN = 11.0592 \text{ MHz}$, $f_{SAMPLE} = 200 \text{ kHz}$, DAC V_{OUT} Load to AGND; $R_L = 2 \text{ k}\Omega$, $C_L = 100 \text{ pF}$. All specifications $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted.)

Parameter	ADuC812BS		Unit	Test Conditions/Comments
	$V_{DD} = 5 \text{ V}$	$V_{DD} = 3 \text{ V}$		
ADC CHANNEL SPECIFICATIONS				
DC ACCURACY^{3, 4}				
Resolution	12	12	Bits	
Integral Nonlinearity	$\pm 1/2$	$\pm 1/2$	LSB typ	$f_{SAMPLE} = 100 \text{ kHz}$
	± 1.5	± 1.5	LSB max	$f_{SAMPLE} = 100 \text{ kHz}$
	± 1.5	± 1.5	LSB typ	$f_{SAMPLE} = 200 \text{ kHz}$
Differential Nonlinearity	± 1	± 1	LSB typ	$f_{SAMPLE} = 100 \text{ kHz}$. Guaranteed No Missing Codes at 5 V
CALIBRATED ENDPOINT ERRORS^{5, 6}				
Offset Error	± 5	± 5	LSB max	
	± 1	± 1	LSB typ	
Offset Error Match	1	1	LSB typ	
Gain Error	± 6	± 6	LSB max	
	± 1	± 1	LSB typ	
Gain Error Match	1.5	1.5	LSB typ	
USER SYSTEM CALIBRATION⁷				
Offset Calibration Range	± 5	± 5	% of V_{REF} typ	
Gain Calibration Range	± 2.5	± 2.5	% of V_{REF} typ	
DYNAMIC PERFORMANCE				
Signal-to-Noise Ratio (SNR) ⁸	70	70	dB typ	$f_{IN} = 10 \text{ kHz}$ Sine Wave $f_{SAMPLE} = 100 \text{ kHz}$
Total Harmonic Distortion (THD)	-78	-78	dB typ	
Peak Harmonic or Spurious Noise	-78	-78	dB typ	
ANALOG INPUT				
Input Voltage Ranges	0 to V_{REF}	0 to V_{REF}	V	
Leakage Current	± 1	± 1	μA max	
	± 0.1	± 0.1	μA typ	
Input Capacitance ⁹	20	20	pF max	
TEMPERATURE SENSOR¹⁰				
Voltage Output at 25°C	600	600	mV typ	Can vary significantly ($> \pm 20\%$) from device to device
Voltage TC	-3.0	-3.0	mV/°C typ	
DAC CHANNEL SPECIFICATIONS				
DC ACCURACY¹¹				
Resolution	12	12	Bits	
Relative Accuracy	± 3	± 3	LSB typ	
Differential Nonlinearity	± 0.5	± 1	LSB typ	Guaranteed 12-Bit Monotonic
Offset Error	± 60	± 60	mV max	
	± 15	± 15	mV typ	
Full-Scale Error	± 30	± 30	mV max	
	± 10	± 10	mV typ	
Full-Scale Mismatch	± 0.5	± 0.5	% typ	% of Full-Scale on DAC1
ANALOG OUTPUTS				
Voltage Range_0	0 to V_{REF}	0 to V_{REF}	V typ	
Voltage Range_1	0 to V_{DD}	0 to V_{DD}	V typ	
Resistive Load	10	10	k Ω typ	
Capacitive Load	100	100	pF typ	
Output Impedance	0.5	0.5	Ω typ	
I_{SINK}	50	50	μA typ	

ADuC812

SPECIFICATIONS^{1, 2} (continued)

Parameter	ADuC812BS		Unit	Test Conditions/Comments
	V _{DD} = 5 V	V _{DD} = 3 V		
DAC AC CHARACTERISTICS				
Voltage Output Settling Time	15	15	μs typ	Full-Scale Settling Time to within 1/2 LSB of Final Value 1 LSB Change at Major Carry
Digital-to-Analog Glitch Energy	10	10	nV sec typ	
REFERENCE INPUT/OUTPUT				
REF _{IN} Input Voltage Range ⁹	2.3/V _{DD}	2.3/V _{DD}	V min/max	Initial Tolerance @ 25°C
Input Impedance	150	150	kΩ typ	
REF _{OUT} Output Voltage	2.5 ± 2.5%	2.5 ± 2.5%	V min/max	
REF _{OUT} Tempco	2.5	2.5	V typ	
	100	100	ppm/°C typ	
FLASH/EE MEMORY PERFORMANCE CHARACTERISTICS^{12, 13}				
Endurance	10,000		Cycles min	
	50,000	50,000	Cycles typ	
Data Retention	10		Years min	
WATCHDOG TIMER CHARACTERISTICS				
Oscillator Frequency	64	64	KHz typ	
POWER SUPPLY MONITOR CHARACTERISTICS				
Power Supply Trip Point Accuracy	±2.5	±2.5	% of Selected Nominal Trip Point Voltage max	
	±1.0	±1.0	% of Selected Nominal Trip Point Voltage typ	
DIGITAL INPUTS				
Input High Voltage (V _{INH})	2.4	2.4	V min	
XTAL1 Input High Voltage (V _{INH}) Only	4		V min	
Input Low Voltage (V _{INL})	0.8	0.8	V max	
Input Leakage Current (Port 0, \overline{EA})	±10	±10	μA max	V _{IN} = 0 V or V _{DD}
	±1	±1	μA typ	V _{IN} = 0 V or V _{DD}
Logic 1 Input Current (All Digital Inputs)	±10	±10	μA max	V _{IN} = V _{DD}
	±1	±1	μA typ	V _{IN} = V _{DD}
Logic 0 Input Current (Port 1, 2, 3)	-80	-40	μA max	
	-40	-20	μA typ	V _{IL} = 450 mV
Logic 1-0 Transition Current (Port 1, 2, 3)	-700	-500	μA max	V _{IL} = 2 V
	-400	-200	μA typ	V _{IL} = 2 V
Input Capacitance	10	10	pF typ	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Parameter	ADuC812BS		Unit	Test Conditions/Comments
	V _{DD} = 5 V	V _{DD} = 3 V		
DIGITAL OUTPUTS				
Output High Voltage (V _{OH})	2.4	2.4	V min	V _{DD} = 4.5 V to 5.5 V I _{SOURCE} = 80 μA
	4.0	2.6	V typ	V _{DD} = 2.7 V to 3.3 V I _{SOURCE} = 20 μA
Output Low Voltage (V _{OL})				
ALE, PSEN, Ports 0 and 2	0.4	0.4	V max	I _{SINK} = 1.6 mA
	0.2	0.2	V typ	I _{SINK} = 1.6 mA
Port 3	0.4	0.4	V max	I _{SINK} = 8 mA
	0.2	0.2	V typ	I _{SINK} = 8 mA
Floating State Leakage Current	±10	±10	μA max	
	±1	±1	μA typ	
Floating State Output Capacitance	10	10	pF typ	
POWER REQUIREMENTS^{14, 15, 16}				
I _{DD} Normal Mode ¹⁷	43	25	mA max	MCLKIN = 16 MHz
	32	16	mA typ	MCLKIN = 16 MHz
	26	12	mA typ	MCLKIN = 12 MHz
	8	3	mA typ	MCLKIN = 1 MHz
I _{DD} Idle Mode	25	10	mA max	MCLKIN = 16 MHz
	18	6	mA typ	MCLKIN = 16 MHz
	15	6	mA typ	MCLKIN = 12 MHz
	7	2	mA typ	MCLKIN = 1 MHz
I _{DD} Power-Down Mode ¹⁸	30	15	μA max	
	5	5	μA typ	

NOTES

- ¹Specifications apply after calibration.
- ²Temperature range -40°C to +85°C.
- ³Linearity is guaranteed during normal MicroConverter core operation.
- ⁴Linearity may degrade when programming or erasing the 640 byte Flash/EE space during ADC conversion times due to on-chip charge pump activity.
- ⁵Measured in production at V_{DD} = 5 V after Software Calibration Routine at 25°C only.
- ⁶User may need to execute Software Calibration Routine to achieve these specifications, which are configuration dependent.
- ⁷The offset and gain calibration spans are defined as the voltage range of user system offset and gain errors that the ADuC812 can compensate.
- ⁸SNR calculation includes distortion and noise components.
- ⁹Specification is not production tested, but is supported by characterization data at initial product release.
- ¹⁰The temperature sensor will give a measure of the die temperature directly; air temperature can be inferred from this result.
- ¹¹DAC linearity is calculated using:
Reduced code range of 48 to 4095, 0 to V_{REF} range
Reduced code range of 48 to 3995, 0 to V_{DD} range
DAC output load = 10 kΩ and 50 pF.
- ¹²Flash/EE Memory Performance Specifications are qualified as per JEDEC Specification (Data Retention) and JEDEC Draft Specification A117 (Endurance).
- ¹³Endurance Cycling is evaluated under the following conditions:
Mode = Byte Programming, Page Erase Cycling
Cycle Pattern = 00H to FFH
Erase Time = 20 ms
Program Time = 100 μs
- ¹⁴I_{DD} at other MCLKIN frequencies is typically given by:
Normal Mode (V_{DD} = 5 V): I_{DD} = (1.6 nAs × MCLKIN) + 6 mA
Normal Mode (V_{DD} = 3 V): I_{DD} = (0.8 nAs × MCLKIN) + 3 mA
Idle Mode (V_{DD} = 5 V): I_{DD} = (0.75 nAs × MCLKIN) + 6 mA
Idle Mode (V_{DD} = 3 V): I_{DD} = (0.25 nAs × MCLKIN) + 3 mA
where MCLKIN is the oscillator frequency in MHz and resultant I_{DD} values are in mA.
- ¹⁵I_{DD} currents are expressed as a summation of analog and digital power supply currents during normal MicroConverter operation.
- ¹⁶I_{DD} is not measured during Flash/EE program or erase cycles; I_{DD} will typically increase by 10 mA during these cycles.
- ¹⁷Analog I_{DD} = 2 mA (typ) in normal operation (internal V_{REF}, ADC, and DAC peripherals powered on).
- ¹⁸EA = Port0 = DV_{DD}, XTAL1 (Input) tied to DV_{DD} during this measurement.

Typical specifications are not production tested, but are supported by characterization data at initial product release.

Timing Specifications—See Pages 46–55.

Specifications subject to change without notice.

Please refer to User Guide, Quick Reference Guide, Application Notes, and Silicon Errata Sheet at www.analog.com/microconverter for additional information.

ADuC812

ABSOLUTE MAXIMUM RATINGS*

(T_A = 25°C, unless otherwise noted.)

AV _{DD} to DV _{DD}	-0.3 V to +0.3 V
AGND to DGND	-0.3 V to +0.3 V
DV _{DD} to DGND, AV _{DD} to AGND	-0.3 V to +7 V
Digital Input Voltage to DGND ...	-0.3 V to DV _{DD} + 0.3 V
Digital Output Voltage to DGND ..	-0.3 V to DV _{DD} + 0.3 V
V _{REF} to AGND	-0.3 V to AV _{DD} + 0.3 V
Analog Inputs to AGND	-0.3 V to AV _{DD} + 0.3 V
Operating Temperature Range Industrial (B Version)	
.....	-40°C to +85°C

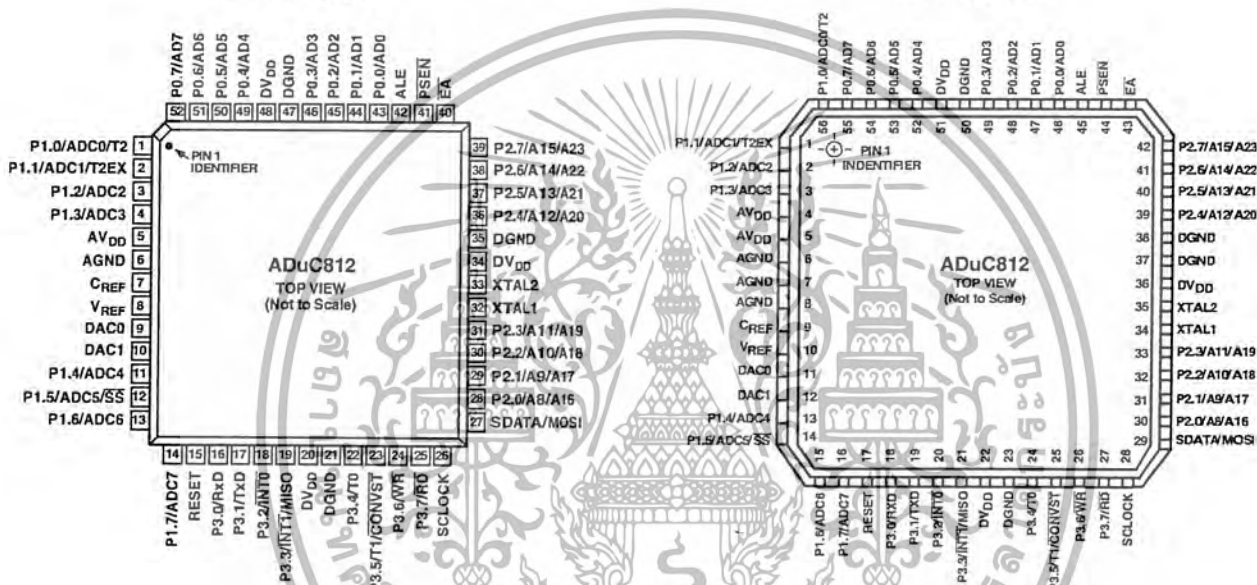
Storage Temperature Range	-65°C to +150°C
Junction Temperature	150°C
θ _{JA} Thermal Impedance	90°C/W
Lead Temperature, Soldering	
Vapor Phase (60 sec)	215°C
Infrared (15 sec)	220°C

*Stresses above those listed under Absolute Maximum Ratings may cause permanent damage to the device. This is a stress rating only; functional operation of the device at these or any other conditions above those listed in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

PIN CONFIGURATIONS

52-Lead MQFP

56-Lead LFCSP



ORDERING GUIDE

Model	Temperature Range	Package Description	Package Option
ADuC812BS	-40°C to +85°C	52-Lead Metric Quad Flat Package	S-52
ADuC812BS	-40°C to +85°C	56-Lead Lead Frame Chip Scale Package	CP-56
EVAL-ADuC812QS		QuickStart Development System	
EVAL-ADuC812QSP		QuickStart Development System Plus	

CAUTION

ESD (electrostatic discharge) sensitive device. Electrostatic charges as high as 4000 V readily accumulate on the human body and test equipment and can discharge without detection. Although the ADuC812 features proprietary ESD protection circuitry, permanent damage may occur on devices subjected to high energy electrostatic discharges. Therefore, proper ESD precautions are recommended to avoid performance degradation or loss of functionality.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

PIN FUNCTION DESCRIPTIONS

Mnemonic	Type	Function
DV _{DD}	P	Digital Positive Supply Voltage, 3 V or 5 V Nominal.
AV _{DD}	P	Analog Positive Supply Voltage, 3 V or 5 V Nominal.
C _{REF}	I	Decoupling Input for On-Chip Reference. Connect 0.1 μ F between this pin and AGND.
V _{REF}	I/O	Reference Input/Output. This pin is connected to the internal reference through a series resistor and is the reference source for the ADC. The nominal internal reference voltage is 2.5 V, which appears at the pin. This pin can be overdriven by an external reference.
AGND	G	Analog Ground. Ground reference point for the analog circuitry.
P1.0–P1.7	I	Port 1 is an 8-bit input port only. Unlike other ports, Port 1 defaults to Analog Input mode. To configure any of these Port Pins as a digital input, write a 0 to the port bit. Port 1 pins are multifunctional and share the following functionality.
ADC0–ADC7	I	Analog Inputs. Eight single-ended analog inputs. Channel selection is via ADCCON2 SFR.
T2	I	Timer 2 Digital Input. Input to Timer/Counter 2. When enabled, Counter 2 is incremented in response to a 1 to 0 transition of the T2 input.
T2EX	I	Digital Input. Capture/Reload trigger for Counter 2; also functions as an Up/Down control input for Counter 2.
\overline{SS}	I	Slave Select Input for the SPI Interface.
SDATA	I/O	User selectable, I ² C Compatible or SPI Data Input/Output Pin.
SCLOCK	I/O	Serial Clock Pin for I ² C Compatible or SPI Serial Interface Clock.
MOSI	I/O	SPI Master Output/Slave Input Data I/O Pin for SPI Interface.
MISO	I/O	SPI Master Input/Slave Output Data I/O Pin for SPI Serial Interface.
DAC0	O	Voltage Output from DAC0.
DAC1	O	Voltage Output from DAC1.
RESET	I	Digital Input. A high level on this pin for 24 master clock cycles while the oscillator is running resets the device. External power-on reset (POR) circuitry must be implemented to drive the RESET pin as described in the Power-On Reset Operation section.
P3.0–P3.7	I/O	Port 3 is a bidirectional port with internal pull-up resistors. Port 3 pins that have 1s written to them are pulled high by the internal pull-up resistors; in that state they can be used as inputs. As inputs, Port 3 pins being pulled externally low will source current because of the internal pull-up resistors. Port 3 pins also contain various secondary functions that are described below.
RxD	I/O	Receiver Data Input (Asynchronous) or Data Input/Output (Synchronous) of Serial (UART) Port
TxD	O	Transmitter Data Output (Asynchronous) or Clock Output (Synchronous) of Serial (UART) Port
$\overline{INT0}$	I	Interrupt 0, programmable edge or level triggered Interrupt input, $\overline{INT0}$ can be programmed to one of two priority levels. This pin can also be used as a gate control input to Timer 0.
$\overline{INT1}$	I	Interrupt 1, programmable edge or level triggered Interrupt input, $\overline{INT1}$ can be programmed to one of two priority levels. This pin can also be used as a gate control input to Timer 1.
T0	I	Timer/Counter 0 Input.
T1	I	Timer/Counter 1 Input.
\overline{CONVST}	I	Active Low Convert Start Logic Input for the ADC Block when the External Convert Start Function is Enabled. A low-to-high transition on this input puts the track-and-hold into its hold mode and starts conversion.
\overline{WR}	O	Write Control Signal, Logic Output. Latches the data byte from Port 0 into the external data memory.
\overline{RD}	O	Read Control Signal, Logic Output. Enables the external data memory to Port 0.
XTAL2	O	Output of the Inverting Oscillator Amplifier.
XTAL1	I	Input to the Inverting Oscillator Amplifier and to the Internal Clock Generator Circuits.
DGND	G	Digital Ground. Ground reference point for the digital circuitry.
P2.0–P2.7 (A8–A15) (A16–A23)	I/O	Port 2 is a bidirectional port with internal pull-up resistors. Port 2 pins that have 1s written to them are pulled high by the internal pull-up resistors; in that state they can be used as inputs. As inputs, Port 2 pins being pulled externally low will source current because of the internal pull-up resistors. Port 2 emits the high order address bytes during fetches from external program memory and middle and high order address bytes during accesses to the external 24-bit external data memory space.

PIN FUNCTION DESCRIPTIONS (continued)

Mnemonic	Type	Function
$\overline{\text{PSEN}}$	O	Program Store Enable, Logic Output. This output is a control signal that enables the external program memory to the bus during external fetch operations. It is active every six oscillator periods except during external data memory accesses. This pin remains high during internal program execution. $\overline{\text{PSEN}}$ can also be used to enable serial download mode when pulled low through a resistor on power-up or RESET.
ALE	O	Address Latch Enable, Logic Output. This output is used to latch the low byte (and page byte for 24-bit address space accesses) of the address into external memory during normal operation. It is activated every six oscillator periods except during an external data memory access.
$\overline{\text{EA}}$	I	External Access Enable, Logic Input. When held high, this input enables the device to fetch code from internal program memory locations 0000H to 1FFFH. When held low, this input enables the device to fetch all instructions from external program memory.
P0.7–P0.0 (A0–A7)	I/O	Port 0 is an 8-bit open-drain bidirectional I/O port. Port 0 pins that have 1s written to them float and in that state can be used as high impedance inputs. Port 0 is also the multiplexed low order address and data bus during accesses to external program or data memory. In this application, it uses strong internal pull-ups when emitting 1s.

TERMINOLOGY

ADC SPECIFICATIONS

Integral Nonlinearity

This is the maximum deviation of any code from a straight line passing through the endpoints of the ADC transfer function. The endpoints of the transfer function are zero scale, a point 1/2 LSB below the first code transition, and full scale, a point 1/2 LSB above the last code transition.

Differential Nonlinearity

This is the difference between the measured and the ideal 1 LSB change between any two adjacent codes in the ADC.

Offset Error

This is the deviation of the first code transition (0000...000) to (0000...001) from the ideal, i.e., +1/2 LSB.

Full-Scale Error

This is the deviation of the last code transition from the ideal AIN voltage (Full Scale – 1.5 LSB) after the offset error has been adjusted out.

Signal-to-(Noise + Distortion) Ratio

This is the measured ratio of signal-to-(noise + distortion) at the output of the ADC. The signal is the rms amplitude of the fundamental. Noise is the rms sum of all nonfundamental signals up to half the sampling frequency ($f_s/2$), excluding dc. The ratio is

dependent upon the number of quantization levels in the digitization process; the more levels, the smaller the quantization noise. The theoretical signal-to-(noise + distortion) ratio for an ideal N-bit converter with a sine wave input is given by:

$$\text{Signal-to-(Noise + Distortion)} = (6.02N + 1.76) \text{ dB}$$

Thus for a 12-bit converter, this is 74 dB.

Total Harmonic Distortion

Total Harmonic Distortion is the ratio of the rms sum of the harmonics to the fundamental.

DAC SPECIFICATIONS

Relative Accuracy

Relative accuracy or endpoint linearity is a measure of the maximum deviation from a straight line passing through the endpoints of the DAC transfer function. It is measured after adjusting for zero-scale error and full-scale error.

Voltage Output Settling Time

This is the amount of time it takes for the output to settle to a specified level for a full-scale input change.

Digital-to-Analog Glitch Impulse

This is the amount of charge injected into the analog output when the inputs change state. It is specified as the area of the glitch in nV sec.

ARCHITECTURE, MAIN FEATURES

The ADuC812 is a highly integrated, true 12-bit data acquisition system. At its core, the ADuC812 incorporates a high performance 8-bit (8052 compatible) MCU with on-chip reprogrammable nonvolatile Flash program memory controlling a multichannel (eight input channels) 12-bit ADC.

The chip incorporates all secondary functions to fully support the programmable data acquisition core. These secondary functions include User Flash Memory, Watchdog Timer (WDT), Power Supply Monitor (PSM), and various industry-standard parallel and serial interfaces.

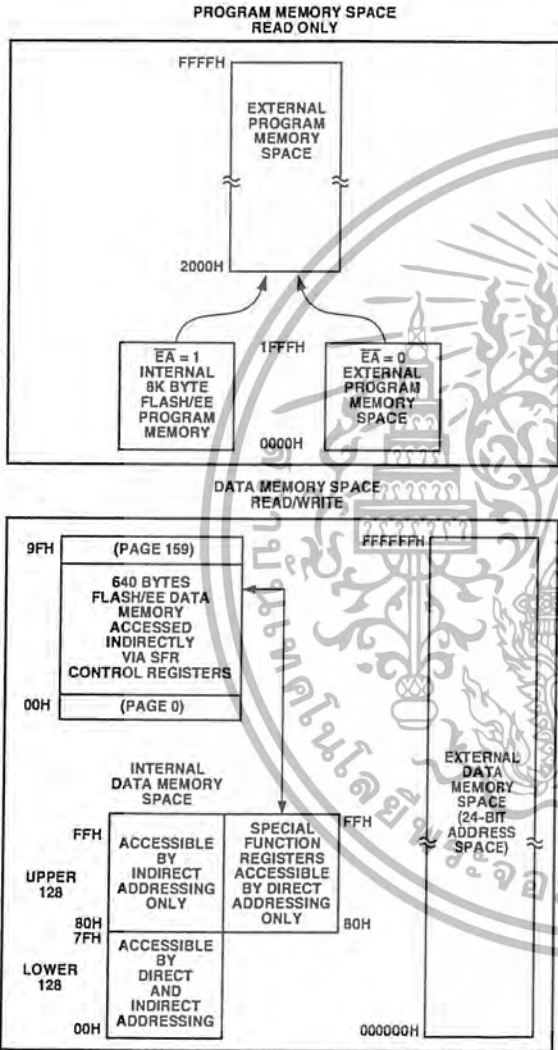


Figure 1. Program and Data Memory Maps

The lower 128 bytes of internal data memory are mapped as shown in Figure 2. The lowest 32 bytes are grouped into four banks of eight registers addressed as R0 through R7. The next 16 bytes (128 bits) above the register banks form a block of bit addressable memory space at bit addresses 00H through 7FH.

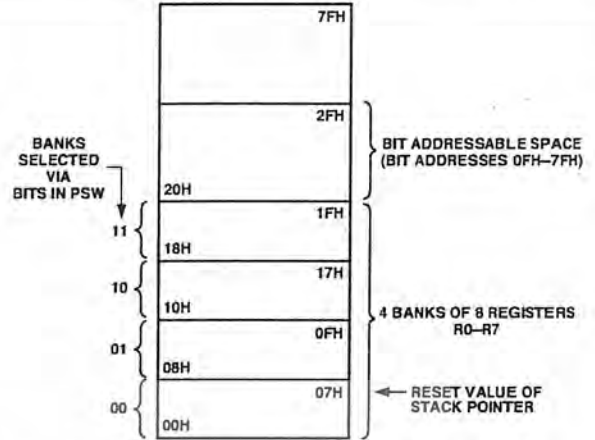


Figure 2. Lower 128 Bytes of Internal RAM

MEMORY ORGANIZATION

As with all 8052 compatible devices, the ADuC812 has separate address spaces for program and data memory as shown in Figure 1. Also as shown in Figure 1, an additional 640 bytes of User Data Flash EEPROM are available to the user. The User Data Flash Memory area is accessed indirectly via a group of control registers mapped in the Special Function Register (SFR) area in the Data Memory Space.

The SFR space is mapped in the upper 128 bytes of internal data memory space. The SFR area is accessed by direct addressing only and provides an interface between the CPU and all on-chip peripherals. A block diagram showing the programming model of the ADuC812 via the SFR area is shown in Figure 3.

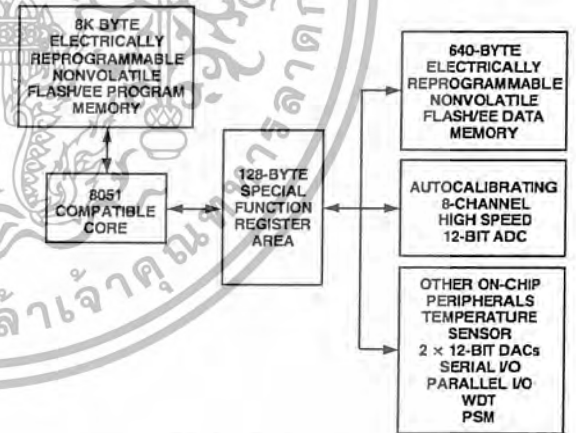


Figure 3. Programming Model

ADuC812

OVERVIEW OF MCU-RELATED SFRs

Accumulator SFR

ACC is the Accumulator register and is used for math operations including addition, subtraction, integer multiplication and division, and Boolean bit manipulations. The mnemonics for accumulator-specific instructions refer to the Accumulator as A.

B SFR

The B register is used with the ACC for multiplication and division operations. For other instructions, it can be treated as a general-purpose scratch pad register.

Stack Pointer SFR

The SP register is the stack pointer and is used to hold an internal RAM address that is called the "top of the stack." The SP register is incremented before data is stored during PUSH and CALL executions. While the stack may reside anywhere in on-chip RAM, the SP register is initialized to 07H after a reset. This causes the stack to begin at location 08H.

Data Pointer

The Data Pointer is made up of three 8-bit registers: DPP (page byte), DPH (high byte), and DPL (low byte). These are used to provide memory addresses for internal and external code access and external data access. It may be manipulated as a 16-bit register (DPTR = DPH, DPL), although INC DPTR instructions will automatically carry over to DPP, or as three independent 8-bit registers (DPP, DPH, and DPL).

Program Status Word SFR

The PSW register is the Program Status Word that contains several bits reflecting the current status of the CPU as detailed in Table I.

SFR Address D0H

Power-On Default Value 00H

Bit Addressable Yes

CY	AC	F0	RS1	RS0	OV	F1	P
----	----	----	-----	-----	----	----	---

Table I. PSW SFR Bit Designations

Bit	Name	Description
7	CY	Carry Flag
6	AC	Auxiliary Carry Flag
5	F0	General-Purpose Flag
4	RS1	Register Bank Select Bits
3	RS0	RS1 RS0 Selected Bank
		0 0 0
		0 1 1
		1 0 2
		1 1 3
2	OV	Overflow Flag
1	F1	General-Purpose Flag
0	P	Parity Bit

Power Control SFR

The Power Control (PCON) register contains bits for power saving options and general-purpose status flags as shown in Table II.

SFR Address 87H

Power-On Default Value 00H

Bit Addressable No

SMOD	—	—	ALEOFF	GF1	GF0	PD	IDL
------	---	---	--------	-----	-----	----	-----

Table II. PCON SFR Bit Designations

Bit	Name	Description
7	SMOD	Double UART Baud Rate
6	—	Reserved
5	—	Reserved
4	ALEOFF	Disable ALE Output
3	GF1	General-Purpose Flag Bit
2	GF0	General-Purpose Flag Bit
1	PD	Power-Down Mode Enable
0	IDL	Idle Mode Enable

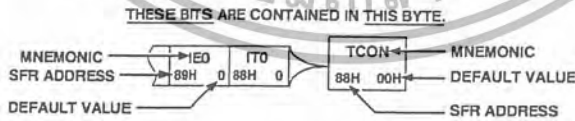
SPECIAL FUNCTION REGISTERS

All registers except the program counter and the four general-purpose register banks reside in the special function register (SFR) area. The SFR registers include control, configuration, and data registers that provide an interface between the CPU and other on-chip peripherals.

Figure 4 shows a full SFR memory map and SFR contents on reset. Unoccupied SFR locations are shown dark shaded (NOT USED). Unoccupied locations in the SFR address space are not implemented, i.e., no register exists at this location. If an unoccupied location is read, an unspecified value is returned. SFR locations reserved for on-chip testing are shown lighter shaded (RESERVED) and should not be accessed by user software. Sixteen of the SFR locations are also bit addressable and denoted by "1" i.e., the bit addressable SFRs are those whose address ends in 0H or 8H.

ISPI FFH 0	WCOL FEH 0	SPE FDH 0	SPIM FCH 0	CPOL FBH 0	CPHA FAH 0	SPR1 F9H 0	SPR0 F8H 0	BITS	SPICON ¹ FBH 00H	DAC0L F9H 00H	DAC0H FAH 00H	DAC1L FBH 00H	DAC1H FCH 00H	DACCON FDH 04H	RESERVED	NOT USED
F7H 0	F6H 0	F5H 0	F4H 0	F3H 0	F2H 0	F1H 0	F0H 0	BITS	B ¹ F0H 00H	ADCOFSL ² F1H 00H	ADCOFSH ² F2H 20H	ADCGAINL ² F3H 00H	ADCGAINH ² F4H 00H	ADCCON3 F5H 00H	RESERVED	SPIDAT F7H 00H
MDO EFH 0	MDE EEH 0	MCO EDH 0	MDI ECH 0	I2CM EBH 0	I2CRS EAH 0	I2CTX E9H 0	I2CI E8H 0	BITS	I2CCON ¹ E8H 00H	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	ADCCON1 EFH 20H
E7H 0	E6H 0	E5H 0	E4H 0	E3H 0	E2H 0	E1H 0	E0H 0	BITS	ACC ¹ E0H 00H	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED	RESERVED
ADCI DFH 0	DMA DEH 0	CCONV DDH 0	SCONV DCH 0	CS3 DBH 0	CS2 DAH 0	CS1 D9H 0	CS0 D8H 0	BITS	ADCCON2 ¹ D8H 00H	ADCDATAL DFH 00H	ADCDATAH DAH 00H	RESERVED	RESERVED	RESERVED	RESERVED	PSMCON DFH DEH
CY D7H 0	AC D6H 0	F0 D5H 0	RS1 D4H 0	RS0 D3H 0	OV D2H 0	FI D1H 0	P D0H 0	BITS	PSW ¹ D0H 00H	RESERVED	DMAL D2H 00H	DMAH D3H 00H	DMAP D4H 00H	RESERVED	RESERVED	RESERVED
TF2 CFH 0	EXF2 CEH 0	RCLK CDH 0	TCLK CCH 0	EXEN2 CBH 0	TR2 CAH 0	CNT2 C9H 0	CAP2 C8H 0	BITS	T2CON ¹ C8H 00H	RESERVED	RCAP2L CAH 00H	RCAP2H CBH 00H	TL2 CCH 00H	TH2 CDH 00H	RESERVED	RESERVED
PRE2 C7H 0	PRE1 C6H 0	PRE0 C5H 0	C4H 0	WDR1 C3H 0	WDR2 C2H 0	WDS C1H 0	WDE C0H 0	BITS	WDCON ¹ C0H 00H	NOT USED	NOT USED	NOT USED	ETIM3 C4H C9H	RESERVED	EDARL C6H 00H	RESERVED
PSI BFH 0	PADC BEH 0	PT2 BDH 0	PS BCH 0	PT1 BBH 0	PX1 BAH 0	PT0 B9H 0	PX0 B8H 0	BITS	IP ¹ B8H 00H	ECON B9H 00H	ETIM1 BAH 52H	ETIM2 BBH 04H	EDATA1 BCH 00H	EDATA2 BDH 00H	EDATA3 BEH 00H	EDATA4 BFH 00H
RD B7H 1	WR B6H 1	T1 B5H 1	T0 B4H 1	INT1 B3H 1	INT0 B2H 1	TxD B1H 1	RxD B0H 1	BITS	P3 ¹ B0H FFH	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED
EA AFH 0	EADC AEH 0	ET2 ADH 0	ES ACH 0	ET1 ABH 0	EX1 AAH 0	ET0 A9H 0	EX0 A8H 0	BITS	IE ¹ A8H 00H	IE2 A9H 00H	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED
A7H 1	A6H 1	A5H 1	A4H 1	A3H 1	A2H 1	A1H 1	A0H 1	BITS	P2 ¹ A0H FFH	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED
SM0 9FH 0	SM1 9EH 0	SM2 9DH 0	REN 9CH 0	TB8 9BH 0	RB8 9AH 0	TI 99H 0	RI 98H 0	BITS	SCON ¹ 98H 00H	SBUF 99H 00H	I2CDAT 9AH 00H	I2CADD 9BH 55H	NOT USED	NOT USED	NOT USED	NOT USED
97H 1	96H 1	95H 1	94H 1	93H 1	92H 1	T2EX 91H 1	T2 90H 1	BITS	P1 ^{1,3} 90H FFH	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED	NOT USED
TF1 8FH 0	TR1 8EH 0	TF0 8DH 0	TR0 8CH 0	IE1 8BH 0	IT1 8AH 0	IE0 89H 0	IF0 88H 0	BITS	TCON ¹ 88H 00H	TMOD 89H 00H	TL0 8AH 00H	TL1 8BH 00H	TH0 8CH 00H	TH1 8DH 00H	NOT USED	NOT USED
87H 1	86H 1	85H 1	84H 1	83H 1	82H 1	81H 1	80H 1	BITS	P0 ¹ 80H FFH	SP 81H 07H	DPL 82H 00H	DPH 83H 00H	DPP 84H 00H	RESERVED	RESERVED	PCON 87H 00H

SFR MAP KEY:



SFR NOTES

- ¹SFRs WHOSE ADDRESS ENDS IN 0H OR 8H ARE BIT ADDRESSABLE.
- ²CALIBRATION COEFFICIENTS ARE PRECONFIGURED ON POWER-UP TO FACTORY CALIBRATED VALUES.
- ³THE PRIMARY FUNCTION OF PORT 1 IS AS AN ANALOG INPUT PORT; THEREFORE, TO ENABLE THE DIGITAL SECONDARY FUNCTIONS ON THESE PORT PINS, WRITE A "0" TO THE CORRESPONDING PORT 1 SFR BIT.

Figure 4. Special Function Register Locations and Reset Values

ADuC812

ADC CIRCUIT INFORMATION

General Overview

The ADC conversion block incorporates a fast, 8-channel, 12-bit, single-supply ADC. This block provides the user with multichannel mux, track-and-hold, on-chip reference, calibration features, and ADC. All components in this block are easily configured via a 3-register SFR interface.

The ADC consists of a conventional successive-approximation converter based around a capacitor DAC. The converter accepts an analog input range of 0 V to V_{REF} . A high precision, low drift and factory calibrated 2.5 V reference is provided on-chip. The internal reference may be overdriven via the external V_{REF} pin. This external reference can be in the range 2.3 V to AV_{DD} .

Single step or continuous conversion modes can be initiated in software or alternatively by applying a convert signal to an external pin. Timer 2 can also be configured to generate a repetitive trigger for ADC conversions. The ADC may be configured to operate in a DMA mode whereby the ADC block continuously converts and captures samples to an external RAM space without any interaction from the MCU core. This automatic capture facility can extend through a 16 MByte external Data Memory space.

The ADuC812 is shipped with factory programmed calibration coefficients that are automatically downloaded to the ADC on power-up, ensuring optimum ADC performance. The ADC core contains internal offset and gain calibration registers. A software calibration routine is provided to allow the user to overwrite the factory programmed calibration coefficients if required, thus minimizing the impact of endpoint errors in the user's target system.

A voltage output from an on-chip band gap reference proportional to absolute temperature can also be routed through the front end ADC multiplexer (effectively a ninth ADC channel input) facilitating a temperature sensor implementation.

ADC Transfer Function

The analog input range for the ADC is 0 V to V_{REF} . For this range, the designed code transitions occur midway between successive integer LSB values (i.e., 1/2 LSB, 3/2 LSBs, 5/2 LSBs . . . FS - 3/2 LSBs). The output coding is straight binary with 1 LSB = $FS/4096$ or $2.5 V/4096 = 0.61 mV$ when $V_{REF} = 2.5 V$. The ideal input/output transfer characteristic for the 0 to V_{REF} range is shown in Figure 5.

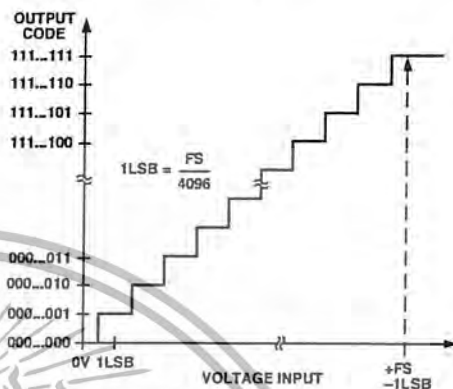


Figure 5. ADC Transfer Function

Typical Operation

Once configured via the ADCCON 1-3 SFRs (shown on the following page), the ADC will convert the analog input and provide an ADC 12-bit result word in the ADCDATAH/L SFRs. The top four bits of the ADCDATAH SFR will be written with the channel selection bits to identify the channel result. The format of the ADC 12-bit result word is shown in Figure 6.

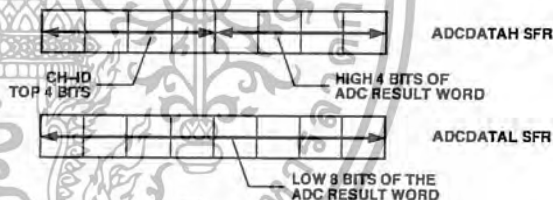


Figure 6. ADC Result Format

ADuC812

TIMING SPECIFICATIONS^{1, 2, 3} (AV_{DD} = DV_{DD} = 3.0 V or 5.0 V ± 10%. All specifications T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

Parameter	12 MHz			Variable Clock			Unit
	Min	Typ	Max	Min	Typ	Max	
CLOCK INPUT (External Clock Driven XTAL1)							
t _{CK}		83.33		62.5		1000	ns
t _{CKL}	20			20			ns
t _{CKH}	20			20			ns
t _{CKR}			20			20	ns
t _{CKF}			20			20	ns
t _{CYC} ⁴		1			12t _{CK}		µs

NOTES

¹AC inputs during testing are driven at DV_{DD} - 0.5 V for a Logic 1 and 0.45 V for a Logic 0. Timing measurements are made at V_{IH} min for a Logic 1 and V_{IL} max for a Logic 0.

²For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.

³C_{LOAD} for Port 0, ALE, PSEN outputs = 100 pF; C_{LOAD} for all other outputs = 80 pF, unless otherwise noted.

⁴ADuC812 Machine Cycle Time is nominally defined as MCLKIN/12.

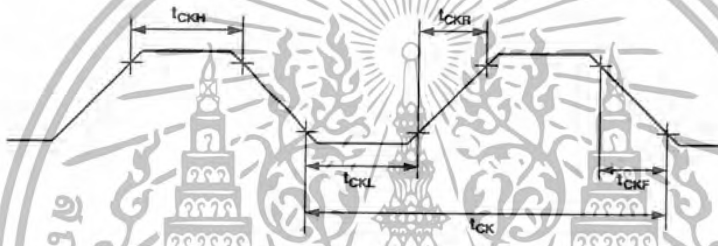


Figure 49. XTAL1 Input

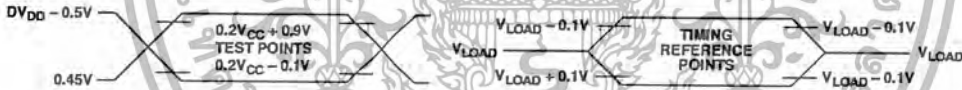


Figure 50. Timing Waveform Characteristics

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Parameter	12 MHz		Variable Clock		Unit
	Min	Max	Min	Max	
EXTERNAL PROGRAM MEMORY READ CYCLE					
t_{LHLL}	ALE Pulsewidth		$2t_{CK} - 40$		ns
t_{AVLL}	Address Valid to ALE Low		$t_{CK} - 40$		ns
t_{LLAX}	Address Hold after ALE Low		$t_{CK} - 30$		ns
t_{LLIV}	ALE Low to Valid Instruction In				ns
t_{LLPL}	ALE Low to PSEN Low		$t_{CK} - 30$		ns
t_{PLPH}	PSEN Pulsewidth		$3t_{CK} - 45$		ns
t_{PLIV}	PSEN Low to Valid Instruction In				ns
t_{PXIX}	Input Instruction Hold after PSEN		0		ns
t_{PXIZ}	Input Instruction Float after PSEN				ns
t_{AVIV}	Address to Valid Instruction In		$5t_{CK} - 105$		ns
t_{PLAZ}	PSEN Low to Address Float		25		ns
t_{PHAX}	Address Hold after PSEN High		0		ns

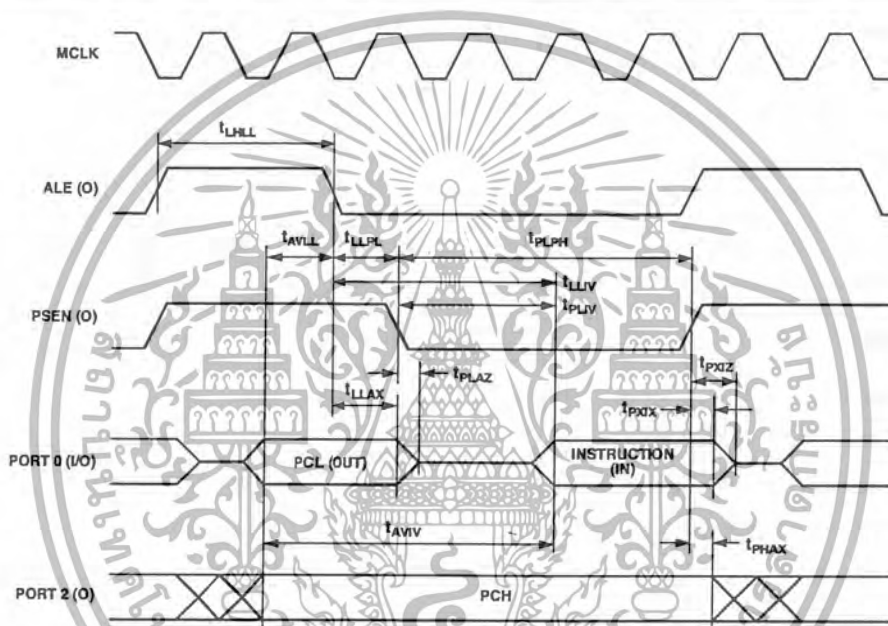


Figure 51. External Program Memory Read Cycle

ADuC812

Parameter	12 MHz		Variable Clock		Unit
	Min	Max	Min	Max	
EXTERNAL DATA MEMORY READ CYCLE					
t_{RLRH}	RD Pulsewidth		$6t_{CK} - 100$		ns
t_{AVLL}	Address Valid after ALE Low		$t_{CK} - 40$		ns
t_{LLAX}	Address Hold after ALE Low		$t_{CK} - 35$		ns
t_{RLDV}	RD Low to Valid Data In				ns
t_{RHDX}	Data and Address Hold after RD		0		ns
t_{RHDZ}	Data Float after RD		97		ns
t_{LLDV}	ALE Low to Valid Data In		$2t_{CK} - 70$		ns
t_{AVDV}	Address to Valid Data In		$8t_{CK} - 150$		ns
t_{RLDV}	Address to Valid Data In		$9t_{CK} - 165$		ns
t_{LLWL}	ALE Low to RD or WR Low		$3t_{CK} - 50$		ns
t_{AVWL}	Address Valid to RD or WR Low		$3t_{CK} + 50$		ns
t_{RLAZ}	RD Low to Address Float		0		ns
t_{WHLH}	RD or WR High to ALE High		$t_{CK} - 40$		ns
				$5t_{CK} - 165$	ns

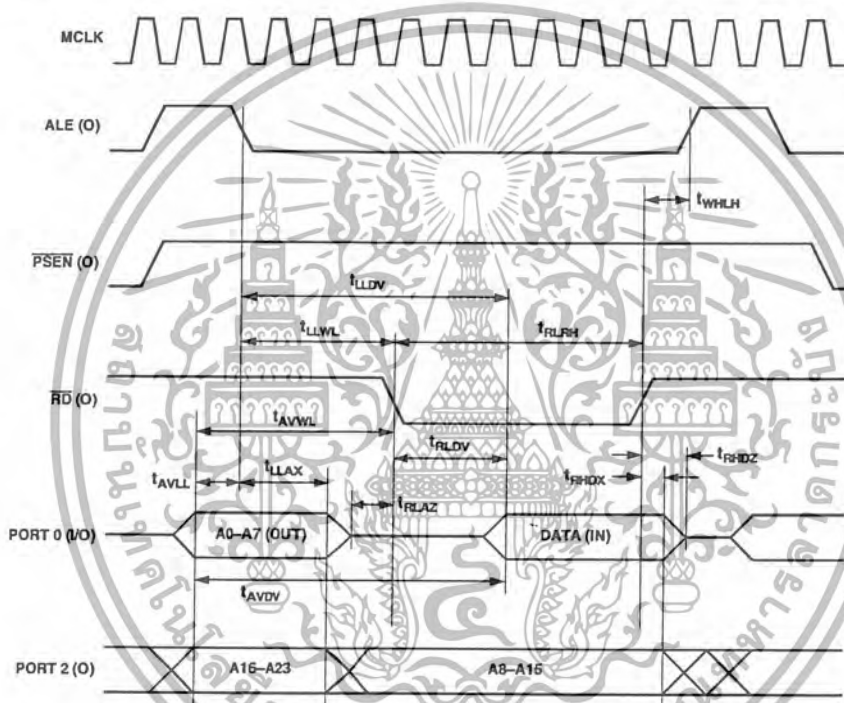


Figure 52. External Data Memory Read Cycle

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Parameter	12 MHz		Variable Clock		Unit
	Min	Max	Min	Max	
EXTERNAL DATA MEMORY WRITE CYCLE					
t_{WLWH}	\overline{WR} Pulsewidth		$6t_{CK} - 100$		ns
t_{AVLL}	Address Valid after ALE Low		$t_{CK} - 40$		ns
t_{LLAX}	Address Hold after ALE Low		$t_{CK} - 35$		ns
t_{LLWL}	ALE Low to \overline{RD} or \overline{WR} Low		$3t_{CK} - 50$	$3t_{CK} + 50$	ns
t_{AVWL}	Address Valid to \overline{RD} or \overline{WR} Low		$4t_{CK} - 130$		ns
t_{QVWX}	Data Valid to \overline{WR} Transition		$t_{CK} - 50$		ns
t_{QVWH}	Data Setup before \overline{WR}		$7t_{CK} - 150$		ns
t_{WHQX}	Data and Address Hold after \overline{WR}		$t_{CK} - 50$		ns
t_{WHLH}	\overline{RD} or \overline{WR} High to ALE High		$t_{CK} - 40$	$6t_{CK} - 100$	ns

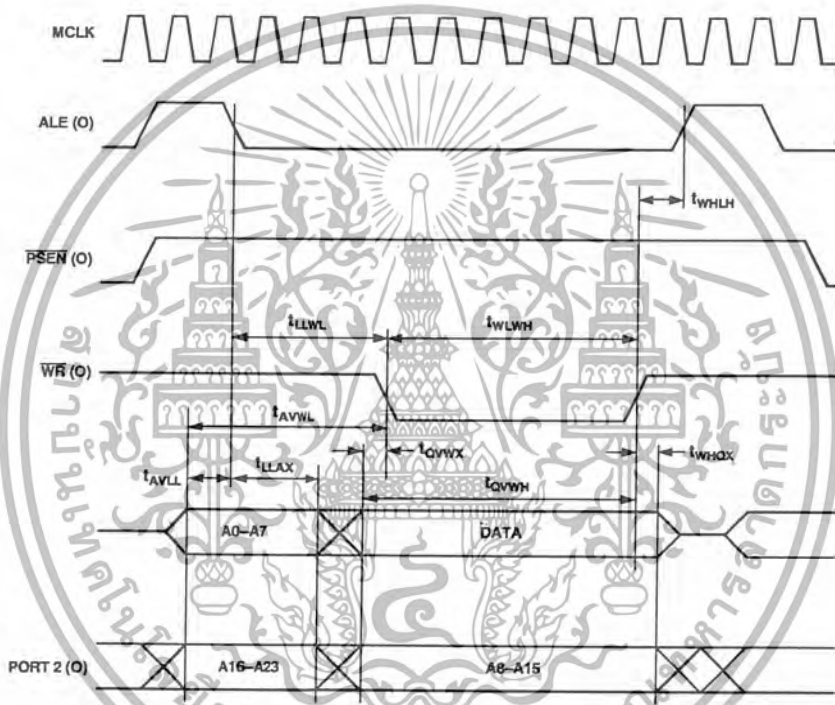


Figure 53. External Data Memory Write Cycle

ADuC812

Parameter	12 MHz			Variable Clock			Unit
	Min	Typ	Max	Min	Typ	Max	
UART TIMING (Shift Register Mode)							
t_{XLXL}		1.0			$12t_{CK}$		μs
t_{QVXH}	700			$10t_{CK} - 133$			ns
t_{DVXH}	300			$2t_{CK} + 133$			ns
t_{XHDX}	0			0			ns
t_{XHGX}	50			$2t_{CK} - 117$			ns

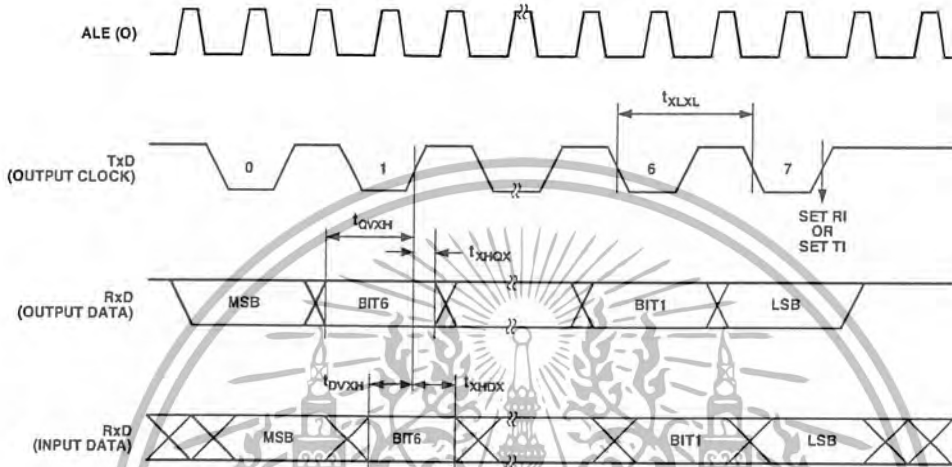


Figure 54. UART Timing in Shift Register Mode

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Parameter		Min	Max	Unit
I²C COMPATIBLE INTERFACE TIMING				
t _{LOW}	SCLOCK Low Pulsewidth	1.3		μs
t _{HIGH}	SCLOCK High Pulsewidth	0.6		μs
t _{HD; STA}	Start Condition Hold Time	0.6		μs
t _{SU; DAT}	Data Setup Time	100		ns
t _{HD; DAT}	Data Hold time	0	0.9	μs
t _{SU; STA}	Setup time for Repeated Start	0.6		μs
t _{SU; STO}	Stop Condition Setup Time	0.6		μs
t _{BUF}	Bus Free Time between a STOP Condition and a START Condition	1.3		μs
t _R	Rise Time for Both SCLOCK and SDATA		300	ns
t _F	Fall Time for Both SCLOCK and SDATA		300	ns
t _{SUP} ¹	Pulsewidth of Spike Suppressed		50	ns

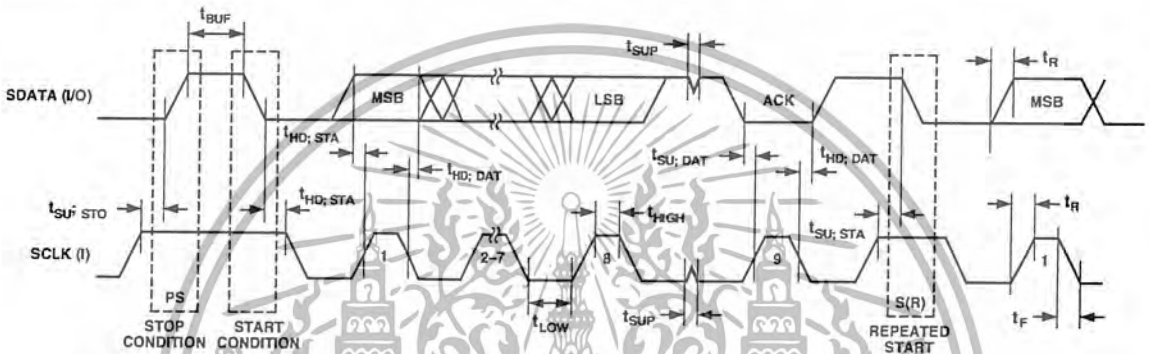


Figure 55. I²C Compatible Interface Timing

ADuC812

Parameter	Min	Typ	Max	Unit
SPI MASTER MODE TIMING (CPHA = 1)				
t_{LOW}		330		ns
t_{SH}		330		ns
t_{DAV}			50	ns
t_{DSU}	100			ns
t_{DHD}	100			ns
t_{DF}		10	25	ns
t_{DR}		10	25	ns
t_{SR}		10	25	ns
t_{SF}		10	25	ns

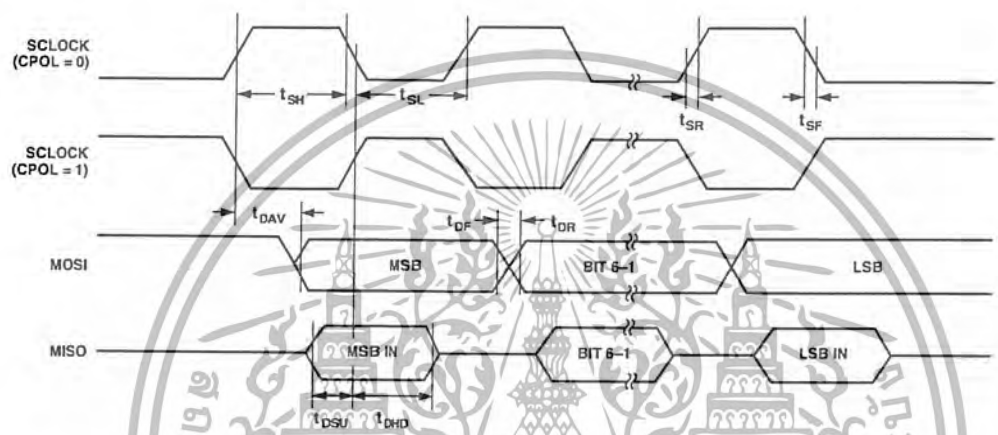


Figure 56. SPI Master Mode Timing (CPHA = 1)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Parameter	Min	Typ	Max	Unit
SPI MASTER MODE TIMING (CPHA = 0)				
t_{SL}		330		ns
t_{SH}		330		ns
t_{DAV}			50	ns
t_{DOSU}			150	ns
t_{DSU}	100			ns
t_{DHD}	100			ns
t_{DF}		10	25	ns
t_{DR}		10	25	ns
t_{SR}		10	25	ns
t_{SF}		10	25	ns

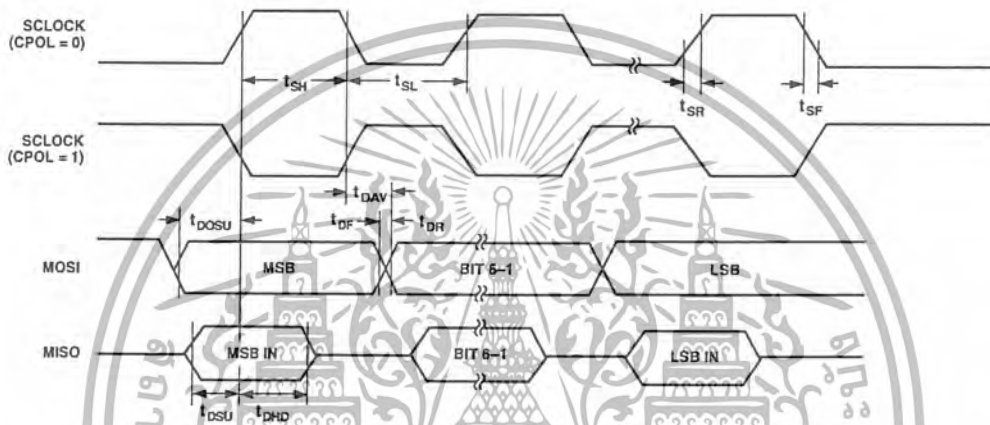


Figure 57. SPI Master Mode Timing (CPHA = 0)

ADuC812

Parameter	Min	Typ	Max	Unit
SPI SLAVE MODE TIMING (CPHA = 1)				
t_{SS}	0			ns
t_{SL}		330		ns
t_{SH}		330		ns
t_{DAV}			50	ns
t_{DSU}	100			ns
t_{DHD}	100			ns
t_{DF}		10	25	ns
t_{DR}		10	25	ns
t_{SR}		10	25	ns
t_{SF}		10	25	ns
t_{SFS}	0			ns

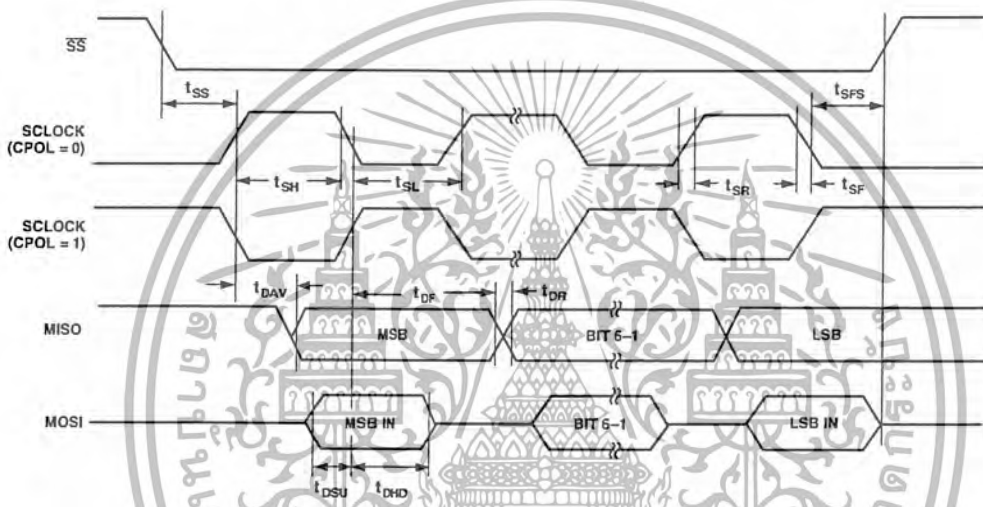


Figure 58. SPI Slave Mode Timing (CPHA = 1)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Parameter	Min	Typ	Max	Unit
SPI SLAVE MODE TIMING (CPHA = 0)				
t_{SS}	0			ns
t_{SL}		330		ns
t_{SH}		330		ns
t_{DAV}			50	ns
t_{DSU}	100			ns
t_{DHD}	100			ns
t_{DF}		10	25	ns
t_{DR}		10	25	ns
t_{SR}		10	25	ns
t_{SF}		10	25	ns
t_{DOSS}			20	ns
t_{SFS}	0			ns

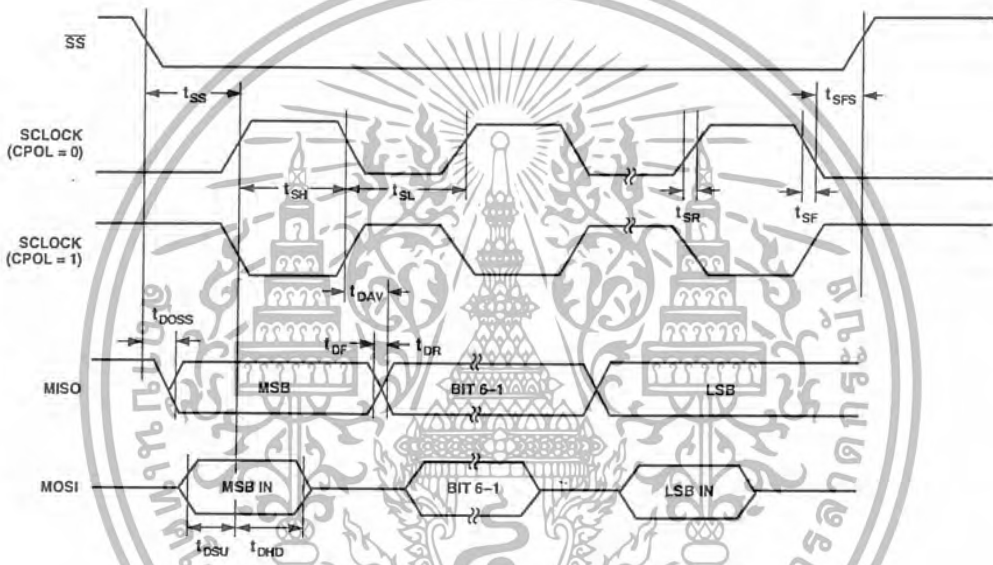
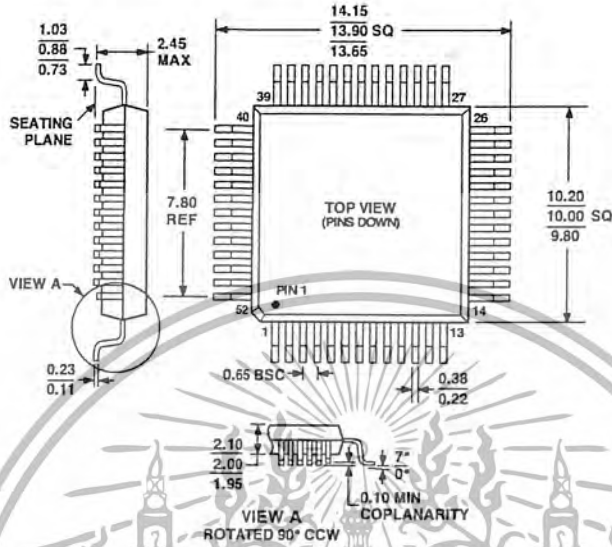


Figure 59. SPI Slave Mode Timing (CPHA = 0)

OUTLINE DIMENSIONS

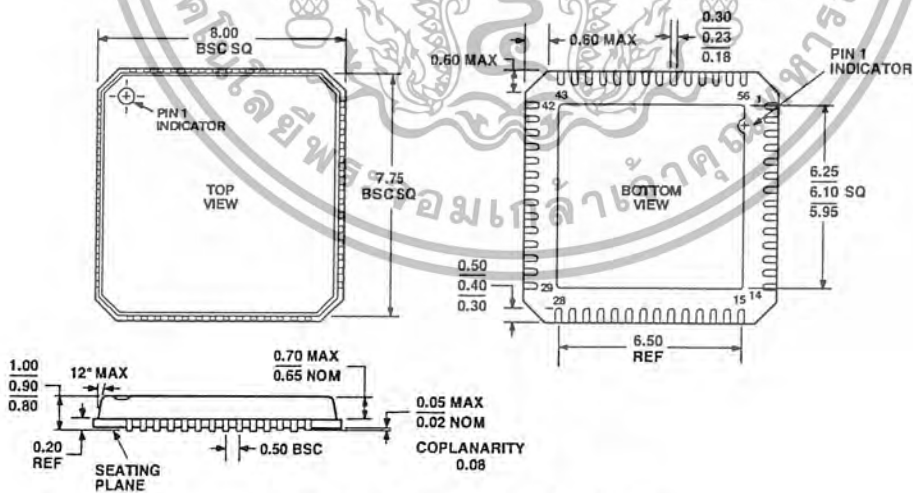
52-Lead Metric Quad Flat Package [MQFP]
(S-52)

Dimensions shown in millimeters



56-Lead Lead Frame Chip Scale Package [LFCSP]
8 x 8 mm Body
(CP-56)

Dimensions shown in millimeters





ภาคผนวก ข

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM741 Operational Amplifier

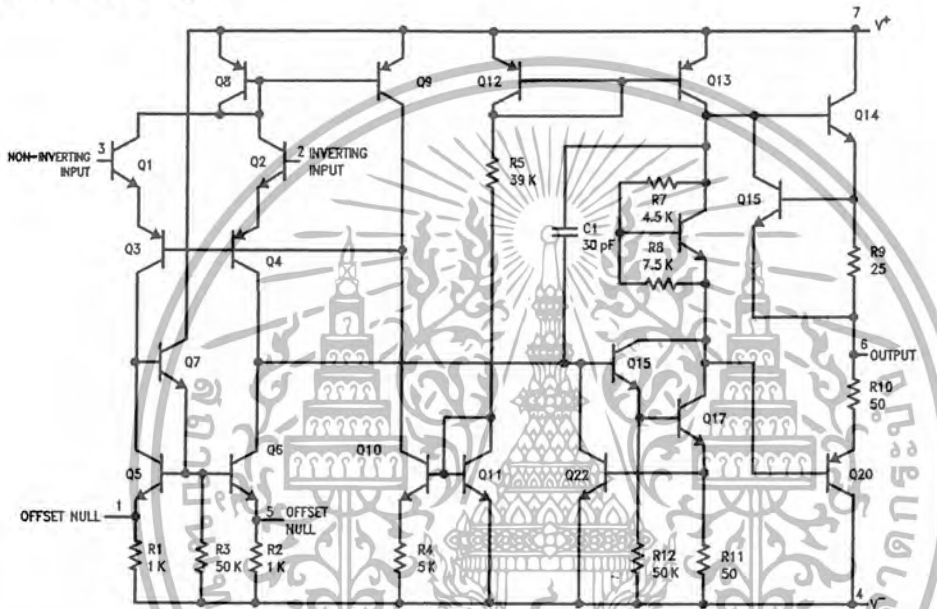
General Description

The LM741 series are general purpose operational amplifiers which feature improved performance over industry standards like the LM709. They are direct, plug-in replacements for the 709C, LM201, MC1439 and 748 in most applications. The amplifiers offer many features which make their application nearly foolproof: overload protection on the input and

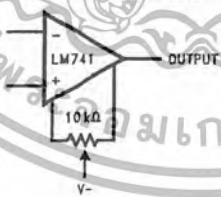
output, no latch-up when the common mode range is exceeded, as well as freedom from oscillations.

The LM741C/LM741E are identical to the LM741/LM741A except that the LM741C/LM741E have their performance guaranteed over a 0°C to +70°C temperature range, instead of -55°C to +125°C.

Schematic Diagram



Offset Nulling Circuit



TL/H/9341-7

LM741 Operational Amplifier

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.
(Note 5)

	LM741A	LM741E	LM741	LM741C
Supply Voltage	±22V	±22V	±22V	±18V
Power Dissipation (Note 1)	500 mW	500 mW	500 mW	500 mW
Differential Input Voltage	±30V	±30V	±30V	±30V
Input Voltage (Note 2)	±15V	±15V	±15V	±15V
Output Short Circuit Duration	Continuous	Continuous	Continuous	Continuous
Operating Temperature Range	-55°C to +125°C	0°C to +70°C	-55°C to +125°C	0°C to +70°C
Storage Temperature Range	-65°C to +150°C	-65°C to +150°C	-65°C to +150°C	-65°C to +150°C
Junction Temperature	150°C	100°C	150°C	100°C
Soldering Information				
N-Package (10 seconds)	260°C	260°C	260°C	260°C
J- or H-Package (10 seconds)	300°C	300°C	300°C	300°C
M-Package				
Vapor Phase (60 seconds)	215°C	215°C	215°C	215°C
Infrared (15 seconds)	215°C	215°C	215°C	215°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

ESD Tolerance (Note 6) 400V 400V 400V 400V

Electrical Characteristics (Note 3)

Parameter	Conditions	LM741A/LM741E			LM741			LM741C			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	$T_A = 25^\circ\text{C}$ $R_S \leq 10\text{ k}\Omega$ $R_S \leq 50\Omega$		0.8	3.0		1.0	5.0		2.0	6.0	mV mV
	$T_{AMIN} \leq T_A \leq T_{AMAX}$ $R_S \leq 50\Omega$ $R_S \leq 10\text{ k}\Omega$			4.0			6.0			7.5	mV mV
Average Input Offset Voltage Drift				15							$\mu\text{V}/^\circ\text{C}$
Input Offset Voltage Adjustment Range	$T_A = 25^\circ\text{C}, V_S = \pm 20\text{V}$		±10			±15			±15		mV
Input Offset Current	$T_A = 25^\circ\text{C}$		3.0	30		20	200		20	200	nA
	$T_{AMIN} \leq T_A \leq T_{AMAX}$			70		85	500		300		nA
Average Input Offset Current Drift				0.5							$\text{nA}/^\circ\text{C}$
Input Bias Current	$T_A = 25^\circ\text{C}$		30	80		80	500		80	500	nA
	$T_{AMIN} \leq T_A \leq T_{AMAX}$			0.210			1.5			0.8	μA
Input Resistance	$T_A = 25^\circ\text{C}, V_S = \pm 20\text{V}$	1.0	6.0		0.3	2.0		0.3	2.0		$\text{M}\Omega$
	$T_{AMIN} \leq T_A \leq T_{AMAX}, V_S = \pm 20\text{V}$	0.5									$\text{M}\Omega$
Input Voltage Range	$T_A = 25^\circ\text{C}$							±12	±13		V
	$T_{AMIN} \leq T_A \leq T_{AMAX}$				±12	±13					V
Large Signal Voltage Gain	$T_A = 25^\circ\text{C}, R_L \geq 2\text{ k}\Omega$ $V_S = \pm 20\text{V}, V_O = \pm 15\text{V}$ $V_S = \pm 15\text{V}, V_O = \pm 10\text{V}$	50			50	200		20	200		V/mV V/mV
	$T_{AMIN} \leq T_A \leq T_{AMAX}, R_L \geq 2\text{ k}\Omega$ $V_S = \pm 20\text{V}, V_O = \pm 15\text{V}$ $V_S = \pm 15\text{V}, V_O = \pm 10\text{V}$	32									V/mV V/mV
	$V_S = \pm 5\text{V}, V_O = \pm 2\text{V}$	10			25			15			V/mV

Electrical Characteristics (Note 3) (Continued)

Parameter	Conditions	LM741A/LM741E			LM741			LM741C			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Output Voltage Swing	$V_S = \pm 20V$ $R_L \geq 10\text{ k}\Omega$ $R_L \geq 2\text{ k}\Omega$	± 16 ± 15									V V
	$V_S = \pm 15V$ $R_L \geq 10\text{ k}\Omega$ $R_L \geq 2\text{ k}\Omega$				± 12 ± 10	± 14 ± 13		± 12 ± 10	± 14 ± 13		V V
Output Short Circuit Current	$T_A = 25^\circ\text{C}$ $T_{AMIN} \leq T_A \leq T_{AMAX}$	10 10	25	35 40		25			25		mA mA
	$T_{AMIN} \leq T_A \leq T_{AMAX}$ $R_S \leq 10\text{ k}\Omega$, $V_{CM} = \pm 12V$ $R_S \leq 50\Omega$, $V_{CM} = \pm 12V$	80	95		70	90		70	90		dB dB
Supply Voltage Rejection Ratio	$T_{AMIN} \leq T_A \leq T_{AMAX}$ $V_S = \pm 20V$ to $V_S = \pm 5V$ $R_S \leq 50\Omega$ $R_S \leq 10\text{ k}\Omega$	86	96		77	96		77	96		dB dB
Transient Response Rise Time Overshoot	$T_A = 25^\circ\text{C}$, Unity Gain		0.25 6.0	0.8 20		0.3 5			0.3 5		μs %
			0.437	1.5							MHz
Bandwidth (Note 4)	$T_A = 25^\circ\text{C}$	0.437	1.5								MHz
Slew Rate	$T_A = 25^\circ\text{C}$, Unity Gain	0.3	0.7			0.5			0.5		V/ μs
Supply Current	$T_A = 25^\circ\text{C}$					1.7	2.8		1.7	2.8	mA
Power Consumption	$T_A = 25^\circ\text{C}$ $V_S = \pm 20V$ $V_S = \pm 15V$		80	150		50	85		50	85	mW mW
	$V_S = \pm 20V$ $T_A = T_{AMIN}$ $T_A = T_{AMAX}$			165 135							mW mW
LM741A	$V_S = \pm 20V$ $T_A = T_{AMIN}$ $T_A = T_{AMAX}$			150 150							mW mW
LM741E	$V_S = \pm 20V$ $T_A = T_{AMIN}$ $T_A = T_{AMAX}$			150 150							mW mW
LM741	$V_S = \pm 15V$ $T_A = T_{AMIN}$ $T_A = T_{AMAX}$					60 45	100 75				mW mW

Note 1: For operation at elevated temperatures, these devices must be derated based on thermal resistance, and T_J max. (listed under "Absolute Maximum Ratings"). $T_J = T_A + (\theta_{JA} P_{DI})$.

Thermal Resistance	CerDip (J)	DIP (N)	HC8 (t-1)	SO-8 (M)
θ_{JA} (Junction to Ambient)	100°C/W	100°C/W	170°C/W	195°C/W
θ_{JC} (Junction to Case)	N/A	N/A	25°C/W	N/A

Note 2: For supply voltages less than $\pm 15V$, the absolute maximum input voltage is equal to the supply voltage.

Note 3: Unless otherwise specified, these specifications apply for $V_S = \pm 15V$, $-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$ (LM741/LM741A). For the LM741C/LM741E, these specifications are limited to $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$.

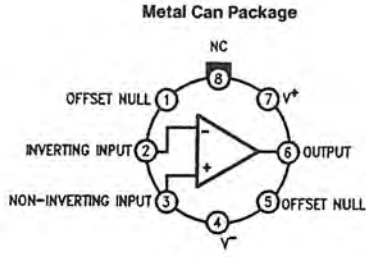
Note 4: Calculated value from: BW (MHz) = 0.35/Rise Time (μs).

Note 5: For military specifications see RETS741X for LM741 and RETS741AX for LM741A.

Note 6: Human body model, 1.5 k Ω in series with 100 pF.

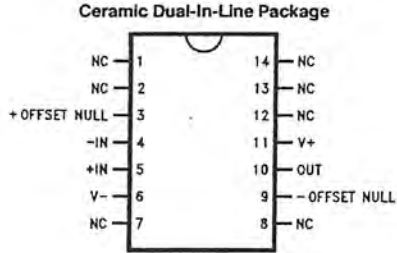
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Connection Diagrams



TL/H/9341-2

Order Number LM741H, LM741H/883*,
LM741AH/883 or LM741CH
See NS Package Number H08C

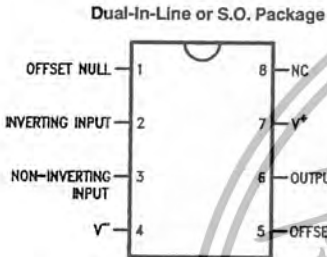


TL/H/9341-5

Order Number LM741J-14/883*, LM741AJ-14/883**
See NS Package Number J14A

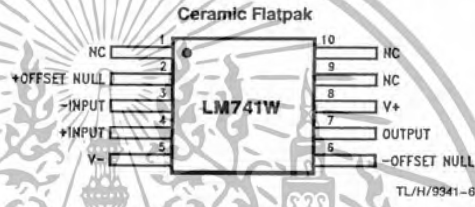
*also available per JM38510/10101

**also available per JM38510/10102



TL/H/9341-3

Order Number LM741J, LM741J/883,
LM741CM, LM741CN or LM741EN
See NS Package Number J08A, M08A or N08E



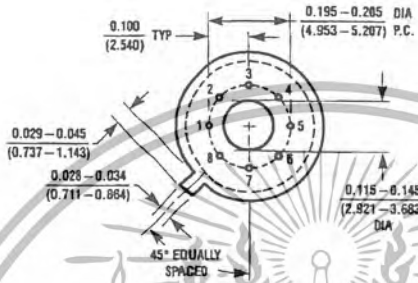
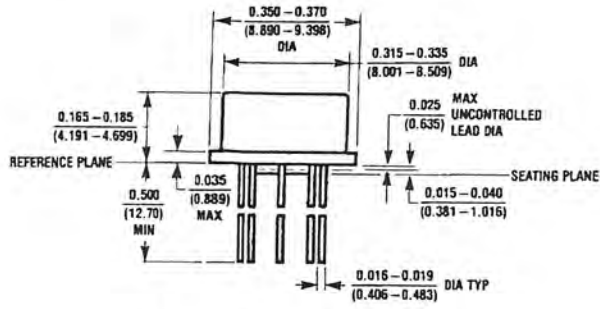
TL/H/9341-6

Order Number LM741W/883
See NS Package Number W10A

*LM741H is available per JM38510/10101

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters)

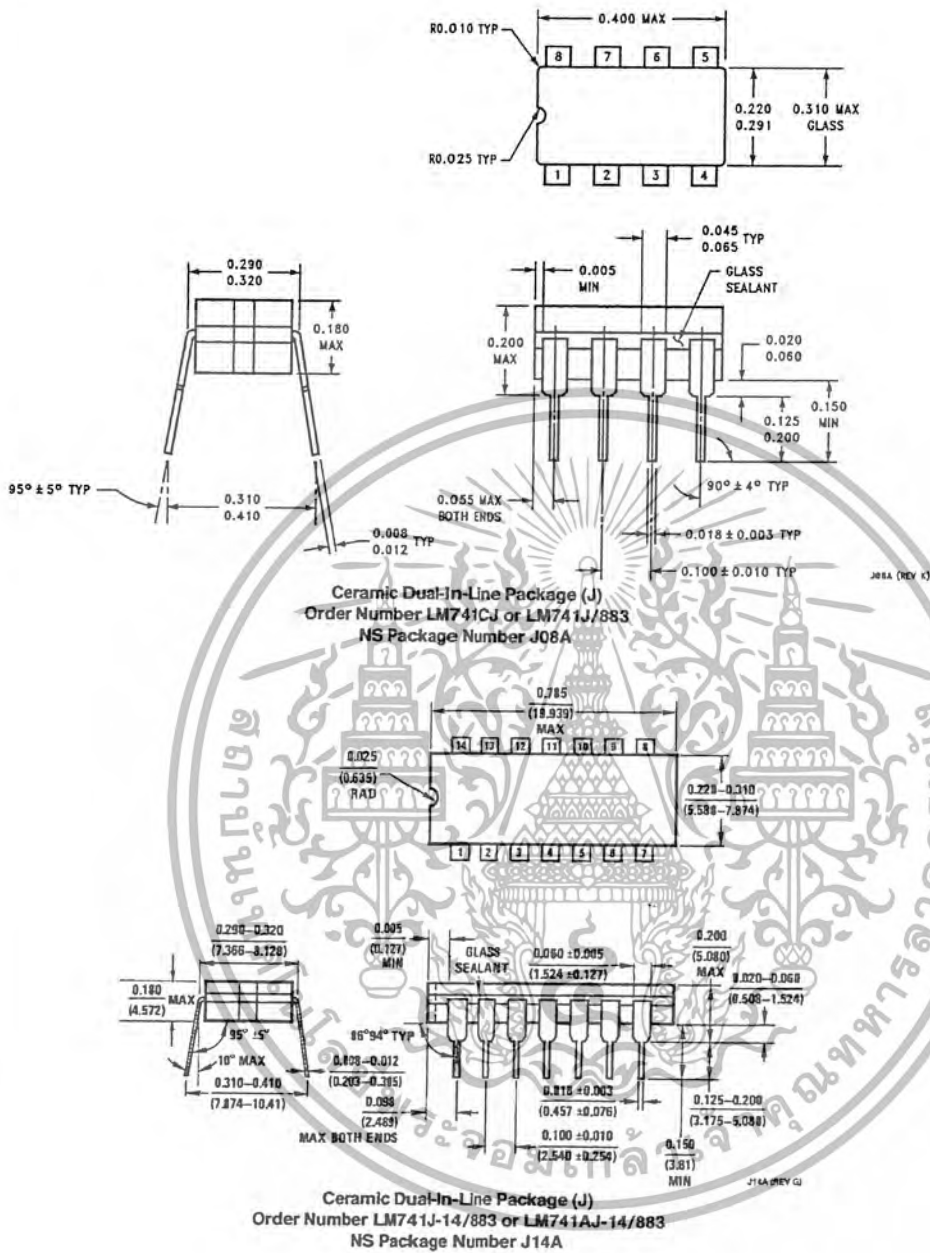


Metal Can Package (H)
 Order Number LM741H, LM741H/883, LM741AH/883, LM741CH or LM741EH
 NS Package Number H08C



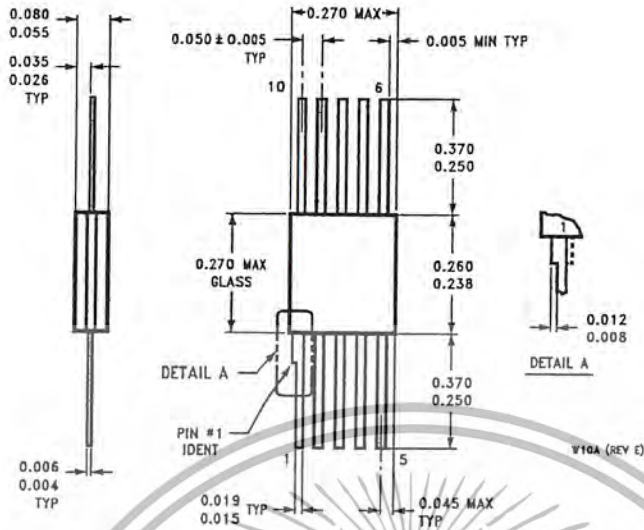
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) (Continued)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) (Continued)



10-Lead Ceramic Flatpak (W)
 Order Number LM741W/883
 NS Package Number W10A

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.



National Semiconductor Corporation
 1111 West Bardin Road
 Arlington, TX 76017
 Tel: 1(800) 272-9959
 Fax: 1(800) 737-7018

National Semiconductor Europe
 Fax: (+49) 0-180-530 85 86
 Email: crjwgo@twm2.nsc.com
 Deutsch Tel: (+49) 0-180-530 85 85
 English Tel: (+49) 0-180-532 78 32
 Français Tel: (+49) 0-180-532 83 58
 Italiano Tel: (+49) 0-180-534 16 80

National Semiconductor Hong Kong Ltd.
 13th Floor, Straight Block,
 Ocean Centre, 5 Canton Rd.
 Tsimshatsui, Kowloon
 Hong Kong
 Tel: (852) 2737-1600
 Fax: (852) 2738-9960

National Semiconductor Japan Ltd.
 Tel: 81-043-299-2309
 Fax: 81-043-299-2408

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาคผนวก ค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

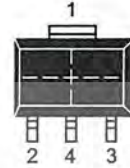
FEATURES

- Automatically restarts microprocessor after power failure
- Maintains active-high reset for 350 ms after V_{CC} returns to an in-tolerance condition
- Accurate 5%, 10% or 15% microprocessor 5V power supply monitoring
- Reduces need for discrete components
- Precision temperature-compensated voltage reference and voltage sensor
- Low-cost TO-92 package or surface mount SOT-223 package
- Internal 5k pull-up resistor
- Operating temperature of -40°C to $+85^{\circ}\text{C}$

PIN ASSIGNMENT



BOTTOM VIEW
TO-92 PACKAGE
See Mech.
Drawings Section
On Website



TOP VIEW
SOT-223 PACKAGE
See Mech.
Drawings Section
On Website

PIN DESCRIPTION

PIN 1	Ground
PIN 2	Reset
PIN 3	V_{CC}
PIN 4	Ground (SOT-223 only)

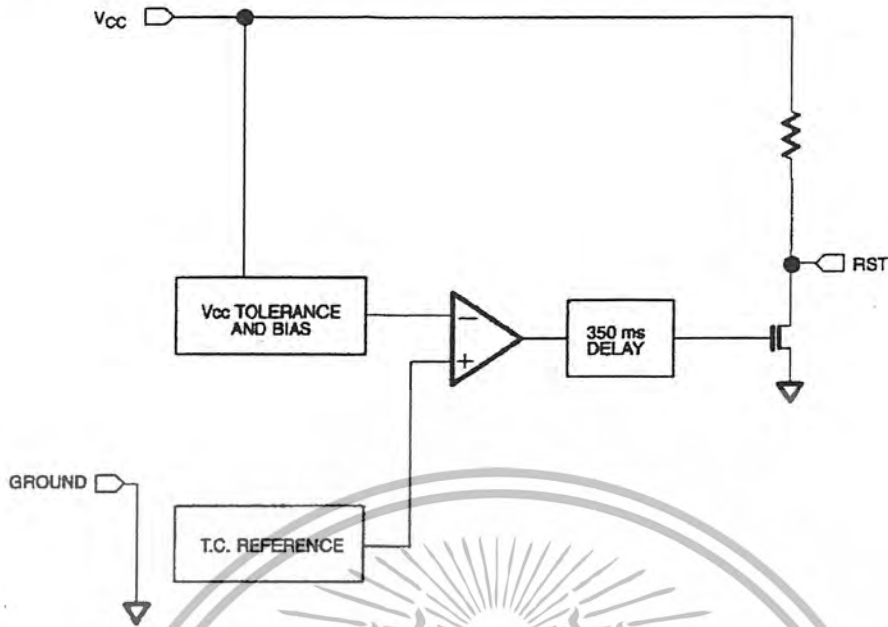
DESCRIPTION

The DS1833 EconoReset uses a precision temperature compensated reference and comparator circuit to monitor the status of the power supply (V_{CC}). When an out-of-tolerance condition is detected, an internal power fail signal is generated which forces reset to the active (high) state. When V_{CC} returns to an in-tolerance condition, the reset signal is kept in the active state for approximately 350 ms to allow the power supply and processor to stabilize.

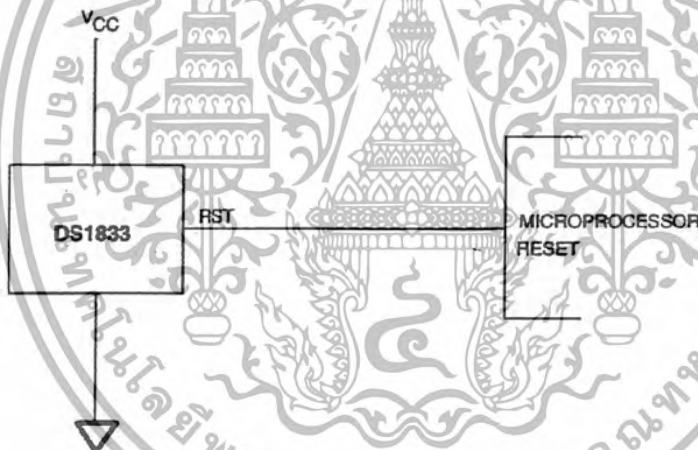
OPERATION - POWER MONITOR

The DS1833 provides the functions of detecting out-of-tolerance power supply conditions and warning a processor-based system of impending power failure. When V_{CC} is detected as out-of-tolerance, as defined by the tolerance of the part selected, the RST signal is asserted. On power-up, RST is kept active for approximately 350 ms after the power supply has reached the selected tolerance. This allows the power supply and microprocessor to stabilize before RST is released.

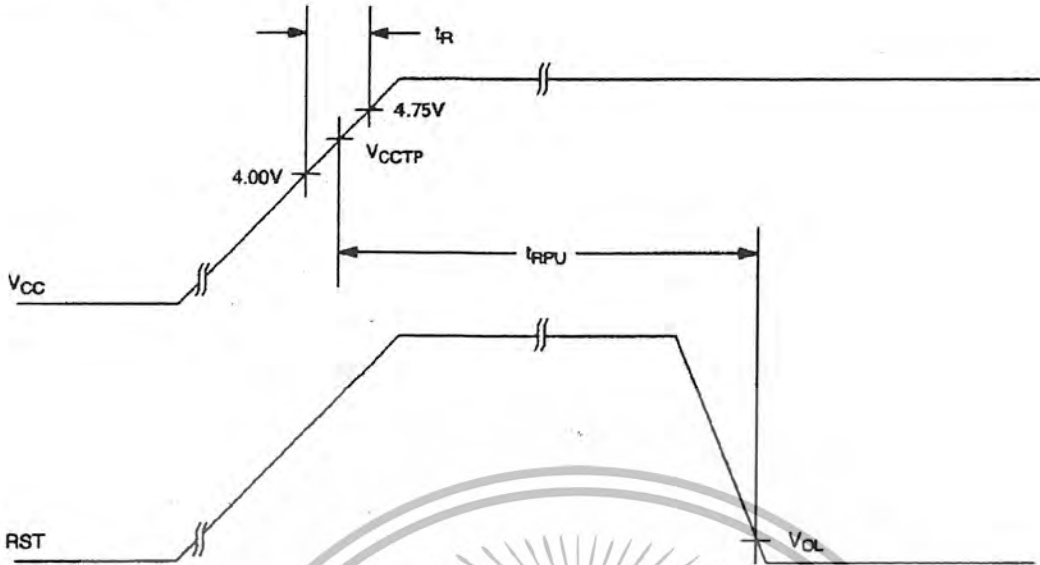
BLOCK DIAGRAM Figure 1



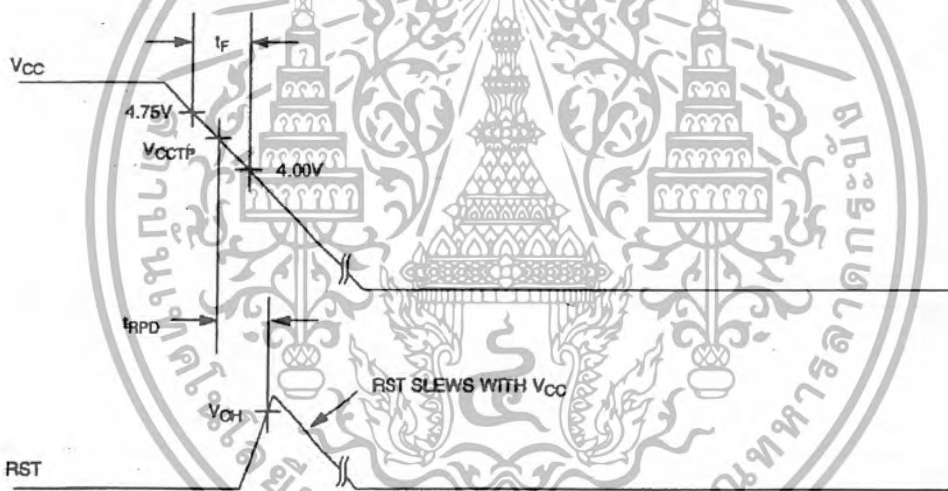
APPLICATION EXAMPLE Figure 2



POWER-UP Figure 3



POWER-DOWN Figure 4



ABSOLUTE MAXIMUM RATINGS*

Voltage on V _{CC} Pin Relative to Ground	-0.5V to +7.0V
Voltage on I/O Relative to Ground	-0.5V to V _{CC} +0.5V
Operating Temperature	-40°C to +85°C
Storage Temperature	-55°C to +125°C
Soldering Temperature	260°C for 10 seconds

* This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods of time may affect reliability.

RECOMMENDED DC OPERATING CONDITIONS (-40°C to +85°C)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Supply Voltage	V _{CC}	1.2	5.0	5.5	V	1

DC ELECTRICAL CHARACTERISTICS (-40°C to +85°C; V_{DD}=5V ± 10%)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Low Level @ RST	V _{OL}			0.4	V	1
Output Current @ 0.4V	I _{OL}	+8			mA	
Operating Current	I _{CC}		1.5	2	mA	
V _{CC} Trip Point 5%	V _{CC} TP1	4.5	4.625	4.74	V	1
V _{CC} Trip Point 10%	V _{CC} TP2	4.25	4.375	4.49	V	1
V _{CC} Trip Point 15%	V _{CC} TP3	4.0	4.125	4.24	V	1
Output Capacitance	C _{OUT}			10	pF	
Internal Pull-Up Resistor	R _P	3.75	5	6.25	kΩ	

AC ELECTRICAL CHARACTERISTICS (-40°C to +85°C; V_{CC}=5V ± 10%)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Reset Active Time	t _{RST}	250	350	450	ms	
V _{CC} Detect to RST	t _{RPD}			100	ns	
V _{CC} Slew Rate (4.75V - 4.00V)	t _F	300			μs	
V _{CC} Slew Rate (4.00V - 4.75V)	t _R	0			ns	
V _{CC} Detect to RST	t _{RPU}	250	350	450	ms	

NOTES:

- All voltages are referenced to ground.

ECONORESET SELECTION GUIDE

		VCC TRIP POINT			PUSHBUTTON DETECT		
		MIN	TYP	MAX	MIN	TYP	MAX
5V	DS1233-15	4.0	4.125	4.24	2.4	-	3.3
	DS1233-10	4.25	4.375	4.49	2.4	-	3.3
	DS1233-5	4.5	4.625	4.75	2.4	-	3.3
	DS1233D-15	4.0	4.125	4.24	N/A		N/A
	DS1233D-10	4.25	4.375	4.49	N/A		N/A
	DS1233D-5	4.5	4.625	4.75	N/A		N/A
	DS1833-15	4.0	4.125	4.24	N/A		N/A
	DS1833-10	4.25	4.375	4.49	N/A		N/A
	DS1833-5	4.5	4.625	4.75	N/A		N/A
3.3V	DS1233A-15	2.64	2.72	2.80	1.8	-	3.0
	DS1233A-10	2.8	2.88	2.97	1.8	-	3.0



บรรณานุกรม

- [1] Robert L. Boylestad, Louis Nashelsky, Electronic Device and Circuit Theory, 7 th edition, Prentice – Hall, Inc., 1999
- [2] ธนบูรณ์ ศศิกานูเวช, การป้องกันระบบไฟฟ้ากำลัง, ซีเอ็ดยูเคชั่น, 2543
- [3] ประสิทธิ์ พิทยพัฒน์, การป้องกันระบบไฟฟ้ากำลัง, ซีเอ็ดยูเคชั่น, 2545
- [4] วรพงศ์ ตั้งศรีรัตน์, ออปแอมป์และการประมวลผลสัญญาณอนาล็อก, ซีเอ็ดยูเคชั่น, 2545
- [5] เรื่องน่ารู้เทคนิคไฟฟ้า ชุดที่ 6, ซีเอ็ดยูเคชั่น, 2545
- [6] เรื่องน่ารู้เทคนิคไฟฟ้า ชุดที่ 7, ซีเอ็ดยูเคชั่น, 2546

