



ปีการศึกษา 2531

เครื่องแปลงสัญญาณเอนกประสงค์

โดย

นาย ชัยโชค ภัทร โกวิท

นาย ณรงค์ จันทรฉาย

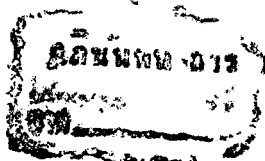
นาย สมชาย จันทนิษฐ์

นาย สุชาติ เฟ็งลี

นาย อนุชา พงษ์ทองหล่อ

อาจารย์ที่ปรึกษา

อาจารย์ วิชัย ตันติจรรย์กุล



เครื่องแปลงสัญญาณ เอนกประสงค์

โดย

นาย ชัยโชค	ภัทรโกวิท	296204
นาย ณรงค์	จันทร์ฉาย	296206
นาย สมชาย	จันทร์สีร์	296217
นาย สุชาติ	เฝ้าลี	296219
นาย อนุชา	พงษ์ทองหล่อ	296221

ภาคเทคโนโลยีการวัดคุมทางอุตสาหกรรม

อาจารย์ วิชัย ตันติจรรย์างกุล

อาจารย์ที่ปรึกษา

ปีการศึกษา 2531

บทคัดย่อ

เครื่องแปลงสัญญาณเอนกประสงค์ เป็นเครื่องแปลงสัญญาณที่สามารถแปลงสัญญาณมาตรฐานที่ใช้ในระบบควบคุม คือ สัญญาณแรงดันไฟฟ้ากระแสตรง 1-5 โวลท์ สัญญาณกระแสไฟฟ้ากระแสตรง 4-20 มิลลิแอมป์ และ ความดัน 3-15 ปอนด์ต่อตารางนิ้ว ไปเป็นสัญญาณมาตรฐาน ที่เป็นแรงดันไฟฟ้ากระแสตรง 1-5 โวลท์ กระแสไฟฟ้ากระแสตรง 4-20 มิลลิแอมป์ และความถี่ 10 เฮิรท์ ถึง 1 กิโลเฮิรท์ โดยเราสามารถที่จะทำการเลือกอินพุทใดๆจากสามอินพุทได้ และไม่ว่าเราจะเลือกสัญญาณอินพุทใดๆก็ตาม เอาท์พุทที่ได้จากเครื่องแปลงสัญญาณเอนกประสงค์นี้จะออกมาเป็น แรงดันไฟฟ้า 1-5 โวลท์ กระแสไฟฟ้า 4-20 มิลลิแอมป์ และความถี่ 10 เฮิรท์ ถึง 1 กิโลเฮิรท์ พร้อมๆกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MULTIPURPOSE CONVERTER

BY

Mr. Chaichok patharagowit

Mr. Narong Junchai

Mr. Somchai Chuntanistr

Mr. Suchat Penglee

Mr. Anuchar Pongthonglor

Department of Industual Instrumentation Technology

Mr. Vichai Tantichariyangkut

Advisor

Academy Year 1988

ABSTRACT

Multi - purpose - converter is device which changesignal to control in instrument. It control and select input by microprocessor Z-80, Input signal are four signal. It is voltage signal, Current signal, Pressure input and frequency. One signal was select by Z-80 which control by soft ware program. The signal to depend to digital signal and change to output signal

Signal was know in instrument. Voltage signal is 1-5 volts current signal is 4-20 milli Ampere, Pressure is 3-15 Psi and Frequency is 10 Hz - 1KHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

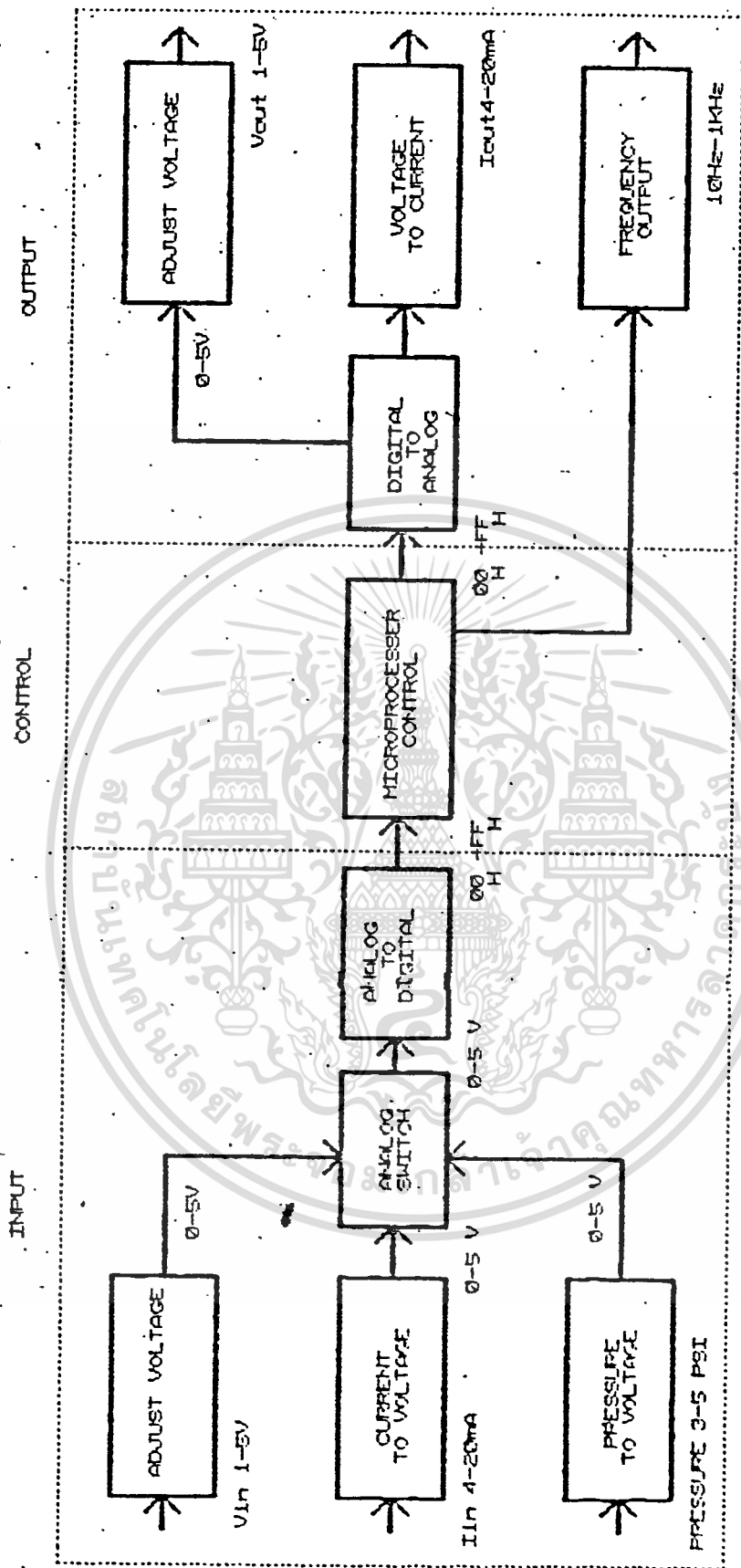
บทคัดย่อ	
บทที่ 1 บทนำ	1
บทที่ 2 อินสตรูเมนต์แอมพลิไฟเออร์	3
บทที่ 3 การแปลงสัญญาณดิจิทัลเป็นสัญญาณอนาลอก และสัญญาณอนาลอกเป็นสัญญาณดิจิทัล.....	10
บทที่ 4 ความดัน และตัวตรวจวัดความดัน.....	39
บทที่ 5 ไมโครโปรเซสเซอร์	43
บทที่ 6 ภาคอินพุท และเอาต์พุท	51
บทที่ 7 โปรแกรมควบคุมการทำงาน	67
บทที่ 8 ผลการทดลอง	81
บทที่ 9 สรุปผลการทดลอง	84
ภาคผนวก	
กิตติกรรมประกาศ	
หนังสืออ้างอิง	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1 บทนำ

ในงานทางด้านวัดคุมทางอุตสาหกรรมนั้น ต้องอาศัยการเปลี่ยนแปลงสัญญาณชนิดหนึ่ง ไปเป็นสัญญาณอีกชนิดหนึ่ง เพื่อใช้ในการควบคุม งานควบคุมหลักในวงการอุตสาหกรรม มีอยู่ 4 อย่างคือ ความดัน อุณหภูมิ ระดับ และอัตราการไหล ระบบในการควบคุมโดยมากนิยมใช้ความดันนิวเมติก แรงดันไฟฟ้า และกระแสไฟฟ้า อุปกรณ์เปลี่ยนสัญญาณอย่างหนึ่ง เป็นสัญญาณอีกอย่างหนึ่ง ใช้ได้เฉพาะงานเฉพาะอย่างเท่านั้น ซึ่งทำให้ความกว้างของอุปกรณ์นั้นมีเฉพาะ ทางผู้จัดทำจึงได้คิดอุปกรณ์เปลี่ยนสัญญาณที่สามารถเปลี่ยนแปลงสัญญาณให้หลายอย่าง และสามารถควบคุมได้โดยอาศัยการทำงานของไมโครคอมพิวเตอร์เป็นตัวควบคุม และเป็นตัวเลือกสัญญาณ สัญญาณที่เข้าสู่ระบบจะเป็นสัญญาณมาตรฐานในระบบงานอุตสาหกรรมคือ เป็นสัญญาณแรงดันไฟฟ้ากระแสตรง 1-5 โวลท์ สัญญาณกระแสไฟฟ้ากระแสตรง 4-20 มิลลิแอมป์ ความดันนิวเมติก 3-15 ปอนด์/นิ้ว ความถี่ 10 Hz - 1 KHz และส่งผลการควบคุมออกมาเป็นสัญญาณแรงดันไฟฟ้ากระแสตรง 1-5 โวลท์ เป็นสัญญาณกระแสไฟฟ้ากระแสตรง 4-20 มิลลิแอมป์

การทำงานของเครื่องแปลงสัญญาณแอนะล็อก ประสงค์ อาศัยไมโครโปรเซสเซอร์ Z-80 เป็นตัวควบคุม โดยการสร้าง โปรแกรมควบคุมด้านซอฟต์แวร์ ซึ่งอาศัยข้อมูลจากสัญญาณดิจิตอล ซึ่งได้มาจาก ADC 0803 และส่งสัญญาณดิจิตอลออกไปให้กับ IC DAC 1408 เพื่อแปลงสัญญาณแอนะล็อก สัญญาณเอาท์พุทแต่ละตัวจะมีวงจรเปลี่ยนสัญญาณเหล่านั้น เป็นสัญญาณแรงดันไฟฟ้า 0-5 โวลท์ แล้วผ่านแอนะล็อกสวิตช์ โดยมี Z-80 เป็นตัวเลือกสัญญาณที่ถูกเลือกจะเข้าสู่ ADC 0803 ซึ่งทำหน้าที่เปลี่ยนสัญญาณแอนะล็อกเป็นสัญญาณดิจิตอล ส่งข้อมูลไปยัง Z-80 ซึ่งเป็นตัวควบคุม จากนั้น Z-80 ก็จะส่งผลเปลี่ยนสัญญาณดิจิตอลเป็นสัญญาณแอนะล็อก 0-5 โวลท์ แล้วมีการเปลี่ยนระดับแรงดัน 0-5 โวลท์ เป็น 1-5 โวลท์ สำหรับการควบคุมโดยแรงดันไฟฟ้า และเปลี่ยนระดับ 0-5 โวลท์ เป็นกระแส 4-20 มิลลิแอมป์ สำหรับการควบคุมโดยกระแส



รูปที่ 1.1 แสดงบล็อกไดอะแกรมระบบของเครื่องแปลงสัญญาณ เอนกประสงค์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2 อินสตุเมนต์แอมพลิไฟเออร์

คุณสมบัติของออปแอมป์

ออปแอมป์เป็นอุปกรณ์อิเล็กทรอนิกส์ที่อยู่ใน ประกอบด้วยสารกึ่งตัวนำ ความต้านทาน คาปาซิเตอร์ ต่อรวมอยู่ในออปแอมป์แตกต่างจากอุปกรณ์อิเล็กทรอนิกส์ต่าง ๆ คือ ให้อัตราการขยายได้สูง และมีผลต่อค่าอิมพีแดนซ์ คือมีอินพุทอิมพีแดนซ์สูง และเอาต์พุทอิมพีแดนซ์ต่ำ

วงจรขยายสัญญาณแบบกลับศักระ (Inverting Circuit)

วงจรขยายสัญญาณแบบกลับศักระนั้น สัญญาณเข้าและสัญญาณออกจะต่างเฟสกัน 180 องศา เนื่องจากความต่างศักย์ของชาลน เป็นศักย์ติดด้วยซึ่งเรียกว่าศักย์คั่นเสมือนดังนั้นศักย์คั่นคร่อม R_f จึงเท่ากับ E_i ดังนั้นจากกฎของโอห์ม

$$I = E/R$$

กระแสทั้งหมดไหลผ่าน R_f

$$V_{R_f} = I \cdot R_f$$

$$E_i = R_f/R_1$$

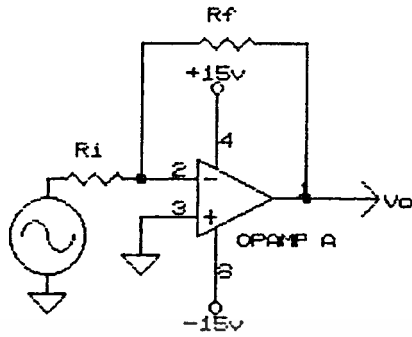
ศักย์ขาออกของวงจรเท่ากับ V_o ซึ่งมีค่าเท่ากับศักย์คั่นคร่อม R_f แต่กลับทิศทางเนื่องจากกระแสที่ไหลมีค่าเป็นลบ

$$V_o = -V_{R_f}$$

$$V_o = -R_f/R_1 \cdot E_i$$

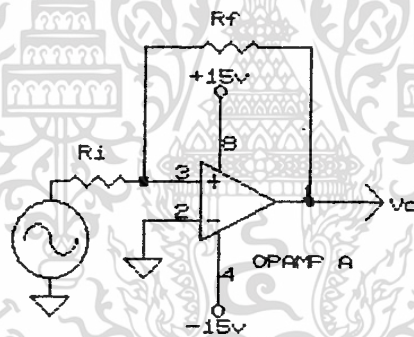
$$A_{c1} = V_o/E_i = -R_f/R_1$$

โดยที่ $A_{c1} =$ อัตราการขยายของวงจร



รูปที่ 2.1 แสดงวงจรขยายสัญญาณแบบกลับศักระ

วงจขยายศักระแบบไม่กลับศักระ (Noninverting circuit)



รูปที่ 2.2 แสดงวงจขยายศักระแบบไม่กลับศักระ

เป็นวงจที่สัญญาณเข้าและสัญญาณออกมีลักษณะเฟสเดียวกันทิศทางของกระแสขึ้นอยู่กัศักระ E_1 เนื่องจากกระแสเข้าชาลมีค่าตัวมาก ดังนั้นกระแสเกือบทั้งหมดจึงไหลผ่าน R_f ทำให้เกิดศักระตกคร่อม R_f เท่ากับ

$$\begin{aligned} V_{r_f} &= I \cdot R_f \\ &= R_f / R_1 \cdot E_1 \end{aligned}$$

ศักระสัญญาณออกเท่ากับผลรวมของศักระตกคร่อม R_1 และ R_f นั่นคือ

$$V_o = E_i + R_f/R_i \cdot E_i$$

$$V_o = [1 + (R_f/R_i)] \cdot E_i$$

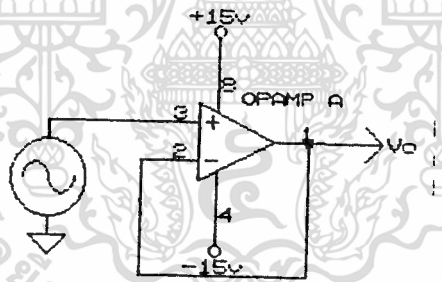
อัตราขยายแบบลูปิดจะเป็น $A_{c1} = V_o/E_i = 1 + (R_f/R_i)$

วงจรถามศีกดาสัญญาณ (Voltage Follower)

เป็นวงจรถามศีกดาขาออก และสัญญาณเข้าเหมือนกัน เนื่องจากศีกดาระหว่างสัญญาณเข้า ทั้งสองมีค่า 0 โวลต์ ดังนั้นที่ขา ลบ จึงมีศีกดาเท่ากับ E_i ด้วยจะได้

$$V_o = E_i$$

วงจรถานี้ ไม่มีผลทางด้านสัญญาณ แต่จะมีผลทางด้านอิมพีแดนซ์ของวงจรถานี้

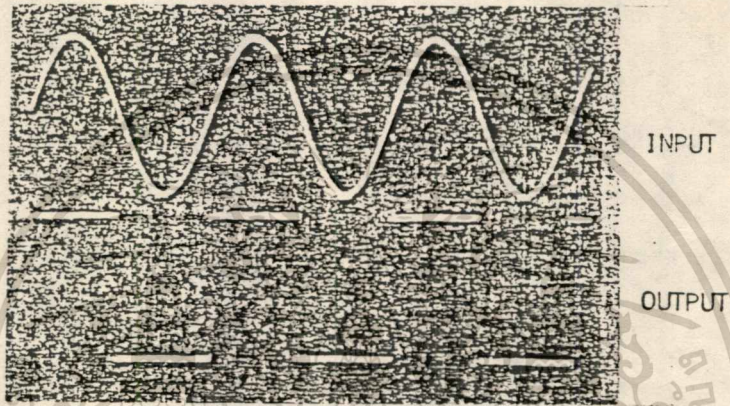
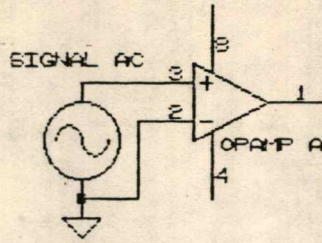


รูปที่ 2.3 แสดงวงจรถามศีกดาสัญญาณ

วงจรถเปรียบเทียบสัญญาณ

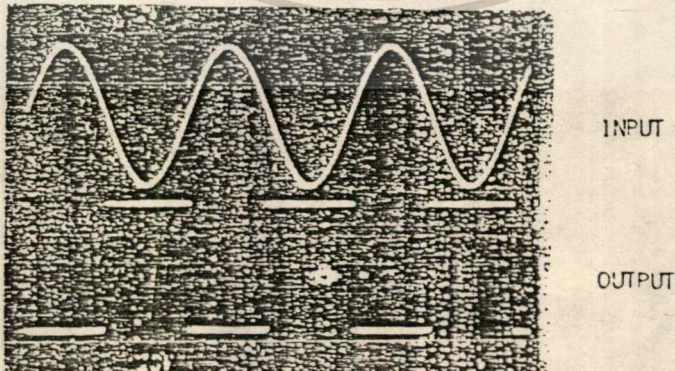
จากรูปที่ 2.4 แสดงวงจรถที่ต่ออยู่ในลักษณะวงจรถเปิด ที่จุดขาสัญญาณเข้าลบ ต่ออยู่กับ ศีกดาเปรียบเทียบ ส่วนขาสัญญาณเข้า บวก ต่ออยู่กับสัญญาณที่ต้องการเปรียบเทียบ เนื่องจากอัตรา ขยายแบบลูเปิดมีค่าสูงมาก ดังนั้นถ้าศีกดาที่ขาสัญญาณเข้า บวก สูงกว่าศีกดาเปรียบเทียบ (V_{ref}) เพียงเล็กน้อยก็จะทำให้สัญญาณออกมีค่าบวก V_{ref} แต่ถ้ามีค่าต่ำกว่าเล็กน้อยสัญญาณออกจะเท่ากับ $-V_{sat}$ จึงใช้สำหรับเป็นวงจรถเปรียบเทียบเมื่อสัญญาณออกมีค่าเป็น $+V_{sat}$ แสดงว่า V_{in} มีค่าสูงกว่า V_{ref}

แต่ถ้าสัญญาณออกมีค่าเป็น $-V_{sat}$ แสดงว่า V_{in} มีค่าน้อยกว่า V_{ref}

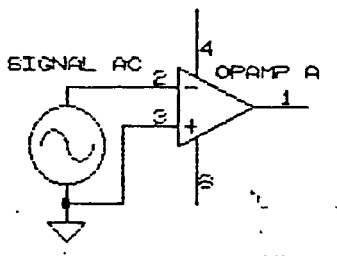


รูปที่ 2.4 แสดงวงจรเปรียบเทียบสัญญาณด้วยจุดสัญญาณเข้าบวก

การเปรียบเทียบศักดาสัญญาณด้วยจุดสัญญาณเข้าลบ คล้ายกับการเปรียบเทียบสัญญาณด้วยจุดสัญญาณบวก ดังนั้นถ้าสัญญาณเปรียบเทียบน้อยกว่า V_{ref} สัญญาณออกจะมีค่า $+V_{sat}$ ถ้าสูงกว่า V_{ref} สัญญาณออกจะมีค่า $-V_{sat}$ ดังรูปที่ 2.5



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อ 6-รศศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



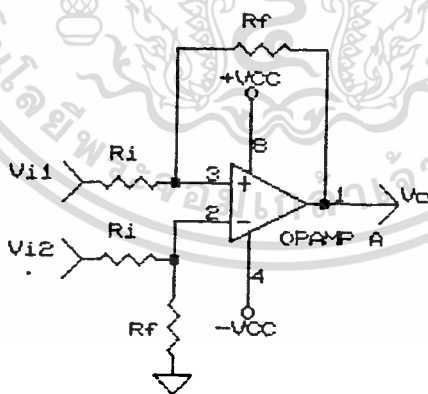
รูปที่ 2.5 แสดงวงจรการเปรียบเทียบสัญญาณด้วยจุดสัญญาณเข้าลบ

วงจรดิฟเฟอเรนเชียลแอมพลิไฟเออร์

เป็นวงจรที่เปรียบเทียบแรงดันขาเข้าของออปแอมป์ทั้ง 2 ขา ด้วยสัญญาณแตกต่างกัน จะเกิดการขยายของสัญญาณ

เป็นวงจรขยายสัญญาณแบบกลับศักระยะ

ในสภาวะที่สัญญาณเข้าทั้งสองมีค่าเท่ากับศูนย์ จะมีสัญญาณออกมาค่าหนึ่ง เราเรียกสัญญาณนี้ว่า สัญญาณคอมมอนโหมด (Common mode) ซึ่งทำให้เกิดการขยายค่าหนึ่ง เรียกว่า อัตราขยายคอมมอนโหมด A_{cm} เมื่อมีสัญญาณเข้าของดิฟเฟอเรนเชียลแอมพลิไฟเออร์ มีค่าไม่เท่ากัน ผลต่างของสัญญาณจะถูกขยายด้วยอัตราขยายของวงจรตั้งที่ได้กล่าวแล้ว เราเรียกอัตรขยายนี้ว่า อัตราขยายแบบดิฟเฟอเรนเชียล A_{dm} เมื่อ m คืออัตราส่วนระหว่าง A_{dm} ต่อ A_{cm} เรียกอัตราส่วนนี้ว่าอัตราคอมมอนโหมดรีเจกชัน CMRR



รูปที่ 2.6 แสดงวงจรดิฟเฟอเรนเชียลแอมพลิไฟเออร์

อัตรากการขยายของวงจรดิฟเฟอเรนเชียลแอมป์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อ 7-กรศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_o = R_2/R_1 \cdot (V_2 - V_1)$$

ในทางปฏิบัติเมื่อมีสัญญาณรบกวนเราจะได้

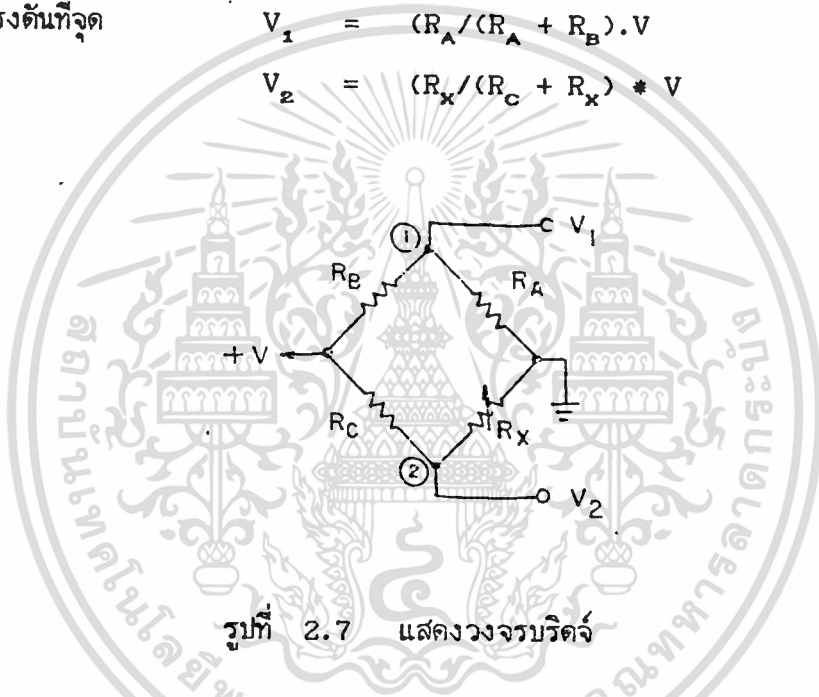
$$V_o = R_2/R_1 \cdot (V_2 - V_1) + R_2/R_1 \cdot (V_{cm}/CMRR)$$

ในการใช้งานโดยทั่วไปนิยมใช้วงจรบริดจ์ ร่วมในการต่อวงจรดิฟเฟอเรนเชียลแอมพลิไฟเออร์ โดยอาศัยวงจรสมมูลย์ (Balance Circuit) และวงจรไม่สมมูลย์ (Unbalance system)

แรงดันที่จุด

$$V_1 = (R_A / (R_A + R_B)) \cdot V$$

$$V_2 = (R_X / (R_C + R_X)) \cdot V$$



รูปที่ 2.7 แสดงวงจบริดจ์

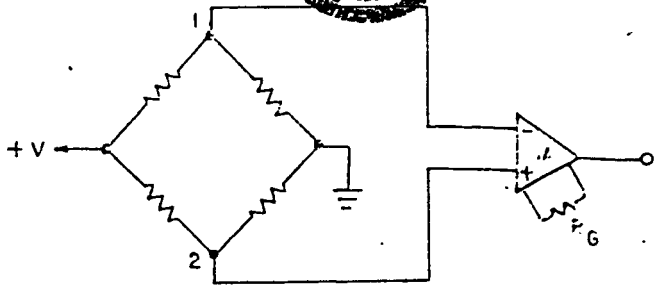
จากวงจบริดจ์

$$R_A / (R_A + R_B) = R_X / (R_C + R_X)$$

$$R_A \cdot (R_C + R_X) = R_X \cdot (R_A + R_B)$$

$$R_X = (R_A + R_C) / R_B$$

เมื่อเราไม่ทราบค่าความต้านทานภายในวงจบริดจ์ เราสามารถปรับค่า R_X ทำให้แรงดันเอาท์พุทเท่ากับ 0 เราก็สามารถหาค่าความต้านทาน R ในวงจรได้ในงานด้านอินสตรูเมนต์นิยมใช้วงจบริดจ์สำหรับการควบคุมที่ใช้เสตนเกจ



รูปที่ 2.8 แสดงวงจรบริดจ์โดยใช้เสตทเกจเป็นตัวเปลี่ยนแปลงความต้านทาน



บทที่ 3

การแปลงสัญญาณดิจิทัลเป็นสัญญาณอนาล็อก และอนาล็อกเป็นดิจิทัล

(D/A AND A/D CONVERSION)

การแปลงสัญญาณดิจิทัล (Digital) เป็นสัญญาณอนาล็อก (Analog) หรืออนาล็อกเป็นดิจิทัลเป็นสิ่งที่จำเป็นมากสำหรับการประมวลผลทางดิจิทัล D/A Conversion เป็นการแปลงข้อมูลหรือข่าวสารทางดิจิทัลให้เป็นข้อมูลหรือข่าวสารในทางอนาล็อก ตัวอย่างเช่นเอาต์พุทของระบบดิจิทัลจะต้องเปลี่ยนเป็นอนาล็อกเสียก่อนในการที่จะใช้สำหรับขับปากกาของเรคคอร์ดเดอร์ (Recorder) ในทำนองเดียวกันสัญญาณอนาล็อกอาจจะต้องการสำหรับ Servo Motor ซึ่งเป็นตัวขับ Curror ARM ของ Plotter ในกรณีนี้ D/A Converter (ADC) อาจพิจารณาว่าเป็นอุปกรณ์สำหรับถอดรหัส (Decoding Devie) ก็ได้

✓ ขบวนการของการแปลงสัญญาณอนาล็อกไปเป็นสัญญาณดิจิทัลนั้นสามารถทำได้โดยใช้ A/D Converter ตัวอย่างเช่น A/D Converter (ADC) ถูกใช้สำหรับแปลงสัญญาณอนาล็อกที่ได้จากเอาต์พุทของทรานสดิวเซอร์ (Transducer) ไปเป็นสัญญาณดิจิทัลเพื่อใช้ป้อนเข้ายังระบบดิจิทัล ADC บ่อยครั้งจะหมายถึงอุปกรณ์เข้ารหัส (Encoding Device) เมื่อมันถูกใช้เป็นตัวเข้ารหัสสัญญาณสำหรับป้อนเข้าระบบดิจิทัล

การแปลงสัญญาณดิจิทัลเป็นอนาล็อกเป็นขบวนการที่ทำได้โดยตรงและทำได้ง่ายกว่าการแปลงสัญญาณอนาล็อก (DAC) จะเป็นส่วนย่อย ๆ ของตัวแปลงสัญญาณอนาล็อกเป็นดิจิทัลเข้าด้วยกัน ด้วยเหตุนี้เราจึงพิจารณาขบวนการของการแปลงสัญญาณดิจิทัลเป็นอนาล็อก

3.1 วงจรปรับค่าความต้านทาน (Variable-resistor Network)

ปัญหาพื้นฐานในการแปลงสัญญาณดิจิทัลไปเป็นสัญญาณอนาล็อกคือ การเปลี่ยนระดับของดิจิทัลโวลต์เตจ (Digital Voltage) ค่าใด ๆ ไปเป็นอนาล็อกโวลต์เตจ (Analog Voltage) ที่เหมาะสม ปัญหาสามารถแก้ไขได้โดยการออกแบบวงจรปรับค่าความต้านทาน ที่สามารถเปลี่ยนแปลงระดับของสัญญาณดิจิทัลไปเป็น Binary Weight-equivalent Vlotage

ตัวอย่างในการพิจารณาว่าอะไรคือความหมายของ Equivalent Binary Weight ให้นิยามได้จากตารางความจริง (Truth Table) สำหรับสัญญาณไบนารีขนาด 3 บิต (3-bit Binary Signal) ดังรูปที่ 3.1

สมมุติว่าเราต้องการเปลี่ยนสัญญาณดิจิทัลทั้ง 8 ค่าดังในรูปเป็นอนาล็อกโวลต์เตจ จำ

นวนที่น้อยที่สุดที่แสดงไว้ในรูปคือ "000" ที่ดิจิตอลค่านี้เราต้องการแปลงให้เป็นอนาล็อกโวลต์ตรงเท่ากับ "0" โวลต์ และจำนวนที่มากที่สุดคือ "111" เราต้องการเปลี่ยนเป็นอนาล็อกโวลต์ตรงเท่ากับ 7 โวลต์ การทำเช่นนี้เป็นการกำหนดย่าน (Range) ของสัญญาณอนาล็อกที่เราต้องการ

2^2	2^1	2^0	DEC
0	0	0	0
0	0	1	1
0	1	0	2
0	1	1	3
1	0	0	4
1	0	1	5
1	1	0	6
1	1	1	7

รูปที่ 3.1 ตารางแสดงค่าไบนารีขนาด 3 บิต

เราจะเห็นว่าระหว่างค่า "000" กับ "111" นั้นสามารถแบ่งออกเป็น 7 ระดับด้วยกัน ดังนั้นสัญญาณอนาล็อกที่ได้จะถูกแบ่งออกเป็น 7 ระดับเช่นกัน การเปลี่ยนแปลงที่เกิดขึ้นน้อยที่สุดของสัญญาณดิจิตอลอยู่ที่บิตต่ำสุด (LSB or 2^0) ดังนั้นบิตนี้จะทำให้การเปลี่ยนแปลงของอนาล็อกเอาต์พุตเท่ากับ $1/7$ ของค่าเต็มสเกล (Full-scale) R Divider ถูกกำหนดให้เป็น "1" ในตำแหน่ง 2^0 ซึ่งจะทำให้อนาล็อกเอาต์พุตเท่ากับ $+7 * 1/7 = +1$ โวลต์

พิจารณาที่บิต 2^1 เราจะเห็นได้ว่าบิต 2^1 มีค่าเป็นสองเท่าของบิต 2^0 ดังนั้นค่าในบิต 2^1 จะทำให้การเปลี่ยนแปลงของอนาล็อกเอาต์พุตโวลต์ตรงเป็นสองเท่าของ LSB และค่า Resistive Divider จะต้องทำให้อนาล็อกเอาต์พุตโวลต์ตรงเท่ากับ $+7 * 2/7 = 2$ โวลต์ ในการพิจารณาที่บิตอื่นก็ใช้หลักการเดียวกัน

จากที่กล่าวมาแล้วข้างต้นจะเห็นว่าบิตต่ำสุด (LSB) จะให้ Weight เท่ากับ $1/7$ บิต 2^1 เท่ากับ $2/7$ ผลรวมของ Weight ทั้งหมดจะเท่ากับ 1 เช่นในกรณีนี้ $1 + 2/7 + 4/7 = 1$ โดยทั่วไปแล้ว Binary Weight ที่บิตต่ำสุดจะเขียนเป็นสมการได้คือเท่ากับ $1/(2^{n-1})$ เมื่อ n คือจำนวนบิต

$$1/2^{n-1}$$

ต่อไปเราจะหาค่าของ Resistive Divider สำหรับดิจิตอลอินพุตขนาด 3 บิต ดัง

รูปที่ 3.2

Bit	Weight	Bit	Weight
2^0	1/7	2^0	1/15
2^1	2/7	2^1	2/15
2^2	4/7	2^2	4/15
Sum	7/7	Sum	15/15

$$\text{Binary หนักที่สุด} = \frac{1}{2^3 - 1} = \frac{1}{7} \quad \frac{1}{2^4 - 1} = \frac{1}{15}$$

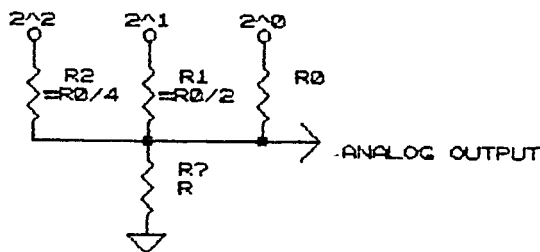
รูปที่ 3.2 Binary Equivalent Weights

สมมติว่าเมื่อดิจิตอลอินพุตมีค่า "000" ต้องการอนาล็อกเอาต์พุตเท่ากับ "0" โวลต์ และ "111" เท่ากับ "+7" โวลต์ เพราะฉะนั้นสำหรับอินพุต "001" จะได้เอาต์พุตเท่ากับ "+1" โวลต์ ในทำนองเดียวกันเมื่ออินพุตเท่ากับ "010" จะได้อนาล็อกเอาต์พุตเท่ากับ "+2" โวลต์ สำหรับค่าอื่น ๆ ก็เช่นเดียวกันจะได้อนาล็อกเอาต์พุตตามตารางรูปที่ 3.2 (b)

Resistive Divider จะต้องทำหน้าที่สองอย่างด้วยกันเพื่อจะเปลี่ยนดิจิตอลอินพุตไปเป็นอนาล็อกเอาต์พุตโวลต์เตจ คือ

1. บิต 2^0 จะต้องเปลี่ยนเป็น +1 โวลต์, บิต 2^1 เป็น +2 โวลต์และบิต 2^2 เป็น +4 โวลต์
2. โวลต์เตจทั้งสามค่านี้ที่แสดงดิจิตอลบิต เมื่อรวมกันแล้วจะได้เป็นอนาล็อกเอาต์พุตโวลต์เตจ

รูปที่ 3.3 จะแสดงถึง Resistive Divider ที่สมบูรณ์ของตัวอย่างนี้



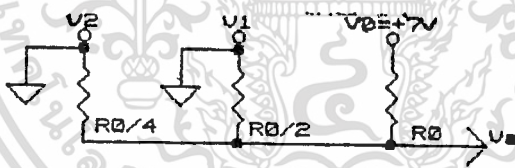
รูปที่ 3.3 Resistive Divider

R_o , R_1 และ R_2 ต่อแบบ Divider Network ความต้านทาน R_L เป็นโหลด สมมุติว่า
 ดิจิตอลอินพุตเท่ากับ "001" เราสามารถเขียนวงจรสมมูลย์ (Equivalent Circuit) ได้ดังรูปที่
 3.4 อนาล็อกเอาต์พุตโวลต์เตจ (V_A) สามารถหาได้โดยใช้ MILLMAN'S THEOREM ดังสมการต่อไปนี้

$$V = \frac{V_1/R_1 + V_2/R_2 + V_3/R_3 + \dots}{1/R_1 + 1/R_2 + 1/R_3 + \dots}$$

โดยการใช้ MILLMAN'S THEOREM จากรูปที่ 3.4 จะได้

$$\begin{aligned} V &= \frac{V_o/R_o + V_1/(R_o/2) + V_3/(R_o/4)}{1/R_o + 1/(R_o/2) + 1/(R_o/4)} \\ &= \frac{7/R_o}{1/R_o + 2/R_o + 4/R_o} \\ &= 1 \text{ โวลต์} \end{aligned}$$



รูปที่ 3.4 Voltage Divider

สรุป Resistive Divider สามารถสร้างขึ้นเพื่อแปลงดิจิตอลโวลต์เตจไปเป็นอนาล็อกโวลต์เตจ โดยใช้กฎเกณฑ์ต่อไปนี้

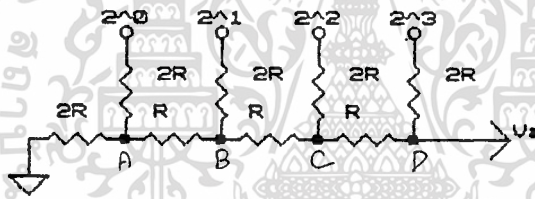
1. ต้องมีความต้านทานอินพุตหนึ่งตัวสำหรับแต่ละบิตของดิจิตอล
2. เริ่มต้นที่บิตต่ำสุด, ค่าความต้านทานในบิตต่อมา มีค่า เป็นครึ่งหนึ่งของความต้านทานของบิตก่อนหน้านั้น
3. ค่าเต็มสเกลของ เอาต์พุต โวลต์ เตจมีค่าเท่ากับผลบวกของสัญญาณดิจิตอลอินพุต

4. บิตต่ำสุดจะมี Weight เท่ากับ $1/(2^{n-1})$ เมื่อ n คือจำนวนบิต
5. การเปลี่ยนแปลงของอินพุตโวลต์เตจอาจต่อการเปลี่ยนแปลงของบิตต่ำสุดเท่ากับ $V/(2^{n-1})$
6. เอาท์พุทโวลต์เตจ (V_A) สามารถหาได้โดยใช้ MILLMAN'S THEOREM

$$V_A = V_0 \cdot 2^0 + V_1 \cdot 2^1 + V_2 \cdot 2^2 + \dots + V_{n-1} \cdot 2^{n-1}$$

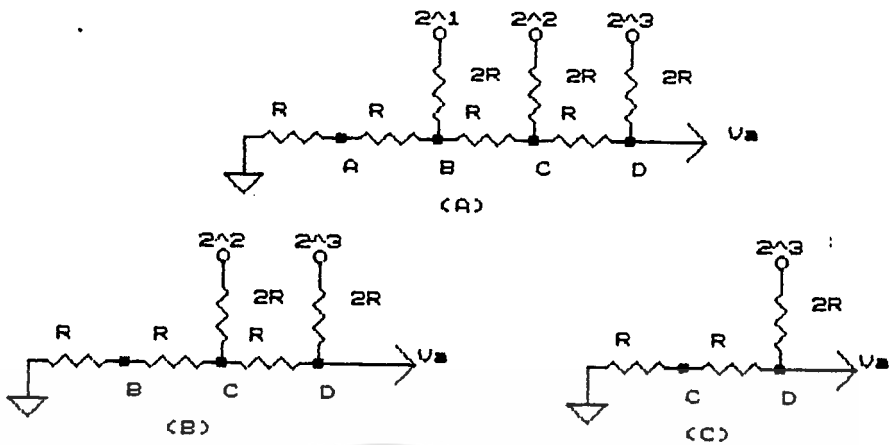
3.2 BINARY LADDER

Binary Ladder เป็น Network ที่เอาท์พุทโวลต์เตจเป็นผลรวมของ Weight ของดิจิทัลอินพุต เรามาลองพิจารณา Ladder ขนาด 4 บิตดังรูปที่ 3.5



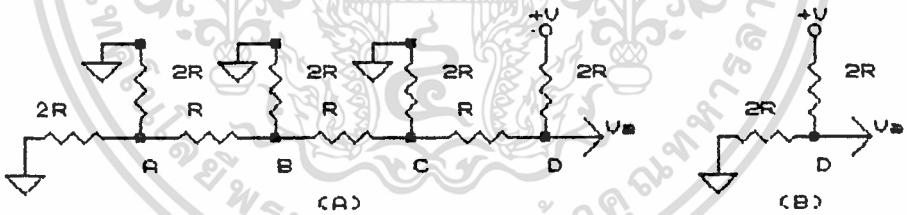
รูปที่ 3.5 Binary Ladder

จากรูปจะเห็นว่าใช้วิธีรีซีสเตอร์เพียงสองค่า สมมุติว่าดิจิทัลอินพุตทั้งหมดถูกต่อลงกราวด์ เริ่มต้นที่จุด A, ค่าความต้านทานที่มองจากจุด A ไปยังรีซีสเตอร์ตัวซ้ายสุดคือ $2R$ ค่าความต้านทานที่มองไปยังบิต 2^0 ก็มีค่าเป็น $2R$ เช่นกัน ซึ่งค่าความต้านทาน $2R$ ทั้งสองตัวนี้จะขนานกันอยู่ด้วยเหตุนี้ เราจึงสามารถแทนด้วยความต้านทานสมมูลย์ซึ่งมีค่าเท่ากับ R ดังรูปที่ 3.6 (a) ต่อไปเรามาพิจารณาที่จุด B จะเห็นว่าค่าความต้านทานที่มองจากจุด B นี้มีค่าเป็น $2R$ และค่าความต้านทานของบิต 2^1 เท่ากับ $2R$ เช่นกัน ซึ่งสามารถแทนด้วยความต้านทานสมมูลย์ R ดังรูปที่ 3.6 (b)



รูปที่ 3.6 วิธีการหาค่า Binary Ladder

เราสามารถใช้คุณสมบัติของ Ladder เพื่อกำหนดเอาต์พุตโวลต์เตจสำหรับดิจิตอลเอาต์พุตค่าต่าง ๆ ได้ สมมติว่าดิจิตอลอินพุตเป็น 1000_{10} Binary Ladder สามารถเขียนได้ดังรูปที่ 3.7 (a) เพราะฉะนั้น Network ที่อยู่ด้านซ้ายของจุด D สามารถแทนด้วยความต้านทาน $2R$ ดังรูปที่ 3.7 (b)



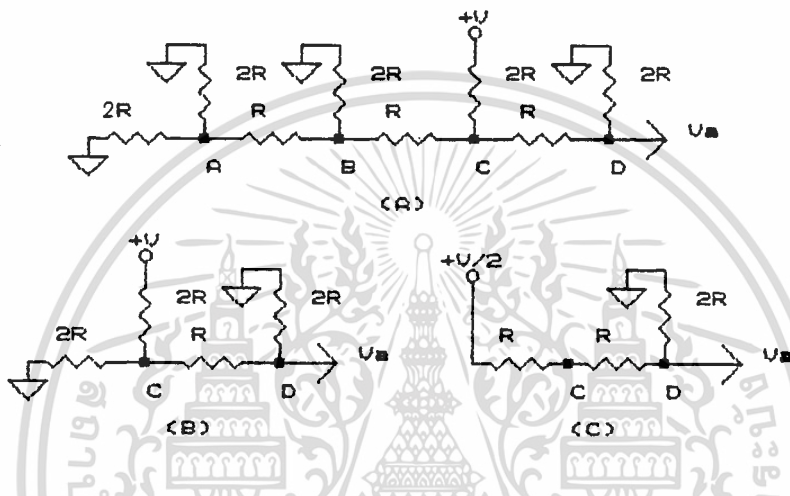
รูปที่ 3.7 (a) Binary ladder with a digital input of 1000
(b) Equivalent circuit for a digital input of 1000

จากรูปเราจะได้

$$V_A = V \cdot [2R / (2R + 2R)] = +V/2$$

นั่นคือถ้าบิตสูงสุด (MSB) มีค่าลอจิก (Logic) เป็น 1 จะได้ $V_A = +V/2$ โวลต์ ใน

การหาเอาท์พุทโวลท์เตจเมื่ออินพุทเป็น "0100" ก็สามารทำได้ดังแสดงในรูปที่ 3.8 (a) จะเห็นว่าไม่มีโวลท์เตจทางด้านซ้ายของจุด C เลย เพราะฉะนั้นวงจรทางด้านซ้ายของจุด C สามารถแทนด้วยความต้านทาน $2R$ ดังรูป 3.8 (b) ต่อไปเราสามารถแทนที่วงจรทางด้านซ้ายของจุด C โดยใช้ทฤษฎีของเทวินิน (Thevenin's Theorem) โดยการตัดวงจรตามเส้นหักยักตามรูปที่ 3.8 (b) จะได้วงจรใหม่ดังรูปที่ 3.8 (c)



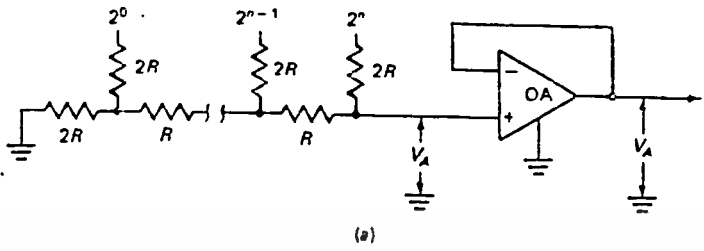
รูปที่ 3.8 การใช้ทฤษฎีของเทวินินเข้าช่วยแก้ไขวงจร

3.3 ตัวแปลงสัญญาณดิจิตอลเป็นสัญญาณแอนะล็อก (D/A Converter)

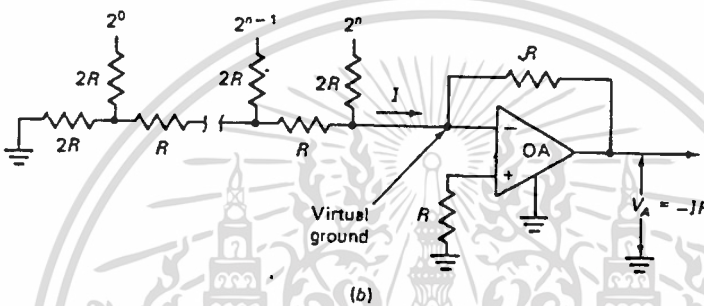
เราสามารถใช้อันฐานของวงจร Resistive Divider หรือ Ladder มาทำเป็น ADC ได้หรือ อาจกล่าวได้ว่า ADC มีส่วนประกอบพื้นฐานหรือโครงสร้างที่ประกอบขึ้นจาก Resistive Divide Network หรือ Ladder อย่างไรก็ตาม DAC ต้องการส่วนปลีกย่อยอื่น ๆ อีกเพื่อที่จะทำให้ DAC ที่สมบูรณ์ขึ้นคือ DAC จะต้องมีส่วนของรีจิสเตอร์ (Resister) ที่สามารถใช้สำหรับเก็บข้อมูลทางดิจิตอล รีจิสเตอร์ที่ง่ายที่สุดจะใช้ฟลิปฟลอป (RS Flop-Flop) ซึ่งสำหรับ 1 บิต จะใช้ฟลิปฟลอป 1 ตัว DAC จะต้องมี Level Amplifiers อยู่ระหว่างรีจิสเตอร์กับ Resistive Network เพื่อให้แน่ใจได้ว่าสัญญาณดิจิตอลที่ส่งไปยัง Resistor Network เป็นสัญญาณที่คงที่และอยู่ในระดับเดียวกัน ส่วนสุดท้าย DAC จะต้องมีส่วนของอินพุทเกตเพื่อทำการ Gating อินพุทของรีจิสเตอร์ฟลิปฟลอปสามารถถูก

เพื่อให้มีค่าข้อมูลที่เหมาะสมกับข้อมูลดิจิทัลที่เข้ามา DAC ที่สมบูร์กแสดงดัง Block Diagram ดังรูปที่

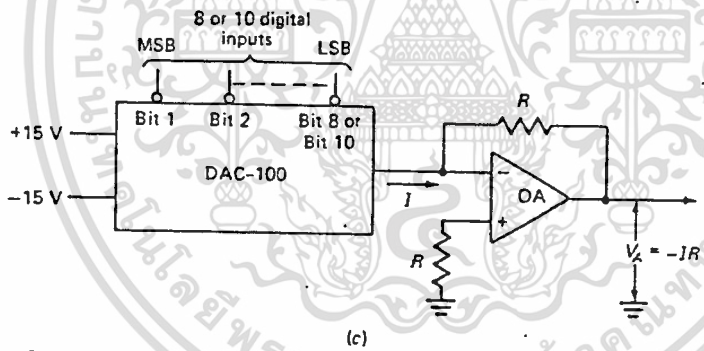
3.10 (a)



(a)



(b)

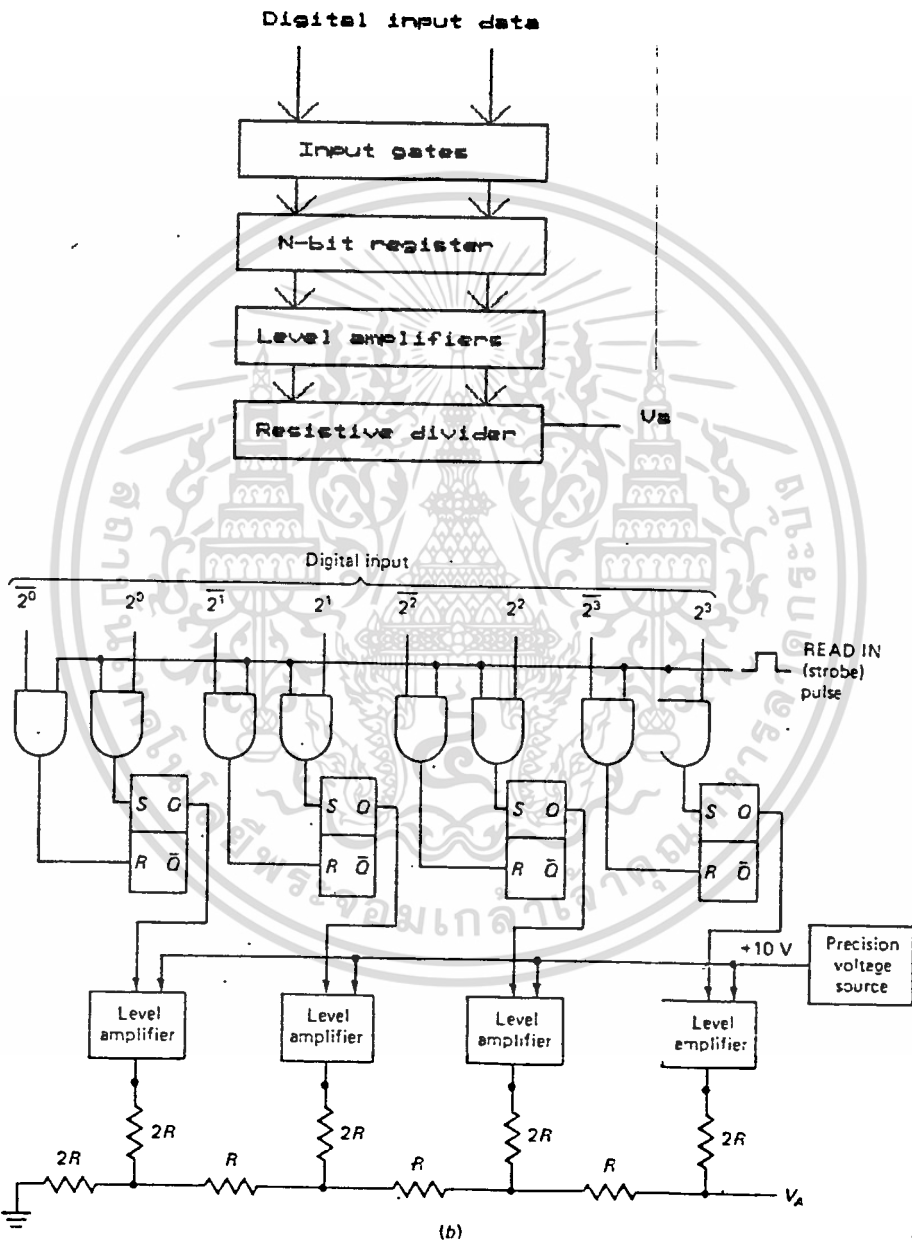


(c)

รูปที่ 3.9 DAC Converter

อาศัยหลักการที่แสดงโดย Block Diagram เราสามารถเขียนวงจร D/A ที่สมบูร์กขนาด 4 บิต ได้ดังรูปที่ 3.10 (b) จากรูปจะเห็น Level Amplifier แต่ละตัวจะมีอินพุต 2 อินพุตคือ +10 โวลต์ จาก Precision Voltage Source และจากเอาต์พุตของฟลิปฟลอป Level Amplifier จะทำงานดังนี้คือ ถ้าเอาต์พุตจากฟลิปฟลอปเป็น High Level Amplifier จะให้เอาต์พุตเป็น "1" แต่ถ้าเอาต์พุตจากฟลิปฟลอปเป็น Low เอาต์พุตจะเป็น "0" โวลต์ ฟลิปฟลอปทั้งสี่ตัวที่ใช้เป็นเรจิสเตอร์ จะใช้สำหรับเก็บข้อมูลทางดิจิทัลฟลิปฟลอปตัวที่อยู่ทางขวามือเป็น MSB และตัวซ้ายสุดเป็น LSB ฟลิป

ฟลอปแต่ละตัวจะเป็น RS-Latch และต้องการระดับสัญญาณที่เป็นบวก (Positive Level) ที่อินพุต R หรือ S เพื่อที่จะไปเซ็ทหรือรีเซ็ทเอาท์พุทของฟลอปฟลอป ส่วนของอินพุทเกทใช้สำหรับข้อมูลเข้ามายังรีจิสเตอร์ เมื่อสาย Read-in เป็น High จะมีเกทเพียงตัวเดียวเท่านั้นที่มีเอาท์พุทเป็น High ส่งไปยังอินพุต R หรือ S ฟลอปฟลอปจึงถูกเซ็ทหรือรีเซ็ทโดยขึ้นอยู่กับค่าลอจิกของ R หรือ S ข้อมูลจะถูกส่งเข้าไปยังรีจิสเตอร์ในแต่ละครั้งที่มีพัลส์ (Pulse) ป้อนเข้ามาที่สาย Read-in



รูปที่ 3.10 (a) แสดง Block Diagram

(b) 4-bit D/A Converter

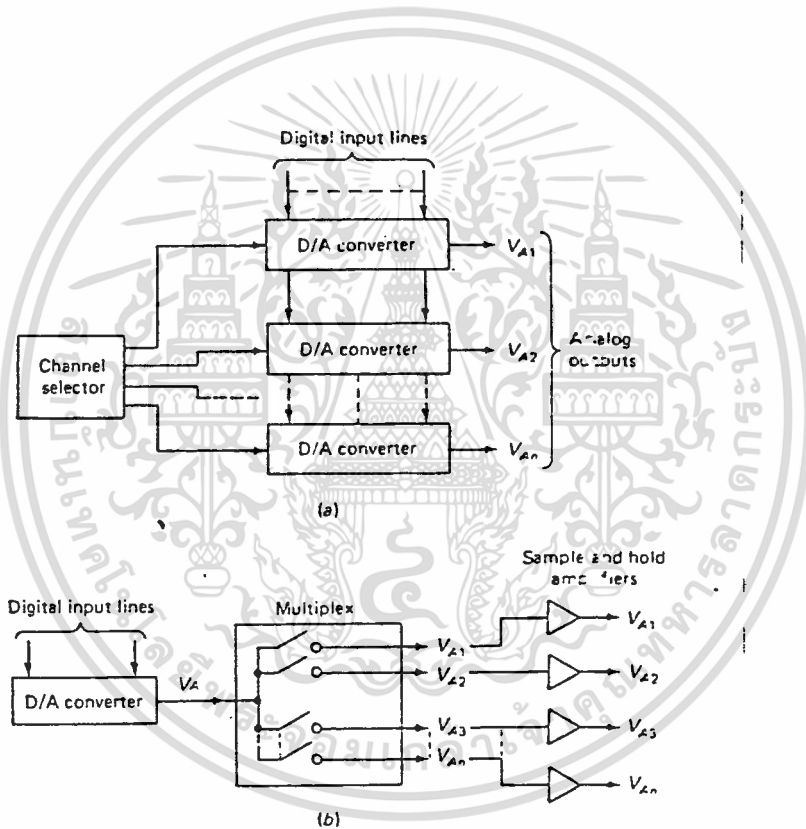
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อ-18-ศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บ่อยครั้งที่เดียวที่เราจำเป็นต้อง Decode สัญญาณอินพุตที่มีหลาย ๆ อินพุต เช่น แกน X แกน Y สำหรับ Plotting Board ในกรณีเช่นนี้จะมี 2 วิธีในการ Decode สัญญาณคือ

วิธีแรกโดยใช้ D/A Converter สำหรับแต่ละสัญญาณอินพุตวิธีนี้แสดงไว้ในรูปที่ 3.11

(a) ข้อดีของวิธีนี้คือแต่ละสัญญาณที่จะตีโคตจะถูกเก็บไว้ในรีจิสเตอร์ของมันและอนาล็อกเอาต์พุตจะถูก Hold ไว้ให้มีค่าคงที่ สายดิจิตอลอินพุตจะถูกต่อแบบขนานเข้ากับแต่ละคอนเวอร์เตอร์ และคอนเวอร์เตอร์ตัวที่เหมาะสมจะถูกเลือกสำหรับตีโคตโดยสาย Select (Select Line)

วิธีที่สองเป็นวิธีการมัลติเพลคซึ่งดังรูปที่ 3.11 (b) ข้อเสียของวิธีนี้คืออนาล็อกเอาต์พุตจะต้องถูก Hold ในระหว่างเวลาของกรร Sampling และเอาต์พุตจะต้องต่อกับ Sample-and-Hold Amplifier

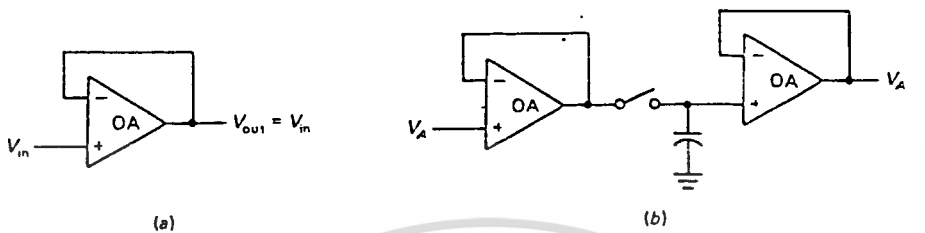


รูปที่ 3.11 (a) Channel Select Method

(b) Multiplex Method

ที่ต่อไว้ดังรูปที่ 3.12 (a) เป็นแบบ Unity Gain Noninverting Voltage Amplifier ซึ่งจะได้ $V_o = V_{in}$ และถ้านำเอาออปแอมป์แบบนี้มาต่อกันดังรูปที่ 3.12 (b) ก็จะได้เป็น

Sample and Hold Amplifier เมื่อสวิตช์เปิดวงจร คาปาซิเตอร์จะชาร์จ อนาล็อกโวลตาจที่ได้ออกจาก D/A ไว้และเมื่อสวิตช์เปิดวงจรคาปาซิเตอร์จะ Hold ระดับโวลตาจไว้จนกระทั่งถึงเวลาของการ Sampling ใหม่ และเพราะว่าออปแอมป์มีอินพุทอิมพีแดนซ์สูงมาก ดังนั้นจะเห็นได้ว่าคาปาซิเตอร์จะได้ดีส์ชาร์จ และในเวลาเดียวกันก็จะให้ Gain เพื่อช้บวงจรภายนอกด้วย



รูปที่ 3.12 (a) Unity gain amplifier
(b) Sample and hold circuit

เมื่อ D/A ถูกต่อเข้ากับมัลติเพลกเซอร์เราจะต้องคำนึงถึงอัตราสูงสุดที่คอนเวอร์เตอร์จะสามารถทำงานได้ด้วยในแต่ละครั้งที่ข้อมูลถูกส่งไปยังรีจิสเตอร์ จะเกิด Transients ขึ้นที่เอาต์พุทของตัวคอนเวอร์เตอร์ทั้งนี้เพราะว่าในความเป็นจริงแล้วฟลิปฟลอปแต่ละตัวมี Rise และ Fall Time ที่แตกต่างกัน ดังนั้นจะต้องมี Setting Time ระหว่างเวลาที่ข้อมูลถูกส่งไปยังรีจิสเตอร์กับเวลาที่อนาล็อกโวลตาจถูกอ่านออกมาค่า Setting Time นี้เป็นตัวประกอบหลักในการกำหนดอัตราสูงสุดของการมัลติเพลก กรณีเช่นนี้จะเกิดขึ้นเมื่อทุกบิตมีการเปลี่ยนแปลง (เช่น จาก 1000 เป็น 0111) โดยธรรมชาติแล้ว คาปาซิเตอร์ของวงจร Sample and Hold Amplifier จะไม่มีความสามารถในการ Hold โวลตาจที่แน่นอน ดังนั้นอัตราการ Sampling (Sampling Rate) จะต้องเพียงพอเพื่อให้มั่นใจได้ว่าโวลตาจไม่ถูกลดทอนหรือหายไปในระหว่างการ Sampling อัตราการ Sampling คือความถี่ที่คาปาซิเตอร์ชาร์จค่าของสัญญาณอนาล็อกที่ออกจากเอาต์พุทของ คอนเวอร์เตอร์

มาถึงจุดนี้แล้วเราอาจจะอยากรู้ว่าสัญญาณจะต้องถูก Sampling เท่าไรจึงจะเพียงพอ โดยอาศัยความรู้สึก (Common Sense) เราจะรู้ว่าจำนวนครั้งหรือความถี่ในการ Sampling จะต้องมากกว่าความถี่ของสัญญาณที่ถูก Sampling และความถี่ในการ Sampling ที่น้อย ความถี่ของสัญญาณที่ถูก Sampling จะทำให้สัญญาณถูกลดทอนหรือสูญหายไปหรืออาจจะกล่าวได้ว่าถ้าความถี่ของการ Sampling น้อยเกินไปสัญญาณจะลดลงมาก (เวลาในการดีส์ชาร์จของ Sampling and Hold Capacitor มากเกินไป) และจะทำให้ข้อมูลของสัญญาณสูญหายไป เรามีวิธีการสองอย่างในการกำหนด

อัตราการ Sampling คือ

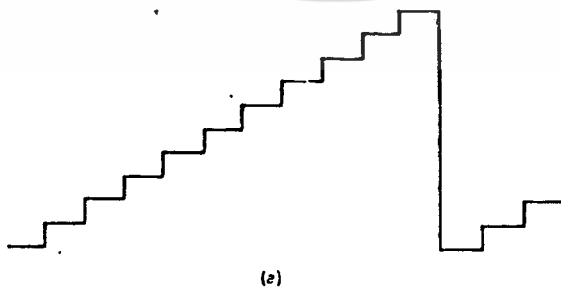
วิธีแรก ถ้าสัญญาณของเราเป็นรูปคลื่นไซน์ (Sinusoidal) เราจะต้องทำการ Sampling เป็นสองเท่าของความถี่ของสัญญาณที่เราจะทำการ Sampling เช่น ถ้าสัญญาณเป็น ไซน์ เวฟ ขนาด 5 KHz เราจะต้อง Sampling ด้วยอัตราที่มากกว่าหรือเท่ากับ 10 KHz หรือทุก ๆ $1/10000 = 100 \mu\text{s}$

อย่างไรก็ตามถ้าสัญญาณไม่ได้เป็นแบบไซน์เราจะทำอย่างไร สัญญาณใด ๆ ก็ตามที่เป็น สัญญาณเรขาคณิต (Periodic) ที่สามารถแสดงได้โดยผลรวมในเทอมของ โคไซน์ (Cosine) ในกรณีนี้ เราจะต้อง Sampling ด้วยอัตราสองเท่าของความถี่สูงสุดที่ปรากฏอยู่ในเทอมของ โคไซน์

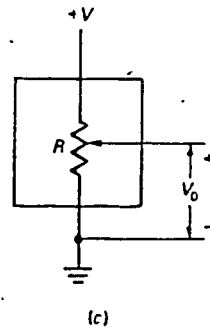
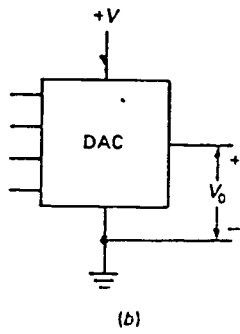
วิธีที่สอง โดยวิธีการทดสอบซึ่งจะสามารถตรวจสอบการทำงานที่เหมาะสมของ D/A ได้ ซึ่งแบ่งออกเป็น Steady-State Accuracy Test และ Monotonicity Test

การทดสอบแบบ Steady-State เป็นการป้อนค่าดิจิตอลอินพุตเป็นอินพุตวีจิสเตอร์ของ D/A จากนั้นก็จะทำการวัดอนาล็อกเอาต์พุต ที่ได้แล้วเปรียบเทียบกับค่าที่วัดได้กับค่าที่ได้จากการคำนวณ ว่าตรงกันหรือไม่

การทดสอบแบบ Monotonicity หมายถึงการตรวจสอบค่าเอาต์พุตโวลตเตจ (Analog Output Voltage) ว่าเพิ่มขึ้นตามค่าดิจิตอลอินพุตและสังเกตอนาล็อกเอาต์พุต จากออสซิลโลสโคป (Oscilloscope) สำหรับ Monotonicity ที่เหมาะสมสัญญาณเอาต์พุตจะต้องมีรูปร่างดังรูปที่ 3.13 ขึ้นต่าง ๆ ของสัญญาณรูปขั้นบันไดจะต้องมีช่องว่างและแอมพลิจูด (Amplitude) เท่ากัน ชั้นที่ไม่ถูกต้อง เช่น ชั้นที่มีแอมพลิจูดต่างกันหรือชั้นที่ตกลงมาข้างล่างจะแสดงถึง Malfunction การทดสอบแบบ Monotonicity นี้ไม่ได้ตรวจสอบความเที่ยงตรง (Accuracy) แต่ถ้าผ่านการทดสอบแบบนี้แล้วก็เป็นการประกันได้ว่าค่าผิดพลาด (Error) ในการแปลงสัญญาณ (Convert) จะต่ำกว่า 1LSB



รูปที่ 3.13 (a)



รูปที่ 3.13 (b),(c) Correct output voltage waveform for monotonicity test

3.4 ความละเอียดและความเที่ยงตรงของ A/D (D/A ACCURACY AND RESOLUTION)

สิ่งที่สำคัญมาก 2 ประการสำหรับ D/A คอนเวอร์เตอร์ คือความละเอียดและความเที่ยงตรงของการแปลงสัญญาณ

ความเที่ยงตรง (Accuracy) ของ D/A คอนเวอร์เตอร์ขึ้นอยู่กับความเที่ยงตรงของ Precision Resistor ที่ใช้เป็นแลตเตอร์และความแม่นยำ (Precision) ของแรงดันอ้างอิง (Reference Voltage Supply) ที่ใช้ความเที่ยงตรงเป็นการวัดว่าค่าเอาต์พุตที่ได้ในทางปฏิบัติว่ามีค่าใกล้เคียงกับทางทฤษฎีเพียงใด ตัวอย่างเช่นสมมติว่าเอาต์พุตทางทฤษฎีมีค่าเท่ากับ 10 โวลต์ ความเที่ยงตรง 10% จะหมายถึงเอาต์พุตที่ได้ในทางปฏิบัติจะอยู่ระหว่าง +9 โวลต์ และ 11 โวลต์ หรือถ้าเอาต์พุตในทางปฏิบัติมีค่าอยู่ระหว่าง 9.9 โวลต์ถึง 10.1 โวลต์ เช่นนี้就会有ความเที่ยงตรงเท่ากับ 1%

ความละเอียด (Resolution) หรือจะกล่าวอีกอย่างหนึ่งคือการหาโวลต์เตจเพิ่มขึ้นอย่างน้อยที่สุดที่สังเกตได้ ความละเอียดจะขึ้นอยู่กับจำนวนบิตของดิจิทัลอินพุต นั่นคือเอาต์พุตโวลต์เตจที่เพิ่มขึ้นอย่างน้อยที่สุดถูกกำหนดโดย LSB สมมติว่าในระบบ 4 บิตที่ใช้แลตเตอร์ที่ LSB มี Weight เป็น $1/16$ ของอินพุตโวลต์เตจและถ้าสมมติว่าอินพุตโวลต์เตจของเราเป็น +16 ดังนั้นในการเปลี่ยนแปลงของ LSB จะทำให้เอาต์พุตโวลต์เตจเปลี่ยนแปลงเป็น $16 * 1/16 = 1$ โวลต์ ดังนั้นเอาต์พุตโวลต์เตจจะเปลี่ยนแปลงเป็นขั้น ๆ หรือเพิ่มขึ้นขั้นละ 1 โวลต์ ซึ่งจะได้เอาต์พุตโวลต์เตจเป็นรูปขั้นบันไดดังแสดงในรูปที่ 3.13 และจะเปลี่ยนแปลงจาก 0-(+15) โวลต์ โดยเพิ่มขึ้นขั้นละ 1 โวลต์ คอนเวอร์เตอร์ ดังตัวอย่างที่กล่าวมานี้จะใช้ในการแปลงสัญญาณให้ได้อนาล็อกโวลต์เตจเอาต์พุตจาก 0-15 โวลต์ อย่างไรก็ตามมันไม่สามารถใช้กับโวลต์เตจที่เพิ่มขึ้นน้อยกว่า 1 โวลต์ได้ เช่นถ้าเราต้องการเอาต์พุตโวลต์เตจเท่ากับ 4.2 โวลต์ โดยใช้เอาต์พุตเท่ากับ 7.8 โวลต์ เราจะได้เอาต์พุตเป็น 8.00 โวลต์ ทั้งนี้เพราะว่า คอนเวอร์เตอร์ของเราเพิ่มค่าขั้นขั้นละ 1 โวลต์ เท่านั้นกล่าวได้ว่า คอน

เวอร์เตอร์ ของเรามีความละเอียดแค่ 1 โวลต์ เท่านั้น

ถ้าเราต้องการเอาท์พุทที่มีขึ้นของการเปลี่ยนแปลงน้อยกว่าที่กล่าวมาแล้วเราจะต้องใช้ คอนเวอร์เตอร์ที่มีอินพุทมากกว่านี้ เช่น คอนเวอร์เตอร์ขนาด 10 บิต จะมี LSB Weight เท่ากับ $1/2^{10} = 1/1024$ ดังนั้นค่าที่เปลี่ยนแปลงที่น้อยที่สุดจะประมาณเท่ากับ $1/1000$ และถ้า คอนเวอร์เตอร์มีค่าเต็มสเกลเท่ากับ +10 โวลต์ เราจะได้การเปลี่ยนแปลงของเอาท์พุทขึ้นละ $10/1000 = 10$ มิลลิโวลต์

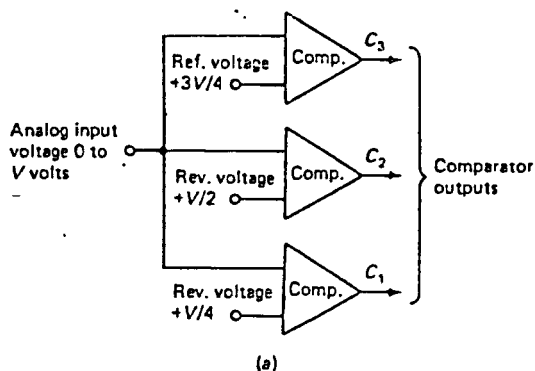
3.5 ADC ที่มีการแปลงสัญญาณพร้อมกัน (ADC SIMULTANTANCOUS CONVERSION)

ขบวนการในการแปลงสัญญาณแอนาล็อกไปเป็นสัญญาณดิจิตอลเราเรียกว่า Analog to Digital Conversion (ADC) การแปลงสัญญาณแอนาล็อกเป็นดิจิตอลนี้จะมีบางสิ่งบางอย่างที่ซับซ้อนกว่าการแปลงสัญญาณดิจิตอลเป็นแอนาล็อก ซึ่งจะมีวิธีการต่าง ๆ อยู่หลายวิธี วิธีที่ง่ายที่สุดก็คือ

วิธีการของ Simultaneous จะได้อัจฉริยะเปรียบเทียบ (Comparator Circuit) เช่น ตามรูปที่ 3.14 จะใช้คอมพาราเตอร์ 3 ตัว อนาล็อกอินพุทที่เราต้องการจะแปลงเป็นดิจิตอล จะถูกป้อนเข้าอินพุทของคอมพาราเตอร์แต่ละตัว และขาอินพุทของคอมพาราเตอร์แต่ละตัวที่เหลือจะต่อเข้ากับแรงดันอ้างอิงมาตรฐาน (Standard Reference Voltage) แรงดันอ้างอิงที่ใช้จะเป็น $+V/4$, $+V/2$ และ $+3V/4$ ระบบนี้จะใช้สำหรับอนาล็อกอินพุทระหว่าง $0 - (+V)$ โวลต์

ถ้าอนาล็อกอินพุทมีค่าเกินแรงดันอ้างอิงของคอมพาราเตอร์ตัวใด ๆ ก็ตามจะทำให้คอมพาราเตอร์ตัวนั้นทำงาน (Turn ON) (ในการทำงานของคอมพาราเตอร์สมมุติให้เอาท์พุทเป็น High) ถ้าคอมพาราเตอร์ทุกตัวไม่ทำงานแสดงว่าอนาล็อกอินพุทมีค่าระหว่าง $0 - (+V/4)$ ถ้า C_1 เป็น High (Comparator C_1 ON) และ C_2 ถึง C_3 เป็น Low อินพุทจะมีค่าอยู่ระหว่าง $+V/2$ กับ $+V/4$ ถ้า C_1 กับ C_2 เป็น High ส่วน C_3 เป็น Low อินพุทจะมีค่าอยู่ระหว่าง $+V/2$ กับ $+3V/4$ และสุดท้ายถ้าเอาท์พุทของคอมพาราเตอร์ทุกตัวเป็น High สัญญาณอินพุทก็จะมีค่าอยู่ระหว่าง $+3V/4$ กับ $+V$ สำหรับค่าเอาท์พุทของคอมพาราเตอร์ในย่านต่าง ๆ ของอินพุทจะเป็นไปตามรูปที่ 3.14 (b)

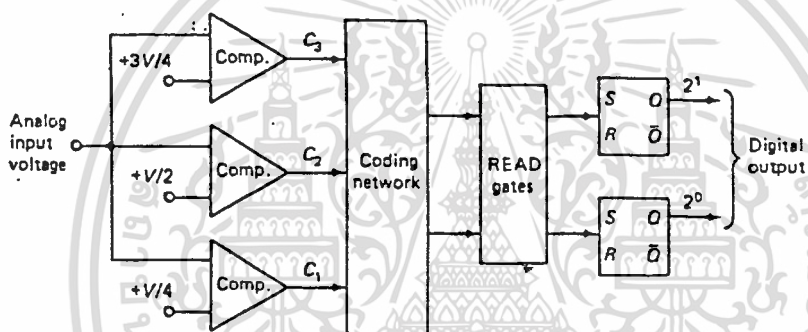
ตัวอย่างที่แสดงให้เห็นดังรูปที่ 3.14 นั้นจะมี 4 ย่านด้วยกันที่คอนเวอร์เตอร์ตัวนี้สามารถตรวจจับ (Detect) ได้ ซึ่งทั้ง 4 ย่านนี้สามารถแทนได้ด้วยไบนารีขนาด 2 บิต คอมพาราเตอร์ทั้ง 3 ตัวจะต้องส่งเอาท์พุทของมันไปยัง Coding Network เพื่อกำหนด 2 บิตที่สัมพันธ์กับอนาล็อกอินพุทโวลต์ เเต่ 2 บิตต่าง ๆ ของ Coding Network จะถูกส่งไปยังฟิลิปปอลบรีจิสเตอร์เพื่อเก็บค่าไว้ Block Diagram ที่สัมพันธ์สำหรับตัวอย่างของ A/D ที่ได้กล่าวมานี้แสดงดังรูปที่ 3.15



Input voltage	Comparator output		
	C ₁	C ₂	C ₃
0 to +V/4	Low	Low	Low
+V/4 to +V/2	High	Low	Low
+V/2 to +3V/4	High	High	Low
+3V/4 to +V	High	High	High

รูปที่ 3.14 Simultaneous A/D conversion (a) Logic diagram

(b) Comparator outputs for input voltage ranges



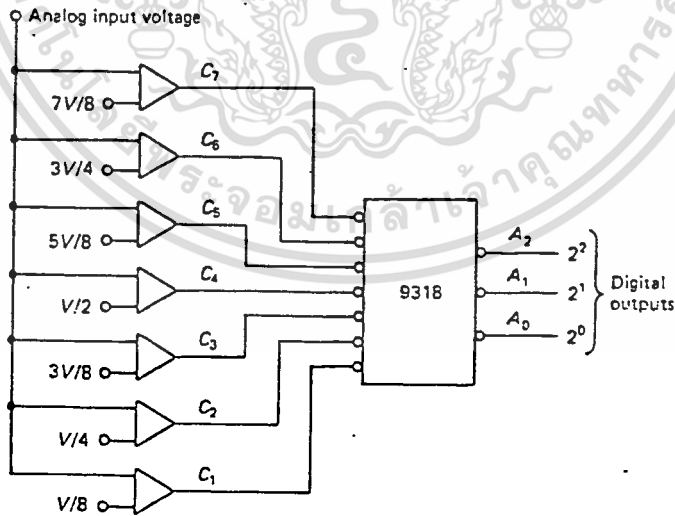
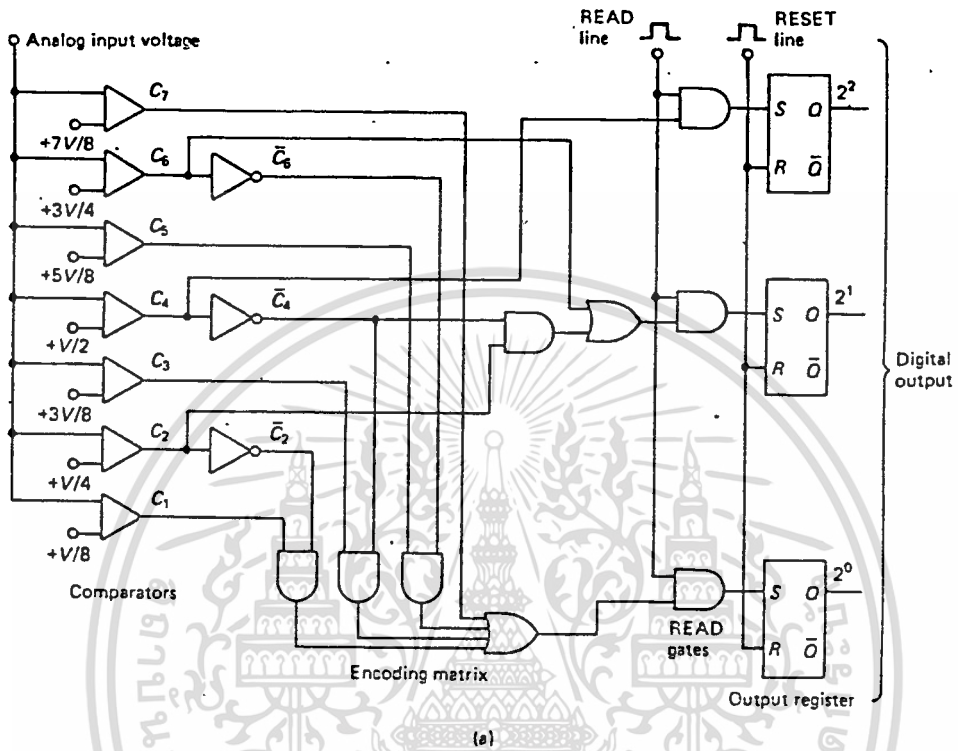
รูปที่ 3.15 2-bit simultaneous A/D converter

เพื่อให้เข้าใจการทำงานของ A/D ให้ดียิ่งขึ้นเราจะมาพิจารณาคอนเวอร์เตอร์ขนาด 3 บิต ดังรูปที่ 3.16 (a) และควรจำไว้ว่าในการแปลงสัญญาณอนาล็อกให้เป็นสัญญาณดิจิทัลขนาด 3 บิตนั้น จะต้องใช้คอมพาราเตอร์จำนวน 7 ตัวด้วยกัน (ซึ่งจะสามารถแบ่งอินพุตออกเป็น 8 ย่าน) โดยทั่วไปสามารถกล่าวได้ว่าเราต้องใช้คอมพาราเตอร์จำนวน $2^n - 1$ ตัว เพื่อที่จะแปลงสัญญาณให้ได้เป็นดิจิทัลขนาด n บิต คอมพาราเตอร์บางตัวจะมีอินเวอร์เตอร์ที่เอาท์พุทของมันเพื่อใช้สำหรับ Encoding Matrix

Encoding Matrix จะรับอินพุตที่มี 7 ระดับด้วยกันและเข้ารหัสสัญญาณอินพุตเหล่านั้นไปเป็นไบนารีขนาด 3 บิต การทำงานของ Encoding Matrix สามารถเข้าใจได้ง่ายโดยดูจากตารางของเอาท์พุทดังรูปที่ 3.17

บิต 2^2 เป็นบิตที่ง่ายที่สุดต่อการพิจารณาจะเห็นว่าบิตนี้จะเป็น High เมื่อ C_4 เป็น High

บิต 2^1 จะเป็น High เมื่อ C_2 เป็น High และ C_4 เป็น High หรือเมื่อใดก็ตามที่ C_6 เป็น High ซึ่งสามารถเขียนเป็นสมการได้คือ $2^1 = C_2 \cdot C_4 + C_6$ ส่วนสมการลอจิกสำหรับบิต 2^0 จะได้เป็น $2^0 = C_1 \cdot C_2 + C_3 \cdot C_4 + C_5 \cdot C_6 + C_7$



รูปที่ 3.16 3-bit simultaneous A/D converter (a) Logic diagram
(b) Using a 9318 priority

Input voltage	Comparator for level							Binary output		
	C ₁	C ₂	C ₃	C ₄	C ₅	C ₆	C ₇	2 ²	2 ¹	2 ⁰
0 to V/8	Low	Low	Low	Low	Low	Low	Low	0	0	0
V/8 to V/4	High	Low	Low	Low	Low	Low	Low	0	0	1
V/4 to 3V/8	High	High	Low	Low	Low	Low	Low	0	1	0
3V/8 to V/2	High	High	High	Low	Low	Low	Low	0	1	1
V/2 to 5V/8	High	High	High	High	Low	Low	Low	1	0	0
5V/8 to 3V/4	High	High	High	High	High	Low	Low	1	0	1
3V/4 to 7V/8	High	High	High	High	High	High	Low	1	1	0
7V/8 to V	High	High	High	High	High	High	High	1	1	1

รูปที่ 3.17 Logic table for the converter

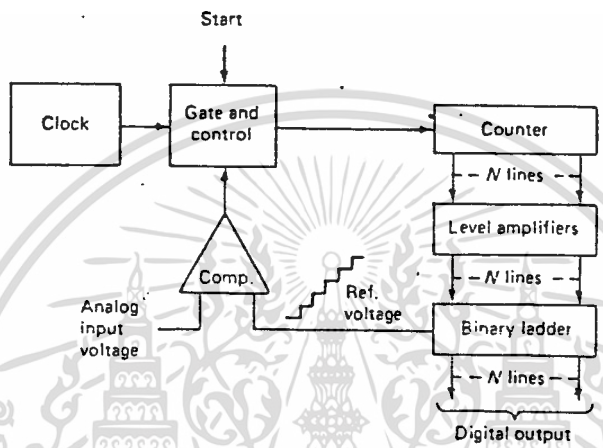
การเคลื่อนย้ายของข้อมูล (Data Transfer) จาก Encoding Matrix ไปยังรีจิสเตอร์จะต้องทำเป็นขั้น ๆ 2 ขั้นตอน คือขั้นแรก Positive Reset Pulse จะต้องปรากฏที่สายรีเซ็ตเพื่อไปรีเซ็ตฟลิปฟล็อปให้เป็น Low ต่อมา Positive Read Pulse จะป้อนเข้าเกทที่เหมาะสมเพื่อให้เป็น High จากนั้นข้อมูลก็จะเคลื่อนย้ายไปยังฟลิปฟล็อป

เราสามารถให้ 9318 Priority Encoder แทนคิวิตอลลอจิกในรูปที่ 3.15 ได้ ซึ่งอินพุต C₁, C₂, C₇ จะต้องเป็น TTL โครงสร้างของ Simultaneous A/D Converter สามารถเข้าใจได้ง่าย อย่างไรก็ตามถ้าจำนวนบิตของคิวิตอลที่เราต้องการเพิ่มขึ้น จำนวนของคอมพารเตอรืก็จะเพิ่มขึ้นตามไปด้วย นี่คือข้อเสียของวิธีนี้

3.6 ADC ที่ใช้วิธีการของวงจรรนับ (ADC Counter Method)

ADC ที่มีความละเอียดสูงจะใช้คอมพารเตอรืตัวเดียวเท่านั้น โดยที่มันสามารถทำงานได้ถ้าป้อนแรงดันอ้างอิงที่เปลี่ยนแปลงได้ให้มัน แรงดันอ้างอิงนี้จะถูกป้อนเข้าคอมพารเตอรื และเมื่อไรก็ตามที่มันมีค่าเท่ากับอินพุตโวลท์ที่แปลงสัญญาณก็จะสมบูรณ์ โครงสร้างของ ADC แบบนี้จะมี ไบนารีเคาน์เตอร์ ซึ่งคิวิตอลเอาท์พุทจะได้จากเคาน์เตอร์นี้ และถ้าเราต้องการคิวิตอลเอาท์พุทขนาด n บิต เราก็จะต้องใช้เคาน์เตอร์ขนาด n บิตเหมือนกัน ถ้าเราต่อเอาท์พุทของเคาน์เตอร์นี้กับ Standard Binary Counter จะทำให้อเอาท์พุทของไบนารีเรคเคอรื มีรูปของสัญญาณเป็นแบบขั้นบันได (Staircase) ดังรูปที่ 3.13 รูปของสัญญาณอันนี้เองที่เราใช้เป็นแรงดันอ้างอิงสำหรับคอมพารเตอรื รูปที่ 3.18 แสดงถึง Block Diagram ของ ADC แบบเคาน์เตอร์ การทำงานของแบบนี้จะเป็นดังนี้ คือ ในตอนแรกเคาน์เตอร์จะถูกรีเซ็ตให้เป็นศูนย์ ต่อมาจะมีสัญญาณที่ต้องการเพิ่มทำการแปลงสัญญาณส่งมาที่ สตาร์ท ซึ่งสัญญาณนี้จะไปเปิดเกท และ Clock Pulse จะสามารถผ่านไปยังอินพุทของเคาน์เตอร์

ได้ เคน์เตอร์จะเริ่มนับเป็นแบบ Binary Count ไปเรื่อย ๆ และที่เอาท์พุทของเคน์เตอร์จะมีสัญญาณรูปขั้นบันไดเกิดขึ้น ซึ่งจะส่งเข้าขาหนึ่งของคอมพาราเตอร์ ส่วนขาที่เหลืออีกขาหนึ่งของคอมพาราเตอร์จะต่อกับอนาล็อกอินพุท เมื่อไรก็ตามที่แรงดันอ้างอิงจากเคน์เตอร์มีค่าเท่ากับค่าของอนาล็อกอินพุทจะทำให้คอมพาราเตอร์ทำงาน ซึ่งจะให้สัญญาณไปปิดเกททำให้เคน์เตอร์หยุดนับ ข้อมูลที่ถูกเก็บไว้ในเคน์เตอร์ตอนนี้จะ เป็นข้อมูลทางดิจิทัลที่สมมูลกับสัญญาณอนาล็อกอินพุท

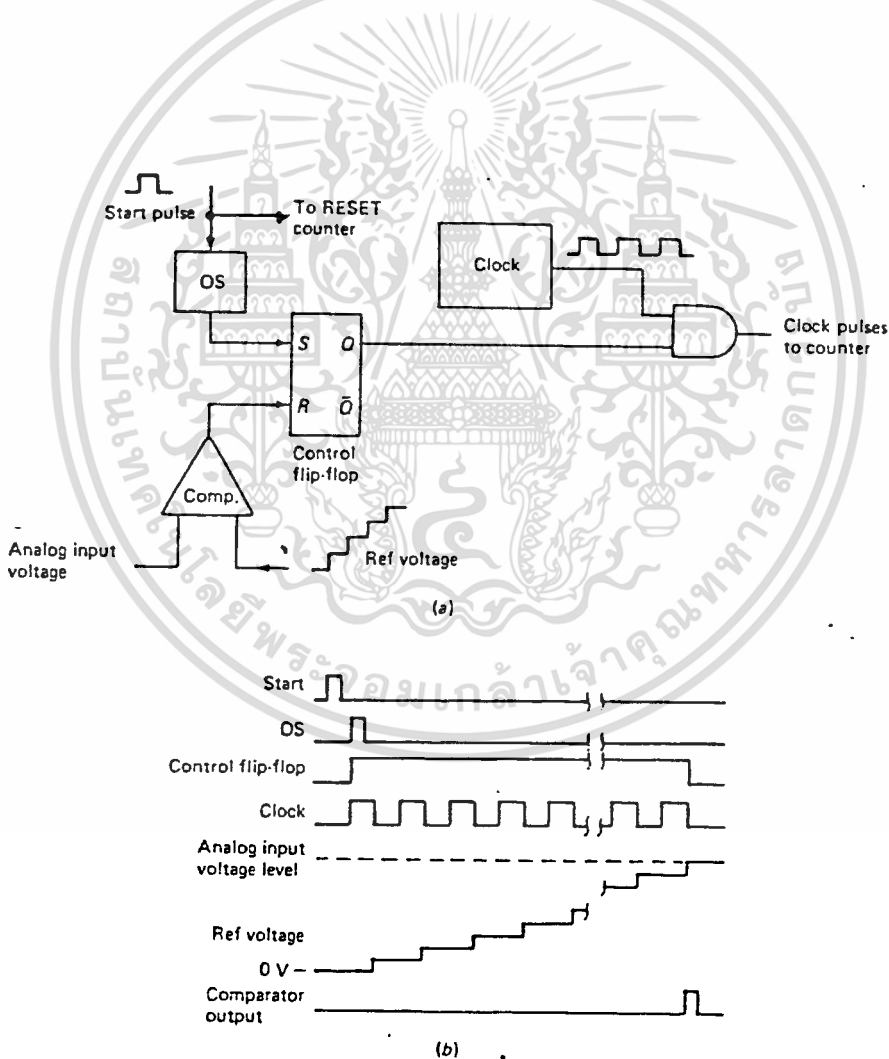


รูปที่ 3.18 Counter type A/D converter

คอนเวอร์เตอร์ แบบนี้จะประกอบด้วย DAC คอมพาราเตอร์ 1 ตัว สัญญาณนาฬิกา และวงจร Gate and Control ซึ่งจากรูปเราจะเห็นว่าสามารถพิจารณาเป็นแบบ Closed Loop ได้โดยสัญญาณค่าผิดพลาดจะถูกกำเนิด (Generate) ขึ้นที่เอาท์พุทของคอมพาราเตอร์ เมื่อสัญญาณอนาล็อกอินพุทมีค่าแตกต่างกับสัญญาณที่ป้อนกลับมา ค่าผิดพลาดนี้จะถูกตรวจจับ (Detect) โดย Control Circuit และสัญญาณนาฬิกาที่จะถูกส่งเข้าเคน์เตอร์ให้นับต่อไป ค่าที่ได้จากการนับต่อกันไปเรื่อย ๆ นี้จะเป็นตัวเลขค่าผิดพลาด โดยการเพิ่มค่าแรงดันที่ป้อนกลับ (Feedback Voltage) และเมื่อค่าผิดพลาดลดลงจนเป็นศูนย์นั้นแสดงว่าแรงดันอ้างอิงมีค่าเท่ากับอินพุทโวลต์เจอแล้ว ซึ่งวงจรควบคุมก็จะทำให้เคน์เตอร์หยุดนับ

ADC แบบนี้เป็นแบบที่มีความละเอียดสูง วิธีนี้จะดีกว่าแบบ Simultaneous มากเมื่อคิดถึง ความละเอียด แต่วิธีแบบนี้ต้องการเวลาในการแปลงสัญญาณ (Conversion Time) มากกว่า โดยเคน์เตอร์จะเริ่มนับจากศูนย์ถึงค่าที่สมมูลกับอินพุท เช่น ถ้านับเท่ากับ 2^n ก่อนที่การแปลงสัญญาณจะสมบูรณ์จะต้องใช้เวลาในการนับโดยเฉลี่ยเท่ากับ 2^{n-1}

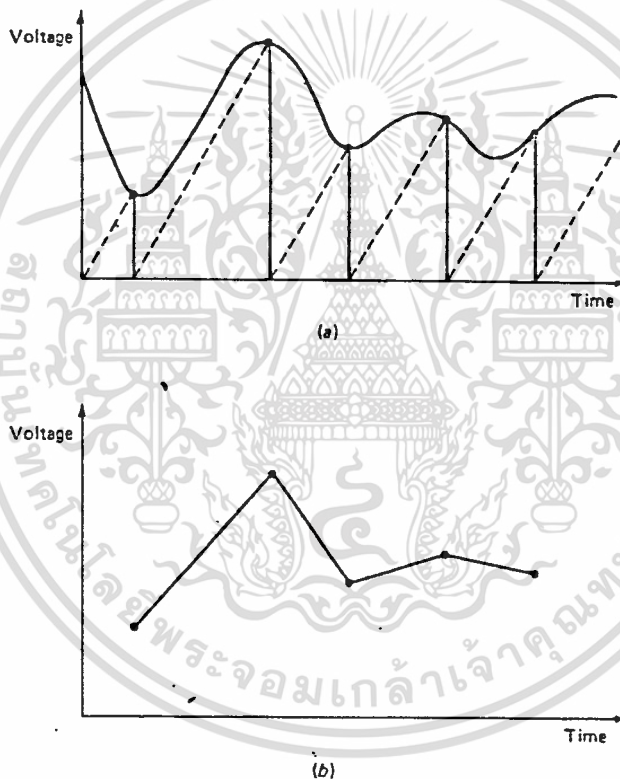
คอนเวอร์เตอร์จะทำการนับในแต่ละไซเคิลของ สัญญาณนาฬิกา เราจึงพิจารณาสัญญาณนาฬิกา เป็น Conversion Rate ตัวอย่างคอนเวอร์เตอร์ขนาด 10 บิตซึ่งต้องการสัญญาณนาฬิกาจำนวน 1024 สัญญาณ สำหรับการนับเต็ม ถ้าเราใช้สัญญาณนาฬิกา 1 MHz คอนเวอร์เตอร์ก็จะนับ 1 ครั้งทุก ๆ ไมโครเซก ดังนั้นสำหรับการนับเต็มสเกล จะต้องใช้เวลาเท่ากับ $10^{-6} * 1024 = 1.024$ มิลลิเซก รูปที่ 3.19 แสดงถึงส่วนของวงจรควบคุมสำหรับ คอนเวอร์เตอร์ ในรูปที่ 3.17 Waveform ในการแปลง 1 ครั้ง แสดงดังรูปที่ 3.18 (b) การแปลงจะเริ่มโดยการรับสัญญาณสตาร์ท (Start Signal) เข้ามาช่วงบวก (Positive Edge) ของสตาร์ท Pulse ใช้สำหรับรีเซ็ตฟลิปฟลอปในคอนเวอร์เตอร์และใช้สำหรับทริก (Trig) ONE-SHOT เอาท์พุทของ ONE-SHOT ใช้เช็ท Control Flip-Flop ซึ่งจะป้อนเข้า AND Gate ทำให้สัญญาณนาฬิกาผ่านเข้าคอนเวอร์เตอร์ได้



รูปที่ 3.19 Control of the A/D converter

3.7 ADC ที่มีการแปลงสัญญาณอย่างต่อเนื่อง (Continuous ADC)

วิธีที่เห็นได้ชัดสำหรับความเร็วของการแปลงสัญญาณในรูปที่ 3.20 เป็นการแบ่งความต้องการสำหรับรีเซ็ตเคาน์เตอร์แต่ละครั้งที่มีการแปลงสัญญาณ ถ้าเป็นอย่างนี้แล้วต้องเริ่มนับที่ศูนย์ในแต่ละครั้งของการแปลงสัญญาณแทนที่จะเริ่มที่ค่าสุดท้ายของจุดที่ได้รับการแปลงไปแล้ว เราจะทำอย่างนี้ได้โดยใช้เคาน์เตอร์ที่สามารถนับขึ้นและนับลงได้ ซึ่งก็ไม่ใช่ปัญหาแต่ประการใด แต่อย่างไรก็ตามเราจะต้องมีวงจรเพิ่มเติมอีกเพื่อเป็นตัวกำหนดว่าเมื่อไรจึงจะนับขึ้นและเมื่อไรจะนับลง ตามรูปที่ 3.21 ใช้คอมพาราเตอ์เป็นตัวกำหนดการนับ ADC ที่ใช้เคาน์เตอร์ที่สามารถนับขึ้นและนับลงได้จะเรียกว่าเป็น ADC ที่มีการแปลงสัญญาณอย่างต่อเนื่อง

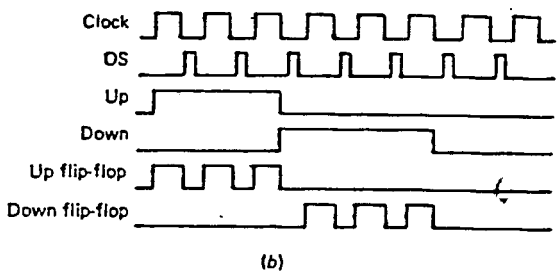
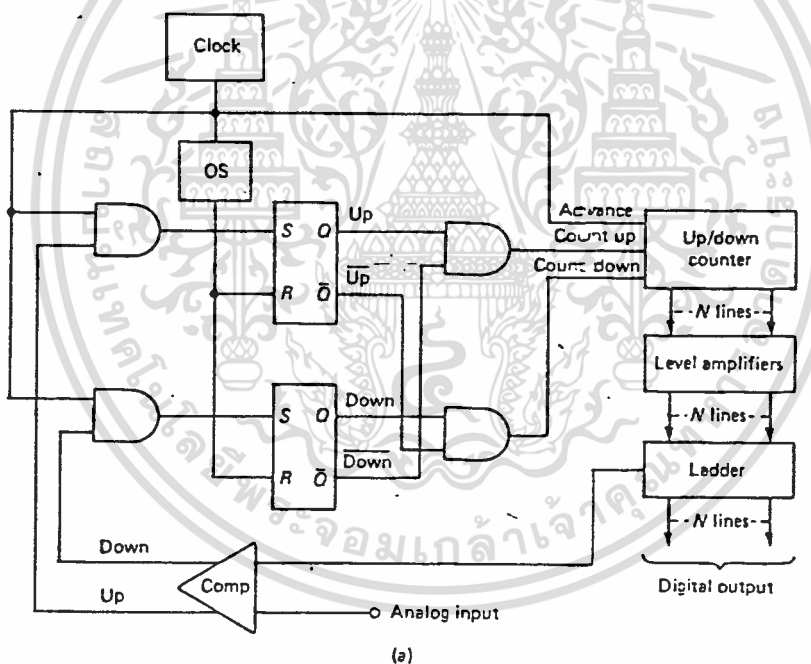


รูปที่ 3.20 (a) Digitizing an analog voltage

(b) Reconstructed signal from the digital data

ส่วนประกอบของ ADC แบบนี้ก็คล้าย ๆ กับแบบอื่น ๆ ที่ได้กล่าวมาแล้ว คือ ประกอบด้วยเคาน์เตอร์ที่สามารถนับขึ้นและนับลงได้ และมีสายสำหรับควบคุมในการที่จะให้นับขึ้นหรือนับลงเพิ่มขึ้นมา เอาท์พุทของแลดเดอ์จะถูกส่งไปยังคอมพาราเตอ์ซึ่งมี 2 อินพุท แทนที่จะมีเพียงอินพุท

เดียวเหมือนที่ได้กล่าวมาแล้ว เมื่ออนาล็อกโวลต์เตจมีค่ามากกว่าแลตเตอร์เอ๊าท์พุท (ในทางบวก) จะทำให้ "UP" เอ๊าท์พุทของคอมพาราเตอร์เป็น High และเมื่ออนาล็อกโวลต์เตจมีค่ามากกว่าแลตเตอร์เอ๊าท์พุทจะทำให้ "DOWN" เอ๊าท์พุทของคอมพาราเตอร์เป็น High ถ้า "UP" เอ๊าท์พุทของคอมพาราเตอร์เป็น High จะทำให้ AND Gate ที่อินพุทของ "UP" ฟลิมฟลอบเปิดและในช่วงแรกของคาบเวลาที่สัญญาณนาฬิกาเปลี่ยนเป็นบวก จะทำให้ UP Flop-Flop ถูกเซ็ตในเวลาเดียวกันนี้สมมติว่า DOWN Flip-Flop ถูกรีเซ็ตอยู่ AND Gate ซึ่งควบคุม Count-up Line ของคอนเวอร์เตอร์ก็จะมีลอจิกที่ถูกต้อง และเคาน์เตอร์จะนับต่อไปอีก 1 เคาน์เตอร์จะสามารถนับต่อไปได้อีก 1 เท่านั้น เพราะว่าเอ๊าท์พุทของ ONE-SHOT จะไปรีเซ็ต UP และ DOWN Flip-Flop หลังจากสัญญาณนาฬิกาเปลี่ยนเป็น Low ซึ่งเราอาจจะพิจารณาว่าเป็นการนับขึ้น 1 ไซเคิล ข้อที่ควรสังเกตก็คือ AND Gate ที่ควบคุม Count-up Line จะมีอินพุทเป็น DOWN และ UP การที่เป็นเช่นนี้เราจะเห็นว่ามีลักษณะการจัดเรียงเป็นแบบ Exclusive-OR จึงแน่ใจได้เลยว่า Count-up และ Count-down Line จะไม่เป็น High พร้อมกัน



รูปที่ 3.21 Continuous A/D converter

ทราบว่า UP Line ของคอมพาราเตอร์ยังเป็น High อยู่คอนเวอร์เตอร์ก็จะทำงานอย่างต่อเนื่องโดยการนับขั้นที่ละ 1 ที่จุดซึ่งแลดเดอร์โวลท์เตจมีค่ามากกว่า อนาล็อกอินพุตโวลท์เตจจะทำให้ UP Line ของคอมพาราเตอร์กลายเป็น Low และ DOWN Line จะเป็น High คอนเวอร์เตอร์ก็จะเข้าสู่ไซเคิลของการนับลงที่จุดนี้ แลดเดอร์โวลท์เตจจะมีค่าอยู่ใน 1 LSB ของอนาล็อกโวลท์เตจ และคอนเวอร์เตอร์จะออสซิลเลท (Ossillate) อยู่ที่จุดนี้ ซึ่งเป็นสิ่งที่เราไม่ต้องการ

เราสามารถแก้ไขปัญหานี้ได้โดยการปรับแต่ง (Adjust) คอมพาราเตอร์ไม่ใช่ UP เอาท์พุทเป็น High จนกว่าแลดเดอร์โวลท์เตจจะมีค่าน้อยกว่า $1/2$ LSB ของอนาล็อกโวลท์เตจ ในทำนองเดียวกัน DOWN เอาท์พุทจะต้องไม่เป็น High จนกว่าแลดเดอร์โวลท์เตจ จะมีค่ามากกว่า $1/2$ LSB ของอนาล็อกโวลท์เตจ การทำแบบนี้เรียกว่า "Centering ON The LSB" และจะทำให้ดิจิตอลเอาท์พุทมีค่าผิดพลาดไม่เกิน $1/2$ LSB

3.8 เทคนิคของ ADC (ADC Techniques)

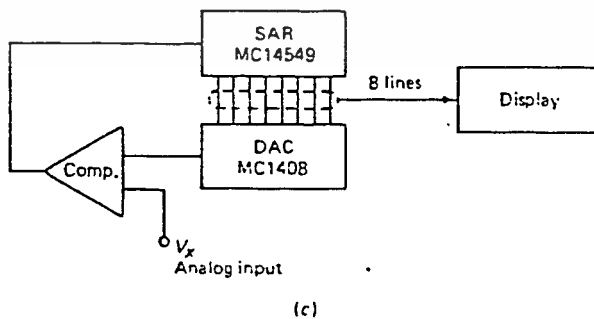
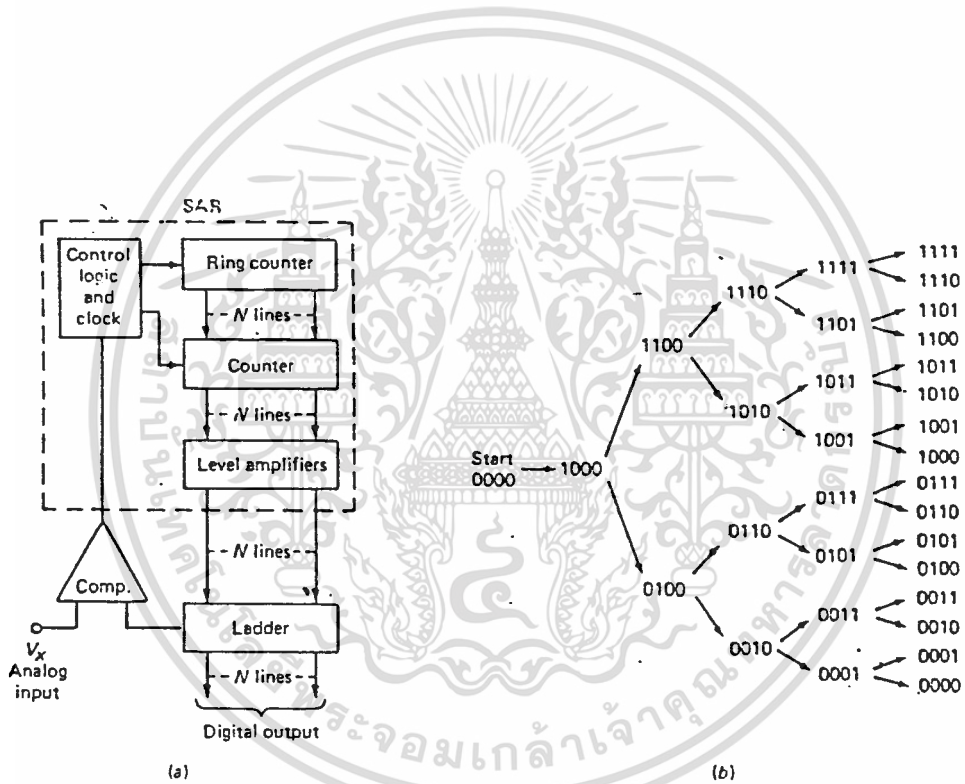
มีหลายวิธีด้วยกันสำหรับเทคนิคของการแปลงสัญญาณอนาล็อกเป็นดิจิตอล แต่จะกล่าวเฉพาะเทคนิคที่สำคัญ ๆ เท่านั้น สิ่งสำคัญประการหนึ่งสำหรับการแปลงสัญญาณก็คือ การหาทางลดเวลาในการแปลงสัญญาณให้น้อยที่สุด คอนเวอร์เตอร์ที่มีเวลาในการแปลงสัญญาณมากจะมีจำนวนบิตน้อย คอนเวอร์เตอร์แบบใช้วงจรนับเป็นตัวอย่างหนึ่งของคอนเวอร์เตอร์ที่ใช้เวลาในการแปลงสัญญาณมาก คอนเวอร์เตอร์ที่ทำงานอย่างต่อเนื่อง (Continuous converter) จะมีเวลาในการแปลงสัญญาณเร็วมาก แต่จะมีข้อเสียเมื่อมีการมัลติเพลกสัญญาณอินพุท

ถ้าต้องมีการมัลติเพลกมักจะนิยมใช้แบบ Successive Approximation Converter สำหรับ Block Diagram ของแบบนี้แสดงไว้ในรูปที่ 3.22) คอนเวอร์เตอร์แบบนี้ทำงานโดยการแบ่งย่านของ โวลท์เตจออกเป็นครึ่ง ๆ อย่างต่อเนื่องโดยตลอด ในตอนแรกเคาน์เตอร์จะถูกรีเซ็ตให้เป็นศูนย์ ต่อมาบิตสูงสุด (MSB) จะถูกเซ็ต บิตสูงสุดจะถูกเลื่อนเข้าไปหรือออกมาจะขึ้นอยู่กับเอาท์พุทของคอมพาราเตอร์ต่อมา MSB ที่ 2 จะถูกเซ็ต และการเปรียบเทียบจะเกิดขึ้นเพื่อใช้ในการตัดสินใจในการจะไปรีเซ็ต MSB ที่ 2 ขบวนการทำงานจะเป็นไปในลักษณะนี้จนไปถึงบิตต่ำสุด และในเวลาเดียวกันนี้จำนวนที่ต้องการจะถูกเก็บไว้โดยเคาน์เตอร์

✓ วิธีการแบบ Successive Approximation เป็นขบวนการในการประมาณค่าของอนาล็อกโวลท์เตจโดยการเพิ่มค่าของบิตสูงสุดขั้นที่ละ 1 ดังแสดงในรูปที่ 3.22 จากไดอะแกรมจะเห็นว่าการแปลงสัญญาณแต่ละครั้งจะเกิดขึ้นในเวลาเดียวกัน และแต่ละบิตต้องการไซเคิลของการแปลง 1 ไซเคิล ดังนั้นเวลาในการแปลงสัญญาณทั้งหมดจึงเท่ากับจำนวนของบิต (n) คูณกับเวลาที่ใช้ในการแปลง

สัญญาณ 1 ไชเคิล โดยทั่วไปเวลาในการแปลงสัญญาณ 1 ไชเคิล จะต้องใช้เวลาเท่ากับ 1 ไชเคิล ของสัญญาณนาฬิกา ตัวอย่างเช่น คอนเวอร์เตอร์ขนาด 10 บิต ทำงานที่ 1 MHz สัญญาณนาฬิกาจะมีเวลาในการแปลงสัญญาณเท่ากับ $10 * 10^{-6} = 10$ ไมโครเซก

เมื่อเวลาในการแปลงสัญญาณทั้งหมดสั้นมากโดยปกติจำเป็นจะต้องมีการหน่วงเวลาในระบบ (เพื่อให้วงจรอื่นทำงานได้ทัน) ลอจิกบล็อกทั้งหมดที่อยู่ภายในเส้นประตามรูปที่ 3.22 โดยทั่วไปจะอยู่ใน MSI CHIP โดยเรียก CHIP นี้ว่า Successive Approximation Register (SAR) เช่น Motorola MC 14549 เป็น SAR ขนาด 8 บิต ซึ่งสามารถใช้กับ Motorola MC 1408 DAC ดังรูปที่ 3.22 (c)

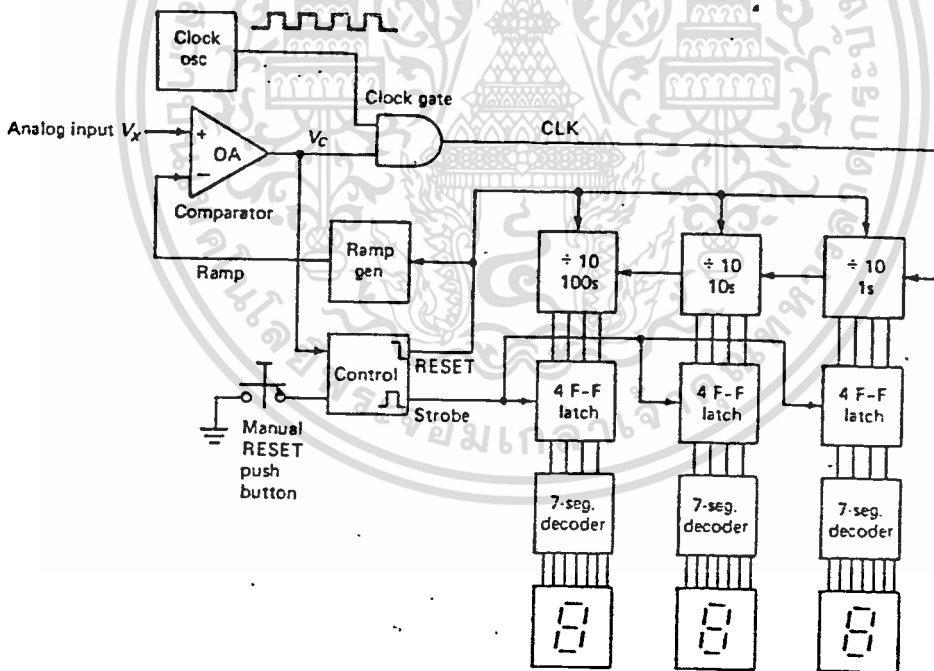


รูปที่ 3.22 Successive approximation converter

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานที่ 32-ศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.9 DUAL-SLOPE A/D CONVERSION

มาถึงจุดนี้แล้วความสนใจของเราสำหรับ A/D คอนเวอร์ชันแบบต่าง ๆ จะสนใจในการลดเวลาในการแปลงสัญญาณลง แต่ถ้าเราไม่มีความต้องการที่จะใช้คอนเวอร์เตอร์ที่มีเวลาในการแปลงสัญญาณที่สั้นมาก ๆ เราก็คงมี ADC แบบอื่น ๆ อีกซึ่งเป็นแบบที่ง่ายและประหยัด เทคนิคแบบที่จะกล่าวนี้เป็น การเปรียบเทียบแรงดันที่ไม่ทราบค่ากับแรงดันอ้างอิง ซึ่งเริ่มต้นที่ศูนย์และเพิ่มขึ้นอย่างเป็น Linear กับเวลา เวลาที่ต้องการสำหรับการเพิ่มของแรงดันอ้างอิงให้เข้าไปสู่ค่าของแรงดันอินพุทที่ไม่ทราบค่าที่เป็นสัดส่วนโดยตรงกับขนาดของแรงดันที่ไม่ทราบค่า และคาบของเวลานี้จะถูกวัดด้วยดิจิตอลเคาน์เตอร์ ซึ่งก็หมายถึงวิธีแบบ "Single Ramp" โดยแรงดันอ้างอิง จะมีความชันเหมือน Ramp วิธีนี้จะใช้ออปแอมป์ทำเป็นวงจร Integrator สมการพิจารณาแบบ Dual-Ramp วิธีการแบบ Dual-Ramp นี้เป็นวิธีที่ธรรมดามาก และใช้กันมากในดิจิตอลโวลท์มิเตอร์ มีความเที่ยงตรงดีมี Linearity ดี

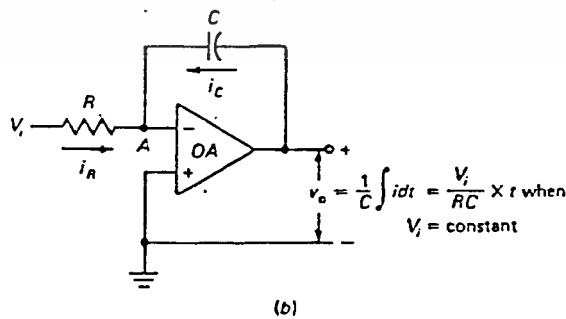
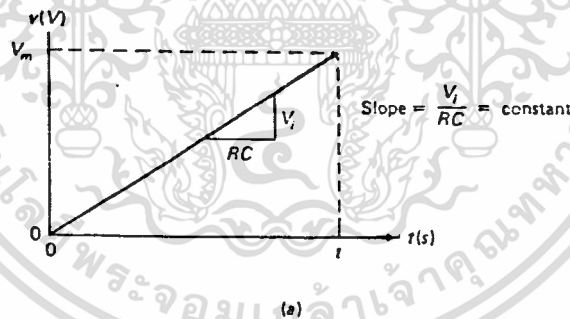


รูปที่ 3.23 ADC แบบ Single-Ramp

ที่นี้เรามาดู ADC แบบ Single-Ramp ในรูปที่ 3.23 หัวใจของคอนเวอร์เตอร์แบบนี้คือ Ramp Generator ซึ่งเป็นตัวที่ให้เอาท์พุทเป็น โวลต์เตจแรม ดังรูปที่ 3.24 (a) เอาท์พุทโวลต์เตจ จะเริ่มที่ศูนย์และเพิ่มขึ้นอย่าง Linear จนถึงค่าแรงดันสูงสุด (V_m) เส้นของกราฟจะเป็นเส้นตรงดังนั้น มันจะมีความชันคงที่ ถ้า $V_m = 1.0 V_{dc}$ และใช้เวลาเท่ากับ 1 มิลลิเซก สำหรับการเพิ่มขึ้น อย่างแรมจาก 0.0 - 1.0 โวลต์ จะได้ความชันเท่ากับ 1 โวลต์/มิลลิเซก หรือ 1000 โวลต์/เซก

Ramp Generator สามารถสร้างขึ้นได้ด้วยวิธีการหลายอย่างด้วยกันวิธีแรกโดยใช้ DAC ซึ่งถูกขับโดยไมโครคอนโทรลเลอร์อย่างง่าย วิธีนี้จะได้สัญญาณที่เป็นขั้นบันได วิธีที่สอง โดยใช้ออปแอมป์ต่อ เป็นวงจรร Integrtor ดังรูปที่ 3.24 (b) สำหรับวงจรมันถ้า V_i คงที่จะได้เอาท์พุทโวลต์เตจตาม ความสัมพันธ์ดังนี้คือ $V_o = (V_i/R_c) \cdot t$ โดย V_i , R และ C คงที่ สมการนี้เป็นสมการเส้นตรง ซึ่งมีความชันเป็น (V_i/R_c) ตอนนี้เรามีทางสำหรับผลิตโวลต์เตจแรม ได้แล้วต่อไปกลับไปดูรูปที่ 3.23

เราสมมุติว่าสัญญาณนาฬิกาวิ่งอย่างต่อเนื่องและอินพุทโวลต์เตจ V_x มีค่าเป็นบวก Decade Counter ทั้ง 3 ตัวต่อ Cascade กันอยู่ และเอาท์พุทของมันแต่ละตัวต่อกับ Flip-Flop Latch Circuit แลตทั้ง 3 ตัวจะถูกถอดรหัสโดย 7-Segment Decoder เพื่อขับ LED ของส่วนแสดงผล เราสามารถเริ่มต้นการแปลงสัญญาณได้โดยกด Manual Reset Switch



รูปที่ 3.24 An integrating circuit

จากรูปที่ 3.23 Manual Reset จะผลิต Reset Pulse ซึ่งจะไป Clear ให้ Decade Counter เป็นศูนย์และรีเซ็ตแรมโวลต์เตจให้เป็นศูนย์ เมื่อ V_x เป็นบวกและแรมเริ่มต้นที่ ศูนย์ เอาท์พุทของออปแอมป์จะเป็น High ระดับโวลต์เตจที่เป็น High นี้จะไป Enable Clock Gate ให้สัญญาณนาฬิกาผ่าน Clock Gate ไปยังเคาน์เตอร์ได้ เคาน์เตอร์ก็จะเริ่มนับไปเรื่อย ๆ และสัญญาณแรมจะเพิ่มขึ้นเรื่อย ๆ จนกระทั่งแรมโวลต์เตจเท่ากับ V_x ที่จัดตั้ง (t_1) เอาท์พุทของคอมพาราเตอร์ (V_c) จะเป็น Low ซึ่งจะไป Disable Clock Gate ทำให้เคาน์เตอร์หยุดนับในขณะที่ V_c เป็น Low นั้นจะมีสัญญาณ Strobe ออกจาก Control Box ซึ่งจะไปเลื่อนค่าข้อมูลของเคาน์เตอร์ออกมาที่ 4-FF Latch หลังจากนั้นอีกเล็กน้อย Reset Pulse จะถูกทำให้เกิดขึ้นโดย Control Box ซึ่งจะไปรีเซ็ตแรมและ Clear Decade Counter ให้เป็นศูนย์ และจะเริ่มไซเคิลของการแปลงสัญญาณ ใหม่

จากตัวอย่างนี้สมมุติว่าสัญญาณนาฬิกาในรูปที่ 3.23 มีค่าเท่ากับ 1 MHz และความชันของ แรมโวลต์เตจเท่ากับ 1 โวลต์/มิลลิเซก Decade Counter จะสามารถแสดงผลอยู่ระหว่าง 000-999 จากจุดเริ่มต้นของ ไซเคิลของการแปลงสัญญาณมันจะต้องการ Clock Pulse จำนวน 999 ลูก สำหรับ เคาน์เตอร์จะนับจนถึงค่าเต็มสเกล ระหว่างคาบเวลาที่กล่าวนี้ แรมโวลต์เตจ จะเพิ่มขึ้นจาก 0.0 ถึง 999 มิลลิโวลต์ ดังนั้นวงจรนี้จะสามารถแสดงผลค่าของอินพุทอยู่ระหว่าง 0.0 - 999 มิลลิโวลต์

จากที่กล่าวมาสมมุติว่าเรามีดิจิตอล โวลต์มิเตอร์อยู่ตัวหนึ่ง สมมุติว่า $V_x = 345$ มิลลิ โวลต์ ต้องการ Clock Pulse จำนวน 345 ลูก สำหรับให้เคาน์เตอร์ทำการนับจาก 000-345 และระหว่างคาบเวลานี้แรมโวลต์เตจจะเพิ่มจาก 0.0-345 มิลลิโวลต์ ดังนั้นเมื่อสิ้นสุดไซเคิลของการ แปลงสัญญาณการแสดงผลที่เอาท์พุทจะเป็น 345 มิลลิโวลต์

จุดอ่อนประการหนึ่งของ Single-Slope ADC คือความเที่ยงตรงจะขึ้นอยู่กับแรมโวลต์ เตจ ซึ่งก็คือขึ้นอยู่กับค่า R และ C และอุณหภูมิด้วยเพื่อแก้ปัญหาข้างนี้จึงนิยมใช้แบบ DUAL-SLOPE แทน

ลอจิกไดอะแกรมสำหรับพื้นฐานของ DUAL-SLOPE ADC แสดงดังรูปที่ 3.25 นอกจาก แรมเจนเนอเรเตอร์และคอมพาราเตอร์แล้ววงจรส่วนอื่นก็คล้ายกับแบบ Single-Slope ในกรณีนี้วง จร อินทรีเกรทเตอร์จะเป็นวงจรสร้างสัญญาณแรม ซึ่งจะมีอินพุทอยู่ 2 อินพุท ในตอนแรกอินพุท V_x จะถูกต่อเข้าอินทรีเกรทเตอร์ก่อน หลังจากนั้นแรงดันอ้างอิงที่ทราบค่า V_r จึงจะถูกต่อเข้ามาบ้าง

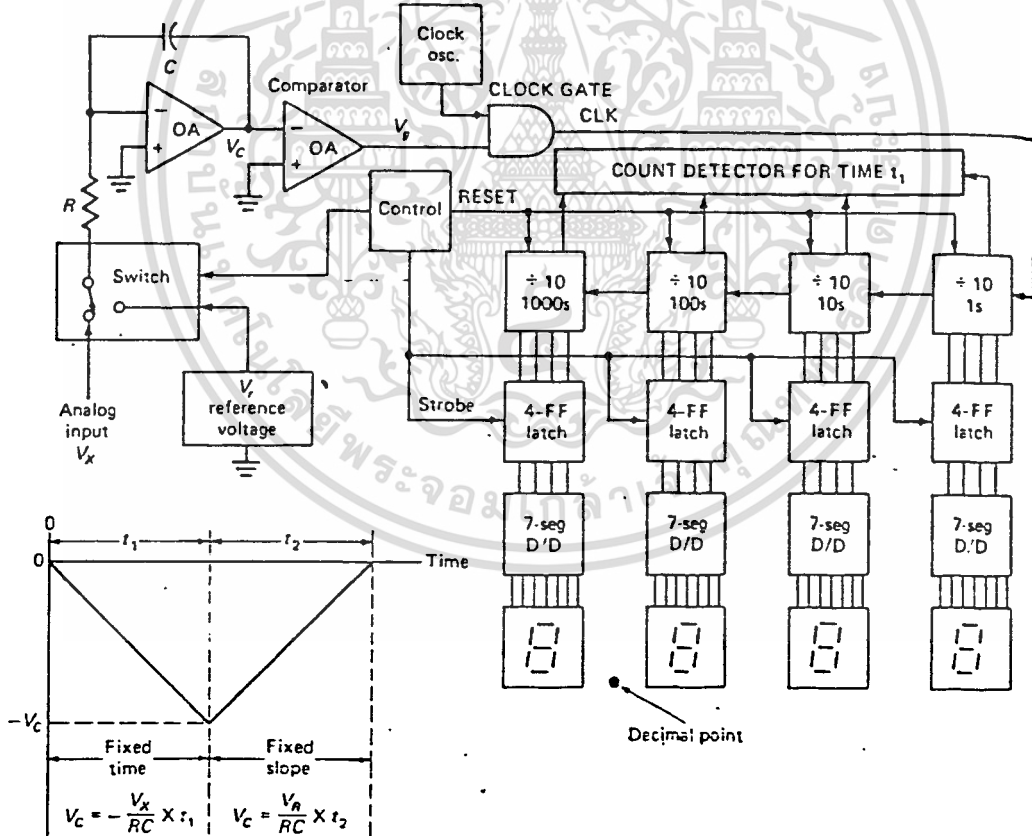
สมมุติว่าตอนแรกสัญญาณนาฬิกากำลังวิ่งอยู่ และอินพุทโวลต์เตจ V_x เป็นบวกไซเคิลของ การแปลงสัญญาณจะเริ่มโดย Decade Counter ถูกทำให้เป็นศูนย์ส่วนแรมถูกรีเซ็ตให้เป็น 0.0 โวลต์ เช่นกัน และอินพุทจะถูกต่อไปที่ V_x เมื่อ V_x เป็นบวกเพราะฉะนั้น V_c จะเป็นสัญญาณแรมที่เป็นลบ เอาท์พุทของคอมพาราเตอร์ V_c จะเป็นบวกและสัญญาณนาฬิกาจะผ่าน Clock Gate เข้าเคาน์เตอร์

สัญญาณแรมจะหยุดเปลี่ยนแปลงที่เวลา t_1 ซึ่งถูกกำหนดโดย เคาต์ดีเท็คเตอร์ ค่าของ V_c ที่จุดสิ้นสุดของ t_1 จะขึ้นอยู่กับอินพุท V_x และจะได้

$$V_c = - (V_x / R_c) \cdot t_1$$

เมื่อเคาน์เตอร์นับไปถึงจุดสิ้นสุดของ t_1 Control Unit จะให้พัลส์ออกมาทำการ Clear Decade Counter และจะไปต่อให้อินพุทที่เป็นเลข V_r เข้าวงจรอินทรีเกรทเตอร์ อินทรีเกรทเตอร์จะเริ่มผลิตสัญญาณแรมโดยเริ่มที่ $-V_c$ และเพิ่มขึ้นจนถึง 0 โวลต์ โดย Clock Gate ตอนนี้จะถูก Disable สมการของแรมตอนนั้นคือ

$$V_c = (V_r / R_c) \cdot t_2$$



รูปที่ 3.25 Dual Slope A/D Converter

ในกรณีที่ความชันของแรมจะมีค่าคงที่ตั้งแต่ t_2 จะเปลี่ยนแปลงเราจะเห็นว่าเอาท์พุทของอินทรีเกรทเตอร์ จะเริ่มที่ 0 โวลต์ ลงมาเป็น $-V_c$ และต่อมาเพิ่มเป็น 0 โวลต์ ซึ่งสามารถเขียนเป็นสมการของ V_x ได้คือ

$$(V_x/R_c) \cdot t_1 = (V_r/R_c) \cdot t_2 \cdot$$

$$V_x = V_r \cdot (t_2/t_1)$$

เมื่อ V_r เป็นแรงดันอ้างอิงที่ทราบค่า T_1 เป็นเวลาที่ถูุกกำหนดไว้แล้วเมื่อเป็นเช่นนี้อินพุทโวลต์เตจ V_x จะเป็นสัดส่วนโดยตรงกับ t_2 อย่างไรก็ตาม t_2 นี้เป็นค่า Content ของ Decade Counter ที่จุดสิ้นสุดของไซเคิลของการแปลงสัญญาณ ข้อดีที่จุดนี้คือเทอม RC สามารถละทิ้งไปได้หรือกล่าวอีกอย่างหนึ่ง คือเทคนิคแบบนี้เป็นอิสระจากค่าของ RC และเป็นอิสระจากการเปลี่ยนแปลงค่าของ RC โดยอนุหภูมิ



บทที่ 4 ความดัน และตัวตรวจวัดความดัน

ความดันเป็นค่าตัวแปรที่สำคัญมากในงานอินสตรูเมนต์ ตัวแปรต่างๆสามารถวัดในรูปความดันได้เกือบทั้งหมด ความดันคือแรงที่กระทำลงอย่างสม่ำเสมอในแนวตั้งฉากบนพื้นที่ที่กำหนด ถ้ากำหนดให้ F คือ แรงที่กระทำ A คือ พื้นที่ที่ถูกกระทำ P คือ ความดัน จะได้

$$P=F/A$$

หน่วยมาตรฐานสากลของความดัน (S.I. Units)

แรงที่กระทำมีหน่วยเป็นนิวตัน ($1\text{ N} = 1\text{ Kg m/s}^2$) กระทำลงบนพื้นที่ 1 ตารางเมตร จะได้ความดัน เท่ากับ 1 ปาสคาล (Passcal) เขียนย่อ Pa

$$1\text{ Pa} = 1\text{ N/m}^2$$

ปาสคาลเป็นหน่วยที่เล็กสามารถแปลงเป็นหน่วยใหญ่ได้ คือ บาร์ (Bar)

$$1\text{ Bar} = 100,000\text{ Pa}$$

ค่าความดัน 1 บาร์ มีค่าใกล้เคียงกับค่าความดัน 1 บรรยากาศ และ 1 Kg/cm^2 มาก หน่วยความดันนี้เป็นหน่วยมาตรฐานสากลที่ใช้กันทั่วไป

ค่าเปรียบเทียบหน่วยความดัน

ค่าความดันบรรยากาศโดยประมาณ (Technical atmosphere)

$$1\text{ Kg/cm}^2 = 0.981\text{ Bar}$$

ค่าความดันบรรยากาศทางฟิสิกส์ (Physical atmosphere)

$$1\text{ Atm} = 1.01325\text{ Bar}$$

หน่วยอังกฤษมีหน่วยเป็น ปอนด์ต่อตารางนิ้ว (Pound per Squire Inch) ,PSI

$$1\text{ PSI} = 0.068947\text{ Bar}$$

ในระดับความสูงของน้ำ และปรอท ค่าความดันจะต่างกัน คือ

$$1\text{ เมตรน้ำ (mH}_2\text{O)} = 0.09806\text{ บาร์}$$

$$1\text{ นิ้วน้ำ (inH}_2\text{O)} = 0.00254\text{ บาร์}$$

$$1\text{ นิ้วปรอท(inHg)} = 0.03453\text{ บาร์}$$

โดยกำหนดให้ 1 บรรยากาศ =760 มิลลิเมตรปรอท (mmHg) ที่อุณหภูมิ $0\text{ }^{\circ}\text{C}$ และมีความเร่งอันเกิดจากแรงโน้มถ่วง = 0.980665 m/s^2

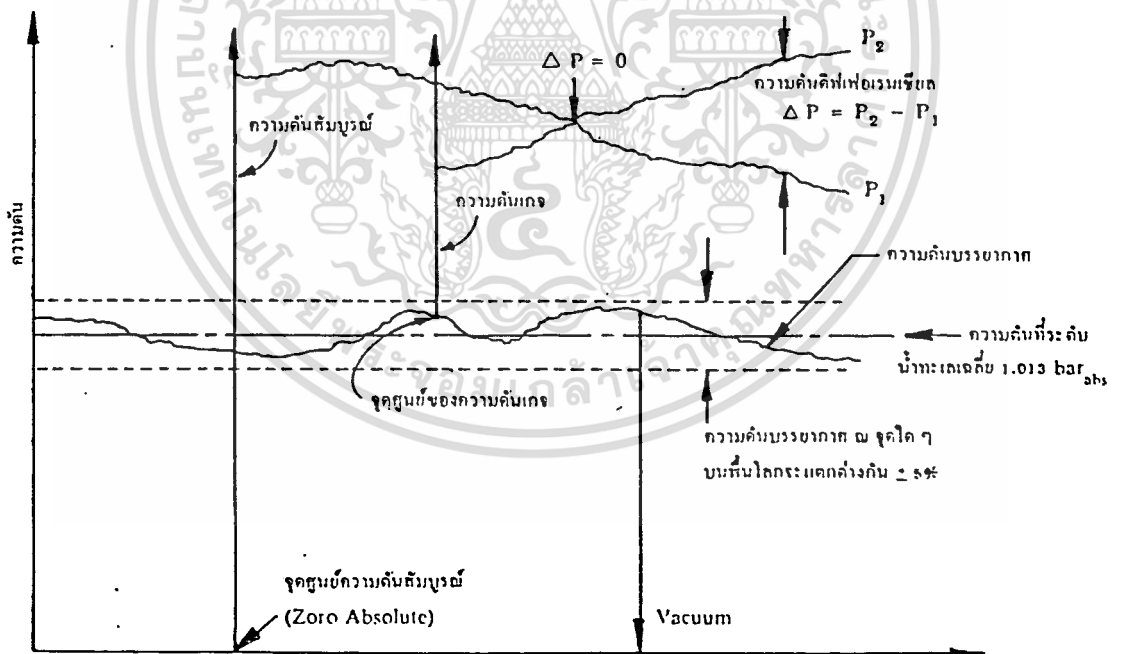
1 mmHg = ความดันอันเกิดจากความสูงของปรอท 0°C ที่ปรอทมีความหนาแน่น = 13.5951 กรัม ต่อ ลูกบาศก์ เซ็นติเมตร (gm/cm^3) และมีค่าความเร่งอันเกิดจากแรงโน้มถ่วง 9.80655 m/s^2

1 mH₂O = ความดันอันเกิดจากความสูงของน้ำ 1 เมตร มีความหนาแน่นคงที่ 1 gm/cm^3 และมีค่าความเร่งอันเกิดจากแรงโน้มถ่วง 9.80655 m/s^2

รูปแบบของความดัน (Type of Pressure)

รูปแบบของความดันแตกต่างกันไปตามจุดอ้างอิงที่มีค่าเป็นศูนย์ ในทางปฏิบัติจะมี 4 รูปแบบ คือ.

- ความดันสัมบูรณ์ (Absolute pressure)
- ความดันเกจ (Gauge pressure)
- ความดันดิฟเฟอเรนเชียล (Differential pressure)
- ความดันต่ำกว่าบรรยากาศ (Vacuum pressure)



รูปที่ 4.1 แสดงการเปรียบเทียบความดันทั้ง 4 รูปแบบ

รูปที่ 4.1 แสดงการเปรียบเทียบความดันทั้ง 4 รูปแบบ

ความดันสัมบูรณ์

ค่าความดันสัมบูรณ์ มีจุดศูนย์อยู่ที่จุดสูญญากาศ (Absolute Vacuum) ค่าที่กำหนดเป็นความดันสัมบูรณ์ จะมีตัวย่อต่อท้ายเป็น "abs" หรือ "a" ค่าความดันนี้เป็นค่าที่ใช้สำหรับการคำนวณทางเทอร์โมไดนามิก

ความดันเกจ

ค่าความดันเกจ จะอ้างค่าศูนย์ (Zero reference) ที่ความดันบรรยากาศโดยค่าที่บอกจะเป็นค่าที่สูงกว่าความดันบรรยากาศขึ้นไป ซึ่งค่าความดันบรรยากาศนี้จะถือที่ระดับน้ำทะเลเฉลี่ย (mean sea level) มีค่าเท่ากับ 1.01325 Bar abs ถ้าวัด ณ จุดใดๆ บนพื้นโลกจะมีค่าแตกต่างกันประมาณ 5% ในทางปฏิบัติจะถือโดยประมาณว่าเท่ากัน งานส่วนใหญ่ในอุตสาหกรรมจะบอกเป็นความดันเกจแทบทั้งสิ้น ค่าที่กำหนดเป็นความดันเกจนี้ จะมีตัวย่อต่อท้ายเป็น "g" หรือ "G"

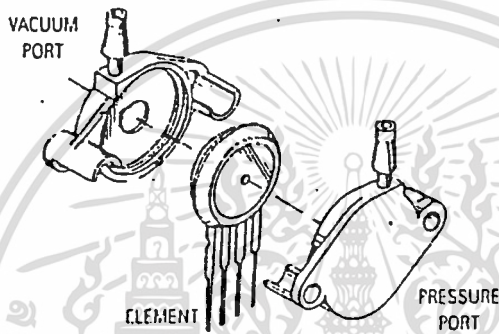
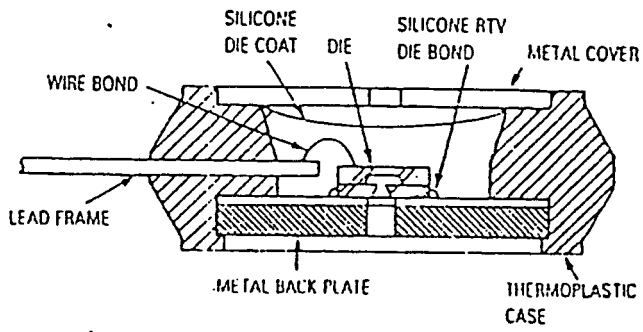
ถ้าเปรียบเทียบค่าความดันสัมบูรณ์ กับความดันเกจแล้วความดันสัมบูรณ์จะมีค่ามากกว่า 1.01325 บาร์ หรือ 14.696 PSI

$$P_{abs} = P_g + \text{Atmospher}$$

ตัวตรวจวัดความดัน (Pressure sensor)

ตัวตรวจวัดความดัน มีโครงสร้างภายในเป็นโพรงสำหรับเป็นทางเดินของความดันอากาศ มีไดอะแฟรม ฝังภายในมีอากาศบรรจุอยู่ เมื่อมีความดันผ่านเข้ามาความดันจะดันไดอะแฟรม อากาศภายในไดอะแฟรมจะส่งผลความดันมายังสแตนเกจ (Staingauge) อีกต่อหนึ่ง ค่าความดันในกรณีนี้จะหาได้จากความดันที่เข้ามาในตัวตรวจวัดความดัน ลบความดันภายในตัวตรวจวัดความดัน ซึ่งถ้าให้ภายในตัวตรวจวัดความดันเป็นสูญญากาศ เราก็จะได้ตัวตรวจวัดความดันแบบความดันสัมบูรณ์ ถ้าให้ภายในเป็นบรรยากาศก็จะได้ตัวตรวจวัดความดันแบบเกจ และถ้าใช้ความแตกต่างโดยใช้ทางเข้าตัวตรวจวัดความดันทั้ง 2 ทาง เราก็จะได้ความดันดิฟเฟอเรนเชียล

ภายในตัวตรวจวัดความดัน จะประกอบด้วยค่าความต้านทานต่อวงจรกันแบบบริดจ์โดยการใช้งานต้องมีแหล่งจ่ายไฟ เพื่อที่จะให้เกิดค่าแรงดันเปลี่ยนแปลง เมื่อค่าความดันต่างกัน ค่าความดันนั้นจะมีผลทำให้สแตนเกจเกิดความต้านทานเปลี่ยนแปลงค่า นอกจากนี้ยังมีดัมมี่เกจ (Dummy gauge) ติดอยู่ใกล้กับสแตนเกจ เพื่อชดเชยการเปลี่ยนแปลงของอุณหภูมิ ซึ่งอาจมีผลต่อสแตนเกจได้



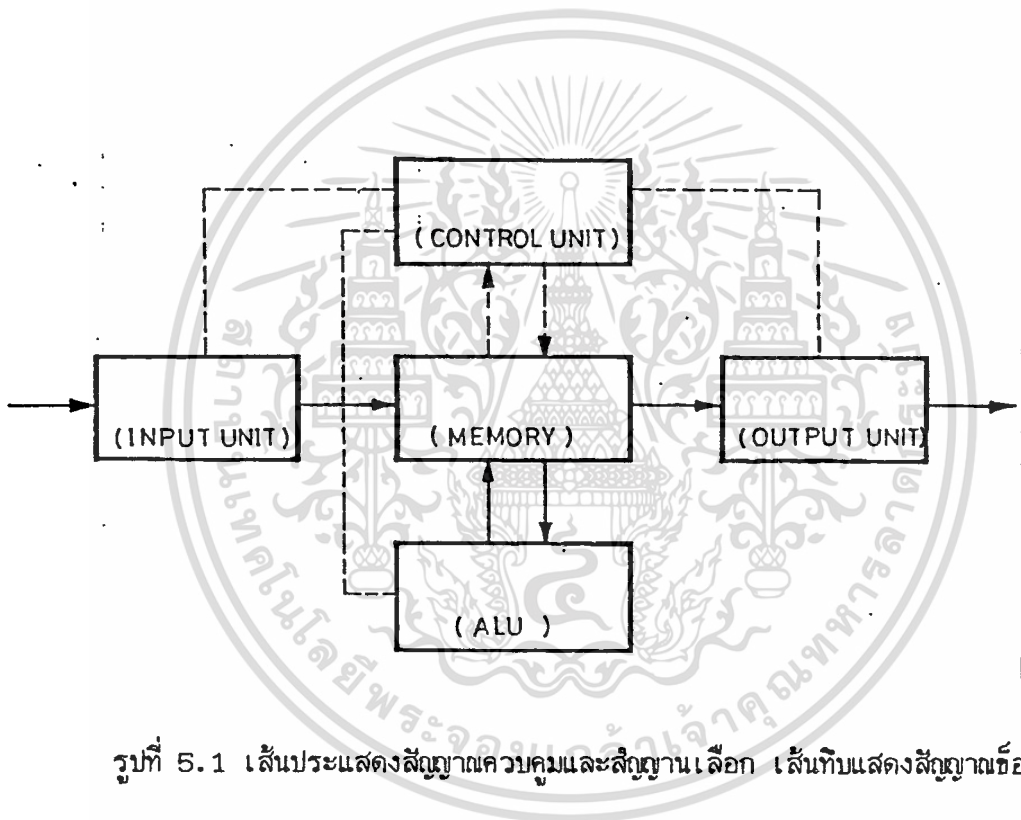
รูปที่ 4.2 แสดง โครงสร้าง และรูปร่างของตัวตรวจวัดความดัน

บทที่ 5 ไมโครโปรเซสเซอร์

5.1 โครงสร้างของระบบไมโครโปรเซสเซอร์

โครงสร้างของระบบไมโครโปรเซสเซอร์ มีโครงสร้างพื้นฐานประกอบด้วย

1. หน่วยควบคุม (Control Unit)
2. หน่วยความจำ (Memory Unit)
3. หน่วยคำนวณ (Arithmetic Unit)
4. หน่วยรับส่งสัญญาณ (I/O Unit)



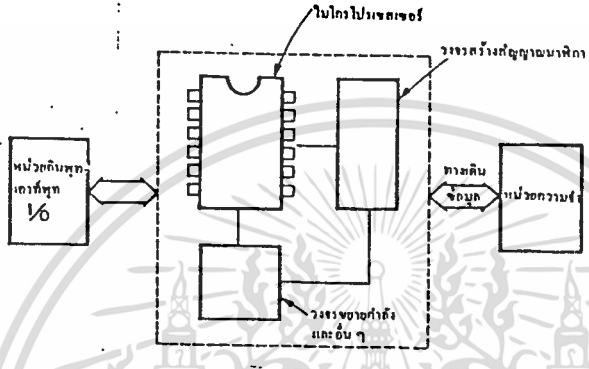
รูปที่ 5.1 เส้นประแสดงสัญญาณควบคุมและสัญญาณเลือก เส้นทึบแสดงสัญญาณข้อมูล

ในระบบไมโครโปรเซสเซอร์ส่วนใหญ่จะรวมหน่วยคำนวณอยู่ในหน่วยควบคุมในตัวเองด้วยกัน โดยเรียกว่า หน่วยประเมินผลกลาง (Central Processing Unit) หรือ ซีพียู (CPU) และยังมี ส่วนอื่นๆที่เกี่ยวข้องกับการควบคุมเพื่อช่วยการทำงานของ ซีพียู คือ สัญญาณนาฬิกา วงจรขยายกำลัง ดังรูปที่ 5.2

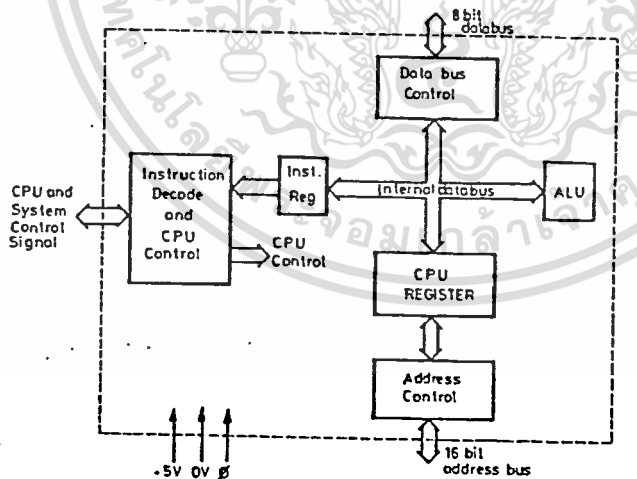
5.2 หน่วยควบคุม

หัวใจหลักในการควบคุมคือ ซีพียู ซึ่งทำหน้าที่ในการติดต่อควบคุม ซึ่งซีพียู ที่จะกล่าวในที่นี้

คือ ซีพียู Z 80 ซึ่งมีโครงสร้างภายในที่พัฒนามาจาก ซีพียู 8088 ดังนั้นในด้านโครงสร้างพื้นฐานจึงมีโครงสร้างเหมือนกับ ซีพียู 8088 แต่เนื่องจาก ซีพียู Z 80มีการพัฒนามากขึ้นทางซอฟต์แวร์และฮาร์ดแวร์ จึงมีรายละเอียดแตกต่างเพิ่มเติมอีกหลายประการด้วยกัน บล็อกไดอะแกรมรูปที่ 5.3 แสดงให้เห็น โครงสร้างของ ซีพียู Z 80 โดยโครงสร้างนี้บรรจุลงใน แอลเอสไอ ขนาด 40 ขา โครงสร้างภายในของซีพียู Z 80 ประกอบด้วยรีจิสเตอร์ภายในที่สามารถเขียนและอ่านได้ 208 บิต โดยแยกเป็นกลุ่มของรีจิสเตอร์ 8 บิต 18 รีจิสเตอร์ และขนาด 16 บิต 4 รีจิสเตอร์ ดังแสดงรูปที่ 5.4



รูปที่ 5.2 แสดง โครงสร้างภายในหน่วยประเมินผลกลาง

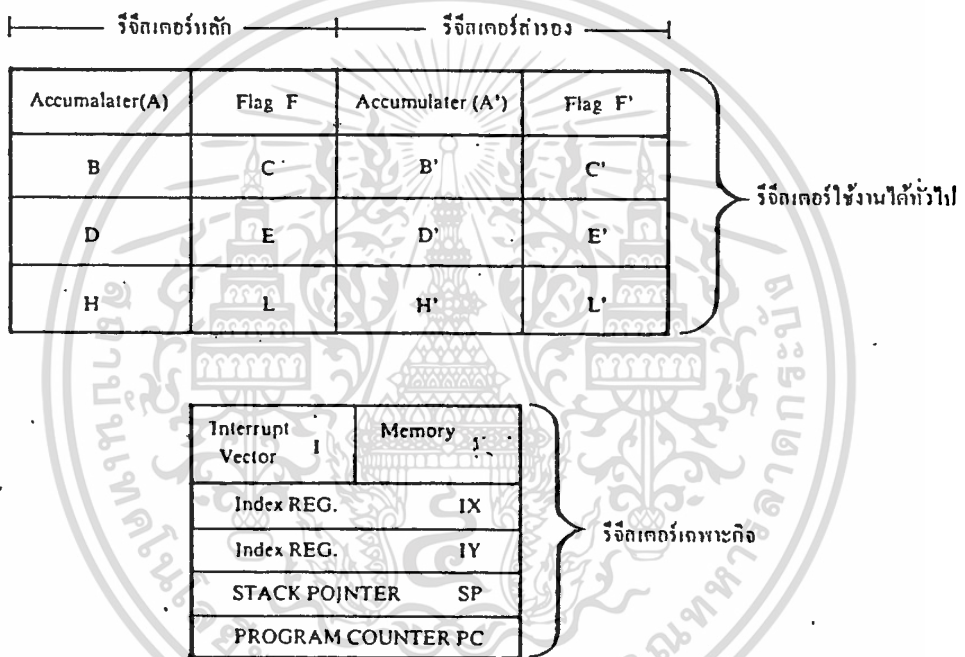


รูปที่ 5.3 บล็อกไดอะแกรมของ ซีพียู Z80

รีจิสเตอร์แบ่งออกเป็น 3 กลุ่ม คือ รีจิสเตอร์ใช้งานทั่วไป หรือรีจิสเตอร์หลัก มีรีจิสเตอร์

A, F, B, C, D, E, H, L เป็นรีจิสเตอร์ขนาด 8 บิต โดยสามารถประกอบรวมกันเป็นคู่ได้ คือ AF, BC, DE, HL โดยใช้เป็นรีจิสเตอร์ขนาด 16 บิต โดยที่รีจิสเตอร์ A คือ แอคคิวมูลเตอร์ (Accumalater) และ F คือ แฟล็ก (flag) ซึ่งใน ซีพียู Z 80 มีแฟล็ก 6 แฟล็ก

กลุ่มที่สองคือรีจิสเตอร์สำรองเป็นกลุ่มรีจิสเตอร์ที่สามารถเก็บข้อมูลได้ โดยเป็นตัวเก็บข้อมูลทีมาจากรีจิสเตอร์หลัก รีจิสเตอร์นี้มี 8 ตัว คือ A', F', B', C', D', E', H', L' รีจิสเตอร์กลุ่มนี้เป็นตัวเก็บข้อมูลชั่วคราวในขณะที่รีจิสเตอร์หลักทำงานอย่างอื่นก่อน ดังนั้นรีจิสเตอร์นี้จึงไม่สามารถกระทำทางคณิตศาสตร์ และลอจิกได้



รูปที่ 5.4 แสดงรีจิสเตอร์ต่างๆ ใน ซีพียู Z 80

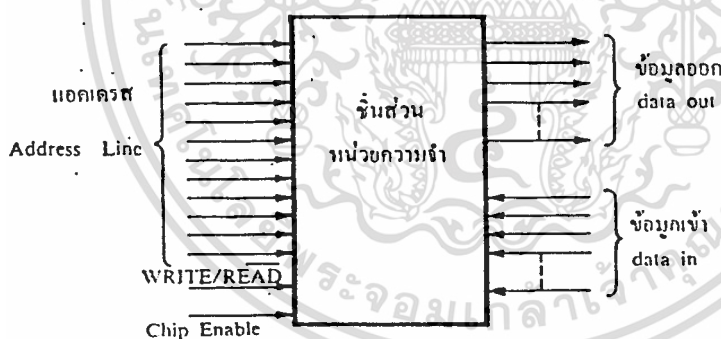
กลุ่มที่สามคือกลุ่มรีจิสเตอร์ที่ใช้งานเฉพาะอย่าง ได้แก่ โปรแกรมเคาน์เตอร์ (PC: Program Counter) โปรแกรมเคาเตอร์เป็นรีจิสเตอร์ขนาด 16 บิตเป็นตัวกำหนดตำแหน่งของโปรแกรมในขณะที่สภาวะการกระทำเพรช, สแตกพอยน์เตอร์ (SP: Stack Pointer) เป็นรีจิสเตอร์ที่มีขนาด 16 บิต ใช้สำหรับชี้ไปยังแอสแตรสชั้นบนสุดที่อยู่ในหน่วยความจำ แรม (RAM) โดยส่วนของสแตกมีลักษณะ โครงสร้างที่เป็นแบบเก็บที่หลัง เรียกออกก่อน สแตกนี้ใช้ในการช่วยกระทำอินเตอร์รัพท์ และการเรียกโปรแกรมย่อย , อินเดกรีจิสเตอร์ (IX, IY: -Index Register) เป็นรีจิสเตอร์ขนาด

16 บิต 2 ตัว แต่ละตัวใช้ประโยชน์หลักในการทำหน้าที่เป็นตัวเก็บแอสแตรัสฐาน (Base Address) เพื่อทำหน้าที่อ้างแอสแตรัสแบบอินเดคแอสแตรัสซึ่ง (Index Addressing) ,อินเตอร์รัพท์เพจแอสแตรัส รีจิสเตอร์ (I: Interrupt page Address Register) การอินเตอร์รัพท์ของ ซีพียู Z 80 มีหลายโหมด และโหมดหนึ่งที่ทำให้การอินเตอร์รัพท์ของ ซีพียู Z 80 มีประสิทธิภาพสูง กล่าวคือ เมื่อมีการอินเตอร์รัพท์ในโหมดนี้ขึ้น มันสามารถอ้างแอสแตรัสโดยทางอ้อมไปกระทำโปรแกรมในที่ได้ก็ได้ในหน่วยความจำ , รีจิสเตอร์รีเฟรชหน่วยความจำ (R: Memory Refresh Register) ใช้สำหรับหน่วยความจำไดนามิก ข้อดีคือ สามารถให้การรีเฟรชหน่วยความจำได้อย่างอัตโนมัติ โดยค่าใน R รีจิสเตอร์จะเพิ่มค่าขึ้นอีก 1 ทุกครั้งที่ทำการเฟรชคำสั่ง

5.3 หน่วยความจำ (Memory)

เราพอแบ่งหน่วยความจำออกได้เป็น 2 ประเภท คือ

5.3.1 ระบบความจำแบบแรมด้อม หรือ แรม (RAM : Random Access Memory) ตำแหน่งที่เก็บข้อมูลแต่ละค่าเราสามารถอ้างอิงได้โดยตรงทุกตำแหน่ง ทำให้เวลาในการเข้าถึงข้อมูลนั้นเท่ากันเสมอ และแต่ละตำแหน่งจะมีแอสแตรัสซึ่งเป็นตัวเลข ไบนารีกำกับอยู่



รูปที่ 5.5 แสดงสัญญาณที่ติดต่อกับแรม

ตามรูปจะประกอบด้วยตัวชีฟ และขาต่อสัญญาณภายนอกคือ

1. ข้อมูลออก (Data Out) เป็นข้อมูลออกจากตัวชีฟ เมื่อทำการอ่าน (Read Operation)
2. ข้อมูลเข้า (Data In) เป็นข้อมูลที่ถูกลำไปเก็บไว้ในชีฟเมื่อทำการเขียน (Write Operation)

3. สายแอสเตรส (Address Line) เป็นสัญญาณเลือกตำแหน่งที่ทำการเขียน อ่าน

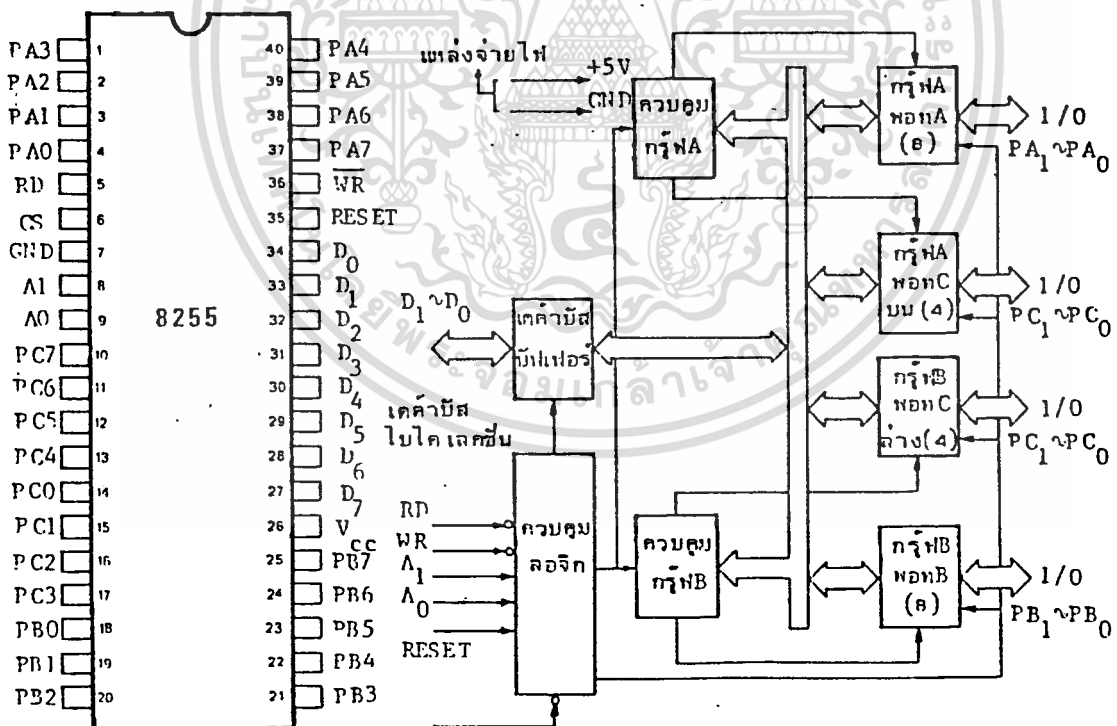
4. เขียน/อ่าน (Write/Read) คือสัญญาณควบคุมแสดงขบวนการที่จะติดต่อ เขียน หรือ

รับข้อมูล

5. ชิพอีนาเบล (Chip Enable) เป็นสัญญาณบังคับให้หน่วยความจำทำงานหรือไม่

5.3.2 ระบบความจำรอม (ROM : Read Only Memory) เป็นตัวเก็บข้อมูลแบบอ่านค่าเพียงอย่างเดียวเท่านั้น ไม่สามารถเขียนโปรแกรมด้วยวิธีธรรมดาได้ ในการโปรแกรมรอมเราสามารถทำได้หลายวิธีคือ โปรแกรมจากโรงงาน โปรแกรมเองตอนจะใช้งาน และ โปรแกรมเองโดยสามารถลบได้

5.4 หน่วยอินพุท เอาท์พุท

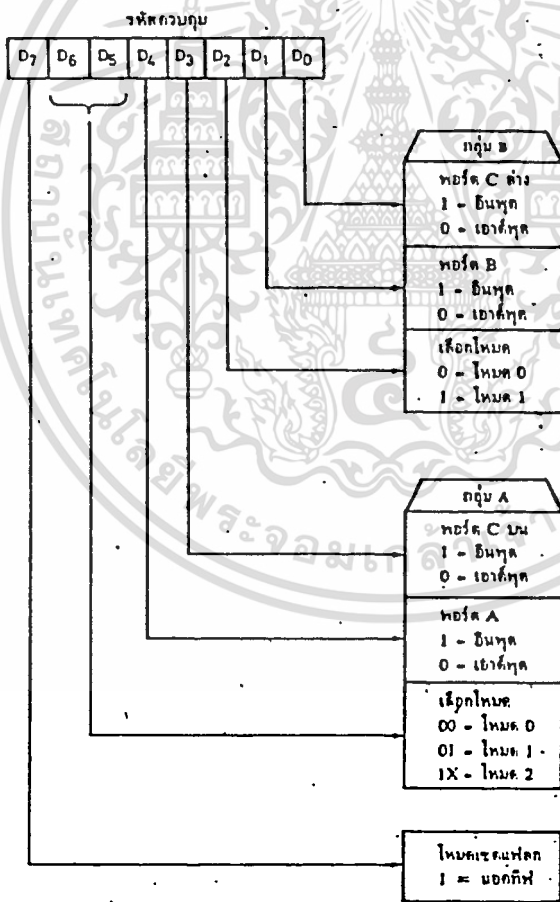


รูปที่ 5.6 แสดงตำแหน่งขา และโครงสร้างภายใน ไอซี 8255

หน่วยอินพุตเอาต์พุตเราใช้ IC 8255 ซึ่งประกอบด้วยอินพุตเอาต์พุตจำนวน 24 บิต แบ่งออกเป็น 3 ส่วนๆละ 8 บิต ได้แก่ พอร์ต A, B และพอร์ต C ที่คอนโทรลเวอร์ดรีจิสเตอร์ (CWR) สามารถให้ข้อมูลต่างๆเขียนเข้าไปเพื่อทำการกำหนดโหมดได้ 3 โหมด ได้แก่ โหมด 0, 1 และโหมด 2 ซึ่งโหมดต่างๆเหล่านี้สามารถสรุปได้ดังนี้

โหมด 0 ประกอบไปด้วยพอร์ต 8 บิต 2 ชุด พอร์ต 4 บิต 2 ชุด ไม่ว่าจะพอร์ตไหนสามารถใช้งานได้เป็นทั้งอินพุตและเอาต์พุต เอาต์พุตพอร์ตใช้ในการแล็ทซ์อินพุตพอร์ต

โหมด 1 แบ่งออกเป็นกลุ่ม A และ B แต่ละกลุ่มแบ่งออกเป็น ดาต้าพอร์ต 8 บิต และพอร์ตควบคุมขนาด 4 บิต ดาต้าพอร์ตใช้เป็นที่อินพุตและเอาต์พุตและเป็นพอร์ตที่มีการแล็ทซ์ พอร์ตควบคุมใช้ควบคุมและกำหนดสถานะของดาต้าพอร์ต

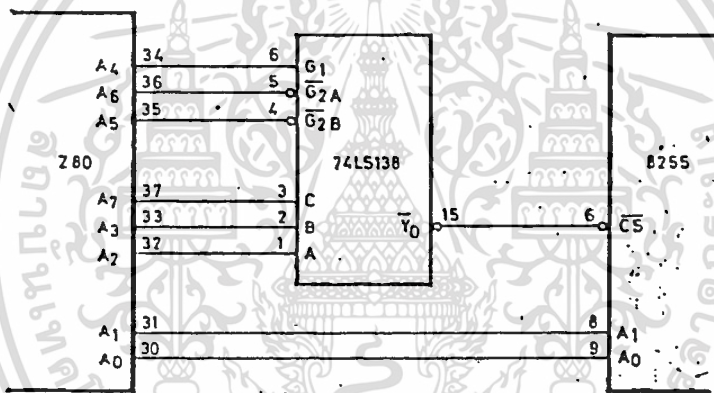


รูปที่ 5.7 ความหมายบิตต่างๆ ของรหัสควบคุม

โหมด 2 ใช้สำหรับกลุ่ม A เท่านั้นใช้ในการทำงานของไบโตรีคชั่นแอลพอร์ท A ของ 8 บิต และให้การควบคุมที่พอร์ท C อินพุทและเอาต์พุทมีการแล็ทซ์ พอร์ท C ใช้ควบคุมตาต้าพอร์ทและสถานะ จากโหมดทั้งหมดที่กล่าวมาแล้วนี้ ก่อนจะใช้งาน 8255 จำเป็นจะต้องเขียนข้อมูลไปไว้ที่ CWR ก่อน ข้อมูลที่เขียนเข้าไปนี้เรียกว่า คอนโทรลเวอร์ต

การเชื่อมต่อ 8255 กับ Z-80

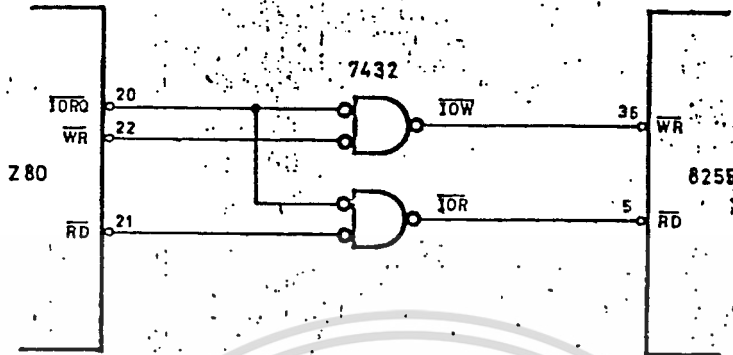
หากพิจารณาจากขาต่างๆของ 8255 จะเห็นว่าส่วนขาควบคุมที่จะเชื่อมโยงเข้ากับบัสของไมโครโปรเซสเซอร์นั้น สามารถเชื่อมโยงกับบัสได้โดยไม่ต้องยาก ในที่นี้จะลองต่อ 8255 เป็นพอร์ทให้กับ Z-80 เป็นพอร์ทหมายเลข 10H , 11H , 12H และ 13H เราจะเชื่อมต่อสายสัญญาณการเลือกแอดเดรสของพอร์ทได้ดังรูปที่ 5.8



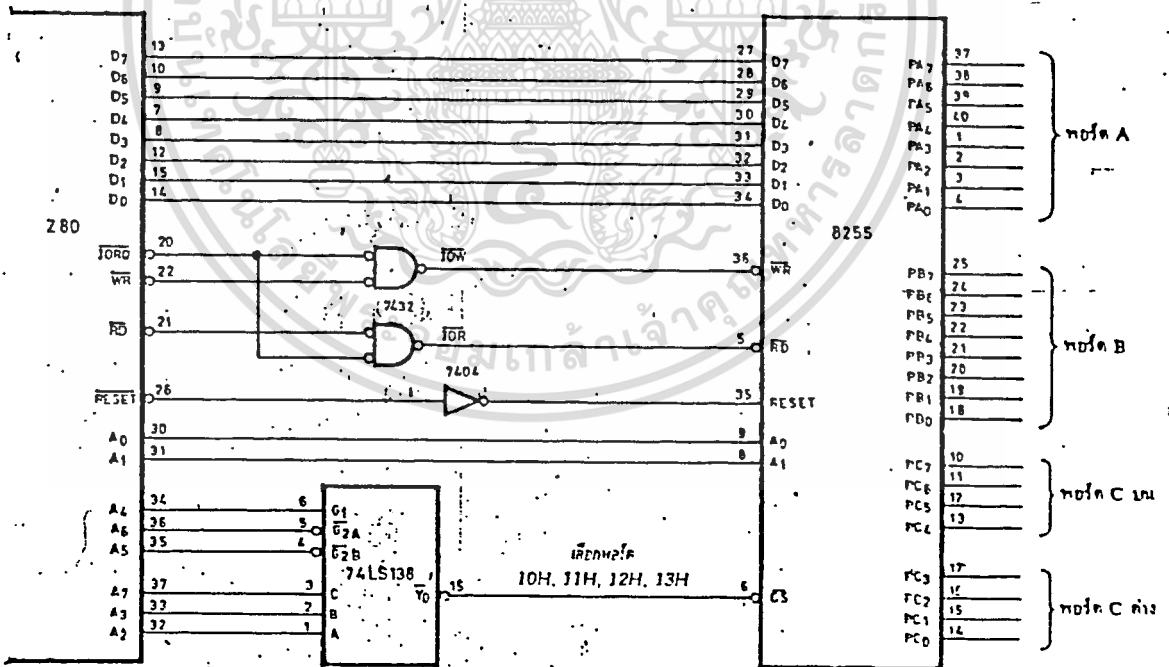
รูป 5.8 การกำหนดแอดเดรสให้กับ 8255

สังเกตว่าขณะที่ CS แอดดีฟนั้น ขา A7 , A6 , A5 , A4 , A3 , A2 จะมีค่าข้อมูลเป็น 000100 เมื่อรวมกับ A1 A0 เป็น 00 จะได้พอร์ทเป็น 10H และถ้า A1 A0 เป็น 11 พอร์ทจะเป็น 13H การกำหนดข้อมูลบนแอดเดรสบัส: 8 เส้น คือ A0-A7 เท่านั้น สัญญาณที่ควบคุมอีกชุดหนึ่งคือสัญญาณ WR และ RD ซึ่งทั้ง 2 สัญญาณจะแอดดีฟเมื่อสัญญาณเป็น 0 ดังนั้นสัญญาณทั้งสองจึงต้องไม่ทำงานพร้อมกัน โดยแยกการเขียนและการอ่านโดยใช้ขา IORQ ร่วมด้วยโดยการต่อเป็นวงจรดังรูปที่ 5.9

ในการเชื่อมต่อเป็นระบบ เราต้องเชื่อมต่อสายสัญญาณ RESET ของ Z-80 มายังขา RESET ของ 8255 โดยการผ่านอินเวอร์เตอร์ ดังรูป 5.10



รูป 5.9 วงจรการเชื่อมต่อสายสัญญาณควบคุมการเขียน-อ่าน 8255



รูป 5.10 การเชื่อมต่อ Z-80 กับ 8255 ทั้งระบบ

บทที่ 6 ภาคอินพุท และ ภาคเอาท์พุท

ส่วนรับสัญญาณประกอบด้วย สัญญาณแรงดันไฟฟ้ากระแสตรง กระแสไฟฟ้า ความดัน ซึ่งสัญญาณต่างๆจะเป็นสัญญาณมาตรฐานของงานทางด้านวัดคุม คือแรงดันไฟฟ้ากระแสตรงเท่ากับ 1-5 โวลต์ กระแสไฟฟ้า 4-20 มิลลิแอมป์ ความดัน 3-15 PSI โดยสัญญาณอินพุททั้งสามนั้นจะเข้าสู่ระบบควบคุมโดยอาศัยการเปลี่ยนสัญญาณต่างๆเป็นสัญญาณดิจิทัล 00-FFH เข้าสู่ตัวรับของ Z-80 โดยมีการเลือกสัญญาณอินพุทแต่ละอินพุทตามต้องการ การทำงานของแต่ละอินพุทจะได้อธิบายต่อไป

6.1 สัญญาณแรงดันไฟฟ้ากระแสตรง

สัญญาณแรงดันไฟฟ้าที่ใช้ใน เป็นสัญญาณมาตรฐาน 1-5 โวลต์ โดยสัญญาณแรงดันไฟฟ้าที่ได้จะเป็นสัญญาณแอนะล็อก และจะผ่านการปรับแรงดันให้เป็น 0-5 โวลต์ เพื่อที่จะนำไปใช้ในการเปลี่ยนสัญญาณแอนะล็อกให้เป็นสัญญาณดิจิทัล



รูป 6.1 บล็อก ไดโอดแกรม ของวงจรปรับแรงดัน

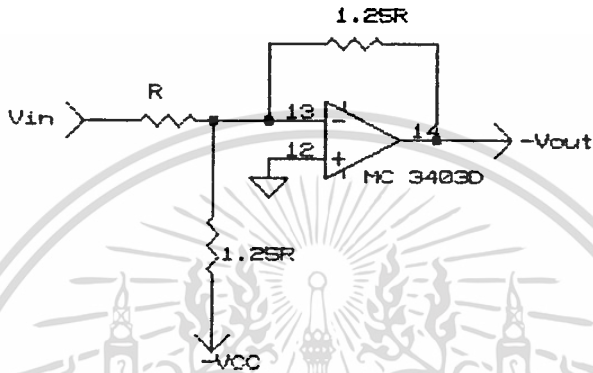
จากบล็อก ไดโอดแกรมของวงจรปรับแรงดัน ประกอบด้วยออปแอมป์ในการปรับแรงดัน โดยการคำนวณเราจะได้

$$\begin{aligned} \text{จากสมการเส้นตรง} \quad Y &= MX + B \\ \text{แทนค่าสมการแรงดันในบล็อก ไดโอดแกรมจะได้} \quad V_{out} &= V_{in} * M + B \\ \text{สภาวะแรงดันในเอาท์พุทต่ำสุด (} V_{out \text{ Min }} \text{) : } 0 &= 1M + B \\ \text{สภาวะแรงดันเอาท์พุทสูงสุด (} V_{out \text{ Max }} \text{) : } 5 &= 5M + B \\ \text{แทนค่าจะได้} \quad M &= 1.25 \\ B &= -1.25 \end{aligned}$$

เมื่อ M คืออัตราขยายของวงจร

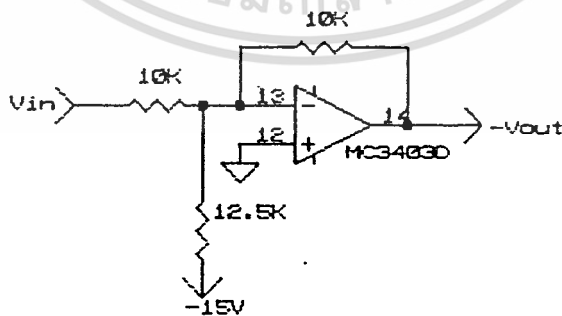
B คือค่าออฟเซ็ทของวงจร

$$\text{สมการปรับแรงดันคือ } V_{out} = 1.25 M - 1.25$$



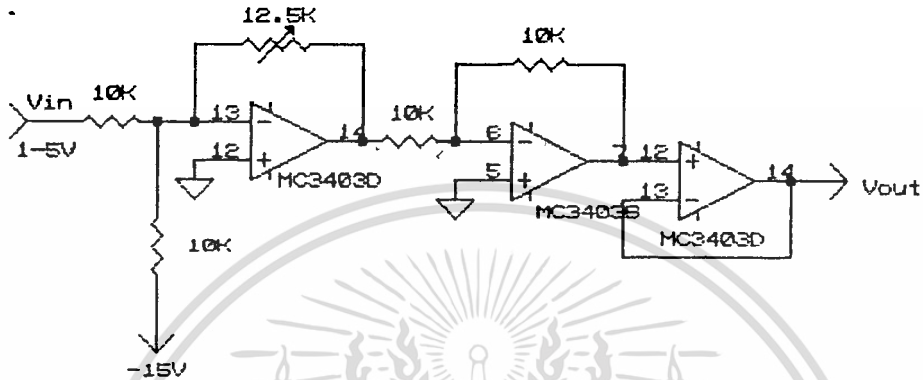
รูป 6.2 แสดงวงจรอินเวอร์ตที่ได้ค่าจากการคำนวณ

และถ้าเราให้ค่าความต้านทานเท่ากับ 10 K วงจรแปลงสัญญาณจะได้ดังรูปที่ 6.3



รูป 6.3 แสดงวงจรปรับแรงดัน

จากวงจรรูป 6.3 จะเห็นว่าค่า V_{out} ที่ได้นั้นจะมีค่าตรงข้ามกับ V_{in} เนื่องจากออปแอมป์ต่อแบบ อินเวอร์ตติ้ง อีกทีหนึ่ง เพื่อให้ที่จะให้ได้ค่า V_{out} มีทิศทางเดียวกับ V_{in} และเพื่อป้องกันการติงกระแสเป็นการรบกวนวงจรภายนอก ดังนั้นจึงต่อบัฟเฟอร์ เพิ่มขึ้นด้วย ดังรูป 6.4



รูป 6.4 แสดงวงจรการเปลี่ยนระดับสัญญาณแรงดัน

การทำงานของวงจรรูปที่ 6.4 เมื่อมีสัญญาณแรงดันอินพุตเข้ามายังขา 13 ของ MC 3403 ซึ่งต่อวงจรแบบ อินเวอร์ตติ้ง ออปแอมป์จะขยายสัญญาณให้ค่าแรงดันออกมามีค่า

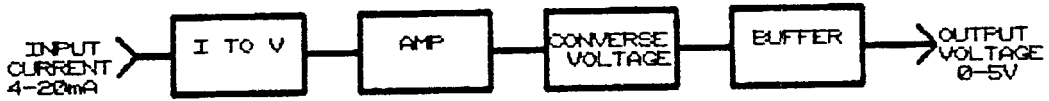
$$V_{out} = -1.25 V_{in}$$

$$= -1.25 \text{ Volts}$$

แรงดันเอาต์พุตที่ได้นี้จะมีเครื่องหมายกลับกับค่าแรงดันอินพุต เมื่อเอาต์พุตโวลต์ที่ออกจากออปแอมป์ตัวที่ 1 ผ่านออปแอมป์ตัวที่ 2 ซึ่งต่อแบบอินเวอร์ตติ้งมีอัตราขยายเท่ากับ 1 ดังนั้นเอาต์พุตที่ได้จากออปแอมป์ตัวที่ 2 จะมีค่าเป็นบวก สำหรับออปแอมป์ตัวที่ 3 ต่อเป็นบัฟเฟอร์เพื่อให้วงจรมีอินพุตอิมพีแดนซ์สูงขึ้น เป็นการป้องกันการโหลดของสัญญาณ

6.2 กระแสอินพุต

กระแสอินพุตที่ใช้ในวงจรนั้นเป็นกระแสอินพุตมาตรฐาน 4-20 mA โดยเราจะเปลี่ยนค่ากระแสให้เป็นแรงดัน 0-5 V เพื่อที่จะสามารถนำไปเปลี่ยนเป็นสัญญาณดิจิตอลอีกครั้งหนึ่ง



รูป 6.5 บล็อกไดอะแกรม ของวงจรเปลี่ยนกระแสเป็นแรงดัน

หลักการเปลี่ยนค่ากระแสไฟฟ้าเป็นแรงดันไฟฟ้า อาศัยค่าการตกคร่อมตัวต้านทาน ตามกฎของโอห์ม โดยที่ค่าความต้านทานจะต้องเป็นค่าที่ผิดพลาดน้อยที่สุด จากบล็อกไดอะแกรม เราสามารถหาค่าแรงดันได้ 1-5V ในขณะที่กระแสเท่ากับ 4-20 mA จะได้

$$R = U/I$$

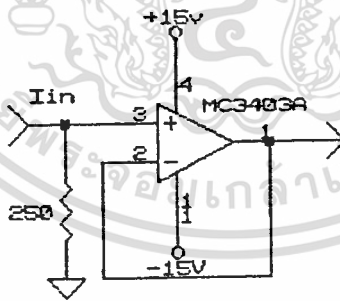
$$= 5 \text{ V} / 20 \text{ mA}$$

หรือ

$$= 1 \text{ V} / 4 \text{ mA}$$

$$= 250 \text{ OHM}$$

ดังนั้นเราจะได้วงจรตามรูปที่ 6.6



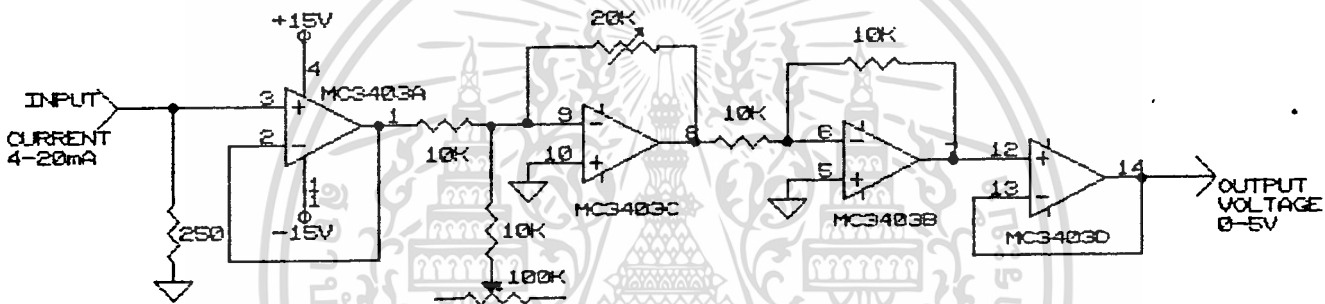
รูป 6.6 วงจรเปลี่ยนกระแสเป็นแรงดัน

จากวงจรรูป 6.6 จะเห็นว่าค่าเอาต์พุตโวลต์เตจนั้นมีค่าเท่ากับ - 1 ถึง -5 โวลต์ แต่ค่าที่เราต้องการคือ 0-5 โวลต์ ดังนั้นเราจึงต้องหาค่าอัตราขยายและค่าออฟเซ็ท ซึ่งค่าที่ได้จะมาจากค่าการคำนวณ เช่นเดียวกับการหาค่าในวงจรอินพุตโวลต์เตจที่ได้กล่าวมาแล้ว เราจะได้วงจรดังรูป

การทำงานของวงจร จะเห็นว่าออปแอมป์ตัวที่ 1 นั้นจะทำหน้าที่เปลี่ยนค่ากระแสไฟฟ้าจาก 4-20mA เป็นค่าแรงดันไฟฟ้า 1-5V โดยการอาศัยกระแสไฟฟ้าตกคร่อมความต้านทาน 250 โอห์ม เอาที่พู่ของออปแอมป์ตัวแรกจะป้อนเข้าอินพุทของออปแอมป์ตัวที่สอง หน้าที่ของออปแอมป์ตัวที่สองคือ เปลี่ยนแรงดันไฟฟ้าจาก 1-5V เป็นแรงดันไฟฟ้า 0-5V โดยอาศัยสมการ

$$\begin{aligned} -V_{out} &= 1.25 V_{in} \\ &= -1.25 \text{ Volts} \end{aligned}$$

นอกจากนี้แล้วออปแอมป์ตัวที่สองยังทำหน้าที่เปลี่ยนระดับแรงดันไฟฟ้าจากลบให้เป็นบวกอีกด้วย ส่วนออปแอมป์ตัวที่สามต่อเป็นบัฟเฟอร์ ซึ่งมีผลต่ออินพุทอิมพีแดนซ์เพื่อป้องกันการดึงกระแสในวงจรที่ต่อรวมอยู่ด้วย

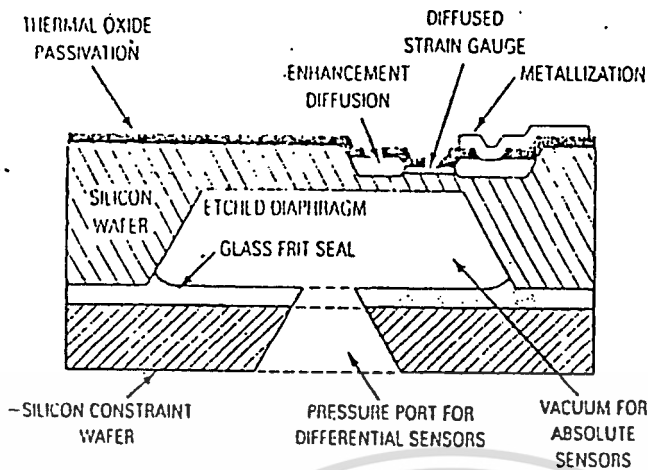


รูปที่ 6.7 แสดงวงจรเปลี่ยนค่ากระแสไฟฟ้า 4-20 mA เป็นค่าแรงดันไฟฟ้า 0-5 V

6.3 การวัดความดัน

ในวงจรเราใช้ตัวเซ็นเซอร์ความดัน (Pressure Sensor) ของบริษัท โมโตโรลล่า MPX 100 DP โครงสร้างภายในเป็นสเตรนเกจ (Strain Gauge) ซึ่งมีแผ่นซิลิกอนบางๆเป็นโคเอแฟรมที่สเตรนเกจยึดอยู่ โดยมีการต่อวงจรภายในเป็นแบบบริจด์ อาศัยการเปลี่ยนแปลงค่าความต้านทานจากสเตรนเกจ ซึ่งเกิดจากความดัน ทำให้ค่าแรงดันที่ออกมามีค่าเปลี่ยนไป

คุณสมบัติของ MPX 100 คือ สามารถให้แรงดันออกมาแบบลิเนียร์ที่ความดัน 0-15 PSI และสามารถทนความดันสูงถึง 30 PSI โดยที่ค่าผิดพลาดเมื่อสภาวะสูงสุด (Linearity % of FS) = +1%



The etched-silicon wafer is bonded to a glass frit for thermally matched support. The reference chamber is sealed in a vacuum for absolute devices and open to atmosphere for differential and gauge sensors.

รูปที่ 6.8 แสดงโครงสร้างภายในของ MPX 100 DP

Uncompensated	Pressure Range PSI	Over-Pressure PSI Max	Full Scale *Span mV		Zero Pressure Offset mV		Sensitivity mV/PSI Typ	Linearity % of FS Max
			Min	Max	Min	Max		
MPX10	0 to 1.5	15	20	50	0	35	24	= 1
MPX11	0 to 1.5	15	30	60	0	35	34	-0.5 to +3
MPX12	0 to 1.5	15	45	70	0	35	33	0 to +5
MPX50	0 to 7.5	30	45	90	0	35	8	= 0.1
MPX51	0 to 7.5	30	30	60	0	35	6	= 0.1
MPX52	0 to 7.5	30	30	90	0	35	3	= 0.5
MPX100	0 to 15	30	45	90	0	35	4	± 0.1
MPX200	0 to 30	60	45	90	0	35	2	= 0.1
MPX201	0 to 30	60	45	90	0	35	2	= 0.2

Table 1 Pressure Conversion Chart

TO:	mm Hg @ 0°C	in. Hg @ 0°C	in. H ₂ O @ 25°C	lbs. per sq. in.	kiloPascals
FROM:	Multiply By				
mm Hg @ 0°C	1	0.039370	0.53602	0.070307	0.133322
in. Hg @ 0°C	25.400	1	13.635	0.49115	3.3864
in. H ₂ O @ 25°C	1.8628	0.77233	1	0.036021	0.24833
lbs. per sq. in.	51.715	1.0350	27.702	1	6.8948
kiloPascals	7.5006	0.29533	4.0265	0.14504	1

รูปที่ 6.9 แสดงคุณสมบัติของตัวเซ็นเซอร์ความดัน MPX 100

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นได้ว่าตัวเซ็นเซอร์ความดันที่ใช้ในเครื่องแปลงสัญญาณแอนะล็อกเป็นประเภทวัดความแตกต่างของความดัน (Differential Pressure) ซึ่งมีทางวัดสัญญาณ 2 ทาง เมื่อเราเปรียบเทียบความดันกับอากาศ ก็เปรียบเสมือนเป็นความดันเกจ ความดันที่ส่งไปจะเทียบกับบรรยากาศ และสร้างแรงดันออกมาในขณะที่สภาวะที่ให้ความดันระดับเดียวกับความดันบรรยากาศ เท่ากับ 0-35 mV และขณะที่ให้ความดันสูงกว่าความดันบรรยากาศ 15 PSI จะให้แรงดันไฟฟ้า 45-90 mV ดังนั้นเราจึงนำเอาความแตกต่างของแรงดันที่ได้มาทำการขยายสัญญาณ เพื่อให้จะได้แรงดันไฟฟ้าออกมา = 0-5 V

ค่าความต้านทานที่ใช้กับขาออกของ MPX 100 DP เราใช้ค่าความต้านทานโดยดูจากคุณสมบัติของตัววัดความดันที่อุณหภูมิ 0-80 °C เราจะให้ค่าความต้านทาน $R_s = R_x * 3.577$

เมื่อ $R_s =$ ความต้านทานที่ต่ออนุกรม

$R_x =$ ความต้านทานของตัวเซ็นเซอร์ (MPX 100 DP = 495 โอห์ม)

ตัวเซ็นเซอร์ความดันมีคุณสมบัติสามารถใช้กระแสสูงสุดถึง 35 mA ดังนั้น เราใช้ค่ากับแรงดัน 5 โวลต์

$$\begin{aligned} \text{กระแสไหลผ่านตัวเซ็นเซอร์ความดัน} &= 5 / 495 \\ &= 10.1 \text{ mA} \end{aligned}$$

ซึ่งกระแส 10.1 mA สามารถไหลผ่านตัวเซ็นเซอร์ความดันได้จึงไม่ต้องหาค่าความต้านทานต่ออนุกรม

การขยายสัญญาณแรงดันไฟฟ้าของตัวเซ็นเซอร์ความดัน โดยต่อวงจรแบบวงจรขยายกลับศั

ดา เพื่อให้ได้อัตราการขยายเท่ากับ $-R_f / R_i$

$$\text{ให้แรงเคลื่อนออฟเซตที่ความดันบรรยากาศ} = 35 \text{ mV}$$

$$\text{แรงเคลื่อนที่ความดันสูงสุด} = 90 \text{ mV}$$

$$\text{แรงเคลื่อนที่ความดันบรรยากาศ} = 0 \text{ V}$$

$$\text{แรงเคลื่อนที่ความดัน 15 PSI} = 500 \text{ mV}$$

สมการการขยายในลูฟแรก

$$500 = 90 M1 + B1$$

$$0 = 35 M1 + B1$$

เมื่อ $M1 =$ อัตราการขยาย

$B1 =$ ค่าออฟเซต

$$\text{จะได้ } M1 = 9.09$$

$$B1 = -318.18$$

เราให้ค่าความต้านทาน $R_{in} = 100 \text{ K}$ โอห์ม

$$\begin{aligned} \text{ดังนั้น } R_f &= 9.09 * 100 \text{ K โอห์ม} \\ &= 900.09 \text{ K โอห์ม} \end{aligned}$$

เราใช้ค่า $R_f = 1 \text{ M}$ โอห์ม

$$\begin{aligned} \text{ค่าเกนจะเปลี่ยนไป } M_1 &= 1 \text{ M} / 100 \text{ K} \\ &= 10 \end{aligned}$$

ค่าความต้านทานออฟเซ็ท $= -350$ โอห์ม

ทำการขยายครั้งที่ 2 เพื่อลดการผิดพลาดเนื่องจากอัตราขยายสูงเกินไปจะได้สมการการขยายคือ

$$5 = 0.5 M_2 + B_2$$

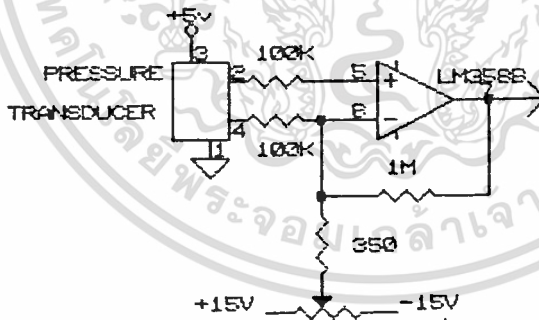
$$0 = 0 M_2 + B_2$$

จะได้ค่า $M = 10$

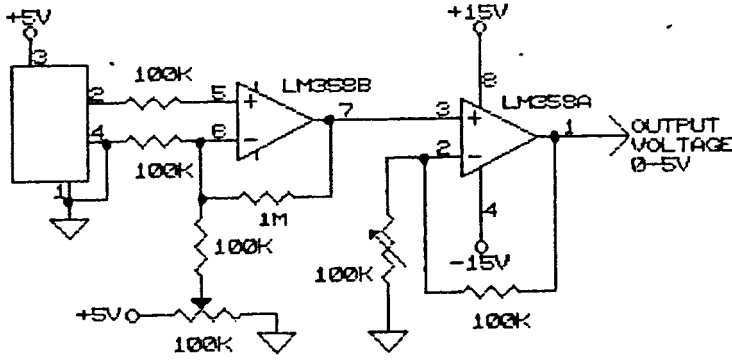
$$B = 0$$

ให้ค่าความต้านทาน $R_1 = 50 \text{ K}$

$$\begin{aligned} \text{ความต้านทาน } R_f &= 10 * 50 \text{ K} \\ &= 500 \text{ K} \end{aligned}$$



รูปที่ 6.10 แสดงการต่อวงจรขยายสัญญาณแรงดันไฟฟ้า

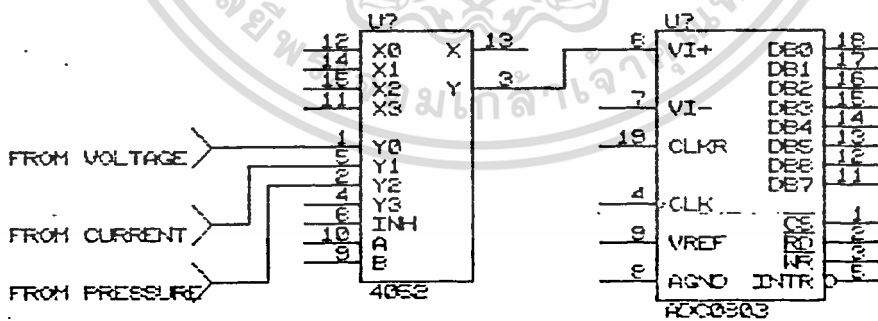


รูปที่ 6.11 แสดงวงจรการเปลี่ยนค่าความดันเป็นค่าแรงดันไฟฟ้า

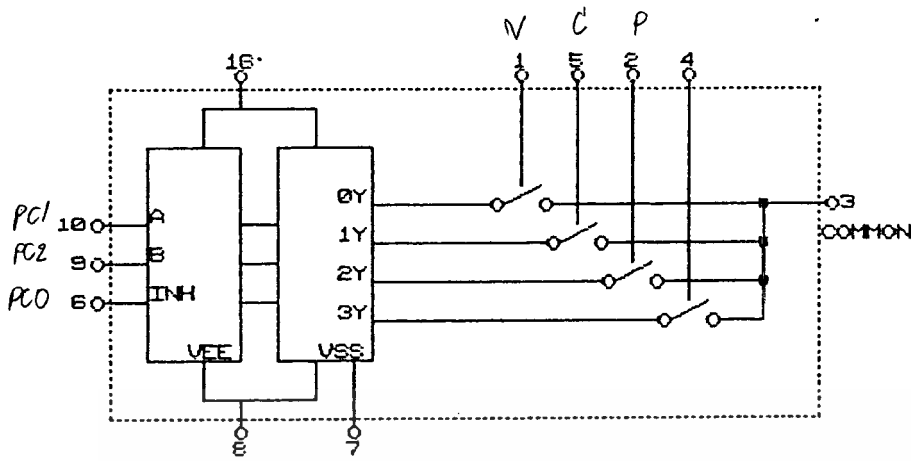
6.4 วงจรเลือกสัญญาณอินพุต

เราใช้ ไอซี ซีมอส 4052 ซึ่งมีคุณสมบัติเป็นมัลติเพลกสวิตช์ (Multiplexer Switch) เป็นตัวเลือกอินพุต ค่าใดค่าหนึ่งเข้าสู่วงจรเปลี่ยนแรงดันสัญญาณแอนาล็อกเป็นสัญญาณดิจิตอล

อนาลอกสวิตช์ที่เราใช้นั้น เป็น ไอซี ซีมอส 4502 ซึ่งเป็นมัลติเพลกสวิตช์ ซึ่งภายในประกอบด้วยสวิตช์ 2 ชุด แต่ละชุดจะมีสวิตช์ต่อมัลติเพลก 4 ตัว การควบคุมการเปิด ปิดของสวิตช์โดยการใช้สัญญาณควบคุมเป็นสัญญาณระดับ ทีทีแอล โดยควบคุมที่ขาที่ 9 และขาที่ 10



รูปที่ 6.12 แสดงการต่อวงจร อนุาลอกสวิตช์



รูปที่ 6.13 แสดงคุณสมบัติ ไอซี ซีมอส 4052

การเลือกสัญญาณอินพุต ซึ่งแปลค่ามาเป็นสัญญาณแรงดันไฟฟ้า 0-5 V DC นั้นเราใช้การควบคุมโดยทางโปรแกรมให้กับ ซีพียู โดยผ่านทางพอร์ต C ของ ไอซี 8255 เป็นสัญญาณควบคุมโดยการควบคุมที่ขา 9 และขาที่ 10 และมีสัญญาณเข้าที่ ไอซี 4052 โดยขา 1 เป็นสัญญาณที่มาจากแรงดันไฟฟ้า ขา 2 เป็นสัญญาณที่มาจากความดัน และขา 3 เป็นสัญญาณออกไปสู่วงจรมอนาโลก เป็นดิจิตอล สัญญาณควบคุมนั้นเป็นแรงดันระดับ ทีทีแอล สำหรับ ไอซี 4052 มีข้อจำกัดอยู่ว่าแรงดันแหล่งจ่ายต้องสูงกว่าแรงดันสัญญาณควบคุม ดังนั้นจึงต้องให้แหล่งจ่ายไฟสูงกว่า 5 โวลต์ คือให้แรงดัน VDD = 7.5 โวลต์ โดยการใช้ ออปแอมป์ต่อวงจรมอนาโลกแบบ นอนอินเวอร์เตอร์

การควบคุม	พอร์ต C1	พอร์ต C2	พอร์ต C3	
สัญญาณจากแรงดัน ไฟฟ้า	0	0	0	⇒ 0V
สัญญาณจากกระแสไฟฟ้า	0	0	1	⇒ 1V C
สัญญาณจากความดัน	0	1	0	⇒ 2V P

6.5 การแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิตอล (Analog to Digital Converter)

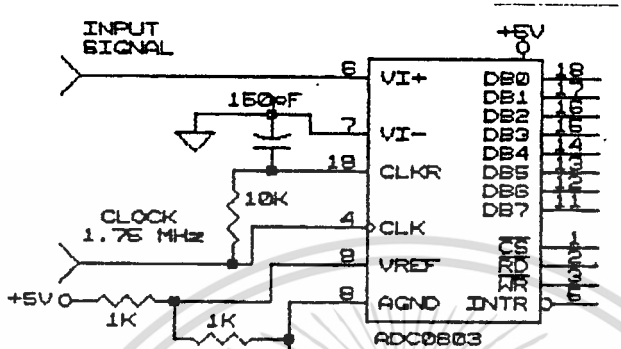
การแปลงสัญญาณอนาล็อก เป็นสัญญาณดิจิตอลนั้นเราอาศัย ไอซี ADC 0803 ซึ่งเป็นไอซี ขนาด 8 บิต โดยอาศัยสัญญาณนาฬิกา ต่อเข้าที่ขา 4 เพื่อใช้ในการอ่านค่า (Read) และ เขียนค่า (Write) ซึ่งสามารถติดต่อกับ ซีพียู ได้ ค่าแรงดันอ้างอิง เป็นค่าที่ให้กับขา 19 โดยแรงดันแรงดันอ้างอิงมีผลกับสัญญาณดิจิตอล FFH เมื่อแรงดันอ้างอิง = 2 * Vref ค่าสูงสุดของสัญญาณดิจิตอล เมื่อแรงดัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อ-60-ศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

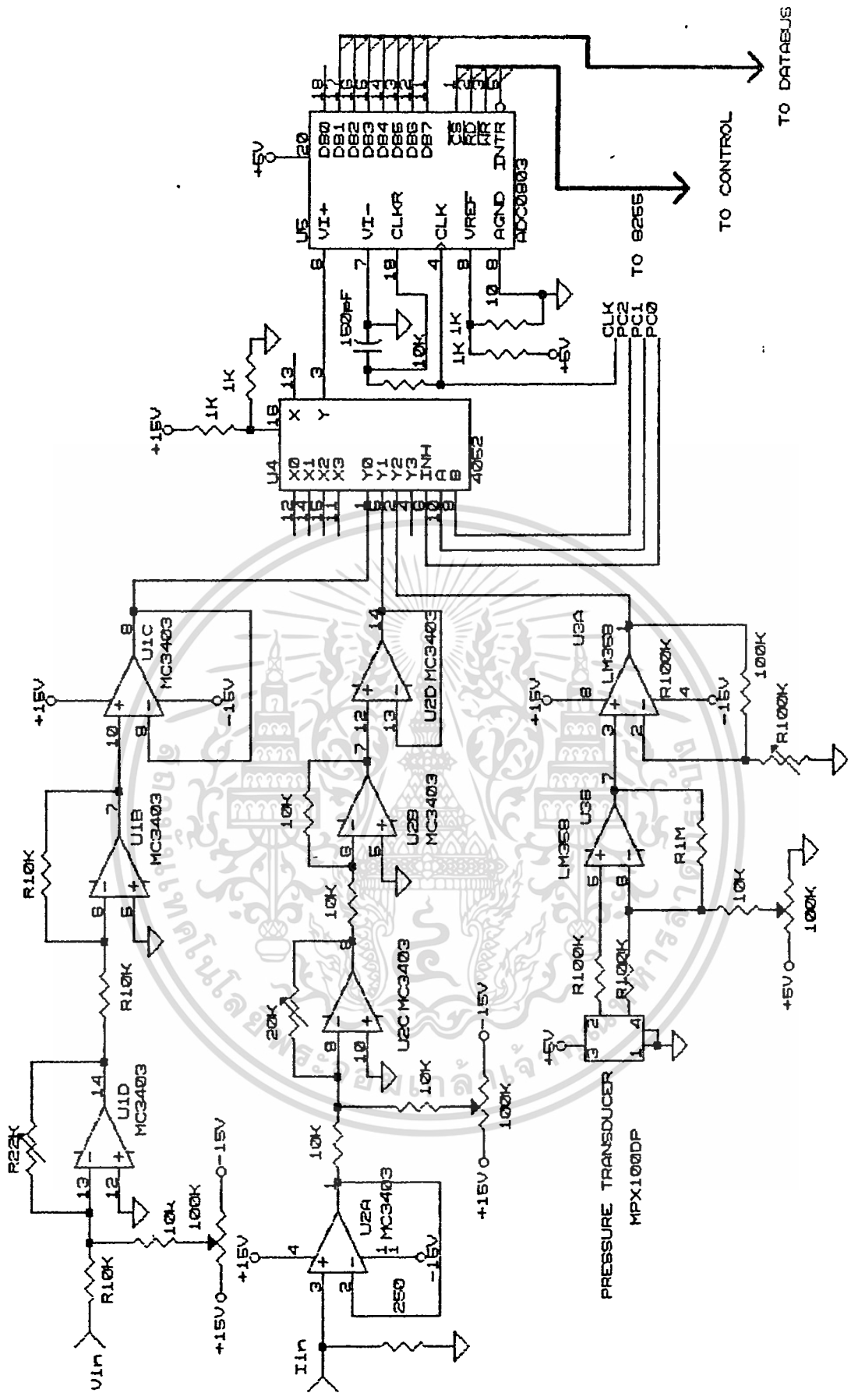
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อินพุต = 2 เท่าของแรงดันเปรียบเทียบ

จากวงจรจะเห็นว่าค่าของแรงดันอ้างอิง = 2.5 V โดยการต่อติไวเตอร์ของความต้านทาน 1 K โอห์ม



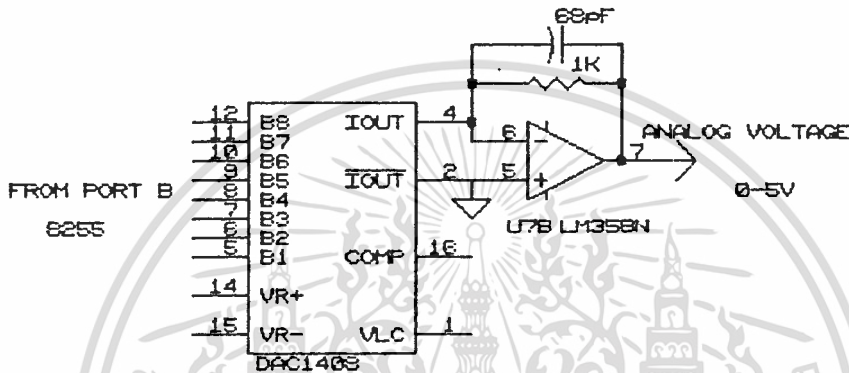
รูปที่ 6.14 แสดงวงจรการต่ออุปกรณ์ ไอซี ADC 0803



รูป 6.15 วงจรอินพุท

6.6 ส่วนของเอาต์พุต

ส่วนของเอาต์พุตเป็นส่วนที่ออกจาก ไอซี DAC 1408 ซึ่งเป็นไอซีทำหน้าที่แปลงสัญญาณดิจิทัล เป็น สัญญาณแอนาล็อก (Digital to Analog Converter) จะรับข้อมูลดิจิทัลขนาด 8 บิต ให้เป็นสัญญาณแอนาล็อก สัญญาณแอนาล็อกที่ได้จาก DAC 1408 จะเป็นกระแสเอาต์พุตไหลที่ขา 4 ของ DAC 1408 กระแสนี้จะมีค่าระหว่าง 0-5 mA ให้เป็นโวลต์เตจ 0-5 V เพื่อสะดวกต่อการออกแบบวงจรส่วนที่เป็นโวลต์เตจ 1-5 V และ กระแส 4-20 mA



รูปที่ 6.16 แสดงการ ต่อวงจร การแปลงสัญญาณแอนาล็อก 0-5 V

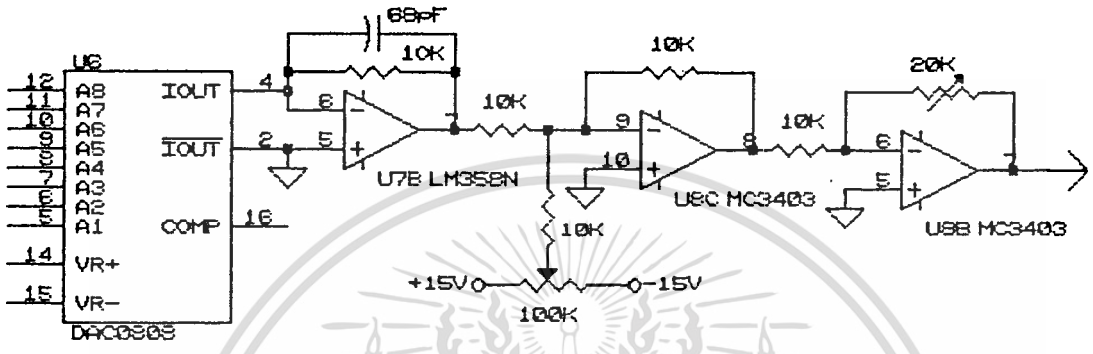
จากรูปเราต้องการเอาต์พุตที่ได้จากขา 7 ของ ออปแอมป์ LM 358 N = 0-5 V จากที่กล่าวมาข้างต้นเราทราบแล้วว่ากระแส I_o มีค่าเท่ากับ 0-5 mA เพราะฉะนั้นเราสามารถหาค่า R_1 ได้โดยใช้กฎของโอห์ม คือ $R_1 = 5 \text{ V} / 5 \text{ mA}$ จะได้ค่าความต้านทาน เท่ากับ 1 กิโลโอห์ม ค่าความต้านทานนั้นจะต้องมีความผิดพลาดน้อย เพื่อป้องกันไม่ให้เอาต์พุตที่ขา 7 มีค่าผิดพลาดมากเกินไป

จากที่กล่าวมาเราได้เอาต์พุตที่ขา 7 ของ LM 358 N = 0-5 V แล้วต่อไปก็จะทำการปรับระดับแรงดันให้ได้แรงดันในระดับ 1-5 V และกระแสเอาต์พุต 4-20 mA ซึ่งจะได้กล่าวถึงรายละเอียดของส่วนต่างๆต่อไป

6.6.1 ส่วนของเอาต์พุตโวลต์เตจ

โวลต์เตจขนาด 0-5 V ที่ได้จากขา 7 ของ LM 358 จะมียอนเข้าวงจร กลับสัญญาณของ ไอซี MC 3403 ซึ่งมี ความต้านทาน 100 K เป็นตัวปรับค่า ศูนย์ (Zero) U8c MC 3403 ต่อวงจร เพื่อให้มีอัตราขยายเท่ากับ 1 เพราะว่าเราต้องการเอาต์พุตโวลต์เตจเป็นสัญญาณมาตรฐาน 1-5 โวลต์ เพราะฉะนั้นเมื่อโวลต์เตจที่ขา 7 ของ LM 358 N มีค่าเท่ากับ 0 โวลต์ เราจะต้องทำให้เอาต์พุตที่ขา 8 ของ U8b MC 3403 มีค่าเท่ากับ -1 V (เพราะว่าต่อแบบกลับสัญญาณแรงดัน) ซึ่งเรา

สามารถทำได้โดยการปรับค่าความต้านทาน R 100 K จนกระทั่งเอาต์พุตที่ขา 8 ของ U8c MC 3403 มีค่าเท่ากับ -1 V หรือที่ขา 7 ของ U8b MC 3403 มีค่าเท่ากับ 1 V เอาต์พุตที่ได้จากขา 8 ของ U8c เมื่อเราปรับค่าศูนย์แล้ว จะมีค่าเท่ากับ -1 V แต่ค่าเต็มสเกลอาจจะมีค่าไม่เท่ากับ -5 V ก็ได้ เพราะฉะนั้นจึงใช้ U8b ซึ่งต่อเป็นวงจรกลับสัญญาณเช่นเดียวกัน การใช้ U8b ต่อเป็นวงจรกลับสัญญาณ โดยมีความต้านทานปรับค่าได้ R 22 K ต่อไว้ ดังรูป เพื่อวัตถุประสงค์สองอย่างคือ



รูปที่ 6.17 วงจรเอาต์พุตโวลต์เตจ

วัตถุประสงค์แรกเราจะเห็นว่าเอาต์พุตที่ได้จากขา 8 ของ U8c จะมีค่าเป็นลบอยู่ เพราะฉะนั้นเราต้องใช้ U8b ต่อเป็นวงจรกลับสัญญาณเพื่อให้ได้เอาต์พุตออกมาเป็นบวก

วัตถุประสงค์ที่สองตั้งที่กล่าวมาแล้วว่าค่าเต็มสเกลที่ได้จากเอาต์พุตขา 8 ของ U8c นั้น อาจจะมีค่าไม่เท่ากับ -5 V ดังนั้นจึงใช้วงจรกลับสัญญาณที่มีค่าความต้านทานปรับค่าได้ R 22 K ทำการปรับค่าเกน (Span) เพื่อให้ได้โวลต์เตจเอาต์พุตที่เต็มสเกลมีค่าเท่ากับ 5 V พอดีความต้านทานที่ใช้ปรับค่าไม่ควรน้อยกว่า 10 K และไม่ควรสูงกว่า 50 K เพราะจะทำให้ปรับเกนยาก

6.6.2 ส่วนของกระแสเอาต์พุต

ส่วนของกระแสเอาต์พุตนั้นคล้ายกับ ส่วนของ โวลต์เตจเอาต์พุต จะต่างกันเล็กน้อยเท่านั้น

จากรูป U9d จะรับโวลต์เตจขนาด 0-5 V จากขา 7 ของ LM 358 N ซึ่ง U9d นั้นจะต่อไว้แบบกลับสัญญาณ โดยมี R 100 K เป็นตัวปรับศูนย์ เอาต์พุตโวลต์เตจที่ได้จากขา 14 ของ U9d เมื่อปรับค่าศูนย์แล้ว จะมีค่าเท่ากับ -1 V แต่ค่าเต็มสเกลอาจจะมีค่ายังไม่เท่ากับ 5 V เลยทีเดียว ซึ่งเราแก้ไขโดยใช้ U9c ต่อกลับสัญญาณเพื่อให้สัญญาณเอาต์พุตที่ขา 8 ของ U9c มีค่าเป็นบวก และมี R 20 K สำหรับปรับเกนให้ได้เอาต์พุตที่ขา 8 ของ U9c มีค่าเท่ากับ 5 V พอดี ดังนั้นเมื่อเราปรับค่าศูนย์และค่าเกนแล้วจะได้เอาต์พุตโวลต์เตจที่ขา 8 ของ U9c เท่ากับ 1-5 V ระดับโวลต์เตจนี้จะถูก

เปลี่ยนเข้าวงจรเปลี่ยนแรงดันเป็นกระแส โดยใช้ U9a และ ทรานซิสเตอร์ 2SC 1061 ต่อมวงจรถูก
ตามรูป 6.18 ข้างต้น จากวงจรเราจะเห็นว่าเอาท์พุทที่ได้จากขา 1 ของ U9a จะมีค่าเท่ากับ 1-5
V ซึ่งจะป้อนเข้าขา เบส ของทรานซิสเตอร์ ถ้าพิจารณาจะเห็นว่าเมื่อขาเบสได้รับแรงดัน 1 V กระ
แสจะไหลผ่านทรานซิสเตอร์ได้น้อย และถ้าขาเบสได้รับแรงดัน 5 V กระแสจะไหลผ่านทรานซิสเตอร์ได้
มากขึ้น โดยกระแสที่ไหลผ่านทรานซิสเตอร์นี้ จะไหลออกที่ขา อิมิตเตอร์ (+ I_o) และไหลกลับเข้าทาง
ขา -I_o และจะไหลผ่าน R 250 ลงกราวด์ เนื่องจากว่าเราต้องการกระแสเอาท์พุทเป็นมาตรฐาน
คือ 4-20 mA ดังนั้นเราจึงหาค่า R250 ซึ่งได้มาจากการคำนวณ คือ

$$R = V / I$$

$$= 1V / 4mA$$

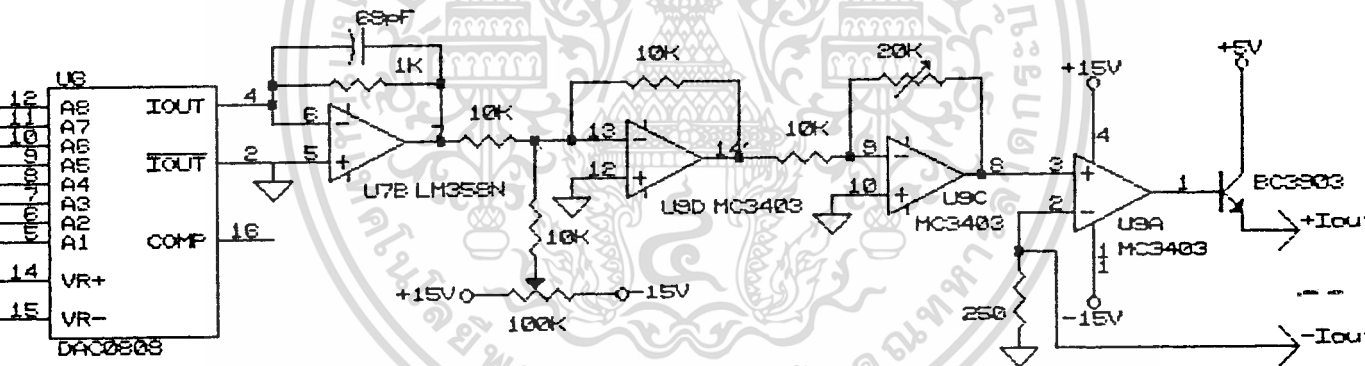
$$= 250 \text{ โอห์ม}$$

หรือ

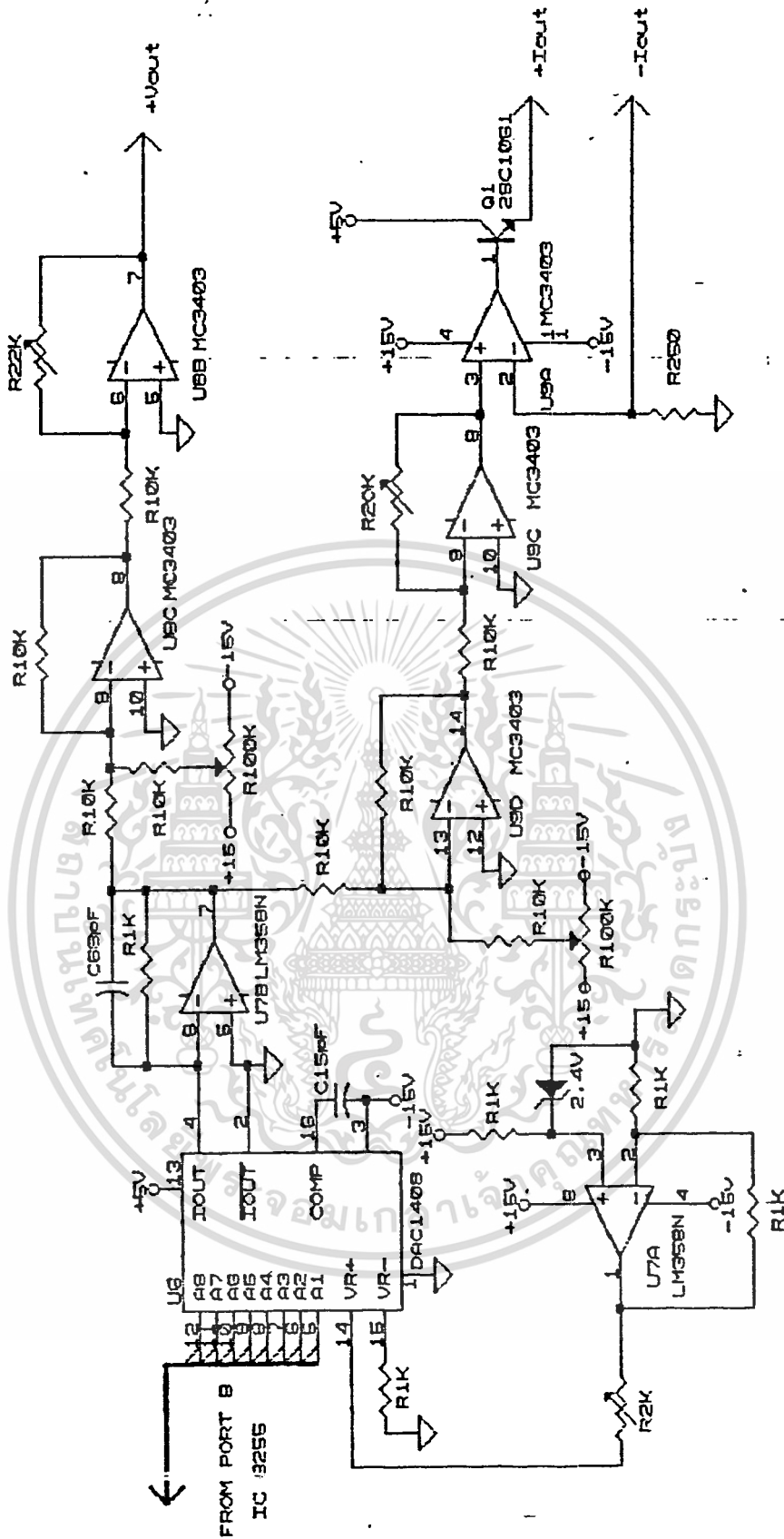
$$R = 5V / 20mA$$

$$= 250 \text{ โอห์ม}$$

ในการใช้งานเราจะใช้ค่าความต้านทานที่มีความผิดพลาดน้อย คือใช้ค่า 250 โอห์ม $\pm 1\%$



รูปที่ 6.18 วงจรกระแสเอาท์พุท



รูปที่ 6.19 วงจรเอาต์พุต

บทที่ 7 โปรแกรมควบคุมการทำงาน

2500 A.D Z80 CROSS ASSEMBLER - VERSION 3.00b

INPUT FILENAME : KEY3.ASM

OUTPUT FILENAME : KEY3.LST

```
07 10          DATAIN: EQU    1007H
00 10          DISBUF:  EQU    1000H
01 10          DISB1:   EQU    1001H
05 10          DISB5:   EQU    1005H
09 10          PARA:    EQU    1009H
0B 10          BU:      EQU    100BH
0D 10          FO:      EQU    100DH
0F 10          BAS:     EQU    100FH
00 24          TABLE:  EQU    2400H
20 10          DEFBUF:  EQU    1020H
80 00          AD:      EQU    80H
03 00          PORT1:   EQU    03H
A3 00          PORT2:   EQU    A3H
A0 00          PORTA:   EQU    A0H
A1 00          PORTB:   EQU    A1H
A2 00          PORTC:   EQU    A2H
6D 00          DS:      EQU    6DH
79 00          EE:      EQU    79H
86 00          DI:      EQU    86H
3F 00          DO:      EQU    3FH
F3 00          DP:      EQU    F3H
31 00          DT:      EQU    31H
```

PROGRAM DISPLAY SELECT INPUT

```
                                ORG    2000H
2000    3E 88          LD      A,88H          ;INITIAL PORT DISPLAY
2002    D3 03          OUT     (PORT1),A      ;
2004    3E 80          LD      A,80H          ;INITIAL PORT I-O
2006    D3 A3          OUT     (PORT2),A      ;
2008    21 00 10      SEIP:   LD      HL,DISBUF ;
200B    3E 6D          LD      A,DS          ;
200D    77            LD      (HL),A          ;"S" TO BUFFER
```

200E	23		INC	HL	;
200F	3E 79		LD	A,EE	;
2011	77		LD	(HL),A	;"E" TO BUFFER
2012	23		INC	HL	;
2013	3E 86		LD	A,DI	;
2015	77		LD	(HL),A	;"I" TO BUFFER
2016	23		INC	HL	;
2017	3E F3		LD	A,DP	;"P" TO BUFFER
2019	77		LD	(HL),A	;
201A	23		INC	HL	;
201B	3E 00		LD	A,00H	;
201D	77		LD	(HL),A	;
201E	23		INC	HL	;
201F	3E 00		LD	A,00H	;
2021	77		LD	(HL),A	;
2022	06 04	SCAN1:	LD	B,04H	;SET LOOP SCAN
2024	0E 00		LD	C,00H	;SET DATA OUTKEY
2026	DD 21 00 10		LD	IX,DISBUF	;INIT DATA DISPLAY
202A	21 10 00	LOOP1:	LD	HL,0010H	;
202D	11 01 00		LD	DE,0001H	;TIME DELAY
2030	DD 7E 00	DELAY1:	LD	A,(IX+0)	;
2033	D3 01		OUT	port(01),A	;DISPLAY
2035	79		LD	A,C	;
2036	D3 02		OUT	port(02),A	;OUT KEY
2038	ED 52		SBC	HL,DE	;TIME
203A	20 F4		JR	NZ,DELAY1	;
203C	DB 02		IN	A,(port 2)	;IN KEY
203E	F6 8F		OR	8FH	;
2040	57		LD	D,A	;
2041	D6 FF		SUB	FFH	;
2043	28 17		JR	Z,NOTK1	;
2045	79		LD	A,C	;
2046	F6 F8		OR	F8H	;SET DATA
2048	A2		AND	D	;
2049	69		LD	L,C	;ADD DATA KEY
204A	2C		INC	L	;
204B	C6 02	SUM1:	ADD	A,02H	;
204D	2D		DEC	L	;
204E	20 FB		JR	NZ,SUM1	;SET LOW ADDR DATA KEY

} ค่าคงที่

} เวลา delay

```

2050    6F          LD    L,A          '
2051    26 22      LD    H,22H        ;SET HIGH ADDR
2053    DB 02      LOOPK1: IN    A,(02)      ;
2055    57          LD    D,A          ;
2056    DB 02      IN    A,(02)      '
2058    92          SUB   D            ;
2059    28 F8      JR    Z,LOOPK1    ;CHECK NOT PRESS KEY
205B    E9          JP    (HL)         ;JUMP TO KEY DATA
205C    DD 23      NOTK1:  INC   IX           ;
205E    OC          INC   C            ;
205F    10 C9      DJNZ  LOOP1      ;
2061    18 BF      JR    SCAN1     ;

```

* SELECT

```

2063    3E 04      INP:   LD    A,04H      ;
2065    D3 A2      OUT   (PORTC),A    ;SELECT INPUT PRESSURE
2067    3E 05      LD    A,05H      ;
2069    32 09 10   LD    (PARA),A    ;
206C    3E 03      LD    A,03H      ;
206E    32 0F 10   LD    (BAS),A    ;INITIAL VALUE
2071    3E F3      LD    A,F3H      ;
2073    32 05 10   LD    (DISB5),A  ;
2076    FD 21 01 10 LD    IY,DISB1   ;
207A    C3 B1 20   JP    SEOP       ;JUMP TO SELECT OUTPUT
207D    3E 02      INI:   LD    A,02H      ;
207F    D3 A2      OUT   (PORTC),A  ;SELECT INPUT CURRENT
2081    3E 06      LD    A,06H      ;
2083    32 09 10   LD    (PARA),A  ;
2086    3E 04      LD    A,04H      ;
2088    32 0F 10   LD    (BAS),A    ;INITIAL VALUE
208B    3E 86      LD    A,86H      ;
208D    32 05 10   LD    (DISB5),A  ;
2090    FD 21 01 10 LD    IY,DISB1   '
2094    C3 B1 20   JP    SEOP       ;
2097    3E 00      INV:   LD    A,00H      ;
2099    D3 A2      OUT   (PORTC),A  ;SELECT INPUT VOLTAGE
209B    3E 16      LD    A,16H      ;
209D    32 09 10   LD    (PARA),A  ;

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

20A0    3E 01                LD    A,01H      '
20A2    32 0F 10           LD    (BAS),A    ;INITIAL VALUE
20A5    3E F9                LD    A,F9H      '
20A7    32 05 10           LD    (DISB5),A ;
20AA    FD 21 00 10       LD    IY,DISBUF ;
20AE    C3 B1 20           JP    SEOP       ;

```

PROGRAM DISPLAY SELECT OUTPUT

```

20B1    21 00 10    SEOP:   LD    HL,DISBUF ;
20B4    3E 6D                LD    A,DS       ;
20B6    77                LD    (HL),A     ;"S" TO BUFFER
20B7    23                INC   HL         '
20B8    3E 79                LD    A,EE       ;
20BA    77                LD    (HL),A     ;"E" TO BUFFER
20BB    23                INC   HL         ;
20BC    3E 3F                LD    A,DO       ;
20BE    77                LD    (HL),A     ;"O" TO BUFFER
20BF    23                INC   HL         ;
20C0    3E F3                LD    A,DP       ;"P" TO BUFFER
20C2    77                LD    (HL),A     ;
20C3    23                INC   HL         ;
20C4    3E 00                LD    A,00H      ;
20C6    77                LD    (HL),A     ;
20C7    06 04    SCAN2:   LD    B,04H      ;SET LOOP SCAN
20C9    0E 00                LD    C,00H      ;SET DATA OUTKEY
20CB    DD 21 00 10    LOOP2: LD    IX,DISBUF ;INIT DATA DISPLAY
20CF    21 10 00           LD    HL,0010H  ;
20D2    11 01 00           LD    DE,0001H  ;TIME DELAY
20D5    DD 7E 00    DELAY2: LD    A,(IX+0)   ;
20D8    D3 01                OUT   (01),A    ;DISPLAY
20DA    79                LD    A,C        ;
20DB    D3 02                OUT   (02),A    ;OUT KEY
20DD    ED 52                SBC   HL,DE     ;TIME
20DF    20 F4                JR    NZ,DELAY2 ;
20E1    DB 02                IN    A,(02)    ;IN KEY
20E3    F6 8F                OR    8FH        ;
20E5    57                LD    D,A        ;
20E6    D6 FF                SUB   FFH        ;

```

```

20E8      28 17          JR      Z,NOTKEY2      ;
20EA      79          LD      A,C          ;
20EB      F6 F8          OR      F8H          ;SET DATA
20ED      A2          AND      D          ;
20EE      69          LD      L,C          ;ADD DATA KEY
20EF      2C          INC      L          ;
20F0      C6 02      SUM2:  ADD      A,02H      ;
20F2      2D          DEC      L          ;
20F3      20 FB          JR      NZ,SUM2      ;SET LOW ADDR DATA KEY
20F5      6F          LD      L,A          ;
20F6      26 23          LD      H,23H      ;SET HIGH ADDRESS
20F8      DB 02      LOOPK2: IN      A,(02)      ;
20FA      57          LD      D,A          ;
20FB      DB 02          IN      A,(02)      ;
20FD      92          SUB      D          ;
20FE      28 F8          JR      Z,LOOPK2      ;CHECK NOTPRESS KEY
2100      E9          JP      (HL)          ;JUMP TO KEY DATA
2101      DD 23      NOTKEY2: INC     IX          ;
2103      0C          INC      C          ;
2104      10 C5          DJNZ     LOOP2      ;
2106      18 BF          JR      SCAN2      ;

          FO

2108      D3 80      FRE:   OUT     (AD),A      ;
210A      06 10          LD      B,10H      ;
210C      00          DEIO;  NOP          ;
210D      10 FD          DJNZ     DEIO      ;TIME DELAY A/D
210F      DB 80          IN      A,(AD)      ;
2111      32 07 10      LD      (DATAIN),A  ;
2114      D3 A1          OUT     (PORTB),A  ;
2116      2F          CPL          ;
2117      21 00 25      LD      HL,2500H    ;
211A      11 02 00      LD      DE,0002H    ;SET TABLE F
211D      19          TABL:  ADD      HL,DE      ;
211E      3D          DEC      A          ;
211F      20 FC          JR      NZ,TABL     ;
2121      C3 2F 21      JP      DEF          ;
2124      3A 0D 10      FREQ:  LD      A,(FO)      ;

```

2127	D3 A0	OUT	(PORTA),A ;
2129	2F	CPL	;
212A	32 0D 10	LD	(FO),A ;
212D	18 D9	JR	FRE ;

FREQUENCY DELAY TIME

212F	22 20 10	DEF:	LD	(DEFBUF),HL ;
2132	DD 2A 20 10		LD	IX,(DEFBUF) ;
2136	DD 66 01		LD	H,(IX+1) ;
2139	DD 6E 00		LD	L,(IX+0) ;
213C	11 01 00		LD	DE,0001H ;
213F	ED 52	DELAYS:	SBC	HL,DE ;
2141	20 FC		JR	NZ,DELAYS ;
2143	C3 24 21		JR	FREG ;

KEY SELECT INPUT

		ORG	22BAH	
22BA	C3 08 20	JP	SEIP	;
22BD	C3 08 20	JP	SEIP	;
22C0	C3 08 20	JP	SEIP	;
22C3	C3 08 20	JP	SEIP	;
		ORG	22DAH	
22DA	C3 08 20	JP	SEIP	;
22DD	C3 08 20	JP	SEIP	;
22E0	C3 08 20	JP	SEIP	;
22E3	C3 08 20	JP	SEIP	;
		ORG	22EAH	
22EA	C3 63 20	JP	INP	;
22ED	C3 7D 20	JP	INI	;
22F0	C3 97 20	JP	INV	;
22F3	C3 08 20	JP	SEIP	;

KEY SELECT OUTPUT

		ORG	23BAH	
23BA	C3 B1 20	JP	SEOP	;
23BD	C3 B1 20	JP	SEOP	;

23C0	C3 B1 20	JP	SEOP	;
23C3	C3 B1 20	JP	SEOP	;
		ORG	23DAH	
23DA	C3 B1 20	JP	SEOP	;
23DD	C3 B1 20	JP	SEOP	;
23E0	C3 B1 20	JP	SEOP	;
23E3	C3 B1 20	JP	SEOP	;
		ORG	23EAH	
23EA	C3 08 21	JP	FRE	;
23ED	C3 46 21	JP	VIN	;
23F0	C3 B1 20	JP	SEOP	;
23F3	C3 B1 20	JP	SEOP	;

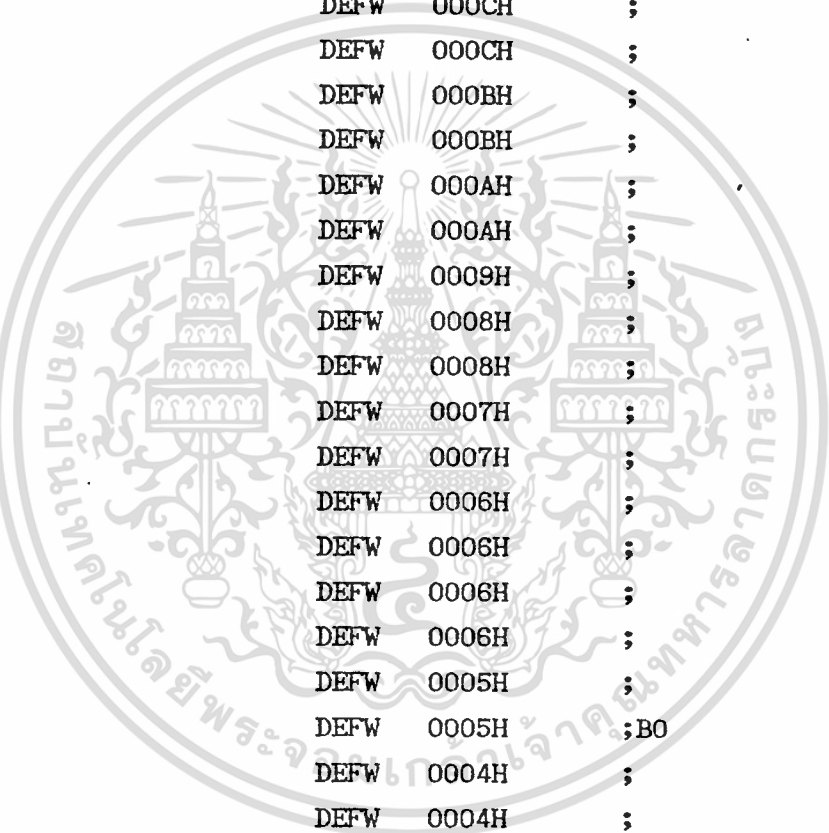
TABLE

2400	3F	TABDIS:	ORG	2400H	
2401	06		DEFB	3FH	;
2402	5B		DEFB	06F	;
2403	4F		DEFB	5BH	;
2404	66		DEFB	4FH	;
2405	6D		DEFB	66H	;
2406	7D		DEFB	6DH	;
2407	07		DEFB	7DH	;
2408	7F		DEFB	07H	;
2409	6F		DEFB	7FH	;
			DEFB	6FH	;
		FFFF:	ORG	2502	
	34 00		DEFW	0034H	;
	34 00		DEFW	0034H	;
	33 00		DEFW	0033H	;
	33 00		DEFW	0033H	;
	32 00		DEFW	0032H	;
	32 00		DEFW	0032H	;
	31 00		DEFW	0031H	;
	30 00		DEFW	0030H	;
	2F 00		DEFW	002FH	;
	2F 00		DEFW	002FH	;
	2E 00		DEFW	002EH	;
	2D 00		DEFW	002DH	;

2D 00	DEFW	002DH	;
2C 00	DEFW	002CH	;
2B 00	DEFW	002BH	;FO
2A 00	DEFW	002AH	;
2A 00	DEFW	002AH	;
29 00	DEFW	0029H	;
28 00	DEFW	0028H	;
28 00	DEFW	0028H	;
27 00	DEFW	0027H	;
26 00	DEFW	0026H	;
26 00	DEFW	0026H	;
25 00	DEFW	0025H	;
25 00	DEFW	0025H	;
24 00	DEFW	0024H	;
23 00	DEFW	0023H	;
23 00	DEFW	0023H	;
22 00	DEFW	0022H	;
22 00	DEFW	0022H	;
22 00	DEFW	0022H	;EO
21 00	DEFW	0021H	;
20 00	DEFW	0020H	;
1F 00	DEFW	001FH	;
1E 00	DEFW	001EH	;
1D 00	DEFW	001DH	;
1C 00	DEFW	001CH	;
1B 00	DEFW	001B	;
1A 00	DEFW	001AH	;
19 00	DEFW	0019H	;
18 00	DEFW	0018H	;
17 00	DEFW	0017H	;
16 00	DEFW	0016H	;
16 00	DEFW	0016H	;
15 00	DEFW	0015H	;
15 00	DEFW	0015H	;
15 00	DEFW	0015H	;DO
14 00	DEFW	0014H	;
14 00	DEFW	0014H	;
13 00	DEFW	0013H	;
13 00	DEFW	0013H	;

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อ-74-ศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

11 00	DEFW	0011H	;
11 00	DEFW	0011H	;
10 00	DEFW	0010H	;
10 00	DEFW	0010H	;
0E 00	DEFW	000EH	;
0E 00	DEFW	000EH	;
0D 00	DEFW	000DH	;
0D 00	DEFW	000DH	;
0D 00	DEFW	000DH	;
0C 00	DEFW	000CH	;
0C 00	DEFW	000CH	;CO
0C 00	DEFW	000CH	;
0C 00	DEFW	000CH	;
0B 00	DEFW	000BH	;
0B 00	DEFW	000BH	;
0A 00	DEFW	000AH	;
0A 00	DEFW	000AH	;
09 00	DEFW	0009H	;
08 00	DEFW	0008H	;
08 00	DEFW	0008H	;
07 00	DEFW	0007H	;
07 00	DEFW	0007H	;
06 00	DEFW	0006H	;
06 00	DEFW	0006H	;
06 00	DEFW	0006H	;
06 00	DEFW	0006H	;
05 00	DEFW	0005H	;
05 00	DEFW	0005H	;BO
04 00	DEFW	0004H	;
04 00	DEFW	0004H	;
04 00	DEFW	0004H	;
04 00	DEFW	0004H	;
04 00	DEFW	0004H	;
04 00	DEFW	0004H	;
04 00	DEFW	0004H	;
04 00	DEFW	0004H	;
04 00	DEFW	0004H	;
03 00	DEFW	0003H	;
03 00	DEFW	0003H	;



03 00	DEFW	0003H	;
03 00	DEFW	0003H	;
03 00	DEFW	0003H	;
03 00	DEFW	0003H	;A0
02 00	DEFW	0002H	;
02 00	DEFW	0002H	;
02 00	DEFW	0002H	;
02 00	DEFW	0002H	;
02 00	DEFW	0002H	;
02 00	DEFW	0002H	;
02 00	DEFW	0002H	;
02 00	DEFW	0002H	;
02 00	DEFW	0002H	;
02 00	DEFW	0002H	;
02 00	DEFW	0002H	;
01 00	DEFW	0001H	;
01 00	DEFW	0001H	;
01 00	DEFW	0001H	;
01 00	DEFW	0001H	;
01 00	DEFW	0001H	;
01 00	DEFW	0001H	;90
01 00	DEFW	0001H	;
01 00	DEFW	0001H	;
01 00	DEFW	0001H	;
01 00	DEFW	0001H	;
01 00	DEFW	0001H	;
01 00	DEFW	0001H	;
01 00	DEFW	0001H	;
01 00	DEFW	0001H	;
01 00	DEFW	0001H	;
01 00	DEFW	0001H	;
01 00	DEFW	0001H	;
01 00	DEFW	0001H	;
01 00	DEFW	0001H	;
01 00	DEFW	0001H	;
01 00	DEFW	0001H	;
01 00	DEFW	0001H	;
01 00	DEFW	0001H	;
01 00	DEFW	0001H	;
01 00	DEFW	0001H	;80
01 00	DEFW	0001H	;
01 00	DEFW	0001H	;
01 00	DEFW	0001H	;

14 00	DEFW	0014H	;
15 00	DEFW	0015H	;
16 00	DEFW	0016H	;
17 00	DEFW	0017H	;
18 00	DEFW	0018H	;
1B 00	DEFW	001BH	;50
1F 00	DEFW	001FH	;
22 00	DEFW	0022H	;
23 00	DEFW	0023H	;
24 00	DEFW	0024H	;
25 00	DEFW	0025H	;
26 00	DEFW	0026H	;
28 00	DEFW	0028H	;
2A 00	DEFW	002AH	;
2C 00	DEFW	002CH	;
30 00	DEFW	0030H	;
33 00	DEFW	0033H	;
36 00	DEFW	0036H	;
3A 00	DEFW	003AH	;
3F 00	DEFW	003FH	;
40 00	DEFW	0040H	;
42 00	DEFW	0042H	;40
44 00	DEFW	0044H	;
48 00	DEFW	0048H	;
4E 00	DEFW	004EH	;
54 00	DEFW	0054H	;
57 00	DEFW	0057H	;
5A 00	DEFW	005AH	;
5E 00	DEFW	005EH	;
63 00	DEFW	0063H	;
66 00	DEFW	0066H	;
69 00	DEFW	0069H	;
6C 00	DEFW	006CH	;
72 00	DEFW	0072H	;
76 00	DEFW	0076H	;
7A 00	DEFW	007AH	;
82 00	DEFW	0082H	;
88 00	DEFW	0088H	;30
8F 00	DEFW	008FH	;

97 00	DEFW	0097H	;
A0 00	DEFW	00A0H	;
A8 00	DEFW	00A8H	;
A8 00	DEFW	00A8H	;
B2 00	DEFW	00B2H	;
B5 00	DEFW	00B5H	;
B9 00	DEFW	00B9H	;
C3 00	DEFW	00C3H	;
C8 00	DEFW	00C8H	;
CE 00	DEFW	00CEH	;
D5 00	DEFW	00D5H	;
E6 00	DEFW	00E6H	;
F4 00	DEFW	00F4H	;
04 01	DEFW	0104H	;
0F 01	DEFW	010FH	;20
17 01	DEFW	0117H	;
25 01	DEFW	0125H	;
33 01	DEFW	0133H	;
48 01	DEFW	0148H	;
58 01	DEFW	0158H	;
70 01	DEFW	0170H	;
8E 01	DEFW	018EH	;
A0 01	DEFW	01A0H	;
B9 01	DEFW	01B9H	;
E7 01	DEFW	01E7H	;
F2 01	DEFW	01F2H	;
00 02	DEFW	0200H	;
20 02	DEFW	0220H	;
40 02	DEFW	0240H	;
70 02	DEFW	0270H	;
A0 02	DEFW	02A0H	;10
D6 02	DEFW	02D6H	;
17 03	DEFW	0317H	;
57 03	DEFW	0357H	;
93 03	DEFW	0393H	;
FF 03	DEFW	03FFH	;
50 04	DEFW	0450H	;
E0 04	DEFW	04E0H	;
70 05	DEFW	0570H	;

50 06	DEFW	0650H	;
30 07	DEFW	0730H	;
55 08	DEFW	0855H	;
00 0A	DEFW	0A00H	;
55 0B	DEFW	0B55H	;
80 0E	DEFW	0E80H	;
D0 12	DEFW	12D0H	;
BB 1A	DEFW	1ABBH	;
	END		



บทที่ 8 ผลการทดลอง

ตารางบันทึกผลการทดลองที่ 1 แสดงแรงดันและกระแสเอาท์พุท เมื่อมีสัญญาณอินพุทเป็นแรงดัน

แรงดันอินพุท (โวลต์)	แรงดันเอาท์พุท (โวลต์)	กระแสเอาท์พุท (มิลลิแอมป์)
1.00	1.00	4.00
1.20	1.17	4.79
1.40	1.38	5.57
1.60	1.58	6.37
1.80	1.77	7.17
2.00	1.97	7.98
2.20	2.18	8.79
2.40	2.39	9.60
2.60	2.60	10.41
2.80	2.81	11.21
3.00	3.00	12.01
3.20	3.21	12.82
3.40	3.41	13.63
3.60	3.62	14.43
3.80	3.81	15.22
4.00	4.00	16.00
4.20	4.20	16.80
4.40	4.38	17.59
4.60	4.58	18.38
4.80	4.79	19.18
5.00	4.99	19.97

ตารางบันทึกผลการทดลองที่ 2 แสดงแรงดันและกระแสเอาก์พุท เมื่อมีสัญญาณอินพุทเป็น
กระแสไฟฟ้า

กระแสอินพุท(มิลลิแอมป์)	แรงดันเอาก์พุท(โวลท์)	กระแสเอาก์พุท(มิลลิแอมป์)
4.00	1.00	4.00
4.80	1.20	4.80
5.60	1.40	5.59
6.40	1.58	6.39
7.20	1.78	7.18
8.00	1.99	7.99
8.80	2.20	8.79
9.60	2.40	9.58
10.40	2.61	10.39
11.20	2.81	11.18
12.00	3.00	11.98
12.80	3.21	12.80
13.60	3.41	13.62
14.40	3.62	14.44
15.20	3.82	15.22
16.00	4.02	16.04
16.80	4.21	16.82
17.60	4.40	17.62
18.40	4.60	18.41
19.20	4.80	19.18
20.00	5.00	19.97

ตารางบันทึกผลการทดลองที่ 3 แสดงแรงดันและกระแสเอาก์พุท เมื่อมีสัญญาณอินพุทเป็น

ความดัน

ความดัน (PSI)	แรงดันเอาก์พุท (โวลท์)	กระแสเอาก์พุท (มิลลิแอมป์)
3.00	1.00	4.00
3.60	1.20	4.80
4.20	1.40	5.58
4.80	1.59	6.37
5.40	1.78	7.18
6.00	1.99	8.00
6.60	2.19	8.81
7.20	2.40	9.62
7.80	2.61	10.41
8.40	2.82	11.22
9.00	3.03	12.01
9.60	3.22	12.83
10.20	3.41	13.61
10.80	3.61	14.44
11.40	3.80	15.22
12.00	4.00	16.01
12.60	4.21	16.80
13.20	4.40	17.60
13.80	4.58	18.38
14.40	4.78	19.18
15.00	4.99	19.97

บทที่ 9 สรุปผลการทดลอง

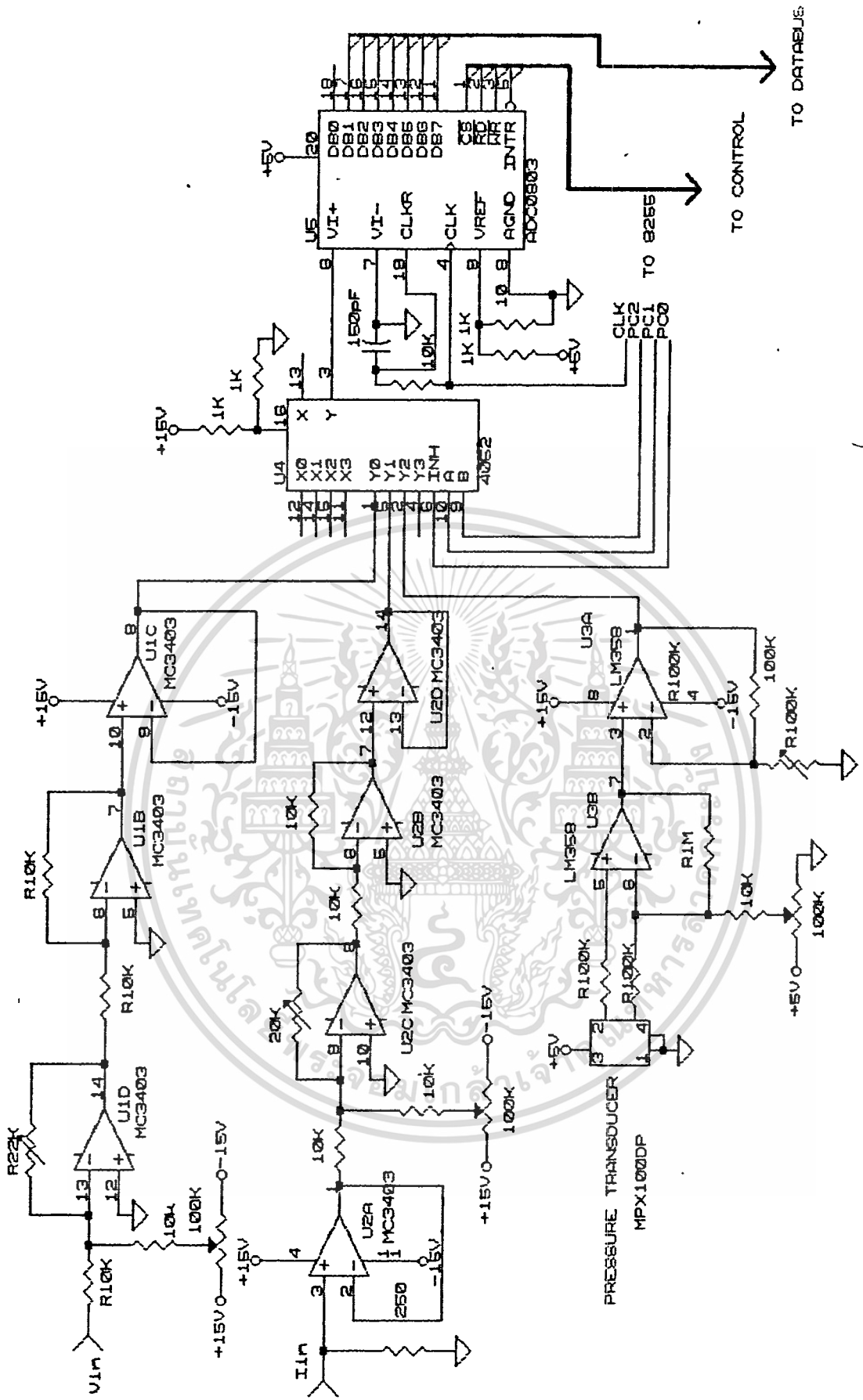
จากโครงการที่สร้างขึ้นมานี้ ส่วนควบคุมที่ใช้ในการควบคุมใช้ ET Bord เป็นตัวควบคุม ซึ่งในทางปฏิบัติเราสามารถควบคุมโดยใช้ชุดควบคุมที่เป็น ไมโคร โปรเซสเซอร์ 8 บิท (Z 80) ก็ได้ ส่วนค่าความต้านทานที่ใช้ในทางปฏิบัติงานจริงควรใช้ค่าความต้านทานที่มีค่าผิดพลาด 1% กับวงจรมอนาล็อก เป็นดิจิตอล วงจรดิจิตอลเป็นอนาล็อก วงจรเปลี่ยนค่าแรงดันเป็นกระแส และวงจรเปลี่ยนค่ากระแสเป็นแรงดัน เพื่อให้ได้ค่าที่แน่นอน ในภาคเอาต์พุตนั้นเราให้เอาต์พุตออกมาทั้งแรงดัน และกระแสพร้อมกัน ซึ่งถ้าเราต้องการเลือกเอาต์พุตออกอย่างใดอย่างหนึ่งก็สามารถทำได้ โดยใช้อนาล็อกสวิตช์เป็นตัวเลือกสัญญาณ การควบคุมโดยใช้โปรแกรมผ่านทางพอร์ตเช่นเดียวกับการควบคุมทางด้านอินพุต

หวังว่าโครงการนี้คงจะเป็นประโยชน์ และแนวทาง ในการพัฒนาเพื่อให้ทันต่อเทคโนโลยีทั้งด้านขนาด และประสิทธิภาพ





เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

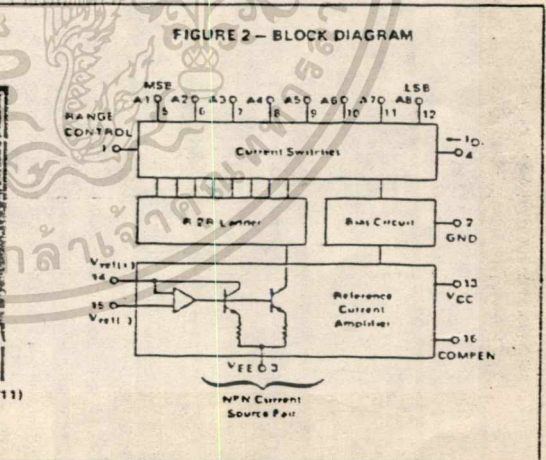
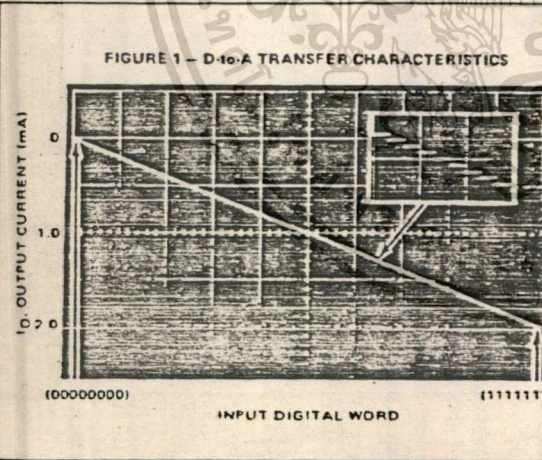
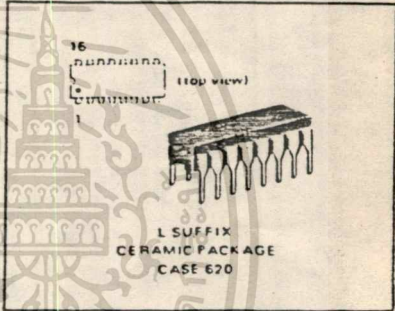


MC1508L-8
 MC1408L-8
 MC1408L-7
 MC1408L-6

Specifications and Applications Information

EIGHT-BIT MULTIPLYING DIGITAL-TO-ANALOG CONVERTER
 SILICON MONOLITHIC INTEGRATED CIRCUIT

- EIGHT-BIT MULTIPLYING DIGITAL-TO-ANALOG CONVERTER**
- ... designed for use where the output current is a linear product of an eight-bit digital word and an analog input voltage.
- Relative Accuracy: $\pm 0.19\%$ Error maximum (MC1508L-8, MC1408L-8)
 - Seven and Six-Bit Accuracy Available (MC1408L-7, MC1408L-6)
 - Fast Settling Time - 300 ns typical
 - Noninverting Digital Inputs are M TTL and CMOS Compatible
 - Output Voltage Swing - $+0.4\text{ V}$ to -5.0 V
 - High-Speed Multiplying Input Slew Rate $4.0\text{ mA}/\mu\text{s}$
 - Standard Supply Voltages: $+5.0\text{ V}$ and -5.0 V to -15 V



- TYPICAL APPLICATIONS**
- Tracking A-to-D Converters
 - Successive Approximation A-to-D Converters
 - 2 1/2 Digit Panel Meters and DVM's
 - Waveform Synthesis
 - Sample and Hold
 - Peak Detector
 - Programmable Gain and Attenuation
 - CRT Character Generation
 - Audio Digitizing and Decoding
 - Programmable Power Supplies
 - Analog Digital Multiplication
 - Digital-Digital Multiplication
 - Analog-Digital Division
 - Digital Addition and Subtraction
 - Speech Compression and Expansion
 - Stepping Motor Drive

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MAXIMUM RATINGS ($T_A = +25^\circ\text{C}$ unless otherwise noted.)

Rating	Symbol	Value	Unit
Power Supply Voltage	V _{CC} V _{EE}	+5.5 -16.5	V _{dc}
Digital Input Voltage	V ₅ thru V ₁₂	0 to +5.5	V _{dc}
Applied Output Voltage	V _O	+0.5, -5.2	V _{dc}
Reference Current	I ₁₄	5.0	mA
Reference Amplifier Inputs	V ₁₄ , V ₁₅	V _{CC} , V _{EE}	V _{dc}
Operating Temperature Range	T _A	-55 to +125 0 to +75	°C
	MC1508LB MC1408L Series		
Storage Temperature Range	T _{stg}	-65 to +150	°C

ELECTRICAL CHARACTERISTICS (V_{CC} = +5.0 V_{dc}, V_{EE} = -15 V_{dc}, $\frac{V_{ref}}{R_{14}} = 2.0 \text{ mA}$, MC1508L-B: T_A = -55°C to +125°C, MC1408L Series: T_A = 0 to +75°C unless otherwise noted. All digital inputs at high logic level.)

Characteristic	Figure	Symbol	Min	Typ	Max	Unit
Relative Accuracy (Error relative to full scale I _O) MC1508LB, MC1408LB MC1408L7, See Note 1 MC1408L6, See Note 1	4	E _r	-	-	±0.19 ±0.39 ±0.78	%
Settling Time to within ±1/2 LSB (includes t _{PLH}) (T _A = +25°C) See Note 2	5	t _S	-	300	-	ns
Propagation Delay Time T _A = +25°C	5	t _{PLH} , t _{PHL}	-	30	100	ns
Output Full Scale Current Drift		TC _{IO}	-	-20	-	PPM/°C
Digital Input Logic Levels (MSB) High Level, Logic "1" Low Level, Logic "0"	3	V _{IH} V _{IL}	2.0 -	- -	- 0.8	V _{dc}
Digital Input Current (MSB) High Level, V _{IH} = 5.0 V Low Level, V _{IL} = 0.8 V	3	I _{IH} I _{IL}	- -	0 -0.4	0.04 -0.8	mA
Reference Input Bias Current (Pin 15)	3	I _{I5}	-	-1.0	-5.0	μA
Output Current Range V _{EE} = -5.0 V V _{EE} = -15 V, T _A = 25°C	3	I _O	0 0	2.0 2.0	2.1 4.2	mA
Output Current V _{ref} = 2.000 V, R ₁₄ = 1000 Ω	3	I _O	1.9	1.99	2.1	mA
Output Current (All bits low)	3	I _{O(min)}	-	0	4.0	μA
Output Voltage Compliance (E _r ≤ 0.19% at T _A = +25°C) Pin 1 grounded Pin 1 open, V _{EE} below -10 V	3	V _O	-	-	-0.55, +0.4 -5.0, +0.4	V _{dc}
Reference Current Slew Rate	6	SR I _{ref}	-	4.0	-	mA/μs
Output Current Power Supply Sensitivity		PSRR(-)	-	0.5	2.7	μA/V
Power Supply Current (All bits low)	3	I _{CC} I _{EE}	-	+13.5 -7.5	+22 -13	mA
Power Supply Voltage Range (T _A = +25°C)	3	V _{CCR} V _{VEER}	+4.5 -4.5	+5.0 -15	+5.5 -16.5	V _{dc}
Power Dissipation All bits low V _{EE} = -5.0 V _{dc} V _{EE} = -15 V _{dc} All bits high V _{EE} = -5.0 V _{dc} V _{EE} = -15 V _{dc}	3	P _D	- - - -	105 190 90 160	170 305 - -	mW

Note 1. All current switches are tested to guarantee at least 50% of rated output current.
Note 2. All bits switched.

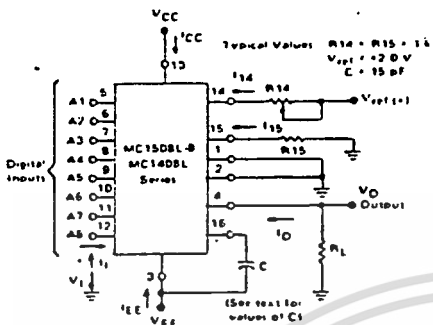


MOTOROLA Semiconductor Products Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TEST CIRCUITS

FIGURE 3 - NOTATION DEFINITIONS TEST CIRCUIT



V_1 and I_1 apply to inputs A1 thru AB

The resistor tied to pin 15 is to temperature compensate the bias current and may not be necessary for all applications

$$I_D = K \left\{ \frac{A_1}{2} + \frac{A_2}{4} + \frac{A_3}{8} + \frac{A_4}{16} + \frac{A_5}{32} + \frac{A_6}{64} + \frac{A_7}{128} + \frac{A_8}{256} \right\}$$

where $K \cong \frac{V_{ref}}{R_{14}}$

and $A_N = "1"$ if A_N is at high level
 $A_N = "0"$ if A_N is at low level

FIGURE 4 - RELATIVE ACCURACY TEST CIRCUIT

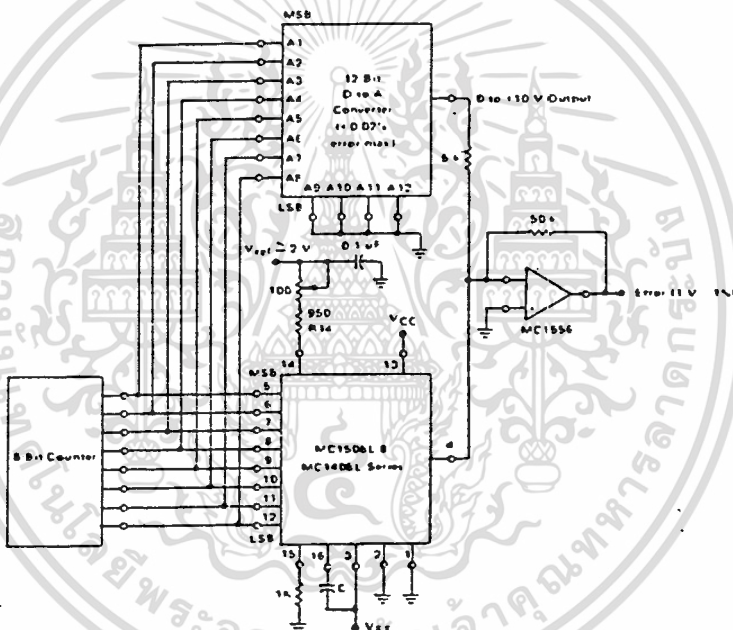
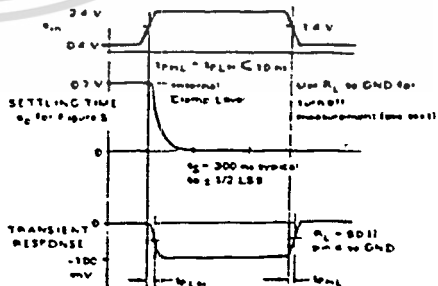
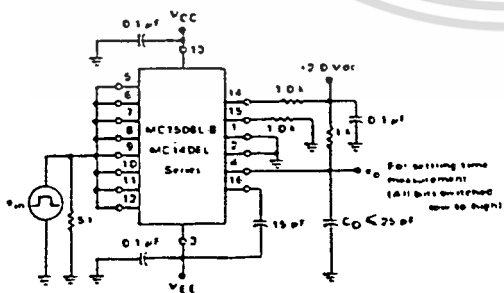


FIGURE 5 - TRANSIENT RESPONSE and SETTLING TIME

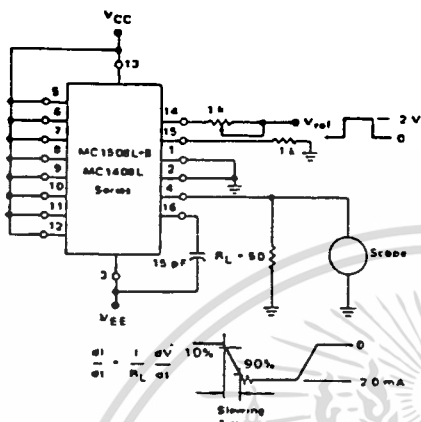


MOTOROLA Semiconductor Products Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TEST CIRCUITS (continued)

FIGURE 6 - REFERENCE CURRENT SLEW RATE MEASUREMENT



THERMAL INFORMATION

The maximum power consumption an integrated circuit can tolerate at a given operating ambient temperature, can be found from the equation:

$$PD(T_A) = \frac{T_{J(max)} - T_A}{R_{\theta JA}(Typ)}$$

Where: $PD(T_A)$ = Power Dissipation allowable at a given operating ambient temperature. This must be greater than the sum of the products of the supply voltages and supply currents at the worst case operating condition

$T_{J(max)}$ = Maximum Operating Junction Temperature as listed in the Maximum Ratings Section

T_A = Maximum Desired Operating Ambient Temperature

$R_{\theta JA}(Typ)$ = Typical Thermal Resistance Junction to Ambient

FIGURE 7 - POSITIVE V_{ref}

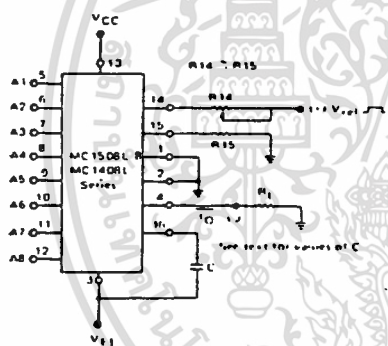
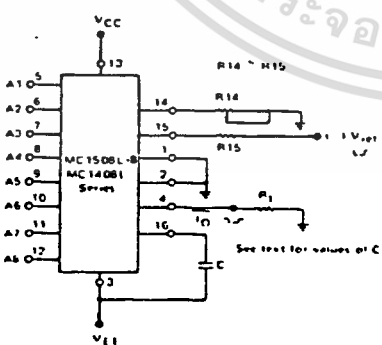


FIGURE 8 - NEGATIVE V_{ref}



OUTLINE DIMENSIONS

$R_{\theta JA} = 100^{\circ}\text{C/W (typ)}$

NOTES

- LEADS WITHIN $\pm 13\text{mm}$ ($\pm 0.51\text{IN}$) RADIUS OF TRUE POSITION AT SEATING PLANE AT MAXIMUM MATERIAL CONDITION
- PdG INDEX NOTCH IN LEAD NOTCH IN CERAMIC DR IN A DOT
- DIM 'L' TO CENTER OF LEADS WHEN FORMED PARALLEL

Weight ≈ 1.197 grams

DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX
A	19.05	19.81	0.750	0.780
B	6.77	6.91	0.265	0.275
C	4.06	5.08	0.160	0.200
D	0.36	0.51	0.015	0.020
E	1.40	1.25	0.055	0.050
F	2.54	BSC	0.100	BSC
H	0.51	1.14	0.020	0.045
J	0.20	0.31	0.008	0.012
K	3.18	0.30	0.125	0.010
L	2.37	7.87	0.090	0.310
M		15.0		15.0
N	0.51	1.02	0.020	0.040

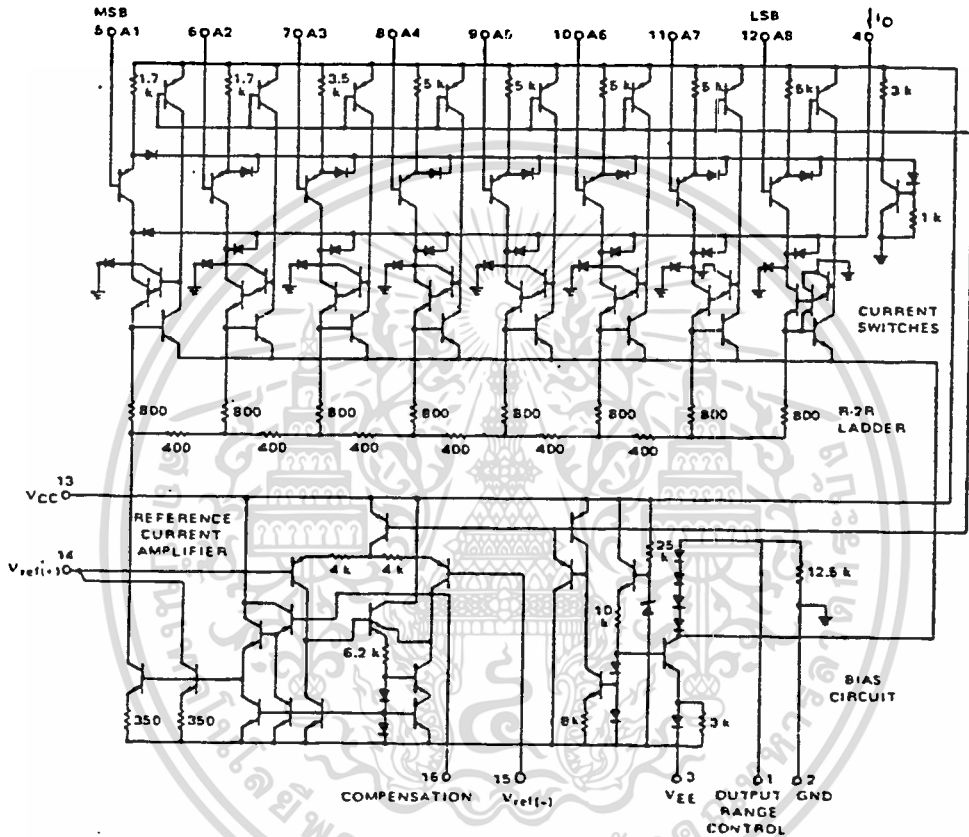
CASE 670 D2
CERAMIC PACKAGE



MOTOROLA Semiconductor Products Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 9 — MC1508L-8/MC1408L SERIES EQUIVALENT
CIRCUIT SCHEMATIC
DIGITAL INPUTS



CIRCUIT DESCRIPTION

The MC1508L-8 consists of a reference current amplifier, an R-2R ladder, and eight high-speed current switches. For many applications, only a reference resistor and reference voltage need be added.

The switches are noninverting in operation, therefore a high state on the input turns on the specified output current component. The switch uses current steering for high speed, and a termination amplifier consisting of an active load gain stage with unity gain feedback. The termination amplifier holds the parasitic capacitance of the ladder at a constant voltage during switching, and provides

a low impedance termination of equal voltage for all legs of the ladder.

The R-2R ladder divides the reference amplifier current into binary-related components, which are fed to the switches. Note that there is always a remainder current which is equal to the least significant bit. This current is shunted to ground, and the maximum output current is $755/256$ of the reference amplifier current, or 1.997 mA for a 2.0 mA reference amplifier current if the NPN current source pair is perfectly matched.



MOTOROLA Semiconductor Products Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

GENERAL INFORMATION

Reference Amplifier Drive and Compensation

The reference amplifier provides a voltage at pin 14 for converting the reference voltage to a current, and a turn-around circuit or current mirror for feeding the ladder. The reference amplifier input current, I₁₄, must always flow into pin 14 regardless of the setup method or reference voltage polarity.

Connections for a positive reference voltage are shown in Figure 7. The reference voltage source supplies the full current (I₁₄). For bipolar reference signals, as in the multiplying mode, R₁₅ can be tied to a negative voltage corresponding to the minimum input level. It is possible to eliminate R₁₅ with only a small sacrifice in accuracy and temperature drift. Another method for bipolar inputs is shown in Figure 25.

The compensation capacitor value must be increased with increases in R₁₄ to maintain proper phase margin, for R₁₄ values of 1.0, 2.5 and 5.0 kilohms, minimum capacitor values are 15, 37, and 75 pF. The capacitor should be tied to V_{EE} as this increases negative supply rejection.

A negative reference voltage may be used if R₁₄ is grounded and the reference voltage is applied to R₁₅ as shown in Figure 8. A high input impedance is the main advantage of this method. Compensation involves a capacitor to V_{EE} on pin 16, using the values of the previous paragraph. The negative reference voltage must be at least 3.0 volts above the V_{EE} supply. Bipolar input signals may be handled by connecting R₁₄ to a positive reference voltage equal to the peak positive input level at pin 15.

When a dc reference voltage is used, capacitive bypass to ground is recommended. The 5.0 V logic supply is not recommended as a reference voltage. If a well regulated 5.0-V supply which drives logic is to be used as the reference, R₁₄ should be decoupled by connecting it to +5.0 V through another resistor and bypassing the junction of the two resistors with 0.1 μ F to ground. For reference voltages greater than 5.0 V, a clamp diode is recommended between pin 14 and ground.

If pin 14 is driven by a high impedance such as a transistor current source, none of the above compensation methods apply and the amplifier must be heavily compensated, decreasing the overall bandwidth.

Output Voltage Range

The voltage on pin 4 is restricted to a range of -0.55 to +0.4 volts at +25°C, due to the current switching methods employed in the MC1508L-B. When a current switch is turned "off", the positive voltage on the output terminal can turn "on" the output diode and increase the output current level. When a current switch is turned "on", the negative output voltage range is restricted. The base of the termination circuit Darlington transistor is one diode voltage below ground when pin 1 is grounded, so a negative voltage below the specified safe level will drive the low current device of the Darlington into saturation, decreasing the output current level.

The negative output voltage compliance of the MC1508L-B may be extended to -5.0 V volts by opening the circuit at pin 1. The negative supply voltage must be more negative than -10 volts. Using a full scale current of 1.992 mA and load resistor of 2.5 kilohms between pin 4 and ground will yield a voltage output of 256 levels between 0 and -4.980 volts. Floating pin 1 does not affect the converter speed or power dissipation. However, the value of the load resistor determines the switching time due to increased voltage swing. Values of R_L up to 500 ohms do not significantly affect performance, but a 2.5-kilohm load increases "worst case" settling time to 1.2 μ s (when all bits are switched on).

Refer to the subsequent text section on Settling Time for more details on output loading.

If a power supply value between -5.0 V and -10 V is desired, a voltage of between 0 and -5.0 V may be applied to pin 1. The value of this voltage will be the maximum allowable negative output swing.

Output Current Range

The output current maximum rating of 4.2 mA may be used only for negative supply voltages typically more negative than -8.0 volts, due to the increased voltage drop across the 350-ohm resistors in the reference current amplifier.

Accuracy

Absolute accuracy is the measure of each output current level with respect to its intended value, and is dependent upon relative accuracy and full scale current drift. Relative accuracy is the measure of each output current level as a fraction of the full scale current. The relative accuracy of the MC1508L-B is essentially constant with temperature due to the excellent temperature tracking of the monolithic resistor ladder. The reference current may drift with temperature, causing a change in the absolute accuracy of output current. However, the MC1508L-B has a very low full scale current drift with temperature.

The MC1508L-B/MC1408L Series is guaranteed accurate to within $\pm 1/2$ LSB at +25°C at a full scale output current of 1.992 mA. This corresponds to a reference amplifier output current drive to the ladder network of 2.0 mA, with the loss of one LSB = 8.0 μ A which is the ladder remainder shunted to ground. The input current to pin 14 has a guaranteed value of between 1.9 and 2.1 mA, allowing some mismatch in the NPN current source pair. The accuracy test circuit is shown in Figure 4. The 12-bit converter is calibrated for a full scale output current of 1.992 mA. This is an optional step since the MC1508L-B accuracy is essentially the same between 1.5 and 2.5 mA. Then the MC1508L-B circuits' full scale current is trimmed to the same value with R₁₄ so that a zero value appears at the error amplifier output. The counter is activated and the error band may be displayed on an oscilloscope, detected by comparators, or stored in a peak detector.

Two 8-bit D-to-A converters may not be used to construct a 16-bit accurate D to A converter. 16-bit accuracy implies a total error of $\pm 1/2$ of one part in 65,536, or $\pm 0.00076\%$, which is much more accurate than the $\pm 0.19\%$ specification provided by the MC1508L-B.

Multiplying Accuracy

The MC1508L-B may be used in the multiplying mode with eight-bit accuracy when the reference current is varied over a range of 256:1. The major source of error is the bias current of the termination amplifier. Under "worst case" conditions, these eight amplifiers can contribute a total of 16 μ A extra current at the output terminal. If the reference current in the multiplying mode ranges from 16 μ A to 4.0 mA, the 16 μ A contributes an error of 0.1 LSB. This is well within eight-bit accuracy referenced to 4.0 mA.

A monotonic converter is one which supplies an increase in current for each increment in the binary word. Typically, the MC1508L-B is monotonic for all values of reference current above 0.5 mA. The recommended range for operation with a dc reference current is 0.5 to 4.0 mA.



MOTOROLA Semiconductor Products Inc.

GENERAL INFORMATION (Continued)

Settling Time

The "worst case" switching condition occurs when all bits are switched "on", which corresponds to a low-to-high transition for all bits. This time is typically 300 ns for settling to within 1/2 LSB, for 8-bit accuracy, and 200 ns to 1/2 LSB for 7 and 6-bit accuracy. The turn off is typically under 100 ns. These times apply when $R_L \leq 500$ ohms and $C_D \leq 25$ pF.

The slowest single switch is the least significant bit, which turns "on" and settles in 250 ns and turns "off" in 80 ns. In applications where the D-to-A converter functions in a positive-going ramp mode, the "worst case" switching condition does not occur, and a settling time of less than 300 ns may be realized. Bit A7 turns "on" in 200 ns and "off" in 80 ns, while bit A6 turns "on" in 150 ns and "off" in 80 ns.

The test circuit of Figure 5 requires a smaller voltage swing for the current switches due to internal voltage clamping in the MC-1508L-B. A 1.0k-ohm load resistor from pin 4 to ground gives a typical settling time of 400 ns. Thus, it is voltage swing and not the output RC time constant that determines settling time for most applications.

Extra care must be taken in board layout since this is usually the dominant factor in satisfactory test results when measuring settling time. Short leads, 100 μ F supply bypassing for low frequencies, and minimum scope lead length are all mandatory.

TYPICAL CHARACTERISTICS

($V_{CC} = +5.0V$, $V_{EE} = -15V$, $T_A = +25^\circ C$ unless otherwise noted)

FIGURE 10 - LOGIC INPUT CURRENT versus INPUT VOLTAGE

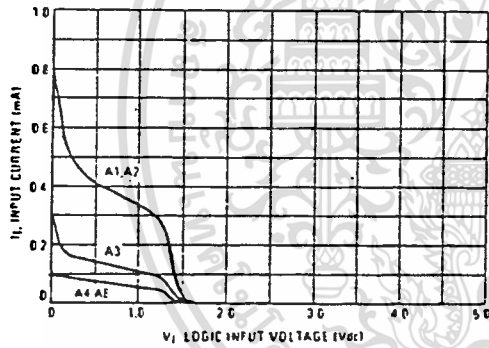


FIGURE 11 - TRANSFER CHARACTERISTIC versus TEMPERATURE (A5 thru A8 thresholds lie within range for A1 thru A4)

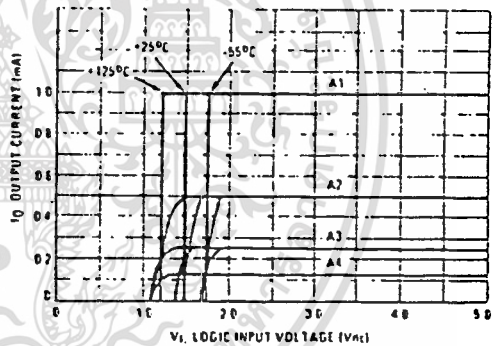


FIGURE 12 - OUTPUT CURRENT versus OUTPUT VOLTAGE (See text for pin 4 restrictions)

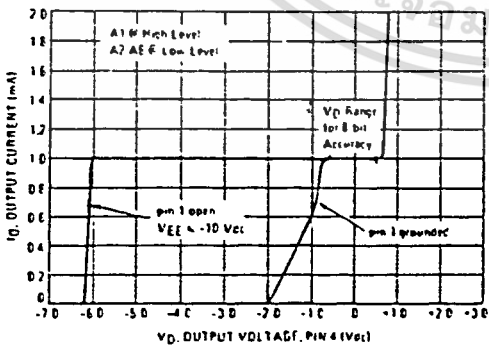
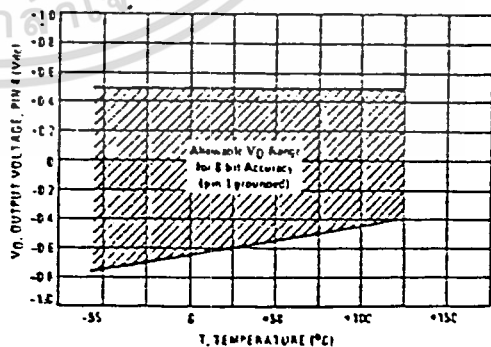


FIGURE 13 - OUTPUT VOLTAGE versus TEMPERATURE (Negative range with pin 4 open is -5.0 Vdc over full temperature range)



MOTOROLA Semiconductor Products Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL CHARACTERISTICS (continued)
 (VCC = +5.0 V, VEE = -15 V, TA = +25°C unless otherwise noted.)

FIGURE 14 - REFERENCE INPUT FREQUENCY RESPONSE

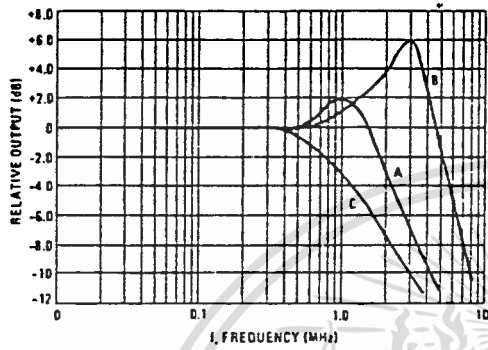


FIGURE 15 - TYPICAL POWER SUPPLY CURRENT versus TEMPERATURE (all bits low)

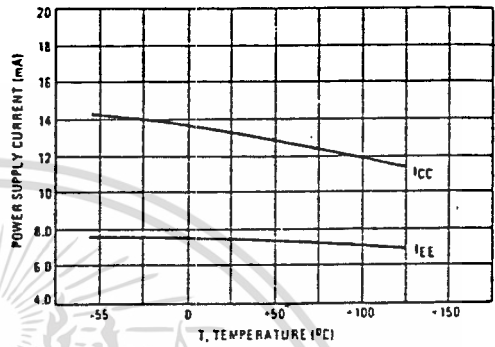
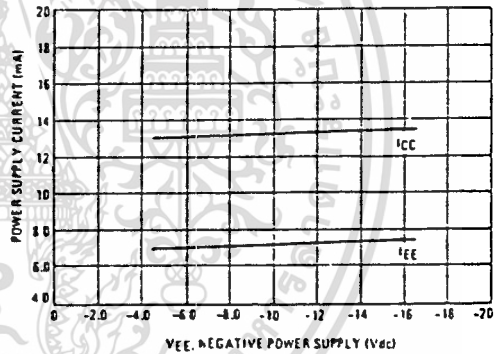


FIGURE 16 - TYPICAL POWER SUPPLY CURRENT versus VEE (all bits low)



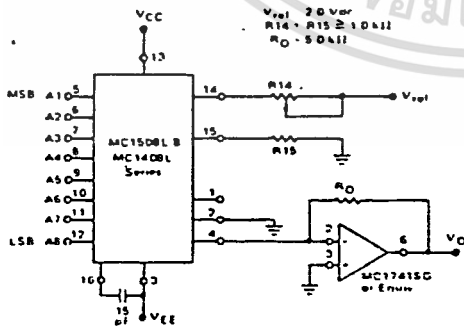
Unless otherwise specified:

R14 = R15 = 1.0 kΩ
 C = 15 pF, pin 16 to VEE
 RL = 50 Ω, pin 4 to GND

- Curve A: Large Signal Bandwidth
Method of Figure 7
Vref = 2.0 V (p-p) offset 1.0 V above GND
- Curve B: Small Signal Bandwidth
Method of Figure 7 RL = 250 Ω
Vref = 50 mV (p-p) offset 200 mV above GND
- Curve C: Large and Small Signal Bandwidth
Method of Figure 25 (no op-amp), RL = 50 Ω
RS = 50 Ω
Vref = 2.0 V
VS = 100 mV (p-p) centered at 0 V

APPLICATIONS INFORMATION

FIGURE 17 - OUTPUT CURRENT TO VOLTAGE CONVERSION



Theoretic of VO

$$V_O = \frac{V_{ref}}{R_{14}} (R_0) \left[\frac{A_1}{2} + \frac{A_2}{4} + \frac{A_3}{8} + \frac{A_4}{16} + \frac{A_5}{32} + \frac{A_6}{64} + \frac{A_7}{128} + \frac{A_8}{256} \right]$$

Assume Vref, R14 or R0 or that VO with all digital inputs at high level is equal to 0.941 volt.

$$V_O = \frac{2V}{14} (18k) \left[\frac{1}{2} + \frac{1}{4} + \frac{1}{8} + \frac{1}{16} + \frac{1}{32} + \frac{1}{64} + \frac{1}{128} + \frac{1}{256} \right]$$

$$10V \left[\frac{799}{256} \right] = 9.941V$$



MOTOROLA Semiconductor Products Inc.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



A to D, D to A

ADC0801, ADC0802, ADC0803, ADC0804, ADC0805 8-Bit μ P Compatible A/D Converters

General Description

The ADC0801, ADC0802, ADC0803, ADC0804 and ADC0805 are CMOS 8-bit successive approximation A/D converters which use a differential potentiometric ladder—similar to the 256R products. These converters are designed to allow operation with the NSC800 and INS8080A derivative control bus, and TRI-STATE[®] output latches directly drive the data bus. These A/Ds appear like memory locations or I/O ports to the microprocessor and no interfacing logic is needed.

A new differential analog voltage input allows increasing the common-mode rejection and offsetting the analog zero input voltage value. In addition, the voltage reference input can be adjusted to allow encoding any smaller analog voltage span to the full 8 bits of resolution.

- Differential analog voltage inputs
- Logic inputs and outputs meet both MOS and TTL voltage level specifications
- Works with 2.5V (LM336) voltage reference
- On-chip clock generator
- 0V to 5V analog input voltage range with single 5V supply
- No zero adjust required
- 0.3" standard width 20-pin DIP package
- Operates ratiometrically or with 5 VDC, 2.5 VDC, or analog span adjusted voltage reference

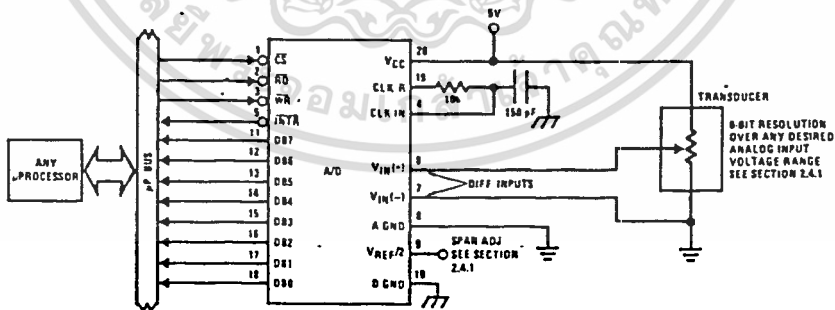
Features

- Compatible with 8080 μ P derivatives—no interfacing logic needed — access time — 135 ns
- Easy interface to all microprocessors, or operates "stand alone"

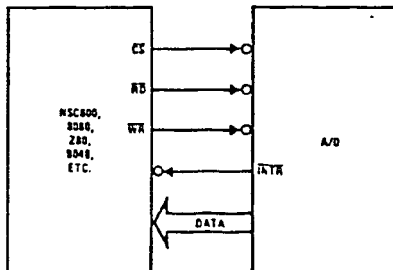
Key Specifications

- Resolution 8 bits
- Total error $\pm 1/4$ LSB, $\pm 1/2$ LSB and ± 1 LSB
- Conversion time 100 μ s

Typical Applications



8080 Interface



ERROR SPECIFICATION (INCLUDES FULL SCALE, ZERO ERROR, AND NON-LINEARITY)			
PART NUMBER	FULL-SCALE ADJUSTED	VREF/2 = 2.500 VDC (NO ADJUSTMENTS)	VREF/2 = NO CONNECTION (NO ADJUSTMENTS)
ADC0801	$\pm 1/4$ LSB	$\pm 1/2$ LSB	
ADC0802			
ADC0803	$\pm 1/2$ LSB		
ADC0804		± 1 LSB	
ADC0805			± 1 LSB

TRI-STATE[®] is a registered trademark of National Semiconductor Corp.

Absolute Maximum Ratings (Notes 1 and 2)

Supply Voltage (V _{CC}) (Note 3)	6.5V
Logic Control Inputs	-0.3V to +18V
At Other Input and Outputs	-0.3V to (V _{CC} + 0.3V)
Storage Temperature Range	-65°C to +150°C
Package Dissipation at T _A = 25°C	875 mW
Lead Temperature (Soldering, 10 seconds)	300°C

Operating Ratings (Notes 1 and 2)

Temperature Range	T _{MIN} ≤ T _A ≤ T _{MAX}
ADC0801/02LD	-55°C ≤ T _A ≤ +125°C
ADC0801/02/03/04LCD	-40°C ≤ T _A ≤ +85°C
ADC0801/02/03/05LCN	-40°C ≤ T _A ≤ +85°C
ADC0804LCN	0°C ≤ T _A ≤ +70°C
Range of V _{CC}	4.5 V _{DC} to 6.3 V _{DC}

Electrical Characteristics

The following specifications apply for V_{CC} = 5 V_{DC}, T_{MIN} ≤ T_A ≤ T_{MAX} and f_{CLK} = 640 kHz unless otherwise specified.

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
ADC0801: Total Adjusted Error (Note 8)	With Full-Scale Adj. (See Section 2.5.2)			±1/4	LSB
ADC0802: Total Unadjusted Error (Note 8)	V _{REF/2} = 2.500 V _{DC}			±1/2	LSB
ADC0803: Total Adjusted Error (Note 8)	With Full-Scale Adj. (See Section 2.5.2)			±1/2	LSB
ADC0804: Total Unadjusted Error (Note 8)	V _{REF/2} = 2.500 V _{DC}			±1	LSB
ADC0805: Total Unadjusted Error (Note 8)	V _{REF/2} - No Connection			±1	LSB
V _{REF/2} Input Resistance (Pin 9)	ADC0801/02/03/05 ADC0804 (Note 9)	2.5 1.0	8.0 1.3		kΩ kΩ
Analog Input Voltage Range	(Note 4) V(+) or V(-) Gnd-0.05			V _{CC} +0.05	V _{DC}
DC Common-Mode Error	Over Analog Input Voltage Range		±1/16	±1/8	LSB
Power Supply Sensitivity	V _{CC} = 5 V _{DC} ±10% Over Allowed V _{IN} (+) and V _{IN} (-) Voltage Range (Note 4)		±1/16	±1/8	LSB

AC Electrical Characteristics

The following specifications apply for V_{CC} = 5 V_{DC} and T_A = 25°C unless otherwise specified.

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
t _c	Conversion Time f _{CLK} = 640 kHz (Note 6)	103		114	μs
t _c	Conversion Time (Note 5, 6)	66		73	1/f _{CLK}
f _{CLK}	Clock Frequency V _{CC} = 5V, (Note 5)	100	640	1460	kHz
CR	Clock Duty Cycle (Note 5)	40	50	60	%
CR	Conversion Rate in Free-Running Mode INT _A tied to \overline{WR} with \overline{CS} = 0 V _{DC} , f _{CLK} = 640 kHz			8770	conv/s
t _{W_R(L)}	Width of \overline{WR} Input (Start Pulse Width) \overline{CS} = 0 V _{DC} (Note 7)	100			ns
t _{ACC}	Access Time (Delay from Falling Edge of \overline{RD} to Output Data Valid) C _L = 100 pF		135	200	ns
t _{1H, t_{0H}}	TRI-STATE Control (Delay from Rising Edge of \overline{RD} to Hi-Z State) C _L = 10 pF, R _L = 10k (See TRI-STATE Test Circuits)		125	200	ns
t _{1, t_{R1}}	Delay from Falling Edge of \overline{WR} or \overline{RD} to Reset of INT _A		300	450	ns
C _{II}	Input Capacitance of Logic Control Inputs		5	7.5	pF
C _{OUT}	TRI-STATE Output Capacitance (Data Buffers)		5	7.5	pF

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

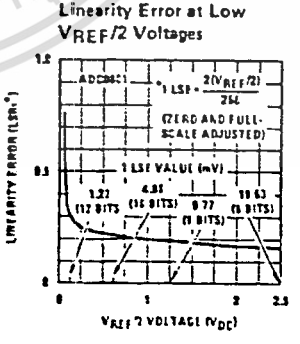
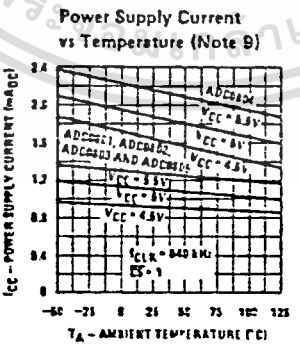
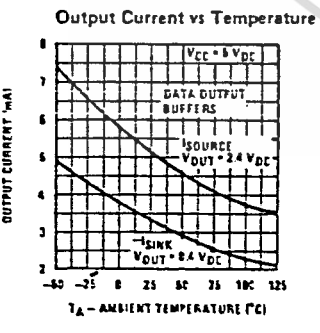
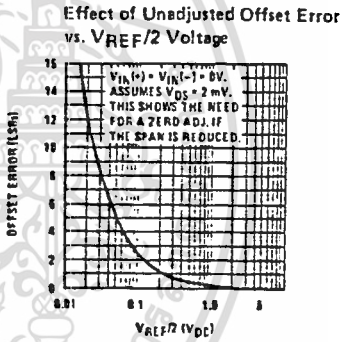
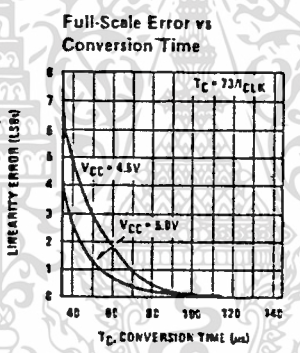
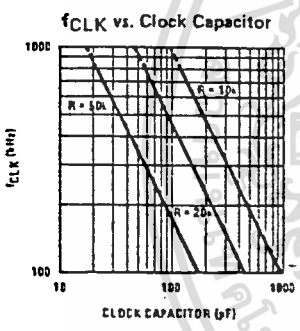
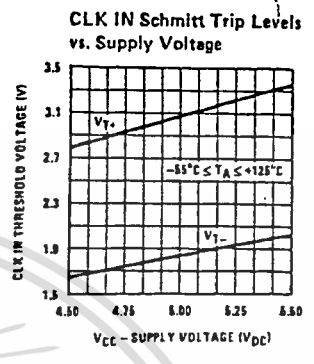
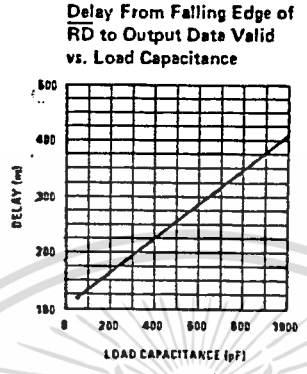
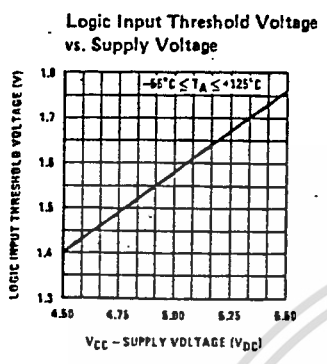
Electrical Characteristics

The following specifications apply for $V_{CC} = 5\text{ VDC}$ and $T_{MIN} \leq T_A \leq T_{MAX}$, unless otherwise specified.

PARAMETER		CONDITIONS	MIN	TYP	MAX	UNITS
CONTROL INPUTS (Note: CLK IN (Pin 4) is the input of a Schmitt trigger circuit and is therefore specified separately)						
$V_{IN(1)}$	Logical "1" Input Voltage (Except Pin 4 CLK IN)	$V_{CC} = 5.25\text{ VDC}$	2.0		15	VDC
$V_{IN(0)}$	Logical "0" Input Voltage (Except Pin 4 CLK IN)	$V_{CC} = 4.75\text{ VDC}$			0.8	VDC
$I_{IN(1)}$	Logical "1" Input Current (All Inputs)	$V_{IN} = 5\text{ VDC}$		0.005	1	μADC
$I_{IN(0)}$	Logical "0" Input Current (All Inputs)	$V_{IN} = 0\text{ VDC}$	-1	-0.005		μADC
CLOCK IN AND CLOCK R						
V_{T+}	CLK IN (Pin 4) Positive Going Threshold Voltage		2.7	3.1	3.5	VDC
V_{T-}	CLK IN (Pin 4) Negative Going Threshold Voltage		1.5	1.8	2.1	VDC
V_H	CLK IN (Pin 4) Hysteresis ($V_{T+} - V_{T-}$)		0.6	1.3	2.0	VDC
$V_{OUT(0)}$	Logical "0" CLK R Output Voltage	$I_O = 360\ \mu\text{A}$ $V_{CC} = 4.75\text{ VDC}$			0.4	VDC
$V_{OUT(1)}$	Logical "1" CLK R Output Voltage	$I_O = -360\ \mu\text{A}$ $V_{CC} = 4.75\text{ VDC}$	2.4			VDC
DATA OUTPUTS AND INTR						
$V_{OUT(0)}$	Logical "0" Output Voltage Data Outputs INTR Output	$I_{OUT} = 1.6\text{ mA}, V_{CC} = 4.75\text{ VDC}$ $I_{OUT} = 1.0\text{ mA}, V_{CC} = 4.75\text{ VDC}$			0.4	VDC
$V_{OUT(1)}$	Logical "1" Output Voltage	$I_O = -360\ \mu\text{A}, V_{CC} = 4.75\text{ VDC}$	2.4		0.4	VDC
$V_{OUT(1)}$	Logical "1" Output Voltage	$I_O = -10\ \mu\text{A}, V_{CC} = 4.75\text{ VDC}$	4.5			VDC
I_{OUT}	TRI-STATE Disabled Output Leakage (All Data Buffers)	$V_{OUT} = 0\text{ VDC}$ $V_{OUT} = 5\text{ VDC}$	-3			μADC
I_{SOURCE}		V_{OUT} Short to Gnd, $T_A = 25^\circ\text{C}$	4.5	6	3	mA
I_{SINK}		V_{OUT} Short to V_{CC} , $T_A = 25^\circ\text{C}$	9.0	16		mA
POWER SUPPLY						
I_{CC}	Supply Current (Includes Ladder Current)	$f_{CLK} = 640\text{ kHz}$, $V_{REF/2} = \text{NC}, T_A = 25^\circ\text{C}$ and $\overline{CS} = "1"$ ADC0801/02/03/05 ADC0804 (Note 9)		1.1 1.9	1.8 2.5	mA mA

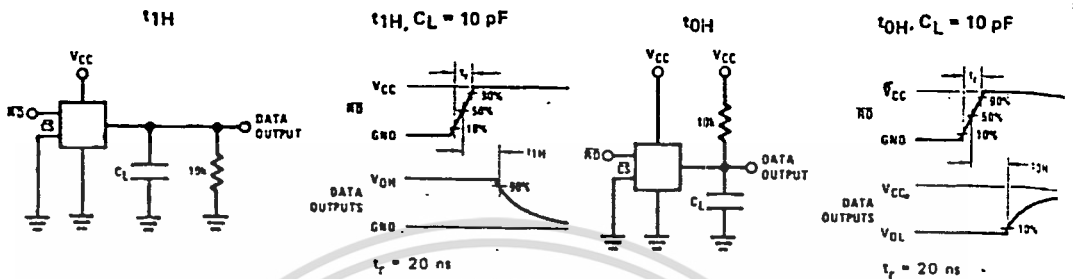
- Note 1: Absolute maximum ratings are those values beyond which the life of the device may be impaired.
- Note 2: All voltages are measured with respect to Gnd, unless otherwise specified. The separate A Gnd point should always be wired to the D Gnd.
- Note 3: A zener diode exists, internally, from V_{CC} to Gnd and has a typical breakdown voltage of 7 VDC.
- Note 4: For $V_{IN(-)} \geq V_{IN(+)}$ the digital output code will be 0000 0000. Two on-chip diodes are tied to each analog input (see block diagram) which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the V_{CC} supply. Be careful, during testing at low V_{CC} levels (4.5V), as high level analog inputs (5V) can cause this input diode to conduct—especially at elevated temperatures, and cause errors for analog inputs near full-scale. The spec allows 50 mV forward bias of either diode. This means that as long as the analog V_{IN} does not exceed the supply voltage by more than 50 mV, the output code will be correct. To achieve an absolute 0 VDC to 5 VDC input voltage range will therefore require a minimum supply voltage of 4.950 VDC over temperature variations, initial tolerance and loading.
- Note 5: Accuracy is guaranteed at $f_{CLK} = 640\text{ kHz}$. At higher clock frequencies accuracy can degrade. For lower clock frequencies, the duty cycle limits can be extended so long as the minimum clock high time interval or minimum clock low time interval is no less than 275 ns.
- Note 6: With an asynchronous start pulse, up to 8 clock periods may be required before the internal clock phases are proper to start the conversion process. The start request is internally latched, see Figure 2 and section 2.0.
- Note 7: The \overline{CS} input is assumed to bracket the \overline{WR} strobe input and therefore timing is dependent on the \overline{WR} pulse width. An arbitrarily wide pulse width will hold the converter in a reset mode and the start of conversion is initiated by the low to high transition of the \overline{WR} pulse (see timing diagrams).
- Note 8: None of these A/Ds requires a zero adjust (see section 2.5.1). To obtain zero code at other analog input voltages see section 2.5 and Figure 5.
- Note 9: For ADC0804LCD typical value of $V_{REF/2}$ input resistance is 8 k Ω and of I_{CC} is 1.1 mA.

Typical Performance Characteristics

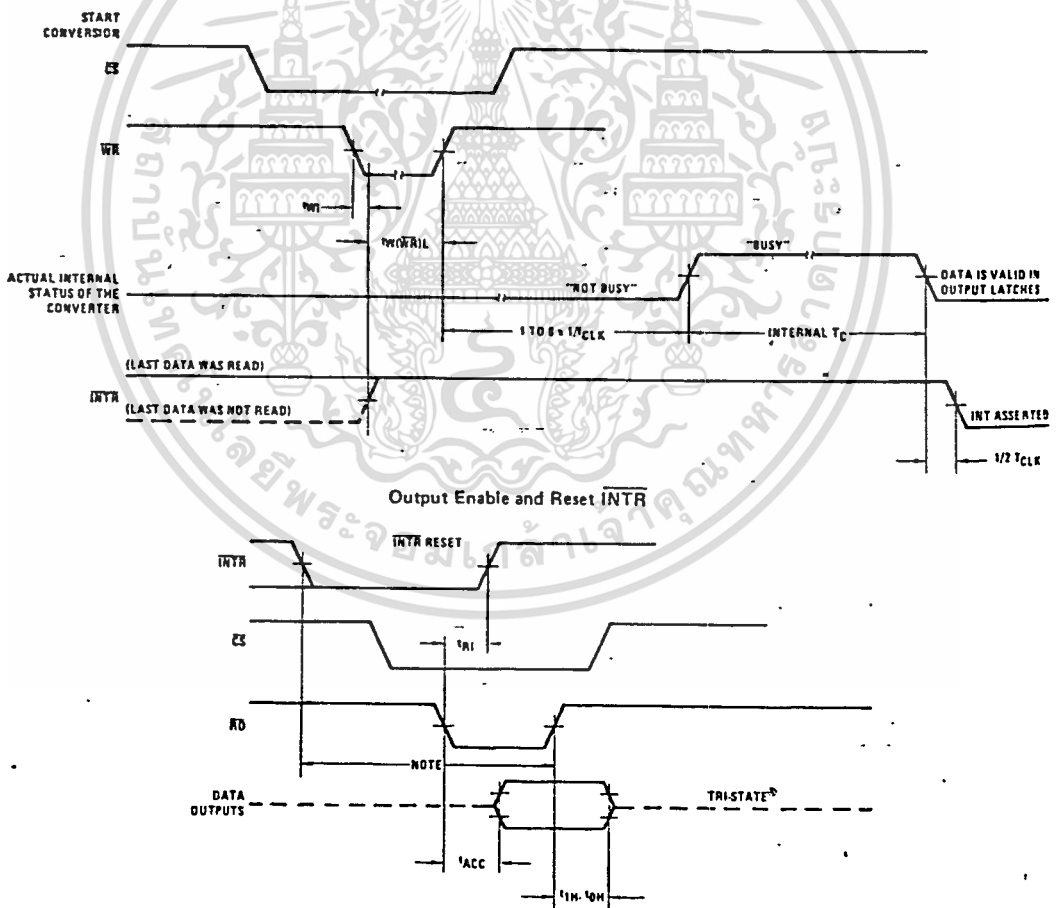


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TRI-STATE[®] Test Circuits and Waveforms



Timing Diagrams (All timing is measured from the 50% voltage points)



Note: Read strobe must occur 8 clock periods ($8/\text{CLK}$) after assertion of interrupt to guarantee reset of INTR.

กิตติกรรมประกาศ

โครงการเรื่องนี้สำเร็จได้ด้วยดี ด้วยความช่วยเหลือ แนะนำ และสนับสนุนอุปกรณ์ และเครื่องมือ จากบุคคลหลายฝ่ายด้วยกัน โดยเฉพาะอย่างยิ่ง

อาจารย์ ธานีย์ ตริสุวรรณวัฒน์

อาจารย์ วิทยา ทิพย์สุวรรณพร

และเพื่อน ๆ ภาควิชาเทคโนโลยีการวัดคุมทางอุตสาหกรรม

จึงขอขอบคุณไว้ ณ ที่นี้ด้วย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. ยืน ภู่วรวรรณ และ วัฒนา เชียงกุล " ไมโครโปรเซสเซอร์ ไมโครคอมพิวเตอร์ " บริษัท ซีเอ็ดดูเคชั่น จำกัด, 2529
2. สมศักดิ์ กীরติวุฒิเศรษฐ์ " หลักการและการใช้งานเครื่องมือวัดอุตสาหกรรม ", สมาคมส่งเสริมเทคโนโลยี (ไทย-ญี่ปุ่น), 2528
3. มนัส สังวรศิลป์ " ไมโครโปรเซสเซอร์ 780 " , บริษัท อีเลคทรอนิคเวล จำกัด
4. สว่าง ประกายรุ่งทอง " อีเลคทรอนิคส์สวีท " วารสารเคมีคอนดัคเตอร์ อีเลคทรอนิคส์, ฉบับที่ 59, หน้า 153-161, 2527
5. บริษัท ซีเอ็ดดูเคชั่น จำกัด " คู่มือไอซี บริษัท ซีเอ็ดดูเคชั่น จำกัด, 2531
6. กิตติ ตีระเศรษฐ์ " ทรานสดิวเซอร์ " สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
7. Haward M. Berlin " Design of Opamp circuit with Exeriments " Haward W. Sams & Co., Inc 1980
8. National Semiconductor " Pressure transducer data booklet " National Semicarductor, 1981.
9. Motorola INC " MPx pressure sensors used for switch applications " Vol An 962, 1985.
10. Mcgrawhill " Digital principle and Applications, pp. 420-451.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้