



ปีการศึกษา 2530
เครื่องวัดและควบคุมความชื้นดินแบบหลายจุด
โดย

นายแดง ด้ามจัน

นายวรวิทย์ เตชะพันธ์

อาจารย์ที่ปรึกษา

อาจารย์สุพรรณ กุลพาณิชย์



ปริญาปีการศึกษา 2530

เรื่อง เครื่องวัดและควบคุมความชื้นดินแบบหลายจุด

ผู้จัดทำ.....

๑. นาย แดง ดำวัน 296305

๒. นาย วรวิทย์ เตชะพันธ์ 296317

.....อาจารย์ที่ปรึกษา
(อาจารย์ สุพรรณ กุลพาณิชย์)



เครื่องวัดและควบคุมความชื้นดินแบบหลายจุด

แดง ดามวัน
วรวิทย์ เตชะพันธ์

อาจารย์สุพรรณ กุลพาณิชย์
อาจารย์ที่ปรึกษา
ปีการศึกษา 2530

บทคัดย่อ

ความชื้นของดิน เป็นองค์ประกอบส่วนหนึ่งที่สำคัญสำหรับงานเกษตรกรรม เพราะพืชบางชนิดต้องการความชื้นที่พอเหมาะสำหรับการเจริญเติบโตที่สมบูรณ์ ดังนั้นจึงมีความจำเป็นที่จะต้องควบคุมปริมาณการให้น้ำพืชอย่างเพียงพอ โครงการนี้ เป็นโครงการที่ใช้สำหรับวัดและควบคุมความชื้นของดิน

ซึ่งโครงการนี้ เป็นการประยุกต์ของวงจรวัดค่าความจุกล่าวคือ เรามองความชื้นเป็นสารไดอิเล็กตริกนั่นเอง ในการออกแบบอาศัยการมัลติเพล็กซ์ (MULTIPLEX) เพื่อให้สามารถวัดได้หลายจุดตามที่ต้องการ ในโครงการนี้ ออกแบบเพียง 8 จุดเท่านั้น

MULTI-POINT SOIL MOISTURE MEASUREMENT AND CONTROLLER

MR. DAENG DAMWAN

MR. WORRAWIT TACHAPHAN

ADVISOR : MR. SUPHAN KULPHANICH

SCHOOL YEAR 1987

ABSTRACT

SOIL MOISTURE IS AN EMPORTANT FACTOR FOR AGRICULTURAL BECAUSE LEVEL OF MOISTURE IS WANTED FOR SOME PLANTS TO GROWTH.

SO WE MUST BE CONTROL AN APPROPRIATE WATER FOR PLANT. THIS PROJECT IS USED FOR MEASURING AND CONTROLLER THE QUANTITY SOIL MOISTURE.

THE PRINCIPLE OF THIS PROJECT IS AN APPLICATION OF CAPACITANCE MEASUREMENT CIRCUIT, AS WE LOOK THE SOIL MOISTURE IS A DIELECTRIC SUBSTANCE. IN ORDER TO DESIGN THIS PROJECT, THE MULTIPLEX CIRCUIT IS USED FOR MULTI- POINT SENSOR AND IN THIS PROJECT WAS DESIGNED FOR 8 POINTS ONLY.

สารบัญ

หน้า

บทที่ 1		
บทนำ		1
บทที่ 2		
ทฤษฎีและหลักการ		2
2.1 ค่าประจุที่มีผลต่อการ เปลี่ยนแปลงความชื้นดิน		2
2.2 หลักการวัดค่าความชื้นดิน โดยใช้ค่าประจุ		3
2.2.1 การวัดค่าประจุโดยใช้ความถี่		4
บทที่ 3		
การคำนวณและการสร้าง		
3.1 CAPACITIVE SENSOR		7
3.1.1 โครงสร้างของ โพรบ		7
3.1.2 การขุด เจาะ		10
3.2 วงจรผลิตความถี่		13
3.3 วงจรนับ		14
3.4 วงจรดี เทค		16
3.5 วงจรมัลติ เฟลทซ์		17
บทที่ 4		
4.1 การตั้ง เครื่อง		18
4.1.1 การตั้งสวิตช์ เล็กจำนวน แชนแนล		18
4.1.2 การตั้งสวิตช์ตั้ง ระดับความชื้นต่ำสุดและสูงสุด		19
4.1.3 การปรับคูนัย		20

	หน้า
4.1.4 การปรับ เต็มส เกล	21
4.2 การทดลอง เครื่อง	21
บทที่ 5	
บทสรุปและวิจารณ์	23
ภาคผนวก	24
กิตติกรรมประกาศ	25
หนังสืออ้างอิง	26



บทที่ 1

บทนำ

การให้น้ำพืชนั้นจำเป็นต้องทำอย่างสม่ำเสมอ และให้มีปริมาณเพียงพอความต้องการของพืช และให้มีปริมาณเพียงพอความต้องการของพืช ซึ่งขึ้นอยู่กับลักษณะของดิน องค์ประกอบของดินที่สามารถอุ้มน้ำได้ ขึ้นอยู่กับความชื้นของอากาศ และขึ้นอยู่กับชนิดของพืชด้วย การให้น้ำพืชอย่างสม่ำเสมอในปริมาณที่พอเหมาะโดยใช้แรงงานคนนั้น เหมาะสำหรับพื้นที่ขนาดเล็ก ๆ และมีแรงงานพอเพียง ถ้ามีพื้นที่ขนาดใหญ่ พืชต้องการน้ำที่พอเหมาะ การใช้แรงงานคนย่อมไม่เหมาะสม โครงการที่สร้างขึ้นมาเมื่อวัตถุประสงค์เมื่อวัดและควบคุมความชื้นของดิน ให้คงที่ในใดยานหนึ่งซึ่งสามารถตั้งยานที่ต้องการควบคุมได้ เช่น พืชชนิดหนึ่งต้องการความชื้นของดินอยู่ในย่าน 30 เปอร์เซ็นต์ ถึง 70 เปอร์เซ็นต์ เป็นต้น ดังนั้นจึงสามารถควบคุมความชื้นไม่ให้แห้งไปและไม่ให้ชื้นไปได้นอกจากนี้เครื่องเดียวได้ออกแบบให้สามารถวัดและควบคุมได้ 8 จุด ทำให้สามารถควบคุมความชื้นของดินได้เป็นบริเวณกว้าง โดยอาศัยหลักการ MULTIPLEX ทำให้ประหยัดวงจร

บทที่ 2

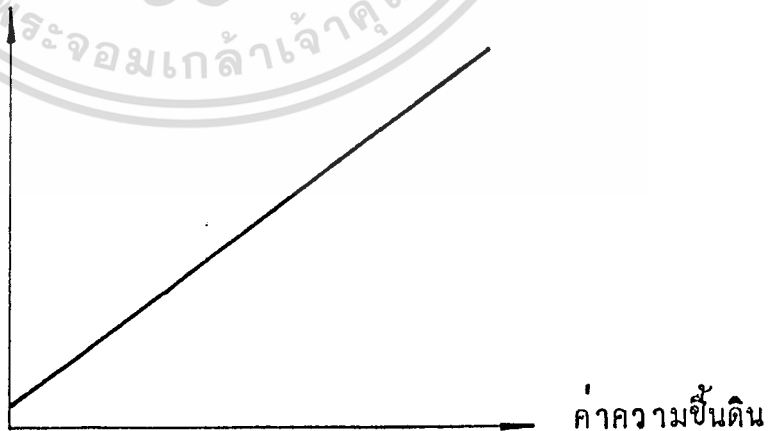
ทฤษฎีและหลักการ

ความชื้นภายในดินนั้นขึ้นอยู่กับองค์ประกอบหลาย ๆ อย่างรวมกัน นั่นก็คือ คุณสมบัติของดินที่จะสามารถรักษาค่าความชื้นเอาไว้ได้มากแค่ไหน ซึ่งก็ยังขึ้นอยู่กับความชื้นของอากาศบนผิวน้ำดิน และอุณหภูมิทั้งในอากาศ และในดินเองอีกด้วย โดยหลักแล้ว ๆ ไป ความชื้นภายในดินนั้นจะหาได้จากการนำดินมาเปรียบเทียบกับหาปริมาณของไอน้ำภายในดิน ต่อปริมาณของดินที่ต้องการ ถ้าที่ใดจะเป็นเปอร์เซ็นต์ของปริมาณไอน้ำภายในดินจะต้องนำค่าที่ได้ไปเทียบตารางความชื้นอีกทีหนึ่ง ซึ่งขั้นตอนในการหาความชื้นภายในดิน โดยหลักการข้างต้นนั้นค่อนข้างจะลำบากและหลายขั้นตอน

2.1 อุปกรณ์ที่มีผลต่อการเปลี่ยนแปลงความชื้นภายในดิน

การเปลี่ยนแปลงความชื้นภายในดิน นอกจากการเปลี่ยนแปลงปริมาณของไอน้ำภายในดินแล้วยังส่งผลให้เกิดการเปลี่ยนแปลงคุณสมบัติการเป็น ไดอิเล็กทริก (DIELECTRIC) ของดินอีกด้วย นั่นก็หมายความว่า เพอมิตติวิตี (PERMITTIVITY) ของดินได้เปลี่ยนแปลงไป

เพอมิตติวิตี



รูปที่ 2.1 ความสัมพันธ์ระหว่างความชื้นและเพอมิตติวิตี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะพบว่าความสัมพันธ์การเปลี่ยนแปลงความชันกับการเปลี่ยนแปลงค่าของ
เพอเมตริวิตีนั้นจะมีความสัมพันธ์กับแบบ ลีเนียร์ (LINEAR) เราก็สามารถนำผลของความ
สัมพันธ์ขึ้นไปใช้ประโยชน์สำหรับการหาค่าความชันภายในดินได้

จากความสัมพันธ์ดังกล่าวการเปลี่ยนแปลงของ เพอเมตริวิตี ก็จะมีผลให้ค่าประจุ
ของดินเปลี่ยนแปลง ดังนั้นการที่ความชันภายในดินมีการเปลี่ยนแปลงไปจะส่งผลให้เกิดการ
เปลี่ยนแปลงค่าประจุภายในดินด้วยเช่นกัน

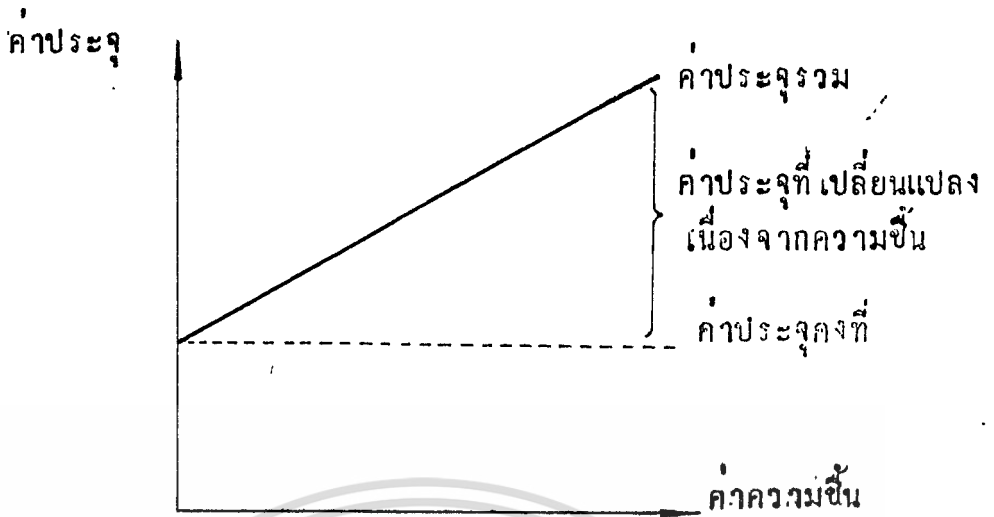


รูปที่ 2.2 ความสัมพันธ์ระหว่างความชันดินต่อประจุ

เนื่องจากการเปลี่ยนแปลงเพอเมตริวิตี กับการเปลี่ยนแปลงความชันดินมีความ
สัมพันธ์ในลักษณะลีเนียร์ เช่นกันก็จะได้ผลความสัมพันธ์ระหว่างความชันดินกับค่าประจุมี
ลักษณะเป็นลีเนียร์ด้วย เพราะว่าค่าประจุขึ้นอยู่กับค่าเพอเมตริวิตี

2.2 หลักการวัดค่าความชันดินโดยใช้ค่าประจุ

ในการวัดความชันของดินโดยวิธีการข้างต้นนอกจากจะยุ่งยากแล้ว ก็ยังไม่ใช่
ค่าความชันของดินโดยตรงอีกด้วย จากความสัมพันธ์การเปลี่ยนแปลงประจุเนื่องจาก
เปลี่ยนแปลงความชัน เราจะพบว่าหากได้ค่าประจุเราก็จะสามารถรู้ค่าของความชันได้
แต่เนื่องจากการเปลี่ยนแปลงค่าของประจุอยู่ในย่านที่ต่ำมาก ดังนั้นการวัดค่าประจุจาก
ดินโดยตรงอาจจะทำได้ยาก เราจะแก้ปัญหานี้โดยการอาศัยผลการเปลี่ยนแปลงค่าประจุ
ไปทำให้ค่าอื่นเกิดการเปลี่ยนแปลงไป ซึ่งค่าที่นึกคือ ความถี่



รูปที่ 2.3 ความสัมพันธ์ของค่าประจต่าง ๆ ต่อความขึ้นดิน

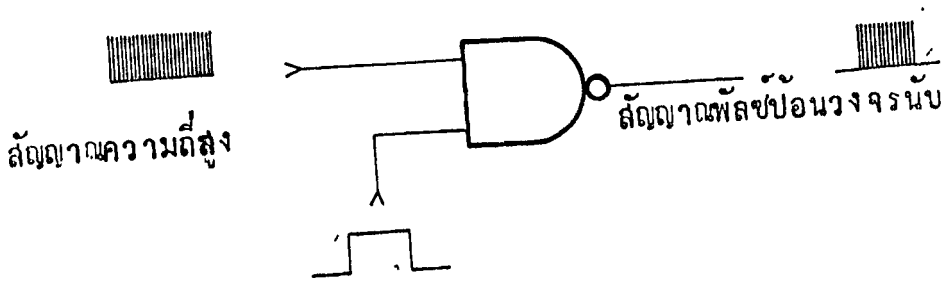
โดยปกติค่าประจของดินจะมีส่วนหนึ่งที่คงที่ตลอด (FIXE CAPACITANCE) และอีกส่วนหนึ่งก็คือส่วนที่มีการเปลี่ยนแปลงไป อันเนื่องมาจากการเปลี่ยนแปลงความขึ้นดินซึ่ง เป็นส่วนที่ควรคำนึงไปใช้ ดังนั้นส่วนที่มีค่าคงที่ควรจะชดเชย (COMPENSATE) ให้หมดไป

2.2.1 การวัดค่าประจโดยใช้ความถี่

การวัดค่าประจโดยใช้ความถี่เป็นหลักการพื้นฐาน ซึ่งเป็นการเปลี่ยนแปลงผลของคาบเวลาอันเนื่องมาจากค่าของประจ หากค่าของประจมากขึ้นคาบเวลาก็จะมีความกว้างเพิ่มขึ้น เช่นกัน เมื่อค่าประจลดลงคาบเวลาก็จะลดลงตามไปด้วย

- ลักษณะหลักการพื้นฐานจะใช้หลักการทางดิจิตอลทั้งหมด เมื่อเป็นการง่ายสำหรับการศึกษาและทำความเข้าใจการทำงานของวงจร อีกทั้งมีความเที่ยงตรงมากกว่า โดยพื้นฐานเครื่องมือวัดโดยทั่วไปจะใช้ความถี่เป็นหลักของการวัดค่าเช่นกัน

การวัดค่าประจโดยใช้ความถี่ จะอาศัยค่าของประจไปเป็นตัวสร้างสัญญาณสำหรับเปิดเกทให้กับความถี่สูงที่มีค่าคงที่ค่าหนึ่ง ซึ่งเมื่อได้ความถี่ผ่านเกทนี้ไปแล้วสัญญาณความถี่จะถูกนับเพื่อแสดงผลเป็นค่าของประจอันเป็นผลจากความขึ้นของดิน ก็จะเป็นค่าที่ทำให้อ่านได้ว่าขณะนั้นดินมีความชื้นเท่าไรได้

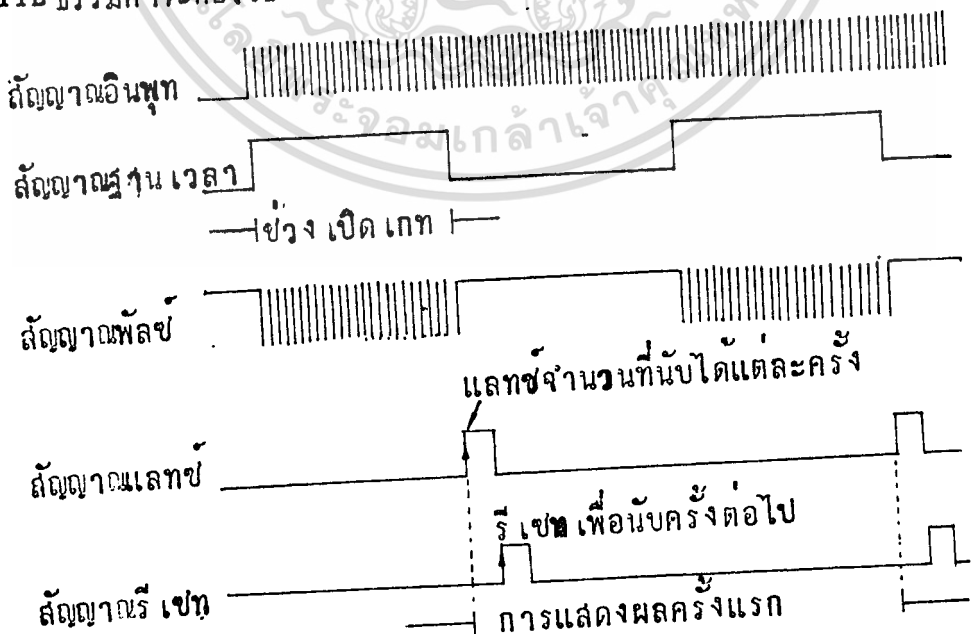


สัญญาณฐาน เวลาที่ขึ้นอยู่กับความถี่

รูปที่ 2.4 การใช้สัญญาณฐานเวลาทำการ เปิดเกทให้ได้อัตโนมัติตามความถี่

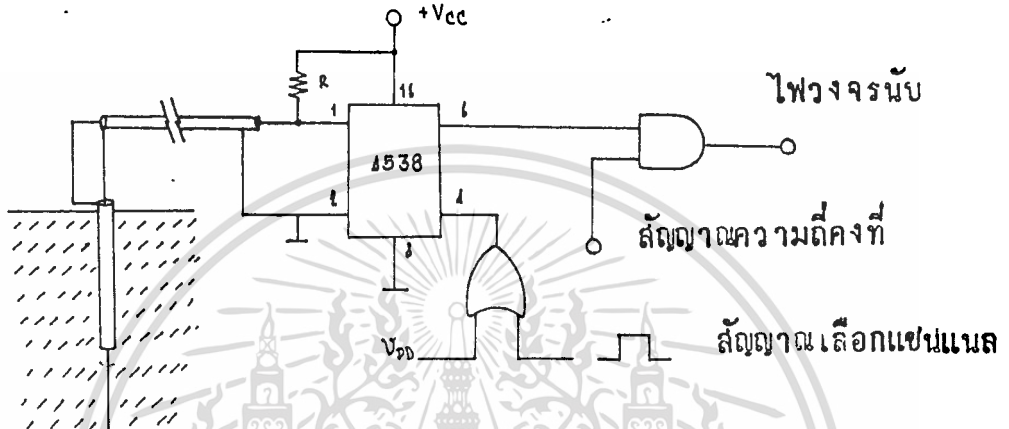
จำนวนของสัญญาณพัลส์ (PULSE) ที่ได้จะขึ้นอยู่กับความกว้างของสัญญาณที่เปิดเกท นั่นคือ จำนวนพัลส์ที่ได้จะขึ้นอยู่กับค่าของประตู เพราะว่าค่าของประตูจะเป็นตัวกำหนดความกว้างของสัญญาณที่จะไปเปิดเกทนี้ โดยเหตุที่ว่าสัญญาณทางความถี่คงที่เป็นสัญญาณที่มีความถี่สูงจึงทำให้สัญญาณพัลส์ที่ได้เป็นสัญญาณความถี่สูงเช่นกัน (ในขณะที่มีสัญญาณทำการเปิดเกทอยู่) ดังนั้นความถี่ของการวัดจึงขึ้นอยู่กับคาบเวลาของสัญญาณเปิดเกทนั่นเอง

เมื่อได้สัญญาณพัลส์แล้วก็จะนำไปทำการวัดหรือนับ ซึ่งจะใช้อิซี CMOS สำเร็จรูปเบอร์ 74C926 เป็นอิซีที่ใช้งานง่ายและมีขนาดเล็กเพียง 18 ขา หากใช้อิซี TTL ขรรคมราคาจะคงใช้อิซีหลายสิบตัวอันเป็นการสิ้นเปลืองทั้งเนื้อที่ ราคา และกำลังไฟ



รูปที่ 2.5 แผนผังเวลาแสดงการวัดความถี่จากสัญญาณฐานเวลา

เมื่อสัญญาณฐานเวลาเปิดเกท สัญญาณพัลส์จะป้อนผ่านไปยังวงจรมี 74C926 ก็จะทำการนับไปเรื่อยจนสิ้นสุดสัญญาณเปิดเกท จากนั้นต้องมีการส่งสัญญาณแลทช์ (LATCH) เมื่อแสดงผลค้างไว้และภายหลังจากสัญญาณแลทช์นี้แล้วก็จะต้องมีสัญญาณรีเซ็ต (RESET) ให้วงจรมีค่าเป็น 0000 เพื่อเริ่มการนับในการเปิดเกทครั้งต่อไป



รูปที่ 2.6 หลักการวัดค่าประจุโดยแปลงค่าตัวเก็บประจุเป็นความถี่

สัญญาณฐานเวลา สัญญาณแลทช์ และสัญญาณรีเซ็ต จะได้มาจากวงจรมีความถี่ที่มีตัวประจุความชันคืบเป็นคว้สร้าง โดยคาบเวลาของสัญญาณที่เปิดเกทจะเป็นตามสูตร

$$T = 1.1 \times R \times C$$

จะเห็นว่าคาบเวลาสัญญาณจะแปรตามค่าของตัวประจุ ค่ายวี่นี้จะได้จำนวนพัลส์ที่ป้อนเข้าวงจรมีขึ้นอยู่กับค่าของตัวประจุเช่นกัน

บทที่ 3

การคำนวณและการสร้าง

3.1 CAPACITIVE SENSOR

ในการวัดค่าความชื้นของดินหรือปริมาณของน้ำในดิน เราสามารถหาโดยตรง โดยการแยกน้ำออกจากดินปริมาตรหนึ่งหน่วย โดยวิธีนี้จะยุ่งยากไม่สะดวก ดังนั้นการวัด ปริมาณของน้ำโดยทางอ้อมจะสะดวกและแม่นยำกว่า โดยการแปลงค่าปริมาณของน้ำเป็น ค่าทางฟิสิกส์ เนื่องจากคุณสมบัติของน้ำสามารถเป็นทั้งค่าความต้านทานและค่าเพอร์มิตทิวิตี หรือเป็นสารไดอิเล็กตริก ดังนั้นจึงต้องพิจารณาเลือกค่าที่เหมาะสม ถ้าใช้ค่าความต้านทาน ของน้ำเราไม่สามารถวัดได้ตลอดมาเหมือนการวัดที่ใช้ค่าเพอร์มิตทิวิตีของน้ำ

จากสูตร

$$C = \frac{A}{d}$$

เมื่อ

$$C = \text{ค่าความจุ (FARAD)}$$

$$A = \text{พื้นที่แผ่นเพลทขนานกัน (m}^2\text{)}$$

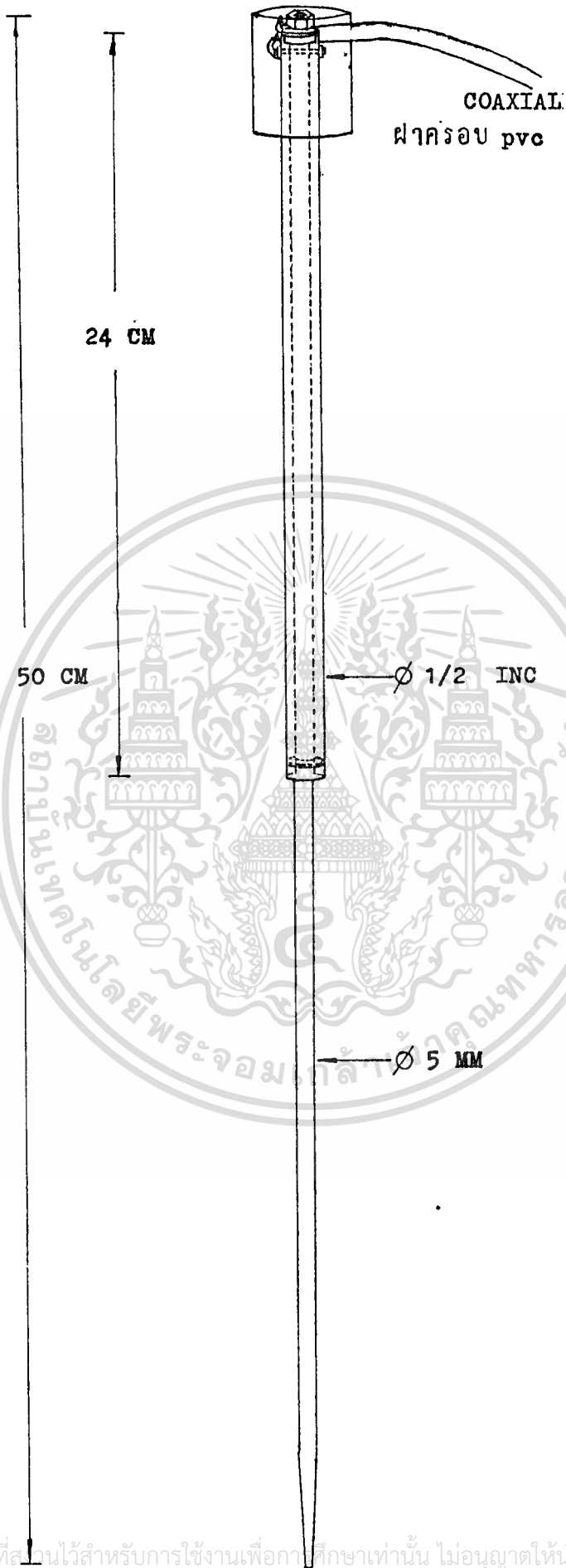
$$d = \text{ระยะห่างระหว่างเพลท (m)}$$

$$= \text{เพอร์มิตทิวิตี (FARAD/m)}$$

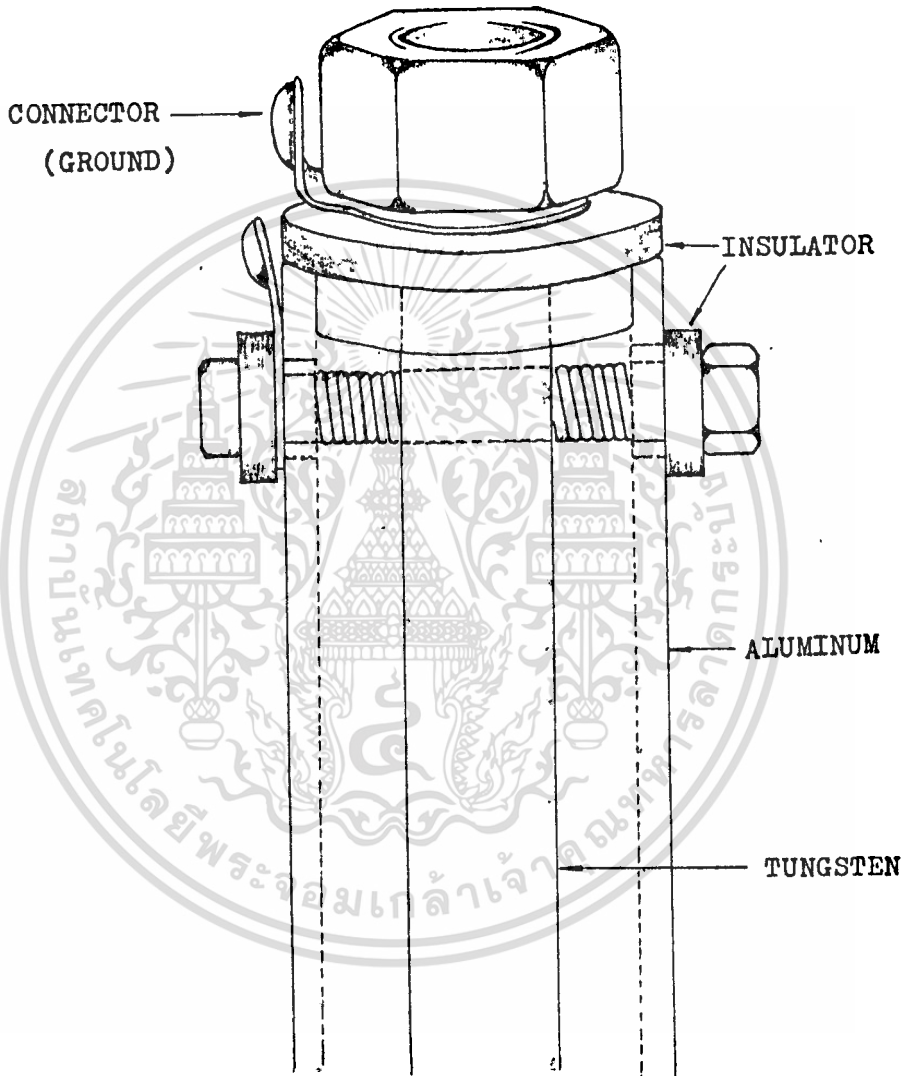
จากสูตรข้างบนจะเห็นว่าค่าความจุจะขึ้นอยู่กับค่าของ เพอร์มิตทิวิตี ดังนั้นถ้า เราสามารถวัดค่าความจุแล้วปรับเทียบก็จะทราบค่าความชื้นของดินได้ อุปกรณ์ที่ทำหน้าที่ แปลงค่าความชื้นของดินเป็นความจุเราเรียกว่า คาปาซิทีฟเซนเซอร์ ตัวโพรบ (PROB) จะเป็นตัวประจุตัวหนึ่งซึ่งมีค่าเปลี่ยนแปลงตามค่าความชื้นของดินเช่นนั้นเพราะขนาดและ ระยะห่างจะคงที่

3.1.1 โครงสร้างของโพรบ

ลักษณะโครงสร้างของโพรบ จะเป็นแท่งทั้งสี่เตนสอดคึกคึกแน่นในท่ออะลูมิเนียมที่เคลือบด้วยกาวอีพ็อกซี เพื่อเป็นฉนวนกันระหว่างแท่งทั้งสี่เตนกับท่ออะลูมิเนียม และยังเหลือส่วนหัวของโพรบที่มีฝาครอบพีวีซี (PVC) ครอบอยู่ เพื่อความแข็งแรงและทนทาน เพราะการใช้งานต้องฝังอยู่ในดินตลอดเวลา ในรูปที่ 3.1 แสดงโครงสร้างขนาดต่าง ๆ ของโพรบ ส่วนรูปที่ 3.2 แสดงภาพขยายส่วนหัวของโพรบที่ถูกครอบด้วยฝาครอบพีวีซี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



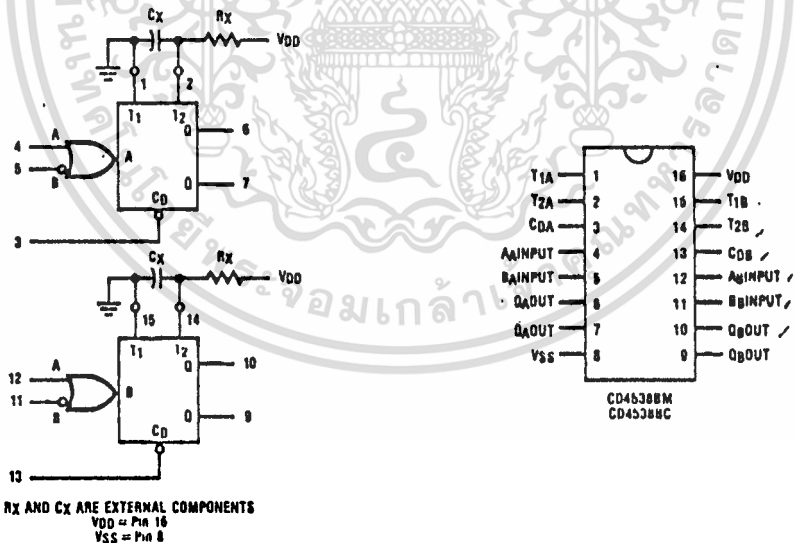
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อกรณีฉุกเฉินเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และเพชวลควยอ็ปอกซ์

3.1.2 การชดเชย (COMPENSATION)

เนื่องจากว่าตัวโพรบจะมีค่าความจุขงที่กับค่าความจุเปลี่ยนแปลงตามค่าเพอรมิททิวิตีหรือปริมาณของน้ำ แะถ้าเราคองการวัดค่าของควมจุที่เปลี่ยนแปลงเท่านั้นถึงนั้นจึงต้องมีการปรับชดเชยค่าความจุขงที่เกิดเป็องจากตัวโพรบและมีค่าตามควมยาวของสายโพรบที่ทำจากสายโคแอกเซียล ส่วนนี้ทำหน้าที่ชดเชยประกอบควยวงจรโมนอสเตเบิล ในการออกแบบได้ใช้ไอซีเบอร์ 4538 คุดล ปริซันน์ โมนอสเตเบิล มัดติไวเบเรเตอร์ (4538 DUAL PRECISION MONOSTABLE MULTIVIBRATOR) ในรูป 3.3 ได้แสดงลักษณะและตารางควมจริง (TRUTH TABLE) ของไอซีเบอร์นี้ และรูปที่ 3.4 แสดงวงจรที่ออกแบบไปใช้งานที่มีการปรับชดเชยคังกล่าว

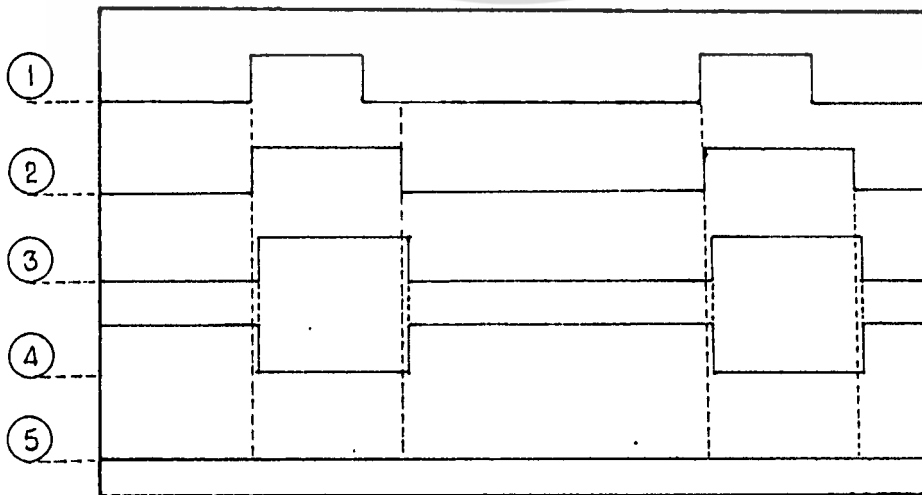
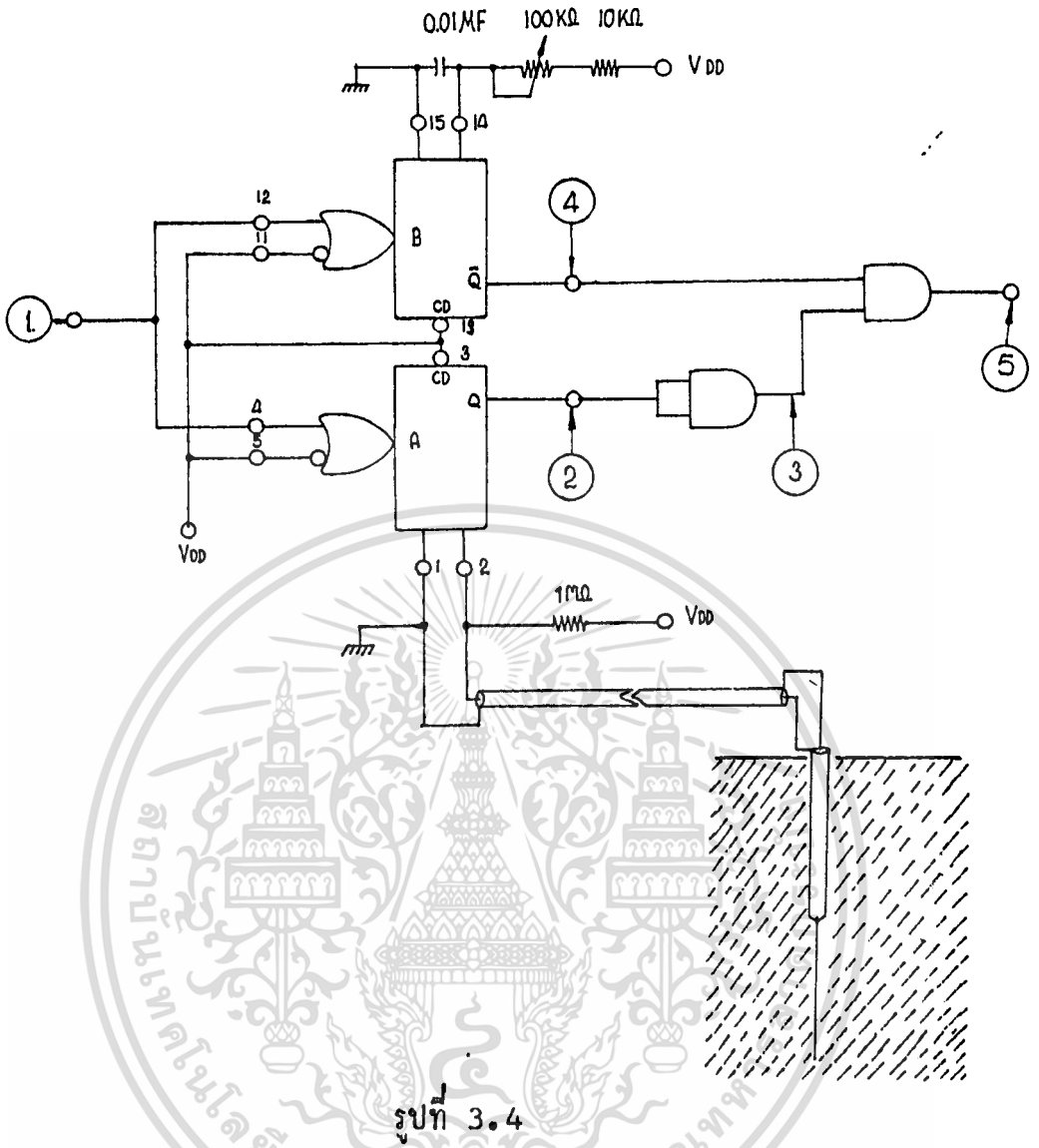
Block & Connection Diagrams



Truth Table

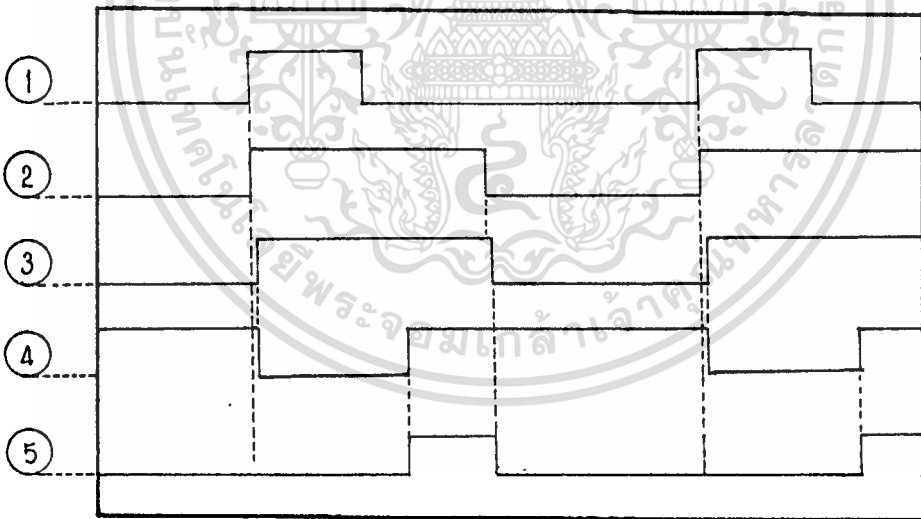
Inputs	Outputs			
Clear	A	B	Q	Q̄
L	X	X	L	H
X	H	X	L	H
X	X	L	L	H
H	L	L	L	H
H	↑	H	⌋	⌋

H = High Level
L = Low Level
↑ = Transition from Low to High
↓ = Transition from High to Low
⌋ = One High Level Pulse
⌋ = One Low Level Pulse
X = Irrelevant



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อที่ 3.5. อ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูป 3.4 วงจรส่วน A เป็นวงจรโมโนสเตเบิลที่มีขนาดความกว้างของพัลส์ (PULSE WIDTH) มากน้อยขึ้นอยู่กับค่าความชันของอินพุต ความชันมากพัลส์ก็จะกว้าง แลค่าความชันลดลงพัลส์ก็แคบลงด้วย ส่วนวงจรโมโนสเตเบิลส่วน B เป็นส่วนที่ทำหน้าที่ชดเชยความยาวของสาย ทำให้สามารถใช้สายโทรที่มีความยาวต่างกันได้ วงจรส่วนนี้จะมีการปรับพัลส์วีกต์ได้ในย่านประมาณ 0.1ms - 1ms เนื่องจากว่าส่วนนี้เราใช้เอาต์พุต Q จะทำให้เกิดการดีเลย์ (DELAY) ของสัญญาณเพราะว่าเอาต์พุต Q ได้จากการเอาเอาต์พุต Q ผ่าน NOT GATE มันเอง ดังนั้นวงจรโมโนสเตเบิลส่วน A ที่เป็นวงจรของโทรบ จึงต้องมีวงจรแอนคเกทเพื่อให้อัญญาณเอาต์พุตดีเลย์ออกไปเหมือนสัญญาณเอาต์พุต Q ที่ได้จากวงจรส่วน B เพื่อให้สามารถปรับชดเชยให้พัลส์วีกต์มีขนาดเท่ากับ 0 เมื่อความชันเป็น 0 ได้ดังรูป 3.5 แสดงสัญญาณที่ได้จากวงจรในรูป 3.4 ดังนั้นการปรับชดเชยก็คือ การปรับศูนย์ (ZERO ADJUST) มันเอง

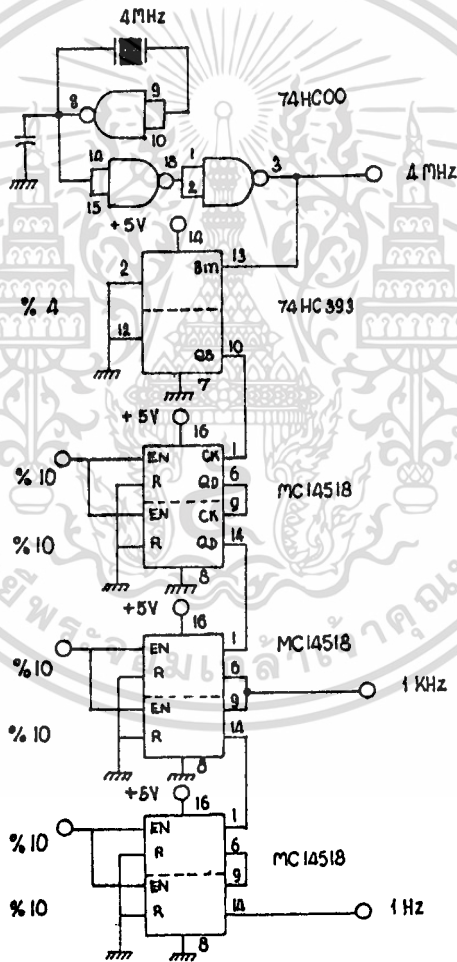


รูปที่ 3.6

รูป 3.6 เป็นรูปแสดงสัญญาณที่ได้จากวงจรในรูป 3.4 หลังจากปรับศูนย์และนำโทรบไปทดลองในน้ำก็จะได้เอาต์พุตที่เป็น TIME BASE ออความถี่ความชันมากขึ้น TIME BASE ก็จะกว้างมากขึ้นตาม เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับศึกษาเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 วงจรผลิตความถี่ (CLOCK GENERATOR)

วงจรผลิตความถี่จะใช้คริสตัล (CRYSTAL) ขนาด 4 MHz มาเข้าวงจรหารความถี่ ให้เหลือ 1 Hz ความถี่ที่ใช้ในวงจรมี 3 ขนาดคือ 4 MHz, 1 KHz และ 1 Hz ความถี่ 4 MHz เป็นความถี่ที่ใช้ป้อนวงจรให้นับตามความกว้างของพัลส์ที่ได้จากวงจรในรูป 3.4 ในช่วงของเวลาความถี่ 1 Hz พัลส์วีกต์ของความถี่ 1 Hz จะถูกควบคุมโดยวงจรโมโนสเตเบิล เพื่อใช้รับสเกลซึ่งจะกล่าวถึงอีกทีในหัวข้อต่อไป

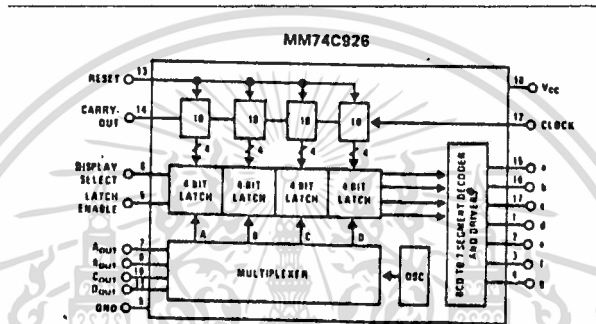


รูปที่ 3.7

จากรูปที่ 3.7 แสดงวงจรผลิตความถี่ 4 MHz โดยใช้เนกเกต แล้วผ่าน
 เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์สำหรับการใช้ภายในสถานศึกษาเท่านั้น ไม่อนุญาติให้นำไปใช้ประโยชน์ด้านการค้า
 วงจรหารจะได้ออกความถี่ต่าง ๆ ตามรูปที่แสดง
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

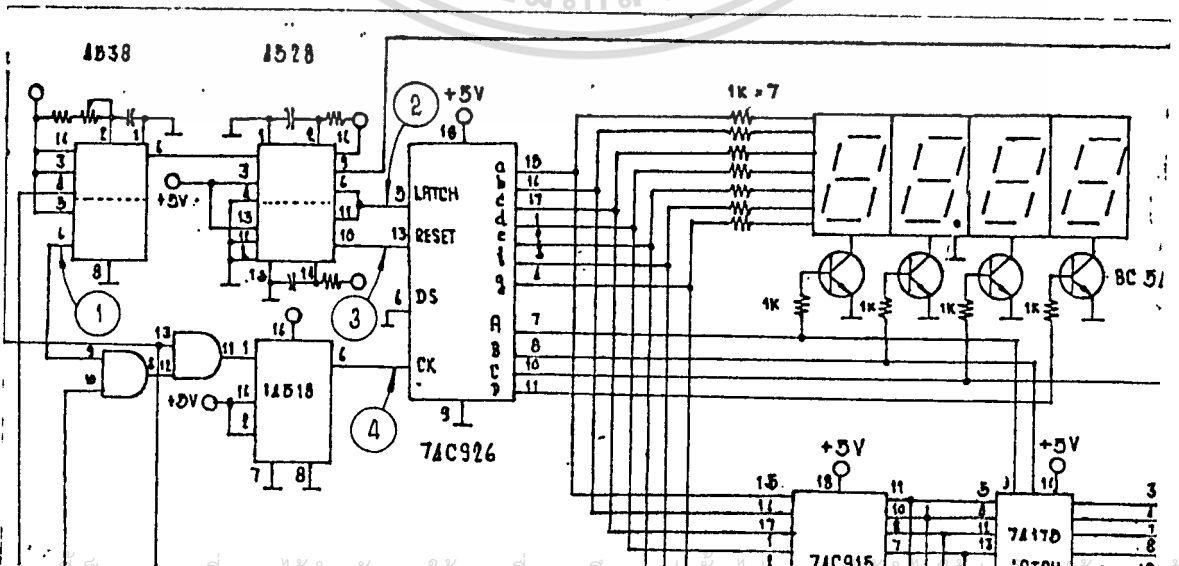
3.3 วงจรนับ (COUNTER)

ในส่วนนี้จะใช้ไอซีเบอร์ 74C926 ซึ่งมีบล็อกโคเคแกรมดังรูป 3.8 ภายในจะประกอบด้วยวงจรนับสิบต่อกัน 4 หลัก และวงจรแลช (LATCH) 4 BIT 4 หลัก การแสดงผลจะใช้การ MULTIPLEX ซึ่งมีความถี่ของตัวเองที่ใช้ในการ MULTIPLEX ขนาด 1 KHZ



รูปที่ 3.8

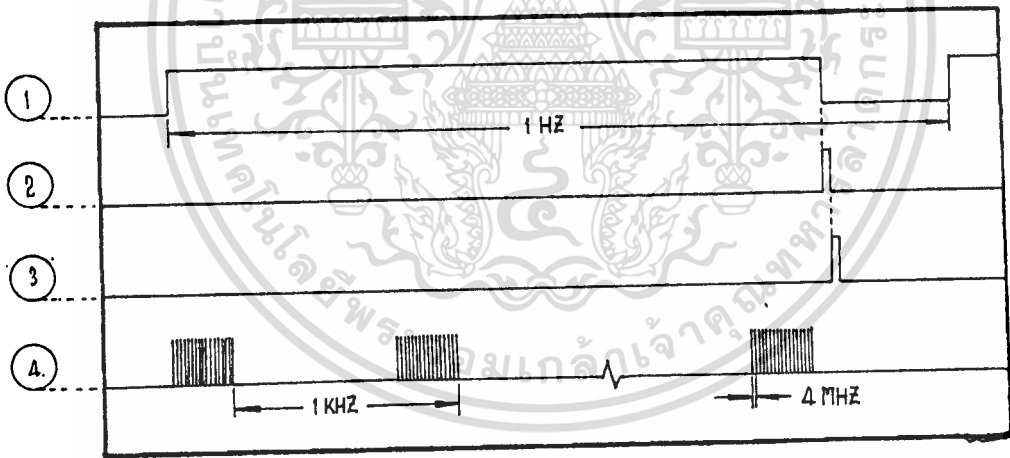
ในรูป 3.9 แสดงวงจรที่ต่อ โดยทุก ๆ 1 วินาทีจะมีการรีเซท, นับและแลช หมายความว่าทุก ๆ หนึ่งวินาที จะมีการเปลี่ยนแปลงค่าที่แสดง 4 หลักในรูป 3.10 แสดง ลักษณะของสัญญาณต่าง ๆ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น มิใช่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาตจากต้นฉบับ

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากว่าวงจรโมโนสเตเบิลมีขีดจำกัดที่ตัวความต้านทานเมื่อกำหนดเวลาอยู่กับตัวประจุ และตัวโพรบจะมีค่าประจุน้อยมากทำให้พัลส์วិธท์ที่ได้มีขนาดน้อยมาก และการเพิ่มขนาดของโพรบเมื่อค่าประจุนั้น จะทำให้โพรบมีขนาดใหญ่มากถึงจะพอเพียงซึ่งจะไม่เป็นการดีสำหรับการใช้งานจริง ดังนั้นเราจึงต้องนำการขยายความกว้างของพัลส์ โดยการใส่ความถี่ 1 KHZ เป็นความถี่สำหรับวงจรโมโนสเตเบิลที่ทำหน้าที่ควบคุมความกว้างของพัลส์ตามค่าความชัน ซึ่งแสดงในรูป 3.4 ความถี่ 1 KHZ ซึ่งมีความกว้างของพัลส์ตามค่าความชันจะถูกนำไปแอนดกับ TIME BASE ขนาด 1 HZ หมายความว่า ถ้า TIME BASE มีตัวค้ำไซเคิล 75 เปอร์เซ็นต์ ก็จะเป็นการขยายความกว้างของพัลส์ที่แปลงตามความชันเป็น 750 เท่านั่นเอง ก็จะได้ TIME BASE ที่แท้จริงที่ไซเปิดเกทให้วงจรนับความถี่ 4 MHz ดังรูป 3.10 ช่วงเวลาในการเปิดเกทให้วงจรนับได้จากสัญญาณแอนดกับระหว่างความถี่ 1 HZ กับความถี่ 1 KHZ ดังกล่าว

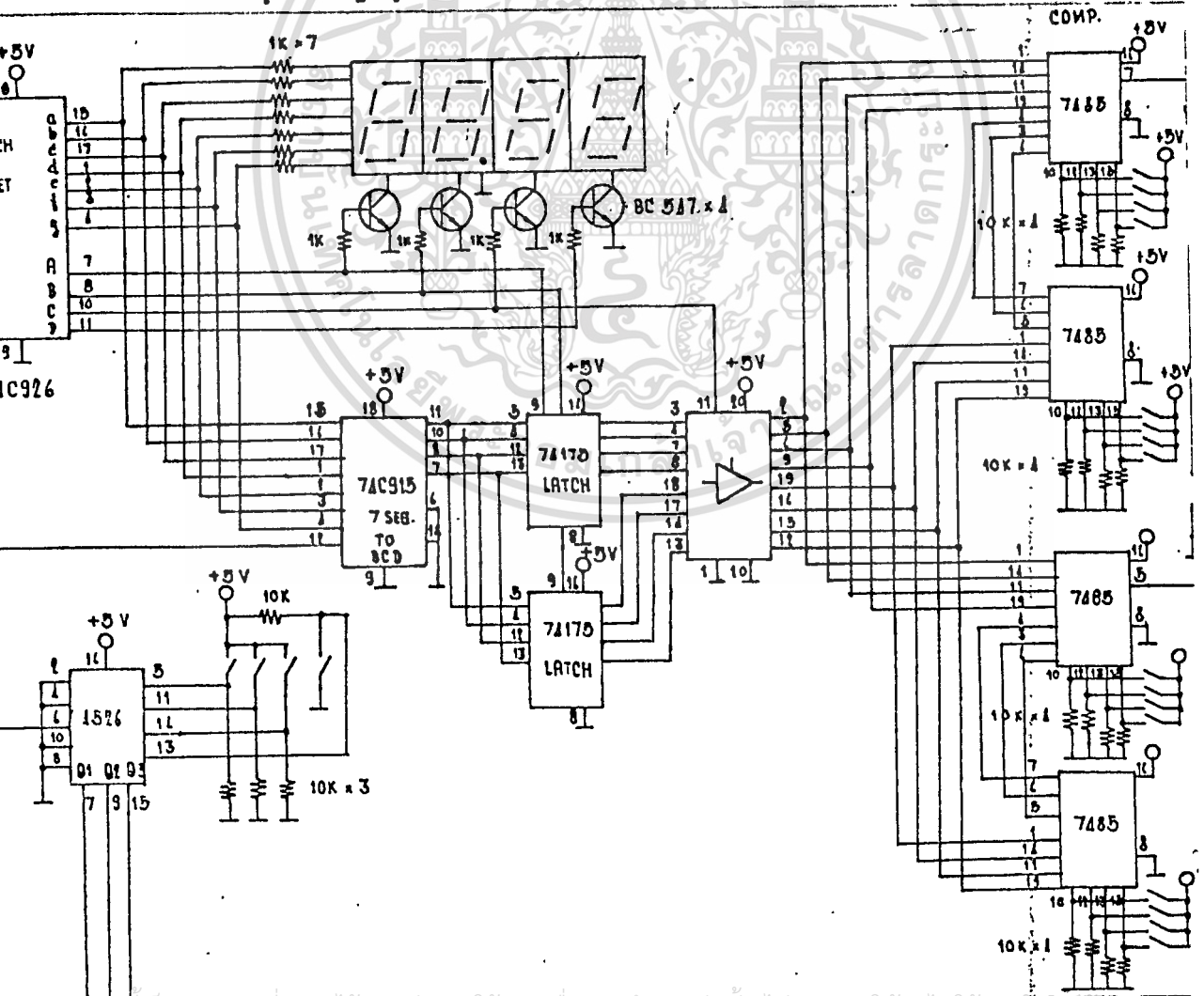


รูปที่ 3.10

ในวงจรตามรูป 3.9 ไอซีเบอร์ 14518 ทำหน้าที่เป็นวงจร DUMMY, COUNTER หรือขยายการนับเป็น 5 หลัก แต่ไม่ได้แสดงผลมันเอง นอกจากนั้นวงจรโมโนสเตเบิลที่ใช้ไอซีเบอร์ 4538 ทำหน้าที่ควบคุมความถี่ไซเคิลของความถี่ 1 HZ วงจรส่วนนี้สามารถปรับลดเพิ่มค่าความถี่ไซเคิลได้ ซึ่งเป็นการปรับค่าสูงสุดของการนับที่ความถี่สูงสุดหรือเรียกว่า MAXIMUM ADJUST

3.4 วงจรตรวจจับ (DETECT)

นอกจากการวัดค่าความถี่ของกินแล้ว เราจะนำค่าที่ได้นี้ไปควบคุมปริมาณการให้ไฟฟ้าในยามที่ต้องการ ดังนั้นจึงต้องมีการตรวจจับระดับของความถี่ ในการตรวจจับระดับที่ระดับต่ำสุด และสูงสุด ตามที่เราตั้งใจ ดังรูปที่ 3.11



รูปที่ 3.11

จากวงจรตามรูป 3.11 จะมีไอซีเบอร์ 74C915 ทำหน้าที่ 7-SEGMENT TO BCD CONVERTER โดยแปลงเอาแต่หลักสิบและหลักหน่วยเท่านั้นแล้วเก็บไว้ในบัฟเฟอร์ (BUFFER) ไอซีเบอร์ 74373 เพื่อใช้เปรียบกับค่าที่เราตั้งไว้โดยคิพสวิทช์ (DIP SWITCH) ส่วนที่ทำหน้าที่เปรียบเทียบจะประกอบด้วย 2 ชุด ชุดหนึ่งคือเทรระดับต่ำสุด อีกชุดคือเทรระดับสูงสุด กล่าวคือ ในการใช้งาน ถ้าความชันของคินถึงระดับต่ำสุดที่ได้ตั้งไว้โดยคิพสวิทช์ เครื่องก็จะควบคุมให้มีการลดน้ำคินไม่จนกระทั่งความชันของคินถึงระดับสูงสุดที่ตั้งโดยคิพสวิทช์เช่นกัน วงจรที่ทำหน้าที่เปรียบเทียบนี้จะใช้ไอซีเบอร์ 74HC 85 มายอ CAS CODE ให้เปรียบเทียบได้ 2 หลักหรือ 8 บิต 2 ชุด ดังแสดงในรูป 3.10

3.5 วงจรมัลติเพลกซ์ (MULTIPLEX)

ในการรคน้ำคินไม่จำเป็นจะต้องกระทำให้ทั่วถึง แต่วาคินแต่ละแห่งที่อุมบรีเวมเดียวกันสามารถอุมน้ำคินต่างกัน ดังนั้นจึงต้องทำการวัดหลายจุด เพื่อให้สามารถควบคุมได้ทั่วถึง ในการออกแบบได้คำนึงถึงจุดนี้ โดยออกแบบให้เครื่องหนึ่งสามารถวัดและควบคุมได้ 8 จุด โดยใช้การมัลติเพลกซ์ เพื่อประหยัดค่าใช้จ่ายลง นอกจากนั้นถ้าหากเราต้องการใช้ไม่ถึง 8 จุด ก็สามารถโปรแกรมได้โดยใช้คิพสวิทช์ โปรแกรมการนับของไอซีเบอร์ 4526 โดยเอาพุทที่ได้จะไปควบคุมการเลือกแซนแนล (CHANNEL) แต่ละแซนแนลของไอซีเบอร์ 4051 ในส่วนของสัญญาณที่ใช้ในการสร้าง TIME BASE ไหวงจรนับ ตัวมัลติเพลกซ์จะเลือกเอาแซนแนลใดแซนแนลหนึ่งตามวงจรมับ 4526 ไปเปิดเกทไหวงจรมับแล้วจะแสดงผลคามาของวาคินของแซนแนลนั้น ส่วนทางคานวงจรมับเลย ตัวมัลติเพลกซ์จะใช้ 2 ตัวตัวหนึ่งจะใช้เลือกสัญญาณน้อยกวาจากขา 5 ของ 74 85 เป็นสัญญาณเซ็ท (SET : S) ของ R-S FLIP FLOP ส่วนอีกตัวหนึ่งจะเลือกสัญญาณมากกว่าจากขา 7 ของ 74 85 เป็นสัญญาณรีเซ็ท (RESET : R) ของ R-S FLIP FLOP และเอาพุทของ R-S FLIP FLOP จะไปควบคุมวงจรมับเลยโดยใช้ไอซีเบอร์ ULN 2003 การเซ็ทและรีเซ็ท R-S FLIP FLOP แต่ละตัวจะซิงค์กันกับการเลือกวงจรมับด้วย ดังแสดงในรูปวงจรมวมทั้งหมด ในการวัดวาคิน เมื่อความชันต่ำกว่าระดับที่ตั้งไว้รีเลยจะทำงาน และจะหยุดทำงานเมื่อความชันมากกว่าระดับสูงสุดที่ตั้งไว้ ซึ่งหน้าสัมผัสของรีเลยจะไปควบคุมการทำงานของวาล์วเปิด-เปิดน้ำอีกที

บทที่ 4

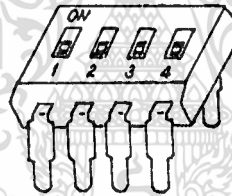
การปรับแต่งเครื่องถอนเงิน

4.1 การตั้งเครื่อง

ภายในเครื่องจะมี DIP SWITCH 3 ชุด ชุดหนึ่งโปรแกรมเลือกจำนวน
แขนแนล อีก 2 ชุด คือระดับต่ำสุดและสูงสุดของความชื้นของดินที่ต้องการควบคุม

4.1.1 การตั้งสวิทช์เลือกจำนวนแขนแนล

ลักษณะของสวิทช์ดังรูป 4.1



รูปที่ 4.1

การตั้งตามตาราง 4.1 ดังนี้

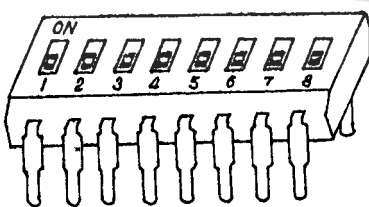
ตาราง 4.1

SWITCH				จำนวนแขนแนล ที่ถูกเลือก
1	2	3	4	
ON	OFF	OFF	ON	1
ON	OFF	ON	OFF	1-2
ON	OFF	ON	ON	1-3
ON	ON	OFF	OFF	1-4
ON	ON	OFF	ON	1-5
ON	ON	ON	OFF	1-6
ON	ON	ON	ON	1-7
OFF	X	X	X	1-8

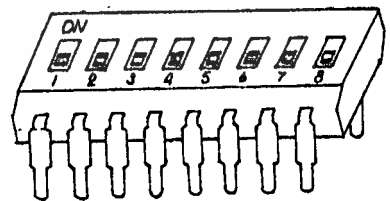
X : DON'T CARE

4.1.2 การตั้งสวิตช์กับความสัมพันธ์ค่าสูงสุดและต่ำสุด

ลักษณะการจัดวางตำแหน่งของสวิตช์บนแผงปรี้นท์แสดงในรูป 4.2



LOW LEVEL



HIGH LEVEL

รูปที่ 4.2

การตั้งสวิตช์ตามตาราง 4.2 ดังนี้

ตาราง 4.2

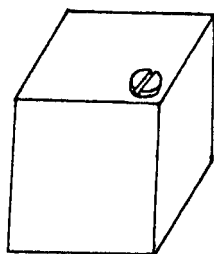
หลักสิบ					หลักหน่วย				
SWITCH					SWITCH				
1	2	3	4		5	6	7	8	
OFF	OFF	OFF	OFF	0	OFF	OFF	OFF	OFF	0
OFF	OFF	OFF	ON	1	OFF	OFF	OFF	ON	1
OFF	OFF	ON	OFF	2	OFF	OFF	ON	OFF	2
OFF	OFF	ON	ON	3	OFF	OFF	ON	ON	3
OFF	ON	OFF	OFF	4	OFF	ON	OFF	OFF	4
OFF	ON	OFF	ON	5	OFF	ON	OFF	ON	5
OFF	ON	ON	OFF	6	OFF	ON	ON	OFF	6
OFF	ON	ON	ON	7	OFF	ON	ON	ON	7
ON	OFF	OFF	OFF	8	ON	OFF	OFF	OFF	8
ON	OFF	OFF	ON	9	ON	OFF	OFF	ON	9

จากตารางจะเห็นว่าเราสามารถตั้งระดับความชื้นเข้าสุดตั้งแต่ 00-99 เปอร์เซ็นต์ และความชื้นสูงสุด 00-99 เปอร์เซ็นต์เช่นกัน ในการใช้งานจริงจะต้องตั้งสวิตช์ตั้งระดับสูงสุดมากกว่าสวิตช์ตั้งระดับต่ำสุดเสมอ

4.1.3 การปรับศูนย์ (ZERO ADJUST)

หลังจากที่ตั้งสวิตช์เสร็จแล้วก่อนทดลองใช้งานต้องปรับศูนย์ของแต่ละแขนแต่ละทรานสดิวเซอร์แต่ละแขนแต่ละจะใช้สายโพรบหรือสายโคแอกเชียลที่มีความยาวต่าง ๆ กัน ในแต่ละแขนแต่ละทรานสดิวเซอร์แต่ละแขนแต่ละจะมีความยาวต่างกัน การปรับศูนย์ถ้าใช้ฮอสซิล-โลสโคบช่วยปรับจะแม่นยำกว่า โดยการปรับให้ได้สัญญาณดังรูป 3.4 ที่ได้ออกมาแล้ว ตัวต้านทานที่ปรับศูนย์จะอยู่บนแผ่นปรับ ซึ่งตัวต้านทานปรับค่าได้ที่ใช้เป็นแบบทิมพอทลักษณะ

เอกสารนี้เป็นลิขสิทธิ์ของ บริษัท สยาม อิเล็กทรอนิกส์ จำกัด ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.3

4.1.4 การปรับเต็มสเกล (FULL SCALE ADJUST)

ความชื้นหรือปริมาณของน้ำในดินนั้นต่างจากความชื้นสัมพัทธ์ เพราะความชื้นสัมพัทธ์ คือ อัตราส่วนระหว่างปริมาณร้อยละของความดันไอใน GASPHASE กับปริมาณร้อยละของความดันไอใน LIQUID PHASE ซึ่งเป็นหน่วยความชื้นในอากาศ แอ่ความชื้นของดินนั้นเป็นการวัดปริมาณของน้ำในดิน แอ่อาจจะตั้งระดับการวัดได้โดยการปรับคั้งให้เต็มสเกล เมื่อความชื้นสูง ในการออกแบบได้ออกแบบให้วัดแสดงผล 4 หลักทศนิยม 2 หลัก คั้งนั้นยานการวัดจะเท่ากับ 00.00-99.99 กล่าวคือ เราอาจอนุโลมให้ความชื้นของดินมีค่าต่ำสุดเป็น 0 เปอร์เซ็นต์ และสูงสุดเป็น 99.99 เปอร์เซ็นต์

การปรับเต็มสเกลโดยนำเอาโพรบไปจุ่มในน้ำทิ้งแ่งแล้วปรับให้เต็มสเกล โดยความค้ำทานแบบพิมพอสี่เหลี่ยมแบนปรันท์ ถ้าเรามองทางค้ำหลังของเครื่องจะอยู่ขวามือสุด

4.2 การทดลองเครื่อง

หลังจากที่ได้คั้งเครื่องตามหัวข้อ 4.1.1, 4.1.2, 4.1.3 และ 4.1.4 แลวก็พร้อมที่จะนำเครื่องไปทดลองใช้งานในการทดลองถ้าหากเราคั้งคั้งคั้งโพรบลงในดิน เราจะสังเกตุการเปลี่ยนแปลงได้ช้ชาก เราอาจจำลองเอาโดยการทดลองจุ่มในน้ำแล้วคั้งขึ้นลงจะสังเกตุเห็นการเปลี่ยนแปลงทันที

จากการทดลองถ้าเราจุ่มโพรบในน้ำให้หมดทั้งแ่งแล้วค้อย ๆ คั้งขึ้นเอาที่แสดงผลจะค้อย ๆ ลกลงค้ำที่เราคั้งขึ้น ค้ำแสดงผลจะลกลงจนถึงระดับต่ำสุดที่เราคั้งไว้ ในหัวข้อ 4.1.2 LED บนหน้าปัดจะคั้ง ซึ่งเป็นการแสดงสภาวะของรีเลย์มันเอง

ก็ดีกว่าเราทุ่มโหมของจนกว่าที่แสดงผลถึงระดับสูงสุดที่เราตั้งไว้ ในหัวข้อ

4.1.2 LED ก็จะได้

จะเห็นว่าในการใช้งานจริงถ้าความชันลดลงต่ำกว่าระดับต่ำสุดที่เราตั้งไว้ รีเลย์ก็จะทำงาน ซึ่งเราอาจนำเอาหน้าสัมผัสของรีเลย์ไปควบคุมโซลินอยด์วาล์วให้เปิดน้ำ จนความชันเริ่มขึ้นถึงระดับสูงสุดที่ตั้งไว้ โซลินอยด์วาล์วก็จะปิดน้ำ ทำให้สามารถควบคุม ความชันให้อยู่ในย่านตามต้องการได้



บทที่ 5

บทสรุปและวิจารณ์

การเกษตรกรรมซึ่งเป็นอาชีพส่วนใหญ่ของคนไทยทั่วประเทศ ฉะนั้นในการควบคุมการผลิตเพื่อให้ได้ทั้งปริมาณและคุณภาพ โดยที่ต้นทุนในการใช้ควบคุมค่า ก็จำเป็นต้องใช้เทคโนโลยีใหม่ ๆ สนับสนุน ซึ่งโครงการนี้ก็เป็นส่วนหนึ่งที่มีจุดประสงค์ใช้ในการควบคุมความชื้นให้พอเหมาะกับความต้องการพืช ทั้งนี้เพราะพืชเศรษฐกิจที่สำคัญแต่ละชนิดอาจต้องการความชื้นในปริมาณที่ต่าง ๆ กัน โครงการนี้เหมาะอย่างยิ่งกับการใช้งานที่พื้นที่กว้าง ๆ เพราะสามารถควบคุมได้ถึง 8 จุด พร้อม ๆ กัน ถึงแม้ประสิทธิภาพอาจจะไม่ถึง 100 เปอร์เซ็นต์ก็ตาม ทั้งนี้เนื่องจากเราเน้นการประหยัดต้นทุนแต่ให้ความสามารถและประสิทธิภาพให้สูงที่สุด เพราะต้องการสนับสนุนเกษตรกรที่มีต้นทุนไม่สูงมาก แต่ก็สามารถมีไว้ใช้ได้

ในการใช้งานจริง ๆ จำเป็นต้องมีการบำรุงรักษาอยู่บ้างพอสมควร ทั้งนี้เพราะสภาพอากาศของประเทศไทยมีการเปลี่ยนแปลงสลับบ่อยพอสมควร ฉะนั้นในการใช้งานจริงอาจจะต้องทำการติดตั้งให้พบกับสภาวะต่าง ๆ ของอากาศ และอุณหภูมิ โดยเฉพาะอย่างยิ่งกับบริเวณที่มีการใช้สารเคมีร่วมด้วยกับการเกษตรกรรม และบริเวณที่ต้องทำการปรับหน้าดินในการปลูกพืชหมุนเวียน

โครงการนี้เป็นโครงการที่น่าสนใจ ทั้งนี้เพราะหลักการใหญ่ ๆ ใช้ดิจิทัลเป็นส่วนใหญ่ จึงให้ความเที่ยงตรงและแม่นยำสูง การปรับแต่ง ปรับปรุง และกำหนดค่าในการควบคุมผลฉาย อีกทั้งมีการแสดงผลของแต่ละจุดได้พร้อม ๆ กัน ในการวิเคราะห์คำนวณเพื่อสร้างและทดลองสามารถทดลองและปฏิบัติง่าย

ในการควบคุมนอกจากการควบคุมพื้นที่กว้าง ๆ แล้วในการวิจัยเมื่อหาสถิติในเรื่องเพาะชำ ที่ต้องการความละเอียดและตรวจสอบผลฉาย ๆ โครงการนี้ก็ใช้ได้ดีและในการนำไปปรับปรุงเพื่อใช้กับงานอื่นในอนาคตก็อาจทำได้เช่นกัน เพราะใช้หลักการดิจิทัล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ทั้งหมด
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กติกกรมประกาศ

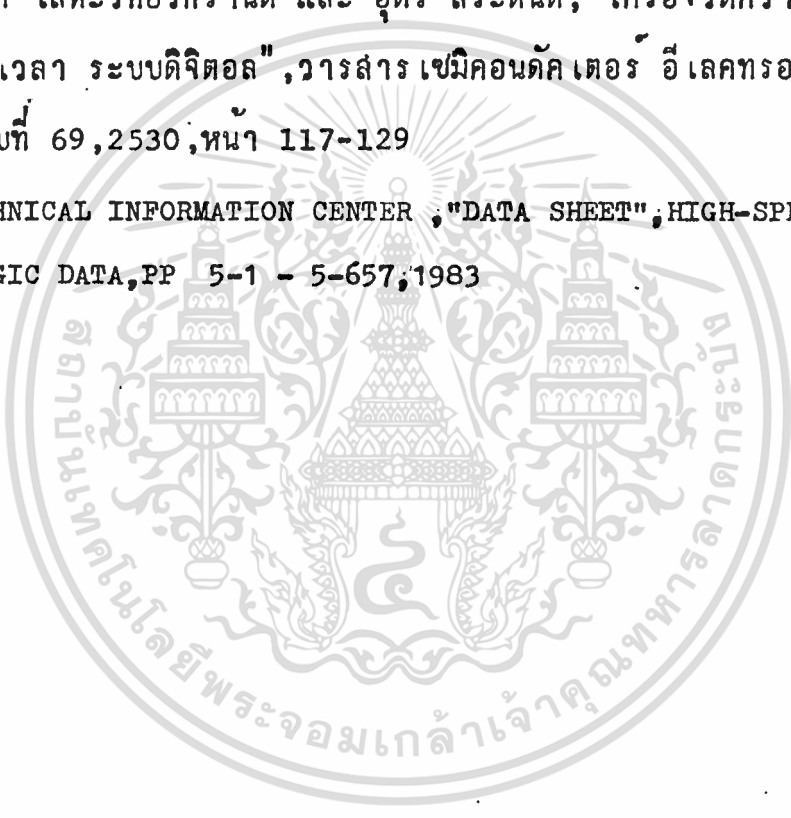
ปริญญาโทชั้นนี้สำเร็จลงด้วยดี ควบคู่กันแนะนำและให้คำปรึกษาแนะ
พร้อมทั้งให้ยืมเครื่องมือและอุปกรณ์มาใช้ในการศึกษาทดลองจากท่านอาจารย์สุพรรณ
กุลพาณิชย์ คณะผู้จัดทำขอขอบพระคุณท่านอาจารย์เป็นอย่างยิ่งที่ช่วยให้ผลงานสำเร็จ
ลุล่วงไปด้วยดี

ทางคณะขอขอบคุณอาจารย์ทุกท่านในภาควิชาเทคโนโลยีการวัดควบคุมทาง
อุตสาหกรรม ที่ให้ความสะดวกและให้ความร่วมมือช่วยให้ปริญญาโทชั้นนี้สมบูรณ์



หนังสืออ้างอิง

1. วิบูลย์ศักดิ์ อุดมวนิช, " TTL 74 series & CMOS 74 HC series",
คู่มือดูขาไอซี, 2521
2. สันติ อัครศรีพงษ์, "สนามแม่เหล็กไฟฟ้า", คณะวิศวกรรมศาสตร์
มหาวิทยาลัยเกษตรศาสตร์, 247 หน้า, 2527
3. สมยศ โลหะวิทยวิกรานต์ และ อุดร สระตันดี, "เครื่องวัดความถี่
-ซี-คาบ เวลา ระบบดิจิทัล", วารสาร เขมิกอนดักเตอร์ อิเล็กทรอนิกส์,
ฉบับที่ 69, 2530, หน้า 117-129
4. TECHNICAL INFORMATION CENTER, "DATA SHEET", HIGH-SPEED
CMOS LOGIC DATA, PP 5-1 - 5-657, 1983



MC54/74HC08

Quad 2-Input AND Gate
High-Performance Silicon-Gate CMOS

The MC54/74HC08 is identical in pinout to the LS08. The device inputs are compatible with standard CMOS outputs; with pullup resistors, they are compatible with LSTTL outputs.

- Output Drive Capability: 10 LSTTL Loads
- Outputs Directly Interface to CMOS, NMOS, and TTL
- Operating Voltage Range: 2 to 6 V
- Low Input Current: 1 μ A
- High Noise Immunity Characteristic of CMOS Devices
- In Compliance with the Requirements Defined by JEDEC Standard No. 7A
- Chip Complexity: 24 FETs or 6 Equivalent Gates



J SUFFIX
 CERAMIC
 CASE 632



N SUFFIX
 PLASTIC
 CASE 646

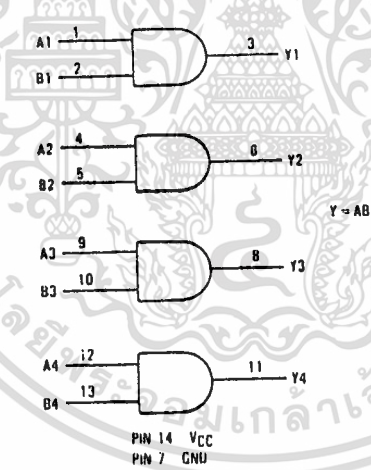


D SUFFIX
 SOIC
 CASE 751A

ORDERING INFORMATION

MC74HCXXN Plastic
 MC54HCXXJ Ceramic
 MC74HCXXD SOIC
 T_A = -55° to 125°C for all packages.
 Dimensions in Chapter 7.

LOGIC DIAGRAM



PIN ASSIGNMENT

A1	1	14	VCC
B1	2	13	B4
Y1	3	12	A4
A2	4	11	Y4
B2	5	10	B3
Y2	6	9	A3
GND	7	8	Y3

FUNCTION TABLE

Inputs		Output
A	B	Y
L	L	L
L	H	L
H	L	L
H	H	H

5

MC54/74HC08

MAXIMUM RATINGS*

Symbol	Parameter	Value	Unit
V _{CC}	DC Supply Voltage (Referenced to GND)	-0.5 to +7.0	V
V _{in}	DC Input Voltage (Referenced to GND)	-1.5 to V _{CC} + 1.5	V
V _{out}	DC Output Voltage (Referenced to GND)	-0.5 to V _{CC} + 0.5	V
I _{in}	DC Input Current, per Pin	±20	mA
I _{out}	DC Output Current, per Pin	±25	mA
I _{CC}	DC Supply Current, V _{CC} and GND Pins	±50	mA
P _D	Power Dissipation in Still Air, Plastic or Ceramic DIP/ SOIC Package†	750 500	mW
T _{stg}	Storage Temperature	65 to +150	°C
T _L	Lead Temperature, 1 mm from Case for 10 Seconds (Plastic DIP or SOIC Package) (Ceramic DIP)	260 300	°C

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range GND - (V_{in} or V_{out}) ± V_{CC}. Unused inputs must always be tied to an appropriate logic voltage level (i.e., either GND or V_{CC}). Unused outputs must be left open.

* Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the Recommended Operating Conditions.
 † Derating - Plastic DIP: 10 mW/°C from 65° to 125°C
 Ceramic DIP: 10 mW/°C from 100° to 125°C
 SOIC Package: 7 mW/°C from 65° to 125°C

For high frequency or heavy load considerations, see Chapter 4 subject listing on page 4 2.

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter	Min	Max	Unit	
V _{CC}	DC Supply Voltage (Referenced to GND)	2.0	6.0	V	
V _{in} , V _{out}	DC Input Voltage, Output Voltage (Referenced to GND)	0	V _{CC}	V	
T _A	Operating Temperature, All Package Types	-55	+125	°C	
t _r , t _f	Input Rise and Fall Time (Figure 1)	V _{CC} = 2.0 V V _{CC} = 4.5 V V _{CC} = 6.0 V	0 0 0	1000 500 400	ns

DC ELECTRICAL CHARACTERISTICS (Voltages Referenced to GND)

Symbol	Parameter	Test Conditions	V _{CC} V	Guaranteed Limit			Unit
				25°C to -55°C	≤ 85°C	~ 125°C	
V _{IH}	Minimum High-Level Input Voltage	V _{out} = 0.1 V or V _{CC} - 0.1 V I _{out} ≤ 20 μA	2.0	1.5	1.5	1.5	V
			4.5	3.15	3.15	3.15	
			6.0	4.2	4.2	4.2	
V _{IL}	Maximum Low-Level Input Voltage	V _{out} = 0.1 V or V _{CC} - 0.1 V I _{out} ≤ 20 μA	2.0	0.3	0.3	0.3	V
			4.5	0.9	0.9	0.9	
			6.0	1.2	1.2	1.2	
V _{OH}	Minimum High-Level Output Voltage	V _{in} = V _{IH} or V _{IL} I _{out} ≤ 20 μA	2.0	1.9	1.9	1.9	V
			4.5	4.4	4.4	4.4	
		6.0	5.9	5.9	5.9		
		V _{in} = V _{IH} or V _{IL} I _{out} ≤ 4.0 mA I _{out} ≤ 5.2 mA	4.5	3.98	3.84	3.70	
6.0	5.48	5.34	5.20				
V _{OL}	Maximum Low Level Output Voltage	V _{in} = V _{IH} or V _{IL} I _{out} ≤ 20 μA	2.0	0.1	0.1	0.1	V
			4.5	0.1	0.1	0.1	
		6.0	0.1	0.1	0.1		
		V _{in} = V _{IH} or V _{IL} I _{out} ≤ 4.0 mA I _{out} ≤ 5.2 mA	4.5	0.26	0.33	0.40	
6.0	0.26	0.33	0.40				
I _{in}	Maximum Input Leakage Current	V _{in} = V _{CC} or GND	6.0	±0.1	±1.0	±1.0	μA
I _{CC}	Maximum Quiescent Supply Current (per Package)	V _{in} = V _{CC} or GND I _{out} = 0 μA	6.0	2	20	40	μA

NOTE: Information on typical parametric values can be found in Chapter 4 subject listing on page 4 2.

AC ELECTRICAL CHARACTERISTICS ($C_L = 50$ pF, Input $t_r = t_f = 6$ ns)

Symbol	Parameter	VCC V	Guaranteed Limit			Unit
			25°C to -65°C	≤ 85°C	≤ 125°C	
t _{PLH} , t _{PHL}	Maximum Propagation Delay, Input A or B to Output Y (Figures 1 and 2)	2.0	120	150	180	ns
		4.5	24	30	36	
		6.0	20	26	31	
t _{TLH} , t _{THL}	Maximum Output Transition Time, Any Output (Figures 1 and 2)	2.0	75	95	110	ns
		4.5	15	19	22	
		6.0	13	16	19	
C _{in}	Maximum Input Capacitance	-	10	10	10	pF

NOTES:

1. For propagation delays with loads other than 50 pF, see Chapter 4 subject listing on page 4-2.
2. Information on typical parametric values can be found in Chapter 4.

CPD	Power Dissipation Capacitance (Per Gate). Used to determine the no-load dynamic power consumption: $P_D = C_{PD} V_{CC}^2 f + I_{CC} V_{CC}$ For load considerations, see Chapter 4 subject listing on page 4-2.	Typical at 25°C, V _{CC} = 5.0 V	pF
		20	

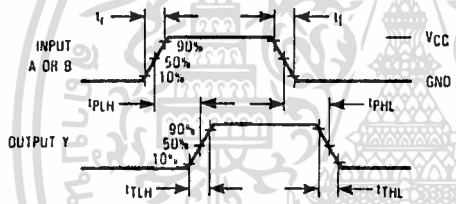
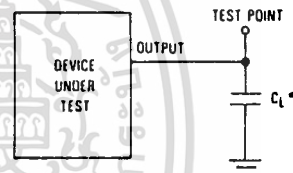


Figure 1. Switching Waveforms



* Includes all probe and jig capacitance.

Figure 2. Test Circuit

5

EXPANDED LOGIC DIAGRAM
(1/4 of the Device)



MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA

4-Bit Magnitude Comparator
High-Performance Silicon-Gate CMOS

The MC54/74HC85 is identical in pinout and function to the LS85. This device is similar in function to the MM74C85 and L85, but has a different pinout. The device inputs are compatible with standard CMOS outputs; with pullup resistors, they are compatible with LSTTL outputs.

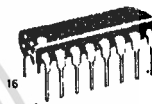
This 4-Bit Magnitude Comparator compares two 4-bit nibbles and gives a high-voltage level on either the $A > B_{out}$, $A = B_{out}$, or $A < B_{out}$ output, leaving the other two at a low voltage level. This device also has $A > B_{in}$, $A = B_{in}$, and $A < B_{in}$ inputs, eliminating the need for external gates when cascading.

- Output Drive Capability: 10 LSTTL Loads
- Outputs Directly Interface to CMOS, NMOS, and TTL
- Operating Voltage Range: 2 to 6 V
- Low Input Current: 1 μ A
- High Noise Immunity Characteristic of CMOS Devices
- In Compliance with the Requirements Defined by JEDEC Standard No. 7A
- Chip Complexity: 248 FETs or 62 Equivalent Gates

MC54/74HC85



J SUFFIX
CERAMIC
CASE 620



N SUFFIX
PLASTIC
CASE 648



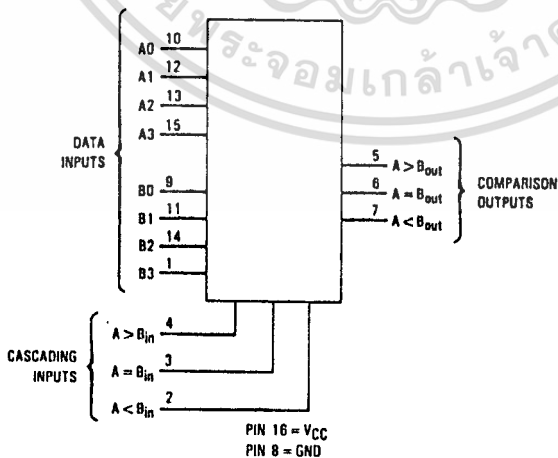
D SUFFIX
SOIC
CASE 751B-01

ORDERING INFORMATION

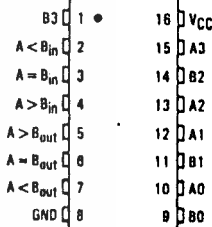
MC74HCXXN	Plastic
MC54HCXXJ	Ceramic
MC74HCXXD	SOIC

T_A -55° to 125°C for all packages.
Dimensions in Chapter 7.

LOGIC DIAGRAM



PIN ASSIGNMENT



MAXIMUM RATINGS*

Symbol	Parameter	Value	Unit
V _{CC}	DC Supply Voltage (Referenced to GND)	-0.5 to +7.0	V
V _{in}	DC Input Voltage (Referenced to GND)	-1.5 to V _{CC} + 1.5	V
V _{out}	DC Output Voltage (Referenced to GND)	-0.5 to V _{CC} + 0.5	V
I _{in}	DC Input Current, per Pin	± 20	mA
I _{out}	DC Output Current, per Pin	± 25	mA
I _{CC}	DC Supply Current, V _{CC} and GND Pins	± 50	mA
P _D	Power Dissipation in Still Air, Plastic or Ceramic DIP† SOIC Package†	750 500	mW
T _{stg}	Storage Temperature	-65 to +150	°C
T _L	Lead Temperature, 1 mm from Case for 10 Seconds (Plastic DIP or SOIC Package) (Ceramic DIP)	260 300	°C

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range GND ≤ |V_{in} or V_{out}| ≤ V_{CC}. Unused inputs must always be tied to an appropriate logic voltage level (e.g., either GND or V_{CC}). Unused outputs must be left open.

*Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the Recommended Operating Conditions.
 †Derating - Plastic DIP: -10 mW/°C from 65° to 125°C
 Ceramic DIP: -10 mW/°C from 100° to 125°C
 SOIC Package: -7 mW/°C from 65° to 125°C

For high frequency or heavy load considerations, see Chapter 4 subject listing on page 4-2.

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter	Min	Max	Unit	
V _{CC}	DC Supply Voltage (Referenced to GND)	2.0	6.0	V	
V _{in} , V _{out}	DC Input Voltage, Output Voltage (Referenced to GND)	0	V _{CC}	V	
T _A	Operating Temperature, All Package Types	-55	+125	°C	
t _r , t _f	Input Rise and Fall Time (Figure 1)	V _{CC} = 2.0 V V _{CC} = 4.5 V V _{CC} = 6.0 V	0 0 0	1000 500 400	ns

DC ELECTRICAL CHARACTERISTICS (Voltages Referenced to GND)

Symbol	Parameter	Test Conditions	V _{CC} V	Guaranteed Limit			Unit
				25°C to -55°C	≤ 85°C	≤ 125°C	
V _{IH}	Minimum High-Level Input Voltage	V _{out} = 0.1 V or V _{CC} - 0.1 V I _{out} ≤ 20 μA	2.0 4.5 6.0	1.5 3.15 4.2	1.5 3.15 4.2	1.5 3.15 4.2	V
V _{IL}	Maximum Low-Level Input Voltage	V _{out} = 0.1 V or V _{CC} - 0.1 V I _{out} ≤ 20 μA	2.0 4.5 6.0	0.3 0.9 1.2	0.3 0.9 1.2	0.3 0.9 1.2	V
V _{OH}	Minimum High-Level Output Voltage	V _{in} = V _{IH} or V _{IL} I _{out} ≤ 20 μA	2.0 4.5 6.0	1.9 4.4 5.9	1.9 4.4 5.9	1.9 4.4 5.9	V
		V _{in} = V _{IH} or V _{IL} I _{out} ≤ 4.0 mA I _{out} ≤ 5.2 mA	4.5 6.0	3.98 5.48	3.84 5.34	3.70 5.20	
V _{OL}	Maximum Low-Level Output Voltage	V _{in} = V _{IH} or V _{IL} I _{out} ≤ 20 μA	2.0 4.5 6.0	0.1 0.1 0.1	0.1 0.1 0.1	0.1 0.1 0.1	V
		V _{in} = V _{IH} or V _{IL} I _{out} ≤ 4.0 mA I _{out} ≤ 5.2 mA	4.5 6.0	0.26 0.26	0.33 0.33	0.40 0.40	
I _{in}	Maximum Input Leakage Current	V _{in} = V _{CC} or GND	6.0	± 0.1	± 1.0	± 1.0	μA
I _{CC}	Maximum Quiescent Supply Current (per Package)	V _{in} = V _{CC} or GND I _{out} = 0 μA	6.0	8	80	160	μA

NOTE: Information on typical parametric values can be found in Chapter 4 subject listing on page 4-2.

5

MC54/74HC85

AC ELECTRICAL CHARACTERISTICS ($C_L = 50 \text{ pF}$, Input $t_r = t_f = 6 \text{ ns}$)

Symbol	Parameter	VCC V	Guaranteed Limit			Unit
			25°C to -55°C	≤ 85°C	≤ 125°C	
tPLH. tPHL	Maximum Propagation Delay, Inputs A or B to Outputs A > B or A < B (Figures 1 and 2)	2.0	230	290	345	ns
		4.5	46	58	69	
		6.0	39	49	59	
tPLH. tPHL	Maximum Propagation Delay, Inputs A or B to Output A = B (Figures 1 and 2)	2.0	200	250	300	ns
		4.5	40	50	60	
		6.0	34	43	51	
tPLH. tPHL	Maximum Propagation Delay, Inputs A < B or A = B to Output A > B (Figures 1 and 2)	2.0	175	220	265	ns
		4.5	35	44	53	
		6.0	30	37	45	
tPLH. tPHL	Maximum Propagation Delay, Inputs A > B or A = B to Output A < B (Figures 1 and 2)	2.0	175	220	265	ns
		4.5	35	44	53	
		6.0	30	37	45	
tPLH. tPHL	Maximum Propagation Delay, Input A = B to Output A = B (Figures 1 and 2)	2.0	145	180	220	ns
		4.5	29	36	44	
		6.0	25	31	38	
tTLH. tTHL	Maximum Output Transition Time, Any Output (Figures 1 and 2)	2.0	75	95	110	ns
		4.5	15	19	22	
		6.0	13	16	19	
C _{in}	Maximum Input Capacitance	—	10	10	10	pF

NOTES:

- For propagation delays with loads other than 50 pF, see Chapter 4 subject listing on page 4-2.
- Information on typical parametric values can be found in Chapter 4.

CPD	Power Dissipation Capacitance (Per Package) Used to determine the no-load dynamic power consumption: $P_D = C_{PD} V_{CC}^2 f + I_{CC} V_{CC}$ For load considerations, see Chapter 4 subject listing on page 4-2.	Typical @ 25°C, VCC = 5.0 V	pF
		50	

FIGURE 1 — SWITCHING WAVEFORMS

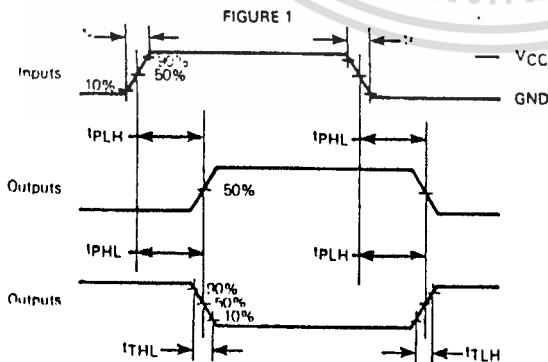
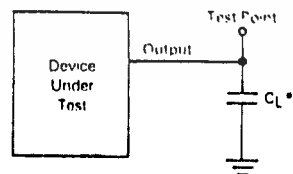


FIGURE 2 — TEST CIRCUIT



* Includes all probe and jig capacitance

5

MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA

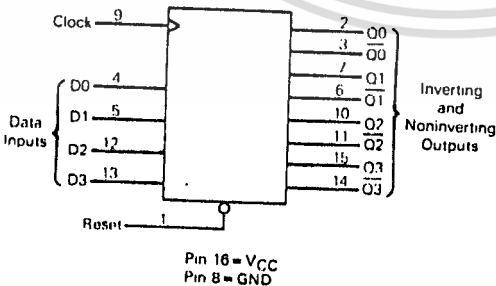
Quad D Flip-Flop with Common Clock and Reset
High-Performance Silicon-Gate CMOS

The MC54/74HC175 is identical in pinout to the LS175. The device inputs are compatible with standard CMOS outputs; with pullup resistors, they are compatible with LSTTL outputs.

This device consists of four D flip flops with common Reset and Clock inputs, and separate D inputs. Reset (active-low) is asynchronous and occurs when a low level is applied to the Reset input. Information at a D input is transferred to the corresponding Q output on the next positive-going edge of the Clock input.

- Output Drive Capability: 10 LSTTL Loads
- Outputs Directly Interface to CMOS, NMOS, and TTL
- Operating Voltage Range: 2 to 6 V
- Low Input Current: 1 μ A
- High Noise Immunity Characteristic of CMOS Devices
- In Compliance with the Requirements Defined by JEDEC Standard No. 7A
- Chip Complexity: 166 FETs or 41.5 Equivalent Gates

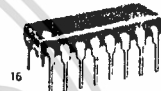
LOGIC DIAGRAM



MC54/74HC175



J SUFFIX
CERAMIC
CASE 620



N SUFFIX
PLASTIC
CASE 648



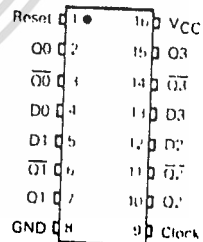
D SUFFIX
SOIC
CASE 751B-01

ORDERING INFORMATION

MC74HCXXXN Plastic
MC54HCXXXJ Ceramic
MC74HCXXXD SOIC

T_A 55° to 125°C for all packages
Dimensions in Chapter 7.

PIN ASSIGNMENT



FUNCTION TABLE

Inputs		Outputs	
Reset	Clock	Q	\bar{Q}
L	X	1	0
H		0	1
H		1	0
H	L	X	no change

5

MAXIMUM RATINGS*

Symbol	Parameter	Value	Unit
V _{CC}	DC Supply Voltage (Referenced to GND)	- 0.5 to + 7.0	V
V _{in}	DC Input Voltage (Referenced to GND)	- 1.5 to V _{CC} + 1.5	V
V _{out}	DC Output Voltage (Referenced to GND)	- 0.5 to V _{CC} + 0.5	V
I _{in}	DC Input Current, per Pin	± 20	mA
I _{out}	DC Output Current, per Pin	± 25	mA
I _{CC}	DC Supply Current, V _{CC} and GND Pins	± 50	mA
P _D	Power Dissipation in Still Air, Plastic or Ceramic DIP, SOIC Package†	750 500	mW
T _{stg}	Storage Temperature	- 65 to + 150	°C
T _L	Lead Temperature, 1 mm from Case for 10 Seconds (Plastic DIP or SOIC Package) (Ceramic DIP)	260 300	°C

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range GND ≤ (V_{in} or V_{out}) ≤ V_{CC}. Unused inputs must always be tied to an appropriate logic voltage level (e.g., either GND or V_{CC}). Unused outputs must be left open.

* Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the Recommended Operating Conditions.

† Derating — Plastic DIP: - 10 mW/°C from 65° to 125°C

Ceramic DIP: - 10 mW/°C from 100° to 125°C

SOIC Package: - 7 mW/°C from 65° to 125°C

For high frequency or heavy load considerations, see Chapter 4 subject listing on page 4-2.

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter	Min	Max	Unit
V _{CC}	DC Supply Voltage (Referenced to GND)	2.0	6.0	V
V _{in} , V _{out}	DC Input Voltage, Output Voltage (Referenced to GND)	0	V _{CC}	V
T _A	Operating Temperature, All Package Types	65	+ 125	°C
t _r , t _f	Input Rise and Fall Time (Figure 1)	V _{CC} = 2.0 V V _{CC} = 4.5 V V _{CC} = 6.0 V	0 1000 500 400	ns

DC ELECTRICAL CHARACTERISTICS (Voltages Referenced to GND)

Symbol	Parameter	Test Conditions	V _{CC} V	Guaranteed Limit			Unit
				25°C to -55°C	-85°C	+125°C	
V _{IH}	Minimum High Level Input Voltage	V _{out} = 0.1 V or V _{CC} - 0.1 V I _{out} ≤ 20 μA	2.0	1.5	1.5	1.5	V
			4.5	3.15	3.15	3.15	
			6.0	4.2	4.2	4.2	
V _{IL}	Maximum Low Level Input Voltage	V _{out} = 0.1 V or V _{CC} - 0.1 V I _{out} ≤ 20 μA	2.0	0.3	0.3	0.3	V
			4.5	0.9	0.9	0.9	
			6.0	1.2	1.2	1.2	
V _{OH}	Minimum High Level Output Voltage	V _{in} = V _{IH} or V _{IL} I _{out} ≤ 20 μA	2.0	1.9	1.9	1.9	V
			4.5	4.4	4.4	4.4	
			6.0	5.9	5.9	5.9	
			V _{in} = V _{IH} or V _{IL} I _{out} ≤ 4.0 mA I _{out} ≤ 5.2 mA	4.5	3.98	3.84	
V _{OL}	Maximum Low-Level Output Voltage	V _{in} = V _{IH} or V _{IL} I _{out} ≤ 20 μA	2.0	0.1	0.1	0.1	V
			4.5	0.1	0.1	0.1	
			6.0	0.1	0.1	0.1	
			V _{in} = V _{IH} or V _{IL} I _{out} ≤ 4.0 mA I _{out} ≤ 5.2 mA	4.5	0.26	0.33	
I _{in}	Maximum Input Leakage Current	V _{in} = V _{CC} or GND	6.0	± 0.1	± 1.0	± 1.0	μA
I _{CC}	Maximum Quiescent Supply Current (per Package)	V _{in} = V _{CC} or GND I _{out} = 0 μA	6.0	8	80	160	μA

NOTE: Information on typical parametric values can be found in Chapter 4 subject listing on page 4-2.

MC54/74HC175

AC ELECTRICAL CHARACTERISTICS (C_L = 50 pF, Input t_r = t_f = 6 ns)

Symbol	Parameter	V _{CC} V	Guaranteed Limit			Unit
			25°C to -55°C	≤ 85°C	≤ 125°C	
f _{max}	Maximum Clock Frequency (50% Duty Cycle) (Figures 1 and 4)	2.0	6.0	4.8	4.0	MHz
		4.5	30	24	20	
		6.0	35	28	24	
t _{PLH} , t _{PHL}	Maximum Propagation Delay, Clock to Q or \bar{Q} (Figures 1 and 4)	2.0	150	190	225	ns
		4.5	30	38	45	
		6.0	26	33	38	
t _{PHL}	Maximum Propagation Delay, Reset to Q or \bar{Q} (Figures 2 and 4)	2.0	125	155	190	ns
		4.5	25	31	38	
		6.0	21	26	32	
t _{TLH} , t _{THL}	Maximum Output Transition Time, Any Output (Figures 1 and 4)	2.0	75	95	110	ns
		4.5	15	19	22	
		6.0	13	16	19	
C _{in}	Maximum Input Capacitance	-	10	10	10	pF

NOTES:

- For propagation delays with loads other than 50 pF, see Chapter 4 subject listing on page 4-2.
- Information on typical parametric values can be found in Chapter 4.

C _{PD}	Power Dissipation Capacitance (Per Flip-Flop) Used to determine the no-load dynamic power consumption: $P_D = C_{PD} V_{CC}^2 f + I_{CC} V_{CC}$ For load considerations, see Chapter 4 subject listing on page 4-2.	Typical @ 25°C, V _{CC} = 5.0 V	pF
		35	

TIMING REQUIREMENTS (Input t_r = t_f = 6 ns)

Symbol	Parameter	V _{CC} V	Guaranteed Limit			Unit
			25°C to -55°C	≤ 85°C	≤ 125°C	
t _{su}	Minimum Setup Time, Data to Clock (Figure 3)	2.0	100	125	150	ns
		4.5	20	25	30	
		6.0	17	21	26	
t _h	Minimum Hold Time, Clock to Data (Figure 3)	2.0	3	3	3	ns
		4.5	3	3	3	
		6.0	3	3	3	
t _{rec}	Minimum Recovery Time, Reset Inactive to Clock (Figure 2)	2.0	100	125	150	ns
		4.5	20	25	30	
		6.0	17	21	26	
t _w	Minimum Pulse Width, Clock (Figure 1)	2.0	80	100	120	ns
		4.5	16	20	24	
		6.0	14	17	20	
t _w	Minimum Pulse Width, Reset (Figure 2)	2.0	80	100	120	ns
		4.5	16	20	24	
		6.0	14	17	20	
t _r , t _f	Maximum Input Rise and Fall Times (Figure 1)	2.0	1000	1000	1000	ns
		4.5	500	500	500	
		6.0	400	400	400	

NOTE: Information on typical parametric values can be found in Chapter 4 subject listing on page 4-2.

MC54/74HC175

SWITCHING WAVEFORMS

FIGURE 1

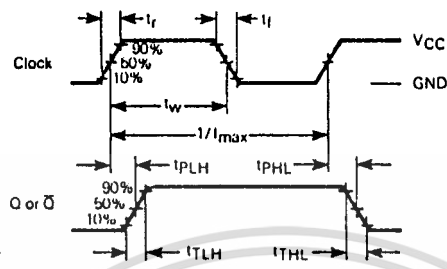


FIGURE 2

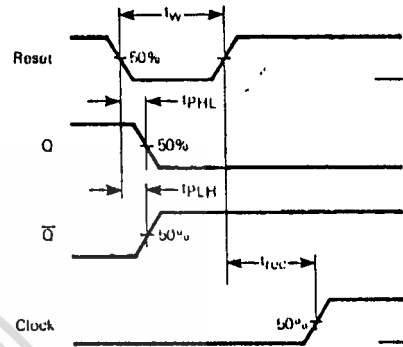


FIGURE 3

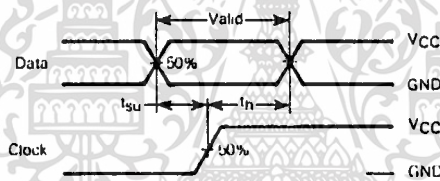
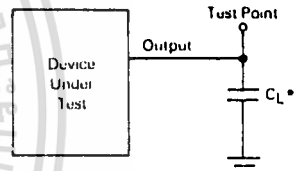


FIGURE 4 - TEST CIRCUIT

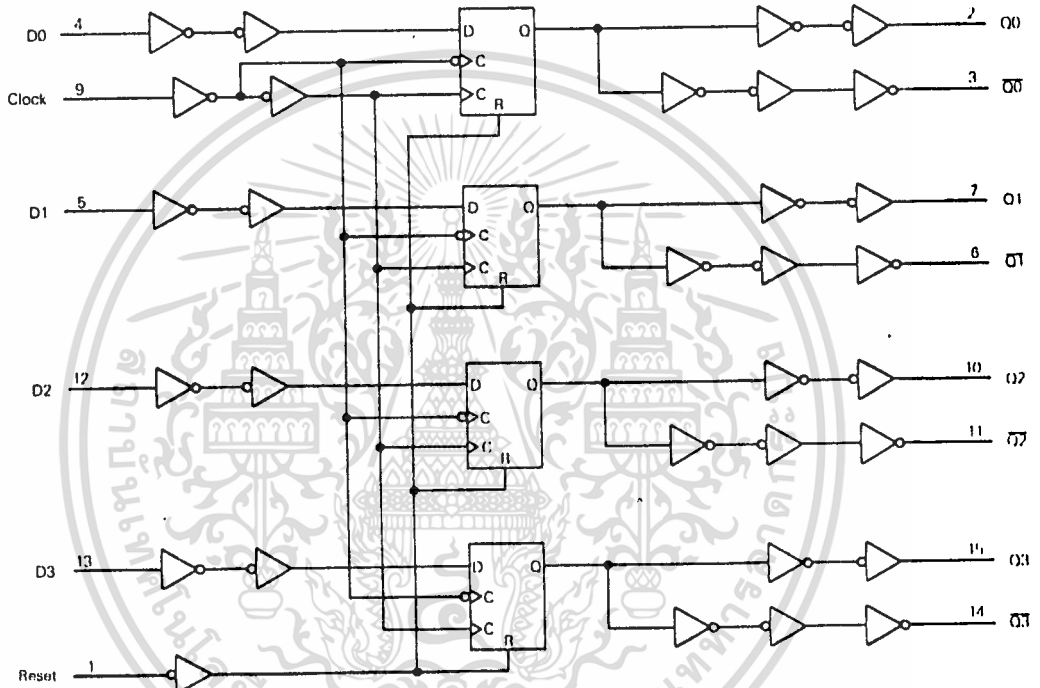


* Includes all probe and pg capacitance

5

MC54/74HC175

EXPANDED LOGIC DIAGRAM



Octal 3-State Noninverting Transparent Latch

High-Performance Silicon-Gate CMOS

The MC54/74HC373 is identical in pinout to the LS373. The device inputs are compatible with standard CMOS outputs; with pullup resistors, they are compatible with LSTTL outputs.

These latches appear transparent to data (i.e., the outputs change asynchronously) when Latch Enable is high. When Latch Enable goes low, data meeting the setup and hold time becomes latched.

The Output Enable input does not affect the state of the latches, but when Output Enable is high, all device outputs are forced to the high-impedance state. Thus, data may be latched even when the outputs are not enabled.

The HC373 is identical in function to the HC573, which has the input pins on the opposite side of the package from the output pins. This device is similar in function to the HC533, which has inverting outputs.

- Output Drive Capability: 15 LSTTL Loads
- Outputs Directly Interface to CMOS, NMOS, and TTL
- Operating Voltage Range: 2 to 6 V
- Low Input Current: 1 μ A
- High Noise Immunity Characteristic of CMOS Devices
- In Compliance with the Requirements Defined by JEDEC Standard No. 7A
- Chip Complexity: 186 FETs or 46.5 Equivalent Gates

MC54/74HC373



J SUFFIX
CERAMIC
CASE 732



N SUFFIX
PLASTIC
CASE 738



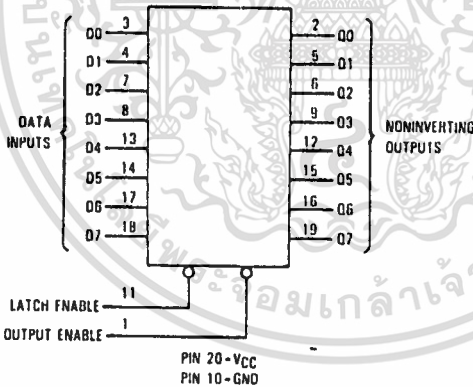
DW SUFFIX
SOIC
CASE 7610

ORDERING INFORMATION

MC74HCXXN Plastic
MC54HCXXJ Ceramic
MC74HCXXDW SOIC

T_A = -55° to 125°C for all packages.
Dimensions in Chapter 7.

LOGIC DIAGRAM



PIN ASSIGNMENT

OUTPUT ENABLE	1	20	VCC
00	2	19	07
01	3	18	07
02	4	17	08
03	5	16	06
04	6	15	05
05	7	14	05
06	8	13	04
07	9	12	04
GND	10	11	LATCH ENABLE

FUNCTION TABLE

Inputs		Output	
Output Enable	Latch Enable	D	Q
L	H	H	H
L	H	L	L
L	L	X	no change
H	X	X	Z

X = don't care
Z = high impedance

MC54/74HC373

MAXIMUM RATINGS*

Symbol	Parameter	Value	Unit
V _{CC}	DC Supply Voltage (Referenced to GND)	-0.6 to +7.0	V
V _{in}	DC Input Voltage (Referenced to GND)	-1.5 to V _{CC} + 1.5	V
V _{out}	DC Output Voltage (Referenced to GND)	0.5 to V _{CC} + 0.5	V
I _{in}	DC Input Current, per Pin	±20	mA
I _{out}	DC Output Current, per Pin	±35	mA
I _{CC}	DC Supply Current, V _{CC} and GND Pins	±75	mA
P _D	Power Dissipation in Still Air, Plastic or Ceramic DIP, SOIC Package†	750 500	mW
T _{stg}	Storage Temperature	-65 to +150	°C
T _L	Lead Temperature, 1 mm from Case for 10 Seconds (Plastic DIP or SOIC Package) (Ceramic DIP)	260 300	°C

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range GND ≤ (V_{in} or V_{out}) ≤ V_{CC}. Unused inputs must always be tied to an appropriate logic voltage level (e.g., either GND or V_{CC}). Unused outputs must be left open.

*Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the Recommended Operating Conditions.

†Derating — Plastic DIP: -10 mW/°C from 85° to 125°C
Ceramic DIP: -10 mW/°C from 100° to 125°C
SOIC Package: -7 mW/°C from 65° to 125°C

For high frequency or heavy load considerations, see Chapter 4 subject listing on page 4-2.

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter	Min	Max	Unit	
V _{CC}	DC Supply Voltage (Referenced to GND)	2.0	6.0	V	
V _{in} , V _{out}	DC Input Voltage, Output Voltage (Referenced to GND)	0	V _{CC}	V	
T _A	Operating Temperature, All Package Types	-55	+125	°C	
t _r , t _f	Input Rise and Fall Time (Figure 1)	V _{CC} = 2.0 V V _{CC} = 4.5 V V _{CC} = 6.0 V	0 0 0	1000 500 400	ns

DC ELECTRICAL CHARACTERISTICS (Voltages Referenced to GND)

Symbol	Parameter	Test Conditions	V _{CC} V	Guaranteed Limit			Unit
				25°C to -55°C	≤85°C	≤125°C	
V _{IH}	Minimum High-Level Input Voltage	V _{out} = 0.1 V or V _{CC} - 0.1 V I _{out} ≤ 20 μA	2.0	1.5	1.5	1.5	V
			4.5	3.15	3.15	3.15	
			6.0	4.2	4.2	4.2	
V _{IL}	Maximum Low-Level Input Voltage	V _{out} = 0.1 V or V _{CC} - 0.1 V I _{out} ≤ 20 μA	2.0	0.3	0.3	0.3	V
			4.5	0.9	0.9	0.9	
			6.0	1.2	1.2	1.2	
V _{OH}	Minimum High-Level Output Voltage	V _{in} = V _{IH} or V _{IL} I _{out} ≤ 20 μA	2.0	1.9	1.9	1.9	V
			4.5	4.4	4.4	4.4	
		V _{in} = V _{IH} or V _{IL} I _{out} ≤ 6.0 mA I _{out} ≤ 7.8 mA	6.0	6.9	5.9	5.9	
			6.0	6.48	5.34	5.20	
V _{OL}	Maximum Low-Level Output Voltage	V _{in} = V _{IH} or V _{IL} I _{out} ≤ 20 μA	2.0	0.1	0.1	0.1	V
			4.5	0.1	0.1	0.1	
		V _{in} = V _{IH} or V _{IL} I _{out} ≤ 6.0 mA I _{out} ≤ 7.8 mA	6.0	0.1	0.1	0.1	
			6.0	0.26	0.33	0.40	
I _{in}	Maximum Input Leakage Current	V _{in} = V _{CC} or GND	6.0	±0.1	±1.0	±1.0	μA
			6.0	±0.5	±5.0	±10.0	
I _{OZ}	Maximum Three-State Leakage Current	Output in High-Impedance State V _{in} = V _{IL} or V _{IH} V _{out} = V _{CC} or GND	6.0	±0.5	±5.0	±10.0	μA
I _{CC}	Maximum Quiescent Supply Current (per Package)	V _{in} = V _{CC} or GND I _{out} = 0 μA	6.0	8	80	160	μA

NOTE: Information on typical parametric values can be found in Chapter 4 subject listing on page 4-2.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่าในรูปแบบใดก็ตาม อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างถึงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC ELECTRICAL CHARACTERISTICS (C_L = 50 pF, Input t_r = t_f = 6 ns)

Symbol	Parameter	VCC V	Guaranteed Limit		
			25°C to -55°C	≤ 85°C	≤ 125°C
t _{PLH} , t _{PHL}	Maximum Propagation Delay, Input D to Q (Figures 1 and 5)	2.0	150	190	225
		4.5	30	38	45
		6.0	26	33	38
t _{LPH} , t _{LHL}	Maximum Propagation Delay, Latch Enable to Q (Figures 2 and 5)	2.0	175	220	265
		4.5	35	44	53
		6.0	30	37	45
t _{PLZ} , t _{PHZ}	Maximum Propagation Delay, Output Enable to Q (Figures 3 and 6)	2.0	150	190	225
		4.5	30	38	45
		6.0	26	33	38
t _{PZL} , t _{PZH}	Maximum Propagation Delay, Output Enable to Q (Figures 3 and 6)	2.0	150	190	225
		4.5	30	38	45
		6.0	26	33	38
t _{TLH} , t _{THL}	Maximum Output Transition Time, Any Output (Figures 1 and 5)	2.0	60	75	90
		4.5	12	15	18
		6.0	10	13	15
C _{in}	Maximum Input Capacitance	--	10	10	10
C _{out}	Maximum Three-State Output Capacitance (Output in High-Impedance State)	--	15	15	15

NOTES:

1. For propagation delays with loads other than 50 pF, see Chapter 4 subject listing on page 4-2.
2. Information on typical parametric values can be found in Chapter 4.

C _{PD}	Power Dissipation Capacitance (Per Latch) Used to determine the no-load dynamic power consumption: $P_D = C_{PD} V_{CC}^2 f + I_{CC} V_{CC}$ For load considerations, see Chapter 4 subject listing on page 4-2.	Typical @ 25°C, V _{CC} = 5.0 V
		41

TIMING REQUIREMENTS (Input t_r = t_f = 6 ns)

Symbol	Parameter	VCC V	Guaranteed Limit		
			25°C to -55°C	≤ 85°C	≤ 125°C
t _{su}	Minimum Setup Time, Input D to Latch Enable (Figure 4)	2.0	25	30	40
		4.5	5	6	8
		6.0	5	6	7
t _h	Minimum Hold Time, Latch Enable to Input D (Figure 4)	2.0	50	65	75
		4.5	10	13	15
		6.0	9	11	13
t _w	Minimum Pulse Width, Latch Enable (Figure 2)	2.0	80	100	120
		4.5	16	20	24
		6.0	14	17	20
t _r , t _f	Maximum Input Rise and Fall Times (Figure 1)	2.0	1000	1000	1000
		4.5	500	500	500
		6.0	400	400	400

NOTE: Information on typical parametric values can be found in Chapter 4 subject listing on page 4-2.

MC54/74HC373

SWITCHING WAVEFORMS

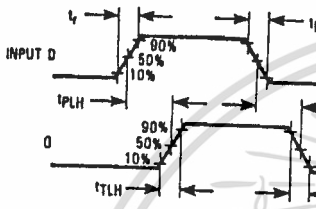


Figure 1

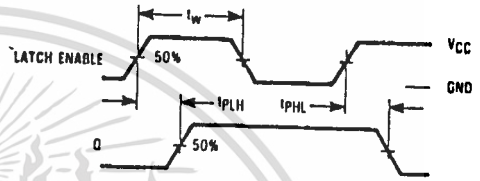


Figure 2

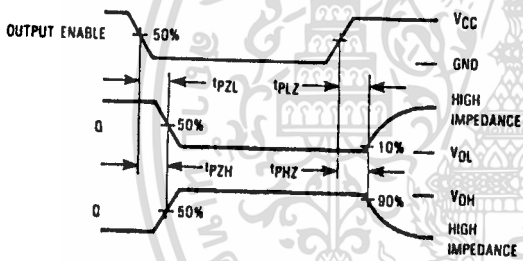


Figure 3

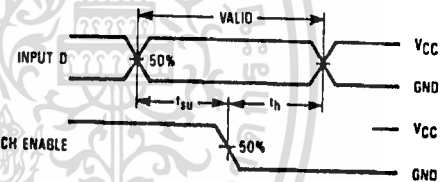
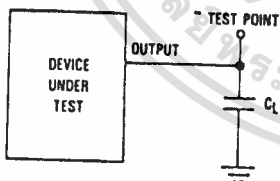
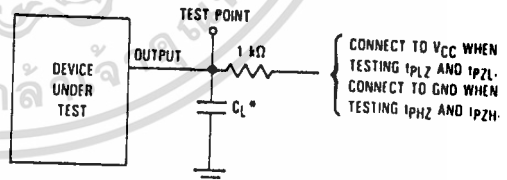


Figure 4



*Includes all probe and jig capacitance.

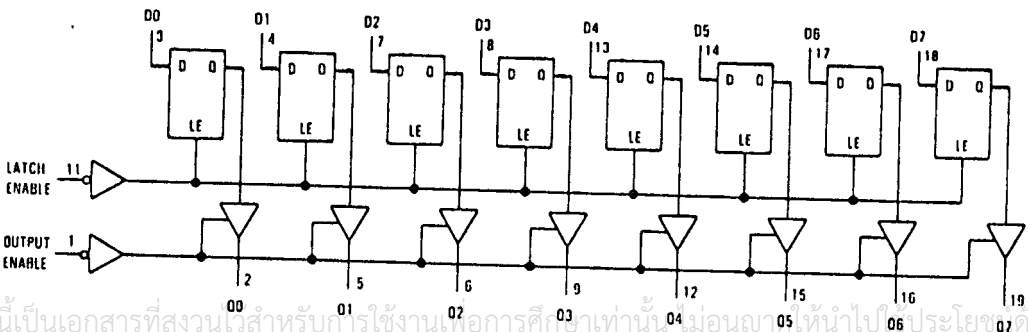
Figure 5. Test Circuit



*Includes all probe and jig capacitance.

Figure 6. Test Circuit

EXPANDED LOGIC DIAGRAM



Advance Information

**Analog Multiplexers/
Demultiplexers**

High-Performance Silicon-Gate CMOS

The MC54/74HC4051, MC54/74HC4052, and MC54/74HC4053 utilize silicon-gate CMOS technology to achieve fast propagation delays, low ON resistances, and low OFF leakage currents. These analog multiplexers/demultiplexers control analog voltages that may vary across the complete power supply range (from VCC to VEE).

The HC4051, HC4052, and HC4053 are identical in pinout to the metal-gate MC14051B, MC14052B, and MC14053B. The Channel-Select inputs determine which one of the Analog Inputs/Outputs is to be connected, by means of an analog switch, to the Common Output/Input. When the Enable pin is high, all analog switches are turned off.

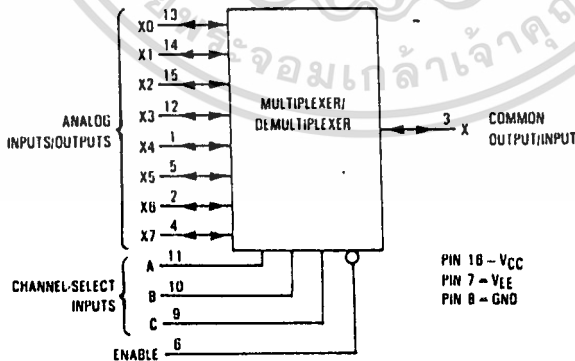
The Channel-Select and Enable inputs are compatible with standard CMOS outputs; with pullup resistors, they are compatible with LSTTL outputs.

These devices have been designed so that the ON resistance (RON) is more linear over input voltage than RON of metal-gate CMOS analog switches.

For multiplexers/demultiplexers with channel select latches, see HC4351, HC4352, and HC4353.

- Fast Switching and Propagation Speeds
- Low Crosstalk Between Switches
- Diode Protection on All Inputs/Outputs
- Analog Power Supply Range (VCC - VEE) = 2.0 to 12.0 V
- Digital (Control) Power Supply Range (VCC - GND) = 2.0 to 6.0 V
- Improved Linearity and Lower ON Resistance than Metal-Gate Counterparts
- Low Noise
- In Compliance with the Requirements Defined by JEDEC Standard No. 7A
- Chip Complexity: HC4051 - 184 FETs or 46 Equivalent Gates
HC4052 - 168 FETs or 42 Equivalent Gates
HC4053 - 166 FETs or 39 Equivalent Gates

LOGIC DIAGRAM
MC54/74HC4051
Single-Pole, 8-Position Plus Common Off



MC54/74HC4051
MC54/74HC4052
MC54/74HC4053



J SUFFIX
CERAMIC
CASE 620



N SUFFIX
PLASTIC
CASE 644



DW SUFFIX
SOIC
CASE 761B

ORDERING INFORMATION

MC74HCXXXXN	Plastic
MC54HCXXXXJ	Ceramic
MC74HCXXXXDW	SOIC

TA = -55° to 125°C for all packages.
Dimensions in Chapter 7.

PIN ASSIGNMENT
MC54/74HC4051

X0	1	15	VCC
X6	2	15	X2
X0	3	14	X1
X7	4	13	X0
X5	5	12	X3
ENABLE	6	11	A
VEE	7	10	B
GND	8	9	C

FUNCTION TABLE
MC54/74HC4051

Control Inputs			ON Channel	
Enable	Select			
		C	B	A
L	L	L	L	X0
L	L	L	H	X1
L	L	H	L	X2
L	L	H	H	X3
L	H	L	L	X4
L	H	L	H	X5
L	H	H	L	X6
L	H	H	H	X7
H	X	X	X	None

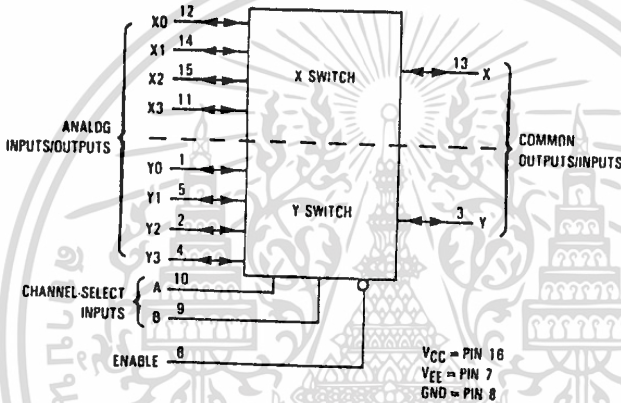
X = don't care

This document contains information on a new product. Specifications and information herein are subject to change without notice.

MC54/74HC4051 • MC54/74HC4052 • MC54/74HC4053

MC54/74HC4052
Double-Pole, 4-Position
Plus Common Off

LOGIC DIAGRAM



PIN ASSIGNMENT

Y0	1	16	VCC
Y2	2	15	X2
Y	3	14	X1
Y3	4	13	X
Y1	5	12	X0
ENABLE	6	11	X3
VEE	7	10	A
GND	8	9	B

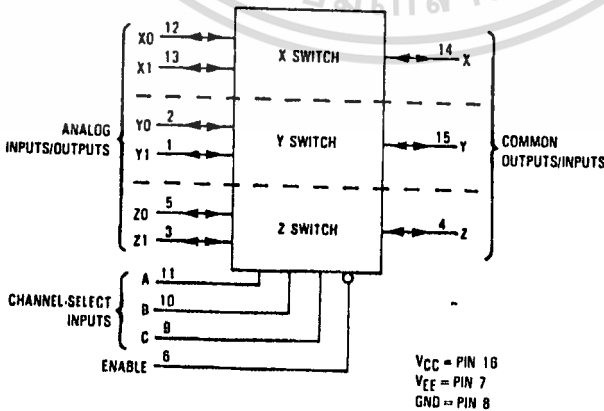
FUNCTION TABLE

Control Inputs		Select		ON Channels	
Enable		B	A		
L	L	L	L	Y0	X0
L	L	L	H	Y1	X1
L	L	H	L	Y2	X2
L	L	H	H	Y3	X3
H	X	X	X	None	

X = Don't Care

MC54/74HC4053
Triple Single-Pole, Double-Position
Plus Common Off

LOGIC DIAGRAM



PIN ASSIGNMENT

Y1	1	16	VCC
Y0	2	15	Y
Z1	3	14	X
Z	4	13	X1
Z0	5	12	X0
ENABLE	6	11	A
VEE	7	10	B
GND	8	9	C

FUNCTION TABLE

Control Inputs		Select			ON Channels		
Enable		C	B	A			
L	L	L	L	L	Z0	Y0	X0
L	L	L	L	H	Z0	Y0	X1
L	L	L	H	L	Z0	Y1	X0
L	L	L	H	H	Z0	Y1	X1
L	L	H	L	L	Z1	Y0	X0
L	L	H	L	H	Z1	Y0	X1
L	L	H	H	L	Z1	Y1	X0
L	L	H	H	H	Z1	Y1	X1
H	X	X	X	X	None		

NOTE: This device allows independent control of each switch. Channel-Select Input A controls the X Switch, Input B controls the Y Switch, and Input C controls the Z Switch.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาต

ไม่ว่าในกรณีใดๆ บริษัทนี้จะไม่รับผิดชอบต่อความเสียหายหรือข้อบกพร่องใดๆ ที่เกิดขึ้นจากการนำข้อมูลนี้ไปใช้



MM54C915/MM74C915 7-Segment-to-BCD Converter

General Description

The MM54C915/MM74C915 is a monolithic complementary MOS (CMOS) integrated circuit, constructed with N and P-channel enhancement-mode transistors. This circuit accepts 7-segment information and converts it into BCD information. The true state of the Segment inputs can be selected by use of the Invert/Non-invert control pin. A logical "0" on the Invert/Non-invert control pin selects active high true decoding at the Segment inputs. A logical "1" on the Invert/Non-invert control pin selects active low true decoding at the Segment inputs. In addition to 4 TTL compatible BCD outputs, an Error output and Minus output are available. The Error output goes to an active "1" whenever a non-standard 7-segment code appears at the Segment inputs. The BCD outputs are forced into a TRI-STATE[®] condition when an error is detected. This allows the user to program his own error code by tying the BCD outputs to V_{CC} or Ground via high value resistors (~ 500k). The BCD outputs may also be forced into TRI-STATE by a logical "1" on output enable (OE).

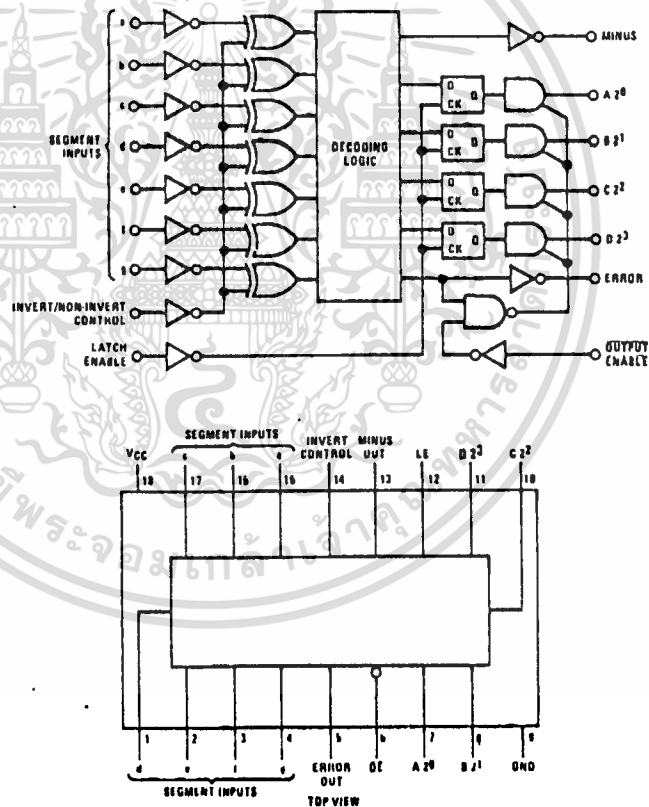
The Minus output goes to a logical "1" whenever a minus code is detected and is useful as a microprocessor interrupt. The BCD outputs are in a flow-through condition when Latch Enable (LE) is at a logical "0", and latched when LE is at a logical "1". The inputs will not clamp signals to the positive supply, allowing simple level translation from MOS to TTL.

Features

- Wide supply range
- High noise immunity
- TTL compatible fan out
- Selectable active true inputs
- TRI-STATE outputs
- On-chip latch
- Error output
- Minus output

3V-15V
0.45 V_{CC} (typ.)
1 TTL load

Logic and Connection Diagrams



Absolute Maximum Ratings

Output Voltage at Any Output	-0.3V to VCC + 0.3V	Storage Temperature Range	-65°C to +150°C
Input Voltage at Any Input	-0.3V to 18V	Package Dissipation	500 mW
Operating Temperature Range		Operating VCC Range	3V to 15V
MM54C915	-55°C to +125°C	Maximum VCC	18V
MM74C915	-40°C to +85°C	Lead Temperature, (Soldering, 10 seconds)	300°C

Electrical Characteristics

Min/max limits apply across temperature range, unless otherwise noted.

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
CMOS TO CMOS					
V _{OH} (1)	Logical "1" Input Voltage	VCC = 5V	3.3	4.5	V
		VCC = 10V	8	9	V
		VCC = 15V	12.5	13.5	V
V _{OL} (0)	Logical "0" Input Voltage	VCC = 5V		0.5	V
		VCC = 10V		1	V
		VCC = 15V		1.5	V
I _{OH} (1)	Logical "1" Input Current	V _{IN} = 15V		0.005	μA
	Logical "0" Input Current	V _{IN} = 0V	-1	-0.005	μA
V _{OH} (1)	Logical "1" Output Voltage	I _O = 10 μA			V
		VCC = 5V		4.5	V
		VCC = 10V		9	V
		VCC = 15V		13.5	V
V _{OL} (0)	Logical "0" Output Voltage	I _O = 10 μA			V
		VCC = 5V		0.5	V
		VCC = 10V		1	V
		VCC = 15V		1.5	V
I _{CC}	Supply Current	VCC = 5V		0.25	mA
		VCC = 10V		0.75	mA
		VCC = 15V		1.00	mA

CMOS/TTL INTERFACE

V _{OH} (1)	Logical "1" Input Voltage	MM54C915	VCC = 4.5V	VCC-1.7		V
		MM74C915	VCC = 4.75V	VCC-1.7		V
V _{OL} (0)	Logical "0" Input Voltage	MM54C915	VCC = 4.5V		0.8	V
		MM74C915	VCC = 4.75V		0.8	V
V _{OH} (1)	Logical "1" Output Voltage	MM54C915	I _O = -360 μA			V
		MM74C915	VCC = 4.5V	2.4		V
V _{OL} (0)	Logical "0" Output Voltage	MM54C915	VCC = 4.75V	2.4		V
		MM74C915	I _O = 1.6 mA			V
		MM54C915	VCC = 4.5V		0.4	V
		MM74C915	VCC = 4.75V		0.4	V

CMOS/TTL DRIVE (Short Circuit Current)

I _{OC}	Output Source Current P-Channel	TA = 25°C, VO = 0V, (Note 2)				mA
		VCC = 5V	-1.75	-3.3		mA
		VCC = 10V	-8	-15		mA
		VCC = 15V	-15	-25		mA
I _{OS}	Output Sink Current N-Channel	TA = 25°C, VO = VCC, (Note 2)				mA
		VCC = 5V	5	8		mA
		VCC = 10V	20	30		mA
		VCC = 15V	30	50		mA

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับใช้งานเท่านั้น การนำเอกสารนี้ไปใช้โดยไม่ได้รับอนุญาตให้ทำซ้ำโดยไม่ได้รับอนุญาตจากเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Electrical Characteristics $T_A = 25^\circ\text{C}$

PARAMETER	CONDITIONS	MIN	TYP	MAX	Unit
t_{pd0} , t_{pd1}	Propagation Delay Time to Logical "0" or a Logical "1" $C_L = 50 \text{ pF}$ $V_{CC} = 5\text{V}$ $V_{CC} = 10\text{V}$ $V_{CC} = 15\text{V}$		500 300 300	1000 600 600	
t_{0H} , t_{1H}	Propagation Delay Time From Logical "0" or Logical "1" into High Impedance State $R_L = 10\text{k}, C_L = 10 \text{ pF}$ $V_{CC} = 5\text{V}$ $V_{CC} = 10\text{V}$ $V_{CC} = 15\text{V}$		110 76 60	200 130 110	
t_{H0} , t_{H1}	Propagation Delay Time From High Impedance State to a Logical "0" or Logical "1" $R_L = 10\text{k}, C_L = 50 \text{ pF}$ $V_{CC} = 5\text{V}$ $V_{CC} = 10\text{V}$ $V_{CC} = 15\text{V}$		150 80 70	250 140 125	
t_s	Input Data Set-Up Time $C_L = 50 \text{ pF}$ $V_{CC} = 5\text{V}$ $V_{CC} = 10\text{V}$ $V_{CC} = 15\text{V}$		500 300 300	1000 600 600	
t_H	Input Data Hold Time $C_L = 50 \text{ pF}$ $V_{CC} = 5\text{V}$ $V_{CC} = 10\text{V}$ $V_{CC} = 15\text{V}$		-150 -100 -100	0 0 0	
C_{IN}	Input Capacitance	Any Input, (Note 3)	5	7.5	
C_{OUT}	TRI-STATE Output Capacitance	Any Output, (Note 3)	10		

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Temperature Range" they are not meant to imply that the devices should be operated at these limits. The table of "Electrical Characteristics" provides conditions for actual device operation.

Note 2: These specifications apply to transient operation. It is not meant to imply that the device should be operated at these limits in steady-state operation.

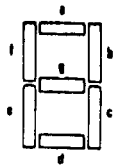
Note 3: Capacitance is guaranteed by periodic testing.

Truth Table

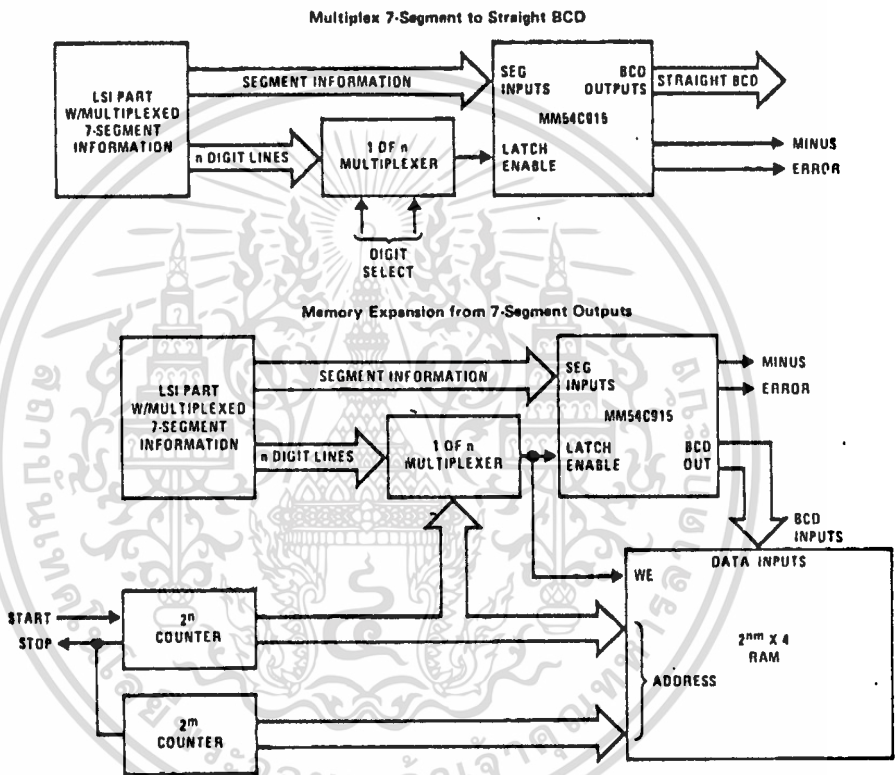
CHARACTER AT SEGMENT INPUTS	BCD OUTPUTS				NON-BCD OUTPUTS	
	D 2 ³	C 2 ²	B 2 ¹	A 2 ⁰	ERROR	MINUS
	0	0	0	0	1	0
1	0	0	0	1	0	0
2	0	0	1	0	0	0
3	0	0	1	1	0	0
4	0	1	0	0	0	0
5	0	1	0	1	0	0
6	0	1	1	0	0	0
7	0	1	1	1	0	0
8	1	0	0	0	0	0
9	1	0	0	1	0	0
10	1	0	0	1	0	0
11	1	1	1	1	0	0
-	X	X	X	X	1	1
All other input combinations	X	X	X	X	1	0
	X	X	X	X	1	0

X = represents TRI-STATE condition

SEGMENT IDENTIFICATION



Typical Applications





MM74C925, MM74C926, MM74C927, MM74C928 4-Digit Counters with Multiplexed 7-Segment Output Drivers

General Description

These CMOS counters consist of a 4-digit counter, an internal output latch, NPN output sourcing drivers for a 7-segment display, and an internal multiplexing circuitry with four multiplexing outputs. The multiplexing circuit has its own free-running oscillator, and requires no external clock. The counters advance on negative edge of clock. A high signal on the Reset input will reset the counter to zero, and reset the carry-out low. A low signal on the Latch Enable input will latch the number in the counters into the internal output latches. A high signal on Display Select input will select the number in the counter to be displayed; a low level signal on the Display Select will select the number in the output latch to be displayed.

The MM74C925 is a 4-decade counter and has Latch Enable, Clock and Reset inputs.

The MM74C926 is like the MM74C925 except that it has a display select and a carry-out used for cascading counters. The carry-out signal goes high at 6000, goes back low at 0000.

The MM74C927 is like the MM74C926 except the second most significant digit divides by 6 rather than 10. Thus, if the clock input frequency is 10 Hz, the display would read tenths of seconds and minutes (i.e., 9:59.9).

The MM74C928 is like the MM74C926 except the most significant digit divides by 2 rather than 10 and the

carry-out is an overflow indicator which is high at 2000, and it goes back low only when the counter is reset. Thus, this is a 3 1/2-digit counter.

Features

- Wide supply voltage range 3V to 6V
- Guaranteed noise margin 1V
- High noise immunity 0.45 V_{CC} (typ.)
- High segment sourcing current 40 mA @ V_{CC} = 1.6V, V_{CC} = 5V
- Internal multiplexing circuitry

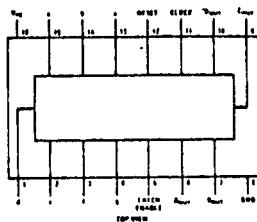
Design Considerations

Segment resistors are desirable to minimize power dissipation and chip heating. The DS75492 serves as a good digit driver when it is desired to drive bright displays. When using this driver with a 5V supply at room temperature, the display can be driven without segment resistors to full illumination. The user must use caution in this mode however, to prevent overheating of the device by using too high a supply voltage or by operating at high ambient temperatures.

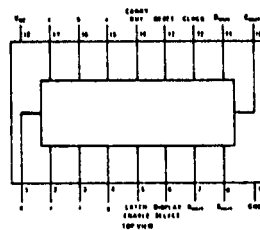
The input protection circuitry consists of a series resistor, and a diode to ground. Thus input signals exceeding V_{CC} will not be clamped. This input signal should not be allowed to exceed 15V.

Connection Diagram

Dual-In-Line Package
MM74C925



Dual-In-Line Package
MM74C926, MM74C927 and MM74C928



Functional Description

- Reset** - Asynchronous, active high
- Display Select** - High, displays output of counter
Low, displays output of latch
- Latch Enable** - High, flow through condition
Low, latch condition
- Clock** - Negative edge sensitive

- Segment Output** - Current sourcing with 40 mA @ V_{OUT} = V_{CC} - 1.6V (typ.)
Also, sink capability = 2 LTTL loads
- Digit Output** - Current sourcing with 1 mA @ V_{OUT} = 1.75V. Also, sink capability = 2 LTTL loads
- Carry-out** - 2 LTTL loads. See carry-out waveforms.

MM74C925, MM74C926, MM74C927, MM74C928

2

เอกสารนี้เป็นเอกสารตัวอย่าง... ไม่ควรนำมาใช้...
ไม่ว่ากรณีใดๆก็ตาม...
อีกทั้งห้ามมิให้คัดลอก...
และต้องอ้างอิงชื่อของเอกสารนี้

Absolute Maximum Ratings (Note 1)

Voltage at Any Output Pin	Gnd - 0.3V to $V_{CC}+0.3V$
Voltage at Any Input Pin	Gnd - 0.3V to +15V
Operating Temperature Range (T_A)	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C
Package Dissipation	Refer to $P_{D(MAX)}$ vs T_A Graph
Operating V_{CC} Range	3V to 6V
V_{CC}	6.5V
Lead Temperature (Soldering, 10 seconds)	300°C

DC Electrical Characteristics Min/max limits apply at $-40^\circ\text{C} \leq T_J \leq +85^\circ\text{C}$, unless otherwise noted

PARAMETER		CONDITIONS	MIN	TYP	MAX
CMOS TO CMOS					
$V_{IN(1)}$	Logical "1" Input Voltage	$V_{CC} = 5.0V$	3.5		
$V_{IN(0)}$	Logical "0" Input Voltage	$V_{CC} = 5.0V$			1.5
$V_{OUT(1)}$	Logical "1" Output Voltage (Carry-out and Digit Output Only)	$V_{CC} = 5.0V, I_O = -10\mu A$	4.5		
$V_{OUT(0)}$	Logical "0" Output Voltage	$V_{CC} = 5.0V, I_O = 10\mu A$			0.5
$I_{IN(1)}$	Logical "1" Input Current	$V_{CC} = 5.0V, V_{IN} = 15V$		0.005	1.0
$I_{IN(0)}$	Logical "0" Input Current	$V_{CC} = 5.0V, V_{IN} = 0V$	-1.0	-0.005	
I_{CC}	Supply Current	$V_{CC} = 5.0V$, Outputs Open Circuit, $V_{IN} = 0V$ or 5V		20	1000
CMOS/LPTTL INTERFACE					
$V_{IN(1)}$	Logical "1" Input Voltage	$V_{CC} = 4.75V$	$V_{CC}-1.5$		
$V_{IN(0)}$	Logical "0" Input Voltage	$V_{CC} = 4.75V$			0.8
$V_{OUT(1)}$	Logical "1" Output Voltage (Carry-Out and Digit Output Only)	$V_{CC} = 4.75V$, $I_O = -360\mu A$	2.4		
$V_{OUT(0)}$	Logical "0" Output Voltage	$V_{CC} = 4.75V$, $I_O = 360\mu A$			0.4
OUTPUT DRIVE					
V_{OUT}	Output Voltage (Segment Sourcing Output)	$I_{OUT} = -65\text{ mA}, V_{CC} = 5V, T_J = 25^\circ\text{C}$ $I_{OUT} = -40\text{ mA}, V_{CC} = 5V$ $\left\{ \begin{array}{l} T_J = 100^\circ\text{C} \\ T_J = 150^\circ\text{C} \end{array} \right.$	$V_{CC}-1.6$ $V_{CC}-2$	$V_{CC}-1.3$ $V_{CC}-1.2$ $V_{CC}-1.4$	
R_{ON}	Output Resistance (Segment Sourcing Output)	$I_{OUT} = -65\text{ mA}, V_{CC} = 5V, T_J = 25^\circ\text{C}$ $I_{OUT} = -40\text{ mA}, V_{CC} = 5V$ $\left\{ \begin{array}{l} T_J = 100^\circ\text{C} \\ T_J = 150^\circ\text{C} \end{array} \right.$		20 30 35	40 50
	Output Resistance (Segment Output) Temperature Coefficient			0.6	0.8
I_{SOURCE}	Output Source Current (Digit Output)	$V_{CC} = 4.75V, V_{OUT} = 1.75V, T_J = 150^\circ\text{C}$	-1	-2	
I_{SOURCE}	Output Source Current (Carry-out)	$V_{CC} = 5V, V_{OUT} = 0V, T_J = 25^\circ\text{C}$	-1.75	-3.3	
I_{SINK}	Output Sink Current (All Outputs)	$V_{CC} = 5V, V_{OUT} = V_{CC}, T_J = 25^\circ\text{C}$	1.75	3.6	
θ_{JA}	Thermal Resistance	MM74C925 (Note 4) MM74C926, MM74C927, MM74C928		75 70	100 90

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Range" they are not meant to imply that the devices should be operated at these limits. The table of "Electrical Characteristics" are given for actual device operation.

Note 2: Capacitance is guaranteed by periodic testing.

Note 3: C_{PD} determines the no load ac power consumption of any CMOS device. For complete explanation see 54C/74C Family application note, AN-90.

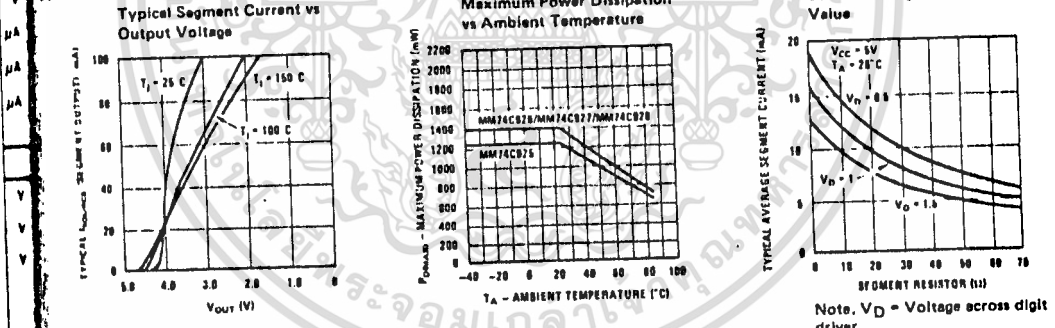
Note 4: θ_{JA} measured in free-air with device soldered into printed circuit board.

MM74C925, MM74C926, MM74C927, MM74C928

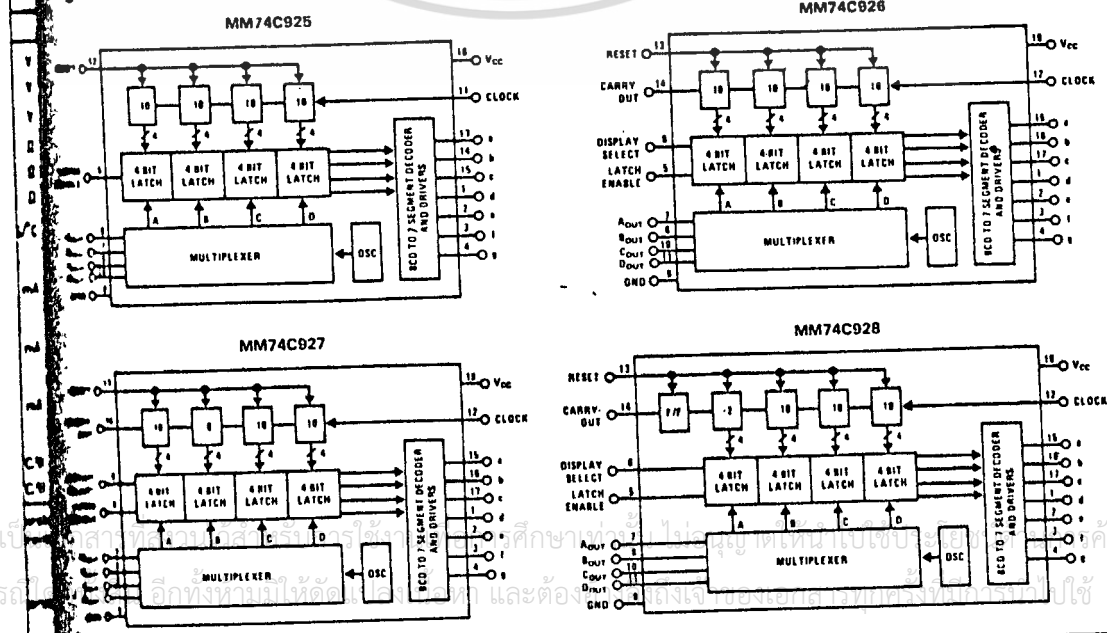
DC Electrical Characteristics $T_A = 25^\circ\text{C}$, $C_L = 50\text{ pF}$, unless otherwise noted

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
f_{MAX} Maximum Clock Frequency	$V_{CC} = 5.0\text{V}$, $T_J = 25^\circ\text{C}$ Square Wave Clock	2	4		MHz
$t_{r, f}$ Maximum Clock Rise or Fall Time	$V_{CC} = 5.0\text{V}$	1.5	3	15	μs
t_{WR} Reset Pulse Width	$V_{CC} = 5.0\text{V}$				ns
t_{WLE} Latch Enable Pulse Width	$T_J = 25^\circ\text{C}$ $T_J = 100^\circ\text{C}$	250	100		ns
$t_{SETUP(CLK, LE)}$ Clock to Latch Enable Set-Up Time	$V_{CC} = 5.0\text{V}$	320	125		ns
t_{HOLD} Latch Enable to Reset Wait Time	$T_J = 25^\circ\text{C}$ $T_J = 100^\circ\text{C}$	250	100		ns
$t_{SETUP(RESET, LE)}$ Reset to Latch Enable Set-Up Time	$V_{CC} = 5.0\text{V}$	3200	1250	1600	ns
t_{LH} Latch Enable to Reset Wait Time	$V_{CC} = 5.0\text{V}$	0	-100	-100	ns
t_{RHS} Reset to Latch Enable Set-Up Time	$T_J = 25^\circ\text{C}$ $T_J = 100^\circ\text{C}$	0	-100		ns
f_{MUX} Multiplexing Output Frequency	$V_{CC} = 5.0\text{V}$	320	160		ns
C_{in} Input Capacitance	Any Input (Note 2)	400	200	1000	Hz
			5		pF

Typical Performance Characteristics

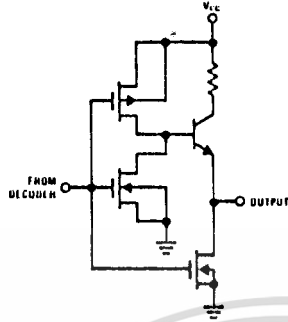


Logic and Block Diagrams

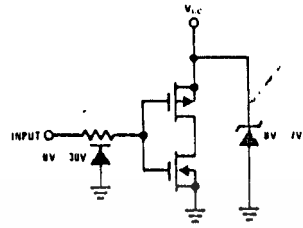


เอกสารนี้เป็นลิขสิทธิ์ของ บริษัท เซมิคอนดักเตอร์ เทคโนโลยี จำกัด และต้องได้รับอนุญาตก่อนจะเผยแพร่

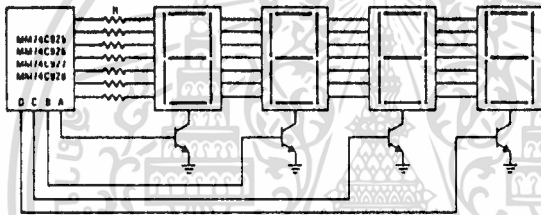
Segment Output Driver



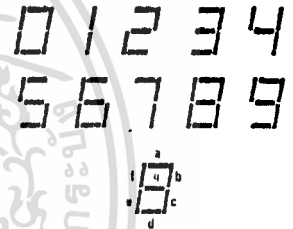
Input Protection



Common Cathode LED Display

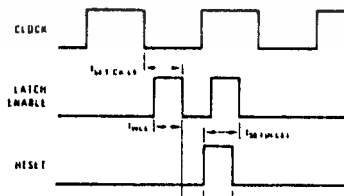


Segment Identification

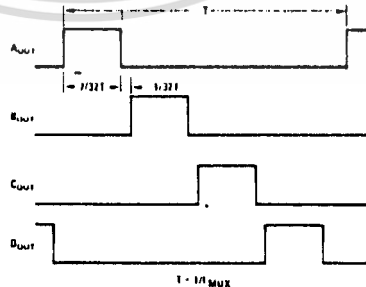


Switching Time Waveforms

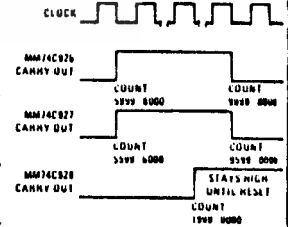
Input Waveforms



Multiplexing Output Waveforms



Carry-Out Waveforms



CD4528BM/CD4528BC Dual Monostable Multivibrator

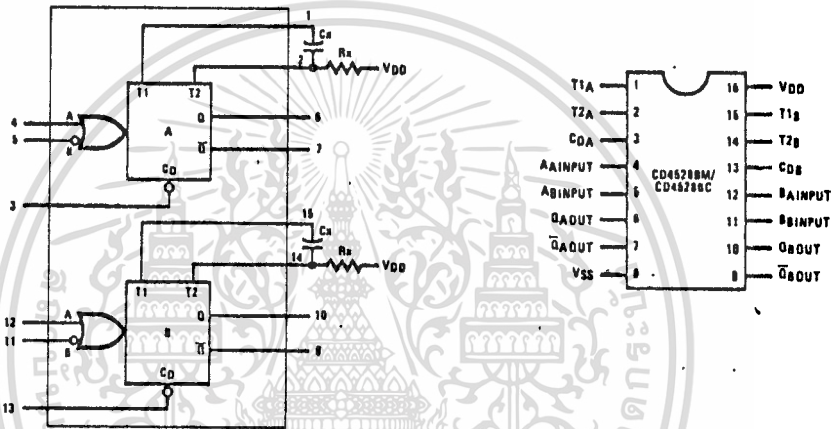
General Description

The CD4528B is a dual monostable multivibrator. Each device is retriggerable and resettable. Triggering can occur from either the rising or falling edge of an input pulse, resulting in an output pulse over a wide range of widths. Pulse duration and accuracy are determined by external timing components R_x and C_x .

Features

- Wide supply voltage range 3.0V to 18V
- Separate reset available
- Quiescent current = 5.0nA/package (typ.) at 5.0V_{CC}
- Diode protection on all inputs
- Triggerable from leading or trailing edge pulse
- Capable of driving two low-power TTL loads or one low-power Schottky TTL load over the rated temperature range

Connection Diagrams



Truth Tables

Clear	Inputs		Outputs	
	A	B	Q	\bar{Q}
L	X	X	L	H
X	H	X	L	H
X	X	L	L	H
H	L	↓	⌊	⌋
H	↑	H	⌊	⌋

H = High Level
 L = Low Level
 ↑ = Transition from Low to High
 ↓ = Transition from High to Low
 ⌊ = One High Level Pulse
 ⌋ = One Low Level Pulse
 X = Irrelevant

Absolute Maximum Ratings (Notes 1 and 2)

DC Supply Voltage	-0.5VDC to +18VDC
Input Voltage, All Inputs	-0.5VDC to V _{DD} +0.5VDC
Storage Temperature Range	-65°C to +150°C
Package Dissipation	500 mW
Lead Temperature (soldering, 10 seconds)	300°C

Recommended Operating Conditions (Note 2)

DC Supply Voltage	3V to 15V
Input Voltage	0V to V _{DD} VDC
Operating Temperature Range	-55°C to +125°C
CD4528BM	-40°C to +85°C
CD4528BC	

Electrical Characteristics CD4528BM (Note 2)

Parameter	Conditions	-55°C		+25°C			+125°C		Units
		Min	Max	Min	Typ	Max	Min	Max	
Quiescent Device Current	V _{DD} = 5V		5	0.005		5		150	μA
	V _{DD} = 10V		10	0.010		10		300	μA
	V _{DD} = 15V		20	0.015		20		600	μA
Low Level Output Voltage	V _{DD} = 5V		0.05			0.05		0.05	V
	V _{DD} = 10V		0.05			0.05		0.05	V
	V _{DD} = 15V		0.05			0.05		0.05	V
High Level Output Voltage	V _{DD} = 5V	4.95		4.95	5.0		4.95		V
	V _{DD} = 10V	9.95		9.95	10.0		9.95		V
	V _{DD} = 15V	14.95		14.95	15.0		14.95		V
Low Level Input Voltage	V _{DD} = 5V, V _O = 0.5V or 4.5V		1.5		2.25	1.5		1.5	V
	V _{DD} = 10V, V _O = 1.0V or 9.0V		3.0		4.50	3.0		3.0	V
	V _{DD} = 15V, V _O = 1.5V or 13.5V		4.0		6.75	4.0		4.0	V
High Level Input Voltage	V _{DD} = 5V, V _O = 0.5V or 4.5V	3.5		3.5	2.75		3.5		V
	V _{DD} = 10V, V _O = 1.0V or 9.0V	7.0		7.0	5.50		7.0		V
	V _{DD} = 15V, V _O = 1.5V or 13.5V	11.0		11.0	8.25		11.0		V
Low Level Output Current	V _{DD} = 5V, V _O = 0.4V		0.64		0.51		0.36		mA
	V _{DD} = 10V, V _O = 0.5V		1.6		1.3		0.9		mA
	V _{DD} = 15V, V _O = 1.5V		4.2		3.4		2.4		mA
High Level Output Current	V _{DD} = 5V, V _O = 4.6V	-0.25		-0.2	-0.36		-0.14		mA
	V _{DD} = 10V, V _O = 9.5V	-0.62		-0.5	-0.9		-0.35		mA
	V _{DD} = 15V, V _O = 13.5V	-1.8		-1.5	-3.5		-1.1		mA
Input Current	V _{DD} = 15V, V _{IN} = 0V		-0.1		-10 ⁻⁶	-0.1		-1.0	μA
	V _{DD} = 15V, V _{IN} = 15V		0.1		10 ⁻⁵	0.1		1.0	μA

DC Electrical Characteristics CD4528BC (Note 2)

Parameter	Conditions	-40°C		+25°C			+85°C	
		Min	Max	Min	Typ	Max	Min	Max
I _{DD} Quiescent Device Current	V _{DD} = 5V		20		0.005	20		150
	V _{DD} = 10V		40		0.010	40		300
	V _{DD} = 15V		80		0.015	80		600
V _{OL} Low Level Output Voltage	V _{DD} = 5V		0.05			0.05		0.05
	V _{DD} = 10V		0.05			0.05		0.05
	V _{DD} = 15V		0.05			0.05		0.05
V _{OH} High Level Output Voltage	V _{DD} = 5V	4.95		4.95	5.0		4.95	
	V _{DD} = 10V	9.95		9.95	10.0		9.95	
	V _{DD} = 15V	14.95		14.95	15.0		14.95	
V _{IL} Low Level Input Voltage	V _{DD} = 5V, V _O = 0.8V or 4.5V		1.5		2.25	1.5		1.5
	V _{DD} = 10V, V _O = 1.0V or 9.0V		3.0		4.50	3.0		3.0
	V _{DD} = 15V, V _O = 1.5V or 13.5V		4.0		6.75	4.0		4.0
V _{IH} High Level Input Voltage	V _{DD} = 5V, V _O = 0.5V or 4.5V	3.5		3.5	2.75		3.5	
	V _{DD} = 10V, V _O = 1.0V or 9.0V	7.0		7.0	5.60		7.0	
	V _{DD} = 15V, V _O = 0.5V or 4.5V	11.0		11.0	8.25		11.0	
I _{OL} Low Level Output Current	V _{DD} = 5V, V _O = 0.4V	0.52		0.44	0.88		0.36	
	V _{DD} = 10V, V _O = 0.5V	1.3		1.1	2.25		0.9	
	V _{DD} = 15V, V _O = 1.5V	3.6		3.0	8.8		2.4	
I _{OH} High Level Output Current	V _{DD} = 5V, V _O = 4.6V	-0.2		-0.16	-0.36		-0.12	
	V _{DD} = 10V, V _O = 9.5V	-0.5		-0.4	-0.9		-0.3	
	V _{DD} = 15V, V _O = 13.5V	-1.4		-1.2	-3.5		-1.0	
I _{IN} Input Current	V _{DD} = 15V, V _{IN} = 0V		-0.3		-10 ⁻⁵	-0.3		-1.0
	V _{DD} = 15V, V _{IN} = 15V		0.3		10 ⁻⁵	0.3		1.0

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Temperature Range" they are not meant to imply that the devices should be operated at these limits. The table of "Electrical Characteristics" provides conditions for actual device operation.

Note 2: V_{SS} = 0V unless otherwise specified.

Electrical Characteristics CD4528BM

$C_L = 50\text{ pF}$, $R_L = 200\text{ k}\Omega$, Input $t_r = t_f = 20\text{ ns}$, unless otherwise specified.

Parameter	Conditions	Min	Typ	Max	Units
Time	$t_r = (3.0\text{ ns/pF})C_L + 30\text{ ns}$, $V_{DD} = 5.0\text{ V}$		180	400	ns
	$t_r = (1.5\text{ ns/pF})C_L + 15\text{ ns}$, $V_{DD} = 10.0\text{ V}$		90	200	ns
	$t_r = (1.1\text{ ns/pF})C_L + 10\text{ ns}$, $V_{DD} = 15.0\text{ V}$		65	160	ns
Time	$t_f = (1.5\text{ ns/pF})C_L + 25\text{ ns}$, $V_{DD} = 5.0\text{ V}$		100	200	ns
	$t_f = (0.75\text{ ns/pF})C_L + 12.5\text{ ns}$, $V_{DD} = 10.0\text{ V}$		50	100	ns
	$t_f = (0.55\text{ ns/pF})C_L + 9.5\text{ ns}$, $V_{DD} = 15.0\text{ V}$		35	80	ns
Turn-On Delay Q or \bar{Q} $R_x = 5.0\text{ k}\Omega$	$t_{PLH}, t_{PHL} = (1.7\text{ ns/pF})C_L + 240\text{ ns}$, $V_{DD} = 5.0\text{ V}$		230	500	ns
	$t_{PLH}, t_{PHL} = (0.66\text{ ns/pF})C_L + 8\text{ ns}$, $V_{DD} = 10.0\text{ V}$		100	250	ns
	$t_{PLH}, t_{PHL} = (0.5\text{ ns/pF})C_L + 65\text{ ns}$, $V_{DD} = 15.0\text{ V}$		65	150	ns
Turn-On Delay Q or \bar{Q} $R_x = 10\text{ k}\Omega$	$t_{PLH}, t_{PHL} = 1.7\text{ ns/pF})C_L + 620\text{ ns}$, $V_{DD} = 5.0\text{ V}$		230	500	ns
	$t_{PLH}, t_{PHL} = 0.66\text{ ns/pF})C_L + 257\text{ ns}$, $V_{DD} = 10.0\text{ V}$		100	250	ns
	$t_{PLH}, t_{PHL} = (0.5\text{ ns/pF})C_L + 185\text{ ns}$, $V_{DD} = 15.0\text{ V}$		65	150	ns
Input Pulse Width $R_x = 5.0\text{ k}\Omega$	$V_{DD} = 5.0\text{ V}$		60	150	ns
	$V_{DD} = 10.0\text{ V}$		20	50	ns
	$V_{DD} = 15.0\text{ V}$		20	50	ns
$R_x = 10\text{ k}\Omega$	$V_{DD} = 5.0\text{ V}$		60	150	ns
	$V_{DD} = 10.0\text{ V}$		20	50	ns
	$V_{DD} = 15.0\text{ V}$		20	50	ns
Pulse Width Q or \bar{Q} 0.01 μF (see graph for appropriate value) $R_x = 5.0\text{ k}\Omega$	$V_{DD} = 5.0\text{ V}$		550		ns
	$V_{DD} = 10.0\text{ V}$		350		ns
	$V_{DD} = 15.0\text{ V}$		300		ns
0.01 μF use $0.2 R_x C_x \ln[V_{DD} - V_{SS}]$ 100 pF, $R_x = 10\text{ k}\Omega$	$V_{DD} = 5.0\text{ V}$	15	29	45	μs
	$V_{DD} = 10.0\text{ V}$	10	37	90	μs
	$V_{DD} = 15.0\text{ V}$	15	42	95	μs
Match Between Circuits in the Package 100 pF, $R_x = 10\text{ k}\Omega$	$V_{DD} = 5.0\text{ V}$		6	25	%
	$V_{DD} = 10.0\text{ V}$		8	35	%
	$V_{DD} = 15.0\text{ V}$		8	35	%
Propagation Delay, t_{PLH}, t_{PHL} 100 pF, $R_x = 5.0\text{ k}\Omega$	$V_{DD} = 5.0\text{ V}$		325	600	ns
	$V_{DD} = 10.0\text{ V}$		90	225	ns
	$V_{DD} = 15.0\text{ V}$		60	170	ns
100 pF, $R_x = 10\text{ k}\Omega$	$V_{DD} = 5.0\text{ V}$		7.0		μs
	$V_{DD} = 10.0\text{ V}$		6.7		μs
	$V_{DD} = 15.0\text{ V}$		6.7		μs
Monostable Retriquer Time 100 pF, $R_x = 5.0\text{ k}\Omega$	$V_{DD} = 5.0\text{ V}$		0		
	$V_{DD} = 10.0\text{ V}$		0		
	$V_{DD} = 15.0\text{ V}$		0		
	$V_{DD} = 5.0\text{ V}$		0		
	$V_{DD} = 10.0\text{ V}$		0		
	$V_{DD} = 15.0\text{ V}$		0		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

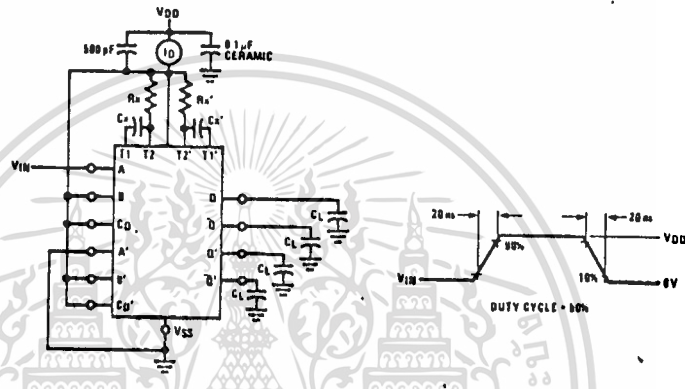
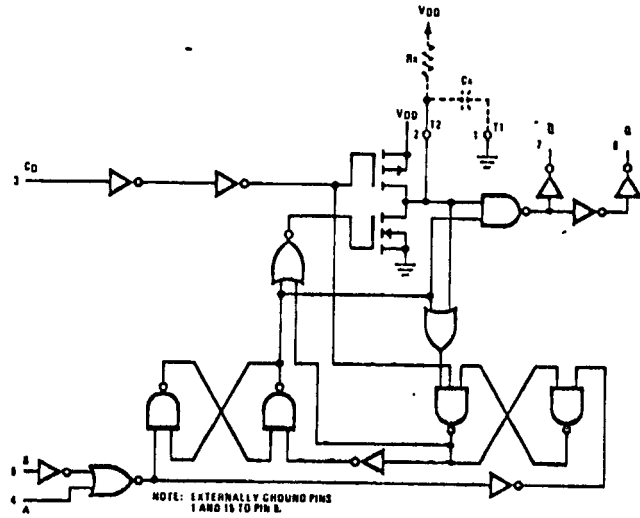
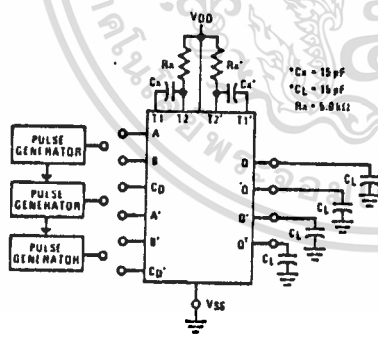


Figure 1. Power Dissipation Test Circuit and Waveforms



Input Connections

Characteristics	CD	A	B
t _{PLH} , t _{PHL} , t _r , t _f , P _{Wout} , P _{Win}	V _{DD}	PG1	V _{DD}
t _{PLH} , t _{PHL} , t _r , t _f , P _{Wout} , P _{Win}	V _{DD}	V _{SS}	PG2
t _{PLH(R)} , t _{PHL(R)} , P _{Win}	PG3	PG1	PG2

*INCLUDES CAPACITANCE OF PROBER,
WIRING, AND FIXTURE PARASITIC.
NOTE: AC TEST WAVES DRIVES FOR PG1,
PG2, AND PG3 ON HEAT PAGES.

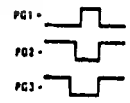


Figure 2. AC Test Circuit

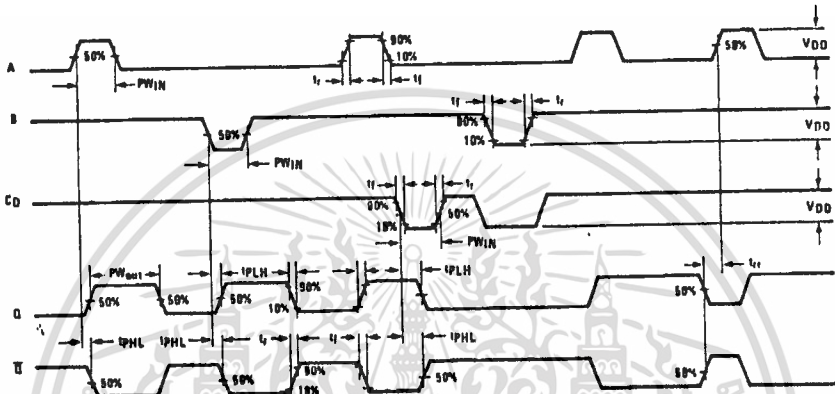


Figure 3. AC Test Waveforms

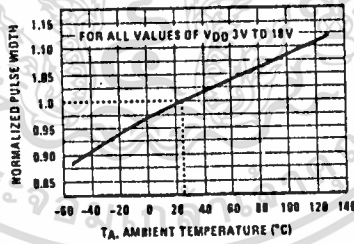


Figure 4. Normalized Pulse Width vs Temperature

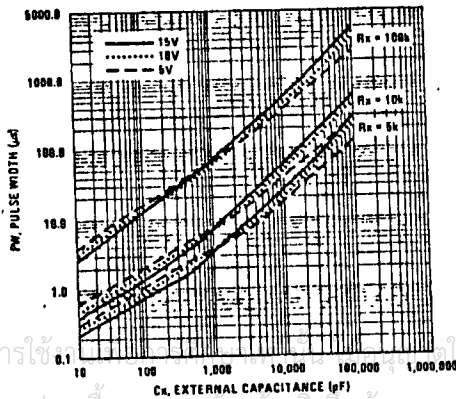


Figure 5. Pulse Width vs C_x

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้... นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CD4538BM/CD4538BC Dual Precision Monostable Multivibrator

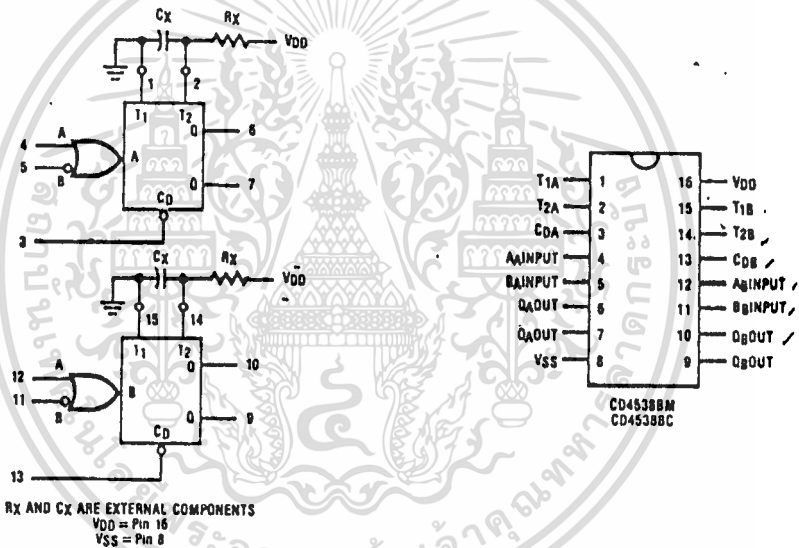
General Description

The CD4538B is a dual, precision monostable multivibrator with independent trigger and reset controls. The device is retriggerable and resettable, and the control inputs are internally latched. Two trigger inputs are provided to allow either rising or falling edge triggering. The reset inputs are active low and prevent triggering while active. Precise control of output pulse-width has been achieved using linear CMOS techniques. The pulse duration and accuracy are determined by external components R_x and C_x . The device does not allow the timing capacitor to discharge through the timing pin on power-down condition. For this reason, no external protection resistor is required in series with the timing pin. Input protection from static discharge is provided on all pins.

Features

- Wide supply voltage range 3.0V to 15V
- High noise immunity 0.45V_{CC} (typ)
- Low power fan out of 2 driving 74L or 1 driving 74LS
- TTL compatibility
- New Formula: $PW_{OUT} = RC$ (PW in seconds, R in Ohms, C in Farads)
- $\pm 1.0\%$ pulse-width variation from part to part (typ)
- Wide pulse-width range 1 μ s to ∞
- Separate latched reset inputs
- Symmetrical output sink and source capability 5nA (typ) @ 5V_{CC}
- Low standby current
- Pin Compatible to CD4528B

Block & Connection Diagrams



Truth Table

Inputs			Outputs	
Clear	A	B	Q	\bar{Q}
L	X	X	L	H
X	H	X	L	H
X	X	L	L	H
H	L	L	H	L
H	↑	H	\square	\square

H = High Level
L = Low Level
↑ = Transition from Low to High
↓ = Transition from High to Low
 \square = One High Level Pulse
 \square = One Low Level Pulse
X = Irrelevant

Absolute Maximum Ratings (Notes 1 and 2)

Supply Voltage	-0.5V to +18V _{DC}
Input Voltage	-0.5 to V _{DD} + 0.5V _{DC}
Storage Temperature Range	-85°C to +150°C
Power Dissipation	500mW
Lead Temperature (soldering, 10 seconds)	300°C

Recommended Operating Conditions (Note 2)

Supply Voltage	+3 to +15V _{DC}
Input Voltage	0 to V _{DD} V _{DC}
Operating Temperature Range	-55°C to +125°C
CD4538BM,	-40°C to +85°C
CD4538BC	

Electrical Characteristics (Note 2) — CD4538BM

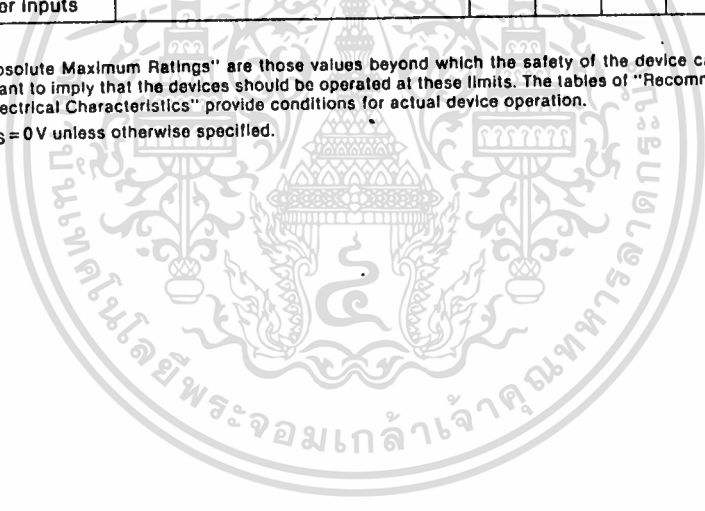
Parameter	Conditions	-55°C		25°C			125°C		Units
		Min.	Max.	Min.	Typ.	Max.	Min.	Max.	
Quiescent Current	V _{DD} = 5V } V _{IH} = V _{DD}		5		0.005	5		150	μA
Device Current	V _{DD} = 10V } V _{IL} = V _{SS}		10		0.010	10		300	μA
	V _{DD} = 15V } All outputs open		20		0.015	20		600	μA
Low Level Output Voltage	V _{DD} = 5V } I _O < 1μA		0.05		0	0.05		0.05	V
	V _{DD} = 10V } V _{IH} = V _{DD} , V _{IL} = V _{SS}		0.05		0	0.05		0.05	V
	V _{DD} = 15V }		0.05		0	0.05		0.05	V
High Level Output Voltage	V _{DD} = 5V } I _O < 1μA	4.95		4.95	5		4.95		V
	V _{DD} = 10V } V _{IH} = V _{DD} , V _{IL} = V _{SS}	9.95		9.95	10		9.95		V
	V _{DD} = 15V }	14.95		14.95	15		14.95		V
Low Level Input Voltage	I _O < 1μA		1.5		2.25	1.5		1.5	V
	V _{DD} = 5V, V _O = 0.5V or 4.5V		3.0		4.50	3.0		3.0	V
	V _{DD} = 10V, V _O = 1.0V or 9.0V		4.0		6.75	4.0		4.0	V
High Level Input Voltage	I _O < 1μA	3.5		3.5	2.75		3.5		V
	V _{DD} = 5V, V _O = 0.5V or 4.5V	7.0		7.0	5.50		7.0		V
	V _{DD} = 10V, V _O = 1.0V or 9.0V	11.0		11.0	8.25		11.0		V
Low Level Output Current	V _{DD} = 5V, V _O = 0.4V } V _{IH} = V _{DD}	0.64		0.51	0.88		0.36		mA
	V _{DD} = 10V, V _O = 0.5V } V _{IL} = V _{SS}	1.6		1.3	2.25		0.9		mA
	V _{DD} = 15V, V _O = 1.5V }	4.2		3.4	8.8		2.4		mA
High Level Output Current	V _{DD} = 5V, V _O = 4.6V } V _{IH} = V _{DD}	-0.64		-0.51	-0.88		-0.36		mA
	V _{DD} = 10V, V _O = 9.5V } V _{IL} = V _{SS}	-1.6		-1.3	-2.25		-0.9		mA
	V _{DD} = 15V, V _O = 13.5V }	-4.2		-3.4	-8.8		-2.4		mA
Input Current, pin 2 or 14	V _{DD} = 15V, V _{IN} = 0V or 15V		±0.02		±10 ⁻⁵	±0.05		±0.5	μA
Input Current, other inputs	V _{DD} = 15V, V _{IN} = 0V or 15V		±0.1		±10 ⁻⁵	±0.1		±1.0	μA

DC Electrical Characteristics (Note 2) — CD4538BC

Parameter	Conditions	-40°C		25°C			85°C	
		Min.	Max.	Min.	Typ.	Max.	Min.	Max.
I _{DD} Quiescent Device Current	V _{DD} = 5V		20		0.005	20		150
	V _{DD} = 10V		40		0.010	40		300
	V _{DD} = 15V		80		0.015	80		600
V _{OL} Low Level Output Voltage	V _{DD} = 5V		0.05		0	0.05		0.05
	V _{DD} = 10V		0.05		0	0.05		0.05
	V _{DD} = 15V		0.05		0	0.05		0.05
V _{OH} High Level Output Voltage	V _{DD} = 5V	4.95		4.95	5		4.95	
	V _{DD} = 10V	9.95		9.95	10		9.95	
	V _{DD} = 15V	14.95		14.95	15		14.95	
V _{IL} Low Level Input Voltage	I _O < 1μA							
	V _{DD} = 5V, V _O = 0.5V or 4.5V		1.5		2.25	1.5		1.5
	V _{DD} = 10V, V _O = 1.0V or 9.0V		3.0		4.50	3.0		3.0
	V _{DD} = 15V, V _O = 1.5V or 13.5V		4.0		6.75	4.0		4.0
V _{IH} High Level Input Voltage	I _O < 1μA							
	V _{DD} = 5V, V _O = 0.5V or 4.5V	3.5		3.5	2.75		3.5	
	V _{DD} = 10V, V _O = 1.0V or 9.0V	7.0		7.0	5.50		7.0	
	V _{DD} = 15V, V _O = 1.5V or 13.5V	11.0		11.0	8.25		11.0	
I _{OL} Low Level Output Current	V _{DD} = 5V, V _O = 0.4V	0.52		0.44	0.88		0.36	
	V _{DD} = 10V, V _O = 0.5V	1.3		1.1	2.25		0.9	
	V _{DD} = 15V, V _O = 1.5V	3.6		3.0	8.8		2.4	
I _{OH} High Level Output Current	V _{DD} = 5V, V _O = 4.6V	-0.52		-0.44	-0.88		-0.36	
	V _{DD} = 10V, V _O = 9.5V	-1.3		-1.1	-2.25		-0.9	
	V _{DD} = 15V, V _O = 13.5V	-3.6		-3.0	-8.8		-2.4	
I _{IN} Input Current, pin 2 or 14	V _{DD} = 15V, V _{IN} = 0V or 15V		±0.02		±10 ⁻⁵	±0.05		±0.3
I _{IN} Input Current, other inputs	V _{DD} = 15V, V _{IN} = 0V or 15V		±0.3		±10 ⁻⁵	±0.3		±1.0

Note 1: "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed, they are not meant to imply that the devices should be operated at these limits. The tables of "Recommended Operating Conditions" and "Electrical Characteristics" provide conditions for actual device operation.

Note 2: V_{SS} = 0V unless otherwise specified.



MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA

MC54/74HC393

Dual 4-Stage Binary Ripple Counter
High-Performance Silicon-Gate CMOS

The MC54/74HC393 is identical in pinout to the LS393. The device inputs are compatible with standard CMOS outputs; with pullup resistors, they are compatible with LSTTL outputs.

This device consists of two independent 4-bit binary ripple counters with parallel outputs from each counter stage. A +256 counter can be obtained by cascading the two binary counters.

Internal flip-flops are triggered by high-to-low transitions of the clock input. Reset for the counters is asynchronous and active-high. State changes of the Q outputs do not occur simultaneously because of internal ripple delays. Therefore, decoded output signals are subject to decoding spikes and should not be used as clocks or as strobes except when gated with the Clock of the HC393.

- Output Drive Capability: 10 LSTTL Loads
- Outputs Directly Interface to CMOS, NMOS, and TTL
- Operating Voltage Range: 2 to 6 V
- Low Input Current: 1 μ A
- High Noise Immunity Characteristic of CMOS Devices
- In Compliance with the Requirements Defined by JEDEC Standard No. 7A
- Chip Complexity: 236 FETs or 59 Equivalent Gates



J SUFFIX
CERAMIC
CASE 832



N SUFFIX
PLASTIC
CASE 646



D SUFFIX
SOIC
CASE 751A

ORDERING INFORMATION

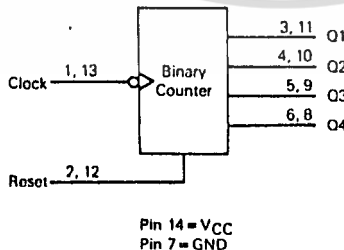
MC74HCXXXN	Plastic
MC54HCXXXJ	Ceramic
MC74HCXXXD	SOIC

T_A = -55° to 125°C for all packages.
Dimensions in Chapter 7.

PIN ASSIGNMENT

Clock a	1	14	VCC
Reset a	2	13	Clock b
Q1 _n	3	12	Reset b
Q2 _n	4	11	Q1 _h
Q3 _a	5	10	Q2 _b
Q4 _a	6	9	Q3 _b
GND	7	8	Q4 _b

LOGIC DIAGRAM



FUNCTION TABLE

Inputs		Outputs
Clock	Reset	
X	H	L
H	L	No Change
L	L	No Change
$\overline{\text{L}}$	L	No Change
$\overline{\text{L}}$	L	Advances to Next State

MC54/74HC393

MAXIMUM RATINGS*

Symbol	Parameter	Value	Unit
V _{CC}	DC Supply Voltage (Referenced to GND)	-0.5 to +7.0	V
V _{in}	DC Input Voltage (Referenced to GND)	-1.5 to V _{CC} +1.5	V
V _{out}	DC Output Voltage (Referenced to GND)	-0.5 to V _{CC} +0.5	V
I _{in}	DC Input Current, per Pin	±20	mA
I _{out}	DC Output Current, per Pin	±25	mA
I _{CC}	DC Supply Current, V _{CC} and GND Pins	±50	mA
P _D	Power Dissipation in Still Air, Plastic or Ceramic DIP† SOIC Package†	750 500	mW
T _{stg}	Storage Temperature	-65 to +160	°C
T _L	Lead Temperature, 1 mm from Case for 10 Seconds (Plastic DIP or SOIC Package) (Ceramic DIP)	260 300	°C

This device contains protection circuitry to guard against damage due to high static voltages or electric fields. However, precautions must be taken to avoid applications of any voltage higher than maximum rated voltages to this high-impedance circuit. For proper operation, V_{in} and V_{out} should be constrained to the range GND ≤ (V_{in} or V_{out}) ≤ V_{CC}. Unused inputs must always be tied to an appropriate logic voltage level (e.g., either GND or V_{CC}). Unused outputs must be left open.

*Maximum Ratings are those values beyond which damage to the device may occur. Functional operation should be restricted to the Recommended Operating Conditions.

†Derating — Plastic DIP: -10 mW/°C from 66° to 125°C
Ceramic DIP: -10 mW/°C from 100° to 125°C
SOIC Package: -7 mW/°C from 66° to 125°C

For high frequency or heavy load considerations, see Chapter 4 subject listing on page 4-2.

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter	Min	Max	Unit	
V _{CC}	DC Supply Voltage (Referenced to GND)	2.0	6.0	V	
V _{in} , V _{out}	DC Input Voltage, Output Voltage (Referenced to GND)	0	V _{CC}	V	
T _A	Operating Temperature, All Package Types	-65	+125	°C	
t _r , t _f	Input Rise and Fall Time (Figure 1)	V _{CC} = 2.0 V V _{CC} = 4.5 V V _{CC} = 6.0 V	0 0 0	1000 500 400	ns

DC ELECTRICAL CHARACTERISTICS (Voltages Referenced to GND)

Symbol	Parameter	Test Conditions	V _{CC} V	Guaranteed Limit			Unit
				25°C to -65°C	≤85°C	≤125°C	
V _{IH}	Minimum High-Level Input Voltage	V _{out} = 0.1 V or V _{CC} - 0.1 V I _{out} ≤ 20 μA	2.0	1.5	1.5	1.5	V
			4.5	3.15	3.15	3.15	
			6.0	4.2	4.2	4.2	
V _{IL}	Maximum Low-Level Input Voltage	V _{out} = 0.1 V or V _{CC} - 0.1 V I _{out} ≤ 20 μA	2.0	0.3	0.3	0.3	V
			4.5	0.9	0.9	0.9	
			6.0	1.2	1.2	1.2	
V _{OH}	Minimum High-Level Output Voltage	V _{in} = V _{IH} or V _{IL} I _{out} ≤ 20 μA	2.0	1.9	1.9	1.9	V
			4.5	4.4	4.4	4.4	
		V _{in} = V _{IH} or V _{IL} I _{out} ≤ 4.0 mA I _{out} ≤ 5.2 mA	6.0	5.9	5.9	5.9	
			6.0	5.48	5.34	5.20	
V _{OL}	Maximum Low-Level Output Voltage	V _{in} = V _{IH} or V _{IL} I _{out} ≤ 20 μA	2.0	0.1	0.1	0.1	V
			4.5	0.1	0.1	0.1	
		V _{in} = V _{IH} or V _{IL} I _{out} ≤ 4.0 mA I _{out} ≤ 5.2 mA	6.0	0.1	0.1	0.1	
			6.0	0.26	0.33	0.40	
I _{in}	Maximum Input Leakage Current	V _{in} = V _{CC} or GND	6.0	±0.1	±1.0	±1.0	μA
I _{CC}	Maximum Quiescent Supply Current (per Package)	V _{in} = V _{CC} or GND I _{out} = 0 μA	6.0	8	80	160	μA

NOTE: Information on typical parametric values can be found in Chapter 4 subject listing on page 4-2.

MC54/74HC393

AC ELECTRICAL CHARACTERISTICS ($C_L = 50$ pF, Input $t_r = t_f = 6$ ns)

Symbol	Parameter	VCC V	Guaranteed Limit			Unit
			25°C to -55°C	≤ 85°C	≤ 125°C	
f_{max}	Maximum Clock Frequency (50% Duty Cycle) (Figures 1 and 3)	2.0	5.4	4.4	3.6	MHz
		4.5	27	22	18	
		6.0	32	26	21	
t_{PLH} , t_{PHL}	Maximum Propagation Delay, Clock to Q1 (Figures 1 and 3)	2.0	120	150	180	ns
		4.5	24	30	36	
		6.0	20	26	31	
t_{PLH} , t_{PHL}	Maximum Propagation Delay, Clock to Q2 (Figures 1 and 3)	2.0	190	240	285	ns
		4.5	38	48	57	
		6.0	32	41	48	
t_{PLH} , t_{PHL}	Maximum Propagation Delay, Clock to Q3 (Figures 1 and 3)	2.0	240	300	360	ns
		4.5	48	60	72	
		6.0	41	51	61	
t_{PLH} , t_{PHL}	Maximum Propagation Delay, Clock to Q4 (Figures 1 and 3)	2.0	290	360	435	ns
		4.5	58	73	87	
		6.0	49	62	74	
t_{PHL}	Maximum Propagation Delay, Reset to any Q (Figures 2 and 3)	2.0	165	205	260	ns
		4.5	33	41	60	
		6.0	28	35	43	
t_{TLH} , t_{THL}	Maximum Output Transition Time, Any Output (Figures 1 and 3)	2.0	75	95	110	ns
		4.5	15	19	22	
		6.0	13	16	19	
C_{in}	Maximum Input Capacitance	-	10	10	10	pF

NOTES:

- For propagation delays with loads other than 50 pF, see Chapter 4 subject listing on page 4-2.
- Information on typical parametric values can be found in Chapter 4.

CPD	Power Dissipation Capacitance (Per Counter) Used to determine the no-load dynamic power consumption: $P_D = C_{PD} V_{CC}^2 f + I_{CC} V_{CC}$ For load considerations, see Chapter 4 subject listing on page 4-2.	Typical @ 25°C, VCC = 5.0 V		pF
		40		

TIMING REQUIREMENTS (Input $t_r = t_f = 6$ ns)

Symbol	Parameter	VCC V	Guaranteed Limit			Unit
			25°C to -55°C	≤ 85°C	≤ 125°C	
t_{rec}	Minimum Recovery Time, Reset Inactive to Clock (Figure 2)	2.0	60	65	75	ns
		4.5	10	13	15	
		6.0	9	11	13	
t_w	Minimum Pulse Width, Clock (Figure 1)	2.0	80	100	120	ns
		4.5	16	20	24	
		6.0	14	17	20	
t_w	Minimum Pulse Width, Reset (Figure 2)	2.0	125	155	190	ns
		4.5	25	31	38	
		6.0	21	26	32	
t_r , t_f	Maximum Input Rise and Fall Times (Figure 1)	2.0	1000	1000	1000	ns
		4.5	500	500	500	
		6.0	400	400	400	

NOTE: Information on typical parametric values can be found in Chapter 4 subject listing on page 4-2.

MC54/74HC393

PIN DESCRIPTIONS

INPUTS

CLOCK (PINS 1, 13) - Clock input. The internal flip-flops are toggled and the counter state advances on high-to-low transitions of the clock input.

CONTROL INPUTS

RESET (PINS 2, 12) - Active-high, asynchronous reset. A

separate reset is provided for each counter. A high at the Reset input prevents counting and forces all four outputs low.

OUTPUTS

Q1, Q2, Q3, Q4 (PINS 3, 4, 5, 6, 8, 9, 10, 11) - Parallel binary outputs. Q4 is the most significant bit.

SWITCHING WAVEFORMS

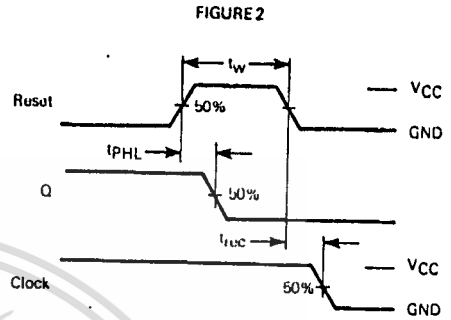
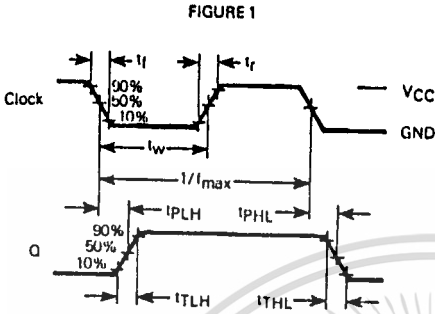
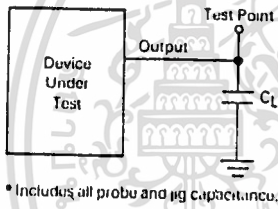
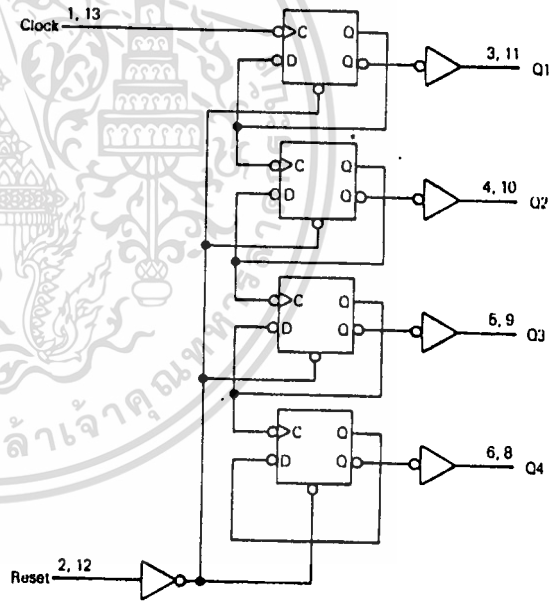


FIGURE 3 - TEST CIRCUIT



* Includes all probe and jig capacitance.

EXPANDED LOGIC DIAGRAM

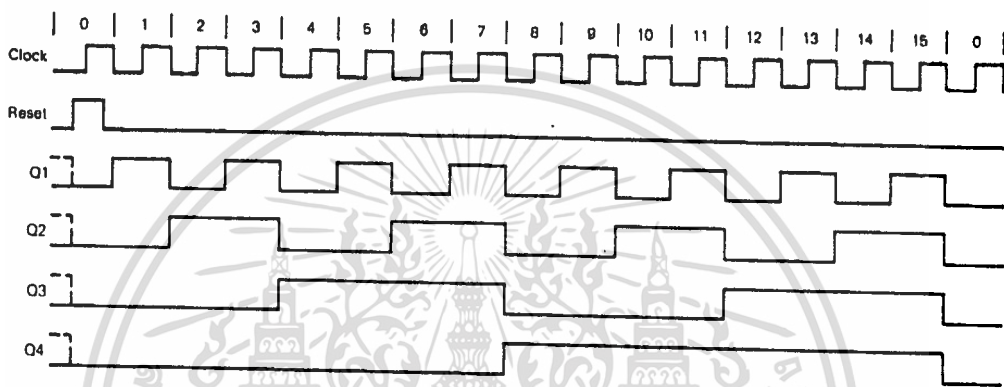


5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น. ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

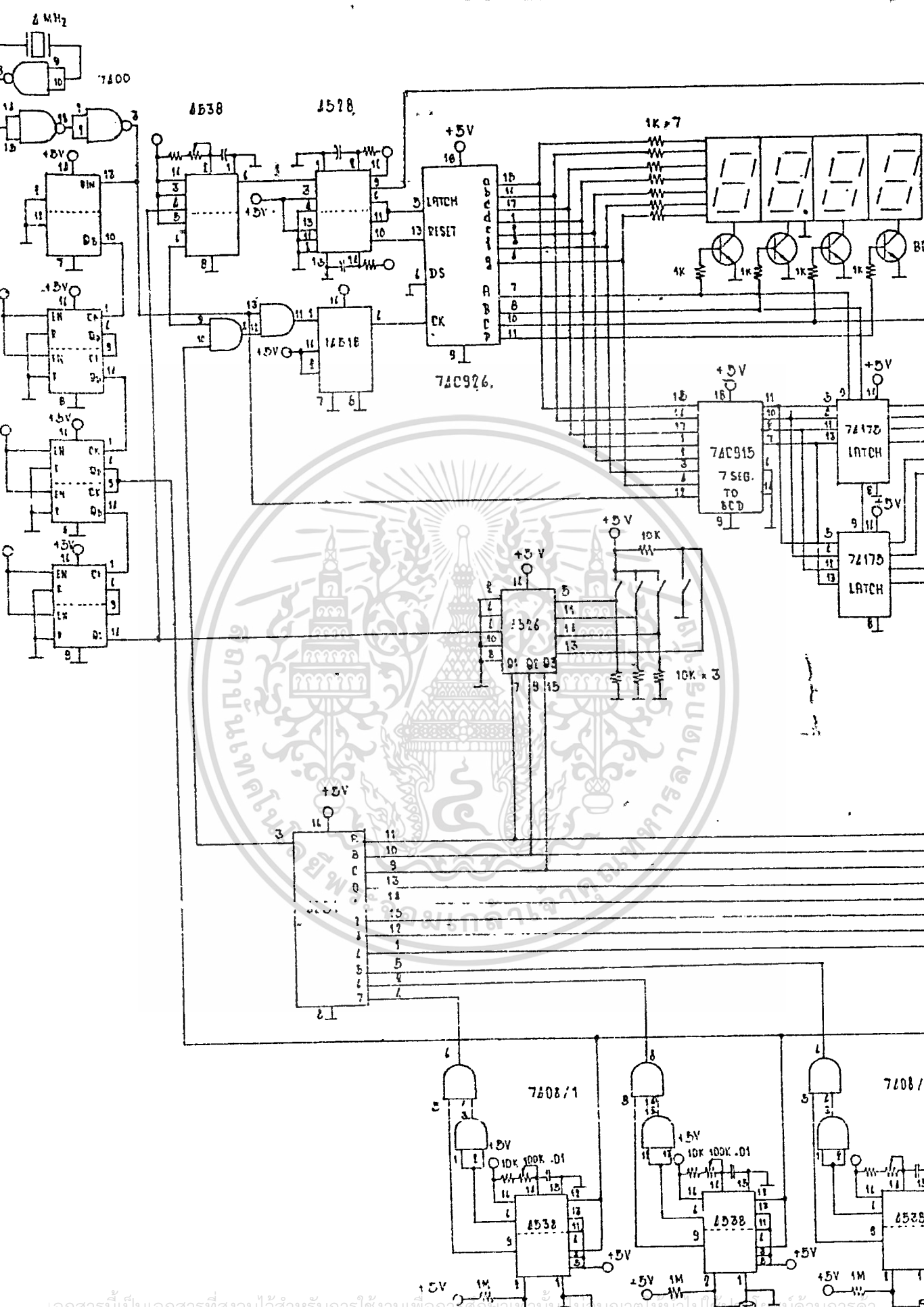
MC54/74HC393

TIMING DIAGRAM



COUNT SEQUENCE

Count	Outputs			
	Q4	Q3	Q2	Q1
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H
10	H	L	H	L
11	H	L	H	H
12	H	H	L	L
13	H	H	L	H
14	H	H	H	L
15	H	H	H	H



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น กรุณาอย่าเผยแพร่ไปใช้โดยไม่ขออนุญาต
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้