



ปีการศึกษา 2530

ประคึกัดโนมัต

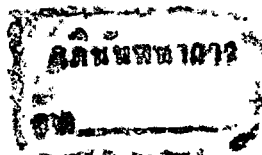
โคม

นาย ชัยวุฒิ ธรรมวิศว

นาย สธา ไกรคาราชกร

อาจารย์ที่ปรึกษา

ประคินฐ วชิรพิบลัย



ประตูอัตโนมัติ
Automatic door

ชัยวุฒิ ธรรมวิศา
CHAIWUT THAMWISSAWA
สุธา ไกรดาราทิกร
SUTHA KRIDARATHIKORN



ปริญญานิพนธ์สำหรับปริญญายุทธศาสตร์มหาศาสตรบัณฑิต
สาขาเทคโนโลยีอิเล็กทรอนิกส์
คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหาร ลาดกระบัง
ปีการศึกษา 2530

ประกาศนียบัตร

ชัยวุฒิ ธรรมวิศา (29.3306)

สุธา ไกรคาราธิกร (29.3324)

ได้รับการพิจารณาอนุมัติให้นับเป็นส่วนหนึ่งของการศึกษา

ตามหลักสูตรปริญญาอดศาสตรมหาบัณฑิต

สาขาวิชา เทคโนโลยีอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

คณะกรรมการตรวจสอบปริญญาโท



ประธานกรรมการ

(.....)



กรรมการ

(*ประสิทธิ์ วัฒนพัฒน์*)



กรรมการ

(*สุธา ไกรคาราธิกร*)

วันที่ เดือน พ.ศ.

สารบัญ

เรื่อง	หน้า
บทคัดย่อ	I
Abstract	II
บทที่ 1 บทนำ	1
บทที่ 2 อุปกรณ์ ทรานสดิวเซอร์ (Transducer)	3
2.1 เซ็นเซอร์	3
2.2 ออปต์ทรานสดิวเซอร์	4
2.3 อุปกรณ์อิเล็กทรอนิกส์ทางแสง	8
บทที่ 3 การเชื่อมโยงระหว่างวงจร ออปติก-ไอซีเลเซอร์	10
3.1 ขั้ววงจรด้วยหลักการแยกด้วยแสง	10
3.2 ความสำคัญของออปติก-ไอซีเลเซอร์	11
3.3 ไอซีออปติก-ไอซีเลเซอร์ต่อกับโพลดีกิ้งกระแสแม่สูง	12
3.4 วงจรควบคุมที่ใช้งานวิจัยทั่วไป	14
3.5 สมการออกแบบที่ทำให้การเชื่อมโยงระหว่างออปติก กับ TTL	15
บทที่ 4 ทรานซิสเตอร์และอะอสเตเบิล มัลติไวเบรเตอร์ ด้วย IC 555 ไทม์เมอร์	16
4.1 บทนำ	16
4.2 วงจร ทรานซิสเตอร์ มัลติไวเบรเตอร์	18
4.3 การออกแบบวงจร ทรานซิสเตอร์ (Monostable) ที่ใช้ IC 555	20
4.4 วงจร 555 อะอสเตเบิล มัลติไวเบรเตอร์	22
4.5 วงจร อะอสเตเบิล มัลติไวเบรเตอร์ พื้นฐานที่ดัดแปลงมาจาก IC 555	22
4.6 การประยุกต์ 555 Timer กับงานอื่น	26
บทที่ 5 วงจรทรานซิสเตอร์สวิทช์	28
5.1 ลักษณะของทรานซิสเตอร์ทางภาคปฏิบัติ	28
5.2 เวลาของการเปิด - ปิด สวิทช์ของทรานซิสเตอร์	35
5.3 การปรับปรุงเวลาของสวิทช์	37

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์เพื่อการศึกษานี้ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.4 วงจรอินเวอร์เตอร์ (Inverter)	41
5.4.1 วงจรอินเวอร์เตอร์ ใช้ทรานซิสเตอร์ธรรมดาขับลิ่งสัญญาณ	41
5.4.2 วงจรคาปาซิเตอร์ขับลิ่งอินเวอร์เตอร์	45
5.4.3 Capacitive Couple Inverter	48
บทที่ 6 โครงสร้างและการออกแบบ	49
6.1 โครงสร้างของระบบ	49
6.2 การออกแบบ	50
บทที่ 7 บทสรุป	66
บรรณานุกรม	
กิจกรรมประกาศ	
ภาคผนวก OPTO-COUPLERS DATA SHEET	



หัวข้อปริญาานิพนธ์	ประตูลัดจินมิติ
โคย	ชัยวุฒิ ธรรมวิศว สุธา ไกรคาราธิกร
อาจารย์ที่ปรึกษา	อาจารย์ ประดิษฐ์ วัชรพิบูลย์
ระดับการศึกษา	อุตสาหกรรมศาสตรบัณฑิต ทางเทคโนโลยีอิทรอนิคส์
ภาควิชา	เทคนิคอุตสาหกรรม
ปีการศึกษา	2530

บทคัดย่อ

ปริญาานิพนธ์ฉบับนี้ กล่าวถึงการออกแบบ และสร้างระบบประตูลัดจินมิติด้วยแสงอินฟราเรด โครงสร้างประกอบด้วย วงจรส่งสัญญาณอินฟราเรดและวงจรรับสัญญาณอินฟราเรด วงจร Logic controller วงจรควบคุมความเร็วและทิศทาง โคยในแต่ละวงจรถูก เชื่อมต่อกันด้วยออปติค-ไอโซเลเตอร์ (opto - isolator) หลังจากได้เสนอหลักการออกแบบแล้ว จะเสนอผลการทดสอบคุณสมบัติต่างๆของ ระบบประตูลัดจินมิติต้นแบบที่สร้างขึ้น และวิเคราะห์ถึงปัญหาบางประการที่เกิดขึ้น เพื่อพัฒนาต่อไป.

Thesis title Automatic door
Name Chaiwut Thamwissawa
Sutha Kridarathikorn
Thesis advisor Mr. Pradit Vacharpiboon
Level of study Bachelor of Industrial Technology
in Industrial Electronics
Department Industrial Technology
Academic Year 1987



Abstract

This thesis deals with the design and construction of a Automatic door with infrared sensor. The Automatic door consists of logic controller circuit , speed and direction controller circuit. Each circuit interface with opto-isolator. After the design principle is presented , observed operation characteristic prototype operation is reported. Some problem as well as future direction for improvement are discussed.

บทที่ 1

บทนำ

วงจรรวมและอุปกรณ์ทรานสดิวเซอร์ (Transducer) ได้รับการพิจารณาถึงความสำคัญ นามานำใช้งานในระบบอุตสาหกรรมกันอย่างกว้างขวาง และเนื่องจากมีคุณสมบัติสามารถนำไปประยุกต์ใช้ ใ้กับอุปกรณ์สำหรับงานควบคุม (control) เนื่องจากอุปกรณ์ทรานสดิวเซอร์ (Transducer) มีหลายชนิด ผู้ใช้จะต้องเลือกใช้ให้เหมาะสมกับงานที่จะควบคุม เพื่อให้เกิดประสิทธิภาพสูงสุด

อุปกรณ์ที่ใช้ในการเชื่อมโยงระหว่าง ภาครับสัญญาณอินฟราเรด (Infrared Reciever) กับ ภาคลอจิกคอนโทรล และดีเลย์ (Logic Controller & Delay) ใช้ข้อต่อไอโซเลเตอร์ (opto - isolator) ทั้งนี้เพื่อ ป้องกันการรบกวนที่จะเกิดขึ้นในภาครับสัญญาณอินฟราเรด (Infrared Reciever) การใช้อุปกรณ์ไอโซเลเตอร์นี้มีข้อดี คือแยกแหล่งจ่ายไฟออกจากกัน ปัญหาของการเกิดสัญญาณรบกวนทางแหล่งจ่ายไฟจึงหมดไป

ภาคลอจิกคอนโทรล และดีเลย์ (Logic Controller & Delay)

ประกอบด้วยอุปกรณ์ที่สำคัญได้แก่

1. วงจรรวมเรนสแตเบิ้ล นอนรีทริกเอเบิ้ล
2. วงจรหน่วงเวลา
3. วงจรกำหนดการทำงานของมอเตอร์

วงจรรวมเรนสแตเบิ้ล นอนรีทริกเอเบิ้ล ใช้ IC เบอร์ 555 เป็นหลักโดยจะรับสัญญาณรีทริกจากภาครับสัญญาณอินฟราเรด (Infrared Reciever) สำหรับวงจรถ่วงเวลา ใช้ IC เบอร์ 74LS90 เป็นอุปกรณ์ในการสร้างสัญญาณพัลส์เพื่อการรีเซต วงจรรวมเรนสแตเบิ้ล นอนรีทริกเอเบิ้ล สำหรับวงจรถ่วงเวลาการทำงานของมอเตอร์ จะอาศัยการทำงานของสวิทช์ กับสัญญาณ output ของวงจรรวมเรนสแตเบิ้ล นอนรีทริกเอเบิ้ล เพื่อควบคุมจังหวะการทำงานต่าง ๆ ของมอเตอร์

ภาคควบคุมความเร็ว และทิศทางในระบบนี้ใช้ DC Motor ซึ่งจะมีวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

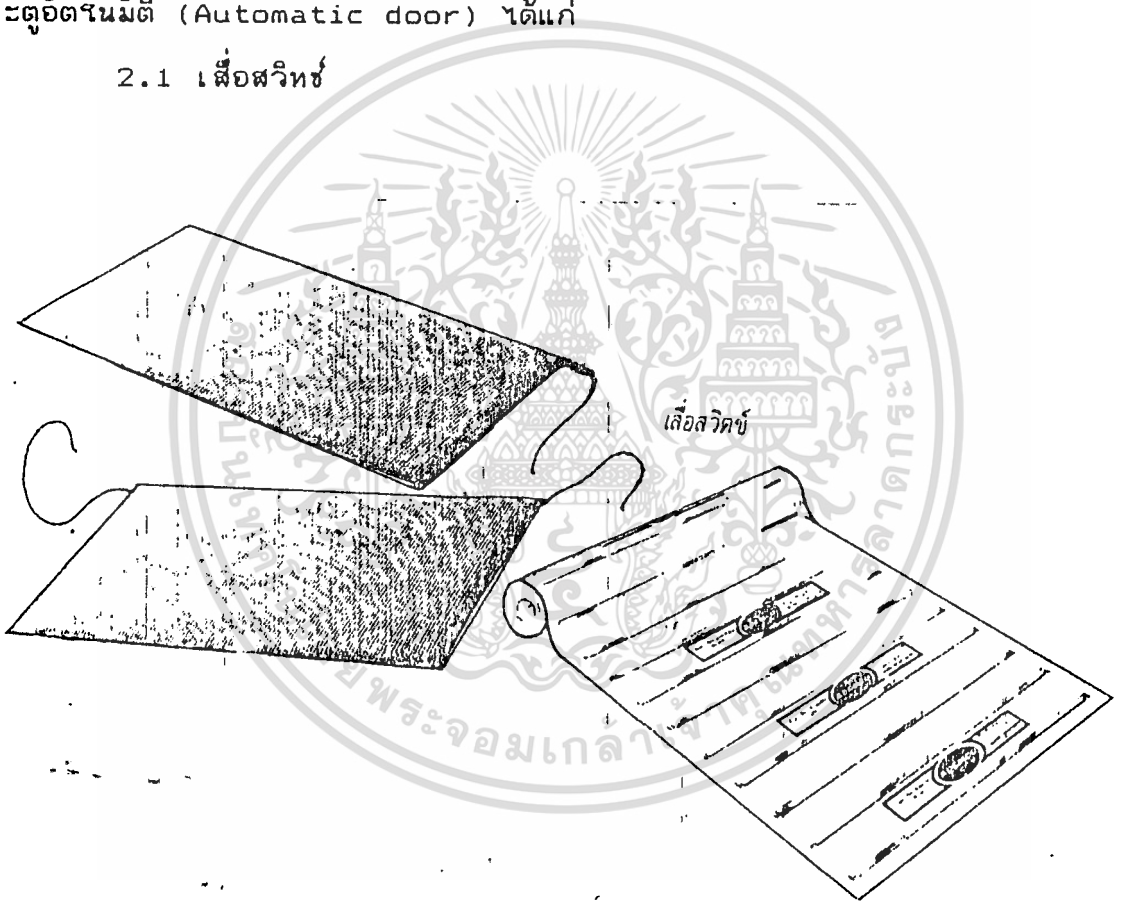
อินเวอร์ชันเป็นตัวจ่ายกระแสให้กับมอเตอร์ วงจรอินเวอร์ชันนี้ใช้ทรานซิสเตอร์ซึ่งจะให้คุณสมบัติที่ดีกว่าการจ่าย SCR

งานการออกแบบระบบประตูดรัมอัตโนมัติ จำเป็นต้องทราบคุณสมบัติต่างๆ ของส่วนประกอบแต่ละส่วนก่อน การวิเคราะห์หาค่าคุณสมบัติต่างๆทางไฟฟ้าและการวิเคราะห์ถึงวงจร และอุปกรณ์ทรานซิสเตอร์ อุปกรณ์ออปติคัล-ไอโซเลเตอร์วงจรภาคเรขาคณิต และวงจรภาคควบคุมความเร็ว และทิศทาง (Speed & Direction Controller) ซึ่งจะกล่าวในบทที่ 2,3,4 และ 5 ซึ่งเป็นการกล่าวถึงการทำงาน และคุณสมบัติของวงจรภาคต่างๆ เพื่อสร้างระบบประตูดรัมอัตโนมัติ สำหรับบทที่ 6 จะกล่าวถึงการสร้างระบบประตูดรัมอัตโนมัติต้นแบบ การทดสอบ และหาค่าคุณสมบัติต่างๆ และบทสรุปของปริิษาณิพันธ์ ฉบับนี้จะกล่าวไว้ในบทที่ 7

บทที่ 2 อุปกรณ์ Transducer

ทรานสดิวเซอร์ (Transducer) เป็นอุปกรณ์ที่ใช้ในการตรวจสอบดีเทค หรือ เปลี่ยนรูปสัญญาณอื่น ๆ เช่น แสง เสียง ความร้อน แรงผลัก แรงบิด ให้อยู่ในรูปของ สัญญาณไฟฟ้า อุปกรณ์ทรานสดิวเซอร์ (Transducer) ที่เกี่ยวข้องกับการตรวจจับ สำหรับ ประตูอัตโนมัติ (Automatic door) ได้แก่

2.1 เซื่อสวิทช์



รูปที่ 2.1 เซื่อสวิทช์

เป็นเสื่อชนิดบางพิเศษ ใช้สำหรับตรวจจับคนที่ เดินผ่านมาเหยียบเสื่อนี้ แล้ว จะให้สัญญาณไฟฟ้าออกไป โดยติดตั้งบริเวณหน้าประตูทั้งทางเข้าและทางออก เสื่อชนิด บางพิเศษนี้ มีความหนาเพียง 3/32 นิ้ว

ลักษณะและคุณสมบัติของ เซื่อ

1. มีระบบปิดผนึกป้องกันฝุ่นละอองและความชื้น
2. ทาด้วยวีนิลชนิดหนึ่ก และทนทานต่อการครูดถู
3. มีทุกขนาดตามความต้องการ
4. สามารถต่อสายเข้ากับระบบได้ทุกระบบ

เซื่อปูพื้นแบบพื้นปูนฉาบหนึ่กแน่นป้องกันอากาศ, ฝุ่นละออง, ความชื้น, น้ำมันและไออน้ำ แผ่นคลุมด้านนอกเป็นวีนิลที่แข็งแรงเป็นพิเศษ สามารถทนทานต่อการครูดถู ซึ่งมีความคงทนกว่าแผ่นคลุมแบบเก่าที่ทาจากยาง

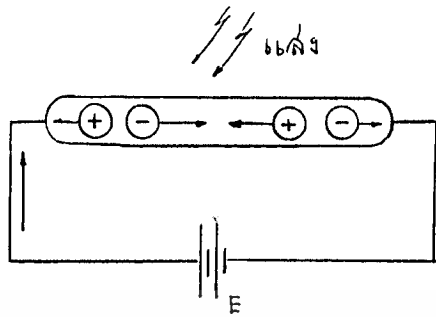
มีขนาดต่างๆหลายขนาด ที่ต่างกัน 2 แบบ คือเซื่อสวีทพร้อมด้วยสาย 2 ชุด สำหรับช่วยในการติดตั้ง แบบมีการควบคุม หรือเซื่อ แบบไม่มีการควบคุม พร้อมด้วยสาย 1 ชุด

เซื่อดังกล่าวอาจใช้วางที่ทางเข้าประตู, หน้าต่าง, ทางขึ้นบันได, ทางผ่าน, หรือตู้เซพหรือเครื่องคิดเงิน สำหรับการติดตั้งได้พร้อม เซื่อชนิดบางพิเศษเป็นแบบที่นิยมกันมากที่สุด

2.2 / 2.2.1 เซื่อทรานสดิวเซอร์ (Opto - transducer)

แสงได้เข้ามามีบทบาทในวงการอุตสาหกรรมค่อนข้างมาก แสงเดินทางด้วยความเร็วที่สูงมากและเดินเป็นเส้นตรง ปฏิกิริยาที่แสงตกกระทบต่อพื้นผิวของสารกึ่งตัวนำบางชนิดทำให้เกิดคุณสมบัติเดิม เกิดการเปลี่ยนแปลงไป อุปกรณ์ที่มีลักษณะ การทำงานที่ขึ้นอยู่กับเงื่อนไขของแสงมีมากมายหลายชนิด ซึ่งพอกล่าวสรุปได้ดังนี้

ตัวต้านทานไวแสงหรือแอลดีอาร์ แอลดีอาร์ (LDR) เป็นคำย่อของคำว่า Light Dependent Resistor หรือค่าตัวต้านทานที่แปรค่าได้กับแสงนั่นเองโดยเมื่อป้อนพลังงานอย่างพอเพียง ให้กับวงจรของอิเลคตรอนของสารกึ่งตัวนำ จะทำให้เกิดการแตกตัวของโฮล และอิเล็กตรอน เกิดขึ้นมากมาย พลังงานที่จะหาให้โฮลและอิเล็กตรอนแตกตัวนี้จะต้องเป็นพลังงานที่มาจากภายนอก เช่น แสง ความร้อน ปริมาณของพลังงานที่ต้องการ หากให้เกิดการแตกตัวของอิเล็กตรอน และโฮล จะขึ้นอยู่กับชนิดของสารนั้นๆ



รูปที่ 2.2 ลักษณะทั่วไปของแอลดีอาร์และสัญลักษณ์

แอลดีอาร์ส่วนใหญ่ ทำมาจากสารกึ่งตัวนำจากพวกแคดเมียมซัลไฟด์ หรือ แคดเมียมเซเลไนด์ ซึ่งให้ผลตอบสนองต่อแสงได้ดี ที่ความยาวคลื่นประมาณ 4000 - 10000 อังศาอังสตรอม ซึ่งเป็นแถบความถี่แสงที่มองเห็นพอดี

ลักษณะการทำงานของแอลดีอาร์ จะเห็นได้ว่าเมื่อแสงมีความเข้มมากขึ้น มากจนเกินไป ก็จะทำให้ตัวมันสามารถนำกระแสไฟฟ้าได้ดีขึ้น เป็นผลทำให้ค่าความต้านทานในตัวมันลดลง

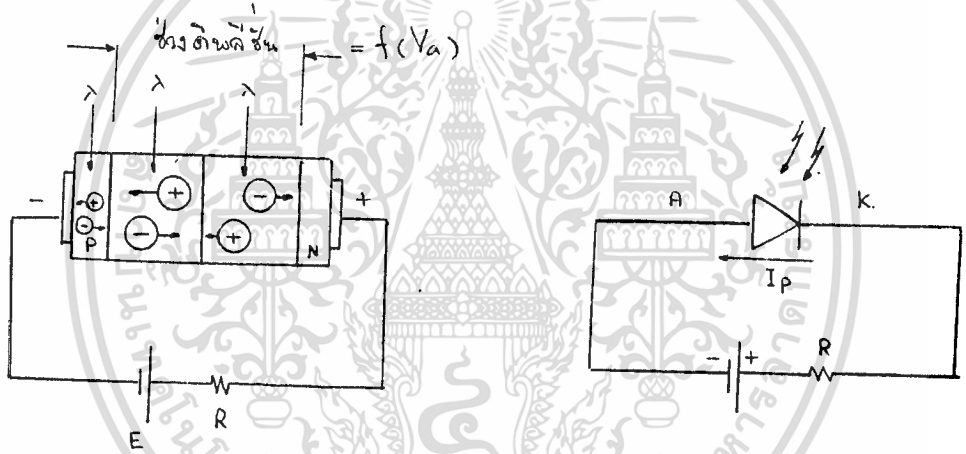
ข้อดีในการใช้งานของแอลดีอาร์ คือ มีความไวต่อแสงสูง ราคาถูก และมีขนาดเล็กมีการเปลี่ยนแปลงค่าได้กว้าง แต่ก็ยังมีข้อเสียเมื่อเทียบกับอุปกรณ์รับแสงอื่น ๆ คือมีผลตอบสนองต่อความถี่ของแสงได้แคบ

วงจรถอด วงจรถอดเป็นอุปกรณ์ไวแสงชนิดหนึ่ง ที่ประกอบด้วยรอยต่อ PN เช่นเดียวกับเซลล์แสงอาทิตย์ แต่มีลักษณะบางอย่างแตกต่างกัน คือการปฏิบัติงานตัววงจรถอด จะนำกระแสไหลผ่านตัวมันที่ขึ้นอยู่กับแสง เมื่อวงจรถอดชนิดซิลิกอนถูกไบแอสกลับด้วยแรงดันค่าหนึ่งและมี แสงส่องไปที่บริเวณรอยต่อ ถ้าแสงที่ส่องมีความยาวคลื่นที่พอเหมาะ จะมีการนำกระแสไหลจนวงจรจัดเป็นส่วนกับ ความเข้มของแสงที่ส่องผ่านบนอุปกรณ์นั้น ลักษณะทั่วไปของวงจรถอดจะยังคงเหมือนกับขั้วต่อธรรมดา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดำคือให้กระแสผ่านตัวมันเองได้ การทำงานของปรอทได้โดยอัตโนมัติ พอจะกล่าวได้อย่างสังเขปดังนี้ เมื่อแสงตกกระทบบ บริเวณรอยต่อจะทำให้เกิด การแตกตัวของไฮโดรเจน และฮีเลียม ปรอทอิสระ ไฮโดรเจนและฮีเลียมอิสระ จะถูกแรงดันไบโพลาร์เหนี่ยวนำให้เกิดการไหลข้ามรอยต่อเป็นกระแสเนื่องจากแสงได้ โดยปกติค่ากระแสเนื่องจากแสงนี้ มีค่าค่อนข้างต่ำมาก คืออยู่ในช่วง 1-10 ไมโครแอมป์ เท่านั้น

เนื่องจากปรอทนี้ให้ค่า การเปลี่ยนแปลงของกระแสต่อแสงต่ำ ดังนั้นการปฏิบัติงานของปรอทได้โดยอัตโนมัติ จึงต้องมีตัวขยายกระแสเพิ่มเติม ผู้ผลิตจึงหันมาผลิตอุปกรณ์อย่างอื่น เช่น ปรอททรานซิสเตอร์แทน

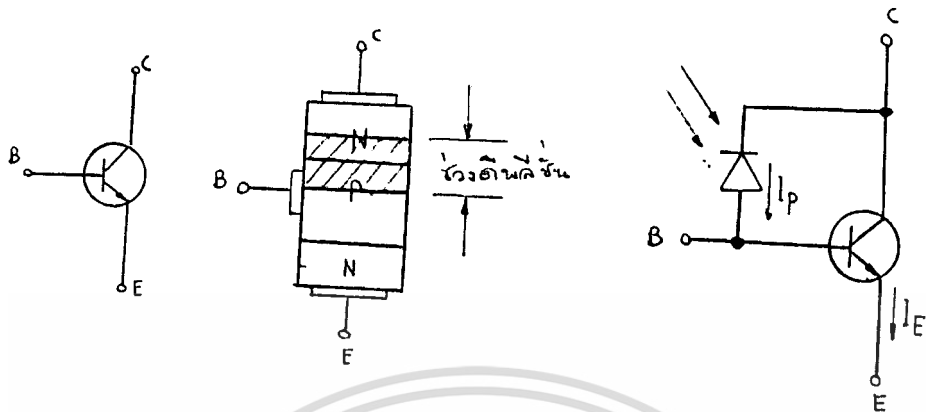


รูปที่ 2.3 แสดงการทำงานและลักษณะสมบัติของปรอทได้โดยอัตโนมัติ

ปรอทที่ไวต่อแสง ชนิดซิลิกอนมีสัมประสิทธิ์ของการเปลี่ยนแปลงตามอุณหภูมิต่ำ และผลตอบสนองต่อการไวแสง นอกจากนี้ยังสามารถควบคุมผลตอบสนองต่อความถี่ของแสง และความไวได้โดยรูปร่างลักษณะ และการจัดขั้วของรอยต่อ

ปรอททรานซิสเตอร์ ปรอททรานซิสเตอร์อาศัย หลักการเดียวกับปรอททรานซิสเตอร์ให้ข้อดีกว่าปรอทได้โดยอัตโนมัติ ทั้งนี้เพราะว่ากระแสที่ได้จะผ่าน การขยายด้วยทรานซิสเตอร์ก่อน จนภาวะปกติของ การปฏิบัติงานของปรอททรานซิสเตอร์ รอยต่อระหว่างเบสอิมิตเตอร์จะต่อไบแอสตรง ส่วนรอยต่อระหว่างเบสกับ คอลเลคเตอร์จะต่อไบแอสกลับที่รอยต่อนี้เอง เป็นส่วนที่หาให้ เกิดการแปรค่ากระแสที่ขึ้นกับแสง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4 แสดงสัญลักษณ์โครงสร้างของทรานซิสเตอร์

เมื่อไบแอสกลับที่รอยต่อ ระหว่างเบสคอลเลคเตอร์ และแสงฉายมาที่บริเวณ รอยต่อกระแสเบส จะถูกขยายด้วย อัตราขยายของทรานซิสเตอร์ เป็นกระแสอิมิตเตอร์ และถ้าไบแอสขั้วเบสด้วย กระแสเบสภายนอก ก็จะถูกขยายรวมกับกระแส เนื่อง จากแสงด้วย

- ถ้าให้
- I_p = กระแสที่เกิดขึ้นเนื่องจากแสง
 - I_b = กระแสเบสที่มาจากภายนอก
 - I_e = กระแสอิมิตเตอร์
 - h_{fe} = อัตราขยายของทรานซิสเตอร์

จากสมการของทรานซิสเตอร์ คือ $I_c = h_{fe} * I_b$ และ

$$I_e = I_c + (I_b + I_p)$$

$$\text{จะได้ } I_e = I_b (h_{fe} + 1) + I_p$$

จะเห็นว่ากระแส I_e เปลี่ยนแปลงตามกระแส I_p ด้วยอัตราขยายถึง h_{fe} บวก 1 เท่า ซึ่งถ้า I_p มีค่าเปลี่ยนแปลงจาก 1 ถึง 10 ไมครอแอมป์ และถ้า h_{fe} มีค่าประมาณ 100 เราจะได้ค่า I_e เปลี่ยนแปลงจาก 100 ไมครอแอมป์ ถึง 1 มิลลิแอมป์ ถ้าอัตราขยายยิ่งสูง (A_1 มาก) จะหาให้ผลตอบสนอง ต่อแสงจะไวขึ้นค่า h_{fe} สูงๆ จะต้องหาให้รอยต่อเบส - คอลเลคเตอร์มีพื้นที่มาก แต่ก็หาให้กระแสรั่วไหลสูงขึ้นด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพราะรอยต่อจะถูกใบแอสกัลป์

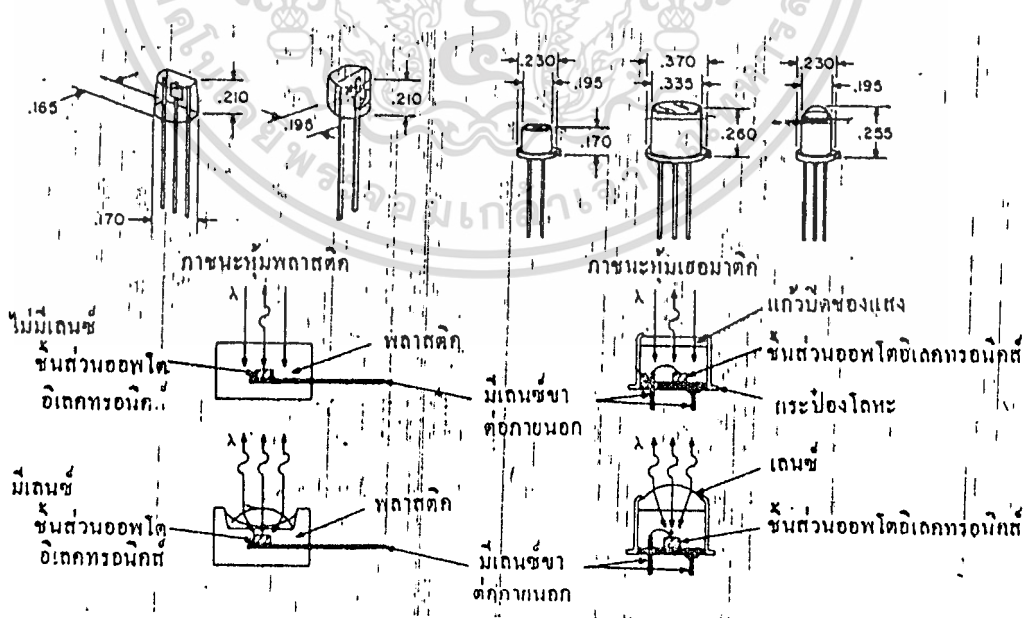
2.3 อุปกรณ์อิเล็กทรอนิกส์ทางแสง

อุปกรณ์อิเล็กทรอนิกส์ทางแสงมีรูปร่างหลายแบบขึ้นอยู่กับจุดมุ่งหมายของการใช้งานโดยแบ่งออกเป็นกลุ่มๆ ใหญ่ๆ ได้ดังนี้

1. อุปกรณ์เป็นตัวอิสระ เช่น ตัวปล่อยแสงหรือดีโหนดแสงได้
2. อุปกรณ์ตรวจสอบการตัดแสง และการสะท้อนของแสง ซึ่งจะตรวจวัดกัต่างๆ โดยควบคุมทิศทางของแสง

อุปกรณ์อิเล็กทรอนิกส์ทางแสงที่เป็นตัวอิสระที่จะปล่อยแสงหรือดีโหนดแสง

ภาชนะหุ้มต้องหาหน้าที่ป้องกันชิ้นส่วนภายในและยอมให้แสงผ่านไป นั่นคือตัวกระบังหุ้มต้องมีช่องแสงช่องแสงอาจมีเลนส์เป็นส่วนประกอบเพื่อหาให้ ผลตอบสนองดีขึ้น ความยาวและมุมรับแสงได้กว้าง การกระจายของแสงลดลง อุปกรณ์ในทางการค้าส่วนใหญ่นเลนส์จะเป็นส่วนหนึ่งของตัวอุปกรณ์ แต่ในกรณีนี้จะต้องควบคุมการผลิตเลนส์ให้ดี เพราะการเปลี่ยนแปลงของเลนส์จะเป็นผลต่อตัวอุปกรณ์อิเล็กทรอนิกส์ทางแสงอย่างมาก ดังนั้นถ้าต้องการอุปกรณ์ที่มีอัตราขยายสูงจึงควรใช้อุปกรณ์ที่มีเลนส์ภายนอกแทน



รูปที่ 2.5 แสดงรูปร่างโครงสร้างของอุปกรณ์ตัวปล่อยแสงและดีโหนดเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



อุปกรณ์ตรวจสอบการตัดแสงและการสะท้อนของแสง

อุปกรณ์ตรวจสอบการตัดแสงส่วนใหญ่นำมาใช้ในการดำจะสร้างชิ้นจากตัวปล่อยแสง และตัวรับแสงแบบพลาสติก เพราะมีราคาถูกและประกอบเข้าได้ง่ายกับวัสดุอย่างอื่น อุปกรณ์บางชนิดอาจสร้างชิ้นจากทั้งแบบพลาสติก และ เซรามิกก็ได้ขึ้นอยู่กับราคาและ ลักษณะคุณสมบัติที่ต้องการ เนื่องจากแบบสะท้อนแสงจะต้องให้แสงพุ่ง เป็นฉาสะท้อนกลับมายังตัวรับแสง ดังนั้นจึงควรใช้อุปกรณ์ชนิดมีเลนส์ด้วย เพื่อให้การทางานดีขึ้น

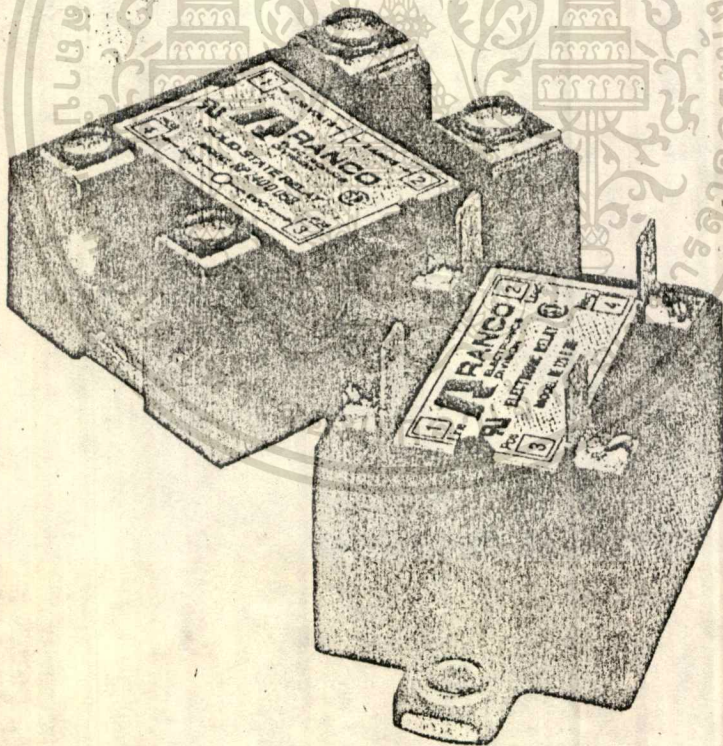


บทที่ 3

การเชื่อมโยงระหว่าง วงจรด้วย OPTO-ISOLATOR

3.1 ขั้ววงจรด้วยหลักการแยกวงจรด้วยแสง

การทำงานในลักษณะดิจิทัล ที่ความเร็วสูงมาก และโดยทั่วไปก็ใช้ระดับแรงดันลอจิก เพียง 0 กับ 5 โวลต์ ซึ่งทำให้ภูมิการต้านทานต่อสัญญาณรบกวน ไม่สูงนัก จึงมีการรบกวนได้ง่าย และหากต่อวงจรขับโหลด เช่น มอเตอร์ หรือ อุปกรณ์กำลังงาน สัญญาณรบกวนจึง เข้ามาได้ง่าย นอกจากนี้แรงดันไฟสูง ที่อยู่ทางวงจรคอมพิวเตอร์ทำให้ วงจร เกิดการเสียหายได้โดยง่าย ด้วยวิธีนี้เองจึงต้องหาทางลด สัญญาณรบกวนที่อาจ เข้ามาทางวงจรเอาต์พุต ที่ต่อออกไปใช้รีเลย์หรือเทอร์มินัล กับ โหลดไฟสลัป



รูปที่ 3.1 ตัวอย่างรีเลย์คอสเทรียล

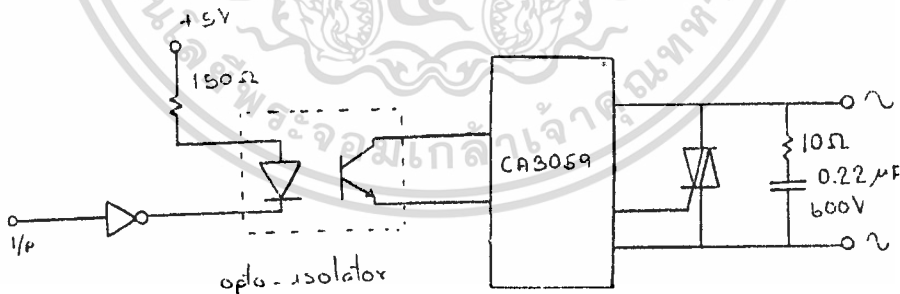
ในการอินเทอร์เฟสกับไฟสลัปเอาต์พุต 220 โวลต์ วิธีหนึ่งที่จะต่อได้โดยง่ายคือ การใช้รีเลย์ แต่การใช้รีเลย์ มักจะมีส่วนของคลื่นแม่เหล็ก หรือ โหลดที่มีคุณสมบัติ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บัตติของตัวเหนี่ยวนำ และอีกประการคือ ที่หน้าสัมผัสของรีเลย์ อาจสร้างประกายไฟซึ่งก็คือสัญญาณรบกวน ที่จะแพร่เข้ามาได้ การแก้ไขที่ง่าย แต่ก็ต้องลงทุนเพิ่มคือ การนำใช้รีเลย์ลิตสเทรียล (Solid-State Relay) เพราะรีเลย์ลิตสเทรียลจะมีการแยกระหว่างวงจรขับ กับไฟสลัปลัดขัยแสง ส่วนการสวิตช์จะมีลักษณะ การสวิตช์ที่ตรงตำแหน่งศูนย์กลางของแรงดันไฟสลัปลัดขัยอยู่แล้ว ดังนั้นจึงทำให้สัญญาณรบกวนไม่เกิดขึ้น และไม่มีผลต่อการรบกวนวงจรทางคอมพิวเตอร์ การเลือกนำใช้รีเลย์ลิตสเทรียล ก็ควรดูคุณสมบัติของตัวมันสัก เล็กน้อยว่า กระแส หรือ แรงดันขับเป็นอย่างไร

3.2 ความสำคัญของออปติคัล-ไอโซเลเตอร์

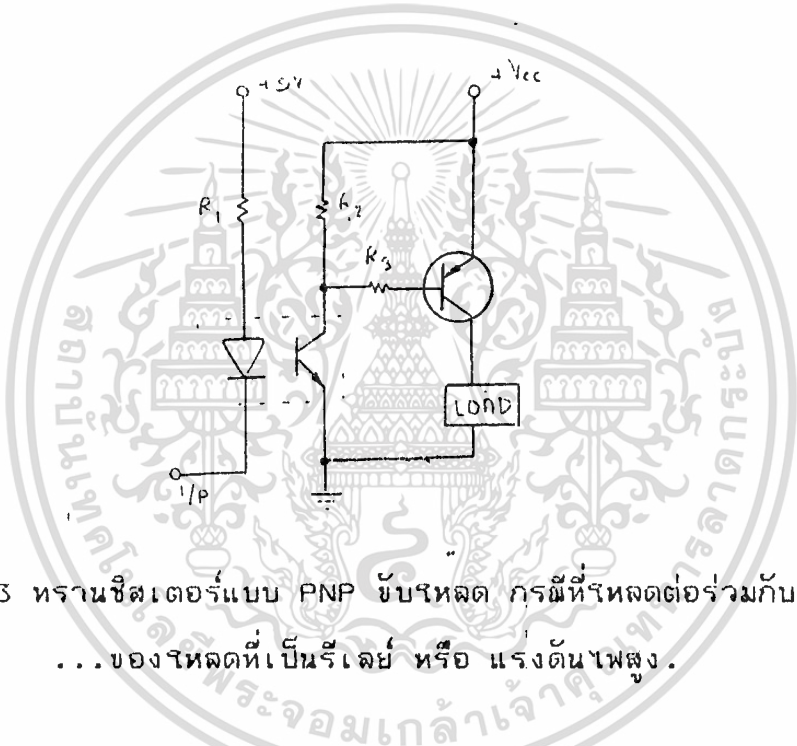
การเชื่อมต่อกับโวลตาจภายนอก ที่เป็นไฟสลัปลัดขัยกระเด็นหนึ่ง ซึ่งอาจทำได้คือ การนำใช้ออปติคัล-ไอโซเลเตอร์ (Opto-Isolator) กับวงจรตีเทจจุดศูนย์กลาง หรือสวิตช์ทำงานที่จุดศูนย์กลาง เพื่อทำการทริกเอาต์ การค่อในลักษณะนี้เป็นวิธีการอินเทอร์เฟสที่นิยม อีกประการหนึ่งกล่าวคือ เราสามารถค่อเอาท์พุทของทีทีแอลซีบ LED ทางค่านอินพุทของออปติคัลไอโซเลเตอร์ ได้โดยตรง และวงจรทางเอาท์พุท ก็ค่อกับอุปกรณ์สวิตช์ซึ่งที่จุดศูนย์กลางเช่น CA 3059 ได้โดยตรง ลักษณะการค่อเช่นนี้ จึงง่ายและให้ผลดีเช่นกัน



รูปที่ 3.2 แสดงการอินเทอร์เฟสผ่านออปติคัล-ไอโซเลเตอร์

การค่อในลักษณะรูปนี้ เหมือนกับวงจร ที่ใช้ในรีเลย์ลิตสเทรียลทุกประการ อาจลองพิจารณาคว่า จะเลือกนำ ใช้ รีเลย์ลิตสเทรียล หรือ ออปติคัล-ไอโซเลเตอร์ เช่น 4N28 กับ CA 3059 ผลลัพธ์ที่ได้ ไม่ต่างกันมากนัก ส่วนการอินเทอร์เฟสก็คงไม่ต่างกัน

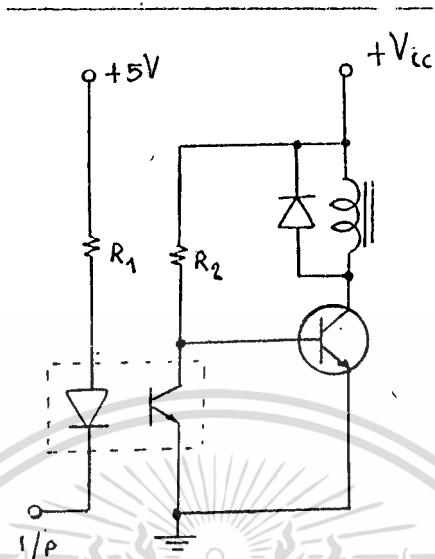
การต่อวงจรมีใช้ทรานซิสเตอร์ แบบ NPN โดยต่อไหลด เข้าทางคอลเลคเตอร์ อย่ำลึ้มว่าลอจิกงานการทางานจะตรงข้าม กับ กรณั้รูป (การอินเตอร์เฟสกับไหลดที่้ใช้กระแสแ่แม่่มาก) คือ ขณะไฟได้ทรานซิสเตอร์นำกระแส จะไม่มีกระแสผ่านไหลดและ ขณะที่ไฟได้ทรานซิสเตอร์ไม่นำกระแส จะมีกระแสผ่านไหลด แต่หากว่าไหลดที่้ใช้เกิดมีบลาขาด้านหนึ่งต่อร่วมกับกราวด์ ลักษณะเช่นนี้ จึงไม่สามารถใช้ทรานซิสเตอร์ แบบ NPN มาต่อร่วมได้ รุ้ลักษณะของวงจร จึงต้องเปลี่ยนมาเป็นลักษณะ การใช้แบบ PNP ดังแสดงนรูป



รูปที่ 3.3.3 ทรานซิสเตอร์แบบ PNP ขับไหลด กรณั้ที่้ไหลดต่อร่วมกับขากกราวด์...
...ของไหลดที่เป็นรีเลย์ หรือ แรงดันไฟสูง.

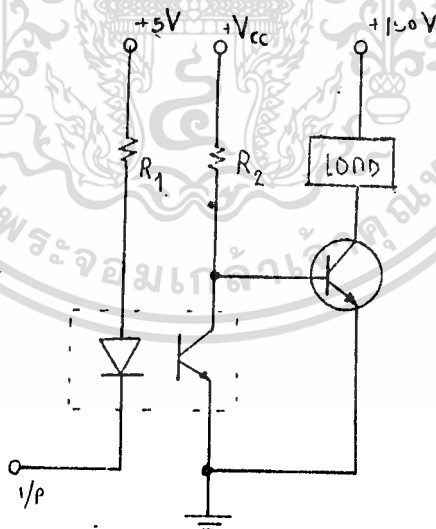
ลักษณะของไหลด ถ้าเป็นรีเลย์ ซึ่งมีลักษณะการเป็นตัวเหนี่ยวนำ ดังนั้นจึงจำเป็นต้องหาทางลดค่าการคายพลังงาน ในขณะที่จะหาให้กระแสผ่านตัวเหนี่ยวนำ เป็นศูนย์ด้วย ลักษณะนี้หาได้ด้วยการใช้ไดโอดต่อไว้ เพื่อลดกระแสกระชากที่อาจทำอันตรายต่อทรานซิสเตอร์ที่้ใช้ขั้ววงจรอยู่ได้ ดังแสดงรูปข้างล่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3.4 การต่อเอาต์พุตเป็นรีเลย์มีไดโอดคลกกระแสชาก

ในทำนองเดียวกัน เราสามารถแยกระดับแรงดันทางด้านเอาต์พุต ที่ต่อกับโหลดออก เพื่อให้โหลดต่อกับแรงดันไฟฟ้าที่สูงกว่า ได้ ดังแสดงในรูป



รูปที่ 3.3.5 การต่อกับโหลดที่จ่ายแรงดันสูง

3.4 วงจรควบคุมที่ใช้งานทั่วไป

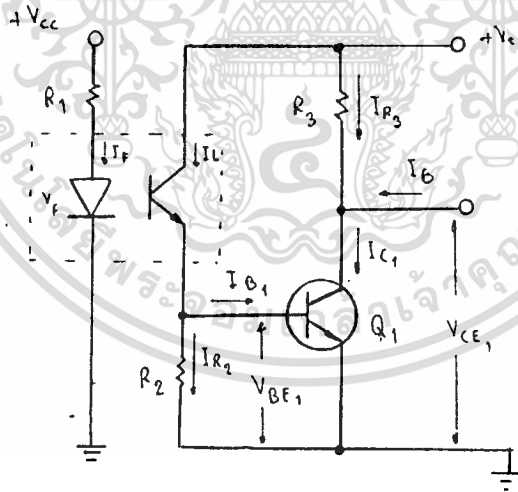
การต่อในลักษณะดังกล่าวนี้ มักพบเห็นได้เสมอในวงจรควบคุม ส่วนใหญ่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การต่อเพื่อลดสัญญาณรบกวน จึงเป็นวิธีการที่จะหาจุดความเชื่อถือ ของการทำงานของ วงจรสูงขึ้น ความผิดพลาดที่เกิดขึ้น จะหาห้ยุ่งยากต่อการแก้ไข ปัญหาสัญญาณรบกวน จึงเป็นจุดสำคัญสำหรับนักอิเล็กทรอนิกส์ โดยเฉพาะในงานควบคุม การระวัง หรือกัน ไขว้ดีกว่าแก้ไขเป็นสภาพที่ควรยึดถืออย่างยิ่ง ในการออกแบบ หรือ สร้างวงจรทางไม icroคอมพิวเตอร์

3.5 การออกแบบที่หาห้การเชื่อมโยงระหว่างออปต์ กับ TTL

คุณสมบัติของออปต์สวิตช์ (Opto Switch) หรือ (Opto Sensor) ตัว นี้ ทำหน้าที่แยกวงจร 2 วงจรออกจากกันทางไฟฟ้า แต่เชื่อมโยงกันด้วยแสงโดยให้กระแสที่ออกจากเอาต์พุท ของไฟฟ้ดทรานซิสเตอร์ แปรตามขนาดกระแสที่ไหล เข้าไฟฟ้ดไดโอด ส่วนใหญ่จะให้วงจรภายใน อย่างที่แสดงภายในแผ่นปะในรูป และสเปคบางตัวมา ากแต่ไม่ค่อยมีประโยชน์ในการออกแบบเท่าไรนัก แล้วเวลาจะเอาออปต์สวิตช์ออกมา ากใช้งานร่วมกับอุปกรณ์อื่น เช่น เกทของ TTL จะต้องมีวิธีการอันถูกต้องในหลักการ



รูป 3.5 แสดงการออกแบบ การเชื่อมโยงระหว่างออปต์ กับ TTL

ถ้าเรามีออปต์สวิตช์ตัวหนึ่ง เบอร์ SPX 1874-11 ของยี่ห้อสเปคเทคนิค ซึ่งมีสเปคต่อไปนี้ $I_L \geq 200 \mu A$ ที่ $I_F = 10 \text{ mA}$ และ $V_{ce} = 5V$
 $I_d (I_{ceo}) \leq 1 \mu A$ ที่ $V_{ce} = 10 V$
 $V_f \leq 1.6 V$ ที่ $I_f = 20 \text{ mA}$

เนื่องจากกระแส I_L เพียง $200 \mu A$ ไม่พอเหมาะกับการกระแส ที่จ่ายให้เกท เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

โมโนสเตเบิล และ ออสเตเบิล

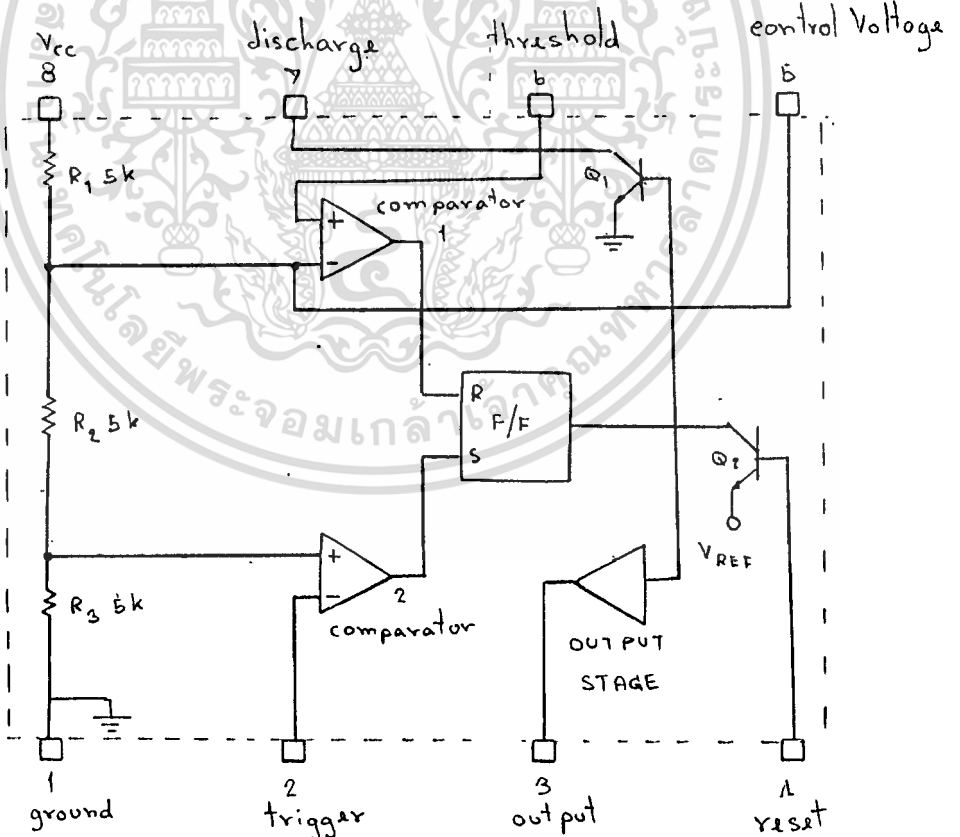
มัลติไวเบรเตอร์ ด้วย IC 555 ไทมเมอร์

(Monostable and Astable Multivibrator and The 555 Timer)

4.1 บทนำ

555 (Integrated circuit timer) สามารถนำไปใช้งานในด้านต่าง ๆ ได้มากมาย เช่น monostable multivibrator ,astable multivibrator รวมทั้ง sequential ด้วย

เมื่อดูจากบล็อกโคอะแกรม ในรูปที่ 4.1 (Functional block... ..diagram) อาจจะเห็นว่ามันซับซ้อนมาก แต่สำหรับผู้คุ้นเคยกับวงจร flip-flop



รูปที่ 4.1 Functional block diagram

แล้วจะเข้าใจในโคอะแกรม ดังกล่าวนี้ค่อนข้างง่ายหาการคำนวณค่าอุปกรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ต้อนามาเพิ่มเติม จากภายนอก IC นั้น ใช่วิธีง่าย ๆ ด้วยจากการทำงานของบล็อก
 4 ตอนของ 555 timer ดูเหมือนว่ามันจะประกอบด้วย potential dividing
 network R1, R2, R3 two transistor comparater 2 ชุด set-reset flip
 flop 1 ชุด มี output stage สำหรับ 555 data chart แสดงให้เห็นว่าวงจร
 จะทำงานได้ในช่วงแรงดันจากแหล่งจ่ายตั้งแต่ 5v. ถึง 18v. สำหรับ set-reset
 flip-flop จะได้อธิบายในบทต่อไป เมื่อมีสัญญาณ input+ เข้าที่ขั้ว set ทำให้
 output ต่ำ และเมื่อมี input+ เข้าที่ขั้ว reset จะมี output สูง

Potential divider จะสร้าง bias ให้แก่ขั้ว inverting input
 ของ comparator 1 และสร้าง different bias ให้แก่ขั้ว noninverting ของ
 comparator 2 ส่วนที่ขั้ว input ของ comparator อื่นจะใช้คือ trigger
 และ threshold จะขั้วที่ 2 และขั้วที่ 6 ตามลำดับ ช่วงของ comparator
 output จะควบคุม flip-flop ในวงจร และ flip-flop output จะถูกส่งไป
 ยัง output stage และ base ของ NPN transistor (Q1) เมื่อ flip-flop
 output สูง Q1 จะได้รับ bias ให้ on ในกรณีนี้ทรานซิสเตอร์น่าจะ discharge
 คาปาซิเตอร์ ซึ่งต่ออยู่ที่ขั้ว 7 เช่น เมื่อ Q1 off นั้น flip-flop output ให้ out
 put stage จะสร้าง low output resistance และเปลี่ยนระดับของ output
 ของ flip-flop output เป็นแรงเคลื่อนที่ขั้ว 3 จะต่ำ เมื่อ flip-flop output
 สูง และเมื่อ flip-flop output ต่ำ แรงเคลื่อนที่ขั้ว 3 จะมีระดับสูง output
 stag อาจจะเป็น sink หรือ source ที่ขั้ว 3 กระแสสูงสุดของ IC เป็น 200mA.

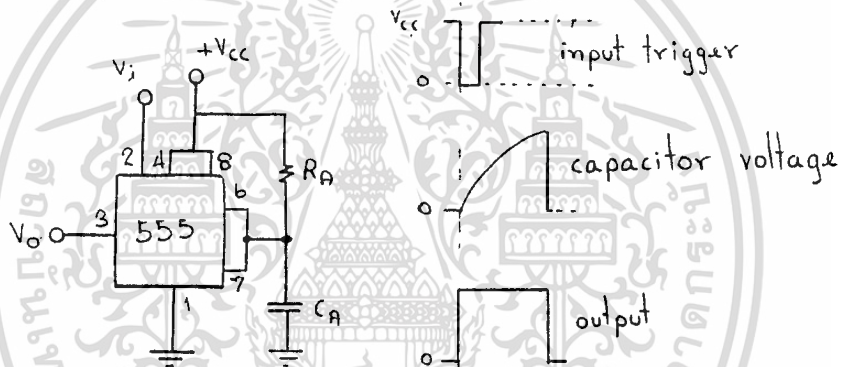
ทรานซิสเตอร์ Q2 เป็น NPN มี emitter ต่อกับแรงเคลื่อนอ้างอิงภาย
 ใน V(ref) IC ซึ่งปกติจะน้อยกว่า V(ce) เสมอ ถ้า reset ที่ขั้วที่ 4 ต่อกับ V(ce)
 base-emitter junction ของ Q2 จะได้รับ reverse bias เป็นเหตุให้ทรานซิส
 เทอร์ยังคง off เมื่อขั้ว 4 ถูกดึงแรงเคลื่อนให้ต่ำกว่า V(ref) (เข้าใกล้ ground)
 Q2 จะสวิตช์ off จากนี้ทำให้ Q1(on) เป็นเหตุให้ output ที่ขั้ว 3 ลดลงไปสู่ระดับ
 ground และ reset flip-flop ให้เป็น high output state.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

การทำงานของ 555 สรุปย่อ ว่าได้ดังนี้

1. ถ้าศักดาที่ขา 6 (Threshold) มีค่ามากกว่า V_1 ($2/3 V_{cc}$) จะทำให้เอาต์พุตที่ขา 3 จะมีศักดาใกล้ 0 ทรานซิสเตอร์ Q1 นาคกระแส (อิมค้ว)
2. ถ้าศักดาที่ขา 2 (Trigger) มีค่าน้อยกว่า V_2 ($1/3 V_{cc}$) จะทำให้เอาต์พุตที่ขา 3 มีศักดาเกือบเท่า V_{cc} (ลจจิก 1) ทรานซิสเตอร์ Q1 จะคัทออฟ
3. สถานะต่างๆ ที่เอาต์พุตนี้ จะคงอยู่ต่อไป จนกว่าจะมีอินพุตสถานะใหม่เข้ามา

4.2 วงจร Monostable Multivibrator ใช้น้ IC 555



รูปที่ 4.2 555 monostable multivibrator

วงจร monostable เบื้องต้นที่ใช้ IC 555 ดังเห็นในรูปที่ 4.2 (555) monostable multivibrator แรงเคลื่อนจากแหล่งกำเนิด ถูกต่อเข้ากับ ขั้วที่ 8 (+Vcc) และขั้วที่ 1 (ground) สัญญาณ trigger ถูกป้อนเข้ากับขั้ว 2 โดยตรง คาปาซิเตอร์ ca จะได้รับประจุจาก +Vcc เมื่อใช้ทรานซิสเตอร์ชนิด NPN เป็น Q1 off ขั้วที่ 4 ถูกต่อโดยตรงกับ +Vcc เพื่อให้แน่ใจว่าทรานซิสเตอร์ PNP Q2 ยังคง off ตลอดเวลา ขั้วที่ 5 ปล่องว่างไว้ และ output จะปรากฏที่ขั้วที่ 3

การทำงานของ 555 monostable อธิบายเป็นขั้นๆ จากรูปที่ 4.2 (555 monostable multivibrator) ดังต่อไปนี้.

ในระยะแรก

- ก. ขั้วที่ 2 สูง เพราะวาระดับของ trigger source สูง

ข. Output ของ comparator ต่ำ เพราะว่า ขั้วที่ 2 สูง (inverter input) และสัญญาณแรงเคลื่อนที่ noninverting input ของ comparator คือ Vr3 ทาได้ดังนี้.

$$\begin{aligned} V_{r3} &= V_{cc} * (R_3 / R_1 + R_2 + R_3) \\ &= 1/3 V_{cc} \end{aligned}$$

ค. Output ของ comparator ต่ำ เพราะว่า ขั้วที่ 6 ต่ำ (noninverting input) และ inverting input ของ comparator จะเป็น $V(R_2 + R_3)$

$$\begin{aligned} V(R_2 + R_3) &= V_{cc} * (R_2 + R_3 / R_1 + R_2 + R_3) \\ &= 2/3 V_{cc} \end{aligned}$$

- ง. Output ของ Flip-flop จะสูงในสภาวะ reset
- จ. Q1 on เพราะว่า flip-flop output สูง
- ฉ. คาปาซิเตอร์ C1 จะอยู่ในขณะคายประจุ เพราะว่า Q1 on
- ช. ขั้วที่ 6 และ 7 มีระดับแรงเคลื่อนต่ำ เพราะว่า คาปาซิเตอร์อยู่ในขณะ
ที่คายประจุ
- ซ. แรงเคลื่อน output ขั้วที่ 3 ต่ำ เพราะว่า flip-flop output สูง
ในระหะที่มี trigger
- ค. Trigger input เป็นเหตุให้ขั้วที่ 2 ต่ำลงกว่า Vr3 Inverting input ของ comparator2 ถูกขับให้ต่ำกว่าระดับแรงเคลื่อน noninverting input
- ข. Output ของ comparator2 สูง เพราะว่า trigger input เข้ามา
- ค. Flip-flop ถูกขับให้เข้าสู่สภาวะ set (มีระดับ output ต่ำ) ครอบคลุม
ที่ comparator 2 สูง
- ง. Q1 off ครอบคลุม flip-flop output ต่ำ
- จ. Output ที่ขั้ว 3 สูง เพราะว่า flip-flop output ต่ำ
- ฉ. ขณะที่ Q1 off Ca ซึ่งต่ออยู่ที่ขั้ว 6 กับ 7 จะเริ่มต้นรับประจุอย่าง
ไม่เต็มเชิงเส้นผ่าน Ra

ข. เมื่อ trigger input ที่ขั้ว 2 สูง comparator 2 output จะต่ำอีก ทำให้ flip-flop คงสถานะ set

สภาวะสุดท้าย

ก. Output ของ comparator 1 ยังคงต่ำอยู่ จนกระทั่งแรงเคลื่อนในคาปาซิเตอร์ซึ่งต่ออยู่ที่ขั้วที่ 6 มีค่าเท่ากับ $V(R_2+R_3) = 2/3 V_{cc}$ แล้ว output ของ comparator 1 จะสูงขึ้น

ข. Flip-flop ถูกขั้วที่เข้าเข้าสู่สภาวะ reset โดยมี comparator 1 สูง และ output ของมันจะสูงอีกครั้ง

ค. Q1 สวิตช์ on โดย high output จาก flip-flop

ง. Ca จะคายประจุโดย Q1 และระดับแรงเคลื่อนที่ขั้วที่ 6 และ 7 ตกลง

จ. แรงเคลื่อน output ที่ขั้ว 3 ต่ำลง เพราะว่า output ของ flip flop สูง.

ฉ. Output ของ comparator 1 ทำทำให้แรงเคลื่อนที่ขั้วที่ 6 ตกต่ำกว่า $V(R_2+R_3)$ flip-flop จะคงอยู่ในสภาวะ reset

ช. สภาวะสุดท้ายของ monostable multivibrator จะเป็นเช่นเดียวกับวาระแรกเริ่มของมันนั่นเอง วงจรจะกลับพร้อมที่จะรับการ trigger อีก

วงจร 555 monostable ให้ output pulse ใต้แต่ละครั้ง จะต้องได้รับ triggering ความกว้างของพัลส์ ขึ้นอยู่กับค่าของ R_a และ C_a และยังขึ้นอยู่กับแรงเคลื่อนภายใน (ระดับ) ของวงจร 555

4.3 การออกแบบวงจร monostable ที่ใช้ IC 555

การออกแบบวงจร monostable ดังในรูป 4.2 (555) monostable multivibrator ไม่มีอะไรเป็นพิเศษไปกว่า การเลือกค่า R_a และ C_a แรงเคลื่อนจากแหล่งจ่าย ($+V_{cc}$) อาจจะใช้ได้ไม่จำกัดค่าจาก 4.5v. ถึง 15v. (ดังปรากฏาหนดใน data chart) ไม่ว่าจะใช้ค่า V_{cc} ค่าใด $V_{r3} = 1/3 V_{cc}$ และ $V(R_2+R_3) = 2/3 V_{cc}$ ก็จะเป็นดังที่เห็นแล้ว ในตอนต้นมาที่กล่าวไว้แล้ว เมื่อวงจรถูกกระตุ้น (trigger) C_a จะรับประจุเป็น $2/3 V_{cc}$ และแล้ววงจรก็จะกลับมามีอยู่ในสภาวะเริ่มต้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใหม่ เวลาที่ใช้สำหรับให้ C_a รับประจุจนถึง $2/3 V_{cc}$ จะเป็นตัวกำหนด output pulse width เวลาที่ว่ามันสามารถคำนวณได้จากสมการ

$$t = RC \ln (E - E_o / E - E_c)$$

สำหรับวงจรในรูปที่ 4.2 (555 monostable multivibrator)

$$C = C_a, \quad R = R_a, \quad E = V_{cc}, \quad E_o = 0$$

E_c เป็นแรงเคลื่อนในคาปาซิเตอร์ ตอนสุดท้าย $E_c = 2/3 V_{cc}$

และนำมาหาค่าของเวลาได้ดังนี้

$$t = 1.1 C_a R_a$$

ตามปกติควรจะเลือกค่าของ C_a ให้ค่าต่ำที่สุดเท่าที่จะทำได้ เพียงให้แน่ใจว่าให้คายประจุได้รวดเร็ว อย่างไรก็ตาม C_a จะต้องไม่เล็กจนเกิดผลกระทบกระเทือนจาก stray capacitance ถ้า C_a เล็กมากกระแสประจุก็น้อยตาม กระแสประจุน้อยได้คือเมื่อแรงเคลื่อนในคาปาซิเตอร์ มีระดับสูงสุดเมื่อ $E_c = 2/3 V_{cc}$ ขณะนี้แรงเคลื่อนชั่วขณะ ที่ตกคร่อม R_a จะเป็น

$$V_{ra} = V_{cc} - 2/3 V_{cc} = 1/3 V_{cc}$$

และกระแสประจุคาปาซิเตอร์คือ

$$I_c (\min) = 1/3 V_{cc} / R_a$$

$$\text{หรือ } R_a = V_{cc} / 3 I_c (\min)$$

ควรจะเลือกใช้ค่า $I_c (\min)$ ให้สูงกว่ากระแส threshold มากๆ ซึ่งจะไหลไปยังขั้วที่ 6 เป็นที่เชื่อได้ว่ากระแส I_{th} จะไม่เป็นตัวกำหนดปริมาณของกระแส I_c ไหลจากคาปาซิเตอร์

ขั้นตอนการออกแบบวงจร มีดังนี้

1. หาค่าของ I_{th} ของ IC 555 จาก data chart
2. เลือกค่า $I_c (\min)$ ที่มีค่ามากกว่า threshold มาก ๆ
3. คำนวณค่า R_a ตามสมการที่ผ่านมา
4. คำนวณค่า C_a ตามสมการข้างต้น

4.4 วงจร 555 Astable multivibrator

วงจร monostable ถูกเปลี่ยนให้เป็นวงจร astable ง่ายๆ โดยต่อ trigger จากขา 2 เข้าที่ขา threshold ขา 6 โดยตรงดังรูปที่ 4.3(วงจรพื้นฐาน Basic astable multivibrator) ตัวต้านทานที่ใส่กระแสผ่านใบประจุ Ca คือ Rb เรียกว่า discharge resistor ที่ขา 7 ซึ่งจะต่ออยู่กับ R ทั้งสอง เมื่อแรงเคลื่อนของคาปาซิเตอร์ Ca ปรากฏที่ขา 2 และขา 6 ต่ำลงกว่า $1/3 V_{cc}$ inverting input ของ comparator จะต่ำกว่าระดับของ noninverting input ซึ่งก็คือ.

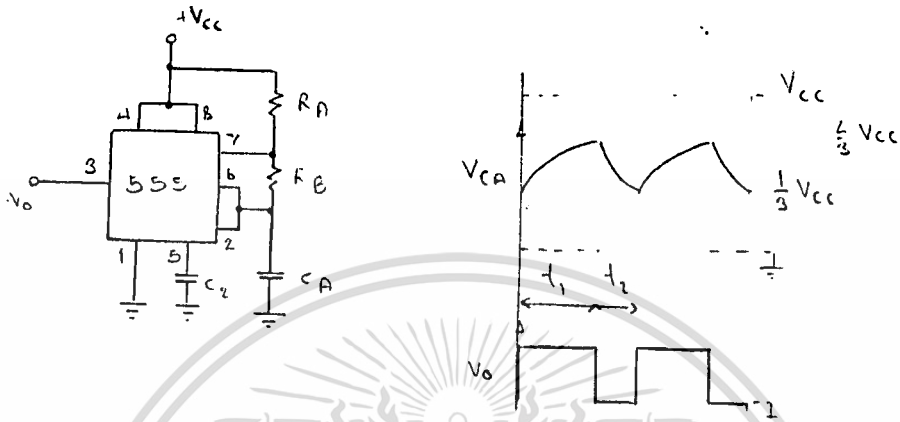
$V_{r3} = 1/3 V_{cc}$ output ของ comparator 2 จะสูง และการกระตุ้น (trigg) วงจร flip-flop ให้เป็นสภาวะ set ซึ่ง output จะมีระดับค่า ณ ขณะนี้ Q1 จะ off และ Ca จะรับประจุผ่าน Ra และ Rb

Ca จะรับประจุไปเรื่อยๆ จนกระทั่งถึง $2/3 V_{cc}$ ซึ่งเป็นขีด..ของ noninverting input ของ comparator 1 (ซึ่งต่ออยู่กับ Ca ผ่านขา 6) จะยก ระดับขึ้นเหนือ inverting input (ที่ $V = (R2 + R3) = 2/3 V_{cc}$) output ของ comparator จะสูง triggering flip-flop ไปสู่สภาวะ reset (outputสูง) จะเป็นเหตุให้ Q1 สวิตช์ on ตอนนี้ Ca จะคายประจุผ่าน Q1 ทาง Rb การคายประจุของ Ca เป็นไปเรื่อยๆ จนกระทั่งแรงเคลื่อนตกลงต่ำกว่า $1/3$ ของ V_{cc} ขณะนี้ output ของ comparator 2 จะอยู่ทางสูง Triggering flip-flop จะกระตุ้นให้เกิด output ต่ำ และ Q1 ก็จะมี off อีกครั้ง วงจรก็จะเริ่มต้นใหม่และทำงานซ้ำเดิมต่อไป การออกแบบวงจร Astable multivibrator โดย IC 555 นั้น ต้องคำนวณค่า Ra ก่อน.

4.5 วงจร Astable multivibrator พื้นฐานที่ดัดแปลงมาจาก

IC 555 จากวงจรตามรูปที่ 4.3(วงจรพื้นฐาน Basic astable multivibrator) เมื่อคำนวณค่า T1 จะเห็นว่าค่า T1 มักจะมากกว่า T2 เสมอ เนื่องจากสมการของ T1 มีตัวประกอบ $(R_a + R_b)$ และสมการของ T2 มีแต่เพียง R_a ดังนั้น ถ้า $T_1 = T_2$ ค่าของ $R_a + R_b$ จะต้องเท่ากับ R_b

ในรูปที่ 4.3.1 (วงจรถัดแปลงสำหรับ 50% duty cycle) แสดงการ
 ัดแปลงวงจรถัดแปลง ซึ่งขอมามี duty cycle 50%



รูปที่ 4.3.1 วงจรถัดแปลงสำหรับ 50% duty cycle.

ช่วงจังหวะที่วงจรถัดแปลง diode(D2)ได้รับ reverse bias และ D1
 เมื่อ Q1 on Ca จะคายประจุผ่าน D2 และ Rb ดังนั้นเวลาในการนี้จะเป็น

$$T1 = 0.693 Ca Ra$$

ดังนั้น $T2 = 0.693 Ca Ra$ น้อยกว่า Rb $T1$ น้อยกว่า $T2$ และ duty

cycle จะต้งน้อยกว่า 50% ในการัดแปลงวงจรถัดแปลงตามรูป 4.3.2 (วงจรถัดแปลงสา
 หรับปรับแต่งค่า duty cycle แต่ PRF คงที่) ให้ duty cycle ปรับค่าได้โดยปราศ
 จากการเปลี่ยนแปลง PRF ในวงจรถัดแปลง ซึ่งจะขึ้นอยู่กับความสัมพันธ์ของ Ra และ Rbเนื่อง
 จากใช้ค่าของความต้านทานที่เปลี่ยนค่าได้ $(R2 + R3)$ สามารถปรับค่า Ra เพิ่มขึ้น
 ในขณะที่ปรับ Rb ให้ต่ำลง หรือ กลับกัน ค่า duty cycle จะเปลี่ยนค่าได้ ความถี่
 ของพัลส์ ซึ่งเป็นส่วนกลับของ $T1+T2$ จะเป็น

$$PRF = 1 / T1+T2$$

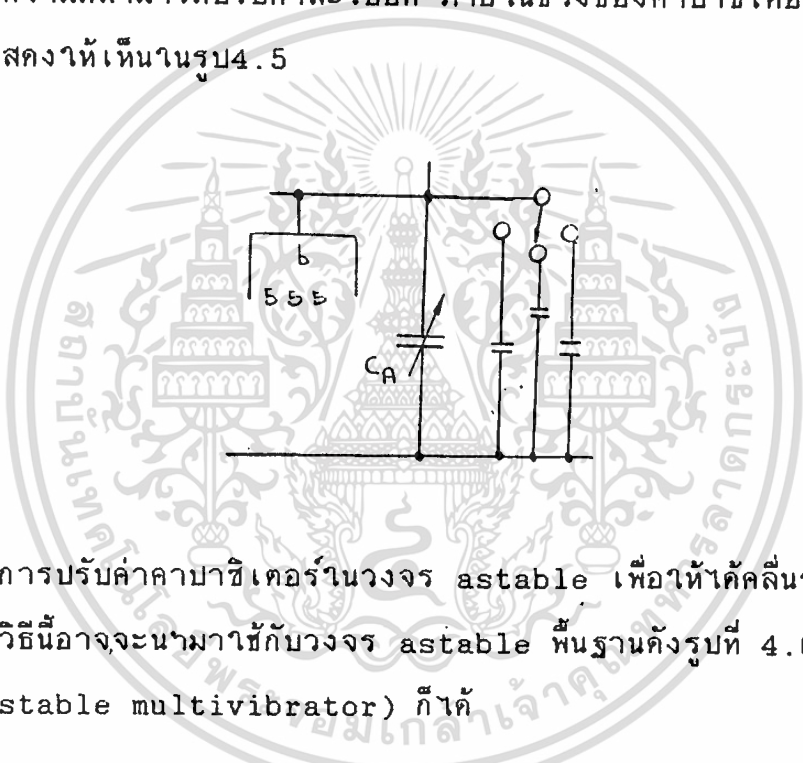
$$T1+T2 = 0.693 CaRa + 0.693 Ca +Rb$$

$$= 0.693 Ca (Ra + Rb)$$

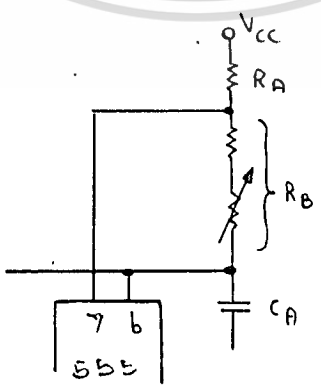
$$= 0.693 Ca [(R1 + R2) + (R3 + R4)]$$

$$PRF = 1 / 0.693 Ca [(R1 + R2 + R3 + R4)]$$

เป็นเราแน่ใจว่า PRF จะคงที่ ไม่ว่าจะเปลี่ยนแปลงค่าใดอย่างใด ในระหว่าง R_A กับ R_B ความต้องการทั่วไปสำหรับ square wave generator กับการควบคุมความถี่จะไม่มีผลกระทบต่อ duty cycle ของ square wave output นี้เป็นพฤติกรรมง่าย ๆ ของ C_A ที่รับค่าได้ ถ้าจะให้วงจรมีความถี่ output ที่มีช่วงกว้างมากจะต้องเพิ่ม วงจรคาปาซิเตอร์ชนิดค่าคงที่หลายตัว ต่อกับสวิตช์ชนิดหมุนเป็น tap เพื่อเปลี่ยนค่า C_A เป็นช่วง ๆ และในวงจรยังมี Variable capacitor ต่ออยู่ด้วย ทำให้แต่ละย่านความถี่สามารถปรับค่าละเอียด ภายในช่วงของคาปาซิเตอร์ แต่ละช่วงอีกด้วย ดังแสดงให้เห็นในรูป 4.5



รูปที่ 4.5 การปรับค่าคาปาซิเตอร์ในวงจร astable เพื่อให้ได้คลื่นรูปจตุรัส
วิธีนี้อาจจะนำมาใช้กับวงจร astable พื้นฐานดังรูปที่ 4.6 (วงจรพื้นฐาน Basic astable multivibrator) ก็ได้

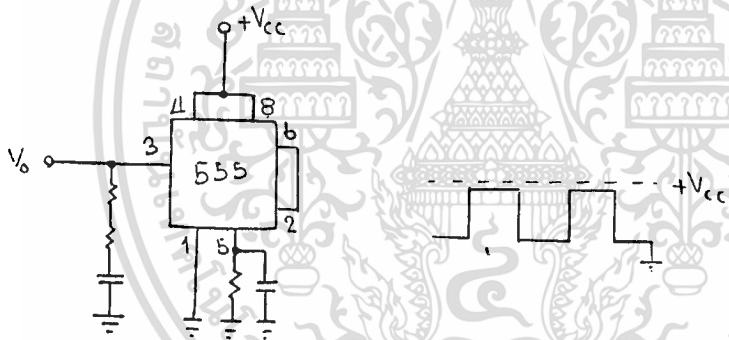


รูปที่ 4.6 การปรับค่าความต้านทาน ในวงจร astable เพื่อให้ได้คลื่นรูปจตุรัส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การสร้าง variable frequency square wave generator ความถี่เปลี่ยนแปลงไปแต่ duty cycle ค่อนข้างจะคงที่ เราสามารถจะใช้วงจร astable พื้นฐานตามรูป 4.3 (วงจรพื้นฐาน Basic astable multivibrator) เพียงแต่ใส่ R_b ที่รับค่าได้อนุกรม กับความต้านทานค่าคงที่ ดังรูป 4.3.1 (วงจรคักแปลงสำหรับ 50% duty cycle) R_a ต้องมีค่าต่ำกว่าค่าของ R_b เพราะ $R_a + R_b$ จะต้องมากกว่า 50% เพียงเล็กน้อย duty cycle มักจะมากกว่า 50% เล็กน้อย แต่ไม่เป็นสิ่งสำคัญที่เกี่ยวกับการปรับความถี่ เมื่อคำนวณค่า R_a ไม่ควรให้ได้น้อยกว่า 1 k ทั้งนี้เพื่อหลีกเลี่ยง over load discharge ผ่านทรานซิสเตอร์ Q1

ในการสร้างวงจร astable multivibrator 50% duty cycle อีกวิธีหนึ่งดังรูป 4.7 (555 square wave generator) คาปาซิเตอร์ C_a ถูกประจุ



รูปที่ 4.7 555 square wave generator

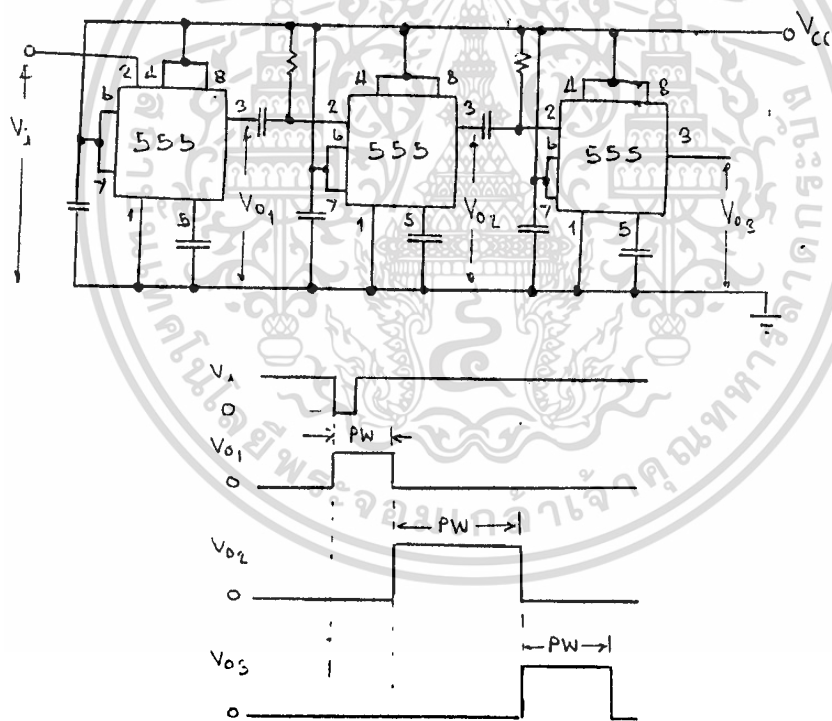
ผ่าน R_a และ R_b จาก low impedance output ขา 3 ส่วนขา 2 และ ขา 6 จะให้สามารถวัดค่า low และ high limit ของแรงเคลื่อนของคาปาซิเตอร์ สำหรับขา 7 บ่อยทั้งไว้เฉยๆ เมื่อ output ที่ขา 3 C_a จะรับประจุ + จนแรงเคลื่อนถึง $2/3 V_{cc}$ (ซึ่งจะวัดได้ที่ขา 6) output จะเปลี่ยนเป็นระดับต่ำและ C_a คายประจุผ่าน R_a และ R_b ตามเดิมจนระดับตกลงมาเป็น $1/3 V_{cc}$ (วัดได้ที่ขา 2) output ก็จะสวิทช์ไปยังระดับสูงอีกครั้งหนึ่งและวงจรก็จะเริ่มต้นใหม่

ปัญหาข้อหนึ่งของวงจรมันก็คือ V_c ที่ขา 3 จะไม่มีโอกาสขึ้นถึงระดับ V_{cc} ตามปกติมันมักจะมีระดับต่ำกว่าแรงเคลื่อนจากแหล่งจ่ายอยู่ 1V. สมการของเวลา T ที่ผ่าน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มาที่จริงแล้วไม่ค่อยเที่ยงตรงนัก สาเหตุเนื่องมาจาก C_a จะถูกประจุได้เพียง $2/3 V_{cc}$ และจะคายประจุออกเพียง $1/3 V_{cc}$ การรับประจุจะรับจาก $V_o = V_{cc} - 1 V$. การใส่ R_c ต่อเข้ากับขา 5 เป็นการแก้อาการผิดพลาดที่เที่ยงตรงขึ้นโดยรูป 4.1 (functional block diagram) จะเห็นว่าความต้านทานที่ต่ออยู่ที่ขา 5 ลงสู่ ground จะต้อง shunt R_2 และ R_3 การเลือกค่า R_c ให้เหมาะสม จะสามารถรับให้ได้ $V_{r3} = 1/3 V_c$ และ $(V_{r3} + V_{r3}) = 2/3 V_o$ output จากวงจรในรูป (555 square wave generator) จะเป็นค่าที่มี duty cycle 50% และการปรับแต่งค่า R_b จะทำให้ความถี่ output ได้รับการควบคุมโดยไม่มีผลกระทบต่อ duty cycle

4.6 การประยุกต์ 555 Timer (555 TIMER APPLICATION)



ตามรูปที่ 4.8 (sequential timer ประกอบด้วย 3 cascade - monostable multivibrator) แสดงให้เห็นวงจรที่ประกอบด้วย monostable 3 ตัว เป็นวงจร Monostable cascade connect ต่อแบบ cascade ทำให้วงจร sequential timer input pulse (V_1) จะกระตุ้นให้ monostable 1 on ในอันดับนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรจะสร้าง output pulse ชั้นที่ 3 มี pulse width เป็น pw1 เมื่อ monostable 1 off ขอบหลังของพัลส์ของ output จะกระตุ้นที่ monostable 2 ซึ่งจะสร้าง output pw2 ทานองเดียวกันที่ขอบหลังหรือที่ปลายของ pw2 ของ monostable จะถูกกระตุ้นและจะสร้าง pw3



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

วงจรถานซิสเตอร์ (TRANSISTOR SWITCHING)

อุปกรณ์ทั้งตัวนำ ที่ถูกนำมาใช้ทำสวิตช์ทรานซิสเตอร์ เป็นอุปกรณ์ทั้งตัวนำที่ดี จึงสามารถนำมาทำสวิตช์ ได้เกือบจะเป็น Ideal เมื่อทรานซิสเตอร์ มีสภาวะ "off" จะมีกระแส collector emitter leakage ไหลผ่าน load ได้บางนิกหน่อย เมื่อทรานซิสเตอร์มีสภาวะ "on" จะมีแรงเคลื่อนน้อยๆ ตกคร่อม collector emitter เรียกว่า Saturation voltage [$V_{ce} (sat)$] ทรานซิสเตอร์นี้จะไม่เปิดสวิตช์ทันทีทันใด เหมือนสวิตช์ธรรมดา มันจะขึ้นอยู่กับสภาวะของอุปกรณ์ และวงจรที่เราออกแบบ เป็นอุปกรณ์ที่นำมาทำวงจรสวิตช์ ได้ดีมาก มีข้อดีกว่าการใช้ทรานซิสเตอร์หลายประการ

ลักษณะของทรานซิสเตอร์สวิตช์ทางอุดมคติ (Ideal Transistor)

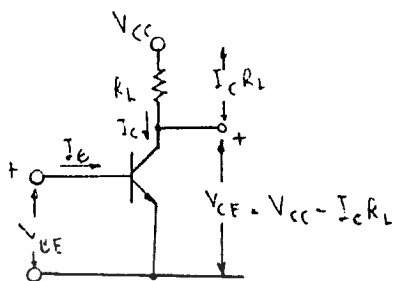
จากรูปที่ 5.1 (วงจรถานซิสเตอร์สวิตช์) เป็นวงจรถานซิสเตอร์ common emitter amplifier ออกแบบให้ทำงานเป็นสวิตช์ Load resistor ต่ออยู่กับ collector และรับแรงเคลื่อนจากแหล่งจ่าย $+V_{cc}$ Emitter ต่อลง ground วงจรที่จะใช้เป็นสวิตช์ คือ ขั้วของ collector กับขั้ว emitter แรงเคลื่อน input หรือ แรงเคลื่อนสำหรับควบคุมทรานซิสเตอร์ คือ base-emitter voltage (V_{be}) แรงเคลื่อนตกคร่อมระหว่าง collector กับ emitter เท่ากับแรงเคลื่อนจากแหล่งจ่าย (V_{cc}) ลบด้วยแรงเคลื่อนที่ ตกคร่อมมา R_L

$$V_{ce} = V_{cc} - I_c * R_L$$

เมื่อแรงเคลื่อนที่เบส-อิมิตเตอร์ เป็น 0 นั่นก็คือ base ได้รับ reverse bias ดังเห็นในรูป 5.1ข (วงจรถานซิสเตอร์สวิตช์ "off") กระแสเบส I_b จะเป็น 0 และกระแสคอลเลคเตอร์ I_c ก็เป็น 0 ด้วย สภาวะของทรานซิสเตอร์ขณะนี้เป็นสวิตช์ "off" เนื่องจากไม่มีกระแสไหลผ่าน collector จึงไม่มีแรงเคลื่อนตกคร่อม Load ดังนั้นสมการของ V_{ce} จึงเป็น

$$V_{ce} = V_{cc} - (0 * R_L) = V_{cc}$$

นั่นก็คือเมื่อทรานซิสเตอร์ทางอุคมคตมีสภาวะ "off" จึงมีค่าเท่ากับ V_{cc}



รูปที่ 5.1 ก วงจร common emitter amplifier



รูปที่ 5.1ข วงจรทรานซิสเตอร์ "off" รูปที่ 5.1ค วงจรทรานซิสเตอร์ "on"

เมื่อ base ของทรานซิสเตอร์ เป็นบวกกับ emitter ดังรูป 5.1ค (ทรานซิสเตอร์ on) จะมีการแผลเบสไหล กระแส I_c จะเท่ากับ $I_b * h_{fe}$ ถ้า I_b มากพอ $I_c * R_L$ ก็จะมีค่าเท่ากับแรงเคลื่อนจากแหล่งจ่าย $+V_{cc}$ ดังสมการต่อไปนี้

$$V_{ce} = V_{cc} - V_{cc} = 0$$

สำหรับวงจร Ideal สวิตซ์ เมื่อสวิตซ์ on แรงดันเคลื่อนระหว่าง collector กับ emitter จะเท่ากับ 0 เมื่อวงจร เป็น Ideal ดังนั้นกำลัง dissipation power ในวงจร ทั้งขณะสวิตซ์ off หรือ on จะมีค่าเท่ากับ 0 วัตต์ ดังแสดงในสมการต่อไปนี้

$$P_d = I_c * V_{ce}$$

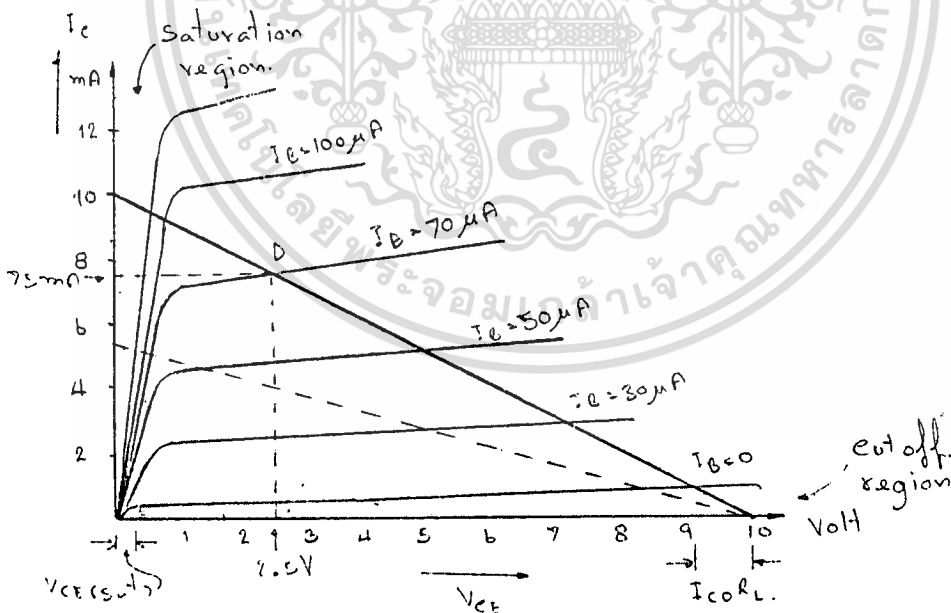
เมื่อ Transistor (off) $I_c = 0$; $P_d = 0 * V_{ce}$ เมื่อ (on)

$V_{ce} = 0 ; P_d = I_c * D = 0$

ตั้งไว้ที่ค่ามาแล้วข้างต้น ทหรานซิสเตอร์สามารถทำงาน เป็นสวิตช์ได้ดี เมื่ออยู่ในสภาวะ "off" แรงเคลื่อน V_{be} เป็น 0 หรือ เป็นลบเมื่ออยู่ในสภาวะ"on" แรงเคลื่อน V_{ce} เป็นบวก ในทางอุดมคติทหรานซิสเตอร์ จะมี $V_{ce} = V_{cc}$ เมื่อทหรานซิสเตอร์ "off" และ $V_{ce} = 0$ เมื่อทหรานซิสเตอร์ "on" ส่วนในทางปฏิบัติมิได้เป็นไป ดังที่กล่าวมาแล้ว.

5.1 ลักษณะของทหรานซิสเตอร์สวิตช์ ทางภาคปฏิบัติ (Practical Transistor Switch)

เพื่อให้เข้าใจทหรานซิสเตอร์สวิตช์ ทางภาคปฏิบัติ ซึ่งแตกต่าง จากกรณีที่เป็นไป ทางอุดมคติ อย่างไร จำเป็นจะต้อง พิจารณาวงจร common emitter characteristic ดังแสดงในรูป 5.2 (กราฟ I_c vs V_{ce} ของวงจร common emitter สำหรับทหรานซิสเตอร์สวิตช์) เป็นรูปภาพ



รูปที่ 5.2 กราฟ I_c กับ V_{ce} วงจร common emitter

$I_c = 0, V_{ce} = V_{cc} - 0$ และ $V_{cc} = 10 V$

กำหนดจุด A บนกราฟที่ $I_c = 0$ และ $V_{ce} = 10 V$.

กำหนดจุด B บนกราฟที่ $V_{ce} = 0$, $I_c = 10 \text{ mA}$. ลากเส้น Load Line สำหรับ $R_L = 1K$ จากจุด A และจุด B

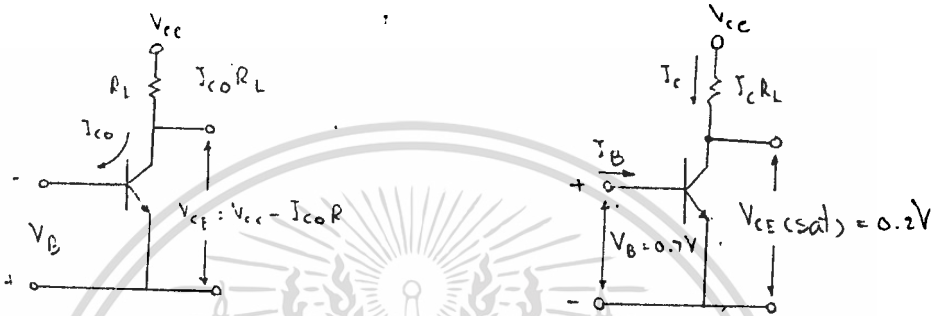
DC. load-line นั้นนิยามได้ว่า เส้นที่ลากจากจุดที่กระแส และแรงเคลื่อนสอดคล้องกัน ทหาที่วงจรทำงานได้ สำหรับค่า I_c ระดับใดระดับหนึ่ง จะถูกกำหนดด้วยค่า V_{ce} และ load ที่เหมาะสม

กราฟถูกแบ่งออกเป็น 3 ส่วนดังจะเห็นในรูป 5.2 (กราฟ I_c กับ V_{ce} ของวงจร common emitter สำหรับทรานซิสเตอร์) แล้วส่วนที่ 1 เรียกว่าย่านแอคทีฟ (Active region) ซึ่งตามปกติย่านนี้ จะให้ทรานซิสเตอร์ทำงานเกี่ยวกับการขยายมันจะเปลี่ยนแปลงแรงเคลื่อนของ collector emitter อย่างเชิงเส้น ตามการเปลี่ยนแปลงของกระแสเบส เป็นเชิงเส้นด้วย เมื่อกระแส collector สูงมาก ซึ่ง V_{ce} น้อยกว่า 0.7 V . คือ การทำงาน ของทรานซิสเตอร์ ให้อยู่ใน ย่านอิ่มตัว (saturation region) ย่าน cutoff ของทรานซิสเตอร์ คือ ย่านที่ทรานซิสเตอร์ทำงานอยู่ต่ำกว่า ระดับกระแส $I_b = 0$

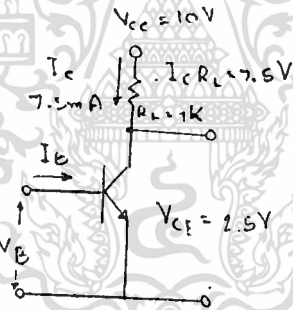
เมื่อพิจารณาเส้น loadline ในรูป 5.2 (กราฟ I_c vs V_{ce} ของวงจร common emitter สำหรับทรานซิสเตอร์สวิตช์) อีกดังจะเห็นว่า เมื่อ $I_b = 0$, I_c มีได้เป็น 0 แต่จะมีกระแส ที่เรียกว่ากระแส I_{co} ไหล คือกระแส collector - base reverse saturation หรือเรียกสั้นว่า กระแส collector cutoff บางทีก็ระบุด้วยสัญลักษณ์ I_{cbo} กระแสนี้คือผลรวม charge carrier ส่วนน้อยที่ผ่านรอยต่อของ collector-base เมื่อเป็น reverse bias กับกระแสรั่วในรอยต่อ กระแส I_{co} นี้ไวต่ออุณหภูมิ ที่เปลี่ยนแปลงมาก ในทรานซิสเตอร์รุ่นเก่า ที่ 25 องศา ซี กระแส I_{co} นี้ จะมีขึ้นในขนาด nA. อย่างไรก็ตาม ถ้าอุณหภูมิสูงขึ้นมัน อาจจะมีเพิ่มขึ้นเป็น micro-amp ได้.

จากการตรวจสอบจาก data chart สำหรับเบอร์ 2N 3903 และเบอร์ 2N 3904 เห็นว่ากระแส, collector cutoff จะระบุโดย I_{cek} นี้คือ กระแส collector base leakage ซึ่งจะถูกกำหนดไว้ โดยรายละเอียด ทางเทคนิค (specification) จากรองาน สร้างทรานซิสเตอร์ แต่กระแส I_{cek} อาจจะมีค่า

มีค่าเท่ากับกระแส I_{co} ตาม spec. กระแส collector cut-off สำหรับทรานซิสเตอร์ เบอร์ 2N 3903 และ 2N 3904 จะระบุกระแสนี้ไว้ 50 nA. การเกิดกระแส I_{co} ทำให้ V_{ce} น้อยกว่า V_{cc} เล็กน้อย เมื่อทรานซิสเตอร์ cut-off ดังรูป 5.3 (วงจรทรานซิสเตอร์สวิตช์ทำงานในย่าน cutoff, saturation, active region.)



รูป 5.3 ก. Transistor in cut-off II. Transistor in saturation.



รูป 5.3. Transistor in active region

$$\begin{aligned}
 V_{ce} &= V_{cc} - I_{co} * R_l \\
 V_{cc} &= 10 \text{ V. ; } R_l = 1 \text{ k ; } I_{co} = 1 \text{ A} \\
 V_{ce} &= 10 \text{ V} - (1\text{A} * 1\text{k}) \\
 &= 9.999 \text{ V } V_{cc}
 \end{aligned}$$

เมื่อทรานซิสเตอร์ถึงสภาวะอิ่มตัว (saturation) แรงดัน collector emitter saturation $V_{ce(sat)}$ จะเกิดขึ้น โดยทั่วๆไป ค่านี้จะเป็น 0.2 V.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$V_{ce(sat)}$ จะมากขึ้นได้เนื่องจาก I_c และความต้านทานของวัสดุที่ใช้ทำ collector สำหรับค่า load-line เส้นประในรูป 5.2 (กราฟ I_c vs V_{ce} ของวงจร common emitter สำหรับทรานซิสเตอร์สวิตช์) แสดงให้เห็นว่า I_c เมื่อถึงจุดอิ่มตัวด้วยกระแส I_c ค่าต่ำแล้ว $V_{ce(sat)}$ ลดน้อยลง จากทรานซิสเตอร์เบอร์ 2N 3903 และ เบอร์ 2N 3904 $V_{ce(sat)}$ จะเป็น 0.3 V. ที่ $I_c = 50$ mA. และเป็น 0.2 V. ที่ $I_c = 10$ mA.

ตามวงจรในรูป 5.3 (วงจรทรานซิสเตอร์สวิตช์ทำงานในย่าน cutoff, saturation, active region) มี $V_{be} = 0.7$ V. และ $V_{ce} = 0.2$ V. ดังนั้นแรงเคลื่อนที่ base จะเป็น +0.5 V. วัดเทียบกับ collector ตามปกติ reverse bias collector-base junction แต่ที่จริงเป็น forward bias และ bias นี้เองที่เป็นตัวทำให้ความเร็วของสวิตช์ (switching speed) มีขีดจำกัด

แรงเคลื่อน forward bias ที่ collector-base junction นี้เมื่อทรานซิสเตอร์มีสภาวะอิ่มตัวจะลด dc. current gain ที่เป็นเช่นนี้เพราะว่าในการดึง charge carrier จาก emitter ไป collector Collector-base junction. ต้องเป็น reverse bias สำหรับสภาวะอิ่มตัวของทรานซิสเตอร์ ที่เกิดขึ้นต้องเป็นขณะที่ทำให้ gain ต่ำ $h_{fe(min)}$ ขึ้นอยู่กับสภาวะของวงจร สมมติว่าทรานซิสเตอร์มีกระแส base $I_b = 50$ μ A และต้องการ $I_c = 1$ mA. สำหรับเมื่ออยู่ในสภาวะอิ่มตัว ดังนั้น $h_{fe(min)}$ จึงมีค่าคือ.

$$\begin{aligned} h_{fe(min)} &= I_c / I_b \\ &= 1 \text{ mA} / 50 \text{ } \mu\text{A} \\ &= 20 \end{aligned}$$

ถ้า h_{fe} น้อยกว่า 20 ในกรณีนี้ I_c จะต้องน้อยกว่า 1 mA. และการทำงานของวงจรจะไม่เข้าสู่สภาวะอิ่มตัว ถ้า h_{fe} มากกว่า 20 I_c จะอยู่ในเกณฑ์ที่สูงกว่า 1 mA. ตามวงจรที่ต้องการ วงจรจะทำงานในสภาวะอิ่มตัว จากวงจรในรูป 5.1 (วงจร common emitter amplifier) ค่าของ $I_b = 0.2$ mA. ส่วนค่า $h_{fe(min)}$ ในสภาวะอิ่มตัว และค่า R_1 ในวงจรใช้เป็น 220 โอห์ม ใช้ทรานซิสเตอร์ 2N 3904.

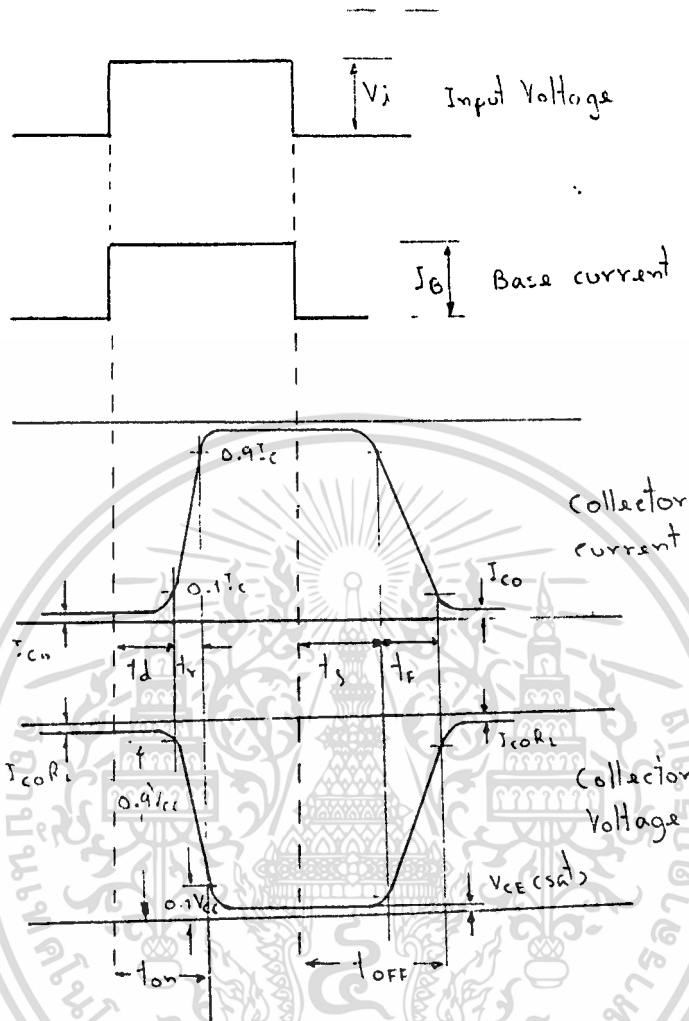
$$\begin{aligned} I_c(\text{sat}) &= V_{cc} / R_1 \\ &= 10\text{V} / 1\text{K} \\ &= 10 \text{ mA.} \end{aligned}$$

$$\begin{aligned} h_{fe}(\text{min}) &= I_c / I_b \\ &= 10 \text{ mA} / 0.2 \text{ mA} \\ &= 50 \end{aligned}$$

จาก data chart 2N3904 แสดงว่า $h_{fe}(\text{min}) = 60$ ที่ $I_c = 50\text{mA}$ เพราะฉะนั้นวงจรนี้จะไม่เกิดสภาวะอิ่มตัว ทรานซิสเตอร์เบอร์ 2N 3904 ซึ่งกำหนดที่ $I_c = 10 \text{ mA}$ $h_{fe}(\text{min}) = 100$ และ $h_{fe}(\text{max}) = 300$ ซึ่งชี้ให้เห็นว่าสำหรับค่า $I_b = 0.2 \text{ mA}$. I_c น่าจะมีค่าเป็นค่าใดค่าหนึ่ง ระหว่าง $100 * 0.2 \text{ mA}$. และ $300 * 0.2 \text{ mA}$. ซึ่งจะเป็นค่า 20 mA ถึง 60 mA. คั้งที่ได้ตัวเลขจาก การคำนวณที่ แล้ว ดังนั้นเมื่อค่า h_{fe} มีค่ามากกว่า 50 กระแสเบสจะไหลมากกว่าที่ต้องการ เพื่อใช้ขับทรานซิสเตอร์ให้ถึงจุดอิ่มตัว จำนวนกระแสเบสที่ไหลเกิน อัตราผ่านอิมิตเตอร์ไปและในสภาวะเช่นนี้เรียกว่า ทรานซิสเตอร์ Over driver.

ถึงแม้ว่าทรานซิสเตอร์ตามปกติ จะทำงานเป็นสวิตช์จากย่าน cutoff ถึง ย่าน saturation หรือกลับกัน มันก็สามารถทำงานจากย่าน cutoff ถึงย่าน (sat) ได้ ถ้ากระแสเบสถูกจำกัด อยู่เพียง 70 uA. จาก load line ในรูป (กราฟ I_c vs V_{ce} ของวงจร common emitter สำหรับทรานซิสเตอร์สวิตช์) แล้ว V_{ce} จะเป็น 2.5 V. ในกรณีนี้ทรานซิสเตอร์จะทำงานไม่ถึงย่านอิ่มตัว(non-saturation switch) ดังรูป 5.4 (ความสัมพันธ์ของเวลาระหว่างแรงดัน กับกระแสในทรานซิสเตอร์สวิตช์.)

ในวงจรทรานซิสเตอร์สวิตช์ทางภาคปฏิบัติ กำลังสูญเสียในวงจร จะน้อยมาก เมื่อวงจรทำงานในย่าน cutoff และย่านอิ่มตัว สำหรับวงจรที่ทำงานในย่าน non-saturation กำลังที่สูญเสียในวงจรจะมากกว่าที่ทำงานในย่านคัพออฟ หรือย่านอิ่มตัวมาก



รูปที่ 5.4 ความสัมพันธ์ของเวลาระหว่างแรงดันและกระแสทรานซิสเตอร์.

5.2 เวลาของการเปิด-ปิดสวิตช์ของทรานซิสเตอร์ (Transistor.

...Switching Time)

สิ่งสำคัญอย่างหนึ่งของคุณลักษณะของวงจรสวิตช์ คือ ความเร็วในการทำงานเปิด-ปิดวงจร switch, ของวงจร พิจารณารูป (ผล effect ของ C1 เมื่อรับประจุ ขณะสวิตช์ on-off) ซึ่งเวลาที่สัมพันธ์กัน ระหว่าง base current กับ collector current เมื่อกระแส I_b ไหลเข้ามาในวงจรเบสทรานซิสเตอร์ยังไม่ทำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

งานสวิตช์ on ทันที เวลาระหว่างการทางานของกระแสเบส และการเริ่มไหลของกระแสใน collector จะมีลักษณะที่เรียกว่า delay time (t_d) ดังรูป 5.5 ผล effect ของ C_1 เมื่อรับประจุขณะสวิตช์ on-off เวลาตั้งกล่าวนิยามได้ว่าเป็นเวลาที่ I_c เริ่มไหลไปจนถึง 10% หลังจากกระแส I_b เริ่มไหลค่อจากนั้น กระแส I_c จะเพิ่มขึ้นเรื่อยๆจนถึงระดับ 90% ของกระแสสูงสุดของวงจรขณะนี้สวิตช์จะอยู่ในลักษณะปิดวงจร "on" เวลาที่เข้าให้กระแสเพิ่มขึ้นจาก 10% ถึง 90% ของกระแสสูงสุดนี้เรียกว่า rise time (T_r) เวลาที่สวิตช์ใช้สำหรับปิดวงจร (turn on time) (T_{on}) คือผลรวมของเวลา T_d และ T_r

งานทานองเดียวกันเวลาที่ทรานซิสเตอร์สวิตช์ off วงจรมิได้ทำงานทันทีที่กระแสเบสหยุดเป็น 0 หรือเป็น reverse เวลาที่ทรานซิสเตอร์ turn off (T_{off}) ประกอบด้วย storage time (T_s) และ fall time (T_f) เวลา storage time เป็นผลมาจากกระแส collector-base junction เป็น forward bias เมื่อทรานซิสเตอร์อิ่มตัว charge carrier ผ่าน forward bias junction ถูกจับไว้ใน depletion region เมื่อจั้งคั้งขึ้น reverse Charge carrier เหล่านั้นจะถูกดึงไปหรือเอาไปรวมกับ charge carrier ที่เป็นชนิดตรงกันข้ามก่อนที่กระแส collector จะเริ่มตก (fall) ดังนั้น storage time (T_s) จึงนิยามได้ว่า เวลาระหว่างที่ I_b สวิตช์ off และ I_c ตกลงถึง 90% ของกระแสสูงสุด เวลา fall time คือเวลาที่ใช้สำหรับให้ I_c ตกจาก 90% จนถึง 10% อีกอย่างหนึ่งคือเวลา delay time บางทีก็รวมอยู่ในเวลา turn off time นี้คือเวลาที่ใช้สำหรับให้ I_c เปลี่ยนจาก 10 % ไปจนถึงระดับของ I_{co} ตามปกติเวลาเหล่านี้จะไม่สำคัญ เนื่องจากทรานซิสเตอร์กำลังอยู่ในช่วง off เมื่อ I_c ตกลงสู่ระดับ 10%

จาก delay chart ทรานซิสเตอร์เบอร์ 2N3904 มีเวลา turn-on และ turn-off ดังนี้

$$\text{Turn-on time} = T_d + T_r = 35 \text{ ns} + 35 \text{ ns} = 70 \text{ ns}$$

$$\text{Turn-off time} = T_s + T_f = 200 \text{ ns} + 50 \text{ ns} = 250 \text{ ns}$$

ในกรณีที่สวิตช์เป็น non-saturation switch จะเป็น reverse.

bias เมื่อสวิตช์ on เพราะฉะนั้นจะไม่มี storage time รวมอยู่ด้วย และเวลา turn-off จะไม่มากกว่าเวลา fall time เท่าใดนัก การที่เวลา turn off รวดเร็วเช่นนี้เป็นข้อได้เปรียบของ non-saturation switch อย่างหนึ่ง ตามรูปแสดงให้เห็นความสัมพันธ์ระหว่าง input และ output voltage เช่นเดียวกับ waveform ของ I_b กับ I_c ดังเห็นในรูป (ผล effect ของ C_1 เมื่อคายประจุขณะสวิตช์ on-off) I_b จะปรากฏเกือบจะทันทีทันใด ที่ V_i ถูกป้อนเข้า กระแส I_b จะปรากฏประมาณเท่ากับ V_i / R_b (ทำให้ $V_{be} = 0$ ในตอนแรก) แรงเคลื่อน output ขณะใดขณะหนึ่งจะขึ้นอยู่กับ I_c ในขณะนั้น ขณะเริ่มต้น V_{ce} มีค่าเท่ากับ $V_{cc} - I_{c0} R_1$ และจะตกลงเป็น 90% ของ V_{cc} เมื่อ I_c เป็น 10% ของ $I_{c(max)}$ ภายหลังจาก T_d ดังรูป (ความสัมพันธ์ของเวลาระหว่างแรงดันกับกระแสในทรานซิสเตอร์สวิตช์) เมื่อ I_c เป็น 90% V_{ce} จะเป็น 10% ในที่สุดจะกลับมามีค่าเท่ากับ $V_{cc(sat)}$ เมื่อ I_c ขึ้นถึงค่าสูงสุด เมื่อ I_b เป็น 0 T_s เกิดก่อน I_c เริ่มลดลงและเมื่อ V_{ce} จะเป็นประมาณ 0.1 ของ V_{cc} อีกเหมือนกัน เมื่อ I_c เป็น 90% ของระดับสูงสุด V_{ce} จะเป็น 0.9 ของ V_{cc} เมื่อ I_c เป็น 10% ผลที่สุด V_{ce} ก็จะกลับมามีค่าเป็น $V_{cc} - I_{c0} R_1$ อีก เมื่อ I_c ตกลงมายังระดับ I_{c0}

5.3 การปรับปรุงเวลาของสวิตช์ (Improving the switching time)

ถ้า base ใต้รับ reverse bias ก่อนสวิตช์ on I_p จะมากกว่าในกรณีเมื่อ V_{be} เป็น 0 ในระยะแรก ทั้งนี้เพราะ input capacitor ของทรานซิสเตอร์ charge เอา reverse voltage ไว้ และจะต้อง discharge ก่อนที่ V_{be} จะเป็นบวกจึงทำให้เวลา turn-on น้อยไป V_{be} น่าจะเป็น 0 หรือมี reverse bias สักเล็กน้อยก็ไต่ก่อนที่สวิตช์จะ on จึงจะลด T_d และ T_r ลงได้ก็จริง แต่ถ้า I_b เกิดมากกว่าค่าต่ำสุดที่ต้องการเพื่อสภาวะอิ่มตัวแล้ว คาปาซิเตอร์ในรอยต่อของเบส จะรับประจุจาก I_b สูงน้อย่างเร็วมาก ทำให้มันลดเวลาของการ turn-on ลงด้วยข้อเสียของวิธีดังกล่าวก็คือ ทำให้ storage time เพิ่มขึ้น เพราะเมื่อทรานซิสเตอร์อยู่ในสภาวะอิ่มตัว กระแส I_c นั้นจะไหลผ่าน collector base junction เมื่อเป็น forward bias จะรุนแรง เวลา turn-off ของทรานซิสเตอร์จะยาวนานออกไป

อีกวิธีหนึ่งที่จะแก้ไขให้เวลา turn-off สั้นลงได้ คือ บ้อน negative input เข้าไปในขณะที่สวิตช์ off ซึ่งจะทำให้มี reverse bias current จะเป็นผลให้ junction capacitor คายประจุออกอย่างรวดเร็ว วิธีนี้เป็นข้อเสียที่ทำให้เวลา turn-on เพิ่มขึ้นเพราะเหตุที่มี reverse bias ปรากฏขึ้นที่ base ของ Emitter-junction.

พูดถึงทางอุคมคคิสาหรับสวิตช์ซึ่งที่มีความไวสูง V_{be} ควรเริ่มที่ 0 และ I_b จะต้องมากตั้งแต่เริ่มต้นเมื่อเปิดสวิตช์ on แต่ก็ควรจะอยู่ตัวที่ค่าต่ำสุด ที่สภาวะอิ่มตัว และเมื่อสวิตช์ off ก็ควรจะ เป็นเช่นเดียวกันคือ มี reverse bias ซึ่งกลับเป็น 0 ด้้อย่างรวดเร็ว ด้วยวิธีดังกล่าวแน่นอน จะได้สภาวะที่ใกล้เคียงกับทางอุคมคคิ โดย การต่อคาปาซิเตอร์นานเข้ากับ R_b เมื่อมี input พัลส์ เข้ามาจะรับประจุ ทันทีเป็น $(V_i - V_{be})$ ดังแสดงในรูป (ผล effect ของ C_1 เมื่อคายประจุขณะสวิตช์ on) กระ แสประจุไหลเข้าสู่เบสของทรานซิสเตอร์ซึ่งจะมีมาก ขณะนี้ก็จะลดลงอย่างรวดเร็วจาก การรับประจุของคาปาซิเตอร์จนเต็มสู่ระดับต่ำสุด ขณะที่สวิตช์ off ตามรูปผล effect ของ C_1 เมื่อคายประจุขณะสวิตช์ off) คาปาซิเตอร์จะคายประจุทำให้มี reverse base current ซึ่งก็จะกลับเป็น 0 ด้้อย่างรวดเร็วเช่นกัน คาปาซิเตอร์ที่นำมาใส่ขนาน กับ R_b นี้เรียกว่า speed up Capacitor.

การปรับปรุงเวลาของสวิตช์ให้เร็วขึ้นใช้การใส่ speed up capacitor จะช่วยลดเวลา T_d และ T_s ด้ด้เช่นเดียวกับ T_r และ T_f ด้อย่างใดก็ตาม ถ้า C มี ขนาดเล็กเกินไป ซึ่งมันจะทำให้เวลารับประจุได้เพียงแค่ delay time แล้วมันจะไม่ effect ด้อย่างเพียงพอแก่ rise time เช่นเดียวกันถ้า C_1 คายประจุหมดเสียก่อน ระหว่างเวลาช่วง storage time มันจะไม่ทำให้เป็นผลด้ขึ้นแก่ fall-time

เมื่อพิจารณาจากวงจรจะเห็นว่ากระแสเบส I_b ที่ settle ด้แล้วหลังจาก คาปาซิเตอร์รับประจุเต็มที่สามารถคำนวณค่าได้โดยอาศัย ค่า V_i, R_b และ R_s ความ สัมพันธ์ของเวลาระหว่าง base current กับ collector ในทรานซิสเตอร์สวิตช์มี $V_{cc} = 12V$ และ $R_i = 3.3K$ ใช้ทรานซิสเตอร์เบอร์ 2N3904 บ้อนสัญญาณ input ที่มี $PW = 5$ microsec และสามารถหาค่าของ V_{ce}

การบ่อนสัญญาณ input เข้าสู่วงจร กับช่วงของ delay time และช่วง turn on time ในการหาเวลาดังแต่ input พัลส์เริ่มจนถึงเวลา เมื่อทรานซิสเตอร์ สวิตช์ off วิชาใช้ทรานซิสเตอร์เบอร์ 2N3903 มี collector current ที่เรียกว่า $I(cex) = 50 \text{ ns}$ ก่อนที่ทรานซิสเตอร์สวิตช์ on

$$\begin{aligned} V_{ce} &= V_{cc} - I(cex) * R_1 \\ &= 12V - (50 \text{ ns} * 3.3k) \\ &= 11.9998 \text{ V.} \end{aligned}$$

ช่วงของการ delay time นั้น สามารถคำนวณได้ดังนี้คือ

$$\begin{aligned} V_{ce} &= V_{cc} - [0.1 * I_c(\max) R_1] \\ &= V_{cc} - 0.1 * (V_{cc} / R_1) * R_1 \\ &= 12 \text{ V} - (0.1 * 12V) \\ &= 10.8 \text{ V.} \end{aligned}$$

ช่วงของ turn-on time ของค่า V_{ce} ในการคำนวณได้ดังนี้.

$$\begin{aligned} V_{ce} &= V_{cc} - 0.9 * (V_{cc} / R_1) * R_1 \\ &= 12V - (0.9 * 12V) \\ &= 1.2 \text{ V} \end{aligned}$$

สำหรับ 2N 3904 $T(\text{off}) = 250 \text{ ns}$. เวลาจาก input เริ่มถึงตอน สวิตช์ off คือ เวลา $PW + T(\text{off})$.

$$\begin{aligned} PW + T(\text{off}) &= 5 \text{ microsec} + 250 \text{ microsec} \\ &= 5.25 \text{ microsec} \end{aligned}$$

$$\begin{aligned} I_b &= (V_i - V_{be}) / (R_s + R_b) \\ &= (5V - 0.7 \text{ V.}) / (1k + 8.2 \text{ k}) \\ &= 0.5 \text{ mA.} \end{aligned}$$

กระแสประจุเริ่มแรกของคาปาซิเตอร์ มีค่าเท่ากับแรงดันของสัญญาณที่บ่อน เข้าสู่วงจร ทหารด้วย R จากต้นกำเนิด (signal source resistance)

$$\begin{aligned}
 I_1 &= (V_i + V_{be}) / R_s \\
 &= (5V - 0.7V) / 1K \\
 &= 4.3 \text{ mA.}
 \end{aligned}$$

จะเห็นได้ว่ากระแส initial charge ของค่าพาซีเตอร์ จะสูงกว่ากระแส dc. ของ I_b เพราะฉะนั้นเราจึงเชื่อว่าวิธีการนี้ ทำให้ความเร็วของการปิด-เปิดของสวิตช์ดีขึ้นแล้ว การที่สวิตช์จะทำงานได้รวดเร็วตามปรารถนานั้น ขึ้นอยู่กับการเลือกค่า C_1 ให้ใหญ่พอที่จะรักษากระแส ที่รับประจุไว้ให้ได้ใกล้เคียงกับระดับสูงสุดคงที่ ของ I_b ระหว่างทรานซิสเตอร์ turn-on time กระแสประจุจะตกลง 10% ในระหว่างเวลา turn on time C_1 รับประจุเพียง 10% ระหว่าง เวลา $0.1R_s C_1$ เท่านั้น เพราะฉะนั้น

$$\begin{aligned}
 T_{on} &= 0.1 R_s * C_1 \\
 C_1 &= T_{on} / 0.1 R_b \\
 T_{on} &= 300 \quad R_s = 1k \\
 C_1 &= 300 \text{ ns} / 0.1 * 1k \\
 &= 3000 \text{ pF}
 \end{aligned}$$

การใช้คาปาซีเตอร์ค่าใหญ่เกินไป ก็ไม่ช่วยให้ดีขึ้นเช่นกัน ดังนั้นถ้าความเร็วของการปิด-เปิดสวิตช์ดีขึ้น 10 เท่า ค่าของ $C_1 = 300 \text{ pF}$ ก็อาจจะมีผลเท่ากับ 3000 pF เพราะว่า เวลา T_{on} ที่คำนวณได้จากที่ผ่านมาน่าจะลดลงจาก 300 ns เป็น 30 ns ดังนั้น C_1 คงต้องคำนวณได้เป็นค่า 300 pF เพื่อให้การปรับปรุง เวลาของสวิตช์เป็นไปตามต้องการ คือให้มีความเร็วของการปิด - เปิดดีขึ้น ทรานซิสเตอร์จะต้องทำงานขั้นต้นให้ได้ศักยภาพที่ความเร็วสูงสุดของมัน และ input พัลส์จะต้องมี rise time น้อยกว่าเวลาที่สวิตช์ทำงานค่าสูงสุดมาก ๆ อีกด้วย

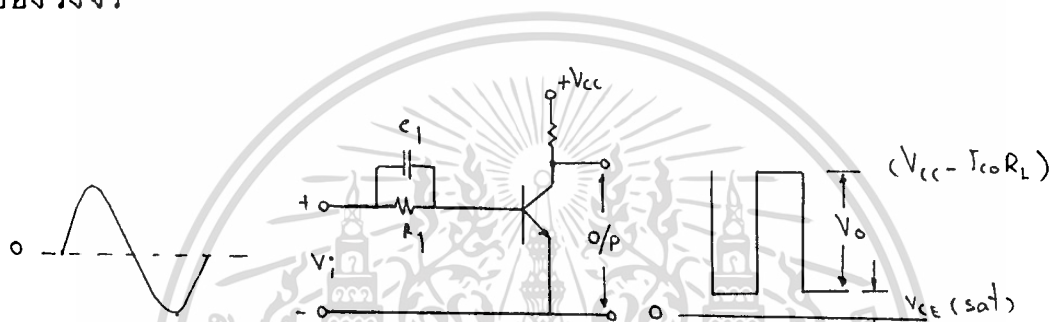
ค่าความจุของ C_1 ควรขึ้นอยู่กับความถี่สูงสุดของสัญญาณ เมื่อทรานซิสเตอร์สวิตช์ off จะคายประจุผ่าน R_b สำหรับการปิด-เปิดสวิตช์ที่ถูกต้อง C_1 ควรคายประจุได้อย่างน้อย 90% ระหว่างช่วงเวลาที่สวิตช์, off และ on ของทรานซิสเตอร์ เวลาที่ต้อง การให้คาปาซีเตอร์กลับมาเป็นสภาวะคายประจุอีกนั้น แนนอนที่จะต้องอ้างถึงเวลา settling time, resolving time หรือ recovery time (T_{re}) ของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แสดงวงจร inverter กับ input เมื่อ input เป็น 0 กระแส collector จะเป็น 0 เพราะฉะนั้นแรงเคลื่อน output จะประมาณเท่ากับ V_{cc} เมื่อ input เป็นบวก ทรานซิสเตอร์จะสวิตช์ไปจนถึงย่านอิ่มตัว แรงเคลื่อน output ขณะนี้เป็น $V_{ce(sat)}$ และเมื่อ input เป็นบวกนี้ output จะเป็นลบสูงสุด และในทางกลับกันด้วย รูปคลื่นของ output จะกลับกันกับคลื่น input จึงเรียกวงจรนี้ว่า วงจรกลับสัญญาณ (Inverter)

วงจรรูป 5.7 (วงจร Inverter กับ wave input) แสดงให้เห็นการทำงานของวงจร



รูปที่ 5.7 วงจร Inverter กับ wave input

inverter ที่มี input เป็น sine wave ถ้า amplitude สูงมากพอที่จะทำ ทรานซิสเตอร์ ทำงานอยู่ในย่าน saturation และย่าน cutoff อย่างรวดเร็วแล้ว สัญญาณ output ก็ จะออกมาในรูปของ square wave บางครั้งเมื่อสัญญาณ input ที่ บ้อนเข้าสู่ วงจร สูงมากเกินขอบเขตจำกัด แรงเคลื่อน reverse voltage ที่ เกิดใน base-emitter junction จะทำลาย junction ภายในได้ ส่วนใหญ่ ทรานซิสเตอร์ ทั่ว ไปจะรับ reverse voltage ได้ไม่เกิน 5V จึงจำเป็นต้องหาทาง บ้องกัน ทรานซิส เตอร์ ด้ยการใส่ diode negative clipper series ไว้ในวงจร ดังรูป 5.8 (แสดงการใช้ไดโอด บ้องกัน วงจรที่มี bias เกินกำหนด) เนื่องจากปกติ ไดโอด สามารถ รับ reverse bias voltage ได้ อย่างน้อย 50 V. เมื่อรวมกับ base-emitter junction voltage ไดโอด คงจะสามารถ ทนทาน ต่อ reverse bias งานวนมากที่ เข้ามาได้ การออกแบบ วงจร inverter ควร เริ่มจากการ เลือก Load resistance (R_L) นอกเสียจากว่า load ได้ถูกกำหนดไว้แล้ว ทั่ว ไป R_L ควรจะมีค่าน้อยกว่า load

ที่เข้าภายนอกของวงจร ทั้งนี้เพื่อให้แน่ใจว่าเมื่อต่อ load ภายนอกเข้าแล้วจะไม่กระทบการทำงานของวงจร อย่างไรก็ตาม R1 ควรมียุคสูงพอที่จะรักษาระดับ I_c ให้อยู่ในอัตราค่าหรือค่าสุด ถ้าวงจรถูกออกแบบให้เป็นไปตามหลักการ ดังกล่าวกระแสที่ต้องการจากแหล่งจ่ายก็จะต่ำ เมื่อกระแสในวงจรต่ำ กำลังสูญเสียภายในตัวอุปกรณ์ในวงจรจะต่ำด้วย การจำกัดกระแส I_c ให้นั้นขึ้นอยู่กับ การเลือกทรานซิสเตอร์มาใช้ เช่นทรานซิสเตอร์เบอร์ 2N3904 เมื่อดูจาก data chart จะเห็นว่า $h_{fe}(\min)$ มีค่าเพียง 40 ที่ $I_c = 0.1\text{mA}$. และ $h_{fe}(\min) = 10$ สำหรับ 2N3904 มี $h_{fe}(\min) = 100$ ที่ I_c เพียง 10 microsec ซึ่งแน่นอนละที่ทรานซิสเตอร์ เบอร์ 2N3904 จะไม่ทำงานที่ I_c ต่ำกว่า 100 mA. มากๆ ขณะที่ 2N390 สามารถทำงานได้ที่ I_c เพียง 10 microsec

ข้อเสียบางประการที่ทรานซิสเตอร์ทำงานด้วยกระแสต่ำมากก็คือ ค่าความต้านทานสูงที่มีอยู่ในวงจรจะทำให้เกิด อาการเหนียวนาคลื่น (Susceptance) ซึ่งจะรับสัญญาณอื่นที่ไม่ต้องการ เข้ามา

ถ้ารู้ค่าของ V_{cc} และ I_c เราสามารถคำนวณ R1 ได้ง่ายขึ้นดังนี้

$$R1 = (V_{cc} - V_{ce(sat)}) / I_c$$

ตามปกติในการคำนวณ ค่าความต้านทานต่างๆ เช่น ค่าที่ได้ออกมามักจะไม่ได้ค่าตรงกับค่ามาตรฐานของ resistance ที่โรงงานสร้างขึ้นและจำหน่าย ดังนั้นเราจำเป็นต้องเลือก ค่าที่ใกล้เคียงของตัวต้านทานจากมาตรฐานมาใช้ สำหรับ R1 ของวงจรควรเลือกใช้ค่าที่สูงกว่าที่คำนวณได้ แรงเคลื่อนตกคร่อม R1 อย่างน้อยควรจะต้องเท่ากับ $V_{cc} - V_{ce(sat)}$ เมื่อทรานซิสเตอร์มีสภาวะอิ่มตัวค่าของ R1 ที่สูงกว่าที่คำนวณได้จะทำให้ทรานซิสเตอร์ เข้าสู่สภาวะอิ่มตัวได้ด้วยกระแส I_c ต่ำ เมื่อการออกแบบวงจรเริ่มจากการเลือกค่า R1 ในสมการที่ผ่านมา จึงต้องนำมาเพื่อหาค่าของกระแสเบสต่ำสุดสำหรับสภาวะอิ่มตัวของทรานซิสเตอร์ต่อไปนี้

$$I_b(\min) = I_c / h_{fe}(\min)$$

ต้องใช้ค่า $h_{fe}(\min)$ เพื่อให้งจรทำงานในสภาวะอิ่มตัว ถ้าเราสามารถเลือกทรานซิสเตอร์ที่เหมาะสมได้จะทำให้งจรไม่มีการสูญเสียมาก ปกติทรานซิสเตอร์

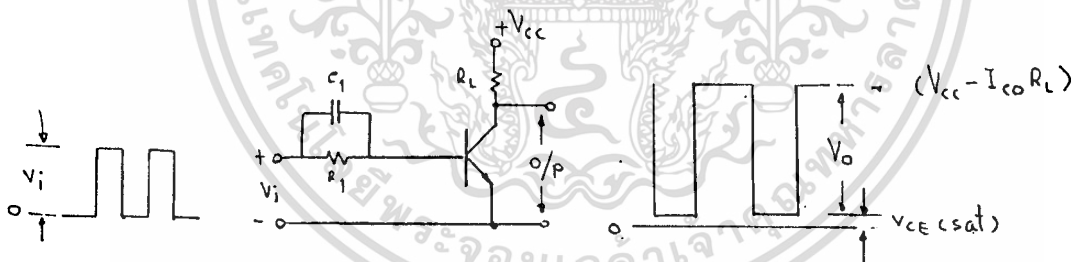
ถ้า V_{be} มากเกินไป จะมี $h_{fe}(\min)$ มากกว่าสำหรับค่า I_b และ I_c ที่กำหนดซึ่งทำให้เป็นค่าที่สูงกว่าที่จำเป็นที่ ทำให้ วงจร เข้าสู่สภาวะอิ่มตัวและ cutoff

$$R_b = (V_i - V_{be}) / I_b (\min)$$

อีกเช่นกันค่า R_b ที่คำนวณได้อาจจะไม่ตรงกับค่าของมาตรฐานต้องเลือกใช้ค่าที่ต่ำกว่าที่คำนวณได้ ทั้งนี้เพราะแรงเคลื่อนที่ตกคร่อม R_b ถูกกำหนดไว้ตายตัว เมื่อต้องเปลี่ยนค่า R_b ไป จึงต้องคำนวณ I_c ใหม่ตามค่าของแรงเคลื่อน $(V_i - V_{be})$ ดังนี้

$$I_b = (V_i - V_{be}) / R_b$$

ถ้า R_b ถูกเลือกให้มีค่ามากกว่าที่คำนวณได้ I_b จะต่ำกว่าค่าที่หาได้ถึงย่านอิ่มตัวทรานซิสเตอร์จึงถึงจุดอิ่มตัวยากขึ้นแต่ถ้า R_b น้อยกว่า I_c ที่คำนวณได้จะมากกว่าซึ่งทำให้ ทรานซิสเตอร์เข้าสู่ย่านอิ่มตัวง่าย การหาค่า speed up capacitor คัดจาก maximum frequency ของสัญญาณ input ดังได้เคยกล่าวไว้แล้ว จากรูป 5.9 (วงจร Inverter กับ pulse input) วิชาใช้ทรานซิสเตอร์เบอร์ 2N3904



รูปที่ 5.9 วงจร Inverter กับ pulse

การบ่อนสัญญาณ input คลื่นจตุรัส -3 V. ให้กระแส $I_c = 1 \text{ mA}$. ที่สภาวะอิ่มตัว.

$$I_c * R_L = V_{cc} - V_{ce}(\text{sat})$$

$$R_L = (V_{cc} - V_{ce}(\text{sat})) / I_c$$

$$= (12 - 0.2) / 1 * 1000$$

$$= 11.8 \text{ k} \text{ (ใช้มาตรฐาน } 12 \text{ k)}$$

$$I_b(\min) = I_c / h_{fe}(\min)$$

จาก data chart 2N3904 มี $h_{fe}(\min) = 70$ ที่ $I_c = 1 \text{ mA}$.

$$I_b(\min) = 1 * 1000 / 70$$

$$= 14.3 \text{ microsec}$$

$$R_b = V_i - V_{be} / I_b$$

$$= 3V - 0.7V / 14.3 \text{ microsec}$$

$$= 160k \text{ (ใช้ค่ามาตรฐาน 150k)}$$

5.4.2 วงจรคาปาซิเตอร์คัปเปิลอินเวอร์เตอร์ (Capacitor-Coupled Inverter Circuit)

บางครั้งทรานซิสเตอร์ก็ต้องการ bias ให้ตัวเองสวิตช์ on จนกว่าจะมีสัญญาณ input เข้ามาจึงจะสวิตช์ off ในกรณีเช่นนี้ จะต้องใช้คาปาซิเตอร์เป็นตัว coupling จะเห็นได้ในวงจรในรูป 5.10 (วงจรคาปาซิเตอร์ coupled inverter ใช้ npn ทรานซิสเตอร์ ปกติสวิตช์ที่ on อยู่ก่อน) Bias resistor R_b เป็นตัวบ่อนกระแสเบสจากแหล่งจ่ายเพื่อให้ทรานซิสเตอร์ถึงจุด saturation คาปาซิเตอร์ C_a จะ couple สัญญาณ input ไปยังเบสของทรานซิสเตอร์ เมื่อสัญญาณเข้าปลด bias ในเบสให้ต่ำกว่าแรงเคลื่อนของ emitter ทรานซิสเตอร์จะสวิตช์ off ค่าของ C_c คำนวณได้จากค่าของ amplitude และ pulse width เพื่อประหยัคขนาด ของรูปร่างและการรับประจุอย่างรวดเร็วของคาปาซิเตอร์ จึงควรเลือกตัวที่เล็กที่สุดที่สามารถทำงานตามกำหนดได้

จงพิจารณารูปคลื่นของแรงดันในรูป 5.10 (วงจรคาปาซิเตอร์ coupled inverter ใช้ npn ทรานซิสเตอร์ ปกติจะสวิตช์ on อยู่ก่อน) ตามปกติวงจร input จะมีศักย์เป็นระดับเดียวกับ ground ก่อนจะมีสัญญาณ input เข้ามาที่ขา base ของทรานซิสเตอร์จะมี bias เป็น V_{be} ดังจะเห็นในรูป diagram ของรูปคลื่นเมื่อ amplitude ของ input pulse เข้ามาแรงเคลื่อนที่ base ของทรานซิสเตอร์จะ เป็น $(V_i - V_{be})$ แล้วทรานซิสเตอร์ก็จะสวิตช์ off และคาปาซิเตอร์จะเริ่มรับ ประจุหม้มันที่ทันตาผ่าน R_b ดังนั้น negative pulse ที่ปรากฏที่ base จะเกิดไม่มากนักจนถึง

ระดับ V_b ที่อยู่เหนือ ground ไม่เช่นนั้นทรานซิสเตอร์จะสวิตช์ on เสียก่อนที่สัญญาณพัลส์จะสิ้นสุด กระแสประจุคาปาซิเตอร์มีค่าเกือบจะคงที่ และพอจะคำนวณค่าได้โดยหาร แรงเคลื่อนตกคร่อม R_b ด้วย R_b ดังนี้

$$C = I_t / V$$

จากรูป วงจร Capacitor couple inverter มี input pulse - dv. และ pulsewidth = 1 ms. มี $V_{cc} = 10V$. ที่ $I_c = 10 \text{ mA}$ ใช้ทรานซิสเตอร์เบอร์ 2N3904 ออกแบบวงจรที่เหมาะสม

$$\begin{aligned} R_1 &= V_{cc} - V_{ce(sat)} / I_c \\ &= 10 \text{ V.} - 0.2 \text{ V.} / 10 \text{ mA.} \\ &= 980 \quad \text{ใช้ค่าตามมาตรฐาน 1 k} \end{aligned}$$

จาก data chart 2N3904 มี $h_{fe}(\text{min}) = 100$ ที่ $I_c = 10\text{mA}$.

$$\begin{aligned} I_{b(\text{min})} &= I_c / h_{fe}(\text{min}) \\ &= 10 \text{ mA} / 100 \\ &= 100 \text{ microsec} \end{aligned}$$

$$\begin{aligned} R_b &= V_{cc} - V_{be} / I_{b(\text{min})} \\ &= 10V - 0.7 / 100 \text{ microsec} \\ &= 93k \quad (\text{ใช้ค่ามาตรฐาน 82k}) \end{aligned}$$

$$\begin{aligned} V &= V_i - V_{be} - 0.5V \\ &= 4V - 0.7 - 0.5 \\ &= 2.8 \text{ V.} \end{aligned}$$

Capacitor charging current

$$\begin{aligned} I &= V_{cc} - V_i / R_b \\ &= 10V - (-4V) / 82 \text{ k} \\ &= 0.17 \text{ mA.} \\ &= I(xt) / V = 0.17 \text{ mA} * 1\text{ms.} / 2.8 \text{ V.} \\ &= 0.06 \text{ F (standard value)} \end{aligned}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ถึงแม้ว่าการคำนวณหาค่าของ C_c ในตัวอย่างที่กล่าวมาแล้วจะให้ input pulse ที่เป็นความจริง amplitude ของพัลส์อาจจะไม่เป็นลบ กับระดับเริ่มแรกใดก็ได้ เช่น ตัวอย่างพัลส์ อาจจะเป็นจาก +8V ถึง +4V และคงมีผลเช่นเดียวกันในวงจร inverter กับเมื่อพัลส์เป็นลบ ในการคำนวณค่าของ C_c นี้จะทำเช่นเดียวกันกับในตัวอย่างที่แล้ว

วงจรในรูป 5.11 (วงจรปกติ on คาปาซิเตอร์ couple inverter ใช้ pnp transistor) คล้ายคลึงวงจรในรูป (วงจรคาปาซิเตอร์ coupled inverter ใช้ npn ทรานซิสเตอร์ปกติ จะสวิตช์ on อยู่ก่อน) แต่เปลี่ยนทรานซิสเตอร์จาก npn ไปเป็น pnp เพราะฉะนั้นแรงเคลื่อนในวงจรจึง เปลี่ยนเป็นขั้วตรงกับขั้วทั้งหมดสำหรับรับวงจรที่ใช้ pnp ทรานซิสเตอร์นี้จะทำให้สวิตช์ off ต้องบ่อนสัญญาณ input+ เข้าไปและแรงเคลื่อนที่ base ควรจะเป็น + จนตลอดถึงปลายของ pulse width ขึ้นตอนของการออกแบบคง เป็นไปตามวิธีการที่ผ่านมาในวงจรแบบ npn Inverter นั้นเอง

ในการเปลี่ยนแปลงวงจรตามรูป 5.10 (วงจรคาปาซิเตอร์ coupled inverter ใช้ npn ทรานซิสเตอร์ ปกติจะสวิตช์ on อยู่ก่อน) ซึ่งเป็น normally "off" มาเป็นวงจรหมัดรูป 5.12 (วงจร capacitor couple ปกติ off) ซึ่ง R_b จะต่ออยู่ระหว่าง base กับ emitter เช่นนี้ จะทำให้ V_{be} เป็น 0 จนกระทั่งมี input pulse บวกเข้ามาเมื่อไม่มี input เข้ากระแสที่จะไหลผ่าน R_b จะเป็น reverse saturation current I_{co} แรงเคลื่อนตกคร่อม R_b จะต้องไม่สูงมากจนบางส่วนเป็น forward bias ให้กับ base-emitter junction มิฉะนั้นอาจทำให้กระแส I_c ไหลได้ เมื่อมีกระแส I_c สูงสุดไหลซึ่งจะเป็นประมาณ 10 microsec ขณะที่มอดูเลทที่ห้องสูงสุดและ $V_{eb} = 0.1$ V. ค่าโดยทั่วไปสำหรับ R_e คือค่าที่ได้จาก 0.1 V/10 microsec ค่าใดที่ต่ำกว่า 22 k คือว่าเป็นค่าที่ใช้ได้ดีสำหรับวงจรนี้ อย่างไรก็ตามน้อยกว่า 1k ไม่ควรใช้มันอาจจะ load สัญญาณ input

ในวงจรของคาปาซิเตอร์ จะเริ่มรับประจุเมื่อสัญญาณ เริ่มจาก 0 ผ่าน Signal source resistor กระแสประจุจะไหลผ่าน R_b และเบสของทรานซิสเตอร์ กระแสนี้จะเริ่มที่ $I_c = (V_i - V_{be}) / R_s$ และแล้วก็หยุดเมื่อ C_c รับประจุเต็มเวลา

ตอนปลายของทรานซิสเตอร์ เพื่อทรงตัวอยู่ในสภาวะอิ่มตัว

5.4.3 วงจร Capacitive couple inverter ปกติ off อีกแบบหนึ่ง

ดังรูป 5.13 (วงจร normally off inverter) เบสของทรานซิสเตอร์ได้รับ bias เป็น $-V_{bb}$ ดังนั้น base-emitter junction เป็น reverse bias คาปาซิเตอร์ C_c ขณะนี้จะประจุเริ่มแรก $E_o = V_{bb}$ มีขั้วคงแสดงานรูป (วงจร normally off inverter) เมื่อ input เข้ามาเป็นบวก V_i แรงเคลื่อนที่ base ของทรานซิสเตอร์เป็นดังนี้

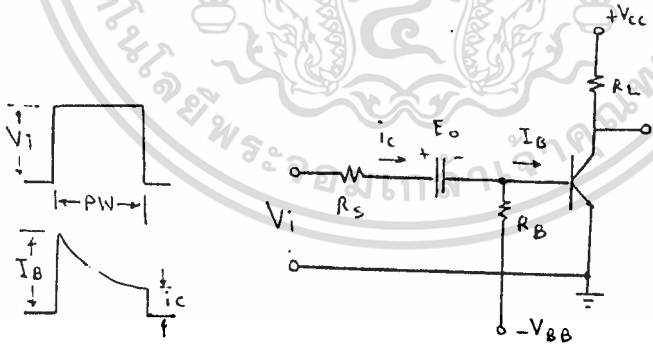
$$V_b = V_i - I R_s - E_o$$

ลักษณะนี้ทรานซิสเตอร์จะไม่สวิตช์ on ถ้า V_i ไม่สูงกว่า $(I R_s + E_o)$ เมื่อทรานซิสเตอร์สวิตช์ on เบสจะมีแรงเคลื่อนเป็น $+V_{bb}$ เทียบ ground กระแสที่ไหลผ่าน R_b คือ

$$I_{rb} = (V_{be} - V_{bb}) / R_b$$

วงจร normally off inverter ที่มี bias กระแสเบสต่ำสุดของทรานซิสเตอร์จะเป็นดังนี้

$$I_{b(min)} = I_c / h_{fe(min)}$$

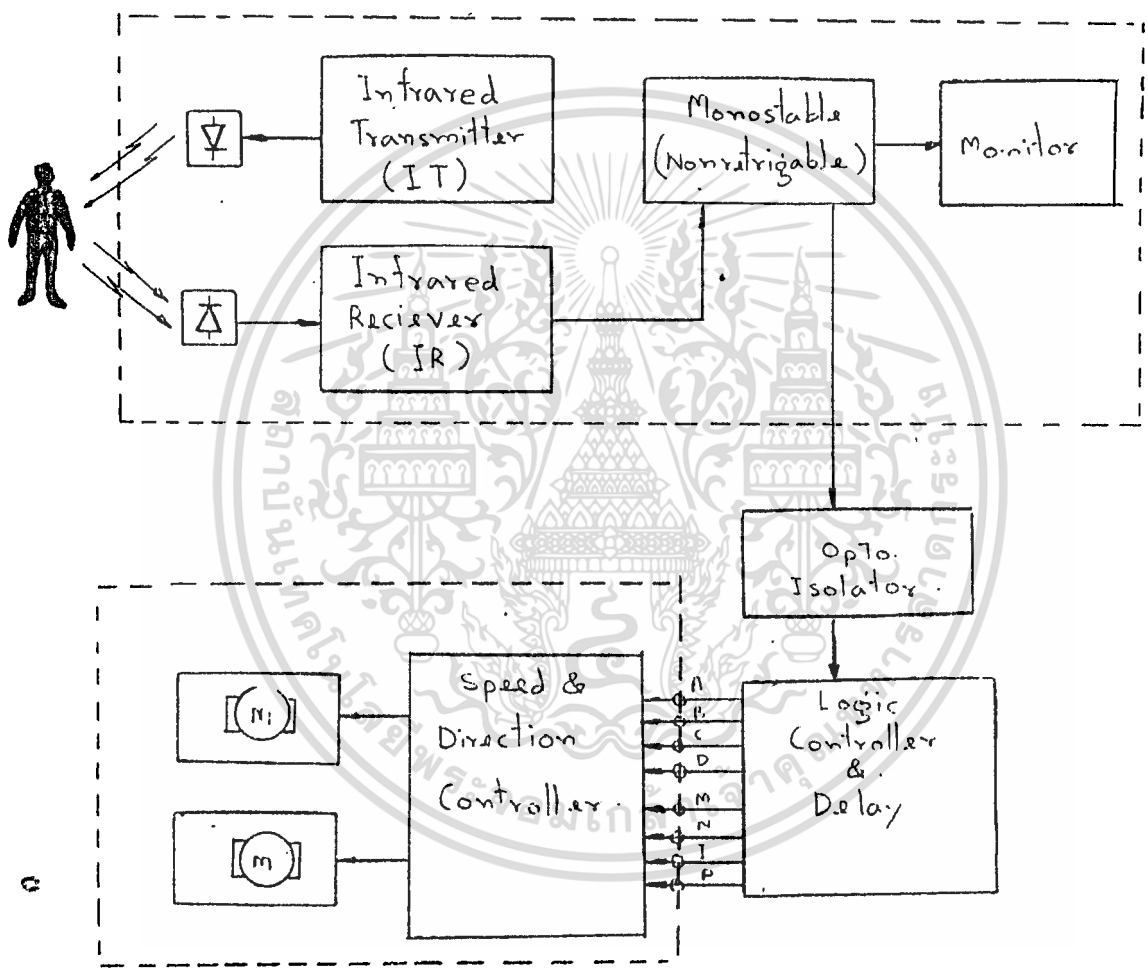


บทที่ 6

โครงสร้างและวิธีการออกแบบ

6.1 โครงสร้างของระบบ

ระบบประตูอัตโนมัติ สำหรับการออกแบบนี้ มีแผนผังการทำงาน ของระบบ (Block Diagram) ดังรูปที่ 6.1



รูปที่ 6.1 แผนผังการทำงานของระบบ (Block Diagram)

การทำงานเริ่มด้วยส่งสัญญาณอินฟราเรด (Infrared Transmitter) ในลักษณะพัลส์โค้ดมอด (Pulre Code Mod) วิทยุเอาความถี่ 1KHz มอดดูเลขัน.

ความถี่คลื่นพา(Carrier)ประมาณ 35 KHz ส่งสัญญาณไปคลุมพื้นที่ที่ต้องการตรวจสอบ ความต้องการของการใช้ประตูเมื่อมีผู้ใดต้องการ เดินผ่านประตู เพื่อจะเดินเข้าไปในพื้นที่นี้ คลื่นสัญญาณอินฟราเรดจะสะท้อนจากผู้นั้นไปยังภาครับสัญญาณอินฟราเรด(Infrared Reciever) ที่เอาท์พุทของภาครับสัญญาณอินฟราเรด จะให้สัญญาณพัลส์ประมาณ 1KHz ซึ่งจะเข้าไปภาครีโมทคอนโทรลเลอร์ (Monostable Nonretrigable) ภาคนี้นี้เราจะได้อเอาท์พุท 2 ส่วน ส่วนแรกเป็นตัวแสดงมอนิเตอร์ (Monitor) เพื่อบอกให้ทราบว่า ภาครับสัญญาณอินฟราเรดรับสัญญาณจากภาคส่งได้ ส่วนที่สองจากส่งไปยัง ออปติคัล ไอโซเลเตอร์(Opto Isolator) เพื่อเป็นตัวเชื่อมระหว่างภาครับสัญญาณอินฟราเรดกับ ภาคลอจิก คอนโทรลเลอร์และดีเลย์ (Logic Controller & Delay)

ภาคลอจิก คอนโทรลเลอร์และดีเลย์ (Logic Controller & Delay)เป็นวงจรรับสัญญาณเอาท์พุทจาก ออปติคัล ไอโซเลเตอร์(opto isolator)และสัญญาณจากสวิทช์ที่ติดตามประตู เอาท์พุทของภาคลอจิก คอนโทรลเลอร์และดีเลย์ จะเป็นสัญญาณตามคำสั่ง (Command Signal)ให้แก่ภาคควบคุมความเร็ว และทิศทาง(Speed & Dierction Controller)

6.2 การออกแบบ

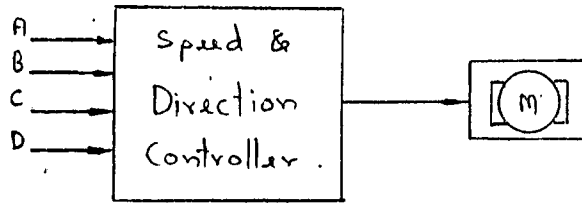
ในการออกแบบวงจรจะพิจารณา ประตูบานเดียว ส่วนอีก 1 บานการออกแบบเหมือนเดิม

การออกแบบจะเริ่มต้นด้วยการพิจารณาความต้องการในการทำงานของประตู ได้แก่

1. ประตูหยุดนิ่งอยู่กับที่
2. ประตูปิดช้าก่อนปิดสุด
3. ประตูเปิดเร็วช่วง เริ่มต้นของการเปิด
4. ประตูเปิดช้าก่อนเปิดสุด
5. ประตู ปิดเร็วช่วง เริ่มต้นของการเปิด

ในการเกิดความต้องการทั้ง 5 อย่างนี้ จะอาศัยการทำงานของมอเตอร์ โดช มีภาคการควบคุมความเร็วและทิศทาง (speed & direction controller) ดังรูป

ที่ 6.2 และตารางตรรกที่ 6.1 (Truth table) ของส่วนควบคุมมอเตอร์ 1 ตัว



รูปที่ 6.2 แผนผังวงจรควบคุมความเร็วและทิศทาง สำหรับมอเตอร์ 1 ตัว

เปิด		ปิด		สภาวะประตู่
เร็ว	ช้า	เร็ว	ช้า	
A	B	C	D	
0	0	0	0	หยุด (เปิด , ปิด)
0	0	0	1	ปิดช้า
0	0	1	0	เปิดเร็ว
0	0	1	1	-
0	1	0	0	เปิดช้า
0	1	0	1	-
0	1	1	0	-
0	1	1	1	-
1	0	0	0	เปิดเร็ว
1	0	0	1	-
1	0	1	0	-
1	0	1	1	-
1	1	0	0	-
1	1	0	1	-
1	1	1	0	-
1	1	1	1	-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางตรรก ที่ 6.1 (Truth table) ของส่วนควบคุมมอเตอร์ 1 ตัว

จากตารางตรรกที่ 6.1 (Truth table) ของส่วนการควบคุมมอเตอร์ 1 ตัว ถ้าเราเอาเฉพาะเอาท์พุทที่ต้องการมาเขียนใหม่ จะได้

เปิด		ปิด		สภาวะประค
เร็ว	ช้า	เร็ว	ช้า	
A	B	C	D	
0	0	0	0	หยุด (เปิด,ปิด)
0	0	0	1	ปิดช้า
0	1	1	0	ปิดเร็ว
0	1	0	0	เปิดช้า
1	0	0	0	เปิดเร็ว

ตารางตรรกที่ 6.2 Truth table (ใหม่)

จากลักษณะของตารางตรรก สามารถนำเอาวงจรอินเวอร์เตอร์ ชนิด 1 เฟส ที่ใช้แหล่งจ่ายไฟกระแสตรงที่มีจุดกึ่งกลาง (Single phase Centre-tapped Supply Inverter) และรูปที่ 6.4 แสดงไทม์มิ่ง ไดอะแกรม (Timing Diagram)

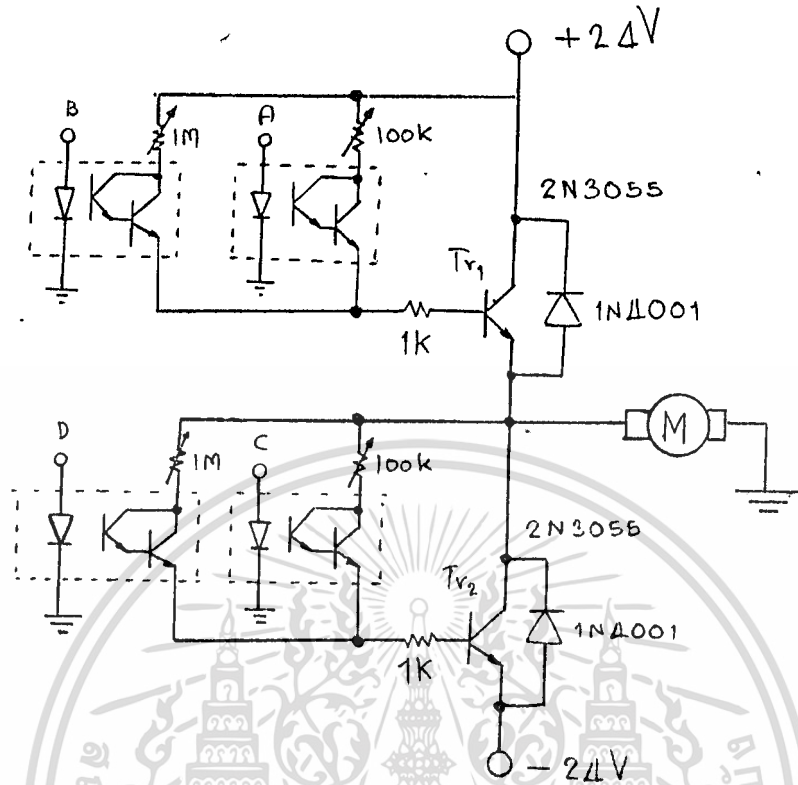
การทำงานของวงจรอินเวอร์เตอร์ชนิด 1 เฟส ที่ใช้แหล่งจ่ายไฟกระแสตรงที่มีจุดกึ่งกลาง (Single phase Center tapped Supply Inverter) โดยมีสภาวะการทำงานดังนี้

กรณีที่ 1 ประคหยุดนิ่ง

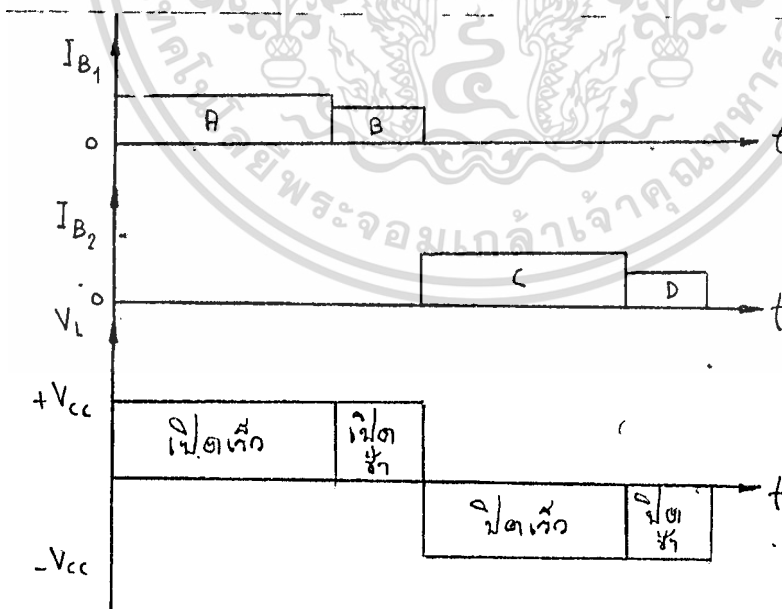
ค่าอินพุท A, B, C, D มีค่าเท่ากับศูนย์ ทำให้ไม่มีกระแส I_b บ้อนเข้า Tr1, Tr2 ทำให้ Tr1, Tr2 คัดออก (cut off) ทำให้ไม่มีกระแสไหลผ่านมอเตอร์

กรณีที่ 2 ประคเปิดช้า

ค่าอินพุท D เท่ากับ 1 ทำให้มีกระแส I_b บ้อน Tr2 ขณะนี้ได้ Tr1 คัดออก Tr2 ออน (on) ทำให้มีกระแสไหลผ่านมอเตอร์ ทำให้มอเตอร์หมุนในลักษณะปิด



รูปที่ 6.3 Single phase Centre tapped Supply Inverter



รูปที่ 6.4 ทัมมิ่ง าดอะแกรม (Timing Diagram)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กรณีที่ 3 ประตูเปิดเร็ว

ค่าอินพุต C เท่ากับ 1 ทำให้กระแส Ib บ้อน Tr2 มีค่ามากกว่ากรณีที่ 2 มอเตอร์ หมุนในลักษณะบิดด้วยความเร็วกว่า

กรณีที่ 4 ประตูเปิดช้า

ค่าอินพุต B เท่ากับ 1 ทำให้มีกระแส Ib บ้อน Tr1 ขณะนี้ได้ Tr2 คัดออก Tr1 อ่อนทำให้มีกระแสไหลผ่านมอเตอร์ ทำให้มอเตอร์หมุนในลักษณะเปิด

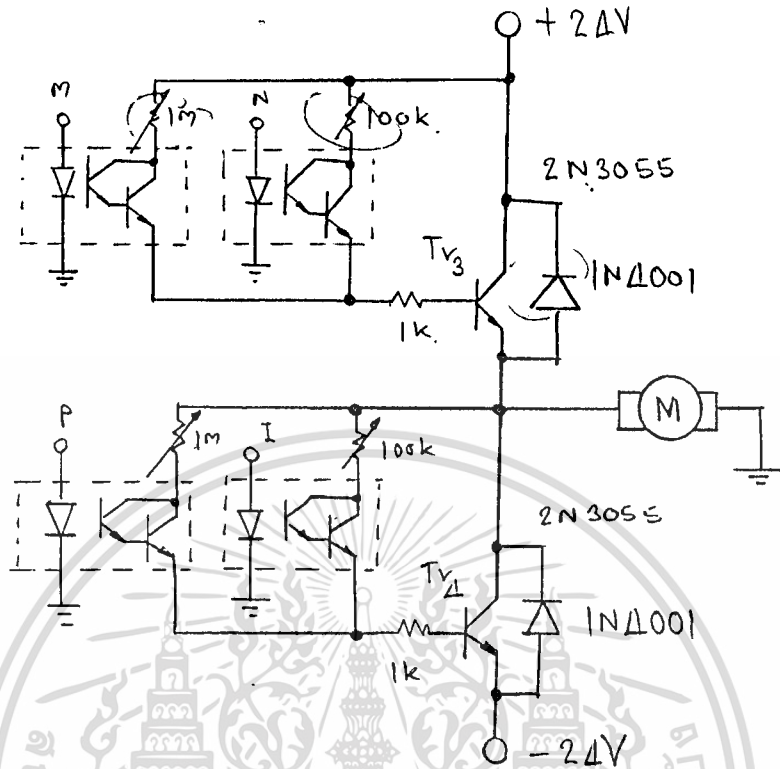
กรณีที่ 5 ประตูเปิดเร็ว

ค่าอินพุต A เท่ากับ 1 ทำให้มีกระแส Ib บ้อน Tr1 มีค่ามากกว่า กรณีที่ 4 มอเตอร์หมุนในลักษณะเปิดด้วยความเร็วกว่า

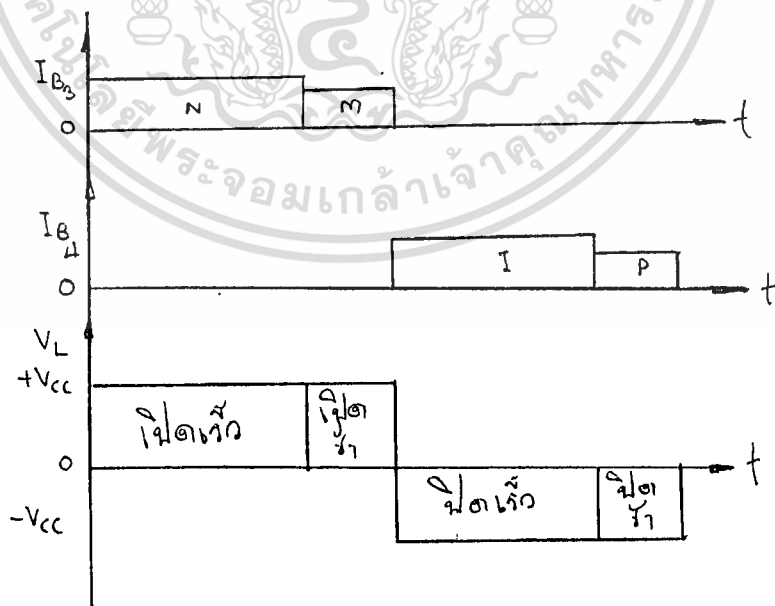
สำหรับประตูอีกบาน จะได้ลักษณะแผนผังของวงจรอินเวอร์เตอร์ชนิด 1 เฟส ที่ใช้แหล่งจ่ายไฟกระแสตรง ที่มีจุดกึ่งกลาง (Single phase Center tapped Supply Inverter) ดังรูปที่ 6.5 ตารางตรรกที่ 6.2(truth table) และวงจร ควบคุมมิ่ง ควบคุมแกรม(Timing Diagram)

เปิด		ปิด		สภาวะประตู
เร็ว	ช้า	เร็ว	ช้า	
A	B	C	D	
0	0	0	0	หยุด (เปิด, ปิด)
0	0	0	1	ปิดช้า
0	0	1	0	ปิดเร็ว
0	1	0	0	เปิดช้า
1	0	0	0	เปิดเร็ว

ตารางตรรกที่ 6.2 Truth table



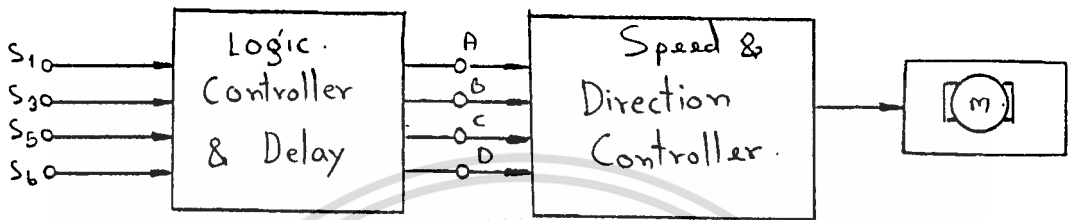
รูปที่ 6.5 Single - phase Centre - Tapped Supply Inverter



รูปที่ 6.6 ธีมมิ่ง โคอะแกรม

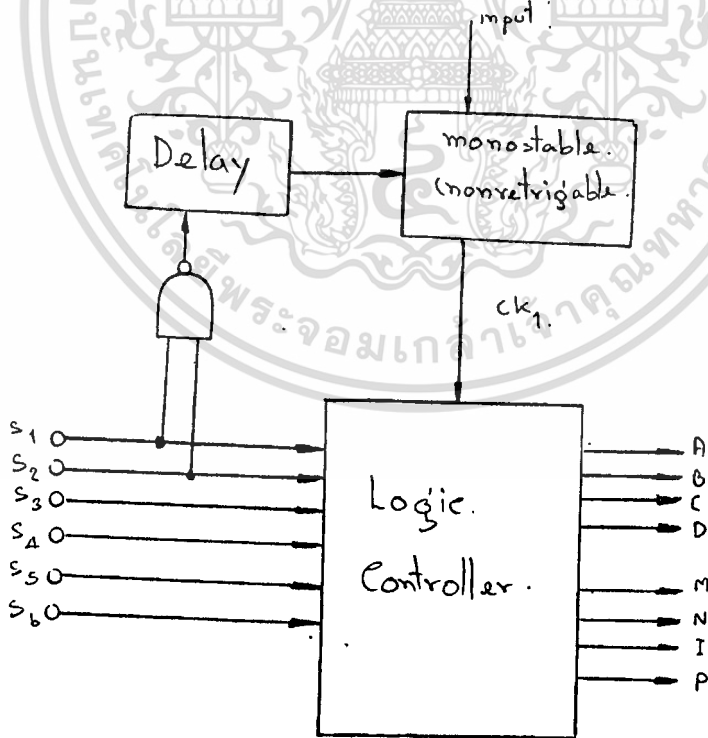
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นว่าค่าอินพุทของวงจรควบคุมความเร็ว และทิศทาง (Speed & Direction Controller) ค่าสัญญาณเอาต์พุทของ ไลจิก คอนโทรลและดีเลย์ (Logic Controller & Delay) ดังรูป 6.7



รูปที่ 6.7 แสดงการเชื่อมต่อวงจร

ในการออกแบบในส่วนของไลจิก คอนโทรลและดีเลย์ (Logic Controller & Delay) ประกอบด้วย แผนผังดังรูปที่ 6.8



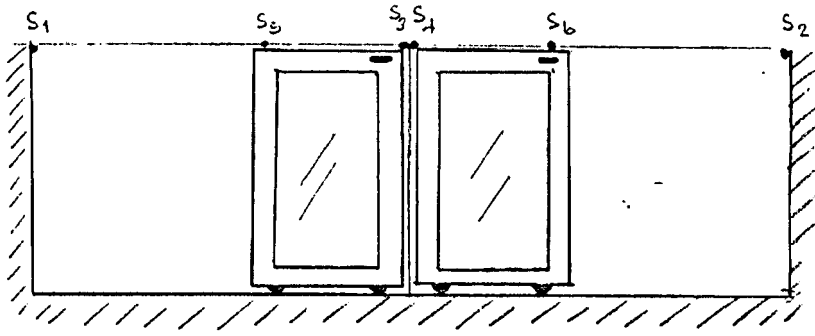
รูปที่ 6.8 แผนผังของไลจิกคอนโทรลและดีเลย์ (Logic Controller & Delay)

การทำงานของแผนผังลอจิก คอนโทรลและดีเลย์ พอดิบายได้ดังนี้

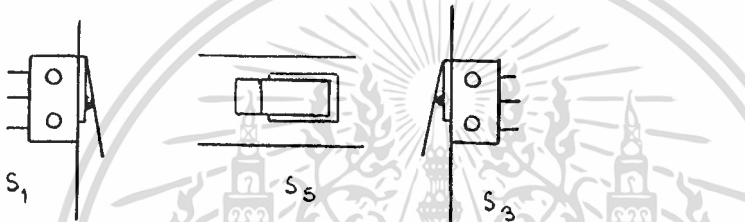
จากแผนผังของลอจิก คอนโทรลและดีเลย์ (Logic Controller & Delay) จะประกอบด้วยสัญญาณอินพุต S1 ถึง S6 ซึ่งเกิดจากการทำงานของไมโครสวิตช์ และสัญญาณอินพุต ck1 จากการทำงานของรีโมทคอนโทรล โดยที่คาบเวลาของพัลส์ จะมีค่ามากกว่าคาบเวลาของการเปิดประตูอยู่ที่ประตูทั้ง 2 บานเปิดเต็มที่แล้วจะมีสัญญาณจากสวิตช์ S1, S2 ไปเข้าวงจรดีเลย์ (Delay) เพื่อเริ่มการหน่วงเวลา เอาท์พุทของวงจรดีเลย์ เป็นสัญญาณรีเซ็ต (reset) ให้กับวงจรรีโมทคอนโทรล นอนรีทริก เอเบิ้ล 1 ให้เอาท์พุทมีค่าเป็น 0

ตำแหน่งของไมโครสวิตช์ ดังแสดงในรูปที่ 6.9

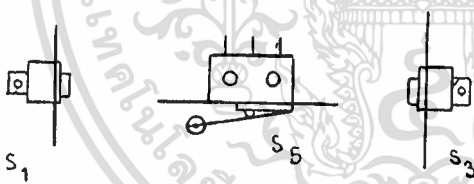




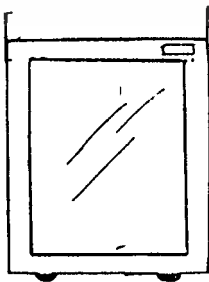
รูปที่ 6.9 ก ตำแหน่งสวิตช์ที่ประตู



รูปที่ 6.9 ข แสดงการมองลักษณะสวิตช์ด้านหน้า



รูปที่ 6.9 ค แสดงการมองลักษณะสวิตช์ด้านหลัง



รูปที่ 6.9 ง แสดงการมองประตูด้านหน้า และด้านหลัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากวิธีการคิดตั้งสวิตช์และลักษณะของประตู ทำให้เราสามารถเขียนตาราง

ตรรกที่ 6.3 ของสวิตช์ที่ประตู ได้ดังนี้

หยุดขณะ		ลดความเร็วก่อน		สภาวะประตู
เปิด	ปิด	เปิด	ปิด	
S1	S2	S3	S4	
0	0	0	0	หยุด (เปิด, ปิด)
0	0	0	1	หยุดตอนปิดสุด
0	0	1	0	หยุดตอนเปิดสุด
0	0	1	1	-
0	1	0	0	-
0	1	0	1	-
0	1	1	0	-
0	1	1	1	-
1	0	0	0	-
1	0	0	1	-
1	0	1	0	-
1	0	1	1	-
1	1	0	0	เข้า (เปิด, ปิด)
1	1	0	1	ลดความเร็วเข้าก่อนปิดสุด
1	1	1	0	ลดความเร็วเข้าก่อนเปิดสุด
1	1	1	1	-

รูปที่ 6.4 ตารางตรรก (Truth table) ของสวิตช์ที่ประตู

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากตารางตรรกของสวิตช์ที่ประตู เฉพาะกรณีที่ใช้งาน จะได้ดังรูปที่ 6.5

หยุดคอน		ลดความเร็วก่อน		ลักษณะการเคลื่อนที่ของประตู
เปิด	ปิด	เปิด	ปิด	
S1	S2	S3	S4	
0	0	0	1	หยุดคอนปิดสุด
0	0	1	0	หยุดคอนเปิดสุด
1	1	0	0	เร็ว (เปิด, ปิด)
1	1	0	1	ลดความเร็วก่อนปิดสุด
1	1	1	0	ลดความเร็วก่อนเปิดสุด

ตารางที่ 6.5 ตรรก (Truth table) ของสวิตช์ที่ประตูด้านซ้าย

หยุดคอน		ลดความเร็วก่อน		ลักษณะการเคลื่อนที่ของประตู
เปิด	ปิด	เปิด	ปิด	
S2	S4	S5	S6	
0	0	0	1	หยุดคอนปิดสุด
0	0	1	0	หยุดคอนเปิดสุด
1	1	0	0	เร็ว (เปิด, ปิด)
1	1	0	1	ลดความเร็วก่อนปิดสุด
1	1	1	0	ลดความเร็วก่อนเปิดสุด

ตารางที่ 8.6 ตรรก (Truth table) ของสวิตช์ด้านขวา

จากแผนผังของลอจิกคอนโทรล และดีเลย์ (Logic Contreoller & Delay) นอกจากสัญญาณอินพุตจากสวิตช์ S1 ถึง S6 แล้วยังมีสัญญาณ ck1 จากวงจร รีโมทสแต็บิ้ลอีก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อกำหนดให้ ck1

ck1 มีค่าเท่ากับ 1. ประตุมิติสทางการเปิด

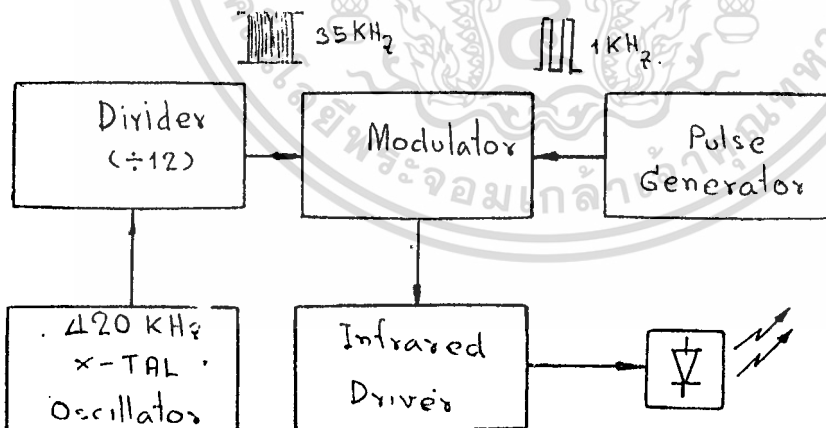
ck1 มีค่าเท่ากับ 0 ประตุมิติสทางการปิด

จากข้อมูลนี้ ที่ทำให้สามารถเขียนวงจรการทำงานตามสภาวะต่าง ๆ ให้เกิดขึ้นได้ โดยดูจากตารางตรรกของสวิทช์ที่ประตูและค่าสัญญาณ ck1 ดังรูปที่ 6.10

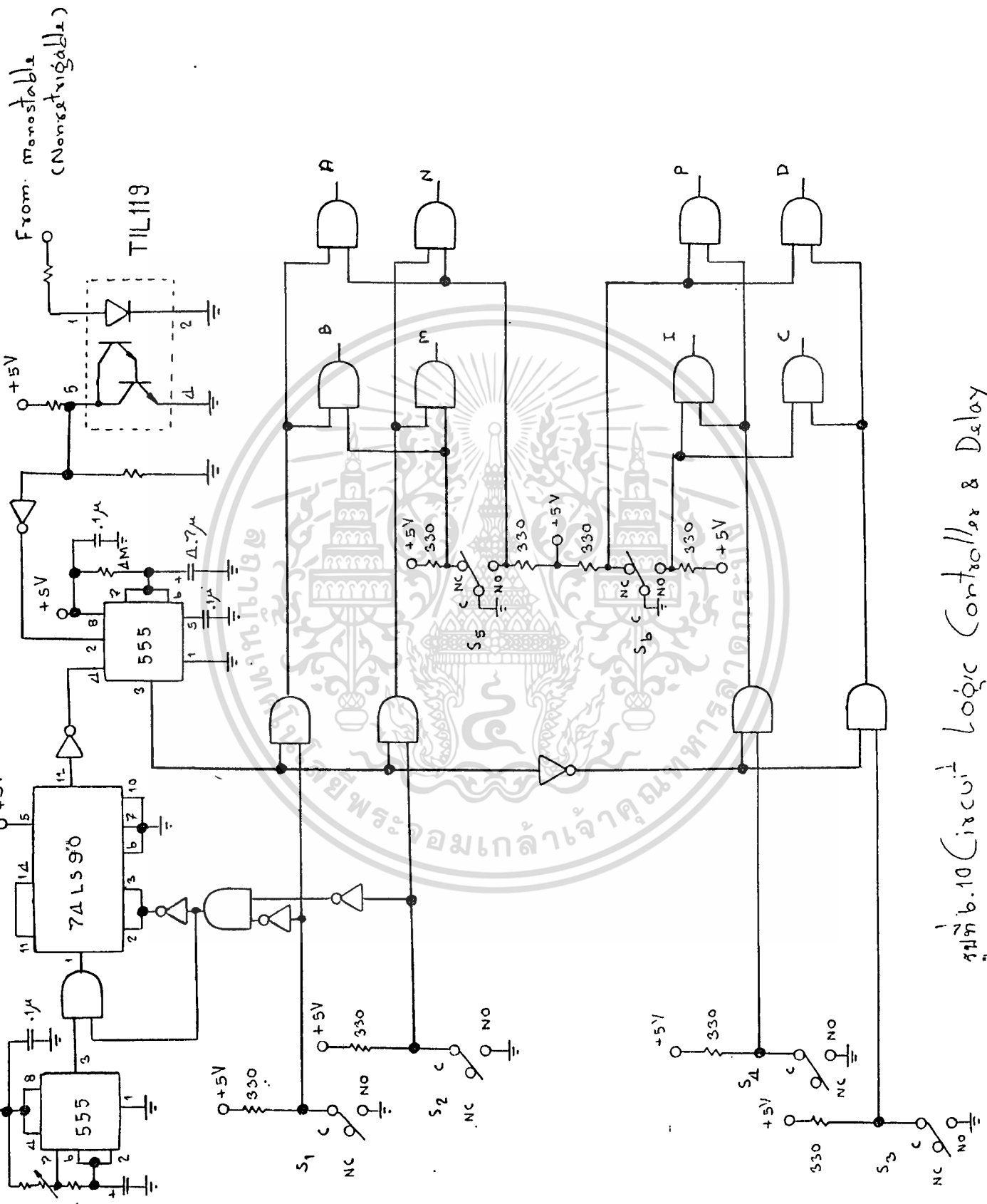
จากวงจรที่เห็นได้ว่าวงจรสร้างสัญญาณck1 เป็นวงจรIC 555 monostable แบบนอนรีทริกเอเบิล ในการออกแบบจะให้ค่าเวลาของ ความกว้างพัลส์(PW) มีค่ามากกว่าเวลาที่ใช้ในการเปิดประตู

สำหรับวงจรดีเลย์(Delay)จะเริ่มทำงานเมื่อสวิทช์ S1,S2 มีค่าเท่ากับศูนย์ (สภาวะประตูทั้ง 2 บานเปิดสุด) อุปกรณ์สำคัญที่ได้คือ IC เบอร์ 74LS90 จากวงจรจะต่อในลักษณะของวงจรหารสิบ

ในขณะนี้เราสามารถสร้างจากภาควงจรควบคุมความเร็วและทิศทาง(Speed Direction Controller) กับภาคลอจิก คอนโทรลและดีเลย์(Logic Controller & Delay)ได้แล้ว ในช่วงต่อไปนี้เป็นการศึกษาการสร้างวงจร ภาคส่งสัญญาณอินฟราเรด กับ ภาครับสัญญาณอินฟราเรด และวงจรเชื่อมต่อกันระหว่าง ภาครับสัญญาณอินฟราเรด กับ วงจรลอจิก คอนโทรลและดีเลย์(Logic Controller & Delay)

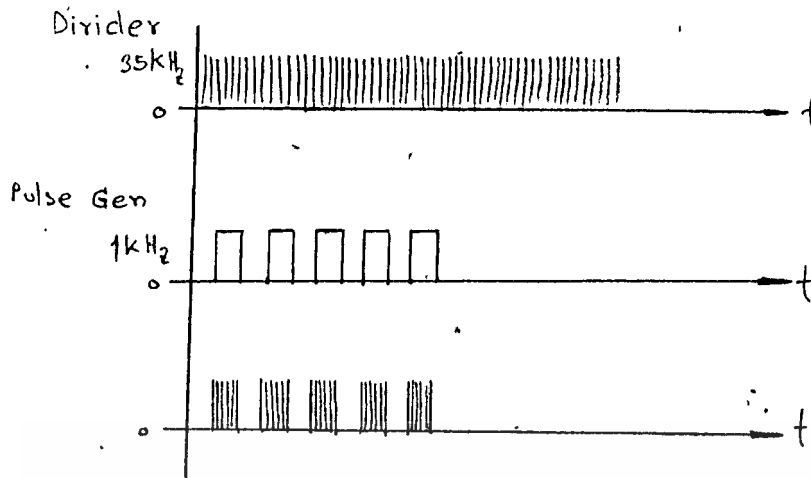


รูปที่ 6.11 แสดงแผนผังการทำงานของภาคส่งสัญญาณอินฟราเรด



รูปที่ 6.10 Circuit Logic Controller & Delay

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 6.12 ไทม์มิ่ง โคอะแกรม ของภาคส่งสัญญาณอินฟราเรด

จากรูปที่ 6.11 เห็นได้ว่ามีวงจรผลิตความถี่อยู่ 2 ส่วน ได้แก่

1. วงจรผลิตความถี่ 35 kHz เป็นความถี่คลื่นพา (Carrier) โดยอาศัยตัว X-Tal เป็นตัวผลิตความถี่ 420 kHz แล้วผ่านเข้าวงจรหาร 12 เพื่อให้ได้ความถี่ 35 kHz
2. วงจรผลิตความถี่ประมาณ 1 kHz เป็นสัญญาณข้อมูล

ทั้งสองความถี่นี้จะถูกมอดูเลเตอร์ (Modulator) ลักษณะแบบพัลส์ วิตซ์ มอด

(pulse code mod) เพื่อให้ได้สัญญาณที่แรงขึ้นก่อนส่งไปให้ LED ชนิดอินฟราเรดจะเข้า วงจรอินฟราเรดไดรเวอร์ก่อน (Infrared Driver)

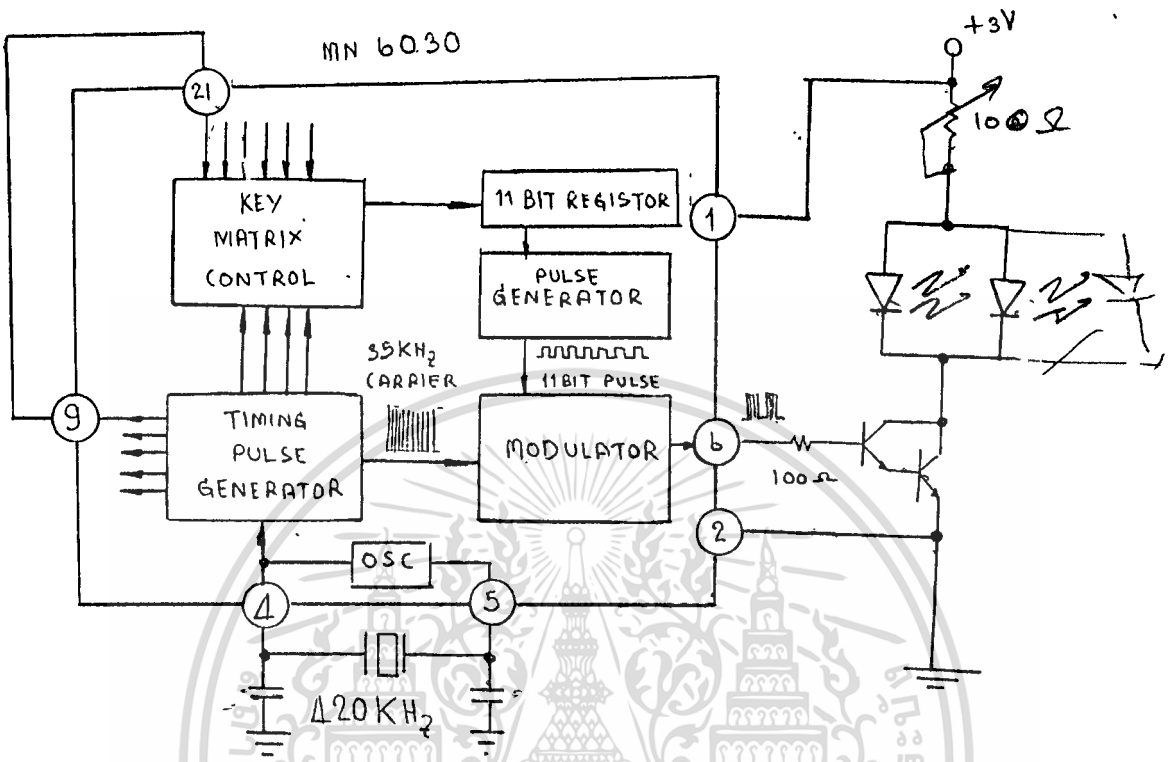
สำหรับวงจรภาคส่งสัญญาณอินฟราเรด (Infrared Transmitter)

ในวงจรภาคส่งสัญญาณอินฟราเรดนี้ เป็นการใช้งานโดยการใช้ IC เบอร์

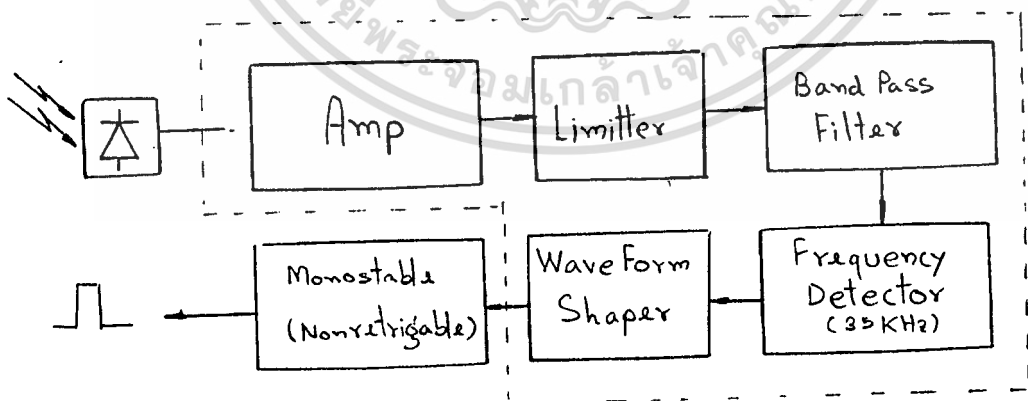
MN 6030 มาใช้งาน ซึ่งจะให้ประสิทธิภาพของการทำงานที่ดี

จากรูปที่ 6.13 แสดง Block diagram ภายในของ IC MN 6030

กับลักษณะการต่อกับวงจรภายนอก



รูปที่ 6.13 วงจรส่งสัญญาณอินฟราเรด
ภาครับสัญญาณอินฟราเรด(Infrared Receiver)

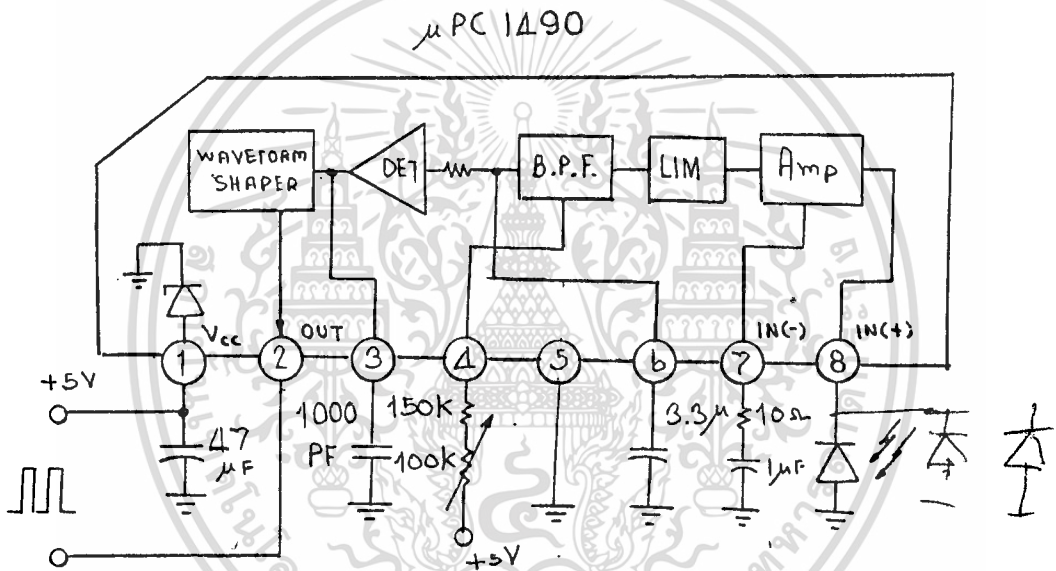


รูปที่ 6.14 แผนผังการทำงานของภาครับสัญญาณอินฟราเรด
คลื่นสัญญาณจากภาคส่งจะถูกปรับขยาย กระทบแคโรด สัญญาณที่รับเข้ามาจะถูก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขยายให้มีความถี่สูงขึ้นไปผ่านเข้าสู่วงจร Limiter เพื่อจำกัดของสูงสุดของสัญญาณที่รับเข้ามา เพื่อลดสัญญาณรบกวนโดยผ่าน วงจรแบนด์พาสที่ความถี่ 35 kHz เข้าสู่วงจรดีเทคความถี่ (Frequency Detector) ตรวจจับความถี่ 1 kHz และขยายพาสความถี่ 35 KHz ลงกราวด์ คงเหลือความถี่ 1 kHz เข้าสู่วงจรเวฟฟอร์มเชปเปอร์เพื่อปรับรูปความถี่ให้ดีขึ้นยิ่งขึ้น

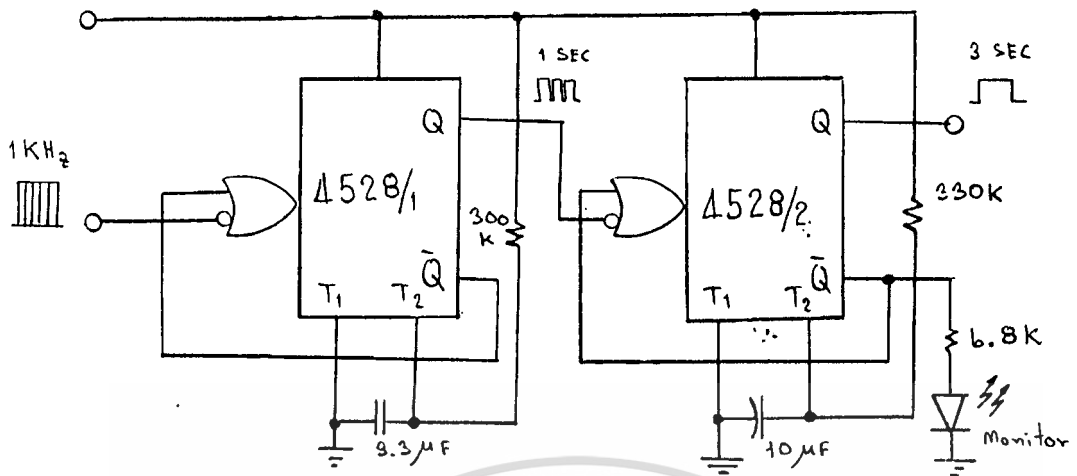
วงจรรภาครับสัญญาณอินฟราเรด



รูปที่ 6.15 วงจรรภาครับสัญญาณอินฟราเรด

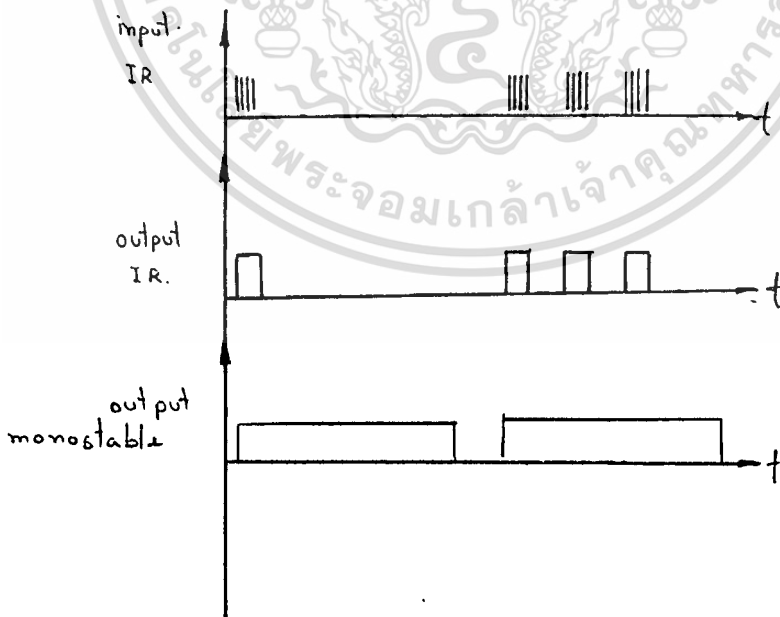
จากรูปที่ 6.15 เป็นวงจรรภาครับสัญญาณอินฟราเรดนี้ เป็นภาคประยุกต์ใช้ ศึกษารณาเอา IC เบอร์ UPC 1490 มาใช้งานซึ่งให้ประสิทธิภาพการรับสัญญาณที่ดี และมีความไวในการรับสูงมาก านรูปเป็น การแสดงบล็อกไดอะแกรม ภายใน IC UPC 1490 กับลักษณะการต่อวงจรภายนอก

จากรูปที่ 6.14 เอาท์พุทที่ได้จากวงจรรภาครับสัญญาณอินฟราเรด จะไปเข้า วงจรมัลติสแตเบิ้ล แบบ นอนรีทริกเอเบิล ดังแสดงในรูปที่ 6.16



รูปที่ 6.16 วงจรโมโนสเตเบิล แบบ นอนรีทริกเอเบิล

วัตถุประสงค์ในการออกแบบ เพื่อเป็นตัวแสดงมอมีเตอร์แสดง ให้ทราบว่า ภาครับสัญญาณอินฟราเรด รับสัญญาณจากภาคส่งสัญญาณอินฟราเรด output อีกส่วนหนึ่ง จะเป็นสัญญาณ input ให้แก่วงจรลจิก คอนโทรลและคิเลข ในรูปใช้ IC เบอร์ 4528 ต่อไปนางจรโมโนสเตเบิล แบบนอนรีทริกเอเบิล 2 ตัวต่ออนุกรมกัน โดยตัวแรกมีความกว้างของพัลส์ 1 sec ตัวที่สองมีความกว้างของพัลส์ 3 sec จากรูป 6.17



รูปที่ 6.17 แสดงหม้มิ่ง โคเคแกรมของวงจรทางภาครับสัญญาณอินฟราเรด

บทที่ 7

บทสรุป

ระบบประตูดิจิทัลมีความควบคุมโดยอินฟราเรดเซนเซอร์ ที่สร้างนี้ใช้ประโยชน์จากรีโมทคอนโทรล จากเครื่องรับทรานซิสต์ ซึ่งวงจรตัวส่ง และตัวรับที่ถูกออกแบบ อยู่ใน (Integrated circuit) แล้ว โดยเฉพาะภาคส่งใช้ตัวคริสตัล (x-tal) เป็นตัวผลิตความถี่ เพื่อที่จะทำให้เกิดการออสซิลเลเตอร์ มีความถี่ที่แน่นอน และคุณภาพที่ดี ในวงจรส่วนควบคุมความเร็ว และทิศทาง (Speed & direction Control) ใช้ทรานซิสเตอร์เพื่อสามารถคอนโทรลการทำงานได้ง่าย และแน่นอน ใช้งานได้เลือกใช้เพาเวอร์ทรานซิสเตอร์ 2N 3055 ที่สามารถทนกระแสได้สูง ส่วนวงจรลจิกคอนโทรล และดีเลย์ (Logic circuit and Delay Control) ใช้อาศัยการทำงานของสวิทช์ที่ติดตั้งตำแหน่งต่างๆของประตู เป็นหลักในการทำงาน ซึ่งจะทำให้การทำงานมีความแน่นอนมากยิ่งขึ้น.

บรรณานุกรม

- [1] ยืน กุวรรณ, "อิเล็กทรอนิกส์อุตสาหกรรม", หน้า 50 - 58 ,
ซีเอ็ดคยูเคชั่น, 2526
- [2] ลิขิต วิจิณวัจนะ , "อิเล็กทรอนิกส์รวมเคล", หน้า 113 - 115 ,
โรงพิมพ์แพร่พิทยา อินเทอร์เน็ตเนชั่นแนล, 2520
- [3] ปรีชา ทรัพย์สมบูรณ์ , "วงจรถ่ายและสวิตชิง", หน้า 81 - 177,
2528
- [4] David A. Bell , "Pulse and Switching Circuit",
Mc Graw - Hill , PP 108 - 120.

กิติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จได้ด้วยดี ผู้เขียนขอขอบพระคุณอย่างสูง ต่ออาจารย์
ที่ปรึกษา อาจารย์ ประดิษฐ์ วัชรพิบูลย์ แห่งภาควิชาเทคนิคอุตสาหกรรม คณะวิศวกรรม
ศาสตร์สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหาร ลาดกระบัง ที่ได้ให้คำปรึกษาและ
คำแนะนำต่าง ๆ ในการทําวิจัย เรื่องนี้เป็นอย่างดี

และสุดท้ายนี้ ขอขอบพระคุณ ท่านอาจารย์ ดร. กนก เจริญพงศ์เวช
หัวหน้าภาควิชาเทคนิคอุตสาหกรรม, ท่านรองศาสตราจารย์ ดร. พิรศักดิ์ วรสุนทรรส
คณบดี คณะวิศวกรรมศาสตร์ที่ให้ความอุปการะในด้านต่าง ๆ

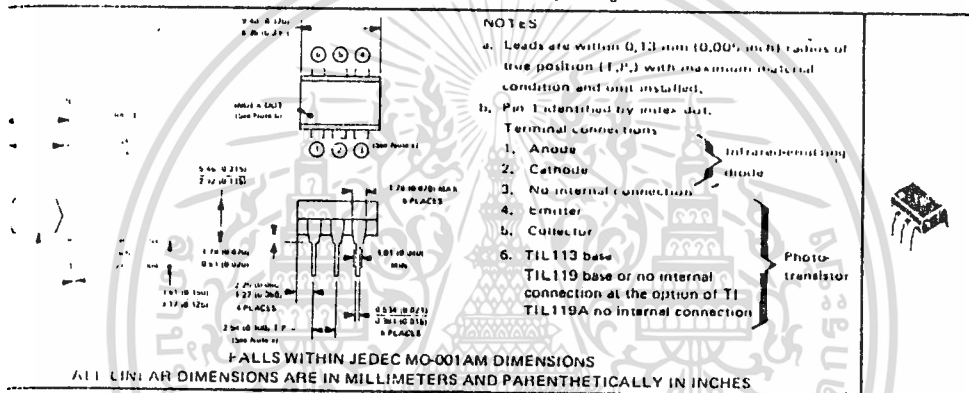
TYPES TIL113, TIL119, TIL119A OPTOCOUPERS

D1499, AUGUST 1981 (REVISED FEBRUARY 1981)

- Gallium Arsenide Diode Infrared Source Optically Coupled to a Silicon N-P-N Darlingon-Connected Phototransistor
- High Direct-Current Transfer Ratio . . . 300% Minimum at 10 mA
- High-Voltage Electrical Isolation . . . 1500-Volt Rating
- Plastic Dual-In-Line Package
- Base Lead Provided on TIL113 for Conventional Transistor Biasing
- No Base Lead Connection on TIL119A for High-EMI Environments
- Typical Applications Include Remote Terminal Isolation, SCR and Triac Triggers, Mechanical Relays, and Pulse Transformers

Mechanical data

The package consists of a gallium arsenide infrared-emitting diode and an n-p-n silicon darlington connected phototransistor mounted on a 6-lead frame encapsulated within an electrically nonconductive plastic compound. The case will withstand soldering temperature with no deformation and device performance characteristics remain stable when operated in high humidity conditions. Unit weight is approximately 0.52 grams.



Limit maximum ratings at 25°C free-air temperature (unless otherwise noted)

Input to Output Voltage	11.5 kV
Collector Base Voltage (TIL113)	30 V
Collector Emitter Voltage (See Note 1)	30 V
Emitter Collector Voltage	7 V
Emitter Base Voltage (TIL113)	7 V
Input Diode Reverse Voltage	3 V
Input Diode Continuous Forward Current at (or below) 25°C Free-Air Temperature (See Note 2)	100 mA
Continuous Power Dissipation at (or below) 25°C Free-Air Temperature:	
Infrared-Emitting Diode (See Note 3)	150 mW
Phototransistor (See Note 4)	150 mW
Total (Infrared-Emitting Diode plus Phototransistor, See Note 5)	250 mW
Storage Temperature Range	-55°C to 150°C
Lead Temperature 1.6 mm (1/16 Inch) from Case for 10 Seconds	260°C

- This value applies when the base-emitter diode is open circuited.
- Derate linearly to 100°C free air temperature at the rate of 1.33 mA/°C.
- Derate linearly to 100°C free air temperature at the rate of 2 mW/°C.
- Derate linearly to 100°C free air temperature at the rate of 2 mW/°C.
- Derate linearly to 100°C free air temperature at the rate of 3.33 mW/°C.

Copyright © 1983 by Texas Instruments Incorporated

TEXAS INSTRUMENTS
INCORPORATED

POST OFFICE BOX 225012 • DALLAS TEXAS 75265

TYPES TIL113, TIL119, TIL119A OPTOCOUPLEDERS

electrical characteristics at 25°C free-air temperature

PARAMETER	TEST CONDITIONS ¹	TIL113			TIL119, TIL119A			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	
$V_{(BR)CBO}$ Collector-Base Breakdown Voltage	$I_C = 10 \mu A, I_E = 0, I_F = 0$	30						V
$V_{(BR)CEO}$ Collector-Emitter Breakdown Voltage	$I_C = 1 mA, I_B = 0, I_F = 0$	30			30			V
$V_{(BR)EBO}$ Emitter-Base Breakdown Voltage	$I_E = 10 \mu A, I_C = 0, I_F = 0$	7						V
$V_{(BR)ECO}$ Emitter-Collector Breakdown Voltage	$I_E = 10 \mu A, I_F = 0$				7			V
$I_{C(on)}$ On State Collector Current	$V_{CE} = 1 V, I_B = 0, I_F = 10 mA$ $V_{CE} = 2 V, I_F = 10 mA$	30	100					mA
$I_{C(off)}$ Off-State Collector Current	$V_{CE} = 10 V, I_B = 0, I_F = 0$			100			100	nA
β_F Transistor Static Forward Current Transfer Ratio	$V_{CE} = 1 V, I_C = 10 mA, I_F = 0$		15,000					
V_F Input Diode Static Forward Voltage	$I_F = 10 mA$			1.5			1.5	V
$V_{CE(sat)}$ Collector-Emitter Saturation Voltage	$I_C = 125 mA, I_B = 0, I_F = 50 mA$ $I_C = 10 mA, I_F = 10 mA$			1.2			1	V
$r_{(i)}$ Input-to-Output Internal Resistance	$V_{in-out} = 11.5 kV$, See Note 6	10^{11}			10^{11}			Ω
C_{i-o} Input-to-Output Capacitance	$V_{in-out} = 0, f = 1 MHz$, See Note 6		1	1.3		1	1.3	pF

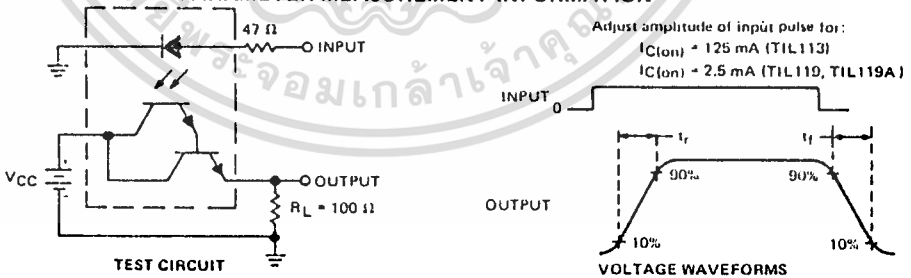
NOTE 6. These parameters are measured between both input-diode leads shorted together and all the phototransistor leads shorted together. References to the base are not applicable to TIL119 or TIL119A.

switching characteristics at 25°C free-air temperature

PARAMETER	TEST CONDITIONS	TIL113			TIL119, TIL119A			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	
t_r Rise Time	$V_{CC} = 15 V, I_{C(on)} = 125 mA, R_L = 100 \Omega$		300					μs
t_f Fall Time	$R_L = 100 \Omega$, See Figure 1		300					μs
t_r Rise Time	$V_{CC} = 10 V, I_{C(on)} = 2.5 mA, R_L = 100 \Omega$				300			μs
t_f Fall Time	$R_L = 100 \Omega$, See Figure 1				300			μs

OPTOCOUPLEDERS

PARAMETER MEASUREMENT INFORMATION



NOTES a. The input waveform is supplied by a generator with the following characteristics: $Z_{out} = 50 \Omega, t_r < 15 ns$, duty cycle = 1%, $t_w = 500 \mu s$.
 b. The output waveform is monitored on an oscilloscope with the following characteristics: $t_r < 12 ns, H_{in} = 1 M\Omega, C_{in} < 20 pF$.

FIGURE 1—SWITCHING TIMES

TYPES TIL113, TIL119, TIL119A OPTOCOUPERS

TYPICAL CHARACTERISTICS

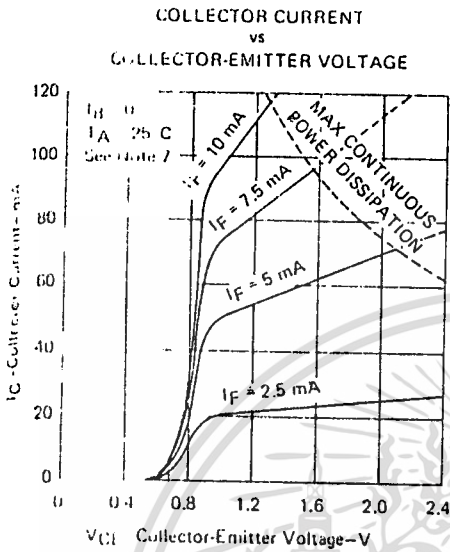


FIGURE 2

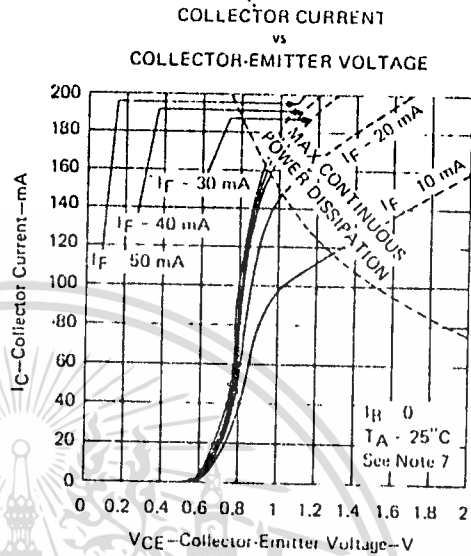


FIGURE 3

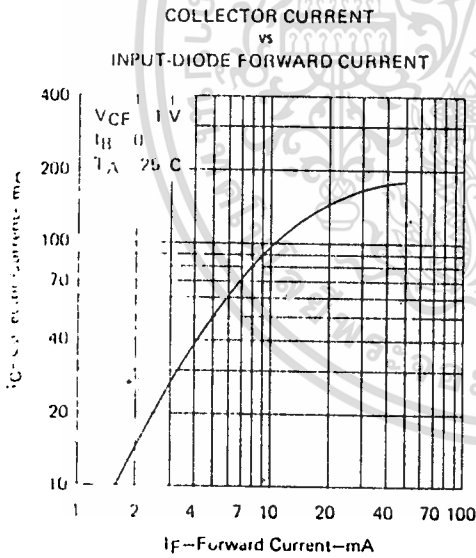


FIGURE 4

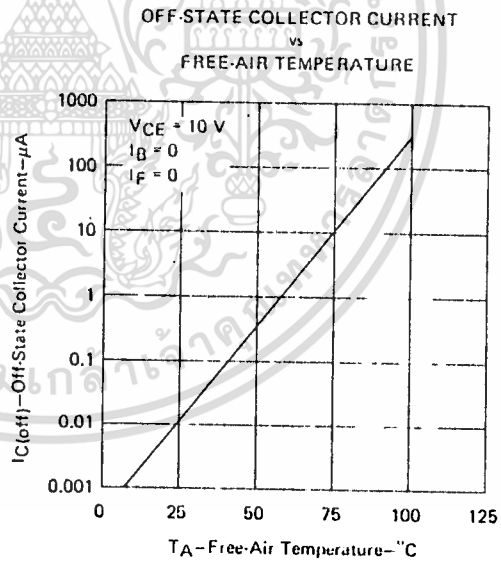


FIGURE 5

Note: Proper operation of input diode is required for operation beyond limits shown by dotted line.

7
OPTOCOUPERS

TEXAS INSTRUMENTS
INCORPORATED

POST OFFICE BOX 225012 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**TYPES TIL113, TIL119, TIL119A
OPTOCOUPERS**

TYPICAL CHARACTERISTICS

**RELATIVE COLLECTOR-EMITTER
SATURATION VOLTAGE
vs
FREE-AIR TEMPERATURE**

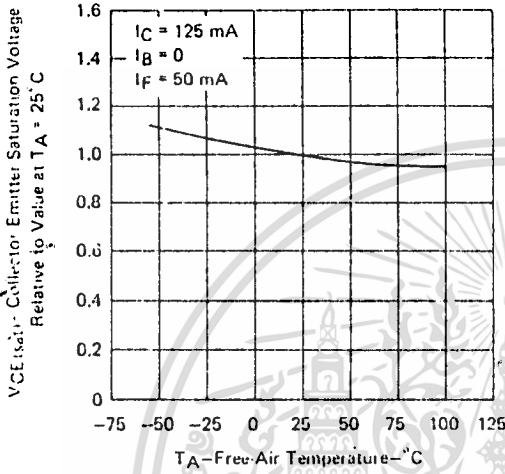


FIGURE 6

**TIL113
TRANSISTOR STATIC FORWARD
CURRENT TRANSFER RATIO
vs
COLLECTOR CURRENT**

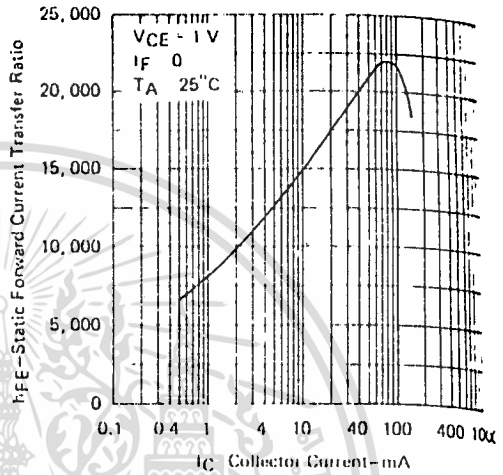


FIGURE 7

**INPUT DIODE FORWARD
CONDUCTION CHARACTERISTICS**

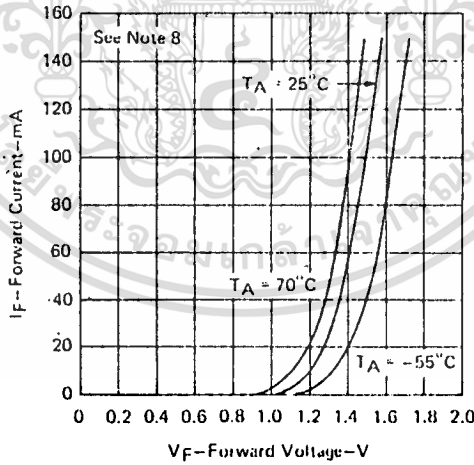


FIGURE 8

NOTE 8: This parameter was measured using pulse techniques. $t_w = 1$ ms, duty cycle $\leq 2\%$

OPTOCOUPERS