



ปีการศึกษา 2531

เครื่องส่งข้อมูลทางสายไฟฟ้าส่งกำลัง

โดย

นายบุญเสริม ตวีรัตน์จารุ

นายพงษ์ บุญชัย

อาจารย์ที่ปรึกษา

ดร. กนก เจริญพงศ์เวช



ค.ศ. ๒๕๓๑

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึง 024707 ทุกครั้งที่มีการนำไปใช้

29.3.2533

ปริญญานิพนธ์ปีการศึกษา 2531

ภาควิชา เทคโนโลยีอุตสาหกรรม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหาร

ลาดกระบัง

เรื่อง เครื่องส่งข้อมูลทางสายไฟฟ้าส่งกำลัง

ผู้จัดทำ

1. นาย บณเสวิม ควีรัตน์จาว

2. นาย พงษ์ บัวชัย

อาจารย์ที่ปรึกษา

(ดร. กนก เจริญพงศ์เวช)

เครื่องส่งข้อมูลทางสายไฟฟ้าส่งกำลัง

(AC-Line Modem)

บุญเสริม ตวีรัตนจารุ

พงษ์ บุรีชัย

ดร.กนก เจริญพงศ์เวช อาจารย์ที่ปรึกษา

ปีการศึกษา 2531

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้ได้เรียบเรียงขึ้นจากการทดลองสร้าง การทำงานของเครื่องส่งข้อมูลทางสายไฟฟ้าส่งกำลังนี้ทำงานในลักษณะฟูลดูเพล็กซ์ (Full Duplex) และใช้เทคนิคการส่งแบบฟรีคววนซีซีทีเคอีจิง (Frequency Shift Keying) ซึ่งเป็นลักษณะเดียวกับการทำงานของโมเด็ม (Modem) แบบ 212 เอ (Bell 212A) หรือ ซีซีไอทีที วี.22 (CCITT V.22) ความแตกต่างอยู่ที่ความถี่ของเครื่องส่งข้อมูลทางสายไฟฟ้าส่งกำลังนั้นจะสูงกว่า และการส่งไม่ส่งผ่านระบบโทรศัพท์ แต่ใช้สายไฟฟ้าส่งกำลังแทน จึงจำเป็นต้องออกแบบส่วนรับส่งสัญญาณซึ่งจะต้องมีคุณสมบัติป้องกันต่างๆให้เหมาะสม เช่น ส่วนป้องกันแวงดินและสัญญาณ 50 ไซเคิล (Cycle) จากสายไฟฟ้าส่งกำลัง และวงจรแบนด์พาสฟิลลเตอร์ เป็นต้น ในเครื่องแต่ละเครื่องจะประกอบด้วยชุดส่งและชุดรับ โดยที่ชุดส่งทำการสร้างความถี่ตามลักษณะของข้อมูลแล้วทำการมอดดูเลท (Modulate) ลงในสายไฟฟ้าส่งกำลัง ส่วนชุดรับจะทำการรับความถี่ที่ส่งจากเครื่องอีกเครื่องหนึ่งที่อยู่บนสายไฟฟ้าส่งกำลังเดียวกัน โดยที่จะต้องมีความถี่ตรงกับที่ชุดรับที่กำหนดไว้แล้ว มาทำการดีมอดดูเลท (Demodulate) และมาทำการเปลี่ยนกลับเป็นข้อมูลเดิมที่ได้ส่งมา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC-Line Modem

Boonsearm Treeratanajaru

Pong Burunchai

Dr.Kanok Jenchirapongvej Advisor

1988

Abstract

This report have been refered to the experiment of the AC-Line Modem. This AC-Line Modem works in full duplex system and we also support the frequency shift keying technic which has the semilar operation as modem BELL 212A or CCITT V.22. The difference of these transmission message modems are their frequency. The AC-Line modem frequency is higher than the comparative one and the Non-Telephone line transmitter but using the AC-Line instead must be designed the section receiver & transmitter signal which have protection properties such as voltage protection, 50 Hz signal protection and band pass filter. Each device consists of section transmittor which create frequency as data in for transmitting and other section receiver signal from AC-Line Demodulate to be data. Only assigned frequency work with the appropriate section.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1บทนำ

ในการติดต่อสื่อสารข้อมูล โดยเฉพาะในระบบคอมพิวเตอร์ด้วยการส่งผ่านข้อมูลทางสายจากจุดหนึ่งไปอีกจุดหนึ่งนั้น การส่งข้อมูลแบบอนุกรมก็เป็นแบบหนึ่งที่ใช้กันอย่างกว้างขวางสายเคเบิล (Cable) ที่ลากระหว่างจุดต่าง ๆ บางครั้งก็เป็นอุปสรรคกับการเดินหรือการทำงาน ถ้ากรรมมีสายเคเบิลอยู่เป็นจำนวนมากก็อาจทำให้สับสนว่าสายใดมาจากจุดใด รวมถึงค่าใช้จ่ายในการติดตั้งสายที่ค่อนข้างสูง ซึ่งเหล่านี้เป็นข้อเสียของการติดต่อสื่อสารข้อมูลของคอมพิวเตอร์ที่ใช้วิธีการต่อสายเป็นจุดต่อจุด ด้วยเหตุนี้เราจึงทำการทดลองเพื่อศึกษาความเป็นไปได้ของการส่งข้อมูลผ่านลงในสายไฟฟ้าส่งกำลังว่าจะสามารถทำได้จริงหรือไม่ เพื่อเป็นแนวทางในการพัฒนาไปสู่ความสะดวกและประหยัดยิ่งขึ้น

ความเป็นจริงอย่างหนึ่งคือ ในสายไฟฟ้านั้นมีความเปลี่ยนแปลงต่าง ๆ ที่เราไม่สามารถคาดหมายได้ การออกแบบส่วนต่าง ๆ ที่ใช้รับส่งสัญญาณจะต้องทำให้ค่าความเปลี่ยนแปลงหรือ สัญญาณรบกวนต่าง ๆ ไม่มีผลต่อระบบภายในวงจรหรือให้ค่าความเปลี่ยนแปลงหรือสัญญาณรบกวนต่าง ๆ ไม่มีผลต่อระบบภายในวงจร หรือให้มีผลกระทบบต่ำที่สุดเท่าที่จะทำได้

บทที่ 2

การสื่อสารข้อมูล

วิวัฒนาการของไมโครอิเล็กทรอนิกส์

ในยุคปัจจุบันและต่อไปในอนาคตการนำเอาเทคโนโลยีของคอมพิวเตอร์ ไปประยุกต์ใช้ในงานต่าง ๆ จะแพร่หลายมากขึ้น เราอาจจะต้องพบกับข้อความแปลก ๆ เช่น Plug in Home หมายถึง การเอาไปใช้ในงานบ้านต่าง ๆ Paperless Office หมายถึง สำนักงานที่ใช้เครื่องคอมพิวเตอร์ บันทึกรายละเอียดต่าง ๆ แทนที่จะใช้กระดาษ Telecommuting หมายถึง การสื่อสารระยะทางไกลๆ โดยส่งผ่านเครื่องคอมพิวเตอร์

ในปัจจุบันการตอบสนองให้ตรงจุดประสงค์ของผู้ใช้บริการการสื่อสารข้อมูล ได้มีการปรับปรุงให้มีประสิทธิภาพสูงขึ้นอย่างมาก ซึ่งเราจะเรียกบริการหรือข่าวสารที่ตอบสนองต่อความต้องการของผู้ใช้ว่า "อินฟอร์เมชันยูทิลิตี้" (Information Utility) ดังเช่น ในขณะนี้ การบริการในลักษณะดังกล่าวมีแหล่งใหญ่ อยู่ 2 ประเภท คือ การบริการที่ใช้ระบบการจัดสรรเวลาหรือระบบใหม่แชร์ริง (Time-Sharing) และอีกประเภทหนึ่งคือ การบริการเทเลเท็กซ์ และวีวคิต้า (Teletext and Viewdata) ซึ่งเราเรียกแหล่งข่าวสาร (Data Source) หรือ ธนาคารข้อมูล (Data Bank) ในลักษณะนี้ว่า ซอร์ส (Source) หรือ ไมโครเน็ต

มาตรฐานสากล ในกาาร อินเตอร์เฟส

องค์กรต่าง ๆ ได้สร้างมาตรฐานของตนเองขึ้นมาใช้ซึ่งมีอยู่มากมาย ดังนั้น จึงจำเป็นต้องทราบถึงมาตรฐานต่าง ๆ ที่มีใช้กันอยู่ให้ครบถ้วน

EIA : The Electronics Industries Association

เป็นมาตรฐานที่กำหนดขึ้นโดยสมาคมของโรงงานอุตสาหกรรมผู้ผลิตอุปกรณ์ อิเล็กทรอนิกส์ แห่ง สหรัฐอเมริกา มาตรฐานที่ตั้งขึ้นมาใช้กำหนดมาตรฐานของเครื่องมืออุปกรณ์ อิเล็กทรอนิกส์ต่าง ๆ ในการกำหนดมาตรฐานจะใช้รหัส RS เป็นหลัก เช่น มาตรฐาน RS-232C ซึ่งใช้กันแพร่หลายในระบบ การสื่อสารข้อมูลคอมพิวเตอร์ โดยจะกล่าวถึงมาตรฐานของลักษณะ

สัญญาณไฟฟ้าในกาารอื่นเคอร์เฟสเทอว์มีนัล เข้ากับ วมเคิม หรือ อินเคอร์เฟสเทอว์มีนัล เข้ากับไมเคอร์คอมพิวเคอร์ หรือ อินเคอร์เฟสเคอว์พิมพ์เข้าคอมพิวเคอร์ เป็นต้น นอกจากนี้ มาตราฐานอื่นที่มีกาตั้งขึ้นมาใช้ก็ประกอบด้วย EIA RS-449, RS-422A และ RS-423A เป็นต้น

CCITT : The Consultative Committee In International Telegraphy and Telephony.

เป็นองค์กรสากลที่กำหนดมาตรฐานเกี่ยวกับ การควบคุมระบบภาษี แนะนำมาตรฐาน หรือ กำหนด มาตรฐานของระบบสื่อสารระหว่างประเทศ ทั้งโทรเลข และโทรศัพท์, CCITT เป็นหน่วยงานหนึ่งของ ITU หรือ International Telecommunication Union โดยมีหน้าที่เกี่ยวข้องกับการกำหนดมาตรฐานทางด้านการสื่อสารข้อมูล

-CCITT Study group VII : ทำหน้าที่พัฒนาและคั่นคว้าเกี่ยวกับมาตรฐานการสื่อสารข้อมูลที่ติดคอกันเป็นเคอริช่าย โดยผลงานการวิจัยต่าง ๆ จะตีพิมพ์เผยแพร่ลงในวารสาร ISO X-Series Recommendation.

-CCITT Study group XVII : ทำหน้าที่พัฒนามาตราฐานที่เกี่ยวข้องกับการสื่อสารทางโทรศัพท์ โดยผลงานต่าง ๆ จะมีการตีพิมพ์ ลงในเอกสาร ISO V-Series Documents

สำหรับมาตรฐานของ CCITT ที่ใช้กันแพร่หลายทางด้านการสื่อสารข้อมูลคัง เช่น

- V.28 ใช้แทน RS-232 C ได้
- V.10 ใช้แทน EIA RS-423A ได้
- V.11 ใช้แทน EIA RS-422A ได้ และ
- X.21 ใช้แทน EIA RS-449 ได้ เป็นต้น

ในการกำหนดมาตรฐานของ CCITT จะกำหนด ออกมาเป็นฉบับต่าง ๆ คือ Series A,B,C,D,E,F,.....Z ทุก ๆ ปี จะมีการร่วมประชุมปรึกษาหารือกันระหว่างประเทศสมาชิก ในข้อกำหนดใหม่ ๆ หรือปรับปรุงมาตรฐานเก่าให้ทันสมัยทุก ๆ 2-4 ปี จะออกหนังสือ Recommendation Series คัง ๆ นั้น ให้ทันสมัยขึ้น

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์หรือสงวนลิขสิทธิ์เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้หรือเผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Recommendation ของ CCITT จึงต้องระบุว่าเป็น CCITT ปีใด สีอะไร ตัวอย่าง เช่น CCITT Recommendation Yellow book Series..... Year หรือ Orange Book Series.....Year... เป็นต้น

ISO : The International Standard Organization

เป็นองค์กรที่ตั้งอยู่ในเมืองเจนีวา ประเทศสวิตเซอร์แลนด์ ซึ่งทำหน้าที่กำหนดมาตรฐานทางกายภาพของอุปกรณ์ต่าง ๆ ที่ใช้ในการสื่อสารโทรคมนาคม โดยเฉพาะที่เกี่ยวกับคอมพิวเตอร์ และอินฟอร์เมชันโพรเซสซึ่งองค์กรนี้ จะประสานงานกับ CCITT อย่างใกล้ชิด

ANSI : The American National Standard Institute

มาตรฐานของ ANSI ส่วนใหญ่จะเกี่ยวกับ

1. ให้ความหมายหรือข้อกำหนดของลักษณะของระบบผลิตภัณฑ์ และรับสัญญาณที่ใช้ในระบบสื่อสารทั่วไป
2. กำหนดคุณภาพ และคุณลักษณะของข้อมูลขณะที่กำลังส่งออกไป
3. ให้บริการเกี่ยวกับมาตรฐานสากล และมาตรฐานภายในประเทศสหรัฐอเมริกา

Federal Government Standard

เป็นหน่วยงานของรัฐบาล สหรัฐอเมริกา ที่ทำหน้าที่กำหนดมาตรฐานทางด้านการสื่อสารในส่วนที่เกี่ยวข้องกับการสื่อสารข้อมูล เมื่อถูกกำหนดใช้เป็นมาตรฐานโดย National Bureau of Standard (NBS) แล้วเราจะรู้จักกันในชื่อของ Federal Information Processing Standard (FIPS) ซึ่งมาตรฐานส่วนใหญ่ จะเหมือนกับมาตรฐานของ EIA

Military Standard - 188

เป็นมาตรฐานของทหาร ซึ่งถูกกำหนดเป็นมาตรฐานสำหรับเทคนิคการสื่อสารโทรคมนาคมของทหาร ตัวอย่างหนึ่งของมาตรฐานคือ MIL-STD-185,

MIL-STD-183A และ MIL-STD-1888 และที่ใช้กันแพร่หลายคือ เอกสารที่เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่ในด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

MIL-STD-188C มาตรฐานเหล่านี้เรียกว่า MIL-STD-188 Series ซึ่งใน Series นี้อาจจะแยกออกเป็นหลายหมวด เช่น มาตรฐาน Common Long Haul / Tractical ใช้ MIL-STD-188-100 เป็นต้น

Bell System

Bell เป็นมาตรฐานที่กำหนดโดยองค์กร (ซึ่งมีลักษณะคล้ายกับองค์การโทรศัพท์แห่งประเทศไทย) ทางโทรศัพท์ของบริษัท Bell Laboratory มาตรฐานของ Bell ถูกกำหนดขึ้น เพื่อใช้ควบคุมโรงงานผู้ผลิตสินค้าที่ต้องการใช้งานร่วมกับระบบของ Bell เนื่องจาก Bell เป็นหน่วยงานที่ใหญ่มากในสหรัฐอเมริกา และมีส่วนแบ่งการขายในตลาดสูง ทำให้อุปกรณ์ชนิดที่จะใช้ร่วมกับระบบโทรศัพท์ของ Bell จะต้องเป็นไปตามมาตรฐานที่ Bell กำหนดแต่ระยะหลัง ๆ Bell ก็เริ่มผ่อนปรน หรือแก้ไขข้อกำหนด ของคนให้เข้ากับ CCITT ได้ (เฉพาะบางส่วนเท่านั้น)

โปรโตคอลและเน็ตเวิร์ดฟังก์ชัน

โปรโตคอล (Protocol) หมายถึง กฎเกณฑ์ ขบวนการ และรูปแบบของภาษาซึ่งได้ถูกกำหนดขึ้นในการสื่อสารข้อมูล โดยจะอยู่ในรูปของซอฟต์แวร์ และฮาร์ดแวร์ ประกอบกัน ลักษณะของโปรโตคอล ก็ได้แก่ รูปแบบของการส่งข้อมูลที่เป็นแบบ HDX (Half Duplex) แบบ FDX (Full Duplex) และ FFDX (Full-Full Duplex) เป็นต้น

โปรโตคอลที่พบเห็นการใช้งานบ่อยครั้ง ก็เช่น SDLC (Sydeonous Data Link Control) ซึ่งกำหนดและสร้างขึ้นโดยบริษัท IBM, HDLC (High Level Data Link Control) ของบริษัท Honey well นอกจากนี้ก็ยังมีโปรโตคอล ที่สร้างขึ้น โดยบริษัท อื่น ๆ อีกมากมาย เช่น DDCMP (Digital Data Communication Message Protocol), BDLC, DLC, CDC และ NAPLP เป็นต้น ซึ่งก็มีโครงสร้างที่แตกต่างกันออกไป

การส่งผ่านข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดยทั่วไป หลักใหญ่ของการส่งข้อมูลในคอมพิวเตอร์ หรือระหว่างคอมพิวเตอร์ด้วยกัน จะมีลักษณะของการส่งข้อมูลอยู่ 2 แบบ คือ ส่งแบบขนาน และส่งแบบอนุกรม ดังกล่าวมาแล้ว ว่าคำสั่งหรือข้อมูลอยู่ในรูปของบิต คือ หลาย ๆ บิต ประกอบกันเป็นคำ ๆ หนึ่ง (Word) หรือ คำสั่งหนึ่ง ๆ ดังในรูป 2.1 ได้แสดงถึงกลุ่มของบิตที่มีการใช้งานในไมโครคอมพิวเตอร์ โดยในการกำหนดแอดเดรสของหน่วยความจำ หรือ การเขียนคำสั่ง และขบวนการอื่น ๆ ล้วนแต่ต้องแปลงให้อยู่ในรูปของเลขฐานยี่ กับ เลขหนึ่งเสมอ จึงจะทำให้ช้พิยวับวู้ และปฏิบัติตามได้ จึงได้มีการกำหนดลักษณะมาตรฐานของข้อมูล ดังนี้

"ถ้าข้อมูลหนึ่งตัวเมื่อแปลงให้อยู่ในรูปของเลขฐานสองประกอบด้วย 4 บิต เราเรียกว่า 4 บิตไมโคร หรือ 1 นิบเบิล (Nybble)"

"และถ้าข้อมูลประกอบไปด้วยกลุ่มของบิตที่มี 8 บิต เราเรียกว่า 1 ไบท์ (Byte)"

การส่งข้อมูลแบบอนุกรม : ข้อมูลแต่ละบิตจะถูกส่งเรียงกันออกไปเป็นลำดับต่อเนื่องจากกันทีละบิต เช่น ถ้าข้อมูลเป็น 1010 : เลข 0 ทางขวามือสุดซึ่งเป็น LSB (Least Significant bit) ส่งออกไปก่อน ตามด้วยบิตที่สองคือ เลข 1 และบิตที่ 3 คือเลข 0 และบิตสุดท้าย คือเลข 1 ซึ่งเป็น MSB (Most Significant Bit) ตามลำดับ โดยสายส่งข้อมูลจะมีเพียงเส้นเดียวเท่านั้น

การส่งข้อมูลแบบขนาน : ข้อมูลทุก ๆ บิต จะถูกส่งออกไปพร้อม ๆ กันในครั้งเดียว เช่น ถ้าข้อมูลเป็น 1010 ทั้งสี่บิตนี้ จะถูกส่งออกไปพร้อมกัน โดยผ่านสายส่งข้อมูลที่มี 4 เส้น โดยแต่ละบิตจะส่งในสายส่งคนละเส้น

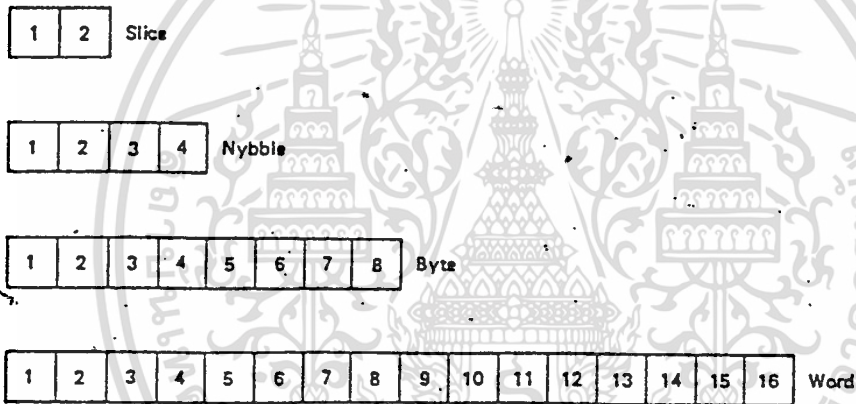
การควบคุมการส่งผ่านข้อมูล

เราได้ทราบลักษณะการส่งผ่านข้อมูลมาแล้ว ทั้งการส่งแบบขนานและอนุกรม ซึ่งการส่งทั้งสองลักษณะนี้จะต้องมีการชิงโครไนซ์ระหว่างเครื่องส่งและเครื่องรับ เพื่อให้การรับส่งข้อมูลเป็นไปด้วยความพร้อมเพรียง และถูกต้องซึ่งถ้าหากว่าการรับส่งข้อมูลขาดการชิงโครไนซ์กันแล้ว จะเกิดข้อบกพร่องขึ้นได้

ดังนี้คือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- เครื่องส่งจะทำการส่งข้อมูล ทั้ง ๆ ที่ เครื่องทางด้านรับยังไม่พร้อมที่จะรับข้อมูล
- เครื่องส่งอาจจะไม่ส่งข้อมูล แม้ว่าเครื่องรับพร้อมที่จะรับข้อมูลแล้วก็ตาม
- เครื่องรับสุ่มรับข้อมูลด้วยเวลาที่ผิด ๆ ทำให้รับข้อมูลที่คลาดเคลื่อนเข้ามา
- เครื่องส่งหลาย ๆ เครื่องส่งข้อมูลเข้ามายังเครื่องรับเครื่องเดียวกันในเวลาเดียวกัน



รูปที่ 2.1 แสดงรูปแบบของข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

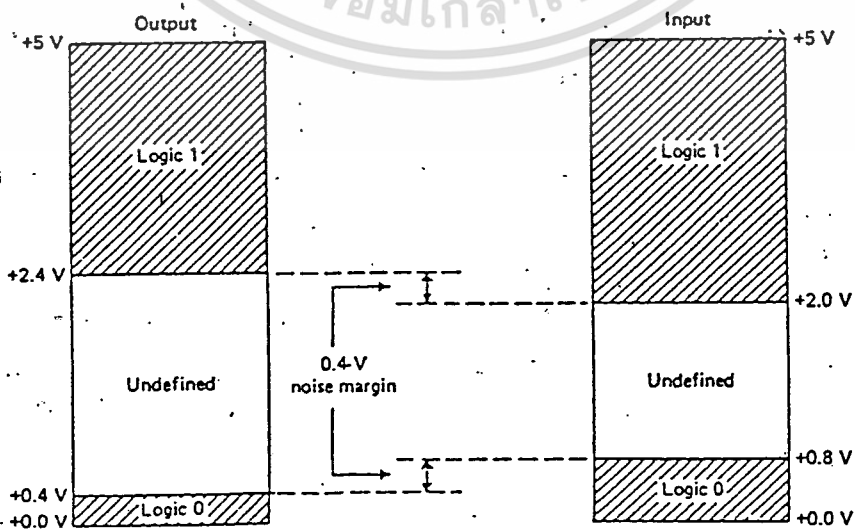
บทที่ 3

RS-232-C

ก่อนอื่นเราจะกล่าวถึง ปัญหาที่เกิดขึ้นในการส่งข้อมูลระหว่าง อุปกรณ์อิเล็กทรอนิกส์ การส่งข้อมูล จะเกิดขึ้นได้นั้นจะต้องมี แหล่ง สัญญาณ (Source) แหล่งรับสัญญาณ (Destination) และการเชื่อมต่อ ระหว่างแหล่งสัญญาณสองแหล่งนี้ ในการส่งข้อมูลระหว่างชิปไอซีสองตัวที่อยู่บน แผ่นวงจรมพิมพ์ (Printed circuit card) แผ่นเดียวกัน เช่น ในการอ่าน ข้อมูลจากหน่วยความจำซึ่ง เป็นขบวนการที่เกิดขึ้นระหว่าง CPU และ หน่วยความจำบางตัวบนแผ่นวงจรมพิมพ์

โดยทั่ว ๆ ไป ข้อมูลจะถูกแทนด้วยเลขฐานสอง ระดับแรงดัน +5 โวลท์จะแทนลอจิก 1 และระดับแรงดัน 0 โวลท์จะแทนลอจิก 0 การ แทนลอจิกด้วยระดับแรงดันเหล่านี้ เรียกว่าการแทนระดับสัญญาณของอุปกรณ์ TTL (Transistor-Transistor Logic) ซึ่งการแทนระดับสัญญาณแบบนี้ ถูกใช้กันทั่ว ๆ ไปในการส่งข้อมูลระหว่างอุปกรณ์ชิ้นหนึ่ง ไปยังอีกชิ้นหนึ่งภายใน เครื่องคอมพิวเตอร์

จากรูปที่ 3.1 จะเห็นว่ามีระดับแรงดันอยู่ช่วงหนึ่ง เรียกว่า ช่วงการเปลี่ยนสถานะซึ่งไม่อาจจะบ่งชี้ได้ว่าสัญญาณในช่วงนั้นเป็นลอจิก 0 หรือ 1 ช่วงของสัญญาณนี้ทางด้านรับจะมีช่วงแคบกว่าทางด้านส่ง ดังนั้นระดับแรงดัน ทางด้านรับที่ใช้แทนลอจิก 0 หรือ 1 จะมีช่วงกว้าง ๆ กว่าทางด้านส่ง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Physical-Layer Communications Protocols.

Physical-layer communications protocol คือกลุ่มของข้อกำหนดที่เกี่ยวข้องกับการเชื่อมต่อทางกล (mechanical connections) เช่นขนาดของคอนเน็คเตอร์ คุณสมบัติทางสัญญาณไฟฟ้าและคุณสมบัติที่เกี่ยวกับหน้าที่ของสัญญาณเหล่านี้ ซึ่งข้อกำหนดเหล่านี้ต้องเป็นไปตามมาตรฐาน

ในการสื่อสารข้อมูล ข้อมูลจะถูกส่งไปมาระหว่างอุปกรณ์อิเล็กทรอนิกส์ผ่านทางอินเทอร์เฟซ ซึ่งประกอบไปด้วยสัญญาณไฟฟ้า สายเคเบิลที่เป็นตัวนำสัญญาณไฟฟ้าและคอนเน็คเตอร์ (ตัวต่อสายเคเบิลเข้ากับอุปกรณ์) ข้อมูลที่ส่งจะถูกแทนด้วยการเปลี่ยนแปลงของกระแสและแรงดันการสื่อสารข้อมูลจะเป็นไปได้ก็คือเมื่อ อุปกรณ์ต่าง ๆ ที่ใช้เป็นไปตามลำดับข้อกำหนดใน physical layer communication protocols วิศวกรได้ออกข้อกำหนดต่าง ๆ ไว้อย่างชัดเจนเพื่อหลีกเลี่ยงปัญหาบางอย่างที่อาจเกิดขึ้นได้

การสื่อสารข้อมูลแบบอนุกรมตามมาตรฐาน RS-232-C ลักษณะที่วาไป

ถ้าเราอ่านแคตตาล็อก (Catalogue) ของเทอร์มินัลหรือเครื่องพิมพ์ เราจะเห็นข้อความ "RS-232-C Compatible" ข้อความนี้หมายความว่า อุปกรณ์ตัวนั้นสามารถต่อกับคอมพิวเตอร์ ได้โดยใช้คอนเน็คเตอร์แบบ 25 ขา คุณสมบัติของสัญญาณไฟฟ้าและคุณสมบัติทางกลของอินเทอร์เฟซต้องเป็นไปตามมาตรฐาน RS-232-C ซึ่งถูกกำหนดโดย EIA

เนื่องจากความคั่งงอการในการสื่อสารข้อมูลผ่านทางเครือข่ายโทรศัพท์มีมากขึ้นเรื่อย ๆ ดังนั้น จึงต้องมีการกำหนดมาตรฐานที่เรียกว่า RS-232-C ขึ้นเพื่อใช้เป็นมาตรฐานแก่อุปกรณ์ที่ถูกผลิตจากบริษัทต่างๆ ในสหรัฐอเมริกา Bell System Operating Telephone companies เป็นบริษัทหลักที่บริษัทแรกที่เป็นผู้ผลิตและติดตั้งระบบสื่อสารข้อมูล ขณะที่อุปกรณ์เกี่ยวกับคอมพิวเตอร์ต่างๆ ได้ถูกพัฒนาขึ้นเรื่อยๆ โดยบริษัทต่างๆ เทอร์มินัลและอุปกรณ์อื่นๆ มักถูกออกแบบให้สามารถอินเทอร์เฟซกับ Bell modem ได้

มาตรฐาน RS-232-c ได้ถูกตีพิมพ์โดย EIA ในปี ค.ศ.1969 คำอักษร RS แทน "Recommended Standard", 232 แทนหมายเลขของมาตรฐาน ส่วนอักษร C แสดงให้เห็นว่ามาตรฐานได้รบกวนแก้ไขก็ครั้ง

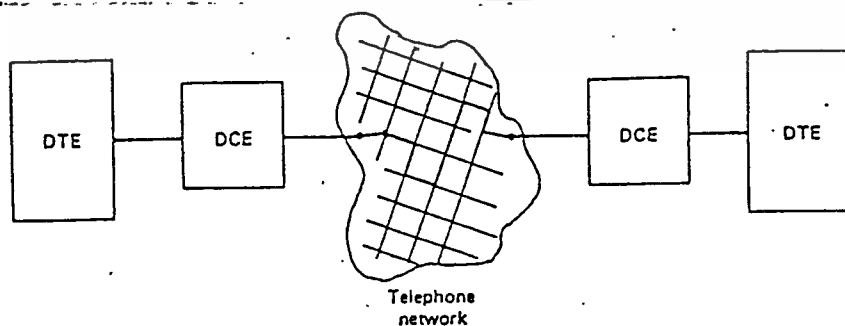
ตามมาตรฐาน RS-232-C ที่ถูกตีพิมพ์โดย EIA ได้กล่าวถึงการสื่อสารข้อมูลระหว่าง Data Terminal Equipment (DTE) และ Data Communication Equipment (DCE)

DCE : อุปกรณ์ที่มีฟังก์ชันการทำงานต่างๆที่ทำให้เกิดการเชื่อมต่อ , ทำให้การเชื่อมต่อยังคงดำเนินต่อไป และยุติการเชื่อมต่อ นอกจากนี้ยังใช้เปลี่ยนลักษณะของสัญญาณและสร้างรหัสสัญญาณต่างๆ ที่จำเป็นต้องใช้ในการสื่อสารข้อมูลระหว่าง DTE (data terminal equipment) และ data circuit โดย DCE อาจเป็นส่วนใดส่วนหนึ่งของคอมพิวเตอร์หรือไม่ก็ได้

DTE :

1. เป็นอุปกรณ์ที่ประกอบด้วยตัวส่งข้อมูล (data source) หรือตัวรับข้อมูล (data sink) หรือเป็นทั้งตัวส่งและตัวรับข้อมูลก็ได้
2. เป็นอุปกรณ์ที่ประกอบด้วย function unit คอไปนี้ control logic, buffer store และอุปกรณ์อินพุทหรือเอาต์พุทจำนวนหนึ่งตัวหรือมากกว่าก็ได้

ลักษณะของ DCE และ DTE ที่ใช้ในการสื่อสารข้อมูลได้แสดงไว้ในรูป 3.2 ตามลักษณะการทำงานที่ได้อธิบายไว้ข้างต้น



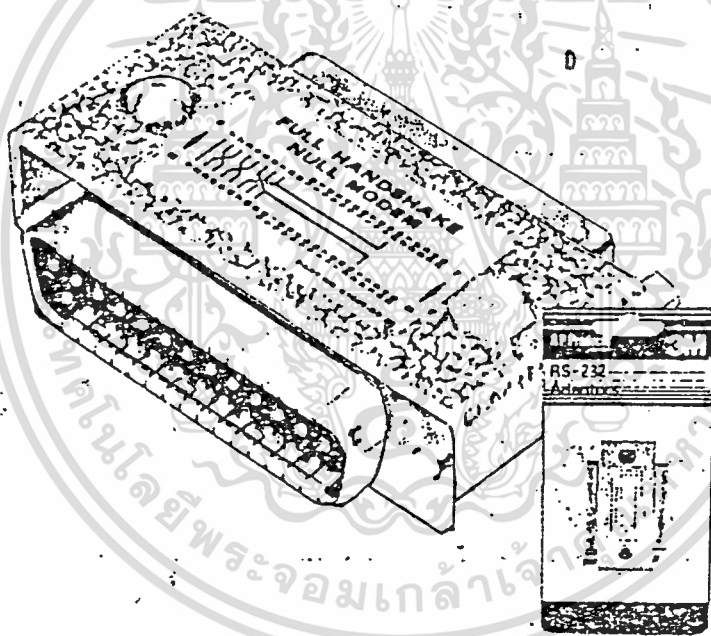
รูปที่ 3.2 ลักษณะของ DCE และ DTE ที่ใช้ในวงจรการสื่อสารข้อมูล

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์หรือการซึ่งนี้เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่หรือใช้เพื่อการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นอกจากนี้ถ้าเทอร์มินัลและคอมพิวเตอร์ของเราเป็น DCE หรือ DTE ทั้งคู่เราจะทำการสื่อสารข้อมูลได้อย่างไร มีปัญหาที่เกิดขึ้นนี้เราแก้ไขได้โดยใช้เคเบิล (cable) ที่เรียกว่า "null modem" การทำงานของ null-modem นั้นก็เป็นไปตามชื่อของมันคือ

1. null หมายความว่า อุปกรณ์ตัวนี้ไม่สามารถทำงานอะไรได้ เราใช้อุปกรณ์ตัวนี้เมื่อต้องการเปลี่ยนทิศทางการเคลื่อนที่ของข้อมูลเท่านั้น

2. modem แสดงว่าอุปกรณ์ตัวนี้เป็น DCE ด้วยเหตุนี้เราจึงใช้ null modem แทรกเข้าไประหว่าง DTE สองตัว เพื่อให้เราสามารถทำการสื่อสารข้อมูลโดยผ่าน RS-232-C ได้



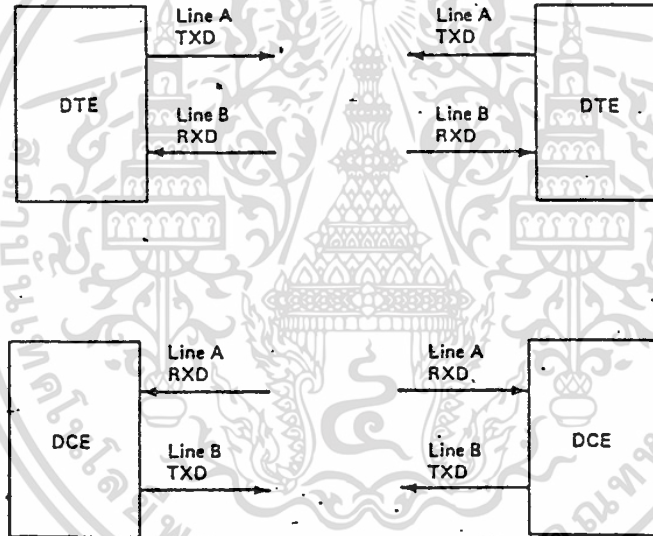
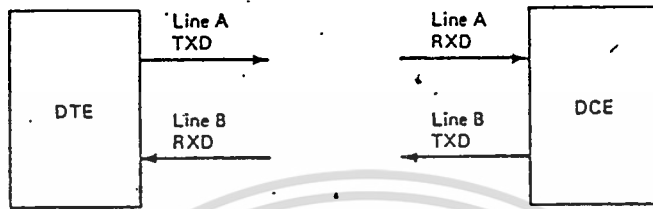
รูปที่ 3.3 null-modem

สำหรับลักษณะของสาย (line) ที่ใช้ในการรับและส่งข้อมูลของ DTE และ DCE เป็นดังนี้

1. สายที่ใช้ในการส่งและรับข้อมูลของ DTE และ DCE มีอยู่สองเส้น แต่ละเส้นจะมีทิศทางการเคลื่อนที่ของข้อมูลกำหนดไว้ต่างทิศทางกัน (ดูรูป

3.4) เอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. DTE จะส่งข้อมูลทาง Line A และ DCE จะรับข้อมูลทาง Line A เช่นเดียวกัน DCE จะส่งข้อมูลทาง Line B ดังแสดงในรูป 3.4

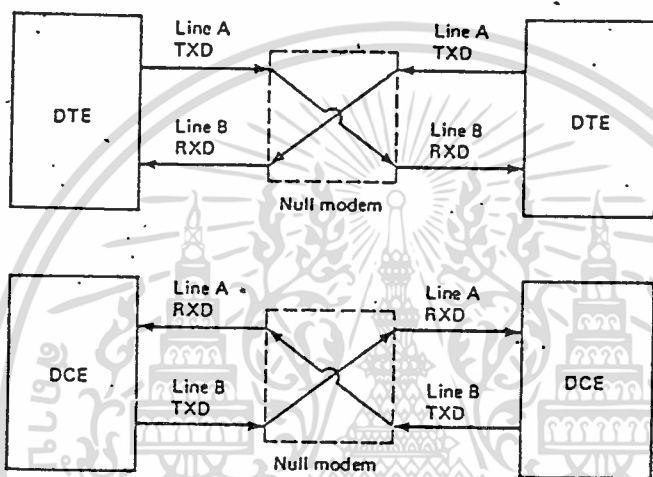


รูปที่ 3.4 ลักษณะของการส่งและรับข้อมูลของ DCE และ DTE

จากรูปที่ 3.4 ถ้า DTE 2 ตัว ทำการแลกเปลี่ยนข้อมูลกัน ข้อมูลจะถูกส่งออกทาง Line A และรับทาง Line B ทั้งคู่ ดังนั้นการสื่อสารข้อมูลจะไม่สามารถเกิดขึ้นได้ สำหรับกรณีที่ DCE 2 ตัว ทำการแลกเปลี่ยนข้อมูลก็เป็นเช่นเดียวกัน DCE ทั้งสองตัวจะรับข้อมูลทาง Line A และส่งข้อมูลทาง Line B เมื่อเราต่อ Line A เข้าด้วยกัน และต่อ Line B เข้าด้วยกันข้อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่หรือใช้ในการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

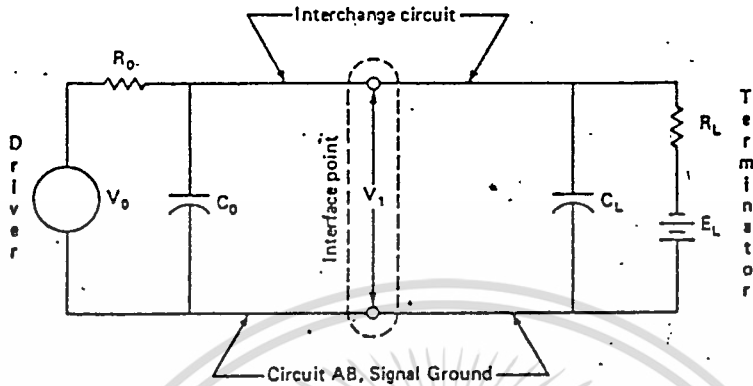
มอดใน Line B จะต้านกันเอง ส่วนใน Line A ไม่มีข้อมูลที่จะรับ ปัญหาที่แก้ได้โดยใช้ null modem เข้าช่วย null-modem cable จะทำการไขว้ Line A เข้ากับ Line B ดังรูปที่ 3.5 ดังนั้น DTE 1 สามารถรับข้อมูลที่ส่งจาก DTE 2 ได้ และ DTE 2 ก็สามารถรับข้อมูลจาก DTE 1 ได้เช่นกัน



รูปที่ 3.5 ลักษณะการทำงานของ null modem ที่ใช้ในการอินเทอร์เฟสระหว่าง DTE หรือ DCE สองตัว

คุณสมบัติของสัญญาณไฟฟ้า

เราจะอธิบายคุณสมบัติของสัญญาณไฟฟ้าของ RS-232-C ในหัวข้อนี้ โดยใช้รูปที่ 3.6 ประกอบ



รูปที่ 3.6 RS-232-C interface circuit (EIA)

1. สัญญาณที่ขาทุกขาที่คอนเน็คเตอร์ของ RS-232-C จะเป็นสถานะ (status) ในสถานะหนึ่งในแต่ละคู่ของคู่ต่อไป
 MARK/SPACE
 ON/OFF
 logic 0/logic 1

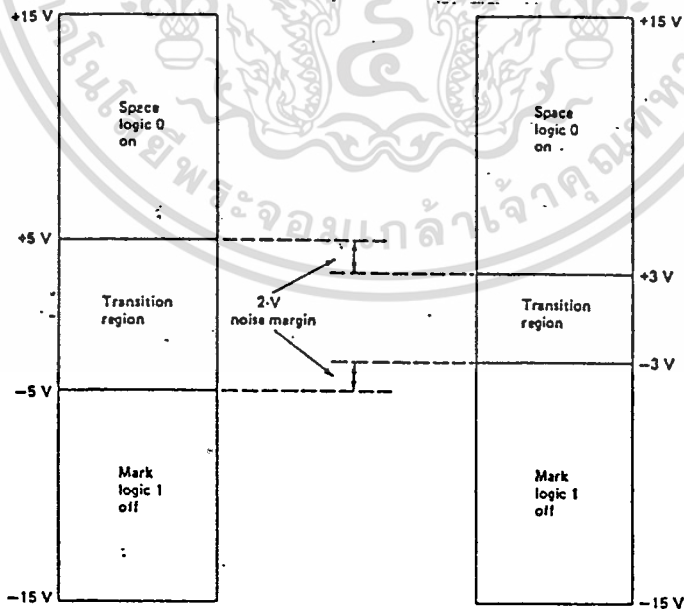
ความสัมพันธ์ระหว่างสถานะของสัญญาณคู่ต่างๆ กับระดับแรงดันได้แสดงไว้ในตาราง 3.1 ขอนี้แสดงให้เห็นว่า RS-232-C ใช้ลอจิกลบ (negative logic) แทนระดับแรงดันต่างๆ (ลอจิกลบ (negative logic) คือวิธีการเปรียบเทียบระดับแรงดันแบบหนึ่ง ถ้าระดับแรงดันหนึ่งมีค่าเป็นลบมากกว่าอีกระดับหนึ่ง ระดับแรงดันที่มีค่าเป็นลบมากกว่าจะเป็นลอจิก "สูง" ดังนั้น 1 = -V, กราวด์ หรือ OFF ส่วน 0 = +V หรือ ON) โดยแรงดันของระดับสัญญาณต่างๆ จะถูกวัดเทียบกับเซอร์กิต Signal Ground ซึ่งจะกล่าวถึงในภายหลัง นอกจากนี้ช่วงของระดับแรงดันระหว่าง -3 ถึง +3 โวลต์ จะเป็นช่วงของการเปลี่ยนแปลงลอจิก ดังนั้นจึงไม่มีภาวะระบุสถานะของสัญญาณในช่วงนี้

ตารางที่ 3.1

Status	Signal Voltage	
	$-25V < V_1 < -3V$	$3V < V_1 < 25V$
Binary logic state	1	0
Signal condition	MARK	SPACE
Function	OFF	ON

2. ในการแทนลอจิก 1 หรือสถานะ MARK ตัวขับสัญญาณ (driver) ต้องจ่ายแรงดันระหว่าง -5 ถึง -15 โวลต์ ส่วนในการแทนลอจิก 0 หรือ SPACE ตัวขับสัญญาณต้องจ่ายแรงดันระหว่าง +5 ถึง +15 โวลต์

จากข้อ 1 และข้อ 2 แสดงว่า RS-232-C ยอมรับให้มี noise margin ได้ไม่เกิน 2 โวลต์ สำหรับความสัมพันธ์ระหว่างระดับแรงดันและสถานะของสัญญาณได้แสดงไว้ในรูปที่ 3.7



รูปที่ 3.7 คุณสมบัติทางไฟฟ้าของกาารอินเทอร์เฟซแบบ RS-232-C

จากที่ได้อธิบายมาอาจมีข้อสงสัยว่าทำไมไม่ใช้สถานะลอจิกแบบ TTL สาเหตุที่ไม่ใช้การแทนลอจิกแบบ TTL ก็เพราะสถานะลอจิกแบบ TTL ถูกควบคุมมาจากสัญญาณรบกวนต่างๆได้ง่าย นอกจากนี้ยังมีปัญหาเกี่ยวกับระยะทางที่สามารถทำการสื่อสารข้อมูลอีกด้วย สำหรับสาเหตุที่ต้องใช้แรงดันในช่วง -15 ถึง -3 และ +3 ถึง +15 ก็เพราะในขณะที่กำลังทำการพัฒนา RS-232-C ขึ้นนั้น ในวงจรคอมพิวเตอร์ต่างๆ โดยทั่วไปมีการใช้ระดับแรงดันในช่องเหล่านี้อยู่

3. ตัวเก็บประจุ CL ที่ต้องขนานกับอุปกรณ์รับข้อมูลปลายทางจะต้องมีค่าไม่เกิน 2500 PF (พิโคฟารัด) โดยค่านี้ไม่รวมค่าความจุไฟฟ้าของสายเคเบิลเข้าไปด้วย

4. แรงดันขณะเปิดวงจรหรือขณะที่ไม่มีโหลด (VO) จะต้องไม่เกิน 25 โวลต์ ซึ่งก็คือแรงดันใดๆ ในเซอร์กิตของกาวยินเทอร์เฟซแบบ RS-232-C ต้องไม่เกิน 25 โวลต์

5. วงจรรับสัญญาณที่ใช้กับ RS-232-C ต้องสามารถทนต่อกาวยลัดวงจรที่เกิดขึ้นได้ (เช่น ขาสองขาเกิดลัดวงจรโดยไม่ตั้งใจ) โดยไม่ทำให้เกิดความเสียหายต่อตัวมันเองหรืออุปกรณ์ที่เกี่ยวข้องด้วย เช่น เทอร์มินัล, โมเด็ม, พอร์ต I/O และอุปกรณ์ต่างๆ

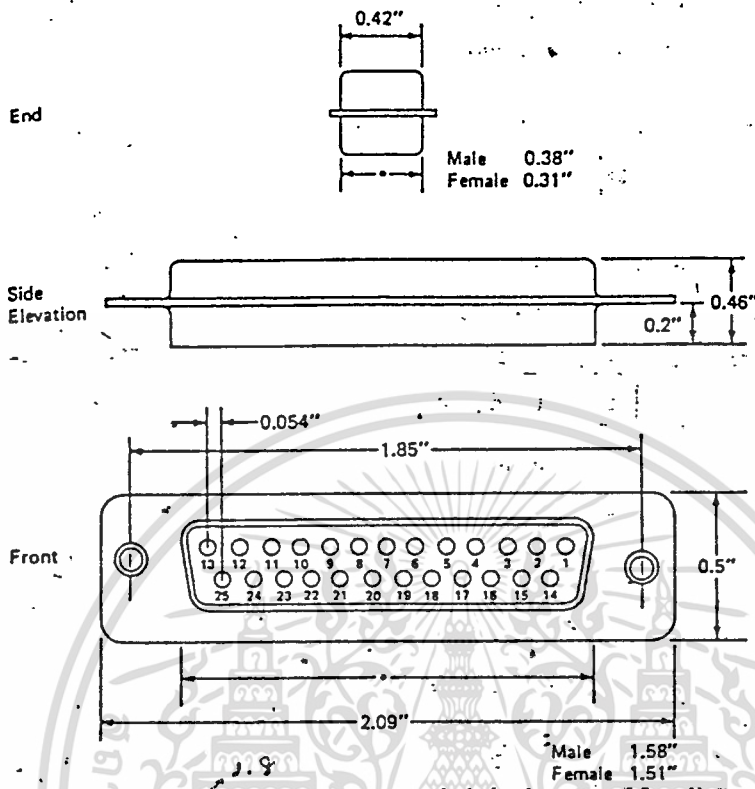
สมบัติทางกลของกาวยินเทอร์เฟซ

ตามมาตรฐาน RS-232-C ไม่ได้กล่าวถึงปลั๊กตัวผู้(plug) หรือปลั๊กตัวเมีย(socket) ของคอนเน็คเตอร์เลยว่าจะต้องมีรูปร่างลักษณะอย่างไร ในปัจจุบันเรามักจะใช้คอนเน็คเตอร์แบบ DB-25 (บางที่เรียกแบบ D-type 25 pin connector) ในการอินเทอร์เฟซตามมาตรฐาน RS-232-C คอนเน็คเตอร์แบบนี้เทียบเท่าแบบ ISO 2113 ซึ่งเป็นมาตรฐานที่ประกาศใช้โดย International Organization for Standardization (ISO)

สำหรับรายละเอียดทางกลของปลั๊กตัวผู้ (DB-25-P) และปลั๊กตัวเมีย (DB-25-S) แสดงไว้ในรูปที่ 3.8 ขอที่สังเกตด้วยว่าคอนเน็คเตอร์ตัวผู้จะเข้ากับ DTE ส่วนคอนเน็คเตอร์ตัวเมียใช้กับ DCE

เอกสารนี้เป็นเอกสารสงวนลิขสิทธิ์ของ บริษัท เทคโนโลยี จำกัด ในนามของศูนย์บริการวิชาการ มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่สามารถนำออกจำหน่าย หรือทำซ้ำโดยไม่ได้รับอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.8 ลักษณะทางกลของคอนเน็คเตอร์แบบ DB-25

ลักษณะการทำงานของ เซอร์กิตต่างๆ

จากตารางที่ 3.2 จะเห็นว่า ตัวอักษรในวงเล็บที่อยู่ท้าย เซอร์กิตประเภทต่างๆ จะเป็นตัวอักษรตัวแรกของกลุ่มตัวอักษร (ประกอบด้วยตัวอักษรสองหรือสามตัว) ซึ่งใช้กันทั่วไปในการอธิบายสัญญาณต่างๆที่เกี่ยวข้องกับการใช้งาน RS-232-C

ตารางที่ 3.2

Interchange circuit	Connector pin assignment	Description	Gnd	Data		Control		Timing	
				From to DCE	DCE	From to DCE	DCE	From to DCE	DCE
AA	1	Protective Ground	X						
AB	7	Signal Ground/Common Return	X						
BA	2	Transmitted Data			X				
BB	3	Received Data		X					
	4	Request to Send					X		
	5	Clear to Send				X			
	6	Data Set Ready				X			
	20	Data Terminal Ready					X		
	22	Ring Indicator				X			
	8	Received Line Signal Detector				X			
	21	Signal Quality Detector				X			
	23	Data Signal Rate Selector (DTE)					X		
	23	Data Signal Rate Selector (DCE)				X			
DA	24	Transmitter Signal Element Timing (DTE)							X
DB	15	Transmitter Signal Element Timing (DCE)							X
DD	17	Receiver Signal Element Timing (DCE)							X
SBA	14	Secondary Transmitted Data			X				
SBB	16	Secondary Received Data		X					
SCA	19	Secondary Request to Send						X	
SCB	13	Secondary Clear to Send				X			
SCF	12	Secondary Received Line Signal Detector				X			

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Circuit AA: Protective Groun

ลวดตัวนำของ เซอร์กิตนี้จะถูกต่อเข้ากับตัวถังของอุปกรณ์เพื่อใช้เป็นสายดิน เมื่อเปรียบเทียบ Protective Ground กับ Signal Ground จะเห็นว่า Signal Ground มีความสำคัญกว่ามาก

Circuit AB:Signal Ground หรือ Common Return

เซอร์กิตนี้ถูกใช้ เป็นจุดอ้างอิงของสัญญาณที่ใช้ในเซอร์กิตต่าง ๆ ยกเว้น เซอร์กิต AA (Protective Ground) เซอร์กิตนี้เป็นเซอร์กิตเดี่ยวที่ต้องถูกต่อไว้เสมอไม่ว่าเป็นการประยุกต์ใช้งานแบบใด

Circuit BA:Transmitted Data

สัญญาณของ เซอร์กิตนี้จะถูกส่งจาก DTE ไปยัง DCE,DTE จะทำให้ เซอร์กิต BA(Transmitted Data) มีสถานะลอจิกเป็น 1 (Mark) ตลอดเวลาที่ไม่มีกาส่งข้อมูล

ในระบบทุกระบบที่ใช้มาตรฐาน RS-232-C DTE จะไม่ทำการส่งข้อมูล นอกจากว่า เซอร์กิตต่อไปนี้มีสถานะลอจิกเป็น 0 (ON)

1. เซอร์กิต CA (Request to Send)
2. เซอร์กิต CB (Clear to Send)
3. เซอร์กิต CC (Data Set Ready)
4. เซอร์กิต CD (Data Terminal Ready)

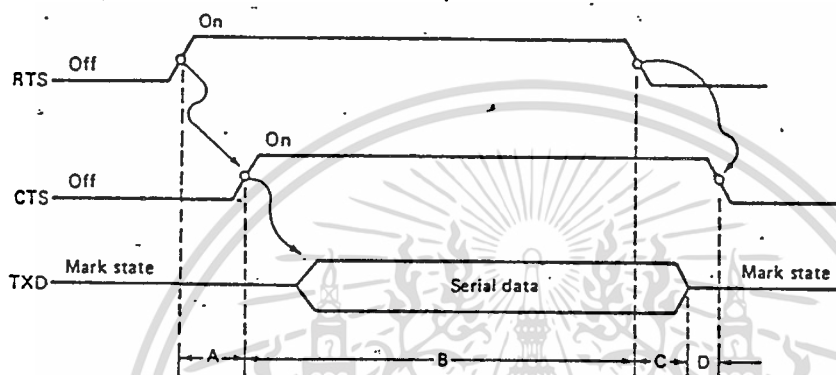
Circuit BB:Received Data

สัญญาณของ เซอร์กิตนี้จะถูกส่งจาก DCE ไปยัง DTE เซอร์กิตนี้จะอยู่ในสถานะ MARK(ลอจิก 0) Received Data (เซอร์กิต BB) จะมีสถานะเป็น OFF (ลอจิก 1) นอกจากนี้ Received Data จะคงอยู่ในสถานะ OFF อีกช่วงระยะเวลาสั้น ๆ ระยะเวลาหนึ่งหลังจากที่ Request to Send เปลี่ยนสถานะจาก ON ไปเป็น OFF เมื่อการส่งข้อมูลเกิดขึ้นเรียบร้อยแล้ว

Circuit CA:Request to Send

สัญญาณ Request to Send นี้ถูกส่งจาก DTE ไปยัง DCE ลักษณะเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

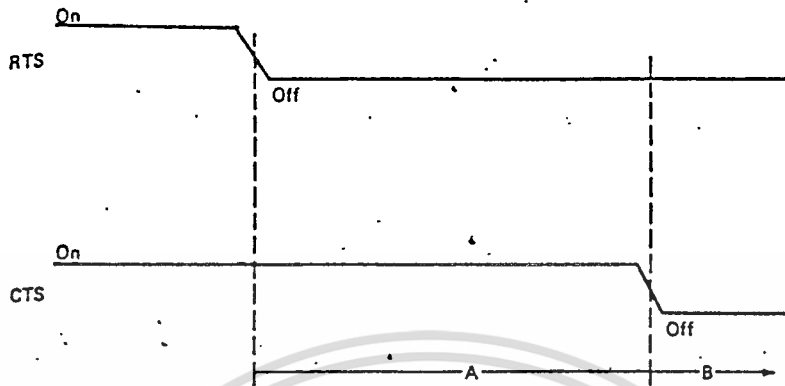
การทำงานร่วมกันของสัญญาณ Request to Send (RTS) และสัญญาณ Clear to Send (CTS หรือเซอร์กิต CB) ซึ่งเกิดขึ้นในการส่งข้อมูลระหว่าง DTE และ DCE แสดงไว้ในรูปที่ 3.9 และ 3.10



รูปที่ 3.9 การทำ Handshake ของสัญญาณ RTS และ CTS ในช่วง A DTE จะป้อนสัญญาณ RTS แสดงให้ DCE ทราบว่า DTE ต้องการส่งข้อมูลซึ่งจะเกิดขึ้นก่อนหน้าก็คือ DCE จะจัดตั้งช่องทางการสื่อสารและป้อนสัญญาณ CTS (เป็น ON) ซึ่งแสดงให้ DTE ทราบว่า DTE สามารถเริ่มต้นส่งข้อมูลได้แล้ว แต่ TXD จะยังอยู่ในสถานะ Mark อยู่ ในช่วง B ข้อมูลจะถูกส่งผ่านทางเซอร์กิต transmitted data เมื่อข้อมูลถูกส่งออกไปจนหมดแล้ว DTE จะ OFF สัญญาณ RTS เพื่อบอกให้ DCE ทราบว่า DTE ไม่ต้องการส่งข้อมูลอีกต่อไป ในช่วง C เมื่อ DCE ส่งข้อมูลทั้งหมดออกไปยัง communication link เสร็จแล้ว เซอร์กิต TXD จะกลับเข้าสู่สถานะ MASK ในช่วง D DCE แจ้งให้ DTE ทราบว่า DCE พร้อมแล้วที่จะรับข้อมูลชุดใหม่เพื่อส่งออกไป โดยการ OFF สัญญาณ CTS

การเปลี่ยนสถานะจาก ON ไปเป็น OFF ของสาย RTS เป็นการสั่งให้ DCE ส่งข้อมูลที่ค้างเหลืออยู่ที่จุดเชื่อมต่อ (Interface point) ของเซอร์กิต Transmitted Data ออกไปยังช่องทางการสื่อสาร และออกจากโหมดการส่งข้อมูล (ในกรณีของ Full-duplex หรือ simplex) หรือ เข้าสู่โหมดการรับข้อมูล (ในกรณีของ half-duplex) DCE จะตอบสนองต่อสัญญาณนี้

โดยทำให้สัญญาณ Clear to Send มีลอจิกเป็น 1 (OFF)



รูปที่ 3.10 ในช่วง (A) DTE ไม่สามารถ ON สัญญาณ RTS ใหม่อีก ครั้งหนึ่งได้ DTE ต้องรอจนกระทั่ง DCE ส่งข้อมูลที่เหลือออกไปจนหมด โดย DCE จะ OFF สัญญาณ CTS เพื่อแสดงให้ DTE ทราบว่ามันพร้อมที่จะรับข้อมูล ชุดใหม่แล้วในช่วง (B) DTE สามารถ ON สัญญาณ RTS ใหม่อีกได้ เนื่องจาก CTS มีสถานะเป็น OFF

การทำ handshake โดยใช้ Request to Send กับ Clear to Send ที่อธิบาย ไปนั้นใช้ได้ทั้งในการส่งข้อมูลที่ละตัวแรกเคอร์วี หรือ ที่ละ Block ตัวอย่างเช่น สมมุติให้หนึ่งตัวแรกเคอร์วี ประกอบด้วยบิตต่าง ๆ 10 บิต เมื่อทำการส่งข้อมูลแต่ละตัวแรกเคอร์วีดังนี้ เมื่อส่งข้อมูลครบ 10 บิต DTE จะป้อนสัญญาณลงในสาย Request to Send และคอยรับสัญญาณจาก DCE ทางสาย Clear to Send สำหรับการ handshake ในการส่งข้อมูลทีละบิตนั้น DTE จะส่งตัวแรกเคอร์วีพิเศษที่บอกจุดสิ้นสุดของบิต (End of Transmission character) เพิ่มเข้าไปด้วย และเมื่อถึงจุดสิ้นสุดของบิตข้อมูล DTE จะ OFF สัญญาณ Request to Send ในการตอบสนองต่อเหตุการณ์เหล่านี้ DCE จะ OFF สัญญาณ Clear to Send เมื่อตัวแรกเคอร์วีพิเศษที่บอกจุดสิ้นสุดของข้อมูลได้ถูกส่งจาก DCE ออกไปยังเครือข่ายการสื่อสาร (Communication network) เรียบร้อยแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่ไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรนำมาไปใช้

Circuit CB:Clear to Send

สัญญาณนี้เป็นสัญญาณควบคุมซึ่งถูกส่งจาก DCE ไปยัง DTE เพื่อบอกให้ DTE ทราบว่า DCE พร้อมที่จะรับข้อมูลที่จะส่งมาจาก DTE บนสาย Transmitted Data แล้ว เมื่อสัญญาณ Clear to Send อยู่ในสถานะ ON รวมทั้งสัญญาณ Request to Send, Data Set Ready หรือ Data Terminal Ready มีสถานะเป็น ON คือยกการ ON ของสัญญาณ เหล่านี้จะบอกให้ DTE ทราบว่าข้อมูลที่ส่งไปยัง DCE จะถูก DCE รับไว้และส่งต่อไปยัง Communication Channel เมื่อสัญญาณ Clear to Send อยู่ในสถานะ OFF จะบอกให้ DTE ทราบว่า DCE ไม่พร้อมที่จะรับข้อมูล ดังนั้น DTE จะยังไม่ส่งข้อมูลออกมา

Circuit CC:Data Set Ready

สัญญาณนี้เป็นสัญญาณควบคุมที่ส่งจาก DCE ไปยัง DTE ในกรณีที่ Data Set Ready อยู่ในสถานะ ON แสดงว่า DCE ได้ถูกคอกับ Communication Channel เรียบร้อยแล้ว ในกรณีที่ DCE ของเราสามารถต่อโทรศัพท์ได้โดยอัตโนมัติ การที่ Data Set Ready เป็น ON หมายความว่า DCE ของเรา (local) ได้ต่อโทรศัพท์ (เรียก) DCE ของเครื่องคอมพิวเตอร์ที่เราต้องการติดต่อด้วย (Remote) ได้ครบรับต่อการเรียกทำให้เกิดการเชื่อมต่อกับของ Communication Channel ขึ้นระหว่าง DCE ทั้งสองด้าน ทำให้สามารถทำการสื่อสารข้อมูลระหว่างกันได้ เมื่อ Communication Channel ถูกเชื่อมต่อแล้ว ระบบเข้าสู่โหมดการส่งข้อมูล (ไม่ใช่โหมดการส่งสัญญาณเสียง คือเราพูดสายไม่ได้)

Circuit CD:Data Terminal Ready

สัญญาณควบคุมตัวนี้จะถูกส่งจาก DTE ไปยัง DCE สัญญาณ Data Terminal Ready ต้องอยู่ในสถานะ ON ก่อนที่ DCE จะ ON สัญญาณ Data Set Ready ขณะใดก็ตามที่ DCE คอกับช่องทางสื่อสารแล้ว Data Terminal Ready เปลี่ยนสถานะจาก ON เป็น OFF, DCE จะตัดการเชื่อมต่อกับระหว่าง DCE กับ Communication Channel ทิ้งในทันที

เอกสารนี้เป็นเอกสารทบทวนวิชาสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Circuit CE: Ring Indicator

สัญญาณนี้เป็นสัญญาณควบคุมที่ถูกส่งจาก DCE ไปยัง DTE เมื่อสัญญาณนี้มีสถานะเป็น ON แสดงว่า DCE กำลังได้รับสัญญาณเสียงกริ่ง (Ringing signal) ที่มีเข้ามา สำหรับช่วงเงียบระหว่างเสียงกริ่ง (เงียบและตั้งเป็นช่วง ๆ) และในกรณีที่ DCE ไม่ได้รับสัญญาณเสียงกริ่ง สัญญาณ Ring Indicator จะมีสถานะเป็น OFF เราใช้สัญญาณควบคุมตัวนี้ในกรณีที่ใช้โมเด็มที่สามารถตอบรับต่อการเรียกได้โดยอัตโนมัติ (Auto answer)

Circuit CF: Received Line Signal Detector

สัญญาณนี้ส่งจาก DCE ไปยัง DTE เมื่อ DCE ได้รับสัญญาณ carrier (ซึ่งต้องเป็นตามข้อกำหนดของบริษัทผู้ผลิต DCE ด้วย) ที่ส่งมาจาก DCE อีกด้านหนึ่ง (Remote side) สัญญาณ Received Line Signal Detector จะมีสถานะเป็น ON แสดงว่า DCE จับสัญญาณใน Communication Channel ซึ่งจะถูกนำไป demodulate ได้แล้ว ในโมเด็มแบบต่าง ๆ สายเส้นนี้จะถูกต่อกับ LED เพื่อแสดงให้รู้ว่าขณะนี้มีสัญญาณ carrier เข้ามาหรือไม่

ในการใช้งานเทอร์มินัลที่มีจำหน่ายในท้องตลาด ส่วนมากเราต้องให้สัญญาณนี้มีสถานะเป็น high ตลอดเวลาก่อนที่จะรับหรือส่งข้อมูล

โครงสร้างทั่วไปของมาตรฐาน RS-232-C:

เนื่องจากรูปแบบของกลุ่มสัญญาณที่ใช้ในการสื่อสารข้อมูลมีแตกต่างกันออกไปมากมาย ขึ้นอยู่กับลักษณะของระบบที่ต้องการใช้ โครงสร้างของระบบอาจเป็นไปได้หลายแบบตั้งแต่เทอร์มินัลเข้ากับเครื่องไมโครคอมพิวเตอร์ ซึ่งเป็น การอินเทอร์เฟสแบบง่าย ๆ ใช้เครื่องคอมพิวเตอร์ ของเราร่วมกับเครื่อง คอมพิวเตอร์ เครื่องอื่นโดยอาศัยการมัลติเพล็กซ์ (Multi-plexed) ใช้ส่ง และรับข้อมูลแบบซิงโครไนส์ (Synchronous) หรือใช้กับสาย Dedicated Line (สายที่ใช้ในการส่งข้อมูลเพียงอย่างเดียว ใช้ส่งสัญญาณเสียงไม่ได้) ซึ่งเป็นการใช้ร่วมกับเทอร์มินัลปลายทางเครื่องอื่น ๆ อย่างไรก็ตาม EIA ได้ ออกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แบ่งมาตรฐาน ของการใช้สายสัญญาณออกเป็นกลุ่มตามสภาพของระบบต่าง ๆ กลุ่มของสัญญาณที่เข้าร่วมกับระบบไมโครคอมพิวเตอร์จะถูกแบ่งออกเป็น 7 กลุ่ม ดังนี้

- ใช้ในการส่งข้อมูลอย่างเดียว (Transmit only)
- ใช้ในการส่งข้อมูลอย่างเดียวแต่ใช้สัญญาณ RTS ด้วย
- ใช้ในการรับข้อมูลอย่างเดียว (Receive only)
- ใช้ส่งและรับข้อมูลแบบฮาล์ฟดูเพล็กซ์ (Half Duplex)
- ใช้ส่งและรับข้อมูลแบบฟูลดูเพล็กซ์ (Full Duplex)
- ใช้ส่งและรับข้อมูลแบบฟูลดูเพล็กซ์ แต่ใช้สัญญาณ RTS ด้วย
- แบบพิเศษ (Special)

การอินเทอร์เฟสแบบต่าง ๆ ที่กล่าวมานี้ได้แสดงไว้ในตารางที่ 3.3 ซึ่งได้ระบุสายสัญญาณที่จำเป็นต้องต่อในการอินเทอร์เฟสแต่ละแบบ

ตารางที่ 3.3 RS-232-C Standard Configuration

RS-232-C interchange circuit	Transmit		Receive only	Half duplex	Full duplex		Special
	Transmit only	only with RTS			duplex with RTS		
1 Protective Ground	-	-	-	-	-	-	0
7 Signal Ground	X	X	X	X	X	X	X
2 Transmitted Data	X	X		X	X	X	0
3 Received Data			X	X	X	X	0
4 Request to Send		X		X		X	0
5 Clear to Send	X	X		X	X	X	0
6 Data Set Ready	X	X	X	X	X	X	0
20 Data Terminal Ready	S	S	S	S	S	S	0
22 Ring Indicator	S	S	S	S	S	S	0
8 Received Line Signal Detector			X	X	X	X	0

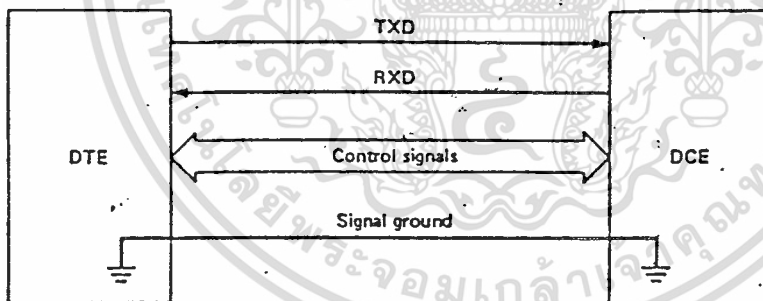
X = ใช้งานในทุกกรณี

S = ใช้ในกรณีที่ระบบของเราเกี่ยวข้องกับเครือข่ายโทรศัพท์ด้วย

0 = เลือกใช้ตามลักษณะของระบบของเรา

จากตารางที่ 3.3 จะเห็นว่า มีเซอร์กิตอยู่ เซอร์กิตหนึ่งที่ต้องคอยอยู่เสมอ คือ เซอร์กิต Signal Ground (ขา 7) ส่วนเซอร์กิตอื่นจะต่อหรือไม่ขึ้นกับการประยุกต์ใช้งานของเรา ให้เลือกจากวิธีการส่งข้อมูลของเรว่าเป็นแบบใดและต้องคิดว่าเข้ากับระบบของเราได้หรือไม่

การประยุกต์ใช้งานของการส่งข้อมูลแบบ Full-duplex ที่ใช้กันมากในระบบไมโครคอมพิวเตอร์คือ ใช้กับเทอร์มินัลคือ ใช้กับเทอร์มินัลที่ทำหน้าที่ส่งและรับข้อมูลดังนี้ คาร์แรกเตอร์จะถูกส่งจากคีย์บอร์ดไปยังไมโครคอมพิวเตอร์และถูกสะท้อน (echo) ไปแสดงบนจอภาพ หรือพิมพ์ออกที่เครื่องพิมพ์ ในกรณี เช่นนี้ ข้อมูลจะเคลื่อนที่ ในสองทิศทางพร้อม ๆ กัน โดยถูกส่งและรับจาก DTE (คีย์บอร์ดและจอภาพ) กับ DCE (พอร์ทอินพุท/เอาพุทแบบอนุกรมของไมโครคอมพิวเตอร์) ดังแสดงในรูปที่ 3.10



บทที่ 4

หลักการทํางานของเครื่องส่งข้อมูลทางสายไฟฟ้าส่งกำลัง

การทำงานของเครื่องนี้มีลักษณะการสื่อสารสองทิศทางซึ่งเป็นลักษณะ
 ฮาล์ฟดูเพล็กซ์ Half Duplex การส่งสัญญาณเป็นแบบฟรีควอนซีชันคีย์
 ของฟูลดูเพล็กซ์ (Full Duplex) การส่งสัญญาณเป็นแบบฟรีควอนซีชันคีย์
 (FSK) โดยที่จะต้องมียุครับส่ง 2 ยุค ตั้งอยู่ในช่องตำแหน่งที่ต้องการทํากการ
 สื่อสาร โดยกำหนดให้จุดหนึ่งเป็นออริจินัล (Originate) และอีกจุดหนึ่ง
 เป็นอานส์เชอร์ (Answer) ดังรูป

อุปกรณ์ทั้งสองชุดมีวงจรมีเหมือนกันทั้งการกำหนดค่าอุปกรณ์และความถี่

ออริจินัล / วงจรส่ง เมื่อข้อมูลเป็นศูนย์ (Mark) ความถี่ส่ง 80 KHz

เมื่อข้อมูลเป็นหนึ่ง (Space) ความถี่ส่ง 85 KHz

วงจรรับ เมื่อข้อมูลเป็นศูนย์ (space) ความถี่รับ 90 KHz

เมื่อข้อมูลเป็นหนึ่ง (Mark) ความถี่รับ 95 KHz

อานส์เชอร์ / วงจรส่ง เมื่อข้อมูลเป็นศูนย์ (Space) ความถี่ส่ง 90 KHz

เมื่อข้อมูลเป็นหนึ่ง (Mark) ความถี่ส่ง 95 KHz

วงจรรับ เมื่อข้อมูลเป็นศูนย์ (Space) ความถี่รับ 80 KHz

เมื่อข้อมูลเป็นศูนย์ (Mark) ความถี่รับ 85 KHz

ความถี่ใช้ในรูป 15

เมื่อข้อมูลเป็นหนึ่ง (Mark) ความถี่ส่ง 85 KHz

เมื่อข้อมูลเป็นศูนย์ (space) ความถี่ส่ง = 80 KHz

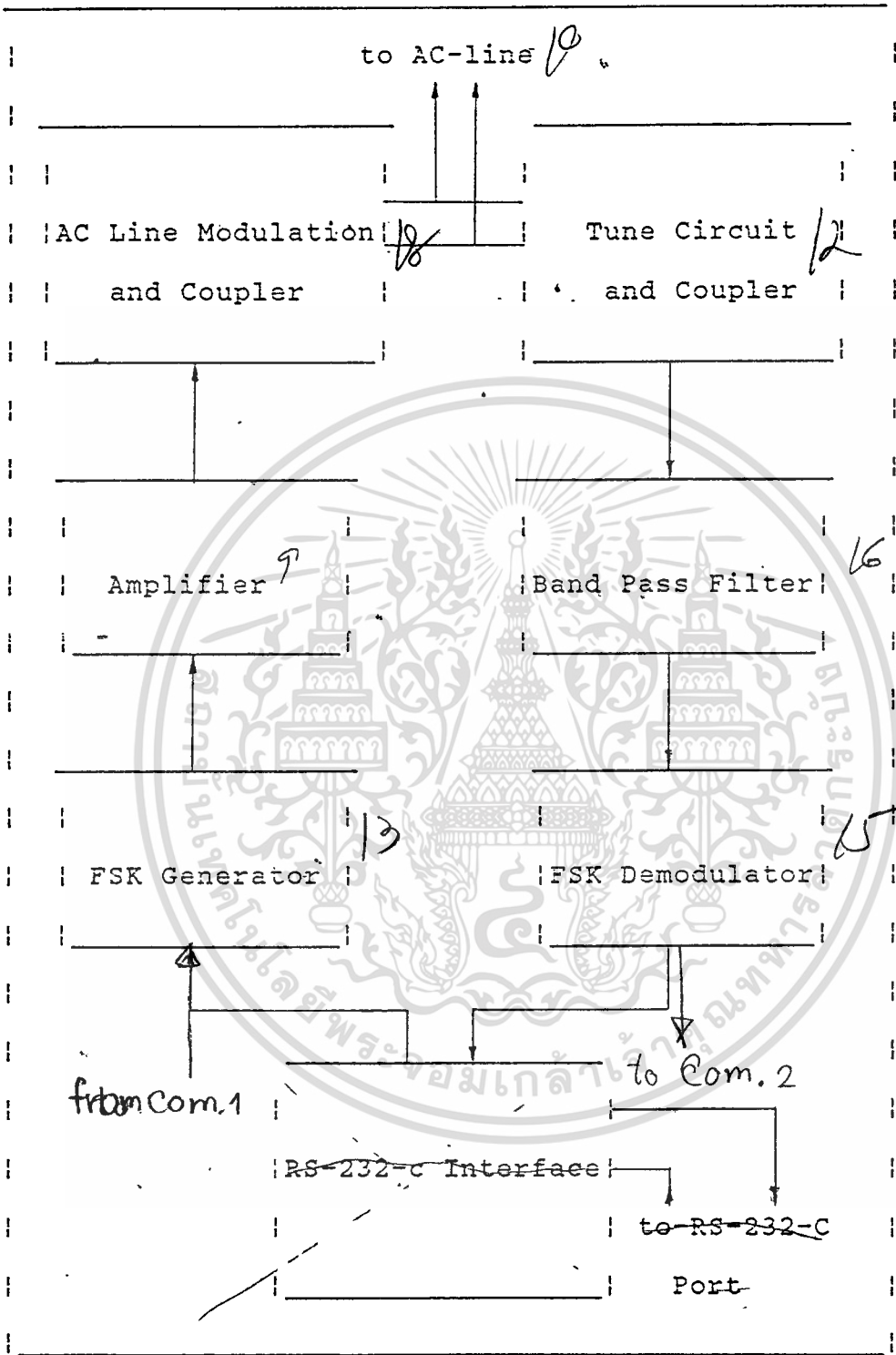
จากรูปที่ ~~4.1~~ เป็นบล็อกไดอะแกรมของ เอซีไลน์โมเด็ม ซึ่งแบ่งออกเป็น ภาคใหญ่ๆ ได้ 2 ภาคคือ ภาคส่งสัญญาณและภาครับสัญญาณ

ภาคส่ง

รับสัญญาณจาก Port } RS-232-C ของอุปกรณ์ภายนอกเข้ามาทาง RS-232-C Interface 18 ทำการปรับแรงดัน (Voltage) ของ Port 4 ให้เข้ามาอยู่ในระดับการใช้งานได้กับ TTL ส่งสัญญาณนี้ให้กับวงจร FSK Generator 13 ซึ่งใช้ IC เบอร์ XR-2206 7 ทำการเปลี่ยนสัญญาณข้อมูล "0" หรือ "1" ให้เป็นความถี่ที่ต่างกันสองความถี่แทนข้อมูลแต่ละค่าส่งไปทำการขยายที่วงจรขยายสัญญาณ (Amplifier) 11 หลังจากขยายสัญญาณแล้วส่งต่อไปยังวงจร AC-line Modulator and Coupler 29 ทำการผสมความถี่ที่มีค่าแทนข้อมูล เข้าไปยังระบบสายไฟฟ้าส่งกำลัง

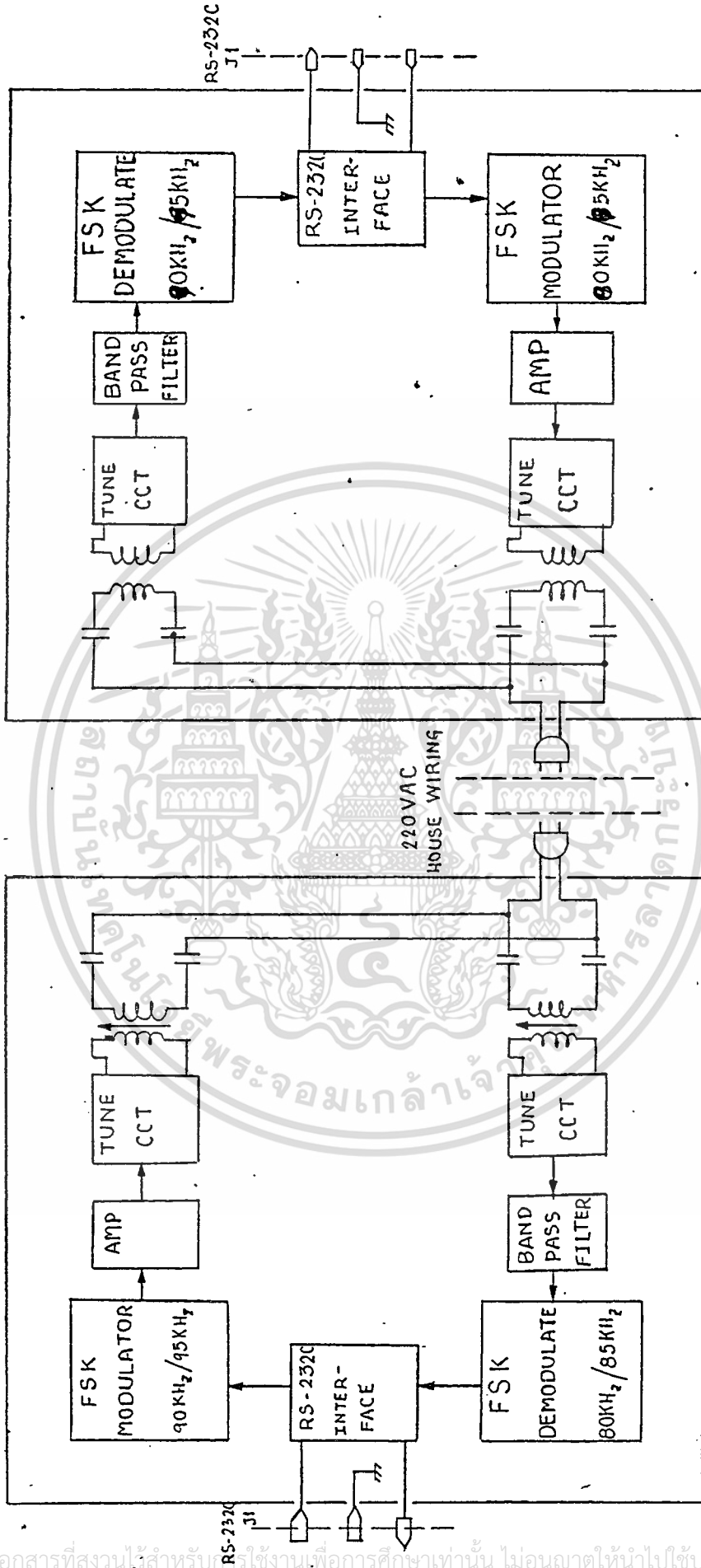
ภาครับ

รับสัญญาณจากสายไฟฟ้าส่งกำลังเข้ามาในวงจรจูน (Tune Circuit and Coupler) 26 ทำการรับสัญญาณในย่านความถี่ที่กำหนดซึ่งสัญญาณนี้เป็นสัญญาณที่ผสมผสานระหว่างสัญญาณของ AC-line Modem 13 ทั้งสองที่ทำการสื่อสารกันอยู่ เนื่องจากย่านความถี่อยู่ใกล้เคียงกัน ดังนั้นเพื่อแยกรับเอาสัญญาณที่ส่งมาจาก AC-line Modem 13 ที่อยู่ปลายทางให้ผ่านเข้ามาได้เพียงอย่างเดียวไม่ให้ความถี่ที่ส่งจากภาคส่งชุดเดียวกันเข้ามารบกวน จึงผ่านสัญญาณนี้เข้าวงจร Band Pass Filter 16 เพื่อแยกเอาเฉพาะความถี่ที่ต้องการ จากนั้นส่งผ่านไปยังวงจร FSK Demodulator 15 ซึ่งใช้ IC เบอร์ XR-2211 เพื่อแปลงความถี่ที่รับมาให้กลับเป็นค่า "0" หรือ "1" ตามค่าที่ส่งมาจากชุดปลายทาง จากนั้นส่งต่อไปยังวงจร RS-232-C Interface 18 เพื่อปรับแรงดันเป็นแรงดันของ RS-232-C Port 13 เพื่อส่งต่อไปยังอุปกรณ์ภายนอก

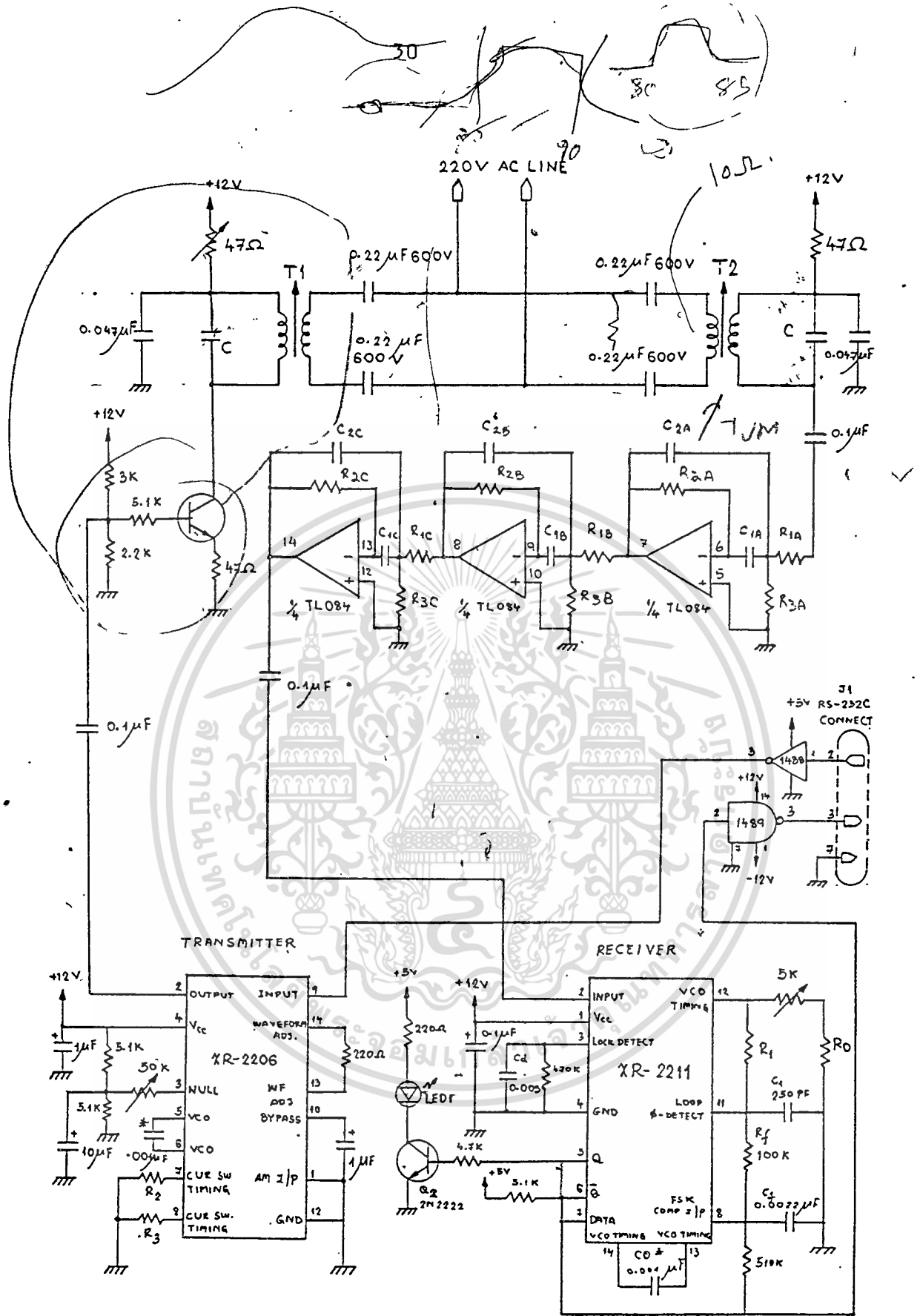


รูปที่ 4.1 Block Diagram 19

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

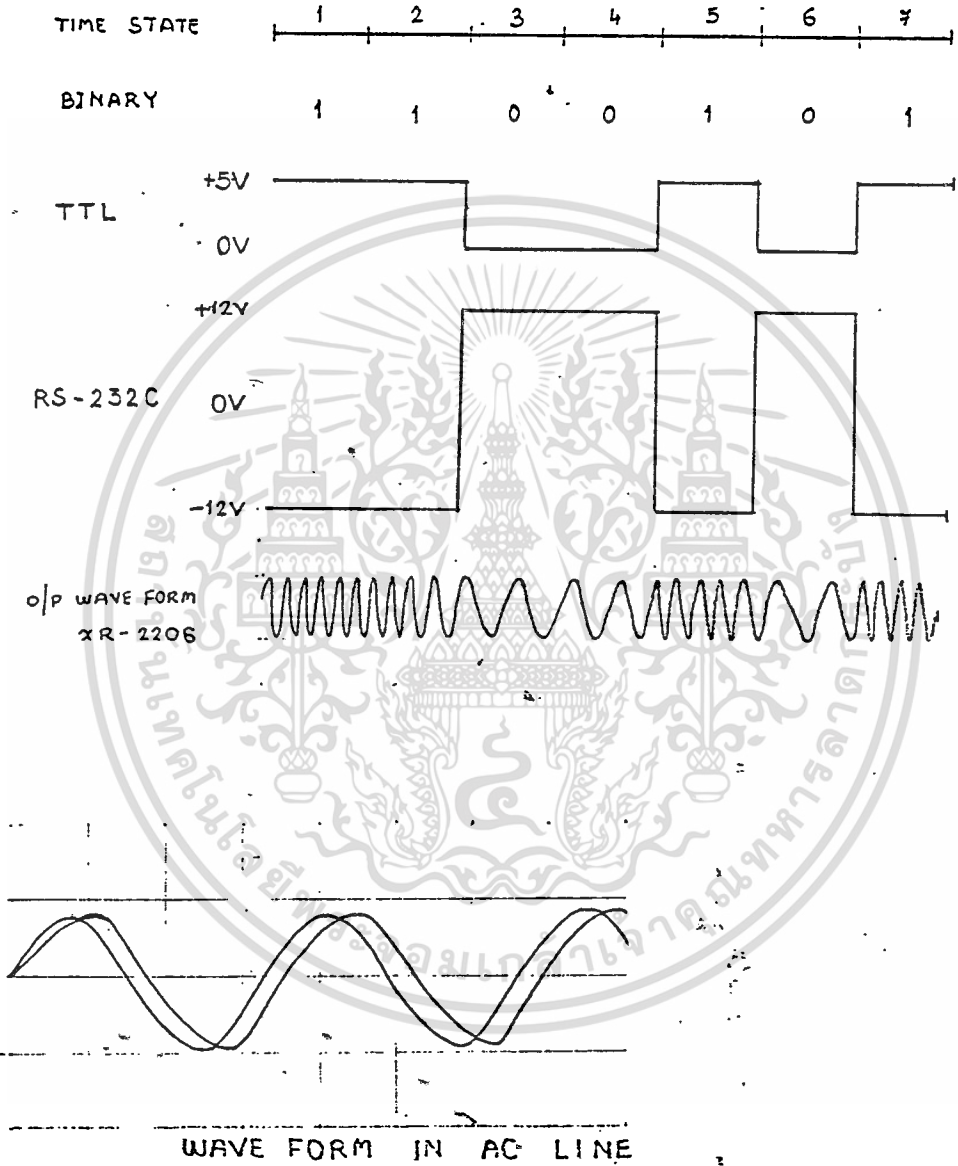


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับ... ใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

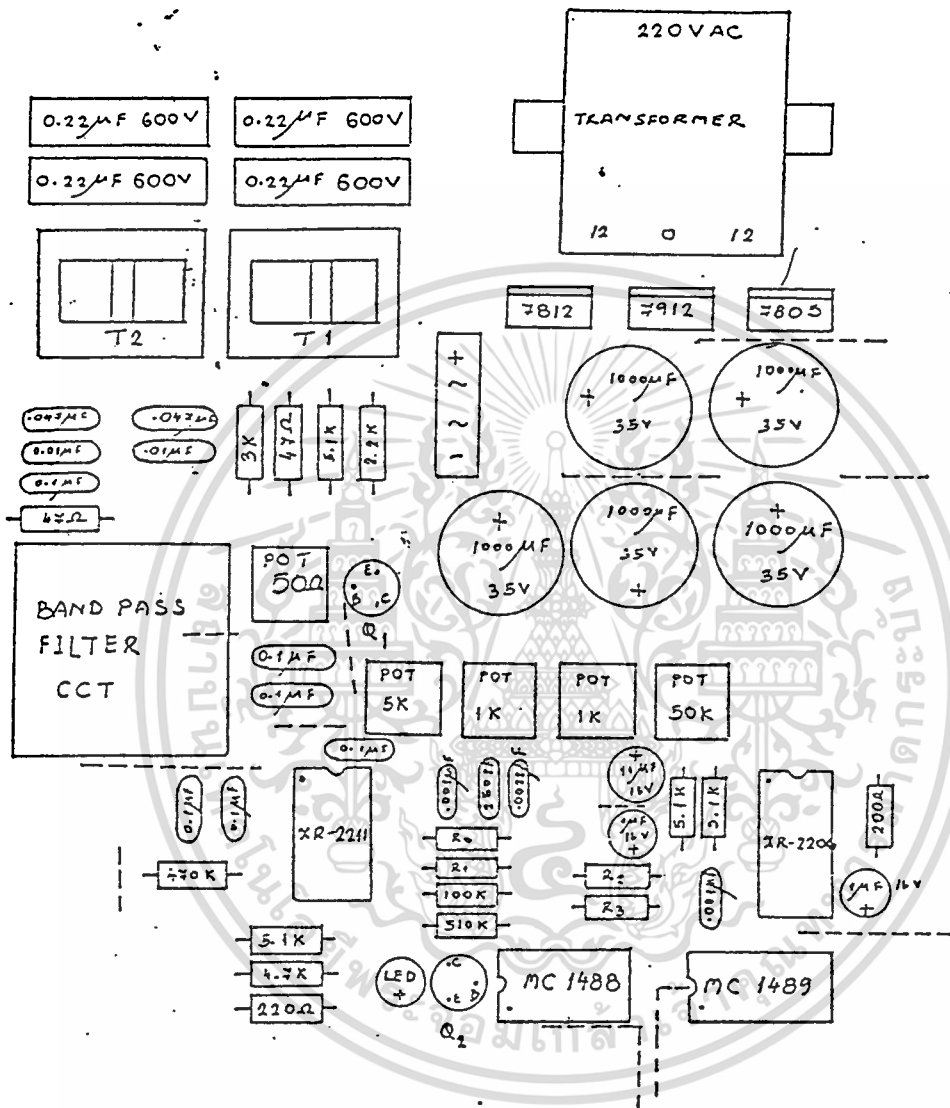


ORIGINATE	ANSWER	ANSWER	ORIGINATE
R_2	R_2	R_1	R_1
VALVE 11.36K	10.53K	170K	191K
F_3	R_3	R_0	R_0
85 KHz	11.11K	10K	9.1K
80 KHz	95 KHz	f_0	92.5 KHz
	90 KHz		

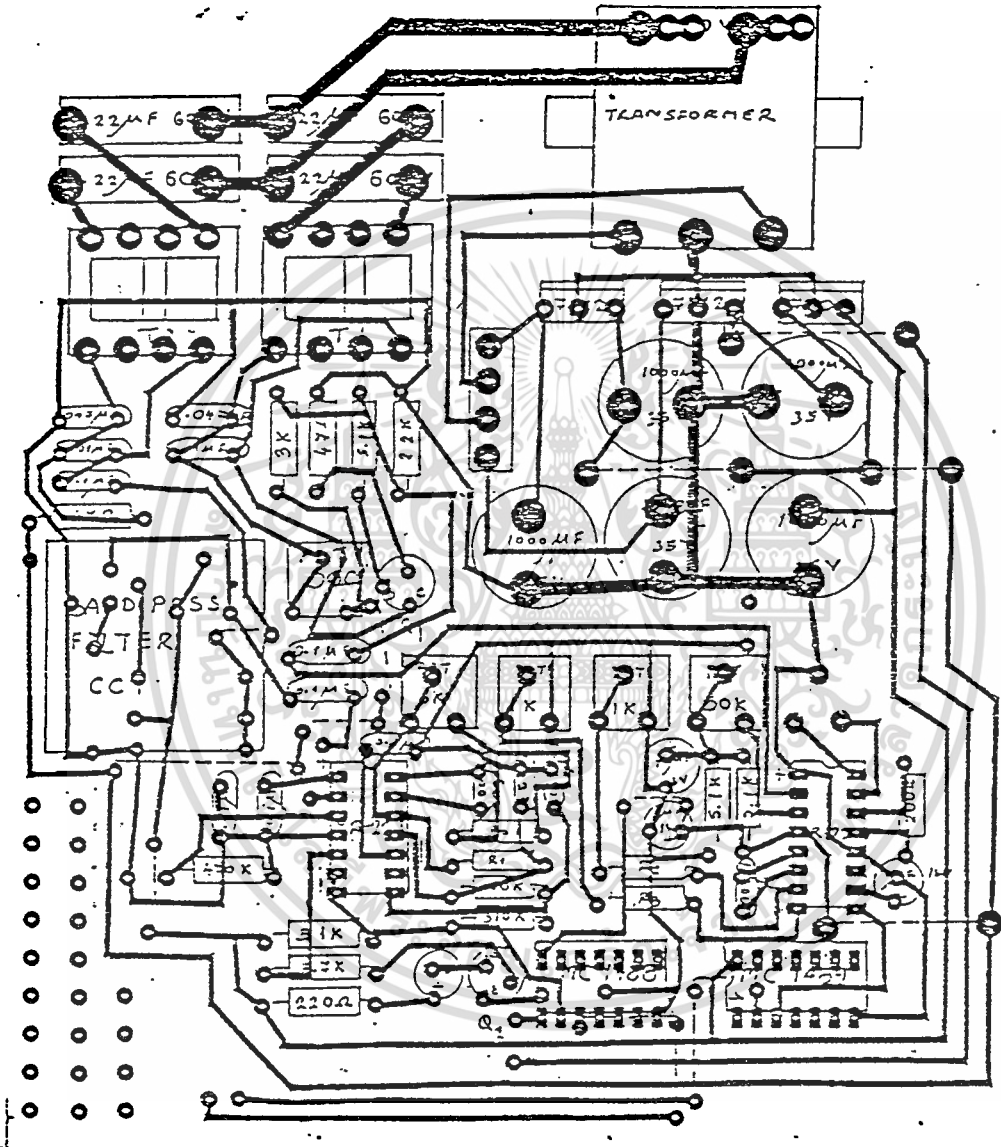
เอกสารนี้เป็นเอกสารที่สร้างขึ้นเพื่อการเรียนการสอนเท่านั้น อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



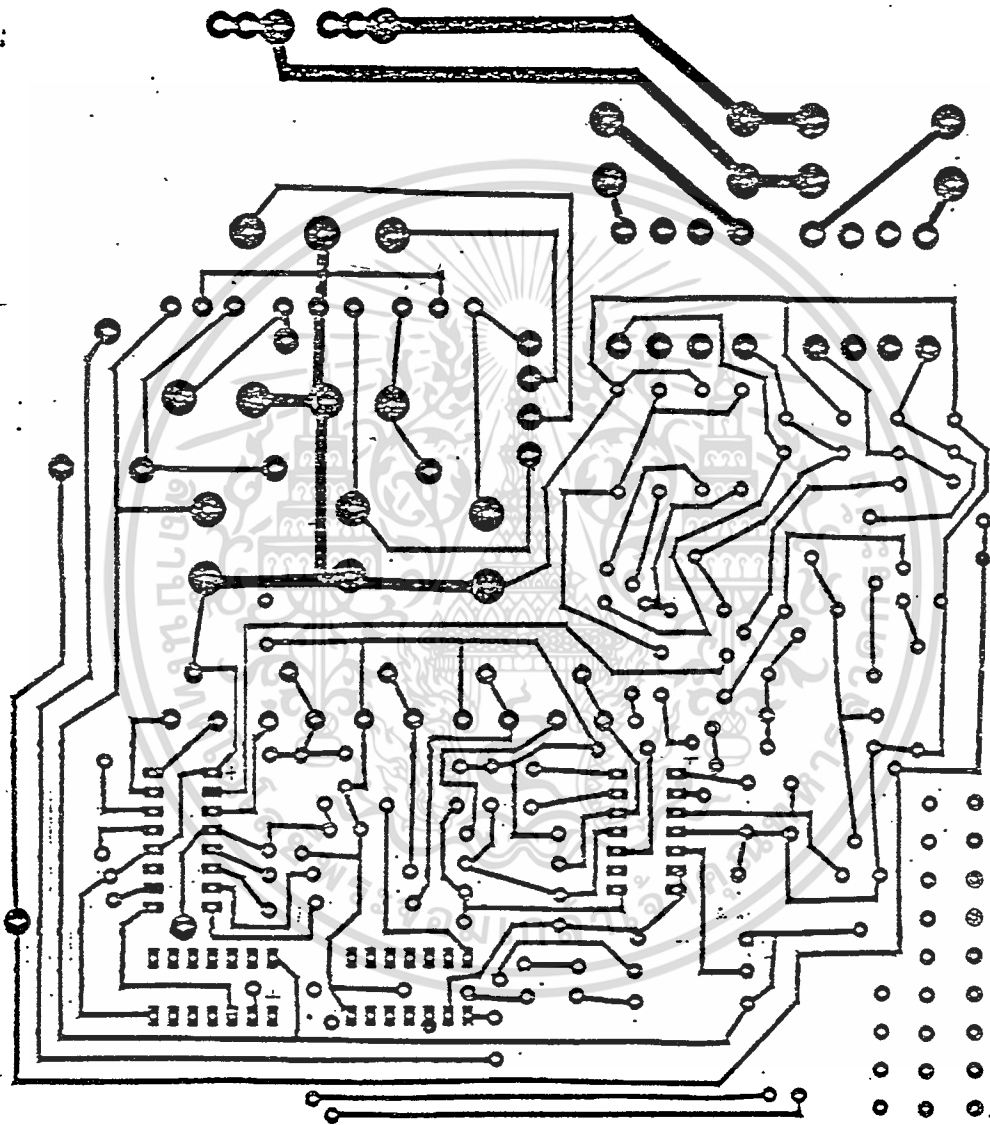
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5IC XR-2206 →

เป็นอุปกรณ์ อิเล็กทรอนิกส์ที่ใช้ในการสร้างคลื่น ซึ่งผลิตโดย บริษัท Exar Integrated Systems¹⁸ โดยที่อุปกรณ์ตัวนี้สามารถที่จะผลิตคลื่น Sine,⁵ Square,⁸ Triangle และ Pulse wave forms¹⁶ มีเสถียรภาพสูง ให้ความแน่นอนเชื่อถือได้ สำหรับ Out put Wave form¹² สามารถที่จะปรับระดับแรงดัน (Amplitude)¹¹ และความถี่ผสมผสาน (Modulate)¹⁰ โดยอาศัยแรงดันมาจากภายนอก ความถี่ที่อุปกรณ์ตัวนี้สามารถผลิตได้อยู่ในช่วง 0.01 Hz ถึง 1 MHz ความถี่ของการ Sweep⁵ เกินกว่า 2000 : 1 ช่วงของความถี่แล้วยังมีผลน้อยมากต่อสัญญาณรบกวน (Distortion)

การประยุกต์ใช้งานได้อีกหลายอย่าง เช่น

- Wave form Generation
- Sweep Generation
- AM/FM Generation
- V/F Conversion
- FSK Generation
- Phase Locked Loops (VCO)

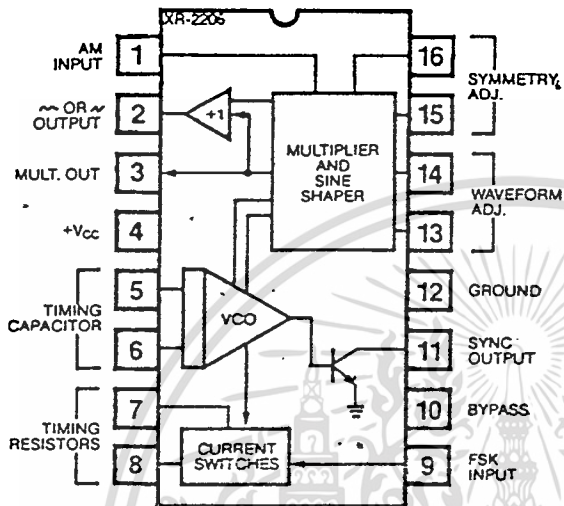
การประเมินค่าสูงสุดตามคุณลักษณะมีดังนี้

Power Supply	26 V
Power Dissipation	750 mw
Derate Above 25 Deg.C	5 mw/Deg.c
Total Timing Current	6 mA
Storage Temperature	-65 Deg.c to +150 Deg.c

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โครงสร้างของ IC XR-2206 *๒๒*

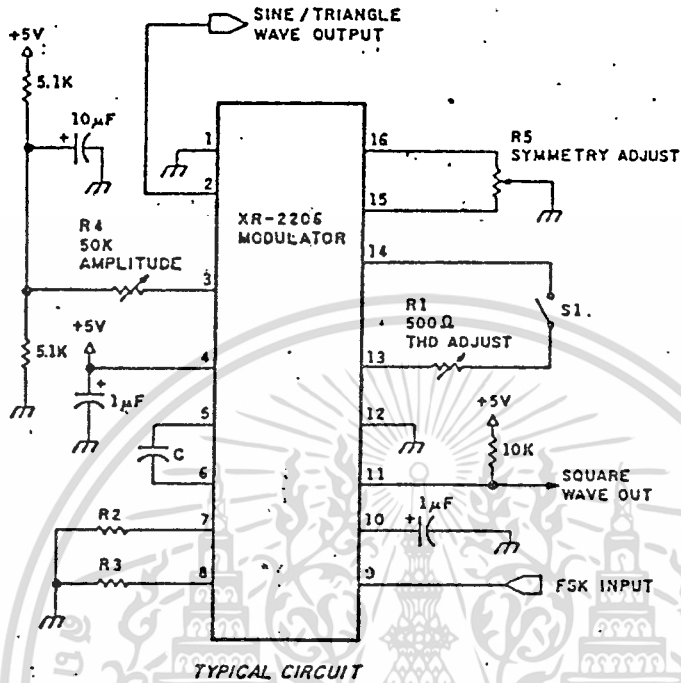
FUNCTIONAL BLOCK DIAGRAM



ประกอบไปด้วย 4 Block 5 ใหญ่ๆ คือ Voltage-Controlled Oscillator (VCO), Analog multiplier และ Sine-shaper, A unity gain buffer Amplifier, และ Set of current switches

VCO นั้นจะผลิตความถี่ออกทาง Output ที่มีสัดส่วนเป็นไปตามกระแส Input ที่ซึ่งความถี่ที่ผลิตนั้นจะถูกกำหนดโดยค่า R และ C โดยต่อเทียบกับ Ground สำหรับรายละเอียดอื่นๆ และตัวอย่างของการนำไปใช้งานให้ดูในคู่มือที่แนบมา

จากนี้จะขอก้าวถึงวงจรตัวอย่างที่ใช้ในการทำโครงงานนี้ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ตัวอย่างที่ใช้ในทรานซิสเตอร์
วงจรถ่ายใช้ในการทดลอง Modulation

ความถี่ที่สามารถจะถูกเลือกได้ด้วย R_2 , R_3 , และ C ระหว่างขา 5, 6, 7 และ 8 สัญญาณ FSK Input จะถูกป้อนเข้าที่ขา 9 ในที่นี้เรากำหนดความถี่ในกรณีที่มีระดับสัญญาณ "1" เข้ามาที่ขา 9 ได้จาก

$$f_H = \frac{1}{R_2 C} \quad \text{และระดับสัญญาณ "0" มีความถี่}$$

$$f_L = \frac{1}{R_3 C}$$

โดยที่ R₂ และ R₃ มีค่าเป็น Ohm สำหรับ C มีค่าเป็น Farads $\times \times$
 R₂ / และ R₃ มีค่าอยู่ระหว่าง 10 KOhm ถึง 100 K.Ohm และ
 C เป็นพวก โพลีคาร์บอเนต (Polycarbonate) โพลีสไตรีน
 (polystyrene), หรือ ไมลาร์ (Mylar) สำหรับอุณหภูมิที่คงที่ เราได้
 เลือกใช้ C = 0.001 Micro F.

ในกรณีที่ใช้ความถี่ 85 KHz ใช้ R₂ = 11.76 KOhm

~~ในกรณีที่ใช้ความถี่ 95 KHz ใช้ R₂ = 10.53 KOhm~~

ในกรณีที่ใช้ความถี่ 80 KHz ใช้ R₃ = 12.50 KOhm

~~ในกรณีที่ใช้ความถี่ 90 KHz ใช้ R₃ = 11.11 KOhm~~

สำหรับในกรณีที่ใช้ R₂ และ R₃ ควรใช้ค่าผิดพลาด ~ 1 % หรืออาจ
 ใช้ความต้านทานปรับค่าต่อรวมเข้าไปด้วยกับค่าที่มีความผิดพลาด 5% จึงจะหา
 ้ให้เกิดมีค่าใกล้เคียง เราจะต้องพิจารณาค่าของ R₄ และ R₅ ด้วย จึงมี
 ผลคือ ฮาร์โมนิค (Harmonic) รวม ในกรณีที่ใช้ในการทดลองนี้
 ที่เปอร์เซ็นต์ดีสทอร์ชัน (Distortion) ค่า ไม่มีผลเกิดขึ้น R₅ ที่ต่อ
 ระหว่างขา 15 และ 16 เป็นกาปรับให้ได้รูปคลื่นสมมาตรกัน ซึ่งอาจจะลอย
 ัวโดยไม่ต้องอะไรไว้ก็ได้ สำหรับ R₁ ใส่ไว้เพื่อเป็นตัวปรับ รูปคลื่นให้ได้รูป
 ว่างที่สวยงาม เราอาจจะใช้ R₁ = 200 โอห์มใส่แทนที่ไว้โดยตลอด
 สำหรับ Out put ที่ออกมาจากขา 2, 3 และ 11 แต่เราใช้เอาที่พุทที่ขา
 2 เนื่องจากเราใช้รูปคลื่นไซน์ (Sine Wave) ในการ มอดดูเลท
 (Modulate) ส่วนขา 3 จะเป็น Mult.Out เราจะต่อ R₄ เข้าไปเพื่อไว้
 กำหนดแอมพลิจูด (Amplitude) ทางเอาที่พุทที่ขา 2 อุปกรณ์ต่างๆที่ใช้นี้จะ
 ต้องมีเสถียรภาพต่อความถี่ดีพอ

IC-XR-2211

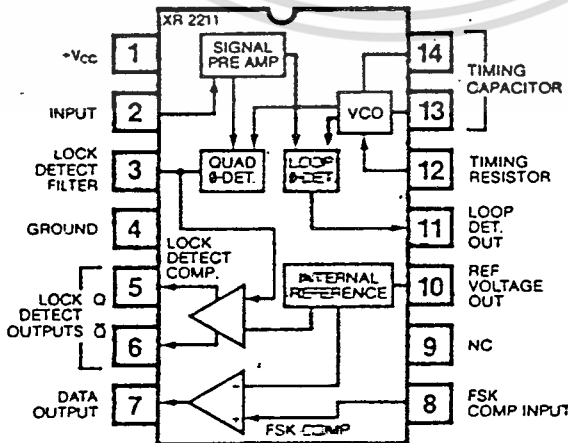
เป็น IC phase-locked loop (PLL) ²⁶ ไดถูกออกแบบมาเพื่อการรับ ¹⁵ ข้อมูลโดยเฉพาะและเหมาะสมอย่างยิ่งสำหรับ FSK Application มีนทำงาน ในช่วงของแรงดันที่กว้างมากคือตั้งแต่ 4.5 ถึง 20 V. และช่วงของความถี่ที่สามารถทำได้คือช่วง 0.01 Hz ถึง 300 KHz และยังสามารที่จะใช้กับ สัญญาณอินพุตที่เป็นอนาล็อก (Analog) ⁸ ระหว่าง 2 mV และ 3 mV นอกจากนี้แล้วยังใช้ร่วมกับอุปกรณ์มาตรฐานได้อีกเช่นพวก DTL, TTL ⁸ และตระกูล ECL

สามารถที่จะประยุกต์ไปใช้ได้เป็นอย่างอื่นเช่น

- FSK Demodulation
- Data Synchronization
- Tone Decoding
- FM Detection
- Carrier Detection

โครงสร้างของ XR-2211 ¹⁹

FUNCTIONAL BLOCK DIAGRAM



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรนำมาใช้

จากโครงสร้างจะประกอบด้วยส่วนต่างๆ โดยมีหลักใหญ่คือ PLL ซึ่งเป็น
 โครงสร้างมาจาก Input Preamplifier, ¹⁸ ผลคูณทางอนาล็อกใช้ phase
 detector, และหลักการวิธีของ VCO Preamplifier ¹⁶ จะใช้โดยมีขีดจำกัด
 ที่อินพุตไม่เกินไปกว่า 2 mV rms ⁶ เป็นภาคขยายที่จะคงที่ในระดับของ
 สัญญาณอินพุตสูงๆ ของ phase detector นั้นใช้ digital exclusive OR
 Gate ²⁵ ที่เอาท์พุทจะให้ผลรวมออกมา และความถี่ที่แตกต่างกันของ input
 และ VCO เอาท์พุท VCO นั้นเป็นการใช้กระแสควบคุมกำเนิดความถี่ สำหรับ
 f_0 นั้นถูกกำหนดโดย R_0 กับ Ground และกระแสที่มาจาก
 phase detector

Reference Voltage, V_r (ขาที่ 10) เป็นขาที่มี bias ภายใน.
 ที่แวงดันเปรียบเทียบกับ โดย

$$V_r = \frac{V^*}{2} - 650 \text{ mV}$$

ระดับแวงดัน DC ที่ขา 11 จากแวงดันเปรียบเทียบกับภายในไปเป็นระดับของแวงดันที่
 ขา 5, 8, 11, และ 12 ที่ขา 10 นี้อาจจะใช้ C 0.1 Micro F. ⁴ มาต่อ
 ไว้กับ Ground เพื่อ bypass ให้วงจรทำงานอย่างสม่ำเสมอ

Loop Phase Detector Output ²⁶ (ขาที่ 11) ที่จุดนี้เป็นเอาท์พุท
 ที่มีค่าความต้านทานสูงใช้สำหรับ loop phase detector PLL ²⁷ ก็จะมี
 Loop filter เป็นแบบโดย R_1 และ C_1 ที่ต่ออยู่ที่ขา 11 กรณีที่ยังไม่มี
 สัญญาณอินพุทหรือไม่มี phase/error กับ PLL ระดับของแวงดัน DC นี้ก็
 จะใกล้เคียงกับ V_r

VCO control Input ¹⁸ (ขาที่ 12) VCO นี้เป็นความถี่ที่วิ่ง
 ได้ตลอดเวลา ซึ่งจะคำนวณหาค่าได้โดย external timing
 resistor, R_0 , ²⁹ ความถี่ที่ขาหาได้มาจากสูตร

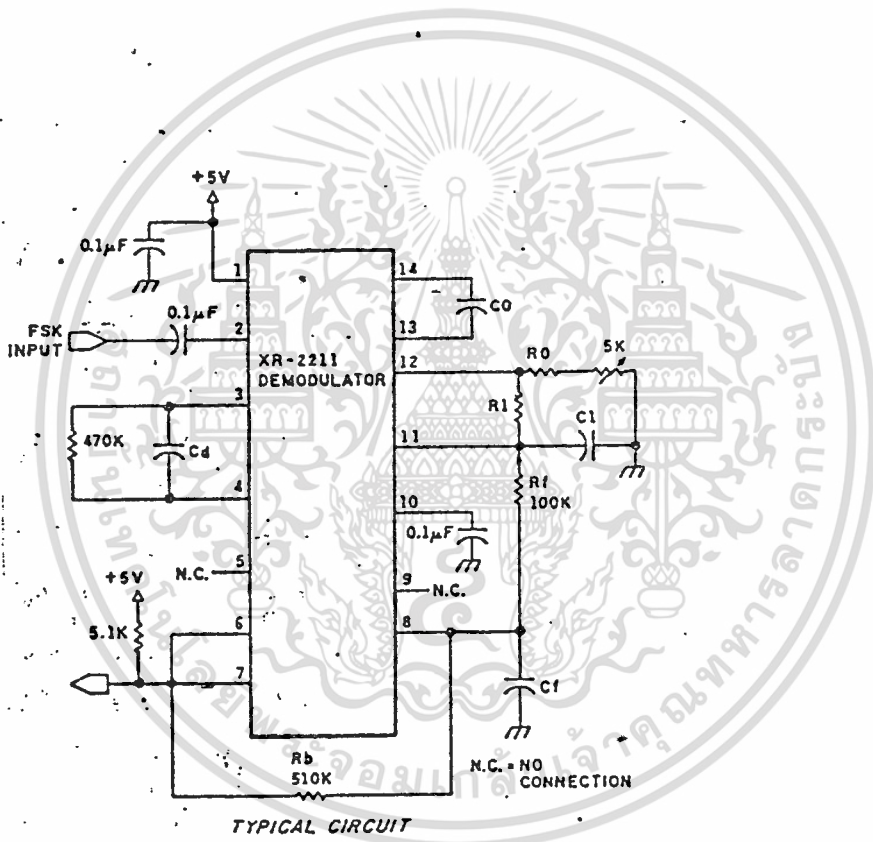
$$f_0 = \frac{1}{R_0 C_0} \text{ Hz}$$

$$R_0 C_0$$

โดยที่ C. เป็น timing Capacitor ครอบมอยู่ที่ขา 13 และ 14 เพื่อเสถียรภาพของการทำงานเขาจึงกำหนดให้ R_o อยู่ในช่วง 10 K.Ohm ถึง 100 K.Ohm ⁴ และที่ขา 12 นี้มีความต้านทานต่ำ VCO Timing Capacitor : ^{se} (ขา 13 และ 14) ความถี่ VCO ที่จะเป็นสัดส่วนกับค่า C ภายนอก. และอาจจะใช้ค่าความจุในย่าน 200 พิโคโอฟารัด ถึง 10 ไมโครโอฟารัด

VCO Frequency Adjustment: สามารถที่จะปรับแต่งโดยต่อความต้านทานปรับค่าอนุกรมกับ R_o ที่ขา 12

สำหรับการประยุกต์ใช้ต่างๆให้ดูจากคู่มือที่แนบมาด้วย ในแถวทดลองขั้นแรกของการทำงานนั้นความถี่ศูนย์กลางของ demodulate ¹⁰ จะถูกผ่านไปอยู่ที่ศูนย์กลางของความถี่ที่เราได้กำหนดการดีเทค (detect) ² เอาไว้ กล่าวคือ พาสแบนด์ที่เรากำหนดไว้โดยสัญญาณคู่ที่มีความถี่ 80/85 KHz และ ~~92.5~~ ~~KHz~~ เราสามารถที่จะคำนวณค่า Compound ต่างๆได้โดยใช้สูตร โดยทั่วไป R_o จะอยู่ในช่วง 10 K.Ohm ถึง 100 K.Ohm แต่ค่าที่ใช้เราจะเป็นผู้กำหนดเอง บ่อยครั้งที่ผลออกมาแล้วทำให้ค่า E_o มากเกินไปจากการคำนวณ เราจึงต้องการใช้ R ปรับค่าต่อเข้าช่วยเล็กน้อย สำหรับ C_o ใช้ 0.001 ไมโครโอฟารัด จากนั้นคำนวณหาค่า R จะได้ค่า R = 12.12 K.Ohm และ ~~10.81~~ K.Ohm จากการคำนวณออกมาจะเห็นว่าค่า ~~เหล่านี้~~ หาซื้อยากตามท้องตลาดจึงใช้ R ปรับค่าได้ประมาณ 5 K.Ohm มาต่ออนุกรมกับ R ที่หาซื้อได้ง่ายเช่น 10 K.Ohm และ 9.1 K.Ohm เข้าไปแทนที่



วงจรที่ใช้ในการ Demodulation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

วงจรรزونและคัพเพลอร์ (Tune and Coupler Circuit) 43

อุปกรณ์ต่างๆในวงจรรزونและคัพเพลอร์นั้นนอกจากทำหน้าที่รับสัญญาณแล้ว ในการสร้างวงจรรزونที่รับสัญญาณจากสายไฟฟ้าส่งกำลังนั้นยังสร้างให้มีหน้าที่ต่าง ๆ ดังนี้ (ดูรูปวงจรรزونประกอบในบทที่ 4)

1. ส่วนที่เป็นวงจรรزون หม้อแปลง T2 และแคปปาซิเตอร์ C ซึ่งประกอบกันขึ้นมาทำงานเป็นวงจรรزونแบบ RLC
2. ส่วนป้องกันแรงดันสูงจากสายส่งกำลัง คือแคปปาซิเตอร์ 0.22 ไมโครฟารัด 600 โวลต์ ทำหน้าที่ตัดแรงดันสูงจากสายส่งกำลังเนื่องจากค่าความต้านทานสูงต่อความถี่ต่ำ
3. ส่วนป้องกันสัญญาณ 50 ไซเคิล (Hz) คือหม้อแปลง T2 ของวงจรรزونเช่นกันเนื่องจากแกนของหม้อแปลงเป็นเฟอร์ไรท์ (Ferrite) จึงตัดสัญญาณ 50 ไซเคิลได้ อีกทั้งการพันหม้อแปลงนี้เป็นเกวียนพันแบบแยกขดกัน จึงตัดการคัพปลิง (Coupling) ระหว่างขดของสัญญาณ 50 ไซเคิลได้

การสร้างหม้อแปลงรับสัญญาณ

- ใช้แกนเฟอร์ไรท์ เพื่อให้ทำงานที่ย่านความถี่สูงที่เราใช้ในการรับส่งสัญญาณและป้องกัน 50 ไซเคิลจากสายส่งกำลัง
- ใช้แกนแม่เหล็กที่ควบคุมแม่เหล็ก เช่นใช้แกน E,I เพื่อเพิ่มค่าควอลิตี้แฟกเตอร์ (Quality factor) ทำให้แบนด์วิด (Bandwidth) แคบลง
- ใช้เทอร์นเรโรว (Turn Ratio) ที่สูงเพื่อลดค่าผลกระทบของวงจรรزون นอกที่เราไม่สามารถควบคุม ค่าอินดักแตนซ์ หรือ แคปปาซิแตนซ์ที่เกิดขึ้นในสายส่งกำลัง
- ในการพันขดลวดควรพันแบบแยกขดกัน เพื่อ
 1. ตัดการรบกวนจาก 50 ไซเคิลที่จะเห็นยวนวาระหว่างขดลวด
 2. เพื่อความปลอดภัยจากแรงดันสูงไม่ให้ เข้ามาสู่วงจรรزونหรือช้อครอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรนำมาใช้

สมการหลักในกาวัดค่าความ

$$W_r = \frac{1}{\sqrt{LC}}$$

$$B = \frac{1}{RC}$$

กาวัดค่าอินตติคตตณซ์และควอลิตีแฟคเตอ์

ในขตลวดจวริงนั้มีค่าสูญเสียซึ่งแทนด้วยค่าความต้านทาน (R_p)
 คอชนานอู่กับค่าอินตติคตตณซ์ ค่าความต้านทานนั้มีผลกับแบนด์วิดธ์
 (Bandwidth) ซึ่งเราไม่สามารถหลีกเลี่ยงที่จะตองวัด เพื่อควบคุมค่าความ
 ต้านทานนั้ให้ได้ ในกาวัดเราอาจใช้บริดจ์ (Bridge), คิวมิเตอ์
 (Q-meter) หรือ อาร์แอลซีมิเตอ์ (RLC meter) ก็ได้ ซึ่งเครื่องมือ
 เหล่านั้จะให้ค่าในเทอมของ Q, W และ L

ค่าคิวแฟคเตอ์ในวงจรวจรอนุกรม

$$Q_s = \frac{\text{Reactive Power}}{\text{Real Power}} = \frac{I^2 X_Ls}{I^2 R_s} = \frac{W_Ls}{R_s}$$

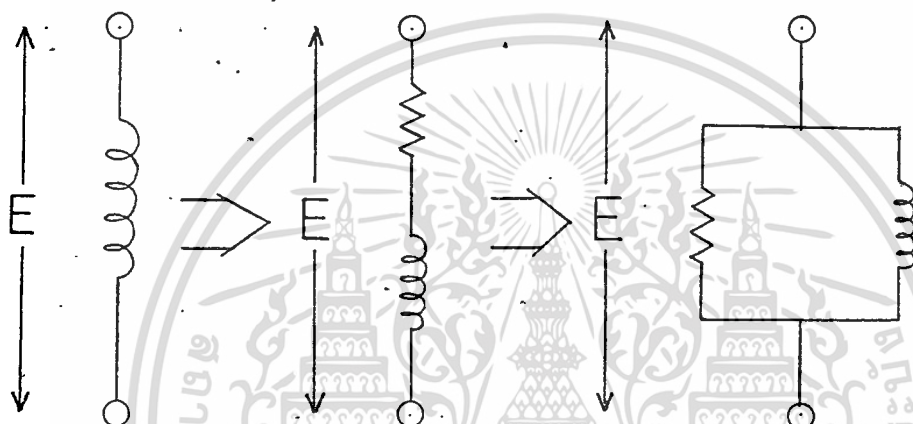
ค่าคิวแฟคเตอ์ในวงจรวจรขนาน

$$Q_p = \frac{E^2 / X_{Lp}}{E^2 / R_p} = \frac{R_p}{W_{Lp}}$$

$$\text{ค่าแบนด์วิดธ์} \quad B = \frac{1}{R_p C}$$

เอกสารนั้เป็นเอกสารที่สงวนไว้ส้าหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และตองอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 6.1 แสดงวงจรเทียบเท่าของขดลวด



การเปลี่ยนค่าของ O_s , L_s , R_s เป็นรูปแบบของ O_p , L_p , R_p

การแปลงค่าต่างในที่นี้ให้เป็นค่าเทียบเท่า (Equivalent) ต้องแปลงที่ความถี่เดียวกัน

$$\frac{1}{R_s + j\omega L_s} = \frac{1}{R_p} + \frac{1}{j\omega L_p}$$

คอนจูเกตซ้ายมือ:

$$\frac{R_s}{R_s^2 + (\omega L_s)^2} - \frac{j\omega L_s}{R_s^2 + (\omega L_s)^2} = \frac{1}{R_p} + \frac{1}{j\omega L_p}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตั้งใหม่

$$\frac{1}{R_p} = \frac{R_s}{R_s^2 + (W L_s)^2}$$

$$R_p = R_s \{ 1 + (W L_s / R_s)^2 \}$$

$$R_p = R_s \{ 1 + (Q_s)^2 \}$$

$$\frac{1}{j W L_p} = \frac{-j W L_s}{R_s^2 + (W L_s)^2}$$

$$L_p = \frac{(R_s)^2 + (W L_s)^2}{W L_s}$$

$$L_p = L_s \left\{ \frac{(R_s)^2}{W^2 (L_s)^2} + 1 \right\}$$

$$L_p = L_s \left(1 + \frac{1}{(Q_s)^2} \right)$$

ค่า $Q_p = Q_s$ เมื่อค่าของ Q มากกว่า 10 ซึ่งสามารถทำให้สมการง่ายขึ้น
ตั้งใหม่

$$R_p = R_s Q^2$$

$$L_p = L_s$$

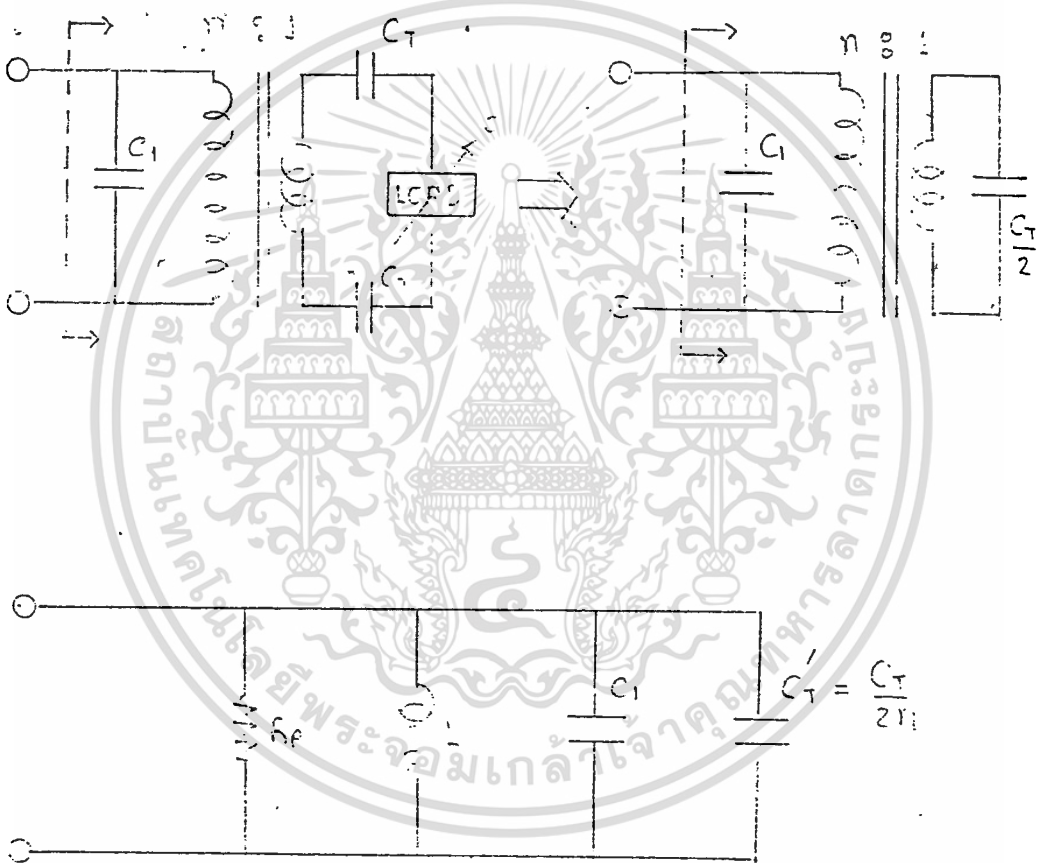
$$B = \frac{W_r}{Q}$$

$$Q = \frac{W L_s}{R_s} = \frac{R_p}{W L_p}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การคำนวณหือแปลงและการกำหนดค่าแคปซิติแวนซ์

จากวงจรเราจะกำหนดให้ค่าอิมพีแดนซ์ของสายไฟฟ้าส่งกำลังมีค่าต่ำมาก จนถือว่าเป็นศูนย์ด้วยเหตุผลที่ว่า ในวงจรไฟฟ้าย่อมมีโหลด (Load) ทั้ง R , L , C ซึ่งเราไม่สามารถคาดได้ว่าช่วงระยะเวลาใดค่าต่างๆเหล่านี้จะเปลี่ยนแปลงไปอย่างไร ในกรคำนวณเราจึงคิดให้ค่า R มีค่าต่ำมาก ส่วนค่า L และ C หักล้างกันเป็นศูนย์



รูปที่ 6.2 Equivalent RLC Resonance Circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในวงจรเราใช้ แคลปปาซีเตอร์คัปปลิง (Coupling) กับสายล่งกำลัง
ค่า 0.22 ไมโครฟารัด (Micro F.) 2 ตัว

$$C_t = \frac{C_i}{2n}$$

ค่า Transfer Capacitance

$$C_t = \frac{0.22}{2n^2} = \frac{0.11}{n^2} \text{ ไมโครฟารัด}$$

เราจะสามารถกำหนดค่า C_t ได้จาก

$$C_t = C - C_i$$

โดยที่ค่า C ได้มาจากการกำหนดค่าความถี่เรโซแนนซ์ (W_r) และค่า L ที่วัด
ได้จากการทดลอง ไปแทนค่าในสูตร

$$W_r = \frac{1}{LC}$$

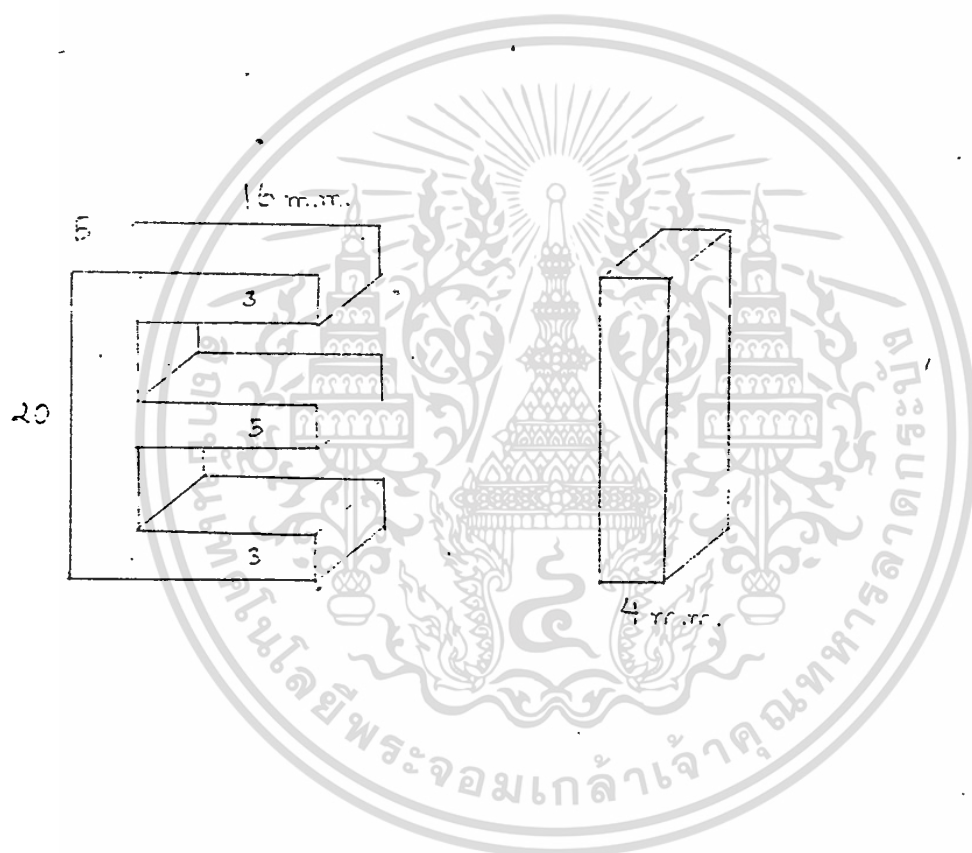
$$L = \frac{1}{(W_r)^2 C}$$

ค่า Transfer Capacitance นี้จะใช้เป็นค่าต่ำสุดของแคลปปาซีเตอร์ที่
สามารถเป็นไปได้ของวงจร ดังนั้นค่าอินดักแตนซ์ (Inductance) สูง
สุดที่จะได้จากการหั่นหม้อแปลงต้องไม่เกินค่านี้ ที่ความถี่เรโซแนนซ์ค่าหนึ่งๆ

ในการทดลองหั่นหม้อแปลงนี้เราใช้เครื่องมือวัดค่า R, L, C ของ
Phillip Model PM6303 ในวงจรนี้ ใช้ความถี่เรโซแนนซ์ที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

82.5 กิโลเฮิร์ต สำหรับวงจรรุ่นของชุด Answer และ
 92.5 กิโลเฮิร์ต สำหรับวงจรรุ่นของชุด Originate
 การกำหนดค่าความถี่เวโชแนนซ์ที่ 82.5 และ 92.5 กิโลเฮิร์ต ก็เพราะ
 เป็นค่ากึ่งกลางของความถี่ 80, 85 กิโลเฮิร์ตและ 90, 95
 กิโลเฮิร์ตตามลำดับ



รูปที่ 6.3 แสดงขนาดของแกนเฟอร์ไรท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 6.1 ผลการทดลองในกาารพื้หม้อแปลง

Turn ratio	ทางด้าน Primary						ค่า C ที่ความถี่		
	n	Qs	Rp	Rs	Lp	Ls	C ₁	82.5	92.5
		Ohm	Ohm	μH	μH	n ²	KHz	KHz	
						x 10 ³ (nF)			
12:4	3	7.1	14.2	0.274	317.2	311.1	12.22	11.7	9.3
15:3	5	9.17	28.82	0.338	499.7	493.9	4.4	7.5	6
16:2	8	10.8	38.23	0.325	564.6	560.1	1.72	6.59	5.2
18:2	9	11.8	58.65	0.415	787.4	781.8	1.36	4.73	3.8

จากที่กล่าวมาจะเห็นว่าค่า n จะมีผลกระทบต่อ C₁ ในความเป็นจริงแล้วค่า C₁ นี้จะมีโอกาสเปลี่ยนตามค่าแคปซิติแวนซ์ไม่วั้นในสายไฟฟ้าส่งกำลังได้วันตั้งนั้น เราจึงควรเลือกค่า n ให้สูงเพื่อว่าค่า C₁ จะได้ลดต่ำลงเมื่อ C₁ ต่ำจะทำให้กำหนดค่า C₁ ได้มากขึ้น ดังนั้นความเปลี่ยนแปลงของ C₁ มีผลกระทบกับ Center frequency ของวงจรจูนน้อยลง อีกทั้งเมื่อค่า n มากขึ้นจะทำให้ R_p ของวงจรจูนสูงขึ้นซึ่งจะทำให้ลด Band Width ลงอีกด้วย

จากตารางผลการทดลองพื้หม้อแปลงจะพบว่าขดลวด 16:2 เป็นขดลวดที่เหมาะสมที่สุดในที่นี้ เพราะให้ค่า Q ได้สูงประมาณ 10 ซึ่งค่า C₁ ไม่เกินค่า C ที่ความถี่หนึ่งๆและค่าความแตกต่างของ C₁ กับ C มีค่าสูงกว่าค่า

เอกสารนี้เป็น อินท การที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สรุปการหาค่า Q

1. ค่าแบนด์วิดท์ที่ได้มีค่าประมาณ 10 KHz (จาก $B = \frac{W_{FL}}{Q}$)

ซึ่งทำให้ย่านของความถี่ที่ผ่านเข้ามาค่อนข้างกว้างกว่าต้องการ จึงจำเป็นต้องใช้วงจร Band Pass Filter เข้ามาแยกความถี่ในภาครับ

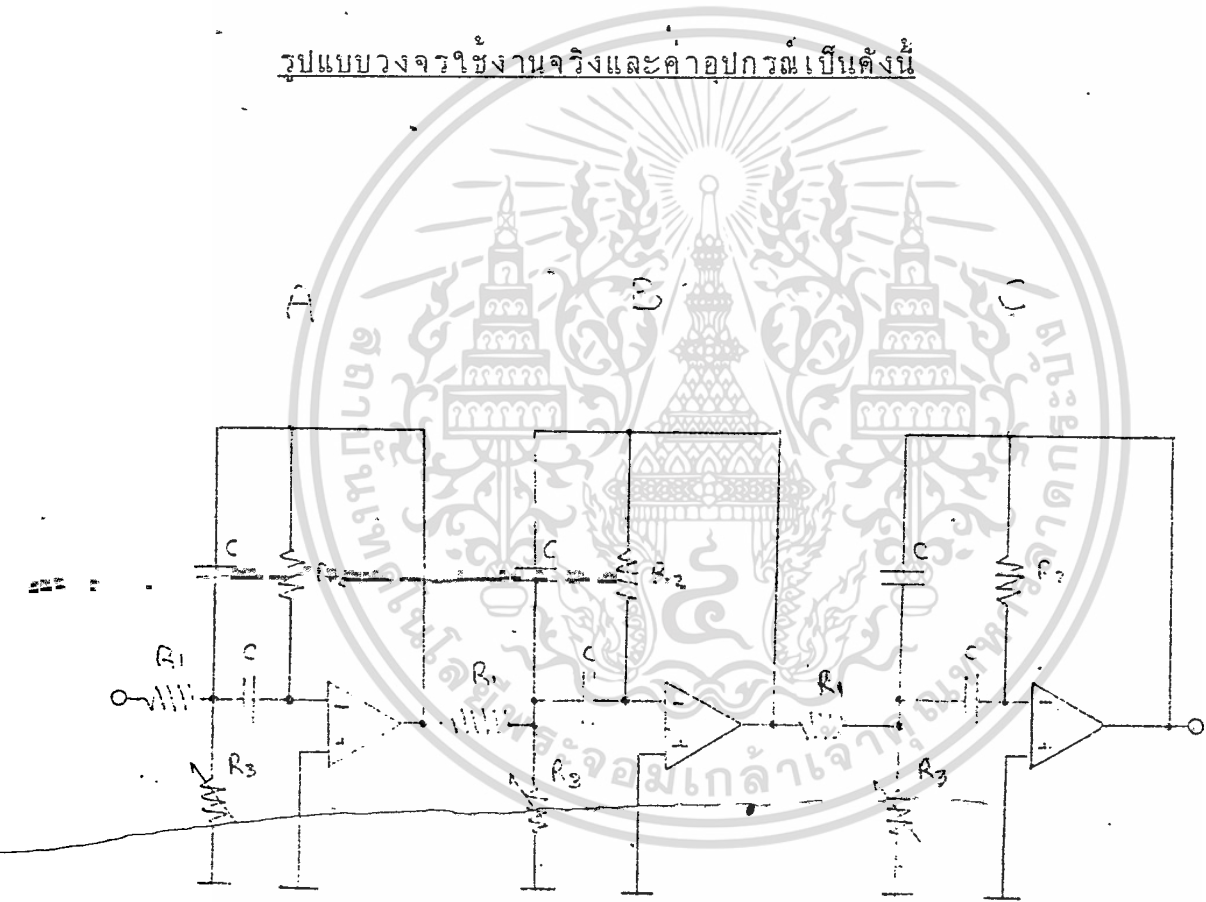
2. ค่า Turn Ratio ที่ต่ำทำให้มีนอยส์ (Noise) จากสายไฟฟ้าส่งกำลัง เข้ามารบกวนในระบบมาก อัตราส่วนจำนวนรอบที่ควรรีใช้ ควรจะเป็น อัตราส่วนที่สูงๆ หรือวัดให้ได้ค่า Q ของหม้อแปลงตั้งแต่ 10 ขึ้นไป
3. แกนเฟอร์ไรท์ ชนิดที่ไม่ครบรูปแม่เหล็กคือมีส่วนที่เป็นแกนอากาศจะทำให้ ค่า Q ไม่คงที่และค่อนข้างต่ำแบนด์วิดท์จะกว้างมาก เมื่อนำมาใช้งานจะมีนอยส์ เข้ามารบกวนในระบบมาก
4. ถ้าหากต้องการแบนด์วิดท์ที่แคบลงกว่าที่ใช้จะต้องใช้แกนเฟอร์ไรท์ครบรูป ที่มีขนาดพื้นที่หน้าตัดของแกนน้อยลง ทำให้สามารถเพิ่ม Turn Ratio มากขึ้นได้ทำให้ค่า Q สูงขึ้นแบนด์วิดท์ก็จะแคบลงไปด้วย

วงจรวัดแบนด์พาสฟิลเตอร์

(Band Pass Filter) 56

การใช้งานวงจรวัดฟิลเตอร์นั้นเรากำหนดให้เป็นส่วนของอินพุต (Input) ก่อนเข้าวงจรมอดคูลเลเตอร์ สัญญาณรบกวนใดๆ ที่จุดนี้จะมีผลกับคุณภาพของวงจรวัด สำหรับ IC เบอร์ XR-2211 ที่จะทำงานที่ค่าความผิดพลาดค่าแล้ว ค่าสัญญาณอินพุตควรสูงกว่าค่าสัญญาณรบกวนอย่างน้อย 6 เดซิเบล (db)

รูปแบบวงจรวัดใช้งานจริงและค่าอุปกรณ์เป็นดังนี้



รูปที่ 7.1 วงจรวัดแบนด์พาสฟิลเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทรพ 11500
53

ตารางที่ 7.1 ค่าอุปกรณ์และความถี่เวโชเนนซ์

Answer

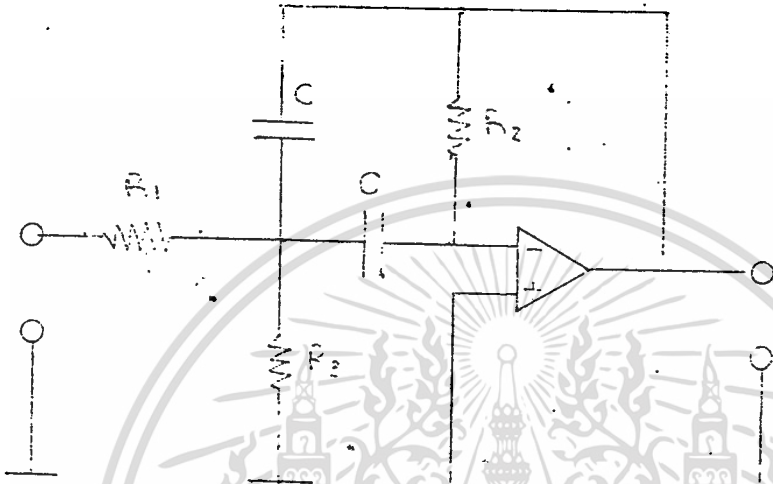
32

	Fr (KHz)	Wo	R1 (KOhm)	R2 (KOhm)	R3 (KOhm)	C (nF)	Ar (gain)
Originate	A	80	502.7K	9947	2487	100.5	1 2
	B	85	534.1K	9362	2341	95	1 2
	C	82.5	518.4K	9646	2411	97.4	1 2
Answer	A	95.8	597K	8377	2094	85	1 2
	B	90	565.5K	8842	2210	89.3	1 2
	C	92.5	581.2K	8603	2151	87	1 2

วงจรที่ใช้นี้เป็นเชพชีฟฟิลเตอร์ (Chebychev Filter) ซึ่งมีวงจรที่เหมือนกันอยู่ 3 ภาค โดยกำหนดค่าความถี่เวโชเนนซ์ต่างกันตามตาราง

วงจรแบนด์พาสฟิลเตอร์หลายฟีดแบ็ค

(Bandpass Filter with multiple negative feedback)



รูปที่ 6.2 วงจรเซพบีซีฟิลเตอร์

ความถี่เรโซแนนซ์ (Resonance frequency):

$$f_r = \frac{1}{2\pi C} \sqrt{\frac{R_1 + R_3}{R_1 R_2 R_3}} \quad (1)$$

$2\pi f_r = \frac{1}{C} \sqrt{\frac{R_1 + R_3}{R_1 R_2 R_3}}$

เกนที่ความถี่เรโซแนนซ์ (Gain at f_r):

$$-A_r = \frac{R_2}{2R_1} = 2 \quad (2)$$

$\therefore R_2 = 4R_1$

แบนด์วิด (Band width):

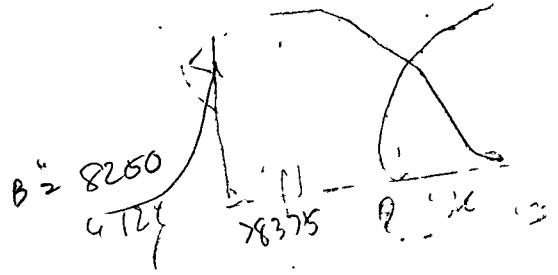
$$B_f = \frac{1}{\pi R_2 C} \quad (3)$$

Q = 15 B = 5500

55

ควอดริทีแฟคเตอร์ (Q-factor):

$$Q = \frac{f_r}{B} = \frac{\omega_v}{B}$$



จากสมการ (3):

$$C = \frac{1}{\pi R_2 B} \quad \text{หรือ} \quad R_2 = \frac{1}{\pi C B}$$

จากสมการ (2):

$$R_2 = 2R_1 A_r$$

แทนค่า C ในสมการ (1):

$$f_r = \frac{\pi R_2 B}{2\pi \sqrt{R_1 + R_3}} = \frac{R_2 B}{2 \sqrt{R_1 R_2 R_3}}$$

แทนค่า R₂:

$$f_r = \frac{2R_1 A_r B}{2 \sqrt{R_1 2R_1 A_r R_3}} = \frac{R_1 + R_3}{2R_3} A_r$$

$$f_r^2 = B^2 \frac{(R_1 + R_3) A_r}{2R_3}$$

$$\frac{2f_r^2}{A_r B^2} = \frac{R_1}{R_3} + 1$$

$$R_1 = \left(\frac{2f_r^2}{A_r B^2} - 1 \right) R_3 \quad \dots (4)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การออกแบบ

1. กำหนดเกนของวงจรมีค่า 2

จำทำให้ทราบอัตราส่วนของ R_1, R_2, R_3

$$R_2 = 4R_1$$

$$R_3 = \frac{R_1}{(Q^2 - 1)}$$

2. แทนค่า R_1, R_3 ลงในสมการ 1 จะได้

$$WC = \frac{Q}{2R_1}$$

3. -กำหนดค่า C เป็นค่าในฟารัด ตามค่าอุปกรณ์ที่มี

ในที่นี้กำหนดให้ $C = 1$ นาโนฟารัด

-กำหนดค่า Q ไม่ต่ำกว่า 10

ในที่นี้กำหนดให้ $Q = 10$

-จะได้ค่า R_1 ประมาณ 10 KOhm ท้าการ tune R_3

ในทางปฏิบัติอาจใช้การทดลองเปลี่ยนค่า C และ R_1 ไปจนใกล้เคียง

จุดที่ต้องการแล้วปรับค่า R_3

หรืออาจจะเขียนโปรแกรมคอมพิวเตอร์เช่น Lotus หรือท (Plot)

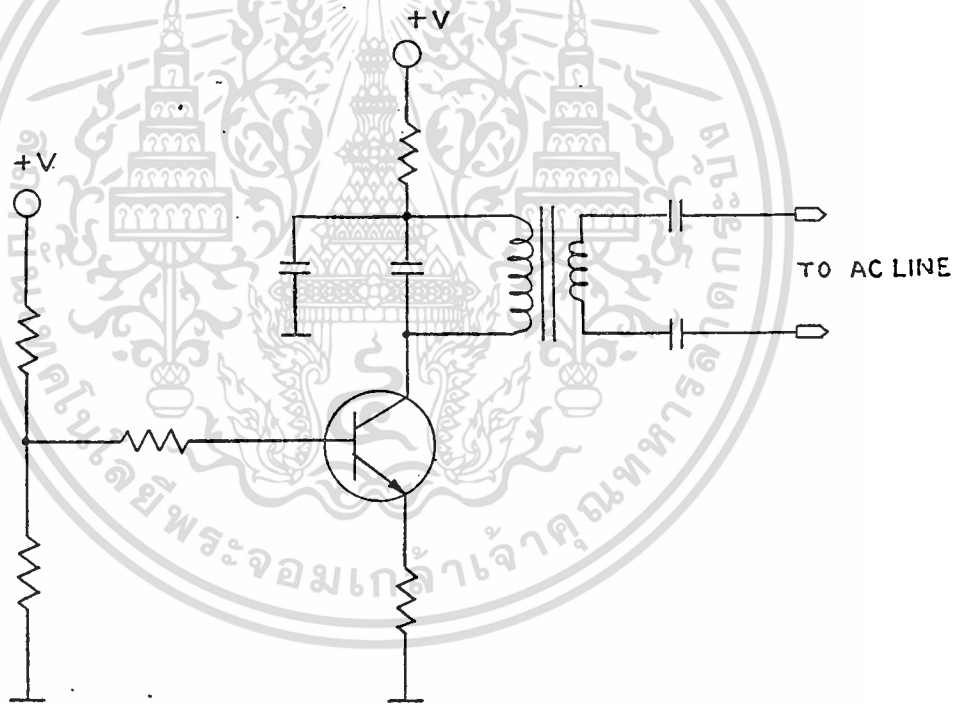
กราฟโดยเปลี่ยนค่า C และ R_1 โดยหาจุดตัดที่ตามค่าที่เราต้องการ

บทที่ 8

วงจรวอร์มอดูเลชันและคัพเพลอร์ ²⁸AC-Line Modulation and Coupler circuit ³⁰

การออกแบบวงจรในส่วนนี้จุดใหญ่ก็คือชุด Transformer ⁴ ซึ่งก็ใช้หลักการเดียวกับในภาครีบคือ สร้างให้เป็นวงจร RLC: เรโซแนนซ์ที่ความถี่ที่ต้องการจะส่งคือ

- ชุด Originate ตั้งความถี่เรโซแนนซ์ไว้ที่ 82.5 กิโลเฮิร์ต
- ชุด Answer ตั้งความถี่เรโซแนนซ์ไว้ที่ 92.5 กิโลเฮิร์ต

รูปที่ 8. แสดงวงจรวอร์มอดูเลชันและคัพเพลอร์ ³⁶

บทสรุป

ผลจากการทดลองสามารถสรุปได้ว่า

1. ค่าความถี่ที่กำหนดขึ้นสำหรับชุด originate และ Answer ควรจะกำหนดให้มีย่านที่ห่างกันมากกว่า ค่าแตกต่างของความถี่ที่แทนค่า Mark และ Space ของแต่ละชุดอย่างน้อย 1 เท่าตัวเช่น

ชุด Originate ส่งค่า Space ที่ 80 Khz Mark ที่ 85 Khz

ชุด Answer ก็ควรตั้งความถี่ให้ห่างจากค่าของ Originate อย่างน้อย 10 KHz เช่นที่ความถี่ Space ที่ 95 KHz Mark ที่ 100 KHz เป็นต้น เหตุผลก็เพราะว่า ในการสร้างหม้อแปลง ในวงจรจูน และ วงจรแบนด์พาสฟิลเตอร์นั้น ถ้าตั้งความถี่ให้ห่างกันจะทำให้ไม่ต้องกำหนดค่า Q ให้สูงจนเกินไป จะทำให้ง่ายต่อการออกแบบและปรับค่าต่างๆ แต่สิ่งที่จะต้องคำนึงถึงอย่างหนึ่งคือ ความถี่ที่กำหนดขึ้นมานั้น จะต้องไม่ใช่ค่า ที่เป็น ฮาร์โมนิก (Harmonic) ซ้ำกันและกัน

2. การออกแบบวงจรแบนด์พาสฟิลเตอร์นั้นในทางปฏิบัติถ้าจะให้สะดวกในการหาค่าอุปกรณ์ที่มีอยู่และได้ค่าที่ถูกต้องแล้ว ควรใช้คอมพิวเตอร์ช่วยในการคำนวณซึ่งอาจใช้โปรแกรมสำเร็จรูปเช่น โวลต์ส เป็นต้น

3. คุณภาพของวงจรที่สร้างขึ้นนั้นจะขึ้นอยู่กับการออกแบบกำหนดค่าต่างๆที่ได้คำนึงถึงผลที่จะเกิดขึ้นจริงๆ ในสายส่งกำลัง

4. XR-2211 ควรได้รับแรงดันอินพุทที่เหมาะสมที่ขา 2 โดยกำหนดเกน (Gain) ของวงจรแบนด์พาสฟิลเตอร์ หรือ แอทเทนูเอท (Attenuate) รับแรงดันที่จะป้อนเข้าในไอซีตัวนี้ และค่าระดับ Signal to noise ratio ควรมีค่าสูง

บรรณานุกรม

กนก เจนจิระพงศ์เวช "สัญญาฉบับรบกวนกับระบบจ่ายไฟ",
เซมิคอนดักเตอร์, บริษัทซีไอเคยูเคชั่น, มี.ค พ.ศ. 2530

✓ วัฒนา รัตนอากาศโรจน์ และ มนต์ชัย เศรษฐ์ปิยะวงศ์, "A Computerized
wireless AC Control System:", สถาบันเทคโนโลยีพระจอมเกล้า
เจ้าคุณทหารลาดกระบัง, พ.ศ.2530

^ Harry Helms, "linear IC Device 1987 Source Book", A
Technipubs Prentice Hall Publication, 1987.

Harry Helms, "Operation Amplifier 1987 Source Book", A
Technipubs Prentice Hall Publication, 1987.

✓ Steven A Ciarcia, "Build A Power-Line Carrier-Current
Modem", Byte, August 1983.

^ "The Linear Control Data Book" Teks Instruments
Incorporated.

"The Linear Interface Application Volumn "1" Teks
Instruments Incorporated.

Warren H Lewis, "Recommended Power and Signal Grounding
for Control and Computer Rooms", IEEE Transaction on
Industry Applications, Vol. IA-21, No.5, November/
December 1985.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

"Wireless Intercom", สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ

Robert F. Coughlin, "Principle and Application of Semiconductors and circuits", Prentice-Hall, Inc., Englewood Cliffs, New Jersey.

U. Tietze, Ch.Schenk, "Advance Electronic circuit" Springer Verlag Berlin Heidelberg New York 1978 .



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Monolithic Function Generator

GENERAL DESCRIPTION

The XR-2206 is a monolithic function generator integrated circuit capable of producing high quality sine, square, triangle, ramp, and pulse waveforms of high-stability and accuracy. The output waveforms can be both amplitude and frequency modulated by an external voltage. Frequency of operation can be selected externally over a range of 0.01 Hz to more than 1 MHz.

The circuit is ideally suited for communications, instrumentation, and function generator applications requiring sinusoidal tone, AM, FM, or FSK generation. It has a typical drift specification of 20 ppm/°C. The oscillator frequency can be linearly swept over a 2000:1 frequency range, with an external control voltage, having a very small affect on distortion.

FEATURES

Low-Sine Wave Distortion	.5%, Typical
Excellent Temperature Stability	20 ppm/°C, Typical
Wide Sweep Range	2000:1, Typical
Low-Supply Sensitivity	0.01%V, Typical
Linear Amplitude Modulation	
TTL Compatible FSK Controls	
Wide Supply Range	10V to 26V
Adjustable Duty Cycle	1% to 99%

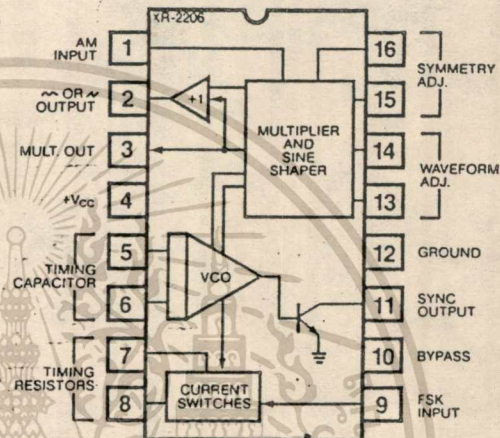
APPLICATIONS

- Waveform Generation
- Sweep Generation
- AM/FM Generation
- V/F Conversion
- FSK Generation
- Phase-Locked Loops (VCO)

ABSOLUTE MAXIMUM RATINGS

Power Supply	26V
Power Dissipation	750 mW
Derate Above 25°C	5 mW/°C
Total Timing Current	6 mA
Storage Temperature	-65°C to +150°C

FUNCTIONAL BLOCK DIAGRAM



ORDERING INFORMATION

Part Number	Package	Operating Temperature
XR-2206M	Ceramic	-55°C to +125°C
XR-2206N	Ceramic	0°C to +70°C
XR-2206P	Plastic	0°C to +70°C
XR-2206CN	Ceramic	0°C to +70°C
XR-2206CP	Plastic	0°C to +70°C

SYSTEM DESCRIPTION

The XR-2206 is comprised of four functional blocks; a voltage-controlled oscillator (VCO), an analog multiplier and sine-shaper; a unity gain buffer amplifier; and a set of current switches.

The VCO actually produces an output frequency proportional to an input current, which is produced by a resistor from the timing terminals to ground. The current switches route one of the timing pins current to the VCO controlled by an FSK input pin, to produce an output frequency. With two timing pins, two discrete output frequencies can be independently produced for FSK Generation Applications.

XR-2206

ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of Figure 1, $V^+ = 12V$, $T_A = 25^\circ$, $C = 0.01 \mu F$, $R_1 = 100 k\Omega$, $R_2 = 10 k\Omega$, $R_3 = 25 k\Omega$ unless otherwise specified. S_1 open for triangle, closed for sine wave.

PARAMETER	XR-2206M			XR-2206C			UNIT	CONDITIONS
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.		
GENERAL CHARACTERISTICS								
Single Supply Voltage	10		26	10		26	V	
Split-Supply Voltage	± 5		± 13	± 5		± 13	V	
Supply Current		12	17		14	20	mA	$R_1 > 10 k\Omega$
OSCILLATOR SECTION								
Max. Operating Frequency	0.5	1		0.5	1		MHz	$C = 1000 pF$, $R_1 = 1 k\Omega$
Lowest Practical Frequency		0.01			0.01		Hz	$C = 50 \mu F$, $R_1 = 2 M\Omega$
Frequency Accuracy		± 1	± 4		± 2		% of f_0	$f_0 = 1/R_1 C$
Temperature Stability		± 10	± 50		± 20		ppm/ $^\circ C$	$0^\circ C < T_A < 75^\circ C$, $R_1 = R_2 = 20 k\Omega$
Supply Sensitivity		0.01	0.1		0.01		%/V	$V_{LOW} = 10V$, $V_{HIGH} = 20V$, $R_1 = R_2 = 20 k\Omega$
Sweep Range	1000:1	2000:1			2000:1		$f_H = f_L$	$f_H @ R_1 = 1 k\Omega$ $f_L @ R_1 = 2 M\Omega$
Sweep Linearity							%	
10:1 Sweep		2			2		%	$f_L = 1 kHz$, $f_H = 10 kHz$
1000:1 Sweep		8			8		%	$f_L = 100 Hz$, $f_H = 100 kHz$
FM Distortion		0.1			0.1		%	$\pm 10\%$ Deviation
Recommended Timing Components								
Timing Capacitor: C	0.001		100	0.001		100	μF	See Figure 4.
Timing Resistors: R_1 & R_2	1		2000	1		2000	$k\Omega$	
Triangle Sine Wave Output								
Triangle Amplitude		160			160		mV/ $k\Omega$	See Note 1, Figure 2.
Sine Wave Amplitude	40	60	80		60		mV/ $k\Omega$	Figure 1, S_1 Open
Max. Output Swing		6			6		Vp-p	Figure 1, S_1 Closed
Output Impedance		600			600		Ω	
Triangle Linearity		1			1		%	
Amplitude Stability		0.5			0.5		dB	For 1000:1 Sweep
Sine Wave Amplitude Stability		4800			4800		ppm/ $^\circ C$	See Note 2.
Sine Wave Distortion								
Without Adjustment		2.5			2.5		%	$R_1 = 30 k\Omega$
With Adjustment		0.4	1.0		0.5	1.5	%	See Figures 6 and 7.
Amplitude Modulation								
Input Impedance	50	100		50	100		$k\Omega$	
Modulation Range		100			100		%	
Carrier Suppression		55			55		dB	
Linearity		2			2		%	For 95% modulation
Square-Wave Output								
Amplitude		12			12		Vp-p	Measured at Pin 11.
Rise Time		250			250		nsec	$C_L = 10 pF$
Fall Time		50			50		nsec	$C_L = 10 pF$
Saturation Voltage		0.2	0.4		0.2	0.6	V	$I_L = 2 mA$
Leakage Current		0.1	20		0.1	100	μA	$V_{11} = 26V$
FSK Keying Level (Pin 9)	0.8	1.4	2.4	0.8	1.4	2.4	V	See section on circuit controls
Reference Bypass Voltage	2.9	3.1	3.3	2.5	3	3.5	V	Measured at Pin 10.

Note 1: Output amplitude is directly proportional to the resistance, R_3 , on Pin 3. See Figure 2
 Note 2: For maximum amplitude stability, R_3 should be a positive temperature coefficient resistor.

XR-2206

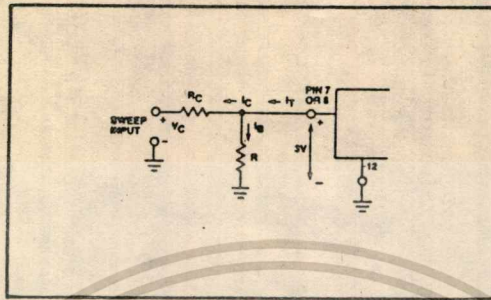


Figure 9: Circuit Connection for Frequency Sweep.

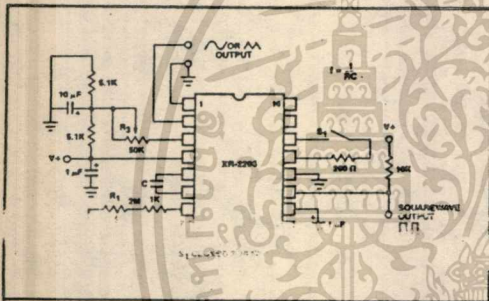


Figure 10: Circuit for Sine Wave Generation without External Adjustment. (See Figure 2 for Choice of R_3 .)

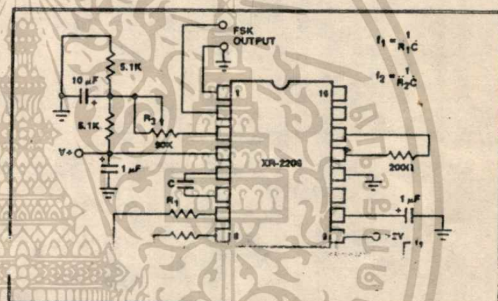


Figure 12: Sinusoidal FSK Generator.

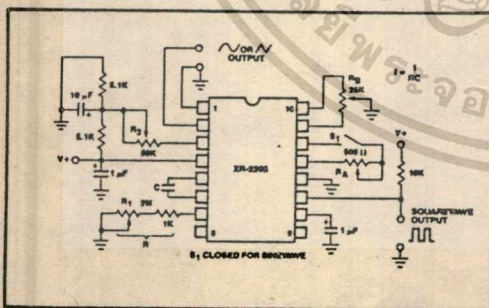


Figure 11: Circuit for Sine Wave Generation with Minimum Harmonic Distortion. (R_3 Determines Output Swing - See Figure 2.)

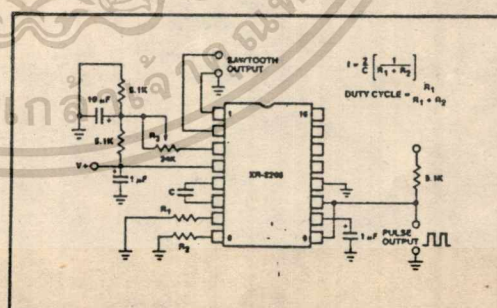


Figure 13: Circuit for Pulse and Ramp Generation.

XR-50

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีก้นำไปใช้

Frequency-Shift Keying:

The XR-2206 can be operated with two separate timing resistors, R_1 and R_2 , connected to the timing Pin 7 and 8, respectively, as shown in Figure 12. Depending on the polarity of the logic signal at Pin 9, either one or the other of these timing resistors is activated. If Pin 9 is open-circuited or connected to a bias voltage $>2V$, only R_1 is activated. Similarly, if the voltage level at Pin 9 is $<1V$, only R_2 is activated. Thus, the output frequency can be keyed between two levels, f_1 and f_2 , as:

$$f_1 = 1/R_1C \text{ and } f_2 = 1/R_2C$$

For split-supply operation, the keying voltage at Pin 9 is referenced to V^- .

Output DC Level Control:

The dc level at the output (Pin 2) is approximately the same as the dc bias at Pin 3. In Figures 10, 11 and 12, Pin 3 is biased midway between V^+ and ground, to give an output dc level of $\approx V^+/2$.

APPLICATIONS INFORMATION

Sine Wave Generation

Without External Adjustment:

Figure 10 shows the circuit connection for generating a sinusoidal output from the XR-2206. The potentiometer, R_1 at Pin 7, provides the desired frequency tuning. The maximum output swing is greater than $V^+/2$, and the typical distortion (THD) is $<2.5\%$. If lower sine wave distortion is desired, additional adjustments can be provided as described in the following section.

The circuit of Figure 10 can be converted to split-supply operation, simply by replacing all ground connections with V^- . For split-supply operation, R_3 can be directly connected to ground.

With External Adjustment:

The harmonic content of sinusoidal output can be reduced to $\approx 0.5\%$ by additional adjustments as shown in Figure 11. The potentiometer, R_A , adjusts the sine-shaping resistor, and R_B provides the fine adjustment for the waveform symmetry. The adjustment procedure is as follows:

1. Set R_B at midpoint, and adjust R_A for minimum distortion.
2. With R_A set as above, adjust R_B to further reduce distortion.

Triangle Wave Generation

The circuits of Figures 10 and 11 can be converted to triangle wave generation, by simply open-circuiting Pin 13 and 14 (i.e., S_1 open). Amplitude of the triangle is approximately twice the sine wave output.

FSK Generation

Figure 12 shows the circuit connection for sinusoidal FSK signal operation. Mark and space frequencies can be independently adjusted, by the choice of timing resistors, R_1 and R_2 ; the output is phase-continuous during transitions. The keying signal is applied to Pin 9. The circuit can be converted to split-supply operation by simply replacing ground with V^- .

Pulse and Ramp Generation

Figure 13 shows the circuit for pulse and ramp waveform generation. In this mode of operation, the FSK keying terminal (Pin 9) is shorted to the square-wave output (Pin 11), and the circuit automatically frequency-shift keys itself between two separate frequencies during the positive-going and negative-going output waveforms. The pulse width and duty cycle can be adjusted from 1% to 99%, by the choice of R_1 and R_2 . The values of R_1 and R_2 should be in the range of 1 k Ω to 2 M Ω .

XR-2206

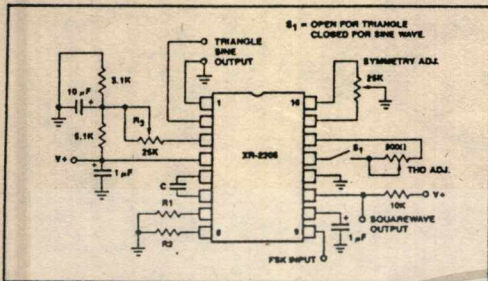


Figure 1: Basic Test Circuit.

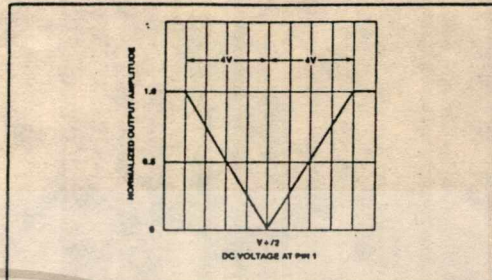


Figure 5: Normalized Output Amplitude versus DC Bias at AM Input (Pin 1).

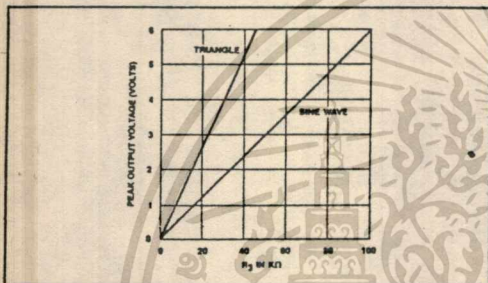


Figure 2: Output Amplitude as a Function of the Resistor, R_3 , at Pin 3.

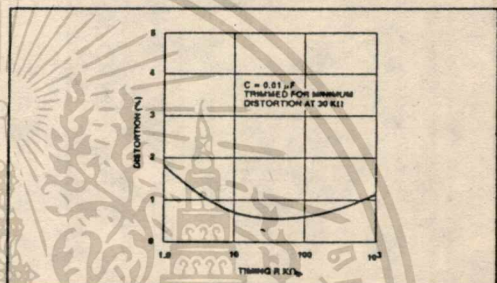


Figure 6: Trimmed Distortion versus Timing Resistor.

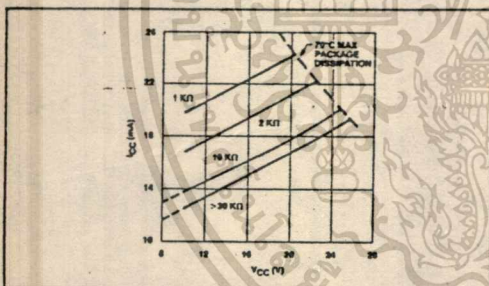


Figure 3: Supply Current versus Supply Voltage, Timing, R .

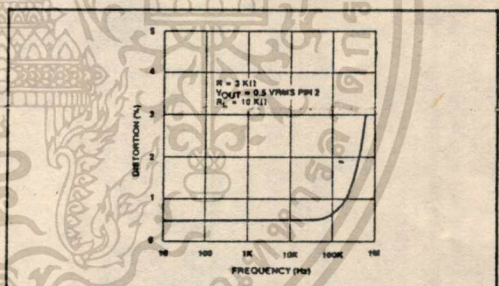


Figure 7: Sine Wave Distortion versus Operating Frequency with Timing Capacitors Varied.

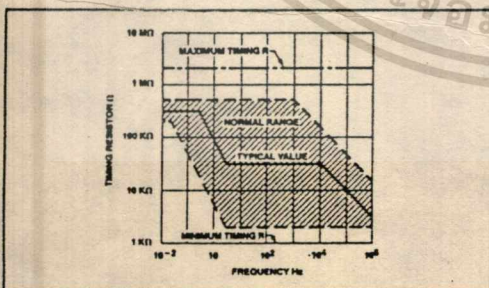


Figure 4: R versus Oscillation Frequency.

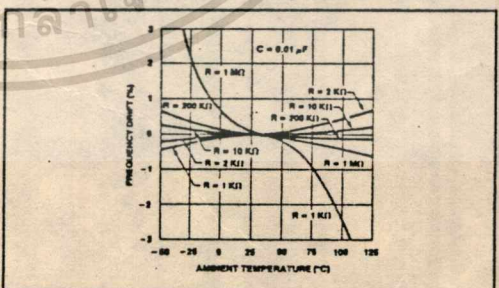


Figure 8: Frequency Drift versus Temperature.

XR-2206

PRINCIPLES OF OPERATION

Description of Controls

Frequency of Operation:

The frequency of oscillation, f_o , is determined by the external timing capacitor, C, across Pin 5 and 6, and by the timing resistor, R, connected to either Pin 7 or 8. The frequency is given as:

$$f_o = \frac{1}{RC} \text{ Hz}$$

and can be adjusted by varying either R or C. The recommended values of R, for a given frequency range, are shown in Figure 4. Temperature stability is optimum for $4 \text{ k}\Omega < R < 200 \text{ k}\Omega$. Recommended values of C are from 1000 pF to 100 μF .

Frequency Sweep and Modulation:

Frequency of oscillation is proportional to the total timing current, I_T , drawn from Pin 7 or 8:

$$f = \frac{320 I_T (\text{mA})}{C (\mu\text{F})} \text{ Hz}$$

Timing terminals (Pin 7 or 8) are low-impedance points, and are internally biased at +3V, with respect to Pin 12. Frequency varies linearly with I_T , over a wide range of current values, from 1 μA to 3 mA. The frequency can be controlled by applying a control voltage, V_C , to the activated timing pin as shown in Figure 9. The frequency of oscillation is related to V_C as:

$$f = \frac{1}{RC} \left(1 + \frac{R}{R_C} \left(1 - \frac{V_C}{3} \right) \right) \text{ Hz}$$

where V_C is in volts. The voltage-to-frequency conversion gain, K, is given as:

$$K = \partial f / \partial V_C = - \frac{0.32}{R C} \text{ Hz/V}$$

CAUTION: For safe operation of the circuit, I_T should be limited to $\leq 3 \text{ mA}$.

Output Amplitude:

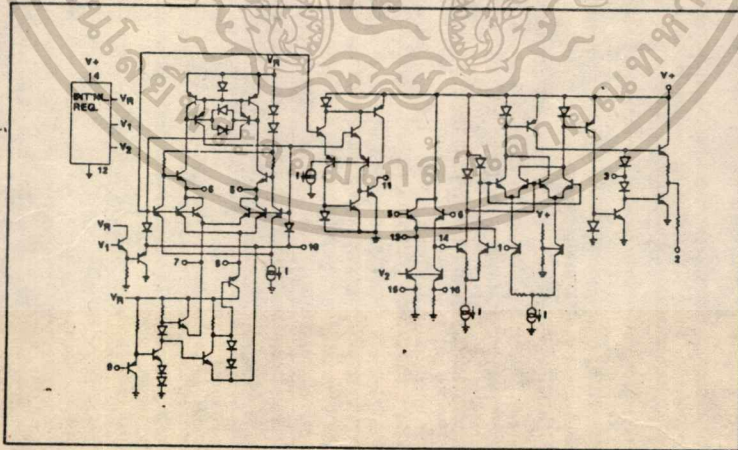
Maximum output amplitude is inversely proportional to the external resistor, R_3 , connected to Pin 3 (see Figure 2). For sine wave output, amplitude is approximately 60 mV peak per $\text{k}\Omega$ of R_3 ; for triangle, the peak amplitude is approximately 160 mV peak per $\text{k}\Omega$ of R_3 . Thus, for example, $R_3 = 50 \text{ k}\Omega$ would produce approximately $\pm 3\text{V}$ sinusoidal output amplitude.

Amplitude Modulation:

Output amplitude can be modulated by applying a dc bias and a modulating signal to Pin 1. The internal impedance at Pin 1 is approximately 100 $\text{k}\Omega$. Output amplitude varies linearly with the applied voltage at Pin 1, for values of dc bias at this pin, within ± 4 volts of $V^+/2$ as shown in Figure 5. As this bias level approaches $V^+/2$, the phase of the output signal is reversed, and the amplitude goes through zero. This property is suitable for phase-shift keying and suppressed-carrier AM generation. Total dynamic range of amplitude modulation is approximately 55 dB.

CAUTION: AM control must be used in conjunction with a well-regulated supply, since the output amplitude now becomes a function of V^+ .

EQUIVALENT SCHEMATIC DIAGRAM



HIGH QUALITY FUNCTION GENERATOR SYSTEM WITH THE XR-2206

INTRODUCTION

January 1982

Waveform or function generators capable of producing am/fm modulated sine wave outputs find a wide range of applications in electrical measurement and laboratory instrumentation. This application note describes the design, construction and the performance of such a complete function generator system suitable for laboratory usage or hobbyist applications. The entire function generator is comprised of a single XR-2206 monolithic IC and a limited number of passive circuit components. It provides the engineer, student, or hobbyist with a highly versatile laboratory instrument for waveform generation at a very small fraction of the cost of conventional function generators available today.

GENERAL DESCRIPTION

The basic circuit configuration and the external components necessary for the high-quality function generator system is shown in Figure 1. The circuit shown in the figure is designed to operate with either a 12 V single power supply, or with ± 6 V split supplies. For most applications, split-supply operation is preferred since it results in an output dc level which is nearly at ground potential.

The circuit configuration of Figure 1 provides three basic waveforms: sine, triangle and square wave. There are four overlapping frequency ranges which give an overall frequency range of 1 Hz to 100 kHz. In each range, the frequency may be varied over a 100:1 tuning range.

The sine or triangle output can be varied from 0 to over 6 V (peak to peak) from a 600 ohm source at the output terminal.

A squarewave output is available at the sync output terminal for oscilloscope synchronizing or driving logic circuits.

TYPICAL PERFORMANCE CHARACTERISTICS

The performance characteristics listed below are not guaranteed or warranted by Exar. However, they represent the typical performance characteristics measured by Exar's application engineers during the laboratory evaluation of the function generator system shown in Figure 1. The typical performance specifications listed below apply only when all of the recommended assembly instructions and adjustment procedures are followed:

- (a) **Frequency Ranges:** The function generator system is designed to operate over four overlapping frequency ranges:

1 Hz to 100 Hz
10 Hz to 1 kHz
100 Hz to 10 kHz
1 kHz to 100 kHz

The range selection is made by switching in different timing capacitors.

- (b) **Frequency Setting:** At any range setting, frequency can be varied over a 100:1 tuning range with a potentiometer (see R₁₃ of Figure 1).

- (c) **Frequency Accuracy:** Frequency accuracy of the XR-2206 is set by the timing resistor R and the timing capacitor C, and is given as:

$$f = 1/RC$$

The above expression is accurate to within $\pm 5\%$ at any range setting. The timing resistor R is the series combination of resistors R₄ and R₁₃ of Figure 1. The timing capacitor C is any one of the capacitors C₃ through C₆ shown in the figure.

- (d) **Sine and Triangle Output:** The sine and triangle output amplitudes are variable from 0 V to 6 V_{pp}. The amplitude is set by an external potentiometer, R₁₂ of Figure 1. At any given amplitude setting, the triangle output amplitude is approximately twice as high as the sinewave output. The internal impedance of the output is 600 Ω .

- (e) **Sinewave Distortion:** The total harmonic distortion of sinewave is less than 1% from 10 Hz to 10 kHz and less than 3% over the entire frequency range. The selection of a waveform is made by the triangle/sine selector switch, S₂.

- (f) **Sync Output:** The sync output provides a 50% duty cycle pulse output with either full swing or upper half swing of the supply voltage depending on the choice of sync output terminals on the printed circuit board (see Figure 1).



EXAR INTEGRATED SYSTEMS, INC.

750 Palomar Avenue, Sunnyvale, CA 94088

(408) 732-7970 TWX 910-339-9233

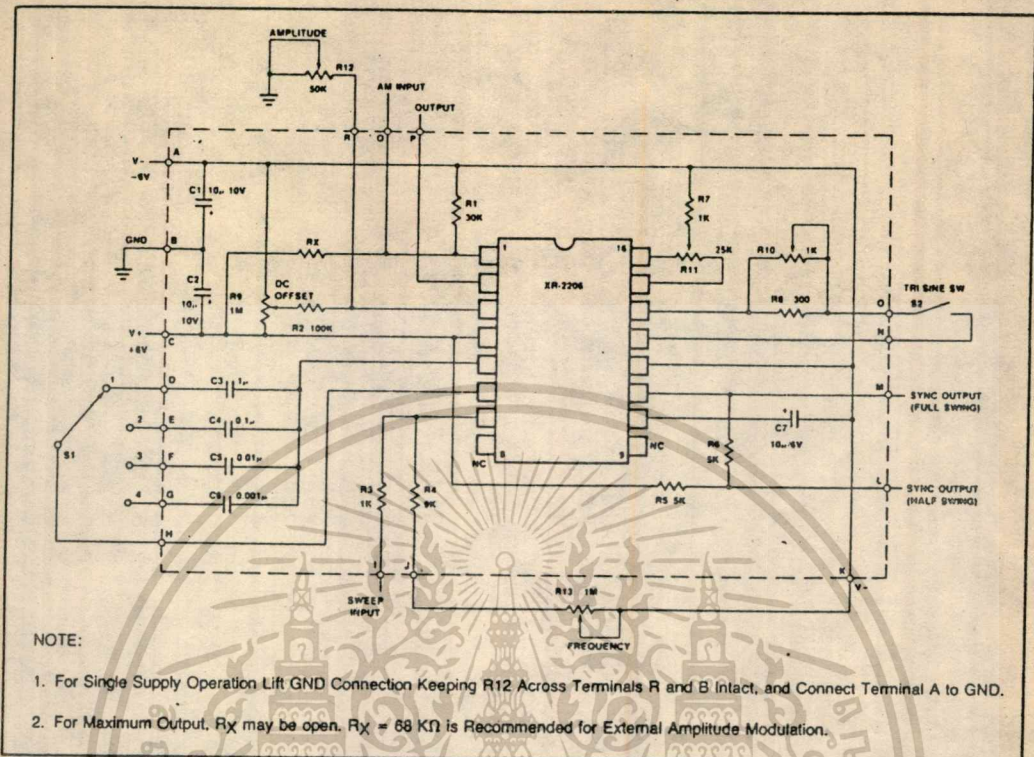


Figure 1. Circuit Connection Diagram for Function Generator. (See Note 1 for Single Supply Operation.)

(g) **Frequency Modulation (External Sweep):** Frequency can be modulated or swept by applying an external control voltage to sweep terminal (Terminal I of Figure 1). When not used, this terminal should be left open-circuited. The open circuit voltage at this terminal is approximately 3 V above the negative supply voltage and its impedance is approximately 1000 ohms.

(h) **Amplitude Modulation:** The output amplitude varies linearly with modulation voltage applied to am input (terminal Q of Figure 1). The output amplitude reaches its minimum as the am control voltage approaches the half of the total power supply voltage. The phase of the output signal reverses as the amplitude goes through its minimum value. The total dynamic range is approximately 55 dB, with am control voltage range of 4 V referenced to the half of the total supply voltage. When not used, am terminal should be left open-circuited.

(i) **Power Source:** Split supplies: ± 6 V, or single supply: +12 V. Supply Current 15 mA (see Figure 3).

EXPLANATION OF CIRCUIT CONTROLS:

Switches

Range Select Switch, S1: Selects the frequency range of operation for the function generator. The frequency is

2

inversely proportional to the timing capacitor connected across Pins 5 and 6 of the XR-2206 circuit. Nominal capacitance values and frequency ranges corresponding to switch positions of S1 are as follows:

Position	Nominal Range	Timing Capacitance
1	1 Hz to 100 Hz	1 μ F
2	10 Hz to 1 kHz	0.1 μ F
3	100 Hz to 10 kHz	0.01 μ F
4	1 Hz to 100 kHz	0.001 μ F

If additional frequency ranges are needed, they can be added by introducing additional switch positions.

Triangle/Sine Waveform Switch, S2: Selects the triangle or sine output waveform.

Trimmers and Potentiometers

Dc Offset Adjustment, R9: The potentiometer used for adjusting the dc offset level of the triangle or sine output waveform.

Sinewave Distortion Adjustment, R10: Adjusted to minimize the harmonic content of sinewave output.

Sinewave Symmetry Adjustment, R11: Adjusted to optimize the symmetry of the sinewave output.

RECOMMENDED ASSEMBLY PROCEDURE

The following instructions and recommendations for the assembly of the function generator assume that the basic PC board layout of Figure 2(a) or 2(b) is used in the circuit assembly.

All the parts of the generator, with the exception of frequency adjust potentiometer, amplitude control potentiometer, triangle/sine switch and frequency range select switch, are mounted on the circuit board.

Install and solder all resistors, capacitors and trimmer resistors on the PC board first. Be sure to observe the polarity of capacitors C1, C2, C7. The timing capacitors C3, C4, C5 and C6 must be non-polar type. Now install IC1 on the board. We recommend the use of an IC socket to prevent possible damage to the IC during soldering and to provide for easy replacement in case of a malfunction.

The entire generator board along with power supply or batteries and several switches and potentiometers will fit into a case of the type readily available at electronic hobby shops. It will be necessary to obtain either output jacks or terminals for the outputs and am and frequency sweep inputs.

Install the frequency adjust pot, the frequency range select switch, the output amplitude control pot, the power switch, and the triangle/sine switch on the case. Next, install the PC board in the case, along with a power supply.

Any simple power supply having reasonable regulation may be used. Figure 3 gives some recommended power supply configurations.

Precaution: Keep the lead lengths small for the range selector switch.

ADJUSTMENT PROCEDURE

When assembly is completed and you are ready to put the function generator into operation, make sure that the polarity of power supply and the orientation of the IC unit are correct. Then apply the dc power to the unit.

To adjust for minimum distortion, connect the scope probe to the triangle/sine output. Close S2 and adjust the amplitude control to give non-clipping maximum swing. Then adjust R10 and R11 alternately for minimum distortion by observing the sinusoidal waveform. If a distortion meter is available, you may use it as a final check on the setting of sine-shaping trimmers. The minimum distortion obtained in this manner is typically less than 1% from 1 Hz to 10 kHz and less than 3% over the entire frequency range.

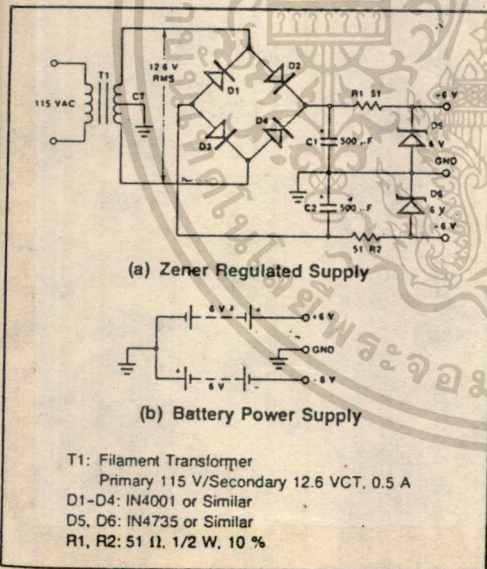


Figure 3. Recommended Power Supply Configurations.

Amplitude Control, R12: Sets the amplitude of the triangle or sinewave output.

Frequency Adjust, R13: Sets the oscillator frequency for any range setting of S1. Thus, R13 serves as a frequency dial on a conventional waveform generator and varies the frequency of the oscillator over an approximate 100 to 1 range.

Terminals

- A. Negative Supply -6 V
- B. Ground
- C. Positive Supply +6 V
- D. Range 1, timing capacitor terminal
- E. Range 2, timing capacitor terminal
- F. Range 3, timing capacitor terminal
- G. Range 4, timing capacitor terminal
- H. Timing capacitor common terminal
- I. Sweep Input
- J. Frequency adjust potentiometer terminal
- K. Frequency adjust potentiometer negative supply terminal
- L. Sync output (1/2 swing)
- M. Sync output (full swing)
- N. Triangle/sine waveform switch terminals
- O. Triangle/sine, waveform switch terminals
- P. Triangle or sinewave output
- Q. AM input
- R. Amplitude control terminal

PARTS LIST

The following is a list of external circuit components necessary to provide the circuit interconnections shown in Figure 1.

Capacitors:

- C1, C2, C7 Electrolytic, 10 μ F, 10 V
- C3 Mylar, 1 μ F, nonpolar, 10 %
- C4 Mylar, 0.1 μ F, 10 %
- C5 Mylar, 0.01 μ F, 10 %
- C6 Mylar, 1000 pF, 10 %

Resistors:

- R1 30 K Ω , 1/4 W, 10 %
- R2 100 K Ω , 1/4 W, 10 %
- R3, R7 1 K Ω , 1/4 W, 10 %
- R4 9 K Ω , 1/4 W, 10 %
- R5, R6 5 K Ω , 1/4 W, 10 %
- R8 300 Ω , 1/4 W, 10 %
- RX 62 K Ω , 1/4 W, 10 % (RX can be eliminated for maximum output)

Potentiometers:

- R9 Trim, 1 M Ω , 1/4 W
- R10 Trim, 1 K Ω , 1/4 W
- R11 Trim, 25 K Ω , 1/4 W

The following additional items are recommended to convert the circuit of Figure 1 to a complete laboratory instrument:

Potentiometers:

- R12 Amplitude control, linear, 50 K Ω
- R13 Frequency control, audio taper, 1 M Ω

Switches:

- S1 Rotary switch, 1-pole, 4 positions
- S2 Toggle or slide, SPST

Case:

7" x 4" x 4" (approx.) Metal or Plastic
(See Figures 4(a) and 4(b).)

Power Supply:

Dual supplies ± 6 V or single +12 V
Batteries or power supply unit
(See Figures 3(a) and 3(b).)

Miscellaneous:

Knobs, solder, wires, terminals, etc.

BOARD LAYOUT

Figures 2(a) and 2(b) show the recommended printed-circuit board layout for the function generator circuit of Figure 1.

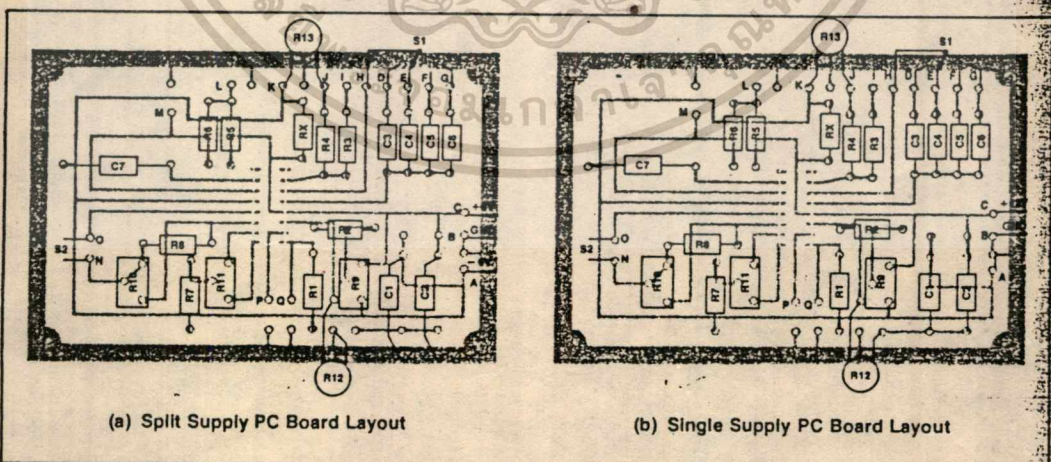


Figure 2. Recommended PC Board Layout for Function Generator Circuit of Figure 1.

FSK Demodulator / Tone Decoder

GENERAL DESCRIPTION

The XR-2211 is a monolithic phase-locked loop (PLL) system especially designed for data communications. It is particularly well suited for FSK modem applications. It operates over a wide supply voltage range of 4.5 to 20 V and a wide frequency range of 0.01 Hz to 300 kHz. It can accommodate analog signals between 2 mV and 3 V, and can interface with conventional DTL, TTL, and ECL logic families. The circuit consists of a basic PLL for tracking an input signal within the pass band, a quadrature phase detector which provides carrier detection, and an FSK voltage comparator which provides FSK demodulation. External components are used to independently set center frequency, bandwidth, and output delay. An internal voltage reference proportional to the power supply provides ratio metric operation for low system performance variations with power supply changes.

The XR-2211 is available in 14 pin DTL ceramic or plastic packages specified for commercial or military temperature ranges.

FEATURES

Wide Frequency Range	0.01 Hz to 300 kHz
Wide Supply Voltage Range	4.5 V to 20 V
DTL/TTL/ECL Logic Compatibility	
FSK Demodulation, with Carrier Detection	
Wide Dynamic Range	2 mV to 3 V rms
Adjustable Tracking Range ($\pm 1\%$ to $\pm 80\%$)	
Excellent Temp. Stability	20 ppm/ $^{\circ}$ C, typ.

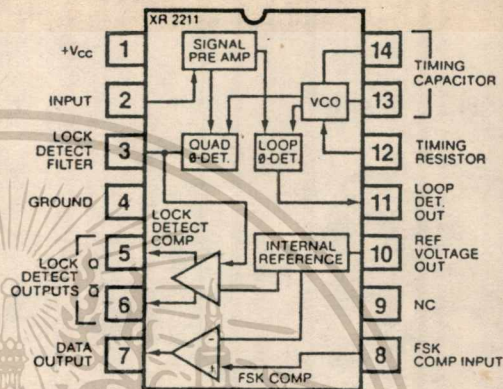
APPLICATIONS

- FSK Demodulation
- Data Synchronization
- Tone Decoding
- FM Detection
- Carrier Detection

ABSOLUTE MAXIMUM RATINGS

Power Supply	20 V
Input Signal Level	3 V rms
Power Dissipation	
Ceramic Package	750 mW
Derate above $T_A = +25^{\circ}$ C	6 mW/ $^{\circ}$ C
Plastic Package	625 mW
Derate above $T_A = +25^{\circ}$ C	5.0 mW/ $^{\circ}$ C

FUNCTIONAL BLOCK DIAGRAM



ORDERING INFORMATION

Part Number	Package	Operating Temperature
XR-2211M	Ceramic	-55 $^{\circ}$ C to +125 $^{\circ}$ C
XR-2211CN	Ceramic	0 $^{\circ}$ C to + 75 $^{\circ}$ C
XR-2211CP	Plastic	0 $^{\circ}$ C to + 75 $^{\circ}$ C
XR-2211N	Ceramic	-40 $^{\circ}$ C to + 85 $^{\circ}$ C
XR-2211P	Plastic	-40 $^{\circ}$ C to + 85 $^{\circ}$ C

SYSTEM DESCRIPTION

The main PLL within the XR-2211 is constructed from an input preamplifier, analog multiplier used as a phase detector, and a precision voltage controlled oscillator (VCO). The preamplifier is used as a limiter such that input signals above typically 2MV RMS are amplified to a constant high level signal. The multiplying-type phase detector acts as a digital exclusive or gate. Its output (unfiltered) produces sum and difference frequencies of the input and the VCO output, $f_{input} + f_{input}$ ($2f_{input}$) and $f_{input} - f_{input}$ (0 Hz) when the phase detector output to remove the "sum" frequency component while passing the difference (DC) component to drive the VCO. The VCO is actually a current controlled oscillator with its nominal input current (f_0) set by a resistor (R_0) to ground and its driving current with a resistor (R_1) from the phase detector.

The other sections of the XR-2211 act to: determine if the VCO is driven above or below the center frequency (FSK comparator); produced both active high and active low outputs to indicate when the main PLL is in lock (quadrature phase detector and lock detector comparator).

XR-2211

ELECTRICAL CHARACTERISTICS

Test Conditions: Test Circuit of Figure 1, $V^+ = V^- = 6V$, $T_A = +25^\circ C$, $C = 5000 \text{ pF}$, $R_1 = R_2 = R_3 = R_4 = 20 \text{ k}\Omega$, $R_L = 4.7 \text{ k}\Omega$, Binary Inputs grounded, S_1 and S_2 closed unless otherwise specified.

PARAMETERS	XR-2211/2211M			XR-2211C			UNITS	CONDITIONS
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.		
GENERAL								
Supply Voltage	4.5		20	4.5		20	V	$R_0 \geq 10 \text{ k}\Omega$ See Fig. 4
Supply Current		4	7		5	9	mA	
OSCILLATOR SECTION								
Frequency Accuracy		± 1	± 3		± 1		%	Deviation from $f_0 = 1/R_0 C_0$ $R_1 = 1/2$ See Fig. 8.
Frequency Stability								
Temperature		± 20	± 50		± 20		ppm/ $^\circ C$	$V^+ = 12 \pm 1 \text{ V}$, See Fig. 7. $V^- = 5 \pm 0.5 \text{ V}$, See Fig. 7.
Power Supply		0.05	0.5		0.05		%/V	
Upper Frequency Limit	100	300			300		kHz	$R_0 = 8.2 \text{ k}\Omega$, $C_0 = 400 \text{ pF}$
Lowest Practical								
Operating Frequency			0.01		0.01		Hz	$R_0 = 2 \text{ M}\Omega$, $C_0 = 50 \text{ }\mu\text{F}$ See Fig. 5.
Timing Resistor, R_0							$\text{k}\Omega$	
Operating Range	5		2000	5		2000	$\text{k}\Omega$	
Recommended Range	15		100	15		100	$\text{k}\Omega$	See Fig. 7 and 8.
LOOP PHASE								
DETECTOR SECTION								
Peak Output Current	± 150	± 200	± 300	± 100	± 200	± 300	μA	Measured at Pin 11.
Output Offset Current		± 1			± 2		μA	
Output Impedance		1			1		$\text{M}\Omega$	Referenced to Pin 10.
Maximum Swing	± 4	± 5		± 4	± 5		V	
QUADRATURE PHASE DETECTOR								
Peak Output Current	100	150			150		μA	Measured at Pin 3.
Output Impedance		1			1		$\text{M}\Omega$	
Maximum Swing		11			11		V _{pp}	
INPUT PREAMP SECTION								
Input Impedance		20			20		$\text{k}\Omega$	Measured at Pin 2.
Input Signal								
Voltage Required to Cause Limiting		2	10		2		mV rms	
VOLTAGE COMPARATOR SECTIONS								
Input Impedance		2			2		$\text{M}\Omega$	Measured at Pins 3 and 8. $R_L = 5.1 \text{ k}\Omega$ $I_C = 3 \text{ mA}$ $V_O = 12 \text{ V}$
Input Bias Current		100			100		nA	
Voltage Gain	55	70		55	70		dB	
Output Voltage Low		300			300		mV	
Output Leakage Current		0.01			0.01		μA	
INTERNAL REFERENCE								
Voltage Level	4.9	5.3	5.7	4.75	5.3	5.85	V	Measured at Pin 10.
Output Impedance		100			100		Ω	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

XR-2211

4. Loop Damping, ζ :

$$\zeta = 1/4 \sqrt{\frac{C_0}{C_1}}$$

5. Loop Tracking Bandwidth, $\pm \Delta f/f_0$:

$$\Delta f/f_0 = R_0/R_1$$



6. FSK Data Filter Time Constant, τ_F :

$$\tau_F = R_F C_F$$

7. Loop Phase Detector Conversion Gain, K_ϕ :

(K_ϕ is the differential dc voltage across Pins 10 and 11, per unit of phase error at phase detector input):

$$K_\phi = -2V_R/\pi \text{ volts/radian}$$

8. VCO Conversion Gain, K_0 :

(K_0 is the amount of change in VCO frequency, per unit of dc voltage change at Pin 11):

$$K_0 = -1/\sqrt{R_0 C_0 R_1} \text{ Hz/volt}$$

9. Total Loop Gain, K_T :

$$K_T = 2\pi K_\phi K_0 = 4/C_0 R_1 \text{ rad/sec/volt}$$

10. Peak Phase Detector Current I_A :

$$I_A = V_R \text{ (volts)}/25 \text{ mA}$$

APPLICATIONS INFORMATION

FSK DECODING:

Figure 9 shows the basic circuit connection for FSK decoding. With reference to Figures 2 and 9, the functions of external components are defined as follows: R_0 and C_0 set the PLL center frequency, R_1 sets the system bandwidth, and C_1 sets the loop filter time constant and the loop damping factor. C_F and R_F form a one-pole post-detection filter for the FSK data output. The resistor R_B (= 510 K Ω) from Pin 7 to Pin 8 introduces positive feedback across the FSK comparator to facilitate rapid transition between output logic states.

Recommended component values for some of the most commonly used FSK bands are given in Table 1.

Design Instructions:

The circuit of Figure 9 can be tailored for any FSK decoding application by the choice of five key circuit components: R_0 , R_1 , C_0 , C_1 and C_F . For a given set of FSK mark and space frequencies, f_1 and f_2 , these parameters can be calculated as follows:

a) Calculate PLL center frequency, f_0 :

$$f_0 = \frac{f_1 + f_2}{2}$$

b) Choose value of timing resistor R_0 , to be in the range of 10 K Ω to 100 K Ω . This choice is arbitrary. The recommended value is $R_0 \cong 20$ K Ω . The final value of R_0 is normally fine-tuned with the series potentiometer, R_X .

c) Calculate value of C_0 from design equation (1) or from Figure 6:

$$C_0 = 1/R_0 f_0$$

d) Calculate R_1 to give a Δf equal to the mark space deviation:

$$R_1 = R_0 (f_0 / (f_1 - f_2))$$

e) Calculate C_1 to set loop damping. (See design equation no. 4.):

Normally, $\zeta \approx 1/2$ is recommended.

Then: $C_1 = C_0/4$ for $\zeta = 1/2$

f) Calculate Data Filter Capacitance, C_F :

For $R_F = 100$ K Ω , $R_B = 510$ K Ω , the recommended value of C_F is:

$$C_F \approx 3/(\text{Baud Rate}) \mu\text{F}$$

Note: All calculated component values except R_0 can be rounded to the nearest standard value, and R_0 can be varied to fine-tune center frequency, through a series potentiometer, R_X . (See Figure 9.)

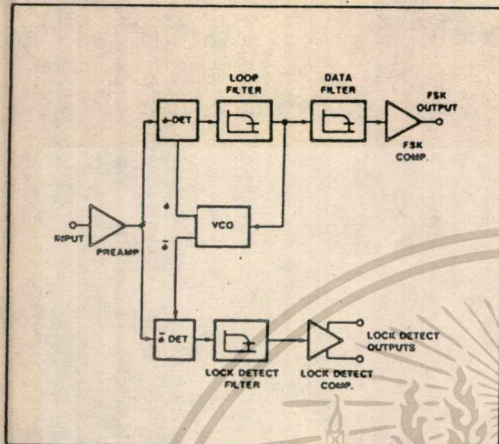


Figure 1: Functional Block Diagram of a Tone and FSK Decoding System Using XR-2211

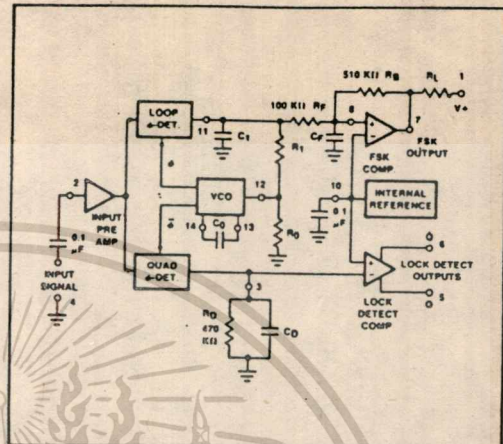


Figure 2: Generalized Circuit Connection for FSK and Tone Detection

Reference Voltage, V_R (Pin 10): This pin is internally biased at the reference voltage level, $V_R - V_R = V/2 - 650 \text{ mV}$. The dc voltage level at this pin forms an internal reference for the voltage levels at Pins 5, 8, 11 and 12. Pin 10 *must* be bypassed to ground with a $0.1 \mu\text{F}$ capacitor for proper operation of the circuit.

Loop Phase Detector Output (Pin 11): This terminal provides a high impedance output for the loop phase detector. The PLL loop filter is formed by R_1 and C_1 connected to Pin 11 (see Figure 2). With no input signal, or with no phase error within the PLL, the dc level at Pin 11 is very nearly equal to V_R . The peak voltage swing available at the phase detector output is equal to $\pm V_R$.

VCO Control Input (Pin 12): VCO free-running frequency is determined by external timing resistor, R_0 , connected from this terminal to ground. The VCO free-running frequency, f_0 , is:

$$f_0 = \frac{1}{R_0 C_0} \text{ Hz}$$

where C_0 is the timing capacitor across Pins 13 and 14. For optimum temperature stability, R_0 must be in the range of $10 \text{ K}\Omega$ to $100 \text{ K}\Omega$ see Figure 8).

This terminal is a low impedance point, and is internally biased at a dc level equal to V_R . The maximum timing current drawn from Pin 12 must be limited to $\leq 3 \text{ mA}$ for proper operation of the circuit.

VCO Timing Capacitor (Pins 13 and 14): VCO frequency is inversely proportional to the external timing capacitor, C_0 , connected across these terminals (see Figure 5). C_0 must be nonpolar, and in the range of 200 pF to $10 \mu\text{F}$.

VCO Frequency Adjustment: VCO can be fine-tuned by connecting a potentiometer, R_X , in series with R_0 at Pin 12 (see Figure 9).

VCO Free-Running Frequency, f_0 : XR-2211 does not have a separate VCO output terminal. Instead, the VCO outputs are internally connected to the phase detector sections of the circuit. However, for set-up or adjustment purposes, VCO free-running frequency can be measured at Pin 3 (with C_D disconnected), with no input and with Pin 2 shorted to Pin 10.

DESIGN EQUATIONS

(See Figure 2 for definition of components.)

1. VCO Center Frequency, f_0 :

$$f_0 = 1/R_0 C_0 \text{ Hz}$$

2. Internal Reference Voltage, V_R (measured at Pin 10):

$$V_R = V/2 - 650 \text{ mV}$$

3. Loop Low-Pass Filter Time Constant, τ :

$$\tau = R_1 C_1$$

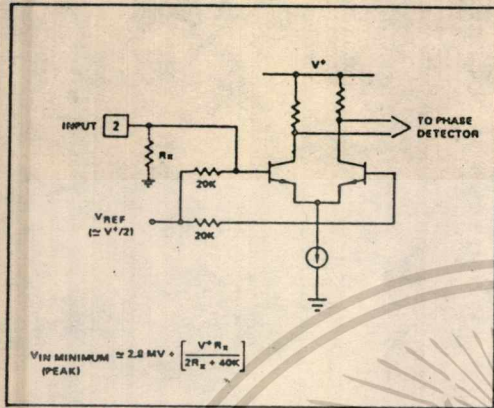


Figure 3: Desensitizing Input Stage

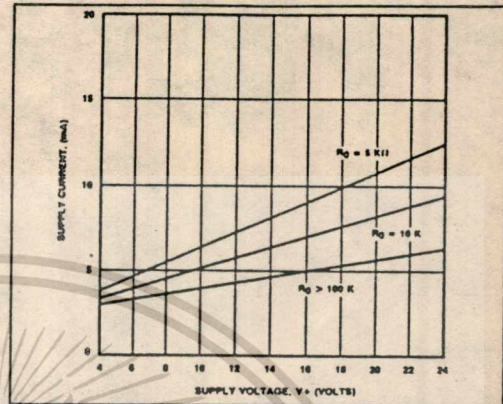


Figure 4: Typical Supply Current vs V^+ (Logic Outputs Open Circuited).

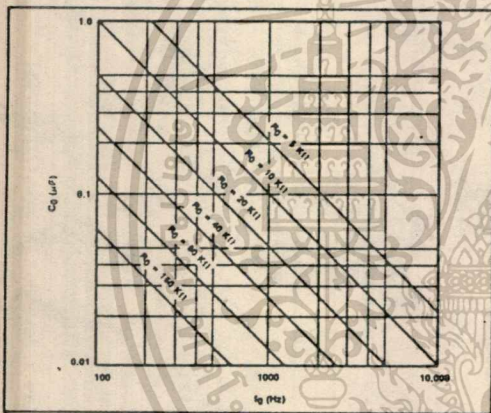


Figure 5: VCO Frequency vs Timing Resistor

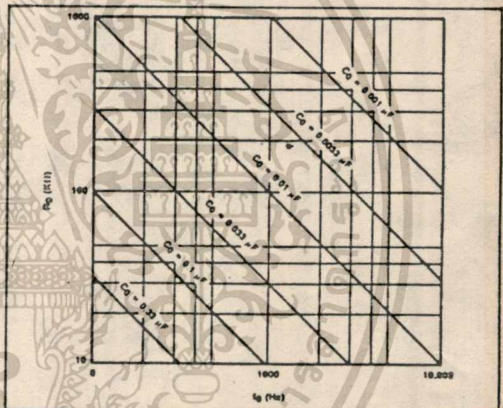


Figure 6: VCO Frequency vs Timing Capacitor

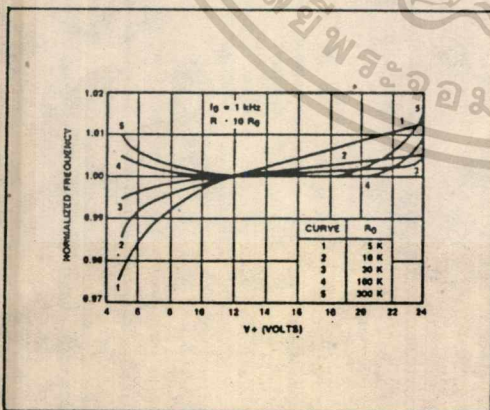


Figure 7: Typical f_0 vs Power Supply Characteristics

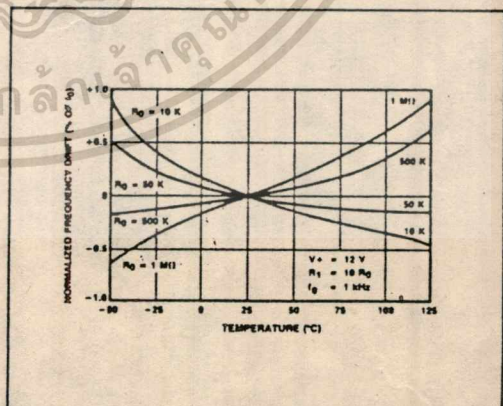


Figure 8: Typical Center Frequency Drift vs Temperature

XR-2211

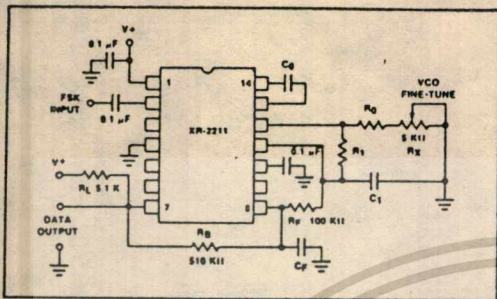


Figure 9: Circuit Connection for FSK Decoding

Design Example:

75 Baud FSK demodulator with mark space frequencies of 1110/1170 Hz

- Step 1: Calculate f_0 : $f_0 = (1110 + 1170) (1/2) = 1140$ Hz
- Step 2: Choose $R_0 = 20$ K Ω (18 K Ω fixed resistor in series with 5 K Ω potentiometer)
- Step 3: Calculate C_0 from Figure 6: $C_0 = 0.044$ μ F
- Step 4: Calculate R_1 : $R_1 = R_0 (2240/60) = 380$ K Ω
- Step 5: Calculate C_1 : $C_1 = C_0/4 = 0.011$ μ F

Note: All values except R_0 can be rounded to nearest standard value.

Table 1. Recommended Component Values for Commonly Used FSK Bands. (See Circuit of Figure 9.)

FSK BAND	COMPONENT VALUES	
300 Baud $f_1 = 1070$ Hz $f_2 = 1270$ Hz	$C_0 = 0.039$ μ F $C_1 = 0.01$ μ F $R_1 = 100$ K Ω	$C_F = 0.005$ μ F $R_0 = 18$ K Ω
300 Baud $f_1 = 2025$ Hz $f_2 = 2225$ Hz	$C_0 = 0.022$ μ F $C_1 = 0.0047$ μ F $R_1 = 200$ K Ω	$C_F = 0.005$ μ F $R_0 = 18$ K Ω
1200 Baud $f_1 = 1200$ Hz $f_2 = 2200$ Hz	$C_0 = 0.027$ μ F $C_1 = 0.01$ μ F $R_1 = 30$ K Ω	$C_F = 0.0022$ μ F $R_0 = 18$ K Ω

FSK DECODING WITH CARRIER DETECT:

The lock detect section of XR-2211 can be used as a carrier detect option, for FSK decoding. The recommended circuit connection for this application is shown in Figure 10. The open collector lock detect output, Pin 6, is shorted to data output (Pin 7). Thus, data output will be disabled at "low" state, until there is a carrier within the detection band of the PLL, and the Pin 6 output goes "high," to enable the data output.

The minimum value of the lock detect filter capacitance C_D is inversely proportional to the capture range, $\pm \Delta f_c$. This is the range of incoming frequencies over which the loop can acquire lock and is always less than the tracking range. It is further limited by C_1 . For most applications, $\Delta f_c > \Delta f/2$. For $R_D = 470$ K Ω , the approximate minimum value of C_D can be determined by

$$C_D (\mu\text{F}) \geq 16/\text{capture range in Hz.}$$

With values of C_D that are too small, chatter can be observed on the lock detect output as an incoming signal frequency approaches the capture bandwidth. Excessively large values of C_D will slow the response time of the lock detect output.

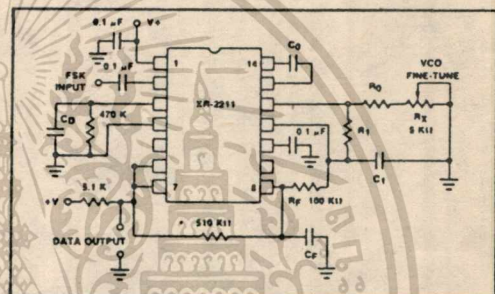


Figure 10: External Connectors for FSK Demodulation with Carrier Detect Capability

Note: Data Output is "Low" When No Carrier is Present.

TONE DETECTION:

Figure 11 shows the generalized circuit connection for tone detection. The logic outputs, Q and \bar{Q} at Pins 5 and 6 are normally at "high" and "low" logic states, respectively. When a tone is present within the detection band of the PLL, the logic state at these outputs become reversed for the duration of the input tone. Each logic output can sink 5 mA of load current.

Both logic outputs at Pins 5 and 6 are open collector type stages, and require external pull-up resistors R_{L1} and R_{L2} , as shown in Figure 11.

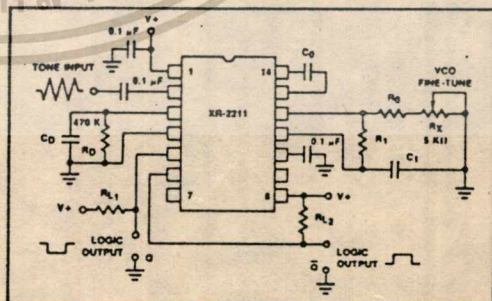


Figure 11: Circuit Connection for Tone Detection.

With reference to Figures 2 and 11, the functions of the external circuit components can be explained as follows: R_0 and C_0 set VCO center frequency; R_1 sets the detection bandwidth; C_1 sets the low pass-loop filter time constant and the loop damping factor. R_{L1} and R_{L2} are the respective pull-up resistors for the Q and \bar{Q} logic outputs.

Design Instructions:

The circuit of Figure 11 can be optimized for any tone detection application by the choice of the 5 key circuit components: R_0 , R_1 , C_0 , C_1 and C_D . For a given input, the tone frequency, f_s , these parameters are calculated as follows:

- Choose R_0 to be in the range of 15 K Ω to 100 K Ω . This choice is arbitrary.
- Calculate C_0 to set center frequency, f_0 equal to f_s (see Figure 6): $C_0 = 1/R_0 f_s$
- Calculate R_1 to set bandwidth $\pm \Delta f$ (see design equation no. 5):

$$R_1 = R_0(f_0/\Delta f)$$

Note: The total detection bandwidth covers the frequency range of $f_0 \pm \Delta f$.

- Calculate value of C_1 for a given loop damping factor:

$$C_1 = C_0/16\xi^2$$

Normally $\xi \approx 1/2$ is optimum for most tone detector applications, giving $C_1 = 0.25 C_0$.

Increasing C_1 improves the out-of-band signal rejection, but increases the PLL capture time.

- Calculate value of filter capacitor C_D . To avoid chatter at the logic output, with $R_D = 470$ K Ω , C_D must be:

$$C_D(\mu F) \geq (16/\text{capture range in Hz})$$

Increasing C_D slows down the logic output response time.

Design Examples:

Tone detector with a detection band of 1 kHz \pm 20 Hz:

- Choose $R_0 = 20$ K Ω (18 K Ω in series with 5 K Ω potentiometer).
- Choose C_0 for $f_0 = 1$ kHz (from Figure 6): $C_0 = 0.05$ μF .

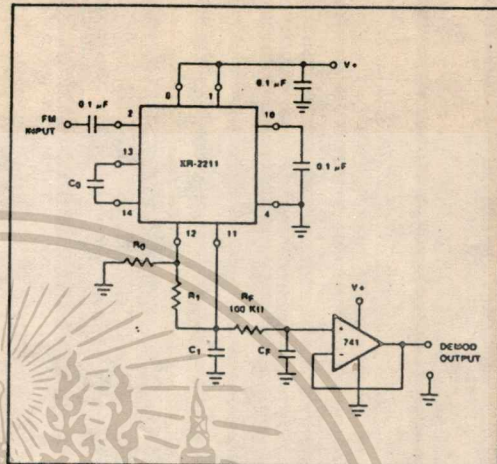


Figure 12: Linear FM Detector Using XR-2211 and an External Op Amp. (See section on Design Equation for Component Values.)

- Calculate R_1 : $R_1 = (R_0)(1000/20) = 1$ M Ω .
- Calculate C_1 for $\xi = 1/2$: $C_1 = 0.25$, $C_0 = 0.013$ μF .
- Calculate C_D : $C_D = 16/38 = 0.42$ μF .
- Fine-tune center frequency with 5 K Ω potentiometer, R_X .

LINEAR FM DETECTION:

XR-2211 can be used as a linear FM detector for a wide range of analog communications and telemetry applications. The recommended circuit connection for this application is shown in Figure 12. The demodulated output is taken from the loop phase detector output (Pin 11), through a post-detection filter made up of R_F and C_F , and an external buffer amplifier. This buffer amplifier is necessary because of the high impedance output at Pin 11. Normally, a non-inverting unity gain op amp can be used as a buffer amplifier, as shown in Figure 12.

The FM detector gain, i.e., the output voltage change per unit of FM deviation can be given as

$$V_{out} = R_1 V_R / 100 R_0 \text{ Volts}/\% \text{ deviation}$$

where V_R is the internal reference voltage ($V_R = V+/2 - 650$ mV). For the choice of external components R_1 , R_0 , C_D , C_1 and C_F , see section on design equations.

XR-2211

PRINCIPLES OF OPERATION

Signal Input (Pin 2): Signal is ac coupled to this terminal. The internal impedance at Pin 2 is 20 K Ω . Recommended input signal level is in the range of 10 mV rms to 3 V rms.

Quadrature Phase Detector Output (Pin 3): This is the high impedance output of quadrature phase detector and is internally connected to the input of lock detect voltage comparator. In tone detection applications, Pin 3 is connected to ground through a parallel combination of R_D and C_D (see Figure 2) to eliminate the chatter at lock detect outputs. If the tone detect section is not used, Pin 3 can be left open circuited.

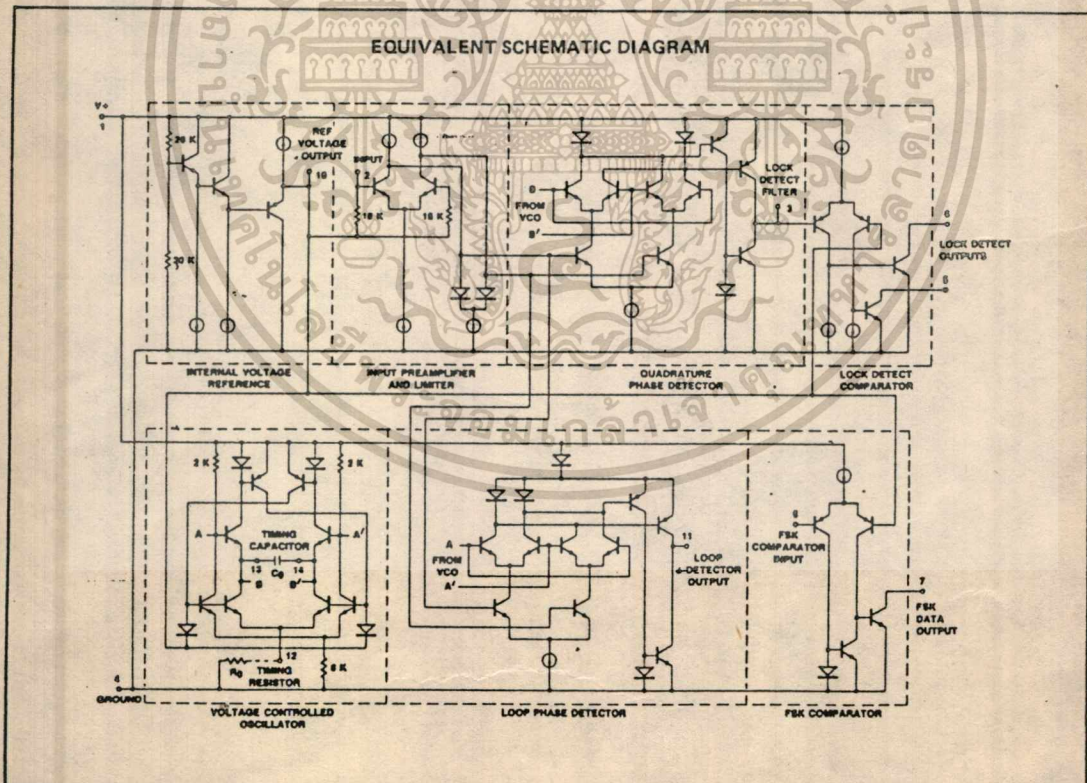
Lock Detect Output, Q (Pin 5): The output at Pin 5 is at "high" state when the PLL is out of lock and goes to "low" or conducting state when the PLL is locked. It is an open collector type output and requires a pull-up resistor, R_L, to V+ for proper operation. At "low" state, it can sink up to 5 mA of load current.

Lock Detect Complement, \bar{Q} (Pin 6): The output at Pin 6 is the logic complement of the lock detect output at Pin 5. This output is also an open collector type stage which can sink 5 mA of load current at low or "on" state.

FSK Data Output (Pin 7): This output is an open collector logic stage which requires a pull-up resistor, R_L, to V+ for proper operation. It can sink 5 mA of load current. When decoding FSK signals, FSK data output is at "high" or "off" state for low input frequency, and at "low" or "on" state for high input frequency. If no input signal is present, the logic state at Pin 7 is indeterminate.

FSK Comparitor Input (Pin 8): This is the high impedance input to the FSK voltage comparator. Normally, an FSK post-detection or data filter is connected between this terminal and the PLL phase detector output (Pin 11). This data filter is formed by R_F and C_F of Figure 2. The threshold voltage of the comparitor is set by the internal reference voltage, V_R, available at Pin 10.

EQUIVALENT SCHEMATIC DIAGRAM



LINEAR INTEGRATED CIRCUITS

TYPES TL080 THRU TL085, TL080A THRU TL084A, TL081B, TL082B, TL084B

BULLETIN NO. DL-S 12484, FEBRUARY 1977—REVISED OCTOBER 1979

24 DEVICES COVER COMMERCIAL, INDUSTRIAL, AND MILITARY TEMPERATURE RANGES

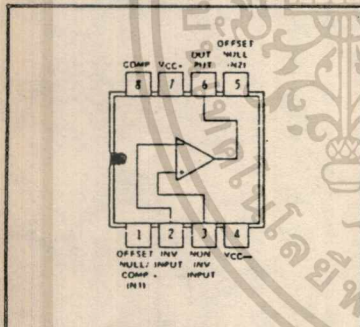
- Low Power Consumption
- Wide Common-Mode and Differential Voltage Ranges
- Low Input Bias and Offset Currents
- Output Short-Circuit Protection
- High Input Impedance . . . JFET-Input Stage
- Internal Frequency Compensation (Except TL080, TL080A)
- Latch-Up-Free Operation
- High Slew Rate . . . 13 V/ μ s Typ

description

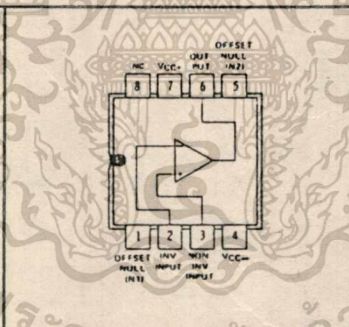
The TL081 JFET-input operational amplifier family is designed to offer a wider selection than any previously developed operational amplifier family. Each of these JFET-input operational amplifiers incorporates well-matched, high-voltage JFET and bipolar transistors in a monolithic integrated circuit. The devices feature high slew rates, low input bias and offset currents, and low offset voltage temperature coefficient. Offset adjustment and external compensation options are available within the TL081 Family.

Device types with an "M" suffix are characterized for operation over the full military temperature range of -55°C to 125°C , those with an "I" suffix are characterized for operation from -25°C to 85°C , and those with a "C" suffix are characterized for operation from 0°C to 70°C .

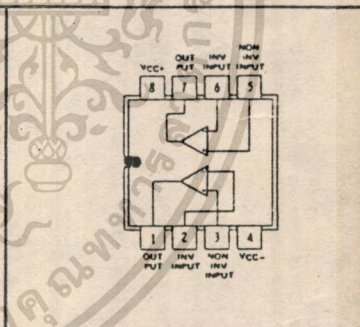
TL080, TL080A
JG OR P DUAL-IN-LINE
PACKAGE (TOP VIEW)



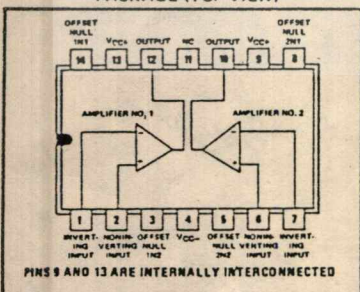
TL081, TL081A, TL081B
JG OR P DUAL-IN-LINE
PACKAGE (TOP VIEW)



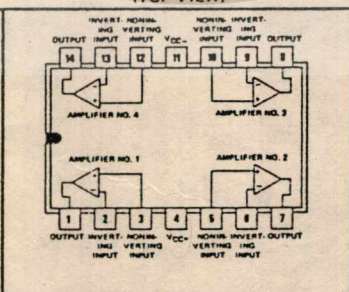
TL082, TL082A, TL082B
JG OR P DUAL-IN-LINE
PACKAGE (TOP VIEW)



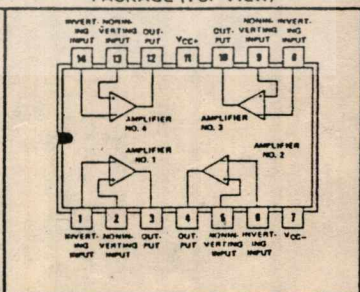
TL083, TL083A
J OR N DUAL-IN-LINE
PACKAGE (TOP VIEW)



TL084, TL084A, TL084B
J OR N DUAL-IN-LINE
OR W FLAT PACKAGE
(TOP VIEW)



TL085
N DUAL-IN-LINE
PACKAGE (TOP VIEW)



NC—No internal connection

Copyright © 1979 by Texas Instruments Incorporated

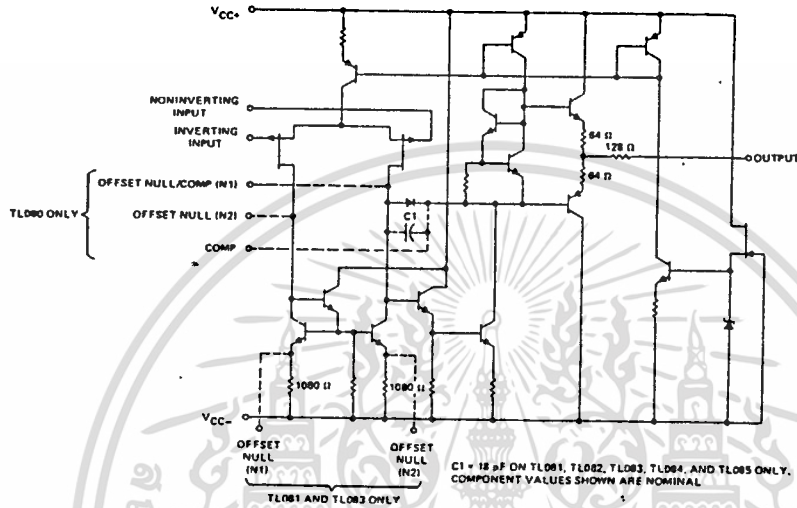
TEXAS INSTRUMENTS
INCORPORATED

POST OFFICE BOX 225012 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPES TL080 THRU TL085, TL080A THRU TL084A, TL081B, TL082B, TL084B JFET-INPUT OPERATIONAL AMPLIFIERS

schematic (each amplifier)



absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

	TL08_M	TL08_I	TL08_C TL08_AC TL08_BC	UNIT
Supply voltage, V_{CC+} (see Note 1)	18	18	18	V
Supply voltage, V_{CC-} (see Note 1)	-18	-18	-18	V
Differential input voltage (see Note 2)	± 30	± 30	± 30	V
Input voltage (see Notes 1 and 3)	± 15	± 15	± 15	V
Duration of output short circuit (see Note 4)	Unlimited	Unlimited	Unlimited	
Continuous total dissipation at (or below) 25°C free-air temperature (See Note 5)	680	680	680	mW
Operating free-air temperature range	-55 to 125	-25 to 85	0 to 70	°C
Storage temperature range	-65 to 150	-65 to 150	-65 to 150	°C
Lead temperature 1/16 inch (1,6 mm) from case for 60 seconds	J, JG, or W package	300	300	°C
Lead temperature 1/16 inch (1,6 mm) from case for 10 seconds	N or P package	260	260	°C

- NOTES: 1. All voltage values, except differential voltages, are with respect to the midpoint between V_{CC+} and V_{CC-} .
 2. Differential voltages are at the noninverting input terminal with respect to the inverting input terminal.
 3. The magnitude of the input voltage must never exceed the magnitude of the supply voltage or 15 volts, whichever is less.
 4. The output may be shorted to ground or to either supply. Temperature and/or supply voltages must be limited to ensure that the dissipation rating is not exceeded.
 5. For operation above 25°C free-air temperature, refer to Dissipation Derating Table. In the J and JG packages, TL08_M chips are alloy-mounted; TL08_I, TL08_C, TL08_AC, and TL08_BC chips are glass-mounted.

DISSIPATION DERATING TABLE

PACKAGE	POWER RATING	DERATING FACTOR	ABOVE T_A
J (Alloy-Mounted Chip)	680 mW	11.0 mW/°C	88°C
J (Glass-Mounted Chip)	680 mW	8.2 mW/°C	67°C
JG (Alloy-Mounted Chip)	680 mW	8.4 mW/°C	69°C
JG (Glass-Mounted Chip)	680 mW	6.6 mW/°C	47°C
N	680 mW	9.2 mW/°C	76°C
P	680 mW	8.0 mW/°C	65°C
W	680 mW	8.0 mW/°C	65°C

Also see Dissipation Derating Curves, Section 2.

DEVICE TYPES, SUFFIX VERSIONS, AND PACKAGES

	TL080	TL081	TL082	TL083	TL084	TL085
TL08_M	JG	JG	JG	J	J, W	*
TL08_I	JG, P	JG, P	JG, P	J, N	J, N	*
TL08_C	JG, P	JG, P	JG, P	J, N	J, N	N
TL08_AC	JG, P	JG, P	JG, P	J, N	J, N	*
TL08_BC	*	JG, P	JG, P	*	J, N	*

*These combinations are not defined by this data sheet.

TYPES TL080 THRU TL085, TL080A THRU TL084A, TL081B, TL082B, TL084B JFET-INPUT OPERATIONAL AMPLIFIERS

electrical characteristics, $V_{CC\pm} = \pm 15\text{ V}$

PARAMETER	TEST CONDITIONS†		TL08_M		TL08_I		TL08_C TL08_AC TL08_BC		UNIT
			MIN	TYP	MAX	MIN	TYP	MAX	
V_{IO} Input offset voltage	$R_S = 50\ \Omega$, $T_A = 25^\circ\text{C}$	'80,'81,'82,'83,'85‡	3	6	3	6	5	15	mV
		TL084	3	9	3	6	5	15	
		TL08_A					3	6	
	$R_S = 50\ \Omega$, $T_A = \text{full range}$	'81B,'82B,'84B					2	3	
		'80,'81,'82,'83,'85‡		9		9		20	
		TL084		15		9		20	
α_{VIO} Temperature coefficient of input offset voltage	$R_S = 50\ \Omega$, $T_A = \text{full range}$	TL08_A					7.5	$\mu\text{V}/^\circ\text{C}$	
		'81B,'82B,'84B					5		
I_{IO} Input offset current §	$T_A = 25^\circ\text{C}$	TL08_‡	5	100	5	100	5	200	pA
		TL08_A					5	100	
		'81B,'82B,'84B					5	100	
	$T_A = \text{full range}$	TL08_‡		20		10		5	nA
		TL08_A						3	
		'81B,'82B,'84B						3	
I_{IB} Input bias current §	$T_A = 25^\circ\text{C}$	TL08_‡	30	200	30	200	30	400	pA
		TL08_A					30	200	
		'81B,'82B,'84B					30	200	
	$T_A = \text{full range}$	TL08_‡		50		20		10	nA
		TL08_A						7	
		'81B,'82B,'84B						7	
V_{ICR} Common-mode input voltage range	$T_A = 25^\circ\text{C}$	TL08_‡	± 11	± 12	± 11	± 12	± 10	± 11	V
		TL08_A					± 11	± 12	
		'81B,'82B,'84B					± 11	± 12	
V_{OPP} Maximum peak-to-peak output voltage swing	$T_A = 25^\circ\text{C}$	$R_L = 10\ \text{k}\Omega$	24	27	24	27	24	27	V
		$R_L > 10\ \text{k}\Omega$	24		24		24		
		$R_L > 2\ \text{k}\Omega$	20	24	20	24	20	24	
A_{VD} Large-signal differential voltage amplification	$R_L > 2\ \text{k}\Omega$, $V_O = \pm 10\ \text{V}$, $T_A = 25^\circ\text{C}$	TL08_‡	25	200	50	200	25	200	V/mV
		TL08_A					50	200	
		'81B,'82B,'84B					50	200	
	$R_L > 2\ \text{k}\Omega$, $V_O = \pm 10\ \text{V}$, $T_A = \text{full range}$	TL08_‡	15		25		15		
		TL08_A					25		
		'81B,'82B,'84B					25		
B_1 Unity-gain bandwidth	$T_A = 25^\circ\text{C}$		3		3		3	MHz	
r_i Input resistance	$T_A = 25^\circ\text{C}$		10^{11}		10^{12}		10^{12}	Ω	
CMRR Common-mode rejection ratio	$R_S > 10\ \text{k}\Omega$, $T_A = 25^\circ\text{C}$	TL08_‡	80	86	80	86	70	76	dB
		TL08_A					80	86	
		'81B,'82B,'84B					80	86	
k_{SVR} Supply voltage rejection ratio ($\Delta V_{CC\pm}/\Delta V_{IO}$)	$R_S > 10\ \text{k}\Omega$, $T_A = 25^\circ\text{C}$	TL08_‡	80	86	80	86	70	76	dB
		TL08_A					80	86	
		'81B,'82B,'84B					80	86	
I_{CC} Supply current (per amplifier)	No load, $T_A = 25^\circ\text{C}$	No signal,	1.4	2.8	1.4	2.8	1.4	2.8	mA
V_{O1}/V_{O2} Channel separation	$A_{VD} = 100$, $T_A = 25^\circ\text{C}$		120		120		120	dB	

† All characteristics are specified under open-loop conditions unless otherwise noted. Full range for T_A is -55°C to 125°C for TL08_M; -25°C to 85°C for TL08_I; and 0°C to 70°C for TL08_C, TL08_AC, and TL08_BC.

‡ Types TL085I and TL085M are not defined by this data sheet.

§ Input bias currents of a FET-input operational amplifier are normal junction reverse currents, which are temperature sensitive as shown in Figure 18. Pulse techniques must be used that will maintain the junction temperature as close to the ambient temperature as is possible.

TEXAS INSTRUMENTS
INCORPORATED

POST OFFICE BOX 225012 • DALLAS, TEXAS 75265

141

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPES TL080 THRU TL085, TL080A THRU TL084A, TL081B, TL082B, TL084B JFET-INPUT OPERATIONAL AMPLIFIERS

operating characteristics, $V_{CC\pm} = \pm 15\text{ V}$, $T_A = 25^\circ\text{C}$

PARAMETER	TEST CONDITIONS	TL08_M			ALL OTHERS			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	
SR Slew rate at unity gain	$V_I = 10\text{ V}$, $R_L = 2\text{ k}\Omega$, $C_L = 100\text{ pF}$, See Figure 1	8	13			13		$\text{V}/\mu\text{s}$
t_r Rise time	$V_I = 20\text{ mV}$, $R_L = 2\text{ k}\Omega$, See Figure 1		0.1			0.1		μs
Overhoot factor	$C_L = 100\text{ pF}$, See Figure 1		10%			10%		
V_n Equivalent input noise voltage	$R_S = 100\ \Omega$, $f = 1\text{ kHz}$		25			25		$\text{nV}/\sqrt{\text{Hz}}$

PARAMETER MEASUREMENT INFORMATION

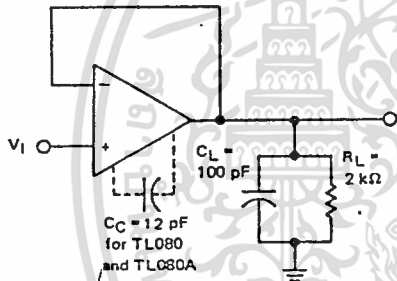


FIGURE 1—UNITY-GAIN AMPLIFIER

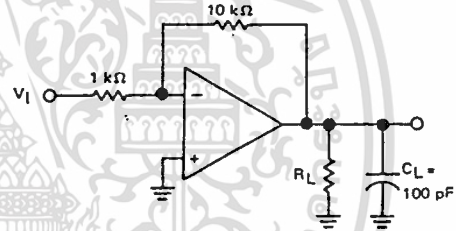


FIGURE 2—GAIN-OF-10 INVERTING AMPLIFIER

INPUT OFFSET VOLTAGE NULL CIRCUITS

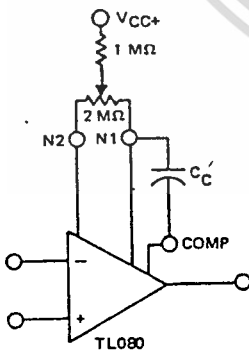


FIGURE 3

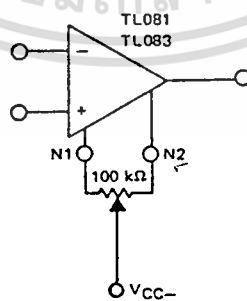
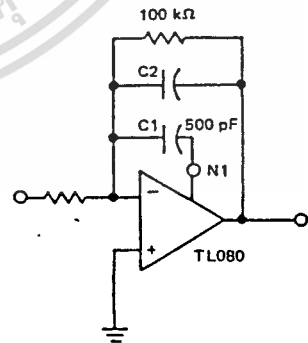


FIGURE 4



FEED-FORWARD COMPENSATION

FIGURE 5

TYPES TL080 THRU TL085, TL080A THRU TL084A, TL081B, TL082B, TL084B JFET-INPUT OPERATIONAL AMPLIFIERS

TYPICAL CHARACTERISTICS†

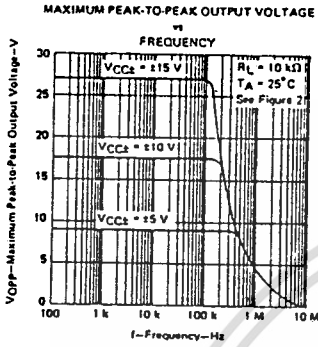


FIGURE 6

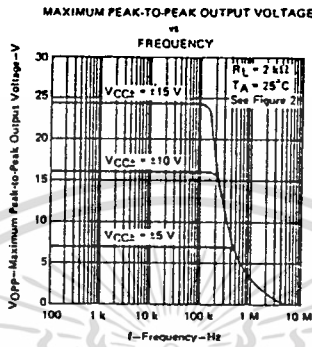


FIGURE 7

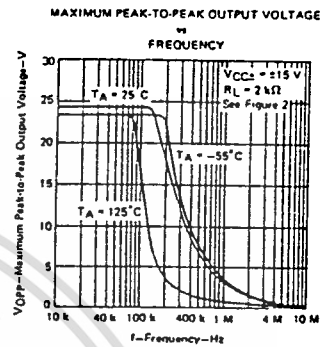


FIGURE 8

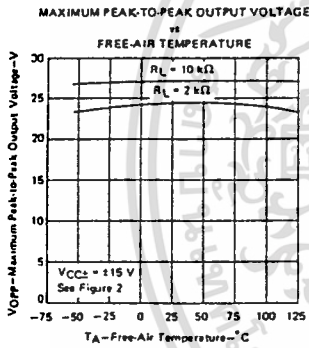


FIGURE 9

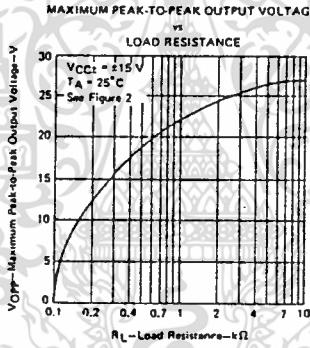


FIGURE 10

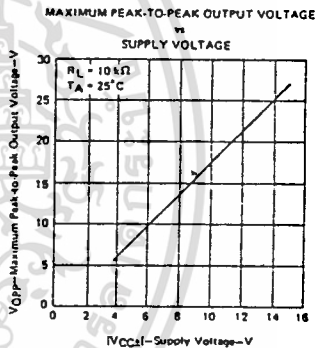


FIGURE 11

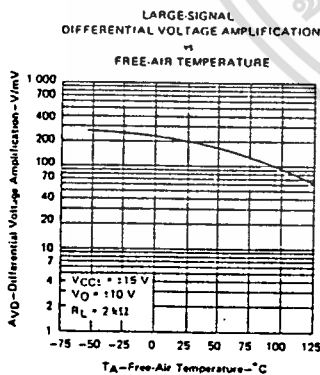


FIGURE 12

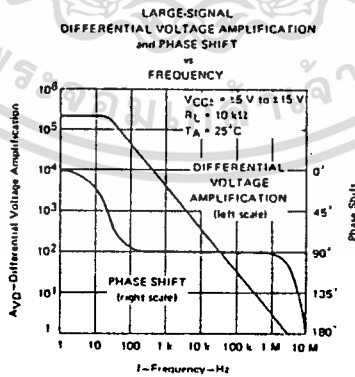


FIGURE 13

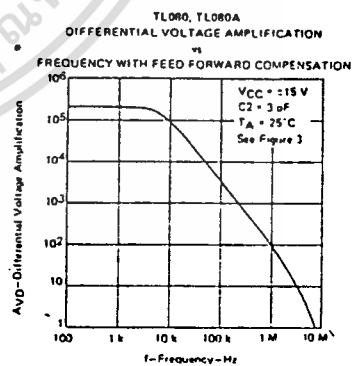


FIGURE 14

† Data at high and low temperatures are applicable only within the rated operating free-air temperature ranges of the various devices. A 12-pF compensation capacitor is used with TL080 and TL080A.

TYPES TL080 THRU TL085, TL080A THRU TL084A, TL081B, TL082B, TL084B

JFET-INPUT OPERATIONAL AMPLIFIERS

TYPICAL CHARACTERISTICS†

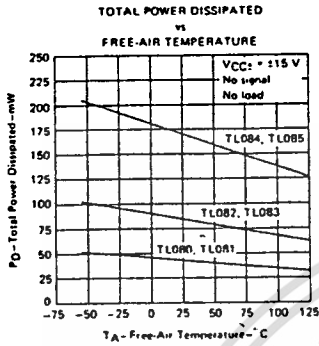


FIGURE 15

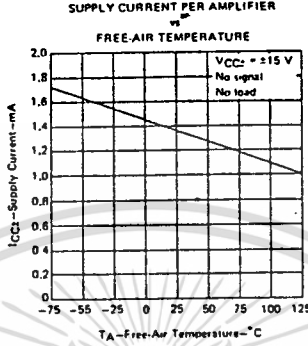


FIGURE 16

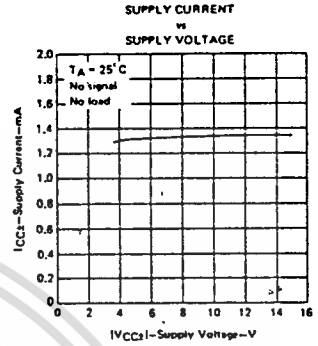


FIGURE 17

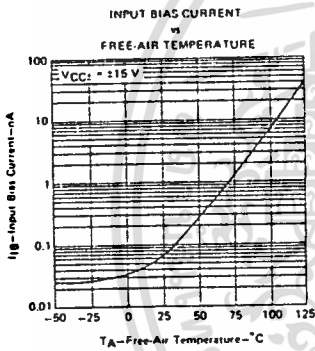


FIGURE 18

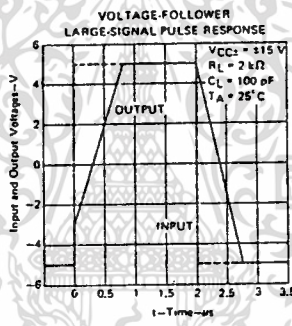


FIGURE 19

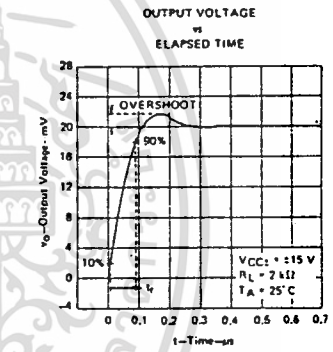


FIGURE 20

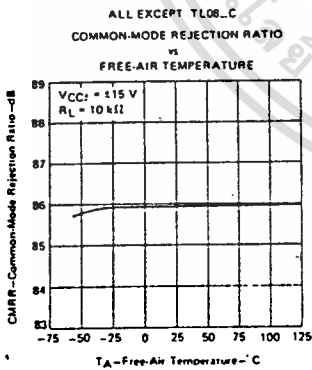


FIGURE 21

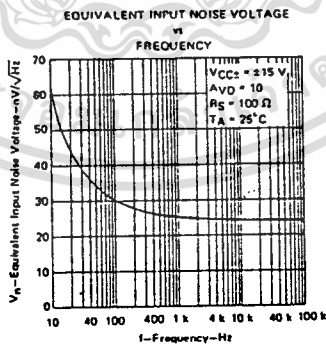


FIGURE 22

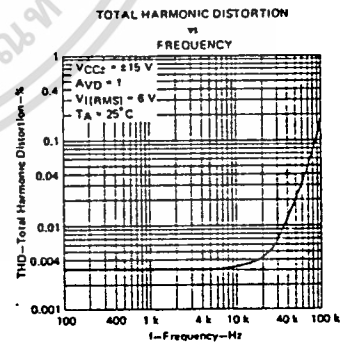


FIGURE 23

†Data at high and low temperatures are applicable only within the rated operating free-air temperature ranges of the various devices. A 12-pF compensation capacitor is used with TL080 and TL080A.

TYPES TL080 THRU TL085, TL080A THRU TL084A, TL081B, TL082B, TL084B JFET-INPUT OPERATIONAL AMPLIFIERS

TYPICAL APPLICATION DATA

0.5-Hz SQUARE-WAVE OSCILLATOR

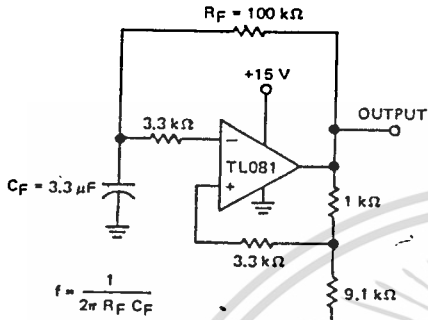


FIGURE 24—0.5-Hz SQUARE-WAVE OSCILLATOR

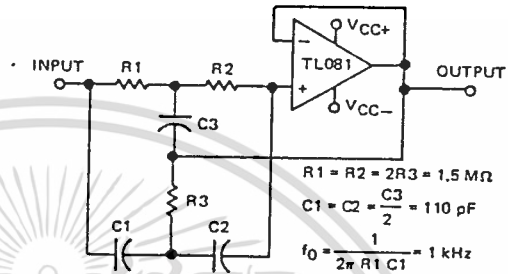


FIGURE 25—HIGH-Q NOTCH FILTER

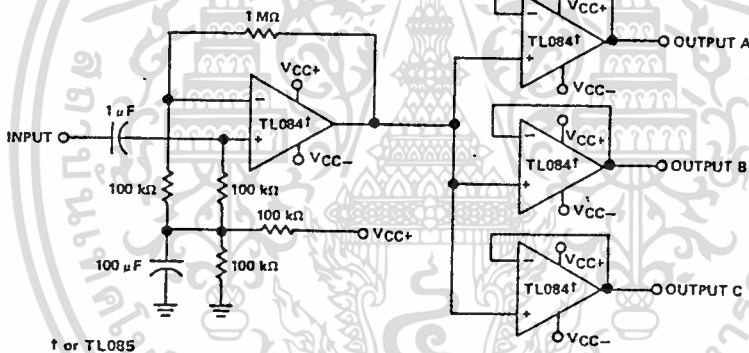
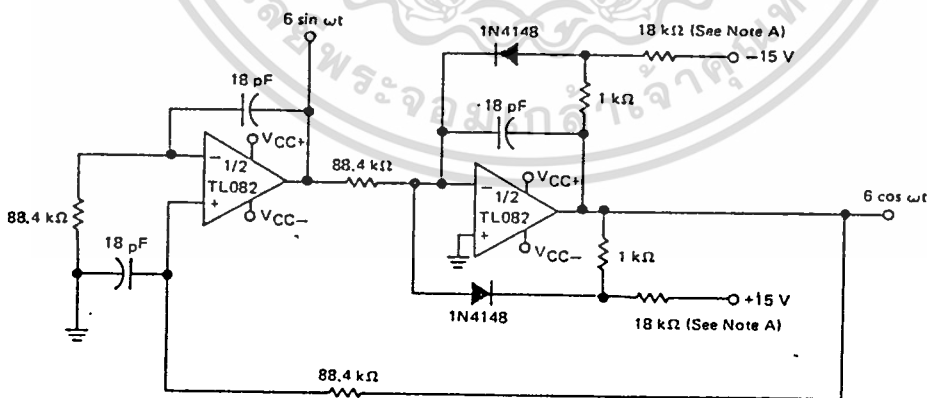


FIGURE 26—AUDIO DISTRIBUTION AMPLIFIER



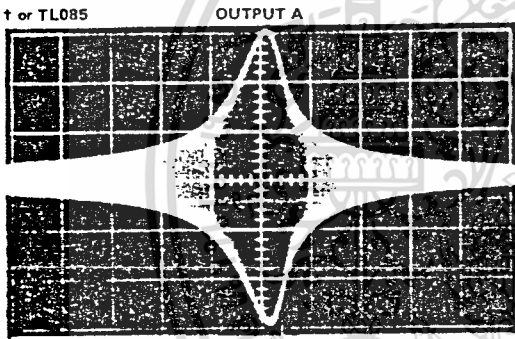
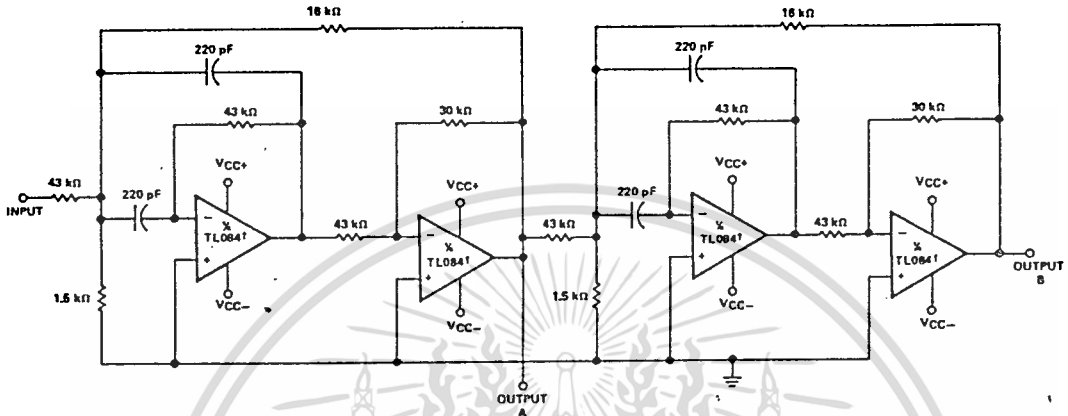
Note A: These resistor values may be adjusted for a symmetrical output.

FIGURE 27—100-kHz QUADRATURE OSCILLATOR

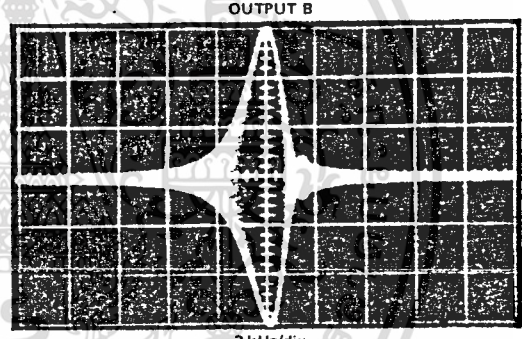
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**TYPES TL080 THRU TL085, TL080A THRU TL084A,
TL081B, TL082B, TL084B
JFET-INPUT OPERATIONAL AMPLIFIERS**

TYPICAL APPLICATION DATA



SECOND-ORDER BANDPASS FILTER
 $f_o = 100 \text{ kHz}, Q = 30, \text{GAIN} = 4$



CASCADED BANDPASS FILTER
 $f_o = 100 \text{ kHz}, Q = 69, \text{GAIN} = 16$

FIGURE 28—POSITIVE-FEEDBACK BANDPASS FILTER

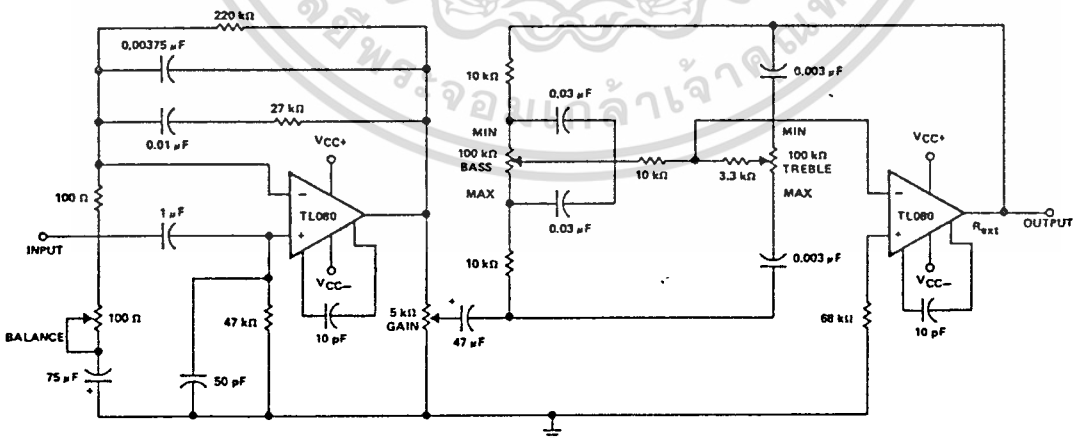


FIGURE 29—IC PREAMPLIFIER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

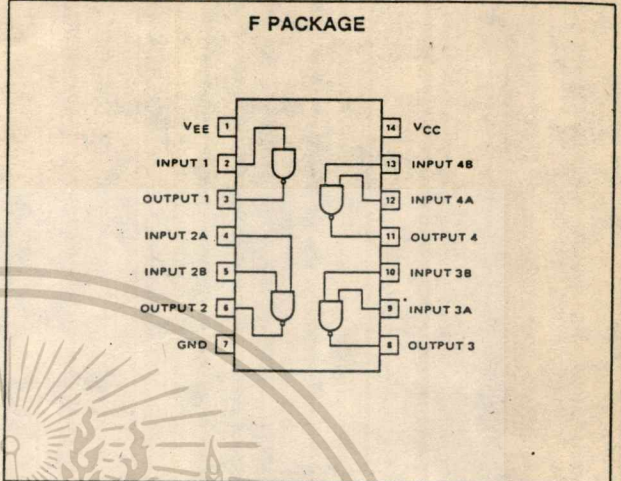
FEATURES

- CURRENT LIMITED OUTPUT: $\pm 10\text{mA}$ TYP
- POWER-OFF SOURCE IMPEDANCE: 300Ω MIN
- SIMPLE SLEW RATE CONTROL WITH EXTERNAL CAPACITOR
- FLEXIBLE OPERATING SUPPLY RANGE
- INPUTS ARE DTL/TTL COMPATIBLE

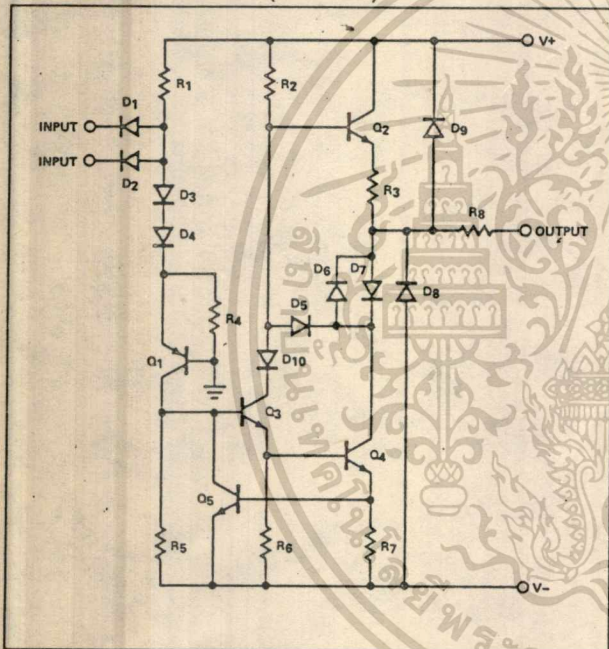
ABSOLUTE MAXIMUM RATINGS (Note 1)

Supply Voltage V_+	+15V
V_-	-15V
Input Voltage (V_{IN})	$-15V \leq V_{IN} \leq 7.0V$
Output Voltage	$\pm 15V$
Power Dissipation	1000mW
Operating Temperature Range	0°C to $+75^\circ\text{C}$
Storage Temperature Range	-65°C to $+175^\circ\text{C}$
Lead Temperature (Soldering, 10 sec)	300°C

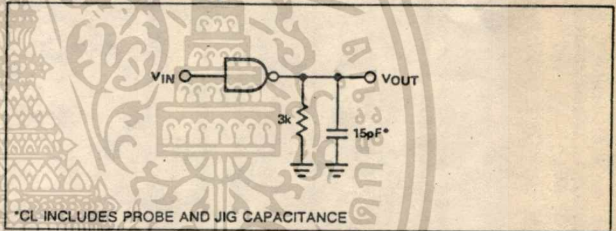
PIN CONFIGURATION



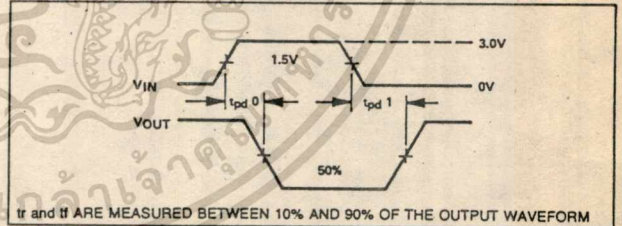
CIRCUIT SCHEMATIC (1/4 CIRCUIT)



AC LOAD CIRCUIT



SWITCHING WAVEFORMS



SWITCHING CHARACTERISTICS (Note 2)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Propagation Delay to "1" (tpd1)	$R_L = 3.0k\Omega, C_L = 15pF, T_A = 25^\circ\text{C}$		230	300	ns
Propagation Delay to "0" (tpd0)	$R_L = 3.0k\Omega, C_L = 15pF, T_A = 25^\circ\text{C}$		70	175	ns
Rise Time (tr)	$R_L = 3.0k\Omega, C_L = 15pF, T_A = 25^\circ\text{C}$		75	100	ns
Fall Time (tf)	$R_L = 3.0k\Omega, C_L = 15pF, T_A = 25^\circ\text{C}$		40	75	ns

NOTES

1. Voltage values shown are with respect to network ground terminal. Positive current is defined as current into the referenced pin.
2. These specifications apply for $V_+ = +9.0V \pm 1\%$, $V_- = -9.0V \pm 1\%$, $T_A = 0^\circ\text{C}$ to $+75^\circ\text{C}$ unless otherwise noted. All typicals are for $V_+ = 9.0V$, $V_- = -9.0V$, and $T_A = 25^\circ\text{C}$.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งยังมีให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

APPLICATIONS

By connecting a capacitor to each driver output the slew rate can be controlled utilizing the output current limiting characteristics of the MC1488. For a set slew rate the appropriate capacitor value may be calculated using the following relationship

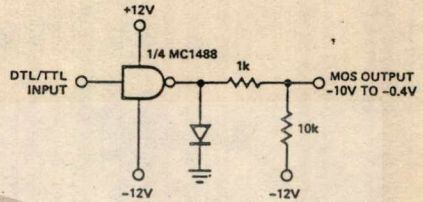
$$C = I_{SC} (\Delta T / \Delta V)$$

where C is the required capacitor, I_{SC} is the short circuit current value, and $\Delta V / \Delta T$ is the slew rate.

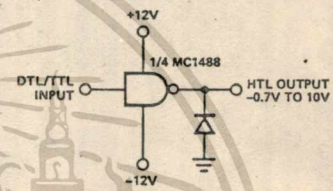
RS232C specifies that the output slew rate must not exceed 30V per microsecond. Using the worst case output short circuit current of 12mA in the above equation, calculations result in a required capacitor of 400pF connected to each output.

TYPICAL APPLICATIONS

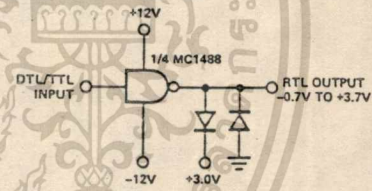
DTL/TTL-TO-MOS TRANSLATOR



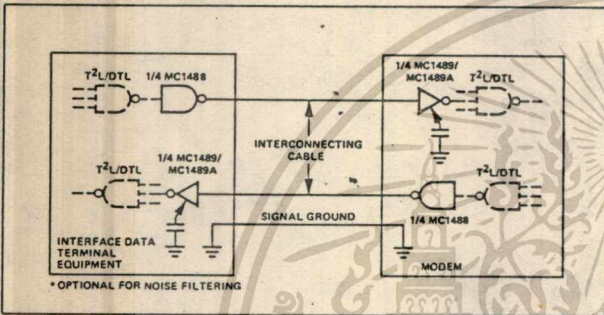
DTL/TTL-TO-HTL TRANSLATOR



DTL/TTL-TO-RTL TRANSLATOR

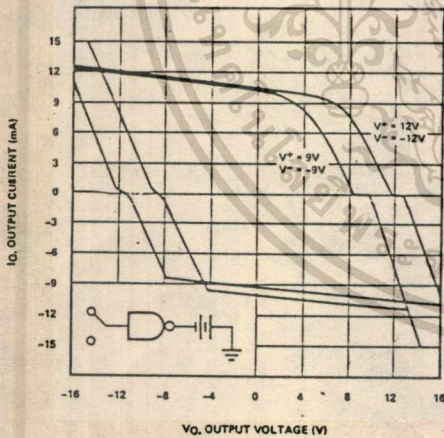


RS232C DATA TRANSMISSION



CHARACTERISTIC CURVES

OUTPUT VOLTAGE AND CURRENT-LIMITING CHARACTERISTICS



QUAD LINE RECEIVERS

MC1489/MC1489A

MC1489F MC1489A-F

FEATURES

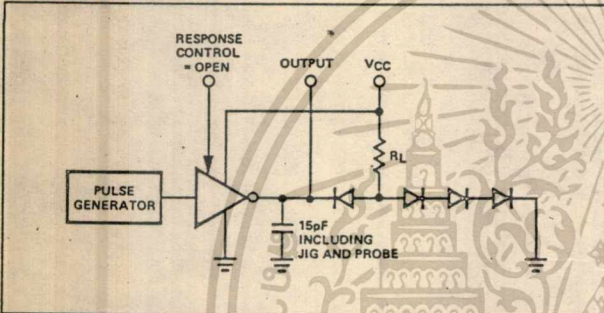
- FOUR TOTALLY SEPARATE RECEIVERS PER PACKAGE
- PROGRAMMABLE THRESHOLD
- BUILT-IN INPUT THRESHOLD HYSTERESIS
- "FAIL SAFE" OPERATING MODE
- INPUTS WITHSTAND $\pm 30V$

ABSOLUTE MAXIMUM RATINGS

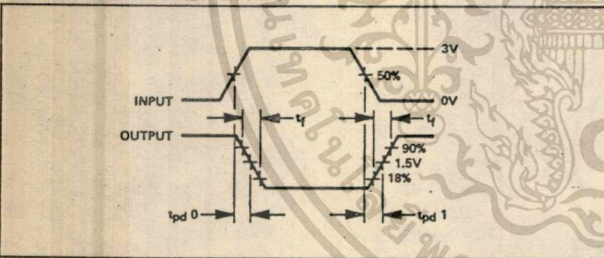
The following apply for $T_A = 25^\circ C$ unless otherwise specified.

Power Supply Voltage	10V
Input Voltage Range	$\pm 30V$
Output Load Current	20mA
Power Dissipation	1W
Operating Temperature Range	$0^\circ C$ to $+75^\circ C$
Storage Temperature Range	$-65^\circ C$ to $+175^\circ C$

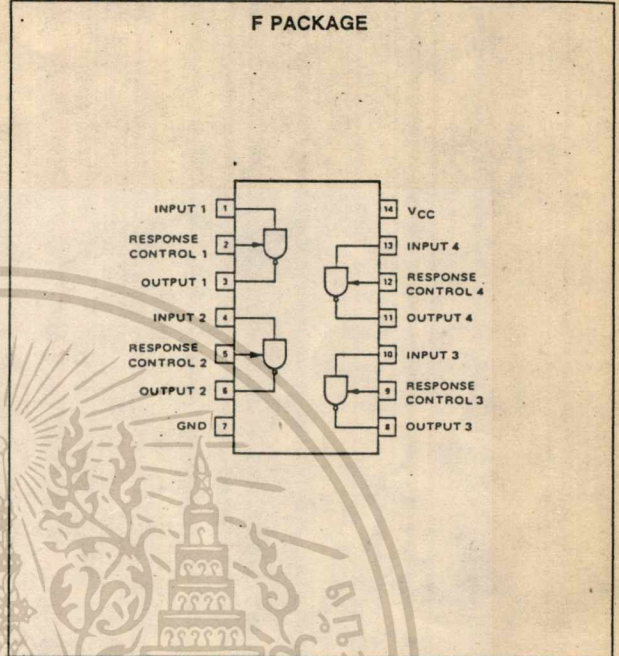
AC TEST CIRCUIT



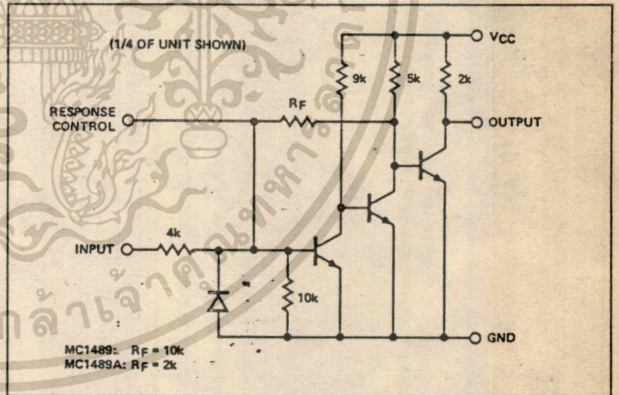
VOLTAGE WAVEFORMS



PIN CONFIGURATION



CIRCUIT SCHEMATIC



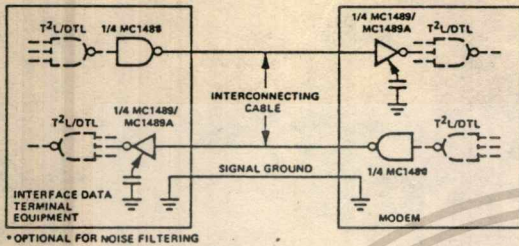
SWITCHING CHARACTERISTICS MC1489/MC1489A $V_{CC} = 5.0V \pm 1\%$, $T_A = 25^\circ C$

PARAMETER	CONDITIONS	MC1489			MC1489A			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
Input to Output "High" Propagation Delay (t_{pd1})	$R_L = 3.9k$ (AC Test Circuit)		25	85		25	85	ns
Input to Output "Low" Propagation Delay (t_{pd0})	$R_L = 390\Omega$ (AC Test Circuit)		20	50		20	50	ns
Output Rise time	$R_L = 3.9k$ (AC Test Circuit)		110	175		110	175	ns
Output Fall Time	$R_L = 390\Omega$ (AC Test Circuit)		9	20		9	20	ns

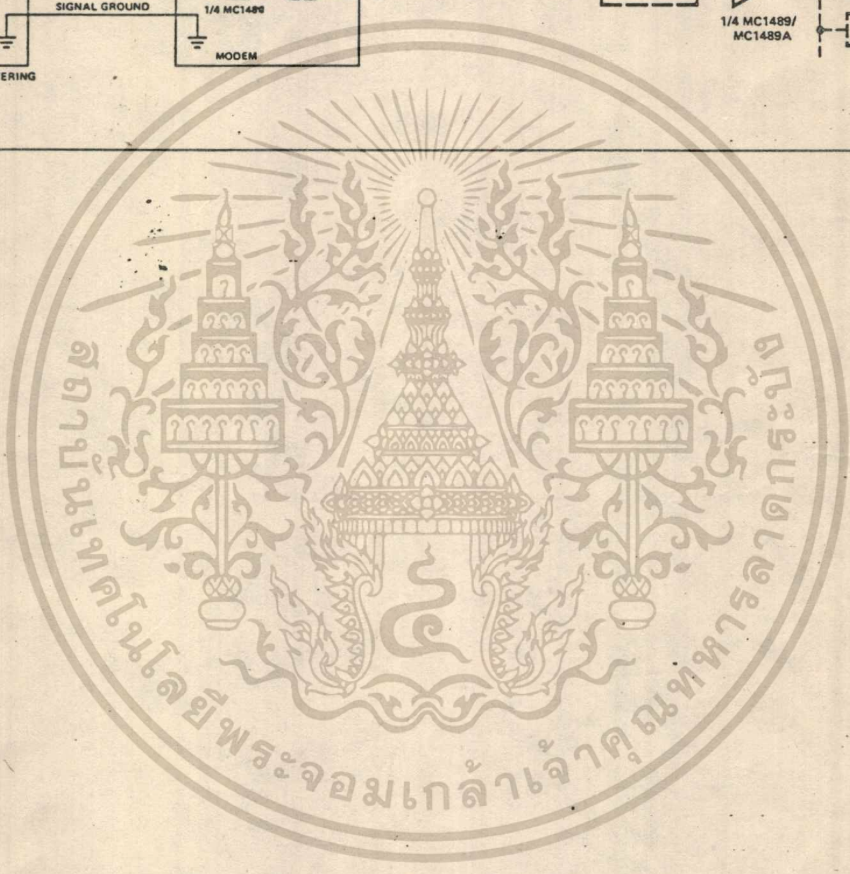
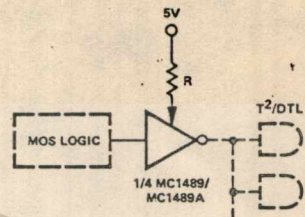
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งยังมีให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TYPICAL APPLICATIONS

RS232C DATA TRANSMISSION



MOS TO T²L/DTL TRANSLATOR



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**2N2218,A/2N2219,A
2N2221,A/2N2222,A
2N5581/82**

JAN, JTX, JTXV AVAILABLE

2N2218,A
2N2219,A
CASE 79-02
TO-39 (TO-205AD) STYLE 1

2N2221,A
2N2222,A
CASE 22-03
TO-18 (TO-206AA) STYLE 1

2N5581
2N5582
CASE 26-03
TO-46 (TO-206AB) STYLE 1



GENERAL PURPOSE TRANSISTOR
NPN SILICON

MAXIMUM RATINGS

Rating	Symbol	2N2218 2N2219 2N2221 2N2222	2N2218A 2N2219A 2N2221A 2N2222A	2N5581 2N5582	Unit
Collector-Emitter Voltage	V _{CEO}	30	40	40	Vdc
Collector-Base Voltage	V _{CBO}	60	75	75	Vdc
Emitter-Base Voltage	V _{EBO}	5.0	6.0	6.0	Vdc
Collector Current — Continuous	I _C	800	800	800	mAdc
		2N2218,A 2N2219,A	2N2221,A 2N2222,A	2N5581 2N5582	
Total Device Dissipation @ T _A = 25°C Derate above 25°C	P _D	0.8 4.57	0.4 2.28	0.6 3.33	Watt mW/°C
Total Device Dissipation @ T _C = 25°C Derate above 25°C	P _D	3.0 17.1	1.2 6.85	2.0 11.43	Watts mW/°C
Operating and Storage Junction Temperature Range	T _J , T _{stg}	- 65 to +200			°C

ELECTRICAL CHARACTERISTICS (T_A = 25°C unless otherwise noted.)

Characteristic	Symbol	Min	Max	Unit
OFF CHARACTERISTICS				
Collector-Emitter Breakdown Voltage (I _C = 10 mAdc, I _E = 0)	V _{(BR)CEO}	30 40	—	Vdc
	Non-A Suffix A-Suffix, 2N5581, 2N5582			
Collector-Base Breakdown Voltage (I _C = 10 μAdc, I _E = 0)	V _{(BR)CBO}	60 75	—	Vdc
	Non-A Suffix A-Suffix, 2N5581, 2N5582			
Emitter-Base Breakdown Voltage (I _E = 10 μAdc, I _C = 0)	V _{(BR)EBO}	5.0 6.0	—	Vdc
	Non-A Suffix A-Suffix, 2N5581, 2N5582			
Collector Cutoff Current (V _{CE} = 60 Vdc, V _{EB(off)} = 3.0 Vdc)	I _{CEX}	—	10	nAdc
	A-Suffix, 2N5581, 2N5582			
Collector Cutoff Current (V _{CB} = 50 Vdc, I _E = 0)	I _{CBO}	—	0.01	μAdc
(V _{CB} = 60 Vdc, I _E = 0)		—	0.01	
(V _{CB} = 50 Vdc, I _E = 0, T _A = 150°C)		—	10	
(V _{CB} = 60 Vdc, I _E = 0, T _A = 150°C)		—	10	
Emitter Cutoff Current (V _{EB} = 3.0 Vdc, I _C = 0)	I _{EBO}	—	10	nAdc
	A-Suffix, 2N5581, 2N5582			
Base Cutoff Current (V _{CE} = 60 Vdc, V _{EB(off)} = 3.0 Vdc)	I _{BL}	—	20	nAdc
	A-Suffix			
ON CHARACTERISTICS				
DC Current Gain (I _C = 0.1 mAdc, V _{CE} = 10 Vdc)	h _{FE}	20 35	—	—
	2N2218,A, 2N2221,A, 2N5581(1) 2N2219,A, 2N2222,A, 2N5582(1)			
(I _C = 1.0 mAdc, V _{CE} = 10 Vdc)		25 50	—	—
	2N2218,A, 2N2221,A, 2N5581 2N2219,A, 2N2222,A, 2N5582			
(I _C = 10 mAdc, V _{CE} = 10 Vdc)		35 75	—	—
	2N2218,A, 2N2221,A, 2N5581(1) 2N2219,A, 2N2222,A, 2N5582(1)			
(I _C = 10 mAdc, V _{CE} = 10 Vdc, T _A = -55°C)		15 35	—	—
	2N2218,A, 2N2221,A, 2N5581 2N2219,A, 2N2222,A, 2N5582			
(I _C = 150 mAdc, V _{CE} = 10 Vdc)(1)		40 100	120 300	—
	2N2218,A, 2N2221,A, 2N5581 2N2219,A, 2N2222,A, 2N5582			

2N2218/19/21/22, A SERIES, 2N5581/82

ELECTRICAL CHARACTERISTICS (continued) (T_A = 25°C unless otherwise noted.)

Characteristic	Symbol	Min	Max	Unit
(I _C = 150 mA, V _{CE} = 1.0 Vdc)(1)	2N2218A, 2N2221A, 2N5581 2N2219A, 2N2222A, 2N5582	20 50	— —	
(I _C = 500 mA, V _{CE} = 10 Vdc)(1)	2N2218, 2N2221 2N2219, 2N2222 2N2218A, 2N2221A, 2N5581 2N2219A, 2N2222A, 2N5582	20 30 25 40	— — — —	
Collector-Emitter Saturation Voltage(1) (I _C = 150 mA, I _B = 15 mA)	Non-A Suffix A-Suffix, 2N5581, 2N5582	— —	0.4 0.3	Vdc
(I _C = 500 mA, I _B = 50 mA)	Non-A Suffix A-Suffix, 2N5581, 2N5582	— —	1.6 1.0	
Base-Emitter Saturation Voltage(1) (I _C = 150 mA, I _B = 15 mA)	Non-A Suffix A-Suffix, 2N5581, 2N5582	0.6 0.6	1.3 1.2	Vdc
(I _C = 500 mA, I _B = 50 mA)	Non-A Suffix A-Suffix, 2N5581, 2N5582	— —	2.6 2.0	

SMALL-SIGNAL CHARACTERISTICS

Current-Gain — Bandwidth Product(2) (I _C = 20 mA, V _{CE} = 20 Vdc, f = 100 MHz)	All Types, Except 2N2219A, 2N2222A, 2N5582	f _T	250 300	— —	MHz
Output Capacitance(3) (V _{CB} = 10 Vdc, I _E = 0, f = 100 kHz)		C _{obo}	—	8.0	pF
Input Capacitance(3) (V _{EB} = 0.5 Vdc, I _C = 0, f = 100 kHz)	Non-A Suffix A-Suffix, 2N5581, 2N5582	C _{ibo}	— —	30 25	pF
Input Impedance (I _C = 1.0 mA, V _{CE} = 10 Vdc, f = 1.0 kHz)	2N2218A, 2N2221A 2N2219A, 2N2222A	h _{ie}	1.0 2.0	3.5 8.0	kohms
(I _C = 10 mA, V _{CE} = 10 Vdc, f = 1.0 kHz)	2N2218A, 2N2221A 2N2219A, 2N2222A		0.2 0.25	1.0 1.25	
Voltage Feedback Ratio (I _C = 1.0 mA, V _{CE} = 10 Vdc, f = 1.0 kHz)	2N2218A, 2N2221A 2N2219A, 2N2222A	h _{re}	— —	5.0 8.0	X 10 ⁻⁴
(I _C = 10 mA, V _{CE} = 10 Vdc, f = 1.0 kHz)	2N2218A, 2N2221A 2N2219A, 2N2222A		— —	2.5 4.0	
Small-Signal Current Gain (I _C = 1.0 mA, V _{CE} = 10 Vdc, f = 1.0 kHz)	2N2218A, 2N2221A 2N2219A, 2N2222A	h _{fe}	30 50	150 300	—
(I _C = 10 mA, V _{CE} = 10 Vdc, f = 1.0 kHz)	2N2218A, 2N2221A 2N2219A, 2N2222A		50 75	300 375	
Output Admittance (I _C = 1.0 mA, V _{CE} = 10 Vdc, f = 1.0 kHz)	2N2218A, 2N2221A 2N2219A, 2N2222A	h _{oe}	3.0 5.0	15 35	μmhos
(I _C = 10 mA, V _{CE} = 10 Vdc, f = 1.0 kHz)	2N2218A, 2N2221A 2N2219A, 2N2222A		10 25	100 200	
Collector Base Time Constant (I _E = 20 mA, V _{CB} = 20 Vdc, f = 31.8 MHz)	A-Suffix	r _b 'C _c	—	150	ps
Noise Figure (I _C = 100 μA, V _{CE} = 10 Vdc, R _S = 1.0 kohm, f = 1.0 kHz)	2N2219A, 2N2222A	NF	—	4.0	dB
Real Part of Common-Emitter High Frequency Input Impedance (I _C = 20 mA, V _{CE} = 20 Vdc, f = 300 MHz)	2N2218A, 2N2219A 2N2221A, 2N2222A	Re(h _{ie})	—	60	Ohms

(1) Pulse Test: Pulse Width ≤ 300 μs, Duty Cycle ≤ 2.0%.

(2) f_T is defined as the frequency at which |h_{fe}| extrapolates to unity.

(3) 2N5581 and 2N5582 are Listed C_{cb} and C_{eb} for these conditions and values.

SMALL-SIGNAL DEVICES

MOTOROLA SEMICONDUCTORS

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2N2218,A/2N2219,A/2N2221,A/2N2222,A/2N5581/82

ELECTRICAL CHARACTERISTICS (continued) (T_A = 25°C unless otherwise noted.)

Characteristic	Symbol	Min	Max	Unit
SWITCHING CHARACTERISTICS				
Delay Time	t _d	—	10	ns
Rise Time				
Storage Time	t _s	—	225	ns
Fall Time				
Active Region Time Constant	T _A	—	2.5	ns

(V_{CC} = 30 Vdc, V_{BE(off)} = 0.5 Vdc, I_C = 150 mA, I_{B1} = 15 mA) (Figure 14)

(V_{CC} = 30 Vdc, I_C = 150 mA, I_{B1} = I_{B2} = 15 mA) (Figure 15)

(I_C = 150 mA, V_{CE} = 30 Vdc) (See Figure 14 for 2N2218A, 2N2219A, 2N2221A, 2N2222A)

FIGURE 1 - NORMALIZED DC CURRENT GAIN

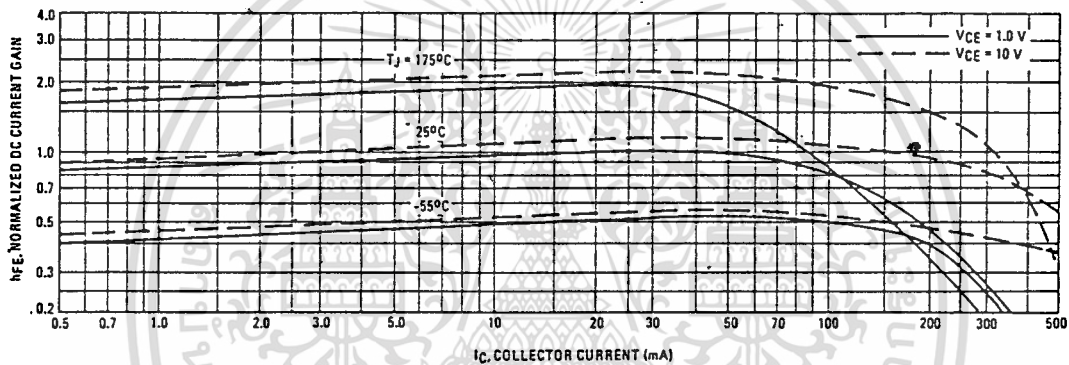
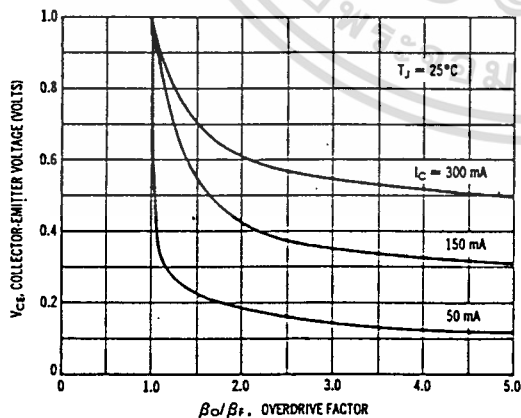


FIGURE 2 - COLLECTOR CHARACTERISTICS IN SATURATION REGION



This graph shows the effect of base current on collector current. β_o (current gain at the edge of saturation) is the current gain of the transistor at 1 volt, and β_s (forced gain) is the ratio of I_C/I_B in a circuit.

EXAMPLE: For type 2N2219, estimate a base current (I_B) to insure saturation at a temperature of 25°C and a collector current of 150 mA.

Observe that at I_C = 150 mA an overdrive factor of at least 2.5 is required to drive the transistor well into the saturation region. From Figure 1, it is seen that h_{FE} @ 1 volt is approximately 0.62 of h_{FE} @ 10 volts. Using the guaranteed minimum gain of 100 @ 150 mA and 10 V, β_o = 62 and substituting values in the overdrive equation, we find:

$$\frac{\beta_o}{\beta_s} = \frac{h_{FE} @ 1.0 V}{I_C / I_B} \quad 2.5 = \frac{62}{150 / I_B} \quad I_B \approx 6.0 \text{ mA}$$

FIGURE 3 — "ON" VOLTAGES

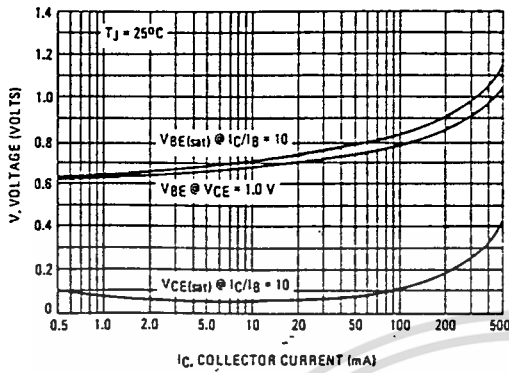
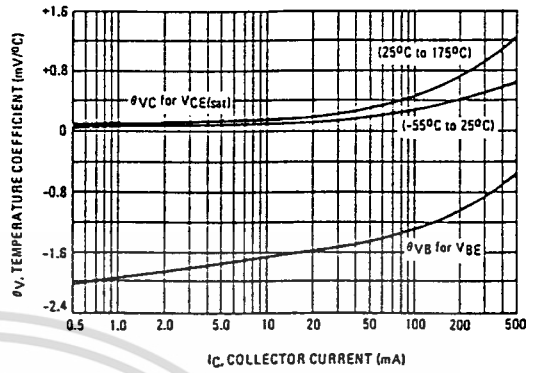


FIGURE 4 — TEMPERATURE COEFFICIENTS



h PARAMETERS

V_{CE} = 10 Vdc, f = 1.0 kHz, T_A = 25°C

This group of graphs illustrates the relationship between h_{fe} and other "h" parameters for this series of transistors. To obtain these curves, a high-gain and a low-gain unit were selected and the same units were used to develop the correspondingly numbered curves on each graph.

FIGURE 5 — INPUT IMPEDANCE

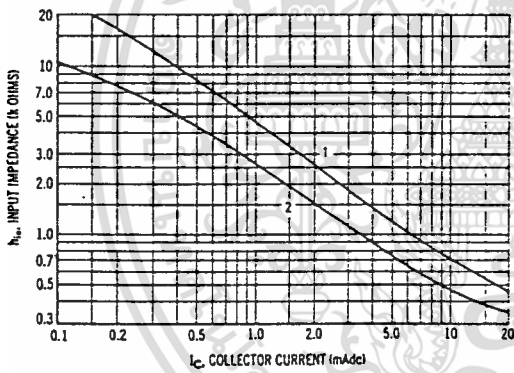


FIGURE 6 — VOLTAGE FEEDBACK RATIO

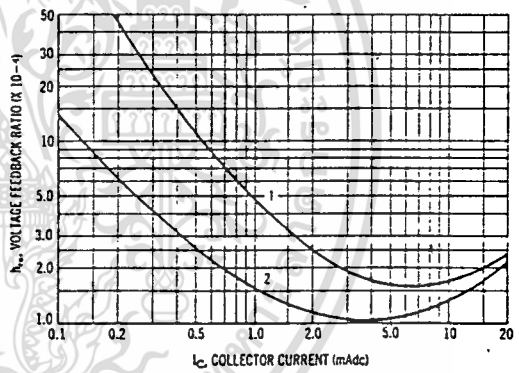


FIGURE 7 — CURRENT GAIN

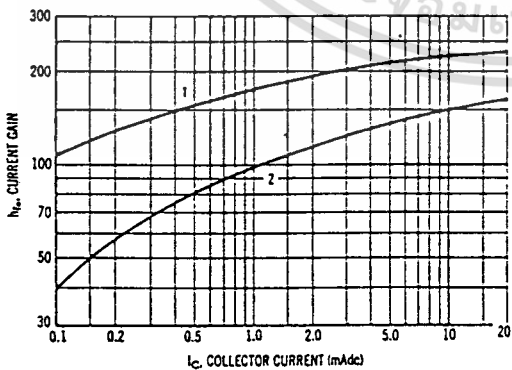
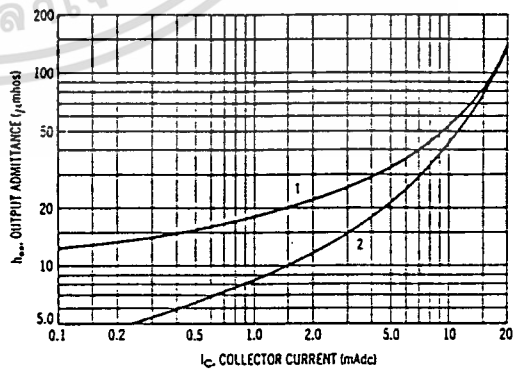


FIGURE 8 — OUTPUT ADMITTANCE



SWITCHING TIME CHARACTERISTICS

FIGURE 9 — TURN-ON TIME

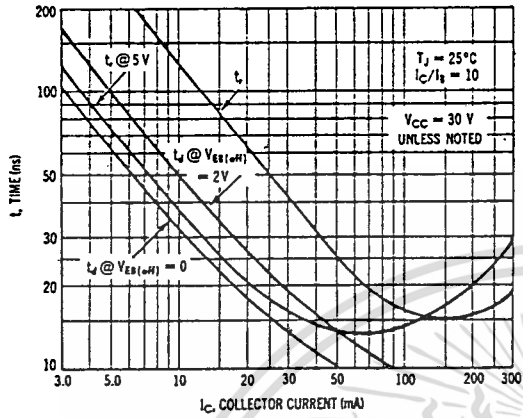


FIGURE 10 — CHARGE DATA

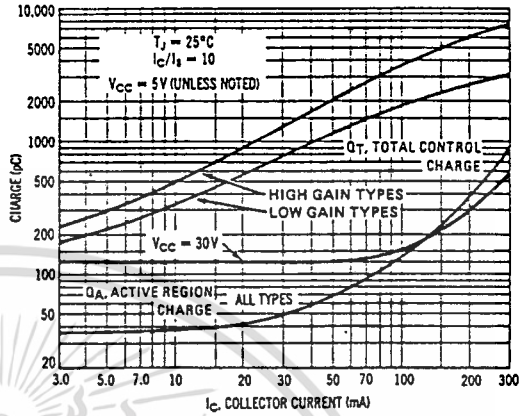
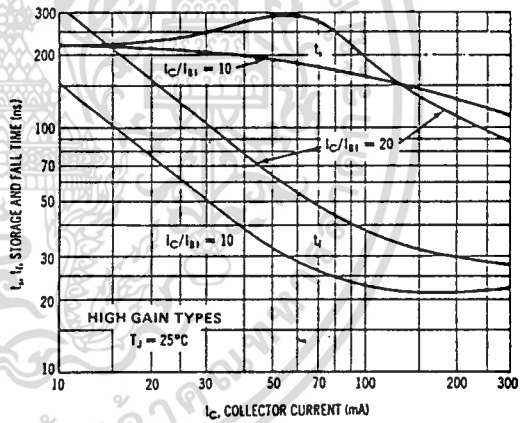
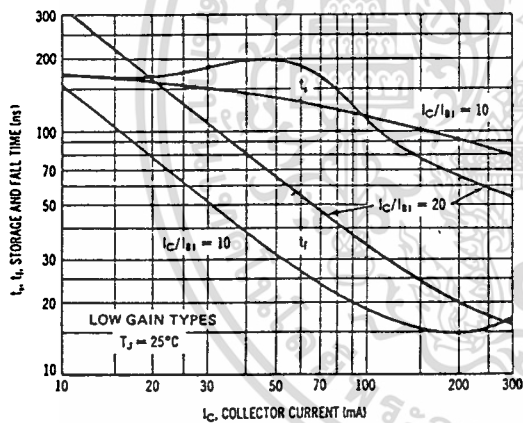


FIGURE 11 — TURN-OFF BEHAVIOR



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2N2218,A/2N2219,A/2N2221,A/2N2222,A/2N5581/82

FIGURE 12 — DELAY AND RISE TIME EQUIVALENT TEST CIRCUIT

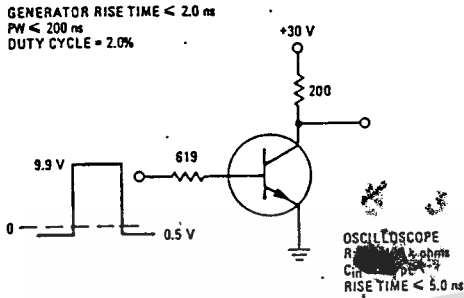
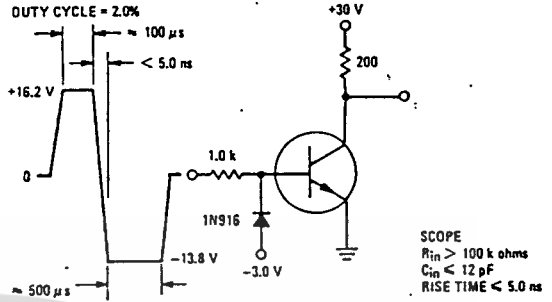


FIGURE 13 — STORAGE TIME AND FALL TIME EQUIVALENT TEST CIRCUIT



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้