



ปีการศึกษา 2531

ภาษาไทยออกฤทธิ์บอร์ดแสดงมัจฉา ไทโรทัศน์

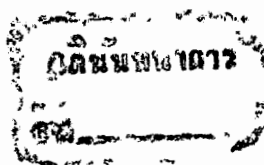
โดย

นายวิชัย หล่อธีรพงศ์

นายเสรี วัฒนาบรรจงกุล

อาจารย์ที่ปรึกษา

ผศ. วิชัย สุรพันธ์



ปริญญาโทบริหารการศึกษา 2531

ภาควิชา เทคโนโลยีอุตสาหกรรม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง ภาษาไทยออกอภีที่บอร์ดแสดงบนจอโทรทัศน์

ผู้จัดทำ

1. นายวิชัย หล่อธีรพงศ์
2. นายเสรี วัฒนาบรรจงกุล



.....อาจารย์ที่ปรึกษา
(.....)



.....อาจารย์ที่ปรึกษา
(.....)



.....อาจารย์ที่ปรึกษา
(.....)



สารบัญ

เรื่อง	หน้า
บทคัดย่อ	1
ABSTRACT	1-1
บทที่ 1 บทนำ	2
บทที่ 2 หลักการของการเชื่อมต่อนิวโมเนียเตอร์	3
บทที่ 3 การออกแบบและการทำงาน	9
บทที่ 4 การทดลองและผลการทดลอง	25
บทที่ 5 วิจารณ์และสรุปผลการทดลอง	38
ภาคผนวก	39
กิตติกรรมประกาศ	61
บรรณานุกรม	62

ภาษาไทยออกอ็ททิบอร์คแสดงบนจอโทรทัศน์

นายวิชัย หล่อริวงค์

นายเสรี วัฒนาบรรจงกุล

ผศ. วิชัย สุรพันธ์ อาจารย์ที่ปรึกษา

ปีการศึกษา 2531

บทคัดย่อ

ในวิทยานิพนธ์ฉบับนี้เป็นแนวทางอย่างง่ายของการสร้างเครื่องมือที่นำข้อมูลเป็นภาษาไทยและภาษาอังกฤษแสดงบนจอภาพได้ โดยผ่านการใช้งาน (run) โปรแกรมที่เขียนขึ้นมาช่วยทำงานร่วมกัน ตัวเครื่องใช้วิธีสร้างสัญญาณภาพรวม (composite video signal) เช่น สัญญาณซิงค์ทางแนวนอน (HSYNC) , สัญญาณซิงค์ทางแนวตั้ง (VSYNC) , สัญญาณแบล็งค์กิ้ง (BLANKING) , สัญญาณภาพ (VIDEO SIGNAL) เป็นต้น สำหรับจอมอนิเตอร์ที่จำเป็นต้องใช้งาน โดยวิธีผลิตความถี่สูงเป็นแบบรูปคลื่นสี่เหลี่ยม นำมาหารความถี่ให้ต่ำลงตามค่าที่จำเป็นต้องใช้ (15,625 เฮิรตซ์ , 50 เฮิรตซ์) มีส่วนติดต่อกับชุดไมโครคอมพิวเตอร์แผ่นพิมพ์เดี่ยว (SINGLE BOARD Z-80) เพื่อนำข้อมูลไปออกแสดงบนจอภาพได้ โดยมีวงจรเปลี่ยนข้อมูลแบบขนานไปเป็นแบบอนุกรมใช้เป็นสัญญาณภาพ (VIDEO SIGNAL) และในตัวเครื่องมีหน่วยความจำที่ใช้เก็บตัวอักษรต่างๆ เพื่อให้ชุดไมโครคอมพิวเตอร์แผ่นพิมพ์เดี่ยว อ้างถึงได้พร้อมกับต้องมีหน่วยความจำที่อ้างถึงตำแหน่งบนจอภาพได้ ดังนั้นเครื่องนี้จึงสามารถนำข้อมูลในรูปของตัวอักษรแสดงบนจอภาพได้

THAI LANGUAGE DISPLAY ON TELEVISION

Vichai Loterapong

Seree Wattanabunchangkul

Assistant Professor Vichai Surapat Advisor

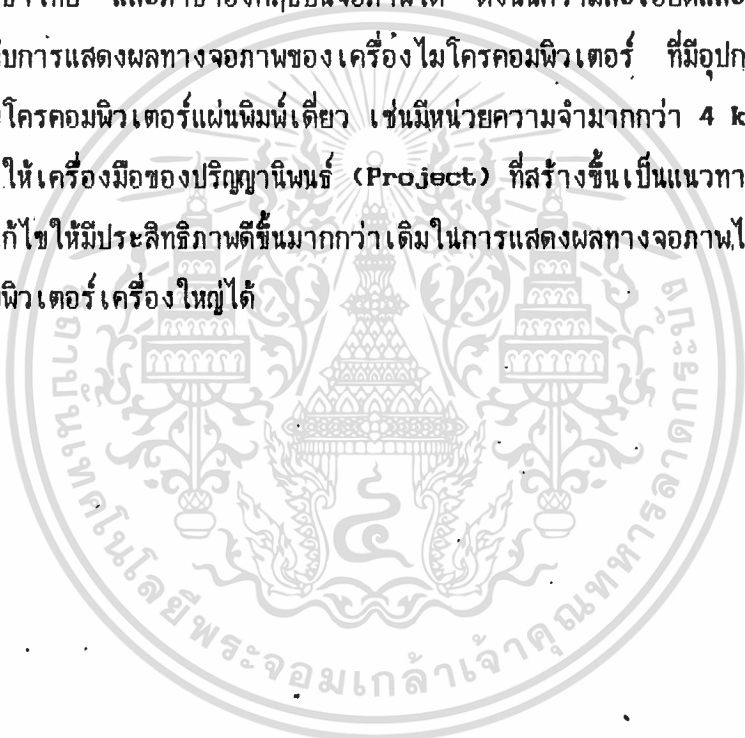
1988

Abstract

This thesis is the simple concept for making the instrument which shows Thai & English language data and display it on CRT Monitor compose with the running definit program. The instrument will generate the composite signal such as Horizontal Sync, Vertical Sync, Blanking and Video signal etc. use for CRT Monitor working. This instrument will distribute all of the high frequency square wave and divide down in suitable necessary frequency (15,625 Hz, 50 Hz). The Single Board Z-80 has the matching interface for data generator display on CRT Monitor and it has the linking unit circuit change the parallel to serial data signal for suitable video signal. Character generator is the part of memory use for referring of Single Board Z-80 and arranging the position display on CRT Monitor. And so all ; This instrument is able to improve for the character data on the CRT Monitor.

บทที่ 1.บทนำ

ในการศึกษาเกี่ยวกับการแสดงผลทางจอภาพโดยใช้ชุดไมโครคอมพิวเตอร์แผ่นพิมพ์เดี่ยว (SINGLE BOARD Z-80) ซึ่งมีหน่วยความจำไม่มากประมาณ 4 kbyte ให้แสดงรูปตัวอักษรภาษาไทย และภาษาอังกฤษบนจอภาพได้ ดังนั้นความละเอียดและความคมชัดอาจไม่ตีเท่ากับการแสดงผลทางจอภาพของเครื่องไมโครคอมพิวเตอร์ ที่มีอุปกรณ์ส่วนอื่นมากกว่าชุดไมโครคอมพิวเตอร์แผ่นพิมพ์เดี่ยว เช่นมีหน่วยความจำมากกว่า 4 kbyte เป็น 10 เท่าจึงทำให้เครื่องมือของปริญญาโท (Project) ที่สร้างขึ้นเป็นแนวทางการศึกษาและปรับปรุงแก้ไขให้มีประสิทธิภาพดีขึ้นมากกว่าเดิมในการแสดงผลทางจอภาพได้ใกล้เคียงกับไมโครคอมพิวเตอร์เครื่องใหญ่ได้



บทที่ 2

หลักการของการเชื่อมต่อกับวีโมนิเตอร์

การเกิดภาพบนจอภาพนั้น เกิดจากการสแกน (Scan) ของลำอิเล็กตรอนไปตามแนวอนความเข้มของลำอิเล็กตรอนจะแปรไปตามตำแหน่งต่าง ๆ เพื่อสร้างภาพขึ้นการสแกนของลำอิเล็กตรอนจะสแกนไปมาจากด้านบนของจอภาพถึงด้านล่างของจอภาพเมื่อลำอิเล็กตรอนจบการสแกนแต่ละเส้นลำอิเล็กตรอนจะต้องเบนกลับมาตั้งต้นใหม่ และลดต่ำลงหนึ่งเส้นในขณะเบนกลับนั้นลำอิเล็กตรอนจะถูกเบี่ยงค้ (Blank) ช่วงเวลาที่ถูกเบี่ยงค้ี้จะไม่มีภาพหรือลำอิเล็กตรอนอยู่เลย เราเรียกว่า สัญญาณซิงค์ทางแนวนอน (Horizontal Retrace or Horizontal Synchronization)

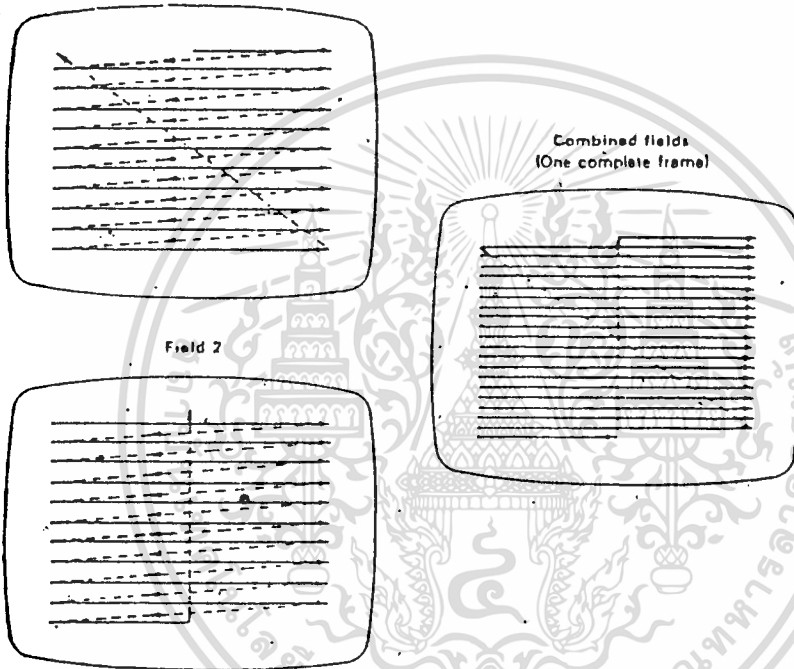
การสแกนมี 2 แบบใหญ่ ๆ คือ การสแกนแบบตรง และการสแกนแบบอินเทอร์แล็ทซ์ (Interlace Scan) ซึ่งต้องใช้ในการสแกน 2 ครั้ง โดยครั้งแรกจะสแกน 312.5 เส้น เรียกว่า 1 ฟิลด์ค้ (1 Even Field) และครั้งที่ 2 จะสแกนอีก 1 ฟิลด์ค้ (1 Odd Field) ดังนั้นจะได้ 2 ฟิลด์รวมกันเป็น 1 เฟรม (Frame) หรือหนึ่งภาพบนจอ รวมจำนวนเส้นทั้ง 2 ฟิลด์ 625 เส้น

แต่ในกรณีของจอภาพมอนิเตอร์ที่ใช้แสดงผลในระบบไมโครคอมพิวเตอร์นั้นจะไม่ใช้วิธีของการสแกนแบบอินเทอร์แล็ทซ์ แต่จะใช้การสแกนแบบตรงซึ่งจะสแกนทีเดียว 312 เส้น หรือ มากกว่านี้ได้ แต่ละเฟรมหรือภาพ จะใช้อัตราความเร็ว 50 เฮิรตซ์ (Hertz) และจะใช้สัญญาณซิงค์ (Sync) 2 สัญญาณคือ สัญญาณซิงค์ทางแนวนอน และสัญญาณซิงค์ทางแนวตั้ง เพื่อควบคุมการเคลื่อนไหวของลำอิเล็กตรอนบนจอภาพ

โดยที่สัญญาณซิงค์ทางแนวนอน จะใช้เป็นสัญญาณรีแทรคทางด้านแนวนอน เพื่อดับลำอิเล็กตรอนในขณะ เบนกลับมาตั้งต้นใหม่ในแต่ละเส้น ส่วนสัญญาณซิงค์ทางแนวตั้งจะเป็นสัญญาณรีแทรคทางแนวตั้ง เพื่อดับลำอิเล็กตรอนที่จะเข้าไปที่จุดเริ่มต้นของจอภาพเมื่อจบการสแกนเส้นสุดท้ายแล้ว สำหรับการสแกนและสัญญาณต่าง ๆ การสแกนทางด้านแนวนอน โดยปกติจะให้ความยาวกว่าขนาดของจอภาพและถ้าจำนวนของจุดเลยออกนอกจอจะเรียกว่า สกรีนโอเวอร์สแกน (Screen over Scan)

ดังนั้น ส่วนที่ต้องการจะสแกนภาพบนจอจะต้องให้มีขนาดสั้นกว่าความกว้างของจอภาพ ความยาวของเวลาในการแสดงภาพจะน้อยกว่าความกว้างของลำอิเล็กตรอนทั้งหมดที่สแกนทางแนวอน เพราะว่าจะรวมส่วนของที่เป็นจุดมืดซึ่งก็คือ สัญญาณซิงค์นั่นเอง

จากรูปที่ 2.1 แสดงการสแกนลำอิเล็กตรอนแบบอินเทอร์เล็ทซ์ เส้นทึบจะแสดงถึงการเกิดภาพบนจอภาพ ส่วนเส้นประจะแสดงถึงการดับลำอิเล็กตรอนเพื่อไปเริ่มต้นการสแกนใหม่อีกครั้งหนึ่ง รวมทั้งจะมีรูปของการรวมกันของสองฟิลด์เป็นหนึ่งภาพด้วย



การเชื่อมต่อระหว่างวงจรเชื่อมต่อจอ 모니터 และจอ 모니터

(The CRT Interface and CRT Monitor Interfacing)

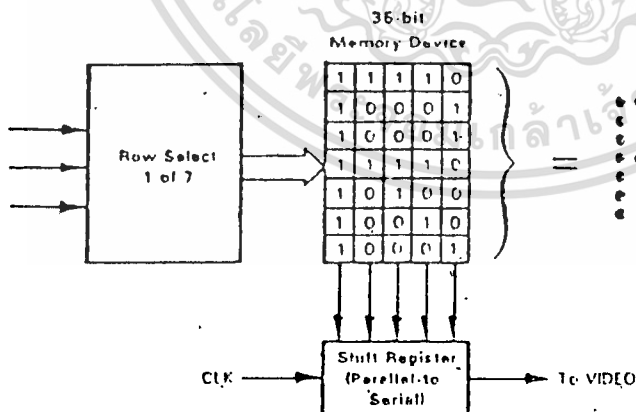
ในระบบของอนคอมพิวเตอร์วิดีโอ (Noncomposit Video) และจอคอมพิวเตอร์ (CRT Monitor) จะประกอบด้วยสัญญาณที่เป็นอินพุต (Input) ของจอคอมพิวเตอร์ 3 สัญญาณที่มีส่วนต่อการสแกนของลำอิเล็กตรอน คือ สัญญาณวิดีโอ สัญญาณซิงค์ทางแนวอน (HSYNC) และ สัญญาณซิงค์ทางแนวตั้ง (VSYNC) สัญญาณเหล่านี้จะเข้าไปในวงจร

อิเล็กทรอนิกส์ของจอมอนิเตอร์ และการสแกนของลำอิเล็กตรอนทางแนวนอนและแนวตั้งจะถูกกำหนดโดยอินพุตของการป้อนเข้าสู่จอมอนิเตอร์อย่างต่อเนื่องกัน นอกจากนี้แล้วอาจมีสัญญาณความเข้มของลำอิเล็กตรอนซึ่งจะทำให้ภาพมีความสว่างกว่าปกติด้วย

สำหรับคอมโพสิทวิดีโอ (Composite Video) นั้นจะใช้กับจอมอนิเตอร์ที่มีอินพุตเดียว โดยจะรวมสัญญาณวิดีโอ สัญญาณซิงค์ทางแนวนอน และ สัญญาณซิงค์ทางแนวตั้งเข้าด้วยกัน ทำให้ใช้สัญญาณได้เพียงอินพุตเดียวจากนั้นมอนิเตอร์จะมีการแยกสัญญาณทั้ง 3 ออกจากกัน โดยวงจรภายในของมอนิเตอร์จะเห็นได้ว่าข้อได้เปรียบของคอมโพสิทวิดีโอก็คือ สามารถใช้สายโคแอกเซียล (Coaxial Line) เพียงเส้นเดียว สะดวกและต่อได้ง่ายกว่าแบบอนคอมโพสิทวิดีโอ

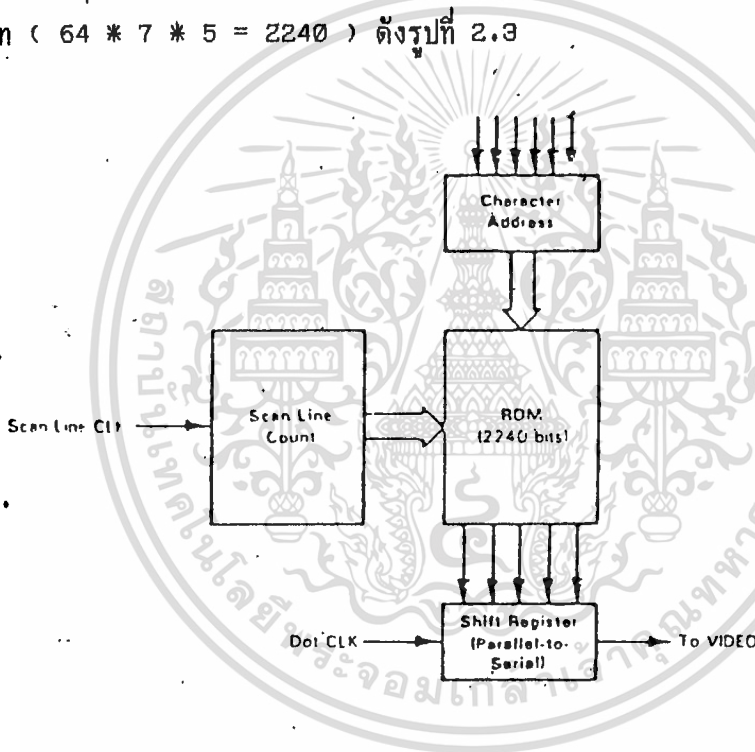
ลจจิกของคาแรกเตอร์เยนเนอเรเตอร์

ตัวอักษรที่ถูกแสดงผลบนจอภาพจะจัดอยู่ในรูปแบบของจุดซึ่งเรียกว่า ดอทแมทริกซ์ (Dot Matrix) ซึ่งมาตรฐานนั้นขึ้นอยู่กับเครื่องที่ใช้และความละเอียดของจอภาพด้วย ถ้าเรากำหนดให้อักษรแต่ละตัวเป็น 5×7 แมทริกซ์ โดยอักษรแต่ละตัวประกอบด้วย 35 จุด ซึ่งจะเป็น 0 หรือ 1 ขึ้นอยู่กับรูปแบบของตัวอักษรนั้น ๆ ภายในหน่วยความจำ 35 บิต (Bits) ซึ่งจะเห็นได้ดังรูปที่ 2.2



ในรูปที่ 2.2 ขณะที่สัญญาณของจำนวนแถวที่ป้อนเข้าไป 3 เส้น จะไปยังที่หน่วยความจำที่เรียกว่า ROM (Read Only Memory). เราสามารถเลือกรูปแบบของจุดของตัวอักษรที่ประกอบด้วย 7 แถว ซึ่งแต่ละแถวของตัวอักษรจะถูกอ่านออกมาที่ ROM นี้แล้วจะส่งผ่านไปเก็บไว้ที่ชิฟต์รีจิสเตอร์ (Shift Register) จากนั้นจะถูกส่งไปแบบอนุกรมที่วิดีโอสำหรับข้อมูลของมอนิเตอร์

ในกรณีที่เราต้องการรูปแบบของตัวอักษรมาตรฐาน 64 รูปแบบ โดยแต่ละตัวอักษรจะมีรูปแบบของจุดเป็น 5 * 7 แมททริกซ์ เราจะต้องการหน่วยความจำอย่างน้อยที่สุด 2240 บิต (64 * 7 * 5 = 2240) ดังรูปที่ 2.3

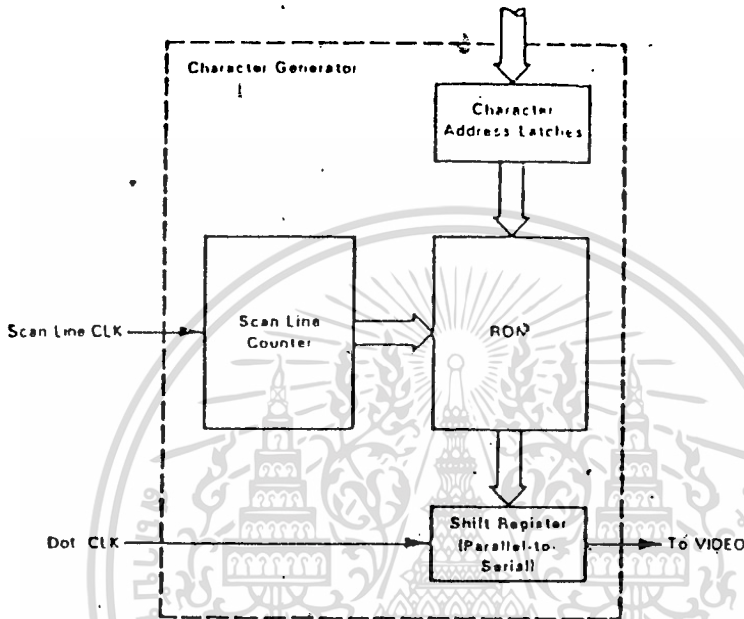


โดยปกติแล้ว รหัสตัวอักษรที่แสดงในระบบไมโครคอมพิวเตอร์มักจะใช้รหัส ASCII (American Standard Code for Information Interchange) โดยรหัสนี้ได้แสดงไว้ในตารางที่ 2.1 โดย 7 บิตของ ASCII จะต้องถูกเปลี่ยนให้อยู่ในรูปแบบของค็อกแมททริกซ์ ซึ่งก็เป็นหน่วยความจำแบบ ROM ที่ได้กล่าวไว้แล้วข้างต้นเวลาใช้งานจะใช้เทคนิคของการเปิดตาราง

b7 → b6 → b5 →													
b4	b3	b2	b1	Column									
				Row	0	1	2	3	4	5	6	7	
0	0	0	0	0	NUL	DL1	SP	0	1	1	1	1	1
0	0	0	1	1	SOH	DC1	1	1	0	0	1	1	1
0	0	1	0	2	STX	DC2	2	2	E	R	b	r	s
0	0	1	1	3	ETX	DC3	3	3	C	S	c	d	s
0	1	0	0	4	EOT	DC4	4	4	D	T	e	i	l
0	1	0	1	5	ENO	NAK	5	5	E	U	d	e	u
0	1	1	0	6	ACK	SYN	6	6	F	V	i	v	w
0	1	1	1	7	BEL	ETB	7	7	G	W	g	w	x
1	0	0	0	8	BS	CAN	8	8	H	X	h	x	y
1	0	0	1	9	HT	EM	9	9	I	Y	i	y	z
1	0	1	0	10	LF	SUB	10	10	J	Z	j	z	;
1	0	1	1	11	VT	ESC	11	11	K	[k	[;
1	1	0	0	12	FF	FS	12	12	L	\	l	\	!
1	1	0	1	13	CR	GS	13	13	M]	m]	!
1	1	1	0	14	SO	RS	14	14	N	^	n	^	!
1	1	1	1	15	SI	US	15	15	O	_	o	_	DEL

NUL	Null	DC1	Device control 1
SOH	Start of heading	DC2	Device control-2
STX	Start of text	DC3	Device control 3
ETX	End of text	DC4	Device control 4
EOT	End of transmission	NAK	Negative acknowledge
ENO	Enquiry	SYN	Synchronous idle
ACK	Acknowledge	ETB	End of transmission block
BEL	Bell or alarm	CAN	Cancel
BS	Backspace	EM	End of medium
HT	Horizontal tabulation	SUB	Substitute
LF	Line feed	ESC	Escape
VT	Vertical tabulation	FS	File separator
FF	Form feed	GS	Group separator
CR	Carriage return	RS	Record separator
SO	Shift out	US	Unit separator
S:	Shift in	SP	Space
DL1	Data link escape	DL1	Delete

การที่จะแสดงภาพบนจอภาพนั้นภาพแต่ละภาพจะถูกทำซ้ำกันด้วยความถี่ 50 เฮิรตซ์
 ดังนั้น ถ้าหากจะแสดงตัวอักษรบนจอภาพจะต้องทำการรีเฟรช (Refresh) ถึง 50
 ครั้งในหนึ่งวินาที ซึ่งมักจะตรงกับสัญญาณความถี่ไฟฟ้าภายในบ้าน คือ 50 เฮิรตซ์



รูปที่ 2.4 จะเห็นว่าเป็นโครงสร้างการทำงานรวมของคาแรกเตอร์เจนเนอเรเตอร์ ซึ่งประกอบด้วยหน่วยความจำแบบ ROM สแกนไลน์เคาท์เตอร์ (Scan Line Counter) คาแรกเตอร์แอดเดรสแลตช์ (Character Address Latch) และชิฟท์รีจิสเตอร์ (Shift Register) อุปกรณ์เหล่านี้เป็นส่วนมาตรฐานของวงจรคาแรกเตอร์เจนเนอเรเตอร์

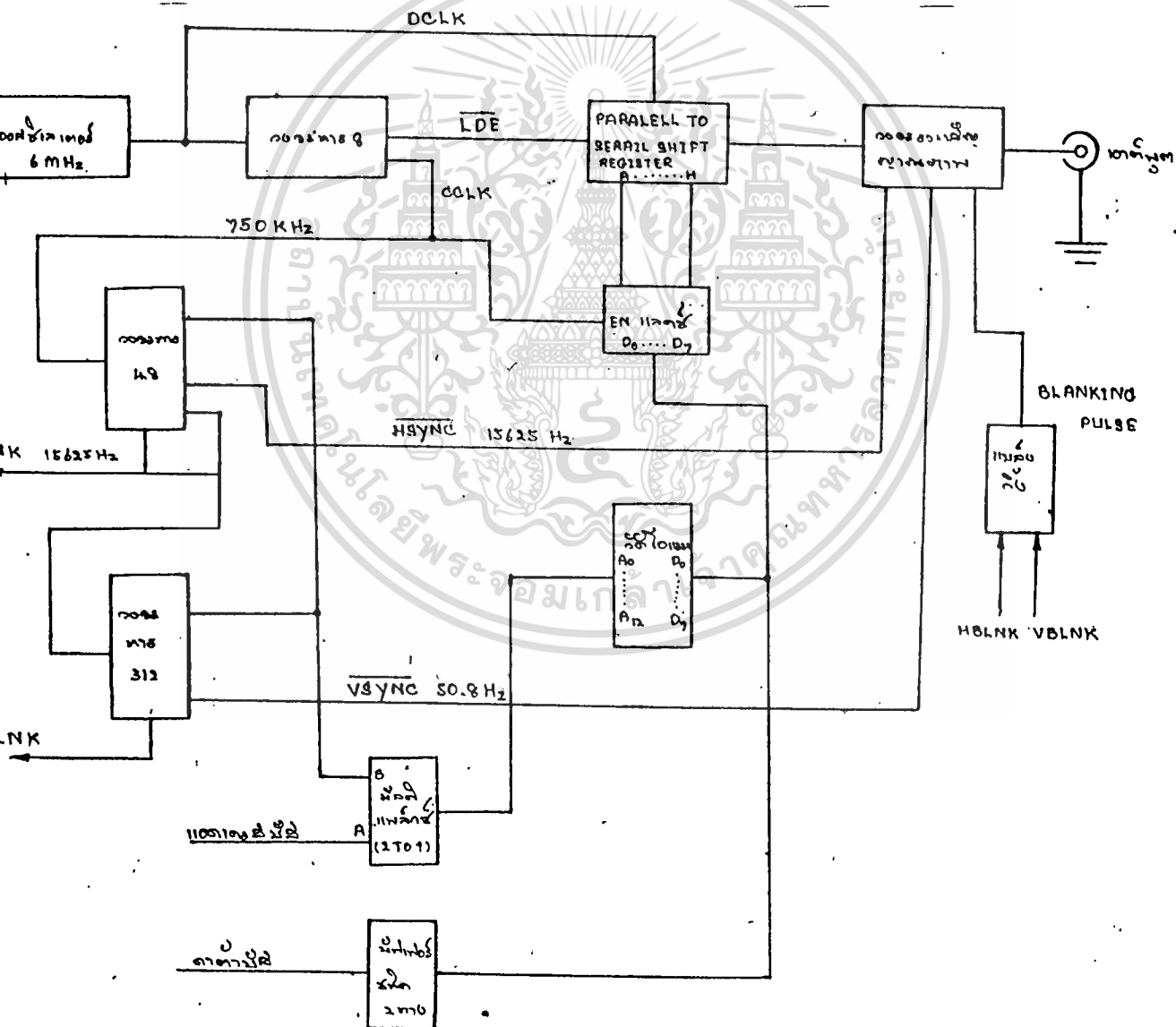


บทที่ 3

การออกแบบและการทำงาน

บล็อกไดอะแกรมการทำงานของวงจร

การที่จะทำให้มอนิเตอร์หรือโทรทัศน์ แสดงภาพได้นั้นจะต้องมีสัญญาณต่างๆ ตามที่กล่าวมาแล้วนั้น ป้อนภาควิดีโอแอมป์ (video amp) ของมัน ในปริวิตยานิพนธ์นี้เป็นการสร้างสัญญาณที่จำเป็นต้องใช้กับจอมอนิเตอร์ และส่วนที่ใช้สำหรับการติดต่อกับไมโครคอมพิวเตอร์ แผ่นพิมพ์เดี่ยวร่วมกัน โดยแสดงบล็อกไดอะแกรมของแนวความคิดว่าจำเป็นต้องมีวงจรใดบ้าง เป็นส่วนที่จำเป็นสำหรับปริวิตยานิพนธ์นี้ ดังแสดงในรูปข้างล่าง



วงจรรอสซิลเลเตอร์ (oscillator) ทำหน้าที่กำเนิดสัญญาณนาฬิกาหลักของวงจรที่มีความถี่ 6 เมกะเฮิรตซ์ โดยเป็นแบบคริสตอลออสซิลเลเตอร์ (X-TAL oscillator) แล้วนำความถี่นี้ไปผ่านวงจรหาร 8 ให้เหลือเป็นความถี่ 750 กิโลเฮิรตซ์จึงนำไปหาร 48 อีกครั้งหนึ่ง ซึ่งจะเหลือความถี่ 15,625 เฮิรตซ์ เป็นความถี่สำหรับใช้เป็นสัญญาณซิงค์ทางแนวนอน (HSYNC) ผลของการหารในวงจรมันนี้ จึงได้สัญญาณในลักษณะของวงจรมันอีก 5 เส้น ซึ่งมันจะนับ 1-48 ในช่วงสัญญาณซิงค์ทางแนวนอน 1 ลูก ซึ่งจะนำสัญญาณนี้ไปเป็นแอดเดรส (address) ให้กับวิดีโอแรม (video Ram) ในวงจรมันนี้ก็จะได้สัญญาณซิงค์ทางแนวนอนด้วย จากนั้นจะนำความถี่ 15,625 เฮิรตซ์ ไปหาร 312 ซึ่งจะได้ความถี่ประมาณ 50 เฮิรตซ์ ใช้เป็นสัญญาณซิงค์ทางแนวตั้ง (VSYNC) และได้สัญญาณมันอีก 8 เส้น และจึงนำไปรวมกับ 5 เส้นของวงจรรหารซุดก่อนเป็นแอดเดรสให้กับวิดีโอแรมต่อไป และจากวงจรรหารนี้ก็จะได้สัญญาณซิงค์ทางแนวตั้งด้วย วงจรส่วนแบลิ่งคั้งจะทำหน้าที่รวมสัญญาณแบลิ่งคั้งทางแนวนอน (HBLNK) กับสัญญาณแบลิ่งคั้ง (VBLNK) เพื่อให้ได้เป็นสัญญาณแบลิ่งคั้งเพียงสัญญาณเดียวจากแอดเดรสที่ได้จากวงจรรหารทั้งสองนั้น ถูกนำมามัลติเพล็กซ์กับแอดเดรสของไมโครโปรเซสเซอร์ (CPU Z-80) โดยกำหนดให้แอดเดรสจากไมโครโปรเซสเซอร์ อยู่ทางกลุ่ม A และจากวงจรรหารอยู่ทางกลุ่ม B วงจรมัลติเพล็กซ์จะทำหน้าที่เลือกสัญญาณทั้งสองกลุ่มให้ออกไปเป็นแอดเดรสจริงให้กับวิดีโอแรมเพียงกลุ่มเดียวเท่านั้น โดยเวลาที่ไมโครโปรเซสเซอร์ จะเขียนหรืออ่านข้อมูลของวิดีโอ มันจะเลือกกลุ่ม A และในขณะที่ไมโครโปรเซสเซอร์ไม่ได้ติดต่อกับวิดีโอแรม มันจะเลือกกลุ่ม B แทน ตอนนั้นบัฟเฟอร์ (buffer) ของข้อมูล (data) จะอยู่ในลักษณะเปิดวงจร เพื่อตัดสายข้อมูล (data bus) ของไมโครโปรเซสเซอร์ กับเครื่องมือที่สร้างขึ้นช่วงเวลานี้ซุดแอดเดรส จากวงจรรหารก็จะสแกนค่าในหน่วยความจำผ่านวงจรถัด (Latch) และป้อนให้แก่วงจรรีฟริจิสเตอร์ (shift register) แบบขนานไปอนุกรม โดยนำสัญญาณนาฬิกา 6 เมกะเฮิรตซ์ เป็นตัวเลื่อนข้อมูล และสัญญาณที่หาร 8 คือ LDE มาเป็นตัวไหลตข้อมูลเข้าใหม่เมื่อข้อมูลซุดเก่าถูกเลื่อนไปหมดแล้ว ซึ่งข้อมูลที่เลื่อนออกไปจากรีฟริจิสเตอร์นี้จะถูกนำไปเป็นสัญญาณภาพและนำไปรวมกับสัญญาณซิงค์ (SYNC) และสัญญาณแบลิ่งคั้ง (BLANKING) ในวงจรรวมสัญญาณภาพ และเอาต์พุต (output) ของวงจรมันนี้ ก็สามารถนำไปป้อนเข้าอินพุต (input) ของจอมอนิเตอร์ได้แล้ว

การออกแบบสัญญาณ DCLK (Dot Clock)

เมื่อกำหนดให้ 1 สแกนไลน์ สามารถแสดงภาพได้ 256 จุดภาพและรวมช่วงเวลาของการแบสซิ่ง 128 จุดภาพ ดังนั้นจุดภาพทั้งหมดเท่ากับ 384 จุดภาพต่อ 1 สแกนไลน์ ซึ่ง 1 สแกนไลน์ ใช้เวลา 64 ไมโครวินาที ตามความถี่ของสัญญาณซิงค์ทางแนวนอน (15,625 เฮิรตซ์) เป็นผลให้ 1 จุดภาพ ใช้เวลาเท่ากับ $64 / 384$ เท่ากับ 0.1666 ไมโครวินาที หรือคิดเป็นความถี่ $F = 1 / T$ เท่ากับ $1 / 0.1666$ ได้ประมาณ 6 เมกะเฮิรตซ์ จึงเป็นสัญญาณนาฬิกา DCLK

การออกแบบสัญญาณซิงค์ทางแนวนอน และสัญญาณแบสซิ่งซิงค์ทางแนวนอน

จากมาตรฐานของจอมอนิเตอร์ ที่ใช้กับเครื่องมือของปริณทณานิพนธ์นี้ กำหนดสัญญาณซิงค์ทางแนวนอน เป็น 15,625 เฮิรตซ์ มีความยาว 64 ไมโครวินาที และนาน 5 ไมโครวินาที (ความกว้างของพัลส์) โดยการนำสัญญาณ DCLK 6 เมกะเฮิรตซ์ มาหาร 8 เป็นสัญญาณ CCLK (Column Clock) 750 กิโลเฮิรตซ์ มีความยาว 1.333 ไมโครวินาที และนำ CCLK มาหาร 48 อีกครั้ง โดยให้ CCLK ลูกที่ 1-32 เป็นสัญญาณซิงค์ทางแนวนอน 1 ลูก เพราะฉะนั้น CCLK ลูกที่ 33-48 จัดให้เป็นสัญญาณแบสซิ่งซิงค์ทางแนวนอน ทุกครั้ง เรียกเป็น LCLK (มีความถี่เท่ากับ 15,625 เฮิรตซ์)

การออกแบบสัญญาณซิงค์ทางแนวตั้ง และสัญญาณแบสซิ่งซิงค์ทางแนวตั้ง

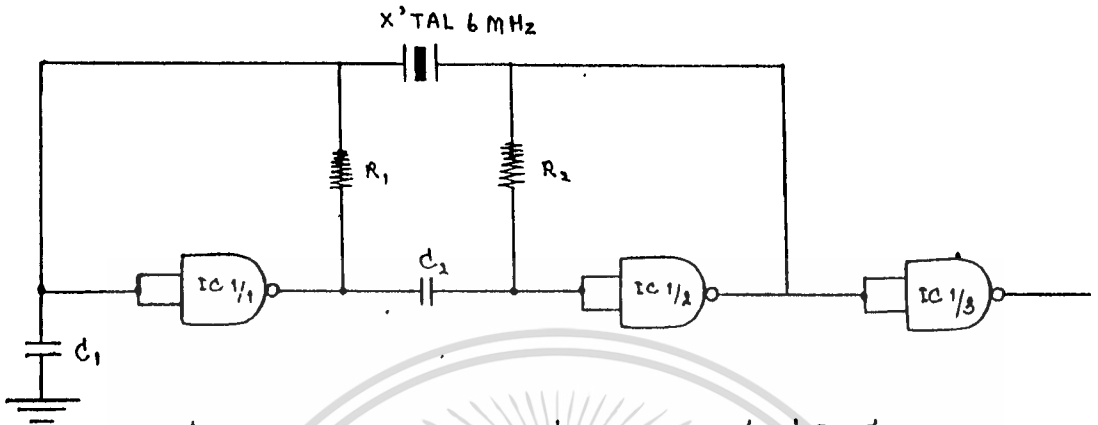
ตามมาตรฐานของจอมอนิเตอร์ ที่ใช้กับเครื่องมือของปริณทณานิพนธ์นี้สัญญาณซิงค์ทางแนวตั้ง มีความถี่ 50 เฮิรตซ์ คาบเวลาเป็น 20 มิลลิวินาที และนานประมาณ 1 มิลลิวินาที โดยนำสัญญาณ LCLK มาหาร 312 ได้ความถี่ประมาณ 50.08 เฮิรตซ์ ดังนั้นช่วงเวลาในการสแกนเป็น 16 LCLK เท่ากับ $16 * (1/15625)$ ได้ประมาณ 1.024 มิลลิวินาที จากที่ได้กำหนดการแสดงผลภาพ 256 สแกนไลน์ แต่ใน 1 ฟิลด์มี 312 สแกนไลน์ จึงต้องแบสซิ่งส่วนที่เกินไว้เป็นสัญญาณแบสซิ่งซิงค์

การทำงานของวงจรเชื่อมต่อจอ 모니터 (INTERFACE MONITOR)

แบ่งออกเป็นวงจรส่วนประกอบที่สำคัญดังนี้คือ

1. วงจรออสซิลเลเตอร์ (Oscillator) ความถี่ 6 เมกะเฮิรตซ์
2. วงจรหารความถี่
 - 2.1 วงจรหาร 8 สำหรับวงจรชิฟต์รีจิสเตอร์ (Shift Register)
 - 2.2 วงจรหาร 48 สำหรับสร้างเป็นสัญญาณซิงค์ทางแนวนอน (HSYNC :Horizontal Sync) และเป็นแอดเดรส (address) ของวิดีโอแรม (Video Ram)
 - 2.3 วงจรหาร 312 สำหรับสร้างเป็นสัญญาณซิงค์ทางแนวตั้ง (VSYNC :Vertical sync) และเป็นแอดเดรสของวิดีโอแรม
3. วงจรชิฟต์รีจิสเตอร์แบบขนานเป็นอนุกรม (PARALELL TO SERAIL SHIFT REGISTER) และ วงจรแลตช์ (Latch)
4. วงจรรวมสัญญาณภาพ และวงจรแบลิ่งคิง (BLANKING)
5. วงจรมัลติเพล็กซ์ (Multiplex) สำหรับเป็นสายแอดเดรส (ADDRESS BUS) ให้กับวิดีโอแรม
6. วงจรบัฟเฟอร์ (BUFFER) สำหรับเป็นสายข้อมูล (DATA BUS) ให้กับวิดีโอแรม
7. ชุดวิดีโอแรม และคาแรกเตอร์เจนเนอเรเตอร์ (character generator)
8. ชุดแหล่งจ่ายกำลังไฟฟ้า (POWER SUPPLY) +5 V.dc

วงจรออสซิลเลเตอร์ ความถี่ 6 เมกะเฮิรตซ์



จากรูปเป็นวงจรผลิตสัญญาณนาฬิกาความถี่ 6 เมกะเฮิรตซ์ เพื่อใช้เป็นสัญญาณ DCLK (dot clock) ให้กับวงจรส่วนอื่นๆ ต่อไป ค่าความถี่ที่ออกจากเอาต์พุต ของ IC-1/3 (#74LS00) ขึ้นกับค่าคริสตอล (X-TAL) ที่ใช้งานเท่ากับ 6 เมกะเฮิรตซ์

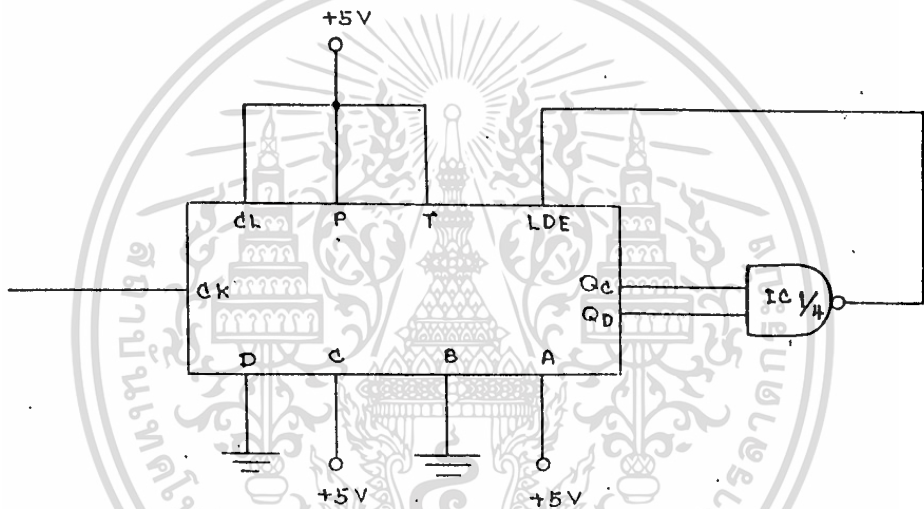
คุณสมบัติพิเศษของคริสตอล (X-TAL)

คริสตอล มีรูปร่างเป็นกล่องโลหะแบนขนาดเล็ก มีขั้วต่อโพล์ออกมาสองขั้วภายในจะมีผลึกควออร์ทหรือที่เรียกอีกอย่างหนึ่งว่า หินเขี้ยวหนุ่มนาน ซึ่งจะถูกตัดเป็นแผ่นบางๆ มีโลหะฉาบอยู่สองด้าน เชื่อมต่อมายังขั้วต่อภายนอกทั้งสองขั้ว หลักการทำงานนั้นจะอาศัยคุณสมบัติพิเศษของผลึกควออร์ทที่ว่า เมื่อใส่แรงดันไฟฟ้าระหว่างขั้วต่อทั้งสองสนามไฟฟ้าอันเนื่องมาจากแรงดันไฟฟ้านี้จะทำให้เกิดแรงต่อประจุในโครงสร้างของผลึก ทำให้ผลึกมีการเปลี่ยนแปลงในทางตรงกันข้ามถ้ามีแรงกลทำให้ผลึกเปลี่ยนแปลง จะทำให้ประจุมีการกระจายไม่สม่ำเสมอทำให้เกิดแรงดันไฟฟ้าขึ้นที่ขั้วทั้งสอง ในการใช้งานนั้น จะป้อนแรงดันไฟฟ้าที่รูปคลื่นไปที่ขั้วทั้งสองของผลึก ซึ่งจะทำให้ผลึกนี้สั่น จึงเกิดแรงดันไฟฟ้าขึ้นที่ขั้วทั้งสองของผลึกออกมาต้านกับแรงดันไฟฟ้าที่ป้อนให้ตัวมัน แต่จะมีความถี่ค่าหนึ่งของแรงดันไฟฟ้าที่ป้อนให้แก่ผลึกสั่นด้วยความถี่เท่ากัน ทำให้รูปคลื่นไฟฟ้าที่ได้มีแรงดันไฟฟ้าเสริมกันพอดี ความถี่จุดนี้เรียกว่า ความถี่เรโซแนนซ์ (resonance frequency) ซึ่งจะมีความสัมพันธ์กับพื้นที่หน้าตัดและความหนาของผลึก

วงจรหาร

ในวงจรส่วนนี้แบ่งออกเป็น 3 ชุด ที่ใช้กับชุดปริศยานิพนธ์นี้

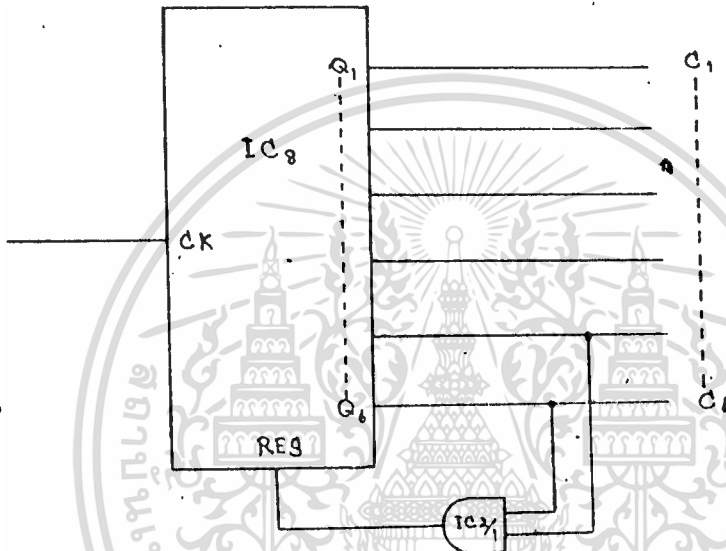
1. วงจรหาร 8 ใช้หารความถี่ที่รับมาจากเอาต์พุตของวงจรออสซิลเลเตอร์ขนาด 6 เมกะเฮิรตซ์ เพื่อใช้สำหรับเป็นสัญญาณโหลดข้อมูลให้กับวงจรซีพรีจิสเตอร์ โดยเรียกสัญญาณนี้ว่า LDE (load data enable) แสดงวงจรหาร 8 และการทำงานของวงจร ดังรูป



หลักการทํางาน

จากรูปส่วนที่หารความถี่จะใช้ IC-7 (#74LS161) และ IC-1/4 (#74LS00) ทำงานร่วมกันโดย IC-7 จะหารความถี่ DCLK 6 เมกะเฮิรตซ์ ให้เป็น 750 กิโลเฮิรตซ์ โดยที่ IC-7 จะโหลดค่าที่ถูกตั้งไว้ตามขา A, B, C, D (high, low, high, low) ส่งไปออกที่ขา Q_D, Q_C, Q_B, Q_A แล้วเริ่มนับไปจนครบ 8 ที่เอาต์พุตขา Q_C, Q_D เป็น "1" (high) ทำให้เอาต์พุต IC-1/4 เปลี่ยนจาก "1" เป็น "0" (low) ให้ขา LDE ของ IC-7 เพื่อโหลดค่าที่ตั้งไว้เข้ามาทำการหาร 8 ใหม่อีก

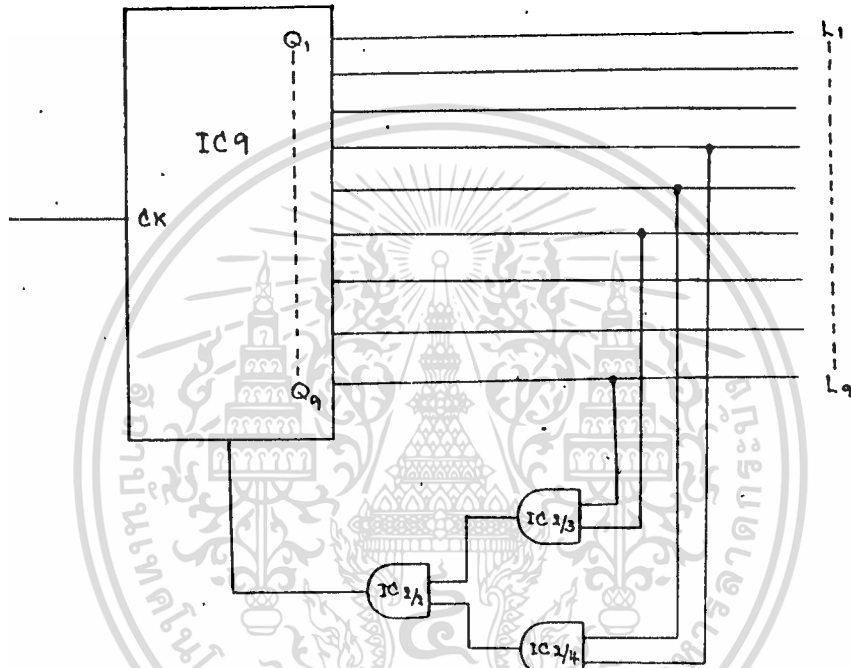
2. วงจรหาร 48 ใช้หารความถี่ที่รับมาจากเอาต์พุตของวงจรหาร 8 เพื่อสร้างเป็นสัญญาณรีเซ็ตทางแวนอน ได้เท่ากับ 15,625 เฮิรตซ์ และเป็นแอดเดรสให้กับชุดวิดีโอแรม ตั้งแต่ A_4-A_8 ส่วนประกอบและการทำงานของวงจร ดังรูป



หลักการทํางาน

จากรูปส่วนที่หารความถี่จะใช้ IC-8 (#CD4040) , IC-2/1 (#74LS08) โดยที่ IC-8 เป็นชุดหาร 48 ที่ใช้ AND เกต (gate) ของ IC-2/1 เป็นสัญญาณรีเซ็ต (reset) ให้กับ IC-8 โดยเอาเอาต์พุต Q_5 , Q_6 ช่วงที่เป็น "1" ทั้งคู่มา AND ได้ "1" ส่งไปให้ที่ขา รีเซ็ตของ IC-8 ทำการหารความถี่ CCLK 750 กิโลเฮิรตซ์ มีเอาต์พุต Q_1-Q_6 ส่งไปใช้กับชุดสร้างสัญญาณรีเซ็ตทางแวนอนด้วย IC-5/3 , IC-4/1 เป็นความถี่เท่ากับ 15,625 เฮิรตซ์ และขา Q_1-Q_6 ของ IC-8 นำมาเป็นแอดเดรส C_1-C_6 ใช้กับ IC-17, IC-18 ด้วย

3. วงจรหาร 312 ใช้หารความถี่ที่รับมาจากเอาต์พุตของวงจรหาร 48 เพื่อสร้างสัญญาณซิงค์ทางแนวนอน ได้เท่ากับ 50 เฮิรตซ์ และเป็นแอดเดรสให้กับวิดีโอแรม ตั้งแต่ A_0-A_9 และ A_9-A_{12} ส่วนประกอบและการทำงานของวงจร ดังรูป



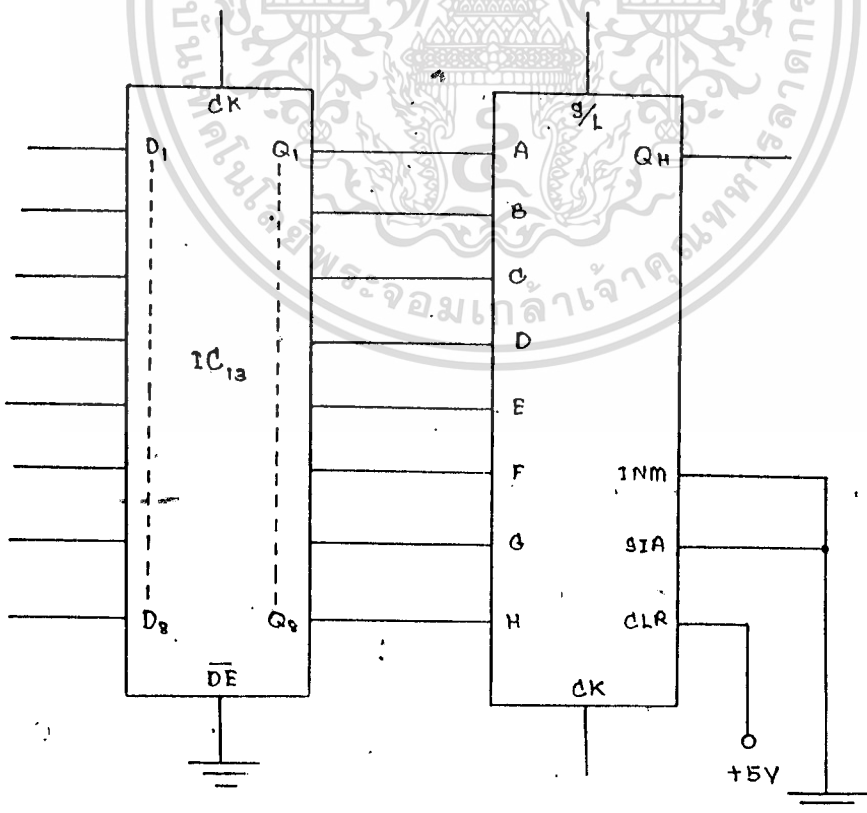
หลักการทำงาน

จากรูปเป็นวงจรหารที่คล้ายกับวงจรหาร 48 โดยวงจรหารชุดนี้ใช้ IC-9 (#CD4040), IC-2/2, IC-2/3, IC-2/4 (#74LS08) โดยที่ IC-9 เป็นชุดหาร 312 ที่ใช้ AND เกตของ IC-2/2, IC-2/3, IC-2/4 เป็นสัญญาณรีเซตให้กับ IC-9 โดยเอาเอาต์พุต ขา Q_4, Q_5, Q_6, Q_7 ช่วงที่เป็น "1" มา AND ได้ "1" ส่งไปให้ที่ขา รีเซต IC-9 ทำการหารความถี่ LCLK มีเอาต์พุต ขา Q_1-Q_9 ส่งไปใช้กับชุดสร้างสัญญาณซิงค์ทางแนวดิ่ง ด้วย IC-4/2, IC-5/4 เป็นความถี่เท่ากับ 50 เฮิรตซ์ และขา Q_1-Q_9 ของ IC-9 นำมาเป็นแอดเดรส C_1-C_9 ให้กับ IC-16, IC-17, IC-18, IC-19 ด้วย

วงจรพีพรีจิสเตอร์แบบขนานเป็นอนุกรม และ วงจรแสดง

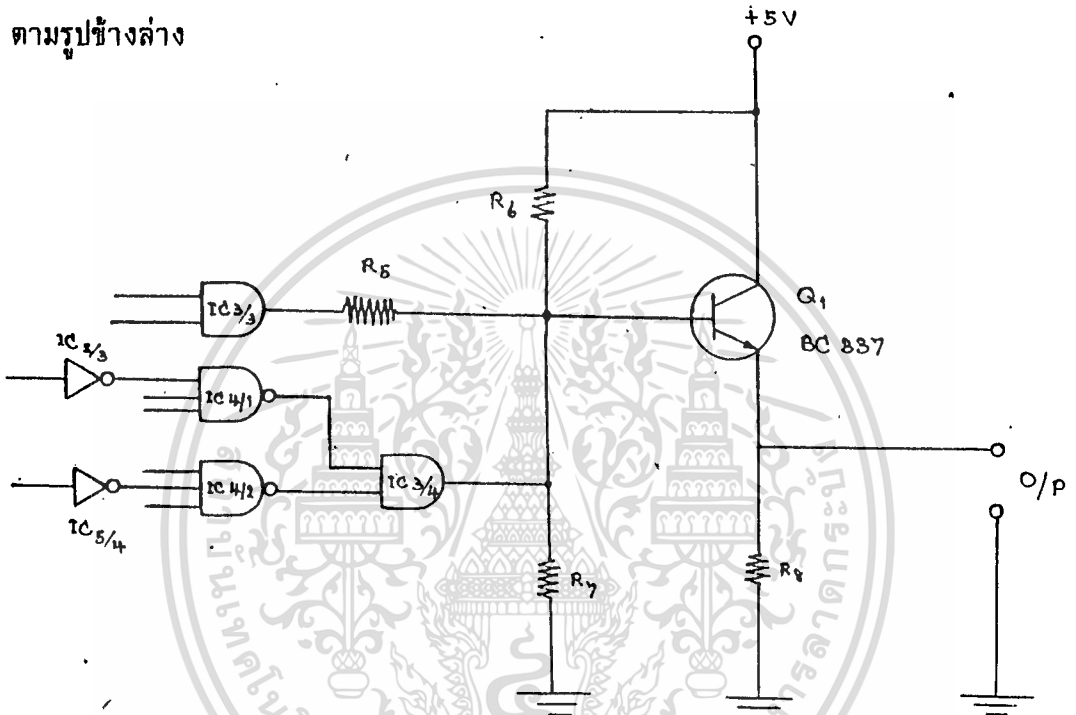
หลักการทำงาน

วงจรส่วนนี้เป็นส่วนที่เปลี่ยนข้อมูลจาก 8 บิตขนานไปเป็น 8 บิตอนุกรม มี IC-13 (#74LS374) เป็นตัวแลตซ์ข้อมูลที่ได้รับมาจากบัพเฟอร์ IC-11 (#74LS245) และวิตีโอแรม IC-20 (#6264) โดยที่ IC-11 จะแลตซ์ข้อมูลช่วงที่ขา ck เปลี่ยนจาก "0" เป็น "1" ทุกครั้งที่มีการ CCLK ทุกๆ 1 หน่วย เข้ามาที่ขา ck โดยย้ายข้อมูลจาก D_1-D_8 ไปแสดงออกที่เอาต์พุต Q_1-Q_8 ของ IC-11 และ Q_1-Q_8 ต่อตรงกับอินพุตของ IC-15 (#74LS166) ที่ขา A-H ซึ่ง IC-15 เป็นตัวเปลี่ยนข้อมูลจากเข้าขนาน (parallel IN) เป็นออกอนุกรม (serial OUT) ออกทางเอาต์พุตขา QH มีขาควบคุมที่ใช้งานมีขา S/L ขานี้ต่อกับสัญญาณ LDE เพื่อเป็นตัวกำหนดว่าให้แลตซ์ข้อมูลที่ส่งมาจาก IC-11 เก็บไว้ก่อนช่วงที่ขา S/L เป็น "0" และช่วงที่ขา S/L เป็น "1" ของ IC-15 เปลี่ยนการทำงานเป็นการเลื่อนข้อมูลที่แลตซ์เก็บไว้แล้วออกทางเอาต์พุตขา QH ตามสัญญาณ DCLK ที่ใช้ในการเลื่อนข้อมูลให้ที่ขา ck ของ IC-15 และ สัญญาณเอาต์พุตที่ออกจากขา QH ส่งไปให้วงจรสัญญาณภาพรวมเพื่อรวมกับสัญญาณอื่นอีกต่อไป วงจรที่ใช้งานแสดงตามรูปข้างล่าง



วงจรรวมสัญญาณภาพและวงจรแบลิ่งกิ้ง

วงจรส่วนนี้ทำหน้าที่รวมสัญญาณภาพ, สัญญาณซิงค์ทางแนวนอน, สัญญาณซิงค์ทางแนวตั้ง, สัญญาณแบลิ่งกิ้งทางแนวนอน, สัญญาณแบลิ่งกิ้งทางแนวตั้ง เป็นสัญญาณภาพรวม (composite video signal) โดยแบ่งเป็นวงจรรวมสัญญาณภาพ และวงจรแบลิ่งกิ้งตามรูปข้างล่าง



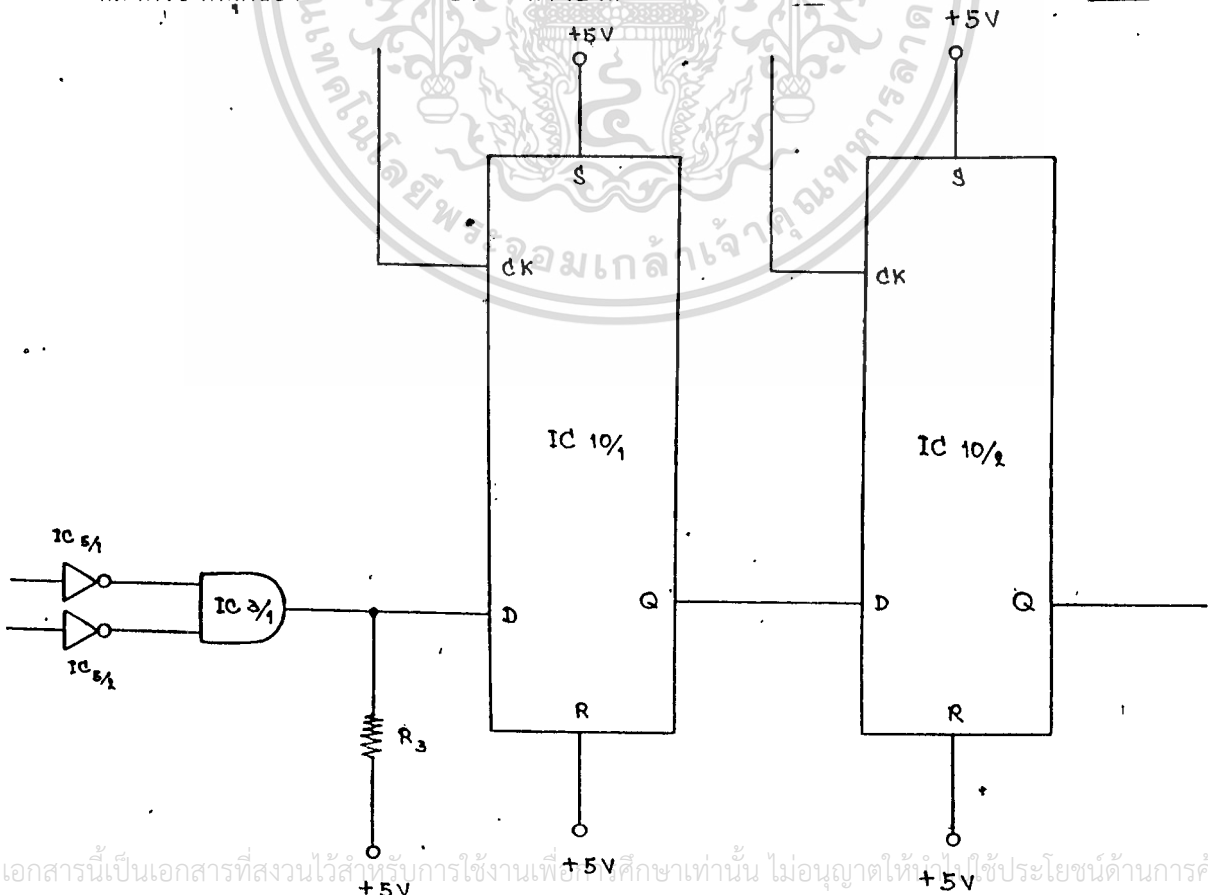
หลักการทำงานของวงจรรวมสัญญาณภาพ

จากรูปเอาต์พุตของ IC-8 ขา Q_3 , Q_4 , Q_5 นำมาผ่าน IC-5/3 (#74LS04), IC-4/1 (#74LS10) เพื่อสร้างสัญญาณซิงค์ทางแนวนอน และเอาต์พุตของ IC-9 ขา Q_6 , Q_7 , Q_8 นำมาผ่าน IC-4/2, IC-5/4 เพื่อสร้างสัญญาณซิงค์ทางแนวตั้ง ทั้งสัญญาณซิงค์ทางแนวนอนและสัญญาณซิงค์ทางแนวตั้ง ที่ได้นำมารวมกันที่เอาต์พุตของ IC-3/4 (#74LS09) ซึ่งต่อกับขา B ของ Q_1 (BC337) ส่วนสัญญาณภาพที่มาจาก Q_H ของ IC-15 มาเข้าที่ขาอินพุต IC-3/3 ส่วนอีกขาหนึ่งมาจากขา Q ของ IC-10/2 (#74LS74) เมื่อดูจากวงจรเอาต์พุตของ IC-3/3 ต่อผ่าน R_5 ไปที่ขา B ของ Q_1 โดยที่ขา Q ของ IC-10/2 เป็นสัญญาณรวมของสัญญาณแบลิ่งกิ้งทางแนวนอนและสัญญาณแบลิ่งกิ้งทางแนวตั้ง เรียกเป็นสัญญาณแบลิ่งกิ้ง (Blanking Signal) ดังนั้นเอาต์พุตของ IC-3/3 จึงเป็นสัญญาณรวมของสัญญาณภาพและสัญญาณแบลิ่งกิ้งด้วย สัญญาณที่ขา B ของ Q_1 ขึ้นอยู่กับ

Q_H ถ้า Q_H เป็น "1" จะได้ระดับแรงดันที่ขา B เท่ากับ 2.5 V. หรือประมาณ 2 V. ที่เอาต์พุตขา E แต่ถ้า Q_H เป็น "0" จะได้แรงดันเอาต์พุตประมาณ 0.5 V. และหากสัญญาณแบล็คคิกเป็น "0" จะได้เอาต์พุตประมาณ 0.5 V. ซึ่งเป็นระดับแรงดันของจุดต่ำในการแสดงผลบนจอภาพ และเมื่อสัญญาณแบล็คคิกเป็น "1" ระดับแรงดันที่ขา B จะเป็น 0 V. (Q_1 ทำงานในลักษณะเป็นบัฟเฟอร์ระหว่างวงจรเชื่อมต่อกับจอมอนิเตอร์กับจอมอนิเตอร์)

หลักการทํางานวงจรแบล็คคิก

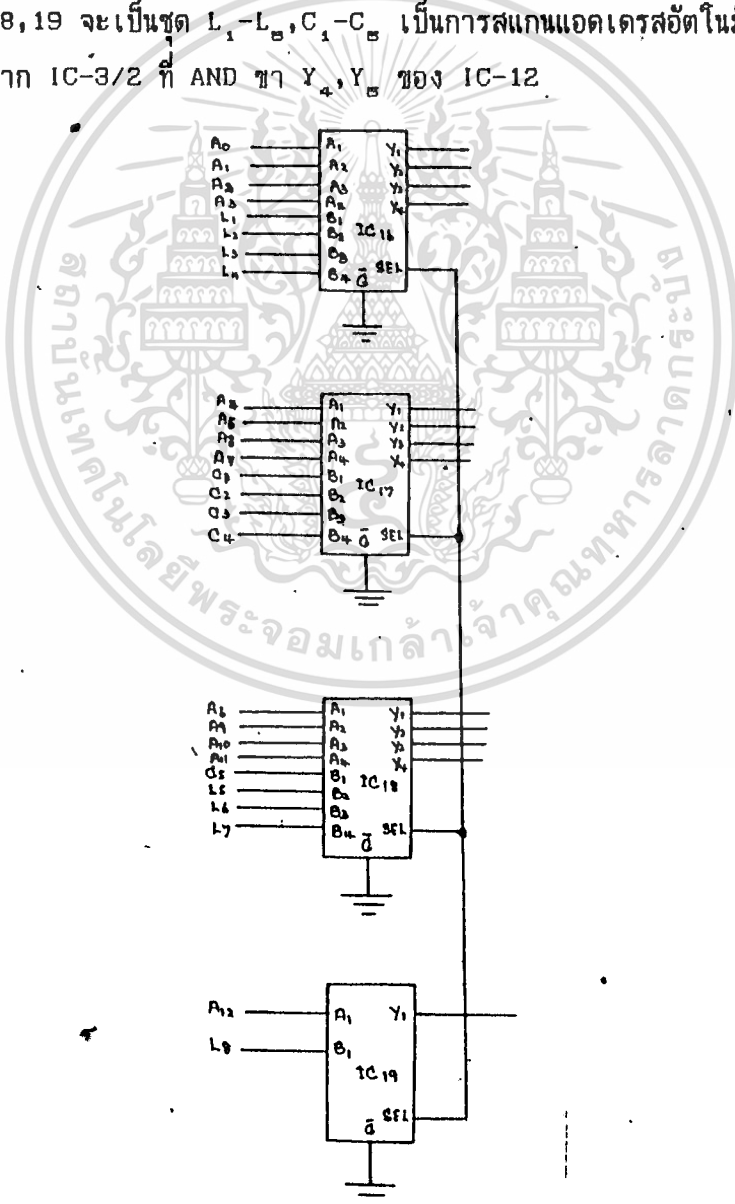
จากรูปเอาต์พุต Q_8 ของ IC-8 เป็นสัญญาณแบล็คคิกทางแนวอน และเอาต์พุต Q_9 ของ IC-9 เป็นสัญญาณแบล็คคิกทางแนวตั้ง สัญญาณทั้งสองนำมาผ่าน IC-5/1, IC-5/2, IC-3/1 เป็นสัญญาณแบล็คคิก ไปผ่าน D-FF 2 ชุด ของ IC-10/1, IC-10/2 (#74LS74) ซึ่งหน่วงเวลาไป 2 CLK เพื่อผลในการแสดงผลบนจอภาพไม่ให้ผิดพลาดเอาต์พุตของ IC-10/2 ขา Q ส่งไปให้ IC-3/3



วงจรมัลติเพล็กซ์

หลักการทํางาน

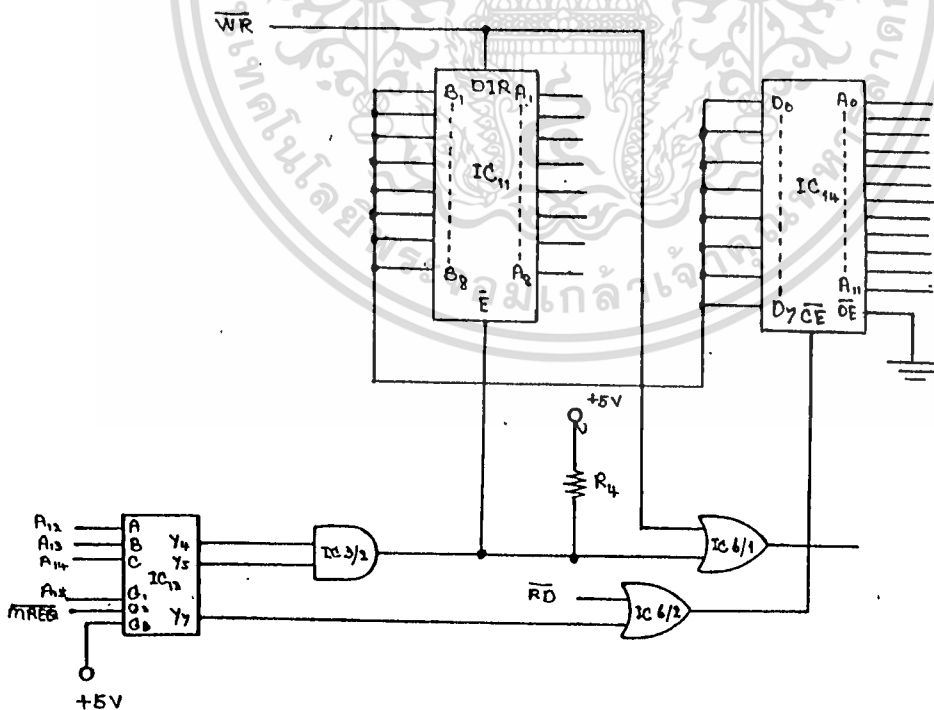
เป็นวงจรถูกใช้ในการเลือกแอดเดรสบ่อนให้กับวิดีโอแรมว่าอยู่ในลักษณะที่กำลังติดต่อกับไมโครคอมพิวเตอร์แผ่นพิมพ์เดี่ยว หรืออยู่ในลักษณะที่สแกนแอดเดรสโดยอัตโนมัติ ซึ่งใช้เอาต์พุตของ IC-8 และ IC-9 เป็นตัวเลือกแอดเดรสอัตโนมัติ โดยใช้ IC-16, IC-17, IC-18, IC-19 เป็นตัวเลือกแอดเดรส ชุด A_0-A_{12} กับชุด L_1-L_8, C_1-C_8 มีขา SEL เลือกชุดใดชุดหนึ่งขา SEL เป็น "0" เอาต์พุตของ IC-16, 17, 18, 19 จะเป็นชุด A_0-A_{12} ที่ใช้ติดต่อกับไมโครคอมพิวเตอร์แผ่นพิมพ์เดี่ยว และถ้าขา SEL เป็น "1" เอาต์พุต ของ IC-16, 17, 18, 19 จะเป็นชุด L_1-L_8, C_1-C_8 เป็นการสแกนแอดเดรสอัตโนมัติ สัญญาณที่ขา SEL มาจาก IC-3/2 ที่ AND ขา Y_4, Y_5 ของ IC-12



วงจรมัลติเพล็กซ์

หลักการทํางาน

วงจรมัลติเพล็กซ์นี้ใช้เป็นมัลติเพล็กซ์แบบ 2 ทิศทาง เพื่อติดต่อกับไมโครคอมพิวเตอร์แผ่นพิมพ์เดี่ยว โดยผ่าน IC-11 (#74LS245) ที่มีขา DIR ควบคุมทิศทางของข้อมูลที่จะให้ผ่านไปช่วงที่ขา DIR เป็น "0" ทำให้ข้อมูลที่ขา B₁-B₀ ผ่านไปที่ขา A₁-A₀ และช่วงที่ขา DIR เป็น "1" ทำให้ข้อมูลที่ขา A₁-A₀ ผ่านไปที่ขา B₁-B₀ ตัว IC-11 จะให้ข้อมูลที่ขา A₁-A₀ ไป B₁-B₀ หรือ B₁-B₀ ไป A₁-A₀ ต้องสัมพันธ์กับขา E ของ IC-11 ด้วยเมื่อขา E เป็น "0" เป็นการให้เอาต์พุต ตามขา DIR และเมื่อขา E เป็น "1" ที่ขา A₁-A₀ และ B₁-B₀ มีลักษณะเป็นค่าความต้านทานสูงมาก (High Impedance) ขึ้นเหมือนตัดวงจรมัลติเพล็กซ์นี้ไป ดังนั้นขา E ได้สัญญาณจากการถอดรหัส (decoder) ของ IC-12 และแอนต์เกตของ IC-3/2 เมื่อไมโครคอมพิวเตอร์แผ่นพิมพ์เดี่ยวต้องการติดต่อกับวงจรมัลติเพล็กซ์ในการเขียนหรืออ่านค่าข้อมูลของวีดิโอแรม ทำให้ขา Y₄, Y₅ ขาใดขาหนึ่งเป็น "0" ของ IC-12 มีผลทำให้ขาเอาต์พุต ของ IC-3/2 เป็น "0" ด้วย ตามรูปข้างล่างนี้เป็นวงจรมัลติเพล็กซ์ที่ใช้งาน

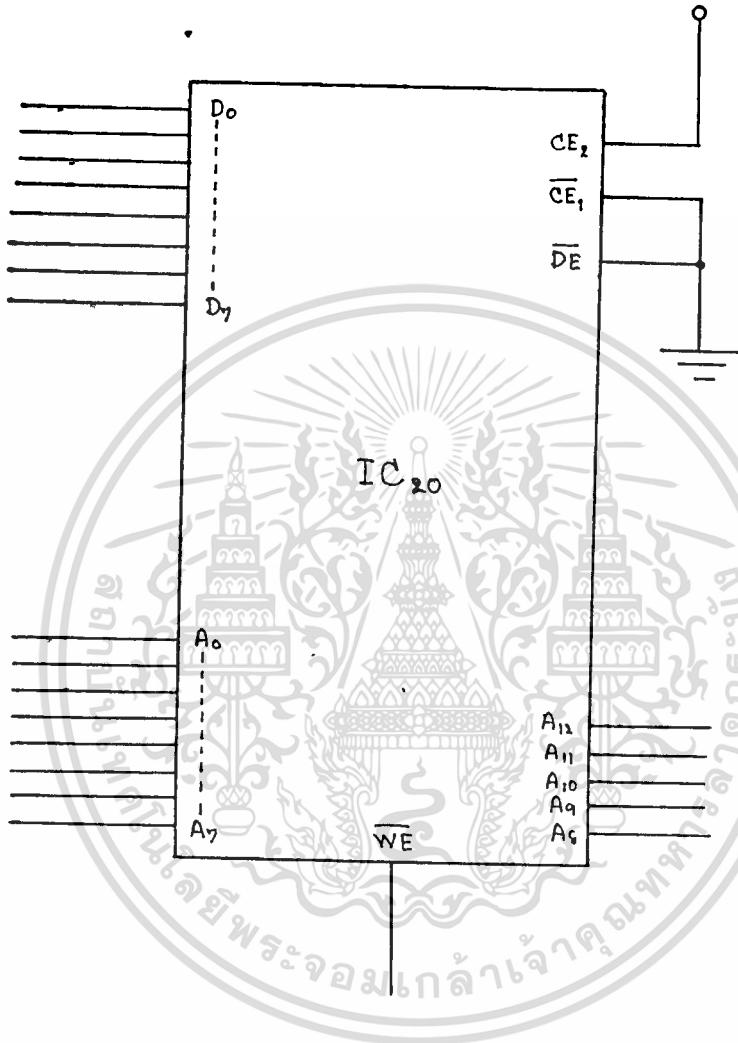


วิธีโอแรมและคาแรกเตอร์เยนเนอเรเตอร์

หลักการทํางาน

วงจรส่วนนี้เป็นหน่วยความจำที่ใช้ในการกำหนดจุดบนจอภาพให้สว่างหรือมืด ในส่วนของวิธีโอแรม มีขนาดหน่วยความจำ 8 kbyte ขนาดของหน่วยความจำ มีความสัมพันธ์กับการแสดงผลบนจอภาพ IC-20 เป็นวิธีโอแรม มีขา WE ใช้สำหรับเขียนหรืออ่านข้อมูลใน IC-20 ตามแอดเดรส A_0-A_{12} ว่าเป็นแอดเดรสใด ช่วงที่ขา WE เป็น "0" ลักษณะนี้แสดงว่ามีการติดต่อกันระหว่าง IC-20 กับไมโครคอมพิวเตอร์แผ่นพิมพ์เดี่ยว โดยสัญญาณ "0" ที่ให้ขา WE มาจากการถอดรหัส IC-12, OR เกต IC-6/1 หากมีการติดต่อกันขา Y_4, Y_5 ขาใดขาหนึ่งจะเป็น "0" ของ IC-12 ทำให้เอาต์พุต ของ IC-6/1 เป็น "0" ด้วย ดังนั้นไมโครคอมพิวเตอร์แผ่นพิมพ์เดี่ยว สามารถเขียนข้อมูลลงใน IC-20 ได้ และหากขา WE เป็น "1" ไมโครคอมพิวเตอร์แผ่นพิมพ์เดี่ยว อ่านข้อมูลจาก IC-20 ได้ ข้อมูลที่อยู่ใน IC-20 ตามปกติส่งไปให้ IC-13 เพื่อนำไปสแกนบนจอภาพตลอดเวลา และหากมีข้อมูลที่เขียนเข้ามาใหม่ ข้อมูลชุดใหม่ก็จะแสดงบนจอภาพแทนของเดิมเสมอ

ส่วน IC-14 เป็นคาแรกเตอร์เยนเนอเรเตอร์ ที่ใช้เก็บลักษณะรูปร่างของตัวอักษรหรือรูปภาพที่ต้องการออกไปแสดงที่จอภาพได้ โดยมีรหัสที่ใช้ในการติดต่อเป็น ASCII Code มีขนาดหน่วยความจำ 4 kbyte โดยที่ IC-14 มีแอดเดรสที่อ้างถึงหน่วยความจำ A_0-A_{11} ใช้ขา CE เป็นการเลือกว่าต้องการข้อมูลของ IC-14 หรือไม่ โดยที่สัญญาณที่ใช้เลือกมาจากการถอดรหัสของ IC-12 ,OR เกตของ IC-6/2 หากขา Y_7 ของ IC-12 เป็น "0" และขา RD ของ J_1 เป็น "0" ด้วยเอาต์พุต ของ IC-6/2 เปลี่ยนเป็น "0" ทำให้ข้อมูลที่ขา D_0-D_7 ของ IC-14 ส่งไปที่ขา D_0-D_7 ของ J_1 ตามแอดเดรสที่ให้แก่ A_0-A_{11} ของ IC-14 และเมื่อขา CE เป็น "1" IC-14 จะอยู่ในลักษณะมีค่าความต้านทานสูงมาก เหมือนกับตัดการติดต่อไป



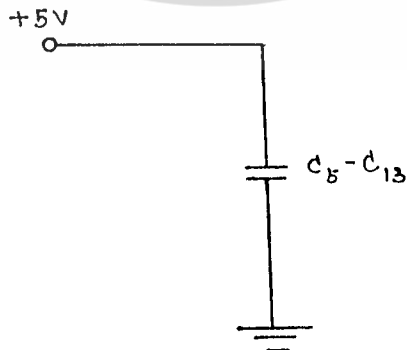
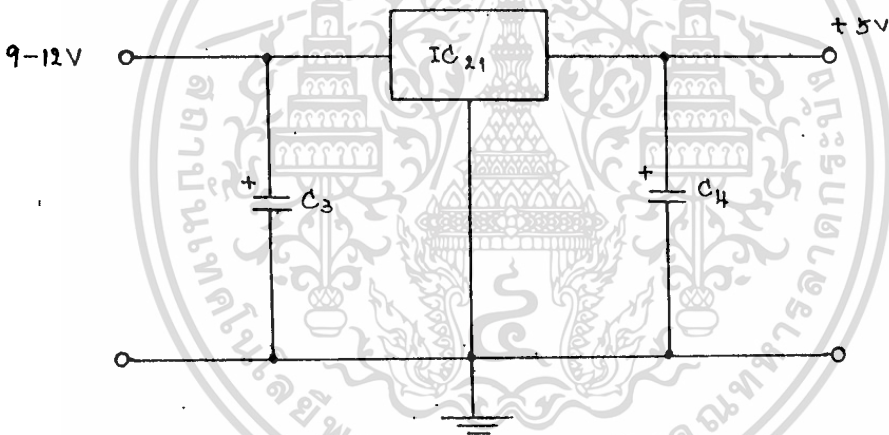
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไปว่ากรณีใดที่เริ่ม ถึงขั้นที่จะใช้ข้อมูลไปเผยแพร่ และตัวผู้จัดจึงมีใจขอขอสงวนสิทธิ์ที่ีควรไม่ไปใช้

แหล่งจ่ายกำลังไฟฟ้า (POWER SUPPLY)

หลักการทำงาน

วงจรส่วนนี้จะใช้ IC-21 (#LM7805) เป็น IC regulated แบบสำเร็จรูปขนาดแรงดันทางเอาต์พุต (output) +5 V.dc โดยตัว IC-21 จะลดแรงดันไฟฟ้า +9 V.dc ที่ยังไม่ได้ทำการรักษาระดับแรงดันให้คงที่ตลอดเวลา (จากแหล่งจ่ายไฟภายนอก โดยผ่านปลั๊กไฟ DC ที่ติดตั้งไว้บนตัวกล่อง) ให้เหลือ +5 V.dc ที่รักษาระดับแรงดันคงที่แล้วออกไปใช้งานซึ่งมี C_3 ต่อไว้ที่ขาเอาต์พุต เพื่อช่วยในการจ่ายกระแสให้ดีขึ้นร่วมกับ IC-21 ช่วงที่มีการใช้กระแสทันทีทันใดได้ตลอดเวลาที่ใช้งานให้แก่ชุด PROJECT ด้วย



บทที่ 4

การทดลองและผลการทดลอง

ขั้นตอนการทดลอง แบ่งออกเป็น

1. แสดงวงจรที่ใช้งานทั้งหมดเป็นชุดเดียวกันของวงจรเชื่อมต่อกับจอมอนิเตอร์
2. ประกอบวงจรที่แสดงไว้ลงบนแผ่นวงจรพิมพ์ และทำการเดินสายไฟทุกจุดที่ใช้งาน
3. ตรวจสอบการเดินสายไฟ และอุปกรณ์ต่างๆ ให้ถูกต้องตามวงจร
4. ทำการทดสอบกับชุดไมโครคอมพิวเตอร์แผ่นพิมพ์เดี่ยว พร้อมกับจอมอนิเตอร์ร่วมกัน โดยกำหนดให้แอดเดรส 4000H-5FFFH เป็น 00H และกำหนดให้เป็น 0FFFH ด้วยอีกครั้ง
5. ทำการออกแบบคาแรกเตอร์เยนเนอเรเตอร์ โดยโปรแกรมค่าลงไว้ในหน่วยความจำ EPROM #2732
6. โหลดค่าในแอดเดรส 7000H - 7FFFH ไปไว้ในแอดเดรส 4000H - 4FFFH เพื่อตรวจสอบว่าอักษรที่ออกแบบไว้ในคาแรกเตอร์เยนเนอเรเตอร์ใช้ได้หรือไม่ โดยอักษรทั้งหมดจะแสดงบนจอภาพของจอมอนิเตอร์
7. เมื่อแก้ไขอักษรเรียบร้อยแล้ว ทำการทดสอบอีกครั้ง
8. ประกอบวงจรที่เรียบร้อยแล้วลงในกล่อง Project
9. เขียนโปรแกรมสำหรับใช้งานกับเครื่องมือในปริกฏยานิพนธ์นี้ขึ้นมา
10. ทดสอบและกำหนดค่าต่างๆ ในโปรแกรมก่อนป้อนให้กับชุดไมโครคอมพิวเตอร์แผ่นพิมพ์เดี่ยว
11. บันทึกผลที่ทดลองทั้งหมด เพื่อการศึกษาต่อไป

ผลการทดลอง

1. ทำการทดสอบครั้งแรกด้วยการป้อนข้อมูลในแอดเดรส 4000H - 5FFFH เท่ากับ 00H ผลที่ได้จ่อมอนิเตอร์มืด (แต่เดิมมีจุดสว่างไม่เป็นระเบียบ) และป้อนข้อมูลใหม่เป็น 0FFFH ผลที่ได้จ่อมอนิเตอร์ เปลี่ยนจากมืดไปสว่างทั้งจอ
2. แสดงค่าในคาแรกเตอร์เยนเนอเรเตอร์ ตั้งแต่แอดเดรส 0000H - 045FH และตัวอักษรแต่ละตัวอยู่ที่แอดเดรสใดบ้าง
3. โปรแกรมที่ใช้งานกับเครื่องมือในปริกยูนิฟนร์ เกี่ยวกับการใส่ตัวอักษรที่ต้องการแสดงบนจอภาพ โดยกำหนดพื้นที่ส่วนหนึ่งของหน่วยความจำของชุดไมโครคอมพิวเตอร์แผ่นพิมพ์เดี่ยว เป็นส่วนเก็บรหัส ASCII Code และรหัสภาษาไทย



รายการอุปกรณ์อิเล็กทรอนิกส์

C_1 - 20 pF 50 V. แบบเซรามิก

C_2 - 0.001 uF 50 V. แบบเซรามิก

C_3 - 220 uF 25 V. แบบอิเล็กทรอนิกส์

C_4 - 470 uF 16 V. แบบอิเล็กทรอนิกส์

$C_5 - C_{19}$ - 0.1 uF 16 V. แบบฟิล์มโลหะ

R_1, R_2, R_3 - 1 kOhm 1/4 W +-5%

R_4, R_5 - 10 kOhm 1/4 W +-5%

R_6 - 390 Ohm 1/4 W +-5%

R_7 - 1.2 kOhm 1/4 W +-5%

R_8 - 75 Ohm 1/4 W +-5%

X-TAL - 6 MHz

IC_1 - 74LS00

IC_2 - 74LS08

IC_3 - 74LS09

IC_4 - 74LS10

IC_5 - 74LS04

IC_6 - 74LS32

IC_7 - 74LS161

IC_8, IC_9 - 4040

IC_{10} - 74LS74

IC_{11} - 74LS245

IC_{12} - 74LS138

IC_{13} - 74LS374

IC_{14} - 2732

IC_{14} - 74LS166

$IC_{15} - IC_{19}$ - 74LS157

IC_{20} - 6264

IC_{21} - 7805

Q_1 - BC337

ปีการศึกษา 2531

ภาษาไทยออกอรรถบอรรถแสดงบนจอ TV

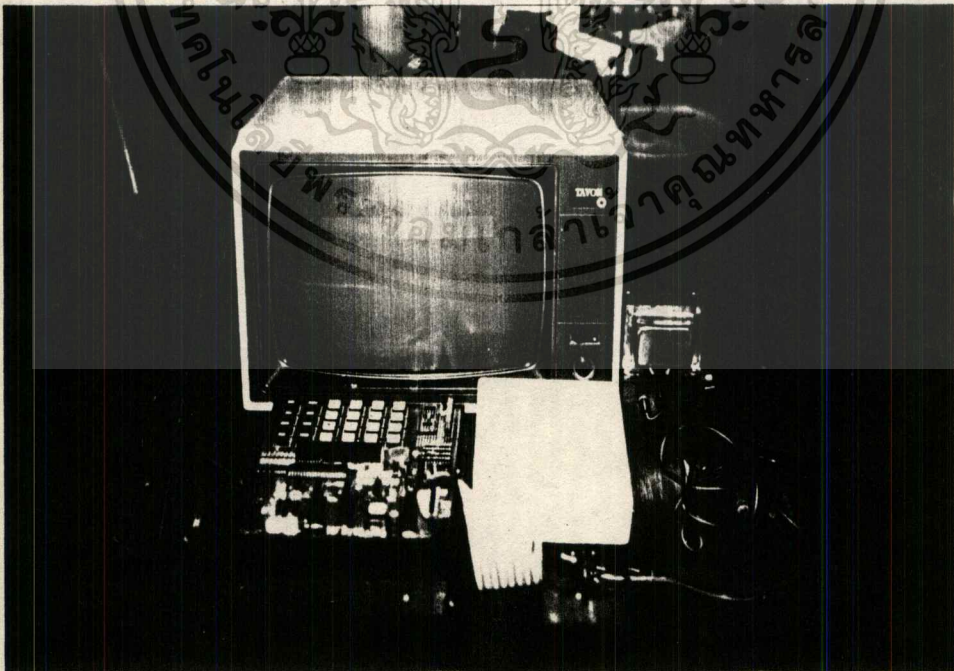
โดย

นายวิชัย หล่อธีรณรงค์

นายเสวี วัฒนาบรรจงกุล

อาจารย์ที่ปรึกษา

ผศ. วิชัย สุรนิพนธ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรม CHARACTER PRINT

			ORG 2000H
2000-	DD 21 00 2A	CPRT	LD IX, 2A00H
2004-	DD 7E 00	LOOP	LD A, (IX+0H)
2007-	FE 0C		CP 0CH
2009-	20 01		JR NZ, CHG1
200B-	DF		RST 18H
200C-	26 27	CHG1	LD H, 27H
200E-	6F		LD L, A
200F-	7E		LD A, (HL)
2010-	32 71 2F		LD (2F71H), A
2013-	CD 00 21		CALL PRINT
2016-	DD 23		INC IX
2018-	26 FF		LD H, 0FFH
201A-	2E 40	LOOP1	LD L, 40H
201C-	2D	LOOP2	DEC L
201D-	20 FD		JR NZ, LOOP2
201F-	25		DEC H
2020-	20 F8		JR NZ, LOOP1
2022-	18 E0		JR LOOP
2100-	3A 71 2F	PRINT	LD A, (2F71H)
2103-	CB 27		SLA A
2105-	CB 27		SLA A

2107-	CB 27	SLA A
2109-	5F	LD E, A
210A-	16 70	LD D, 70H
210C-	3A 71 2F	LD A, (2F71H)
210F-	CB 3F	SRL A
2111-	CB 3F	SRL A
2113-	CB 3F	SRL A
2115-	CB 3F	SRL A
2117-	CB 3F	SRL A
2119-	82	ADD A, D
211A-	57	LD D, A
211B-	ED 53 72 2F	LD (2F72H), DE
211F-	3A 71 2F	LD A, (2F71H)
2122-	FE 64	CP 64H
2124-	28 39	JR Z, VODW
2126-	FE 65	CP 65H
2128-	28 35	JR Z, VODW
212A-	E6 F0	AND 0F0H
212C-	FE 50	CP 50H
212E-	28 46	JR Z, VOUP
2130-	FE 60	CP 60H
2132-	28 63	JR Z, LET
2134-	FE 40	CP 40H
2136-	28 5F	JR Z, LET

2130-	FE 90		CP 90H
213A-	28 5B		JR Z, LET
213C-	FE A0		CP 0A0H
213E-	28 57		JR Z, LET
2140-	2A 76 2F		LD HL, (2F76H)
2143-	06 08		LD B, 08H
2145-	23		INC HL
2146-	23		INC HL
2147-	23		INC HL
2148-	23		INC HL
2149-	23		INC HL
214A-	ED 5B 72 2F		LD DE, (2F72H)
214B-	1A	NEXT6	LD A, (DE)
214F-	77		LD (HL), A
2150-	05		DEC B
2151-	28 04		JR Z, INCR
2153-	23		INC HL
2154-	13		INC DE
2155-	18 F7		JR NEXT6
2157-	23	INCR	INC HL
2158-	23		INC HL
2159-	23		INC HL
215A-	23		INC HL
215B-	22 76 2F	END	LD (2F76H), HL

215E-	C9		RET
215F-	2A 76 2F	VODW	LD HL, (2F76H)
2162-	01 03 00		LD BC, 0003H
2165-	ED 42		SBC HL, BC
2167-	06 04		LD B, 04H
2169-	ED 5B 72 2F		LD DE, (2F72H)
216D-	1A	NEXT1	LD A, (DE)
216E-	77		LD (HL), A
216F-	05		DEC B
2170-	28 E9		JR Z, END
2172-	23		INC HL
2173-	13		INC DE
2174-	18 F7		JR NEXT1
2176-	2A 76 2F	VOUP	LD HL, (2F76H)
2179-	01 10 00		LD BC, 0010H
217C-	ED 42		SBC HL, BC
217E-	06 05		LD B, 05H
2180-	ED 5B 72 2F		LD DE, (2F72H)
2184-	1A	NEXT3	LD A, (DE)
2185-	4F		LD C, A
2186-	7E		LD A, (HL)
2187-	B1		OR C
2188-	77		LD (HL), A
2189-	05		DEC B

218A-	28 04		JR Z, NEXT2
218C-	23		INC HL
218D-	13		INC DE
218E-	18 F4		JR NEXT3
2190-	01 0C 00	NEXT2	LD BC, 000CH
2193-	ED 4A		ADC HL, BC
2195-	18 C4		JR END
2197-	2A 76 2F	LET	LD HL, (2F76H)
219A-	06 10		LD B, 10H
219C-	ED 5B 72 2F		LD DE, (2F72H)
21A0-	1A	NEXT5	LD A, (DE)
21A1-	77		LD (HL), A
21A2-	05		DEC B
21A3-	28 04		JR Z, NEXT4
21A5-	23		INC HL
21A6-	13		INC DE
21A7-	18 F7		JR NEXT5
21A9-	23	NEXT4	INC HL
21AA-	18 AF		JR END

DATA สำหรับเปลี่ยนรหัสในโปรแกรมนี้

2710- FF FF FF FF FF FF FF FF FF FF FF FF FF FF FF FF
 2720- 46 FF FF FF FF FF FF FF FF FF FF FF FF FF FF FF
 2730- 21 23 25 27 29 2B 2D 31 2F 33 FF FF FF FF FF FF
 2740- FF 70 71 72 73 74 75 76 77 78 79 7A 7B 7C 7D 7E
 2750- 7F 80 81 82 83 84 85 86 87 88 89 FF FF FF FF FF
 2760- FF FF FF FF FF FF FF FF FF FF FF FF FF FF FF
 2770- FF FF FF FF FF FF FF FF FF FF FF FF FF FF FF
 2780- FF FF FF FF FF FF FF FF FF FF FF FF FF FF FF
 2790- FF FF FF FF FF 98 9A FF 9C 9E A2 A0 90 92 94 96
 27A0- FF 00 02 FF 04 FF 17 06 08 0A 0C 0E 19 15 66 68
 27B0- 60 13 18 1A 1C 1E 3A 10 12 34 35 42 14 44 3C 3E
 27C0- 16 36 37 30 6A 32 6C 22 24 26 28 2A 2C 2E 20 1F
 27D0- 01 5C 05 4E 50 51 52 53 64 65 39 FF FF FF FF FF
 27E0- 09 07 48 4C 4A FF 0F 54 57 58 59 5A 5B FF FF FF
 27F0- FF FF FF FF FF FF FF FF FF FF FF FF FF FF FF

DATA OF CHARACTER GENERATER

0000- 00 78 84 44 44 44 44 44 00 00 48 70 00 48 70 00
 0010- 00 C8 C8 48 48 48 48 30 E0 90 E0 A0 9E 09 0E 08
 0020- 00 78 84 84 F4 B4 84 84 00 38 44 04 04 04 04 04
 0030- 00 08 14 8C 44 24 14 0C 00 88 88 88 88 CC AA 44
 0040- 00 70 88 08 48 A8 68 10 00 10 10 10 10 18 14 08
 0050- 00 78 84 24 54 24 3A 24 00 08 10 20 20 20 10 08
 0060- 1C A0 60 60 A0 A0 A0 40 00 10 08 04 04 04 08 10
 0070- 0E 80 50 30 50 50 50 20 00 38 54 44 04 04 08 18
 0080- 00 C4 CC 54 64 44 44 44 00 00 00 00 7C 00 00 00
 0090- 00 78 80 70 08 88 88 70 00 A2 66 2A 32 22 22 22
 00A0- 00 64 64 44 44 54 6C 44 00 72 8A 4A 4A 4E 60 6E
 00B0- 00 78 84 44 44 44 C4 C4 00 A2 62 22 22 72 AA 66
 00C0- 00 52 AA 8A 8A 8A 9E CA 00 72 84 4A 4A 4A 4A 5E
 00D0- 00 E4 94 94 94 94 D6 DE 00 78 84 A4 94 E4 84 84
 00E0- 00 78 84 A4 94 E4 84 84 00 00 00 00 00 00 00 00
 00F0- 00 48 B4 84 A4 94 A4 C4 00 00 84 8C 74 04 04 04
 0100- 00 74 88 74 04 C4 84 78 00 38 44 44 44 44 44 38
 0110- 00 78 84 04 04 0C 14 08 00 10 30 10 10 10 10 38
 0120- 06 78 84 84 F4 B4 84 84 00 38 44 44 08 10 20 7C
 0130- 00 D4 CE 44 44 44 44 7C 00 38 44 04 18 04 44 38
 0140- 06 78 84 04 7C 84 A4 64 00 08 18 28 48 7C 08 08
 0150- 00 C4 CA 44 4C 54 64 44 00 7C 40 78 04 04 44 38
 0160- 04 C8 C4 44 44 54 6C 44 00 18 20 40 78 44 44 38
 0170- 00 78 84 04 E4 A4 84 78 00 38 44 44 38 44 44 38

0180- 00 78 80 70 08 18 28 10 00 7C 04 08 10 10 10 10
 0190- 00 78 84 04 7C 84 E4 64 00 38 44 44 3C 04 04 38
 01A0- 00 C8 C8 48 48 5C 6A 4C 00 C4 C4 44 44 44 44 7C
 01B0- 00 62 62 22 22 72 AA 66 00 24 44 24 34 44 44 7C
 01C0- 00 48 B4 84 A4 94 A4 C4 00 00 00 00 00 00 30 30
 01D0- 00 78 84 44 44 44 64 64 00 00 18 18 00 00 18 18
 01E0- 00 C4 C4 44 44 54 6C 44 18 18 18 18 18 18 00 18
 01F0- 04 C4 C4 44 44 54 6C 44 18 18 08 10 00 00 00 00
 0200- 00 00 00 04 04 04 C4 C4 44 44 54 6C 44 00 00 00
 0210- 00 00 00 04 04 04 C4 C4 44 44 44 44 7C 00 00 00
 0220- 00 00 00 04 04 04 64 64 44 44 54 6C 44 00 00 00
 0230- 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00
 0240- 00 7E 80 80 78 04 04 04 04 04 04 04 06 00 00 00
 0250- 00 8C 54 24 04 04 04 04 04 04 04 04 06 00 00 00
 0260- 00 3C 44 54 24 04 04 04 04 04 04 04 06 00 00 00
 0270- 00 00 C0 C0 00 00 1C 22 02 02 02 02 02 00 00 00
 0280- 00 00 00 60 F0 00 00 F8 00 00 00 10 F0 00 00 00
 0290- 00 00 00 18 F8 00 00 00 00 00 00 28 F8 00 00 00
 02A0- 08 F0 80 F0 00 00 00 00 28 28 00 00 00 00 00
 02B0- 18 18 08 10 00 00 00 00 10 10 00 00 00 00 00
 02C0- 05 06 00 00 00 00 00 00 1D 16 00 00 00 00 00
 02D0- 02 07 02 00 00 00 00 00 02 0C 08 00 00 00 00
 02E0- 00 00 00 C8 F0 00 00 00 F0 F0 0F 0F 08 1C 08 00
 02F0- 0F 0F F0 F0 0F 0F F0 F0 0F 0F F0 F0 3E 40 54 2C
 0300- 00 00 00 00 00 00 3C 40 30 08 68 28 10 00 68 18

0310- 00 00 00 00 00 28 28 00 00 00 00 00 00 00 00
0320- 00 18 08 00 02 AF 30 38 00 34 1C 00 00 00 00 00
0330- 00 00 00 00 00 00 78 84 44 44 44 64 64 14 0C 00
0340- 00 00 00 00 00 00 78 84 44 44 44 44 64 04 14 2C
0350- 00 00 00 00 00 00 78 84 44 44 44 44 64 04 04 00
0360- 00 00 00 00 00 00 78 84 44 44 44 44 C4 04 04 00
0370- 00 00 00 00 38 44 54 24 08 10 10 10 00 10 00 00
0380- 00 70 88 88 F8 88 88 88 00 78 44 44 78 44 44 78
0390- 00 38 44 40 40 40 44 38 00 78 44 44 44 44 44 78
03A0- 00 7C 40 40 78 40 40 7C 00 7C 40 40 78 40 40 40
03B0- 00 3C 40 40 40 4C 44 3C 00 44 44 44 7C 44 44 44
03C0- 00 38 10 10 10 10 10 38 00 0E 04 04 04 44 38
03D0- 00 44 48 50 60 50 48 44 00 40 40 40 40 40 40 7C
03E0- 00 44 6C 54 44 44 44 44 00 44 44 64 54 4C 44 44
03F0- 00 38 44 44 44 44 44 38 00 78 44 44 78 40 40 40
0400- 00 38 44 44 44 54 48 34 00 78 44 44 78 50 48 44
0410- 00 38 44 40 38 04 44 38 00 7C 10 10 10 10 10 10
0420- 00 44 44 44 44 44 44 38 00 44 44 44 44 44 28 10
0430- 00 44 44 44 54 54 6C 44 00 44 44 28 10 28 44 44
0440- 00 88 88 88 50 20 20 20 00 7C 04 08 10 20 40 7C
0450- FF FF FF FF FF FF FF FF FF FF FF FF FF FF FF

ADDRESS OF CHARACTER (English and Thai)**English**

A - 0380H	B - 0388H	C - 0390H
D - 0398H	E - 03A0H	F - 03A8H
G - 03B0H	H - 03B8H	I - 03C0H
J - 03C8H	K - 03D0H	L - 03D8H
M - 03E0H	N - 03E8H	O - 03F0H
P - 03F8H	Q - 0400H	R - 0408H
S - 0410H	T - 0418H	U - 0420H
V - 0428H	W - 0430H	X - 0438H
Y - 0440H	Z - 0448H	0 - 0108H
1 - 0118H	2 - 0128H	3 - 0138H
4 - 0148H	5 - 0158H	6 - 0168H
7 - 0178H	8 - 0188H	9 - 0198H

Thai

ก - 0000H	ข - 0010H	ค - 0020H
ฆ - 00B8H	ง - 0030H	จ - 0040H
ฉ - 0050H	ช - 0060H	ฌ - 0070H
ฌ - 00C8H	ญ - 00A8H	ฎ - 0330H
ฎ - 0340H	ฏ - 0300H	ท - 0098H
ฒ - 00C0H	ณ - 00D0H	ด - 00E0H
ด - 00F0H	น - 0100H	ท - 0080H

ธ - 0090H	น - 01A0H	บ - 01A8H
ป - 0210H	ผ - 02A0H	ฝ - 0220H
พ - 01E0H	ฟ - 01F0H	ภ - 00B0H
ม - 01B0H	ย - 01C0H	ร - 01E0H
ณ - 0350H	ล - 0190H	ว - 0110H
ด - 0120H	ช - 0130H	ส - 0140H
น - 0150H	ฉ - 0160H	อ - 0100H
ด - 00F8H	ข - 0008H	ค - 02E0H
ก - 0028H	ง - 0270H	จ - 0280H
ข - 0288H	ช - 0290H	ด - 0298H
จ - 0320H	ฉ - 0328H	ก - 01C8H
ด - 0048H	แ - 0038H	โ - 0240H
ก - 0260H	ง - 0250H	ว - 0078H
- 02A0H	- 02B8H	- 02C0H
- 02C8H	- 02D0H	

บทที่ 5

วิจารณ์และสรุปผลการทดลอง

จากการทดลองวงจรมีปัญหาบางประการที่เกิดขึ้น เช่นตอนประกอบวงจรเริ่มแรก ไม่ได้ออกแบบลายทองแดงของแผ่นวงจรพิมพ์ ที่ใช้สำหรับวางอุปกรณ์ของวงจรทั้งหมด แต่ใช้วิธีประกอบวงจรลงแผ่นวงจรพิมพ์แบบประสังค์แบบที่ใช้กับไอซี จึงทำให้ต้องมีการตัดต่อลายทองแดง และต่อสายไฟเชื่อมโยงระหว่างอุปกรณ์บางตัวให้ตรงตามวงจร ทำให้บางครั้งสายไฟที่โยงเกิดหลุดขึ้นได้เป็นผลให้วงจรที่ประกอบขึ้นไม่ทำงาน ส่วนตอนช่วงการทดลองต้องหาแหล่งจ่ายไฟ +9 V. แยกคนและชุดกับแหล่งจ่ายไฟของไมโครคอมพิวเตอร์แผ่นพิมพ์เดี่ยว เพื่อไม่ให้มีการดึงกระแสจากชุดไมโครคอมพิวเตอร์แผ่นพิมพ์เดี่ยว มากเกินไปส่งผลให้วงจรทั้งหมดไม่สามารถทำงานได้

การแสดงผลทางจอภาพจะเป็นตัวอักษรภาษาไทยและอังกฤษ แต่มีความละเอียดไม่มากนักเพียงแต่ดูออกว่าเป็นอักษรใด การทำงานของวงจรในปริศยานี้จำเป็นต้องใช้โปรแกรมเข้าช่วย จึงแสดงผลตามต้องการว่าให้ตัวอักษรมีข้อความอะไร อยู่ที่บรรทัดที่เท่าไร ทุกอย่างต้องใช้โปรแกรมช่วย และ ภาพที่แสดงออกบนจอภาพสามารถเขียนได้ถึง 16 บรรทัดละ 32 ตัวอักษร โดยมี EPROM เป็นคาแรกเตอร์เอนแอนอเรเตอร์ ใช้เก็บตัวอักษรต่างๆ ไว้ภายในหน่วยความจำทั้งหมด



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไปว่ากรณีใดที่ขึ้น ชื่อหรือหัวข้ออื่นให้คัดลอกไปเอง และต้องว่าวิธีใช้ของเอกสารทุกครั้งที่มีวางไปใช้

5400/7400 Quadruple 2-Input Positive-NAND Gate

	Schottky TTL			High-Speed TTL			Low-Power Schottky TTL			Standard TTL			Low-Power TTL												
	Device Type	Package		Device Type	Package		Device Type	Package		Device Type	Package		Device Type	Package											
		C	P	M	C	P	M	C	P	M	C	P	M	C	P	M	C	P	M	C					
T.I.	SN54S00	J	D	N	WD	SN54H00	J	D	N	WD	SN54LS00	J	D	N	WD	SN5400	J	D	N	WD	SN54L00	J	D	N	WD
	SN74S00	J	D	N	WD	SN74H00	J	D	N	WD	SN74LS00	J	D	N	WD	SN7400	J	D	N	WD	SN74L00	J	D	N	WD
FAIRCHILD	FMS4S00/FM5S00	D	D	D	D	FMS4H00/FM5H00	D	D	D	D	F74LS4S00/F74LS5S00	D	D	D	D	F74S400/F74S500	D	D	D	D	F74LS400/F74LS500	D	D	D	D
	FC74S00/FC9S00	D	D	D	D	FC74H00/FC9H00	D	D	D	D	FC74LS00/FC9LS00	D	D	D	D	FC7400/FC900	D	D	D	D	FC74L00/FC9L00	D	D	D	D
MOTOROLA						MC3100	L	D	N	WD						MC5400	L	D	N	WD					
						MC3000	L	D	N	WD	SN74LS00	J	D	N	WD	MC7400	L	D	N	WD					
						DM54H00	J	D	N	WD	DM54LS00	J	D	N	WD	DM5400	J	D	N	WD	DM54L00	J	D	N	WD
N.S.C.	DM74S00	J	D	N	WD	DM74H00	J	D	N	WD	DM74LS00	J	D	N	WD	DM7400	J	D	N	WD	DM74L00	J	D	N	WD
PHILIPS	N74S00	J	D	N	WD	074H131/74H00	J	D	N	WD	74LS00	J	D	N	WD	F74H131/7400	J	D	N	WD					
SIGNETICS	N54S00	F	D	N	WD	S54H00	F	D	N	WD	N74LS00	J	D	N	WD	S5400	F	D	N	WD					
	N74S00	F	D	N	WD	N74H00	F	D	N	WD	N74LS00	J	D	N	WD	N7400	F	D	N	WD					
SIEMENS														FLH101	J	D	N	WD							
FUJITSU						MB601	D	M	D	74LS00	J	D	N	WD	MB400	D	M	D							
HITACHI	HD74S00	D	P	D						HD74LS00	J	D	N	WD	HD7400/HD7503	D	P	D							
MITSUBISHI	M5S000	P	D							M74LS00	J	D	N	WD	M53200	P	D								
NEC	μPB2S00	D	D							74LS00	J	D	N	WD	μPB201	D	D	C							
TOSHIBA														TD3400 A	P	D									

Electrical Characteristics SN54LS00/SN74LS00

absolute maximum ratings over operating free-air temperature range

Supply voltage, VCC	TV	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	TV	Storage temperature range	SN74LS	-65°C to 150°C
Emitter-base voltage	5.5V			

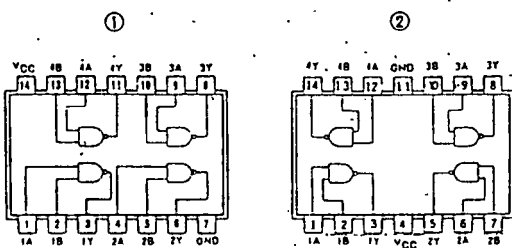
recommended operating conditions

	SN54LS00			SN74LS00			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, VCC	4.5	5	5.5	4.75	5	5.25	V
High-level output current, IOH			-400			-400	mA
Low-level output current, IOL			4			4	mA
Operating free-air temperature Tj	-55		125	-65		150	°C

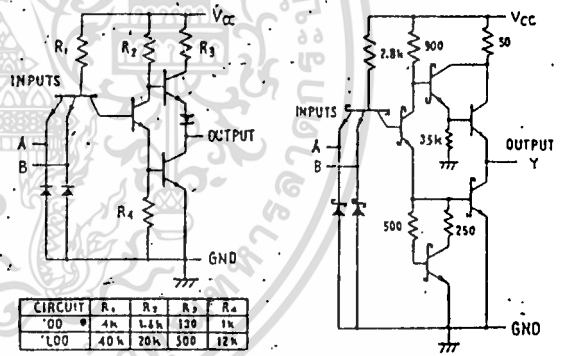
electrical characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
V _{IH}	High-level input voltage		2		V
V _{IL}	Low-level input voltage			0.8	V
V _I	Input clamp voltage	V _{CC} = MAX, I _I = -18 mA		-1.5	V
V _{OH}	High-level output voltage	V _{CC} = MIN, V _{IL} = V _{IL} max, I _{OH} = MAX	2.7	3.4	V
V _{OL}	Low-level output voltage	V _{CC} = MIN, V _{IH} = 2V, I _{OL} = 4mA	0.2	0.4	V
I _I	Input current at maximum input voltage	V _{CC} = MAX, V _I = 7V		0.1	mA
I _{IH}	High-level input current	V _{CC} = MAX, V _{IH} = 2.7V		20	μA
I _{IL}	Low-level input current	V _{CC} = MAX, V _{IL} = 0.4V		-0.2	mA
I _{OS}	Short-circuit output current	V _{CC} = MAX	5LS Family -20 74LS Family -18	-100	mA
I _{CC1}	Supply current	V _{CC} = MAX	Total, outputs high	4	mA
I _{CC2}	Supply current	V _{CC} = MAX	Total, outputs low	12	mA
I _{CC}	Supply current	V _{CC} = 5V	Average per gate (50% duty cycle)	0.4	mA
t _{PLH}	Propagation delay time, low-to-high-level output	V _{CC} = 5V, T _A = 25°C, C _L = 150pF, R _L = 2kΩ		9	ns
t _{PHL}	Propagation delay time, high-to-low-level output			10	ns

Pin Assignments (Top View)

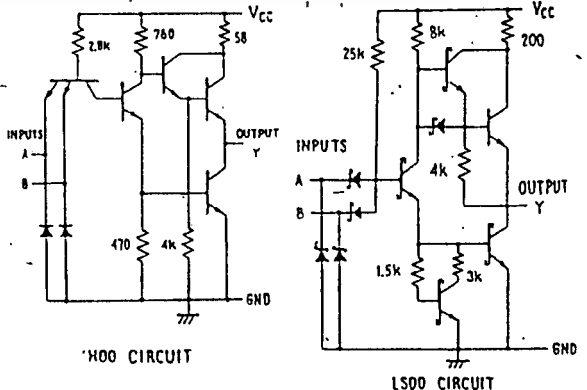


Schematics (each gate)



CIRCUIT	R ₁	R ₂	R ₃	R ₄
'00'	4k	1.6k	130	1k
'00'	40k	20k	500	12k

Input clamp diodes not on SN54LS00/SN74LS00 circuits.



Resistor values shown are nominal and in ohms.

5409/7409 Quadrate 2-Input Positive-AND Gate with Open-Collector Output

	Schottky TTL			High-Speed TTL			Low-Power Schottky TTL			Standard TTL			Low-Power TTL		
	Device Type	Package		Device Type	Package		Device Type	Package		Device Type	Package		Device Type	Package	
		C	P		M	C		P	M		C	P		M	C
T.I.	SN54S09	J(D)	WD				SN54LS09	J(D)	WD	SN5409	J(D)	WD			
FAIRCHILD	SN74S09	J(D)	(ND)				SN74LS09	J(D)	(ND)	SN7409	J(D)	(ND)			
MOTOROLA										MC7409		(P)			
N.S.C.							DM54LS09			DM5409	J(D)	(ND)	WD	DM54L09	
PHILIPS															
SIGNETICS															
SIEMENS															
FLUITSU															
HTACHI							HD74LS09		(P)	HD7409/HO2551		(P)	(P)		
MITSUBISHI															
NEC															
TOSHIBA															

Electrical Characteristics SN54LS09/SN74LS09
absolute maximum ratings over operating free-air temperature range

Supply voltage, VCC	TV	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	TV	Storage temperature range	SN74LS	0°C to 175°C
Input current	5.5V	Storage temperature range		-55°C to 150°C

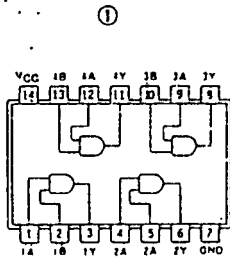
recommended operating conditions

	SN54LS09			SN74LS09			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, VCC	4.5	5	5.5	4.75	5	5.25	V
Input voltage, VIH			3.5			1.5	V
Low-level output current, IOL			1			2	mA
Operating free-air temperature, TA	-15		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

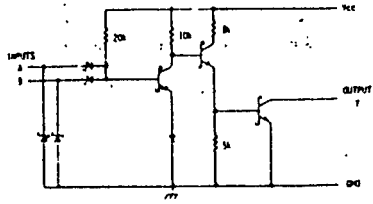
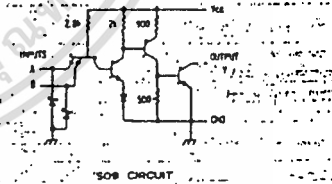
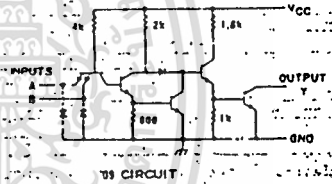
PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
VIH	High-level input voltage		2		V
VIL	Low-level input voltage			0.8	V
VI	Input clamp voltage	VCC = MIN, II = -18mA		-1.5	V
IOH	High-level output current	VCC = MIN, VIH = 2V, VOH = 5.5V		100	µA
VOL	Low-level output voltage	VCC = MIN, VIL = VIL max, IOL = 4mA	0.25	0.4	V
II	Input current at maximum input voltage	VCC = MAX, VI = 1V		0.1	mA
IHI	High-level input current	VCC = MAX, VIH = 2.1V		20	µA
ILI	Low-level input current	VCC = MAX, VIL = 0.4V		-0.4	mA
ICCH	Supply current	VCC = MAX	Total, outputs high	2.4	mA
			Total, outputs low	4.4 - 8.8	mA
ICC	Supply current	VCC = 5V	Average per gate (50% duty cycle)	0.85	mA
tPLH	Propagation delay time, low-to-high-level output	VCC = 5V, TA = 25°C, CL = 15pF, RL = 2kΩ		20	ns
tPHL	Propagation delay time, high-to-low-level output			17	ns

Pin Assignment (Top View)



positive logic:
Y = AB

Schematics (each gate)



Resistor values shown are nominal and in ohms.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5410/7410 Triple 3-Input Positive-NAND Gate

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package		
		C	P	M		CF	C	P		M	CF	C		P	M	CF		C	P	M
T.L.	SN54S10	J	D	WD	SN54H10	J	D	WD	SN54LS10	J	D	WD	SN5410	J	D	WD	SN54L10	J	D	WD
	SN74S10	J	D	ND	SN74H10	J	D	ND	SN74LS10	J	D	ND	SN7410	J	D	ND	SN74L10	J	D	ND
FAIRCHILD	MC4210/PC4210	ND		FD	MC54H10/PC54H10	DD		FQ	MC74S10/PC74S10	DD		FD	MC7410/PC7410	DD		FQ	MC74L10/PC74L10	DD		FD
MOTOROLA					MC3105	LD		FD					MU5410	LD		FQ				
					MC3005	LD	PD	FD	SN74LS10		P	D	MC7410	LD	PD	FQ				
N.S.C.	DM54S10				DM54H10	J	D	ND	DM54LS10				DM5410	J	D	ND	FQ			
	DM74S10				DM74H10	J	D	ND	DM74LS10				DM7410	J	D	ND	FQ			
PHILIPS	N74S10				GJH121/74H10				N74LS10				FJH121/7410							
SIGNETICS	SS4S10				SS4H10			WD					SS410			WD				
	N74S10				N74H10			WD	N74LS10		A	D	N7410			WD				
SIEMENS													FLH111							
FUJITSU					MB602			ND	74LS10			ND	MB401			ND				
HITACHI	HD74S10			PO					HD74LS10		P	D	HD7410/HD2507			PO				
MITSUBISHI	M55010			PD					M74LS10		P	D	M53210			PD				
NEC	μPB2S10			DD					74LS10		C	D	μPB202			DD	C	D		
TOSHIBA													TD310A			PD				

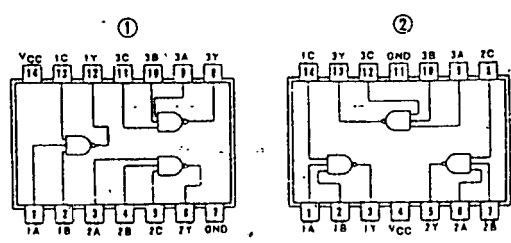
Electrical Characteristics SN54LS10/SN74LS10

absolute maximum ratings over operating free-air temperature range			
Supply voltage, V _{CC}	7V	Operating power dissipation range	SN54LS -55°C to 125°C
Input voltage	7V		SN74LS 0°C to 70°C
Input current	5.5V	Storage temperature range	-65°C to 150°C
recommended operating conditions			
SN54LS10			
Supply voltage, V _{CC}	MIN 5.0	MAX 7.0	UNIT V
High-level output current, I _{OH}	MIN -10	MAX -400	UNIT μA
Low-level output current, I _{OL}	MIN 0	MAX 10	UNIT mA
Operating power temperature, T _a	MIN -55	MAX 125	UNIT °C
SN74LS10			
Supply voltage, V _{CC}	MIN 5.0	MAX 7.0	UNIT V
High-level output current, I _{OH}	MIN -10	MAX -400	UNIT μA
Low-level output current, I _{OL}	MIN 0	MAX 10	UNIT mA
Operating power temperature, T _a	MIN -55	MAX 125	UNIT °C

electricals over recommended operating over free-air temperature range

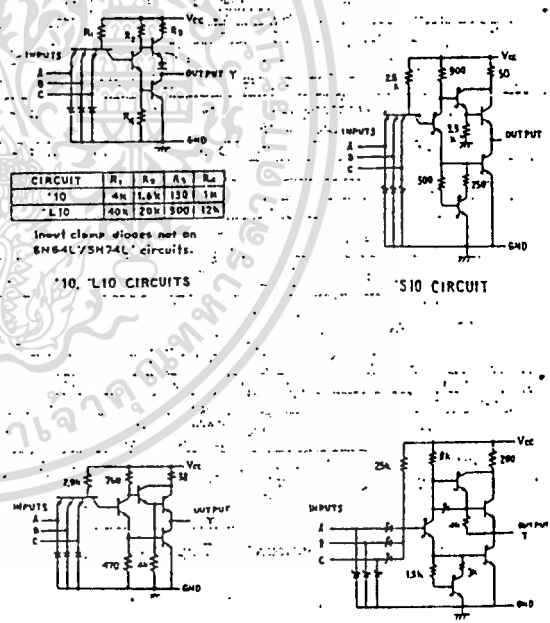
PARAMETER	TEST CONDITIONS 1	MIN	TYP 2	MAX	UNIT
V _{IH}	High-level input voltage		2		V
V _{IL}	Low-level input voltage		0.8		V
V _I	Input clamp voltage	V _{CC} =MIN, I _I = -18mA	-1.5		V
V _{OH}	High-level output voltage	V _{CC} =MIN, V _I L = V _I L max, I _{OH} = MAX	2.7	3.4	V
V _{OL}	Low-level output voltage	V _{CC} =MIN, V _I H = 2V, I _{OL} = 4mA	0.4		V
I _I	Input current at maximum input voltage	V _{CC} =MAX, V _I = 7V	0.1		mA
I _{IH}	High-level input current	V _{CC} =MAX, V _I H = 2.7V	20		μA
I _{IL}	Low-level input current	V _{CC} =MAX, V _I L = 0.8V	-0.4		mA
I _{OS}	Short-circuit output current *	V _{CC} =MAX	SNLS Family -20	-100	mA
I _{CC} H	Supply current	V _{CC} =MAX	Total, outputs high 0.6	1.2	mA
I _{CC} L	Supply current	V _{CC} =MAX	Total, outputs low 1.8	3.3	mA
I _{CC}	Supply current	V _{CC} =5V	Average per gate (50% duty cycle)	0.4	mA
t _{PLH}	Propagation delay time, low-to-high-level output	V _{CC} =5V, T _a =25°C, C _L =15pF, R _L =2kΩ	1	9	ns
t _{PHL}	Propagation delay time, high-to-low-level output	V _{CC} =5V, T _a =25°C, C _L =15pF, R _L =2kΩ	10	15	ns

Pin Assignments (Top View)



positive logic: Y = ABC

Schematics (each gate)



*10, L10 CIRCUITS

*150 CIRCUIT

*150 CIRCUIT

*L150 CIRCUIT

Resistor values shown are nominal and in ohms.

5432/7432 Quadruple 2-Input Positive-OR Gate

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package		
		C	P	M/CF		C	P	M/CF		C	P	M/CF		C	P	M/CF		C	P	M/CF
T.I.	SN54S32	J	D	WD					SN54LS32	J	D	WD	SN5432	J	D	WD				
	SN74S32	J	D	IND					SN74LS32	J	D	IND	SN7432	J	D	IND				
FAIRCHILD	FM5432/FM532	D		FD					FM54LS32/FM53LS2	D		FD	FM5432/FM53N32	D		FD				
	FC5432/FC532	D	PD	FD					FC54LS32/FC53LS2	D	PD	FD	FC7432/FC53N32	D	PD	FD				
MOTOROLA																				
									SN74LS32		PD									
N.S.C.									DM74LS32		D		DM5432	J	D	IND	WD	DM54LS32		
									DM54LS32		D		DM7432	J	D	IND		DM74LS32		
PHILIPS	N74S32		D						N74LS32		D		N7432		D					
SIGNETICS									N74LS32		A	D	5S42	F	D	AD	PD			
													5W42	F	D	AD				
SIEMENS													FLH631		D					
FUJITSU									74LS32		M	D								
HITACHI									HO74LS32		P	D	HO7432		D	PD				
MITSUBISHI									MS3LS32		P	D								
NEC									74LS32		G	D								
TOSHIBA																				

Electrical Characteristics SN54LS32/SN74LS32

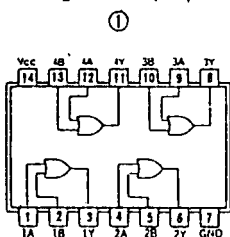
absolute maximum ratings over operating free-air temperature range

Supply voltage, V _{CC}	TV	Operating Power Temperature range	SN54LS	-55 to 125°C					
Input voltage	TV	Storage temperature range <th>SN74LS</th> <td>-55 to 125°C</td>	SN74LS	-55 to 125°C					
recommended operating conditions 1000 1000									
			SN54LS32	SN74LS32	UNIT				
			MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	LS	5	5	5	5	5	5	5	V
Preval output current, I _{OH}									mA
Low-level output current, I _{OL}									mA
Operating Power, P _{avg}									mW

electrical characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS 1	MIN	TYP	MAX	UNIT	
V _{IH}	High-level input voltage		2		V	
V _{IL}	Low-level input voltage			0.8	V	
V _I	Input clamp voltage	V _{CC} =MIN, I _I =-16mA		-1.5	V	
V _{OH}	High-level output voltage	V _{CC} =MIN, V _{IH} =2V, I _{OH} =MAX	2.7	3.4	V	
V _{OL}	Low-level output voltage	V _{CC} =MIN, V _{IL} =V _{IL} max, I _{OL} =4mA	0.25	0.4	V	
I _I	Input current at maximum input voltage	V _{CC} =MAX, V _I =2V		0.1	mA	
I _{IH}	High-level input current	V _{CC} =MAX, V _{IH} =2.7V		20	µA	
I _{IL}	Low-level input current	V _{CC} =MAX, V _{IL} =0.4V		-0.4	mA	
I _{OS}	Short-circuit output current	V _{CC} =MAX	54LS Family	-20	-100	mA
			74LS Family	-20	-100	mA
I _{OCH}	Supply current	V _{CC} =MAX	Total, outputs high	3.1	6.2	mA
I _{OCL}	Supply current	V _{CC} =MAX	Total, outputs low	4.9	9.8	mA
I _{CC}	Supply current	V _{CC} =5V	Average per gate (50% duty cycle)	1.0		mA
t _{PLH}	Propagation delay time, low-to-high-level output	V _{CC} =5V, T _A =25°C, C _L =15pF, R _L =2kΩ		14	22	ns
t _{PHL}	Propagation delay time, high-to-low-level output	V _{CC} =5V, T _A =25°C, C _L =15pF, R _L =2kΩ		14	22	ns

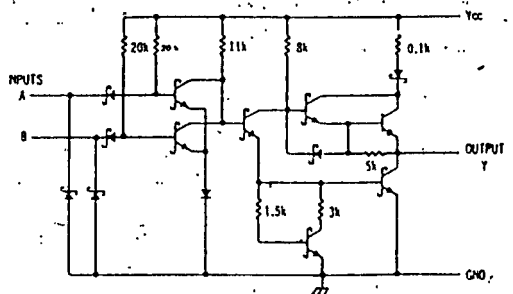
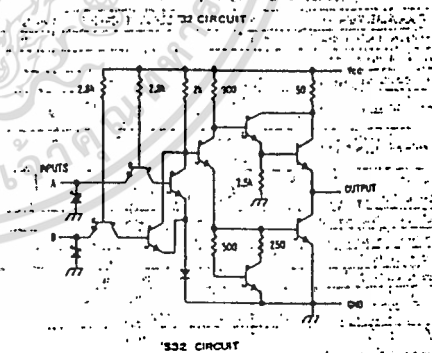
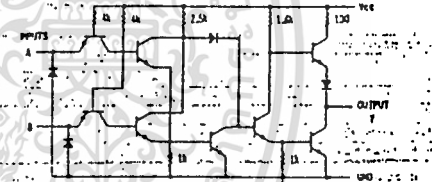
Pin Assignment. (Top View)



positive logic;

Y = A + B

Schematics (each gate)



Resistor values shown are nominal and in ohms.

5474/7474 Dual D-Type Positive-Edge-Triggered Flip-Flop with Preset and Clear

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL																			
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package																	
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF																
T.I.	SNS4574	J	D	WD	SNS4H74	J	D	WD	SNS4LS74	J	D	WD	SNS474	J	D	WD	SNS4L74	J	D	WD	SNS474	J	D	WD	SNS4L74	J	D	WD								
FAIRCHILD	FM5474/FM574	J	D	WD	SN74H74	J	D	ND	SN74LS74	J	D	ND	SN7474	J	D	ND	SN74L74	J	D	ND	SN7474	J	D	ND	SN74L74	J	D	ND								
MOTOROLA	FC74S74/FC9374	J	D	ND	FC74H74/FC93H74	J	D	ND	FC74LS74/FC93LS74	J	D	ND	FC7474/FC9374	J	D	ND	FC74L74/FC93L74	J	D	ND	FC7474/FC9374	J	D	ND	FC74L74/FC93L74	J	D	ND								
N.S.C.	DM74S74	J	D	ND	DM54H74	J	D	ND	DM54LS74	J	D	ND	DM5474	J	D	ND	DM54L74	J	D	ND	DM7474	J	D	ND	DM74L74	J	D	ND								
PHILIPS	N74S74	J	D	ND	OJ1131/74H74	J	D	ND	N74LS74	J	D	ND	FJ1131/7474	J	D	ND	S5474	J	D	ND	N7474	J	D	ND	N74L74	J	D	ND								
SIGNETICS	S54S74	J	D	ND	S54H74	J	D	ND	S54LS74	J	D	ND	S5474	J	D	ND	N7474	J	D	ND	N74L74	J	D	ND	N7474	J	D	ND	N74L74	J	D	ND				
SIEMENS	N74S74	J	D	ND	N74H74	J	D	ND	N74LS74	J	D	ND	N7474	J	D	ND	N74L74	J	D	ND	N7474	J	D	ND	N74L74	J	D	ND	N7474	J	D	ND	N74L74	J	D	ND
FLUJITSU									74LS74	J	D	ND	MB420	J	D	ND																				
HTACHI	HO74S74	J	D	ND	HO74H74	J	D	ND	HO74LS74	J	D	ND	HO7474	J	D	ND	HO74L74	J	D	ND	HO7474/HO2510	J	D	ND	HO7474/HO2510	J	D	ND	HO7474/HO2510	J	D	ND	HO7474/HO2510	J	D	ND
MITSUBISHI	M74S74	J	D	ND	M74H74	J	D	ND	M74LS74	J	D	ND	M7474	J	D	ND	M74L74	J	D	ND	M5327/M5374	J	D	ND	M5327/M5374	J	D	ND	M5327/M5374	J	D	ND	M5327/M5374	J	D	ND
NEC	74S74	J	D	ND	74H74	J	D	ND	74LS74	J	D	ND	7474	J	D	ND	74L74	J	D	ND	μPB214	J	D	ND	μPB214	J	D	ND	μPB214	J	D	ND	μPB214	J	D	ND
TOSHIBA																					TC3474A	J	D	ND	TC3474A	J	D	ND	TC3474A	J	D	ND	TC3474A	J	D	ND

Electrical Characteristics SNS4LS74/SN74LS74
absolute maximum ratings over operating free-air temperature range

Supply voltage, V _{CC}	7V	Operating temperature range	SNS4LS	-55°C to 125°C
Input voltage	3.5V	Storage temperature range	SNS4LS	FC to 7°C
		Storage temperature range	SNS4LS	-65°C to 150°C

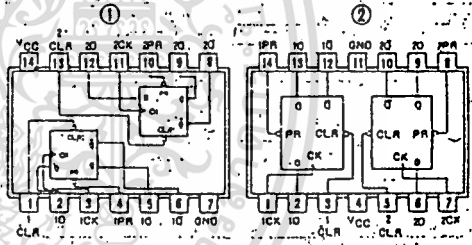
recommended operating conditions

	SNS4LS74			SN74LS74			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
Maximum output current, I _{OH}	-100						mA
Maximum output current, I _{OL}							mA
Input clamp current, I _{ICL}							mA
Input clamp voltage, V _{ICL}	Clear high	25		25			V
	Preset or clear low	25		25			V
Input setup and hold times	High-level data	25		25			ns
	Low-level data	20		20			ns
Input hold time, t _{HL}		5		5			ns
Operating power dissipation, P _D	-15		125	0			mW

electrical characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
V _{IH}	High-level input voltage	2			V
V _{IL}	Low-level input voltage			0.8	V
V _I	Input clamp voltage	V _{CC} = MIN, I _I = -18mA		-1.5	V
V _{OH}	High-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{IL} = 0.8V, I _{OH} = MAX	2.7	3.4	V
V _{OL}	Low-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{IL} = 0.8V, I _{OL} = 4mA	0.25	0.4	V
I _I	Input current at maximum input voltage	D, J, K, Clear		0.1	mA
		Preset		0.2	mA
		Clock		0.1	mA
I _{IH}	High-level input current	D, J, K, Clear		20	μA
		Preset		40	μA
		Clock		20	μA
I _{IL}	Low-level input current	D, J, K, Clear		-0.4	mA
		presert		-0.3	mA
		Clock		-0.8	mA
I _{OS}	Short-circuit output current	Series 54LS		-20	mA
		Series 74LS		-100	mA
I _{CC}	Supply current (Average per flip-flop)	V _{CC} = MAX, See Note 1		4	mA
f	clock frequency	V _{CC} = 5V, T _A = 25°C, C _L = 15pF, R _L = 2kΩ	25	33	MHz
t _{PLH}	from clear, preset or clock (as appropriate) to 0 or 1		13	25	ns
t _{PHL}			25	40	ns

Pin Assignments (Top View)

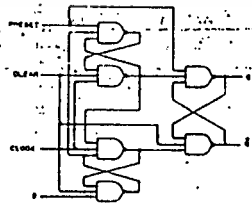


Functional Table

74, H74, LS74, S74 (See Note 2)

INPUTS				OUTPUTS	
PRESET	CLEAR	CLOCK	D	Q	Q̄
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H	H
H	H	X	X	L	L
H	H	1	L	L	H
H	H	1	H	H	L
H	H	L	X	Q ₀	Q̄ ₀

Functional Block Diagram



74, S74, H74, LS74, L74-DUAL D-FLIP FLOP WITH CLEAR AND PRESET

NOTES: 1 With all outputs open, I_{CC} is measured with the 0 and 1 outputs high in turn. At the time of measurement, the clock input is grounded.
 2 H=high level (steady state), L=low level (steady state), X=irrelevant, 1=transition from low to high level, Q₀=the level of Q before the indicated input conditions were established.
 This configuration is nonretentive; that is, it will not persist when preset and clear inputs return to their inactive (high) level.

54138/74138 3-Line-to-8-Line Decoder

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL				
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	
T.I.	SN54S138	J	Q	W					SN54LS138	J	Q	W									
FAIRCHILD	SN74S138	J	Q	W					SN74LS138	J	Q	W									
MOTOROLA									SN74LS138	P	Q										
N.S.C.									DM74LS138	Q											
PHILIPS									N74LS138	Q											
SIGNETICS	S54S138	F	Q	W					N74LS138	A	D										
SIEMENS																					
FUJITSU									74LS138	M	Q										
HTACH									HD74LS138	P	Q										
MTSUBISHI									M74LS138	P	Q										
NEC									74LS138	C	Q										
TOSHIBA																					

Electrical Characteristics SN54LS138/SN74LS138

absolute maximum ratings over operating free-air temperature range

Supply voltage, V_{CC}	7V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	7V	SN74LS	0°C to 70°C	
		Storage temperature range		-55°C to 150°C

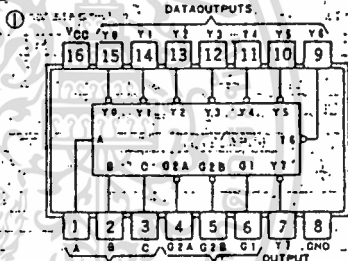
recommended operating conditions

	SN54LS138			SN74LS138			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I_{OH}			400			400	mA
Low-level output current, I_{OL}			4			8	mA
Operating free-air temperature, T_A	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT	
V_{IH}	High-level input voltage		2		V	
V_{IL}	Low-level input voltage			0.8	V	
V_I	Input clamp voltage	$V_{CC} = \text{MIN.}, I_I = -10 \text{ mA}$		1.5	V	
V_{OH}	High-level output voltage	$V_{CC} = \text{MIN.}, V_I = 2 \text{ V}, I_{OH} = 0.8 \text{ V}, I_{OH} = 400 \mu\text{A}$	SN54LS 2.5	3.4	V	
V_{OL}	Low-level output voltage	$V_{CC} = \text{MIN.}, V_I = 2 \text{ V}, I_{OL} = 8 \text{ mA}$	SN54LS 0.35	0.5	V	
I_I	Input current at maximum input voltage	$V_{CC} = \text{MAX.}, V_I = 7 \text{ V}$		0.1	mA	
I_{IH}	High-level input current	$V_{CC} = \text{MAX.}, V_I = 2.7 \text{ V}$		20	μA	
I_{IL}	Low-level input current	$V_{CC} = \text{MAX.}, V_I = 0.4 \text{ V}$		0.4	mA	
I_{OS}	Short-circuit output current	$V_{CC} = \text{MAX.}$		-20	mA	
I_{CC}	Supply current	$V_{CC} = \text{MAX.}$ Outputs enabled and open		6.3	mA	
t_{PLH}	from Binary select	$V_{CC} = 5 \text{ V}, T_A = 25^\circ\text{C}, C_L = 15 \text{ pF}, R_L = 2 \text{ k}\Omega$	2	13	20	ns
t_{PLH}	to Any output		3	18	27	ns
t_{PHL}	from Enable		2	12	18	ns
t_{PHL}	to Any output	3	21	32	ns	
t_{PLH}	from Binary select	levels of delay	2	17	26	ns
t_{PHL}	to Any output		3	25	34	ns

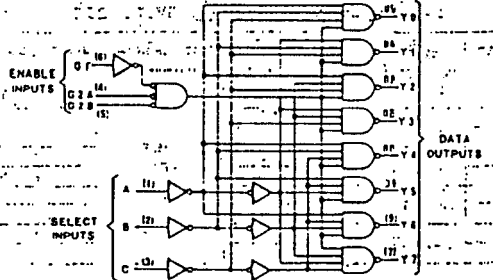
Pin Assignment (Top View)



Function Table

ENABLE		INPUTS			OUTPUTS							
G_1	G_2	C	B	A	Y_0	Y_1	Y_2	Y_3	Y_4	Y_5	Y_6	Y_7
X	H	X	X	X	H	H	H	H	H	H	H	H
L	X	X	X	X	H	H	H	H	H	H	H	H
H	L	L	L	L	L	L	L	L	L	L	L	L
H	L	L	L	H	L	L	L	L	L	L	L	L
H	L	L	H	L	L	L	L	L	L	L	L	L
H	L	L	H	H	L	L	L	L	L	L	L	L
H	L	H	L	L	L	L	L	L	L	L	L	L
H	L	H	L	H	L	L	L	L	L	L	L	L
H	L	H	H	L	L	L	L	L	L	L	L	L
H	L	H	H	H	L	L	L	L	L	L	L	L
H	L	H	H	H	H	L	L	L	L	L	L	L
H	L	H	H	H	H	H	L	L	L	L	L	L
H	L	H	H	H	H	H	H	L	L	L	L	L
H	L	H	H	H	H	H	H	H	L	L	L	L
H	L	H	H	H	H	H	H	H	H	L	L	L
H	L	H	H	H	H	H	H	H	H	H	L	L

Functional Block Diagram



'S138 'LS138 DECODER/DEMULTIPLEXER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54157/74157 Quadruple 2-Line-to-1-Line Data Selector/Multiplexer

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL				
	Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			
		C	P	M	CF		C	P	M	CF		C	P	M	CF		C	P	M	CF	
T.I.	SN54LS157	J	Q		WD							SN54LS157	J	Q		WD	SN54LS157	J	Q		WD
	SN74LS157	J	Q	ND								SN74LS157	J	Q	ND		SN74LS157	J	Q	ND	
FAIRCHILD	FC74S157	QD			P							FC74S157	QD			P	FC74S157	QD			P
MOTOROLA												MC74LS157				P	MC74LS157				P
N.S.C.	DM74S157				ND							DM54LS157				Q	DM74S157				ND
												DM54LS157A				Q	DM74LS157A				
PHILIPS	N74LS157				Q							N74LS157				Q	N74LS157				
SIGNETICS	S54LS157											S54LS157				FO	S54LS157				FO
	N74LS157											N74LS157				FO	N74LS157				FO
SIEMENS												FLY171				Q	FLY171				
FUJITSU												74LS157				ND	74LS157				
HTACHI	HO74S157				PD							HO74LS157				PD	HO74LS157				PD
MITSUBISHI	M55157				PD							M74LS157				PD	M55157				PD
NEC												74LS157				CO	74LS157				CO
	AM54S157				Q							AM54LS157				Q	AM54LS157				Q
	AM74S157				Q							AM74LS157				Q	AM74LS157				Q

Electrical Characteristics SN54LS157/SN74LS157

absolute maximum ratings over operating free-air temperature range

Supply voltage, V _{CC}	7V	Operating free-air temperature range	SN54LS157	-55°C to 125°C
Input voltage	7V	temperature range	SN74LS157	0°C to 70°C
		Storage temperature range		-65°C to 150°C

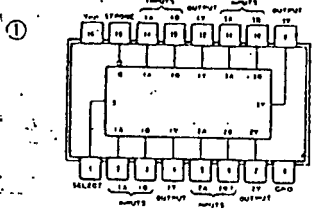
recommended operating conditions

	SN54LS157			SN74LS157			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}			-400			-400	μA
Low-level output current, I _{OL}			4			4	mA
Operating free-air temperature, T _A	-55	125	0	-55	70	0	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
V _{IH}	High-level input voltage		2		V
V _{IL}	Low-level input voltage			0.8	V
V _I	Input clamp voltage	V _{CC} = MIN, I _I = -18 mA		-1.5	V
V _{OH}	High-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{IL} = 0.1V, I _{OH} = -400 μA	2.7	3.4	V
V _{OL}	Low-level output voltage	V _{CC} = MIN, V _{IH} = 2V, V _{IL} = 0.1V, I _{OL} = 4 mA		0.35	V
I _{ii}	Input current at maximum input voltage	V _{CC} = MAX, V _I = 7V		0.2	mA
I _{oi}	High-level input current	V _{CC} = MAX, V _I = 2.7V		40	μA
I _{oi}	Low-level input current	V _{CC} = MAX, V _I = 0.7V		-0.8	mA
I _{OS}	Short-circuit output current	V _{CC} = MAX	SN54LS -20	-100	mA
			SN74LS -20	-100	mA
I _{CC}	Supply current	V _{CC} = MAX See Note		9.7	mA
t _{PLH}	from data input	V _{CC} = 5V, T _A = 25°C, C _L = 15 pF, R _L = 2kΩ		8	ns
t _{PLH}	from Strobe			9	ns
t _{PLH}	from Select			14	ns
t _{PLH}				14	ns
t _{PLH}				18	ns
t _{PLH}				18	ns

Pin Assignment (Top View)

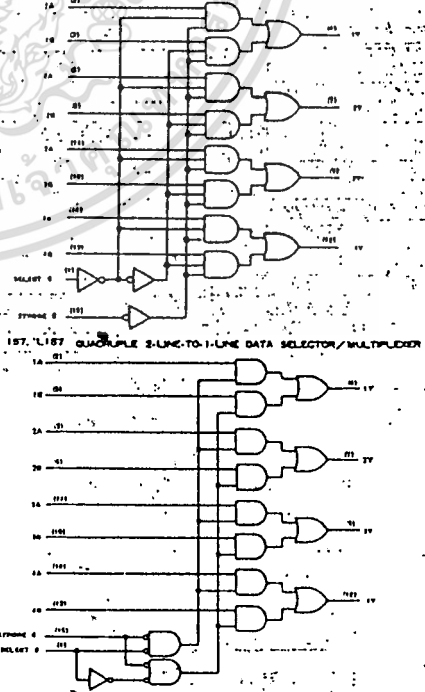


Function Table

INPUTS				OUTPUT
STROBE	SELECT	A	B	Y
H	X	X	X	L
L	L	L	X	L
L	L	H	X	H
L	H	X	L	L
L	H	X	H	H

H = High level, L = Low level, X = Irrelevant

Functional Block Diagrams



*157, 157, 157, 157 QUADRUPLE 2-LINE-TO-1-LINE DATA SELECTOR/MULTIPLEXER
NOTE: t_{CC} is measured with 4.5V applied to all inputs and all outputs open.

54161/74161 Synchronous 4-Bit Binary Counter with Direct Clear

	Schottky TTL			High-Speed TTL			Low-Power Schottky TTL			Standard TTL			Low-Power TTL ...		
	Device Type	Package		Device Type	Package		Device Type	Package		Device Type	Package		Device Type	Package	
		C	P		M	C		P	M		C	P		M	C
T.I.							SN54LS161	J	W	SN54161	J	W			
FAIRCHILD							SN74LS161	J	W	SN74161	J	W			
MOTOROLA							MP44161/MP43161	Q	Q	MP161	Q	Q			
N.S.C.							DM54LS161	Q		DM54161A					
PHILIPS							SN74LS161	P	P	MC74161	P	P			
SIGNETICS							N74LS161	A	Q	N74161	F	B	W		
SIEMENS										FLJ411					
FUJITSU							74LS161	M	Q						
HTACHI							HD74LS161	P	Q	HD74161	Q	P			
MITSUBISHI							M74LS161	P	Q	M53351		Q			
NEC							74LS161	C	Q	μPB7161		Q			
AMD	Am54S161		Q				Am54LS161		Q						
	Am74S161		Q				Am74LS161		Q						

Electrical Characteristics SN54LS161/SN74LS161

absolute maximum ratings over operating free-air temperature range

Supply voltage, V _{CC}	7V	Operating free-air temperature range	SN54LS -55°C to 125°C
Input voltage	5.5V	temperature range	SN74LS 0°C to 70°C
		Storage temperature range	-85°C to 150°C

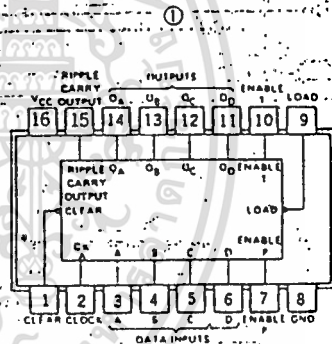
recommended operating conditions

	SN54LS161		SN74LS161		UNIT		
	MIN	NOM	MAX	MIN		NOM	MAX
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}			400			400	μA
Low-level output current, I _{OL}			4			8	mA
Input clock frequency, f _{clock}	0		25	0		25	MHz
Width of clock pulse, t _{w(clock)}	25		25			ns	
Width of clear pulse, t _{w(clear)}	20		20			ns	
Setup time, t _{setup}	Data inputs A, B, C, D		20			20	ns
	Enable P or T		20			20	ns
	Load		20			20	ns
Clear			20			20	ns
Hold time at any input, t _{hold}	0		0			0	ns
Operating free-air temperature, T _A	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
V _{IH} High-level input voltage			2		V
V _{IL} Low-level input voltage			0.8		V
V _I Input clamp voltage	V _{CC} = MIN, I _I = 18mA		-1.5		V
V _{OH} High-level output voltage	V _{CC} = MIN, V _{IH} = 2V V _{IL} = 0.8V, I _{OH} = -400μA	2.7	3.4		V
V _{OL} Low-level output voltage	V _{CC} = MIN, V _{IH} = 2V V _{IL} = 0.8V, I _{OL} = 8mA		0.35	0.5	V
I _I Input current	Load connected at all other inputs			0.2	mA
	Load connected at outputs T			0.1	mA
I _{IH} High-level input current	Load connected at outputs T			40	μA
	Other inputs			20	μA
I _{IL} Low-level input current	Load connected at outputs T			0.8	mA
	Other inputs			0.4	mA
I _{OC} Short-circuit output current	V _{CC} = MAX		-20	100	mA
I _{CC} Supply current, all outputs high	V _{CC} = MAX, See Note 2	SN54LS	18	31	mA
		SN74LS	18	31	mA
I _{CCL} Supply current, all outputs low	V _{CC} = MAX, See Note 3	SN54LS	19	32	mA
		SN74LS	19	32	mA
f _{max} Maximum clock frequency		25	32		ns
t _{PLH} Propagation delay from Clock to output			20	35	ns
t _{PHL} Propagation delay from output to output Any 0			13	24	ns
t _{PLH} Propagation delay from Clock (load input low) to output Any 0	V _{CC} = 5V T _A = 25°C C _L = 15pF, R _L = 2kΩ See Note 4		18	27	ns
t _{PHL} Propagation delay from Clock (load input low) to output Any 0			13	24	ns
t _{PLH} Propagation delay from Enable T to output Any 0			16	27	ns
t _{PHL} Propagation delay from Enable T to output Ripple carry			9	14	ns
t _{PHL} Propagation delay from Clear to output Any 0			20	28	ns

Pin Assignments (Top View)



- NOTES:
- This is the voltage between two emitters of a multiple-emitter transistor. For two outputs, this rating applies between the count enable inputs P and T.
 - I_{CC}H is measured with the load input high, then again with the load input low, with all other inputs high and all outputs open.
 - I_{CC}L is measured with the clock input high, then again with the clock input low, with all other inputs low and all outputs open.
 - Propagation delay for clearing is measured from the clear input to the 161.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54166/74166 8-Bit Shift Register (Parallel-In, Parallel-Out)

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL					
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package			
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF		
T.I.									SN74LS166	J	D	N	D	SN54166	J	D	N	D				
FAIRCHILD													SN54166	J	D	N	D					
MOTOROLA													DM54166	J	D	N	D					
N.S.C.													DM74166	J	D	N	D					
PHILIPS													N74166									
SIGNETICS													54166	F	D	B	D					
SIEMENS													N74166	F	D	B	D					
FUJITSU													FLJ 461									
HTACHI																						
MITSUBISHI													HD74166									
NEC													M53366									
TOSHIBA																						

Electrical Characteristics SN54LS/SN74LS166

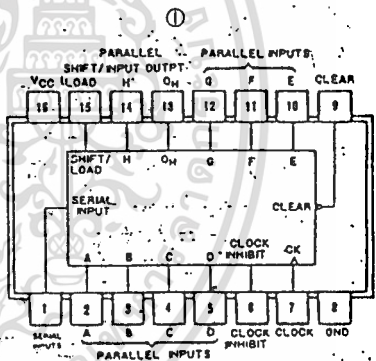
absolute maximum ratings over operating free-air temperature range			
Supply voltage, V _{CC}	7V	Operating free-air temperature range	SN54LS166 -55°C to 125°C
Input voltage	7V	temperature range	SN74LS166 0°C to 70°C
		Storage temperature range	-65°C to 150°C

recommended operating conditions								
		SN54166	SN74166	UNIT				
		MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}		4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}				-400			-400	μA
Low-level output current, I _{OL}				8			8	mA
Clock frequency, f _{clock}		0	25	0	0	25	0	MHz
Width of clock or clear pulse, t _w		20		20				ns
Mode-control setup time, t _{setup}		30		30				ns
Data setup time, t _{setup}		20		20				ns
Hold time at any input, t _{hold}		0		0				ns
Operating free-air temperature, T _A (see Note 1)		-55		125	0		70	°C

Electrical Characteristics over recommended operating free-air temperature range

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
V _{IH}	High-level input voltage		2		V
V _{IL}	Low-level input voltage			0.8	V
V _I	Input clamp voltage	V _{CC} =MIN, I _I =-18mA		-1.5	V
V _{OH}	High-level output voltage	V _{CC} =MIN, V _{IH} =2V, V _{IL} =0.8V, I _{OH} =-400 μA	2.7	3.4	V
V _{OL}	Low-level output voltage	V _{CC} =MIN, V _{IH} =2V, V _{IL} =0.8V, I _{OL} =8mA	0.35	0.5	V
I _I	Input current at maximum input voltage	V _{CC} =MAX, V _I =7V		0.1	mA
I _{IH}	High-level input current	V _{CC} =MAX, V _I =2.7V		20	μA
I _{IL}	Low-level input current	V _{CC} =MAX, V _I =0.4V		-0.4	mA
I _{OS}	Short-circuit output current	V _{CC} =MAX	SN54LS	-100	mA
			SN74LS	-100	mA
I _{CC}	Supply current	V _{CC} =MAX, See Note 2	SN54LS	22	38
			SN74LS	22	38
f _{max}	Maximum clock frequency		25	35	MHz
t _{PHL}	Propagation delay time, high-to-low-level output from clear		19	30	ns
t _{PHL}	Propagation delay time, high-to-low-level output from clock	V _{CC} =5V, T _A =25°C, C _L =150pF, R _L =2kΩ	1	23	35
t _{PLH}	Propagation delay time, low-to-high-level output from clock		1	24	35

Pin Assignment (Top View)



Function Table

'166 (see Note 3)

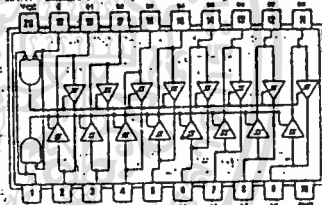
CLEAR	INPUTS					PARALLEL		INTERNAL		OUTPUT Q _n
	SHIFT/LOAD	CLOCK INHIBIT	CLOCK	SERIAL	A...H	Q _A	Q _B	Q _n		
L	X	X	X	X	X	L	L	L	L	L
H	X	L	L	X	X	Q _{A0}	Q _{B0}	Q _{n0}	h	h
H	L	L	L	X	a...h	a	b	a	b	a
H	H	L	L	H	X	H	O _{An}	H	O _{An}	O _n
H	H	L	L	L	X	L	O _{An}	L	O _{An}	O _n
H	X	H	L	X	X	Q _{A0}	Q _{B0}	Q _{n0}	h	h

- NOTES:
- An SN54166 in the M package operating at free-air temperatures above 125°C requires a heat-sink that provides a thermal resistance from case to free-air, R_{θCA}, of not more than 4°C/W.
 - With all outputs open, 4.5V applied to the serial input, all other inputs except the clock grounded, I_{CC} is measured after a momentary ground, then 4.5V, is applied to clock.
 - H = high level (steady state), L = low level (steady state)
 X = any level (any input, including transitions)
 ↓ = transition from low to high level
 a...h = the level of steady-state input at inputs A thru H, respectively.
 Q_{A0}, Q_{B0} = the level of Q_A, Q_B, or Q_n, respectively, before the indicated steady-state input conditions were established.
 O_{An}, O_n = the level of Q_A or Q_n, respectively, before the most-recent ↓ transition of the clock.

54245/74245 Octal Bus Transceivers with 3-state Outputs

	Schottky TTL			High-Speed TTL			Low-Power Schottky TTL			Standard TTL			Low-Power TTL					
	Device Type	Package		Device Type	Package		Device Type	Package		Device Type	Package		Device Type	Package				
		C	P		M	C		P	M		C	P		M	C	P	M	C
TTL							SN54LS245	U	I	W	W							
FAIRCHILD							SN74LS245	U	I	W	W							
MOTOROLA																		
X.S.C.																		
PHILIPS																		
SGNETHICS																		
SIEMENS																		
FUJITSU																		
HTACHI																		
MITSUBISHI																		
NEC																		
TOSHIBA																		

Electrical Characteristics SN54LS245/SN74LS245			
— absolute maximum ratings over operating free-air temperature range			
Supply voltage, VCC	7V	Operating free-air temperature	SN54LS -55°C to 125°C
Input voltage	7V	temperature range	SN74LS 0°C to 70°C
		Storage temperature range	-65°C to 150°C
recommended operating conditions			
	SN54LS245		SN74LS245
	MIN	NOM	MAX
Supply voltage, VCC	4.5	5	5.5
High-level output current, IOH	-12		4.15
Low-level output current, IOL			24
Operating free-air temperature, TA	-55	125	0
electrical characteristics over recommended operating free-air temperature range			
PARAMETER	TEST CONDITIONS		SN74LS245
			MIN TYP MAX
Vih	High-level input voltage		2
Vil	Low-level input voltage		0.8
Vin	Input clamp voltage	VCC = MIN., II = -18mA	-1.5
	Hysteresis (VT+ - VT-) A or B input	VCC = MIN.	0.2 0.4
Voh	High-level output voltage	VCC = MIN., VIH = 2V, VIL = Vilmax, IOH = -3mA	2.4 3.4
		IOH = MAX	
Vol	Low-level output voltage	VCC = MIN., VIH = 2V, VIL = Vilmax, IOL = 12mA	0.4
		IOL = 24mA	0.5
Iozh	Off-state output current, high-level voltage applied	VCC = MAX., VO = 2.7V	10
Iozl	Off-state output current, low-level voltage applied	0 at CV, VO = 0.4V	-200
Ii	Input current at maximum input voltage	VCC = MAX., VI = 5.5V	0.1
		VI = 7V	0.1
Iih	High-level input current	VCC = MAX., VIH = 2.7V	20
Iil	Low-level input current	VCC = MAX., VIL = 0.4V	-0.2
Ios	Short-circuit output current	VCC = MAX.	-40 -225
Icc	Supply current	Total, outputs high	48 70
		Total, outputs low	62 90
		Outputs at Hi-Z	64 35
switching characteristics, VCC = 5V, TA = 25°C			
PARAMETER	TEST CONDITIONS	MIN TYP MAX	UNIT
tPLH	Propagation delay time, low-to-high-level output		8 12 ns
tPLL	Propagation delay time, high-to-low-level output	CL = 45pF, RL = 66Ω	8 12 ns
tZL	Output enable time to low level	See Note 2	27 40 ns
tZL	Output enable time to high level		25 40 ns
tPLZ	Output disable time from low level	CL = 5pF, RL = 66Ω	15 25 ns
tPHZ	Output disable time from high level	See Note 2	15 25 ns



SN54LS245 (U, N), SN74LS245 (U, N)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54374/74374 Octal D-Type Transparent Latches and Edge-Triggered Flip-Flops

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL				
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	
T.L.	SN54S374	J	C						SN54LS374	J	C										
	SN74S374	J	C	INT					SN74LS374	J	C										
FAIRCHILD																					
MOTOROLA																					
N.S.C.																					
PHILIPS																					
SIGNETICS																					
SIEMENS																					
FUJITSU																					
HITACHI																					
MITSUBISHI																					
NEC																					
TOSHIBA																					

Electrical Characteristics SN54LS374/SN74LS374

absolute maximum ratings over operating free-air temperature range

Supply voltage, V _{CC}	5V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	5V	Temperature range	SN74LS	0°C to 70°C
		Storage temperature range		-65°C to 150°C

recommended operating conditions

	SN54LS374			SN74LS374			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}			-400			-400	μA
High-level output current, I _{OH}			16			16	mA
Width of clock enabling pulse, t _w	High	15		15			ns
	Low	15		15			ns
Data hold time, t _{hold}	0		0				ns
Setup time, t _{setup}	20		20				ns
Operating free-air temperature, T _A	-55		125	0		70	°C

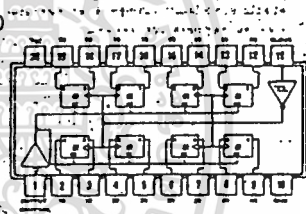
electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
V _{IH}	High-level input voltage		2		V
V _{IL}	Low-level input voltage			0.8	V
V _{IK}	Input clamp voltage	V _{CC} =MIN, I _I =-18mA		-1.5	V
V _{OH}	High-level output voltage	V _{CC} =MIN, V _{IH} =2V, V _{IL} =V _{IL} max, I _{OH} =MAX	2.4	3.1	V
V _{OL}	Low-level output voltage	V _{CC} =MIN, V _{IH} =2V, V _{IL} =V _{IL} max, I _{OL} =24mA	0.35	0.5	V
I _{OZH}	Off-state output current, high-level voltage applied	V _{CC} =MAX, V _{IH} =2V, V _O =2.7V		20	μA
I _{OZL}	Off-state output current, low-level voltage applied	V _{CC} =MAX, V _{IH} =2V, V _O =0.4V		-20	μA
I _I	Input current at maximum input voltage	V _{CC} =MAX, V _I =5V		0.1	mA
I _{IH}	High-level input current	V _{CC} =MAX, V _I =2.7V		20	μA
I _{IL}	Low-level input current	V _{CC} =MAX, V _I =0.4V		-0.4	mA
I _{OZ}	Short-circuit output current	V _{CC} =MAX	-30	-130	mA
I _{CC}	Supply current	V _{CC} =MAX, Output control at 1/3V	27	40	mA

switching characteristics, V_{CC}=5V, T_A=25°C

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	MIN	TYP	MAX	UNIT
t _{MS}				35	50		NHz
t _{PLH}	Data	Any 0	C _L =15pF, R _L =647Ω. See Notes 2 and 3				
t _{PHL}							
t _{PLZ}	Clock or enable	Any 0		15	28		ns
t _{PZH}				19	28		ns
t _{OLZ}	Output Control	Any 0		20	28		ns
t _{PLZ}	Output Control	Any 0		21	28		ns
t _{PHZ}	Output Control	Any 0	C _L =50pF, R _L =647Ω. See Note 3	12	20		ns
t _{PLZ}	Control	Any 0		14	25		ns

Pin Assignment (Top View)



SN54LS374 (J) SN74LS374 (J, N)
SN54S374 (J) SN74S374 (J, N)

FUNCTION TABLE

OUTPUT CONTROL	CLOCK	D	OUTPUT
L	1	H	H
L	1	L	L
L	0	X	Q ₀
H	X	X	Z

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SCL4040AB

CMOS
12-STAGE BINARY COUNTER

FEATURES

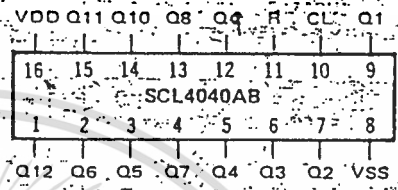
- ◆ 12 Fully Static Stages
- ◆ All 12 Buffered Outputs Available
- ◆ Common Reset Line
- ◆ 8MHz Counting Rate @ 10Vdc
- ◆ All Inputs Buffered

DESCRIPTION

The SCL4040AB consists of 12-ripple-carry binary counter stages with appropriate input buffers and reset circuitry. The counter is reset to its "all 0's" state by a high level on the Reset input. The counter is advanced one count on the negative-going transition of each input pulse. Isolation from external noise and the effects of loads is provided by output buffering.

Applications include time delay circuits, counter controls, and frequency dividers.

CONNECTION DIAGRAM
(all packages)



- Add suffix for package:
- C - 16-pin Cerdip
 - D - 16-pin Ceramic
 - E - 16-pin Epoxy
 - F - 16-pin Flat
 - H - Chip

TRUTH TABLE

Clock	Reset	Output State
	0	No Change
	0	Advance to next state
x	x	All Outputs are low

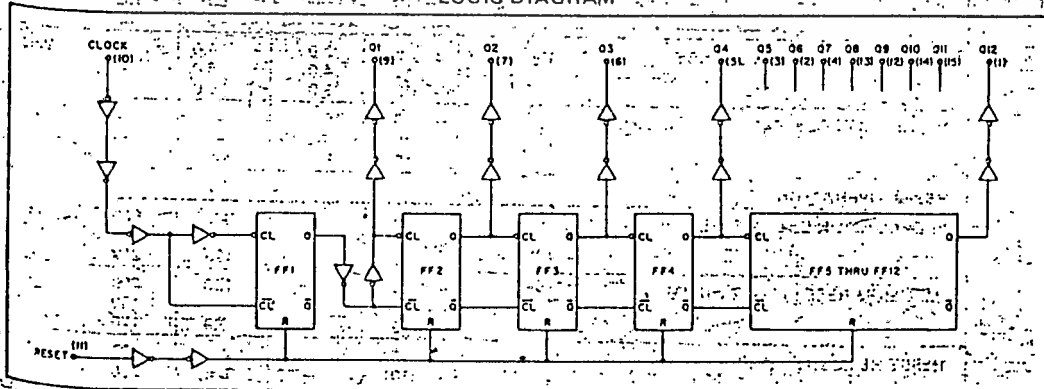
x = Don't Care

RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

- DC Supply Voltage $V_{DD} - V_{SS}$ 3 to 15 Vdc
- Operating Temperature T_A
- C, D, F, H Device -55 to +125 °C
- E Device -40 to +85 °C

LOGIC DIAGRAM





LM78XX Series Voltage Regulators

General Description

The LM78XX series of three terminal regulators is available with several fixed output voltages making them useful in a wide range of applications. One of these is local on card regulation, eliminating the distribution problems associated with single point regulation. The voltages available allow these regulators to be used in logic systems, instrumentation, HiFi, and other solid state electronic equipment. Although designed primarily as fixed voltage regulators these devices can be used with external components to obtain adjustable voltages and currents.

The LM78XX series is available in an aluminum TO-3 package which will allow over 1.0A load current if adequate heat sinking is provided. Current limiting is included to limit the peak output current to a safe value. Safe area protection for the output transistor is provided to limit internal power dissipation. If internal power dissipation becomes too high for the heat sinking provided, the thermal shutdown circuit takes over preventing the IC from overheating.

Considerable effort was expended to make the LM78XX series of regulators easy to use and minimize the number

of external components. It is not necessary to bypass the output, although this does improve transient response. Input bypassing is needed only if the regulator is located far from the filter capacitor of the power supply.

For output voltage other than 5V, 12V and 15V the LM117 series provides an output voltage range from 1.2V to 57V.

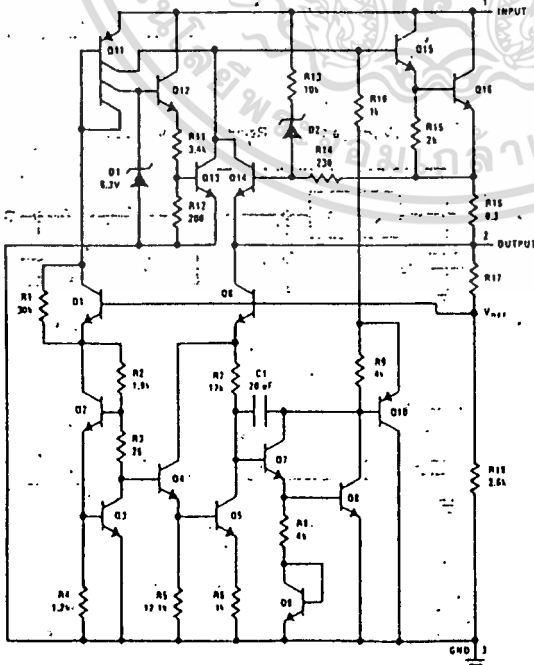
Features

- Output current in excess of 1A
- Internal thermal overload protection
- No external components required
- Output transistor safe area protection
- Internal short circuit current limit
- Available in the aluminum TO-3 package

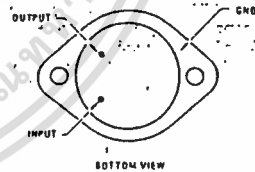
Voltage Range

LM7805C	5V
LM7812C	12V
LM7815C	15V

Schematic and Connection Diagrams

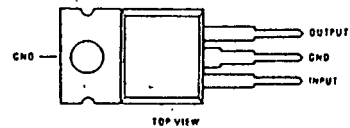


Metal Can Package
TO-3 (K)
Aluminum



Order Numbers
LM7805CK
LM7812CK
LM7815CK
See Package KC02A

Plastic Package
TO-220 (T)



Order Numbers:
LM7805CT
LM7812CT
LM7815CT
See Package T03B

Absolute Maximum Ratings

Input Voltage ($V_O = 5V, 12V$ and $15V$)	35V
Internal Power Dissipation (Note 1)	Internally Limited
Operating Temperature Range (T_A)	0°C to $+70^\circ\text{C}$
Maximum Junction Temperature	
(K Package)	150°C
(T Package)	125°C
Storage Temperature Range	-65°C to $+150^\circ\text{C}$
Lead Temperature (Soldering, 10 seconds)	
TO-3 Package K	300°C
TO-220 Package T	230°C

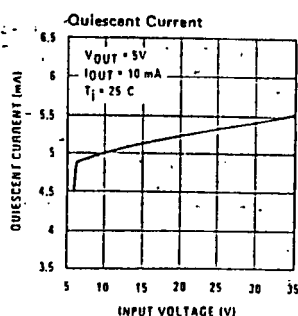
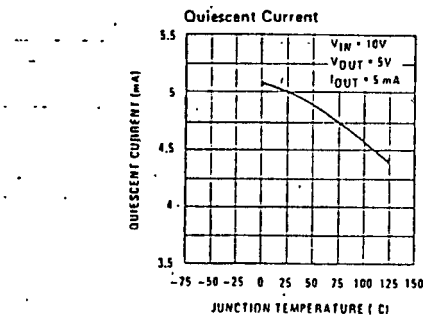
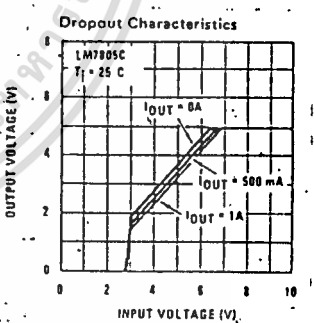
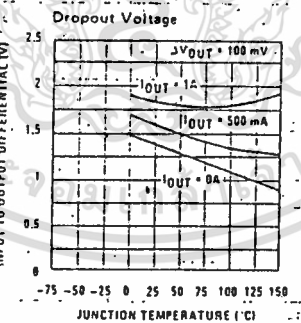
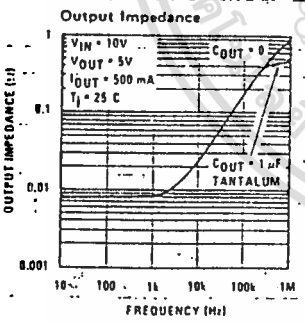
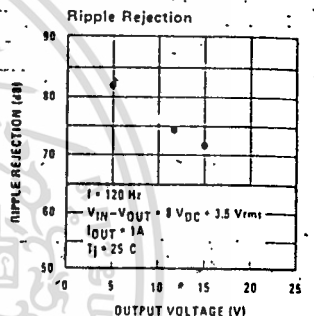
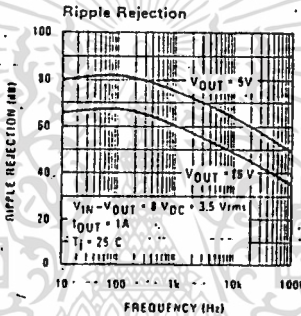
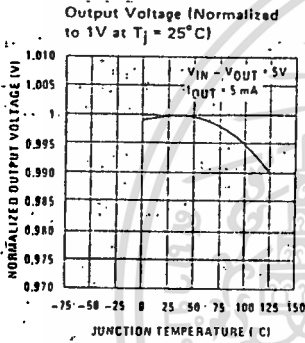
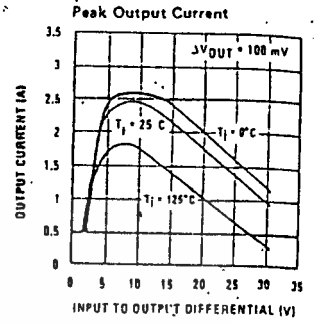
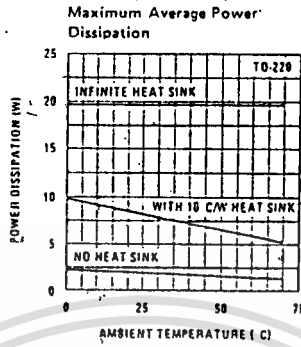
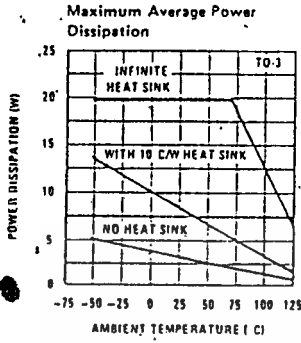
Electrical Characteristics LM78XXC (Note 2) $0^\circ\text{C} < T_j < 125^\circ\text{C}$ unless otherwise noted.

OUTPUT VOLTAGE		5V	12V	15V	UNITS							
INPUT VOLTAGE (unless otherwise noted)		10V	19V	23V								
PARAMETER	CONDITIONS	MIN	TYP	MAX	MIN	TYP	MAX					
V_O Output Voltage	$T_j = 25^\circ\text{C}, 5\text{ mA} < I_O < 1\text{ A}$	4.8	5	5.2	11.5	12	12.5	14.4	15	15.6	V	
	$P_D < 15\text{ W}, 5\text{ mA} < I_O < 1\text{ A}$	4.75		5.25	11.4		12.6	14.25		15.75	V	
	$V_{MIN} < V_{IN} < V_{MAX}$	(7 < V_{IN} < 20)				(14.5 < V_{IN} < 27)			(17.5 < V_{IN} < 30)		V	
ΔV_O Line Regulation	$I_O = 500\text{ mA}$	$T_j = 25^\circ\text{C}$		3	50		4	120		150	mV	
		ΔV_{IN}	(7 < V_{IN} < 25)			(14.5 < V_{IN} < 30)			(17.5 < V_{IN} < 30)		V	
	$I_O < 1\text{ A}$	$0^\circ\text{C} < T_j < +125^\circ\text{C}$			50			120		150	mV	
		ΔV_{IN}	(8 < V_{IN} < 20)			(15 < V_{IN} < 27)			(18.5 < V_{IN} < 30)		V	
ΔV_O Load Regulation	$T_j = 25^\circ\text{C}$	$5\text{ mA} < I_O < 1.5\text{ A}$		10	50		12	120		150	mV	
		$250\text{ mA} < I_O < 750\text{ mA}$			25			60		75	mV	
	$5\text{ mA} < I_O < 1\text{ A}, 0^\circ\text{C} < T_j < +125^\circ\text{C}$			50			120		150	mV		
I_O Quiescent Current	$I_O < 1\text{ A}$	$T_j = 25^\circ\text{C}$			8			8		8	mA	
		$0^\circ\text{C} < T_j < +125^\circ\text{C}$			8.5			8.5		8.5	mA	
ΔI_O Quiescent Current Change	$5\text{ mA} < I_O < 1\text{ A}$	$T_j = 25^\circ\text{C}, I_O < 1\text{ A}$			0.5			0.5		0.5	mA	
		$V_{MIN} < V_{IN} < V_{MAX}$	(7.5 < V_{IN} < 20)			(14.8 < V_{IN} < 27)			(17.9 < V_{IN} < 30)		V	
		$I_O < 500\text{ mA}, 0^\circ\text{C} < T_j < +125^\circ\text{C}$			1.0			1.0		1.0	mA	
V_N Output Noise Voltage	$T_A = 25^\circ\text{C}, 10\text{ Hz} < f < 100\text{ kHz}$			40			75		90		μV	
		$\Delta V_{IN} / \Delta V_{OUT}$ Ripple Rejection	$f = 120\text{ Hz}$	$I_O < 1\text{ A}, T_j = 25^\circ\text{C}$ or $I_O < 500\text{ mA}$	62	80	55	72	54	70	54	70
R_O	$0^\circ\text{C} < T_j < +125^\circ\text{C}, I_O = 5\text{ mA}$	Dropout Voltage		2.0		2.0		2.0			V	
		Output Resistance	$f = 1\text{ kHz}$		8		18		19			m Ω
		Short-Circuit Current	$T_j = 25^\circ\text{C}$		2.1		1.5		1.2			A
		Peak Output Current	$T_j = 25^\circ\text{C}$		2.4		2.4		2.4			A
		Average TC of V_{OUT}			0.6		1.5		1.8			mV/ $^\circ\text{C}$
V_{IN} Input Voltage Required to Maintain Line Regulation	$T_j = 25^\circ\text{C}, I_O < 1\text{ A}$	7.3			14.6			17.7			V	

NOTE 1: Thermal resistance of the TO-3 package (K, KC) is typically $4^\circ\text{C}/\text{W}$ junction to case and $35^\circ\text{C}/\text{W}$ case to ambient. Thermal resistance of the TO-220 package (T) is typically $4^\circ\text{C}/\text{W}$ junction to case and $50^\circ\text{C}/\text{W}$ case to ambient.

NOTE 2: All characteristics are measured with capacitor across the input of $0.22\text{ }\mu\text{F}$, and a capacitor across the output of $0.1\text{ }\mu\text{F}$. All characteristics except noise voltage and ripple rejection ratio are measured using pulse techniques ($t_w < 10\text{ ms}$, duty cycle $\leq 5\%$). Output voltage changes due to changes in internal temperature must be taken into account separately.

Typical Performance Characteristics



NEC Microcomputers, Inc.

NEC
μPD2732

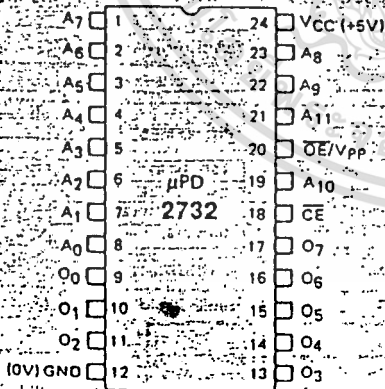
PRELIMINARY

32,768 (4K X 8) BIT UV ERASABLE PROM

DESCRIPTION The μPD2732 is a 32,768 bit (4096 x 8 bit) Ultraviolet Erasable and Electrically Programmable Read-Only Memory (EPROM). It operates from a single +5V supply, making it ideal for microprocessor applications. It features an output enable control and offers a standby mode with an attendant 80% savings in power consumption. A distinctive feature of the μPD2732 is a separate output control, output enable (OE), from the chip enable control (CE). The OE control eliminates bus contention in multiple-bus microprocessor systems. The μPD2732 features fast, simple one-pulse programming controlled by TTL-level signals. Total programming time for all 32,768 bits is only 210 seconds.

- FEATURES**
- Ultraviolet Erasable and Electrically Programmable
 - Access Time - 450 ns Max
 - Single Location Programming
 - Programmable with Single Pulse
 - Low Power Dissipation: - 150 mA Max Active Current
- 30 mA Max Standby Current
 - Input/Output TTL Compatible for Reading and Programming
 - Single +5V Power Supply
 - 24 Pin Ceramic DIP
 - Three-State Outputs

PIN CONFIGURATION

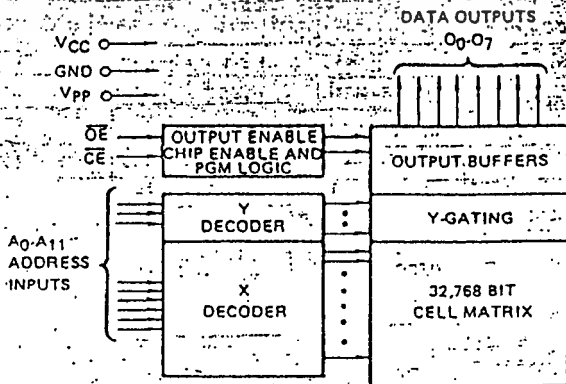


PIN NAMES	
A ₀ -A ₁₁	Addresses
OE	Output Enable
O ₀ -O ₇	Data Outputs
CE	Chip Enable

MODE SELECTION

MODE	PINS		V _{CC}	OUTPUTS
	CE	OE/V _{pp}		
Read	V _{IL}	V _{IL}	+5	O ₀ -O ₇
Standby	V _{IH}	Don't Care	+5	High Z
Program	Pulsed V _{IL} to V _{IH}	+25	+5	O ₀ -O ₇
Program Verify	V _{IL}	V _{IL}	+5	O ₀ -O ₇
Program Inhibit	V _{IH}	+25	+5	High Z

BLOCK DIAGRAM





2732A 32K (4K x 8) UV ERASABLE PROM

- 200 ns (2732A-2) Maximum Access Time . . . HMOS[®]-E Technology
- Compatible with High-Speed 8MHz iAPX 186...Zero WAIT State
- Two Line Control
- Compatible with 12 MHz 8051 Family
- Industry Standard Pinout . . . JEDEC Approved
- Low Standby Current...30 mA Maximum
- $\pm 10\%$ V_{CC} Tolerance Available
- Intelligent Identifier™ Mode
- TTL Compatible

The Intel 2732A is a 5V only, 32,768 bit ultraviolet erasable and electrically programmable read-only-memory (EPROM). The standard 2732A access time is 250 ns with speed selection (2732A-2) available at 200 ns. The access time is compatible with high performance microprocessors such as the 8 MHz iAPX 186. In these systems, the 2732A allows the microprocessor to operate without the addition of WAIT states.

An important 2732A feature is the separate output control, Output Enable (\overline{OE}), from the Chip Enable control (\overline{CE}). The \overline{OE} control eliminates bus contention in microprocessor systems. Intel's Application Note, AP-72 describes the microprocessor system implementation of the \overline{OE} and \overline{CE} controls on Intel's EPROMs. AP-72 is available from Intel's Literature Department.

The 2732A has a standby mode which reduces power consumption without increasing access time. The maximum active current is 125 mA, while the maximum standby current is only 35 mA, a 70% saving. The standby mode is selected by applying the TTL-high signal to the \overline{CE} input.

The 2732A is fabricated with HMOS[®]-E technology, Intel's high-speed N-channel MOS Silicon Gate Technology.

[®]HMOS is a patented process of Intel Corporation.

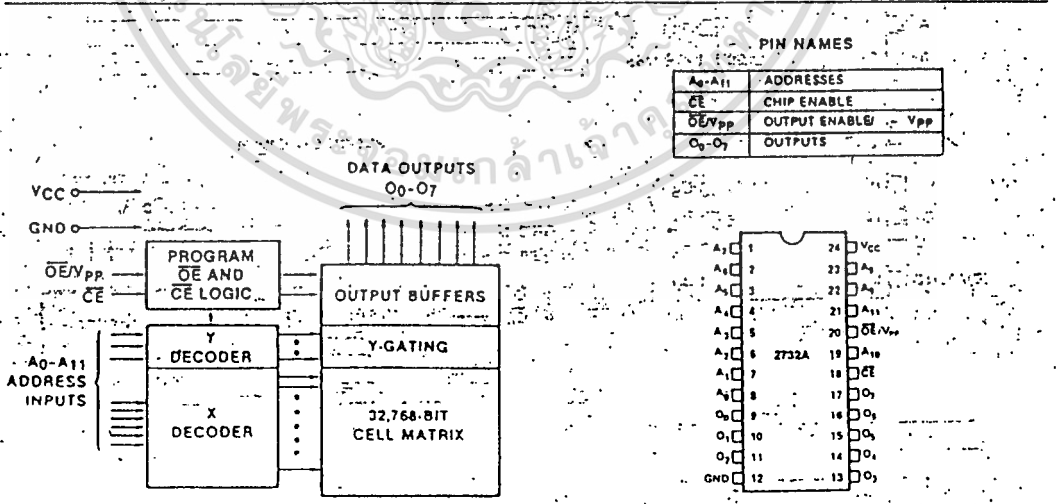


Figure 1. Block Diagram

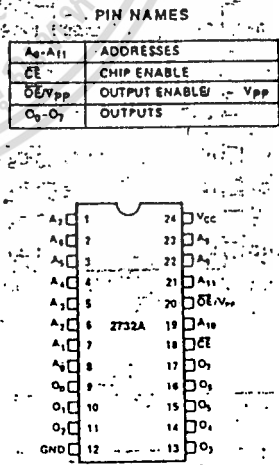


Figure 2. Pin Configuration

intel

2732A

ABSOLUTE MAXIMUM RATINGS*

Temperature Under Bias	-10°C to +80°C
Storage Temperature	-65°C to +125°C
All Input or Output Voltages with Respect to Ground	+6V to -0.3V
Voltage on Pin 22 with Respect to Ground	+13.5V to -0.3V
V _{PP} Supply Voltage with Respect to Ground During Programming	+22V to -0.3V

NOTICE: Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

D.C. AND A.C. OPERATING CONDITIONS DURING READ

	2732A/A-2/A-3/A-4	2732A-20/A-25/A-30
Operating Temperature Range	0°C-70°C	0°C-70°C
V _{CC} Power Supply ^{1,2}	5V ± 5%	5V ± 10%

READ OPERATION**D.C. CHARACTERISTICS**

Symbol	Parameter	Limits			Units	Conditions
		Min.	Typ. ¹	Max.		
I _{IL}	Input Load Current			10	μA	V _{IN} = 5.5V
I _{LO}	Output Leakage Current			10	μA	V _{OUT} = 5.5V
I _{CC1} ²	V _{CC} Current (Standby)			35	mA	$\overline{CE} = V_{IH}, \overline{OE} = V_{IL}$
I _{CC2} ²	V _{CC} Current (Active)			100	mA	$\overline{OE} = \overline{CE} = V_{IL}$
V _{IL}	Input Low Voltage	-0.1		0.8	V	
V _{IH}	Input High Voltage	2.0		V _{CC} + 1	V	
V _{OL}	Output Low Voltage			0.45	V	I _{OL} = 2.1 mA
V _{OH}	Output High Voltage	2.4			V	I _{OH} = -400 μA
V _{PP} ²	V _{PP} Read Voltage	-3.8		V _{CC}	V	V _{CC} = 5.0V ± 0.25V

A.C. CHARACTERISTICS

Symbol	Parameter	2732A-2 2732A-20		2732A 2732A-25		2732A-3 2732A-30		2732A-4		Units	Test Conditions†
		Min.	Max.	Min.	Max.	Min.	Max.	Min.	Max.		
t _{ACC}	Address to Output Delay		200		250		300		450	ns	$\overline{CE} = \overline{OE} = V_{IL}$
t _{CE}	\overline{CE} to Output Delay		200		250		300		450	ns	$\overline{OE} = V_{IL}$
t _{OE}	\overline{OE} to Output Delay		70		100		150		150	ns	$\overline{CE} = V_{IL}$
t _{OF} ¹	\overline{OE} High to Output Not Driven	0	.60	0	60	0	130	0	130	ns	$\overline{CE} = V_{IL}$
t _{OH} ¹	Output Hold from Addresses, \overline{CE} or \overline{OE} Whichever Occurred First	0		0		0		0		ns	$\overline{CE} = \overline{OE} = V_{IL}$

A.C. TEST CONDITIONS

Output Load 1 TTL gate and C_L = 100 pF
 Input Rise and Fall Times ≤ 20 ns
 Input Pulse Levels 0.45V to 2.4V.

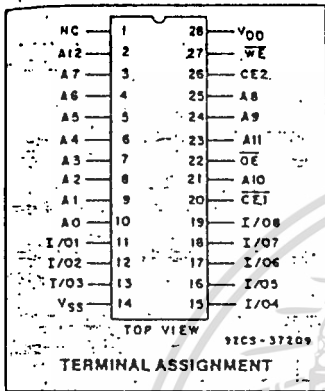
Timing Measurement Reference Level:
 Inputs 0.8 and 2.0V
 Outputs 0.8 and 2.0V

- NOTES: 1. V_{CC} must be applied simultaneously or before V_{PP} and removed simultaneously or after V_{PP}.
 2. V_{PP} may be connected directly to V_{CC} except during programming. The supply current would then be the sum of I_{CC} and I_{PP}.
 3. Typical values are for I_A = 25°C and nominal supply voltages.
 4. This parameter is only sampled and is not 100% tested. Output Float is defined as the point where data is no longer driven — see timing diagram on page 3.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Random-Access Memories (RAMs)

CDM6264



CMOS 8192-Word by 8-Bit LSI Static RAM

Features:

- Fully static operation
- Single power supply: 4.5 V to 5.5 V
- All inputs and outputs directly TTL compatible
- 3-state outputs
- Industry standard 28-pin configuration
- Input address buffers gated off with chip disable
- Fast access time: $t_{AA}=150\text{ ns}/120\text{ ns}$ (CDM6264-3/CDM6264-4)
- Low standby and operating power: $I_{OOS}=2\ \mu\text{A}$ typical; $I_{OPRS}=40\ \text{mA}$ maximum
- Data retention voltage: 2 V min.
- Operating temperature range (max. rating): 0° to 70° C

The RCA-CDM6264 is a 8192-word by 8-bit static random-access memory. It is designed for use in memory systems where high-speed, low power, and simplicity in use are desirable. This device has common data input and data output and utilizes a single power supply of 4.5 V to 5.5 V. Either chip enable (CE1 or CE2), when not valid, will gate off the address and output buffers and power down the chip to

minimum standby power with inputs toggling. The output enable (OE) controls the output buffers to eliminate bus contention.

The CDM6264 is supplied in 28-lead, hermetic, dual-in-line side-brazed ceramic (D suffix) and in 28-lead dual-in-line plastic (E suffix) packages.

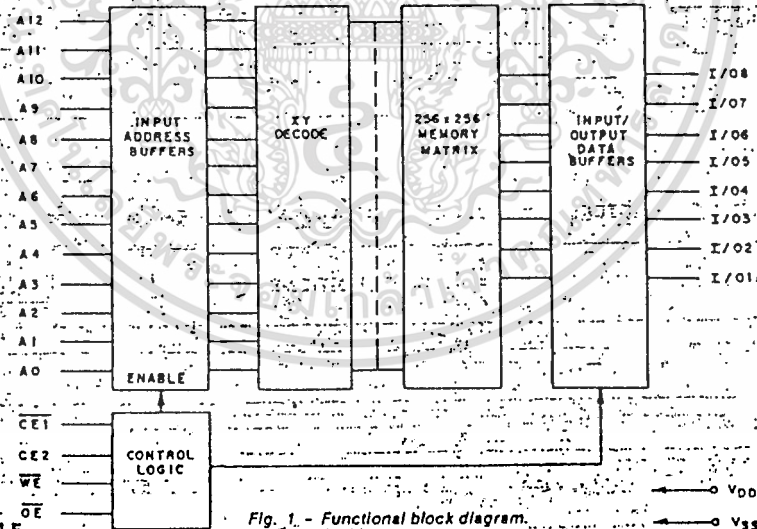


Fig. 1 - Functional block diagram.

TRUTH TABLE

CE1	CE2	OE	WE	A0 TO A12	MODE	DATA I/O	DEVICE CURRENT
H	X	X	X	X	NOT SELECTED	HIGH Z	STANDBY
X	L	X	X	X	NOT SELECTED	HIGH Z	STANDBY
L	H	L	H	STABLE	READ	DATA OUT	ACTIVE
L	H	X	L	STABLE	WRITE	DATA IN	ACTIVE
L	H	H	H	STABLE	OUTPUT DISABLE	HIGH Z	ACTIVE

L = LOW H = HIGH X = H OR L

CMOS Microprocessors, Memories and Peripherals

CDM6264

MAXIMUM RATINGS, Absolute-Maximum Values:

DC SUPPLY-VOLTAGE RANGE, (V_{DD}):
(Voltage referenced to V_{SS} terminal) -0.3 to +7 V

INPUT VOLTAGE RANGE, ALL INPUTS -0.3 to +7 V

POWER DISSIPATION PER PACKAGE (P_D):
For T_A = 0° to +60° C (PACKAGE TYPE E) 500 mW
For T_A = +60° to +70° C (PACKAGE TYPE E) Derate Linearly at 8 mW/°C to 420 mW
For T_A = 0° to +70° C (PACKAGE TYPE D) 500 mW

DEVICE DISSIPATION PER OUTPUT TRANSISTOR
For T_A = FULL PACKAGE-TEMPERATURE RANGE 100 mW

OPERATING-TEMPERATURE RANGE (T_A):
PACKAGE TYPE D 0 to +70° C
PACKAGE TYPE E 0 to +70° C

STORAGE TEMPERATURE RANGE (T_{STG}) -55 to +125° C

LEAD TEMPERATURE (DURING SOLDERING):
At distance 1/16 ± 1/32 in. (1.59 ± 0.79 mm) from case for 10 s max. +265° C

OPERATING CONDITIONS at T_A = 0 to +70° C

For maximum reliability, operating conditions should be selected so that operation is always within the following ranges:

CHARACTERISTIC	LIMITS		UNITS
	ALL TYPES*		
	MIN.	MAX.	
DC Operating Voltage Range	4.5	5.5	
Input Voltage Range	V _{IH}	V _{DD} + 0.3	V
	V _{IL}	-0.3	
Input Signal Rise or Fall Time ^Δ	t _{r, f}	5	μs

^Δ Input signal rise and fall times with a duration greater than the maximum value can cause loss of stored data in the selected mode.

STATIC ELECTRICAL CHARACTERISTICS at T_A = 0 to +70° C, V_{DD} = 5 V ± 10%, Except as noted

CHARACTERISTIC	CONDITIONS	LIMITS			UNITS	
		ALL TYPES*				
		Min.	Typ.*	Max.		
Standby Device Current	I _{DDS}	—	1.5	3	mA	
	I _{DDSL}	—	2	100		
Output Voltage Low Level	V _{OL} Max.	I _{OL} = 2.1 mA	—	—	V	
		I _{OL} = 1 μA	—	0.1		
Output Voltage High Level	V _{OH} Min.	I _{OH} = -1 mA	2.4	—	V	
		I _{OH} = -1 μA	—	V _{DD} - 0.1		
Input Leakage Current	I _{IH} Max.	V _{IN} = 0 V to V _{DD}	—	±0.1	±2	
3-State Output Leakage Current	I _{OUT}	V _{IO} = 0 V to V _{DD}	—	±0.5	±2	
Operating Device Current	I _{OPER1} [†]	V _{IN} = V _{IL} , V _{IH}	t _{CYC} = 1 μs	—	4.5	mA
			t _{CYC} = 120 ns	—	22.5	
	I _{OPER2} [†]	V _{IN} = 0.2 V, V _{DD} = 0.2 V	t _{CYC} = 1 μs	—	2	
			t _{CYC} = 120 ns	—	20	40
Input Capacitance	C _{IN}	V _{IN} = 0 V, f = 1 MHz, T _A = 25° C	—	4	6	pF
Output Capacitance	C _{IO}	V _{IO} = 0 V, f = 1 MHz, T _A = 25° C	—	6	8	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

1. "คู่มือ/เทียบเบอร์ ไอซี TTL" , ซีเอ็ดยูเคชั่น .
398 หน้า , 2529
2. "คู่มือไอซี ชิพพอร์ทและหน่วยความจำ , ซีเอ็ดยูเคชั่น .
605 หน้า , 2529
3. "คู่มือ ซีมอส 4000 SERIES " , ซีเอ็ดยูเคชั่น .
303 หน้า , 2522
4. ยืน ภู่วรรณ , ผศ. และ วัฒนา เขียงกุล ,
"ไมโครโปรเซสเซอร์ ไมโครคอมพิวเตอร์" , ซีเอ็ดยูเคชั่น .
292 หน้า , 2528

กิตติกรรมประกาศ

เนื่องจากปริิฏญานิพนธ์นี้เป็นส่วนหนึ่งของวิชา PROJECT II ประจำปีการศึกษา 2531 สำเร็จจุลสว่างไปด้วยดี ดังนั้นขอขอบคุณผู้ร่วมงาน และอาจารย์ที่ปรึกษา ที่ช่วยเหลือทางด้าน เครื่องมือ อุปกรณ์ต่างๆ และให้คำแนะนำในการสร้างวงจร พร้อมทั้งเป็นที่ปรึกษาตลอดเวลา ที่ทำปริิฏญานิพนธ์ชุดนี้

