



ปริญญานิพนธ์ฉบับนี้ เป็นส่วนหนึ่งของการศึกษาหลักสูตร
อุตสาหกรรมศาสตร์บัณฑิต คณะวิศวกรรมศาสตร์
สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหาร ลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ปริญญาโทปีการศึกษา... 2530.....

ภาควิชา... เทคนิคอุตสาหกรรม.....

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
เรื่อง... สวิตชิง เพาเวอร์ซัพพลาย.....

ผู้จัดทำ.....

1. นายวันชัย มีศิริ.....

2.

3.

..... อ. ประคิมรุ วัชรพิบูลย์..... อาจารย์ที่ปรึกษา
(.....)

..... อาจารย์ที่ปรึกษา
(.....)

..... อาจารย์ที่ปรึกษา
(.....)



สวิตซิ่ง เพาเวอร์ซัพพลาย

วันชัย มีศิริ

อ.ประคิษฐ์ วัชรพิบูลย์ อาจารย์ที่ปรึกษา
ปีการศึกษา 2530

บทคัดย่อ

วิทยานิพนธ์ฉบับนี้ เกิดขึ้นจากการรวบรวมเรื่องซึ่งได้มาจากทฤษฎีและการปฏิบัติ ซึ่งจะเป็นเรื่องของสวิตซิ่งเพาเวอร์ซัพพลาย (Switching Power supply.) โดยมีรายละเอียดทั้งแบบดูหาของการ Regulator และความต้องการเพาเวอร์ซัพพลายที่มีประสิทธิภาพสูง ทฤษฎีและการคำนวณวงจรปลั๊กย่อยต่าง ๆ ได้แก่ หมอแปลงเฟอร์ไรท์ (Ferrite Transformer) วงจรขับนำ (Driver) ทรานซิสเตอร์สวิตซิ่ง (Switching Transistor) วงจรควบคุม, การ Rectifier และ Filter ซึ่งทฤษฎีและผลการทดลองที่ได้คงจะมีประโยชน์ในการที่จะไปประยุกต์ใช้งานต่อไป

SWITCHING POWER SUPPLY

Wanchai Meesiri

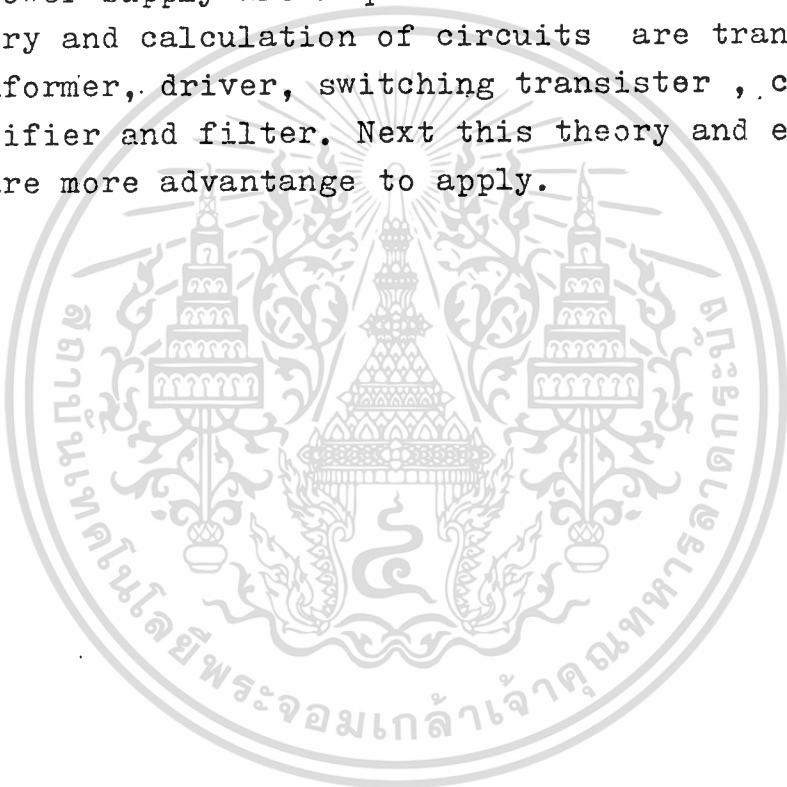
Pradit Watcharapiboon Advisor

1987

Abstract

This thesis is ocured from many story including theory and performance. The story is switching power supply which it was mentioned that detial in problem of regulator and high efficiency power supply are required.

Theory and calculation of circuits are transformer ferrite tranformer, driver, switching transister , control circuit rectifier and filter. Next this theory and effect of experiment are more advantange to apply.



สารบัญ

หน้า

บทคัดย่อภาษาไทย

1

บทคัดย่อภาษาอังกฤษ

2

บทที่

1. บทนำ

4

✓ 1.1 ความเป็นมาของปัญหา

4

✓ 1.2 สวิตซ์ชิง เพาว์เวอร์ซัพพลาย

5

1.3 การทำงานของสวิตซ์ชิง เพาว์เวอร์ซัพพลาย

5

1.3.1 บล็อกโคอะแกรม

6

1.3.2 ขอบคี่

7

1.3.3 ขอบเสีย

8

1.4 โครงสร้างพื้นฐานของสวิตซ์ชิง เพาว์เวอร์ซัพพลาย

8

1.4.1 ฐนิกคคแรงคั้น

9

1.4.2 ฐนิกคคเพิ่มแรงคั้น

9

1.4.3 ฐนิกคคลับแรงคั้น

10

1.5 วงจรคองเวอร้คเอดอร์

12

1.5.1 ฟลอ์เวอรคองเวอร้คเอดอร์

12

1.5.2 ฟุช-ฟูล คองเวอร้คเอดอร์

12

1.5.3 ซาฟรบริคคองเวอร้คเอดอร์

13

1.5.4 สู่อบรริค คองเวอร้คเอดอร์

14

2. หมอแปลงแกนนเฟอร้โรท

15

2.1 แกนนเฟอร้โรท

15

2.2 การออกแบบหมอแปลงแกนนเฟอร้โรท

21

2.2.1 ค้วอยางการค้วานวนและออกแบบหมอแปลง

22

2.3 ฟลักและวธิ้การพันหมอแปลง

29

3. การไซทรานนิคเอดอร์ เป็นสวิตซ์

34

3.1 กวางวนำ

34

	หน้า
3.2 ลักษณะการ เป็นสวิตช์ของทรานซิสเตอร์	34
3.3 การขับน้ำเบสของทรานซิสเตอร์	35
3.4 วงจรขับ เบส	37
3.5 การปรับปรุงประสิทธิภาพของวงจรขับน้ำกระแส	43
3.5.1 การใช้ทรานซิสเตอร์ขับน้ำ	43
3.5.2 การใช้ทรานซิสเตอร์แบบคาร์ริงตัน	44
3.5.3 การใช้การขับน้ำเบสตามกระแสขาออก	44
3.6 การปรับปรุงวิธีการออพของทรานซิสเตอร์	
3.6.1 การออพโดยการ เบิกวงจรมิตเตอร์	45
3.6.2 การใช้ไดโอดค่อนกรมกับอิมิตเตอร์ของ ทรานซิสเตอร์	46
3.7 ข้อจำกัดและการป้องกันทรานซิสเตอร์	47
3.8 แรงดันพังทลายของทรานซิสเตอร์	48
3.9 วงจรช่วยสวิตช์ของทรานซิสเตอร์	52
4. วงจรควบคุม	55
4.1 วงจร เปรียบเทียบ	55
4.2 วงจรพัลส์วีกมอด	63
5. เรคตีไฟร์และฟิลเตอร์	65
5.1 การรีเฟกเตอร์	65
5.2 การวิเคราะห์ท่วงจร เอาท์ฟิลเตอร์	66
5.3 การออกแบบวงจรฟิลเตอร์	70
6. ลักษณะวงจรและการสร้าง	74
6.1 ส่วนประกอบของวงจร	74
6.1.1 วงจรสร้างสัญญาณรูปฟันเลื่อย	74
6.1.2 จงจรพัลส์วีกมอด	74
6.1.3 วงจรขับ	75
6.1.4 วงจรเพาเวอร์สวิตช์	76
6.1.5 เรคตีไฟร์และฟิลเตอร์	76

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.1.6 วงจรควบคุม

77

6.1.7 ภาคแสดงการทำงาน

78

บทวิจารณ์และสรุป

ภาคผนวก

กิจกรรมประกาศ

เอกสารอ้างอิง



บทที่ 1

บทนำ

1.1 ความเป็นมาของปัญหา

เป็นเวลานานหลายปีมาแล้วที่รู้จักกันว่ามีการแบ่งแยกออกเป็น 2 ภาค ในขบวนการสัญญาณทางค่านอิเล็กทรอนิกส์ นั่นคือ สำหรับแต่ละปัญหา คุณเหมือนว่า เราจะมองกันให้อยู่ในแง่ของดิจิทัล (DIGITAL) และอนาล็อก (ANALOG) สำหรับนักประดิษฐ์เมื่อเผชิญกับปัญหาทางค่านออกแบบวงจรแหล่งจ่ายไฟ ตามแต่ใช้แบบจ่ายที่ลึกลับคือ การใช้ ไอ.ซี. รักษาไฟตรงแบบค่อเนื่อง ชนิด 3 ขา เป็นตัวอย่างที่มองเห็นได้ วงจร ไอ.ซี. ซึ่งอยู่บน chip เดียวกันนี้ทำให้การออกแบบแหล่งจ่ายไฟเป็นไปโดยง่ายขึ้น แหล่งจ่ายไฟชนิดอนุกรม (series - pass) หรือขนาน (shunt) หรือ ลีเนียร์ (linear) ง่ายต่อการใช้และยังมีสัญญาณรบกวน (noise) กับริพเพิล (ripple) ที่ด้าน เอาท์พุท (out put) ค่ามาก ค่อนข้างคุณเหล่านี้เองทำให้สามารถครอบครองอยู่ในทองตลาดได้เป็นเวลานาน

ใน ไอ.ซี. รักษาศักดาไฟตรงแบบค่อเนื่อง เพาเวอร์ทรานซิสเตอร์ (power transistor) จะคงทำงานโดยตลอดไม่มีการหยุดพัก ดังนั้น จะสิ้นเปลืองพลังงานสูงมาก. ถ้าต้องการกระแสไฟสูง ประสิทธิภาพของเครื่องจะขึ้นอยู่กับอัตราส่วนของ v_{out}/v_{in} สำหรับกรณี v_{out} คงที่ ประสิทธิภาพจะลดลง ในขณะที่แรงเคลื่อน อินพุท (input) เพิ่มขึ้น และเมื่อเกิดความแตกต่างระหว่าง v_{out} กับ v_{in} จะทำให้เพาเวอร์ทรานซิสเตอร์ต้องสิ้นเปลืองพลังงานเพิ่มขึ้น ดังนั้น จึงมีความจำเป็นที่จะต้องใส่ ทรานซิสเตอร์และแผนระบายนความร้อน (heat sink) ที่มีขนาดใหญ่ นอกจากนี้ ใน ไอ.ซี. รักษาศักดาไฟตรงแบบค่อเนื่อง ยังมีความจำเป็นที่ว่า แรงเคลื่อนขาออกจะคงอยู่ระหว่างศักดากราวด์ (ground potential) และระดับไฟขาเข้า (input level) ทำให้ ซีรีส์-เพาส ทรานซิสเตอร์ (series - pass transistor) ต้องการหม้อแปลงไฟและคาปาซิเตอร์ ส่วนกรองกระแสที่มีขนาดใหญ่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.2 Switching Power Supply

ปัจจุบันนี้อุปกรณ์อิเล็กทรอนิกส์ส่วนมากมักต้องการ DC power source มากกว่าหนึ่งระดับ ซึ่งวิธีที่จะได้ DC supply นั้น จะได้มาจากการเปลี่ยน AC supply เป็น DC supply ซึ่ง การรักษาระดับ DC ที่ได้นั้นจะต้องมีการ regulate ซึ่งมีอยู่ 2 แบบ คือ linear regulator และ switching regulator.

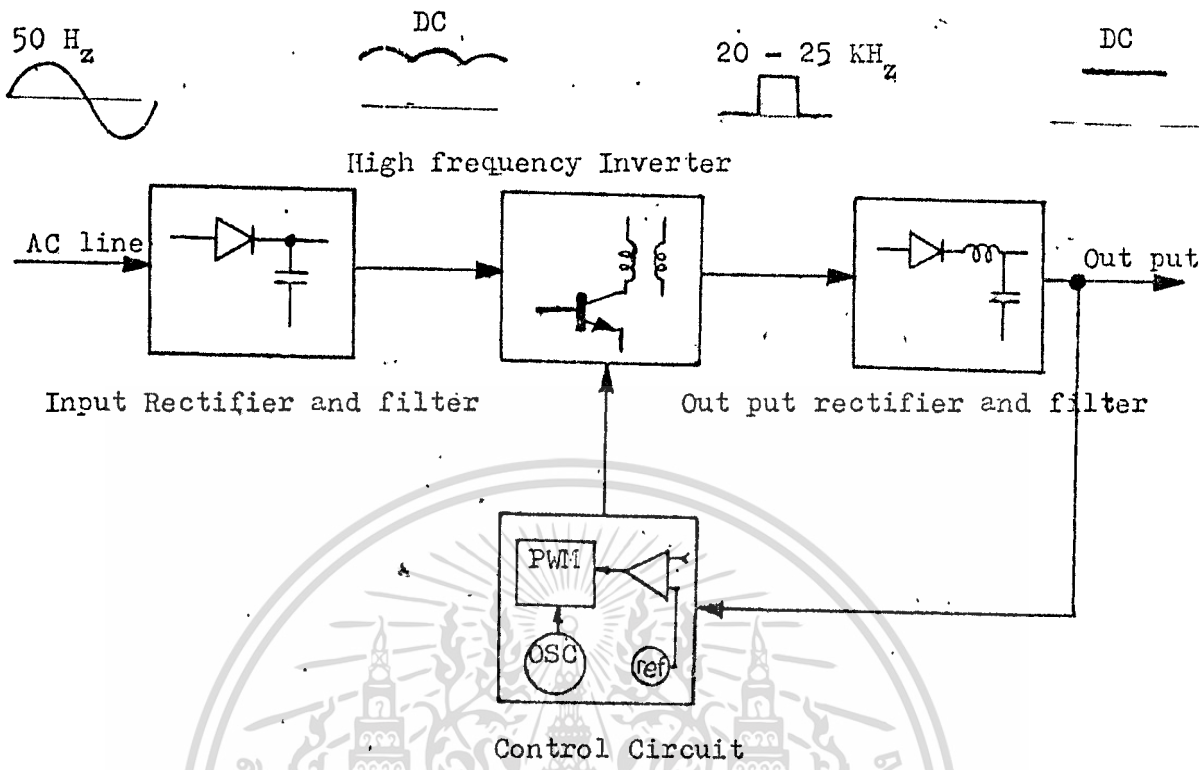
Linear regulator power supply จะประกอบด้วย power transformer, rectifier และ filter สำหรับ switching power supply ไม่ต้องมี line transformer, AC input จะถูก rectifier และ filter เมื่อได้ DC มาแล้ว ก็จะถึง chopped โดย transistor switch หรือไอ (SCR) ก็ได้อีก และจะส่งกำลังผ่าน high frequency transformer และถูกนำมามาผ่าน rectifier แล้วนำมาทำการ filter อีกครั้ง

Switching power supply ส่วนมาก จะใช้ใน งานอุตสาหกรรม คอมพิวเตอร์ ทหาร และอวกาศ เพราะมีขนาดเล็กและประสิทธิภาพสูง

1.3 Basic Operation of Switching Regulator

ตามรูปที่ 1.1 เป็น block diagram ของ switching power supply ชนิดหนึ่ง ซึ่งประกอบด้วย 4 ภาคหลัก คือ

1. Input rectifier and filter
2. High frequency Inverter
3. Out put rectifier and filter
4. Control Circuit



รูปที่ 1.1 แสดง Block diagram basic Switching Power Supply

1.3.1 ลักษณะของกรทำงานตาม Block diagram

AC line voltage จะเข้ามาทาง input rectifier และ filter circuit จะทำให้เกิด DC Voltage ขึ้น และจะถูก chopped โดย transistor ความถี่สูง (10K - 100 KHz) ในส่วนของวงจร high frequency inverter และพลังงานจะถูกส่งผ่านโดย high frequency transformer ซึ่งจะได้อ out put voltage ตามต้องการ

Out put จากวงจร high frequency จะส่งผ่านเข้าไปในส่วนของ out put rectifier และ filter ซึ่งในส่วนนี้จะมีการตรวจสอบแรงดันเพื่อส่งไปยังวงจรควบคุม

สำหรับวงจรควบคุม จะประกอบด้วยวงจร oscillator วงจร pulse width modulator (PWM) วงจร error amplifier วงจร precision voltage reference out put จาก error amplifier จะถูกเปรียบเทียบกับ input reference voltage ซึ่งได้มาจากส่วนของเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับญาติเห็นาไปใช้ประโยชน์ด้านการค้า

ไปว่ากรณิดจางั้งสี่ง ลีงขั้งห่างเบีให้ดัดแปลงบื้อหว่า และด้องอ่างลึงถึงอ้าวของเอกสารทคครั้งทีม่ีการบ่ไปงใ้

out put rectifier และ filter เมื่อ load มีค่ามากขึ้น voltage จะลดลง error amplifier senser จะมีการลดลง ซึ่งจะทำงานจร PWM สว่าง pulse มี period ยาวขึ้น ทำให้ช่วงเวลาของการ ON ของ transistor นานขึ้น ส่งผลให้สามารถยกกระแส dc out put ขึ้นมาได้ ดังนั้น out put ของวงจรจะมีค่าคงเดิม

1.3.2 ข้อดีของ Switching Regulator

ข้อดีขั้นแรกของ Switching regulator คือ ประสิทธิภาพสูงและมีขนาดเล็ก ซึ่ง regulator แบบ linear (ทั้งแบบ shunt และ Serries) การทำงานของ transistor จะอยู่ใน mode ของ active คือ มีกระแสไหลต่อเนื่องตลอดเวลา ทำให้เกิดการสูญเสียมาก ทำให้มีประสิทธิภาพประมาณ 40% ถึง 50% และหาก volt ระหว่าง input และ out put ต่างกันมาก

ประสิทธิภาพอาจต่ำกว่า 40%

แต่ switching regulator จะมีประสิทธิภาพอยู่ในช่วง 60% ถึง 90% ซึ่งสูงกว่า linear regulator ซึ่ง switching regulator มีประสิทธิภาพสูงเกิดจาก factor 3 อย่าง คือ

- ① Power transistor จะทำงานเป็น Switch คือ ON และ OFF ตลอดเวลา ซึ่งทั้งสองสถานะนี้ คือ ช่วง ON จะมี Voltage ตกคร่อมค่ามาก (เท่ากับ V_{sat}) และ off จะมีกระแสไหลสวนตัวมันค่า ทำให้ power ที่สูญเสียในตัว transistor ค่า
- ②. มีค่า regulation ดีและสามารถใช้กับ input ที่มีช่วงกว้าง
- ③. ประสิทธิภาพสูงจากการที่มันสามารถรักษำแรงดันคงที่ เมื่อมีการเปลี่ยนแปลงของกระแส load

Switching regulator ใช้การ ON - OFF duty cycle ของ transistor switching ทำการ regulate out put voltage และ current โดยใช้ความถี่ของการ switch สูงกว่า line frequency (ประมาณ $10 \text{ Hz} - 100 \text{ KHz}$) transformer chocker, capacitor และอุปกรณ์ filter อื่น ๆ จะมีขนาดเล็ก น้ำหนักเบาและราคาถูก การที่มันมีอุปกรณ์ขนาดเล็ก จะทำให้ power ที่สูญเสียในแต่ละตัวจะน้อยกว่าอุปกรณ์ ที่มีขนาดใหญ่กว่าใน linear regulator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อุปกรณ์ที่มีราคาสูงสุดใน switching power คือ transistor และอุปกรณ์ที่มีราคารองลงมาได้แก่ switching transformer, chokes, filter capacitor, diode rectifier ตามลำดับ

1.3.3 ข้อเสียของ Switching Regulator

Switching regulator จะก่อให้เกิด Electromagnetic Interference (EMI) และ Radio frequency Interference (RFI) Noise ระหว่างที่ช่วง switch ความเร็วสูง และช่วงขาขึ้นและขาลงของ pulse ใช้เวลาน้อย ทำให้เกิดความถี่ที่สูงขึ้นกว่าความถี่เดิม (100 kHz ถึง 500 kHz) แต่ filter ใ้ง่าย

แต่ในการใช้งานจริง ๆ จะมีค่า impedance สูงระหว่าง supply และตัว regulator เมื่อเกิดการเปลี่ยนแปลงของกระแสอย่างรวดเร็ว ย่อมจะเกิด noise ขึ้นแน่นอน

ซึ่งปัญหาที่เกิดขึ้นนี้ เราสามารถแก้ไข หรือลด noise ลงได้ตามลำดับ ดังนี้

1. ลดค่าของ series impedance
2. เพิ่มเวลาของการ switching
3. ทำการ filter ที่ input และ output ของตัว regulator

Switching Regulator ซึ่งมีความถี่คงที่ ง่ายต่อการ filter กว่า วงจรซึ่ง สามารถปรับความถี่ได้ เพราะว่า noise ที่เกิดขึ้นจะเกิดขึ้นแน่นอนที่ ความถี่ใดความถี่หนึ่ง วงจร regulator ซึ่งปรับความถี่ได้ แต่คงที่ช่วงเวลา ON การเพิ่มหรือลดความถี่ให้เหมาะสมกับ load ซึ่งเปลี่ยนแปลง สำหรับวิธีนี้ จะเป็นการยากในการ filter noise

1.4 Basic Switching Regulator Architecture

วงจร switching regulator มีวงจรพื้นฐานและใช้กันจนถึงทุกวันนี้ มีอยู่ 3 ชนิด

1. Step - down or "buck" regulator

เอกสารนี้เป็นเอกสารที่ 2. ไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไปลงออกต่อให้นำไปใช้ประโยชน์ด้านการค้า

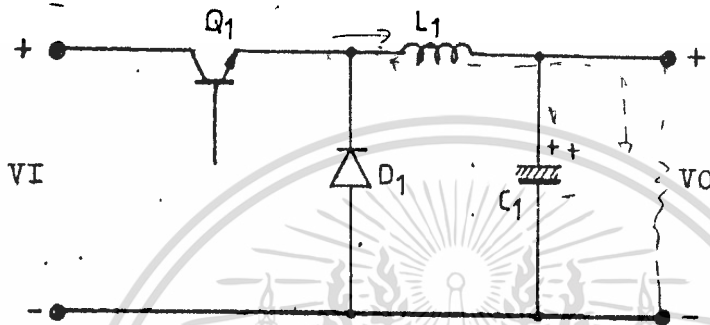
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



3. Inverting or regulator (ซึ่งโดยทั่วไปจะเป็น "boost regulator")

1.4.1 The Step - Down Regulator

ตามรูปที่ 1.2 จะแสดงถึง วงจรพื้นฐานของ step - down regulator output voltage ที่ได้ จะน้อยกว่า input voltage



รูปที่ 1.2 แสดง Step - Down or "Buck" Switching Regulator

ในวงจรแบบ buck นั้น switching transistor จะถูกต่อ Series กับ DC input ซึ่ง switching transistor จะเป็นตัวกำหนดให้ DC ที่ไปปรากฏทางด้าน o/p โดยจะขึ้นอยู่กับความกว้างของ pulse ที่ควบคุม transistor อีกทอดหนึ่ง เมื่อ switch "closed" dc ทาง input ก็จะไปปรากฏที่วงจร filter และมีกระแสไหลผ่าน Inductor ไปยัง load เมื่อ switch "open" พลังงานที่ถูกเก็บไว้ในสนามแม่เหล็กของ inductor จะถูกปล่อยผ่าน load และ diode

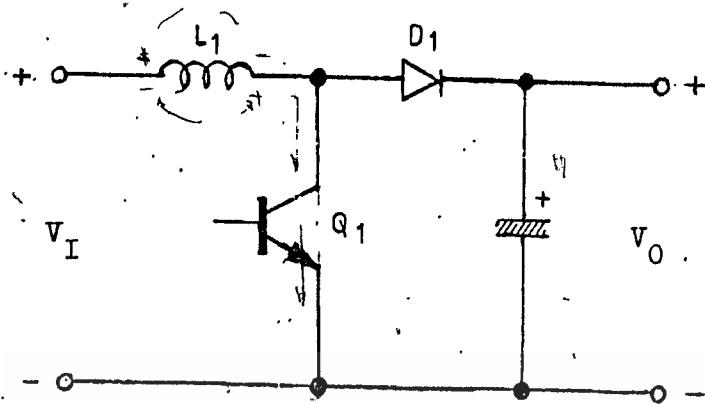
ในวงจรชนิด buck นี้กระแสสูงสุด (leak current) จะเป็นค่าที่พอก็คับ load current และ out put voltage สามารถหาได้จาก

Vo = Vi * (t on / (t on + t off)) (or) = Vi * Duty Cycle

1.4.2 The Step - Up Regulator

วงจรพื้นฐานของ regulator ชนิด boost นี้แสดงตามรูปที่ 1.3 ซึ่งเป็นชนิดหนึ่งของวงจรประเภทนี้ voltage out put ที่ได้จะสูงกว่า input voltage เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ในการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.3 แสดงวงจรพื้นฐานของ Switching Regulator

~~44~~ ชนิด step - up หรือ Boost 6.5

การทำงานของวงจร boost นี้ เมื่อแรกเริ่ม inductor ก็จะเก็บพลังงานไว้ เมื่อมีกระแสไหลไปยัง load เมื่อ switch (ซึ่งใช้ transistor) "close" กระแสก็จะไหลออกจาก inductor ผ่าน switch แต่ในช่วงนี้จะไม่มีการไหลไปยัง load เมื่อ switch "open" voltage ที่ตกคร่อม load จะเท่ากับ DC input voltage รวมกับ charge stored ที่เกิดขึ้นใน inductor และทำให้มีกระแสผ่านไปยัง load อีกครั้ง

สำหรับ peak switching current จะไม่มีผลต่อ load current และ power output ของวงจร boost regulator จะหาได้จาก

$$P_{out} = \frac{LI^2f}{2} \quad P_{out} : \text{Power, Out Put}$$

L : Inductance

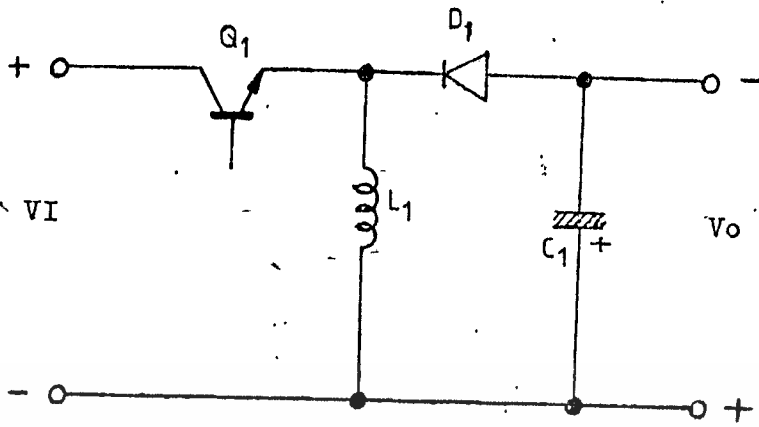
I : Peak Current

f : Operating frequency

1.4.3 The Inverting Regulator

วงจร switching regulator ชนิดที่สามนี้ จะเรียกอีกอย่างหนึ่งว่า flyback regulator ซึ่งวงจรชนิดนี้ จะมีลักษณะการทำงานคล้าย boost regulator ดังแสดงในรูปที่ 1.4

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.4 แสดงวงจรพื้นฐานของ Inverting หรือ flyback Switching Regulator

Flyback Regulator นี้เป็นการดัดแปลงมาจาก วงจรชนิด boost regulator ซึ่งจะใช้วิธีเก็บพลังงานไว้ใน inductor เมื่อ switch "closed" จะมีกระแสไหลผ่าน inductor และจะไม่ไหลไปยัง load เพราะ diode ต่อแบบ reverse biase เมื่อ switch "open" blocking diode จะได้รับ forward biase จากพลังงานที่เก็บไว้ใน inductor และจะถูกส่งไปยัง load

วงจร flyback regulator นี้ จะเหมาะกับโหลดที่ไม่สนใจ impedance ของ load ซึ่งใช้งานในพวก Photo flash, CDI, battery chargers

ในการหา out put voltage ของอุปกรณ์ต่าง ๆ และ load (RL) ซึ่งถ้ารู้ค่า impedance ของ load จะหาได้จากสมการ

$$V_o = P_o R_L = I \frac{L f R_L}{2}$$

- V_o : Voltage Out Put
- P_o : Power Out
- R_L : Load Resistance
- I : Inductance Current
- f : Operating frequency

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

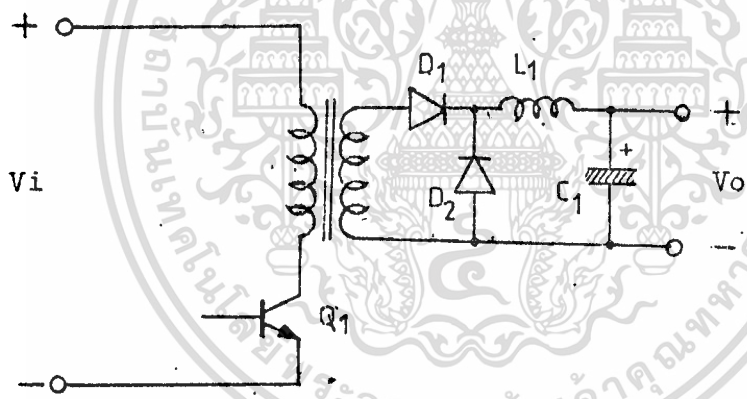
กระแส Inductance ที่เหมาะสมขึ้นอยู่กับ duty cycle ของ Switch สำหรับค่า regulation จะดีหรือไม่ ขึ้นอยู่กับ duty cycle

สำหรับ transient response ในช่วงที่มีการ charge พลังงานให้แก่ load นั้นเป็นการยากที่จะทำการ วิเคราะห์ เพราะผลที่ได้จะถูกกำหนดโดยค่า load ค่าสุด และการใช้ filter capacitor ที่จะตอบสนองต่อเวลา วงจร flyback ทั่ว ๆ ไป สามารถจะจ่ายกำลังได้ถึง 100 พ.

1.5 Convertors Circuit

1.5.1 Forward Convertors

วงจร forward convertor นี้ โดยทั่วไปจะเป็นชนิด push - pull และ half - bridge circuit ซึ่งพัฒนามาจาก step down regulator แบบของ forward convertors ดังแสดงในรูป 1.5



รูปที่ 1.5 แสดงวงจรพื้นฐานของ forward convertor switching regulator

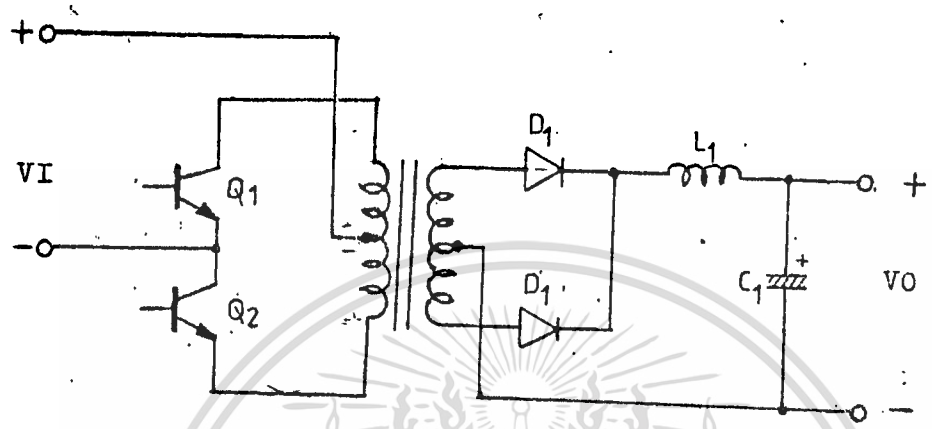
การทำงานเมื่อ transistor "ON" transformer ก็จะส่งพลังงานไปยัง load ผ่าน D1 และ LC filter เมื่อ transistor turn "OFF" D2 ก็จะได้รับ forward และมีกระแสไหลผ่าน load

วงจรนี้จะเป็นที่นิยมกันมากในวงจร low power (up to 200 W) converter และปัญหาที่พบบ่อยเกี่ยวกับการ saturation ของ transformer

1.5.2 Push - Pull Convertor

วงจรชนิด push - pull นี้คิดว่า คงจะเป็นวงจร Switching regulator ที่เก่าแก่ที่สุด ซึ่งเกิดขึ้นก่อนสงครามโลกครั้งที่ 2 ในตอนแรกนั้นใช้เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การ oscillator โดย mechanical vibrator ซึ่งต่อมาใช้การ oscillate แบบ free runing ซึ่งตอนแรก ๆ จะใช้กันในรถยนต์ เพื่อเปลี่ยน DC To DC หรือ DC To AC

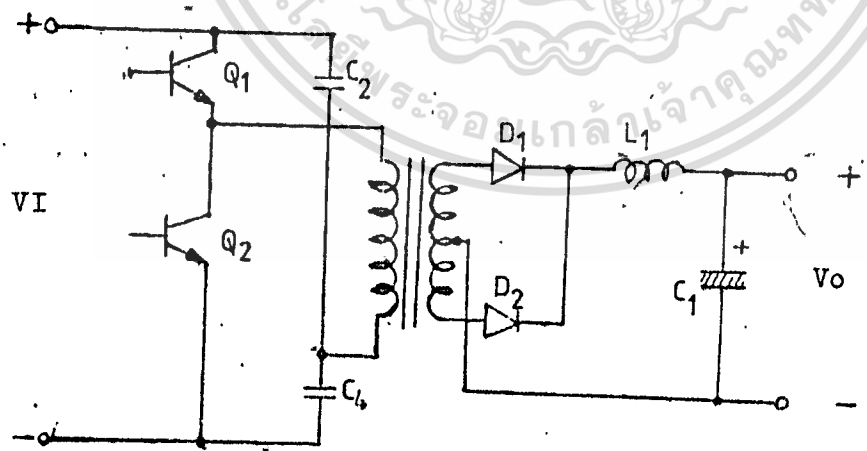


รูปที่ 1.6 แสดง Basic Push - Pull Converter Circuit

1.5.3 Half Bridge Converter

วงจรที่นิยมใช้กันโดยทั่วไปในประเภท high power convertor

ซึ่งแสดงในรูปที่ 1.7



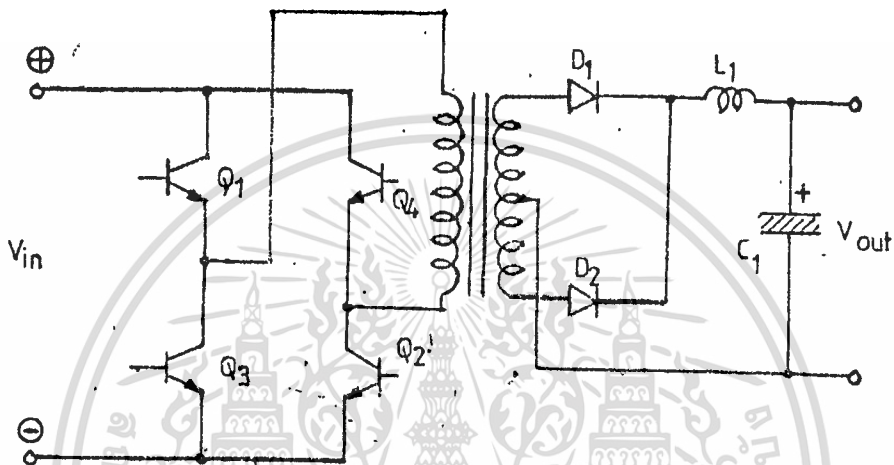
รูปที่ 1.7 แสดง Basic half bridge converter

วงจร half bridge converter นี้มีข้อดีมากกว่าชนิด push - pull ข้อแรกคือ จุดกึ่งกลางระหว่าง capacitor จะ charge เพียง $V_I/2$ ซึ่งทำให้ค่า break down voltage ของสองจากการ transistor ที่มี break down voltage ต่ำกว่า ข้อสองจากการ ไม่ ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ primary ซึ่งต้อง drive ถึง 2 ขั้ว ทำในเทคนิค push - pull มีขั้ว primary มากกว่าชนิด half bridge ถึงเท่าตัว

1.5.4 Full Bridge Converter

Full Bridge จะประกอบด้วย half bridge 2 ขั้ว ซึ่งจะต้องใช้ transistor 4 ตัว ดังแสดงในรูปที่ 1.8



รูปที่ 1.8 Full Bridge Converter Circuit

ในวงจร Full bridge นี้ จะมี transistor ทำงานพร้อมกัน 2 ตัว คือ Q_1 กับ Q_2 หรือ Q_3 กับ Q_4 ซึ่งจะ turn on สลับกันคู่ละครึ่ง cycle voltage ที่เกิดขึ้นบนตัว transistor คือ V_i ซึ่งในวงจร push - pull จะเป็น $2 V_i$ วงจร Full Bridge นี้จะมีความนำเชื่อถือมากกว่าวงจร half bridge ตรงที่การสูญเสียกำลังอยู่ที่ตัว transistor แทนที่ capacitor

บทที่ 2

Ferrite Transformer

2.1 Ferrite core power transformer

ในการออกแบบให้ได้ power output สูงสุดนั้น เราได้ข้อบังคับเกิดขึ้นเนื่องจากการอิ่มตัว, (saturation) หรือความรอนที่เกิดขึ้นในแกน (core) หรือในขดลวด (winding) ดังนั้น จึงเป็นการดี หากเราเลือกใช้แกนเฟอร์ไรท์ซึ่งใช้ได้เฉพาะความถี่สูง ๆ เท่านั้น แทนการใช้แกนเหล็ก (iron core) ซึ่งโดยทั่ว ๆ ไปการเหนี่ยวนำให้เกิด emf (electromotive force) บนขดลวดที่พันอยู่รอบแกน (core) นั้นเราสามารถแทนได้ว่า

$$e = -10^{-8} N A_F \frac{dB}{dt} \text{ volt}$$

เมื่อ

- N : number of Turn
 A_F : cross sectional area of core (cm^2)
 B : the flux density in line per cm^2
 t : time (second)

ถ้าเราทราบว่า B เป็น sinusoidal ดังนั้น

$$E = \frac{10^{-8}}{2} \omega B_m A_F N \text{ Volt.}$$

เมื่อ

- E : induced voltage
 ω : angular frequency
 B_m : maximum flux density (line per cm^2)

เราสมมติว่า transformer ไม่มีการสูญเสียกำลังแต่อย่างใด เราจะได้ว่ากำลังงานทางคานปฐมภูมิจะประมาณเท่ากับกำลังงานทางคานทุติยภูมิ นั่นคือ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

$$N_P I_P = N_S I_S$$

$$I_P V_P = I_S V_S$$

เมื่อ

- N_P : primary turns
- N_S : secondary turns
- I_P : primary current
- I_S : secondary current
- V_P : primary voltage
- V_S : secondary voltage

แต่ในทางปฏิบัตินี้ power transformer ขนาดเล็กนี้จะถูกกำหนดโดยวัสดุ (material) เป็นตัวเลือกขนาดและพื้นที่หน้าตัดของแกนเฟอร์ไรท์ (Ferrite core) และพื้นที่หน้าตัดของแกนนี้จะตองมากพอที่จะทำให้เกิด Fixed Flux Density B_m ไค ซึ่งโดยปกติ นั้นเรากำหนดความสัมพันธ์ระหว่าง parameter และ primary voltage โดย

$$\frac{10^{-8}}{\sqrt{2}} \omega B_m A_F N_P \geq V_P \text{ Volt}$$

เมื่อ

- B_m : maximum flux density (line per cm^2)
- A_F : cross sectional area of ferrite core (cm^2)

ในทางอันเดียวกันเราให้ A_F ของทองแดงมีค่ามากพอ ขดลวดทองแดงทั้งหมดจะถูกกำหนดโดย ครึ่งหนึ่งของขดลวดทางปฐมภูมิและขดลวดทางทุติยภูมิ สำหรับค่าคงที่ของความหนาแน่นกระแส (Fixed current density) ซึ่งเราเขียนกระแสทางคานปฐมภูมิเป็น I_P ดังนั้น

$$\frac{A_{Cu} J}{2N_P} \geq I_P \text{ Amp.}$$

เมื่อ

- J : current density
- A_{Cu} : cross sectional area of copper
- N : number of turn

ถ้า B เป็น sinusoidal จะได้ว่า

$$B = B_m \sin t$$

รวมสมการ (1.5) และ (1.6) เข้าด้วยกัน

$$\frac{B_m J A A_{cu}}{2 \sqrt{2} \times 10^8} \geq P_{max} \quad \text{watts.}$$

แต่ถ้า B เป็น square wave จะทำให้สมการ (1.8) ถูกเปลี่ยนเป็น

$$\frac{B_m J A A_{cu}}{2 \times 10^8} \geq P_{max} \quad \text{watts.}$$

ซึ่งโดยปกติ ปริมาณของแกนเฟอร์ไรต์และปริมาณของทองแดงจะต้องน้อยที่สุดเท่าที่จะเป็นไปได้ โดยที่ flux density และ current density จะต้องมีค่ามากพอ แต่อย่างไรก็ตามค่าของ flux density ไม่สามารถเพิ่มขึ้นได้มากกว่าจุดอิ่มตัวซึ่งประมาณ 3000 line per cm^2 และค่ากระแสไฟฟ้าไม่สามารถมีค่าสูงจนกระทั่งเป็นสาเหตุให้อุณหภูมิสูงเกินขอบเขตที่สามารถจะทำงานได้ ซึ่งสิ่งเหล่านี้จะเป็นตัวกำหนดคุณภาพของ ferrite material เพราะฉะนั้น ferrite material ที่มีคุณภาพสูงจะทำให้จุดอิ่มตัวของแกนมีค่าสูงเช่นกัน ในกรณีที่แกนเฟอร์ไรต์ (Ferrite core) มีการสูญเสียภายในค้ำ จะใ้ค่าการสูญเสียของแม่เหล็ก (magnetic loss) จาก impedance สามารถกำหนดได้เป็น

$$Z_s = j\omega L_s + R_s$$

เมื่อ

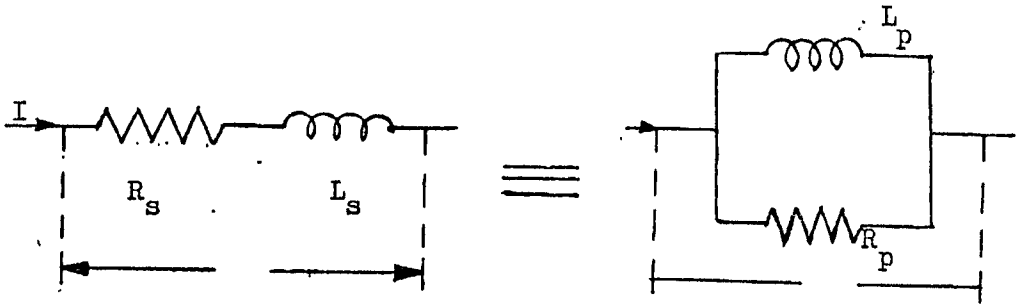
Z : impedance

j : index of imaginary part = $\sqrt{-1}$

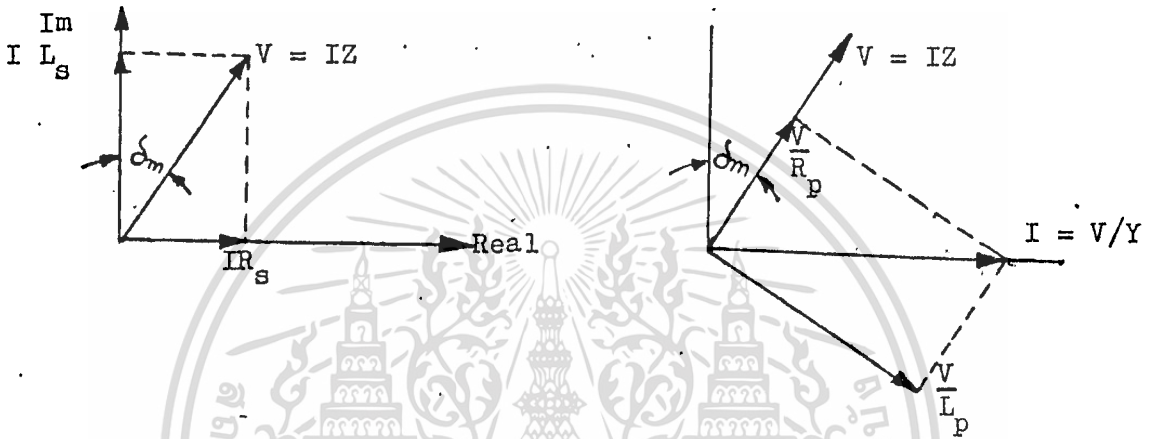
L_s : series loss of inductance

R_s : series loss of resistance

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.1 An equivalent circuit of the impedance magnetic loss



รูปที่ 1.2 Vector diagram of magnetic loss

เพราะฉะนั้นจะได้ว่า

$$Y = \frac{1}{j\omega L_p} + \frac{1}{R_p}$$

$$\tan \delta_m = \frac{R_s}{\omega L_s} = \frac{\omega L_p}{R_p}$$

เมื่อ

δ_m : loss angle

$$L_p = \frac{\mu_0 \mu N^2 A_F}{l_e} \quad \text{Henry}$$

μ_0 : permeability of air (Henry per cm^2)

μ : permeability of ferrite material

N : number of turn

l_e : effective length of the magnetic circuit

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังนั้น

$$\tan \delta_m = \frac{\omega \mu_0 \mu N^2 A_F}{R_p l_e}$$

$$R_p = \frac{\omega \mu_0 \mu N^2 A_F}{l_e \tan \delta_m} \quad \Omega$$

$$P_m = \frac{\omega B_m^2 A_f l_e}{\mu_0} \cdot \frac{\tan \delta_m}{\mu} \quad \text{watt.}$$

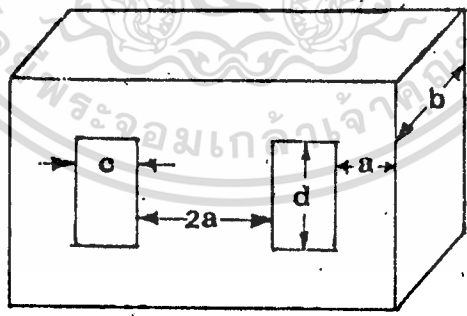
เมื่อ

P_m : core loss

ในกรณีของ copper loss นั้นค่า ohmic loss สามารถแทน
 โดยความหนาแน่นของกระแส (current density ; J),
 resistivity ρ และปริมาตรของทองแดง V_{cu} (cm³) เราจะได้

$$P_{cu} = \rho J^2 V_{cu}$$

จะพบว่าค่า P_{cu} นี้จะเป็นตัวบังคับให้สมการของใช้ high frequency
 ferrite transformer ซึ่งจากการแสดงต่อไปนี้ จะทราบได้ว่า



พื้นที่หน้าตัดของแกน Ferrite ; $A_F = ab$ (cm²)

total area of the window ; $A_W = cd$ (cm²)

แต่พื้นที่หน้าตัดของทองแดงมีค่าประมาณ A_W ดังนั้นเราจะได้

$$A_{cu} = cd \quad (\text{cm}^2)$$

ปริมาตรของแกนเฟอร์ไรท์ ; $V_F = L_F A_F$ (cm³)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานที่ 2 (การศึกษานานาชาติ) ไม่อนุญาตให้เผยแพร่โดยไม่ขออนุญาต
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ

A_F : cross sectional area of ferrite core

$$V_{cu} = L_{cu} A_{cu} \quad (cm^2)$$

เมื่อ

L_{cu} : copper wire length

$$L_{cu} = 2 \pi (2a + c) \quad (cm^2)$$

และในกรณีของ transformer loss นั้น parameter ตัวนี้จะมีอิทธิพลต่อการตัดสินใจในการออกแบบที่จะจำกัดขนาดของหม้อแปลง (transformer size) — ว่าจะมีขนาดเล็กที่สุดที่เป็นไปได้ มีขนาดเท่าไร เพราะฉะนั้นสมการ (1.9) สามารถเขียนใหม่ได้เป็น

$$\frac{W B_m J a b c d}{2 \times 10^8} \geq P_{max} \quad \text{watt.}$$

และ

$$\frac{2 W B_m^2 (c + d + 2a) a b \tan \delta m}{\mu_0 10^{16} \mu} = P_m \quad \text{watt.}$$

และ

$$\frac{2 W B_m^2 (c + d + 2a) a b \tan \delta m}{\mu_0 10^{16} \mu} \leq P_{gm} \quad \text{watt.}$$

เมื่อ

P_{max} : maximum power require

P_m : core loss

P_{gm} : a guarantee core loss

ดังนั้น

$$P_{gm} = 2 \rho J^2 c d \pi (2a + c) \quad \dots \text{ watt.}$$

โดยที่ P_{gm} นี้ใช้ในการออกแบบ ซึ่งจะต้องมีค่าสูงกว่ากรณีของ

guarantee design case

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น ยกเว้นให้ตัดแปลงแก้ไข และต้องอ้างอิงถึงเอกสารทุกครั้งที่มีการนำไปใช้

$$2 \rho J^2 c d \pi (2a + c) \quad \dots \text{ watt.}$$

เมื่อ

P_g : guarantee copper loss

ปัญหาของการออกแบบเพื่อจะให้ขนาดของแกน (core size) และ ลวดทองแดง (copper size) มีขนาดที่เล็กที่สุดได้นั้นเราใช้ weighting factor เป็นตัวจัดปัญหาเหล่านี้ ในโปรแกรมคอมพิวเตอร์แบบ geometric programming โดยมีค่าของ K_1 และ K_2 เป็นเลขบวกและมีค่ามากกว่าหนึ่ง ซึ่งผลรวมของค่าเหล่านี้เราเขียนแทนได้เป็น

$$\text{optimize } Z = K_1 V_{cu} + K_2 V_F$$

แต่เราทราบว่า

$$\frac{\omega B_m J_{ab} cd}{2 \times 10^8} \geq p_{max} \text{ watt.}$$

ดังนั้นจะได้ว่า

$$\frac{2\omega B_m^2 (2a + d + c) ab \tan \delta_m}{\mu \mu_0} \leq p_{gm} \text{ watt.}$$

$$2\rho J^2 cd (2a + c) \parallel \leq p_g \text{ watt.}$$

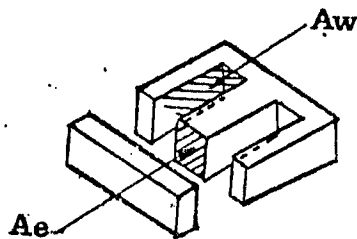
เมื่อ

K_1 & K_2 = weighting factor

โดยที่เราวัดค่า

$B_m, \omega, \rho, \tan \delta_m, \mu$ and μ_0

2.2 การออกแบบหม้อแปลงแกนเฟอร์ไรท์ (Ferrite Transformer Design)



Model	$A_w(\text{cm}^2)$	$A_e(\text{cm}^2)$	P(VA)	$p_o(\text{w})$
EI 22	0.72	0.42	31	5
EI 30	1.44	1.11	161	20~30
EI 40	3.10	1.48	463	40~60
EI 50	4.78	2.30	1110	100~150

ตารางแสดงถึงขนาดและ power ของแกนแต่ละ Model

2.2.1 ตัวอย่างการคำนวณและออกแบบทรานส์ฟอร์มเมอร์แกนเฟอร์ไรท์

ตัวอย่างที่ 1 ออกแบบหม้อแปลงแกนเฟอร์ไรท์โดยใช้ทรานซิสเตอร์ 2 ตัวคือ

ลักษณะ push - pull ค้างวงจร

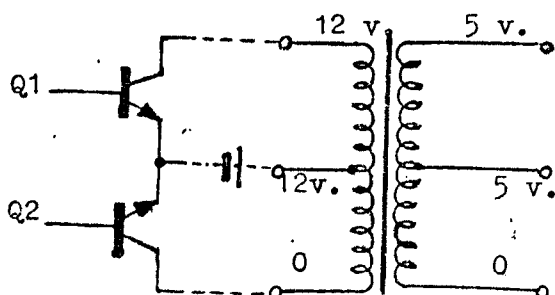
$$V_{in} = 12 \text{ VDC}$$

$$f = 20 \text{ KHz} \quad (\text{ความถี่ที่ใช้ในการทำงานของทรานส์-})$$

$$B = 1500 \text{ Gauss} \quad (\text{ชิสเตอร์})$$

$$V_{out} = 5 \text{ v (peak)} \quad (\text{Flux Density}) \text{ ซึ่งคิดที่ } 70\% \text{ ของ}$$

$$I_{out} = 0.1 \text{ A (peak)} \quad (\text{Flux Density ก่อนเกิดการ Saturation})$$



ลำดับชั้นการคำนวณและออกแบบ

1. หา Model ของแกนเฟอร์ไรท์ที่ใช้

$$\begin{aligned} P_o &= E_o I_o \\ &= 5 \times 0.1 \\ P_o &= 0.5 \text{ w.} \end{aligned}$$

ใช้แกน EI-22 ซึ่งมีค่า $P_o = 5 \text{ w.}$ มีขนาด

$$A_e = 0.42 \text{ cm}^2$$

$$A_w = 0.72 \text{ cm}^2$$

2. หาจำนวนรอบของลวดทองแดงที่ขด primary ได้จาก

$$V_{in} = 4 \cdot f \cdot B \cdot A_e \cdot N_p \cdot 10^{-8}$$

เมื่อ

$$V_{in} = \text{Voltage DC}$$

$$f = \text{ความถี่ที่ใช้}$$

$$B = \text{ค่า flux Density}$$

$$A_e = \text{พื้นที่หน้าตัดของแกนเฟอร์ไรท์}$$

$$N_p = \text{จำนวนรอบทางคาน}$$

แทนค่าสูตร

$$N_p = \frac{V_{in} \cdot 10^8}{4 \cdot f \cdot B \cdot A_e} = \frac{12 \times 10^8}{4 \times 20 \times 10^3 \times 1500 \times 0.42}$$

ขด primary จะต้องมี 24 รอบ

3. หาจำนวนรอบของลวดทองแดงที่ขด Secondary ได้จาก

$$N_s = \frac{N_p \cdot V_s}{V_p} = \frac{24 \times 5}{12}$$

$$N_s = 10 \text{ รอบ}$$

ขด secondary จะต้องมี 10 รอบ

4. หาขนาดของลวดทองแดงที่ใช้ โดยดูจากตารางเบอร์ลวดกับ ขนาดของ กระแสที่ลวดขนาดนั้น ๆ สามารถทนได้

เอกสารนี้เป็นเอกสารลับรับ out going 0.1A เมื่อถูก จากตาราง เลือกใช้ลวดที่มี การคำนวณพื้นที่หน้าตัด ห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$D_s = D_p = 0.23 \phi \text{ (mm)}$$

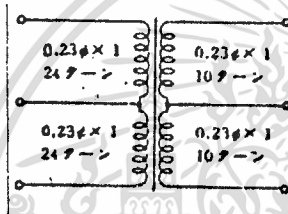
ซึ่งสามารถทนกระแสได้ 0.106 A

จากการคำนวณเราจะสรุปได้ดังนี้

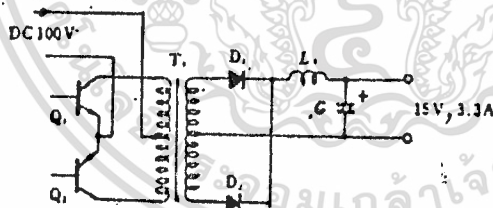
$$N_p = 24 \text{ รอบ}$$

$$N_s = 10 \text{ รอบ}$$

$$D_p = D_s = 0.23 \phi \text{ (mm)}$$



ตัวอย่างที่ 2 จากวงจร ออกแบบทรานส์ฟอร์มเมอร์แกนเฟอร์ไรท์



$$V_{in} = \text{DC } 100 \text{ V.}$$

$$f = 20 \text{ kHz}$$

$$B = 1500 \text{ Gauss}$$

$$V_o = 15 \text{ V.}$$

$$I_o = 3.3 \text{ A.}$$

1. หา Model ของแกนเฟอร์ไรท์ที่จะใช้

$$\begin{aligned} P_o &= E_o \cdot I_o \\ &= 15 \times 3.3 \\ &= 49.5 \end{aligned}$$

เลือกใช้แกน EI - 40

$$\begin{aligned} \text{ซึ่งมีขนาด } A_e &= 1.48 \text{ cm}^2 \\ A_w &= 3.10 \text{ cm}^2 \end{aligned}$$

2. หาจำนวนรอบของลวดทองแดงที่ขด primary ได้จาก

$$\begin{aligned} V_{in} &= 4 \cdot f \cdot B \cdot A_e \cdot N_p \cdot 10^8 \\ N_p &= \frac{V_{in} \cdot 10^8}{4 \cdot f \cdot B \cdot A_e} = \frac{100 \times 10^8}{4 \times 20 \times 10^3 \times 1500 \times 1.48} \end{aligned}$$

$$N_p = 56.3 \text{ รอบ}$$

$$N_p = 56 \text{ รอบ}$$

ขด primary จะทองพัน 56 รอบ

3. หา Voltage ที่ขด secondary (V_s) จะตองนำเอาค่าของ Voltage ที่ตกคร่อมขด rectifier และ filter มาด้วย จะได้ว่า

$$\begin{aligned} V_F + I_o \cdot r_L + \text{line (drop)} &= 1.8 \text{ V.} \\ V_o &= V_s \cdot \frac{t}{T/2} - 1.8 \quad (t = T/2 \quad 80\%) \end{aligned}$$

แทนค่า

$$15 = V_s \cdot \frac{20}{25} - 1.8$$

$$V_s = 21 \text{ V.}$$

4. หาจำนวนรอบของลวดทองแดงทางคาน

$$N_s = \frac{N_p \cdot V_s}{V_p} = \frac{56 \times 21}{100} = 11.76$$

$$N_s = 12 \text{ รอบ}$$

จะทองพันลวดทางขด secondary จำนวน 12 รอบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5. หาขนาดของลวดทองแดงทางขด primary (D_p) ก่อนอื่นต้องทราบ กระแสทางขด primary ก่อน ซึ่งจะหาได้จาก

$$I_{IN(av)} = \frac{V_o \cdot I_o}{V_{IN} \cdot n}$$

$$I_{IN(av)} = \frac{15 \times 3.3}{100 \times 0.9} = 0.55 \text{ A}$$

เมื่อดูจากตารางลวดเลือกใช้ $D_p = 0.55 \phi$ (mm)

6. หาขนาดของลวดทองแดงทางขด secondary (D_s): โดยที่เรา
รูค่า $I_o = 3.3 \text{ A}$ เมื่อดูจากตารางลวดทองแดงเราจะต้องใช้ลวดขนาด

$$D_s = 1.44 \phi \text{ (mm)}$$

หรือใช้ $D_s = 0.55 \text{ (mm)} \times 3$ เส้น

จากการคำนวณจะสรุปได้ดังนี้

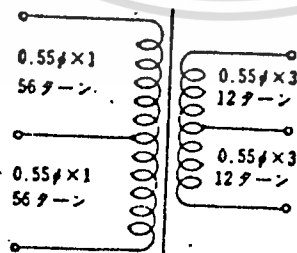
แกนเฟอร์ไรท์ EI - 40

$$N_p = 56 \text{ รอบ}$$

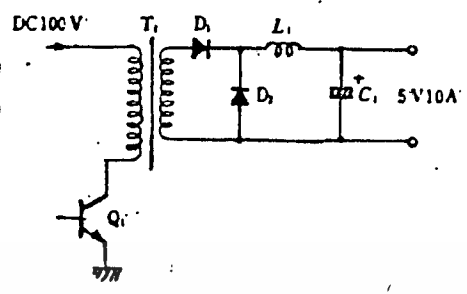
$$D_p = 0.55 \text{ (mm)}$$

$$N_s = 12 \text{ รอบ}$$

$$D_s = 1.4 \text{ (mm)} \times 1 \text{ หรือ } 0.55 \text{ (mm)} \times 3$$



ตัวอย่างที่ 3 จากวงจร ออกแบบทรานส์ฟอร์มเมอร์



$V_{IN} = DC\ 95\ V\ (\text{คิดที่ } 95\%)$
 $f = 20\ KHz$
 $B = 1500\ Gauss$
 $V_o = 5\ V$
 $I_o = 10\ A$

1. เลือกขนาดของแกนเฟอร์ไรท์จาก

$P_o = E_o \cdot I_o$
 $= 5 \times 10$
 $= 50\ W$

ใช้แกนรุ่น EI-40 ซึ่งสามารถให้ Power ได้ 40-60 W

$A_e = 1.48\ (cm^2)$
 $A_w = 3.10\ (cm^2)$

2. หาจำนวนรอบของขด primary (N_p) ได้จาก

$V_{In} = 4 \cdot f \cdot B \cdot A_e \cdot N_p \cdot 10^{-8}$
 $N_p = \frac{V_{in} \cdot 10^8}{4 \cdot f \cdot B \cdot A_e} = \frac{95 \times 10^8}{4 \times 20 \times 10^3 \times 1500 \times 1.48}$
 $N_p = 53.4\ \text{รอบ}$

ขด primary จะต้องมี 53 รอบ

3. หากค่า Voltage ที่ขด secondary ก่อนจะผ่านวงจร rectifier

และ filter voltage ที่ครอบคลุมภาค rectifier และ filter ได้จาก
 ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$V_p + I_o \cdot r_L + \text{line}_{(\text{drop})} = 1.5 \text{ V.}$$

หาค่า V_o

$$V_o = V_s \cdot \frac{1}{T^*} - 1.5 \quad (* \text{ หาได้จาก } V_{IN/2})$$

$$5 = V_s \cdot \frac{20}{25} - 1.5$$

$$V_s = 16.25 \text{ V}$$

4. หาจำนวนรอบทางขด secondary

$$N_s = \frac{N_p \cdot V_s}{V_p}$$

$$N_s = \frac{53 \times 16.25}{95} = 9.066 \text{ รอบ}$$

ขด secondary จะต้องมี 9 รอบ

5. หาขนาดของขดลวดทางขด primary ก่อนอื่นต้องหา $I_{IN(av)}$ ก่อน

$$I_{IN(av)} = \frac{V_o - I_o}{V_{IN}}$$

$$\frac{5 - 10}{95 \cdot 0.9} = 0.585 \text{ A.}$$

เมื่อคุณทราบขนาดของแกน เลือกไซลindrical ขนาด $D_p = 0.550 \text{ } \phi \text{ (mm)}$

6. หาขนาดลวดทองแดงทางขด secondary ได้จากที่เราหาค่ากระแส

output = 10 A

เมื่อคุณทราบขนาด จะต้องมีไซลindrical

$$D_s = 2.3 \text{ } \phi \text{ (mm) หรือ}$$

$$= 0.5 \text{ (mm)} \times 12 \text{ เส้น ขนาดกันและพันไป}$$

พร้อมกัน

จากการคำนวณสรุปได้ดังนี้

ไซแกน EI - 40

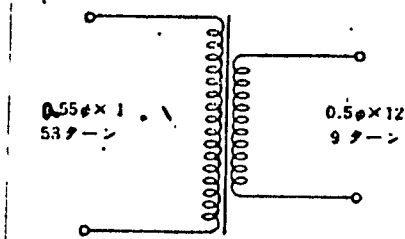
$$N_p = 53 \text{ รอบ}$$

$$D_p = 0.550$$

$$N_s = 9 \text{ รอบ}$$

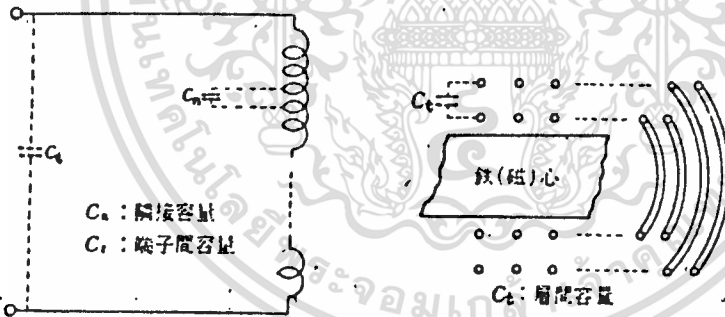
$$D_s = 2.3 \text{ (mm) หรือ } 0.5 \text{ (mm)} \times 12 \text{ เส้น}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมีการเปลี่ยนแปลงเนื้อหาเอกสารทุกครั้งที่มีการนำไปใช้



2.3 วิธีการพัน Transformer

โดยทั่วไปอุปกรณ์ที่ใช้กับ driver ของ pulse transformer ที่มีค่า Impedance สูงเหมือนอย่าง Vacuum (สูญญากาศ) นั้น จะตองเน้น ทำให้มี equivalent capacitance น้อย กว่า equivalent capacitance รวมของ adjacent capacitance terminal capacitance (รูป 1.4) , layer capacitance (รูป 1.5) และ capacitance ระหว่างเส้นลวดที่พันของทางกาน primary และ secondary



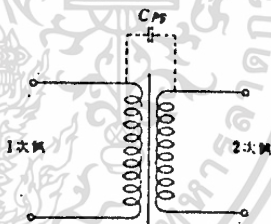
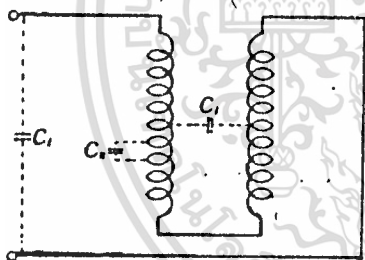
รูปที่ 1.4 แสดงค่า capacitance ที่เกิดขึ้นระหว่างขดลวด
รูปที่ 1.5 แสดงค่า capacitance ระหว่างชั้น

สำหรับ pulse transformer นั้นเนื่องจากการพันเส้นลวดแต่ละรอบเป็นสิ่งสำคัญมาก (และจะไม่ทำการพันในลักษณะพันกลับไปวกมาหลาย ๆ ชั้น) ค่า equivalent capacitance ส่วนใหญ่ จะขึ้นอยู่กับค่า capacitance ระหว่างขด primary กับขด secondary ค่า capacitance ระหว่าง primary กับ secondary นี้เรียกว่า capacitance ระหว่างเส้นลวด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในที่นี้จะขอลงมาถึง capacitance แต่ละชนิดโดยย่อ ดังนี้
 adjacent capacitance (C_n) เนื่องจากความมันต์ต่อกันอยู่อย่าง
 อนุกรม จึงมีผลทำให้มีค่าเป็นส่วนกลับกับจำนวนรอบ และมีค่าน้อย ดังนั้น กรณี
 ของ pulse transformer จะมีค่าน้อยมากจนสามารถตัดทิ้งไปได้

Terminal capacitance (C_t) มีค่าน้อยมาก เมื่อเปรียบเทียบกับ
 ค่า capacitance ระหว่างเส้นลวด แต่ค่า capacitance ระหว่าง
 layer (C_l) มีค่ามาก เมื่อหม้อแปลงมีโครงสร้างแบบพันกลับไปมา ดังรูป 1.6
 จึงไม่สามารถตัดทิ้งได้ ดังนั้น ถ้าหากไม่มีการพันกลับไปมาแล้ว สามารถตัดค่า C_l
 ทิ้งได้ เพราะฉะนั้น equivalent capacitance จึงคิดเฉพาะแต่ค่า
 capacitance ระหว่างเส้นลวดระหว่างขด primary กับขด secondary
 ดังรูป 1.7

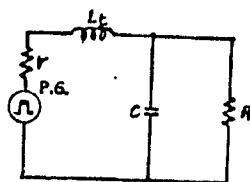
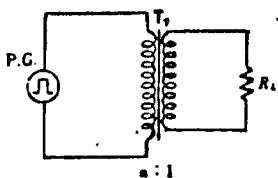


รูป 1.6 แสดงค่า C_l ที่เกิดขึ้น
 เนื่องจากการพันกลับไปกลับมา

รูปที่ 1.7 แสดงค่า C_{ps} ที่เกิดขึ้น
 ระหว่างขด primary กับขด secondary

กรณีที่ driver ของ transformer เป็นทรานซิสเตอร์ ค่า
 impedance จะทำให้ leak inductance มีค่าน้อยจะเป็นสิ่งสำคัญ
 มากกว่า การทำให้ equivalent capacitance มีค่าน้อย

ค่า leak inductance แสดงด้วย equivalent circuit
 ดังรูป 1.8



(a) Basic Circuit

(b) equivalent Circuit ที่ทำการเปลี่ยน (a) ให้เป็นคาน primary

รูปที่ 1.8

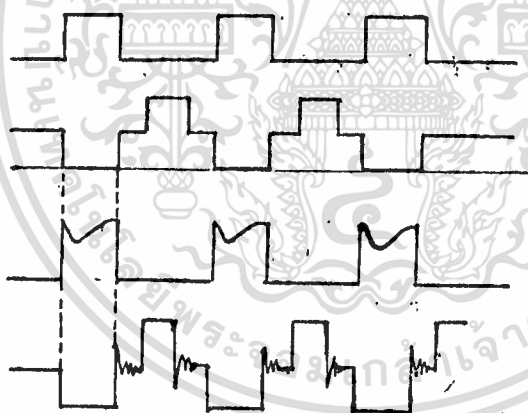
Leak Inductance L_L ถ้าหากมีค่าเท่ากับ 0 จะเป็นการดี ค่า leak Inductance L_L นี้จะทำให้เกิด back swing เช่นเดียวกับ equivalent capacitance C รูปคลื่น spike ของ รูป 1.9, 1.10 นี้เกิดจาก leak inductance

I_c (a)

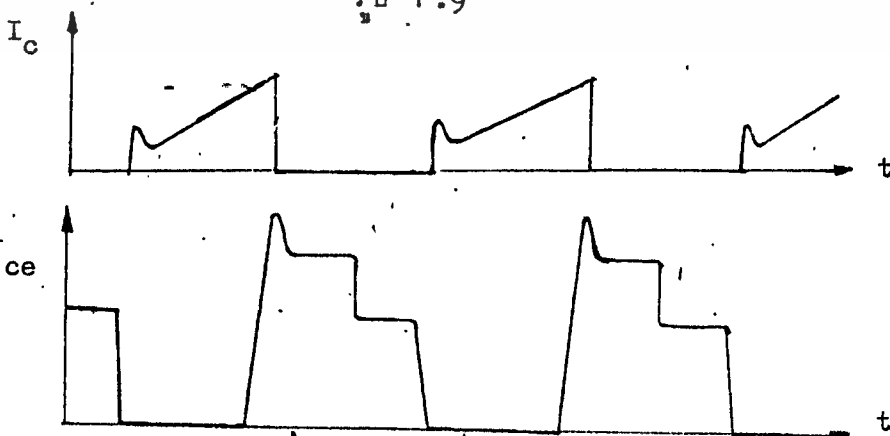
V_{ce} (b)

I_c (c)

V_{ce} (d)



รูป 1.9

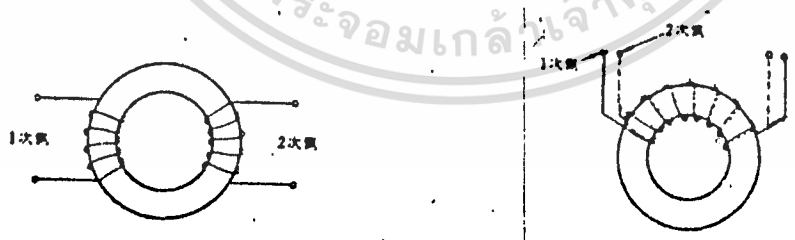


นั่นเอง $leak\ inductance\ L_l$ จะเป็น 0 ถ้าหากว่าเส้นแรงแม่เหล็กที่เกิดจากคาน $primary$ ส่งไปให้ $secondary$ 100% แต่ในทางปฏิบัติแล้ว จากเหตุผลหลาย ๆ อย่างไม่สามารถ ทำการ $coupling$ ได้ 100% ส่วนที่หายไปจะเป็นเส้นแรงที่รั่วออกไป เส้นแรงที่รั่วออกไปนี้แบ่งออกเป็นพวกใหญ่ ๆ ได้ 2 พวก ดังนี้

(1) เส้นแรงที่ผ่านช่องว่างระหว่างขดลวด $primary$ กับ $secondary$ แล้วไปเชื่อมต่อกับขดลวด $secondary$ แต่จะย้อนกลับผ่านแกนของหม้อแปลง

(2) เส้นแรงที่ผ่านช่องว่างระหว่างขดลวด $primary$ กับ $secondary$ แล้วไม่ไปเชื่อมต่อกับขดลวด $secondary$ แต่จะย้อนกลับผ่านช่องว่าง

ดังนั้น จึงสรุป ได้ว่า $leak\ inductance\ L_l$ ขึ้นอยู่กับระยะห่างของขดลวด $primary$ กับ $secondary$ ถ้าหากระยะห่างของขดลวด $primary$ กับ $secondary$ ห่างมากเท่าใด ค่าของ $leak\ inductance$ ก็จะเพิ่มมากขึ้น การพันขดลวดของ $pulse\ transformer$ เพื่อให้ $leak\ inductance$ น้อยนั้น จะต้องทำให้ระยะห่างของ $primary$ กับ $secondary$ มีค่าน้อยมากที่สุด เพราะจะเป็นการทำให้การ เชื่อมต่อของ เส้นแรงดี วิธีการพัน แสดงดังรูป 1.11 และ 1.12



(ก) ตัวอย่างไม่ดี

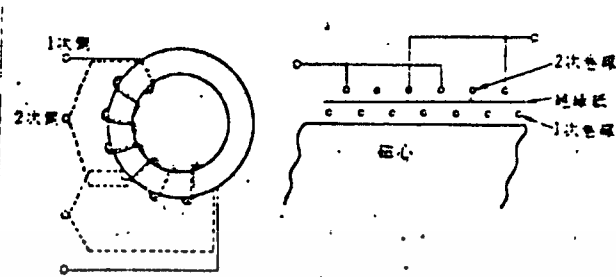
(ข) ตัวอย่างที่ดี

รูป 1.11

รูป (ก) ของรูป 1.11 จะเห็นว่าระยะห่างของ $primary$ กับ $secondary$ ห่างกันมาก เป็นเหตุให้ $leak\ inductance$ มีค่ามาก (ข)

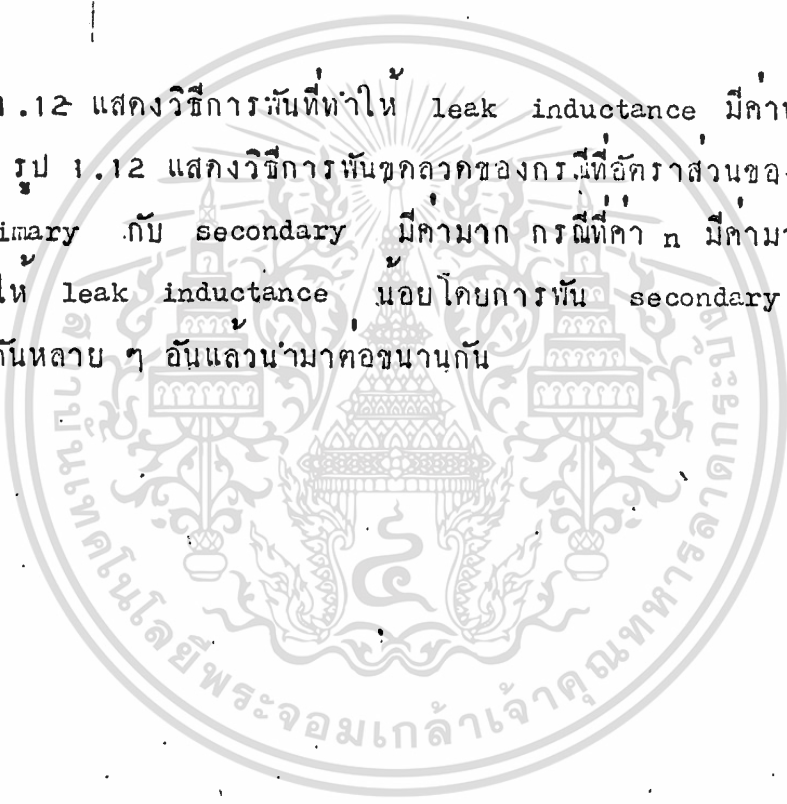
ของรูป 1.11 $primary$ กับ $secondary$ พันคั่นกันไป ทำให้ $leak\ inductance$ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปเผยแพร่โดยไม่ได้รับอนุญาต ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

มีค่าน้อย



รูป 1.12 แสดงวิธีการพันที่ทำให้ leak inductance มีค่าน้อย

รูป 1.12 แสดงวิธีการพันขดลวดของกรณีที่มีอัตราส่วนของจำนวนรอบ n ของ primary กับ secondary มีค่ามาก กรณีที่ค่า n มีค่ามาก จำเป็นต้องใช้วิธีทำให้ leak inductance น้อยโดยการพัน secondary ที่มีโครงสร้างเหมือนกันหลาย ๆ อันแลวนำมาต่อขนานกัน



บทที่ 3

การใช้ทรานซิสเตอร์เป็นสวิตช์

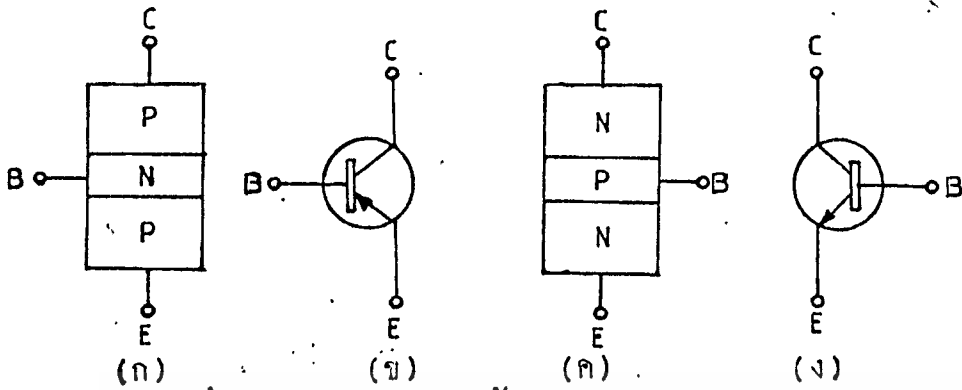
3.1 กลานำ

ในปัจจุบันการใช้ทรานซิสเตอร์ในงานอิเล็กทรอนิกส์กำลังขยายตัวไปอย่างกว้างขวาง ทั้งนี้เพราะปัจจุบันทรานซิสเตอร์ ได้รับการพัฒนาไปอย่างมาก ทำให้สามารถทนกระแสและแรงดันไคสูงขึ้น อีกทั้งความเร็วในการสวิตช์ก็สูงขึ้นด้วย การเพิ่มความเร็วของทรานซิสเตอร์ ทำให้สามารถทำงานที่ความถี่สูงขึ้น อันเป็นการลดทั้งขนาดและน้ำหนักของอุปกรณ์ที่ใช้ลงอย่างมาก โดยเฉพาะเมื่อแปลง ทั่วไปเห็นว่าและตัวเก็บประจุ คุณสมบัติทางด้านความเร็วของทรานซิสเตอร์ นับเป็นจุดเด่นที่สำคัญที่สุดอันหนึ่งของทรานซิสเตอร์

3.2 ลักษณะการเป็นสวิตช์ของทรานซิสเตอร์

ทรานซิสเตอร์ เป็นอุปกรณ์สารกึ่งตัวนำที่ประกอบด้วยชั้นของสารกึ่งตัวนำ 3 ชั้น วางสลับกันดังในรูปที่ 1.1 (ก) และ (ค) คือ อาจจะประกอบด้วยชั้น P-N-P ซึ่งเรียกว่า ทรานซิสเตอร์ชนิด PNP และมีสัญลักษณ์แสดงในรูปที่ 1.1 (ข) ถ้าประกอบด้วยชั้น N-P-N เรียกว่า ทรานซิสเตอร์ชนิด NPN ซึ่งมีสัญลักษณ์แสดงในรูป 1.1 (ง) ทรานซิสเตอร์ จะมี 3 ขั้วคือ มีขั้วกำลัง 2 ขั้ว ไคแก คอลเลคเตอร์ กับ อิมิตเตอร์ และมีขั้วควบคุมอีก 1 ขั้ว คือ เบส ทรานซิสเตอร์สามารถนำกระแสได้ทางเดียว เช่นเดียวกับ แอสซีอาร์ ลักษณะการนำหรือ กั้นกระแสของคอลเลคเตอร์และอิมิตเตอร์ จะถูกควบคุมโดยกระแสที่ไหลระหว่าง เบสกับอิมิตเตอร์ ในการใช้ทรานซิสเตอร์เป็นสวิตช์นั้น จะต้องกำหนดคิให้ทรานซิสเตอร์ทำงานอยู่ในสองย่าน คือ ถ้าต้องการให้ทรานซิสเตอร์นำกระแส จะต้องขับนำ (drive) ด้วยกระแสเบสที่เพียงพอ เพื่อให้ทรานซิสเตอร์เข้าสู่ย่านอิ่มตัว ซึ่งจะมีแรงดันตกคร่อมคอลเลคเตอร์ (Vce) ประมาณ 1 โวลต์ และเมื่อต้องการให้ทรานซิสเตอร์หยุดนำกระแส ก็เพียงแต่ลดกระแสเบสลง ทรานซิสเตอร์ก็จะเข้าสู่ภาวะหยุดนำกระแส

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.1 แสดงโครงสร้างและสัญลักษณ์ของทรานซิสเตอร์ชนิด PNP (ก, ข) และ ชนิด NPN (ค, ง)

ทรานซิสเตอร์แบบหัวคือ BJT (Bipolar Junctions Transistor)

การทำงานจะควบคุมด้วยกระแส ส่วนทรานซิสเตอร์ที่ควบคุมด้วยแรงดันในปัจจุบัน ได้แก่ **MOSFET SIFET** ซึ่งพวกนี้สามารถทำงานที่ความถี่สูงกว่า BJT แต่ในปัจจุบันกำลังยั้งต่ำกว่า BJT อีกทั้งราคายังสูงกว่าด้วย และในตอนนี้จะพูดถึง BJT เป็นส่วนใหญ่ และเนื่องจากทรานซิสเตอร์ PNP จะทนแรงดันได้ไม่สูงนัก อีกทั้งความเร็วในการสวิตช์ยังต่ำกว่าทรานซิสเตอร์ **NPN** ดังนั้น ในวงจรอิเล็กทรอนิกส์กำลังจึงใช้เฉพาะทรานซิสเตอร์แบบ NPN

3.3 การขั้มนำเบสของทรานซิสเตอร์

ในวงจรอิเล็กทรอนิกส์ กำลังที่ใช้ทรานซิสเตอร์เป็นสวิตช์นั้น การขั้มนำเบสของทรานซิสเตอร์นับเป็นสิ่งที่สำคัญอย่างหนึ่ง เพราะคุณสมบัติที่สำคัญบางอย่างของทรานซิสเตอร์ เช่น แรงดันสูงสุด (V_{ce0}) เวลาหยุดนำกระแส (t_{off}) เวลาเริ่มนำกระแส (t_{on}) และย่านการทำงานที่ปลอดภัย (SOA = Safety Operating Area) จะขึ้นอยู่กับลักษณะการขั้มนำเบส ในปัจจุบันได้มีการเสนอวิธีการขั้มนำเบสไวหลายวิธี ซึ่งส่วนใหญ่มีวัตถุประสงค์ที่จะลดเวลาในการสวิตช์ เพื่อลดกำลังสูญเสียในการสวิตช์ และเพิ่มความเร็วในการทำงานให้สูงขึ้น อย่างไรก็ตาม คุณสมบัติของการขั้มนำเบสที่ดีควรมีลักษณะดังนี้คือ

3.3.1 ในการเริ่มขั้มนำทรานซิสเตอร์ ควรที่จะให้การเพิ่มของกระแสเบส $\frac{dI_b}{dt}$ มีค่าสูง และควรจะให้กระแสมีค่าขยับสูงกว่ากระแสเบส ซึ่งเพียงพอที่

จะทำให้ทรานซิสเตอร์อิ่มตัวประมาณ 2-3 ศึกเท่า อันจะเป็นการลด t_{on} ให้สั้นได้

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

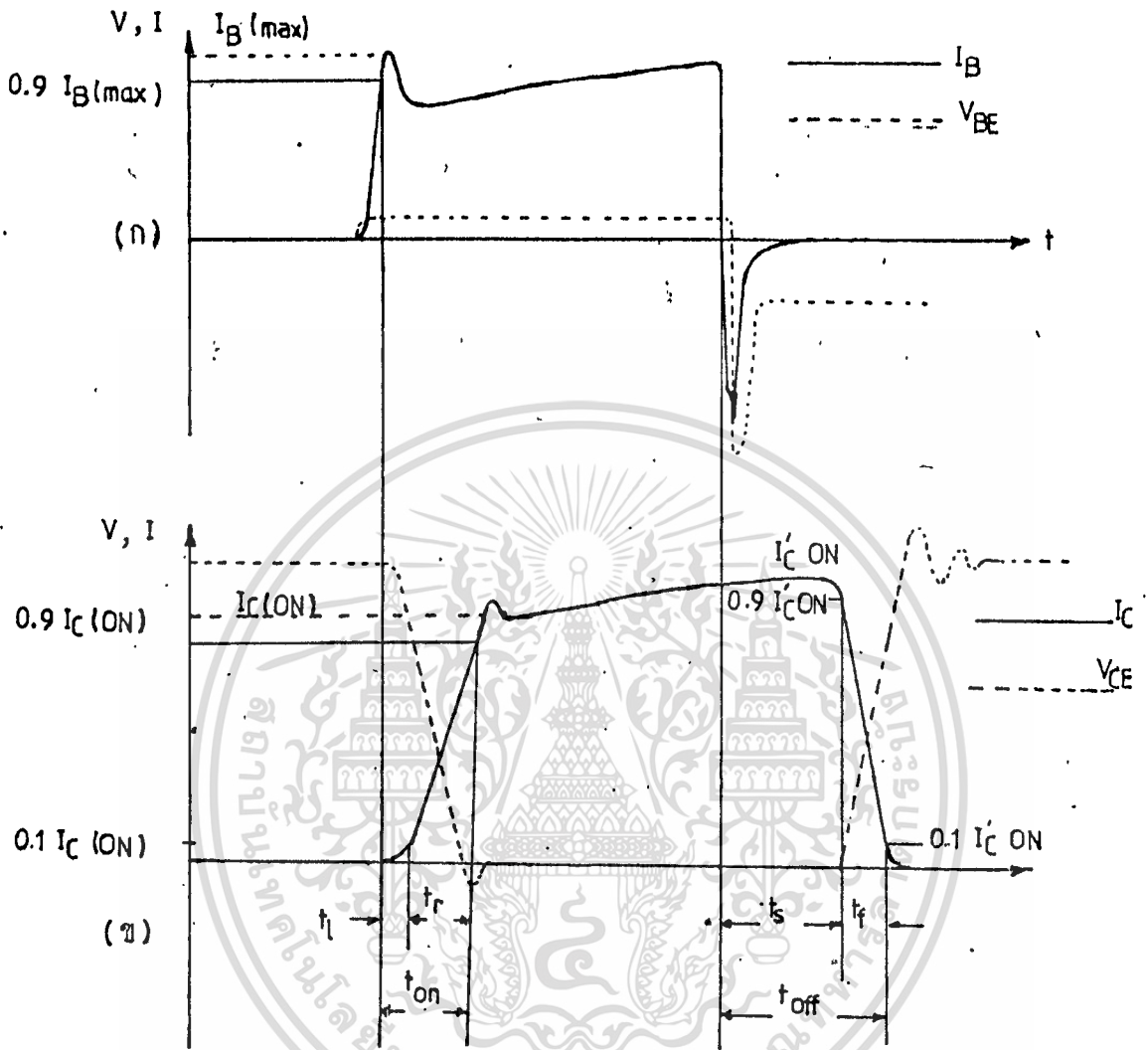
3.3.2 ควรจะใช้กระแสเบสที่เหมาะสมกับกระแสคอลเลคเตอร์ คือให้เพียงพอที่จะทำให้มีค่ามากขึ้นไป เพราะจะเป็นการเพิ่ม t_{off} อันเนื่องมาจาก storage time ซึ่งเป็นเวลาที่ใช้ในการกวาดพาหะขางน้อยส่วนเกินออกจากเบส

3.3.3 การทำให้ทรานซิสเตอร์หยุดนำกระแส ควรมีการดึงกระแสออกจากเบสโดยให้มีค่า $\frac{dib}{dt}$ สูง แต่ไม่ควรจะเกิน $40/\mu s$ เพราะอาจจะทำให้เกิด secondary breakdown ขึ้นได้ การดึงกระแสออกจากเบส จะเป็นการช่วยกวาดพาหะขางน้อยส่วนเกินออกจากเบสของทรานซิสเตอร์ อันเป็นการลด t_{off} ของทรานซิสเตอร์

3.3.4 ในระหว่างที่ทรานซิสเตอร์อยู่ในสถานะปิดกั้นกระแส (off-state) ควรที่จะไบอัสเบสด้วยอิมิตอร์ เพื่อป้องกันการนำกระแสเนื่องจากสัญญาณรบกวน และการเปลี่ยนแปลงแรงดัน $\frac{dv}{dt}$

3.3.5 วงจรขับเบสมีประสิทธิภาพสูง เนื่องจากทรานซิสเตอร์กำลังสูงจะมีอัตราขยายกระแสต่ำ (hfe ต่ำ) คือประมาณ 5-10 เท่า ซึ่งทำให้จำเป็นต้องใช้กระแสขับนำเบสมาก ดังนั้น แรงดันในวงจรเบสไม่ควรจะสูงเกินไป และไม่ควรจะให้มีกระแสไหลในวงจรเบสมาก เมื่อทรานซิสเตอร์อยู่ในสถานะปิดกั้นกระแส

3.3.6 วงจรขับเบสควรเป็นวงจรที่ง่าย ๆ และมีความเชื่อถือได้สูง ถ้าสามารถเข้ากันได้กับ TTL (TTL Compattable) จะทำให้การควบคุมสะดวกมากขึ้น นอกจากนี้ ถ้าหากมีการแยกกันทางไฟฟ้าระหว่างวงจรขับกับทรานซิสเตอร์กำลัง หรือระหว่างสัญญาณควบคุมกับวงจรขับ จะเป็นการลดปัญหาเรื่องสายดิน (ground) การแยกอาจทำได้โดยใช้หม้อแปลงความถี่สูง (Puls transformer) หรือ ถ้าในระดัวงจรขับกับสัญญาณควบคุมมีกำลังต่ำอาจจะใช้ opto coupler ก็ได้ จากลักษณะสมมติที่พึงประสงค์ของการขับนำเบสของทรานซิสเตอร์ สามารถเขียนรูปคลื่นของกระแสและแรงดันเบส พร้อมกับรูปคลื่นของกระแสคอลเลคเตอร์ (IC) และแรงดันระหว่างคอลเลคเตอร์กับอิมิตอร์ (Vce) ของทรานซิสเตอร์ได้ดังนี้ คือ

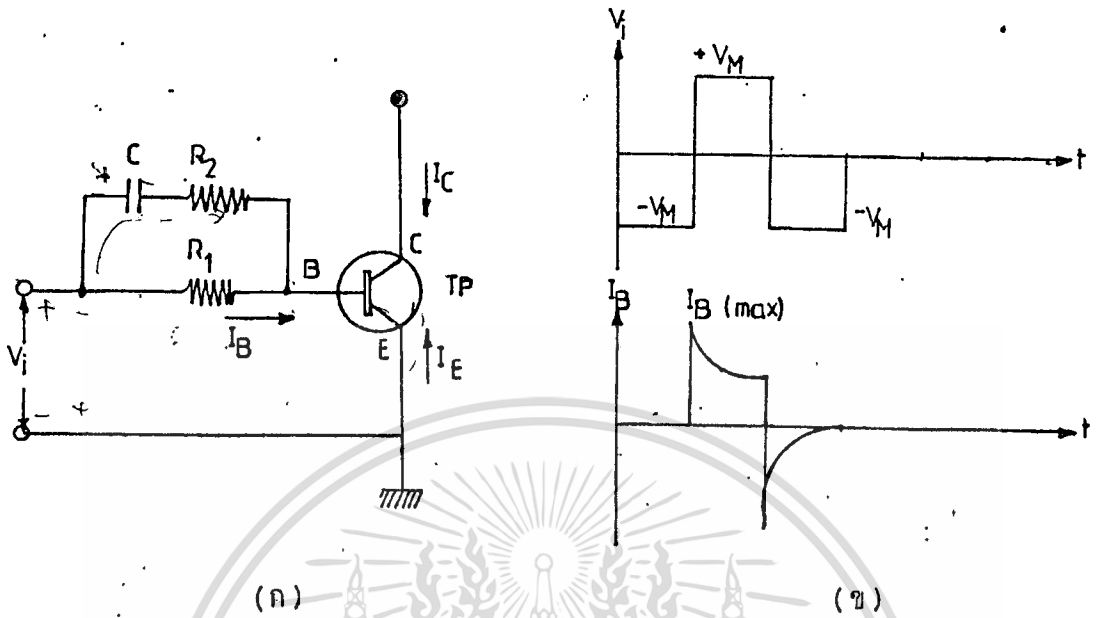


รูปที่ 1.2 แสดงรูปคลื่นของกระแสเบส (I_B) และแรงดันเบส (V_{BE}) ที่เหมาะสมในการขับเบส และรูปคลื่นของ I_C , V_{CE} สำหรับกระแสเบสในรูป (ก) แสดงพารามิเตอร์ของเวลาต่าง ๆ ในระหว่างการเปลี่ยนแปลงสถานะของทรานซิสเตอร์ (ข)

3.4 วงจรขับเบส

การที่จะได้มาซึ่งลักษณะของวงจรขับเบสที่ถึ้น เราจำเป็นต้องรู้จักวงจรพื้นฐานที่จะให้ไค้มาซึ่งลักษณะที่เรากองการ และในตอนนี้จะแนะนำให้รู้จักวงจรพื้นฐานต่าง ๆ ที่ใช้ในวงจรขับนำเบสทั่ว ๆ ไป

5.4.1 วงจรเรงกระแสเบส



รูปที่ 1.3 วงจรเรงกระแสเบส และรูปคลื่นของกระแสเบส เมื่อสัญญาณเข้าเป็นสัญญาณพัลส์

จากวงจรในรูปที่ 1.3 (ก) C ซึ่งเป็นตัวเก็บประจุเรงกระแส (Speed up capacitor) จะทำตัวเสมือนกับลัดวงจรในตอนที่เกิดการเปลี่ยนแปลง ดังนั้น ในตอนที่ v_i เพิ่มจาก $-V_m$ ไปเป็น $+V_m$ กระแสเบสจะมีค่าขอกสูงสุดตามสมการ

$$I_{bp} = \frac{V_m - V_{be}(TP)}{R_1 R_2 / (R_1 + R_2)} \quad (3.1)$$

และในภาวะอยู่ตัว C จะทำตัวเสมือนเปิดวงจร ดังนั้น กระแสเบสในภาวะอยู่ตัว I_B จะเท่ากับ

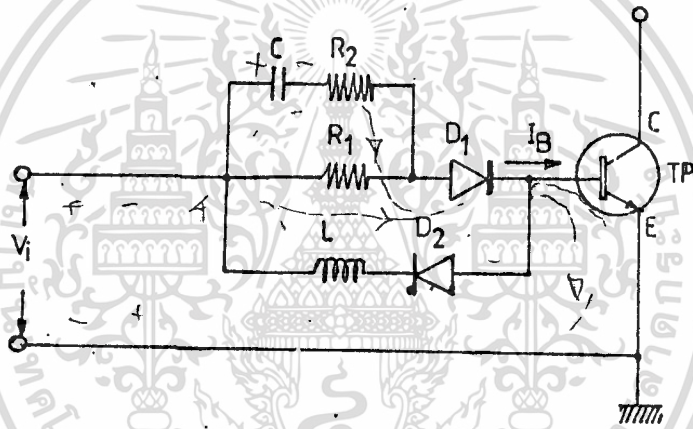
$$I_B = \frac{V_m - V_{be}(TP)}{R_1} \quad (3.2)$$

อัตราส่วน I_{BP}/I_B จะมีค่าเท่ากับ $(1 + \frac{R_2}{R_1})$ ซึ่งค่านี้จะสามารถเลือกได้โดยการเลือกอัตราส่วนระหว่าง R_1 กับ R_2 ในระหว่างที่ I_B ไม่นาน เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า R_1 นั้น ตัวเก็บประจุ C จะถูกประจุใหม่แรงดันเท่ากับ $V_m - V_{be}(TP)$ ไม่ว่าจะหมดอายุหรือไม่ก็ตาม และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อ v_i เปลี่ยนจาก $+V_m$ เป็น $-V_m$ นั้น ในคอนแรกกระแสจะสามารถไหลผ่านหัวต่อ PN ของอิมิตอร์เบส โดยที่แรงดัน v_{be} จะมีค่าน้อย นอกจากนั้นแรงดันของตัวเก็บประจุ C จะยังคงมีค่าคงที่ ดังนั้น กระแสที่ไหลออกจากเบส I_{bep} จะคำนวณได้จาก

$$I_{bep} = \frac{V_m}{R_1} + \frac{2V_m}{R_2} \quad (3.3)$$

ในกรณีที่เรากำลังการจกคาค่า $\frac{dcb}{dt}$ ช่วงที่ v_i เปลี่ยนจาก $+V_m$ เป็น $-V_m$ อาจจะทำได้โดยใช้ตัวเหนี่ยวนำ และไดโอดค่อคังวงจรในรูปที่ 1.4



รูปที่ 1.4 แสดงวงจรขั้วกระแสเบสที่มีการเรียงกระแสเบสในคอน ทำให้ TP เริ่มต้นกระแสและมีการหน่วงกระแสในคอน ทำให้ TP หยุดกระแส

3.4.2 การปรับกระแสเบสให้เหมาะสม

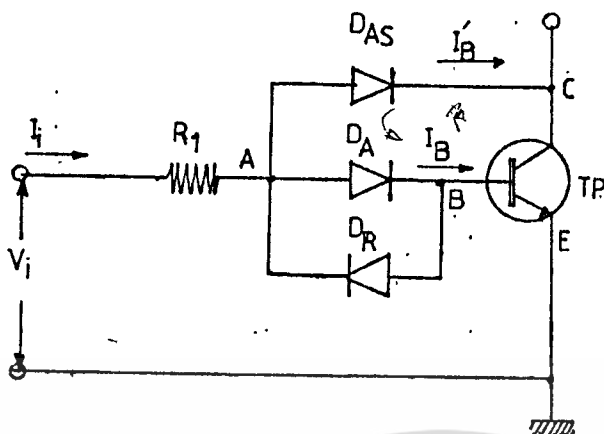
ในการปรับกระแสเบสของทรานซิสเตอร์กำลัง เพื่อใช้เป็นสวิตช์ นิยมใช้สัญญาณพัลส์ที่มีค่าคงที่ ทำให้กระแสที่ไหลมีค่าคงที่ ดังนั้น จึงจำเป็นต้องมีตัวปรับ I_B ให้เหมาะสมซึ่งจะทำได้โดย

ก. ใช้ไดโอดป้องกันการอิ่มตัวเกินควร

วิธีนี้ใช้การปรับ I_B ให้เหมาะสม โดยใช้ไดโอดป้องกันการอิ่มตัวเกิน

ควร (Anti Saturation diode)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



$$I_i \geq \frac{I_C(\max)}{\beta(\min)}$$

$V_{CE} < V_{CE(sat)}$ ต่ำกว่า $V_{CE(sat)}$

~ 0.2 ถึง 1 V

รูปที่ 1.5 วงจรปรับ I_B ให้เหมาะสมกับกระแสคอลเล็กเตอร์

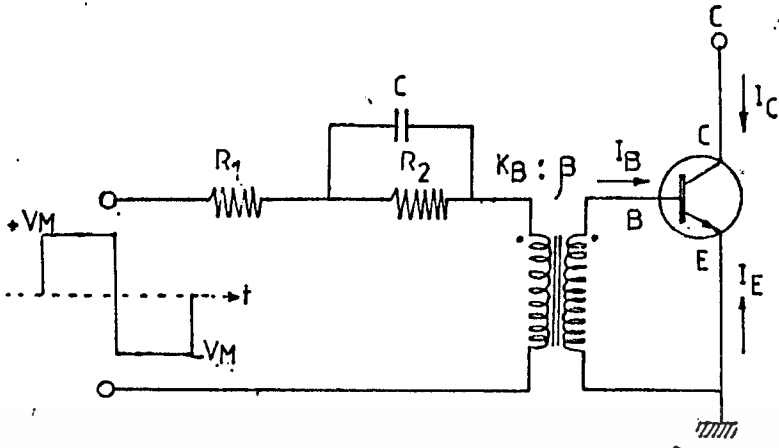
ในการออกแบบวงจรขั้วนำเบสนั้น ถ้ากระแส I_i มีค่าคงที่และมีค่ามากกว่าหรือเท่ากับอัตราส่วนของกระแสคอลเล็กเตอร์สูงสุดที่จะมีได้ ($I_C \max$) กับอัตราขยายค่าสุดของทรานซิสเตอร์ ($\beta \min$) แล้ว TP จะอยู่ในภาวะอิ่มตัวเสมอ ถ้า $V_{CE} > V_{CE(sat)}$ ไดโอด D_{AS} ซึ่งเป็นไดโอดป้องกันการอิ่มตัวของจะไม่นำกระแส แต่ถ้า I_i มีค่ามากเกินไปจะทำให้ V_{CE} ลดลง จนกระทั่ง V_{CE} สูงกว่า $V_{CE(sat)}$ เท่ากับแรงดันเริ่มนำกระแสของไดโอด (Cut-in Voltage) ซึ่งมีค่าประมาณ 0.5 v. D_{AS} จะเริ่มนำกระแส ทำให้ I_B ลดลง โดยที่แรงดันตกคร่อมไดโอด D_{AS} และ D_A จะมีค่าใกล้เคียงกัน คือ เท่ากับแรงดันไบอัสตามของไดโอด จะได้ว่า I_{loop}

$$V_{CB} - V_{CA} + V_{AB} = -V_{D_{AS}} + V_{D_A} \approx 0 \quad (3.4)$$

จากรูป (1.4) จะเห็นได้ว่า D_{AS} จะรักษาสักคาไฟฟ้าของคอลเล็กเตอร์ให้เท่ากับสักคาไฟฟ้าของเบสเสมอ โดยการแบ่งกระแสที่เกินพอ (I_B) ออกจากเบสอื่น เป็นการป้องกันการอิ่มตัวเกินควรของทรานซิสเตอร์กำลัง

ข. ใช้การขั้วนำเบสตามกระแสขาออก

วิธีนี้จะใช้การป้อนกลับจากทางค่านขาออก คือ ใช้กระแสจากค่านเอาต์พุตป้อนกลับมายังขาเบสทางค่านอินพุต



รูปที่ 1.6 แสดงวงจรขั้วนำเบสค่ากระแสขาออก

จากรูปที่ 1.6 จะให้กระแสอิมิตอร์ไหลผ่านขดลวดซึ่งมี R_1 ขดของหม้อแปลง กระแสอิมิตอร์นี้จะเหนี่ยวนำให้เกิดกระแสไหลในขดลวดในวงจรเบส เพื่อที่จะให้กระแสที่เกิดจากการเหนี่ยวนำมีความมากพอที่จะทำให้ทรานซิสเตอร์อยู่ในสภาวะนำกระแสได้ จะต้องให้ขดลวดของวงจรเบสมีจำนวนรอบน้อยกว่าอัตราขยายกระแสของทรานซิสเตอร์ในภาวะอิมิตัว (B) และมีขั้วคังแสดงในรูปที่ 1.6 การเริ่มขั้วนำเบสและการทำให้ทรานซิสเตอร์หยุดนำกระแสจะทำให้ได้โดยการใช้ขดลวดชุดที่ 2 ซึ่งมีจำนวนรอบมากกว่า B เพื่อเป็นการลดกระแสในวงจรขั้ว CS จะต้องมีความใหญ่พอที่จะสามารถทำให้ทรานซิสเตอร์เริ่มหรือหยุดนำกระแสได้ R_2 มีไว้สำหรับที่จะทำให้มีกระแสขั้วนำเบสในตอนที่กระแสไหลน้อย การใช้สัญญาณรับบวกกลับจะทำให้เวลาในการสวิตช์ลดลง

(V_B - ส)

3.4.3 การขั้วนำเบสเพื่อให้ได้รับแรงดันลบคอนหยุดนำกระแส

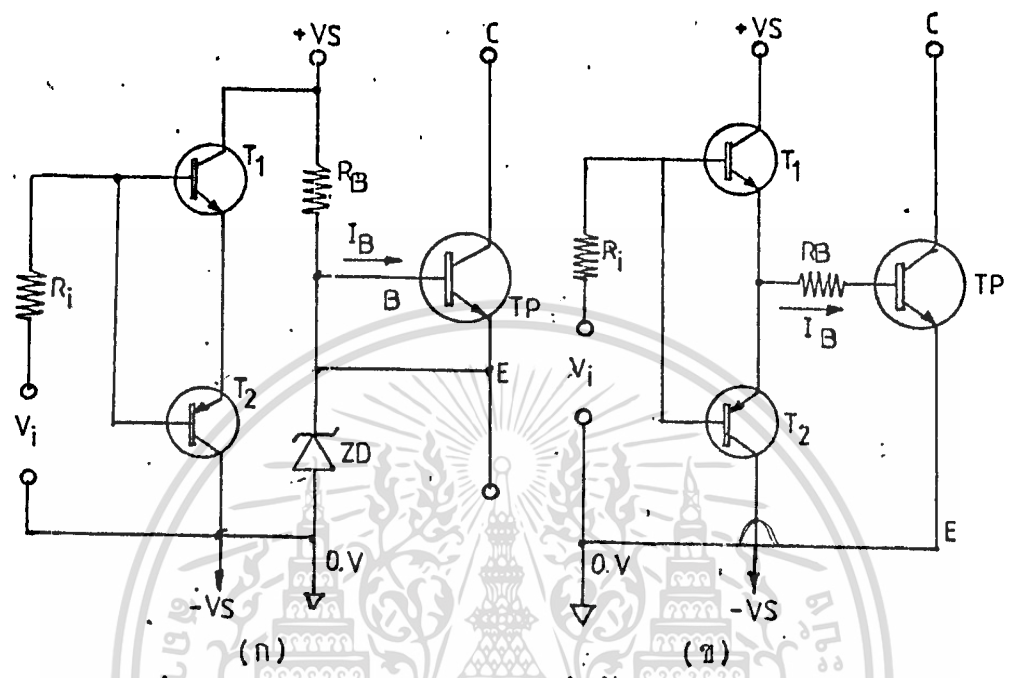
การทำให้แรงดันของเบสเป็นลบในระหว่างการทำให้ทรานซิสเตอร์หยุดนำกระแส อาจจะทำได้โดยใช้ตัวเก็บประจุแรงดันนำกระแสเหมือนวงจรในรูป 1.5 (ก) โดยไม่ต้องใช้ V_{BE} เป็นลบ แต่วงจรนี้ไม่สามารถคงแรงดันลบไว้ได้หลังจากที่ C คายประจุหมดแล้ว การที่จะให้แรงดันเบสยังคงค่าลบไว้ในระหว่างที่ทรานซิสเตอร์หยุดนำกระแส อาจทำได้โดยใช้วงจรในรูปที่ 1.7 ก. ในกรณีที่ใช้แหล่งจ่ายอินเดียวกัน และในกรณีที่ใช้แรงจ่ายแรงดันบวกกลับจะใช้วงจรรูปที่ 1.7 ข.

ในกรณีที่ใช้แหล่งจ่ายไฟตรงอันเดียว อาจจะใช้ R_B กับ Zener diode

อีกวิธีหนึ่งเป็นเอกสารที่สแกนไว้สำหรับความรู้เชิงนามเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

เข้าช่วย โดยที่ R_B จะต้องมีค่าเล็กพอที่จะให้กระแสเบสสูงสุดไหลผ่านไดโอดแล้วคือไม่จำกัดใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_B = \frac{V_S - V_{BE}(T_P) - V_{CE}(T_2)}{I_B(\max)} \quad (3.5)$$



รูปที่ 1.7 แสดงวงจรขับนำเบสที่ให้อำนาจกันเบสในคอนทักต์นำกระแส โดยใช้แหล่งจ่ายไฟตรงอันเดียว (ก) และใช้แหล่งจ่ายไฟตรงบวกลบ (ข)

การทำงานของ T1 และ T2 จะสลับกันนำกระแส เมื่อ T2 นำกระแส TP จะถูกขับนำกระแสที่ไหลผ่าน RB และ D2 ในขณะที่ D2 จะไม่นำกระแส เมื่อ T2 หยุดนำกระแสทำให้ D2 นำกระแส T1 จะยกแรงดันอิมิตอร์ให้สูงกว่าจุด A ทำให้เบสถูกไบอัสย้อนกลับตามต้องการ วิธีนี้มีข้อดีในแง่ที่ใช้แหล่งจ่ายแรงดันเพียงชุดเดียว แต่ประสิทธิภาพจะไม่ค่อยดีนัก เนื่องจากจะมีกระแสซึ่งมีค่าใกล้เคียงกับ IB ไหลในวงจรเบส ในคอนทักต์ TP หยุดนำกระแสด้วย

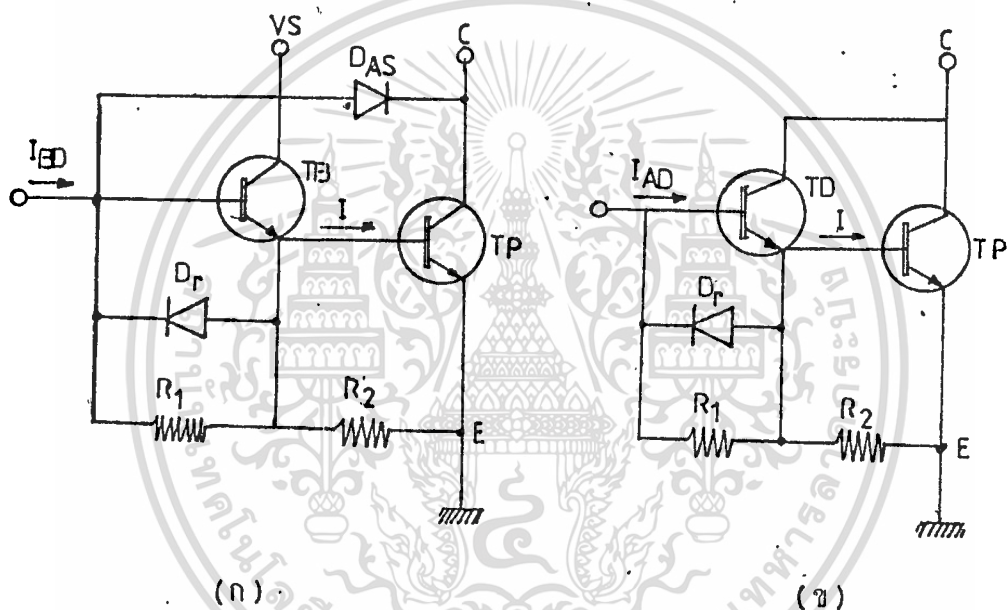
ในรูปที่ 1.7 ข. เป็นวงจรที่ใช้แหล่งจ่ายไฟบวกลบ ถ้าอิมิตอร์ของ TP ไว้ที่ 0 v. มี T1 นำกระแส T2 หยุดนำกระแสจะทำให้มีกระแสเบสไปขับนำให้ TP นำกระแส แต่เมื่อ T1 หยุดนำกระแส และ T2 นำกระแส จะทำให้ศักดาของเบสเป็นลบ ซึ่งต่ำกว่าศักดาของอิมิตอร์และเบสจะถูกไบอัสย้อนกลับตามต้องการ เนื่องจากไม่มีกระแสไหลในวงจรเบส เมื่อ TP หยุดนำกระแส จึงทำให้มีประสิทธิภาพสูงกว่าวงจรในรูปที่ 1.7 ก.
 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.5 การปรับปรุงประสิทธิภาพของวงจรขับนำกระแส

เนื่องจากกระแสที่ใช้ในการขับนำทรานซิสเตอร์กำลังจะมีค่าสูง อันมีผลมาจากอัตราขยายกระแสของทรานซิสเตอร์กำลัง มีค่าน้อยคงไกลงมาแล้ว ดังนั้น จึงควรใช้วงจรขับที่มีประสิทธิภาพสูง โดยเฉพาะในระบบที่มีกำลังสูง ๆ

3.5.1 การใช้ทรานซิสเตอร์ขับนำ

ในวงจรขับนำเบสโดยใช้โคโอดป้องกันการอิมพัลส์เกินควร์ ดังในวงจรรูปที่ 1.5 นั้น กระแสในวงจรเบสจะมีค่าคงที่ประมาณเท่ากับ $I_C \max / \beta$ ซึ่งสามารถลดกระแสนี้ลงได้โดยใช้ทรานซิสเตอร์ขับดังรูปที่ 1.8 (ก)



รูปที่ 1.8 วงจรขับนำเบสที่มีประสิทธิภาพสูง โดยใช้ทรานซิสเตอร์ขับนำ (ก) ใช้ทรานซิสเตอร์ Darlington (ข)

จากรูปที่ 1.8 (ก) TB จะทำงานในย่าน Active region ดังนั้น อัตราขยายกระแส (B) จะมีค่าสูง กระแส I_{BD} ซึ่งมีค่าคงที่ จะมีค่าน้อยกว่า I_B มาก ดังนั้น กำลังสูญเสียในวงจรเบสจะขึ้นอยู่กับ I_B ที่มีค่าเท่ากับ I_C / β ซึ่งจะมีค่าน้อยกว่า $\frac{I_C \max}{\beta \min}$ เช่น ในกรณีของวงจรรูปที่ 1.5 ดังนั้น วงจรในรูปที่ 1.8 (ก) จะช่วยเพิ่มประสิทธิภาพของวงจรเบสในกรณีที่ I_C มีค่าน้อยกว่า $I_C \max$ มาก ๆ อีกทั้งยังควรรักษาไม่ให้ TP อิมพัลส์เกินควร์ควย โคโอด DR ในวงจร 1.8 (ก) มีไว้สำหรับเป็นทางผ่านของกระแสที่ออกจากเบสในคอนทำให้ TP หนักกว่ากระแส R_1 และ R_2 เป็นตัวช่วยในการไบอัสกับในคอนที่ทราน

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซิสเตอร์ทั้งสองหยุดนำกระแส

3.5.2 การใช้ทรานซิสเตอร์แบบ Darlington

การใช้ทรานซิสเตอร์แบบ Darlington ดังในรูปที่ 1.8 (ข) จะเป็นการลดกำลังของวงจรเบส เพราะทรานซิสเตอร์แบบนี้จะมีอัตราขยายกระแสสูงขึ้น กระแสขั้วนำ TP จะได้ออกจากกระแสเบสคอลเล็กเตอร์และกระแสเบสของ TD แต่เนื่องจากกระแสคอลเล็กเตอร์ของ TD ไม่ได้มาจากวงจรเบสแต่เป็นกระแสของโหลด ดังนั้น จึงทำให้วงจรนี้มีประสิทธิภาพสูงขึ้น ข้อเสียของการใช้ทรานซิสเตอร์แบบ Darlington ก็คือ Delay time ของวงจรจะยาวกว่าการใช้ทรานซิสเตอร์เพียงตัวเดียว นอกจากนี้ในคอนสวิตซ์กระแสคอลเล็กเตอร์ของ TP และ TD จะมีค่าสูงกว่าปกติ กล่าวคือ ในคอนเริ่มนำกระแส TD จะเริ่มนำกระแสก่อน ทำให้กระแสโหลดทั้งหมดไหลผ่าน TD ส่วนในคอนหยุดนำกระแส TD ก็จะหยุดนำกระแสก่อน ทำให้กระแสทั้งหมดไหลผ่าน TP ทรานซิสเตอร์แบบ Darlington ควรที่จะมีไดโอด DR นำกระแสออกจากเบสของ TP และความต้านทาน R1, R2 ก็จะช่วยในการไบอัสย้อนกลับของทรานซิสเตอร์ เช่นเดียวกับในรูปที่ 1.8 (ก)

3.5.3 ใช้การขั้วนำเบสตามกระแสขาออก

การขั้วนำเบสโดยวิธีย้อนกลับจากทางด้านขาออกตามวิธีในข้อ 3.4.2 ข. จะเป็นการเพิ่มประสิทธิภาพของวงจรขั้วนำเบส เพราะจะใช้กระแสจากวงจรขั้วนำเบสเฉพาะในตอนที่ทรานซิสเตอร์เริ่มนำกระแส และเมื่อทรานซิสเตอร์เริ่มนำกระแสแล้ว กระแสเบสส่วนใหญ่จะได้ออกจากการย้อนกลับของวงจรขาออก

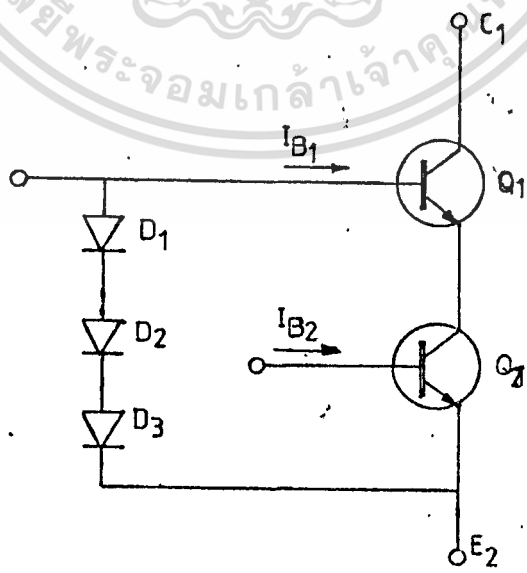
3.6 การปรับปรุงวิธีการ turn-off ทรานซิสเตอร์

การใช้ทรานซิสเตอร์เป็นสวิตช์นั้น ส่วนใหญ่จะมีปัญหาอยู่ที่การ turn-off ทรานซิสเตอร์ เพราะโดยทั่วไป turn-off time (T_{off}) จะยาวกว่า turn-on time (t_{on}) เสมอ ดังนั้น T_{off} จะเป็นตัวจำกัดความถี่ที่ใช้เสมอ และในการที่จะลด T_{off} จำเป็นที่จะต้องดึงกระแสเป็นจำนวนมากออกจากเบส ซึ่งการทำเช่นนี้จะทำให้เกิด Reverse-biased second breakdown ทำให้แรงดันที่ใช้งานไดโอดของทรานซิสเตอร์ลดลง ดังนั้น จึงได้มีการคิดค้นวิธีที่จะลด t_{off} โดยไม่ให้เกิด reverse-biased second breakdown และได้เสนอวิธีการ 2 วิธี คือ

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.6.1 การ turn - off โดยการ เปิดวงจรมอเตอร์

วิธีนี้ใช้การ เปิดวงจรมอเตอร์ของทรานซิสเตอร์หลัก Q_1 ซึ่งทนแรงดันได้สูง โดยใช้ทรานซิสเตอร์ Q_2 ซึ่งเป็นทรานซิสเตอร์แรงดันต่ำ ดังแสดงในรูป 3-9 การที่ Q_2 ใช้ทรานซิสเตอร์แรงดันต่ำได้ ก็เนื่องจากแรงดันคอลเล็กเตอร์ของ Q_2 จะไม่เกินผลรวมของแรงดันไบอัสตรงของไดโอดทั้ง 3 ตัว กับแรงดันหึ่งทะเลาะย้อนกลับของทรานซิสเตอร์ Q_1 ที่เบสอีมีเตอร์ซึ่งมีค่าประมาณ 20 โวลต์ การใช้ทรานซิสเตอร์แรงดันต่ำจะมีข้อดีในด้านความเร็วในการสวิตช์และอัตราการขยายกระแส ทั้งนี้เพราะทรานซิสเตอร์แรงดันต่ำ จะมีชั้นของ เบสแคบ ทำให้อัตราขยายทางกระแสและความเร็วในการสวิตช์สูงกว่าทรานซิสเตอร์แรงดันสูง จึงไม่มีปัญหาในการขับ เบสมากนัก แม้ว่ากระแสคอลเล็กเตอร์ของ Q_2 จะมีค่าเท่ากับกระแสอีมีเตอร์ของ Q_1 การ turn on นั้น จะต้อง turn on ทั้ง Q_1 และ Q_2 พร้อมกัน ส่วนการ turn - off นั้น เมื่อ turn - off Q_2 จะทำให้กระแสอีมีเตอร์ของ Q_1 ลดลงเป็นศูนย์ ดังนั้น กระแสคอลเล็กเตอร์ทั้งหมดของ Q_1 จะไหลออกทาง เบสผ่านทาง ไดโอด D_1 ถึง D_3 จึงจะกวาดพาหะข้างน้อยส่วนเกินในเบสออกไปอย่างรวดเร็ว อันเป็นการลด storage time (t_s) และ fall time (t_f) ของทรานซิสเตอร์ เนื่องจากในขณะที่ Q_1 และ Q_2 นำกระแสและอยู่ในภาวะอิ่มตัว แรงดันระหว่าง B_1 กับ E_2 จะต่ำกว่า cut in voltage ของไดโอด 3 ตัวรวมกัน ไดโอดทั้ง 3 ตัวจะไม่นำกระแส

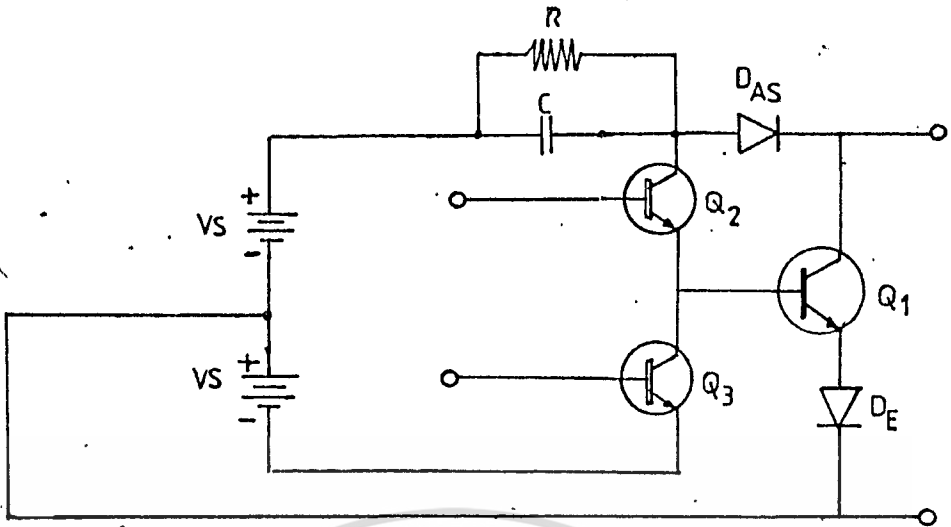


รูปที่ 1.9 แสดงทรานซิสเตอร์ที่ใช้วิธี turn-off โดยวงจรมอเตอร์ การค้า เอกสารนี้เป็นเอกสาร... ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และในตอนที่ Q1 และ Q2 หยุดนำกระแส จะไม่มี IB1 ดังนั้น จึงไม่มีกระแสไหลผ่าน ไดโอด เมื่อ turn-off Q1 และ Q2 แล้ว แต่จะมีเฉพาะในระหว่าง turn-on เท่านั้น ถึงแม้ว่า จะมีค่ามากเท่ากับกระแสคอลเล็กเตอร์ของ Q1 แต่ก็ในช่วงเวลาที่สั้นมาก จึงสามารถใส่ไดโอดที่ทนกระแสได้น้อยกว่ากระแสคอลเล็กเตอร์มาก ๆ ได้ ทั้งนี้ เพราะปกติไดโอดจะทนกระแสเสิร์จ (surge current) ได้หลายเท่าตัวของกระแสเฉลี่ยของไดโอด การ turn-off โดยการ เปิดวงจรอิมิตอร์นี้ นอกจากจะป้องกัน Reverse biased second breakdown แล้ว ยังทำให้ซีกจากัดของแรงดันพังทะลาย เพิ่มจาก V_{CEO} เป็น V_{CE0} ซึ่ง V_{CE0} จะมีค่าเท่ากับ 2 เท่าของ V_{CEO} ทำให้เหมาะที่จะใช้ในวงจรที่มี turn-off surge voltage สูง เช่น fly back ข้อเสียของวงจรสวิตซ์ที่ใช้การ turn-off โดยวิธี เปิดวงจรอิมิตอร์ ก็คือ กำลังสูญเสียที่เพิ่มขึ้นจาก Q2 คอนนำกระแส แต่ถ้ามองระบบทำงานที่มีความดีสูง การลดลงของกำลังสูญเสียในสวิตซ์ เนื่องจากความเร็วของการ turn-off ที่เพิ่มขึ้นจะมากกว่ากำลังสูญเสียในคอนนำกระแสได้ ทั้งนี้ เพราะการสวิตซ์ที่มีความดีสูงกำลังสูญเสีย เนื่องจากการสวิตซ์จะมีความมากกว่ากำลังสูญเสีย เนื่องจากรวมทรานซิสเตอร์ระหว่างการนำกระแสมาก

3.6.2 การใช้ไดโอดคอนดักชันกับอิมิตอร์ของทรานซิสเตอร์หลัก

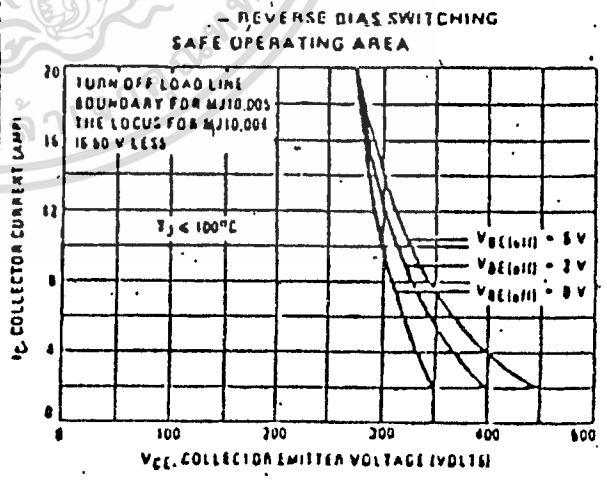
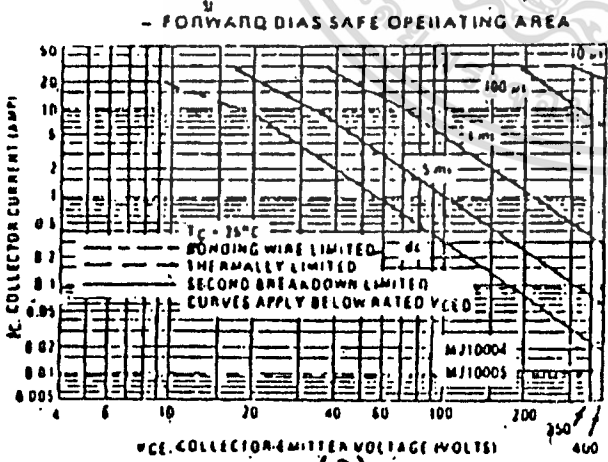
ในรูปที่ 1.10 แสดงวงจรที่ใช้หลักการ turn-off โดยการ เปิดวงจรอิมิตอร์ แต่ใช้ไดโอด DE แทนทรานซิสเตอร์ Q2 ในรูป 1.9 วงจรนี้จะ turn off DE ด้วยแรงดันเบที่มีค่าสูงแทนการ turn-off ทรานซิสเตอร์ Q2 ซึ่งจะช่วยลดจำนวนอุปกรณ์ลง โดยใหญ่ผลก็เหมือนกับในข้อ 3.6.1 แลขอเสียก็คือ จะต้องใช้แรงดันเบที่มีค่าสูงและ Q3 จะต้องรับแรงดันสูงมาก ในตอน turn-off กล่าวคือ ในตอน turn-off กระแสคอลเล็กเตอร์ของ Q1 และกระแสย้อนกลับคอนต้นตัวของไดโอด DE (Reverse Recovery Current) จะต้องไหลผ่าน Q3 ทั้งหมด



รูปที่ 1.10 แสดงวงจรทรานซิสเตอร์ที่ใช้ในการ turn - off โดยหลักการเปิดวงจรอิมิตเตอร์ แต่ใช้ไอโอดแทนทรานซิสเตอร์

5.7 ชิกจำกัดและการป้องกันทรานซิสเตอร์

การใช้งานทรานซิสเตอร์ จำเป็นจะต้องทราบชิกจำกัดของทรานซิสเตอร์ที่ใช้โดยทั่วไป ผู้ผลิตจะกำหนดพื้นที่ปลอดภัยของทรานซิสเตอร์ (Safe Operating Area หรือ SOA) ในระนาบของกระแสคอลเล็คเตอร์ (IC) และแรงดันอิมิตเตอร์คอลเล็คเตอร์ (VCE) ทั้งในคอนไบอัสตาม (FBSOA) และในคอนไบอัสย้อนกลับ (RBSOA) ดังแสดงในรูป 1.11 ก และ ข



รูปที่ 1.11 พื้นที่ปลอดภัยของทรานซิสเตอร์

(ก) ในคอนไบอัสตาม

(ข) ในคอนไบอัสย้อนกลับ

3.8 แรงดันพังทะลายของทรานซิสเตอร์

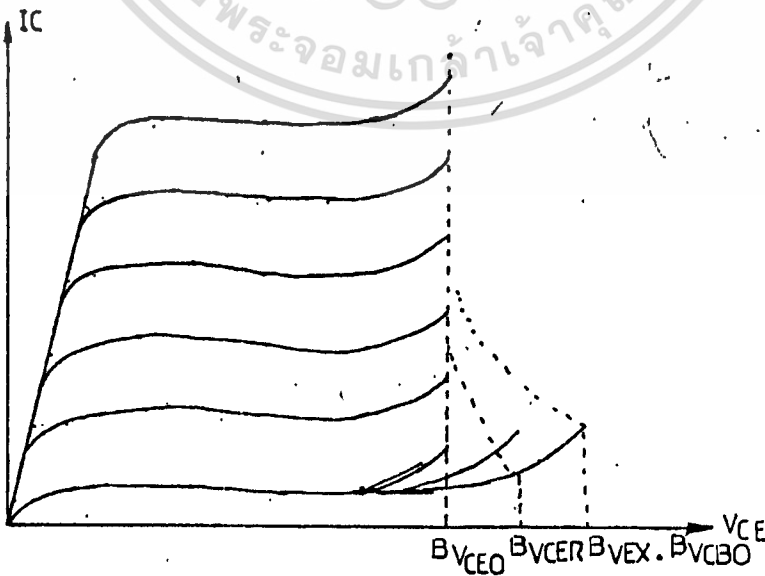
เมื่อเพิ่มแรงดัน ลักษณะของทรานซิสเตอร์จะเริ่มไม่เป็นเชิงเส้น เมื่อ V_{CE} มาถึงค่า ๆ หนึ่งจะเกิดปรากฏการณ์พังทะลาย (breakdown) ขึ้น กล่าวคือ อิเล็กตรอนที่รอยต่อไคร์รับการเร่งจากสนามไฟฟ้า จนสามารถทำให้เกิดอิเล็กตรอนขึ้นใหม่เพื่อชนกับอะตอม เราใช้สัญลักษณ์ BV_{CBO} สำหรับแรงดันพังทะลายของรอยต่อคอลเล็กเตอร์-เบส เมื่อเปิดวงจรที่อิมิตเตอร์

แรงดันพังทะลายระหว่างคอลเล็กเตอร์กับอิมิตเตอร์จะมีค่าต่ำกว่า BV_{CBO} เช่น แรงดันพังทะลาย BV_{GBO} ระหว่างคอลเล็กเตอร์กับอิมิตเตอร์ เมื่อเปิดวงจรที่เบสมีค่าประมาณ 0.3-0.5 เท่าของ นอกจากสัญลักษณ์ทั้งสองนี้ เรายังใช้สัญลักษณ์ของแรงดันพังทะลายตามลักษณะการล่อชั่วคราวทรานซิสเตอร์ ดังนี้

- BV_{cer} : แรงดันพังทะลายระหว่างคอลเล็กเตอร์กับอิมิตเตอร์ เมื่อล่อความต้านทานระหว่างเบสกับอิมิตเตอร์
- BV_{ces} : แรงดันพังทะลายเมื่อล่อวงจรเบสกับอิมิตเตอร์
- BV_{cex} : แรงดันพังทะลายเมื่อมีแรงดันไบแอสลบระหว่างเบสกับอิมิตเตอร์

แรงดันพังทะลาย จะมีค่าเล็กในรูปตามลำดับ ดังนี้

$$BV_{ceo} < BV_{cer} < BV_{ces} < BV_{cex} < BV_{cbo}$$



นอกจากการทะลุตามปรากฏการณ์ภูเขาละลาย (avalanche) ดังกล่าวข้างต้นแล้ว ยังมีปรากฏการณ์อีกประเภทหนึ่งซึ่งเรียกว่า การทะลุแบบที่สอง (secondary breakdown) ซึ่งมักจะเป็นคนเหตุสำคัญที่ทำให้ทรานซิสเตอร์เกิดความชำรุดเสียหาย ปรากฏการณ์นี้มีความซับซ้อนมาก และเป็นปรากฏการณ์ทางความร้อนและปรากฏการณ์ภูเขาละลายผสมผสานกัน ถ้าเกิดขึ้นในขณะที่รอยต่อเบส-อิมิเตอร์ไบแอสตรงก็จะอธิบายได้ดังนี้ พื้นที่รอบนอกของเบสที่อยู่ใกล้บริเวณของแวนดิกที่ฉายโลหะ เพื่อคือเป็นขั้วภายนอกนั้น มักจะได้รับการไบแอสมากกว่าทำให้กระแสคอลเล็กเตอร์มากกระจุกตัวในพื้นที่นี้ บางจุดจะร้อนมาก (hot spots) จุดนี้ก็จะนำกระแสมากขึ้น ทำให้ยิ่งร้อนขึ้นไปอีกจนเกิดการขาดเสถียรภาพทางอุณหภูมิเรียกว่าการ (runaway) ที่ไม่ก็อาจเกิดปรากฏการณ์ภูเขาละลายที่จุดนี้ก็ได้ เมื่ออุณหภูมิเพิ่มขึ้นถึงค่าหนึ่ง จะเกิดการทะลุแบบที่สอง เหมือนเกิดการลัดวงจรระหว่างอิมิเตอร์กับคอลเล็กเตอร์ อย่างไรก็ตามปรากฏการณ์นี้มักจะเกิดขึ้นในขณะที่ไบแอสกับรอยต่อเบส-อิมิเตอร์ เพื่อให้ทรานซิสเตอร์หยุดนำกระแส ในกรณีนี้พื้นที่ของเบสจะถูกไบแอสกลับไม่สม่ำเสมอ กล่าวคือ รอยนอกจะถูกไบแอสกลับก่อน ซึ่งทำให้กระแสคอลเล็กเตอร์มากกระจุกตัวอยู่ที่ตรงกลาง จนเกิดปรากฏการณ์ภูเขาละลายและจะเกิดความชำรุดเสียหายในเนื้อเบส เนื่องจากอุณหภูมิสูงเกินไป

รูปที่ 3.8.2 (ก) แสดงพื้นที่ปลอดภัยของทรานซิสเตอร์ ซึ่งได้แก่พื้นที่ในระนาบ I_c, v_{ce} ล้อมรอบด้วยขีดจำกัดในภาวะการทำงานแบบสถิตของทรานซิสเตอร์ สังเกตว่า สเกลที่ใช้เป็นล็อก ล็อก เซกแดนของพื้นที่ปลอดภัยเป็นดังนี้

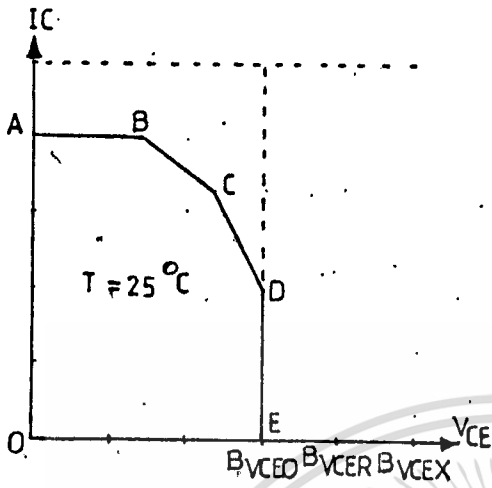
AB ตรงกับกระแสสูงสุด

BC ตรงกับกำลังสูญเสีย ($I_c v_{ce}$) สูงสุด คือ ไฮเปอร์โบล่า ของคาทอนกำลังของทรานซิสเตอร์ในสเกลเชิงเส้น ดังรูปที่ 3.8.2 (ข)

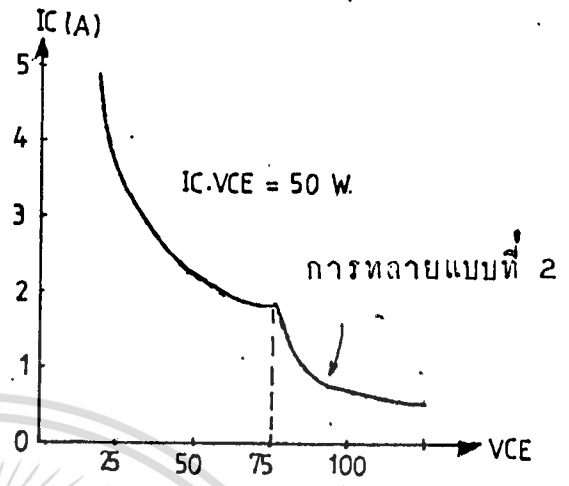
CD โลกัสของการทะลุแบบที่สอง

DE การทะลุ

เส้นประตรงกับพื้นที่ "ปลอดภัย" ในภาวะการทำงานแบบสวิตซ์ซึ่ง อย่างไรก็ตามพื้นที่นี้อาจจะไม่ปลอดภัยนัก เพราะเสี่ยงต่อการทะลุแบบที่สองเป็น



(ก) สเกลล็อก

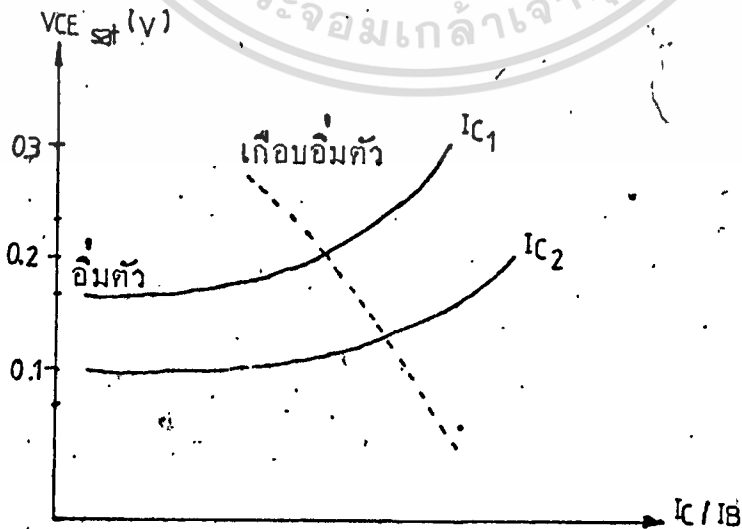


(ข) สเกลเชิงเส้น

รูปที่ 8.2 พื้นที่ปลอดภัยในการทำงานของทรานซิสเตอร์

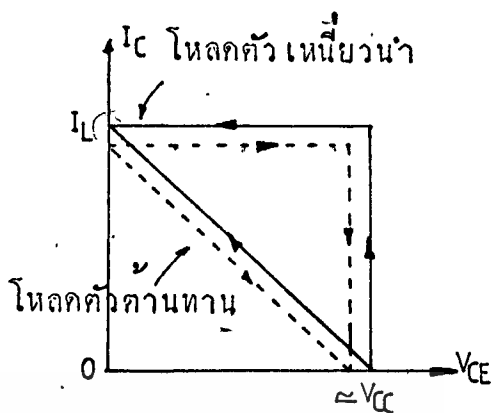
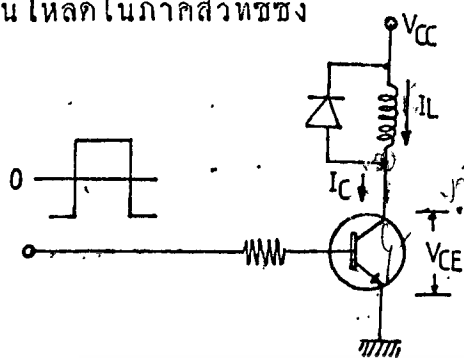
แรงดันอิมิต์

ในภาคโรงงานอัตราส่วนของกระแส $I_c/I_b = h_{fe}$ มีค่าคงตัวประมาณ 10 ถึง 20 สำหรับทรานซิสเตอร์กำลัง เมื่อทรานซิสเตอร์เริ่มเข้าสู่ภาคอิมิต์ อัตราส่วน I_c/I_b จะเริ่มลดลง ในขณะที่เดียวกันแรงดัน V_{ce} มีค่าใกล้ค่าอิมิต์ คือประมาณ 0.1 ถึง 0.5 โวลต์ แม้จะเพิ่ม I_B ขึ้นไปอีก V_{ce} จะมีค่าคงตัว (ดูรูปที่ 8.3.3)



เอกสารนี้เป็นรูปที่ 8.3.3 แสดงค่าแรงดัน V_{ce} ในภาคอิมิต์ นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

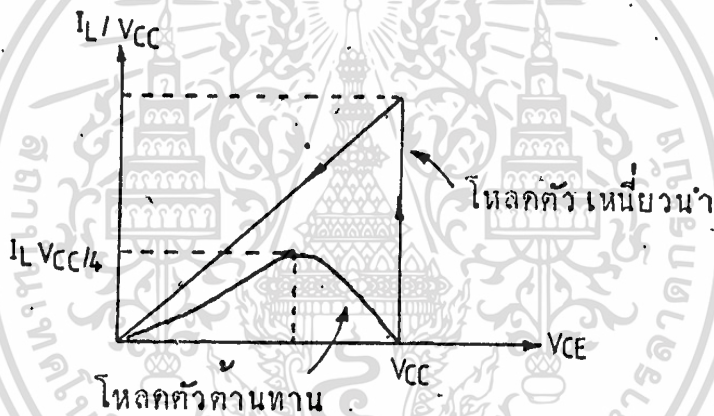
เส้นโหลดในภาคสวิตซ์ซิ่ง



(ก) การใช้ทรานซิสเตอร์เป็นสวิตซ์

(ข) เส้นโหลด

เมื่อมีตัวเหนี่ยวนำเป็นโหลด



(ค) ค่าฉับพลันของกำลังสูญเสียในทรานซิสเตอร์เมื่อเปลี่ยนสถานะ

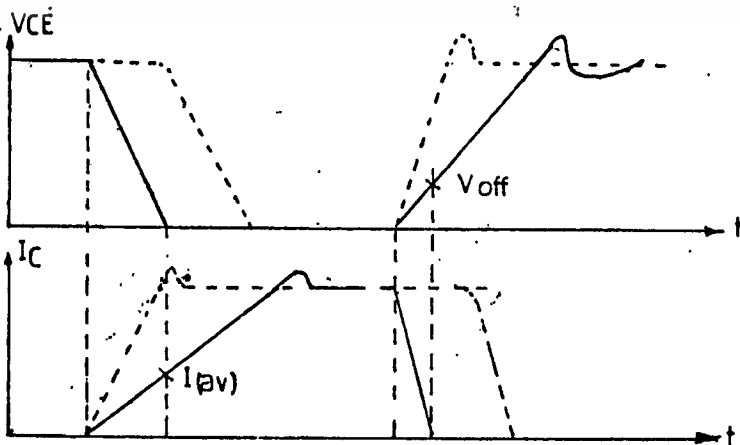
รูปที่ 8.5.14

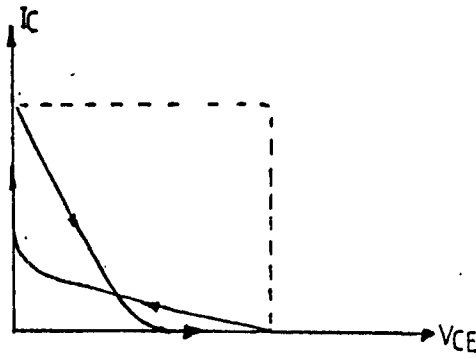
ในกรณีที่โหลดเป็นความต้านทาน เมื่อทรานซิสเตอร์เปลี่ยนสถานะจากอิมิต์ไปสู่การหยุดนำกระแสหรือกลับกัน เราคงมีความสัมพันธ์เชิงเส้นระหว่างกระแส I_C และแรงดัน V_{CE} ทั้งนี้ $V_{CC} = V_{CE} + I_C R$ สมการนี้ให้กราฟเป็นเส้นตรงเรียกว่าเส้นโหลด ในกรณีที่โหลดเป็นตัวเหนี่ยวนำและมีไดโอดชอร์ตคร่อมอยู่เรียกว่า ไดโอด (free wheel) ซึ่งใส่ไว้เพื่อเป็นทางผ่านกระแสของตัวเหนี่ยวนำเมื่อทรานซิสเตอร์หยุดนำกระแส (ดูรูปที่ 8.5.4 (ก)) สมมุติว่า ก่อนหน้านั้นทรานซิสเตอร์หยุดนำกระแส เมื่อ $t = 0$ เราใส่สัญญาณขั้นที่เบส เพื่อให้ทรานซิสเตอร์นำกระแสตามเอมิเตอร์ ไดโอดชอร์ตคร่อมยังนำกระแสอยู่ V_{CE} มีค่าคงตัวประมาณ V_{CC} ทรานซิสเตอร์จะเริ่มไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ย้ายเบนกระแส I_L จากโคโอด เมื่อกระแส I_C เพิ่มขึ้นถึงค่า I_{L1} โคโอด D จะหยุดนำกระแส แรงดัน V_{ce} จึงเริ่มลดลงจนถึงค่า $V_{ce sat}$ เส้นตรงของโคโอดในการสวิตช์เช่นนี้จะมีสองเส้นคือ เมื่อโคโอดนำกระแส $V_{ce} = V_{cc}$ เมื่อโคโอดหยุดนำกระแส $I_C = I_L$ (ดูรูปที่ 8.3.4 (ข)) ในทางกลับกันถ้าใส่สัญญาณขั้นที่เบสเพื่อให้อิทรานซิสเตอร์ เปลี่ยนจากอิมิตัว เป็นหยุดนำกระแส กราฟเท่าที่โคโอดยังไม่ทำงาน กระแสผ่านตัวเหนี่ยวนำก็ยังคงไหลผ่านทรานซิสเตอร์ ($I_C = I_L$) เมื่อโคโอดเริ่มทำงานจึงได้ $V_{ce} = V_{cc}$ การสวิตช์เมื่อโหลดเป็นตัวเหนี่ยวนำมีข้อดีฟังระวังมากกว่าเมื่อมีความต้านทานเป็นโหลด จะสังเกตได้ว่า ค่าฉับพลัน (instantaneous value) ของกำลังสูญเสีย ($i_c v_{ce}$) เมื่อมีตัวเหนี่ยวนำเป็นโหลด จะมีค่าสูงสุดมากกว่าคือ 4 เท่า ดูได้จากรูปที่ 8.3.4 (ค)

3.9 วงจรช่วยการสวิตช์ของทรานซิสเตอร์ (BJT)

ในหัวข้อ 3.8 เราได้ชี้ให้เห็นว่า ในกรณีที่มีโหลดเป็นตัวเหนี่ยวนำ กำลังสูญเสียในทรานซิสเตอร์ขณะเปลี่ยนสถานะจะมีค่าสูง และยังเสี่ยงต่อการชำรุดเสียหาย โดยการทะลุแบบที่สองอีกด้วย สาเหตุที่ กำลังสูญเสียมีค่าสูงก็คือ ในขณะที่เปลี่ยนสถานะทั้ง V_{ce} และ I_c มีค่าสูงพร้อม ๆ กัน หลักการในการลดกำลังสูญเสียก็คือ เมื่อควอจร (จากหยุดนำกระแสเป็นอิมิตัว) กราฟจะให้ V_{ce} ลดลงก่อนจากนั้นจึงให้ I_c เพิ่มขึ้น เมื่อควอจร (จากอิมิตัว เป็นหยุดนำกระแส) เราจะให้ I_c ลดลงก่อนจากนั้นจึงให้ V_{ce} ลดลงก่อนจากนั้นจึงให้ V_{ce} เพิ่มขึ้น (ดูรูปที่ 8.4.1) การประวิงการเพิ่มของ I_c และ V_{ce} ในขณะควอและควอจรตามลำดับ เช่นนี้จะลดกำลังสูญเสียลงได้มาก

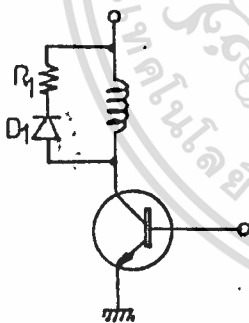




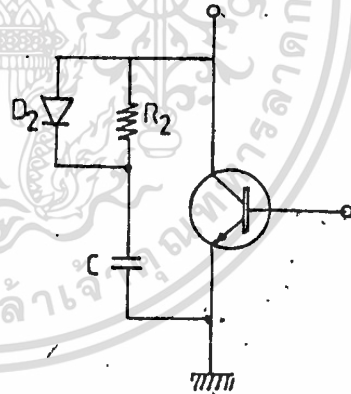
(ข) เส้นโหลด

รูปที่ 1.15 แสดงรูปคลื่นและเส้นโหลด เมื่อใช้วงจรช่วยการสวิตช์ (เส้นประคือ กรณีไม่มีวงจรช่วยการสวิตช์)

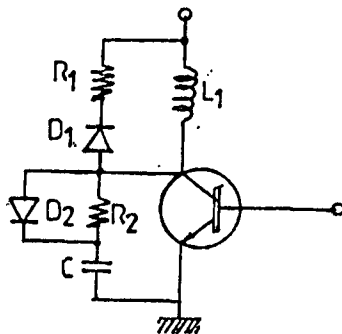
การประวิงการเพิ่มกระแสของวงจรทำได้โดยค่อตัวเหนี่ยวนำ x ค่าประมาณ 10. μH อนุกรมกับคอลเล็กเตอร์ ทว่าในขณะที่ค่อวงจรเราจะไม่ประวิงกระแส จึงคัก x ควดยโคโอด D_1 อนุกรมกับควมต้านทาน R_1 (กรรูปที่ 8.4.2 (ก)) ในช่วงหยุดค่นำกระแสจจร D_1, R_1 นี้จะร่วยระบายพลังงานที่โคสะสมไว้ใน x ในช่วงอิมค้วควย



(ก) วงจรประวิงกระแส



(ข) วงจรประวิงแรงค่น



(ค) วงจรช่วยการสวิตช์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานในพิธีการค่อพิธีการนี้ เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
รูปที่ 1.16
ไม่ว่ากรณีใดขงสงวน ยกขงห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การประวิงการ เพิ่มแรงดันขณะคัตวจรทำได้โดยต่อตัว เก็บประจุค่าประมาณ 10 นาโนเฟรค ครอบหวนซิสเตอร์โคโอก D_2 แต่ในขณะที่คัตวจร C จะไม่มีผลในการประวิงการลดลงของแรงดัน V_{ce} ในช่วงอิมคัว C จะคายประจุผ่าน R_2 (ดูรูปที่ 8.4.2 (ข))

เมื่อรวมวงจรที่ใช้ประวิงการ เพิ่มของกระแสและของแรงดัน เข้าด้วยกัน เราจะค้วจจรช่วยการสวิตช์ ดังในรูปที่ 8.4.2 (ค) วงจรช่วยการสวิตช์จะช่วยป้องกันการชารุกเสียหายของทรานซิสเตอร์ และเพิ่มความเชื่อถือได้ในการทำงาน เป็นสวิตช์



บทที่ 4

วงจรถบคุม

ในภาค **control** ของวงจร จะทำหน้าที่ตรวจสอบและควบคุมการทำงานของวงจร เพื่อให้มีเสถียรภาพมากที่สุด ในส่วนนี้จะมีวงจรหลักอยู่ 2 วงจร เพื่อให้มีเสถียรภาพมากที่สุด ในส่วนนี้จะมีวงจรหลักอยู่ 2 วงจร คือ วงจร เปรียบเทียบ และวงจร **PWM** (Pulse Width Modulation)

4.1 วงจร เปรียบเทียบ (Comparater)

วงจร เปรียบเทียบนั้น สามารถนำไปใช้ประโยชน์ได้อย่างกว้างขวาง ซึ่งลักษณะการใช้งานคล้ายกับสวิทซ์ การทำงานจะอาศัยคุณสมบัติของวงจร เปรียบเทียบ คือ แรงดันเอาต์พุตจะ เปลี่ยนแปลงทันทีที่แรงดันอินพุตมีค่ามากกว่าแรงดันอ้างอิง

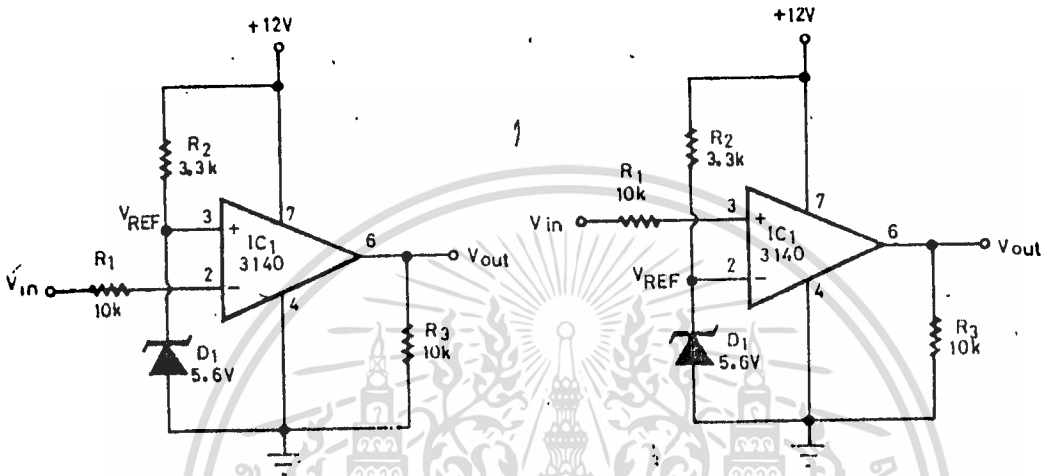
4.1.1 วงจร เปรียบเทียบแรงดันอย่างง่าย

วงจร เปรียบเทียบแรงดันอย่างง่ายแสดงไว้ในวงจรรูปที่ 4.1 ใช้ออปแอมป์เบอร์ 3140 ซึ่งมีคุณสมบัติดังนี้ คือ ลักษณะวงจร เป็นแบบ เปิดหุ้บ, อัตราการขยายแรงดันที่มีความถี่ต่ำเท่ากับ 100 เดซิเบล เอาต์พุตจะเปลี่ยนจากสถานะ "1" เป็นสถานะ "0" เมื่อแรงดันอินพุตมีค่ามากกว่า หรือน้อยกว่าแรงดันอ้างอิงเพียง 100 ไมโครโวลต์ นอกจากนี้ 3140 ยังสามารถใช้ได้กับแหล่งจ่ายไฟเดี่ยวและแหล่งจ่ายไฟคู่ และที่ต่างจากออปแอมป์เบอร์อื่น ๆ ก็คือ 3140 ยอมให้แรงดันอินพุตที่มีค่าลบ

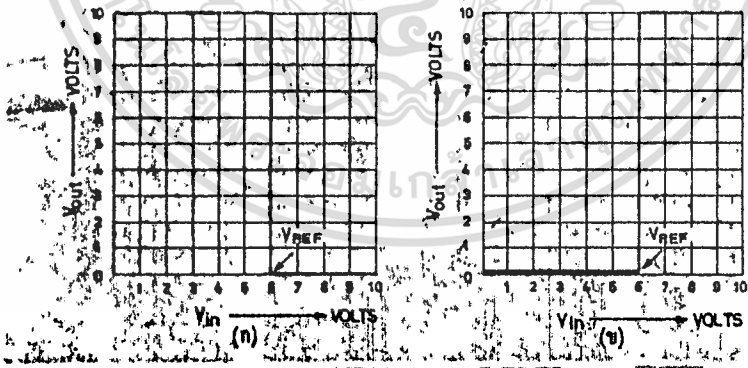
อธิบายการทำงานของวงจรในรูป 4.1 ก แรงดันอ้างอิง (Volt Reference) ซึ่งถูกกำหนดค่าโดย R_2 และซีเนอร์ไดโอด V_1 ถูกป้อนเข้าขา 3 ซึ่งเป็นขา นอนอินเวอร์ตคิ่งอินพุตของออปแอมป์ ส่วนแรงดันอินพุตถูกป้อนเข้าขา 2 ซึ่งเป็นขาอินเวอร์ตคิ่งอินพุตของออปแอมป์ โดยผ่านตัวต้านทาน R_1 เพื่อจำกัดกระแส เมื่อใดที่แรงดันอินพุตมีค่าน้อยกว่าแรงดันอ้างอิง เอาต์พุตจะอยู่ในสถานะ "1" และ เมื่อใดที่แรงดันอินพุตมีค่ามากกว่าแรงดันอ้างอิง เอาต์พุตจะอยู่ในสถานะ "0" ความสัมพันธ์ระหว่างอินพุตและ เอาต์พุตของวงจรแสดงไว้ในรูป 4.2 ข.

ในทางตรงกันข้าม ถ้าต้องการให้เอาต์พุตอยู่ในสถานะ "0" เมื่อค่าแรงดันมีค่าน้อยกว่าแรงดันอ้างอิงและอยู่ในสถานะ "1" เมื่อแรงดันอินพุตมีค่ามาก

กว่าแรงคั่นอ้างอิง เราสามารถทำได้โดยป้อนแรงคั่นอินพุทเข้าขา 3 และให้แรงคั่นอ้างอิงเข้าขา 2 ลักษณะวงจร และกราฟแสดงความสัมพันธ์ของอินพุท และเอาต์พุท แสดงไว้ในรูปที่ 4.1 ข. และ 4.2 ข.ตามลำดับ



รูปที่ 4.1 วงจร เปรียบเทียบแรงคั่นอย่างง่าย



รูปที่ 4.2 แสดงความสัมพันธ์ระหว่างอินพุทและเอาต์พุท

ข้อสังเกตบางประการในวงจรรูปที่ 4.1 ซึ่งใช้ไฟเลี้ยง 12 โวลต์ ประการแรกคือ แรงคั่นอ้างอิงสามารถปรับค่าได้อยู่ในช่วง 0 ถึง 2 โวลต์ได้ โดยที่ค่าปรับค่าได้ไว้ที่ขาออปแอมป์ที่ป้อนแรงคั่นอ้างอิง กับจุดที่มีค่าแรงคั่นอ้างอิงคงที่ (ในรูปที่ 4.1 ก. คือเข้าที่ขา 3 และจุดที่อยู่ระหว่าง R₂ และ D₁)

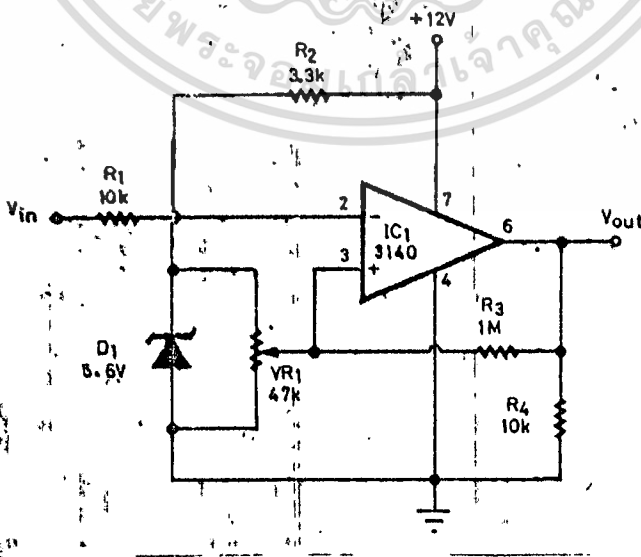
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากแรงดันที่ขาอินพุทของออปแอมป์มีค่าอยู่ในช่วง 0 โวลต์ถึง 2 โวลต์ เพราะฉะนั้น ถ้าต้องการให้วงจรทำงาน เมื่อแรงดันอินพุทมีค่ามากกว่า 2 โวลต์ สามารถทำได้โดยป้อนแรงดันอินพุทผ่านวงจรแบ่งแรงดัน

ประการสุดท้ายคือ ช่วงที่แรงดันอินพุทมีค่ามาก หรือน้อยกว่าแรงดันอ้างอิง น้อยมาก (น้อยกว่า 100 ไมโครโวลต์) ออปแอมป์จะไม่ทำงาน เป็นสวิตช์แค่ว่า ทำงานแบบลิเนียร์ ทำให้เกิดสัญญาณที่ไม่ต้องการ และ เอาท์พุทจะ เปลี่ยนแปลงตาม อินพุท ปัญหานี้จะหมดไปเมื่อใช้การป้อนกลับทางบวก แต่อย่างไรก็ดีการใช้การป้อน กลับทางบวกจะทำให้ เกิดการสูญเสียทางฮิส เทอรีซิสได้

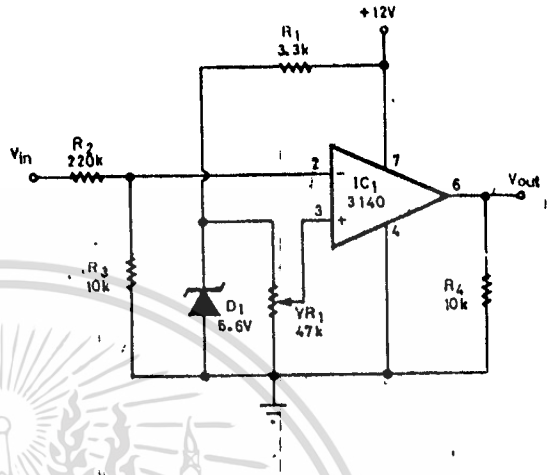
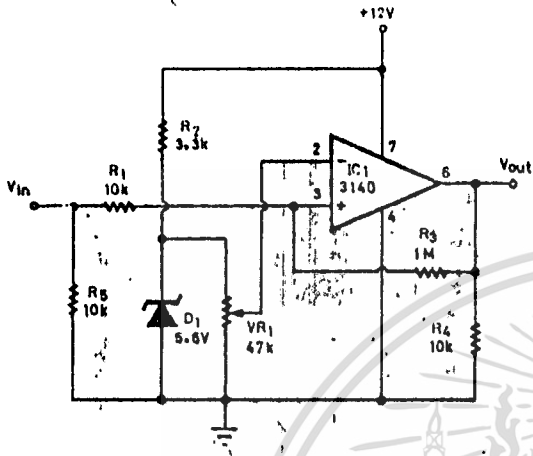
4.1.2 วงจร เปรียบเทียบแรงดันแบบพิเศษ

รูปที่ 4.3 ถึงรูปที่ 4.7 แสดงวงจร เปรียบเทียบแรงดันแบบพิเศษ เป็น วงจรที่แก้ปัญหาที่กล่าวมาแล้วข้างต้น ดัง เเน่รูปที่ 4.3 และรูปที่ 4.4 แสดงวงจร เปรียบเทียบแรงดันที่คักแปลงให้สามารถ ปรับจุดแรงดันที่เริ่มสวิตช์ (Switching Voltage) ได้โดยใช้ตัวต้านทานปรับค่า (VR₁) เพื่อปรับค่าแรงดันอ้างอิงที่ต้องการ ในช่วง 0 ถึง 5.6 โวลต์ และแก้ปัญหาสัญญาณที่ต้องการ โดยนำสัญญาณเอาท์พุท ป้อนกลับ เข้าไปยังขานอน-อิน เวอร์ตคั้งอินพุทผ่าน R₃ รูปที่ 4.4 ใส่ R₅ เพื่อลด การสูญเสียทางฮิส เทอรีซิส



รูปที่ 4.4 แสดงวงจร เปรียบเทียบที่ทำงาน เมื่อแรงดันอินพุทต่ำกว่าแรงดัน

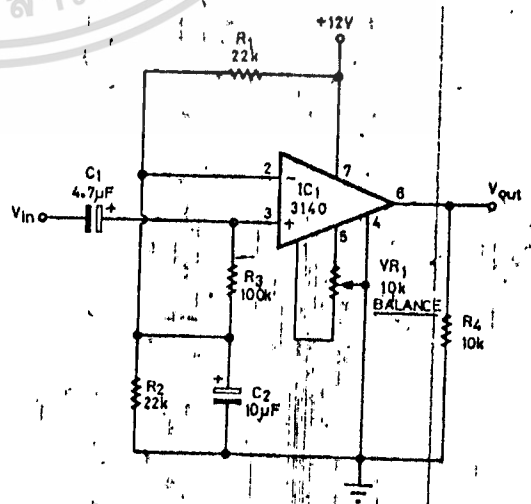
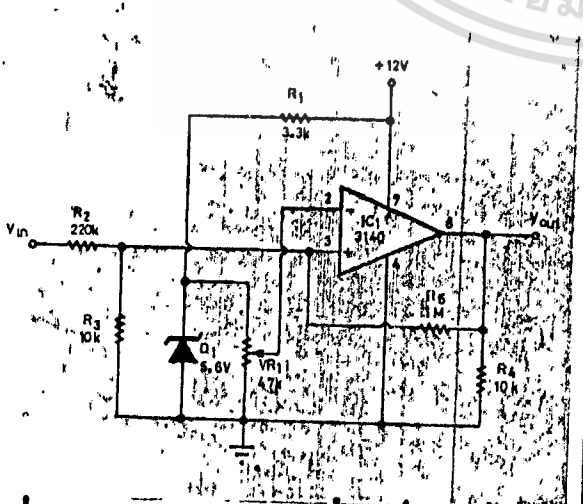
อ้างอิงซึ่งปรับได้ และมีวงจรป้อนกลับทางบวกด้วยนั้น ไม่นุญขาดให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 วงจร เปรียบเทียบที่มีคุณสมบัติเหมือนรูป แดงจรทำงานเมื่อแรงดันอินพุตมากกว่าแรงดันอ้างอิง

รูปที่ 4.5 วงจร เปรียบเทียบที่มีวงจรแบ่งแรงดันทางอินพุตให้ใช้ได้กับแรงดันถึง 150 โวลต์

รูปที่ 4.5 และรูปที่ 4.6 แดงวงจรที่ดัดแปลงให้ใช้ได้กับแรงดันอินพุตที่มีความมากกว่า (0-150 โวลต์) โดยคือ R_2 และ R_3 ซึ่งทำหน้าที่เป็นวงจรแบ่งแรงดันระหว่างสัญญาณอินพุต และอินพุตของออปแอมป์ ในรูปที่ 4.6 จะไม่เกิดเนื่องจากการป้อนกลับทางบวก



รูปที่ 4.6 เหมือนกับวงจรรูปที่ แต่มีการป้อนกลับทางบวก

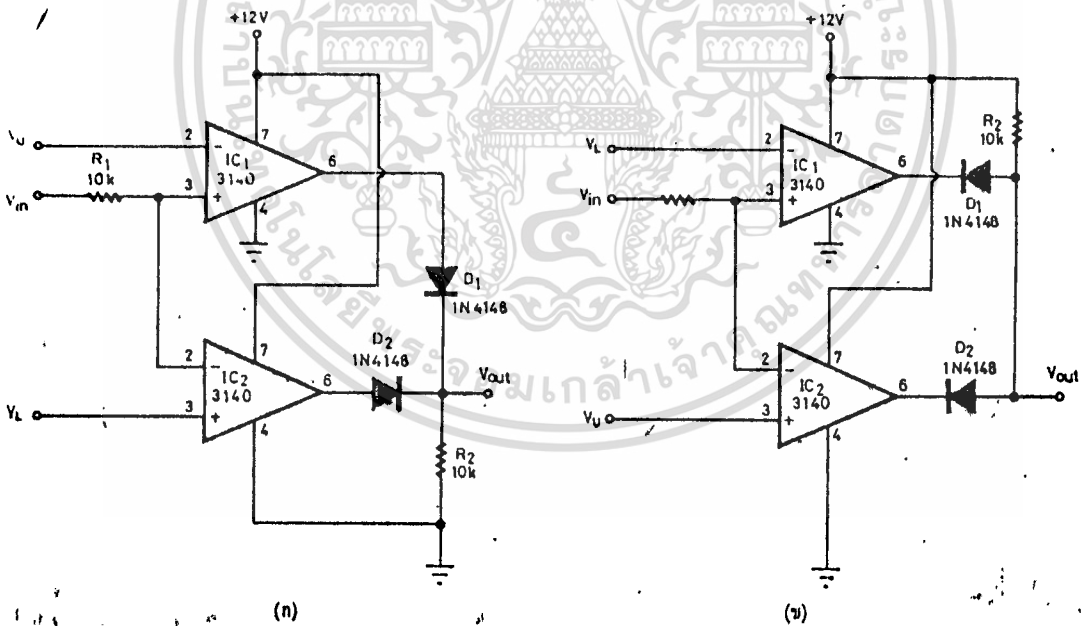
รูปที่ 4.7 เป็นวงจร เปลี่ยนสัญญาณอินพุตจากขาอินพุตเป็นสั เหลี่ยม

นี่เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานำไปใช้ประโยชน์ด้านการค้า ขยายเป็นสั เหลี่ยม

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.7 แสดงวงจร เปรียบเทียบที่ทำหน้าที่เปลี่ยนสัญญาณคลื่นรูปซายน์ เป็นสัญญาณสี่เหลี่ยม เมื่อสัญญาณอินพุตมีขนาด 10 มิลลิโวลต์จากยอดถึงยอดที่มีความถี่ 1 กิโลเฮิร์ต ซึ่งจะให้เอาต์พุตเป็นคลื่นรูปสี่เหลี่ยม อินพุตอิมพีแดนซ์มีค่า 100 - กิโลโอมห์ การทำงานของวงจรอธิบายโดยโคคังนี้ R_1 และ R_2 ท่อกันเป็นวงจรแบ่งแรงดันและทันทีที่สัญญาณอินพุตถูกป้อนเข้าขา 3 ผ่าน C_1 จะถูกนำไปเปรียบเทียบกับแรงดันอ้างอิงที่เข้าขา 2 R_5 ทำหน้าที่เป็นตัวปรับกระแสไปไบอัสให้ออปแอมป์ วงจรนี้มีความไวลดลง เมื่อความถี่ของสัญญาณอินพุตมีค่าเพิ่มขึ้น ซึ่งเป็นคุณสมบัติปกติของออปแอมป์

4.1.3 วงจร เปรียบเทียบแรงดันแบบกำหนดช่วง



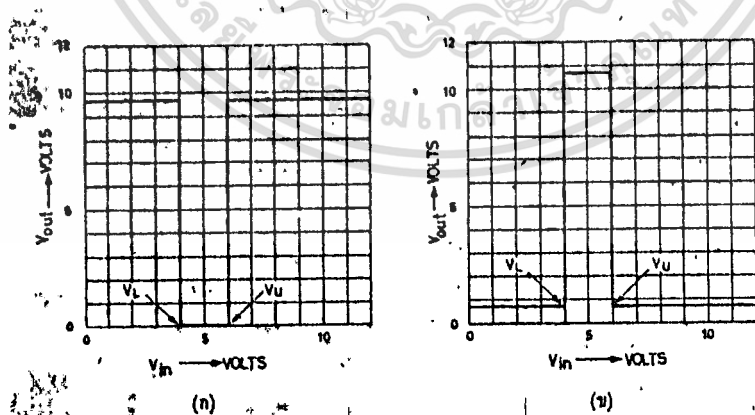
รูปที่ 4.8 เป็นวงจร เปรียบเทียบแรงดันแบบกำหนดช่วง ในรูป ก. จะให้เอาต์พุตเป็น "0" เมื่อแรงดันอินพุตอยู่ในช่วงที่กำหนด สำหรับรูป ข. จะให้เอาต์พุตตรงกันข้าม

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจร เปรียบเทียบแรงดันที่กล่าวมาแล้วนั้น เอาท์พุทจะ เปลี่ยนแปลงทันที ที่สัญญาณอินพุทมีค่ามากกว่าหรือน้อยกว่าแรงดันอ้างอิง แต่มีวิธีการหนึ่งที่ทำให้เอาท์พุท คงสภาพนั้นในแรงดันช่วงใดช่วงหนึ่งที่ต้องการ โดยการห่อวงจร เปรียบเทียบแรงดัน 2 วงจร เข้าด้วยกัน ทำให้เกิดแรงดันอ้างอิง 2 ค่า วิธีการนี้เรียกว่า วงจร เปรียบเทียบแบบกำหนดช่วง ลักษณะของวงจรแสดงไว้ในรูปที่ 4.8

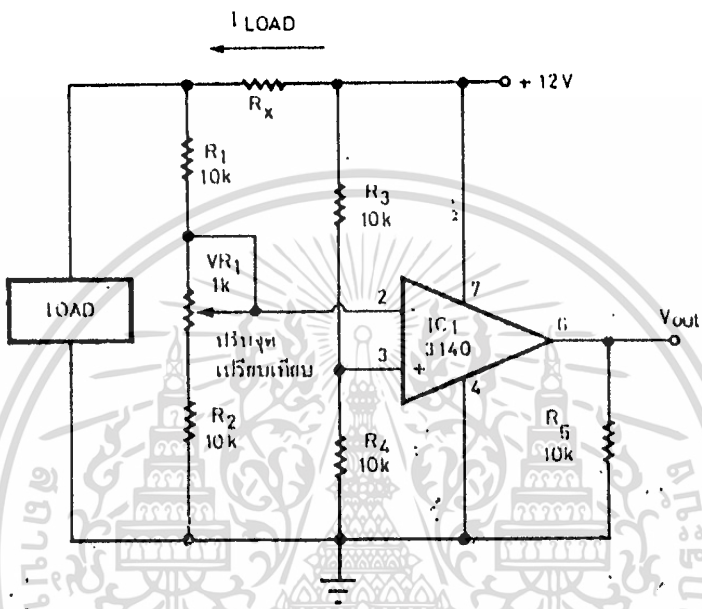
การทำงานของวงจรในรูปที่ 4.8 ก. อธิบายได้ดังนี้ เอาท์พุทของออปแอมป์ คิวบน (IC_1) จะอยู่ในสภาวะ "1" เมื่อแรงดันอินพุทมีค่ามากกว่า 6 โวลต์ (ค่าแรงดันอ้างอิงของออปแอมป์คิวบน) และเอาท์พุทของออปแอมป์คิวล่าง (IC_2) จะ อยู่ในสภาวะ "1" เมื่อแรงดันอินพุทมีน้อยกว่า 4 โวลต์ (ค่าแรงดันอ้างอิงของ ออปแอมป์คิวล่าง)

เอาท์พุทของออปแอมป์ทั้งสองผ่านไโคโอด D_1 และ D_2 โดยเชื่อมต่อกันด้วย R_2 ดังนั้นสัญญาณจะคงอยู่ในสภาวะ "0" เมื่อแรงดันอินพุทมีค่าอยู่ระหว่าง 4 โวลต์ ถึง 6 โวลต์ และจะเปลี่ยนเป็น "1" เมื่อแรงดันอินพุทมีค่านอกเหนือจากนี้ ค่าแรงดัน 4 โวลต์ถึง 6 โวลต์นี้เรียกว่า ขอบ เขตของช่วงที่กำหนด



รูปที่ 4.9 แสดงกราฟความสัมพันธ์ของอินพุทและเอาท์พุทของรูปที่ 4.8 ก และ 4.8 ข ตามลำดับ

รูปที่ 4.10 แสดงวงจร เปรียบเทียบแบบขั้นกับกระแส โดยนำมาตรวจจับกระแสไหลในวงจรจะเห็นว่าที่ขา 3 ของ IC 1 ใ้รับแรงดันเท่ากับ 1/2 ของไฟเลี้ยงจากวงจรแบ่งแรงดัน R3 และ R4 ที่จุดนี้จะนำมาใช้เป็นจุดแรงดันอ้างอิง



รูปที่ 4.10 เป็นวงจร เปรียบเทียบโดยคัดแปลงให้ตรวจจับกระแสได้ ส่วนที่ขา 2 ของ IC1 ก็จะได้รับแรงดันขนาดใกล้เคียงกับที่ขา 3 แต่แรงดันที่ขา 5 นี้ จะขึ้นอยู่กับกระแสที่ไหลผ่าน Rx Rx นี้ เราเลือกค่าตามขนาดกระแสของโหลด โดยให้สภาวะไหลคือกระแสปกติ ใ้มีแรงดันตกคร่อม Rx เท่ากับ 100 มิลลิโวลต์

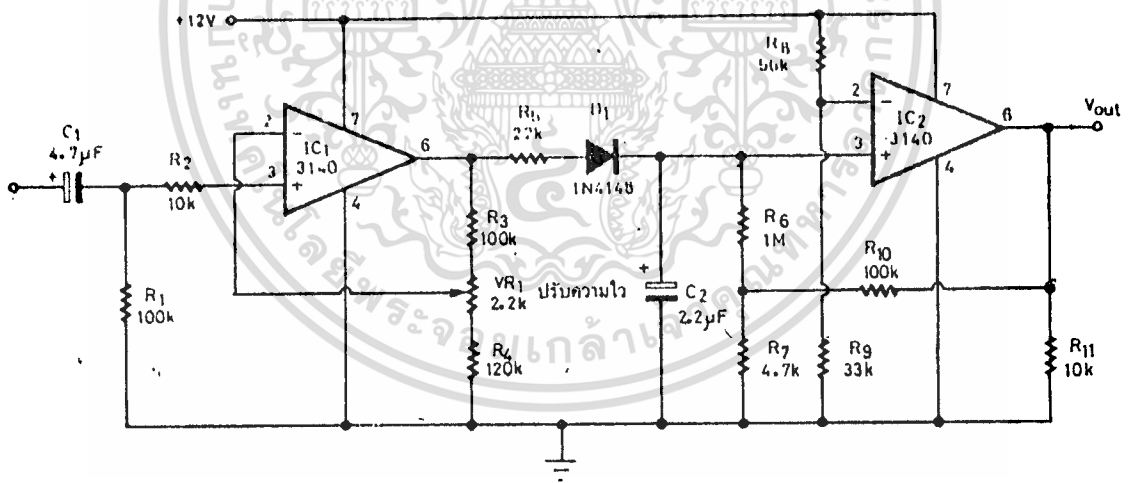
เมื่อป้อนแรงดันไฟเลี้ยงให้กับโหลด ผ่าน Rx จะทำให้เกิดแรงดันตกคร่อม Rx ประมาณ 100 มิลลิโวลต์ แรงดันอันนี้เมื่อเราคิดรวมกับแรงดันตกคร่อม R1, VR1 และ R2 จะได้ 12 โวลต์พอดี แต่ที่ขาสองของ IC 1 จะต้องมีแรงดันเท่ากับขา 3 เอาท์พุทของ IC 1 จึงจะเป็น "0" แรงดันอินพุทที่ขา 2 นี้ เราปรับที่ VR1 เพื่อให้เอาท์พุทของ IC1 เป็น "0" ตลอดเวลาที่โหลดยังกินกระแสปกติ

เมื่อโหลดเกิดการกินกระแสมากขึ้น เป็นผลใ้แรงดันตกคร่อม Rx มากตามกันั้นแรงดันที่ตกคร่อมรวมของ R1, VR1 และ R2 จะลดลง เป็นผลใ้แรงดัน

ที่ขา 2 ของ IC_1 ลดความไปด้วย กลายเป็นไม่เท่ากับขา 3 แล้ว เอาท์พุทจึงเปลี่ยนไปตามเงื่อนไข

ในทางตรงกันข้าม ถ้าหากโหลดกินกระแสลดลง หรือ เปิดวงจร ผลที่ตามมาก็คือ แรงดันตกคร่อม R_x จะลดลง เราสามารถตรวจจับได้ โดยสลับขา 2 และขา 3 เท่านั้น เพราะฉะนั้นเราจะได้อุปกรณ์ตรวจจับการกินกระแสของโหลดที่ลดลงได้

มีข้อสังเกตอย่างหนึ่งคือ R_x ที่ใช้จะต้องเป็นตัวผ่านกระแสให้กับโหลด ดังนั้นถ้าหากใช้ค่าสูง กระแสที่ผ่านไปยังโหลดก็จะลดลง ซึ่งอาจทำให้โหลดทำงานผิดปกติได้ แต่ถ้าใช้ค่าต่ำมากแรงดันตกคร่อมตัว R_x ก็จะต่ำมาก ทำให้ความเปลี่ยนแปลงของแรงดันตกคร่อม R_x เมื่อกระแสโหลดเปลี่ยนไปมีน้อยมาก ถ้าหากตัวเปรียบเทียบซึ่งก็คือ IC_1 ไม่มีประสิทธิภาพพอที่จะแยกความแตกต่างของค่าที่เปลี่ยนไปได้



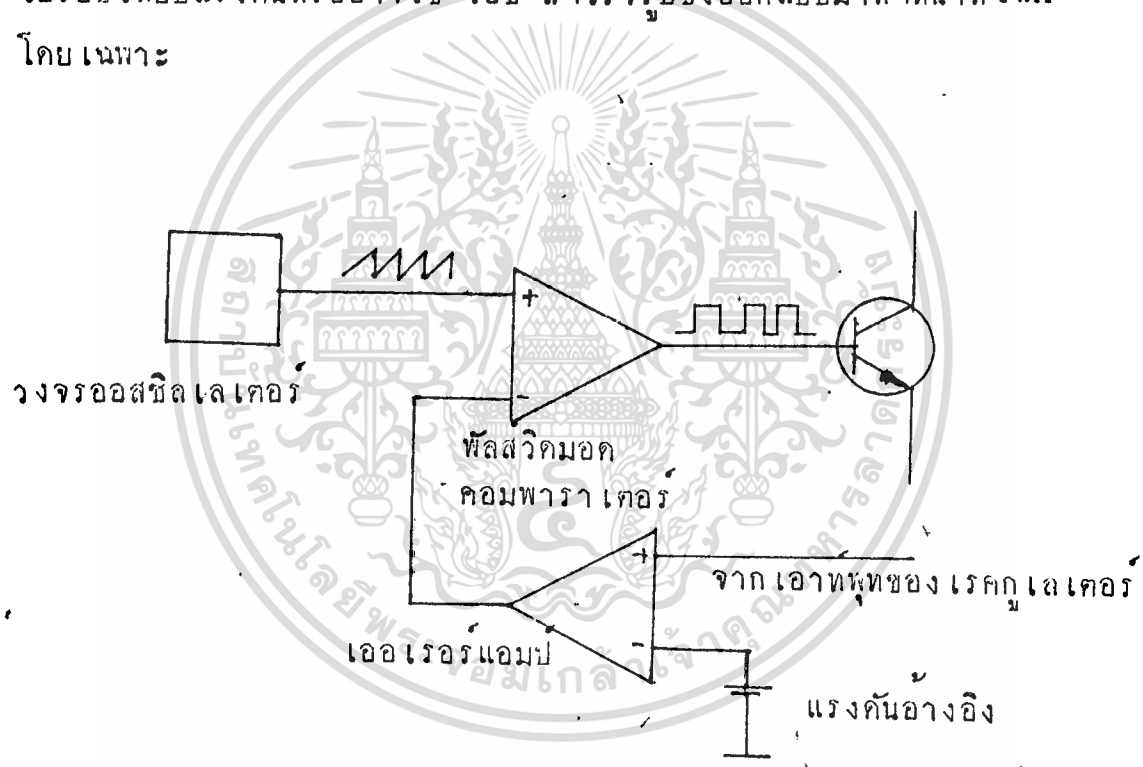
รูปที่ 4.11 เป็นวงจร เปรียบเทียบแรงดันไฟสถับ

รูปที่ 4.11 เป็นวงจร เปรียบเทียบแรงดันไฟสถับ เภ็น ซึ่งจะให้เอาท์พุทเป็น "1" เมื่อยอดของสัญญาณอินพุทไม่อยู่ในช่วง 6 ถึง 111 มิลลิโวลต์ โดยปรับตัวคานทานปรับค่าได้ VR_1 สัญญาณอินพุท เป็นไฟสถับถูกป้อนเข้ามาที่ขานอนอินเวอร์ตคิงอินพุทของ IC_1 ซึ่งทำหน้าที่เป็นวงจรขยายที่มีอัตราขยายอยู่ในช่วง 45-480 ขึ้นอยู่กับค่าของ VR_1 และเนื่องจาก IC_1 มีกราวด์ไฟ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น, ไมอนุญาตให้ไปใช้ประโยชน์ด้านการค้า ตรงกันข้ามกับแอปพลิเคชันเฉพาะสัญญาณอินพุทครึ่งบวก เอาท์พุทของ IC_1 ไปใช้

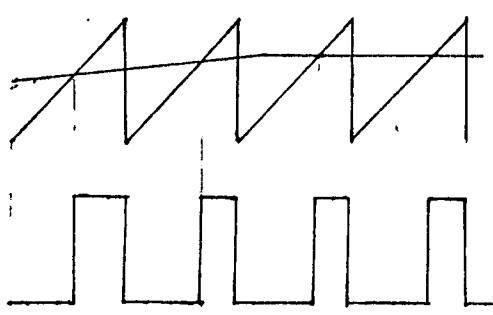
จะเป็นสัญญาณขยายครึ่งบวกของสัญญาณอินพุต และป้อนเข้าขาอินเวอร์ตคั้งอินพุตของตัวเปรียบเทียบแรงดัน IC 2 ผ่าน R 5, D1, C 2, R6 และ R7 เอาท์พุทของวงจรจะเป็น "1" เมื่อแรงดันที่ C2 มีค่ามากกว่าแรงดันที่จุดต่อของ R8 และ R9

4.2 วงจร PWM (Pulse Width Modulation)

วงจร PWM จะทำหน้าที่หลักในการควบคุมแรงดันทางด้านเอาต์พุทให้คงที่ โดยทั่วไป PWM เราสามารถสร้างจากออปแอมป์ ซึ่งทำหน้าที่เปรียบเทียบแรงดันหรืออาจใช้ ไอซี สำเร็จรูปซึ่งออกแบบมาทำหน้าที่ PWM โดยเฉพาะ



(ก) แรงดันไฟตรงจาก เอาท์พุทของ เออ เรอร์ แอมป์

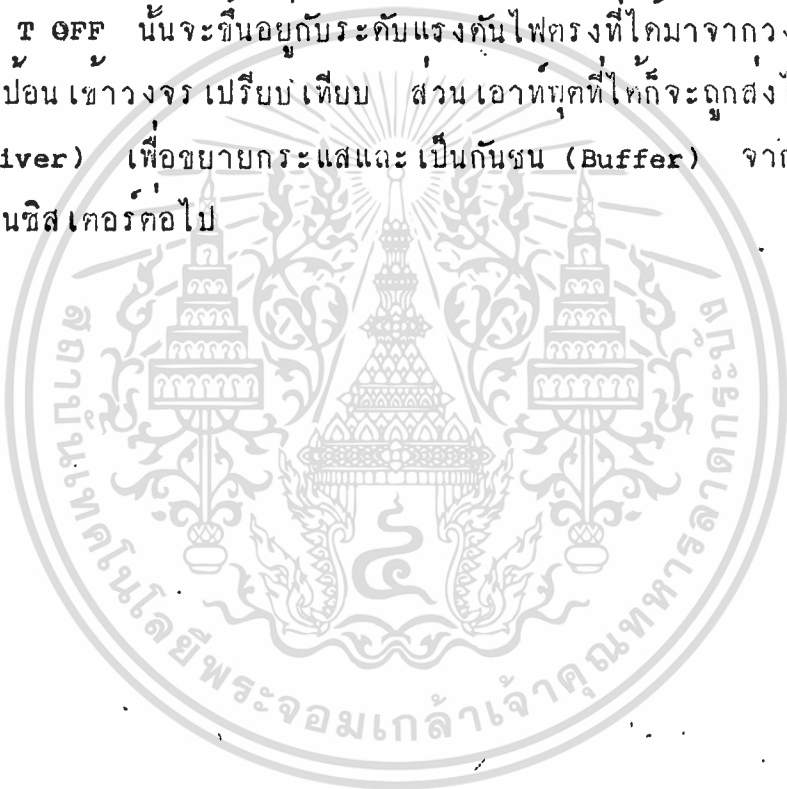


สัญญาณแรμπ์จากวงจรออสซิลเลเตอร์

(ข) สัญญาณเอาต์พุทของวงจรพัลส์วิคมอดคอมพาราเทออร์

เอกสารนี้เป็นรูปที่ 4 วงจร 2 ลักษณะ (ก) แสดงชุดควบคุมพัลส์วิคมอดคุณภาพให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิ(ข)คนแสดงรูปคลื่นต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของวงจรถวลุมแบบ PWM จะประกอบไปด้วยชุด
สร้างสัญญาณฟันเลื่อย (Saw Tooth Generator) หรืออาจเรียกว่าสัญญาณ
แรมป์ (Ramp) โดยสัญญาณชุดนี้จะถูกนำไป เปรียบเทียบกับแรงดันซึ่งมาจาก
เอาต์พุตของวงจรถวลุม ซึ่งงานของวงจรถวลุมความแตกต่างจากแรงดันอ้างอิงจุดหนึ่ง
ซึ่งแรงดันนี้ได้มาจากวงจรถวลุม เปรียบเทียบจะให้รูปสัญญาณเป็นพัลส์ ซึ่งการทำงานของ
ของสัญญาณพัลส์นี้ เราสามารถ เปลี่ยนคาบ เวลาหรือ เปลี่ยนความถี่ของวงจรถวลุม
สัญญาณฟันเลื่อย แต่โดยปกติเราจะให้คงที่ที่ความถี่ใดความถี่หนึ่ง ส่วนช่วง เวลา
T ON และ T OFF นั้นจะขึ้นอยู่กับระดับแรงดันไฟตรงที่ได้มาจากวงจรถวลุม Error
Amp แล้วป้อนเข้าวงจรถวลุม เปรียบเทียบ ส่วนเอาต์พุตที่ได้อีกจะถูกส่งไปเข้าวงจรถวลุม
ขับนำ (Driver) เพื่อขยายกระแสและเป็นกันชน (Buffer) จากนั้นก็จะส่งเข้า
สวิตชิงทรานซิสเตอร์ต่อไป



บทที่ 5

Rectifier และ Filter

การ Rectifier และ Filter ในส่วนนี้ เราจะกล่าวถึงเฉพาะกรณีของคานเอาต์พุตของวงจรคือการ Rectifier จากคานทุติยภูมิของหม้อแปลงกำลัง (Power Transformer) จากนั้นก็ทำการ Filter เพื่อให้ ดีซี เอาต์พุต มีการกระเพื่อม (Ripple) น้อยที่สุด

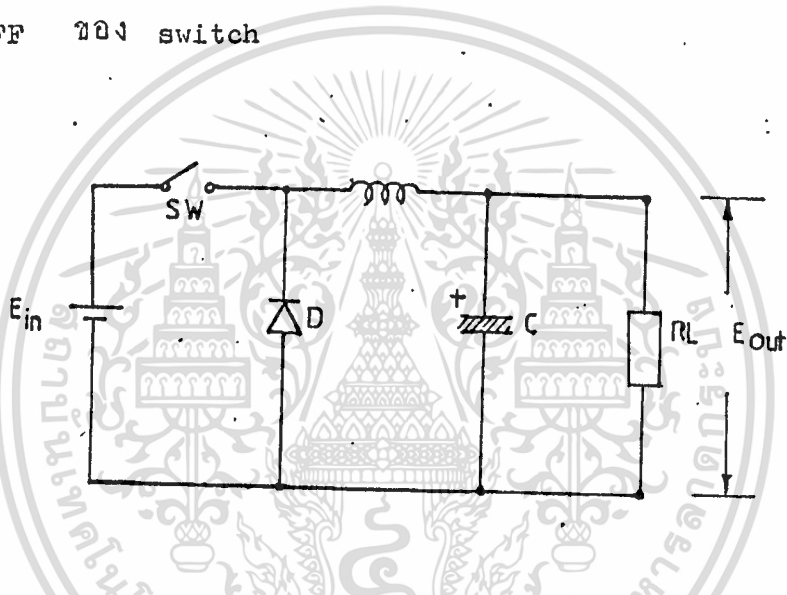
5.1 การ Rectifier และ Filter ของ power

Switching สวิตชิ่งที่ผ่าน Switching Transformer และจะถูก Filter เพื่อให้ได้ค่ากระแสและแรงดันตรงตามความต้องการ ในการออกแบบวงจรส่วนนี้จึงมีความสำคัญมากพอสมควร เนื่องจากสวิตชิ่งที่ได้จาก Switching Transformer นั้น เป็นสวิตชิ่งที่มีความถี่สูงมาก (20K_z) วงจร Rectifier จึงไม่จำเป็นต้องใช้แบบ Full Wave ใช้วงจร Half Wave Rectifier ก็เพียงพอ เพราะความถี่ที่สูง ก็จะสามารถทำให้เรียบได้ง่าย

สำหรับวงจร Filter ในส่วนนี้ ส่วนใหญ่จะใช้แบบ Pi-Filter เนื่องจากความถี่สูง วงจร Pi-Filter จะให้ประสิทธิภาพที่เหนือกว่าวงจรแบบอื่น คือ อาศัยคุณสมบัติของ L และ C

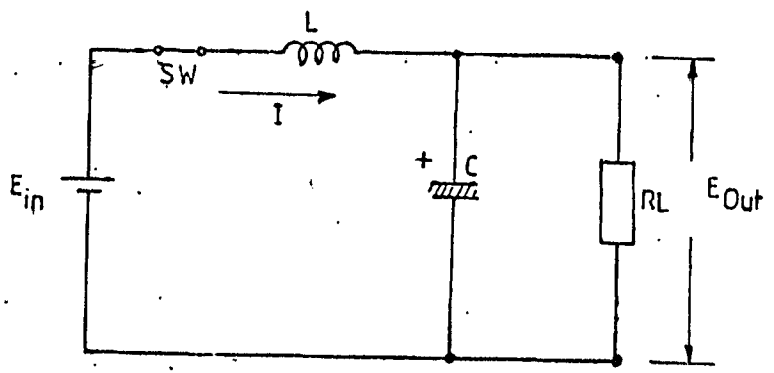
5.2 การวิเคราะห์วงจร Out put filter

การทำงานของ switching power supply ซึ่งอาศัยการ ON - OFF ของ transistor switching ป้อนสัญญาณให้กับ transformer switching ทางคาน primary และ Induce ไปยังขด secondary ดังนั้นสัญญาณ Out put ที่ขด secondary จึงมีลักษณะเป็น Pulse ความถี่จะการ ON - OFF ของ Transistor switching การทำงานของวงจร rectifier และ filter จึงขึ้นอยู่กับสัญญาณ Pulse In put นี้ด้วย ซึ่งเปรียบเสมือนการ ON - OFF ของ switch



รูปที่ 1.3 แสดงการทำงานของวงจร filter

พิจารณาช่วงที่ SW. ON



รูปที่ 1.4 ช่วงที่ SW. ON

เป็นช่วงที่มี pulse เข้ามา diode ทำตัวเหมือนเบ็ดวงจร

$$E_{in} = L \frac{di}{dt} + E_{out} \quad (5.1)$$

เมื่อ E_{in} : In put voltage (V)

L : Inductance filter (H)

I : current in circuit at SW. ON (A)

E_{out} : DC out put voltage (V)

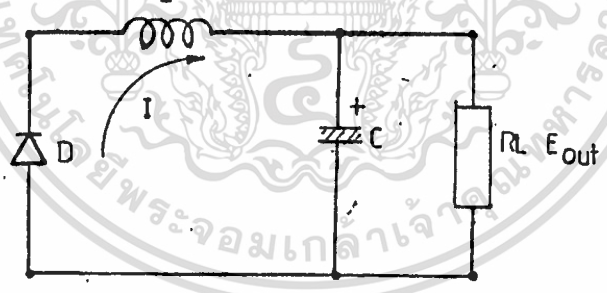
จากสมการที่ (1)

$$\frac{di}{dt} : \frac{E_{in} - E_{out}}{L} \quad (5.2)$$

จากสมการที่ (2)

$$I : \frac{E_{in} - E_{out}}{L} \cdot t_{on} \quad (5.3)$$

พิจารณาช่วงที่ SW. OFF



รูปที่ 1.5 ช่วงที่ SW. OFF

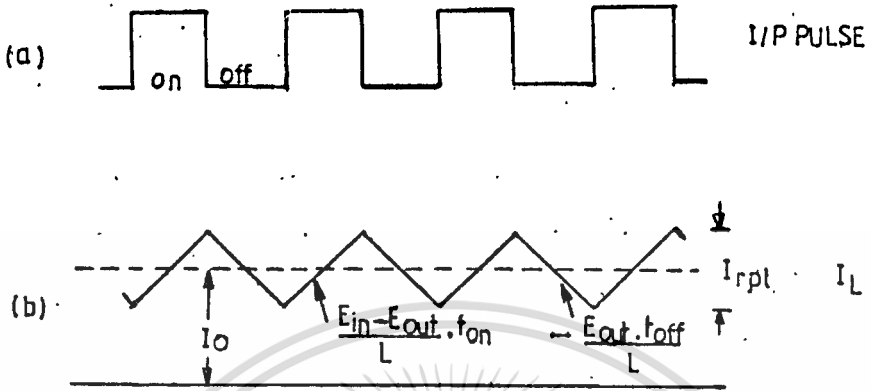
คือช่วงที่ไม่มี pulse เข้ามา diode ซึ่งทำตัวเสมือนตัดวงจร

$$L \frac{di}{dt} + E_{out} = 0 \quad (5.4)$$

$$\frac{di}{dt} = - \frac{E_{out}}{L} \quad (5.5)$$

$$I = - \frac{E_{out}}{L} \cdot t_{off} \quad (5.6)$$

การหาค่า I



รูปที่ 1.6 แสดง wave form ของสัญญาณ Output

จากรูป 1.6 (b) และสมการที่ (5.3)

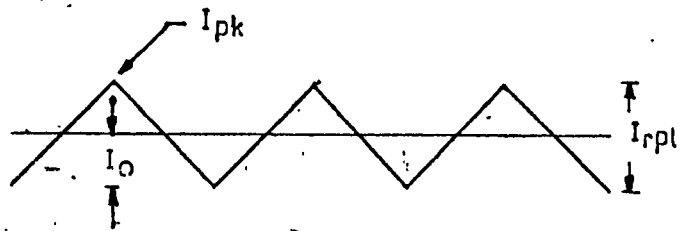
$$I_{pk} = \frac{E_{in} - E_{out} \cdot t_{on}}{L} \quad (5.7)$$

เมื่อ I_{pk} : peake current ที่ผ่าน L_1
 t_{on} : ช่วงเวลาที่ SW. ON

$$I_{ul} = \frac{I_{rpl}}{2} (=I_o) \quad (5.8)$$

เมื่อ I_{rpl} : Peak ripple current
 I_{ul} : average peak ripple current
 I_o : out put current

จากรูป 1.7 $I_o = \frac{I_{rpl}}{2} (=I_{ul})$, $I_{pk} = I_{rpl}$ (5.9)



ผลของกระแสเนื่องจาก L

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 รูปที่ 1.7 แสดง wave form ของ ripple filter
 ไม่ว่าจะผิดใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการ (5.8) และ (5.9)

$$\therefore I_{pk} = I_{rpl} = 2 I_{ul} \quad (5.10)$$

จากสมการ (5.7) และ (5.10)

$$2 I_{ul} = \frac{E_{in} - E_{out}}{L} \cdot t_{on} \quad (5.11)$$

จะได้อา $I_{ul} = \frac{E_{in} - E_{out}}{2L} \cdot t_{on}$

หรือ $I_{ul} = \frac{1}{5} I_o (\max)$ ถึง $\frac{1}{20} I_o (\max)$ (5.12)

จากสมการ (5.11) และ (5.12)

$$L > (2.5 - 10) \frac{E_{in} - E_{out}}{I_o (\max)} \cdot t_{on} \quad (5.13)$$

เมื่อ $E_{out} = \frac{t_{on}}{T} \cdot E_{in}$ (5.14)

$$T = \frac{1}{f} \quad (5.15)$$

จากสมการ (5.13) และ (5.14)

$$\therefore L > \frac{(2.5 - 10) (E_{in} - E_{out}) \cdot E_{out} \cdot T}{I_o (\max) E_{in}} \quad (5.16)$$

การหาค่า C

การจะหาค่า C ได้ เราจะต้อง ripple voltage peak to peak ($4E_o$)

ก่อน

จากสูตร $E_o = \frac{1}{C} \int i dt$ (5.17)

$$E_o = \frac{I_{rpl}}{C} \cdot t_{off} \quad (5.18)$$

เมื่อ $I_{rpl} = I_{pk}$ ดังนั้น

$$E_o = \frac{I_{pk}}{C} \cdot t_{off} \quad (5.19)$$

$$\therefore C = \frac{I_{pk}}{\Delta E_o} \cdot t_{off} \quad (5.20)$$

จากสมการ (5.10) และ (5.20)

$$C = \frac{E_{in} - E_{out}}{L} \cdot t_{off} \cdot t_{off} \quad (5.21)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I = \frac{\frac{t_{on}}{T} \cdot E_{in} \cdot t_{off}}{L} \quad (5.22)$$

จาก $\frac{t_{on}}{T}$ และสมการ (5.22)

$$I = \frac{-\epsilon \cdot E_{in} \cdot T (1 - \epsilon)}{L} \quad (5.23)$$

$$= \frac{-E_{in} (1 - \epsilon) \epsilon \cdot T}{L}$$

ถ้า $\epsilon = \frac{1}{2}$, $t_{on} = t_{off} = \frac{1}{2} T$

แทนในสมการ (5.22)

$$\therefore C = \frac{E_{in} - E_{out}}{4 E_o \cdot L} \cdot T^2 \quad (5.24)$$

การคำนวณหาจำนวนรอบของ Inductor filter

$$\text{จากสูตร } L = AL \times N^2 \times 10^{-9} \quad (5.25)$$

$$\therefore N = \sqrt{\frac{L \times 10^{-9}}{AL}} \text{ Turn} \quad (5.26)$$

เมื่อ N : จำนวนรอบ (T)

AL : ปริมาตรของลวด (nH/T²)

L : Inductance (H)

5.3 การออกแบบวงจร filter

ในการออกแบบวงจร filter นั้น สิ่งที่ต้องทราบก็คือ E_{out}

แรงดันทางออก out. put (DC out put voltage) $I_o(\max)$ กระแสสูงสุดทางออก out put (maximum out put current) E_{in} แรงดันสูงสุดทางเข้า in put (in put voltage peak to peak) แรงดันกระเพื่อมสูงสุดที่ out put (ripple voltage peak to peak) และ f ความถี่ในการ switch (switching frequency)

ตัวอย่างการออกแบบวงจร filter

- ความถี่ 20 KHz

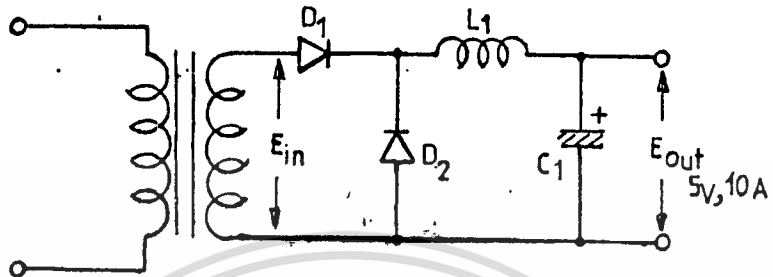
- แรงดัน out put 5 V. DC

- แรงดัน in put 20 V. p-p

- กระแส out put 10 A. ศึกษาเท่านั้น ไม่นุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- แรงดัน ripple 50 mv p-p



รูปที่ 1.8 half wave LC filter

1. หาค่า L1

$$L1 = \frac{(2.5 - 10) (E_{in} - E_{out})}{I_o (max)} \cdot \frac{E_{out}}{E_{in}} \cdot T$$

$$= \frac{5 (20 - 5)}{10} \cdot \frac{5}{20} \cdot \frac{1}{20 \times 10^3}$$

$$= 94 \mu H$$

2. หาค่า C1

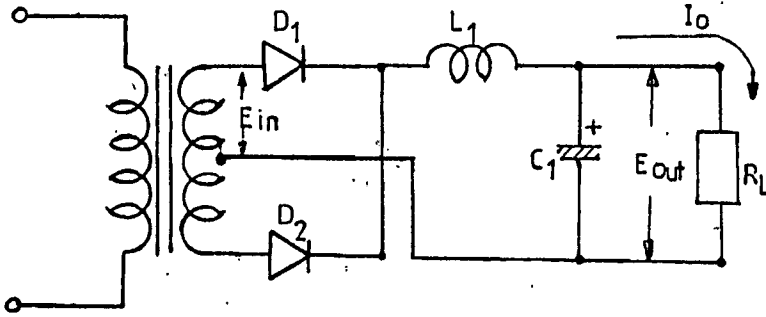
$$C1 = \frac{E_{in} - E_{out}}{4 \times E_o \times L} \times T^2$$

$$= \frac{20 - 5}{4 \times 50 \times 10^{-3} \times 94 \times 10^{-6}} \times \left(\frac{1}{20 \times 10^3} \right)^2$$

$$= 2000 \mu F$$

ตัวอย่างที่ 2

- ความถี่ 20 KHz
- แรงดัน out put 15 V. DC
- แรงดัน in put 21 V. p-p
- กระแส out put 3.3 A.
- แรงดัน ripple 50 mv p-p



รูปที่ 1.9 full wave LC filter

1. หาค่า L_1

$$L_1 = \frac{2.5 (21 - 15)}{3.3} \cdot \frac{15}{21} \times \frac{1}{40 \times 10^3}$$

$$= 80 \text{ } \mu\text{H}$$

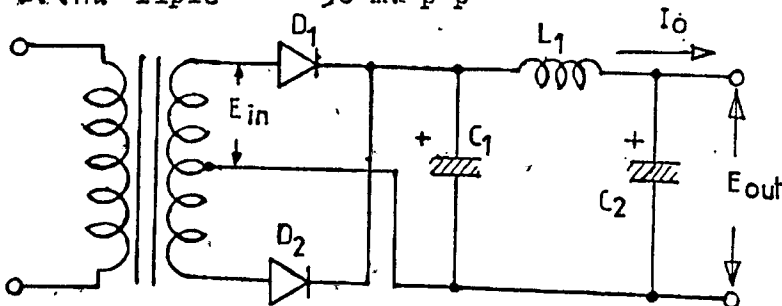
2. หาค่า C_1

$$C_1 = \frac{21 - 15}{4 \times 50 \times 10^{-3} \times 80 \times 10^{-6}} \cdot \frac{1}{40 \times 10^3}$$

$$= 232 \text{ } \mu\text{F}$$

ตัวอย่างที่ 3

- ความถี่ 20 KHz
- แรงดัน out put 5 V.
- แรงดัน in put 7.5 V.
- กระแส out put 30 A.
- ค่า ripple 50 mv p-p



เอกสารนี้เป็นเอกสารตัวอย่างที่จัดทำขึ้นเพื่อใช้ในการเรียนการสอนเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1. ทาคา L1

$$\begin{aligned} L1 &= \frac{10(7.5 - 5)}{30} \cdot \frac{5}{7.5} \cdot \frac{1}{40 \cdot 10^3} \\ &= 14 \text{ IH} \end{aligned}$$

2. ทาคา C1

$$\begin{aligned} C1 &= \frac{7.5 - 5}{4 \cdot 50 \cdot 10^{-3}} \cdot 14 \cdot 10^{-6} \\ &= 558 \text{ IH} \end{aligned}$$

$$\left(\frac{1}{40 \times 10^3} \right)^2$$

3. ทาคา C2

$$C2 = C1 \text{ หรือ } = \left(\frac{1}{2} \sim \frac{1}{3} \right) C1$$

$$C2 = \frac{1}{3} \times 558$$

$$= 4400 \text{ IH}$$

บทที่ 6

ลักษณะของวงจรและการสร้าง

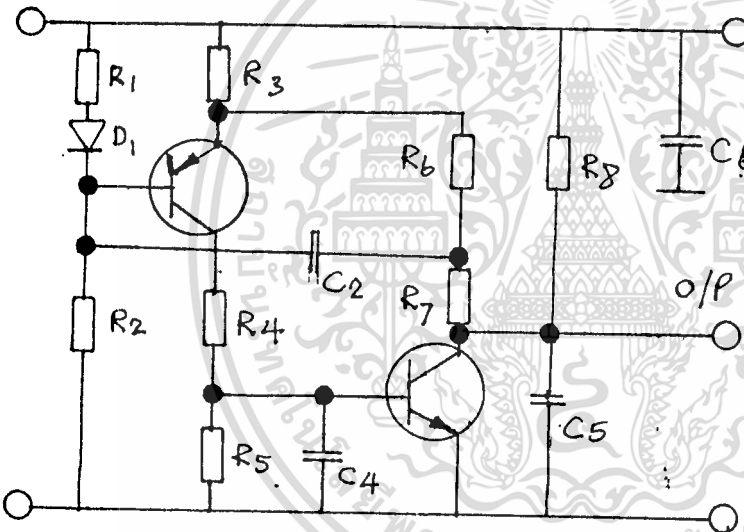
ในการสร้างวงจรต้นแบบนั้นจะต้องใช้วงจรสวิตชิ่งเพาเวอร์
 ชั้นพลาซมี ทรานซิสเตอร์เวอร์ส คอนเวอเตอร์ โดยลักษณะการทำงานแบบเพิ่มแรงดัน
 ซึ่งเรียกววงจรแบบนี้ว่า DC TO DC Converter

6.1 ส่วนประกอบของวงจร

6.1.1 วงจรสร้างสัญญาณรูปฟันเลื่อย (Saw Tooth Generator)

วงจรสร้างสัญญาณรูปฟันเลื่อยจะประกอบด้วยทรานซิสเตอร์

2 ตัว คือ Q_1 และ Q_2



รูป 6.1 แสดงวงจรการสร้างสัญญาณรูปฟันเลื่อย
 การทำงาน

การ ON และ OFF ของ Q_2 จะอาศัยการป้อนกลับโดย C_2
 เข้าไปยัง เบสของ Q_1 C_4 จะเป็นตัวชาร์จประจุ ทำให้เกิดสัญญาณแบบแรมป์
 (Ramp) ซึ่งจะทำให้มีเอาต์พุตเป็นรูปฟันเลื่อย

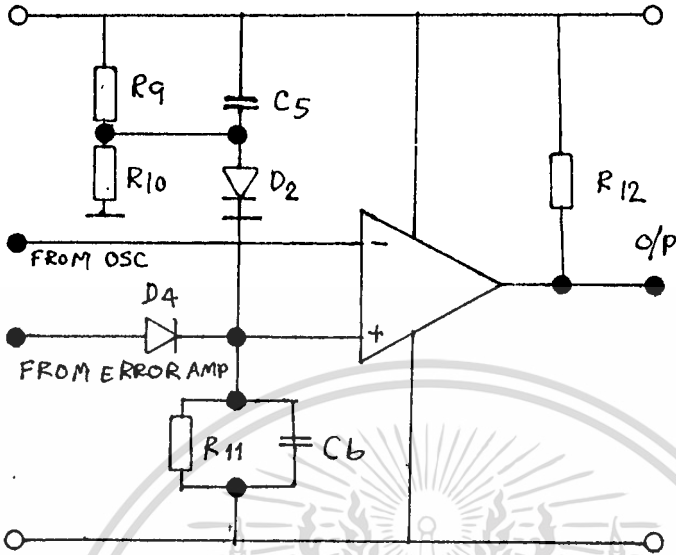
6.1.2 PWM

ออปแอมป์ 1A จะทำหน้าที่ พัลส์ วิกต์ มอดคูลเลเตอร์ โดยที่
 ขา 8 จะรับสัญญาณรูปสามเหลี่ยมเข้ามา เปรียบเทียบกับไฟ DC ที่มาจากภาค

เอกสาร Error Amp ซึ่ง เข้าที่ขา 9 และเอาต์พุตที่ขา 14 จะป้อนเข้าภาค Driver

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

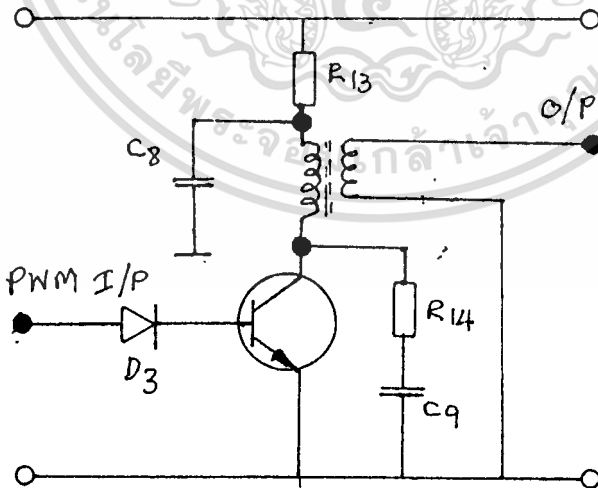
ตามรูป 6.2



รูป 6.2 แสดงส่วนของ PWM

6.1.3 Driver

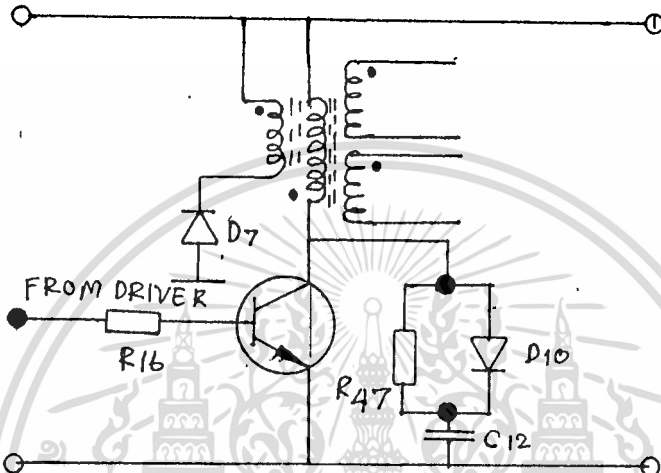
ภาค Driver จะประกอบควมทรานซิสเตอร์ Q_3 และ T_1 และมีวงจรสับเบรคคัย คือ R_{14} และ C_9 ลักษณะของวงจรเป็นตามรูป 6.3



รูป 6.3 แสดงรูปวงจรขับนำ

6.1.4 Power Switching

ภาคนี้ประกอบด้วย Q_4 ซึ่งเป็นเพาเวอร์ทรานซิสเตอร์ สวิตช์ หมอแปลง T_2 ซึ่งเป็น เพาเวอร์ ทรานส์ฟอร์มเมอร์ ซึ่งใช้แกนเฟอร์ไรท์และวงจร ฉนวน เบอร์ ซึ่งมี R_{47} D_{10} C_{12} ลักษณะวงจรเป็นตามรูป 6.4

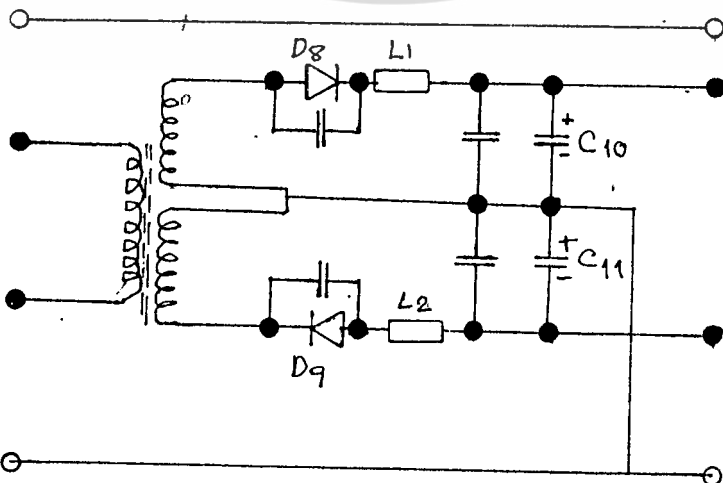


รูป 6.4 แสดงวงจรเพาเวอร์ สวิตช์

6.1.5 Rectifier และ Filter

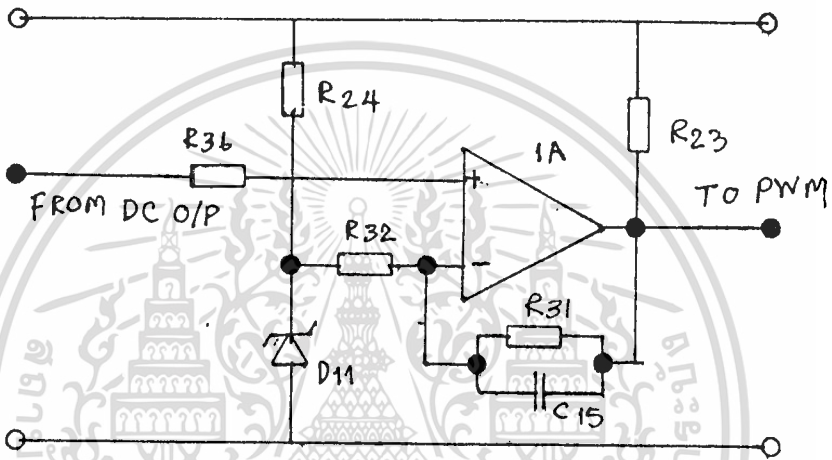
D_8 และ D_9 จะทำหน้าที่ Rectifier D_8 จะ Rectifier ให้เอาต์พุตเป็นไฟบวกประมาณ 35 โวลต์ และ D_9 จะให้เอาต์พุตประมาณ -35 โวลต์

สำหรับการ Filter จะใช้ L_1, L_2 และ C_{10}, C_{11} ตามรูป 6.5



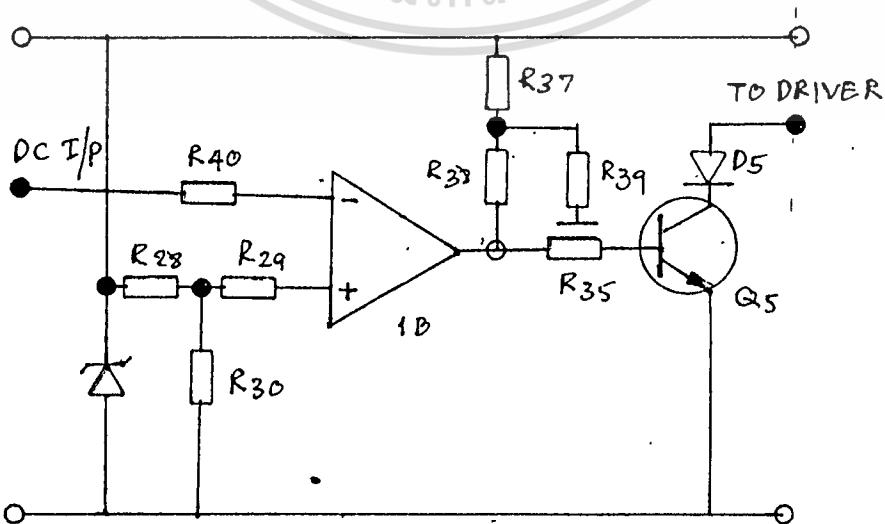
6.1.6 ส่วนวงจรควบคุม

วงจรควบคุมจะมี ออป แอมป์ อยู่ 2 ตัว คือ ออปแอมป์ 1B จะทำหน้าที่ Error Amp การทำงานของมันคือ การเปรียบเทียบแรงดันเอาต์พุตกับแรงดันที่คงที่ (Constant Voltage) แรงดันคงที่ที่ได้อาจมาจากซีเนอร์ ไดโอด D₁₁ จ่ายแรงดันคงที่เข้าขา 10 ของออป แอมป์ 1B และที่ขา 11 จะได้รับแรงดันจากเอาต์พุตของอินพุตเข้ามาตามรูป 6.6



รูป 6.6 แสดงวงจรควบคุม

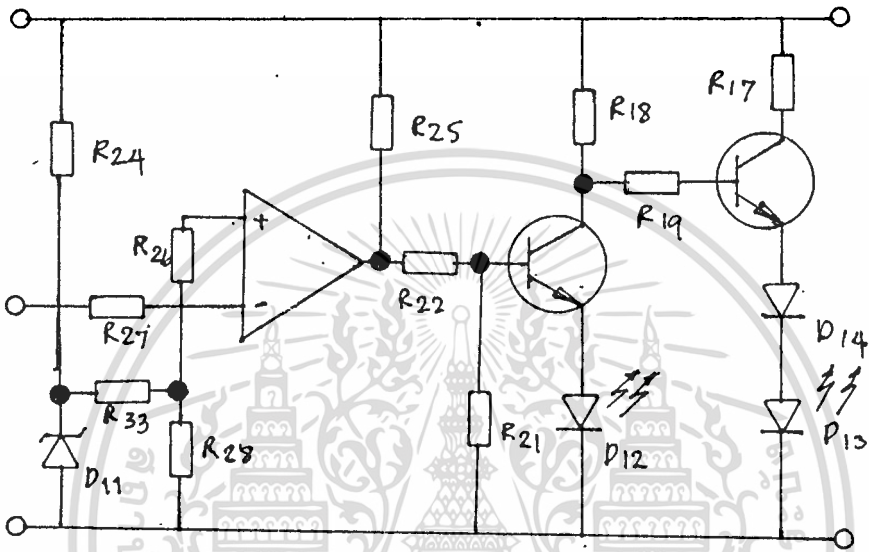
สำหรับ ออป แอมป์ อีกตัวหนึ่ง คือ 1C จะเป็นตัวควบคุมให้วงจรหยุดทำงานเมื่อ Battery ที่จ่ายให้วงจรต่ำกว่า 10 โวลต์ ซึ่งลักษณะการทำงานจะเป็นวงจร เปรียบเทียบ ตามรูป 6.7



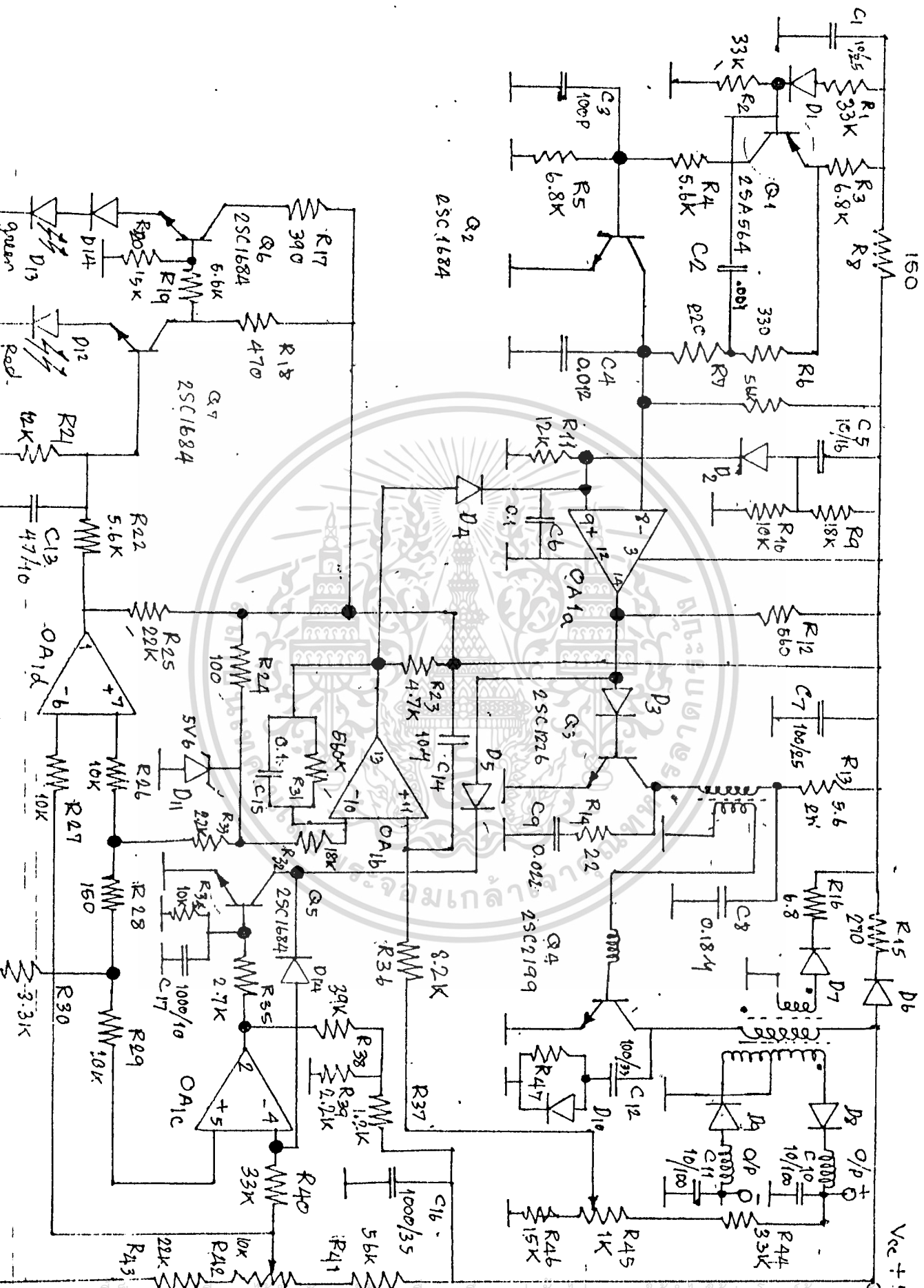
รูป 6.7

6.1.7 ภาคแสดงการทำงาน

ภาคนี้จะแสดงการทำงานโดยใช้ LED แสดงผล คือ ถ้า LED D_{12} ติด แสดงว่าแบตเตอรี่มีค่าต่ำ เครื่องจะหยุดการทำงาน, ไม่มีแรงดันที่เอาต์พุต และถ้า LED D_{13} ติด แสดงว่า เครื่องกำลังทำงาน วงจรจะอยู่ในรูป 6.8

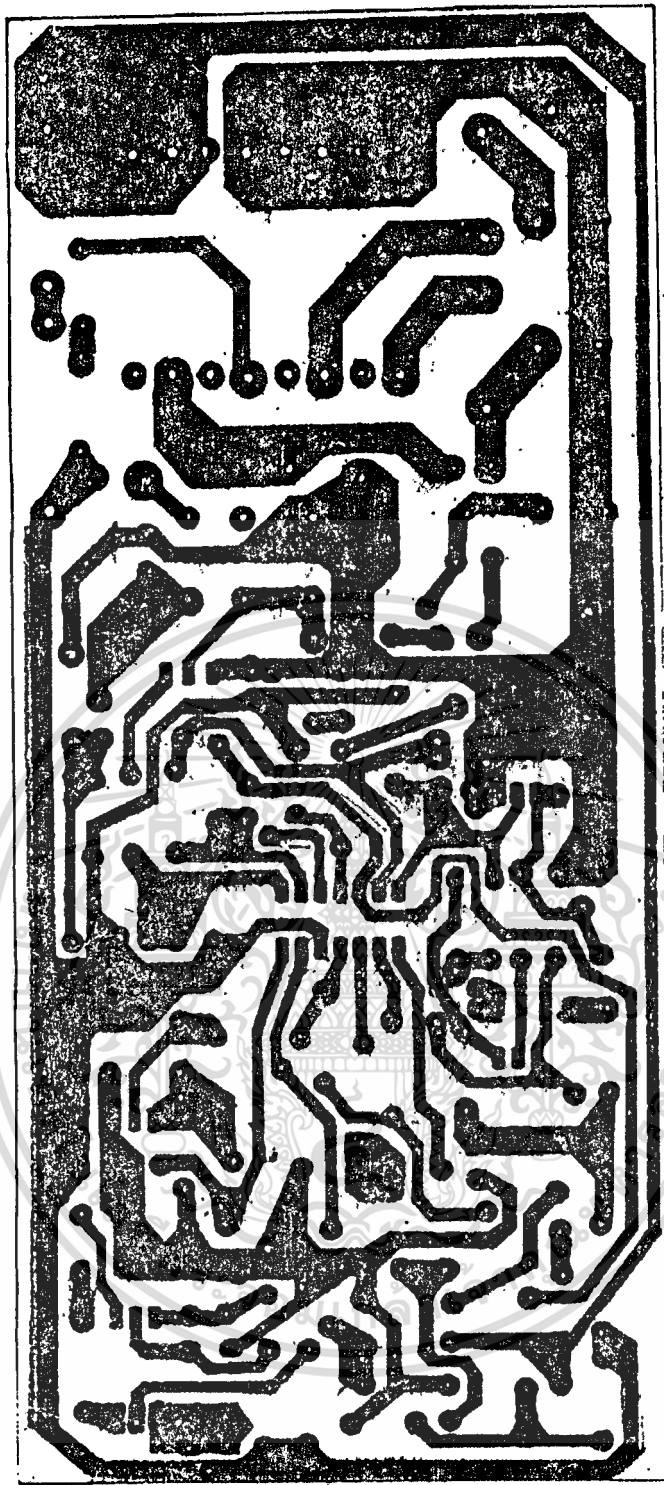


รูป 6.8



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น. เพื่อการศึกษาเท่านั้น. ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า.

ไม่ว่ากรณีใดๆทั้งสิ้น. อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา. และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้.

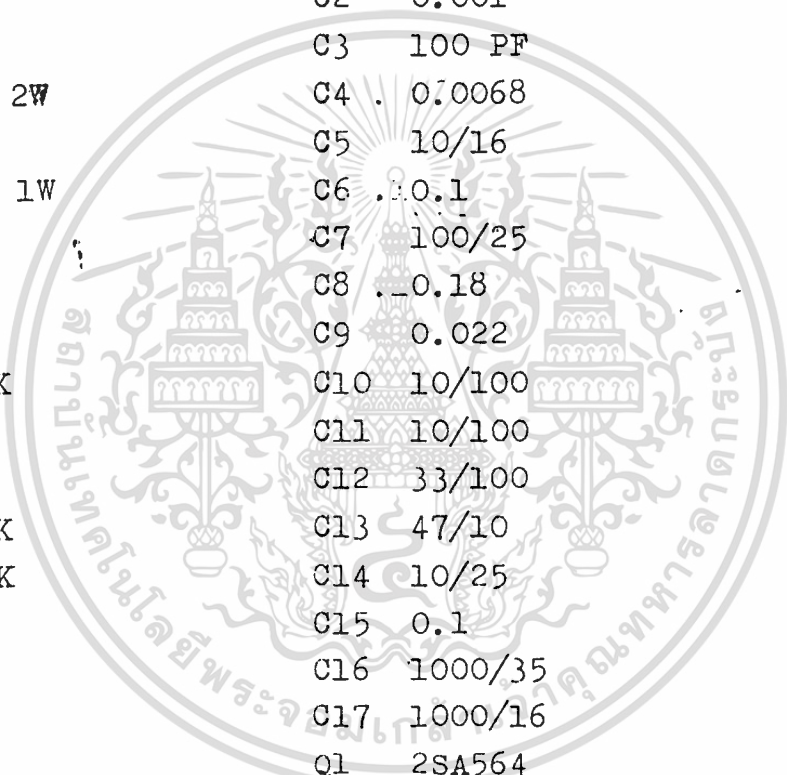


รูปที่ 6.9 แสดงแผนปรินต์ลายทองแดง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รายการอุปกรณ์

R1	33 K	R39	2.2 K
R2	33. K	R40	33 K
R3	6.8 K	R41	56 K
R4	5.6 K	R42	10 K VR
R5	6.8 K	R43	22 K
R6	330	R44	3.3 K
R7	220	R45	1 K
R8	150	R46	15 K
R9	18 K	R47	2.2 K 2W
R10	10 K	C1	10/25
R11	12 K	C2	0.001
R12	560	C3	100 PF
R13	5.6 2W	C4	0.0068
R14	22	C5	10/16
R15	270 1W	C6	0.1
R16	6.8	C7	100/25
R17	390	C8	0.18
R18	470	C9	0.022
R19	5.6 K	C10	10/100
R20	15 K	C11	10/100
R21	12 K	C12	33/100
R22	5.6 K	C13	47/10
R23	4.7 K	C14	10/25
R24	100	C15	0.1
R25	22 K	C16	1000/35
R26	10 K	C17	1000/16
R27	10 K	Q1	2SA564
R28	150	Q2	2SC1684
R29	10 K	Q3	2SC1226
R30	3.3 K	Q4	2SC2199
R31	560 K	Q5	2SC1684
R32	18 K	Q6	2SC1684
R33	2.2 K	Q7	2SC1684
R34	10 K	IC1	PC339
R35	2.7 K		
R36	8.2 K		
R37	1.2 K		
R38	3.9 K		



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทวิจารณ์และสรุป

สวิทชิง เพาเวอร์ ซัพพลาย เป็นเรกกูเรเตอร์ที่นิยมใช้กันอย่างแพร่หลาย แต่ว่าในบางเมืองของเราตอนนี้ยังไม่สามารถที่จะผลิตออกมาใช้งานได้ อย่างจริงจัง เพราะเทคนิคทางด้านนี้สูงพอสมควร และมีปัญหามากในการปฏิบัติ ซึ่งไม่ว่าจะอันนี้ก็เป็นการเริ่มพัฒนา สวิทชิง เพาเวอร์ ซัพพลาย เพื่อนำไปใช้งานจริงๆ แต่เนื่องจากเวลาและอุปกรณ์มีจำกัด ผลของการปฏิบัติที่ได้จึงไม่สมบูรณ์เท่าที่ควร

จากการทดลอง เครื่องต้นแบบพบว่าปัญหาที่เกิดขึ้นจะอยู่ที่วงจรขับนำมากที่สุด เกิดจากแรงดันที่ออกจาก เอเอเรอร์ แอมป์ไปควบคุมวงจรถักสวิทช์มอติมีแรงดันสูง จึงมีคิซีไวลท์ เจกไปปรากฏที่เบสของทรานซิสเตอร์ขับนำ ทำให้ทรานซิสเตอร์ทำงานในสภาวะ "แอกทีฟ" คือนำกระแสตลอดเวลา ตัวของมันจึงร้อน

สำหรับ เพาเวอร์ ทรานซิสเตอร์ ไม่ค่อยจะมีปัญหา เพราะการส่งกำลังจากวงจรขับนำ จะผ่านหม้อแปลงที่เบสของ เพาเวอร์ ทรานซิสเตอร์ จึงปิดเปิดตามพัลส์ที่ได้รับเข้ามา

สำหรับวงจรที่ไซทอลองนี้ เนื่องจากโหลดมีค่าคงที่ ทำให้มีแรงดันเอาต์พุตคงที่พอสมควร



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FAIRCHILD • μ A139/239/339 • μ A139A/239A/339A • μ A2901 • μ A3302

APPLICATION HINTS

The μ A139 series are high-gain, wide-bandwidth devices which, like most comparators, can easily oscillate if the output lead is inadvertently allowed to capacitively couple to the inputs via stray capacitance. This shows up only during the output voltage transition intervals as the comparator changes states. Power supply bypassing is not required to solve this problem. Standard PC board layout is helpful as it reduces stray input-output coupling. Reducing the input resistors to $< 10 \text{ k}\Omega$ reduces the feedback signal levels and finally, adding even a small amount (1.0 to 10 mV) of positive feedback (hysteresis) causes such a rapid transition that oscillations due to stray feedback are not possible. Simply socketing the IC and attaching resistors to the pins will cause input-output oscillations during the small transition intervals unless hysteresis is used. If the input signal is a pulse waveform, with relatively fast rise and fall times, hysteresis is not required.

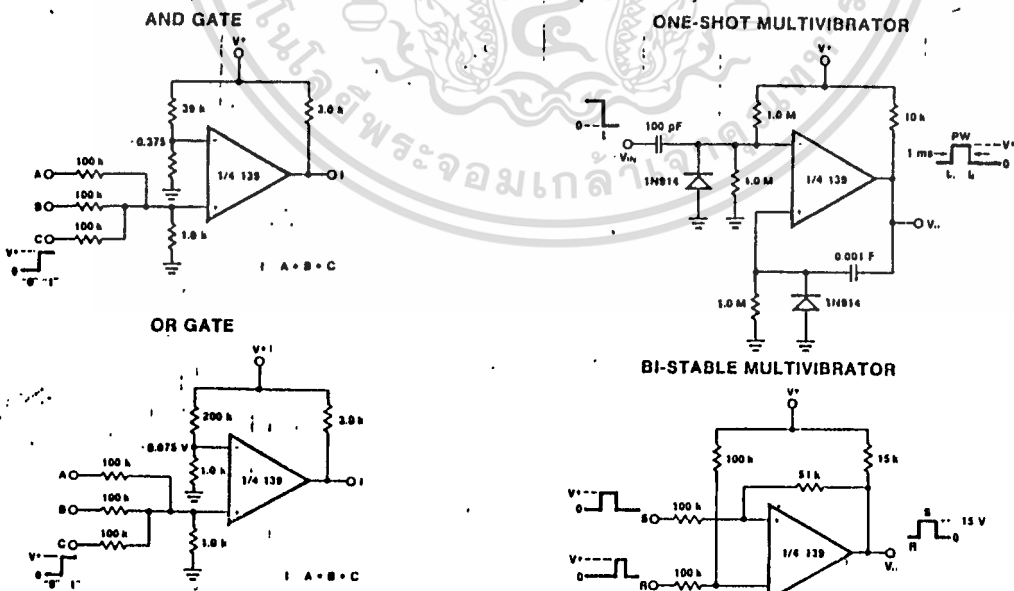
All pins of any unused comparators should be grounded.

The bias network of the μ A139 series establishes a drain current which is independent of the magnitude of the power supply voltage over the range of from 2 V to 30 V.

It is usually unnecessary to use a bypass capacitor across the power supply line.

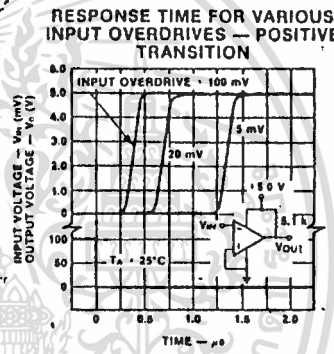
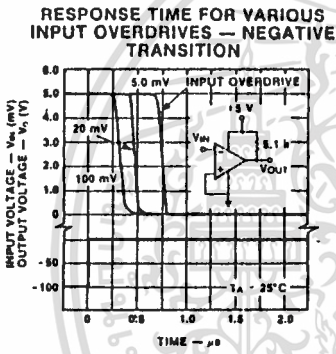
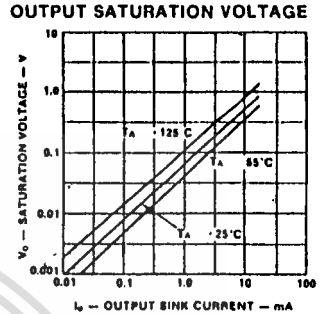
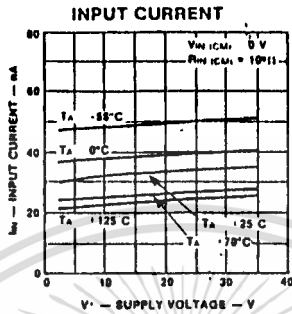
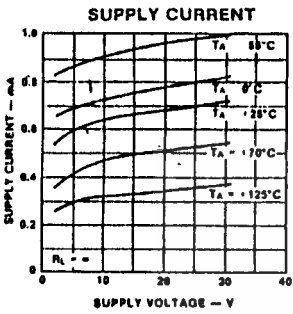
The differential input voltage may be larger than V^+ without damaging the device. Protection should be provided to prevent the input voltages from going negative more than -0.3 V (at 25°C). An input clamp diode can be used as shown in the applications section.

The output of the μ A139 series is the uncommitted collector of a grounded-emitter npn output transistor. Many collectors can be tied together to provide an output ORing function. An output pull-up resistor can be connected to any available power supply voltage within the permitted supply voltage range and there is no restriction on this voltage due to the magnitude of the voltage which is applied to the V^+ terminal of the μ A139 package. The output can also be used as a simple SPST switch to ground (when a pull-up resistor is not used). The amount of current which the output device can sink is limited by the drive available (which is independent of V^+) and the β of this device. When the maximum current limit is reached (approximately 16 mA), the output transistor will come out of saturation and the output voltage will rise very rapidly. The output saturation voltage is limited by the approximately 60Ω saturation resistance of the output transistor. The low offset voltage of the output transistor (1 mV) allows the output to clamp essentially to ground level for small load currents.

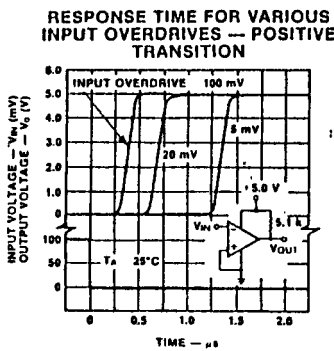
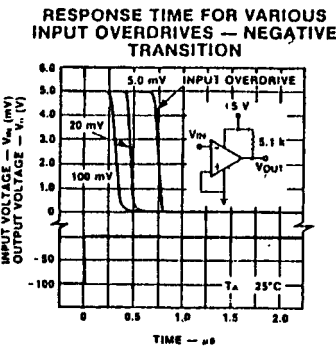
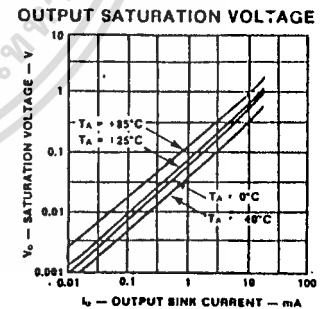
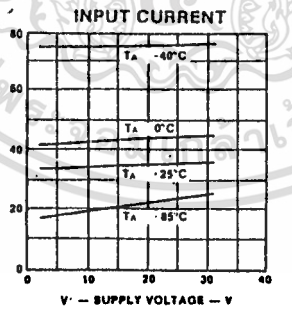
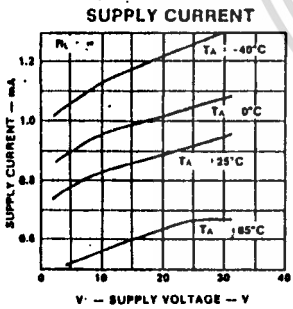
TYPICAL APPLICATIONS ($V^+ = 15 \text{ V}$)

FAIRCHILD • μ A139/239/339 • μ A139A/239A/339A • μ A2901 • μ A3302

TYPICAL PERFORMANCE CHARACTERISTICS
 μ A139/ μ A239/ μ A339, μ A139A/ μ A239A/ μ A339A, μ A3302



TYPICAL PERFORMANCE CHARACTERISTICS μ A2901



FAIRCHILD • μ A139/239/339 • μ A139A/239A/339A • μ A2901 • μ A3302

ABSOLUTE MAXIMUM RATINGS

	μ A139/ μ A239/ μ A339 μ A139A/ μ A239A/ μ A339A μ A2901	μ A3302
Supply Voltage, V^+	36 V or ± 18 V	28 V or ± 14 V
Differential Input Voltage	36 V	28 V
Input Voltage Range	-0.3 V to +36 V	-0.3 V to +28 V
Power Dissipation (Note 1) 9A, 6A	1 W	1 W
Output Short-Circuit to Gnd, (Note 2)	Continuous	Continuous
Input Current ($V_{IN} < -0.3$ V), (Note 3)	50 mA	50 mA
Operating Temperature Range		
μ A339, μ A339A	0°C to +70°C	
μ A239, μ A239A	-25°C to +85°C	
μ A139, μ A139A	-55°C to +125°C	
μ A2901, μ A3302	-40°C to +85°C	
Storage Temperature Range	-85°C to +150°C	-65°C to +150°C
Pin Temperature (Soldering, 10 seconds)	300°C	300°C

NOTES.

- For operating at high temperatures, the μ A339/ μ A339A, μ A2901 μ A3302 must be derated based on a 125°C maximum junction temperature and a thermal resistance of 125°C/W which applies for the device soldered in a printed circuit board, operating in a still air ambient. The μ A139 and μ A139A must be derated based on a 150°C maximum junction temperature. The low bias dissipation and the "ON-OFF" characteristic of the outputs keeps the chip dissipation very small ($P_D \leq 100$ mW), provided the output transistors are allowed to saturate.
- Short circuits from the output to V^+ can cause excessive heating and eventual destruction. The maximum output current is approximately 20 mA independent of the magnitude of V^+ .
- This input current will only exist when the voltage at any of the input leads is driven negative. It is due to the collector-base junction of the input PNP transistors becoming forward biased and thereby acting as input diode clamps. In addition diode action, there is also lateral NPN parasitic transistor action on the IC chip. This transistor action can cause the output voltages of the comparators to go to the V^+ voltage level (or to ground for a large overdrive, for the time duration that an input is driven negative. This is not destructive and normal output states will reestablish when the input voltage, which negative, again returns to a value greater than -0.3 V.
- These specifications apply for $V^+ = 5.0$ V and $-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$, unless otherwise stated. With the μ A239/ μ A239A, all temperature specifications are limited to $-25^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$, the μ A339/ μ A339A temperature specifications are limited to $0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$, and the μ A2901, μ A3302 temperature range is $-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$.
- The direction of the input current is out of the IC due to the PNP input stage. This current is essentially constant, independent of the state of the output so no loading change exists on the reference or input lines.
- The input common-mode voltage or either input signal voltage should not be allowed to go negative by more than 0.3 V. The upper end of the common-mode voltage range is $V^+ - 1.5$ V, but either or both inputs can go to +30 V without damage.
- The response time specified is for a 100 mV input step with 5 mV overdrive. For larger overdrive signals 300 ns can be obtained; see typical performance characteristics section.
- Positive excursions of input voltage may exceed the power supply level. As long as the other voltage remains within the common-mode range, comparator will provide a proper output state. The low input voltage state must not be less than -0.3 V or 0.3 V below the magnitude of the negative power supply, if used.
- At output switch point, $V_O = 1.4$ V, $R_S = 0\Omega$ with V^+ from 5 V; and over the full input common-mode range (0 V to $V^+ - 1.5$ V).
- For input signals that exceed V_{CC} , only the overdriven comparator is affected. With a 5 V supply, V_{IN} should be limited to 25 V max, and a limiting resistor should be used on all inputs that might exceed the positive supply.

FAIRCHILD • μ A139/239/339 • μ A139A/239A/339A • μ A2901 • μ A3302

ELECTRICAL CHARACTERISTICS (V* = 5 V, Note 4)

CHARACTERISTICS	CONDITIONS		μ A139A			μ A239A, μ A339A			μ A139			μ A299, μ A339			μ A2901			μ A3302			
			MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	MIN
Input Offset Voltage		$T_A = 25^\circ\text{C}$, Note 9,	± 1.0	± 2.0	± 2.0	± 1.0	± 2.0	± 2.0	± 2.0	± 5.0	± 2.0	± 5.0	± 2.0	± 5.0	± 2.0	± 7.0	± 3.0	± 20	mV		
Input Bias Current		$I_{IN(+)}$ or $I_{IN(-)}$ with Output in Linear Range, $T_A = 25^\circ\text{C}$, Note 5,	25	100	250	25	100	250	25	100	250	25	100	250	25	250	25	500	nA		
Input Offset Current		$I_{IN(+)} - I_{IN(-)}$, $T_A = 25^\circ\text{C}$	± 5.0	± 25	± 50	± 5.0	± 25	± 50	± 5.0	± 25	± 50	± 5.0	± 25	± 50	± 5.0	± 50	± 5.0	± 100	nA		
Input Common-Mode Voltage Range		$T_A = 25^\circ\text{C}$, Note 6,	0	$V^- - 1.5$	0	$V^- - 1.5$	0	$V^- - 1.5$	0	$V^- - 1.5$	0	$V^- - 1.5$	0	$V^- - 1.5$	0	$V^- - 1.5$	0	$V^- - 1.5$	V		
Supply Current		$R_L = \infty$ on all Comparators, $T_A = 25^\circ\text{C}$ $R_L = \infty$, $V^- = 30\text{ V}$, $T_A = 25^\circ\text{C}$	0.8	2.0	2.0	0.8	2.0	2.0	0.8	2.0	2.0	0.8	2.0	2.0	0.8	1.0	0.8	2.0	mA		
Voltage Gain		$R_L \geq 15\text{ k}\Omega$, $V^+ = 15\text{ V}$, I_{IO} Support Large V_O Swing, $T_A = 25^\circ\text{C}$	50	200	200	50	200	200	50	200	200	50	200	200	50	100	2	30	V/mV		
Large Signal Response Time		$V_{IN} = \text{TTL Logic Swing}$, $V_{ref} = 1.4\text{ V}$, $V_{RL} = 5.0\text{ V}$, $R_L = 5.1\text{ k}\Omega$, $T_A = 25^\circ\text{C}$	300	300	300	300	300	300	300	300	300	300	300	300	300	300	300	300	ns		
Response Time		$V_{RL} = 5.0\text{ V}$, $R_L = 5.1\text{ k}\Omega$, $T_A = 25^\circ\text{C}$, Note 7,	1.3	1.3	1.3	1.3	1.3	1.3	1.3	1.3	1.3	1.3	1.3	1.3	1.3	1.3	1.3	1.3	μ s		
Output Sink Current		$V_{IN(+)} \geq 1.0\text{ V}$, $V_{IN(-)} = 0$, $V_O \leq 1.5\text{ V}$, $T_A = 25^\circ\text{C}$	6.0	16	6.0	6.0	16	6.0	6.0	16	6.0	6.0	16	6.0	6.0	16	2.0	16	mA		
Saturation Voltage		$V_{IN(+)} \geq 1.0\text{ V}$, $V_{IN(-)} = 0$, $I_{sink} \leq 4.0\text{ mA}$, $T_A = 25^\circ\text{C}$	250	400	400	250	400	400	250	400	400	250	400	400	250	400	250	500	mV		
Output Leakage Current		$V_{IN(+)} \geq 1.0\text{ V}$, $V_{IN(-)} = 0$, $V_O = 30\text{ V}$, $T_A = 25^\circ\text{C}$	200	200	200	200	200	200	200	200	200	200	200	200	200	200	200	200	nA		
Input Offset Voltage		Note 9,		4.0	4.0		4.0	4.0		4.0	4.0		4.0	4.0		4.0	4.0	4.0	mV		
Input Offset Current		$I_{IN(+)} - I_{IN(-)}$		± 100	± 150		± 100	± 150		± 100	± 150		± 100	± 150		50	200	300	nA		
Input Bias Current		$I_{IN(+)}$ or $I_{IN(-)}$ with Output in Linear Range		300	400		300	400		300	400		300	400		200	500	1000	nA		
Input Common-Mode Voltage Range			0	$V^- - 2.0$	0	$V^- - 2.0$	0	$V^- - 2.0$	0	$V^- - 2.0$	0	$V^- - 2.0$	0	$V^- - 2.0$	0	$V^- - 2.0$	0	$V^- - 2.0$	V		
Saturation Voltage		$V_{IN(+)} \geq 1.0\text{ V}$, $V_{IN(-)} = 0$, $I_{sink} \leq 4\text{ mA}$	700	700	700	700	700	700	700	700	700	700	700	700	700	700	700	700	mV		
Output Leakage Current		$V_{IN(+)} \geq 1.0\text{ V}$, $V_{IN(-)} = 0$, $V_O = 30\text{ V}$	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0	μ A		
Differential Input Voltage		Keep all V_{IN} 's $\geq 0\text{ V}$ (or V^- , if used), Note 8)	V^+	V^+	V^+	V^+	V^+	V^+	V^+	V^+	V^+	V^+	V^+	V^+	V^+	V^+	V^+	V^+	V		

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

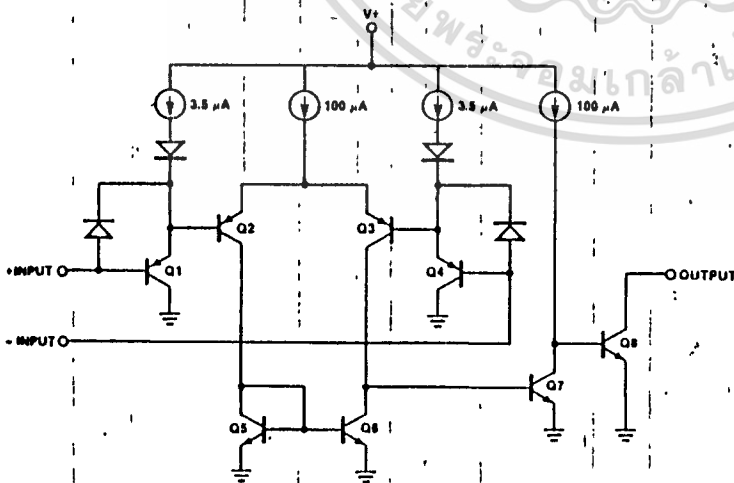
μA139/239/339 • μA139A/239A/339A μA2901 • μA3302

LOW-POWER, LOW OFFSET VOLTAGE QUAD COMPARATORS FAIRCHILD LINEAR INTEGRATED CIRCUITS

GENERAL DESCRIPTION — The μA139 series consists of four independent precision voltage comparators designed specifically to operate from a single power supply. Operation from split power supplies is also possible and the low power supply current drain is independent of the supply voltage range. Darlington connected PNP input stage allows the input common-mode voltage to include ground.

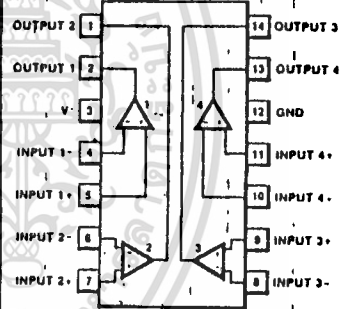
- SINGLE SUPPLY OPERATION — +2.0 V TO +36 V
- DUAL SUPPLY OPERATION — ±1.0 V TO ±18 V
- ALLOW COMPARISON OF VOLTAGES NEAR GROUND POTENTIAL
- LOW CURRENT DRAIN — 800 μA TYP
- COMPATIBLE WITH ALL FORMS OF LOGIC
- LOW INPUT BIAS CURRENT — 25 nA TYP
- LOW INPUT OFFSET CURRENT — ±5 nA TYP
- LOW OFFSET VOLTAGE — ±2 mV

SCHEMATIC DIAGRAM



CONNECTION DIAGRAM 14-PIN DIP

PACKAGE OUTLINES 6A 9A
PACKAGE CODES D P



ORDER INFORMATION

TYPE	PART NO.
μA139A	μA139ADM
μA139	μA139DM
μA239A	μA239ADC
μA239A	μA239APC
μA239	μA239DC
μA239	μA239PC
μA339A	μA339ADC
μA339A	μA339APC
μA339	μA339DC
μA339	μA339PC
μA2901	μA2901DC
μA2901	μA2901PC
μA3302	μA3302DC
μA3302	μA3302PC

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้ เสร็จสมบูรณ์ลงได้ เพราะได้รับการช่วยเหลือจากหลายท่าน ไทแก อ.ประคิษฐ์ ซึ่งไทแนะนำทางคานเทคนิค อ.สมยศ ไทเอื้อเฟื้อทางคานสถานที่ทดลอง คุณสว่าง คุณโชคดี คุณบุญส่ง ไทช่วยเหลือคานข้อมูลและจัดเตรียมพิมพ์ จึงขอขอบคุณมา ณ ที่นี้ด้วย



เอกสารอ้างอิง

1. ดร.สิทธิชัย โภไคยอุดม และ วัลลภ สุรกาฬพร, "วงจรขยายสัญญาณโอเพอร์เรชันแนล กรุงเทพมหานคร; ดวงกลม, 2523
2. ดร. โคม อกริยา, "วงจรรีเลย์อิเล็กทรอนิกส์ เล่ม 3", บริษัทซีเอ็ดยูเคชั่น จำกัด, 2530
3. ยืน ภูวรวรรณ, "วิทยานิพนธ์มหาบัณฑิต", คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย, 2525
4. Snelling, "Soft Ferrite Properties & Application" London , 1977
5. Abraham Z. Pressman, "Switching and Linear Power Supply" Hayden Book Company inc. USA., 1985
6. Roger Janikowski and Henry Wurzburg , "Linear and Switching-mode Voltage Regulator Hand Book" Motorola INC., 1982