รายงานประกอบวิทยานิพนธ์

เรื่อง GENERAL PROPOSE A/D CARD

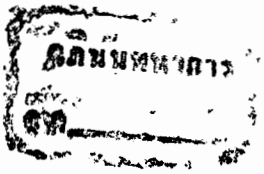
อาจารย์ที่ปรึกษา อ.พลผดุง ผดุงกุล

โดย นายกำพล นิติสาโรภาส 27.1016

นายกิตติ อนันทวณิชชยา 27.1022

นายเกรียงศักดิ์ อุทัยไพศาลวงศ์ 27.1026

น.ส. รัชนิดา สิงคเสลิต 27.1158



024694 2533

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้าที่
บทคัดย่อ	1
บทนำ	2
บทที่ 1 แนวความคิดพื้นฐาน	3
บทที่ 2 ทฤษฎีในการออกแบบ	7
บทที่ 3 การออกแบบและสร้างวงจร	41
บทที่ 4 การทดลองและแนวทางพัฒนา	56

บทคัดย่อ

ในปัจจุบันเทคโนโลยีด้านคอมพิวเตอร์ ได้พัฒนาขึ้นอย่างรวดเร็ว ทำให้คอมพิวเตอร์มีประสิทธิภาพในการทำงานสูงขึ้น ในขณะที่ราคาถูกลงจึงเป็นอุปกรณ์ที่นิยมใช้กันอย่างแพร่หลายโดยเฉพาะไมโครคอมพิวเตอร์ ซึ่งสามารถนำมาประยุกต์ใช้ในงานต่าง ๆ ได้กว้างขวางทั้งทางด้านธุรกิจ การศึกษา อุตสาหกรรม ฯลฯ

วิทยานิพนธ์นี้เป็นการศึกษาเพื่อสร้างระบบ Data - Acquisition ที่สามารถใช้งานได้กับข้อมูลชนิดต่าง ๆ ไม่จำกัดเฉพาะแบบใดแบบหนึ่ง โดยได้สร้าง General Propose Analog to Digital Card ขึ้น ทำหน้าที่รับสัญญาณจาก Transducer หรือ Sensor ที่เป็นสัญญาอะนาลอกมาแปลงเป็นสัญญาณดิจิตอลและใช้ไมโครคอมพิวเตอร์ในการควบคุมการเก็บข้อมูล วิเคราะห์ข้อมูล และแสดงผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

บทนำ

การบันทึกและวิเคราะห์ข้อมูล เป็นขบวนการที่มีความสำคัญอย่างยิ่งต่อการทดลองในห้องปฏิบัติการ การค้นคว้า-วิจัย การควบคุมในโรงงานอุตสาหกรรม ข้อมูลเหล่านี้โดยทั่วไปจะอยู่ในรูปปริมาณทางวิทยาศาสตร์

ในการบันทึกข้อมูลนั้น หากประเภทของข้อมูลมีน้อย ตำแหน่งที่จะทำการวัดไม่ห่างกันและความเร็วในการวัดไม่สูง การวัดข้อมูลโดยใช้เครื่องมือวัดแบบเดิมในลักษณะของการอ่านค่าและบันทึก แม้จะมีความคลาดเคลื่อนก็ยังอยู่ในระดับที่ยอมรับได้ แต่ถ้าหากการวัดต้องการความเร็วสูงและวัดข้อมูลหลายชนิดในเวลาเดียวกัน จะไม่สามารถทำการวัดในลักษณะเดิมได้ เนื่องจากข้อมูลจะมีความคลาดเคลื่อนสูง มีความยุ่งยากในการปฏิบัติมาก

ด้วยเหตุนี้ จึงได้มีการนำระบบเก็บข้อมูล (Data Acquisition System) มาใช้ โดยมีเครื่องวัดอยู่เพียงเครื่องเดียว แต่จะควบคุมการวัดไปยังตำแหน่งต่าง ๆ โดยอัตโนมัติ สามารถตั้งความเร็วในการวัดได้ ผลการวัดจะเก็บไว้ในส่วนความจำและแสดงผลในขณะที่ทำการวัด

สำหรับวิทยานิพนธ์นี้ เป็นการนำไมโครคอมพิวเตอร์มาประยุกต์ใช้ในระบบเก็บข้อมูล โดยสร้าง General propose Analog to Digital card ขึ้นเป็นส่วนรับสัญญาณจาก Transducer ต่าง ๆ มาแปลงให้เป็นสัญญาณ digital เพื่อบันทึกและประมวลผลโดยไมโครคอมพิวเตอร์ การควบคุมการทำงานของระบบในการเลือกสัญญาณ เลือกอัตราขยาย ควบคุมการแปลงสัญญาณ ตลอดจนความสามารถอื่นของระบบ ทำได้โดยใช้โปรแกรมควบคุม ผ่านแป้นกดข้อมูลของไมโครคอมพิวเตอร์ (Key Board) การใช้งานจึงทำได้สะดวก สามารถควบคุมการวัดให้เป็นไปตามความต้องการได้ง่ายและเสียค่าใช้จ่ายน้อยกว่าการสร้างระบบเก็บข้อมูล (Data Acquisition System) ขึ้นมาใช้โดยเฉพาะ

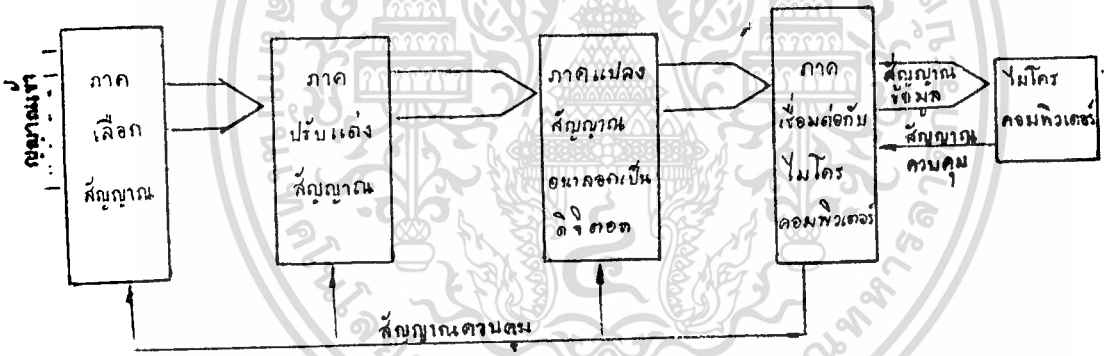
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

บทที่ 1

แนวความคิดพื้นฐาน

ระบบเก็บข้อมูลในวิทยานิพนธ์นี้ ประกอบด้วยแปลงสัญญาณอะนาลอกเป็นดิจิทอล (GENERAL PROPOSE ANALOG TO DIGITAL CARD) ทำงานร่วมกับไมโครคอมพิวเตอร์ ในบทนี้จะอธิบายถึงแนวความคิดพื้นฐานของระบบ โดยแยกพิจารณาเป็นส่วนของบอร์ดแปลงสัญญาณอะนาลอกเป็นดิจิทอล และส่วนโปรแกรมควบคุมการทำงานของระบบ

1.1 CARD แปลงสัญญาณอะนาลอกเป็นสัญญาณดิจิทอล จะรับสัญญาณอะนาลอกจากทรานสดิวเซอร์หรือเซนเซอร์ มาทำการขยายและแปลงเป็นสัญญาณดิจิทอลไปเก็บบันทึก ประมวลผลตลอดจนแสดงผลโดยไมโครคอมพิวเตอร์



รูปที่ 1.1 โครงสร้างของบอร์ดแปลงสัญญาณ

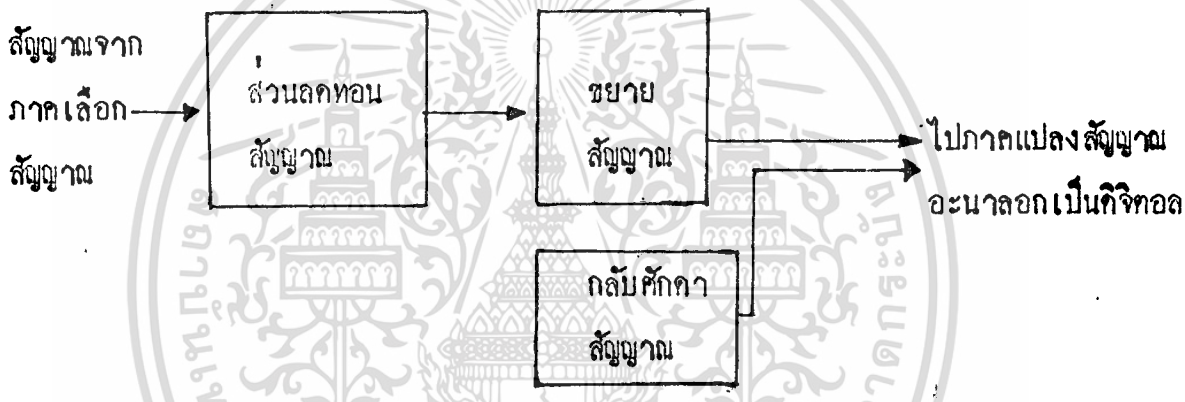
โครงสร้างของ CARD แปลงสัญญาอะนาลอกเป็นสัญญาณดิจิทอลแสดงดังรูป 1.1 ประกอบด้วยวงจรในภาคการทำงานต่าง ๆ กัน ดังนี้

1.1.1 ภาคเลือกสัญญาณจะเลือกสัญญาณจากทรานสดิวเซอร์ โดยรับรหัสของช่องที่ต้องการวัดจากสัญญาณที่ส่งมาจากไมโครคอมพิวเตอร์ ทำการถอดรหัสเพื่อควบคุม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงานของอะนาลอกสวิทช์ ให้สวิทช์ที่ตรงกับรหัสที่ส่งมาทำงาน ทำให้สัญญาณจากทรานสดิวเซอร์ผ่านเข้าภาคขยายสัญญาณ เมื่อรหัสที่เข้ามาเปลี่ยนไป สัญญาณที่ถูกเลือกก็เปลี่ยนไป สัญญาณที่ถูกเลือกก็เปลี่ยนไปตามรหัส สัญญาจึงเข้าสู่ระบบได้ทีละสัญญาณ ตามรหัสที่ส่งมาเลือก

1.1.2 ภาคปรับแต่งสัญญาณ ส่วนนี้ทำหน้าที่ปรับระดับสัญญาณให้เหมาะสมกับภาคแปลงสัญญาณโดยมีส่วนประกอบดังรูป



รูปที่ 1.2 แสดงส่วนประกอบของภาคปรับแต่งสัญญาณ

ส่วนลดทอนสัญญาณ เนื่องจากระดับสัญญาณที่เข้ามาอยู่ในช่วงกว้างจึงต้องลดทอนให้มีระดับที่เหมาะสมก่อนที่จะนำไปขยาย การเลือกวงจรลดทอนสำหรับสัญญาแต่ละระดับ ทำได้โดยควบคุมอะนาลอกสวิทช์ ที่ต่ออยู่กับส่วนระดับแรงดัน

ส่วนขยายสัญญาณ ใช้วงจรขยายสัญญาณโอเปอร์เรชั่นแนล แบบไม่กลับศักดา ขยายสัญญาณให้ส่วนแปลงสัญญาอะนาลอกเป็นดิจิทอลนำไปแปลงต่อไป

ส่วนกลับศักดาสัญญาณ ในกรณีที่สัญญาณเข้ามามีศักดาเป็นลบส่วนนี้จะกลับให้สัญญาณมีศักดาเป็นบวก นอกจากนี้หากสัญญาณที่เข้ามามีการเปลี่ยนแปลงทั้งศักดาบวกและศักดาลบ ก็จะทำการยกระดับสัญญาให้เป็นบวกเสียก่อน เนื่องจากภาคแปลงสัญญาณอะนาลอกเป็นดิจิทอลที่ใช้นี้จะแปลงเฉพาะสัญญาณที่มีศักดาเป็นบวกเท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

1.1.3 ภาคแปลงสัญญาณอะนาลอกเป็นสัญญาณดิจิทอล ทำหน้าที่รับสัญญาณที่ถูกปรับให้มีระดับเหมาะสมจากภาคปรับแต่งสัญญาณ มาแปลงเป็นสัญญาณดิจิทอลที่มีค่าเท่ากับขนาดของสัญญาณนั้น

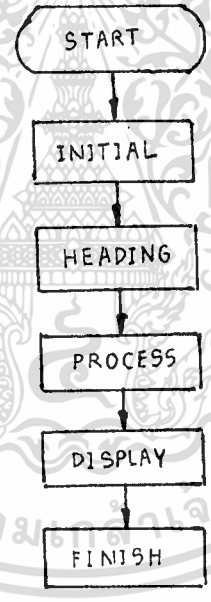
1.1.4 ภาคเชื่อมต่อกับไมโครคอมพิวเตอร์ จะส่งข้อมูลในรูปสัญญาณดิจิทอลที่ได้จากภาคแปลงสัญญาณไปยังไมโครคอมพิวเตอร์ และรับสัญญาณต่าง ๆ จากไมโครคอมพิวเตอร์ไปควบคุมการทำงานของระบบ

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

โปรแกรมควบคุมการทำงานของระบบ

ฟังก์ชันของระบบเก็บข้อมูลจะถูกกำหนดโดยโปรแกรมควบคุม โดยโปรแกรมจะเขียนด้วยภาษา ASSEMBLY เพื่อให้สามารถควบคุมการทำงานของ CARD ผ่านทางไมโครคอมพิวเตอร์ และนำข้อมูลมาประมวลผล และแสดงผลตามที่ต้องการ

โปรแกรมหลัก (MAIN PROGRAM) เป็นโปรแกรมควบคุมระบบทั้งหมด ประกอบด้วยโปรแกรมย่อย ๆ ดังโฟลว์ชาร์ทในรูปที่ 1.3



รูปที่ 1.3 โฟลว์ชาร์ทของโปรแกรมควบคุม

เมื่อเริ่มการทำงานเป็นการ SET ค่าเริ่มแรกต่าง ๆ ให้ระบบ (INITIAL) เพื่อเข้าสู่ระบบการทำงานของ CARD

เมื่อผ่านโปรแกรม INITIAL จะเข้าสู่โปรแกรมที่จะพิมพ์ข้อความเริ่มแรก HEADING ส่วนนี้จะทำการกำหนดการทำงานของ CARD หลังจากนั้นจะเข้าสู่โปรแกรมการทำงาน ได้แก่การอ่านข้อมูลแสดงผลและสิ้นสุดการทำงาน

บทที่ 2

ทฤษฎีในการออกแบบ

ในการออกแบบวงจรของ CARD แปลงสัญญาณอะนาลอกเป็นสัญญาณดิจิตอล เนื่องจากสัญญาณที่เข้ามาจากทรานสดิวเซอร์มีขนาดต่าง ๆ กัน จึงต้องขยายสัญญาณให้มีระดับที่เหมาะสมก่อนที่จะนำไปแปลงเป็นสัญญาณดิจิตอล สำหรับวงจรขยายที่ใช้ในที่นี้เป็นวงจรขยายสัญญาณโอเปอร์เรชั่นแนล เมื่อขยายสัญญาณแล้วจะต้องนำไปแปลงเป็นสัญญาณดิจิตอล โดยศึกษาถึงทฤษฎีการแปลงสัญญาณอะนาลอกเป็นสัญญาณดิจิตอล และหลักการในการเชื่อมต่อกับไมโครโปรเซสเซอร์ ดังนั้น ในบทนี้จึงจะกล่าวถึงทฤษฎีที่ใช้ในการออกแบบดังนี้ คือ

2.1 ทฤษฎีและหลักการทำงานของวงจรขยายสัญญาณโอเปอร์เรชั่นแนล

2.2 ทฤษฎีการแปลงสัญญาณอะนาลอกเป็นดิจิตอล

2.3 หลักการของภาคเชื่อมต่อกับไมโครคอมพิวเตอร์

2.1 ทฤษฎีและหลักการทำงานของวงจรขยายสัญญาณโอเปอร์เรชั่นแนล

ในการใช้ออปแอมเป็นวงจรขยายศักดาสัญญาณนี้ ทุกวงจรจะมีคุณสมบัติร่วมกัน คือมีวงจรป้อนสัญญาณกลับจากจุดสัญญาณออกมายังจุดสัญญาณเข้าลบ ซึ่งเราจะเรียกลักษณะการป้อนสัญญาณกลับแบบนี้ว่า เป็นการป้อนกลับแบบลดระดับ (NEGATIVE FEEDBACK) การป้อนกลับแบบลบจะทำให้คุณสมบัติของวงจรรวมไม่ขึ้นกับค่าขยายศักดาสัญญาณแบบลูปเปิด (ของออปแอม แต่จะขึ้นกับคุณสมบัติของวงจรป้อนกลับแทน ซึ่งเรียกค่าขยายศักดาสัญญาดังกล่าวนี้ว่า เป็นค่าขยายศักดาสัญญาณแบบลูปปิด (ACL)

2.1.1 วงจรขยายแบบกลับศักดาสัญญาณ

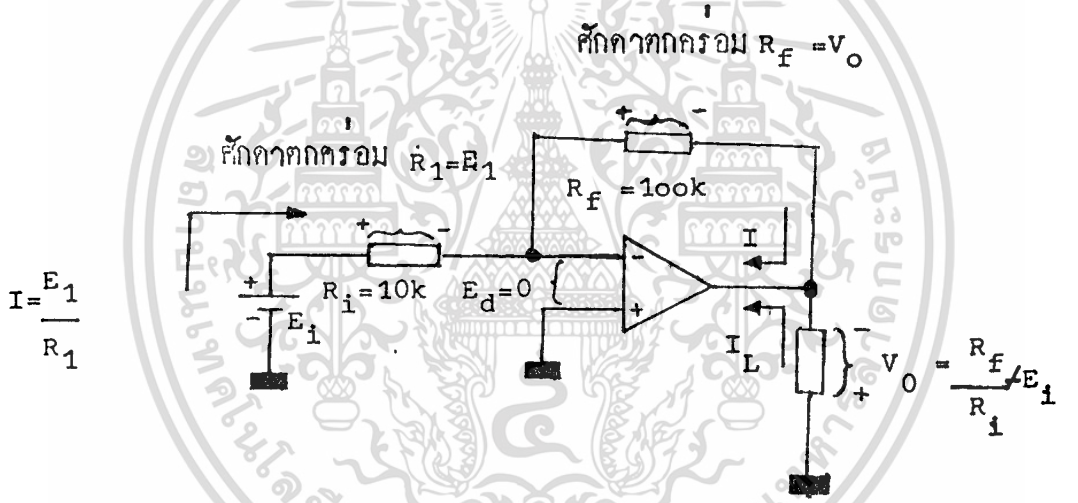
รูปที่ 2.1.1 แสดงวงจรขยายแบบกลับศักดาสัญญาณ ค่าขยายวงจรปิดจะขึ้นอยู่กับความต้านทาน R_f และ Ri และวงจรนี้สามารถขยายสัญญาได้ทั้งไฟสลับและไฟตรงในการวิเคราะห์การทำงานของวงจรจะสมมติว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

1. ศักดา Ed ระหว่าง (+) และ (–) มีค่าใกล้เคียงกับศูนย์เพราะค่าขยายสัญญาณแบบลูปเปิดมีค่าสูงมาก

2. กระแสเข้า หรือออกจาก (+) หรือ (–) มีระดับต่ำมากประมาณศูนย์ เพราะอิมพีแดนซ์จุดสัญญาณเข้าทั้งที่ (+) และ (–) มีค่าสูงมาก

เพราะอิมพีแดนซ์จุดสัญญาณเข้าทั้งที่ (+) และ (–) มีค่าสูงมากศักดาสัญญาณออกที่ได้จะมีเครื่องหมายต่างกับศักดาสัญญาณเข้า นั่นคือในกรณีสัญญาณไฟสลับ สัญญาณออกและสัญญาณเข้าจะมีเฟสต่างกัน 180°



ภาพที่ 2.1.1 ภาพแสดงวงจรขยายสัญญาณแบบกลับศักดาสัญญาณ

สัญญาณเข้ามีศักดาเป็นบวก

ภาพที่ (2.1.1) แสดงกรณีที่สัญญาณเข้ามีศักดาเป็นบวก จ่ายเข้ากับ ขาหนึ่งของความต้านทาน R_i ซึ่งมีอีก ขาหนึ่งต่ออยู่กับ ขาสัญญาณเข้า (–) ของออปแอม สัญญาณป้อนกลับแบบลบจะผ่านความต้านทาน R_f ส่วน สัญญาณเข้า (+) ต่อกับ GROUND และเนื่องจากเราถือว่าความแตกต่างของศักดาระหว่างขา (+) และขา (–) เป็นศูนย์ ดังนั้นเราจะถือได้ว่าศักดาของขาสัญญาณเข้า (–) มีศักดาดินด้วย ซึ่งเราจะเรียกขาสัญญาณเข้า (–) ว่ามีระดับศักดาดินเสมือน (Virtual earth) ดังนั้นศักดาที่ตกคร่อม R_1 จึงเท่ากับ E_1 และจากกฎของโอห์ม เราจะคำนวณหากระแส I ผ่าน R_i ได้เป็น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

$$I = \frac{E_i}{R_i}$$

ความต้านทาน R_i ควรจะรวมความต้านทาน จุดสัญญาณออกของวงจรจ่ายศักกาสัญญาณไว้ด้วย

กระแส I ทั้งหมดจะไหลผ่าน R_f เนื่องจากว่ากระแสซึ่งถูกดึงเข้าสู่ขา (−) มีจำนวนน้อยมาก ควรจะสังเกตุว่ากระแสผ่าน $R_.$ จะถูกกำหนดโดย R_i และ E_i เท่านั้นไม่ขึ้นกับ R_f , V_o หรือตัวออปแอมเอง

ศักกาที่ตกคร่อม R_f จะได้เท่ากับ

$$V_{R_1} = I R_i = E_i \frac{R_f}{R_i}$$

แต่ดังเช่นที่แสดงในภาพที่ (2.1.1) ขาด้านหนึ่งของ Ri และ R_1 ต่ออยู่เข้าด้วยกันกับขาสัญญาณออกของออปแอม ซึ่งมีศักกาตรงจากศักกาดินเท่ากับ V_o และขาอีกด้านหนึ่งของ R_i และ R_1 ต่างต่ออยู่กับศักกาดิน ดังนั้นระดับของ V_o จะเท่ากับ E_i จากภาพที่ (2.1.1) เราจะเห็นได้อีกว่าทิศทางของกระแส I จะบังคับให้ V_o มีระดับเป็นลบนั้นคือเมื่อสัญญาณเข้า E_1 มีศักกามวก สัญญาณออก V_o จะมีศักกาลบดังนั้นเราจะได้

$$V_o = - \frac{R_f}{R_i} E_i$$

ถ้าเราให้กาขยายศักกาสัญญาณแบบลูปปิดเป็นอัตราส่วนของศักกาสัญญาณออก ต่อศักกาสัญญาณเข้า เราจะเขียนสมการใหม่ได้เป็น

$$ACL = \frac{V_o}{E_i} = - \frac{R_f}{R_i}$$

เครื่องหมายลบแสดงว่าศักกาสัญญาณออกได้กลับเครื่องหมายกับศักกาสัญญาณเข้า สำหรับกระแสไหลผ่านโหลด I จะถูกกำหนดโดย $R_.$ และ V_o เท่านั้น และคำนวณได้จาก

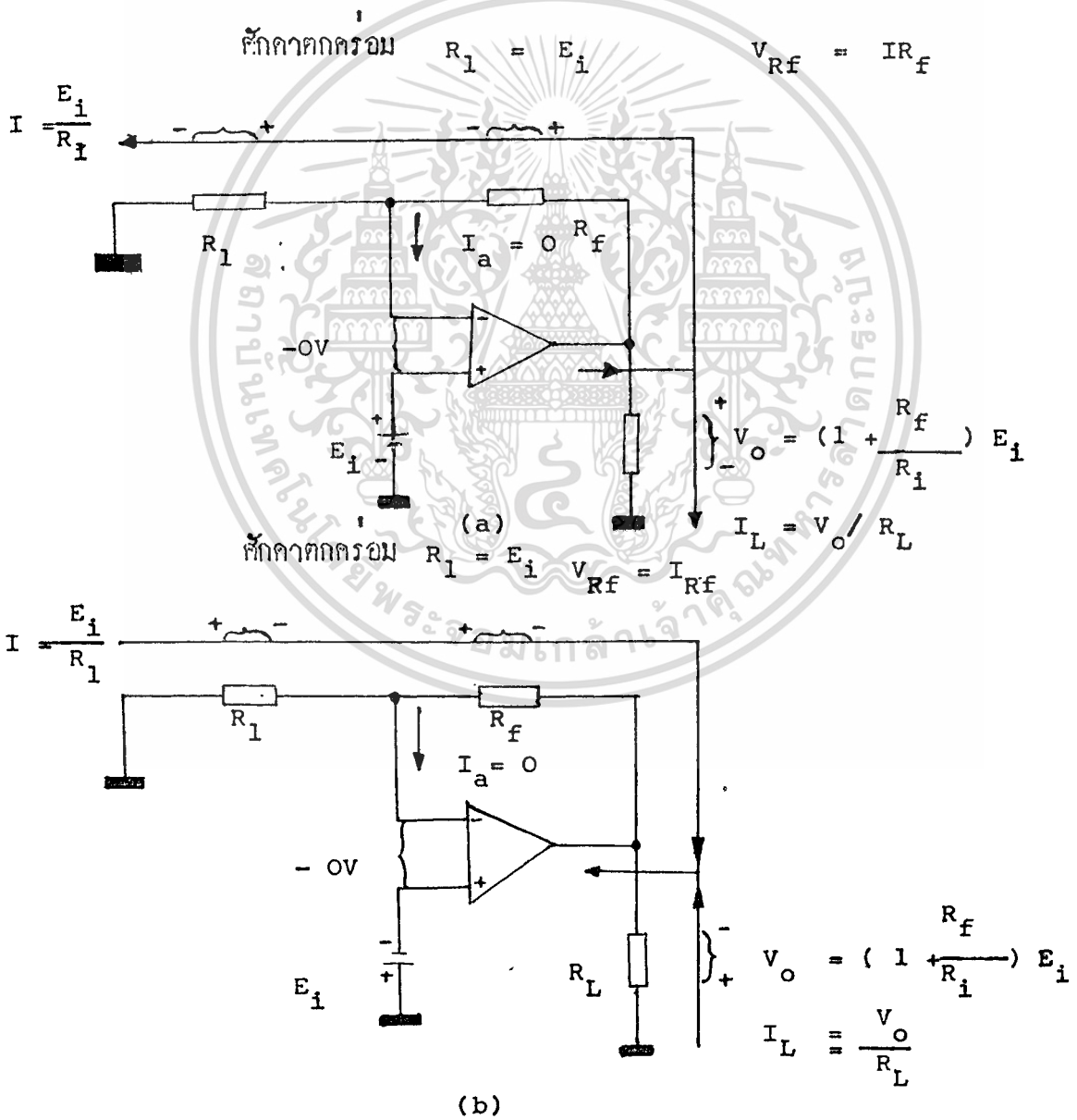
$$I_L = \frac{V_o}{R_L}$$

ดังนั้น กระแสจ่ายจากขาสัญญาณออกของออปแอมจะได้จากกระแส I ซึ่งผ่าน Rf และกระแส I

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ในกรณีสัญญาณเข้ามีศักดาลบ ทิศทางของกระแสจะไหลกลับหมด ดังนั้นในกรณีนี้สัญญาณออกจะมีศักดาบวก และถ้าสัญญาณเข้าเป็นศักดาสลับ สัญญาณออกจะมีเฟสแตกต่างไปจากสัญญาณเข้าเท่ากับ 180°

2.1.2 วงจรขยายแบบไม่กลับศักดาสัญญาณ



ภาพที่ (2.1.2) ภาพแสดงวงจรขยายสัญญาณแบบไม่กลับศักดา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาพที่ 2.1.1 แสดงวงจรขยายสัญญาณแบบไม่กลับศักดานั่นคือ สัญญาณออก (Vo) จะมีศักดาเหมือนสัญญาเข้า (Ei) ค่าความต้านทานจุดสัญญาเข้าเท่ากับความต้านทานจุดสัญญาเข้าของออปแอม ซึ่งจะมีค่าสูงมาก ประมาณ 100 เมกกาโอห์ม เนื่องจากความต่างศักการะหว่างขาสัญญาณเข้า (+) และ (−) มีค่าน้อยมาก ดังนั้นขาสัญญาณเข้าทั้ง 2 จะมีศักดาเท่ากับ Ei ศักดาตกคร่อม Ri จะเท่ากับ Ei ด้วย ได้กระแสผ่าน Ri

$$I = \frac{Ei}{R_i}$$

ทิศทางของกระแส I ขึ้นกับศักดาของ Ei ว่าเป็นบวกหรือลบ พิจารณาเปรียบเทียบรูปที่ 2.1.1 a และ 2.1.1 b เนื่องจากกระแสไหลเข้าขาสัญญาณเข้า (−) มีค่าต่ำมากดังนั้นกระแส I เกือบทั้งหมดจะไหลผ่าน R_f ทำให้ศักดาตกคร่อม R_f ได้จาก

$$Vrf = IRf = \frac{R_f}{R_1} Ei$$

ศักดาสัญญาณออกจะเท่ากับ ผลรวมของศักดาตกคร่อม R_1 และ R_f นั่นคือ

$$Vo = Ei + \frac{Rf}{R_1} Ei$$

หรือ $$Vo = (1 + \frac{R_f}{R_1}) Ei$$

ได้ค่าขยายสัญญาณ

$$Acl = \frac{Vo}{E_i} = 1 + \frac{Rf}{R_1}$$

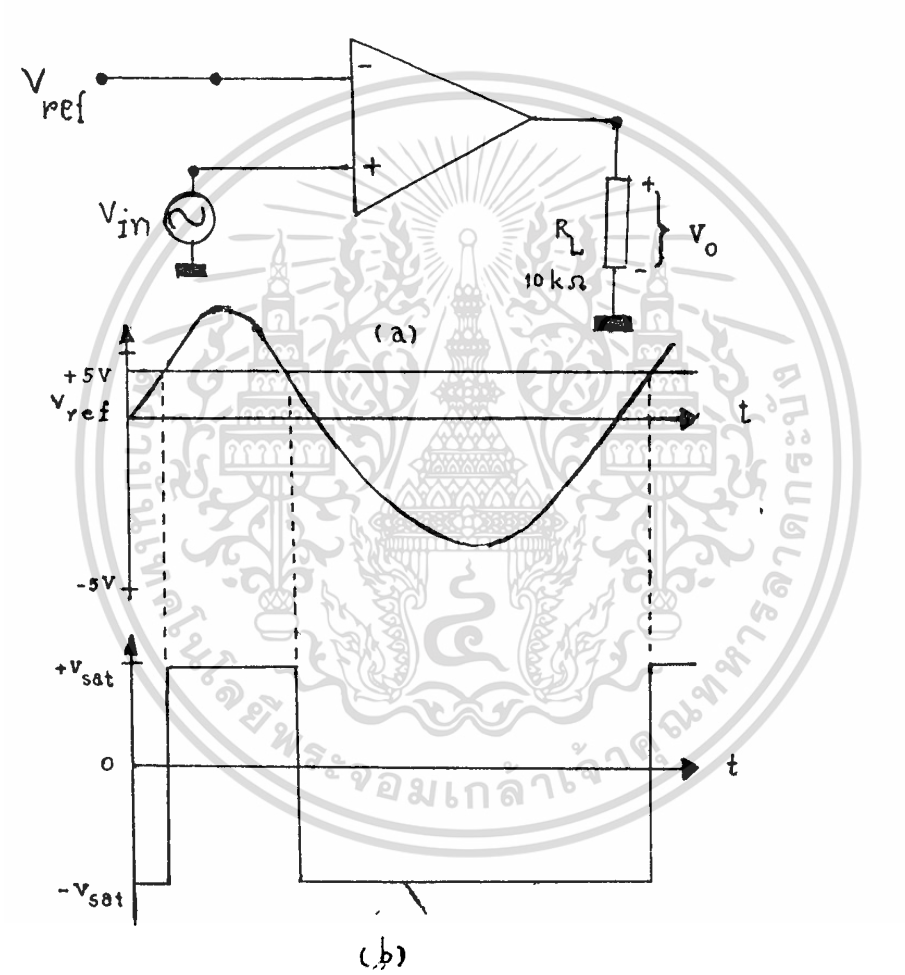
จะเห็นว่าค่าขยายศักดาสัญญาณจะมีค่าสูงกว่าหนึ่งเสมอ ส่วนกระแสไหลผ่านความต้านทานโหลด (I_L) จะขึ้นกับ Vo และ R_L โดยเท่ากับ Vo/R_L

2.1.3 วงจรเปรียบเทียบศักดาสัญญาณอย่างง่าย

- การเปรียบเทียบศักดาสัญญาณด้วยจุดสัญญาณเข้า (+)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

รูปแสดงออปแอมซึ่งต่ออยู่ในลักษณะวงจรเปิด ทำหน้าที่เปรียบเทียบศักดาสัญญาณด้วยจุดสัญญาณเข้าขา (+) นั่นคือ จุดสัญญาณเข้าขา (−) จะต่ออยู่ที่ระดับศักดาเปรียบเทียบ ส่วน สัญญาณเข้าขา (+) จะต่ออยู่กับสัญญาณซึ่งเราต้องการจะเปรียบเทียบศักดา



ภาพที่ 2.1.3 แสดงวงจรเปรียบเทียบศักดาจุดสัญญาณเข้าขา (+)

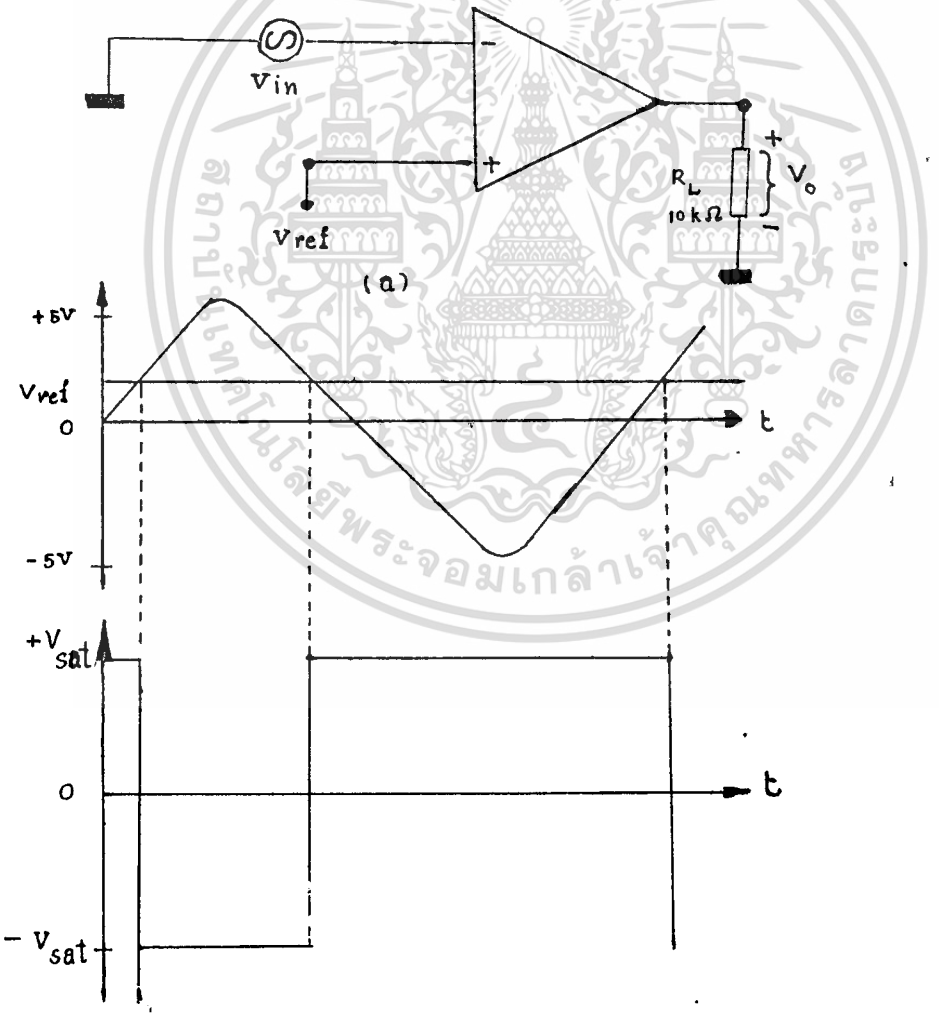
เนื่องจากค่าขยายศักดาสัญญาณแบบลูปเปิดของออปแอมมีค่าสูงมาก ดังนั้นในทางปฏิบัติ เมื่อระดับสัญญาณที่จุดสัญญาณเข้าขา (+) มีระดับสูงกว่า V_{ref} เพียงเล็กน้อย เช่น 50 ไมโครโวลท์ ระดับศักดาสัญญาณออก v_o ก็จะมีค่าอยู่ที่ + v ในกรณีที่ระดับสัญญาณที่จุดสัญญาณเข้าขา (+) มีระดับต่ำกว่า V_{ref} เพียงเล็กน้อยระดับศักดาสัญญาณออกจะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

กลับไปมีค่าเท่ากับ $-V_{sat}$ ดังนั้น เราอาจจะใช้วงจรดังกล่าวในการเปรียบเทียบระดับสัญญาณเข้ากับศักกาเปรียบเทียบ เมื่อสัญญาณออกมีค่าเป็น $+V_{sat}$ ก็แสดงว่า V_{in} มีระดับสูงกว่า V_{ref} และเมื่อสัญญาณออกมีค่าเป็น $-V_{sat}$ ก็แสดงว่า V_{in} มีระดับต่ำกว่า V_{ref}

- การเปรียบเทียบศักกาสัญญาณด้วยจุดสัญญาณเข้าขา (−)

ภาพที่ 2.1.4 แสดงกรณีตรงข้ามกับวงจรในภาพที่ (3.1.1) กล่าวคือ ศักกาเปรียบเทียบจะต่ออยู่กับขาสัญญาณเข้า (+) ส่วนสัญญาณที่เราต้องการจะเปรียบ



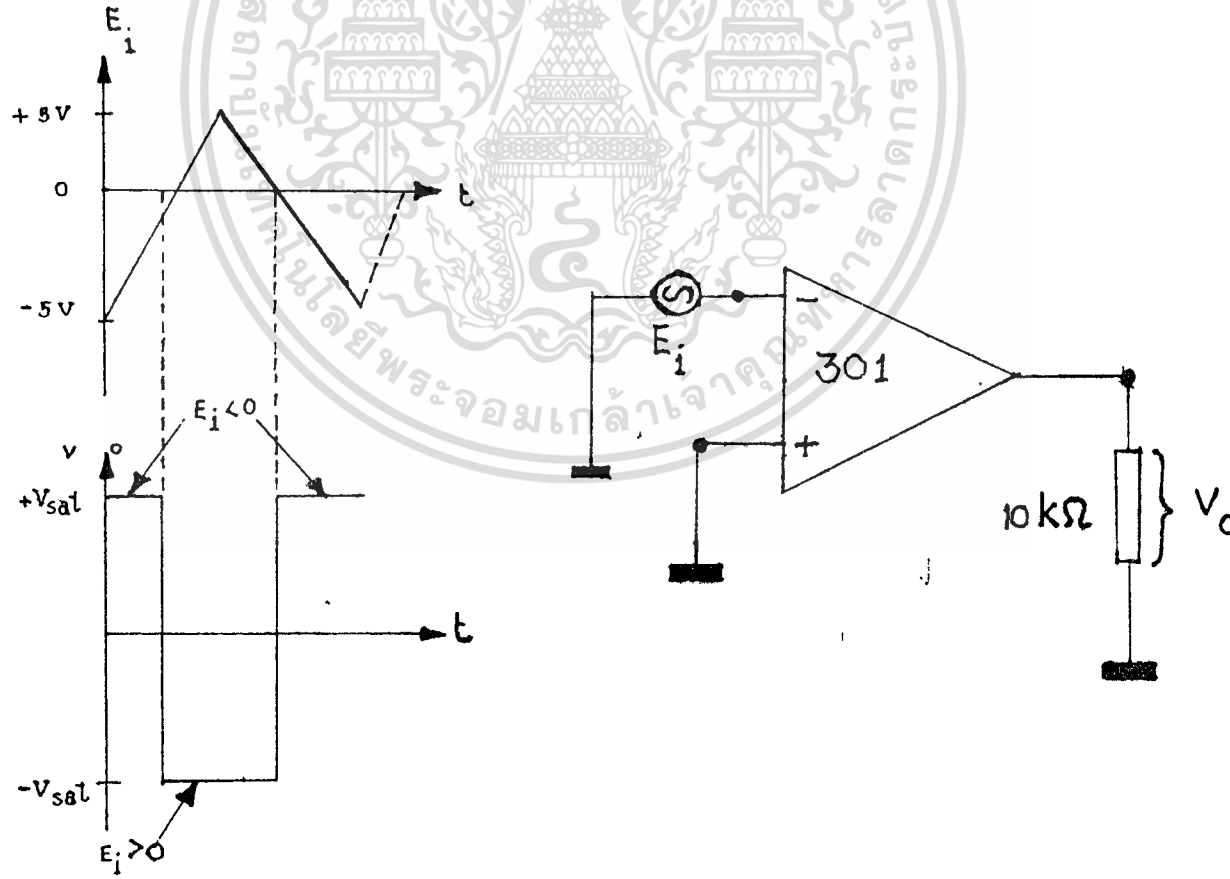
ภาพที่ 2.1.4 ภาพแสดงวงจรเปรียบเทียบศักกาด้วยจุดสัญญาณเข้าขา (−)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

เทียบต่ออยู่กับขาสัญญาณเข้า (–) ดังนั้นระดับศักดาสัญญาณออก จะมีเครื่องหมายตรงข้ามกับกรณีที่แล้ว

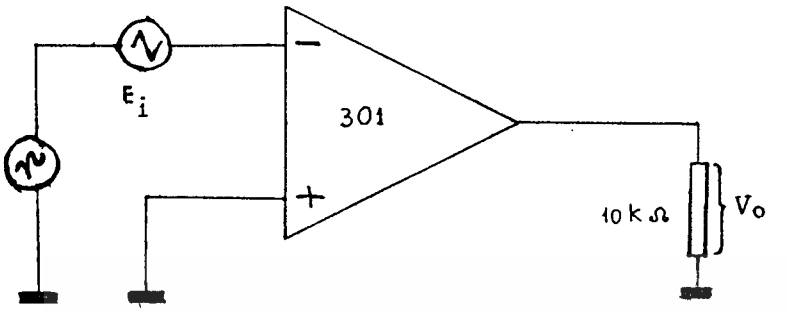
- จุดอ่อนของวงจรเปรียบเทียบสัญญาณอย่างง่าย

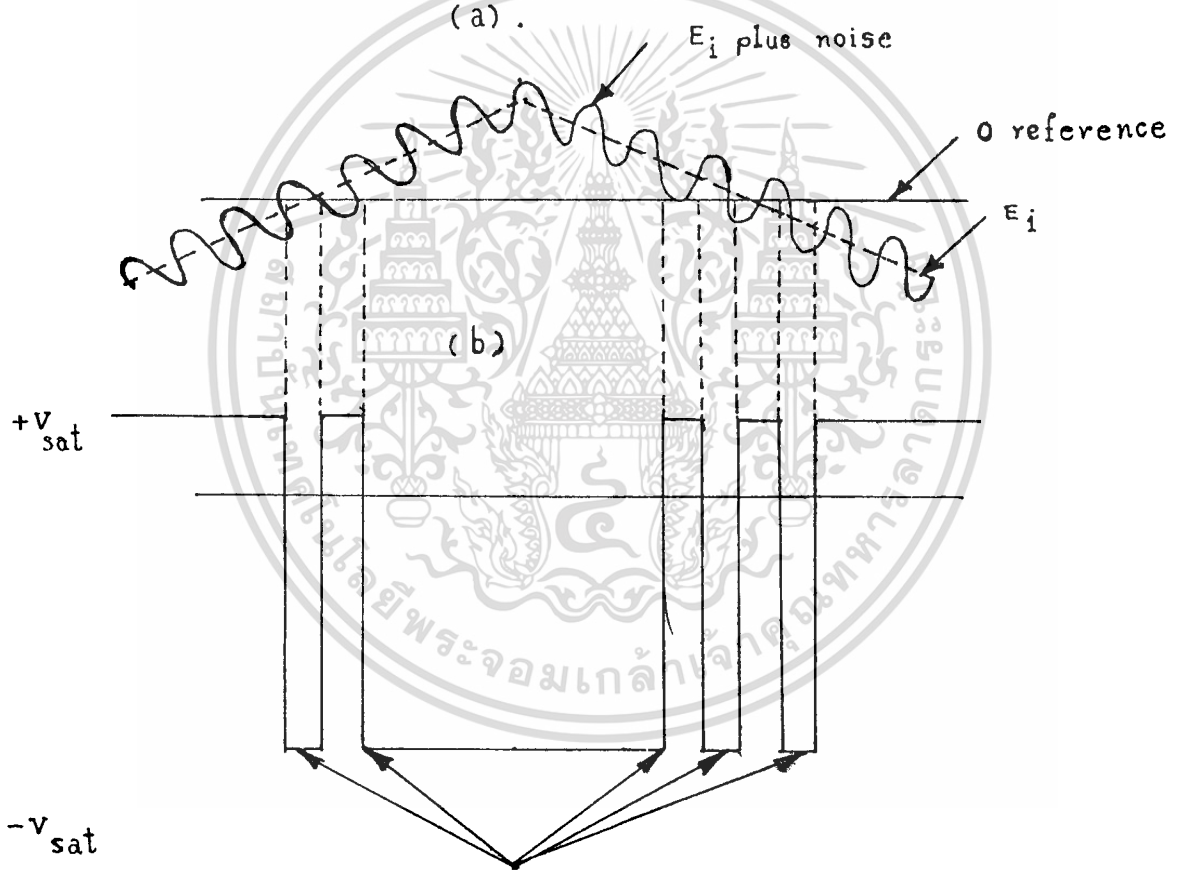
ในหัวข้อนี้เราจะยกตัวอย่างกรณีที่วงจรเปรียบเทียบสัญญาณอย่างง่ายจะปฏิบัติงานได้ผลไม่ดี ภาพที่ (2.1.5 แสดงกรณีที่สัญญาณ แบบรูปสามเหลี่ยมต่อเข้ากับขาสัญญาณเข้า (–) โดยที่จุดสัญญาณเข้า (+) ได้ต่อที่ศักดาดิน ดังนั้นเมื่อ E_i มีระดับต่ำกว่าศูนย์, v_o จะเท่ากับ v_{sat} เมื่อ E_i มีระดับสูงกว่าศูนย์ v_o จะเท่ากับ $-v_{sat}$ นั่นคือเมื่อ E_i ผ่านระดับศักดาศูนย์ และมีค่าเพิ่มขึ้นศักดาสัญญาณออกจะเปลี่ยนภาวะจาก v_{sat} มายัง $-v_{sat}$ และศักดาสัญญาณออกจะเปลี่ยนภาวะจาก $-v_{sat}$ มายัง v_{sat} เมื่อ E_i ผ่านระดับศักดาศูนย์และกำลังลดค่า



ภาพที่ 2.1.5 วงจรศักสัญญาณข้ามระดับศูนย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า





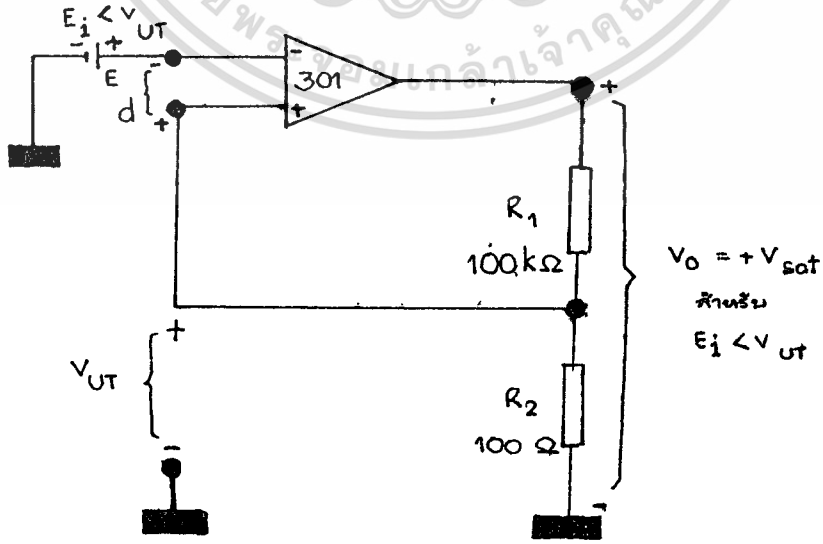
สัญญาณออกเปลี่ยนระดับ
เนื่องจากสัญญาณรบกวน

(c)

ภาพที่ 2.1.6 ภาพแสดงผลของสัญญาณรบกวนต่อการปฏิบัติงานของวงจรตัดสัญญาณข้ามระดับศูนย์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ในการปฏิบัติงานบางประเภท E_i อาจจะเข้าใกล้ระดับศูนย์อย่างช้ามาก หรืออาจจะลอยอยู่ในระดับใกล้เคียงกับระดับศูนย์ ในกรณีดังกล่าวนี้ V_o อาจจะเปลี่ยนภาวะไปมาก หรืออสซิลเลทระหว่างระดับ $+ V_{sat}$ และ $- V_{sat}$ ได้ ลักษณะการออสซิลเลชันดังกล่าวนี้อาจจะเกิดจากสัญญาณเข้าของออปแอมก็ได้ เราอาจจะแสดงลักษณะการเกิดสัญญาณรบกวนดังกล่าวได้ ดังเช่นในภาพที่ 2.1.6 a โดยมีเครื่องกำเนิดสัญญาณรบกวนแต่อนุกรมกับเครื่องกำเนิดสัญญาณรูปสามเหลี่ยม ภาพที่ 2.1.6 b แสดงผลบวกของสัญญาณรบกวนและสัญญาณรูปสามเหลี่ยมภาพที่ แสดงผลบวกของสัญญาณรบกวนและสัญญาณรูปสามเหลี่ยมที่ขาสัญญาณเข้า (−) ของออปแอม ซึ่งจะสังเกตได้ว่า ในบริเวณใกล้เคียงกับจุดที่สัญญาณรูปสามเหลี่ยมข้ามระดับศักดาศูนย์ ผลบวกของสัญญาณทั้งสองอาจจะข้ามระดับศักดาได้ที่หลายจุด ซึ่งที่แต่ละจุด ภาวะสัญญาณออกของออปแอมจะเปลี่ยนแปลงไปดังเช่นที่แสดงในภาพที่ 2.1.6 c นั่นคือวงจรกักจับจุดที่ทั้งศักดาของสัญญาณรบกวนและศักดาสัญญาณรูปสามเหลี่ยมข้ามระดับศูนย์ ในทางปฏิบัติ เราไม่อาจจะกำจัดสัญญาณรบกวนให้หมดได้ แต่เราอาจจะกันไม่ให้ศักดาสัญญาณออกเปลี่ยนระดับไปตามสัญญาณรบกวนได้ด้วยการใช้หลักการป้อนสัญญาณกลับแบบเพิ่มกำลัง (Positive feedback) ดังเช่นที่จะได้กล่าวถึงในหัวข้อต่อไป



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

การป้อนสัญญาณกลับแบบเพิ่มกำลัง

การป้อนสัญญาณกลับแบบเพิ่มกำลัง จะทำได้โดยการนำบางส่วนของศักดา สัญญาณออกป้อนกลับมาที่ขาสัญญาณเข้า (+) ภาพที่ 2.1.7 แสดงกรณีที่สัญญาณออก v_o ถูกแบ่งโดย R_1 และ R_2 และศักดาที่ถูกแบ่งมาโดย R_2 จะป้อนกลับสู่ขาสัญญาณเข้า (+) ซึ่งจะมีผลทำให้เกิดระดับศักดาเปรียบเทียบที่แปรเปลี่ยนไปตามสัญญาณออก ซึ่งผิดกับในกรณีที่แล้ว ๆ มาที่ระดับศักดาเปรียบเทียบจะมีค่าคงที่เสมอ

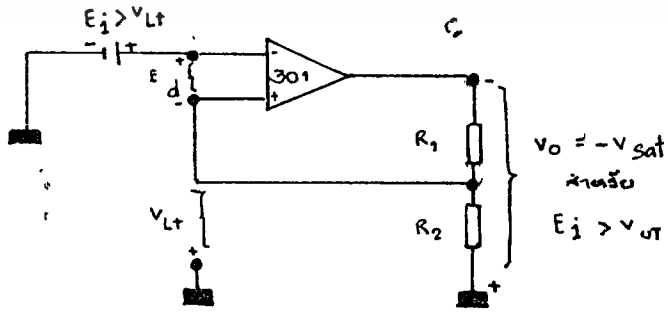
ศักดาเปลี่ยนระดับสูง (Upper threshold voltage)

ในภาพที่ 2.1.7 ศักดาสัญญาณออก v_o จะถูกแบ่งโดย R_1 และ R_2 ซึ่งส่วนของ v_o ที่ถูกแบ่งโดย R_2 จะป้อนกลับเข้าที่ขาสัญญาณเข้า (+) ซึ่งเราจะเรียกศักดาดังกล่าวว่าเป็นศักดาเปลี่ยนระดับสูง (V_{UT}) ซึ่งจะเขียนได้เป็น

$$V_{UT} = \frac{R_2}{R_1 + R_2} (+ V_{sat})$$

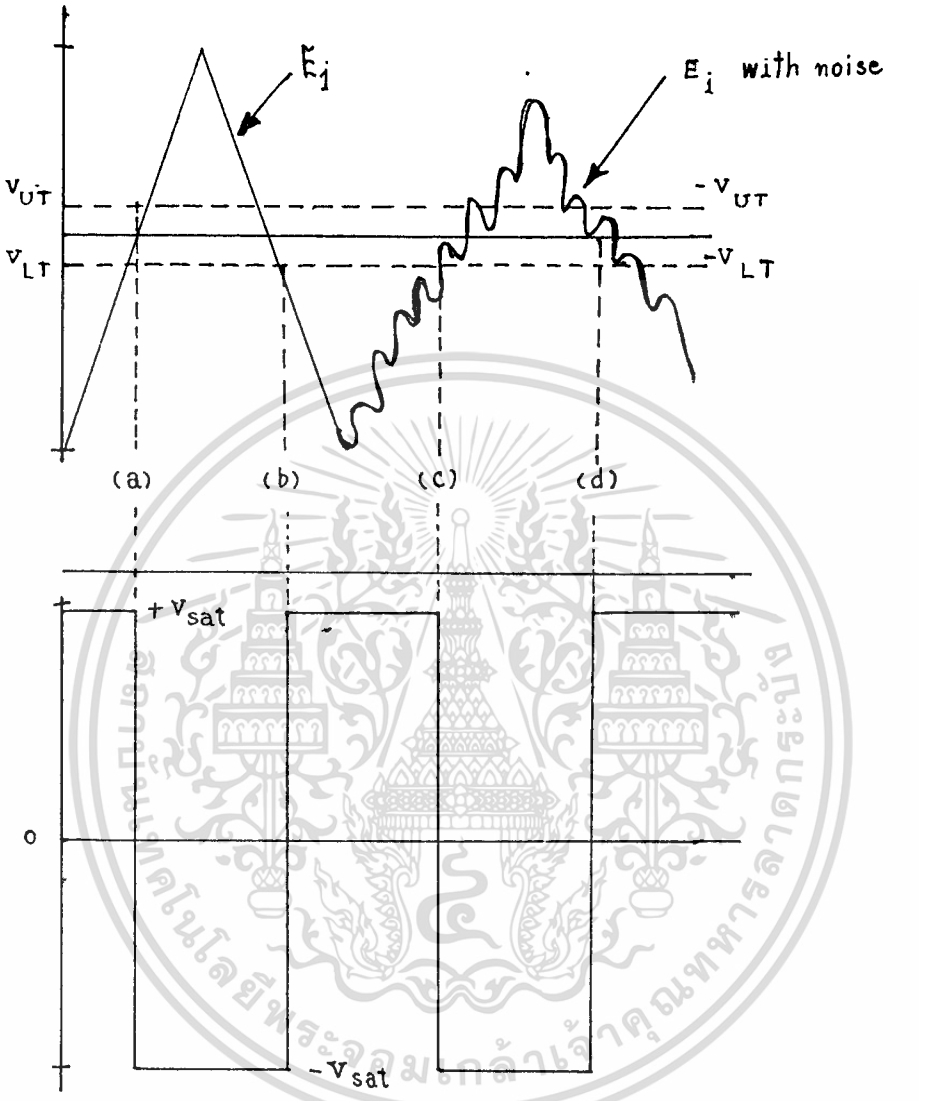
ในกรณีที่ E_i มีค่าต่ำกว่า V_{UT} ศักดาที่ขา (+) จะมีระดับสูงกว่าศักดาที่ขา (−) และ v_o จะถูกล็อคไว้ที่ $+ V_{sat}$

ถ้า E_i มีระดับสูงกว่า V_{UT} เล็กน้อย นั่นคือทิศทางของศักดา E_d ที่แสดงในภาพจะถูกสลับทาง ระดับศักดาสัญญาณออก (v_o) จะเริ่มลดระดับ ซึ่งจะมีผลทำให้ศักดาของสัญญาณป้อนกลับลดระดับลง และ E_d จะเพิ่มระดับขึ้น มีผลผลักดันให้ v_o ยิ่งลดระดับลงเร็วขึ้นไปสู่ $- V_{sat}$ ซึ่งจะกลายเป็นกรณีของวงจรในภาพที่ 2.1.8



ภาพที่ 2.1.8 แสดงวงจรเปรียบเทียบสัญญาณแบบป้อนกลับเพิ่มกำลังในอีกภาวะหนึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ภาพที่ 2.1.9 กราฟสัญญาณเข้าและสัญญาณออก

ศักดาเปลี่ยนระดับต่ำ (Lower threshold voltage)

เมื่อ V_o เท่ากับ $-V_{sat}$ ระดับศักดาป้อนกลับสู่ขา (+) จะเรียกว่าเป็นศักดาเปลี่ยนระดับต่ำ (V_{LT}) ซึ่งจะเท่ากับ

$$V_{LT} = \frac{R}{R_1 + R_2} (-V_{sat})$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ซึ่งจะสังเกตได้ทันทีว่า V_{LT} มีค่าเป็นลบเมื่อเทียบกับศักดาดิน ดังนั้น V_o จะอยู่ที่ระดับ $-V_{sat}$ ตราบใดที่ E_i มีระดับสูงกว่า V_{LT} และ V_o จะเปลี่ยนภาวะไปยัง $+V_{sat}$ เมื่อ E_i มีระดับต่ำกว่า V_{LT}

เราอาจจะสรุปได้ว่า การป้อนสัญญาณกลับแบบเพิ่มกำลังจะมีผลทำให้เปลี่ยนภาวะได้เร็วขึ้น ทั้งนี้เพราะเมื่อ V_o เริ่มเปลี่ยนระดับจะเกิดปรากฏการณ์ซึ่งเร่งการเปลี่ยนระดับของ V_o ให้เร็วขึ้น ถ้าระดับของศักดาเปลี่ยนระดับมีค่าสูงกว่าระดับศักดาสูงสุดของสัญญาณรบกวน การเปลี่ยนภาวะของศักดาสัญญาณออก อันเนื่องมาจากสัญญาณรบกวนก็จะไม่เกิดขึ้น

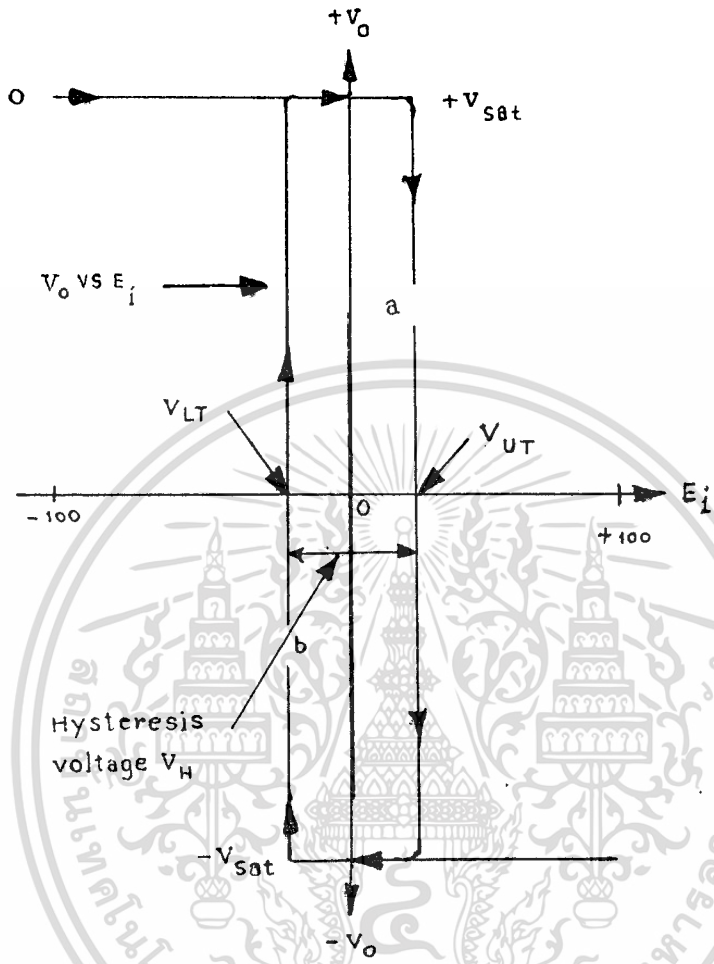
ฮิสเตอเรซิส (Hysteresis)

คุณสมบัติของวงจรเปรียบเทียบสัญญาณอาจจะแสดงได้ในลักษณะของกราฟของภาพที่ 22.ก.๑๑ ซึ่งแกนนอนเป็นสัญญาณเข้า (E_i) ส่วนสัญญาณออก (V_o) จะพลอทตามแกนตั้ง ดังนั้น กราฟในลักษณะดังกล่าวจึงแสดงความสัมพันธ์ระหว่างสัญญาณเข้าและสัญญาณออก

ในกรณีที่ E_i มีระดับต่ำกว่า V_{UT}, $V_o = +V_{sat}$ เส้นตั้งฉาก (a) แสดงการเปลี่ยนภาวะของ V_o จาก $+V_{sat}$ ไปสู่ $-V_{sat}$ เมื่อ E_i มีระดับสูงกว่า V_{UT} ส่วนเส้นตั้งฉาก (b) แสดงการเปลี่ยนภาวะของ V_o จาก $-V_{sat}$ ไปสู่ $+V_{sat}$ ในกรณีที่ E_i มีระดับต่ำกว่า V_{LT} ระดับศักดาแตกต่างระหว่าง V_{UT} และ V_{LT} จะเรียกว่าเป็นระดับศักดายิสเตอเรซิส (V_H)

เมื่อใดก็ตามที่วงจรเปลี่ยนภาวะจากภาวะแรกไปสู่ภาวะที่สองที่ระดับสัญญาณเข้าระดับใดระดับหนึ่งแล้วจงจรเปลี่ยนภาวะกลับไปสู่ภาวะที่หนึ่ง ที่ระดับสัญญาณเข้าซึ่งเปลี่ยนไป เราจะกล่าวได้ว่าวงจรนั้นแสดงปรากฏการณ์ของฮิสเตอเรซิส ในกรณีของวงจรเปรียบเทียบศักดาแบบป้อนสัญญาณกลับเพิ่มกำลังนี้ ระดับศักดายิสเตอเรซิสจะเท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

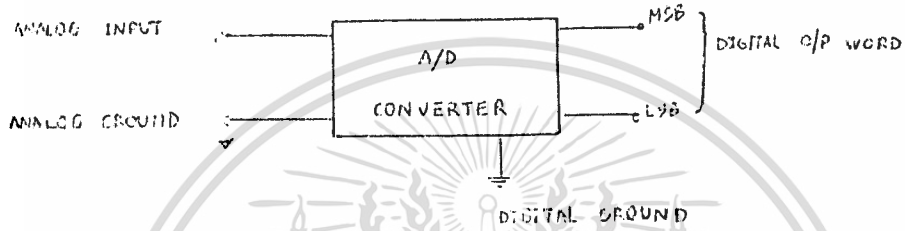


ภาพที่ 2.1.10 กราฟแสดงความสัมพันธ์ระหว่าง E_i และ V_o ซึ่งแสดงปริมาณฮิสเตอเรซิสของวงจรเปรียบเทียบสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

2.2 ทฤษฎีการแปลงสัญญาณอะนาลอกเป็นสัญญาณดิจิตอล

ภาคแปลงสัญญาณอะนาลอกเป็นสัญญาณดิจิตอล ทำหน้าที่รับสัญญาณที่มีขนาดเหมาะสมจากภาคปรับแต่งสัญญาณ แล้วเปลี่ยนเป็นสัญญาณดิจิตอล การทำงานของตัวแปลงสัญญาณ เป็นดังรูป



รูปที่ 2.2.1 แสดงระบบการแปลงข้อมูลอะนาลอกเป็นดิจิตอล

สัญญาณอะนาลอกที่อินพุท จะถูกเปลี่ยนเป็นสัญญาณดิจิตอลในรูปเลขฐานสอง ซึ่งมีค่าขึ้นกับระดับสัญญาณอินพุท

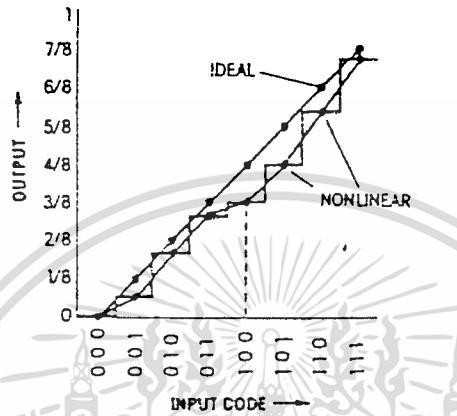
ก่อนที่จะออกแบบวงจรควรจะศึกษาถึง หลักการทำงาน คุณสมบัติ ข้อดี ข้อเสียของวงจรแปลงสัญญาณแต่ละแบบ ในการพิจารณาคุณสมบัติของวงจร จะพิจารณาจากสิ่งต่าง ๆ ดังนี้

1. Resolution ได้นิยามเอาไว้ 2 อย่างคือเป็นค่าขนาดของโวลท์เตจที่คิดกับ 2 ค่าที่น้อยที่สุด แล้วทำให้เกิดการแปลงค่าสัญญาณอนาลอกออกมา และนิยามอีกอย่างคือเป็นจำนวนบิทสูงสุดของ DC เช่น DC ที่มีขนาด 10 บิทจะเรียกว่ามี Resolution 10 บิท เป็นต้น

2. Conversion time เป็นเวลาที่ใช้ในการเปลี่ยนค่าสัญญาณอะนาลอกค่าหนึ่งให้เป็นค่าของรหัสเลขฐานสองชุดหนึ่ง ค่านี้อาจบอกเป็นหน่วยวินาที เช่น conversion time เท่ากับ 100 ไมโครวินาที หรือ บอกเป็นจำนวนคาบของสัญญาณนาฬิกาที่ใช้ในการแปลงสัญญาณ เช่น 50 เท่าของคาบเวลาสัญญาณนาฬิกา เป็นต้น

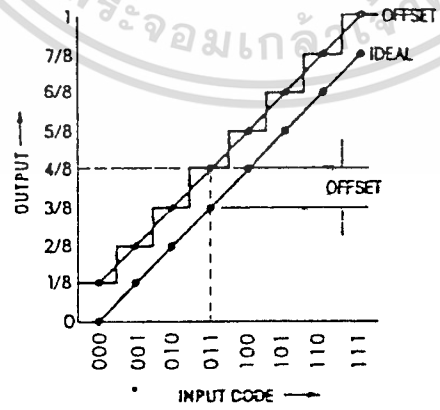
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

3. Linearity error เป็นค่าสูงสุดของเส้นโค้งที่เบี่ยงเบนจากเส้นตรงที่เชื่อมจุดที่มีค่าต่ำสุด และสูงสุด ของสัญญาณอะนาลอกที่เข้ามา ดังแสดงในรูปที่ ค่านี้เกิดขึ้นจากการผลิตอุปกรณ์ที่ใช้ทำวงจร DC จึงไม่สามารถกำจัดหรือลดลงได้



รูปที่ 2.2.2 แสดง Linearity Error DC

4. Offset error เป็นทรานสเฟอร์ฟังก์ชั่นของ DC ที่แตกต่างไปจาก DC ในทางอุดมคติ ค่านี้เกิดขึ้นจากค่าออฟเซทต่าง ๆ ภายในวงจร DC เองดังรูปที่



รูปที่ 2.2.3 แสดง Offset Error

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

5. Quantization uncertainty ยกตัวอย่าง เช่น ค่าดิจิตอลเอาท์พุท เท่ากับ 01101100 ซึ่งแทนค่าสัญญาณอะนาลอก 2.50 โวลท์เป็นต้น แต่จริง ๆ แล้ว ค่าดิจิตอลค่านี้อาจแทนค่าสัญญาณอะนาลอกตั้งแต่ 1.875 ถึง 3.125 โวลท์ ค่าที่เบี่ยงเบนไปจาก 2.50 โวลท์นี้เรียกว่า Quantization uncertainty ซึ่งค่านี้จะมีค่าตั้งแต่ 0 ถึง 1/2 LSB (Least siguificant bit) และค่านี้จะเป็นค่าความผิดพลาดที่น้อยที่สุดของ DC ซึ่งไม่สามารถทำให้น้อยลงได้อีกเว้นแต่ว่าเราจะเพิ่มรีโซลูชั่น (Resolution) ให้มากขึ้นเท่านั้น

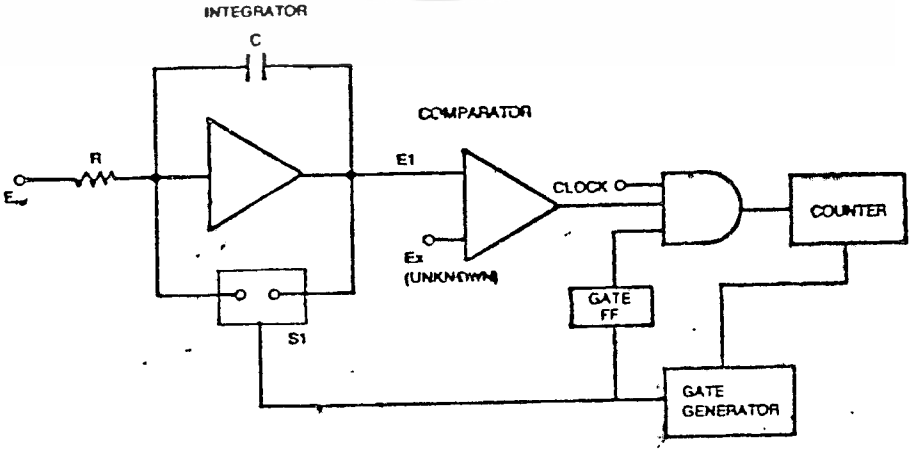
ต่อไปนี้จะเป็นการพิจารณาถึงวิธีต่าง ๆ ในการแปลงสัญญาณ โดยจะกล่าวถึงหลักการ คุณสมบัติ และข้อจำกัดบางอย่าง รวมทั้งข้อดี ข้อเสีย ของการแปลงสัญญาณแต่ละวิธี เพื่อเป็นแนวทางในการเลือกวิธีที่เหมาะสมกับความต้องการและมีประสิทธิภาพดีที่สุด

1. วงจรแปลงสัญญาณแบบ Intergrating converter

แบ่งออกเป็น 3 ชนิด คือ Single - slope และ multiple-slope ซึ่งเกิดจากการรวมกันระหว่างชนิด triple-slope กับ dual slope

1.1 Single-Slope intergrators

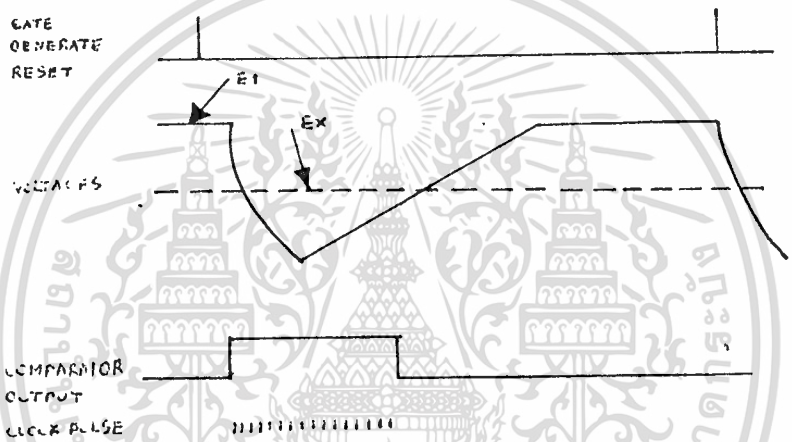
เป็นวงจรที่ง่ายที่สุดของ DC ชนิด intergration ส่วนประกอบที่สำคัญของวงจรมี วงจรรวมอินทีเกเตอร์, วงจรเปรียบเทียบโวลท์เตจ,เกท, สัญญาณนาฬิกา และเกทเจนเนอเรเตอร์ดังรูปที่ 2.2.4 สวิทช์ S_1 ในวงจรใช้สำหรับคายประจุในตัวคาปาซิเตอร์ตอนเริ่มต้นการทำงาน



รูปที่ 2.2.4 วงจร Single - slope intergrotor ADC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

การทำงานของวงจรอธิบายได้ด้วยไทม์มิ่งไดอะแกรม (Timing-diagram) ดังรูปที่ 2.2.5 วงจรส่วนเกทเจนเนอเรเตอร์ จะให้พัลซ์ออกมาซึ่งเป็นการเริ่มต้นของการแปลง (Start Conversion) และเอาท์พุทของส่วนอินทีเกรเตอร์จะถูกรีเซ็ทเป็นศูนย์โดยผ่านที่สวิทซ์ ขณะเดียวกันจะทำให้วงจรนับเริ่มนับที่ศูนย์ด้วย เมื่อมีสัญญาณอะนาลอกอินพุทเข้ามาเอาท์พุทของวงจรเปรียบเทียบจะมีค่าเป็น 1 และวงจรนับจะเริ่มนับพัลส์ของสัญญาณนาฬิกา จำนวนพัลส์ของนาฬิกาที่นับได้เป็นสัดส่วนกับสัญญาณอินพุทแล้วผ่านวงจรดีโค้ดเดอร์ เอาท์พุทที่ได้จะอยู่ในรูปเลขรหัสฐานสอง



รูปที่ 2.2.5

แสดง Timing diagram ของ Single-slope integrator.

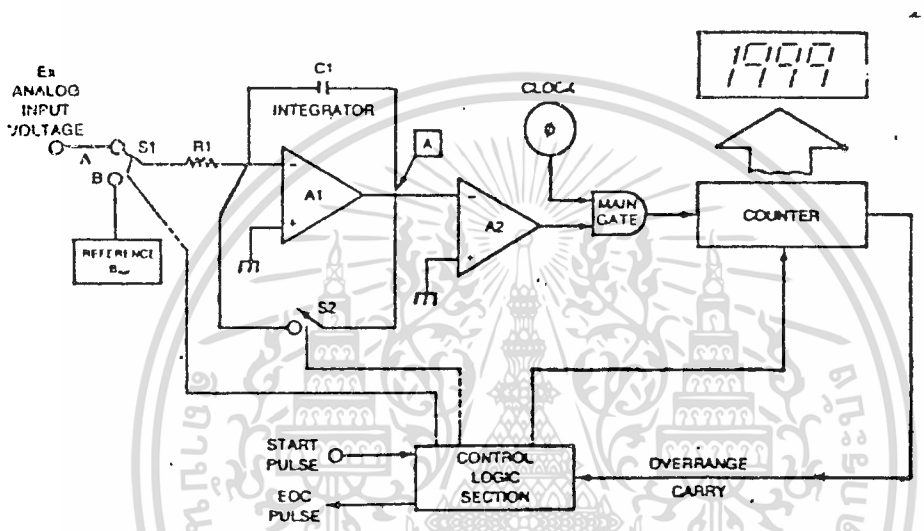
ข้อดีของวงจรแบบนี้คือ เป็นวงจรที่ใช้หลักการง่าย ๆ ราคาถูก มีใช้ในเครื่องดิจิตอล โวลท์มิเตอร์ที่ไม่แพงนัก และคุณสมบัติอีกประการหนึ่งของวงจรอินทีเกรเตอร์คือสามารถลดสัญญาณรบกวนได้ดี

ข้อเสียของวิธีนี้ก็คือความคลาดเคลื่อนของค่า R,C ถระแสไบอัส ฯลฯ ในส่วนของวงจรรวมอินทีเกรเตอร์และสัญญาณนาฬิกาต้องมีความถี่คงที่คลอดช่วงเวลาที่ทำการแปลงสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

1.2 Dual - Slope integrator

ซึ่งประกอบด้วยวงจรอินทีเกรเตอร์, วงจรเปรียบเทียบสัญญาณ วงจรนับ, ส่วนควบคุมลอจิก, โวลท์เตจหรือกระแสอ้างอิง และ สวิทช์ที่ถูกควบคุมการทำงานด้วยลอจิกดังรูป



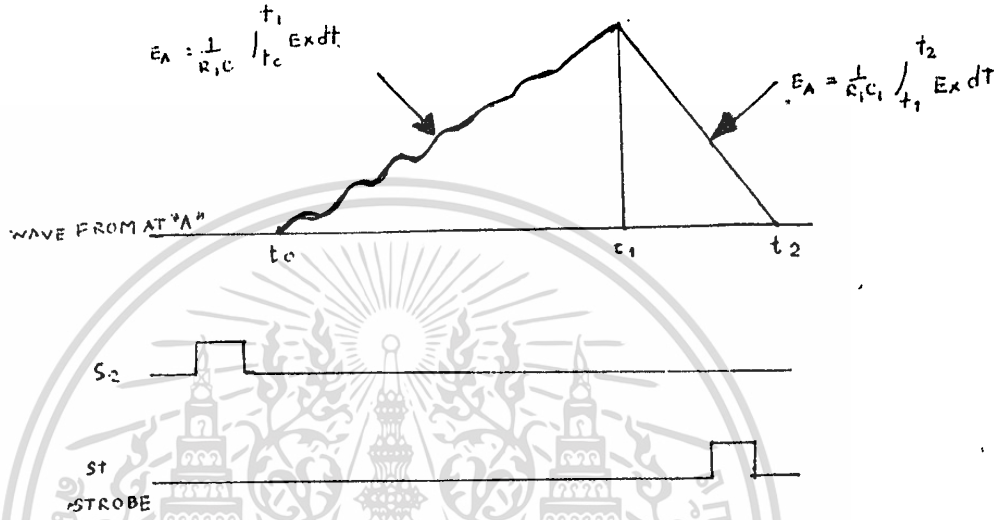
รูปที่ 2.2.6

วงจร Dual - Slope integrator ADC.

รูปที่ 2.2.7 เป็นไทม์มิ่งไดอะแกรมแสดงการทำงานของวงจรแปลงสัญญาณจากอะนาลอกเป็นดิจิตอล (ADC) เริ่มต้นที่เวลา to สวิทช์ S_2 จะปิดเพื่อทำการคายประจุที่ตกค้างอยู่ในคาปาซิเตอร์ วงจรนับจะถูกรีเซ็ท และสวิทช์ S_1 ต่อกับอินพุท เมื่อสัญญาณอะนาลอกผ่านเข้ามาทางวงจรอินทีเกรเตอร์ วงจรนับจะนับเพิ่มขึ้นเรื่อย ๆ จนกระทั่งถึงจุดโอเวอร์โฟว์ที่เวลา T_1 ดังนั้นช่วงเวลา $t_1 - t_2$ จะเป็นการนับจำนวนพัลส์ของสัญญาณนาฬิกาที่สะสมเอาไว้ แล้วผ่านวงจรคีโค้ดเดอร์ เพื่อแสดงเป็นรหัสเลขฐานสองหรือรหัสอื่น ๆ ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ข้อเสียของวิธีนี้ก็คือ รีโซลูชั่น เปลี่ยนแปลงตลอดเวลา และเวลาที่ใช้ในการแปลงสัญญาณนานเกินไป คือประมาณ 10 – 50 ทำให้ไม่เหมาะสมที่จะใช้ในงานบางอย่าง เช่น งานทางด้าน Image processing เป็นต้น

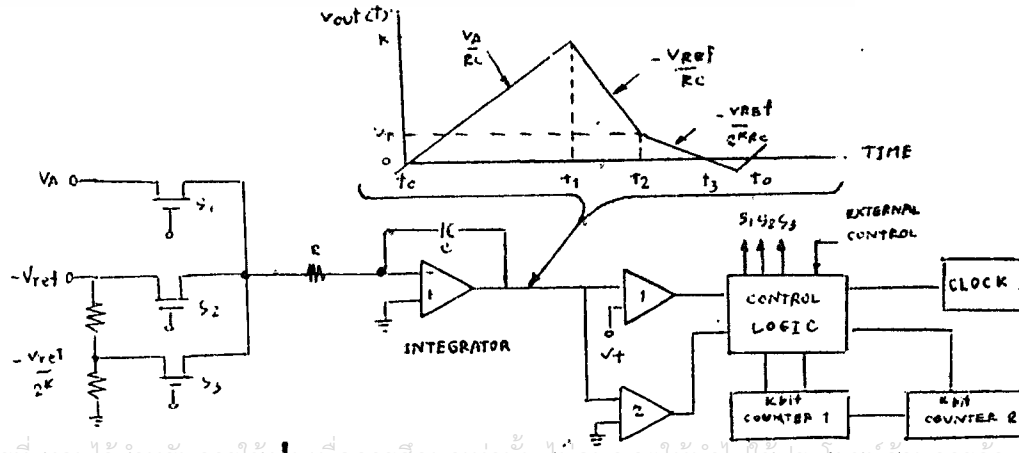


รูปที่ 2.2.7

แสดง Timing diagram การทำงานของวงจร Dual-slope integrator

1.3 Triple-slope integrator

วงจรและการทำงานจะคล้ายกับ Dual-slope แต่ Triple-slope จะมีระดับสัญญาณอ้างอิง 2 ค่าคือ ค่าหยาบมีค่าเท่ากับ $-V_{ref}/RC$ และค่าละเอียดมีค่าเท่ากับ $-V_{ref}/2KRC$ ดังรูปที่



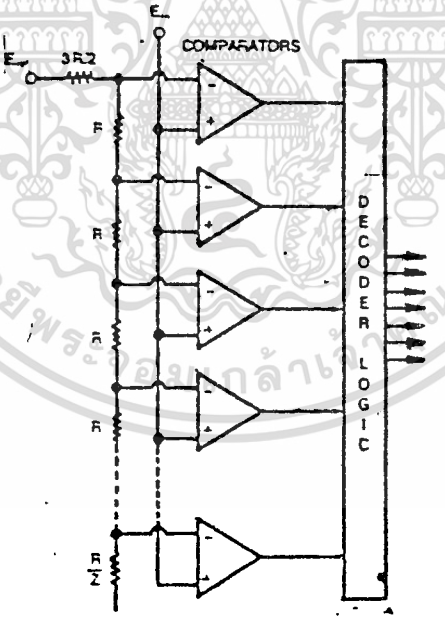
รูปที่ 2.2.8 แสดงวงจรชนิด Triple-slope integrator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ข้อดีของวงจรแบบนี้คือ ความเร็วที่ใช้ในการแปลงจะน้อยกว่าแบบ Dual คือประมาณ 1ms - 10ms และบางกรณีสามารถออกแบบให้มีความเร็วเท่ากับ วงจรแปลงสัญญาณชนิด Approximation ได้

2. วงจรแปลงสัญญาณแบบ Parallel Converter

วงจรนี้บางครั้งเรียกว่า Flash Converter ดังแสดงในรูปที่ 2.2.9 การแปลงแบบนี้ค่อนข้างเร็ว สัญญาณอินพุทจะต่อเข้ากับวงจรเปรียบเทียบทุกตัว และ อีกขาหนึ่งของวงจรเปรียบเทียบจะต่อกับระดับสัญญาณดีซีที่ใช้เป็นสัญญาณอ้างอิง เมื่อมีสัญญาณอินพุทเข้ามา วงจรเปรียบเทียบสัญญาณตัวใดที่ถูกไบอัสให้มีค่าสูงกว่าตัวนั้นจะไม่ทำงาน แต่ถ้าต่ำกว่าก็จะทำงาน สำหรับขาเอาท์พุทของวงจรเปรียบเทียบสัญญาณนี้จะต่อกับวงจรดีโค้ดเดอร์ เพื่อเข้ารหัสเลขฐานสองต่อไป



รูปที่ 2.2.9 แสดงวงจร A B แบบ Parallel หรือ Flash

ข้อดีของวงจรนี้คือ มีการทำงานเร็วมากจึงเรียกว่า วงจรแฟลต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ข้อเสียคือว่า ต้องใช้วงจรเปรียบเทียบสัญญาณจำนวนมากถึง $2n-1$ ตัว สำหรับการแปลงเป็นสัญญาณดิจิตอลขนาด n บิท เช่น ถ้าแปลงสัญญาณขนาด 8 บิทก็ต้องใช้ถึง 255 ตัว

3. วงจรแปลงสัญญาณแบบ Binary Ramp Converter

บางครั้งเรียกว่าแบบ Servo หรือแบบ Coanter การแปลงสัญญาณแบบนี้ใช้หลักการง่าย ๆ และราคาถูก รูปที่ 2.2.10 เป็นการแปลงสัญญาณอะนาลอกเป็นดิจิตอล หรือ เรียกย่อ ๆ ว่า ADC จะเห็นว่าในวงจรประกอบด้วย วงจรแปลงสัญญาณดิจิตอลเป็นอะนาลอก (ADC), Comparator และวงจรควบคุม การแปลงสัญญาณจะเริ่มเมื่อมีการเซ็ตเคาร์เตอร์ให้เป็นศูนย์ๆ จากนั้นเคาร์เตอร์จะเริ่มนับสัญญาณนาฬิกาแต่ละลูกที่เข้ามา ทำให้สัญญาณเอาท์พุทของ DAC เพิ่มขึ้นจนกระทั่งเท่ากับสัญญาณอะนาลอกที่อินพุท ดังนั้น Comparator จะส่งสัญญาณให้เคาร์เตอร์หยุดนับและส่งสัญญาณ EOC (End of Conversion) เพื่อแสดงการสิ้นสุดการแปลงสัญญาณ

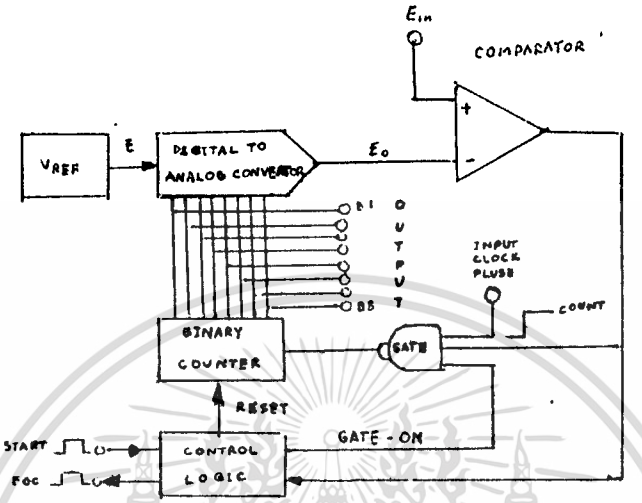
รูปที่ 2.2.11 เป็นสัญญาณ Step Ramp ที่เอาร์พุทของ DAC อันเกิดจากการนับของเคาร์เตอร์ ซึ่งจะหยุดนับก็ต่อเมื่อสัญญาณ Step Ramp มีค่าสมมาตรกับสัญญาณอะนาลอกที่อินพุท ส่วนเวลาในการแปลงสัญญาณเท่ากับ $2n$ เท่าของจำนวนพัลส์ของสัญญาณนาฬิกา เมื่อ n เท่ากับจำนวนบิทเช่น ADC ขนาด 10 บิท ใช้งานที่สัญญาณนาฬิกา 2 MHz

ดังนั้น เวลาในการแปลง $=$ 2 Pulse 1 Sec/2 10 Pulse

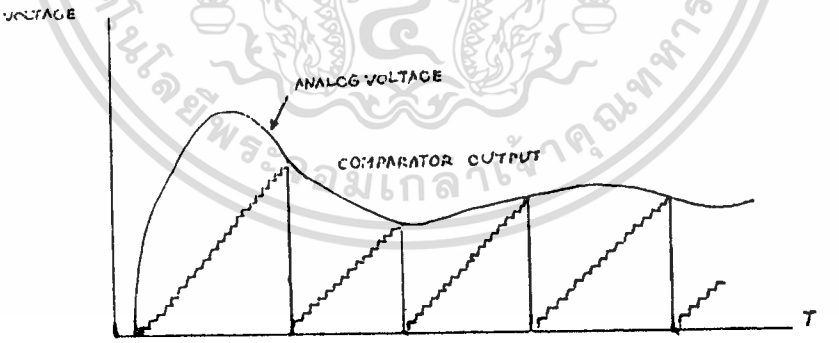
$=$ 512 μSec

ข้อดีของการแปลงสัญญาณแบบนี้คือ มีความเร็วในการทำงานมากกว่าแบบอินทีเกรชั่น วงจรส่วน DAC สามารถทำงานในช่วงของสัญญาณของนาฬิกาตั้งแต่ 200 KHz ถึง 4 KHz ซึ่งสามารถทำงานร่วมกับอุปกรณ์พวก TTL และ CMOS ได้ อย่างดี เนื่องจากเวลาในการแปลงสัญญาณขึ้นอยู่กับขนาดของสัญญาณที่อินพุท และจำนวนบิทที่เอาร์พุท ทำให้ไม่เหมาะสมกับสัญญาณอะนาลอกที่ความถี่สูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า



รูปที่ 2.2.10 แสดงวงจร Binary Ramp Converter

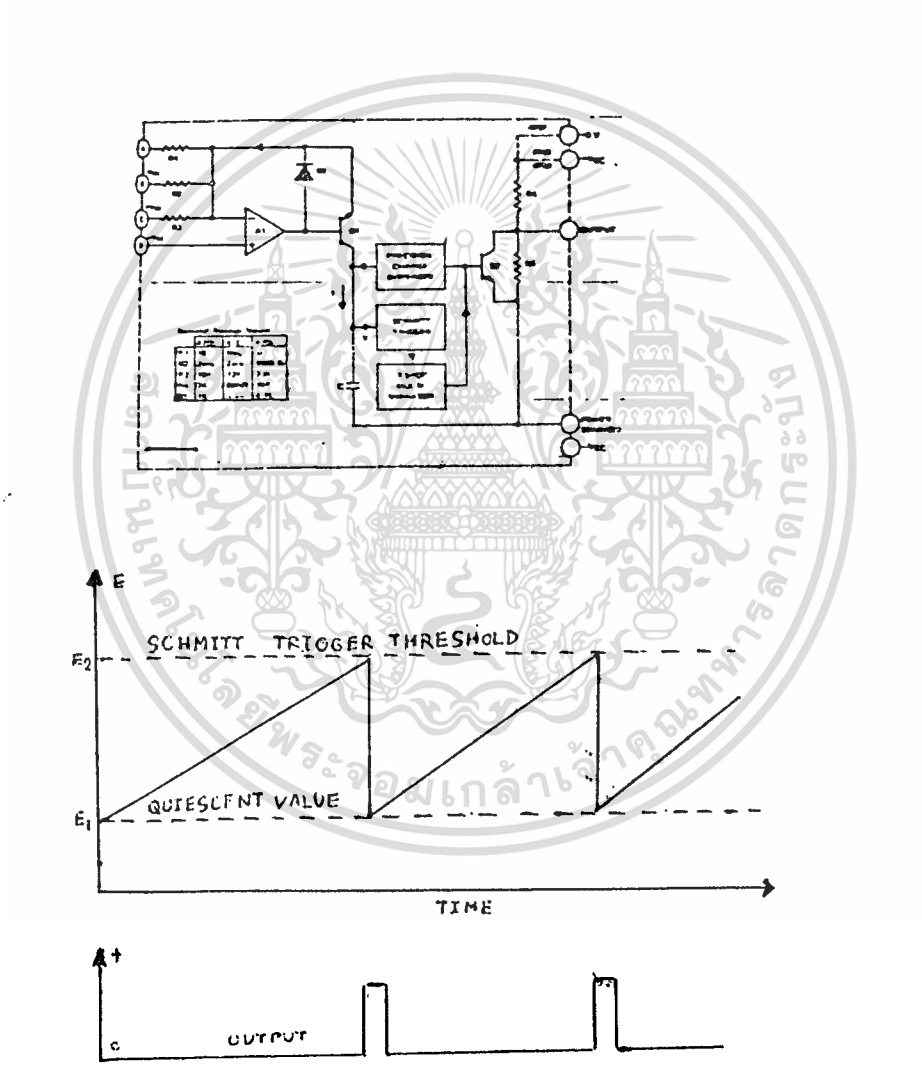


รูปที่ 2.2.11 แสดงสัญญาณ Step ramp ที่ OUT PUT ของ DAC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

4. วงจรแปลงสัญญาณแบบ Voltage-To-Frequency Converter

วงจรแปลงสัญญาณแบบ Voltage-To-Frequency Converter (VFC) เช่น LM 331 จะให้สัญญาณพัลล์ออกมาอย่างต่อเนื่อง ด้วยความถี่ที่เป็นสัดส่วนกับกระแสหรือโวลท์เตจที่อินพุท



รูปที่ 2.2.12 แสดงวงจรและการไทร์มิ่งการทำงานของ VFC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

จากรูปที่ 2.2.12 ค่าศักย์ดาเริ่มต้นที่ตกคร่อม C เท่ากับ Quiescent Values ซึ่งมีค่าเป็นศูนย์หรือไม่ก็ได้ เมื่อมีสัญญาณอนาลอกเข้ามาที่อินพุทจะชาร์ท C จนมีศักย์ดา E2 ซึ่งจะไปหริกวงจร Schmitt Trigger ในขณะเดียวกันวงจร Precision charge dispensor หรือ PCD จะทำหน้าที่คายประจุที่ C จนมีศักย์ดาที่ E1 อีกครั้ง

ค่าความชันของศักย์ดาขึ้นอยู่กับขนาดกระแสที่ขาคอลเลคเตอร์ของ Q1 เนื่องจากกระแส I เป็นสัดส่วนกับสัญญาณอนาลอกที่อินพุท ดังนั้นความชันของศักย์ดาจึงขึ้นกับสัญญาณอนาลอก ส่วนการแสดงค่าเอาท์พุทของ VEC ในรูปของรหัสเลขฐานสองมีอยู่ 2 วิธี คือ

1. ใช้คอมพิวเตอร์เป็นตัวนับความถี่ (Frequency counter) โดยการเขียนโปรแกรมวัดคาบเวลา (Period) หรือ ความถี่ (Frequency) แล้วแสดงผลในรูปรหัสเลขฐานสอง

2. สร้างวงจรนับความถี่ เพื่อนับสัญญาณพัลส์ แล้วแสดงออกมาเป็นรหัสเลขฐานสอง

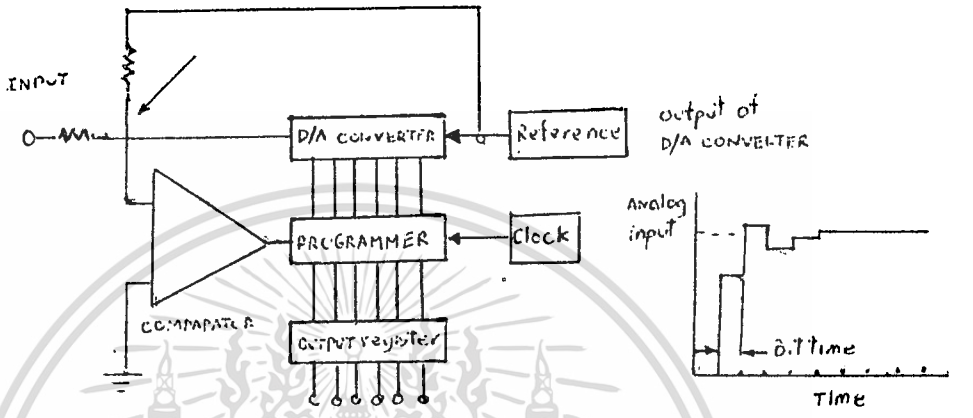
5. วงจรแปลงสัญญาณแบบ Successive Approximation Converter

การแปลงสัญญาณแบบ Successive Approximation ดังแสดงในรูป 2.2.13 เป็น ADC ที่นิยมใช้กันมากที่สุด เพราะมีความเร็วในการทำงานสูง เวลาในการแปลงสัญญาณขึ้นอยู่กับขนาดของสัญญาณอนาลอกที่อินพุท หลักการทำงานของวงจรก็คือ ทำการประมาณค่าสัญญาณอนาลอกที่อินพุท เป็นรหัสเลขฐานสองทีละบิท แล้วนำไปเก็บใน รีจิสเตอร์ที่เรียกว่า
รหัสเลขฐานสองในรีจิสเตอร์ จะถูกแปลงเป็นสัญญาณอนาลอกอีกครั้งโดย DAC เพื่อทำการเปรียบเทียบกับค่าจริงที่อินพุท

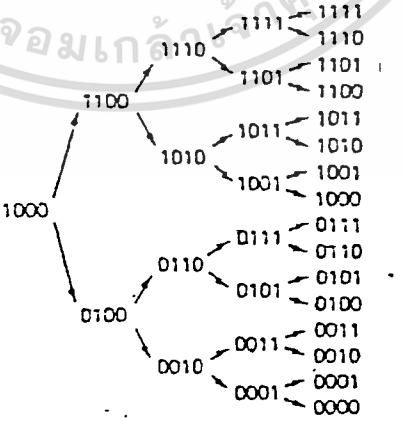
รูปที่ 2.2.14 เป็นตัวอย่างการแปลงสัญญาณขนาด 4 บิท โดย MSB ใน SA Register จะถูกเซ็ทเป็น "1" และบิทอื่น ๆ ที่เหลือถูกรีเซทเป็น "0" ถ้าสัญญาณอนาลอกที่ออกจาก DAC มีค่าน้อยกว่าสัญญาณที่อินพุท MSB ก็จะมีค่าเป็น "1" เหมือนเดิม และไปทำการทดสอบบิทอื่น ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ถ้าสัญญาณอนาลอกที่ออกจาก มีค่ามากกว่าที่อินพุท จะถูกเปลี่ยนเป็น "0" และไปทดสอบบิทอื่น ๆ ในทำนองเดียวกัน จนกระทั่งทดสอบบิทสุดท้าย คือ เสร็จ



รูปที่ 2.2.13 แสดงส่วนประกอบของวงจรแปลงสัญญาณ SAC



รูปที่ 2.2.14 แสดงการหาค่าสัญญาณอนาลอกโดยการเซ็ทบิทต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

2.3 หลักการภาคเชื่อมต่อกับไมโครคอมพิวเตอร์

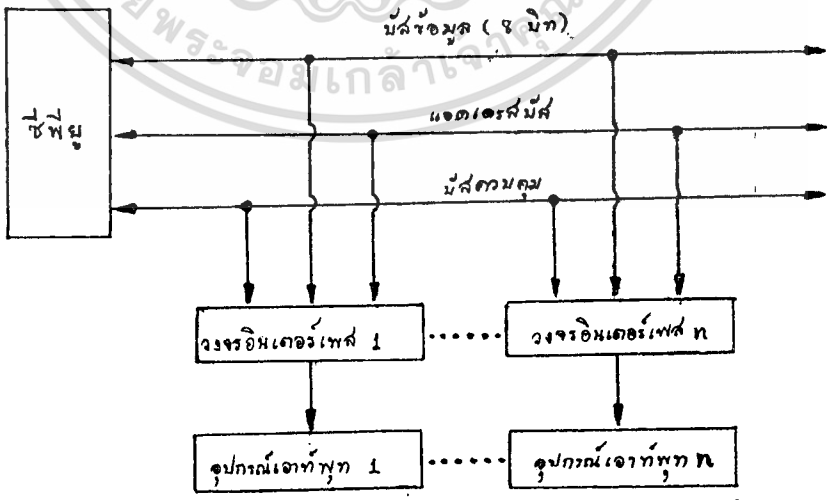
จากการที่ได้ออกแบบให้ CARD แปลงสัญญาณอะนาลอกเป็นสัญญาณดิจิตอล (GENERAL, PROPOSE ANALOG TO DIGITAL SLOT ทำงานในลักษณะของ I/O PORT โดยเป็น CARD สำหรับเสียบลงบน SLOT ของไมโครคอมพิวเตอร์ จึงจำเป็นที่จะต้องออกแบบภาคนี้ให้สอดคล้องกับการทำงานของไมโครคอมพิวเตอร์ ดังนั้นจึงต้องศึกษาถึงหลักการของ ระบบรับ-ส่งข้อมูล ระหว่าง I/O PORT กับไมโครโปรเซสเซอร์ และสัญญาณต่าง ๆ บน

2.3.1 ระบบรับ-ส่งข้อมูลระหว่าง I/O PORT กับไมโครโปรเซสเซอร์

โดยทั่วไปการทำงานของระบบไมโครคอมพิวเตอร์ ซีพียู จะติดต่อกับระบบภายนอกเสมอ เพื่อรับส่งข้อมูล หรือควบคุมการทำงานโดยมีหลักการตลอดจนขบวนการต่าง ๆ ดังนี้ คือ

ขบวนการเอาท์พุท และอุปกรณ์เอาท์พุท

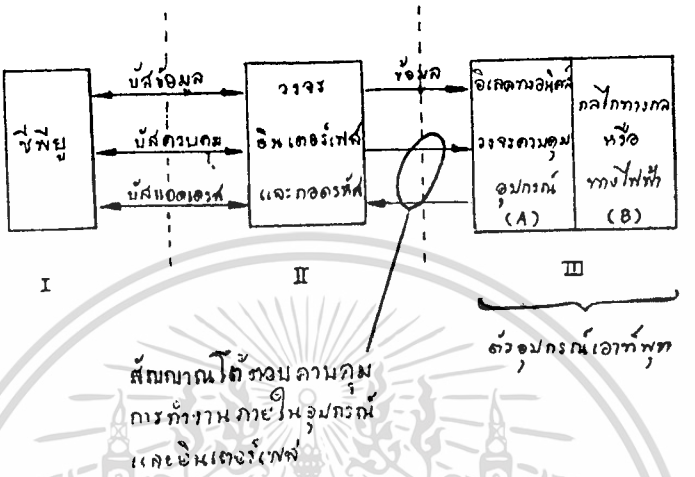
ขบวนการเอาพุท คือ ขบวนการส่งข้อมูลส่งข้อมูลจากภายในตัวไมโครโปรเซสเซอร์ ออกมาทางบัสข้อมูลไปยังอุปกรณ์ I/O ซึ่งทำหน้าที่เป็นตัวรับข้อมูลนั้น ในระบบไมโครคอมพิวเตอร์ ซีพียู ต้องส่งสัญญาณเลือกพอร์ทใดพอร์ทหนึ่ง พร้อม ๆ กันกับข้อมูลออกมาทางบัสข้อมูล พร้อมกับสัญญาณควบคุมที่จำเป็นอีกด้วย



รูปที่ 2.3.1 แสดงซีพียูติดต่อกับอุปกรณ์เอาท์พุทตัวใดตัวหนึ่งในอุปกรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ในการติดต่อแต่ละครั้งจะมีอุปกรณ์และวงจรต่าง ๆ เกี่ยวข้องกันดังต่อไปนี้



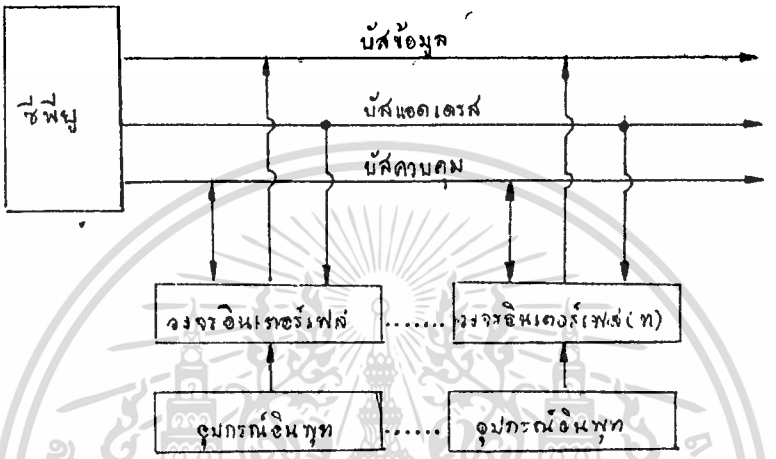
รูปที่ 2.3.2 เป็นวงจรและอุปกรณ์ที่เกี่ยวข้องในการเอ้าท์พุท

ส่วนที่ I คือ ตัวซีพียูเอง ส่วนที่ II คือ วงจรอินเตอร์เฟสและถอดรหัส ส่วนที่ III คือตัวอุปกรณ์เอาท์พุท ส่วนที่ III ซึ่งเป็นอุปกรณ์เอาท์พุททั้งหมด สามารถแบ่งเป็น 2 ส่วนคือ A คือวงจรอิเลคทรอนิคส์สำหรับควบคุมการทำงานภายในอุปกรณ์ ทำหน้าที่รับข้อมูลส่งและส่งสัญญาณโต้ตอบกับวงจรอินเตอร์เฟส B คือกลไกทางกล (machanics) หรือทางไฟฟ้า (electrical) สำหรับแสดงผลในรูปแบบต่าง ๆ เช่นกรณีในเครื่องพิมพ์แสดงผล กลไกทางเชิงกลก็คือ พันเฟือง มอเตอร์ แป้นเคาะหัวพิมพ์ เป็นต้น สำหรับในเครื่องทีวีแสดงผล กลไกทางไฟฟ้าคือ จอภาพและอุปกรณ์กำเนิดกำลังสูง อิเลคตรอนสำหรับให้เกิดภาพเช่น คอลย์ต่าง ๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ขบวนการอินพุและอุปกรณ์อินพุท

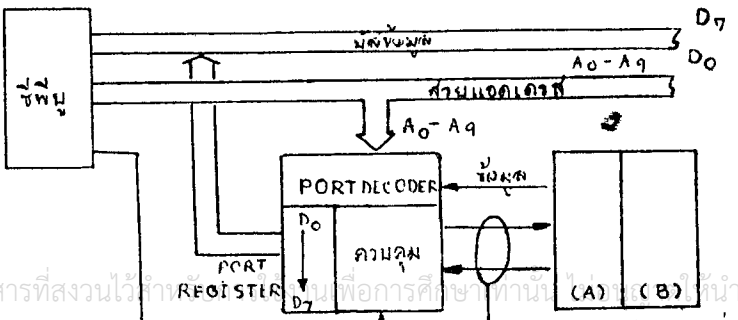
ขบวนการอินพุทคือ ขบวนการรับข้อมูลจากอุปกรณ์ส่งข้อมูลผ่านทางบัสข้อมูล



รูปที่ 2.3.3แสดง ซีพียู รับข้อมูลจากอุปกรณ์อินพุทตัวใดตัวหนึ่งในn ตัว

เช่นเดียวกันกับการเอาท์พุท ในการติดต่อแต่ละครั้ง จะมีอุปกรณ์และวงจรต่าง ๆ ที่เกี่ยวข้องดังรูปที่ 2.3.3

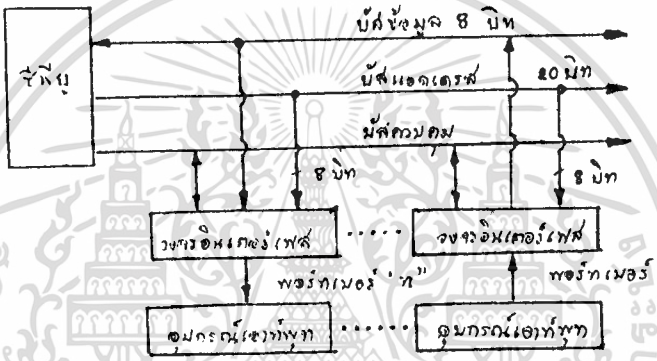
ตามรูปที่ 2.3.4 สายแอดเดรส $A_0 - A_9$ จะต่อเข้าวงจรถอดรหัสของวงจรอินเตอร์เฟส สัญญาณควบคุม (control) จะต่อเลยไปยังอุปกรณ์ อินพุทตัวอื่นด้วย แต่จะมีผลต่อวงจรอินเตอร์เฟสของอุปกรณ์ อินพุทนี้ต่อเมื่อซีพียูส่งสัญญาณแอดเดรสมาตรงกับหมายเลขพอร์ทนี้เท่านั้น และข้อมูลจากบัสข้อมูล จะต่อเข้ารีจิสเตอร์ประจำพอร์ทนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

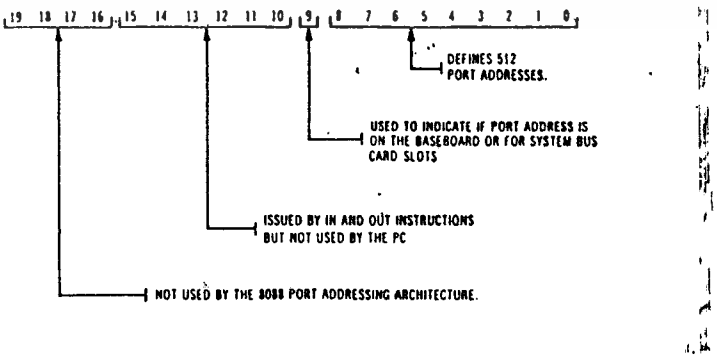
การแอดเดรสพอร์ท

ตำแหน่งของอินพุทพอร์ทหรือเอาท์พุทพอร์ทที่ไมโครโปรเซสเซอร์ใช้อ้างอิงจุดหมายปลายทางหรือต้นทางของข้อมูลคือ Port address ตามรูปที่ 2.3.1 และรูปที่2.3.2 จะเห็นว่ามีอุปกรณ์เอาท์พุทและอินพุทหลาย ๆ ตัวต่ออยู่กับระบบไมโครโปรเซสเซอร์ซึ่งอ้างอิงถึง I/O พอร์ทใด ๆ ทางบัสแอดเดรสและต่อกับวงจรอินเตอร์เฟสของอุปกรณ์อินพุทแต่ละตัวนั้น รูปที่ และ จะเขียนรวมกันเป็นดังรูปที่



รูปที่2.3.5แสดงพอร์ทตำแหน่งต่าง ๆ

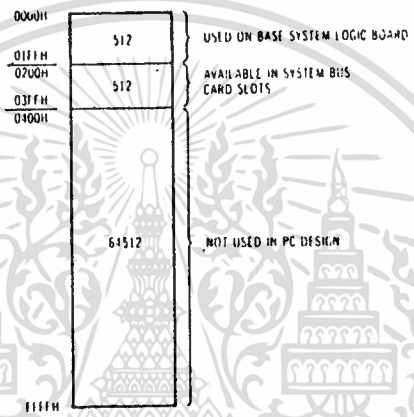
สำหรับการกำหนดตำแหน่งแอดเดรสพอร์ทของไมโครโปรเซสเซอร์ 8088 จะใช้แอดเดรสตั้งแต่ $A_0 - A_9$ ในการเลือกอินพุท เอาท์พุท พอร์ท ดังรูปที่ 2.3.6 โดยไมโครโปรเซสเซอร์จะรับข้อมูลจาก CARD ที่เสียบกับ SLOT เมื่อบิท 9 เป็น 1



รูปที่2.3.6 พอร์ทแอดเดรสของ 8088 ไมโครโปรเซสเซอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

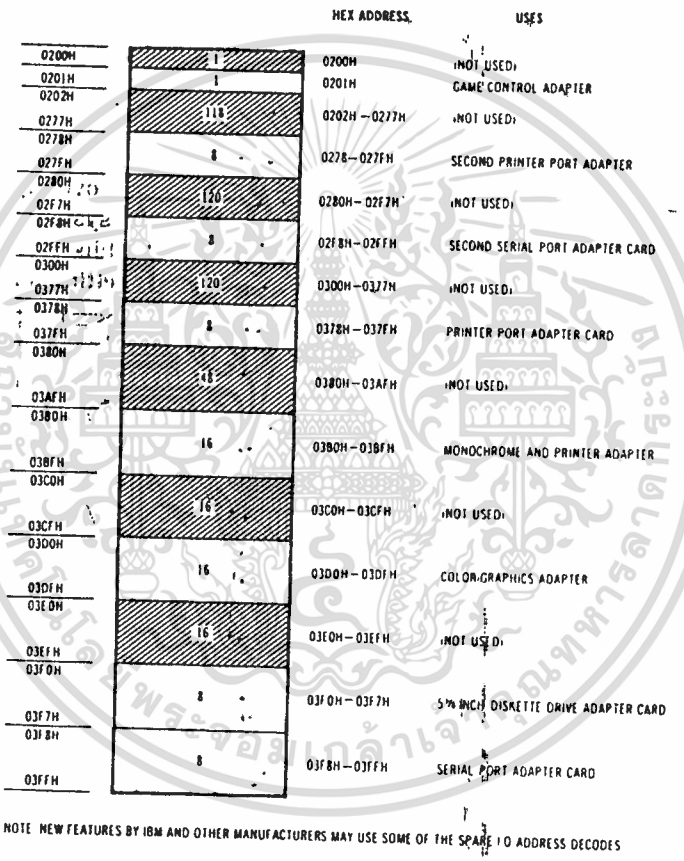
สำหรับการจัดอินพุท เอาท์พุท พอร์ท ของ IBMPC แสดงดังรูป จะเห็นว่า ตำแหน่งแอดเดรส ตั้งแต่ 0000H-01FF จะใช้สำหรับ MAIN BOARP แอดเดรส 0200 H ถึง 03 FF เป็นส่วนที่ใช้สำหรับ CARD SLOT



รูปที่ 2.3.7 การใช้งาน พอร์ทโดยทั่ว ๆ ไป

ในการใช้งานส่วนของพอร์ท จะต้องพิจารณาด้วยว่า พอร์ทแอดเดรสใดถูกนำไปใช้งานแล้ว พอร์ทแอดเดรสใดยังว่างอยู่ แล้วจึงออกแบบวงจรให้เลือกตำแหน่งแอดเดรสของพอร์ทที่ยังไม่ได้ใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

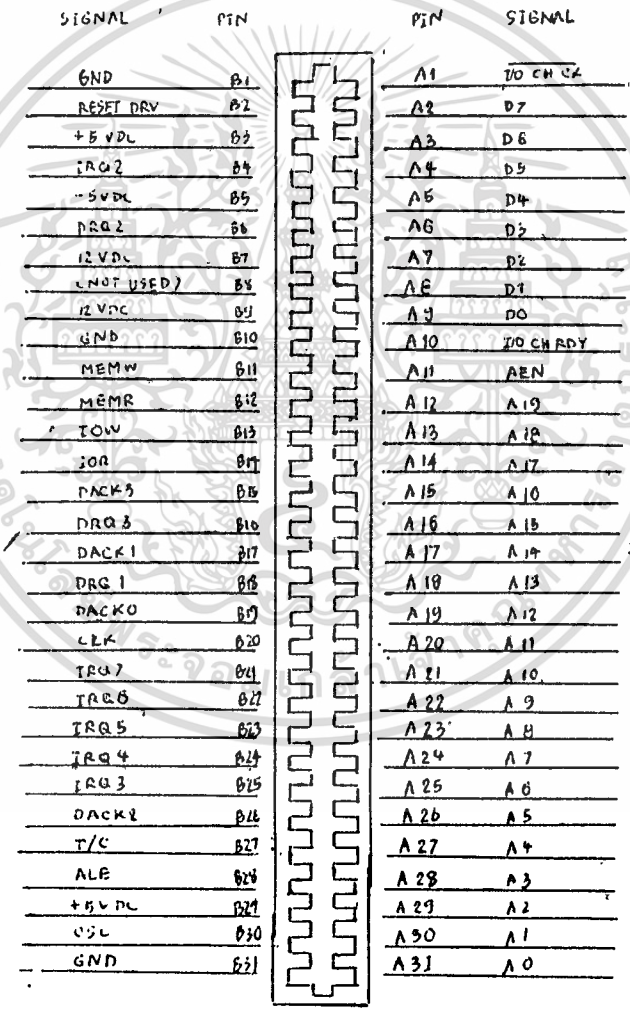


รูปที่2.3.8 แสดงการใช้งานพอร์ทที่แอดเดรสต่าง ๆ และพอร์ทที่ยังว่างอยู่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

2.3.2 SLOT และสัญญาณต่าง ๆ

ในการใช้งาน CARD ที่นำมาเสียบต่อกับ SLOT ของ IBMPC จำเป็นที่จะต้องพิจารณาถึงสัญญาณต่าง ๆ เพื่อจะได้นำไปใช้งานต่อกับระบบที่ออกแบบให้ทำงานได้ตามต้องการ จากรูป แสดงตำแหน่ง N และสัญญาณบน



รูปที่ 2.3.9 แสดงขา สัญญาณต่างๆ ของ SLOT

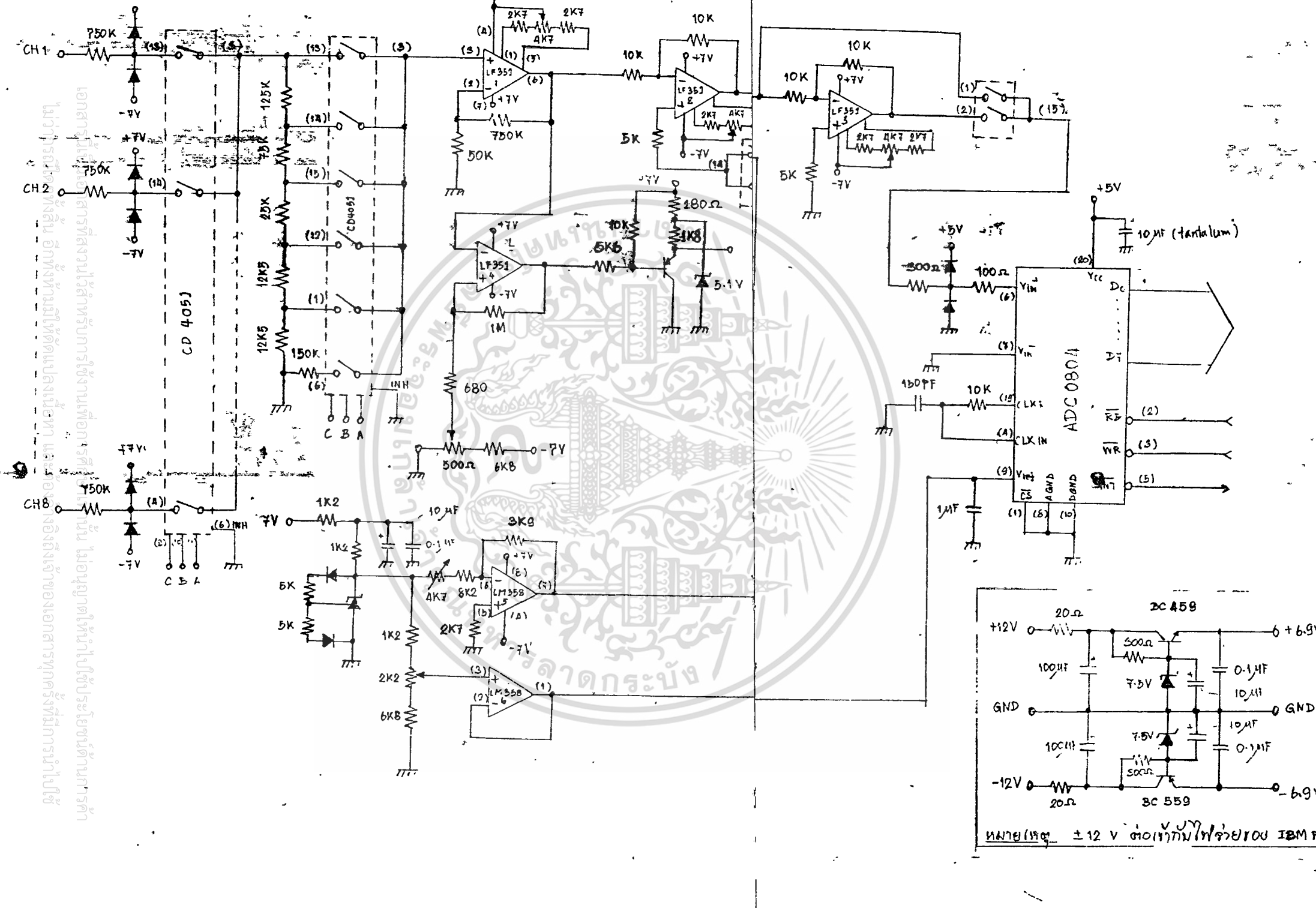
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

จากรูป 2.3.9 ซึ่งแสดงสัญญาณต่าง ๆ บน SLOT สามารถพิจารณาสัญญาณเป็นกลุ่ม ๆ ได้ดังนี้

1. กลุ่มสัญญาณ ADDRESS BUS มี 20 เส้น คือ A0 - A 19
2. กลุ่มสัญญาณ DATA BUS มี 8 เส้น คือ D0-D7
3. กลุ่มสัญญาณควบคุม ใช้ควบคุมการทำงาน เช่น สัญญาณควบคุมการติดต่อพอร์ท สัญญาณ MEMR MEMR ใช้ในการอ่านและเขียนข้อมูลในหน่วยความจำ และสัญญาณอินเตอร์รัพท์ เป็นต้น
4. สัญญาณนาฬิกา
5. สัญญาณไฟเลี้ยง ได้แก่ 12 V, -12 V, +5 V, - 5 V

สำหรับการใช้งานในที่จะใช้สัญญาณในกลุ่มที่ 1, 2, 5 และสัญญาณ IOR, IOW ในกลุ่มที่ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า



หมายเหตุ ± 12 V ต่อเข้ากับไฟจ่ายของ IBM

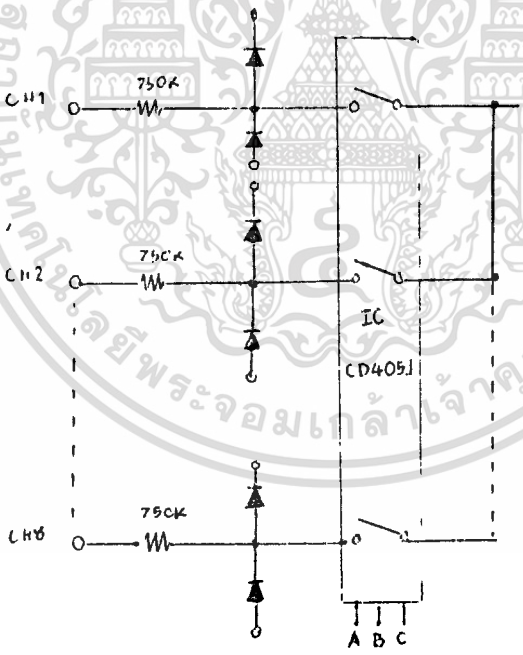
บทที่ 3

การออกแบบและสร้างวงจร

การออกแบบและสร้างวงจร จะต้องคำนึงถึง สัญญาณที่เข้าสู่ระบบ ฟังก์ชั่นการทำงาน Card ข้อจำกัดของอุปกรณ์ที่ใช้ตลอดจน เอาท์พุทที่ต้องการจากระบบ

3.1 การเลือกสัญญาณ

ภาคนี้จะรับสัญญาณจากทรานสดิวเซอร์ การเลือกช่องสัญญาณทำได้โดยการถอดรหัสข้อมูลที่ส่งมาจากไมโครคอมพิวเตอร์ เพื่อให้การทำงานเป็นตามที่ต้องการจึงเลือกใช้ IC CD 4051 ซึ่งเป็นอะนาลอกสวิทช์ ที่ควบคุมการเปิดปิดสวิทช์ได้จากการถอดรหัสที่ขาสัญญาณ A,B และ C โดยมีการทำงานดังตาราง



ภาพที่ 3.1 ภาคเลือกสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

INPUT STATES				"ON" CHANNELS		
INHIBIT	C	B	A	CD 4051B	CD4052B	CD4053B
0	0	0	0	0	0X , 0Y	cx,bx,ax
0	0	0	1	1	1X , 1Y	cx,bx,aY
0	0	1	0	2	2X , 2Y	cx,bY,ax
0	0	1	1	3	3X , 3Y	cx,bY,aY
0	1	0	0	4		cY,bx,ax
0	1	0	1	5		cY,bx,aY
0	1	1	0	6		cY,bY,ax
0	1	1	1	7		cY,bY,aY
1	*	*	*	NONE	NONE	NONE

* DON'T CARE CONDITION

การางการทำงานของ IC CD 4051, 4052, 4053

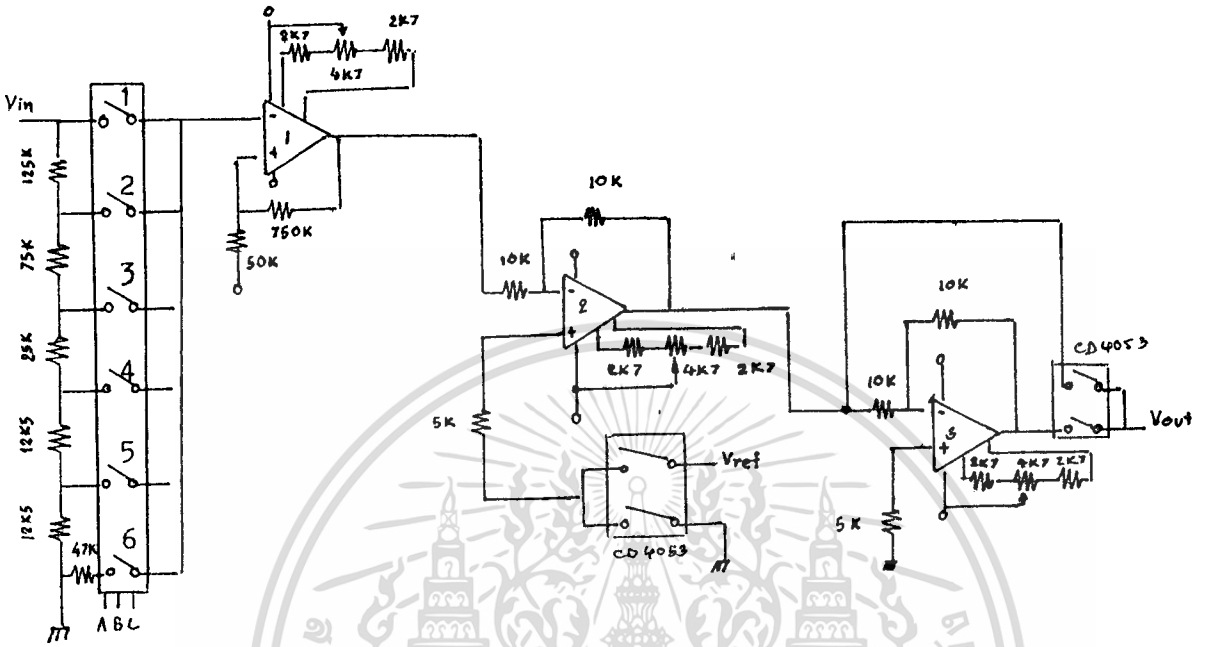
เนื่องจากกำหนดให้สัญญาณที่จะวัดอยู่ในช่อง _V ถึง _V แต่ต้องรักษาระดับแรงดันที่เข้าIC 4051 ไม่ให้เกิน VDD และ VEE ของตัว IC

ในกรณี channal ที่ไม่ถูกเลือก (สวิทช์ off) OIODE ที่ต่ออยู่จะทำหน้าที่รักษาระดับแรงดัน สำหรับ channal ที่ถูกเลือก (สวิทช์ on) สัญญาณที่วัดจะถูกลดทอนลงโดยใช้วิธี voltage devider ให้มีระดับศักดาที่ขา INPUT เป็น 1/4

3.2 ภาคขยายสัญญาณ

ภาคขยายสัญญาณประกอบด้วยวงจรส่วนต่าง ๆ ทำงานร่วมกันเพื่อให้สัญญาณที่ออกจากภาคนี้ เหมาะสมกับการทำงานของภาคแปลงสัญญาณ ในที่นี้ใช้ ADC 0804 ซึ่งมีข้อจำกัดสำหรับสัญญาณ input จะต้องเป็นสัญญาณที่มีศักดาบอกไม่เกิน 4 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า



ภาพที่ 3.2 ภาคขยายสัญญาณ

จากภาพที่ 3.2 แสดงส่วนต่าง ๆ ของภาคขยายสัญญาณ จากการใช้วงจรลดทอนสัญญาณทำงานร่วมกับ อะนาลอกสวิทช์และวงจรขยายแบบไม่กลับศักดาสัญญาณทำให้สามารถเลือกระดับการขยายสัญญาณได้ โดยใช้รหัสควบคุมอะนาลอกสวิทช์ สำหรับสัญญาณที่มีระดับต่าง ๆ กัน ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

Vin (MAX) VOLT	สวิทช์ (ที่)	อัตราส่วนทอน
1	1	1/4
2	2	1/8
5	3	1/20
10	4	1/40
20	5	1/80

สวิทช์ที่ 6 ใช้เมื่อต้องการปรับออฟเซ็ทของ OP-AMP

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

สำหรับอัตราขยายของวงจรขยายสัญญาณที่ใช้ คำนวณจาก

$$GAIN = 1 + \frac{R+}{R}$$

$$= 1 + \frac{750}{50}$$

$$= 16$$

ตัวอย่างการคำนวณอัตราขยายของภาคขยายสัญญาณ

เมื่อระดับสัญญาณเข้า 20 โวลท์

จะถูกลดทอนโดยการแบ่งระดับแรงดันโดย R และ R TOTAL

และถูกขยายด้วย ของวงจรขยาย 16

$$Vo = Vin \times \frac{R}{R\ TOTAL} \times GAIN$$

$$= 20 \times \frac{12.5k}{1M} \times 16$$

$$= 4 \quad V$$

จะเห็นว่าระดับสัญญาณอินพุทที่กำหนดให้เมื่อผ่านภาคขยายแล้ว จะมีระดับศักดา 4 โวลท์ ซึ่งอยู่ในขอบเขตที่ภาคแปลงสัญญาณจะทำการแปลงได้

ในกรณีที่สัญญาณเข้ามีศักดาเป็นลบจะใช้วงจรขยายแบบกลับศักดาสัญญาณที่มีเป็น 1 ทำการกลับศักดาให้เป็นบวกเสียก่อน

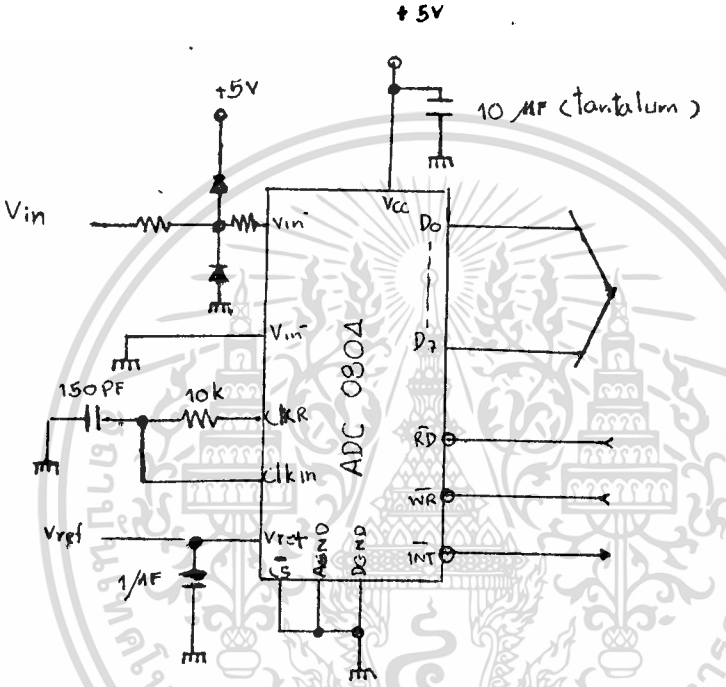
เมื่อสัญญาณอินพุทเป็น $\pm$ v เมื่อผ่านการขยายจะมีระดับศักดาอยู่ในช่วง $\pm$ 2 โวลท์ เพื่อทำให้สัญญาณที่เข้าสู่ภาคแปลงสัญญาณมีศักดาเป็นบวกจึงต้องยกระดับสัญญาณขึ้น 2 โวลท์ โดยใช้สวิทช์เลือกระดับศักษาที่ขาบวกของออปแอม (2) เมื่อสัญญาณเป็น $\pm$ v สวิทช์ที่ขาบวกจะต่อกับระดับสัญญาณอ้างอิงจากส่วน voltage reference ในกรณีใช้งานทั่วไปสวิทช์จะต่อกับ ground

3.3 ภาคแปลงสัญญาณ

ภาคนี้จะทำหน้าที่แปลงสัญญาณอะนาลอกเป็นสัญญาณดิจิตอล อุปกรณ์ที่ใช้ใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ในทำการแปลงสัญญาณเกือ IC สำหรับแปลงสัญญาอะนาลอกเป็นข้อมูลดิจิตอลขนาด 8 บิท (8 bit A/D Converter (hip) เบอร์ ADC 0804 ของเนชั่นแนล เซมิคอนดัคเตอร์ (National Semiconductor Corp) ซึ่งมีโครงสร้างภายในประกอบด้วยส่วนต่างๆ ดังแสดงในรูป 3.3.2



รูปที่ 3.3.1 แสดงภาคแปลงสัญญาณ

คุณสมบัติที่สำคัญของ ADC 0804

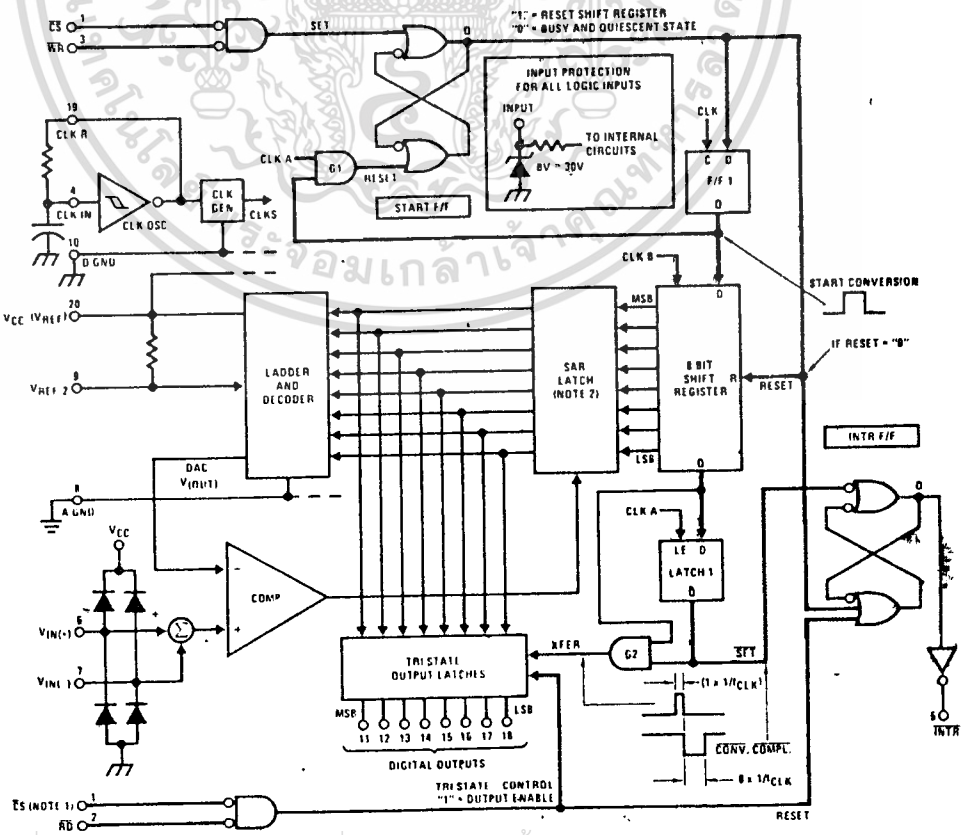
- Resolution 8 bits
- Total Undajusted Error ± 1LSB
- Conversion Time 100 μs
- Single Supply
- ov to 5v Analag Inpvt Voltage Range with Single 5 V Supply.
- Opevates Rationetviacolly or with 5V-D.C or Analog Span Adjusted Voltage Reference

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

การทำงานของ ADC 0804

พิจารณาเมื่อ $\overline{CS}$ เป็น 0 และ $\overline{WR}$ เปลี่ยนจาก 1→0 เอาท์พุท Q จากจะเป็น 1 ทำให้ 8 – bit shift register และ INTR F/F ถูก RESET และทำให้เอาท์พุทของ F/F(อินพุทG1)เป็น 1 เมื่อมี CLKA จะได้สัญญาณไป RESET START F/F เมื่อสัญญาณจาก $\overline{CS}$ และ $\overline{WR}$ สัญญาณใดสัญญาณหนึ่งหรือทั้ง 2 สัญญาณ เป็น 1 (คือ START F/F ไม่ถูก RESET) O/P Q ของ START F/F จะเป็น 0 ทำให้ 8 –bit shift register ออกจากสถานะที่ถูก RESET และเอาท์พุท Q ของ F/F 1 เปลี่ยนสถานะจึงมี clock มา START การทำงานของ 8 – bit shift register ทำให้มีการแปลงค่าโดยใช้วิธี successive

เริ่มจาก MSB ดังที่กล่าวแล้วในบทที่ 2 เมื่อทำการเปรียบเทียบถึงLSB เอาท์พุทของ 8 – bit shift register จะเป็น 1 ไป enable latch 1 เอาท์พุท Q ของ Latch 1 จะเปลี่ยนจาก 1 เป็น 0 ทำให้ INTRF/F ถูก set ให้สัญญาณ$\overline{INTR}$ มีสัญญาณไป ไปยัง TRISTATE OUTPUT LATCH ให้ tranfer data ออกไป.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

การกำหนดระดับสัญญาณอ้างอิงสำหรับ ADC 0804 เป็นการทำให้การแปลงสัญญาณทำได้ถูกต้องและแม่นยำ ดังนั้น ระดับสัญญาณอ้างอิงต้องมีศักดาคงที่สม่ำเสมอไม่เปลี่ยนแปลงขณะที่ ADC 0804 ทำงาน เพราะว่าระดับสัญญาณอินพุทที่การแปลงนั้นจะนำมาเปรียบเทียบกับระดับสัญญาณอ้างอิง ถ้าระดับสัญญาณอ้างอิงมีขนาดไม่สม่ำเสมอแล้วก็อาจทำให้การแปลงผิดพลาดได้

การออกแบบวงจรส่วนนี้ได้เลือกใช้ LM 336 2.5V Reference diode เป็นระดับสัญญาณอ้างอิง ดังรูปที่ 3.5 เพราะมีลักษณะเป็น Reference diode ทำให้ใช้งานง่าย มีช่วงใช้งานอยู่ระหว่าง 0 องศา ถึง 7 องศาเซลเซียส

คุณสมบัติที่สำคัญของ LM 336 Reference diode มีดังนี้

- Low temperature coefficient
- wide operating current of 300 μA to 10 mA

เนื่องจากต้องการ Vref สำหรับ ADC 0804 4 โวลท์ จึงแบ่งระดับแรงดันจากLM 336 โดยใช้หลักการ voltage devider

สำหรับกรณีที่สัญญาณเข้าเป็น ±Vin ก็ได้ใช้ระดับแรงดันอ้างอิงจากส่วนนี้ไปยกระดับสัญญาณให้การเปลี่ยนแปลงอยู่ในช่วงบวก ดังที่กล่าวแล้วในภาคขยายสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ในที่นี้ $R_1 = 1\ M\Omega$

$R_2 = 680\ \Omega$

$-V_{sat} \simeq -V_{CC} + 1.5$ Volt

$$V_{LT} = \frac{680\ \Omega}{680\ \Omega + 1M\Omega} \times (-5.5) \text{ Volt}$$

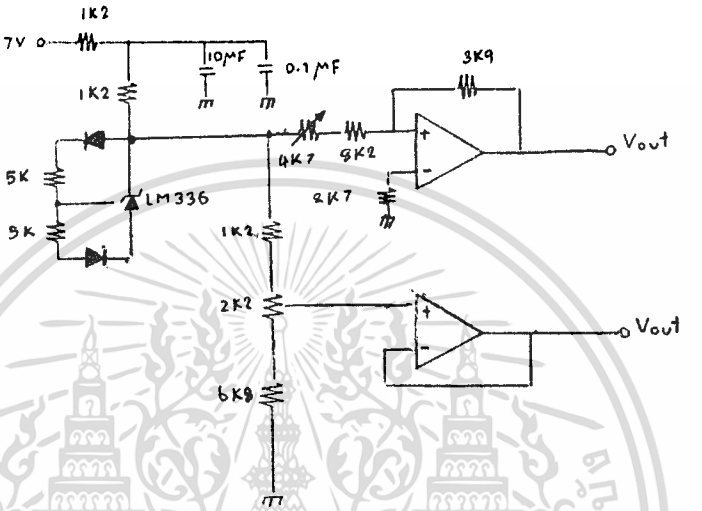
$$= -3.74 \text{ Volt}$$

ในการใช้งานจะปรับค่ารีซิสเตอร์ เพื่อให้ค่า V_{UT} และ V_{LT} ที่ได้มีค่าเหมาะสม ทำให้สัญญาณเอาท์พุทไม่ออสซิลเลท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

3.4 วงจรสอบการวัด

เป็นส่วนสร้างสัญญาณ กลับไปยังส่วนควบคุมในกรณีสัญญาณ Vin เป็นบวก เอาท์พุทของวงจรส่วนนี้จะเป็น Low และจะเป็น High เมื่อ Vin เป็นลบ โดยใช้วงจรดังรูป



วงจรที่ใช้ในส่วนนี้เป็นการนำ op-Amp มาใช้เป็น comparator ที่มีการป้อนกลับเพื่อแก้ปัญหาการเกิดออสซิลเลท โดยมีศักดาเปลี่ยนระดับสูงและศักดาเปลี่ยนระดับต่ำดังนี้

ศักดาเปลี่ยนระดับสูง (upper threshold voltage)

จาก $V_{UT} = \frac{R_2}{R_1+R_2}(+V_{sat})$ Volt

ในที่นี้ $R_2 = 680\ \Omega$,

$R_1 = 1M\ \Omega$

$+V_{sat} \simeq V_{CC} - 1.5$ Volt

$V_{UT} = \frac{680\ \Omega \times (+5.5)}{680\ \Omega + 1M\ \Omega}$ Volt

$= 3.74$ Volt

ศักดาเปลี่ยนระดับต่ำ (Lower threshold voltage)

จาก $V_{LT} = \frac{R_2}{R_1+R_2}(-V_{sat})$ Volt

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

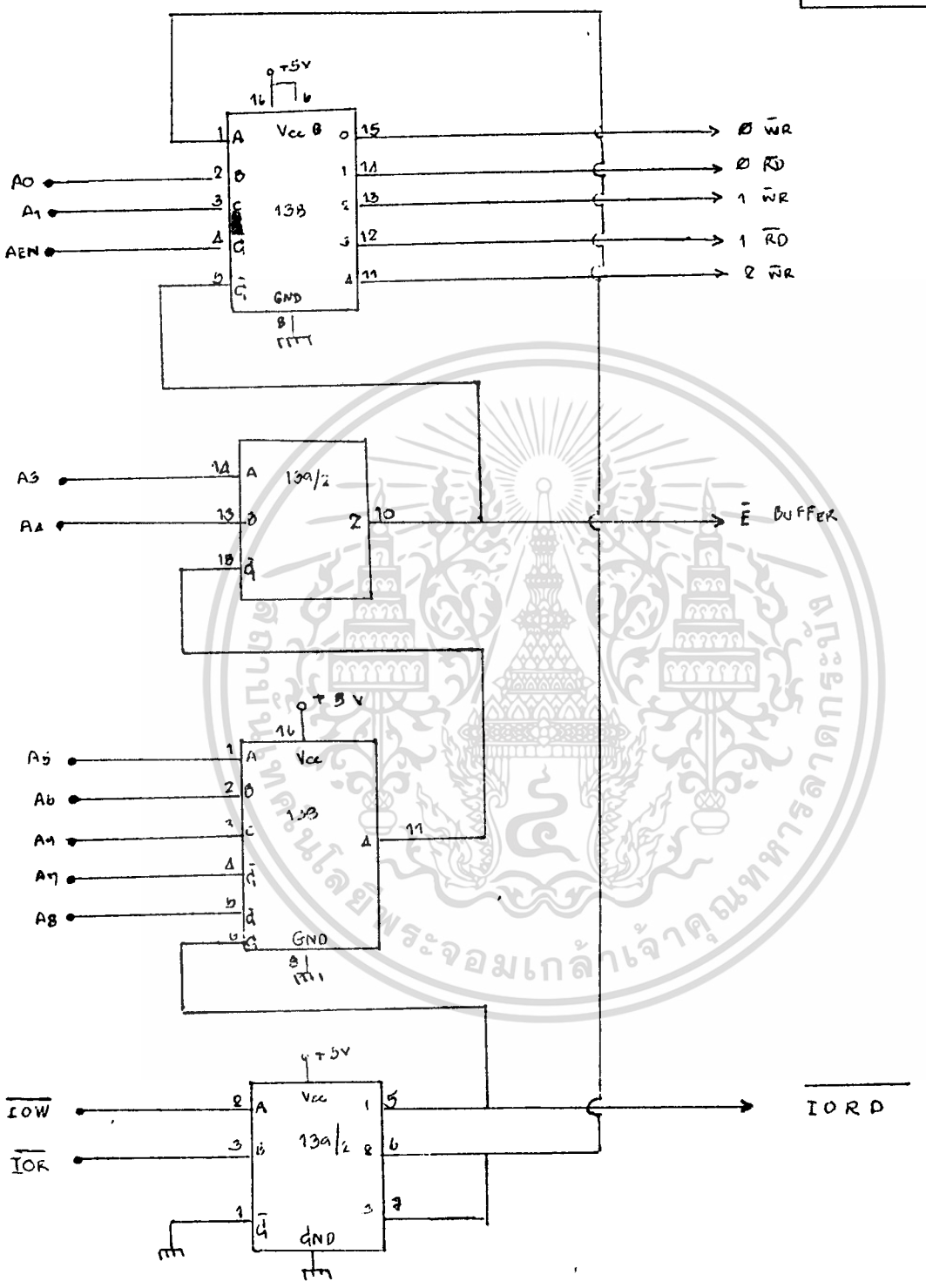
3.5 ภาคเชื่อมต่อกับไมโครคอมพิวเตอร์

ภาคเชื่อมต่อกับไมโครคอมพิวเตอร์ ประกอบด้วยส่วนต่าง ๆ 3 ส่วน ด้วยกันดังรูป คือ

- DECODER ทำหน้าที่เลือกตำแหน่ง ADDRESS ของ PORT ต่าง ๆ กระทั่งส่วนแปลงสัญญาณอะนาลอกเป็นสัญญาณดิจิทอล
- BUFFER ทำหน้าที่ป้องกันการดึงกระแสมากเกินไป และเป็นทางผ่านของข้อมูลไปยัง I/O PORT
- I/O PORT เป็นส่วนที่ทำหน้าที่รับส่งสัญญาณควบคุมการทำงานของภาคแปลงสัญญาณอะนาลอกเป็นสัญญาณดิจิทอล

สำหรับในที่นี้จะแยกพิจารณาเป็น 2 ส่วน คือ ส่วน DECODER และส่วน BUFFER กับ I/O PORT

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า



รูปที่ 3.5.1 วงจร DECODER

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

เนื่องจากแบบของเครื่อง IBM PC ได้จัดพอร์ทไว้ทั้งหมด 1024 พอร์ต ตั้งแต่ ADDRESS 0000H-03FF H โดยใช้ขา ADDRESS ทั้งหมด 10 เส้น คือ A0-A9 และแบ่งตำแหน่ง PORT เป็น 2 ส่วน

- ส่วนแรก ตั้งแต่ ADDRESS 0000H-01FFH ใช้สำหรับ MAIN BOARD
- ส่วนที่สอง ตั้งแต่ ADDRESS 0200H-03FFH ใช้สำหรับ SYSTEM BUS และ SLOT CARP ทั่วไป

เพื่อให้การทำงานเข้ากับระบบของ IBM PC จึงได้เลือกใช้ ADDRESS 0210 ถึง 0212 สำหรับใช้งานกับบอร์ดแปลงสัญญาณอะนาลอกเป็นดิจิตอล (GENERAL PROPOSE ANALOG TO DIGITAL CARD).

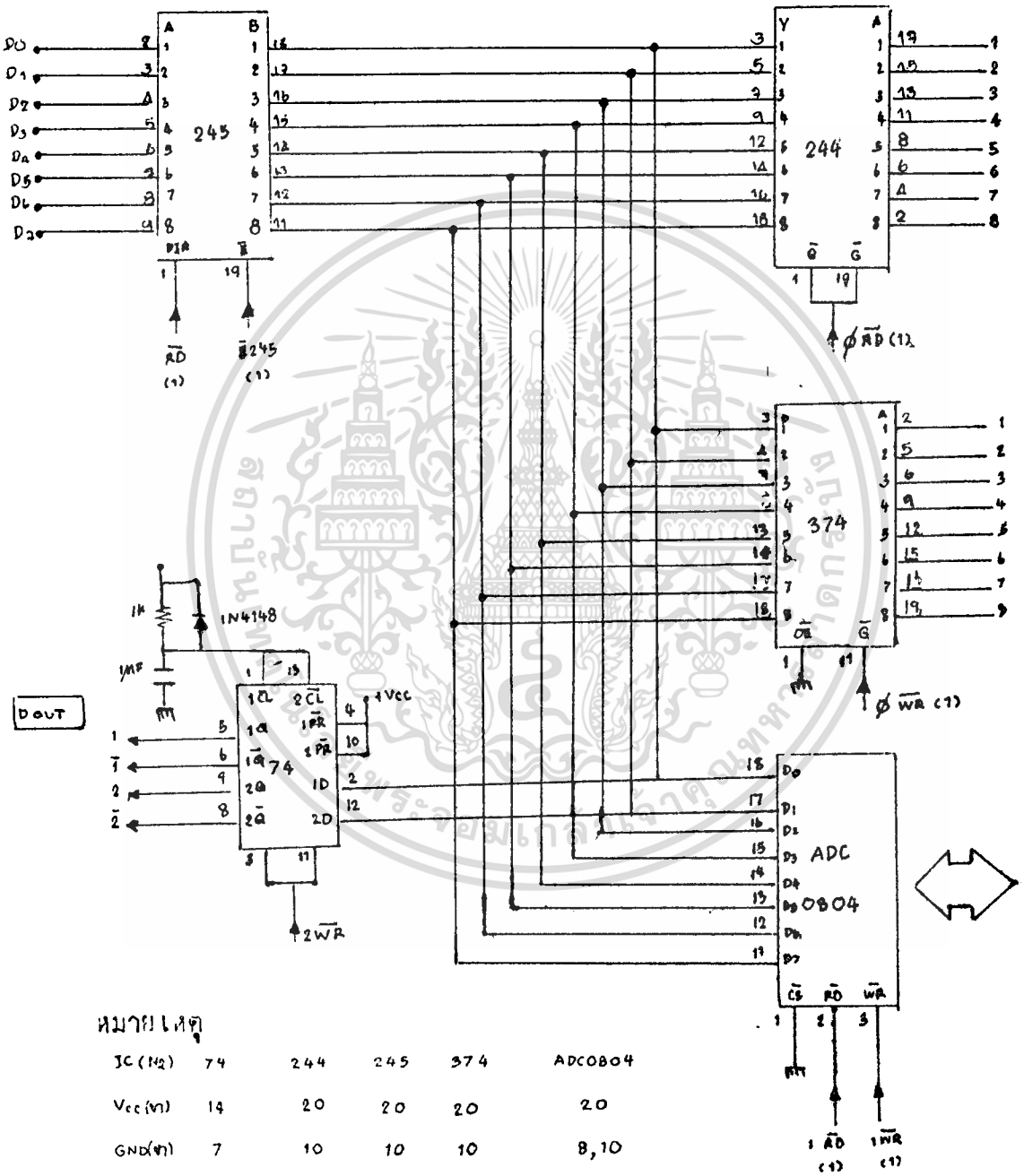
ในการออกแบบส่วน DECODER เลือกใช้ IC 74 LS 138 2 ตัว และ 74 LS 139 1 ตัว ทำหน้าที่ DECODE ADDRESS

IC 74 LS 139ประกอบด้วย 2 ส่วน ส่วนแรกทำหน้าที่ DECODE สัญญาณ IOR และ IOW ส่วนที่ 2 DECODE สัญญาณจากขา A3 และ A4

IC 74 LS 138 ซึ่งมี 2 ตัว ตัวแรกจะ DECODE สัญญาณจากขา A 5 - A 9 และมีสัญญาณจาก OUTPUT ของ IC 74 LS 139 ตัวแรก ซึ่ง DECODE สัญญาณ $\overline{IOR}$ และ $\overline{IOW}$ มาเข้าขา G ของ IC 74 LS 138 ตัวนี้ และนำสัญญาณ OUTPUT ที่ได้ ไปเข้าขา G ของ IC 74 LS 139 ชุดที่ 2

IC 74 LS 138 ตัวที่ 2 จะ DECDE สัญญาณจากขา A0, A1,A2 และมีสัญญาณจาก IC 74 LS 139 ชุด 2 มาเข้าขา G และสัญญาณ IOWR จาก IC 74 LS 139 ชุดแรกมาเข้าที่ขา A แต่สัญญาณเอาท์พุทจาก IC 74 LS 138 ตัวนี้ จะนำไปใช้เป็นสัญญาณควบคุมพอร์ท แต่ละพอร์ท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า



หมายเหตุ

IC (No)	74	244	245	374	ADC0804
Vcc (V)	14	20	20	20	20
GND (V)	7	10	10	10	8,10

รูปที่ 3.5.2 I/O PORT และ BUFFR

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

BUFFER และ I/O PORT ส่วน BUFFER ใช้ IC 74 LS 245 เป็นตัวส่งผ่านข้อมูลระหว่าง CARD และ MPU ซึ่งมีสัญญาณ $\overline{IORD}$ จาก IC 74 LS 139 เป็นตัวกำหนดทิศทางของสัญญาณ และสัญญาณ $\overline{E}$ BUFFER จาก IC 74 LS 139 ในภาค DECODER จะเป็นสัญญาณให้ BUFFER ทำงาน

INPUT PORT ใช้ IC 74LS244 ซึ่งประกอบด้วย BUFFER 3-STATE 8 ตัว ทำหน้าที่ผ่านสถานะ จากภาคแปลงสัญญาณอะนาลอกเป็นดิจิตอล ที่มีตำแหน่ง ADDRESS 0210 H โดยมีสัญญาณ $\phi\overline{RD}$ จากภาค DECODER เป็นตัวควบคุมการทำงาน

OUTPUT PORT ใช้ IC 74 LS 374 และ IC 74 LS 74

IC 74 LS 374 เป็น OUTPUT PORT ขนาด 8 บิท ของสัญญาณควบคุม CHANNAL และ RANGE ในการแปลงสัญญาณ โดยมีสัญญาณ $\phi\overline{WR}$ จากภาค DECODER มาควบคุมการทำงานของส่วนนี้

IC 74 LS 74 เป็น D-FF 2 ตัว ทำหน้าที่เป็น OUTPUT PORT 2 PORT ควบคุมการปิด-เปิด POWER SUPPLY ให้กับอุปกรณ์ส่วนหนึ่งใน CARD เพื่อไม่ให้อุปกรณ์ทุกตัวทำงานในขณะที่เสียบ CARD อยู่ มีสัญญาณ 2 $\overline{WR}$ จาก DECODER ควบคุมการทำงาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

บทที่ 4

การทดลองและแนวทางพัฒนา

จากการทดลอง พบว่า คุณสมบัติโดยทั่วไปของ CARD เป็นตามที่ออกแบบ มีปัญหาบางประการ ได้แก่

ภาคตรวจสอบแรงดัน จากการใช้ OP:AMP ในลักษณะ COMPARATER มีปัญหาเกี่ยวกับการออสซิลเลทของเอาท์พุท ในการใช้งานจึงต้องตั้งช่วง HYSTERESIS ที่เหมาะสม กรณีสัญญาณรบกวนมีศักดาสูง ต้อง SET ช่วง HYSTERESIS ให้กว้าง ทำให้การตรวจสอบระดับสัญญาณบวกลบ มีความคลาดเคลื่อนมากขึ้น

นอกจากนี้การแก้ปัญหาการเกิดออสซิลเลท ยังสามารถทำได้โดยลดสัญญาณรบกวนที่อินพุทให้ต่ำลง

ภาคขยายสัญญาณ มีปัญหาในการตั้งออฟเซ็ท เนื่องจากขณะใช้งานระดับแรงดัน OFF SET จะ DRIFT ไปจากค่าที่ตั้งไว้

สำหรับ OP-AMP (1) ซึ่งต่อกับส่วนเลือก RANGE จะมีปัญหาในการปรับออฟเซ็ท อีกประการคือ เมื่อเปลี่ยน RANGE ค่าที่รีจิสเตอร์ที่อินพุทขาบวกจะเปลี่ยนไป ทำให้กระแสไบอัสและกระแสออฟเซ็ท ไม่คงที่

แนวทางพัฒนา

ระบบเก็บข้อมูลสำหรับสัญญาณความถี่ต่ำควรเพิ่ม RESOLUTION โดยเลือกใช้ ADC ที่มีจำนวนบิทในการแปลงสัญญาณมากขึ้น

พัฒนาให้สามารถใช้วัดสัญญาณความถี่สูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า