ปีการศึกษา 2530

โมเด็ม

โดย

นายดำรง	วรวิทย์สุรวัฒนา	27-1060
นายธวัชชัย	สุทธิทศธรรม	27-1076

อาจารย์ที่ปรึกษา

รศ. มนัส สังวรศิลป์

ปริญญานิพนธ์ ปีการศึกษา 2530

ภาควิชา อิเลคทรอนิคส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหาร ลาดกระบัง

เรื่อง โมเด็ม

ผู้จัดทำ

1. ดำรง วรวิทย์สุรวัฒนา

2. ธวัชชัย สุทธิทศธรรม

.... อาจารย์ที่ปรึกษา

(รศ. มนัส สังวรศิลป์)

โมเด็ม (MODEM)

นาย ดำรง วรวิทย์สุรวัฒนา

นาย ธวัชชัย สุทธิทศธรรม

รศ. มนัส สังวรศิลป์ อาจารย์ที่ปรึกษา

ปีการศึกษา 2530

__บทคัดย่อ__

โมเด็ม (MODEM) ที่ได้ทดลองสร้างขึ้นนี้ มีอัตราเร็วในการรับ-ส่งข้อมูล (Bit Rate) 2 ค่าคือ 1200 และ 2400 บิทต่อวินาที(bit per second) ซึ่งสามารถเลือกได้โดยโปรแกรมจากคอมพิวเตอร์ การอินเตอร์เฟสกับคอมพิวเตอร์ทำผ่านทางพอร์ทสื่อสารแบบอนุกรม(RS-232C) บนเครื่องไอบีเอ็ม พีซี-เอ็กซ์ที โดยทำเป็นสลอตเสียบเข้าในเครื่อง(INTERNAL MODEM) การต่อกับโทรศัพท์เป็นแบบต่อโดยตรง(DIRECT CONNECT) และการรับ-ส่งข้อมูล เป็นแบบซิมเพล็กส์ (SIMPLEX)

นอกจากนี้ยังได้ทำการสร้างระบบหมุนโทรศัพท์อัตโนมัติ , ระบบตอบรับโทรศัพท์อัตโนมัติขึ้นเพื่ออำนวยความสะดวกในการใช้งาน และนี้ยังได้เขียนโปรแกรมเพื่อควบคุมการทำงานของโมเด็มเพื่อให้การทำงานมีประสิทธิภาพ

MODEM

MR. DAMRONG VORAWITSURAWATHANA

MR. TAWATCHAI SUTITOSTHAM

Vice Prof. MANUS SUNGVORASILP ADVISOR

ACADEMIC YEAR 1987

ABSTRACT

THIS PROJECT IS ABOUT A PROGRAMING 2 BAUD RATES MODEM THAT IS 1200 AND 2400 BIT PER SEC. BY USING TRANSMISSION THROUGH PORT RS-232C FORM THE INTERNAL SLOT FROM THE SYSTEM BOARD OF IBM-PC COMPUTER FROM AND DATA TRANSMISSION OF TELEPHONE USE SIMPLEX FORM.

MOREOVER , THIS PROJECT IS INCLUDE THE AUTOMATIC DAILING - TELEPHONE SYSTEM , THE AUTOMATIC - ANSWERING TELEPHONE SYSTEM TO INCREASE THE EFFIFIENCY OF THE TELEPHONE SYSTEM FOR USER AND A PROGRAM CONTROL THAT MAKE THIS MODEM WORK EFFICIENCY.

<u>สารบัญ</u>

หน้า

บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีของการสื่อสารข้อมูล	2
2.1 ทฤษฎีของการสื่อสารข้อมูล	2
2.2 พอร์ทสื่อสารแบบ อาร์เอส 232 ซี	4
2.3 หลักการพื้นฐานของโมเด็ม	8
2.4 วิธีต่อโมเด็มเข้ากับสายโทรศัพท์	10
2.5 การทำงานของขาต่างๆของไอซี MC 6172	11
2.6 การทำงานของขาต่างๆของไอซี MC 6173	14
2.7 การทำงานของเครื่องรับโทรศัพท์และลักษณะสัญญาณในสายโทรศัพท์	15
2.8 การทำงานของภาคมอดูเลท(MODULATOR)	18
2.9 การทำงานของภาคดีมอดูเลท(DEMODULATE)	21
2.10 ทฤษฎีของการมอดูเลทแบบพีเอสเค(PHASE SHIFT KEYING)	23
บทที่ 3 การคำนวณ และการสร้าง	26
3.1 วงจรขยายสัญญาณแบบกลับเฟส	26
3.2 วงจรขยายสัญญาณแบบไม่กลับเฟส	26
3.3 วงจรกรองความถี่ต่ำผ่านอันดับสองแบบเชบีเชฟ	27
3.4 วงจรกรองความถี่สูงผ่านอันดับสองแบบเชบีเชฟ	28
3.5 วงจรเปรียบเทียบแรงดันกลับเฟสแบบมีฮิสเทอเรซีส	29
บทที่ 4 การทดลองและผลการทดลอง	30
บทที่ 5 บทวิจารณ์และสรุป	34
ภาคผนวก ก. โปรแกรมอินเตอร์รัพท์ 41H ที่สร้างขึ้น	
ภาคผนวก ข. ข้อมูลรายละเอียดของไอซี	

บทที่ 1

บทนำ

ปัจจุบันเทคโนโลยีทางด้านการสื่อสารข้อมูล เป็นไปอย่างกว้างขวาง ยิ่งคอมพิวเตอร์ราคาถูกลงเท่าไร การใช้คอมพิวเตอร์ยิ่งแพร่หลายมากยิ่งขึ้น ซึ่งก็ทำให้ความจำเป็นในการใช้เทคโนโลยีทางด้านการสื่อสารข้อมูลเพิ่มมากขึ้นด้วย กิจการที่จำเป็นต้องใช้มากก็ได้แก่ กิจการพวกสายการบิน , การท่องเที่ยว , การธนาคาร และอื่นๆ

ตัวกลางในการเชื่อมโยงการสื่อสารข้อมูลระหว่างคอมพิวเตอร์ที่สะดวก และลงทุนน้อยที่สุดได้แก่สายโทรศัพท์ เนื่องจากโทรศัพท์มีการใช้อย่างแพร่หลายอยู่แล้ว แต่การสื่อสารข้อมูลระหว่างคอมพิวเตอร์ ผ่านทางสายโทรศัพท์ไม่สามารถทำได้โดยตรง จำเป็นต้องใช้โมเด็มในการแปลงข้อมูล ซึ่งเป็นสัญญาณดิจิตอล ให้เป็นสัญญาณอนาลอกเสียก่อน

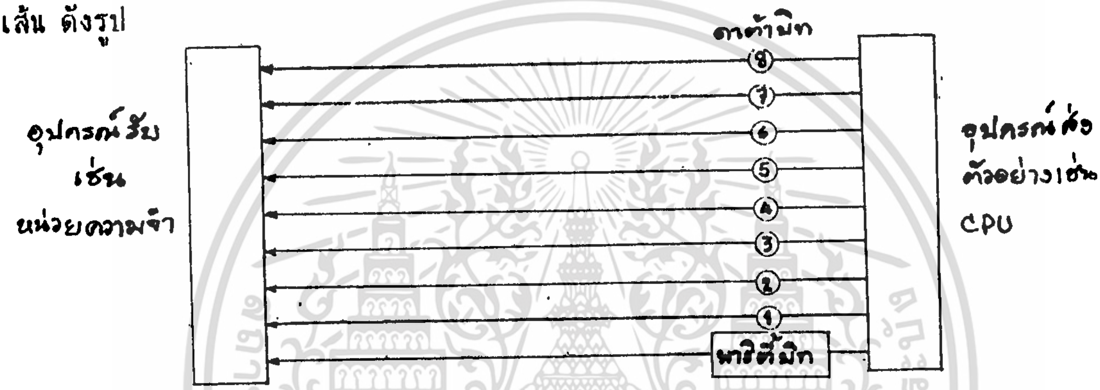
ในปริญญานิพนธ์ฉบับนี้เป็นการทดลองสร้างโมเด็มความเร็วปานกลาง เพื่อศึกษาการทำงาน และยังได้เขียนโปรแกรมควบคุมการทำงานไว้ โดยได้ทำการสร้างอินเทอร์รัพ 41 ขึ้นมาเป็นตัวควบคุมโดยเฉพาะ ซึ่งทำให้สะดวกต่อการพัฒนาในภายหลัง

บทที่ 2

2.1 ทฤษฎีของการสื่อสารข้อมูล

การสื่อสารข้อมูลระหว่างคอมพิวเตอร์ มีวิธีการถ่ายโอนข้อมูลระหว่างเครื่องได้ 2 วิธี คือ

2.1.1 การถ่ายโอนข้อมูลแบบขนาน ทำได้โดยการส่งข้อมูลออกมาทีละไบท์ คือ 8 บิท (ในกรณีเครื่องแบบ 8 บิท) ดังนั้นจะเห็นได้ว่า ระหว่างผู้รับกับผู้ส่งจะต้องช่องทางของข้อมูลอย่างน้อย 8 เส้น ดังรูป



รูปภาพแสดงถึงการถ่ายโอนข้อมูลแบบขนาน

2.1.2 การถ่ายโอนข้อมูลแบบอนุกรม ข้อมูลจะส่งออกมาทีละบิทระหว่างผู้รับและผู้ส่ง ซึ่งจะเห็นว่าวิธีนี้จะใช้ตัวกลางการสื่อสารเพียงช่องทางเดียวหรือสายเพียงคู่เดียว ค่าใช้จ่ายของตัวกลางจะถูกกว่าแบบขนานแน่นอน แต่มีข้อเสียคือการส่งข้อมูลแบบนี้จะช้ากว่าแบบขนาน การที่จะแปลงสัญญาณจากอนุกรมทีละบิทให้ลงพอดีนั้น จำเป็นจะต้องมีกลไกที่เหมาะสม เพื่อป้องกันการผิดพลาดในการรับ กลไกที่ว่านี้จะแบ่งเป็น 2 แบบคือ

1. การสื่อสารแบบอะซิงโครนัส ลักษณะของสัญญาณแสดงได้ดังรูป เพื่อเพิ่มกลไกในการรับส่งอย่างถูกต้อง สัญญาณอะซิงโครนัสจะประกอบด้วยบิทเริ่มต้นหรือบิทสตาร์ท (Start Bit) และบิทสิ้นสุดหรือบิทสต๊อป (Stop Bit)

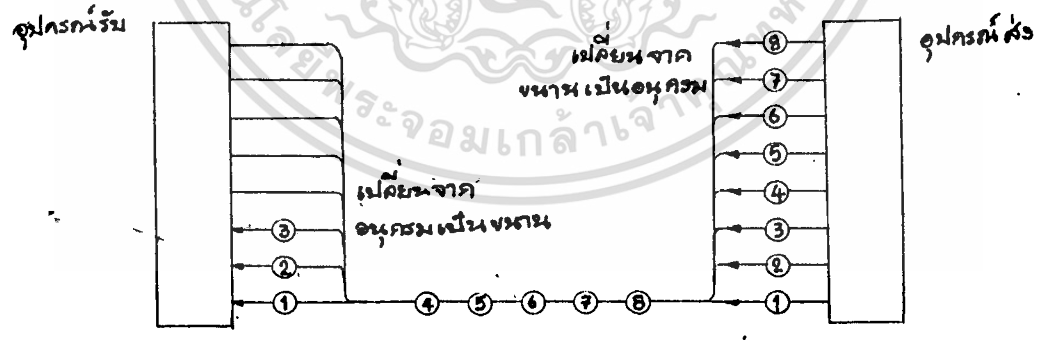
ขณะที่สัญญาณส่งเป็นแบบว่าง (Idle) คือยังไม่มีสัญญาณส่งออกมาจะมีสัญญาณหรือมีแรงดันตลอดเวลา เมื่อเริ่มส่งข้อมูลสัญญาณของอะซิงโครนัส จะเป็นหนึ่งช่วงสัญญาณนาฬิกา บิทนี้เรียกว่าบิทสตาร์ท บิทที่ตามหลังบิทสตาร์ทจะเป็นข้อมูลซึ่งมีขนาดตั้งแต่ 5 บิทถึง 8 บิท โดยบิทที่มีนัยสำ

คัญต่ำสุด (LSB ; Least Significant bit) จะถึงส่งออกมาก่อนไล่ไปจนถึงนัยสำคัญสูงสุด (MSB ; Most Significant Bit) ตามมาด้วยพาริตี้บิท (Parity Bit) ซึ่งอาจจะใช้หรือไม่ใช้ก็ได้ พาริตี้บิทจะทำหน้าที่เป็นตัวตรวจสอบความถูกต้องของข้อมูลที่ได้รับ พาริตี้บิทแบ่งเป็นแบบคู่และแบบคี่คือถ้าเป็นพาริตี้คู่พาริตี้บิทจะเป็นหนึ่งเมื่อจำนวนบิทที่เป็น 1 ตั้งแต่บิทต้นถึงบิทท้ายต้องเป็นจำนวนคี่ ผู้ส่งจะต้องทำหน้าที่ตรวจสอบแล้วใส่พาริตี้เอง ฝ่ายรับก็จะต้องตรวจสอบดูว่าข้อมูลเป็นจริงตามพาริตี้บิทหรือไม่ หากไม่ตรงก็หมายความว่าข้อมูลมีการผิดพลาด

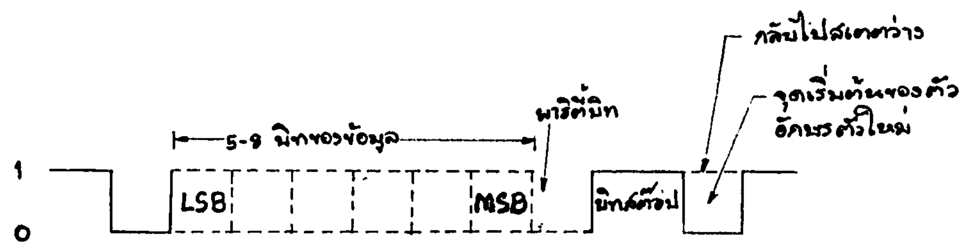
หลังจากพาริตี้บิทก็จะเป็นสต๊อปบิทซึ่งความกว้างของสต๊อปบิทอาจจะเป็น 1,1.5,2 พัลส์ของสัญญาณนาฬิกาแล้วแต่ผู้รับและผู้ส่งจะตกลงกันเอง ดังนั้นก่อนการใช้งานเราจะต้องตั้งค่าต่างๆ ที่จำเป็นสำหรับการรับส่งคือ

- ความเร็วในการส่ง (BAUD RATE)
- ความยาวรหัส 1 อักขระ
- บิทตรวจสอบ (ODD OR EVEN PARITY BITS)
- จำนวนสต๊อปบิท (LENGHT OF STOP BIT)

ซึ่งจะกล่าวถึงวิธีการโปรแกรมค่าพารามิเตอร์ต่างๆ เหล่านี้ในหัวข้อหลังๆ



รูปภาพแสดงถึงการถ่ายโอนข้อมูลแบบอนุกรม



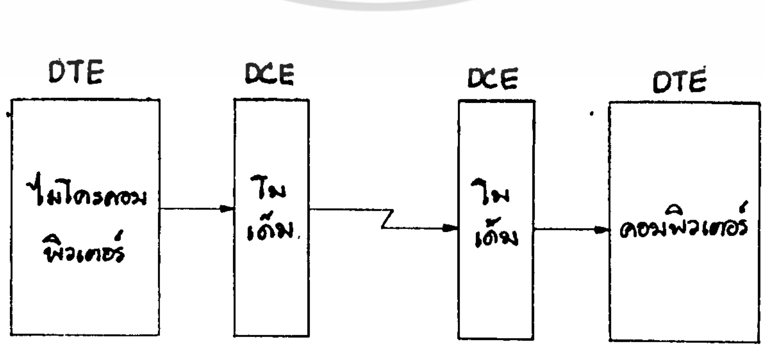
รูปภาพแสดงถึงฟอร์แมตการสื่อสารแบบอะซิงโครนัส

2. การสื่อสารแบบซิงโครนัส มีข้อแตกต่างกับการส่งข้อมูลแบบอะซิงโครนัสคือความต่อเนื่องของข้อมูลที่ส่ง ในแบบซิงโครนัส ข้อมูลที่ส่งออกมาจะส่งแบบต่อเนื่องไม่มีสตาร์ทบิท, สต็อปบิท, หรือพาริตี้บิท

คือเมื่อสถานีส่งเริ่มทำงานจะทำการส่งสัญญานติดต่อกับสถานีรับ เพื่อให้สถานีรับจัดสัญญาณนาฬิกาให้ตรงกัน เมื่อสถานีส่งเริ่มส่งข้อมูลก็จะอักขระซิงค์ไปก่อน (คล้ายกับสตาร์ทบิทในแบบอะซิงโครนัส) เพื่อบอกให้ตัวรับพร้อมรับข้อมูล ขณะที่สถานีรับรอรับสัญญาณจากตัวส่งสถานีรับจะอยู่ในสภาพที่เรียกว่าฮันท์ (Hunt) ข้อมูลทุกบิทที่ถูกส่งเข้ามาจะถูกค้นหาอักขระซิงค์ก่อนเมื่อได้รับอักขระซิงค์แล้วจึงเริ่มนับบิทที่เข้ามาเพื่อหาจุดเริ่มต้นของสัญญานข้อมูล เนื่องจากการสื่อสารข้อมูลแบบนี้ไม่มีพวกสตาร์ทบิท , สตอปบิท โปรโตคอลที่ใช้ในการส่งแบบซิงโครนัสจึงต่างไปจากแบบอะซิงโครนัส มีโปรโตคอลอยู่หลายแบบด้วยกัน ซึ่งจะทำให้ปริญญานิพนธ์นี้ยาวจนเกินไป จึงไม่ขอกล่าวในที่นี้ ผู้ที่สนใจจะหาอ่านได้จากหนังสือพวกการสื่อสารข้อมูลทางดิจิตอล

2.2 พอร์ทสื่อสารแบบ อาร์เอส 232 ซี

อาร์เอส 232 ซี เป็นมาตรฐานของการสื่อสารข้อมูลแบบอนุกรมแบบหนึ่งที่สมาคมผู้ผลิตอุปกรณ์อีเลคทรอนิคส์แห่งสหรัฐอเมริกา (EIA) เป็นผู้กำหนดขึ้น โดยมีวัตถุประสงค์เพื่อเชื่อมต่ออุปกรณ์รับส่งข้อมูลปลายทาง (DATA TERMINAL EQUIPMENT;DTE) กับ อุปกรณ์สื่อสารข้อมูล (DATA COMMUNICATION EQUIPMENT;DCE) ดังรูป



รูปแสดงการใช้ RS 232C เชื่อมต่ออุปกรณ์

การเชื่อมต่อ อาร์เอส 232 ซี สามารถถ่ายโอนข้อมูลได้จาก 0-20,000 บิทต่อวินาที โดยมีความยาวของสายจำกัดอยู่ที่ 50 ฟุต และค่าตัวเก็บประจุสถิตย์ในสาย (Stray capacitance) จะต้องมีค่าไม่เกิน 2500 พิโคฟารัด (ซึ่งจะเป็นตัวจำกัดความยาวของสาย) ความยาวของสายประมาณ 50 ฟุตนี้ เพียงพอแล้วสำหรับการสื่อสารข้อมูลระหว่าง ไมโครคอมพิวเตอร์ กับอุปกรณ์ภายนอก

2.2.1 ลักษณะของสัญญาณ อาร์เอส 232 ซี

มาตรฐาน อาร์เอส 232 ซี กำหนดย่านของแรงดันไฟฟ้าที่ใช้ ดังตาราง

แรงดันไฟฟ้า	สถานภาพลอจิค	สถานภาพของสัญญาณ	ฟังก์ชั่นใช้ในการควบคุม
บวก	0	สเปซ	ออน
ลบ	1	มาร์ค	ออฟ

ตารางกำหนดย่านแรงดันไฟฟ้าที่ใช้และความหมาย

+12 โวลท์ ——————————————

ย่านแรงดันไฟฟ้าบวก

+3 โวลท์ ——————————————

ย่านเปลี่ยนแปลงระดับ

-3 โวลท์ ——————————————

ย่านแรงดันไฟฟ้าลบ

-12 โวลท์ ——————————————

รูปแสดงย่านของแรงดันไฟฟ้าที่ใช้ในสัญญาณ อาร์เอส 232 ซี

2.2.2 หน้าที่ของขาสัญญาณต่างๆของ อาร์เอส 232ซี

มาตรฐานของ อาร์เอส 232ซี กำหนดข้อต่อแบบ DB-25 และหน้าที่ของแต่ละขาไว้ดังต่อไปนี้

TxD (Transmit Data ; ขาที่ 2) เป็นทางออกของสัญญาณข้อมูลที่ส่งออกจาก คอมพิวเตอร์ (DTE) ไปยังอุปกรณ์สื่อสารข้อมูล (DCE) เมื่อไม่มีสัญญาณส่งออกมาสถานภาพของลอจิคที่ขานี้มีค่าเท่ากับ 1

RxD (Recieve Data;ขาที่ 3) เป็นทางของสัญญาณที่จะเข้าไปยังคอมพิวเตอร์ เมื่อไม่มีสัญญาณเข้ามาที่ขานี้ จะถือว่ามีสถานภาพทางลอจิคเป็น 1

RTS (Request To Send;ขาที่ 4) เป็นขาที่ใช้ส่งสัญญาณ(ลอจิค 0 หรือสถานะออน)ไปยังอุปกรณ์สื่อสารข้อมูล (DCE) ว่าขณะนี้ผู้ส่งต้องการส่งข้อมูล เมื่ออุปกรณ์สื่อสารข้อมูลได้รับสัญญาณก็จะตรวจสอบความพร้อมของตัวเองว่าพร้อมที่จะรับสัญญาณข้อมูลหรือยัง หากพร้อมก็จะส่งสัญญาณตอบรับไปที่สาย CTS

CTS (Clear To Send;ขาที่ 5) เป็นสัญญาณตอบกลับไปยังคอมพิวเตอร์(ลอจิค 0) ว่าขณะนี้อุปกรณ์สื่อสารข้อมูล พร้อมที่จะรับสัญญาณข้อมูลจากคอมพิวเตอร์แล้ว

DSR (Data Set Ready ;ขาที่ 6) เป็นขาสัญญาณโมเด็ม ถ้าเป็นลอจิค 0 เป็นการบอกคอมพิวเตอร์ว่า โมเด็มต่อกับสายโทรศัพท์เรียบร้อยแล้ว

SG (Signal Ground;ขาที่ 7) ทำหน้าที่เป็นระดับแรงดันอ้างอิงสำหรับทุกสายสัญญาณ โดยเป็นแรงดัน 0 โวลท์

CD (Carrier Detact;ขาที่ 8) เป็นขาสัญญาณโมเด็ม จะเป็นลอจิค 0 เพื่อบอกคอมพิวเตอร์ว่าได้รับสัญญาณจากโมเด็มอีกฝั่งหนึ่งเรียบร้อยแล้ว

DTR (Data Terminal Ready;ขาที่ 20) เป็นขาสัญญาณโมเด็ม จะเป็นลอจิค 0 โดยจะเป็นสัญญาณจากคอมพิวเตอร์ ไปบอกโมเด็มว่าพร้อมจะติดต่อกับโมเด็มแล้ว

RI (Ring Indicator;ขาที่ 22) ใช้ในระบบตอบรับอัตโนมัติ (AUTO ANSWER) สัญญาณนี้จะอยู่ในสถานะออน (ลอจิค 0) ขณะมีสัญญาณกระดิ่งเข้ามา

2.2.3 การควบคุมพอร์ท อาร์เอส 232ซี บนเครื่องคอมพิวเตอร์ไอบีเอ็มพีซี-เอ็กซ์ที

การควบคุมพอร์ทอาร์เอส 232ซี บนเครื่องคอมพิวเตอร์ไอบีเอ็มพีซี-เอ็กซ์ที สามารถทำได้หลายวิธี เช่น เรียกผ่านโปรแกรมจัดระบบงานของเครื่องคอมพิวเตอร์ (DOS : Disk Operating System) แล้วใช้ภาษาขั้นสูง เป็นโปรแกรมควบคุม (เช่นภาษาเบสิค) ซึ่งมีข้อดีคือผู้ใช้สามารถเขียนโปรแกรมใช้งานได้ง่าย แต่ก็มีข้อเสียคือไม่สามารถตอบสนองความต้องการของผู้ใช้ได้ทั้งหมด และไม่สามารถใช้ความเร็วในการรับ-ส่งข้อมูลสูงๆได้

วิธีที่สามารถตอบสนองการควบคุมพอร์ทอาร์เอส 232 ซี ให้ได้ดีที่สุดและมีความเร็วในการทำงานดีที่สุดคือใช้ภาษาแอสเซมบลี้ ในการเขียนโปรแกรม

การใช้ภาษาแอสเซมบลี้ในการควบคุมทำได้ 3 วิธี คือ

1. ใช้ฟังก์ชั่นที่มีอยู่ในดอส (DOS) โดยที่เราไม่ต้องรู้โครงสร้างทางฮาร์ดแวร์เลย สำหรับเครื่องไอบีเอ็มพีซี-เอ็กซ์ที ใช้โปรแกรมจัดระบบงานแบบเอ็มเอสดอส ซึ่งมีฟังก์ชั่นให้ใช้เกี่ยวกับการติดต่อกับพอร์ทอาร์เอส 232 ซี คือ ฟังก์ชั่น3 และฟังก์ชั่น4 ในอินเทอร์รัพ 21

2. ใช้ฟังก์ชั่นที่มีอยู่ในระบบควบคุมอุปกรณ์ อินพุท เอาท์พุท พื้นฐาน (BIOS : Basic Input Output System) หรือ ไบออส ซึ่งมีฟังก์ชั่นให้เลือกใช้อยู่ 4 ฟังก์ชั่น

3. ควบคุมการทำงานของอะซิงโครนัส อแดปเตอร์โดยตรง คือเข้าไปควบคุม ไอซี 8250 โดยตรง โดยการเขียนและอ่าน ค่ารีจิสเตอร์ภายในของไอซี 8250 โดยตรง ซึ่งในการทำปริญญานิพนธ์ ได้เลือกใช้วิธีนี้

สำหรับวิธีการโปรแกรมโดยละเอียด จะสามารถหาอ่านได้จาก หนังสือคู่มือการเขียนโปรแกรมแอสเซมบลี้ ของไอบีเอ็มพีซี ทั่วๆไป

2.3 หลักการพื้นฐานของโมเด็ม

การสื่อสารข้อมูลระหว่างคอมพิวเตอร์กับคอมพิวเตอร์ในระยะทางไกลๆ วิธีที่สะดวกคือการส่งข้อมูลผ่านทางสายโทรศัพท์ แต่เนื่องจากคุณสมบัติของสายโทรศัพท์ ซึ่งเป็นทั้งตัวเหนี่ยวนำ (INDUCTOR) และตัวเก็บประจุ (CAPACITOR) จะทำให้สัญญาณข้อมูลของคอมพิวเตอร์ (DIGITAL SIGNAL) เกิดผิดเพี้ยนไปจนทำให้ข้อมูลที่มาถึงคอมพิวเตอร์ตัวรับผิดพลาดไปมาก หรือไม่อาจแยกได้ว่าเป็นลอจิค 0 หรือ 1 วิธีแก้ปัญหาที่ดีที่สุดคือ เปลี่ยนสัญญาณข้อมูลไปเป็นสัญญาณอนาลอก (ANALOG SIGNAL ; ที่อยู่ในช่วงความถี่ 300 - 3400 Hz ซึ่งสายโทรศัพท์สามารถตอบสนองความถี่ได้ดี) เสียก่อนแล้วจึงส่งไปตามสายโทรศัพท์ เมื่อถึงด้านรับก็ทำการเปลี่ยน สัญญาณอนาลอกกลับไปเป็นสัญญาณดิจิตอล (DIGITAL SIGNAL) ตามเดิม การเปลี่ยนสัญญาณดิจิตอลไปเป็นสัญญาณอนาลอก ทำได้โดยวิธี มอดูเลชั่น ส่วนการเปลี่ยนสัญญาณอนาลอกไปเป็นสัญญาณดิจิตอล ทำได้โดยวิธี ดีมอดูเลชั่น

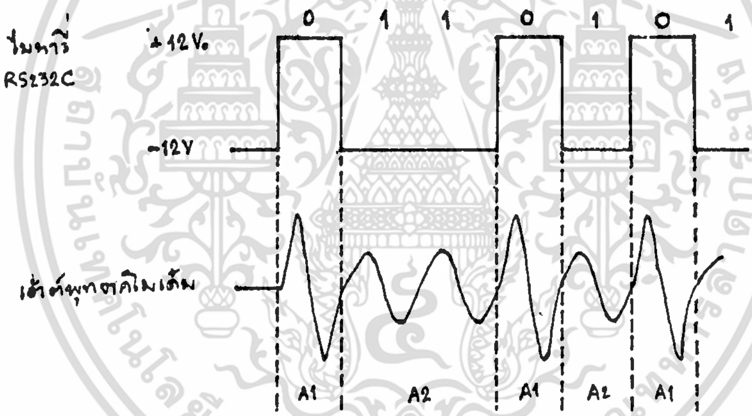
อุปกรณ์สำคัญที่ใช้ในการเปลี่ยนสัญญาณข้อมูลดิจิตอลไปเป็นอนาลอกและเปลี่ยนกลับจากอนาลอกไปเป็นดิจิตอล เรียกว่า โมเด็ม (MODEM) ซึ่งย่อมาจากคำว่า MOdulation และ DEModulation และเราสามารถแบ่งวิธีการ มอดูเลชั่น และ ดีมอดูเลชั่น ออกได้เป็นประเภทใหญ่ๆ ได้ 3 ประเภท คือ

- เอเอ็ม (AM;AMPLITUDE MODULATION) แบบนี้ความถี่ของสัญญาณอนาลอก (ที่เรียกว่า CARRIER) จะมีค่าคงที่แต่ขนาดของสัญญาณจะเปลี่ยนแปลงตามค่าสัญญาณข้อมูลดิจิตอล ดังรูปที่1
- เอฟเอ็ม (FM;FREQUENCY MODULATION) แบบนี้ขนาดของสัญญาณจะมีค่าคงที่ แต่ความถี่ของสัญญาณจะเปลี่ยนไปตามค่าสัญญาณข้อมูลดิจิตอล วิธีการมอดูเลทแบบนี้เมื่อใช้กับโมเด็มจะเรียกว่า เอฟเอสเค (FSK.;FREQUENCY SHIFT KEYING) ดังรูปที่ 2
- พีเอ็ม (PM;PHASE MODULATION) แบบนี้เฟสของความถี่แคเรียร์จะเปลี่ยนไปตามค่าของสัญญาณข้อมูลดิจิตอล ซึ่งวิธีที่สำคัญที่ใช้การมอดูเลทแบบนี้เรียกว่า ดีพีเอสเค (DPSK ; DIFFERENTIAL PHASE SHIFT KEYING) ดังรูปที่ 3

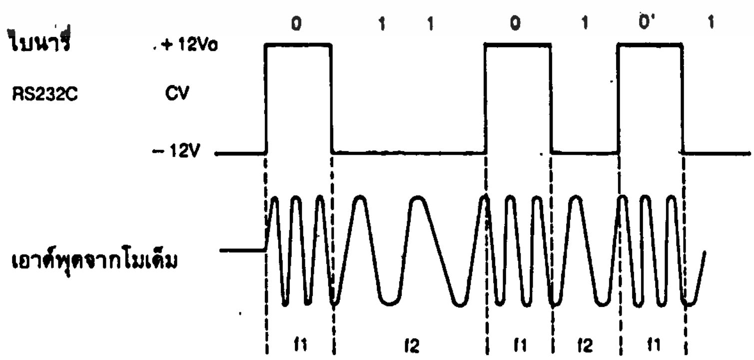
วิธีที่นิยมใช้คือแบบ เอฟเอสเค และดีพีเอสเค ส่วนแบบเอเอ็มนั้นไม่นิยมใช้กัน ซึ่งทั้งสองวิธีที่กล่าวมาแล้วข้างต้นจะมีข้อดีข้อเสียต่างกัน คือ

- <u>แบบเอฟเอสเค</u> จะมีข้อดีคือ วงจรมีความยุ่งยากน้อยกว่า แต่มีข้อเสียคือ เนื่องจากคุณสมบัติของสายโทรศัพท์ ซึ่งสามารถตอบสนองความถี่ได้เพียง 300 ถึง 3400 เฮิร์ส และเนื่องจากวงจรรับจะต้องดีเทคให้ได้ว่ามีการเปลี่ยนแปลงความถี่เกิดขึ้น อย่างน้อยความถี่จะต้องปรากฏให้เห็นอย่างน้อย 2-3 ไซเคิล ทำให้มีบิทเรทต่ำ

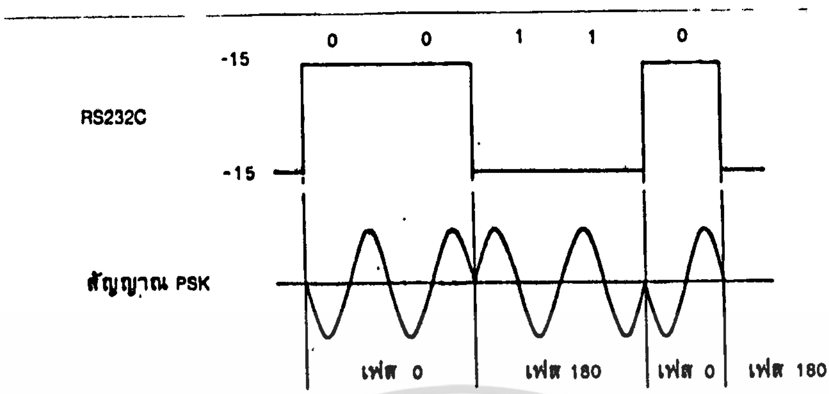
- <u>แบบดีพีเอสเค</u> มีข้อดีคือ สามารถ รับ-ส่ง ข้อมูลได้ด้วยบิทเรทที่สูงกว่า แบบเอฟเอสเค เนื่องจากใช้ความถี่แคเรียร์คงที่ และเรายังสามารถทำให้มีบิทเรทสูงขึ้น ในขณะที่บอดเรทเท่าเดิมโดยการแบ่งความต่างเฟสให้มากขึ้น เช่น ถ้าให้ความต่างเฟส 1 ครั้ง แทนข้อมูล 2 บิท (เรียกว่า ไดบิท (DIBIT)) จะต้องแบ่งความต่างเฟสเป็น 4 ค่า ดังนั้นถ้ามีบอดเรทเท่ากับ 1200 บอดต่อวินาที จะทำให้ได้บิทเรทเท่ากับ 2400 บิทต่อวินาที แต่วิธีนี้ก็มีข้อเสีย คือวงจรที่ใช้จะมีความยุ่งยากกว่าแบบ เอฟเอสเค



รูปที่ 1 แสดงถึงการมอดูเลทแบบเอเอ็ม



รูปที่ 2 แสดงถึงการมอดูเลทแบบเอฟเอ็ม



รูปที่ 3 แสดงถึงการมอดูเลทแบบพีเอ็ม

2.4 <u>วิธีต่อโมเด็มเข้ากับสายโทรศัพท์</u>

เราสามารถเชื่อมโยง โมเด็มเข้ากับสายโทรศัพท์ได้ 2 วิธี คือ

1. แบบอะคูสติคคัปเปลอ (ACOUSTIC COUPLER) แบบนี้ตัวโมเด็มจะเชื่อมโยงกับโทรศัพท์ผ่านทางสัญญาณเสียงจากหูฟังและปากพูดของโทรศัพท์ โดยที่สัญญาณเข้าโมเด็มจะใช้ไมโครโฟนรับสัญญาณเสียงจากหูฟังของโทรศัพท์ ส่วนสัญญาณที่ส่งออกจากโมเด็มจะใช้ลำโพงส่งเสียงเข้าไปที่ปากพูดของโทรศัพท์

2. แบบเชื่อมโยงโดยตรง (DIRECT CONNECTION) แบบนี้ตัวโมเด็มจะเชื่อมโยงสายสัญญาณเข้าโดยตรงกับสายโทรศัพท์

2.4.1<u>ประเภทของการรับ-ส่งข้อมูลของโมเด็ม</u>

เราสามารถแบ่งการรับ-ส่งข้อมูลออกได้ 3 ชนิด ดังนี้

1. แบบ ซิมเพล็กส์ (SIMPLEX) แบบนี้ตัวโมเด็มและคอมพิวเตอร์ ทางด้านหนึ่งจะทำหน้าที่ส่งข้อมูลเพียงอย่างเดียว ไม่สามารถรับข้อมูลได้ และในขณะเดียวกัน โมเด็มและคอมพิวเตอร์ อีกด้านหนึ่งก็จะทำหน้าที่รับข้อมูลได้เพียงอย่างเดียว ไม่สามารถส่งข้อมูลได้ นั่นคือเป็นการสื่อสารข้อมูลแบบทางเดียว

2. แบบ ฮาล์ฟดูเพล็กส์ (HALF DUPLEX) แบบนี้ตัวโมเด็มและคอมพิวเตอร์ สามารถ

รับ-ส่งข้อมูลได้ทั้งสองด้าน แต่คนละเวลากัน นั่นคือเมื่อด้านหนึ่งทำหน้าที่รับ อีกด้านหนึ่งก็จะทำหน้าที่ส่ง ถ้าด้านหนึ่งเปลี่ยนมาทำหน้าที่ส่ง อีกด้านหนึ่งก็จะต้องเปลี่ยนมาทำหน้าที่รับด้วย

3. แบบ ฟูลดูเพล็กส์ (FULL DUPLEX) แบบนี้ คล้ายกับแบบฮาล์ฟดูเพล็กส์ แต่ต่างกันที่ แบบฟูลดูเพล็กส์ นี้ตัวโมเด็ม และคอมพิวเตอร์ทั้งสองด้านสามารถรับส่งข้อมูลได้ทั้งสองอย่างในเวลาเดียวกันทั้งสองด้าน

2.5 <u>การทำงานของขาต่างๆของไอซี MC 6172</u>

MC 6172 เป็น เอ็นแชนแนลมอส (N-CHANNEL MOS) ซึ่งทำหน้าที่ควบคุมการมอดูเลท , ควบคุมการส่งข้อมูลที่ถูกมอดูเลทแล้ว (อยู่ในย่านความถี่เสียง) โดยมีการทำงานแบบ ดีพีเอสเค (DPSK;DIFFERENTIAL PHASE SHIFT KEYING) โดยสามารถเลือกเฟสออพชั่น (PHASE OPTION) ได้ 2 ระบบคือ ตามมาตรฐาน ซีซีไอทีที (CCITT) และตามมาตรฐาน ยูเอส (US.) ซึ่งจะกล่าวต่อไปภายหลัง การทำงานใช้แหล่งจ่ายไฟเดี่ยว (SINGLE SUPPLY) คือ +5 , 0 โวลท์ และมีลักษณะทางแรงดันเหมือนกับ ทีทีแอลทุกประการ

รายละเอียดและหน้าที่ของขาสัญญาณต่างๆ

- REQUST TO SEND (RTS) เป็นขาอินพุท แอคทีฟที่ลอจิก 0 หมายถึง สัญญาณบอกให้ MC 6172 เตรียมพร้อมที่จะรับข้อมูลเข้ามาทางขา TxDATA เพื่อทำการมอดูเลทข้อมูลต่อไป

- CLEAR TO SEND (CTS) เป็นขาเอ้าท์พุท แอคทีฟที่ลอจิก 0 หมายถึง สัญญาณบอกตอบรับความพร้อมในการรับข้อมูล (ภายหลังจากรับสัญญาณ RTS เข้ามา) แก่อุปกรณ์ภายนอกให้ส่งข้อมูลเข้ามาได้

- CTS1,CTS2 (RTS-CTS DELAY OPTION) เป็นขาอินพุท ใช้เลือกเวลาในการหน่วงระหว่างสัญญาณ RTS กับ CTS คือ ช่วงเวลาที่นับจากได้รับสัญญาณ RTS เข้ามาและส่งสัญญาณ CTS ตอบกลับออกไป ดังตาราง

RTS-CTS DELAY	CTS1	CTS2
0.035 ms	0	1
8.55 TO 9.335 ms	1	0
24.90 TO 26.4 ms	1	1
147.0 TO 154.2 ms	0	0

ตารางแสดงความสัมพันธ์ระหว่าง RTS-CTS DELAY กับลอจิคที่ขา CTS1 CTS2

- TRANSMIT MARK SELECT (TxMK) เป็นขาอินพุท ถ้าขา TxMK เป็นลอจิก 0 จะทำให้สัญญาณที่ขาข้อมูลออก (DATA OUTPUT) จะส่งสัญญาณมาร์ค (MARK) ออกไปตลอดเวลา ยกเว้นช่วงส่งข้อมูลและสัญญาณ อานเซอร์แบ๊ค (AnBk;ANSWER BACK)

- DATA-RATE SELECT (DRS) เป็นขาอินพุท ใช้เลือกอัตราเร็วในการส่งข้อมูลของชิพ คือถ้าขานี้มีค่าลอจิก 1 จะเป็นการเลือกอัตราเร็วในการส่งข้อมูล 2400 บิทต่อวินาที (bit per second) แต่ถ้าขานี้มีค่าลอจิก 0 จะเป็นการเลือกอัตราเร็วในการส่งข้อมูล 1200 บิทต่อวินาที

- PHASE SHIFT SELECT (PSS) เป็นขาอินพุท ใช้เลือกมาตรฐานของเฟสชิฟท์ (PHASE SHIFT) ตามมาตรฐานของซีซีไอทีที และยูเอส ดังตาราง

DATA	PSS=0 CCITT	PSS=1 US.
0 0	0	45
0 1	90	135
1 1	180	225
1 0	270	315

ตารางแสดงความสัมพันธ์ของข้อมูลกับเฟสชีพ สำหรับอัตราเร็วในการส่งข้อมูล 2400 bps.

DATA	PSS=0 CCITT	PSS=1 US.
0	90	45
1	270	225

สำหรับอัตราเร็วในการส่งข้อมูล 1200 bps.

- TxData (TRANSMIT DATA) เป็นขาอินพุทใช้รับข้อมูลแบบอนุกรมเข้ามาทำการมอดูเลท

- TxClk (TRANSMIT CLOCK) เป็นขาเอ้าท์พุท ให้สัญญาณสี่เหลี่ยมความถี่ 1200 Hz หรือ 2400 Hz ตามอัตราเร็วในการรับส่งข้อมูลที่ตั้งไว้ (1200 bps. หรือ 2400 bps. ตามลำดับ) โดยที่สัญญาณข้อมูลจาก TxDATA จะถูกอ่านเข้ามาในตัวชิพ ที่ช่วงบวกของ TxClk

CLK (CLOCK) เป็นขาอินพุทรับสัญญาณนาฬิกาความถี่ 1.8432 MHz เข้ามาภายในชิพเพื่อใช้เป็นสัญญาณอ้างอิง

- AnBk (ANSWER BACK) เป็นขาอินพุท แอคทีฟที่ลอจิก 0 คือจะทำให้ชิพ กำเนิดสัญญาณแคเรียร์เป็น 2025 Hz แทนความถี่แคเรียร์ปกติ (1800 Hz) ใช้ในกรณี ฮาล์ฟดูเพล็กซ์ เพื่อเปลี่ยนการทำงานจากเครื่องรับไปเป็นเครื่องส่ง

- B0-B5 (DIGITAL OUTPUT) คือ ขาเอ้าท์พุทขของข้อมูลดิจิตอลที่ มอดูเลทแล้ว ขนาด 6 บิท เพื่อต่อเข้ากับวงจรแปลงสัญญาณดิจิตอลเป็นอนาลอก

2.6 <u>การทำงานของขาต่างๆของไอซี MC 6173</u>

รายละเอียดและหน้าที่ของขาสัญญาณต่างๆ

- FCar (FAST CARRIER) เป็นขาอินพุท ลอจิค 0 ที่ขานี้จะทำให้วงจรภายในตัว MC 6173 ปรับ ไทม์มิ่งภายในตัวมันให้ ซิงค์โครไนซ์ กับ ไทม์มิ่งของสัญญาณที่รับเข้ามาอย่างรวดเร็ว โดยปกติขานี้จะต่ออยู่กับวงจรตรวจจับความถี่แคเรียร์เริ่มต้น (CARRIER THRESHOLD DETECT)

- Env (ENVELOPE) เป็นขาอินพุท ซึ่งในการใช้งานจะต่ออยู่กับวงจรดักจับสัญญาณความถี่ 1200 เฮิร์ส (1200 Hz ENVELOPEDETECTION) ซึ่งจะได้สัญญาณสี่เหลี่ยมความถี่ 1200 Hz เข้าที่ขานี้ เพื่อการ ซิงค์โครไนซ์ ระหว่าง MC 6173 กับ MC 6172

- ADS (A/D STROBE) เป็นขาเอาท์พุทซึ่งจะให้พัลส์ออกมาเป็นสัญญาณควบคุมการทำงาน (ENABLE SIGNAL) สำหรับวงจรแซมเปิลแอนด์โฮลด์ (SAMPLE AND HOLD) ซึ่งขา ADS จะให้พัลส์ออกมาเพื่อทำการสุ่ม (SAMPLING) สัญญาณ 12 ครั้งในหนึ่งคาบของสัญญาณนาฬิกาไดบิท

- RDI (RECIEVER DATA INPUT) เป็นขาอินพุทจะทำหน้าที่รับสัญญาณดิจิตอลที่ถูกสุ่มจากวงจรแซมเปิลแอนด์โฮลด์ , A/D เข้าไปในชิพ โดยข้อมูลจะถูกสโตรบเข้าที่ขอบขาขึ้นของขา ADC

- RxData (RECIEVE DATA OUTPUT) เป็นขาเอาท์พุท ให้ข้อมูลดิจิตอลแบบอนุกรม (ที่ถูกดีมอดูเลท เรียบร้อยแล้ว) แต่ขา RxData นี้ จะถูกยับยั้ง (เป็นลอจิค 1) เมื่อขา FCar เป็นลอจิค 1

- RxClk (RECIEVE CLOCK) เป็นขาเอาท์พุทให้สัญญาณสี่เหลี่ยมความถี่ 1200 เฮิร์ส(เมื่อตั้งอัตราการรับส่งข้อมูล 1200 บิทต่อวินาที) หรือเป็นความถี่ 2400 เฮิร์ส (เมื่อตั้งอัตราการรับส่งข้อมูล 2400 บิทต่อวินาที)

ขอบขาขึ้นของสัญญาณ RxClk ใช้ในการสโตรบข้อมูลเข้าของคอมพิวเตอร์

- DRS (DATA RATE SELECT) เป็นขาอินพุท ใช้เลือกอัตราเร็วในการรับข้อมูลคือ ถ้าเป็นลอจิค 1 จะรับด้วยอัตราเร็ว 2400 bps. ถ้าเป็นลอจิค 0 จะรับด้วยอัตราเร็ว 1200 bps.

- PSS (PHASE SHIFT SELECT) เป็นขาอินพุทการทำงานเหมือนกับขา PSS ของ MC 6172

- Clk (CLOCK) การทำงานเหมือนขา Clk ของ MC 6172

- DBC (DIBIT CLOCK) เป็นขาเอาท์พุท ให้สัญญาณสี่เหลี่ยมความถี่ 1200 เฮิร์ส(ซึ่งได้มาจากสัญญาณความถี่ 1200 เฮิร์ส ที่ถูกมอดูเลทเข้ามากับสัญญาณจากตัวส่ง)

2.7 การทำงานของเครื่องรับโทรศัพท์และลักษณะสัญญาณในสายโทรศัพท์

ขณะวางหู สวิทช์ HS1 จะเปิดวงจร ส่วน HS2 จะต่อกับวงจรกระดิ่ง วงจรกระดิ่งจะมีตัวเก็บประจุอนุกรมอยู่ ดังนั้นกระแสไฟตรงจะไม่ไหลในวงจรกระดิ่ง เมื่อมีสัญญาณกระดิ่ง(ซึ่งเป็นสัญญาณไฟสลับ) เข้ามา สัญญาณกระดิ่งจะผ่านตัวเก็บประจุไปได้ ทำให้กระดิ่งดัง

เมื่อเราหมุนตัวเลข ขณะใช้มือหมุนไปจนสุดด้านหนึ่ง DS2 และ DIAL จะปิดวงจร ทำให้เกิดลัดวงจรระหว่าง L1 และ L2 เมื่อเราปล่อยมือ DIAL จะเปิดวงจรตามจังหวะตัวเลขที่หมุน กระแสในวงจรจะขาดหายไปเป็นจังหวะ ซึ่งวงจรทางชุมสายจะจับสัญญาณนี้ได้ และจะทำการต่อสายไปยังปลายทางให้

2.8 ลักษณะแรงดันกระแสตรงและกระแสสลับในสายโทรศัพท์

- ขณะวางหูจะแรงดันไฟตรงคร่อมขั้ว L1 และ L2 48 โวลท์

- เมื่อยกหูจะมีกระแสไหลในวงจรประมาณ 10-20 มิลลิแอมป์ และแรงดันไฟตรงที่คร่อม L1,L2 จะเหลือประมาณ 6-10 โวลท์

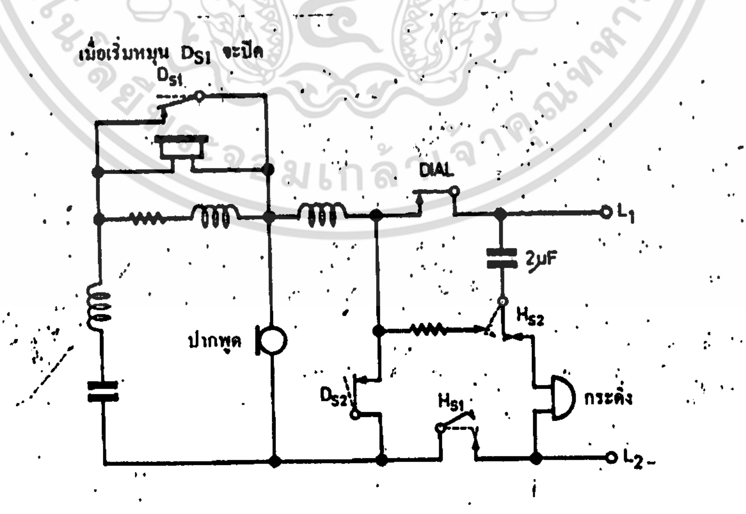
- เมื่อยกหูจะมีสัญญาณไดอัลโทน ซึ่งเป็นสัญญาณไฟสลับความถี่ 330 เฮิร์ท(Hz) โดยมี

ขนาดเป็นมิลลิโวลท์

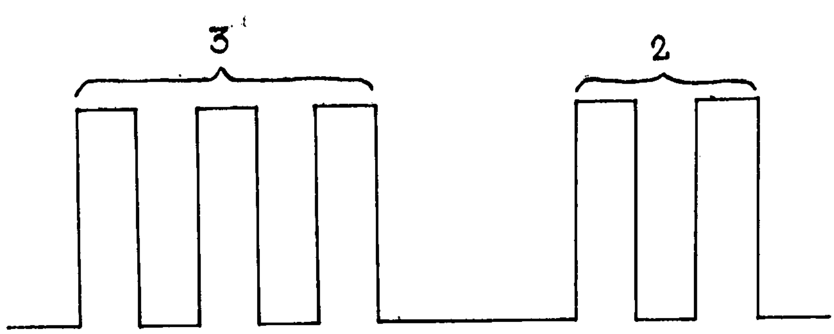
- สัญญาณไฟสลับความถี่ 16 เฮิร์ท มีค่าแรงดันประมาณ 100 โวลท์(พีค-ทู-พีค) ดัง 1 วินาทีหยุด 4 วินาที เมื่อเรายกหูโทรศัพท์ออก HS2 จะตัดวงจรกระดิ่งออก และแรงดันไฟตรงที่ต้นทางจะสลับขั้วเป็นขั้วตรงข้ามทันที

เมื่อหมุนหมายเลขโทรศัพท์ แรงดันที่คร่อมขั้ว L1,L2 จะมีลักษณะเป็นพัลส์แรงดัน 0,48 โวลท์มีลักษณะดังรูป จำนวนพัลส์ที่เกิดขึ้นจะมีจำนวนเท่ากับหมายเลข โดยจะเป็นแบบ 10 พัลส์ต่อวินาทีหรือ 20 พัลส์ต่อวินาที ขึ้นกับระบบของโทรศัพท์แต่ละเครื่อง ช่วงระยะเวลาห่างระหว่างตัวเลขต้องไม่น้อยกว่า 600 มิลลิวินาที ถ้าเป็นเครื่องระบบ 10 พัลส์ ช่วงเวลาที่เป็น 48 โวลท์จะประมาณ 35 มิลลิวินาทีและช่วงที่เป็น 0 โวลท์ จะประมาณ 65 มิลลิวินาที

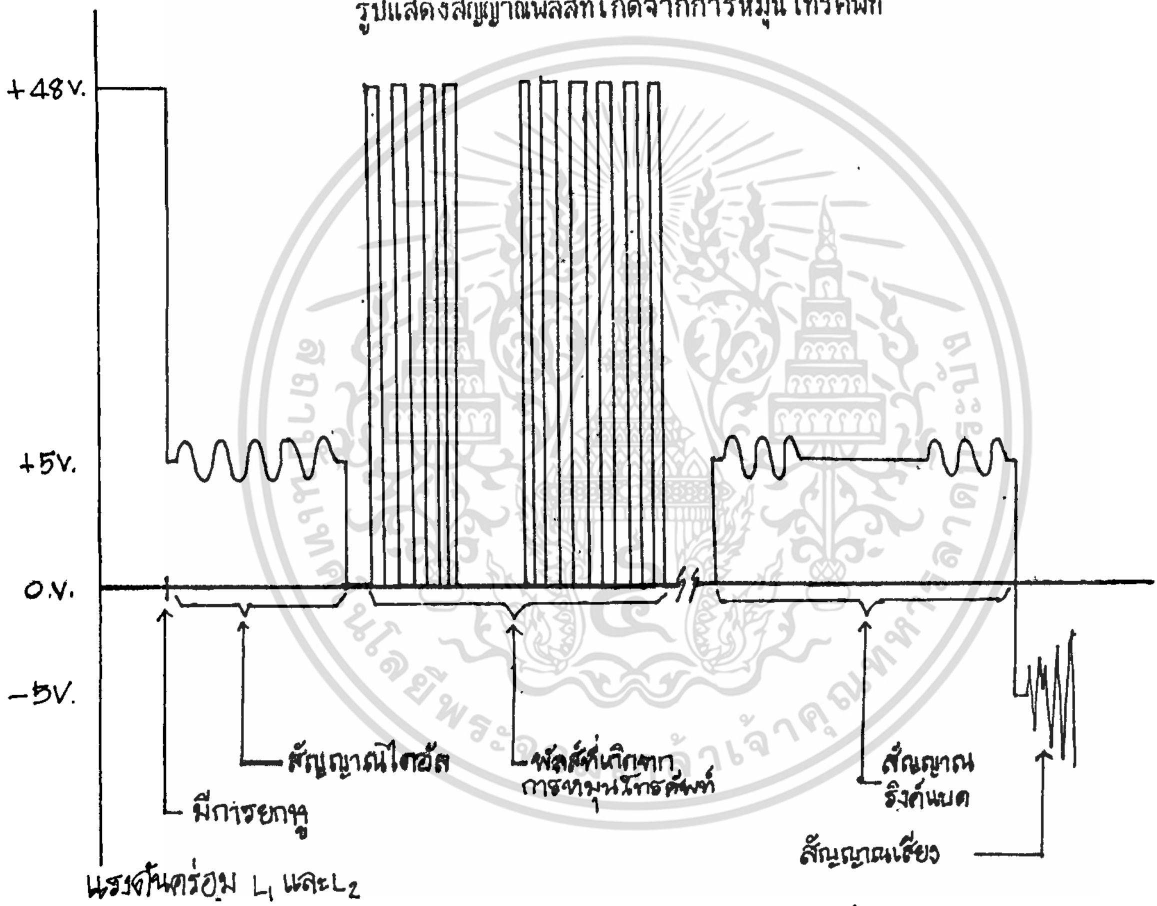
- เมื่อหมุนเลขไป ถ้าสายว่าง จะมีสัญญาณกระดิ่งกลับ (RING BACK TONE) กลับมา ซึ่งเป็นสัญญาณความถี่ 400 เฮิร์ส ดัง 1 วินาที หยุด 4 วินาที ถ้าที่ปลายทางสายไม่ว่างจะมีสัญญาณไม่ว่าง (BUSY TONE) กลับมา โดยจะเป็นสัญญาณไฟสลับ ความถี่ 400 เฮิร์ส ดัง-หยุด สลับกันใน 1 วินาที



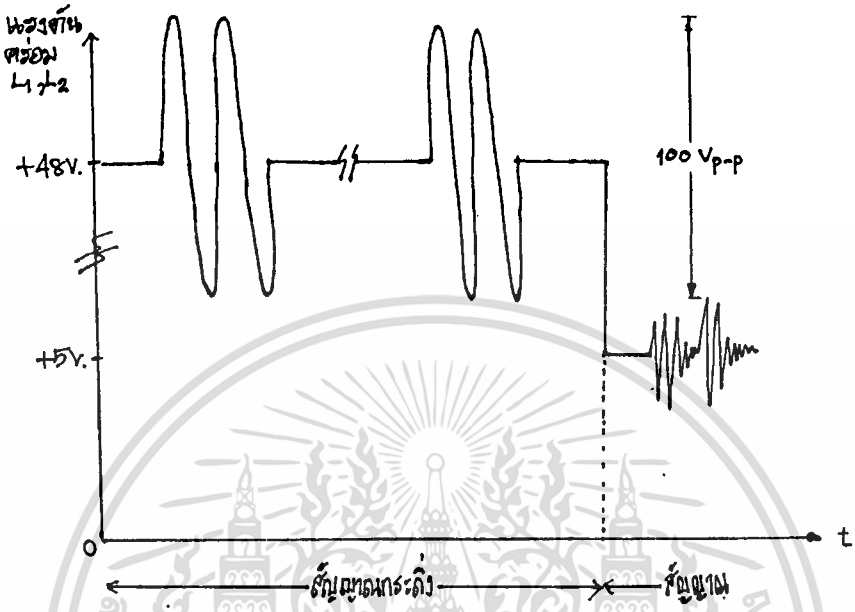
รูปแสดงวงจรของเครื่องรับโทรศัพท์



รูปแสดงสัญญาณพัลส์ที่เกิดจากการหมุนโทรศัพท์



รูปแสดงลักษณะสัญญาณในสายโทรศัพท์ตัวส่ง



รูปแสดงลักษณะสัญญาณในสายโทรศัพท์ตัวรับ

2.8 การทำงานของภาคมอดูเลท(MODULATOR)

- วงจรออสซิลเลเตอร์(OSCILLATOR)ประกอบด้วย IC1/1 (CD4069) ซึ่งเป็นซีมอสอินเวอเตอร์(CMOS INVERTER) รีซิสเตอร์,ตัวเก็บประจุ ทำหน้าที่กำเนิดสัญญาณนาฬิกาความถี่ 1.8432 MHz ป้อนให้แก่ไอซี MC6172 ทางขา Clk (ซึ่งไอซี MC6172 จะนำสัญญาณนาฬิกานี้ไปใช้ในการอ้างอิงภายใน) โดยIC1/2 (CD 4069)จะทำหน้าที่เป็นบัฟเฟอร์ให้แก่วงจรส่วนกำเนิดสัญญาณนาฬิกา และถูกทำให้เป็นสัญญาณรูปสี่เหลี่ยมที่สมบูรณ์ขึ้นโดย IC2/1 (74LS14) ซึ่งเป็นไอซีชมิทททริกเกอร์

- สัญญาณข้อมูลจากพอร์ทสื่อสารแบบอนุกรม (RS-232C) ซึ่งมีแรงดันเปลี่ยนแปลงระหว่าง 12 ถึง -12 โวลท์ จะถูกแปลงเป็นระดับสัญญาณดิจิตอล (0 กับ 5 โวลท์) โดยไอซี MC-1489 และจะถูกส่งเข้าสู่ภาคสแคมเบิล (SCAMBLE) ซึ่งจะทำการเข้ารหัสข้อมูลตามมาตรฐานซีซีไอทีทีวี 52 เพื่อป้องกันการส่งข้อมูลที่มีบิทเดียวซ้ำๆกันเป็นเวลานาน(LONG STRING OFF SPACE)

อันจะทำให้สูญเสียการซิงค์โครไนซ์ (SYNCHRONIZE) ระหว่างตัวรับและตัวส่งได้ และเรายังสามารถเลือกให้ข้อมูลถูกเข้ารหัส (ผ่านภาคสแคมเบิล) หรือไม่ถูกเข้ารหัสก็ได้ โดยการควบคุมจากตัวโปรแกรมผ่านทางพอร์ทควบคุม (CONTROL PORT)

- ข้อมูลที่ผ่านจากภาคสแคมเบิลจะถูกส่งเข้าไปทำการมอดูเลท แบบอาศัยความต่างเฟส (PHASE SHIFT KEYING) ภายในตัวไอซี MC6172 ทางขา TxData ข้อมูลที่ถูกมอดูเลทแล้วจะถูกแปลงออกมาอยู่ในรูปข้อมูลแบบขนาน (PARALLEL) ขนาด 6 บิท

- ภาคแปลงข้อมูลจากดิจิตอลเป็นสัญญาณอนาลอก ทำการแปลงสัญญาณข้อมูลที่ถูกมอดูเลทแล้วจากไอซี MC 6172 โดยไอซี MC 1406 แปลงโดยการเปลี่ยนแปลงของกระแส (CURRENT D/A) แล้วจะถูกเปลี่ยนเป็นแรงดันโดย ไอซี 4/1 (TL074) โดยอาศัยแหล่งจ่ายศักดาอ้างอิง (VOLTAGE REFERENCE) 2.5 โวลท์ จากไอซี MC 1403

- วงจรกรองความถี่ต่ำผ่าน (LOW PASS FILTER) จะทำการกรองแรงดันของสัญญาณที่ออกจากภาคแปลงดิจิตอลเป็นอนาลอก เพื่อกรองสัญญาณความถี่สูงที่ไม่ต้องการออกไปโดยที่มีความถี่คัทออฟ(CUT OFF) ประมาณ 3600 เฮิร์ส และทำให้ได้สัญญาณที่เรียบขึ้นไม่เป็นขั้นบันได

- วงจรขยายสัญญาณจะทำการขยายสัญญาณที่ออกจากวงจรกรองความถี่ต่ำผ่านโดยเป็นวงจรขยายแบบกลับเฟสสัญญาณ (INVERTING AMPLIFIER) ซึ่งสามารถปรับอัตราขยายได้จากตัวต้านทานปรับค่าได้

- ส่วนเชื่อมโยงระหว่างวงจรกับสายโทรศัพท์ซึ่งก็ประกอบด้วย หม้อแปลง (CLOUPING TRANSFROMER) โดยทางขดด้านที่ต่อกับวงจรจะมีซีเนอร์ไดโอด (ZENER DIODE) สองตัวต่อแบบหันหลังชนกันขนานอยู่กับขดลวด โดยที่หม้อแปลงจะทำหน้าที่ป้องกันแรงดันไฟตรงจากภายในสายโทรศัพท์เข้าไปในวงจรจะยอมให้สัญญาณจากภาคขยาย ซึ่งเป็นสัญญาณกระแสสลับผ่านไปได้เท่านั้น ส่วนซีเนอร์ไดโอดจะทำหน้าที่ป้องกันแรงดันฉับพลันค่าสูงๆ ที่อาจเกิดขึ้นได้ภายในสายโทรศัพท์ไม่ให้เข้ามาในวงจรได้

- ส่วนพอร์ทแบบขนาน หรือพอร์ทควบคุม (PARALLEL OUTPUT OR CONTROL PORT) เชื่อมต่อกับคอมพิวเตอร์ เพื่อควบคุมการทำงานของภาคมอดูเลเตอร์โดยมีเอาท์พุทพอร์ทแบบขนาน ไอซี 74LS374 จะทำหน้าที่ค้างข้อมูล (LATCH)ควบคุมจาก คอมพิวเตอร์โดยมีขนาด 8 บิท ซึ่ง

แต่ละบิทมีหน้าที่ดังนี้

1. บิท D0 ใช้ควบคุม การทำงานของรีเลย์ 1 (RELAY1) ซึ่งถ้าเป็น 1 รีเลย์จะทำงาน ถ้าเป็น 0 รีเลย์จะไม่ทำงาน

2. บิท D1 ใช้ควบคุม การทำงานของรีเลย์ 2

3. บิท D2,D3 ใช้ควบคุมขา CTS1,CTS2 ของไอซี MC 6172

4. บิท D4 ใช้ควบคุมขา DRS (DATA RATE SELECT) ของไอซี MC 6172 โดยถ้าบิทนี้เป็น 1 ไอซี MC 6172 จะมีอัตราการส่งข้อมูลที่ 2400 บิทต่อวินาที ถ้าบิทนี้เป็น 0 จะมีอัตราการส่งข้อมูลที่ 1200 บิทต่อวินาที

5. บิท D5 ใช้ควบคุม การเปลี่ยนแปลงเฟส (PHASE SHIFT SELECT) ของไอซี MC 6172 โดยถ้าบิทนี้เป็น 0 จะทำให้เป็นไปตามมาตรฐานซีซีไอทีที ถ้าบิทนี้เป็น 1 จะทำให้เป็นไปตามมาตรฐาน US

6. บิท D6 ใช้ควบคุม ว่าจะทำการสแคมเบิลข้อมูลหรือไม่ ถ้าเป็น 0 ก็จะมีการสแคมเบิลข้อมูล ถ้าเป็น 1 ข้อมูลก็จะถูก สแคมเบิล

7. บิท D7 ไม่ได้ใช้งาน

- ส่วนหมุนโทรศัพท์อัตโนมัติ ประกอบด้วยรีเลย์1 และขดทุติยภูมิ (SECONDDARY) ของหม้อแปลงซึ่งเมื่อรีเลย์1 ทำงานก็จะต่อขดทุติยภูมิเข้ากับสายโทรศัพท์ที่ทำให้แรงดันในสายลดลงเหลือประมาณ 5 โวลท์ จากประมาณ 48 โวลท์ การหมุนโทรศัพท์ก็ทำโดย บังคับให้รีเลย์1 ทำงานเป็นช่วงๆ ก็จะได้พัลส์ ของตัวเลขออกไปตามสายโทรศัพท์

- ส่วนตรวจสอบสัญญาณ ว่าง (DIAL) , ไม่ว่าง (BUSY) ,กระดิ่งกลับ(RING BACK) ประกอบด้วยรีเลย์2 ซึ่งจะทำงานและต่อขดปฐมภูมิ (PRIMARY) เข้ากับภาคขยายแบบกลับเฟสสัญญาณ (TL072) ซึ่งขยายสัญญาณทั้งสามชนิด ซึ่งเป็นแรงดันไฟฟ้าสลับให้มีค่าสูงประมาณ 3 โวลท์ และป้อนเข้าสู่วงจรกรองความถี่ต่ำผ่าน (ไอซี TL072) ซึ่งมีความถี่คัทออฟประมาณ 500 เฮิร์ส เพื่อกรองเอาสัญญาณรบกวนทิ้งไป และจะทำให้ถูกเรคติไฟซ์โดยไดโอด (1N4148) และส่งต่อให้ไอซีชมิททริกเกอร์ (SHMIT TRIGGER) ทำการเปลี่ยนเป็นสัญญาณรูปสี่เหลี่ยม เพื่อนำสัญญาณนี้ไปกระตุ้นวงจรโมโนสเตเบิ้ล (MONOSTABLE) ซึ่งมีคาบเวลา 150 มิลลิวินาที โดยที่คาบเวลา

กำหนดจากความต้านทาน 300 กิโลโอห์ม และตัวเก็บประจุ 1 ไมโครฟารัด โดยที่วงจรโมโนสเตเบิ้ล ต่อแบบทริกซ้ำได้ (RETRIGABLE) ซึ่งสัญญาณออกจากวงจรโมโนสเตเบิ้ลจะถูกอ่านจากคอมพิวเตอร์ทาง บิท D0 ของอินพุทพอร์ท

- วงจรตรวจสอบการยกหูโทรศัพท์ โดยไดโอด 1N4001 ,ซีเนอร์ไดโอด 5 โวล์ท ความต้านทาน 390 โอห์ม 2 กิโลโอห์ม จะทำหน้าที่ตรวจแรงดันไฟตรงในสายโทรศัพท์ และส่งเป็นข้อมูลให้คอมพิวเตอร์ทางบิท D1 ของอินพุทพอร์ท ผ่านออพโต้คัปเปลอ จะทำหน้าที่แยก (ISOLATE) วงจรทางฝั่งโมเด็มออกจากสายโทรศัพท์โดยถ้าข้อมูลที่บิท D1 มีการเปลี่ยนแปลงจาก ลอจิก 0 เป็น ลอจิก 1 หรือ จากลอจิก 1 เป็นลอจิก 0 แสดงว่ามีการยกหูที่ผู้รับ

- วงจรถอดรหัสเบอร์พอร์ท (DECODE PORT) ทำหน้าที่ตรวจแอดเดรสบัส(ADDRESS BUS) ของเครื่องคอมพิวเตอร์ว่าต้องการติดต่อกับอินพุทพอร์ท เอ้าพุทพอร์ทหรือไม่ ซึ่งในวงจรนี้จะถอดรหัสพอร์ทที่ 2BF H.

2.9 <u>การทำงานของภาคดีมอดูเลท</u>

- เริ่มจากวงจรดักจับสัญญาณกริ่งโทรศัพท์ คือเมื่อมีสัญญาณกริ่งโทรศัพท์เข้ามา สัญญาณกริ่งก็จะผ่านตัวเก็บประจุเข้ามาได้และจะถูกทำให้เป็นแรงดันไฟตรง และถูกส่งผ่านออปโตคัปเปลอร์ (OPTO COUPLER) ไปทำการแปลงให้เป็นแรงดัน 12 ,-12 โวลท์ (มาตรฐาน RS-232C) และต่อเข้ากับขา RI (RING INDICATOR) ของพอร์ทสื่อสารแบบอนุกรม เมื่อคอมพิวเตอร์ได้รับสัญญาณจากขา RI ก็จะควบคุมรีเลย์ผ่านทางพอร์ทควบคุม ให้ทำการต่อสายโทรศัพท์เข้ากับขดปฐมภูมิของหม้อแปลง ซึ่งจะทำหน้าที่เหมือนกับการยกหูโทรศัพท์ พร้อมๆกับรับสัญญาณข้อมูลจากโมเด็มตัวส่งเข้ามาในวงจร ความต้านทานที่ต่ออนุกรมกับขดปฐมภูมิ ทำหน้าที่ปรับความต้านทานระหว่างหม้อแปลงกับสายโทรศัพท์ให้เหมาะสม และยังจำกัดกระแสที่ไหลผ่านขดปฐมภูมิไว้ เพื่อป้องกันสายโทรศัพท์ด้วย

สัญญาณข้อมูลที่รับเข้ามาจะถูกขยายโดย ไอซี 1/1 ซึ่งทำหน้าที่เป็นวงจรขยายแบบไม่กลับเฟส (NON INVERTING AMP.) เพื่อขยายให้มีขนาดที่เหมาะสม แล้วจึงถูกป้อนเข้าสู่วงจรแบนพาสฟิลเตอร์(BAND-PASS FILTER) ซึ่งประกอบจากวงจรกรองความถี่แบบสูงผ่านขั้นที่สอง

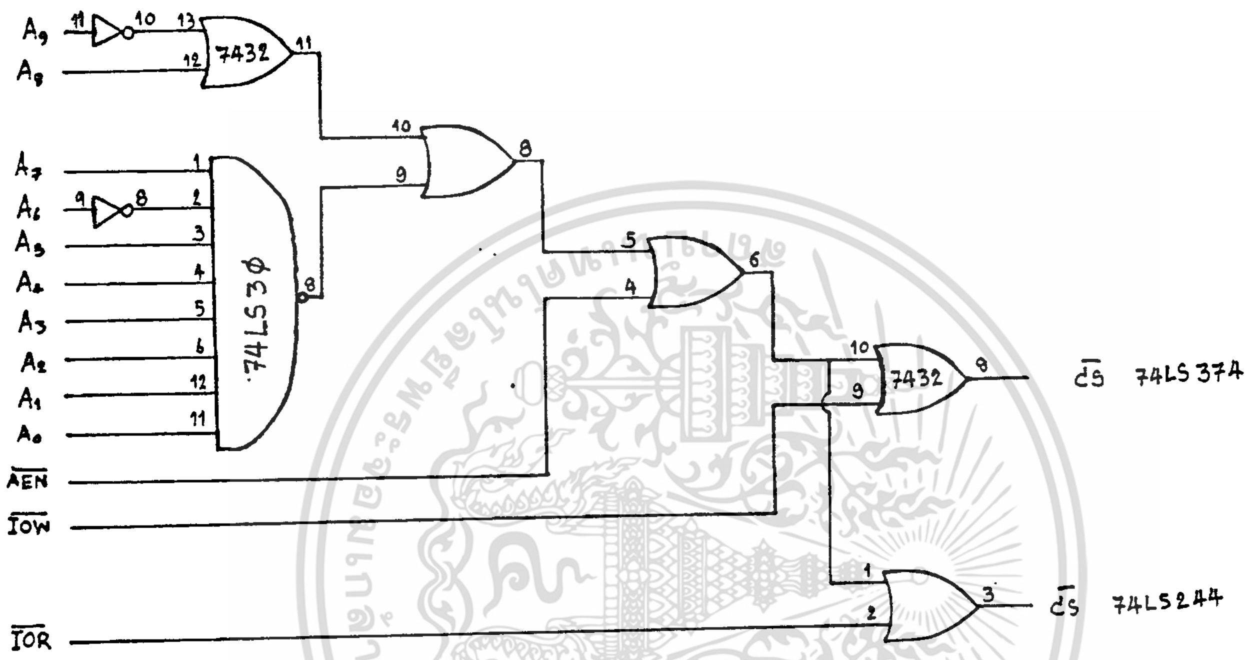
(ไอซี 1/2 ความถี่คัทออฟประมาณ 400 Hz)และวงจรกรองความถี่แบบต่ำผ่านขั้นที่สี่ (ความถี่คัทออฟประมาณ 3600 Hz) เพื่อแยกสัญญาณรบกวนทิ้งไป สัญญาณที่ผ่านวงจรกรองมาแล้วจะแยกออกเป็นสองส่วน คือ

- ส่วนแรกเข้าสู่วงจรตรวจสอบสัญญาณแคเรียร์(CARRIER DETECT) ซึ่งจะทำหน้าที่ตรวจสอบว่ามีสัญญาณแคเรียร์เข้ามาหรือไม่ ถ้ามีก็จะให้ลอจิคศูนย์แก่ขา Fcar ของไอซี MC 6173 ซึ่งจะทำให้วงจรภายในตัวไอซี ปรับคาบเวลา (TIMING) ให้ซิงค์โครไนซ์กับคาบเวลาของสัญญาณข้อมูลที่ได้รับเข้ามาอย่างรวดเร็ว ทำให้ได้รับสัญญาณข้อมูลที่ถูกต้อง โดยไอซี 2/1 ทำหน้าที่เป็นวงจรขยายสัญญาณ ไอซี 6,7,8 ทำหน้าที่เป็นวงจรเปรียบเทียบแรงดัน (VOLTAGE COMPARATOR) โดยมีวงจรอา ซี ฟิลเตอร์ต่ออยู่ด้วยเพื่อกรองเอาเฉพาะสัญญาณแคเรียร์ เข้าไปทำการเปรียบเทียบแรงดัน ไอซี 9,10 ทำหน้าที่ปรับลอจิคให้ตรงกับ ขา Fcar ต้องการ

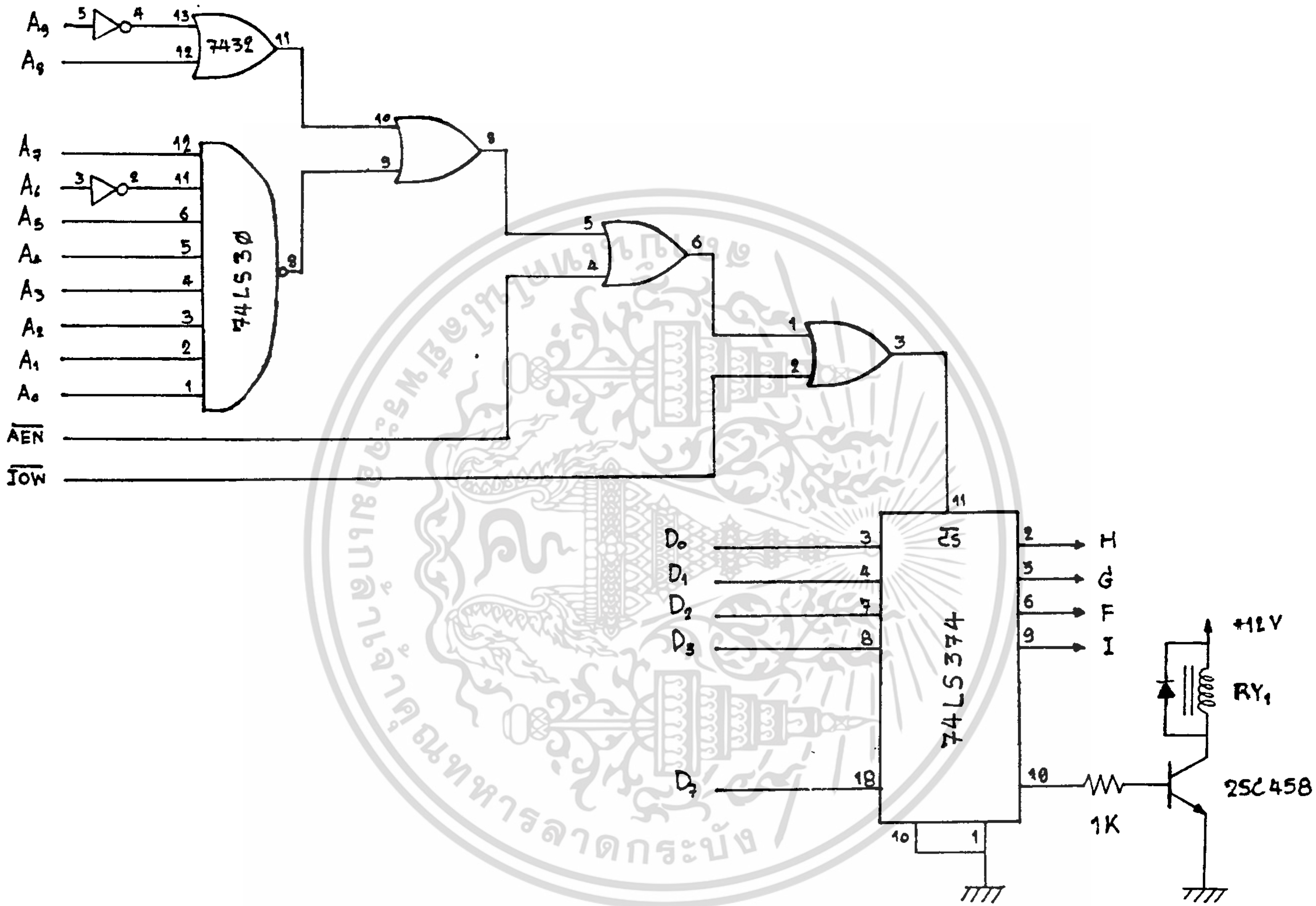
- สัญญาณอีกส่วนหนึ่งจะเข้าสู่วงจรปรับอัตราขยายอัตโนมัติ (AGC ; AUTOMATIC GAIN CONTROL) โดยไอซี NE-571N เพื่อให้ได้สัญญาณที่มีค่าคงที่ และจะแยกออกเป็นสองส่วน คือ

- ส่วนหนึ่งเข้าวงจรเรคติไฟอ์ (RECTIFIER) ซึ่งประกอบด้วย IC 3/1 ,3/2 (TL074) ให้ได้แรงดันสัญญาณเฉพาะช่วงบวก และส่งต่อให้วงจรตรวจจับสัญญาณไดบิท (DIBIT CLOCK) อันประกอบด้วย ไอซี 3/3 , 3/4 (TL 074) ,ไอซี LM 311 , ไอซี CD 4007 โดยสองตัวแรกจะทำหน้าที่เป็นวงจรฟิลเตอร์ เพื่อกรองเอาสัญญาณไดบิทออกมา ส่วนสองตัวหลังจะเป็นคอมพาราเตอร์ และอินเวิร์ทเตอร์ตามลำดับ สัญญาณที่ได้จากนี้จะต่อเข้ากับขา Env ของไอซี MC 6173 เพื่อทำให้เกิดการซิงค์โครไนซ์ระหว่างสัญญาณไดบิทของตัวส่ง กับสัญญาณไดบิทของตัวรับ (ภาคดีมอดูเลท)

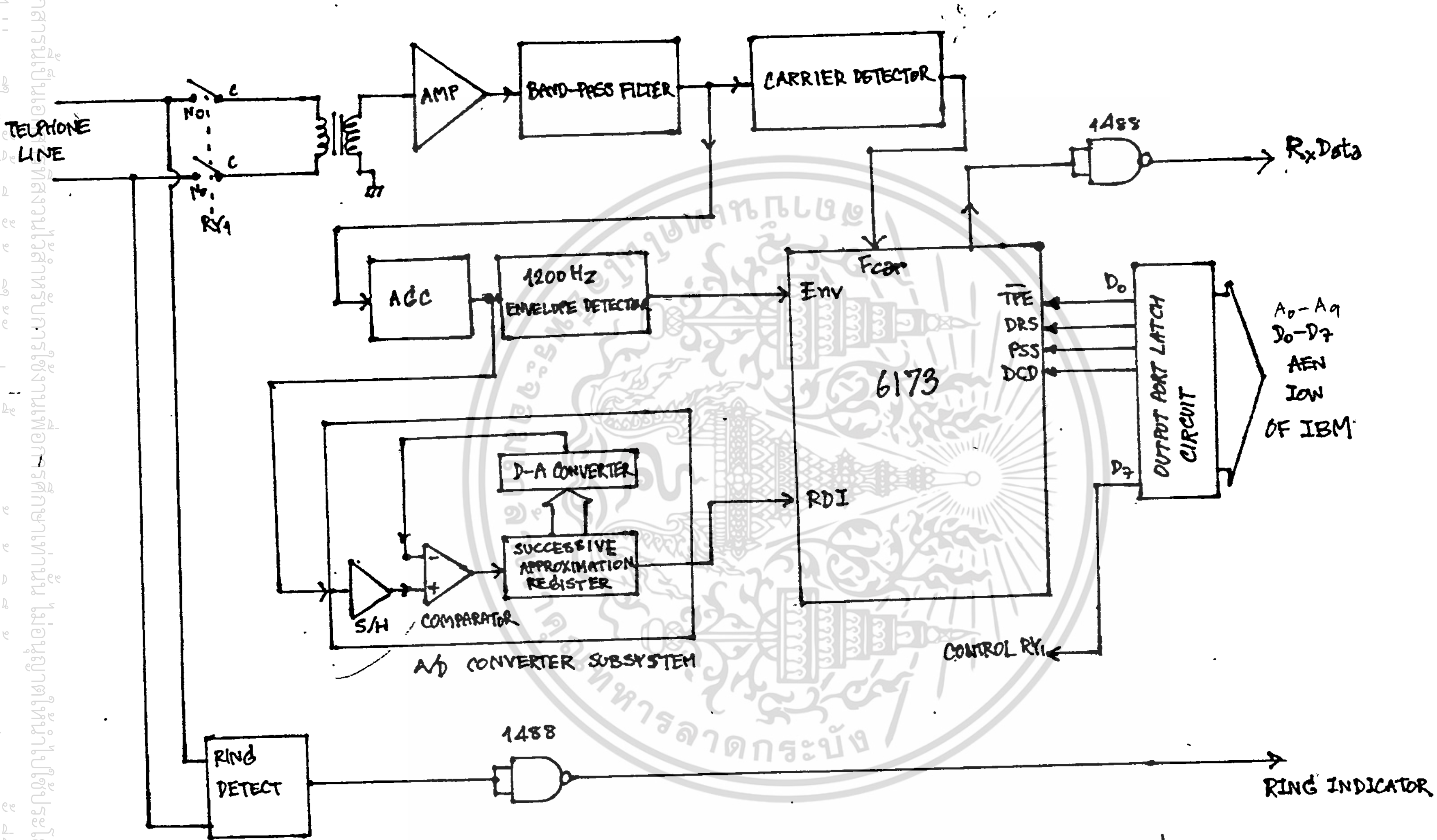
- สัญญาณอีกส่วนหนึ่งจะเข้าสู่วงจรแปลงอนาลอกเป็นดิจิตอล ซึ่งประกอบด้วย ไอซี 4, 13 , 2/2 , 14 , 15 โดยไอซี 4 ทำหน้าที่เป็นวงจรแซมเปิลแอนด์โฮลด์ (SAMPLE AND HOLD) ไอซี 13 เป็นวงจรคอมพาราเตอร์ ไอซี 2/2 ทำหน้าที่แปลงกระแสเป็นแรงดัน ไอซี 14 เป็นวงจร 8 บิท ดีทูเอ(D/A) ไอซี MC 1403 ทำหน้าที่เป็นวงจรจ่ายแรงดันเปรียบเทียบ 2.5 โวลท์ ให้แก่วงจรเปลี่ยนกระแสเป็นแรงดันและวงจรดีทูเอ เอาท์พุทที่ได้จะส่งเข้าที่ขา RDI (RECIEVER DATA INPUT) ของไอซี MC 6173 เพื่อทำการดีมอดูเลท ข้อมูลที่ได้ออกมาทาง



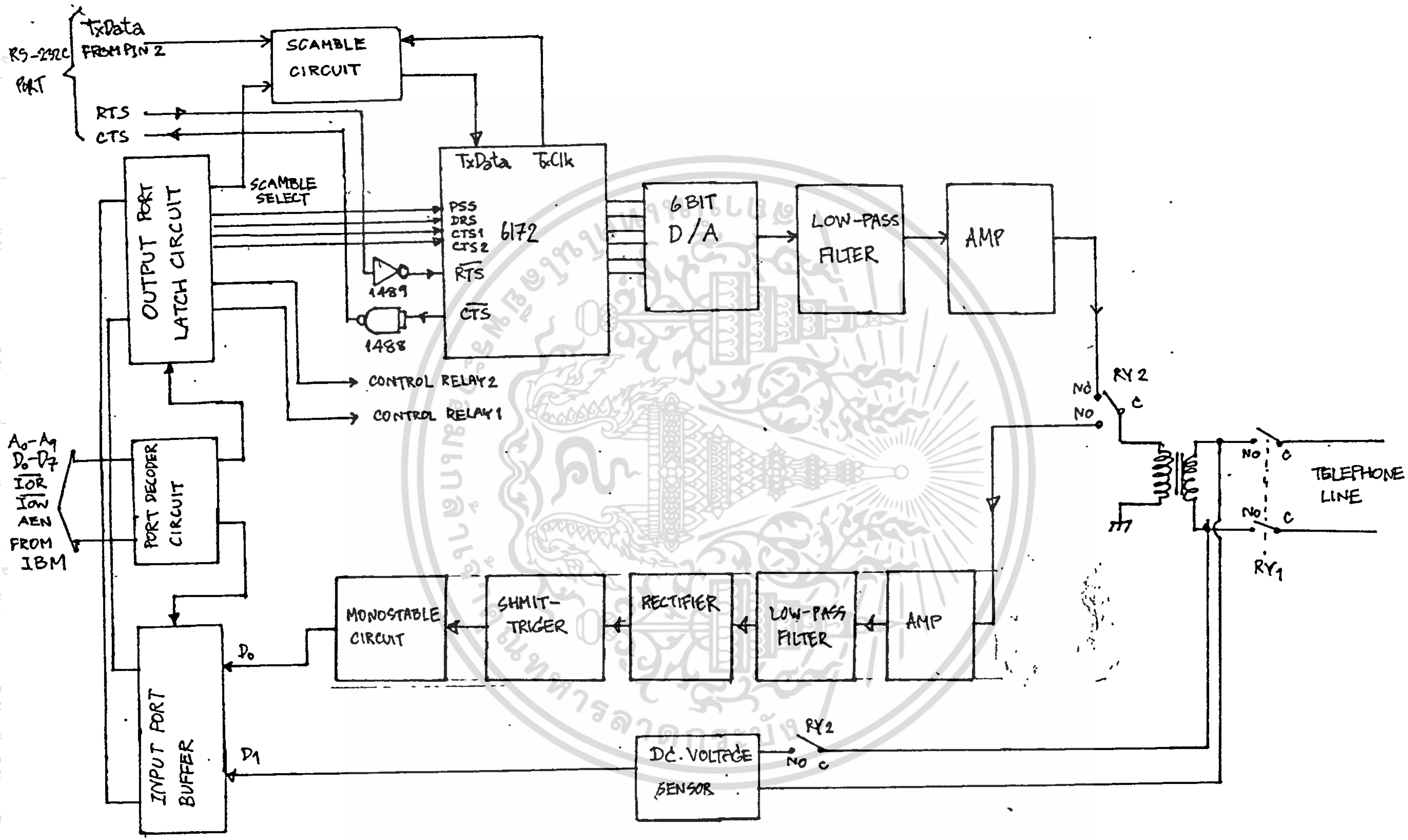
วงจรถอดรหัสพอร์ทของภาค MODULATOR No. 2BFH



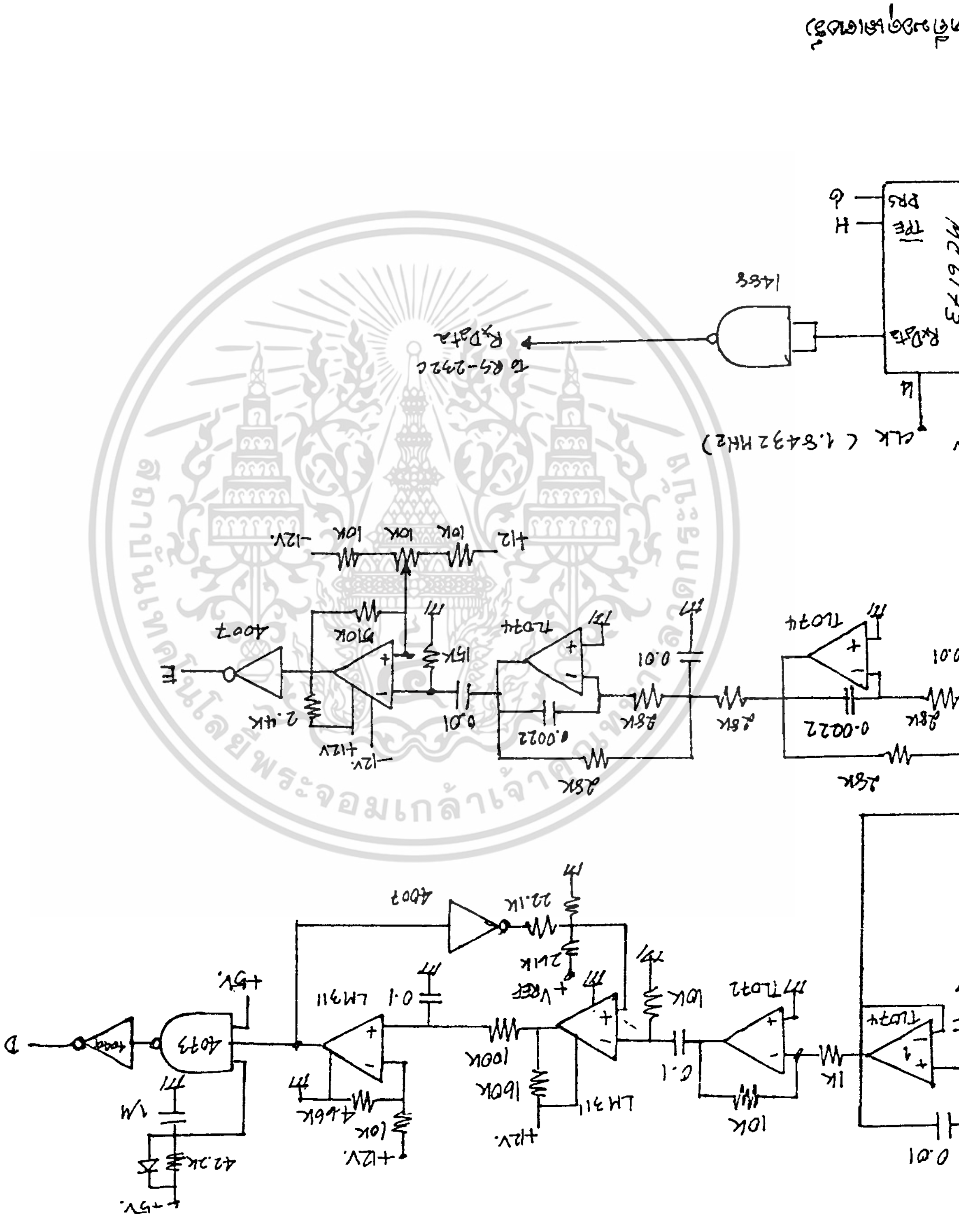
วงจรถอดรหัสพอร์ททางราค DEMODULATOR No. 2BFH

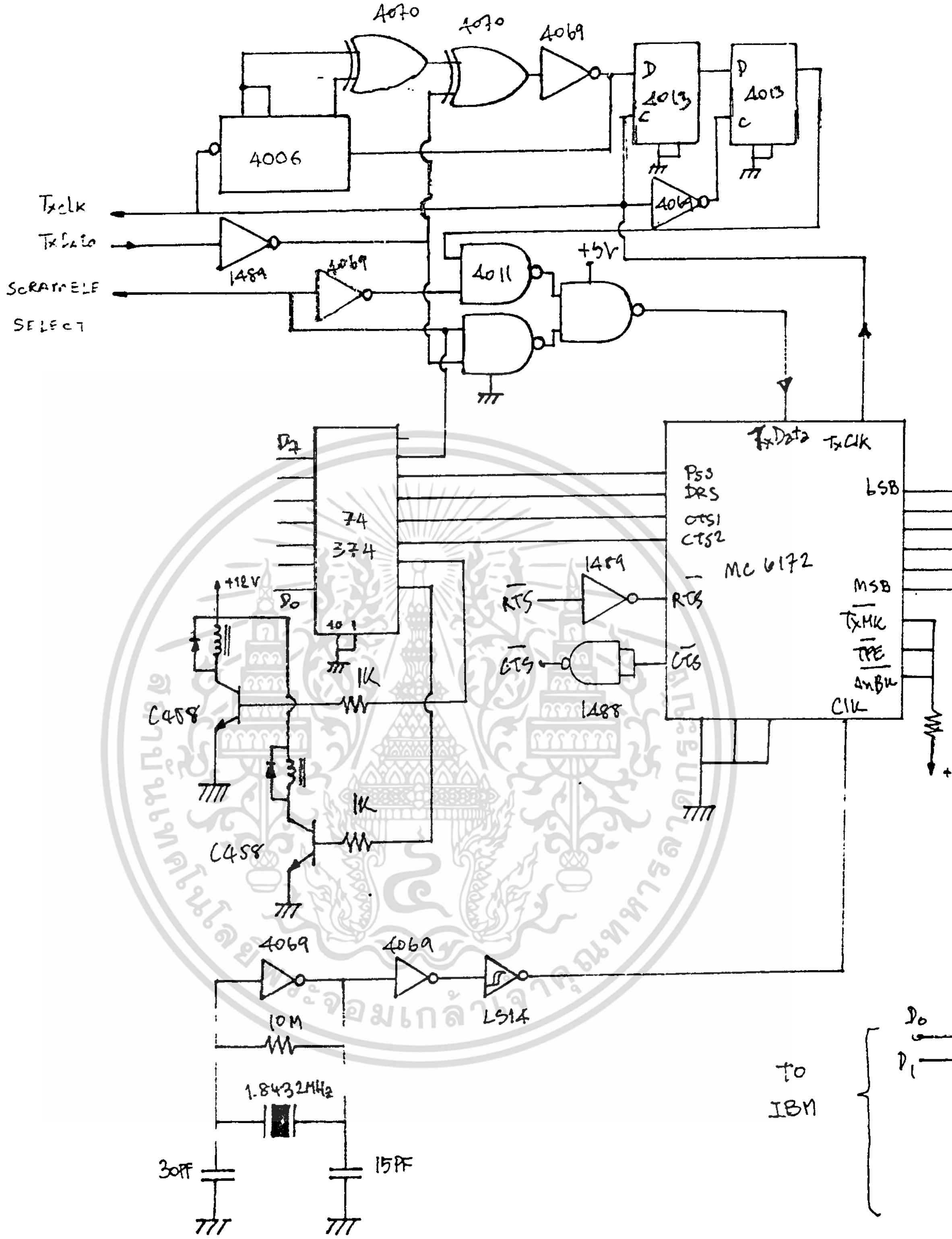


บล็อคไดอะแกรมแสดงการทำงานของภาคดีมอดูเลเตอร์



บล็อคไดอะแกรมแสดงการทำงานของภาคมอดูเลเตอร์



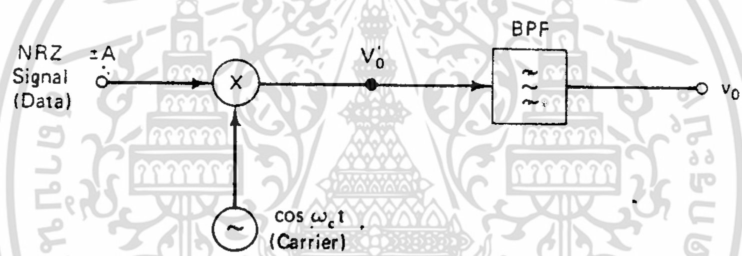


วงจรแสดงถึงการทำ

ขา RxData ของไอซี MC 6173 จะเป็นข้อมูลที่ได้ทำการถอดรหัสเรียบร้อยแล้ว และจะต่อเข้ากับขาอินพุทของ ไอซี 1488 เพื่อปรับระดับลอจิคจาก +5.0 โวลท์ ไปเป็น +12,-12 โวลท์ เพื่อต่อกับพอร์ทสื่อสารแบบอนุกรมของคอมพิวเตอร์ ซึ่งคอมพิวเตอร์จะมีโปรแกรมที่ทำหน้าที่อ่านข้อมูลเข้ามา

2.10 ทฤษฎีของการมอดูเลทแบบพีเอสเค (PSK ; PHASE SHIFT KEYING)

ในส่วนนี้เราจะพูดถึงกรณีมีความต่างเฟส 2 เฟส (คือไม่ใช่ไดบิท) เรียกสั้นๆ ว่าบีพีเอสเค (BPSK ; BINARY PHASE SHIFT KEYING) ซึ่งมีบล็อคไดอะแกรม แสดงการทำงานดังรูป



ในที่นี้กำหนดให้สัญญาณข้อมูลถูกแปลงเป็นรหัสที่ไม่มีส่วนกระแสตรงแบบไม่กลับสู่ศูนย์ (NRZ; NON RETURN TO ZERO) ซึ่งให้ผลออกมาเป็นพัลส์ซึ่งมีขนาดเป็น +A หรือ -A ซึ่งแทนลอจิก 1 และ 0 ตามลำดับ โดยที่แรงดันเอ้าท์พุทที่เกิดจากการคูณคือ

$$Vo' = \pm A \text{ Cos } Wct$$

โดยที่ให้อัตราขยายของวงจรคูณ = 1 และ fc = Wc/2π คือความถี่ของสัญญาณแคเรียร์ที่ยังไม่ได้มอดูเลท เนื่องจาก - Cos Wct = Cos (Wct+180°) ดังนั้นแรงดันทางด้านเอ้าท์พุทจะอยู่ในรูป

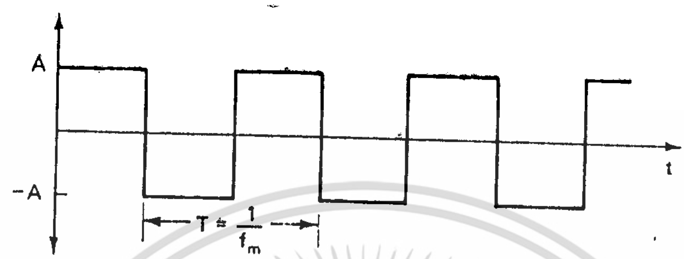
$$Vo' = A \text{ Cos } Wct$$

หรือ

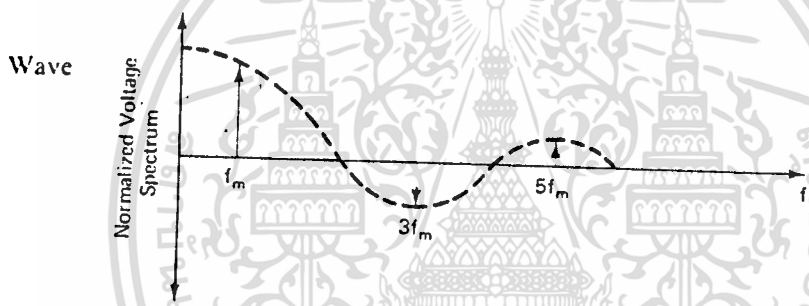
$$Vo' = A \text{ Cos } (Wct+180°)$$

ดังนั้นสัญญาณมอดูเลทซึ่งมีขนาดคงที่ A จะมีเฟสอยู่ระหว่าง 0° และ 180° เพื่อจะหารูปทั่ว

ไปของสเปคตรัมของ Vo' เราจะพิจารณาสัญญาณ เอ็นอาร์แซด ในรูปขบวนของคลื่นสี่เหลี่ยมซึ่งไม่มีส่วนแรงดันตรงถ้าหากขบวนของพัลส์มีอัตรา fm สเปคตรัมของพัลส์นี้ที่อยู่ในรูป (SinX)/X (NORMALLIZE) จะมีการตอบสนองทางขนาดสำหรับฮาร์โมนิคคี่ดังรูป



(a) Time Domain Representation of the NRZ Signal

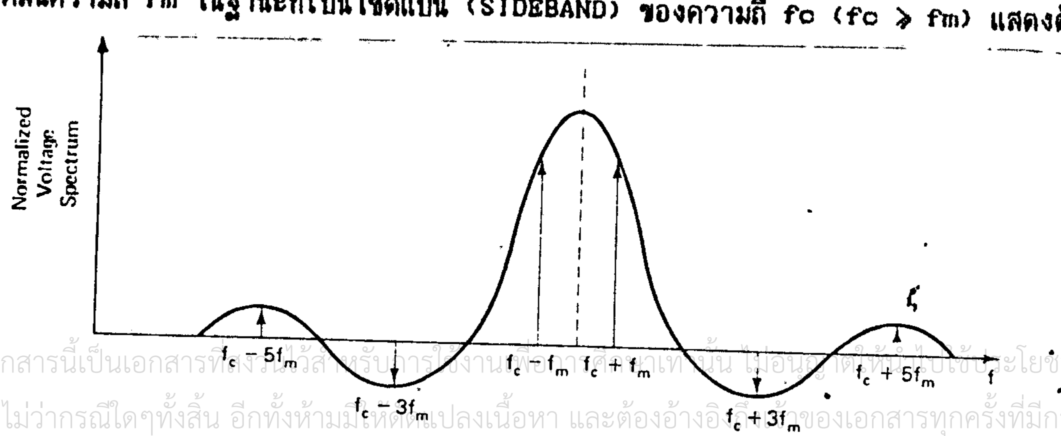


(b) Spectrum of the Square Wave Having a Pulse Rate of f_m

เมื่อคลื่นซายน์ (SINE) สองรูปคูณกันจะได้ผลดังนี้

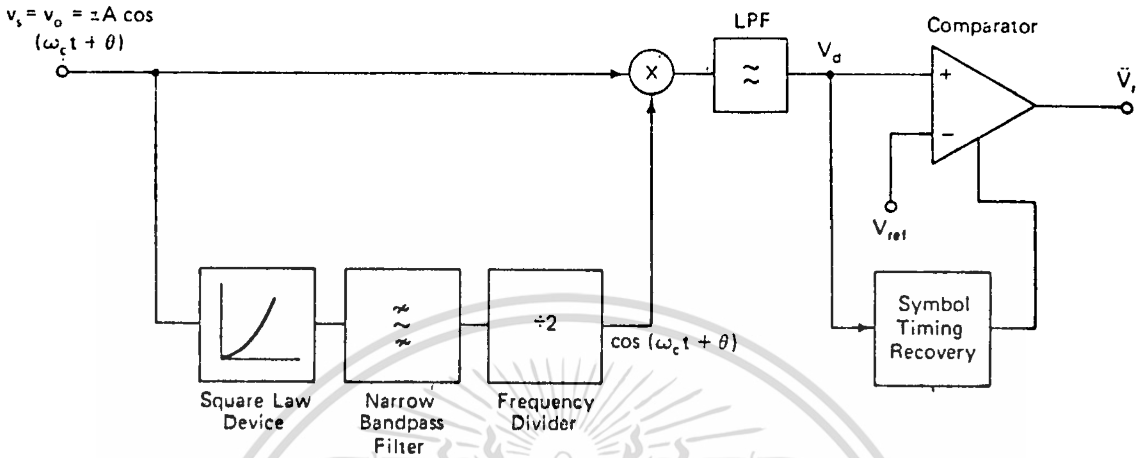
$$\cos W_1 t \cos W_2 t = 1/2 \cos (W_1+W_2)t + 1/2 \cos (W_1-W_2)t$$

แต่เนื่องจากคลื่นรูปหนึ่งเป็นคลื่นสี่เหลี่ยมซึ่งมีเฉพาะฮาร์โมนิคคี่ของความถี่ fm ซึ่งฮาร์โมนิคของคลื่นความถี่ fm ในฐานะที่เป็นไซด์แบน (SIDEBAND) ของความถี่ fc (fc ≫ fm) แสดงดังรูป



แบนด์พาสฟิลเตอร์มีเพื่อกำจัดช่วงความถี่ของสัญญาณที่ส่งออกไปให้อยู่ในช่วงที่เหมาะสม

ส่วนบล๊อคไดอะแกรมแสดงการทำงานของภาคดีมอดูเลเตอร์แสดงดังรูป



โดยไม่พิจารณาถึงผลของวงจรฟิลเตอร์และผลของตัวกลางที่ทำให้เกิดการล่าช้าไปของเฟสระหว่างตัวส่งและตัวรับ ค่าสัญญาณที่รับได้ที่ตัวดีมอดูเลท, Vs จะมีค่าคือ

$$Vs = \pm A \operatorname{Cos}(Wct+\theta)$$

เพื่อที่จะทำการดีมอดูเลทสัญญาณ ค่าความถี่แคร์เรียที่ถูกต้องจะต้องถูกนำออกมา โดยยกกำลังสองค่าสัญญาณข้อมูลที่รับเข้ามาและทำการกรองฮาร์โมนิคที่สอง โดยวงจรแบนพาสฟิลเตอร์ ซึ่งสัญญาณที่ยกกำลังสองจะอยู่ในรูป

$$Vs^2 = A^2 \operatorname{Cos}^2 (Wct+\theta) = A^2/2 + A^2/2 \,[\operatorname{Cos} 2(Wct+\theta)]$$

เทอมหลังของสมการด้านขวามือเป็นสัญญาณที่มีความถี่เป็น 2 เท่า ของความถี่แคเรียร์ นำสัญญาณนี้มาหารด้วยวงจรหารสอง จะทำให้ได้ความถี่แคเรียร์ที่ต้องการออกมา คือ Cos (Wct+θ) เสร็จแล้วนำแคเรียร์ที่นำออกมาได้นี้ไปเข้าวงจรคูณกับสัญญาณที่รับเข้ามา ซึ่งจะได้สัญญาณออกมาในรูป

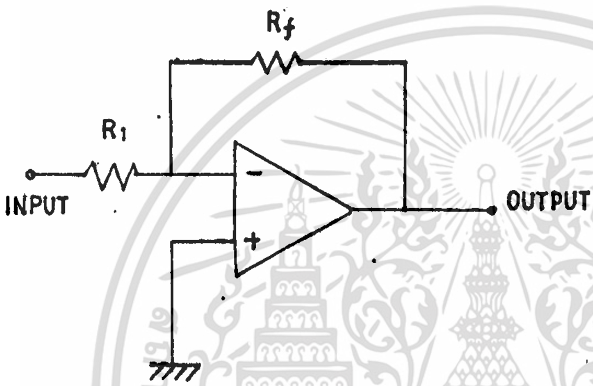
$$\pm A \operatorname{Cos}(Wct+\theta) \operatorname{Cos}(Wct+\theta) = \pm A/2 \pm A/2 \operatorname{Cos} 2(Wct+\theta)$$

สัญญาณที่ได้จะนำไปเข้าวงจรกรองความถี่ต่ำผ่าน และวงจรคอมพาราเตอร์ก็จะได้ข้อมูลที่แท้จริงออกมา

บทที่ 3

การคำนวณ และการสร้าง

3.1 วงจรขยายสัญญาณแบบกลับเฟส (INVERTING AMPLIFIER)

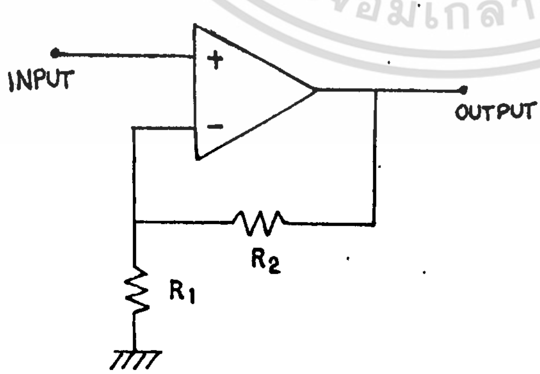


$$Av = -(Rf/R1)$$

$$Rin = R1$$

$$Rout = 0$$

3.2 วงจรขยายสัญญาณแบบไม่กลับเฟส (NON INVERTING AMPLIFIER)

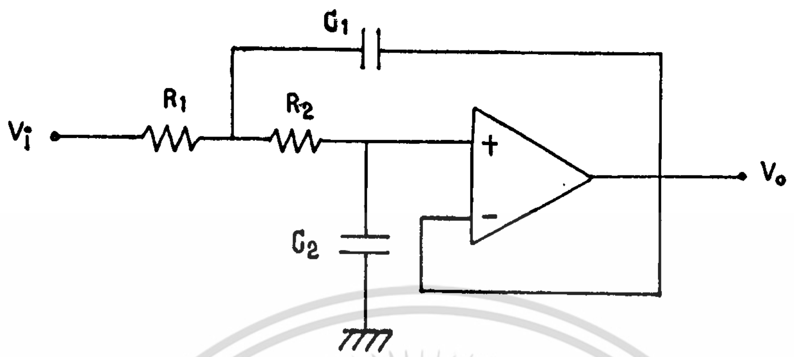


$$Av = 1 + R2/R1$$

$$Rin = infinity$$

$$Rout = 0$$

3.3 วงจรกรองความถี่ต่ำผ่านอันดับสองแบบเชบิเชฟ (SECOND ORDER CHEBYCHEV LOW-PASS FILTER) มีลักษณะวงจรดังรูป



เลือกค่าพาสแบนด์ริปเปิล (PASS-BAND RIPPLE) เท่ากับ 0.1 เดซิเบล (dB)

ให้ R1 = R2

จะได้ C1 = C1" / (2πfcR)

C2 = C2" / (2πfcR)

โดยที่* C1" = 1.638 ฟารัด

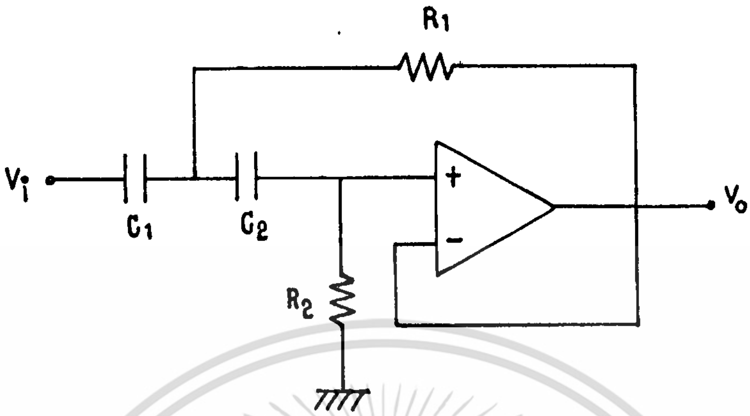
C2" = 0.6955 ฟารัด

λ = 0.6516

* จาก HANDBOOK OF OPERATIONAL AMPLIFIER CIRCUIT DESIGN

โดย DAVID F. STOUT / MILTON KAUFMAN

3.4 วงจรกรองความถี่สูงผ่านอันดับสองแบบเชบีเชฟ (SECOND ORDER CHEBYCHEV HIGH-PASS FILTER) มีลักษณะวงจรดังรูป



เลือกค่าพาสแบนด์ริปเปิ้ล เท่ากับ 0.1 เดซิเบล

$C = 1 / (2\pi f_c)$

เลือก $C_1 = C_2$ (กำหนดค่าตามที่ต้องการ)

$C_1 = C_2 = C/K$ ฟารัด

$K = C/C_1$

$R_1 = KR_1''$ โอมห์

$R_2 = KR_2''$ โอมห์

$Q = 1 / 2\varkappa$

โดยที่* $R_1'' = 0.6105$ โอมห์

$R_2'' = 1.438$ โอมห์

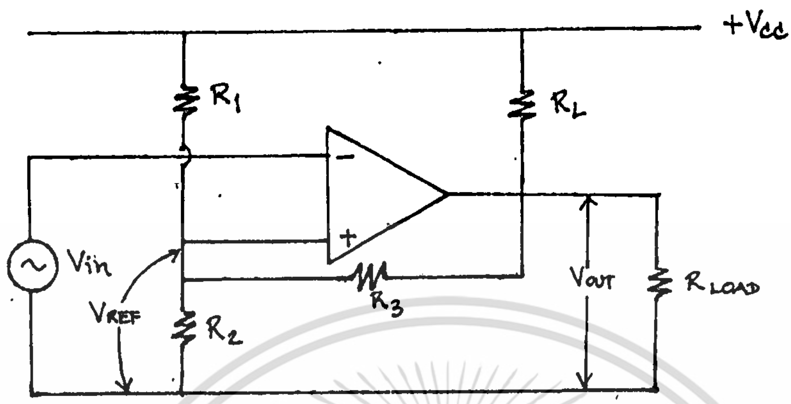
$\varkappa = 0.6516$

* จาก HANDBOOK OF OPERATIONAL AMPLIFIER CIRCUIT DESIGN

โดย DAVID F. STOUT / MILTON KAUFMAN

3.5 <u>วงจรเปรียบเทียบแรงดันกลับเฟสแบบมีฮิสเทอเรซีส</u>

ใช้ไอซีโวลท์เตจคอมพาราเตอร์เบอร์ LM311 มีวงจรพื้นฐานดังนี้



มีเงื่อนไขดังนี้คือ R3 >= $10R_L$ และ R_{LOAD} >= R_L จะได้

$$V_T^+ = V_{cc}\{(R1*R2 + R2*R3) / (R1*R2 + R1*R3 + R2*R3)\}$$

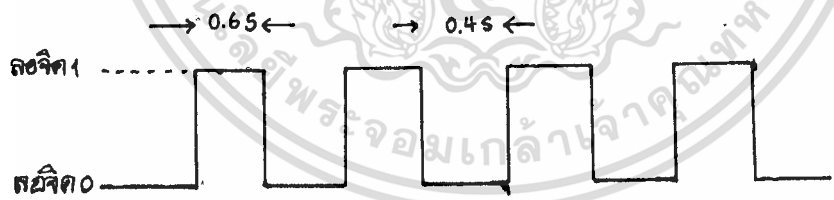
$$V_T^- = V_{cc}\{R2*R3 / (R1*R2 + R1*R3 + R2*R3)\}$$

บทที่ 4

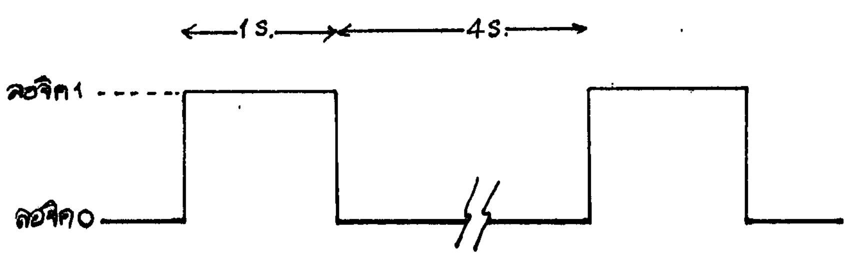
การทดลองและผลการทดลอง

ในการตรวจสอบสภาวะของสัญญาณภายในสายโทรศัพท์ ว่าเป็นสัญญาณว่าง(DIAL),ไม่ว่าง (BUSY) ,กระดิ่งกลับ(RING BACK) เพื่อให้ในโหมดการโทร และตอบรับโทรศัพท์ อัตโนมัตินั้น ใช้การอ่านค่าข้อมูลผ่านทาง บิท DØ ของอินพุทพอร์ท แล้วทำการหน่วงเวลาช่วงเวลาหนึ่ง แล้วจึงทำการอ่านข้อมูลเข้ามาอีกครั้งหนึ่ง ก็จะสามารถบอกได้ว่าเป็นสัญญาณอะไร โดยที่ลักษณะสัญญาณที่ออกจากวงจรโมโนสเตเบิล จะเป็นดังนี้

รูปแสดงถึงลักษณะสัญญาณว่าง(DIAL TONE)



รูปแสดงถึงลักษณะของสัญญาณไม่ว่าง(BUSY TONE)



รูปแสดงถึงลักษณะของสัญญาณกระดิ่งกลับ(RING BACK TONE)

ส่วนการตรวจสอบการยกหูของปลายทางนั้นทำหลังจากตรวจพบว่ามีสัญญาณกระดิ่งกลับ แล้วจึงทำการอ่านสัญญาณทางบิท D2 เมื่อบิท D2 เปลี่ยนเป็นคอมพลีเมนต์ ก็จะแสดงว่าที่ปลายทางได้ทำการยกหูโทรศัพท์แล้ว

ส่วนการตรวจสอบสัญญาณกริ่งที่วงจรดีมอดูเลท เมื่อมีกระดิ่งเข้ามา ที่ขา RI โปรแกรมก็จะทำการสั่งให้รีเลย์ทำการต่อวงจรเข้ากับสายโทรศัพท์

จากการทดลองเขียนโปรแกรมควบคุมการทำงานของพอร์ทสื่อสารและโมเด็มหลายๆวิธีพบว่า การใช้ภาษาแอสเซมบลี้เขียนติดต่อกับรีจิสเตอร์ภายในพอร์ทสื่อสารจะได้ผลดีที่สุด ทั้งในด้านความเร็ว และความถูกต้อง ในการรับส่งข้อมูลแต่การที่ใช้ภาษาแอสเซมบลี้เข้าควบคุมโดยตรงนั้นก็มีข้อเสียคือ ทำให้โปรแกรมมีความยุ่งยากซับซ้อนมาก ในการทดลองได้ใช้วิธีเขียนโปรแกรมทดสอบฮาร์ดแวร์ทีละส่วนเช่น ทดลองส่งข้อมูลผ่านพอร์ทสื่อสารโดยตรงระหว่างเครื่องสองเครื่อง (โดยไม่ได้ผ่านโมเด็ม), ระบบหมุนโทรศัพท์อัตโนมัติ ฯลฯ ซึ่งเมื่อนำโปรแกรมแต่ละส่วนมาทดสอบรวมกันโอกาสที่จะเกิดข้อผิดพลาดในโปรแกรมแต่ละส่วนมีค่อนข้างมาก จึงได้ทำการแก้ปัญหาโดยการสร้างโปรแกรมขึ้นมาอยู่ในรูปของฟังก์ชั่นต่างๆ จำนวน 9 ฟังก์ชั่น ภายในอินเทอร์รัพท์เบอร์ใหม่ (อินเทอร์รัพท์ 41h) ที่สร้างขึ้นมาทำให้สามารถเขียนโปรแกรมและตรวจสอบข้อผิดพลาดได้ง่าย ซึ่งการใช้ก็ทำโดยให้ค่าฟังก์ชั่นแก่รีจิสเตอร์ AH แล้วเรียกอินเทอร์รัพท์ 41h บางฟังก์ชั่นก็อาจจะมีการผ่านค่ากลับมาหลังจากเรียกอินเทอร์รัพท์เสร็จแล้วแล้วแต่ฟังก์ชั่น ดังรายละเอียดของแต่ละฟังก์ชั่นดังนี้

- ฟังก์ชั่น 0 (AH=0) ทำหน้าที่กำหนดพารามิเตอร์เริ่มต้นแก่ พอร์ทสื่อสารแบบอนุกรมและแก่ตัวโมเด็ม ซึ่งกำหนดโดยให้ค่าแก่รีจิสเตอร์ AL และมีรายละเอียดของแต่ละบิทดังนี้

บิทที่ 4-7 เป็นกรณีไม่แคร์คือไม่สนใจว่าจะมีค่าอะไร

บิทที่ 3 ถ้าเป็น 0 หมายถึงเลือกให้ข้อมูลที่ส่งผ่าน ถูกสแคมเบิ้ล

ถ้าเป็น 1 หมายถึงให้ข้อมูลข้ามภาคสแคมเบิ้ลไป

บิทที่ 3 ถ้าเป็น 0 หมายถึง เลือกเฟสชิฟแบบมาตรฐาน CCITT V.26

ถ้าเป็น 1 หมายถึง เลือกเฟสชิฟแบบมาตรฐาน Bell 201

บิทที่ 2 ถ้าเป็น 0 หมายถึงทำการรับส่งข้อมูลด้วยบิทเรทเท่ากับ 1200 bps

ถ้าเป็น 1 หมายถึงทำการรับส่งข้อมูลด้วยบิทเรทเท่ากับ 2400 bps

บิทที่ 1 ถ้าเป็น 0 หมายความว่าเป็นการให้ค่าเริ่มต้นแก่ภาคมอดูเลเตอร์

ถ้าเป็น 1 หมายความว่าเป็นการให้ค่าเริ่มต้นแก่ภาคดีมอดูเลเตอร์

- ฟังก์ชั่น 1 (AH=1,AL=Charecter) หมายถึงการส่งค่าข้อมูลในรีจิสเตอร์ AL ออกไป

- ฟังก์ชั่น 2 (AH=2,AL=Recieve Charecter) หมายถึงให้รับข้อมูลเข้ามาไว้ที่รีจิสเตอร์ AL

- ฟังก์ชั่น 3 (AH=3,AL=ความยาวของหมายเลขโทรศัพท์,DS:SI=แอดเดรสเริ่มต้นที่หมายเลขโทรศัพท์อยู่) ทำหน้าที่หมุนโทรศัพท์อัตโนมัติ โดยต้องให้ค่าความยาวของหมายเลขโทรศัพท์ในรีจิสเตอร์ AL และแอดเดรสเริ่มต้นของหน่วยความจำที่เก็บหมายเลขโทรศัพท์

- ฟังก์ชั่น 4 (AH=4) ทำหน้าที่ตรวจสอบสัญญาณโทรศัพท์ (สัญญาณว่าง, ไม่ว่าง) โดยจะผ่านค่ากลับมาในรีจิสเตอร์ AL โดยถ้ารีจิสเตอร์ AL เป็น 0 หมายถึงได้รับสัญญาณว่าง ถ้ารีจิสเตอร์ AL เป็น 1 หมายถึง ได้รับสัญญาณไม่ว่าง

- ฟังก์ชั่น 5 (AH=5) ทำหน้าที่ถือหูโทรศัพท์ (HOLD LINE)

- ฟังก์ชั่น 6 (AH=6) ทำหน้าที่วางหูโทรศัพท์ (OFF LINE)

- ฟังก์ชั่น 7 (AH=7) ทำหน้าที่อ่านค่าแฟลกโมเด็ม จากพอร์ทควบคุม

- ฟังก์ชั่น 8 (AH=8) ทำหน้าที่ตรวจสอบการรับหูของโทรศัพท์ปลายทาง โดยจะผ่านค่ากลับมาในรีจิสเตอร์ AL ซึ่งถ้าค่าที่ผ่านกลับมาเป็น 0 หมายถึงที่ปลายทางรับหูโทรศัพท์แล้ว , ถ้าเป็น 1 หมายถึงไม่มีการรับหูหรือสายไม่ว่าง

ในการเขียนโปรแกรมสำหรับควบคุมทั้งระบบได้ทำโดย ใช้ภาษาซีเชื่อมต่อกับภาษาแอสเซมบลี้ โดยส่วนที่เป็นแอสเซ็มบลี้ทำหน้าที่ควบคุมการทำงานทางฮาร์ดแวของโมเด็ม และการหมุน-รับโทรศัพท์ อัตโนมัติ ซึ่งเขียนขึ้นในลักษณะเป็นโปรแกรมย่อย(ซึ่งในโปรแกรมย่อยเหล่านี้จะไปเรียกใช้ อินเทอร์รัพท์ 41 h ที่สร้างขึ้นอีกทีหนึ่ง) ภาษาซีทำหน้าที่เรียกโปรแกรมย่อยเหล่านี้มาใช้งาน นอกจากนั้นแล้วยังใช้ภาษาซีในการติดต่อกับไฟล์ข้อมูลที่ ทำการรับ-ส่งด้วย เนื่องจากทำให้โปรแกรมที่ได้ลดความยุ่งยากลง

จากการทดลองรับ-ส่งข้อมูล ผ่านชุมสายโทรศัพท์ภายในคณะ และผ่านชุมสายภายนอกคณะ

พบว่า การรับ-ส่งข้อมูลภายในคณะผ่านชุมสายภายใน จะเกิดการผิดพลาดของข้อมูลมากกว่า การรับ-ส่งข้อมูลภายนอกคณะ ผ่านสายขององค์การโทรศัพท์

เมื่อได้ทำการทดลองเปลี่ยนเฟสชิพที่ใช้ในการส่ง เป็นออพชั่น บี สัญญาณข้อมูลที่ได้มีความถูกต้องมากยิ่งขึ้น

บทที่ 5

บทวิจารณ์และสรุป

ในการทำปริญญานิพนธ์นี้ ได้ทำการทดลองรับส่งข้อมูลทั้งภายในและภายนอกคณะ รวมทั้งเขียนโปรแกรมควบคุมการทำงานของระบบทั้งหมด โดยพยายามทำให้ง่ายต่อการทำความเข้าใจ เพื่อว่าการแก้ไขจุดบกพร่องและการปรับปรุงต่อไปสามารถทำได้ง่าย ซึ่งสามารถแยกเป็นข้อดี ข้อเสีย ได้เท่าที่ทราบดังนี้

1. การเลือกแบบในการรับส่งข้อมูลในแบบซิมเพล็กส์ เนื่องจากข้อจำกัดของตัวไอซีที่ใช้ทำหน้าที่มอดูเลเตอร์ และดีมอดูเลเตอร์ ซึ่งไม่อยู่บนตัวเดียวกัน ทำให้การที่จะทำในแบบฮาล์ฟดูเพล็กส์ จะต้องสิ้นเปลืองค่าใช้จ่ายเป็นสองเท่าด้วย ซึ่งเป็นการสิ้นเปลืองจนเกินไป

2. การทำโมเด็มในลักษณะเป็นโมเด็มภายใน (INTERNAL MODEM) คือทำเป็นการ์ดเสียบกับสล๊อตภายในของคอมพิวเตอร์ ไอบีเอ็มพีซี ซึ่งการทำแบบนี้มีข้อดีคือ สามารถใช้แหล่งจ่ายไฟร่วมกับคอมพิวเตอร์ได้ ทำให้สามารถประหยัดค่าใช้จ่ายสำหรับส่วนนี้ไปได้ แต่การทำแบบนี้ก็มีข้อเสีย คือทำให้โมเด็มที่สร้างขึ้นมาไม่สามารถใช้กับคอมพิวเตอร์อื่น(ที่ไม่ใช่ไอบีเอ็มพีซี-เอ็กซ์ทีหรือเอที)ได้ เนื่องจากมีโครงสร้างทางฮาร์ดแวร์ไม่เหมือนกัน ซึ่งต่างจากการทำแบบโมเด็มภายนอก (EXTERNAL) เนื่องจากโมเด็มภายนอกสามารถใช้กับคอมพิวเตอร์เครื่องใดก็ได้ ขอเพียงให้มีพอร์ทสื่อสารแบบอนุกรม(RS 232C)ก็สามารถใช้ได้แล้ว จะต่างกันก็เพียงโปรแกรมเท่านั้น

3. ปัญหาการผิดพลาดของข้อมูล ซึ่งมีแนวทางในการแก้ปัญหา ดังนี้

3.1 การแก้ไขโดยโปรโตคอลของการรับส่ง ซึ่งกรณีนี้ใช้ได้เฉพาะโมเด็มแบบฮาล์ฟดูเพล็กส์ หรือ ฟูลดูเพล็กส์ เท่านั้น โดยที่เมื่อผู้ส่งทำการส่งข้อมูลเป็นจำนวน 1 ชุดแล้ว จะทำการรอสัญญาณตอบรับจากฝั่งผู้รับ ก่อนที่จะส่งข้อมูลชุดต่อมา เมื่อผู้รับได้รับข้อมูลมาจะทำการตรวจสอบข้อมูลกับพาร์ริตี้บิทที่ได้ส่งมาด้วย หากไม่ถูกต้องก็จะบอกให้ผู้ส่งทำการส่งข้อมูลชุดเดิมมาใหม่

3.2 การแก้ไขทางด้านฮาร์ดแวร์

- กรณีที่ข้อผิดพลาดเกิดจากสัญญาณรบกวนภายในสายโทรศัพท์ แก้โดยการใช้วงจรกรองความถี่
- กรณีที่ข้อมูลผิดพลาดเกิดจากการเพี้ยนของเฟสของสัญญาณข้อมูล ซึ่งเป็นผลเนื่องมาจากค่า

ความเหนี่ยวนำ และความจุไฟฟ้าของสายโทรศัพท์ ซึ่งแก้โดยการใช้วงจรอีควอไลเซอร์

- กรณีที่ข้อมูลผิดพลาดเนื่องจากการสะท้อนของคลื่นของสัญญาณข้อมูลภายในสาย ซึ่งสามารถแก้ไขโดยการใช้ค่าความต้านทานบรรจบที่ปลายสายที่เหมาะสม (การแมทช์ซึ่งอิมพีแดนซ์ ระหว่างสายโทรศัพท์ กับวงจร)

- ข้อมูลผิดพลาดเนื่องจากแรงดันทรานเชียนท์ ที่เข้ามาในสาย เช่น สัญญาณกระติ่ง , เกิดฟ้าผ่าใกล้สาย ซึ่งสามารถแก้ไขโดยการต่ออุปกรณ์ป้องกันแรงดันเกินคร่อมที่ทางเข้าของวงจร เช่น พวกวาริสเตอร์ , ซีเนอร์ไดโอด เป็นต้น สำหรับโครงงานที่ทำ เลือกใช้ซีเนอร์ไดโอด ต่อลักษณะหันหลังชนกัน(BACK TO BACK) คร่อมที่ขดปฐมภูมิของทรานส์ฟอร์มเมอร์

ภาคผนวก ก.

```
HIGH_TIME     EQU     2659H
LOW_TIME      EQU     473BH
CTRL_PORT     EQU     02BFH
RESIDENT      EQU     ((END - FRONT)/16) +18

CSEG          SEGMENT PARA 'CODE'
              ASSUME  CS:CSEG,DS:CSEG
FRONT:
START         PROC    FAR
              MOV     AH,09H
              MOV     DX,SEG MASSAGE
              MOV     DS,DX
              MOV     DX,OFFSET MASSAGE
              INT     21H
              MOV     AX,2541H              ; SET INTERRUPT No. 41H TO
              MOV     DX,SEG MAIN           ; SUPPORT MODEM ROUTINE
              MOV     DS,DX
              MOV     DX,OFFSET MAIN
              INT     21H
              MOV     AH,31H
              MOV     DX,RESIDENT
              INT     21H
MAIN:
              OR      AH,AH
              JZ      K0
              DEC     AH
              JZ      K1
              DEC     AH
              JZ      K2
              DEC     AH
              JZ      K3
              DEC     AH
              JZ      K4
```

```
        DEC     AH
        JZ      K5
        DEC     AH
        JZ      K6
        DEC     AH
        JZ      K7
        DEC     AH
        JZ      K8
        IRET
K0:     CALL    INIT
        IRET
K1:     CALL    SEND
        IRET
K2:     CALL    RECEIVE
        IRET
K3:     CALL    TEL
        IRET
K4:     CALL    CHK
        IRET

K5:     CALL    HOLD
        IRET

K6:     CALL    CANCEL
        IRET
K7:     CALL    READ
        IRET
K8:     CALL    RING
        IRET

START   ENDP
```

```
;-------------------------------------------------------------
;  INITIAL MODEM & SERIAL PORT (8250) ROUTINE
;  CALL BY
;        AH =  00H
;        AL = CONTROL WORD
;             7 6 5 4 3 2 1 0
;             X X X X | | | |_0 = MOD
;                     | | | |_1 = DEMOD
;                     | | |_0   = 1200 BPS.
;                     | | |_1   = 2400 BPS.
;                     | |_0     = PSS OPTION "A"
;                     | |_1     = PSS OPTION "B"
;                     |_0       = SELECT SCRAMBLE
;                     |_1       = NO SELECT SCREMBLE
;-------------------------------------------------------------
MOD          PROC
             PUSH     AX
             PUSH     BX
             PUSH     DX
             TEST     AL,02H
             JZ       M1
             MOV      BL,30H                  ;SET TO 2400 BPS.
             MOV      BH,19H
             JMP      M2
 M1:
             MOV      BL,60H
             MOV      BH,09H
 M2:
             CALL     SERIAL
             TEST     AL,04H
             JZ       M3
             OR       BH,20H                  ; SET PSS OPTION B
             JMP      M4
```

```
M3:
            AND     BH,0DFH                  ; SET PSS OPTION A
M4:
            TEST    AL,08H
            JZ      M5
            OR      BH,40H                   ; NO SELECT SCRAMBLE
            JMP     M6
M5:
            AND     BH,0BFH                  ; SELECT SCRAMBLE
M6:
            MOV     DX,CTRL_PORT
            MOV     AL,BH
            OUT     DX,AL
            MOV     FLAG,AL
            POP     DX
            POP     BX
            POP     AX
            RET
MOD         ENDP

DEMOD       PROC
            PUSH    AX
            PUSH    BX
            PUSH    DX
            TEST    AL,02H
            JZ      DM1
            MOV     BL,30H                   ; SET TO 2400 BPS.
            MOV     BH,82H                   ; SET PORT
            JMP     DM2
DM1:
            MOV     BL,60H
            MOV     BH,80H
```

```
DM2:
        CALL    SERIAL
        TEST    AL,04H
        JZ      DM3
        OR      BH,04H          ; SET PSS OPTION B
        JMP     DM4
DM3:
        AND     BH,0FBH         ; SET PSS OPTION A
DM4:
        TEST    AL,08H
        JZ      DM5
        OR      BH,01H          ; NO SELECT SCRAMBLE
        JMP     DM6
DM5:
        AND     BH,0FEH         ; SELECT SCRAMBLE
DM6:
        MOV     DX,CTRL_PORT
        MOV     AL,BH
        OUT     DX,AL
        MOV     FLAG,AL
        POP     DX
        POP     BX
        POP     AX
        RET
DEMOD   ENDP

INIT    PROC
        PUSH    AX
        TEST    AL,01H
        JZ      I1
        CALL    DEMOD
        JMP     I2
```

```
I1:
            CALL    MOD
I2:
            POP     AX
            RET
INIT        ENDP

SERIAL      PROC
            PUSH    AX
            PUSH    DX
            MOV     DX,3FBH
            MOV     AL,80H
            OUT     DX,AL
            MOV     DX,3F8H
            MOV     AL,BL               ; BL = 30 IF 2400 BPS.
            OUT     DX,AL               ; BL = 60 IF 1200 BPS
            MOV     DX,3F9H
            MOV     AL,00H
            OUT     DX,AL
            MOV     DX,3FBH
            MOV     AL,0BH
            OUT     DX,AL
            MOV     DX,3FCH
            MOV     AL,02H
            OUT     DX,AL
            POP     DX
            POP     AX
            RET
SERIAL      ENDP
```

```
;-----------------------------------------------
;  SEND CHARACTER ROUTINE
;  CALL BY
;        AH = Ø1H
;        AL = ASCII CHARACTER
;-----------------------------------------------
SEND          PROC
              PUSH     AX
              PUSH     BX
              PUSH     DX
              MOV      BX,AX
              MOV      DX,3FDH
S1:
              IN       AL,DX
              TEST     AL,2ØH
              JZ       S1
              MOV      DX,3F8H
              MOV      AX,BX
              OUT      DX,AL
              POP      DX
              POP      BX
              POP      AX
              RET
SEND          ENDP
```

```
;--------------------------------------------------------
;   RECEIVE CHARACTER ROUTINE
;   CALL BY
;           AH = 02H
;   RETURN
;           AL = ASCII CHARACTER
;--------------------------------------------------------
RECEIVE         PROC
                PUSH    DX
                MOV     DX,3FDH
R1:
                IN      AL,DX
                TEST    AL,01H
                JNZ     R2
                JMP     R1
R2:
                MOV     DX,3F8H
                IN      AL,DX
                POP     DX
                RET
RECEIVE         ENDP

;--------------------------------------------------------
;   AUTO TELEPHONE ROUTINE
;   CALL BY
;           AH = 03H
;           AL = LENGHT OF NUMBER IN INTEGER
;           DS:SI = ADDRESS OF START NUMBER IN ASCII
;--------------------------------------------------------
TEL             PROC
                PUSH    AX
                PUSH    BX
                PUSH    CX
```

```
        PUSH    DX
        CBW
        MOV     CX,AX
AGAIN:
        MOV     AL,[SI]
        CBW
        SUB     AX,30H
        MOV     BX,AX
        CALL    PUNCH
        INC     SI
        LOOP    AGAIN
        MOV     DX,CTRL_PORT
        MOV     AL,FLAG
        OR      AL,01H                  ;ON RELAY1
        OUT     DX,AL
        POP     DX
        POP     CX
        POP     BX
        POP     AX
        RET
TEL     ENDP

PUNCH   PROC
        PUSH    AX
        PUSH    BX
        PUSH    CX
        PUSH    DX
        MOV     AL,FLAG
        MOV     DX,CTRL_PORT
NUM:
        AND     AL,0FEH                 ; SET BIT 0 TO ZERO OFF RELAY 1
        OUT     DX,AL
        MOV     CX,HIGH_TIME
```

```
W_HIGH:
            LOOP    W_HIGH
            OR      AL,01H
            OUT     DX,AL
            MOV     CX,LOW_TIME
W_LOW:
            LOOP    W_LOW
            DEC     BX
            CMP     BX,00H
            JNZ     NUM
            LOOP    $
            LOOP    $
            LOOP    $
            LOOP    $
            POP     DX
            POP     CX
            POP     BX
            POP     AX
            RET
PUNCH       ENDP

;-----------------------------------------------------------
;  CHECK TELEPHONE LINE SIGNAL ROUTINE
;  CALL BY
;        AH = 04H
;  RETURN
;        AL = 0   IF DIAL TONE SIGNAL
;        AL = 1   IF BUSY SIGNAL
;-----------------------------------------------------------
CHK         PROC
            PUSH    CX
            PUSH    DX
            MOV     DX,CTRL_PORT
```

```
        MOV     AL,FLAG
        OR      AL,Ø1H
        OUT     DX,AL
        LOOP    $
        LOOP    $
        OR      AL,Ø3H
        OUT     DX,AL
WAIT1:
        IN      AL,DX
        AND     AL,Ø1H
        CMP     AL,ØØH
        JZ      WAIT1
        CALL    DELAY
        IN      AL,DX
        AND     AL,Ø1H
        CMP     AL,ØØH
        JZ      BUSY
        MOV     AL,ØØH
        JMP     DIAL
BUSY:
        MOV     AL,Ø1H
DIAL:
        POP     DX
        POP     CX
        RET
CHK     ENDP

DELAY   PROC
        PUSH    CX
        PUSH    DX
        MOV     DX,Ø3H
D1:
        LOOP    $
```

```
                DEC     DX
                CMP     DX,00H
                JNZ     D1
                MOV     CX,6D90H
D2:
                LOOP    D2
                POP     DX
                POP     CX
                RET
DELAY           ENDP
;-----------------------------------------------
;  HOLD TELEPHONE LINE ROUTINE
;  CALL BY
;       AH = 05H
;-----------------------------------------------
HOLD            PROC
                PUSH    AX
                PUSH    CX
                PUSH    DX
                MOV     DX,CTRL_PORT
                MOV     AL,FLAG
                OR      AL,01H
                OUT     DX,AL
                LOOP    $
                LOOP    $
                LOOP    $
                LOOP    $
                POP     DX
                POP     CX
                POP     AX
                RET
HOLD            ENDP
```

```
;-----------------------------------------------------
;  CANCEL TELEPHONE LINE ROUTINE
;  CALL BY
;         AH = 06H
;-----------------------------------------------------
CANCEL          PROC
                PUSH    AX
                PUSH    CX
                PUSH    DX
                MOV     DX,CTRL_PORT
                MOV     AL,FLAG
                AND     AL,0FCH
                OUT     DX,AL
                LOOP    $
                LOOP    $
                POP     DX
                POP     CX
                POP     AX
                RET
CANCEL          ENDP

;-----------------------------------------------------
;  READ MODEM FLAG ROUTINE
;  CALL BY
;         AH = 07H
;  RETURN
;         AL = MODEM FLAG (READ FORM CONTROL PORT)
;-----------------------------------------------------
READ            PROC
                MOV     AL,FLAG
                RET
READ            ENDP
```

```
;------------------------------------------------------
;   TELEPHONE  LINE HOLD UP
;   CALL  BY
;          AH = Ø8H
;   RETURN
;          AL = ØØH   IF SUCCESSFUL
;          AL = Ø1H   IF FATAL
;------------------------------------------------------
RING            PROC
                PUSH    BX
                PUSH    DX
                MOV     DX,CTRL_PORT
                IN      AL,DX
                AND     AL,Ø2H
                MOV     AH,AL
                MOV     BX,3ØH
X1:
                CALL    DELAY
                DEC     BX
                JZ      X2
                IN      AL,DX
                AND     AL,Ø2H
                XOR     AL,AH
                JZ      X1
                MOV     AL,ØØ
                JMP     X3
X2:
                MOV     AL,Ø1
X3:
                POP     DX
                POP     BX
                RET
RING            ENDP
```

```
FLAG            DB      58H
MASSAGE         DB      0dh,0ah
                DB      'The IBM Personal Computer MODEM Manager'
                DB      0dh,0ah
                DB      'Version 1.00 (C)Copyright KMITL 1987.'
                DB      ' All rights reserved.'
                DB      0dh,0ah,0dh,0ah,0dh,0ah,0dh,0ah
                DB      'System already install ......',0dh,0ah,24h
END:
CSEG            ENDS
                END     START
```

ภาคผนวก ข.

MOTOROLA

MC6173

2400 bps DIGITAL DEMODULATOR

The MC6173 is a MOS subsystem designed to be integrated into a wide range of equipment utilizing serial data communication.

The demodulator provides the necessary demodulation and control functions to implement a serial data communication link over a voice grade channel, utilizing differential phase shift keying (DPSK) at bit rates of 1200 or 2400 bps. Phase options are provided for both the U.S. and international markets. The MC6173 can be implemented into a wide range of data handling systems, including stand-alone modems, data storage devices, remote data communication terminals, and I/O interfaces for counters.

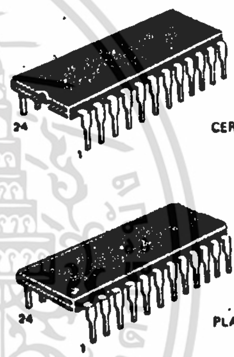
N-channel silicon gate technology permits the MC6173 to operate using a single voltage supply and be fully TTL compatible.

The demodulator is compatible with the M6800 microcomputer family, and provides medium-speed data communications capability.

- Compatible with MC6172 Modulator
- 511-Bit CCITT V.52 Test Pattern
- Terminal Interfaces Are TTL Compatible
- Compatible Functions for 201B/C and V.26 Data Sets
- CCITT and U.S. Phase Options
- 1200/2400 bps Operation

MOS
(N-CHANNEL, SILICON-GATE)

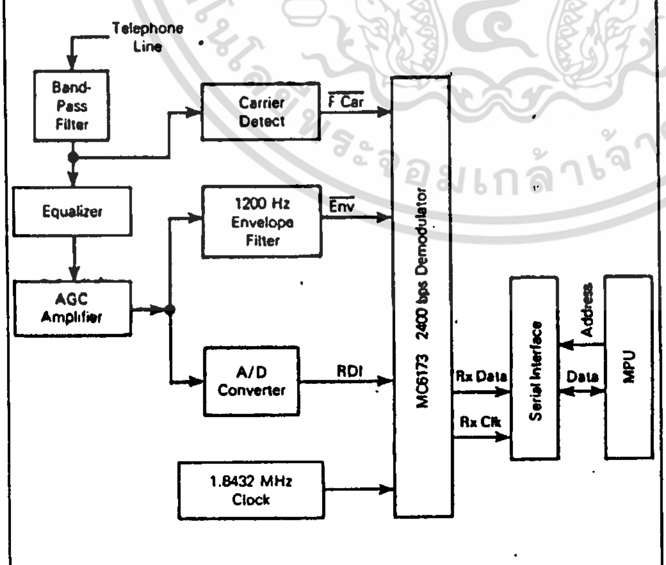
2400 bps DEMODULATOR



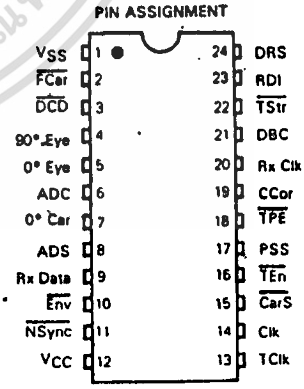
L SUFFIX
CERDIP PACKAGE
CASE 623

P SUFFIX
PLASTIC PACKAGE
CASE 709

FIGURE 1 — TYPICAL APPLICATIONS



PIN ASSIGNMENT



MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Supply Voltage	V_{CC}	−0.3 to +7.0	V
Input Voltage	V_{in}	−0.3 to +7.0	V
Operating Temperature Range	T_A	0 to 70	°C
Storage Temperature Range	T_{stg}	−55 to +150	°C
Thermal Resistance	θ_{JA}	82.5	°C/W

This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields; however, it is advised that normal precautions be taken to avoid application of any voltage higher than maximum rated voltages to this high-impedance circuit. Reliability of operation is enhanced if unused inputs are tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{SS}).

DC ELECTRICAL CHARACTERISTICS (V_{CC} = 5.0 ± 0.25 Vdc, V_{SS} = 0, $T_A = T_L$ to T_H all outputs loaded as shown in Figure 3 unless otherwise noted.)

Characteristic	Symbol	Min	Typ	Max	Unit
Input High Voltage	V_{IH}	V_{SS}+2.0	–	V_{CC}	V
Input Low Voltage	V_{IL}	V_{SS}	–	V_{SS}+0.8	V
Input Current ($V_{in} = V_{IL}$) Pins 3, 11, 13, 15, 16, 17, 18, 22, 24	I_{IL}	–	–	−0.2	mA
Input Leakage Current (V_{in} = 5.25 Vdc, $V_{CC} = V_{SS}$) Pins 2, 10, 14, 23	I_{in}	–	–	2.5	µA
Output High Voltage (I_{OH} = −0.04 mA, Load A) (I_{OH} = 0.0 mA, Load B)	V_{OH1} V_{OH2}	V_{SS}+2.4 V_{CC}−0.5 V	– –	V_{CC} V_{CC}	V
Output Low Voltage (I_{OL} = 1.6 mA, Load A)	V_{OL}	V_{SS}	–	V_{SS}+0.4	V
Input Capacitance (f = 0.1 MHz, T_A = 25°C)	C_{in}	–	5.0	–	pF
Internal Power Dissipation (measured at $T_A = T_L$) (All Inputs at V_{SS} except Pin 13 = 57.6 kHz and ALL Outputs Open)	P_{int}	–		630	mW
Input Transition Times, 1.8432 MHz Input (From 0.8 V to 2.0 V)	t_r t_f	– –	– –	40 40	ns
Input Transition Times, All Inputs Except 1.8432 MHz Input (From 10% to 90% Points)	t_r, t_f	–	–	1.0*	µs
Output Transition Times (From 10% to 90% Points)	t_r, t_f	–	–	5.0	µs
Input Clock Duty Cycle, 1.8432 MHz Input (Measured at 1.5 V level)	D.C.	30	–	70	%
Data Setup Time	t_{DS}	770	–	–	ns
Rx Data Setup Time	t_{su}	35	–	–	µs
Data Hold Time	$t_{h(D)}$	0	–	–	ns
Rx Data Hold Time	t_h	35	–	–	µs
Data-Clamp Delay Time Option 1 Option 2 Option 3 Option 4	 t_{DCD1} t_{DCD2} t_{DCD3} t_{DCD4}	 5.7 4.135 20.795 104.135	 6 4.17 20.83 104.17	 6.3 4.205 20.865 104.205	 ns ms ms ms
A/D Clock to A/D Strobe Delay Time	t_{ADCD}	1.06	–	1.11	µs
Envelope to Dibit Clock Delay Time	t_{ED}	140	–	220	µs
Clock Frequency, ±0.005%	f_{Clk}	–	1.8432	–	MHz
A/D Clock Cycle Time (f_{Clk}/4)	t_{cyc}	–	2.17	–	µs
A/D Clock Pulse Width	$t_{w(ADC)}$	940	1000	1040	ns
A/D Strobe Pulse Width	$t_{w(ADS)}$	–	10.85	–	ns
New Sync Input Pulse Width	$t_{w(NSync)}$	0.84	–	–	ms

*Maximum input transition times are ≤ 0.1X pulse width or the specified maximum of 1.0 µs, whichever is smaller

FIGURE 2 — DEMODULATOR BLOCK DIAGRAM

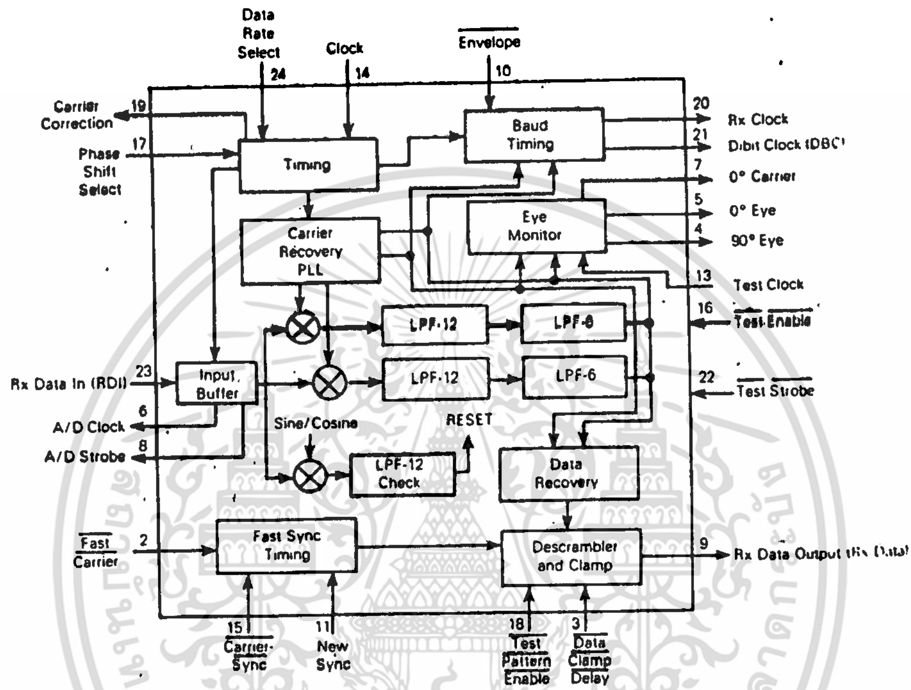
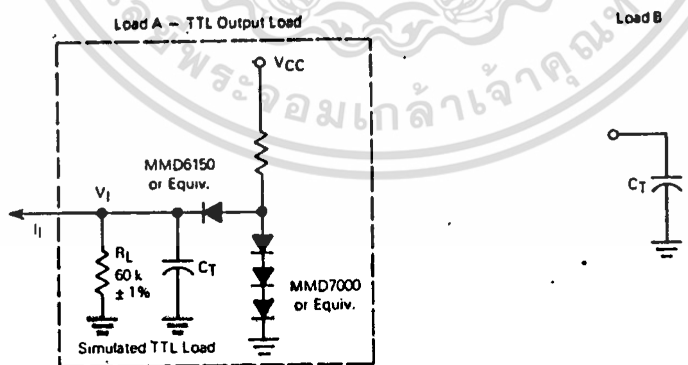


FIGURE 3 — OUTPUT TEST LOADS



C_T = 20 pF = total parasitic capacitance, which includes probe, wiring, and load capacitances

MOTOROLA

MC6172
(Formerly MC6862)

MOS
(N-CHANNEL, SILICON-GATE)

2400 bps MODULATOR

2400 bps DIGITAL MODULATOR

The MC6172 is a MOS subsystem designed to be integrated into a wide range of equipment utilizing serial data communication.

The modulator provides the necessary modulation and control functions to implement a serial data communication link over a voice grade channel, utilizing differential phase shift keying (DKSP) at bit rates of 1200 or 2400 bps. Phase options are provided for both the U.S. and International markets. The MC6172 can be implemented into a wide range of data handling systems, including stand-alone modems, data storage devices, remote data commuication terminals, and I/O interfaces for counters.

N-channel silicon-gate technology permits the MC6172 to operate using a single voltage supply and be fully TTL compatible.

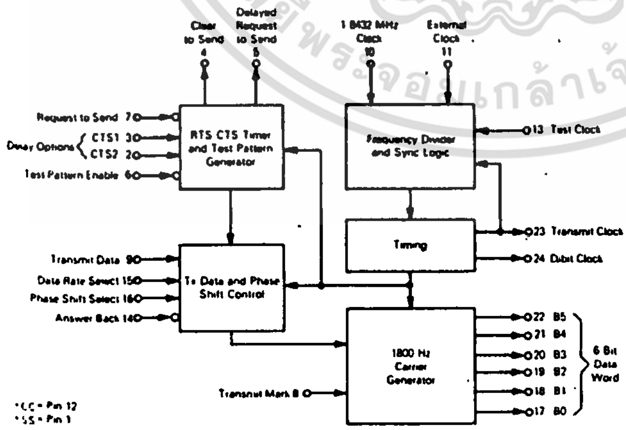
The modulator is compatible with the MC6173 demodulator to provide medium-speed data communications capability.

- Clear-to-Send Delay Options
- 511-Bit CCITT Test Pattern
- Terminal Interfaces are TTL Compatible
- Compatible Functions for 201B/C Data Sets
- CCITT and U.S. Phase Options
- 1200/2400 bps Operation
- Answer-Back Tone
- The MC6173 Is the Companion Demodulator
- Application Note Available — AN-870

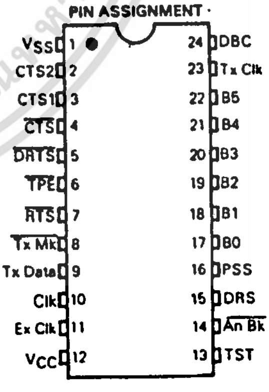
L SUFFIX
CERDIP PACKAGE
CASE 623

P SUFFIX
PLASTIC PACKAGE
CASE 709

BLOCK DIAGRAM



PIN ASSIGNMENT



MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Supply Voltage	V_{CC}	−0.3 to +7.0	V
Input Voltage	V_{in}	−0.3 to +7.0	V
Operating Temperature Range	T_A	T_L to T_H 0 to 70	°C
Storage Temperature Range	T_{stg}	−55 to +150	°C

THERMAL CHARACTERISTICS

Characteristic	Symbol	Value	Unit
Thermal Resistance	θ_{JA}		°C/W
Plastic Package		120	
Cerdip Package		65	

This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields; however, it is advised that normal precautions be taken to avoid application of any voltage higher than maximum rated voltages to this high-impedance circuit. Reliability of operation is enhanced if unused inputs are tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{CC}).

POWER CONSIDERATIONS

The average chip-junction temperature, T_J, in °C can be obtained from:

$$T_J = T_A + (P_D \bullet \theta_{JA}) \quad (1)$$

Where:

T_A ≡ Ambient Temperature, °C

θ_{JA} ≡ Package Thermal Resistance, Junction-to-Ambient, °C/W

$P_D \equiv P_{INT} + P_{PORT}$

$P_{INT} \equiv I_{CC} \times V_{CC}$, Watts — Chip Internal Power

P_{PORT} ≡ Port Power Dissipation, Watts — User Determined

For most applications $P_{PORT} \ll P_{INT}$ and can be neglected. P_{PORT} may become significant if the device is configured to drive Darlington bases or sink LED loads.

An approximate relationship between P_D and T_J (if P_{PORT} is neglected) is:

$$P_D = K \div (T_J + 273°C) \quad (2)$$

Solving equations 1 and 2 for K gives:

$$K = P_D \bullet (T_A + 273°C) + \theta_{JA} \bullet P_D^2 \quad (3)$$

Where K is a constant pertaining to the particular part. K can be determined from equation 3 by measuring P_D (at equilibrium) for a known T_A. Using this value of K the values of P_D and T_J can be obtained by solving equations (1) and (2) iteratively for any value of T_A.

DC ELECTRICAL CHARACTERISTICS

(V_{CC} = 5.0 ± 0.25 Vdc, V_{SS} = 0, $T_A = T_L$ to T_H, all outputs loaded as shown in Figure 1 unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
Input High Voltage	V_{IH}	V_{SS}+2.0	–	V_{CC}	V
Input Low Voltage	V_{IL}	V_{SS}	–	V_{SS}+0.8	V
Input Current ($V_{in} = V_{SS}$) CTS1, CTS2, PSS, DRS, $\overline{An\ Bk}$, and $\overline{Tx\ MK}$	I_{in}	–	–	−0.2	mA
$\overline{RTS}$ and $\overline{TPE}$		–	–	−1.6	
Input Leakage Current (V_{in} = 5.25 V, $V_{CC} = V_{SS}$)	I_{IL}	–	–	2.5	μA
Output High Voltage (I_{OH} = −0.04 mA, Load A)	V_{OH1}	V_{SS}+2.4	–	V_{CC}	V
(I_{OH} = 0.0 mA, Load B)	V_{OH2}	V_{CC}−0.5 V	–	V_{CC}	
Output Low Voltage (I_{OL} = 1.6 mA, Load A)	V_{OL}	V_{SS}	–	V_{SS}+0.4	V
Input Capacitance (f = 0.1 MHz, T_A = 25°C)	C_{in}	–	5.0	–	pF
Internal Power Dissipation (Measured at $T_A = T_L$) (All inputs at V_{SS} except Pin 13 = 57.6 kHz and ALL outputs open)	P_{int}	–	210	315	mW
Input Transition Times, All Inputs Except 1.8432 MHz Input (From 10% to 90% points)	t_r, t_f	–	–	1.0*	μs
Input Transition Times, 1.8432 MHz Input (From 0.8 V to 2.0 V)	t_r, t_f	–	–	40	ns
Input Clock Duty Cycle, 1.8432 MHz Input (Measured at 1.5 V level)	D.C.	30	–	70	%
Tx Data Setup Time (Figure 2)	t_{su}	35	–	–	μs
Tx Data Hold Time (Figure 2)	t_h	35	–	–	μs
Output Transition Times	t_r, t_f	–	–	5.0	μs

*Maximum Input Transition Times are ≤ 0.1 × Pulse Width or the specified maximum of 1.0 μs, whichever is smaller.

MOTOROLA Semiconductors

MC1403,A
MC1503,A

LOW-VOLTAGE REFERENCE

A precision band-gap voltage reference designed for critical instrumentation and D/A converter applications. This unit is designed to work with Motorola MC1506, MC1508, and MC3510 D/A converters, and MC14433 A/D systems. Low temperature drift is a prime design consideration.

- Output Voltage = 2.5 V ± 25 mV
- Input Voltage Range = 4.5 V to 40 V
- Quiescent Current = 1.2 mA typ
- Output Current = 10 mA
- Temperature Coefficient = 10 ppm/°C typ
- Guaranteed Temperature Drift Specification
- Equivalent to AD580
- Standard 8-Pin DIP Package

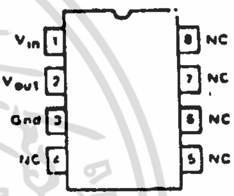
Typical Applications

- Voltage Reference for 8-12 Bit D/A Converters
- Low T_C Zener Replacement
- High Stability Current Reference
- Voltmeter System Reference

PRECISION LOW-VOLTAGE REFERENCE

LASER TRIMMED
SILICON MONOLITHIC
INTEGRATED CIRCUIT

U SUFFIX
CERAMIC PACKAGE
CASE 693



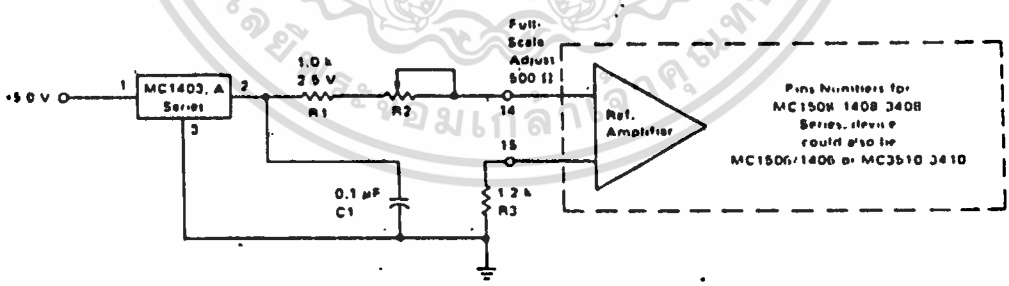
MAXIMUM RATINGS (T_A = 25°C unless otherwise noted)

Rating	Symbol	Value	Unit
Input Voltage	V_I	40	V
Storage Temperature	T_{stg}	-65 to 150	°C
Junction Temperature	T_J	+175	°C
Operating Ambient Temperature Range	T_A		
MC1503,A		-55 to +125	°C
MC1403,A		0 to +70	°C

ORDERING INFORMATION

Device	Temperature Range	Package
MC1503U	-55 to +125°C	Ceramic DIP
MC1503AU	-55 to +125°C	Ceramic DIP
MC1403U	0 to +70°C	Ceramic DIP
MC1403AU	0 to +70°C	Ceramic DIP

FIGURE 1 – A REFERENCE FOR MOTOROLA MONOLITHIC D/A CONVERTERS



PROVIDING THE REFERENCE CURRENT FOR MOTOROLA MONOLITHIC D/A CONVERTERS

The MC1403/1503 makes an ideal reference for the Motorola monolithic D/A converters. The MC1406/1506, MC1408/1508, MC3410/3510 and MC3408 D/A converters all require a stable current reference of nominally 2.0 mA. This can be easily obtained from the MC1403/1503 with the addition of a series resistor, R1. A variable resistor, R2, is recommended to provide means for full-scale adjust on the D/A converter.

The resistor R3 improves temperature performance by matching the impedance on both inputs of the D/A reference amplifier. The capacitor decouples any noise present on the reference line. It is essential if the D/A converter is located any appreciable distance from the reference.

A single MC1403/1503 reference can provide the required current input for up to five of the monolithic D/A converters

ELECTRICAL CHARACTERISTICS (V_I = 15 V, T_A = 25°C unless otherwise noted.)

Characteristic	Symbol	Min	Typ	Max	Unit
Output Voltage (I_O = 0 mA)	V_O	2.475	2.50	2.525	V
Temperature Coefficient of Output Voltage	$\Delta V_O/\Delta T$				ppm/°C
MC1503		–	–	55	
MC1503A		–	–	25	
MC1403		–	10	40	
MC1403A		–	10	25	
Output Voltage Change (over specified temperature range)	ΔV_O				mV
MC1503 } -55°C to +125°C		–	–	25	
MC1503A		–	–	11	
MC1403 } 0°C to +70°C		–	–	7.0	
MC1403A		–	–	4.4	
Line Regulation	Reg_{in}				mV
(15 V ≤ V_I ≤ 40 V)		–	1.2	4.5	
(4.5 V ≤ V_I ≤ 15 V)		–	0.6	3.0	
Load Regulation (0 mA ≤ I_O ≤ 10 mA)	Reg_{load}	–	–	10	mV
Quiescent Current (I_O = 0 mA)	I_I	–	1.2	1.5	mA

FIGURE 2 – MC1403/1503 SCHEMATIC

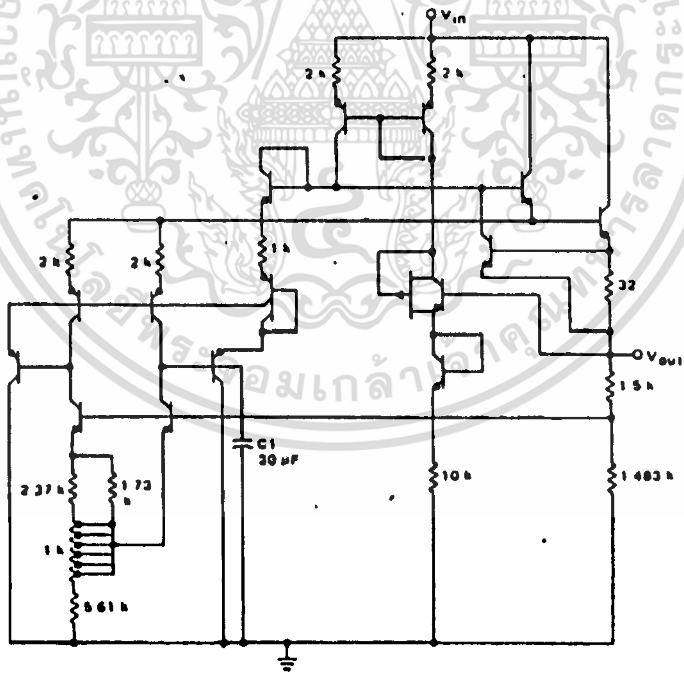


FIGURE 3 – TYPICAL CHANGE IN V_{out} versus V_{in} (NORMALIZED TO V_{in} = 15 V @ T_C = 25°C)

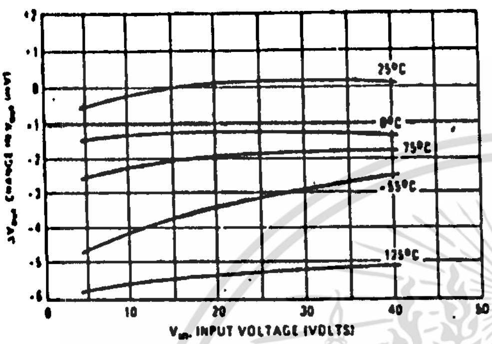


FIGURE 4 – CHANGE IN OUTPUT VOLTAGE versus LOAD CURRENT (NORMALIZED TO V_{out} @ V_{in} = 15 V, I_{out} = 0 mA)

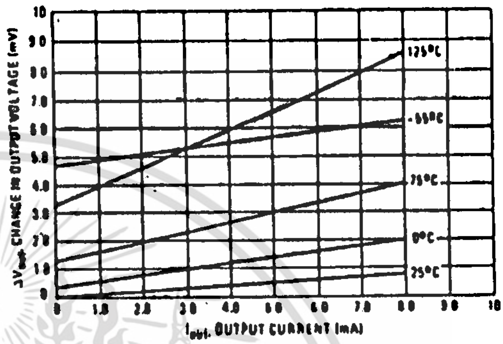


FIGURE 5 – QUIESCENT CURRENT versus TEMPERATURE (V_{in} = 15 V, I_{out} = 0 mA)

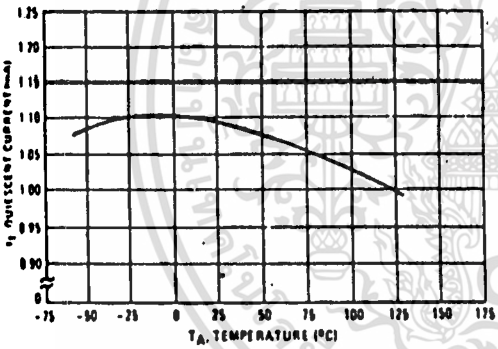


FIGURE 6 – CHANGE IN V_{out} versus TEMPERATURE (NORMALIZED TO V_{out} @ V_{in} = 15 V)

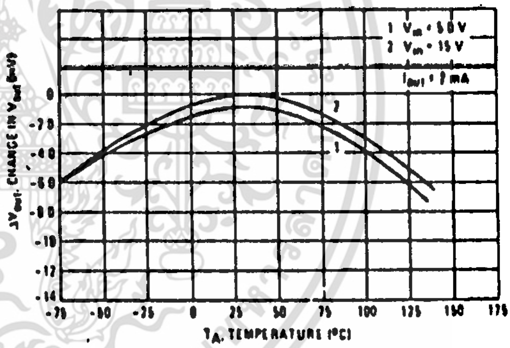
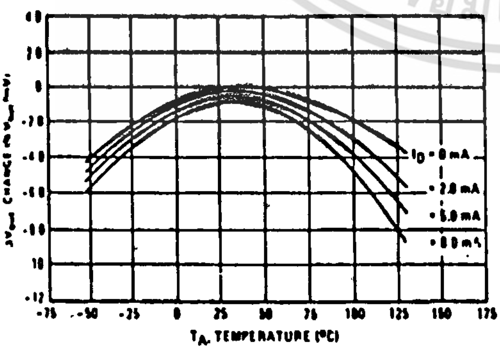
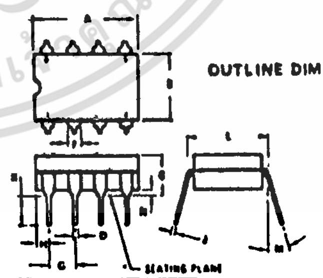


FIGURE 7 – CHANGE IN V_{out} versus TEMPERATURE (NORMALIZED TO T_A @ V_{in} = 15 V, I_{out} = 0 mA)



OUTLINE DIMENSIONS



DIM	MILLIMETERS MIN	MAX	INCHES MIN	MAX
A	9.91	10.92	0.390	0.430
B	[illegible]	[illegible]	[illegible]	[illegible]
C	[illegible]	[illegible]	[illegible]	[illegible]
D	[illegible]	[illegible]	[illegible]	[illegible]
F	[illegible]	[illegible]	[illegible]	[illegible]
G	2.54 BSC		0.100 BSC	
H	[illegible]	[illegible]	[illegible]	[illegible]
J	[illegible]	[illegible]	[illegible]	[illegible]
K	[illegible]	[illegible]	[illegible]	[illegible]
L	[illegible]	[illegible]	[illegible]	[illegible]
M	-	[illegible]	-	[illegible]
N	[illegible]	[illegible]	[illegible]	[illegible]

NOTES
1. LEADS WITHIN 0.13 mm (0.005) RAD OF TRUE POSITION AT SEATING PLANE AT MAXIMUM MATERIAL CONDITION.
2. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL.

CASE 693

SCL4528B

CMOS DUAL MONOSTABLE MULTIVIBRATOR

FEATURES

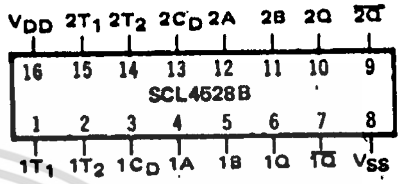
- Two Independent Multivibrators on One Chip
- Triggerable from Leading- or Trailing-Edge Pulse
- Retriggerable
- Resettable
- Q and $\overline{Q}$ Buffered Outputs Available
- Wide Range of Output Pulse Widths

DESCRIPTION

The SCL4528B Dual Multivibrator provides stable retriggerable/resettable one-shot operation for any fixed-voltage timing application. Timing for the circuit is controlled by an external resistor-capacitor combination (R_X-C_X). Adjustment of these components permits generation of output pulse widths from nanoseconds to minutes. Leading-edge and trailing-edge Trigger inputs are provided, and both positive-going and negative-going pulses are available from complementary outputs.

Timing pulses may be terminated at any time by applying a low logic level to the Reset input C_D.

CONNECTION DIAGRAM
(all packages)



Add suffix for package:

C	16-pin Cerdip
D	16-pin Ceramic
E	16-pin Epoxy
F	16-pin Flat
H	Chip

RECOMMENDED OPERATING CONDITIONS

For maximum reliability:

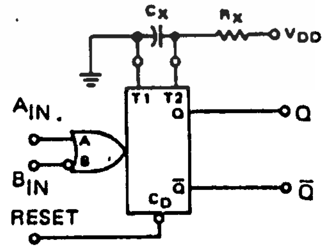
DC Supply Voltage	V_{DD} - V_{SS}	3 to 15	Vdc
Operating Temperature	T_A		
C, D, F, H Device		-55 to +125	°C
E Device		-40 to +85	°C

FUNCTION TABLE

INPUTS			OUTPUTS	
C_D	A	B	Q	$\overline{Q}$
L	X	X	L	H
X	H	X	L	H
X	X	L	L	H
H	↑	H	⎍	⊔
H	L	↓	⎍	⊔

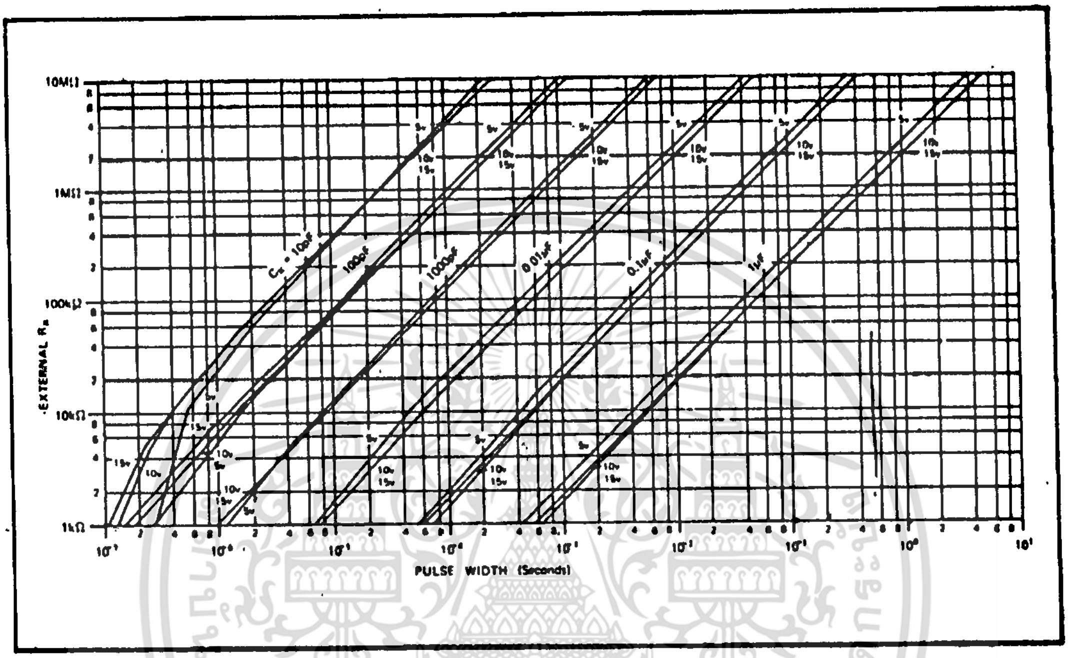
H = High Level (Steady State)
L = Low Level (Steady State)
↑ = Transition, Low-to-High
↓ = Transition, High-to-Low
X = Irrelevant (Inc. Transitions)
⎍ = One High-Level Pulse
⊔ = One Low-Level Pulse

BLOCK DIAGRAM
(one of two devices)

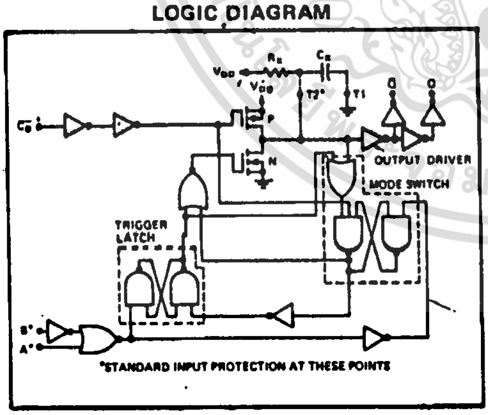


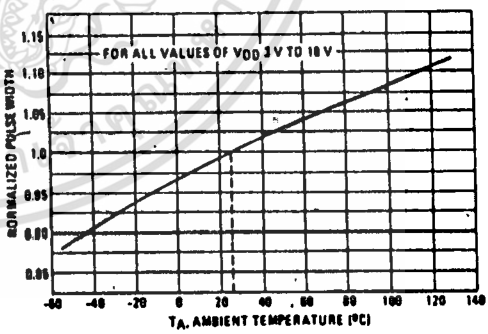
R_X and C_X are external components.

SCL4528B PULSE WIDTH VS R_X, C_X, V_{DD}



LOGIC DIAGRAM





Normalized Pulse Width versus Temperature

Notes:

There is no effective maximum limit on R_X; recommended minimum value for R_X is 1KΩ. There are no restrictions on the value of C_X.

For proper operation all unused inputs should be tied to a logic level. The mode point (T2) of a unused half of device should be tied high through an external resistor to V_{DD}.

ELECTRICAL CHARACTERISTICS

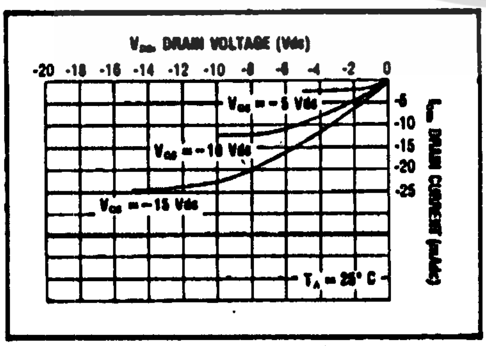
STATIC CHARACTERISTICS [1]

PARAMETER		V_{DD} (Vdc)	CONDITIONS	T_{LOW}[2] Min.	T_{LOW}[2] Max.	+25°C Min.	+25°C Typ.	+25°C Max.	T_{HIGH}[2] Min.	T_{HIGH}[2] Max.	Units
QUIESCENT DEVICE CURRENT	I_{DD}	5	$V_{IN} = V_{SS}$ or V_{DD}	–	5	–	0.05	5	–	150	µAdc
		10	All valid input	–	10	–	0.1	10	–	300	
		20	combinations	–	20	–	0.2	20	–	600	

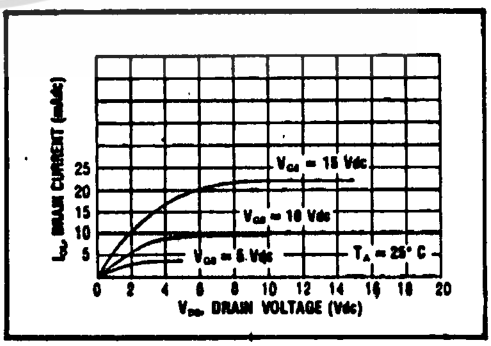
NOTES: [1] Remaining Static Electrical Characteristics are listed under "SCL4000B Series Family Specifications"
[2] T_{LOW} = -55°C for C, D, F, H device.
= -40°C for E device.
T_{HIGH} = +125°C for C, D, F, H device.
= + 85°C for E device.

DYNAMIC CHARACTERISTICS (C_L = 50pF, T_A = 25°C)

PARAMETER		Cx (pF)	Rx (kΩ)	V_{DD} (Vdc)	Min.	Typ.	Max.	Units
PROPAGATION DELAY TIME	t_{PLH}, t_{PHL}							
From A or B		15	5	5	–	270	540	ns
				10	–	90	180	
				15	–	70	140	
		1000	10	5	–	610	1020	ns
				10	–	170	340	
				15	–	120	240	
From $\overline{C}_D$		15	5	5	–	270	540	ns
				10	–	90	180	
				15	–	70	140	
		1000	10	5	–	550	1100	ns
				10	–	300	600	
				15	–	250	500	
OUTPUT TRANSITION TIME	t_{TLH}, t_{THL}	–	–	5	–	130	260	ns
				10	–	65	130	
				15	–	50	100	
Note: $\overline{Q}$ Output	t_{TLH}	15	5	5	–	130	260	ns
				10	–	65	130	
				15	–	50	100	
		1000	10	5	–	270	540	ns
				10	–	240	480	
				15	–	220	440	
MINIMUM INPUT PULSE WIDTH A or B Input	PW_{in}	–	–	5	–	70	140	ns
				10	–	30	60	
				15	–	25	50	
OUTPUT PULSE WIDTH MATCH Same package	ΔPW_{out}	1000	10	5	–	± 7.5	±15	%
				10	–	±10	±20	
				15	–	±10	±20	
Different packages		1000	10	5	–	–	±50	%
				10	–	–	±50	
				15	–	–	±50	



Typical P-Channel
Source Current Characteristics



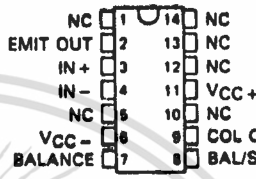
Typical N-Channel
Sink Current Characteristics

TYPES LM111, LM211, LM311
DIFFERENTIAL COMPARATORS WITH STROBES

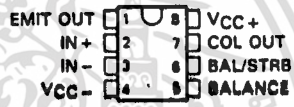
D1312, SEPTEMBER 1973–REVISED AUGUST 1983

- **Fast Response Times**
- **Strobe Capability**
- **Designed to be Interchangeable with National Semiconductor LM111, LM211, and LM311**
- **Maximum Input Bias Current . . . 300 nA**
- **Maximum Input Offset Current . . . 70 nA**
- **Can Operate From Single 5-V Supply**

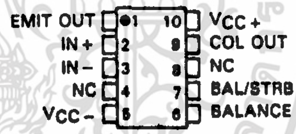
LM111, LM211, LM311
J DUAL-IN-LLINE PACKAGE
(TOP VIEW)



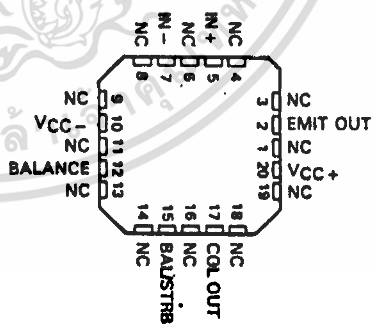
LM111 . . . JG DUAL-IN-LINE PACKAGE
LM211, LM311 . . . D, JG, OR P DUAL-IN-LINE PACKAGE
(TOP VIEW)



LM111 . . . U FLAT PACKAGE
(TOP VIEW)



LM111 . . . FH OR FK CHIP CARRIER PACKAGE
(TOP VIEW)



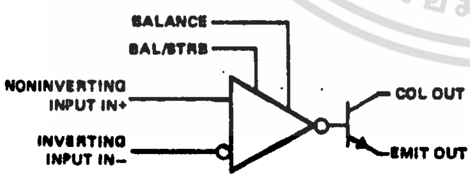
NC—No internal connection

description

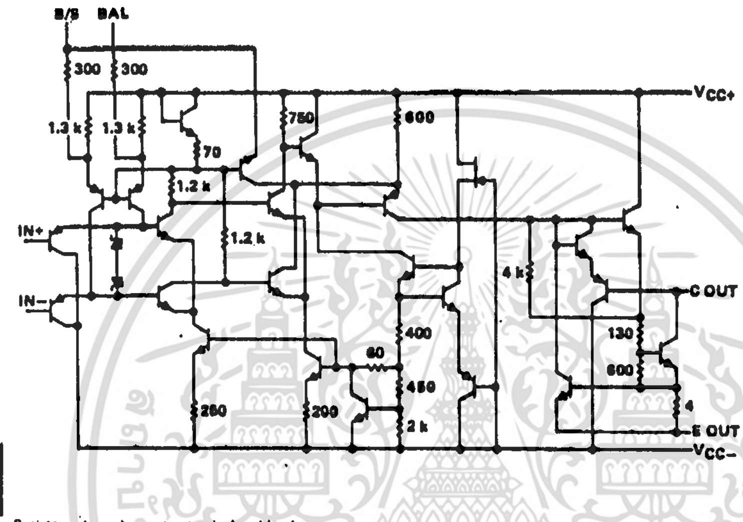
The LM111, LM211, and LM311 are single high-speed voltage comparators. These devices are designed to operate from a wide range of power supply voltage, including ±15-volt supplies for operational amplifiers and 5-volt supplies for logic systems. The output levels are compatible with most TTL and MOS circuits. These comparators are capable of driving lamps or relays and switching voltages up to 50 volts at 50 milliamperes. All inputs and outputs can be isolated from system ground. The outputs can drive loads referenced to ground, V_{CC+} or V_{CC-}. Offset balancing and strobe capability are available and the outputs can be wire-OR connected. If the strobe is low, the output will be in the off state regardless of the differential input. Although slower than the TL506 and TL514, these devices are not as sensitive to spurious oscillations.

The LM111 is characterized for operation over the full military range of −55°C to 125°C. The LM211 is characterized for operation from −25°C to 85°C, and the LM311 is characterized for operation from 0°C to 70°C.

functional block diagram



schematic



BAL	Balance
B/S	Balance/Strobe
C OUT	Collector Output
E OUT	Emitter Output
IN+	Noninverting Input
IN−	Inverting Input
NC	No Internal Connection
V_{CC+}	Positive Supply Voltage
V_{CC-}	Negative Supply Voltage

Resistor values shown are nominal and in ohms.

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

	LM111	LM211	LM311	UNIT
Supply voltage, V_{CC+} (see Note 1)	18	18	18	V
Supply voltage, V_{CC-} (see Note 1)	−18	−18	−18	V
Differential input voltage (see Note 2)	±30	±30	±30	V
Input voltage (either input, see Notes 1 and 3)	±15	±15	±15	V
Voltage from emitter output to V_{CC-}	30	30	30	V
Voltage from collector output to V_{CC-}	50	50	40	V
Duration of output short-circuit (see Note 4)	10	10	10	s
Continuous total dissipation at (or below) 25°C free-air temperature (see Note 5)	500	500	500	mW
Operating free-air temperature range	−55 to 125	−25 to 85	0 to 70	°C
Storage temperature range	−65 to 150	−65 to 150	−65 to 150	°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds J, JG, FH, FK, or U package	300	300	300	°C
Lead temperature 1,6 mm (1/16 inch) from case for 60 seconds D or P package		260	260	°C

NOTES: 1. All voltage values, unless otherwise noted, are with respect to the midpoint between V_{CC+} and V_{CC-}.
2. Differential voltages are at the noninverting input terminal with respect to the inverting input terminal.
3. The magnitude of the input voltage must never exceed the magnitude of the supply voltage or ±15 volts, whichever is less.
4. The output may be shorted to ground or either power supply.
5. For operation above 25°C free-air temperature, refer to Dissipation Derating Curves, Section 2. In the J and JG packages, LM111 chips are alloy mounted, LM211 and LM311 chips are glass mounted.

electrical characteristics at specified free-air temperature, $V_{CC\pm}$ = ±15 V (unless otherwise noted)

PARAMETER		TEST CONDITIONS†			LM111, LM211 MIN	LM111, LM211 TYP‡	LM111, LM211 MAX	LM311 MIN	LM311 TYP‡	LM311 MAX	UNIT
V_{IO}	Input offset voltage	See Note 6		25°C		0.7	3		2	7.5	mV
				Full range			4			10	
I_{IO}	Input offset current	See Note 6		25°C		4	10		6	50	nA
				Full range			20			70	
I_{IB}	Input bias current	V_O = 1 V to 14 V		25°C		75	100		100	250	nA
				Full range			150			300	
$I_{L(S)}$	Low-level strobe current (see Note 7)	$V_{(strobe)}$ = 0.3 V,	V_{ID} ≤ −10 mV	25°C		−3			−3		mA
V_{ICR}	Common-mode input voltage range			Full range	13 to −14.5	13.8 to −14.7		13 to −14.5	13.8 to −14.7		V
A_{VD}	Large-signal differential voltage amplification	V_O = 5 V to 35 V, R_L = 1 kΩ		25°C	40	200		40	200		V/mV
I_{OH}	High-level (collector) output current	I_{strobe} = −3 mA, V_{ID} = 5 mV,	V_{OH} = 35 V	25°C		0.2	10				nA
				Full range			0.5				μA
		V_{ID} = 10 mV	V_{OH} = 35 V	25°C					0.2	50	nA
V_{OL}	Low-level (collector-to-emitter) output voltage	I_{OL} = 50 mA	V_{ID} = −5 mV	25°C		0.75	1.5				V
			V_{ID} = −10 mV	25°C					0.75	1.5	
		V_{CC+} = 4.5 V, V_{CC-} = 0, I_{OL} = 8 mA	V_{ID} = −6 mV	Full range		0.23	0.4				
			V_{ID} = −10 mV	Full range					0.23	0.4	
I_{CC+}	Supply current from V_{CC+}, output low	V_{ID} = −10 mV,	No load	25°C		5.1	6		5.1	7.5	mA
I_{CC-}	Supply current from V_{CC-}, output high	V_{ID} = 10 mV,	No load	25°C		−4.1	−5		−4.1	−5	mA

†Unless otherwise noted, all characteristics are measured with the balance and balance/strobe terminals open and the emitter output grounded. Full range for LM111 is −55°C to 125°C, for LM211 is −25°C to 85°C, and for LM311 is 0°C to 70°C.

‡All typical values are at T_A = 25°C.

NOTES: 6. The offset voltages and offset currents given are the maximum values required to drive the collector output up to 14 V or down to 1 V with a pull-up resistor of 7.5 kΩ to V_{CC+}. Thus these parameters actually define an error band and take into account the worst-case effects of voltage gain and input impedance.

7. The strobe should not be shorted to ground; it should be current driven at −3 to −5 mA, e.g., see Figures 13 and 27.

switching characteristics, V_{CC+} = 15 V, V_{CC-} = −15 V, T_A = 25°C

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
Response time, low-to-high-level output	R_C = 500 Ω to 5 V, C_L = 5 pF, See Note 8		115		ns
Response time, high-to-low-level output			165		ns

NOTE 8: The response time specified is for a 100-mV input step with 5-mV overdrive and is the interval between the input step function and the instant when the output crosses 1.4 V.

4

Voltage Comparators

MOTOROLA Semiconductors
BOX 20912 • PHOENIX, ARIZONA 85036

MC1506L
MC1406L

Specifications and Applications Information

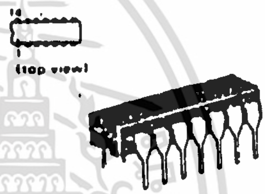
SIX BIT, MULTIPLYING DIGITAL-TO-ANALOG CONVERTER

SILICON MONOLITHIC INTEGRATED CIRCUIT

SIX BIT, MULTIPLYING DIGITAL-TO-ANALOG CONVERTER

. . . designed for use where the output current is a linear product of a six-bit digital word and an analog input voltage.

- Digital Inputs are MDTL and MTTL Compatible
- Relative Accuracy – ±0.78% Error maximum
- Low Power Dissipation – 85 mW typical @ ±5.0 V
- Adjustable Output Current Scaling
- Fast Settling Time – 150 ns typical
- Standard Supply Voltage: +5.0 V and -5.0 V to -15 V



CERAMIC PACKAGE
CASE 632
TO 116

FIGURE 1 – OUTPUT CURRENT SETTLING TIME (ALL BITS SWITCHED, R_L = 50 Ω)

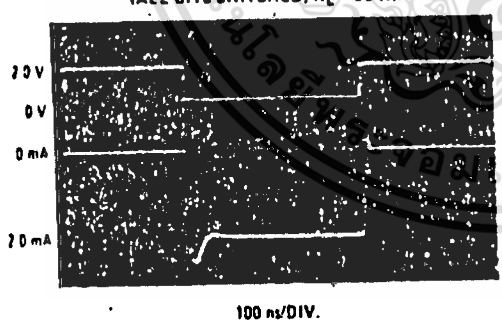
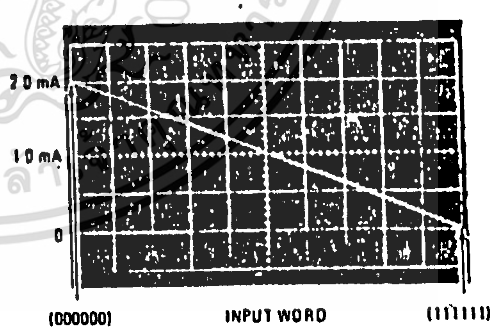


FIGURE 2 – D to A TRANSFER CHARACTERISTICS



TYPICAL APPLICATIONS

- Tracking A-to-D Converters
- Successive Approximation A-to-D Converters
- Digital-to-Analog Meter Readout
- Sample and Hold
- Peak Detector
- Programmable Gain and Attenuation
- Digital Varicap Tuning
- Video Systems
- Stepping Motor Drive
- CRT Character Generation
- Digital Addition and Subtraction
- Analog-Digital Multiplication
- Digital-Digital Multiplication
- Analog-Digital Division
- Programmable Power Supplies
- Speech Encoding

MDTL and MTTL are trademarks of Motorola Inc

DS 9232 R1

MAXIMUM RATINGS (T_A = +25°C unless otherwise noted.)

Rating	Symbol	Value	Unit
Power Supply Voltage	V_{CC} V_{EE}	+5.5 -16.5	Vdc
Digital Input Voltage	V_5 thru V_{10}	+5.0, V_{EE}	Vdc
Applied Output Voltage	V_O	±5.0	Vdc
Reference Current	I_{12}	5.0	mA
Reference Amplifier Inputs	V_{12}, V_{13}	V_{CC}, V_{EE}	Vdc
Power Dissipation (Package Limitation) Ceramic Package Derate above T_A = +25°C	P_D	 1000 6.7	 mW mW/°C
Operating Temperature Range MC1506L MC1406L	T_A	 -55 to +125 0 to +70	°C
Storage Temperature Range	T_{stg}	-65 to +150	°C

Characteristic	Figure	Symbol	Min	Typ	Max	Unit
Relative Accuracy (Error relative to full scale I_O)	10	E_r	–	–	±0.78	%
Settling Time (within 1/2 LSB [includes t_{pl}]) T_A = +25°C)	9	t_S	–	150	300	ns
Propagation Delay Time T_A = +25°C	9	t_{PHL}, t_{PLH}	–	10	50	ns
Output Full Scale Current Drift		$\|TCI_O\|$	–	80	–	PPM/°C
Digital Input Logic Levels High Level, Logic "1" Low Level, Logic "0"	3,14	 V_{IH} V_{IL}	 2.4 –	 – –	 – 0.8	Vdc
Digital Input Current High Level, V_{IH} = 5.0 V Low Level, V_{IL} = 0.8 V	3,13	 I_{IH} I_{IL}	 – –	 0 -0.7	 +0.01 -1.5	mA
Reference Input Bias Current (Pin 13)	3	I_{13}	–	-0.002	-0.01	mA
Output Current Range V_{EE} = -5.0 V V_{EE} = -6.0 to -15 V	3	I_{OR}	 0 0	 2.0 2.0	 2.1 4.2	mA
Output Current V_{ref} = 2.000 V, R_{12} = 1.000 kΩ	3	I_O	 1.9	 1.97	 2.1	mA
Output Current (all bits high)	3	$I_{O(min)}$	 –	 0	 10	µA
Output Voltage Compliance (E_r ≤ ±0.78% at T_A = +25°C)	3,4,5	V_{O+} V_{O-}	– –	+0.25 -0.45	+0.1 -0.3	Vdc
Reference Current Slew Rate (T_A = +25°C)	8,15	SR I_{ref}	 –	 2.0	 –	mA/µs
Output Current Power Supply Sensitivity	10	PSRR (–)	–	0.002	0.010	mA/V
Power Supply Current A1 thru A8; V_{IL} = 0.8 V A1 thru A8; V_{IH} = 2.4 V	3,11,12	 I_{CC} I_{EE}	 – –	 +7.2 -9.0	 +11 -11	mA
Power Dissipation (all bits high) V_{EE} = -5.0 Vdc V_{EE} = -15 Vdc		P_D	 – –	 85 175	 120 240	mW

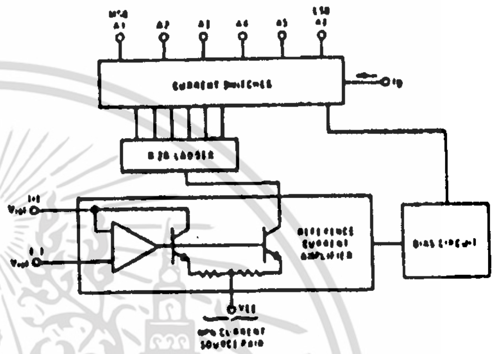
*T_{high} = +70°C for MC1406L T_{low} = 0°C for MC1406L
= +125°C for MC1506L = -55°C for MC1506L

The MC1506L consists of a reference current amplifier, an R-2R ladder, and six high-speed current switches. For many applications, only a reference resistor and a reference supply voltage need be added.

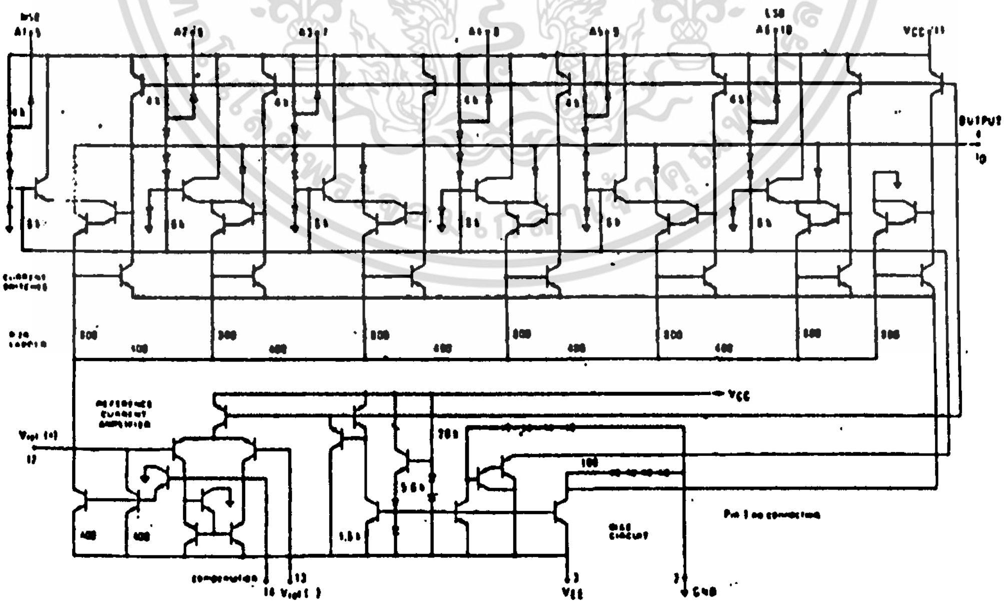
The switches are inverting in operation, therefore a low state at the input turns on the specified output current component. The switches use a current steering technique for high speed and a termination amplifier that consists of an active load gain stage with unity gain feedback. The termination amplifier holds the parasitic capacitance of the ladder at a constant voltage during switching and provides a low impedance termination of equal voltage for all legs of the ladder.

The R-2R ladder divides the reference amplifier current into binarily-related components which are fed to the switches. Note that there is always a remainder current that is equal to the least significant bit. This current is shunted to ground, and the maximum current is 63/64 of the reference amplifier current, or 1.969 mA for a 2.0 mA reference current if the NPN current source pair is perfectly matched.

BLOCK DIAGRAM



COMPLETE CIRCUIT SCHEMATIC
(Digital Inputs, pins 5,6,7,8,9,10)



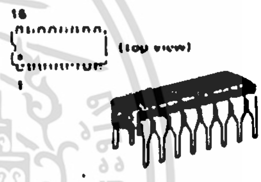
MOTOROLA Semiconductors

Specifications and Applications Information

MC1508L-8
MC1408L-8
MC1408L-7
MC1408L-6

EIGHT-BIT MULTIPLYING DIGITAL-TO-ANALOG CONVERTER

SILICON MONOLITHIC INTEGRATED CIRCUIT



L SUFFIX
CERAMIC PACKAGE
CASE 620

EIGHT-BIT MULTIPLYING DIGITAL-TO-ANALOG CONVERTER

. . . designed for use where the output current is a linear product of an eight-bit digital word and an analog input voltage.

- Relative Accuracy: ±0.19% Error maximum (MC1508L-8, MC1408L-8)
- Seven and Six Bit Accuracy Available (MC1408L-7, MC1408L-6)
- Fast Settling Time – 300 ns typical
- Noninverting Digital Inputs are MTTL and CMOS Compatible
- Output Voltage Swing – +0.4 V to -5.0 V
- High Speed Multiplying Input Slew Rate 4.0 mA/µs
- Standard Supply Voltages: +5.0 V and -5.0 V to -15 V

FIGURE 1 – D-to-A TRANSFER CHARACTERISTICS

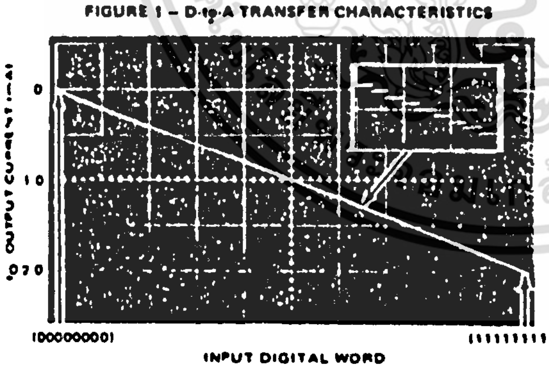
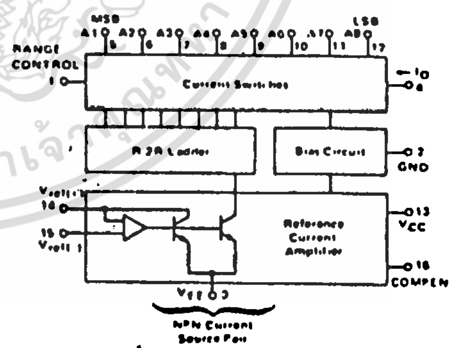


FIGURE 2 – BLOCK DIAGRAM



TYPICAL APPLICATIONS

- Tracking A-to-D Converters
- Successive Approximation A-to-D Converters
- 2 1/2 Digit Panel Meters and DVM's
- Waveform Synthesis
- Sample and Hold
- Peak Detector
- Programmable Gain and Attenuation
- CRT Character Generation
- Audio Digitizing and Decoding
- Programmable Power Supplies
- Analog-Digital Multiplication
- Digital-Digital Multiplication
- Analog-Digital Division
- Digital Addition and Subtraction
- Speech Compression and Expansion
- Stepping Motor Drive

MTTL is a trademark of Motorola Inc.

DS 9238 R1

MAXIMUM RATINGS (T_A = +25°C unless otherwise noted.)

Rating	Symbol	Value	Unit
Power Supply Voltage	V_{CC} V_{EE}	+5.5 -16.5	Vdc
Digital Input Voltage	V_5 thru V_{12}	0 to +5.5	Vdc
Applied Output Voltage	V_O	+0.5, -5.2	Vdc
Reference Current	I_{14}	5.0	mA
Reference Amplifier Inputs	V_{14}, V_{15}	V_{CC}, V_{EE}	Vdc
Operating Temperature Range MC1508L8 MC1408L Series	T_A	 -55 to +125 0 to +75	°C
Storage Temperature Range	T_{stg}	-65 to +150	°C

ELECTRICAL CHARACTERISTICS (V_{CC} = +5.0 Vdc, V_{EE} = -15 Vdc, $\frac{V_{ref}}{R14}$ = 2.0 mA, MC1508L-8: T_A = -55°C to +125°C. MC1408L Series T_A = 0 to +75°C unless otherwise noted. All digital inputs at high logic level.)

Characteristic	Figure	Symbol	Min	Typ	Max	Unit
Relative Accuracy (Error relative to full scale I_O) MC1508L8, MC1408L8 MC1408L7, See Note 1 MC1408L6, See Note 1	4	E_r	 - - -	 - - -	 ±0.19 ±0.39 ±0.78	%
Settling Time to within ±1/2 LSB [includes t_{PLH}] (T_A = +25°C) See Note 2	5	t_S	-	300	-	ns
Propagation Delay Time T_A = +25°C	5	t_{PLH}, t_{PHL}	-	30	100	ns
Output Full Scale Current Drift		TCI_O	-	- 20	-	PPM/°C
Digital Input Logic Levels (MSB) High Level, Logic "1" Low Level, Logic "0"	3	 V_{IH} V_{IL}	 2.0 -	 - -	 - 0.8	Vdc
Digital Input Current (MSB) High Level, V_{IH} = 5.0 V Low Level, V_{IL} = 0.8 V	3	 I_{IH} I_{IL}	 - -	 0 -0.4	 0.04 -0.8	mA
Reference Input Bias Current (Pin 15)	3	I_{15}	-	-1.0	-5.0	μA
Output Current Range V_{EE} = -5.0 V V_{EE} = -15 V, T_A = 25°C	3	I_{OR}	 0 0	 2.0 2.0	 2.1 4.2	mA
Output Current V_{ref} = 2.000 V, R14 = 1000 Ω	3	I_O	 1.9	 1.99	 2.1	mA
Output Current (All bits low)	3	$I_{O(min)}$	-	0	4.0	μA
Output Voltage Compliance (E_r ≤ 0.19% at T_A = +25°C) Pin 1 grounded Pin 1 open, V_{EE} below -10 V	3	V_O	 - -	 - -	 -0.55, +0.4 -5.0, +0.4	Vdc
Reference Current Slew Rate	6	$SR\ I_{ref}$	-	4.0	-	mA/μs
Output Current Power Supply Sensitivity		PSRR(-)	-	0.5	2.7	μA/V
Power Supply Current (All bits low)	3	I_{CC} I_{EE}	- -	+13.5 -7.5	+22 -13	mA
Power Supply Voltage Range (T_A = +25°C)	3	V_{CCR} V_{EER}	+4.5 -4.5	+5.0 -15	+5.5 -16.5	Vdc
Power Dissipation All bits low V_{EE} = -5.0 Vdc V_{EE} = -15 Vdc All bits high V_{EE} = -5.0 Vdc V_{EE} = -15 Vdc	3	P_D	 - - - -	 105 190 90 160	 170 305 - 	mW

Note 1. All current switches are tested to guarantee at least 50% of rated output current

Note 2. All bits switched

NE570/571-F,N
SA571-F,N

DESCRIPTION

The NE570/571 is a versatile low cost dual gain control circuit in which either channel may be used as a dynamic range compressor or expandor. Each channel has a full wave rectifier to detect the average value of the signal; a linerarized, temperature compensated variable gain cell; and an operational amplifier.

The NE570/571 is well suited for use in telephone subscriber and trunk carrier systems, communications systems and hi-fi audio systems.

FEATURES

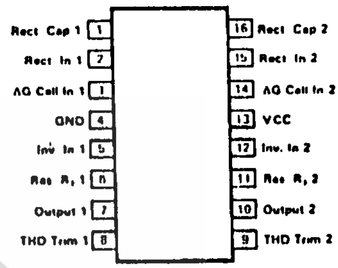
- Complete compressor and expandor in 1 IC
- Temperature compensated
- Greater than 110dB dynamic range
- Operates down to 6Vdc
- System levels adjustable with external components
- Distortion may be trimmed out

APPLICATIONS

- Telephone trunk compandor—570
- Telephone subscriber compandor—571
- High level limiter
- Low level expandor—noise gate
- Dynamic noise reduction systems
- Voltage controlled amplifier
- Dynamic filters

PIN CONFIGURATION

F, N PACKAGE

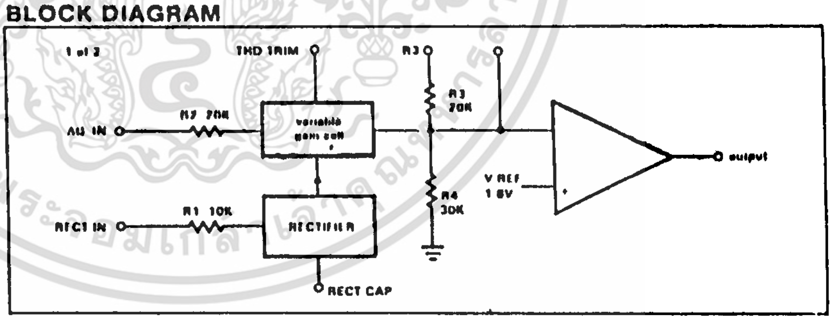


Order Part No.
NE570 F,N
NE571 F,N
SA571 F,N

ABSOLUTE MAXIMUM RATINGS

	PARAMETER	RATING	UNIT
	Positive supply		Vdc
	570	24	
	571	18	
T_A	Operating temperature range		
	NE	0 to 70	°C
	SA	-40 to +85	°C
P_D	Power dissipation	400	mW

BLOCK DIAGRAM



CIRCUIT DESCRIPTION

The NE570/571 compandor building blocks, as shown in the block diagram, are a full wave rectifier, a variable gain cell, an operational amplifier and a bias system. The arrangement of these blocks in the IC result in a circuit which can perform well with few external components, yet can be adapted to many diverse applications.

The full wave rectifier rectifies the input current which flows from the rectifier input, to an internal summing node which is biased at V_{REF}. The rectified current is averaged on an external filter capacitor tied to the C_{RECT} terminal, and the average value of the input current controls the gain of the variable gain cell. The gain will thus be proportional to the average value of the input signal for capacitively coupled voltage inputs as shown in the following equation. **Note that for capacitively coupled inputs** there is no offset voltage capable of producing a gain error. The only error will come from the bias current of the rectifier (supplied internally) which is less than .1μA.

$$G \propto \frac{|V_{IN} - V_{REF}|\ \text{ave}}{R_1}$$

or

$$G \propto \frac{|V_{IN}|\ \text{ave}}{R_1}$$

The speed with which gain changes to follow changes in input signal levels is determined by the rectifier filter capacitor. A small capacitor will yield rapid response but will not fully filter low frequency signals. Any ripple on the gain control signal will modulate the signal passing through the variable gain cell. In an expandor or compressor application, this would lead to third harmonic distortion, so there is a tradeoff to be made between fast attack and decay times, and distortion. For step changes in amplitude, the change in gain with time is shown by this equation.

$$G(t) = (G_{initial} - G_{final})\ e^{-t/\tau} + G_{final};\ \tau = 10K \times C_{RECT}$$

The variable gain cell is a current in, current out device with the ratio I_{OUT}/I_{IN} controlled by the rectifier. I_{IN} is the current which flows from the ΔG input to an internal summing node biased at V_{REF}. The following equation applies for capacitively coupled inputs. The output current, I_{OUT}, is fed to the summing node of the op amp.

$$I_{IN} = \frac{V_{IN} - V_{REF}}{R_2} = \frac{V_{IN}}{R_2}$$

A compensation scheme built into the ΔG cell compensates for temperature, and cancels out odd harmonic distortion. The only distortion which remains is even harmonics, and they exist only because of internal offset voltages. The THD trim terminal provides a means for nulling the internal offsets for low distortion operation.

The operational amplifier (which is internally compensated) has the non-inverting input tied to V_{REF}, and the inverting input connected to the ΔG cell output as well as brought out externally. A resistor, R_3, is brought out from the summing node and allows compressor or expandor gain to be determined only by internal components.

NE570/571-F,N
SA571-F,N

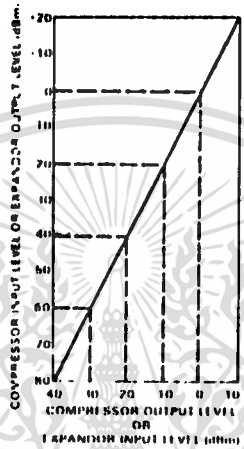
The output stage is capable of ±20mA output current. This allows a +13dBm (3.5V rms) output into a 300Ω load which, with a series resistor and proper transformer, can result in +13dBm with a 600Ω output impedance.

A band gap reference provides the reference voltage for all summing nodes, a regulated supply voltage for the rectifier and ΔG cell, and a bias current for the ΔG cell. The low tempco of this type of reference provides very stable biasing over a wide temperature range.

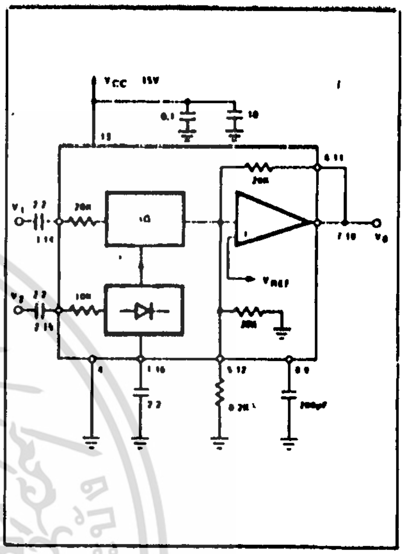
The typical performance characteristics illustration shows the basic input-output transfer curve for basic compressor or expandor circuits.

TYPICAL PERFORMANCE CHARACTERISTICS

BASIC INPUT-OUTPUT TRANSFER CURVE



TYPICAL TEST CIRCUIT



DC ELECTRICAL CHARACTERISTICS T_A 25°C, V_{CC} 15V[1]

PARAMETER		TEST CONDITIONS	NE570			NE/SA571[6]			UNIT
			Min	Typ	Max	Min	Typ	Max	
V_{CC}	Supply voltage		6		24	6		18	V
I_{CC}	Supply current	No signal		3.2	4.0		3.2	4.8	mA
	Output current capability		±20						mA
	Output slew rate			±.5					V/μs
	Gain cell distortion[2]	Untrimmed		.3	1.0		.5	2.0	%
		Trimmed		.05			.1		
	Resistor tolerance			±5	±15				%
	Internal reference voltage		1.7	1.8	1.9	1.65	1.8	1.95	V
	Output dc shift[3]	Untrimmed		±20	±50		±30	±100	mV
	Expandor output noise	No signal, 20Hz-20kHz		20					μV
				-15					dBRNC
	Unity gain level		-1	0	+1	-1.5	0	+1.5	dBm
	Gain change[2,4]	-40°C < T < 70°C		±.1			±.1		dB
		0°C < T < 70°C		±.1	±.2		±.1	±.4	
	Reference drift[4]	-40°C < T < 70°C		+2, -25	+10, -40		+2, -25	+20, -50	mV
		0°C < T < 70°C		±5	±10		±5	±20	
	Resistor drift[4]	-40°C < T < 70°C		+8, -0					%
		0°C < T < 70°C		+1, -0					
	Tracking error[5], input V_1 = 0dBm	Rectifier input, V_2							dB
		+6dBm		±.2					
		-10dBm		±.2	-2, +4		±.2	-2, +5	
		-20dBm		±.2	-3, +6		±.2	-4, +7	
		-30dBm		±.2	-5, +1		±.2	-1, +1.5	
		-40dBm		+.2, -4			+.2, -4		

NOTES

1. Except where indicated, the 571 specifications are identical to the 570.
2. Measured at 0dBm, 1kHz.
3. Expandor ac input change from no signal to 0dBm.
4. Relative to value at T_A = 25°C.
5. Relative to 0dBm.
6. Electrical characteristics for the SA571 only are specified over -40 to +85°C temperature range.

กิตติกรรมประกาศ

ผู้จัดทำขอขอบคุณ รศ. มนัส สังวรศิลป์ ที่กรุณาให้ความช่วยเหลือ และคำแนะนำ ในด้านต่างๆ ทำให้ปริญญานิพนธ์ฉบับนี้สำเร็จลุล่วงได้ด้วยดี

และขอบคุณ คุณธนา หงษ์สุวรรณ ที่ได้ช่วยเหลือในการจัดพิมพ์รายงานบางส่วน

เอกสารอ้างอิง

ก. เอกสารอ้างอิงที่เป็นวารสารภาษาไทย

1. เจริญ พงษ์สถิต, "เครื่องป้องกันโทรศัพท์ทางไกล", วารสารเซมิคอนดักเตอร์อิเลคทรอนิคส์, ฉบับที่ 46 หน้า 35-41

2. ประภากร สุวรรณะ, "ทฤษฎีและการใช้งานไอซีโวลเตจคอมพาราเตอร์", วารสารคอมพิวเตอร์อิเลคทรอนิคส์เวิลด์, ฉบับที่ 80, หน้า 178-186

ข. เอกสารอ้างอิงที่เป็นหนังสือภาษาไทยและภาษาอังกฤษ

1. น.ต.ดร.ไพศาล สงวนหมู่ , รศ.ยืน ภู่วรวรรณ , "การสื่อสารข้อมูลและไมโครคอมพิวเตอร์เนตเวอร์ค , บริษัทซีเอ็ดยูเคชั่นจำกัด , 2528

2. "คู่มือไอซี CMOS 4000 series" , บริษัทซีเอ็ดยูเคชั่นจำกัด , 2528

3. David C.Willen and Jeffrey I.Krantz , "8088 Assembler Language Programing The IBM-PC , "Howard W.Sams Co,Inc , 164 p ,1983

4. "IBM Technical Refference" ,International Bussiness Machines Corporation , 1-215 p , 1983

5. "Telecomunication Device" , Motorola Inc., 2-75 p ,1983

6. David F.Stout/Milton Kaufman , "HANDBOOK OPERATIONAL AMPLIFIER CIRCUIT DESIGN", McGraw-Hill ,Inc. , 10-1 p, 1976

7. "Linear Circuit Data Book",Texas Instrument Incorporation,1984

8. "Digital/Analog and Analog/Digial Conversion Handbook", Motorola , Inc. , 1980

9. "SCHOTTKY TTL DATA" , Motorola Inc. , 1983

10. William Sinnema ," Digital , Analog and Data Communication ", Prentice-Hall , 1986