ปีการศึกษา 2530

เรื่อง

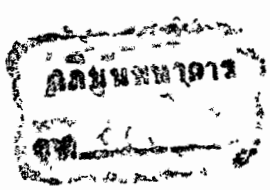
เครื่องผสมสัญญาณภาพจากวิดีโอและสัญญาณภาพจากคอมพิวเตอร์

โดย

1. นาย พิชัย	พูลมานะอุสาหะกุล	27.1129
2. นาย พีระพงศ์	พิมลพรรณ	27.1134
3. นาย มานพ	ธรรมสิริอนันต์	27.1151

อาจารย์ที่ปรึกษา

อาจารย์ พลผดุง ผดุงกุล



ปริญญานิพนธ์ ปีการศึกษา 2530

เรื่อง เครื่องผสมสัญญาณภาพจากวิดีโอและสัญญาณภาพจากคอมพิวเตอร์

ผู้จัดทำ

1.	นาย พิชัย	พูลมานะอุสาหะกุล	27.1129
2.	นาย พีระพงศ์	พิมลพรรณ	27.1134
3.	นาย มานพ	ธรรมสิริอนันต์	27.1151

อาจารย์ที่ปรึกษา

(อ. พลผดุง ผดุงกุล)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องผสมสัญญาณภาพจากวิดีโอและสัญญาณภาพจากคอมพิวเตอร์

นาย พิชัย พูลมานะอุสาหะกุล
นาย พีระพงศ์ พิมลพรรณ
นาย มานพ ธรรมสิริอนันต์

อ. พลพดุง ผดุงกุล อาจารย์ที่ปรึกษา
ปีการศึกษา 2530

บทคัดย่อ

เครื่องผสมสัญญาณภาพจากวิดีโอและสัญญาณภาพจากคอมพิวเตอร์ (Video - Computer Mixer) เป็นโครงงานที่ได้รับการปรับปรุงและพัฒนาต่อจากโครงงานเดิม Video Mixer โดยพัฒนาขีดความสามารถของเครื่องให้มีประสิทธิภาพดียิ่งขึ้น เปลี่ยนระบบบางส่วนให้มีเสถียรภาพดีขึ้น มีการเข้ารหัสสีบนข้อมูลภาพจากคอมพิวเตอร์เพื่อความสวยงามและยังสามารถเลือกได้หลายสี นอกจากนี้สัญญาณที่ผสมแล้วสามารถนำไปบันทึกด้วยเครื่องเล่นวิดีโอเทปได้ทันที หรือนำไปใช้กับทีวีสีทั่วไปได้ และโครงงานนี้ยังได้ออกแบบไว้ให้สามารถรองรับการเพิ่มระบบ ที่จะไปใช้กับ IBM PC Computer ได้ในอนาคต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ABSTRACT

This VIDEO-COMPUTER MIXER is developed from the last-year VIDEO MIXER to increse the facilities . Some systems have been changed to decrese the size and to provide more functions, more reliability and also more convenience .

FEATURES :

- Modulate colour on video dot data in PAL system for picture performance .
- Built in colout selector for 12 main colours .
- Mixed composite video signal can be recorded by video recorder .
- Built in RF MODULATION for TV reciever .
- System can be easily expanded for further improvement .

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทคัดย่อ	
บทที่ 1 บทนำ	1
บทที่ 2 ระบบโทรทัศน์ปัจจุบัน	3
บทที่ 3 การแสดงภาพของ APPLE II	27
บทที่ 4 หลักการทำงานและโครงสร้างของวงจร	39
บทที่ 5 วงจรส่วนดึงข้อมูลจาก Computer	42
บทที่ 6 วงจรส่วนดึงข้อมูลออกจากหน่วยความจำ	54
บทที่ 7 วงจรส่วน Charactor Shaping	64
บทที่ 8 วงจรส่วน ควบคุมการสร้างสัญญาณวิดีโอ และ หลักการซิ้งค์สี	66
บทที่ 9 วงจรส่วน Colour encoder และ Modulator	74
บทที่ 10 วงจรส่วน Colour Selector	81
บทที่ 11 วงจรส่วน แหล่งจ่ายไฟ	87
บทที่ 12 วงจรส่วน Mixer & RF Modulator	89
บทที่ 13 บทสรุป วิจารณ์ และข้อเสนอแนะ	91
บทที่ 14 ภาคผนวก	93
กิตติกรรมประกาศ	
หนังสืออ้างอิง	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

เครื่องผสมสัญญาณภาพวิดีโอกับสัญญาณจากคอมพิวเตอร์ (VIDEO-COMPUTER MIXER) นี้ ได้รับการพัฒนาและปรับปรุงต่อเนื่องมาจากโครงงานปีที่ผ่านมา โดยยังคงเจตนารมย์ของโครงงานเดิม เพื่อใช้เป็นสื่อการเรียนการสอน และการสื่อสารทั่วไป แต่ได้รับการแก้ไขในข้อบกพร่องบางอย่าง เพื่อเพิ่มคุณภาพของเครื่องโดยการจัดโครงสร้างของระบบใหม่เพื่อให้สามารถนำไปใช้งานได้ทนทานและมีเสถียรภาพดีกว่าเดิม นอกจากนี้ยังได้สร้างส่วนเพิ่มเติมด้วยคำนึงถึงผลการทำงานและความสะดวกในการใช้งานให้คล่องตัวยิ่งขึ้น สามารถนำไปใช้ประโยชน์ได้กว้างขึ้นอีกทั้งยังขยายระบบเพิ่มได้อีกในอนาคต

โครงงานนี้อาศัยหลักการเปลี่ยนระบบการสแกนภาพของข้อมูลบนจอคอมพิวเตอร์ให้เข้ากับระบบการสแกนภาพของโทรทัศน์ แล้วจึงนำเอาสัญญาณที่ได้รับการจัดระบบใหม่นี้ มาทำการเปลี่ยนให้เป็นสัญญาณวิดีโอ และทำการมอดดูเลทสัญญาณโครมาเข้าไปซึ่งเป็นตัวกำเนิดสีให้กับสัญญาณจากคอมพิวเตอร์แล้วจึงนำมาผสมกับสัญญาณวิดีโอกลายเป็นสัญญาณคอมโพสิตวิดีโอที่เป็นผลรวมของสัญญาณภาพทั้ง 2 แหล่งกำเนิด สัญญาณที่ได้สามารถนำไปอัดเข้าวิดีโอหรือถ้านำไปผสมกับสัญญาณวิทยุโดยผ่าน RF CONVERTER ก็สามารถนำไปใช้กับทีวีสีทั่วไปได้ การทำงานอย่างคร่าว ๆ ของระบบแบ่งออกเป็นส่วน ๆ ดังต่อไปนี้.

ส่วนดึงข้อมูลจาก COMPUTER

ข้อมูลที่เป็นลักษณะอนุกรมที่ถูกดึงมาจากคอมพิวเตอร์ APPLE II จะถูกนำมาเก็บเอาไว้ในหน่วยความจำ 1 ชุด เพื่อเตรียมพร้อมในการนำไปจัดระบบใหม่ให้กลายเป็นระบบ PAL ของทีวีทั้งการสแกนและการแสดงผล เนื่องจากการนำข้อมูลในชุดใหม่มาเก็บในหน่วยความจำครั้งต่อไปจะต้องรอข้อมูลจากชุดแรกถูกอ่านออกไปให้หมดเสียก่อน ซึ่งต้องใช้เวลา ทำให้ภาพที่ได้จากคอมพิวเตอร์หายไป 1 เฟรม ผลที่ตามมาจึงทำให้ภาพที่ได้ไม่ต่อเนื่องเกิดการกระพริบ การแก้ปัญหานี้จึงต้องใช้หน่วยความจำเพิ่มอีกชุดหนึ่ง เพื่อทำการเก็บข้อมูลจากคอมพิวเตอร์ในขณะที่หน่วยความจำชุดแรกถูกอ่านข้อมูลออกไปแสดงผล นั่นคือส่วนนี้จะมีหน่วยความจำ 2 ชุด ซึ่งทำงานสลับกัน

ส่วนดึงข้อมูลออกจากหน่วยความจำ

ส่วนนี้จะทำการดึงข้อมูลออกจากหน่วยความจำ โดยสัญญาณที่จะนำไปอ่านข้อมูลนี้ได้มาจากการคัดสัญญาณการสแกนภาพจากสัญญาณวิดีโอ เพื่อทำให้ข้อมูลที่ออกมาจากหน่วยความจำมีความถี่การสแกนในแนวดิ่ง และแนวนอนเหมือนกับสัญญาณวิดีโอเพื่อประโยชน์ในการผสมกันในภาคถัดไป ในการอ่านข้อมูลออกไปจะเลียนแบบลักษณะการอ่านข้อมูลของ APPLE II โดยใช้สัญญาณเคาเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารนี้ทุกครั้งที่มีการนำไปใช้

ที่มีความถี่ใกล้เคียงกับสัญญาณจากคอมพิวเตอร์ เพื่อให้มีลักษณะภาพและสัดส่วนของการแสดงผลเหมือนบนจอคอมพิวเตอร์อย่างไม่ผิดเพี้ยน

ส่วนปรับแต่งสัญญาณภาพของคอมพิวเตอร์

เพื่อให้ภาพที่ได้จากคอมพิวเตอร์มีความคมชัด และง่ายต่อการอ่านจึงทำการปรับปรุงข้อมูลการแสดงผลของคอมพิวเตอร์ใหม่ด้วยการสร้างขอบสีดำขึ้นทุก ๆ จุดของข้อมูล และยังสามารถขยายขนาดของจุดข้อมูลให้ใหญ่ขึ้นได้ด้วย

ส่วนสร้างสี การเลือกสี และการผสมสัญญาณ

ในส่วนนี้จะนำสัญญาณภาพจากคอมพิวเตอร์ที่ได้ทำการจัดระบบให้เข้ากับโทรทัศน์และได้ปรับแต่งเรียบร้อยแล้วมาทำการมอดดูเลทสัญญาณที่จะให้ข้อมูลมีสีสัน โดยวิธีการสร้างสัญญาณโครมาสอดเข้าไปกับข้อมูลของคอมพิวเตอร์ซึ่งจะสอดคล้องกับระบบการถอดรหัสสีของเครื่องรับโทรทัศน์สีทั่วไปที่จะทำการแสดงภาพสีได้ถูกต้อง นอกจากนี้ข้อมูลจากคอมพิวเตอร์ ยังสามารถเลือกสีได้หลาย ๆ สีตามต้องการโดยมีวงจรการเลือกสีเพิ่มเข้ามาด้วย เพื่อความสะดวกและความสวยงามของภาพที่ได้จากคอมพิวเตอร์ จากนั้นภาพที่ได้เข้าการมอดดูเลทสีแล้วจะนำไปผสมกับภาพจากวิดีโอโดยการสวิทช์จากอนาล็อคสวิทช์เพื่อให้สัญญาณถูกมัลติเพล็กซ์และผสมกันเป็นสัญญาณภาพวิดีโอที่ถูกซ้อนด้วยสัญญาณภาพจากคอมพิวเตอร์ และถ้าต้องการสัญญาณภาพที่เป็นลักษณะสัญญาณวิทยุเราสามารถนำสัญญาณคอมโพสิตที่ได้จากการผสมกันแล้วไปผ่านการผสมกันแล้วไปผ่านเข้าตลับวงจร RF มอดดูเลทเตอร์สำเร็จรูป สัญญาณเอาท์พุทที่ได้สามารถนำไปต่อเข้าโทรทัศน์สีได้โดยตรง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ระบบโทรทัศน์ปัจจุบัน

เนื่องจากโครงงานนี้ มีจุดประสงค์เพื่อใช้โทรทัศน์เป็นสื่อส่งผ่านและแสดงผล และยังมีการพัฒนาปรับปรุงสัญญาณภาพที่จะนำไปผสมกับสัญญาณวิดีโอจากโทรทัศน์ให้มีสีสันและสามารถเลือกสีตามต้องการได้ด้วย ดังนั้นเพื่อความเข้าใจโครงสร้างการทำงานของระบบอย่างสมบูรณ์ ในการสร้างภาพสีและการโค้ดสีจึงควรศึกษาถึงระบบโทรทัศน์และการสร้างภาพรวมทั้งการทำให้เกิดสีสันต่าง ๆ บนจอโทรทัศน์สีเสียก่อน ดังนี้.

2.1 ระบบโทรทัศน์

ระบบโทรทัศน์สำคัญ ๆ ที่ใช้ทั่วโลกขณะนี้มีอยู่ 3 ระบบคือ

1. ระบบ NTSC (National Television System Committee)
2. ระบบ SECAM (Sequeentiel a memoire) หรือ sequenteal colour with memory
3. ระบบ PAL (Phase Alternating Line)

ซึ่งแม้ว่าประเทศต่างๆ จะรับระบบนี้ไว้เป็นมาตรฐานในกิจการโทรทัศน์ของประเทศตนแต่รายละเอียดอื่นๆ ของระบบอาจมีความแตกต่างกันออกไปอีกโดยทั่วไปประเทศที่ใช้ระบบไฟฟ้าจ่ายตามบ้านแบบ 50 เฮิรตซ์ ก็จะใช้อัตราความถี่กวาดแนวดิ่งเท่ากับ 50 เฮิรตซ์ ซึ่งจำนวนเฟรมต่อวินาทีจะเป็น 25 เฟรม (FRAME) และ 30 เฟรมต่อวินาที

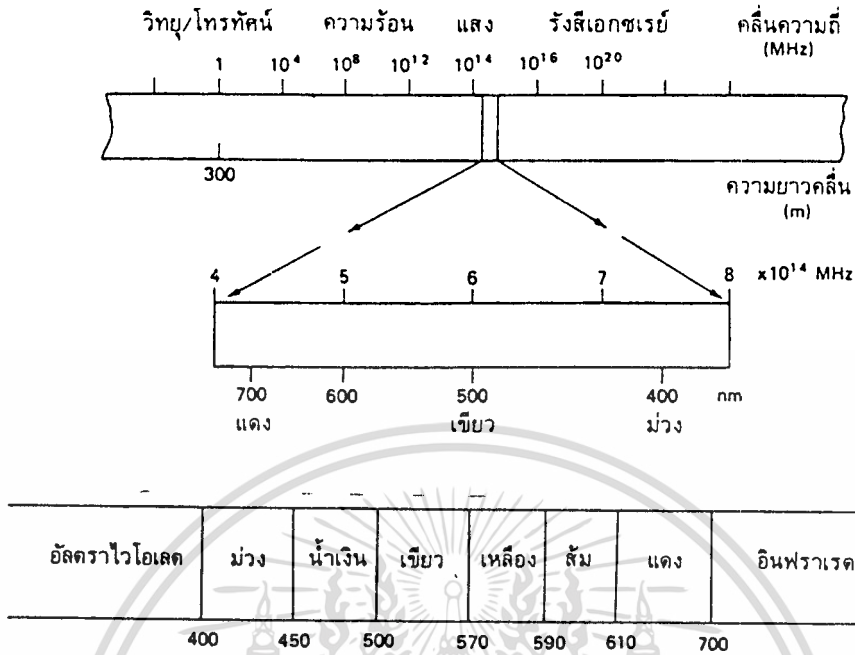
ประเทศไทยรับเอาระบบ PAL ซึ่งเป็นระบบที่ใช้แพร่หลายในประเทศภาคพื้นยุโรป คือ 625 เส้นต่อเฟรม และ 25 เฟรมต่อวินาที

2.2 การเกิดภาพและการสแกน

ก่อนที่จะศึกษาเกี่ยวกับระบบโทรทัศน์สีควรจะเข้าใจพื้นฐานของสีและควรผสมสีเสียก่อน สีที่นัยน์ตามองเห็นเกิดจากแสงที่ผสมกัน โดยแสงแต่ละสีจะมีคุณสมบัติเป็นคลื่นแม่เหล็กไฟฟ้าอย่างหนึ่งเช่นเดียวกับคลื่นวิทยุ ต่างกันตรงที่ความถี่และความยาวคลื่น คลื่นแสงเป็นคลื่นที่มีความยาวน้อยมากขนาดไมครอน และมีคุณสมบัติเป็นคลื่นแม่เหล็กไฟฟ้าทั่ว ๆ ไป คือมีความเร็ว 3x10 เมตรต่อวินาที

แสงสีขาว ถูกค้นพบว่าประกอบด้วยแสงสีต่าง ๆ หลายสี โดยการแสงสีขาวทะลุแท่งแก้วปริซึม (GLASS PRISM) และแสงแต่ละสีที่เห็นนั้นต่างก็มีความถี่และความยาวคลื่นใกล้เคียงกัน ดังรูปที่ 2.1 โดยขอบเขตของความยาวคลื่นของแสงสีต่าง ๆ มีค่าดังนี้.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.1 ย่านความถี่ของคลื่นแสงเทียบกับคลื่นอื่นๆ

สีม่วง	ประมาณ	400-450	มิลลิไมครอน
สีน้ำเงิน	ประมาณ	450-500	มิลลิไมครอน
สีเขียว	ประมาณ	500-570	มิลลิไมครอน
สีเหลือง	ประมาณ	570-590	มิลลิไมครอน
สีส้ม	ประมาณ	590-610	มิลลิไมครอน
สีแดง	ประมาณ	610-700	มิลลิไมครอน

จากความรู้ในเรื่องการผสมสีแสงว่า แสงที่เห็นเป็นสีต่าง ๆ นั้นมีความยาวคลื่นและความถี่ไม่เท่ากัน การที่เรามองเห็นสีสันก็คือ เรามองเห็นแสงความถี่ต่าง ๆ กัน แสงจึงเป็นพื้นฐานของเรื่องสีในระบบโทรทัศน์สี การสร้างภาพสีและการกำเนิดสัญญาณภาพสีอาศัยหลักการผสมสีแสง ซึ่งเป็นการผสมเชิงบวก (ADDITIVE MIXING)

แม่สีแสง (PRIMARY COLOUR) มีอยู่ 3 สี คือ สีแดง สีเขียว สีน้ำเงิน เรานิยมเรียกย่อ ๆ ว่า R,G,B การมองเห็นสีของวัตถุเช่น สีรถ หรือสีน้ำมันนั้นเกิดจากการผสมเชิงลบคือ วัตถุจะดูดสีอื่น ๆ ไว้จนหมดยกเว้นสีที่เราเห็นจะถูกสะท้อนออกมาไม่ดูดกลืนเอาไว้ ซึ่งต่างจากสีที่เกิดจากแสง สีที่เกิดจากการผสมแม่สีแสงเราเรียกว่า สีผสม เช่น สีแดงและสีเขียวผสมกันได้สีเหลือง สีเขียวผสมกับน้ำเงินได้สีน้ำเงินเขียวหรือ Cyan และสีแดงผสมกับสีน้ำเงินได้สีม่วงแดงหรือ Magenta และจากการทดลองผสมแสงสี ปรากฏว่าเราสามารถสร้างสีต่าง ๆ ขึ้นใหม่ได้มากมาย โดยการผสมแม่สีทั้งสาม แดง น้ำเงิน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เขียว โดยการปรับความเข้มหรือส่วนผสมของแม่สี ดังรูปที่ 2.2

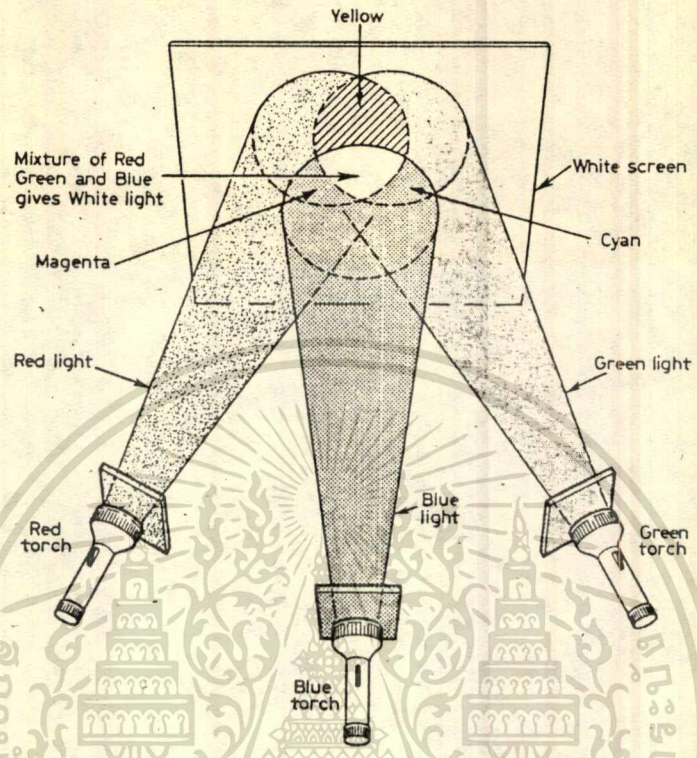


Fig. 4. A combination of the three primary colours red, blue and green gives white light. In this simple experiment three torches with filters in front produce red, blue and green beams of light which where they overlap on the white screen produce white illumination.

รูปที่ 2.2 การผสมสีแสงของแม่สีทั้งสามคือ R,G,B

ในการเลือกส่วนผสมของแม่สีแสงนั้น ได้รับการตกลงเป็นมาตรฐานเอาไว้ เพื่อให้สัดส่วนที่แสงสีผสมกันแล้วจะได้สีสันครบถ้วนตามที่มีอยู่ตามธรรมชาติและใกล้เคียงที่สุด ตามไดอะแกรม 2.3 ที่เรียกว่า Chromaticity Diagram

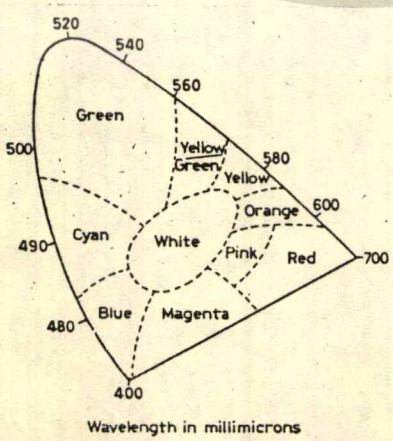


Fig. 3. The chromaticity diagram.

รูปที่ 2.3 โครมาติดซิตี้ ไดอะแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในรูปที่ 2.3 แสดงรูปลิ้น (Tounge Shape) ที่ใช้ในการวัดสี ซึ่งเรียกว่าโครมาติซิตี้ไดอะแกรม สีที่ปรากฏในภาพทั้งหมดสามารถสร้างขึ้นโดยการเลือกแม่สีทั้ง 3 คือ R,G, B มาผสมกันโดยปรับสัดส่วนให้พอเหมาะ สังเกตว่าบริเวณกลาง ๆ ของรูปลิ้นจะมีความเข้มสีน้อยเพราะมีส่วนผสมสีขาวมาก

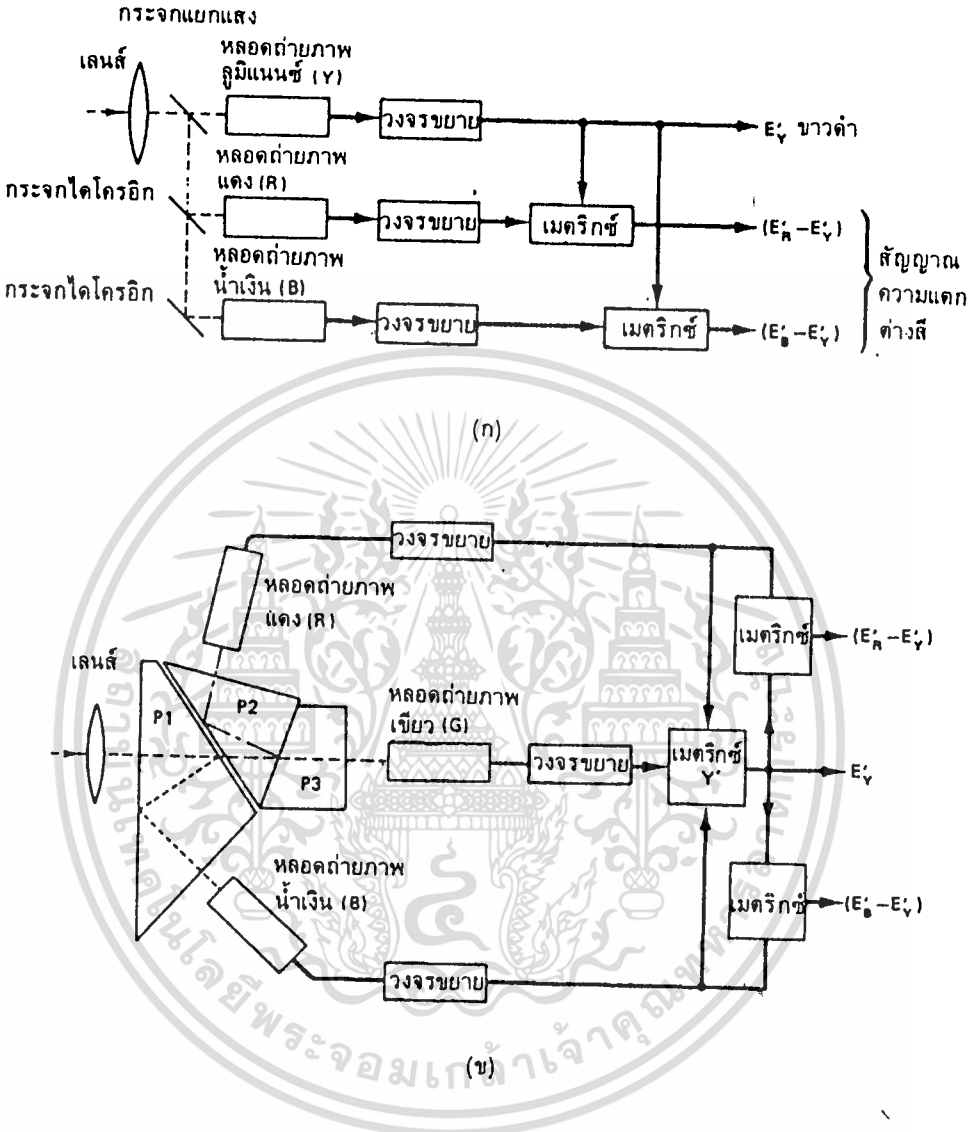
2.3 การกำเนิดสัญญาณแม่สี R,G,B และสัญญาณ Y

หลักการของการส่งภาพในระบบโทรทัศน์สีก็คือ ตรวจสอบว่าภาพสีนั้นประกอบด้วยแม่สีเป็นปริมาณมากน้อยเท่าใด แล้วส่งข้อมูลของปริมาณแม่สีออกไปเครื่องรับ เครื่องรับก็จะนำข้อมูลปริมาณแม่สีนี้มาปรับแม่สีแล้วผสมกันตามสัดส่วน ก็จะได้ภาพสีที่ต้องการลองเปรียบเทียบกับระบบโทรทัศน์ขาวดำ ข้อมูลที่ส่งไปไม่ใช่เป็นปริมาณแม่สีแต่เป็นปริมาณความสว่าง

วิธีการตรวจปริมาณสีของภาพทำได้ด้วยการแยกแสงออกโดยใช้ กระจกไดโครอิก (Dichroic mirror) กระจกนี้มีคุณสมบัติให้แสงที่เราต้องการผ่านได้ส่วนแสงที่ไม่ต้องการจะสะท้อนทิ้งไปด้วยกระจกนี้เราสามารถแยกแสงสีแดง สีเขียว และสีน้ำเงินออกมา แล้วจึงนำแม่สีแสงที่แยกออกมานี้ไปแปลงเป็นสัญญาณไฟฟ้าด้วย หลอดถ่ายภาพ

ในรูปที่ 2.4 จะเห็นว่าแสงจากภาพสะท้อนผ่านเลนส์ของกล้องถ่ายโทรทัศน์สี แยกผ่านที่กระจกไดโครอิก 3 ชุดเป็นแม่สีทั้ง 3 คือ R,G,B แปลงเป็นสัญญาณไฟฟ้าที่หลอดถ่ายภาพและขยายสัญญาณให้โตขึ้น ในรูปที่ 2.4 (ก) เป็นภาพที่เขียนให้ดูง่าย ส่วนรูปที่ 2.4 (ข) เป็นลักษณะการจัดเรียงของกระจก (ปริซึม) และหลอดถ่ายภาพในทางปฏิบัติ สัญญาณภาพทั้งสามคือ สัญญาณ R สัญญาณ G และสัญญาณ B หลังจากขยายให้มีขนาดเหมาะสมแล้วจะถูกนำมาผ่านกรรมวิธีบางอย่างก่อนที่จะไปเข้าภาคเครื่องส่งออกอากาศต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.4 การสร้างสัญญาแภาพโดยใช้กระจกไดโครอิกแยกแม่สี (ก) แสดงการจัดวางของกระจกและหลอดถ่ายภาพอย่างง่าย (ข) แสดงการจัดวางในทางปฏิบัติซึ่งใช้ปริซึมไดโครอิกแทนกระจก

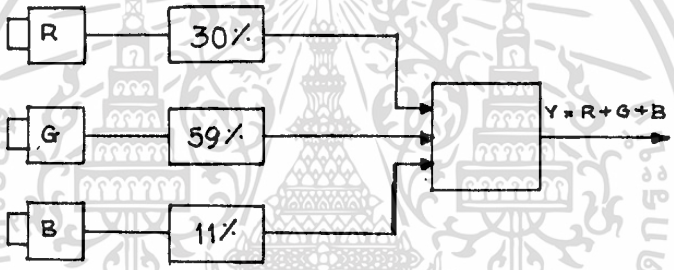
สัญญาณแม่สีจากกล้องถ่ายภาพทั้งสามสี R,G,B ในรูปที่ จะไม่สามารถส่งไปได้เพราะต้องมีกรรมวิธีเปลี่ยนรูปสัญญาณให้เหมาะสมเสียก่อนอันเนื่องจากต้องปรับให้ระบบโทรทัศน์สีใช้ร่วมกับระบบโทรทัศน์ขาวดำที่มีอยู่เดิมได้ ด้วยเหตุนี้เองที่ทำให้ระบบโทรทัศน์สีมีความซับซ้อนกว่าระบบโทรทัศน์ขาวดำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 กรรมวิธีสอดแทรกสัญญาณสี

จากการทดลองเปรียบเทียบความสว่างกันโดยให้แสงสีขาวสว่าง 100 เปอร์เซ็นต์ จะพบว่าตามนุษย์เรารู้สึกว่า แสงสีแดงสว่าง 30 เปอร์เซ็นต์ของแสงสีขาว แสงสีเขียวสว่าง 59 เปอร์เซ็นต์ และแสงสีน้ำเงินสว่าง 11 เปอร์เซ็นต์ ของแสงสีขาว เราสามารถนำมาสร้างสัญญาณขาวดำจากสัญญาณแม่สี R,G,B ได้ ต่อไปนี้จะเรียกสัญญาณขาวดำว่า สัญญาณ Y หรือสัญญาณลูมิแนนซ์ (Luminance) ลูมิแนนซ์ หมายถึง สว่าง ในที่นี้สัญญาณลูมิแนนซ์ (Y) คือสัญญาณความสว่างหรือสัญญาณขาวดำนั่นเอง วิธีการสร้างสัญญาณ Y ก็คือนำสัญญาณ R,G,B มารวมกัน (ทางไฟฟ้า) ตามสัดส่วนที่ตารู้สึกสว่างเทียบกับแสงสีขาวดังสมการต่อไปนี้

$$Y = 0.30\ R + 0.59\ G + 0.11\ B$$



รูปที่ 2.5 การสร้างสัญญาณ Y จากสัญญาณแม่สี R,G,B

ในหัวข้อที่แล้ว เราอธิบายวิธีการสร้างสัญญาณให้เครื่องรับโทรทัศน์ขาวดำสามารถรับภาพได้ถูกต้องตามสัดส่วนความสว่างของสีต่าง ๆ ในหัวข้อนี้เราจะศึกษาว่าเราจะส่งสัญญาณสีอย่างไรเพื่อให้เครื่องรับโทรทัศน์รับสัญญาณสีได้ และถ้าเครื่องรับโทรทัศน์ขาวดำรับสัญญาณสีนี้ก็ไม่มีผลเสียหายอย่างใด

สัญญาณสีที่ส่งไปยังเครื่องรับโทรทัศน์สีนั้นต้องเพียงพอเพื่อให้เครื่องรับสามารถคืนตัวสัญญาณแม่สีในการสร้างภาพสีได้ ในทางปฏิบัติเราเลือกส่งสัญญาณความแตกต่างสี (Colour Difference) ซึ่งเป็นผลต่างของสัญญาณแม่สีกับสัญญาณ Y (แทนที่จะส่งสัญญาณแม่สีเฉย ๆ ไป) ในที่นี้สัญญาณความแตกต่างสีก็คือ (R-Y),(G-Y),และ (B-Y)

จากตารางที่ 1.1 จะเห็นว่าสีเหลืองประกอบด้วยสัญญาณ R = 1 หน่วย, G = 1, B = 0 สัญญาณ Y ของสีเหลืองมีความสว่าง 89 เปอร์เซ็นต์ (Y = 0.89) สำหรับสัญญาณความแตกต่างสี (R - Y) = 0.11 (G - Y) และ (B - Y) = -0.89

เราทดลองคำนวณค่าสัญญาณความแตกต่างสีของสีต่าง ๆ นี้แสดงในตารางที่ 1.1 จะพบว่าค่าเฉลี่ยของสัญญาณความแตกต่างสี (R-Y) = 0.47 ,(G-Y) = 0.27 ,(B-Y)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

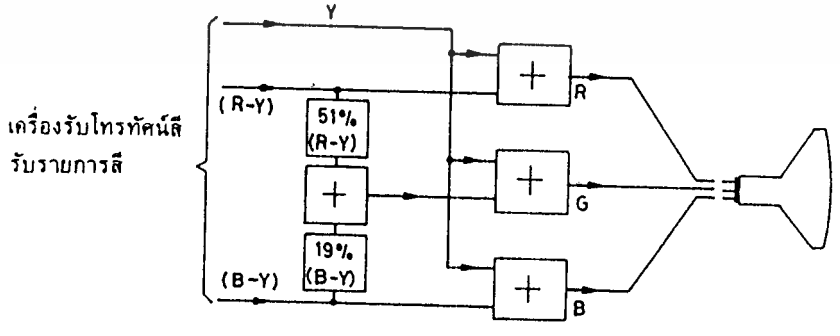
= 0.59 ซึ่งไม่เท่ากัน จะเห็นว่ามุมเฉลี่ยของ (R-Y) กับ (B-Y) โตกว่าของ (G-Y) เราจึงเลือกส่งสัญญาณ (R-Y) และ (B-Y) ไปให้เครื่องรับ (ส่วน (G-Y) ให้เครื่องรับผลิตขึ้นมาใหม่) การเลือกส่งสัญญาณที่มีขนาดใหญ่กว่ามีข้อดีตรงที่มีภูมิต้านทานต่อนอยส์ (Noise) มากกว่า

ตารางที่ 1.1 ค่าของ Y, R, G, B และความแตกต่างสีของแม่สีและสีผสม

	R	G	B	Y	(R – Y)	(G – Y)	(B – Y)
เหลือง	1.0	1.0	0	0.89	0.11	0.11	- 0.89
น้ำเงินเขียว	0	1.0	1.0	0.7	- 0.7	0.3	0.3
เขียว	0	1.0	0	0.59	- 0.59	0.41	-0.59
ม่วงแดง	1.0	0	1.0	0.41	0.59	- 0.41	0.59
แดง	1.0	0	0	0.3	0.7	- 0.3	- 0.3
น้ำเงิน	0	0	1.0	0.11	- 0.11	-0.11	0.89
ค่าทางคณิตศาสตร์ของ (R – Y), (G – Y) และ (B – Y)					0.47	0.27	0.59

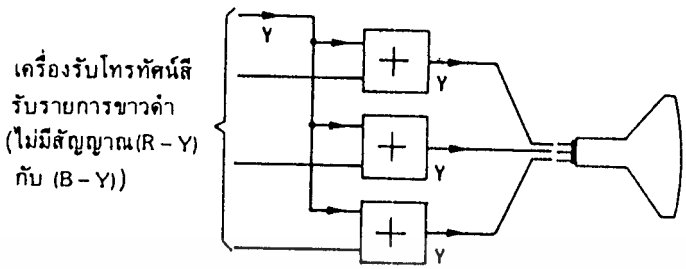
รูปที่ 2.6 ตารางค่าของ Y,R,G,B และความแตกต่างสีของแม่สีและสีผสม

เหตุที่เราส่งสัญญาณสี (R-Y) กับ (B-Y) ไปเพียงสองสัญญาณ ก็เพราะว่าสัญญาณทั้งสองกันสัญญาณ Y เพียงพอที่จะให้เครื่องรับโทรทัศน์สีสามารถคืนรูปสัญญาณแม่สี R,G,B



(ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(ข)

รูปที่ 2.7 การสร้างภาพสี หรือขาวดำจากสัญญาณ Y และ (R-Y) กับ (B-Y)

รูปที่ 2.7 การสร้างภาพสีหรือขาวดำจากสัญญาณ Y และ (R-Y) กับ (B-Y)

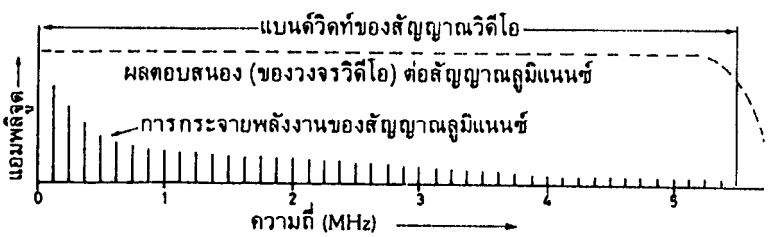
เพื่อสร้างภาพสีได้ ตามรูปที่ 2.7 จะเห็นว่าเครื่องรับสามารถผลิตสัญญาณ (G-Y) ขึ้นเองได้โดยการผสมสัญญาณ (R-Y) กับ (B-Y) ตามสัดส่วนที่พอเหมาะ โดย

$$(R-Y) = -1.96\ (G-Y) - 0.373\ (B-Y)$$

$$(B-Y) = -2.68\ (R-Y) - 5.26\ (G-Y)$$

$$(G-Y) = -0.51\ (R-Y) - 0.19\ (B-Y)$$

สรุปแล้วสัญญาณสีที่เราส่งไปให้เครื่องรับโทรทัศน์สีก็คือ สัญญาณความแตกต่างสี (R-Y) กับ (B-Y) เนื่องจากแบนด์วิดท์ (Bandwidth) ของคลื่นโทรทัศน์จะต้องคงเดิม ฉะนั้นสัญญาณ (R-Y) กับ (B-Y) จะต้องลอดแทรกอยู่ในแบนด์วิดท์นี้โดยไม่รบกวนกับสัญญาณ Y ดูรูปที่ 2.8



รูปที่ 2.8 การกระจายพลังงานของสัญญาณ Y เป็นกลุ่มก้อนย่อย ๆ ที่มีความถี่เป็น 1,2,3... เท่าของความถี่ Line F(Hor)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การสอดแทรกสัญญาณสีลงไปตรงช่องว่างของสัญญาณ Y นั้นต้องเลือกให้ค่าความถี่ให้พอเหมาะ เพื่อให้ฮาร์มอนิกของสัญญาณสีตกลงตรงกลาง ๆ ช่องว่างพอดี ในที่นี้เราเลือกความถี่ที่เป็นจำนวนเท่าของครึ่งของความถี่ลายน์ (Half-Line Frequency) หรือเป็นจำนวนเท่าของ 15,625 /2 = 7812.5 เฮิรตซ์ ความถี่ที่เป็นจำนวนเท่าของ 7812.5 เฮิรตซ์นี้จะตกลงตรงกลางช่องว่างของสัญญาณ Y พอดี (ดูรูปที่ 2.9) การสอดแทรกระหว่างสัญญาณ Y กับสัญญาณสีนี้เปรียบเหมือนกับการผสมน้ำกับน้ำมัน จะไม่มีการรบกวนกันเมื่อผสมกันแล้วก็สามารถแยกจากกันได้

รูปที่ 2.9 ความถี่ของสัญญาณพาหะรองสีจะต้องอยู่ห่างจากพลังงานของสัญญาณ Y และพาหะเสียง

การสอดแทรกสัญญาณสีลงตรงกลางระหว่างช่องว่างของพลังงานของสัญญาณ ทำได้โดยการมอดูเลตสัญญาณสี (R-Y) กับ (B-Y) ลงบนพาหะรอง(Subcarrier) นั่นคือเราเอาสัญญาณทั้ง (R-Y) มอดูเลตลงบนสัญญาณพาหะรอง โดยเลือกความถี่ของพาหะรองต้องเป็นจำนวนเท่าของครึ่งความถี่ลายน์ดังที่กล่าวมาในตอนต้น เพื่อให้พลังงานส่วนใหญ่ของพาหะรองอยู่ห่างจากพลังงานส่วนใหญ่ของสัญญาณ Y ดูรูปที่ 2.9

นอกจากนี้การเลือกความถี่ของพาหะรองสำหรับสัญญาณสี ต้องเผื่อสัญญาณไซด์แบนด์ด้านสูง (Upper Sideband) ของสัญญาณพาหะรองและอยู่ห่างจากสัญญาณพาหะเสียง (Sound Carrier) พอสมควร ในทางปฏิบัติความถี่ของสัญญาณพาหะรองสี (Colour Subcarrier) จะมีค่าประมาณ 567 เท่าของครึ่งความถี่ลายน์หรือประมาณ 4.43 เมกะเฮิรตซ์

เพราะเหตุที่ตามนุษย์เราไม่ไวต่อสีสันและความเข้มสีเหมือนกับความสว่างมากมัก ฉะนั้นแบนด์วิดท์ของสัญญาณสีจึงไม่จำเป็นต้องกว้างมากนัก ดังรูปที่ 2.9 แบนด์วิดท์ของสัญ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ญาณสีจะแคบกว่าแบนด์วิดท์ของสัญญาณ Y

2.5 การผสมสัญญาณสี

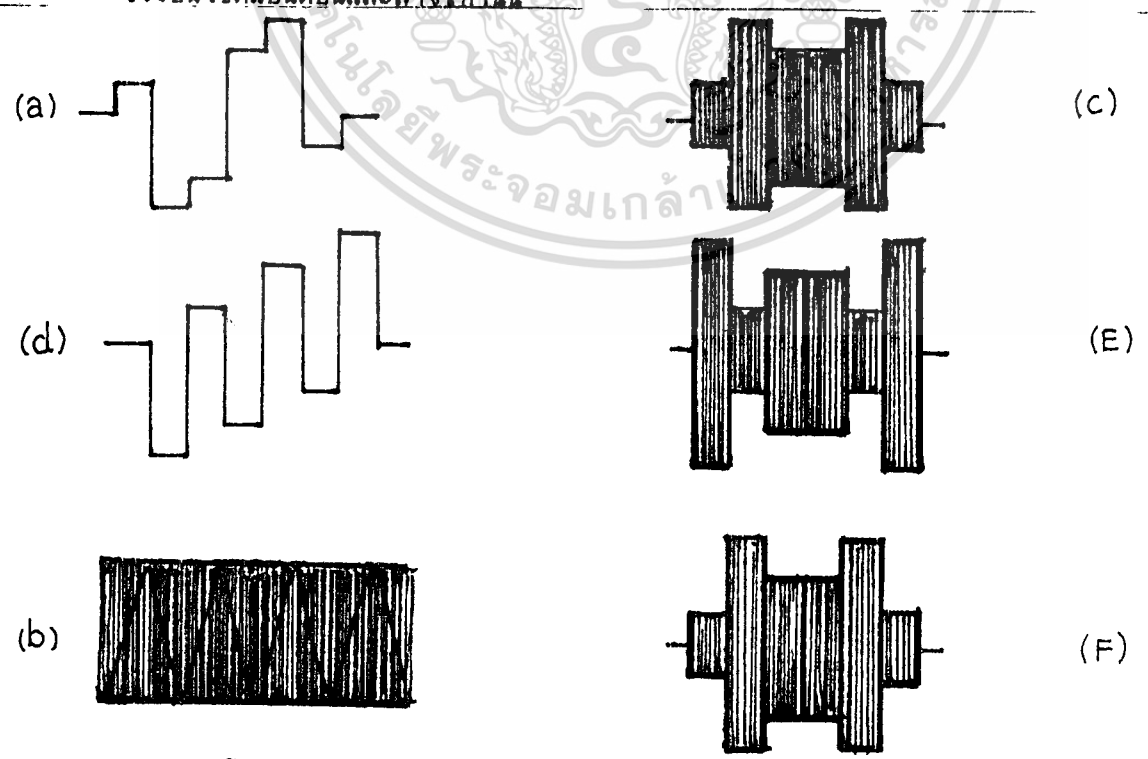
ต่อไปนี้จะได้อธิบายถึงการผสมสัญญาณสี (R-Y) และ (B-Y) ซึ่งสัญญาณที่ได้จะมีลักษณะที่พร้อมจะเอาไป MODULATE กับสัญญาณ RF Carrier หลักกว้าง ๆ ของการ MODULATE มีดังนี้.

1. นำสัญญาณ (R-Y) และ (B-Y) ไปผสมกับคลื่นพาห์ย่อย (SUBCARRIER) ซึ่งจะเป็นการผสมแบบ AM ดังรูปที่ 2.10

คลื่นพาห์จะเป็นสัญญาณ SINE WAVE ถ้าระบบ NTSC จะมีความถี่เท่ากับ 3.579545 MHz ส่วนระบบ PAL จะเท่ากับ 4.4336875 MHz

จากรูป 2.10 สัญญาณ (R-Y) ดังรูป (a) จะเข้าผสมกับคลื่นพาห์รูป (b) ได้เป็นคลื่นหมายเลข (c) ตามวิธีการผสมแบบ AM Amplitude ของคลื่นพาห์จะเปลี่ยนไปตามขนาดคลื่น (R-Y) ลักษณะของคลื่นที่ได้จะเป็นดังรูป (c) ทำนองเดียวกับคลื่น (B-Y) ดังรูป (d) ก็จะผสมกับ Subcarrier รูป (b) ได้เป็นคลื่นผสม (B-Y) ดังรูป (e)

2. การ Suppress คลื่นผสม คลื่นผสม (R-Y) และ (B-Y) (ดังรูป (c) และ (e)) จะถูกบีบหรือ ซับเพรส คลื่นพาห์ย่อยนั้นออกเสีย นั่นคือคลื่นความถี่ 3.579545 MHz หรือ 4.43361875 MHz ถูกกำจัดออกไปหมดแล้วเหลือแต่คลื่น (R-Y) หรือ (B-Y) ซึ่งเป็นไซด์แบนด์บนและล่างเท่านั้น



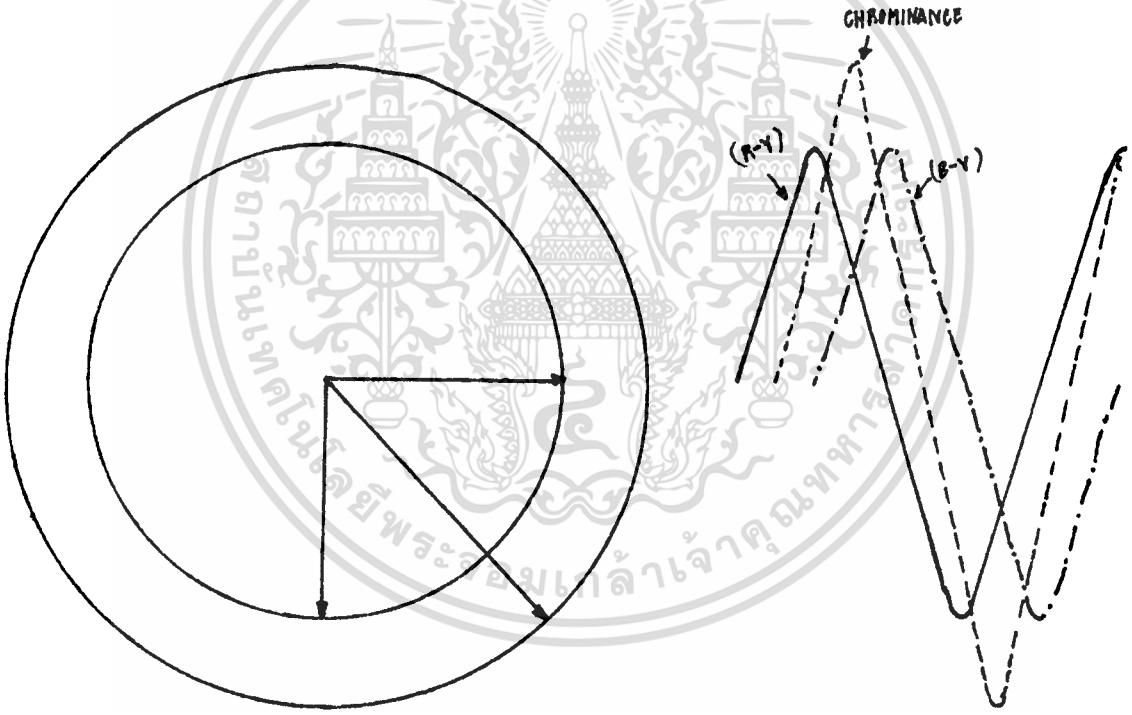
รูปที่ 2.10 แสดงถึงวิธีการเกิด QAM ระหว่างสัญญาณ (R-Y) กับ (B-Y)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. การทำ QAM

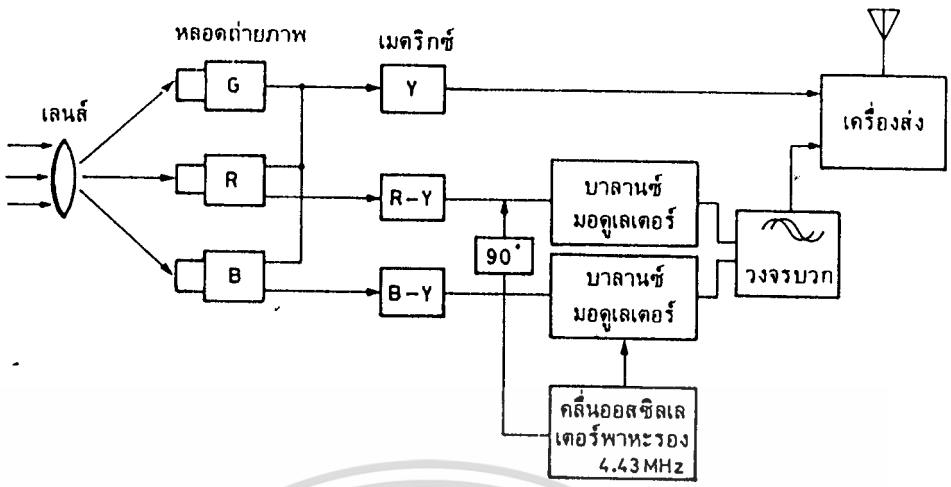
เมื่อเราได้คลื่นผสม (R-Y) รูป (c)และคลื่นผสม (B-Y) รูป (e) แล้วเราจะนำมาทำ "Q" ได้เป็นคลื่นสีรวม (Chrominance Signal) รูป (f) การผสมดังกล่าวมาในข้อ 1,2,3 นี้จนได้เป็นสัญญาณรวมเรียกว่าเป็นการผสมแบบ QAM (Quadrature Amplitude Modulation) จะเห็นว่า (R-Y) กับ (B-Y) ต่างก็ไปผสมกับคลื่น RF (ความถี่ 3.579545 MHz หรือ 4.43361875 MHz) แบบ AM ก่อนแล้วทำการ Suppress คลื่น RF นั้นออกจากนั้นจึงนำเอาคลื่น (R-Y) มาวางไว้หน้าคลื่น (B-Y) ด้วยมุม 90 องศา ฉนั้นคลื่น (R-Y) และ(B-Y) ก็จะผสมกันได้เป็นสัญญาณผสมดังรูป (f)

พิจารณารูป 2.11 แสดงการรวมสัญญาณระหว่าง(R-Y) ซึ่งมีมุม 0 องศากับสัญญาณ (B-Y) มุม Lag 90 องศากับสัญญาณ (R-Y) ผลลัพธ์จะได้สัญญาณ (f) ดังรูป 2.11



รูปที่ 2.11 แสดงการรวมกันระหว่างคลื่น AM ของ (R-Y) กับ คลื่น AM ของ (B-Y) โดยมุมห่างกัน 90 องศา เรียกว่าการผสมแบบ QAM

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.12 บล็อกไดอะแกรมแสดงการมอดูเลทสัญญาณ (R-Y) กับ (B-Y) แล้วนำไปสอดแทรกกับสัญญาณ Y เพื่อส่งไปยังภาคเครื่องส่งออกอากาศต่อไป

การสอดสัญญาณสี

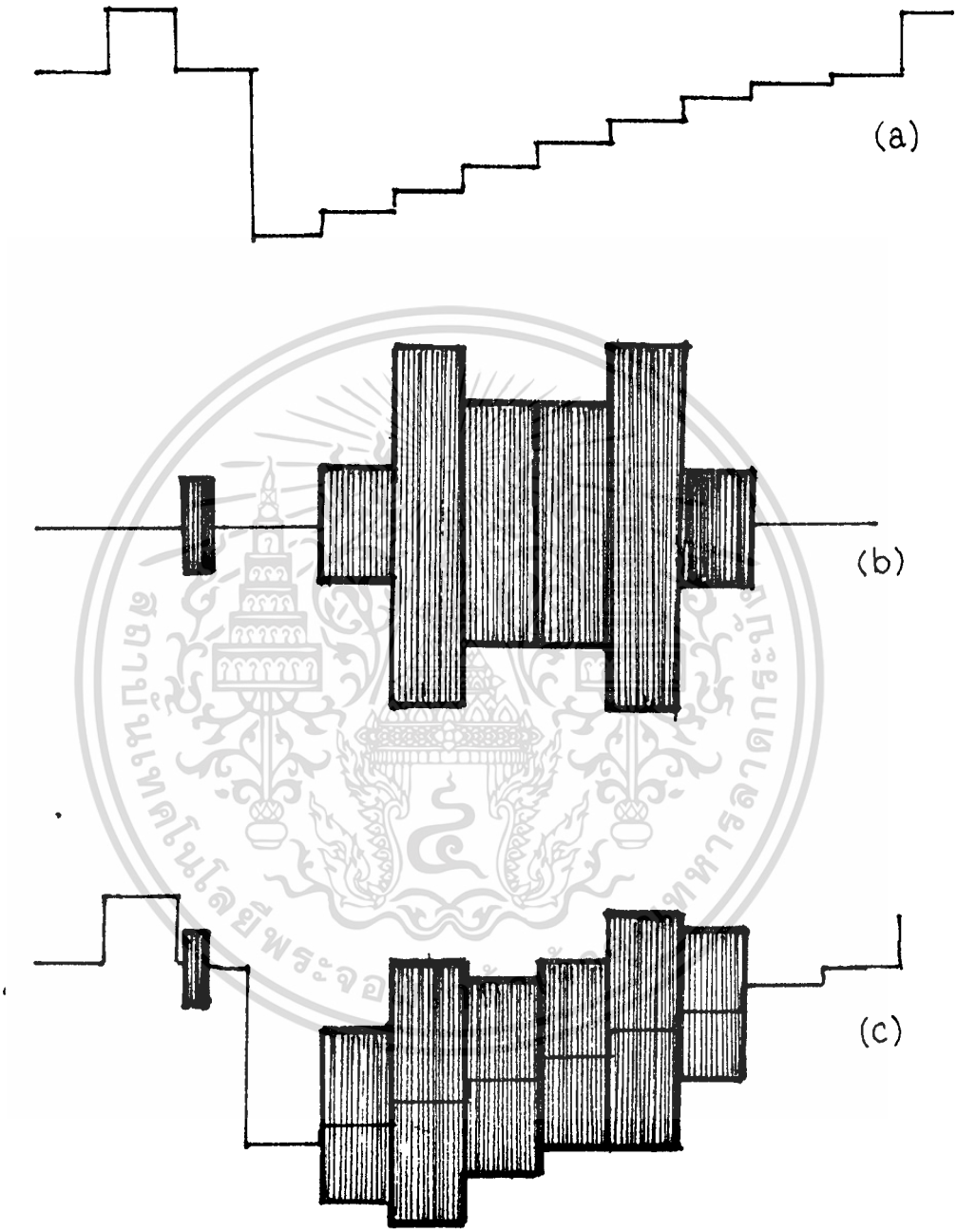
เราได้ทราบหลักการกว้าง ๆ แล้วว่าสัญญาณ (R-Y) และ (B-Y) นั้นผสมกันแบบ QAM ทำให้ได้สัญญาณรวม (f) หรือ Chrominance ในการส่ง TV สีนั้นทั้งระบบ NTSC และ PAL จะนำสัญญาณรวม (f) นี้สอดเข้าไปในสัญญาณภาพขาวดำ ขอให้พิจารณารูป 2.13 ประกอบ

1. รูป 2.13 A เป็นสัญญาณ Luminance ประกอบไปด้วยสัญญาณ Sync ,Blank. และ Video Signal เนื่องจากสัญญาณภาพนี้เป็นแบบ Negative มอดูเลชั่นฉนั้นยอดของคลื่นสัญญาณจะเป็นลบแต่ที่เขียนหัวขึ้นเพื่อความสะดวกต่อการเขียนและการมองเท่านั้น

2. Choemomamce และสัญญาณ Y รูปที่ 2.13 B คือสัญญาณ Chrominance รูป 2.13 A คือสัญญาณ Luminance (Y) ซึ่งสัญญาณ Chrominance นี้จะขึ้นไปผสมตามระดับความสว่างของสัญญาณภาพ ดังรูป 2.13 C

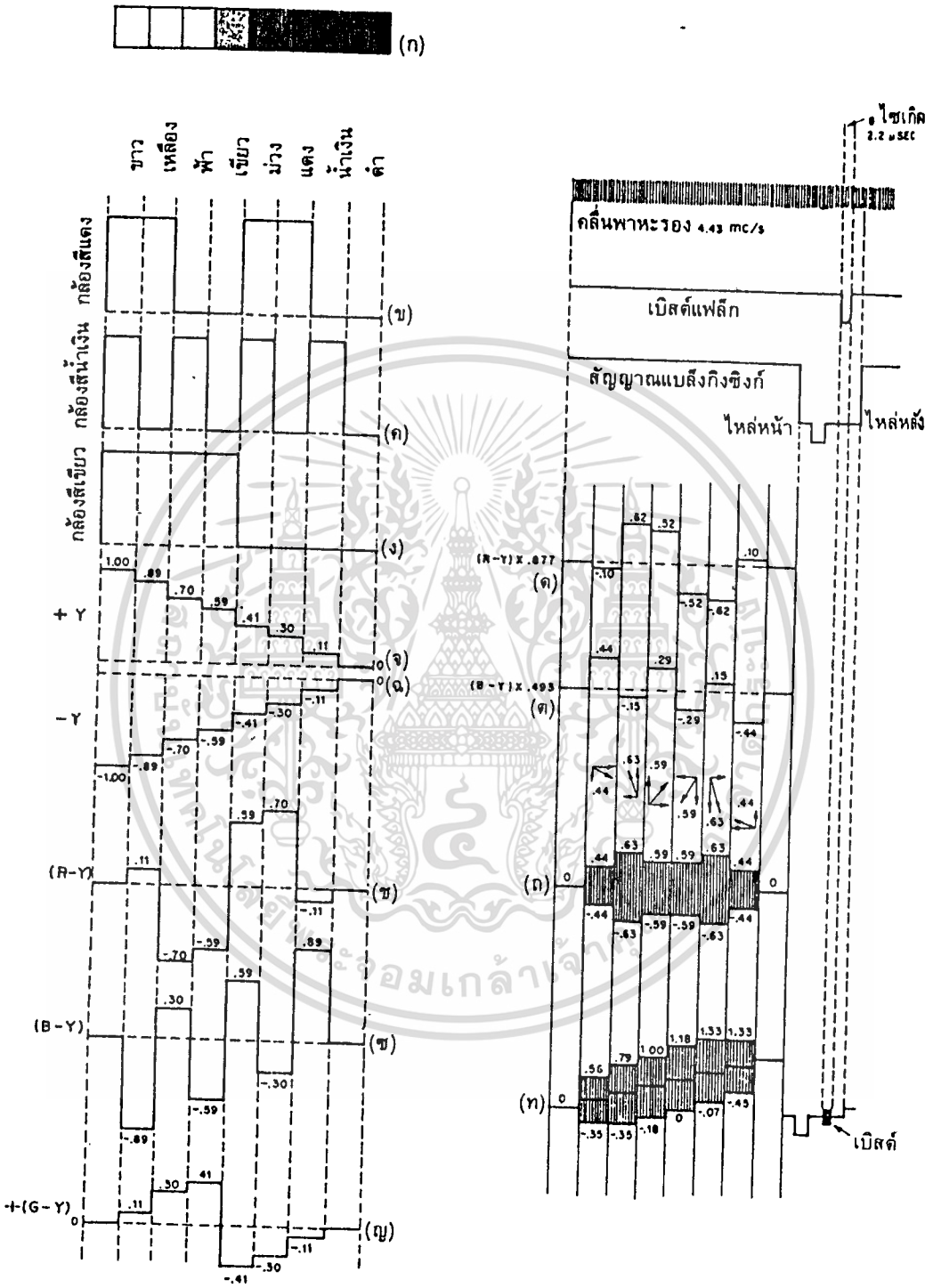
3. สัญญาณ Burst บางครั้งเรียกว่าสัญญาณ Color Sync. ทำหน้าที่เป็นตัว Reference ให้ภาค OSC ของเครื่องรับโทรทัศน์สร้าง Sub Carrier ออกมาซึ่งจะมีความถี่และ PHASE ตรงกับ Sub Carrier ดั้งเดิมของเครื่องส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.13 แสดงการรวมสัญญาณระหว่าง Chrominance Signal และสัญญาณ Burst รูป B กับสัญญาณลูมิแนนซ์รูป A ได้เป็นสัญญาณวิดีโอ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.14 ตัวอย่างรูปคลื่นของสัญญาณสีที่เกิดจากรูปภาพแท่งสี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.6 สัญญาณภาพโทรทัศน์

จากที่ได้กล่าวมาแล้วข้างต้นว่า ระบบโทรทัศน์ในโลกปัจจุบันมีใช้กัน 3 ระบบ ระบบ NTSC เป็นระบบที่เกิดขึ้นก่อนระบบอื่น ๆ และถือเป็นระบบแม่แต่มีข้อเสียในแง่เกี่ยวกับมุม (Phase) คลาดเคลื่อนทางสีสันที่เกิดขึ้นระหว่างออสซิเลเตอร์ในภาคเครื่องรับกับวงจรกำเนิดคลื่นพาหะรอง ซึ่งสาเหตุนี้สืบเนื่องมาจาก การซิงค์กับออสซิเลเตอร์ในเครื่องรับเกิดความผิดพลาดกับทางเครื่องส่งทำให้สีที่ออกมาผิดเพี้ยนไปและระบบนี้ไม่สามารถแก้ไขในเรื่องความเพี้ยนนี้ได้ แต่ระบบ SECAM และระบบ PAL ได้เน้นถึงการแก้ไขปัญหาความบกพร่องดังกล่าวได้โดยการออกแบบวงจรพิเศษเพื่อการนี้โดยเฉพาะ แต่ในโครงงานนี้เราสนใจที่จะใช้กับระบบ PAL เท่านั้น (ระบบอื่นก็ทำได้เช่นกัน) ทั้งนี้เพราะว่าการส่งสัญญาณโทรทัศน์ระบบ PAL นับว่าเป็นที่นิยมสูงสุดในปัจจุบันและในเมืองไทยใช้ระบบ PAL ในการออกอากาศและเครื่องรับก็เช่นกัน โทรทัศน์สีระบบ PAL เป็นโทรทัศน์สีที่มีลักษณะคล้ายคลึงกับโทรทัศน์ระบบ NTSC แต่ได้รับการเสริมแต่งแก้ไขให้มีความแตกต่างกันอยู่หลายอย่างที่สำคัญ ๆ คือ ระบบ PAL ได้รับการปรับปรุงแก้ไขปัญหาที่เกิดจากความผิดเพี้ยนทางเฟสและแอมปลิจูด

แนวความคิดของระบบ PAL คือสลับเฟสของสัญญาณโครมิแนนซ์เส้นเว้นเส้น (สัญญาณโครมิแนนซ์จะอธิบายในเรื่องรูปแบบของสัญญาณโทรทัศน์) สัญญาณความแตกต่างสีที่เรานำมามอดูเลทเราเรียกว่า U และ V (ที่จริงแล้วสัญญาณ U ก็คือ (B-Y) และสัญญาณ V ก็คือ (R-Y) นั่นเองแต่เพื่อป้องกันการสับสนกับระบบเก่าจึงตั้งชื่อเป็น U และ V) สัญญาณทั้งสองจะมีเฟสต่างกันอยู่ 90 องศา วิธีนี้คล้ายกับระบบ NTSC แต่โครมา V จะถูกสลับเฟสไปมา และความผิดพลาดของเฟสจะถูกเฉลี่ยและมีขนาดลดลงโดยการหักล้างกันเองเนื่องจากการส่งในระบบสลับเฟสดังกล่าว

ส่วนประกอบสำคัญของสัญญาณโทรทัศน์สีระบบ PAL

สถานีโทรทัศน์สีจะต้องส่งสัญญาณต่าง ๆ ออกอากาศไปให้เครื่องรับโทรทัศน์รับภาพและเสียงได้มีสัญญาณอยู่ 5 สัญญาณดังนี้

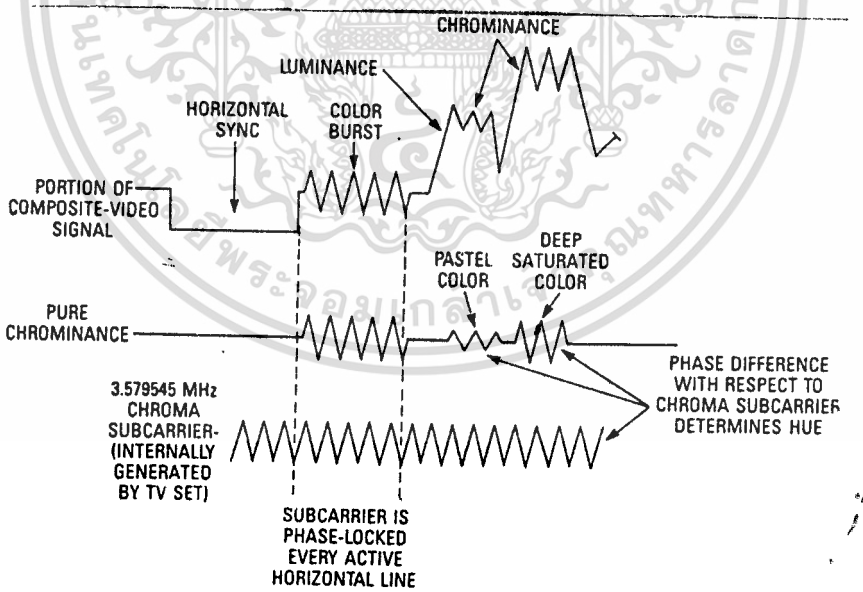
1. สัญญาณขาวดำ (Luminance)
2. สัญญาณซิงค์ (Synchronize)
3. สัญญาณสี (Chrominance)
4. สัญญาณเบิสต์ (Burst)
5. สัญญาณเสียง (Sound)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณทั้ง 5 นี้จะปนอยู่ในสัญญาณ IF รวม และส่งออกจากสถานีส่งไปยังเครื่องรับตามบ้านดังรูปที่ 2.15 สัญญาณทั้ง 5 นี้ เราเรียกว่าเป็นสัญญาณคอมโพสิตวิดีโอ สัญญาณนี้จะประกอบไปด้วยสัญญาณที่กำหนดไทมมิ่งและรายละเอียดของภาพที่จะไปปรากฏบนจอเพื่อให้เครื่องรับสามารถรับ และสแกนภาพได้ตรงกับทางด้านเครื่องส่งซึ่งจะมีรายละเอียดดังนี้คือ

1. สัญญาณซิงค์ทางแนวนอน (Horizontal Sync.) ,ซิงค์ทางแนวตั้ง (Vertical Sync.) และแบลงค์กิ้งพัลส์

Hor Sync. และ Ver Sync. เป็นสัญญาณที่จะกำหนดให้เครื่องรับโทรทัศน์มีการสแกนทางแนวนอนและทางแนวตั้งตามลำดับซึ่งจะทำให้ภาพที่ออกมาตรงกันกับเครื่องส่งสัญญาณซิงค์ทางแนวนอนจะมีค่าความถี่เท่ากับความถี่ของกระแสรูปคลื่นฟันเลื่อยที่ใช้ในวงจรหักเหทางแนวนอน ซึ่งในระบบ PAL ภาพแต่ละภาพจะประกอบไปด้วย 625 เส้นทางแนวนอน ความถี่ทางแนวนอนมีค่าประมาณ 15,625 Hz ส่วนสัญญาณซิงค์ทางแนวตั้งมีความถี่เท่ากับ 50 Hz แต่เนื่องจากความถี่ของสัญญาณซิงค์นี้เท่ากับความถี่ของสัญญาณแบลงค์กิ้งและมี 2 Field จึงจำเป็นต้องป้องกันการรบกวนที่อาจเกิดขึ้นโดยกำหนดขนาดของซิงค์พัลส์ให้น้อยกว่าขนาดของแบล้งค์กิ้งพัลส์กล่าวคือทำให้ซิงค์พัลส์ทางแนวนอนมีขนาดเพียง 0.5 ไมโครวินาที และซิงค์พัลซ์ทางแนวตั้งมีขนาดเพียง 190 ไมโครวินาที



รูปที่ 2.15 แสดงสัญญาณ Composit Video ระบบ PAL

ในแต่ละสัญญาณของซิงค์ทางแนวตั้งจะประกอบด้วย 312.5 เส้นทางแนวนอนทั้งนี้เพื่อให้ภาพที่เกิดมีความต่อเนื่องและลดอาการกระพริบของภาพ การสแกนภาพหนึ่ง ๆ แต่ละภาพจะนิยมทำการสแกนสองครั้งในแบบสแกนไข้วกัน เรียกว่า อินเตอร์แลทสแกนนิ่ง (Interlace Scanning)

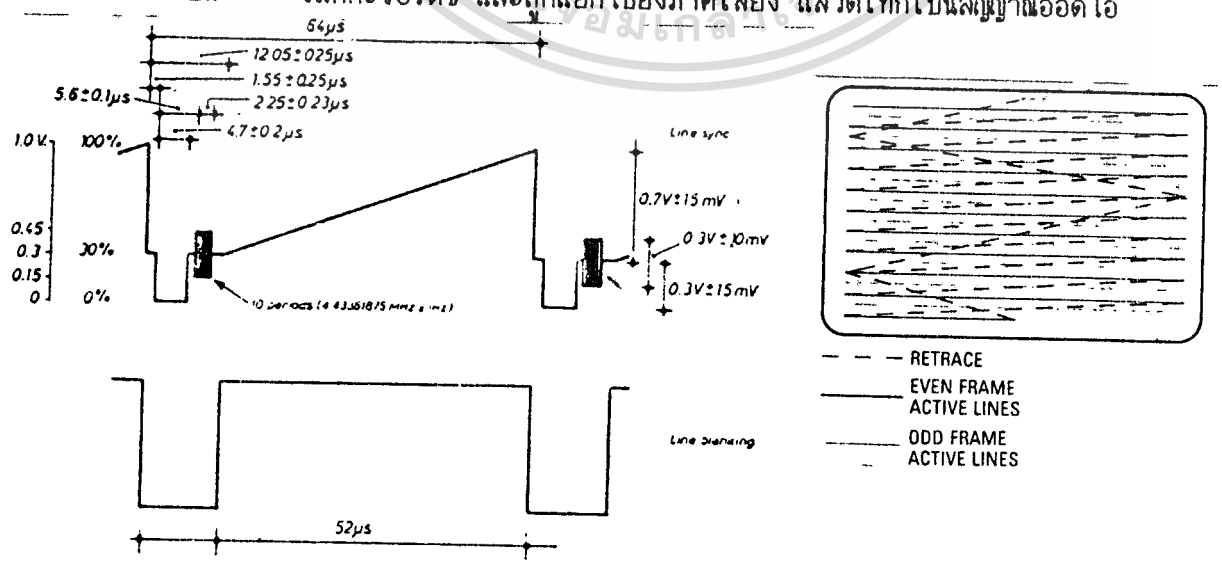
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. สัญญาณขาวดำ (Luminance) สัญญาณนี้จะเป็นตัวกำหนดระดับความขาวดำของสัญญาณวิดีโอซึ่งเรามักเรียกเป็นเปอร์เซ็นต์ของสีขาวที่ปรากฏบนจุดพิกเซลล์ของภาพ แต่จะไม่มีระดับความเข้มสีเข้ามาเกี่ยวข้องเครื่องรับโทรทัศน์ขาวดำจะนำสัญญาณนี้ไปใช้เท่านั้น (บางทีเรียกว่าสัญญาณ Y)

3. สัญญาณเบิสต์ (Burst) สัญญาณนี้นับเป็นหัวใจของระบบโทรทัศน์สีในการสังเคราะห์สีของเครื่องรับโทรทัศน์ซึ่งจะมีความถี่เท่ากับ 4.433619 MHz สัญญาณเบิสต์จะปรากฏเพียงไม่กี่ไมโครวินาทีหลังจากสัญญาณซิงค์ทางแนวนอนและจะเป็นลักษณะของสัญญาณ Sine ซึ่งเฟสของมันจะเป็นตัวกำหนดการสร้างสีให้กับภาคกำเนิดสีซึ่งจะอธิบายในภายหลัง แต่ที่สำคัญคือโครงงานที่สร้างขึ้นนี้จะต้องสร้างสัญญาณนี้ให้สอดคล้องกับสัญญาณเบิสต์นี้เพื่อที่จะทำให้โทรทัศน์สามารถกำหนดสีออกมาได้ถูกต้อง โดยไม่เกิดสีรุ้งกระพริบเลื่อนไปมาเนื่องจากความไม่สอดคล้องกันทางเฟสและความถี่

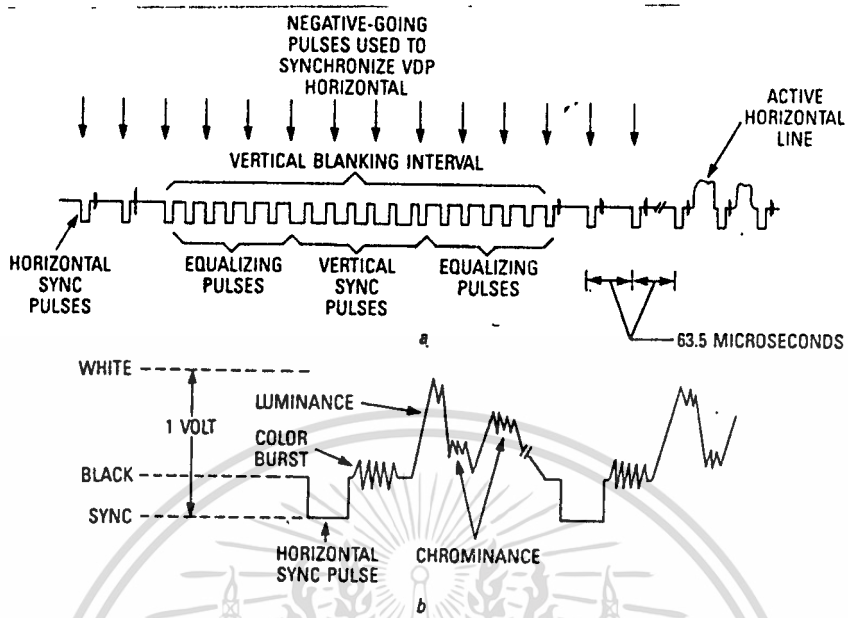
4. สัญญาณสี (Chrominance) เป็นสัญญาณที่จะบอกรายละเอียดของลักษณะสีให้กับสัญญาณวิดีโอเช่น ระดับความเข้มของสี (Saturation) และลักษณะสีสัน (Hue) ได้โดยวิธีการกำหนดระดับเหล่านี้ โดยอาศัยการเปรียบเทียบกับสัญญาณพาหะรอง (ซึ่งจะสร้างขึ้นเองโดยโทรทัศน์และมีเฟสเดียวกับเบิสต์) ซึ่งทำหน้าที่เป็นความถี่อ้างอิง ความแตกต่างเฟสของระดับสัญญาณโครมากับความถี่อ้างอิง จะออกมาในรูปของลักษณะสีสันเช่น เขียว แดง น้ำเงิน ฯลฯ และความแตกต่างของสัญญาณจะออกมาในรูปของความเข้มของสี ถ้าระดับของสัญญาณนี้ผิดพลาดจะทำให้การถอดรหัสสีผิดพลาดและเกิดสีเพี้ยนได้

5. สัญญาณเสียง สัญญาณเสียงเกิดจากการบีตของสัญญาณลูมิแนนซ์ IF กับสัญญาณเสียง IF เป็น 5.5 เมกกะเฮิรตซ์ และถูกแยกไปยังภาคเสียง แล้วดีเทกเป็นสัญญาณออดิโอ



รูปที่ 2.16 แสดงถึงรูปร่างของสัญญาณ Sync และ Pulse time

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.17 แสดงสัญญาณ Chrominance และ Chroma Subcarrier

2.7 โครงสร้างของระบบโทรทัศน์สี

ในโครงงานนี้เราไม่ได้มุ่งไปที่การดัดแปลงฮาร์ดแวร์ของโทรทัศน์สีที่ใช้กัน แต่ทั้งนี้เพื่อให้โครงงานนี้สามารถใช้ได้กับโทรทัศน์สีทั่วไปได้ ดังนั้นจึงต้องศึกษาลักษณะการทำงานของโทรทัศน์สีบ้างพอสังเขปโดยจะเน้นในเรื่องการถอดรหัสสีของโทรทัศน์เท่านั้น ในตัวโครงงานเองจะอาศัยหลักการซิงค์สีเช่นเดียวกับโทรทัศน์ระบบ PAL เป็นตัวเข้ารหัสสีให้กับภาพจากคอมพิวเตอร์ที่จะนำไปซ้อนกับสัญญาณวิดีโอ ซึ่งระบบ PAL จะมีการสลับเฟสของสัญญาณ (R-Y) กลับไปกลับมาอยู่ด้วยเพื่อแก้ไขเรื่องความเพี้ยนของสีในระบบ NTSC โครงงานนี้จึงต้องออกแบบให้สอดคล้องกับระบบ PAL ที่ใช้อยู่ในประเทศไทย

ได้ศึกษาจากบทที่แล้วว่าเครื่องส่งโทรทัศน์สีส่งสัญญาณมาทั้งหมด 5 ชนิด คือ

1. สัญญาณขาวดำหรือ Y

2. สัญญาณซิงก์ ได้แก่ ซิงก์ทางแนวราบหรือฮอร์ซิงก์ (Horizontal Sync) และซิงก์ทางแนวตั้งหรือเวอร์ซิงก์ (Vertical Sync)

3. สัญญาณโครมิแนนซ์หรือสัญญาณสี

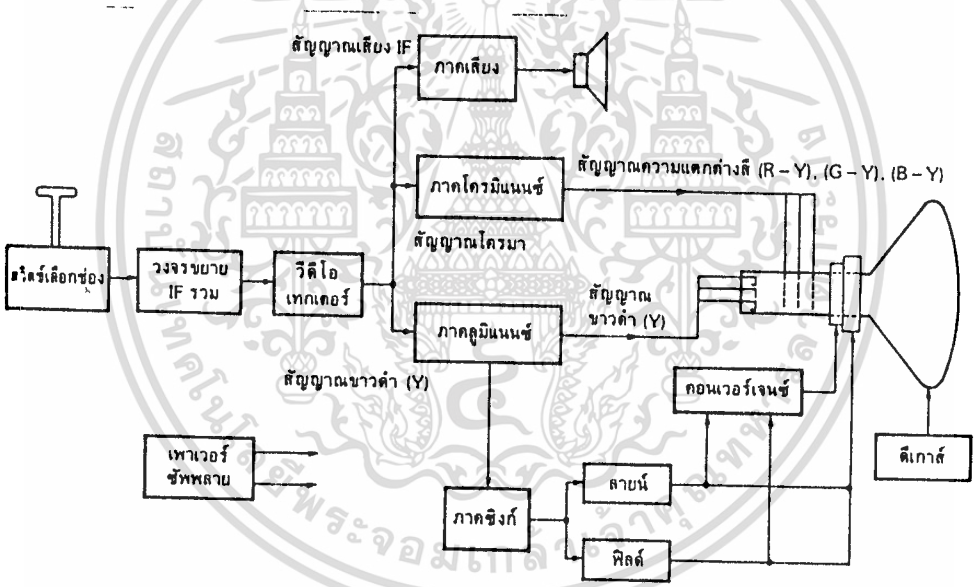
4. สัญญาณเบิสต์หรือซิงก์ของสัญญาณสี

5. สัญญาณเสียง

สัญญาณเหล่านี้ (มอดูเลตบนสัญญาณ RF) เมื่อผ่านสวิตช์เลือกช่องจะถูกบีตด้วยสัญญาณออสซิลเลเตอร์จากออสซิลเลเตอร์ได้สัญญาณของ IF ต่าง ๆ คือ สัญญาณลูมิแนนซ์ IF (38.9 เมกะเฮิรตซ์) สัญญาณโครมิแนนซี IF (34.47 เมกะเฮิรตซ์) และสัญญาณเสียง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

IF (33.4 เมกะเฮิรตซ์) สัญญาณ IF เหล่านี้ถูกขยายต่อด้วยวงจรขยาย IF รวม ส่วนมากจะมี 3 ภาค หลังจากนั้นสัญญาณ IF ต่าง ๆ ก็จะแยกออกเป็น 2 ทาง ทางแรกแยกไปวงจรลูมิแนนซ์ IF ทางที่สองแยกไปวงจรโครมิแนนซ์ IF (Addition IF) ทั้งสองสัญญาณที่ต่างแยกไปเข้าภาคขยาย IF ยังคงเหมือนเดิมคือ ยังเป็น IF รวมอยู่สำหรับทางแรกเมื่อผ่านภาคขยายลูมิแนนซ์ IF แล้วก็จะถูกดีเทกให้เป็นคลื่นสัญญาณภาพขาวดำและส่งเข้าหลอดภาพทางแคโทดเช่นเดียวกับเครื่องรับโทรทัศน์ขาวดำธรรมดา ในรูปจะเห็นว่ามีขดลวดดีเลย์ลายน์อยู่ชุดหนึ่งเพื่อหน่วงเวลาให้สัญญาณขาวดำช้าลงเล็กน้อย เพื่อให้สัญญาณขาวดำไปถึงหน้าจอพร้อมกับสัญญาณสีเพราะสัญญาณสีต้องสูญเสียเวลาผ่านหลายวงจรก่อนจะถึงหลอดภาพ



รูปที่ 2.18 บล็อกไดอะแกรมอย่างง่ายของเครื่องรับโทรทัศน์สี

สำหรับสัญญาณ IF ส่วนที่แยกไปเข้าวงจรโครมิแนนซ์ เมื่อผ่านวงจรนี้แล้วสัญญาณบางความถี่จะอ่อนลงบ้าง และส่งต่อเข้าวงจรโครมิแนนซ์ดีเทกเตอร์ วงจรนี้จะทำการบีตให้ความถี่ของโครมิแนนซ์เหลือเพียง 4.43 เมกะเฮิรตซ์ และสัญญาณเสียงจะแยกออก ณ จุดนี้ด้วยโดยถูกบีตให้เหลือเพียง 5.5 เมกะเฮิรตซ์ ทั้งสัญญาณสี 4.43 เมกะเฮิรตซ์และเสียง 5.5 เมกะเฮิรตซ์ ก็ยังคงเป็นสัญญาณความถี่สูงอยู่อีก ซึ่งต้องมีการดีเทกอีกครั้ง เราจะเรียกการดีเทกครั้งนี้ว่าเป็นดีเทกครั้งที่ 2 ก็ได้สัญญาณเสียว FM 5.5 เมกะเฮิรตซ์ ถูกแยกไปเข้าภาคเสียง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนสัญญาณโครมิแนนซ์ 4.43 เมกะเฮิรตซ์จะถูกส่งต่อไปยังวงจรโครมิแนนซ์ IF ที่หนึ่ง (1 st Chroma Amp) ความสำคัญของวงจรนี้อยู่ตรงที่จะต้องรักษาอัตราการขยาย (Gain) ให้คงที่สม่ำเสมอ ไม่ว่าสัญญาณโครมิแนนซ์ 4.43 เมกะเฮิรตซ์จะมีกำลังแรงหรืออ่อนก็ตาม การทำให้วงจรนี้มีการขยายสม่ำเสมอทำได้โดยอาศัยแรงไฟ AGC หรือ ACC มาควบคุมซึ่งก็เป็นหลักการ AGC ที่เราเคยรู้จักมานั่นเอง สัญญาณที่ผ่านวงจรนี้ย่อมมีแอมพลิจูด (ประมาณ) คงที่เสมอและจะถูกส่งต่อให้วงจรโครมิแนนซีที่ 2 (2 nd Chroma Amp) อีกครั้งวงจรนี้จะขยายสัญญาณเต็มที่ เพื่อให้สัญญาณมีความแรงพอเพื่อป้อนไปยังภาคต่อไปคือภาค PAL ดังนั้นบางทีวงจรนี้จึงเรียกอีกชื่อว่าวงจรขับ PAL เมื่อสัญญาณโครมิแนนซ์ 4.43 เมกะเฮิรตซ์มาถึงวงจรภาค PAL อุปกรณ์สำคัญในวงจรนี้ก็คือ ดีเลย์ลายน์ ซึ่งสร้างด้วยผลึกชนิดหนึ่งที่สามารถจะทำให้สัญญาณผ่านไปนั้นล่าช้าลง 64 ไมโครวินาที ซึ่งเท่ากับระยะเวลาสแกนของลำอิเล็กตรอน 1 เส้นพอดี

วงจรภาค PAL มีหน้าที่ดังนี้

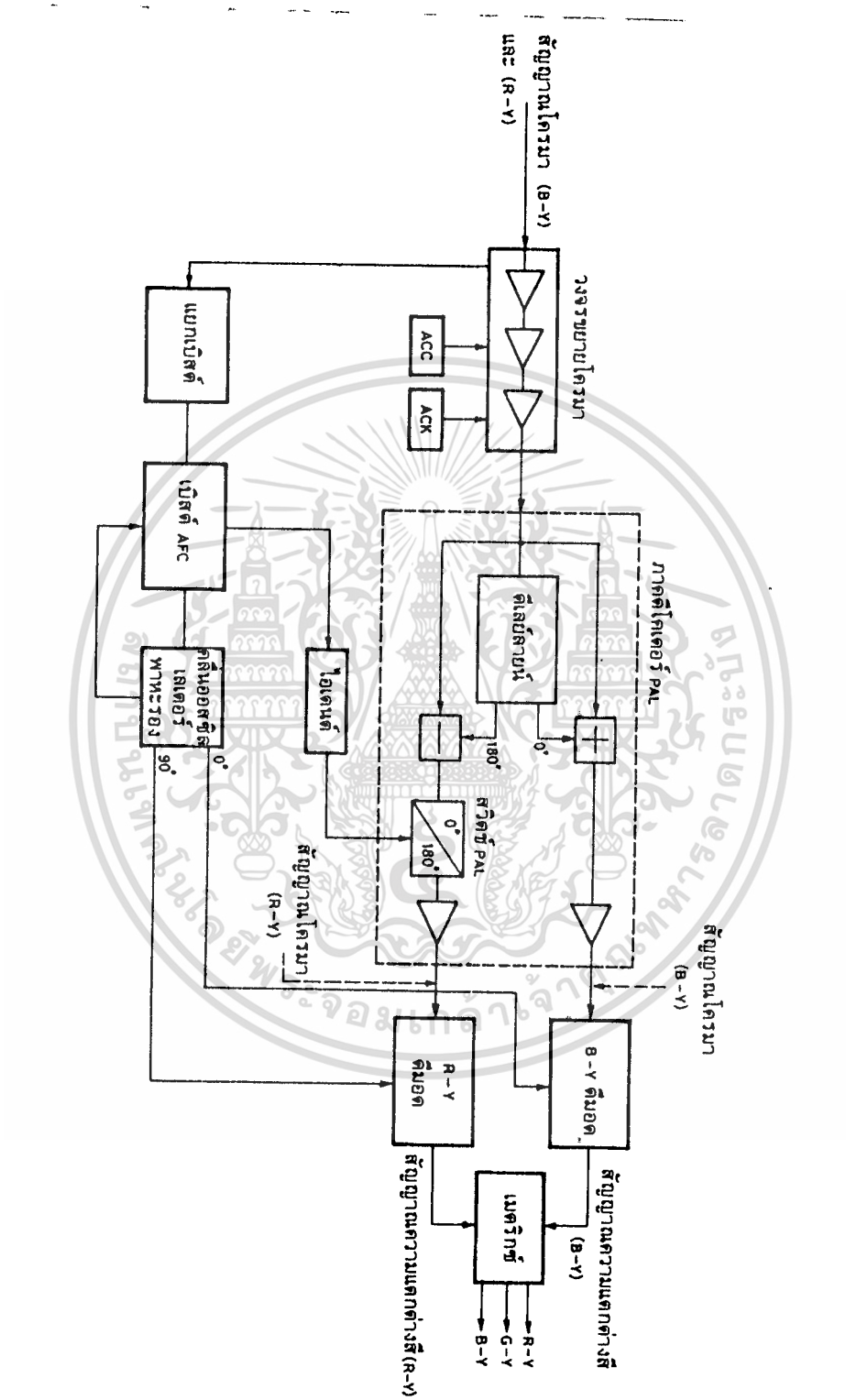
1. แก้ไขความผิดพลาดทางเฟสให้ถูกต้องหรือแก้ไขให้สีถูกต้องนั่นเอง

2. แยกสัญญาณโครมิแนนซ์ (B-Y) และ (R-Y) ออกจากกัน (เพราะเครื่องส่งมอดูเลตมารวมกันไว้ให้ต่างเฟสกัน 90 องศา)

หลังจากแยกสัญญาณโครมา (B-Y) กับ (R-Y) ออกจากกันแล้ว สัญญาณโครมา (B-Y) จะผ่านการขยาย และส่งเข้าวงจรดีมอดูเลเตอร์เพื่อจะดีเทกให้เป็นสัญญาณความแตกต่างสี (B-Y) เหมือนกับที่กล้องจับมาได้ ส่วนสัญญาณโครมา (R-Y) ซึ่งเราได้เคยศึกษามาว่าเครื่องส่งได้สลับเฟส (R-Y) กลับไปกลับมาหรือสลับทุก ๆ เส้นคู่ เพื่อชดเชยและแก้ไขสีที่ผิดเพี้ยน ถ้าเราไม่หาวิธีกลับสัญญาณนี้ให้เหมือนเดิม เมื่อวงจรดีมอดูเลตทำการดีเทกออกมาจะทำให้ภาพมีสีผิดจากความเป็นจริง ดังนั้นสัญญาณโครมา (R-Y) จากวงจรภาค PAL จึงถูกป้อนให้วงจรสวิตช์ PAL เพื่อที่จะกลับเฟสของสัญญาณโครมา (R-Y) ในขณะส่งเส้นคู่ให้เหมือนกับเฟสเส้นคี่หรือกล่าวอีกนัยหนึ่งว่า จะต้องกลับเฟสของสัญญาณที่เจตนาส่งให้ผิดมานั้นให้มีเฟสตรงกัน เมื่อกลับเฟสของสัญญาณโครมา (R-Y) ที่ผิดไปนั้นให้ถูกต้องได้แล้ว ก็จะขยายอีกครั้ง และป้อนเข้าสู่วงจรดีมอดูเลเตอร์เพื่อดีเทกให้เป็นสัญญาณความแตกต่างสี (R-Y) ต่อไป เมื่อได้สัญญาณ (R-Y) และ (B-Y) ที่เป็นสัญญาณความแตกต่างสีแล้วก็จะป้อนให้แก่วงจรเมตริกซ์เพื่อรวมอัตราส่วนของสัญญาณ (R-Y) และ (B-Y) ให้สัญญาณ (G-Y) คืนตัว หรือกล่าวอีกนัยหนึ่งว่าป้อนสัญญาณ (R-Y) และ (B-Y) ไปยังวงจรเมตริกซ์เพื่อจะถอดเอาสัญญาณ (G-Y) ออกมานั่นเอง ดังนั้นจากวงจรเมตริกซ์เราก็จะได้สัญญาณ (R-Y), (B-Y) และ (G-Y) สัญญาณทั้งสามนี้จะป้อนไปเข้าที่กริดแต่ละ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กริดของหลอดภาพ เป็นอันว่าสัญญาณสีก็สิ้นสุดลงตรงนี้



รูปที่ 2.19 บล็อกไดอะแกรมของภาคโครมิแนนซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในเครื่องรับโทรทัศน์สีทุกยี่ห้อจำเป็นจะต้องมีวงจรออสซิลเลเตอร์พาหะรอง ความถี่ 4.43 เมกะเฮิรตซ์ เหตุที่ต้องใช้สัญญาณนี้ก็เพราะว่าพาหะรองของสัญญาณสีความถี่ 4.43 เมกะเฮิรตซ์ถูกกำจัดทิ้งเสียโดยวงจรบาลานซ์มอดูเลตของเครื่องส่งนั้น สัญญาณสีโครมา (R-Y) กับ (B-Y) จึงเหลือแต่เพียงไซด์แบนด์เท่านั้น และโดยเหตุที่เป็นเพียงสัญญาณไซด์แบนด์นี้เอง วิธีที่จะดีเทกเอาสัญญาณสีที่เป็นไซด์แบนด์ออกมาจะต้องใช้วิธีซิงโครนัสดีเทกชันหรือสวิตชิงดีเทกชัน ซึ่งใช้หลักการป้อนความถี่ของพาหะรองเข้าไปบิดเบือนวงจรดีมอดูเลเตอร์ให้เฟสและความถี่ของสัญญาณออสซิลเลเตอร์รอง และของสัญญาณสีเท่ากัน เราจึงได้สัญญาณสีออกมาตามที่ต้องการ

โดยเหตุที่จะต้องรักษาให้วงจรออสซิลเลเตอร์พาหะรอง มีความถี่และเฟสให้ตรงกับความถี่ของสัญญาณสี ดังนั้นวงจรนี้จึงต้องมีวิธีควบคุมให้ความถี่และเฟสตรงกับความถี่ของสัญญาณสีที่สุด ซึ่งต้องใช้วิธีควบคุมด้วยผลึกและต้องเอาสัญญาณเบิสต์มาเปรียบเทียบกับสัญญาณจากวงจรออสซิลเลเตอร์พาหะรอง

จากรูปจึงมีวงจรทำหน้าที่แยกสัญญาณเบิสต์ (คือวงจรเบิสต์เกต) ออกมาเพื่อทำการขยายอีกครั้งก่อนที่จะส่งเข้าไปเปรียบเทียบกับออสซิลเลเตอร์พาหะรองในวงจรเทียบเฟส (อยู่ในวงจรเบิสต์ AFC) วงจรนี้จะให้ผลลัพธ์เป็นแรงไฟ DC เรียกว่าค่าผิดพลาดแรงดันออกมา ส่งไปเลี้ยงวงจรรีแอกแตนซ์ให้เปลี่ยนค่าคาพาซิแตนซ์ เพื่อควบคุมวงจรออกซิลเลเตอร์พาหะรองอีกทอดหนึ่ง การควบคุมแบบนี้เป็นการควบคุมความถี่ของออสซิลเลเตอร์พาหะรองโดยทางอ้อม (Indirect)

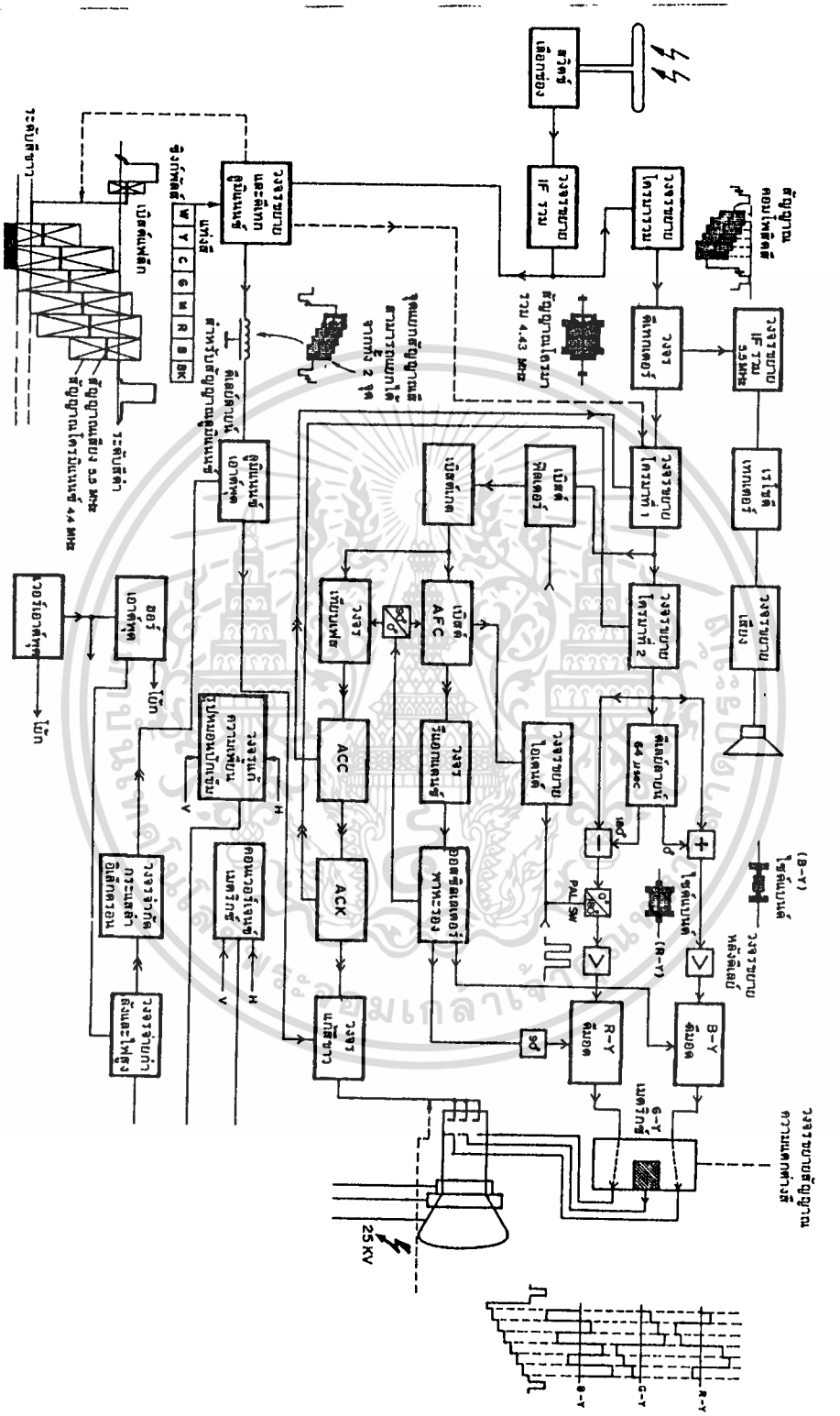
นอกจากวงจรเทียบเฟสจะให้แรงไฟ DC ค่าผิดพลาดแรงดันแก่วงจรรีแอกแตนซ์แล้ว ยังได้กำเนิดสัญญาณไอเดนต์อีกด้วย สัญญาณไอเดนต์นี้มีความถี่ 7.8 กิโลเฮิรตซ์ ใช้สำหรับบังคับวงจรสวิตช์ PAL ให้ทำงานได้ถูกต้อง

ในเครื่องรับขาวดำ การสร้างแรงไฟ AGC ทำได้โดยส่งซิงก์พัลส์จากเครื่องส่งกับฮอร์พัลส์ในเครื่องมาทำให้วงจร AGC มีกระแสไหล ซึ่งจะทำให้แรงไฟ AGC มีค่ามากน้อยแล้วแต่ความแรงและอ่อนของสัญญาณ ในเครื่องรับสีก็มีหลักการคล้ายคลึงกัน แต่ว่าความถี่ของสีไม่ได้เกี่ยวกับทางฮอร์ มันมีความถี่ของตัวเองคือ 4.43 เมกะเฮิรตซ์ ดังนั้นจึงได้นำเอาสัญญาณซิงก์ของสีหรือสัญญาณเบิสต์กับสัญญาณของออสซิลเลเตอร์พาหะรอง มาบังคับให้วงจรเฟสดีเทกเตอร์ มีกระแสไหลและทำการขยายอีกครั้งด้วยวงจรขยาย AGC หรือ วงจรขยาย ACC หลังจากนั้นจะได้แรงไฟตามอัตราส่วนที่สัญญาณแรงต่ำไปควบคุมวงจรขยายสัญญาณสีที่ 1 ทำให้วงจรขยายสัญญาณสีที่ 1 มีการขยายที่สม่ำเสมอ แรงไฟ AGC นี้ยังใช้ทำประโยชน์ได้อีกอย่างหนึ่งคือ ใช้บังคับให้วงจรกำจัดสีให้ส่งแรงไฟไปบังคับให้วงจรขยายสัญ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ญาณสีที่ 2 ปิด เช่น เมื่อเวลารับเฉพาะสัญญาณขาวดำหรือเวลาสัญญาณสีอ่อน ถ้าหากวงจรนี้ยังทำการขยายอีก เมื่อเรารับสัญญาณขาวดำ เราจะไม่ได้สัญญาณขาวดำที่แท้จริง แต่จะมีสโนว์ของสีปรากฏเต็มหน้าจอไปหมด แต่ถ้าเรารับถูกสัญญาณสีที่มีกำลังตามปกติแรงไฟ AGC จะไปบังคับวงจรกำจัดสีให้แรงไฟไปเปิดวงจรขยายสัญญาณสีที่ 2 ให้ทำการขยายตามปกติ แรงไฟที่ได้รับจากวงจรขยาย AGC ยังส่งผลให้วงจรขยายสีส่งแรงไฟไปบังคับให้วงจรแก้สีขาว (White Correction) ไปเปลี่ยนแปลงความต้านทานของแคโทดของหลอดภาพให้มีสีขาวฉาบน้ำเงินในขณะที่รับถูกเฉพาะขาวดำ เพื่อความเหมาะสมเนื่องจากความเคยชินที่เราเคยดูเครื่องรับโทรทัศน์ขาวดำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.20 ตัวอย่างบล็อกไดอะแกรมของเครื่องรับโทรทัศน์สีระบบ PAL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3

การแสดงภาพของ APPLE II

การแสดงผลบนจอมอนิเตอร์ของ APPLE มีอยู่ 4 Mode คือ

1) Text Mode ใน Mode นี้จะแสดงผลเป็นตัวอักษรได้ 24 บรรทัดแต่ละบรรทัดยาว 40 ตัวอักษรซึ่งมีขนาด 7 X 5 จุด การเก็บตัวอักษรในหน่วยความจำจะแบ่งออกเป็น 2 Page คือ Page1 ที่ $400-$7FF Page2 ที่ $800-$BFF

2) Low Resolution Graphic Mode ในโหมดนี้จะแสดงผลเป็นบล๊อกสี่เหลี่ยมของสีโดยจะแสดงได้ทั้งหมด 1920 บล๊อก แบ่งเป็นทางด้านกว้าง 40 บล๊อก ด้านยาว 48 บล๊อก และสามารถแสดงสีได้ทั้งหมด 16 สี ตำแหน่งของหน่วยความจำจะเป็นตำแหน่งเดียวกันกับของ Text Mode

3) High Resolution Graphic Mode ในโหมดนี้จะแสดงผลเป็นจุดสี โดยมีจำนวนจุดตามแนวขวาง 280 จุด ตามแนวตั้ง 192 จุด หน่วยความจำที่ใช้มีขนาด 8 กิโลไบท์ โดยเก็บไว้ที่แอดเดรส $2000-$3FFF เป็นเพจที่หนึ่ง และที่แอดเดรส $4000-$5FFF เป็นเพจที่สอง

4) Mix Mode จะแสดงร่วมกันระหว่าง Text Mode กับ Low Resolution Mode หรือ Text Mode กับ High Resolution Mode โดยส่วนบนจะเป็น Graphic Mode ส่วน 4 บรรทัด ล่างจะแสดงเป็น Text Mode

การเลือกการแสดงผลว่าจะใช้แบบใดนั้นสามารถที่จะกำหนดได้โดย CPU จะเป็นตัวทำการเลือก Soft Switch ต่างๆ

Block diagram รูป 3.1 แสดงถึงขบวนการแสดงผลข้อมูลของ APPLE II ซึ่งการแสดงผลของข้อมูลนี้จะถูกควบคุมการทำงานโดย CPU 6502 และ Video Address Generator

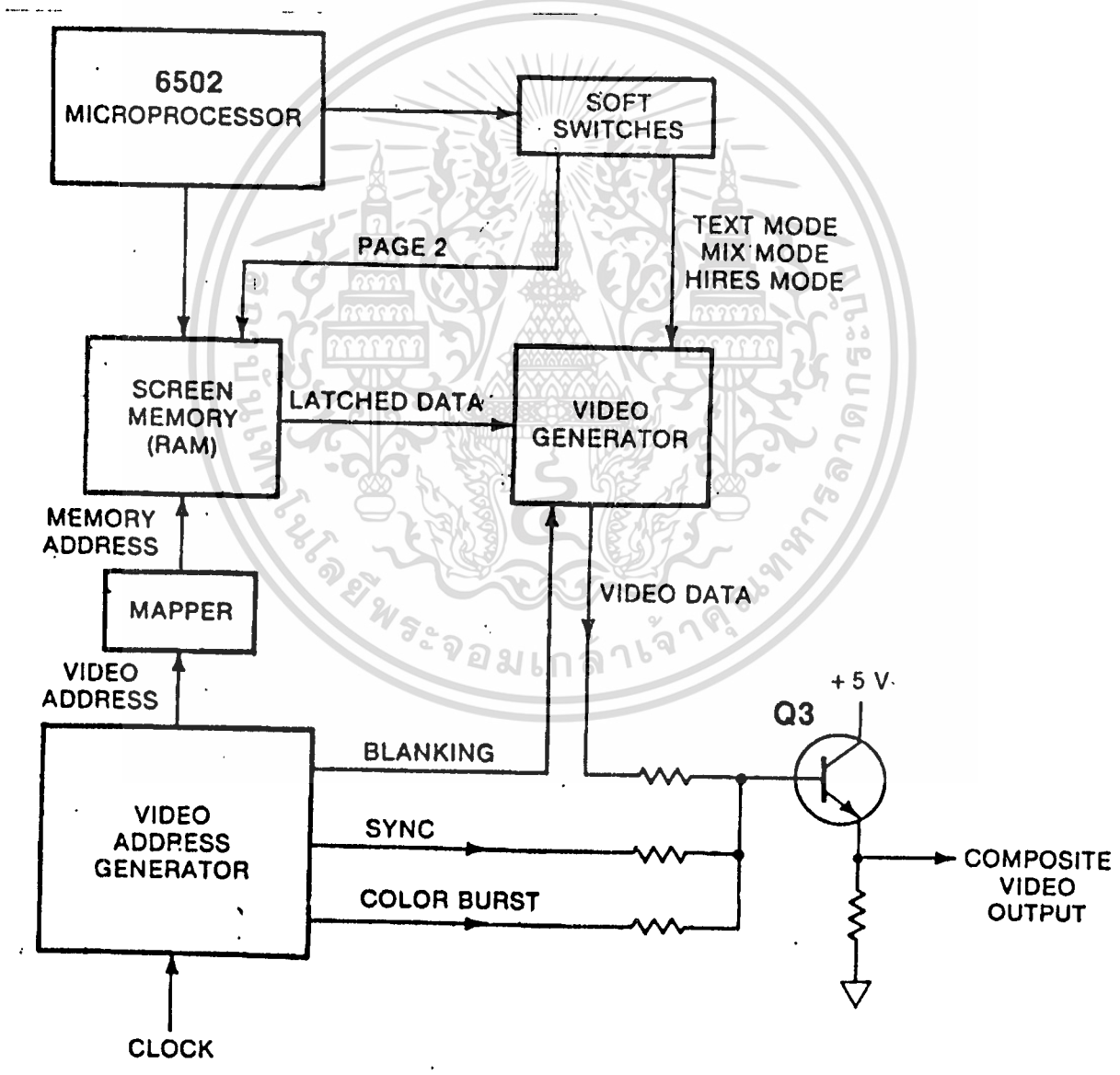
-โดยขั้นแรก CPU จะไปทำการ set Soft Switch ให้ทำงานอยู่ในโหมดที่ต้องการแล้ว CPU ก็จะเริ่มทำการ Write ข้อมูลที่เป็น Video Data ลงในหน่วยความจำในตำแหน่งที่สงวนไว้ซึ่งเป็นส่วน Video Display Memory ซึ่งเราเรียกว่าเป็น Screen Memory จากรูปที่ 3.2 จะแสดงลักษณะและทิศทางของการ Write ของ Video Data

จากรูปที่ 3.2 จะเห็นว่าข้อมูล Video ที่ถูกส่งมาจาก CPU มา Write ลง RAMก่อนแล้วรอสัญญาณ Address ที่ Map ผ่านมาจาก Video Generator เพื่อนำเอาข้อมูลจาก RAMออกไป

เอกสารนี้ใช้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

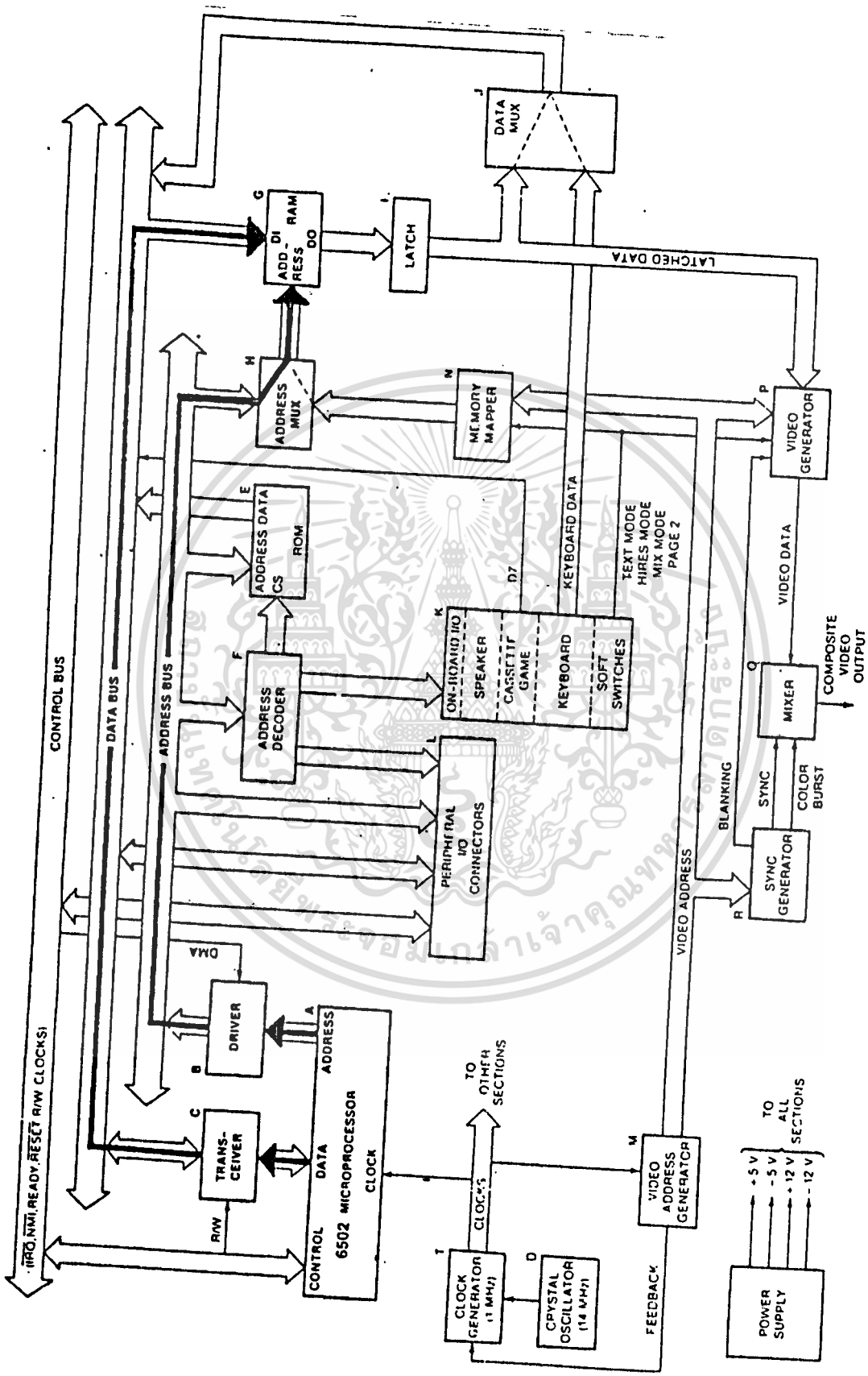
- จากนั้น Video Address Generator ก็จะสร้าง Video Address ขึ้นมาแล้วก็ Map ผ่าน Memory Mapper เพื่อที่จะนำเอาข้อมูลที่แลทช์ไว้ผ่านเข้าไปยัง Video Generator ดังรูปที่ 3.3 แสดงลักษณะทิศทางการ Read ของ Video Generator

- ข้อมูลที่ถูกแลทช์ไว้แล้วจะถูก Decode ใหม่ที่ Video Generator แล้วสร้างเป็น Video Data ซึ่งเป็น Dot Clock แล้วจึงผ่านไป Mix กับสัญญาณ Sync. และ Colour Burst ที่ส่วน Mixer (Q_3) แล้วจึงออกมาเป็นสัญญาณ Composit Video Output พร้อมที่จะนำไป Scan บนจอมอนิเตอร์



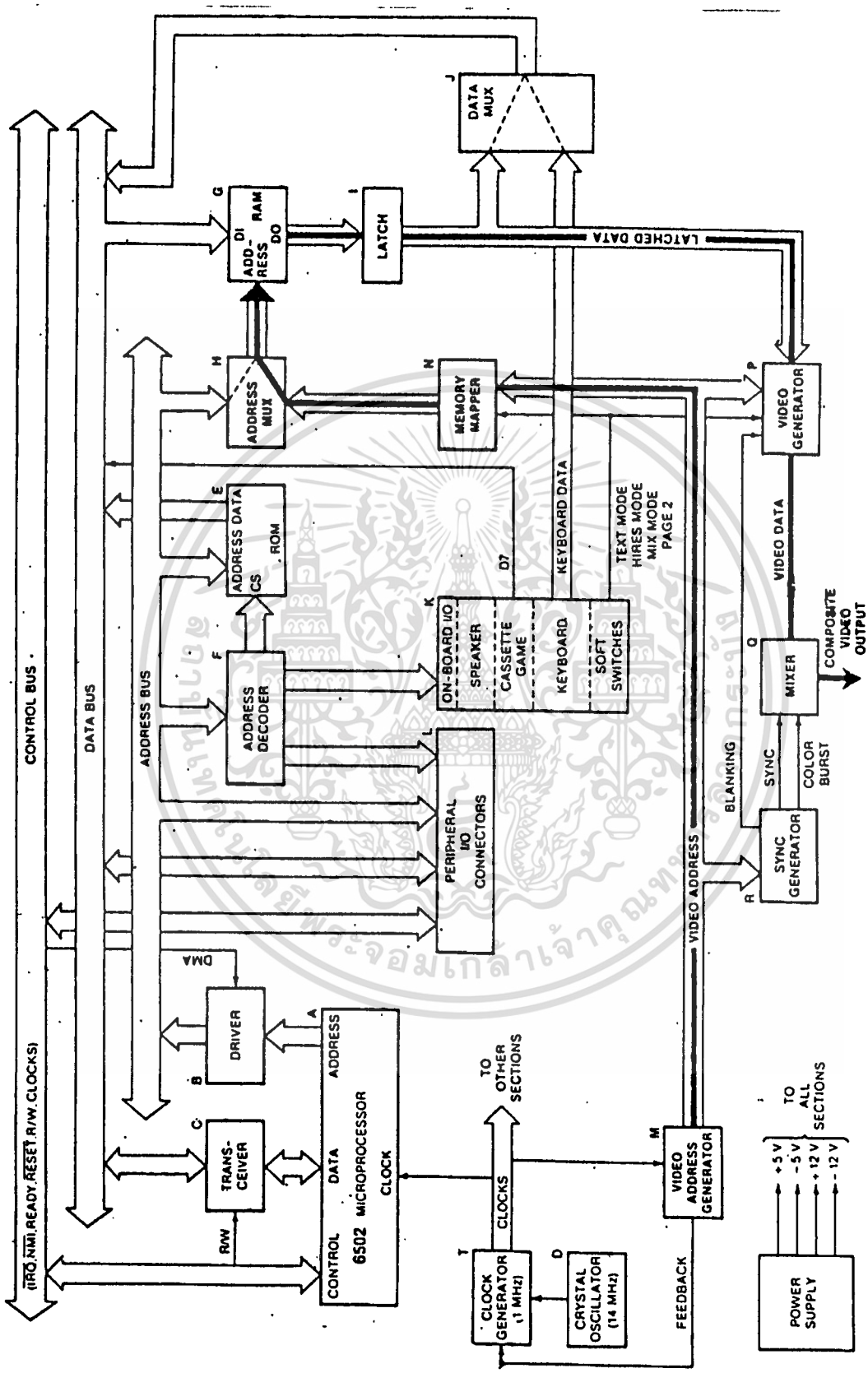
รูปที่ 3.1 แสดง Block diagram ของขบวนการแสดงผลข้อมูล Video ของ APPLE II

เอกสารนี้ได้รับการสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.2 แสดงลักษณะและทิศทางการ Write ของข้อมูล Video

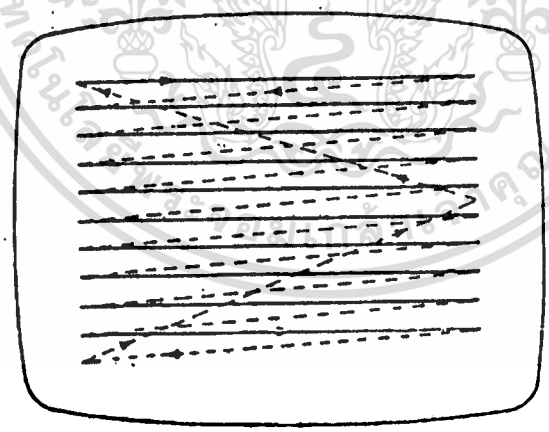
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 แสดงลักษณะทิศทางการ Read ของ Video Generator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

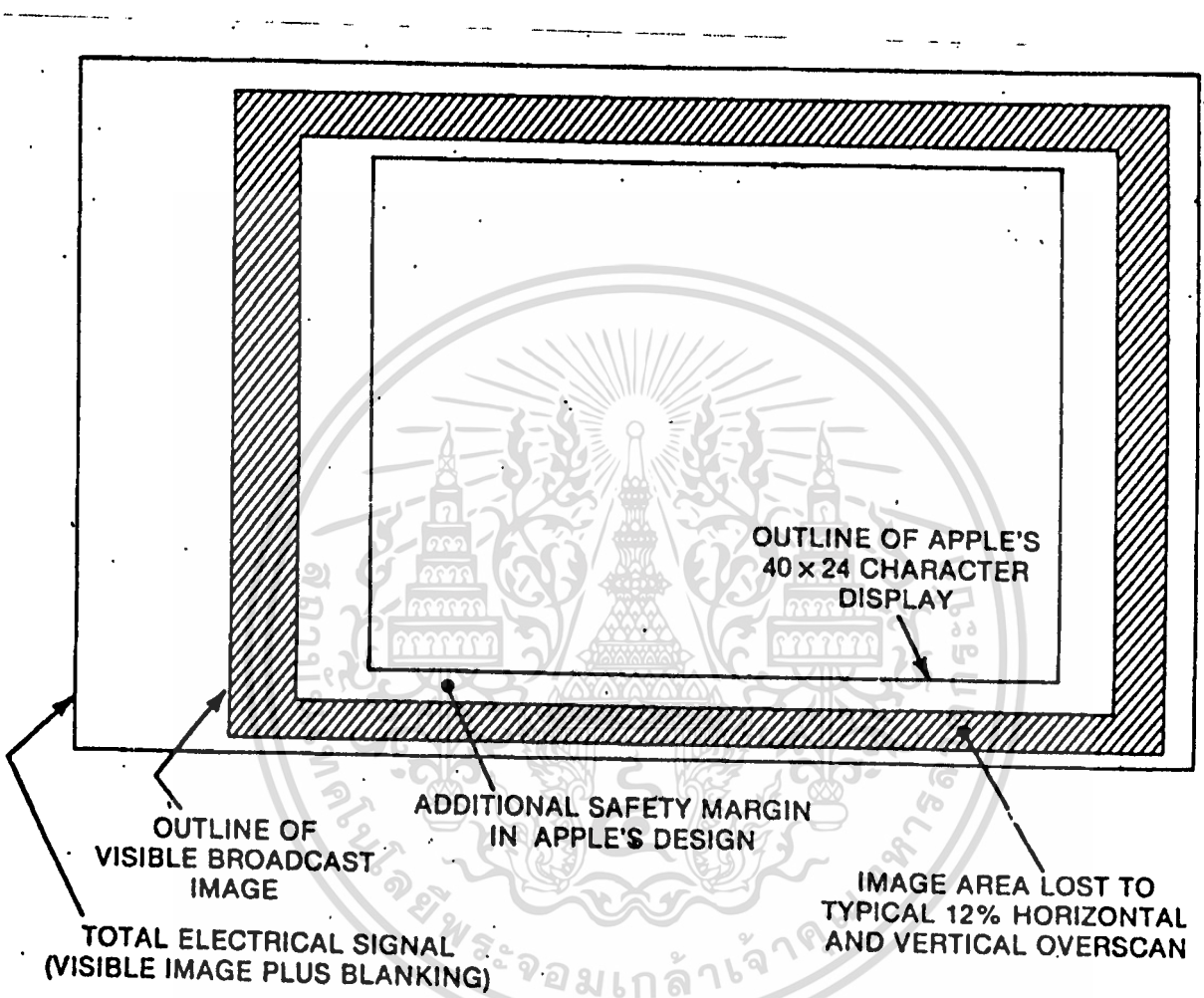
- หลักการสแกนภาพของ APPLE II มีหลักการสแกนภาพเช่นเดียวกันกับสัญญาณภาพจากโทรทัศน์ ซึ่งใช้ลำอิเลคตรอนมาเป็นตัวสแกน แต่ว่าการสแกนของคอมพิวเตอร์จะเป็นแบบ Noninterlaced Scanning โดยลำอิเลคตรอนจะเริ่มที่มุมบนทางซ้ายของขอบจอภาพดังแสดงดังรูปที่ 3.4 เส้นทึบจะแสดงเส้นสแกนที่มองเป็นส่วนเส้นประแสดงถึงการ Retrace กลับของ Beam ซึ่งส่วนนี้จะมองไม่เห็น จากรูปนี้เราจะสังเกตเห็นว่าการสแกนจะเริ่มจากมุมบนทางซ้ายของขอบจอมาสิ้นสุดที่มุมล่างของขอบจอก็จะเป็นการสแกนครบ 1 ภาพ โดยจะมีเส้นสแกนที่มองเห็นอยู่ทั้งหมด 192 เส้นจากนั้นก็จะเป็นการ Retrace กลับไปที่มุมบนซ้ายของขอบจอใหม่เป็นเช่นนี้ไปเรื่อยโดยภายใน 1 วินาทีจะมีการสแกนภาพได้ถึง 60 ภาพจะสังเกตเห็นว่าในการสแกนภาพ 1 ภาพ (Frame) จะสแกนเพียงครั้งเดียว (Field เดียวเท่านั้น)



รูปที่ 3.4 แสดงการสแกนแบบ Noninterlace

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เปรียบเทียบการ Scan ของระบบโทรทัศน์กับระบบของ APPLE II



รูปที่ 3.5 ภาพเปรียบเทียบ Video Area ของ APPLE II กับระบบโทรทัศน์

จากรูป 3.5 การส่งสัญญาณออกอากาศของระบบโทรทัศน์ภาพบางส่วนจะเกิด Lost ไปรอบๆขอบจอเป็นผลทำให้ภาพที่เกิดขึ้นไม่เต็มจอ ดังนั้นในการออกแบบของเครื่องรับโทรทัศน์จะออกแบบการลแกนไว้เป็น Over scan โดยจะเพิ่มเส้น scan ทาง hor ขึ้นมาอีกประมาณ 12%

แต่ระบบของ APPLE II จะออกแบบเพื่อป้องกันปัญหาการ Lost ของภาพไว้แล้วดังรูป โดยในส่วนที่แลเงาแสดงถึงส่วน Lost และยังเพิ่มส่วน safty margin เข้าไปอีกด้วยดังนั้นใน APPLE II จะเหลือเนื้อที่ที่ใช้ในการแสดงภาพเพียง 192 เส้นเท่านั้น ซึ่งน้อยกว่าของระ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บบโทรทัศน์ที่มีถึง 313 เส้นใน 1 Field (ที่คิด 313 เส้นก็เพราะต้องการเทียบกับ Non interlace Scan ที่เป็นการสแกนในระบบของ APPLE II) ภาพที่ปรากฏจึงมีขนาดเล็กกว่าของระบบโทรทัศน์

ส่วนของ Video Generator

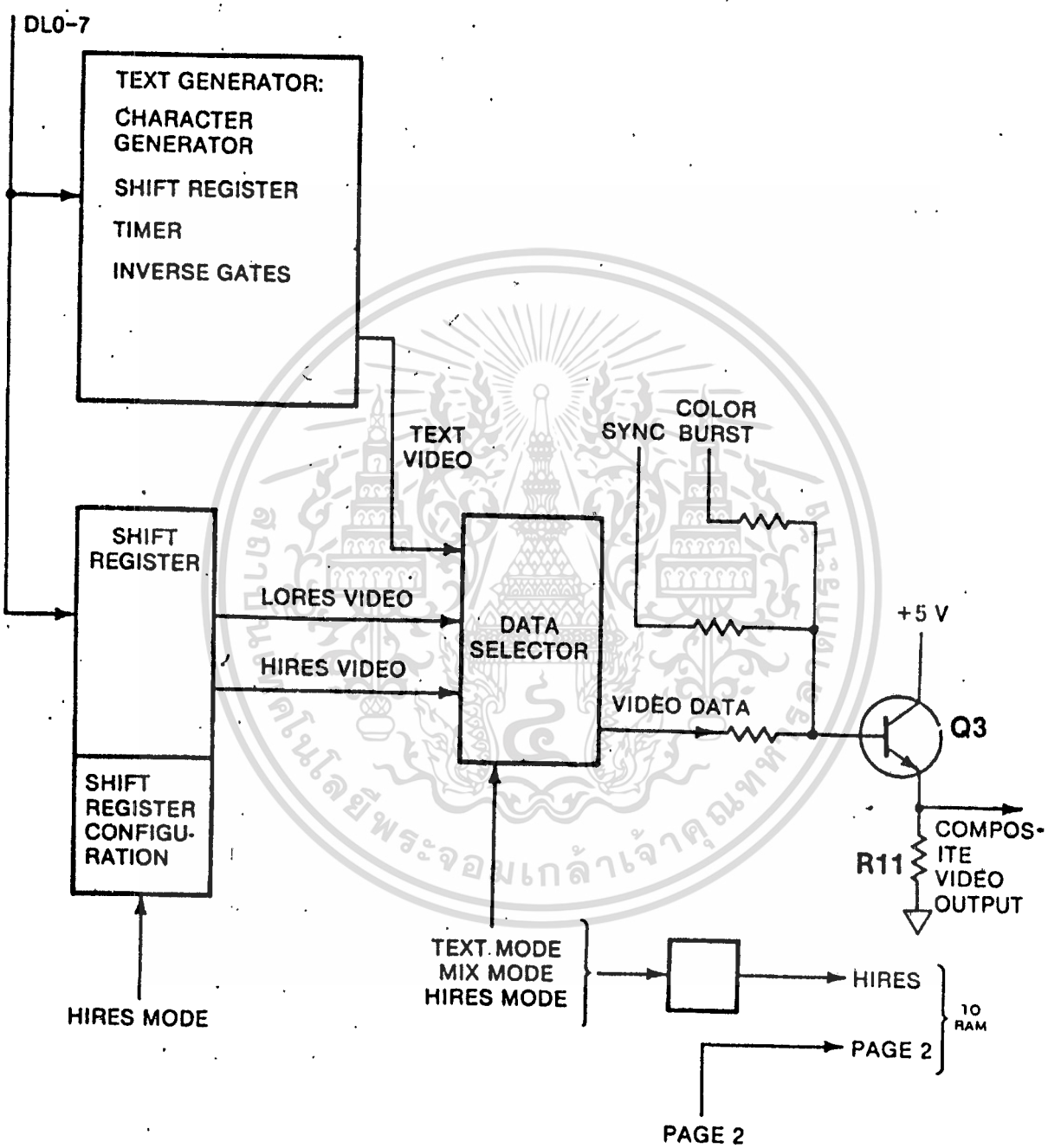
จาก Block Diagram แยกเป็นดังนี้

1) Text Generator ซึ่งประกอบด้วย Charactor Generator, Shift Register, Timer และ Inverse Gate

ตัว Text Generator จะนำข้อมูลที่แลทช์ไว้ที่อินพุทเข้ามาแปลงเป็นสัญญาณ Video แล้วส่งเป็นอินพุทไปยังตัว Data Selector

2) Graphic Generator จะประกอบด้วย Shift Register และ Shift Register Configuration ซึ่งตัวนี้จะทำการเลือกว่าจะให้ Shift Register ทำการ Shift แบบ Hires หรือ Lores โดยอาศัยสัญญาณ Hires Mode เป็นตัวเลือกถ้าเป็น Low ก็จะเลือก Lores ถ้าเป็น High ก็จะเลือก Hires ถ้าเลือกแบบ Hires Video ข้อมูลภาพ (Video Data) จะถูกส่งผ่านไปยัง Data Selector เพื่อทำการเลือกว่าจะเอา Video data ของอันไหนเป็นเอาท์พุท

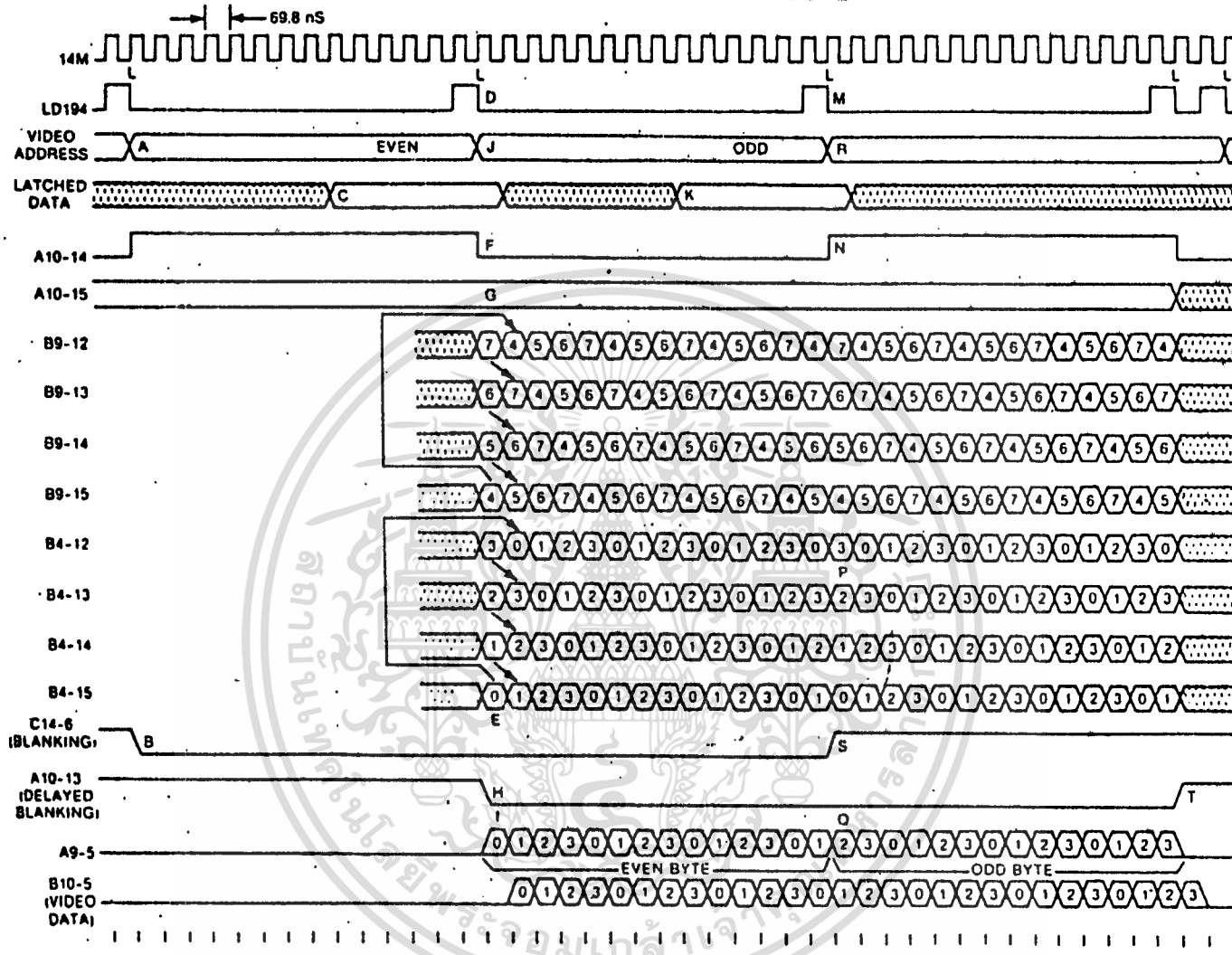
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 3.6 แสดง Block diagram ของ Video Generator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการ Shift ข้อมูล Video ของ APPLE II



รูป 3.7 แสดงลักษณะการ Shift video data ของ APPLE II

จากรูป 3.7 เราจะพิจารณาสัญญาณต่างๆ ดังนี้

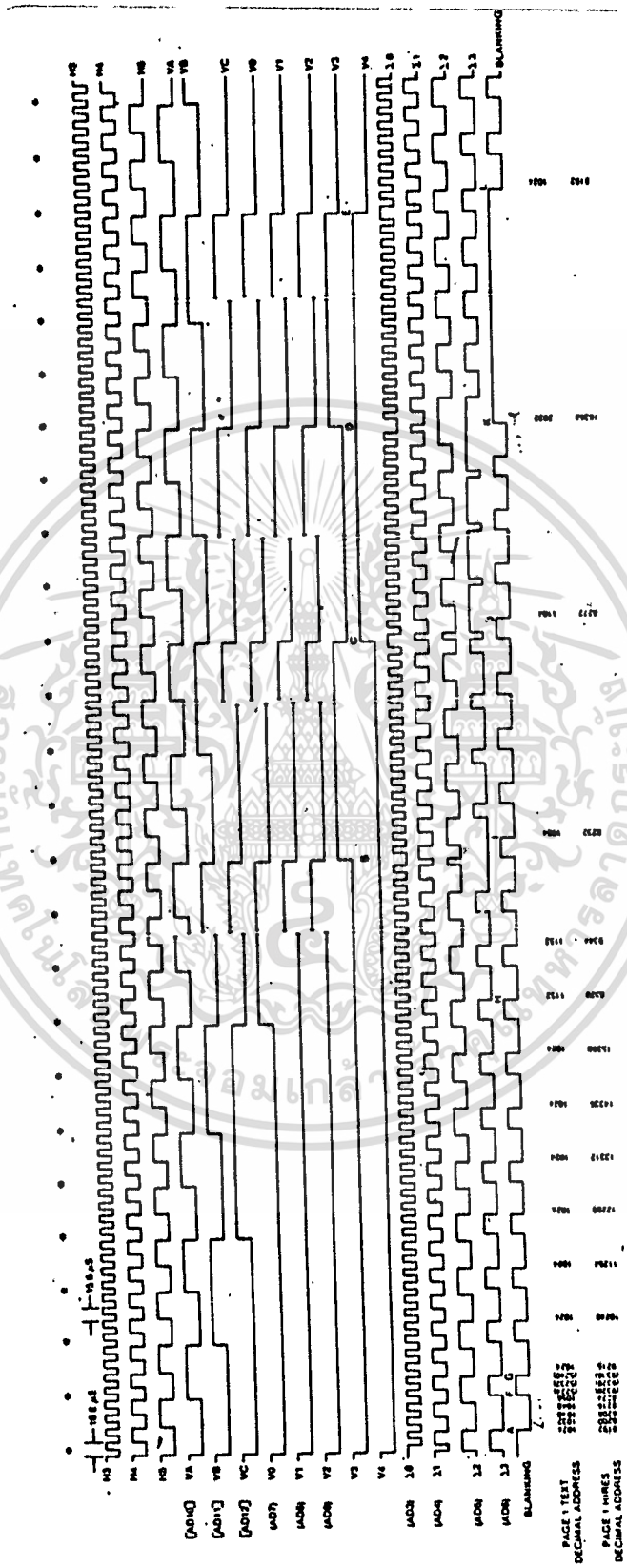
1) 14 MHz

2) LD 194

3) Blanking (A0-A13)

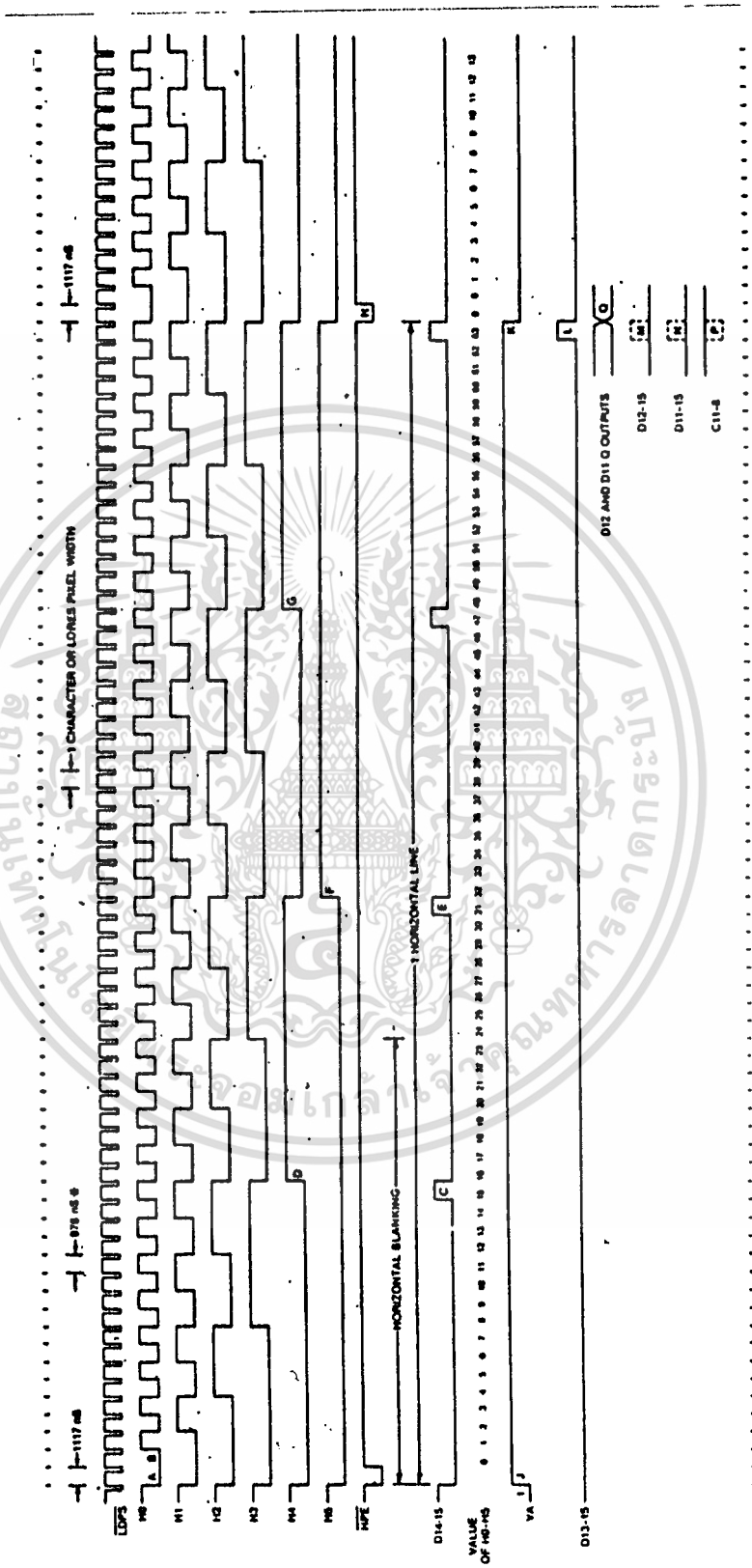
จะเห็นว่าในแต่ละ Byte จะประกอบด้วย Dot Clock 14 บิท และการชิฟท์ในแต่ละไบท์จะพอดีอยู่ในช่วง 1 Period ของสัญญาณ LD 194 และในช่วงของ Blanking ที่เป็น Low จะประกอบไปด้วยสัญญาณ LD 194 จำนวน 40 ลูกซึ่งก็คือ 1 Hor. Line

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 3.8 แสดง Timing diagram ของสัญญาแนวตั้งและแนวนอน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.9 แสดง Horizontal Timing

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากนั้นสัญญาณ Blanking ก็จะขึ้นเป็น High ไปซึ่งในช่วงนี้จะเป็นเส้น Retrace ทางแนวนอน แล้วก็เริ่มต้นใหม่อีกเป็นเช่นนี้ไปเรื่อยจนกระทั่งถึง 192 Hor. Line ซึ่งจะเป็น 1 Frame พอดีแล้ว Blanking จะขึ้นเป็น High ไปอีกยาวประมาณ 8 ms ซึ่งก็คือ การ Retrace ในแนวตั้งนั่นเอง ดังรูป 3.8 ซึ่งจะสังเกตุเห็นว่าช่วง F-G จะเป็นช่วง Retrace ทางแนวนอน และช่วง K-L จะเป็นช่วง Retrace ทางแนวตั้ง

สรุปสัญญาณเวลาของ APPLE II เทียบกับสัญญาณ เวลาของโทรทัศน์

ในที่นี้จะอธิบายการสร้างสัญญาณทางแนวนอนและแนวตั้งของ APPLE II ก่อน จากรูป 3.9 สัญญาณ LDPS จะใช้เป็น Clock ให้กับวงจรนับเพื่อสร้าง Video Address ของข้อมูลที่แสดงผลบนจอ Video Address ที่สร้างขึ้นจะแบ่งเป็น 2 กลุ่มคือ

1) สัญญาณทางแนวตั้งนั้นจะเป็นตัวสร้าง Sync. ทางแนวนอนและกำหนดเส้นสแกนของข้อมูล โดยวงจรนับทางแนวนอนจะนับจาก 0 ถึง 63 เป็นเวลา 63.69 micro sec. และช่วงการนับจาก 0 - 24 จะเป็นช่วง Hor Blanking ที่เหลืออีก 40 จะใช้แสดงผลข้อมูล

2) สัญญาณทางแนวนอนจะนับต่อจากทางแนวนอน โดยจะนับไปทั้งหมด 262 เส้นในจำนวนนี้ 70 เส้นจะมองไม่เห็นเพราะอยู่ในช่วง Ver Blanking ดังนั้นเหลือที่ใช้แสดงผลเพียง 192 เส้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

หลักการทำงานและโครงสร้างของวงจร Video - Computer Mixer

4.1 แนวความคิดในการออกแบบวงจร

จากที่ได้ศึกษาข้อมูลของโทรทัศน์สีทั้งระบบการแสดงภาพและการเข้ารหัสสีในระบบ PAL เทียบกับคอมพิวเตอร์ APPLE II ดังในบทที่ 3 ที่ผ่านมาจะเห็นว่าในการนำสัญญาณภาพของ TV ระบบ PAL มาทำการซ้อนด้วยสัญญาณภาพจากคอมพิวเตอร์ในลักษณะตรงๆไม่ได้ เพราะทั้ง 2 ระบบมีลักษณะการสแกนที่แตกต่างกันและสัญญาณซิงค์ของแต่ละระบบก็ไม่ได้กำเนิดมาจากตัวสร้างความถี่อ้างอิงเดียวกัน

	T.V.	Apple II	
Interlacing	2:1	No	
Lines per Field	312.5	262	
Line Rate	15.625 kHz	15.700 kHz	
Field Rate	50 Hz	59.92 Hz	
Color Subcarrier	4.433618 MHz	3.579545 MHz	
Burst Length	9 Cycles (2.24 μS min)	14 Cycles (3.9 μS)	
Front Porch	1.27 μS min	7.9 μS	
Hor Sync Pulse	4.45-5.08 μS	7.8 μS	3.9 μS
Breezeway	381-735 nS	70 nS	
Color Backporch	1.27 μS min	5.0 μS	8.9 μS
B & W Backporch	4.25 μS min	8.9 μS	12.8 μS
Sync to Blanking End	9.2 μS min	16.7 μS	
Sync to Burst End	7.70-7.94 μS	11.7 μS	7.8 μS
Hor Blanking	10.5 μS min	24.6 μS	

รูปที่ 4.1 แสดงการเปรียบเทียบสัญญาณภาพ APPLE II กับระบบ ทีวี

ดังนั้นจึงได้มีการออกแบบระบบและวิธีต่างๆขึ้นมาโดยมีแนวความคิดดังนี้ คือ

เมื่อระบบทั้งสองไม่สามารถซิงค์กันได้ เราจะแก้ปัญหาได้โดยการกำหนดระบบของทีวีให้เป็นระบบหลักในการสแกนภาพ ส่วนระบบของ APPLE II นั้นจะเป็นส่วนที่ทำการป้อนข้อมูลภาพเข้ามาผสมกับสัญญาณภาพของทีวี โดยเราจะทำการเก็บข้อมูลของ APPLE II ลงในหน่วยความจำของระบบ ในลักษณะ Serial dot เสียก่อน แล้วจึงรอสัญญาณการสแกนของทีวีมาทำการดึงข้อมูล

ที่เก็บอยู่นี้ออกไปสแกนบนจอภาพพร้อมกัน ระบบ APPLE II จึง Compatible เข้ากับสัญญาณโทรทัศน์ได้ จากนั้นจึงนำสัญญาณของ APPLE II ที่อยู่ในลักษณะสัญญาณโทรทัศน์แล้วไปทำการเข้ารหัสสี R,G,B มาตรฐาน แล้วทำการมอดูเลทสัญญาณ Subcarrie ที่มีความถี่และเฟสเช่นเดียวกับระบบการเข้ารหัสสีแบบ PAL ของสัญญาณโทรทัศน์เมื่อสัญญาณจากคอมพิวเตอร์ได้รับการเข้ารหัสสีแล้วจะถูกนำไปเลือกออกแสดงผลพร้อมๆกับสัญญาณวิดีโอ ด้วยวิธีการ Multiplex กล่าวคือในช่วงที่เป็นสัญญาณภาพ จุดข้อมูลจากคอมพิวเตอร์ (Dot Clock) เข้ามาสัญญาณนี้ก็จะถูกนำไปแสดงผลยังจอภาพ แต่ในช่วงที่ไม่มีจุดข้อมูลเข้ามาสัญญาณภาพจากวิดีโอก็จะถูกนำไปแสดงผลแทน ซึ่งลักษณะดังกล่าวภาพที่ได้ออกมาจึงเป็นภาพซ้อนกันของข้อมูลจาก 2 แหล่งกำเนิดสัญญาณภาพ โทรทัศน์สีจะสามารถถอดรหัสสีของภาพที่ได้รับการผสมได้ถูกต้องทั้งสองสัญญาณ เนื่องจากแหล่งกำเนิดสัญญาณ Subcarrier ของสัญญาณภาพจากคอมพิวเตอร์สร้างมาจากความถี่อ้างอิงของ Subcarrier (Colour Burst) ตัวเดียวกับสัญญาณภาพของทีวี

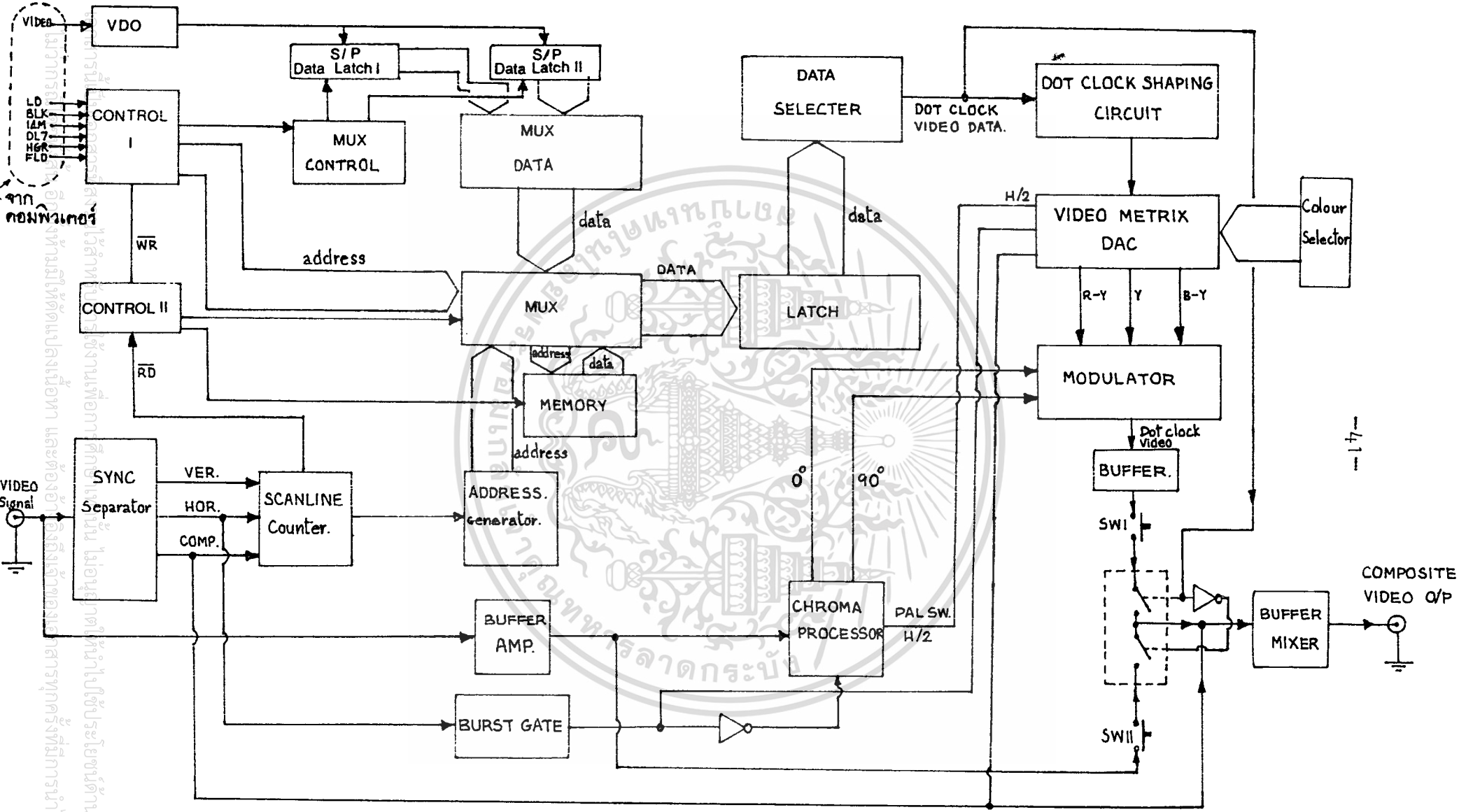
4.2 โครงสร้างและการทำงานของระบบ Video - Computer Mixer

โครงสร้างของระบบอย่างคร่าวๆประกอบไปด้วย 7 ส่วน ใหญ่ๆดังนี้

1) ส่วนการเก็บข้อมูลลงในหน่วยความจำ (Write)
2) ส่วนการนำข้อมูลออกจากหน่วยความจำ (Read)
3) ส่วนสร้างสัญญาณวิดีโอ
4) ส่วนสร้างสัญญาณสีให้กับข้อมูลของคอมพิวเตอร์
5) ส่วนเลือกสีและปรับแต่งจุดข้อมูลของคอมพิวเตอร์
6) ส่วน Multiplex สัญญาณ และส่วน Buffer Output
7) ส่วน RF Modulator

รูปที่ 4.2 เป็น Block diagram ของโครงงานนี้อย่างสมบูรณ์โดยแต่ละส่วนจะประกอบไปด้วยส่วนต่างๆซึ่งทำหน้าที่ตาม Block diagram และในบทต่อไปจะทำการอธิบายหลักการทำงานและการออกแบบวงจรโดยละเอียดโดยจะแบ่งเป็นภาคๆและท้ายสุดจะเป็นวงจรรวมของทั้งระบบที่ได้กล่าวมาแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.2 Block diagram ของระบบ Video - Computer Mixer

บทที่ 5

ส่วนดึงข้อมูลจากคอมพิวเตอร์

โครงสร้างของระบบส่วนดึงข้อมูลจาคอมพิวเตอร์ (ส่วน Write ข้อมูลจากคอมพิวเตอร์มาลง RAM) นี้มีโครงสร้างและหลักการดังแสดงตาม Block diagram รูป 5.1 ซึ่งสามารถแยกออกเป็นส่วนๆได้ดังนี้

- ส่วนเก็บข้อมูลลงในหน่วยความจำ (Write)

ส่วนนี้จะทำการนำข้อมูลภาพจากสัญญาณไมโครคอมพิวเตอร์มาเก็บลงในหน่วยความจำโดยอาศัยสัญญาณ LD 194, Blank, 14 MHz, FLD จาก APPLE II มาสร้างเป็นสัญญาณควบคุมต่างๆ เพื่อใช้ในการเก็บข้อมูลลงในหน่วยความจำ

พิจารณาจากรูป 4.2 สัญญาณต่างๆจะถูกนำผ่านส่วน Control I ซึ่งภายในส่วนนี้จะทำการสร้างสัญญาณต่างๆ ดังนี้

1) Control Shifting Clock (CSC) ออกไปควบคุมส่วน MUX Control เพื่อทำการ Multiplex Clock ให้กับส่วน Serial/Parralel Latch ชุด I และชุด II จากนั้นข้อมูลในแต่ละชุดจะมาผ่านส่วน MUX Data เพื่อทำการ Write ข้อมูลสลับกันไปเข้าในหน่วยความจำ

2) สัญญาณ WR จากส่วนนี้จะส่งผ่านเข้าไปยังส่วน Control II เพื่อทำการสร้างสัญญาณ WE ขึ้นเพื่อเป็นสัญญาณ Write ของหน่วยความจำ

3) สร้าง Address ขึ้นมาแล้วส่งผ่านเข้าไปยังส่วน MUX เพื่อทำการ Multiplex Address ระหว่างส่วน Read และ Write ให้กับหน่วยความจำ

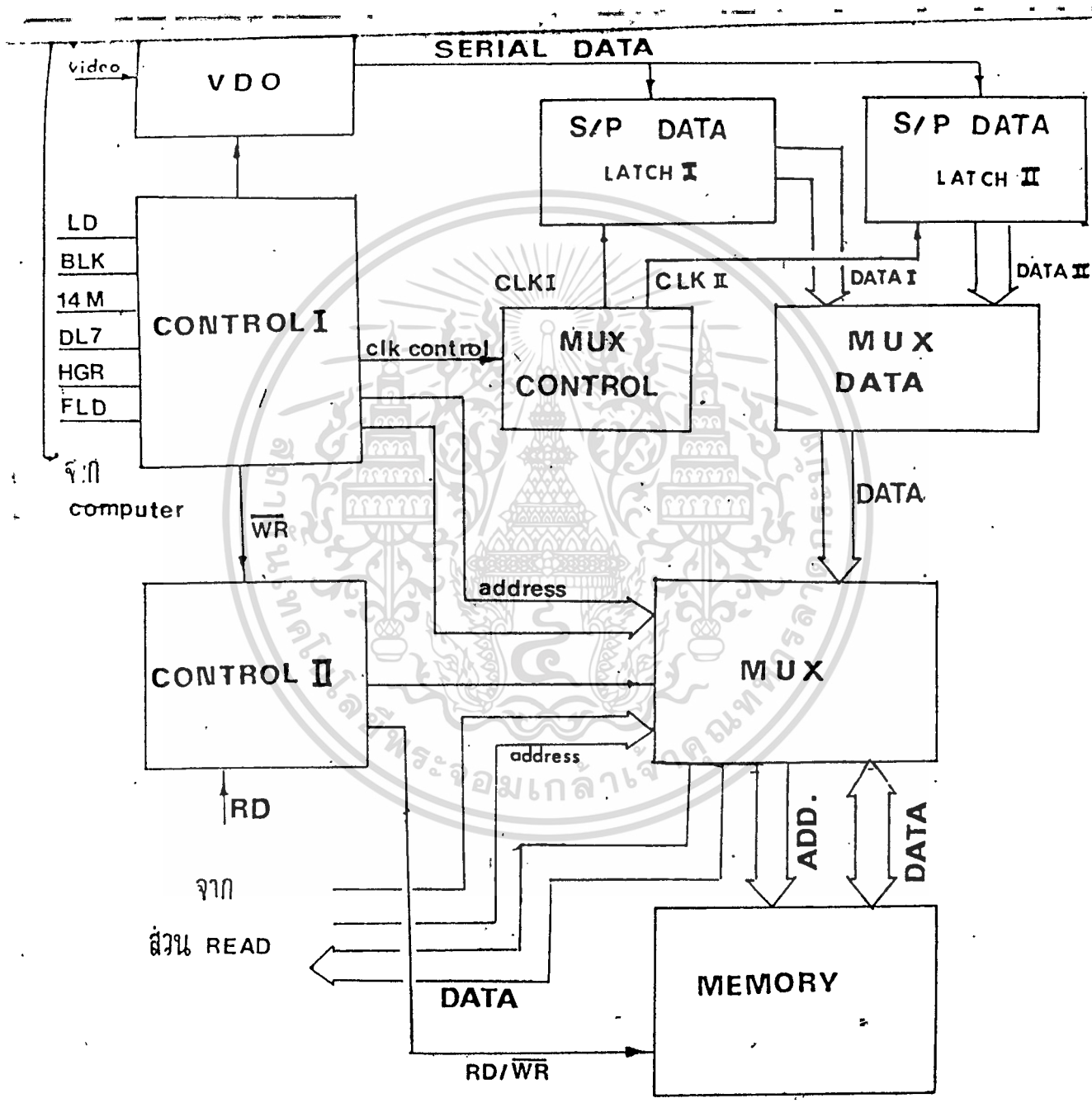
นอกจากนี้ข้อมูลที่ออกมาจากส่วน MUX Data จะถูกส่งมายังส่วน MUX เพื่อทำการ Multiplex Data ระหว่างส่วน Read และ Write ของหน่วยความจำ

ในส่วนของหน่วยความจำของระบบเราจะออกแบบชุดของหน่วยความจำไว้ 2 ชุดด้วยกันทั้งนี้ก็เนื่องมาจากในการเก็บข้อมูลภาพ 1 ภาพเราจะต้องรอให้หน่วยความจำถูก Write ข้อมูลเข้ามาให้ครบเสียก่อนแล้วจึงทำการสแกนออกไปได้ดังนั้นในช่วงที่รอการ Write อยู่นั้นภาพจะหายไปชั่วขณะดังนั้นตาของเราจะเห็นภาพกระพริบอยู่ตลอดเวลาเกิดเป็น Flicker ของภาพขึ้น

เมื่อเราออกแบบหน่วยความจำไว้ 2 ชุดเราจะสามารถกำหนดให้หน่วยความจำทั้งสองสลับกันทำงานโดยที่หน่วยความจำชุดแรกทำการ Display ในขณะที่หน่วยความจำชุดที่สองกำลัง Write ข้อมูลจนกระทั่งหน่วยความจำชุดแรกทำการ Display หมดแล้วหน่วยความจำชุดที่สองจึงเริ่มทำการ Display แทน และหน่วยความจำชุดที่หนึ่งก็จะทำการ Write ข้อมูลใหม่เข้ามาแทน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเอกสารนี้ทุกครั้งที่มีการนำไปใช้

สลับกันไปเช่นนี้ทำให้สามารถแสดงภาพได้อย่างต่อเนื่องอยู่ตลอดเวลาแก้ปัญหาเรื่อง Flicker ได้



รูปที่ 5.1 แสดง Block diagram ของวงจรส่วน Write

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ลักษณะของการส่ง Serial Data ที่ชิฟท์ออกจาก APPLE II ใน 1 ไบท์จะประกอบด้วย 14 บิทของ Dot clock ที่จะถูกชิฟท์ออกมาด้วยอัตรา 14 MHz โดยจะมีสัญญาณควบคุมต่างๆ ที่จะต้องนำมาพิจารณาดังนี้

LD 194 เป็นสัญญาณในการ Load Data ชุดใหม่เข้ามาทำการชิฟท์

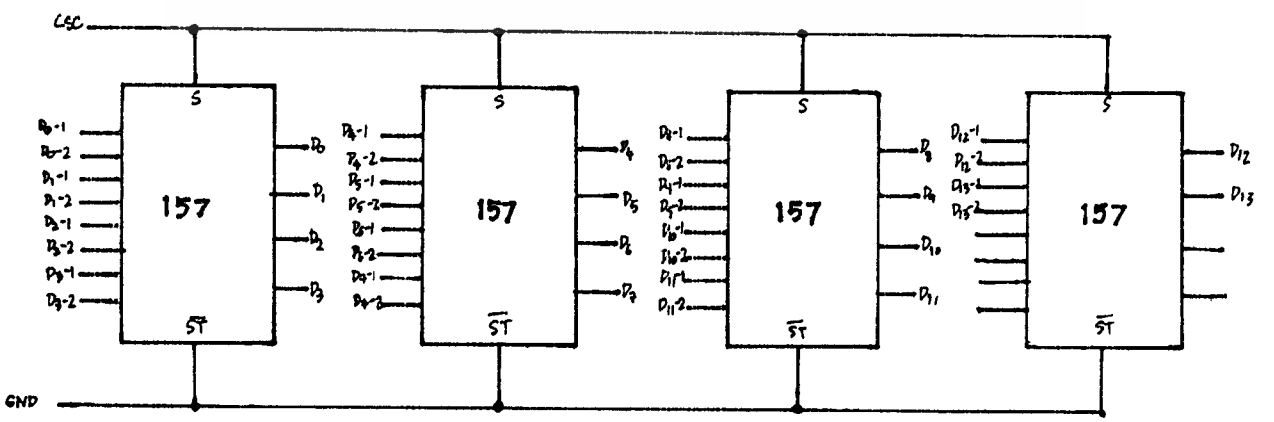
Blanking เป็นสัญญาณที่กำหนดให้มีการชิฟท์ข้อมูลโดยใน 1 Blank จะพอดีกับสัญญาณ LD 194 จำนวน 40 ลูก ซึ่งจะเป็น 1 Hor Line พอดี จนกระทั่งครบ 1 Frame หรือ 192 เส้นแล้วจึง Retrace กลับไปเริ่มที่ตำแหน่ง Hor line ที่ 1 ใหม่

14 MHz เป็นสัญญาณ Clock ของระบบ ที่ใช้ในการชิฟท์ข้อมูลวิดีโอด้วย FLD เป็นตัวตรวจสอบว่าการสแกนครบ 1 เฟรมแล้วหรือยัง

จากข้อมูลข้างบนจะเห็นว่าใน 1 เฟรมจะต้องใช้แอดเดรสในการเก็บข้อมูลถึง 192 X 40 = 7680 ตำแหน่ง

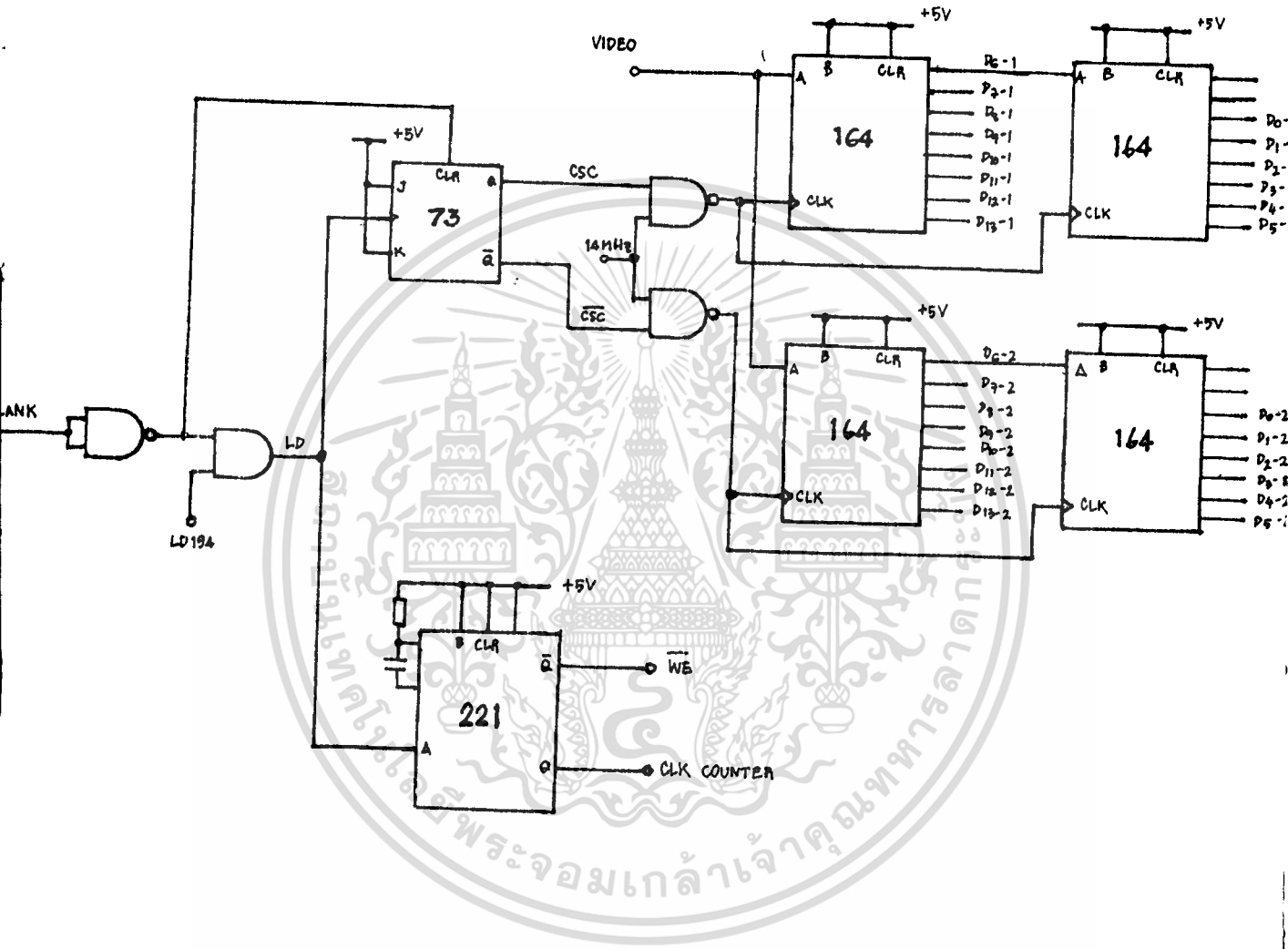
เนื่องจากลักษณะการชิฟท์ข้อมูลของ APPLE II ที่วิดีโอเอาท์พุทจะเป็นแบบ Serial Dot โดยใน 1 line จะมีข้อมูลที่ถูกใช้ในการชิฟท์ถึง 40 ไบท์ ดังนั้นเราจะสร้างสัญญาณต่างๆ เลียนแบบ APPLE II โดยจะใช้สัญญาณที่กล่าวถึงข้างบนมาออกแบบสร้างเป็นวงจรและ Timing Diagram

ใน 1 Hor line ต้องการสัญญาณ LD 194 จำนวน 40 ลูกในการที่จะ Load ข้อมูล ดังนั้นเราจะสร้างสัญญาณเลียนแบบสัญญาณควบคุมของ APPLE II เพื่อใช้ในการเก็บข้อมูลลงในระบบดังวงจรที่แสดงในรูป 5.2 โดยเราจะนำสัญญาณ Blank มาเปิดเกทให้สัญญาณ LD 194 เข้ามาจำนวน 40 ลูกสัญญาณที่ได้จากเอาท์พุทของ AND เกทนี้จะเป็นสัญญาณที่ใช้ในการเก็บข้อมูลแต่ละไบท์เราเรียกว่าเป็นสัญญาณ LD ดัง Timing diagram รูปที่ 5.2



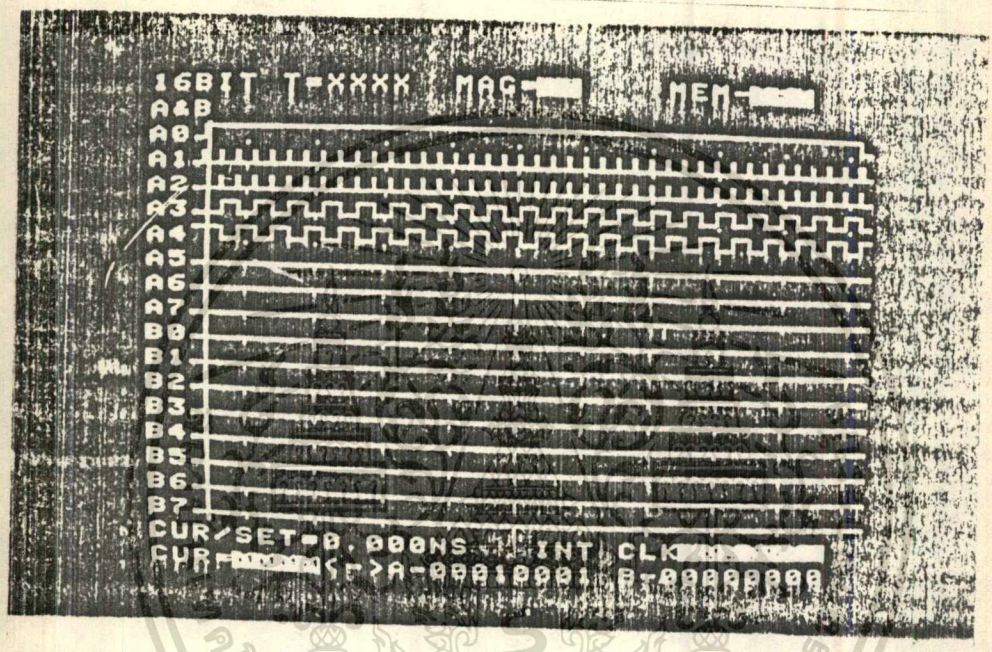
รูปที่ 5.2 ก) แสดงวงจรส่วนสร้างสัญญาณ Control I

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.2 ขแสดงวงจรส่วน Multiplex Data

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.3 แสดง Timing diagram ของ วงจร Control I

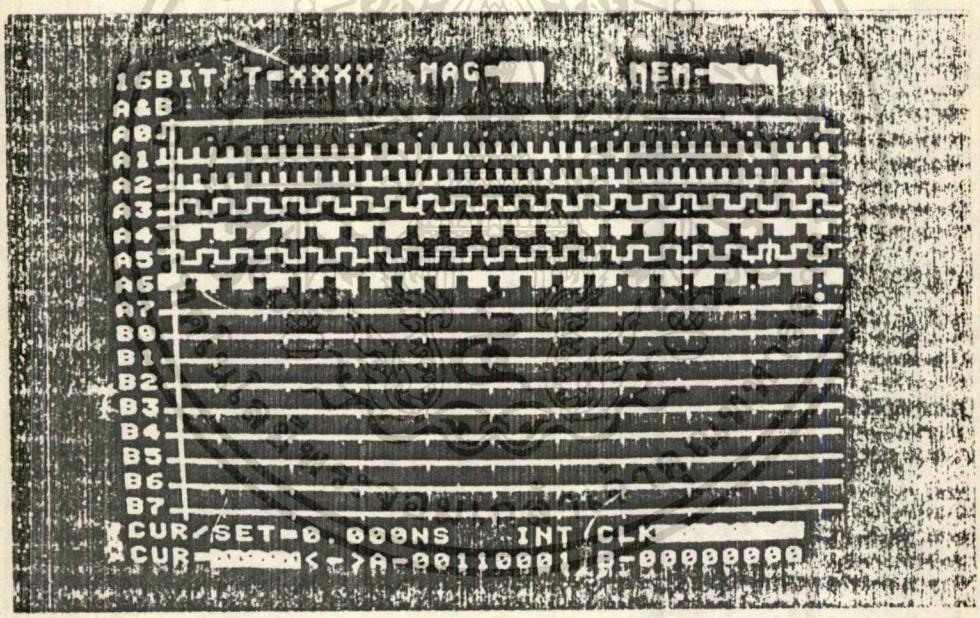
- A0 แสดงถึงช่วงในการ Load ข้อมูลใน 1 เส้นสแกนแนวนอน
- A1 แสดงถึงจำนวนลูกของสัญญาณ LD 194 ใน 1 เส้นสแกนแนนอน = 40
- A2 แสดงสัญญาณ LD
- A3 แสดงสัญญาณ CSC
- A4 แสดงสัญญาณ CSC

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นอกจากนี้สัญญาณ LD จะถูกนำไปใช้ในการควบคุมการสร้างสัญญาณต่อไปนี้

1) Control Shift Clock

เราจะนำเอาสัญญาณ LD มาทำการหารสองสร้างเป็นสัญญาณ CSC เพื่อใช้ในการเปิดเกทให้กับ NAND Gate โดยให้สัญญาณ Clock 14 MHz ที่จะใช้ในการชิฟท์ข้อมูลจากข้อมูล Serial เป็น Parallel แล้วทำการ Latch เอาไว้ก่อน โดยสัญญาณ CSC นี้จะถูกใช้เป็นตัว Multiplex ข้อมูลที่ถูกเก็บไว้ใน S/P Latch Data ข้อมูลนี้จะผ่าน 74157 ซึ่งจะทำการ Multiplex อีกครั้งหนึ่ง ให้ข้อมูลใน S/P Latch ของแต่ละชุดสามารถทำการ Write ลงหน่วยความจำได้ ดังรูป 5.4 และ 5.5 ประกอบ



รูปที่ 5.4 แสดง Timing diagram ของ Shifting Clock

สัญญาณ A_1 จะเป็น Shifting Clock ของ S/P ชุดที่1

สัญญาณ A_0 จะเป็น Shifting Colck ของ S/P ชุดที่2

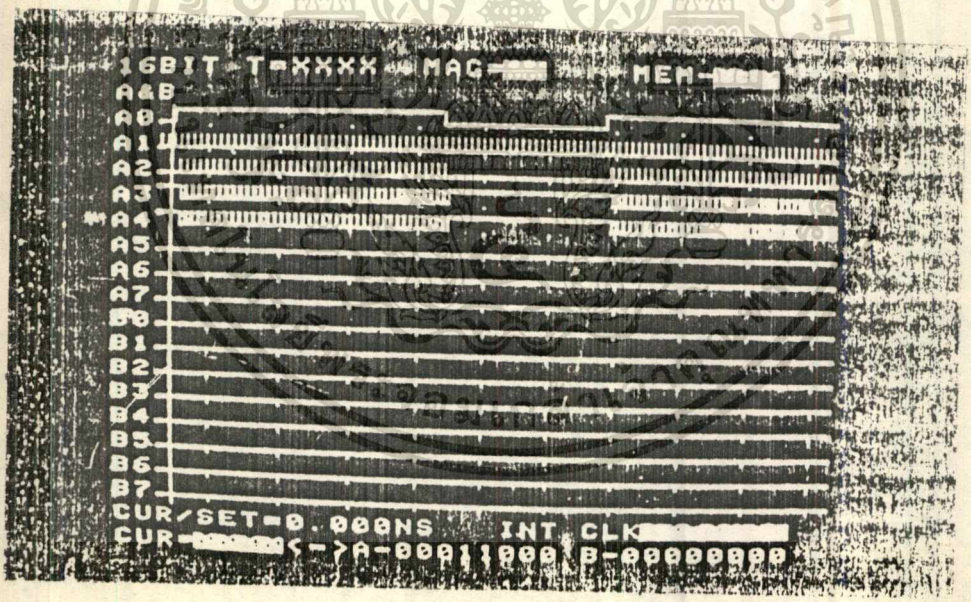
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เหตุผลที่เราต้องใช้ Clock เป็น Inverse ก็เพราะว่าต้องการให้ Data ที่เข้ามาอยู่ในภาวะสเตเบิลเสียก่อน

2) ส่วนสร้างสัญญาณ Write / Counter

นอกจากนี้เรายังนำเอาสัญญาณ LD มาสร้างเป็นสัญญาณ WR โดยการนำเอาสัญญาณ LD มาผ่านโมโนสเตเบิล 74221 โดยเราทำการยืด Pulse ของมันออกไปเป็นเวลา T = 600 ns ก็เพื่อที่จะให้เวลาในการ Write ยาวเพียงพอที่จะทำให้ หน่วยความจำ ทำการ Access ข้อมูลเข้าไปได้ โดยเราจะดึงสัญญาณ Q ออกมาเป็นสัญญาณ WE ดังรูปที่ 5.6 และ 5.7

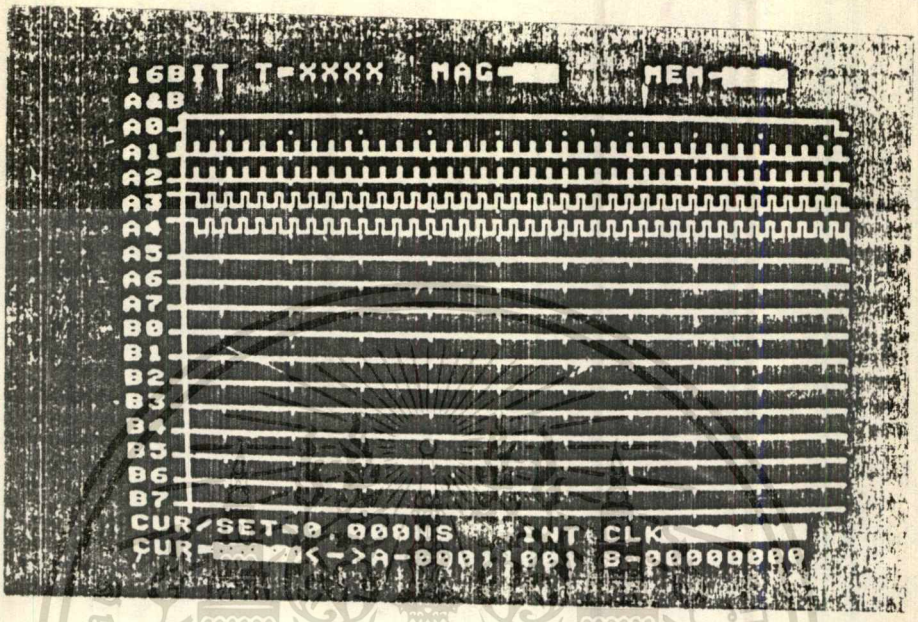
ส่วนของ Counter เราจะนำเอาท์พุท Q ของ 74221 ใช้เป็น Clock Counter ให้กับ 74339 เป็นตัวนับเพื่อใช้ในการนับ Address ของข้อมูลที่จะทำการ Write ลง RAM โดย วงจรนับจะ นับถึง 6780 ตำแหน่งแล้วจะถูก Reset ใหม่ทุกๆครั้งโดยวงจร RESET ดังรูปที่ 5.8 และ Timing diagram ที่5.9



รูปที่ 5.6 แสดงสัญญาณ LD ที่นำมาสร้างสัญญาณ WE

A3 แสดงสัญญาณ Write ที่สร้างขึ้น

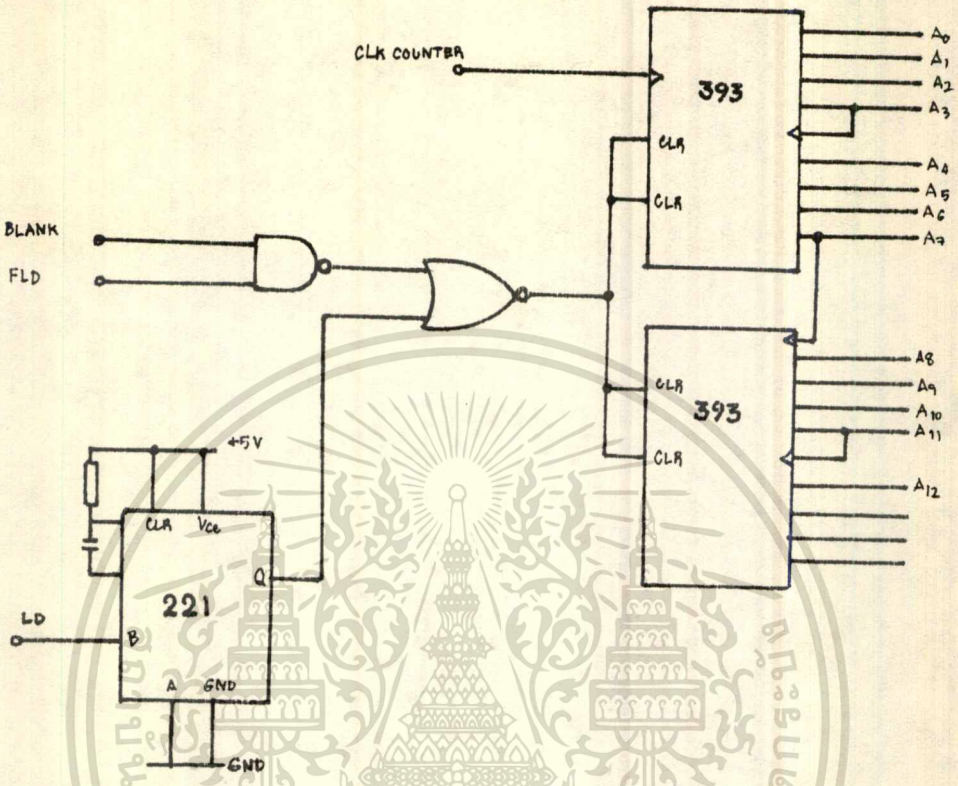
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



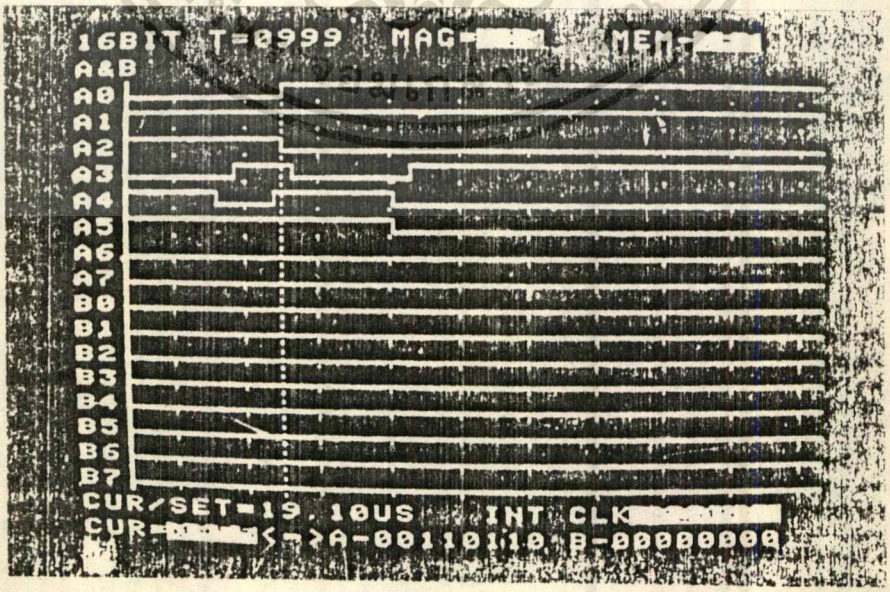
รูปที่ 5.7 แสดงภาพขยายสัญญาณ WE

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.8 แสดงวงจรส่วน Counter และวงจร Reset



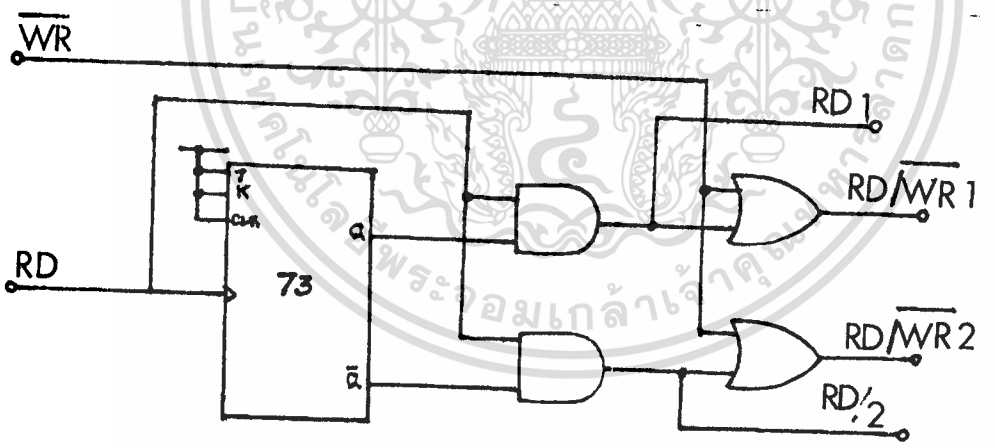
รูปที่ 5.9 แสดง Timing diagram ของวงจรส่วน Reset

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3) หลักการทำงานของ Reset

เนื่องจากเราต้องทำการรอสัญญาณ Write ลูกสุดท้ายให้ครบลูกเสียก่อนจึงทำการ Reset ตัว Counter ดังนั้นเราจึงจำเป็นต้องยืด Pulse ของสัญญาณ FLD ที่จะทำการ Reset ออกไปเล็กน้อยเพื่อให้การ Write ลูกสุดท้ายสมบูรณ์ดังแสดง Timing diagram รูปที่ 5.9

จาก Timing diagram รูปที่ 5.9 สัญญาณ A0 เป็นสัญญาณ Blank จะถูกนำมา NAND กับ FLD (สัญญาณ A1) แล้วจะได้เป็นสัญญาณ A3 สัญญาณนี้จะถูก NOR กับสัญญาณ A4 ซึ่งสร้างมาจากสัญญาณ Monostable ที่ Trig ที่ Positive edge ของสัญญาณ LD เพื่อยืดสัญญาณออกไปครอบคลุมการ Write ลูกสุดท้ายให้สมบูรณ์



รูปที่ 5.10 วงจร Control II

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรควบคุม II (Control II)

วงจรควบคุมในรูป 5.10 เป็นวงจรสร้างสัญญาณควบคุมการ Read , Write ลงหน่วยความจำ ซึ่งมีอยู่ 2 ชุด โดยใช้สัญญาณ RD จากวงจร Scan line Counter รูปที่ 6.2 ของส่วน Read สัญญาณ RD จะถูกหาร 2 โดย 7473 ได้สัญญาณ Output เป็น Q และ $\overline{Q}$ สัญญาณ ทั้ง 2 จะถูกนำมา AND กับ RD ได้เป็น RD1 และ RD2 สัญญาณ RD1 และ RD2 นี้จะนำไป OR กับสัญญาณ $\overline{WR}$ เป็นสัญญาณ RD/$\overline{WR1}$,RD/$\overline{WR2}$ ไปควบคุมการ Read และ Write ของหน่วยความจำ จาก Timing diagram รูปที่ 5.11 จะเห็นได้ว่าในช่วงการ Read นั้น หน่วยความจำชุดใดชุดหนึ่งจะถูก Read และการ Read จะ Read สลับช่วงละฟิลด์ทำให้มีช่องว่างที่จะทำการ Write (เมื่อสัญญาณ RD/2 $\overline{RD/2}$ เป็น Low) ถึง 3 ฟิลด์หรือประมาณ 3 ms ซึ่งจะแก้ปัญหาความถี่ของระบบ APPLE II ไม่ตรงกับระบบโทรทัศน์ และปัญหาเวลาที่เริ่มเปิดเครื่องของทั้งสองระบบซึ่งไม่พร้อมกัน ภาพที่ปรากฏต่อสายตาจะเป็นภาพของฟิลด์ก่อน แต่สายตาไม่สามารถแยกความแตกต่างได้จึงดูเสมือนพร้อมกันและต่อเนื่องกันตลอด

การ Write ข้อมูลลงในหน่วยความจำ

จากที่เคยกล่าวไว้แล้วในบทที่ 4 ว่าถ้าต้องการแสดงภาพให้เป็นลักษณะต่อเนื่องกันไปอย่างตลอดเวลาเราจะอาศัยเทคนิคของการ Multiplex ของ หน่วยความจำ 2 ชุดสลับกันทำงาน โดยชุดหนึ่งกำลังแสดงผลในขณะที่อีกชุดหนึ่งกำลังเก็บข้อมูลเข้ามาจนครบ 1 ภาพ หรือ 7680 ตำแหน่งของ Address แล้วก็จะรอสัญญาณ Read เพื่อทำการอ่านข้อมูลออกไปสลับกันเช่นนี้ตลอดเวลาทำให้ภาพที่ตาเรามองเห็นเป็นภาพที่ต่อเนื่องดังที่เคยกล่าวแล้ว

ในที่นี้เราจะใช้หน่วยความจำเบอร์ 6264 8K (byte Static RAM ดู Data Sheet ในภาคผนวก) เป็นหน่วยความจำในการเก็บข้อมูล โดยจะเลือกการ Write ใน Mode Cycle 3 ถ้าสัญญาณ $\overline{WE}$ เป็น Low และสัญญาณ $\overline{OE}$ เป็น High หน่วยความจำจะทำงานใน Mode Write และถ้าสัญญาณ $\overline{WE}$ เป็น High สัญญาณ $\overline{OE}$ เป็น Low หน่วยความจำจะทำงานใน Mode Read

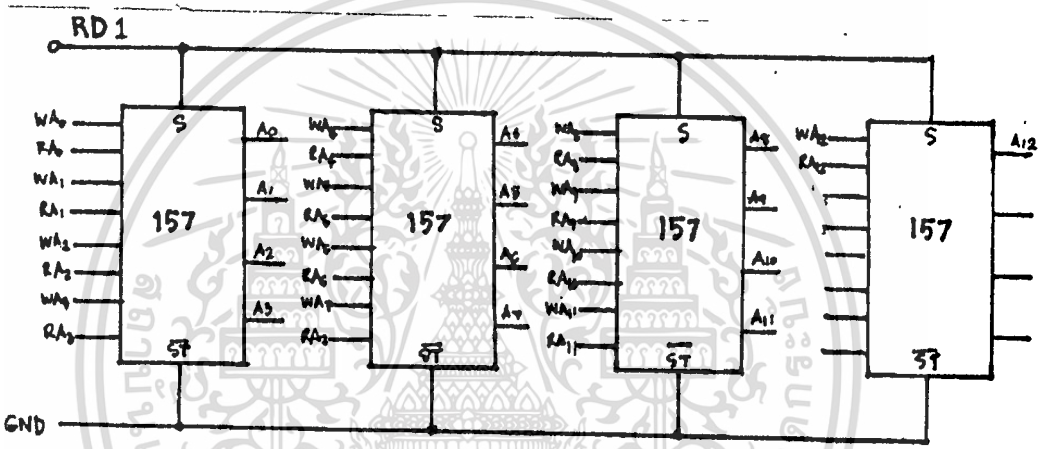
ปัญหาที่เกิดขึ้นคือลักษณะของ Data Bus ของ RAM จะเป็นแบบ Bidirectional และจากรูปวงจรส่วน Memory (ในภาคผนวกที่ 1) จะแสดงทิศทางของข้อมูลที่เก็บเข้ามาจะวิ่งเข้า Data Bus อยู่ตลอดเวลาทำให้เกิดปัญหาเวลาที่จะอ่านข้อมูลออกไป ดังนั้นเพื่อเป็นการป้องกันการชนกันของข้อมูลขณะมีการ Read ข้อมูลออกจาก RAM เราจึงจำเป็นที่จะต้องใส่ Buffer 27244 เพื่อป้องกันการ Write ข้อมูลขณะที่กำลังมีการ Read ข้อมูลออกไป โดยสัญญาณควบคุมตัว Buffer เราจะใช้สัญญาณ RD1 และ RD2 มาควบคุมการ Read ของข้อมูลที่จะอ่านออกไปของหน่วยความจำทั้ง 2 ชุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

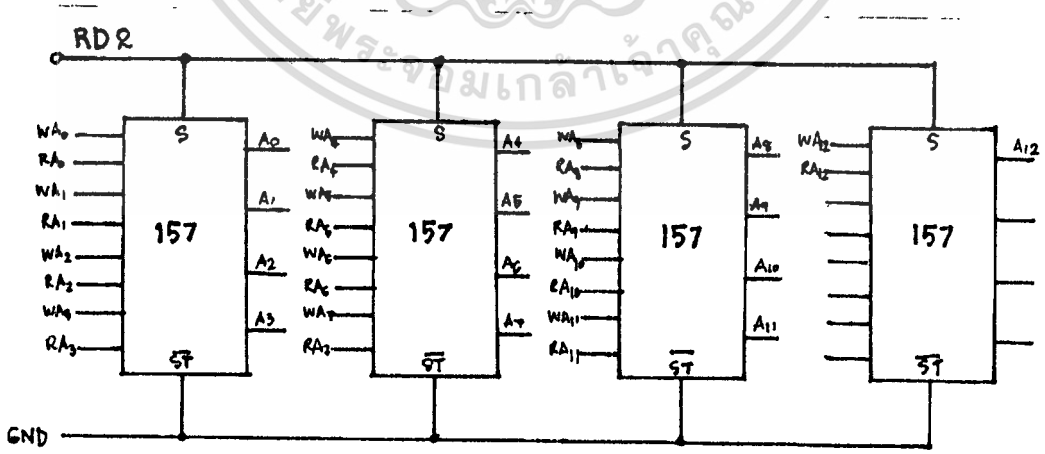
การ Multiplex Address ของระบบ

การ Multiples Address จะต้องสัมพันธ์กับสัญญาณ Read และ Write และเนื่องจากเราใช้หน่วยความจำ 2 ชุดแสดงผลสลับกันจึงต้องนำเอาสัญญาณ RD1 และ RD2 มาเป็นสัญญาแควบคุมการ Multiplex เพราะช่วงที่ RD1 หรือ RD2 เป็น High หน่วยความจำจะทำงานใน Cycle Read และถ้ากลับกันจะอยู่ใน Cycle Write

ถ้กพิจารเา Timing diagram ในรูป 5.11 จะเห็นว่าช่วงเวลาการ Read ของหน่วยความจำทั้ง 2 จะไม่มีการซ้อนกันเลยดังนั้นเราจึงออกแบบการ Multiplex ของหน่วยความจำทั้ง 2 ชุดดังรูปที่ 5.12 และ 5.13



รูปที่ 5.11 ส่วน Multiplex Address ของ RAM ชุดที่ 1



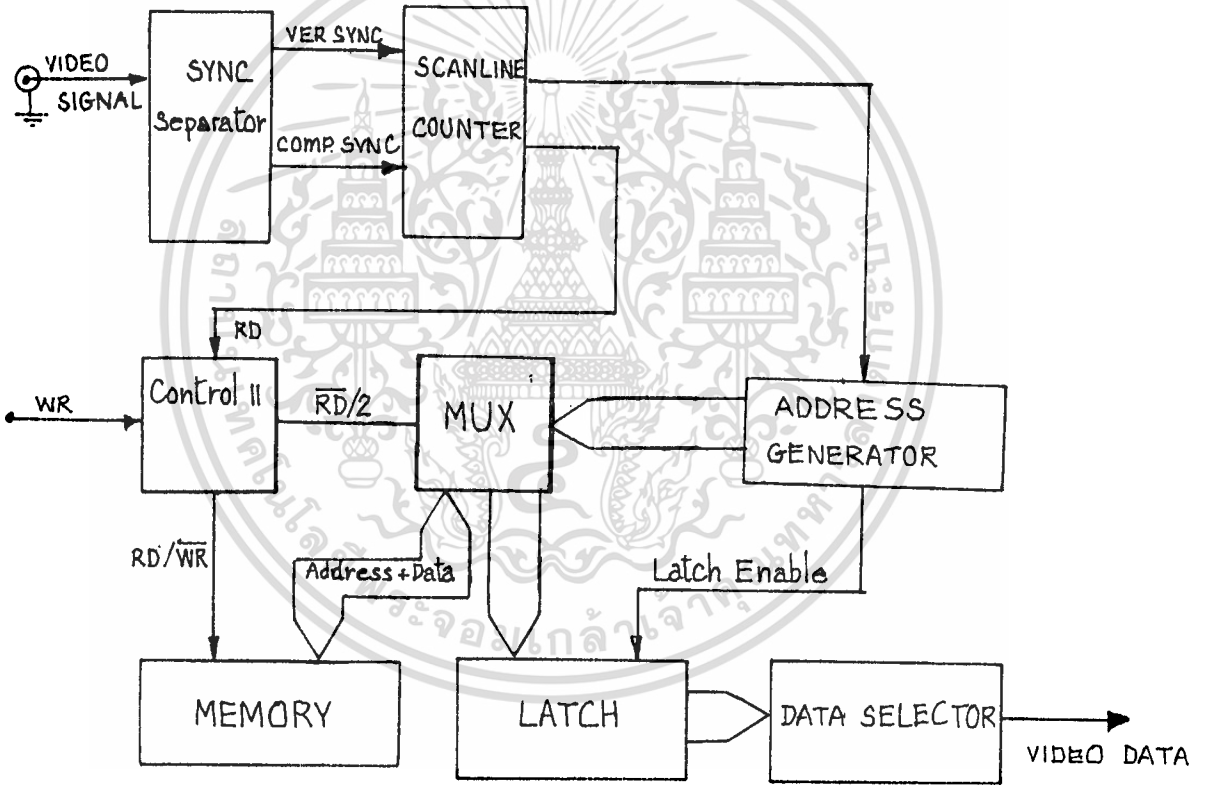
รูปที่ 5.12 ส่วน Multiplex Address ของ RAM ชุดที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 6

วงจรดึงข้อมูลจากหน่วยความจำ

การที่เราจะดึงข้อมูลจากหน่วยความจำได้ เราจำเป็นต้องมีสัญญาณ Sync. ของวิดีโอมาเป็นสัญญาณในการอ่านข้อมูลออกจากหน่วยความจำโดยมีการแสดงผล 192 เส้นต่อหนึ่งฟิลด์ตามระบบของ APPLE II

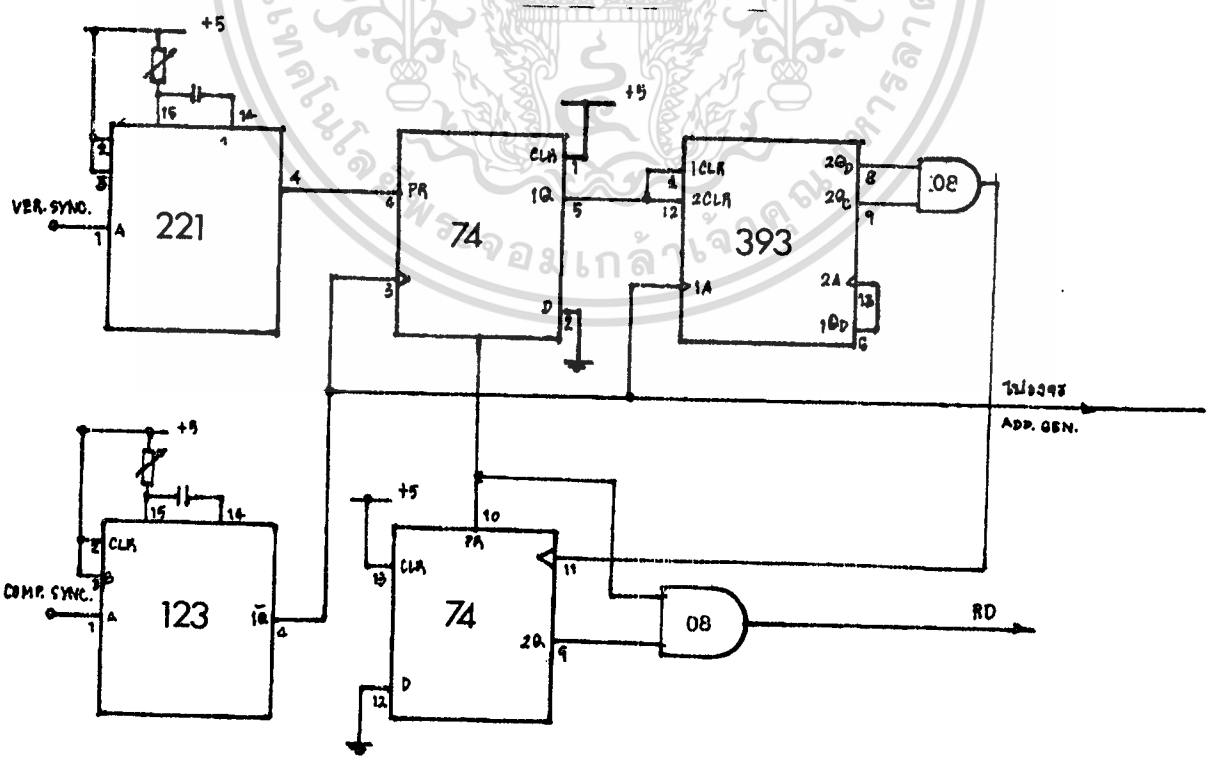


รูป 6.1 Block diagram ของวงจรดึงข้อมูลออกจากหน่วยความจำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปสัญญาณ Video จากเครื่องเล่นวิดีโอเทปหรือจากกล้องโทรทัศน์ผ่านมายังวงจร Sync.Separate เพื่อแยกสัญญาณ Sync. ซึ่งอาศัยหลักการของวงจร Comparator จะได้สัญญาณ Composit Sync. , Vertical Sync. และ Horizontal Sync. โดยสัญญาณ Ver Sync. และ Composit Sync. จะไปเข้าวงจร Scanline Counter เพื่อนับเส้นสแกนใน 1 ฟิลด์192 เส้นโดย Ver Sync. จะไปกำหนดการสแกนตามแนวตั้งและ Composit Sync. จะกำหนดการเริ่มสแกนในแนวนอน ซึ่งส่วน Scanline Counter นี้จะสร้างสัญญาณ RD เพื่อดึงข้อมูลจากหน่วยความจำและจะไปควบคุมการสร้างแอดเดรสในส่วน Address Gen. โดย Address นี้จะถูก Multiplex เข้าสู่หน่วยความจำในช่วงอ่านข้อมูลจากหน่วยความจำซะเดียวกันสัญญาณ RD จาก Scanline Counter และสัญญาณ WR จากส่วนดึงข้อมูลจากคอมพิวเตอร์จะถูกนำมาเปลี่ยนเป็นสัญญาณ RD/WE ,RD/2 เพื่อควบคุมการอ่านและเขียนข้อมูลของหน่วยความจำ (ส่วนนี้จะถูกกล่าวไว้ในบทที่ 5) และเป็นตัวควบคุมการ Multiplex ของวงจร MUX เพื่อเลือกข้อมูลจากหน่วยความจำและจะนำข้อมูลมา Latch ในวงจร Latch แล้วนำมาเปลี่ยนข้อมูลจาก Parallel เป็น Serial โดยวงจร Data Selector เพื่อพร้อมจะนำไปเปลี่ยนเป็นสัญญาณวิดีแล้วเข้าสู่วงจร Mixer ต่อไป

วงจร Scanline Counter

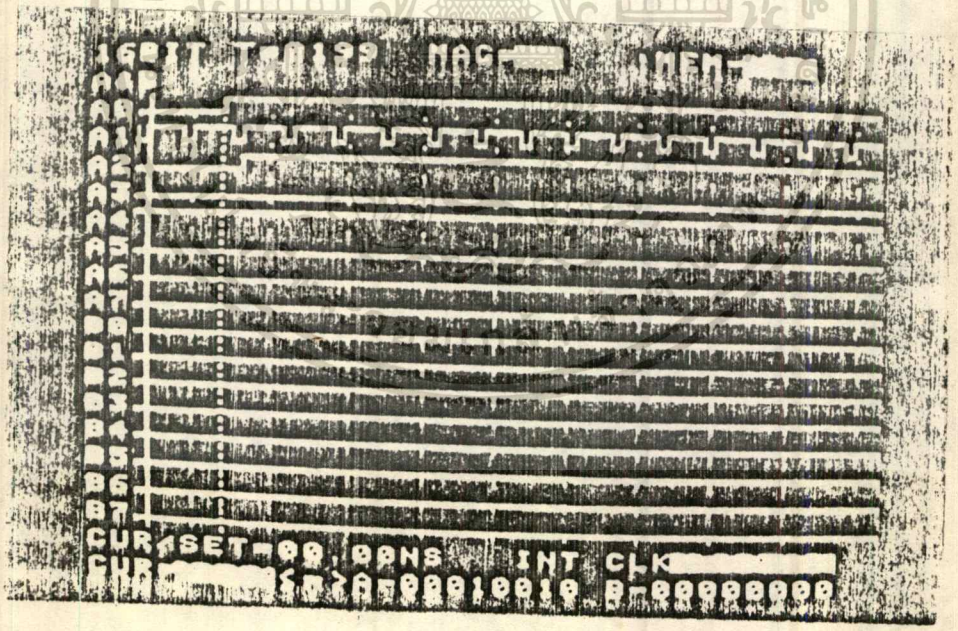


รูป 6.2 วงจรนับเส้นสแกน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

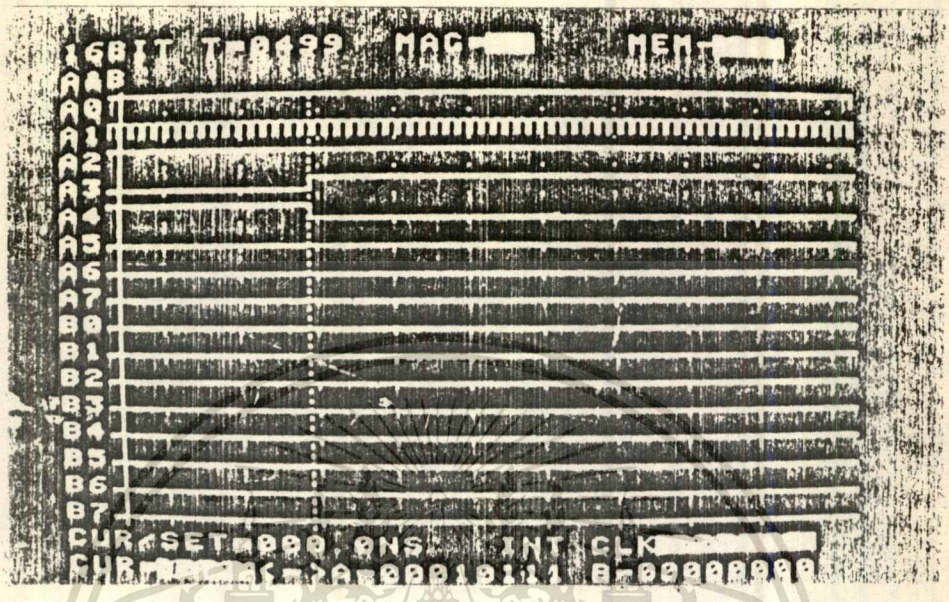
สัญญาณ Ver Sync. จาก Sync. Separate จะส่งไปยัง Monostable 74221 เพื่อยืด Pulse ออกไปค่าหนึ่ง ตามค่า R,C ที่ตั้งไว้และสัญญาณที่ได้จะนำไป Preset 7474 ซึ่งเป็น D Flip Flop ที่มีขา D ต่ออยู่กับ Gnd. ดังนั้นขา Q จะเป็น High และ $\overline{Q}$ เป็น Low เมื่อสัญญาณ Com Sync. จะไป Trig โมโนสเตเบิล 74123 เพื่อเป็นตัวกำหนดการสแกนในแนวนอนว่าเริ่มที่จุดใดโดย Pulse ที่ได้จะเปลี่ยนแปลงตามค่า R,C สัญญาณที่ยืดแล้วจะผ่านไปยังขา CLK ของ 7474 ตัวแรกทำให้ Q ตกเป็น Low และ $\overline{Q}$ เป็น High สัญญาณนี้จะไปเข้า Couhter 74393 เพื่อนับเส้น Hor. จำนวน 192 เส้น (11000000)

สัญญาณ $\overline{Q}$จาก7474 ตัวแรกจะไป Preset 7474 ตัวที่ 2 จะได้สัญญาณ CLK เมื่อวงจรนับนับได้ 192 เส้นทำให้ Q ของ 7474 ตัวที่ 2 เป็น Low นั่นคือการนับครบ 1 ฟิลด์โดยสัญญาณ Preset และ Q ของ 7474 ตัวที่ 2 นี้จะนำมา AND กันเป็นสัญญาณ RD ตาม Timing diagram รูป 6.3 - 6.6

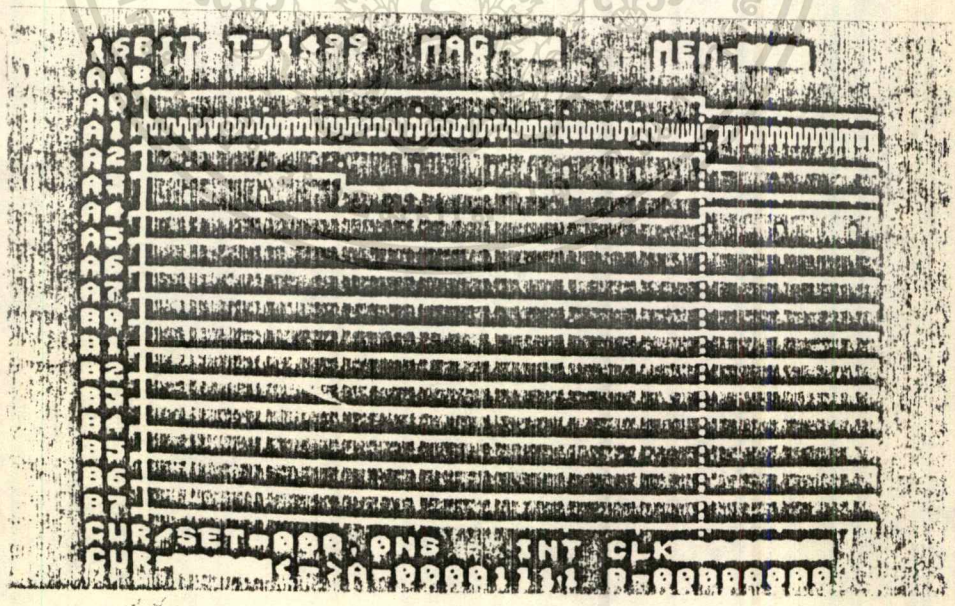


รูปที่ 6.3 Timing diagram ของรูป 6.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

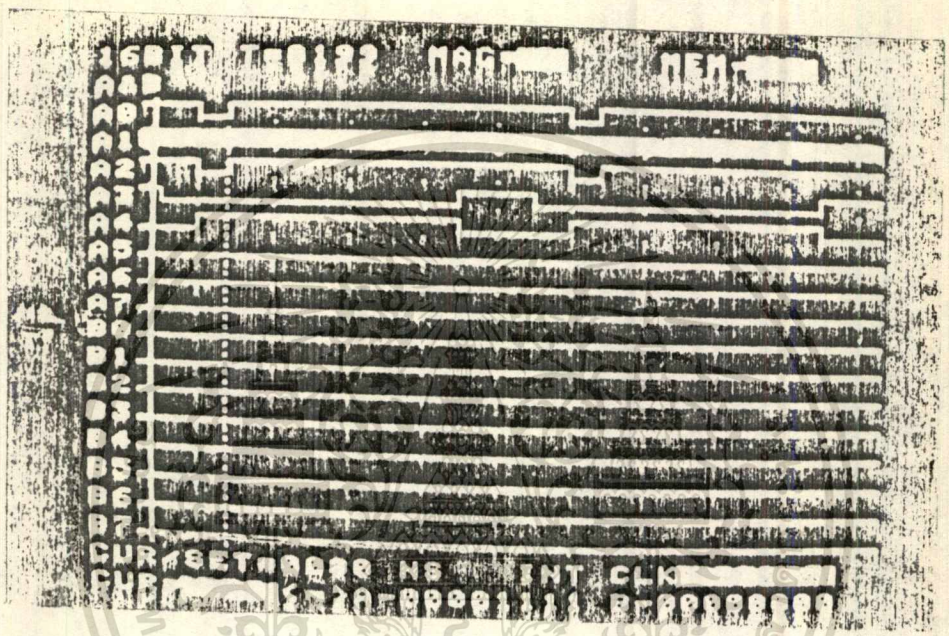


รูปที่ 6.4 Timing diagram ของรูป 6.2



รูปที่ 6.5 Timing diagram ของรูป 6.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

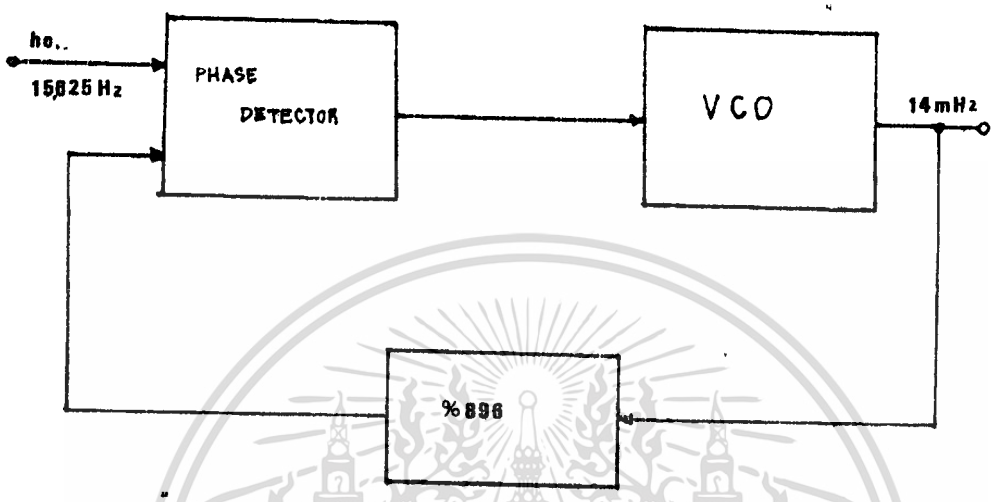


รูปที่ 6.6 Timing diagram รวมของรูป 6.2

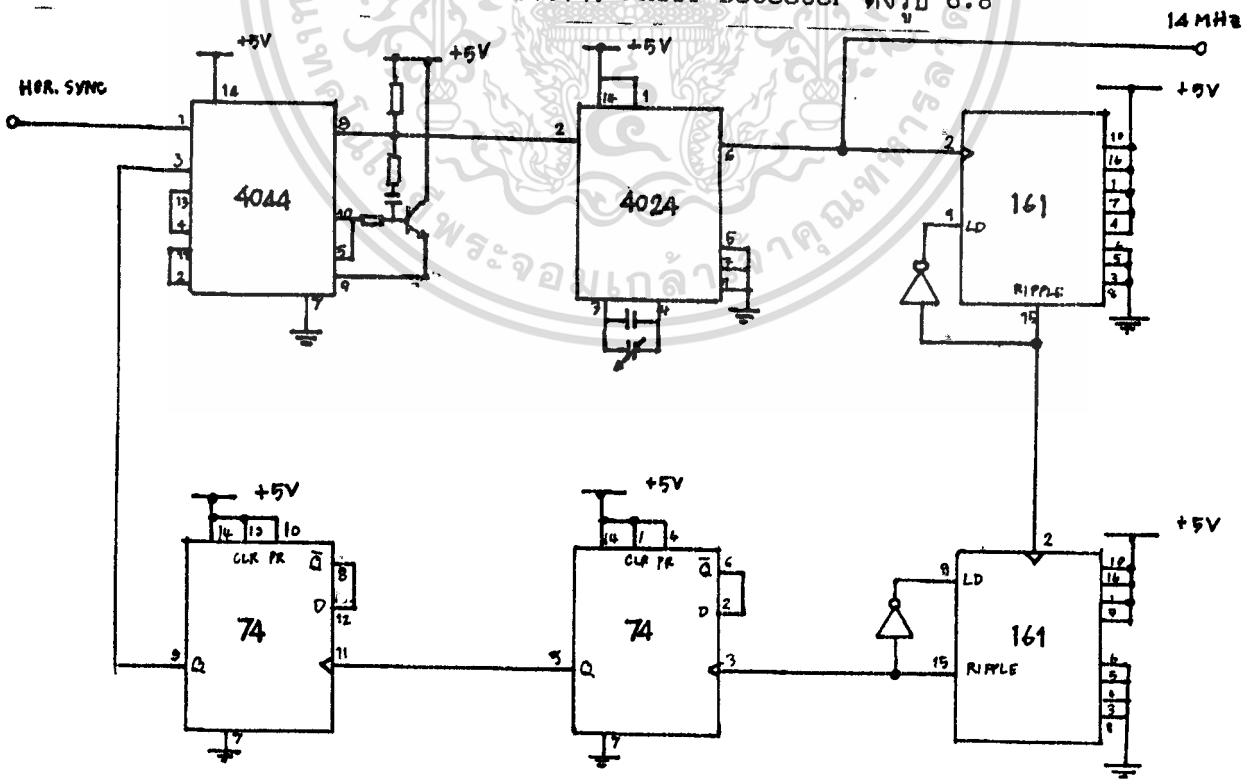
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจร Address Generator

วงจร ADD Gen. นี้ประกอบด้วยส่วน Clock Gen. 14 MHz เพื่อเลียนแบบการอ่านข้อมูลของ APPLE II ดัง Block diagram รูป 6.7



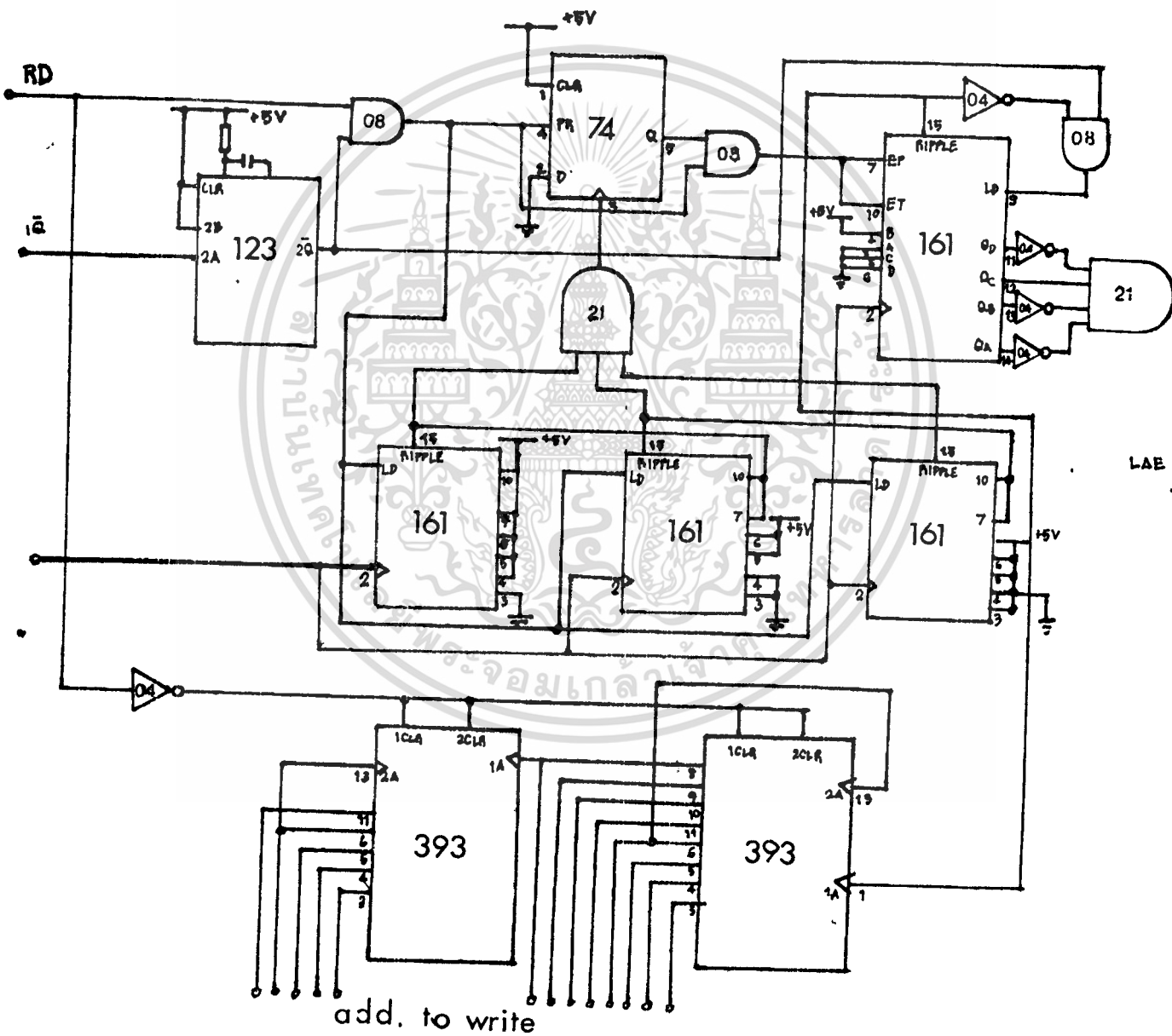
การที่เรานำเอาสัญญาณ Hor. Sync. มาเข้าวงจร Phase Detector เพื่อให้ได้สัญญาณ Clock มีการเริ่มพร้อมกับ Sync. โดยนำเอา Clock ที่ได้มาเข้าวงจรหาร 896 ก็จะได้ Clock ความถี่ 15.625 KHz มาเข้าวงจร Phase Detector ดังรูป 6.8



รูปที่ 6.8 วงจร Clock Generator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

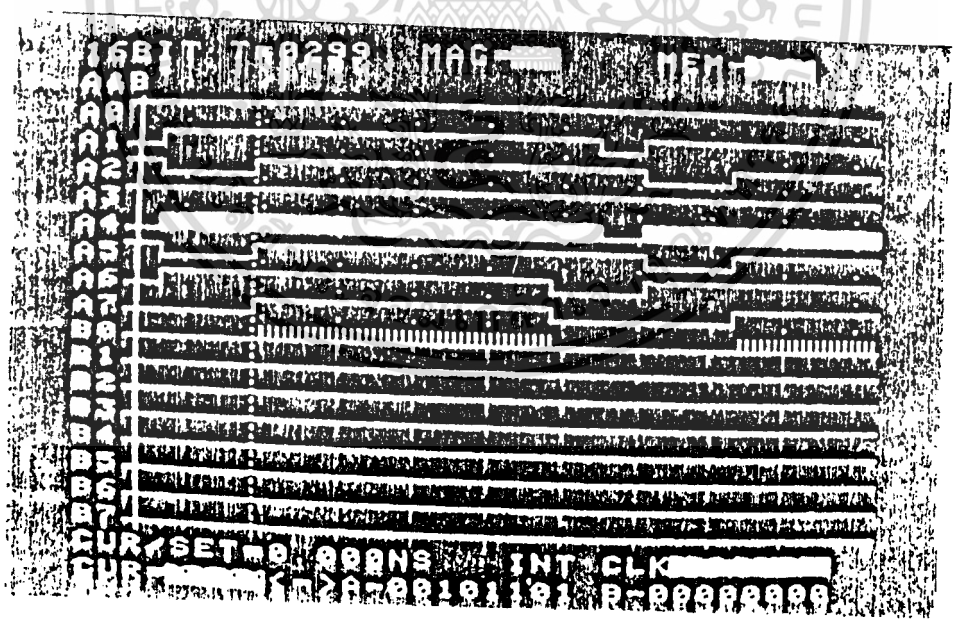
สัญญาณ HOR. และสัญญาณที่ได้จากการหารจะเข้าวงจร Phase Detector (4044) โดยเอาท์พุทที่ได้จะผ่าน Transistor เพื่อปรับ Center Voltage ให้เหมาะสมแล้วป้อนเข้ากับวงจร VCO (4024) ซึ่งจะได้เอาท์พุท Clock 14 MHz มาเข้าวงจรหาร 224 (74161 X 2) แล้วเข้าวงจรหาร 4 (7474) เพื่อทำให้ Output มีความกว้างที่พอจะเข้าวงจร Phase Detector ดังรูปที่ 6.9



รูปที่ 6.9 วงจร Address Generator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$\overline{Q}$ จาก 74123 จะไป Trig 74123 ตัวที่ 2 ให้มีความกว้างออกมาช่วงหนึ่งโดยนำเอา $\overline{Q2}$ มา AND กับสัญญาณ RD เพื่อนำไป Preset 7474 (ช่วงการ Read สัญญาณนี้จะเป็น High) และจะเป็นตัวเริ่ม Load การนับ Clock 14 MHz 560 ครั้งเพราะใน 1 เส้นจะมีจำนวน Dot Clock ทั้งหมด 560 Dot โดยเมื่อนับได้ Ripple ของ 74161 ทั้ง 3 ตัวจะเป็น High ทำให้ได้ Output ของ 7421 เป็น High ซึ่งจะเป็น Clock ให้ 7474 ทำให้ Output กลายเป็น Low และจะไป AND กับสัญญาณ Preset เพื่อเป็นสัญญาณ Hor. Enable ไป Enable วงจรหาร 14 (74161 จาก 0100 ถึง 1111) ดังนั้น จะมี Clock ทั้งหมด 40 ลูก (560 % 14)นั่นคือใน 1 Hor Line จะมี Ripple 40 ครั้งซึ่งสัญญาณนี้จะไปเป็น Clock ให้วงจรนับ (74393) นับ 7680 ครั้ง (40 X 192) นั่นคือครบ 1 ฟิลด์ซึ่ง Output ที่ได้จะเป็น Address ให้กับหน่วยความจำ ดังรูป 6.10

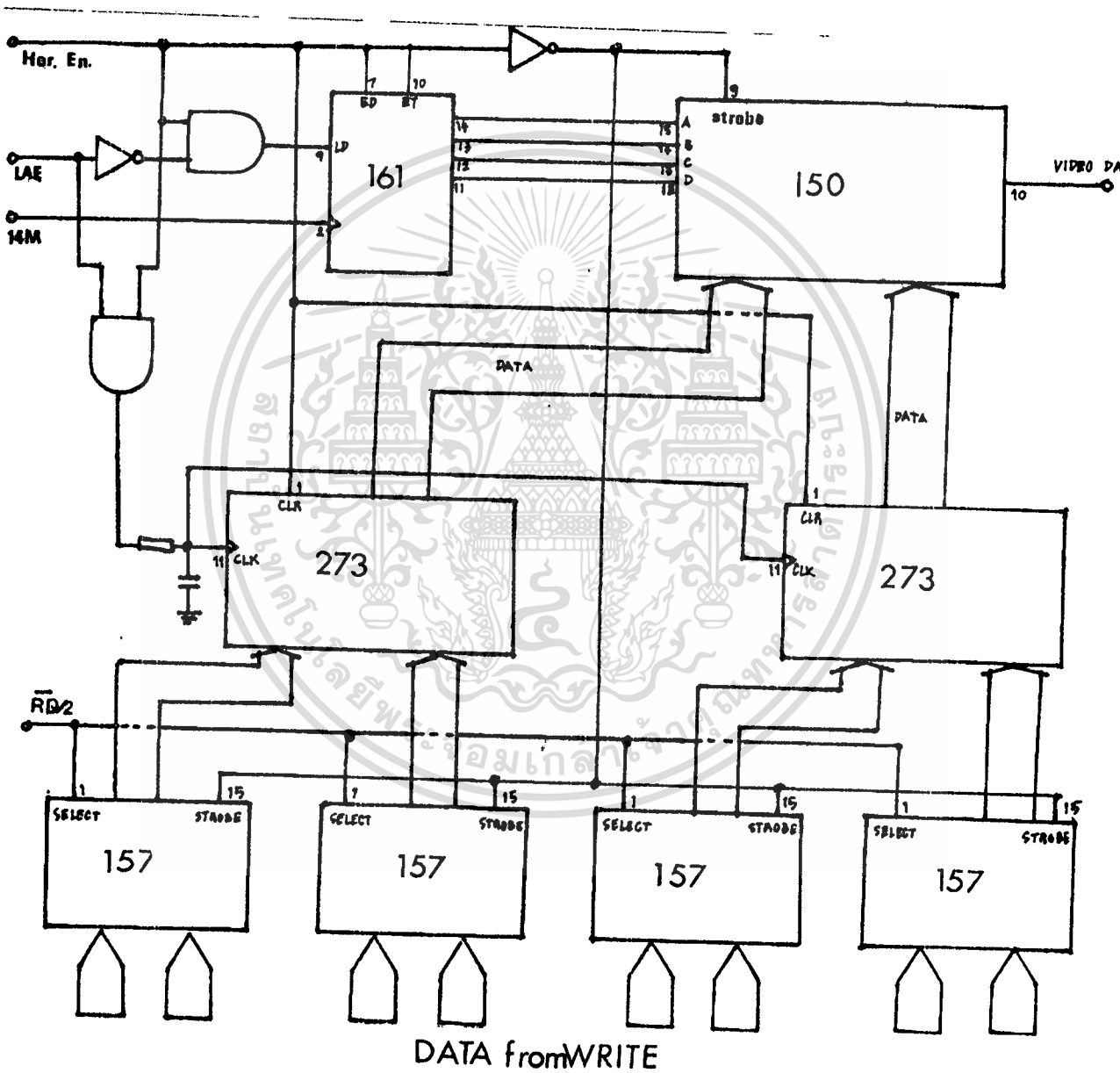


รูปที่ 6.10 Timing diagram ของวงจร Address Generator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจร Multiplex

พิจารณารูป 6.11



รูปที่ 6.11 วงจร MUX , Latch และ Data Selector

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การอ่านข้อมูล เมื่อป้อน ADD. ให้หน่วยความจำ จะมี Delay Time ก่อน Strobe ข้อมูลออกมาดังนั้น การ Shift Data เราจึงต้องหน่วงสัญญาณเล็กน้อยประมาณ 280 ns คือ จากช่วง 0100 ถึง 0100 โดย Output ที่ได้จะผ่าน AND Gate เป็นสัญญาณ Latch Enable โดยสัญญาณนี้จะนำไปเข้า Inverter เพื่อ Load Data ของ 74161 ซึ่ง Output ของ 74161 จะเป็น Input ให้ Data Selector 74150

ในช่วงการอ่านเมื่อข้อมูลจากหน่วยความจำถูก Strobe เข้ามา 74157 จะเลือกข้อมูลจากหน่วยความจำชุดใดชุดหนึ่งตามสัญญาณ RD/2 จากวงจร Control II เมื่อสัญญาณ RD/2 เป็น Low ข้อมูลจากหน่วยความจำชุดที่ 1 จะถูกเลือก สัญญาณ LAE จะถูก Delay ให้ 74273 Strobe data จาก 74157 มา Latch data ก่อนเข้า Data input ให้กับ 74150 จำนวน 14 บิท 74150 จะเลือกข้อมูลให้ Output เป็น Serial แต่ Output ของ 74150 เป็น Inverse จึงต้องผ่าน Inverter เพื่อให้เป็นข้อมูลที่ต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7

Charactor Shaping

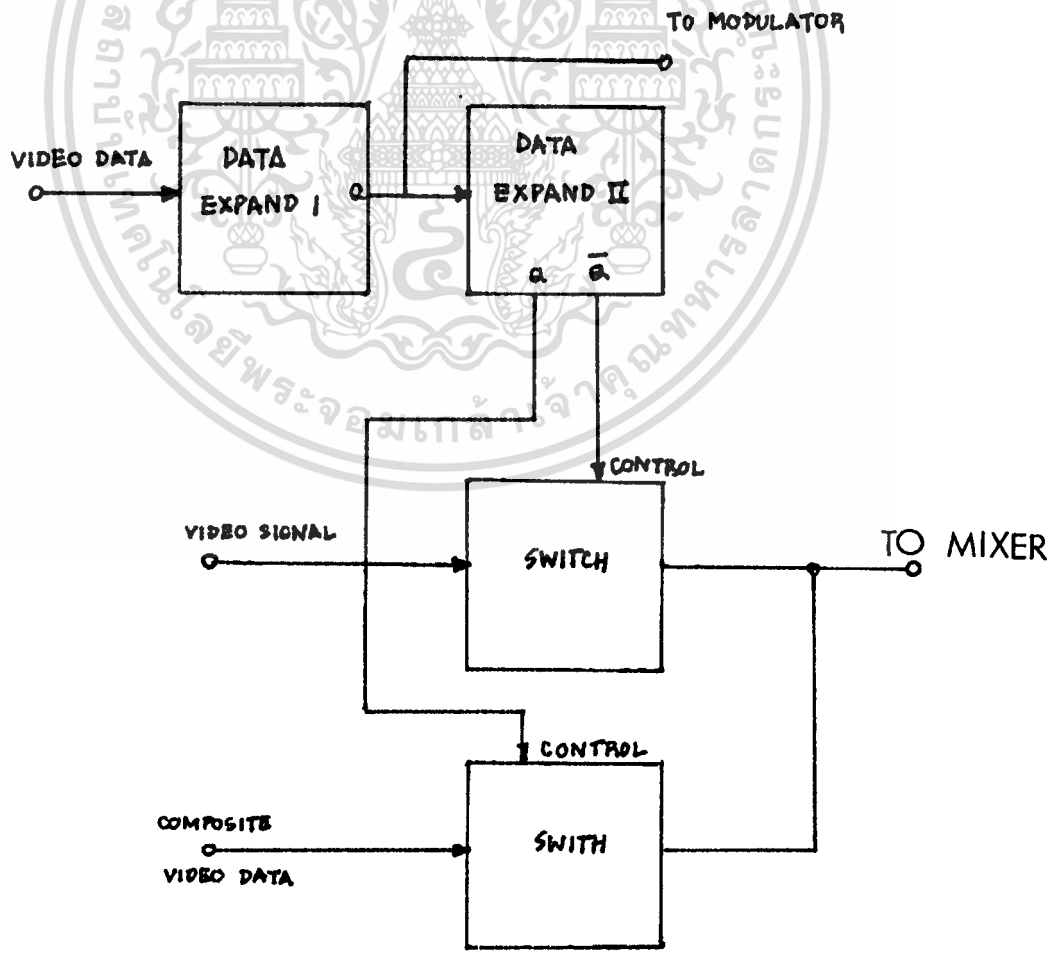
ในการรวมข้อมูลจากคอมพิวเตอร์ซึ่งเป็น Composit Video กับสัญญาณ Video จากโทรทัศน์นั้นถ้ารวมกันตรงๆจะมีปัญหาเกิดขึ้นดังนี้

1. สัญญาณจากโทรทัศน์ไม่คมชัด
2. สัญญาณวิดีโอจากคอมพิวเตอร์มีขนาดเล็กมาก (ใน 1 เส้น) เมื่อนำมาทำเป็น Composit Video จะให้ภาพไม่คมชัด

ในกรณีแรกนั้นเราไม่สามารถที่จะแก้ไขได้แต่ในกรณีที่ 2 เราสามารถแก้ไขได้โดย

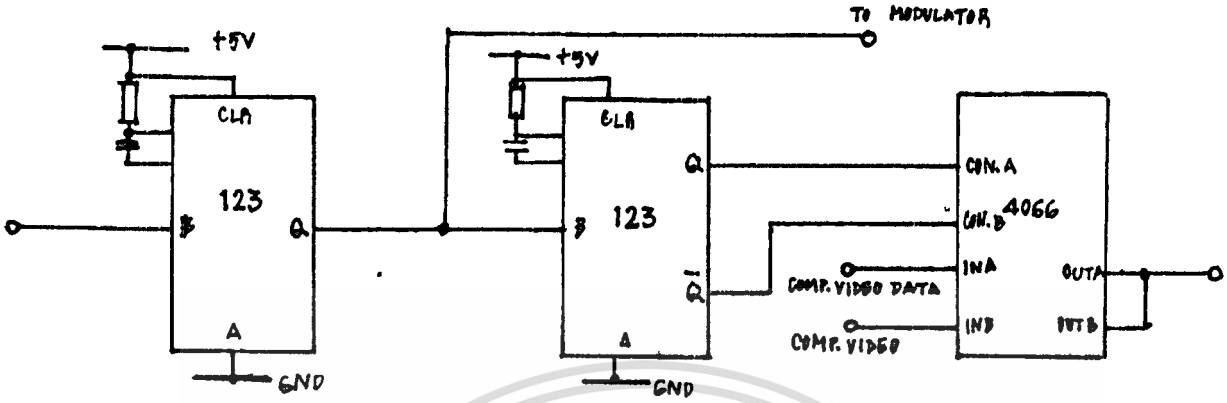
1. ขยายขนาดของ Video Data ออกเล็กน้อย
2. สร้างเงาขึ้นทำให้ภาพเกิดการ Contrast กันและทำให้ภาพเกิดมิติขึ้น

การยืดข้อมูลและสร้างเงาทำได้ดัง Block diagram ดังนี้



รูป 7.1 แสดง Block Diagram ของส่วน Charactor Shaping

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 7.2 แสดงวงจรส่วน Charactor Shaping

จากรูป 7.1 และ 7.2 นำ Video Data (Digital) ที่มาจากวงจร Read มาผ่าน 74123 เพื่อทำการขยายข้อมูลออกไปเล็กน้อยแล้วนำข้อมูลนั้นออกไปเข้าวงจร Modulator เพื่อสร้าง Composit Video Data และนำข้อมูลที่ขยายนี้ไปทำการขยายอีกครั้ง

สัญญาณที่ได้จากการขยายครั้งที่ 2 จะเป็นสัญญาณ Control Analog Switch โดยสัญญาณ $\overline{Q}$ จะควบคุมเอาเฉพาะสัญญาณ Video คือถ้ามี Data จะไม่มีสัญญาณ Video และสัญญาณเพราะสัญญาณควบคุม Video ไม่ Active นั่นคือถ้ามี Data ก็จะมี Output เป็น Data จากคอมพิวเตอร์นั่นเอง

แต่จากกรณีที่เราได้ยืดข้อมูลออกไปเล็กน้อยทำให้ Switch มีการ เปิดปิดที่มากกว่าขนาดของ ข้อมูลทำให้เกิดเงาที่ด้านหลังของ Charactor ทุก Dot

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

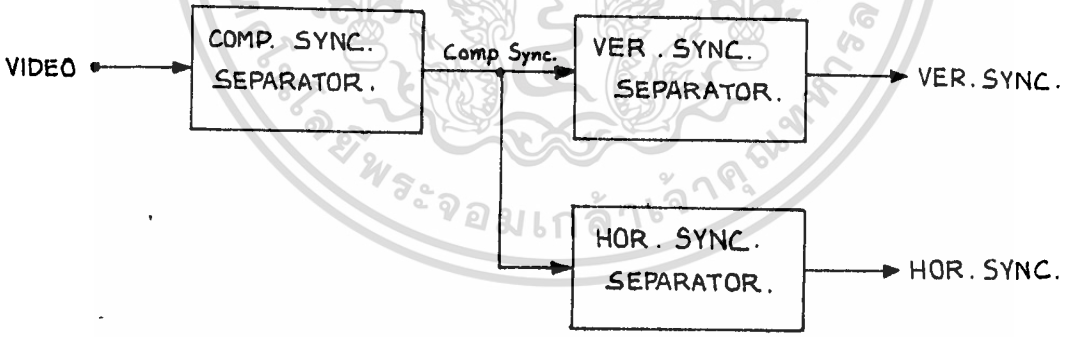
บทที่ 8

วงจรส่วนควบคุมการสร้างสัญญาณวิดีโอและหลักการซิงค์สี

สัญญาณที่ใช้ควบคุมการเปลี่ยนลักษณะการสแกนของคอมพิวเตอร์ ให้เข้ากับสัญญาณโทรทัศน์ก็คือ สัญญาณที่นำไปใช้ในการกำหนดเส้น Scan Line ของส่วนดึงข้อมูลออกจากหน่วยความจำ ซึ่งสัญญาณนี้ได้มาจากการคัดสัญญาณการสแกนในแนวตั้ง (Ver Sync) และแนวนอน (Hor Sync) ของโทรทัศน์นั่นเอง วงจรที่จะทำหน้าที่คัดสัญญาณการสแกนดังกล่าวเรียกว่าวงจร Sync Seperator แบ่งออกเป็น 3 ส่วนคือ

1. Composite Sync Seperator
2. Vertical Sync Seperator
3. Horizontal Sync Seperator

แต่ละส่วนต่อกันตามบล๊อกไดอะแกรมดังนี้



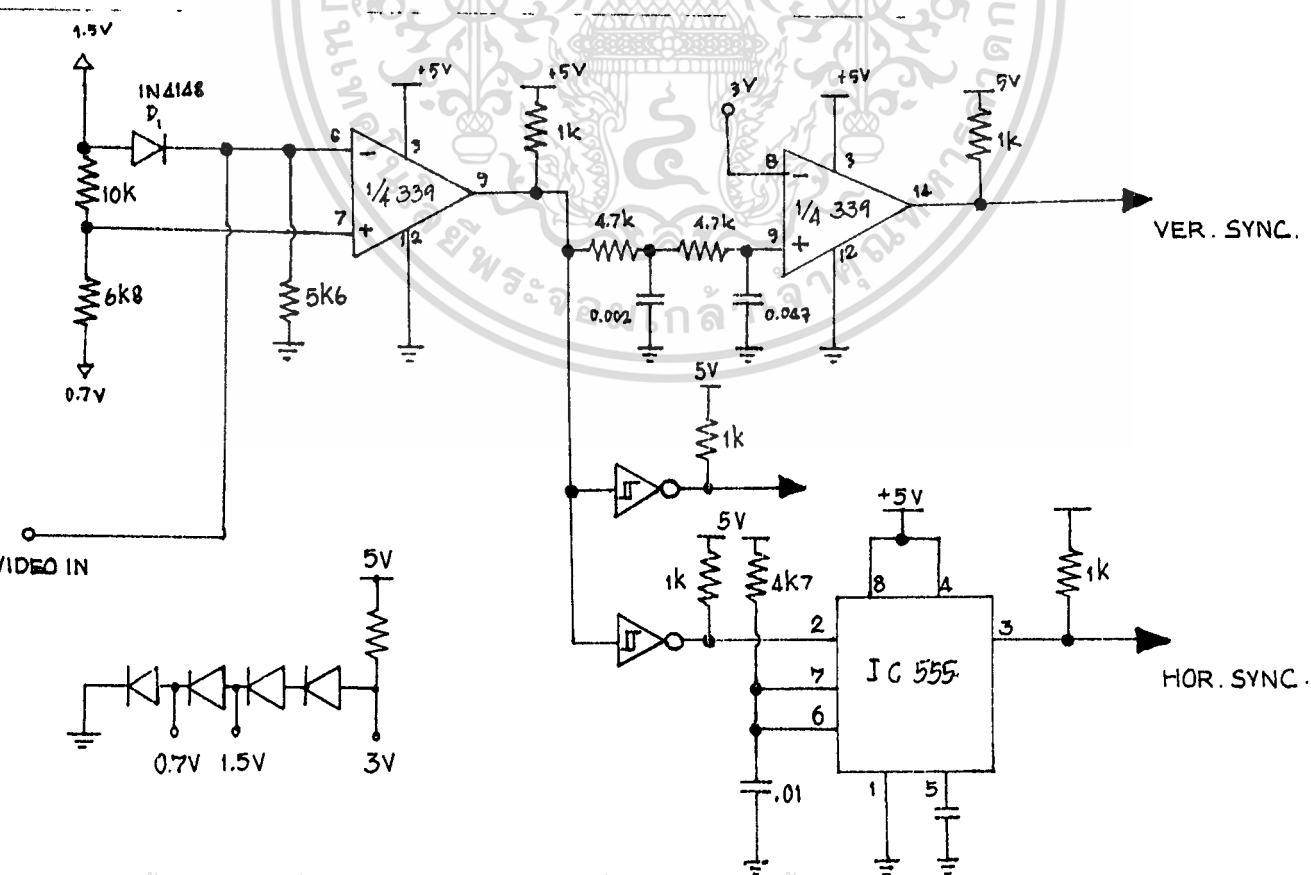
และเขียนเป็นวงจรได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรภาคแรกเป็นวงจร Composite Sync Separate เป็นวงจร Comparator โดยนำสัญญาณ Video มาเปรียบเทียบกับ Reference ประมาณ 1.02 V. o/p ของภาคนี้จะเป็นสัญญาณ Composite Sync ซึ่งจะนำไปป้อนให้กับวงจร Hor Sync Separate และ Ver Sync Separate

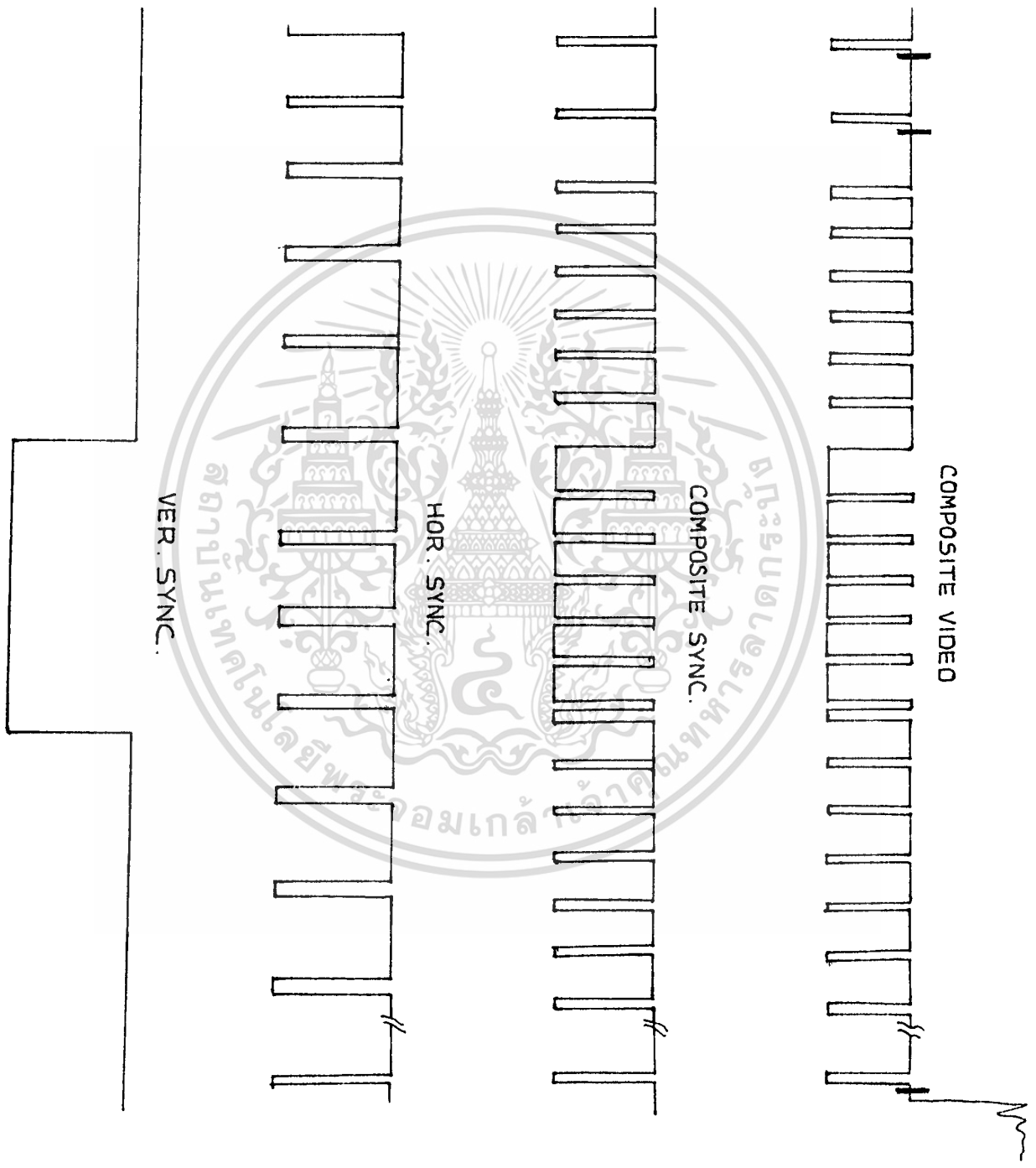
วงจร Ver Sync Separate จะเป็นวงจร Compartor โดยนำสัญญาณ Composite Sync ซึ่งผ่าน Lowpass Filter ไปเปรียบเทียบกับ Reference DC 3 V. Output จะเป็นสัญญาณ Ver Sync

วงจร Hor Sync Separate เป็นวงจร Monostable ที่ยืดคาบเวลาของพัลส์ o/p ที่กว้างมากกว่าคาบเวลาของ Equalizing Pluse ทำให้ o/p ทุกลูกมีคาบเวลาเท่ากัน ซึ่งก็คือความถี่ของสัญญาณ Hor ล้วน ๆ นั่นเอง



รูปที่ 8.3 แสดง Timing diagram ที่ได้จากวงจร Sync Separator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เนื่องจากโครงงานนี้ ต้องการการรวมสัญญาณภาพจาก 2 สัญญาเข้าด้วยกัน คือ สัญญาณภาพจากโทรทัศน์ที่เป็นสัญญาณคอมโพสิทวิดีโอ และสัญญาณจากคอมพิวเตอร์ซึ่งเป็นระดับ TTL ที่ได้รับการซิงค์โครไนซ์กับสัญญาณโทรทัศน์แล้วเช่นเดียวกับโครงงานในปีที่ผ่านมา แต่ครั้งนี้เราต้องการให้ภาพที่เกิดจากสัญญาณคอมพิวเตอร์มีสีสันด้วย เพื่อความสวยงามซึ่งแต่เดิมโครงงานที่แล้วมีเพียงสีเดียวคือสีขาว และปรากฏว่าเกิดเป็นสีรุ้งในภาพจากคอมพิวเตอร์ เนื่องจากโทรทัศน์ไม่สามารถถอดรหัสสีของสัญญาณภาพจากคอมพิวเตอร์ได้ จึงทำให้ภาพที่ได้ไม่ชัดเจน เมื่อภาพจากวิดีโอสว่างจ้า หรือแบล็คกราวด์เป็นสีขาว ดังนั้นการเข้ารหัสสีกับสัญญาณภาพจากคอมพิวเตอร์จะแก้ไขปัญหานี้ได้ ทั้งยังทำให้เกิดความสวยงามน่าดูอีกด้วย

การที่จะทำให้โทรทัศน์สามารถถอดรหัสสีได้ถูกต้อง เพียงสัญญาณแต่ละตัวนั้นเราทำได้ง่าย แต่เนื่องจากโครงงานนี้มีการผสมสัญญาณจาก 2 แหล่งกำเนิดจึงต้องวิธีทำให้โทรทัศน์สีเพียงเครื่องเดียวสามารถซิงค์โครไนซ์กับสัญญาณสีทั้ง 2 แหล่งได้

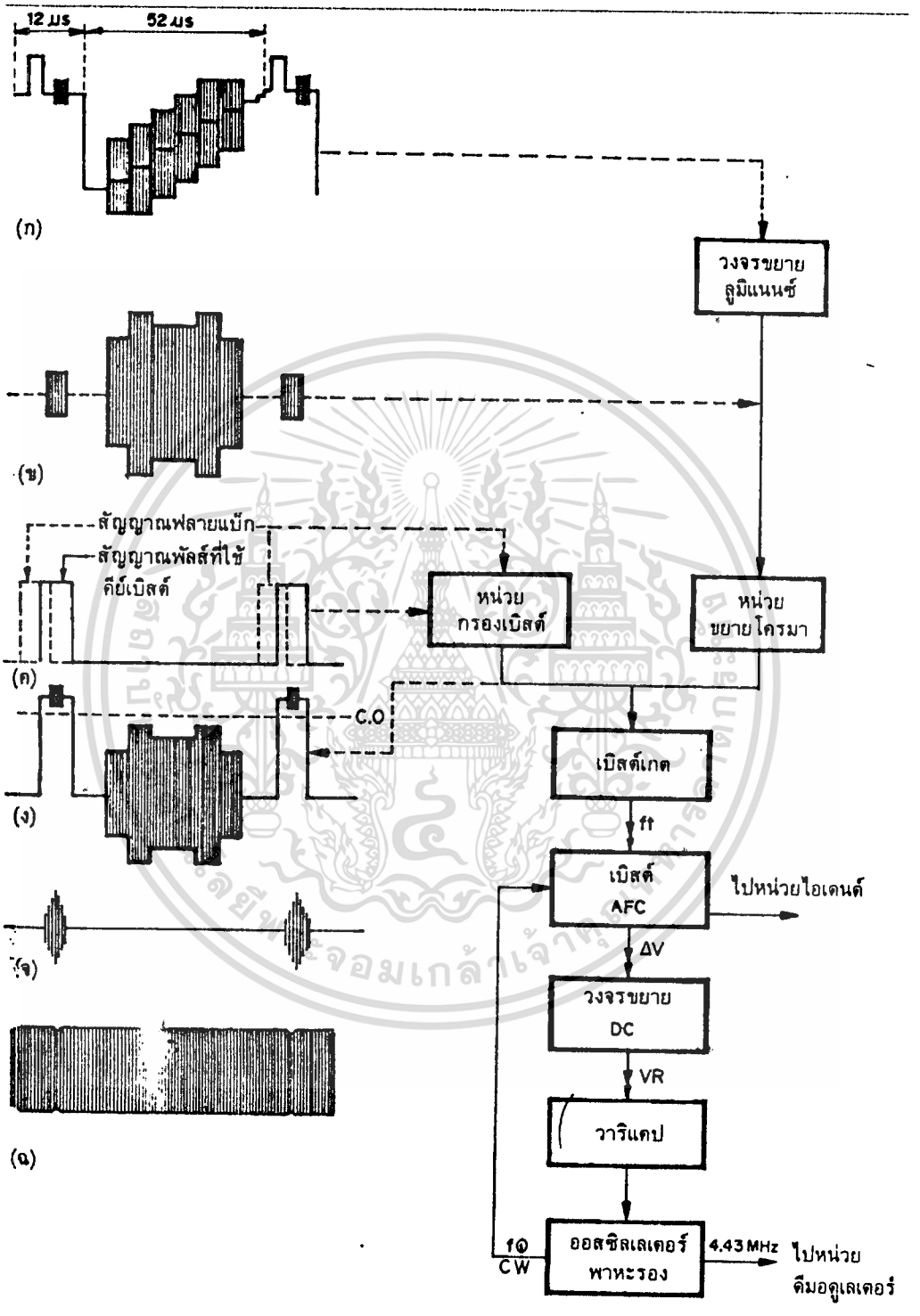
หลักการซิงค์สี

จากพื้นฐานโทรทัศน์สีที่ผ่านมา เราทราบว่าการที่จะทำให้โทรทัศน์สีสามารถซิงค์สีได้นั้นก็ต่อเมื่อสัญญาณโทรทัศน์ที่ส่งมาจากสถานีมีเฟสเมื่อเทียบกับสัญญาณ พาหะรองของโครมาถูกต้องตามข้อกำหนดมาตรฐานของโทรทัศน์ เพราะฉะนั้นวิธีที่จะทำให้โทรทัศน์ซิงค์สีกับทั้งสองสัญญาณได้จะต้องทำให้แหล่งกำเนิดสัญญาณทั้งสองมีลักษณะโครมิแนนซ์เหมือนกัน เมื่อโทรทัศน์รับสัญญาณทั้งสองแล้วจึงจะดีโคดสีให้ออกมาได้ถูกต้องทั้ง 2 สัญญาณ

การทำให้โครมิแนนซ์ของสัญญาณจากคอมพิวเตอร์มีลักษณะเดียวกับสัญญาคอมโดสิตวิดีโอ เราทำได้โดยยึดหลักของสัญญาณโครมิแนนซ์ของวิดีโอและคัดสัญญาณอ้างอิงที่ใช้กับวิดีโอ (Subcarrier Signal) นี้ออกมาเป็นตัวสร้างรหัสสีโครมิแนนซ์ของสัญญาณจากคอมพิวเตอร์ก่อนที่จะนำสัญญาณทั้ง 2 มาผสมกัน

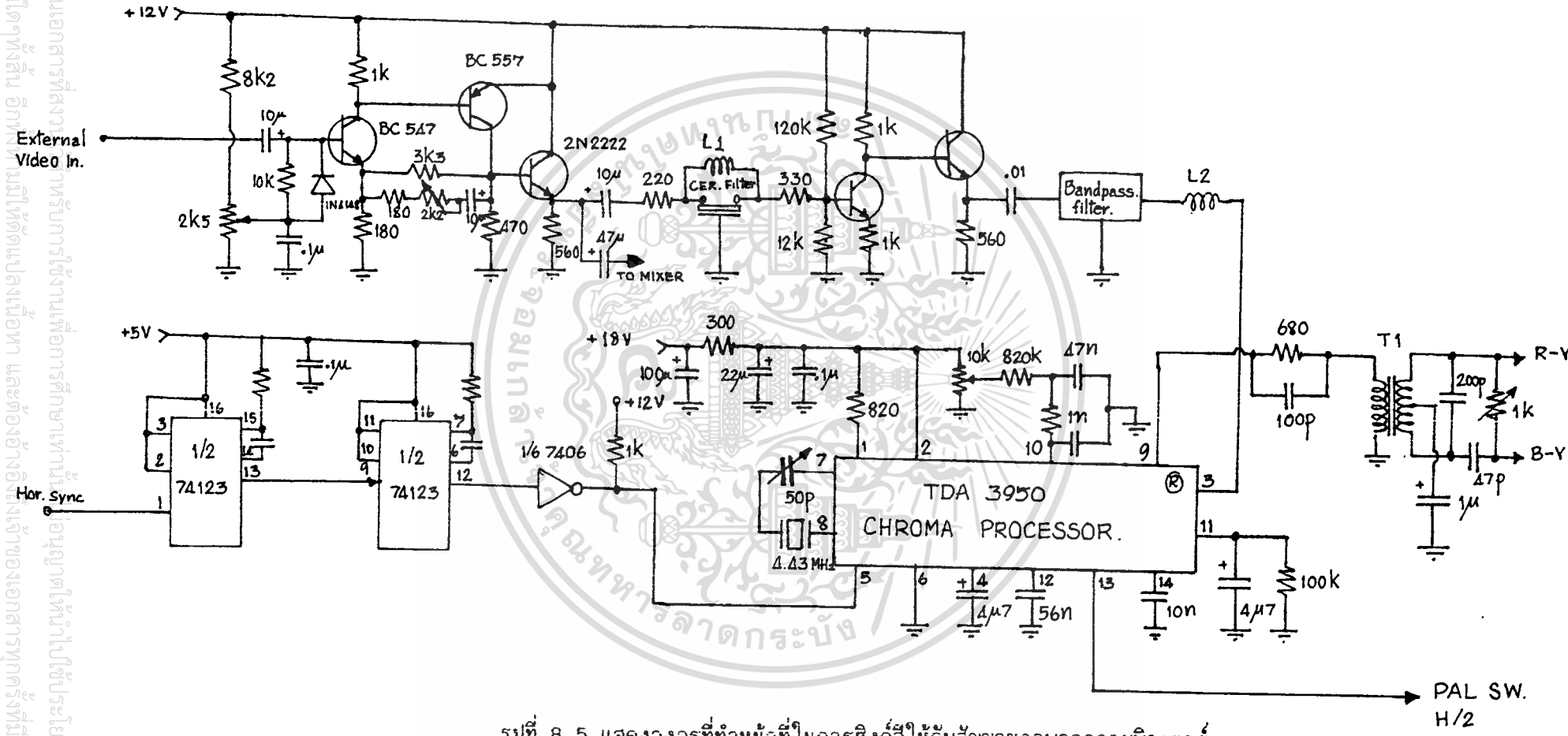
เมื่อสัญญาณทั้งสองมีโครมิแนนซ์ซึ่งอ้างอิงจากความถี่เดียวกันแล้วโทรทัศน์จึงสามารถถอดรหัสสีได้ถูกต้องกับทั้ง 2 สัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 8.4 แสดง Block diagram หลักการซิงค์สี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 8.5 แสดงวงจรที่ทำหน้าที่ในการซิงค์สีให้กับสัญญาณภาพจากคอมพิวเตอร์

วงจรซิงค์สีที่ใช้ผลิตความถี่อ้างอิงในการมอดูเลทกับสัญญาณภาพจากคอมพิวเตอร์

หลักการทำงานของวงจร

สัญญาณ External Video จากภาพนอกจะถูกนำมาขยายขึ้นประมาณ 2 เท่า ด้วยวงจรขยายสัญญาณวิดีโอ เพื่อให้สัญญาณวิดีโอที่เข้ามามีความแรงพอและเหมาะสำหรับการคัดสัญญาณ Colour Burst ในภาคถัดไป โดย Q1 และ Q2 เป็นวงจรขยาย แบบต่อถึงกันโดยตรง (Direct Couple) 2 ภาค และมี Q3 เป็นวงจรอีมิตเตอร์ตาม โดยมีแบนวิทด์ประมาณ 5 เมกกะเฮิรต์ซึ่งจะเพียงพอสำหรับความถี่ต่ำ (Ver Sync และ Hor Sync)ออกไปคงเหลือเอาไว้เฉพาะความถี่สูงที่เป็น Colour Burst และ Chroma ของสัญญาณวิดีโอเอาไว้เท่านั้นเพื่อนำไปใช้เป็นความถี่อ้างอิงในการสร้างสัญญาณมอดดูเลทความถี่ 4.43 เมกกะเฮิรต์ให้กับวงจรมอดูเลทในภาคถัดไปโดยวงจร Chroma Processor จะนำสัญญาณ Colour Burst เป็นหลักในการผลัตความถี่ใหม่ด้วยคริสตอลความถี่ 4.43 MHz ให้มีเฟส Synchronize กัน

วงจร Chroma Processor จะทำหน้าที่สร้างสัญญาแมอดดูเลทให้กับสัญญาณภาพจากคอมพิวเตอร์ที่ได้รับการเข้าระดับสี R,G,B เอาไว้แล้ว (จะอธิบายส่วนเข้าระดับสี R,G,B ในบทตอไป) การสร้างสัญญาณมอดดูเลทนี้จะต้องให้เฟสของสัญญาณสอดคล้องกับเฟสของสัญญาณวิดีโอจึงจะทำให้ทีวีสีสามารถซิงค์สีกับสัญญาณภาพจากคอมพิวเตอร์ได้

ไอซี TDA 3950 ได้ถูกออกแบบมาสำหรับการสร้างสัญญาณ R-Y,B-Y มอดดูเลทไว้แล้วโดยไอซีตัวนี้จะรับสัญญาณ Chroma เข้ามาเป็นสัวเทียบเฟสในการสร้างความ ถี่ 4.43 MHz แต่ต้องมีสัญญาณ Burst Gate เป็นตัวควบคุมจังหวะการเปิดสัญญาณเพื่อให้เฉพาะ Colout Burst เท่านั้นที่เป็นสัญญาณเฟสอ้างอิง คือทำงานในลักษณะ Injection loch นั่นเอง ในการสร้างสัญญาณ Burst Gate ที่จะป้อนให้กับ ไอซี Chroma Processor นี้ทำได้โดยใช้ Monostable ทำการหน่วยสัญญาณ Hor ออกไปเล็กน้อย (เนื้องจากสัญญาณ Colour Burst อยู่ถัดมาจตาก Hor Sync ประมาณ 0.9 ไมโครเซ็คกัน) จากนั้นจึงทำการยืดสัญญาณช่วงนี้ให้ยาวประมาณ 2.25 ไมโครเซ็ค เพื่อให้ครอบคลุมสัญญาณ Colour Burst พอดี

ที่ขา 9 ของไอซี TDA 3950 จะให้ความถี่ Suvcarrier ที่ใช้เป็นตัวมอดดูเลทสัญญาณสีกับสัญญาณภาพจากคอมพิวเตอร์เพียงขาเดียวแต่วงจรมอดดูเลทต้องการสัญญาแมอดดูเลทที่มีเฟสต่างกัน 90 องศาคือสำหรับ R-Y,B-Y ดังนันจึงต้เองใช้ทรานฟอร์เมอร์ทำการสร้าง Phase Shift ขึ้นมาโดยมี C และ R ช่วยในการปรับความสามารถของรูปคลื่นและเฟสให้ถูกต้องเพิ่มเติมก่อนที่จะส่งไปวงจรมอดดูเลทสัญญาณสี

ในระบบ PAL นั้นมีการสลับเฟสของสัญญาณโครมิแนนซ์เส้นเว้นเส้นดังนั้นเพื่อให้การมอดดดูเลทสีตรงตามมาตรฐานของระบบ PAL จึงต้องมีสัญญาณ PAL Switch จากไอซี TDA 3950 จาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขา 13 มาป้อนให้กับภาค Matrix ของการเข้าระดับ R,G,B ของข้อมูลจากคอมพิวเตอร์ด้วยมิ ฉนั้นสัญญาณสีที่ได้จะเพี้ยนและกระพริบไปมาได้ ซึ่งจุดนี้เรียกได้ว่าเป็นหัวใจของระบบ PAL

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 9

Colour Encoder & Modulator

จากที่ทราบมาว่าการเกิดภาพของโทรทัศน์ระบบ PAL เป็นสีต่างๆได้นั้นเกิดจากสัญญาณสี 3 สีมาประกอบกันคือ R,G,B การที่จะทำให้สัญญาณทั้ง 3 รวมกันเข้ากลายเป็นสัญญาณ Composit Video เพียงสัญญาณเดียวและสามารถที่จะให้โทรทัศน์สามารถแยกสัญญาณ Composit Video ออกมาจนกลายเป็น R,G,B ได้อย่างถูกต้องเหมือนเดิมได้นั้นจะมีสัญญาณต่างๆ ที่สำคัญๆ ที่เกี่ยวข้องคือ

- สัญญาณ Subcarrier เป็นสัญญาณ Sine Wave ที่จะใช้เป็นตัวอ้างอิงทางเฟสทำให้เกิดสัญญาณ โครมา ขึ้น (ที่เครื่องส่ง)

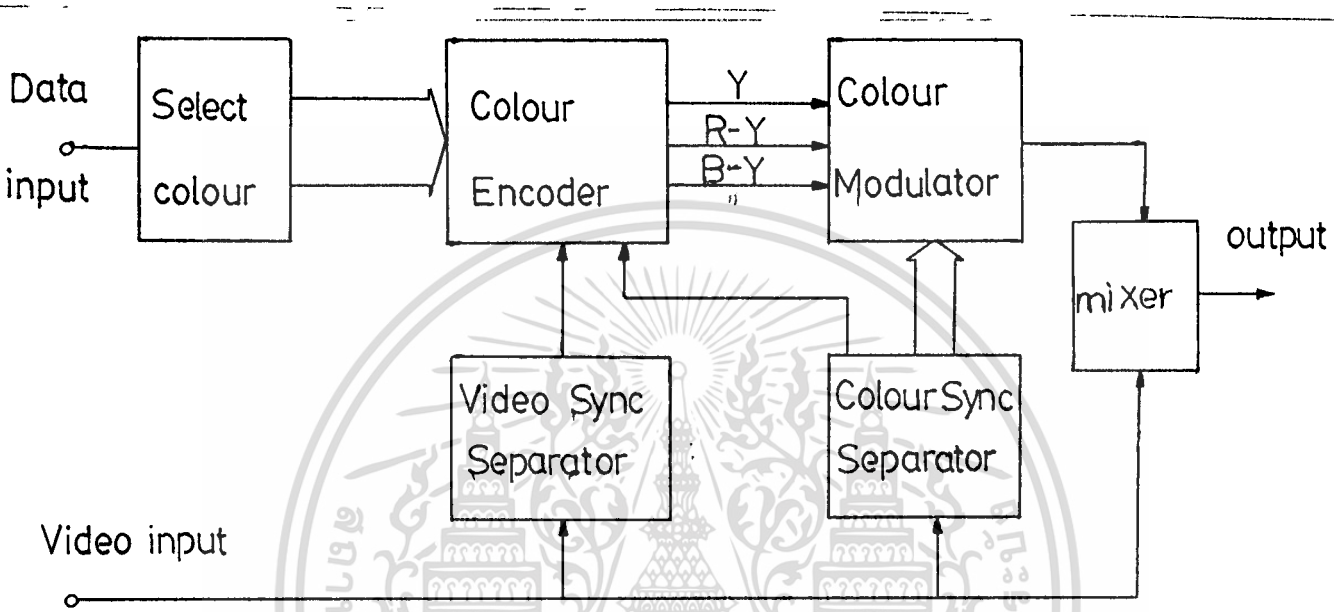
- PAL Switch จะเป็นสัญญาณที่ทำให้ Subcarrier ของ R-Y ของการสแกนเส้นคู่กับเส้นคี่มีเฟสกลับกัน 180° และเหมือนกับสัญญาณ Subcarrier ดั้งเดิมของมัน

- Burst เป็นสัญญาณที่ใช้สำหรับอ้างอิงให้กับโทรทัศน์ เพื่อให้เกิดสัญญาณต่างๆ ในการนำไป Demodulate สัญญาณ Video ให้กับโทรทัศน์เพื่อให้เกิดสัญญาณสีที่ถูกต้องเช่นนำไปอ้างอิงให้เกิดสัญญาณ Video ให้ได้สัญญาณ Subcarrier,PAL Switch เป็นต้น

- Chroma เป็นสัญญาณสีมีความถี่เท่ากับ Subcarrier แต่ Phase ของมันขึ้นอยู่กับสีของภาพที่มาทำการ Modulate กัน

การนำข้อมูลจากคอมพิวเตอร์มา Modulate ให้เกิดเป็นสัญญาณ Composit Video ซึ่งมีสีอยู่ด้วยนั้นทำได้หลายวิธีแต่วิธีที่ใช้ในการออกแบบมีหลักการอย่างคร่าวๆดังแสดงตาม Block Diagram รูป 9.1

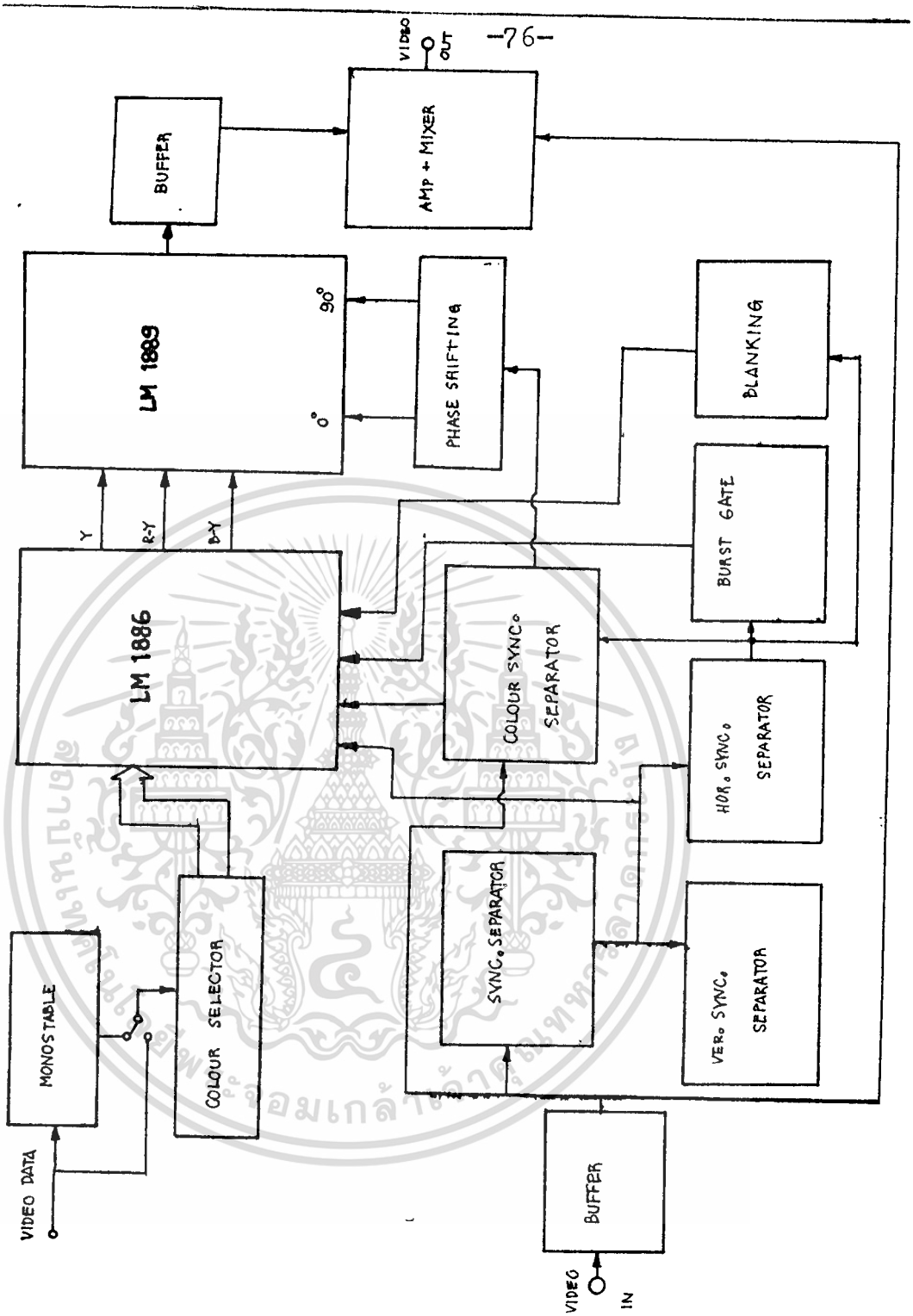
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 9.1 แสดง Block diagram ของส่วน Colour Modulator อย่างคร่าวๆ

พิจารณา Block diagram มีหลักการอย่างคร่าวๆคือ ข้อมูลจากคอมพิวเตอร์จะถูกนำมาเลือกสี จะได้สัญญาณ R,G,B ที่ถูก Weighted ตามที่เลือกเอาไว้แล้วนำไปเข้าวงจร Colour Encoder ได้สัญญาณ Y,R-Y,B-Y แล้วนำไปเข้าวงจร Colour Modulator เพื่อ Modulate ให้ได้สัญญาณ Composit Video ไปเข้าวงจร Mixer เพื่อผสมกับสัญญาณวิดีโอต่อไป สัญญาณ Video Sync.ต่างๆจะถูกแยกออกมาจากสัญญาณ Video input เพื่อนำไปเข้าวงจร Colour Encoder และ Colour Modulator สร้างสัญญาณ Composit Video ออกมาได้โดย Synchronize กับสัญญาณ Video input Block diagram แสดงหลักการทำงานอย่างละเอียดแสดงดังรูป 9.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 9.2 แสดง Block diagram โดยละเอียด

จาก Block diagram เราจะแบ่งออกเป็นส่วนต่างๆได้ 4 ส่วนคือ

- ส่วนแต่งสัญญาณและเลือกสีให้กับข้อมูลจากคอมพิวเตอร์
- ส่วนแยกสัญญาณควบคุมและสัญญาณ Synchronize ต่างๆ ออกมาจากสัญญาณ Video
- ส่วนสร้างสัญญาณ Composit Video ให้กับสัญญาณจากคอมพิวเตอร์
- ส่วน Mixer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

9.1 ส่วนแต่งสัญญาณและเลือกสีให้กับข้อมูลจากคอมพิวเตอร์

ประกอบด้วยภาคแต่งสัญญาณและภาคเลือกสี

9.1.1 ภาคแต่งสัญญาณจะเป็นส่วนที่ทำหน้าที่ขยายขนาดของจุดให้ใหญ่ขึ้นและสร้างขอบด้านหลังของจุดให้เป็นสีทึบ เพื่อให้สามารถปรากฏภาพของคอมพิวเตอร์ได้เด่นชัดเกิดความแตกต่างระหว่างภาพจากคอมพิวเตอร์กับภาพจาก Video วงจรส่วนนี้ประกอบด้วยวงจร Monostable 2 ตัว มีหลักการทำงานดังที่ได้อธิบายในบทที่ 7 โดยละเอียด

9.1.2 ภาคเลือกสีจะนำข้อมูลจากคอมพิวเตอร์ซึ่งจะผ่าน Switch เลือกว่าต้องการที่จะแต่งสัญญาณหรือไม่ เข้ามายังภาคเลือกสีซึ่งจะทำหน้าที่นำข้อมูลจากคอมพิวเตอร์มาเตรียมให้เป็นข้อมูลทางดิจิตอล 9 บิท เพื่อ Weight สัญญาณ R,G,B ให้ได้สัญญาณ Y,R-Y,B-Y ได้อย่างถูกต้อง ในภาคนี้ประกอบด้วย

ส่วน Keyboard เลือกสีและส่วน Latch สี

- ส่วนกำหนดสีในแต่ละเส้น

ส่วน Encoder ว่าจะ Weight สีอย่างไรจึงจะได้สีที่ต้องการออกมา

ส่วนรวมสีที่ถูก Weight เข้ากับข้อมูลจากคอมพิวเตอร์

หลักการและวิธีการอย่างละเอียดรวมทั้งวงจรทั้งหมดของภาคนี้ จะถูกอธิบายโดยละเอียดในบทที่ 10

9.2 ส่วนแยกสัญญาณควบคุมและสัญญาณ Synchronize ต่างๆออกมาจากสัญญาณวิดีโอ

เป็นที่ทราบกันว่า ถ้าจะให้เครื่องรับโทรทัศน์สามารถที่จะนำภาพมาปรากฏบนจอได้อย่างถูกต้องไม่เลื่อนไม่ล้มและให้สีสันที่ถูกต้องเหมือนกับภาพเดิมที่ถูกถ่ายเอาไว้ได้นั้น สัญญาณ Composit Video ที่สร้างขึ้นจะต้องประกอบด้วยสัญญาณต่างๆมารวมกันเพื่อเป็นสัญญาณอ้างอิงต่างๆให้กับเครื่องรับโทรทัศน์สร้างภาพมาได้อย่างถูกต้อง

ดังนั้นการที่เราจะสร้างสัญญาณจากคอมพิวเตอร์ให้เป็นสัญญาณคอมโพสิตวิดีโอ ซ้อนรวมกันเข้ากับภาพจากวิดีโอและมีสีสรรที่ถูกต้องตามที่เลือกไว้ได้ เราจะต้องรู้ว่าสัญญาณต่างๆที่อยู่ในสัญญาณภาพวิดีโอที่เราจะเอาไปซ้อนนั้นมีสัญญาณอ้างอิงต่างๆเป็นอย่างไร เพื่อที่ว่าเราจะได้นำสัญญาณอ้างอิงนี้มาให้กับสัญญาณภาพจากคอมพิวเตอร์ที่เราจะใส่สีนี้ด้วยเพื่อที่จะได้มีการอ้างอิงเหมือนกันกับภาพจากวิดีโอ

ในหัวข้อนี้จะอธิบายถึงหลักการที่จะดึงสัญญาณอ้างอิงต่างๆ ออกมาจากสัญญาณภาพวิดีโอซึ่งสัญญาณอ้างอิงต่างๆที่จะต้องถูกสร้างขึ้นคือ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Composit Sync.
- Horizontal Sync.
- Vertical Sync
- Blanking
- Burst Gate
- Pal Switch
- Subcarrier

จาก Block diagram รูป 9.2 แสดงขั้นตอนและวิธีการที่จะแยกสัญญาณอ้างอิงต่างๆออกมามีขั้นตอนดังนี้คือ

9.2.1 สัญญาณ Composit Sync. จะถูกแยกออกมาโดยวงจร Composit Sync. Separator ซึ่งเป็นวงจร Comparator ซึ่งตั้งจุดอ้างอิงอยู่ที่แรงดันเท่ากับแรงดันของ Composit Sync. ของสัญญาแวิดีโอก็จะแยกสัญญาณ Composit Sync. ออกมาได้ประกอบด้วย Hor. Sync. , Ver. Sync. และ Equalizing Pulse

9.2.2 Horizontal Sync. จะถูกแยกออกมาจาก Composit Sync โดยใช้วงจรไมโนสเตเบิล 555 ที่ตั้งคาบเวลาของพัลส์ให้ครอบ Eqlualizing Pulse จะทำให้ Output ที่ได้มีแต่สัญญาณ Horizontal ออกมาล้วนๆ

9.2.3 Vertical Sync. ประกอบด้วยส่วน Filter และส่วน comparator โดยจะนำสัญญาณ Composit Sync. มาผ่าน Filter เอา Hor.Pulse แคบๆที่อยู่ใน Composit Sync. ออกไป แล้วนำไปเข้า Comparator ก็จะได้สัญญา Vertical ออกมาได้

9.2.4 Blanking เราจะสร้างขึ้นมาง่ายๆโดยนำขอบหน้าของสัญญาแ Hor. มายืดออกไปด้วยคาบเวลาค่าหนึ่งโดยวงจรโมโนสเตเบิล Output ที่ได้จะป้อนเข้าสู่วงจร Colour Encoder

9.2.5 Burst Gate สร้างขึ้นมาโดยนำขอบสุดท้ายของสัญญาณ Hor. ไป Trig Monostable ได้ Pulse ที่มีคาบเวลาค่าหนึ่งแม่อนำ Burst Gate ไปป้อนเข้าวงจร Colour Encoder จะได้ Burst Pluse รวมอยู่บนสัญญาณ B-Y และ R-Y เพื่อจะเป็นส่วนของ Colour Burst ของ Composit Video ต่อไป

9.2.6 Subcarrier จะถูกนำไปModulate เป็นสัญญาแโครมาให้กับ Composit Video สัญญาณ Subcarrier จะถูกสร้างโดยนำ Colour Burst ไปเข้าวงจร Injection lock โดยใช้สัญญาณ Burst Gate เป็นตัวชี้ตำแหน่งของ Colour Burst เฟสของ Subcarrier ที่ถูก Regenerate ขึ้นมานี้จะอยู่กึ่งกลางระหว่าง Colour Burst ของเส้นคู่กับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เส้นคี่ Subcarrier ที่ได้นี้จะนำไปเข้าวงจร Phase Shifter เพื่อเลื่อนเฟสไป 90° นำไปเป็น Subcarrier ให้กับสัญญาณ R-Y ส่วน Subcarrier ที่ไม่ได้ถูก Shift จะนำไปเป็น Subcarrier ให้กับสัญญาณ B-Y

9.2.7 PAL Switch เป็นสัญญาณที่จะทำให้การสร้างเฟสของ Subcarrier ของ R-Y ถูกต้องตรงกับ R-Y ของสัญญาณวิดีโอของภาพจากโทรทัศน์ ถ้า PAL Switch ไม่ถูกต้องหรือไม่ทำงานจะทำให้สีของภาพจากคอมพิวเตอร์ไม่ถูกต้องโดยจะเป็นสีตรงกันข้ามกับสีที่ถูกต้อง

PAL Switch จะสร้างจากวงจร Ident โดยนำสัญญาณ Subcarrier มาเทียบเฟสกับสัญญาณ Burst จะได้เป็นสัญญาณ Ident ส่วนหนึ่งจะผ่าน Filter เพื่อนำไปควบคุมวงจร Injection lock เพื่อสร้าง Subcarrier ออกมาอีกส่วนหนึ่งจะไปควบคุมวงจร Flip Flop ร่วมกับสัญญาณ H/2 Output ที่ได้จาก Flip Flop คือสัญญาณ PAL Switch ซึ่งจะนำไปป้อนให้กับภาค Modulator เพื่อ Modulate สัญญาณสีต่อไป

9.3 ส่วน Colour Encoder และส่วน Colour Modulator

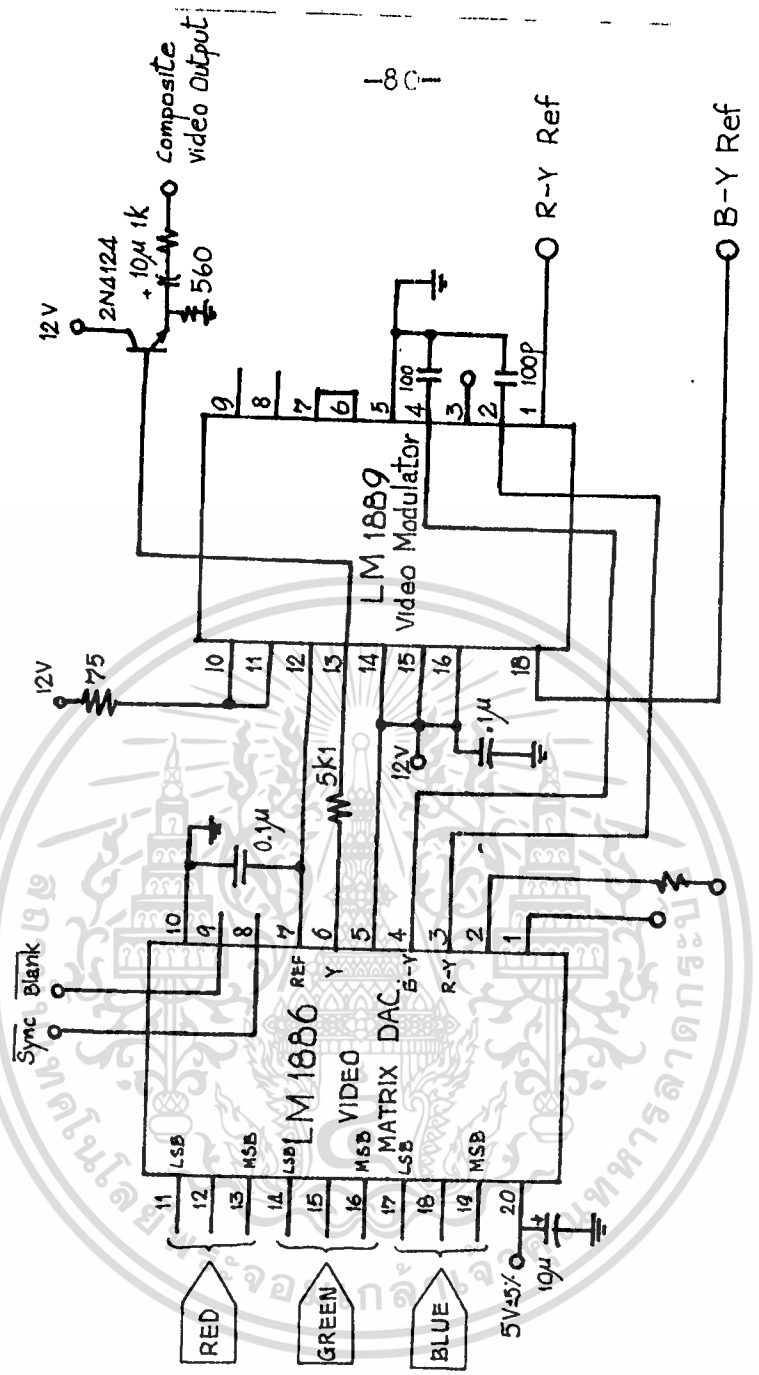
วงจรส่วนนี้จะเป็นส่วนสำคัญในการทำให้ภาพคอมพิวเตอร์เกิดสีขึ้นได้ โดยการนำข้อมูลจากคอมพิวเตอร์ที่ถูกเลือกสีเอาไว้แล้วมาผ่านขั้นตอนจนได้สัญญาณคอมโพสิตวิดีโอที่มีสีซึ่งจะมีขั้นตอนอยู่ 2 ขั้นตอนที่สำคัญคือ

9.3.1 ภาค Colour Encoder จะทำหน้าที่สร้างสัญญาณ Y,R-Y และ B-Y โดยใช้ IC LM 1886 ซึ่งทำหน้าที่เป็น TV Video Matrix D to A Converter ซึ่งจะทำการเข้ารหัสจนได้สัญญาณดังกล่าวจากสัญญาณ 3 บิทของแดง,ของเขียวและของน้ำเงิน สัญญาณ R-Y,B-Y จะถูก Weighted ในลักษณะที่ไม่ทำให้เกิด Over Modulation ได้

9.3.2 ภาค Colour Modulator จะนำสัญญาณ Y,R-Y และ B-Y ที่ถูกสร้างขึ้นจากภาค Colour Encoder มาทำการ Modulate ให้กับ Subcarrier เพื่อสร้างสัญญาณโครมาให้กับสัญญาณคอมโพสิตวิดีโอขั้นตอนนี้จะใช้ IC LM 1889 ซึ่งเป็น Video Modulator

วงจรของทั้ง 2 ภาคนี้ดูได้จากรูป 9.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป 9.3 แสดงวงจร ภาค Colour Encoder & Colour Modulator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

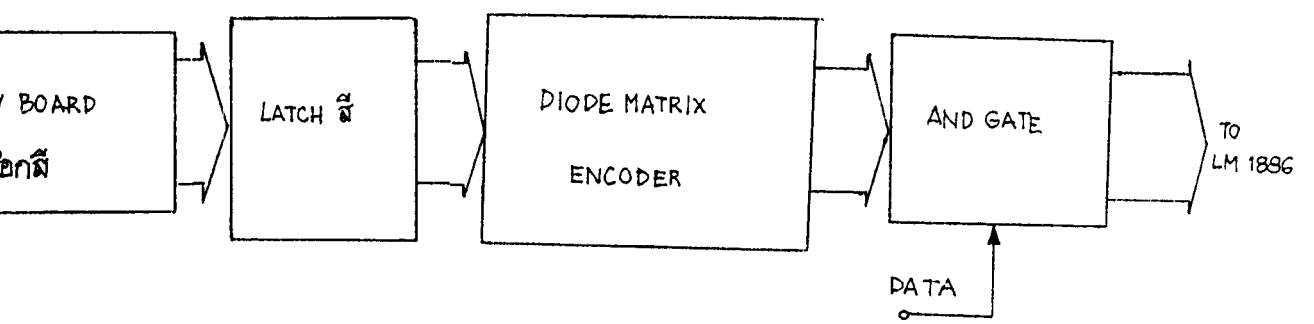
บทที่ 10

วงจรส่วนเลือกสี

การดึงข้อมูลจากคอมพิวเตอร์เพื่อให้สอดคล้องกับสัญญาณโทรทัศน์ ตามวิธีที่สร้างขึ้นมานี้มีข้อจำกัดอยู่อย่างหนึ่งในการสร้างภาพสีคือการบ่งชี้ว่าข้อมูลจุดนี้ (Data Dot) จะมีสีอะไรนั้นทำไม่ได้ (หรืออาจจะได้แต่ต้องยุ่งยากมาก) เพราะว่า Data ที่เราได้มาจาก Computer ที่จะมาปรากฏซ้อนกับสัญญาณภาพจาก Video นั้นเป็นข้อมูล 1 บิท ต่อ 1 Dot จึงปรากฏได้เพียงมีจุดหรือไม่มีจุดเท่านั้น ดังนั้นในขั้นนี้เราจะออกแบบลักษณะการเลือกสีของภาพจากคอมพิวเตอร์ 2 ลักษณะคือ

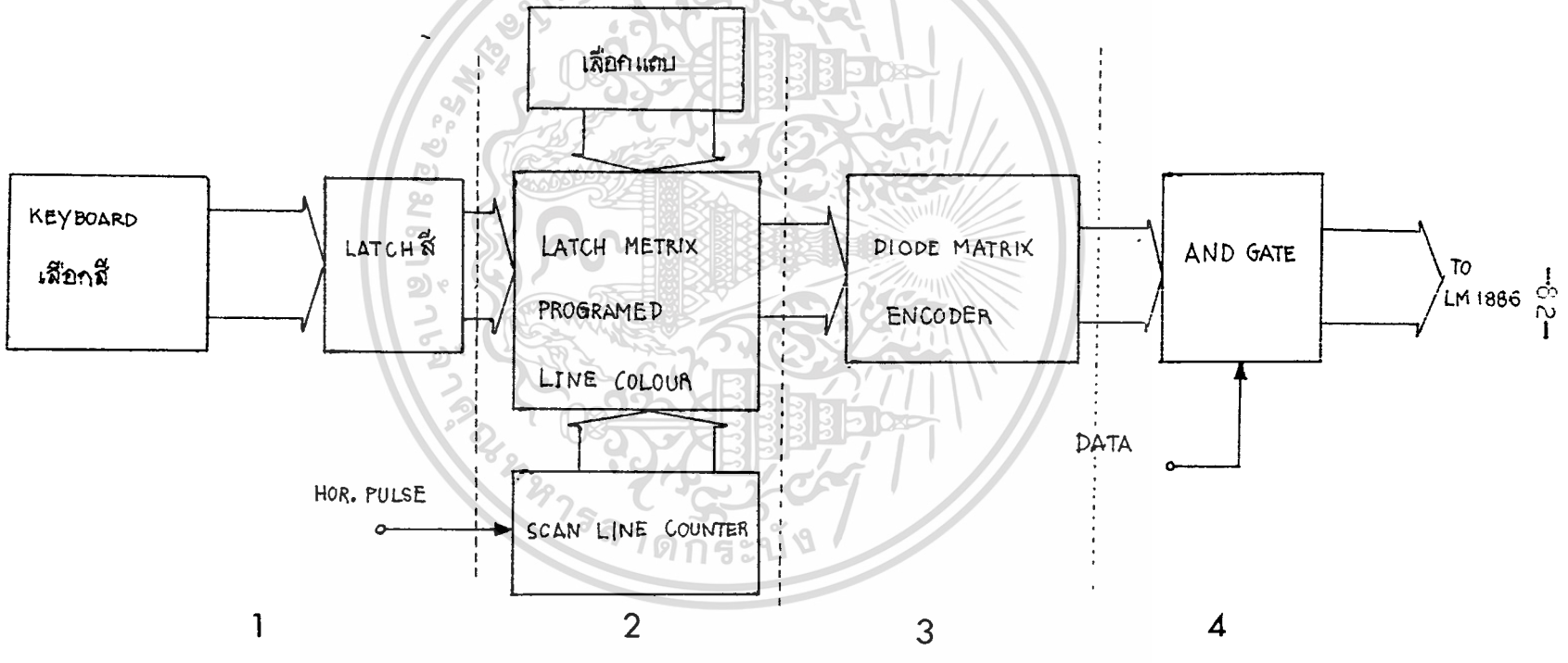
1. โดยการเลือกสีที่ปรากฏบนจอทั้งจอภาพได้สีใดสีหนึ่งเพียงสีเดียว ในลักษณะนี้จะง่ายและไม่ค่อยยุ่งยาก เหมาะสำหรับการใช้งานที่ไม่ต้องการความยุ่งยากในการเลือกสีและการแสดงภาพเป็นเพียงแค่ตำแหน่งหรือบริเวณเพียงส่วนน้อยของจอภาพเท่านั้น จึงไม่ต้องการความยุ่งยากในการใช้เครื่อง

2. โดยการแบ่งจอภาพของคอมพิวเตอร์เป็นแถบๆตามแนวนอนแล้วเลือกเอาว่าแถบใดจะเป็นสีใด ลักษณะนี้จะเพิ่มวงจรอีกส่วนหนึ่งขึ้นมาเพื่อทำการแบ่งจอออกเป็นส่วนๆตามแนวนอนแล้วทำการเลือกว่าส่วนใดจะให้สีอะไร เหมาะสำหรับการใช้งานที่อยู่ใน Text mode ซึ่งจะทำให้แต่ละบรรทัดมีสีต่างกันทำให้เกิดความสวยงามน่าสนใจและดูไม่เบื่อ



รูป 10.1 ก)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้


เลือกตำแหน่ง
KEYBOARD
เลือกสี
LATCH สี
LATCH METRIX
PROGRAMED
LINE COLOUR
DIODE MATRIX
ENCODER
AND GATE
TO
LM 1886
DATA
HOR. PULSE
SCAN LINE COUNTER
1
2
3
4

รูป 10.1 ข)

จากรูป 10.1 ก) เป็น Block diagram ของการเลือกสีลักษณะที่ 1 เราออกแบบการเลือกสีเอาไว้ว่าสามารถเลือกสีได้สีใดสีหนึ่งโดยใช้ Keyboard ซึ่ง Output จาก Key board จะถูก Latch เอาไว้ จะมีสัญญาณ Output จากวงจร Latch เพียงเส้นใดเส้นหนึ่งเท่านั้นที่จะถูกนำไปเข้าวงจร Diode Encoder ว่าสีที่ Latch เอาไว้จะเข้ารหัสกลายเป็น Input ของ LM 1886 เส้นใดบ้าง

จากรูป 10.1 ข) เป็น Bolck diagram ของการเลือกสีลักษณะที่ 2 จะเห็นว่าส่วนที่เพิ่มขึ้นมาก็คือส่วนที่ทำหน้าที่แบ่งจอออกเป็นแถบๆตามแนวนอน และส่วนที่จะเลือกว่าแต่ละแถบจะมีสีอะไร การแบ่งจอออกเป็นแถบๆเท่ากันตามแนวนอนทำได้โดยการเอาสัญญาณ Horizontal มาหารซึ่ง Output ที่ได้จะนำไปชี้ว่าเส้นใดจะมีสีอะไร

รายละเอียดของวงจรดังแสดงตามรูป 10.2 ในที่นี้จะแสดงวงจรที่ใช้เลือกสีในลักษณะที่ 2 ซึ่งครอบคลุมไปถึงการแสดงสีในลักษณะที่ 1 ด้วยดังจะได้อธิบายดังรายละเอียดต่อไปนี้

<u>10.1 ส่วน Keyboard เลือกสีและส่วน Latch สี</u> พิจารณารูป 10.4

เมื่อสวิทช์ใดสวิทช์หนึ่งตั้งแต่ SW0 - SW1 ถูกกดจะทำให้มีสัญญาณ Hi ผ่าน Diode (ตัวใดตัวหนึ่งของ Switch ที่ถูกกดตั้งแต่ D0 - D7) ซึ่งต่อกันในลักษณะ OR Gate ไปเข้าทรานซิสเตอร์ที่ต่อเป็น Inverter เพื่อไปทำการ Clear D-FF (D-Flip Flop) ทั้ง 12 ตัว ขณะเดียวกันจะมีสัญญาณ Hi อันเนื่องมาจากการกดสวิทช์นี้ ถูกหน่วงเวลาเล็กน้อย(เพื่อรอให้ D-FF ถูกเคลียร์เรียบร้อยเสียก่อน) และผ่าน Inverter (เป็น Transistor ซึ่งทำหน้าที่เป็น Schmitt trigger) ไปเป็น Clock ให้ D-FF latch Data เอาไว้ ในที่นี้ Data เป็น Hi

ดังนั้นจะเห็นว่ามี Output จากวงจร Latch เพียงเส้นใดเส้นหนึ่งเท่านั้น เพราะทุกๆครั้งที่กด Keyboard เพื่อเลือกสี D-FF ทุกตัวจะถูกเคลียร์ Output หมดก่อนเสมอ

<u>10.2 ส่วนกำหนดสีในแต่ละเส้น</u>

พิจารณาจากรูป 10.2 จะเห็นว่าประกอบด้วยการทำงาน 2 ส่วนคือ

10.2.1 ส่วนที่ทำการโปรแกรมว่าจะให้แต่ละแถบมีสีอะไรทำได้โดยต่อ Input ของ D-FF เข้ากับ Output ของวงจร Latch สี ส่วนขา Clock จะต่อเข้ากับสวิทช์กด ดังนั้นถ้าสวิทช์นี้ถูกกดทำให้มี Clock ไป latch Data ของ D-FF ทั้ง 8 ตัวนี้เพื่อจำเอาไว้ว่าภาพคอมพิวเตอร์แถบนี้นั้นมีสีอะไร

10.2.2 ส่วนที่จะสแกนเลือกว่าจะเอา Output ใดจากชุด D FF 6 ชุดนี้ นั่นคือสัญญาณภาพจากคอมพิวเตอร์จะมีเส้นสแกนแนวนอน 192 X 2 เส้นถ้าเราแบ่งออกเป็นๆ 6 แถบดังนั้นแต่ละแถบจะมีเส้นสแกนแนวนอน 64 เส้น ดังนั้นเพื่อที่จะบ่งจอออกเป็น 6 แถบตามแนวนอนที่มีขนาดเท่ากัน(เพื่อความง่าย) เราจึงใช้วงจรนับ 64 เพื่อทำการหารสัญญาณ RD (จากวงจรส่วน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Read Data) โดยใช้ MC4024 จะได้พัลส์ 6 ลูกต่อ Ver. 1 ลูก แล้วนำไปเข้า Ripple Counter (4017) เพื่อไป Enable Output ของชุดของ D-FF เรียงกันไปทีละชุดจะทำให้มี Output ของชุดของ D-FF ถูก Enable ออกไปตรงกับที่เรา Latch เอาไว้

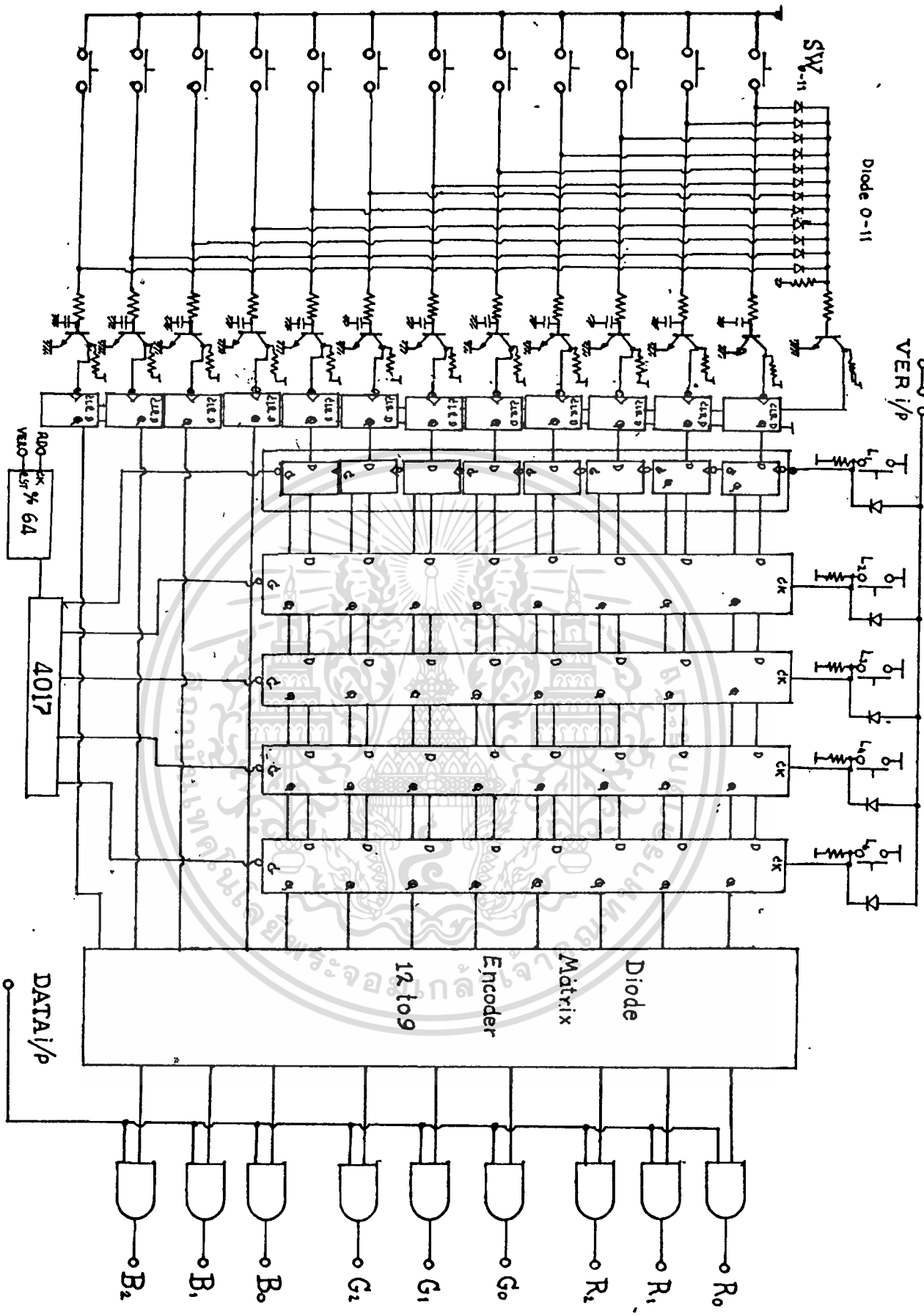
ถ้าเราต้องการที่จะเปลี่ยนสีของภาพทันทีโดยเลือกเพียงสีใดสีหนึ่งออกมาเต็มจอ ทำได้โดยการ Close Switch SW12 เพื่อให้มีสัญญาณ Ver. ไปเป็น Clock ให้ D-FF ทั้ง 48 ตัวพร้อมกัน ดังนั้นการ Latch ของ D-FF ซึ่งถูก Short Input เข้าไว้ด้วยกันจึงมี Output เหมือนกันทั้ง 6 ตัว(เรียงตาม row) นั่นคือสีของทั้ง 6 แถบจะเป็นสีเดียวกัน

10.3 ส่วนเข้ารหัสว่าถ้าเลือกสีนี้ สัญญาณที่จะเป็นข้อมูลไปเข้า LM 1886 จะเป็นอย่างไรบ้างซึ่งทำได้โดยใช้ Diode ต่อกันเป็น Metrix Encoder 12 to 9 โดย Diode จะเป็นตัวโปรแกรมว่าสีไหนจะให้ Output ออกไปที่เส้นใดบ้างใน 9 เส้น รูป 10.3 จะแสดงตัวอย่างการโปรแกรมว่าให้สี 1 เป็นสีแดงดังนั้น Input ของ 1886 จึงเป็น R0,R1,R2 เส้นที่ 2 เป็นสีเหลืองดังนั้น Input ของ 1886 จึงเป็น R0,R1,R2,G0,G1,G2

10.4 ส่วน And Gate จะตัดสัญญาณสีส่วนที่ไม่ใช่ Dot Data ออกไปดังนั้นจะได้ Input ของ 1886 ซึ่งถูกเข้ารหัสเอาไว้มีลักษณะเป็น Dot Data 9 เส้นตามการเลือกสีของเรา

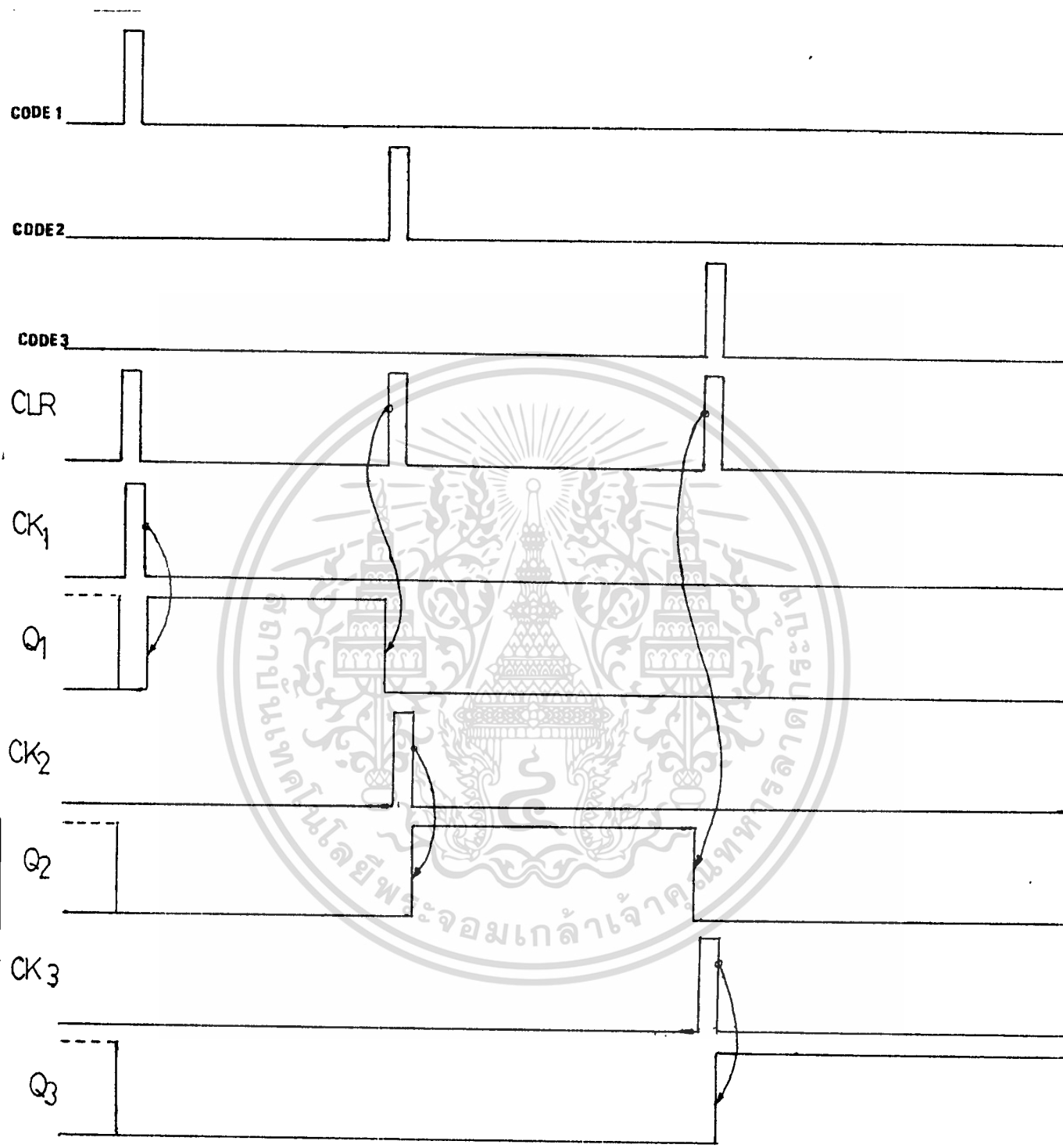
ถ้าเราไม่ต้องการความสิ้นเปลืองโดยให้เลือกสีในลักษณะที่ 1 อย่างเดียว ทำได้โดยตัดวงจรส่วนที่ (2) ออกไป แล้วต่อ Output ของส่วนที่ (1) เข้ากับส่วนที่ (3) ได้เลย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 10.2 แสดงวงจรส่วนเลือกสี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูป10.4 แสดง Timming diagram ของส่วน Latch สี ช่วงเวลา T1 คือสีที่ 1 ถูกเลือกไปแสดงผลและปรากฏอยู่บนจอ T2,T3 ก็ทำนองเดียวกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 11

วงจรส่วนแหล่งจ่ายไฟของเครื่องผสมสัญญาณภาพจากวิดีโอและคอมพิวเตอร์

ในโครงงานนี้เป็นระบบที่มีความซับซ้อนมากพอควร โดยระบบทั้งหมดทีทั้งระบบดิจิตอลและอนาล็อก นอกจากนี้แล้วยังต้องทำงานกับความถี่สูงมาก (ในความถี่วิทยุ) ดังนั้นปัญหาของเรื่องแหล่งจ่ายไฟของระบบจึงต้องได้รับการพิจารณาอย่างรอบคอบด้วยโดยเฉพาะระบบกราวด์ของระบบทั้งหมดจะต้องออกแบบให้ดีไม่มีสภาพกราวด์ลูป ซึ่งก่อให้เกิดสัญญาณรบกวนและลดคุณภาพของสัญญาณภาพที่ได้เป็นอย่างมาก

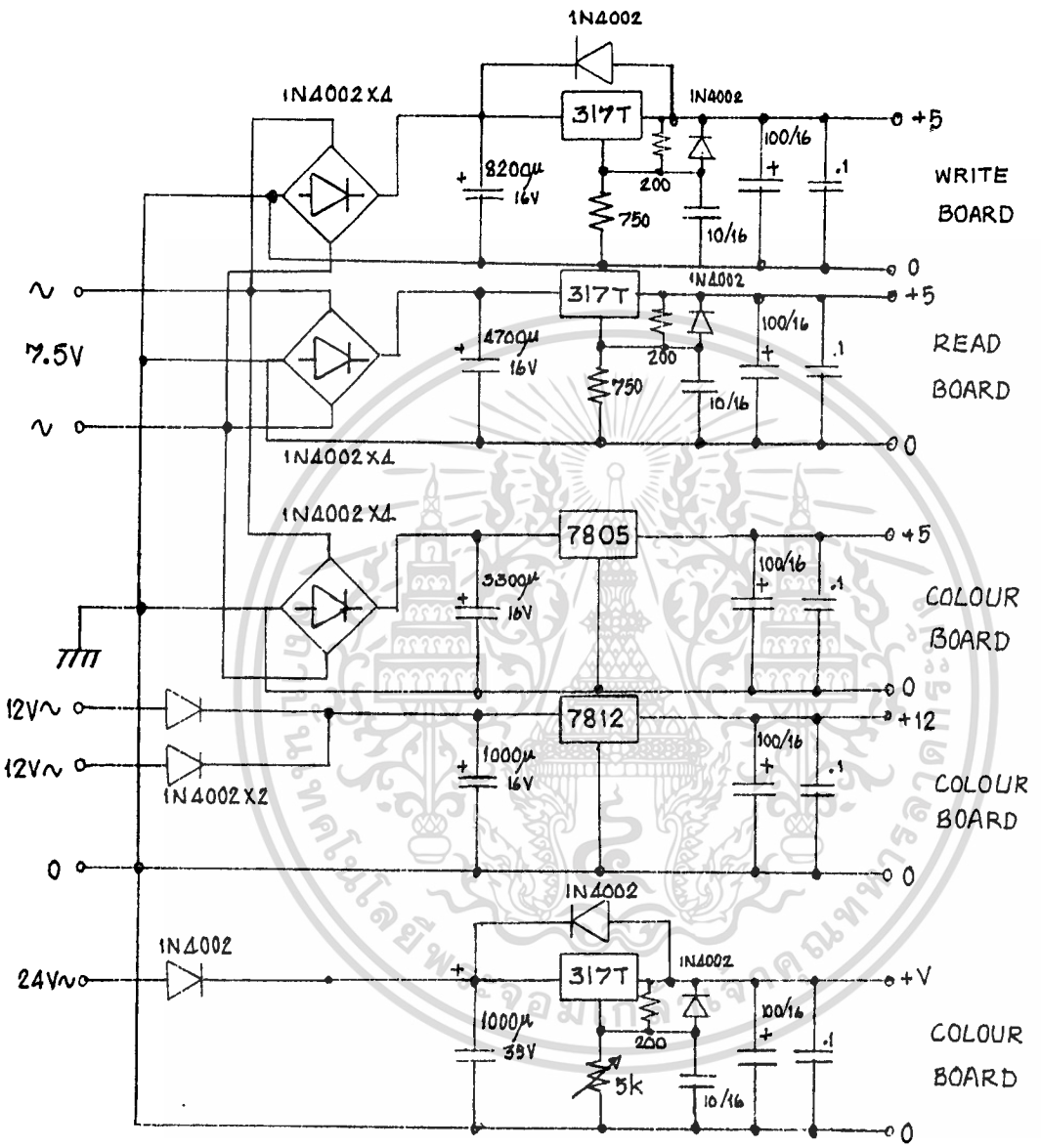
เพื่อหลีกเลี่ยงปัญหาการจ่ายกระแสในแต่ละส่วนของวงจรไม่พอจึงได้ทำการออกแบบให้วงจรแต่ละส่วนมีภาคแหล่งจ่ายไฟโดยเฉพาะของตัวเองและระบบกราวด์ใช้แบบสตาร์กราวด์ ซึ่งให้ผลดีในการลดการกวนกันในระหว่างกราวด์ของแต่ละส่วน

ในวงจรแหล่งจ่ายไฟของเครื่องผสมสัญญาณภาพนี้จะใช้ไอซีเรคกูเลเตอร์ที่สามารถจ่ายกระแสได้ประมาณ 1 แอมป์ขึ้นไป โดยพิจารณาเป็นส่วนๆว่าวงจรส่วนไหนมีความจำเป็นต้องใช้กระแสเท่าใดและเรกกูเลชั่นดีแค่ไหน

จากการคำนวนอัตราการใช้กระแสของวงจรส่วน Write แล้วปรากฏว่าใช้กระแสประมาณ 800 มิลิแอมป์ในส่วนนี้จึงสมควรที่จะใช้แหล่งจ่ายไฟที่สามารถสำรองกระแสได้ประมาณ 1.5 แอมป์ ในส่วนของวงจร Read ก็เช่นกันจะใช้กระแสประมาณ 600 มิลิแอมป์ทั้ง 2 วงจรจึงออกแบบให้ใช้กับไอซีเรกกูเลเตอร์เบอร์ 317 T ที่สามารถจ่ากระแสได้สูงสุด 1.5 แอมป์

ในส่วนของวงจรสร้างสีและการสร้างสัญญาณวีดีโอต้องใช้แหล่งจ่ายไฟหลายระดับ แต่ไม่จำเป็นต้องใช้กระแสสูงจึงสามารถออกแบบให้ใช้กับไอซีเรกกูเลเตอร์ชนิด แรงดันคงที่ 3 ขาจำพวก 78XX ได้วงจรทั้งหมดเป็นดังรูป 11.1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

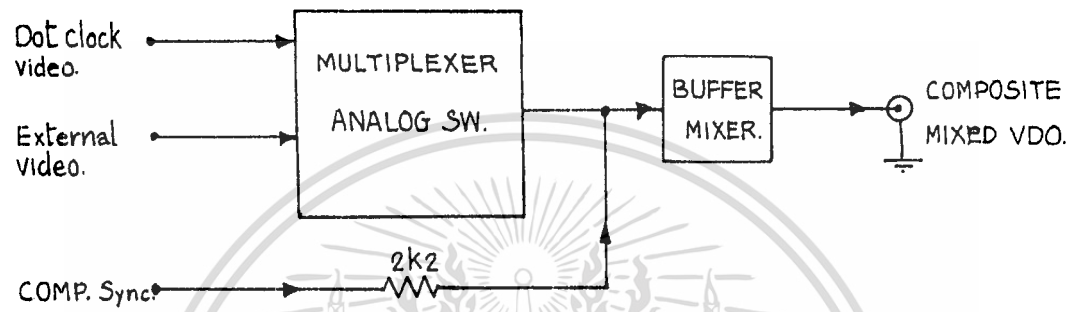


รูป 11.1 วงจรแหล่งจ่ายไฟของ Video - Computer Mixer

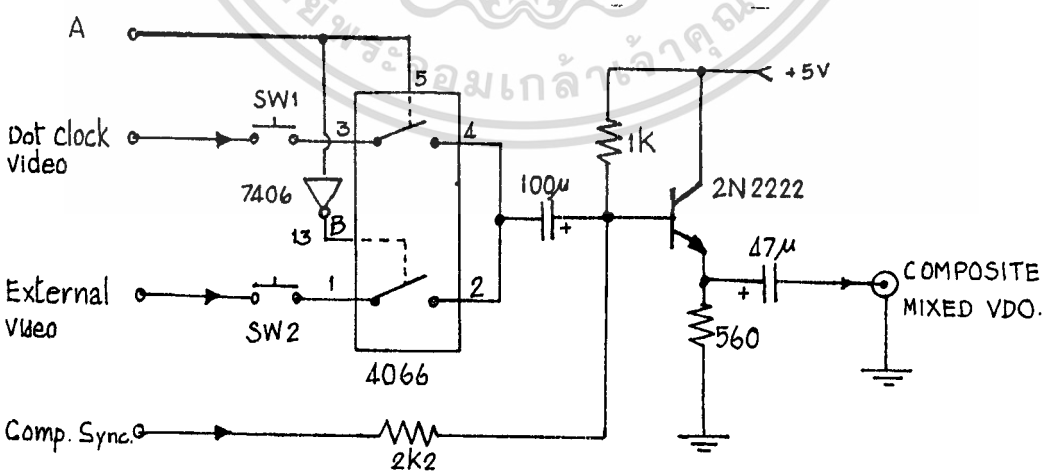
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 12

วงจรส่วน Mixer และ RF Modulator



รูปที่ 12.1 แสดง Block diagram ของวงจรผสมสัญญาณ

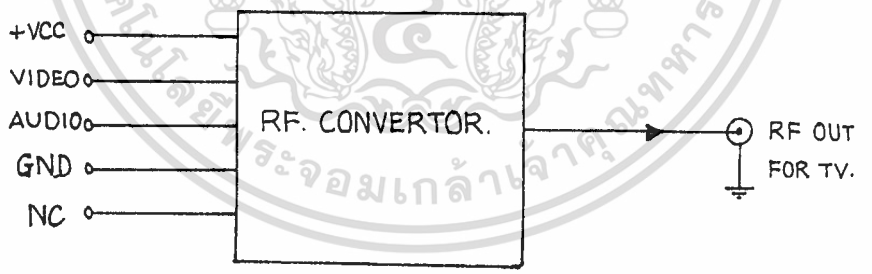


รูปที่ 12.2 วงจร Mixer

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลังจากที่สัญญาณจากข้อมูลคอมพิวเตอร์ถูกเข้ารหัสสีแล้ว เราจะนำสัญญาณนี้ไปผสมกับสัญญาณคอมโพสิตวิดีโอโดยใช้วงจร Mixer ซึ่งหลักการนี้อาศัยสวิทช์สับเปลี่ยนจังหวะของสัญญาณโดยในขณะที่มีสัญญาณจากคอมพิวเตอร์ที่ Encode สีแล้วเข้ามาสัญญาณนี้ก็จะถูกเลือกออกไปแสดงผลโดยผ่านอนาลอสวิทช์เบอร์ 4066 ซึ่งหน้าสัมผัสสามารถใช้งานได้ที่ความถี่สูงถึง 15 MHz สวิทช์นี้จะถูกควบคุมโดยสัญญาณ Dot Clock จากคอมพิวเตอร์ในช่วงที่มีสัญญาณคอมพิวเตอร์เข้ามาเท่านั้นส่วนที่ไม่มีข้อมูลก็จะถูกปล่อยให้สัญญาณภาพคอมโพสิทวิดีโอออกไปซึ่งเป็นสัญญาณ Colour Burst และสัญญาณ ภาพของวิดีโอ จากนั้นสัญญาณที่ได้รับการผสมแล้วจะนำไปผ่านบัฟเฟอร์ซึ่งมีการบวกสัญญาณ Composit Sync เข้าไปด้วยเพื่อให้ภาพที่ออกมามีความคมชัดภาพไม่ล้ม จากนั้นจึงนำไปต่อเข้าโทรทัศน์สีในช่องวิดีโออินพุทได้ทันที

ในกรณีที่ต้องการใช้กับโทรทัศน์ที่ไม่มีช่อง Video in ซึ่งต้องการสัญญาณ RF เท่านั้นเราสามารถเพิ่มเติมวงจร RF Converter ซึ่งเป็นวงจรที่จะมอดูเลทความถี่สูงของสัญญาณพาห์ในช่อง 3 หรือช่อง 4 ได้ซึ่ง RF Converter เราหาซื้อได้ง่ายและมีขายสำเร็จรูปอยู่แล้วมาต่อเพิ่มเข้าไปตลับ RF Converter จะผสมสัญญาณเสียงและภาพให้เป็นสัญญาณวิทยุ (Radio Frequency) และต่อเข้าทีวีสีโดยผ่านเข้าช่องสายอากาศได้เลยดังรูป



รูปที่ 12.3 การใช้ตลับ RF มอดูเลทสัญญาณ Video และสัญญาณ Audio ให้เป็น Radio Frequency

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทวิจารณ์และสรุป

ปริญญานิพนธ์นี้เป็นการค้นคว้าต่อเนื่องจากปริญญานิพนธ์ เรื่องการผสมสัญญาณภาพจากคอมพิวเตอร์กับสัญญาณจากโทรทัศน์ (Video Mixer) ของ นาย ไพศาล สมภพวงศ์สกุล และ นาย ฤทธา เปรมบุณวัฒนา ซึ่งแต่เดิมนั้นนำข้อมูลมาแสดงผลในลักษณะของดิจิตอลและ ระบบสามารถแสดงผลได้เฉพาะทีวี ที่มีลักษณะเป็นมอนิเตอร์เท่านั้น

ปัญหาของการแสดงผลโดยการรวมสัญญาณ โดยการรวมสัญญาณระหว่างดิจิตอลกับอนาลอก คือจะเกิดรุ้งบริเวณขอบของภาพเพราะเกิดการเปลี่ยนของระดับสัญญาณในทันที จอภาพไม่สามารถแสดงผลได้ (Response ไม่ทัน) และปัญหาอีกอย่างหนึ่งก็คือการ Read ข้อมูลจาก หน่วยความจำ ในแต่ละ Hor Line ไม่พร้อมกันทำให้เกิดลักษณะคล้ายเกลียวบริเวณขอบของจุดข้อมูลภาพ

ปัญหาดังกล่าวได้ถูกแก้ไขโดยวิธี Charactor Shaping คือทำให้ข้อมูลมีขนาดใหญ่ขึ้นเมื่อเทียบกับขอบ และสัญญาณ Hor Sync มาเป็นตัวกำหนด Clock ของการอ่านข้อมูลของหน่วยความจำ ทำให้ขอบของจุดในแต่ละเส้นถูกอ่านออกมาพร้อมกันและทำการ Code สีของข้อมูลหรือเป็นการเปลี่ยนลักษณะของข้อมูลจากดิจิตอลเป็นอนาล็อก ซึ่งสัญญาณวิดีโอที่รวมแล้วได้ทำการมอดูเลทเป็นความถี่ RF สามารถแสดงผลบนทีวีช่อง 3 หรือ ช่อง 4

<u>ปัญหาที่เกิดขึ้นระหว่างทำการวิจัยปริญญานิพนธ์นี้ก็คือ</u>

1) PAL Switch ซึ่งเป็นส่วนสำคัญส่วนหนึ่งของระบบ เพราะในระบบ PAL นั้นการแสดงผลในแต่ละเส้น สัญญาณ Colour Burst มีเฟสที่สลับกัน ซึ่งสัญญาณนี้ต้องสัมพันธ์กับสัญญาณ R-Y

2) การ Lock ความถี่ระหว่างสัญญาณ Hor Sync กับ Clock 14 MHz จะต้องใช้ VCO ความถี่สูงที่ Response ได้ทัน

3) ภาค Power Supply เพราะวงจรนี้ประกอบด้วยส่วน Analog ,Digital และ High Frequency ทำให้เกิดปัญหาเรื่องของ Ground

ซึ่งปัญหาเหล่านี้ได้ถูกแก้ไขได้เรียบร้อยแล้วในที่สุด

แต่เนื่องจากข้อมูลแต่ละจุดที่เราดึงมาได้จากเครื่อง APPLE II นี้เป็นข้อมูดิจิตอล 1 บิท ดังนั้นการที่เราจะสร้างสีให้กับจุดภาพแต่ละจุดได้นั้น เราจะต้องกำหนดขึ้นมาเองว่าจะให้แต่ละจุดมีสีอะไรซึ่งทำได้แต่เพียงว่าให้สีได้เพียงสีเดียวทั้งจอเท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

<u>แนวทางการพัฒนาระบบ</u>

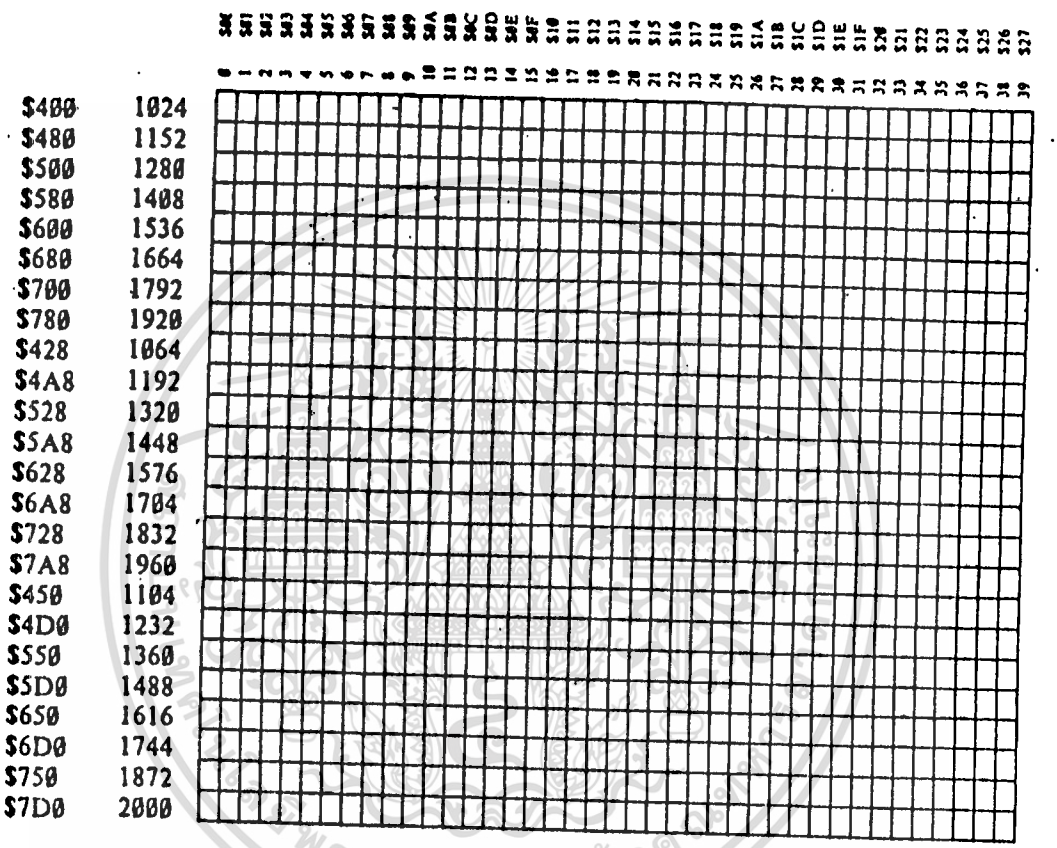
เนื่องจากปัญหาการที่เราสามารถเลือกสีบนจอภาพได้เพียงสีใดสีหนึ่งเท่านั้น ดังนั้นโครงงานนี้จึงเป็นพื้นฐานในการทำโครงงานต่อไปคือ จะใช้การดึงข้อมูลจากเครื่อง IBM PC ซึ่งกำลังเป็นที่แพร่หลายในปัจจุบัน เพราะเนื่องจากการนำข้อมูลไปปรากฏบนจอภาพของ คอมพิวเตอร์เป็นการ แยกข้อมูลแต่ละจุดออกเป็น 3 สัญญาณสีอยู่แล้วซึ่งจะทำให้ข้อมูลบนจอเดียวปรากฏได้หลายสีพร้อมกัน

เครื่อง IBM PC จะง่ายและสะดวกกว่าเครื่อง APPLE II ที่ทำอยู่ตอนนี้มาก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

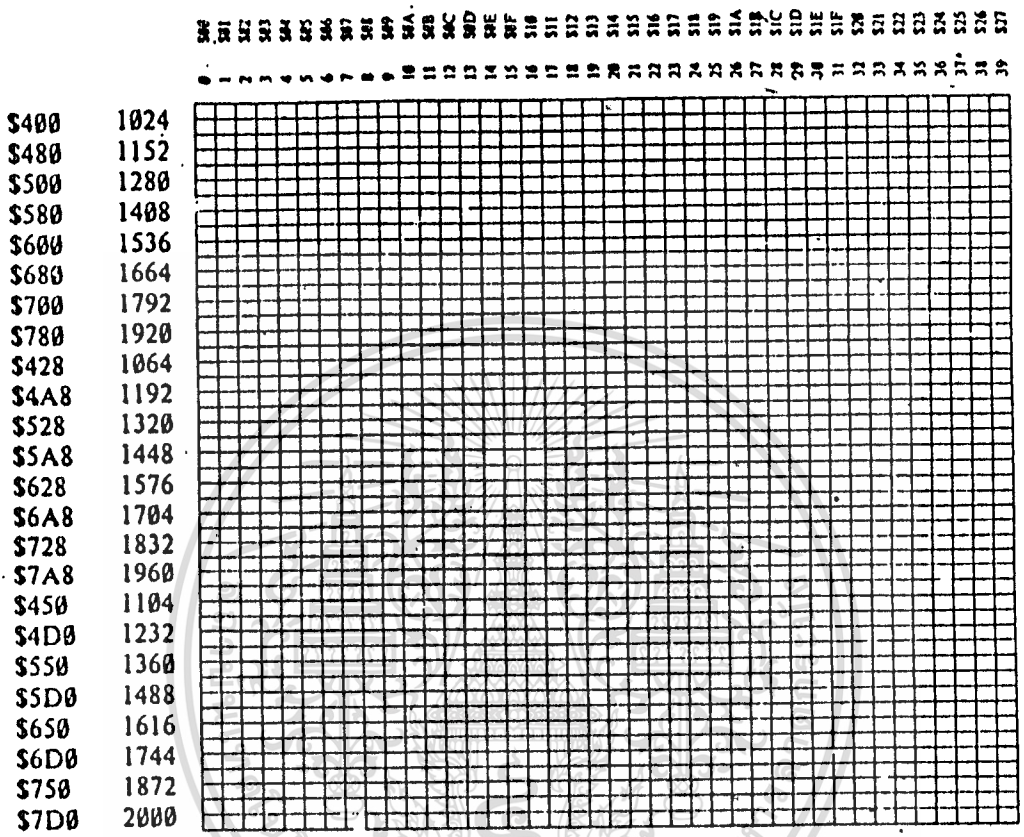
บทที่ 13

ภาคผนวก ที่ 1



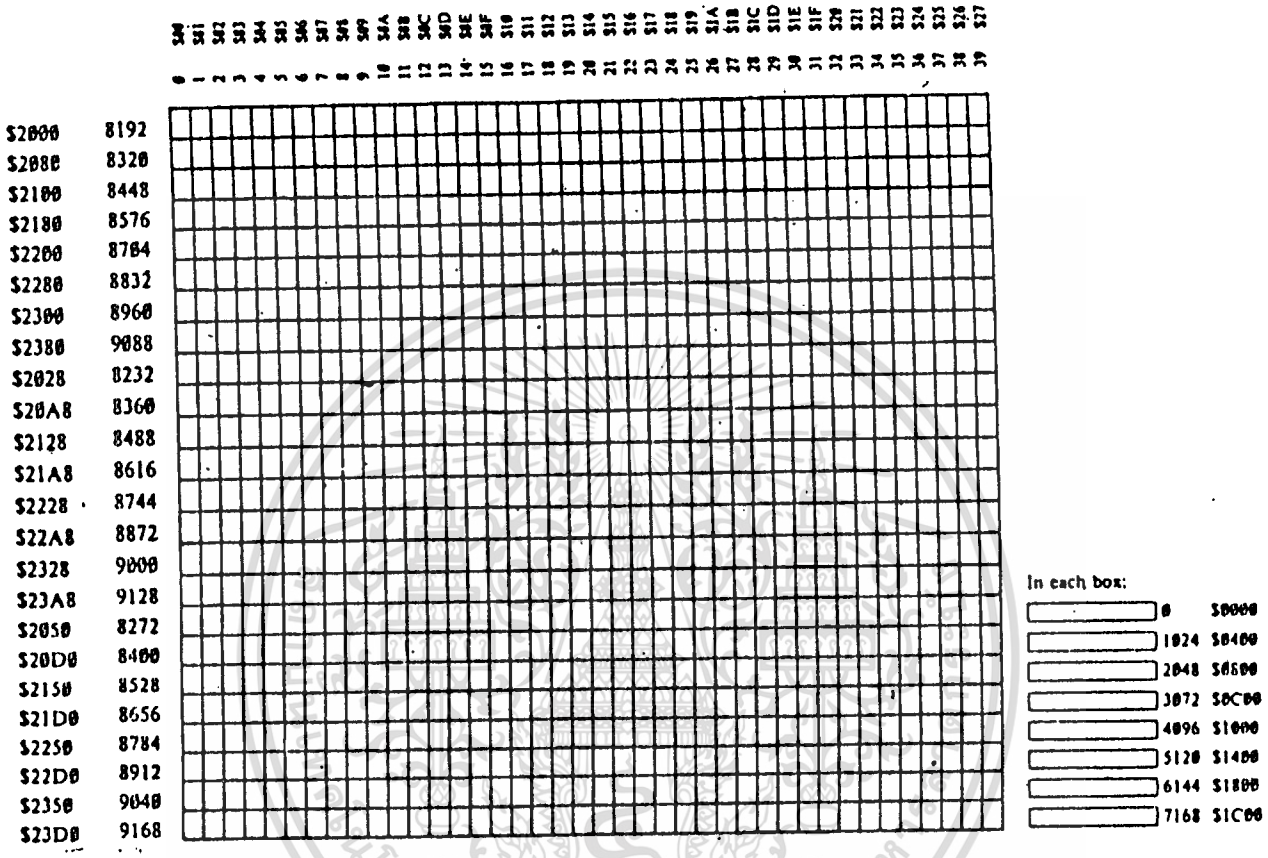
รูปแสดง Memory Map ของ Text Screen

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



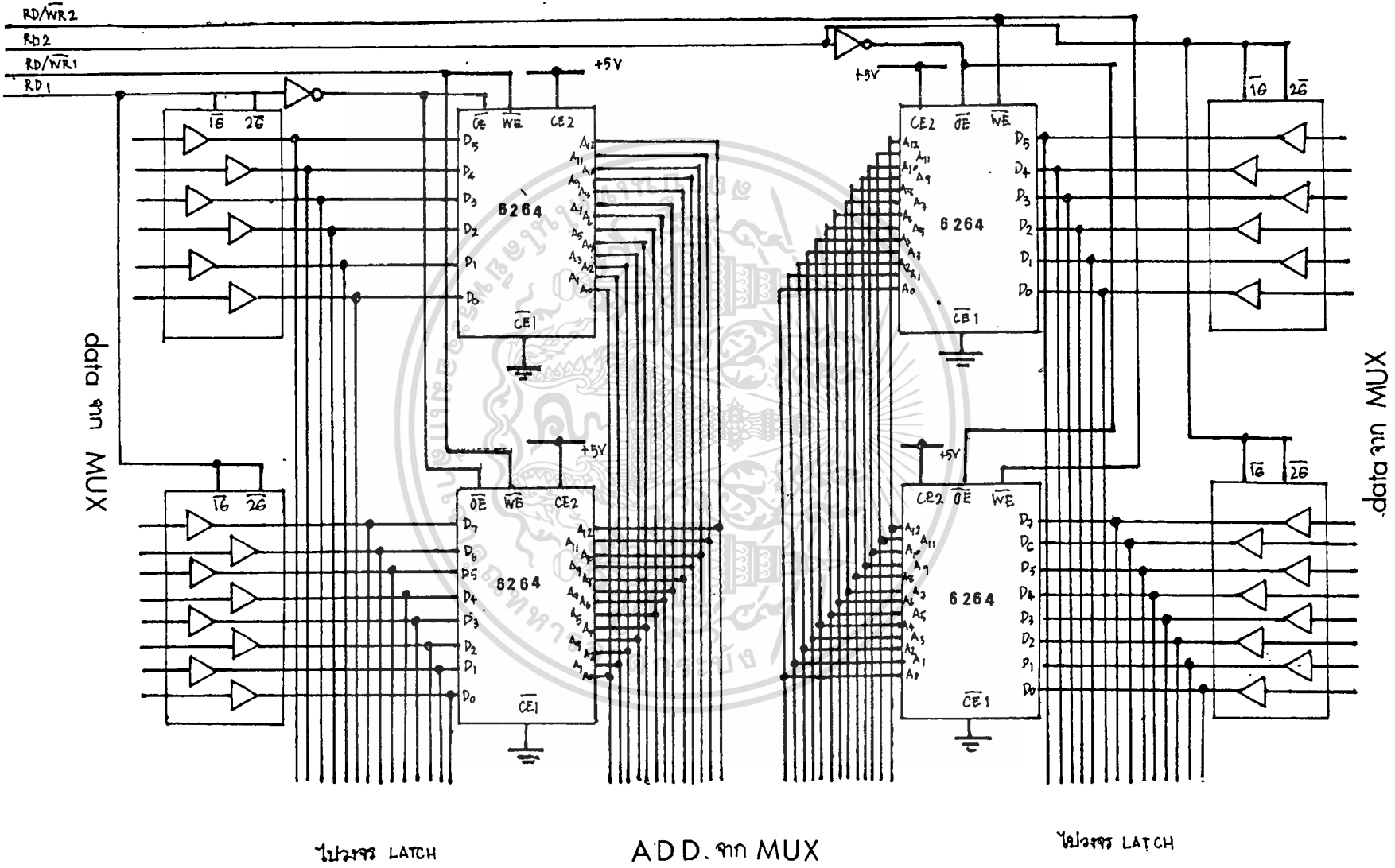
รูปแสดง Memory Map ของ Low Resolution Graphics Screen

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการ
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



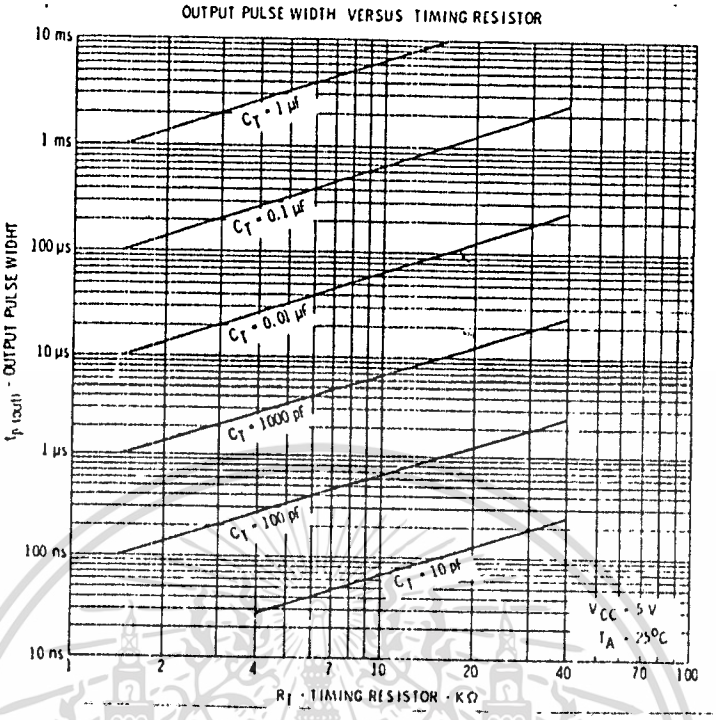
รูปแสดง Memory Map ของ High Resolution Graphics Screen

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

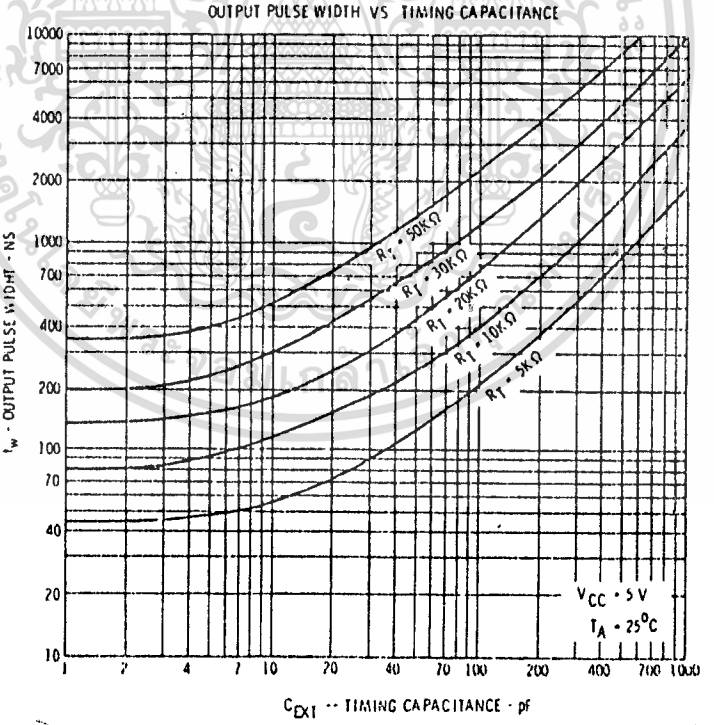

RD/WR2
RD2
RD/WR1
RD1
+5V
6264
data จาก MUX
ไปลาช LATCH
ADD. จาก MUX
ไปลาช LATCH

ภาคผนวกที่ 2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



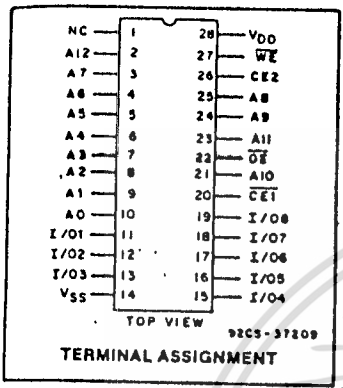
รูปกราฟที่ 1 OUTPUT PULSEWIDTH กับค่า CAPACITANCE ของ 74LS121



รูปกราฟที่ 2 OUTPUT PULSEWIDTH กับค่า CAPACITANCE ของ 74LS123

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CDM6264



TERMINAL ASSIGNMENT

CMOS 8192-Word by 8-Bit LSI Static RAM

Features:

- *Fully static operation*
- *Single power supply: 4.5 V to 5.5 V*
- *All inputs and outputs directly TTL compatible*
- *3-state outputs*
- *Industry standard 28-pin configuration*
- *Input address buffers gated off with chip disable*
- *Fast access time: t_{AA}=150 ns/120 ns (CDM6264-3/CDM6264-4)*
- *Low standby and operating power: I_{DDS1}=2 μA typical, I_{OPER2}=40 mA maximum*
- *Data retention voltage: 2 V min.*
- *Operating temperature range (max. rating): 0° to 70°C*

The RCA-CDM6264 is a 8192-word by 8-bit static random-access memory. It is designed for use in memory systems where high-speed, low power and simplicity in use are desirable. This device has common data input and data output and utilizes a single power supply of 4.5 V to 5.5 V.

Either chip enable ($\overline{CE1}$ or CE2), when not valid, will gate off the address and output buffers and power down the chip to minimum standby power with inputs toggling. The output enable ($\overline{OE}$) controls the output buffers to eliminate bus contention.

The CDM6264 is supplied in 28-lead, hermetic, dual-in-line side-brazed ceramic (D suffix) and in 28-lead dual-in-line plastic (E suffix) packages.

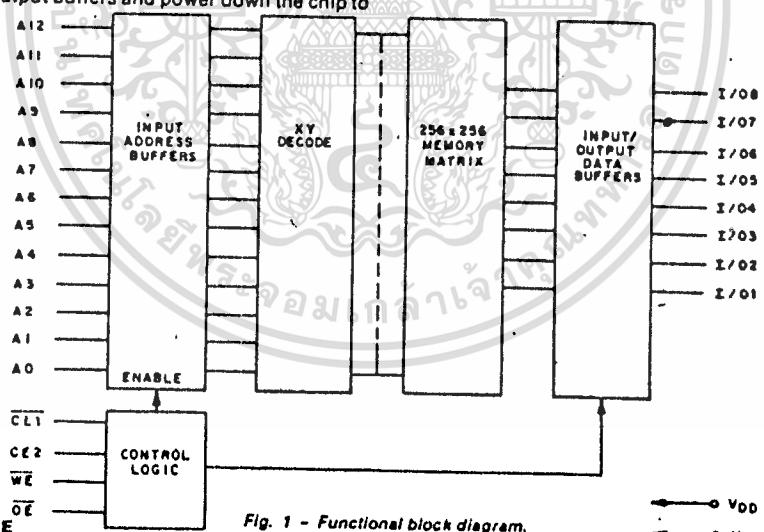


Fig. 1 – Functional block diagram.

TRUTH TABLE

$\overline{CE1}$	CE2	$\overline{OE}$	$\overline{WE}$	A0 TO A12	MODE	DATA I/O	DEVICE CURRENT
H	X	X	X	X	NOT SELECTED	HIGH Z	STANDBY
X	L	X	X	X	NOT SELECTED	HIGH Z	STANDBY
L	H	L	H	STABLE	READ	DATA OUT	ACTIVE
L	H	X	L	STABLE	WRITE	DATA IN	ACTIVE
L	H	H	H	STABLE	OUTPUT DISABLE	HIGH Z	ACTIVE

L = LOW H = HIGH X = H OR L

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

CDM6264

MAXIMUM RATINGS, *Absolute-Maximum Values:*

DC SUPPLY-VOLTAGE RANGE, (V_{DD}):
(Voltage referenced to V_{SS} terminal) ..... -0.3 to +7 V
INPUT VOLTAGE RANGE, ALL INPUTS ..... -0.3 to +7 V
POWER DISSIPATION PER PACKAGE (P_D):
For T_A = 0° to +60° C (PACKAGE TYPE E) ..... 500 mW
For T_A = +60° to +70° C (PACKAGE TYPE E) ..... Derate Linearly at 8 mW/° C to 420 mW
For T_A = 0° to +70° C (PACKAGE TYPE D) ..... 500 mW
DEVICE DISSIPATION PER OUTPUT TRANSISTOR
For T_A = FULL PACKAGE-TEMPERATURE RANGE ..... 100 mW
OPERATING-TEMPERATURE RANGE (T_A):
PACKAGE TYPE D ..... 0 to +70° C
PACKAGE TYPE E ..... 0 to +70° C
STORAGE TEMPERATURE RANGE (T_{stg}) ..... -55 to +125° C
LEAD TEMPERATURE (DURING SOLDERING):
At distance 1/16 ± 1/32 in. (1.59 ± 0.79 mm) from case for 10 s max. ..... +265° C

OPERATING CONDITIONS at T_A = 0 to +70° C
For maximum reliability, operating conditions should be selected so that operation is always within the following ranges:

CHARACTERISTIC		LIMITS ALL TYPES MIN.	LIMITS ALL TYPES MAX.	UNITS
DC Operating Voltage Range		4.5	5.5	V
Input Voltage Range	V_{IH}	2.2	V_{DD} + 0.3	V
	V_{IL}	-0.3	0.8	V
Input Signal Rise or Fall Time[Δ]	t_r, t_f	—	5	μs

[Δ] Input signal rise and fall times with a duration greater than the maximum value can cause loss of stored data in the selected mode.

STATIC ELECTRICAL CHARACTERISTICS at T_A = 0 to +70° C, V_{DD} = 5 V ± 10%, Except as noted

CHARACTERISTIC		CONDITIONS		LIMITS ALL TYPES Min.	Typ.*	Max.	UNITS
Standby Device Current	I_{DDS}	$\overline{CE1}$=V_{IH} or CE2=V_{IL}		—	1.5	3	mA
	I_{DDS1}	$\overline{CE1}$=CE2 ≥ V_{DD}-0.2 V or CE2 ≤ 0.2 V		—	2	100	μA
Output Voltage Low Level	V_{OL} Max.	I_{OL}=2.1 mA		—	—	0.4	V
		I_{OL}=1 μA		—	0.1	—	
Output Voltage High Level	V_{OH} Min.	I_{OH}=-1 mA		2.4	—	—	V
		I_{OH}=-1 μA		—	V_{DD}-0.1	—	
Input Leakage Current	I_{IN} Max.	V_{IN}=0 V to V_{DD}		—	±0.1	±2	μA
3-State Output Leakage Current	I_{OUT}	$V_{I/O}$=0 V to V_{DD}		—	±0.5	±2	μA
Operating Device Current	I_{OPER1}[#]	V_{IN}=V_{IL}, V_{IH}	t_{cyc}=1 μs	—	4.5	9	mA
			t_{cyc}=120 ns	—	22.5	45	
	I_{OPER2}[#]	V_{IN}=0.2 V, V_{DD}-0.2 V	t_{cyc}=1 μs	—	2	4	mA
			t_{cyc}=120 ns	—	20	40	
Input Capacitance	C_{IN}	V_{IN}=0 V, f=1 MHz, T_A=25° C		—	4	6	pF
Output Capacitance	$C_{I/O}$	$V_{I/O}$=0 V, f=1 MHz, T_A=25° C		—	6	8	pF

*Typical values are for T_A=25° C and nominal V_{DD}.
#Outputs open circuited.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CDM6264

SIGNAL DESCRIPTIONS

A0-A10 (Address Inputs): These inputs must be stable prior to a write operation, but may change asynchronously during read functions.

I/01-I/08: 8-bit tristate data bus.

$\overline{CE1}$, CE2 (Chip Enable): Either chip enable, when not true, powers down the chip, disables Read and Write functions, and gates off address and output buffers.

$\overline{OE}$ (Output Enable): Enables tristate outputs if $\overline{CE1}$ and CE2 are valid and $\overline{WE}$ is high.

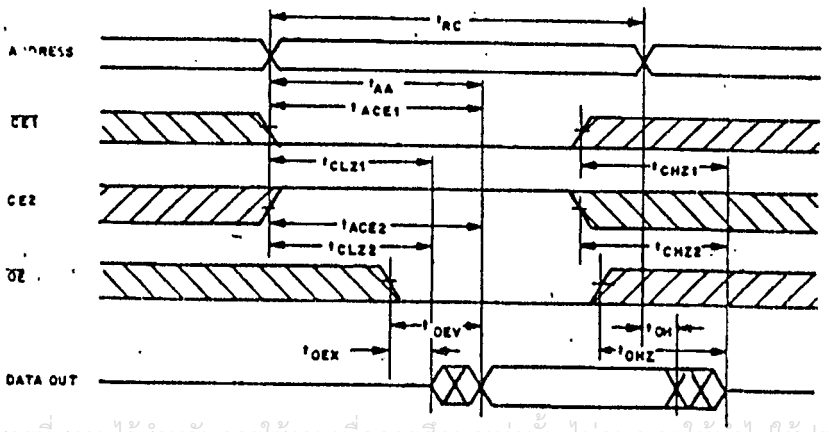
$\overline{WE}$ (Write Enable): Enables Write function, if $\overline{CE1}$ and CE2 are valid. $\overline{WE}$ will dominate if both $\overline{WE}$ and $\overline{OE}$ are low (i.e., the bus will be tristated and a Write will occur).

V_{DD}, V_{SS}: Power supply connections.

DYNAMIC ELECTRICAL CHARACTERISTICS at T_A = 0 to +70°C, V_{DD} = 5 V ± 10%, Input t_r, t_f = 10 ns; C_L = 100 pF and 1 TTL Load, Input Pulse Levels: 0.8 V to 2.4 V

CHARACTERISTIC		LIMITS				UNITS
		CDM6264-3		CDM6264-4		
Read Cycle Times, See Fig. 2		MIN.†	MAX.	MIN.†	MAX.	
Read Cycle Time	t_{RC}	150	—	120	—	ns
Address Access Time	t_{AA}	—	150	—	120	
Chip Enable Access Time	t_{ACE1}, t_{ACE2}	—	150	—	120	
Chip Enable to Output Active	t_{CLZ1}, t_{CLZ2}	10	—	10	—	
Output Enable to Output Valid	t_{OEV}	—	70	—	60	
Output Enable to Output Active	t_{OEX}	5	—	5	—	
Chip Disable to Output "High Z"	t_{CHZ1}, t_{CHZ2}	0	70	0	50	
Output Disable to Output "High Z"	t_{OHZ}	0	60	0	40	
Output Hold from Address Change	t_{OH}	30	—	30	—	

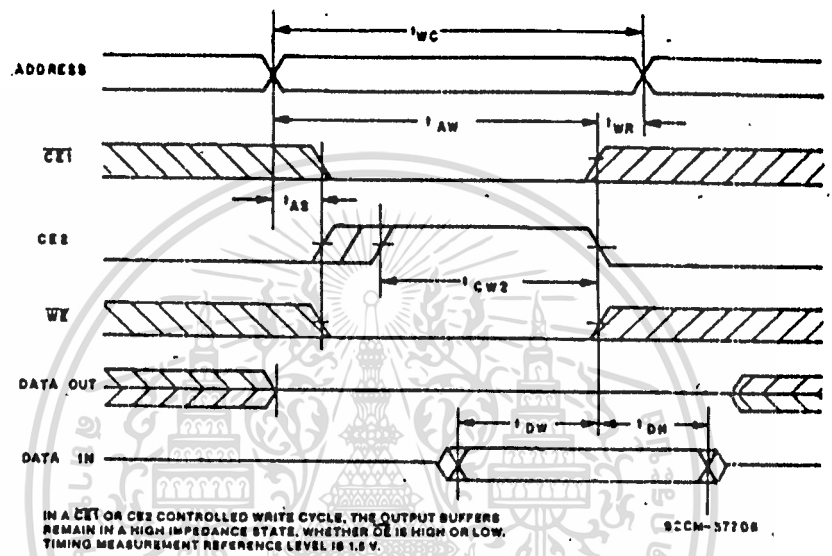
†Time required by a limit device to allow for the indicated function.



WE IS HIGH DURING READ CYCLE. TIMING MEASUREMENT REFERENCE LEVEL IS 1.5 V. 92CM-37205

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

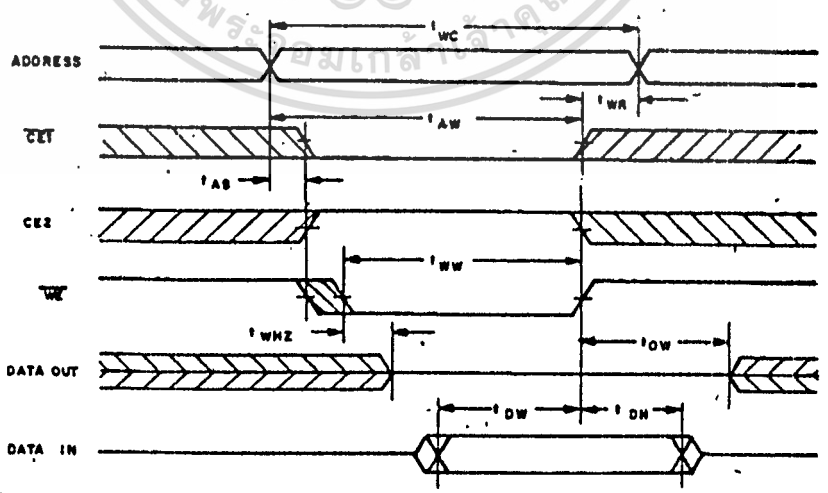
WRITE CYCLE 2 (CE2 CONTROL)



IN A CE1 OR CE2 CONTROLLED WRITE CYCLE, THE OUTPUT BUFFERS REMAIN IN A HIGH IMPEDANCE STATE, WHETHER OE IS HIGH OR LOW. TIMING MEASUREMENT REFERENCE LEVEL IS 1.5 V.

92CM-37208

WRITE CYCLE 3 (WE CONTROL)



IF OE IS HIGH DURING A WE CONTROLLED WRITE CYCLE, THE OUTPUT BUFFERS REMAIN IN A HIGH IMPEDANCE STATE IN THIS PERIOD. TIMING MEASUREMENT REFERENCE LEVEL IS 1.5 V.

92CS-37207

Fig. 3 - Write-cycle timing waveforms (cont'd).

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการ
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

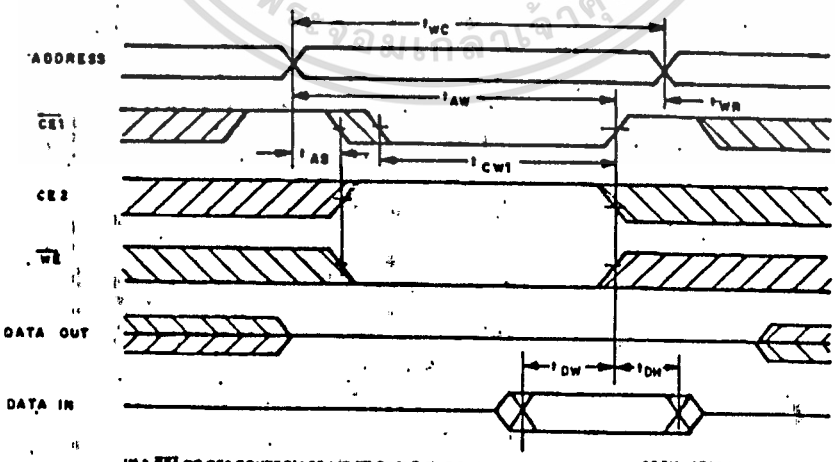
CDM6264

DYNAMIC ELECTRICAL CHARACTERISTICS at T_A = 0 to +70°C, V_{DD} = 5 V ± 10%, Input t_r, t_f = 10 ns; C_L = 100 pF and 1 TTL Load, Input Pulse Levels: 0.8 V to 2.4 V

CHARACTERISTIC		LIMITS				UNITS
		CDM6264-3		CDM6264-4		
Write Cycle Times, See Fig. 3		MIN.†	MAX.	MIN.†	MAX.	
Write Cycle Time	t_{WC}	150	—	120	—	ns
Chip Enable to End of WRITE	t_{CW1},t_{CW2}	120	—	100	—	
Address Valid to End of WRITE	t_{AW}	120	—	100	—	
Address Setup Time	t_{AS}	0	—	0	—	
Write Enable Width	t_{WW}	100	—	80	—	
Write Recovery Time	t_{WR}	0	—	0	—	
Write to Output "High Z"	t_{WHZ}	—	70	—	50	
Input Data Setup Time	t_{DW}	60	—	50	—	
Input Data Hold Time	t_{DH}	0	—	0	—	
Output Active from End of Write	t_{OW}	10	—	10	—	

†Time required by a limit device to allow for the indicated function.

WRITE CYCLE 1 ($\overline{CE1}$ CONTROL)



IN A $\overline{CE1}$ OR CE2 CONTROLLED WRITE CYCLE, THE OUTPUT BUFFERS REMAIN IN A HIGH IMPEDANCE STATE, WHETHER $\overline{OE}$ IS HIGH OR LOW. TIMING MEASUREMENT REFERENCE LEVEL IS 1.5 V.

92CM-37204

Fig. 3 - Write-cycle timing waveforms.

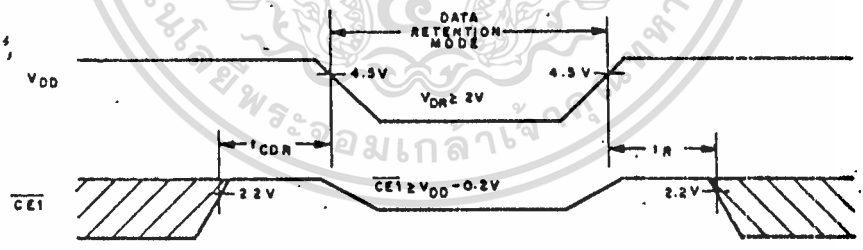
CDM6264

DATA RETENTION CHARACTERISTICS at T_A = 0 to 70°C; See Fig. 4.

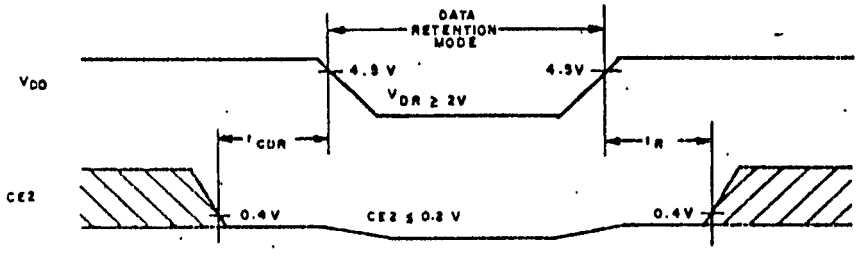
CHARACTERISTIC		TEST CONDITIONS	LIMITS		UNITS
			ALL TYPES		
			MIN.	MAX.	
Minimum Data Retention Voltage	V_{DR}	$\overline{CE1} \geq V_{DD} - 0.2$ V or $CE2 \leq 0.2$ V	2	5.5	V
Data Retention Quiescent Current	$I_{DD}DR$	V_{DD} = 3 V, $\overline{CE1}$,CE2 ≥ $V_{DD} - 0.2$ V or CE2 ≤0.2 V	—	50	µA
Chip Disable to Data Retention Time	t_{CDR}	See Fig. 4	0	—	ns
Recovery to Normal Operation Time	t_R	See Fig. 4	*t_{RC}	—	

*t_{RC} = Read Cycle Time.

DATA RETENTION WAVEFORM 1 ($\overline{CE1}$ CONTROL)



DATA RETENTION WAVEFORM 2 (CE2 CONTROL)



92CM-37208

Fig. 4 – Low V_{DD} data-retention timing waveforms.

TDA3950A

Advance Information

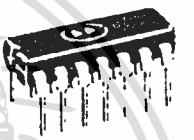
CHROMINANCE COMBINATION

MONOLITHIC SILICON INTEGRATED CIRCUIT

CHROMINANCE COMBINATION

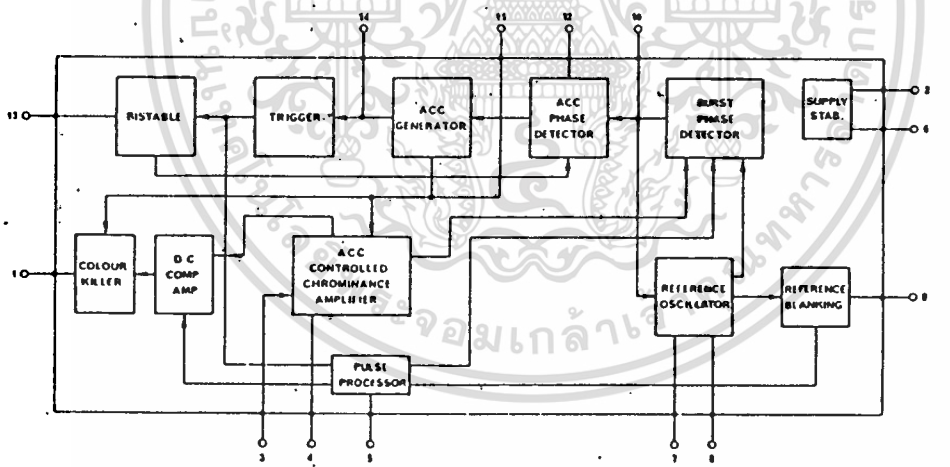
The TDA3950A is an integrated circuit designed to be used in PAL colour decoding circuitry in colour television receivers.

- Internal supply line stabilisation
- No 4.43 MHz oscillator adjustment necessary
- 20 dB ACC (Automatic Colour Control) range
- Accepts Sandcastle pulse burst gating input



P SUFFIX
PLASTIC PACKAGE
CASE 646 TO-116

FIGURE 1 – SYSTEM BLOCK DIAGRAM



Pin Connections

1	Chroma Output	8	Crystal connection	12	ACC Phase Detector coupling
2	V_{CC}	9	Subcarrier reference output	13	PAL half line (H/2) output
3	Chroma Input	10	VCO Phse Detector output	14	Identification trigger capacitor
4	ACC Decoupling	11	ACC Detector filter		
5	Sandcastle Pulse Input				
6	Ground				
7	Crystal connection				

This is advance information and specifications are subject to change without notice

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

MAXIMUM RATINGS (T_A = +25 °C unless otherwise stated)

Rating	Pin	Value	Unit
Power Supply Current	2	80	mA
D.C. Current Capability of Reference Output	9	20	mA
Operating Temperature Range		0 to + 70	°C
Power Dissipation (Package Limitation) Derate above T_A = + 25°C		1.25 10	W mW/°C
Storage Temperature Range		65 to + 150	°C

ELECTRICAL CHARACTERISTICS (T_A = +25°C unless otherwise stated—Chroma input 250 mV p-p, 100% colour bars)

Characteristics	Pin	Min	Typ	Max	Unit
Supply Voltage	2	8.5	8.7	9.7	Vdc
Chrominance Output Voltage (RL pin 1 = 560Ω)	1	250	400	500	mV p-p
Colour Killer Operation: Kill Level (Burst) Unkill Level (Burst) Hysteresis	3	 8.0 11	 12 15 2.0	 17 20	 mV p-p dB
Maximum Chrominance Input Voltage	3	250			m V p p
Chrominance Output D.C. Current: Colour Killer Operating Colour Killer Off	1		 0 1.0		 mA
Change in Chrominance Output due to + 6 dB, −12 dB change in Chrominance Input.	3, 1		2		dB
Chrominance Input Impedance	3		5.0		K Ω
Reference Output	9		2.2		V p-p
Reference Oscillator Pull-In Range		±400	±600		Hz
Phase Accuracy			2.3		/100 Hz
Reference Oscillator Temperature Drift (no burst pulse applied)	9		−2.0		Hz/°C
Burst Gate Operating Voltage	5	9.0		12	V
Burst Gate Input Impedance	5		7.0		K Ω
H/2 Bistable Output	13		8.0		V p-p
Identification Time			1.0		msec

APPLICATION NOTES

1. Normal decoupling precautions must be taken. For example pin 2 must be decoupled closely to pin 6 (ground) thus preventing sub carrier components leaking into sensitive areas of the circuit.

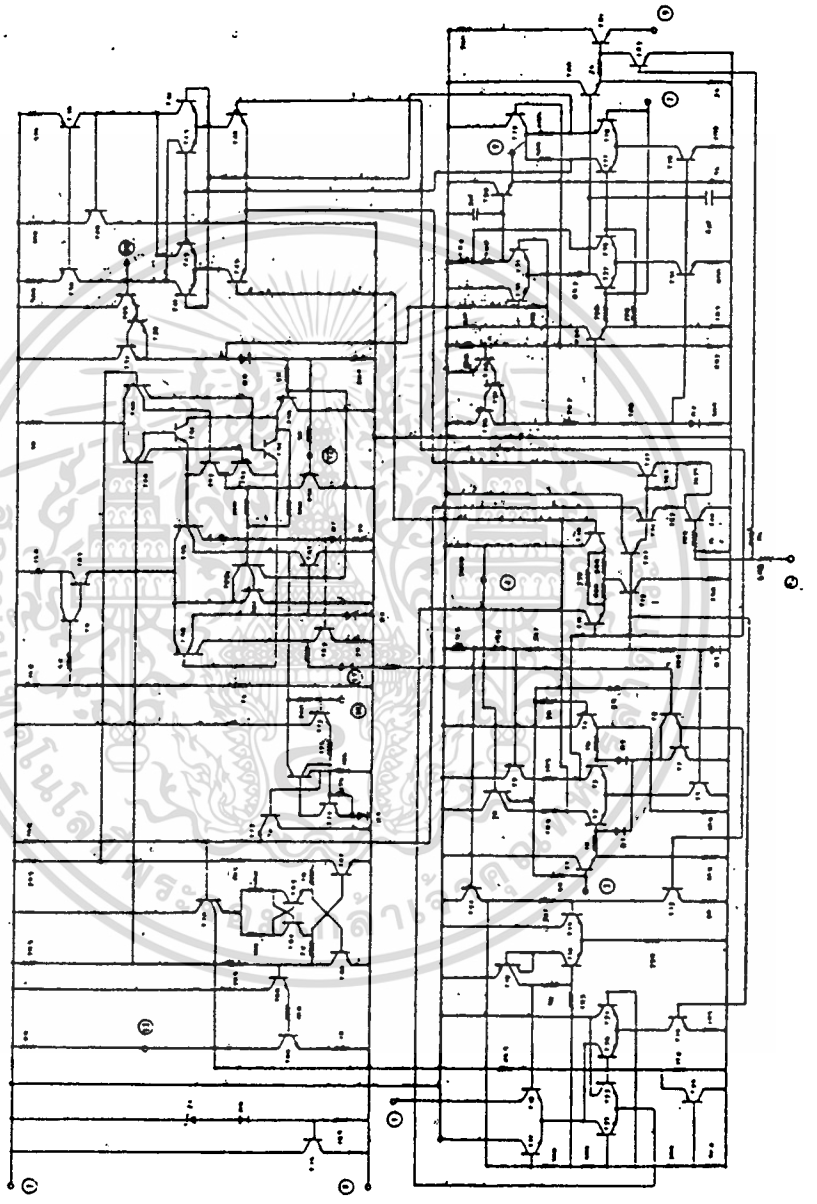
2. To prevent the radiation of sub-carrier harmonics, the connection from pin 9 (reference output) and pin 8 (crystal feedback) must be kept as short as possible.

SETTING UP NOTES

Disconnect the burst gate pulses and adjust the P.L.L. potentiometer to give "Zero beat" from the sub-carrier reference oscillator. Reconnect the burst gate pulses.

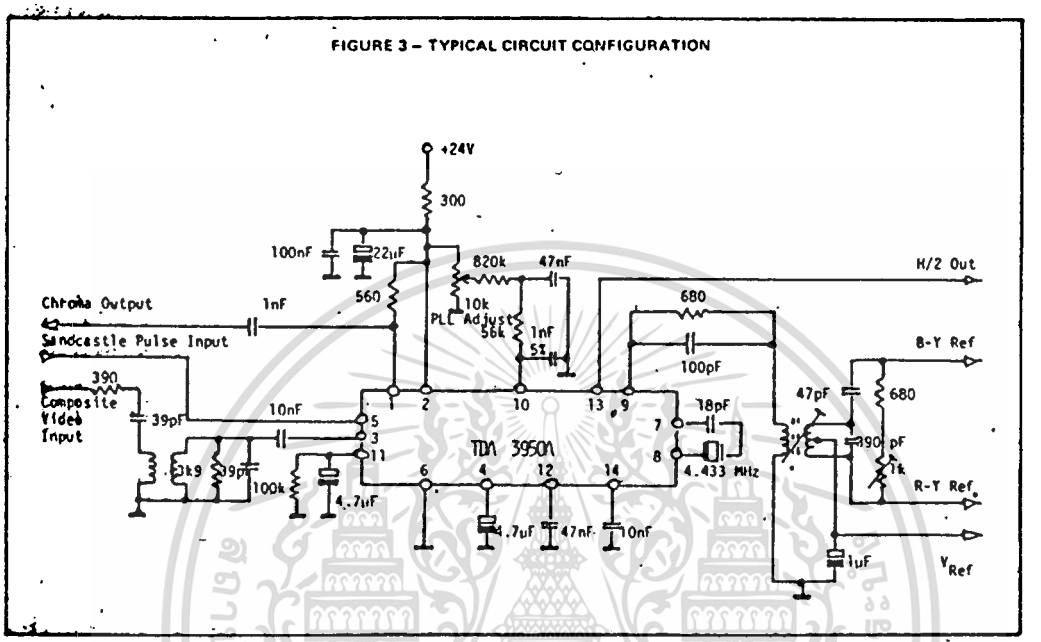
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 2 – CIRCUIT SCHEMATIC

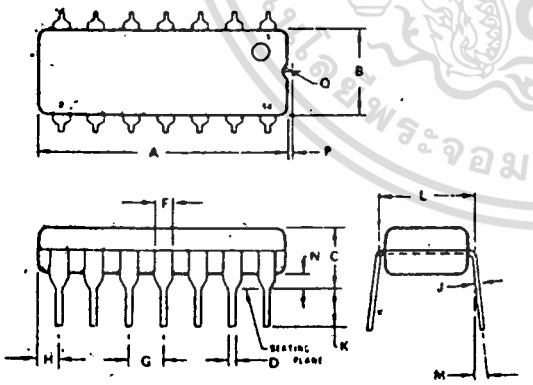


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

FIGURE 3 – TYPICAL CIRCUIT CONFIGURATION



OUTLINE DIMENSIONS



NOTES
1. LEADS WITHIN 0,13 mm (0.005) RADIUS OF TRUE POSITION AT SEATING PLANE AT MAXIMUM MATERIAL CONDITION
2. DIMENSION "L" TO CENTER OF LEADS WHEN FORMED PARALLEL

DIM	MILLIMETERS MIN	MILLIMETERS MAX	INCHES MIN	INCHES MAX
A	18.16	18.80	0.715	0.740
B	6.10	6.60	0.240	0.260
C	4.06	4.57	0.160	0.180
D	0.38	0.51	0.015	0.020
F	1.02	1.52	0.040	0.060
G	2.54 BSC		0.100 BSC	
H	1.32	1.83	0.052	0.072
J	0.20	0.30	0.008	0.012
K	2.92	3.43	0.115	0.135
L	7.37	7.87	0.290	0.310
M	–	10°	–	10°
N	0.51	1.02	0.020	0.040
P	0.13	0.38	0.005	0.015
Q	0.51	0.76	0.020	0.030

CASE 646

PLASTIC PACKAGE

Circuit diagrams utilizing Motorola products are included as a means of illustrating typical semiconductor applications, consequently, complete information sufficient for construction purposes is not necessarily given. The information has been carefully checked and is believed to be entirely reliable. However, no responsibility is assumed for inaccuracies. Furthermore, such information does not convey to the purchaser of the semiconductor devices described any license under the patent rights of Motorola Inc. or others

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

LM1886 TV Video Matrix D to A

General Description

The LM1886 is a TV video matrix D to A converter which encodes luminance and color difference signals from 3-bit red, green and blue inputs. The luminance output is encoded from the NTSC equation Y = 0.3R + 0.59G + 0.11B and the R-Y and B-Y outputs are weighted to prevent over-modulation. A built-in R-Y and burst gate polarity switch allow European PAL compatible signals to be encoded. All output levels including an RF 0 Carrier Bias Voltage have been referenced to 5V for direct connection to the LM1889 TV video modulator. When used in combination with the LM1889 and a suitable sync generator, 3-bit R, G and B information may be encoded to both composite video and RF channel carrier.

Features

- Complete digital to RF encoding with LM1889
- 1-pin PAL/NTSC mode select
- True NTSC matrix
- 8 levels of grey scale
- Allows wide range of colorimetry
- Low power TTL inputs
- Wideband luminance output
- Weighted R-Y, B-Y outputs

Connection Diagram

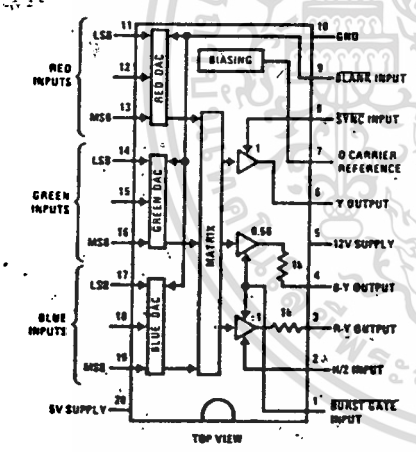


FIGURE 1

Order Number LM1886N
See NS Package N20A

Test Circuits

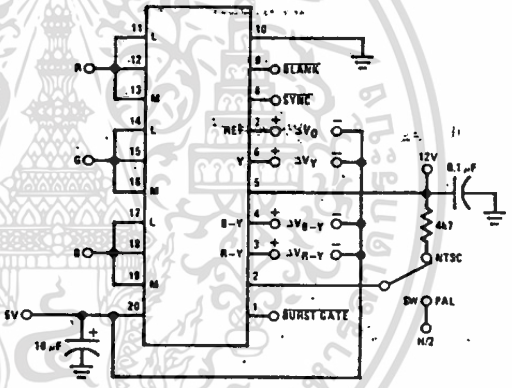


FIGURE 2a. 6-Color Input Connection

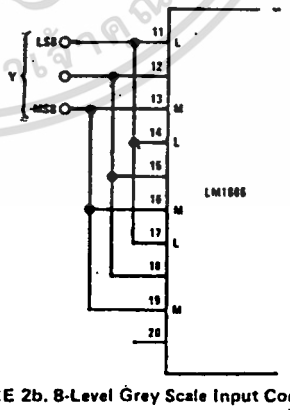
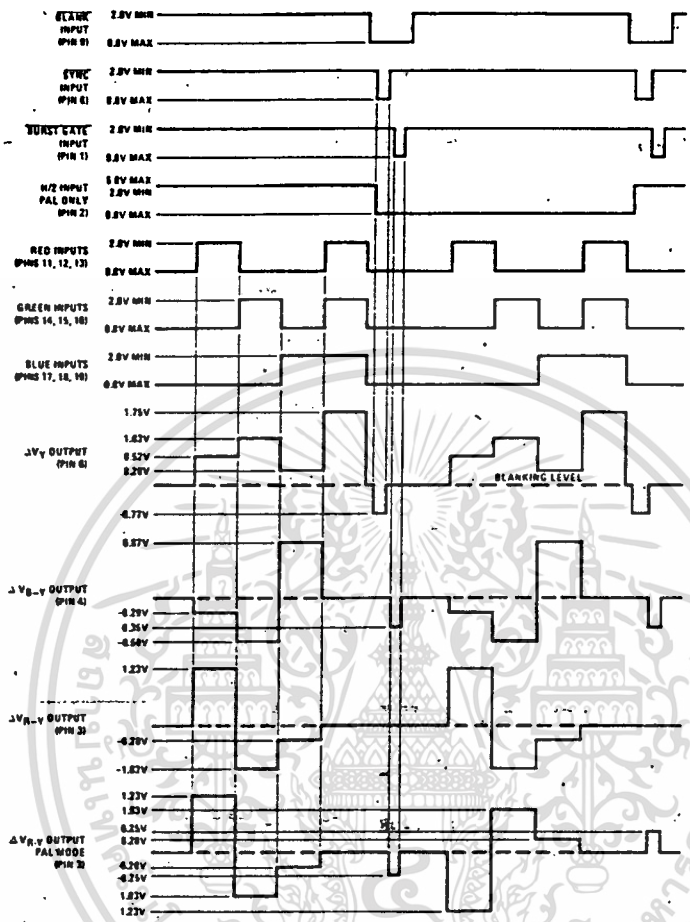


FIGURE 2b. 8-Level Grey Scale Input Connection

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Input and Output Waveforms



Application Notes (Refer to *Figure 3*)

$\overline{\text{SYNC}}$, $\overline{\text{BLANK}}$, and $\overline{\text{BURST GATE}}$ may be obtained from a sync generator IC similar to MM5320 or MM5321. For PAL operation, the H/2 square wave may be obtained by a ÷2 from horizontal sync.

All inputs are low-power TTL compatible. Because of the very low typical input currents, the color inputs may be paralleled in various combinations. For simple color requirements, the *Figure 2a* input connection may be used to produce the 6 primary and complementary colors listed in Table I, along with black and white. To add complex colors such as those at the bottom of Table I, all 9 input bits may be required separately. When choosing input codes for other colors, always check the new color against both light and dark backgrounds.

All outputs are referenced to the +5V supply for direct connection to the LM1889. The resistor on the luminance output pin 6 is used to sum the chroma subcarrier from the LM1889 and must be wired as tightly as possible to preserve the video bandwidth. For the addition of sound or a second RF channel, refer to the LM1889 data sheet.

TABLE I. INPUT CODE EXAMPLES FOR COMMON COLORS

		INPUT CODE					
		RED		GREEN		BLUE	
	COLOR	M	L	M	L	M	L
	Black	0	0	0	0	0	0
	Dark Grey	0	1	0	1	0	1
	Light Grey	1	0	1	0	1	0
	White	1	1	1	1	1	1
Primary	Red	1	1	0	0	0	0
Primary	Green	0	0	1	1	0	0
Primary	Blue	0	0	0	0	1	1
Complementary	Cyan	0	0	1	1	1	1
Complementary	Magenta	1	1	0	0	1	1
Complementary	Yellow	1	1	1	1	0	0
	Brown	0	1	1	0	0	0
	Orange	1	1	1	0	0	0
	Flesh tone	1	1	1	1	0	1
	Pink	1	1	1	1	0	1
	Sky Blue	1	0	1	0	1	1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

Equivalent Schematic

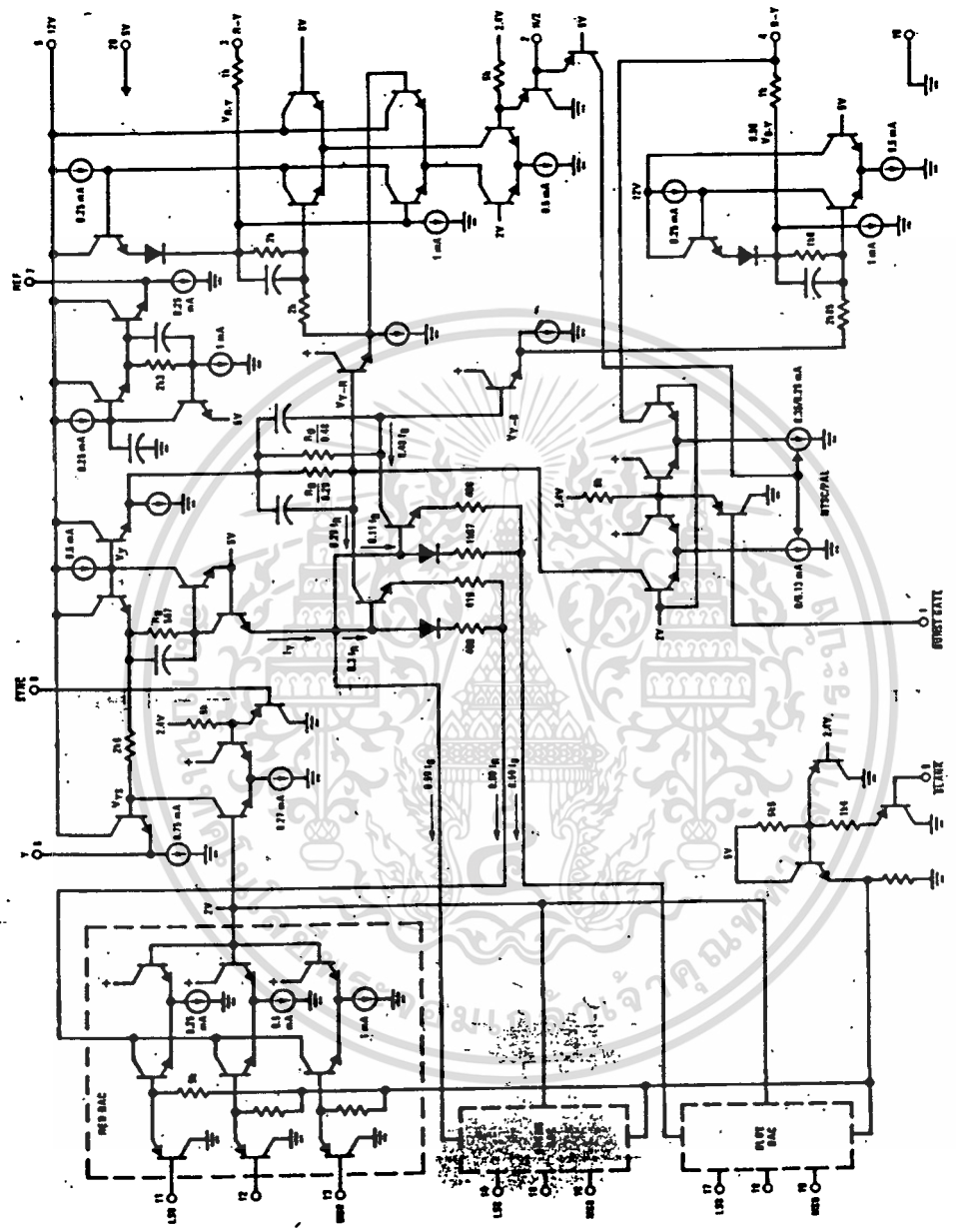


FIGURE 4. LM1886 Equivalent Schematic

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

LM1889 TV Video Modulator

General Description

The LM1889 is designed to interface audio, color difference, and luminance signals to the antenna terminals of a TV receiver. It consists of a sound subcarrier oscillator, chroma subcarrier oscillator, quadrature chroma modulators, and RF oscillators and modulators for two low-VHF channels.

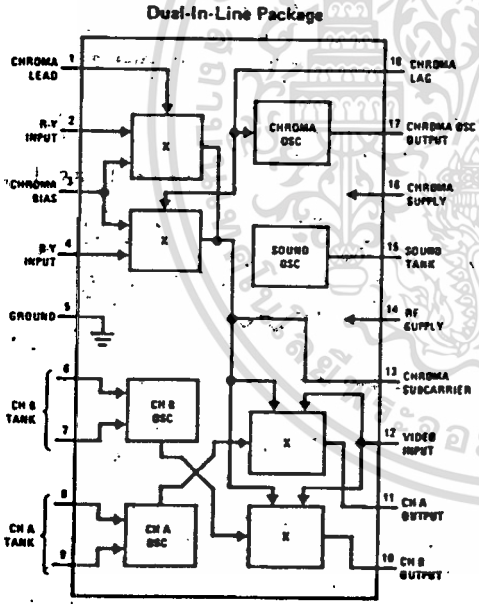
The LM1889 allows video information from VTR's, games, test equipment, or similar sources to be displayed on black and white or color TV receivers. When used with the MM57100 and MM53104, a complete TV game is formed.

Features

- dc channel switching
- 12V to 18V supply operation
- Excellent oscillator stability
- Low intermodulation products
- 5 Vp-p chroma reference signal
- May be used to encode composite video

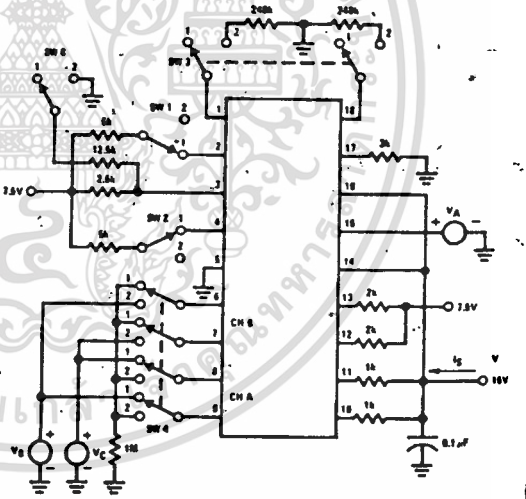
Block Diagram

Dual-In-Line Package



Order Number LM1889N
See NS Package N18A

DC Test Circuit



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings

Supply Voltage V14, V16 max	19 V_{dc}
Power Dissipation Package (Note 1)	1390 mW
Operating Temperature Range	0°C to +70°C
Storage Temperature Range	−55°C to +150°C
Chroma Osc Current I_{17} max	10 mA_{dc}
(V16–V15) max	±5 V_{dc}
(V14–V10) max	7V
(V14–V11) max	7V
Lead Temperature (Soldering, 10 seconds)	300°C

DC Electrical Characteristics (dc Test Circuit, All SW Normally Pos. 1, V_A = 15V, V_B = V_C = 12V)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Current, I_S		20	35	45	mA
Sound Oscillator, Current Change, ΔI_{15}	Change V_A From 12.5V to 17.5V	0.3	0.6	0.9	mA
Chroma Oscillator Balance, V17		9.5	11.0	12.5	V
Chroma Modulator Balance, V13		7.0	7.4	7.8	V
R-Y Modulator Output Level, ΔV13	SW 3, Pos. 2, Change SW 1 From Pos. 1 to Pos. 2	0.6	0.9	1.2	V
B-Y Modulator Output Level, ΔV13	SW 3, Pos. 2, Change SW 2 From Pos. 1 to Pos. 2	0.6	0.9	1.2	V
Chroma Modulator Conversion Ratio, ΔV13/ΔV3	SW 3, Pos. 2, Change SW 0 From Pos. 1 to Pos. 2, Divide ΔV13 by ΔV3	0.45	0.70	0.95	V/V
Ch. A Oscillator "OFF" Voltage, V8, V9	SW 4, Pos. 2	0.5	1.5	3.0	V
Ch. A Oscillator Current Level, I_9	V_B = 12V, V_C = 13V	2.5	3.5	5	mA
Ch. B Oscillator "OFF" Voltage, V6, V7		0.5	1.5	3.0	V
Ch. B Oscillator Current Level, I_6	SW 4, Pos. 2, V_B = 12V, V_C = 13V	2.5	3.5	5	mA
Ch. A Modulator Conversion Ratio, ΔV11/(V13–V12)	SW 1, SW 2, SW 3, Pos. 2, V_B = 12V, Change V_C From 13V to 11V For ΔV11 Divide By V13–V12	0.35	0.55	0.75	V/V
Ch. B Modulator Conversion Ratio, ΔV10/(V13–V12)	All SW, Pos. 2, V_B = 12V, Change V_C From 13V to 11V Divide as Above	0.35	0.55	0.75	V/V

AC Electrical Characteristics (ac Test Circuit, V = 15V)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Chroma Oscillator Output Level, V17	$C_{LOAD} \leq 20$ pF	4	5		Vp-p
Sound Carrier Oscillator Level, V15	Loaded by RC Coupling Network	2	3	4	Vp-p
Ch. 3 RF Oscillator Level, V8, V9	Ch. Sw. Pos. 3, f = 61.25 MHz, Use FET Probe	200	350		mVp-p
Ch. 4 RF Oscillator Level, V6, V7	Ch. Sw. Pos. 4, f = 67.25 MHz, Use FET Probe	200	350		mVp-p

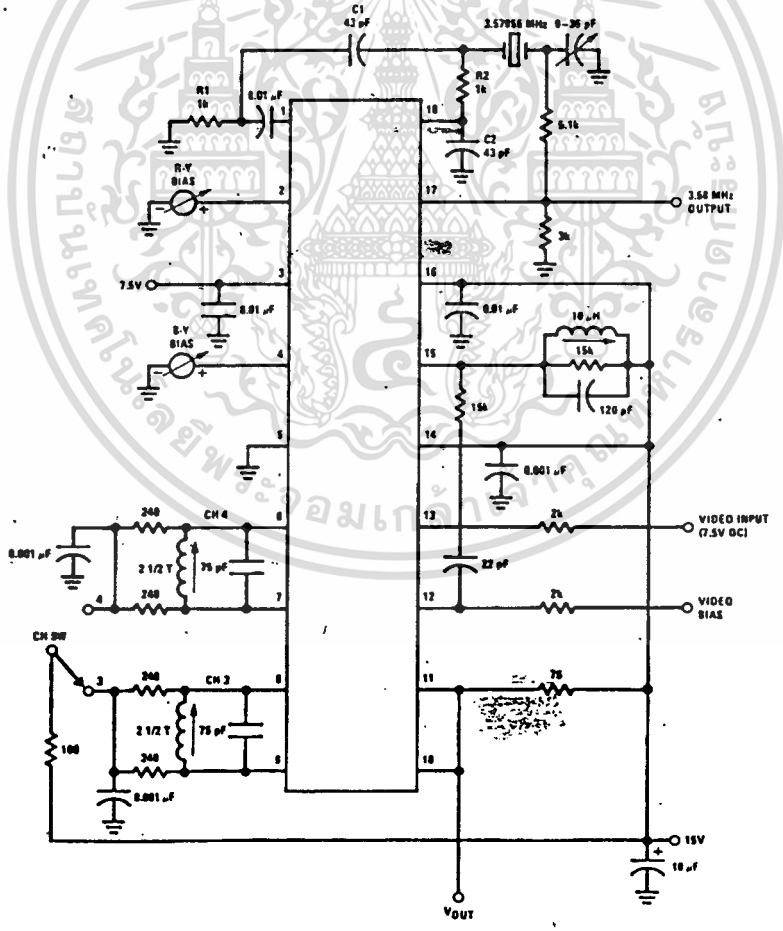
Note 1: For operation in ambient temperatures above 25°C, the device must be derated based on a 150°C maximum junction temperature and a thermal resistance of 90°C/W junction to ambient.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Design Characteristics (ac Test Circuit, V = 15V)

PARAMETER	TYP	UNITS	PARAMETER	TYP	UNITS
Oscillator Supply Dependence			RF Modulator		
Chroma, f_o = 3.579545 MHz	3	Hz/V	Conversion Gain, f = 61.25 MHz,		
Sound Carrier, RF	See Curves		$V_{OUT}/(V13-V12)$	10	mVrms/V
Oscillator Temperature Dependence (IC Only)			3.58 MHz Differential Gain	5	%
Chroma	0.05	ppm/°C	Differential Phase	3	degrees
Sound Carrier	−15	ppm/°C	2.5 Vp-p Video, 87.5% mod.		
RF	−50	ppm/°C	Output Harmonics Below Carrier		
Chroma Oscillator Output, Pin 17			2nd, 3rd	−12	dB
t_{RISE}, 10–90%	20	ns	4th and above	−20	dB
t_{FALL}, 90–10%	30	ns	Input Impedances		
Duty Cycle (+) Half Cycle	51	%	Chroma Modulator, Pins 2, 4	500k//2 pF	
(−) Half Cycle	49	%	RF Modulator, Pin 12	1M//2 pF	
RF Oscillator Maximum Operating Frequency (Temperature Stability Degraded)	100	MHz_{op}	Pin 13	250k//3.5 pF	
Chroma Modulator (f = 3.58 MHz)					
B-Y Conversion Gain V13/(V4−V3)	0.6	Vp-p/V			
R-Y Conversion Gain V13/(V2−V3)	0.6	Vp-p/V			
Gain Balance	±0.5	dB			
Bandwidth	See Curve				

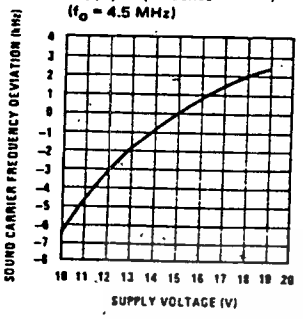
AC Test Circuit



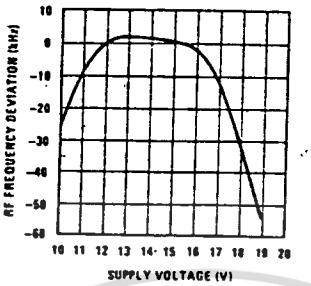
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics

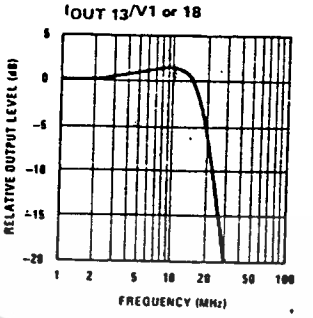
Sound Carrier Oscillator Supply Dependence (f_o = 4.5 MHz)



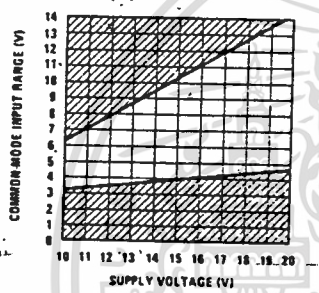
RF Oscillator Frequency Supply Dependence f_o = 67.25 MHz



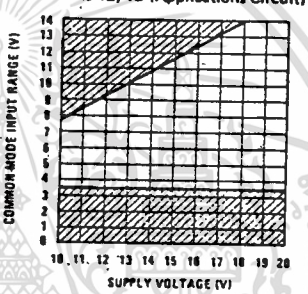
Chroma Modulator Transconductance Bandwidth I_{OUT} 13/V1 or 18



Chroma Modulator Common-Mode Input Range Pins 2, 3, 4



RF Modulator Common-Mode Input Range Pins 12, 13 (Applications Circuit)



Circuit Description (Refer to Circuit Diagram)

The sound carrier oscillator is formed by differential amplifier Q3, Q4 operated with positive feedback from the pin 15 tank to the base of Q4.

The chroma oscillator consists of the inverting amplifier Q16, Q17 and Darlington emitter follower Q11, Q12. An external RC and crystal network from pin 17 to pin 18 provides an additional 180 degrees phase lag back to the base of Q17 to produce oscillation at the crystal resonance frequency. (See ac test circuit).

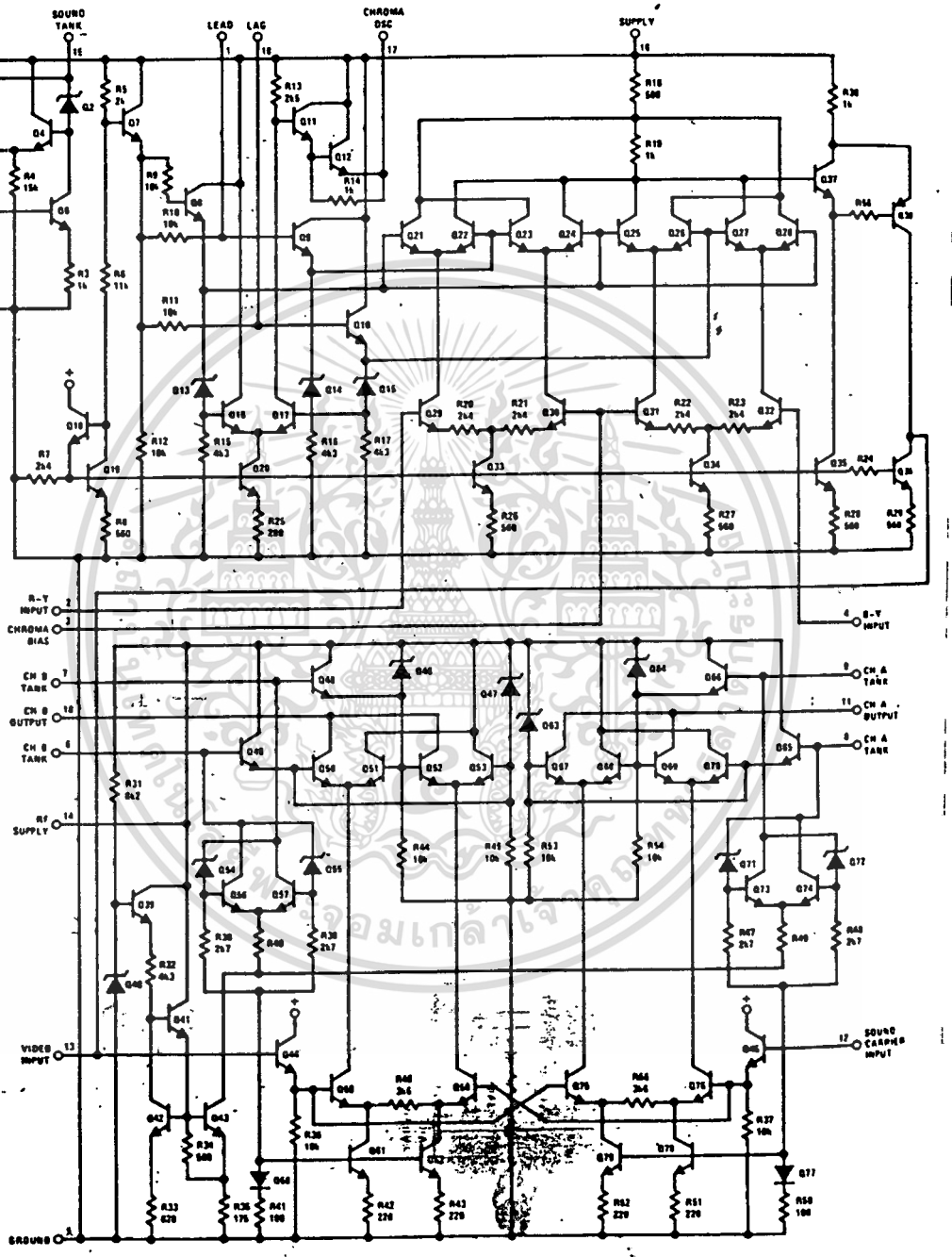
The feedback signal from the crystal is split in a lead-lag network to pins 1 and 18, respectively, to generate the subcarrier reference signals for the chroma modulators. The R-Y modulator consists of multiplier devices Q29, Q30 and Q21–Q24, while the B-Y modulator consists of Q31, Q32 and Q25–Q28. The multiplier outputs are coupled through a balanced summing amplifier Q37, Q38 to the input of the RF modulators at pin 13. With 0 offset at the lower pairs of the multipliers, no chroma output is produced. However, when either pin 2 or pin 4 is offset relative to pin 3 a subcarrier output current of the appropriate phase is produced at pin 13.

The channel B oscillator consists of devices Q56 and Q57 cross-coupled through level-shift zener diodes Q54 and Q55. A current regulator consisting of devices Q39–Q43 is used to achieve good RF frequency stability over supply and temperature. The channel B modulator consists of multiplier devices Q58, Q59 and Q50–Q53. The top quad is coupled to the channel B tank through isolating devices Q48 and Q49. A dc offset between pins 12 and 13 offsets the lower pair to produce an output RF carrier at pin 10. That carrier is then modulated by both the chroma signal at pin 13 and the video and sound carrier signals at pin 12. The channel A modulator shares pin 12 and 13 buffers Q45 and Q44 with channel B and operates in an identical manner.

The current flowing through channel B oscillator diodes Q54, Q55 is turned around in Q60, Q61 and Q62 to produce current for the channel B RF modulator. In the same manner, the channel A oscillator Q71–Q74 uses turn around Q77, Q78 and Q79 to source the channel A modulator. One oscillator at a time may be activated by connecting its tank to supply (see ac test circuit). The corresponding modulator is then activated by its current turn-around, and the other oscillator/modulator combination remains "OFF".

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Circuit Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์นี้ได้รับความช่วยเหลือ และ คำแนะนำเป็นอย่างดีจากจาก อาจารย์ พลผดุง ผดุงกุล ซึ่งเป็นอาจารย์ที่ปรึกษาในการทำวิจัย และ ได้ให้กำลังใจในการแก้ปัญหาแก่ผู้จัดทำมาโดยตลอด ผู้จัดทำจึงต้องขอขอบพระคุณเป็นอย่างสูงไว้ ณ.ที่นี้

และนอกจากนี้ขอขอบพระคุณอาจารย์ทุกๆท่าน ที่ได้สละเวลาให้คำแนะนำหลายๆอย่าง รวมทั้งได้ให้ความอนุเคราะห์โดยให้ยืมเครื่องมือ, เครื่องวัดต่างๆ ในการทำวิจัยครั้งนี้จนเป็นผลสำเร็จด้วยดี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1) COLOUR TELEVISION Second Edition JA Reddihough and David Knight Butterworths & Co. Ltd 1975

2) Winston Gayler "The Apple Circuit Description Howard W. Sams & Co.,inc. Indiana ,1983

3) Apple II Reference Manual

4) William F.Luebbert "What 's Where in the Apple " Dartmouth College,Hanover,New Hampshire

5) Roy E.Myers "Microcomputer Graphics " Addison-Wesley Publishing Company

6) Gerry Kane "CRT Controller Handbook"

7) Basic Television Circuit

8) Texas Instruments "The TTL data book " Volume 3, Texas Instrument 1984

9) Don Lancaster "TTL Cookbook " Howard W. Sams & Co.,Inc. Indiana,1977

10) National Semiconductor Corporation "Linear Databook " National Semiconductor Corp., 1982

11) CMOS Cookbook by Don lancaster

12) โทรทัศน์สีระบบ PAL โดย สมศักดิ์ เตชะเศรษฐ์ธนะ

13) Chip Support And Memory Databook ของ บริษัท ซีเอ็ดยูเคชั่น