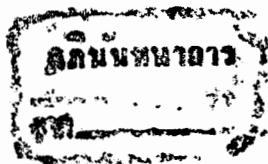




ดร. แดเนียด บริน



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึง 024682 ครั้งที่มีการไปใช้
29.11.2533

ปริญญาโททางการศึกษา 2530

เรื่อง ฟอรัค คอนโทรล (Forth Control)

ภาควิชา อิเลคทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า
ลาดกระบัง

ผู้จัดทำ

1. นางสาว วิภา แสงพิลลิตี 27-1185
2. นาย สกฤต อินทกุล 27-1205
3. นางสาว สุธีรา บัณฑิตานุช 27-1224



อาจารย์ที่ปรึกษา

(ดร. แทนแยล บริน)

024682

ฟอร์ธ คอนโทรล

ผู้จัดทำ

นางสาว วิภา แสงพิลลิตี

นาย สกฤต อินทกุล

นางสาว สุธีรา บัณฑิตานุกูล

อาจารย์ที่ปรึกษา

ดร. แดเนี่ยล บริน

ปีการศึกษา 2530

บทคัดย่อ

ในภาคการศึกษานี้ เป็นการนำ ฟอร์ธไมโครคาร์ต มาใช้งานเพื่อเป็น มอนิเตอร์ ตรวจสอบสภาพของสาย 220 โวลท์ และแสดงผลโดยใช้ แอลอีดี ว่าขณะนั้นสภาพกำลังไฟในสายเป็นเช่นไร มอนิเตอร์ นี้ถูกสร้างขึ้นเพื่อตรวจสอบสัญญาณรบกวนที่เกิดขึ้นในสาย โดยเฉพาะสัญญาณที่อาจมีผลทำให้เครื่องใช้ไฟฟ้าที่มีความไวต่อสัญญาณรบกวนนั้น อาทิเช่น เครื่องคอมพิวเตอร์ ซึ่งสัญญาณรบกวนจะทำให้เกิดความเสียหายได้

โดยโครงการนี้มีรายละเอียดดังนี้คือ

1. ตรวจสอบขนาดของไฟในสาย 220 โวลท์ ว่าอยู่ในขอบเขตที่ยอมรับได้หรือไม่ โดยตั้งช่วงโวลต์เดจที่ยอมรับได้ในช่วง $\pm 10\%$ ของ 220 โวลท์
2. ตรวจสอบความถี่ของสัญญาณในสาย โดยใช้ เอฟ ยู วี คอนเวิร์ทเตอร์ เป็นอุปกรณ์ช่วย และตั้งความถี่ 50 เฮิร์ต เป็นความถี่ที่ยอมรับได้
3. ตรวจสอบการเปลี่ยนแปลงของขนาดของสัญญาณในสาย ในช่วงเวลาน้อยกว่า 1 วินาที ซึ่งแตกต่างจากหัวข้อ 1 คือ ในหัวข้อ 1 นั้น จะตรวจสอบในระยะเวลานาน ๆ แล้วแสดงผล
4. ตรวจสอบขนาดของ สไปค์ ที่ปนมากับไฟ 220 โวลท์ และนับจำนวนลูกของสไปค์ ในช่วงเวลาที่ต้องการ แสดงผล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Forth Control

Wipa Saengpisit

Sakul Intakul

Suteera Pattamanuch

Advisor

Dr. Daniel Breen

Academic Year 1987

Abstract

This project is the application of Forth Microcard as monitor. This "Forth Control" monitor checks status of power in 220 volt line and displays the status by LED. This monitor is create to inspect the status of the line that might effect the performance and function of susseptible electric machince such as computer and medical instrument.

The project can be catagorized to 4 topics as follows

1. Inspect the Amplitude of power in 220 volt line whether the Amplitude is in acceptable range or not by setting the acceptable range within $\pm 10\%$ of 220 volt
2. Inspect the frequency of signal in 220 volt line by the application of F/V convertor and setting 50 Hz. to be acceptable frequency.
3. Inspect Power Surge within 1 second of 220 volt line and display result by LED. And this is different from topic 1 because in topic 1 the inspection is done in longer period of time.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. Inspect spike accompanying power in 220 volt line, count the number of spikes within set period of time and count the width of spike in microseconds. Display the results by 7 - segment.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทคัดย่อ

บทที่ 1	บทนำ	1.1
	และการประยุกต์ใช้ฟอรั่ม ไมโครการ์ด	1.2

มัลลิต โคอะแกรม

บทที่ 2	ทฤษฎีและหลักการ	2.1
2.1	ลักษณะการประยุกต์ใช้ฟอรั่ม ไมโครการ์ด	2.1

2.2	หลักการในการออกแบบ	2.2
-----	--------------------	-----

บทที่ 3	การคำนวณและการสร้าง	3.1
---------	---------------------	-----

3.1	วงจรแบ่งแรงดัน	3.2
-----	----------------	-----

3.2	วงจรตรวจ เก็บค่าแรงดันสูงสุด	3.3
-----	------------------------------	-----

3.3	วงจรแปลงความถี่ เป็นศักดาไฟฟ้า	3.7
-----	--------------------------------	-----

3.4	วงจร ชับสแตรคเตอร์	3.9
-----	--------------------	-----

3.5	วงจรกรองความถี่ 50 เฮิร์ตซ์	3.10
-----	-----------------------------	------

3.6	วงจร เปรียบเทียบศักดาไฟฟ้า	3.14
-----	----------------------------	------

3.7	วงจรมับจำนวนลูกของสไปค	3.15
-----	------------------------	------

3.8	วงจรตรวจวัดความกว้างของสไปค	3.16
-----	-----------------------------	------

3.9	วงจรแปลงจากสัญญาณอนาลอก เป็นดิจิตอล	3.17
-----	-------------------------------------	------

	วงจรรวม	3.18
--	---------	------

บทที่ 4	ซอฟต์แวร์	4.1
---------	-----------	-----

บทที่ 5	ผลการทดลอง	5.1
---------	------------	-----

บทที่ 6	สรุปและวิจารณ์โครงการ	6.1
---------	-----------------------	-----

ภาคผนวก

กิตติกรรมประกาศ

หนังสืออ้างอิง

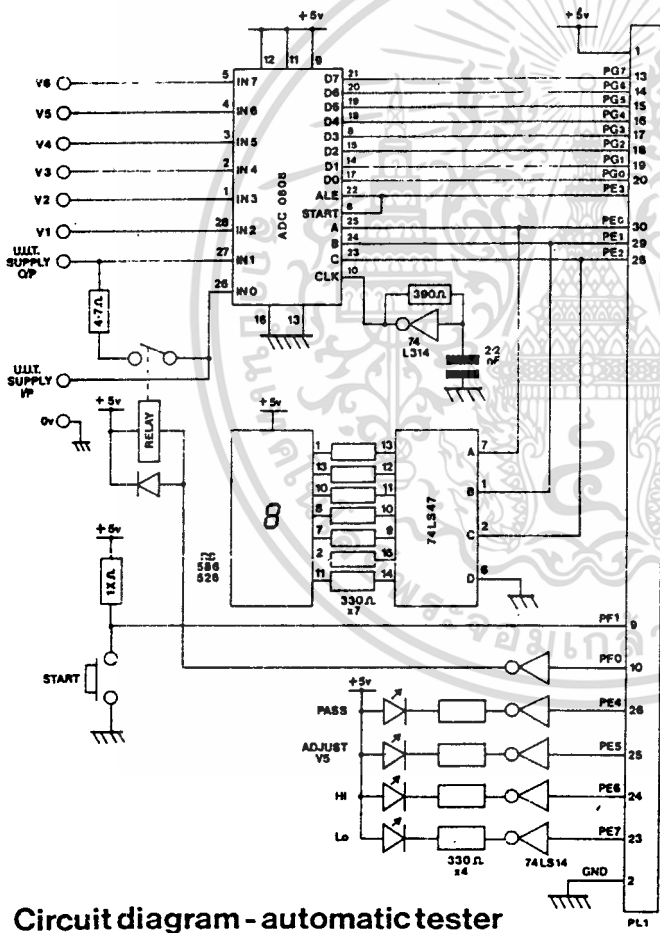
บทที่ 1

บทนำ

อุปกรณ์ที่ใช้ไฟจากไลน์ (LINE) บางชนิด เช่น คอมพิวเตอร์ (COMPUTER) หรือ เครื่องมือเครื่องใช้ไฟฟ้าในทางการแพทย์ มีความไวต่อการเปลี่ยนแปลงของขนาด และ ลักษณะของสัญญาณไฟฟ้าในไลน์มาก ซึ่งอาจจะยังผลเสียหายให้แก่อุปกรณ์ไฟฟ้านั้น ๆ ได้ สภาพ ดังกล่าว อาจเป็นดังนี้คือ ขนาดของไฟในไลน์เปลี่ยนแปลงไป ความถี่มากหรือน้อยกว่าความถี่ที่ยอมรับได้ และสไปค์ (SPIKE) ที่เกิดจากการเปิด-ปิด อุปกรณ์ที่กินกระแสมาก เป็นต้น ดังนั้นแล้ว จึงมีความจำเป็นที่จะต้องใช้เครื่องมือตรวจสอบสภาพของไฟในไลน์ เพื่อให้ทราบถึง สภาพต่าง ๆ และ เป็นการป้องกันอันตรายที่จะเกิดแก่อุปกรณ์ที่มีความไวต่อการเปลี่ยนแปลงของ ไฟในไลน์ ดังกล่าว

การประยุกต์ใช้ ฟอर्थ ไมโครการ์ด (Forth Microcard)

เอสเสกซ์ ฟอर्थ ไมโครการ์ด (Essex Forth Microcard) เหมาะสำหรับใช้เป็นส่วนควบคุมในเครื่องมือ ซึ่งต้องพิจารณาถึงการใช้โปรแกรม ซึ่งต้องการความรวดเร็วสูง และมีราคาไม่สูงนัก การประยุกต์ใช้โดยทั่วไปของ ฟอर्थ ไมโครการ์ด ได้แก่ การตรวจสอบข้อมูล, คาด้า ลอจเกอร์ (Data loggers) รวมถึงการควบคุมเครื่องจักรกล ตลอดจนใช้ในการควบคุม สเลฟ โพรเซสเซอร์ (Slave processor) ในระบบคอมพิวเตอร์

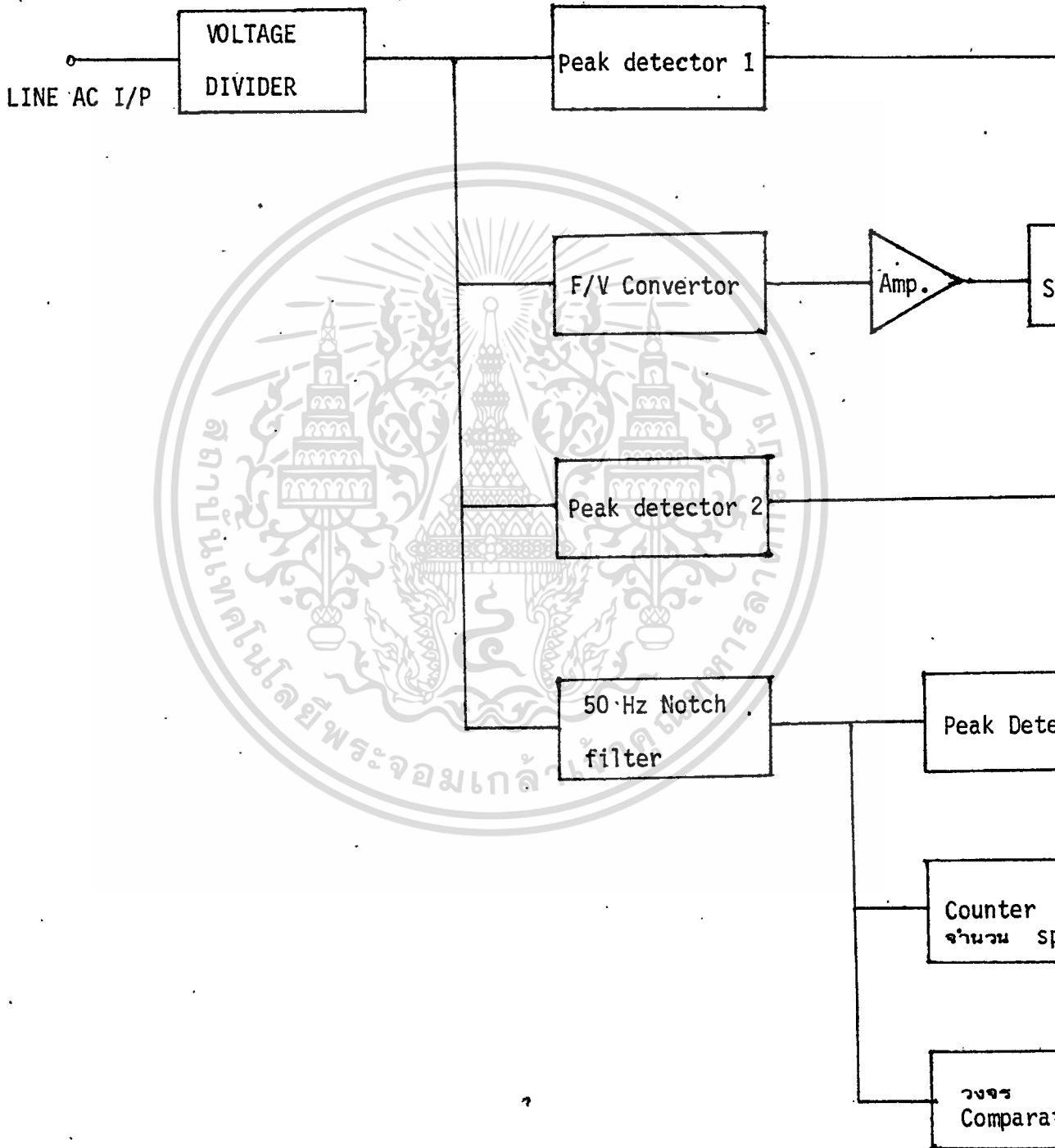


Test parameters

TEST	COMMENTS	MIN.	MAX	UNITS
0	U.U.T. Supply	4.3	4.6	v
1	U.U.T. Supply	5	20	mA
2	V ₁	0.6	0.8	v
3	V ₂	V _s - 0.8	V _s - 0.6	v
4	V ₃	2.1	2.3	v
5	V ₄	3.4	3.6	v
6	Adj. V ₅	1.98	2.04	v
7	V ₆	V ₂ - 0.1	V ₂ + 0.1	v

Circuit diagram - automatic tester

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



บทที่ 2

ทฤษฎี และหลักการ

2.1 ลักษณะการประยุกต์ใช้ ฟอर्थ ไมโครการ์ด (FORTH MICROCARD) มาใช้เป็น
มอนิเตอร์ (MONITOR) ตรวจสอบไฟในไลน์ 220 โวลท์ มี 4 ลักษณะดังนี้คือ.

2.1.1 ตรวจสอบขนาด (AMPLITUDE) ของไฟในไลน์ ซึ่งมีค่าเท่ากับ 220
โวลท์ อาร์ เอ็ม เอส (Vrms) ว่าขนาดนั้นมีค่าอยู่ในขอบเขตที่ยอมรับ
ได้หรือไม่ โดยกำหนดช่วง $220 \pm 10\%$ โวลท์ เป็นช่วงโวลเตจ
(Voltage) ที่ยอมรับได้ ถ้าระดับสัปดาห์ของไฟในไลน์ในช่วงนี้ก็จะ

แสดงผลที่ แอลอีดี (LED) สีเขียว. ถ้าเกินลิมิต (Limit)
แอลอีดี สีแดงจะสว่าง แต่ถ้าต่ำกว่าช่วงที่กำหนด แอลอีดี สีเหลืองก็จะ
สว่างขึ้น เป็นการแสดงให้เห็นถึงความผิดปกติของไฟในไลน์

2.1.2 ตรวจสอบความถี่ของสัญญาณไฟ 220 โวลท์ที่เข้ามาว่าถูกต้องหรือไม่
โดยตั้งความถี่เท่ากับ 50 เฮิรตซ์ (HZ) เป็นความถี่อ้างอิง แล้วแสดง
ผลดังนี้

ความถี่ต่ำกว่า 49 เฮิรตซ์ แอลอีดี สีเหลืองสว่าง

ความถี่เท่ากับ 50 เฮิรตซ์ แอลอีดี สีเขียวสว่าง

ความถี่สูงกว่า 51 เฮิรตซ์ แอลอีดี สีแดงสว่าง

2.1.3 ตรวจสอบขนาดของไฟที่มีค่าลดลงหรือเพิ่มขึ้นในช่วงเวลาสั้นคือ น้อยกว่า
1 วินาที โดย

ถ้าขนาดไฟลดลงต่ำกว่า 220 โวลท์ แอลอีดี สีเหลืองสว่าง

ขนาดไฟมีค่าปกติ คือ 220 โวลท์ แอลอีดี สีเขียวสว่าง

ขนาดไฟเพิ่มขึ้นกว่า 220 โวลท์ แอลอีดี สีแดงจะสว่าง

2.1.4 ตรวจสอบขนาดของสไปค์ ที่ปนมากับไฟ 220 โวลท์ โดยจะตรวจสอบ

ช่วงกว้างของสไปค์ที่เข้ามา และนับจำนวนลูกของ สไปค์ ในช่วงเวลา
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยญาติให้นำไปใช้ประโยชน์ทางการค้า
ที่ต้องการ

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมีเหตุดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 หลักการในการออกแบบวงจร

เนื่องจากไฟในไลน์ 220 โวลต์นั้น มีศักดาไฟฟ้าสูง เกินกว่าที่จะนำมาเข้าประมวลผลโดยวงจรไมโครอิเล็กทรอนิกส์ (Microelectronics) สัญญาณไฟในไลน์จึงต้องผ่านวงจรแบ่งแรงดัน (Voltage Divider) ก่อน จึงจะสามารถผ่านเข้าสู่วงจรส่วนอื่น ๆ ได้ดังจะกล่าวต่อไป

2.2.1 วงจรส่วนวัดขนาด (Amplitude) ของไฟในไลน์

วงจรส่วนนี้สามารถออกแบบได้โดยใช้วงจร พิค ดีเทคเตอร์ (Peak Detector) เพื่อทำการเก็บค่าความดันสูงสุดทั้งส่วนบวกและลบ แล้วส่งผ่านค่าความดันที่ตรวจจับได้ เข้าสู่วงจร เอชดี คอนเวิร์ตเตอร์ (A/D Converter) ซึ่งจะทำหน้าที่แปลงสัญญาณจาก อนุาลอด (Analog signal) เป็น สัญญาณดิจิตอล (Digital Signal) ซึ่งสัญญาณดิจิตอลที่ได้จะถูกส่งผ่านเข้าสู่ พอร์ต ไมโครการ์ด เพื่อทำการประมวลผลต่อไป.

2.2.2 วงจรส่วนตรวจสอบความถี่

หลังจากสัญญาณผ่านวงจรส่วนแบ่งแรงดันมาแล้ว ก็ให้นำ สัญญาณนั้นผ่านเข้าสู่วงจร เอฟวี คอนเวิร์ตเตอร์ (F/V Converter) เพื่อแปลงสัญญาณความถี่ที่เข้ามาให้เป็นศักดาไฟฟ้า เพื่อจะได้นำสัญญาณสัญญาณศักดาไฟฟ้าที่แปลงมาจากความถี่ในไลน์นั้น เข้าประมวลผลในพอร์ต ไมโครการ์ด โดยผ่าน เอชดี คอนเวิร์ตเตอร์ เช่น หัวข้อ

2.2.1

แต่ทั้งนี้และทั้งนั้น เนื่องจาก ค่าศักดาไฟฟ้าที่ผ่านจาก เอฟวี คอนเวิร์ตเตอร์ มีความแตกต่างกันน้อยมาก จึงมีความจำเป็นที่จะต้องผ่านสัญญาณนั้นผ่านส่วนขยาย (Amplifier) แม้กระนั้นก็ตาม ก็ยังไม่เป็นการเพียงพอ หลังจากวงจรส่วนขยายแล้ว สัญญาณนั้นจะต้องผ่านวงจรซิมสแทรกเตอร์ เพื่อแยกความแตกต่างของศักดาไฟฟ้าให้เด่นชัดยิ่งขึ้น ก่อนผ่านเข้าสู่ เอชดี คอนเวิร์ตเตอร์ และ พอร์ต ไมโครการ์ด

2.2.3 วงจรตรวจสอบขนาดการเพิ่มขึ้นหรือลดลงในช่วงเวลาสั้น ๆ ที่กำหนด
(Power Surge Inspection)

มีลักษณะการทำงานคล้ายกับ วงจร พิก ดิเทคเตอร์ (Peak Detector) ในหัวข้อที่ 2.2.1 ซึ่งรายละเอียดจะได้กล่าวต่อไป

2.2.4 วงจรตรวจสอบ สไปค์ ที่ปนเข้ามากับไฟในไลน์

การออกแบบวงจรในส่วนนี้ เพื่อตรวจจับสไปค์ ที่ปนมากับสัญญาณไฟในไลน์, ซึ่งมีความถี่ 50 เฮิร์ตซ์ ดังนั้นเพื่อเป็นการกรองสัญญาณ 50 เฮิร์ตซ์ ออกเพื่อให้เหลือแต่สไปค์เท่านั้น สัญญาณที่ผ่านจากวงจรส่วนแบ่งแรงดันมา จึงนำเข้ามาผ่าน วงจรกรองสัญญาณ 50 เฮิร์ตซ์ (50 Hz Notch Filter) ก่อนจะผ่านเข้าสู่วงจรอื่น ๆ ในส่วนถัดมา ก่อนที่จะเข้าประมวลผลใน ฟอรั มไมโครการ์ด ดังนี้คือ.

2.2.4.1 วงจรส่วนวัดขนาดของสไปค์ ในส่วนนี้เราใช้วงจร พิก ดิเทคเตอร์ ทั้งบวกและลบ ในการตรวจวัดขนาดของ สไปค์ ที่ปนมากับไฟไลน์ 220 โวลท์ ก่อนผ่านเข้าสู่ เอพูดี คอน-เวิร์เตอร์ และ ฟอรั มไมโครการ์ด เพื่อประมวลผลตามลำดับ

2.2.4.2 วงจรส่วนตรวจนับสัญญาณของสไปค์ โดยผ่านวงจรมับ (Counter) ในช่วงเวลาที่กำหนด แล้วแสดงผลออกทาง 7-เซกเมนต์ (7 - Segment)

2.2.4.3 วงจรส่วนตรวจวัดความกว้างของสไปค์ ประกอบด้วยวงจร เปรียบเทียบสัญญาณ (Comparator) และวงจรมับความกว้างของสไปค์ ดังจะกล่าวในรายละเอียดในบทต่อไป

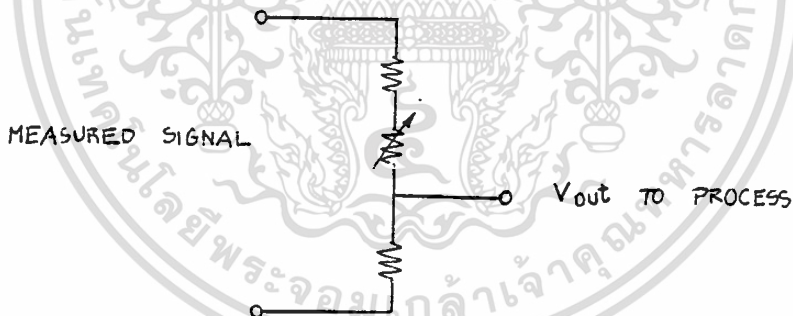
บทที่ 3

๑

การคำนวณ และการสร้าง

จากบทที่ 2 ซึ่งกล่าวถึงทฤษฎี และหลักการในการสร้าง ฟอर्थ คอนโทรล (Forth Control) ในบทนี้จะได้กล่าวถึงวงจรส่วนต่าง ๆ ในรายละเอียด ซึ่งอาจแจกแจงได้ดังนี้ วงจรแบ่งแรงดัน วงจรตรวจวัดแรงดัน วงจรขับสแตรคเตอร์ วงจรแปลงความถี่เป็นศักดาไฟฟ้า (F/V Converter) วงจรกรองความถี่ 50 เฮิรตซ์ (50 Hz Notch Filter) วงจรนับ (Counter) วงจรเปรียบเทียบวัดแรงดัน (Comparator) วงจรนับความกว้างของสไปค์ และวงจรแปลงสัญญาณจากอนาลอก เป็น ดิจิตอล

3.1 วงจรแบ่งแรงดันที่จะนำมาวัด (Measured Signal Divider)



สิ่งที่ต้องคำนึงถึงในการสร้าง วงจรแบ่งแรงดัน

- 1) ค่า R_1 และ R_2 รวมกัน R_3 นั้นจะถือว่าเป็น อิมพีแดนซ์ (IMPEDANCE) ของเครื่องมือวัดนี้
- 2) ค่าอัตราส่วนการแบ่งแรงดัน นี้มีส่วนทำให้เปอร์เซ็นต์ผิดพลาดจากการอ่านค่าโดยตรง กล่าวคือ อัตราส่วนมากเปอร์เซ็นต์การวัดผิดพลาดก็เพิ่มตาม
- 3) เพื่อจะให้ เอาท์พุท หลังจากการแบ่งแรงดัน แล้วไม่เป็นอันตรายต่ออินพุท

เอกสารซึ่งวงจรต่อไป และให้เกิดความผิดพลาดที่น้อยที่สุดและง่ายต่อการคำนวณเกี่ยวกับการเปิดตาราง

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

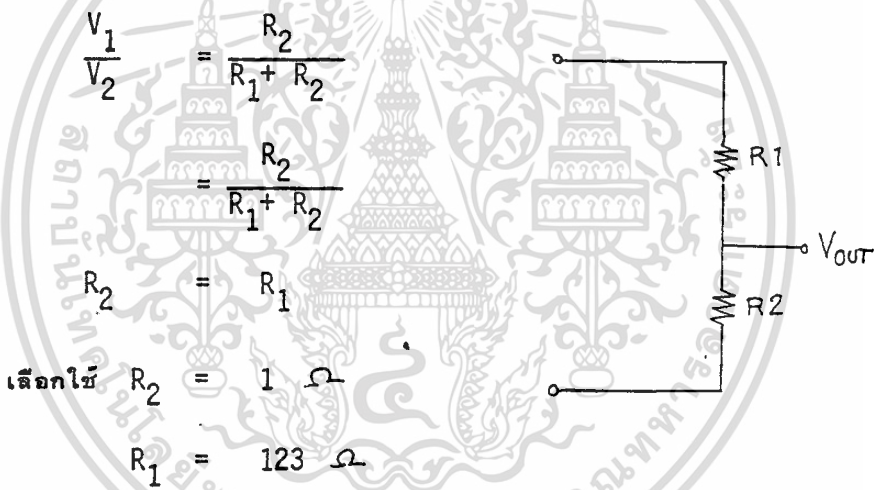
หาค่า โวลต์ เตจ ใน ไมโคร คอมพิวเตอร์ (MICRO COMPUTER) และการแปลงจากสัญญาณอนาลอก ไม่เป็น ดิจิตอล ของ A/D จะใช้อัตราส่วนการแบ่งแรงดันเท่ากับ 124:1 นั่นคือ ถ้า อินพุต เข้ามา 311 โวลท์ เอาท์พุท ของการแบ่งแรงดัน จะเป็น 2.5 โวลท์

4) ค่ากำลัง วัตต์ ของความต้านทานที่นำมาแบ่งแรงดัน นั้น การเลือกกำลังวัตต์ ของตัวต้านทาน ต้องมั่นใจว่า ไม่ร้อนจนทำให้ตัวต้านทานเสียหายได้

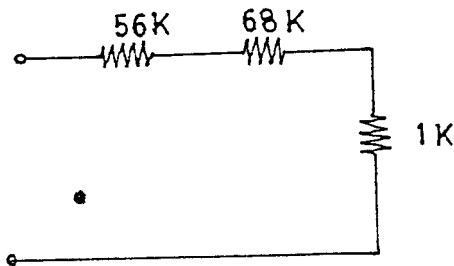
5) เพอร์เซนต์ความผิดพลาดของตัวต้านทานที่นำมาใช้ควรเลือก เพอร์เซนต์ - ความผิดพลาดน้อยที่สุด

การออกแบวงจรแบ่งแรงดัน

ต้องการ $V_{OUT} = 2.5 V_{pp}$

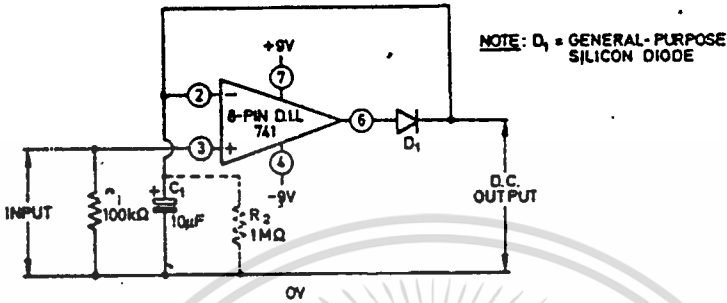


วงจร DIVIDER ใช้งานจริง

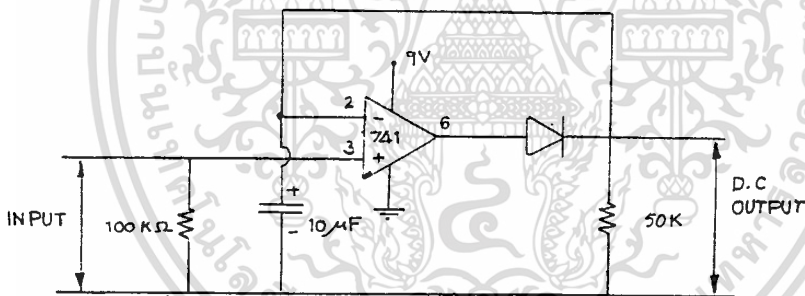


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 วงจรตรวจเก็บค่าแรงดันสูงสุด (Peak Detector)



Peak Detector 1



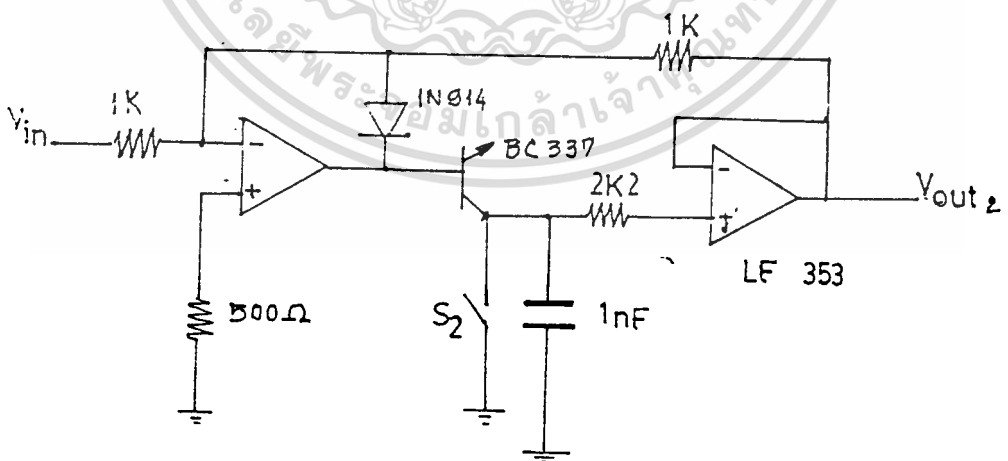
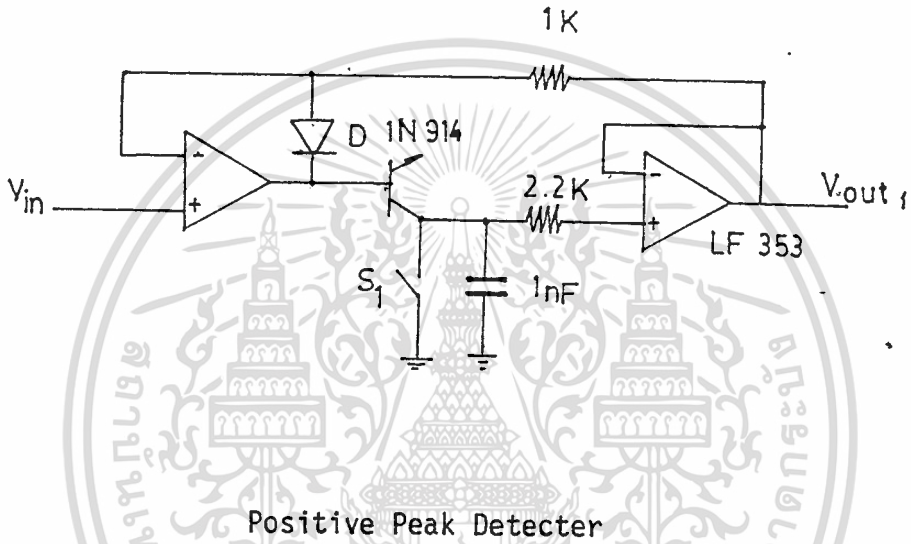
Peak Detector 2

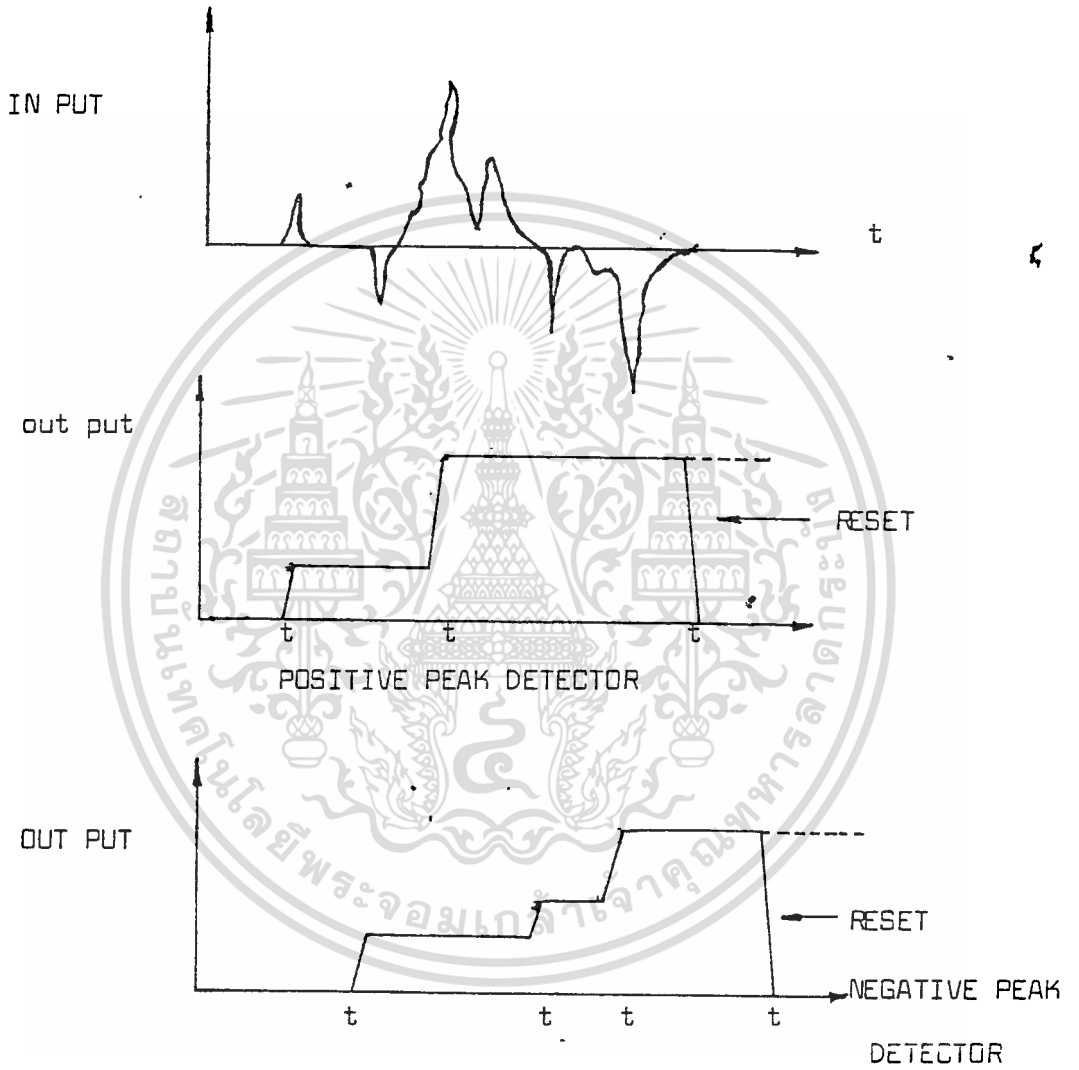
วงจร พิค ดีเทคเตอร์ 1 และ พิค ดีเทคเตอร์ 2 ทำหน้าที่คล้ายคลึงกันคือ หาขนาดของค่าพิก (Peak) ของไฟในไลน์ 220 โวลท์ ทางด้านขวง ในวงจรใช้ ออพ แอมป์ (OP Amp) เบอร์ 741 ในลักษณะเป็นโวลเตจ ฟอลโลว์เออร์ (Voltage Follower) ที่มี gain เท่ากับ 1 และมีส่วน พิคแบค (Feed back) โดยผ่านทางไดโอด D_1 และ D_2 ในวงจร พิค ดีเทคเตอร์ 1 และ 2 ตามลำดับ ในวงจรมีตัวเก็บประจุ C_1 และ C_2 ซึ่งต่ออยู่ระหว่าง เอาท์พุท (OUTPUT) กับกราวนด์ (ground) เพื่อทำหน้าที่เก็บประจุ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(Charge) ถึงค่า พิค ทางด้านบวกของ อินพุท (INPUT) โวลเตจค่าใด ๆ ที่ถูกป้อนเข้ามา ยังขาบวกของ ออฟแอมป์ ตัวเก็บประจุจะชาร์จ (Charge) อย่างรวดเร็วโดยผ่านทาง D_1 และ D_2 และค่าเอาต์พุท อิมพีแดนซ์ (Output Impedance) ที่ต่ำของออฟแอมป์ วงจร พิค ดีเทคเตอร์ ทั้ง 1 และ 2 ต่างกันที่อัตราในการคายประจุต่างกันโดยที่ พิค ดีเทคเตอร์ 1 จะคายประจุอย่างช้า ๆ โดยผ่านทางอินพุท อิมพีแดนซ์ ของ ออฟแอมป์ ซึ่งมีค่าโดยประมาณ 1 เมกะโอห์ม ส่วน พิค ดีเทคเตอร์ 2 จะใช้เวลาในการคายประจุเร็วกว่าวงจรที่ 1 เนื่องจากที่ขั้วลบของวงจร มีความต้านทานค่า 50 กิโลโอห์ม ต่อขนานอยู่กับตัวเก็บประจุ C_2 ซึ่งเป็นผลให้ อินพุท อิมพีแดนซ์ ที่ขั้วลบของวงจรมีค่าลดลง ทำให้เวลาในการคายประจุ ($t = RC$) เร็วขึ้นคือ ประมาณ 30 มิลลิเซค

วงจร พิค ดีเทคเตอร์ 1 จะใช้ในวงจรตรวจวัดขนาดของไฟในไลน์ ส่วนวงจร พิค ดีเทคเตอร์ 2 ใช้ในวงจรวัดขนาดของไฟในไลน์ในช่วงระยะเวลาสั้น (Power Surge)

ส่วนวงจร ตรวจจับพีคที่ใช้ในการวัดพีคของสไปค์ ใช้หลักการเดียวกัน ดังแสดงในวงจรต่อไปนี้





แสดง อินพุท และ เอาท์พุท ของ พีคดีเทคเตอร์ภาคบวก และภาคลบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

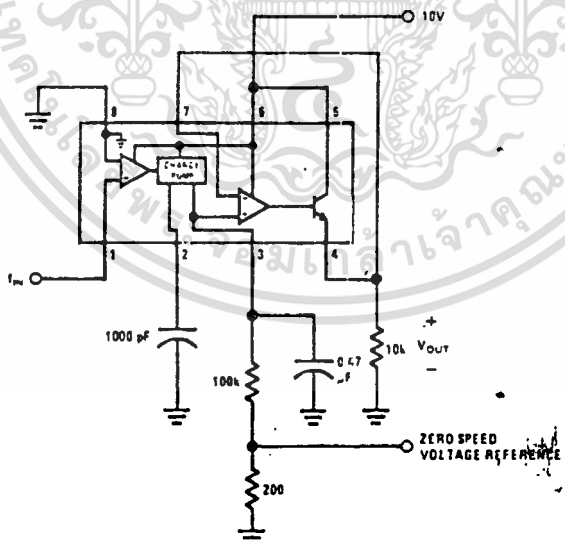
3.3 วงจรแปลงความถี่เป็นศักดาไฟฟ้า (FREQUENCY TO VOLTAGE CONVERTOR : F/V)

วงจรแปลงความถี่เป็นศักดาไฟฟ้า เป็นวิธีหนึ่งที่จะทำการตรวจสอบความถี่ของไฟในไลน์ได้โดย เอฟ/ริ (F/V) จะทำหน้าที่เปลี่ยนสัญญาณอินพุต (i/p) ซึ่งเป็นความถี่ค่าหนึ่งให้เป็นศักดาเอาต์พุต (o/p) ค่าหนึ่ง โดยใช้ ไอซี (IC) เบอร์ LM 2907

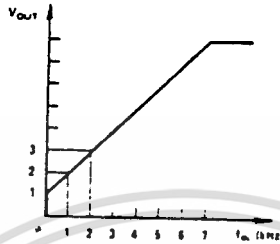
ศักดาเอาต์พุตของวงจรมีค่าดังนี้

$$V_{out} = F_{in} \times V_{CC} \times R_1 \times C_1$$

โดยที่ $V_{CC} = 9\text{ V}$, $R_1 = 100\text{ K} + 200\ \Omega$, $C_1 = 0.47\ \mu\text{F}$



วงจรแปลงความถี่เป็นศักดาไฟฟ้า



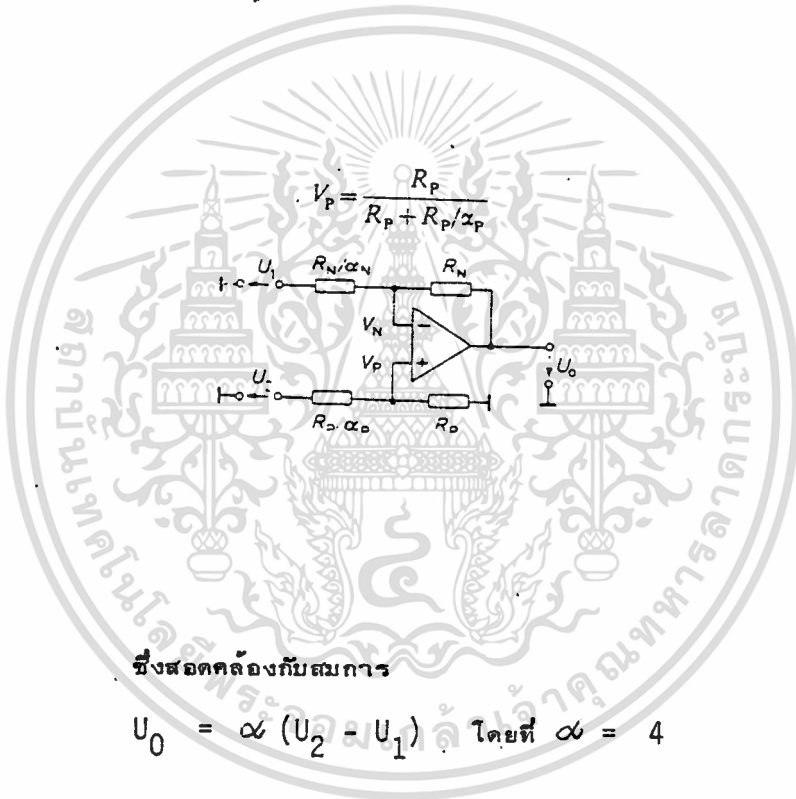
กราฟแสดงคุณสมบัติของวงจร เอฟ/วี

เมื่อพิจารณาจากกราฟแสดงคุณสมบัติของวงจรจะเห็นว่า V_{out} ที่ความถี่อินพุต (fin) ซึ่งมีค่าเท่ากับ 49, 50 และ 51 เฮิรตซ์ มีค่าค่า และแตกต่างกันน้อยมาก ซึ่งความแตกต่างนี้ ไม่เพียงพอที่ เอชดี คอนเวิร์ตเตอร์ (A/D CONVERTOR) เบอร์ ๑๐๘๑ ซึ่งใช้อัตราเอชดี คอนเวิร์ต เท่ากับ 19 มิลลิโวลท์ ต่อ บิท (19 mV/bit) จะแยกความแตกต่างได้ จึงต้องนำเอาท์พุท จาก เอฟ/วี คอนเวิร์ตเตอร์ มาแยกความแตกต่าง โดยใช้วงจรขยาย และ วงจร ซับสแทรกเตอร์ (SUBTRACTOR) ก่อนป้อนเข้าสู่ เอชดี คอนเวิร์ตเตอร์

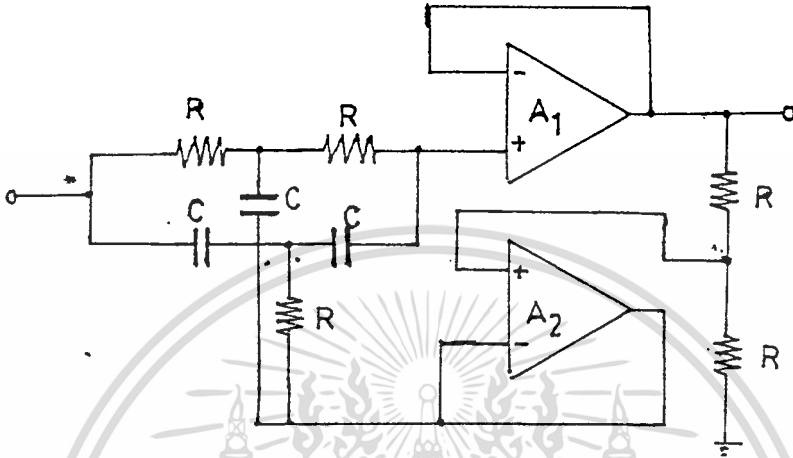


3.4 วงจร ซับสแทรกเตอร์ (Subtractor)

วงจรซับสแทรกเตอร์ จะช่วยขยายสัญญาณ ซึ่งออกจากเอาต์พุตของ เอฟฟิวรีคอนเวอร์ตเตอร์ เนื่องจากความแตกต่างของเอาต์พุตมีน้อยมากจน เอฟฟิวรีคอนเวอร์ตเตอร์ไม่สามารถแยกแยะความแตกต่างได้ จึงมีความจำเป็นต้องใช้วงจร ซับสแทรกเตอร์มาช่วย

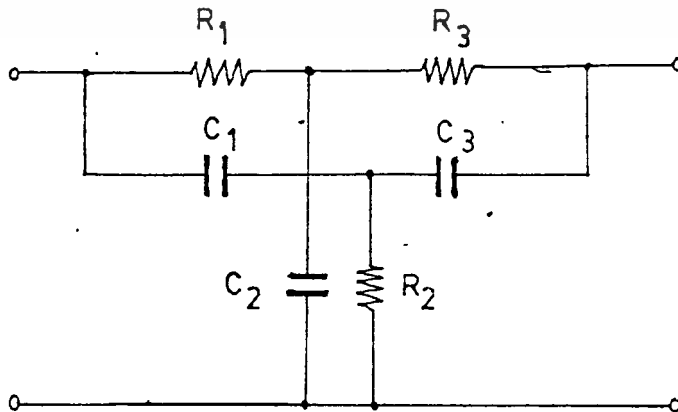


3.5 วงจรกรองความถี่ 50 เฮิรตซ์ (50 Hz Notch Filter)



วงจรตามรูปข้างบน แสดงวงจรกรองความถี่ 50 เฮิรตซ์ ออก โดยมี R เป็นตัวปรับค่า Q ซึ่งการปรับนี้จะไม่มีผลต่อความถี่ที่ต้องการ (Notch Frequency) ค่าของวงจรสามารถปรับได้ตั้งแต่ 0.3 - 50 ค่า Q ต่ำสุด ได้แก่การปรับให้ขานอนอินเวอร์ตติ้ง (Noninverting) ของ A ลง กราวน์

ความถี่ที่ต้องการ และ นอทช์ เติปท์ (Notch Depth) จะขึ้นอยู่กับส่วนประกอบ 6 ตัว คือ RC ที่ต่อกันในลักษณะ ทวินที (Twin Tee)



ลักษณะวงจรทวินท์ ที่ต่อดังรูปที่ผ่านมานั้นสามารถจะให้ค่า Q โดยประมาณเท่ากับ

0.3

A_1 และ A_2 เป็นตัวที่ทำให้มีการบูทแทรกปึง แมค (Boostrapping Back) กับทวินท์ ซึ่งทำให้ได้ค่า Q ได้ถึง 50

ค่าทรานซเฟอ์ ฟังก์ชัน (Transfer Function) ของวงจรนี้คือ

$$A_{ve} = \frac{V_0}{V_1} = \frac{s^3 + As^2 + Bs + C}{s^3 + Ds^2 + Es + C}$$

$$\text{where } A = \frac{R_2(R_1 + R_3)C_1C_3}{R_1R_2R_3C_1C_2C_3}$$

$$B = R_2(C_1 + C_3)$$

$$C = \frac{1}{R_1R_2R_3C_1C_2C_3}$$

$$D = \frac{R_2(R_1 + R_3)C_1C_3 + R_1R_3C_2C_3 + R_1R_2C_2(C_1 + C_3)}{R_1R_2R_3C_1C_2C_3}$$

$$E = \frac{R_2(C_1 + C_3) + R_1C_2 + (R_1 + R_3)C_3}{R_1R_2R_3C_1C_2C_3}$$

$$= \frac{R_1R_2R_3C_1C_2C_3}{R_1R_2R_3C_1C_2C_3}$$

ความถี่นอทช์ (notch frequency) คือ

$$f_0 = \frac{1}{2} \left(\frac{C_1 + C_3}{C_1C_2C_3R_1R_3} \right)^{1/2}$$

$$R_1 = R_3 = 2 R_2$$

$$C_1 = C_3 = \frac{C_2}{2}$$

$$R_1C_1 = R_2C_2 = R_3C_3$$

A_1 เป็น บัฟเฟอร์ แอมป์ (Buffer Amplifier) ซึ่งมีอินพุท อิมพีแดนซ์สูง ที่

จะไม่เป็นโหลด (load) แก่วงจรทวินท์

เพื่อการศึกษานี้ ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A_2 เป็น บัฟเฟอร์ ซึ่งมีเอาต์พุต อิมพีแดนซ์ต่ำ ซึ่งจะบูทเทรป กราวด์ (Bootstrap Ground) ของวงจรถิรินทร์

A_{ve} เป็น โวลเตจ เกน (Voltage Gain) ของวงจรถิรินทร์

C_1, C_2, C_3 เป็นตัวเก็บประจุ ซึ่งกำหนดว่า ความถี่นอตช์ (Notch Frequency)

F_0 เป็นความถี่นอตช์

Q เป็นควอลลิตี้ แฟคเตอร์ (Quality Factor) ของวงจรถิรินทร์

R_1, R_2, R_3 เป็น ความต้านทานที่จะกำหนดค่า Q

R_4 เป็น โปเทนชิโอมิเตอร์ (Potentiometer) ที่ไว้รับค่า Q

R_9 เป็น ค่าเอาต์พุต อิมพีแดนซ์ จากการแบ่งแรงดัน

V_i เป็น แรงดันอินพุต ของวงจรถิรินทร์

V_o เป็น แรงดันเอาต์พุต ของวงจรถิรินทร์

ขั้นตอนการออกแบบวงจรถิรินทร์ความถี่ 50

1) เลือกค่า $R_1=R_3$ ซึ่งให้มากกว่า 100 เท่าของ R_g และให้ $R_2 = \frac{1}{2} R_1$

เลือก $R_1 = R_3 = 10 \text{ M}$ ดังนั้นค่า $R_2 = 5 \text{ M}$

2) หาค่า C และ C จากสมการ

$$C_1 = C_3 = 1 / 4 F_0 R_2$$

จากการคำนวณได้ $C_1 = C_3 = 0.0033 \text{ mF}$

3) หาค่า $C_2 = 2 C_1$

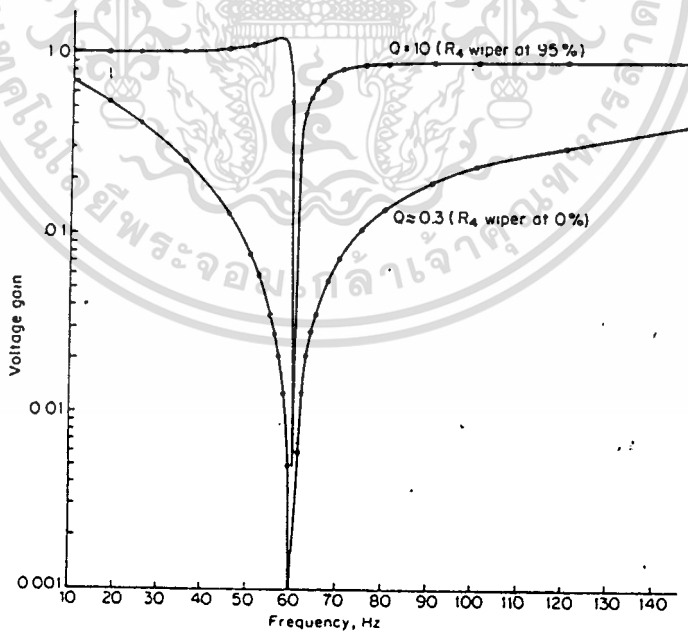
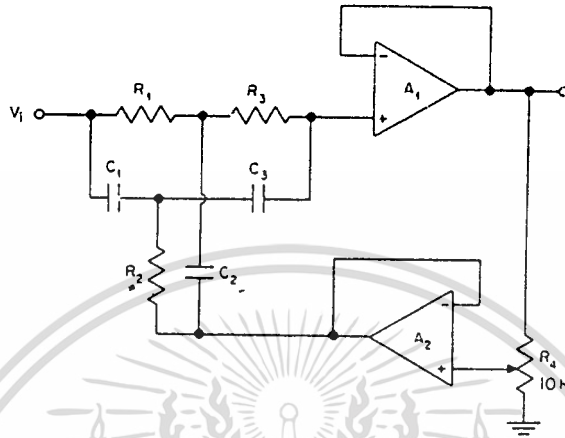
$$\text{ได้ค่า } C_2 = 50 \times 10^2 \text{ pF}$$

4) หาค่า F_0

$$F_0 = \frac{1}{2} \left(\frac{C_1 + C_3}{C_1 C_2 C_3 R_1 R_3} \right)^{1/2}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรที่นำไปใช้งาน

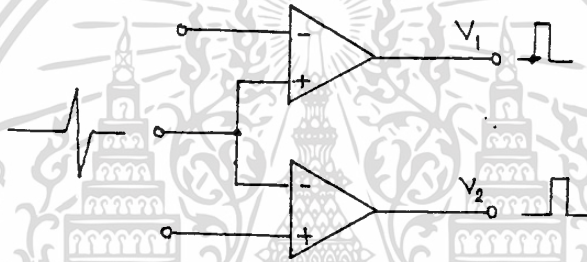


Gain as a function of frequency for the twin-tee bandstop filter.

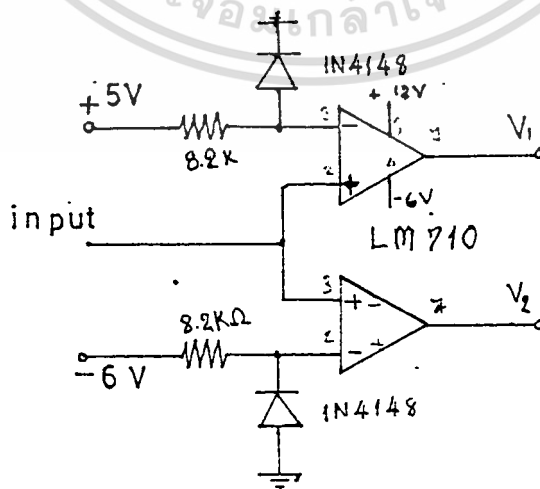
3.6 วงจรเปรียบเทียบศักดาไฟฟ้า (Comparator)

การวัดความกว้างของสไปค์ จะต้องใช้วงจรเปรียบเทียบศักดาไฟฟ้าเข้าช่วย ซึ่งวงจรนี้จะเปรียบเทียบแรงดันอินพุตที่เข้ามา กับแรงดันที่ตั้งไว้ แล้วจะให้เอาต์พุตออกมาเมื่อแรงดันอินพุตตรงกับแรงดันที่ตั้งไว้ โดยเอาต์พุตของวงจรจะมีระดับแรงดันตรงที่ใช้กับ ทิทแอล (TTL) ได้ (TTL Compatible)

แนวการออกแบบ



วงจรที่ใช้งานจริง

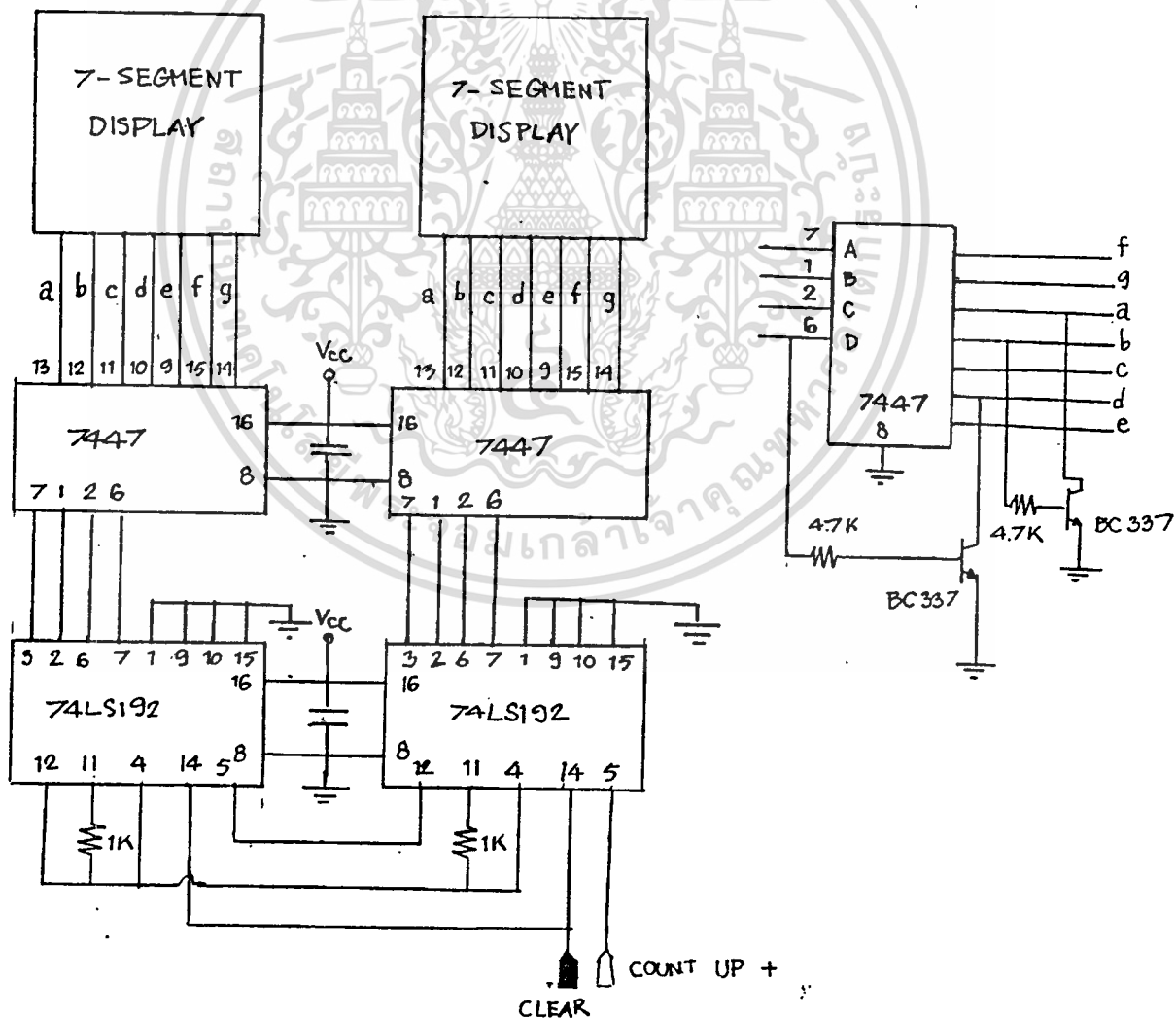


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.7 วงจรนับจำนวนลูกของ สไปค

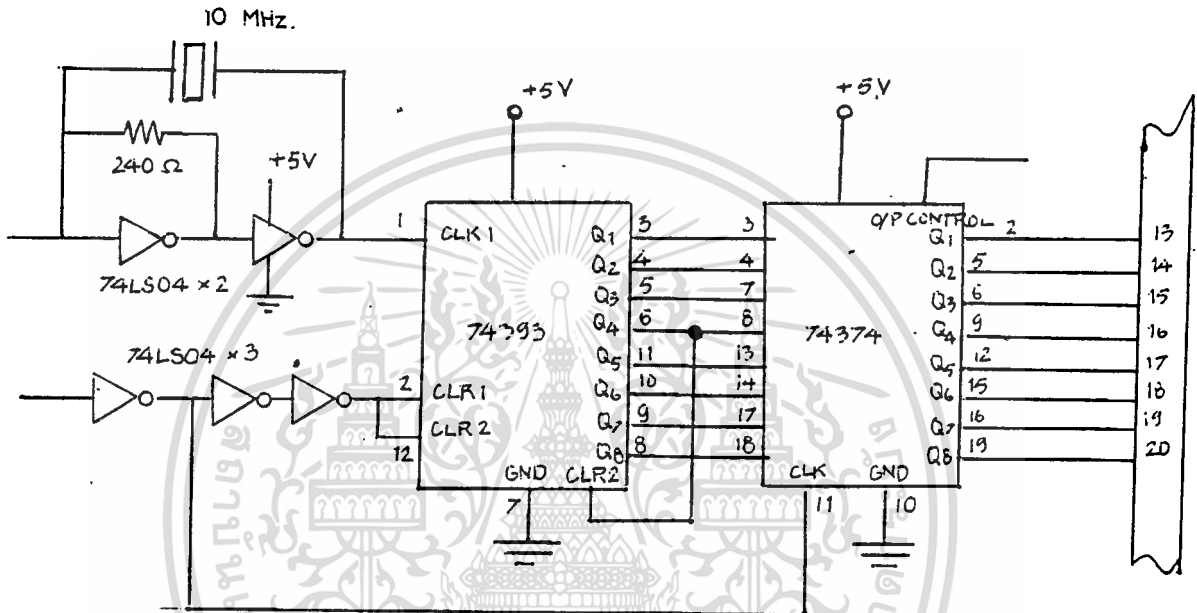
ใช้ ไอซี เบอร์ 74LS196 เป็นตัวนับซินโครนัส เดคเดค อัฟแอนตาวน (Synchronous Decade Up/Down Counter) ซึ่งเป็น ไอซีที่ให้เอาต์พุตเป็นเลขฐาน 2 ดังนั้น จึงต้องทำให้เป็น เลขฐาน 10 โดย ไอซี 7447 แล้วแสดงผลที่ตัวแสดงผล 7 ส่วน

โดยสัญญาณ อินพุตที่เข้ามาจากวงจร คอมพาราเตอ์ ซึ่งจะปรับให้สัญญาณอยู่ใน ระบบ ทีทีแอล หลังจากนั้น ไอซี 74LS96 ก็จะเริ่มนับโดยขาริเซต (Reset) คอลงกราวน แล้วถ้าต้องการให้เริ่มนับใหม่ก็กดสวิทซ์ให้ขาริเซต ต่อกับไฟเลี้ยง (Supply)



3.8 วงจรตรวจวัดความกว้างของ สไปค์

เมื่อสัญญาณของ สไปค์ ผ่านคอมพาราเตอร์เข้ามาแล้ว ก็จะนำมาผ่านวงจรดังรูป



วงจรตรวจวัดความกว้างของ สไปค์

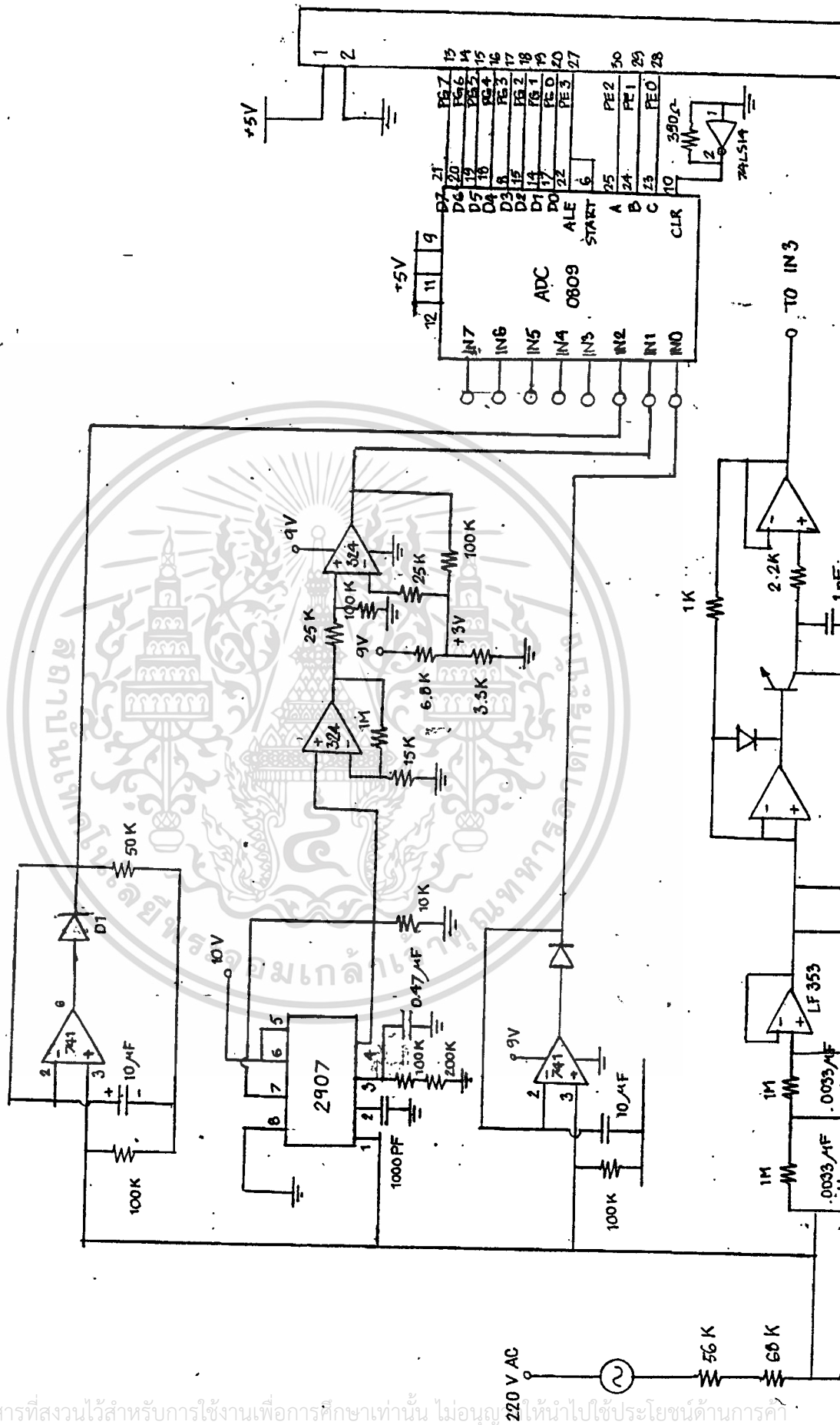
โดยวงจรส่วนแรกจะกำเนิดความถี่ 10 MHz เพื่อเป็น คลอค (clock) ให้แก่ ไอซี 74393 และเมื่อมีสัญญาณ CLR 1 และ CLR 2 ซึ่งก็คือ สไปค์ เข้าสู่ ไอซี 74393 ไอซี ก็จะเริ่มนับสัญญาณคลอค แล้วส่งผลสู่ 74374 ซึ่งจะเก็บข้อมูลรอบ ฟร็ท ไมโครการ์ด มา รับผลไปประมวล โดยสัญญาณ เอาท์พุทคอนโทรล ค่าที่รับไปจะเป็นจำนวนรอบของความถี่ 10 MHz ในช่วงกว้างของ สไปค์ ซึ่งถ้านำไปประมวลก็จะทราบถึงความกว้างของสไปค์ได้

3.9 วงจรแปลงจากสัญญาณอนาลอก เป็นสัญญาณดิจิทัล

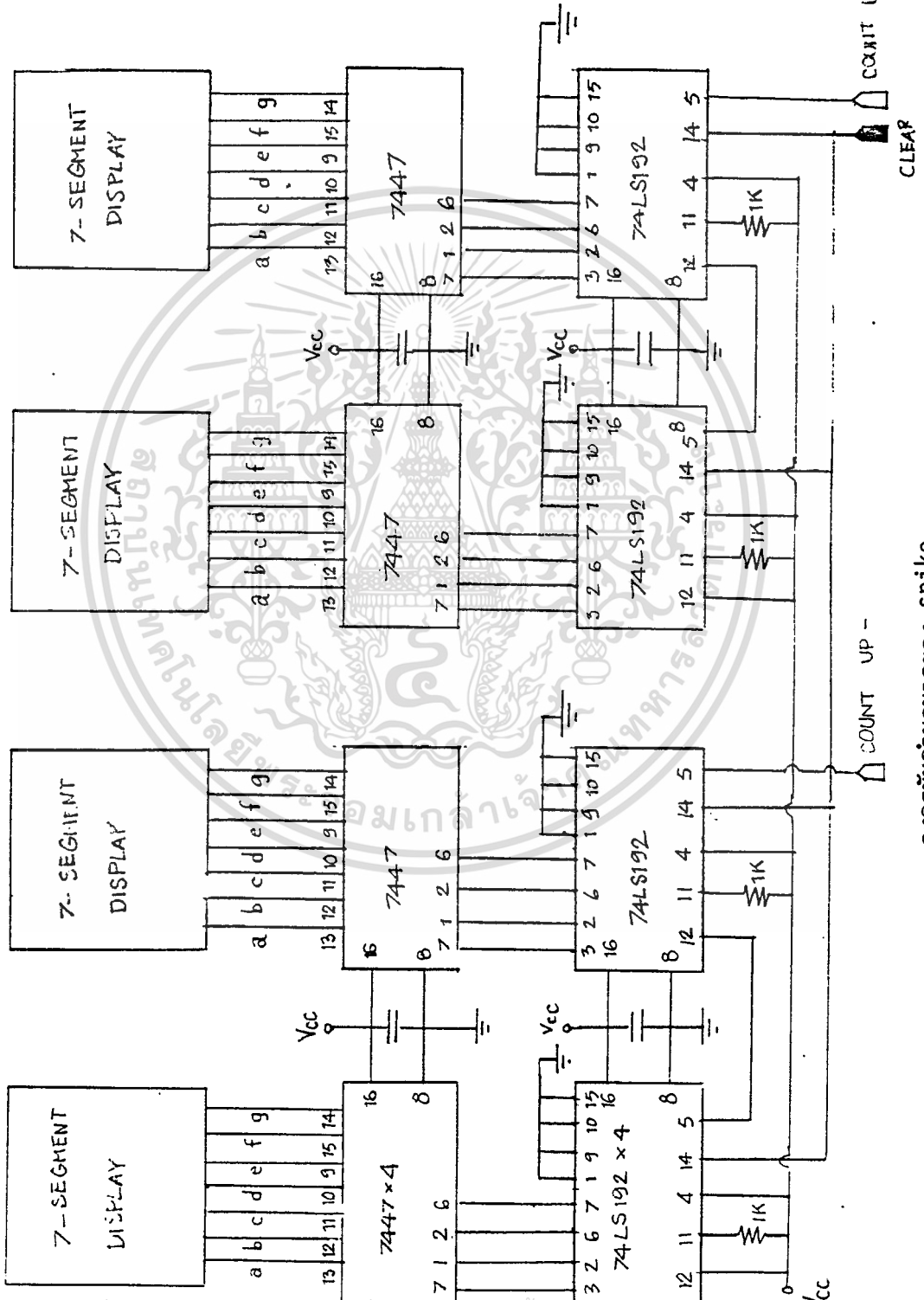
จากวงจรทั้งหมดที่ได้กล่าวมา วงจรแต่ละวงจรจะทำการตรวจสอบสัญญาณในไลน์ตามหน้าที่ของวงจรมานั้น ๆ สัญญาณ เออท์พุท ทั้งหมดที่ออกมาจะเป็นอนาลอก ซึ่งจะต้องทำการแปลงให้เป็น ดิจิตอล ก่อนจะส่งเข้าประมวลใน พอร์ต ไมโครการ์ด ซึ่ง เราใช้ ADC0809 ทำหน้าที่นี้ ดังแสดงในวงจรรวม



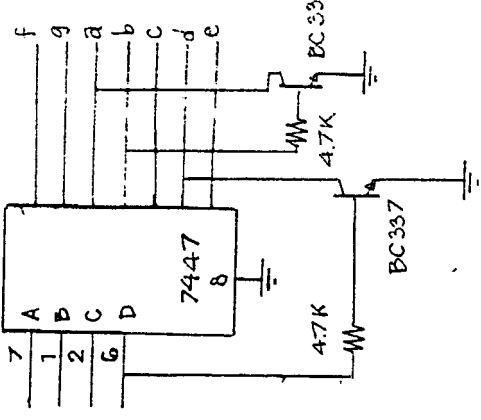
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่นอญูให้นำไปใช้ประโยชน์ด้านการค้า



ต้องการเปลี่ยนจาก 6,4 เป็น 6,9



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอญูญาติเหมาไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าการณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

ซอฟต์แวร์ (SOFTWARE)

```
BASE @
HEX
: MS
  0 DO 5 0 DO LOOP LOOP ;
: ADC
  PE C@ F8 AND OR PE C!
  PE C@ 8 OR PE C! PE C@ F7 AND PE C!
  1 MS
  PG C@ [ DECIMAL ] 39 * 2 / [ HEX ] ;
: CHK-SPK
  PA C@ F7 AND PA C!
  3 ADC [ DECIMAL ] 1000 / 124 * CR
  32 SPACES ." PEAK+ OF SPIKE = " . ." V"
  [ HEX ] PA C@ EF AND PA C!
  4 ADC [ DECIMAL ] 1000 / 124 * CR
  32 SPACES ." PEAK- OF SPIKE = " . ." V" 5 ;
HEX
: CHK-COUT
  20 PA C! PA C@ DF AND PA C!
  PB C@ [ DECIMAL ] 10 / CR
  32 SPACES ." WIDTH OF SPIKE = ." . ." micro sec." ;
  DECIMAL
: INITIALISE
  0 PE C! 0 PF C! 1 ;
: CHK-LINE
  0 ADC 2280 2800
  [ HEX ] ROT 2DUP
  < IF PE C@ 40 OR 5F AND PE C! DROP DROP
  ELSE ROT
    < IF PE C@ 80 OR 9F AND PE C!
      ELSE PE C@ 20 OR 2F AND PE C! THEN THEN SWAP DROP 2 ;
  DECIMAL
: CHK-FREQ
  1 ADC 3040 3520
  [ HEX ] ROT 2DUP
  < IF PF C@ 2 OR FA AND PF C! DROP DROP
  ELSE ROT
    < IF PF C@ 4 OR FC AND PF C!
      ELSE PF C@ 01 OR F9 AND PF C! THEN THEN SWAP DROP 3 ;
  DECIMAL
: CHK-POWER
  2 ADC 2240 2750
  [ HEX ] ROT 2DUP
  < IF PF C@ 40 OR 5F AND PF C! DROP DROP
  ELSE ROT
    < IF PF C@ 80 OR 9F AND PF C!
      ELSE PF C@ 20 OR 2F AND PF C! THEN THEN SWAP DROP 4 ;
BASE: MONITOR INITIALISE CHK-LINE CHK-FREQ CHK-POWER CHK-SPK CHK-COUT
RUN ไม่วากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
0 BEGIN MONITOR ?TERMINAL UNTIL DROP QUIT ;
00 AUTOSTART RUN
```

บทที่ 5

ผลการทดลอง

5.1 ผลการทดลองจากตัวแปลงสัญญาณความถี่ เป็นสัญญาณไฟฟ้า

จากการทดลองวัดสัญญาณเอาต์พุต เมื่อความถี่อินพุตค่าที่ต้องการได้ผลดังนี้.

f_{in} (Hz)	Vout ของ Amp. (Volt)
49	3.76
50	3.82
51	3.88

จะพิจารณาได้จากผลการวัดสัญญาณเอาต์พุตที่ความถี่ 49, 50, และ 51 Hz.

มีค่าแตกต่างกันน้อยมาก จึงต้องอาศัยวงจร ซับสแตรัคเตอร์ มาช่วยขยายความแตกต่างให้มากขึ้น เพื่อจะให้วงจรแปลงสัญญาณอนาล็อก เป็นดิจิตอล สามารถทำงานได้อย่างถูกต้อง

5.2 ผลการทดลองจากวงจรพีดีที เทคเตอร์ 1 และ 2

ตารางแสดงผลวงจรพีดีที เทคเตอร์ 1.

AC i/p. rms (Volt)	V o/p (Volt)
198	2.28
220	2.54
242	2.80

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางแสดงผลวงจรพิกัดีเทคเตอร์ 2.

AC i/p (Volt)	V o/p (Volt)
198	2.24
220	2.50
242	2.75

5.3 ผลการทดลองจากวงจรนับความกว้างของ สไปค์ ไซ ไอซีเบอร์ 74393 และ 74374

โดยใช้ความถี่คล็อก เท่ากับ 10 MHz. เมื่ออินพุท มีค่า พิก เท่ากับ 3.8 โวลท์

ความกว้างของ i/p พัลส์ (s)	o/p จาก 74374								จำนวนลูก	ความกว้างที่ได้จาก o/p ของ 74374
	Q ₈	Q ₇	Q ₆	Q ₅	Q ₄	Q ₃	Q ₂	Q ₁		
25	1	1	1	1	1	0	0	0	248	24.8
20	1	1	1	0	0	1	0	0	228	22.8
18	1	1	0	0	0	1	0	1	197	19.7
15	1	0	1	0	1	0	0	1	169	16.9
13	1	0	0	0	1	1	0	1	141	14.1
10	0	1	1	1	1	0	1	0	122	12.2
8	0	1	0	1	1	0	1	1	91	9.1
5	0	0	1	1	0	1	0	1	53	5.3

5.4 ผลการทดลองของวงจรกรองความถี่ 50 เฮิรตซ์ ออก.

เมื่อป้อนสัญญาณอินพุตขนาด 5 โวลท์ที่ความถี่ที่ความถี่ต่าง ๆ เข้าสู่ วงจรกรองความถี่ 50 เฮิรตซ์ ออก เราจะได้ผลดังนี้คือ

ความถี่อินพุต (เฮิรตซ์)	30	50	500	1 K	5 K	500 K
ขนาดของสัญญาณ เอาต์พุต (โวลท์)	.52	.20	1.2	3.1	3.8	4.2

จะเห็นว่าที่ความถี่ 50 เฮิรตซ์ จะได้สัญญาณเอาต์พุตที่ป้อนมีค่าที่น้อยที่สุด ก็คือค่าประมาณ 200 มิลลิโวลท์ที่ความถี่ที่ความถี่อื่น ๆ จะได้เอาต์พุตเพิ่มมากขึ้น ดังนั้นเราจึงต้องทำการปรับแต่ง ค่าสัญญาณเอาต์พุตที่ความถี่ 50 เฮิรตซ์ ให้มีค่าน้อยที่สุด โดยการใช้ความต้านทานปรับค่าได้ 10 กิโลโอห์ม มาปรับค่าให้ได้ การทำงานที่สมบูรณ์

5.5 ผลการทดลองของวงจรตัวจุกแรงดันสูงสุดของสไปค

วงจรนี้จะเก็บค่าสูงสุดไว้ตลอดเวลาคือ ที่เวลา t_1 จะให้ค่าสัญญาณเอาต์พุตค่าหนึ่ง แต่เมื่อเราลองเปลี่ยนขนาดของสัญญาณอินพุตให้เพิ่มขึ้น สัญญาณเอาต์พุตที่ได้จะมีค่ามากกว่าเมื่อเวลา t_1 แต่ถ้านำสัญญาณอินพุตลดลง ก็ยังคงได้สัญญาณเอาต์พุตเดิม นั่นคือวงจรนี้จะเก็บค่าสูงสุดของสัญญาณที่เข้ามา ถ้าต้องการให้วงจรนี้เก็บค่าสัญญาณอินพุตทั้งหมดไว้ เราจะต่อสวิตช์ 1 และ 2 และใช้ไมโครโปรเซสเซอร์มาควบคุมการทำงานของสวิตช์

วงจรนี้เมื่อป้อนสัญญาณอินพุตที่ความถี่ 50 เฮิรตซ์ ขนาด 200 มิลลิโวลท์ซึ่งได้มาจากเอาต์พุตของวงจรกรองความถี่ 50 เฮิรตซ์ออก หลังจากนั้นวงจรนี้จะเก็บค่าอินพุตนี้โดยให้เอาต์พุตออกมาเป็นโวลท์ประมาณ 100 มิลลิโวลท์

5.6 ผลการทดลองของวงจรเปรียบเทียบแรงดัน

เป็นวงจรที่สร้างสัญญาณพัลส์ให้กับวงจรมับ โดยที่ค่าสัญญาณเอาต์พุตที่ได้เกิดจากการ –
เปรียบเทียบขนาดของแรงดันอินพุตกับค่าแรงดันอ้างอิง เพราะฉะนั้นสัญญาณอินพุตของ
วงจรมับนี้ได้อมาจากวงจรมองความถี่ 50 เฮิร์ตซ์ออก ซึ่งสัญญาณเอาต์พุตที่ได้ออกมาจะ
เป็นลักษณะพัลส์ โดยที่เมื่อป้อนสัญญาณอินพุตขนาด 5 โวลท์พีค-พีค ที่ความถี่นอกเบี่ยง
จาก 50-80 เฮิร์ตซ์จะได้สัญญาณเอาต์พุตพัลส์ที่มีค่าประมาณ 3.4 โวลท์พีค-พีค ซึ่งจะ
นำไปป้อนเข้าวงจรมับ เพื่อนับจำนวนลูกของสไปค์ต่อไป



สรุป และวิจารณ์โครงการงาน

ฟอร์ธ คอมโทรล เป็นโครงการที่นำ ฟอร์ธ ไมโครการ์ด มาเป็นโมเดอ์ ตรวจสอบสภาพไฟในไลน์ 220 โวลท์ โดยมีขอบเขตความสามารถดังนี้คือ.

1. ตรวจสอบขนาดของไฟ 220 โวลท์อาร์เอ็ม เอส ว่าอยู่ในสภาวะปกติหรือไม่
2. ตรวจสอบความถี่ของไฟในไลน์ ว่าอยู่ในระดับความถี่ 50 เฮิร์ตซ์หรือไม่
3. ตรวจสอบสภาพของสไปคที่ปนมากับไฟในไลน์ โดยการวัดขนาดสูงสุดของสไปค

การนับจำนวนลูกของสไปคในช่วงเวลาที่ต้องการ และวัดความกว้างของสไปค

โครงการนี้มีประโยชน์ คือ สามารถนำไปใช้ตรวจสอบสภาพของไฟที่ป้อนให้กับ อุปกรณ์เครื่องใช้ไฟฟ้าที่มีความไวต่อการเปลี่ยนแปลงของไฟอินพุท เช่น คอมพิวเตอร์ และ เครื่องมือทางการแพทย์ เพื่อที่จะหลีกเลี่ยงการใช้งานในช่วงดังกล่าว

ผลสำเร็จของโครงการนี้ ยังมีถึงจุดที่น่าพอใจ เนื่องจาก ขอบเขตความสามารถของโครงการนี้ทำได้เพียงสภาวะของไฟที่เปลี่ยนไปเท่านั้น แต่มิได้รวมถึงการแก้ไขความผิดปกติของไฟในไลน์ 220 โวลท์ ที่เปลี่ยน

โครงการนี้อาจพัฒนาให้ดีขึ้นได้โดย การทำให้โครงการนี้สามารถแก้ไขข้อผิดพลาดที่เกิดขึ้น นอกเหนือจากการแสดงผลเท่านั้น นอกจากนี้ในส่วนอินพุทของโครงการ ซึ่งนำไฟในไลน์ 220 โวลท์ เข้ามาทำการตรวจสอบ ควรนำไฟ 220 โวลท์เข้ามา โดยผ่านทางหม้อแปลง ซึ่งแยกกราวด์ของ 220 โวลท์ ออกจากวงจรที่ใช้ตรวจสอบ เพื่อป้องกันการลัดวงจรของไฟ 220 โวลท์ อันจะทำให้เกิดความเสียหายกับวงจรที่ใช้ตรวจสอบ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54192/74192 Synchronous Decade Up/Down Counter (Dual clock with Clear)

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package			Device Type	Package		
		C	P	M/CF		C	P	M/CF		C	P	M/CF		C	P	M/CF		C	P	M/CF
T.I.																				
FAIRCHILD																				
MOTOROLA																				
N.S.C.																				
PHILIPS																				
SIGNETICS																				
SIEMENS																				
FUJITSU																				
HITACHI																				
MITSUBISHI																				
NEC																				
TOSHIBA																				

Electrical Characteristics SN54LS192/SN74LS192

absolute maximum ratings over operating free-air temperature range

Supply voltage, V _{CC}	-7V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	7V	Storage temperature range	SN74LS	0°C to 70°C
				-65°C to 150°C

recommended operating conditions

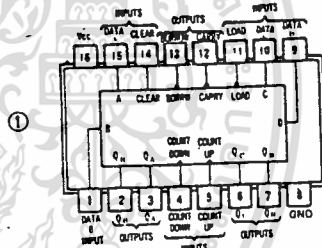
	SN54LS192			SN74LS192			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}			-400			-400	μA
Low-level output current, I _{OL}			4			4	mA
Count frequency, f _{count}	0		25	0		25	MHz
Width of any input pulse, t _w	20			20			ns
Data setup time, t _{setup}	20			20			ns
Data hold time, t _{hold}	0			0			ns
Operating free-air temperature, T _A	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range*

PARAMETER*	TEST CONDITIONS†	MIN	TYP‡	MAX	UNIT	
V _{IH}	High-level input voltage		2		V	
V _{IL}	Low-level input voltage			0.8	V	
V _I	Input clamp voltage	V _{CC} =MIN, I _I =-18 mA		-1.5	V	
V _{OH}	High-level output voltage	V _{CC} =MIN, V _{IH} =2V, V _{IL} =0.8V, I _{OH} =-400 μA	2.7	3.4	V	
V _{OL}	Low-level output voltage	V _{CC} =MIN, V _{IH} =2V, V _{IL} =0.8V, I _{OL} =8 mA	0.35	0.5	V	
I _I	Input current at maximum input voltage	V _{CC} =MAX, V _I =7V		0.1	mA	
I _{IH}	High-level input current	V _{CC} =MAX, V _I =2.7V		20	μA	
I _{IL}	Low-level input current	V _{CC} =MAX, V _I =0.4V		0.4	mA	
I _{OS}	Short-circuit output current*	V _{CC} =MAX	SN54LS	-20	100	mA
			SN74LS	-20	180	mA
I _{CC}	Supply current	V _{CC} =MAX, See Note 1	SN54LS	19	34	mA
			SN74LS	19	34	mA
f _{max}	maximum clock frequency		25	32	MHz	
t _{PLH}	from Count-up to output	V _{CC} =5V,		17	26	ns
t _{PHL}	Carry			18	24	ns
t _{PLH}	from Count-down to output	T _A =25°C,		16	24	ns
t _{PHL}	Borrow			15	24	ns
t _{PLH}	from Either Count to output O	C _L =15pF,		27	36	ns
t _{PHL}				30	47	ns
t _{PLH}	from Load to output O	R _L =2kΩ,		24	40	ns
t _{PHL}				25	40	ns
t _{PLH}	from Clear to output O			23	35	ns

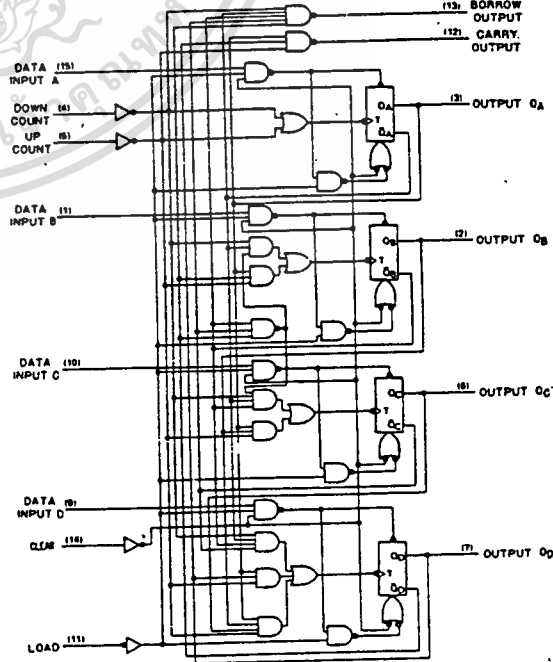
NOTES: 1. I_{CC} is measured with all outputs open, clear and load inputs grounded, and all other inputs at 4.5V.
 * A "Clear overrides load, data, and count inputs.
 B. When counting up, count-down input must be high, when counting down, count-up input must be high.

Pin Assignment (Top View)



positive logic:
 Low input to load sets O_A=A,
 O_B=B, O_C=C, and O_D=D

Functional Block Diagram



⚡ ... Dynamic input activated by a transition from a high level to a low level.

192, L192, LS192 SYNCHRONOUS 4-BIT UP/DOWN COUNTER

CONTINUED ON NEXT PAGE

เอกสารนี้เป็นเอกสารลิขสิทธิ์ของสํานักงานการไฟฟ้าเพื่อการศึกษา
 ไม่ควรเผยแพร่โดยไม่ได้รับอนุญาต และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีโอกาสไปใช้

* For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type.

† All typical values are at V_{CC}=5V, T_A=25°C

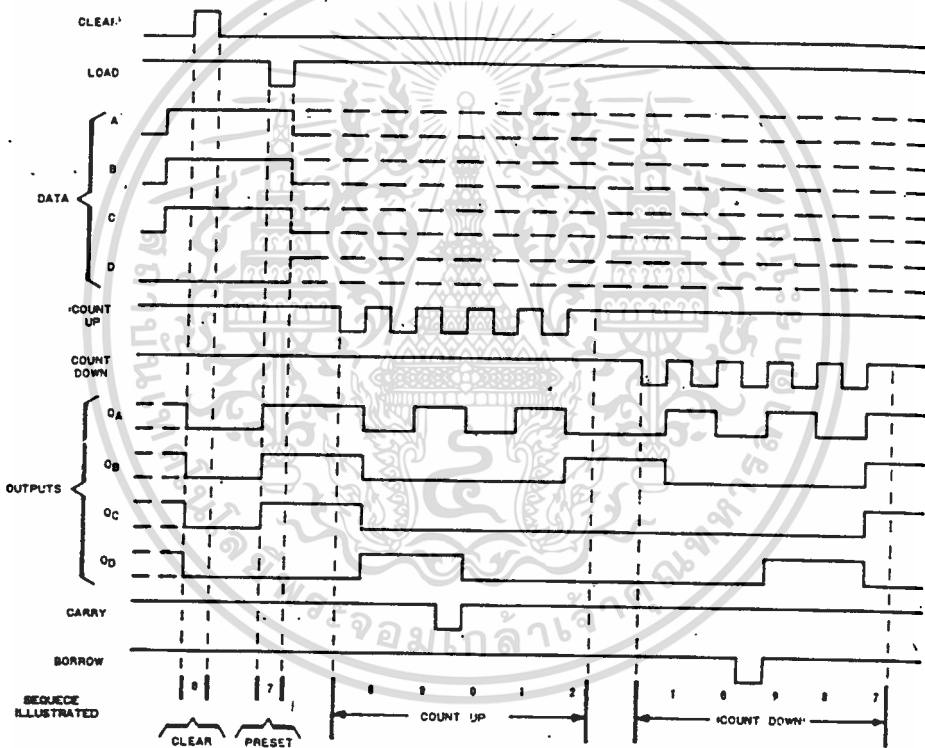
‡ t_{PLH} = propagation delay time, high-to-low-level output

54192/74192(CONTINUED)

typical clear, load, and count sequences

Illustrated below is the following sequence:

1. Clear outputs to zero.
2. Load (preset) to BCD seven.
3. Count up to eight, nine, carry, zero, one, and two.
4. Count down to one, zero, borrow, nine, eight, and seven.



- NOTES: A. Clear overrides load, data, and count inputs.
 B. When counting up, count-down input must be high; when counting down, count-up input must be high.

54393/74393 Dual 4-Bit Binary Counter

	Schottky TTL				High-Speed TTL				Low-Power Schottky TTL				Standard TTL				Low-Power TTL			
	Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package		Device Type		Package	
	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF	C	P	M	CF
T. I.																				
FAIRCHILD									SN54LS393	J	Q		W	Q						
MOTOROLA									SN74LS393	J	Q	N	Q							
N. S. C.																				
PHILIPS																				
SIGNETICS																				
SIEMENS																				
FUJITSU																				
HITACHI																				
MITSUBISHI																				
NEC									M74LS393			P	Q							
TOSHIBA																				

Electrical Characteristics SN54LS393/SN74LS393

absolute maximum ratings over operating free-air temperature range

Supply voltage, V _{CC}	7V	Operating free-air temperature range	SN54LS	-55°C to 125°C
Input voltage	7V		SN74LS	0°C to 70°C
		Storage temperature range		-65°C to 125°C

recommended operating conditions

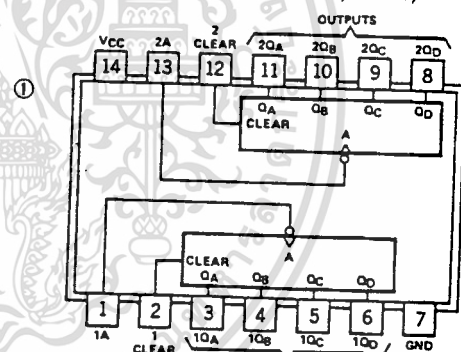
	SN54LS390			SN74LS390			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level output current, I _{OH}			400			-400	μA
Low-level output current, I _{OL}			4			8	mA
Count frequency, f _{count}	A input	0	25	0	25		MHz
	B input	0	20	0	20		
Pulse width, t _w	A input high or low	20		20			ns
	B input high or low	25		25			
Clear inactive-state setup time, t _{setup}	Clear high	20		20			ns
Operating free-air temperature, T _A		-55	125	0	70		°C

electrical characteristics over recommended operating free-air temperature range

PARAMETER*	TEST CONDITIONS†	MIN	TYP‡	MAX	UNIT	
V _{IH}	High-level input voltage		2		V	
V _{IL}	Low-level input voltage			0.8	V	
V _I	Input clamp voltage	V _{CC} =MIN, I _I =-18mA		-1.5	V	
V _{OH}	High-level output voltage	V _{CC} =MIN, V _{IH} =2V, V _I =0.5V, I _{OH} =-400μA	2.7	3.4	V	
V _{OL}	Low-level output voltage	V _{CC} =MIN, V _{IH} =2V, V _I =0.5V, I _{OL} =8mA	0.35	0.5	mV	
I _I	Input current at maximum input voltage	Clear	V _{CC} =MAX, V _I =7V	0.1	μA	
		Input A	V _{CC} =MAX, V _I =5.5V	0.2		
I _H	High-level input current	Clear		0.4	μA	
		A	V _{CC} =MAX, V _I =2.4V	20	mA	
I _L	Low-level input current	Clear		100	μA	
		A	V _{CC} =MAX, V _I =2.7V	0.8	mA	
I _{OS}	Short-circuit output current	V _{CC} =MAX	SN54	-20	-100	mA
I _{CC}	Supply current	V _{CC} =MAX, See Note 1	SN74	-20	-100	mA
f _{max}	from A to output Q _A	V _{CC} =5V, T _A =25°C		15	26	MHz
P _{LH}	from A to output Q _A	C _L =15pF, R _L =2kΩ		25	35	ns
	from A to output Q _D			12	20	
P _{LH}	from A to output Q _B			13	20	ns
	from A to output Q _C			40	60	
P _{LH}	from Clear to Any output			40	60	ns
				24	39	

NOTE: I_{CC} is measured with all outputs open, both clear inputs grounded following momentary connection to 4.5V, and all other inputs grounded.

Pin Assignment (Top View)

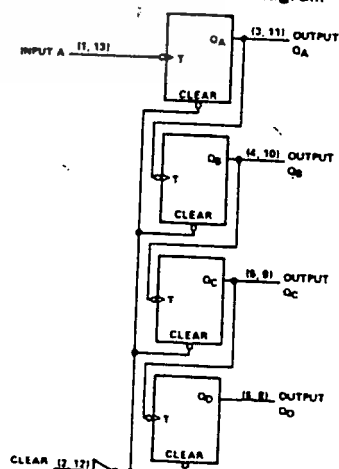


Function Table

COUNT SEQUENCE (EACH COUNTER)

COUNT	OUTPUT			
	Q _D	Q _C	Q _B	Q _A
0	L	L	L	L
1	L	L	L	H
2	L	L	H	H
3	L	L	H	L
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H
10	H	L	H	L
11	H	L	H	H
12	H	H	L	L
13	H	H	L	H
14	H	H	H	L
15	H	H	H	H

Functional Block Diagram



393 DUAL 4-BIT BINARY COUNTER

† The arrow indicates that the falling edge of the clock pulse is used for reference.
 ‡ I_{max} = maximum output frequency. †P_{LH} = propagation delay time, high-to-low-level output. †P_{LH} = propagation delay time, low-to-high-level output.
 § The Q_A outputs of the '390 are tested at I_{OL} = 16 mA plus the limit value for I_I for the B input. This permits driving the B input while maintaining full fan-out capability.
 ¶ All typical values are at V_{CC} = 5V, T_A = 25°C.
 † Not more than one output should be shorted at a time.

ADC0808, ADC0809 8-Bit μ P Compatible A/D Converters With 8-Channel Multiplexer

General Description

The ADC0808, ADC0809 data acquisition component is a monolithic CMOS device with an 8-bit analog-to-digital converter, 8-channel multiplexer and microprocessor compatible control logic. The 8-bit A/D converter uses successive approximation as the conversion technique. The converter features a high impedance chopper stabilized comparator, a 256R voltage divider with analog switch tree and a successive approximation register. The 8-channel multiplexer can directly access any of 8 single-ended analog signals.

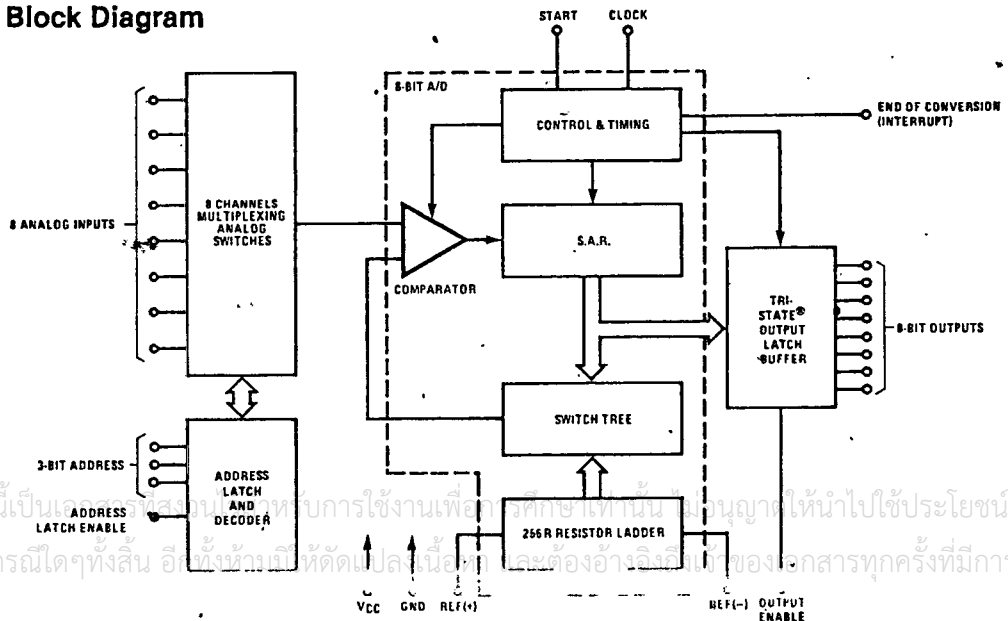
The device eliminates the need for external zero and full-scale adjustments. Easy interfacing to microprocessors is provided by the latched and decoded multiplexer address inputs and latched TTL TRI-STATE® outputs.

The design of the ADC0808, ADC0809 has been optimized by incorporating the most desirable aspects of several A/D conversion techniques. The ADC0808, ADC0809 offers high speed, high accuracy, minimal temperature dependence, excellent long-term accuracy and repeatability, and consumes minimal power. These features make this device ideally suited to applications from process and machine control to consumer and automotive applications. For 16-channel multiplexer with common output (sample/hold port) see ADC0816 data sheet. (See AN-247 for more information.)

Features

- Resolution — 8-bits
- Total unadjusted error — $\pm 1/2$ LSB and ± 1 LSB
- No missing codes
- Conversion time — 100 μ s
- Single supply — 5 V_{DC}
- Operates ratiometrically or with 5 V_{DC} or analog span adjusted voltage reference
- 8-channel multiplexer with latched control logic
- Easy interface to all microprocessors, or operates "stand alone"
- Outputs meet T²L voltage level specifications
- 0V to 5V analog input voltage range with single 5V supply
- No zero or full-scale adjust required
- Standard hermetic or molded 28-pin DIP package
- Temperature range — 40°C to +85°C or -55°C to +125°C
- Low power consumption — 15 mW
- Latched TRI-STATE® output

Block Diagram



Absolute Maximum Ratings (Notes 1 and 2)

Supply Voltage (V _{CC}) (Note 3)	6.5V
Voltage of Any Pin Except Control Inputs	-0.3V to (V _{CC} + 0.3V)
Voltage at Control Inputs (START, OE, CLOCK, ALE, ADD A, ADD B, ADD C)	-0.3V to +15V
Storage Temperature Range	-65°C to +150°C
Package Dissipation at T _A = 25°C	875 mW
Lead Temperature (Soldering, 10 seconds)	300°C

Operating Ratings (Notes 1 and 2)

Temperature Range (Note 1)	T _{MIN} ≤ T _A ≤ T _{MAX} -55°C ≤ T _A ≤ +125°C
ADC0808CJ, ADC0808CCN, ADC0809CCN	-40°C ≤ T _A ≤ +85°C
Range of V _{CC} (Note 1)	4.5 V _{DC} to 6.0 V _{DC}

Electrical Characteristics

Converter Specifications: V_{CC} = 5 V_{DC} = V_{REF(+)}, V_{REF(-)} = GND, T_{MIN} ≤ T_A ≤ T_{MAX} and f_{CLK} = 640 kHz unless otherwise stated.

Parameter	Conditions	Min	Typ	Max	Units
ADC0808 Total Unadjusted Error (Note 5)	25°C T _{MIN} to T _{MAX}			± 1/2 ± 3/4	LSB LSB
ADC0809 Total Unadjusted Error (Note 5)	0°C to 70°C T _{MIN} to T _{MAX}			± 1 ± 1 1/4	LSB LSB
Input Resistance	From Ref(+) to Ref(-)	1.0	2.5		kΩ
Analog Input Voltage Range	(Note 4) V(+) or V(-)	GND-0.10		V _{CC} +0.10	V _{DC}
V _{REF(+)} Voltage, Top of Ladder	Measured at Ref(+)		V _{CC}	V _{CC} +0.1	V
$\frac{V_{REF(+)} + V_{REF(-)}}{2}$ Voltage, Center of Ladder	Measured at Ref(+)	V _{CC} /2-0.1	V _{CC} /2	V _{CC} /2+0.1	V
V _{REF(-)} Voltage, Bottom of Ladder	Measured at Ref(-)	-0.1	0		V
Comparator Input Current	f _C = 640 kHz, (Note 6)	-2	± 0.5	2	μA

Electrical Characteristics

Digital Levels and DC Specifications: ADC0808CJ 4.5V ≤ V_{CC} ≤ 5.5V, -55°C ≤ T_A ≤ +125°C unless otherwise noted
ADC0808CCJ, ADC0808CCN, and ADC0809CCN 4.75 ≤ V_{CC} ≤ 5.25V, -40°C ≤ T_A ≤ +85°C unless otherwise noted

Parameter	Conditions	Min	Typ	Max	Units
ANALOG MULTIPLEXER					
I _{OFF(+)} OFF Channel Leakage Current	V _{CC} = 5V, V _{IN} = 5V, T _A = 25°C T _{MIN} to T _{MAX}		10	200 1.0	nA μA
I _{OFF(-)} OFF Channel Leakage Current	V _{CC} = 5V, V _{IN} = 0, T _A = 25°C T _{MIN} to T _{MAX}	-200 -1.0	-10		nA μA
CONTROL INPUTS					
V _{IN(1)} Logical "1" Input Voltage			V _{CC} -1.5		V
V _{IN(0)} Logical "0" Input Voltage				1.5	V
I _{IN(1)} Logical "1" Input Current (The Control Inputs)	V _{IN} = 15V			1.0	μA
I _{IN(0)} Logical "0" Input Current	V _{IN} = 0	-1.0			μA
I _{CC} Supply Current	f _{CLK} = 640 kHz		0.3	3.0	mA

Electrical Characteristics (Continued)

Digital Levels and DC Specifications: ADC0808CJ $4.5V \leq V_{CC} \leq 5.5V$, $-55^{\circ}C \leq T_A \leq +125^{\circ}C$ unless otherwise noted
 ADC0808CCJ, ADC0808CCN, and ADC0809CCN $4.75 \leq V_{CC} \leq 5.25V$, $-40^{\circ}C \leq T_A \leq +85^{\circ}C$ unless otherwise noted

Parameter	Conditions	Min	Typ	Max	Units
DATA OUTPUTS AND EOC (INTERRUPT)					
$V_{OUT(1)}$	Logical "1" Output Voltage	$I_O = -360 \mu A$	$V_{CC}-0.4$		V
$V_{OUT(0)}$	Logical "0" Output Voltage	$I_O = 1.6 \text{ mA}$		0.45	V
$V_{OUT(EOC)}$	Logical "0" Output Voltage EOC	$I_O = 1.2 \text{ mA}$		0.45	V
I_{OUT}	TRI-STATE® Output Current	$V_O = 5V$ $V_O = 0$	-3	3	μA μA

Electrical Characteristics

Timing Specifications: $V_{CC} = V_{REF(+)} = 5V$, $V_{REF(-)} = GND$, $t_r = t_f = 20 \text{ ns}$ and $T_A = 25^{\circ}C$ unless otherwise noted.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t_{WS}	Minimum Start Pulse Width	(Figure 5)		100	200	ns
t_{WALE}	Minimum ALE Pulse Width	(Figure 5)		100	200	ns
t_s	Minimum Address Set-Up Time	(Figure 5)		25	50	ns
t_H	Minimum Address Hold Time	(Figure 5)		25	50	ns
t_D	Analog MUX Delay Time From ALE	$R_S = 0\Omega$ (Figure 5)		1	2.5	μs
t_{H1}, t_{H0}	OE Control to Q Logic State	$C_L = 50 \text{ pF}$, $R_L = 10k$ (Figure 8)		125	250	ns
t_{1H}, t_{0H}	OE Control to Hi-Z	$C_L = 10 \text{ pF}$, $R_L = 10k$ (Figure 8)		125	250	ns
t_c	Conversion Time	$f_c = 640 \text{ kHz}$, (Figure 5) (Note 7)	90	100	116	μs
f_c	Clock Frequency		10	640	1280	kHz
t_{EOC}	EOC Delay Time	(Figure 5)	0		$8 + 2 \mu s$	Clock Periods
C_{IN}	Input Capacitance	At Control Inputs		10	15	pF
C_{OUT}	TRI-STATE® Output Capacitance	At TRI-STATE® Outputs, (Note 12)		10	15	pF

Note 1: Absolute maximum ratings are those values beyond which the life of the device may be impaired.

Note 2: All voltages are measured with respect to GND, unless otherwise specified.

Note 3: A zener diode exists, internally, from V_{CC} to GND and has a typical breakdown voltage of 7 V_{DC} .

Note 4: Two on-chip diodes are tied to each analog input which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the V_{CC} supply. The spec allows 100 mV forward bias of either diode. This means that as long as the analog V_{IN} does not exceed the supply voltage by more than 100 mV, the output code will be correct. To achieve an absolute 0 V_{DC} to 5 V_{DC} input voltage range will therefore require a minimum supply voltage of 4.900 V_{DC} over temperature variations, initial tolerance and loading.

Note 5: Total unadjusted error includes offset, full-scale, linearity, and multiplexer errors. See Figure 3. None of these A/Ds requires a zero or full-scale adjust. However, if an all zero code is desired for an analog input other than 0.0V, or if a narrow full-scale span exists (for example: 0.5V to 4.5V full-scale) the reference voltages can be adjusted to achieve this. See Figure 13.

Note 6: Comparator input current is a bias current into or out of the chopper stabilized comparator. The bias current varies directly with clock frequency and has little temperature dependence (Figure 6). See paragraph 4.0.

Note 7: The outputs of the data register are updated one clock cycle before the rising edge of EOC.

Functional Description

Multiplexer: The device contains an 8-channel single-ended analog signal multiplexer. A particular input channel is selected by using the address decoder. Table I shows the input states for the address lines to select any channel. The address is latched into the decoder on the low-to-high transition of the address latch enable signal.

TABLE I

SELECTED ANALOG CHANNEL	ADDRESS LINE		
	C	B	A
IN0	L	L	L
IN1	L	L	H
IN2	L	H	L
IN3	L	H	H
IN4	H	L	L
IN5	H	L	H
IN6	H	H	L
IN7	H	H	H

CONVERTER CHARACTERISTICS

The Converter

The heart of this single chip data acquisition system is its 8-bit analog-to-digital converter. The converter is designed

to give fast, accurate, and repeatable conversions over a wide range of temperatures. The converter is partitioned into 3 major sections: the 256R ladder network, the successive approximation register, and the comparator. The converter's digital outputs are positive true.

The 256R ladder network approach (Figure 1) was chosen over the conventional R/2R ladder because of its inherent monotonicity, which guarantees no missing digital codes. Monotonicity is particularly important in closed loop feedback control systems. A non-monotonic relationship can cause oscillations that will be catastrophic for the system. Additionally, the 256R network does not cause load variations on the reference voltage.

The bottom resistor and the top resistor of the ladder network in Figure 1 are not the same value as the remainder of the network. The difference in these resistors causes the output characteristic to be symmetrical with the zero and full-scale points of the transfer curve. The first output transition occurs when the analog signal has reached +1/2 LSB and succeeding output transitions occur every 1 LSB later up to full-scale.

The successive approximation register (SAR) performs 8 iterations to approximate the input voltage. For any SAR type converter, n-iterations are required for an n-bit converter. Figure 2 shows a typical example of a 3-bit converter. In the ADC0808, ADC0809, the approximation technique is extended to 8 bits using the 256R network.

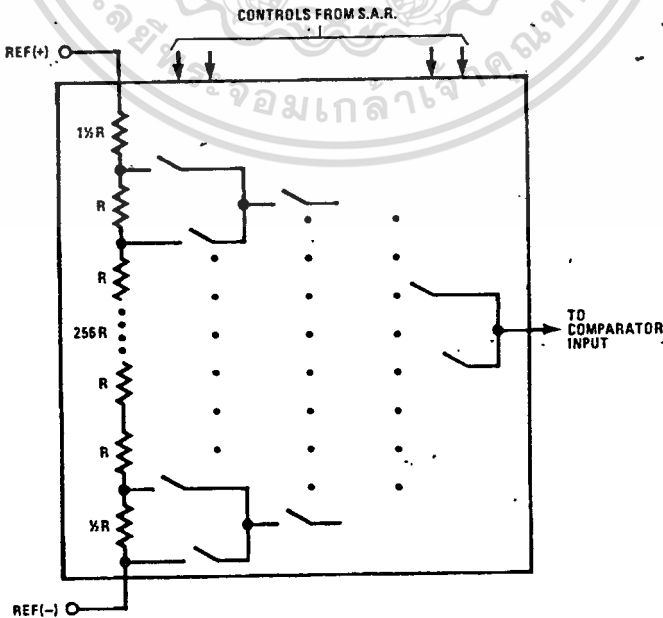


FIG. 1 256R Resistor Ladder and Switch Tree

Functional Description (Continued)

The A/D converter's successive approximation register (SAR) is reset on the positive edge of the start conversion (SC) pulse. The conversion is begun on the falling edge of the start conversion pulse. A conversion in process will be interrupted by receipt of a new start conversion pulse. Continuous conversion may be accomplished by tying the end-of-conversion (EOC) output to the SC input. If used in this mode, an external start conversion pulse should be applied after power up. End-of-conversion will go low between 0 and 8 clock pulses after the rising edge of start conversion.

The most important section of the A/D converter is the comparator. It is this section which is responsible for the ultimate accuracy of the entire converter. It is also the

comparator drift which has the greatest influence on the repeatability of the device. A chopper-stabilized comparator provides the most effective method of satisfying all the converter requirements.

The chopper-stabilized comparator converts the DC input signal into an AC signal. This signal is then fed through a high gain AC amplifier and has the DC level restored. This technique limits the drift component of the amplifier since the drift is a DC component which is not passed by the AC amplifier. This makes the entire A/D converter extremely insensitive to temperature, long term drift and input offset errors.

Figure 4 shows a typical error curve for the ADC0808 as measured using the procedures outlined in AN-179.

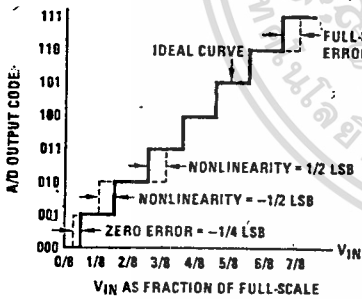


FIGURE 2. 3-Bit A/D Transfer Curve

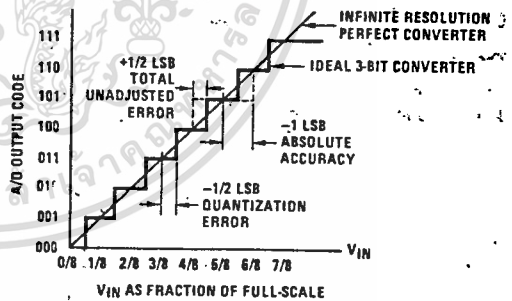


FIGURE 3. 3-Bit A/D Absolute Accuracy Curve

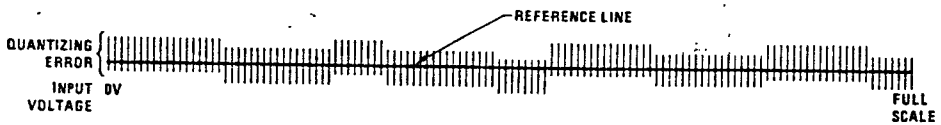
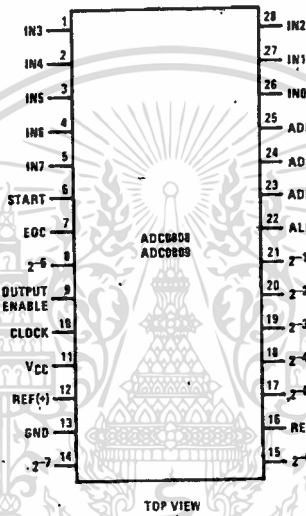


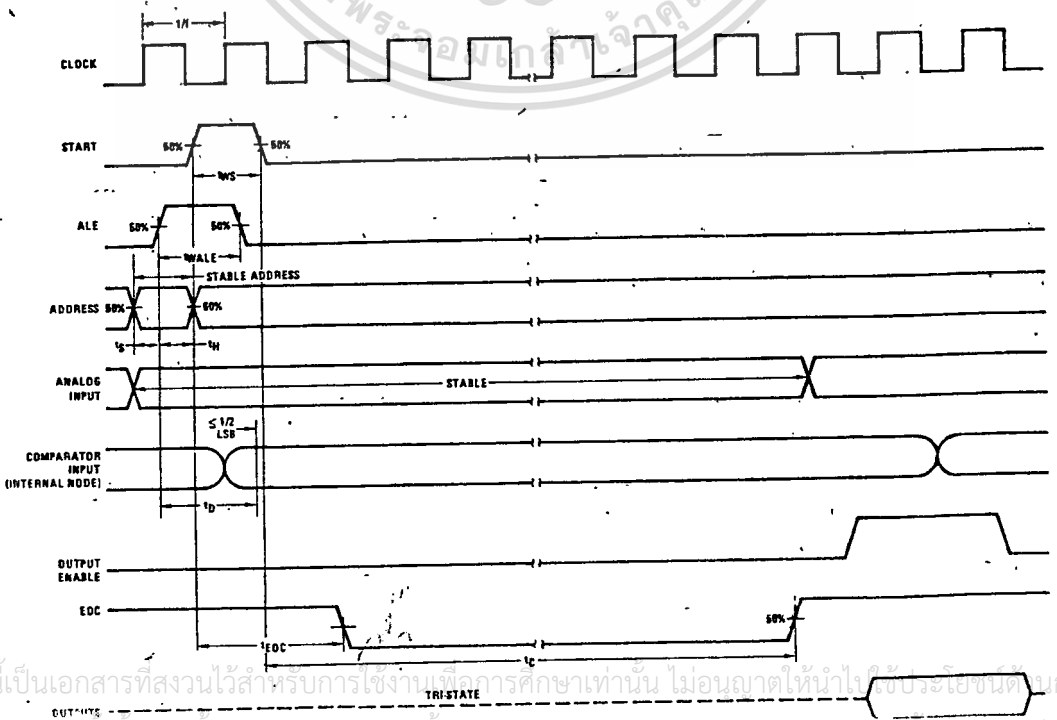
FIGURE 4. Typical Error Curve

Connection Diagram

Dual-In-Line Package



Timing Diagram



Typical Performance Characteristics

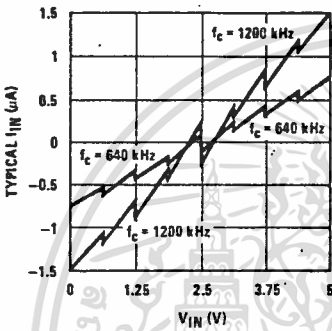


FIGURE 6. Comparator I_{IN} vs V_{IN} ($V_{CC} = V_{REF} = 5V$)

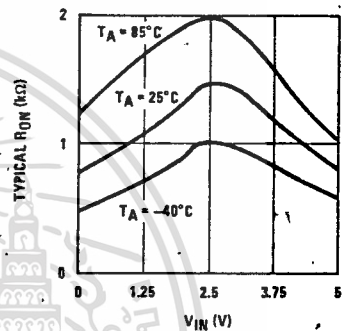
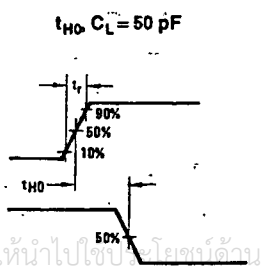
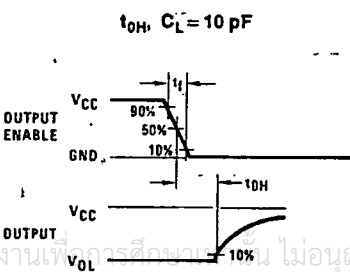
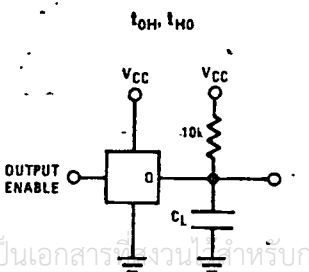
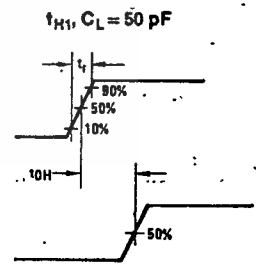
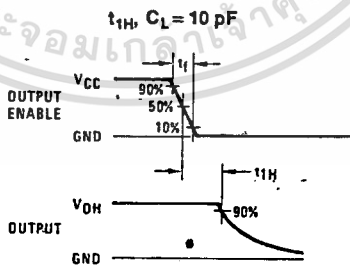
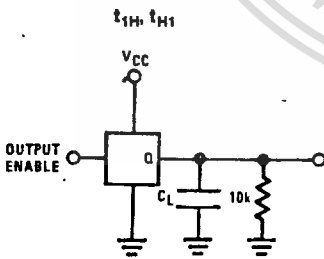


FIGURE 7. Multiplexer R_{ON} vs V_{IN} ($V_{CC} = V_{REF} = 5V$)

TRI-STATE® Test Circuits and Timing Diagrams



Applications Information

OPERATION

1.0 Ratiometric Conversion

The ADC0808, ADC0809 is designed as a complete Data Acquisition System (DAS) for ratiometric conversion systems. In ratiometric systems, the physical variable being measured is expressed as a percentage of full-scale which is not necessarily related to an absolute standard. The voltage input to the ADC0808 is expressed by the equation

$$\frac{V_{IN}}{V_{fs} - V_Z} = \frac{D_X}{D_{MAX} - D_{MIN}} \quad (1)$$

V_{IN} = Input voltage into the ADC0808

V_{fs} = Full-scale voltage

V_Z = Zero voltage

D_X = Data point being measured

D_{MAX} = Maximum data limit

D_{MIN} = Minimum data limit

A good example of a ratiometric transducer is a potentiometer used as a position sensor. The position of the wiper is directly proportional to the output voltage which is a ratio of the full-scale voltage across it. Since the data is represented as a proportion of full-scale, reference requirements are greatly reduced, eliminating a large source of error and cost for many applications. A major advantage of the ADC0808, ADC0809 is that the input voltage range is equal to the supply range so the transducers can be connected directly across the supply and their outputs connected directly into the multiplexer inputs, (Figure 9).

Ratiometric transducers such as potentiometers, strain gauges, thermistor bridges, pressure transducers, etc., are suitable for measuring proportional relationships; however, many types of measurements must be referred to an absolute standard such as voltage or current. This means a system reference must be used which relates the full-scale voltage to the standard volt. For example, if $V_{CC} = V_{REF} = 5.12V$, then the full-scale range is divided into 256 standard steps. The smallest standard step is 1 LSB which is then 20 mV.

2.0 Resistor Ladder Limitations

The voltages from the resistor ladder are compared to the selected input 8 times in a conversion. These voltages are coupled to the comparator via an analog switch tree which is referenced to the supply. The voltages at the top, center and bottom of the ladder must be controlled to maintain proper operation.

The top of the ladder, Ref (+), should not be more positive than the supply, and the bottom of the ladder, Ref (-), should not be more negative than ground. The center of the ladder voltage must also be near the center of the supply because the analog switch tree changes from N-channel switches to P-channel switches. These limitations are automatically satisfied in ratiometric systems and can be easily met in ground referenced systems.

Figure 10 shows a ground referenced system with a separate supply and reference. In this system, the supply must be trimmed to match the reference voltage. For instance, if a 5.12V is used, the supply should be adjusted to the same voltage within 0.1V.

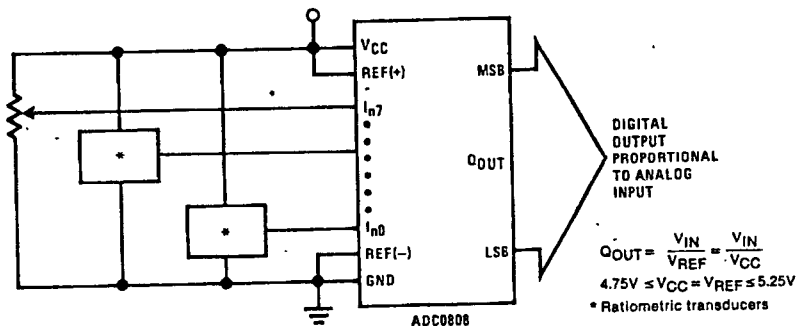


FIGURE 9. Ratiometric Conversion System

Applications Information (Continued)

The ADC0808 needs less than a milliamp of supply current so developing the supply from the reference is readily accomplished. In Figure 11 a ground referenced system is shown which generates the supply from the reference. The buffer shown can be an op amp of sufficient drive to supply the milliamp of supply current and the desired bus drive, or if a capacitive bus is driven by the outputs a large capacitor will supply the transient supply current as seen in Figure 12. The LM301 is overcompensated to insure stability when loaded by the 10 μ F output capacitor.

The top and bottom ladder voltages cannot exceed V_{CC} and ground, respectively, but they can be symmetrically less than V_{CC} and greater than ground. The center of the ladder voltage should always be near the center of the supply. The sensitivity of the converter can be increased, (i.e., size of the LSB steps decreased) by using a symmetrical reference system. In Figure 13, a 2.5V reference is symmetrically centered about $V_{CC}/2$ since the same current flows in identical resistors. This system with a 2.5V reference allows the LSB bit to be half the size of a 5V reference system.

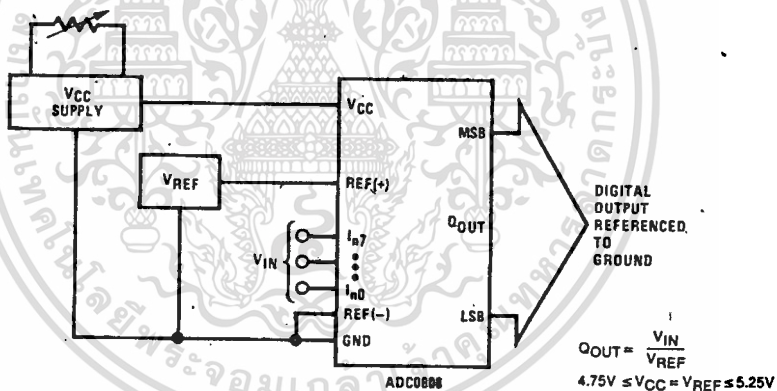


FIGURE 10. Ground Referenced Conversion System Using Trimmed Supply

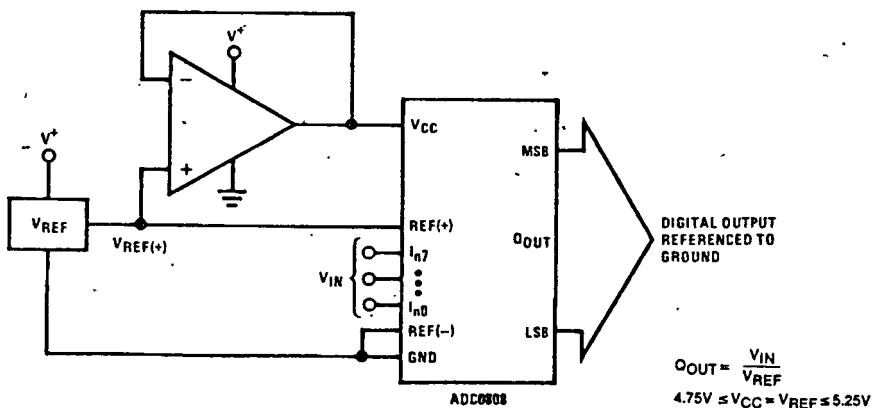


FIGURE 11. Ground Referenced Conversion System with Reference Generating V_{CC} Supply

Applications Information (Continued) 10-15 V_{DC}

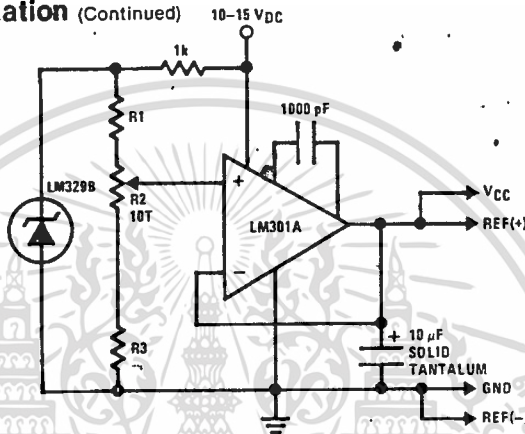


FIGURE 12. Typical Reference and Supply Circuit

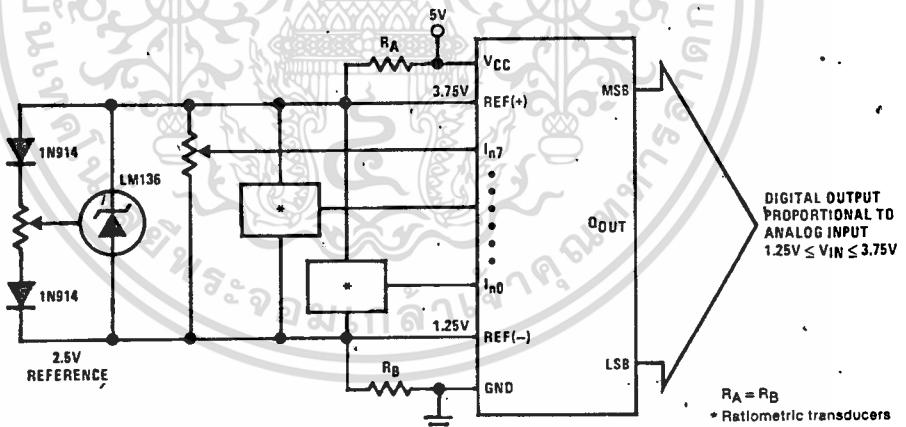


FIGURE 13. Symmetrically Centered Reference

3.0 Converter Equations

The transition between adjacent codes N and N+1 is given by:

$$V_{IN} = \left\{ (V_{REF(+)} - V_{REF(-)}) \left[\frac{N}{256} + \frac{1}{512} \right] \pm V_{TUE} \right\} + V_{REF(-)} \quad (2)$$

The center of an output code N is given by:

$$V_{IN} = \left\{ (V_{REF(+)} - V_{REF(-)}) \left[\frac{N}{256} \right] \pm V_{TUE} \right\} + V_{REF(-)} \quad (3)$$

The output code N for an arbitrary input are the integers within the range:

$$N = \frac{V_{IN} - V_{REF(-)}}{V_{REF(+)} - V_{REF(-)}} \times 256 \pm \text{Absolute Accuracy} \quad (4)$$

where: V_{IN} = Voltage at comparator input

$V_{REF(+)}$ = Voltage at Ref(+)

V_{TUE} = Total unadjusted error voltage (typically $V_{REF(+)} + 512$)

4.0 Analog Comparator Inputs

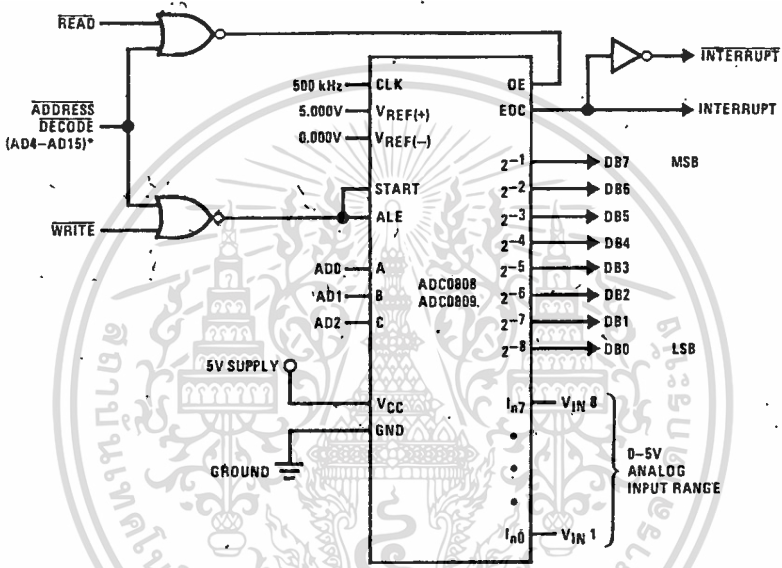
The dynamic comparator input current is caused by the periodic switching of on-chip stray capacitances. These are connected alternately to the output of the resistor ladder/switch tree network and to the comparator input as part of the operation of the chopper stabilized comparator.

The average value of the comparator input current varies directly with clock frequency and with V_{IN} as shown in Figure 6.

If no filter capacitors are used at the analog inputs and the signal source impedances are low, the comparator input current should not introduce converter errors, as the transient created by the capacitance discharge will die out before the comparator output is strobed.

If input filter capacitors are desired for noise reduction and signal conditioning they will tend to average out the dynamic comparator input current. It will then take on the characteristics of a DC bias current whose effect can be

Typical Application



* Address latches needed for 8085 and SC/MP Interfacing the ADC0808 to a microprocessor

MICROPROCESSOR INTERFACE TABLE

PROCESSOR	READ	WRITE	INTERRUPT (COMMENT)
8080	$\overline{\text{MEMR}}$	$\overline{\text{MEMW}}$	INTR (Thru RST Circuit)
8085	$\overline{\text{RD}}$	$\overline{\text{WR}}$	INTR (Thru RST Circuit)
Z-80	$\overline{\text{RD}}$	$\overline{\text{WR}}$	INT (Thru RST Circuit, Mode 0)
SC/MP	NRDS	NWDS	SA (Thru Sense A)
6800	VMA-#2-R/W	VMA-#2-R/W	IRQA or IRQB (Thru PIA)

Ordering Information

TEMPERATURE RANGE		-40°C to +85°C		-55°C to +125°C
Error	± 1/2 Bit Unadjusted	ADC0808CCN	ADC0808CCJ	ADC0808CJ
	± 1 Bit Unadjusted	ADC0809CCN		
Package Outline*		N28A Molded DIP	J28A Hermetic DIP	J28A Hermetic DIP

การนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านอื่น
 ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำ

LM2907, LM2917 Frequency to Voltage Converter

General Description

The LM2907, LM2917 series are monolithic frequency to voltage converters with a high gain op amp/comparator designed to operate a relay, lamp, or other load when the input frequency reaches or exceeds a selected rate. The tachometer uses a charge pump technique and offers frequency doubling for low ripple, full input protection in two versions (LM2907-8, LM2917-8) and its output swings to ground for a zero frequency input.

- Frequency doubling for low ripple
- Tachometer has built-in hysteresis with either differential input or ground referenced input
- Built-in zener on LM2917
- $\pm 0.3\%$ linearity typical
- Ground referenced tachometer is fully protected from damage due to swings above V_{CC} and below ground

Advantages

- Output swings to ground for zero frequency input
- Easy to use; $V_{OUT} = f_{IN} \times V_{CC} \times R1 \times C1$
- Only one RC network provides frequency doubling
- Zener regulator on chip allows accurate and stable frequency to voltage or current conversion. (LM2917)

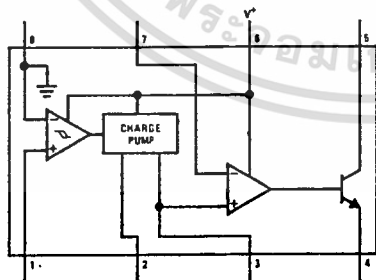
Applications

- Over/under speed sensing
- Frequency to voltage conversion (tachometer)
- Speedometers
- Breaker point dwell meters
- Hand-held tachometer
- Speed governors
- Cruise control
- Automotive door lock control
- Clutch control
- Horn control
- Touch or sound switches

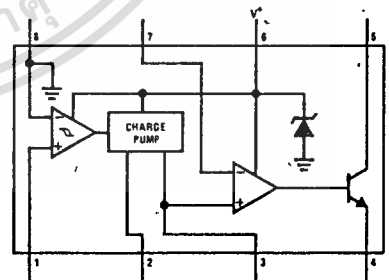
Features

- Ground referenced tachometer input interfaces directly with variable reluctance magnetic pickups
- Op amp/comparator has floating transistor output
- 50 mA sink or source to operate relays, solenoids, meters, or LEDs

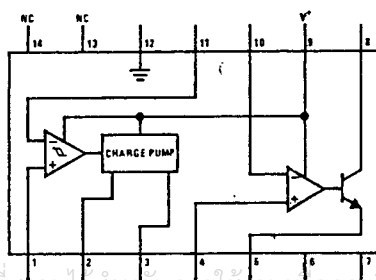
Block and Connection Diagrams Dual-In-Line Packages, Top Views



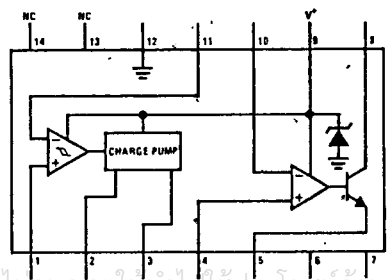
Order Number LM2907N-8
See NS Package NO8B



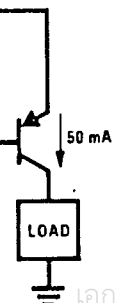
Order Number LM2917N-8
See NS Package NO8B



Order Number LM2907J
See NS Package N14A



Order Number LM2917J
See NS Package N14A



Absolute Maximum Ratings (Note 1)

Supply Voltage	28V	Input Voltage Range	±28V
Supply Current (Zener Options)	25 mA	Tachometer LM2907-8, LM2917-8	0.0V to +28V
Collector Voltage	28V	LM2907, LM2917	0.0V to +28V
Differential Input Voltage		Op Amp/Comparator	500 mW
Tachometer	28V	Power Dissipation	−40°C to +85°C
Op Amp/Comparator	28V	Operating Temperature Range	−65°C to +150°C
		Storage Temperature Range	300°C
		Lead Temperature (Soldering, 10 seconds)	

Electrical Characteristics $V_{CC} = 12 V_{DC}$, $T_A = 25^\circ C$, see test circuit

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
TACHOMETER					
Input Thresholds	$V_{IN} = 250 \text{ mV}_{p-p} @ 1 \text{ kHz}$ (Note 2)	±10	±15	±40	mV
Hysteresis	$V_{IN} = 250 \text{ mV}_{p-p} @ 1 \text{ kHz}$ (Note 2)		30		mV
Offset Voltage	$V_{IN} = 250 \text{ mV}_{p-p} @ 1 \text{ kHz}$ (Note 2)				
LM2907/LM2917			3.5	10	mV
LM2907-8/LM2917-8			5	15	mV
Input Bias Current	$V_{IN} = \pm 50 \text{ mV}_{DC}$		0.1	1	µA
V_{OH}	$V_{IN} = +125 \text{ mV}_{DC}$ (Note 3)		8.3		V
V_{OL}	$V_{IN} = -125 \text{ mV}_{DC}$ (Note 3)		2.3		V
Output Current: I_2, I_3	$V_2 = V_3 = 6.0V$ (Note 4)	140	180	240	µA
Leakage Current: I_3	$I_2 = 0, V_3 = 0$			0.1	µA
Gain Constant, K	(Note 3)	0.9	1.0	1.1	
Linearity	$f_{IN} = 1 \text{ kHz}, 5 \text{ kHz}, 10 \text{ kHz}$, (Note 5)	−1.0	0.3	+1.0	%
OP/AMP COMPARATOR					
V_{OS}	$V_{IN} = 6.0V$		3	10	mV
I_{BIAS}	$V_{IN} = 6.0V$		50	500	nA
Input Common-Mode Voltage		0		$V_{CC} - 1.5V$	V
Voltage Gain			200		V/mV
Output Sink Current	$V_C = 1.0$	40	50		mA
Output Source Current	$V_E = V_{CC} - 2.0$		10		mA
Saturation Voltage	$I_{SINK} = 5 \text{ mA}$		0.1	0.5	V
	$I_{SINK} = 20 \text{ mA}$			1.0	V
	$I_{SINK} = 50 \text{ mA}$		1.0	1.5	V
ZENER REGULATOR					
Regulator Voltage	$R_{DROP} = 470\Omega$		7.56		V
Series Resistance			10.5	15	Ω
Temperature Stability			+1		mV/°C
TOTAL SUPPLY CURRENT					
			3.8	6	mA

Note 1: For operation in ambient temperatures above 25°C, the device must be derated based on a 150°C maximum junction temperature and a thermal resistance of 175°C/W junction to ambient for package 22 and 16 or a thermal resistance of 187°C/W junction to ambient for package 20.

Note 2: Hysteresis is the sum + V_{TH} − (− V_{TH}), offset voltage is their difference. See test circuit.

Note 3: V_{OH} is equal to $3/4 \times V_{CC} - 1 V_{BE}$. V_{OL} is equal to $1/4 \times V_{CC} - 1 V_{BE}$ therefore $V_{OH} - V_{OL} = V_{CC}/2$. The difference, $V_{OH} - V_{OL}$, and the mirror gain, I_2/I_3 , are the two factors that cause the tachometer gain constant to vary from 1.0.

Note 4: Be sure when choosing the time constant $R1 \times C1$ that $R1$ is such that the maximum anticipated output voltage at pin 3 can be reached with $I_3 \times R1$. The maximum value for $R1$ is limited by the output resistance of pin 3 which is greater than 10 MΩ typically.

Note 5: Nonlinearity is defined as $\frac{V_{OUT} - V_{OUT(TYP)}}{V_{OUT(TYP)}} \times 100\%$

7-8 ±28V
 0.0V to +28V
 0.0V to +28V
 500 mW
 -40°C to +85°C
 -65°C to +150°C
 300°C

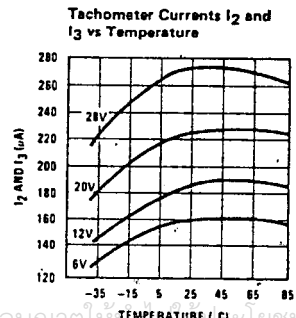
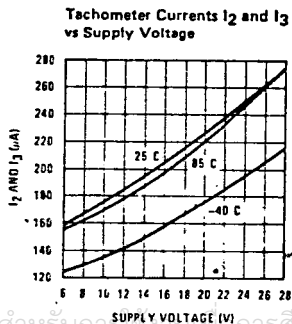
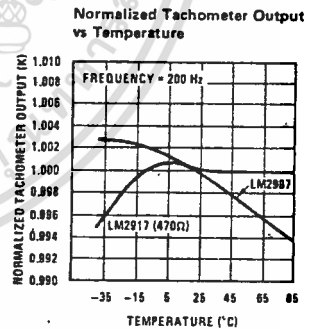
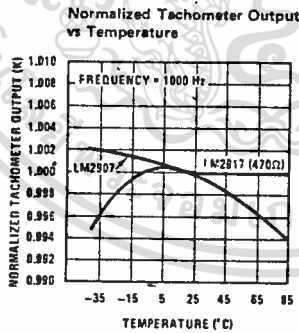
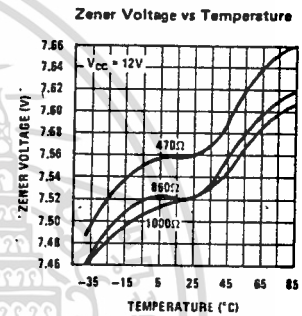
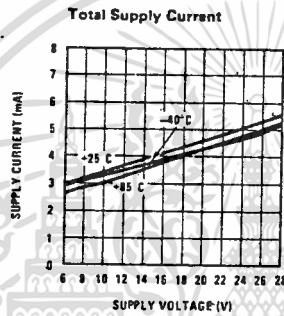
MAX	UNITS
±40	mV
	mV
10	mV
15	mV
1	μA
	V
	V
240	μA
0.1	μA
1.1	%
+1.0	%

10	mV
500	nA
$V_{CC}-1.5V$	V
	V/mV
	mA
	mA
0.5	V
1.0	V
1.5	V

	V
15	Ω
	mV/°C
6	mA

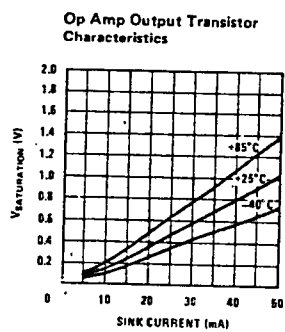
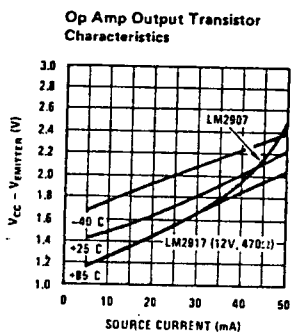
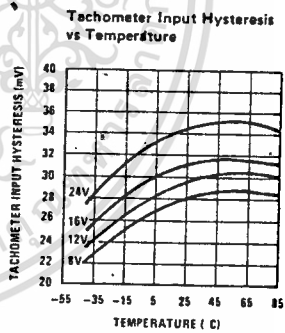
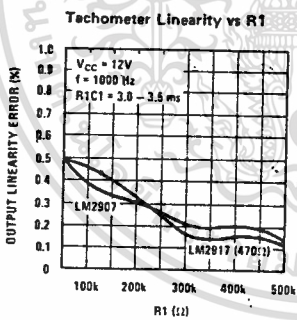
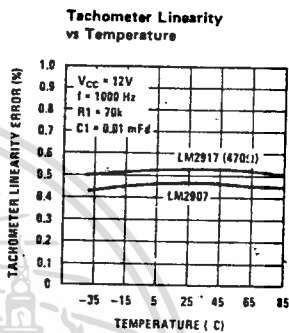
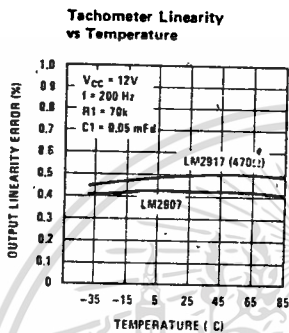
ation temperature and a
 mbient for package 20.
 The difference, V_{OH} -
 ot pin 3 can be reached

Typical Performance Characteristics



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น ไม่อนุญาตให้เผยแพร่หรือใช้ประโยชน์ด้านการค้า
 ใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Typical Performance Characteristics (Continued)



General Description (Continued)

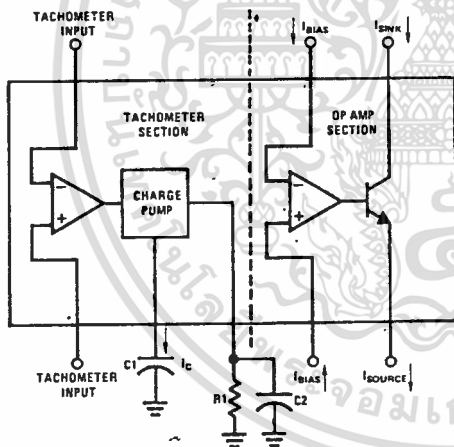
The op amp/comparator is fully compatible with the tachometer and has a floating transistor as its output. This feature allows either a ground or supply referred load of up to 50 mA. The collector may be taken above V_{CC} up to a maximum V_{CE} of 28V.

The two basic configurations offered include an 8-pin device with a *ground referenced tachometer* input and an internal connection between the tachometer output and the op amp non-inverting input. This version is well suited for single speed or frequency switching or fully buffered frequency to voltage conversion applications.

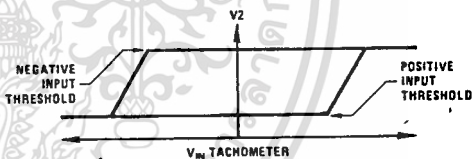
The more versatile configurations provide differential tachometer input and uncommitted op amp inputs. With this version the tachometer input may be floated and the op amp becomes suitable for active filter conditioning of the tachometer output.

Both of these configurations are available with an active shunt regulator connected across the power leads. The regulator clamps the supply such that stable frequency to voltage and frequency to current operations are possible with any supply voltage and a suitable resistor.

Test Circuit and Waveform



Tachometer Input Threshold Measurement



Applications Information

The LM2907 series of tachometer circuits is designed for minimum external part count applications and maximum versatility. In order to fully exploit its features and advantages let's examine its theory of operation. The first stage of operation is a differential amplifier driving a positive feedback flip-flop circuit. The input threshold voltage is the amount of differential input voltage at which the output of this stage changes state. Two options (LM2907-B, LM2917-B) have one input internally grounded so that an input signal must swing above and below ground and exceed the input thresholds to produce an output. This is offered specifically for magnetic variable reluctance pickups which typically provide a single-ended ac output. This single input is also fully protected against voltage swings to $\pm 28V$, which are easily attained with these types of pickups.

and neither input should be taken outside the limits of the supply voltage being used. It is very important that an input not go below ground without some resistance in its lead to limit the current that will then flow in the epi-substrate diode.

Following the input stage is the charge pump where the input frequency is converted to a dc voltage. To do this requires one timing capacitor, one output resistor, and an integrating or filter capacitor. When the input stage changes state (due to a suitable zero crossing or differential voltage on the input) the timing capacitor is either charged or discharged linearly between two voltages whose difference is $V_{CC}/2$. Then in one half cycle of the input frequency or a time equal to $1/2 f_{IN}$ the change in charge on the timing capacitor is equal to $V_{CC}/2 \times C1$. The average amount of current pumped into or out of the capacitor then is:

$$\frac{\Delta Q}{T} = I_{C(AVG)} = C1 \times \frac{V_{CC}}{2} \times (2f_{IN}) = V_{CC} \times f_{IN} \times C1$$

The output circuit mirrors this current very accurately into the load resistor R1 connected to ground, such that

Applications Information (Continued)

capacitor, then, $V_o = i_c \times R_1$, and the total conversion equation becomes:

$$V_o = V_{CC} \times f_{IN} \times C_1 \times R_1 \times K$$

Where K is the gain constant—typically 1.0.

The size of C2 is dependent only on the amount of ripple voltage allowable and the required response time.

CHOOSING R1 AND C1

There are some limitations on the choice of R1 and C1 which should be considered for optimum performance. The timing capacitor also provides internal compensation for the charge pump and should be kept larger than 100 pF for very accurate operation. Smaller values can cause an error current on R1, especially at low temperatures. Several considerations must be met when choosing R1. The output current at pin 3 is internally fixed and therefore V_o/R_1 must be less than or equal to this value. If R1 is too large, it can become a significant fraction of the output impedance at pin 3 which degrades linearity. Also output ripple voltage must be considered and the size of C2 is affected by R1. An expression that describes the ripple content on pin 3 for a single R1C2 combination is:

$$V_{RIPPLE} = \frac{V_{CC}}{2} \times \frac{C_1}{C_2} \times \left(1 - \frac{V_{CC} \times f_{IN} \times C_1}{I_2} \right) \text{ pk-pk}$$

It appears R1 can be chosen independent of ripple,

however response time, or the time it takes V_{OUT} to stabilize at a new voltage, increases as the size of C2 increases so a compromise between ripple, response time, and linearity must be chosen carefully.

As a final consideration, the maximum attainable input frequency is determined by V_{CC} , C1 and I_2 :

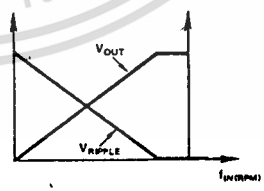
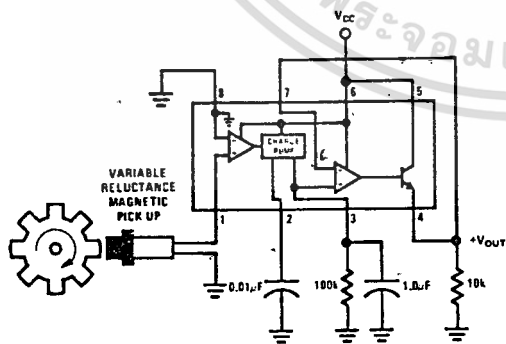
$$f_{MAX} = \frac{I_2}{C_1 \times V_{CC}}$$

USING ZENER REGULATED OPTIONS (LM2917)

For those applications where an output voltage or current must be obtained independent of supply voltage variations, the LM2917 is offered. The most important consideration in choosing a dropping resistor from the unregulated supply to the device is that the tachometer and op amp circuitry alone require about 3 mA at the voltage level provided by the zener. At low supply voltages there must be some current flowing in the resistor above the 3 mA circuit current to operate the regulator. As an example, if the raw supply varies from 9 to 16V, a resistance of 470Ω will minimize the zener voltage variation to 160 mV. If the resistance goes under 400Ω or over 600Ω the zener variation quickly rises above 200 mV for the same input variation.

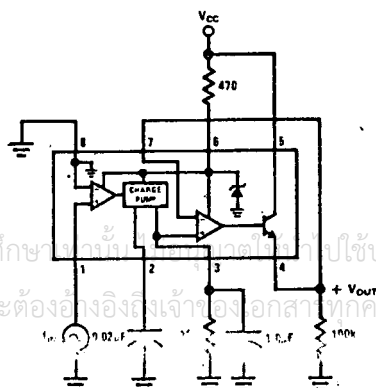
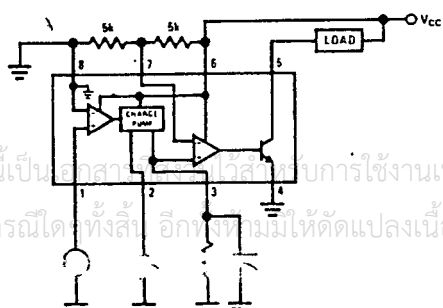
Typical Applications

Minimum Component Tachometer

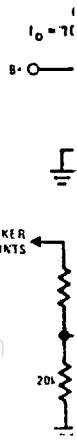


Zener Regulated Frequency to Voltage Converter

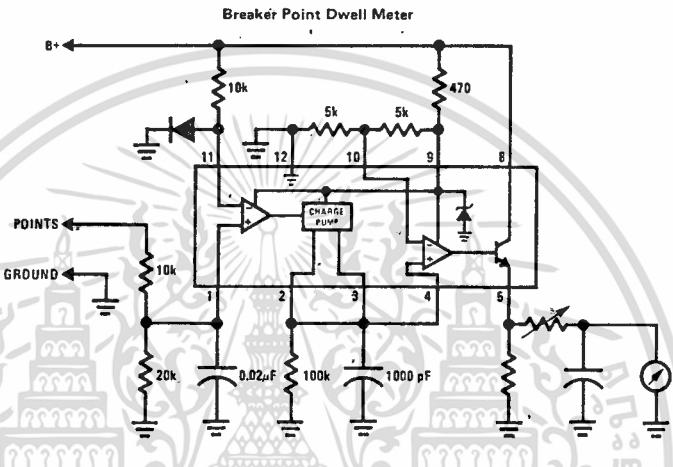
"Speed Switch" Load is Energized When $f_{IN} \geq \frac{1}{2RC}$



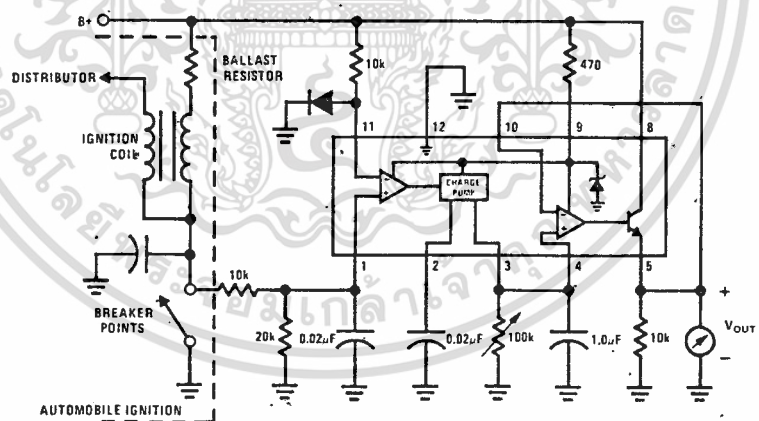
เอกสารนี้เป็นเอกสารตัวอย่างสำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่ควรนำไปใช้ประโยชน์ทางการค้า
ไม่ว่ากรณีใดก็ตาม ขอสงวนสิทธิ์ในข้อกำหนดและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีกรณีไปใช้



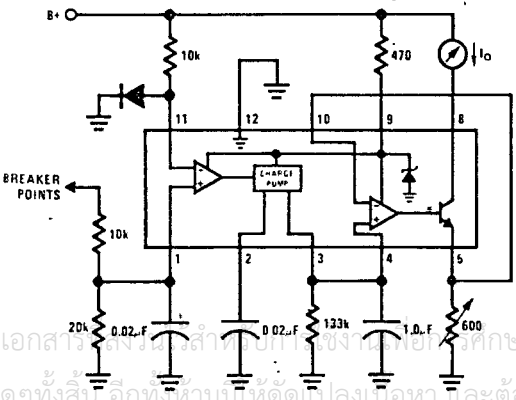
Typical Applications (Continued)



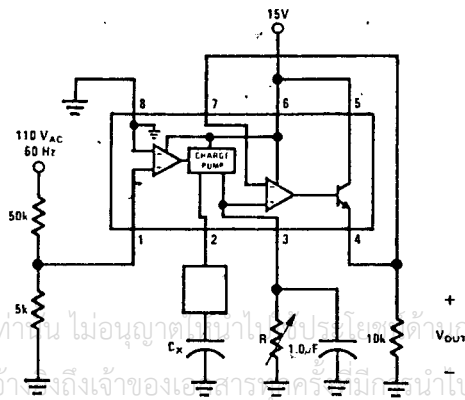
Voltage Driven Meter Indicating Engine RPM
 $V_o = 6V @ 400 \text{ Hz or } 6000 \text{ ERPM (8-Cylinder Engine)}$



Current Driven Meter Indicating Engine RPM
 $I_o = 10 \text{ mA} @ 300 \text{ Hz or } 6000 \text{ ERPM (6 Cylinder Engine)}$

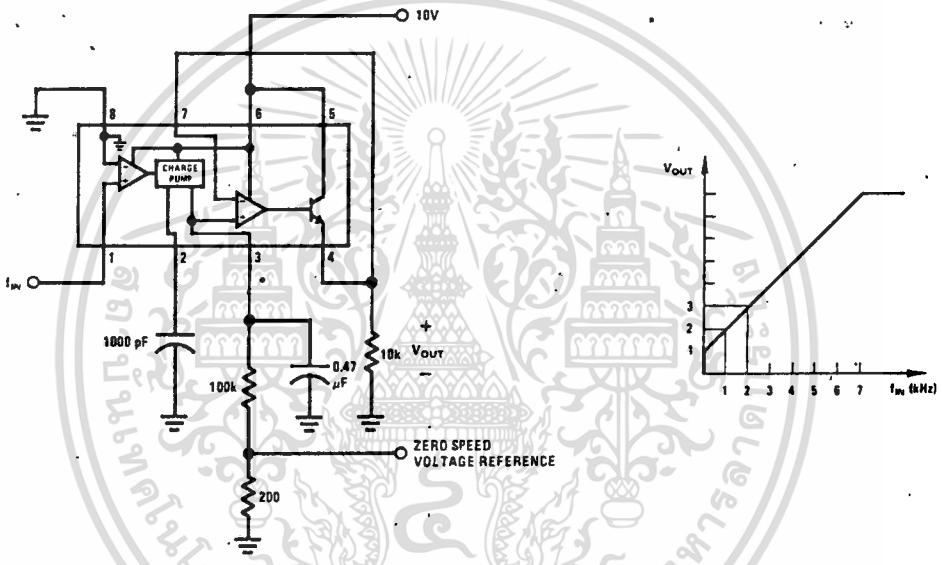


Capacitance Meter
 $V_{OUT} = 1-10V \text{ for } C_x = 0.01 \text{ to } 0.1 \text{ mFd (R} = 111k)$

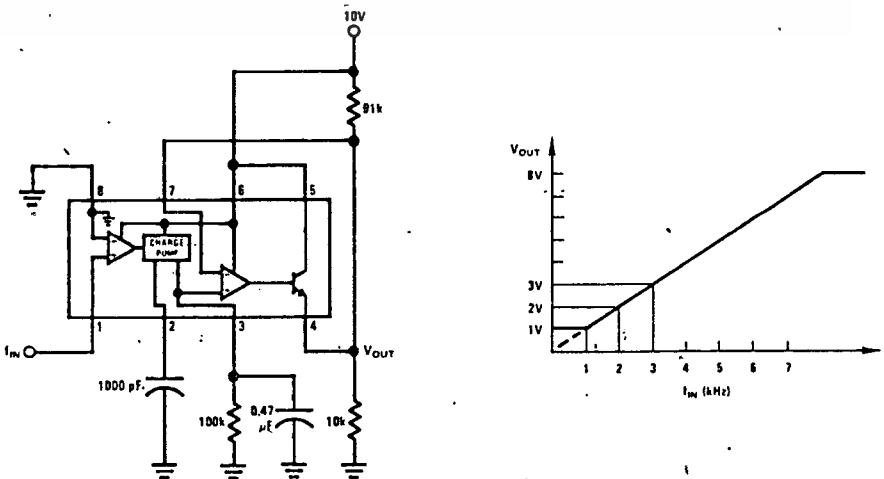


Typical Applications (Continued)

Changing the Output Voltage for an Input Frequency of Zero



Changing Tachometer Gain Curve or Clamping the Minimum Output Voltage



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่มีการณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้ สำเร็จลุล่วงได้ด้วยดี ก็ด้วยความช่วยเหลือ และคำแนะนำ จาก อาจารย์ ดร. แดเนี่ยล บริน ซึ่งเป็นอาจารย์ที่ปรึกษาและจาก คุณวันชัย ร็วรุจา ซึ่งได้ให้ความช่วยเหลือเป็นอย่างดีโดยตลอด

ทางผู้จัดทำขอขอบคุณ ทุก ๆ ท่านที่ได้กล่าวมา และผู้ที่ได้ให้การช่วยเหลืออื่น ๆ ที่ไม่ได้กล่าวมายไว้ ณ ที่นี้ด้วย



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. Stout and Kaufman, "Operational Amplifier Circuit Design", McGraw-Hill, pp. 8.1-8.2, pp. 13.4-13.6, 1976.
2. Essex Electronics Centre, "Essex Forth Microcard - Technical Manual", Essex Electronics Centre, 1984.
3. Rockwell International Corporation, "RSC - Forth User's Manual", Rockwell International Corporation, 1983.
4. National Semiconductor Corporation, "LINEAR DATABOOK", National Semiconductor Corporation, 1982.
5. R.M. Marston, "110 Operational Amplifier Projects", Newnes Technical Books, p. 47, 1975.
6. U. Tietze - Ch. Schenk, "Advanced Electronic Circuits", Springer - Verlag, p. 2, 1978.
7. บริษัท ซีเอ็ดยูเคชั่น จำกัด. "คู่มือ / เทียบ เบอร์ ไอซี TTL", บริษัท ซีเอ็ดยูเคชั่น จำกัด, พ.ศ. 2529.