ปีการศึกษา 2530

ปริญญานิพนธ์ ชั้นปีที่ 4

เรื่อง

การออกแบบและสร้างมอสเฟทกำลังชนิดดีมอสแบบเอ็นแชนแนล

Design and Fabrication of N-channel DMOS Power MOSFETs

โดย

นาย วิวัฒน์ เบญจศิลารักษ์

เลขประจำตัว 271194

อาจารย์ที่ปรึกษา

อ.. สมชัย วงษ์เมตตา

รศ.ดร.. สมเกียรติ ศุภเดช

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ปริญญานิพนธ์ปีการศึกษา 2530

เรื่อง การออกแบบและสร้างมอสเฟทกำลังชนิดดีมอสแบบเอ็นแชนแนล

ผู้จัดทำ

1.นาย วิวัฒน์ เบญจศิลารักษ์ เลขประจำตัว 271194

อ. สมชัย วงษ์เมตตา อาจารย์ที่ปรึกษา
(.....)

รศ.ดร. สมเกียรติ ศุภเดช อาจารย์ที่ปรึกษา
(.....)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

การออกแบบและสร้างมอสเฟทกำลังชนิดดีมอสแบบเอ็นแชนแนล

นาย วิวัฒน์ เบญจศิลารักษ์
เลขประจำตัว 271194
อาจารย์ที่ปรึกษา
อ. สมชัย วงษ์เมตตา
รศ.ดร. สมเกียรติ ศุภแสช
ปีการศึกษา 2530

บทคัดย่อ

มอสเฟท (MOSFET) เป็นอุปกรณ์ที่อาศัยการทำงานของประจุพาหะส่วนมาก ทำให้มีเสถียรภาพทางอุณหภูมิและไม่มีเวลาหน่วงของการสวิทช์ที่เกิดจากประจุพาหะส่วนน้อย ในอดีตมอสเฟทที่ได้รับการพัฒนาออกมาจะมีความสามารถทางกระแสค่อนข้างต่ำ ไม่สามารถนำมาใช้เป็นอุปกรณ์กำลังได้ แต่ว่าเมื่อไม่นานมานี้เองได้มีการพัฒนาโครงสร้างของมอสเฟทให้มีความสามารถทางกระแสและโวลท์เตจสูงกว่ามอสเฟทในอดีตอย่างมากมาย มอสเฟทดังกล่าวเรียกว่า เพาเวอร์มอสเฟท (POWER MOSFET) ซึ่งในปัจจุบันมอสเฟทดังกล่าวได้รับความนิยมนำไปใช้งานอย่างกว้างขวาง เช่น ในเครื่องเสียงคุณภาพสูงเป็นต้น

สำหรับในปริญญานิพนธ์ฉบับนี้จะได้กล่าวถึงการออกแบบและการสร้างดีมอสแบบเอ็นแชนแนลเอ็นฮานซ์เม้นท์ (N - channel enhancement DMOS) ซึ่งเป็นเพาเวอร์มอสเฟทชนิดหนึ่งที่ได้รับความนิยมอย่างสูงในปัจจุบัน ผลจากการศึกษาและทดลองนี้จะเป็นแนวทางในการพัฒนาเพาเวอร์มอสเฟทที่มีคุณสมบัติที่ดียิ่งขึ้นต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Abstract

Because MOSFET are majority-carrier devices ; therefore , they exhibit good thermal stability and no switching delay arising from minority-carrier storage. Historically, MOSFET devices have low current-handling capacity so we can not use MOSFET as a power devices. But recent advances in processing technology and the introduction of new device structures have allowed dramatic improvement in the current , voltage , and power-handling capabilities of MOSFET devices.

In this thesis , the process design , fabrication techniques and Experimental results of the n-channel enhancement DMOS are reported. The experimental results are useful for development and fabrication of Power MOSFET.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

บทที่ 1	บทนำ	1
บทที่ 2	ทฤษฎีการทำงานของดีมอส (DMOS)	12
บทที่ 3	การออกแบบและการสร้างดีมอส (DMOS)	30
บทที่ 4	การทดลองและผลการทดลอง	41
บทที่ 5	สรุปและวิจารณ์	50
กิตติกรรมประกาศ		52
เอกสารอ้างอิง		53

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

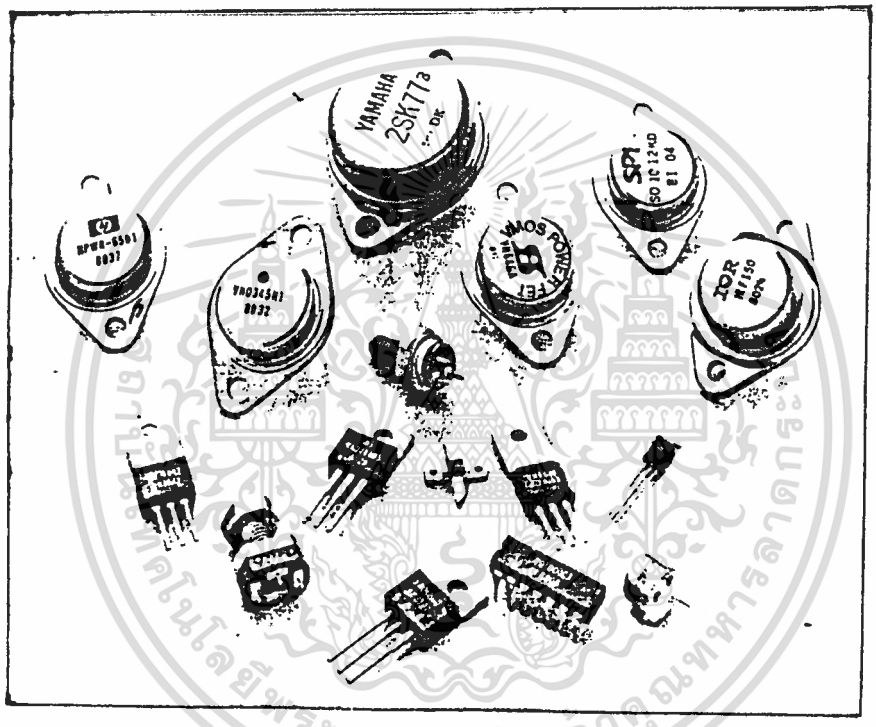
1.1 วิวัฒนาการของเพาเวอร์เฟท (Power FET)

หลักการของเฟท (FET) ได้ถูกค้นพบครั้งแรกโดยนักฟิสิกส์ชาวสหรัฐ Julius Lilienfeld แห่งมหาวิทยาลัย Lipzig ต่อมาอีก20ปี นักฟิสิกส์หลายท่านก็ได้พัฒนาหลักการดังกล่าวที่ค้นพบให้ก้าวหน้าต่อไปอีกจนกระทั่งถึงปี ค.ศ. 1964 Zuleeg และ Tenzmer ได้ตีพิมพ์บทความออกเผยแพร่ ซึ่งบทความทั้งสองดังกล่าวมีอิทธิพลอย่างมากต่อหลักการพื้นฐานของเพาเวอร์เฟทในปัจจุบัน

ในเฟททั่วๆไปจะมีข้อจำกัดคือกระแสที่ไหลจะไหลในแนวนอนซึ่งมีผลทำให้กระแสของเฟทมีค่าต่ำ ในสมัยก่อนถ้าต้องการเฟทที่มีกระแสสูงๆ จะสามารถทำได้โดยการเพิ่มขนาดของเฟทให้ตัวใหญ่ขึ้น แต่การกระทำดังกล่าวจะไปเพิ่มค่าคาปาซิแตนซ์แฝงภายในเฟท จะมีผลทำให้การตอบสนองความถี่ลดลง ด้วยเหตุผลดังกล่าวนี้เองทำให้มีการพัฒนาเทคโนโลยีในการสร้างเฟทอย่างกว้างขวางเพื่อแก้ปัญหาดังกล่าว เพาเวอร์เฟทที่ได้รับการพัฒนาออกมาได้แก่ VMOS (Vertical MOS),V - JFET (Vertical JFET) และ DMOS (Double - diffuse MOS) เป็นต้น สำหรับในรายงานฉบับนี้จะกล่าวถึงการออกแบบและการสร้างดีมอส (DMOS) ซึ่งจะได้กล่าวต่อไป ในรูปที่ 1.1 แสดงให้เห็นถึงเพาเวอร์เฟทแบบต่างๆที่มีขายในท้องตลาด

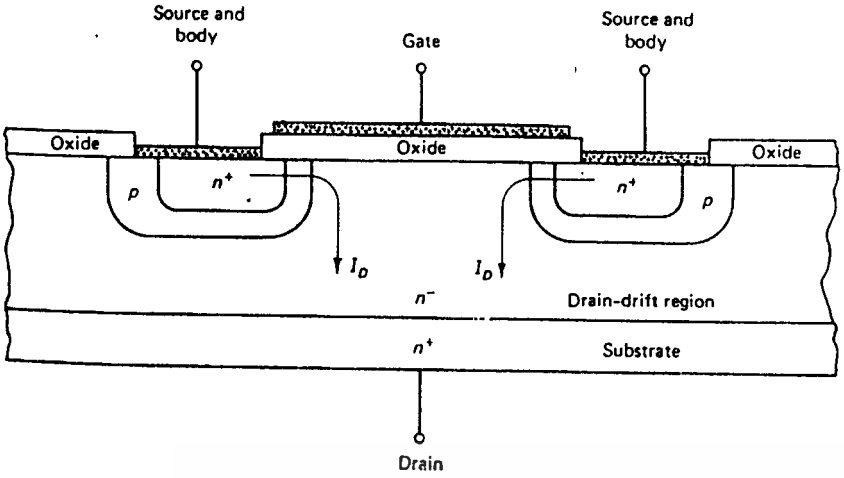
โครงสร้างภายในของเพาเวอร์เฟทแบบต่างๆแสดงให้เห็นได้ดังรูปที่ 1.2 เนื่องจากดีมอสที่เราทำการออกแบบและสร้างนั้นจะใช้หลักการทำงานของมอสเฟท (MOSFET) ดังนั้นเพื่อง่ายต่อการเข้าใจจะได้กล่าวถึงหลักการทำงานทั่วๆไปของมอสเฟทก่อน หลังจากนั้นจะได้กล่าวถึงหลักการทำงานของดีมอส (DMOS) ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

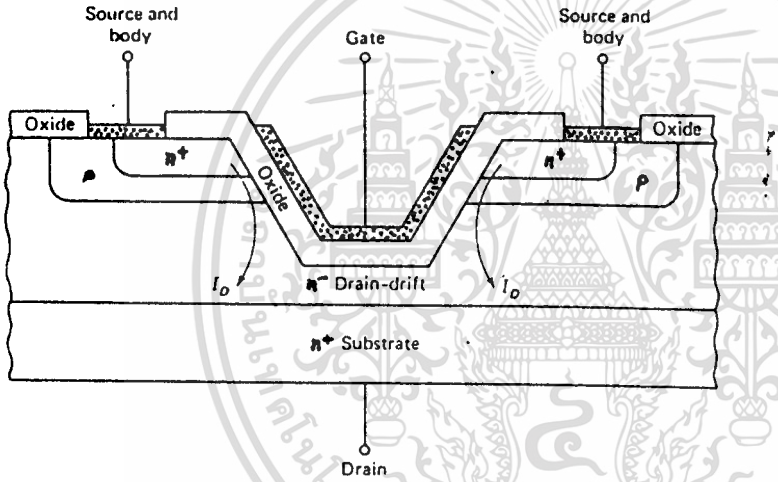


รูปที่ 1.1 เพาเวอร์เฟท (Power FET)
แบบต่างๆ

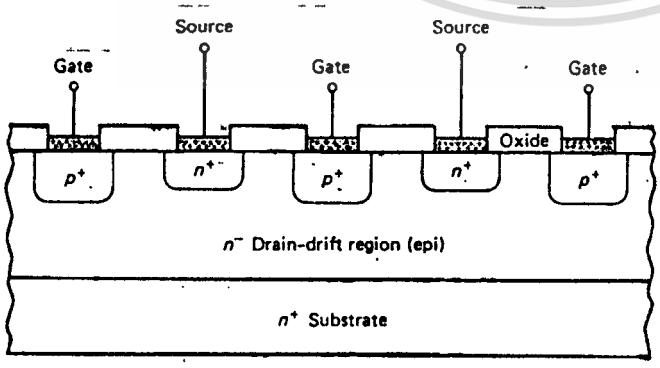
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



DMOS



VMOS



SIT

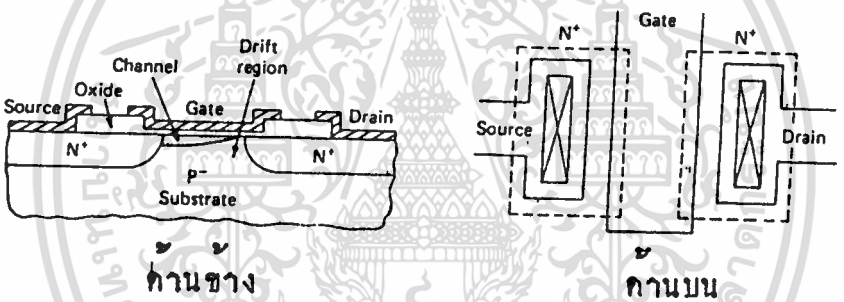
รูปที่ 1.2 โครงสร้างของเพาเวอร์เฟทแบบต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.2 <u>หลักการทำงานของมอสเฟท</u> (MOSFET)

ในอดีตอุปกรณ์ประเภทกำลังส่วนมากจะเป็นอุปกรณ์ประเภทไบโพลาร์ได้แก่ ไบโพลาร์ทรานซิสเตอร์, SCRs , triacs เป็นต้น เทคโนโลยีของมอสยังคงจำกัดอยู่ที่โวลท์เตจและกระแสต่ำอยู่อย่างไรก็ตามปัจจุบันอุปกรณ์กำลังที่นิยมใช้ได้มีการเปลี่ยนรูปโฉมไปจากแต่ก่อนมาก ด้วยการใช้เทคโนโลยีและโครงสร้างที่ได้รับการพัฒนาปรับปรุงให้ดีกว่าอุปกรณ์ในอดีต มอสทรานซิสเตอร์ได้มีการออกแบบโครงสร้างที่ต่างไปจากมอสในอดีตเพื่อเพิ่มความสามารถทางกระแสและโวลท์เตจให้สูงขึ้น

มอสเฟทในอดีตความสามารถทางกระแสและโวลท์เตจจะต่ำอยู่ไม่สามารถใช้เป็นอุปกรณ์กำลังได้ สามารถแสดงโครงสร้างให้เห็นได้ดังรูปที่ 1.3



รูปที่ 1.3 โครงสร้างของ NMOS

หลักการทำงานพื้นฐานของมอสเฟทจะอาศัยการควบคุมความนำไฟฟ้าที่ผิวใต้เกท ขณะศักดาที่เกทเป็นลบจะไม่มีกระแสไหลแต่เมื่อศักดาที่เกทเป็นบวกเทียบกับซอส จะมีผลทำให้โฮลที่อยู่ใกล้ๆผิวถูกผลักออกไปจากบริเวณผิวจนในที่สุดทำให้เกิดชั้นกลับชนิดเอ็นที่ผิวขึ้นเกิดเป็นช่องทางเดินกระแส

รูปที่ 1.4 แสดงให้เห็นถึงแถบพลังงานของมอสเฟทขณะที่ได้รับแรงดันไบอัสที่เกทต่างๆกัน ขณะที่ระดับพลังงานเฟอร์มิ E_f ใกล้กับแถบวาเลนซ์บริเวณผิวจะมีคุณสมบัติเป็นสารกึ่งตัวนำชนิดพีมากกว่าบริเวณอื่นๆ เมื่อ E_f เคลื่อนห่างจากแถบวาเลนซ์จะมีผลทำให้ความหนาแน่นของโฮลที่ผิวมีค่าลดลง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จนกระทั่งโฮลที่ผิวหมดไป เมื่อ E_f ตัดกับระดับพลังงานกึ่งกลาง E_i จะทำให้ที่ผิวเกิดชั้นกลับชนิดเอ็นขึ้น ถ้า $\phi_s = 2\phi_f$ นั่นคือเมื่อผลต่างของ E_f และ E_i ที่บริเวณใต้ผิวลงไปมีค่าใกล้เคียงกับผลต่างของ E_f และ E_i ที่ผิว เราสามารถนิยามได้ว่าศักดาไบอัสที่เกทขณะนี้คือค่าแรงดันวิกฤติ (threshold voltage) V_{TH} จากนิยามดังกล่าวทำให้ได้สมการดังนี้

$$V_{TH} = \phi_{MS} - \frac{Q_f}{C_o} + 2\phi_f + \frac{\sqrt{2q\epsilon_{Si}\epsilon_0 N_A(2\phi_f + V_{SSub})}}{C_o} \qquad (1.1)$$

ϕ_{MS} = ผลต่างของค่าฟังชั่นงาน (work function) ของโลหะกับสารกึ่งตัวนำ

Q_f = ประจุที่รอยต่อของ Si/SiO_2

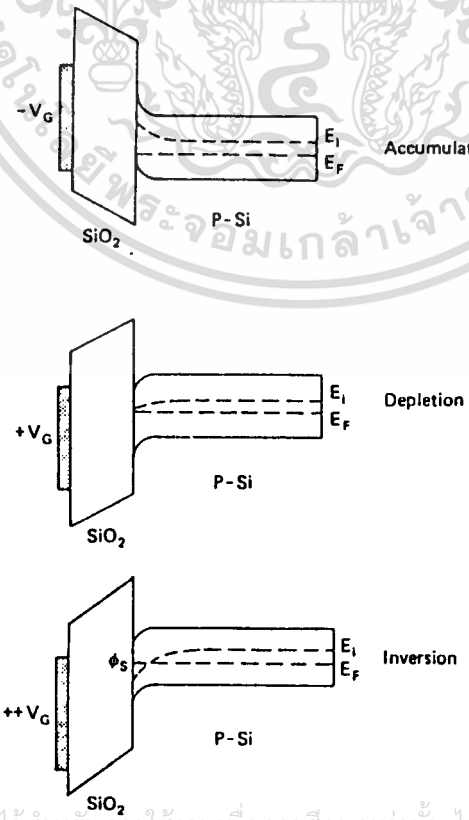
C_o = ความจุไฟฟ้าที่เกทออกไซด์

ϵ_{Si} = ค่าคงที่ไดอิเลคทริคของซิลิกอน

ϵ_0 = ค่า permittivity ในสูญญากาศ(8.86×10^{-14} F/cm)

N_A = ความหนาแน่นของอะตอมสารเจือบริเวณฐานรอง

V_{SSub} = ศักดาไฟฟ้าระหว่างซอสกับฐานรอง



รูปที่ 1.4 แถบพลังงานในโครงสร้างของมอส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขณะที่ศักดาที่เกท V_{GS} น้อยกว่า V_{TH} แต่มีค่าสูงพอที่จะทำให้ ϕ_s มีค่าอยู่เหนือระดับพลังงานกึ่งกลาง ความหนาแน่นของอิเลคตรอนที่ผิวจะเปลี่ยนแปลงในลักษณะเอ็กโปเนนเชียลกับ ϕ_s ดังนั้นที่ขอบเขตการทำงานนี้จะได้ความสัมพันธ์ของกระแสเดรนกับศักดาที่เกทดังนี้

$$I_{DS} = Ke^{qV_{GS}/nkT}(1 - e^{-qV_{DS}/kT}) \qquad (1.2)$$

V_{GS} = ศักดาระหว่างเกทกับซอส
V_{DS} = ศักดาระหว่างเดรนกับซอส $\qquad n \simeq 1 + \frac{C_D}{C_o}$

ค่า K ขึ้นอยู่กับโครงสร้างทางเรขาคณิตของมอสเฟทและพารามิเตอร์ต่างๆของสารที่ใช้สร้าง ค่า C_D และ C_O เป็นค่าความจุไฟฟ้าของบริเวณปลอดพาหะและค่าความจุไฟฟ้าของเกทออกไซด์ตามลำดับ สามารถแสดงความสัมพันธ์ได้ดังสมการที่ 1.3 และ 1.4

$$C_D \simeq \sqrt{\frac{q\epsilon_{Si}\epsilon_0 N_A}{2(\phi_s + V_{SSub})}} \qquad (1.3)$$

$$C_o \simeq \frac{\epsilon_{ox}\epsilon_0}{t_{ox}} \qquad (1.4)$$

เมื่อ ε_{OX} = ค่าคงที่ไดอิเลคตริกของ SiO_2
t_{OX} = ความหนาของเกทออกไซด์

หันที่ที่เกิดชั้นกลับอย่างสมบูรณ์นั่นคือค่าศักดาที่เกทมีค่าสูงกว่าค่าแรงดันวิกฤติ V_{TH} กราฟคุณสมบัติของมอสเฟทสามารถแสดงได้ดังรูปที่ 1.5 สมการความสัมพันธ์ระหว่างค่าต่างๆสามารถแสดงได้ดังนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ช่วงเชิงเส้น

$$I_{DS} \simeq \frac{W}{L}\mu C_o\left(V_{GS} - V_{TH} - \frac{V_{DS}}{2}\right)V_{DS} \qquad (1.5)$$

$$R_{On} \triangleq \frac{\partial V_{DS}}{\partial I_{DS}} \simeq \frac{1}{(W/L)\mu C_o(V_{GS} - V_{TH})} \qquad (1.6)$$

เมื่อ W = ความกว้างของแชนแนล

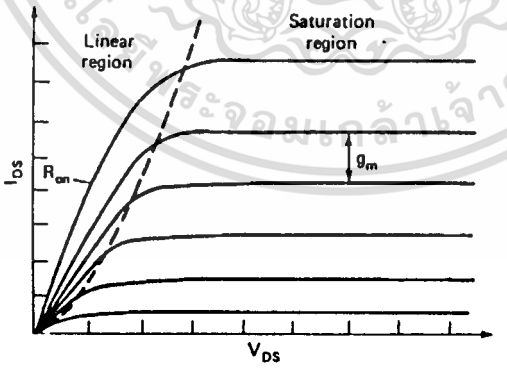
L = ความยาวของแชนแนล

μ = ค่าความคล่องตัวของอิเลคตรอนในชั้นกลับ

ช่วงอิ่มตัว

$$I_{DS} \simeq \frac{\mu C_o W}{2L}(V_{GS} - V_{TH})^2 \qquad (1.7)$$

$$g_m \triangleq \frac{\partial I_{DS}}{\partial V_{GS}} = \frac{1}{R_{On}} \simeq \frac{W}{L}\mu C_o(V_{GS} - V_{TH}) \qquad (1.8)$$



รูปที่ 1.5 กราฟความสัมพันธ์ของมอสเฟทขณะ $V_{GS} > V_{TH}$

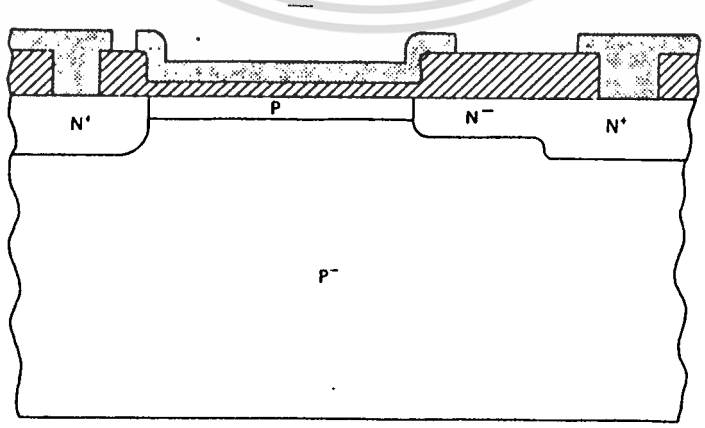
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากที่กล่าวมาข้างต้นจะพบว่ามอสเฟทธรรมดามีข้อจำกัดอยู่หลายอย่างดังนี้

1 ความยาวของแชนแนล L ถูกกำหนดโดยความละเอียดของขบวนการโฟโตลิโธกราฟี ทำให้ไม่สามารถออกแบบมอสเฟทที่มีความยาวแชนแนลสั้นๆได้

2 บริเวณปลอดพาหะที่รอยต่อบอดี้–เดรนจะเกิดในขอบเขตของส่วนบอดี้มากกว่าในเดรน เพราะว่าในส่วนเดรนมีความหนาแน่นของสารเจือมากกว่าในส่วนบอดี้ ดังนั้นถ้าต้องการมอสเฟทที่ทนโวลท์เตจสูงๆก็ต้องใช้มอสเฟทที่มีความยาวแชนแนลยาว ซึ่งการเพิ่มความยาวแชนแนลจะทำให้ความสามารถทางกระแสของมอสเฟทลดลงรวมทั้งค่าทรานคอนดักแตนซ์ก็ยังลดลงอีกด้วย

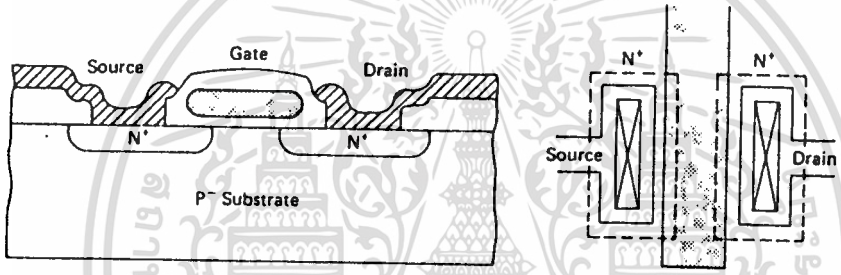
เพื่อแก้ปัญหาดังกล่าวจึงได้มีการเพิ่มส่วนของเดรนที่มีความหนาแน่นของสารเจือน้อยๆเข้าไปดังแสดงในรูปที่ 1.6 เทคนิคต่างๆได้รับการพัฒนาขึ้นระหว่างปีค.ศ. 1965–1975 โครงสร้างดังกล่าวทำให้บริเวณปลอดพาหะที่เดรนมีบริเวณกว้างเข้าไปในส่วน N^- มากขึ้น ทำให้ความสามารถทางโวลท์เตจของมอสเฟทมีค่าสูงขึ้น อย่างไรก็ตามความยาวแชนแนลของมอสเฟทยังคงยาวอยู่ความยาวของแชนแนลจะมีผลอย่างมากต่อความสามารถทางกระแสและโวลท์เตจ ดังนั้นในปี ค.ศ. 1970 จึงได้มีการสร้างดีมอส (DMOS) ขึ้น โครงสร้างที่ออกแบบมาทำให้ดีมอส (DMOS) เป็นอุปกรณ์ที่ทนโวลท์เตจได้สูงในขณะเดียวกันก็มีแชนแนลที่สั้นมากๆ ความหวังที่จะใช้มอสเฟทเป็นอุปกรณ์กำลังก็เป็นจริงขึ้นมา



รูปที่ 1.6 แสดงให้เห็นส่วนเดรนที่มีความหนาแน่นของสารเจือต่ำ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เพาเวอร์มอสเฟทยังคงได้รับการพัฒนาต่อไปอีก เกทของมอสเฟทในอดีตจะสร้างในลักษณะของเกทโลหะซึ่งมีข้อเสียอยู่ จึงได้มีการสร้างเกทที่แตกต่างออกไปคือสร้างเป็นเกทซิลิกอนดังแสดงในรูปที่ 1.7 โครงสร้างดังกล่าวทำให้ค่าความจุไฟฟ้าที่ไม่ต้องการมีค่าลดลงดังนั้นอัตราการทำงานแบบสวิชต์จะเร็วกว่าแบบเกทโลหะ นอกจากนี้ในกรณีที่เกทเป็นซิลิกอนชนิดพี อิออนบวกในซิลิกอนจะเสมือนกับเป็นแรงดันที่เกททำให้แรงดันวิกฤต V_T มีค่าน้อยลงกว่าปกติราว 1 โวลท์เมื่อเทียบกับมอสเฟทที่ใช้เกทโลหะ



รูปที่ 1.7 ลักษณะโครงสร้างของ Silicon-gate

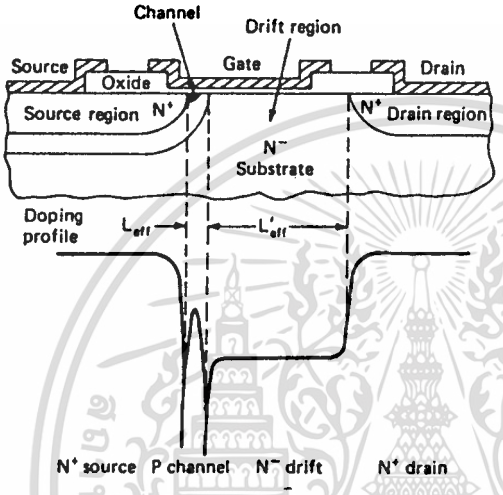
1.3 <u>โครงสร้างของ DMOS</u> (Double - Diffused MOS) แบบต่างๆ

โครงสร้างของดีมอส (DMOS)แบบแรกสามารถแสดงได้ดังรูปที่ 1.8 เป็นดีมอสที่มีโครงสร้างในแนวนอน ความยาวของแชนแนลเกิดจากการที่สารเจือแต่ละชนิดมีความสามารถในการแพร่ต่างกัน การควบคุมความยาวแชนแนลและความหนาแน่นของสารเจือในแชนแนลหรือบอดี้ (body) มีลักษณะคล้ายคลึงกับการควบคุมในเทคโนโลยีการสร้างไบโพลาร์ทรานซิสเตอร์ ดีมอสดังกล่าวโดยทั่วๆไปเรียกว่า LDMOS ส่วนที่แตกต่างไปจากมอสเฟทธรรมดามีดังนี้

1 เพราะว่าความยาวของแชนแนล L ถูกกำหนดโดยความสามารถในการแพร่ของสารเจือที่แตกต่างกันในทิศทางเดียวกันจากจุดเริ่มต้นเดียวกันดังนั้นความยาวของแชนแนลที่ได้จะมีค่าประมาณ 1 ถึง 2 μm

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2 ส่วนของบอดี้มีความหนาแน่นของสารเจือมากกว่าส่วนเดรน (N^-) ขณะที่รอยต่อระหว่างเดรนกับบอดี้ได้รับการไบอัสย้อนกลับจะพบว่าบริเวณปลอดปลอดพาหะจะขยายเข้าไปในส่วนของเดรนมากกว่าขยายเข้าไปในส่วนของบอดี้ มีผลทำให้ค่าแรงดันพังทลายที่รอยต่อดังกล่าวมีค่าสูงกว่าปกติ

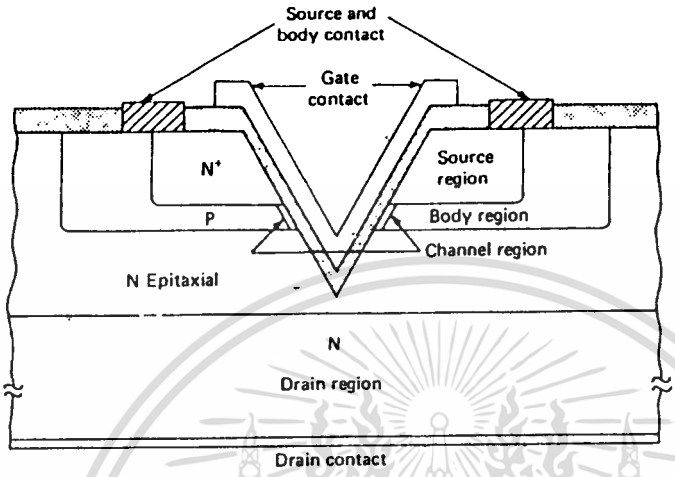


รูปที่ 1.8 แสดงโครงสร้างของ LDMOS

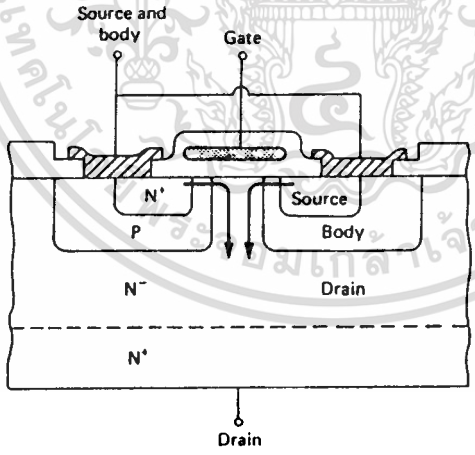
โครงสร้างของ DMOS ที่แตกต่างออกไปจาก LDMOS ได้แก่ VMOS และ VDMOS ดังแสดงในรูปที่ 1.9 และรูปที่ 2.0ตามลำดับ DMOS ทั้งสองมีหลักการคล้ายคลึงกับ LDMOS เพียงแต่ว่าส่วนของเดรน (N^+) จะอยู่ที่ด้านหลังของอุปกรณ์และกระแสที่ไหลในตัว DMOS ดังกล่าวจะไหลในแนวดิ่งมากกว่าในแนวนอน ในปัจจุบันการสร้างเพาเวอร์มอสเฟทเป็นอุปกรณ์เดี่ยวๆโดยมากจะมีโครงสร้างในลักษณะของ VDMOS อย่างไรก็ตามการใช้เพาเวอร์มอสเฟทเป็นอุปกรณ์กำลังในวงจรไอซียังคงต้องใช้โครงสร้างของ LDMOS อยู่

จากลักษณะของ DMOS ที่กล่าวมาจะพบว่า DMOS ที่ได้รับความนิยมนำไปใช้งานจะมีเพียงเฉพาะ LDMOS และ VDMOS เท่านั้นสำหรับในปริญญานิพนธ์ฉบับนี้จะได้กล่าวถึงแต่การสร้างและการออกแบบ VDMOS เท่านั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 1.9 แสดงโครงสร้างของ VMOS



รูปที่ 1.10 โครงสร้างของ VDMOS

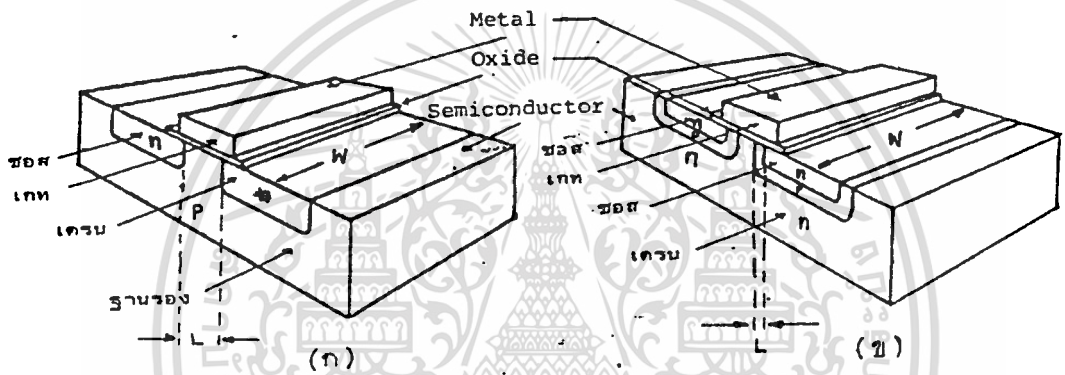
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีการทำงานของดีมอส (DMOS)

2.1 โครงสร้างและการทำงาน

ดีมอสที่ได้ออกแบบและสร้าง ในรายงานฉบับนี้ จะเป็นดีมอสแบบเอ็นแชนแนลเอ็นฮานซ์เมนท์ โครงสร้างของดีมอสนี้สามารถแสดงได้ดังรูป 2.1 โดยแสดงเปรียบเทียบความแตกต่างกับมอสเฟทธรรมดา



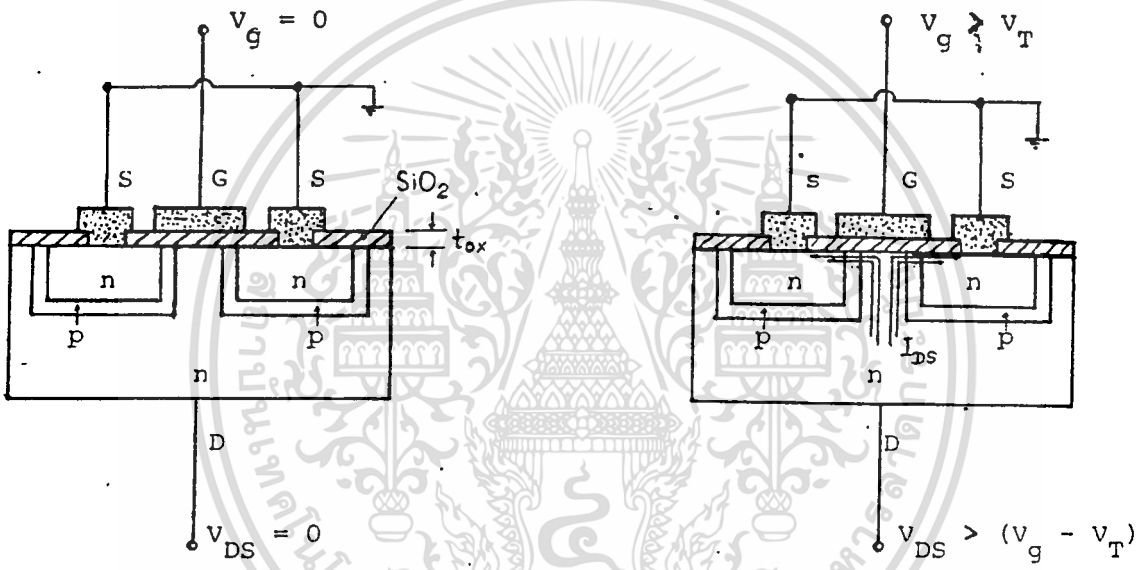
(ก) มอสเฟทธรรมดา (ข) มอสเฟทชนิดดีมอส

รูปที่ 2.1

จากรูปที่ 2.1 (ข) จะเห็นได้ว่า ดีมอสเป็นมอสเฟทที่ต้องมีการแพร่สารเจือ 2 ครั้ง เช่นเดียวกับไบโพลาร์ทรานซิสเตอร์ กระแสที่ไหลในดีมอสจะไหลทั้งในแนวดิ่งและแนวนอน ซึ่งต่างจากมอสเฟทธรรมดาที่มีกระแสไหลในแนวนอนเท่านั้น ลักษณะโครงสร้างเช่นนี้ทำให้สามารถออกแบบให้ดีมอสมีอัตราทนกำลังสูง ๆ ได้ ในรายงานฉบับนี้ จะได้กล่าวถึงการออกแบบและสร้างดีมอสแบบเอ็นแชนแนล เอ็นฮานซ์เมนท์โหมด ซึ่งเป็นโครงสร้างที่มีกระไหลจากเดรนไปยังซอสต่ำมาก ในขณะที่ส่วนเกทยังไม่ได้รับการไบอัส ดีมอสที่ทดลองสร้างขึ้นมีทั้งแบบทนกำลังต่ำ และแบบทนกำลังได้สูง ผลจากการทดลองครั้งนี้จะใช้เป็นแนวทางในการพัฒนาสร้างดีมอสทนกำลังสูงให้มีคุณสมบัติที่ดียิ่งขึ้นต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ขณะที่ส่วนเกทไม่ได้รับการไบอัส จะไม่มีแชนแนลเกิดขึ้น ในช่วงแรกจึงต้องมีการไบอัสที่ส่วนเกทด้วยแรงดันไฟบวกที่สูงกว่าแรงดันวิกฤติ V_T (Threshold Voltage) เพื่อให้เกิดแชนแนลในแนวนอนขึ้นทั้งสองด้าน เมื่อมีไบอัสที่ส่วนเดรนและซอส จะทำให้มีกระแสไหลในแนวดิ่งจากส่วนเดรน และแยกไหลเป็นกระแสในแนวนอนผ่านแชนแนลไปยังส่วนซอส ดังแสดงในรูปที่ 2.2



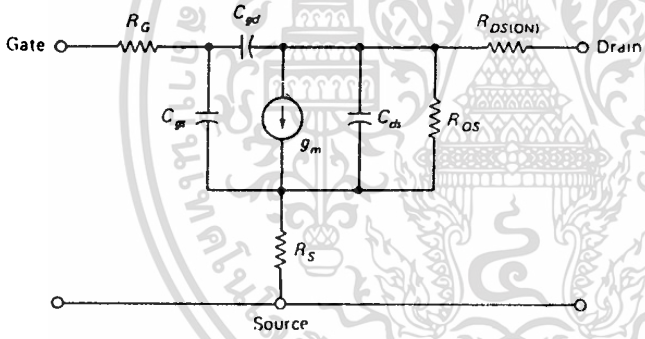
รูปที่ 2.2 ดีมอสแบบเอ็นแชนแนลเอ็นฮานซ์เมนท์ เมื่อได้รับแรงดันไบอัสต่างๆกัน

จากการทำงานดังกล่าวข้างต้นจะเห็นว่าดีมอสมีกระแสไหลจากส่วนเดรนไปยังซอสมากกว่ามอสเฟทธรรมดาประมาณ2เท่า ลักษณะโครงสร้างของดีมอสนี้ยังสามารถออกแบบให้มีกระแสไหลเข้าโดยรอบส่วนซอสทั้ง3ด้านหรือมากกว่า3ด้านก็ได้ แล้วแต่การออกแบบซึ่งจะทำให้ดีมอสสามารถควบคุมการไหลของกระแสได้สูงขึ้น ในหัวข้อต่อไปจะได้กล่าวถึงลักษณะทางสเตติค (static) และไดนามิค (Dynamic) ของดีมอสโดยพยายามวิเคราะห์ลักษณะต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ว่าเกิดขึ้นเพราะเหตุใดบ้างทำไมถึงเกิดขึ้น นอกจากนี้เรายังได้แสดงวงจรสมมูลของดีมอสในลักษณะต่างๆเพื่อความเข้าใจในคุณสมบัติของดีมอสที่กระจ่างชัดยิ่งขึ้น

การใช้งานของดีมอสที่พบบ่อยๆได้แก่ การใช้งานเป็นสวิทช์และการใช้ในวงจรขยาย ในการใช้งานเป็นสวิทช์จะเกิดพลังงานสูญเสียไม่มากนักแต่ในการนำไปใช้งานในวงจรขยายจะมีการสูญเสียพลังงานสูงมากดังนั้นจึงต้องคำนึงถึงขอบเขตความปลอดภัย (SOA) ของดีมอสด้วย การใช้วงจรสมมูลของดีมอสอธิบายการทำงานและปรากฏการณ์ที่เกิดขึ้นนั้นจะพบว่าวงจรสมมูลที่ใช้จะมีลักษณะที่แตกต่างกันออกไปตามการใช้งาน ไม่มีวงจรสมมูลใดที่สามารถอธิบายการทำงานได้หมดถึงจะมีก็จะต้องมีความซับซ้อนมากยากต่อการเข้าใจ วงจรสมมูลแบบง่ายๆของดีมอสสามารถแสดงได้ดังรูปที่ 2.3



รูปที่ 2.3 วงจรสมมูลแบบง่ายๆของดีมอส

2.2 คุณสมบัติทางไฟฟ้าของดีมอส

คุณสมบัติทางไฟฟ้าของดีมอสสามารถแบ่งได้เป็นสองแบบคือสเตติค (static) และไดนามิค (Dynamic) คุณสมบัติทางสเตติคโดยทั่วๆไปก็คือค่าตัวแปรทาง DC เช่น ค่าแรงดันพังทลาย , กระแสรั่วที่เกท , กระแสเดรนขณะที่ศักดาไบอัสที่เกทเป็นศูนย์ (I_{DSS}) และ On Resistance ส่วนคุณสมบัติทางไดนามิคจะบอกเกี่ยวกับตัวแปรทาง AC ได้แก่ ค่าทรานคอนดัคแตนซ์ (g_m) ,ช่วงเวลาสวิทช์ (t_{on} , t_{off}) และค่าความจุไฟฟ้า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทั้งคุณสมบัติทางสเตติคและไดนามิคจะมีบทบาทสำคัญเมื่อใดนั้น ขึ้นอยู่กับว่าเรานำไปใช้งานในด้านไหน ถ้าเราใช้ดีมอสเป็นสวิทช์คุณสมบัติทางสเตติคก็จะมีบทบาทสำคัญโดยเฉพาะค่ากระแสรั่วและค่า On Resistance หรือถ้านำไปใช้ในวงจรที่มีศักดาสูงๆค่าแรงดันพังทลายก็จะเป็นตัวแปรที่สำคัญ เมื่อเรานำดีมอสไปใช้ในวงจรขยายคุณสมบัติทางไดนามิคก็จะมีบทบาทสำคัญ ได้แก่ค่าทรานคอนดัคแตนซ์และค่าความนำทางเอ้าท์พุทโดยมีผลต่อค่าอัตราขยาย นอกจากนี้ค่าความจุไฟฟ้าจะมีผลต่อการออกแบบสวิทช์ที่มีความเร็วสูงและวงจรขยายความถี่สูงด้วย

2.2.1 <u>แรงดันพังทลาย</u>

ในดีมอสที่ได้รับการออกแบบอย่างละเอียดรอบคอบแล้ว ค่าแรงดันพังทลายที่เกิดขึ้นจะมีเพียงการพังทลายแบบอะวาล้นช์ (avalanche breakdown) เท่านั้น การพังทลายดังกล่าวเกิดจากการที่สนามไฟฟ้ามีความเข้มเพิ่มขึ้นจนมีผลไปเร่งความเร็วของประจุพาหะส่วนมากเมื่อประจุพาหะส่วนมากวิ่งไปชนกับอิเลคตรอนในโครงร่างผลึกของซิลิกอนทำให้เกิดอิเลคตรอนอิสระจำนวนมากมาย ทำนองเดียวกันอิเลคตรอนดังกล่าวก็จะถูกเร่งด้วยสนามไฟฟ้าอีกเกิดปฏิกิริยาต่อเนื่องเป็นลูกโซ่

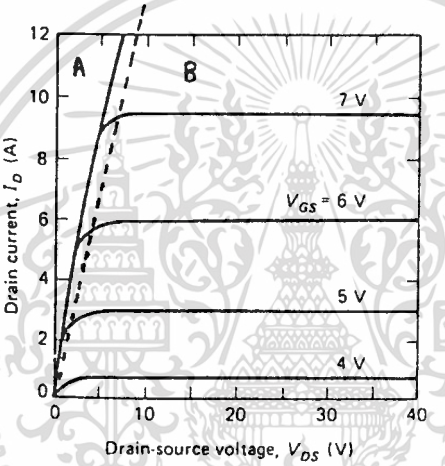
นอกจากการพังทลายแบบอะวาล้นช์แล้วยังพบว่าในดีมอสยังมีการพังทลายแบบอื่นอีก การพังทลายดังกล่าวมีผลมาจากการขยายตัวของบริเวณปลอดพาหะสามารถแบ่งได้เป็นสองแบบได้แก่ punch - through breakdown และ reach - through breakdown ขณะที่เราเพิ่มศักดาที่ขั้วเดรนจนถึงค่าหนึ่งจะพบว่าบริเวณปลอดพาหะในส่วนของบอดี้ (P) ขยายไปจนกระทั่งถึงขั้วซอส (n^+) ปรากฏการณ์ดังกล่าวเราเรียกว่า punch - through ซึ่งไม่ก่อให้เกิดความเสียหายต่อดีมอส สำหรับ reach - through breakdown นั้นเกิดจากการที่บริเวณปลอดพาหะที่เกิดขึ้นในส่วนของชั้นอิพิขยายไปจนถึงส่วนของฐานรอง เพราะว่าชั้นอิพิจะมีผลต่อความสามารถทางโวลท์เตจของดีมอส ดังนั้นปรากฏการณ์ดังกล่าวที่เกิดขึ้นจึงมีผลเสียต่อดีมอส ดังนั้นในการออกแบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดีมอสจึงควรออกแบบไม่ให้เกิดปรากฏการณ์ดังกล่าวขึ้นได้

2.2.2 คุณสมบัติทางเอ้าท์พุท

คุณสมบัติทางเอ้าท์พุทจะให้ข้อมูลที่สำคัญกับเรามากมาย คุณสมบัติดังกล่าวจะพิจารณาความสัมพันธ์ระหว่างกระแสเดรนและศักดาที่เดรนสามารถแสดงความสัมพันธ์ได้ดังรูปที่ 2.4 ขณะศักดาที่เดรนมีค่าต่ำๆกระแสเดรนจะแปรผันตามศักดาที่เดรนเรียกว่าช่วงเชิงเส้น ส่วนช่วงที่กระแสเดรนมีค่าคอนข้างคงที่ไม่แปรผันตามศักดาที่เดรนจะเรียกว่าช่วงอิ่มตัว



รูปที่ 2.4 กราฟคุณสมบัติของดีมอส

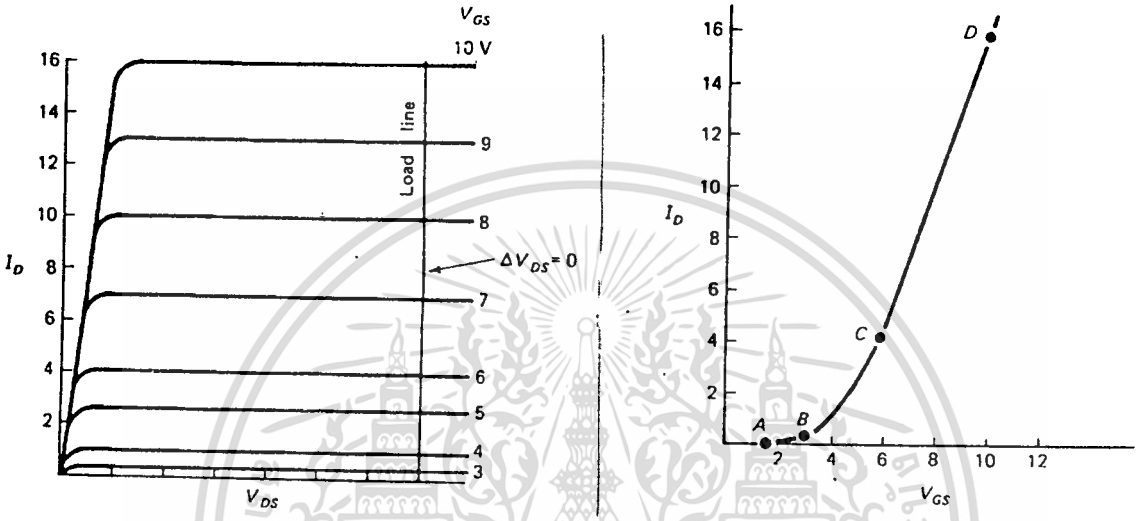
2.2.3 Transfer characteristic

Transfer characteristic ของทรานซิสเตอร์จะแสดงให้เห็นว่ากระแสทางเอ้าท์พุทสัมพันธ์กับกระแสขับทางอินพุทอย่างไรซึ่งแตกต่างไปจากมอสเฟทที่ใช้ศักดาที่เกทเป็นตัวขับทางอินพุท

เราสามารถเขียน Transfer characteristic จากกราฟคุณสมบัติของมอสเฟทง่ายๆโดยการพล็อตกราฟระหว่างกระแสทางเอ้าท์พุทกับศักดาอินพุท (ในไบโพล่าร์อินพุทจะเป็นกระแส) ซึ่งการพล็อตกราฟดังกล่าวสามารถแบ่งได้เป็นสองแบบคือ แบบสเตติคและแบบไดนามิค ในแบบสเตติคเราจะให้แรงดัน v_{DS} มีค่าคงที่กราฟที่ได้สามารถแสดงได้ดังรูปที่ 2.5 (ก)

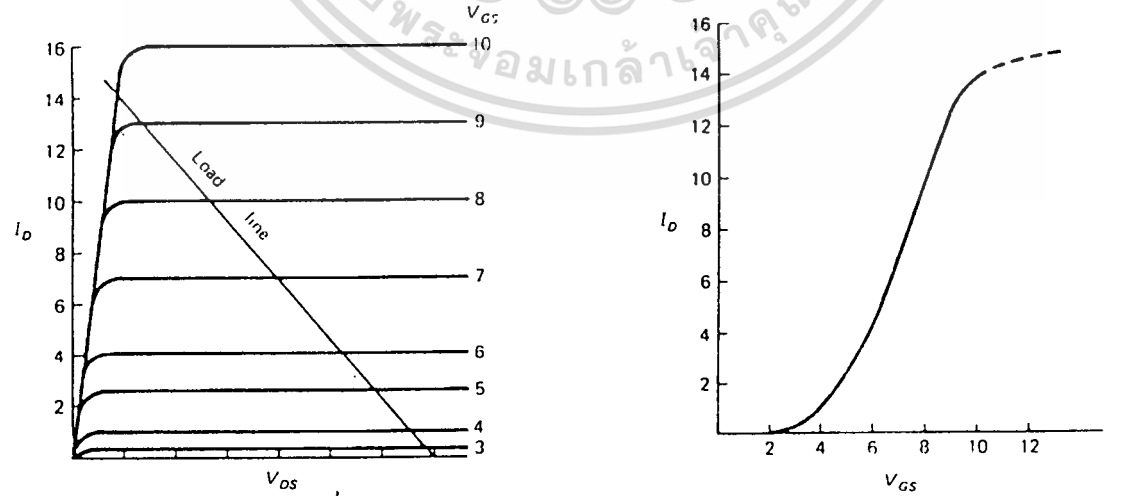
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และ 2.5(ข) สำหรับการพล็อตแบบไดนามิคเราต้องเขียน load line บนกราฟคุณสมบัติจากนั้นจึงเขียน transfer characteristic ดังแสดงในรูปที่ 2.6(ก) และ 2.6(ข) ตามลำดับ



(ก) คุณสมบัติทางเอ้าท์พุทกับสเตติคโหลดลายน์ (ข) static transfer characteristic

รูปที่ 2.5



2.6(ก) คุณสมบัติทางเอ้าท์พุทกับไดนามิคโหลดลายน์ 2.6(ข) Dynamic transfer characteristic

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.4 กระแสรั่ว

กระแสรั่วที่เกิดขึ้นประกอบด้วยกระแสรั่วที่เดรนและกระแสรั่วที่เกทโดยทั่วๆไปจะใช้สัญลักษณ์ I_{GSS} แทนกระแสรั่วที่เกทและ $I_D(off)$ แทนกระแสรั่วที่เดรนขณะที่ดีมอสอยู่ในสภาวะ OFF

กระแสรั่วที่เกิดขึ้นโดยมากจะเป็นกระแสรั่วที่เดรน เนื่องจากส่วนของเกทจะแยกจากส่วนอื่นอย่างสมบูรณ์ดังนั้นตามหลักการแล้วกระแสรั่วที่เกทควรจะไม่มีเลย แต่จากการศึกษาค้นคว้าพบว่ามีกระแสรั่วที่เกทอยู่ซึ่งเป็นผลมาจากความไม่สมบูรณ์ของออกไซด์ที่เกิดขึ้นในขบวนการสร้างตัวอุปกรณ์ ส่วนสาเหตุที่ทำให้เกิดกระแสรั่วที่เดรนนั้นเกิดจากการที่เกทออกไซด์มีอิออนไปเจือปนอยู่เป็นจำนวนมาก อิออนดังกล่าวอาจเกิดจากอะตอมของโซเดียมเป็นต้น นอกจากนี้ที่ผิวของชิ้นงานอาจมีอิออนจำนวนหนึ่งไปเกาะอยู่ก่อนที่เกทออกไซด์จะสร้างขึ้น ดังนั้นขณะที่เรานำชิ้นงานไปผ่านขบวนการสร้างที่ใช้อุณหภูมิสูงอิออนอิสระเหล่านี้ก็จะแพร่เข้าไปในเนื้อซิลิกอนได้

ปัญหาที่พบในดีมอสที่มีส่วนเกี่ยวข้องกับกระแสรั่วได้แก่ ผลของอุณหภูมิที่มีผลต่อค่าแรงดันวิกฤติ ขณะที่อุณหภูมิแวดล้อมเพิ่มขึ้นค่าแรงดันวิกฤติของมอสเฟททุกประเภทจะลดลงประมาณ 5 mV ต่อองศาเซลเซียสซึ่งมีผลทำให้กระแสเดรนมีค่าเพิ่มขึ้นหรืออาจกล่าวได้ว่ากระแสรั่วที่เดรนมีค่าเพิ่มขึ้นนั่นเอง สำหรับมอสเฟทที่มีค่าแรงดันวิกฤติสูงๆจะมีผลตอบสนองต่ออุณหภูมิน้อยกว่า

2.2.5 ค่าความจุไฟฟ้าแฝง

ค่าความจุไฟฟ้าเป็นคุณสมบัติทางไดนามิคสามารถแบ่งเป็นกลุ่มใหญ่ๆได้ดังนี้

C_{iss} : เป็นค่าความจุไฟฟ้าที่อินพุทขณะที่ขั้วเดรนและซอสต่อถึงกัน

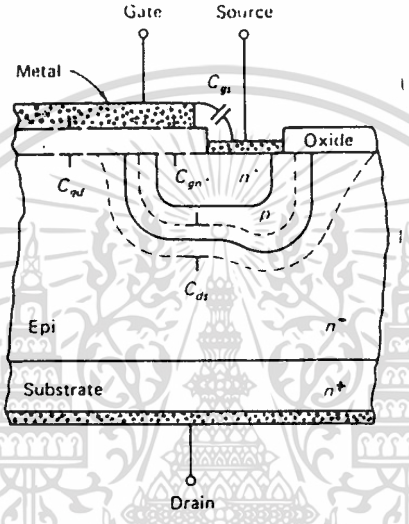
C_{oss} : เป็นคอมมอนซอสเอาท์พุทคาปาซิแตนซ์

C_{rss} : เป็นค่าความจุไฟฟ้าที่ขั้วเกทกับเดรน

ค่าความจุไฟฟ้าเหล่านี้ประกอบด้วยค่าความจุไฟฟ้าต่างๆรวมกัน ค่าความจุไฟฟ้าดังกล่าวจะมีค่าแปรผันตามศักดาไบอัสกล่าวคือถ้าศักดาไบอัสสูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะทำให้ค่าความจุไฟฟ้ามีค่าน้อยลง ทำนองเดียวกันถ้าศักดาไบอัสต่ำจะทำให้ค่าความจุไฟฟ้ามีค่ามากขึ้น เราทราบมาแล้วว่าถ้าค่าความจุไฟฟ้ามีค่าต่ำจะมีผลทำให้ผลตอบสนองต่อความถี่ดีกว่า ดังนั้นดีมอสที่ใช้ศักดาไบอัสสูงจะทำงานเป็นสวิทช์ที่มีความเร็วสูงหรือทำงานเป็นวงจรขยายความถี่สูงได้ดีกว่าดีมอสที่ใช้ศักดาไบอัสต่ำ เราสามารถแสดงตัวเก็บประจุที่เกิดขึ้นในดีมอสได้ดังรูปที่ 2.7



รูปที่ 2.7 ตัวเก็บประจุไฟฟ้าแฝงในดีมอส

ค่าความจุไฟฟ้าแฝงทางอินพุทที่จะพิจารณาก็คือค่าความจุไฟฟ้า C_{gs} และ C_{gd} ส่วนค่า C_{gn}+ จะมีค่าน้อยมากสามารถตัดทิ้งได้ จากการศึกษาพบว่าค่าความจุไฟฟ้าทางอินพุทจะขึ้นอยู่กับค่าความจุไฟฟ้า C_{gd} มากที่สุด (เกิดจากปรากฏการณ์ Miller effect) การลดค่า C_{gd} นั้นสามารถทำได้โดยการควบคุมความหนาแน่นของอะตอมสารเจือในชั้นอิพิ n^- เราทราบมาแล้วว่าค่าความจุไฟฟ้ามีความสัมพันธ์กับขนาดของพื้นที่รวมทั้งค่าคงตัวไดอิเลคตริกและความหนาของส่วนที่เป็นฉนวน ดังนั้นการลดค่า C_{gd} ก็จะพิจารณาที่ตัวแปรเหล่านี้ ชั้นอิพิที่มีความหนาแน่นของอะตอมสารเจือต่ำจะมีผลทำให้ค่าความจุไฟฟ้าลดลงแต่อย่างไรก็ตามการลดค่าความจุไฟฟ้าด้วยวิธีการดังกล่าวยังคงมี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข้อจำกัดอยู่เนื่องจากว่าการกระทำดังกล่าวจะไปมีผลทำให้ค่า ON resistance เพิ่มขึ้นซึ่งจะมีผลทำให้ดีมอสมีคุณสมบัติที่เลวลง

2.2.6 ทรานคอนดัคแตนซ์ (Tranconductance g_m)

สามารถแสดงความสัมพันธ์ของค่าทรานคอนดัคแตนซ์กับตัวแปรต่างๆ ได้ดังสมการที่ (2.1)

$$g_m = \frac{\mu \varepsilon_{ox} \varepsilon_0 W (V_G - V_{TH})}{L T_{ox}} \qquad (2.1)$$

เมื่อ μ = ค่าความคล่องตัวของอิเลคตรอนในแชนแนล

ε_{ox} = ค่า permittivity ของออกไซด์

T_{ox} = ความหนาของออกไซด์ที่เกท

W = ความกว้างของแชนแนล

L = ความยาวของแชนแนล

V_{TH} = แรงดันวิกฤติ

V_G = ศักดาที่เกท

การเพิ่มค่าทรานคอนดัคแตนซ์สามารถทำได้โดยการลดค่าความหนาของออกไซด์ที่เกท อย่างไรก็ตามการกระทำดังกล่าวจะมีผลทำให้ค่าแรงดันวิกฤติมีค่าต่ำลง นอกจากนี้อาจมีผลต่อค่าแรงดันพังทลายที่เดรน–เกทอีกด้วย

ถ้าเราลดความยาวของแชนแนลจะพบว่าเทคโนโลยีในขณะนี้ยังมีข้อจำกัดอยู่หรือถ้าจะเพิ่มความกว้างของแชนแนลแทนจะพบว่าการเพิ่มความกว้างของแชนแนลจะมีผลทำให้ค่าความจุไฟฟ้าแฝง C_{gs} มีค่าเพิ่มขึ้นด้วย ดังนั้นการกำหนดค่าของตัวแปรต่างๆเหล่านี้ควรเลือกอย่างเหมาะสม

2.2.7 ON resistance

เป็นตัวกำหนดว่าดีมอสจะสามารถทนกระแสได้สูงเพียงใดประกอบด้วยความต้านทานแฝงในตัวดีมอสและความต้านทานที่ขั้วต่อที่ตัวถัง สามารถแสดงได้ดังสมการที่ (2.2)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$R_{ON} = R_{run} + R_{contact} + R_n + R_{channel} + R_{drift} + R_{sub} + R_{attach} \quad (2.2)$$

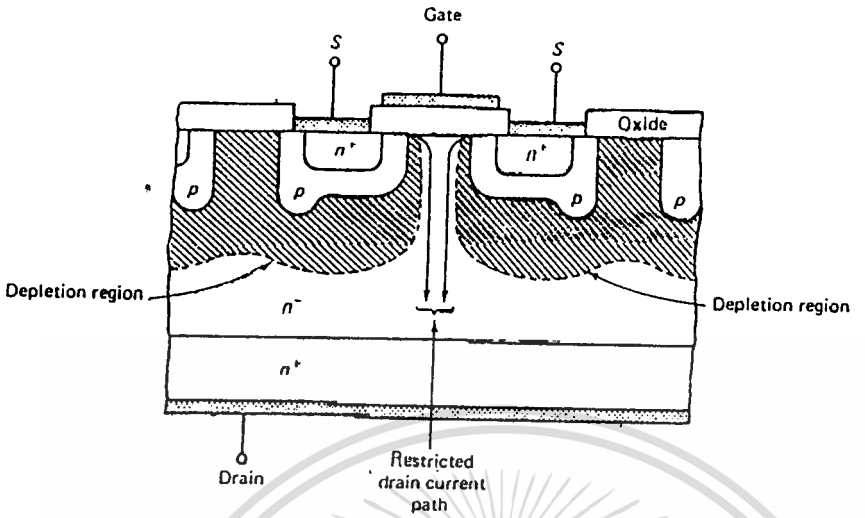
ค่าความต้านทานที่สำคัญคือค่าความต้านทานของแชนแนล ($R_{channel}$) และค่าความต้านทานของชั้นอิพิ (R_{drift}) ค่าความต้านทานของแชนแนลจะเปลี่ยนแปลงตามศักดาไบอัสที่เกท ถ้าต้องการความต้านทานของแชนแนลต่ำๆก็สามารถทำได้โดยการเพิ่มศักดาไบอัสที่เกทมากๆส่วนค่าความต้านทานที่ชั้นอิพิจะมีความสัมพันธ์กับค่าแรงดันพังทลาย สามารถแสดงได้ดังสมการที่ 2.3

$$R_d = K\, BV^{2.2 \text{ to } 2.7} \quad (2.3)$$

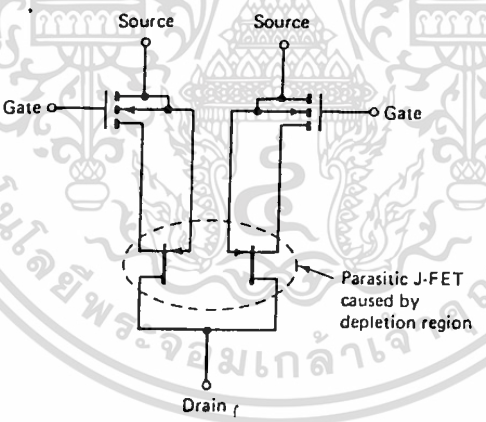
จากสมการจะเห็นว่าในการออกแบบดีมอสถ้าต้องการให้แรงดันพังทลายมีค่าสูงๆจะสามารถทำได้โดยการเพิ่มค่าความต้านทานของชั้นอิพิ อย่างไรก็ตามจะพบว่าการเพิ่มค่าความต้านทานที่ชั้นอิพิจะไปมีผลทำให้ความสามารถในการทนกระแสของดีมอสต่ำลงดังนั้นค่าต่างๆเหล่านี้จึงควรเลือกให้เหมาะสม นอกจากนี้ยังพบว่าถ้าอุณหภูมิของตัวดีมอสสูงขึ้นจะทำให้ R_{ON} สูงขึ้นด้วย ทำนองเดียวกันถ้ากระแสเดรนสูงขึ้นก็จะมีผลทำให้ R_{ON} สูงขึ้น

ถ้าต้องการดีมอสกระแสสูงๆและมีค่า R_{ON} ต่ำสามารถทำได้โดยการสร้างดีมอสหลายๆตัวต่อขนานกัน การสร้างดีมอสในลักษณะนี้จะมีข้อจำกัดอยู่ คือว่าสารกึ่งตัวนำที่เราใช้สร้างดีมอสนั้นจะมีข้อจำกัดในการทนกระแสอยู่ค่าหนึ่งดังนั้นความหนาแน่นของดีมอสที่สร้างบนชิลิกอนจะมีค่าสูงสุดอยู่ค่าหนึ่งที่จะยอมรับได้ นอกจากนี้การสร้างดีมอสที่มีความหนาแน่นมากๆจะมีผลที่เกิดจากการขยายตัวของบริเวณปลอดพาหะที่รอยต่อของบอดี้–เดรนก่อให้เกิดปัญหาต่างๆตามมาดังแสดงในรูปที่ 2.8 บริเวณปลอดพาหะที่เกิดขึ้นจะขยายเข้าไปปิดทางเดินกระแสของดีมอสจึงสามารถพิจารณาได้ว่าดีมอสดังกล่าวมี J-FET ต่อในลักษณะอนุกรมกับดีมอสที่ขั้วเดรน สามารถแสดงให้เห็นได้ดังรูปที่ 2.9

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.8 ผลของบริเวณปลอดพาหะต่อกระแสเดรนซึ่งมีผลมาจากความหนาแน่นของตัวกีมอส



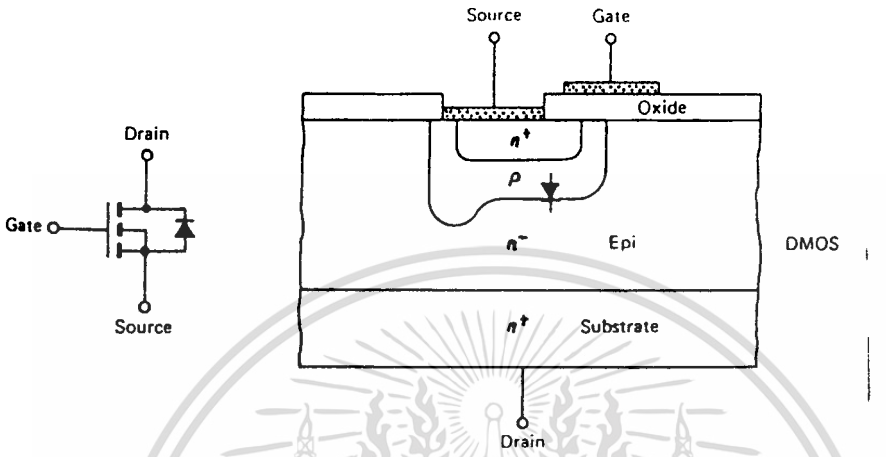
รูปที่ 2.9 J - FET แฝงในคีมอส

2.3 ลักษณะแฝงในคีมอส

2.3.1 ไดโอดแฝง เกิดจากรอยต่อของบอดี้กับชั้นอิพิ ดังในรูปที่ 2.10 ในขณะที่ไดโอดแฝงได้รับการไบอัสตรง กระแสจะสามารถไหลผ่านรอยต่อนี้ได้อย่างมากมายแต่ถ้าศักดาไบอัสกลับขั้วอย่างทันทีทันใดจะทำให้ไดโอดได้รับการไบอัสย้อนกลับมีผลทำให้ประจุพาหะที่บริเวณรอยต่อถูกกวาด

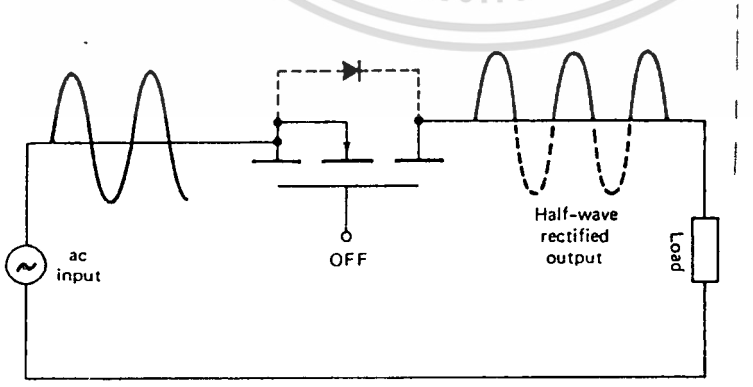
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ออกจากบริเวณปลอดพาหะ เวลาที่ใช้ในการกวาดประจุพาหะนี้จะมีความสำคัญต่อการทำงานของดีมอส



รูปที่ 2.10 ไดโอดแฝงในดีมอส

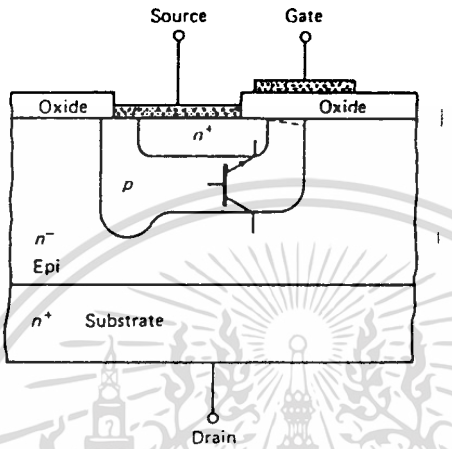
ปัญหาอีกอย่างหนึ่งของไดโอดแฝงในดีมอสคือเมื่อเราใช้ดีมอสเป็นอนาล็อกสวิทช์ (analog switch) จะทำให้ดีมอสแสดงคุณสมบัติของการเร็คติไฟร์ (Rectified) ดังแสดงในรูปที่ 2.11 ทำให้ดีมอสไม่ได้แสดงคุณสมบัติของการสวิทช์อย่างแท้จริง ถ้าต้องการแก้ปัญหาดังกล่าวจะต้องมีอุปกรณ์อื่นมาต่อร่วมด้วย



รูปที่ 2.11 ผลกระทบของไดโอดแฝง

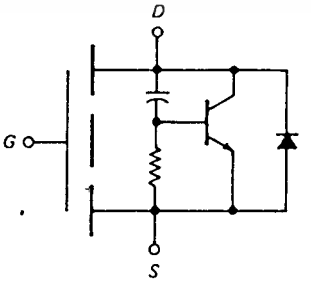
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.2 ทรานซิสเตอร์แฝงในดีมอส ในเอ็นแชนแนลดีมอสจะพบว่าทรานซิสเตอร์แฝงเป็น NPN ทรานซิสเตอร์ ส่วนในพีแชนแนลดีมอสจะมีทรานซิสเตอร์แฝงเป็น PNP ทรานซิสเตอร์ ในรูปที่ 2.12แสดงให้เห็นทรานซิสเตอร์แฝงดังกล่าว



รูปที่ 2.12 ทรานซิสเตอร์แฝงในดีมอส

ทรานซิสเตอร์แฝงดังกล่าวจะต่ออยู่ในลักษณะขนานกับดีมอส เพื่อลดผลกระทบของทรานซิสเตอร์แฝงดังกล่าวจึงมีการช็อตระหว่างขั้วซอสกับบอดี้ อย่างไรก็ตามผลของทรานซิสเตอร์แฝงดังกล่าวยังไม่หมดไปเลยทีเดียวดังนั้นในการใช้งานดีมอสจึงควรระมัดระวังผลดังกล่าวด้วย จากที่กล่าวมาจะสามารถแสดงวงจรสมมูลย์ของดีมอสได้ดังรูปที่ 2.13



รูปที่ 2.13 วงจรสมมูลย์ของดีมอส

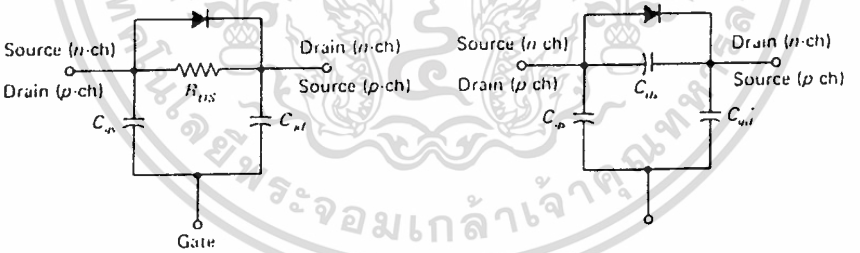
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4 การใช้เพาเวอร์เฟทเป็นสวิทช์

ก่อนที่เราจะกล่าวถึงหลักการทำงานของเพาเวอร์เฟทสวิทช์เราจะกล่าวถึงความแตกต่างระหว่างเพาเวอร์เฟทสวิทช์กับสวิทช์ทางกลดูว่าจะมีข้อได้เปรียบเสียเปรียบกันอย่างไรบ้าง

เพาเวอร์เฟทสวิทช์	สวิทช์ทางกล
1. ON resistance มีค่าสูงกว่า	1. ON resistance มีค่าต่ำ
2. ทนกระแสและโวลท์เตจได้ต่ำกว่า	2. ทนกระแสและโวลท์เตจได้สูงมาก
3. ความเร็วในการสวิทช์สูง (nanosecond)	3. ความเร็วในการสวิทช์ต่ำ (millisecond)
4. สามารถควบคุมการทำงานโดยวงจรโลจิก (logic)	4. ไม่เหมาะสมที่จะควบคุมการทำงานโดยวงจรโลจิก (logic)
5. อายุการใช้งานนานกว่า	5. อายุการใช้งานสั้นกว่ามาก

วงจรสมมูลย์ของเพาเวอร์เฟทขณะทำงานเป็นสวิทช์สามารถแสดงได้ดังรูปที่ 2.14



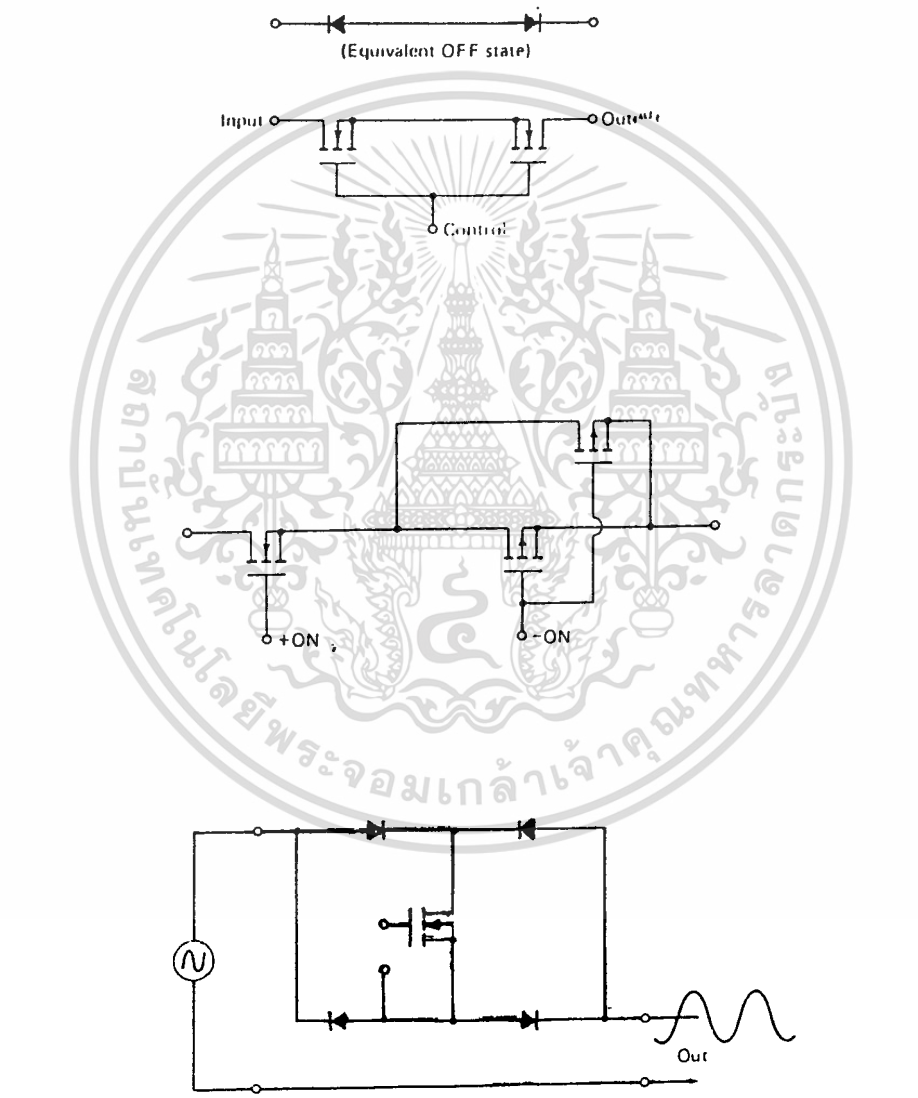
(ก) ขณะปิดสวิทช์ (ข) ขณะเปิดสวิทช์

รูปที่ 2.14

เพาเวอร์เฟทสวิทช์จะมีคุณสมบัติที่เหนือกว่า small - signal อนาล็อกสวิทช์มากมายเช่น การที่มี ON resistance ต่ำ , ทนโวลท์เตจได้สูงกว่า , กระแสสามารถไหลได้สูงกว่า ขณะที่การสูญเสียกำลังมีเพียงเล็กน้อย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เท่านั้น นอกจากนี้การที่ R_{ON} ต่ำจะมีผลทำให้สัญญาณที่ได้มีความเพี้ยนต่ำด้วย ดังที่กล่าวไว้ในหัวข้อที่แล้วว่าเพาเวอร์เฟทจะมีไดโอดแฝงอยู่ทำให้ไม่สามารถทำงานเป็นอนาล็อกสวิทช์ได้อย่างสมบูรณ์ การแก้ปัญหาดังกล่าวสามารถทำได้โดยการใช้เพาเวอร์เฟทสองตัวมาต่อกันนอกจากนี้ยังสามารถต่อวงจรในลักษณะอื่นๆได้อีก โดยอาจจะมีอุปกรณ์ชนิดอื่นมาต่อร่วมด้วยสามารถแสดงได้ดังรูปที่2.15



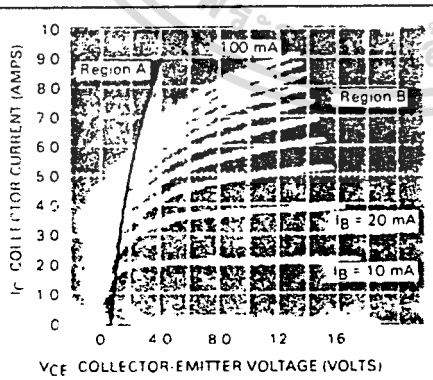
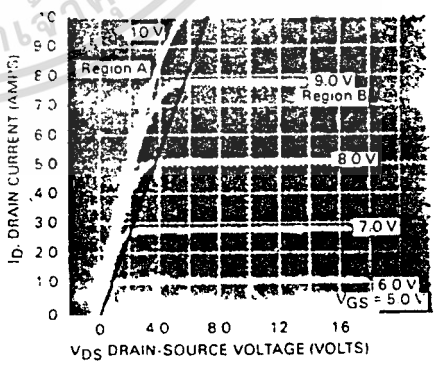
รูปที่ 2.15 เพาเวอร์เฟทอนาล็อกสวิทช์ลักษณะต่างๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 ข้อเปรียบเทียบระหว่างไบโพลาร์เพาเวอร์ทรานซิสเตอร์กับเพาเวอร์มอสเฟท

เพาเวอร์มอสเฟทเป็นอุปกรณ์ที่อาศัยการทำงานของประจุพาหะส่วนมาก ทำให้ไม่มีเวลาหน่วงที่เกิดจากประจุพาหะส่วนน้อยดังนั้นจึงมีความเร็วในการสวิทช์ที่ดีกว่าไบโพลาร์ทรานซิสเตอร์ เพาเวอร์มอสเฟทจะมีค่าทรานคอนดัคแตนซ์ที่คงที่ในช่วงของกระแสและโวลท์เตจที่เกทค่อนข้างกว้าง ดังนั้นเมื่อนำไปใช้ในวงจรขยายจะมีผลทำให้สัญญาณที่ได้มีความเพี้ยนต่ำมาก กำลังที่ใช้ในการควบคุมเพาเวอร์มอสเฟทให้ทำงานจะมีค่าค่อนข้างต่ำทำให้สดวกต่อการใช้งาน

ในไบโพลาร์ทรานซิสเตอร์จะพบปัญหาของ thermal runaway และ Secondary breakdown ทำให้การใช้งานมีข้อจำกัดลงไป แต่ในเพาเวอร์มอสเฟทกระแสจะมีค่าลดลงเมื่ออุณหภูมิมีค่าสูงขึ้นมีผลทำให้ลดปัญหาของ thermal runaway เพราะว่าเพาเวอร์มอสเฟทมีสัมประสิทธิ์ของอุณหภูมิเป็นลบนี่เองทำให้เพาเวอร์มอสเฟทสามารถนำมาต่อขนานกันได้อย่างง่ายดายเพื่อเพิ่มกำลังทางเอาท์พุทให้สูงขึ้น

คุณสมบัติ	ไบโพลาร์เพาเวอร์ทรานซิสเตอร์	เพาเวอร์มอสเฟท
คุณสมบัติทางเอาท์พุท		
ราคา	ตั้งแต่ต่ำจนสูง	โครงสร้างซับซ้อนกว่าราคาจึงมักสูงกว่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุณสมบัติ	ไบโพลาร์เพาเวอร์ทรานซิสเตอร์	เพาเวอร์มอสเฟท
drive	ยุ่งยาก,มีผลต่อความเร็วและพื้นที่ปลอดภัย (SOA)	ง่าย,อิสระจากกระแสโหลด,ภาคขับไม่มีผลต่อพื้นที่ปลอดภัย (SOA)
ความเร็ว	ถูกจำกัดด้วย storage Time และค่า C ภายในที่สูงกว่า	เร็วกว่าเพราะไม่มี storage Time ,ไม่ไวต่ออุณหภูมิ
พื้นที่ปลอดภัย (SOA)	ถูกจำกัดอยู่ที่ Second breakdown	กำลังงานถูกจำกัดที่ I_{DM}/V_{DSS} ในสภาวะ " on "
blocking voltage	2เท่าของ V_{CEO}	จำกัดอยู่ที่ BV_{DSS} ทุกเงื่อนไข
On-voltage	มีค่าต่ำลงสำหรับอุปกรณ์ที่ใช้กับแรงดันสูง มีสัมประสิทธิ์ทางอุณหภูมิเป็นบวก	สัมประสิทธิ์อุณหภูมิเป็นลบมีค่าต่ำลงได้สำหรับอุปกรณ์ใช้แรงดันต่ำ
การต่อขนาน	ซับซ้อนกว่า	ต่อขนานกันได้โดยตรงโดยมีการป้องกันเล็กน้อย
เสถียรภาพทางอุณหภูมิ	ต้องมีการป้องกันไว้ล่วงหน้า	ไม่ไวต่อการเกิด thermal runaway

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เปรียบเทียบพารามิเตอร์

COLLECTOR.....DRAIN

EMITTER.....SOURCE

BASE.....GATE

$V_{(BR)CES}$.....$V_{(BR)DSS}$

V_{CBO}.....V_{DGO}

I_C.....I_D

I_{CES}.....I_{DSS}

I_{EBO}.....I_{GSS}

$V_{BE(ON)}$.....$V_{GS(th)}$

$V_{CE(sat)}$.....$V_{DS(on)}$

C_{ib}.....C_{iss}

C_{ob}.....C_{oss}

h_{fe}.....g_{fs}

$R_{CE(sat)} = \frac{V_{CE(sat)}}{I_C}$.....$r_{DS(on)} = \frac{V_{DS(on)}}{I_D}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3
การออกแบบและการสร้างดีมอส

ทำการออกแบบให้ดีมอสมีความยาวแชนแนล (L) 10 ไมครอน และความกว้างของแชนแนล (W) แตกต่างกันตั้งแต่ 400 , 1000 , 2880 และ 12040 ไมครอนเพื่อศึกษาค่าที่เหมาะสมในการใช้ดีมอสเป็นอุปกรณ์กำลัง (Power Device) สามารถแสดงได้ดังรูปที่ 3.1

ดีมอสที่ออกแบบจะสร้างอยู่บนแผ่นผลึกซิลิกอนชนิดเอ็นระนาบ 111 ความหนา 326 ไมครอน มีค่าพิกัดความต้านทาน 8.2 โอห์ม-เซ็นติเมตร โดยมีชั้นอิพิ (epi) ชนิดเอ็น ซึ่งได้รับการสร้างมาแล้วอยู่บนฐานรองชนิดเอ็น นำแผ่นผลึกมาทำความสะอาดผิวหน้าโดยการต้มในน้ำยาไตรโคลโรเอทธีลีน (Trichloroethylene) 5 นาที ล้างด้วยน้ำยาอะซิโตน (Acetone) ในเครื่องสั่นความถี่สูง (Supersonic cleaner) 3 นาที ล้างด้วยน้ำบริสุทธิ์ (DI Water) แล้วเป่าให้แห้งด้วยก๊าซไนโตรเจน เมื่อผ่านขั้นตอนนี้แล้วจะกัดออกไซด์อย่างเบาบาง (Slight etching) ด้วยกรด HF 5% นาน 10 วินาที ล้างด้วยน้ำบริสุทธิ์แล้วเป่าให้แห้ง ขั้นตอนต่อไปจะแยกอธิบายเป็นข้อๆดังต่อไปนี้

1. <u>ขบวนการออกซิเดชั่น</u> (Oxidation process)

การสร้างชั้นซิลิกอนไดออกไซด์ (SiO_2) จะใช้วิธี Thermal Oxidation เพื่อเตรียมไว้สำหรับขบวนการโฟโต้ลิโธกราฟี (photolithography) โดยทำการออกซิเดชั่นแบบแห้ง (Dry Oxidation) ในเตาที่ตั้งอุณหภูมิไว้ 1100°c โดยผ่านก๊าซออกซิเจนในอัตรา 1200 ซีซี/นาทีนาน 4 ชั่วโมงจะได้ชั้นออกไซด์สีทองถึงเหลืองซึ่งมีความหนาประมาณ 2000 Å ปกคลุมแผ่นซิลิกอนทั่วทั้งแผ่นทั้งด้านหน้าและด้านหลัง ปฏิกิริยาทางเคมีที่เกิดขึ้นจากขบวนการออกซิเดชั่นดังกล่าวสามารถแสดงได้ดังสมการข้างล่าง

$$Si + O_2 \xrightarrow{1100^{\circ}c} SiO_2$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2. ขบวนการโฟโตลิโธกราฟี

ขบวนการโฟโตลิโธกราฟีสำหรับเปิดช่องออกไซด์ เพื่อแพร่สารเจือโบรอนเป็นบอดี้ (body) ของซอส มีลำดับขั้นตอนดังนี้

2.1 อบแผ่นซิลิกอนเพื่อไล่ความชื้นที่อุณหภูมิ 100°c นาน 30 นาที

2.2 เคลือบสารไวแสงชนิดลบ (Negative photo resist , ใช้ way coat) ลงบนแผ่นซิลิกอนโดยใช้เครื่องสปินเนอร์ (spinner) ที่ความเร็วรอบ 5000 rpm ประมาณ 30 วินาที

2.3 Prebake อบแผ่นซิลิกอนในเตาอบไมโครเวฟ อุณหภูมิ 100°c นาน 30 นาที

2.4 นำแผ่นซิลิกอนไปทำการ Mask alignment กับกระจกมาสค์ที่ 1 และฉายแสง (Expose) ด้วย U.V. (ultra violet) นาน 8.5 วินาที

2.5 ทำการ Develop ด้วย Xylene 1 นาที 2 ครั้ง ล้างด้วย Isoprophyl Alcohol 40 วินาที 3 ครั้ง ล้างด้วยน้ำบริสุทธิ์ 3 ครั้ง เป่าให้แห้ง

2.6 Postbake ในเตาอบอุณหภูมิ 100°c นาน 20 นาที

2.7 ทา way coat ด้านหลังของแผ่นซิลิกอน เพื่อป้องกันการกัดออกไซด์ด้านหลัง แล้วอบต่ออีก 10 นาที

2.8 กัดออกไซด์ (etching) ด้วย Buffer ($HF:NH_4F$ 1:6) มีอัตราการกัดประมาณ 1500Å /นาที จนกระทั่งออกไซด์ถูกเปิดออกจนหมด

2.9 ล้างน้ำบริสุทธิ์ แล้วเป่าให้แห้ง

2.10 นำแผ่นซิลิกอนไปต้มใน H_2SO_4 5 นาที 2 ครั้ง เพื่อละลาย way coat ออก ล้างน้ำบริสุทธิ์ 2 ครั้ง ต้มในน้ำบริสุทธิ์ 20 นาที ล้างน้ำบริสุทธิ์ 2 ครั้ง เป่าให้แห้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. ขบวนการแพร่สารเจือโบรอน

การแพร่ส่วนของบอดี้ให้เป็นพีจะเริ่มจากการทำความสะอาดผิวหน้าของแผ่นซิลิกอน แล้วกัดออกไซด์อย่างเบาบาง ความหนาแน่นของอะตอมสารเจือที่แพร่เข้าไปในขั้นตอนนี้จะมีผลโดยตรงต่อค่าแรงดันวิกฤติของดีมอส ขั้นตอนการแพร่สารเจือมีดังนี้

3.1 นำแหล่งจ่ายสารเจือคือแผ่น BN (Grade A low temperature, 800–1000°C) วางลงบนโบท แล้วนำไปวอร์มหน้าปากเตา 5 นาที

3.2 ค่อยๆดันโบทเข้าไปที่กลางเตาอย่างช้าๆ อุณหภูมิกลางเตา 930°C โดยผ่านก๊าซออกซิเจนในอัตรา 800 ซีซี/นาที ปล่อยทิ้งไว้ 30 นาที ขบวนการดังกล่าวเรียกว่า Boron Activate ปฏิกิริยาทางเคมีที่เกิดขึ้นสามารถเขียนได้ดังนี้

$$4BN + 3O_2 \longrightarrow 2B_2O_3 + 2N_2$$

หลังจากนั้นเปลี่ยนจากก๊าซออกซิเจนเป็นก๊าซไนโตรเจนในอัตรา 800 ซีซี/นาที เป็นเวลานาน 20 นาที เพื่อ stabilizing ให้โบรอนกระจายตัวอย่างสม่ำเสมอ

3.3 Boron deposition วางแผ่นซิลิกอนสลับกับแผ่น BN ที่ได้ทำการ activate แล้ว ดันโบทเข้ากลางเตา B - DEPOSITION อย่างช้าๆ ตั้งอุณหภูมิกลางเตา 930°C โดยผ่านก๊าซไนโตรเจนในอัตรา 800 ซีซี/นาที ปล่อยโบทไว้กลางเตา 30 นาที

3.4 นำแผ่นซิลิกอนมากัดออกไซด์อย่างเบาบางด้วย HF 5% เพื่อกัดคราบของโบรอนออก

3.5 Boron drive in เก็บแผ่น BN ขึ้น ทำการขับลึกในเตา B - DRIVE IN ที่ตั้งอุณหภูมิไว้ 1125°C. โดยผ่านก๊าซออกซิเจนในอัตรา 1000 ซีซี/นาที เป็นเวลานาน 6 ชั่วโมง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4. ขบวนการโฟโตลิโธกราฟี

ขบวนการโฟโตลิโธกราฟีสำหรับเปิดช่องออกไซด์เพื่อแพร่สารเจือฟอสฟอรัส ทำให้เกิดส่วนซอสชนิดเอ็นจะเหมือนกับขบวนการในข้อ 2 เพียงแต่เปลี่ยนเป็นกระจกมาส์คที่ 2

5. ขบวนการแพร่สารเจือฟอสฟอรัส

การแพร่ส่วนซอสให้เป็นเอ็นจะใช้ฟอสฟอรัสเป็นสารเจือ จะมีขั้นตอนดังต่อไปนี้

5.1 ทำความสะอาดผิวหน้าของแผ่นซิลิกอน แล้วกัดออกไซด์อย่างเบาบาง แหล่งจ่ายสารเจือที่ใช้คือแผ่น PH 1000 ($Si P_2 O_7$) ซึ่งสามารถที่จะวางบนโบท (boat) โดยสลับกับแผ่นซิลิกอนได้

5.2 Phosphorus deposition วางแผ่นซิลิกอนสลับกับแผ่น PH 1000 ดันโบทเข้ากลางเตา P - DEPOSITION ที่ตั้งอุณหภูมิไว้ 1050°C โดยผ่านก๊าซไนโตรเจนในอัตรา 600 ซีซี/นาที นาน 20 นาที แล้วกัดออกไซด์อย่างเบาบาง

5.3 Phosphorus drive in เก็บแผ่น PH 1000 ขึ้น ทำการขับลึก (drive in) ในเตา P - DRIVE IN ที่ตั้งอุณหภูมิไว้ 1100°C โดยผ่านก๊าซออกซิเจนในอัตรา 1000 ซีซี/นาที นาน 20 นาที

6. การสร้างชั้นเกทออกไซด์

6.1 ทำการเปิดช่องออกไซด์อีกครั้งด้วยขบวนการโฟโตลิโธกราฟีตามที่กล่าวในข้อ 2. แต่เปลี่ยนเป็นกระจกมาส์ค 3

6.2 สร้างชั้นเกทออกไซด์ขึ้นด้วยวิธีการออกซิเดชั่นแบบแห้ง โดยตั้งอุณหภูมิกลางเตา 1100°C ผ่านก๊าซออกซิเจนในอัตรา 1000 ซีซี/นาที นาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

20 นาที จะได้ชั้นเกทออกไซด์เป็นสีน้ำตาล ซึ่งมีความหนาประมาณ 700 Å

หมายเหตุ ความหนาของชั้นเกทออกไซด์นี้จะมีผลต่อค่าแรงดันวิกฤติ

7. การเปิดช่องออกไซด์ทำขั้วโลหะ

ทำการเปิดช่องออกไซด์เพื่อสร้างขั้วสัมผัสโลหะที่ซอสและเดรน ด้วยขบวนการโฟโตลิโธกราฟีแบบเดียวกับข้อ 2 แต่ใช้กระจกมาสค์ 4 โดยไม่ต้องทา way coat ที่ด้านหลังของแผ่นซิลิกอน

8. การสร้างขั้วโลหะ

8.1 ทำความสะอาดผิวหน้าของแผ่นซิลิกอน กัดออกไซด์อย่างเบาบาง

8.2 อบที่อุณหภูมิ 100°C นาน 10 นาที

8.3 กัดออกไซด์ที่ลวดอลูมิเนียมด้วย Buffer

8.4 ล้างน้ำบริสุทธิ์ 2 ครั้ง เป่าให้แห้ง

8.5 อบที่อุณหภูมิ 100°C นาน 10 นาที

8.6 นำลวดอลูมิเนียมไปใส่ไส้ความร้อน

8.7 ตั้งความดันใน chamber ประมาณ 2.5×10^{-6} Torr

8.8 เมื่อเคลือบอลูมิเนียมแล้ว ก็มาผ่านขบวนการโฟโตลิโธกราฟีอีกครั้งเพื่อเตรียมสร้างลวดลายอลูมิเนียม โดยใช้กระจกมาสค์ 5

8.9 อบแผ่นซิลิกอนที่อุณหภูมิ 100°C นาน 30 นาที

8.10 เคลือบสารไวแสงชนิดบวก (Positive resist , ใช้ AZ - 1350 J ลงบนแผ่นซิลิกอนโดยใช้เครื่องสปินเนอร์ที่ความเร็วรอบ 3000 rpm ประมาณ 30 วินาที

8.11 Prebake ที่อุณหภูมิ 85°C นาน 30 นาที

8.12 นำแผ่นซิลิกอนไปทำการ Mask alignment กับกระจกมาสค์ 5

8.13 ฉายแสงด้วย U.V. นาน 10 วินาที ทำการ Develop ด้วย AZ developer 1 นาที 2 ครั้ง ล้างน้ำบริสุทธิ์ 3 ครั้ง เป่าให้แห้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

8.14 Postbake ที่อุณหภูมิ 85°c นาน 30 นาที

8.15 กัดลวดลายอลูมิเนียมด้วยน้ำยา Al etching ล้างน้ำบริสุทธิ์ 2 ครั้ง ล้าง AZ โดยจุ่มแผ่นซิลิกอนลงในอะซิโตน 2 ครั้ง ล้างน้ำบริสุทธิ์ 2 ครั้ง เป่าให้แห้ง

9. การซินเตอร์ริง

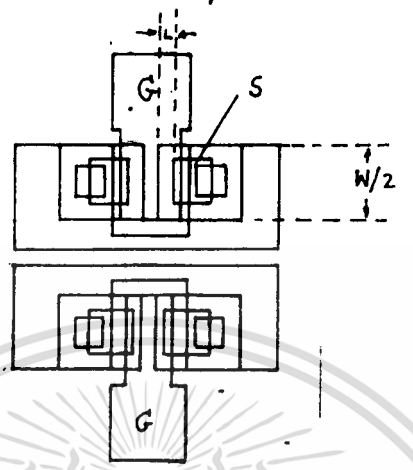
จุดประสงค์ของการซินเตอร์ริงก็คือทำให้รอยสัมผัสระหว่างซิลิกอนกับอลูมิเนียมเป็นรอยสัมผัสโอห์มมิค (ohmic contact) ที่ดีโดยนำแผ่นซิลิกอนมาเข้าเตา SINTER โดยใช้อุณหภูมิ 500°c ผ่านก๊าซไนโตรเจนในอัตรา 1000 ซีซี/นาที เป็นเวลา 10 นาที

10. การเก็บบรรจุ

นำแผนซิลิกอนมาคัดแยกชิพออก นำไปติดบนตัวถังแบบกระป๋องโดยใช้กาวโลหะ นำชิพที่ติดบนกระป๋องมาทำการ bonding โดยใช้ลวดอลูมิเนียมทำการ bond หลังจากนั้นก็สามารถนำไปวัดคุณสมบัติได้

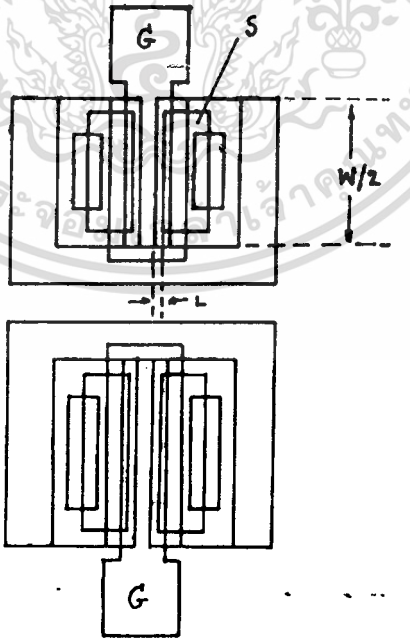
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DM 1 W = 400 μm



3.1(ก)

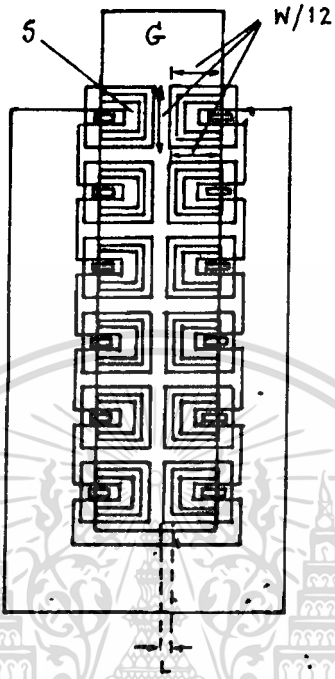
DM 2 W = 1000 μm



3.1(ข)

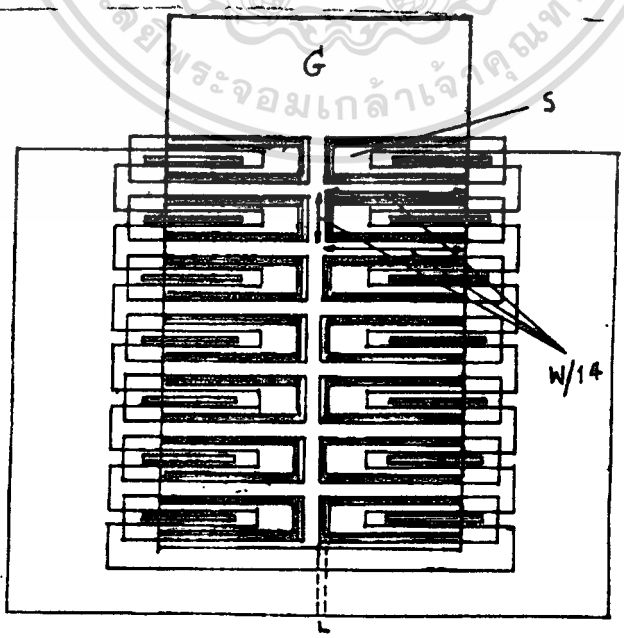
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DM 3 W = 2880 μm



3.1(ก)

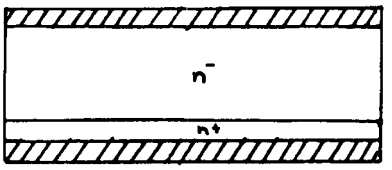
DM 4 W = 12040 μm



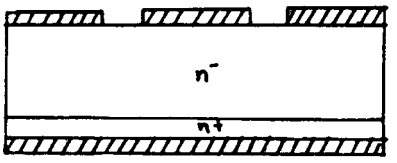
3.1(ง)

รูปที่ 3.1 ดีมอสที่ทำการออกแบบ

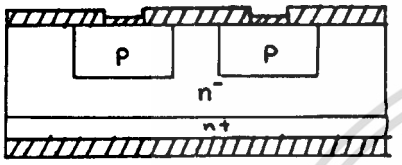
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่อนุญาตให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



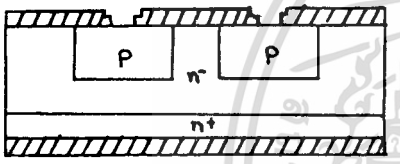
1. ทำความสะอาดผิวหน้าและสร้างซิลิกอนไดออกไซด์



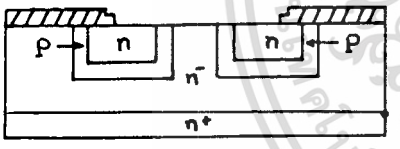
2. เปิดช่องออกไซด์ สำหรับแพร่สารเจือโบรอน



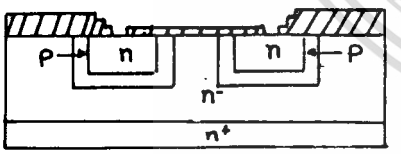
3. แพร่ซึมสารเจือโบรอนและสร้างซิลิกอนไดออกไซด์ขึ้นใหม่ด้วยวิธีการออกซิเดชั่น



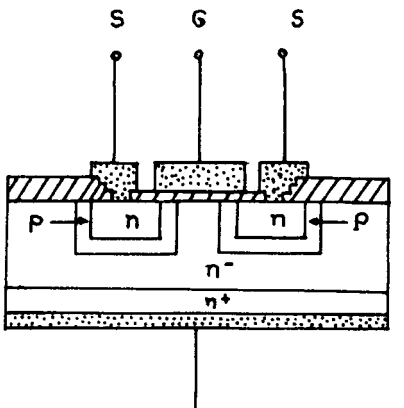
4. เปิดช่องออกไซด์ในส่วนพีสำหรับแพร่สารเจือฟอสฟอรัส



5. แพร่ซึมสารเจือฟอสฟอรัสและกัดออกไซด์บริเวณส่วนเกททิ้ง



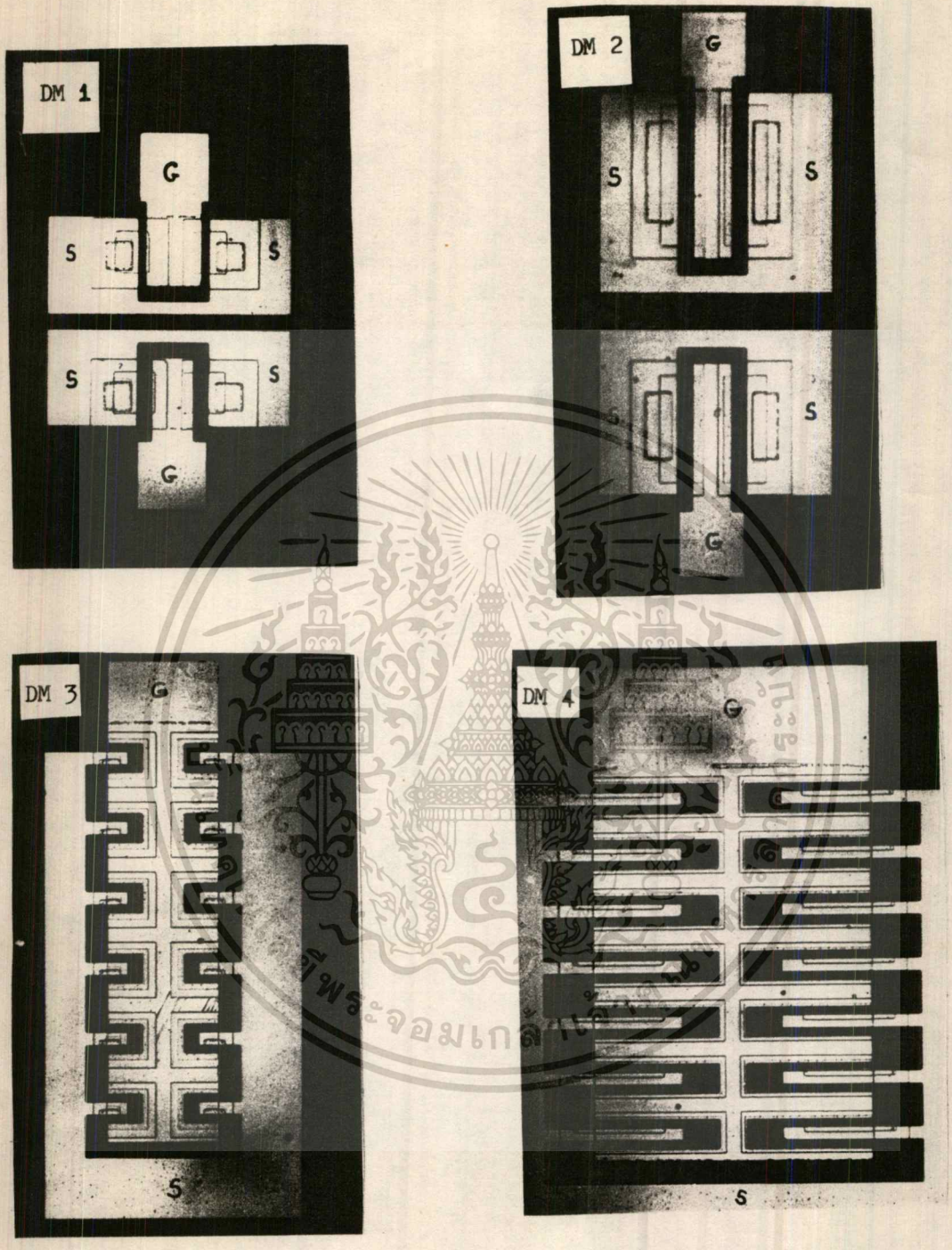
6. สร้างซิลิกอนไดออกไซด์ใหม่ด้วยวิธีการออกซิเดชัน



7. สร้างขั้วไฟฟ้าของส่วนซอส, เกทและเดรนด้วยวิธีการเคลือบโลหะในสูญญากาศ

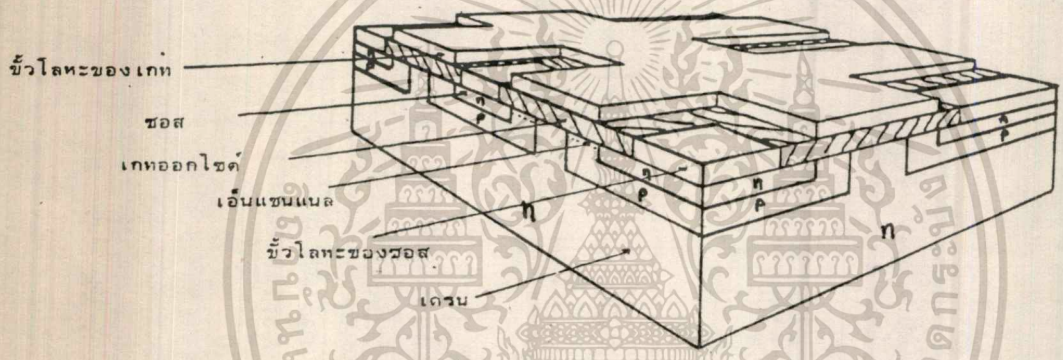
รูปที่ 3.2 ขั้นตอนในการสร้างดีมอสแบบเอ็นแชนแนลเอ็นฮานซ์เม้นท์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 ภาพถ่ายด้านบนของคีมอส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.4 ลักษณะโครงสร้างของคีมอสที่สร้างเสร็จแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 4

การทดลองและผลการทดลอง

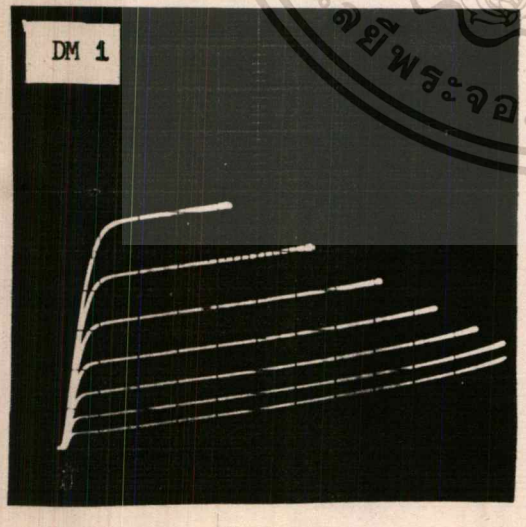
4.1 คุณสมบัติความสัมพันธ์ระหว่างแรงดันกับกระแส

นำดีมอส DM 1 , DM 2 , DM 3 และ DM 4 ต่อเข้ากับเครื่อง วัดคุณสมบัติของทรานซิสเตอร์ (Transister curvetracer) เพื่อศึกษาคุณสมบัติของดีมอสแต่ละแบบ โดยทำการบันทึกค่าต่างๆดังต่อไปนี้

1. V_{BR} : ค่าแรงดันพังทลายของดีมอสระหว่างเดรนกับซอส
2. I_{DSS} : กระแสที่ไหลระหว่างเดรนกับซอสขณะที่ $V_g = 0$ (วัดที่ $V_{DS} = 15$ V)
3. g_m : ทรานคอนดัคแตนซ์มีค่าเท่ากับ $\frac{\Delta I_{DS}}{\Delta V_g}$ โดยวัดที่ V_g = 0-10 V และค่าแรงดัน $V_{DS} = 15$ V
4. R_{on} วัดที่แรงดัน $V_g = 10$ V

รูปกราฟความสัมพันธ์ของกระแสและแรงดันของดีมอสแต่ละแบบ แสดงไว้ดังในรูปที่ 4.1 ทำการอ่านค่าและบันทึกค่าต่างๆลงในตารางที่ 4.1

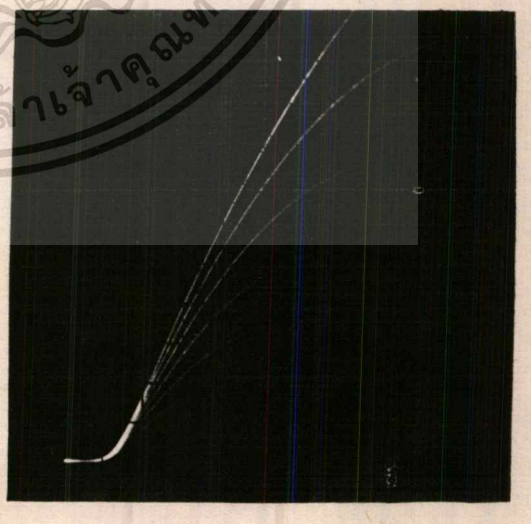
ช่วงอิ่มตัว



HOR : 5 V/DIV VER : 0.5 mA/DIV

STEP : 2 V

ช่วงเชิงเส้น

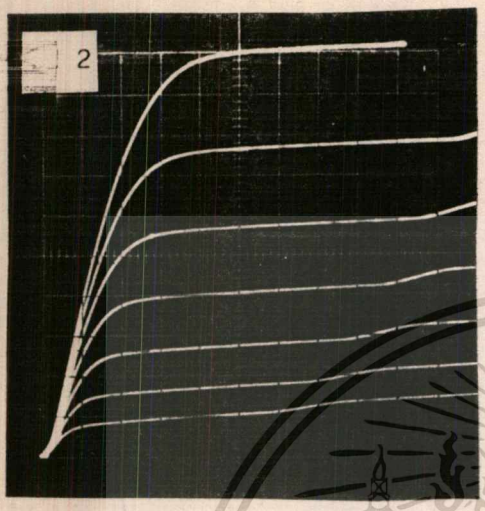


HOR : 0.5 V/DIV VER : 0.2 mA/DIV

STEP : 2 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

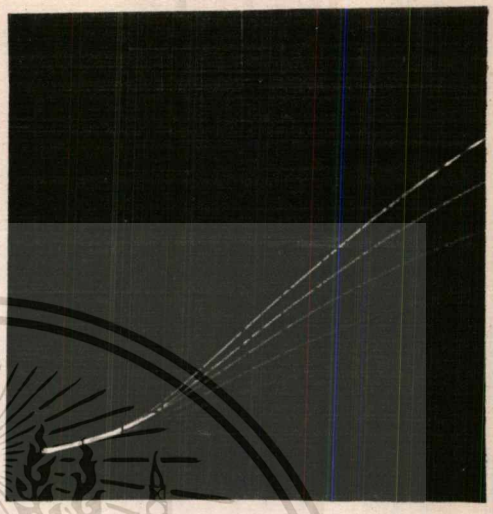
ช่วงอิ่มตัว



HOR : 2 V/DIV VER : 1 mA/DIV

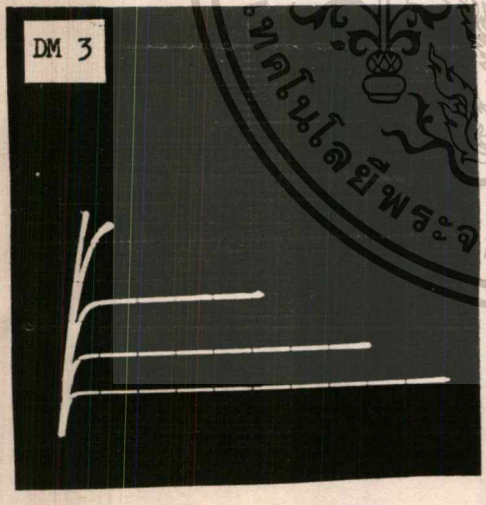
STEP : 2 V

ช่วงเชิงเส้น



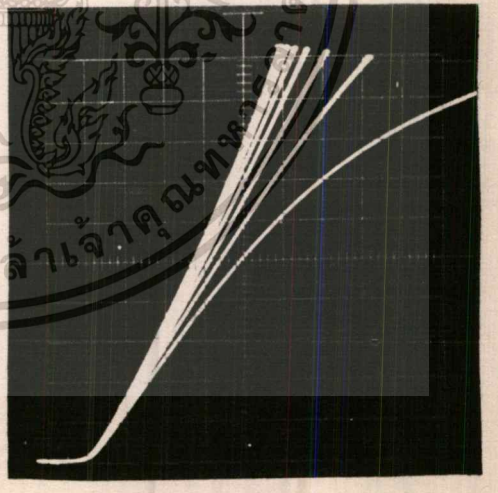
HOR : 0.2 V/DIV VER : 0.5 mA/DIV

STEP : 2 V



HOR : 5 V/DIV VER : 5 mA/DIV

STEP : 2 V



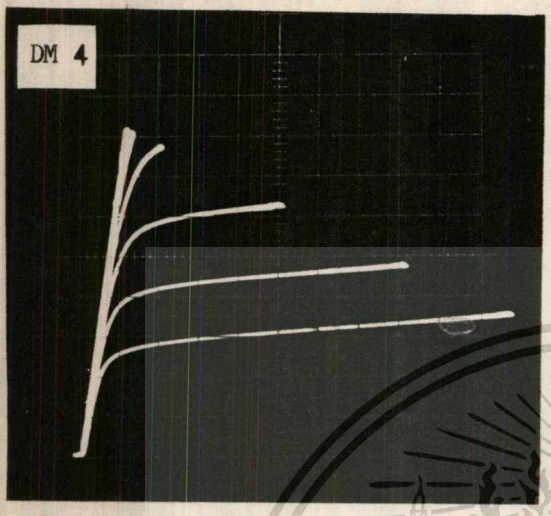
HOR : 0.5 V/DIV VER : 2 mA/DIV

STEP : 2 V

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ช่วงอิ่มตัว

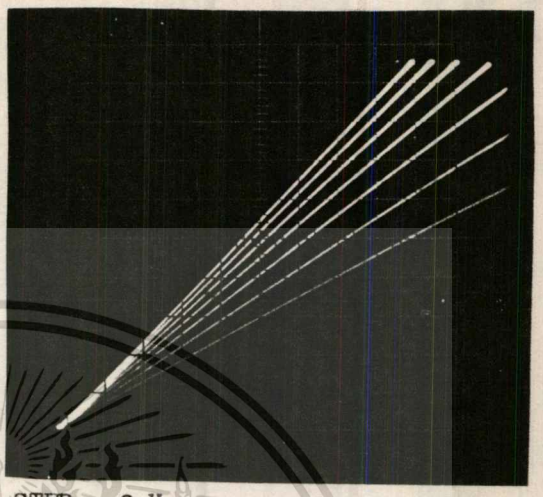
HOR : 5 V/DIV VER : 5 mA/DIV



STEP : 2 V

ช่วงเชิงเส้น

HOR : 0.02 V/DIV VER : I mA/DIV



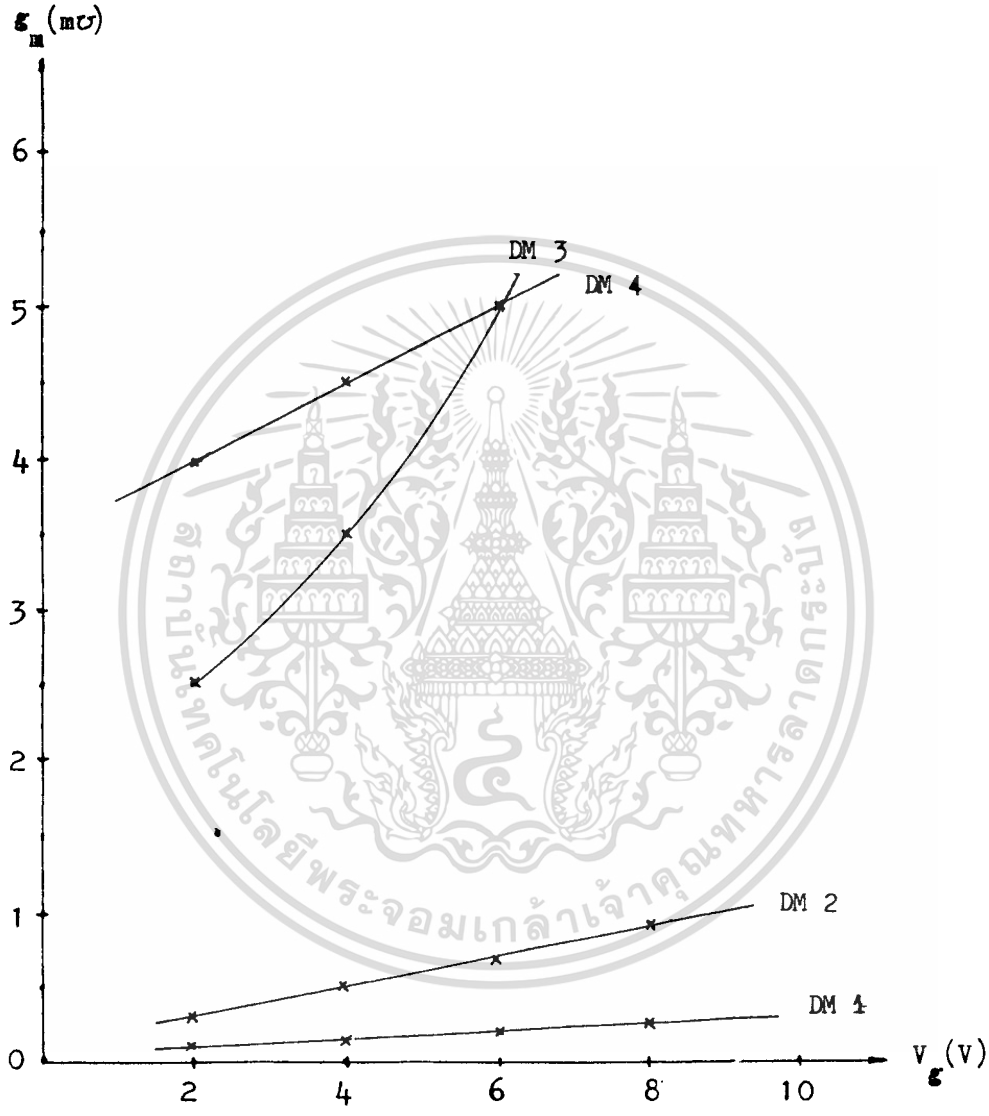
STEP : 2 V

รูปที่ 4.1 กราฟความสัมพันธ์ $I_{DS} - V_{DS}$ ของดีมอส

นำค่าพารามอนคัดแตนซ์ที่ศึกษาเกทค่าต่างๆมาเขียนกราฟความสัมพันธ์ระหว่าง $g_m - V_g$ เพื่อดูการเปลี่ยนแปลงของ g_m ต่อแรงดันที่เกทที่มีค่าต่างกันตั้งแต่ 0 ถึง 10 โวลท์ โดยทำการวัดที่ค่า V_{DS} เท่ากับ 15 โวลท์ จะได้กราฟความสัมพันธ์ดังรูปที่ 4.2

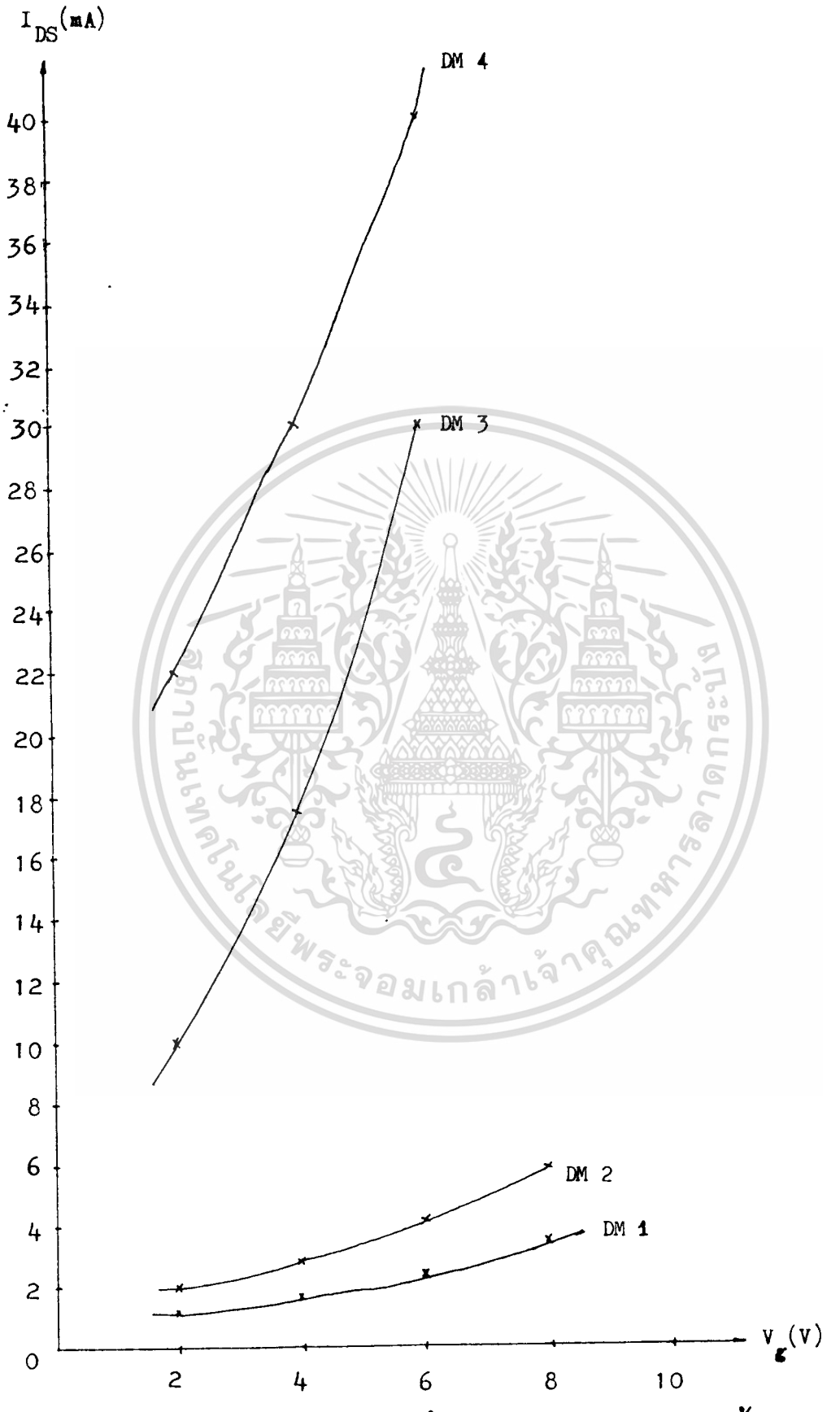
ในทำนองเดียวกันจะทำการเขียนกราฟความสัมพันธ์ระหว่าง $I_{DS} - V_g$ เพื่อดูการเปลี่ยนแปลงของ I_{DS} ต่อแรงดันที่เกท V_g ที่ต่างกันตั้งแต่ 0 ถึง 10 โวลท์โดยวัดที่ค่าแรงดัน V_{DS} เท่ากับ 15 โวลท์ จะได้กราฟดังรูปที่ 4.3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.2 กราฟความสัมพันธ์ระหว่าง $g_m - V_g$ ของดีมอส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า



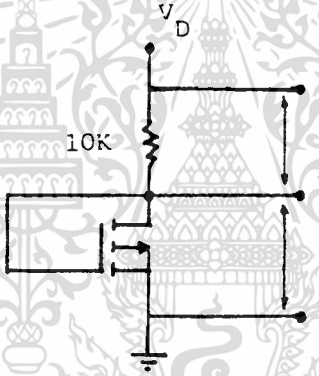
รูปที่ 4.3 กราฟความสัมพันธ์ระหว่าง $I_{DS} - V_{GS}$ ของดีมอสทั้ง 4 แบบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 การหาค่าแรงดันวิกฤติ

นำดีมอสมาต่อเป็นวงจรดังรูปที่ 4.4 ร่วมกับเครื่องเขียนกราฟ โดยให้แกน X เป็นแกนของแรงดัน V_{DS} และแกน Y เป็นแกนของกระแส I_D แรงดัน V_{DS} ในขณะนี้ก็คือแรงดัน V_c นั่นเอง เมื่อเพิ่มแรงดัน V_{DD} จะมีผลทำให้ V_c เพิ่มด้วย จนกระทั่งถึงจุดที่เริ่มมีกระแสไหลจากซอสไปยังเดรน แสดงว่าเกิดแชนแนลขึ้นแล้ว ที่จุดนี้เองจะเป็นแรงดันวิกฤติของดีมอส

รูปกราฟการหาแรงดันวิกฤติของดีมอส DM 1 แสดงได้ดังรูปที่ 4.5 สำหรับรูปกราฟของดีมอส DM 2, DM 3 และ DM 4 ก็สามารถแสดงได้ในทำนองเดียวกัน การวัดค่าแรงดันวิกฤติในการทดลองนี้จะวัดที่กระแสเดรนไหล 1 mA



รูปที่ 4.4 วงจรทดลองหาค่าแรงดันวิกฤติของดีมอส

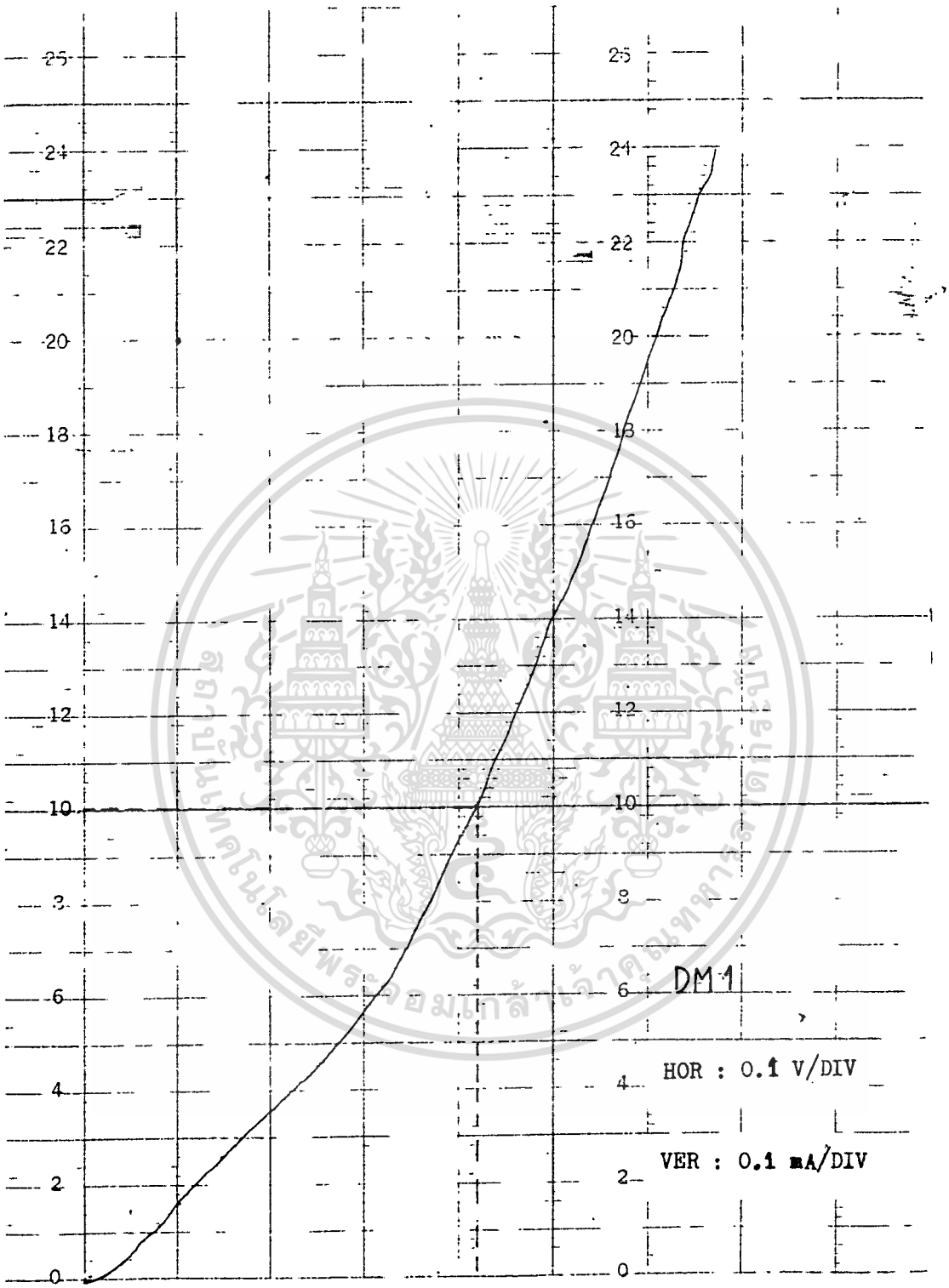
4.3 การหาค่าความเร็วในการสวิทช์

นำดีมอสทั้ง 4 แบบมาต่อเป็นวงจรดังรูปที่ 4.6 โดยทำการป้อนแรงดัน V_{DD} เท่ากับ 15 โวลท์ ให้สัญญาณพัลซ์อินพุท 5 โวลท์ที่ความถี่ 10 KHz ทำการบันทึกค่าต่างๆลงในตารางที่ 1

t_r : เวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจาก 10% ไปยังระดับ 90%

t_f : เวลาที่ใช้ในการเปลี่ยนระดับสัญญาณจากระดับ 90% ไปยังระดับ 10%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

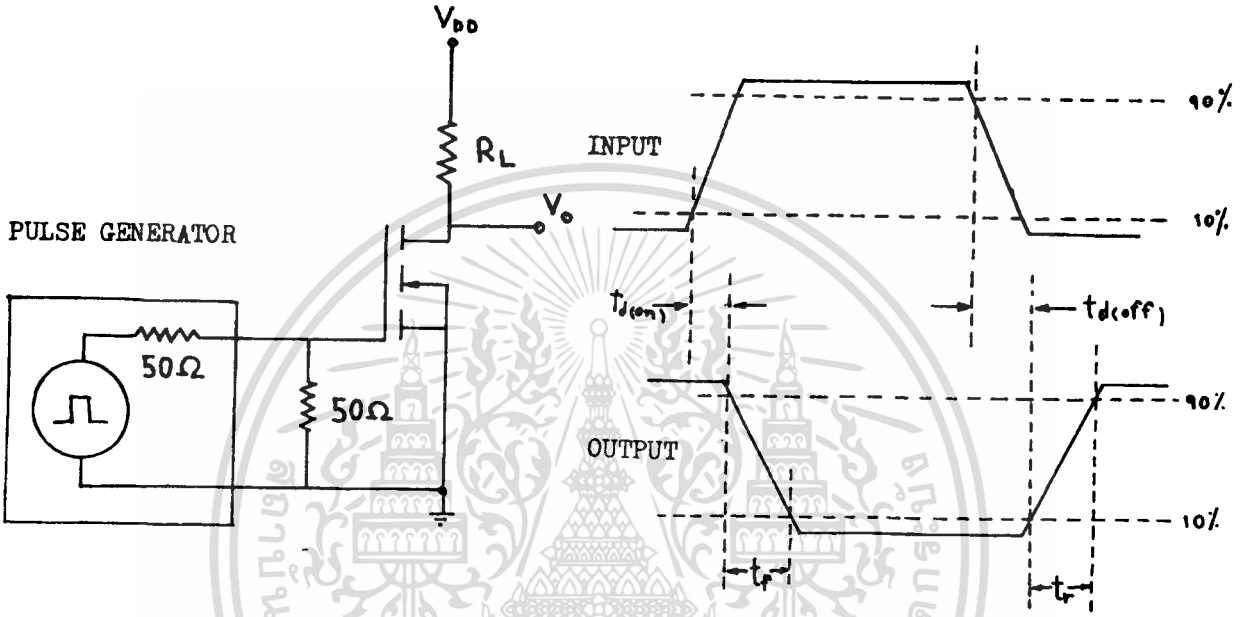


รูปที่ 4.5 การหาแรงดันวิกฤติจากเครื่องเขียนกราฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$t_d(on)$: เวลาที่สัญญาณอินพุทอยู่ที่ระดับ 10% จนกระทั่งสัญญาณเอาท์พุทลดลงเหลือ 90%

$t_d(off)$: เวลาที่สัญญาณอินพุทอยู่ที่ระดับ 90% จนกระทั่งสัญญาณเอาท์พุทเพิ่มขึ้นจนกระทั่งถึงระดับ 10%



รูปที่ 4.6 วงจรวัดคุณสมบัติในการสวิทช์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พารามิเตอร์	Low Power DMOS		High Power DMOS		หน่วย
	DM 1	DM 2	DM 3	DM 4	
t_{ox}	700	700	700	700	Å
W	400	1000	2880	12040	μm
L	10	10	10	10	μm
V_{BR}	65	65	55	72	V
V_T	0.82	0.15	0.8	-2.5	V
g_m	0.23	0.78	3.67	4.50	mʊ
I_{DSS}	0.30	1.40	5.00	15.00	mA
R_{on}	1250	500	100	20	Ω
t_r	44	40	16	120	μs
t_f	46	44	12	12	μs
$t_{d(on)}$	70	66	62	64	μs
$t_{d(off)}$	70	64	62	76	μs

ตารางที่ 4.1 คุณสมบัติต่างๆของดีมอส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

บทที่ 5
สรุปและวิจารณ์

ดีมอสเป็นอุปกรณ์ที่อาศัยการทำงานของประจุพาหะส่วนมาก ทำให้ไม่มีเวลาหน่วงที่เกิดจากประจุพาหะส่วนน้อย ดังนั้นจึงมีความเร็วในการสวิทช์ที่ดีกว่าไบโพลาร์ทรานซิสเตอร์ โดยทั่วๆไปดีมอสจะมีค่าทรานคอนดัคแตนซ์ที่คงที่ในช่วงของกระแสและโวลท์เตจที่เกทค่อนข้างกว้าง ดังนั้นเมื่อนำไปใช้ในวงจรขยายจะมีผลทำให้สัญญาณที่ได้มีความเพี้ยนต่ำมาก กำลังที่ใช้ในการควบคุมดีมอสให้ทำงานจะมีค่าค่อนข้างต่ำ ทำให้สะดวกต่อการใช้งาน

ในไบโพลาร์ทรานซิสเตอร์จะพบปัญหาของ thermal runaway และ Secondary breakdown ทำให้การใช้งานมีขีดจำกัดลงไป แต่ในดีมอสกระแสจะมีค่าลดลงเมื่ออุณหภูมิมีค่าสูงขึ้น มีผลทำให้ลดปัญหาของ thermal runaway เพราะว่าดีมอสมีสัมประสิทธิ์ของอุณหภูมิเป็นลบนี่เอง ทำให้ดีมอสสามารถนำมาต่อขนานกันได้อย่างง่ายดาย เพื่อเพิ่มกำลังทางเอาท์พุทให้สูงขึ้น

ดีมอสที่ได้ทำการออกแบบและสร้างในปริญญานิพนธ์ฉบับนี้จะมีสองส่วนสำคัญที่แตกต่างไปจากมอสเฟทธรรมดาคือ ข้อแรก ดีมอสมีการใช้เทคโนโลยีของ double - diffusion ซึ่งเป็นการแพร่สารเจือชนิด n ซ้อนลงไปในสารกึ่งตัวนำชนิด p เทคโนโลยีดังกล่าวนี้สามารถพบได้ในการสร้างไบโพลาร์ทรานซิสเตอร์ ขบวนการดังกล่าวเป็นขบวนการที่ยากต่อการควบคุม คือต้องควบคุมไม่ให้ส่วน n^+ ที่สร้างเป็นส่วนของซอส แพร่ลงไปลึกมากนักเพราะจะทำให้เกิดการทะลุไปถึงส่วน n^- ที่เป็นส่วนเดรนได้ นอกจากนี้การที่แพร่สารเจือชนิด n ลงไปลึกมากๆก็อาจมีผลทำให้เกิดกระแสรั่วไหลที่เพิ่มขึ้นอย่างมากมายอีกด้วย ปัญหาดังกล่าวเป็นปัญหาที่สำคัญที่พบในการทดลองนี้ ซึ่งควรได้รับการแก้ไขให้ดีขึ้นต่อไป ความหนาแน่นของอะตอมสารเจือในส่วน p ซึ่งเป็นบอดี้ของดีมอสจะมีผลต่อค่าแรงดันวิกฤติของดีมอส ในการสร้างควรออกแบบให้มีความหนาแน่นของอะตอมสารเจือมากๆ เพื่อป้องกันไม่ให้แรงดันวิกฤติต่ำกว่าศูนย์ซึ่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็นสาเหตุของกระแสรั่วที่เกรน นอกจากนี้ยังเป็นการป้องกันไม่ให้เกิด Punch-through breakdown อีกด้วย ดีมอสที่เราสร้างในการทดลองนี้ได้รับการออกแบบให้มีความหนาแน่นของอะตอมสารเจือน้อยไป มีผลทำให้แรงดันวิกฤติของดีมอสบางตัวมีค่าต่ำมากๆ เป็นสาเหตุให้เกิดกระแสรั่วไหลที่ค่อนข้างสูง

ข้อแตกต่างที่ดีมอสต่างจากมอสเฟทธรรมดาข้อที่สองคือได้มีการเพิ่มชั้นอิพิ (n^-) ขึ้นระหว่างแชนแนลและส่วนเกรน ชั้นอิพิดังกล่าวจะเป็นตัวแปรที่สำคัญในการกำหนดค่าแรงดันพังทลายของดีมอส ค่าแรงดันพังทลายนี้จะเกิดที่รอยต่อ $P - n^-$ ซึ่งสามารถกำหนดได้โดยความหนาแน่นของอะตอมสารเจือที่ชั้นอิพิ n^- และความหนาของชั้นอิพิ n^- ค่าแรงดันพังทลายของดีมอสในการทดลองนี้จะมีค่าไม่ค่อยสูงนัก เพื่อให้ได้ค่าแรงดันพังทลายที่สูงขึ้นจึงควรพิจารณาเลือกแผ่นซิลิกอนที่เหมาะสมยิ่งขึ้น

เกทออกไซด์ที่สร้างในการทดลองนี้ใช้วิธี thermal Oxidation ทำให้ได้เกทออกไซด์ที่สมบูรณ์ มีความสามารถในการทนศักดาได้สูง แต่วาวิธีการสร้างดังกล่าวเป็นขบวนการที่ต้องใช้อุณหภูมิสูง ซึ่งอาจเป็นสาเหตุให้เกิดข้อเสียหายของดีมอสตามมาได้

ผลจากการศึกษาและทดลองนี้ มีประโยชน์อย่างมากต่อการพัฒนาดีมอสให้เป็นอุปกรณ์กำลังที่ดียิ่งขึ้นในอนาคต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้สำเร็จลงได้ต้องขอขอบคุณ นาย สุรศักดิ์ เนียมเจริญ นักศึกษาระดับปริญญาโทที่ได้ให้ความช่วยเหลือในการสร้างและแก้ปัญหาต่างๆที่เกิดขึ้นจนสำเร็จลุล่วงในที่สุด นอกจากนี้ต้องขอขอบคุณเพื่อนๆ รวมทั้งอาจารย์และเจ้าหน้าที่ศูนย์วิจัยอิเลคทรอนิคส์ทุกท่านที่ได้ให้คำแนะนำปรึกษารวมทั้งข้อมูลต่างๆในการทำปริญญานิพนธ์ฉบับนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอกสารอ้างอิง

1. สมศักดิ์ เชียรศิริกุล , สมเกียรติ ศุภเดช " การออกแบบและสร้างมอสเฟทแบบเอ็นแชนแนลเอ็นฮานซ์เม้นท์โหมด " วิศวสารลาดกระบัง ปีที่ 7 ฉบับที่ 1 กุมภาพันธ์ 2528

2. Edwin S. Oxner , " Power FETs and Their Applications , Prentice-Hall Inc. , Englewood Cliffs , 1982

3. " Power Mosfet transistor data " MOTOROLA INC. , 1986

4. S.C. Sun. and James D. Plummer " Modeling of the On-Resistance of LDMOS , VDMOS and VMOS Power Transistors "IEEE Trans. Electron Devices, Vol. ED-27 No.2 pp. 356-367 , 1980

5. Richard W.Coen , Dah Wen Tsang , Kenneth P.Lisiak " A high-performance planar Power MOSFET " IEEE Trans Electron Devices , Vol. ED-27 , No.2 pp. 340-342 , 1980

6. Edison Fong , Dorman C.Pitzer , Richard J.Zeman " Power DMOS for High-Frequency and Switching Applications " IEEE Trans. Electron Devices , vol. ED-27 , No.2 , pp. 321-329 , 1980

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้