

เครื่องชั่งน้ำหนักและวัดส่วนสูงแสดงผลดิจิทัล

DIGITAL WEIGHT AND HEIGHT MEASURING MACHINE



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เลขหมู่.....

เลขทะเบียน 50341

วันที่.....ปี 2 9 ๒๕๖ 25๖7

ปีการศึกษา 2545

b.....  
i.....

ไม่วารณิใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องชั่งน้ำหนักและวัดส่วนสูงแสดงผลดิจิทัล

DIGITAL WEIGHT AND HEIGHT MEASURING MACHINE



ปริญญาบัตรสำหรับปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2545

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## เครื่องขังน้ำหนักรและวัดส่วนสูงแสดงผลดิจิทัล

ไพรัตน์ นิลดวง

มยุรา รักษาอินทร์

ดร.กิตติพล ชิตสกุล อาจารย์ที่ปรึกษา

ปีการศึกษา 2545

### บทคัดย่อ

ปฏิญานิพนธ์ฉบับนี้นำเสนอเกี่ยวกับการพัฒนาเครื่องขังน้ำหนักรและวัดส่วนสูงแสดงผลดิจิทัล โดยที่ส่วนขังน้ำหนักรใช้สเตรนเกจเป็นตัวรับค่าน้ำหนัก แล้วนำมาขยายสัญญาณด้วยวงจรขยายความต่าง จากนั้นนำสัญญาณที่ได้มาผ่านวงจรกรองความถี่ต่ำผ่านเพื่อลดสัญญาณรบกวน แล้วทำการขยายเพื่อแปลงเป็นดิจิทัลด้วยวงจรแปลงสัญญาณจากอนาล็อกเป็นดิจิทัล จากนั้นค่าที่ได้จะนำมาประมวลผลเป็นค่าน้ำหนักด้วยไมโครคอนโทรลเลอร์และแสดงออกทางจอ LCD ซึ่งมีความละเอียดที่ทศนิยม 1 ตำแหน่ง

การวัดส่วนสูงนั้นอาศัยหลักการส่งคลื่นและรับคลื่นที่สะท้อนกลับของคลื่นอัลตราโซนิกความถี่ 40kHz ติดตั้งสูงจากพื้นเครื่องขังน้ำหนักร 194 เซนติเมตร ในการวัด เมื่อไมโครคอนโทรลเลอร์ MCS-51 เริ่มจับให้ภาคส่งเริ่มส่งคลื่น ส่วนของวงจรกำเนิดสัญญาณพัลส์จะเริ่มส่งสัญญาณพัลส์ให้กับไมโครคอนโทรลเลอร์ MCS-51 ซึ่ง MCS-51 จะเริ่มนับเมื่อมีการกดสวิทช์สั่งการและจะหยุดนับเมื่อได้รับสัญญาณลจิกต่ำจากภาครับ แล้วประมวลผลออกมาเป็นระยะจากคิรยะของวัตถุที่วัดถึงหัววัด ความสูงของวัตถุที่วัดคือระยะ 194 เซนติเมตรลบด้วยระยะที่วัดได้

## DIGITAL WEIGHT AND HEIGHT MEASURING MACHINE

Pairat Nilduang

Mayura Ragsa-in

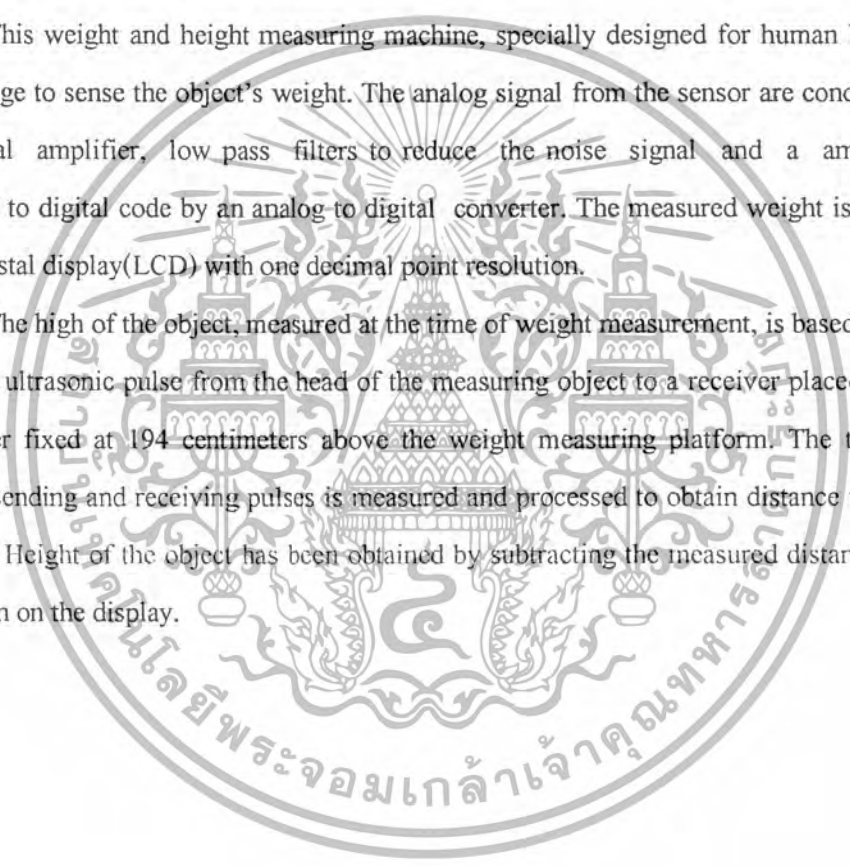
Dr. Kitiphol Chitsakul Advisor

Academic year 2002

### ABSTRACT

This weight and height measuring machine, specially designed for human body, uses a strain gauge to sense the object's weight. The analog signal from the sensor are conditioned by a differential amplifier, low pass filters to reduce the noise signal and a amplifier, then converted to digital code by an analog to digital converter. The measured weight is shown on a liquid crystal display(LCD) with one decimal point resolution.

The high of the object, measured at the time of weight measurement, is based on the echo of 40kHz ultrasonic pulse from the head of the measuring object to a receiver placed closely the transmitter fixed at 194 centimeters above the weight measuring platform. The time interval between sending and receiving pulses is measured and processed to obtain distance from sensors to object. Height of the object has been obtained by subtracting the measured distance from 194 and shown on the display.



ปริญญาานิพนธ์ ปีการศึกษา 2545

ภาควิชา อิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
เรื่อง เครื่องซังน้ำหนักและวัดส่วนสูงแสดงผลดิจิทัล

ผู้จัดทำ

1. นายไพรัตน์ นิลดวง รหัสประจำตัว 43015220
2. นางสาวมยุรา รักษาอินทร์ รหัสประจำตัว 43015222



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องชั่งน้ำหนักและวัดส่วนสูงแสดงผลดิจิทัล

DIGITAL WEIGHT AND HEIGHT MEASURING MACHINE

1. นายไพรัตน์ นิลดวง รหัสประจำตัว 43015220
2. นางสาวมยุรา รักษาอินทร์ รหัสประจำตัว 43015222

รายงานนี้ได้รับการตรวจสอบแล้ว พร้อมทั้งจะทำการสอบได้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## กิตติกรรมประกาศ

ผู้จัดทำปริญญาฉบับนี้ขอขอบพระคุณอาจารย์ที่ปรึกษา ดร. กิตติพล จิตสกุท ที่ให้คำปรึกษา แนะนำ ตลอดจนข้อคิดเห็นและแนวทางในการปฏิบัติงานและการแก้ไขปัญหาที่เป็นอุปสรรคต่างๆ เกี่ยวกับโครงการนี้ และขอขอบพระคุณอาจารย์ทุกๆ ท่านที่ได้ให้ความรู้เกี่ยวกับการทำงาน คุณสมบัติของอุปกรณ์ รวมทั้งการประยุกต์ในการใช้งานด้านต่าง ๆ ซึ่งช่วยให้ผู้จัดทำสามารถนำความรู้ไปประยุกต์ใช้งานได้ และทำให้การจัดทำโครงการฉบับนี้สำเร็จลุล่วงไปด้วยดี ผู้จัดทำโครงการฉบับนี้ขอระลึกถึงด้วยความขอบพระคุณยิ่ง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## สารบัญ

	หน้า
บทคัดย่อ	I
Abstract	II
กิตติกรรมประกาศ	V
สารบัญ	VI
สารบัญรูป	VIII
สารบัญตาราง	XI
บทที่ 1 บทนำ	1
1.1 ความเป็นมาของโครงการ	1
1.2 แนวคิดของโครงการ	1
1.3 วิธีการดำเนินงาน	1
1.4 โครงสร้างของรายงาน	2
บทที่ 2 ทฤษฎี	3
2.1 สเตนเกจ	3
2.2 วงจรขยายความต่าง	10
2.3 วงจรกรองความถี่	12
2.4 วงจรขยายแบบกลับเฟส	17
2.5 ส่วนแปลงอนาล็อกเป็นดิจิทัล	18
2.6 อุลตราโซนิคทรานสดิวเซอร์	24
2.7 วงจรสร้างสัญญาณพัลส์	28
2.8 จอแสดงผล LCD	33
2.9 ไมโครคอนโทรลเลอร์ MCS-51	38
บทที่ 3 การออกแบบและสร้าง	43
3.1 ภาจจ่ายไฟกระแสตรง	43
3.2 หลักการของเครื่องซึ่งแสดงผลดิจิทัล	43
3.3 โหลดเซลล์(Load Cell)	44
3.4 วงจร ขยายความแตกต่าง (Differential Amplifier)	44
3.5 วงจร Low Pass Filter	44
3.6 วงจร Inverting Amplifier	45
3.7 วงจร A/D converter	45
3.8 หลักการทำงานของเครื่องวัดส่วนสูง	45

3.8.1	วงจรมอดูเลชันพัลส์วอร์ม	46
3.8.2	วงจรมอดูเลชันพัลส์วอร์มแบบออสซิลเลชัน	47
3.8.3	วงจรมอดูเลชันพัลส์วอร์มที่ 17.3kHz	47
3.9	ส่วนประมวลผล	49
บทที่ 4	การทดลองและผลการทดลอง	59
4.1	เครื่องซิงโครไนซ์สัญญาณ	59
4.1.1	แรงดันเอาต์พุตที่ภาคขยาย	59
4.1.2	ผลการซิงโครไนซ์จอ LCD	60
4.2	เครื่องวัดส่วนสูง	61
4.2.1	ผลการทดลองวงจรมอดูเลชันพัลส์วอร์มที่ 40kHz	62
4.2.2	ผลการทดลองวงจรมอดูเลชันพัลส์วอร์มที่ 17.3kHz	62
4.2.3	ผลการทดลองสัญญาณพัลส์วอร์มตัวส่ง	63
4.2.4	ผลการทดลองสัญญาณพัลส์วอร์มตัวรับ	63
4.2.5	ผลการทดลองสัญญาณภาคขยายที่ภาครับ	64
4.2.6	ผลการวัดส่วนสูง	64
บทที่ 5	สรุปและแนวทางในการพัฒนา	66
	บรรณานุกรม	68
	ภาคผนวก	69



## สารบัญรูป

	หน้า
รูปที่ 2.1.1 เกจความเครียดชนิดไม่ยืดคืด	4
รูปที่ 2.1.2 ชนิดของเกจความเครียด	4
รูปที่ 2.1.3 การติดเกจความเครียด	4
รูปที่ 2.1.4 สมดุลย์บริคซ์ของเกจความเครียด	5
รูปที่ 2.1.5 ไม่สมดุลย์บริคซ์ของเกจความเครียด	5
รูปที่ 2.1.6 พล็อตของ $E'_0/E_0$ เทียบกับ $R_G/R_1$	6
รูปที่ 2.1.7 รูปแบบการจัดวางที่เป็นไปได้สำหรับการวัดแรง P	7
รูปที่ 2.1.8 โหลดเซลล์แบบลิ่ง	8
รูปที่ 2.1.9 โหลดเซลล์แบบคาน	9
รูปที่ 2.1.10 โหลดเซลล์แบบวงแหวน	10
รูปที่ 2.2.1 วงจรขยายความแตกต่าง	11
รูปที่ 2.2.2 การคำนวณ $V_o$	11
รูปที่ 2.3.1 แสดงการตอบสนองความถี่ของวงจรกรองความถี่ต่ำ	13
รูปที่ 2.3.2 วงจรกรองความถี่ต่ำ ( Low-Pass Filter )	13
รูปที่ 2.3.3 แสดงการตอบสนองความถี่ของวงจรกรองความถี่สูง	14
รูปที่ 2.3.4 วงจรกรองความถี่สูง	14
รูปที่ 2.3.5 วงจรกรองความถี่สูง	15
รูปที่ 2.3.6 การตอบสนองความถี่ของวงจรกรองช่วงความถี่	15
รูปที่ 2.3.7 การตอบสนองความถี่ของวงจรถ้าจัดแถบความถี่	16
รูปที่ 2.3.8 วงจรถ้าจัดแถบความถี่	17
รูปที่ 2.4.1 วงจร Inverting Amplifier	17
รูปที่ 2.5.1 ตัวแปลงสัญญาณอนาล็อกเป็นดิจิตอล	19
รูปที่ 2.5.2 คุณสมบัติของ A/D คอนเวอร์เตอร์แบบ 4 บิต	20
รูปที่ 2.5.3 แสดงการตอบสนองของเวลาแปลงสัญญาณของ A/D คอนเวอร์เตอร์	20
รูปที่ 2.5.4 ขบวนการแปลงสัญญาณดิจิตอลด้วย A/D คอนเวอร์เตอร์	21
รูปที่ 2.5.5 การทำงานของวงจรอินทิเกรเตอร์	22
รูปที่ 2.5.6 ตัวแปลงสัญญาณ A/D คอนเวอร์เตอร์แบบแรมปี	22
รูปที่ 2.5.7 คอนเวอร์เตอร์ซึ่งใช้เทคนิค SAR	23
รูปที่ 2.5.8 กราฟของส่วน D/A ระหว่างการแปลงสัญญาณ	24

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 2.6.1	วงจรภาคส่ง 40 kHz ที่ใช้วงจรอะสเตเบิลมัลติไวเบรเตอร์ ใช้ทรานซิสเตอร์ 2 ตัว	26
รูปที่ 2.6.2	วงจรภาครับ	27
รูปที่ 2.7.1	แสดงเอาต์พุตของวงจรวนซ็อดที่เปลี่ยนแปลงตามสัญญาณอินพุตทริกเกอร์พัลส์ที่ป้อนเข้ามา	28
รูปที่ 2.7.2	แสดงการตอบสนองของเอาต์พุตต่อสัญญาณทริกเกอร์พัลส์ทั้งสองแบบ	29
รูปที่ 2.7.3	วงจรทำงานด้วยขอบขาขึ้นของพัลส์อินพุต	30
รูปที่ 2.7.4	วงจรทำงานด้วยขอบขาลงของพัลส์อินพุต	30
รูปที่ 2.7.5	ทำงานด้วยสัญญาณเปลี่ยนขนาดขอบขาขึ้นและขอบขาลง	30
รูปที่ 2.7.6	แบบใช้ D ฟลิปฟลอปเบอร์ 4013	32
รูปที่ 2.7.7	ลักษณะสัญญาณของวงจรอะสเตเบิลมัลติไวเบรเตอร์	33
รูปที่ 2.8.1	โครงสร้างของ LCD	34
รูปที่ 2.8.2	วงจรสมมูลย์ของ LCD (RI เป็นความต้านทานอนุกรมที่เกิดจากตัวนำชนิดไอ R2 และ C1 เป็นค่าที่เกิดจากผลึกเหลวที่อยู่ระหว่างตัวนำชนิดไอ)	35
รูปที่ 2.8.3	การให้แสงทางด้านหลังทั้ง 3 วิธี	38
รูปที่ 2.9.1	แสดงโครงสร้างภายในของ MCS-51	39
รูปที่ 2.9.2	แสดงการจัดขาตามลักษณะภายนอกของชิพ MCS-51	40
รูปที่ 3.1	แสดงวงจรภาคจ่ายไฟ	43
รูปที่ 3.2	บล็อกโคอะแอมการทำงาน of เครื่องซังน้ำหนักแสดงผลดิจิทัล	44
รูปที่ 3.3	บล็อกโคอะแอมของการวัดส่วนสูง	45
รูปที่ 3.4	แสดงวงจรภาคส่ง	46
รูปที่ 3.5	แสดงวงจรภาครับ	47
รูปที่ 3.6	แสดงวงจรกำเนิดความถี่ 17.3kHz	48
รูปที่ 3.7	การเชื่อมต่อพอร์ทของ MCS-51 เพื่อใช้งานกับวงจรซังน้ำหนัก	49
รูปที่ 3.8	การเชื่อมต่อพอร์ทของ MCS-51 เพื่อใช้งานกับวงจรวัดส่วนสูง	50
รูปที่ 3.9	แสดงวงจรวัดส่วนสูง	55
รูปที่ 3.10	แสดงวงจรซังน้ำหนัก	56
รูปที่ 3.11	แสดงวงจรภาคจ่ายไฟและซังน้ำหนัก	57
รูปที่ 3.12	วงจรภาครับและขยายอัลตราโซนิค	57
รูปที่ 3.13	ตัวรับ-ส่งคลื่นอัลตราโซนิค	58
รูปที่ 3.14	เครื่องซังน้ำหนักและวัดส่วนสูงแสดงผลดิจิทัล	58
รูปที่ 4.1.1	กราฟแสดงความสัมพันธ์ระหว่างน้ำหนักรับกับแรงดันเอาต์พุต	60
รูปที่ 4.1.2	กราฟแสดงความสัมพันธ์ระหว่างน้ำหนักรับกับน้ำหนักรับที่ซังได้	61

รูปที่ 4.2.1 สัญญาณเอาต์พุตจากวงจรกำเนิดความถี่ 40KHz	62
รูปที่ 4.2.2 สัญญาณเอาต์พุตวงจรกำเนิดความถี่ 17.3kHz	62
รูปที่ 4.2.3 แสดงผลการวัดสัญญาณคร่อมอัลตราโซนิกตัวส่ง ( Tx )	63
รูปที่ 4.2.4 แสดงผลการวัดสัญญาณที่อัลตราโซนิกตัวรับ ( Rx )	63
รูปที่ 4.2.5 แสดงผลการวัดสัญญาณที่ภาคขยายของภาครับ	64
รูปที่ 4.2.6 กราฟแสดงความสัมพันธ์ระหว่างความสูงจริงกับความสูงที่วัดได้	65



## สารบัญตาราง

	หน้า
ตารางที่ 2.1 แสดงไมโคร โพรเซสเซอร์ตระกูล MCS-51 เบอร์ต่าง ๆ	1
ตารางที่ 4.1.1 ผลการวัดเอาต์พุตที่ภาคขยาย	59
ตารางที่ 4.1.2 ผลการชั่งน้ำหนักที่จอ LCD	60
ตารางที่ 4.2.1 ผลการวัดค่าส่วนสูงเปรียบเทียบกับค่าส่วนสูงมาตรฐาน	64



# บทที่ 1

## บทนำ

### 1.1 ความเป็นมาของโครงการ

เครื่องชั่งน้ำหนักและวัดส่วนสูงแสดงผลดิจิทัลนี้ เกิดจากแนวคิดเพื่อพัฒนาระบบการวัดที่มีการวัดแสดงผลแบบสเกล ที่การอ่านค่าเกิดความคลาดเคลื่อนได้ง่าย และการวัดทำได้ไม่สะดวกนัก จึงพัฒนาระบบการวัดให้มีประสิทธิภาพและแก้ไขปัญหาดังกล่าวข้างต้น โดยออกแบบระบบการวัดน้ำหนัก ส่วนสูง แบบอิเล็กทรอนิกส์ทั้งหมดและแสดงผลแบบดิจิทัลรวมเข้าด้วยกัน

### 1.2 แนวคิดของโครงการ

เครื่องชั่งน้ำหนักมีหลักการเปลี่ยนแปลงแรงดันของโหลดเซลล์เนื่องจากน้ำหนักที่กดทับลงบนโหลดเซลล์ แต่เนื่องจากว่าแรงดันที่ได้นั้นมีค่าน้อยมากจึงต้องมีการขยายแรงดันแล้วทำการกำจัดสัญญาณรบกวน นำแรงดันเอาท์พุทที่ได้ไปแปลงเป็นสัญญาณดิจิทัลด้วยวงจรแปลงสัญญาณอนาล็อกเป็นดิจิทัล (Analogue to Digital Converter:A/C ) นำสัญญาณที่ไปประมวลด้วยไมโครคอนโทรลเลอร์และแสดงผลด้วย LCD ตามแนวคิดนี้เครื่องชั่งน้ำหนักสามารถรับน้ำหนักได้สูงสุด 150 กิโลกรัมมีความละเอียดในระดับทศนิยม 1 ตำแหน่ง

เครื่องวัดส่วนสูงจะใช้หลักการส่งคลื่นอัลตราโซนิกโดย MCS-51 เป็นตัวส่งสัญญาณให้ภาคส่งกำเนิดคลื่นที่มีความถี่ 40kHz ตัวรับจะรับการสะท้อนของคลื่นอัลตราโซนิกกลับมา ซึ่งในระหว่างที่มีการส่งคลื่นออกไปนั้นวงจรกำเนิดความถี่จะเริ่มกำเนิดสัญญาณพัลส์ที่มีความถี่ 17,300 Hz และจะหยุดส่งสัญญาณพัลส์เมื่อคลื่นสะท้อนกลับมาถึงตัวรับ โดยที่ในระหว่างนี้ส่วนของไมโครคอนโทรลเลอร์จะทำการคำนวณและแสดงผลค่าส่วนสูงที่วัดได้ออกทางจอ LCD ซึ่งแนวคิดนี้เครื่องวัดส่วนสูงสามารถวัดความสูงได้ 194 เซนติเมตร

การวัดทั้งน้ำหนักและส่วนสูงจะแสดงผลบนจอ LCD เดียวกันจึงใช้การเลือกโหมดการวัดโดยการกดสวิทช์เลือก

### 1.3 วิธีการดำเนินงาน

- ศึกษาหลักการและวัตถุประสงค์ของ โครงการหรือเป็นการวางแผนแนวคิดของ โครงการให้ชัดเจน
- ศึกษาหลักการของเครื่องชั่งน้ำหนักดิจิทัลและวัดส่วนสูง รวมทั้งส่วนประมวลผลไมโครคอนโทรลเลอร์ MCS-51 ด้วย
- ศึกษาคุณสมบัติและหลักการทำงานของอุปกรณ์และวงจรที่ใช้ใน โครงการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ทดสอบการทำงานของเครื่องชั่งน้ำหนักและวัดส่วนสูง
- สรุปผลการทดลองและวิเคราะห์ปัญหา ความผิดพลาดที่เกิดขึ้น เพื่อเป็นแนวทางในการพัฒนาต่อไป

#### 1.4 โครงสร้างของรายงาน

รายงานนี้ได้รวบรวมรายละเอียด ความเป็นมา แนวคิด การสร้างและทดสอบโครงงาน โดยได้มีการแบ่งรายงานออกเป็นบทต่างๆ ทั้งนี้เพื่อความสะดวกต่อการศึกษาและทำความเข้าใจ ในแต่ละบทประกอบด้วยเนื้อหา ดังนี้

บทที่ 1 ได้กล่าวถึงความเป็นมาของโครงงานนี้ แนวคิดของโครงงาน และการดำเนินงานของโครงงาน

บทที่ 2 กล่าวถึง ทฤษฎีพื้นฐานที่เกี่ยวข้องกับอุปกรณ์และวงจรที่ได้นำมาใช้ในโครงงาน

บทที่ 3 กล่าวถึง การออกแบบและสร้างส่วนของวงจรส่วนต่างๆ ที่ประยุกต์ใช้ในโครงงานนี้

บทที่ 4 กล่าวถึง การทดลองและผลการทดลองที่ได้จากการทดสอบการทำงานจริง

บทที่ 5 กล่าวถึงสรุปผลที่ได้จากการทดลองและแนวทางในการพัฒนาต่อไป



## บทที่ 2

### ทฤษฎี

ในบทนี้จะกล่าวถึงทฤษฎีของชิ้นส่วนอุปกรณ์สำคัญ ๆ ที่นำมาใช้ในการออกแบบโครงงาน เพื่อเป็นพื้นฐานในการทำความเข้าใจต่อระบบที่ได้ ออกแบบขึ้นมา

#### 2.1 เกจความเครียด (Strian Gages)

ทรานส์ดิวเซอร์ชนิดนี้อยู่บนพื้นฐานที่ว่าถ้าถ้าตัวนำไฟฟ้าอันหนึ่งถูกขึงให้ตึง หรือถูกอัด ค่าค่าความต้านทานของมันจะเปลี่ยนแปลง อันเนื่องจากการเปลี่ยนในความยาวพื้นที่หรือพิกต์ ความต้านทาน (Resistivity) ของมัน ค่าความต้านทาน  $R$  ของตัวนำไฟฟ้าอันหนึ่งมีพื้นที่หน้าตัด  $A$  ความยาว  $L$  และพิกต์ความต้านทานของวัสดุ  $\rho$  คือ

$$R = \frac{\rho L}{A} \quad (2.1)$$

เกจแฟกเตอร์  $F$  ของตัวนำไฟฟ้าถูกนิยามเหมือนกับ

$$F = \frac{\Delta R / R}{\Delta L / L} = \frac{\Delta R / R}{\zeta} \quad (2.2)$$

เมื่อ  $\Delta R$  เป็นการเปลี่ยนแปลงของค่าความต้านทาน  $R$  เนื่องจากเกจความเครียด  $\zeta$  ซึ่ง

$$\zeta = \Delta L / L \quad (2.3)$$

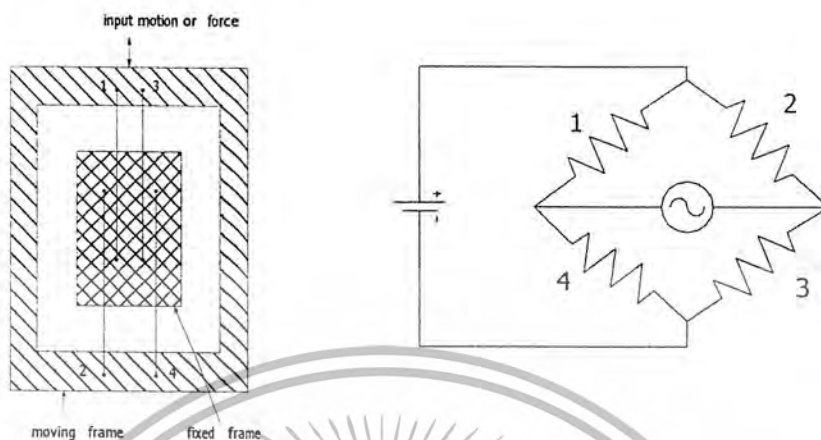
ในทางปฏิบัติ ตัวนำไฟฟ้าที่ใช้มักอยู่ในรูปของเส้นลวดเล็กหรือโลหะแผ่นบาง ทรานส์ดิวเซอร์เกจความเครียดสามารถแบ่งออกได้เป็น 2 ชนิดคือ

1. เกจความเครียดชนิดไม่ยึดติด
2. เกจความเครียดชนิดยึดติด

เกจความเครียดชนิดไม่ยึดติด เกจความเครียดชนิดนี้ ลวดค่าความต้านทานเส้นหนึ่งจะถูกขึงให้ตึงระหว่าง 2 เฟรม เฟรมหนึ่งเป็นเฟรมเคลื่อนที่ ขณะที่อีกเฟรมหนึ่งอยู่กับที่ดังแสดงในรูปที่

2.1.1(ก). ขนาดของเส้นลวดตามปกติแล้วมีความยาว 25 mm. และเส้นผ่านศูนย์กลาง 25  $\mu$ m. เพลทที่บิดงอได้จะทำหน้าที่เช่นเดียวกับสปริงระหว่างเฟรมทั้งสอง เส้นลวดจะอยู่ภายใต้การป้อนโพลอันใหม่ ซึ่งมากกว่าโพลที่มีการอัดตัวที่ตั้งเอาไว้ในตอนแรก การเคลื่อนที่ของอินพุทที่แสดงในรูปที่ 2.1.1 จะขึงเส้นลวดเส้นที่ 1 และ 3 ให้ตึง ขณะเดียวกันก็จะลดความตึงเครียดในเส้นลวดที่ 2 และ 4 การเคลื่อนที่ในทิศทางตรงกันข้ามก็จะให้ผลที่ตรงกันข้าม เส้นลวดจะถูกนำมาต่อเข้ากับวงจรโทนบริจจ์ ดังแสดงในรูปที่ 2.1.1(ข)

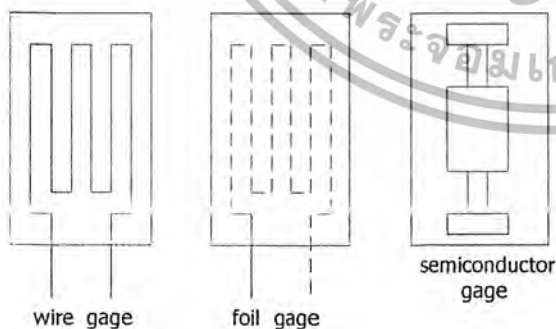
โดยทรานส์ดิวเซอร์ชนิดนี้สามารถวัดการเคลื่อนที่ที่มีขนาดเล็กมากๆ ถึง 50µm. และแรงที่มีขนาดเล็กมากๆ อีกด้วย



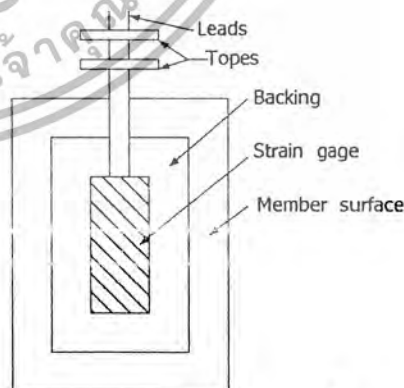
(ก) ลักษณะการจัดวาง (ข) วงจร

รูปที่ 2.1.1 เกจความเครียดชนิดไม่ยึดติด

เกจความเครียดชนิดยึดติด จะถูกใช้งานอย่างกว้างขวางเพื่อวัดสิ่งที่แปรเปลี่ยนไปทางกายภาพหลายๆ อย่าง เช่น ความเครียด แรง แรงบิด ความดัน และการสั่นสะเทือนเป็นต้น เกจเหล่านี้อาจทำด้วยวัสดุจำพวกโลหะหรือสารกึ่งตัวนำและอยู่ในรูปของเกจเส้นลวด (เส้นผ่านศูนย์กลางประมาณ 25µm.) หรือโลหะแผ่นบางๆ หรือแท่งเล็ก (ในกรณีของสารกึ่งตัวนำ) ดังแสดงในรูปที่ 2.1.2 เกจเหล่านี้มีกระดาษหรือวัสดุชนิดอื่นห่อหุ้ม เพื่อใช้ยึดติดกับพื้นผิวที่ต้องการวัดความเครียด ดังแสดงในรูปที่ 2.1.3 เมื่อยึดติดแล้วเกจได้รับความเครียดเหมือนกับความเครียดที่มีอยู่ในพื้นผิวนั้น เกจเหล่านี้มีความสูงมากและเมื่อนำไปใช้งานร่วมกับอุปกรณ์อิเล็กทรอนิกส์ความเครียดที่ค่าประมาณ  $10^{-7}$  อาจวัดได้



รูปที่ 2.1.2 ชนิดของเกจความเครียด



รูปที่ 2.1.3 การติดเกจความเครียด

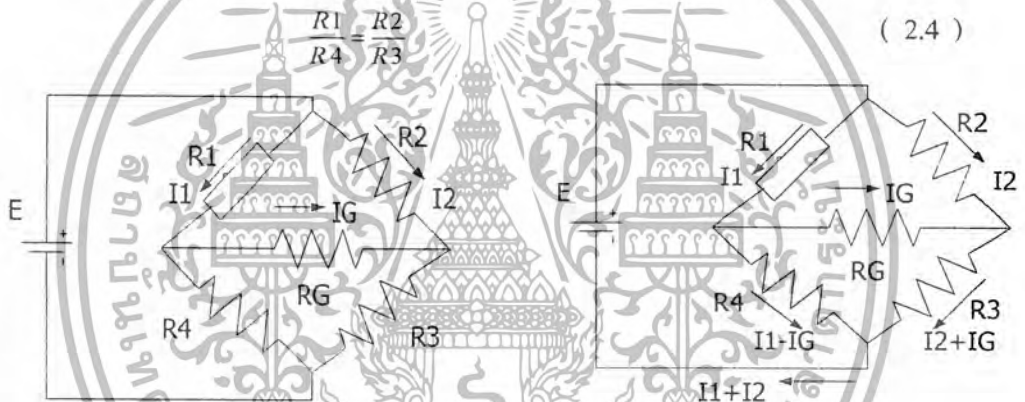
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บริดจ์ของเกกความเครียด

เกกของความเครียด โดยปกติแล้ว จะถูกต่อเป็นส่วนหนึ่งของวงจรวิทสโตนบริดจ์เพื่อการเปลี่ยนค่าความต้านทานของมันอันเนื่องมาจากความเครียดจะได้วัดได้ หรือให้อาชีพทุกที่สามารถนำไปแสดงผลหรือบันทึกผลได้ มีการจัดวางบริดจ์ 2 แบบคือ

1. สมดุลย์บริดจ์ (Balanced bridge)
2. ไม่สมดุลย์บริดจ์ (Unbalanced bridge)

ในการจัดวางแบบสมดุลย์บริดจ์ค่าความต้านทานของเกกความเครียด  $R_1$  เป็นแขนข้างหนึ่งของวิทสโตนบริดจ์ ขณะที่แขนที่เหลือมีค่าความต้านทาน  $R_2, R_3$  และ  $R_4$  บริดจ์จะถูกกระตุ้นด้วยแหล่งจ่ายดีซีด้วยแรงเคลื่อนไฟฟ้า  $E$  และ  $R_0$  เป็นค่าความต้านทานของกัลวานอมิเตอร์ บริดจ์กล่าวได้ว่าสมดุลย์ เมื่อไม่มีกระแสไฟฟ้าผ่านกัลวานอมิเตอร์ เงื่อนไขของการสมดุลย์ซึ่งเป็นที่รู้จักกันดีคือ



รูปที่ 2.1.4 สมดุลย์บริดจ์ของเกกความเครียด รูปที่ 2.1.5 ไม่สมดุลย์บริดจ์ของเกกความเครียด

ถ้า  $R_1$  มีการเปลี่ยนแปลงเนื่องจากความเครียด บริดจ์ซึ่งสมดุลย์ในตอนต้นจะไม่สมดุลย์ อันนี้อาจจะทำให้สมดุลย์ได้อีกครั้ง โดยการเปลี่ยนแปลงค่า  $R_4$  หรือ  $R_2$  การเปลี่ยนแปลงอันนี้สามารถวัดได้และถูกใช้เพื่อการแสดงการเปลี่ยนแปลงของ  $R_1$  ซึ่งมีความสัมพันธ์กับความเครียด เทคนิคอันนี้สามารถนำมาใช้เพื่อวัดความเครียดทางสถิติ เพียงอย่างเดียว

การจัดวางแบบไม่สมดุลย์บริดจ์ ที่แสดงในรูปที่ 2.1.5 กระแสที่ไหลผ่านกัลวานอมิเตอร์หรือแรงเคลื่อนไฟฟ้าที่ตกคร่อมกัลวานอมิเตอร์ที่ถูกใช้ เพื่อแสดงความเครียดในเกกความเครียดวิธีนี้สามารถใช้เพื่อวัดความเครียดทางไดนามิกได้ดีเช่นเดียวกับการวัดความเครียดทางสถิติ เพื่อแสดงถึงการได้มาของความสัมพันธ์ระหว่างกระแสอาชีพทุกที่ไม่สมดุลย์เกี่ยวกับการเปลี่ยนแปลงในค่าความต้านทานของเกก  $R_1$  สามารถเขียนสมการได้ดังนี้โดยใช้กฎของ Kirchoff

$$I_1 R_1 + R_4 (I_1 - I_G) = E \quad ( 2.5 )$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$I_1 R_1 + I_G R_G - I_2 R_2 = 0 \quad (2.6)$$

$$I_G R_G + (I_2 + I_G) R_3 - (R_1 - I_G) R_4 = 0 \quad (2.7)$$

แก้สมการได้ค่า  $I_G$  ดังนี้

$$I_G = \frac{E(R_2 R_4 - R_1 R_3)}{[R_2(R_1 + R_4)(R_G + R_4 + R_3) + R_1 R_3 R_4 - R_2 R_4 + R_G R_3(R_1 + R_4)]} \quad (2.8)$$

จากสมการที่ 2.8 จะพบว่า  $I_G=0$  เมื่อ  $R_2 R_4 = R_1 R_3$  อันนี้สอดคล้องกับสมการที่ 2.5 จากสมการที่ 2.8 ค่ากระแสที่ไม่สมดุล  $I_G$  สามารถคำนวณได้สำหรับการเปลี่ยนแปลงใดๆ ในค่าความต้านทานของเกจความเครียด  $R_1$  สิ่งที่ได้เมื่อ  $R_1=R_2=R_3=R_4$  และถ้า  $R_1$  เปลี่ยนแปลงเป็นค่า  $R_1+\Delta R_1$  เราจะพบว่าสมการที่ 2.8 คือ

$$I_G = \frac{-E\Delta R_1}{4R_1(R_1 + R_G)} \quad (2.9)$$

$$= \frac{EFS_1}{(R_1 + R_G)} \quad (2.10)$$

เมื่อเป็นความเครียดที่เกิดจาก  $R_1$  และ

$$S_1 = \frac{\Delta R_1}{R_1 F} \quad (2.11)$$

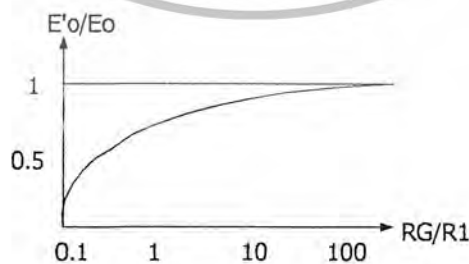
$F$  เป็นแรงแท่งของเกจความเครียด

$$\text{แรงเคลื่อนไฟฟ้าเอาต์พุตคครอม } R_G (E'_0) = I_G R_G \quad (2.12)$$

$$= \frac{E S_1 R_G F}{4(R_1 + R_G)} \quad (2.13)$$

$$\text{แรงเคลื่อนไฟฟ้าเอาต์พุตที่เป็ควงจร } (E'_0) = \frac{E F \Delta R_1}{4} \quad (2.14)$$

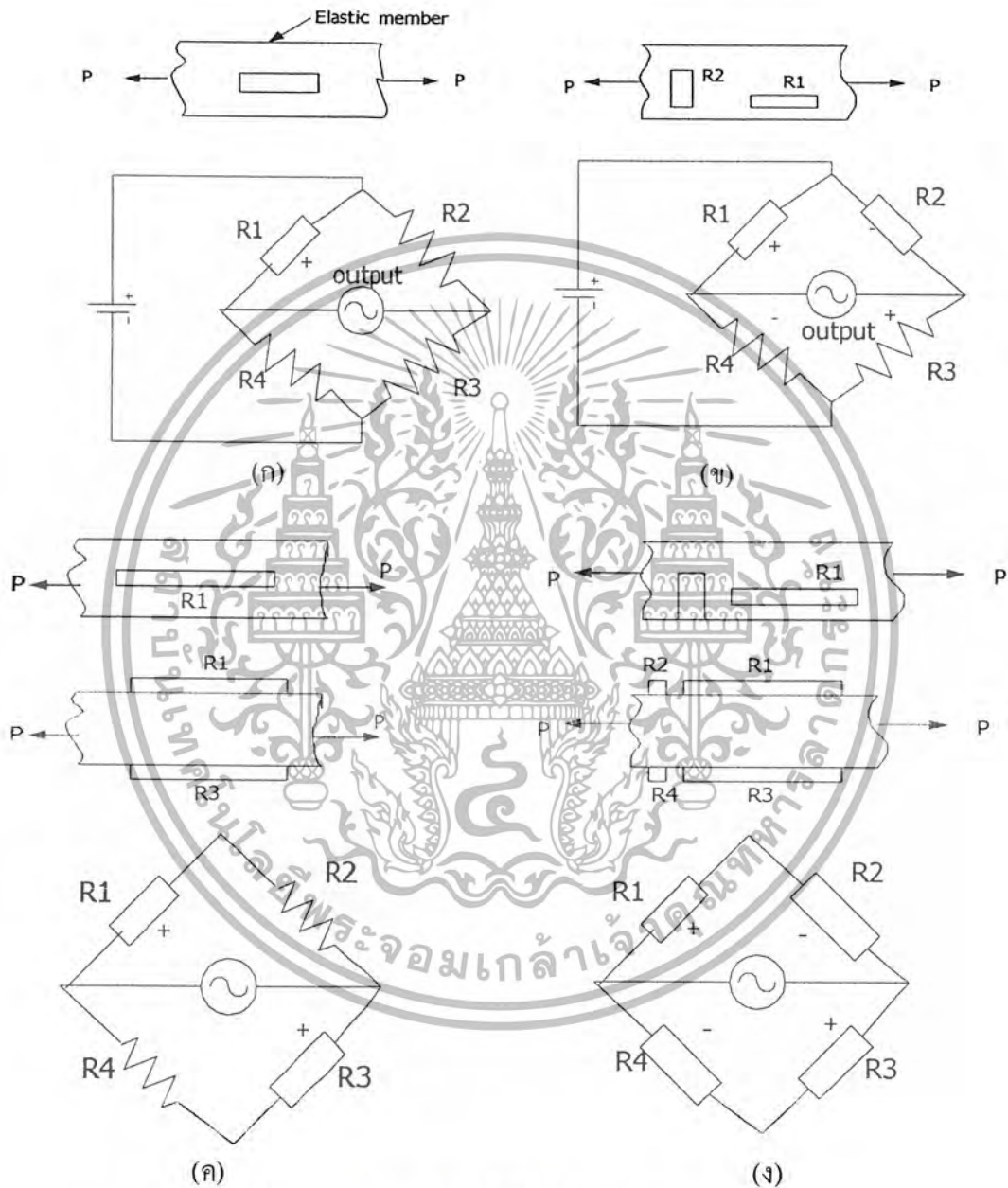
อันนี้เกิดขึ้นได้โดยการกำหนดให้  $R_G \rightarrow \infty$  ในสมการที่ 2.13 อัตราส่วนของ  $E'_0/E_0$  ถูกพล็อตเทียบกับ  $R_G/R_1$  ในรูปที่ 2.1.6 เราจะพบว่า  $R_G$  จะต้องมีค่าน้อยหรือเท่ากับค่าความต้านทานของเกจความเครียด  $R_1$  เพื่อทำให้ได้เอาต์พุต  $E_0$  มากที่สุด



รูปที่ 2.1.6 พล็อตของ  $E'_0/E_0$  เทียบกับ  $R_G/R_1$

การจัดวางเกจความเครียด (Strain gage arrangement) มีปัจจัย 2 อย่างต่อไปนี้ที่ต้องคำนึงถึง  
ขณะตัดสินใจวางเกจความเครียดบนชิ้นส่วนยืดหยุ่น เพื่อวัดการเปลี่ยนแปลงทางกายภาพคือ

1. ความไวสูง
2. การชดเชยทางอุณหภูมิ



รูปที่ 2.1.7 รูปแบบการจัดวางที่เป็นไปได้สำหรับการวัดแรง  $P$

รูปแบบของการจัดวางเกจที่เป็นไปได้ของการวัดแรง  $P$  ที่ป้อนเข้าไปที่ชิ้นส่วนยืดหยุ่น แสดงดังรูปที่ 2.1.7(ก) (ข) (ค) และ(ง) โดยเกจความเครียดแสดงด้วยรูปสี่เหลี่ยมผืนผ้า ในรูปที่เกจ  $R1$  ถูกยึดติดอยู่บนชิ้นส่วนที่ยืดหยุ่น เพื่อวัดความเครียดตามแนวแกนในชิ้นส่วนยืดหยุ่นแต่ละระบบ ไม่มีการชดเชยอุณหภูมิและเอาที่พหุขึ้นอยู่กับการเปลี่ยนแปลงของ  $R1$  เพียงอย่างเดียว

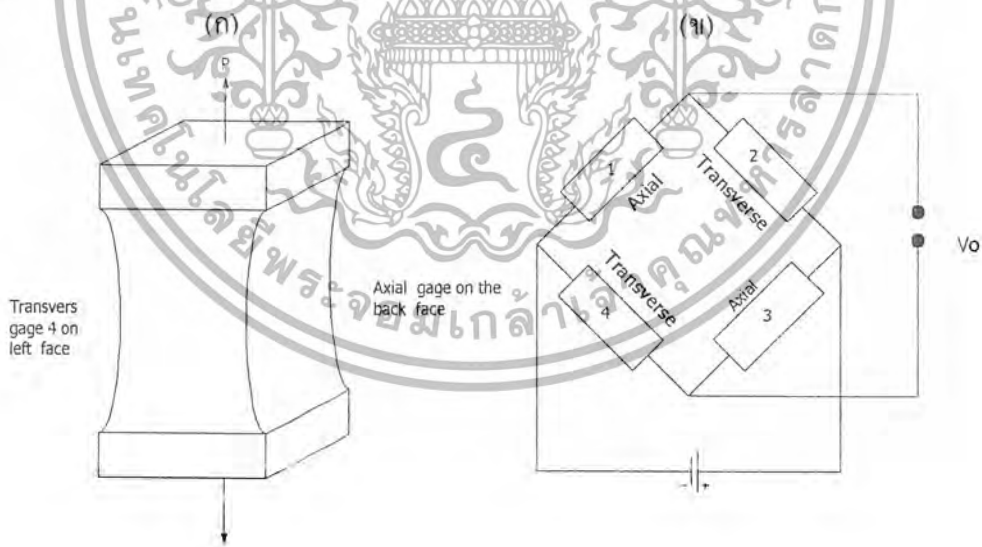
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการจัดวางตามรูปที่ 2.1.7(ข) เกจสองตัว  $R_1$  และ  $R_2$  ถูกวางไว้เป็นมุมฉากหรือเรียกว่า “การจัดวางแบบพอยสัน (Poisson's arrangement)” ดังนั้น  $R_1$  จะเปลี่ยนแปลงเนื่องจากความตึงเครียดตามแนวแกนขณะที่ยัด  $R_2$  เปลี่ยนเนื่องจากความอัดเครียดตามแนวขวางในชิ้นส่วนยืดหยุ่น โดยความเครียดอันหลังเป็น  $\nu$  เท่า ของความเครียดอันแรก เมื่อ  $\nu$  หมายถึงอัตราส่วนของพอยสันแฟกเตอร์สำหรับวัสดุจะกลายเป็น  $(1+\nu)$  เพราะค่าความต้านทานของ  $R_1$  และ  $R_2$  มีความเครียดในธรรมชาติที่ตรงกันข้าม และระบบมีการชดเชยอุณหภูมิด้วยเนื่องจากการเปลี่ยนแปลงของอุณหภูมิก็จะมีผลกระทบต่อ  $R_1$  และ  $R_2$  เท่าๆ กัน จึงไม่มีผลต่อเอาท์พุท การจัดวางของรูปที่ 2.1.7(ค) ซึ่งทั้ง  $R_1$  และ  $R_3$  อยู่ภายใต้ความตึงเครียดตามแนวแกนด้วยจำนวนที่เท่ากันและ  $R_1$  และ  $R_3$  ถูกติดไว้บนแขนของบริดจ์ด้านตรงข้ามกัน จึงให้แฟกเตอร์สำหรับวัสดุเป็น  $2(1+\nu)$  แต่จะไม่มีมีการชดเชยอุณหภูมิ ดังนั้นการจัดวางแบบนี้จึงต้องการสองคีมมีเกจเพื่อทำให้เกิดความมั่นใจในเรื่องการชดเชยอุณหภูมิ

การจัดวางช่องรูปที่ 2.1.7(ง) ซึ่งใช้เกจ 4 ตัวโดย  $R_2$  และ  $R_4$  ถูกจัดวางไว้เป็นมุมฉากกับ  $R_1$  และ  $R_3$  จะให้แฟกเตอร์สำหรับวัสดุเป็น  $2(1+\nu)$  และมีการชดเชยการเปลี่ยนแปลงของอุณหภูมิ

## LOAD CELL

### 1. โหลดเซลล์แบบลิง (Link-type load cell)



รูปที่ 2.1.8 โหลดเซลล์แบบลิง

โหลดเซลล์แบบดึงอย่างง่าย ประกอบด้วยลึงและเกจความเครียด 4 อัน ดังรูป 2.1.8 ภาวะ P สามารถเป็นไปได้ทั้งแรงดึง (Tensile Load) หรือภาวะแรงอัด (Compressive Load) เกจความเครียด 2 อัน ยึดติดกับลึงในแนวแกนและอีก 2 อันในแนวขวางกับแกน

เกจความเครียดทั้ง 4 จะต่อเป็นวงจรวีทสโตนบรีจจ์ โดยเกจที่อยู่ในแนวขวางต่ออยู่ในแนวแกน 2 และ 4 ดังในรูปที่ 8 เมื่อภาวะ P กระทำต่อลึงความเครียดตามแนวแกน และตามแนวขวางจะเกิดขึ้นในลึงและสัมพันธ์กับภาวะตามสมการ

$$\epsilon_a = P/AE \quad (2.14)$$

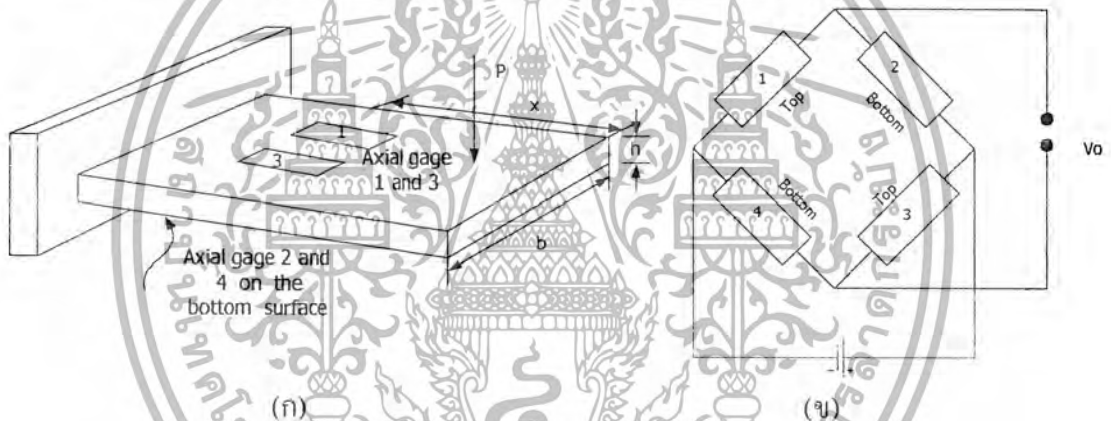
$$\epsilon_t = -\nu P/AE \quad (2.15)$$

เมื่อ A : พื้นที่หน้าตัดของลึง

E : โมดูลัสของความยืดหยุ่นของวัสดุที่ใช้ทำลึง

$\nu$  : อัตราส่วนปัวซองของวัสดุที่ใช้ทำลึง

## 2. โหลดเซลล์แบบคาน (Beam-Type Load Cell)



รูปที่ 2.1.9 โหลดเซลล์แบบคาน

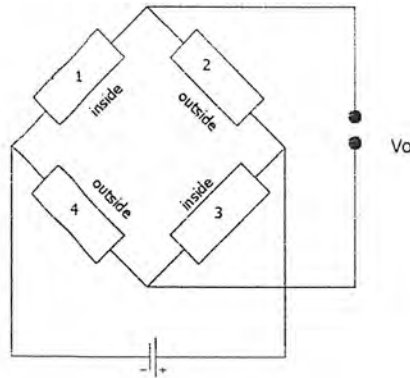
ใช้วัดในกรณีที่โหลดเซลล์แบบดึงใช้วัดไม่ได้จากรูปที่ 2.1.9a. เป็นคานยื่นซึ่งมีเกจความเครียด 2 อัน ติดอยู่ที่ผิวด้านล่าง ซึ่งทำหน้าที่เป็นชิ้นส่วนยึดหยุ่นและเซนเซอร์สำหรับเซลล์ชนิดนี้คือเกจ ซึ่งต่อกันเป็นวงจรวีทสโตนบรีจจ์ภาวะ P ทำให้เกิดโมเมนต์  $M = Px$  ที่ตำแหน่ง X ทำให้ได้ผลลัพธ์

$$\epsilon_1 = -\epsilon_2 = \epsilon_3 = -\epsilon_4 = \sigma M/Ebh^2 = 6Px/Ebh^2 \quad (2.16)$$

เมื่อ b คือความกว้างของหน้าตัดของคาน

h คือความหนาของหน้าตัดของคาน

3. โหลดเซลล์แบบวงแหวน (Ring-type Load Celi)



รูปที่ 2.1.10 โหลดเซลล์แบบวงแหวน

ส่วนประกอบของโหลดเซลล์แบบวงแหวนมี Proving Ring เป็นส่วนยึดหยุ่นและมีเซนเซอร์ซึ่งสามารถใช้ได้ทั้งเกจความเครียดและ LVDT ถ้าใช้ LVDT วัดการกระจัดอันเนื่องมาจากการอัดหรือดึงในแนวเส้นผ่านศูนย์กลางของวงแหวนสัมพันธ์ระหว่างการกระจัด  $\rho$  กับภาระ  $P$  เป็นไปตามสมการ

$$\delta = (1.79PR^3)/Ewt^3 \tag{ 2.17 }$$

- เมื่อ  $E$  คือค่าโมดูลัสที่ใช้ทำวงแหวน
- $w$  คือความหนา
- $t$  คือความหนาของวงแหวน

แรงดัน  $V_o$  ของ LVDT สามารถแสดง โดยสมการ

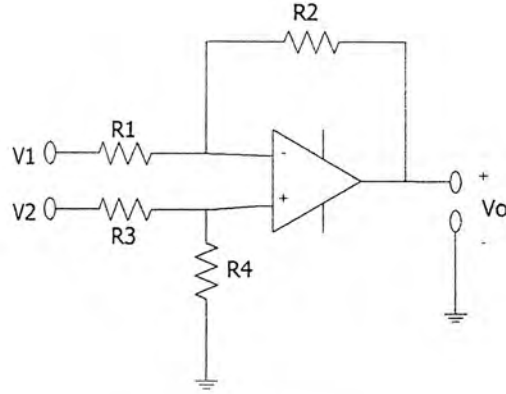
$$V_o = S\delta V_s \tag{ 2.18 }$$

- เมื่อ  $S$  คือความไวของ LVDT
- $V_s$  คือแรงดันที่ป้อนเข้าที่ขดลวดปฐมภูมิของ LVDT

2.2 วงจรขยายผลต่าง (Differential Amplifier)

โดยทั่วไปแล้วเรามักจะใช้วงจร ดิฟเฟอเรนเชียลแอมป์ริไฟเออร์ เพื่อที่จะขยายความแตกต่างของสัญญาณที่เข้ามา เช่น เอาท์พุทของเซนเซอร์ความดัน วงจรขยายความแตกต่างนี้เหมาะสมกับการประยุกต์ใช้ในงานอย่างนี้เพราะว่าสามารถที่จะขจัดสัญญาณรบกวนได้ดีกว่า และมีค่า อินพุทอิมพีแดนซ์ที่เท่ากัน

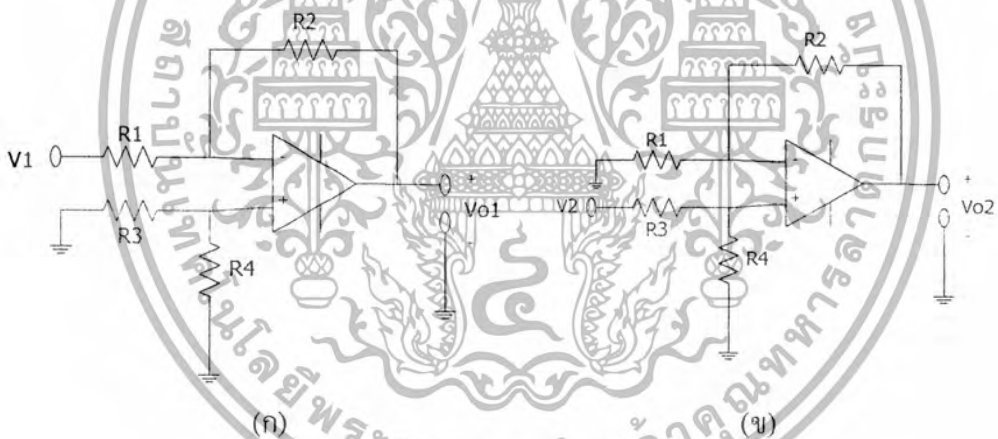
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.2.1 วงจรขยายความแตกต่าง

จากรูปที่ 2.2.1 คำนวณหา  $V_o$  ในเทอมของ  $v_1$  และ  $v_2$  ให้หลักการซ้อนทับ ลัทธิวงจร  $v_2$  ดังรูปที่ 2.2.2(ก) จะได้

$$v_{o1} = -\frac{R_2}{R_1} v_1 \quad (2.19)$$



รูปที่ 2.2.2 การคำนวณ  $V_o$

ลัทธิวงจร  $V_1$  ดังรูปที่ 2.12(ข) จะได้

$$v_{o2} = \frac{R_4}{R_4 + R_3} V_2 \left( 1 + \frac{R_2}{R_1} \right) \quad (2.20)$$

$$v_o = v_{o1} + v_{o2} = -\frac{R_2}{R_1} V_1 + \frac{R_4}{R_4 + R_3} \left( 1 + \frac{R_2}{R_1} \right) V_2$$

$$= -\frac{R_2}{R_1} V_1 + \left( \frac{1 + \frac{R_2}{R_1}}{1 + \frac{R_3}{R_4}} \right) V_2 \quad (2.21)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

วงจรรขยายผลต่างตอบสนองในสัดส่วนตรงกับสัญญาณผลต่าง (V1-V2) และตอบสนองกับสัญญาณวิธีร่วม (common mode signal) นั่นคือ  $V_o=0$  เมื่อ  $v_1 = v_2$   
จากสมการ 2.2.1 เมื่อกำหนดให้  $v_1 = v_2$  ทำให้  $V_o=0$

$$0 = -\frac{R_2}{R_1}v_1 + \frac{1 + \frac{R_2}{R_1}}{1 + \frac{R_3}{R_4}}v_2$$

$$\frac{R_2}{R_1}v_1 = \frac{1 + \frac{R_2}{R_1}}{1 + \frac{R_3}{R_4}}v_2$$

ดังนั้น

$$\frac{R_2}{R_1} = \frac{1 + \frac{R_2}{R_1}}{1 + \frac{R_3}{R_4}}$$

$$\frac{R_2}{R_1} \left( 1 + \frac{R_3}{R_4} \right) = 1 + \frac{R_2}{R_1}$$

$$\frac{R_2}{R_1} + \frac{R_2 R_3}{R_1 R_4} = \frac{R_2}{R_1} + 1$$

นั่นคือ

$$\frac{R_2 R_3}{R_1 R_4} = 1 \quad \text{ต่อเมื่อ} \quad \frac{R_2 R_3}{R_1 R_4} = 1 \quad \text{จะได้} \quad R_4 = R_2 \quad \text{และ} \quad R_3 = R_1$$

แทน

$$\frac{R_2}{R_1} = \frac{R_4}{R_3} \quad \text{ในสมการ (2.21)}$$

$$v_o = -\frac{R_2}{R_1}v_1 + \frac{1 + \frac{R_2}{R_1}}{1 + \frac{R_3}{R_4}}v_2 = -\frac{R_2}{R_1}v_1 + \frac{R_1 + R_2}{R_1(R_2 + R_1)}v_2$$

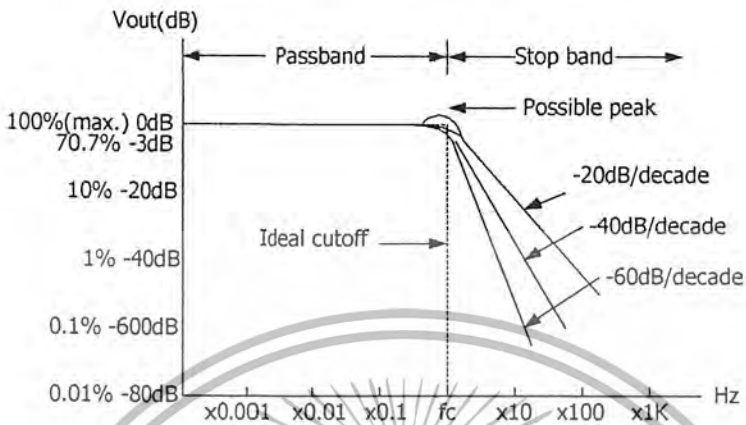
$$= \frac{R_2}{R_1}v_1 + \frac{R_2}{R_1}v_2$$

$$v_o = \frac{R_2}{R_1}(v_2 - v_1) \quad (2.22)$$

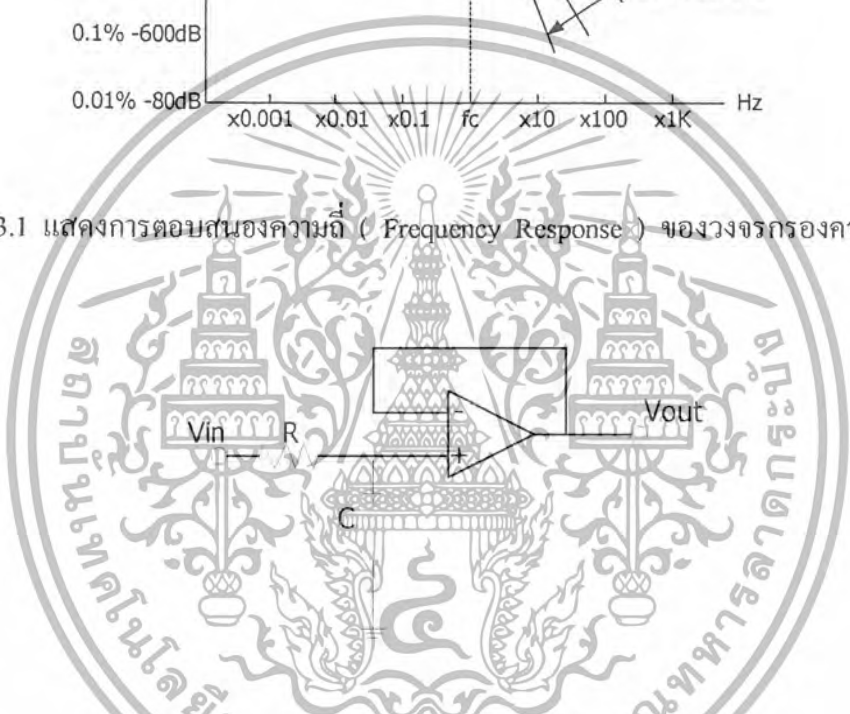
## 2.3 วงจรกรองความถี่ ( FILTER )

### 2.3.1 วงจรกรองความถี่ต่ำ ( LOW PASS FILTER )

วงจรกรองความถี่ต่ำจะกันไม่ให้สัญญาณที่มีความถี่สูงกว่าความถี่คัทออฟ (  $f_c$  ) ผ่านเข้าไป หากสัญญาณมีความถี่สูงสูงกว่า  $f_c$  ก็จะไม่สามารถผ่านเข้าไปได้ เนื่องจากสัญญาณจะถูกลดทอนลงลงไปเรื่อยๆ



รูปที่ 2.3.1 แสดงการตอบสนองของความถี่ ( Frequency Response ) ของวงจรกรองความถี่ต่ำ



รูปที่ 2.3.2 วงจรกรองความถี่ต่ำ ( Low-Pass Filter )

จากรูปที่ 2.3.2 แสดงตัวอย่างของวงจรกรองความถี่ต่ำแบบพื้นฐาน ซึ่งใช้โอปแอมป์ที่ถูกต่อในลักษณะของวงจรตามแรงดัน และใช้หลักการแบ่งแรงดัน ณ ขั้วอินพุทบวก โดยใช้คุณสมบัติที่ว่าความถี่ของสัญญาณอินพุทจะมีผลต่อค่าอิมพีแดนซ์ของตัวเก็บประจุดังสมการ

$$X_C = 1 / ( \omega_C ) \quad ; \quad ( X_C = 2\pi f ) \quad ( 2.23 )$$

$$= 1 / ( 2\pi f_C )$$

โดยที่  $f$  คือ ความถี่ของสัญญาณอินพุท ดังนั้น เมื่อสัญญาณอินพุทมีความถี่ต่ำ  $X_C$  จะมีค่าสูง ทำให้แรงดันเกือบทั้งหมดตกจากอินพุทตกคร่อมตัวเก็บประจุ และเป็นผลให้แรงดันเอาต์พุท  $V_O$  มีค่าประมาณเท่ากับ  $V_{IN}$  ด้วย ในขณะที่สัญญาณซึ่งมีความถี่สูงจะทำให้  $X_C$  มีค่าต่ำเป็นผลให้ตัวเก็บประจุเสมือนถูกลัดวงจร ดังนั้น  $V_{OUT}$  จึงมีค่าต่ำด้วย สรุปได้ว่า ช่วงของสัญญาณที่ความถี่

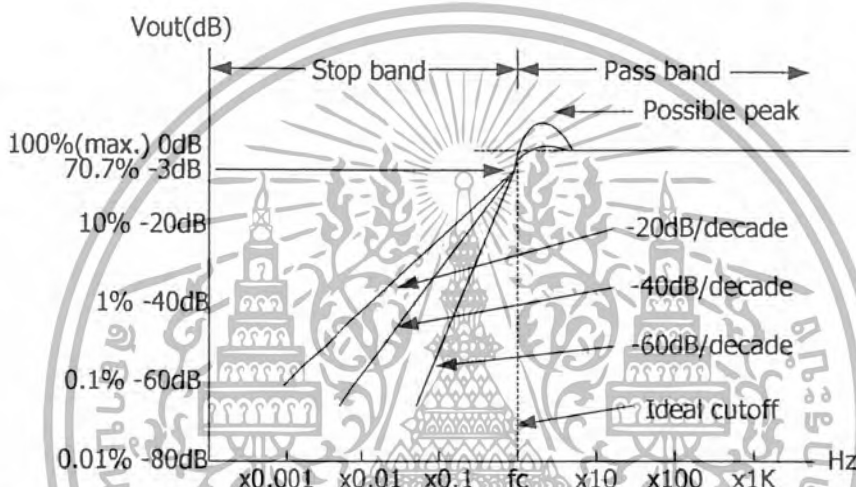
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าจะผ่านไปปรากฏที่เอาต์พุตได้ โดยที่สัญญาณซึ่งมีความถี่สูงจะถูกกั้นเอาไว้ และเราสามารถหาความถี่  $f_c$  ที่แบ่งช่วงสัญญาณออกเป็นสองส่วนได้ดังสมการ

$$f_c \approx 1 / ( 2\pi RC ) \tag{ 2.24 }$$

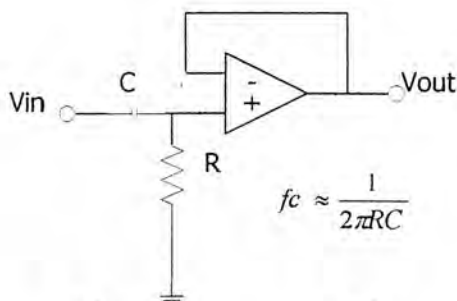
### 2.3.2 วงจรกรองความถี่สูง ( HIGH PASS FILTER )

วงจรจะยอมให้ความถี่สูงผ่านเข้าไปสู่เอาต์พุตได้ แต่จะกั้นไม่ให้สัญญาณความถี่ต่ำผ่านเล็กน้อยออกไป แต่จากคุณสมบัติที่ไม่เหมือนในอุดมคติ วงจรนี้จึงมีลักษณะเช่นเดียวกับวงจรกรองความถี่ต่ำ นั่นคือ เกิดความถี่คัตออฟ  $f_c$  ขึ้น และอัตราขยายจะค่อยๆ ลดลง คือไม่ตกลงในแนวคี่งเลขที่เดียวกันรูป



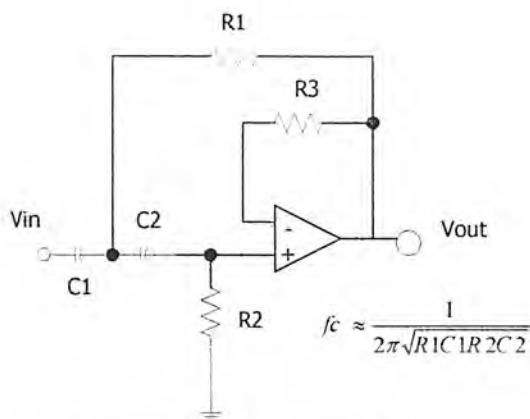
รูปที่ 2.3.3 แสดงการตอบสนองความถี่ ( Frequency Response ) ของวงจรกรองความถี่สูง

เราสามารถสร้างวงจรนี้ได้โดยสลับตำแหน่งของตัวต้านทาน และตัวเก็บประจุของวงจรกรองความถี่ต่ำ และสามารถอธิบายคุณสมบัติที่ว่า ที่ความถี่ อิมพีแดนซ์ของตัวเก็บประจุจะมีค่าต่ำ ดังนั้น สัญญาณอินพุตเกือบทั้งหมดจึงตกคร่อมตัวต้านทาน R และมีศักดาเท่ากับ Vout แต่มีความถี่ต่ำกว่า  $f_c$  อิมพีแดนซ์ของตัวเก็บประจุจะมีค่าสูง ทำให้แรงดันเกือบทั้งหมดตกคร่อมตัวเก็บประจุเอง และเป็นผลทำให้แรงดันคร่อมตัวต้านทานและแรงดันเอาต์พุตมีค่าต่ำมาก โดยวงจрдังรูปนี้มีความชันประมาณ  $-20 \text{ dB/decade}$  และมีค่าความถี่คัตออฟซึ่งหาได้จากสมการเดียวกับวงจรกรองความถี่ต่ำ



รูปที่ 2.3.4 วงจรกรองความถี่สูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

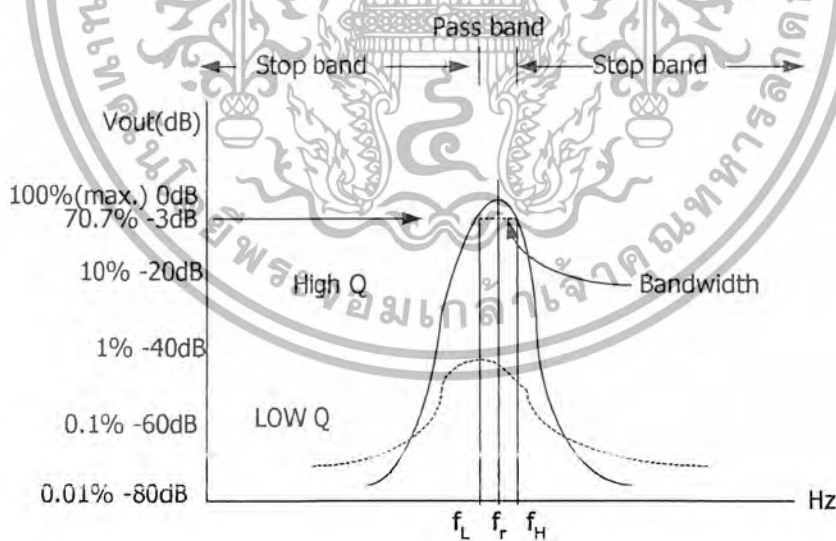


รูปที่ 2.3.5 วงจรกรองความถี่สูง

จากรูปที่ 2.3.5 แสดงวงจรกรองความถี่สูง ซึ่งถูกปรับปรุงให้มีความชันสูงถึง  $-40$  dB/decade และเพื่อทำงานให้เกิดประสิทธิภาพสูงสุด  $C1$  ควรมีค่าเท่ากับ  $C2$   $R3$  ควรมีค่าเท่ากับ  $R2$  โดยมี  $R2$  เป็นตัวป้อนสัญญาณกลับเพื่อการกรองสัญญาณอีกครั้งหนึ่ง

**2.3.3 วงจรกรองแถบความถี่ (BAND PASS FILTER)**

วงจรกรองความถี่เป็นช่วงหรือ BAND PASS FILTER คือวงจรที่ยอมให้สัญญาณบางความถี่ผ่านได้เท่านั้น ดังรูปที่ 2.3.6 แสดงคุณสมบัติของวงจรกรองความถี่เป็นช่วง



รูปที่ 2.3.6 การตอบสนองความถี่ของวงจรกรองช่วงความถี่

จากรูปจะพบว่า ณ ความถี่ที่เอาต์พุตมีขนาดสูงสุด เราเรียกว่า ความถี่เรโซแนนซ์ (RESONANT FREQUENCY) และที่ความถี่ซึ่งแรงดันเอาต์พุตลดลงเหลือ  $70.7\%$  ทั้งที่ด้านความถี่สูงขึ้น และที่ความถี่ลดลง เรียกว่า ความถี่  $f_H$  และ  $f_L$  ตามลำดับ โดยที่ผลต่างของความถี่ทั้ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สองนี้ ( $f_H - f_L$ ) จะแสดงแบนด์วิดท์ของวงจรถัดไป ถ้าแบนด์วิดท์มีขนาดต่ำกว่า 10% ของความถี่เรโซแนนซ์ ( $f_r$ ) จะไม่เรียกวงจรนี้ว่า วงจรฟิลเตอร์ช่วงแคบ แต่จะเรียกวงจรนี้ว่า วงจรฟิลเตอร์ช่วงกว้างหากแบนด์วิดท์มีค่าสูงกว่า 10% ของ  $f_r$  นอกจากนี้ยังให้นิยามสำหรับค่า Q (quality factor) ว่าเป็นอัตราส่วนระหว่างความถี่เรโซแนนซ์และแบนด์วิดท์ดังสมการ

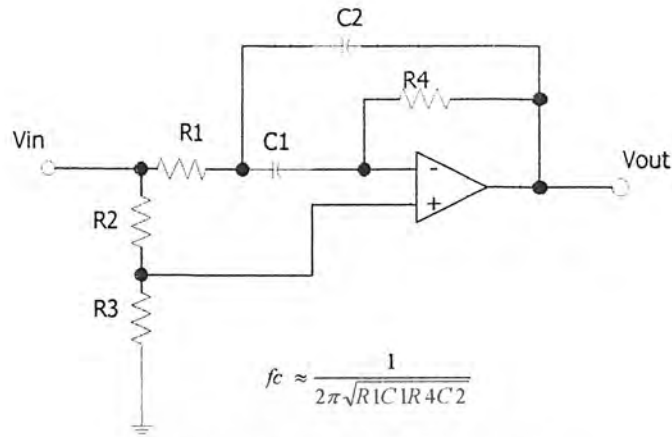
$$Q = \frac{f_r}{BW}$$

### 2.3.4 วงจรกำจัดแถบความถี่ ( BAND REJECT FILTER )

วงจรถัดไปนี้จะทำงานตรงข้ามกับวงจรกรองความถี่เป็นช่วง โดยที่วงจรถัดไปนี้จะยอมให้ความถี่ต่างๆ ผ่าน ยกเว้นความถี่ช่วงหนึ่งซึ่งได้กำหนดเอาไว้ โดยทั่วไป วงจรถัดไปนี้มักถูกใช้เพื่อกันสัญญาณรบกวนที่เราทราบค่าความถี่แล้ว



รูปที่ 2.3.7 การตอบสนองความถี่ของวงจรถัดไป



$$f_c \approx \frac{1}{2\pi\sqrt{R1C1R4C2}}$$

รูปที่ 2.3.8 วงจรกำจัดแถบความถี่

### 2.4 วงจรขยายกลับเฟส (Inverting Amplifier)

โดยทั่วไป วงจรขยายจะหมายถึงวงจรที่เปลี่ยนสัญญาณอินพุตน้อยๆ มาเป็นสัญญาณเอาต์พุตที่มีขนาดสูงขึ้นกว่าเดิม ซึ่งสัญญาณที่ว่าอาจเป็นไปได้ทั้งแรงดันและกระแส ในลักษณะเดียวกันวงจรขยายของออปแอมป์ก็คือวงจรที่มีอัตราขยายสูงมาก และยังมีลักษณะของการขยายเป็นเส้นตรง นั่นคือ อัตราส่วนระหว่างเอาต์พุตต่ออินพุตจะคงที่เสมอ (ในอุดมคติ) และนอกจากนี้เรายังสามารถควบคุมอัตราขยายของออปแอมป์ได้โดยใช้อุปกรณ์ภายนอกเพียงไม่กี่ตัว



รูปที่ 2.4.1 วงจร Inverting Amplifier

รูปที่ 2.4.1 แสดงวงจรขยายกลับเฟสแบบมาตรฐาน ซึ่งวิธีที่ใช้เป็นแบบลูปปิด เรียกว่าการป้อนกลับแบบลบ โดยนำเอาเอาต์พุตซึ่งกลับเฟสกับอินพุตมาป้อนที่จุดอินพุตอีกที ผลก็คือ วงจรภายในออปแอมป์จะพยายามปรับเอาต์พุตจนกระทั่งความต่างศักย์ระหว่างอินพุตมีค่าเข้าใกล้ศูนย์ (แต่ต้องเข้าใจว่า แรงดันระหว่างขั้วอินพุตต้องไม่เท่ากับศูนย์พอดี มิฉะนั้นเอาต์พุตก็จะเท่ากับศูนย์โวลต์ด้วย กล่าวคือ ผลต่างระหว่าง Vin และบางส่วนของ Vout ที่ขั้วอินพุตลบมีค่าต่ำพอที่จะทำให้เกิดแรงดันเอาต์พุตได้พอดีเท่านั้น)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากสมการของอัตราขยายแรงดัน  $A_v$  :

$$A_v = \frac{V_{out}}{V_{in}} \quad ( 2.25 )$$

เราจะพิสูจน์ให้เห็นว่า ค่าขยายแรงดัน  $A_v$  ของออปแอมป์เมื่อใช้ในโหมดของลูบปิด จะสามารถหาได้ด้วยสมการ

$$A_v = -\frac{R_F}{R_{in}} \quad ( 2.26 )$$

จากข้อกำหนด

1. ความต่างศักย์ระหว่างขั้วอินพุทเท่ากับศูนย์
2. กระแสเข้าขั้วอินพุทใดๆ เท่ากับศูนย์

โดยใช้หลักการข้อที่ 1 ซึ่งทำให้ขั้วอินพุทลบบมีศักย์ค่าเทียบเท่ากับกราวด์ (ซึ่งเราเรียกว่ากราวด์เสมือน) ถ้าให้  $R_{in}=10K\Omega$  และ  $V_{in}=1V$  จะได้  $I_{in}$  มีค่า

$$I_{in} = \frac{V_{in}}{R_{in}} = \frac{1V}{10K\Omega} = 0.1mA$$

ข้อกำหนดข้อ 2 เราจะพบว่า กระแสที่ผ่าน  $R_F$  ก็จะต้องเท่ากับกระแส  $I_{in}$  ดังนั้นเราจึงสามารถหาค่าแรงดันที่เอาท์พุทเทียบกับกราวด์ได้โดยที่กระแส  $I_F$  จะมีค่า

$$I_F = \frac{V_{out}}{R_F} \quad ( 2.27 )$$

และเนื่องจาก  $I_{in} = I_F$  ดังนั้น

$$\frac{V_{in}}{R_{in}} = \frac{V_{out}}{R_F}$$

นั่นคือ

$$A_v = \frac{V_{out}}{V_{in}} = -\frac{R_F}{R_{in}}$$

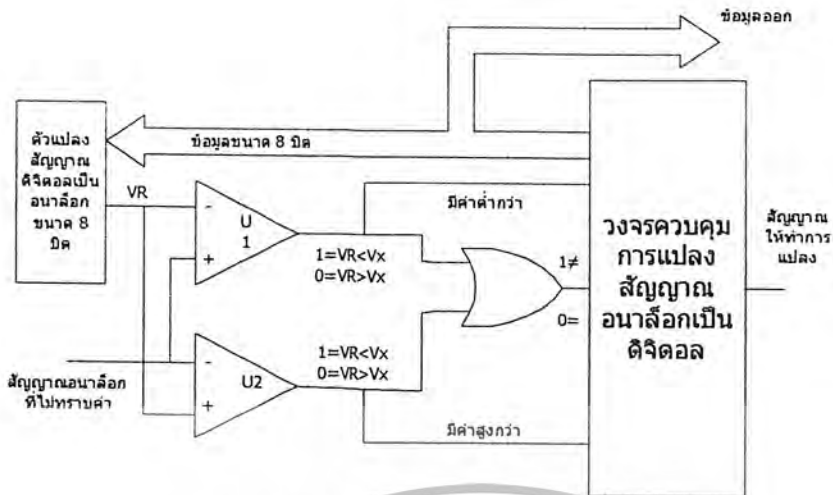
ดังนั้นในการหา  $V_{out}$  ของออปแอมป์เราจะได้

$$V_{out} = A_v V_{in} = -\frac{R_F}{R_{in}} V_{in} \quad ( 2.28 )$$

โดยที่เครื่องหมายลบแสดงการกลับเฟสของเอาท์พุทเทียบกับอินพุท

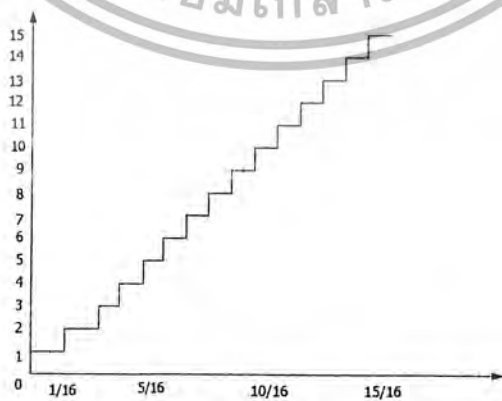
## 2.5 ส่วนแปลงอนาลอกเป็นดิจิตอล (A/D)

ในการวัดสัญญาณต่างๆ ด้วยคอมพิวเตอร์นั้น โดยทั่วไปจะทำการประมวลผลข้อมูลด้วยซอฟต์แวร์ซึ่งต้องรับข้อมูลเป็นดิจิตอล ดังนั้นในการติดต่อกับอุปกรณ์ภายนอกที่เป็นสัญญาณอนาลอกจึงจำเป็นต้องมีการเปลี่ยนแปลงสัญญาณอนาลอกดังกล่าวให้เป็นสัญญาณดิจิตอลก่อนจะนำไปประมวลผล



รูปที่ 2.5.1 หลักการของตัวแปลงสัญญาณอนาล็อกเป็นดิจิทัล

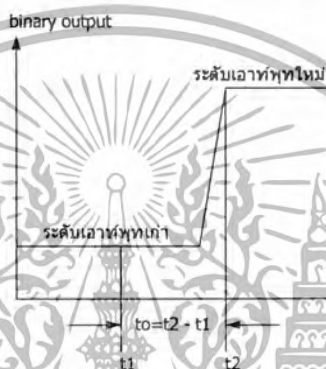
จากรูปที่ 2.5.1 แสดงตัวแปลงสัญญาณอนาล็อกเป็นดิจิทัลที่ประกอบด้วย ตัวแปลงสัญญาณดิจิทัลเป็นอนาล็อก ตัวเปรียบเทียบระดับสัญญาณไฟฟ้า 2 ตัว และวงจรควบคุมในวงจรนี้ ตัวแปลงสัญญาณดิจิทัลเป็นอนาล็อกจะสร้างสัญญาณอนาล็อกให้มีระดับศักดาเท่ากับสัญญาณอนาล็อกที่ไม่ทราบค่า (ที่ป้อนเข้า) และเมื่อระดับศักดาไฟฟ้าทั้ง 2 มีค่าเท่ากัน ค่าเอาต์พุตที่ออกมาจะเป็น 0 นั้นหมายความว่าค่าเลขฐานสองที่เราป้อนเข้าตัวแปลงสัญญาณดิจิทัลเป็นอนาล็อกจะทำให้มันสร้างสัญญาณอนาล็อกให้มีระดับศักดาไฟฟ้าเท่ากับสัญญาณอนาล็อกที่ไม่ทราบค่า แต่ถ้าสัญญาณอนาล็อกที่ถูกสร้างจากตัวแปลงดิจิทัลเป็นสัญญาณอนาล็อกนี้ มีระดับขนาดศักดาไฟฟ้ามากกว่าหรือน้อยกว่าสัญญาณอนาล็อกที่ไม่ทราบค่า 2 ตัวเปรียบเทียบระดับศักดาไฟฟ้าทั้ง 2 ตัวก็จะส่งสัญญาณไปบอกหน่วยควบคุมการแปลงสัญญาณอนาล็อกเป็นดิจิทัล ให้ทำการปรับค่าเลขฐานสอง ที่ป้อนเข้าตัวแปลงสัญญาณดิจิทัลเป็นอนาล็อกจนกว่าตัวแปลงดิจิทัลเป็นอนาล็อกนี้จะสร้างสัญญาณอนาล็อกที่มีระดับศักดาไฟฟ้าเท่ากับสัญญาณอนาล็อกที่ไม่ทราบค่า



รูปที่ 2.5.2 คุณสมบัติของ A/D คอนเวอร์เตอร์แบบ 4 บิต

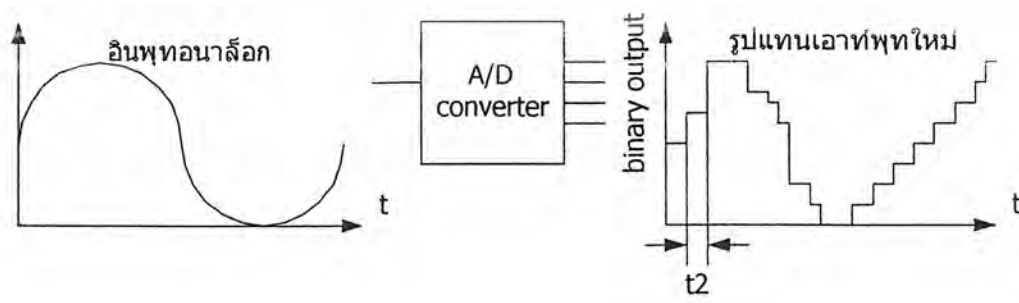
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

A/D คอนเวอร์เตอร์ มีสัญญาณอินพุต เป็นสัญญาณอนาล็อกและมีสัญญาณดิจิตอลเป็นสัญญาณเอาต์พุตจำนวน  $n$  บิต อินพุตของ A/D คอนเวอร์เตอร์เป็นสัญญาณอนาล็อกที่ผ่านออกมาจากวงจร สุ่ม and hold ที่ทำหน้าที่รับสัญญาณอนาล็อกที่ต้องการแปลงเป็นสัญญาณดิจิตอลเข้ามาในวงจรแล้วนำเอาท์พุตไปเชื่อมต่อกับอินพุตของ A/D คอนเวอร์เตอร์ โดยการแปลงสัญญาณจาก A/D คอนเวอร์เตอร์ ในช่วงเวลาที่เท่ากับเวลา สุ่ม ที่กำหนดจากความถี่ สุ่ม ที่กำหนดในวงจร ดังนั้นในการควบคุมการทำงานของ A/D คอนเวอร์เตอร์ในการแปลงสัญญาณจะมีค่าจำนวนข้อมูลเท่าใด พิจารณาได้จากความถี่ สุ่ม ภายในชุดวงจร สุ่ม and hold การทำงานของ A/D คอนเวอร์เตอร์นี้ ยังขึ้นอยู่กับผลของเวลาในการแปลงสัญญาณ (Conversion Time,  $T_c$ ) ภายใน A/D คอนเวอร์เตอร์ซึ่งก็คือเวลาที่ใช้ในระหว่างที่อินพุตเข้ามาจนถึงการแสดงค่าระดับเอาต์พุตใหม่



รูปที่ 2.5.3 แสดงการตอบสนองของเวลาแปลงสัญญาณของ A/D คอนเวอร์เตอร์

พิจารณาตามรูปที่ 2.5.3 อินพุตจากสัญญาณอนาล็อกที่เข้ามาใน A/D คอนเวอร์เตอร์ จะอยู่ ณ เวลา  $t_1$  และสัญญาณตอบสนองของอินพุตจะเกิดขึ้นจากผลต่างของเวลาทั้งสอง คือเวลาการเปลี่ยนแปลงสัญญาณซึ่งเวลาที่ใช้จริงของ A/D คอนเวอร์เตอร์ ดังนั้นการกำหนดเวลาสุ่ม (sampling) จากความถี่ของการสุ่มควรมีเวลามากกว่าเวลาในการแปลงสัญญาณ จึงจะได้ค่าดิจิตอลเอาต์พุตที่ถูกต้องและเพื่อให้ทราบถึงผลของการสุ่ม จนสัญญาณอินพุตอนาล็อกแปลงเป็นดิจิตอลเอาต์พุตพิจารณาจากกราฟ



รูปที่ 2.5.4 กระบวนการแปลงสัญญาณดิจิตอลด้วย A/D คอนเวอร์เตอร์

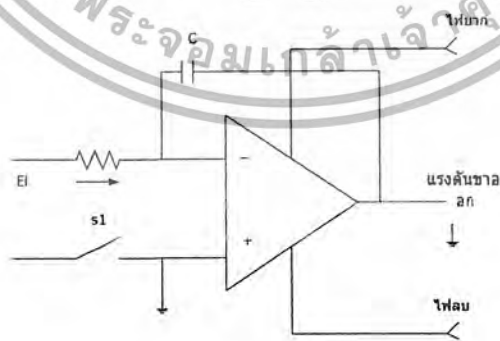
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทั้งตัวแปลงสัญญาณที่ปรับค่าอย่างต่อเนื่องและตัวแปลงสัญญาณที่ประมาณค่าผลสำเร็จจะเปลี่ยนค่าในแต่ละครั้งเมื่อมันได้รับคำสั่งจากไมโครโปรเซสเซอร์เท่านั้น ซึ่งก็คือตัวแปลงสัญญาณอนาล็อกเป็นดิจิทัลที่ประมาณค่าผลสำเร็จขนาด 8 บิต (ที่ใช้เวลา 1 ไมโครวินาที) ในการทำงานแต่ละขั้นตอน จะใช้เวลาทั้งหมด 8 ไมโครวินาที ในการแปลงอนาล็อกเป็นดิจิทัลในช่วงเวลา 8 ไมโครวินาทีสัญญาณอนาล็อกที่ไม่ทราบค่าที่ป้อนเข้าตัวแปลงสัญญาณนั้นจะต้องมีระดับศักดาไฟฟ้าที่คงที่ มิฉะนั้นเอาท์พุทได้อาจไม่ถูกต้อง เพื่อป้องกันการผิดพลาดที่อาจเกิดขึ้นจึงได้มีการนำวงจร sampling and hold มาใช้ โดยวงจรนี้จะเก็บระดับศักดาไฟฟ้าของสัญญาณที่รับเข้ามาในตัวเก็บประจุก่อนที่ตัวแปลงสัญญาณจะเริ่มทำงานเมื่อสวิตช์ถูกปิด ตัวเก็บประจุจะได้รับประจุจนมีระดับไฟฟ้าตกคร่อมเท่ากับศักดาไฟฟ้าที่ป้อนเข้ามา และเมื่อสวิตช์ถูกเปิดระดับศักดาไฟฟ้าในตัวเก็บประจุจะยังคงอยู่ที่ค่านี้จนกว่าสวิตช์จะถูกปิดอีกครั้ง โดยปกติสวิตช์แบบ FET (Field Effect Transister) ที่ทำงานได้ด้วยความเร็วสูงจะถูกนำมาใช้ในวงจรนี้

ชนิดของ A/D คอนเวอร์เตอร์ มีการนำมาประยุกต์ใช้งานกันมาก 3 แบบคือ

1. แบบสโลปคู่ (Dual slop)
2. แบบแปลงสัญญาณเป็นความถี่ ( V to F converter)
3. แบบประมาณทีละบิต (Successive approximation)

สโลปคู่ (Dual slop) เป็นแบบที่ง่ายที่สุด ไม่จำเป็นต้องใช้อุปกรณ์ที่มีคุณภาพมากนักก็สามารถแปลงสัญญาณได้อย่างแม่นยำ แต่มีข้อเสียตรงที่ใช้เวลาในการแปลงสัญญาณมากเกินไป จึงไม่เหมาะในการวัดแรงดันในช่วงเวลาสั้นๆ

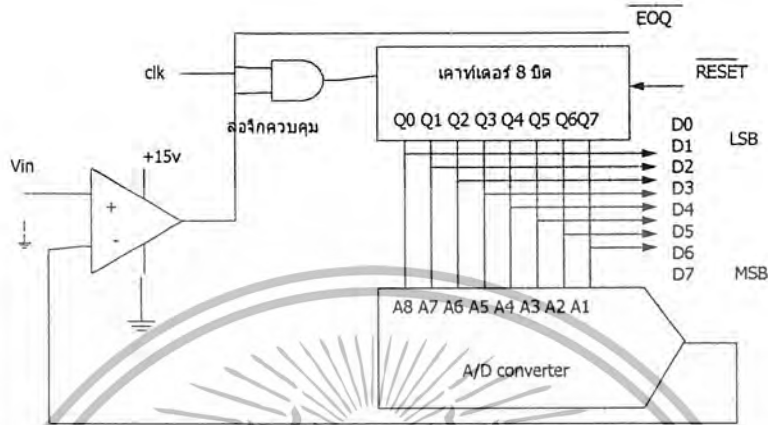


รูปที่ 2.5.5 การทำงานของวงจรอินทิเกรเตอร์

พิจารณาจากรูปที่ 2.5.5 ซึ่งเป็นวงจรอินทีเกรเตอร์แบบพื้นฐาน ประกอบด้วยออปแอมป์ที่ทำหน้าที่เป็นวงจรขยายสัญญาณแตกค่า

แรมป์เอาต์พุต (Ramp Output) ของ A/D คอนเวอร์เตอร์

เป็น A/D คอนเวอร์เตอร์ ที่เข้าใจการทำงานได้ง่ายที่สุดโดยแสดงโครงสร้างการทำงานดังรูป



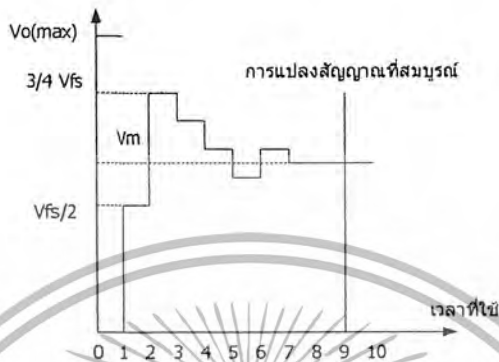
รูปที่ 2.5.6 ตัวแปลงสัญญาณ A/D คอนเวอร์เตอร์แบบแรมป์

สามารถอธิบายหลักการดังนี้

1. คอมพิวเตอร์ส่งสัญญาณรีเซ็ตไปที่เคาท์เตอร์ เพื่อให้สามารถรับสัญญาณอินพุตได้โดยขณะนั้นผลของเอาต์พุตของ A/D คอนเวอร์เตอร์ ( $V_o$ ) มีค่าอยู่ที่ระดับต่ำสุด
2. การทำงานของวงจรมีการเปลี่ยนแปลงความถี่ของสัญญาณนาฬิกา ซึ่งสัญญาณอินพุตถูกนำมา AND กับสัญญาณนาฬิกาแล้วจึงส่งไปยังเคาท์เตอร์ซึ่งเป็นผลทำให้  $V_o$  แสดงระดับแรงดันที่สูงขึ้นทีละ 1 LSB
3. ณ จุดเดียวกันนั้นตัวเคาท์เตอร์จะนับเพิ่มขึ้นจนกระทั่งเอาต์พุตของ A/D คอนเวอร์เตอร์สูงกว่าค่าแรงดันอินพุต  $V_{in}$  เมื่อถึงจุดนี้ของคอมพิวเตอร์จะแสดงค่าไปจนกระทั่งเอาต์พุตเป็น 0 โวลต์ เมื่อถึง 0 โวลต์ จะมีสัญญาณนาฬิกาหยุดการนับที่จุดซึ่ง  $V_o$  เริ่มมากกว่า  $V_{in}$  ขา EOC จะลดระดับเป็นระดับต่ำ และส่งสัญญาณไปให้คอมพิวเตอร์วางข้อมูล ขณะนี้พร้อมที่จะอ่านแล้ว ซึ่งข้อมูลที่จะส่งไปยังคอมพิวเตอร์เป็นสัญญาณดิจิทัลผ่านไปยังอินพุตพอร์ท
4. หลังจากคอมพิวเตอร์อ่านข้อมูลเสร็จคอมพิวเตอร์ก็จะส่งสัญญาณรีเซ็ตมาที่ A/D คอนเวอร์เตอร์ หลังจากนั้นก็จะเริ่มทำกระบวนการแบบเดิมซ้ำอีกครั้ง



D/A คอนเวอร์เตอร์ เกินค่า  $V_{in}$  แล้วบิตนั้นจะค้างค่าลอจิก “1” ไว้หลังจากการตรวจสอบหมดแล้ว ไบนารีเอาต์พุตจะเป็นอัตราส่วนกับ  $V_{in}$  จะเห็นว่า A/D แบบนี้ดีกว่าแบบแร่มปีคือเวลาของการแปลงสัญญาณเป็นสัดส่วนกับจำนวนบิตของเอาต์พุตแบบ SAR แต่ SAR A/D คอนเวอร์เตอร์มีข้อเสียแบบเดียวกับแร่มปี คือข้อผิดพลาดทางอัตราการขยายออฟเซตและความไม่เป็นเชิงเส้นที่เกิดขึ้นในส่วน D/A



รูปที่ 2.5.8 กราฟของส่วน D/A ระหว่างการแปลงสัญญาณ

### 2.6 อุลตราโซนิคทรานสดิวเซอร์

อุลตราโซนิค หมายถึง คลื่นเสียงที่มีความถี่สูงเกินกว่าที่มนุษย์ได้ยิน สาเหตุที่มีการนำเอาคลื่นย่านอุลตราโซนิคมาใช้ก็เพราะว่า เป็นคลื่นที่มีทิศทาง ทำให้เราสามารถเล็งคลื่นเสียงไปยังเป้าหมายที่ต้องการได้โดยเจาะจง การมีทิศทางของคลื่นเสียงย่านอุลตราโซนิคทำให้นำไปใช้งานได้หลายอย่าง เช่นนำไปใช้ในเครื่องควบคุมระยะไกล เครื่องวัดความหนาของวัตถุ โดยส่งถูกระยะเวลาที่คลื่นสะท้อนกลับมาโดยความถี่ที่ใช้ขึ้นอยู่กับการใช้งาน

- ชนิดของคลื่นอุลตราโซนิค

คลื่นอุลตราโซนิคที่เดินทางผ่านตัวกลางต่างมีหลายชนิดด้วยกัน แต่ละชนิดจะแตกต่างกันตามการเคลื่อนที่ของอนุภาคในตัวกลางนั้นๆ แบ่งได้ดังนี้

1. คลื่นตามยาว (Longitudinal) เป็นลักษณะของคลื่นที่ซึ่งทุกๆ จุดบนคลื่นมีการเคลื่อนที่ที่การเคลื่อนที่ของอนุภาคจะเกิดขึ้นอย่างหนาแน่นและเบาบางสลับกันไป และจะเปลี่ยนแปลงเช่นนี้ในแต่ละอนุภาค คลื่นตามยาวนี้เดินทางผ่านของแข็ง ของเหลวและแก๊ส โดยมากถ้ากล่าวถึงความเร็วของคลื่นแล้ว จะหมายความว่าความเร็วของคลื่นตามยาว

2. คลื่นตามขวาง (Transverse wave) คือคลื่นที่ซึ่งทุกๆ จุดบนคลื่นมีการเคลื่อนที่ในทิศทางตั้งฉากกับทิศทางซึ่งคลื่นเดินทางไปในทิศหนึ่งๆ คลื่นชนิดนี้จะเดินทางผ่านตัวกลางที่มีขนาดใหญ่กว่าขนาดของความยาวคลื่น และสามารถเดินทางผ่านตัวกลางที่เป็นของเหลวและแก๊ส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3. คลื่นผิวหน้า (Surface wave) เป็นคลื่นชนิดหนึ่งซึ่งคล้ายกับคลื่นตามขวาง จะต่างกันตรงที่ว่า การเปลี่ยนการเปลี่ยนตำแหน่งของอนุภาค ไม่เป็นเพียงในทิศทางเดียวกันกับการเคลื่อนที่ของคลื่นด้วย จึงทำให้คลื่นเคลื่อนที่ไปตามระนาบในแนวนอน ด้วยเหตุนี้คลื่นจึงเดินทางผ่านเฉพาะในตัวกลางเท่านั้น

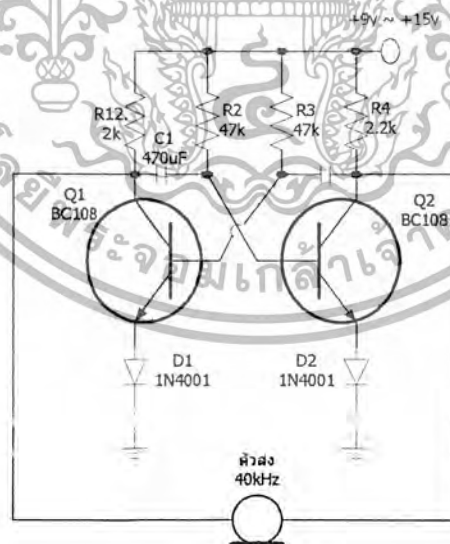
- การเกิดคลื่นอุลตราโซนิค

อุลตราโซนิคเป็นคลื่นที่เกิดจากการเปลี่ยนแปลงพลังงานรูปอื่นให้มาเป็นพลังงานกล โดยการสั่นไปมาหรือเกิดจากการเปลี่ยนพลังงานไฟฟ้าเป็นพลังงานกล ทำให้เกิดคลื่นย่านอุลตราโซนิคกระจายออกไปในอากาศ ดังนั้นจึงถือได้ว่าคลื่นที่เกิดขึ้นเป็นคลื่นกล คลื่นอุลตราโซนิคสามารถสร้างได้โดยตัวทรานสดิวเซอร์แบบเปียโซอิเล็กทริก โดยจะทำการแปลงไปมาระหว่างพลังงานไฟฟ้ากับพลังงานกล และมีความถี่เรโซแนนซ์ คงที่อยู่ค่าหนึ่งสำหรับเปียโซอิเล็กทริกนี้เป็นแบบที่นิยมใช้เพราะมีราคาถูกและหาซื้อง่าย

- ทรานสดิวเซอร์แบบเปียโซอิเล็กทริก ที่ใช้สารเซรามิกจะมีอยู่ 2 อย่างคือ

ตัวส่ง ก็คืออุลตราโซนิคทรานสดิวเซอร์ที่ถูกออกแบบมาให้แปลงสัญญาณไฟฟ้าให้แก่ตัวมัน ให้ออกมาเป็นคลื่นเสียงย่านอุลตราโซนิค หน้าที่ของตัวส่งจึงคล้ายๆ กับเป็นลำโพง ส่วนตัวรับก็คืออุลตราโซนิคทรานสดิวเซอร์ที่ถูกออกแบบเจาะจงมาให้แปลงคลื่นเสียงย่านอุลตราโซนิคที่มากดกระทบตัวมันให้ออกมาเป็นสัญญาณไฟฟ้า หน้าที่ของตัวรับจึงคล้ายกับไมโครโฟน

- วงจรภาคส่ง



รูปที่ 2.6.1 วงจรภาคส่ง 40 kHz ที่ใช้วงจรอะสแตเบิลมัลติไวเบรเตอร์ ใช้ทรานซิสเตอร์ 2 ตัว

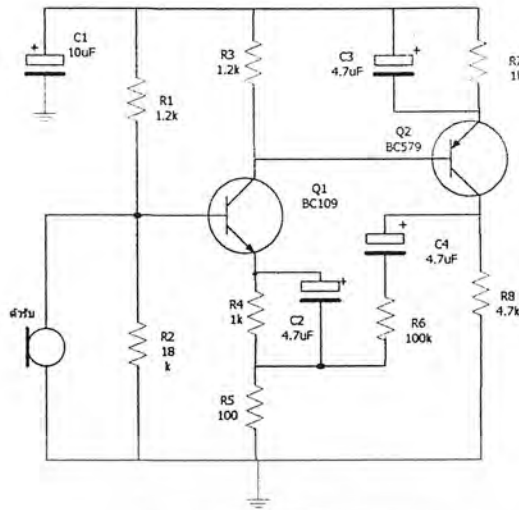
วิธีการสร้างเครื่องส่งเสียงอุลตราโซนิกไม่ยากเพียงแค่หาวงจรกำเนิดสัญญาณรูปสี่เหลี่ยมหรือรูปซายน์หรือพัลส์ ที่สามารถสร้างความถี่ที่ตรงกับความถี่เรโซแนนซ์ของอุลตราโซนิกทรานสดิวเซอร์ตัวส่งที่จะใช้ แล้วต่อตัวส่งพร้อมขั้วเอาต์พุตเพื่อทำหน้าที่เป็นโหลดทำงานเองเดียวกับการต่อลำโพงนั่นเอง

วงจรรากส่งอาจเป็นวงจรรอสซิลเลเตอร์ที่ใช้ทรานซิสเตอร์ตัวเดียว โดยมีขดลวดทำหน้าที่ป้อนกลับให้เกิดการออสซิลเลทก็ได้ จากรูปที่ 2.6.1 วงจรอะสแตเบิลมัลติไวเบรเตอร์จะต่อทรานสดิวเซอร์เข้าระหว่างขาคอลเลคเตอร์ทั้งสองทั้งนี้เพราะตัวทรานสดิวเซอร์มีค่าความต้านทานไฟตรงสูงมาก การต่อเช่นนี้ทำให้ขนาดสัญญาณสี่เหลี่ยมที่เกิดคร่อมตัวทรานสดิวเซอร์สามารถสูงถึงเกือบ 2 เท่าของแรงดันไฟเลี้ยง เพื่อให้ขนาดสัญญาณอุลตราโซนิกที่ออกมาแรงขึ้นกว่าปกติ ใช้ตัวส่ง 40 kHz โดยค่าความถี่ของวงจรถูกกำหนดโดยค่าของ  $C1, C2, R2$  และ  $R3$  ซึ่งตามค่าเหล่านี้จะสร้างความถี่ที่ต่ำกว่าต้องการเล็กน้อย เมื่อตัวส่งเริ่มต้นทำงาน โดยสั่นขึ้นมาแล้ว จะเกิดแรงดันกระตุ้นทรานซิสเตอร์ตัวใดที่หยุดนำกระแสให้นำกระแสก่อนกำหนด เป็นเหตุให้ความถี่ของวงจรถูกบังคับให้มีค่าสูงขึ้น เป็นการชังโคไนซ์ให้ความถี่ของวงจรเท่ากับความถี่เรโซแนนซ์ของตัวส่งโดยอัตโนมัติ โดยที่ไม่ต้องปรับแต่งความถี่แต่อย่างใด

$D1$  และ  $D2$  ที่ใช้อิมิตเตอร์ของทรานซิสเตอร์ทำหน้าที่ช่วยจำกัดขนาดของแรงดันย้อนกลับที่เกิดระหว่างขาคอนเนกต์และขาคิมิตเตอร์ในบางขณะไม่ให้สูงเกินกว่าอัตราทนแรงดันย้อนกลับ  $V_{EB(max)}$  ของทรานซิสเตอร์ที่ใช้ ในกรณีที่ใช้กับไฟเลี้ยง 9 Vdc วงจรจะดึงกระแสประมาณ 5 mA

#### ● วงจรภาครับ

เมื่อมีคลื่นอุลตราโซนิกมาตกกระทบทรานสดิวเซอร์ตัวรับ จะเกิดแรงดันขนาดเล็กขึ้นมาคร่อมตัวทรานซิสเตอร์ โดยแรงดันนี้จะมีรูปคลื่นออกมาเป็นซายน์ที่มีความถี่เดียวกับคลื่นที่มาตกกระทบตัวมัน และจะมีขนาดสูงสุดเมื่อความถี่คลื่นเสียงที่เข้ามาตรงกับความถี่เรโซแนนซ์ของตัวรับ ส่วนที่ความถี่อื่นๆ ขนาดของสัญญาณจะออกมาน้อยมาก เมื่อเอาตัวรับและตัวส่งมาวางหันหน้าชนกันขนาดแรงดันคร่อมตัวรับโดยทั่วไปจะน้อยกว่า 1 โวลต์ ยิ่งระยะห่างระหว่างตัวรับและตัวส่งห่างกันมากขึ้น ขนาดแรงดันก็จะยิ่งลดลง อย่างเช่นที่ระยะห่าง 30 เมตร แรงดันที่เกิดคร่อมคร่อมตัวรับอยู่ในราวไม่กี่สิบลมิลิวโวลต์เท่านั้น ถ้ายิ่งห่างกันกว่านี้อาจถูกสัญญาณรบกวนกลบหมดคั้งนั้นในวงจรภาครับจึงต้องมีภาคขยาย เพื่อขยายสัญญาณที่ออกจากตัวรับให้มีขนาดสูงพอและก็ตามด้วยภาคเอาต์พุตซึ่งจะทำหน้าที่แปลงสัญญาณที่ได้ขึ้นไปควบคุมหรือสั่งงานอุปกรณ์อื่น วงจรขยายในภาครับมักมีอัตราขยายสูงมาก ไฟเลี้ยงที่จ่ายเข้ามาจึงควรใช้วงจรเรกูเลเตอร์มาช่วยทำให้แรงดันไฟเลี้ยงเรียบ และคงที่พอสมควร เพื่อให้เสถียรภาพของวงจรดี ไม่ออสซิลเลทและทำงานผิดพลาดไปเมื่อแรงดันไฟเลี้ยงเปลี่ยนแปลงไปบ้าง



รูปที่ 2.6.2 วงจรภาครับ

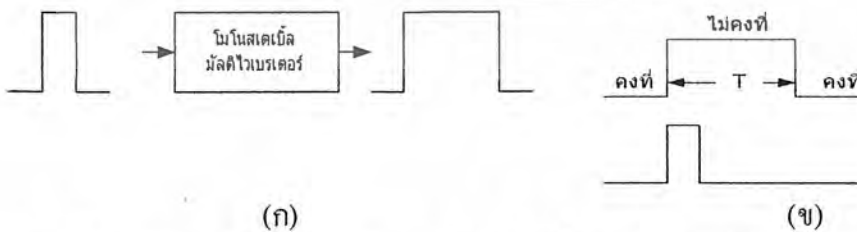
วงจรในรูปที่ 2.6.2 เป็นการนำเอาทรานซิสเตอร์มาต่อกันเป็นวงจรภาครับ ต่อตัวรับเข้ากับขาเบส โดยตรงไม่จำเป็นต้องต่อผ่านตัวเก็บประจุ ทั้งนี้เพราะตัวรับมีค่าความต้านทานด้านไฟตรงสูงมาก จึงไม่ไปรบกวนการไบอัสให้แก่วงจรของ Q1 อัตราขยายกำหนดโดยอัตราส่วนระหว่าง R6 และ R5 ถ้าไม่ต้องการความไวสูงมากก็ควรลดอัตราขยายโดยลดค่า R6 ลง

2.7 วงจรสร้างสัญญาณพัลส์

วงจรสร้างสัญญาณพัลส์มีอยู่ 2 ประเภทคือ วงจร โมโนสเตเบิลมัลติไวเบรเตอร์หรือวงจรวันช็อค และวงจรออสเตเบิลมัลติไวเบรเตอร์

1. วงจรโมโนสเตเบิลมัลติไวเบรเตอร์

เป็นวงจรที่ให้สถานะเอาต์พุตแน่นอนเพียงสถานะเดียว ตามแต่สัญญาณกระตุ้นหรือสัญญาณทรiggerพัลส์ ที่ป้อนให้แก่วงจร และยังขึ้นอยู่กับชนิดของวงจรวันช็อคด้วย



รูปที่ 2.7.1 แสดงเอาต์พุตของวงจรวันช็อคที่เปลี่ยนแปลงตามสัญญาณอินพุตทรiggerพัลส์ที่ป้อนเข้ามา

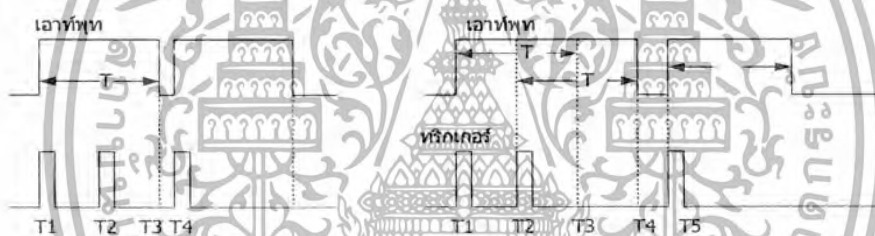
(ก) ลักษณะของเอาต์พุตที่ตอบสนองต่ออินพุตทรiggerพัลส์

(ข) เปรียบเทียบช่วงเวลางานของเอาต์พุตพัลส์กับอินพุตทรiggerพัลส์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.7.1 จะเห็นว่า วงจรวันช็อคมีลักษณะการทำงานขึ้นอยู่กับสัญญาณอินพุทที่มีลักษณะเป็นทริกเกอร์พัลส์ เมื่อป้อนอินพุทให้แก่วงจรเอาต์พุทเปลี่ยนแปลงสถานะทันที และคงสถานะการเปลี่ยนแปลงนี้ไว้เป็นช่วงเวลาหนึ่ง(ในรูปการแสดงสถานะการเปลี่ยนแปลงคือสถานะลอจิกสูง) ซึ่งช่วงเวลาดังกล่าวคือ ช่วงเวลา  $T$  ครั้นพอหมดช่วงเวลา  $T$  นี้แล้ววงจรจะให้สถานะของเอาต์พุทกลับสู่สถานะเดิมดังเช่นสถานะแรก (สถานะลอจิกต่ำ) ซึ่งเรียกว่า สถานะคงที่ (stable state) หรือสถานะคอร์แมนต์ (domant state) วงจรโมโนสเตเบิลมัลติไวเบรเตอร์มี 2 แบบคือ แบบที่สามารถทริกซ้ำได้ (retriggerable) และแบบที่ไม่สามารถทริกซ้ำได้(non-retriggerable) โดยความแตกต่างของสองแบบนี้สังเกตได้ จากผลตอบสนองของเอาต์พุทที่มีต่อสัญญาณทริกเกอร์พัลส์ โดยช่วงเวลาเอาต์พุทพัลส์ที่เปลี่ยนแปลงเท่ากับช่วงเวลา  $T$

1. แบบทริกซ้ำไม่ได้ ดังในรูปที่ 2.7.2(ก) แสดงผลการตอบสนองของเอาต์พุทของวงจรวันช็อคในแบบที่ไม่สามารถทริกซ้ำได้ จะเห็นว่าที่เวลา  $T_1$  สัญญาณทริกเกอร์พัลส์ถูกป้อนให้แก่วงจร ให้เอาต์พุทเปลี่ยนแปลงสู่สถานะลอจิกสูงทันที และคงสถานะนี้ไว้เป็นเวลา  $T$  และภายในช่วงเวลานี้ จะทริกเกอร์พัลส์ลูกที่ 2 เข้ามา วงจรยังไม่ตอบสนองต่อสัญญาณพัลส์ลูกนี้ แต่เมื่อหมดช่วงเวลา  $T$  วงจรวันช็อคก็พร้อมที่จะตอบสนองต่อสัญญาณอินพุททริกเกอร์พัลส์ลูกอื่นๆ



(ก) แบบไม่สามารถทริกซ้ำได้

(ข) แบบสามารถทริกซ้ำได้

รูปที่ 2.7.2 แสดงการตอบสนองของเอาต์พุทต่อสัญญาณทริกเกอร์พัลส์ทั้งสองแบบ

เมื่อพื้นเวลาที่  $T_3$  เอาต์พุทให้สถานะลอจิกต่ำ ซึ่งเป็นช่วงเวลาที่วงจรพร้อมตอบสนอง เรียกว่าช่วง time out หรือช่วงหลุดพื้น ดังนั้นเมื่อสัญญาณทริกเกอร์พัลส์ที่  $T_4$  เอาต์พุทของวงจรเปลี่ยนสู่สถานะสูงทันที กล่าวอีกอย่างหนึ่งได้ว่าวงจรวันช็อคแบบนี้จะไม่ตอบสนองสัญญาณพัลส์ใดๆ ขณะที่ยังไม่พ้นช่วงเวลา  $T$  หรืออาจเรียกได้อีกอย่างว่า ยังไม่พ้นช่วงรีเฟลคตอรี

2. แบบทริกซ้ำได้ ดังในรูปที่ 2.7.2(ข) แสดงผลตอบสนองของวงจรวันช็อคแบบสามารถทริกซ้ำได้ สังเกตที่จุดเริ่มต้นของสัญญาณทริกเกอร์พัลส์ที่เวลา  $T_1$  มีผลให้เอาต์พุทเปลี่ยนแปลงสถานะลอจิกสู่สถานะลอจิกสูงโดยทันที และคงสถานะสูงอยู่เป็นช่วงเวลา  $T$  และที่  $T_2$  เป็นจุดเริ่มต้นของสัญญาณทริกเกอร์พัลส์ลูกที่ 2 จะเห็นว่าวงจรยังคงตอบสนองต่อสัญญาณทริกเกอร์พัลส์อีก ทำให้ช่วงเวลาของสถานะสูงเพิ่มขึ้นอีกเป็นเวลา  $T$  ซึ่งเป็นการตอบสนองสัญญาณทริกเกอร์ซ้ำอีกครั้ง

ฉะนั้นจึงเห็นได้ว่าช่วงเวลารวมของการตอบสนองหรือช่วงเวลาที่อยู่ในสถานะสูงจะเท่ากับ  $T_4 - T_1$  หรือกล่าวอีกอย่างว่า ช่วงเวลาการตอบสนองเท่ากับช่วงเวลา  $T$  ไร้มุมเวลาที่  $T_2$  ค้าง

วงจร โมโนสเตเบิลมีคัลติไวเบรเตอร์จะให้เอาต์พุตพัลส์เพียงลูกเดียวต่อสัญญาณอินพุตทริกเกอร์พัลส์แต่ละลูก โดยช่วงเวลาการเปลี่ยนแปลงของเอาต์พุตพัลส์จะมีค่าแน่นอน และมีขนาดสม่ำเสมอตลอด ตามการตอบสนองของสัญญาณอินพุตทริกเกอร์พัลส์ที่กระตุ้นเข้ามา ในการประยุกต์ใช้งานของวงจรวินิจฉัยสามารถกล่าวได้ดังต่อไปนี้

วงจรวินิจฉัยแบบไม่สามารถทริกซ์เข้าได้ จะปรากฏอยู่ในวงจรจำกัดผลของการเบ้าช (debouncing circuit) ของหน้าสัมผัสสวิทช์และรีเลย์ ทั้งนี้ก็มีจุดประสงค์เพื่อขจัดสัญญาณพัลส์ที่ไม่ต้องการอันเกิดจากการกระดอนของหน้าสัมผัส โดยการคงสถานะหรือตรึงสถานะของเอาต์พุตพัลส์ไว้ในช่วงเวลาสั้นๆ ตามที่ต้องการ จะเห็นได้ว่าเป็นการแก้ไขโดยนำคุณสมบัติของวงจรวินิจฉัยแบบไม่สามารถทริกซ์เข้าได้มาประยุกต์ใช้ แต่ในการใช้งานต้องคำนึงถึงช่วงเวลาของเอาต์พุตพัลส์ต้องมากพอ ที่จะไม่ทำให้สัญญาณอินพุตลูกที่ 2 หรือที่เรียกว่า เบ้าชพัลส์มีผลกระทบต่อวงจร

สำหรับประโยชน์ของวงจรวินิจฉัยแบบสามารถทริกซ์เข้าได้นั้น จะเห็นได้จากวงจรสร้างสัญญาณเตือนต่างๆ อย่างเช่น วงจรทางด้านอิเล็กทรอนิกส์การแพทย์ จากวงจรสร้างสัญญาณเตือนของเครื่องมือฉายปอด

- การใช้งาน

### 1. แบบทำงานที่ขอบของพัลส์

ลักษณะการกระตุ้นให้โมโนสเตเบิลทำงานนั้นทำได้ 2 อย่างคือ ใช้ขอบขาขึ้นหรือขอบขาลงของพัลส์ในการกระตุ้น และใช้ระดับของสัญญาณเป็นตัวกระตุ้น

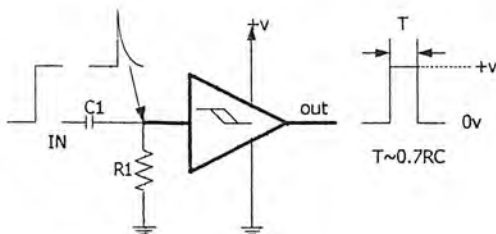
หลักการพื้นฐานของการกระตุ้นด้วยขอบของพัลส์คือ ป้อนสัญญาณที่อินพุตผ่านชุดเนตเวอร์ค RC ที่มีค่าเวลาคงที่สั้นๆ ทำให้ได้ขอบขาขึ้นที่คมและชัน และขอบขาลงของพัลส์ก็จะมีลักษณะเอ็กโพเนนเชียล แล้วใช้ไดโอดแยกสัญญาณที่ไม่ต้องการออกไป จากนั้นป้อนสัญญาณนี้ให้กับไอซีชมิทริกเกอร์ ก็จะทำให้ได้สัญญาณออกทางเอาต์พุต เป็นรูปสี่เหลี่ยมที่มีคาบเวลายาวนานเท่าที่ต้องการ โดยการกระตุ้นด้วยขอบพัลส์ทางอินพุตเพียงครั้งเดียว

โดยทั่วไปแล้วไอซีชมิทริกเกอร์แบบ CMOS จะมีไดโอดอยู่ภายในที่อินพุตทุกขาอยู่แล้ว ซึ่งไดโอดนี้สามารถนำมาใช้เป็นไดโอดแยกสัญญาณได้

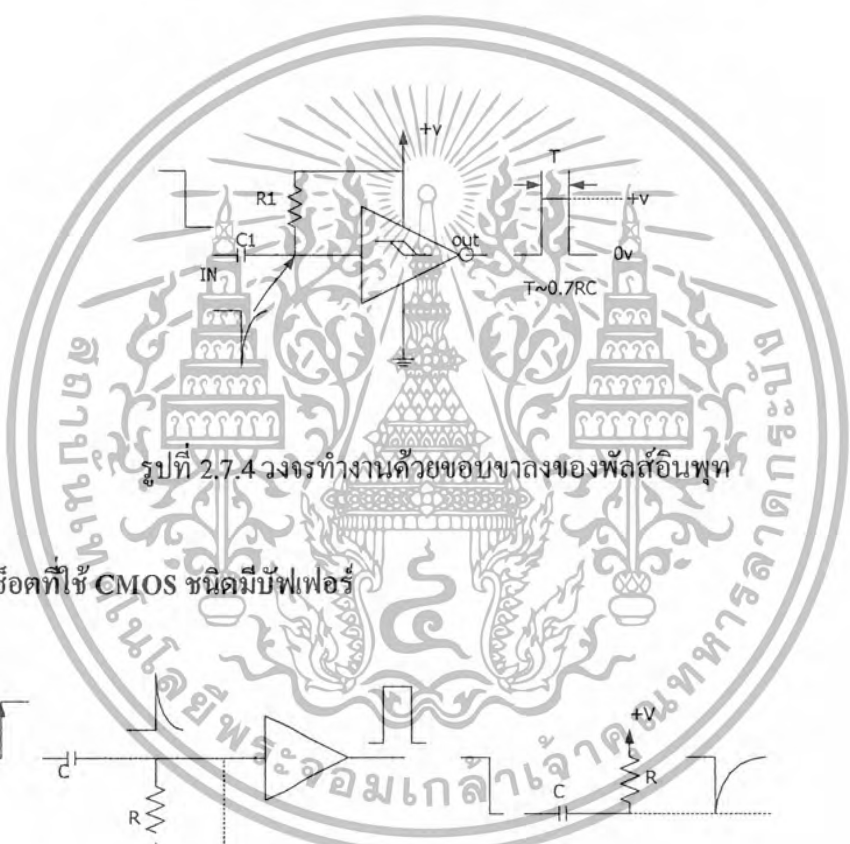
รูปที่ 2.7.3 แสดงวงจรที่ทำงานด้วยขอบขาขึ้นของพัลส์อินพุต โดยมีตัวต้านทาน  $R_1$  ต่ออินพุตลงกราวด์ได้ ค่าเวลาคงที่ RC จะเป็นสัดส่วนกับคาบเวลาของสัญญาณทางเอาต์พุต โดยสัญญาณทางอินพุตจะถูกเปลี่ยนเป็นพัลส์แฉก (spike) แล้วถูกเปลี่ยนเป็นคลื่นรูปสี่เหลี่ยมอีกครั้งด้วยไอซีช-มิท จากรูปเป็นไอซีแบบไม่กลับขั้วของสัญญาณเอาต์พุต ก็จะได้สัญญาณพัลส์เป็นบวก แต่ถ้าใช้แบบกลับขั้วสัญญาณก็จะได้อาต์พุตพัลส์ลบ ทั้ง 2 กรณีจะมีค่าคาบเวลาเท่ากับ  $T = 0.7RC$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับในรูปที่ 2.7.4 มีการทำงานเหมือนรูปที่ 2.7.3 แต่ใช้ขอบขาลงของสัญญาณอินพุทในการทำงาน

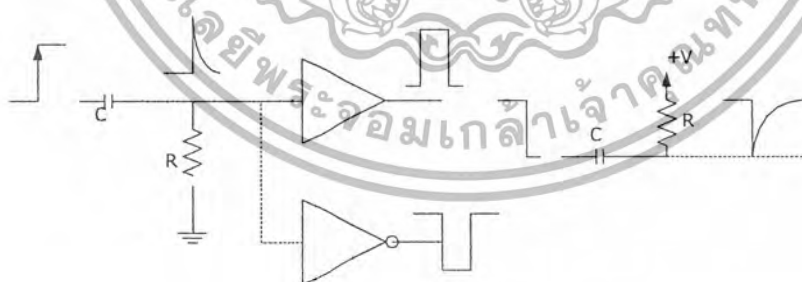


รูปที่ 2.7.3 วงจรทำงานด้วยขอบขาขึ้นของพัลส์อินพุท



รูปที่ 2.7.4 วงจรทำงานด้วยขอบขาลงของพัลส์อินพุท

2. วงจรวันช็อตที่ใช้ CMOS ชนิดมีบัฟเฟอร์



(ก) ทำงานด้วยสัญญาณเปลี่ยนขนาดขอบขาขึ้น (ข) ทำงานด้วยสัญญาณเปลี่ยนขนาดขอบขาลง

รูปที่ 2.7.5 ทำงานด้วยสัญญาณเปลี่ยนขนาดขอบขาขึ้นและขอบขาลง

พิจารณาการทำงานดังรูปที่ 2.7.5 เป็นการนำคุณสมบัติของซีมอสชนิดบัฟเฟอร์ มาสร้างเป็นวงจรวินช็อตมัลติไวเบรเตอร์ โดยการนำไอซี non-inverting และ inverting มาใช้งานทั้งนี้เพื่อให้ได้เอาท์พุทเป็นพัลส์ด้านบวกและด้านลบตามลำดับ จากลักษณะการทำงานโดยปกติของ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซิมอสที่จะให้เอาท์พุทเปลี่ยนแปลงสัมพันธ์กับอินพุท ก็ต่อเมื่อแรงดันอินพุทมีค่าเปลี่ยนแปลงน้อยกว่าหรือมากกว่าครึ่งหนึ่งของแหล่งจ่ายโดยประมาณ เช่นเบอร์ 4050 ในกรณีใช้แหล่งจ่าย 5 โวลท์ จะเห็นจุดที่ทำให้เอาท์พุทเปลี่ยนแปลงสัมพันธ์กับอินพุทคือ  $V_{IHmin} = 2.75$  โวลท์,  $V_{ILmax} = 2.25$  โวลท์ ฉะนั้นจุดกึ่งกลางที่ทำให้ซิมอสบัพเฟอร์นี้รับรู้สถานะของอินพุทว่าเป็นสูงหรือต่ำ จึงอยู่ประมาณ 2.5 โวลท์ โดยพิจารณารูปสัญญาณที่ขั้วตัวต้านทาน R ในรูปที่.....จุดนี้คือจุด A นั่นเอง

พิจารณาการทำงานของวงจรวินช็อดที่สร้างด้วยซิมอสแบ่งออกเป็น 2 ส่วนคือ ส่วนของ RC คิฟเฟอเรนเชียลและส่วนของซิมอสบัพเฟอร์ (อินเวอร์ตติ้งและนอนอินเวอร์ตติ้ง) จะเรียกวงจรโดยรวมทั้งหมดว่า วงจรวินช็อด จะเห็นว่าสัญญาณที่ป้อนให้แก่วงจรวินช็อดคือ สัญญาณเปลี่ยนระดับ (step function signal) เมื่อวงจรได้รับอินพุทสัญญาณเปลี่ยนระดับแบบขอบขาขึ้น พิจารณา รูปสัญญาณที่ขั้ว R ในสภาวะเริ่มต้น แรงดันที่คร่อม C จะเป็นศูนย์ ดังนั้นรูปสัญญาณจึงเพิ่มขึ้นทางด้านบนโดยทันที และเมื่อ C เริ่มเก็บประจุรูปสัญญาณก็จะค่อยๆ ลดลงในลักษณะ

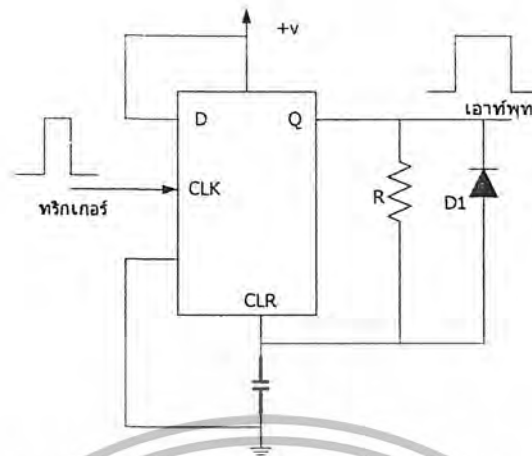
เอกโพเนนเชียล เรานำสัญญาณที่ได้จากวงจร RC คิฟเฟอเรนเชียลนี้ป้อนเป็นอินพุทให้แก่ซิมอสบัพเฟอร์ โดยจะเห็นว่าช่วงที่สัญญาณเพิ่มขึ้นอย่างทันที เมื่อถึงจุด A ทำให้เอาท์พุทนอนอินเวอร์ตติ้งเปลี่ยนแปลงสู่สถานะสูงทันที และเมื่อรูปสัญญาณค่อยๆ ลดลงครั้นผ่านจุด A มีผลให้เอาท์พุทนอนอินเวอร์ตติ้งเปลี่ยนแปลงสู่สถานะต่ำทันที ส่วนสัญญาณที่ขั้ว R ที่ป้อนให้อินเวอร์ตติ้งจะทำงานเช่นเดียวกัน แต่มีลักษณะตรงกันข้าม ได้เอาท์พุทพัลส์ด้านบนและลบตามลำดับ

ส่วนวงจรรูปที่ 2.7.5(ข) เป็นการนำซิมอสบัพเฟอร์มาใช้ในลักษณะเดียวกันกับวงจรถ (ก) แต่เป็นวงจรวินช็อดที่ทำงานด้วยสัญญาณเปลี่ยนระดับขอบขาลง

### 3. แบบใช้ D ฟลิปฟลอป

คุณสมบัติของ D ฟลิปฟลอป 4013 ที่นำมาสร้างมีดังนี้

- ระดับสัญญาณหรือข้อมูลอินพุท D จะถูกนำออกสู่เอาท์พุท Q เมื่อมีอินพุทสัญญาณนาฬิกาป้อนอินพุท clock ในสถานะลอจิกสูง
- เอาท์พุท not Q สถานะลอจิกตรงข้ามกับเอาท์พุท Q (เช่นเมื่อ Q= สถานะสูง, not Q= ลอจิกต่ำ)
- เมื่อใดที่อินพุท CLR ได้รับลอจิกสูง ทำให้อเอาท์พุท Q เป็นสถานะต่ำ และ not Q จะสูงทันที



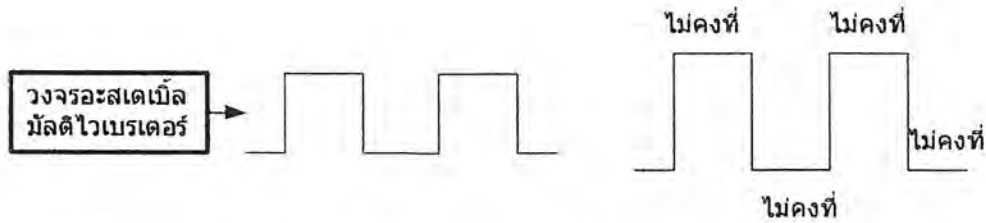
รูปที่ 2.7.6 แบบใช้ D ฟลิปฟลอปเบอร์ 4013

พิจารณารูปที่ 2.7.6 อินพุต D ต่ออยู่กับแหล่งจ่ายตลอดเวลาเป็นการให้ลอจิกสูงตลอด ดังนั้นเมื่ออินพุต clock ได้รับสัญญาณทริกเกอร์ในสถานะสูงเมื่อใดสถานะลอจิกสูงที่เอาต์พุต D ก็จะปรากฏที่ เอาต์พุต Q ทันที จากสถานะสูงที่เอาต์พุต Q มีผลทำให้ C1 เริ่มเก็บประจุ โดยอัตราการเก็บกำหนดได้จาก R1 เมื่อศักย์ของแรงดันคร่อม C1 มีค่าเข้าใกล้ครึ่งหนึ่งของไฟเลี้ยงมีผลทำให้ เอาต์พุตเปลี่ยนแปลงลอจิกค่าทันที

สำหรับไดโอด D1 ถูกต่อแบบไบอัสตรง โดยแรงดันที่ได้รับจากตัวเก็บประจุ C1 ซึ่ง C1 จะคายประจุอย่างรวดเร็วผ่านสู่อเอาต์พุต Q ขณะที่อยู่ในสถานะลอจิกต่ำ สังเกตการต่อไดโอด D1 ในลักษณะนี้เป็นการกำหนดว่าวงจรเป็นแบบทริกซ์เข้าไม่ได้ เนื่องจากว่าประจุที่ C1 เป็นการกำหนดช่วงเวลา T ของเอาต์พุตพัลส์ เอาต์พุต Q จะเปลี่ยนแปลงสู่สถานะลอจิกต่ำจึงขึ้นอยู่กับอัตราการเก็บประจุของ R1 กับ C1 ไม่ขึ้นกับอินพุต ดังนั้นช่วงเวลา T ของเอาต์พุตพัลส์จึงประมาณได้จากสมการ  $T=0.7R_1C_1$  เช่นกัน

## 2. วงจรอะสเตเบิลมัลติไวเบรเตอร์

ในรูปที่ 2.7.7 การตอบสนองของวงจรจะให้สถานะที่มีการเปลี่ยนแปลงตลอดเวลาคือ สถานะสูงและต่ำ ซึ่งถ้าการเปลี่ยนแปลงของสถานะทั้งสองมีช่วงเวลาที่เท่ากันแล้วเอาต์พุตที่ได้จากวงจรอะสเตเบิลมัลติไวเบรเตอร์แบบนี้คือ สัญญาณรูปคลื่นจตุรัส นั่นเอง แต่ถ้าสถานะการเปลี่ยนแปลงที่มีค่าสูงต่ำมีค่าเวลาไม่เท่ากัน เอาต์พุตที่ได้ก็จะเหมือนกับสัญญาณดิจิทัลแบบขบวนพัลส์ (digital pulse train)



(ก) การเปลี่ยนแปลงสถานะลอจิก โดยมีสถานะสูงและต่ำสลับกัน (ข) สถานะที่ไม่คงที่

รูปที่ 2.7.7 ลักษณะสัญญาณของวงจรอะอสเตเบิล มัลติไวเบเรเตอร์

## 2.8 จอแสดงผล LCD

เป็นจอแสดงผลแบบผลึกเหลวซึ่งเป็นสารที่รวมกันอย่างได้สัดส่วนระหว่างของเหลวกับผลึก จุดหลอมเหลวของสารชนิดนี้อยู่ในช่วงอุณหภูมิที่เรียกว่า เมโซเฟส ซึ่งโมเลกุลของสารสามารถเคลื่อนที่ได้เหมือนดังของเหลว แต่สารชนิดนี้ถูกจัดอยู่ประเภทเดียวกับผลึกชนิดที่เป็นของแข็งทุกๆ ไป

ข้อดีโดยทั่วไปของ LCD คือ

- เบบางและพกพาสะดวก มีความหนาเพียงไม่กี่มิลลิเมตร
- ใช้พลังงานน้อย เนื่องจากต้องการกำลังงานน้อยและแรงดันต่ำ ทำให้สามารถใช้งานได้ยาวนานแม้จะมีเพียงแบตเตอรี่ขนาดเล็กเป็นตัวจ่ายกำลัง ทั้งยังใช้ร่วมกับอุปกรณ์อิเล็กทรอนิกส์เช่น CMOS ได้สบาย
- เป็นตัวแสดงผลแบบพาสซีฟเพราะว่า LCD ไม่ได้กำเนิดแสง การอ่านค่าที่ตัวแสดงผลต้องใช้แสงสว่างจากภายนอกเพิ่มขึ้น หากต้องการอ่านค่าในที่มืดทำได้โดยใช้แสงไฟส่องมาจากด้านหลังของแผง LCD
- เชื้อถ้อได้ใช้งานได้ในช่วงอุณหภูมิที่กว้างและมีอายุการใช้งานนาน
- ใช้งานได้กว้างขวาง ด้วยข้อดีที่กล่าวมาแล้วจึงทำให้ LCD เป็นส่วนประกอบที่สำคัญของอุปกรณ์ต่างๆ ที่ผลิตออกสู่ตลาด
- ราคาถูก

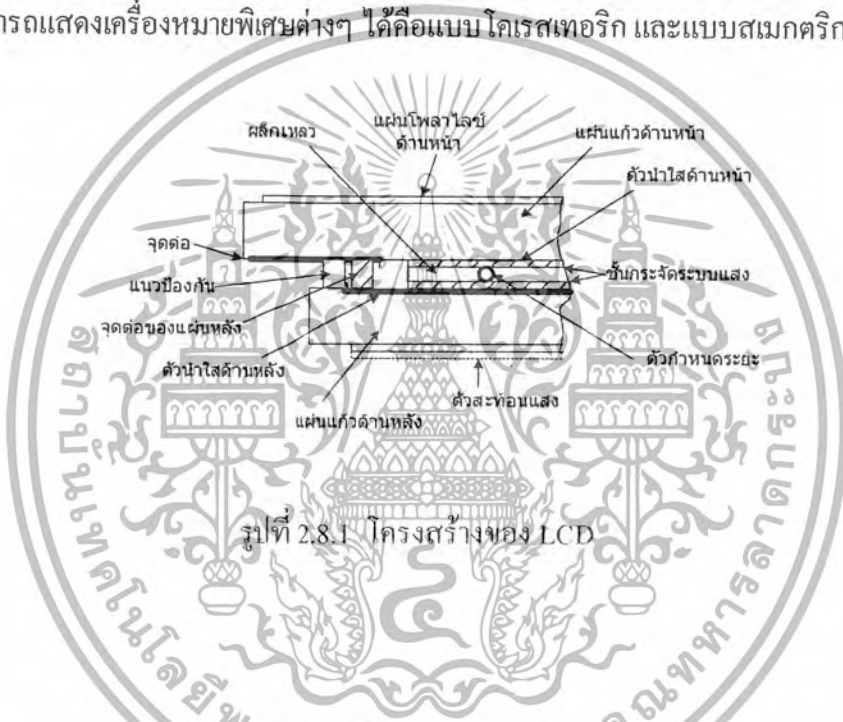
โดยทั่วไปแล้วเรามักจะเห็น LCD เป็นส่วนประกอบของนาฬิกา เครื่องคิดเลข และเครื่องมือวัด ในสมัยแรกตัวแสดงผลจะมี 7 ส่วนที่มีจำนวนตัวแสดงผลจำกัดแค่ไม่กี่หลักเท่านั้น การพัฒนาในขั้นต่อมาทำให้ LCD ก้าวเข้าไปมีบทบาทในวิทยุเคลื่อนที่ คอมพิวเตอร์และอุปกรณ์อิเล็กทรอนิกส์เพื่อแสดงผลต่างๆ ปัจจุบัน LCD ได้เข้ามาแทนที่ CRT (cathode ray tube) ในการแสดงผลข้อความและกราฟฟิค ตลอดจนนำเข้ามาแทนที่จอภาพโทรทัศน์ในที่สุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

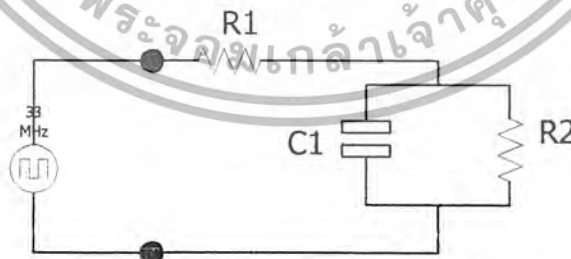
## 1. โครงสร้างของ LCD

ประกอบด้วยแผ่นแก้วสองแผ่นประกบกัน โดยเว้นช่องกลางไว้ 6-10 ไมโครเมตร ผิวด้านในของแผ่นแก้วเคลือบด้วยตัวนำไฟฟ้าชนิดใสที่ไว้แสดงตัวอักษร สัญลักษณ์หรือเครื่องหมายต่างๆ มักทำมาจากสารอินเดียมทินออกไซด์ ระหว่างตัวนำไฟฟ้าชนิดใสกับผลึกเหลวจะมีชั้นสารที่ทำให้โมเลกุลของผลึกรวมตัวกันในทิศทางของแสงที่ส่องมาชั้นสารนี้จึงเป็นที่รู้จักกันนามของชั้นที่หันเหเข้าหาแสงหรือชั้นจัดระบบปรับแสง (alignment layer) ระยะห่างระหว่างแผ่นทั้งสองถูกจำกัดโดยตัวจัดระยะ (ตั้งเกตุรูปจะเห็นเป็นวงกลมอยู่ระหว่างชั้น)

ชนิดของผลึกเหลวที่ใช้ โดยทั่วไปคือแบบนีเมติก โมเลกุลของผลึกเหลวจะวางขนานกันไปเป็นแนวตรงคล้ายเส้นลวดยาว ถ้าหากวางกลับทิศจะทำให้คุณสมบัติของมันเปลี่ยนไป คริสตอลเหลวที่สามารถแสดงเครื่องหมายพิเศษต่างๆ ได้คือแบบ โครเรสเทอริก และแบบสมกตริก



รูปที่ 2.8.1 โครงสร้างของ LCD



รูปที่ 2.8.2 วงจรสมมูลของ LCD ( $R_1$  เป็นความต้านทานอนุกรมที่เกิดจากตัวนำชนิดใส  $R_2$  และ  $C_1$  เป็นค่าที่เกิดจากผลึกเหลวที่อยู่ระหว่างตัวนำชนิดใส)

### - LCD แบบนีเมติกชนิดเกลียว

การทำงานเบื้องต้นของ LCD แบบนีเมติกชนิดเกลียว โมเลกุลของผลึกเหลวนีเมติกจะถูก

จัดไว้ในตำแหน่งหนึ่งโดยชั้นจัดระบบปรับแสง ตำแหน่งของการรับแสงระหว่างแผ่นล่างและแผ่นเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บนจะต่างกัน 90 องศา โมเลกุลของผลึกเหลวจะบิดเป็นเกลียวต่างกัน 90 องศา เมื่อแสงจากด้านล่าง ผ่าน โมเลกุลของผลึกเหลวที่บิดเป็นเกลียวขึ้นไปยังแผ่นบน ทำให้ตำแหน่งของแสงหมุนไป 90 องศาด้วย ปรัชญาการฉีกนี้เกิดคุณสมบัติของ แอนนิโซโทรปี ทางแสงของโมเลกุลทำให้แสงลอดผ่านแผ่นโพลาริซซ์ออกไปได้ (แอนนิโซโทรปี หมายถึง ค่าคงตัวไดอิเล็กตริกของผลึกเหลวเปลี่ยนค่าไปตามตำแหน่งต่างๆ)

ถ้ามีแรงดันป้อนให้ที่ตัวนำไฟฟ้าชนิดใส คุณสมบัติแอนนิโซโทรปี ทางไฟฟ้าของโมเลกุล ทำให้การวางตัวของโมเลกุลเปลี่ยนไป แสงจะผ่านผลึกเหลวด้วยทิศทางคงเดิม จึงไม่สามารถผ่านแผ่นโพลาริซซ์ด้านบนออกไปได้ เมื่อเราหดยุคป้อนแรงดัน โมเลกุลก็จะเรียงตัวดังเดิมอีกครั้ง แสงก็จะสามารถทะลุผ่านออกไปได้อีก การทำงานของ LCD แบบนี้เรียกว่า การแสดงผลเชิงบวก (positive image display) หากเราวางแผ่นโพลาริซซ์ให้หมุนไปมากกว่า 90 องศา ผลึกจะเกิดตรงกันข้ามคือ LCD จะมีคีย์บิตเมื่อไม่มีแรงดันป้อน แต่จะเป็นแสงใสเมื่อป้อนแรงดันเช่นนี้เรียกว่า การแสดงผลเชิงลบ (negative image display)

แบบต่างๆ ของการแสดงผล

LCD สามารถแสดงผลให้เราเห็นได้โดยมีหลักการ 3 แบบ จะเลือกใช้แบบใดก็ขึ้นอยู่กับแสงสว่างโดยรอบ

1. แบบสะท้อน (reflective mode) จะมีสารประเภทโลหะเคลือบอยู่ที่แผ่นหลังของ LCD เช่น เคลือบด้วยอลูมิเนียมฟอสเฟตจะทำการสะท้อนแสงจากภายนอกผ่านตัวแสดงผลไปยังตาของเรา แบบนี้จะเหมาะสำหรับที่มีแสงสว่างเพียงพอ ข้อดีคือ ไม่ต้องการแหล่งจ่ายแรงดันป้อนให้กับหลอดไฟใดๆ อีก
2. แบบส่งผ่าน (transmissive mode) มักใช้กับ LCD ที่มีผลการแสดงผลเชิงลบ (ซึ่งสภาวะการทำงานของตัวแสดงผลจะโปร่งใสในขณะที่พื้นเป็นสีทึบ) แบบนี้จะวางหลอดไฟไว้ด้านหลังทำให้อ่านค่าแสดงผลได้ชัดเจน
3. แบบส่งผ่าน/สะท้อน (transflective mode) เป็นการรวมระหว่าง 2 แบบที่กล่าวมาตัวแสดงผลอ่านได้จากการการสะท้อนของแสงจากภายนอก และมีแสงส่องสว่างจากด้านหลังเมื่อต้องการอ่านค่าต่างๆ ในที่มีคีย์

## 2. คุณสมบัติทางแสง

ความคมชัดในการอ่านขึ้นอยู่กับตัวแปรสำคัญคือ ความสว่าง และความเข้มแสงของตัว LCD เอง ความเข้มของแสงหาได้จากความสว่างของบริเวณไร้อิทธิพลด้วยความสว่างของบริเวณที่มีสีทึบ ใน LCD แบบ TN อัตราส่วนของความเข้มของแสงจะอยู่ในย่าน 5 ถึง 50 แต่อัตราส่วนความเข้มสูงสุดที่ตามนุษย์สามารถจับได้มีค่าประมาณ 10 และความชัดเจนอย่างน้อยที่สุดประมาณ 2

ในตัวแสดงผลแบบที่มีแสงส่องจากด้านหลังต้องมีอัตราส่วนความเข้มของแสงสูงเป็นพิเศษ

เพราะเมื่อมองผ่านแสงที่สวนขึ้นมาตาของเราจะจับความเข้มได้น้อยลง ทั้งความสว่างและ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความเข้มขึ้นอยู่กับชนิดของแผ่นโพลาลิซ สำหรับตัวแสดงผลแบบสะท้อนเชิงบวก แผ่นโพลาลิซประสิทธิภาพต่ำจะให้ความสว่างมากแต่ความเข้มน้อย ส่วนแผ่นโพลาลิซประสิทธิภาพสูงจะให้ความสว่างน้อยลงแต่ความเข้มสูง

### 3. การขับ LCD

LCD แต่ละส่วนสามารถเขียนวงจรสมมูลย์ได้ดังรูป ประกอบด้วยตัวความต้านทาน  $R_1$  ค่าต่ำต่ออนุกรมกับตัวเก็บประจุ  $C_1$  ซึ่งต่อขนานกับความต้านทาน  $R_2$  (มีค่าสูงกว่า  $R_1$ ) ค่าของตัวเก็บประจุจะขึ้นอยู่กับแรงดันที่ปรากฏคร่อม LCD ถ้าจ่ายแรงดันไฟตรงให้ LCD จะทำให้เกิดปฏิกิริยาทางเคมีไฟฟ้า ก็เท่ากับทำให้มันมีอายุการใช้งานสั้นลง ด้วยเหตุนี้เมื่อใช้งานจึงป้อนสัญญาณไฟสลับให้ด้วยกำลังงาน(ดีซี) ไม่เกิน 100 มิลลิวัตต์ การแสดงผลจะได้ค่า rms ของแรงดันที่จ่ายให้

ความถี่ของสัญญาณที่ป้อนเข้าไปต้องไม่ต่ำกว่า 30 Hz เพื่อป้องกันการกระพริบของตัวแสดงผล กระแสที่ใช้กันโดยทั่วไปคือ 1.5 ไมโครแอมป์ต่อตารางเซนติเมตรของแผ่น LCD กระแสที่ LCD ต้องการจะเพิ่มขึ้นเป็นสัดส่วนโดยตรงกับความถี่ของสัญญาณที่ป้อนเข้าไป จิตจำกัดสูงสุดของความถี่กำหนดโดยคุณสมบัติทางด้านการขับปลิง และผลของการรีแลกเซชันซึ่งจะทำให้เกิดเงาในการแสดงผล จึงต้องมีการระวังเป็นพิเศษเมื่อใช้ตัวแสดงผลที่ใหญ่และยุ่งยาก

#### 3.1 การขับโดยตรง

การขับ LCD โดยตรง มีการต่อแยกขับแต่ละส่วน และขับแผ่นหลังหรือส่วนจตุรร่วมอีก 1 จุด แผ่นหลังจะถูกป้อนด้วยคลื่นสี่เหลี่ยม การเลือกส่วน(segment) ให้ทำงานทำได้โดยส่งคลื่นรูปเดียวกันแต่กลับเฟสไปให้ส่วนนั้นๆ จะเกิดแรงดันตกคร่อม(ระหว่างส่วนนั้นกับจตุรร่วม) ประมาณค่า rms ของรูปคลื่น ส่วนอื่นที่ไม่ได้เลือกก็จะป้อนสัญญาณเดียวกับแผ่นหลัง ซึ่งเป็นจตุรร่วมกับคลื่นทั้งสองต้องเป็นคลื่นสมมาตร เพื่อป้องกันการกระพริบของส่วนแสดงผล

ข้อดีของการขับโดยตรงคือ ใช้งานได้ในย่านอุณหภูมิที่กว้าง มุมมองกว้าง ตอบสนองเร็ว และความผิดพลาดน้อย แต่การต่อใช้งานต้องต่อหลายจุด หากเป็นวงจรใหญ่แล้วจะเกิดความยุ่งยากมากมาย

#### 3.2 การขับแบบมัลติเพล็กซ์

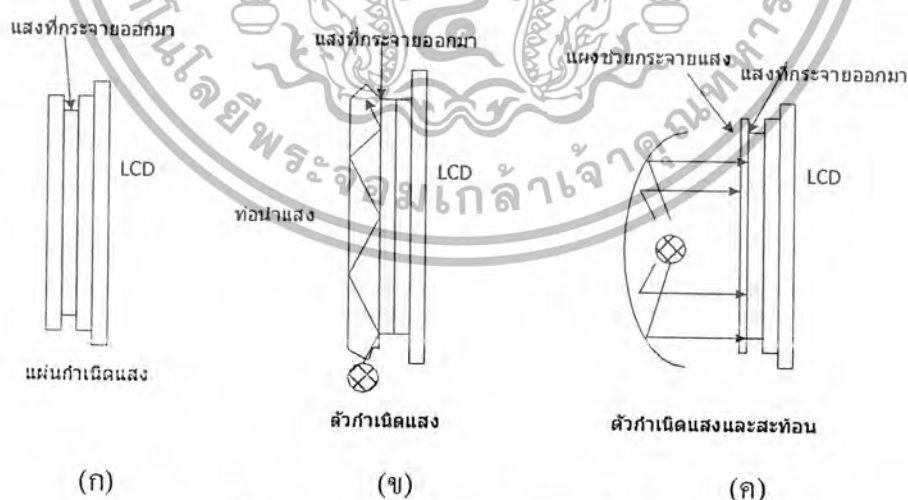
การขับแบบมัลติเพล็กซ์จะเหมาะสำหรับภาคแสดงผลจำนวนมาก เช่น การต่อคอคเคมเมตริกซ์ ถ้าหากจะต่อแต่ละส่วนแยกกันเหมือนแบบคโคโดยตรงจะเกิดความยุ่งยากและสิ้นเปลืองโดยไม่จำเป็น จึงได้หันมาใช้การขับแบบมัลติเพล็กซ์ ขั้วของตัวขับมัลติเพล็กซ์วางอยู่ในรูปแบบของเมตริกซ์ ส่วนต่างๆ ของภาคแสดงผลจะต่อกันเป็นกลุ่มๆ แผ่นหลังจะแยกกันเป็นหลายจตุรร่วม ดังนั้นแต่ละส่วน (เซกเมนต์) ในกลุ่มหนึ่งๆ จะมีจตุรร่วมต่างกัน อัตราส่วนของการมัลติเพล็กซ์เขียนอยู่ในรูป 1:N โดยที่ N คือ จำนวนจตุรร่วมของแผ่นหลังหรือจำนวนของส่วนแสดงผลในแต่ละกลุ่ม

#### 4. การติดตั้งและการให้แสงจากด้านหลัง

ตัวแสดงผลแบบสะท้อนและแบบสะท้อน/ส่งผ่าน ควรยึดไว้ใกล้กับผิวหน้าของอุปกรณ์ (ที่ติดตั้ง LCD) มากที่สุด เพื่อให้จะได้รับแสงสะท้อนจากภายนอกมากที่สุดเท่าที่จะทำได้ การเลือกตำแหน่งที่ติดตั้งควรดูความเข้มของแสงที่มุมมองต่างๆ จากคู่มือ LCD ด้วย ตัวแสดงผลแบบสะท้อนควรติดตั้งให้ขนานกับมุมมองมากที่สุด เพื่อลดผลของการเกิดเงา ควรใช้กระจกใสวางทาบลงบนแผ่นโพลีไคซไธอิกทีหนึ่งเพื่อป้องกันความชื้นและรอยขีดข่วน

ในตัวแสดงผลแบบสะท้อน/ส่งผ่านจำเป็นต้องมีความคมชัดมากพอ ดังนั้นการติดตั้งไฟที่ส่องจากด้านหลังควรคำนึงถึงการหักล้างของแสงจากภายนอกด้วย การติดตั้งไฟที่ส่องจากด้านหลังมักใช้ 3 วิธีดังนี้

1. ให้แหล่งกำเนิดแสงเป็นแบบที่เปล่งแสงออกมา มีลักษณะเป็นแผ่นบางและอาศัยการแพร่กระจายของแสงดังรูปที่ 2.8.3 ก. ความสว่างน้อย ใช้แหล่งจ่าย 200-300 โวลท์ที่ความถี่ 100 Hz มีอายุการใช้งานค่อนข้างสั้น
2. แบบท่อนำดังรูปที่ 2.8.3 ข. ต้นกำเนิดแสงอาจได้มาจาก LED หรือหลอดฟลูออเรสเซนต์ผ่านเข้าไปในท่อนำแสง แสงที่ได้จะเกิดจากการรวมของแสงที่สะท้อนภายในท่อนำแสง วิธีนี้มีข้อเสียคือ การจางหายของแสงมีค่าสูง
3. แบบเก็บแสงดังรูปที่ 2.8.3 ค. แสงที่เกิดจาก LED หรือหลอดฟลูออเรสเซนต์จะอยู่ในกล่องแสง ซึ่งประกอบด้วยตัวสะท้อนแสงและตัวแพร่กระจายแสง วิธีนี้จะให้ประสิทธิภาพสูง แต่การให้แสงจากด้านหลังนี้ต้องการกำลังงานสูงกว่าตัว LCD จึงเป็นข้อจำกัดอย่างหนึ่งของอุปกรณ์ที่ใช้แบตเตอรี่ขนาดเล็กเป็นแหล่งจ่ายไฟ



รูปที่ 2.8.3 การให้แสงทางด้านหลังทั้ง 3 วิธี

## 2.9 ไมโครคอนโทรลเลอร์ MCS-51

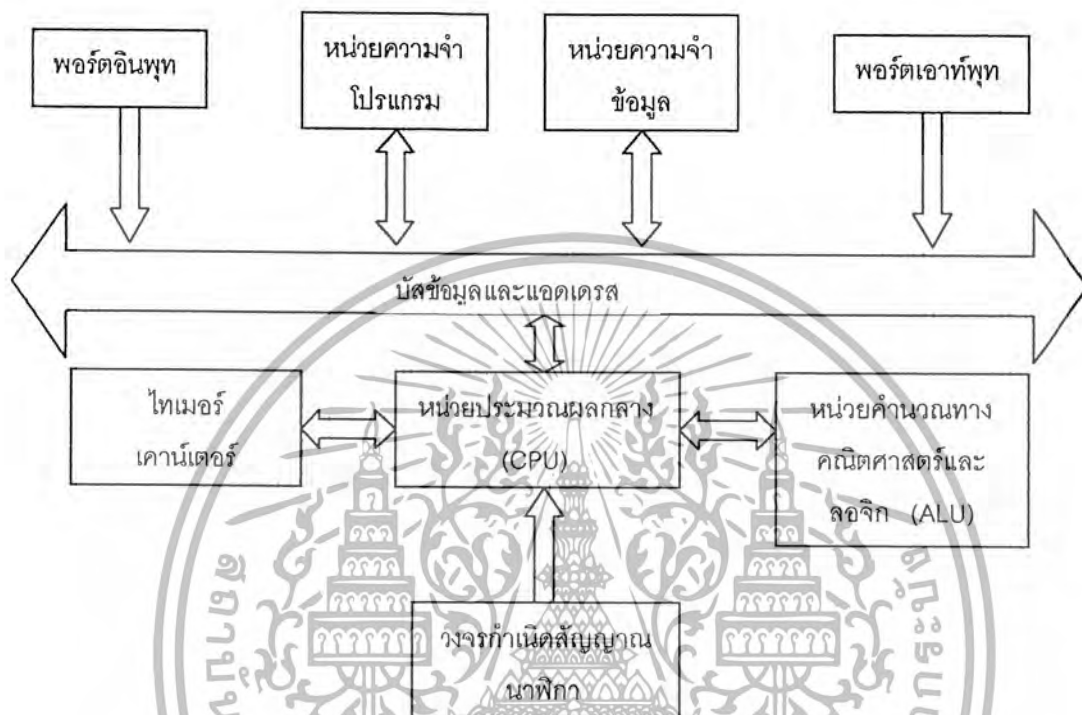
ไมโครคอนโทรลเลอร์ตระกูล MCS-51 มีด้วยกันหลายเบอร์ขึ้นกับโครงสร้างภายในของมัน บางเบอร์จะมีหน่วยความจำภายในเป็นแบบ ROM บางเบอร์เป็นแบบ EPROM บางเบอร์มี RAM ภายใน 128 ไบต์ บางเบอร์มี 256 ไบต์ เป็นต้น ซึ่งรายละเอียดจะศึกษาได้จากคู่มือของมันโดยตรง และลักษณะของเขาดังนี้ จะเหมือนกัน คุณสมบัติที่สำคัญของ MCS-51 มีดังนี้

- มีหน่วยความจำ ROM 4K bytes
- มีหน่วยความจำ RAM 128 bytes
- มีพอร์ท I/O ขนาด 8 บิต 4 พอร์ท
- มี Timer 16 บิต 2 ตัว
- สามารถอินเทอร์รัพท์ได้ 5 แหล่ง
- มีวงจรออสซิลเลเตอร์และวงจรมหาพีคาบนชิพ
- มีพอร์ทอนุกรมที่สามารถรับส่งข้อมูลแบบ Full Duplex 8 ความเร็วสูง
- อ้าหน่วยความจำโปรแกรมภายนอกได้ 64 K
- อ้าหน่วยความจำข้อมูลภายนอกได้ 64 K
- สามารถประมวลผลทีละบิตได้
- สามารถอ้าหน่วยความจำแบบบิตได้ 210 ตำแหน่ง
- หนึ่งวัฏจักรคำสั่งกินเวลาประมาณ 1 ไมโครวินาทีขณะทำงานด้วย Clock 12 MHz

ตัวอย่างไมโครคอนโทรลเลอร์ตระกูล MCS-51 และลักษณะต่าง ๆ สามารถ แสดงได้ในตารางที่ 2.1 และสำหรับ โค้ดแอสเซมบลี โครงสร้างภายในแสดงในรูปที่ ตารางที่ 2.1 แสดงไมโครโปรเซสเซอร์ตระกูล MCS-51 เบอร์ต่าง ๆ

เบอร์	หน่วยความจำโปรแกรมบนชิพ	หน่วยความจำข้อมูลบนชิพ	Timer
8051	4K ROM	128 bytes	2
8031	-	128 byte	2
8751	4K EPROM	128 byte	2
8052	8K ROM	256 byte	3
8032	-	256 byte	3
8752	8K EPROM	256 byte	3

เบอร์หน่วยความจำโปรแกรมบนชิพหน่วยความจำข้อมูลบลจิทIMERS80514K ROM128 bytes28031-128 bytes287514AK EPROM128 bytes280528K ROM256 bytes38032-256 bytes387528K EPROM256 bytes3

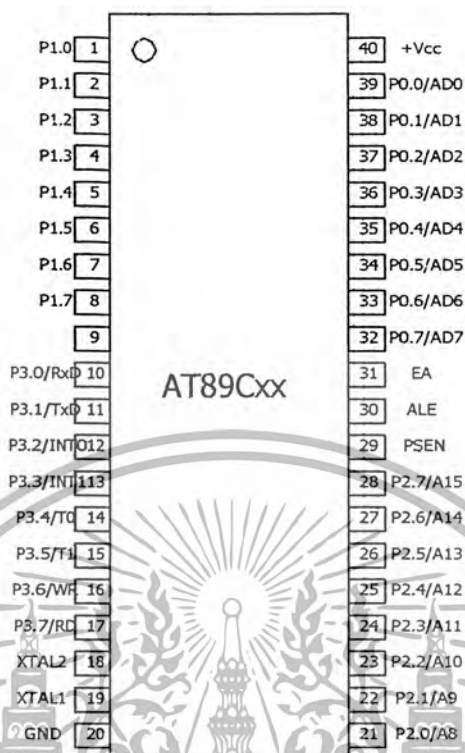


รูปที่ 2.9.1 แสดง โครงสร้างภายในของ MCS-51

#### การจัดขั้วลักษณะภายนอกของ MCS-51

รูปที่ 2.8.5 แสดงการจัดขาตามลักษณะภายนอกของ MCS-51 ซึ่งจะมีการแบ่งกลุ่มการจัดขาตามสถาปัตยกรรมของ MCS-51 อยู่ 4 กลุ่มคือ

1. กลุ่มขารับแหล่งจ่ายไฟฟ้า และระบบสัญญาณนาฬิกา
2. กลุ่มขาแอดเดรสและข้อมูล
3. กลุ่มขาควบคุม
4. กลุ่มขาพอร์ตแบบขนานและอนุกรม



รูปที่ 2.9.2 แสดงการจัดขาตามลักษณะภายนอกของชิพ MCS-51

#### - หน่วยศูนย์กลางประมวลผลหรือซีพียู

ซีพียูเป็นมันสมองของระบบไมโครคอมพิวเตอร์การอ่านโปรแกรม และทำงานตามคำสั่งโปรแกรมจะกระทำที่ส่วนนี้โดยการใช้ส่วนคณิตศาสตร์ และตรรกศาสตร์ทำงานร่วมกับรีจิสเตอร์ A,B,PSW(Program Status Word) , SP( Stack Pointer ) ตัวนับโปรแกรม (PC:Program counter) ขนาด 16 บิต และตัวชี้ตำแหน่งข้อมูล (DPTR:Data Pointer) ส่วนคณิตศาสตร์และตรรกศาสตร์ (ALU: Arithmetic Logic Unit) ALU นี้ทำงานในฟังก์ชันทางคณิตศาสตร์ และตรรกศาสตร์ด้วยตัวแปรต่าง ๆ ขนาด 8 บิต ที่มีลักษณะการทำงานทางคณิตศาสตร์เป็น บวก ลบ คูณ หาร รวมทั้งทางตรรกศาสตร์เช่น AND OR XOR รวมทั้งการเลื่อน และวนรอบบิต การเคลียร์ค่า และกลับค่า ( Complement) เป็นต้น

สิ่งสำคัญในการทำงานทางสถาปัตยกรรมของ MCS-51 คือความสามารถในการทำงานสำหรับข้อมูลขนาด 8 บิต และ 1 บิต การใช้งานระดับในการเซตเคลียร์ หรือกลับค่าการเคลื่อนย้าย

การทดสอบ และใช้ในการคำนวณทางตรรกขนาด 1 บิต ความสามารถเช่นนี้เหมาะสำหรับใช้ใน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

งานควบคุมขอสัญญาณเข้า และออกที่มีการคิดและออกแบบทางตรรกด้วยพีชคณิต Boolean ซึ่งโดยปกติทำได้ลำบากสำหรับไมโครโปรเซสเซอร์ทั่วไป งานในลักษณะเช่นนี้จึงได้ชื่ออีกอย่างหนึ่งว่า ตัวประมวลผลบูลีน( Boolean Porcessor)

#### - โครงสร้างพอร์ตและการทำงาน

ในตัว MCS-51 มีพอร์ต 4 พอร์ต และทั้งสี่พอร์ตเป็นแบบสองทิศทาง แต่ละพอร์ตจะประกอบด้วยเลขที่ PO ถึง P3 ของ SFR จะมีตัวจับเอาต์พุตและบัฟเฟอร์อินพุต ตัวจับเอาต์พุตของพอร์ต 0 และ 2 และบัฟเฟอร์อินพุตของพอร์ต 0 จะใช้งานสำหรับการเข้าถึงหน่วยความจำภายนอก ในการใช้งานลักษณะนี้เอาต์พุตพอร์ต 0 จะทำหน้าที่เป็นตัวกำหนดไบต์ค่าของแอดเดรสหน่วยความจำภายนอก โดยที่ค่าแอดเดรส และค่าข้อมูลจะถูกมัลติเพล็กซ์ด้วยช่วงจังหวะการแฟลชและการอ่านหรือเขียนข้อมูล ส่วนเอาต์พุต 2 จะทำหน้าที่เป็นตัวกำหนดสปีดสูงของแอดเดรส ในการเข้าถึงหน่วยความจำภายนอกบางขาของตัวจับเอาต์พุต และบัฟเฟอร์อินพุตของขา 1.0,1.1 และพอร์ต 3 ทั้งหมดสามารถนำไปใช้งานเป็นแบบหลายฟังก์ชันได้ดังนี้

ขาพอร์ต	การใช้งานตามฟังก์ชัน
P1.0	T2(Timer/Counter2 สัญญาณอินพุตจากภายนอก)
P1.1	T2RST(Timer/Counter2 สัญญาณอินพุตการรีเซ็ตภายนอก)
P3.0	RxD (พอร์ตรับข้อมูลอนุกรม)
P3.1	TxD (พอร์ตส่งข้อมูลอนุกรม)
P3.2	INT 0 (การใช้อินเตอร์รัพภายนอกตัวที่ 1)
P3.3	INT 1 (การใช้อินเตอร์รัพภายนอกตัวที่ 2)
P3.4	T0 (Timer/Counter 0 สัญญาณอินพุตภายนอก)
P3.5	T1 (Timer/Counter 1 สัญญาณอินพุตภายนอก)
P3.6	WR (สโตรบการเขียนหน่วยความจำภายนอก)
P3.7	RD (สโตรบการอ่านหน่วยความจำภายนอก)

ตัวจับเอาต์พุตเลขที่ในการที่ใช้ทำงานตามตารางบน จะต้องเริ่มโปรแกรมด้วยการเซตค่า "1" เก็บในเลขที่ก่อน

#### - การเข้าถึงของหน่วยความจำภายนอก

ลักษณะการเข้าถึงของหน่วยความจำภายนอกมี 2 แบบ คือ การเข้าถึงหน่วยความจำโปรแกรมภายนอก กับของหน่วยความจำข้อมูลภายนอก การเข้าถึงของหน่วยความจำโปรแกรมภายนอกจะใช้สัญญาณ PSEN (Program Store Enable) แยกที่พ้ต่ำเป็นสโตรบควบคุมการอ่าน และการเข้าถึงของหน่วยความจำข้อมูลภายนอก จะใช้ขา RD หรือ WR แยกที่พ้ต่ำเป็นสัญญาณสโตรบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รบกวนหน่วยความจำการแพชโปรแกรมภายนอกจะใช้ขาแอดเดรส 16 บิตเสมอ ส่วนการเข้าถึงของหน่วยความจำข้อมูลสามารถใช้กำหนดเลขที่อยู่ได้ทั้ง 16 บิต แอดเดรส

เมื่อไรที่ใช้ 16 บิต แอดเดรสไบต์สูงของค่าแอดเดรสจะส่งออกที่พอร์ต 2 และจะคงสถานะค่านั่นตลอดในช่วงไซเคิลการอ่านและเขียน ระหว่างช่วงเวลานี้ ตัวเลขของพอร์ต 2 ใน SFR จะไม่ต้องประกอบด้วยค่า "1" และค่าข้อมูลใน SFR ของพอร์ตจะยังคงค่าเดิมที่ขาพอร์ต 2 ตลอดช่วงไซเคิลการใช้ความจำภายนอก ซึ่งมีลักษณะนี้จะเป็นการใช้งานด้านของหน่วยความจำ

ในกรณีใช้แอดเดรสไบต์ต่ำเป็นช่วงเวลามัลติเพลกซ์กับข้อมูลของพอร์ต 0 ขาสัญญาณแอดเดรส/ข้อมูล จะขับ FET ทั้ง 2 ตัวในพอร์ต 0 เป็นบัฟเฟอร์ส่งออก ดังนั้นในการใช้งานพอร์ต 0 จะไม่มีการรับกระแสเข้า จึงไม่จำเป็นต้องพูลอัพ จากภายนอก สัญญาณ ALE: Address Latch Enable ก็จะใช้เป็นขาควบคุมรับไบต์แอดเดรสเก็บไว้ภายนอก ซึ่งค่าแอดเดรสจะคงที่ในช่วงขอบขาของ ALE ดังนั้นในไซเคิลการเขียนออกไปที่พอร์ต 0 ก่อนที่ WR จะแอกทีฟต่ำ ส่วนไซเคิลการอ่านข้อมูลจะรับเข้ามาที่พอร์ต 0 ก่อน



## บทที่ 3

### การออกแบบและการสร้าง

#### 3.1 วงจรภาคจ่ายไฟกระแสตรง

วงจรภาคจ่ายไฟกระแสตรงจะมีการรักษาระดับแรงดันให้คงที่ และที่ออกแบบจะใช้ไอซีแบบ 3 ขาที่ประกอบด้วยขาอินพุท เอาท์พุท และขากราวด์ ซึ่งตัวเลขที่บอกเบอร์ไอซีเป็นค่านอกขนาดของแรงดันเอาท์พุท เบอร์ที่ให้แรงดันไฟบวก 78xx และแบบที่ให้แรงดันไฟลบ 79xx ดังนี้

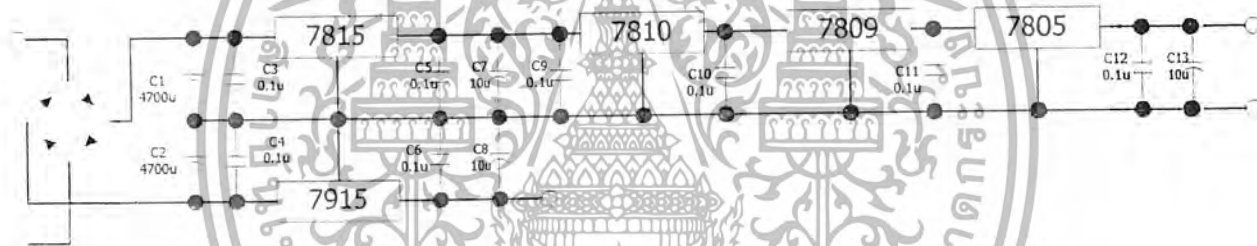
เบอร์ 7815 แรงดันเอาท์พุท +15V

เบอร์ 7915 แรงดันเอาท์พุท -15V

เบอร์ 7810 แรงดันเอาท์พุท +10V

เบอร์ 7809 แรงดันเอาท์พุท +9V

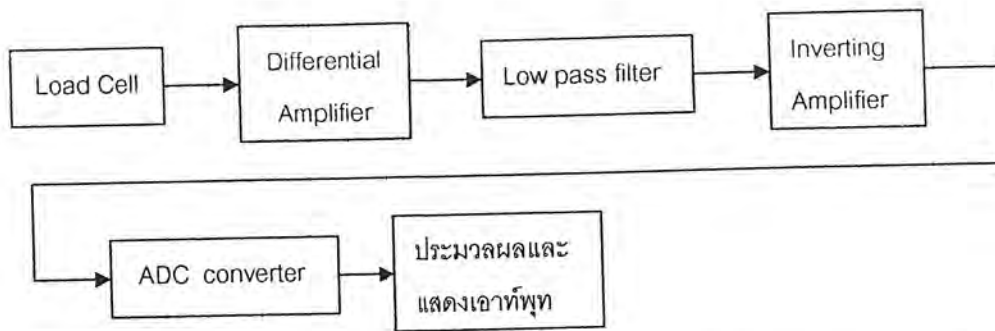
เบอร์ 7805 แรงดันเอาท์พุท +5V



รูปที่ 3.1 แสดงวงจรภาคจ่ายไฟ

#### 3.2 หลักการของเครื่องซึ่งนำหน้านักแสดงผลดิจิทัล

จากบล็อกไดอะแกรมในรูปที่ 3.2 เมื่อมีวัตถุตกลงบนโหนดเซลล์จะทำให้สเตรนเกจที่ต่อแบบบริดจ์ภายในโหนดเซลล์มีค่าความต้านทานเปลี่ยนแปลงไปตามน้ำหนักของวัตถุที่กด ซึ่งจะ ทำให้แรงดันเอาท์พุทเปลี่ยนแปลงตามไปด้วย โดยปกติแรงดันเอาท์พุทที่ออกมาจะมีค่าน้อยมาก เมื่อผ่านวงจรขยายความแตกต่าง (differential amplifier) ทำให้มีแรงดันสูงขึ้น ผ่านวงจรกรองความถี่ต่ำผ่าน (Low Pass Filter) เพื่อทำหน้าที่ลดสัญญาณรบกวนและผ่านวงจรขยายแบบ Inverting Amplifier เพื่อปรับระดับแรงดันให้ได้ 0-5V นำแรงดันเอาท์พุทที่ได้ไปแปลงเป็นสัญญาณดิจิทัลด้วยวงจร A/D นำสัญญาณที่ไปประมวลด้วยไมโครคอนโทรลเลอร์และแสดงผลด้วย LCD



รูปที่ 3.2 บล็อกไดอะแกรมการทำงานของเครื่องชั่งน้ำหนักแสดงผลดิจิทัล

### 3.3 โหลดเซลล์ (Load cell)

ในงานส่วนของโครงงานนี้จะประยุกต์การชั่งน้ำหนักสำหรับบุคคลในทำยื่น ดังนั้นจึงเลือกใช้โหลดเซลล์ชนิด Single Point เป็นอุปกรณ์สำหรับการใช้ในการแปลงค่าน้ำหนักมาเป็นค่าแรงดันทางไฟฟ้า นั่นคือ โครงสร้างภายในเป็นแบบบริดจ์ ใช้การจ่ายแรงดันไฟตรง 10 โวลต์ ที่ขา S+ และ S- ต่อลงกราวด์ของวงจรจากนั้นจะได้แรงดันเอาต์พุตที่โหลดเซลล์ที่ขา E+ และ E- มาใช้ขยายต่อไป

### 3.4 วงจร ขยายความแตกต่าง

เนื่องจากโหลดเซลล์ให้เอาต์พุตในลักษณะ differential จึงใช้วงจรขยายความแตกต่าง ขยายสัญญาณนอกจากนี้ วงจรขยายความแตกต่างมีความสามารถในการขยายสัญญาณความแตกต่างที่มีขนาดเล็กได้ ดีประอบกับวงจรมีความสะดวกในการใช้งาน ดังนั้น สัญญาณที่ได้จากโหลดเซลล์ที่ E+ และ E- นั้นจะต้องถูกนำมาต่อให้เข้ากับขา inverting และขา noninverting ของออปแอมป์เพื่อนำไปขยายสัญญาณจากรูปวงจรจะสังเกตพบว่าที่ความต้านทานที่อินพุตทั้งสอง นั้นมีค่าไม่เท่ากัน เพื่อจุดประสงค์ในการปรับค่า ( Calibrate ) ค่าของแรงดันที่เกิดขึ้นในขณะที่ไม่มีการชั่งให้คงที่มีค่าเป็น 0 ซึ่งเกิดจากน้ำหนักของแพลทาไอร์แลนด์

โดยในวงจรได้ทำการขยายสัญญาณให้มีอัตราขยาย 170 เท่า ที่ความต้านทาน  $R_f$  มีค่า 60 กิโลโอห์ม และค่าความต้านทาน  $R_i$  มีค่า 36 โอห์ม เมื่อคิดรวมกับค่าความต้านทานภายในโหลดเซลล์

### 3.5 วงจร Low Pass Filter

การนำส่วนของวงจร Low pass มาใช้ ในการกำจัดสัญญาณรบกวนที่เกิดขึ้นภายในวงจร โดยเฉพาะที่สัญญาณรบกวนขนาดความถี่ 50 Hz ที่ได้รับมาจากแหล่งจ่าย ภายในวงจรประกอบด้วย RC ต่อในลักษณะ 2<sup>nd</sup> order ซึ่งมีความถี่คutoff ประมาณ 0.5 Hz แรงดันที่ได้จากเอาต์พุตจะมีค่าเท่าเดิม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.6 วงจร Inverting Amplifier

เป็นส่วนสุดท้ายก่อน จะส่งให้วงจรแปลงสัญญาณอนาล็อกเป็นดิจิทัล สาเหตุที่ใช้วงจรมี เนื่องจากแรงดันที่ได้รับมามีการขยายในช่วงลบจึงทำการแปลงและขยายสัญญาณในช่วง 0- 5 V โดยแรงดันที่อินพุตนั้นมีขนาดมากกว่า 5 V ด้วยคั้งนั้นวงจรจะทำการลดทอนขนาดของสัญญาณลง ที่อัตราขยายประมาณ 7 เท่า ของสัญญาณเดิม โดยสัญญาณที่ได้รับนี้จะส่งไปยัง Channel 0 ของ วงจร สัญญาณอนาล็อกเป็นดิจิทัล

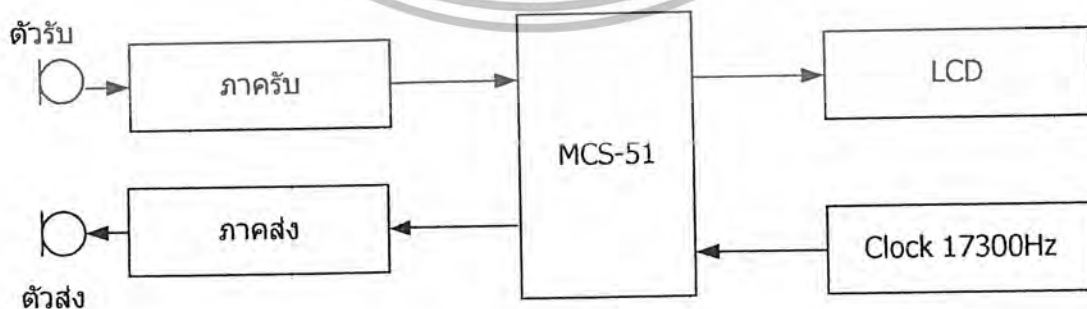
### 3.7 สัญญาณอนาล็อกเป็นดิจิทัล

เมื่อได้รับสัญญาณจากวงจร inverting amplifier ซึ่งเป็นสัญญาณอนาล็อก ซึ่งจะมีค่าแรงดัน Input 0-5V แล้วจะทำการแปลงเป็นสัญญาณดิจิทัลเพื่อนำไปประมวลผลเป็นน้ำหนักจริง โดยวงจรมีจะใช้ ไอซี LTC1298

### 3.8 หลักการของเครื่องวัดส่วนสูง

เนื่องจากเสียง คลื่นอัลตราโซนิก หรือคลื่นอื่นๆ เดินทางไปในอากาศด้วยความเร็วคงที่ และสามารถรู้ค่าความเร็วได้ ดังนั้นช่วงเวลาในการเดินทางจากเครื่องส่ง ไปยังวัตถุและสะท้อนกลับมา สามารถนำมาใช้ในการคำนวณระยะทางได้ เมื่อเครื่องเริ่มส่งแถบคลื่นอัลตราโซนิกออกไป MCS-51 ก็จะเริ่มนับพัลส์ซึ่งมีความถี่เท่ากับตัวเลขความเร็วของเสียงเป็นเช่นเดิมต่อวินาที เมื่อได้รับสัญญาณสะท้อนกลับ MCS-51 จะหยุดนับ ดังนั้นค่าที่นับได้จากวงจรจึงเป็นระยะทางที่สัญญาณเดินทางทั้งหมดซึ่งเป็นค่า 2 เท่าของระยะทางระหว่างวัตถุกับเครื่องส่ง ดังนั้นเพื่อให้ได้ค่าระยะทางที่ถูกต้องจึงต้องหารด้วยสอง

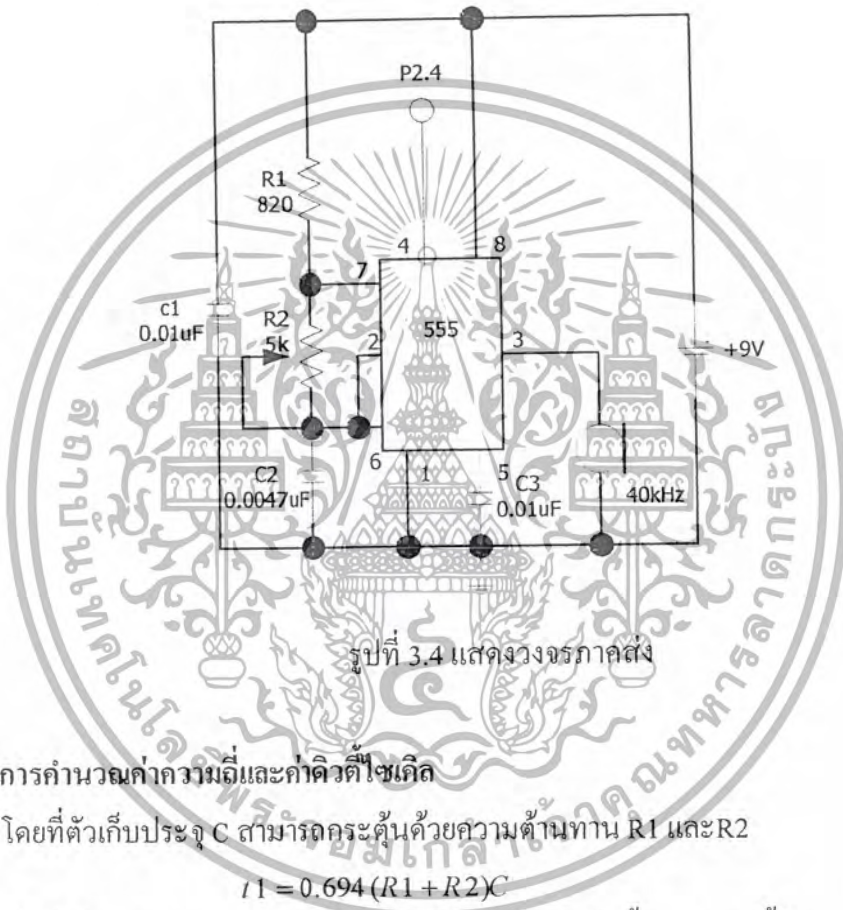
เครื่องวัดระยะทางซึ่งประกอบด้วยวงจรถ่ายทอดความถี่ 17300Hz, ภาครับ 40kHz, ภาครับ และไมโครคอนโทรลเลอร์ MCS-51 ที่สามารถแสดงค่าที่นับได้ ซึ่งจะทำงานเมื่อเริ่มส่งชุดพัลส์ และหยุดทำงานด้วยสัญญาณที่ได้จากภาครับ



รูปที่ 3.3บล็อกไดอะแกรมของการวัดส่วนสูง

### 3.8.1 วงจรขับอัลตราโซนิคทรานสดิวเซอร์

วงจรภาคส่งจะใช้ไอซี 555 มาต่อเป็นวงจรอะอสเตเบิลแม็ลติไวเบรเตอร์ ซึ่งให้สัญญาณพัลส์ออกมาป้อนให้ทรานสดิวเซอร์ตัวส่งความถี่ 40kHz ซึ่งต่อเป็นโหลดที่ขาเอาท์พุทของไอซี วงจรภาคส่งจะส่งคลื่นอัลตราโซนิคออกมาเมื่อได้รับสัญญาณส่งจากไมโครคอนโทรลเลอร์ ค่า R2 มีไว้เพื่อปรับแต่งความถี่ของการออสซิเลทของวงจรให้เท่ากับความถี่เรโซแนนซ์ของตัวส่งที่ใช้ เพื่อให้ได้กำลังเสียงส่งออกสูงสุด ซึ่งสามารถวัดได้โดยการปรับค่า R2 จนกระทั่งกระแสที่วงจรดึงไปจากแหล่งจ่ายไฟมีค่าสูงสุด



รูปที่ 3.4 แสดงวงจรภาคส่ง

การคำนวณค่าความถี่และค่าคิวตี้ไซเคิล

โดยที่ตัวเก็บประจุ C สามารถกระตุ้นด้วยความต้านทาน R1 และ R2

$$t_1 = 0.694 (R_1 + R_2)C \quad 3.1$$

เมื่อถึงช่วงเวลาคายประจุ C จะคายประจุผ่าน R2 ดังนั้นช่วงเวลานี้คือ

$$t_2 = 0.694 R_2 C \quad 3.2$$

ดังนั้นคาบเวลาเอาท์พุทพัลส์คือ

$$T = t_1 + t_2 = 0.694 (R_1 + 2R_2)C \quad 3.3$$

$$f = \frac{1}{T} = \frac{1.44}{(R_1 + 2R_2)C} \quad 3.4$$

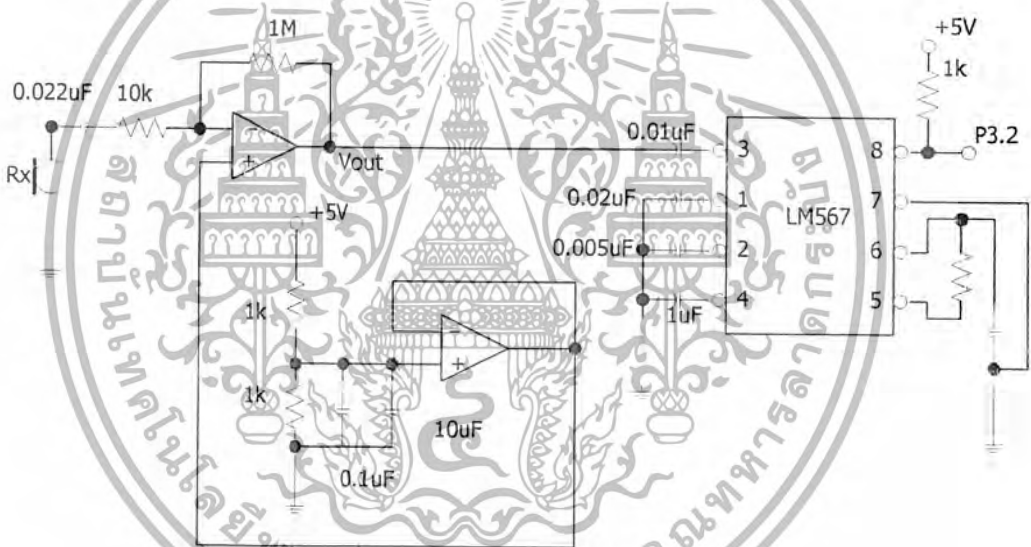
ค่าคิวตี้ไซเคิลคือ

$$D = \frac{t_1}{T} = \frac{R_1 + R_2}{R_1 + 2R_2} \times 100\% \quad 3.5$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.8.2 วงจรภาครับคลื่นอัลตราโซนิก

เมื่อสัญญาณส่งออกมาจากตัวส่งและสะท้อนกับวัตถุกลับมายังตัวรับ แต่สัญญาณที่สะท้อนกลับมา มีระดับแอมพลิจูดต่ำมาก จึงต้องมีการขยายสัญญาณเอาท์พุทด้วยวงจขยายสัญญาณป้อนกลับแบบลบ (Inverting Amplifier) และวงจร Buffer ซึ่งจะมีวงจร Tone Decoder ทำหน้าที่กำหนดพัลส์ที่ระดับสัญญาณลอจิกให้กับ MCS-51 คือ ในขณะที่ไม่มีสัญญาณเอาท์พุทจากภาคส่งมายังอัล-ตราโซนิกตัวรับ สัญญาณเอาท์พุทที่วงจร Tone Decoder จะมีสถานะเป็น High(+5V) แต่เมื่อมีสัญญาณเอาท์พุทจากภาคส่งมายังอัลตราโซนิกตัวรับแล้ว สัญญาณเอาท์พุทที่วงจร Tone Decoder จะมีสถานะเป็น Low (0V) ซึ่งถ้าสัญญาณน้อยกว่า 0.1V จะเสมือนว่าไม่มีการส่งสัญญาณจากอัล-ตราโซนิกที่ภาคส่งจนกว่าจะมีระดับสัญญาณสูงกว่า 0.1V เท่านั้น สัญญาณเอาท์พุทที่ได้จึงจะมีสถานะ Low(0V) ซึ่งก็คือเป็นการบอกให้ MCS-51 ทราบว่าขณะนี้ต้องหยุดนับและนำค่าที่ได้ไปประมวลผลและแสดงเป็นค่าความสูงต่อไป



รูปที่ 3.5 แสดงวงจรภาครับ

การออกแบบวิธีการคำนวณค่าความถี่เอาท์พุทแสดงได้ดังนี้

$$f_o = \frac{1}{1.1R1C1}$$

3.6

### 3.8.3 วงจรกำเนิดความถี่ 17.3kHz

วงจรถ่ายความถี่ 17.3kHz เป็นส่วนที่ส่งสัญญาณ clock ให้กับ MCS-51 ซึ่งใช้ไอซี 555 จะทำการเปลี่ยนค่าความต้านทานปรับได้คือ R2 จนได้ความถี่ 17.3kHz โดยใช้ความเร็วเสียงในอากาศเท่ากับ 346 เมตรต่อวินาที ที่อุณหภูมิ 25C หรือเป็นการกำเนิดสัญญาณพัลส์ที่มีความถี่เท่ากับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตัวเลขความเร็วเสียงในอากาศเป็นเซนติเมตรต่อวินาที ซึ่งระยะทางที่ตัวส่งคลื่นจนสะท้อนกลับมาถึงตัวรับจะเป็นระยะทาง 2 เท่าของระยะทางจริง ดังนั้นระยะทางที่ถูกต้องจึงหารด้วย 2 ดังนี้  
จะยกตัวอย่างการวัดระยะทางห่าง 173 เซนติเมตร ซึ่งเป็นค่าสมมติที่ง่ายในการคำนวณ

$$\frac{34600(\text{cm / sec})}{2} = 17300(\text{cm / sec}) \quad 3.7$$

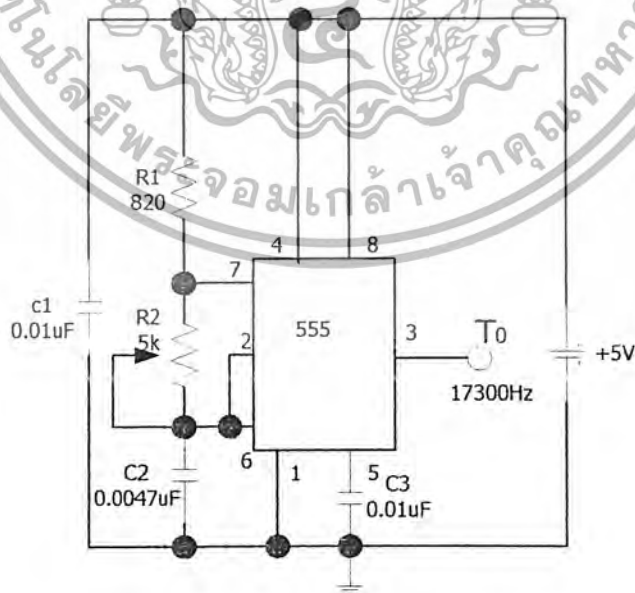
ระยะเวลาที่คลื่นออกตัวจากตัวส่งออกไปและรับกลับมาก็จะเป็นเวลาเท่ากับ

$$\frac{2 \times 173}{34600} = 10 \text{ millisecond}$$

ซึ่งก็คือคลื่นจะถูกส่งและสะท้อนมายังตัวรับ ซึ่งเป็นเวลา 10 มิลลิวินาที MCS-51 จึงได้รับสัญญาณหยุดนับ สัญญาณนาฬิกาความถี่ 17300 Hz นี้จึงผ่านเข้า MCS-51 ได้เป็นเวลา 10 มิลลิวินาทีด้วย ทำให้ MCS-51 นับสัญญาณนาฬิกาได้เท่ากับ

$$17300 \times \frac{10}{1000} = 173 \text{ AU}$$

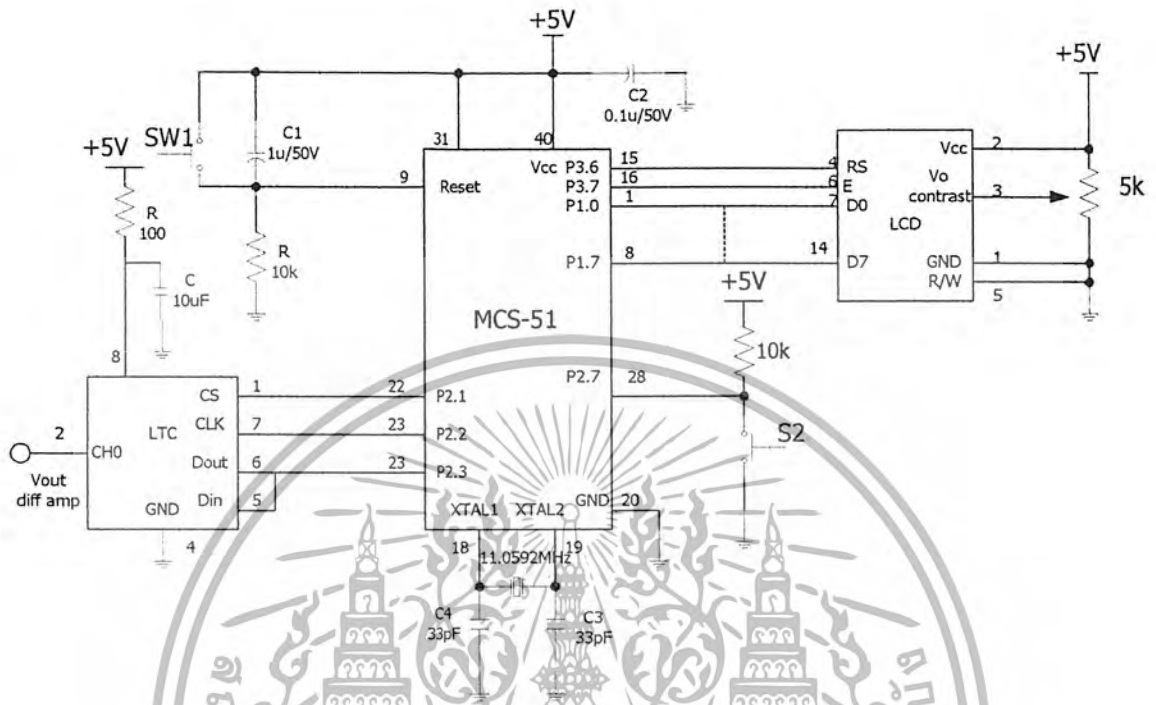
หรือเป็นระยะความสูง 173 เซนติเมตรนั่นเอง



รูปที่ 3.6 แสดงวงจรกำเนิดความถี่ 17.3kHz

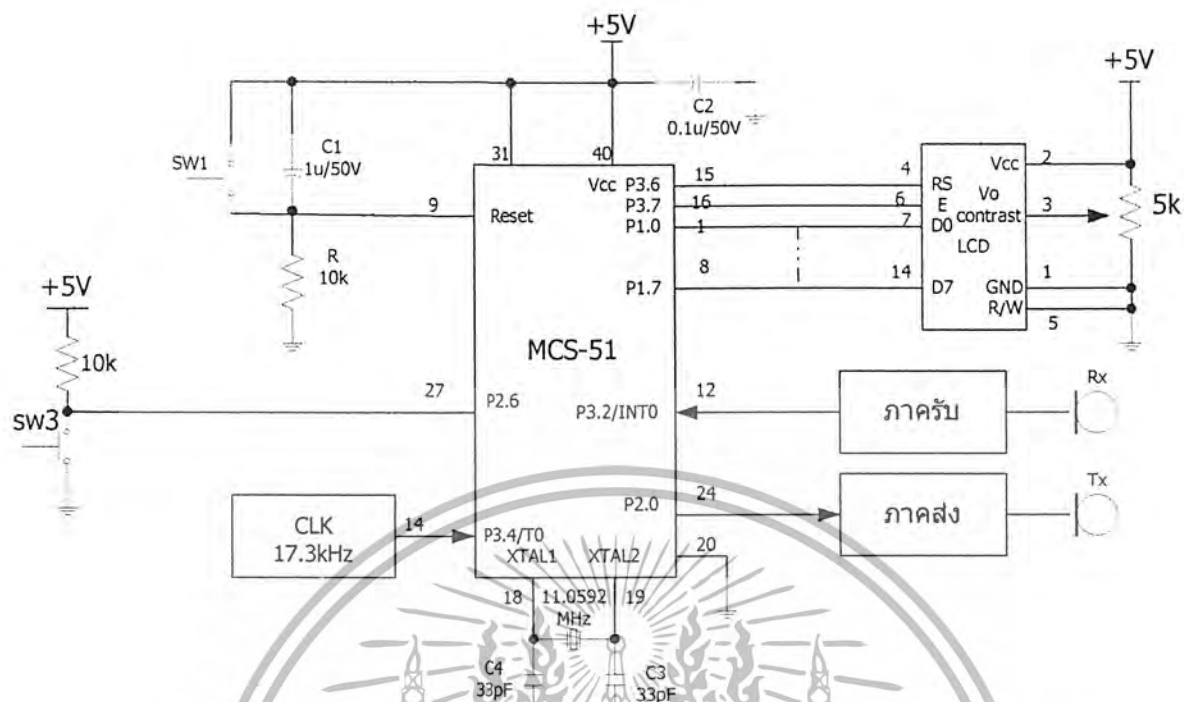
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

### 3.9 ส่วนประมวลผล



รูปที่ 3.7 การเชื่อมต่อพอร์ทของ MCS-51 เพื่อใช้งานกับวงจรชั่งน้ำหนัก

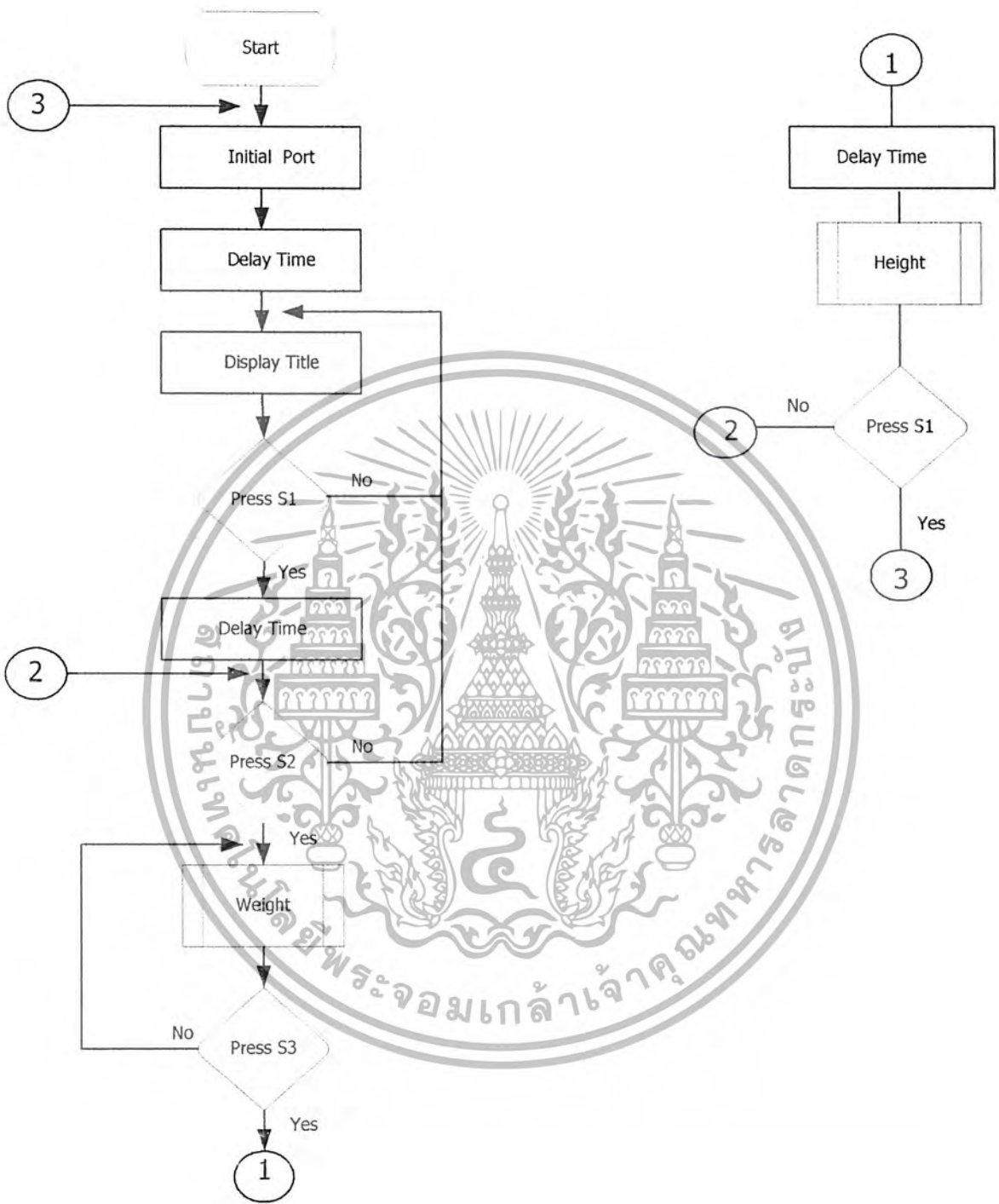
วงจรชั่งน้ำหนักนั้นถูกต่อเชื่อมกับ LTC เพื่อป้อนข้อมูลน้ำหนักเลขฐาน 16 ให้กับ MCS-51 เพื่อคำนวณเป็นค่าน้ำหนักแสดงผลที่ LCD โดยที่ค่าข้อมูลนาฬิกาที่ป้อนให้กับ LTC ได้มาจาก วงจร Differential Amplifier เพื่อแปลงเป็นข้อมูลดิจิทัล ซึ่งขา Data in/out ของ LTC จะต่อกับ พอร์ท P2.3 ของ MCS-51 เพื่อส่งข้อมูล ส่วนสวิทช์ S2 ต่อเข้ากับพอร์ท P2.7 เพื่อเป็นสวิทช์คอด โทโรลการแสดงค่าน้ำหนัก และใช้พอร์ท P1 เชื่อมต่อกับ LCD เพื่อแสดงผล



รูปที่ 3.8 การเชื่อมต่อพอร์ทของ MCS-51 เพื่อใช้งานกับวงจรวัดส่วนสูง

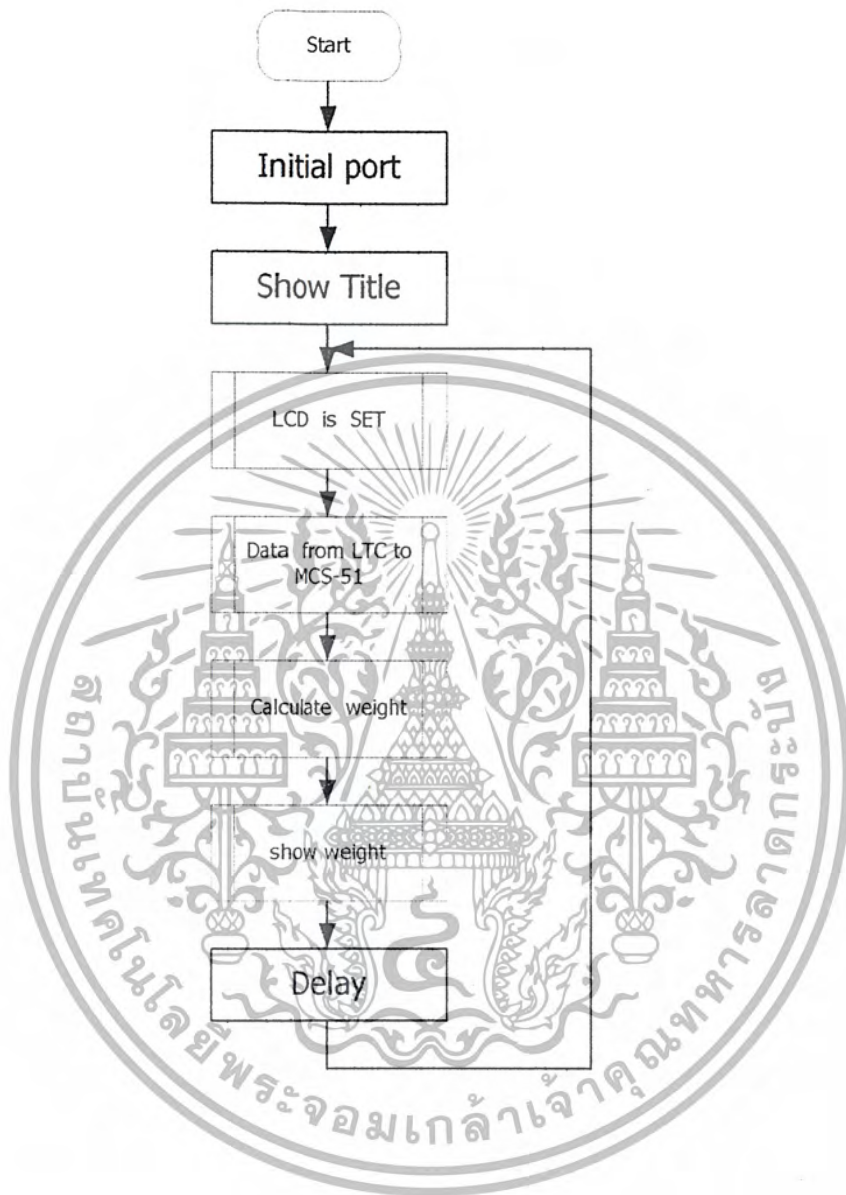
วงจรวัดส่วนสูงจะเชื่อมต่อพอร์ท P3.4 หรือขา Timer 0 เพื่อป้อนสัญญาณนาฬิกาให้ MCS-51 นับความถี่ ที่พอร์ท P2.0 เป็นพอร์ทเอาต์พุตส่งสัญญาณคอลโทรลยกับอัลตราโซนิก 40kHz และที่พอร์ท P3.2 เป็นพอร์ท External interrupt คอลโทรลให้ counter หรือ MCS-51 หยุดนับ ซึ่งจะได้รับสัญญาณมาจากภาครับคลื่นอัลตราโซนิก โดยที่การทำงานทั้งหมดถูกควบคุมโดยการกดสวิตช์ S3 แล้วใช้พอร์ท P1 เชื่อมต่อกับ LCD เพื่อการแสดงผลต่อไป

- Flowchart โปรแกรมหลัก



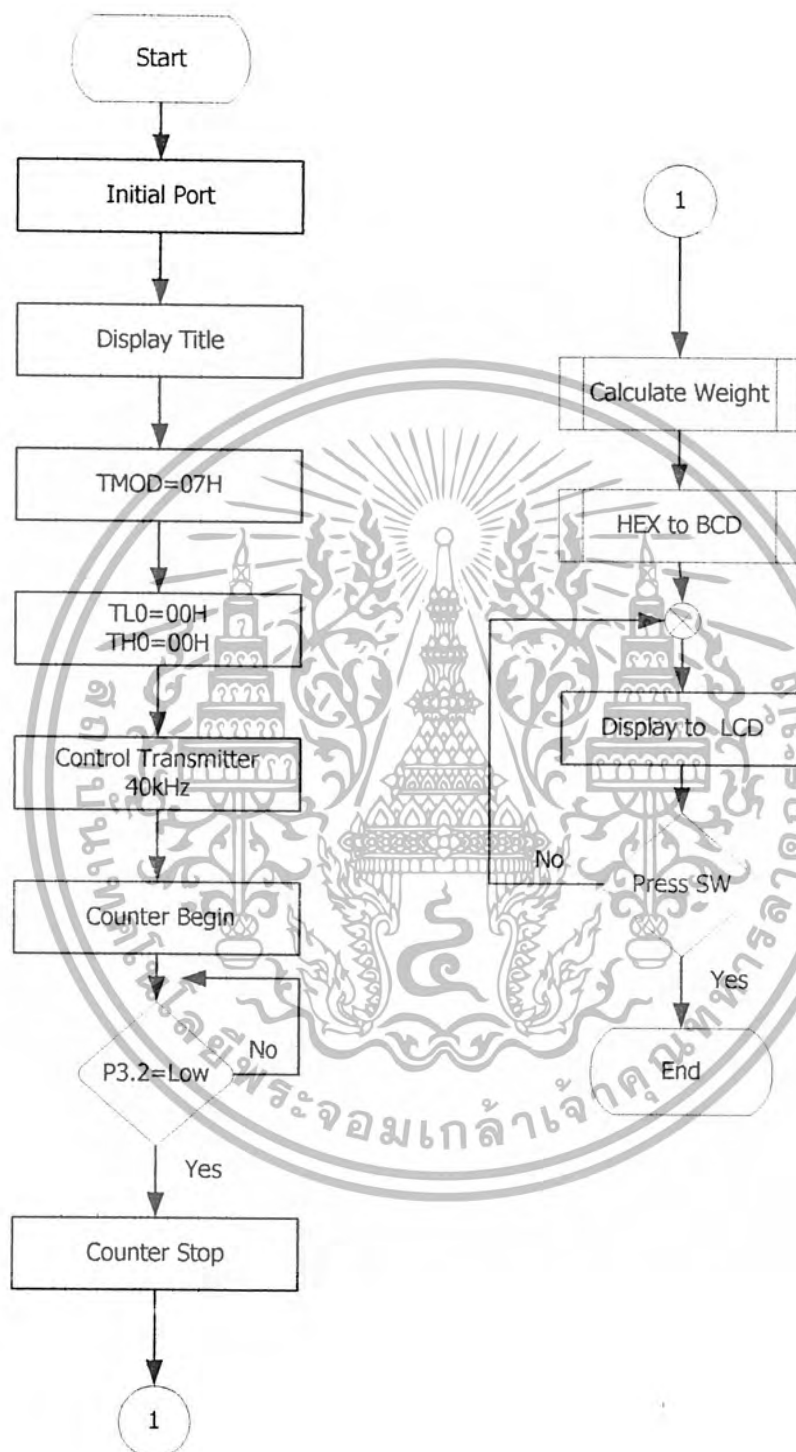
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Flowchart โปรแกรมย่อยการชั่งน้ำหนัก



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- Flowchart โปรแกรมย่อยการวัดส่วนสูง



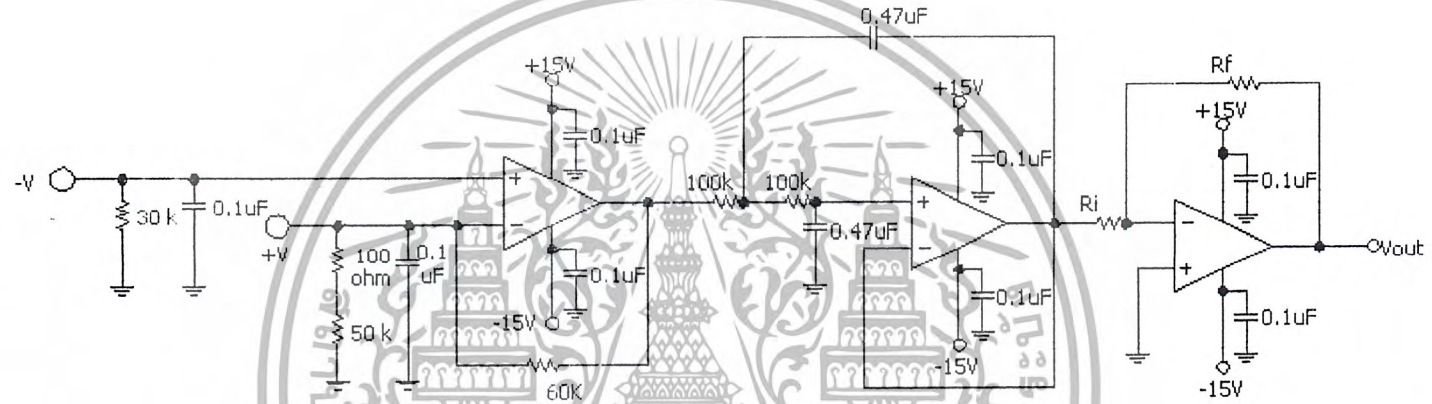
- โปรแกรมย่อยการแปลงเลขฐาน 16 เป็นรหัส BCD

- โปรแกรมย่อยการคำนวณความสูง

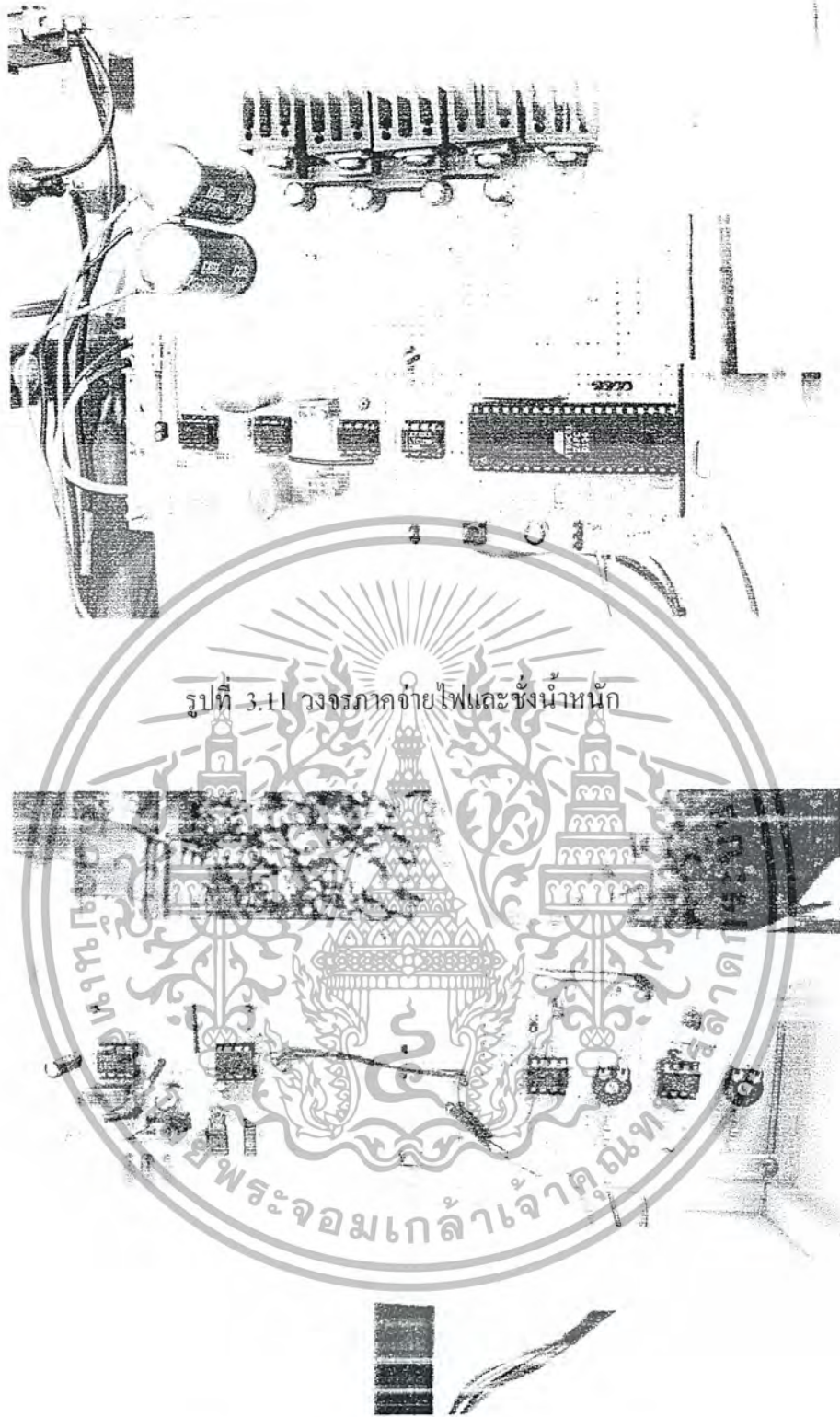


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



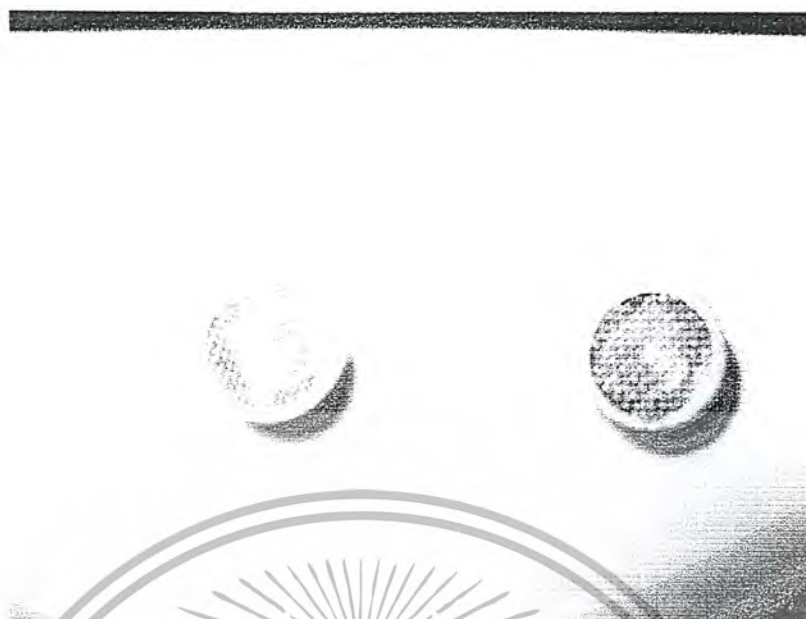


รูปที่ 3.10 แสดงวงจรเครื่องชั่งน้ำหนัก

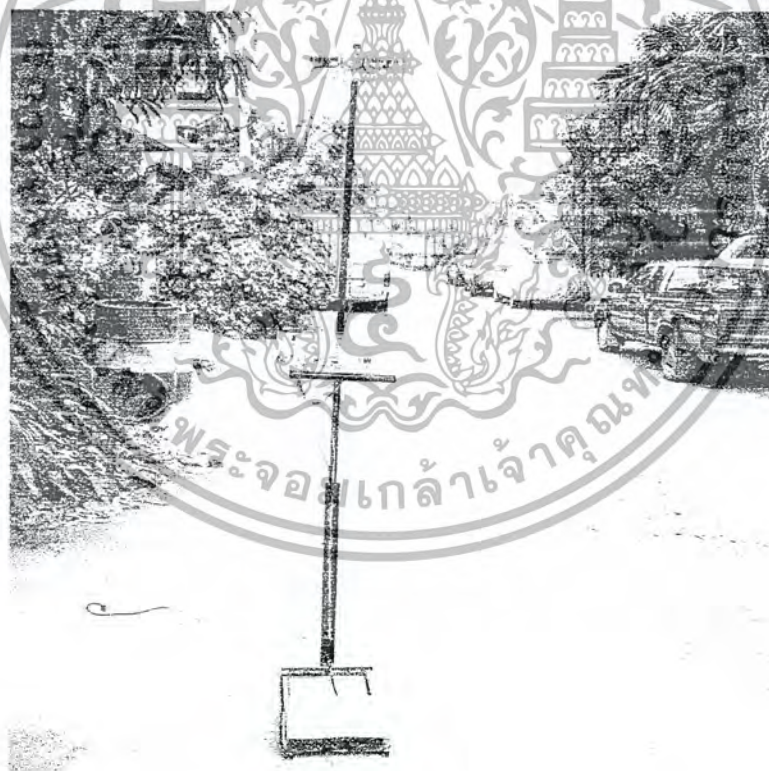


รูปที่ 3.12 วงจรภาครับและขยายอัตราไซนิก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.13 ตัวรับ-ส่งคลื่นอัลตราโซนิก



รูปที่ 3.14 เครื่องชั่งน้ำหนักและวัดส่วนสูงแสดงผลคิจิตอด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 4

### การทดลองและผลการทดลอง

#### 4.1 เครื่องชั่งน้ำหนัก

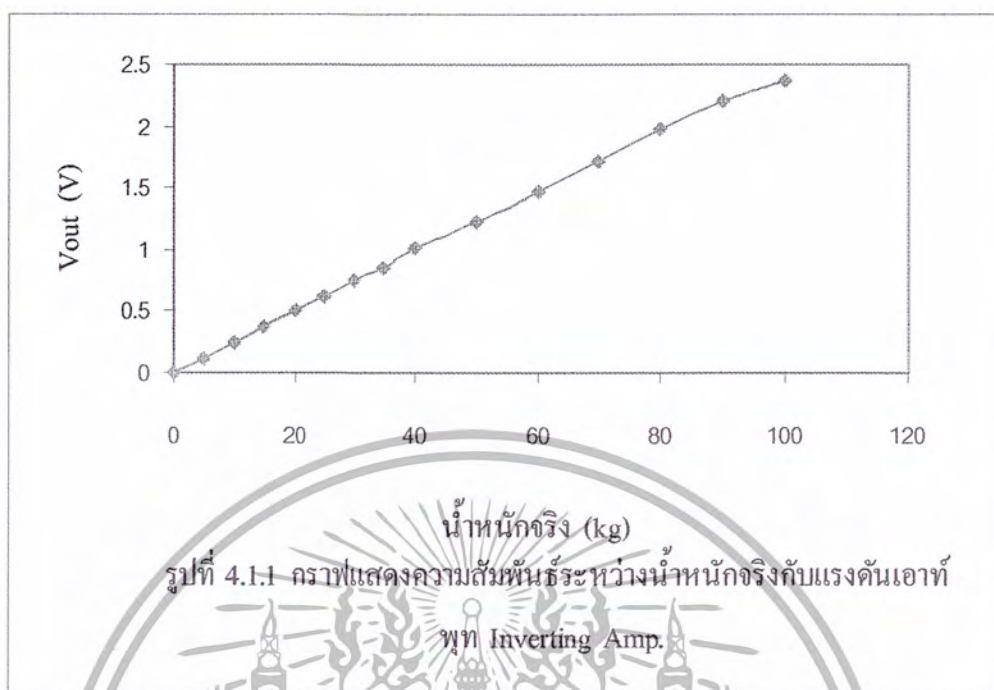
จะใช้น้ำหนักมาตรฐานในการทดสอบ โดยทดลองวัดแรงดันก่อนเข้าวงจรแปลงสัญญาณ อนุบาลอกเป็นดิจิทัลเพื่อแสดงให้เห็นว่าวงจรทำงานได้ปกติและมีลักษณะสมบัติตรงตามที่ได้ ออกแบบไว้ จากนั้นจะเปรียบเทียบผลที่ได้จากการวัดกับค่าน้ำหนักมาตรฐานเพื่อตรวจความ คลาดเคลื่อนตลอดย่านของการใช้งาน

##### 4.1.1 แรงดันเอาต์พุตที่ภาคขยาย

ตารางที่ 4.1.1 ผลการวัดเอาต์พุตที่ภาคขยาย Inv. Amp

น้ำหนักที่ชั่ง ( Kg. )	แรงดันเอาต์พุตที่ Inv. Amp (V)
0	0.2m
5	109.4m
10	246.3m
15	374.0m
20	0.503
25	0.619
30	0.750
35	0.852
40	1.013
50	1.230
60	1.466
70	1.720
80	1.978
90	2.210
100	2.375

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



#### 4.1.2 ผลการชั่งน้ำหนักเทียบกับน้ำหนักมาตรฐาน

##### ตารางที่ 4.1.2 เปรียบเทียบผลการวัดกับน้ำหนักมาตรฐาน

น้ำหนักที่ชั่ง ( Kg. )	ค่าที่อ่านได้จาก LCD ( Kg. )	ค่าความคลาดเคลื่อน ( % )
0	0	0
5	4.6	8
10	9.8	2
15	15.1	-0.667
20	20.3	-1.5
25	25.1	-0.4
30	30.3	-1
35	34.8	0.571
40	40.1	-0.25
50	50.3	-0.6
60	59.8	0.333
70	70.6	-0.857

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

น้ำหนักที่ชั่ง ( Kg. )	ค่าที่อ่านได้จาก LCD ( Kg. )	ค่าความคลาดเคลื่อน ( % )
80	80.7	-0.875
90	90.4	-0.444
100	99.5	0.5



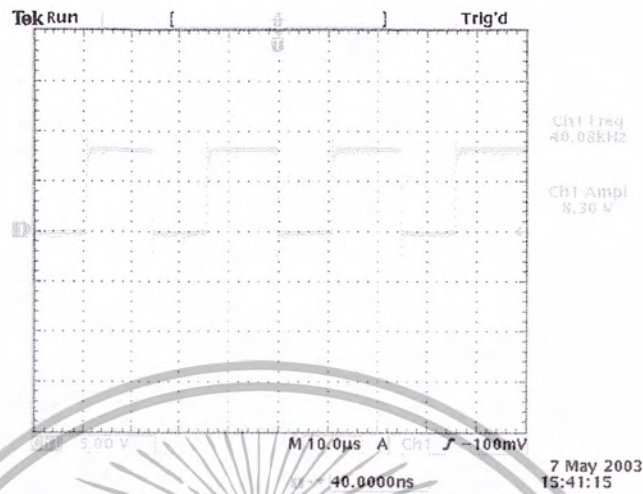
รูปที่ 4.1.2 กราฟแสดงความสัมพันธ์ระหว่างน้ำหนักจริงกับน้ำหนักที่ชั่งได้

#### 4.2 เครื่องวัดส่วนสูง

การทดลองเป็นการวัดรูปคลื่นและความถี่ซึ่งเป็นพารามิเตอร์ที่กำหนดความแม่นยำของการวัด โดยใช้ Oscilloscope ที่ใช้ในการทดสอบคือ Textronix รุ่น TDS 3012 และได้ทดสอบความแม่นยำของการวัด โดยเทียบกับการวัดแบบสเกล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.1.1 รูปคลื่น ความถี่ และขนาดจากวงจรกำเนิดความถี่ 40kHz



รูปที่ 4.2.1 สัญญาณเอาต์พุตจากวงจรกำเนิดความถี่ 40kHz

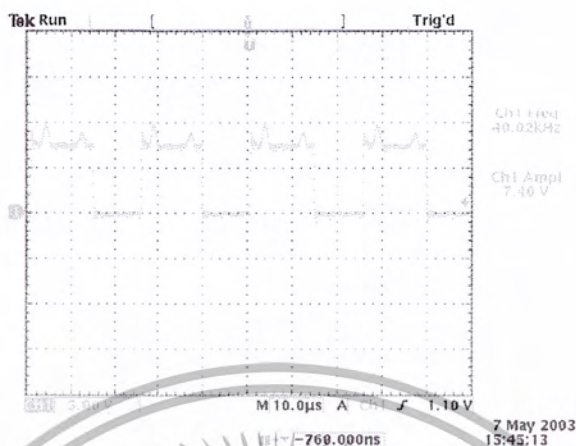
#### 4.1.2 รูปคลื่น ความถี่ และขนาดจากวงจรกำเนิดความถี่ 17.3kHz



รูปที่ 4.2.2 สัญญาณเอาต์พุตจากวงจรกำเนิดความถี่ 17.3kHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.1.3 รูปคลื่น ความถี่ และขนาดที่อัลตราโซนิกตัวส่ง ( Tx )



รูปที่ 4.2.3 แสดงผลการวัดสัญญาณที่อัลตราโซนิกตัวส่ง ( Tx )

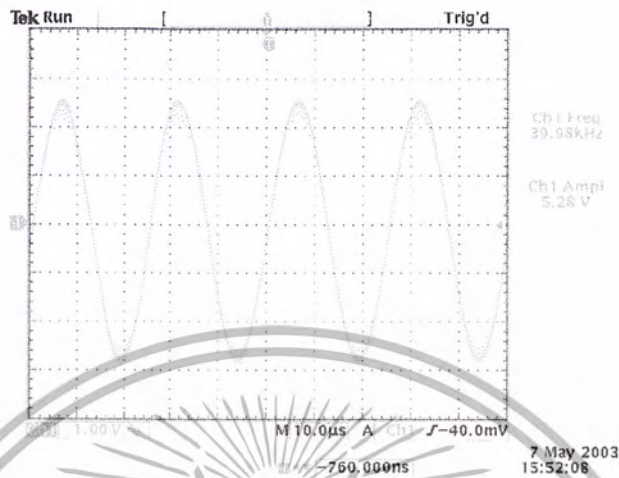
#### 4.1.4 รูปคลื่น ความถี่ และขนาดที่อัลตราโซนิกตัวรับ ( Rx )



รูปที่ 4.2.4 แสดงผลการวัดสัญญาณที่อัลตราโซนิกตัวรับ ( Rx )

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

#### 4.1.5 รูปคลื่น ความถี่ และขนาดที่ภาคขยายของภาครีบ



รูปที่ 4.2.5 แสดงผลการวัดสัญญาณที่ภาคขยายของภาครีบ

#### 4.2.6 ผลการวัดถ่วงสูง

ตารางที่ 4.2.1 ผลการวัดค่าส่วนสูงเปรียบเทียบกับค่าส่วนสูงที่วัดได้จากสเกลมาตรฐาน

ส่วนสูงมาตรฐาน(cm.)	ส่วนสูงที่วัดได้(cm.)	ค่าผิดพลาด(%)
193	193	0
190	191	-0.526
185	186	-0.541
180	182	-1.111
175	178	-1.714
170	172	-1.176
165	167	-1.212
160	161	-0.625
155	156	-0.645
150	149	0.667
145	147	-1.379
140	141	-0.714
135	138	-2.222

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนสูงมาตรฐาน(cm.)	ส่วนสูงที่วัดได้(cm.)	ค่าผิดพลาด(%)
130	132	-1.538
125	127	-1.6
120	120	0
115	115	0
110	110	0



.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บทที่ 5

### สรุปและแนวทางในการพัฒนา

#### 5.1 สรุป

วัตถุประสงค์ของการทำโครงการเครื่องชั่งน้ำหนักและวัดส่วนสูงแสดงผลแบบดิจิทัล นี้เพื่อแก้ปัญหาความคลาดเคลื่อนของการอ่านสเกลของเครื่องวัดอนาล็อกแบบเดิม และเพิ่มความสะดวกในการวัด โดยการรวมเครื่องชั่งน้ำหนักและวัดส่วนสูงเข้าด้วยกัน การวัดน้ำหนักใช้เกจความเครียดแบบบริดจ์เป็นเซนเซอร์และใช้อัลตราโซนิกในการวัดความสูง ของวัตถุจากเฟลคฟอรัมของเครื่องชั่ง การออกแบบสร้างเริ่มจากการกำหนดลักษณะเฉพาะของเครื่องชั่งน้ำหนักและวัดส่วนสูง ศึกษาและเลือกอุปกรณ์ที่จะนำมาใช้ ทดลองสร้างและทดสอบจนได้เครื่องชั่งน้ำหนักและวัดส่วนสูงแสดงผลแบบดิจิทัล ที่มีลักษณะเฉพาะดังนี้

##### 1. ส่วนชั่งน้ำหนัก

- ใช้เกจความเครียดแบบบริดจ์เป็นเซนเซอร์ มีวงจรถวลีกรอนิกส์ปรับแต่งสัญญาณก่อนแปลงเป็นรหัสดิจิทัลเลขฐาน 16 และใช้ไมโครคอนโทรลเลอร์ MCS-51 จำนวนและแปลงให้เป็นเลขฐานสิบซึ่งเป็นค่าน้ำหนักจริงของผู้วัดแสดงผลบน LCD
- สามารถชั่งน้ำหนักได้ที่ค่าน้ำหนักสูงสุด 150 กิโลกรัมและมีความละเอียดทศนิยม 1 ตำแหน่งและความคลาดเคลื่อนเฉลี่ยตลอดย่านไม่เกินกว่าร้อยละ 8

##### 2. ส่วนวัดความสูง

- ใช้การวัดเวลาในการรับส่ง (time of flight) คลื่นอัลตราโซนิกความถี่ 40kHz จากหัวส่งไปยังวัตถุและเวลาที่ให้สะท้อนกลับไปยังหัวรับ แปลงกลับเป็นระยะทางโดยการนับพัลส์ความถี่ 17.3kHz โดยไมโครคอนโทรลเลอร์ MCS-51 แสดงผลบน LCD
- สามารถวัดความสูงได้ 110-194 ซม. แสดงผลเป็นเลขจำนวนเต็ม และความคลาดเคลื่อนเฉลี่ยตลอดย่านไม่เกินกว่าร้อยละ 2.22

#### 5.2 แนวทางในการพัฒนา

- เพื่อพัฒนาระบบการวัดที่สามารถวัดระดับความอ้วนของร่างกายที่สมบูรณ์ได้ ซึ่งจากข้อกำหนดของคณะกรรมการอาหารและยาจะใช้ค่า Body Mass Index ในการวัดระดับความอ้วนของร่างกายได้

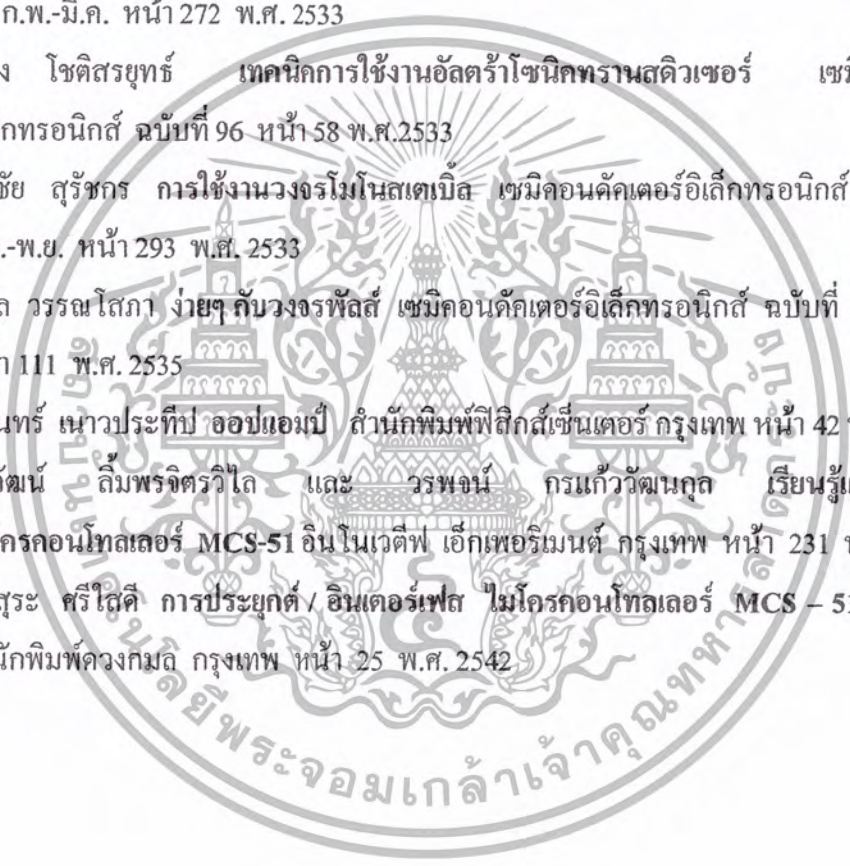
- เพื่อเพิ่มประสิทธิภาพของเครื่องมือวัดให้มีความละเอียดและแม่นยำยิ่งขึ้น ควรมีการปรับปรุงส่วนประมวลผลให้ทำการคำนวณและแสดงผลค่าที่วัดได้มีค่าผิดพลาดน้อยที่สุด รวมถึงขั้นตอนการปรับเทียบ
- การปรับปรุงรูปแบบการแสดงผลให้มีฟังก์ชันการใช้งานได้มากขึ้นเช่น การแสดงระดับความอ้วนที่สามารถระบุเพศชาย หญิง ในส่วนวัดความสูงสามารถบอกระดับความสูงมาตรฐานของแต่ละวัยได้ เป็นต้น
- สามารถเพิ่มเติมการวัดระดับไขมันโดยใช้การวัดอิมพีแดนซ์ของร่างกายส่วนบนหรือล่าง
- วัดอุณหภูมิเฉลี่ยของร่างกายโดยใช้อินฟราเรดเพื่อใช้ในการตรวจร่างกายเบื้องต้น
- เพิ่มเติมส่วนอินเตอร์เฟซกับ ไมโครคอมพิวเตอร์ เพื่อเชื่อมต่อกับฐานข้อมูล ทางการแพทย์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## บรรณานุกรม

1. ชลิตา คูหาเรือง และ สุเทพ ลิขิตานันทพงษ์ เครื่องซังน้ำหนักและวัดระดับไขมันร่างกาย  
แสดงผลดิจิทัล ปริญญาพันธภาควิชาอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ สถาบัน  
เทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง กรุงเทพฯ พ.ศ. 2544
2. ชัยวัฒน์ นุณปยุตต์ การใช้งานไอซี 555 เซมิคอนดักเตอร์อิเล็กทรอนิกส์ ฉบับที่ 96 ต.ค.-พ.ย.  
หน้า 250 พ.ศ. 2533
3. เปรมจิต วิสุทธีศิริ LCD สถาปัตยกรรมจอแสดงผล เซมิคอนดักเตอร์อิเล็กทรอนิกส์ ฉบับที่  
98 ก.พ.-มี.ค. หน้า 272 พ.ศ. 2533
4. ทนง โชติสรยุทธ์ เทคนิคการใช้งานอัลตราโซนิคทรานสดิวเซอร์ เซมิคอนดักเตอร์  
อิเล็กทรอนิกส์ ฉบับที่ 96 หน้า 58 พ.ศ. 2533
5. พรชัย สุรัชกร การใช้งานวงจรมอนอสเตเบิล เซมิคอนดักเตอร์อิเล็กทรอนิกส์ ฉบับที่ xxx  
ต.ค.-พ.ย. หน้า 293 พ.ศ. 2533
6. กมล วรรณโสภา ง่ายๆ กับวงจรพัลส์ เซมิคอนดักเตอร์อิเล็กทรอนิกส์ ฉบับที่ 116 ต.ค.-พ.ย.  
หน้า 111 พ.ศ. 2535
7. นรินทร์ เหนาวประทีป ออปแอมป์ สำนักพิมพ์ฟิสิกส์เซ็นเตอร์ กรุงเทพฯ หน้า 42 พ.ศ. 2540
8. ชัยวัฒน์ ลิมพรจิตรวิไล และ วรพจน์ กรแก้ววัฒนกุล เรียนรู้และปฏิบัติการ  
ไมโครคอนโทรลเลอร์ MCS-51 อินโนเวตีฟ เอ็กเพอริเมนต์ กรุงเทพฯ หน้า 231 พ.ศ. 2542
9. วันสุระ ศรีไธสี การประยุกต์ / อินเตอร์เฟส ไมโครคอนโทรลเลอร์ MCS-51 ภาคปฏิบัติ  
สำนักพิมพ์ดวงกมล กรุงเทพฯ หน้า 25 พ.ศ. 2542





ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## ➤ คู่มือการใช้งาน

### ➤ ฟังก์ชันการทำงาน

- ปุ่มเปิด/ปิด เมื่อต้องการใช้งานเครื่องต้องกดปุ่มเปิด/ปิดที่อยู่ด้านหลังของเครื่อง
- ปุ่มรีเซ็ต เมื่อผู้วัดต้องการเริ่มใช้งานเครื่อง ให้กดปุ่มนี้เป็นอันดับแรกหลังจากที่กดปุ่มเปิดเครื่องแล้ว ซึ่งปุ่มนี้จะอยู่ด้านบนสุดของปุ่มฟังก์ชันการทำงาน
- ปุ่มแสดงผลน้ำหนัก เมื่อกดปุ่มนี้แล้วหน้าจอ LCD จะแสดงผล WEIGHT=000.0Kg ค้างไว้จนกว่าจะมีน้ำหนักมากเท่ากับที่สเตรนเกจ จึงจะมีค่าน้ำหนักแสดงออกมาที่หน้าจอ ซึ่งปุ่มนี้จะอยู่ตรงกลางของปุ่มฟังก์ชันการทำงานบนเครื่องแสดงผล
- ปุ่มแสดงผลส่วนสูง เมื่อต้องการแสดงผลส่วนสูงของผู้วัด โดยที่เมื่อกดปุ่มแล้วที่หน้าจอจะแสดง HEIGHT = cm. ตามค่าส่วนสูงจริงของผู้วัดซึ่งรายละเอียดการใช้งานจะกล่าวในการใช้งานเครื่องต่อไป
- จุดส่งสัญญาณอัลตราโซนิกและจุดยืนชั่งน้ำหนัก  
จุดส่งสัญญาณอัลตราโซนิกจะอยู่เหนือศีรษะของผู้วัด หรืออยู่ตรงกับตำแหน่งที่ใช้กำหนดเป็นจุดยืนของผู้วัด เพื่อจุดประสงค์เมื่อเริ่มงานเครื่องวัดส่วนสูงจะเกิดการส่งสัญญาณของอัลตราโซนิกส่งมากระทบศีรษะของผู้วัดพอดี  
จุดที่ผู้วัดยืนนั้นเป็นส่วนเครื่องชั่งน้ำหนัก ซึ่งติดตั้งที่พื้นด้านล่างของเครื่องวัด และผู้วัดสามารถอ่านค่าการวัดจากจอแสดงผลได้สะดวก ส่วนของฟังก์ชันการใช้งานหรือปุ่มการทำงานต่างๆ นั้น ได้แสดงดังรูปในบทที่ 3

### ➤ การใช้งานเครื่องชั่งน้ำหนักและวัดส่วนสูงแสดงผลดิจิทัล

- ผู้วัดยืนตรงตำแหน่งที่กำหนดบนเครื่องชั่งน้ำหนัก ที่อยู่ด้านล่าง และทำการกดปุ่มเปิดเครื่องจากนั้นกดปุ่มรีเซ็ตเป็นอันดับแรกเพื่อเตรียมความพร้อมให้เครื่องรับฟังก์ชันการทำงานจากผู้วัด โดยที่หน้าจอจะแสดงข้อความ KMITL PROJECT ค้างไว้
- ผู้วัดกดปุ่มเลือกฟังก์ชันการทำงานชั่งน้ำหนักหรือวัดส่วนสูง ถ้าเลือกปุ่มชั่งน้ำหนัก เมื่อผู้วัดกดปุ่มแล้ว ให้ยืนนิ่งๆ เพื่อรออ่านค่าน้ำหนักที่จะแสดงผล
- ผู้วัดเลือกฟังก์ชันการวัดส่วนสูง ให้ผู้วัดยืนตัวตรง แล้วกดปุ่มการวัดส่วนสูงที่อยู่ล่างสุด เครื่องจะแสดงผลค่าส่วนสูงออกมาที่หน้าจอแสดงผล หากผู้วัดต้องการเริ่มการใช้งานใหม่ให้กดปุ่มรีเซ็ตอีกครั้งหนึ่งแล้วเริ่มตามขั้นตอนดังได้กล่าวมาแล้วข้างต้น

ข้อควรระวัง ควรติดตั้งเครื่องวัดฯบนพื้นเรียบ ไม่มีสิ่งกีดขวางระหว่าง วัตถุและหัววัด อัลตราโซนิก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ ผ 1. แสดงตัวอย่างการใช้งานเมื่อมองจากด้านหลัง



รูปที่ ผ 2 แสดงตัวอย่างการใช้งานเมื่อมองจากด้านข้าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

: โปรแกรมเครื่องซ้่านำหนักและวัดส่วนสูง

```
CS EQU P2.1 ; Chip select
CLK EQU P2.2 ; Clock
DIO EQU P2.3 ; data in & data out
```

```
SIG0 EQU 20H
SIG1 EQU 21H
SIG2 EQU 22H
SIG3 EQU 23H
```

```
HIBYTE_CAL EQU 24H
```

```
LOWBYTE_CAL EQU 25H
```

```
LTC_HIBYTE EQU 26H
```

```
LTC_LOWBYTE EQU 27H
```

```
FRAC_DIV2 EQU 28H
```

```
RS_LCD EQU P3.7
```

```
EN_LCD EQU P3.6
```

```
T0_PIN BIT P3.4
```

```
LCD_ADDR EQU 030H
```

```
LCD_DATA EQU 031H
```

```
ORG 0000H
```

```
JMP MAIN
```

```
ORG 0003H
```

```
LJMP INTO_S
```

```
MAIN: CLR EA
```

```
SETB EN_LCD ; Initial LCD
```

```
LCALL DELAY_DIS ; Initial Delay
```

```
LCALL SET_LCD ; Initial LCD
```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV      DPTR,#TITLE_1      ; Show KMITL PROJECT
LCALL    WRITE_LINELCD
LCALL    DELAY_1s

WAIT_1:  JB      P2.7,WAIT_1  ; Wait SW Weight
         LCALL   WEIGHT      ; Call to Program for Weight
         LJMP   WAIT_1

```

```

;*****
;      Program for Weight
;*****

```

```

WEIGHT:  NOP                ; No operation
         LCALL   CLR_LCD
         MOV     DPTR,#TITLE_2 ; Show WEIGHT
         LCALL   WRITE_LINELCD
         LCALL   DELAY_ST

```

```

DIS_PLAY: MOV     A,#8
         LCALL   GOTO_LCD
         LCALL   ETC
         LCALL   CALCULATE
         LCALL   SHOW_WEIGHT
         LCALL   DELAY_100ms

         JB      P2.6,DIS_PLAY ; Wait SW Height
         LCALL   HEIGHT      ; Call to Program for Height
         RET

```

```

;*****
;      Program for Calculate kg.
;*****

```

```

CALCULATE: MOV     A,LTC_HIBYTE

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV     B,#2
DIV     AB
MOV     HIBYTE_CAL,A
MOV     A,B
ANL     A,#0FH
SWAP    A
ORL     A,LTC_LOWBYTE
MOV     B,#2
DIV     AB
MOV     FRAC_DIV2,B
MOV     LOWBYTE_CAL,A

```

CONVERSE:

```

MOV     A,HIBYTE_CAL
ANL     A,#0F0H
CJNE   A,#00H,CAL1

```

CAL\_16BIT:

```

MOV     A,HIBYTE_CAL
ANL     A,#0FH
SWAP    A
ORL     A,LOWBYTE_CAL
MOV     B,#10
DIV     AB
MOV     SIG0,B
MOV     B,#10
DIV     AB
MOV     SIG1,B
MOV     SIG2,A
MOV     SIG3,#00H
RET

```

CAL1:

```

MOV     A,HIBYTE_CAL
MOV     B,#10

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DIV      AB
MOV      R0,A
MOV      A,B
ANL      A,#0FH
SWAP     A
ORL      A,LOWBYTE_CAL
MOV      B,#10
DIV      AB
MOV      SIG0,B
MOV      R1,A
MOV      A,R0
ANL      A,#0F0H
CJNE    A,#00H,CAL2
MOV      A,R0
SWAP     A
ORL      A,R1
MOV      B,#10
DIV      AB
MOV      SIG1,B
MOV      B,#10
DIV      AB
MOV      SIG2,B
MOV      SIG3,A
RET

```

```

CAL2:    MOV      A,HIBYTE_CAL
MOV      B,#10
DIV      AB
MOV      R0,A
MOV      A,B
ANL      A,#0FH
SWAP     A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

ORL      A,LOWBYTE_CAL
MOV      B,#10
DIV      AB
MOV      SIG1,B
MOV      R1,A
MOV      A,R0
ORL      A,R1
MOV      B,#10
DIV      AB
MOV      SIG2,B
MOV      SIG3,A
RET

```

```

;*****
;
;   Program for LTC1298
;*****

```

```

;MOV     CHANEL,#11111111B ; CH1
;MOV     CHANEL,#11011111B ; CH0

```

```

LTC:
SETB    CS ; Init CS
CLR     CS ; Start CS
MOV     A,#11011111B ; ch0/ch1
MOV     R2,#04H ; 4 bit input data word

LOOP1:
RLC     A
CLR     CLK ; Clock Low
MOV     DIO,C ; data out
SETB    CLK ; Clock High
DJNZ   R2,LOOP1 ; Loop until 4 bit complete
SETB    DIO ; Define DIO as input
CLR     CLK
MOV     R2,#09H

LOOP2:
MOV     C,DIO

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        RLC          A
        SETB        CLK
        CLR         CLK
        DJNZ        R2,LOOP2
        MOV         LTC_HIBYTE,A
        CLR         A
        MOV         R2,#04H
LOOP3:  MOV         C,DIO
        RLC         A
        SETB        CLK
        CLR         CLK
        DJNZ        R2,LOOP3
        MOV         LTC_LOWBYTE,A
        SETB        CS
        RET
;*****
;      Program for Show Weight
;*****
SHOW_WEIGHT:  MOV         A,SIG3
              LCALL        HEXASC
              LCALL        WR_LCD
              MOV         A,SIG2
              LCALL        HEXASC
              LCALL        WR_LCD
              MOV         A,SIG1
              LCALL        HEXASC
              LCALL        WR_LCD
              MOV         A,#2EH
              ;          LCALL        HEXASC
              LCALL        WR_LCD
              MOV         A,SIG0

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

LCALL    WR_LCD
MOV      A,#' '
LCALL    WR_LCD
MOV      A,#'K'
LCALL    WR_LCD
MOV      A,#'g'
LCALL    WR_LCD
RET

```

```

HEXASC:  PUSH    DPH
          PUSH    DPL
          MOV     DPTR,#HEXASC_TAB
          MOVC   A,@A+DPTR
          POP     DPL
          POP     DPH
          RET

```

```

;*****
; Program for display
;*****

```

```

SET_LCD: CLR     RS_LCD
          MOV     A,#33H      ; Set DL = 1 3-time
          LCALL  WR_LCDC
          MOV     A,#32H      ; Clear DL = 0 1-time
          LCALL  WR_LCDC
          MOV     A,#38H      ; Function set
          LCALL  WR_LCDC      ; DL=0 4Bit,N=1 2Line,F=0 5X7
          LCALL  WR_LCDC      ; Entry display,cursor off,cursor not blink
          MOV     A,#01H      ; Clear display
          LCALL  WR_LCDC      ; Clear display,set DD RAM address=0
          RET

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

WR_LCDC:      CLR      RS_LCD
              MOV      P1,A
              LCALL    CLK_LCD
              RET

```

```

WR_LCD:       SETB    RS_LCD
              MOV      P1,A
              LCALL    CLK_LCD
              RET

```

```

CLK_LCD:      SETB    EN_LCD      ; Enable LCD
              LCALL    BUSY      ; Busy delay time
              CLR      EN_LCD      ; Disable LCD
              RET

```

```

GOTO_LCD:    MOV      DPTR,#POS_DIGIT
              MOVC     A,@A+DPTR
              LCALL    WR_LCDC
              RET

```

```

CLR_LCD:     MOV      A,#01H
              LCALL    WR_LCDC
              RET

```

```

WRITE_LINELCD: MOV      A,#80H      ; WRITE LINE LCD 16 CHAR
              LCALL    WR_LCDC
              LCALL    CHK_CHR
              MOV      A,#0C0H
              LCALL    WR_LCDC
              LCALL    CHK_CHR
              RET

```



```

CHK_CHR:    MOV     R5,#8           ; POSITION
NEXT_CHR:   CLR     A
            MOVC    A,@A+DPTR
            LCALL   WR_LCD
            INC     DPTR
            DJNZ    R5,NEXT_CHR
            RET

```

```

;*****
;      Program for Busy delay time
;*****

```

```

BUSY:       PUSH    07H
            PUSH    06H
            MOV     R6,#05H
BUSY1:      MOV     R7,#0FFH
            DJNZ    R7,$
            DJNZ    R6,BUSY1
            POP     06H
            POP     07H
            RET

```

```

DELAY_DIS:  PUSH    07H
            PUSH    06H
DEL1:       MOV     R6,#0FFH
DEL2:       MOV     R7,#0FFH
            DJNZ    R7,$
            DJNZ    R6,DEL2
            POP     06H
            POP     07H
            RET

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DELAY_ST:    PUSH    07H
             PUSH    06H
             PUSH    05H
             MOV     R5,#6
DEL11:      MOV     R6,#0FFH
DEL21:      MOV     R7,#0FFH
             DJNZ   R7,$
             DJNZ   R6,DEL21
             DJNZ   R5,DEL11
             POP     06H
             POP     07H
             RET

```

\*\*\*\*\*

: Program for Height

\*\*\*\*\*

```

HEIGHT:     NOP
INIT:       MOV     P0,#00000000B
             MOV     P1,#11101111B
             MOV     P2,#11111110B
             MOV     P3,#00011111B
             LCALL  INIT_LCD
             LCALL  LCD_CLR
             MOV    LCD_ADDR,#00H
             LCALL  SET_ADDR_LCD
             MOV    DPTR,#TITLE_3      ; Show HEIGHT
             LCALL  WRLINE_LCD
             MOV    TMOD,#00000111B   ; Set mode Counter
             MOV    IE,#10000001B
             SETB   IT0                ; Select Low Level Triggered

```

```

SETB   EA

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV      TH0,#000H      ; Clear Loop Counter
MOV      TL0,#000H      ; Clear Loop Counter
SETB    P2.0            ; Start Tx
SETB    TR0            ; Start counter 0
JMP     INIT

INT0_S:  CLR      TR0      ; Stop counter 0
         CLR      P2.0     ; Stop Tx
         CLR      ET0

```

```

MOV      LCD_ADDR,#0C1H
ACALL   SET_ADDR_LCD
MOV      LCD_DATA,TL0    ; Get Counter Value
ACALL   HEX1             ; Write to LCD
MOV      LCD_ADDR,#0C5H
LCALL   SET_ADDR_LCD
MOV      DPTR,#TITLE_4   ; Show cm.
LCALL   WRLINE_LCD
ACALL   DELAY_1s
RETI

```

```

HEX1:   PUSH    ACC
         MOV     A,LCD_DATA
         MOV     B,A
         MOV     A,#0C8H      ; A = 194
         SUBB   A,B           ; 194 - counter value
         MOV     B,#100
         DIV    AB
         ADD    A,#030H
         CJNE   A,#030H,HEX2
         MOV     A,#'

```

```

HEX2:   MOV     LCD_DATA,A

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

ACALL    WRCHAR_LCD
MOV      A,B
MOV      B,#10
DIV      AB
ADD      A,#030H
MOV      LCD_DATA,A
ACALL    WRCHAR_LCD
MOV      A,B
ADD      A,#030H
MOV      LCD_DATA,A
ACALL    WRCHAR_LCD
POP      ACC
RET
INIT_LCD: ACALL    DELAY_100ms
          CLR      RS_LCD
          MOV      P1,#00111000B
          ACALL    LCD_CLK
          ACALL    DELAY_10ms
          ACALL    LCD_OFF
          ACALL    LCD_CLR
          MOV      P1,#00000110B
          ACALL    LCD_CLK
          ACALL    LCD_HOME
          RET

```

```

LCD_CLR:  CLR      RS_LCD
          MOV      P1,#00000001B
          ACALL    LCD_CLK
          RET

```

```

LCD_HOME: CLR      RS_LCD

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

MOV      P1,#00000001B
ACALL   LCD_CLK
RET

LCD_OFF: CLR      RS_LCD
MOV      P1,#00001000B
ACALL   LCD_CLK
RET

LCD_CLK: SETB     EN_LCD
ACALL   LCD_DELAY
CLR     EN_LCD
ACALL   LCD_DELAY
RET

LCD_ON:  CLR     RS_LCD
MOV     P1,#00001100B
ACALL   LCD_CLK
RET

SET_ADDR_LCD: CLR     RS_LCD
MOV     A,LCD_ADDR
SETB    ACC,7
MOV     P1,A
ACALL   LCD_CLK
RET

WRCHAR_LCD: SETB    RS_LCD
MOV     P1,LCD_DATA
ACALL   LCD_CLK
ACALL   LCD_ON
RET

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

WRLINE_LCD:    MOV        R0,#0
WRLINE_LCD_1:  SETB     RS_LCD
                CLR      A
                MOVC    A,@A+DPTR
                MOV     PI,A
                ACALL   LCD_CLK
                INC     DPTR
                INC     R0
                CJNE    R0,#20,WRLINE_LCD_1
                ACALL   LCD_ON
                RET

LCD_DELAY:     MOV     R7,#002
LCD_DELAY_1:   MOV     R6,#0E6H
LCD_DELAY_2:   NOP
                NOP
                DJNZ   R6,LCD_DELAY_2
                DJNZ   R7,LCD_DELAY_1
                RET

DELAY_1ms:     MOV     R7,#001
DELAY_1ms_1:   MOV     R6,#0E6H
DELAY_1ms_2:   NOP
                NOP
                DJNZ   R6,DELAY_1ms_2
                DJNZ   R7,DELAY_1ms_1
                RET

DELAY_10ms:    MOV     R7,#010
DELAY_10ms_1:  MOV     R6,#0E6H
DELAY_10ms_2:  NOP
                NOP

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

DJNZ    R6,DELAY_10ms_2
DJNZ    R7,DELAY_10ms_1
RET

```

```

DELAY_100ms:  MOV    R7,#100
DELAY_100ms_1: MOV    R6,#0E6H
DELAY_100ms_2: NOP
NOP
DJNZ    R6,DELAY_100ms_2
DJNZ    R7,DELAY_100ms_1
RET

```

```

DELAY_1s:    MOV    R5,#100
DELAY_1s_1:  ACALL  DELAY_10ms
DJNZ    R5,DELAY_1s_1
RET

```

\*\*\*\*\*  
; Define Constant < Store in Flash EEPROM Program Memory >  
\*\*\*\*\*

```

TITLE_1:    DB    'KMTIL PROJECT'
TITLE_2:    DB    'WEIGHT=' ,00h
TITLE_3:    DB    'HEIGHT='
TITLE_4:    DB    'cm.'
HEXASC_TAB: DB    30H,31H,32H,33H,34H,35H,36H,37H
            DB    38H,39H,41H,42H,43H,44H,45H,46H

            DB    80H,81H,82H,83H,84H,85H,86H,87H
            DB    0C0H,0C1H,0C2H,0C3H,0C4H,0C5H
            DB    0C6H,0C7H

```

END

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

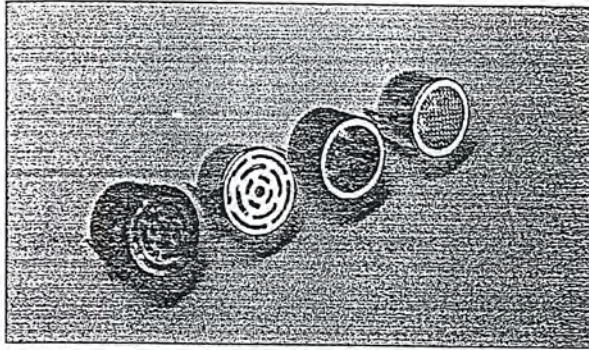


รูปที่ ศ.1 แสดงตัวอย่างการใช้งานเมื่อมองจากด้านหลัง

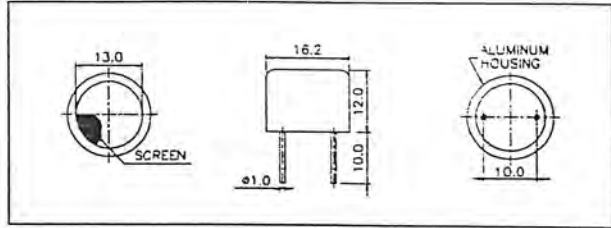


รูปที่ ศ.2 แสดงตัวอย่างการใช้งานเมื่อมองจากด้านข้าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



Dimensions: dimensions are in mm



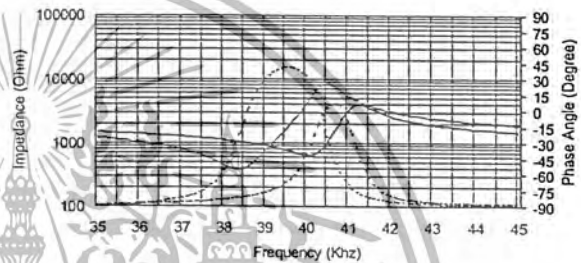
Specification

400ST160	Transmitter
400SR160	Receiver
Center Frequency	40.0±1.0Khz
Bandwidth (-6dB)	400ST160 2.0Khz
	400SR160 2.5Khz
Transmitting Sound Pressure Level	120dB min.
at 40.0Khz; 0dB re 0.0002μbar per 10Vrms at 30cm	
Receiving Sensitivity	-65dB min.
at 40.0Khz 0dB = 1 volt/μbar	
Capacitance at 1Khz	±20% 2400 pF
Max. Driving Voltage (cont.)	20Vrms
Total Beam Angle -6dB	55° typical
Operation Temperature	-40 to 85°C
Storage Temperature	-40 to 85°C

Impedance/Phase Angle vs. Frequency

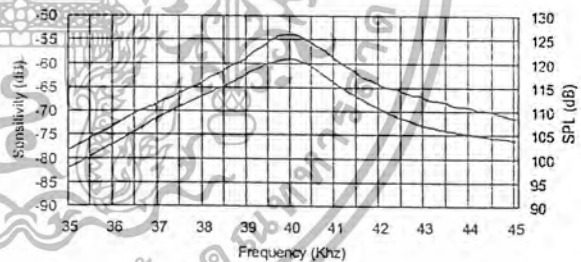
Tested under 1Vrms Oscillation Level

400SR160 Impedance	_____
400SR160 Phase	_____
400ST160 Impedance	_____
400ST160 Phase	_____



Sensitivity/Sound Pressure Level

Tested under 10Vrms @30cm

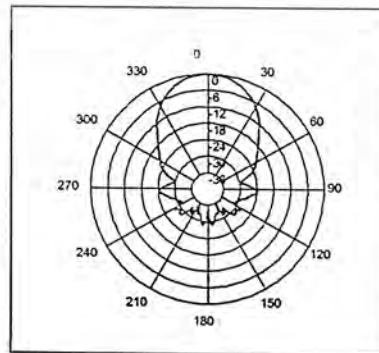


Beam Angle: Tested at 40.0Khz frequency

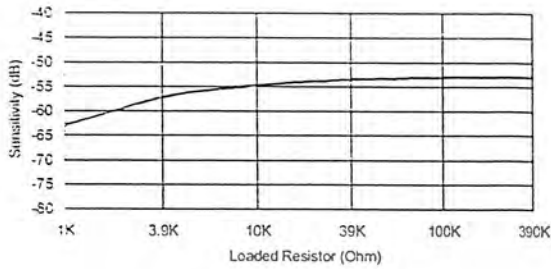
All specification taken typical at 25°C  
Closer frequency tolerance can be supplied upon request.

Models available:

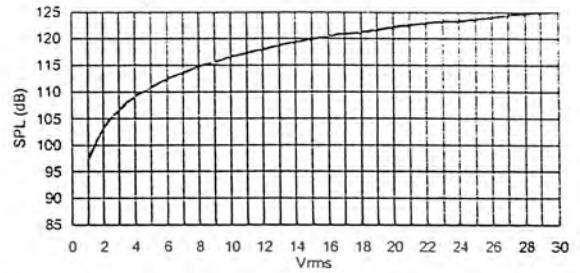
1	400ST/R160	Aluminum Housing
2	400ST/R16B	Black Al. Housing
2	400ST/R10P	Plastic Housing
3	400ST/R16F	Al. Housing w/Solid Grid



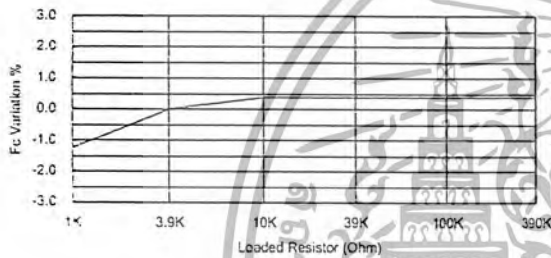
Sensitivity Variation vs. Loaded Resistor



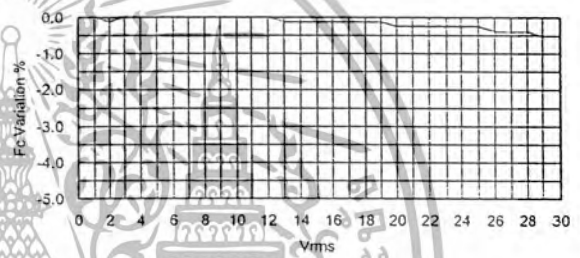
SPL Variation vs. Driving Voltage



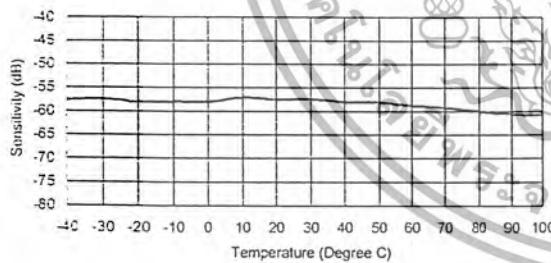
Center Frequency Shift vs. Loaded Resistor



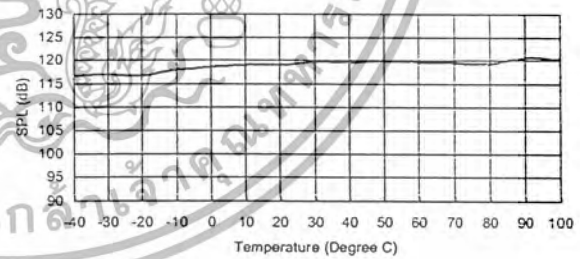
Center Frequency Shift vs. Driving Voltage



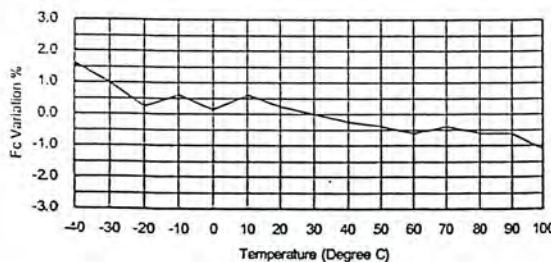
Sensitivity Variation vs. Temperature



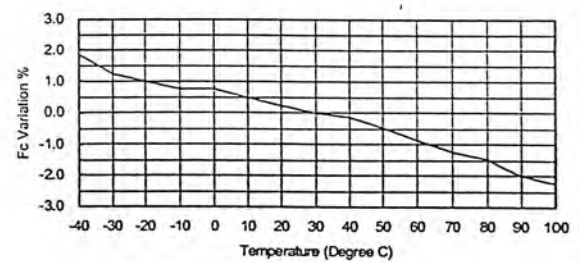
SPL Variation vs. Temperature



Center Frequency Shift vs. Temperature



Center Frequency Shift vs. Temperature



# Micropower Sampling 12-Bit A/D Converters In SO-8 Packages

## FEATURES

- 12-Bit Resolution
- 8-Pin SOIC Plastic Package
- Low Cost
- Low Supply Current: 250 $\mu$ A Typ.
- Auto Shutdown to 1nA Typ.
- Guaranteed  $\pm 3/4$ LSB Max DNL
- Single Supply 5V to 9V Operation
- On-Chip Sample-and-Hold
- 60 $\mu$ s Conversion Time
- Sampling Rates:
  - 12.5 ksp/s (LTC1286)
  - 11.1 ksp/s (LTC1298)
- I/O Compatible with SPI, Microwire, etc.
- Differential Inputs (LTC1286)
- 2-Channel MUX (LTC1298)
- 3V Versions Available: LTC1285/LTC1288

## APPLICATIONS

- Battery-Operated Systems
- Remote Data Acquisition
- Battery Monitoring
- Handheld Terminal Interface
- Temperature Measurement
- Isolated Data Acquisition

## DESCRIPTION

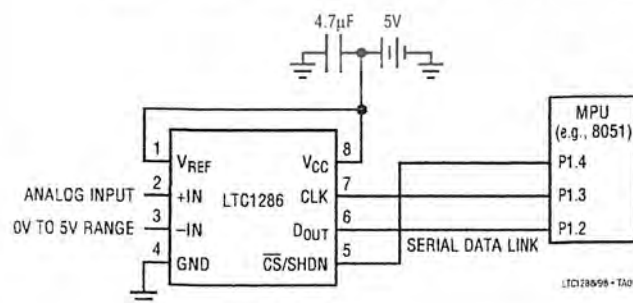
The LTC1286/LTC1298 are micropower, 12-bit, successive approximation sampling A/D converters. They typically draw only 250 $\mu$ A of supply current when converting and automatically power down to a typical supply current of 1nA whenever they are not performing conversions. They are packaged in 8-pin SO packages and operate on 5V to 9V supplies. These 12-bit, switched-capacitor, successive approximation ADCs include sample-and-holds. The LTC1286 has a single differential analog input. The LTC1298 offers a software selectable 2-channel MUX.

On-chip serial ports allow efficient data transfer to a wide range of microprocessors and microcontrollers over three wires. This, coupled with micropower consumption, makes remote location possible and facilitates transmitting data through isolation barriers.

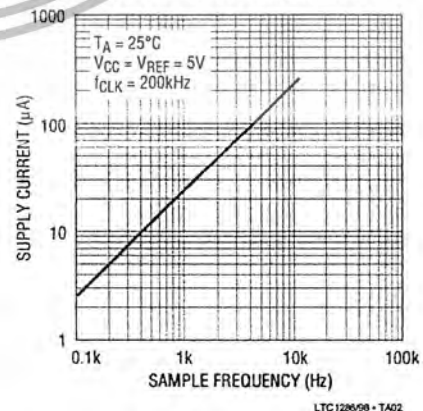
These circuits can be used in ratiometric applications or with an external reference. The high impedance analog inputs and the ability to operate with reduced spans (to 1.5V full scale) allow direct connection to sensors and transducers in many applications, eliminating the need for gain stages.

## TYPICAL APPLICATIONS

25 $\mu$ W, SO-8 Package, 12-Bit ADC  
Samples at 200Hz and Runs Off a 5V Supply



Supply Current vs Sample Rate



# LTC1286/LTC1298

## ABSOLUTE MAXIMUM RATINGS (Notes 1 and 2)

Supply Voltage ( $V_{CC}$ ) to GND .....	12V	Power Dissipation .....	500mW
Voltage		Operating Temperature Range	
Analog and Reference .....	-0.3V to $V_{CC} + 0.3V$	LTC1286C/LTC1298C .....	0°C to 70°C
Digital Inputs .....	-0.3V to 12V	LTC1286I/LTC1298I .....	-40°C to 85°C
Digital Output .....	-0.3V to $V_{CC} + 0.3V$	Storage Temperature Range .....	-65°C to 150°C
		Lead Temperature (Soldering, 10 sec.) .....	300°C

## PACKAGE/ORDER INFORMATION

<p>TOP VIEW</p> <p>N8 PACKAGE 8-LEAD PLASTIC DIP <math>T_{JMAX} = 150^{\circ}C</math>, <math>\theta_{JA} = 130^{\circ}C/W</math></p>	<p>ORDER PART NUMBER</p> <p>LTC1286CN8 LTC1286IN8</p>	<p>TOP VIEW</p> <p>S8 PACKAGE 8-LEAD PLASTIC SOIC <math>T_{JMAX} = 150^{\circ}C</math>, <math>\theta_{JA} = 175^{\circ}C/W</math></p>	<p>ORDER PART NUMBER</p> <p>LTC1286CS8 LTC1286IS8</p> <p>PART MARKING</p> <p>1286 1286I</p>
<p>TOP VIEW</p> <p>N8 PACKAGE 8-LEAD PLASTIC DIP <math>T_{JMAX} = 150^{\circ}C</math>, <math>\theta_{JA} = 130^{\circ}C/W</math></p>	<p>ORDER PART NUMBER</p> <p>LTC1298CN8 LTC1298IN8</p>	<p>TOP VIEW</p> <p>S8 PACKAGE 8-LEAD PLASTIC SOIC <math>T_{JMAX} = 150^{\circ}C</math>, <math>\theta_{JA} = 175^{\circ}C/W</math></p>	<p>ORDER PART NUMBER</p> <p>LTC1298CS8 LTC1298IS8</p> <p>PART MARKING</p> <p>1298 1298I</p>

Consult factory for military grade parts.

## RECOMMENDED OPERATING CONDITIONS

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{CC}$	Supply Voltage (Note 3)	LTC1286 LTC1298	4.5		9.0	V
$f_{CLK}$	Clock Frequency	$V_{CC} = 5V$		(Note 4)	200	kHz
$t_{CYC}$	Total Cycle Time	LTC1286, $f_{CLK} = 200kHz$ LTC1298, $f_{CLK} = 200kHz$	80		90	$\mu s$
$t_{HD1}$	Hold Time, $D_{IN}$ After $CLK\uparrow$	$V_{CC} = 5V$	150			ns
$t_{SU\overline{CS}}$	Setup Time $\overline{CS}\downarrow$ Before First $CLK\uparrow$ (See Operating Sequence)	LTC1286, $V_{CC} = 5V$ LTC1298, $V_{CC} = 5V$	2		2	$\mu s$
$t_{SU01}$	Setup Time, $D_{IN}$ Stable Before $CLK\uparrow$	$V_{CC} = 5V$	400			ns
$t_{WHCLK}$	CLK High Time	$V_{CC} = 5V$	2			$\mu s$
$t_{WLCLK}$	CLK Low Time	$V_{CC} = 5V$	2			$\mu s$
$t_{WH\overline{CS}}$	$\overline{CS}$ High Time Between Data Transfer Cycles	$V_{CC} = 5V$	2			$\mu s$
$t_{WL\overline{CS}}$	$\overline{CS}$ Low Time During Data Transfer	LTC1286, $f_{CLK} = 200kHz$ LTC1298, $f_{CLK} = 200kHz$	75		85	$\mu s$

2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้หรือเผยแพร่ต่อ  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



**CONVERTER AND MULTIPLEXER CHARACTERISTICS** (Note 5)

PARAMETER	CONDITIONS	LTC1286			LTC1298			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
Resolution (No Missing Codes)		●	12		12		Bits	
Integral Linearity Error	(Note 6)	●	±3/4	±2	±3/4	±2	LSB	
Differential Linearity Error		●	±1/4	±3/4	±1/4	±3/4	LSB	
Offset Error		●	3/4	±3	3/4	±3	LSB	
Gain Error		●	±2	±8	±2	±8	LSB	
Analog Input Range	(Note 7 and 8)	●	-0.05V to $V_{CC} + 0.05V$				V	
REF Input Range (LTC1286)	$4.5 \leq V_{CC} \leq 5.5V$		1.5V to $V_{CC} + 0.05V$				V	
(Notes 7, 8, and 9)	$5.5V < V_{CC} \leq 9V$		1.5V to 5.55V				V	
Analog Input Leakage Current (Note 10)		●		±1		±1	μA	

**DIGITAL AND DC ELECTRICAL CHARACTERISTICS** (Note 5)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{IH}$	High Level Input Voltage	$V_{CC} = 5.25V$	●	2		V
$V_{IL}$	Low Level Input Voltage	$V_{CC} = 4.75V$	●		0.8	V
$I_{IH}$	High Level Input Current	$V_{IN} = V_{CC}$	●		2.5	μA
$I_{IL}$	Low Level Input Current	$V_{IN} = 0V$	●		-2.5	μA
$V_{OH}$	High Level Output Voltage	$V_{CC} = 4.75V, I_O = 10\mu A$	●	4.0	4.64	V
		$V_{CC} = 4.75V, I_O = 360\mu A$	●	2.4	4.62	V
$V_{OL}$	Low Level Output Voltage	$V_{CC} = 4.75V, I_O = 1.6mA$	●		0.4	V
$I_{OZ}$	Hi-Z Output Leakage	$CS = High$	●		±3	μA
$I_{SOURCE}$	Output Source Current	$V_{OUT} = 0V$			-25	mA
$I_{SINK}$	Output Sink Current	$V_{OUT} = V_{CC}$		45		mA
$R_{REF}$	Reference Input Resistance (LTC1286)	$CS = V_{CC}$		5000		MΩ
		$CS = GND$		55		kΩ
$I_{REF}$	Reference Current (LTC1286)	$CS = V_{CC}$	●	0.001	2.5	μA
		$t_{CYC} \geq 640\mu s, f_{CLK} \leq 25kHz$	●	90	140	μA
		$t_{CYC} = 80\mu s, f_{CLK} = 200kHz$	●	90	140	μA
$I_{CC}$	Supply Current	$CS = V_{CC}$	●	0.001	±3.0	μA
		LTC1286, $t_{CYC} \geq 640\mu s, f_{CLK} \leq 25kHz$	●	220	460	μA
		LTC1286, $t_{CYC} = 80\mu s, f_{CLK} = 200kHz$	●	260	500	μA
		LTC1298, $t_{CYC} \geq 720\mu s, f_{CLK} \leq 25kHz$	●	320	600	μA
		LTC1298, $t_{CYC} = 90\mu s, f_{CLK} = 200kHz$	●	360	640	μA

**DYNAMIC ACCURACY**  $f_{SAMPL} = 12.5kHz$  (LTC1286),  $f_{SAMPL} = 11.1kHz$  (LTC1298) (Note 5)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
S/(N+D)	Signal-to-Noise Plus Distortion Ratio	1kHz/7kHz Input Signal		71/68		dB
THD	Total Harmonic Distortion (Up to 5th Harmonic)	1kHz/7kHz Input Signal		-84/-80		dB
SFDR	Spurious-Free Dynamic Range	1kHz/7kHz Input Signal		90/86		dB
	Peak Harmonic or Spurious Noise	1kHz/7kHz Input Signal		-90/-86		dB

**AC CHARACTERISTICS** (Note 5)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$t_{SMPL}$	Analog Input Sample Time	See Operating Sequence		1.5		CLK Cycles
$f_{SMPL(MAX)}$	Maximum Sampling Frequency	LTC1286 LTC1298	● ●	12.5 11.1		kHz kHz
$t_{CCNV}$	Conversion Time	See Operating Sequence		12		CLK Cycles
$t_{dDC}$	Delay Time, CLK↓ to D <sub>OUT</sub> Data Valid	See Test Circuits	●	250	600	ns
$t_{dis}$	Delay Time, CS↑ to D <sub>OUT</sub> Hi-Z	See Test Circuits	●	135	300	ns
$t_{en}$	Delay Time, CLK↓ to D <sub>OUT</sub> Enable	See Test Circuits	●	75	200	ns
$t_{hDC}$	Time Output Data Remains Valid After CLK↓	C <sub>LOAD</sub> = 100pF		230		ns
$t_f$	D <sub>OUT</sub> Fall Time	See Test Circuits	●	20	75	ns
$t_r$	D <sub>OUT</sub> Rise Time	See Test Circuits	●	20	75	ns
$C_{IN}$	Input Capacitance	Analog Inputs, On Channel Analog Inputs, Off Channel Digital Input		20 5 5		pF pF pF

The ● denotes specifications which apply over the full operating temperature range.

**Note 1:** Absolute maximum ratings are those values beyond which the life of a device may be impaired.

**Note 2:** All voltage values are with respect to GND.

**Note 3:** These devices are specified at 5V. For 3V specified devices, see LTC1285 and LTC1288.

**Note 4:** Increased leakage currents at elevated temperatures cause the S/H to droop, therefore it is recommended that  $f_{CLK} \geq 120kHz$  at 85°C,  $f_{CLK} \geq 75kHz$  at 70° and  $f_{CLK} \geq 1kHz$  at 25°C.

**Note 5:**  $V_{CC} = 5V$ ,  $V_{REF} = 5V$  and  $CLK = 200kHz$  unless otherwise specified.

**Note 6:** Linearity error is specified between the actual end points of the A/D transfer curve.

**Note 7:** Two on-chip diodes are tied to each reference and analog input which will conduct for reference or analog input voltages one diode drop below GND or one diode drop above  $V_{CC}$ . This spec allows 50mV forward bias of either diode for  $4.5V \leq V_{CC} \leq 5.5V$ . This means that as long as the reference or analog input does not exceed the supply voltage by more than 50mV the output code will be correct. To achieve an absolute 0V to 5V input voltage range will therefore require a minimum supply voltage of 4.950V over initial tolerance, temperature variations and loading. For  $5.5V < V_{CC} \leq 9V$ , reference and analog input range cannot exceed 5.55V. If reference and analog input range are greater than 5.55V, the output code will not be guaranteed to be correct.

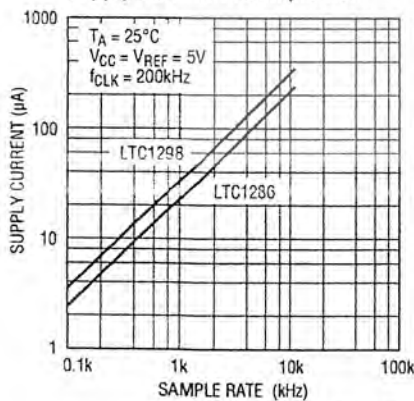
**Note 8:** The supply voltage range for the LTC1286 is from 4.5V to 9V, but the supply voltage range for the LTC1298 is only from 4.5V to 5.5V.

**Note 9:** Recommended operating conditions

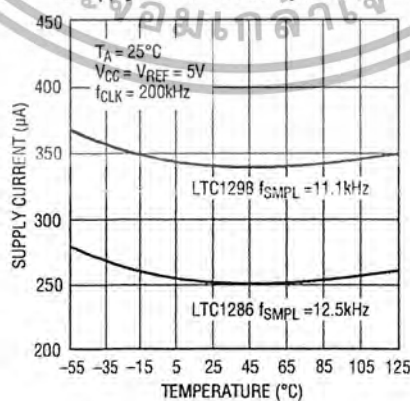
**Note 10:** Channel leakage current is measured after the channel selection.

**TYPICAL PERFORMANCE CHARACTERISTICS**

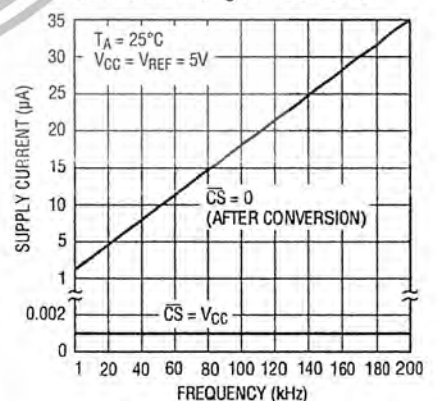
Supply Current vs Sample Rate



Supply Current vs Temperature

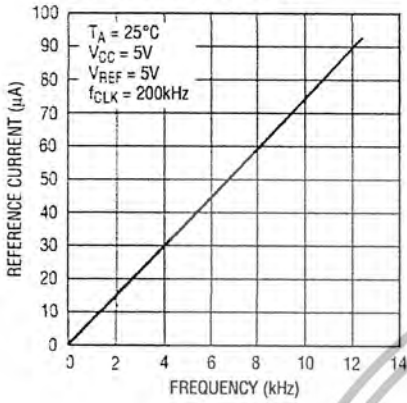


Shutdown Supply Current vs Clock Rate with CS High and CS Low



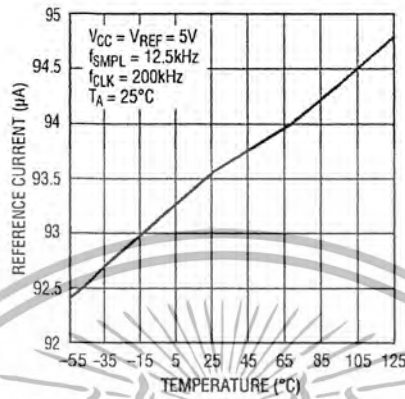
# TYPICAL PERFORMANCE CHARACTERISTICS

Reference Current vs Sample Rate (LTC1286)



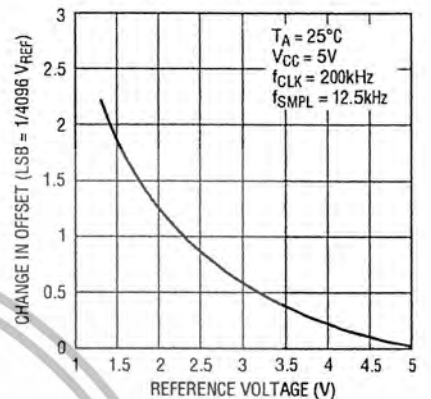
L11286-98 G06

Reference Current vs Temperature



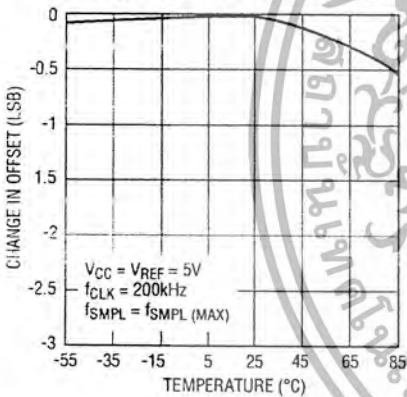
L11286-98 G07

Change in Offset vs Reference Voltage



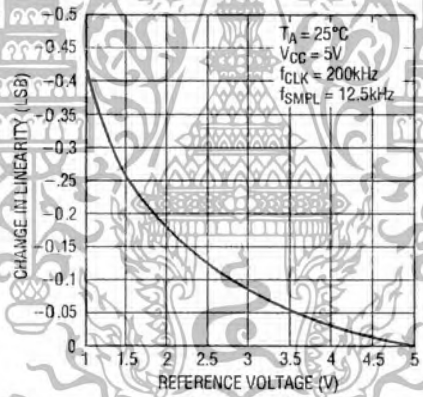
L11286-98 G08

Change in Offset vs Temperature



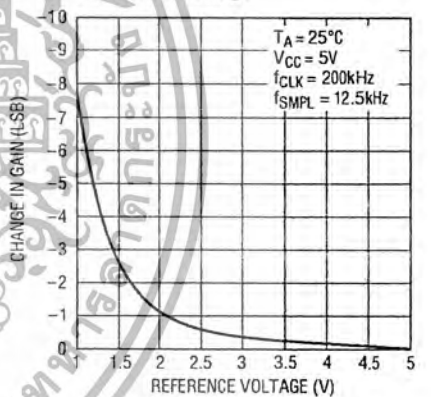
L11286-98 G09

Change in Linearity vs Reference Voltage



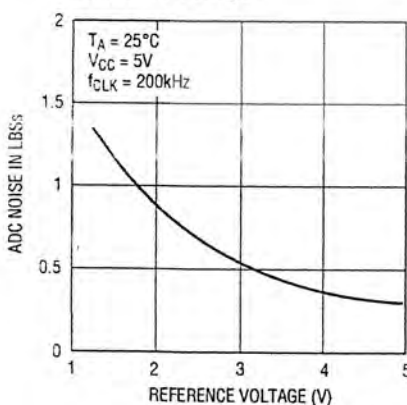
L11286-98 G10

Change in Gain vs Reference Voltage



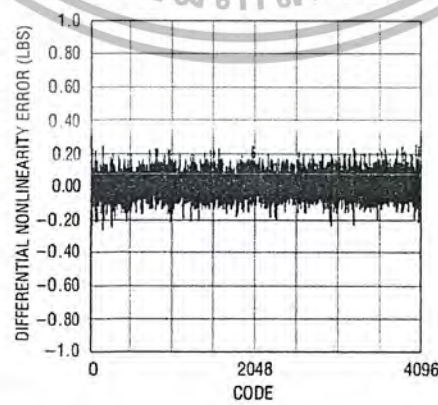
L11286-98 G11

Peak-to-Peak ADC Noise vs Reference Voltage

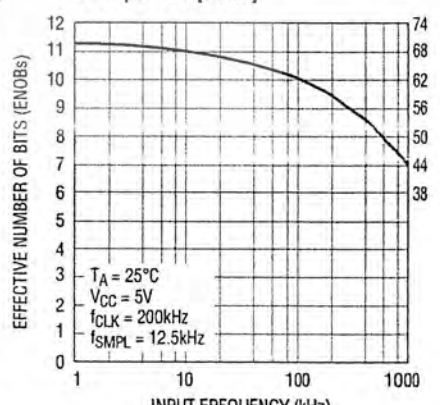


L11286-98 G15

Differential Nonlinearity vs Code



Effective Bits and S/(N + D) vs Input Frequency

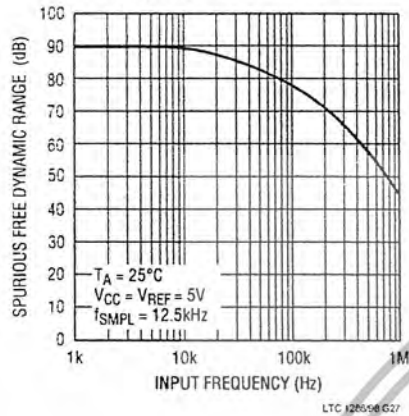


LTC 1286/98 G20

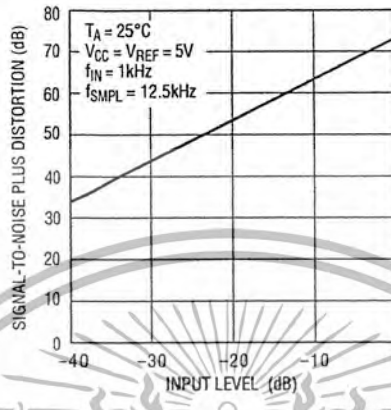


# TYPICAL PERFORMANCE CHARACTERISTICS

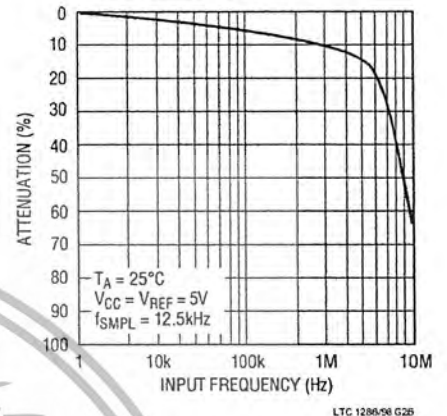
**Spurious Free Dynamic Range vs Frequency**



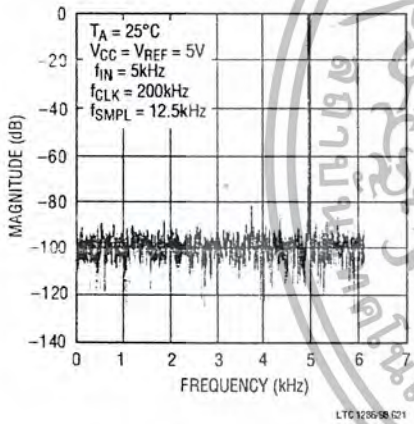
**S/(N+D) vs Input Level**



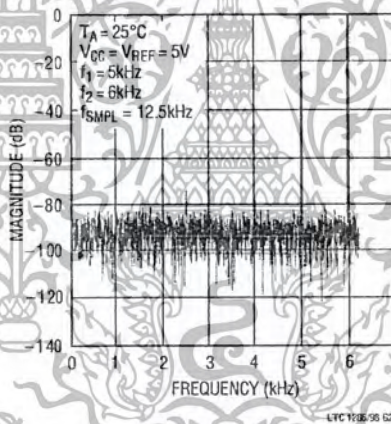
**Attenuation vs Input Frequency**



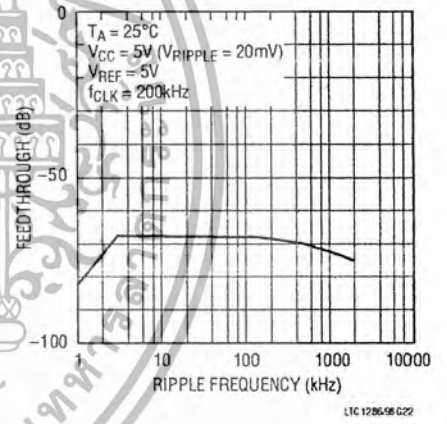
**4096 Point FFT Plot**



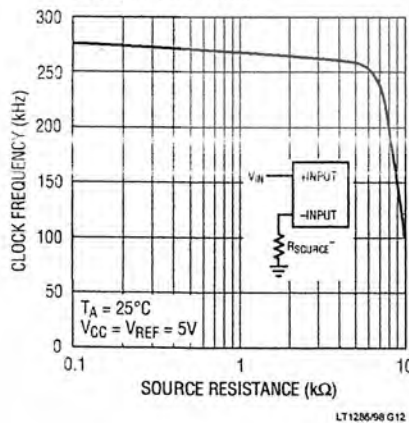
**Intermodulation Distortion**



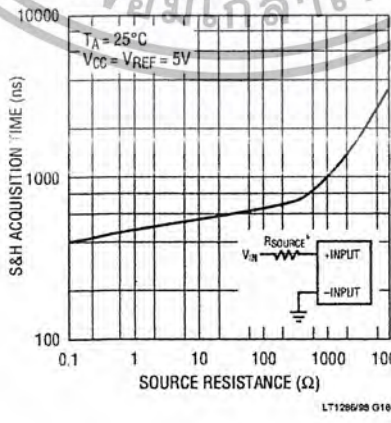
**Power Supply Feedthrough vs Ripple Frequency**



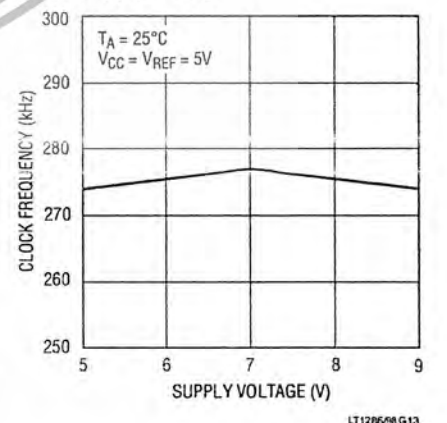
**Maximum Clock Frequency vs Source Resistance**



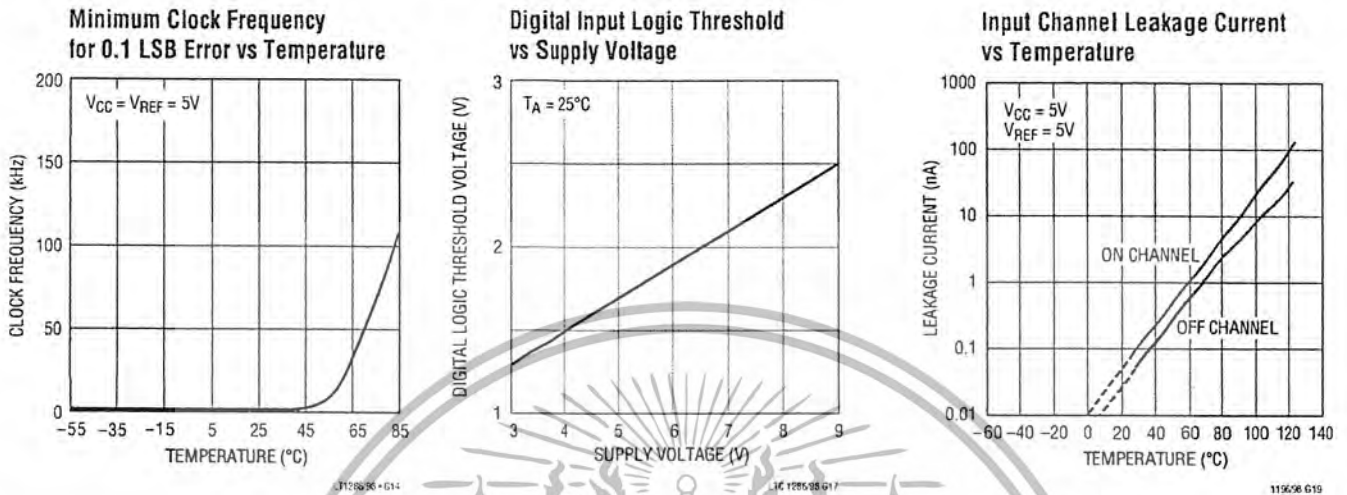
**Sample and Hold Acquisition Time vs Source Resistance**



**Maximum Clock Frequency vs Supply Voltage**



## TYPICAL PERFORMANCE CHARACTERISTICS



## PIN FUNCTIONS

### LTC1286

**$V_{REF}$  (Pin 1):** Reference Input. The reference input defines the span of the A/D converter.

**$IN^+$  (Pin 2):** Positive Analog Input.

**$IN^-$  (Pin 3):** Negative Analog Input.

**GND (Pin 4):** Analog Ground. GND should be tied directly to an analog ground plane.

**$\overline{CS}/SHDN$  (Pin 5):** Chip Select Input. A logic low on this input enables the LTC1286. A logic high on this input disables and powers down the LTC1286.

**$D_{OUT}$  (Pin 6):** Digital Data Output. The A/D conversion result is shifted out of this output.

**CLK (Pin 7):** Shift Clock. This clock synchronizes the serial data transfer and determines conversion speed.

**$V_{CC}$  (Pin 8):** Power Supply Voltage. This pin provides power to the A/D converter. It must be kept free of noise and ripple by bypassing directly to the analog ground plane.

### LTC1298

**$\overline{CS}/SHDN$  (Pin 1):** Chip Select Input. A logic low on this input enables the LTC1298. A logic high on this input disables and powers down the LTC1298.

**CH0 (Pin 2):** Analog Input.

**CH1 (Pin 3):** Analog Input.

**GND (Pin 4):** Analog Ground. GND should be tied directly to an analog ground plane.

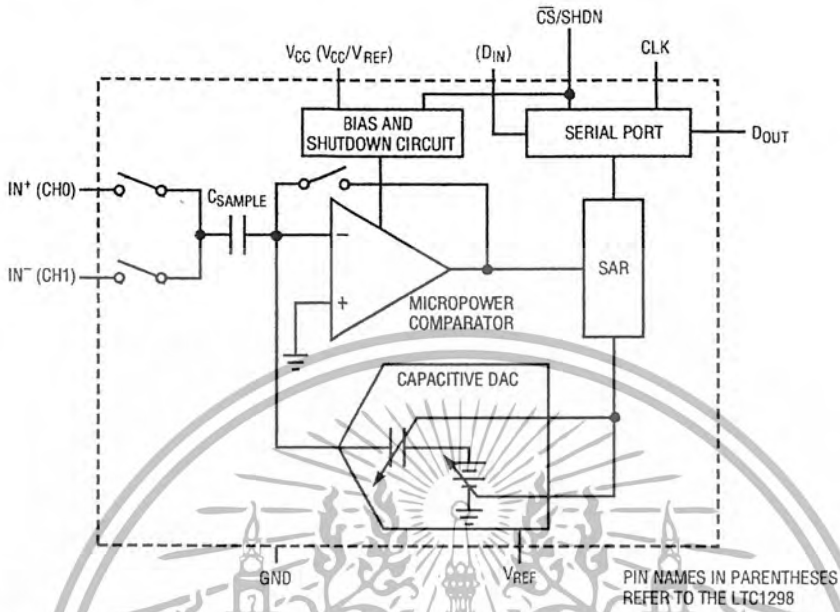
**$D_{IN}$  (Pin 5):** Digital Data Input. The multiplexer address is shifted into this input.

**$D_{OUT}$  (Pin 6):** Digital Data Output. The A/D conversion result is shifted out of this output.

**CLK (Pin 7):** Shift Clock. This clock synchronizes the serial data transfer and determines conversion speed.

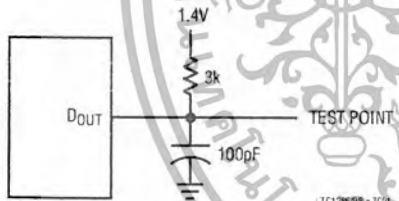
**$V_{CC}/V_{REF}$  (Pin 8):** Power Supply and Reference Voltage. This pin provides power and defines the span of the A/D converter. It must be kept free of noise and ripple by bypassing directly to the analog ground plane.

**BLOCK DIAGRAM**



**TEST CIRCUITS**

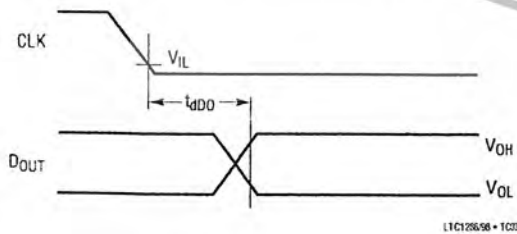
Load Circuit for  $t_{dDO}$ ,  $t_r$  and  $t_f$



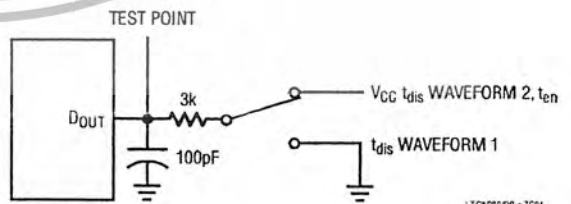
Voltage Waveforms for  $D_{OUT}$  Rise and Fall Times,  $t_r$ ,  $t_f$



Voltage Waveforms for  $D_{OUT}$  Delay Times,  $t_{dDO}$

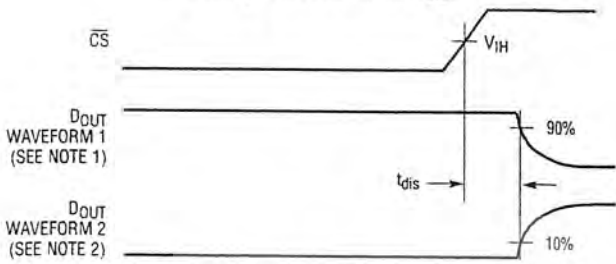


Load Circuit for  $t_{dis}$  and  $t_{en}$



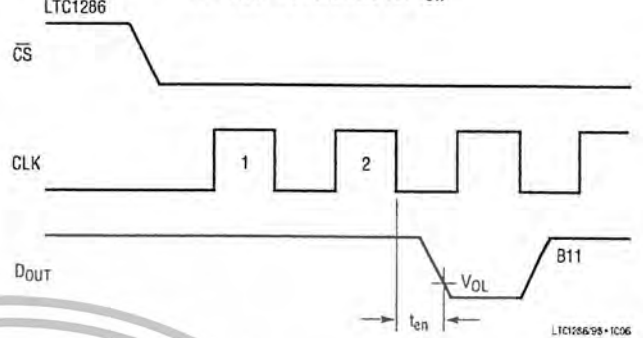
TEST CIRCUITS

Voltage Waveforms for  $t_{dis}$



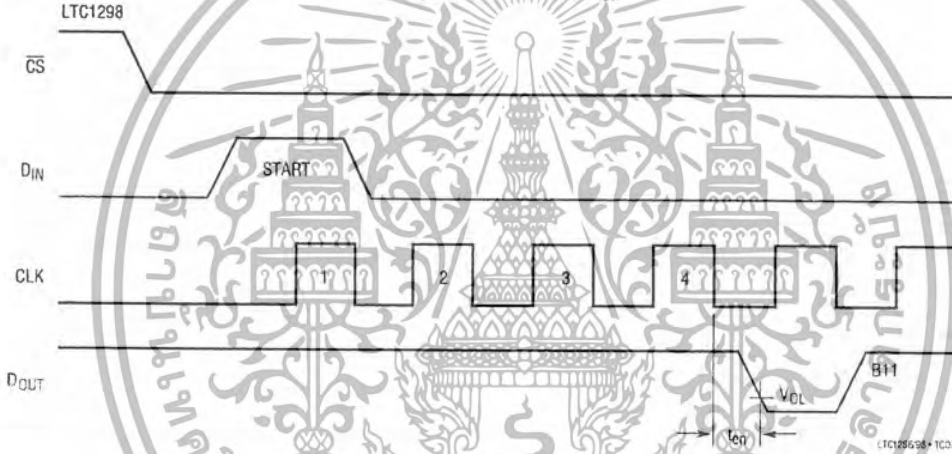
NOTE 1: WAVEFORM 1 IS FOR AN OUTPUT WITH INTERNAL CONDITIONS SUCH THAT THE OUTPUT IS HIGH UNLESS DISABLED BY THE OUTPUT CONTROL.  
 NOTE 2: WAVEFORM 2 IS FOR AN OUTPUT WITH INTERNAL CONDITIONS SUCH THAT THE OUTPUT IS LOW UNLESS DISABLED BY THE OUTPUT CONTROL.

Voltage Waveforms for  $t_{en}$



LTC1286/98 • 1C05

Voltage Waveforms for  $t_{en}$



LTC1298/98 • 1C07

APPLICATION INFORMATION

OVERVIEW

The LTC1286 and LTC1298 are micropower, 12-bit, successive approximation sampling A/D converters. The LTC1286 typically draws 250 $\mu$ A of supply current when sampling at 12.5kHz while the LTC1298 nominally consumes 350 $\mu$ A of supply current when sampling at 11.1 kHz. The extra 100 $\mu$ A of supply current on the LTC1298 comes from the reference input which is intentionally tied to the supply. Supply current drops linearly as the sample rate is reduced (see Supply Current vs Sample Rate). The ADCs automatically power down when not performing conversions, drawing only leakage current. They are packaged in 8-pin SO and DIP packages. The LTC1286 operates on a single supply from 4.5V to 9V,

while the LTC1298 operates from a 4.5V to 5.5V supply.

Both the LTC1286 and the LTC1298 contain a 12-bit, switched-capacitor ADC, a sample-and-hold, and a serial port (see Block Diagram). Although they share the same basic design, the LTC1286 and LTC1298 differ in some respects. The LTC1286 has a differential input and has an external reference input pin. It can measure signals floating on a DC common-mode voltage and can operate with reduced spans to 1V. Reducing the spans allows it to achieve 244 $\mu$ V resolution. The LTC1298 has a two-channel input multiplexer and can convert either channel with respect to ground or the difference between the two. The reference input is tied to the supply pin.



## APPLICATION INFORMATION

### SERIAL INTERFACE

The 2-channel LTC1298 communicates with microprocessors and other external circuitry via a synchronous, half duplex, 4-wire serial interface. The single channel LTC1286 uses a 3-wire interface (see Operating Sequence in Figures 1 and 2).

### Data Transfer

The CLK synchronizes the data transfer with each bit being transmitted on the falling CLK edge and captured on the rising CLK edge in both transmitting and receiving systems.

The LTC1286 does not require a configuration input word and has no  $D_{IN}$  pin. A falling  $\overline{CS}$  initiates data transfer as shown in the LTC1286 operating sequence. After  $\overline{CS}$  falls the second CLK pulse enables  $D_{OUT}$ . After one null bit the

A/D conversion result is output on the  $D_{OUT}$  line. Bringing  $\overline{CS}$  high resets the LTC1286 for the next data exchange.

The LTC1298 first receives input data and then transmits back the A/D conversion result (half duplex). Because of the half duplex operation,  $D_{IN}$  and  $D_{OUT}$  may be tied together allowing transmission over just 3 wires:  $\overline{CS}$ , CLK and DATA ( $D_{IN}/D_{OUT}$ ).

Data transfer is initiated by a falling chip select ( $\overline{CS}$ ) signal. After  $\overline{CS}$  falls the LTC1298 looks for a start bit. After the start bit is received, the 3-bit input word is shifted into the  $D_{IN}$  input which configures the LTC1298 and starts the conversion. After one null bit, the result of the conversion is output on the  $D_{OUT}$  line. At the end of the data exchange  $\overline{CS}$  should be brought high. This resets the LTC1298 in preparation for the next data exchange.

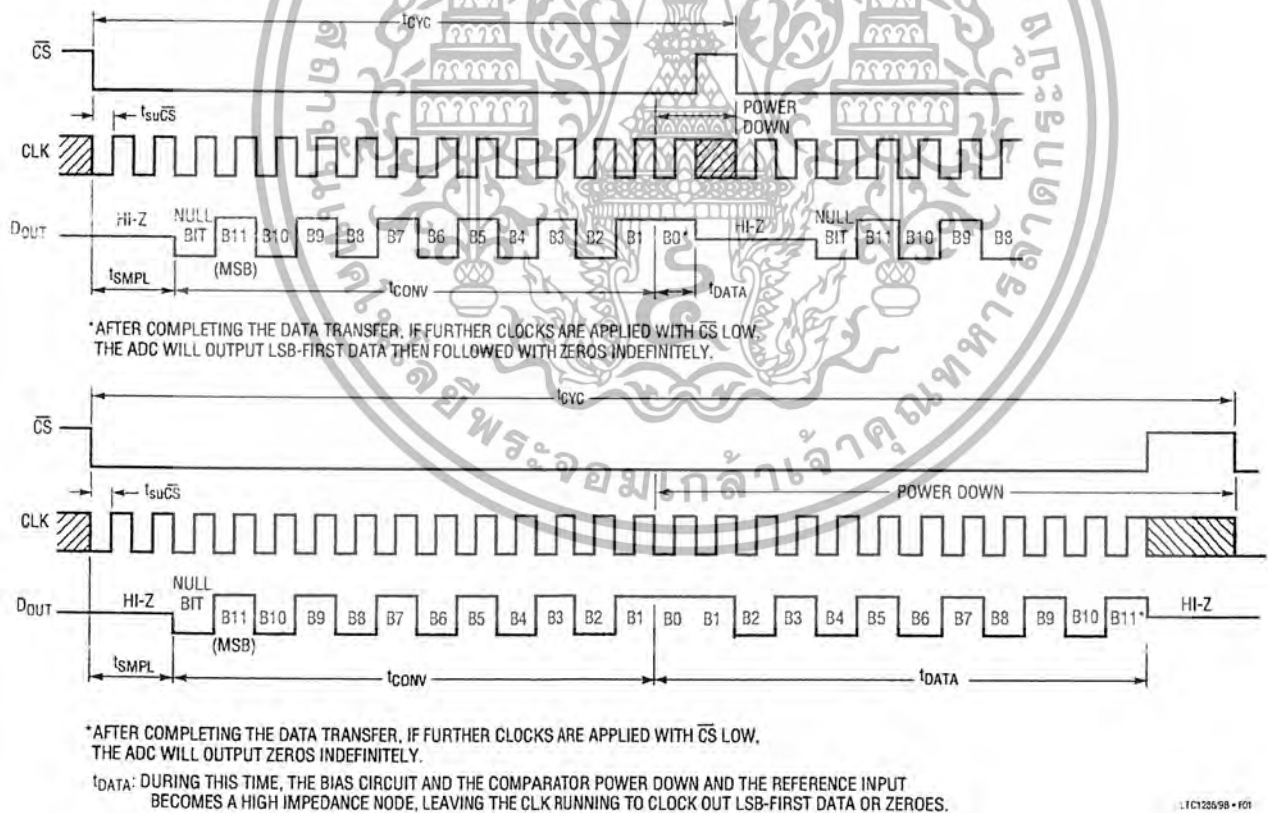
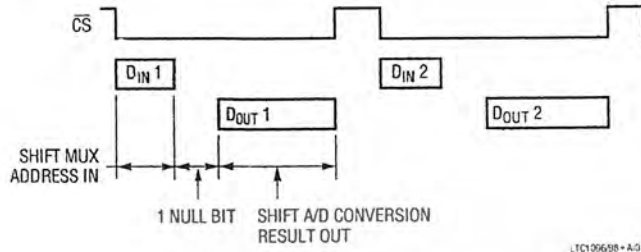
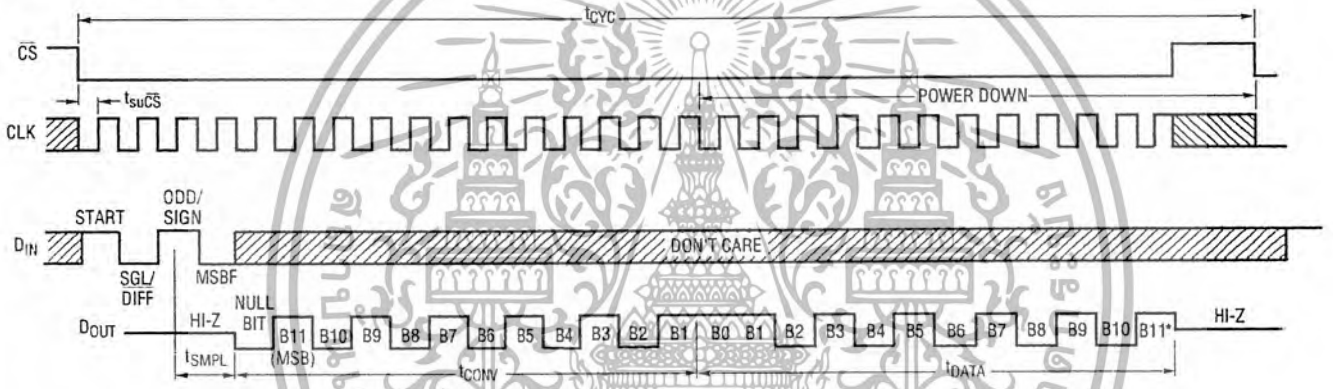


Figure 1. LTC1286 Operating Sequence

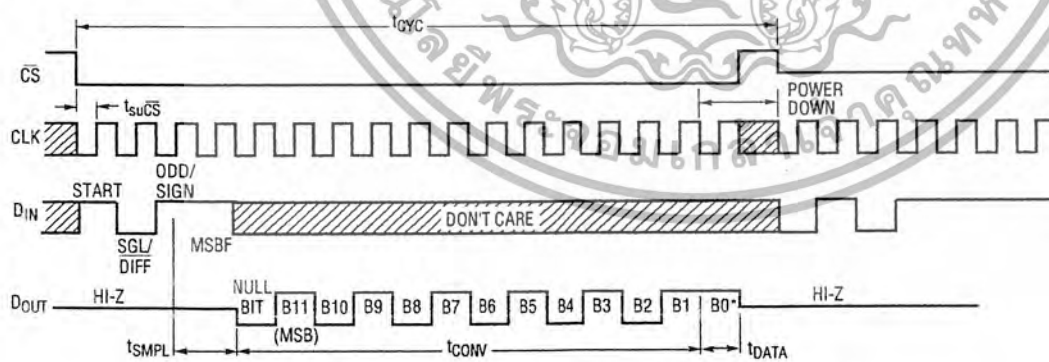
# APPLICATION INFORMATION



## MSB-First Data (MSBF = 0)



## MSB-First Data (MSBF = 1)



\*AFTER COMPLETING THE DATA TRANSFER, IF FURTHER CLOCKS ARE APPLIED WITH  $\overline{CS}$  LOW, THE ADC WILL OUTPUT ZEROS INDEFINITELY.

$t_{DATA}$ : DURING THIS TIME, THE BIAS CIRCUIT AND THE COMPARATOR POWER DOWN AND THE REFERENCE INPUT BECOMES A HIGH IMPEDANCE NODE, LEAVING THE  $CLK$  RUNNING TO CLOCK OUT LSB-FIRST DATA OR ZEROS.

LTC1286/98-1122

Figure 2. LTC1298 Operating Sequence Example: Differential Inputs ( $CH^+$ ,  $CH^-$ )

## APPLICATION INFORMATION

### Input Data Word

The LTC1286 requires no  $D_{IN}$  word. It is permanently configured to have a single differential input. The conversion result appears on the  $D_{OUT}$  line. The data format is MSB first followed by the LSB sequence. This provides easy interface to MSB or LSB first serial ports. For MSB first data the  $\overline{CS}$  signal can be taken high after  $B0$  (see Figure 1). The LTC1298 clocks data into the  $D_{IN}$  input on the rising edge of the clock. The input data words are defined as follows:



### Start Bit

The first "logical one" clocked into the  $D_{IN}$  input after  $\overline{CS}$  goes low is the start bit. The start bit initiates the data transfer. The LTC1298 will ignore all leading zeros which precede this logical one. After the start bit is received, the remaining bits of the input word will be clocked in. Further inputs on the  $D_{IN}$  pin are then ignored until the next  $\overline{CS}$  cycle.

### Multiplexer (MUX) Address

The bits of the input word following the START bit assign the MUX configuration for the requested conversion. For a given channel selection, the converter will measure the voltage between the two channels indicated by the + and - signs in the selected row of the following tables. In single-ended mode, all input channels are measured with respect to GND.

LTC1298 Channel Selection

	MUX ADDRESS		CHANNEL #		GND
	SGL/DIFF	ODD/SIGN	0	1	
SINGLE-ENDED MUX MODE	1	0	+	-	
	1	1	-	+	
DIFFERENTIAL MUX MODE	0	0	+	-	
	0	1	-	+	

LTC1286/98 • A102

### MSB First/LSB First (MSBF)

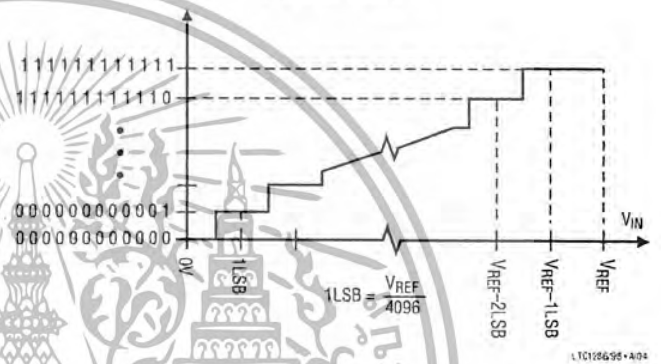
The output data of the LTC1298 is programmed for MSB first or LSB first sequence using the MSBF bit. When the MSBF bit is a logical one, data will appear on the  $D_{OUT}$  line in MSB first format. Logical zeros will be filled in indefinitely following the last data bit. When the

MSBF bit is a logical zero, LSB first data will follow the normal MSB first data on the  $D_{OUT}$  line. (see Operating Sequence)

### Transfer Curve

The LTC1286/LTC1298 are permanently configured for unipolar only. The input span and code assignment for this conversion type are shown in the following figures.

Transfer Curve



Output Code

OUTPUT CODE	INPUT VOLTAGE	INPUT VOLTAGE (V <sub>REF</sub> = 5.000V)
111111111111	V <sub>REF</sub> - 1LSB	4.9978V
111111111110	V <sub>REF</sub> - 2LSB	4.99756V
⋮	⋮	⋮
000000000001	1LSB	0.00122V
000000000000	0V	0V

LTC1286/98 • A105

### Operation with $D_{IN}$ and $D_{OUT}$ Tied Together

The LTC1298 can be operated with  $D_{IN}$  and  $D_{OUT}$  tied together. This eliminates one of the lines required to communicate to the microprocessor (MPU). Data is transmitted in both directions on a single wire. The processor pin connected to this data line should be configurable as either an input or an output. The LTC1298 will take control of the data line and drive it low on the 4th falling CLK edge after the start bit is received (see Figure 3). Therefore the processor port line must be switched to an input before this happens to avoid a conflict.

In the Typical Applications section, there is an example of interfacing the LTC1298 with  $D_{IN}$  and  $D_{OUT}$  tied together to the Intel 8051 MPU.

## APPLICATION INFORMATION

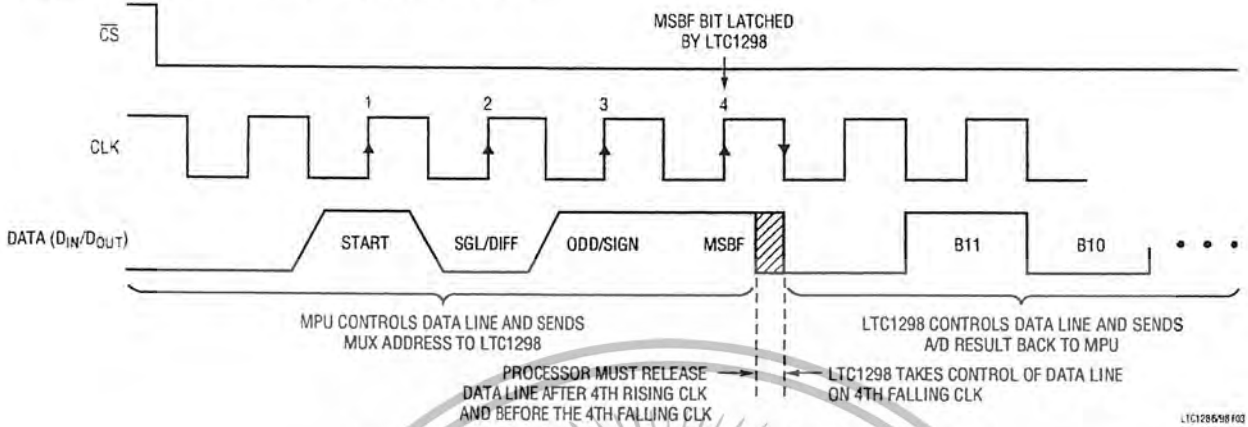


Figure 3. LTC1298 Operation with  $D_{IN}$  and  $D_{OUT}$  Tied Together

### ACHIEVING MICROPOWER PERFORMANCE

With typical operating currents of  $250\mu A$  and automatic shutdown between conversions, the LTC1286/LTC1298 achieves extremely low power consumption over a wide range of sample rates (see Figure 4). The auto-shutdown allows the supply curve to drop with reduced sample rate. Several things must be taken into account to achieve such a low power consumption.

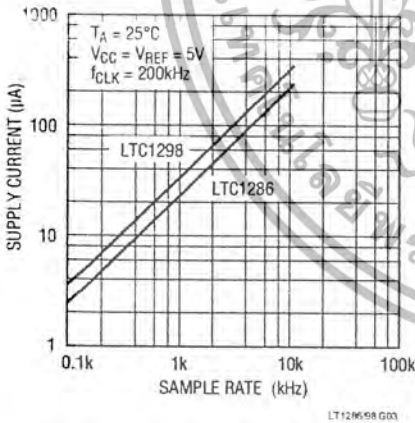


Figure 4. Automatic Power Shutdown Between Conversions Allows Power Consumption to Drop with Sample Rate.

### Shutdown

The LTC1286/LTC1298 are equipped with automatic shutdown features. They draw power when the  $\overline{CS}$  pin is low and shut down completely when that pin is high. The bias circuit and comparator powers down and the reference

input becomes high impedance at the end of each conversion leaving the CLK running to clock out the LSB first data or zeroes (see Figures 1 and 2). If the  $\overline{CS}$  is not running rail-to-rail, the input logic buffer will draw current. This current may be large compared to the typical supply current. To obtain the lowest supply current, bring the  $\overline{CS}$  pin to ground when it is low and to supply voltage when it is high.

When the  $\overline{CS}$  pin is high (= supply voltage), the converter is in shutdown mode and draws only leakage current. The status of the  $D_{IN}$  and CLK input have no effect on supply current during this time. There is no need to stop  $D_{IN}$  and CLK with  $\overline{CS} = \text{high}$ ; they can continue to run without drawing current.

### Minimize $\overline{CS}$ Low Time

In systems that have significant time between conversions, lowest power drain will occur with the minimum  $\overline{CS}$  low time. Bringing  $\overline{CS}$  low, transferring data as quickly as possible, and then bringing it back high will result in the lowest current drain. This minimizes the amount of time the device draws power. After a conversion the ADC automatically shuts down even if  $\overline{CS}$  is held low (see Figures 1 and 2). If the clock is left running to clock out LSB-data or zero, the logic will draw a small current. Figure 5 shows that the typical supply current with  $\overline{CS} = \text{ground}$  varies from  $1\mu A$  at  $1\text{kHz}$  to  $35\mu A$  at  $200\text{kHz}$ . When  $\overline{CS} = V_{CC}$ , the logic is gated off and no supply current is drawn regardless of the clock frequency.

APPLICATION INFORMATION

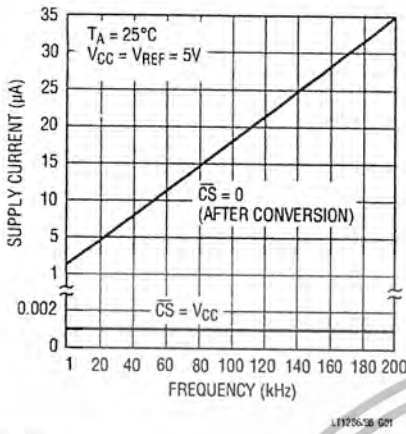


Figure 5. Shutdown current with  $\overline{CS}$  high is 1nA typically, regardless of the clock. Shutdown current with  $\overline{CS}$  = ground varies from 1µA at 1kHz to 35µA at 200kHz.

D<sub>OUT</sub> Loading

Capacitive loading on the digital output can increase power consumption. A 100pF capacitor on the D<sub>OUT</sub> pin can add more than 50µA to the supply current at a 200kHz clock frequency. An extra 50µA or so of current goes into charging and discharging the load capacitor. The same goes for digital lines driven at a high frequency by any logic. The  $C \times V \times f$  currents must be evaluated and the troublesome ones minimized.

OPERATING ON OTHER THAN 5V SUPPLIES (LTC1286)

The LTC1286 operates from 4.5V to 9V supplies and the LTC1298 operates from a 5V supply. To operate the LTC1286 on other than 5V supplies a few things must be kept in mind.

Input Logic Levels

The input logic levels of  $\overline{CS}$ , CLK and D<sub>IN</sub> are made to meet TTL on a 5V supply. When the supply voltage varies, the input logic levels also change. For the LTC1286 to sample and convert correctly, the digital inputs have to be in the proper logical low and high levels relative to the operating supply voltage (see typical curve of Digital Input Logic Threshold vs Supply Voltage). If achieving micropower consumption is desirable, the digital inputs must go rail-to-rail between supply voltage and ground (see ACHIEVING MICROPOWER PERFORMANCE section).

Clock Frequency

The maximum recommended clock frequency is 200kHz for the LTC1286/LTC1298 running off a 5V supply. With the supply voltage changing, the maximum clock frequency for the devices also changes (see the typical curve of Maximum Clock Rate vs Supply Voltage). If the maximum clock frequency is used, care must be taken to ensure that the device converts correctly.

Mixed Supplies

It is possible to have a microprocessor running off a 5V supply and communicate with the LTC1286 operating on a 9V supply. The requirement to achieve this is that the outputs of  $\overline{CS}$  and CLK from the MPU have to be able to trip the equivalent inputs of the LTC1286 and the output of D<sub>OUT</sub> from the LTC1286 must be able to toggle the equivalent input of the MPU (see typical curve of Digital Input Logic Threshold vs Supply Voltage). With the LTC1286 operating on a 9V supply, the output of D<sub>OUT</sub> may go between 0V and 9V. The 9V output may damage the MPU running off a 5V supply. The way to get around this possibility is to have a resistor divider on D<sub>OUT</sub> (Figure 6) and connect the center point to the MPU input. It should be noted that to get full shutdown, the  $\overline{CS}$  input of the LTC1286 must be driven to the V<sub>CC</sub> voltage to keep the  $\overline{CS}$  input buffer from drawing current. An alternative is to leave  $\overline{CS}$  low after a conversion, clock data until D<sub>OUT</sub> outputs zeros, and then stop the clock low.

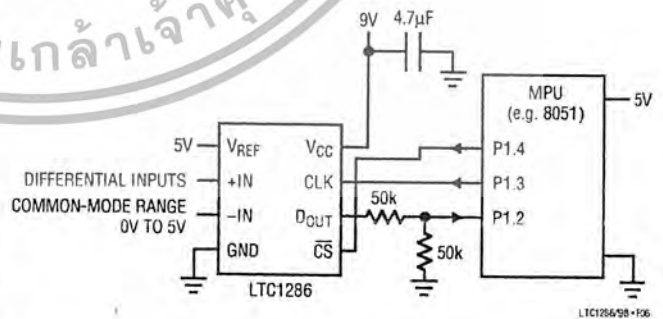


Figure 6. Interfacing a 9V Powered LTC1286 to a 5V System

## APPLICATION INFORMATION

### BOARD LAYOUT CONSIDERATIONS

#### Grounding and Bypassing

The LTC1286/LTC1298 are easy to use if some care is taken. They should be used with an analog ground plane and single point grounding techniques. The GND pin should be tied directly to the ground plane.

The  $V_{CC}$  pin should be bypassed to the ground plane with a  $10\mu\text{F}$  tantalum capacitor with leads as short as possible. If the power supply is clean, the LTC1286/LTC1298 can also operate with smaller  $1\mu\text{F}$  or less surface mount or ceramic bypass capacitors. All analog inputs should be referenced directly to the single point ground. Digital inputs and outputs should be shielded from and/or routed away from the reference and analog circuitry.

### SAMPLE-AND-HOLD

Both the LTC1286 and the LTC1298 provide a built-in sample-and-hold (S&H) function to acquire signals. The S&H of the LTC1286 acquires input signals from “+” input relative to “-” input during the  $t_{\text{SMPL}}$  time (see Figure 1). However, the S&H of the LTC1298 can sample input signals in the single-ended mode or in the differential inputs during the  $t_{\text{SMPL}}$  time (see Figure 7).

#### Single-Ended Inputs

The sample-and-hold of the LTC1298 allows conversion of rapidly varying signals. The input voltage is sampled during the  $t_{\text{SMPL}}$  time as shown in Figure 7. The sampling interval begins as the bit preceding the MSBF bit is shifted in and continues until the falling CLK edge after the MSBF bit is received. On this falling edge, the S&H goes into hold mode and the conversion begins.

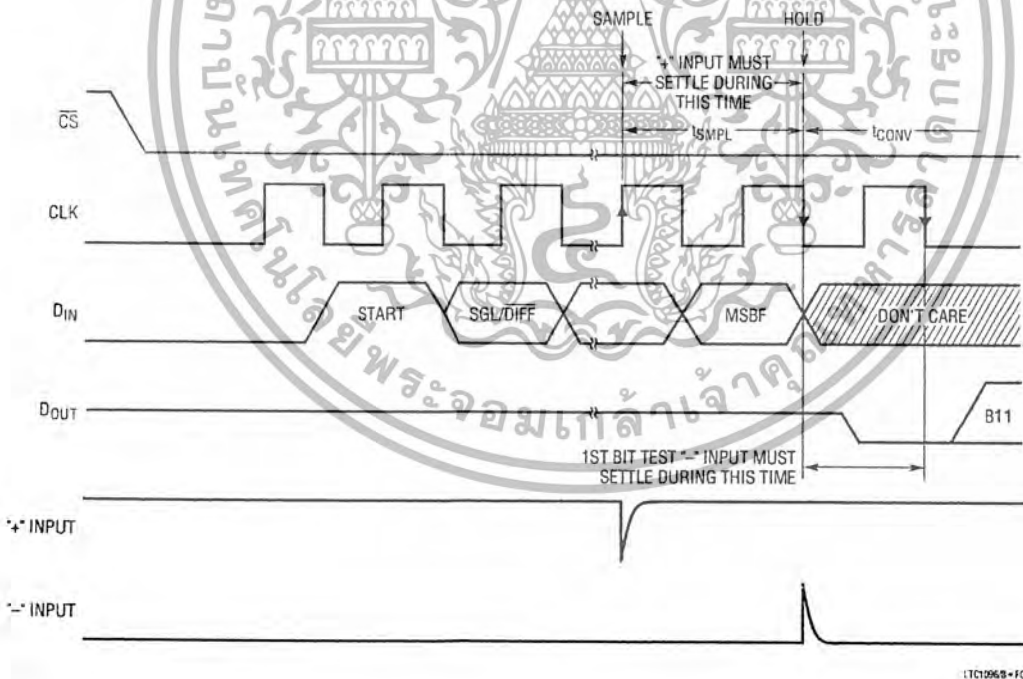


Figure 7. LTC1298 “+” and “-” Input Settling Windows

## APPLICATION INFORMATION

### Differential Inputs

With differential inputs, the ADC no longer converts just a single voltage but rather the difference between two voltages. In this case, the voltage on the selected "+" input is still sampled and held and therefore may be rapidly time varying just as in single-ended mode. However, the voltage on the selected "-" input must remain constant and be free of noise and ripple throughout the conversion time. Otherwise, the differencing operation may not be performed accurately. The conversion time is 12 CLK cycles. Therefore, a change in the "-" input voltage during this interval can cause conversion errors. For a sinusoidal voltage on the "-" input this error would be:

$$V_{\text{ERROR (MAX)}} = V_{\text{PEAK}} \times 2 \times \pi \times f(\text{"-"}) \times 12/f_{\text{CLK}}$$

Where  $f(\text{"-"})$  is the frequency of the "-" input voltage,  $V_{\text{PEAK}}$  is its peak amplitude and  $f_{\text{CLK}}$  is the frequency of the CLK. In most cases  $V_{\text{ERROR}}$  will not be significant. For a 60Hz signal on the "-" input to generate a 1/4LSB error (305 $\mu$ V) with the converter running at CLK = 200kHz, its peak value would have to be 13.48mV.

### ANALOG INPUTS

Because of the capacitive redistribution A/D conversion techniques used, the analog inputs of the LTC1286/LTC1298 have capacitive switching input current spikes. These current spikes settle quickly and do not cause a problem. However, if large source resistances are used or if slow settling op amps drive the inputs, care must be taken to insure that the transients caused by the current spikes settle completely before the conversion begins.

### "+" Input Settling

The input capacitor of the LTC1286 is switched onto "+" input during the  $t_{\text{SMPL}}$  time (see Figure 1) and samples the input signal within that time. However, the input capacitor of the LTC1298 is switched onto "+" input during the sample phase ( $t_{\text{SMPL}}$ , see Figure 7). The sample phase is 1 1/2 CLK cycles before conversion starts. The voltage on the "+" input must settle completely within  $t_{\text{SMPL}}$  for the LTC1286 and the LTC1298 respectively. Minimizing  $R_{\text{SOURCE}^+}$  and C1 will improve the input settling time. If a large "+" input source resistance must be used, the

sample time can be increased by using a slower CLK frequency.

### "-" Input Settling

At the end of the  $t_{\text{SMPL}}$ , the input capacitor switches to the "-" input and conversion starts (see Figures 1 and 7). During the conversion, the "+" input voltage is effectively "held" by the sample-and-hold and will not affect the conversion result. However, it is critical that the "-" input voltage settles completely during the first CLK cycle of the conversion time and be free of noise. Minimizing  $R_{\text{SOURCE}^-}$  and C2 will improve settling time. If a large "-" input source resistance must be used, the time allowed for settling can be extended by using a slower CLK frequency.

### Input Op Amps

When driving the analog inputs with an op amp it is important that the op amp settle within the allowed time (see Figure 7). Again, the "+" and "-" input sampling times can be extended as described above to accommodate slower op amps. Most op amps, including the LT1006 and LT1413 single supply op amps, can be made to settle well even with the minimum settling windows of 6 $\mu$ s ("+" input) which occur at the maximum clock rate of 200kHz.

### Source Resistance

The analog inputs of the LTC1286/LTC1298 look like a 20pF capacitor ( $C_{\text{IN}}$ ) in series with a 500 $\Omega$  resistor ( $R_{\text{ON}}$ ) as shown in Figure 8.  $C_{\text{IN}}$  gets switched between the selected "+" and "-" inputs once during each conversion cycle. Large external source resistors and capacitances

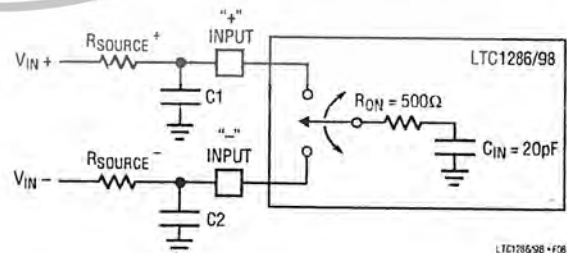


Figure 8. Analog Input Equivalent Circuit

## APPLICATION INFORMATION

will slow the settling of the inputs. It is important that the overall RC time constants be short enough to allow the analog inputs to completely settle within the allowed time.

### RC Input Filtering

It is possible to filter the inputs with an RC network as shown in Figure 9. For large values of  $C_F$  (e.g.,  $1\mu\text{F}$ ), the capacitive input switching currents are averaged into a net DC current. Therefore, a filter should be chosen with a small resistor and large capacitor to prevent DC drops across the resistor. The magnitude of the DC current is approximately  $I_{DC} = 20\text{pF} \times V_{IN}/t_{CYC}$  and is roughly proportional to  $V_{IN}$ . When running at the minimum cycle time of  $64\mu\text{s}$ , the input current equals  $1.56\mu\text{A}$  at  $V_{IN} = 5\text{V}$ . In this case, a filter resistor of  $75\Omega$  will cause  $0.1\text{LSB}$  of full-scale error. If a larger filter resistor must be used, errors can be eliminated by increasing the cycle time.

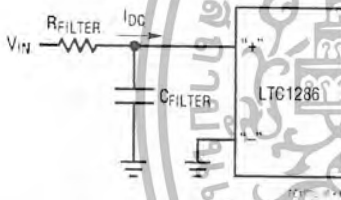


Figure 9. RC Input Filtering

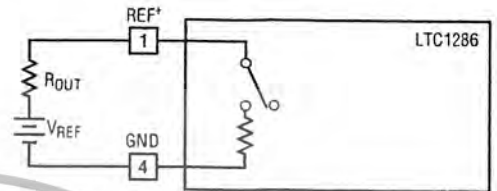
### Input Leakage Current

Input leakage currents can also create errors if the source resistance gets too large. For instance, the maximum input leakage specification of  $1\mu\text{A}$  (at  $125^\circ\text{C}$ ) flowing through a source resistance of  $240\Omega$  will cause a voltage drop of  $240\mu\text{V}$  or  $0.2\text{LSB}$ . This error will be much reduced at lower temperatures because leakage drops rapidly (see typical curve of Input Channel Leakage Current vs Temperature).

### REFERENCE INPUTS

The reference input of the LTC1286 is effectively a  $50\text{k}\Omega$  resistor from the time  $\overline{\text{CS}}$  goes low to the end of the conversion. The reference input becomes a high impedance node at any other time (see Figure 10). Since the voltage on the reference input defines the voltage span of the A/D

converter, the reference input should be driven by a reference with low  $R_{OUT}$  (ex. LT1004, LT1019 and LT1021) or a voltage source with low  $R_{OUT}$ .



LTC1286-05-110

Figure 10. Reference Input Equivalent Circuit

### Reduced Reference Operation

The minimum reference voltage of the LTC1298 is limited to  $4.5\text{V}$  because the  $V_{CC}$  supply and reference are internally tied together. However, the LTC1286 can operate with reference voltages below  $1\text{V}$ .

The effective resolution of the LTC1286 can be increased by reducing the input span of the converter. The LTC1286 exhibits good linearity and gain over a wide range of reference voltages (see typical curves of Change in Linearity vs Reference Voltage and Change in Gain vs Reference Voltage). However, care must be taken when operating at low values of  $V_{REF}$  because of the reduced LSB step size and the resulting higher accuracy requirement placed on the converter. The following factors must be considered when operating at low  $V_{REF}$  values:

1. Offset
2. Noise
3. Conversion speed (CLK frequency)

### Offset with Reduced $V_{REF}$

The offset of the LTC1286 has a larger effect on the output code. When the ADC is operated with reduced reference voltage. The offset (which is typically a fixed voltage) becomes a larger fraction of an LSB as the size of the LSB is reduced. The typical curve of Change in Offset vs Reference Voltage shows how offset in LSBs is related to reference voltage for a typical value of  $V_{OS}$ . For example, a  $V_{OS}$  of  $122\mu\text{V}$  which is  $0.1\text{LSB}$  with a  $5\text{V}$  reference becomes  $0.5\text{LSB}$  with a  $1\text{V}$  reference and  $2.5\text{LSBs}$  with a

## APPLICATION INFORMATION

0.2V reference. If this offset is unacceptable, it can be corrected digitally by the receiving system or by offsetting the “-” input of the LTC1286.

### Noise with Reduced $V_{REF}$

The total input referred noise of the LTC1286 can be reduced to approximately 400 $\mu$ V peak-to-peak using a ground plane, good bypassing, good layout techniques and minimizing noise on the reference inputs. This noise is insignificant with a 5V reference but will become a larger fraction of an LSB as the size of the LSB is reduced.

For operation with a 5V reference, the 400 $\mu$ V noise is only 0.33LSB peak-to-peak. In this case, the LTC1286 noise will contribute virtually no uncertainty to the output code. However, for reduced references the noise may become a significant fraction of an LSB and cause undesirable jitter in the output code. For example, with a 2.5V reference this same 400 $\mu$ V noise is 0.66LSB peak-to-peak. This will reduce the range of input voltages over which a stable output code can be achieved by 1LSB. If the reference is further reduced to 1V, the 400 $\mu$ V noise becomes equal to 1.65LSBs and a stable code may be difficult to achieve. In this case averaging multiple readings may be necessary.

This noise data was taken in a very clean setup. Any setup induced noise (noise or ripple on  $V_{CC}$ ,  $V_{REF}$  or  $V_{IN}$ ) will add to the internal noise. The lower the reference voltage to be used the more critical it becomes to have a clean, noise free setup.

### Conversion Speed with Reduced $V_{REF}$

With reduced reference voltages, the LSB step size is reduced and the LTC1286 internal comparator overdrive is reduced. Therefore, it may be necessary to reduce the maximum CLK frequency when low values of  $V_{REF}$  are used.

## DYNAMIC PERFORMANCE

The LTC1286/LTC1298 have exceptional sampling capability. Fast Fourier Transform (FFT) test techniques are used to characterize the ADC's frequency response, dis-

tortion and noise at the rated throughput. By applying a low distortion sine wave and analyzing the digital output using an FFT algorithm, the ADC's spectral content can be examined for frequencies outside the fundamental. Figure 11 shows a typical LTC1286 plot.

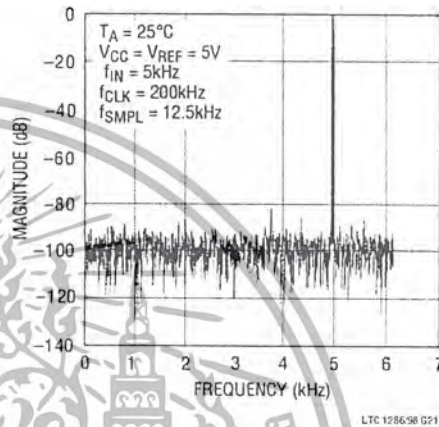


Figure 11. LTC1286 Non-Averaged, 4096 Point FFT Plot

### Signal-to-Noise Ratio

The Signal-to-Noise plus Distortion Ratio (S/N + D) is the ratio between the RMS amplitude of the fundamental input frequency to the RMS amplitude of all other frequency components at the ADC's output. The output is band limited to frequencies above DC and below one half the sampling frequency. Figure 12 shows a typical spectral content with a 12.5kHz sampling rate.

### Effective Number of Bits

The Effective Number of Bits (ENOBs) is a measurement of the resolution of an ADC and is directly related to S/(N+D) by the equation:

$$\text{ENOB} = [S/(N + D) - 1.76]/6.02$$

where S/(N + D) is expressed in dB. At the maximum sampling rate of 12.5kHz with a 5V supply, the LTC1286 maintains above 11 ENOBs at 10kHz input frequency. Above 10kHz the ENOBs gradually decline, as shown in Figure 12, due to increasing second harmonic distortion. The noise floor remains low.

## APPLICATION INFORMATION

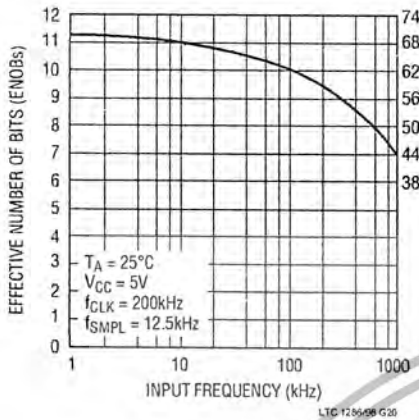


Figure 12. Effective Bits and S/(N + D) vs Input Frequency

### Total Harmonic Distortion

Total Harmonic Distortion (THD) is the ratio of the RMS sum of all harmonics of the input signal to the fundamental itself. The out-of-band harmonics alias into the frequency band between DC and half of the sampling frequency. THD is defined as:

$$\text{THD} = 20 \log \frac{\sqrt{V_2^2 + V_3^2 + V_4^2 + \dots + V_N^2}}{V_1}$$

where  $V_1$  is the RMS amplitude of the fundamental frequency and  $V_2$  through  $V_N$  are the amplitudes of the second through the  $N^{\text{th}}$  harmonics. The typical THD specification in the Dynamic Accuracy table includes the 2nd through 5th harmonics. With a 7kHz input signal, the LTC1286/LTC1298 have typical THD of 80dB with  $V_{CC} = 5V$ .

### Intermodulation Distortion

If the ADC input signal consists of more than one spectral component, the ADC transfer function nonlinearity can produce intermodulation distortion (IMD) in addition to THD. IMD is the change in one sinusoidal input caused by the presence of another sinusoidal input at a different frequency.

If two pure sine waves of frequencies  $f_a$  and  $f_b$  are applied to the ADC input, nonlinearities in the ADC transfer function can create distortion products at sum and difference frequencies of  $mf_a \pm nf_b$ , where  $m$  and  $n = 0, 1, 2, 3$ , etc. For example, the 2nd order IMD terms include  $(f_a + f_b)$  and  $(f_a - f_b)$  while 3rd order IMD terms include  $(2f_a + f_b)$ ,  $(2f_a - f_b)$ ,  $(f_a + 2f_b)$ , and  $(f_a - 2f_b)$ . If the two input sine waves are equal in magnitudes, the value (in dB) of the 2nd order IMD products can be expressed by the following formula:

$$\text{IMD}(f_a \pm f_b) = 20 \log \left[ \frac{\text{amplitude}(f_a \pm f_b)}{\text{amplitude at } f_a} \right]$$

For input frequencies of 5kHz and 6kHz, the IMD of the LTC1286/LTC1298 is 73dB with a 5V supply.

### Peak Harmonic or Spurious Noise

The peak harmonic or spurious noise is the largest spectral component excluding the input signal and DC. This value is expressed in dBs relative to the RMS value of a full-scale input signal.

### Full-Power and Full-Linear Bandwidth

The full-power bandwidth is that input frequency at which the amplitude of the reconstructed fundamental is reduced by 3dB for a full-scale input.

The full-linear bandwidth is the input frequency at which the effective bits rating of the ADC falls to 11 bits. Beyond this frequency, distortion of the sampled input signal increases. The LTC1286/LTC1298 have been designed to optimize input bandwidth, allowing the ADCs to undersample input signals with frequencies above the converters' Nyquist Frequency.

## TYPICAL APPLICATIONS

### MICROPROCESSOR INTERFACES

The LTC1286/LTC1298 can interface directly without external hardware to most popular microprocessor (MPU) synchronous serial formats (see Table 1). If an MPU without a dedicated serial port is used, then 3 or 4 of the MPU's parallel port lines can be programmed to form the serial link to the LTC1286/LTC1298. Included here is one serial interface example and one example showing a parallel port programmed to form the serial interface.

#### Motorola SPI (MC68HC11)

The MC68HC11 has been chosen as an example of an MPU with a dedicated serial port. This MPU transfers data MSB-first and in 8-bit increments. The  $D_{IN}$  word sent to the data register starts with the SPI process. With three 8-bit transfers, the A/D result is read into the MPU. The second 8-bit transfer clocks B11 through B8 of the A/D conversion result into the processor. The third 8-bit transfer clocks the remaining bits, B7 through B0, into the MPU. The data is right justified into two memory locations. ANDing the second byte with  $0F_{HEX}$  clears the four most significant bits. This operation was not included in the code. It can be inserted in the data gathering loop or outside the loop when the data is processed.

#### MC68HC11 Code

In this example the  $D_{IN}$  word configures the input MUX for a single-ended input to be applied to CHO. The conversion result is output MSB-first.

**Table 1. Microprocessor with Hardware Serial Interfaces Compatible with the LTC1286/LTC1298**

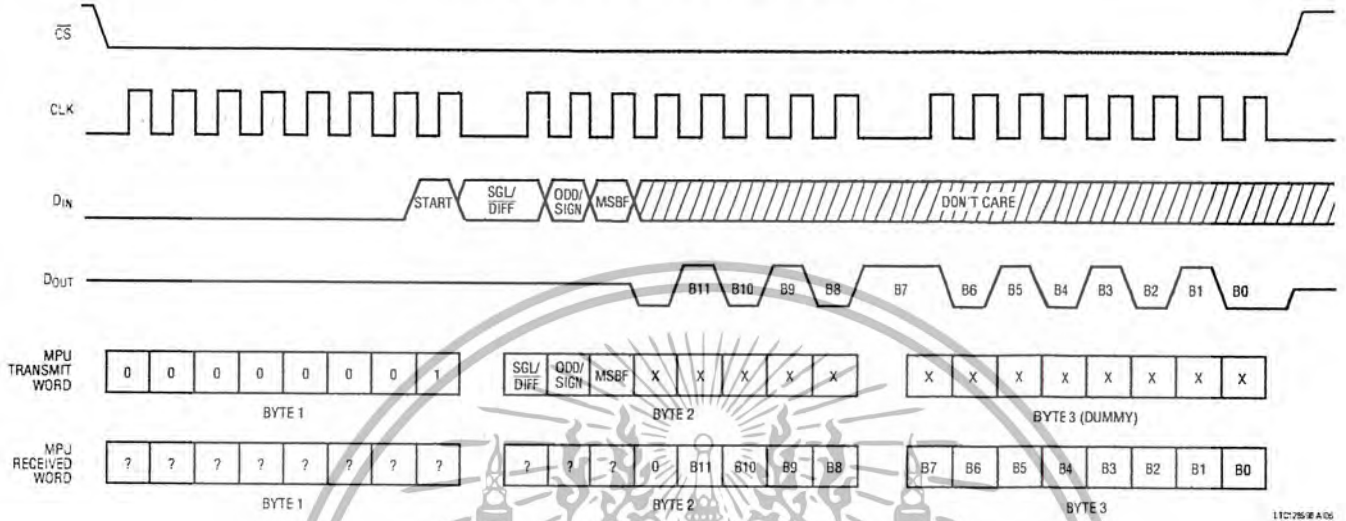
PART NUMBER	TYPE OF INTERFACE
<b>Motorola</b>	
MC6805S2,S3	SPI
MC68HC11	SPI
MC68HC05	SPI
<b>RCA</b>	
CDP68HC05	SPI
<b>Hitachi</b>	
HD6305	SCI Synchronous
HD63705	SCI Synchronous
HD6301	SCI Synchronous
HD63701	SCI Synchronous
HD6303	SCI Synchronous
HD64180	CSI/O
<b>National Semiconductor</b>	
COP400 Family	MICROWIRE <sup>†</sup>
COP800 Family	MICROWIRE/PLUS <sup>†</sup>
NS8050U	MICROWIRE/PLUS <sup>†</sup>
HPC16000 Family	MICROWIRE/PLUS <sup>†</sup>
<b>Texas Instruments</b>	
TMS7002	Serial Port
TMS7042	Serial Port
TMS70C02	Serial Port
TMS70C42	Serial Port
TMS32011	Serial Port
TMS32020	Serial Port
<b>Intel</b>	
8051	Bit Manipulation on Parallel Port

<sup>†</sup> Requires external hardware

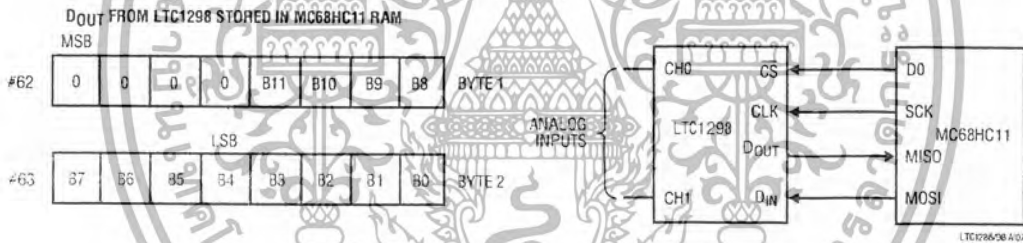
MICROWIRE and MICROWIRE/PLUS are trademarks of National Semiconductor Corp.

# TYPICAL APPLICATIONS

Timing Diagram for Interface to the MC68HC11



Hardware and Software Interface to the MC68HC11



LABEL	MNEMONIC	OPERAND	COMMENTS	LABEL	MNEMONIC	OPERAND	COMMENTS
	LDA	#\$50	CONFIGURATION DATA FOR SPCR	WAIT1	BPL	WAIT1	CHECK IF TRANSFER IS DONE
	STAA	\$1028	LOAD DATA INTO SPCR (\$1028)	LDA	\$51		LOAD DIN INTO ACC A FROM \$51
	LDA	#\$1B	CONFIG. DATA FOR PORT D DDR	STAA	\$102A		LOAD DIN INTO SPI, START SCK
	STAA	\$1009	LOAD DATA INTO PORT D DDR	WAIT2	LDA	\$1029	CHECK SPI STATUS REG
	LDA	#\$01	LOAD DIN WORD INTO ACC A	BPL	WAIT2		CHECK IF TRANSFER IS DONE
	STAA	\$50	LOAD DIN DATA INTO \$50	LDA	\$102A		LOAD LTC1291 MSBs INTO ACC A
	LDA	#\$A0	LOAD DIN WORD INTO ACC A	STAA	\$62		STORE MSBs IN \$62
	STAA	\$51	LOAD DIN DATA INTO \$51	LDA	\$52		LOAD DUMMY INTO ACC A FROM \$52
	LDA	#\$00	LOAD DUMMY DIN WORD INTO ACC A	STAA	\$102A		LOAD DUMMY DIN INTO SPI, START SCK
	STAA	\$52	LOAD DUMMY DIN DATA INTO \$52	WAIT3	LDA	\$1029	CHECK SPI STATUS REG
	LDX	#\$1000	LOAD INDEX REGISTER X WITH \$1000	BPL	WAIT3		CHECK IF TRANSFER IS DONE
LOOP	BCLR	\$08,X,#\$01	DO GOES LOW (CS GOES LOW)	BSET	\$08,X#\$01		DO GOES HIGH (CS GOES HIGH)
	LDA	\$50	LOAD DIN INTO ACC A FROM \$50	LDA	\$102A		LOAD LTC1291 LSBs IN ACC
	STAA	\$102A	LOAD DIN INTO SPI, START SCK	STAA	\$63		STORE LSBs IN \$63
	LDA	\$1029	CHECK SPI STATUS REG	JMP	LOOP		START NEXT CONVERSION

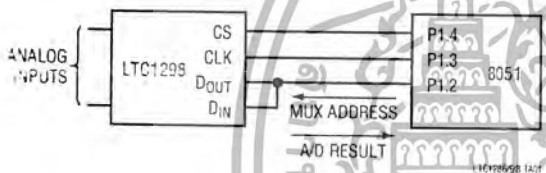
## TYPICAL APPLICATIONS

### Interfacing to the Parallel Port of the INTEL 8051 Family

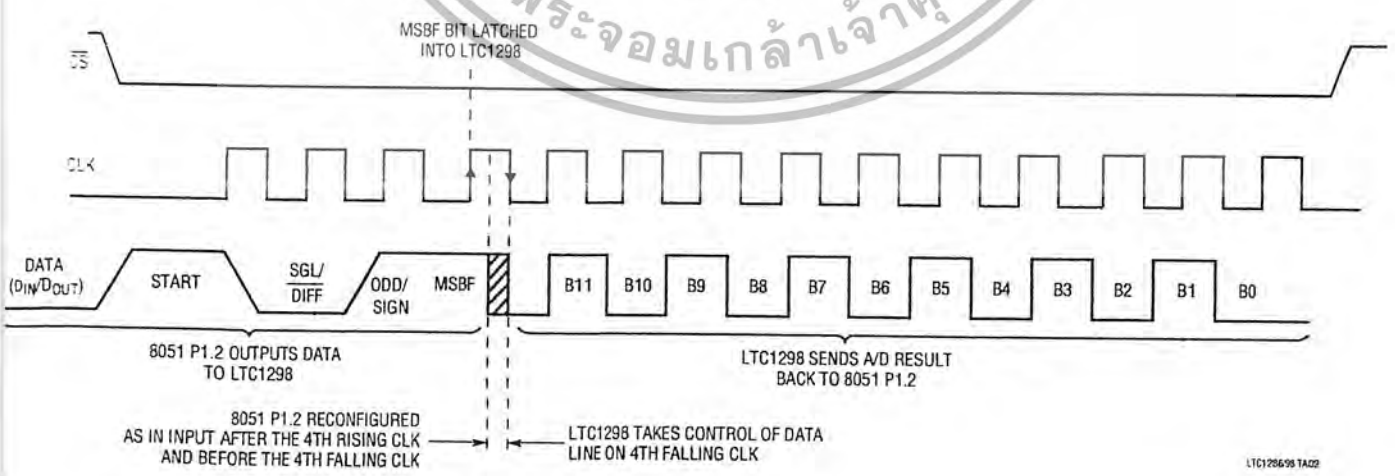
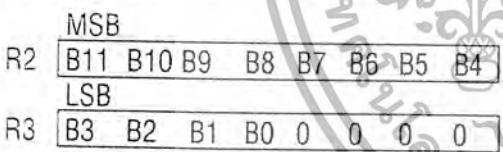
The Intel 8051 has been chosen to demonstrate the interface between the LTC1298 and parallel port microprocessors. Normally the CS, CLK and D<sub>IN</sub> signals would be generated on 3 port lines and the D<sub>OUT</sub> signal read on a 4th port line. This works very well. However, we will demonstrate here an interface with the D<sub>IN</sub> and D<sub>OUT</sub> of the LTC1298 tied together as described in the SERIAL INTERFACE section. This saves one wire.

The 8051 first sends the start bit and MUX address to the LTC1298 over the data line connected to P1.2. Then P1.2 is reconfigured as an input (by writing to it a one) and the 8051 reads back the 12-bit A/D result over the same data line.

LABEL	MNEMONIC	OPERAND	COMMENTS
LOOP 1	MOV	A, #FFH	D <sub>IN</sub> word for LTC1298
	SETB	P1.4	Make sure CS is high
	CLR	P1.4	CS goes low
	MOV	R4, #04	Load counter
LOOP 2	RLC	A	Rotate D <sub>IN</sub> bit into Carry
	CLR	P1.3	SCLK goes low
	MOV	P1.2, C	Output D <sub>IN</sub> bit to LTC1298
	SETB	P1.3	SCLK goes high
LOOP 3	DJNZ	R4, LOOP 1	Next bit
	MOV	P1, #04	Bit 2 becomes an input
	CLR	P1.3	SCLK goes low
	MOV	R4, #09	Load counter
LOOP 4	MOV	C, P1.2	Read data bit into Carry
	RLC	A	Rotate data bit into Acc.
	SETB	P1.3	SCLK goes high
	CLR	P1.3	SCLK goes low
LOOP 5	DJNZ	R4, LOOP 2	Next bit
	MOV	R2, A	Store MSBs in R2
	CLR	A	Clear Acc.
	MOV	R4, #04	Load counter
LOOP 6	MOV	C, P1.2	Read data bit into Carry
	RLC	A	Rotate data bit into Acc.
	SETB	P1.3	SCLK goes high
	CLR	P1.3	SCLK goes low
LOOP 7	DJNZ	R4, LOOP 3	Next bit
	MOV	R4, #04	Load counter
	RRC	A	Rotate right into Acc.
	DJNZ	R4, LOOP 4	Next Rotate
LOOP 8	MOV	R3, A	Store LSBs in R3
	SETB	P1.4	CS goes high



D<sub>OUT</sub> FROM 1298 STORED IN 8051 RAM



LTC1286/98 TA02

## TYPICAL APPLICATIONS

### A "Quick Look" Circuit for the LTC1286

Users can get a quick look at the function and timing of the LTC1286 by using the following simple circuit (Figure 13).  $V_{REF}$  is tied to  $V_{CC}$ .  $V_{IN}$  is applied to the +IN input and the -IN input is tied to the ground.  $\overline{CS}$  is driven at 1/16 the clock rate by the 74C161 and  $D_{OUT}$  outputs the data. The output data from the  $D_{OUT}$  pin can be viewed on an oscilloscope that is set up to trigger on the falling edge of  $\overline{CS}$  (Figure 14). Note the LSB data is partially clocked out before  $\overline{CS}$  goes high.

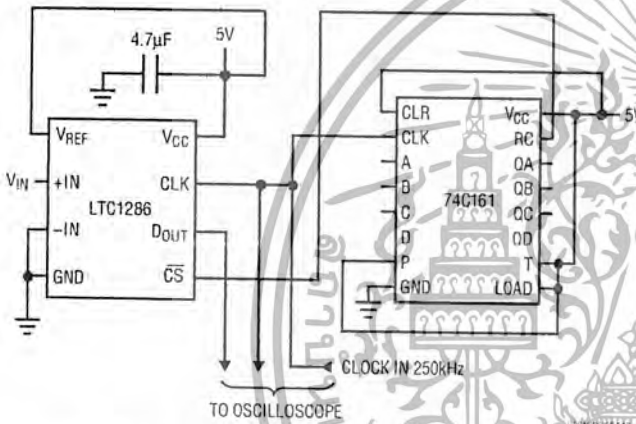


Figure 13. "Quick Look" Circuit for the LTC1286

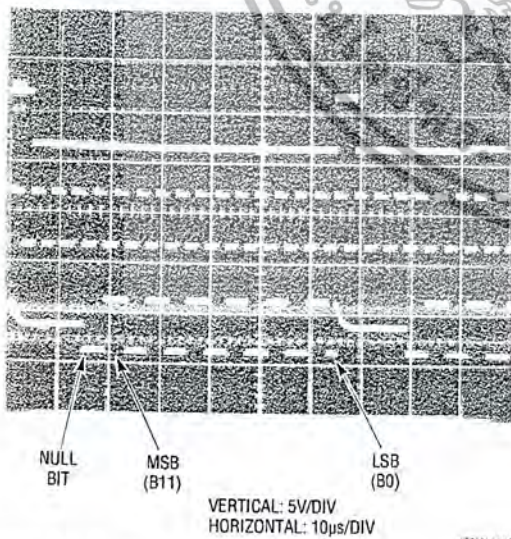


Figure 14. Scope Trace the LTC1286 "Quick Look" Circuit Showing A/D Output 1010101010 (AAA<sub>HEX</sub>)

### Micropower Battery Voltage Monitor

A common problem in battery systems is battery voltage monitoring. This circuit monitors the 10 cell stack of NiCad or NiMH batteries found in laptop computers. It draws only 67µA from the 5V supply at  $f_{SMPL} = 0.1\text{kHz}$  and 25µA to 55µA from the battery. The 12-bits of resolution of the LTC1286 are positioned over the desired range of 8V to 16V. This is easily accomplished by using the ADC's differential inputs. Tying the -input to the reference gives an ADC input span of  $V_{REF}$  to  $2V_{REF}$  (2.5V to 5V). The resistor divider then scales the input voltage for 8V to 16V.

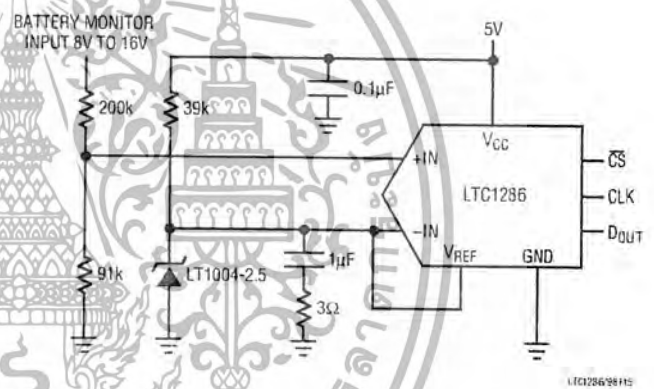
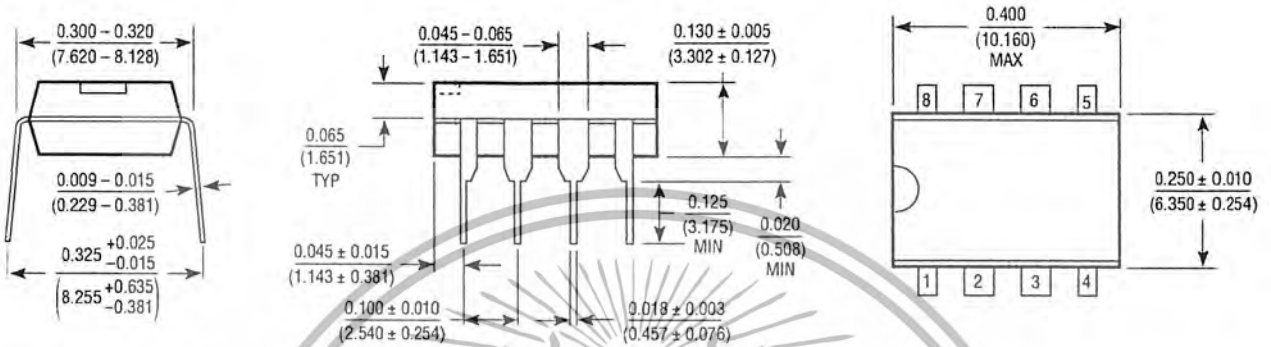


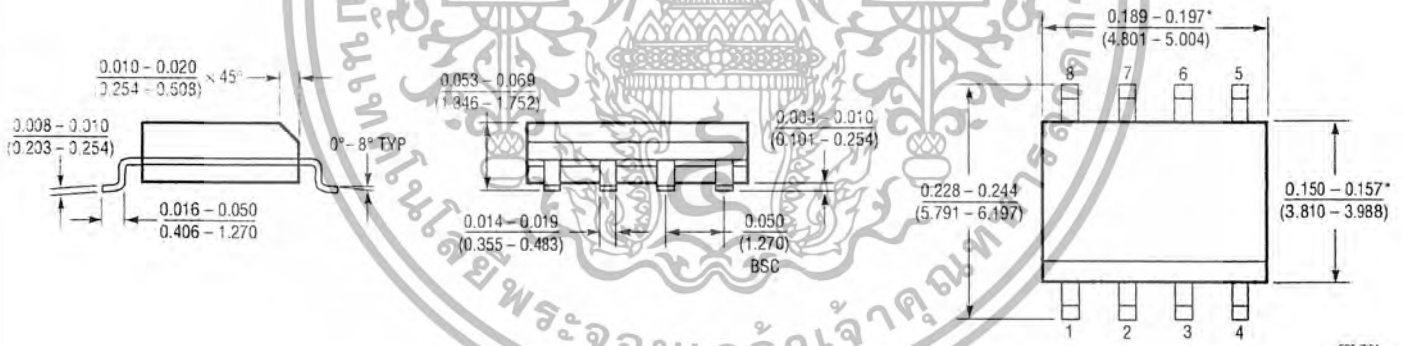
Figure 15. Micropower Battery Voltage Monitor

**PACKAGE DESCRIPTION** Dimensions in inches (millimeters) unless otherwise noted.

**N8 Package  
8-Lead Plastic DIP**



**S8 Package  
8-Lead Plastic SOIC**



\*THESE DIMENSIONS DO NOT INCLUDE MOLD FLASH OR PROTRUSIONS. MOLD FLASH OR PROTRUSIONS SHALL NOT EXCEED 0.006 INCH (0.15mm).

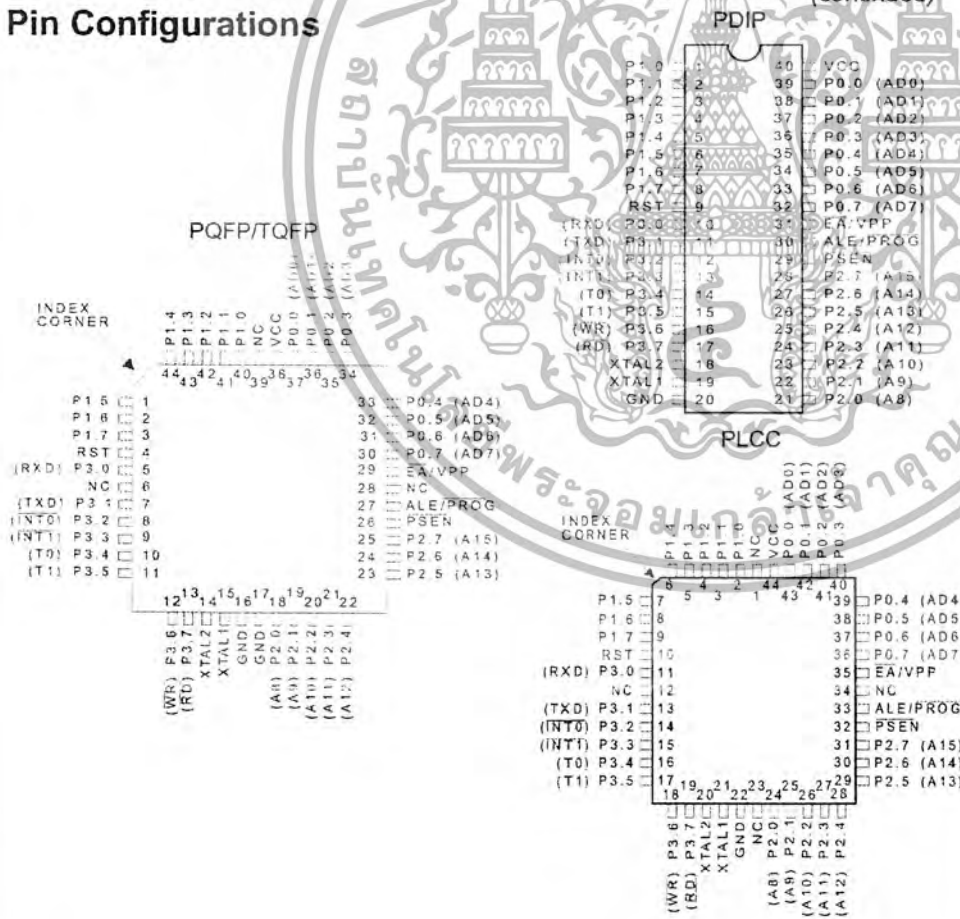
## Features

- Compatible with MCS-51™ Products
- 4K Bytes of In-System Reprogrammable Flash Memory
  - Endurance: 1,000 Write/Erase Cycles
- Fully Static Operation: 0 Hz to 24 MHz
- Three-Level Program Memory Lock
- 128 x 8-Bit Internal RAM
- 32 Programmable I/O Lines
- Two 16-Bit Timer/Counters
- Six Interrupt Sources
- Programmable Serial Channel
- Low Power Idle and Power Down Modes

## Description

The AT89C51 is a low-power, high-performance CMOS 8-bit microcomputer with 4K bytes of Flash Programmable and Erasable Read Only Memory (PEROM). The device is manufactured using Atmel's high density nonvolatile memory technology and is compatible with the industry standard MCS-51™ instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with Flash on a monolithic chip, the Atmel AT89C51 is a powerful microcomputer which provides a highly flexible and cost effective solution to many embedded control applications.

## Pin Configurations



0265F-A-12/97



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



The AT89C51 provides the following standard features: 4K bytes of Flash, 128 bytes of RAM, 32 I/O lines, two 16-bit timer/counters, a five vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator and clock circuitry. In addition, the AT89C51 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port and interrupt system to continue functioning. The Power Down Mode saves the RAM contents but freezes the oscillator disabling all other chip functions until the next hardware reset.

## Pin Description

**V<sub>CC</sub>**  
Supply voltage.

**GND**  
Ground.

**Port 0**  
Port 0 is an 8-bit open drain bidirectional I/O port. As an output port each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 may also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode P0 has internal pullups.

Port 0 also receives the code bytes during Flash programming, and outputs the code bytes during program verification. External pullups are required during program verification.

**Port 1**  
Port 1 is an 8-bit bidirectional I/O port with internal pullups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I<sub>IL</sub>) because of the internal pullups.

Port 1 also receives the low-order address bytes during Flash programming and verification.

**Port 2**  
Port 2 is an 8-bit bidirectional I/O port with internal pullups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I<sub>IL</sub>) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application it uses strong internal pullups

when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

**Port 3**  
Port 3 is an 8-bit bidirectional I/O port with internal pullups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I<sub>IL</sub>) because of the pullups.

Port 3 also serves the functions of various special features of the AT89C51 as listed below:

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	INT0 (external interrupt 0)
P3.3	INT1 (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	WR (external data memory write strobe)
P3.7	RD (external data memory read strobe)

Port 3 also receives some control signals for Flash programming and verification.

**RST**  
Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

**ALE/PROG**  
Address Latch Enable output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input (PROG) during Flash programming.

In normal operation ALE is emitted at a constant rate of 1/6 the oscillator frequency, and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external Data Memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

**PSEN**  
Program Store Enable is the read strobe to external program memory.



When the AT89C51 is executing code from external program memory, PSEN is activated twice each machine cycle, except that two PSEN activations are skipped during each access to external data memory.

**$\overline{EA}/V_{PP}$**   
 External Access Enable.  $\overline{EA}$  must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed,  $\overline{EA}$  will be internally latched on reset.

$\overline{EA}$  should be strapped to  $V_{CC}$  for internal program executions.

This pin also receives the 12-volt programming enable voltage ( $V_{PP}$ ) during Flash programming, for parts that require 12-volt  $V_{PP}$ .

**XTAL1**  
 Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

**XTAL2**  
 Output from the inverting oscillator amplifier.

### Oscillator Characteristics

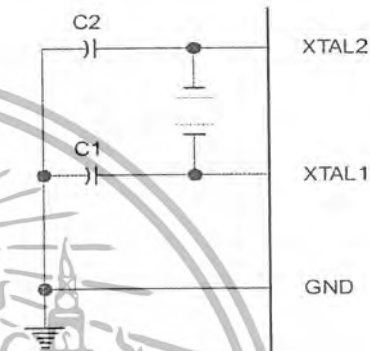
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier which can be configured for use as an on-chip oscillator, as shown in Figure 1. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven as shown in Figure 2. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

### Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

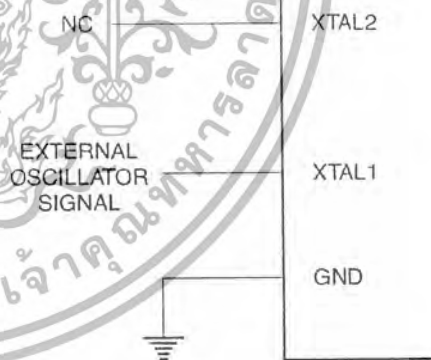
It should be noted that when idle is terminated by a hardware reset, the device normally resumes program execution, from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when Idle is terminated by reset, the instruction following the one that invokes Idle should not be one that writes to a port pin or to external memory.

Figure 1. Oscillator Connections



Note: C1, C2 = 30 pF ± 10 pF for Crystals  
 = 40 pF ± 10 pF for Ceramic Resonators

Figure 2. External Clock Drive Configuration



### Status of External Pins During Idle and Power Down Modes

Mode	Program Memory	ALE	PSEN	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power Down	Internal	0	0	Data	Data	Data	Data
Power Down	External	0	0	Float	Data	Data	Data

**Power Down Mode**

In the power down mode the oscillator is stopped, and the instruction that invokes power down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power down mode is terminated. The only exit from power down is a hardware reset. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V<sub>CC</sub> is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

**Lock Bit Protection Modes**

	Program Lock Bits			Protection Type
	LB1	LB2	LB3	
1	U	U	U	No program lock features.
2	P	U	U	MOVC instructions executed from external program memory are disabled from fetching code bytes from internal memory, EA is sampled and latched on reset, and further programming of the Flash is disabled.
3	P	P	U	Same as mode 2, also verify is disabled.
4	P	P	P	Same as mode 3, also external execution is disabled.

**Programming the Flash**

The AT89C51 is normally shipped with the on-chip Flash memory array in the erased state (that is, contents = FFH) and ready to be programmed. The programming interface accepts either a high-voltage (12-volt) or a low-voltage (V<sub>CC</sub>) program enable signal. The low voltage programming mode provides a convenient way to program the AT89C51 inside the user's system, while the high-voltage programming mode is compatible with conventional third party Flash or EPROM programmers.

The AT89C51 is shipped with either the high-voltage or low-voltage programming mode enabled. The respective top-side marking and device signature codes are listed in the following table.

	V <sub>PP</sub> = 12V	V <sub>PP</sub> = 5V
Top-Side Mark	AT89C51 xxxx yyww	AT89C51 xxxx-5 yyww
Signature	(030H)=1EH (031H)=51H (032H)=FFH	(030H)=1EH (031H)=51H (032H)=05H

The AT89C51 code memory array is programmed byte-by-byte in either programming mode. *To program any non-blank byte in the on-chip Flash Memory, the entire memory must be erased using the Chip Erase Mode.*

**Program Memory Lock Bits**

On the chip are three lock bits which can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the table below:

When lock bit 1 is programmed, the logic level at the EA pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value, and holds that value until reset is activated. It is necessary that the latched value of EA be in agreement with the current logic level at that pin in order for the device to function properly.

**Programming Algorithm:** Before programming the AT89C51, the address, data and control signals should be set up according to the Flash programming mode table and Figures 3 and 4. To program the AT89C51, take the following steps.

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise EA/V<sub>PP</sub> to 12V for the high-voltage programming mode.
5. Pulse ALE/PROG once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 1.5 ms. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

**Data Polling:** The AT89C51 features Data Polling to indicate the end of a write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written datum on PO.7. Once the write cycle has been completed, true data are valid on all outputs, and the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

**Ready/Busy:** The progress of byte programming can also be monitored by the RDY/BSY output signal. P3.4 is pulled low after ALE goes high during programming to indicate BUSY. P3.4 is pulled high again when programming is done to indicate READY.





**Program Verify:** If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The lock bits cannot be verified directly. Verification of the lock bits is achieved by observing that their features are enabled.

**Chip Erase:** The entire Flash array is erased electrically by using the proper combination of control signals and by holding ALE/PROG low for 10 ms. The code array is written with all "1"s. The chip erase operation must be executed before the code memory can be re-programmed.

**Reading the Signature Bytes:** The signature bytes are read by the same procedure as a normal verification of locations 030H,

031H, and 032H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

- (030H) = 1EH indicates manufactured by Atmel
- (031H) = 51H indicates 89C51
- (032H) = FFH indicates 12V programming
- (032H) = 05H indicates 5V programming

### Programming Interface

Every code byte in the Flash array can be written and the entire array can be erased by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

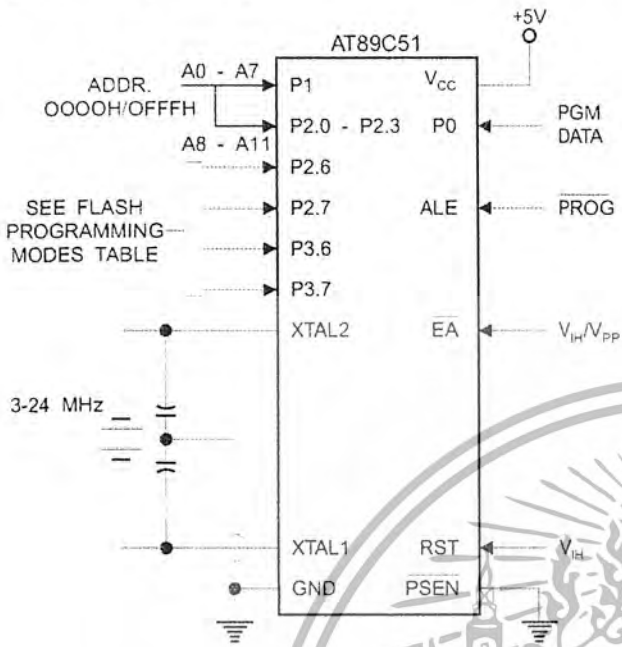
### Flash Programming Modes

Mode	RST	PSEN	ALE/PROG	EA/V <sub>PP</sub>	P2.6	P2.7	P3.6	P3.7
Write Code Data	H	L	H	H/12V	L	H	H	H
Read Code Data	H	L	H	H	L	L	H	H
Write Lock	Bit - 1	H	L	H/12V	H	H	H	H
	Bit - 2	H	L	H/12V	H	H	L	L
	Bit - 3	H	L	H/12V	H	L	H	L
Chip Erase	H	L	(1)	H/12V	H	L	L	L
Read Signature Byte	H	L	H	H	L	L	L	L

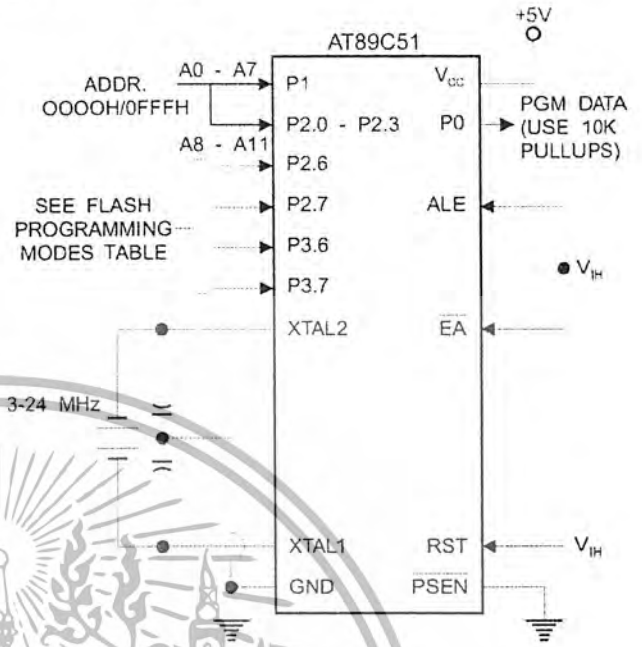
Note: 1. Chip Erase requires a 10-ms PROG pulse.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Figure 3. Programming the Flash**



**Figure 4. Verifying the Flash**



## Flash Programming and Verification Characteristics

$T_A = 0^\circ\text{C to } 70^\circ\text{C}$ ,  $V_{CC} = 5.0 \pm 10\%$

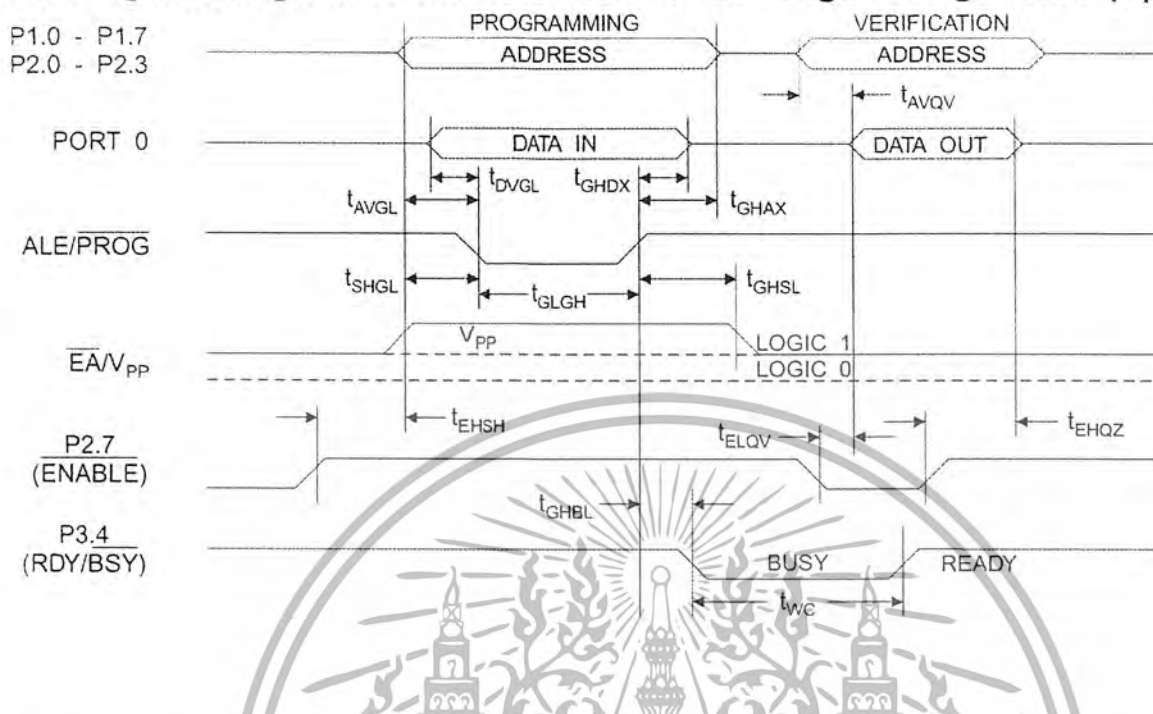
Symbol	Parameter	Min	Max	Units
$V_{PP}^{(1)}$	Programming Enable Voltage	11.5	12.5	V
$I_{PP}^{(1)}$	Programming Enable Current		1.0	mA
$1/t_{CLCL}$	Oscillator Frequency	3	24	MHz
$t_{AVGL}$	Address Setup to $\overline{\text{PROG}}$ Low	$48t_{CLCL}$		
$t_{GHAX}$	Address Hold After $\overline{\text{PROG}}$	$48t_{CLCL}$		
$t_{DVGL}$	Data Setup to $\overline{\text{PROG}}$ Low	$48t_{CLCL}$		
$t_{GHDX}$	Data Hold After $\overline{\text{PROG}}$	$48t_{CLCL}$		
$t_{EHS}$	P2.7 (ENABLE) High to $V_{PP}$	$48t_{CLCL}$		
$t_{SHGL}$	$V_{PP}$ Setup to $\overline{\text{PROG}}$ Low	10		$\mu\text{s}$
$t_{GHSL}^{(1)}$	$V_{PP}$ Hold After $\overline{\text{PROG}}$	10		$\mu\text{s}$
$t_{GLGH}$	$\overline{\text{PROG}}$ Width	1	110	$\mu\text{s}$
$t_{AVQV}$	Address to Data Valid		$48t_{CLCL}$	
$t_{ELQV}$	$\overline{\text{ENABLE}}$ Low to Data Valid		$48t_{CLCL}$	
$t_{EHQZ}$	Data Float After $\overline{\text{ENABLE}}$	0	$48t_{CLCL}$	
$t_{GHBL}$	$\overline{\text{PROG}}$ High to $\overline{\text{BUSY}}$ Low		1.0	$\mu\text{s}$
$t_{WC}$	Byte Write Cycle Time		2.0	ms

Note: 1. Only used in 12-volt programming mode.

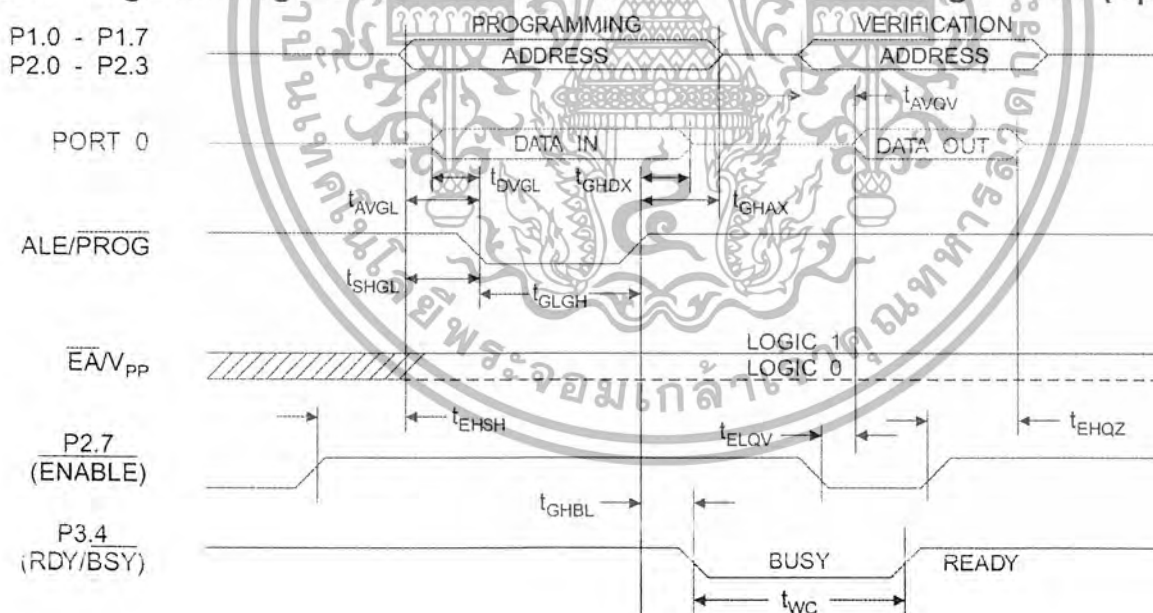


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Flash Programming and Verification Waveforms - High Voltage Mode ( $V_{PP} = 12V$ )



## Flash Programming and Verification Waveforms - Low Voltage Mode ( $V_{PP} = 5V$ )



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**Absolute Maximum Ratings\***

Operating Temperature.....	-55°C to +125°C
Storage Temperature.....	-65°C to +150°C
Voltage on Any Pin with Respect to Ground.....	-1.0V to +7.0V
Maximum Operating Voltage.....	6.6V
DC Output Current.....	15.0 mA

\*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

**DC Characteristics**

T<sub>A</sub> = -40°C to 85°C, V<sub>CC</sub> = 5.0V ± 20% (unless otherwise noted)

Symbol	Parameter	Condition	Min	Max	Units
V <sub>IL</sub>	Input Low Voltage	(Except $\bar{E}A$ )	-0.5	0.2 V <sub>CC</sub> - 0.1	V
V <sub>IL1</sub>	Input Low Voltage ( $\bar{E}A$ )		-0.5	0.2 V <sub>CC</sub> - 0.3	V
V <sub>IH</sub>	Input High Voltage	(Except XTAL1, RST)	0.2 V <sub>CC</sub> + 0.9	V <sub>CC</sub> + 0.5	V
V <sub>IH1</sub>	Input High Voltage	(XTAL1, RST)	0.7 V <sub>CC</sub>	V <sub>CC</sub> + 0.5	V
V <sub>OL</sub>	Output Low Voltage <sup>(1)</sup> (Ports 1,2,3)	I <sub>OL</sub> = 1.6 mA		0.45	V
V <sub>OL1</sub>	Output Low Voltage <sup>(1)</sup> (Port 0, ALE, $\bar{P}SEN$ )	I <sub>OL</sub> = 3.2 mA		0.45	V
V <sub>OH</sub>	Output High Voltage (Ports 1,2,3, ALE, $\bar{P}SEN$ )	I <sub>OH</sub> = -60 μA, V <sub>CC</sub> = 5V ± 10%	2.4		V
		I <sub>OH</sub> = -25 μA	0.75 V <sub>CC</sub>		V
		I <sub>OH</sub> = -10 μA	0.9 V <sub>CC</sub>		V
V <sub>OH1</sub>	Output High Voltage (Port 0 in External Bus Mode)	I <sub>OH</sub> = -800 μA, V <sub>CC</sub> = 5V ± 10%	2.4		V
		I <sub>OH</sub> = -300 μA	0.75 V <sub>CC</sub>		V
		I <sub>OH</sub> = -80 μA	0.9 V <sub>CC</sub>		V
I <sub>IL</sub>	Logical 0 Input Current (Ports 1,2,3)	V <sub>IN</sub> = 0.45V		-50	μA
I <sub>TL</sub>	Logical 1 to 0 Transition Current (Ports 1,2,3)	V <sub>IN</sub> = 2V, V <sub>CC</sub> = 5V ± 10%		-650	μA
I <sub>LI</sub>	Input Leakage Current (Port 0, $\bar{E}A$ )	0.45 < V <sub>IN</sub> < V <sub>CC</sub>		±10	μA
RRST	Reset Pulldown Resistor		50	300	KΩ
C <sub>IO</sub>	Pin Capacitance	Test Freq. = 1 MHz, T <sub>A</sub> = 25°C		10	pF
I <sub>CC</sub>	Power Supply Current	Active Mode, 12 MHz		20	mA
		Idle Mode, 12 MHz		5	mA
	Power Down Mode <sup>(2)</sup>	V <sub>CC</sub> = 6V		100	μA
		V <sub>CC</sub> = 3V		40	μA

- Notes: 1. Under steady state (non-transient) conditions, I<sub>OL</sub> must be externally limited as follows:  
 Maximum I<sub>OL</sub> per port pin: 10 mA  
 Maximum I<sub>OL</sub> per 8-bit port: Port 0: 26 mA  
 Ports 1, 2, 3: 15 mA  
 Maximum total I<sub>OL</sub> for all output pins: 71 mA  
 If I<sub>OL</sub> exceeds the test condition, V<sub>OL</sub> may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.
2. Minimum V<sub>CC</sub> for Power Down is 2V.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## AC Characteristics

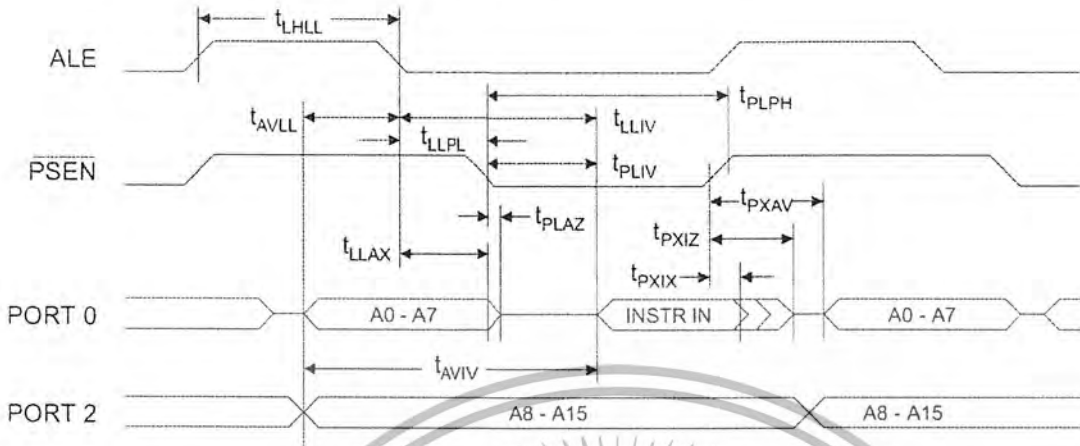
(Under Operating Conditions; Load Capacitance for Port 0, ALE/PROG, and PSEN = 100 pF; Load Capacitance for all other outputs = 80 pF)

## External Program and Data Memory Characteristics

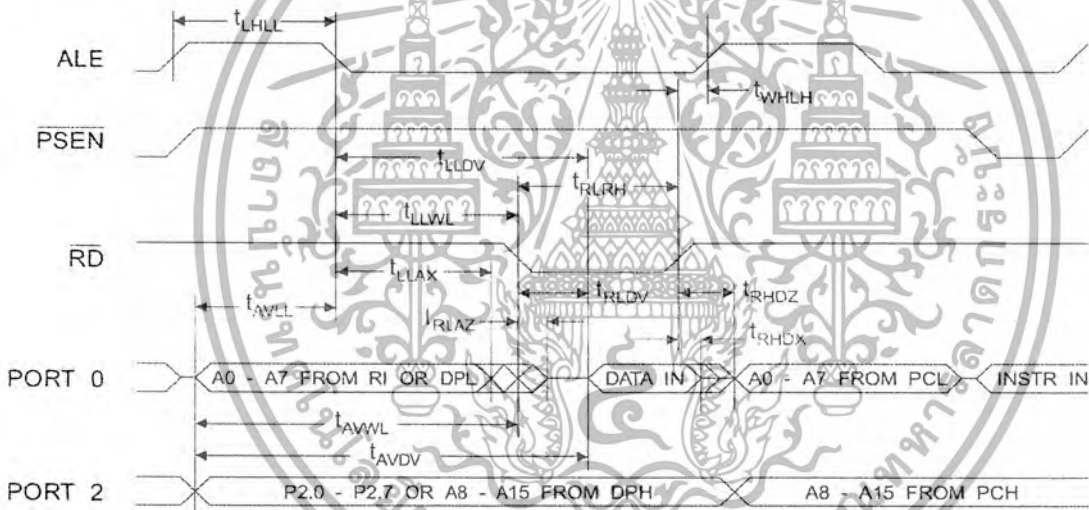
Symbol	Parameter	12 MHz Oscillator		16 to 24 MHz Oscillator		Units
		Min	Max	Min	Max	
1/t <sub>CLCL</sub>	Oscillator Frequency			0	24	MHz
t <sub>LHLL</sub>	ALE Pulse Width	127		2t <sub>CLCL</sub> -40		ns
t <sub>AVLL</sub>	Address Valid to ALE Low	43		t <sub>CLCL</sub> -13		ns
t <sub>LLAX</sub>	Address Hold After ALE Low	48		t <sub>CLCL</sub> -20		ns
t <sub>LLIV</sub>	ALE Low to Valid Instruction In		233		4t <sub>CLCL</sub> -65	ns
t <sub>LLPL</sub>	ALE Low to PSEN Low	43		t <sub>CLCL</sub> -13		ns
t <sub>PLPH</sub>	PSEN Pulse Width	205		3t <sub>CLCL</sub> -20		ns
t <sub>PLIV</sub>	PSEN Low to Valid Instruction In		145		3t <sub>CLCL</sub> -45	ns
t <sub>PIXI</sub>	Input Instruction Hold After PSEN	0		0		ns
t <sub>PIXZ</sub>	Input Instruction Float After PSEN		59		t <sub>CLCL</sub> -10	ns
t <sub>PXAV</sub>	PSEN to Address Valid	75		t <sub>CLCL</sub> -8		ns
t <sub>AVIV</sub>	Address to Valid Instruction In		312		5t <sub>CLCL</sub> -55	ns
t <sub>PLAZ</sub>	PSEN Low to Address Float		10		10	ns
t <sub>RLRH</sub>	RD Pulse Width	400		6t <sub>CLCL</sub> -100		ns
t <sub>WLWH</sub>	WR Pulse Width	400		6t <sub>CLCL</sub> -100		ns
t <sub>RLDV</sub>	RD Low to Valid Data In		252		5t <sub>CLCL</sub> -90	ns
t <sub>RHDX</sub>	Data Hold After RD	0		0		ns
t <sub>RHDZ</sub>	Data Float After RD		97		2t <sub>CLCL</sub> -28	ns
t <sub>LLDV</sub>	ALE Low to Valid Data In		517		8t <sub>CLCL</sub> -150	ns
t <sub>AVDV</sub>	Address to Valid Data In		585		9t <sub>CLCL</sub> -165	ns
t <sub>LLWL</sub>	ALE Low to RD or WR Low	200	300	3t <sub>CLCL</sub> -50	3t <sub>CLCL</sub> +50	ns
t <sub>AWWL</sub>	Address to RD or WR Low	203		4t <sub>CLCL</sub> -75		ns
t <sub>QVWX</sub>	Data Valid to WR Transition	23		t <sub>CLCL</sub> -20		ns
t <sub>QVWH</sub>	Data Valid to WR High	433		7t <sub>CLCL</sub> -120		ns
t <sub>WHQX</sub>	Data Hold After WR	33		t <sub>CLCL</sub> -20		ns
t <sub>RLAZ</sub>	RD Low to Address Float		0		0	ns
t <sub>WHLH</sub>	RD or WR High to ALE High	43	123	t <sub>CLCL</sub> -20	t <sub>CLCL</sub> +25	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

External Program Memory Read Cycle

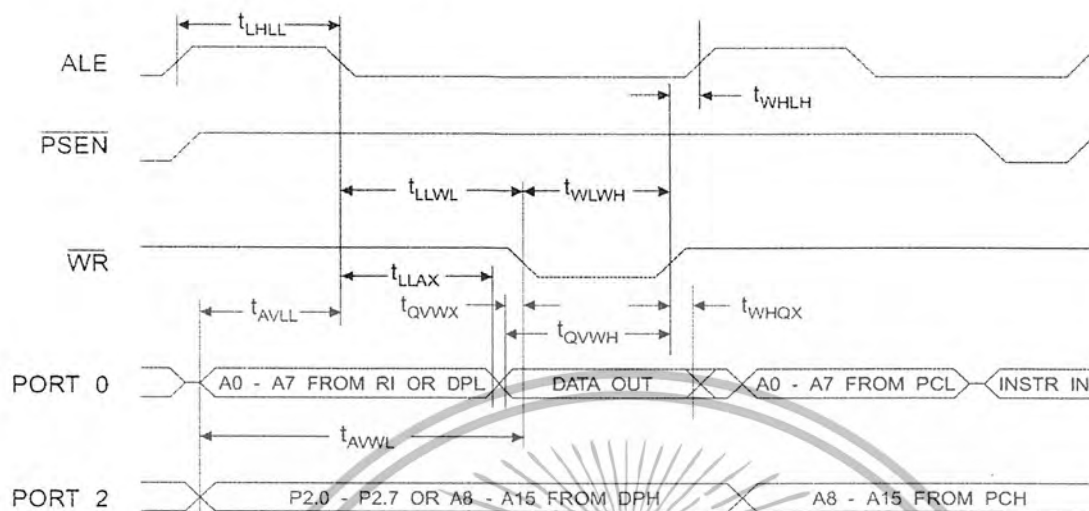


External Data Memory Read Cycle

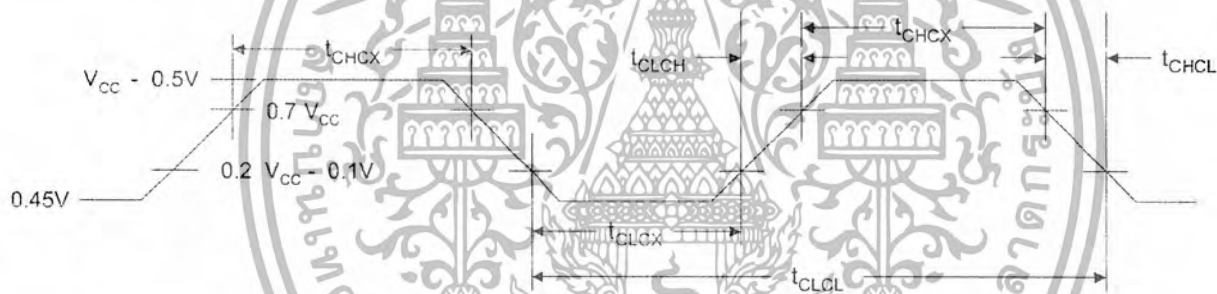


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## External Data Memory Write Cycle



## External Clock Drive Waveforms



## External Clock Drive

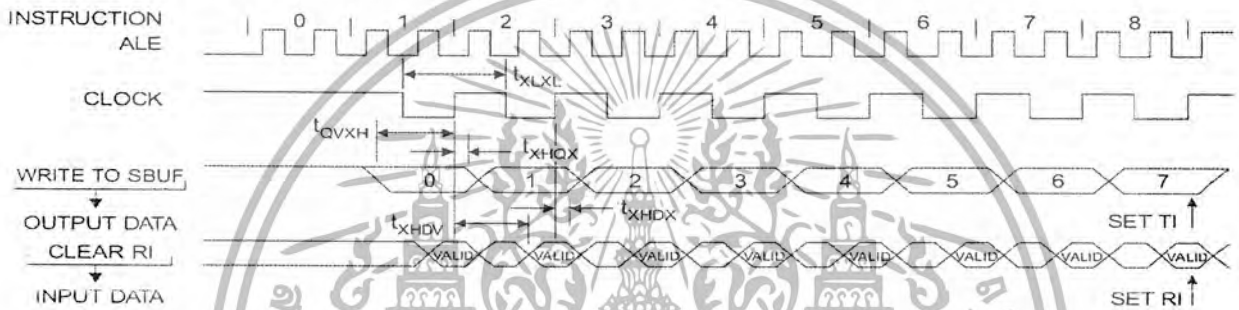
Symbol	Parameter	Min	Max	Units
$1/t_{CLCL}$	Oscillator Frequency	0	24	MHz
$t_{CLCL}$	Clock Period	41.6		ns
$t_{CHCX}$	High Time	15		ns
$t_{CLCX}$	Low Time	15		ns
$t_{CLCH}$	Rise Time		20	ns
$t_{CHCL}$	Fall Time		20	ns

**Serial Port Timing: Shift Register Mode Test Conditions**

(V<sub>CC</sub> = 5.0 V ± 20%; Load Capacitance = 80 pF)

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
t <sub>XLXL</sub>	Serial Port Clock Cycle Time	1.0		12t <sub>CLCL</sub>		μs
t <sub>QVXH</sub>	Output Data Setup to Clock Rising Edge	700		10t <sub>CLCL</sub> -133		ns
t <sub>XHQX</sub>	Output Data Hold After Clock Rising Edge	50		2t <sub>CLCL</sub> -117		ns
t <sub>XHDX</sub>	Input Data Hold After Clock Rising Edge	0		0		ns
t <sub>XHDV</sub>	Clock Rising Edge to Input Data Valid		700		10t <sub>CLCL</sub> -133	ns

**Shift Register Mode Timing Waveforms**



**AC Testing Input/Output Waveforms (1)**

**Float Waveforms (1)**



Note: 1. AC Inputs during testing are driven at V<sub>CC</sub> - 0.5V for a logic 1 and 0.45V for a logic 0. Timing measurements are made at V<sub>IH</sub> min. for a logic 1 and V<sub>IL</sub> max. for a logic 0.

Note: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when 100 mV change from the loaded V<sub>OH</sub>/V<sub>OL</sub> level occurs.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
12	5V ± 20%	AT89C51-12AC	44A	Commercial (0°C to 70°C)
		AT89C51-12JC	44J	
		AT89C51-12PC	40P6	
		AT89C51-12QC	44Q	
		AT89C51-12AI	44A	Industrial (-40°C to 85°C)
		AT89C51-12JI	44J	
		AT89C51-12PI	40P6	
		AT89C51-12QI	44Q	
		AT89C51-12AA	44A	Automotive (-40°C to 105°C)
		AT89C51-12JA	44J	
		AT89C51-12PA	40P6	
		AT89C51-12QA	44Q	
16	5V ± 20%	AT89C51-16AC	44A	Commercial (0°C to 70°C)
		AT89C51-16JC	44J	
		AT89C51-16PC	40P6	
		AT89C51-16QC	44Q	
		AT89C51-16AI	44A	Industrial (-40°C to 85°C)
		AT89C51-16JI	44J	
		AT89C51-16PI	40P6	
		AT89C51-16QI	44Q	
		AT89C51-16AA	44A	Automotive (-40°C to 105°C)
		AT89C51-16JA	44J	
		AT89C51-16PA	40P6	
		AT89C51-16QA	44Q	
20	5V ± 20%	AT89C51-20AC	44A	Commercial (0°C to 70°C)
		AT89C51-20JC	44J	
		AT89C51-20PC	40P6	
		AT89C51-20QC	44Q	
		AT89C51-20AI	44A	Industrial (-40°C to 85°C)
		AT89C51-20JI	44J	
		AT89C51-20PI	40P6	
		AT89C51-20QI	44Q	

## Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
24	5V ± 20%	AT89C51-24AC	44A	Commercial (0°C to 70°C)
		AT89C51-24JC	44J	
		AT89C51-24PC	44P6	
		AT89C51-24QC	44Q	
		AT89C51-24AI	44A	Industrial (-40°C to 85°C)
		AT89C51-24JI	44J	
		AT89C51-24PI	44P6	
		AT89C51-24QI	44Q	



Package Type	
44A	44 Lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
44J	44 Lead, Plastic J-Leaded Chip Carrier (PLCC)
40P6	40 Lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)
44Q	44 Lead, Plastic Gull Wing Quad Flatpack (PQFP)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# LF353

## Dual Operational Amplifier (JFET)

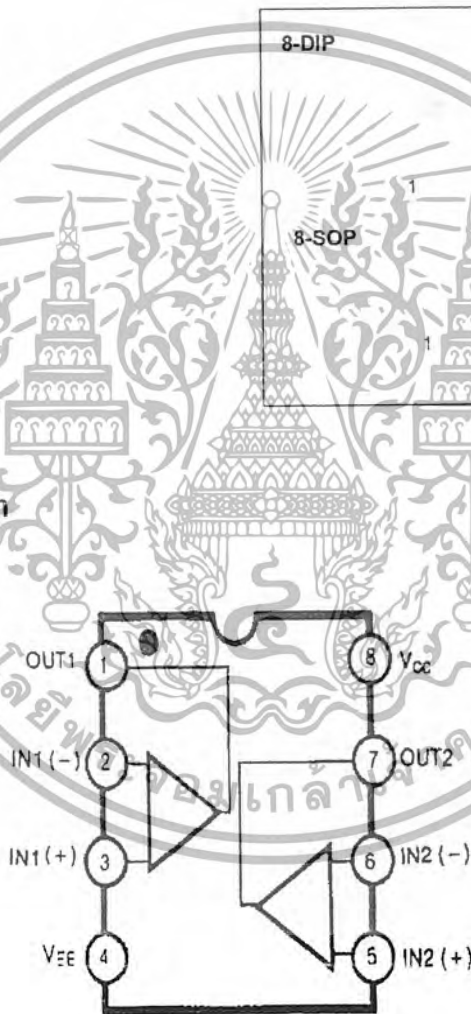
### Features

- Internally trimmed offset voltage: 10mV
- Low input bias current: 50pA
- Wide gain bandwidth: 4MHz
- High slew rate: 13V/μs
- High Input impedance:  $10^{12}\Omega$

### Description

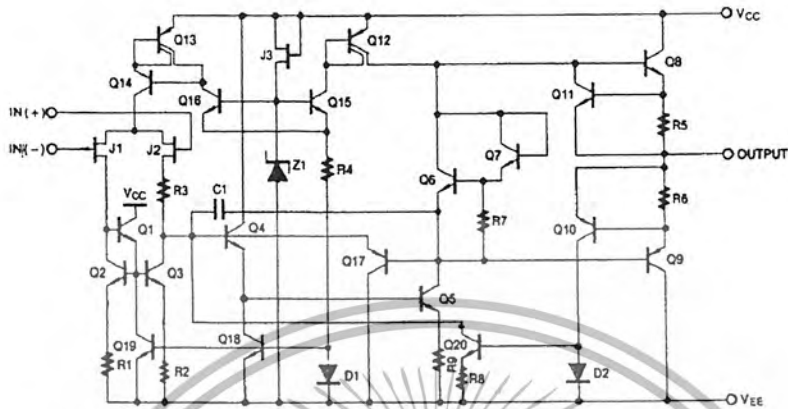
The LF353 is a JFET input operational amplifier with an internally compensated input offset voltage. The JFET input device provides wide bandwidth, low input bias currents and offset currents.

### Internal Block Diagram



## Schematic Diagram

(One Section Only)



## Absolute Maximum Ratings

Parameter	Symbol	Value	Unit
Power Supply Voltage	VCC	±18	V
Differential Input Voltage	VI(DIFF)	30	V
Input Voltage Range	VI	±15	V
Output Short Circuit Duration	-	Continuous	-
Power Dissipation	PD	500	mW
Operating Temperature Range	TOPR	0 ~ +70	°C
Storage Temperature Range	TSTG	-65 ~ +150	°C

## Electrical Characteristics

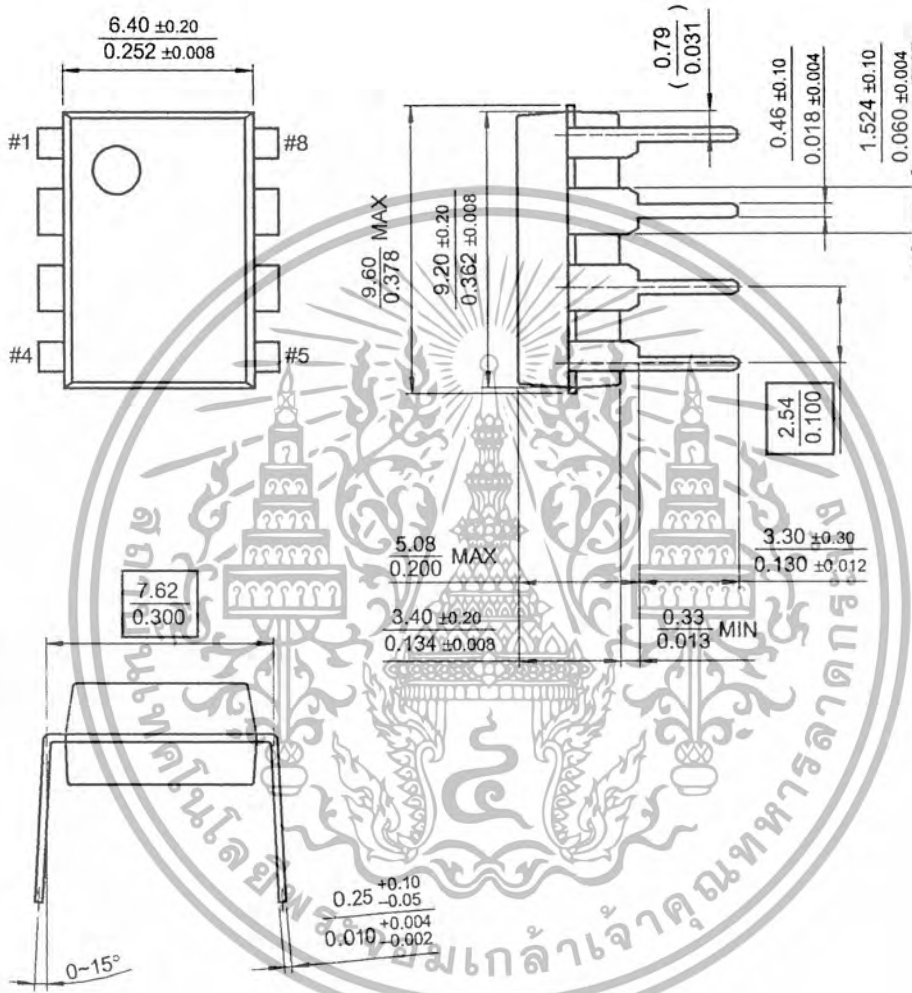
( $V_{CC} = +15V$ ,  $V_{EE} = -15V$ ,  $T_A = 25^\circ C$ , unless otherwise specified)

Parameter	Symbol	Conditions	Min.	Typ.	Max.	Unit
Input Offset Voltage	$V_{IO}$	$R_S = 10K\Omega$	-	5.0	10	mV
		$0^\circ C \leq T_A \leq +70^\circ C$	-	-	-	-
Input Offset Voltage Drift	$\Delta V_{IO}/\Delta T$	$R_S = 10K\Omega$ $0^\circ C \leq T_A \leq +70^\circ C$	-	10	-	$\mu V/^\circ C$
Input Offset Current	$I_{IO}$		-	25	100	pA
		$0^\circ C \leq T_A \leq +70^\circ C$	-	-	4	nA
Input Bias Current	$I_{BIAS}$		-	50	200	pA
		$0^\circ C \leq T_A \leq +70^\circ C$	-	-	8	nA
Input Resistance	$R_I$	-	-	$10^{12}$	-	$\Omega$
Large Signal Voltage Gain	$G_V$	$V_{O(P-P)} = \pm 10V$	25	100	-	V/mV
		$R_L = 2K\Omega$ $0^\circ C \leq T_A \leq +70^\circ C$	15	-	-	-
Output Voltage Swing	$V_{O(P-P)}$	$R_L = 10K\Omega$	$\pm 12$	$\pm 13.5$	-	V
Input Voltage Range	$V_{I(R)}$	-	$\pm 11$	$\pm 15/-12$	-	V
Common Mode Rejection Ratio	CMRR	$R_S \leq 10K\Omega$	70	100	-	dB
Power Supply Rejection Ratio	PSRR	$R_S \leq 10K\Omega$	70	100	-	dB
Power Supply Current	$I_{CC}$	-	-	3.6	6.5	mA
Slew Rate	SR	$G_V = 1$	-	13	-	V/ $\mu S$
Gain-Bandwidth Product	GBW	-	-	4	-	MHz
Channel Separation	CS	$f = 1Hz \sim 20KHz$ (Input referenced)	-	120	-	dB
Equivalent Input Noise Voltage	$V_{NI}$	$R_S = 100\Omega$ $f = 1KHz$	-	16	-	nV/ $\sqrt{Hz}$
Equivalent Input Noise Current	$I_{NI}$	$f = 1KHz$	-	0.01	-	pA/ $\sqrt{Hz}$

# Mechanical Dimensions

Package

## 8-DIP



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



## Ordering Information

Product Number	Package	Operating Temperature
LF353N	8-DIP	0 ~ + 70°C
LF353M	8-SOP	



### DISCLAIMER

FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION OR DESIGN. FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS.

### LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury of the user.
2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

[www.fairchildsemi.com](http://www.fairchildsemi.com)

6/1/01 0.0m 001  
Stock#DSxxxxxxx

© 2001 Fairchild Semiconductor Corporation

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## LM567/LM567C Tone Decoder

### General Description

The LM567 and LM567C are general purpose tone decoders designed to provide a saturated transistor switch to ground when an input signal is present within the passband. The circuit consists of an I and Q detector driven by a voltage controlled oscillator which determines the center frequency of the decoder. External components are used to independently set center frequency, bandwidth and output delay.

### Features

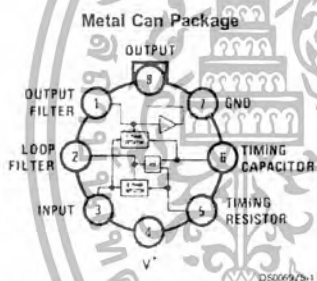
- 20 to 1 frequency range with an external resistor
- Logic compatible output with 100 mA current sinking capability
- Bandwidth adjustable from 0 to 14%

- High rejection of out of band signals and noise
- Immunity to false signals
- Highly stable center frequency
- Center frequency adjustable from 0.01 Hz to 500 kHz

### Applications

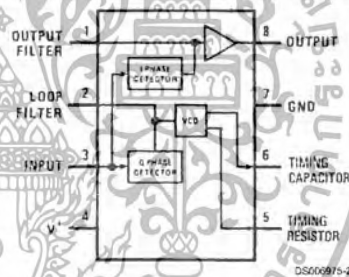
- Touch tone decoding
- Precision oscillator
- Frequency monitoring and control
- Wide band FSK demodulation
- Ultrasonic controls
- Carrier current remote controls
- Communications paging decoders

### Connection Diagrams



Top View  
Order Number LM567H or LM567CH  
See NS Package Number H08C

### Dual-In-Line and Small Outline Packages



Top View  
Order Number LM567CM  
See NS Package Number M08A  
Order Number LM567CN  
See NS Package Number N08E

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage Pin	9V
Power Dissipation (Note 2)	1100 mW
V <sub>a</sub>	15V
V <sub>3</sub>	-10V
V <sub>3</sub>	V <sub>4</sub> + 0.5V
Storage Temperature Range	-65°C to +150°C

## Operating Temperature Range

LM567H	-55°C to +125°C
LM567CH, LM567CM, LM567CN	0°C to +70°C

## Soldering Information

Dual-In-Line Package	
Soldering (10 sec.)	260°C
Small Outline Package	
Vapor Phase (60 sec.)	215°C
Infrared (15 sec.)	220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

## Electrical Characteristics

AC Test Circuit, T<sub>A</sub> = 25°C, V' = 5V

Parameters	Conditions	LM567			LM567C/LM567CM			Units
		Min	Typ	Max	Min	Typ	Max	
Power Supply Voltage Range		4.75	5.0	9.0	4.75	5.0	9.0	V
Power Supply Current Quiescent	R <sub>L</sub> = 20k		6	8	7	10		mA
Power Supply Current Activated	R <sub>L</sub> = 20k		11	13	12	15		mA
Input Resistance		18	20		15	20		kΩ
Smallest Detectable Input Voltage	I <sub>i</sub> = 100 mA, f <sub>i</sub> = f <sub>d</sub>		20	25	20	25		mVrms
Largest No Output Input Voltage	I <sub>c</sub> = 100 mA, f <sub>i</sub> = f <sub>o</sub>	10	15		10	15		mVrms
Largest Simultaneous Outband Signal to Inband Signal Ratio			6		6			dB
Minimum Input Signal to Wideband Noise Ratio	B <sub>n</sub> = 140 kHz		-6		-6			dB
Largest Detection Bandwidth		12	14	16	10	14	18	% of f <sub>o</sub>
Largest Detection Bandwidth Skew			1	2	2		3	% of f <sub>o</sub>
Largest Detection Bandwidth Variation with Temperature			±0.1		±0.1			%/°C
Largest Detection Bandwidth Variation with Supply Voltage	4.75-6.75V		±1	±2	±1	±5		%V
Highest Center Frequency		100	500		100	500		kHz
Center Frequency Stability (4.75-5.75V)	0 < T <sub>A</sub> < 70 -55 < T <sub>A</sub> < +125		35 ± 60 35 ± 140		35 ± 60 35 ± 140			ppm/°C ppm/°C
Center Frequency Shift with Supply Voltage	4.75V-6.75V 4.75V-9V		0.5 2.0		0.4 2.0	2.0 2.0		%/V %/V
Fastest ON-OFF Cycling Rate			f <sub>o</sub> /20		f <sub>o</sub> /20			
Output Leakage Current	V <sub>a</sub> = 15V		0.01	25	0.01	25		μA
Output Saturation Voltage	e <sub>p</sub> = 25 mV, I <sub>b</sub> = 30 mA e <sub>s</sub> = 25 mV, I <sub>b</sub> = 100 mA		0.2 0.6	0.4 1.0	0.2 0.6	0.4 1.0		V
Output Fall Time			30		30			ns
Output Rise Time			150		150			ns

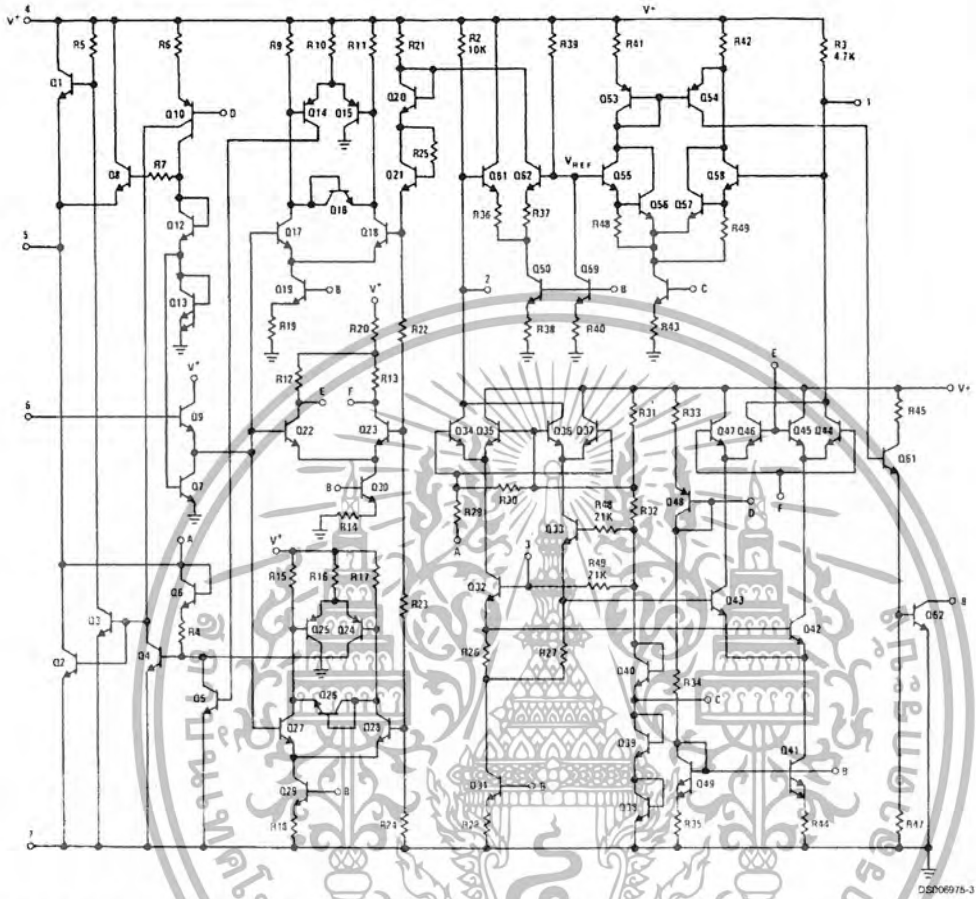
**Note 1:** Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits. Electrical Characteristics state DC and AC electrical specifications under particular test conditions which guarantee specific performance limits. This assumes that the device is within the Operating Ratings. Specifications are not guaranteed for parameters where no limit is given, however, the typical value is a good indication of device performance.

**Note 2:** The maximum junction temperature of the LM567 and LM567C is 150°C. For operating at elevated temperatures, devices in the TO-5 package must be derated based on a thermal resistance of 150°C/W, junction to ambient or 45°C/W, junction to case. For the DIP the device must be derated based on a thermal resistance of 110°C/W, junction to ambient. For the Small Outline package, the device must be derated based on a thermal resistance of 160°C/W, junction to ambient.

**Note 3:** Refer to RETS567X drawing for specifications of military LM567H version.

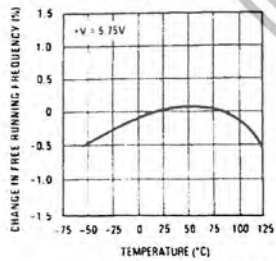
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Schematic Diagram



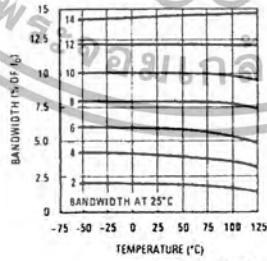
## Typical Performance Characteristics

Typical Frequency Drift



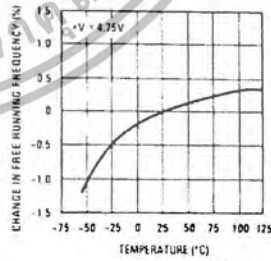
DS000975-10

Typical Bandwidth Variation



DS000975-11

Typical Frequency Drift

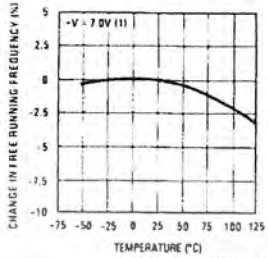


DS000975-12

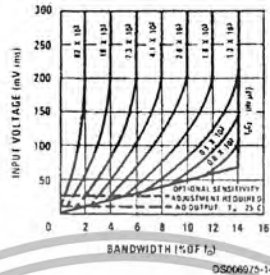
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Typical Performance Characteristics (Continued)

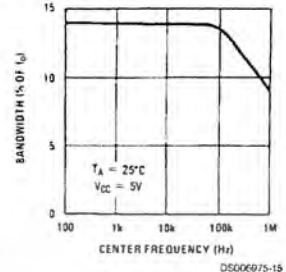
Typical Frequency Drift



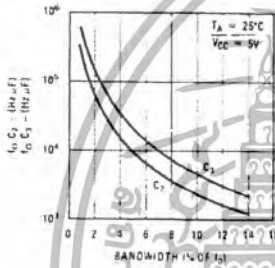
Bandwidth vs Input Signal Amplitude



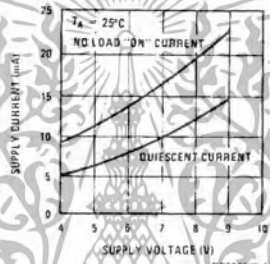
Largest Detection Bandwidth



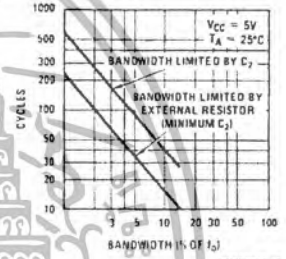
Detection Bandwidth as a Function of  $C_2$  and  $C_3$



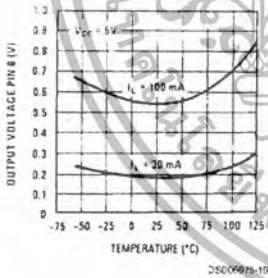
Typical Supply Current vs Supply Voltage



Greatest Number of Cycles Before Output



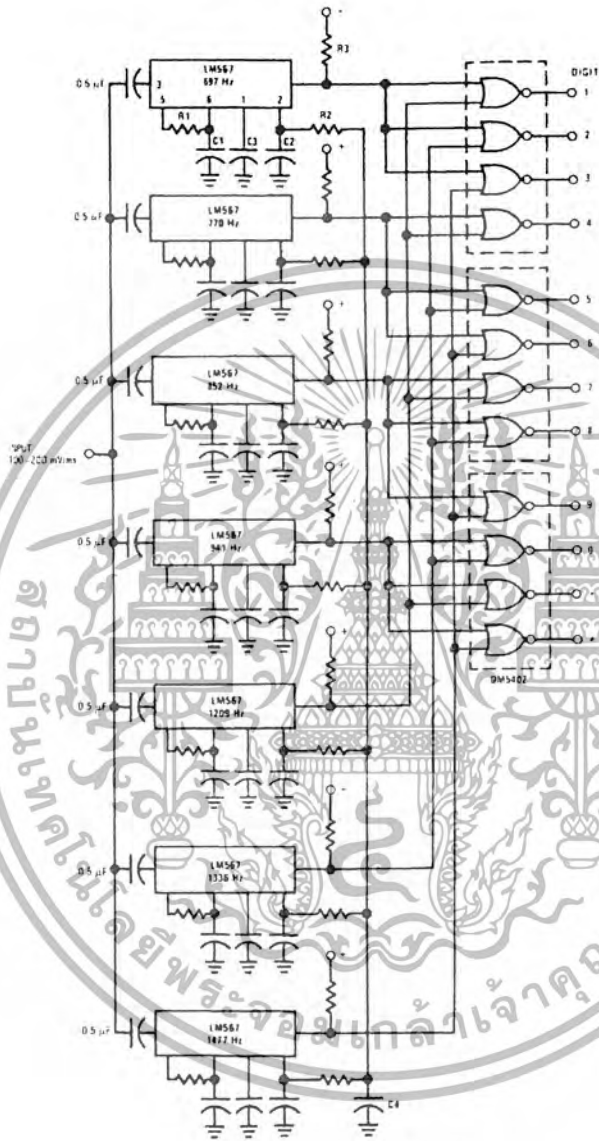
Typical Output Voltage vs Temperature



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Typical Applications

Touch-Tone Decoder



DS006975-6

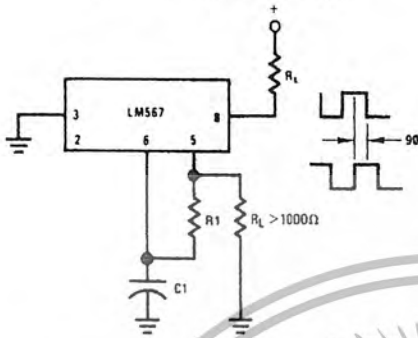
Component values (typ)

- R1 6.8 to 15k
- R2 4.7k
- R3 20k
- C1 0.10 mfd
- C2 1.0 mfd 6V
- C3 2.2 mfd 6V
- C4 250 mfd 6V

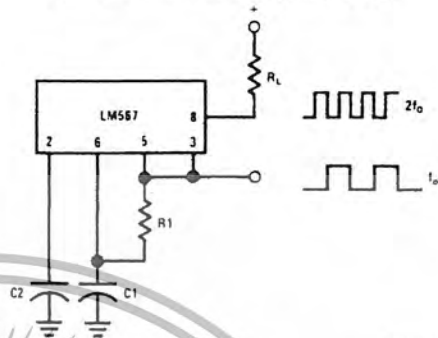
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## Typical Applications (Continued)

### Oscillator with Quadrature Output

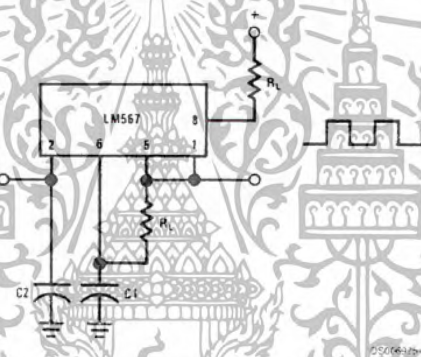


### Oscillator with Double Frequency Output

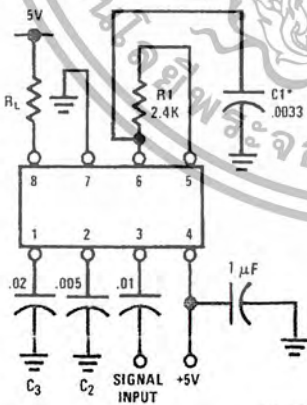


Connect Pin 3 to 2.8V to Invert Output

### Precision Oscillator Drive 100 mA Loads



### AC Test Circuit



$f_0 = 100 \text{ kHz} + 5V$   
 \*Note: Adjust for  $f_0 = 100 \text{ kHz}$ .

### Applications Information

The center frequency of the tone decoder is equal to the free running frequency of the VCO. This is given by

$$f_0 \approx \frac{1}{1.1 R_1 C_1}$$

The bandwidth of the filter may be found from the approximation

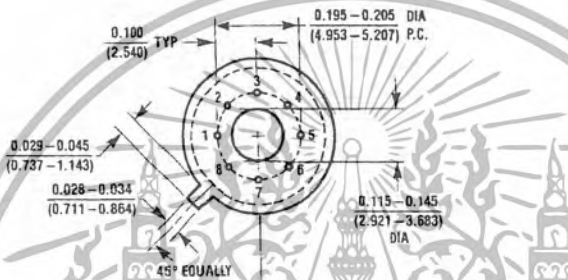
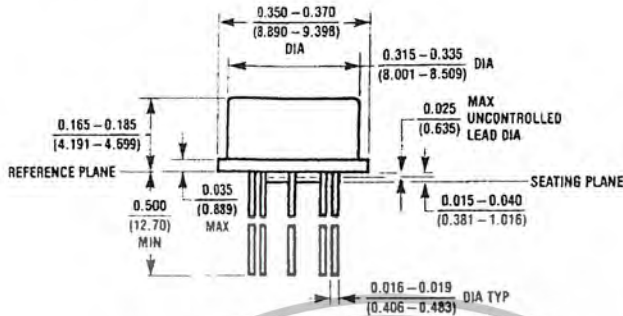
$$BW = 1070 \sqrt{\frac{V_i}{f_0 C_2}} \text{ in \% of } f_0$$

Where:

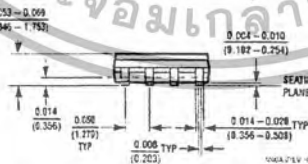
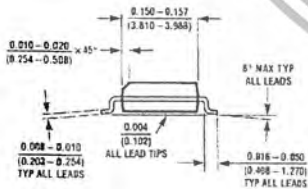
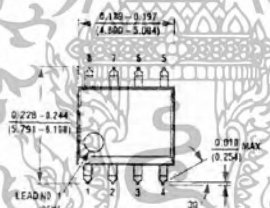
$V_i$  = Input voltage (volts rms),  $V_i \leq 200 \text{ mV}$

$C_2$  = Capacitance at Pin 2 ( $\mu\text{F}$ )

**Physical Dimensions** inches (millimeters) unless otherwise noted



**Metal Can Package (H)**  
**Order Number LM567H or LM567CH**  
**NS Package Number H08C**



**Small Outline Package (M)**  
**Order Number LM567CM**  
**NS Package Number M08A**

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



### FEATURES

- Low  $V_{OS}$ : 75  $\mu$ V Max
- Low  $V_{OS}$  Drift: 1.3  $\mu$ V/ $^{\circ}$ C Max
- Ultra-Stable vs. Time: 1.5  $\mu$ V/Month Max
- Low Noise: 0.6  $\mu$ V p-p Max
- Wide Input Voltage Range:  $\pm$ 14 V
- Wide Supply Voltage Range: 3 V to 18 V
- Fits 725,108A/308A, 741, AD510 Sockets
- 125 $^{\circ}$ C Temperature-Tested Dice

### APPLICATIONS

- Wireless Base Station Control Circuits
- Optical Network Control Circuits
- Instrumentation
- Sensors and Controls
  - Thermocouples
  - RTDs
  - Strain Bridges
  - Shunt Current Measurements
- Precision Filters

### GENERAL DESCRIPTION

The OP07 has very low input offset voltage (75  $\mu$ V max for OP07E) which is obtained by trimming at the wafer stage. These low offset voltages generally eliminate any need for external nulling. The OP07 also features low input bias current ( $\pm$ 4 nA for OP07E) and high open-loop gain (200 V/mV for OP07E). The low offsets and high open-loop gain make the OP07 particularly useful for high-gain instrumentation applications.

The wide input voltage range of  $\pm$ 13 V minimum combined with high CMRR of 106 dB (OP07E) and high input impedance provides high accuracy in the noninverting circuit configuration. Excellent linearity and gain accuracy can be maintained even at

high closed-loop gains. Stability of offsets and gain with time or variations in temperature is excellent. The accuracy and stability of the OP07, even at high gain, combined with the freedom from external nulling have made the OP07 an industry standard for instrumentation applications.

The OP07 is available in two standard performance grades. The OP07E is specified for operation over the 0 $^{\circ}$ C to 70 $^{\circ}$ C range, and OP07C over the -40 $^{\circ}$ C to +85 $^{\circ}$ C temperature range.

The OP07 is available in epoxy 8-lead Mini-DIP and 8-lead SOIC. It is a direct replacement for 725,108A, and OP05 amplifiers; 741-types may be directly replaced by removing the 741's nulling potentiometer. For improved specifications, see the OP177 or OP1177. For ceramic DIP and TO-99 packages and standard micro circuit (SMD) versions, see the OP77.

### PIN CONNECTIONS

- Epoxy Mini-Dip (P-Suffix)
- 8-Pin SO (S-Suffix)

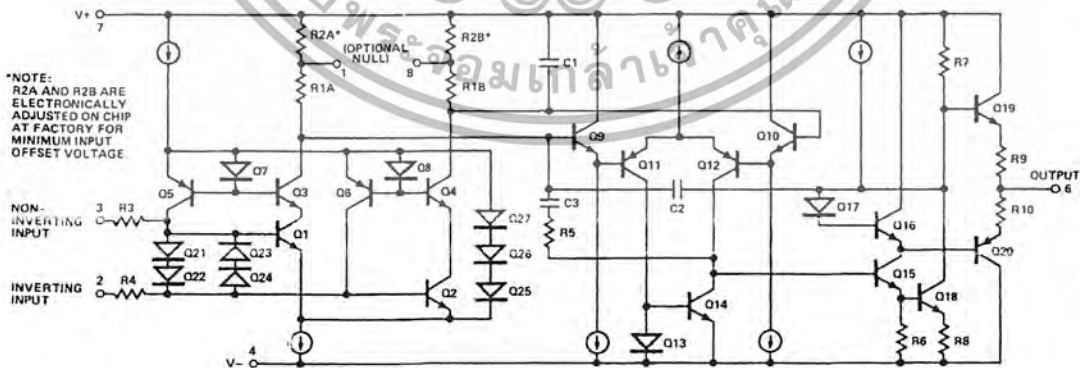
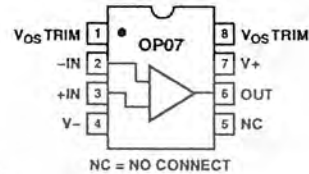


Figure 1. Simplified Schematic

REV. A

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.  
 Tel: 781/329-4700  
 Fax: 781/326-8703  
[www.analog.com](http://www.analog.com)

© Analog Devices, Inc., 2002

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ทางการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# OP07—SPECIFICATIONS

## OP07E ELECTRICAL CHARACTERISTICS ( $V_S = \pm 15\text{ V}$ , $T_A = 25^\circ\text{C}$ , unless otherwise noted.)

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
<b>INPUT CHARACTERISTICS</b>						
Input Offset Voltage <sup>1</sup>	$V_{OS}$			30	75	$\mu\text{V}$
Long-Term $V_{OS}$ Stability <sup>2</sup>	$V_{OS}/\text{Time}$			0.3	1.5	$\mu\text{V}/\text{Mo}$
Input Offset Current	$I_{OS}$			0.5	3.8	nA
Input Bias Current	$I_B$			$\pm 1.2$	$\pm 4.0$	nA
Input Noise Voltage	$e_n$ p-p	0.1 Hz to 10 Hz <sup>3</sup>		0.35	0.6	$\mu\text{V}$ p-p
Input Noise Voltage Density	$e_n$	$f_O = 10\text{ Hz}$		10.3	18.0	$\text{nV}/\sqrt{\text{Hz}}$
		$f_O = 100\text{ Hz}^3$		10.0	13.0	$\text{nV}/\sqrt{\text{Hz}}$
		$f_O = 1\text{ kHz}$		9.6	11.0	$\text{nV}/\sqrt{\text{Hz}}$
Input Noise Current	$I_n$ p-p			14	30	pA p-p
Input Noise Current Density	$I_n$	$f_O = 10\text{ Hz}$		0.32	0.80	$\text{pA}/\sqrt{\text{Hz}}$
		$f_O = 100\text{ Hz}^3$		0.14	0.23	$\text{pA}/\sqrt{\text{Hz}}$
		$f_O = 1\text{ kHz}$		0.12	0.17	$\text{pA}/\sqrt{\text{Hz}}$
Input Resistance—Differential Mode <sup>4</sup>	$R_{IN}$		15	50		m $\Omega$
Input Resistance—Common-Mode	$R_{INCM}$			160		G $\Omega$
Input Voltage Range	IVR		$\pm 13$	$\pm 14$		V
Common-Mode Rejection Ratio	CMRR	$V_{CM} = \pm 13\text{ V}$	106	123		dB
Power Supply Rejection Ratio	PSRR	$V_S = \pm 3\text{ V to } \pm 18\text{ V}$		5	20	$\mu\text{V}/\text{V}$
Large-Signal Voltage Gain	$A_{VO}$	$R_L \geq 2\text{ k}\Omega$ , $V_O = \pm 10\text{ V}$	200	500		$\text{V}/\text{mV}$
		$R_L \geq 500\text{ }\Omega$ , $V_O = \pm 0.5\text{ V}$ , $V_S = \pm 3\text{ V}^4$	150	400		$\text{V}/\text{mV}$
<b>OUTPUT CHARACTERISTICS</b>						
Output Voltage Swing	$V_O$	$R_L \geq 10\text{ k}\Omega$	$\pm 12.5$	$\pm 13.0$		V
		$R_L \geq 2\text{ k}\Omega$	$\pm 12.0$	$\pm 12.8$		V
		$R_L \geq 1\text{ k}\Omega$	$\pm 10.5$	$\pm 12.0$		V
<b>DYNAMIC PERFORMANCE</b>						
Slew Rate	SR	$R_L \geq 2\text{ k}\Omega^3$	0.1	0.3		$\text{V}/\mu\text{s}$
Closed-Loop Bandwidth	BW	$A_{VOL} = 1^5$	0.4	0.6		MHz
Closed-Loop Output Resistance	$R_O$	$V_O = 0$ , $I_S = 0$		60		$\Omega$
Power Consumption	$P_d$	$V_S = \pm 15\text{ V}$ , No Load		75	120	mW
		$V_S = \pm 13\text{ V}$ , No Load		4	6	mW
Offset Adjustment Range		$R_P = 20\text{ k}\Omega$		$\pm 4$		mV

### NOTES

<sup>1</sup>Input offset voltage measurements are performed by automated test equipment approximately 0.5 seconds after application of power.

<sup>2</sup>Long-term input offset voltage stability refers to the averaged trend time of  $V_{OS}$  vs. Time over extended periods after the first 30 days of operation. Excluding the initial hour of operation, changes in  $V_{OS}$  during the first 30 operating days are typically 2.5  $\mu\text{V}$  refer to the typical performance curves. Parameter is sample tested.

<sup>3</sup>Sample tested.

<sup>4</sup>Guaranteed by design.

<sup>5</sup>Guaranteed but not tested.

Specifications subject to change without notice.

**OP07C ELECTRICAL CHARACTERISTICS** ( $V_S = \pm 15\text{ V}$ ,  $T_A = 25^\circ\text{C}$ , unless otherwise noted.)

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
<b>INPUT CHARACTERISTICS</b>						
Input Offset Voltage <sup>1</sup>	$V_{OS}$			60	150	$\mu\text{V}$
Long-Term $V_{OS}$ Stability <sup>2</sup>	$V_{OS}/\text{Time}$			0.4	2.0	$\mu\text{V}/\text{Mo}$
Input Offset Current	$I_{OS}$			0.8	6.0	$\text{nA}$
Input Bias Current	$I_B$			$\pm 1.8$	$\pm 7.0$	$\text{nA}$
Input Noise Voltage	$e_n$ p-p	0.1 Hz to 10 Hz <sup>3</sup>		0.38	0.65	$\mu\text{V p-p}$
Input Noise Voltage Density	$e_n$	$f_0 = 10\text{ Hz}$		10.5	20.0	$\text{nV}/\sqrt{\text{Hz}}$
		$f_0 = 100\text{ Hz}$ <sup>3</sup>		10.2	13.5	$\text{nV}/\sqrt{\text{Hz}}$
		$f_0 = 1\text{ kHz}$		9.8	11.5	$\text{nV}/\sqrt{\text{Hz}}$
Input Noise Current	$I_n$ p-p			15	35	$\text{pA p-p}$
Input Noise Current Density	$I_n$	$f_0 = 10\text{ Hz}$		0.35	0.90	$\text{pA}/\sqrt{\text{Hz}}$
		$f_0 = 100\text{ Hz}$ <sup>3</sup>		0.15	0.27	$\text{pA}/\sqrt{\text{Hz}}$
		$f_0 = 1\text{ kHz}$		0.13	0.18	$\text{pA}/\sqrt{\text{Hz}}$
Input Resistance- Differential Mode <sup>4</sup>	$R_{IN}$		8	33		$\text{m}\Omega$
Input Resistance- Common-Mode	$R_{INCM}$			120		$\text{G}\Omega$
Input Voltage Range	IVR		$\pm 13$	$\pm 14$		$\text{V}$
Common-Mode Rejection Ratio	CMRR	$V_{CM} = \pm 13\text{ V}$	100	120		$\text{dB}$
Power Supply Rejection Ratio	PSRR	$V_S = \pm 3\text{ V}$ to $\pm 18\text{ V}$		7	32	$\mu\text{V}/\text{V}$
Large-Signal Voltage Gain	$A_{VO}$	$R_L \geq 2\text{ k}\Omega$ , $V_O = \pm 10\text{ V}$	120	400		$\text{V}/\text{mV}$
		$R_L \geq 500\ \Omega$ , $V_O = \pm 0.5\text{ V}$ , $V_S = \pm 3\text{ V}$ <sup>5</sup>	100	400		$\text{V}/\text{mV}$
<b>OUTPUT CHARACTERISTICS</b>						
Output Voltage Swing	$V_O$	$R_L \geq 10\text{ k}\Omega$	$\pm 12.0$	$\pm 13.0$		$\text{V}$
		$R_L \geq 2\text{ k}\Omega$	$\pm 11.5$	$\pm 12.8$		$\text{V}$
		$R_L \geq 1\text{ k}\Omega$		$\pm 12.0$		$\text{V}$
<b>DYNAMIC PERFORMANCE</b>						
Slew Rate	SR	$R_L \geq 2\text{ k}\Omega$ <sup>3</sup>	0.1	0.3		$\text{V}/\mu\text{s}$
Closed-Loop Bandwidth	BW	$A_{VOL} = 1$ <sup>3</sup>	0.4	0.6		$\text{MHz}$
Closed-Loop Output Resistance	$R_O$	$V_S = 0$ , $I_O = 0$		60		$\Omega$
Power Consumption	$P_{II}$	$V_S = \pm 15\text{ V}$ , No Load		80	150	$\text{mW}$
		$V_S = \pm 13\text{ V}$ , No Load		4	8	$\text{mW}$
Offset Adjustment Range		$R_P = 20\text{ k}\Omega$		$\pm 4$		$\text{mV}$

**NOTES**
<sup>1</sup>Input offset voltage measurements are performed by automated test equipment approximately 0.5 seconds after application of power.

<sup>2</sup>Long-term input offset voltage stability refers to the averaged trend time of VOS vs. Time over extended periods after the first 30 days of operation. Excluding the initial hour of operation, changes in VOS during the first 30 operating days are typically 2.5  $\mu\text{V}$  refer to the typical performance curves. Parameter is sample tested.

<sup>3</sup>Sample tested.

<sup>4</sup>Guaranteed by design.

<sup>5</sup>Guaranteed but not tested.

Specifications subject to change without notice.

# OP07—SPECIFICATIONS

## OP07E ELECTRICAL CHARACTERISTICS ( $V_S = \pm 15 \text{ V}$ , $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$ , unless otherwise noted.)

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
<b>INPUT CHARACTERISTICS</b>						
Input Offset Voltage <sup>1</sup>	$V_{OS}$			45	130	$\mu\text{V}$
Voltage Drift without External Trim <sup>2</sup>	$\text{TCV}_{OS}$			0.3	1.3	$\mu\text{V}/^\circ\text{C}$
Voltage Drift with External Trim <sup>3</sup>	$\text{TCV}_{OSN}$	$R_P = 20 \text{ k}\Omega$		0.3	1.3	$\mu\text{V}/^\circ\text{C}$
Input Offset Current	$I_{OS}$			0.9	5.3	nA
Input Offset Current Drift	$\text{TCI}_{OS}$			8	35	$\text{pA}/^\circ\text{C}$
Input Bias Current	$I_B$			$\pm 1.5$	$\pm 5.5$	nA
Input Bias Current Drift	$\text{TCI}_B$			13	35	$\text{pA}/^\circ\text{C}$
Input Voltage Range	IVR		$\pm 13$	$\pm 13.5$		V
Common-Mode Rejection Ratio	CMRR	$V_{CM} = \pm 13 \text{ V}$	103	123		dB
Power Supply Rejection Ratio	PSRR	$V_S = \pm 3 \text{ V to } \pm 18 \text{ V}$		7	32	$\mu\text{V}/\text{V}$
Large-Signal Voltage Gain	$A_{VO}$	$R_L \geq 2 \text{ k}\Omega$ , $V_O = \pm 10 \text{ V}$	180	450		$\text{V}/\text{mV}$
<b>OUTPUT CHARACTERISTICS</b>						
Output Voltage Swing	$V_O$	$R_L \geq 10 \text{ k}\Omega$	$\pm 12$	$\pm 12.6$		V

### NOTES

<sup>1</sup>Input offset voltage measurements are performed by automated test equipment approximately 0.5 seconds after application of power.

<sup>2</sup>Guaranteed by design.

<sup>3</sup>Sample tested.

Specifications subject to change without notice.

( $V_S = \pm 15 \text{ V}$ ,  $-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$ , unless otherwise noted.)

## OP07C ELECTRICAL CHARACTERISTICS

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
<b>INPUT CHARACTERISTICS</b>						
Input Offset Voltage <sup>1</sup>	$V_{OS}$			85	250	$\mu\text{V}$
Voltage Drift without External Trim <sup>2</sup>	$\text{TCV}_{OS}$			0.5	1.8	$\mu\text{V}/^\circ\text{C}$
Voltage Drift with External Trim <sup>3</sup>	$\text{TCV}_{OSN}$	$R_P = 20 \text{ k}\Omega$		0.4	1.8	$\mu\text{V}/^\circ\text{C}$
Input Offset Current	$I_{OS}$			1.6	8.0	nA
Input Offset Current Drift	$\text{TCI}_{OS}$			12	50	$\text{pA}/^\circ\text{C}$
Input Bias Current	$I_B$			$\pm 2.2$	$\pm 9.0$	nA
Input Bias Current Drift	$\text{TCI}_B$			18	50	$\text{pA}/^\circ\text{C}$
Input Voltage Range	IVR		$\pm 13$	$\pm 13.5$		V
Common-Mode Rejection Ratio	CMRR	$V_{CM} = \pm 13 \text{ V}$	97	120		dB
Power Supply Rejection Ratio	PSRR	$V_S = \pm 3 \text{ V to } \pm 18 \text{ V}$		10	51	$\mu\text{V}/\text{V}$
Large-Signal Voltage Gain	$A_{VO}$	$R_L \geq 2 \text{ k}\Omega$ , $V_O = \pm 10 \text{ V}$	100	400		$\text{V}/\text{mV}$
<b>OUTPUT CHARACTERISTICS</b>						
Output Voltage Swing	$V_O$	$R_L \geq 10 \text{ k}\Omega$	$\pm 11$	$\pm 12.6$		V

### NOTES

<sup>1</sup>Input offset voltage measurements are performed by automated test equipment approximately 0.5 seconds after application of power.

<sup>2</sup>Guaranteed by design.

<sup>3</sup>Sample tested.

Specifications subject to change without notice.

**ABSOLUTE MAXIMUM RATINGS\***

Supply Voltage (V <sub>S</sub> )	±22 V
Input Voltage*	±22 V
Differential Input Voltage	±30 V
Output Short-Circuit Duration	Indefinite
Storage Temperature Range	
S, P Packages	-65°C to +125°C
Operating Temperature Range	
OP07E	0°C to 70°C
OP07C	-40°C to +85°C
Junction Temperature Range	150°C
Lead Temperature Range (Soldering, 60 sec)	300°C

\*For supply voltages less than ±22 V, the absolute maximum input voltage is equal to the supply voltage.

Package Type	θ <sub>JA</sub> *	θ <sub>JC</sub>	Units
8-Lead Plastic DIP (P)	103	43	°C/W
8-Lead SOIC (S)	158	43	°C/W

\*θ<sub>JA</sub> is specified for worst case conditions, i.e., θ<sub>JA</sub> is specified for device in socket for P-DIP package, θ<sub>JA</sub> is specified for device soldered to printed circuit board for SO package.

**ORDERING GUIDE**

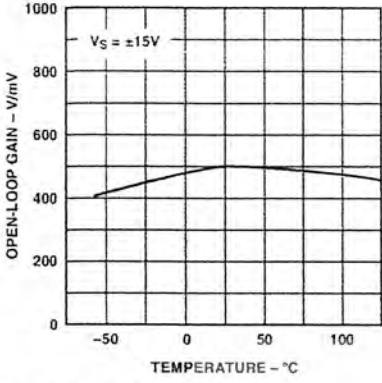
Model	Temperature Range	Package Description	Package Option	Branding Information
OP07EP	0°C to 70°C	8-Lead Epoxy DIP	P-8	
OP07CP	-40°C to 85°C	8-Lead Epoxy DIP	P-8	
OP07CS	-40°C to 85°C	8-Lead SOIC	S-8	

**CAUTION**

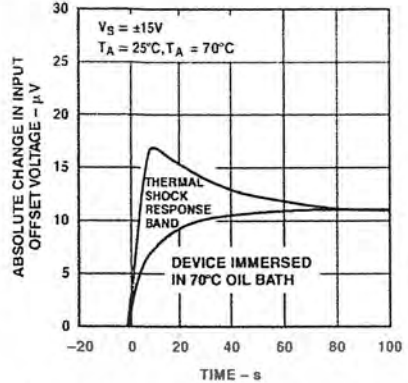
ESD (electrostatic discharge) sensitive device. Electrostatic charges as high as 4000 V readily accumulate on the human body and test equipment and can discharge without detection. Although the OP07 features proprietary ESD protection circuitry, permanent damage may occur on devices subjected to high-energy electrostatic discharges. Therefore, proper ESD precautions are recommended to avoid performance degradation or loss of functionality.



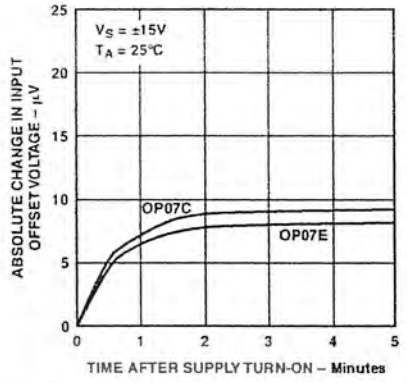
# OP07 – Typical Performance Characteristics



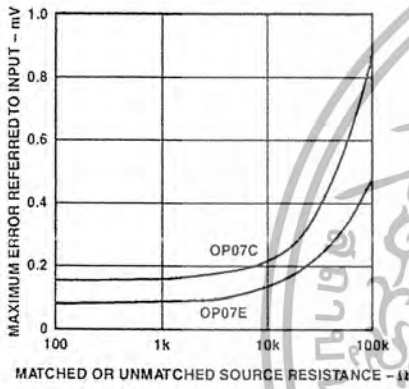
TPC 1. Open-Loop Gain vs. Temperature



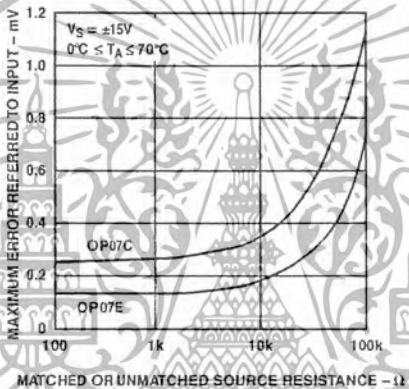
TPC 2. Offset Voltage Change Due to Thermal Shock



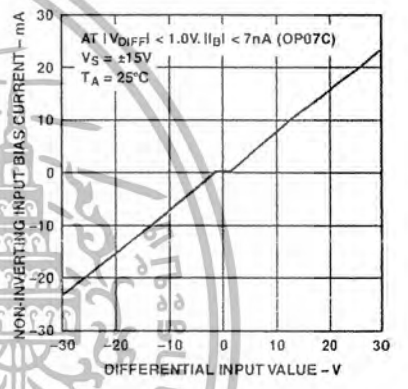
TPC 3. Warm-Up Drift



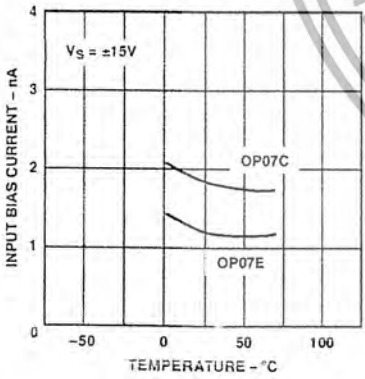
TPC 4. Maximum Error vs. Source Resistance



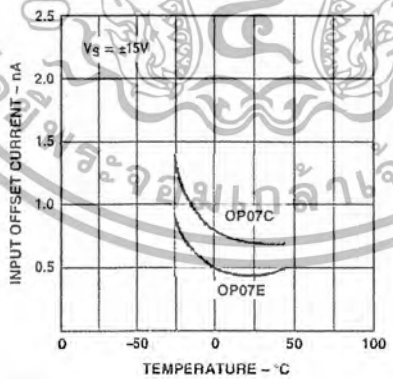
TPC 5. Maximum Error vs. Source Resistance



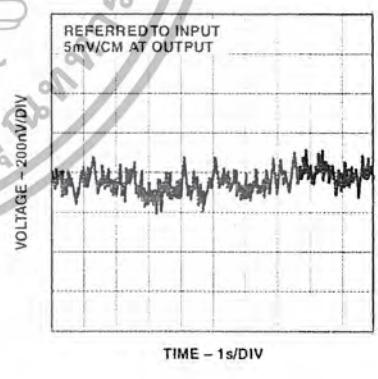
TPC 6. Input Bias Current vs. Differential Input Voltage



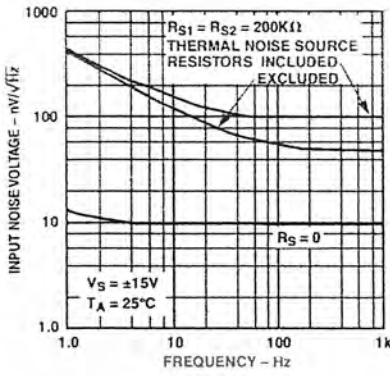
TPC 7. Input Bias Current vs. Temperature



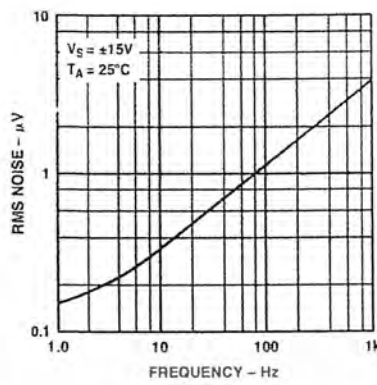
TPC 8. Input Offset Current vs. Temperature



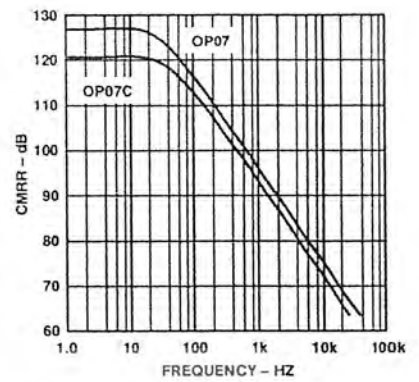
TPC 9. Low Frequency Noise



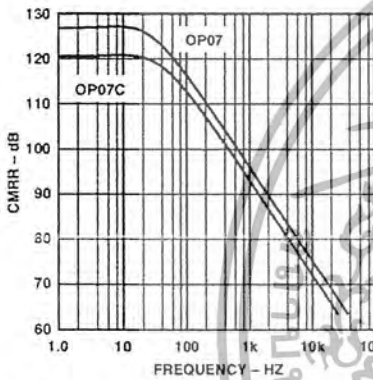
TPC 10. Total Input Noise Voltage vs. Frequency



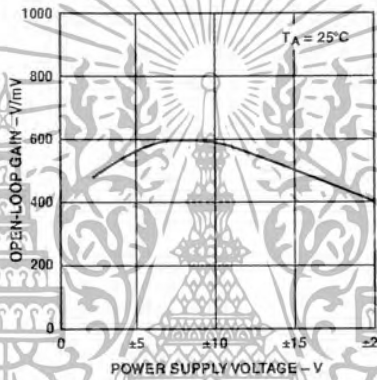
TPC 11. Input Wideband Noise vs Bandwidth (0.1 Hz to Frequency Indicated)



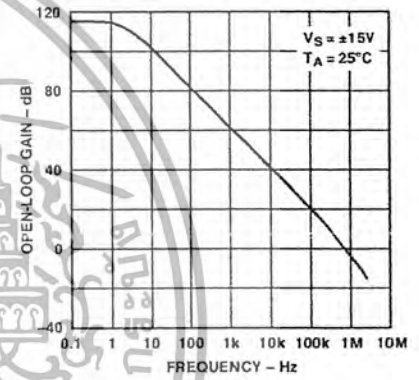
TPC 12. CMRR vs. Frequency



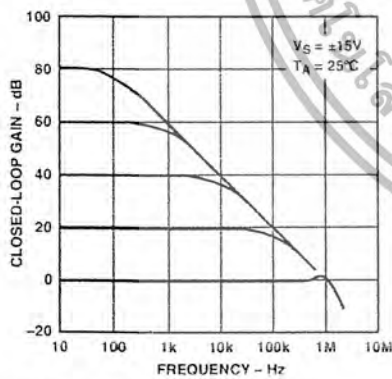
TPC 13. PSRR vs. Frequency



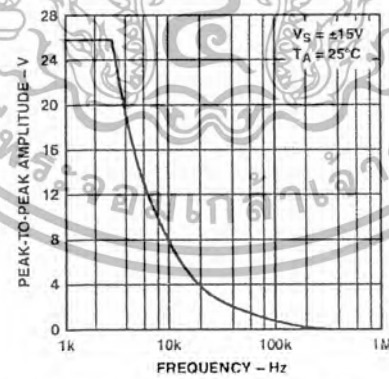
TPC 14. Open-Loop Gain vs Power Supply Voltage



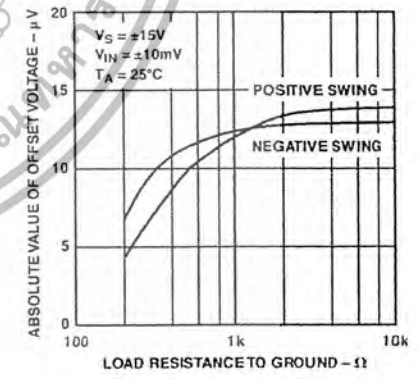
TPC 15. Open-Loop Frequency Response



TPC 16. Closed-Loop Response for Various Gain Configurations

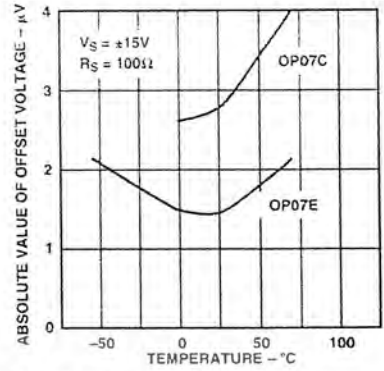
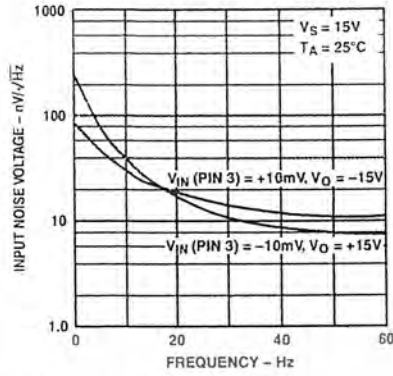
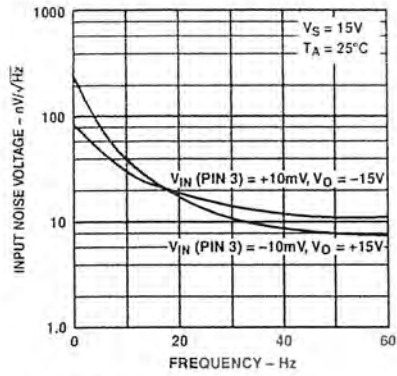


TPC 17. Maximum Output Swing vs. Frequency



TPC 18. Maximum Output Voltage vs. Load Resistance

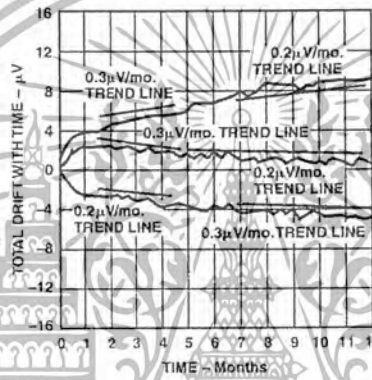
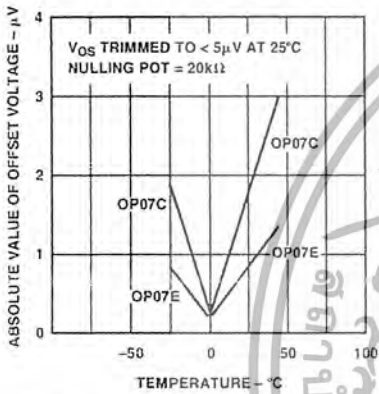
# OP07



TPC 19. Power Consumption vs. Power Supply

TPC 20. Output Short-Circuit Current vs. Time

TPC 21. Untrimmed Offset Voltage vs. Temperature



TPC 22. Trimmed Offset Voltage vs. Temperature

TPC 23. Offset Voltage Stability vs. Time

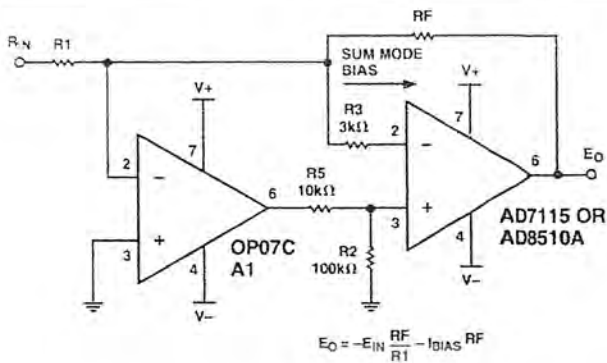


Figure 2. Typical Offset Voltage Test Circuit

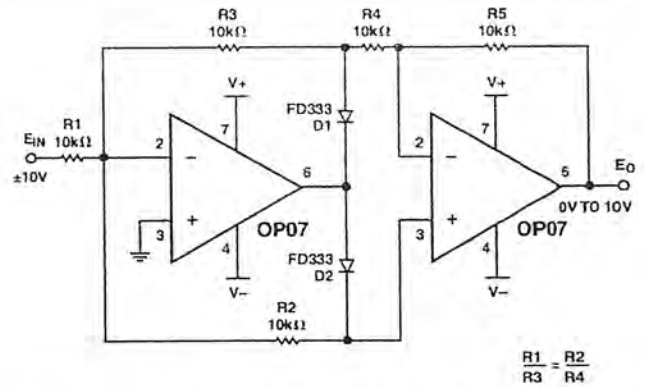


Figure 5. Burn-In circuit

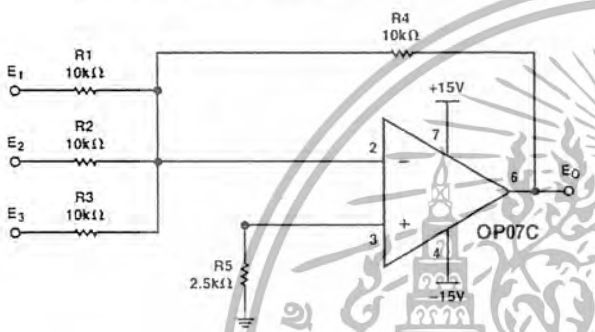
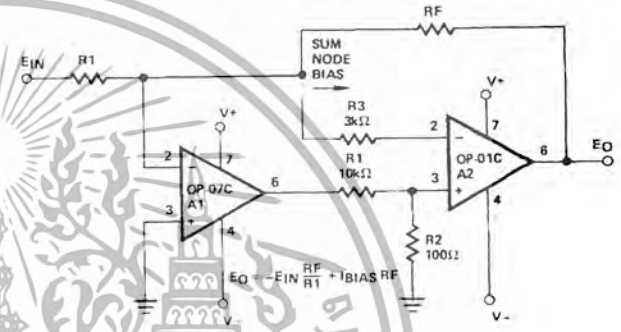


Figure 3. Typical Low-Frequency Noise Circuit



PINOUTS SHOWN FOR J, P, AND Z PACKAGES

Figure 6. High-Speed, Low VOS Composite Amplifier

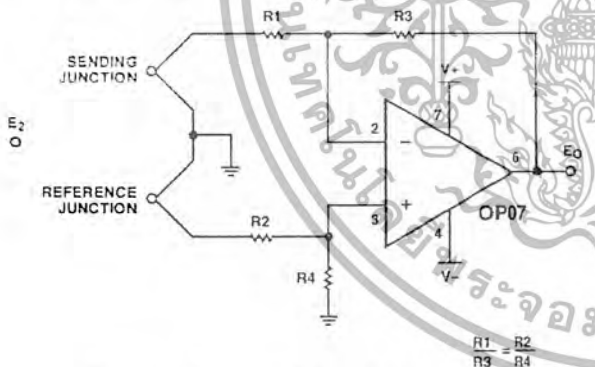
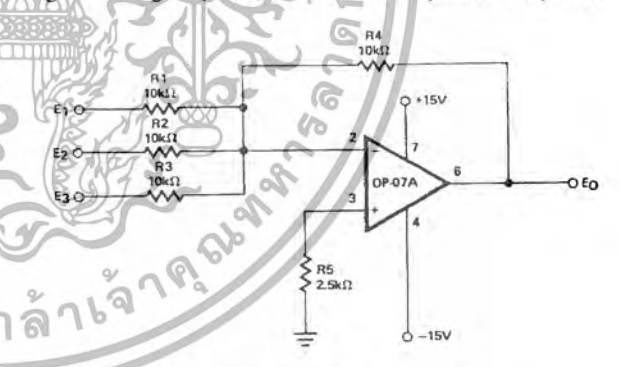


Figure 4. Optional Offset Nulling Circuit



PINOUTS SHOWN FOR J, P, AND Z PACKAGES

Figure 7. Adjustment-Free Precision Summing Amplifier

# OP07

## TYPICAL APPLICATIONS

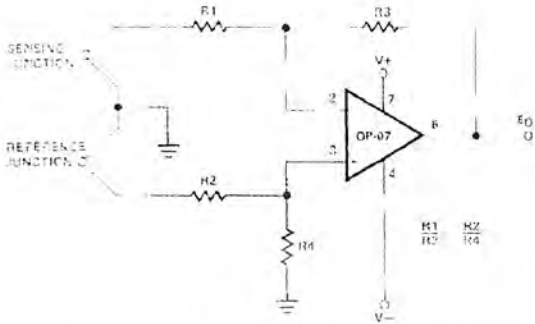
### APPLICATIONS INFORMATION

OP07 series units may be substituted directly into 725, 108A/308A\* and OP05 sockets with or without removal of external compensation or nulling components. Additionally, the OP07 may be used in unnull'd 741 type sockets. However, if conventional 741 nulling circuitry is in use, it should be modified or removed to enable proper OP07 operation. OP07 offset voltage may be nulled to zero through use of a potentiometer (see offset nulling circuit diagram).

### PRECISION ABSOLUTE-VALUE CIRCUIT

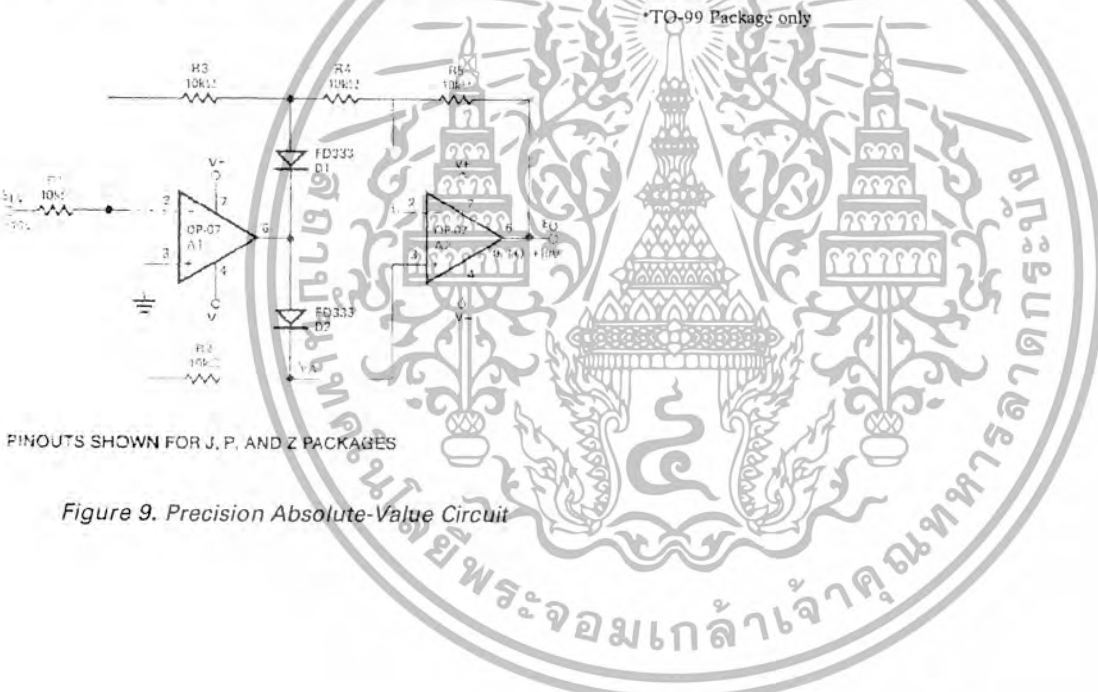
The OP07 provides stable operation with load capacitance of up to 500 pF and  $\pm 10$  V swings; larger capacitances should be decoupled with a 50  $\Omega$  decoupling resistor.

Stray thermoelectric voltages generated by dissimilar metals at the contacts to the input terminals can degrade drift performance. Therefore, best operation will be obtained when both input contacts are maintained at the same temperature, preferably close to the package temperature.



PINOUTS SHOWN FOR J, P, AND Z PACKAGES

Figure 8. High-Stability Thermocouple Amplifier



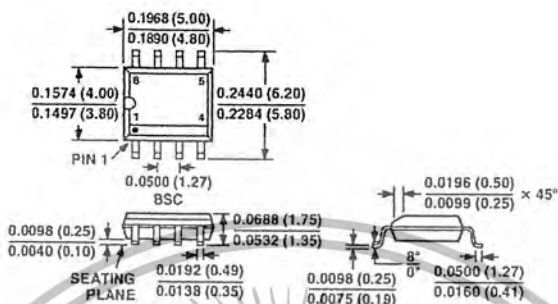
PINOUTS SHOWN FOR J, P, AND Z PACKAGES

Figure 9. Precision Absolute-Value Circuit

**OUTLINE DIMENSIONS**

Dimensions shown in inches and (mm).

**8-Lead SO DIP  
(S-Suffix)**



**Revision History**

Location	Page
<b>Data Sheet changed from REV. 0 to REV. A.</b>	
Edits to FEATURES	1
Edits to ORDERING GUIDE	1
Edits to PIN CONNECTION drawings	1
Edits to ABSOLUTE MAXIMUM RATINGS	2
Deleted ELECTRICAL CHARACTERISTICS	2-3
Deleted OP07D Column from ELECTRICAL CHARACTERISTICS	4-5
Edits to TPCs	7-9
Edits to HIGH-SPEED, LOW $V_{OS}$ COMPOSITE AMPLIFIER	9