

การรับส่งสัญญาณวีดีโอระบบดิจิทัลโดยใช้เส้นใยแสง
DIGITAL VIDEO SIGNAL TRANSMISSION AND
RECEPTION VIA FIBER OPTIC CABLE



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

2015
11/11/15

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2545

เลขหมู่.....

เลขทะเบียน...50094

วัน,เดือน,ปี.2.1.ค.ย. 2547

.b.....
.i.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ทางการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

214

การรับส่งสัญญาณวีดีโอระบบดิจิทัลโดยใช้เส้นใยแสง
DIGITAL VIDEO SIGNAL TRANSMISSION AND
RECEPTION VIA FIBER OPTIC CABLE



ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมโทรคมนาคม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2545

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญาโทปีการศึกษา 2545

ภาควิชาวิศวกรรมโทรคมนาคม


คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การรับส่งสัญญาณวีดีโอระบบดิจิทัลโดยใช้เส้นใยแสง

DIGITAL VIDEO SIGNAL TRANSMISSION AND RECEPTION VIA FIBER OPTIC
CABLE

ผู้จัดทำ

1. นายฐานะ โปธิ์สอาด 43015012
2. นายพงศ์รัชช บรรมณโศภิชฐ์ 43015031
3. นายชาญณรงค์ ชมภูศรี 43015063


.....อาจารย์ที่ปรึกษา
(ผศ. อภินันท์ มัลลยานนท์)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การรับส่งสัญญาณวีดิโอระบบดิจิทัลโดยใช้เส้นใยแสง
DIGITAL VIDEO SIGNAL TRANSMISSION AND
RECEPTION VIA FIBER OPTIC CABLE

โดย นายฐานะ โปธิ์สอาด 43015012
นายพงศ์วิษ บรรมณ โสภิชญ์ 43015031
นายชาญณรงค์ ชมภูศรี 43015063

อาจารย์ที่ปรึกษา ผศ. อภินันท์ มั่นยานนท์

บทคัดย่อ

โครงการนี้เป็นการสร้างอุปกรณ์รับส่งสัญญาณ โดยนำสัญญาณอนาล็อกวีดิโอแปลงเป็นดิจิทัลแล้วส่งผ่านเส้นใยแสง ซึ่งประกอบด้วย ภาตส่งและภาครับ โดยภาตส่ง ประกอบด้วย ส่วนแปลงสัญญาณอนาล็อกวีดิโอเป็นสัญญาณดิจิทัล และส่วนขับสัญญาณแสง จากนั้นจึงส่งสัญญาณแสงผ่านเส้นใยแสงไปยังภาครับ ซึ่งประกอบด้วย ส่วนรับสัญญาณแสง ส่วนขยายสัญญาณ และส่วนแปลงสัญญาณดิจิทัลเป็นสัญญาณอนาล็อก สัญญาณอนาล็อกที่ได้จะนำไปแสดงที่จอเครื่องรับโทรทัศน์

ABSTRACT

This project is construction of equipment for signal transmission and reception via fiber optic. The transmitting part includes analog-to-digital converter and optical transmitter. Optical transmitter will send digital signal through the optic medium to the receiving part. The receiving part includes optical detector, amplifier and digital-to-analog converter. The output signal will be showed on the display of television receiver.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ

	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง	2
2.1 เส้นใยแสง	2
2.1.1 นิยามและหลักการใช้งานเส้นใยแสง	2
2.1.2 ลักษณะการเดินทางของแสงภายในเส้นใยแสง	2
2.1.3 การแบ่งชนิดของเส้นใยแสง	6
2.1.4 โครงสร้างและพารามิเตอร์ของเส้นใยแสง	7
2.1.5 คุณสมบัติต่าง ๆ ของเส้นใยแสง	10
2.1.6 ข้อดีและข้อเสียของเส้นใยแสง	14
2.2 อุปกรณ์แสง	15
2.2.1 อุปกรณ์กำเนิดแสง	15
2.2.2 อุปกรณ์รับแสง	19
2.2.3 การเชื่อมต่อระหว่างอุปกรณ์รับแสงกับเส้นใยแสง	21
2.3 องค์ประกอบของสัญญาณภาพ	22
2.3.1 สัญญาณโทรทัศน์ขาวดำ	22
2.3.2 สัญญาณควบคุมตำแหน่งภาพ	22
2.3.3 สัญญาณโครมา (Chroma)	23
2.3.4 สัญญาณเบิสต์ (Burst)	25
2.4 วิธีการถ่ายโอนข้อมูล	26
2.4.1 การถ่ายโอนข้อมูลแบบขนาน	26
2.4.2 การถ่ายโอนข้อมูลแบบอนุกรม	27
2.5 การแปลงสัญญาณอนาลอกเป็นดิจิทัล	28
2.6 การมอดูเลตรหัสพัลส์	30
2.7 การควอนไทซ์สัญญาณ	31
2.8 แบบคิวิตท์ในการส่งสัญญาณพีซีเอ็ม	33
2.9 การผสมสัญญาณ (Modulation)	33
2.10 การผสมสัญญาณแบบ FSK (FSK Modulation)	34
2.11 การประยุกต์การใช้งานของเฟสล็อกคัล (PLL)	34
บทที่ 3 การคำนวณและการสร้าง	36
3.1 การออกแบบด้านส่ง	36
3.1.1 การออกแบบวงจรแปลงสัญญาณอนาลอกเป็นดิจิทัล	36
3.1.2 การออกแบบวงจรแปลงข้อมูลจากขนานเป็นอนุกรม	38

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานาน เมื่ออนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญ (ต่อ)

	หน้า
3.1.3 การออกแบบวงจรสร้างสัญญาณนาฬิกา	39
3.1.4 การออกแบบวงจรมอดูเลตทางความถี่	40
3.1.5 การออกแบบวงจรรวมสัญญาณ	41
3.1.6 การออกแบบวงจรโครเวอร์	42
3.2 การออกแบบตัวรับ	43
3.2.1 การออกแบบวงจรดีเทคเตอร์	43
3.2.2 วงจรขยายสัญญาณ	45
3.2.3 วงจรกรองความถี่ต่ำผ่านและวงจรขยายสัญญาณภาพ	45
3.2.4 การออกแบบวงจรกรองย่านความถี่ผ่าน	46
3.2.5 การออกแบบวงจรขยายความถี่วิทยุ	46
3.2.6 การออกแบบวงจรเอฟเอสเค็มมอดูเลเตอร์	48
3.2.7 การออกแบบวงจรขยายสัญญาณเสียง	48
3.2.8 การออกแบบวงจรกู้สัญญาณนาฬิกา	49
บทที่ 4 การทดลองและผลการทดลอง	55
4.1 ผลการทดลองวงจรแปลงสัญญาณอนาล็อกเป็นดิจิทัล และวงจรแปลงข้อมูลจากขนานเป็นอนุกรม	56
4.2 ผลการทดลองวงจรสร้างสัญญาณนาฬิกา	57
4.3 ผลการทดลองวงจรมอดูเลตทางความถี่	58
4.4 ผลการทดลองวงจรดีมอดูเลตทางความถี่	59
4.5 ผลการทดลองวงจรรวมสัญญาณ	60
4.6 ผลการทดลองวงจรขยายสัญญาณ	61
4.7 ผลการทดลองวงจรกรองความถี่ต่ำผ่านและวงจรขยายสัญญาณภาพ	62
4.8 ผลการทดลองวงจรขยายความถี่วิทยุ	63
4.9 ผลการทดลองวงจรกู้สัญญาณนาฬิกา	64
4.10 ผลการทดลองในส่วนของการรับส่งสัญญาณดิจิทัลวีดีโอ	66
4.11 ผลการทดลองส่งสัญญาณดิจิทัลวีดีโอผ่านเส้นใยแสง	66
บทที่ 5 บทวิจารณ์และบทสรุป	68
ภาคผนวก	
กิตติกรรมประกาศ	
หนังสืออ้างอิง	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญญภาพ

หน้า

รูปที่ 2.1	แสดง โครงสร้างของเส้นใยแก้วหรือเส้นใยนำแสง (Optical Fiber)	2
รูปที่ 2.2	แสดงมุมรับแสงของเส้นใยแสง	3
รูปที่ 2.3	แสดง Propagation Mode ภายในเส้นใยแสง	4
รูปที่ 2.4	ลักษณะการเดินทางของแสงภายในคอร์ของเส้นใยแสงแบบต่าง ๆ	7
รูปที่ 2.5	แสดงลักษณะการเดินทางของแสงในเส้นใยแสงแบบเกรดเด็คดีอินเด็กซ์	7
รูปที่ 2.6	แสดงพารามิเตอร์มีเตอร์ทาง โครงสร้างของเส้นใยแสงแบบมัลติโหมด	8
รูปที่ 2.7	แสดงการเกิด Dispersion ของเส้นใยแสง	13
รูปที่ 2.8	แสดงระดับพลังงานของสารกึ่งตัวนำแบบ P-type และ N-type	15
รูปที่ 2.9	แสดงสนามไฟฟ้าภายในและระดับพลังงานของ P – N junction	16
รูปที่ 2.10	แสดง โครงสร้างทั่วไปของเลเซอร์ไดโอด	17
รูปที่ 2.11	แสดง โครงสร้าง , ระดับพลังงานและการเปลี่ยนแปลงดัชนีการหักเหของ LD	18
รูปที่ 2.12	แสดง โครงสร้างและระดับพลังงานของ LED	19
รูปที่ 2.13	แสดงหลักการทำการรับแสงและระดับพลังงานของ PIN โฟโต ไดโอด	20
รูปที่ 2.14	แสดงหลักการทำการรับแสงและระดับพลังงานของ APD	21
รูปที่ 2.15	แสดงสัญญาณลุมิแนนซ์กับสัญญาณภาพสีรวม	22
รูปที่ 2.16	แสดงรูปร่างของสัญญาณซิงค์ที่อยู่ในสัญญาณภาพโทรทัศน์	23
รูปที่ 2.17	การสร้างสัญญาณภาพสีรวม	24
รูปที่ 2.18	ลักษณะการสร้างสัญญาณ โครมา	25
รูปที่ 2.19	แสดงการส่งข้อมูลแบบขนาน	26
รูปที่ 2.20	แสดงการส่งข้อมูลแบบอนุกรม	27
รูปที่ 2.21	แสดงระบบพื้นฐานการเปรียบเทียบสัญญาณและแรงดัน	28
รูปที่ 2.22	แสดงวงจรการเปรียบเทียบขนานแบบ “แฟลช”	28
รูปที่ 2.23	แสดงระบบพีซีเอ็ม	30
รูปที่ 2.24	แสดงค่าตัวอย่างสัญญาณที่ซีกค่าออกมาได้	31
รูปที่ 2.25	ความสัมพันธ์ระหว่างระดับสัญญาณอินพุทและเอาต์พุทของวงจรควอนไทเซอร์	32
รูปที่ 2.26	สัญญาณดิจิตอลและสัญญาณ FSK	34
รูปที่ 2.27	บล็อกไดอะแกรมของวงจร PLL	35
รูปที่ 3.1	แสดงบล็อกไดอะแกรมของชุดรับและส่งสัญญาณผ่านสายไฟเบอร์ออปติก	36
รูปที่ 3.2	แสดงวงจรแปลงสัญญาณอนาล็อกออกดีไอเป็นสัญญาณดิจิตอล	38
รูปที่ 3.3	แสดงวงจรแปลงข้อมูลแบบขนานเป็นข้อมูลแบบอนุกรม	39
รูปที่ 3.4	แสดงวงจรสร้างสัญญาณนาฬิกา	40
รูปที่ 3.5	แสดงวงจรมอดูเลตทางความถี่	41

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญญภาพ (ต่อ)

	หน้า
รูปที่ 3.6 แสดงวงจรรวมสัญญาณ	41
รูปที่ 3.7 แสดงวงจรไครเวอร์	42
รูปที่ 3.8 แสดงวงจรบัฟเฟอร์และไครเวอร์ LED	43
รูปที่ 3.9 แสดงวงจรดีเทคเตอร์และวงจรปริแอมพลิไฟเออร์	44
รูปที่ 3.10 แสดงวงจรดีเทคเตอร์และวงจรปริแอมพลิไฟเออร์ที่ใช้งาน	44
รูปที่ 3.11 แสดงวงจรขยายสัญญาณ	45
รูปที่ 3.12 แสดงวงจรกรองความถี่ต่ำและขยายสัญญาณภาพ	46
รูปที่ 3.13 แสดงวงจรกรองย่านความถี่ 10.7MHz ผ่าน	46
รูปที่ 3.14 แสดงวงจรต้นแบบของวงจรขยายความถี่วิทยุ	47
รูปที่ 3.15 แสดงวงจรขยายความถี่วิทยุตามทีออกแบบ	47
รูปที่ 3.16 แสดงวงจรเอฟเอสเคเอ็มอคูเลเตอร์	48
รูปที่ 3.17 แสดงวงจรขยายสัญญาณเสียง	49
รูปที่ 3.18 แสดงรูปสัญญาณที่เกิดจากวงจรสัญญาณนาฬิกา	50
รูปที่ 3.19 แสดงวงจรสัญญาณนาฬิกา	50
รูปที่ 3.20 แสดงวงจรด้านส่งสำหรับการแปลงสัญญาณเสียงอนาลอกเป็นดิจิตอลและ PISO	51
รูปที่ 3.21 แสดงวงจรด้านส่งสำหรับการส่งสัญญาณภาพและสัญญาณเอฟเอสเค	52
รูปที่ 3.22 แสดงวงจรด้านรับสำหรับสัญญาณภาพและสัญญาณเอฟเอสเค	53
รูปที่ 3.23 แสดงวงจรด้านรับสำหรับการแปลงสัญญาณเสียงดิจิตอลเป็นอนาลอก	54
รูปที่ 4.1 แสดงบล็อกไดอะแกรมของค่านส่ง	55
รูปที่ 4.2 แสดงบล็อกไดอะแกรมของค่านรับ	55
รูปที่ 4.3 แสดงวงจรแปลงสัญญาณอนาลอกออกดีไอเป็นสัญญาณดิจิตอลและแสดงวงจรแปลงข้อมูลแบบขนานเป็นข้อมูลแบบอนุกรม	56
รูปที่ 4.4 แสดงสัญญาณข้อมูลอนุกรม(CH1) และ CLOCK ที่ป้อนให้กับวงจรแปลงข้อมูลขนานเป็น อนุกรม(CH2)	56
รูปที่ 4.5 แสดงวงจรสร้างสัญญาณนาฬิกา	57
รูปที่ 4.6 CH1 แสดงสัญญาณความถี่ 500 KHz จากวงจรหาร 4 ของ IC 74193 CH2 แสดงสัญญาณความถี่ 62.5 KHz จากวงจรหาร 4 ของ IC 74193	57
รูปที่ 4.7 แสดงวงจรมอดูเลตทางความถี่	58
รูปที่ 4.8 CH1 แสดงรูปสัญญาณเอ๊าท์พุทที่ได้จากวงจรมอดูเลตทางความถี่ CH2 แสดงรูปสัญญาณอินพุทพัลส์ที่ป้อนเข้าวงจรมอดูเลตทางความถี่	58
รูปที่ 4.9 แสดงวงจรมอดูเลตทางความถี่	59

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 4.10	CH1 แสดงรูปสัญญาณเอาต์พุตที่ได้จากวงจรคิมอคูเลททางความถี่	
	CH2 แสดงรูปสัญญาณอินพุตที่นำมาจากวงจรมอคูเลททางความถี่	59
รูปที่ 4.11	แสดงวงจรรวมสัญญาณ	60
รูปที่ 4.12	CH1 แสดงรูปสัญญาณที่ผ่านวงจรรวมสัญญาณ (ป้อนอินพุต FSK กับ Video)	
	CH2 แสดงสัญญาณวีดิโออินพุตป้อนเข้าวงจร	60
รูปที่ 4.13	แสดงวงจรขยายสัญญาณ	61
รูปที่ 4.14	CH1 แสดงรูปสัญญาณที่ผ่านวงจรขยายสัญญาณ	
	CH2 แสดงสัญญาณอินพุตที่ป้อนเข้าวงจรขยายสัญญาณ	61
รูปที่ 4.15	แสดงวงจรกรองความถี่ต่ำและขยายสัญญาณภาพ	62
รูปที่ 4.16	CH1 แสดงรูปสัญญาณอินพุตที่ป้อนแก่วงจรขยายสัญญาณภาพ	
	CH2 แสดงสัญญาณเอาต์พุตที่ผ่านวงจรกรองความถี่ต่ำและขยายสัญญาณภาพ	62
รูปที่ 4.17	แสดงวงจรขยายความถี่วิทยุตามทีออกแบบ	63
รูปที่ 4.18	CH1 แสดงรูปสัญญาณเอาต์พุตที่ผ่านวงจรขยายความถี่วิทยุ	
	CH2 แสดงสัญญาณอินพุตที่ป้อนเข้าวงจร	63
รูปที่ 4.19	แสดงวงจรกึ่งสัญญาณนาฬิกา	64
รูปที่ 4.20	CH1 แสดงรูปสัญญาณนาฬิกาที่ป้อนให้กับบัพเฟอร์	
	CH2 แสดงสัญญาณอินพุตที่ป้อนเข้าวงจรกึ่งสัญญาณนาฬิกา	64
รูปที่ 4.21	CH1 แสดงรูปสัญญาณอินพุตที่ป้อนเข้าสู่วงจรกึ่งสัญญาณนาฬิกา	
	CH2 แสดงสัญญาณเอาต์พุตที่ออกจากวงจร โมโนสเตเบิล	65
รูปที่ 4.22	CH1 แสดงรูปสัญญาณอินพุตที่ป้อนเข้าสู่วงจรกึ่งสัญญาณนาฬิกา	
	CH2 แสดงสัญญาณเอาต์พุตที่วงจรกึ่งสัญญาณนาฬิกาทำไม่ได้	65
รูปที่ 4.23	CH1 แสดงรูปสัญญาณ EFM	
	CH2 แสดงสัญญาณเอาต์พุตที่ผ่านภาค MPEG 1 DECODER	66
รูปที่ 4.24	แสดงรูปสัญญาณภาพจากเครื่องเล่นวีซีดีซึ่งป้อนให้กับทางด้านส่ง	66
รูปที่ 4.25	แสดงรูปสัญญาณภาพที่รับได้ทางด้านรับ	67

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

	หน้า
ตารางที่ 2.1 แสดงการเปรียบเทียบค่าแรงดันจากวงจรเปรียบเทียบแบบ “เฟลซ”	35
ตารางที่ 2.2 แสดงการเปรียบเทียบวิธีการแปลงสัญญาณ A / D ชนิดต่างๆ	35



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1

บทนำ

ความเจริญก้าวหน้าทางเทคโนโลยีในปัจจุบัน มีการพัฒนาอย่างต่อเนื่องตลอดเวลา เพื่อรองรับความต้องการของมนุษย์ในสังคมโลกาภิวัตน์ ซึ่งเต็มไปด้วยความสะดวกสบาย และต้องการเทคโนโลยีที่มีความทันสมัย ดังนั้นเทคโนโลยีด้านอิเล็กทรอนิกส์ คอมพิวเตอร์ รวมถึงเทคโนโลยีด้านสื่อสารโทรคมนาคมจึงได้รับความนิยมเป็นอย่างมาก ซึ่งเทคโนโลยีการติดต่อสื่อสารโทรคมนาคมที่กำลังมีบทบาทสำคัญเป็นอันมากอย่างหนึ่งก็คือ ระบบการสื่อสารด้วยเส้นใยแสง (Optical Fiber Communication) ซึ่งมีข้อดีกว่าระบบการสื่อสารแบบเดิมที่ผ่านสายเคเบิล (Metallic Cable Communication) มาก เช่น สามารถส่งข้อมูลได้มากกว่า ส่งสัญญาณที่มีความถี่สูงได้ดี มีการสูญเสียต่ำ มีแบนด์วิดท์กว้าง อุปกรณ์กำเนิดแสงและอุปกรณ์รับแสงมีความไวสูง ทำให้เพิ่มระยะทางของอุปกรณ์ทวนสัญญาณของสายส่งได้มาก มีขนาดเล็กและน้ำหนักเบา บำรุงรักษาง่าย นอกจากนี้ในระบบสื่อสารเส้นใยแสงยังสามารถทำการส่งสัญญาณแบบมัลติเพล็กซ์เชิงเวลา (Time Division Multiplex) ได้ โดยจะทำการส่งสัญญาณจำนวนมากหลายๆสัญญาณไปในสายส่งเพียงเส้นเดียวได้ด้วยวิธีแบ่งเวลายกกันส่ง ทำให้สายส่งมีความจุ (Capacity) สูง และสามารถส่งได้ด้วยความเร็วที่สูงมาก และประเด็นที่สำคัญอีกประการคือ เพื่อแก้ปัญหาด้านความถี่ซึ่งเป็นทรัพยากรชนิดหนึ่งที่มีจำกัด

ระบบสื่อสารด้วยเส้นใยแสงได้ถูกนำมาใช้เป็นเครือข่ายเชื่อมโยงของระบบสื่อสารโทรคมนาคมทั้งระหว่างประเทศ เช่นระบบเคเบิลใต้น้ำหรือซิมมาริน (Submarine) และภายในประเทศ บริการด้านการสื่อสารโทรคมนาคมในรูปแบบต่างๆ เช่น บริการโทรศัพท์ทางไกลระหว่างประเทศและภายในประเทศ บริการไอเอสดีเอ็น (ISDN) บริการประชุมทางไกลด้วยภาพ (Video Conference) ระบบถ่ายทอดสัญญาณต่างๆ ระบบโทรทัศน์บอกรับสมาชิกหรือเคเบิลทีวี เป็นต้น ข้อมูลข่าวสารที่ใช้การส่งผ่านระบบสื่อสารเส้นใยแสง จะเป็นทั้งระบบดิจิทัล และอนาล็อก ซึ่งปัจจุบันนี้การส่งระบบดิจิทัลได้รับความนิยมเป็นอย่างมาก เนื่องจากมีความถูกต้องของสัญญาณมากกว่าแบบอนาล็อก การกำจัดสัญญาณรบกวนทำได้ดีกว่า ดังนั้นปริยญาณีพนธ์ฉบับนี้ จึงทำการเสนอการรับส่งสัญญาณวีดีโอ ด้วยระบบดิจิทัลผ่านเส้นใยแสง โดยนำสัญญาณวีดีโอมาแปลงเป็นสัญญาณดิจิทัลจากนั้นจึงนำสัญญาณที่ได้ส่งผ่านเส้นใยแสงต่อไป

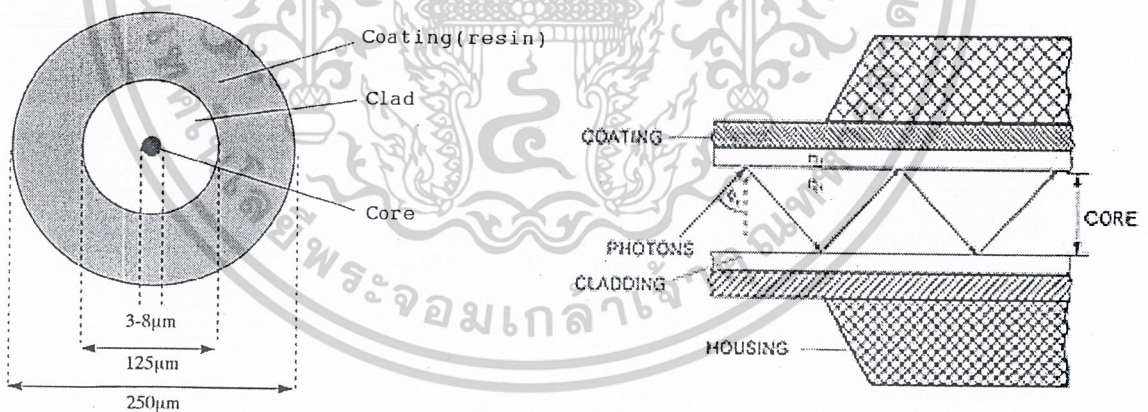
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง

2.1 เส้นใยแสง

ในหัวข้อนี้จะกล่าวถึงทฤษฎีพื้นฐานของเส้นใยแสง ได้แก่ ความหมาย ลักษณะ โครงสร้าง การเดินทางของแสงในเส้นใยแสง การลดทอนของแสงและพารามิเตอร์ต่างๆ รวมถึงข้อดีข้อเสียของการใช้เส้นใยแสง

2.1.1 นิยามและหลักการใช้งานเส้นใยแสง

เส้นใยแสง หมายถึง เส้นใยโปร่งแสงทรงกระบอกขนาดเล็ก และเส้นผ่านศูนย์กลางของเส้นใยทั้งเส้นประมาณ 125 ไมครอน (ไมโครเมตร) วัสดุที่ใช้ทำเส้นใยเป็นสารประกอบประเภท ซิลิกา หรือซิลิกอนไดออกไซด์ (SiO_2) ถูกเจือ (Doped) ด้วยสารที่สามารถควบคุมอัตราการเจือได้ เพื่อให้ได้ค่าดัชนีหักเหของแสง (Refractive Index) ตามต้องการ โครงสร้างพื้นฐานของเส้นใยแสงประกอบด้วยวัสดุโปร่งแสงสองชั้น โดยในแนวแกนกลางของเส้นใยแสงซึ่งเรียกทับศัพท์ว่า คอร์ (Core) จะมีค่าดัชนีหักเหสูงกว่าส่วนที่อยู่โดยรอบที่ห่างจากแกนกลางออกไป ซึ่งส่วนหลังนี้เรียกว่า แคลดดิง (Cladding) หรืออาจเรียกสั้นๆ ว่า แคลด (Clad)



รูปที่ 2.1 แสดง โครงสร้างของเส้นใยแก้วหรือเส้นใยนำแสง (Optical Fiber)

2.1.2 ลักษณะการเดินทางของแสงภายในเส้นใยแสง

2.1.2.1 การป้อนแสงเข้าไปในเส้นใยแสง (Optical Coupling)

เนื่องจากแสงที่ปล่อยออกมาจากแหล่งกำเนิดแสงนั้น จะกระจายกว้างออกเนื่องจากปรากฏการณ์การเบี่ยงเบนของแสง ในการที่จะป้อนแสงเข้าไปในคอร์ที่มีขนาดเล็กมากนั้น ต้องใช้เลนส์ทำกรรวมแสง เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ในงานเพื่อการศึกษาเท่านั้น เมื่อผู้เขียนได้เห็น ใบเขียนขออนุญาตให้พิมพ์ซ้ำ ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แต่ทว่าแสงที่รวมนั้นไม่ใช่ว่าจะถูกป้อนเข้าไปในเส้นใยแสงได้ทั้งหมด แสงที่มีมุมตกกระทบที่เหมาะสมเท่านั้นจึงจะสามารถเข้าไปในเส้นใยแสงได้ รูปที่ 2.1 แสดงมุมรับแสงของเส้นใยแสง จากรูปจะเห็นว่าที่จุดป้อนแสงของเส้นใยแสงนั้น จะเป็นจุดต่อของตัวกลางที่มีค่าดัชนีการหักเหของแสงต่างกัน 3 ชนิด ตัวกลางทั้ง 3 ชนิดนี้คือ อากาศ คอร์ของเส้นใยแสง และเคลดดิ้งของเส้นใยแสง ถ้าให้ค่าดัชนีการหักเหของแสงของตัวกลางทั้ง 3 ชนิดเป็น n_0 ($n_0=1$) n_1 และ n_2 ตามลำดับ จะเกิดการหักเห การสะท้อนกลับของแสงที่รอยต่อของอากาศกับคอร์และคอร์กับเคลดดิ้ง ในที่นี้มุมรับแสงของเส้นใยแสงที่มีค่ามากที่สุดเป็น θ_{\max} จากรูปที่ 2.2 จะเห็นว่าลำแสง 2 นั้นมุมรับแสงตรงรอยต่อของคอร์กับเคลดดิ้งนั้น มีค่าเป็นมุมวิกฤต (Critical Angle) ตรงรอยต่อของอากาศกับคอร์และของคอร์กับเคลดดิ้งนั้นจากกฎของสเนล (Snell's law) จะได้ว่า

$$\sin \theta_{\max} = n_1 \sin \theta \quad (2.1)$$

$$\sin(90^\circ - \theta_c) = \cos \theta_c = n_1/n_2 \quad (2.2)$$

ดังนั้นกรณีที่มีมุมรับแสง θ_{\max} มีค่าสูงสุดนั้น $n_1 = n_2$ จากสมการ (2.1) และ (2.2) จะได้ว่า

$$\sin \theta_{\max} = \sqrt{\frac{n_1^2 - n_2^2}{n_1^2}} \quad (2.3)$$

เรียกว่า อัตราส่วนของผลต่างของดัชนีการหักเหของแสง สำหรับ $\sin \theta_{\max}$ นี้ตามศัพท์เทคนิคของวิชาแสงเรียกว่า Numerical Aperture เขียนย่อว่า "NA" หมายถึง ขนาดของการเปิดรับให้แสงผ่าน และใช้เป็นตัวแสดงเงื่อนไขการป้อนแสงเข้าไปในเส้นใยแสง นอกจากนี้ยังถือเป็นองค์ประกอบพื้นฐานอันหนึ่งที่มีผลต่อประสิทธิภาพการเชื่อมต่อแสงระหว่างต้นกำเนิดกับเส้นใยแสงด้วย



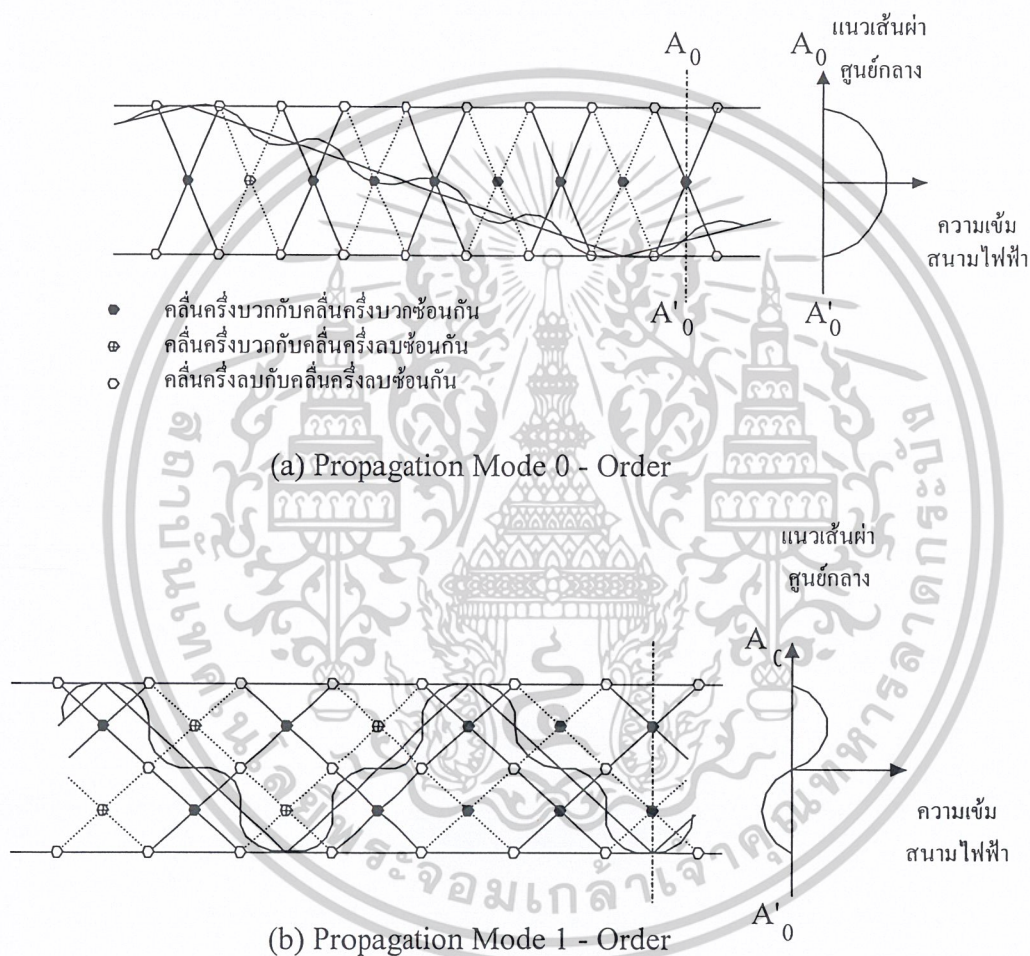
รูปที่ 2.2 แสดงมุมรับแสงของเส้นใยแสง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.2.2 โหมดการเดินทางของแสงภายในเส้นใยแสง (Propagation Mode)

แสงที่ป้อนเข้าไปในเส้นใยแสง ด้วยค่าของมุมรับแสงที่อยู่ในช่วงของมุมรับแสงสูงสุดนั้นแสงจะเดินทางในเส้นใยแสงด้วยลักษณะที่เกิดการสะท้อนกลับไปมาตรงรอยต่อของคอร์กับแคลดดิ้ง โดยที่การสะท้อนกลับไปมาและเคลื่อนที่ไปข้างหน้าพร้อมกันด้วย ซึ่งจะเกิดการแทรกสอด (Interference) ของคลื่นแสงภายในคอร์ มุมสะท้อนกลับที่รอยต่อจะเกิดขึ้นได้ถ้าหากจัดเงื่อนไขให้เหมาะสม

ลักษณะของความเข้มของสนามไฟฟ้าภายในคอร์ของเส้นใยแสง ที่เกิดขึ้นจากการแทรกสอดของแสงตกกระทบและแสงสะท้อนที่มีค่ามุมสะท้อนกลับเป็นพิเศษเฉพาะ แสดงดังรูปที่ 2.3



รูปที่ 2.3 แสดง Propagation Mode ภายในเส้นใยแสง

จากตัวอย่างทั้งสองกรณีในรูปที่ 2.3 จะเห็นได้ว่าเป็นการแสดงการแทรกสอดของแสง ที่มีมุมสะท้อนกลับเป็นพิเศษเฉพาะ ซึ่งทำให้ความเข้มของสนามไฟฟ้าเปลี่ยนแปลง 180 องศาและ 360 องศา ในทิศทางของรัศมี ลักษณะการเดินทางของแสงที่มีการเปลี่ยนแปลงของสนามไฟฟ้าเป็นพิเศษเฉพาะภายในคอร์ของเส้นใยแสงนี้เรียกว่า โหมดการเดินทางของแสง (Propagation Mode) จำนวนโหมดการเดินทางของแสงภายในเส้นใยแสงมีค่าจำกัดตามเงื่อนไขการสะท้อนกลับหมด และนิยมตั้งชื่อโหมดตามลำดับจากเอกสารเป็นเอกสารที่ส่งวันเวลาสำหรับการแข่งขันเพื่อการศึกษาเท่านั้น เมื่อนุญตเห็นาเบเซประยชนดานการค้ำไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โหมดการเดินทางของแสงที่มีค่ามุมการสะท้อนกลับน้อยไปหามากคือ โหมด 0, โหมด 1, โหมด 2 ,..., โหมด (N - 1)

2.1.2.3. โหมดการเดินทางของแสง

โหมดที่สูงที่สุดของโหมดการเดินทางของแสงคือ N-1 นั้นเป็นโหมดการเดินทางของแสงที่มีมุมสะท้อนกลับใกล้เคียงกับมุมวิกฤติ ดังนั้น ถ้าหากให้โหมดการเดินทางของแสงจำนวน N มีค่ามุมสะท้อนกลับเท่ากับมุมวิกฤติ สะท้อนกลับ θ_c และ N เป็นเลขเต็มหน่วยสูงสุดที่ทำให้

$$2a \sin \theta_c \geq N \frac{\lambda}{2} \quad ; \text{ โดย } N=0,1,2,\dots,N-1$$

ในที่นี้ $2a$ เป็นขนาดเส้นผ่านศูนย์กลางของคอร์ของเส้นใยแสงและจากสมการ (2.1) และ (2.3) จะได้ว่า

$$\sin \theta_c = \frac{\sin \theta_{\max}}{n_1} = \sqrt{\frac{n_1^2 - n_2^2}{n_1^2}} \quad (2.4)$$

ดังนั้นจำนวนโหมดการเดินทางของแสงคือ

$$N \leq \frac{4a}{\lambda} \sqrt{n_1^2 - n_2^2} \quad (2.5)$$

กรณีเช่นนี้เมื่อ n_1 และ n_2 มีค่าเท่ากับ 1.475 และ 1.46 ตามลำดับ โดยมีเส้นผ่านศูนย์กลางของคอร์ขนาด 50 ไมโครเมตร และความยาวคลื่นแสงที่ใช้อยู่ในช่วง 1300 นาโนเมตร จากสมการ (2.5) เราจะหาจำนวนโหมดการเดินทางของแสง N ได้จำนวน 16 โหมด เส้นใยแสงที่มีจำนวนโหมดการเดินทางของแสงจำนวนมากอย่างนี้เรียกว่าเส้นใยแสงมัลติโหมด (Multi Mode Optic Fiber)

หากเป็นกรณีที่ n_1 และ n_2 เป็น 1.463 และ 1.46 ตามลำดับ โดยมีเส้นผ่านศูนย์กลางของคอร์ขนาด 10 ไมโครเมตร และความยาวคลื่นแสงที่ใช้อยู่ในช่วง 1300 นาโนเมตร จะได้จำนวนโหมด N เท่ากับ 1 ในกรณีนี้หมายความว่าไม่มีเพียงโหมดการเดินทางของแสงที่เป็นโหมด 0 เท่านั้นที่เดินทางไปในเส้นใยแสงได้ และเส้นใยแสงที่มีโหมดการเดินทางของแสงเพียงโหมดเดียวนั้น เรียกว่า เส้นใยแสงซิงเกิลโหมด (Single Mode Optic Fiber)

จากสมการ (2.5) จะเห็นว่าจำนวนโหมดการเดินทางของแสง ขึ้นอยู่กับความยาวคลื่น (λ) ดังนั้นที่ค่าความยาวคลื่นค่าหนึ่ง N จะเป็นซิงเกิลโหมดและที่ค่าความยาวคลื่นอื่น ซึ่งมีค่าน้อยกว่าความยาวคลื่นนี้แล้ว N จะไม่เป็นซิงเกิลโหมด ค่าความยาวคลื่นต่ำสุดที่ทำให้ N เป็นซิงเกิลโหมดนี้เรียกว่า ความยาวคลื่นกัทออฟ (Cut-off Wave Length) ใช้สัญลักษณ์ λ_c และจากสมการ (2.5) สามารถหาค่า λ_c ได้จากสมการนี้คือ

$$\lambda_c = 4a \sqrt{n_1^2 - n_2^2} \quad (2.6)$$

เท่าที่กล่าวมาแล้วทั้งหมดตั้งแต่ต้น เป็นเรื่องเกี่ยวกับเส้นใยแสงที่สมมุติว่าเป็นแผ่นแบน แต่เส้นใยแสงที่ใช้งานจริงนั้นเป็นเส้นกลม ดังนั้นจึงต้องเปลี่ยนสมการ (2.6) ใหม่เป็นดังนี้

$$\lambda_c = \frac{2\pi}{\lambda} a \sqrt{n_1^2 - n_2^2} \quad (2.7)$$

สำหรับ λ_c นั้นถือเป็นองค์ประกอบสำคัญอันหนึ่ง ในการแสดงคุณสมบัติของเส้นใยแสงที่เป็น

ซิงเกิลโหมด ยกตัวอย่างเช่น เมื่อเส้นใยแสงมี n_1 เท่ากับ 1.463 และ n_2 เท่ากับ 1.46 โดยมีเส้นผ่านศูนย์กลาง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เป็น 10 ไมโครเมตร ซึ่งจะได้ λ_c เท่ากับ 1.22 ไมโครเมตร ซึ่งหมายความว่าความยาวคลื่นที่มีค่าต่ำกว่า 1.22 ไมโครเมตร แล้วโหมดการเดินทางของแสงจะไม่เป็นซิงเกิลโหมด

2.1.3 การแบ่งชนิดของเส้นใยแสง

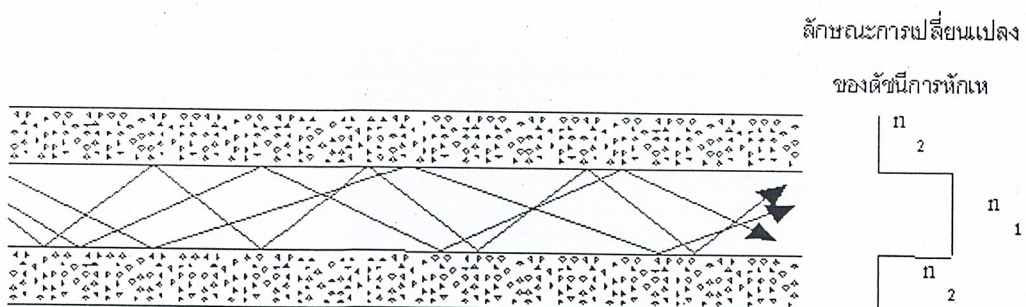
การแบ่งชนิดของเส้นใยแสงตามลักษณะดัชนีการหักเห สามารถแบ่งออกได้เป็น 2 ชนิด คือ

1. Step-Index หมายถึง เส้นใยแก้วนำแสงที่มีค่าดัชนีการหักเหของแสงคงที่ตลอดเนื้อสารทั้งในส่วนที่เป็นคอร์ และเคลดคิง โดยทั่วไปค่าดัชนีการหักเหที่คอร์จะมีมากกว่าเคลดคิง ลักษณะเส้นทางเดินของแสงในไฟเบอร์นี้จะเป็นเส้นตรง สะท้อนไปมาระหว่างคอร์กับเคลดคิง ขนาดเส้นผ่านศูนย์กลางของเส้นใยแก้วนำแสงส่วนใหญ่จะมีค่าเท่ากับ 125 ไมโครเมตร โดยขนาดของคอร์จะขึ้นอยู่กับการออกแบบว่าจะส่งในโหมคร่วม (Multi Mode) คือแสงสามารถเดินทางในเส้นใยแก้วนำแสงได้หลายแนวทาง ขึ้นอยู่กับมุมหรือองศาที่แสงตกกระทบเข้า หรือส่งในโหมคเดียว (Single Mode) คือแสงมีแนวทางเดินเพียงแนวทางเดียว

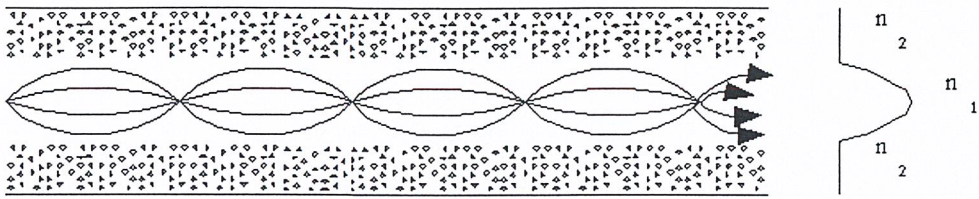
2. Graded-Index หมายถึง เส้นใยแก้วนำแสงที่มีค่าดัชนีการหักเหของแสง เปลี่ยนแปลงไปตามแนวรัศมี โดยที่ตำแหน่งศูนย์กลางของเส้นใยจะมีค่าดัชนีการหักเหสูงสุดจากนั้นจะลดลงไปตามระยะ ห่างจากแนวศูนย์กลางจนมีค่าดัชนีหักเหของคอร์และเคลดคิงเท่ากัน การเปลี่ยนแปลงค่าดัชนีหักเหขึ้นอยู่กับสมการคณิตศาสตร์ที่ใช้ในการออกแบบ โดยอาจจะเป็นฟังก์ชันของพาราโบลาหรือครึ่งวงกลม แสงที่เดินทางในเส้นใยแสงชนิดนี้จะไม่เป็นเส้นตรง แต่จะมีแนวโค้งไปเรื่อย ๆ ตามขนาดของไฟเบอร์ ไฟเบอร์ชนิดนี้มีเส้นผ่านศูนย์กลางประมาณ 125 ไมโครเมตร

เส้นใยแสงแบบซิงเกิลโหมค นั้น จัดอยู่ในพวกของเส้นใยแสงแบบสเต็ปอินเด็กซ์เหมือนกัน แต่ทว่าเนื่องจากจุดประสงค์ต้องการให้เป็นซิงเกิลโหมค จึงทำให้อัตราส่วนผลต่างของค่าดัชนีการหักเหของคอร์ และเคลดคิงมีค่าน้อยมาก จึงแบ่งชนิดแยกออกมาต่างหาก ดังนั้นในกรณีนี้เรียกว่า เส้นใยแสงแบบสเต็ปอินเด็กซ์นั้น โดยทั่วไปจะหมายถึง เส้นใยแสงแบบมัลติโหมค ที่มีผลต่างของดัชนีการหักเหเปลี่ยนแปลงเป็นขั้นบันได (Step) ลักษณะการเดินทางของแสงภายในคอร์ของเส้นใยแสงแต่ละชนิดดังรูปที่ 2.4

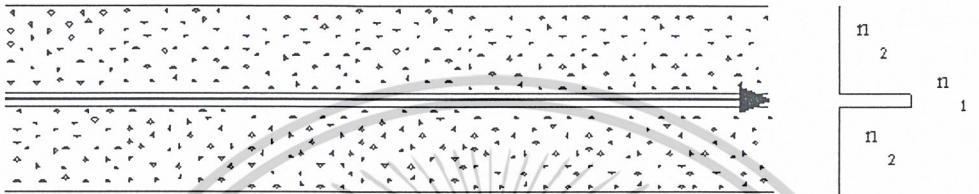
เส้นใยแสงแบบเกรดเด็ดอินเด็กซ์ (GI) เป็นเส้นใยแสงที่จัดทำเป็นพิเศษเพื่อการส่งมัลติโหมค รูปที่ 2.5 แสดงถึง โหมคการเดินทางของแสงในเส้นใยแสงแบบเกรดเด็ดอินเด็กซ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

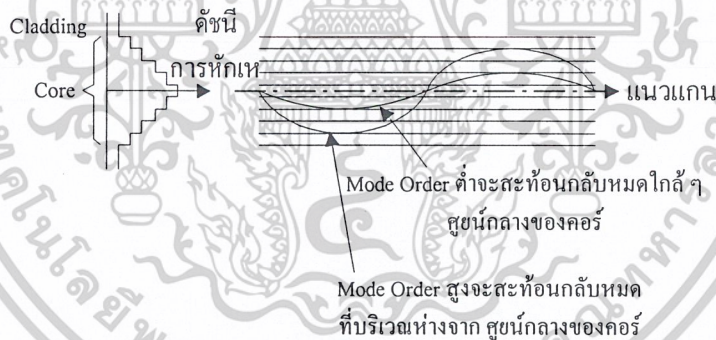


(b) เส้นใยแสงแบบ GI-TYPE



(c) เส้นใยแสงแบบ SM-TYPE

รูปที่ 2.4 ลักษณะการเดินทางของแสงภายในคอร์ของเส้นใยแสงแบบต่าง ๆ



รูปที่ 2.5 แสดงลักษณะการเดินทางของแสงในเส้นใยแสงแบบเกรดเค็ดคินเด็กซ์

2.1.4 โครงสร้างและพารามิเตอร์ (Parameter) ของเส้นใยแสง

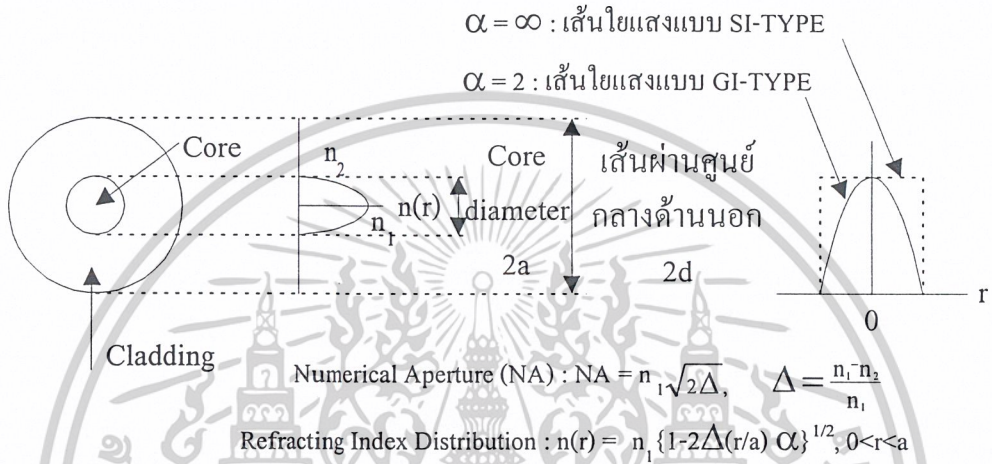
องค์ประกอบพื้นฐานที่กำหนดโครงสร้างของเส้นใยแสงคือ เส้นผ่านศูนย์กลางของคอร์ เส้นผ่านศูนย์กลางนอก (เส้นผ่านศูนย์กลางของแคลดดิ้ง) Numerical Aperture (NA) และอื่น ๆ องค์ประกอบเหล่านี้เรียกว่า เป็นพารามิเตอร์ทาง โครงสร้างของเส้นใยแสง พารามิเตอร์ทาง โครงสร้างเหล่านี้นอกจากมีผลต่อการสูญเสีย (Loss) ความกว้างแบนด์วิดท์ ความแข็งแรงทางเมคานิกส์และคุณสมบัติอื่น ๆ ของเส้นใยแสงแล้วยังเป็นองค์ประกอบสำคัญสำหรับการเชื่อมต่อของเส้นใยแสง หรือการต่อของเส้นใยแสงกับอุปกรณ์

แสงอีกด้วย นอกจากนี้ยังมีพารามิเตอร์ประกอบทาง โครงสร้างเพิ่มเติมอีก ได้แก่ เปอร์เซนต์

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การคลาดเคลื่อนของศูนย์กลาง (Eccentricity) อัตราความเพี้ยนของวงกลม (Non-Circular Rate) สำหรับพารามิเตอร์ประกอบนี้ จะไม่มีผลอะไรทางด้านคุณสมบัติการส่ง (Transmission Characteristic) แต่ว่ามันจะมีผลอย่างมากต่อการสูญเสียของการต่อ (Connection Loss) ของเส้นใยแสง เช่น ในการ

กำหนดโครงสร้างของเส้นใยแสงชนิดมัลติโหมดจะต้องอาศัยพารามิเตอร์ 4 อันคือ เส้นผ่าศูนย์กลางกลางของคอร์ เส้นผ่าศูนย์กลางนอก Numerical Aperture (NA) และลักษณะของค่าดัชนีการหักเห ดังแสดงในรูปที่ 2.6



รูปที่ 2.6 แสดงพารามิเตอร์ทางโครงสร้างของเส้นใยแสงแบบมัลติโหมด

ในการกำหนดค่าต่างๆของพารามิเตอร์ทางโครงสร้างทั้ง 4 เหล่านี้ ต้องคำนึงถึงผลพารามิเตอร์ทางโครงสร้างแต่ละอันที่มีต่อคุณสมบัติต่าง ๆ ของเส้นใยแสง การสร้างได้ง่ายและความประหยัด

สำหรับโครงสร้างของเส้นใยแสงแบบซิงเกิลโหมดจะกำหนดจากพารามิเตอร์ 3 อันคือ เส้นผ่าศูนย์กลางของโหมดฟิลด์ เส้นผ่าศูนย์กลางนอก และความยาวคลื่นคัทออฟ ซึ่งต่างกับกรณีของเส้นใยแสงแบบมัลติโหมดตามที่ได้กล่าวมาแล้ว สาเหตุที่ต้องใช้เส้นผ่าศูนย์กลางของโหมดฟิลด์เป็นพารามิเตอร์ทางโครงสร้างของเส้นใยแสงแบบซิงเกิลโหมดแทนการใช้เส้นผ่าศูนย์กลางของคอร์นั้นก็เพราะว่า เส้นผ่าศูนย์กลางของโหมดฟิลด์มีค่ามากกว่ากล่าวคือ เป็นค่าเส้นผ่าศูนย์กลางตรงจุดที่มีความเข้มของแสงลดลงเป็น $1/e$ (e ในที่นี้มีค่า 2.71828 ของค่าสูงสุด คือค่าตรงจุดศูนย์กลางของคอร์)และค่าของเส้นผ่าศูนย์กลางของคอร์ของเส้นใยแสงซิงเกิลโหมดมีค่าน้อยยิ่งกว่านั้น อัตราส่วนของผลต่างของค่าดัชนีการหักเหก็มีค่าน้อยด้วย ทำให้เป็นการยากที่จะบ่งบอกส่วนที่เป็นรอยต่อของคอร์กับแคลดดิ้งได้อย่างชัดเจน ค่าพารามิเตอร์ของเส้นใยแสงที่สำคัญสามารถแบ่งออกเป็น 2 ประเภทคือ

2.1.4.1 พารามิเตอร์ทางแสง

1) ค่าดัชนีการหักเหจำเพาะ (Δ) พารามิเตอร์ที่แสดงขนาดความแตกต่างของดัชนีการหักเหของคอร์กับแคลดดิ้ง สำหรับเส้นใยแสงแบบสเต็ปอินเด็กซ์ และแบบเกรดเด็คอินเด็กซ์ นั้นกำหนดค่าผลต่างดัชนีการหักเหจำเพาะดังสมการ(2.8)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$\Delta = \frac{n_1 - n_2}{n_1} \quad (2.8)$$

n_1 คือค่าดัชนีการหักเหของคอร์ หรือเป็นค่าสูงสุดของค่าดัชนีการหักเหภายในคอร์

n_2 คือค่าดัชนีการหักเหของแคลดดิ้ง

ค่าผลต่างดัชนีการหักเหจำเพาะนี้หากมีค่ามากจะทำให้มุมวิกฤตมีค่าน้อย ทำให้ง่ายต่อการป้อนแสงเข้าไปในคอร์

2) มุมรับแสง ในการที่แสงเดินทางไปในเส้นใยแสงนั้น มุมตกกระทบของแสงที่ปลายทางด้านป้อนแสงเข้าไปนั้นจะต้องมีค่าน้อยกว่า θ_{\max} ดังแสดงในรูปที่ 2.2 แสงที่ตกกระทบด้วยมุมที่มีค่ามากกว่า θ_{\max} นี้จะไม่เกิดการสะท้อนกลับหมดที่รอยต่อของคอร์กับแคลดดิ้ง แต่จะมีส่วนหนึ่งหักเหเข้าไปในแคลดดิ้งและรั่วออกไป ทำให้ไม่สามารถเดินทางไปได้ไกลได้การที่แสงเดินทางไปในเส้นใยแสงนั้น จำเป็นต้องมีมุมตกกระทบอยู่ในช่วงมุมรับแสง $2\theta_{\max}$ ดังแสดงในรูปที่ 2.2 นอกจากนั้น มุมปล่อยแสงในตอนที่แสงออกจากเส้นใยแสงก็เช่นกันจะมีมุมอยู่ในช่วงมุมรับแสงนี้

3) Numerical Aperture (NA) เป็นการแสดงประสิทธิภาพอย่างหนึ่งของเลนส์ ทำให้เราทราบว่าเมื่อมีลำแสงขนานผ่านเลนส์ แสงที่ผ่านเลนส์นั้นจะถูกรวมเป็นจุดเดียวที่จุดโฟกัส ในกรณีนี้ถ้ากำหนดให้มุมจากจุดโฟกัสไปยังขอบเลนส์มีค่าเป็น θ ค่าที่ผ่านส่วนที่เป็น $\sin \theta$ นี้เรียกว่า Numerical Aperture หรือ NA

$$\text{ดังนั้น} \quad NA = \sin \theta$$

สำหรับเส้นใยแสงนั้นส่วนที่เป็น θ_{\max} ซึ่งเป็นครึ่งหนึ่งของมุมรับแสงเรียกว่า Numerical Aperture หรือ NA ของเส้นใยแสง

$$\text{ดังนั้น} \quad NA = \sin \theta_{\max}$$

จากรูปที่ 2.2 จะเห็นได้ว่า ในการที่จะทำให้แสงเข้าไปในเส้นใยแสงได้อย่างมีประสิทธิภาพดีนั้น จะต้องใช้เลนส์ที่มี NA เท่ากันกับของเส้นใยแสงที่ทำการรวมแสง

2.1.4.2 พารามิเตอร์ทางโครงสร้าง

โครงสร้างหน้าตัดที่ถูกต้องสมบูรณ์ของเส้นใยแสง เส้นรอบรูปของคอร์และแคลดดิ้งจะมีจุดศูนย์กลางร่วมกัน ในกรณีนี้จะสามารถกำหนดโครงสร้างหน้าตัดของเส้นใยแสงได้โดยเส้นผ่านศูนย์กลางของคอร์และเส้นผ่านศูนย์กลางของแคลดดิ้ง เส้นใยแสงที่ผลิตได้จริงนั้นจะมีรูปร่างผิดเพี้ยนไปบ้าง ดังนั้นจึงจำเป็นต้องให้ค่าจำกัดความพารามิเตอร์อื่นๆ นอกเหนือจากเส้นผ่านศูนย์กลางของคอร์และเส้นผ่านศูนย์กลางของแคลดดิ้ง พารามิเตอร์ที่แสดงเป็นโครงสร้างเหล่านี้ เป็นสิ่งจำเป็นอย่างยิ่งในกรณีที่ทำการประมาณหรือประเมินค่าสูญเสียในการเชื่อมต่อของเส้นใยแสง

1) เส้นผ่านศูนย์กลางของคอร์ แสดงขนาดความโตของคอร์ที่แสงส่วนใหญ่ถูกกักอยู่ในคอร์ เมื่อทำให้แสงเดินทางไปในเส้นใยแสงสำหรับเส้นใยแสงที่ดีนั้น คอร์จะมีลักษณะเป็นที่ทรงกระบอกตัน เส้นผ่านศูนย์กลางของคอร์จะแสดงด้วยเส้นผ่านศูนย์กลางของวงกลมของหน้าตัดของท่อทรงกระบอกนี้ แต่

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น เมื่อผู้ยูทิตเห็นใบเขียวระบุยืนยันด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สำหรับเส้นใยแสงในทางปฏิบัตินั้น จะมีความยุ่งยากในการให้คำจำกัดความของเส้นผ่าศูนย์กลางของคอร์ โดยทั่วไปแล้วจะแสดงด้วยค่าเฉลี่ยของเส้นผ่าศูนย์กลางต่ำสุดและสูงสุดของวงกลม

2) เส้นผ่าศูนย์กลางของเคลดคิง แสดงความโตของเส้นใยแสง ในกรณีที่ทำการศึกษาการสูญเสียของแสงที่เกิดจากการบิดงอของเส้นใยแสงนั้น เส้นผ่าศูนย์กลางของเคลดคิงจะเป็นค่าพารามิเตอร์ที่สำคัญเช่นเดียวกับเส้นผ่าศูนย์กลางของคอร์และค่าดัชนีการหักเห นอกจากนี้ยังมีความสำคัญต่อกรณีที่ทำการศึกษาประเมินค่าความแข็งแรงทางเมคานิกส์และคุณสมบัติการเชื่อมต่อของเส้นใยแสง

3) เปอร์เซนต์การผิดเพี้ยนจากวงกลมของคอร์และเคลดคิง พารามิเตอร์ที่ใช้แสดงการผิดเพี้ยนจากความเป็นวงกลมของคอร์และเคลดคิงก็คือ เปอร์เซนต์การผิดเพี้ยนจากวงกลมของคอร์และเคลดคิง พารามิเตอร์ทั้งสองนี้กำหนดจากผลต่างของเส้นผ่าศูนย์กลางสูงสุดกับเส้นผ่าศูนย์กลางต่ำสุดหารด้วยค่าเส้นผ่าศูนย์กลางมาตรฐานแล้วคูณด้วย 100 พารามิเตอร์ทั้งสองนี้เป็นสิ่งสำคัญในการประเมินค่าการสูญเสียจากการเชื่อมต่อ

4) เปอร์เซนต์ความคลาดเคลื่อนของจุดศูนย์กลางร่วม ในทางปฏิบัติจุดศูนย์กลางของคอร์และเคลดคิงของเส้นใยแสงจะไม่อยู่ที่จุดเดียวกัน เปอร์เซนต์ความคลาดเคลื่อนของจุดศูนย์กลางกำหนดจากระยะห่างระหว่างจุดศูนย์กลางของคอร์กับเคลดคิง หารด้วยค่ามาตรฐานของเส้นผ่าศูนย์กลางของคอร์แล้วคูณด้วย 100 พารามิเตอร์นี้เป็นสิ่งสำคัญในการประเมินค่าการสูญเสียของการเชื่อมต่อเส้นใยแสง

2.1.5 คุณสมบัติต่าง ๆ ของเส้นใยแสง

2.1.5.1 การสูญเสียสัญญาณในเส้นใยแสง

เมื่อมีการป้อนข้อมูลสัญญาณแสงให้กับเส้นใยแสงในช่วงระยะทางหนึ่ง สัญญาณเอาท์พุทที่ได้ย่อมมีการสูญเสียหรือผิดเพี้ยนไปบ้างเช่นเดียวกับการส่งข้อมูลด้วยสายเคเบิล ลักษณะการสูญเสียในเส้นใยแก้วนำแสงมีสาเหตุดังต่อไปนี้คือ

1) การสูญเสียเนื่องจากการดูดกลืนแสงของวัสดุตัวกลาง เป็นผลมาจากการดูดซับพลังงานภายในเนื้อสารที่ใช้ทำเส้นใยแก้วนำแสงในขณะที่แสงเดินทางและชนกับโมเลกุลของมัน หากการดูดซับพลังงานในเนื้อสารมีมาก จะก่อให้เกิดการสูญเสียสัญญาณมากขึ้นด้วย ทั้งนี้ขึ้นอยู่กับโครงสร้างทางโมเลกุลและความบริสุทธิ์ของเนื้อสารที่ใช้ทำเส้นใยแสง

2) การสูญเสียจากการกระเจิงของแสง เมื่อเดินทางในเส้นใยแสงจะเกิดการกระเจิงของแสงเนื่องมาจากการชนของโมเลกุลของเนื้อสารจะทำให้เกิดการสูญเสียสัญญาณไป โดยอัตราการสูญเสียนี้ขึ้นอยู่กับโครงสร้างที่ไม่สมบูรณ์ของเนื้อสารอีกทั้งขึ้นกับความยาวคลื่นของแสงที่เดินทางในเส้นใยแสงด้วย

3) การสูญเสียจากการโค้งงอเส้นใยแสง เป็นการสูญเสียอันเนื่องมาจากการจัดวางของสายเส้นใยแสงที่ทำหน้าที่เป็นท่อนำสัญญาณในลักษณะที่ไม่เป็นเส้นตรง ทำให้มุมของการตกกระทบที่ผนังระหว่างคอร์กับเคลดคิงเปลี่ยนไป ดังนั้นสัญญาณเอาท์พุทในระบบสื่อสารชนิดโหมคร่วมจึงเกิดการผิดเพี้ยนได้ง่าย โดยมีขนาดความกว้างของสัญญาณมากขึ้นกว่าเดิม

4) การสูญเสียแสงอันเนื่องมาจากโครงสร้างของเส้นใยแสงไม่สมบูรณ์ เกิดจากรอยต่อของคอร์กับเคลดคิงไม่ได้เป็นผิวของทรงกระบอกที่แบนราบเหมือนอย่างทฤษฎี แต่ทว่าเมื่อรอยตะปุ่มตะป่ำขนาดเอกสารเป็นเอกสารที่ส่งงานวิชาการเพื่อการศึกษาเท่านั้น เมื่อนุญาตให้เข้าไปใช้ประโยชน์ด้านการศึกษา ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เล็กมาก ๆ อยู่เมื่อผิวที่ไม่เรียบสม่ำเสมอจะทำให้ Propagation Mode เปลี่ยนเป็น Radiation Mode (เป็นโหมดที่ส่วนหนึ่งของพลังงานที่ส่งไปหลุดออกนอกคอร์) ดังนั้นการสูญเสียของแสงจะเพิ่มมากขึ้น การสูญเสียนี้เรียกว่าการสูญเสียเนื่องจากความไม่สมบูรณ์ของโครงสร้าง

5) Microbending Loss เป็นการสูญเสียที่เกิดขึ้นภายหลังการผลิตเส้นใยแสงอันเนื่องมาจากมีแรงกดไม่สม่ำเสมอมากระทำทางด้านข้างของเส้นใยแสง ทำให้แกนของเส้นใยแสงบิดงอไป 2-3 ไมโครเมตร นั่นคือปรากฏการณ์นี้จะเกิดขึ้นเมื่อเพิ่มแรงดึงให้แก่เส้นใยแสง ขณะทำการม้วนเส้นใยแสงเข้ากับหลอด (Bobbin) หรือทำการหุ้มพลาสติกเข้ากับเส้นใยแสงอย่างเหมาะสม

6) Connection Loss เกิดจากการต่อเส้นใยแสงนั้นจะปรับคอร์ทั้งสองของเส้นใยแสงให้ยื่นเข้าหากันอย่างถูกต้องแน่นอน และจะต้องเชื่อมต่อกันอย่างสม่ำเสมอจริงๆ แต่ถ้าหากไม่สม่ำเสมออย่างสมบูรณ์แล้วส่วนหนึ่งของแสงที่ออกมาจากคอร์ด้านหนึ่งนั้นก็จะไม่สามารถเข้าไปในคอร์อีกด้านหนึ่ง แต่จะรั่วเข้าไปในเคลดคิงกลายเป็นการสูญเสียแสง สาเหตุของการสูญเสียจากรอยต่อเส้นใยแสงได้แก่ เส้นผ่าศูนย์กลางของคอร์ของเส้นใยแสงมีขนาดต่างกัน ทำให้เกิดการสูญเสียที่มีอัตราส่วนผลต่างค่าดัชนีการหักเหต่างกัน

การคิดค่ากำลังการสูญเสีย (Loss) ในเส้นใยแสง มักกระทำในเทอมของเดซิเบล (dB) โดยการคำนวณจากสูตร

$$L(\text{dB}) = 10\text{Log}(P_{\text{out}}/P_{\text{in}})$$

เมื่อ P_{out} คือ ค่าพลังงานเอาต์พุต
 P_{in} คือ ค่าพลังงานอินพุตที่ป้อนให้กับเส้นใยแสง

2.1.5.2 การขยายกว้างออกของโหมด (Mode Dispersion) และแบนด์วิดท์ของเส้นใยแสง

1) การขยายกว้างออกของโหมดสำหรับเส้นใยแสงแบบมัลติโหมดนั้น ความเร็วในการเดินทางของแต่ละโหมดภายในเส้นใยแสงจะต่างกัน ดังตัวอย่างที่แสดงในรูปที่ 2.7 a) เมื่อป้อนพัลส์ (Pulse) ที่ถูกผสมแบบพัลส์มอดูเลตเข้าไปในเส้นใยแสงแบบมัลติโหมด พัลส์ของแสงที่ออกมาจากปลายอีกข้างหนึ่งของเส้นใยแสง เมื่อนำมาเปรียบเทียบกับพัลส์ของแสงทางด้านที่ป้อนเข้าไปจะเห็นว่า ขยายออกกว้างกว่าการที่เกิดอย่างนั้นนั่นแม้ว่าความยาวคลื่นของต้นกำเนิดแสงจะเหมือนกันก็ตาม ดังนั้นการสื่อสารด้วยเส้นใยแสง จึงเรียกปรากฏการณ์นี้ว่า การขยายกว้างออกของโหมด (Mode Dispersion) ทำให้ไม่สามารถทำให้ระยะห่างระหว่างพัลส์เล็กลงมาก ๆ ได้ ซึ่งจะเห็นได้ว่า เส้นใยแสงแบบมัลติโหมดนั้นส่วนใหญ่การขยายกว้างออกของโหมด จะเป็นตัวกำหนดแบนด์วิดท์ แม้ว่าจะพยายามทำให้การขยายกว้างออกของโหมดนี้น้อยลงโดยการทำให้ค่าดัชนีการหักเหของคอร์เป็นลักษณะพาราโบล่า ซึ่งเรียกว่าเส้นใยแสงแบบเกรดเค็ด อินเด็กซ์แล้วก็ตาม แต่เนื่องจากมีขีดจำกัดในความแน่นอนของรูปร่างของค่าดัชนีการหักเห ด้วยเหตุนี้ในระบบการส่งข่าวสารจำนวนมากที่ต้องการคุณสมบัติแบนด์วิดท์ที่กว้างนั้น จะใช้เส้นใยแสงแบบซึ่งเกิดโหมดที่ไม่มี การขยายกว้างออกของโหมด โดยการทำให้มีโหมดเดียว

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้เพื่อการศึกษาค้นคว้าเท่านั้น เมื่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2) การขยายกว้างออกของความยาวคลื่น (Wave Length Dispersion)

ในตัวกลางที่มีเนื้อเดียวกัน แต่ถ้าหากความยาวคลื่นต่างกันแล้ว ค่าดัชนีการหักเหจะต่างกันเป็นผลให้ความเร็วในการเดินทางต่างกันตามค่าความยาวคลื่น ปรากฏการณ์ที่เห็นได้เกี่ยวกับค่าดัชนีการหักเหที่ขึ้นอยู่กับความยาวของแสงคือการกระจายแสงออกเป็นสีต่างๆของปริซึมการเกิดรุ้งกินน้ำที่มี 7 สีเกิดขึ้นในตอนหลังฝนตก เป็นต้น

แสงที่ใช้ในการสื่อสารเส้นใยแสงนั้น ความจริงแล้วไม่ใช่แสงที่มีความยาวคลื่นเพียงอันเดียวเท่านั้น ดังแสดงในรูปที่ 2.7 b) กล่าวคือ จะมีความยาวคลื่นอื่นอยู่ด้วยแต่น้อยมาก ทำให้เกิดการขยายกว้างออกของความยาวคลื่น ด้วยเหตุนี้ จะเกิดความแตกต่างของความเร็วในการเดินทางตามความยาวคลื่นที่แตกต่างกัน (ความยาวคลื่นยิ่งมีค่ามากเท่าใด ค่าดัชนีการหักเหจะน้อยลงเท่านั้น และจะเป็นผลให้ความเร็วในการเดินทางเพิ่มขึ้น) การขยายกว้างออกของความยาวคลื่นนี้ เป็นสาเหตุให้แบนด์วิดท์ถูกจำกัดค่าความกว้างเช่นเดียวกับกรณีของการขยายกว้างออกของโหมด ดังที่ได้กล่าวมาแล้วในข้อ 1) และสาเหตุนี้เรียกว่า Material Dispersion

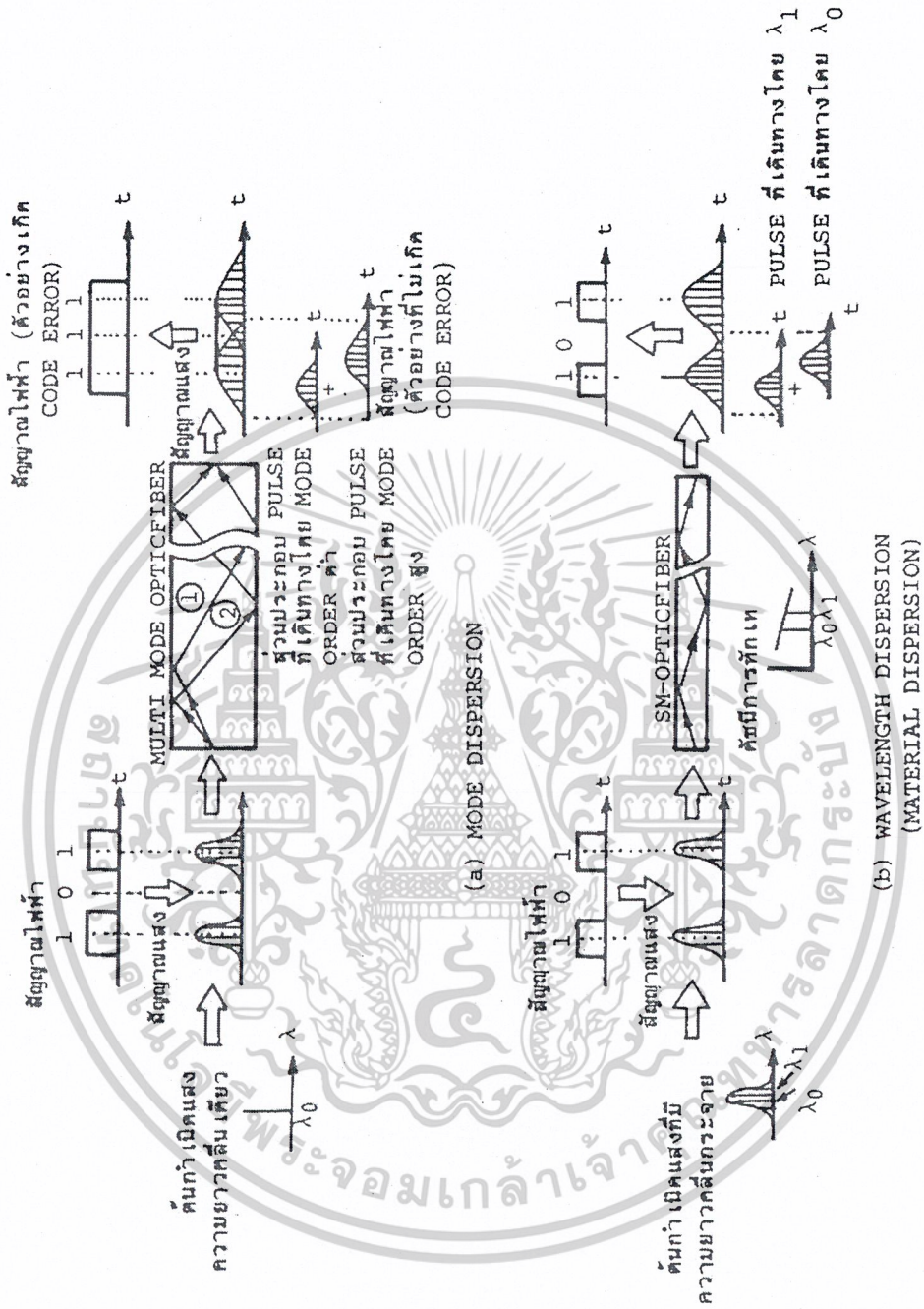
นอกจากนี้กรณีที่ค่าผลต่างของดัชนีการหักเหของคอร์กับแคลดดิ้ง มีค่าน้อยนั้นปรากฏการณ์การสะท้อนกลับหมดของแสงที่รอยต่อของคอร์กับแคลดดิ้ง จะไม่เหมือนกับที่เกิดในกระจกเงา กล่าวคือส่วนหนึ่งของแสงจะทะลุเข้าไปในแคลดดิ้งก่อนแล้วจึงสะท้อนกลับหมดและขนาดการทะลุเข้าไปนี้จะแตกต่างกันตามความยาวคลื่น เป็นผลให้ระยะทางการเดินทางของแสงนี้ขึ้นอยู่กับความยาวคลื่น (ความยาวคลื่นยิ่งมีค่ามากเท่าใดขนาดการทะลุเข้าไปในแคลดดิ้งจะมากขึ้นเท่านั้น และจะทำให้เส้นทางการเดินทางยาวขึ้น)

การขยายกว้างออกในการสื่อสารด้วยเส้นใยแสงนั้น การเกิดการขยายกว้างออกเนื่องจากเนื้อสาร (Material Dispersion) และการขยายกว้างออกเนื่องจากโครงสร้างรวมเรียกว่า การขยายกว้างออกทางความยาวคลื่น (Wave Length Dispersion)

ความสัมพันธ์ระหว่าง Mode Dispersion, Material Dispersion และ Structure Dispersion คือ

$$\text{Mode Dispersion} \gg \text{Material Dispersion} > \text{Structure Dispersion}$$

ดังนั้น สำหรับเส้นใยแสงแบบมัลติโหมด ส่วนใหญ่การขยายกว้างออกของโหมด จะเป็นตัวกำหนดแบนด์วิดท์ของการส่ง ส่วนการขยายกว้างออกทางความยาวคลื่นนั้น มีผลต่อแบนด์วิดท์ของการส่งน้อยมาก แต่จะเป็นสาเหตุสำคัญในการกำหนดแบนด์วิดท์ในเส้นใยแสงแบบซิงเกิลโหมด ด้วยเหตุนี้ในเส้นใยแสงแบบซิงเกิลโหมด จะเลือกใช้ความยาวคลื่นที่ทำให้การขยายกว้างออกเนื่องจากโครงสร้างไปหักล้าง กับการขยายกว้างออกเนื่องจากเนื้อสารให้มากที่สุดเท่าที่จะทำได้ (ความยาวคลื่นนี้เรียกว่า Zero Dispersion Wave Length) และใช้วิธีการต่างๆ ในการออกแบบโครงสร้างของเส้นใยแสง เพื่อให้มีการขยายกว้างออกทางความยาวคลื่นให้น้อยที่สุด



รูปที่ 2.7 แสดงการเกิด Dispersion ของเส้นใยแสง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น เมื่อนุญาดเห็นนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.6 ข้อดีและข้อเสียของเส้นใยแสง

2.1.6.1 ข้อดีของเส้นใยแสง

1) มีค่าการลดทอนสัญญาณต่ำ (Low Attenuation) แม้ว่าค่าการลดทอนสัญญาณของเส้นใยแสงจะมีค่าขึ้นอยู่กับความยาวคลื่นแสงที่ใช้แต่ก็ถือว่ามีค่าน้อยมากเมื่อเลือกใช้แสงที่มีความยาวคลื่นเหมาะสม

2) บรรจุข้อมูลได้เป็นจำนวนมหาศาล เส้นใยแสงมีค่าแบนด์วิดท์ (Bandwidth) ในการส่งข้อมูลสูงมาก เนื่องจากใช้แสงเป็นคลื่นแม่เหล็กไฟฟ้า เมื่อนำเส้นใยแสงมาสื่อสารข้อมูลในระบบดิจิทัล จะทำให้มีอัตราในการส่งข้อมูลหรือบิตเรต (Bit rate) สูง

3) โครงสร้างของสายเคเบิลมีขนาดเล็กและน้ำหนักเบา เมื่อพิจารณาขนาดของเส้นใยแสงเปลือย จะเห็นว่ามีขนาดเล็กและเบามากอีกทั้งเส้นใยแสงเพียงเส้นเดียวยังสามารถใช้ส่งข้อมูลจำนวนมากๆ ได้

4) ราคาถูก เนื่องจากเส้นใยแสงทำมาจากวัตถุดิบที่เป็นทราย ซึ่งสามารถหาได้ง่ายกว่าทองแดงในธรรมชาติ ทำให้ต้นทุนในการผลิตเส้นใยแสงน่าจะถูกลงกว่าสายไฟทองแดง แต่ในความเป็นจริง ไม่สามารถหาซื้อเส้นใยแสงได้ง่ายตามตลาดไฟฟ้าและอิเล็กทรอนิกส์ ทำให้ราคาขายปลีกที่เป็นอยู่มีราคาแพงมาก

5) เป็นอิสระทางไฟฟ้า (Electrical Isolation) เส้นใยแสงมีคุณสมบัติเป็นฉนวนจึงไม่นำไฟฟ้า

6) ปราศจากสัญญาณรบกวนทางไฟฟ้า ในระบบสื่อสารสัญญาณด้วยไฟฟ้าผ่านตัวนำนั้น มักจะมีการเหนี่ยวนำทางแม่เหล็กไฟฟ้า (Electro-magnetic Interference : EMI) ตามกฎของฟาราเดย์ (Faraday's Law) เช่น การเหนี่ยวนำให้เกิดสนามแม่เหล็ก รอบตัวนำเมื่อมีกระแสไหล และการเกิดกระแสไหลรอบตัวนำอยู่ในสนามแม่เหล็กที่เปลี่ยนแปลงเหล่านี้ อาจทำให้เกิดสัญญาณรบกวน (Noise) ที่ไม่ต้องการหรืออาจเกิดครอสทอล์ก (Crosstalk) ที่ทำให้สัญญาณจากช่องหนึ่งไปปรากฏเพิ่มในช่องสัญญาณอื่น จากคุณสมบัติการเป็นฉนวนของเส้นใยแสง ทำให้ไม่มีการเหนี่ยวนำทางแม่เหล็กไฟฟ้า (No EMI) ส่งผลให้ไม่มีการรบกวนทางสัญญาณไฟฟ้า

7) มีความทนทานสูง เส้นใยแสงแต่ละเส้นจะมีอายุการทำงานที่ยาวนานมาก

2.1.6.2 ข้อเสียของเส้นใยแสง

1) เส้นใยแสงมีความเปราะบาง แตกหักได้ง่ายเมื่อมีแรงภายนอกมากกระทำ แม้ว่าตัวเส้นใยแสงจะถูกป้องกันด้วยโค้ตติ้ง และโครงสร้างของสายเคเบิล แต่ในการติดตั้งจำเป็นต้องมีการทำงานกับเส้นใยแสงเปลือยอยู่บ้าง จึงต้องใช้ความชำนาญ และความระมัดระวังพอสมควร

2) เคเบิล ระหว่างที่แสงเดินทางอยู่ภายในเส้นใยแสง ทำให้สัญญาณไม่สามารถเดินทางได้ไกลตามที่ควรจะเป็นเส้นใยแสงไม่สามารถจัดวางให้มีรัศมีการโค้งงอน้อยๆ ได้ เหมือนสายไฟเพราะจะทำให้เส้นใยแสงภายในแตกหักได้อีกทั้งอาจทำให้เกิดการสูญเสียสัญญาณแสงออกไปในเคลดคิง

3) ในการติดตั้งระบบสายส่งเคเบิลเส้นใยแสง ต้องใช้เครื่องมือและอุปกรณ์พิเศษ รวมทั้งต้องอาศัยทักษะ ความชำนาญ ความประณีต และความสะอาดในการทำงานพอสมควร ซึ่งเครื่องมือและอุปกรณ์ที่มีคุณภาพสูงสำหรับงานด้านนี้ ค่อนข้างจะมีราคาสูง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2 อุปกรณ์แสง (Optical Device)

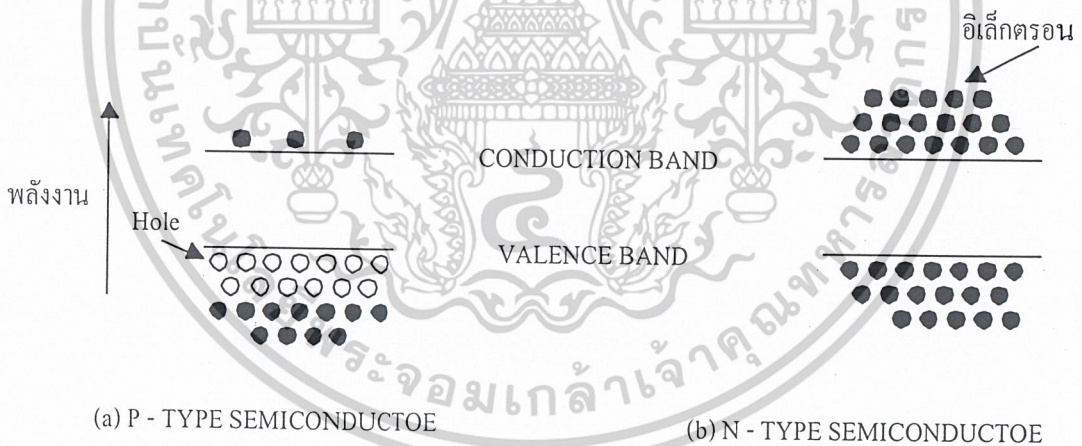
จะกล่าวถึง โครงสร้างและการทำงานของอุปกรณ์แสงสองประเภทคือ อุปกรณ์กำเนิดแสงและ อุปกรณ์รับแสง

2.2.1 อุปกรณ์กำเนิดแสง

2.2.1.1 P-N Junction

เกี่ยวกับโครงสร้างของอุปกรณ์เปล่งแสง จากทางด้านการใช้งานเพื่อให้ได้กำลังการเปล่งแสงที่มีประสิทธิภาพสูงนั้น การนำสารกึ่งตัวนำ P และ N มาเชื่อมต่อกัน (Junction) นั้นเป็นสิ่งสำคัญยิ่ง ดังนั้นเพื่อเป็นการทำให้เข้าใจขั้นตอนการเปล่งแสง อันเนื่องมาจากโครงสร้างของอุปกรณ์เปล่งแสงที่เป็นสารกึ่งตัวนำนั้น ในที่นี้จะอธิบายถึงคุณสมบัติของสารกึ่งตัวนำแบบ P-type และ N-type ก่อน

สำหรับสารกึ่งตัวนำนั้นปกติจำนวนอิเล็กตรอน (หรือจำนวน Hole) ที่มีอยู่นั้นจะมีค่าคงที่ตามชนิดของอะตอม และอิเล็กตรอนส่วนใหญ่จะรวมตัวกันอยู่ในวาเลนซ์แบนด์ (Valence Band) ในตอนต้นสารกึ่งตัวนำที่มีสภาพเช่นนี้เรียกว่า Genuine Semiconductor แต่สารกึ่งตัวนำที่เรียกว่า P-type นั้นจะมีสภาพที่มีจำนวนโฮล (อนุภาคที่มีประจุ + ในตัว) มากและมีอิเล็กตรอน (มีประจุ - ในตัว) น้อยดังแสดงในรูปที่ 2.8(a) ส่วนสารกึ่งตัวนำที่เรียกว่า N-type นั้นจะมีสภาพตรงกันข้ามกับ P-type กล่าวคือ มีอิเล็กตรอนมากกว่าโฮลและจำนวนอิเล็กตรอนที่มากเกินนี้จะรวมตัวกันอยู่ในคอนดักชันแบนด์ (Conduction Band) ดังแสดงในรูปที่ 2.8 (b)



รูปที่ 2.8 แสดงระดับพลังงานของสารกึ่งตัวนำแบบ P-type และ N-type

คราวนี้สมมุติ เรานำสารกึ่งตัวนำทั้งสองแบบมาเชื่อมต่อกัน และที่บริเวณที่เชื่อมต่อกันนั้น อิเล็กตรอนที่มีจำนวนมากใน N-type จะรวมตัวกับโฮลที่มีจำนวนมากใน P-type ดังรูปที่ 2.9 (a) และจากปริมาณการรวมตัวที่เพิ่มขึ้นเรื่อย ๆ นั้น ทำให้เกิดประจุไฟฟ้าใน P-type (เพราะว่าโฮลลดลง เหลือแต่ อิเล็กตรอน) และเกิดประจุไฟฟ้าขึ้นใน N-type (เพราะว่าอิเล็กตรอนลดลง เหลือแต่โฮล) ดังรูปที่ 2.9 (b) จากผลอันนี้ทำให้เกิดสภาพดีพลีชัน โซน (Depletion Zone) ขึ้นตรงบริเวณใกล้ ๆ รอยเชื่อมต่อและได้โครงสร้างของระดับพลังงานดังรูปที่ 2.9 (c) เกี่ยวกับโครงสร้างของระดับพลังงานนี้มีความหมายสำคัญ

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้งานเพื่อการศึกษาดูงานนี้ เมื่อผู้ยู ติเห็น ใบเขียวระยะเยี่ยช้านการค้ำ

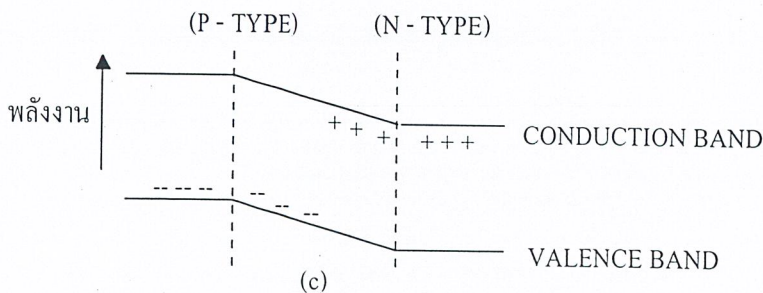
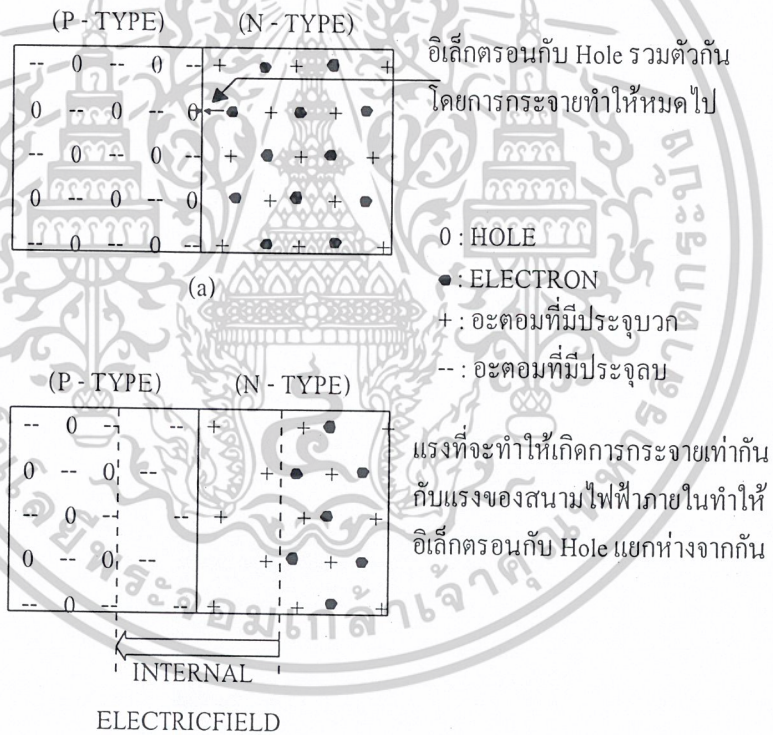
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการนำไปใช้พิจารณาโครงสร้างของอุปกรณ์เปล่งแสงที่จะได้กล่าวถึงในอันดับต่อไปนี้

2.2.1.2 โครงสร้างของเลเซอร์ไดโอด (Laser Diode : LD)

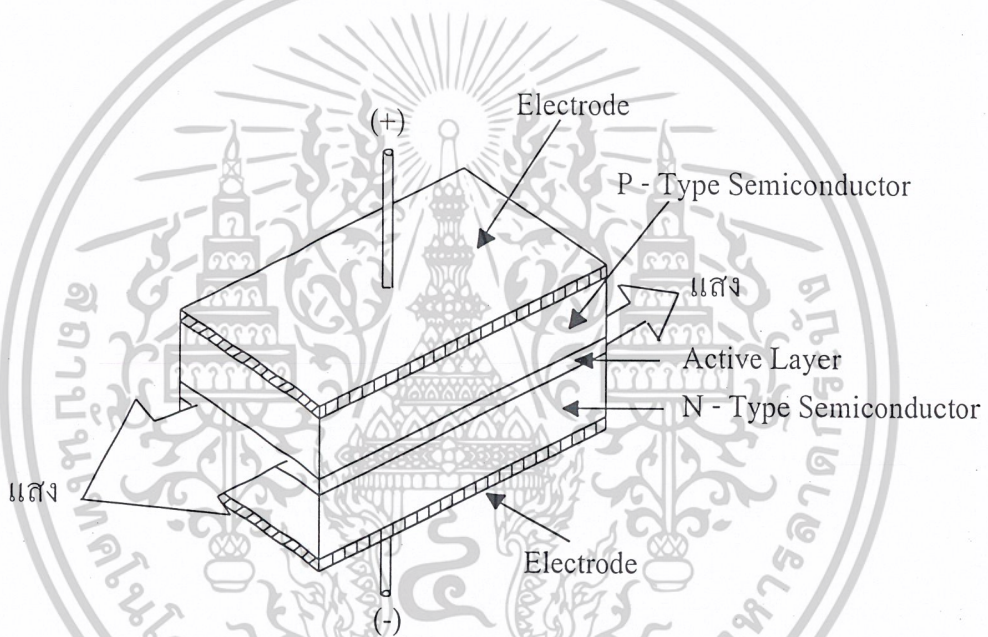
โดยทั่วไปแล้วเลเซอร์ไดโอดจะมีโครงสร้างเป็น 3 ชั้น (Three Layers) ดังแสดงในรูปที่ 2.10 ในการทำให้เกิดเลเซอร์ออสซิลเลชัน (Laser Oscillation) นั่นคือส่วนที่ทำหน้าที่เป็นรีโซเนเตอร์ (Resonator) ซึ่งเรียกว่าแอกทีฟเลเยอร์ (Active Layer) ซึ่งมีตำแหน่งอยู่ระหว่างสารกึ่งตัวนำชนิด P และ ชนิด N

จากรูปที่ 2.10 ถ้าหากทำให้กระแสไหลจากขั้วบวก (+) ไปยังขั้วลบ (-) (ทำการฉีดกระแส : Current Injection) จะเกิดแสงเลเซอร์ออกมาในทิศทางที่แสดงด้วยลูกศร เกี่ยวกับวิธีการเกิดออสซิลเลชันของเลเซอร์ไดโอดนั้น อธิบายโดยเน้นตรงบริเวณชั้นทั้ง 3 ของ P-type, N-type และแอกทีฟ สำหรับโครงสร้างของสารกึ่งตัวนำอย่างนี้เรียกว่า Double Hetero-Junction ซึ่งหมายถึง Junction ของเลเยอร์ของสารที่มีส่วนประกอบต่างกัันนั้นมี 2 ด้าน โครงสร้างระดับพลังงานและลักษณะการเปลี่ยนแปลงค่าดัชนีการหักเหของเลเซอร์ไดโอดแสดงดังรูปที่ 2.11



เอกสารนี้เป็นเอกสารที่สงวนรูปที่ 2.9 แสดงสนามไฟฟ้าภายในและระดับพลังงานของ P-N junction ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในการทำให้เกิดแสงเลเซอร์นั้นจะต้องทำให้ผลต่างระหว่างระดับพลังงานของเลเซอร์ไดโอดของสารกึ่งตัวนำ P-type และคอนดักชันแบนด์ของแอกทีฟ มีค่ามากพร้อมทั้งทำให้ผลต่างระหว่างพลังงานของคอนดักชันแบนด์กับวาเลนซ์แบนด์ของสารกึ่งตัวนำ P-type มีค่ามากด้วยนอกจากนั้นยังจะต้องทำให้ระดับพลังงานของวาเลนซ์แบนด์ของสารกึ่งตัวนำ N-type มีค่าต่ำกว่าระดับพลังงานของวาเลนซ์แบนด์ของแอกทีฟเลเยอร์ด้วย จากนั้นจึงนำมาเชื่อมต่อกันจะได้ระดับพลังงาน ดังแสดงในรูปที่ 2.11 (b) เมื่อทำให้มีกระแสไหลในสารกึ่งตัวนำที่มีการเชื่อมต่อกันในลักษณะที่กล่าวข้างต้น โดยให้มีทิศทางกระแสไหลจาก P-type ไปหา N-type จะเป็นผลให้อิเล็กตรอนส่วนเกินที่อยู่ใน N-type เคลื่อนที่ไปยัง P-type และโฮลส่วนเกินที่อยู่ใน P-type เคลื่อนที่ไปยัง N-type ผลของการเคลื่อนที่ของอิเล็กตรอนและโฮลเหล่านี้ ทำให้เกิดอิเล็กตรอนและโฮลอยู่ในแอกทีฟเลเยอร์ เป็นผลให้เกิดสภาพ Inversion Distribution ได้อย่างดีทำให้มีผลการขยายความเข้มของการปล่อยแสง



รูปที่ 2.10 แสดงโครงสร้างทั่วไปของเลเซอร์ไดโอด

2.2.1.3 โครงสร้างของ LED (Light Emitting Diode)

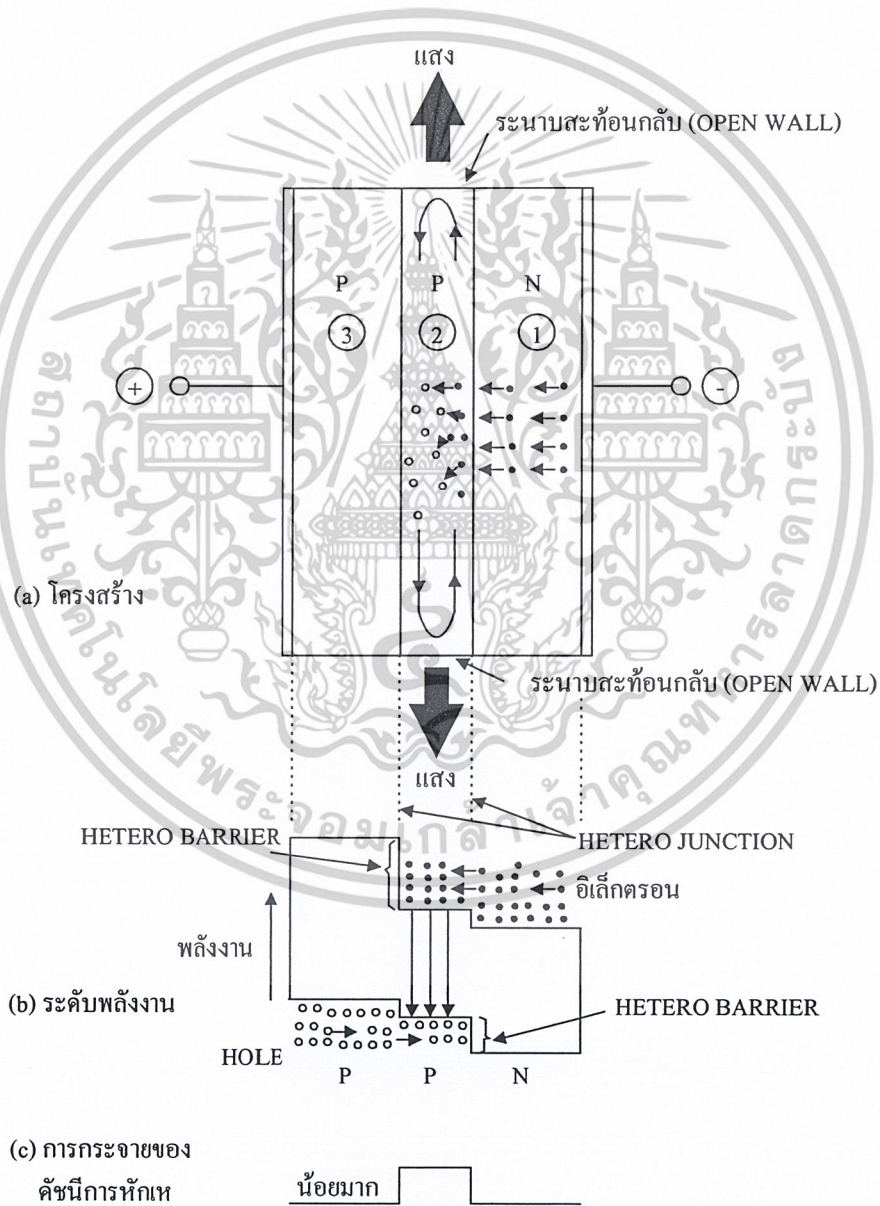
โครงสร้างพื้นฐานของ LED เหมือนกันกับของเลเซอร์ไดโอดคือเป็น Double Hetero-Junction อิเล็กตรอนที่ไหลผ่าน P-N Junction จะไปรวมกับโฮลภายในแอกทีฟเลเยอร์ เช่นเดียวกับกรณีของเลเซอร์ไดโอด ดังแสดงในรูปที่ 2.12 (a) และเกิดการปล่อยแสงขึ้นภายในแอกทีฟเลเยอร์เนื่องจากถูกกักด้วยกำแพงของพลังงาน Hetero-Junction แต่สำหรับกรณีของ LED นั้นโครงสร้างของมันไม่มีการขยายของแสงเหมือนอย่างเลเซอร์ไดโอด (ไม่มีระนาบสะท้อนแสง) แสงที่ปล่อยออกมาตรงส่วนที่อยู่ห่างจากด้านข้างนั้นจึงออกจากด้านข้างได้ยาก ด้วยเหตุนี้ LED ทั่วไปจึงปล่อยแสงออกมาข้างนอกจากด้านหน้าที่ต่อกับขั้วไฟฟ้า ดังรูปที่ 2.12 (a)

ตัวอย่างโครงสร้างของ LED แบบที่แสงปล่อยออกมาทางด้านหน้า (Face Emission Type LED) เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปเผยแพร่หรือใช้

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

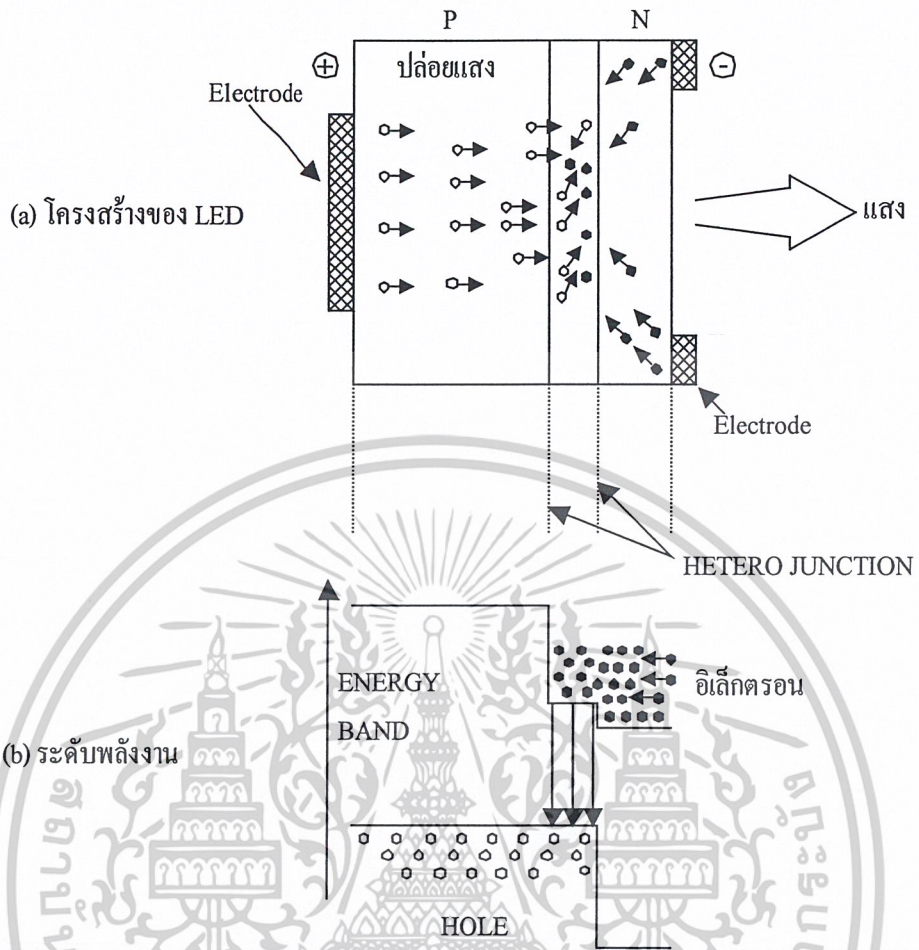
เพื่อเป็นการทำให้แสงปล่อยออกมา ได้อย่างมีประสิทธิภาพนั้น ขั้วไฟฟ้าทางด้านที่ปล่อยแสงออกมาจะต้องมีรูปร่างเป็นรูปวงแหวน

นอกจากนี้ปัจจุบันได้มีการผลิต LED อีกแบบหนึ่งขึ้นมา โดยการทำให้ค่าดัชนีการหักเหของแอกทีฟเลเยอร์มีค่าสูง และทำให้เกิดปฏิกิริยาคาร์นำแสงขึ้นในแอกทีฟเลเยอร์ และให้แสงปล่อยออกมาจากทางด้านข้างของแอกทีฟเลเยอร์เหมือนกันกับเลเซอร์ไดโอด LED แบบนี้เรียกว่า LED แบบปล่อยแสงทางด้านข้าง (Side Emission Type LED) และเมื่อเปรียบเทียบกับแบบปล่อยแสงทางด้านหน้า โดยการให้กระแสไหลผ่านเท่ากัน แล้วปรากฏว่า จะได้แสงออกมามีกำลังน้อยกว่าแบบปล่อยแสงออกทางด้านหน้า แต่เนื่องจากบริเวณการปล่อยแสงมีขนาดแคบมากกว่า จึงมีข้อดีที่ว่าประสิทธิภาพการเชื่อมแสงกับเส้นใยแสงสูงกว่า



รูปที่ 2.11 แสดงโครงสร้าง, ระดับพลังงานและการเปลี่ยนแปลงดัชนีการหักเหของ LD

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.12 แสดง โครงสร้างและระดับพลังงานของ LED

2.2.2 อุปกรณ์รับแสง

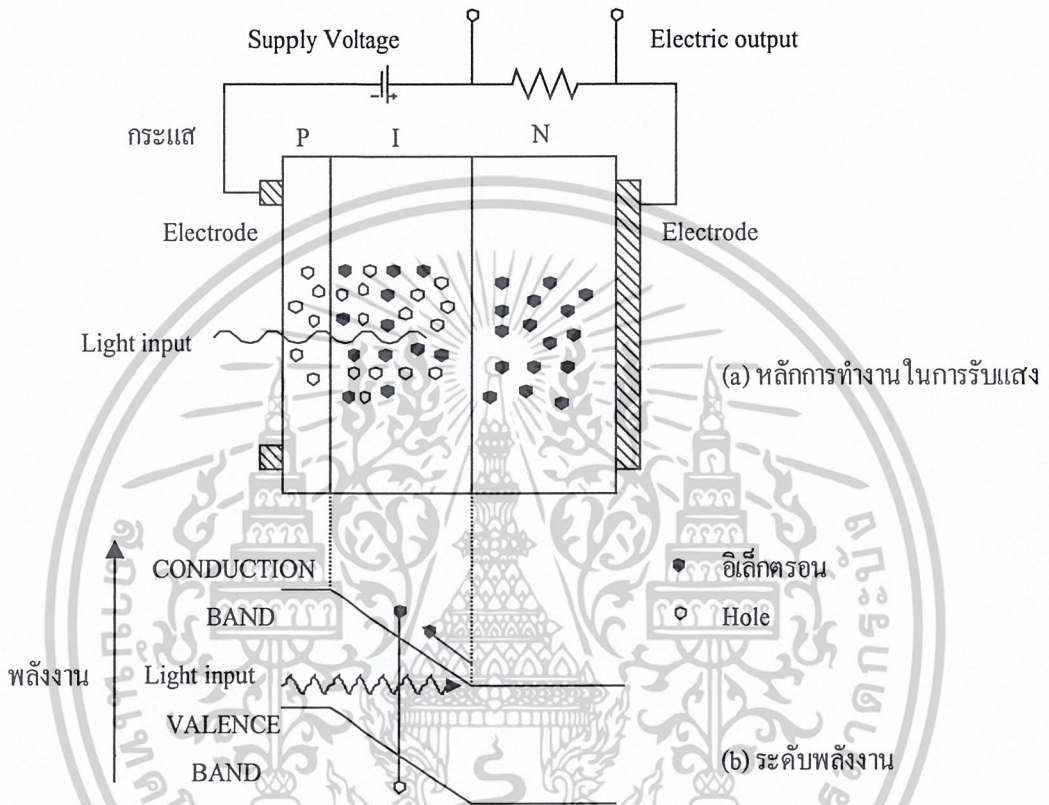
โครงสร้างของอุปกรณ์รับแสง

อุปกรณ์รับแสงที่เป็นสารกึ่งตัวนำนี้แบ่งออกเป็นพวกใหญ่ ๆ ได้ 2 พวก ตามปริมาณแรงดันไฟฟ้าที่ป้อนจากภายนอก คือ โฟโตไดโอด (Photo Diode) กับอะวาลานซ์โฟโตไดโอด (Avalanche Photo Diode : APD) พวกโฟโตไดโอดนั้นเป็นพวกที่รับการป้อนแรงดันไฟฟ้าปริมาณน้อย ส่วนพวก APD เป็นพวกที่ได้รับแรงดันไฟฟ้าปริมาณมาก

ตัวอย่างของโฟโตไดโอด คือ PIN-PD ดังแสดงในรูปที่ 2.13 PIN หมายถึงว่าในระหว่างสารกึ่งตัวนำ P-type และ N-type มีสารกึ่งตัวนำแบบที่เรียกว่า อินทรินสิค (Intrinsic : I) คั่นอยู่ซึ่งกระแสดริฟท์ (Drift Current) นั้นเกิดขึ้นในดีพลีชันโซน (Depletion Zone) และผลของสนามไฟฟ้าทำให้มีการตอบสนองเร็ว แต่ในทางตรงข้ามกระแสดิฟฟิวชัน (Diffusion Current) ที่เกิดขึ้นภายนอกดีพลีชันโซนนั้นมีการตอบสนองช้า ดังนั้นถ้าความกว้างของดีพลีชันโซนยิ่งกว้างมากเท่าใดประสิทธิภาพควอนตัม (Quantum-Efficiency) และความเร็วของการตอบสนองความถี่ยิ่งดีขึ้น ความกว้างของดีพลีชันโซนนี้ ถ้าความหนา-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

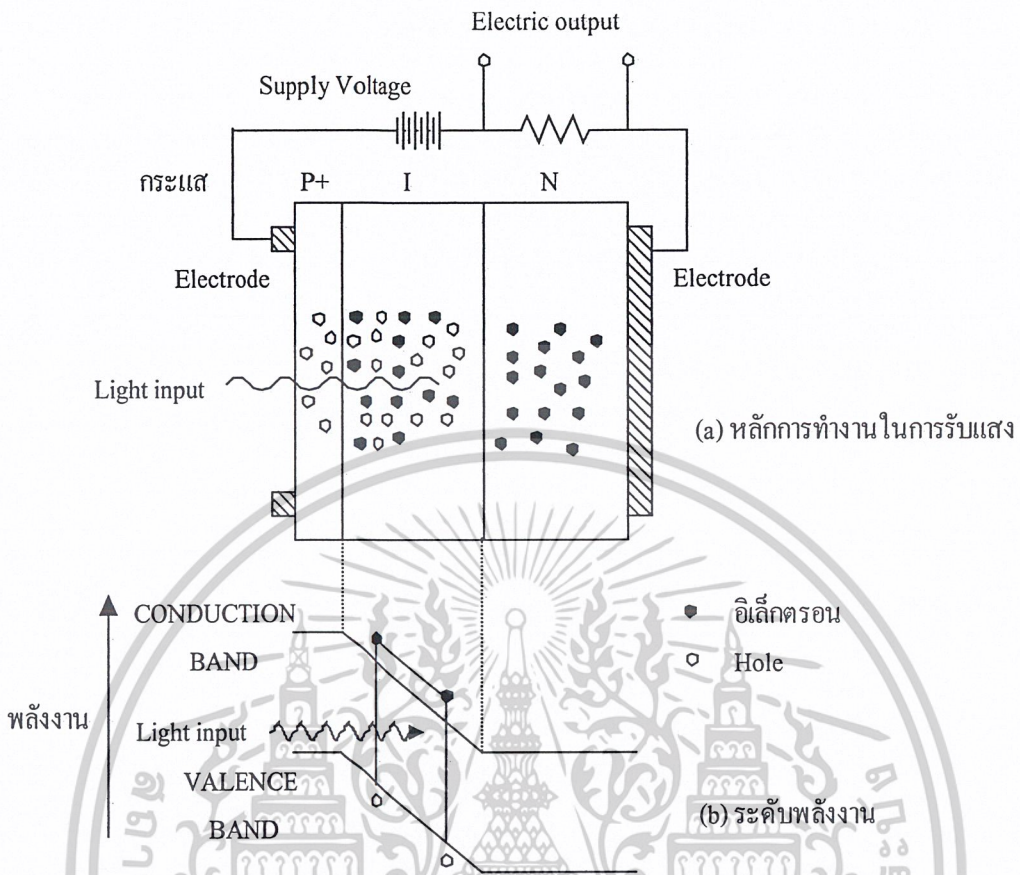
แน่นของอิเล็กตรอนและโฮลของ P-type และ N-type ยิ่งต่ำจะยิ่งกว้าง ดังนั้นสารกึ่งตัวนำแบบ อินทรีนติค ที่คั่นกลางระหว่าง P-type กับ N-type จึงมีหน้าที่ทำให้ความกว้างของดีพลีชัน โซนกว้างขึ้นนั่นเอง เนื่องจากโฟโตไดโอดที่ใช้ในระบบการสื่อสารนั้น โดยทั่วไปต้องการความเร็วในการตอบสนองสูง ดังนั้นส่วนใหญ่มักจะใช้พินโฟโตไดโอด



รูปที่ 2.13 แสดงหลักการการทำงานการรับแสงและระดับพลังงานของพินโฟโตไดโอด

ส่วน APD นั้นใช้ปฏิกิริยาการขยาย Avalanche ของอิเล็กตรอนและโฮล ในสารกึ่งตัวนำเมื่อเปรียบเทียบกับโฟโตไดโอด แล้วอุปกรณ์รับแสงที่ให้กระแสจำนวนมาก หลักการทำงานของ APD แสดงดังรูปที่ 2.14 สำหรับ โครงสร้างนั้นส่วนใหญ่ทางด้าน P ของ P-N Junction จะมีสารกึ่งตัวนำแบบ P-type ที่มีความหนาแน่นของโฮลติดอยู่ โดยการทำเช่นนี้จะทำให้สนามไฟฟ้าภายในของบริเวณใกล้ ๆ รอยต่อที่มี P-Layer เป็นศูนย์กลางมีค่ามากอิเล็กตรอนที่ดูดแสงที่มาจากทางด้าน P⁺ และถูกกระตุ้นจากวาเลนซ์แบนด์ไปยังคอนดักชันแบนด์ ในระหว่างที่มันได้รับอัตราเร่งและผ่าน P-Layer นั้นมันจะได้รับพลังงานจำนวนมากกว่า ผลต่างของพลังงานของคอนดักชันแบนด์ กับวาเลนซ์แบนด์ จากผลนี้ทำให้สามารถกระตุ้นอิเล็กตรอนที่อยู่ในวาเลนซ์แบนด์ และทำให้เกิดอิเล็กตรอนกับโฮลใหม่ออกมาอีก เมื่อขบวนการนี้เกิดอย่างต่อเนื่องกัน จำนวนของอิเล็กตรอนกับโฮลจะเพิ่มขึ้นเป็นจำนวนมากมาเป็นผลให้เกิดการขยายที่เรียกว่า Avalanche Multiplication ผลนี้ทำให้กระแสถูกขยายนั่นเอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.14 แสดงหลักการทำงานการรับแสงและระดับพลังงานของ APD

2.2.3 การเชื่อมต่อระหว่างอุปกรณ์กับเส้นใยแสง

สำหรับอุปกรณ์รับแสงก็เช่นเดียวกันกับอุปกรณ์กำเนิดแสงที่กล่าวมาแล้ว นั่นคือการเชื่อมต่อกับเส้นใยแสงเป็นองค์ประกอบสำคัญอันหนึ่งในการออกแบบระบบการสื่อสารด้วยเส้นใยแสง แสงที่เดินทางมาในเส้นใยแสง ในกรณีที่ถูกปล่อยออกไปในอากาศจากปลายของเส้นใยแสงนั้นมันจะถูกปล่อยออกไปจากปลายเส้นใยแสงในลักษณะที่มีความกว้างใกล้เคียงกับค่า NA (Numerical Aperture) ของเส้นใยแสง ด้วยเหตุนี้เพื่อที่จะทำการเชื่อมต่ออุปกรณ์รับแสงกับเส้นใยแสง จะต้องทำให้อุปกรณ์รับแสงอยู่ใกล้กับปลายของเส้นใยแสงให้มากที่สุดเท่าที่จะทำได้ หรือไม่อย่างนั้นก็ต้องทำอุปกรณ์รับแสงให้มีพื้นที่รับแสงโตมาก เส้นผ่าศูนย์กลางการรับแสงที่ทำงานด้วยความเร็วสูงนั้น โดยทั่วไปต้องมีเส้นผ่าศูนย์กลางประมาณ 100 ไมโครเมตร ดังนั้นจึงต้องมีการรวมแสงให้แก่ด้านรับแสงโดยใช้ Rod Lens (เลนส์ที่มีลักษณะเป็นแท่งกลมยาว) ไปวางไว้ข้างหน้าอุปกรณ์รับแสง เพื่อทำหน้าที่รวมแสงที่ปล่อยออกมาจากเส้นใยแสงให้แก่ด้านรับแสงของอุปกรณ์รับแสง Rod Lens และอุปกรณ์รับแสงที่ประกอบเป็นชิ้นเดียวกันนี้

เรียกว่า โมดูลอุปกรณ์รับแสง (Module) เพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3 องค์ประกอบของสัญญาณภาพ

สัญญาณภาพโทรทัศน์มีองค์ประกอบที่เป็นสัญญาณต่าง ๆ มีหน้าที่ต่างๆ ดังนี้

2.3.1 สัญญาณโทรทัศน์ขาวดำ หรือ สัญญาณส่องสว่าง (Luminance Signal)

สัญญาณส่องสว่าง (Luminance Signal) เป็นสัญญาณที่มีระดับแรงดันแปรเปลี่ยนไปตามความสว่างของภาพ โดยจะมีแบนด์วิดท์ 5 MHz สำหรับมาตรฐาน CCIR (4 MHz สำหรับ FCC) ในการส่งสัญญาณโทรทัศน์สีนั้น จำเป็นต้องส่งสัญญาณความสว่างนี้อยู่เพื่อให้เครื่องรับโทรทัศน์ขาวดำ สามารถรับและสร้างภาพขาวดำให้เกิดขึ้นหน้าจอได้ และส่งไปเข้าเครื่องรับโทรทัศน์สี เพื่อให้ไปหักล้างกับสัญญาณความต่างสี R-Y , B-Y และ G-Y ก็จะเหลือเฉพาะสัญญาณแม่สีคือ R , B และ G ตามลำดับ ลักษณะของสัญญาณส่องสว่าง (Luminance Signal) กับ สัญญาณภาพสีรวมแสดงดังรูปที่ 2.15



รูปที่ 2.15 แสดงสัญญาณดูมึแนซกับสัญญาณภาพสีรวม

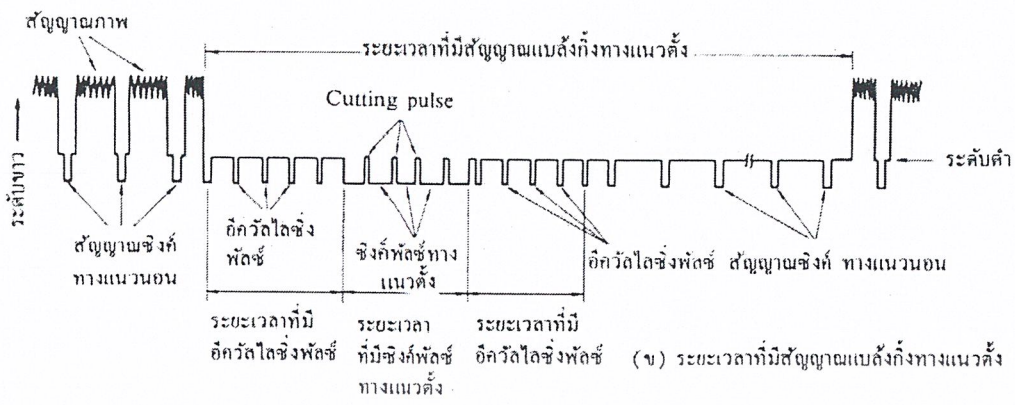
2.3.2 สัญญาณควบคุมตำแหน่งภาพ

ประกอบด้วยสัญญาณต่างๆ ดังนี้

2.3.2.1 สัญญาณซิงโครไนซ์ (Synchronize Signal) เป็นสัญญาณควบคุมลำอิเล็กตรอน เพื่อให้การสแกนทั้งทางด้านส่งและทางด้านรับสัญญาณภาพเป็นไปอย่างถูกต้องทั้งแนวตั้งและแนวนอน แยกออกเป็น

- สัญญาณซิงโครไนซ์ทางแนวนอน (Horizontal Synchronize) ซึ่งมีความถี่ 15,625 Hz (ระบบ CCIR) หรือ 15,750 Hz (ระบบ FCC) ถ้าไม่มีสัญญาณส่วนนี้ จะทำให้ภาพที่ปรากฏทางจอโทรทัศน์ลึ้มได้
- สัญญาณซิงโครไนซ์ทางแนวตั้ง (Vertical Synchronize) ซึ่งมีความถี่ 50 Hz (ระบบ CCIR) หรือ 60 Hz (ระบบ FCC) ถ้าไม่มีสัญญาณส่วนนี้จะทำให้ภาพเลื่อน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.16 แสดงรูปร่างของสัญญาณซิงค์ที่อยู่ในสัญญาณภาพโทรทัศน์

2.3.2.2 สัญญาณแบบสังกั (Blanking Signal) เมื่อลำอิเล็กตรอนทำการสแกนภาพจนครบ 1 เส้นตามแนวนอนจะเกิดการสะบัดกลับตามแนวนอนเรียกว่า การ Retrace ซึ่งจะทำให้เกิดเป็นเส้นขึ้นที่ไม่ใช่ส่วนประกอบของภาพ ดังนั้นจึงต้องมีการลบทิ้ง โดยเครื่องส่งจะต้องส่งสัญญาณแบบสังกันี้ออกมาพร้อมสัญญาณภาพ เพื่อเป็นการบังคับให้ลำอิเล็กตรอน ให้ทางจอภาพรู้ว่าตรงช่วงไหนไม่ต้องทำให้การยิงอิเล็กตรอนก็จะตัดการทำงานของปืนยิงอิเล็กตรอนช่วงเวลานั้น เพราะฉะนั้นก็จะไม่เกิดเส้นภาพในขณะนั้น Retrace แล้วในระบบ CCIR เวลาที่ใช้ในการสะบัดกลับตามแนวนอน จะเท่ากับ 12 μsec ส่วนเวลาในการสะบัดกลับทางแนวตั้งจะใช้เวลา 1600 μsec

2.3.2.3 สัญญาณอิกควไลซิง (Equalizing Signal) เป็นสัญญาณบังคับรูปร่างของสัญญาณซิงโครไนซ์ชั้น ทางแนวตั้ง เพื่อคงรูปได้ถูกต้อง และยังช่วยการสแกนแบบสลับเส้นให้เป็นไปอย่างถูกต้องด้วย สามารถขึ้นเส้นสแกนเลขที่ เลขคู่ได้อย่างถูกต้อง ทั้งยังส่งผลทางอ้อมให้สัญญาณซิงโครไนซ์ทางแนวนอนไม่ขาดหายไปในช่วงการส่งสัญญาณทางแนวตั้งด้วย

2.3.3 สัญญาณโครมา (Chroma Signal)

เพื่อให้ได้ภาพที่ปรากฏทางเครื่องรับโทรทัศน์สีมีสีเหมือนกับทางสถานีส่ง จึงต้องส่งรายละเอียดและความเข้มของสัญญาณสีออกอากาศ โดยปกติสัญญาณสีที่ได้จากหลอดภาพโทรทัศน์ จะประกอบด้วยแม่สีทางแสงคือ แดง เขียวและน้ำเงิน แต่ถ้าจะส่งสัญญาณสีทั้ง 3 ออกไปในระบบการส่งสัญญาณโดยตรงนั้นจะต้องใช้คลื่นพาห์ในการส่งถึง 3 ความถี่ด้วยกัน ซึ่งจะทำให้แบนด์วิดท์ของสัญญาณรวมกว้างเกินไป ดังนั้นจึงต้องใช้สัญญาณก่อรูปความต่างสี ซึ่งจะทำหน้าที่เปลี่ยนสัญญาณแม่สีทั้งสามให้เหลือเพียงสัญญาณความต่างสีสองสัญญาณเท่านั้นคือ สัญญาณความต่างสี R-Y และ B-Y โดยมีอัตราส่วนการผสมดังนี้

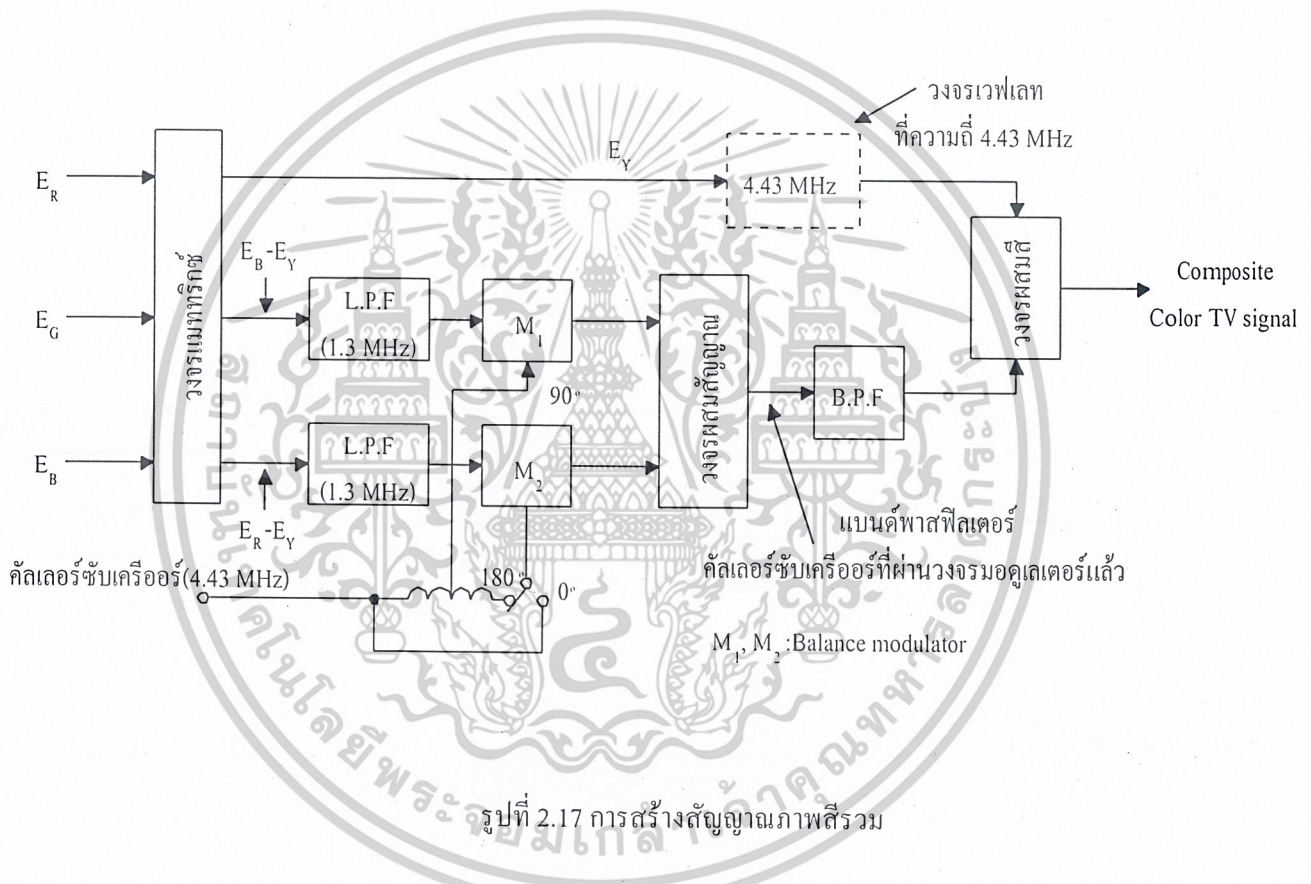
$$R-Y = 0.70R - 0.59G - 0.11B$$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ส่วนสัญญาณสีเขียว เราจะไม่ส่งออกอากาศโดยตรง แต่จะฝากรวมไปกับสัญญาณความต่างสีทั้งสอง โดยอยู่ในรูปของสัญญาณ Y เนื่องจากมีแม่สีทั้งสามประกอบกันอยู่ด้วยอัตราส่วน

$$Y = 0.30R + 0.59G + 0.11B$$

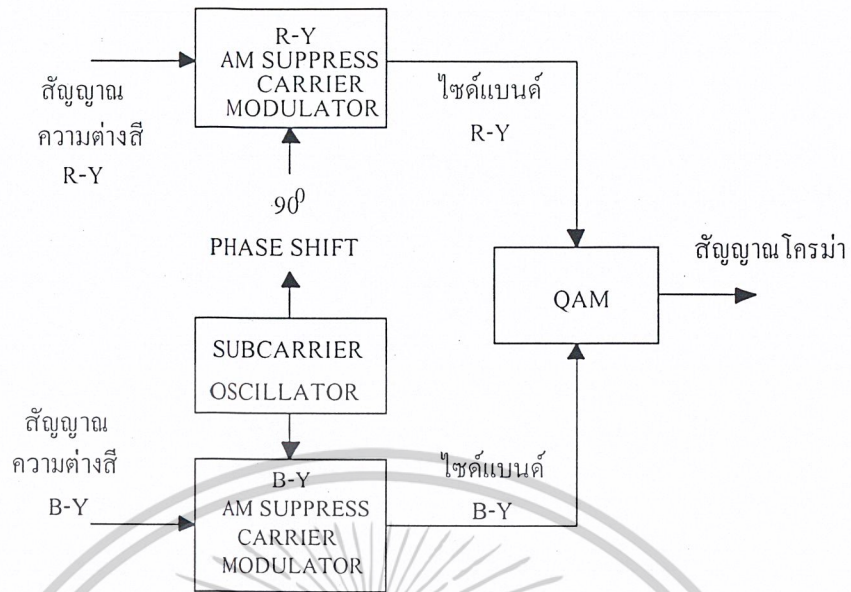
จะเห็นว่า อัตราส่วนที่เป็นสีเขียวจะมีมากที่สุด จะเป็นการสิ้นเปลืองพลังงานมากกว่าถ้าจะต้องส่งสีเขียวออกไป ดังนั้นการส่งสีแดงกับสีน้ำเงินมาสร้างสัญญาณความต่างสีจะเหมาะสมกว่า ส่วนสัญญาณสีเขียวจะสร้างคืนได้ทางเครื่องรับโทรทัศน์สี รูปที่ 2.17 จะแสดงให้เห็นวิธีการสร้างสัญญาณภาพสีรวม



รูปที่ 2.17 การสร้างสัญญาณภาพสีรวม

ข้อกำหนดในการส่งสัญญาณโทรทัศน์สีมาตรฐาน PAL ได้กำหนดให้การส่งสัญญาณความเข้มสีที่ได้ไปนออกไปกับสัญญาณความสว่างที่มีอยู่แล้ว โดยให้มอดูเลตแบบ DSB-SC ด้วยซับแครี่อร์ 4.43 MHz เพียงความถี่เดียว แต่สัญญาณความต่างสีมีอยู่ถึง 2 สัญญาณ ดังนั้นเพื่อให้สัญญาณความต่างสีทั้งสองสามารถส่งออกไปกับซับแครี่อร์ความถี่เดียวกันได้ จึงใช้วิธีการผสมแบบ QAM (Quadrature Amplitude Modulation) โดยทำการ Shift Phase ของซับแครี่อร์ไป 90 องศา แล้วใช้มอดูเลตกับสัญญาณ R-Y ส่วนของ B-Y ก็มอดูเลตกับซับแครี่อร์เฟสปกติ ดังนั้นสัญญาณ R-Y จะนำสัญญาณ B-Y อยู่ 90 องศา สัญญาณที่ได้จากการผสมแบบ QAM นี้เองเรียกว่า “สัญญาณโครมา”

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.18 ลักษณะการสร้างสัญญาณโครมา

แนวคิดในการเลือกใช้ซับแคเรียร์ 4.43 MHz ก็คือว่า สัญญาณของระบบ PLL นั้นมีแบนด์วิดท์ประมาณ 5 MHz ซึ่งเป็นสัญญาณภาพอยู่เต็มหมดแล้ว จะทำอย่างไรจึงจะสอดแทรกส่วนที่เป็นสัญญาณสี (สัญญาณโครมา) เข้าไปโดยไม่รบกวนสัญญาณภาพที่มีอยู่ เนื่องจากว่าเป็นสัญญาณภาพเป็นสัญญาณรายคาบที่มีฮาร์โมนิกต่าง ๆ ตลอดย่าน 5 MHz แต่ทว่าความแรงของกลุ่มฮาร์โมนิก จะลดลงที่ปลายด้านความถี่สูงของสัญญาณภาพ ดังนั้นเพื่อจะลดการรบกวนระหว่างสัญญาณภาพและสัญญาณสีให้เกิดขึ้นน้อยที่สุด จึงต้องเลือกความถี่ของซับแคเรียร์ (Subcarrier) ของสัญญาณสีที่บริเวณปลายด้านความถี่สูงของสัญญาณภาพนั่นเอง โดยมีแบนด์วิดท์ของสัญญาณสีรวมแล้วต้องไม่ทำให้เลยความถี่ 5 MHz จึงเลือกใช้ความถี่ 4.3 MHz ในระบบ PAL เรียกวิธีการดังกล่าวนี้ว่า Frequency Interleaving สัญญาณที่แทรกลงไปมีแบนด์วิดท์ประมาณ 1 MHz สำหรับวงจรที่ใช้สำหรับมอดูเลตสัญญาณความต่างสี R-Y และ B-Y ซึ่งเป็นแบบ DSB-SC อาจเลือกใช้วงจร Balance Modulator หรือ Ring Modulator

2.3.4 สัญญาณเบิสต์ (Burst Signal)

เป็นสัญญาณอ้างอิง ในการควบคุมการสร้างความถี่ของวงจรทางเครื่องรับที่เรียกว่า ซับแคเรียร์ ออสซิลเลเตอร์ (Sub-carrier Oscillator Circuit) วงจรนี้จะต้องสร้างซับแคเรียร์ ให้มีความถี่และเฟสตรงกับ ซับแคเรียร์ที่สร้างขึ้นทางเครื่องส่ง การดีเทคต์สัญญาณความต่างสีที่เป็นแบบ DSB-SC นั้นจะใช้วิธี “ซิงโครนัสดีเทคชัน” (Synchronous Detection) สัญญาณเบิสต์จะเป็นตัวควบคุมให้ซับแคเรียร์ ออสซิลเลเตอร์ ของเครื่องรับสร้างซับแคเรียร์ออกมาให้มีความถี่และเฟสตรงกับซับแคเรียร์ทางด้านส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

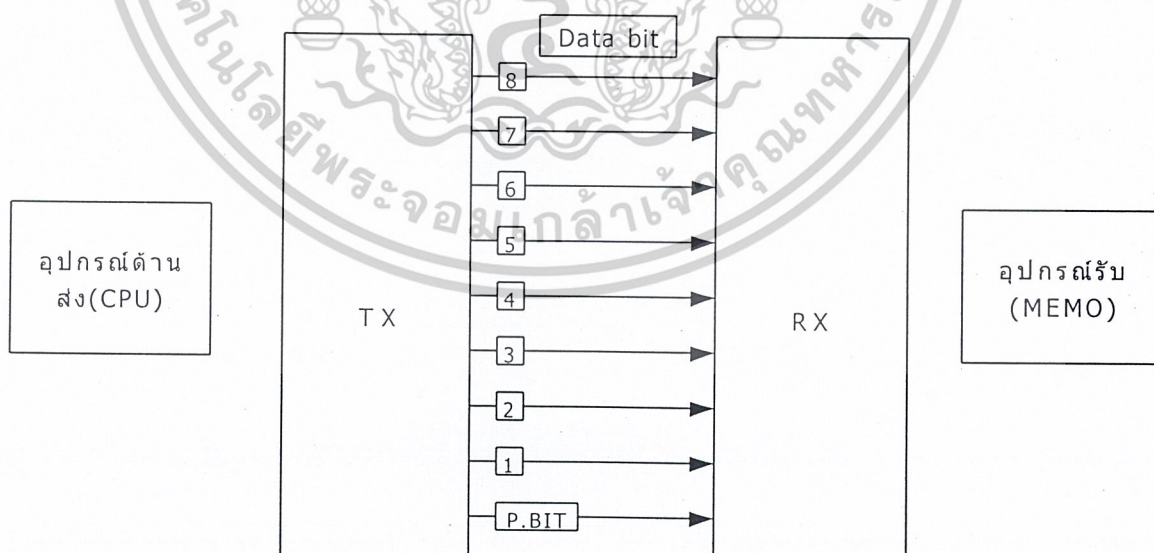
2.4 วิธีการถ่ายโอนข้อมูล

วิธีการถ่ายโอนข้อมูลในทางการสื่อสารสามารถทำได้ 2 วิธี คือ การถ่ายโอนข้อมูลแบบขนาน การถ่ายโอนข้อมูลแบบอนุกรม ซึ่งมีรูปแบบการส่งและประโยชน์การส่งที่ต่างกัน

2.4.1 การถ่ายโอนข้อมูลแบบขนาน

การถ่ายโอนข้อมูลแบบขนาน จะเป็นการส่งข้อมูลเป็นชุดของบิต (Bit) เรียกว่า (Byte) จำนวนบิตในแต่ละไบต์ ขึ้นอยู่กับจำนวนสายข้อมูล (Data Line) เช่นถ้าสายสื่อสารมีสายข้อมูล 8 สาย ดังนั้นในการส่งข้อมูลทีละ 1 บิตต่อครั้งต่อสายสื่อสาร จะได้จำนวนข้อมูลทั้งหมด เท่ากับ 8 บิต หรือ 1 ไบต์ โดยมีการแปลงรหัส (Code) ของบิตแทนตัวอักขระ (Character) ก่อนทำการส่งออกไปยังอุปกรณ์รับ โดยส่วนใหญ่สายสื่อสารจะประกอบด้วย สายข้อมูล สายสัญญาณควบคุมและสายกราวด์ ซึ่งสายสื่อสารที่ใช้ส่วนใหญ่จะเป็นสายทองแดงมากกว่าจะเป็นตัวกลางชนิดอื่น

ด้านประสิทธิภาพการส่งข้อมูลแบบขนาน แม้จะสามารถส่งข้อมูลได้เป็นจำนวนมากกว่าและเร็วกว่าการส่งข้อมูลแบบอนุกรม แต่โอกาสผิดพลาดก็สามารถเกิดขึ้นได้มากด้วยเช่นกัน โดยเฉพาะการส่งข้อมูลระยะทางไกลๆ สัญญาณอาจจะผิดเพี้ยนไปกับความต้านทานของสายส่งได้ ดังนั้นจึงเหมาะกับการส่งข้อมูลระยะทางไกลๆ สัญญาณอาจจะผิดเพี้ยนไปกับการต้องการของสายส่งได้ ดังนั้นจึงเหมาะกับการส่งข้อมูลในระยะใกล้ คือน้อยกว่า 100 ฟุต เช่นระหว่างเครื่องคอมพิวเตอร์กับเครื่องพิมพ์ เป็นต้น



รูปที่ 2.19 แสดงการส่งข้อมูลแบบขนาน

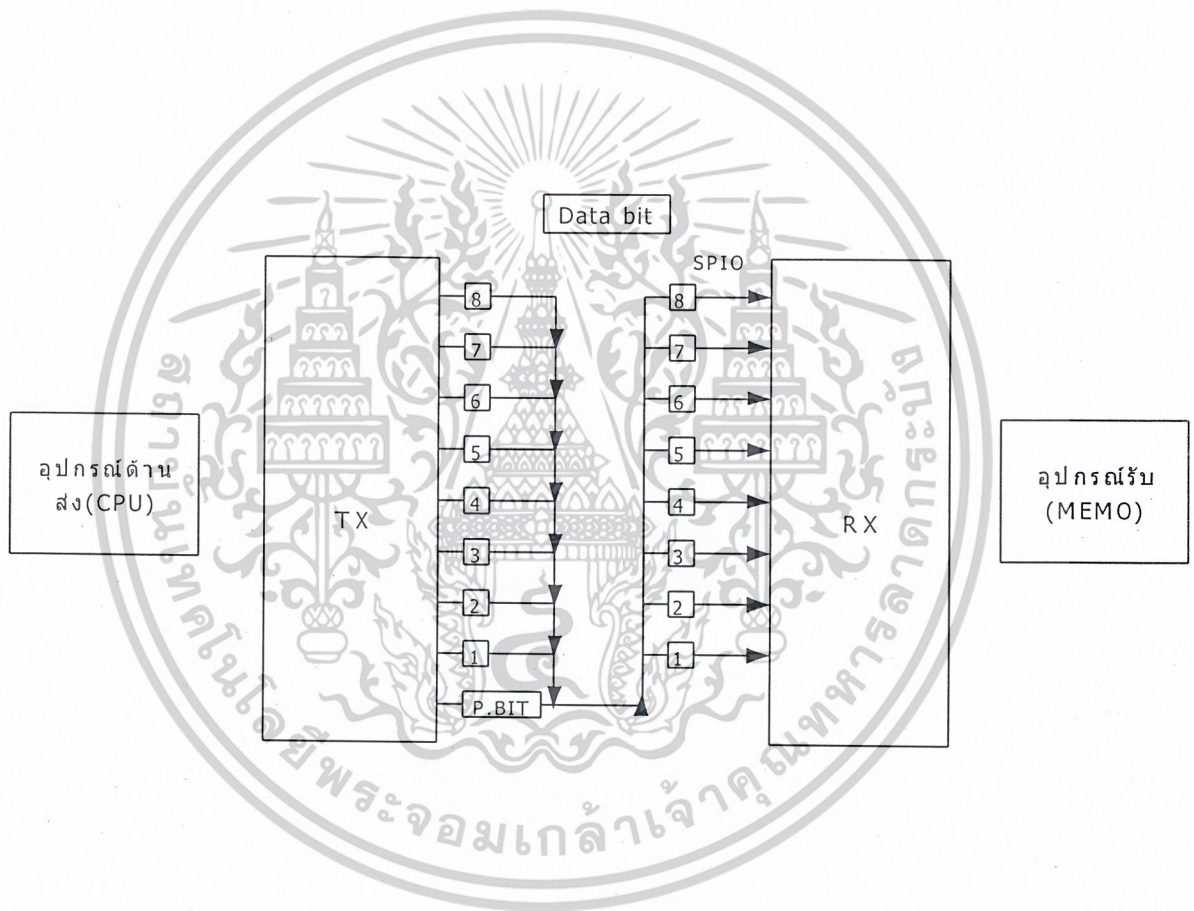
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.4.2 การถ่ายโอนข้อมูลแบบอนุกรม

การถ่ายโอนข้อมูลแบบอนุกรม จะทำการส่งข้อมูลที่ละ 1 บิต (Bit) ต่อครั้งผ่านทางสายสื่อสารไปยังด้านรับจึงทำให้ความผิดพลาดของข้อมูลเป็นไปได้้น้อยมาก เหมาะสำหรับการส่งข้อมูลไประยะไกลๆ เช่น จากไมโครคอมพิวเตอร์ไปยังเทอร์มินอลที่อยู่คนละชั้น หรือคนละอาคารหรือไกลกว่านั้น

การส่งข้อมูลแบบนี้จะช้ากว่าการส่งข้อมูลแบบขนาน แต่เหตุผลประการสำคัญที่ต้องมีการส่งข้อมูลแบบอนุกรมก็คือ ตัวกลางที่ใช้ในการสื่อสารมีเพียงช่องทางเดียว หรือสายเพียงคู่เดียว ทำให้ง่ายในการสื่อสารแบบอนุกรมจึงถูกกว่าแบบขนาน ซึ่งโครงงานนี้เป็นการสื่อสารผ่านเส้นใยแก้วนำแสง (Fiber Optic communication) จึงเหมาะสำหรับการส่งข้อมูลแบบอนุกรม

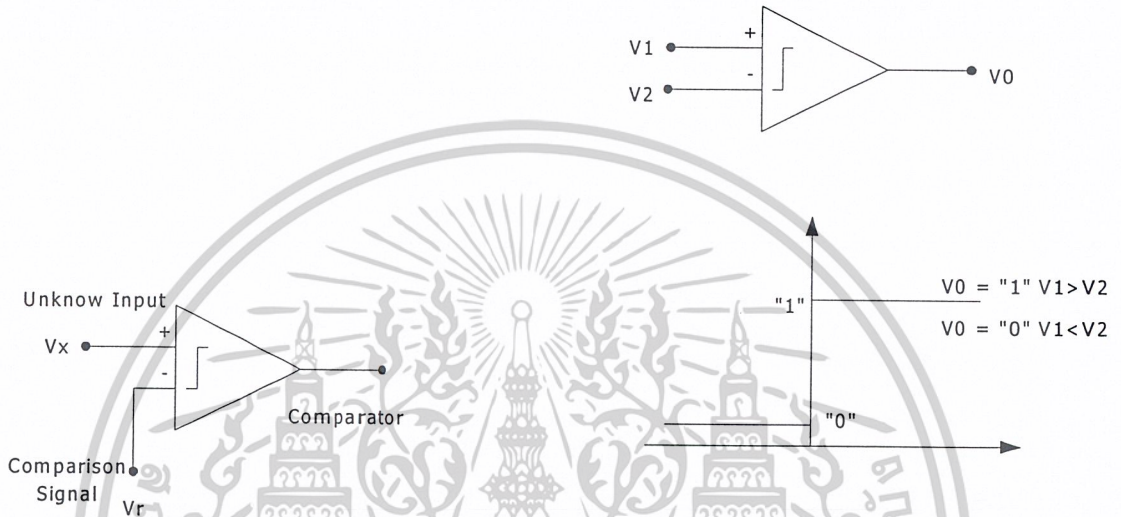


รูปที่ 2.20 แสดงการส่งข้อมูลแบบอนุกรม

จากรูปที่ 2.20 แสดงให้เห็นว่าการส่งข้อมูลแบบอนุกรม ข้อมูลที่ออกจากอุปกรณ์ส่งจะถูกเปลี่ยนจากขนานให้เป็นอนุกรมเสียก่อน แล้วค่อยส่งออกมาทีละบิตไปยังด้านรับ ณ จุดรับต้องมีกลไกในการเปลี่ยนข้อมูลที่ส่งออกมาทีละบิตให้เป็นสัญญาณแบบขนานซึ่งลงพอดิ นั่นคือ บิตที่ 1 ลงที่บัสข้อมูลเส้นที่ 1 บิตที่ 8 ลงบัสข้อมูลเส้นที่ 8 พอดิการที่จะทำให้สัญญาณแปลงจากสัญญาณอนุกรมที่ละบิตให้พอดินั้นจะต้องมีกลไกที่เหมาะสม เพื่อป้องกันความผิดพลาดในการรับ กลไกที่ว่าแบ่งออกเป็น 2 แบบ คือ การสื่อสารแบบซิงโครนัสและกึ่งซิงโครนัสเท่านั้น ไม่นับว่าให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

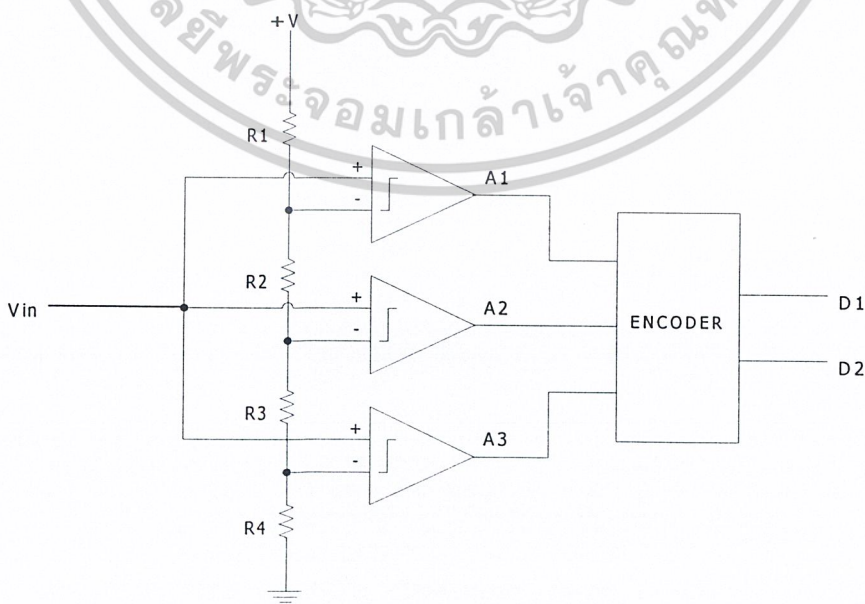
2.5 การแปลงสัญญาณอนาลอกเป็นดิจิตอล (Analog to Digital Conversion)

ระบบพื้นฐานโดยทั่วไป ของการแปลงสัญญาณอนาลอกเป็นดิจิตอลดังแสดงให้เห็นดังรูปที่ 2.21 จากรูปจะมีแรงดัน V_x คือแรงดันที่ไม่ทราบค่าเป็นอินพุตตัวที่ 1 ต่อเข้ากับวงจรเปรียบเทียบสัญญาณอนาลอกมาเปรียบเทียบกับอินพุตตัวที่ 2 ที่เป็นแรงดันอ้างอิง V_R ในวงจรการเปรียบเทียบจะได้ค่าดังรูปที่ 2.21 ถ้าอินพุต V_1 มากกว่า V_2 เอาท์พุทโวลต์เตจจะมีค่าระดับสูง ซึ่งแทนเป็นลอจิก "1" ถ้าอินพุต V_2 มากกว่า V_1 เอาท์พุทโวลต์เตจ จะมีระดับต่ำ ซึ่งแทนเป็นลอจิก "0"



รูปที่ 2.21 แสดงระบบพื้นฐานการเปรียบเทียบสัญญาณและแรงดัน

หลักการทำงานของวงจร A/D แบบใช้วงจรเปรียบเทียบที่ต่อขนานกันดังรูปที่ 2.22 ประกอบด้วย แอมป์ที่ต่อเป็นวงจรเปรียบเทียบและตัวต้านทานที่ต่อไว้เพื่อแบ่งแรงดันที่มีขนาดต่างๆกัน สำหรับเป็นแรงดันอ้างอิงเปรียบเทียบกับแรงดันอินพุท



รูปที่ 2.22 แสดงวงจรการเปรียบเทียบขนานแบบ "แฟลช"

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์และสงวนชื่อผู้จัดทำไว้เพื่อใช้ในการศึกษาวิจัยเท่านั้น ไม่สามารถนำไปใช้โดยไม่ได้รับอนุญาต หากมีข้อผิดพลาดประการใด ขออภัยไว้ล่วงหน้า

ตารางที่ 2.1 แสดงการเปรียบเทียบค่าแรงดันจากวงจรเปรียบเทียบแบบ “แฟลช”

INPUT V_{IN}	OUTPUT			OUTPUT	
	A1	A2	A3	D0	D1
0 – 1	0	0	0	0	0
1 – 2	1	0	0	0	1
2 – 3	1	1	0	1	0
3 – 4	1	1	1	1	1

จากวงจรเปรียบเทียบทั่วไป เมื่อแรงดันอินพุตที่ขาอินพุตแบบไม่กลับเฟส (NonInverting) กับแรงดันอ้างอิงที่ขาอินพุตแบบกลับเฟส (Inverting) แรงดันเอาต์พุตที่ได้จะมีค่าสูงสุดได้จากตารางการเปรียบเทียบแรงดัน ซึ่งจะเห็นว่าระดับแรงดันอินพุตที่ค่าต่างๆกัน จะมีผลต่อเอาต์พุตของวงจรเปรียบเทียบแต่ละตัว และเอาต์พุตที่ได้จากวงจรเปรียบเทียบนี้จะนำเข้ารหัสเป็นเลขฐานสองต่อไป

ตารางที่ 2.2 แสดงการเปรียบเทียบวิธีการแปลงสัญญาณ A / D ชนิดต่างๆ

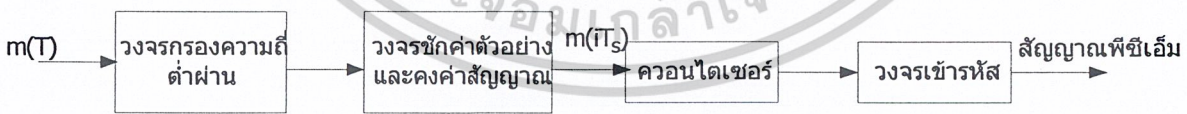
Converter type	Conversion rate At 12 -bit	Cost / complexity	Comment
Counter ramp	Low speed - up to 1000 / s	Low	Need stable input
Tracking	Low – up to 1000 / s	Low	Need slowly varying input signal ; output always available
Successive Approximation	Medium to high - up to 10^6 / s	Medium	100,000 counts/s at up to 14 to 15 bit resolution need stable input
Single ramp	Low – up to 1000 / s	Low	Low speed at 12 -bit resolution lacks stability with time and temperature
Dual ramp	Low – up to 1000 / s	Medium	Integrates input signal ; can be used at high resolution – 20 bits or more
Parallel “flash”	Fastest – 10^6 - 10^8 / s	High	Output always available

เอกสารนี้เป็นเอกสารการแปลงสัญญาณ A/D แบบ Ramp มีเวลาการแปลงสัญญาณแตกต่างกัน ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

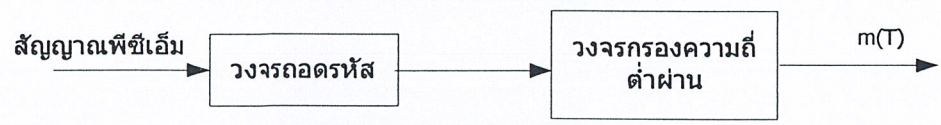
2.6 การมอดูเลตรหัสพัลส์

การมอดูเลตรหัสพัลส์ (pulse code modulation) นิยมเรียกว่า พีซีเอ็ม (PCM) เป็นการมอดูเลตที่ให้สัญญาณดิจิทัลโดยสมบูรณ์ จึงได้รับความนิยมมาก ในปัจจุบันสัญญาณดิจิทัลมีความน่าใช้กว่าสัญญาณอนาลอก ก็เพราะสัญญาณดิจิทัลมีภูมิคุ้มกันต้านทานต่อสัญญาณรบกวนและความผิดเพี้ยนที่คิดกว่า ข้อได้เปรียบที่สุดของระบบดิจิทัล ก็คือสามารถที่จะใช้ เครื่องทวนสัญญาณแบบสร้างพัลส์ใหม่ (Regenerative Repeater) ได้ จึงทำให้ไม่เกิดการสะสมความผิดเพี้ยนขึ้นในระบบสื่อสารนั้น ทำให้สามารถส่งข่าวสารได้ตลอดระยะทางไกลด้วยความถูกต้องสูง ซึ่งในระบบอนาลอกจะไม่มีวิธีที่จะหลีกเลี่ยงการสะสมของสัญญาณรบกวนและการผิดเพี้ยนของสัญญาณมากขึ้นในการสื่อสารระยะไกล จึงทำให้คุณภาพของสัญญาณเลวลง ในระบบพีซีเอ็มจะทำการแปลงสัญญาณอนาลอกสู่สัญญาณดิจิทัลโดยกระบวนการสำคัญ 3 กระบวนการ คือการชักค่าตัวอย่างสัญญาณ การทำควอนไทซ์ (Quantization) สัญญาณ และการเข้ารหัสสัญญาณ ในลำดับแรกสัญญาณอนาลอกจะถูกชักค่าตัวอย่างตามทฤษฎีการชักค่าที่ช่วงเวลาห่างเท่าๆกัน และจะนำตัวอย่างสัญญาณที่ได้นั้น ไปเปรียบเทียบกับระดับสัญญาณที่เตรียมไว้แล้ว L ระดับที่ห่างกันแบบคิสริตที่เรียกว่าระดับการควอนไทซ์ (Quantization Level) ค่าของสัญญาณตัวอย่างเปรียบเทียบกับนั้น ถ้าอยู่ใกล้ระดับใดมากที่สุดก็จะจับประมาณค่าขนาดของตัวอย่างสัญญาณนั้นให้มีค่าตัวอย่างการออกมาเท่ากับค่าของระดับคิสริตที่อยู่ใกล้ที่สุดนั้น การประมาณจัดแบ่งระดับสัญญาณเช่นนี้ เรียกว่าการควอนไทซ์สัญญาณ สัญญาณที่ได้รับการควอนไทซ์มาแล้วจะถูกนำมาเข้ารหัสเป็นรหัสดิจิทัล ซึ่งโดยทั่วไปแล้วเป็นรหัสฐานสองและรหัสดิจิทัลนี้จะแทนที่ด้วยพัลส์ที่มีรูปแบบแน่นอน เพื่อใช้ส่งผ่านช่องสื่อสารต่อไป รูประบบพีซีเอ็มแสดงดังรูป 2.23 ซึ่งมีขั้นตอนที่สรุป อธิบายเป็นข้อๆ ดังนี้

- 1) สัญญาณอนาลอกอินพุต $m(t)$ จะถูกกรองด้วยวงจรกรองความถี่ต่ำผ่าน เพื่อขจัดองค์ประกอบของสัญญาณที่มีค่าความถี่สูงกว่า f_m เฮิรตซ์ ที่เกินความจำเป็นในการสื่อสารออก เพื่อป้องกันการเกิดเอเลียสซิง อันอาจจะเกิดขึ้นได้ในกระบวนการชักค่าตัวอย่างสัญญาณ
- 2) สัญญาณที่มีย่านความถี่จำกัดที่ได้จากขั้นตอนที่ 1 จะถูกชักค่าตัวอย่างด้วยอัตราความถี่ f_s โดยเงื่อนไข f_s มากกว่าหรือเท่ากับ $2 f_m$



(a) รูปแสดงระบบส่งสัญญาณพีซีเอ็ม



(b) รูปแสดงระบบรับสัญญาณพีซีเอ็ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการ **รูปที่ 2.23 แสดงระบบพีซีเอ็ม** ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3) ค่าตัวอย่างสัญญาณ $m(iT_s)$, ($i = 0, 1, 2, \dots$) จะถูกรักษาในระดับในวงจรซีกค่าและคงค่าระดับสัญญาณในระหว่างช่วงเวลา $T_s = 1/f_s$

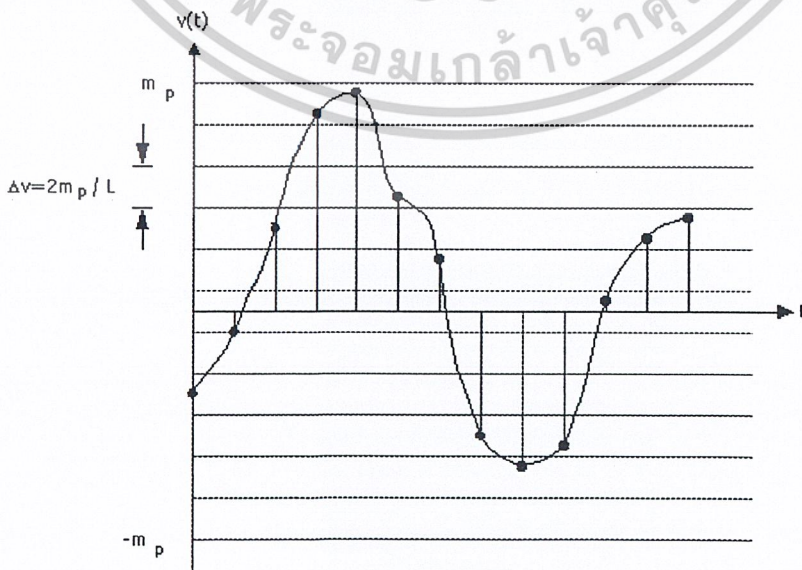
4) ในช่วงเวลา T_s ที่วงจรซีกค่าตัวอย่างและคงค่าระดับสัญญาณ ทำการรักษาค่าระดับของค่าสัญญาณตัวอย่างอยู่นี้ วงจรทำควอนไทซ์ ซึ่งเรียกกันว่า ควอนไทเซอร์ (quantizer) นั่นก็จะทำการแปลงค่าระดับของค่าตัวอย่างสัญญาณ ซึ่งเป็นค่าระดับเชิงอนาลอกให้เป็นค่าระดับเชิงดิจิตัลคริต ในกระบวนการนี้อาจเกิดความแตกต่างของค่าระดับเชิงอนาลอกและค่าระดับเชิงดิจิตัลคริตบ้าง ค่าความคลาดเคลื่อนนี้จะมีค่าลดลง หากระดับดิจิตัลคริตของควอนไทเซอร์มีจำนวนเพิ่มขึ้น สัญญาณที่มีค่าเฉพาะเท่ากับระดับเชิงดิจิตัลคริต (ระดับการควอนไทซ์) ที่ได้มานี้ จัดได้ว่าเป็น สัญญาณดิจิตัลชนิดหนึ่ง วงจรเข้ารหัสจะเปลี่ยนค่าแอมพลิจูดของสัญญาณจากควอนไทเซอร์ให้เป็นกลุ่มของรหัสพัลส์ขึ้น อยู่กับผู้ออกแบบที่ต้องการว่าจะส่งสัญญาณผ่านช่องสัญญาณแบบใด

5) วงจรถอดรหัส จะทำการเปลี่ยนรหัสพัลส์กลับเป็นระดับของขนาดสัญญาณที่ได้ถูกควอนไทซ์มา และจะส่งผ่านไปยังวงจรรองความถี่ต่ำผ่าน

6) วงจรรองความถี่ต่ำผ่าน จะจัดองค์ประกอบความถี่สูงของสัญญาณที่ได้ จากวงจรถอดรหัส ออก ทำให้ได้ค่าสัญญาณเอาท์พุท $m(t)$ ซึ่งเป็นค่าประมาณของสัญญาณ $m(t)$ เดิมออกมา

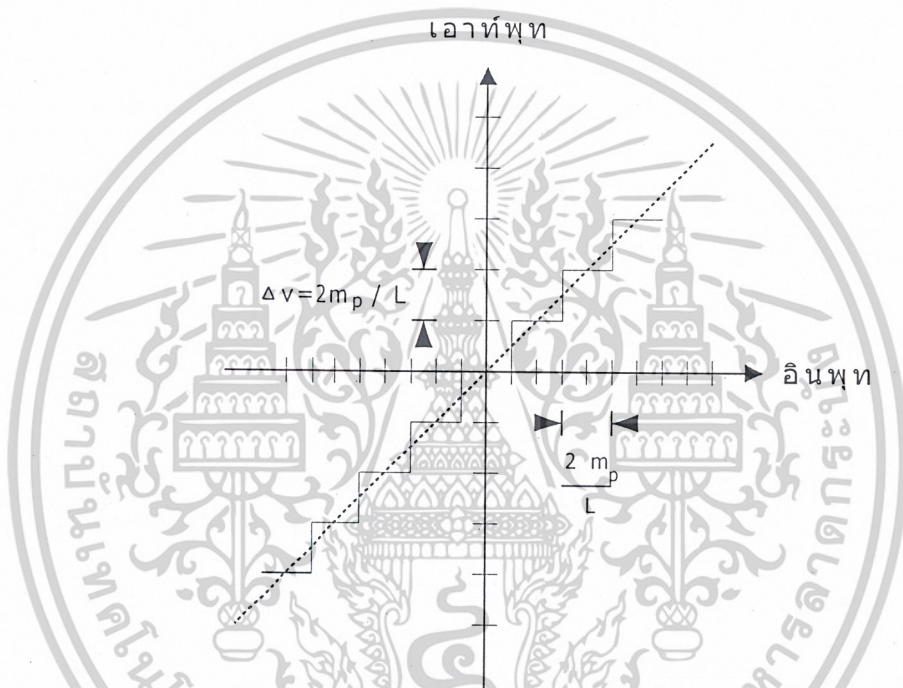
2.7 การควอนไทซ์สัญญาณ

ค่าตัวอย่างสัญญาณอนาลอก ที่ซีกค่าได้มานั้น จะมีระดับของขนาดที่มีค่าเปลี่ยนแปลง เป็นอนาลอกด้วย กล่าวคือจะมีค่าที่เป็นไปได้เป็นจำนวนนับไม่ถ้วน ดังนั้นถ้าจะกำหนดรหัสให้กับค่าตัวอย่างเหล่านี้ทั้งหมด ก็จะต้องใช้รหัสจำนวนมหาศาล ซึ่งเป็นไปไม่ได้ในทางปฏิบัติ ดังนั้นจึงต้องมีการลดจำนวนรหัสที่ใช้ลงให้เหมาะสมกับสภาวะที่จะใช้งานจริง จึงจำเป็นที่จะต้องจัดแบ่งค่าขนาดของตัวอย่างสัญญาณออกเป็นกลุ่มเท่าจำนวนรหัสที่ใช้ โดยการกำหนดให้ค่าตัวอย่างสัญญาณที่มีขนาดอยู่ในกลุ่มเดียวกันให้มีรหัสเดียวกัน ก็จะทำให้เกิดการจัดแบ่งระดับเป็นระดับสัญญาณดิจิตัลคริตที่มีจำนวนจำกัดขึ้น ดังรูป



เอกสารรูปที่ 2.24 แสดงค่าตัวอย่างสัญญาณ ที่ซีกค่าออกมาได้จะถูกประมาณด้วยค่าระดับดิจิตัลคริตที่ใกล้ที่สุด และการคำนวณว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กระบวนการที่ทำการปรับค่าของสัญญาณที่เกิดขึ้นได้อย่างต่อเนื่อง ไปเป็นค่าที่มีระดับเป็น สัญญาณดิจิตอลที่มีจำนวนจำกัดนี้ คือการทำควอนไทซ์ ถ้าสัญญาณ $m(t)$ มีค่าของขนาด อยู่ระหว่าง $(-m_p, m_p)$ หากต้องการแบ่งกลุ่มขนาดของค่าตัวอย่างสัญญาณออกเป็น L กลุ่ม อาจทำได้โดยการแบ่งช่วง ขนาดของสัญญาณออกเป็น L ช่วงเท่ากัน ซึ่งจะได้ความกว้างของแต่ละช่วงเท่ากับ $2m/L$ ดังแสดงในรูป 2.25 ค่าตัวอย่างสัญญาณที่มีระดับของขนาดที่อยู่ในช่วงเดียวกัน ก็จะถือว่าอยู่ในกลุ่มเดียวกัน ถ้าใช้ ระดับของขนาดที่กึ่งกลางช่วงที่บรรจุอยู่ ค่าความสัมพันธ์ระหว่างขนาดของสัญญาณที่อินพุตและ เอาท์พุทของวงจรควอนไทเซอร์นี้ จะมีดังแสดงในรูป 2.25



รูปที่ 2.25 ความสัมพันธ์ระหว่างระดับสัญญาณอินพุตและเอาท์พุทของวงจรควอนไทเซอร์

ค่าความแตกต่างของการปรับค่าตัวอย่างสัญญาณที่ได้ กับระดับการทำควอนไทซ์แต่ละระดับนี้ จะมีค่าอยู่ในช่วง $(-m_p/L, m_p/L)$ ค่าความแตกต่างนี้คือ ค่าความผิดพลาดเพี้ยนหรือ ค่าความคลาดเคลื่อนของการ ทำควอนไทซ์ ค่าตัวอย่างสัญญาณที่ผ่านการควอนไทซ์แล้วจะถูกเข้ารหัส และส่งไปยังเครื่องรับในรูป กลุ่มของพัลส์ เครื่องรับจะมีวงจรถอดรหัส เพื่อนำค่าตัวอย่างสัญญาณกลับคืนในรูปสัญญาณดิจิตอล และวงจรกรองความถี่ต่ำผ่านจะทำการกรองตรวจจับเอาสัญญาณอนาลอก $m(t)$ ที่ประมาณเท่ากับ สัญญาณข่าวสาร $m(t)$ กลับคืนมาเป็นธรรมดาที่สัญญาณที่ตรวจจับได้ทางเครื่องรับ อาจจะมีผิดพลาดจาก สัญญาณต้นกำเนิดทางด้านเครื่องส่ง ซึ่งสาเหตุที่สำคัญ มี 2 ประการ คือ การผิดพลาดจากการทำควอน ไตซ์ (Quantization error), การผิดพลาดจากการทำพัลส์ผิด (Pulse detection error) โดยปกติแล้วการ ตรวจจับพัลส์ผิดนั้นมีโอกาสเกิดขึ้นน้อยมาก เมื่อเทียบกับการผิดพลาดที่เกิดจากการทำควอนไทซ์ จน กล่าวได้ว่า การตรวจจับพัลส์ผิดนั้นมีโอกาสน้อยจนสามารถละทิ้งได้ สาเหตุสำคัญของการผิดพลาดจึงมา จากการทำควอนไทซ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.8 แบบคิวิตท์ในการส่งสัญญาณพีซีเอ็ม

ในกรณีที่ส่งสัญญาณพีซีเอ็ม โดยใช้รหัสฐานสองที่รหัสคำหนึ่งใช้กลุ่มพัลส์ที่มีความยาว n พัลส์ ซึ่งต่อไปจะเรียกจำนวนพัลส์นี้ว่าความยาวคำรหัส เราจะได้รหัสที่แตกต่างกันทั้งหมดเท่ากับ 2^n รหัส ดังนั้นถ้าจำนวนระดับในการทำควอนไทซ์ทั้งหมดมี L ระดับ เราก็จะหาค่าจำนวนพัลส์ที่จะต้องใส่ต่อแต่ละรหัสได้จาก

$$n = \log_2 L \text{ พัลส์} \quad \text{โดยจะต้องปัด } n \text{ ขึ้นเป็นค่าจำนวนเต็มเสมอ}$$

สัญญาณข่าวสาร $m(t)$ ที่มีแบนด์วิธ B เฮิรทซ์ เมื่อมีการซักรหัสด้วยอัตราในควิวิตต์ $2B$ คำต่อวินาที และใช้รหัสที่มีความยาว n พัลส์ จะทำให้สัญญาณพีซีเอ็มมีอัตราการส่งพัลส์ทั้งหมดเท่ากับ $2B$ พัลส์ต่อวินาทีเมื่อพิจารณาใจความของทฤษฎีการซักรหัสคำตัวอย่างที่ว่าสัญญาณที่มีแบนด์จำกัดอยู่ B เฮิรต์สามารถที่จะกำหนดได้ด้วยค่าตัวอย่างของมันที่เวลาห่างกันไม่เกิน $\frac{1}{2}$ วินาทีนั้น ได้บอกให้เราทราบว่าสัญญาณที่มีแบนด์จำกัดอยู่ B เฮิรต์ นี้ สามารถจะกำหนดได้ด้วยข้อมูลจากตัวมันเองเพียงจำนวน $2B$ อนุภาค (Element) ใน 1 วินาที หรือกล่าวได้ว่าสัญญาณที่มีแบนด์จำกัดอยู่ที่ B เฮิรต์ นั้นมีข้อมูลที่สำคัญ ซึ่งเป็นอิสระไม่ขึ้นแก่กันอยู่อย่างมากที่สุดเพียง $2B$ อนุภาคเท่านั้นใน 1 วินาที ซึ่งอาจกล่าวอีกทฤษฎีหนึ่งได้ว่าการส่งข้อมูลนั้น สามารถที่จะส่งข้อมูลอิสระ ได้เป็นอัตราสูงถึง 2 อนุภาคใน 1 วินาที ในแบนด์วิธ 1 เฮิรทซ์ ในที่นี้การส่ง 1 อนุภาคของข้อมูลอาจหมายถึงการส่งพัลส์ 1 พัลส์ก็ได้ ดังนั้นคำว่า อนุภาคของข้อมูลอิสระ จึงอาจหมายถึง พัลส์ที่มีขนาดไม่ขึ้นแก่กันก็ได้ เพราะฉะนั้นโดยอาศัยทฤษฎีการซักรหัสคำตัวอย่างสามารถกล่าวได้ว่าสามารถที่จะส่งสัญญาณพัลส์ที่มีขนาดไม่ขึ้นแก่กันจำนวนมากถึง $2B$ พัลส์ต่อวินาที ผ่านช่องสัญญาณที่มีแบนด์วิธ B เฮิรทซ์ ได้โดยไม่พลาด ซึ่งที่กล่าวมานี้เป็นอัตราสูงสุดของการส่งสัญญาณตามทฤษฎี ส่วนในทางปฏิบัตินั้นจะมีข้อจำกัดอื่นๆ มาทำให้เราไม่สามารถส่งพัลส์ได้มากเท่าทฤษฎี ปัจจุบันทางปฏิบัติที่ทำได้สามารถส่งพัลส์ผ่านช่องสัญญาณที่มีแบนด์วิธ B เฮิรทซ์ ได้ด้วยอัตรา kB พัลส์ต่อวินาที (k มากกว่าหรือเท่ากับ 1 น้อยกว่าหรือเท่ากับ 2) โดยไม่มีการรบกวนกันและกัน ทั้งนี้ขึ้นอยู่กับรูปแบบของการส่งสัญญาณ และรูปร่างของพัลส์ที่ใช้ การส่งสัญญาณแบบไบโพลาร์ (Bipolar) ที่นิยมใช้กันในระบบพีซีเอ็มนั้นมีค่า $k = 1$ ดังนั้นเพื่อที่จะส่งสัญญาณจำนวน nB พัลส์ต่อวินาทีจึงต้องใช้แบนด์วิธ nB เฮิรทซ์

2.9 การผสมสัญญาณ (Modulation)

การมอดูเลต เป็นการผสมสัญญาณของข้อมูล เข้าไปกับสัญญาณคลื่นพาห้ ซึ่งสัญญาณนี้ จะมีความถี่ที่เหมาะสมกับช่องสัญญาณนั้นๆ เพื่อให้ข้อมูลที่ตัวมอดูเลต แล้วส่งไปยังเครื่องรับโดยจะผ่านช่องสัญญาณสำหรับลำเลียงสัญญาณผสมนี้ เมื่อเครื่องรับรับสัญญาณเข้าไป แล้วนำไปผ่าน การดีมอดูเลต (Demodulate) เพื่อแยกสัญญาณข้อมูลออกมา การเลือกวิธีมอดูเลตขึ้นอยู่กับปัจจัยหลายประการ เช่น ชนิดของสัญญาณ แบนด์วิธ ประสิทธิภาพของระบบที่ต้องการ และความต้านทานต่อสัญญาณรบกวน เป็นต้น การมอดูเลชันได้แบ่งระบบของการมอดูเลชันไว้ 2 ประเภทใหญ่ๆคือ

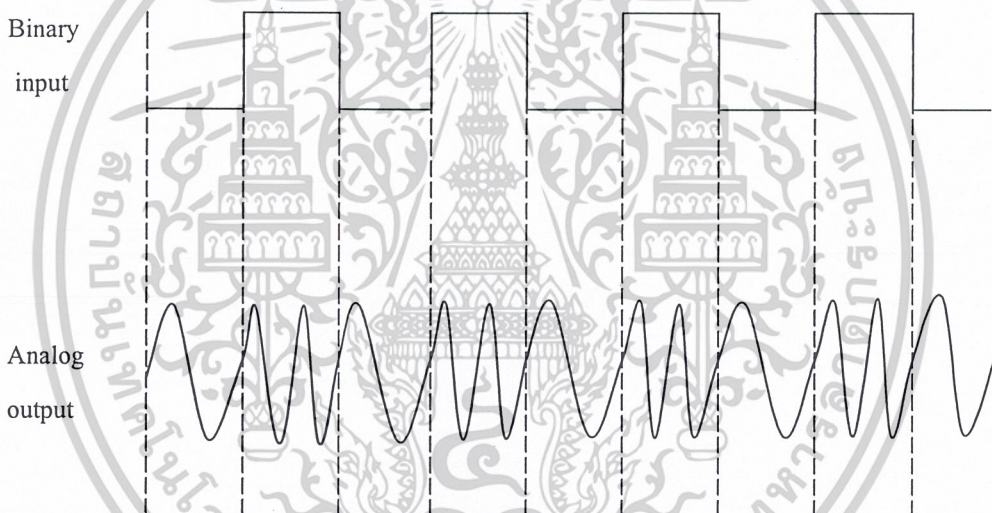
เอกสารนี้เป็นเอกสารระบบมอดูเลชันแบบอนาล็อก (Analog modulation) ระบบนี้จะให้สัญญาณที่ถูกมอดูเลตเป็นไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สัญญาณที่มีค่าต่อเนื่องแบบอนาลอกเช่น แอมพลิจูดมอดูเลชันพีริแควนซ์มอดูเลชัน

2. ระบบมอดูเลชันแบบดิจิทัล (Digital Modulation) ในระบบนี้จะให้สัญญาณที่ถูกมอดูเลตเป็นสัญญาณที่มีค่าลงตัวแบบดิจิทัลเช่น พัลส์โค้ดมอดูเลชัน (Pluse Code-Modulation ; PCM) เอเอสเค (Amplitude Shift Keying ; ASK) เอฟเอสเค (Frequency Shift-Keying ; FSK) เป็นต้น

2.10 การผสมสัญญาณแบบ FSK (FSK Modulation)

FSK คือ มาตรฐานการผสมสัญญาณทางด้านความถี่ชนิดหนึ่งที่ใช้ทางด้านส่งข้อมูลความเร็วต่ำ โดยแทน “0” และ ”1” ด้วยความถี่ต่างกัน ผู้ส่งจะใช้ความถี่สองความถี่แทน ”0” และ ”1” ของด้านส่ง ส่วนผู้รับก็ใช้ความถี่สองความถี่แทน”0”และ”1” ของด้านรับเช่นกันทั้งหมดจึงใช้ความถี่รวม 4 ความถี่สูงสุดที่ใช้เทคนิคการผสมสัญญาณแบบนี้อยู่ที่ 1200 บิตต่อวินาที การผสมสัญญาณแบบ FSK นี้ อัตราการส่งข้อมูล (Bit rate) จะเท่ากับอัตราบอดเรต (Baud rate) เสมอ



รูปที่ 2.26 สัญญาณดิจิทัลและสัญญาณ FSK

2.11 การประยุกต์ใช้งานของเฟสล็อกคูล (PLL)

Phase Lock Loop (PLL) เป็นอิเล็กทรอนิกส์เซอร์โว ซึ่งสามารถควบคุมออสซิลเลเตอร์ให้ผลิตความถี่ที่ล็อกหรือซิงค์กับความถี่ของสัญญาณที่เข้ามาเมื่อเฟสของความถี่จากออสซิลเลเตอร์เปลี่ยน แสดงว่าสัญญาณที่เข้ามาความถี่เปลี่ยนไปเอาที่พิกัดดิเทคเตอร์จะมีค่าเพิ่มขึ้นหรือลดลง ควบคุมให้ออสซิลเลเตอร์ผลิตความถี่ให้ตรงและล็อกกับสัญญาณที่เข้ามา โวลต์เดจเนเลียที่ได้จากเฟสดีเทคเตอร์ไปควบคุมออสซิลเลเตอร์ จึงเป็นฟังก์ชันของความถี่ของสัญญาณที่เข้ามา ตัวอย่างการประยุกต์ใช้งานของเฟสล็อกคูลแบบ FM Demodulation แบ่งการใช้งานได้เป็น 3 อย่างดังนี้

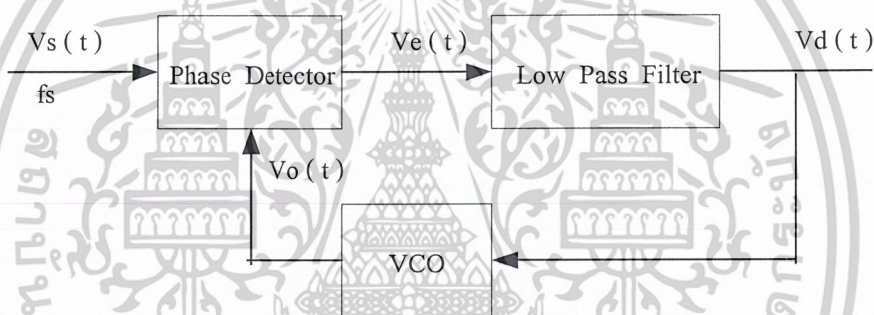
1. Broadcast FM detection
2. AM 3 FM telemetry decoding

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อการเรียนเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หลักการของวงจร Phase Lock Loop

วงจรเฟสล็อกคูลูป (Phase Lock Loop) หรือ PLL เป็นวงจรที่มีลูปของการป้อนกลับ (Feedback Loop) เพื่อนำสัญญาณที่เอาต์พุตบางส่วนมาเปรียบเทียบกับกับสัญญาณที่ด้านเอาต์พุต โดยวัตถุประสงค์หลักการทำงานของวงจร PLL คือเป็นวงจรติดตามสัญญาณความถี่ที่เราต้องการ (Desired Signal) ซึ่งเราเรียกววงจรแบบนี้ว่า “Frequency Tracking Circuit” โดยโครงสร้างพื้นฐานของวงจร PLL ประกอบด้วยวงจรต่างๆดังต่อไปนี้

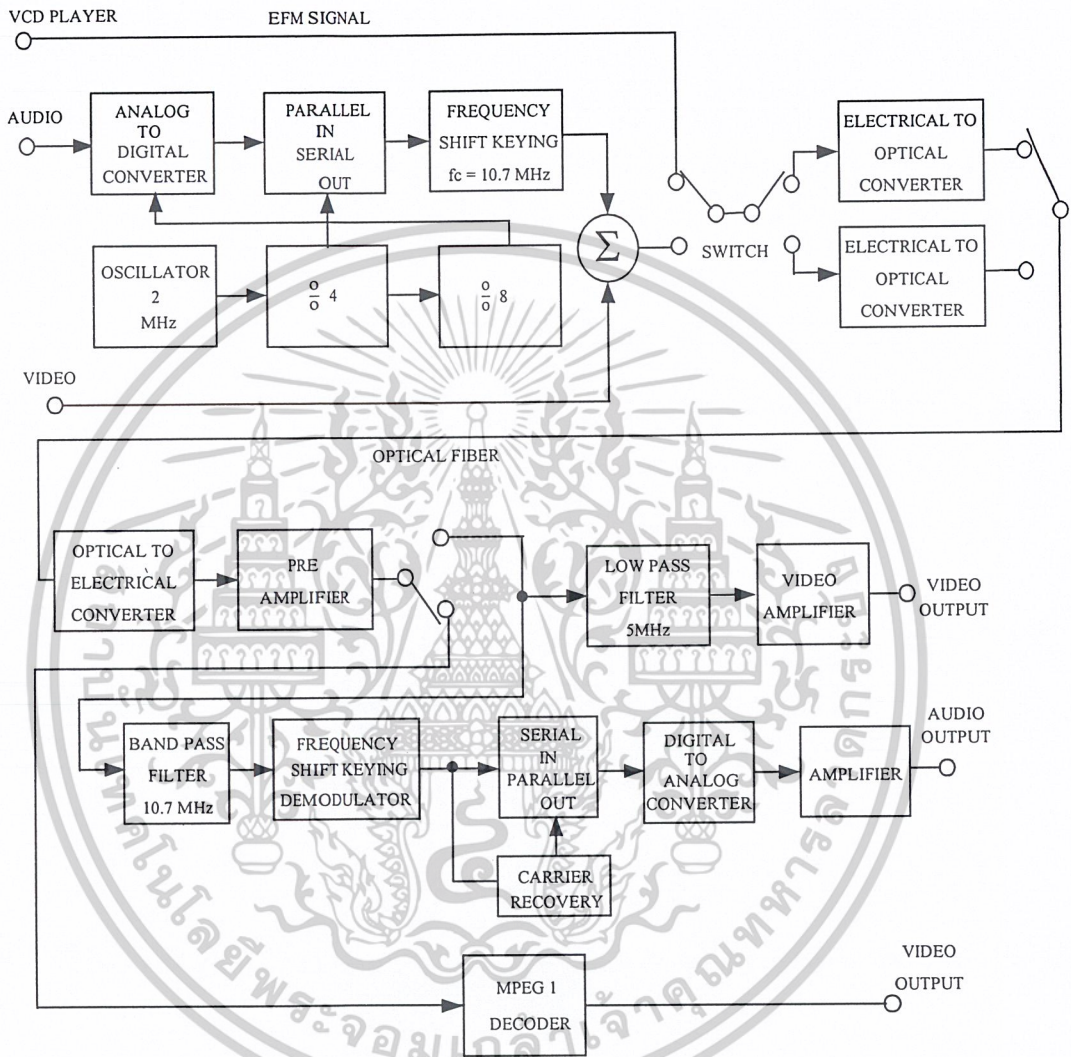
1. Phase Detector (PD) มีหน้าที่ในการเปรียบเทียบผลความแตกต่างของสัญญาณที่อินพุตของวงจร PLL กับสัญญาณที่ถูกป้อนกลับจากด้านเอาต์พุต
2. Loop Filter เป็นวงจรกรองความถี่ผ่านเฉพาะความถี่ต่ำ Low Pass Filter (LPF) ที่มีหน้าที่ในการกำจัดสัญญาณที่มีความถี่สูงๆออกไปให้ผ่านได้เฉพาะสัญญาณ DC Error Voltage (Ve)
3. Voltage Controlled Oscillator (VCO) มีหน้าที่ในการกำเนิดสัญญาณโดยสามารถเปลี่ยนแปลงความถี่ได้ตามการเปลี่ยนแปลงของ V_e



รูปที่ 2.27 บล็อกไดอะแกรมของวงจร PLL

ในกรณีที่ไม่มีสัญญาณป้อนเข้ามา $V_d = 0$ และ VCO จะผลิตความถี่ที่เรียกว่า Free Running เท่ากับ f_0 เมื่อมีอินพุต V_s ป้อนเข้ามาที่มีความถี่เท่ากับ f_s วงจรเฟสล็อกคูลูปจะทำหน้าที่เปรียบเทียบเฟสและความถี่ของสัญญาณที่เข้ามากับความถี่ที่ VCO ถ้า f_s และ f_0 แตกต่างกันจะได้ V_e (Error Voltage) จากเอาต์พุตของเฟสล็อกคูลูปผ่าน LPF เป็น V_d เข้าไป VCO ปรับความถี่ f_0 ให้เท่ากับ f_s และ f_0 เท่ากับ f_s ก็คือ สภาวะล็อกหรือซิงค์เอาต์พุตจากเฟสล็อกคูลูป V_e จะเป็นศูนย์และ V_d ก็เท่ากับศูนย์ด้วย

บทที่ 3
การคำนวณและการสร้าง



รูปที่ 3.1 แสดงบล็อกไดอะแกรมของชุดรับและส่งสัญญาณผ่านสายไฟเบอร์ออปติก

3.1 การออกแบบด้านส่ง

3.1.1 การออกแบบวงจรแปลงสัญญาณอนาลอกเป็นดิจิทัล (ANALOG TO DIGITAL CONVERTER)

วงจรนี้เป็นส่วนแรกของภาคส่ง ทำหน้าที่แปลงสัญญาณอนาลอกออกดีไอเป็นสัญญาณดิจิทัล เพื่อที่จะนำไปมอดูเลตกับสัญญาณพาหะรูปไซน์ในภาคเอพเอสเคมอดูเลเตอร์ โดยใช้ IC CA3306 ซึ่งเป็น IC ADC (Analog to Digital Converter) โดยป้อนอินพุต เป็นสัญญาณอนาลอกออกดีไอ เอาท์พุทที่ได้เป็น เอกสารนี้ใช้สัญญาณดิจิทัลที่มีจำนวนบิตข้อมูล 6 บิต และบิต Over flow 1 บิต ซึ่งจำนวนบิตที่เลือกใช้และความถี่ที่ ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ใช้ในการ Sampling สามารถคำนวณได้ดังนี้

(1. จำนวนหาจำนวนบิตที่ใช้ในการ QUANTIZING (K)

คิดจาก QUANTIZATION DISTORTION ERROR (e) (ค่าความผิดพลาดที่เกิดจากการ QUANTIZING)

$$|e| \leq p \cdot V_{pp} \quad \text{----- (1)}$$

โดยที่ p คือ ค่าความคลาดเคลื่อนของแรงดันอนาล็อก (V_{pp})

ซึ่งค่า QUANTIZATION DISTORTION ERROR ที่ยอมรับได้ไม่เกิน $q/2$

$$\text{จะได้} \quad |e|_{\max} = q/2 = V_{pp}/2(L-1) \approx V_{pp}/2L \quad \text{----- (2)}$$

จากสมการที่ (1) และ (2) เขียนใหม่ได้เป็น

$$V_{pp}/2L \leq p \cdot V_{pp}$$

$$2^k = L \geq 1/2p \quad \text{levels}$$

$$\text{และ } K = \log_2 1/2p \quad \text{bits} \quad \text{----- (3)}$$

เมื่อค่าความคลาดเคลื่อนของแรงดันอนาล็อก (V_{pp}) มีค่าความคลาดเคลื่อน $= \pm 1\%$ ($p = 0.01$)

แทนค่าลงในสมการที่ (3) จะได้ $K = \log_2 1/2(0.01) = \log_2 50 = 5.64$ bits

ดังนั้นจะต้องใช้จำนวนบิตอย่างน้อยเท่ากับ 6 บิต

(2. จำนวนหา SIGNAL TO NOISE RATIO FOR QUANTIZED PULSE

หา SIGNAL TO NOISE RATIO FOR QUANTIZED PULSE

อัตราส่วนของสัญญาณต่อสัญญาณรบกวนสำหรับพัลส์ที่มีการควอนไทซ์

$$(S/N)_q = \frac{L^2/q^2/4}{q^2/12} = 3L^2 \quad \text{----- (4)}$$

โดยที่ q = ค่าความแตกต่างของแรงดันในแต่ละระดับ (Volt)

L = จำนวนระดับที่ใช้ในการ QUANTIZING (ระดับ)

และ $L = 2^k$; โดยที่ K = จำนวนบิตในการ QUANTIZING (บิต)

$$\text{จาก} \quad (S/N)_q = \frac{L^2/q^2/4}{q^2/12} = 3L^2$$

และ $L = 2^k = 2^6 = 64$ ระดับ (เนื่องจากใช้จำนวนบิตข้อมูลใช้ $K = 6$)

$$\text{จะได้} \quad (S/N)_q = 3(64)^2 = 12288$$

$$(S/N)_{dB} = 10 \log 12288 = 40.895 \text{ dB}$$

(3. หาความถี่ที่ใช้ในการ Sampling

ใช้ $f_s = 500 \text{ KHz} / 8 = 62.5 \text{ KHz}$ เนื่องจากค่า crystal 500 KHz สามารถทำได้ง่าย และเลือกมา

จากทฤษฎีของ Nyquist sampling criterion อัตราการ sampling (f_s) ต่ำสุด ต้องมีค่าเท่ากับ

$$f_s = 2 f_m = 2 (20 \text{ KHz}) = 40 \text{ KHz}$$

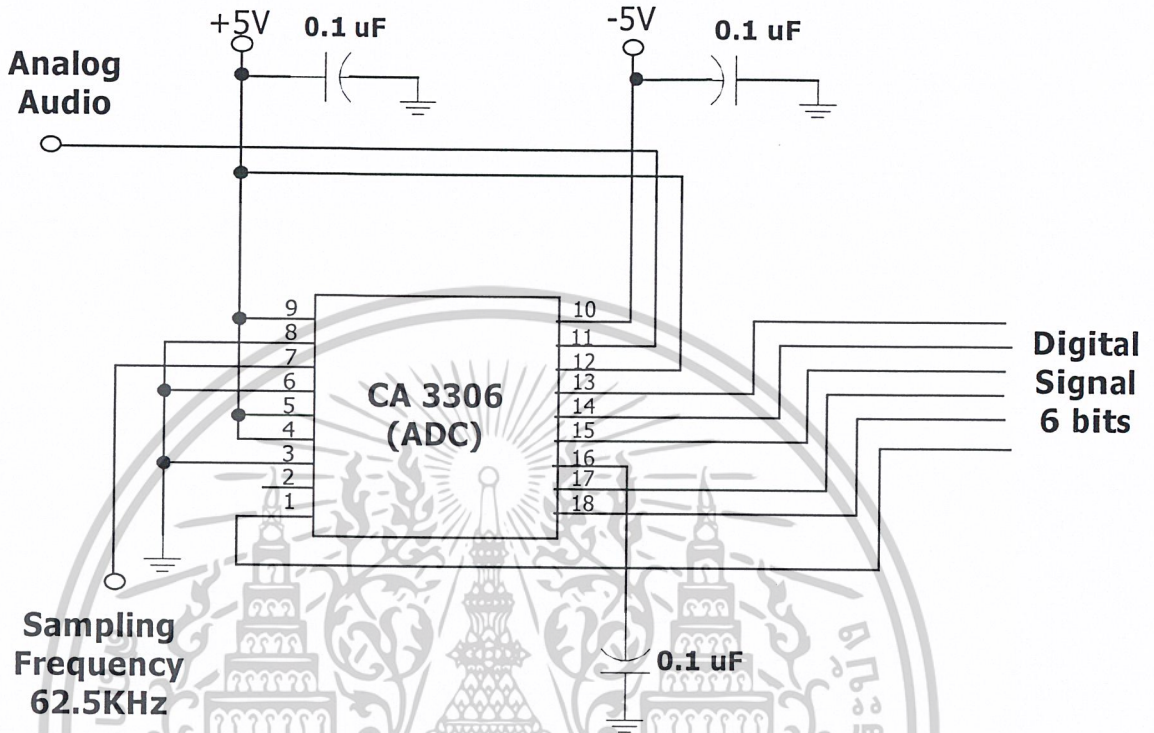
(f_m ใช้ค่า 20 KHz เนื่องจากความถี่เสียงที่มนุษย์ได้ยินมีค่าตั้งแต่ 20 Hz – 20 KHz)

ดังนั้นจึงเลือกใช้ความถี่ในการ sampling สัญญาณเท่ากับ 62.5 KHz หรือ $f_s = 62.5 \text{ K Samples / Second}$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อคำนวณหาค่าพารามิเตอร์ต่าง ๆ ที่จำเป็นได้แล้ว ก็ทำการประกอบวงจรโดยอ้างอิงจาก DATA SHEET ของ IC CA3306 โดยใช้วงจรดังนี้



รูปที่ 3.2 แสดงวงจรแปลงสัญญาณอนาล็อกออกดีไอเป็นสัญญาณดิจิทัล

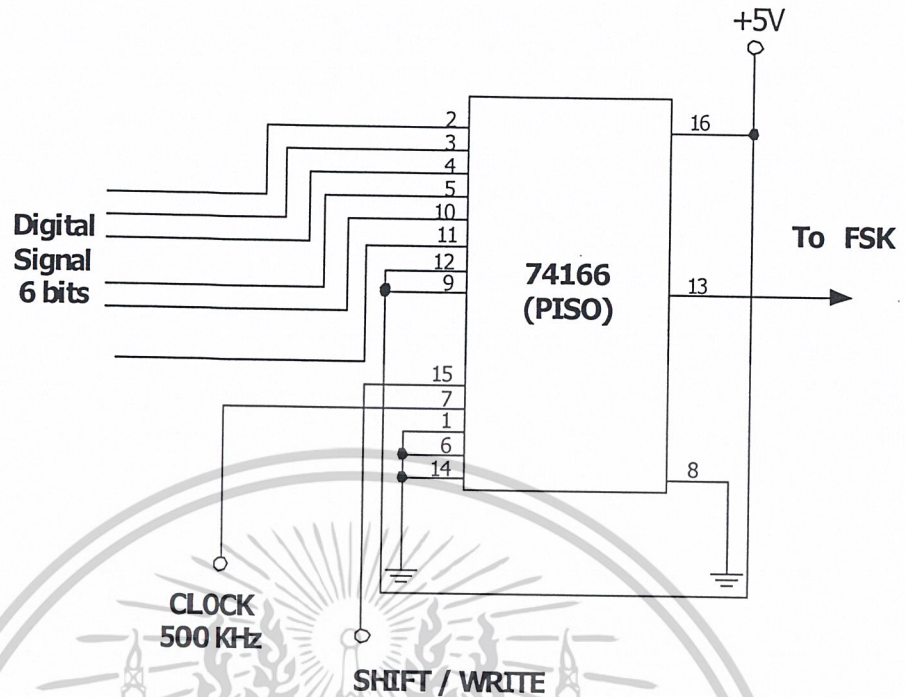
3.1.2 การออกแบบวงจรแปลงข้อมูลจากขนานเป็นอนุกรม (PARALLEL IN SERIAL OUT)

ข้อมูลที่ออกจากภาค ADC เป็นข้อมูลแบบขนาน แต่อุปกรณ์ส่งผ่านสายไฟเบอร์ออปติกที่ใช้เป็นอุปกรณ์แบบอนุกรม ดังนั้นสัญญาณที่ส่งต้องถูกแปลงจากข้อมูลแบบขนานให้เป็นอนุกรมเสียก่อน แล้วค่อยส่งออกมาทีละบิต ไปยังด้านรับ ณ จุดรับต้องมีกลไกในการเปลี่ยนข้อมูลที่ส่งออกมาทีละบิตให้เป็นสัญญาณแบบขนานซึ่งลงตัวพอดี นั่นคือ บิตที่ 1 ลงที่บัสข้อมูลเส้นที่ 1 บิตที่ 8 ลงบัสข้อมูลเส้นที่ 8 พอดีการที่จะทำให้สัญญาณแปลงจากสัญญาณอนุกรมทีละบิตให้พอดีนั้นจะต้องมีกลไกที่เหมาะสม เพื่อป้องกันความผิดพลาดในการรับ กลไกที่ว่าแบ่งออกเป็น 2 แบบ คือ การสื่อสารแบบซิงโครนัสและการสื่อสารแบบอะซิงโครนัส ซึ่งเราใช้การส่งข้อมูลแบบซิงโครนัส

ในภาคนี้เราเลือก ใช้ IC 74166 ซึ่งเป็น IC ประเภท PISO โดยต้องมีการป้อน CLOCK ความถี่ที่เหมาะสมเพื่อใช้ในการมัลติเพล็กซ์สัญญาณ ซึ่งอินพุต คือ จำนวนบิตข้อมูล 6 บิตและบิตควบคุม อีก 2 บิต ต่อ 1 Sample เราจึงทำการเลือกความถี่เท่ากับ 8 เท่า ของสัญญาณ Digital Input 1 บิต คือ

$$62.5 \text{ KHz} \times 8 = 500 \text{ KHz}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 แสดงวงจรแปลงข้อมูลแบบขนานเป็นข้อมูลแบบอนุกรม

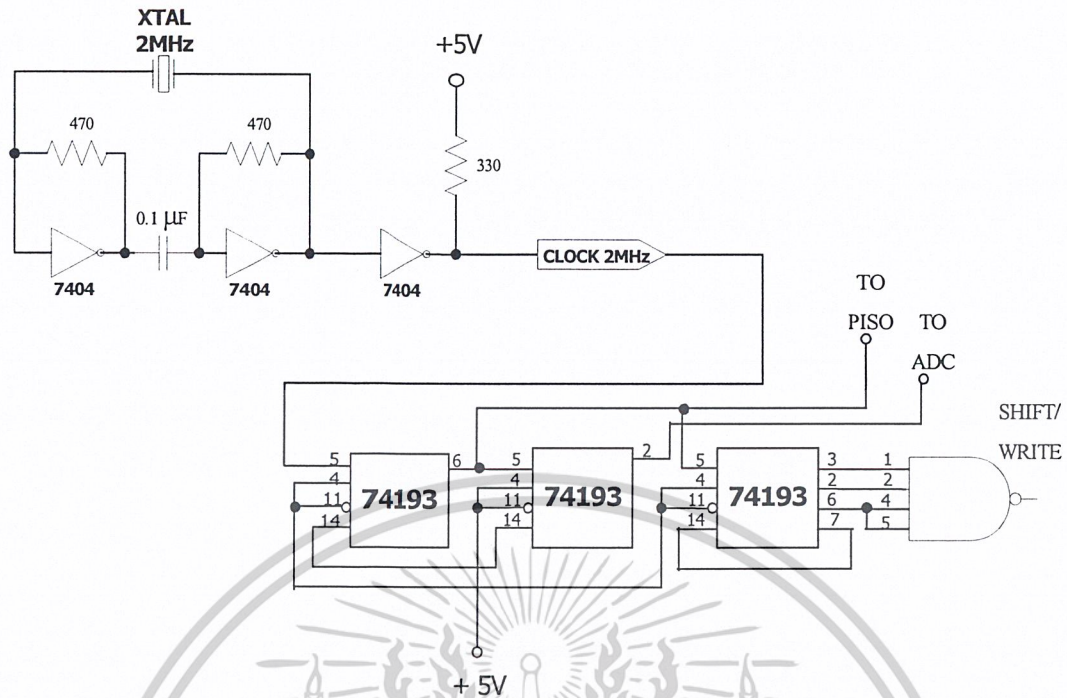
3.1.3 การออกแบบวงจรสร้างสัญญาณนาฬิกา

วงจรนี้ทำหน้าที่ สร้างสัญญาณนาฬิกา (Clock) ที่ความถี่ 62.5 KHz และ 500 MHz เพื่อจ่ายให้กับ วงจร ADC และ วงจร PISO ตามลำดับ

โดยขั้นแรก ทำการออกแบบโดยใช้ CRYSTAL ความถี่ 2 MHz กำเนิดสัญญาณความถี่ 2 MHz จากนั้นจึง ใช้ทำการหารความถี่ โดยใช้ IC 74193 ซึ่งเป็น IC 4 bits up/down binary counters

วงจร PISO ต้องการ Clock ความถี่ 500 MHz จึงใช้ Up binary counters ป้อนอินพุตความถี่ 2 MHz จากวงจรกำเนิดความถี่โดยเลือกใช้ ขา 5 (Up Counters) ของ IC 74193 (ตัวที่ 1) และนำ O/P ที่ขา 6 (นับ 4) ไปใช้งานโดย O/P ที่ได้มีค่าความถี่เท่ากับ $2\text{MHz} / 4 = 500\text{KHz}$

วงจร ADC ต้องการ Clock ความถี่ 62.5 KHz จึงใช้ Up binary counters ป้อนอินพุตความถี่ 500 KHz จาก O/P ขา 6 ของ IC 74193 ตัวที่ 1 โดยเลือกใช้ ขา 5 (Up Counters) ของ IC 74193 (ตัวที่ 2) และ O/P ที่ขา 7 (นับ 8) ไปใช้งานโดย O/P ที่ได้มีค่าความถี่เท่ากับ $500\text{KHz} / 8 = 62.5\text{KHz}$ ซึ่งออกแบบไว้ดังรูป



รูปที่ 3.4 แสดงวงจรสร้างสัญญาณนาฬิกา

3.1.4 การออกแบบวงจรมอดูเลตทางความถี่ (Frequency Shift Keying)

เนื่องจากสัญญาณเสียงดิจิทัลมีองค์ประกอบของความถี่จำนวนมาก ทำให้ต้องใช้แบนด์วิดท์มาก ดังนั้นจึงทำการมอดูเลตกับคลื่นพาหะรูปไซน์ความถี่ 10.7MHz โดยจะทำการมอดูเลตทางความถี่ เพราะจะสะดวกในการออกแบบวงจรเปลี่ยนสัญญาณไฟฟ้าเป็นสัญญาณแสง ซึ่งใช้หลักการเปลี่ยนสัญญาณไฟฟ้าเป็นความเข้มของแสง (Intensity Modulation)

ในโครงงานนี้จะเลือกใช้ไอซีเบอร์ NE564 (Phase - Locked Loop) เป็นวงจรมอดูเลตทางความถี่ ซึ่งสามารถผลิตความถี่ได้สูงถึง 50MHz โดยจะออกแบบให้มีความถี่กลางอยู่ที่ 10.7MHz วงจรนี้จะใช้คุณสมบัติของเฟสล็อกกลูบในการมอดูเลตทางความถี่ โดยป้อนสัญญาณเสียงดิจิทัลที่ผ่านวงจร PISO แล้วเข้าที่ลูปฟิลเตอร์ (Loop Filter) ของวงจรเปรียบเทียบเฟส (Phase Comparator) ภายในตัวไอซี เอาท์พุทที่ได้ป้อนเป็นอินพุทให้ VCO เพื่อให้มีความถี่เที่ยงเบนไปจากความถี่กลาง (Free Running Frequency) โดยจะกำหนดความถี่เที่ยงเบน (Δf_{max}) ของระบบไว้ที่ 150kHz ($\pm 75kHz$)

จากคู่มือของไอซี เบอร์ NE 564 จะต้องทำการหาค่า C_o เพื่อกำหนดความถี่กลาง (f_o) ความถี่ล็อก (Lock Range) ซึ่งมีลำดับขั้นตอนการออกแบบดังนี้

1) หาค่า C_o จากสมการ $f_o = 1 / (22R_c C_o)$ จะได้

$$C_o = 42.48 \text{ pF} \text{ ความถี่ } f_o = 10.7\text{MHz}$$

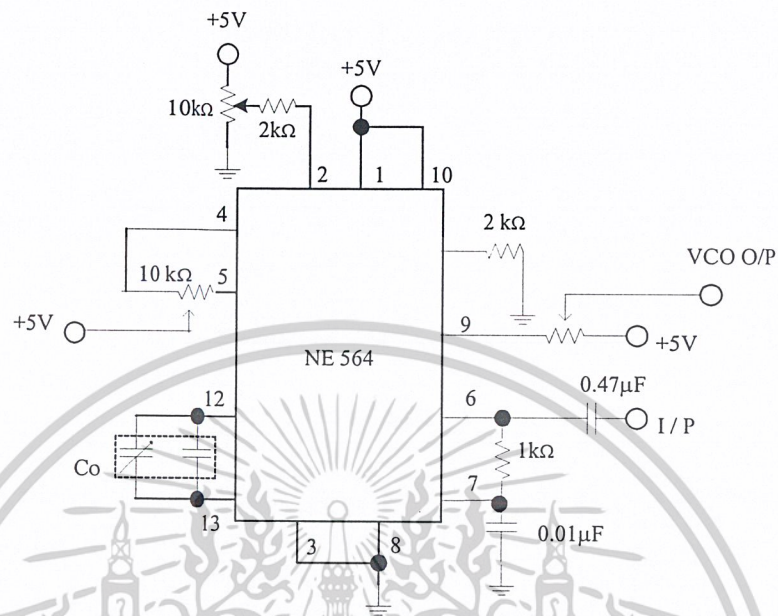
ในการใช้งาน จะใช้ตัวเก็บประจุค่าคงที่ต่อรวมกับตัวเก็บประจุปรับค่าได้ (Trimmer) โดยต่อระหว่าง ขา 12 และ ขา 13 เพื่อให้ได้ค่าความจุตามต้องการ

2) กำหนดค่าความถี่ล็อกได้โดยใช้ตัวต้านทานปรับค่าได้ ขนาด 10 k Ω ต่อรวมกับตัวต้านทานคง

เอกสารที่แนบมา 2 k Ω เป็นตัวปรับค่ากระแสไบอัสให้ขา 2 อินพุทเสียงที่จะนำมามอดูเลตต่อเข้าที่ขา 4 ซึ่งเป็นลูป

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

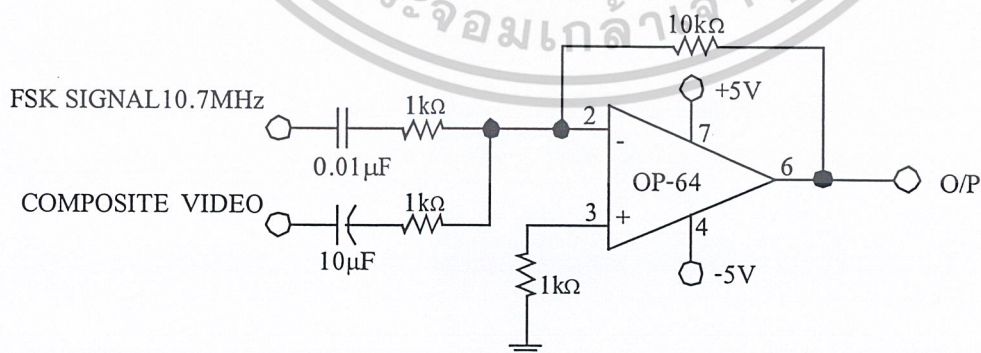
ฟิลเตอร์ ของวงจรเปรียบเทียบเฟส และต่อตัวเก็บประจุค่าคงที่ขนาดประมาณ $0.01\mu\text{F}$ ที่ขา 4 และ 5 ลงกราวด์ เพื่อช่วยตัดสัญญาณรบกวนความถี่สูงทิ้ง วงจรที่ออกแบบไว้แสดงดังรูปที่ 3.5



รูปที่ 3.5 แสดงวงจรออสซิลเลเตอร์ความถี่

3.1.5 การออกแบบวงจรรวมสัญญาณ (Summing Circuit)

วงจรรวมสัญญาณนี้จะใช้รวมสัญญาณภาพ และสัญญาณเอพอสเคของเสียง 10.7MHz เข้าด้วยกัน โดยจะใช้ออปแอมป์ เบอร์ OP-64 ออกแบบเป็นวงจรรวมสัญญาณแบบกลับเฟส มีอัตราขยายเท่ากับ 10 เท่า วงจรที่ออกแบบแสดงดังรูปที่ 3.6 ดังนี้



รูปที่ 3.6 แสดงวงจรรวมสัญญาณ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ความต้านทานที่ต่อกับขา 3 เป็นตัวลดกระแสออฟเซ็ท (Offset Current) ทางอินพุทให้น้อยลง โดยหาค่าได้จากค่าความต้านทานป้อนกลับ (10 kΩ) ขนานกับค่าความต้านทานอินพุท (1 kΩ) จะได้ค่าประมาณ 1 kΩ

3.1.6 การออกแบบวงจรไดรเวอร์ (Driver Circuit)

วงจรส่วนนี้ เป็นส่วนที่ทำหน้าที่ขับไดโอดเปล่งแสง (LED) ซึ่งทำหน้าที่เปลี่ยนจากสัญญาณไฟฟ้าให้เป็นสัญญาณแสง เพื่อทำการส่งสัญญาณผ่านเส้นใยแสง ในการทดลองจะใช้แหล่งกำเนิดแสงเป็น LED ชนิด อินฟราเรด (Infrared LED)

ขั้นตอนการคำนวณออกแบบวงจรไดรเวอร์

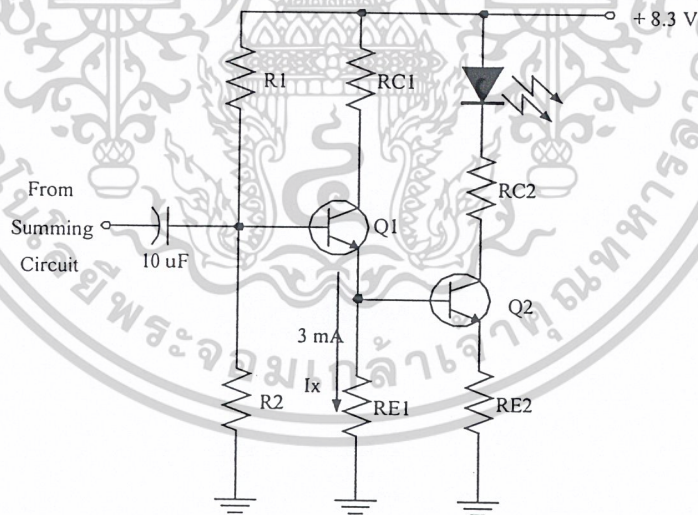
เลือกใช้ทรานซิสเตอร์เบอร์ BC 548 (Q1) ทำงานร่วมกับ ทรานซิสเตอร์เบอร์ 2N2222 (Q2) โดยการออกแบบ จะให้ทรานซิสเตอร์ทำงานเป็นวงจรขยายคลาสด A กำหนดให้ $V_F = 2\text{ V}$, $I_{CQ2} = 100\text{ mA}$, $V_{CE} = \frac{1}{2} V_{CC}$, $V_E \approx 1/10 V_{CC}$ และให้ $I_C \approx I_E$

การออกแบบไดรเวอร์ LED

$$R_{C2} + R_{E2} = (V_{CC} - V_F - V_{CE2}) / I_{C2} = 22\ \Omega$$

$$R_{E2} = 8.2\ \Omega$$

$$R_{C2} = 15\ \Omega$$



รูปที่ 3.7 แสดงวงจรไดรเวอร์

การออกแบบบัฟเฟอร์

$$V_E = V_{BE2} + V_{E2} = 1.53\text{ V}$$

$$I_{E1} = I_x + I_{B2}$$

$$I_{B2} = 500\ \mu\text{A}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

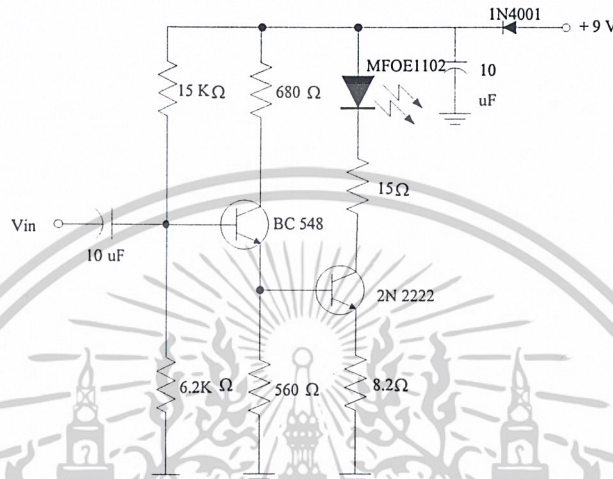
$$I_{E1} = 3.5 \text{ mA}$$

$$R_{C1} = (V_{CC} - V_{CE1} - V_{E1}) / I_{C1} = 680 \Omega$$

$$R_2 = (V_{BE1} + V_{E1}) / 10I_{B1} = 6.2 \text{ k}\Omega$$

$$R_1 = (V_{CC} - V_{R2}) / 11I_{B1} = 15 \text{ k}\Omega$$

จะได้วงจรใช้งานดังรูปที่ 3.8



รูปที่ 3.8 แสดงวงจรขับไฟเฟอร์และไดโอด LED

3.2 การออกแบบด้านรับ

3.2.1 การออกแบบวงจรดีเทกเตอร์ (Detector Circuit)

วงจรดีเทกเตอร์นี้จะแบ่งเป็น 2 ส่วน คือวงจรที่ทำหน้าที่แปลงสัญญาณแสงเป็นสัญญาณไฟฟ้า (Optical to Electrical Converter :O/E Circuit) และวงจรปรีแอมพลิไฟเออร์ (Pre-amplifier) ซึ่งจะมีรายละเอียดในแต่ละส่วนดังนี้

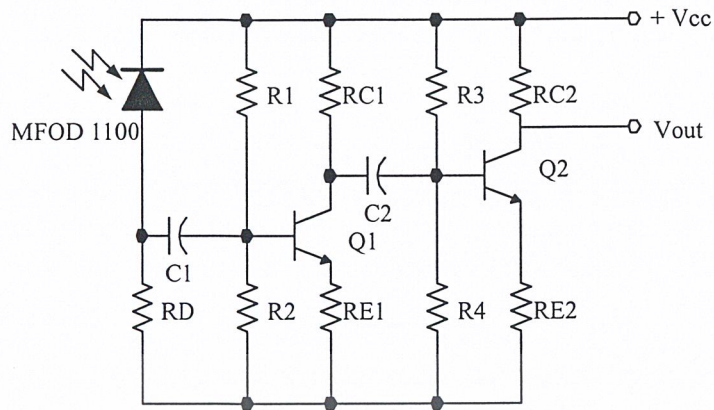
3.2.1.1 วงจร O/E

วงจรนี้ใช้โฟโตดีเทกเตอร์ไดโอด (Photo Detector Diode) เป็นตัวทำหน้าที่เปลี่ยนสัญญาณแสงเป็นสัญญาณไฟฟ้า ซึ่งมีคุณสมบัติที่สำคัญดังนี้

กำหนดให้แรงดันไบอัส (Reverse bias) แก่โฟโตไดโอดเท่ากับ 12 โวลต์ เพื่อให้ตอบสนองความถี่ของแบนด์วิดท์ 20 MHz

$$จะ\ได้\ค่า\ R_D = 1/(2\pi f_c C_D) = 3.3 \text{ k}\Omega$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.9 แสดงวงจรดีเทคเตอร์และวงจรปริแอมพลิไฟเออร์

3.2.1.2 วงจรปริแอมพลิไฟเออร์

สัญญาณที่ได้จากวงจร O/E มีขนาดเล็กมากจึงต้องทำการขยายสัญญาณให้มีกำลังมากขึ้นขั้นหนึ่งก่อน โดยใช้ทรานซิสเตอร์เบอร์ 2SC 2671 (Q1) และทรานซิสเตอร์เบอร์ 2SC 1906 (Q2) ขยายแบบคลาส

เอ เพื่อไม่ให้เกิดการผิดเพี้ยนของสัญญาณ สำหรับรายละเอียดในการคำนวณมีดังนี้

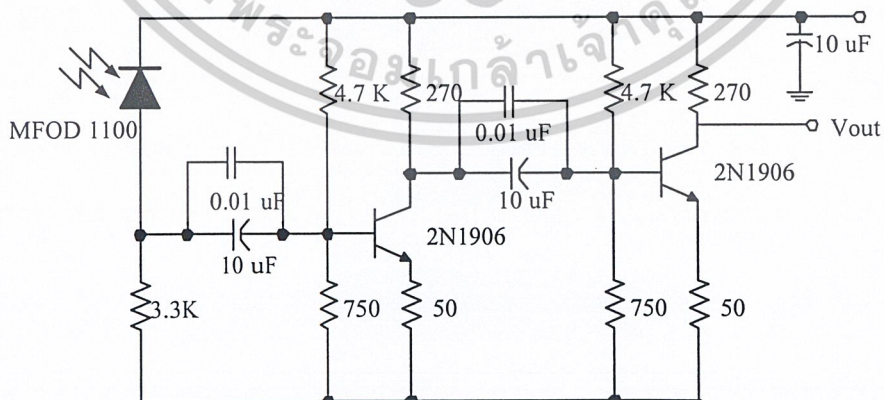
โดยให้อัตราการขยายแต่ละภาคเท่ากับ 5 เท่า

จากสูตร

$$A_v = R_C / (R_E + r_e)$$

กำหนดให้ $I_C = 18.75 \text{ mA}$, $\beta_1 = 40$, $\beta_2 = 100$, $V_{CC} = 12 \text{ V}$

จะได้ $R_C = 270 \Omega$ $R_E = 50 \Omega$
 $R_1 = 4.7 \text{ k}\Omega$ $R_2 = 750 \Omega$



รูปที่ 3.10 แสดงวงจรดีเทคเตอร์และวงจรปริแอมพลิไฟเออร์ที่ใช้งาน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.2 วงจรขยายสัญญาณ

วงจรส่วนนี้จะทำการขยายสัญญาณหลังจากที่ทำการขยายสัญญาณเบื้องต้นจากทรานซิสเตอร์แล้ว ให้มีความแรงเพิ่มขึ้น โดยใช้ออปแอมป์เบอร์ LM359

โดยกำหนดอัตราขยายเท่ากับ 10 เท่า $I_{set} = 0.5 \text{ mA}$

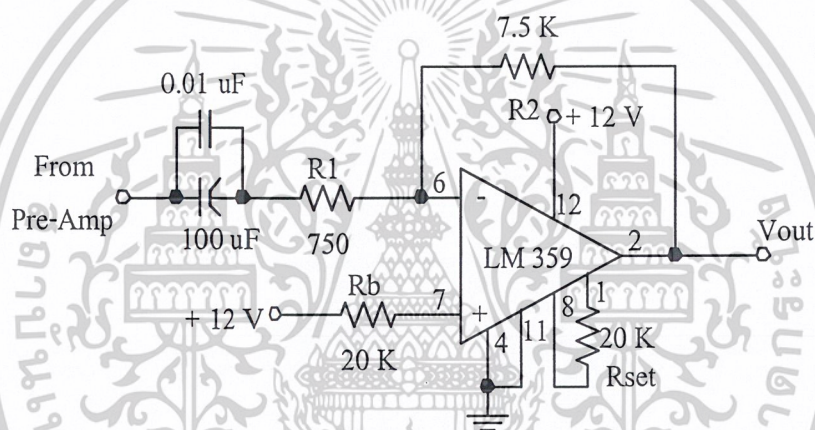
$$R_{set} = \frac{V - 2V_{BE}}{I_{set}} - 1 \text{ k}\Omega = 20.6 \text{ k}\Omega$$

$$R_1 = 750 \text{ }\Omega$$

$$AV = 10$$

$$R_2 = 10 R_1 = 7.5 \text{ k}\Omega$$

$$R_b = \frac{V - V_{BE}}{I_{in}} = 19 \text{ k}\Omega$$



รูปที่ 3.11 แสดงวงจรขยายสัญญาณ

3.2.3 วงจรกรองความถี่ต่ำผ่านและวงจรขยายสัญญาณภาพ

ในการออกแบบวงจรกรองความถี่ต่ำผ่านจะใช้ออปแอมป์เบอร์ LM359 ซึ่งเป็นออปแอมป์ที่ใช้ในการขยายสัญญาณภาพ ซึ่งจะทำหน้าที่เป็นวงจรกรองความถี่ต่ำผ่านได้ด้วย

โดยการกำหนดความถี่คัทออฟได้จากค่า R_f และ C_f เพื่อกรองเอาความถี่ของสัญญาณภาพออกมา กำหนดความถี่ต่ำผ่านสูงสุด 5 MHz ซึ่งเป็นความถี่ของสัญญาณภาพ

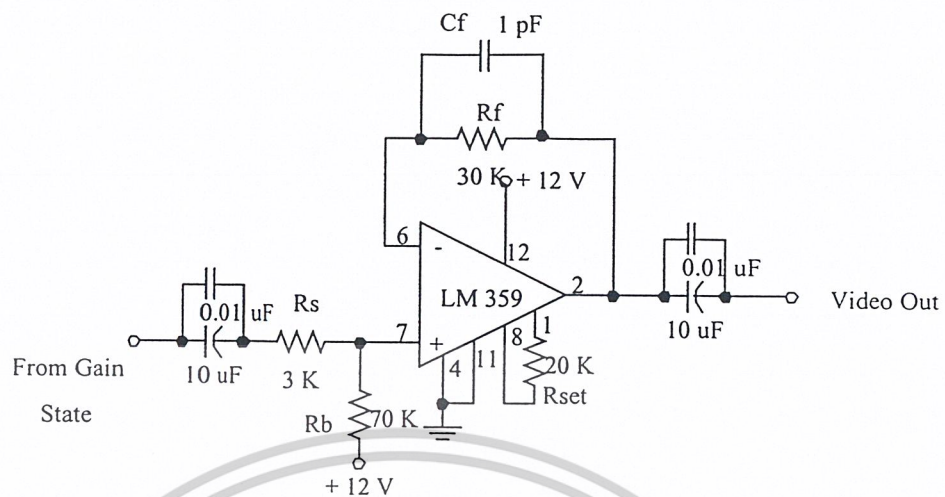
$$\text{ให้ } C_f = 1 \text{ pF}, f_c = 5 \text{ MHz}$$

$$R_f = \frac{1}{2\pi f_c C_f} = 31.8 \text{ k}\Omega \approx 30 \text{ k}\Omega$$

$$A_v = 10$$

$$R_s = 3.18 \text{ k}\Omega \approx 3 \text{ k}\Omega$$

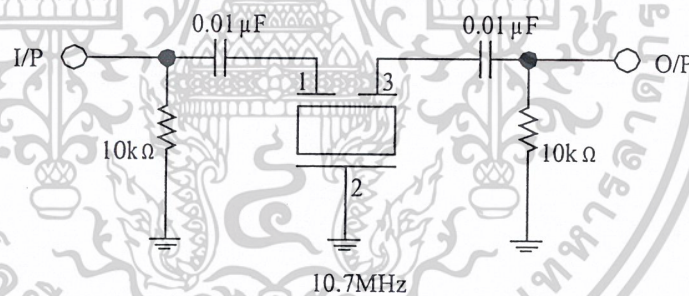
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.12 แสดงวงจรกรองความถี่ต่ำและขยายสัญญาณภาพ

3.2.4 การออกแบบวงจรกรองย่านความถี่ผ่าน (Band pass filter)

ในโครงการนี้จะออกแบบโดยใช้เซรามิกฟิลเตอร์ (Ceramic Filter) ซึ่งมีคุณสมบัติเป็น Resonator ที่ยอมให้ความถี่เรโซแนนซ์เท่านั้นที่ผ่านตัวมันไปได้ โดยใช้ค่าความถี่เท่ากับ 10.7MHz ดังรูปที่ 3.13



รูปที่ 3.13 แสดงวงจรกรองย่านความถี่ 10.7MHz ผ่าน

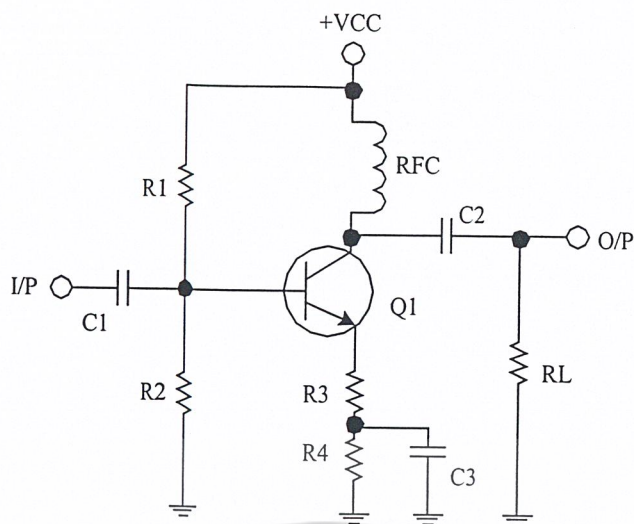
ต่อความต้านทานค่าคงที่ขนาด 10 kΩ เป็นโหลดที่อินพุตและเอาต์พุต เพื่อรักษาระดับสัญญาณให้คงที่

3.2.5 การออกแบบวงจรขยายความถี่วิทยุ (RF Amplifier)

สัญญาณที่ได้จากเอาต์พุตของเซรามิกฟิลเตอร์ จะถูกลดทอนลงไปมาก จึงจำเป็นต้องมีการขยายสัญญาณโดยใช้วงจรขยายความถี่วิทยุ เพื่อให้สัญญาณมีความแรงเพียงพอที่จะทำการดีมอดูเลตได้

การออกแบบวงจรจะใช้ทรานซิสเตอร์ เบอร์ BC 548A จัดเป็นวงจรขยายแบบอิมิตเตอร์ร่วม (Common Emitter)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.14 แสดงวงจรต้นแบบของวงจรขยายความถี่วิทยุ

ทำการออกแบบโดยให้ $V_{CC} = 5V$, $V_{BEon} = 0.7 V$, $\beta = 110$, $R_L = 1k\Omega$, $R_{FC} = 1.2 mH$ และ $I_c = 8.89 mA$ จะได้

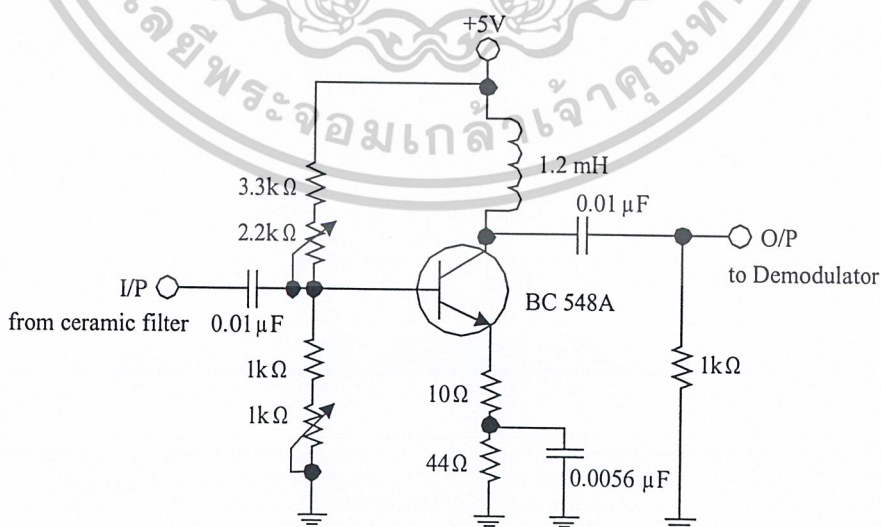
$$R1 = 4.27 k\Omega \quad R2 = 1.48 k\Omega$$

$$R3 = 10 \Omega \quad R4 = 44 \Omega$$

ในการออกแบบยินยอมให้มีความผิดพลาดทางแอมพลิจูดได้ ดังนั้น สามารถออกแบบให้วงจรมีอัตราขยายสูงๆ โดยใช้ทรานซิสเตอร์เพียงตัวเดียว หากค่าอัตราขยายโดยใช้ π -Parameter ได้จากสมการ

$$A_v = \frac{-\beta(R_L // 2\pi L)}{r_{\pi} + (\beta + 1)R_E}$$

จะได้อัตราขยายประมาณ 70 เท่า รูปวงจรที่ออกแบบไว้แสดงดังรูปที่ 3.15



รูปที่ 3.15 แสดงวงจรขยายความถี่วิทยุตามที่ออกแบบ

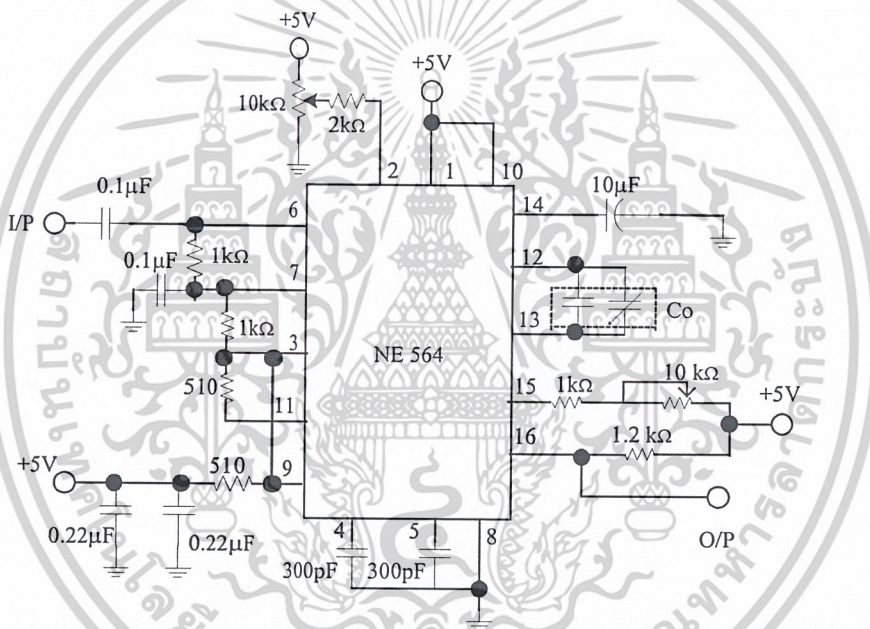
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2.6 การออกแบบวงจรเฟสล็อกดีมอดูเลเตอร์ (FSK Demodulator)

ในการดีมอดูเลตสัญญาณ FSK ของสัญญาณเสียงดิจิทัลในโครงงานนี้จะใช้วงจร phase locked loop ออกแบบโดยใช้ ไอซี เบอร์เดียวกับที่ใช้มอดูเลตสัญญาณเสียงดิจิทัล (เบอร์ NE 564)

ขั้นตอนในการคำนวณหาค่า C_o และการกำหนดความถี่ล็อกจะเหมือนกับวงจรมอดูเลตสัญญาณเสียงดิจิทัล แต่จะมีส่วนที่แตกต่างกัน คือ

- 1) ป้อนอินพุตเข้าที่ขา 6 ซึ่งเป็นขาอินพุตของวงจรมลิตเตอร์ (limiter) โดยคัปปลิ่งผ่าน ตัวเก็บประจุ ขนาด $0.01\mu\text{F}$
- 2) ต่อขา 3 (อินพุตของ Phase comparator) เข้ากับขา 9 (เอาต์พุตของ VCO) และ เอาท์พุต ออกที่ขา 14 รูปวงจรที่ออกแบบไว้แสดงดังรูปที่ 3.16

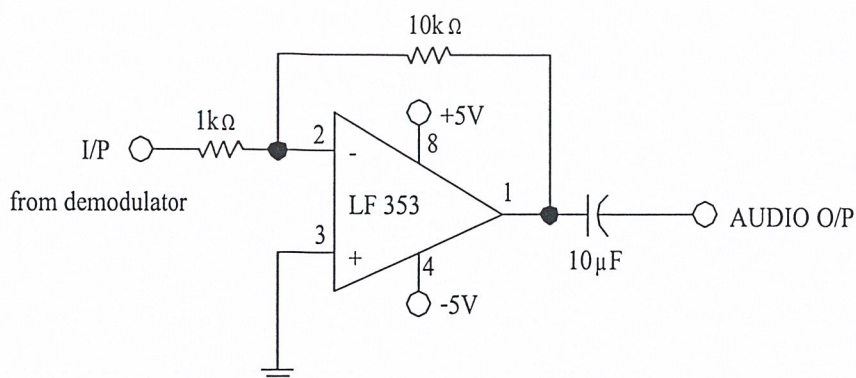


รูปที่ 3.16 แสดงวงจรเฟสล็อกดีมอดูเลเตอร์

3.2.7 การออกแบบวงจรมอดูเลตสัญญาณเสียง (Audio preamplifier)

สัญญาณที่ได้จากการมอดูเลตจะมีความแรงน้อยมาก ดังนั้นจะต้องทำการขยายให้มีความแรงมากขึ้น ใช้ไอซี เบอร์ LF 353 ออกแบบ เป็นวงจรมอดูเลตแบบกลับเฟส โดยมีอัตราขยายเท่ากับ 10 เท่า ดังรูปที่ 3.17

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.17 แสดงวงจรขยายสัญญาณเสียง

3.2.8 การออกแบบวงจรกู้สัญญาณนาฬิกา (Clock Recovery)

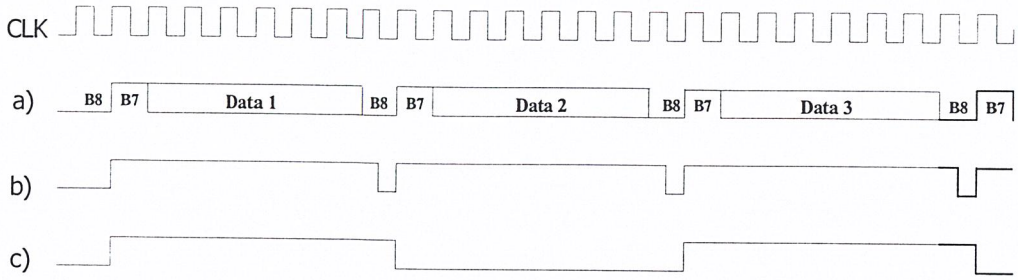
เนื่องจากโครงงานนี้ใช้การส่งข้อมูลแบบซิงโครนัส ดังนั้นสัญญาณนาฬิกาที่ใช้ใน ภาคส่งและรับ ต้องเป็นสัญญาณตัวเดียวกัน ซึ่งการออกแบบในส่วนนี้เลือกใช้ IC 74122 ซึ่งเป็น IC ชนิด Retriggerable Monostable Multivibrators การเลือกใช้งานต้องเลือกบิตที่จะให้ Monostable ทำการ Trigger สัญญาณ โดยดูจากตารางการทำงานของ IC ในภาคผนวก

เลือกใช้ B8 เป็น “0” B7 เป็น “1” ตั้งจากทางด้านส่งเพื่อใช้ในการรับส่งสัญญาณนาฬิกา(Clock) ทางด้านภาครับให้มีความถี่สัญญาณเท่ากับสัญญาณนาฬิกาทางภาคส่ง เพื่อให้ภาครับและภาคส่งจะได้ซิงโครไนซ์เซชัน (Synchronization) กัน

การทำงานของวงจรโมโนสเตเบิล (Mono Stable) ใช้ตารางบรรทัดที่ 7 จากตารางการทำงานของภาคผนวก เมื่อขา 3 ได้รับสัญญาณข้อมูลบิตที่ 8 เท่ากับ “0” บิตที่ 7 เท่ากับ “1” เกิดการเปลี่ยนแปลงจาก 0 เป็น 1 (ขอบขาขึ้น) จะเกิดสัญญาณพัลส์ ที่ขา 8 เป็น “1” และขา 6 จะเป็น “0” ของขาไอซี 74LS122 เรตต่อขา 6 เข้ากับขา 4 เพื่อป้องกันความผิดพลาดขณะวงจร โมโนสเตเบิลกำลังสร้างสัญญาณพัลส์ เพราะในขณะที่ขา 8 เป็น “1” ขา 6 จะเป็น “0” ด้วย ทำให้ขณะนั้นมันไม่สามารถสร้างสัญญาณพัลส์ขึ้นมาได้ ซึ่งอาจเกิดจาก B6 และ B5 เท่ากับ “0” และ “1” ตามลำดับ

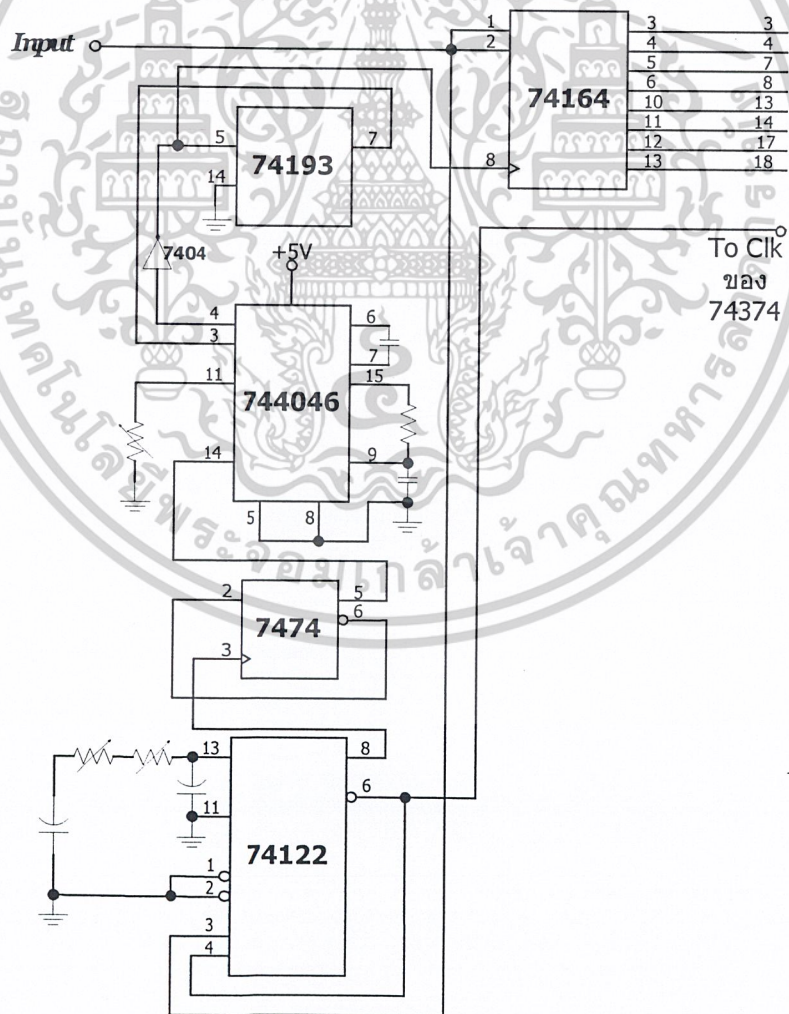
เราจะปรับ ค่า VR1 และ VR2 ให้เหมาะสมที่จะทำให้วงจรโมโนสเตเบิล (Mono Stable) กำเนิดสัญญาณพัลส์จาก B8 เท่ากับ “0” และ B7 เท่ากับ “1” เท่านั้น เราจะได้สัญญาณตามรูปที่ 3.18 (b) สัญญาณที่ได้จากวงจรโมโนสเตเบิล ออกที่ขา Q ของไอซี 74LS74 ทำหน้าที่หารความถี่ลง 2 เท่า

ดังรูปที่ 3.18 (c) เหลือความถี่เท่ากับ Bit Rate / 16 สัญญาณที่ได้จะผ่านเข้าสู่ วงจรเฟสล็อกคูลูป (Phase Lock Loop) หรือ PLL โดยใช้ไอซี 74HC4046 ซึ่งสามารถใช้ VCO ได้ถึง 12 MHz



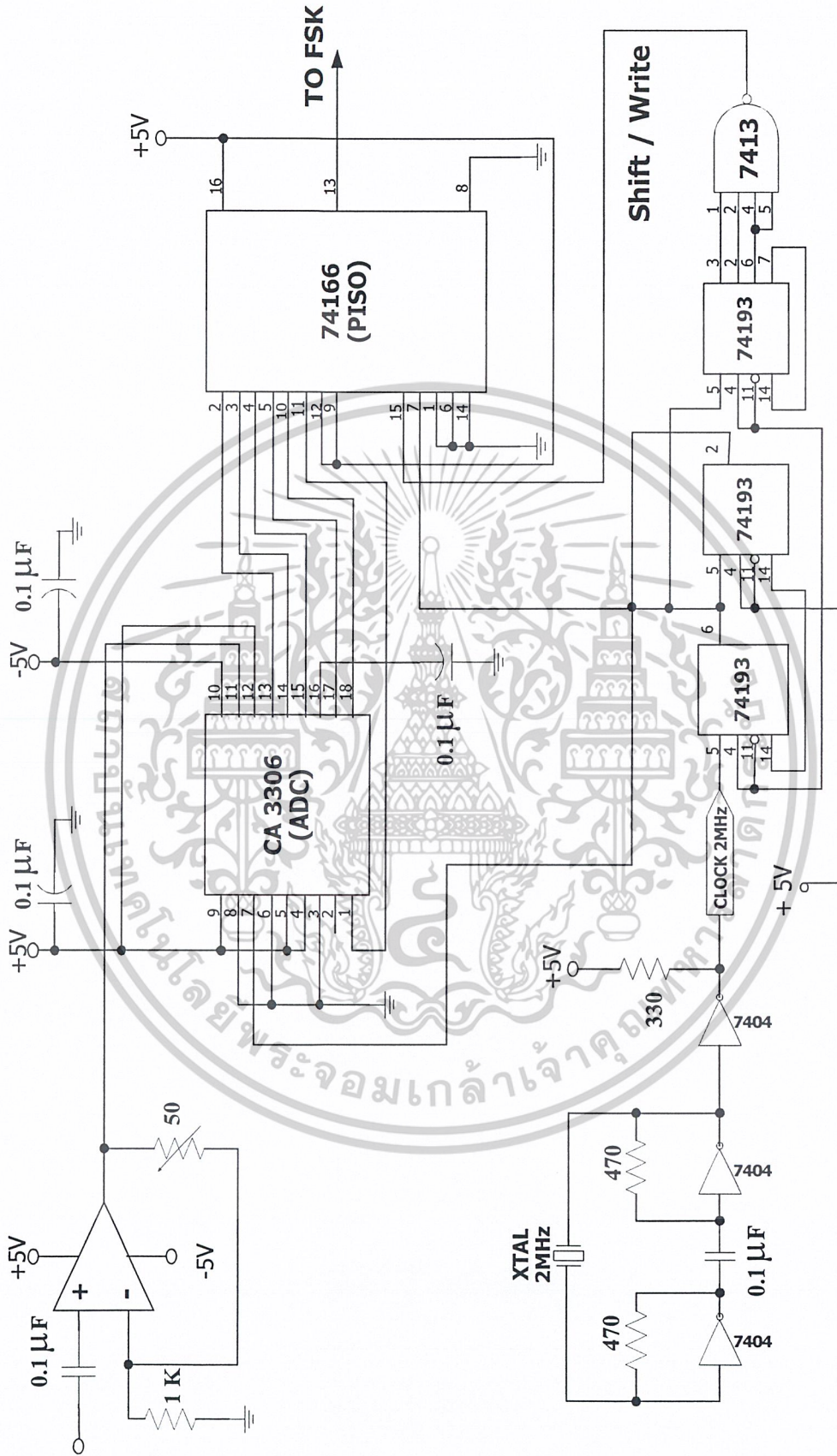
รูปที่ 3.18 แสดงรูปสัญญาณที่เกิดจากวงจรสัญญาณนาฬิกา

สัญญาณที่ได้จากวงจรโมโนสเตเบิล ออกที่ขา Q ของไอซี 74LS74 ทำหน้าที่หารความถี่ลง 2 เท่า เหลือความถี่เท่ากับ Bit Rate / 16 สัญญาณที่ได้ จะผ่านเข้าสู่ วงจรเฟสล็อกคูล (Phase Lock Loop) หรือ PLL โดยใช้ไอซี 74HC4046 ซึ่งสามารถใช้ VCO ได้ถึง 12 MHz ซึ่งต่อใช้งานเป็นวงจรคูณความถี่ โดย 74HC4046 พยายามรักษาความถี่อินพุต ขา 3 กับ ขา 14 ให้มีความถี่เท่ากัน ส่วน 74LS193 ทำหน้าที่หารความถี่ลง 8 เท่า



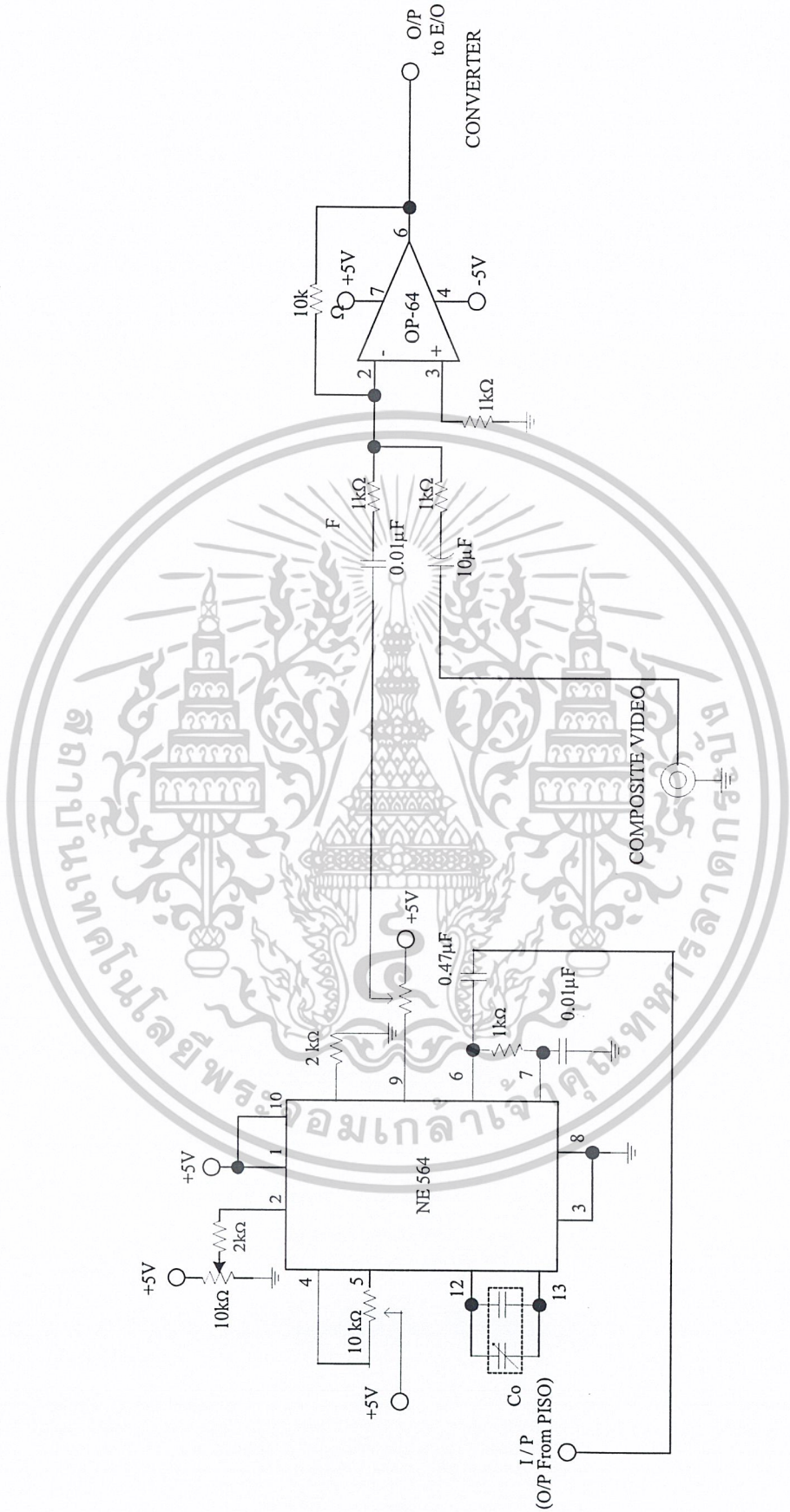
รูปที่ 3.19 แสดงวงจรสัญญาณนาฬิกา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับทางรูปที่ 3.19 แสดงวงจรสัญญาณนาฬิกาให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



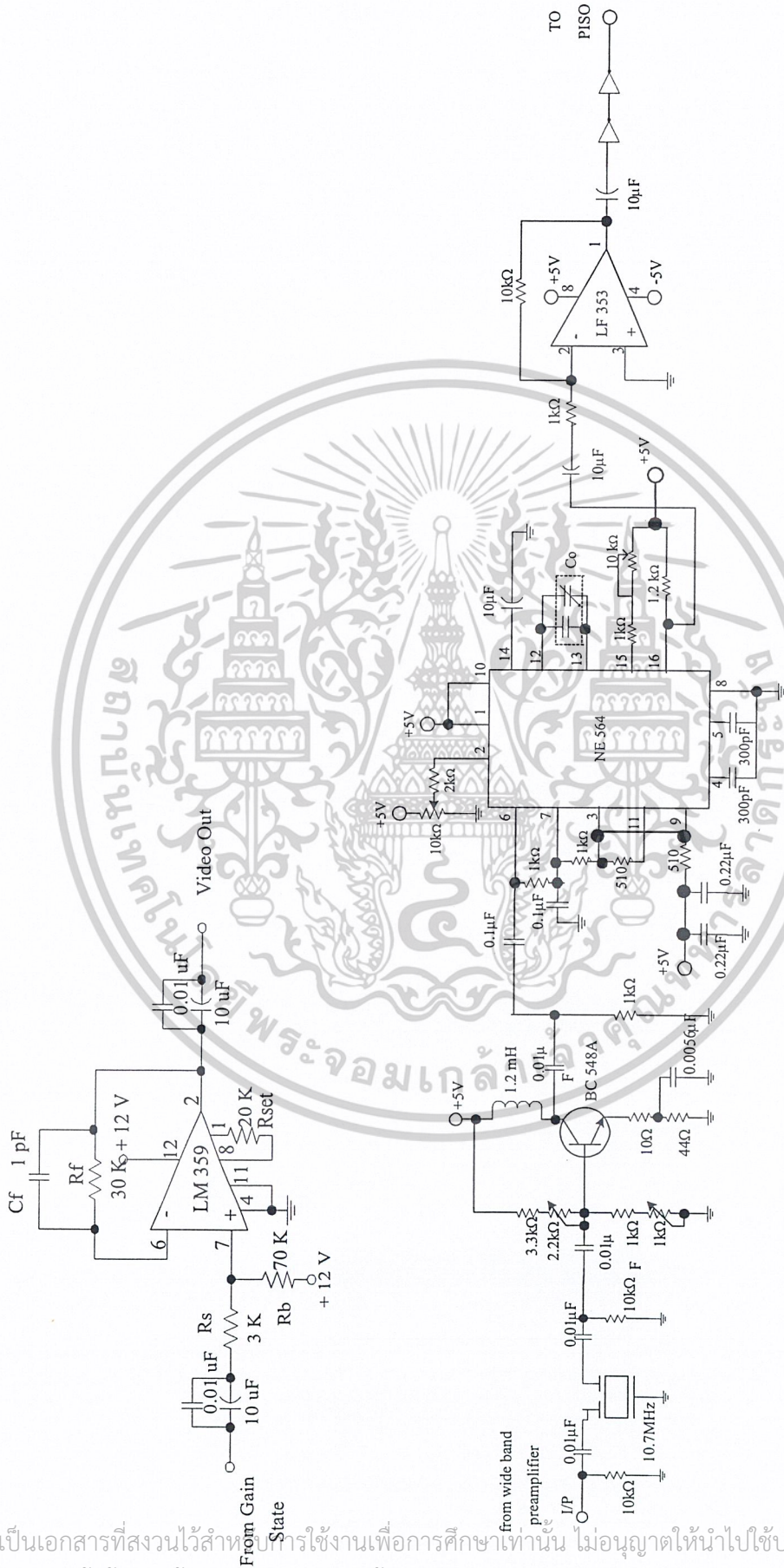
รูปที่ 3.20 แสดงวงจรด้านส่งสำหรับแปลงสัญญาณเสียงขนาดออกเป็นดิจิทัลและ PISO

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



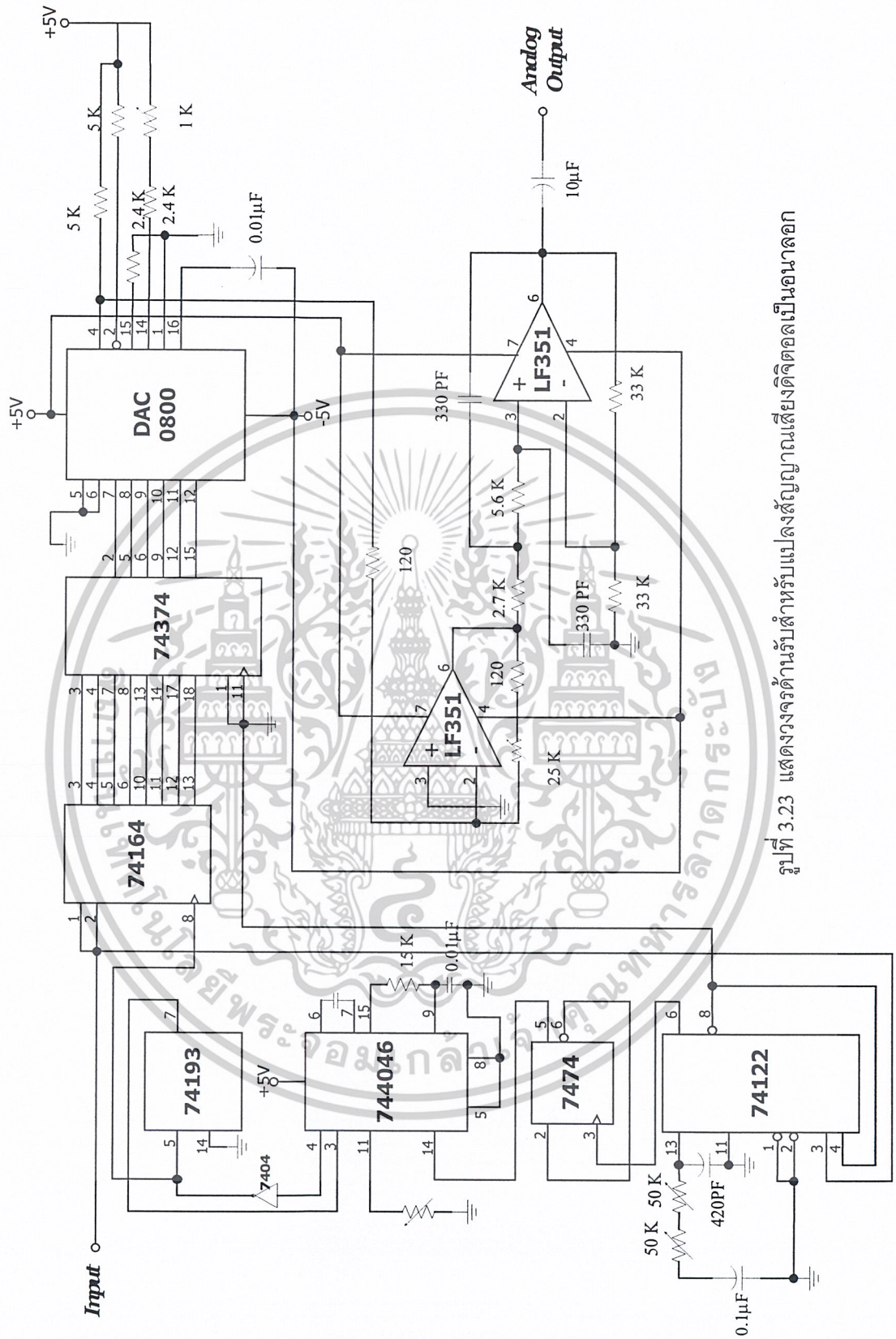
รูปที่ 3.21 แสดงวงจรด้านส่งสำหรับการส่งสัญญาณภาพและสัญญาณเอฟเฟกต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.22 แสดงวงจรด้านรับสำหรับสัญญาณภาพและสัญญาณเอฟเอสเค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



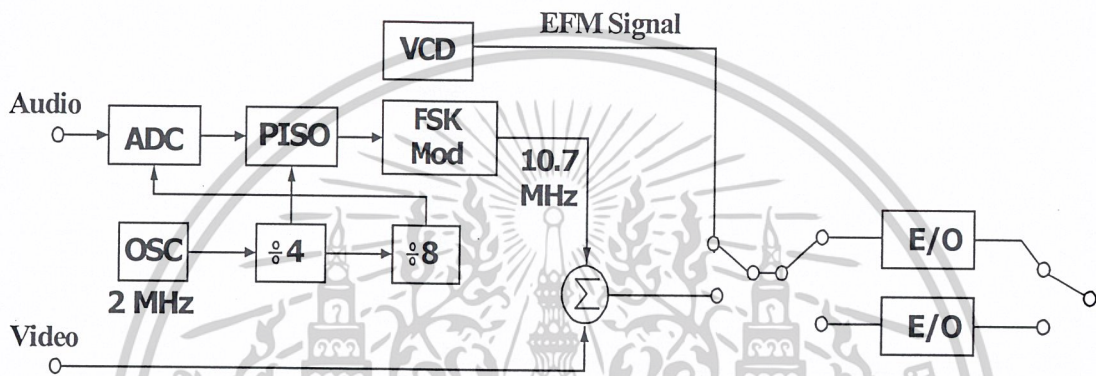
รูปที่ 3.23 แสดงวงจรค่ารับสำหรับแปลงสัญญาณเสียงดิจิทัลเป็นอนาลอก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

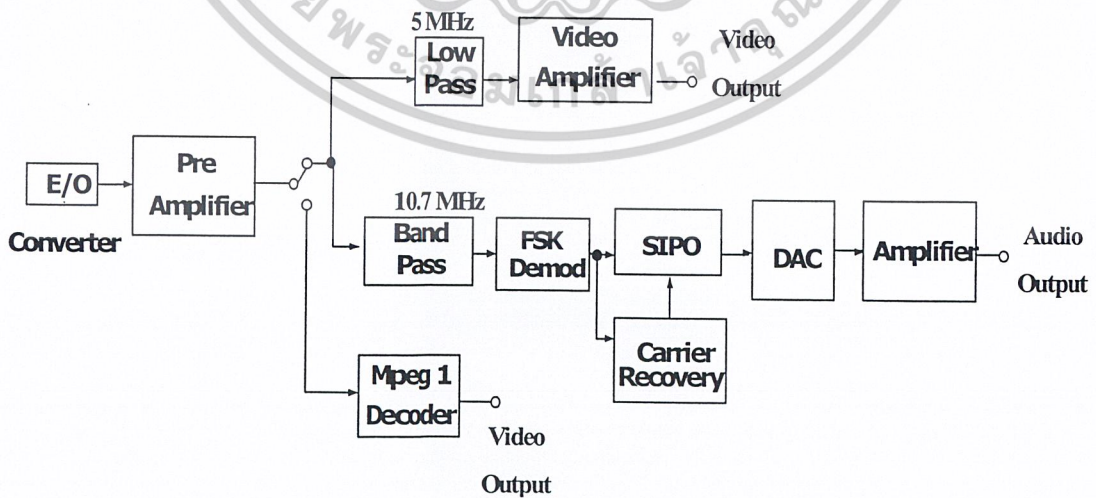
บทที่ 4

การทดลองและผลการทดลอง

ในบทนี้จะแสดงถึงผลการทดลองของวงจรในภาคต่างๆ ทั้งทางด้านส่งและทางด้านรับ โดยจะทำการวัดสัญญาณที่ได้ จากวงจรที่ได้ออกแบบไว้ แสดงดังบล็อกไดอะแกรม (Block Diagram) รูปที่ 4.1 และ 4.2 ตามลำดับ



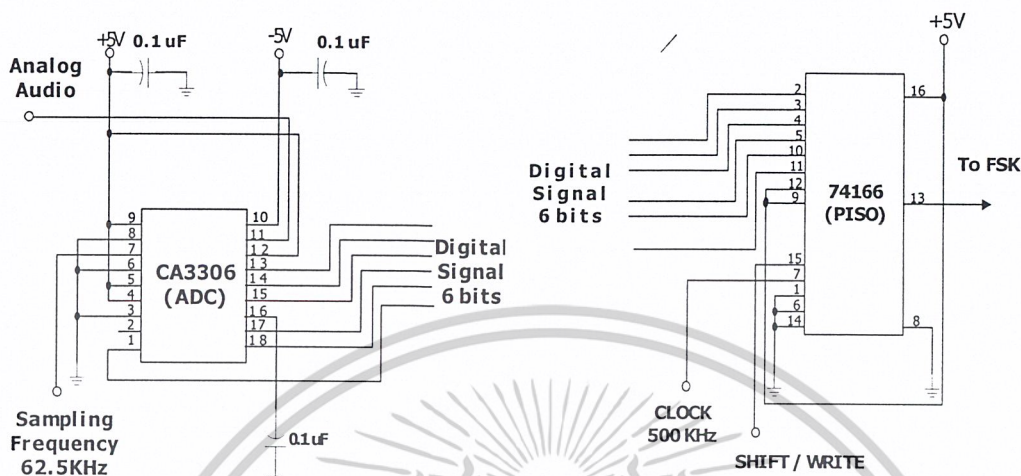
รูปที่ 4.1 แสดงบล็อกไดอะแกรมของด้านส่ง



รูปที่ 4.2 แสดงบล็อกไดอะแกรมของด้านรับ

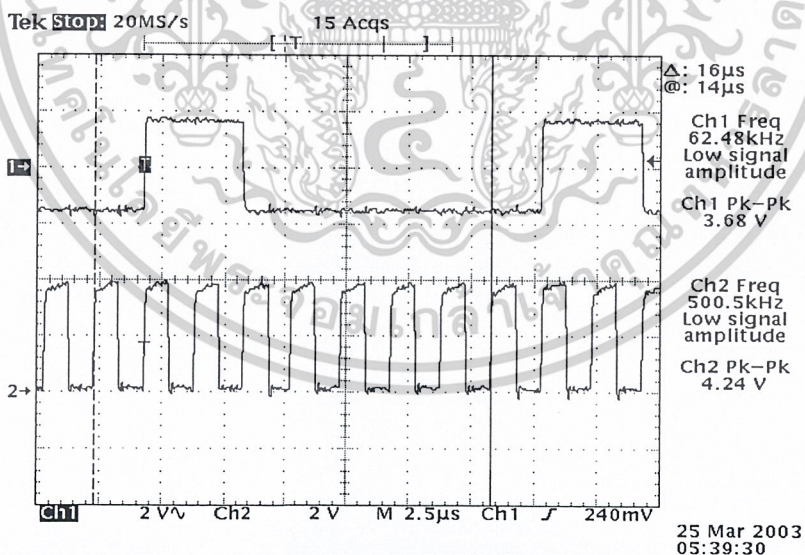
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1 ผลการทดลองวงจรแปลงสัญญาณอนาลอกเป็นดิจิทัล (ANALOG TO DIGITAL CONVERTER) และผลการทดลองวงจรแปลงข้อมูลจากขนานเป็นอนุกรม (PARALLEL IN SERIAL OUT)



รูปที่ 4.3 แสดงวงจรแปลงสัญญาณอนาลอกออกคือเป็นสัญญาณดิจิทัล และแสดงวงจรแปลงข้อมูลแบบขนานเป็นข้อมูลแบบอนุกรม

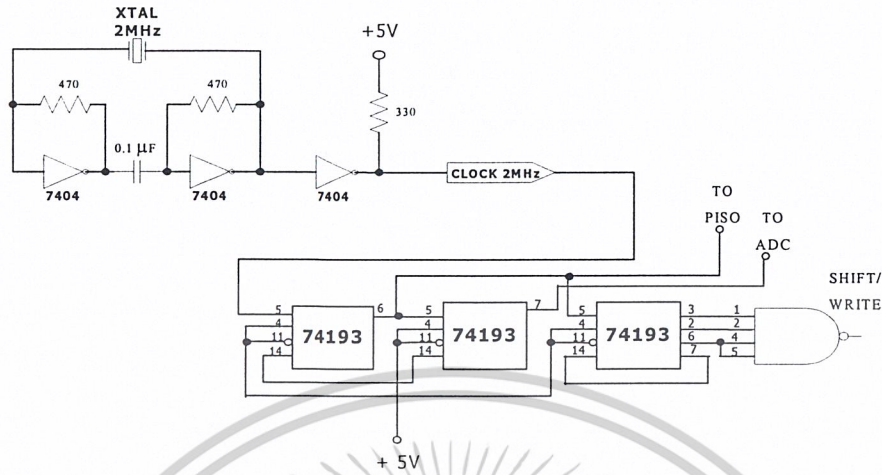
ผลการทดลอง



รูปที่ 4.4 แสดงสัญญาณข้อมูลอนุกรม(CH1) และ CLOCK ที่ป้อนให้กับวงจรแปลงข้อมูลขนานเป็นอนุกรม(CH2)

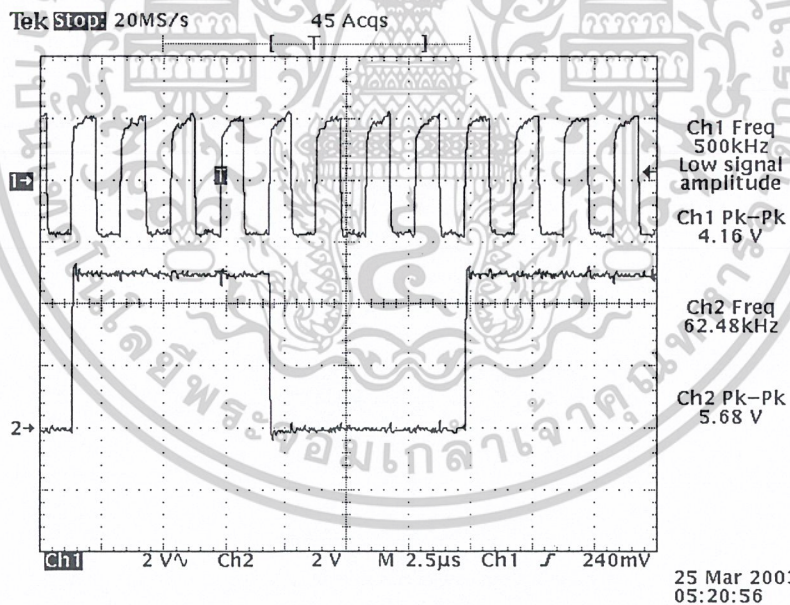
เมื่อป้อนอินพุตที่วงจร ADC เอาท์พุทที่วงจรPISO ข้อมูลในบิตที่ 8 จะเป็น 0 และบิตที่ 7 จะเป็น 1 ตลอดทุกเฟรมข้อมูลเนื่องจากต่อบิตที่ 8 เข้ากับกราวด์ และต่อบิตที่ 7 เข้ากับไฟ +5 โวลต์โดยเมื่อป้อนอินพุตที่เท่ากับ 0 โวลต์จะได้ข้อมูลบิตที่ 6 เท่ากับ 1 และบิตที่ 5 ถึงบิตที่ 1 เท่ากับ 0 นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2 ผลการทดลองวงจรสร้างสัญญาณนาฬิกา



รูปที่ 4.5 แสดงวงจรสร้างสัญญาณนาฬิกา

ผลการทดลอง



รูปที่ 4.6 CH 1 แสดงสัญญาณความถี่ 500KHz จากวงจรหาร 4 ของ IC 74193 เมื่ออินพุตมีค่า 2 MHz

CH 2 แสดงสัญญาณความถี่ 62.5 KHz จากวงจรหาร 8 ของ IC 74193 เมื่ออินพุตมีค่า 500KHz

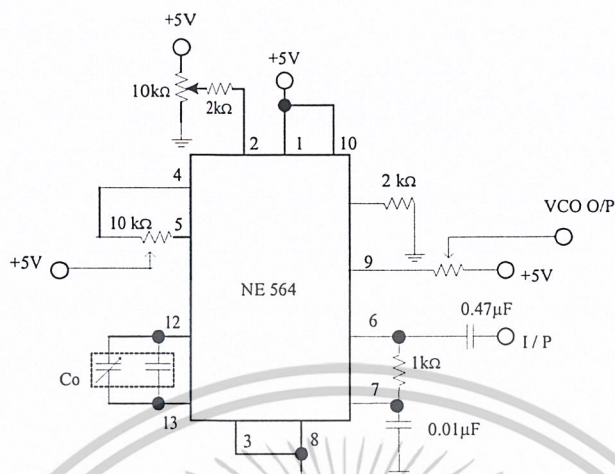
เมื่อป้อนอินพุตความถี่ 2 MHz จากวงจรกำเนิดความถี่โดยป้อนเข้าที่ ขา 5 (Up Counters) ของ IC 74193 (ตัวที่ 1) และวัดเอาต์พุต ที่ขา 6 (CH 1) โดยเอาต์พุต ที่ได้มีค่าความถี่เท่ากับ 500KHz

เมื่อป้อนอินพุตความถี่ 500KHz จากขา 6 ของ 74193 (ตัวที่ 1) เข้าที่ ขา 5 (Up Counters) ของ IC 74193 (ตัวที่ 2) และวัดเอาต์พุต ที่ขา 7 (CH 2) โดยเอาต์พุต ที่ได้มีค่าความถี่เท่ากับ 62.5KHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

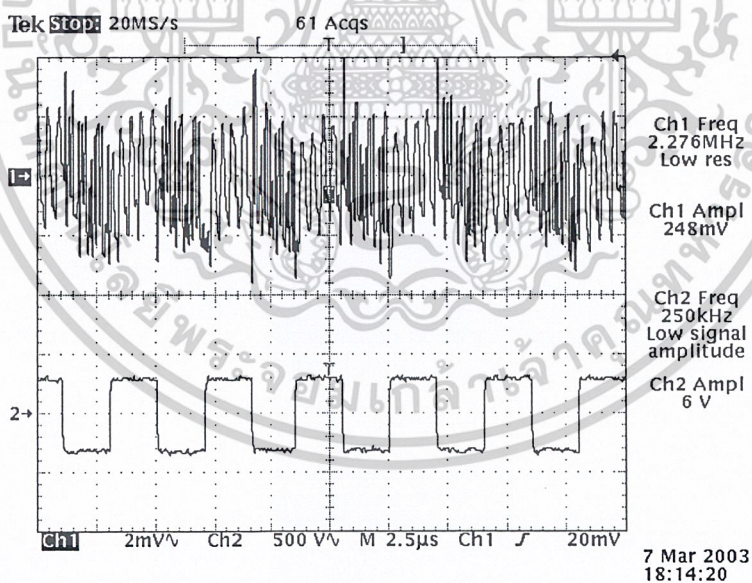
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.3 ผลการทดลองวงจรมอดูเลตทางความถี่ (Frequency Shift Keying)



รูปที่ 4.7 แสดงวงจรมอดูเลตทางความถี่

ผลการทดลอง

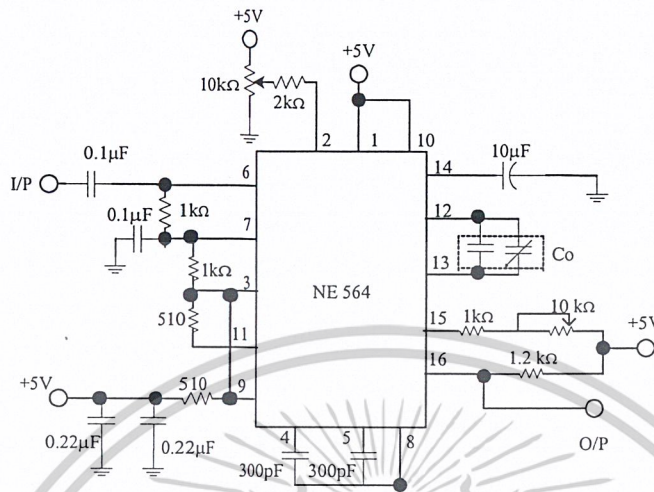


รูปที่ 4.8 CH 1 แสดงรูปสัญญาณเอาท์พุทที่ได้จากวงจรมอดูเลตทางความถี่
CH 2 แสดงสัญญาณอินพุทพัลส์ที่ป้อนเข้าวงจรมอดูเลตทางความถี่

เมื่อป้อนอินพุทเป็นสัญญาณพัลส์ ให่วงจร FSK แล้ววัดเอาท์พุทที่ได้ จะมีความถี่เปลี่ยนแปลงอยู่ 2 ช่วงความถี่ ซึ่งเป็นไปตามทฤษฎี

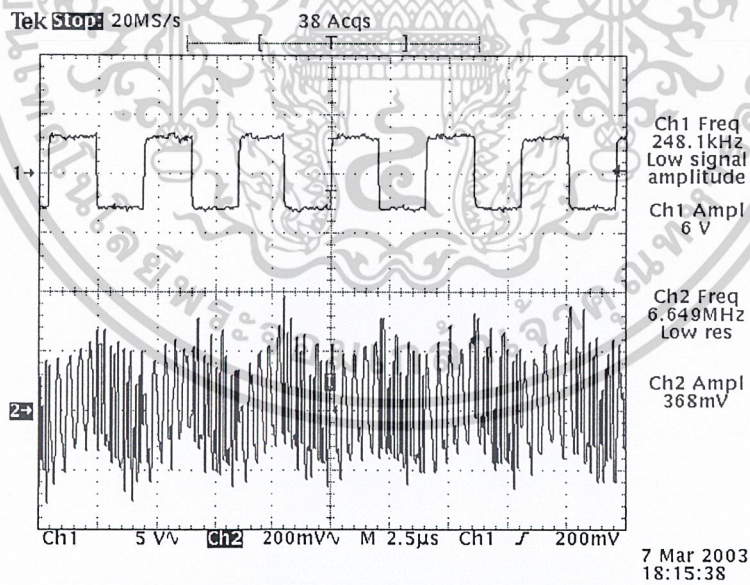
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.4 ผลการทดลองวงจรดีมอดูเลตทางความถี่ (FSK Demodulator)



รูปที่ 4.9 แสดงวงจรดีมอดูเลตทางความถี่

ผลการทดลอง



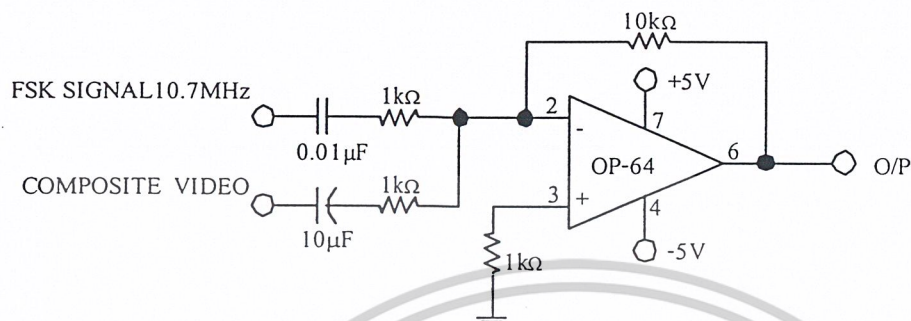
รูปที่ 4.10 CH 1 แสดงรูปสัญญาณที่เอาท์พุทที่ได้จากวงจรดีมอดูเลตทางความถี่

CH 2 แสดงสัญญาณอินพุทที่นำมาจากวงจรดีมอดูเลตทางความถี่

เมื่อวัดเอาท์พุทที่ได้ จะได้สัญญาณดังเดิมก่อนทำการมอดูเลตทางความถี่

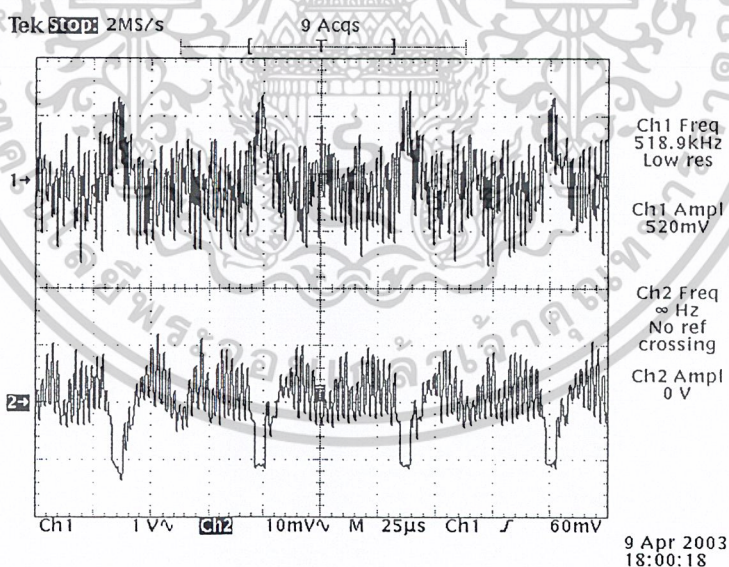
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.5 ผลการทดลองวงจรรวมสัญญาณ (Summing Circuit)



รูปที่ 4.11 แสดงวงจรรวมสัญญาณ

ผลการทดลอง



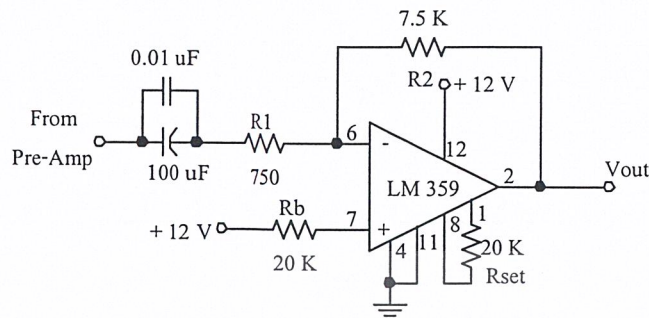
รูปที่ 4.12 CH 1 แสดงรูปสัญญาณที่ผ่านวงจรรวมสัญญาณ (ป้อนอินพุต FSK กับ Video)
CH 2 แสดงสัญญาณวิดีโออินพุตที่ป้อนเข้าวงจร

เมื่อป้อนอินพุตเป็นสัญญาณวิดีโอ อกับสัญญาณ FSK แล้ววัดเอาต์พุตที่ได้ รูปสัญญาณที่ได้มี

ลักษณะดังรูปที่ 4.12

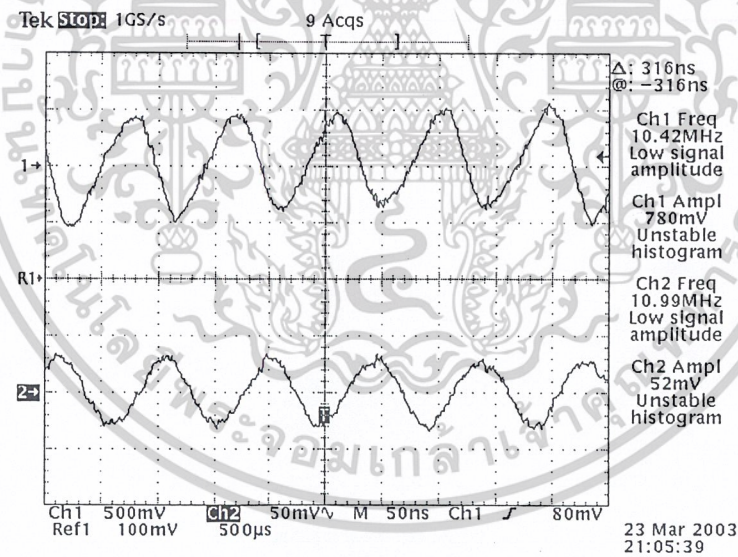
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.6 ผลการทดลองวงจรขยายสัญญาณ



รูปที่ 4.13 แสดงวงจรขยายสัญญาณ

ผลการทดลอง

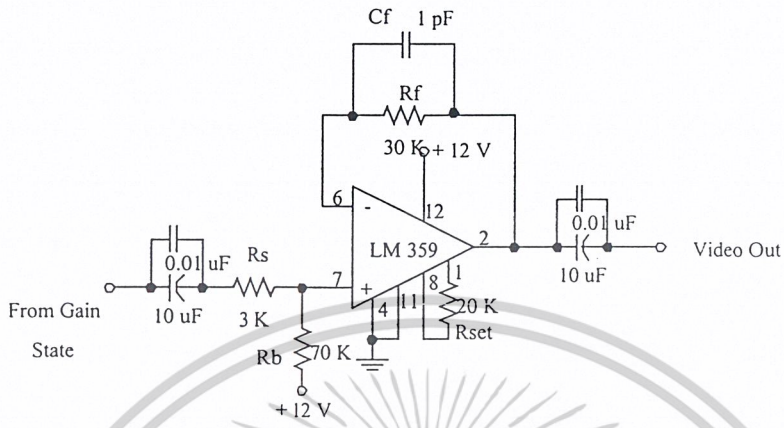


รูปที่ 4.14 CH 1 แสดงรูปสัญญาณที่ผ่านวงจรขยายสัญญาณ

CH 2 แสดงสัญญาณอินพุตที่ป้อนเข้าวงจรขยายสัญญาณ

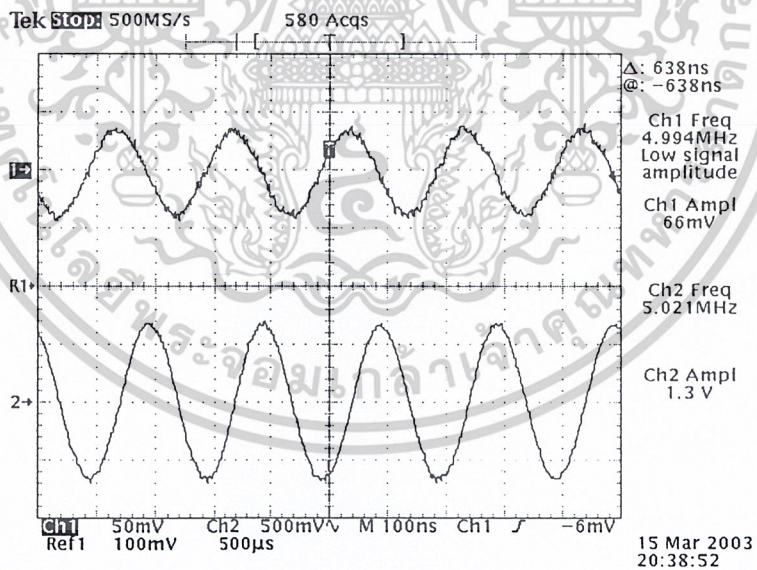
เมื่อป้อนอินพุตความถี่ 10.7 MHz และมี แอมพลิจูด 52 mV (CH 1) เข้าสู่วงจรขยายสัญญาณ และทำการวัดเอาต์พุต ที่ออกจากวงจรขยายสัญญาณ (CH 2) โดยวัดเอาต์พุต ที่ได้มีแอมพลิจูดประมาณ 15 เท่าของสัญญาณอินพุต เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.7 ผลการทดลองวงจรกรองความถี่ต่ำผ่านและวงจรขยายสัญญาณภาพ



รูปที่ 4.15 แสดงวงจรกรองความถี่ต่ำและขยายสัญญาณภาพ

ผลการทดลอง

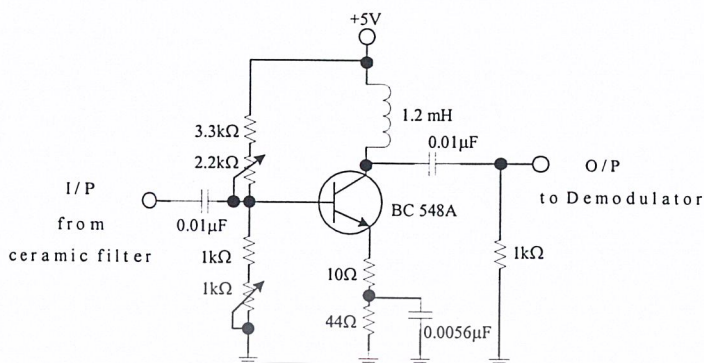


รูปที่ 4.16 CH 1 แสดงรูปสัญญาณอินพุตที่ป้อนแก่วงจรขยายสัญญาณภาพ

CH 2 แสดงสัญญาณเอาต์พุตที่ผ่านวงจรกรองความถี่ต่ำและขยายสัญญาณภาพ

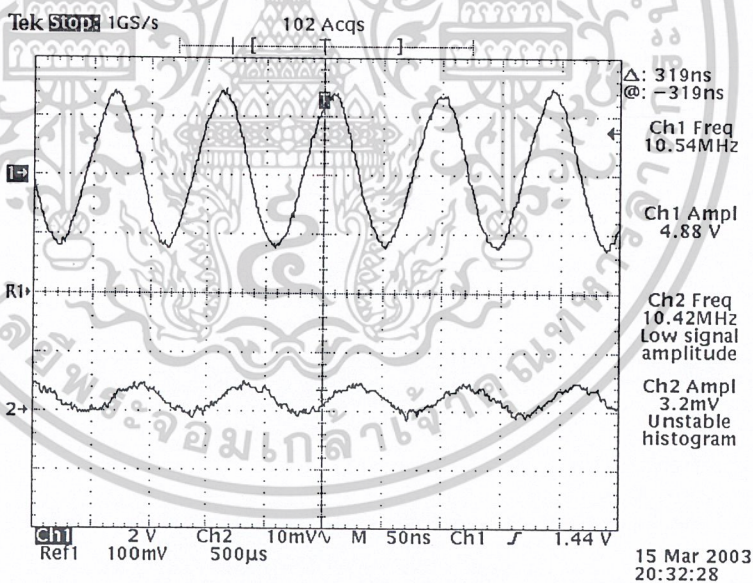
เมื่อป้อนอินพุตความถี่ 5 MHz และมี แอมพลิจูด 66 mV(CH 1)เข้าสู่วงจรขยายสัญญาณภาพ และทำการวัดเอาต์พุตที่ออกจากวงจรขยายสัญญาณภาพ (CH 2) โดยวัดเอาต์พุต ที่ได้มีแอมพลิจูดประมาณ 20 เท่าของสัญญาณอินพุต เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อการเรียนการสอนเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.8 ผลการทดลองวงจรขยายความถี่วิทยุ (RF Amplifier)



รูปที่ 4.17 แสดงวงจรขยายความถี่วิทยุตามที่ออกแบบ

ผลการทดลอง

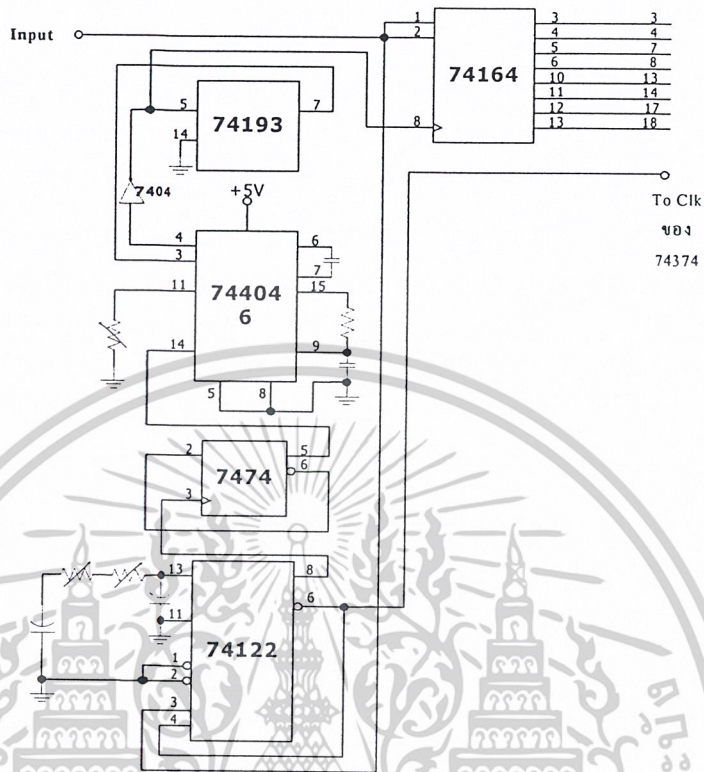


รูปที่ 4.18 CH 1 แสดงรูปสัญญาณเอาต์พุต ที่ผ่านวงจรขยายความถี่วิทยุ
CH 2 แสดงสัญญาณอินพุตที่ป้อนเข้าวงจร

เมื่อป้อนอินพุตความถี่ 10.7 MHz และมี แอมพลิจูด 3.2 mV (CH 2) เข้าสู่วงจรขยายความถี่วิทยุ และทำการวัดเอาต์พุต ที่ออกจากวงจรขยายความถี่วิทยุ (CH 1) โดยเอาต์พุตที่ได้มีแอมพลิจูดประมาณ 1000 เท่าของสัญญาณอินพุต

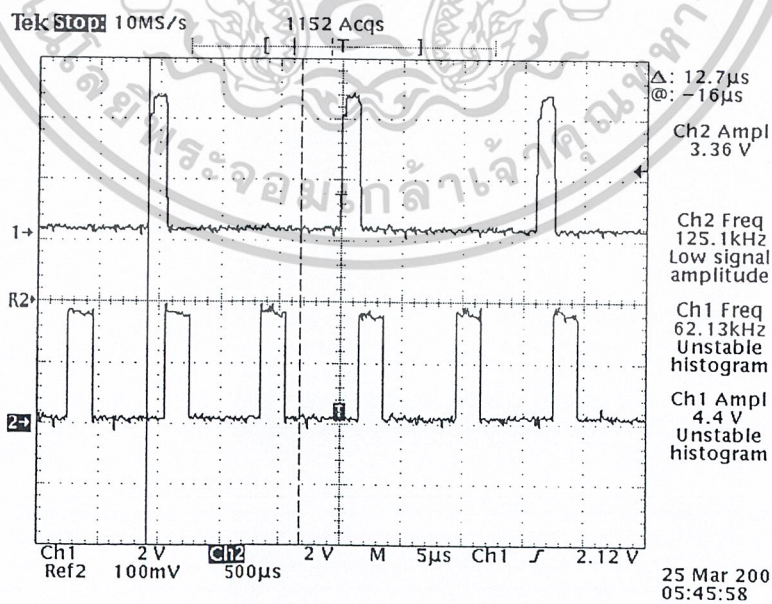
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.9 ผลการทดลองวงจรกู้สัญญาณนาฬิกา (Clock Recovery)



รูปที่ 4.19 แสดงวงจรกู้สัญญาณนาฬิกา

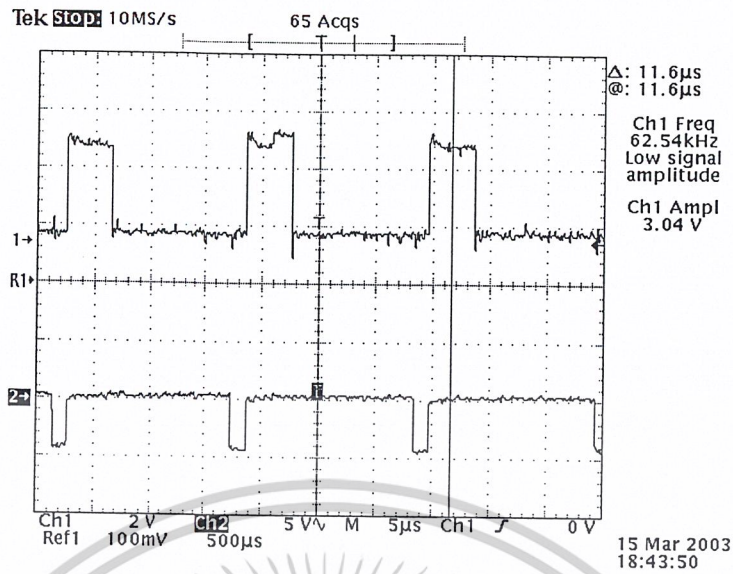
ผลการทดลอง



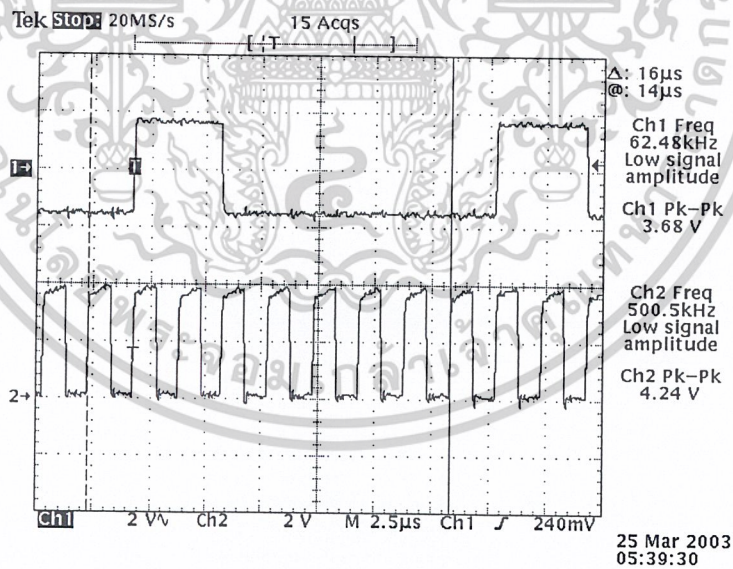
รูปที่ 4.20 CH 1 แสดงรูปสัญญาณนาฬิกาที่ป้อนให้กับบัพเฟอร์

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ของสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



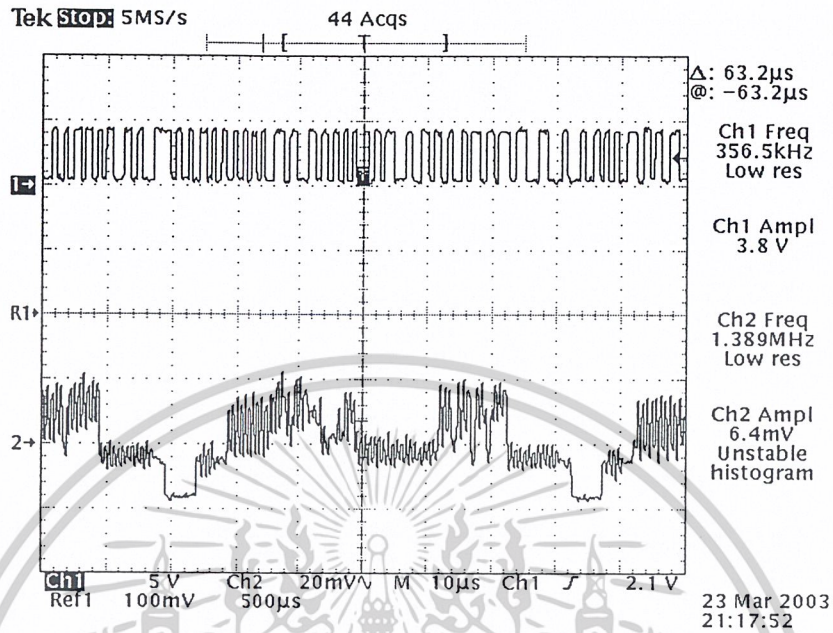
รูปที่ 4.21 CH 1 แสดงรูปสัญญาณอินพุตที่ป้อนเข้าสู่วงจรคู่สัญญาณนาฬิกา
CH 2 แสดงสัญญาณเอาต์พุตที่ออกจากวงจรโมนอสเตเบิล



รูปที่ 4.22 CH 1 แสดงรูปสัญญาณอินพุตที่ป้อนเข้าสู่วงจรคู่สัญญาณนาฬิกา
CH 2 แสดงสัญญาณเอาต์พุตที่วงจรถูกคู่สัญญาณนาฬิกาเข้ามาได้

สัญญาณนาฬิกาที่ถูกกลับคืนมาได้ มีความถี่เท่ากับ 500 KHz ตรงกับสัญญาณนาฬิกาที่ใช้ในวงจร
เอกสารนี้ PISO ซึ่งจะนำไปใช้แปลงข้อมูลกลับเป็นงานเช่นเดิมได้ ม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.10 ผลการทดลองในส่วนของการรับส่งสัญญาณดิจิทัลวีดีโอ

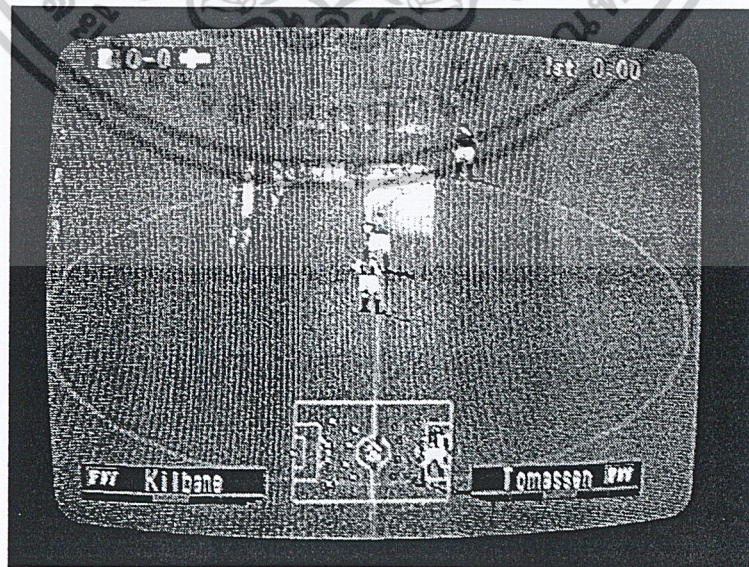


รูปที่ 4.23 CH 1 แสดงรูปสัญญาณ EFM

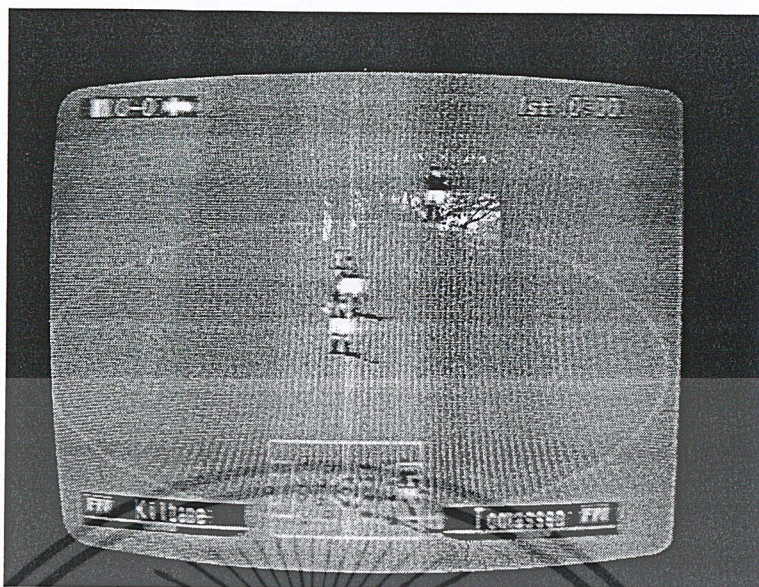
CH 2 แสดงสัญญาณเอาต์พุตที่ผ่านภาค MPEG 1 DECODER

สัญญาณเอาต์พุตที่ได้จากภาค MPEG 1 DECODER เป็นสัญญาณ Video ซึ่งสามารถไปแสดงผลที่จอโทรทัศน์ได้

4.11 ผลการทดลองส่งสัญญาณดิจิทัลวีดีโอผ่านเส้นใยแสง



เอกสารนี้เป็นเอกสารรูปที่ 4.24 แสดงรูปสัญญาณภาพจากเครื่องเล่น VCD ซึ่งป้อนให้กับทางด้านส่งชนด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.25 แสดงรูปสัญญาณภาพที่รับได้ทางด้านรับ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

บทวิจารณ์และบทสรุป

5.1 สรุปผลการทดลอง

โครงการนี้ เป็นการทดลองรับส่งสัญญาณ 2 แบบ คือ (1.) สัญญาณดิจิทัลวีดีโอส่งผ่านเส้นใยแสง และ (2.) สัญญาณเสียงแบบดิจิทัลส่งไปพร้อมกับสัญญาณภาพแบบอนาล็อกผ่านเส้นใยแสง

ภาคส่ง (1.) ส่งสัญญาณ EFM ซึ่งนำมาจากขา IC ของเครื่องเล่นวีซีดี (2.) ทำการส่งสัญญาณแบบแบนด์ภาพซึ่งมีแบนด์วิดท์ประมาณ 5 MHz พร้อมด้วยสัญญาณคลื่นเอฟเอสเค ที่ความถี่คลื่นพาห์ 10.7 MHz ซึ่งคลื่นพาห์จะถูกมอดูเลตด้วยสัญญาณเสียงที่ผ่านการแปลงเป็นสัญญาณดิจิทัลแล้วรวมสัญญาณทั้งสองเข้าด้วยกัน โดยมีดีเฟล็กซ์ทางความถี่ ใช้งานรวมสัญญาณ(Summing) ในขณะที่ยังเป็นสัญญาณทางไฟฟ้า หลังจากนั้นสัญญาณจะถูกนำไปมอดูเลตทางความเข้มแสง (Intensive Modulation) โดยโครงการนี้เลือกใช้แอลอีดี (LED) ที่มีความยาวคลื่น 850 นาโนเมตร เป็นตัวกำเนิดสัญญาณแสง (Light Source) ซึ่งทำหน้าที่เปลี่ยนสัญญาณไฟฟ้าเป็นสัญญาณแสง หลังจากนั้นสัญญาณแสงจะถูกคัปปลิง (Coupling) เข้าไปในเส้นใยแสงชนิด สเต็ปอินเด็กซ์ (SI Type)

ภาครับ จะใช้อุปกรณ์รับแสง คือโฟโตไดโอด (Photo Diode) ทำหน้าที่เปลี่ยนสัญญาณแสงให้เป็นไฟฟ้า (1.) นำสัญญาณที่รับได้ผ่านไปยังวงจร MPEG DECODER ซึ่งจะทำการแปลงสัญญาณ EFM เป็นสัญญาณภาพแล้วส่งไปแสดงผลที่จอโทรทัศน์ (2.) ทำการแยกสัญญาณภาพและสัญญาณเอฟเอสเคออกจากกันด้วยวงจรกรองความถี่ สัญญาณภาพจะถูกกรองด้วยวงจรกรองความถี่ต่ำผ่านที่มีความถี่คัทออฟอยู่ที่ 5 MHz หลังจากนั้นนำสัญญาณแบบแบนด์ไปขยาย ด้วยวงจรขยายสัญญาณภาพ ซึ่งสามารถนำสัญญาณป้อนให้มอนิเตอร์ได้เลย ส่วนสัญญาณเอฟเอสเคของเสียงจะทำการกรองด้วยวงจรกรองแถบความถี่หรือวงจรรูน (Tune Circuit) แล้วนำสัญญาณเอฟเอสเคที่จูนได้ไปทำการดีมอดูเลต เพื่อถอดสัญญาณเสียงแบบดิจิทัลออกมาโดยใช้หลักการของเฟสล็อกลูป (Phase Lock Loop) แล้วนำสัญญาณเสียงแบบดิจิทัลที่ได้ไปแปลงกลับเป็นสัญญาณเสียงแบบอนาล็อก จากนั้นนำไปขยายสัญญาณให้แรงขึ้นแล้วแสดงผลผ่านลำโพง

ผลการทดลองเมื่อทำการส่งสัญญาณภาพและเสียง(พร้อมกัน) ผ่านเส้นใยแสงแล้ว จะพบว่าสัญญาณภาพที่รับได้จะมีคุณภาพที่ดีมาก ส่วนสัญญาณเสียงจะมีคุณภาพในระดับที่ยอมรับได้

5.2 บทวิจารณ์

ปัญหาที่พบในโครงการนี้ คือ อุปกรณ์กำเนิดแสงและอุปกรณ์รับแสงหาซื้อยาก ใช้งานนานและมีราคาแพงมาก ในการทดลอง อุปกรณ์กำเนิดแสงที่ใช้ไม่มีความทนทานมากนัก เกิดความเสียหายได้ง่าย ทำให้ต้องใช้ความระมัดระวังเป็นพิเศษ นอกจากนี้สัญญาณรบกวนที่ความถี่สูงที่เกิดมาจากภาคกำเนิดสัญญาณนาฬิกาไปรบกวนภาคอื่นๆ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CA3306, CA3306A, CA3306C

6-Bit, 15 MSPS,
Flash A/D Converters

August 1997

Features

- CMOS Low Power with Video Speed (Typ)70mW
- Parallel Conversion Technique
- Signal Power Supply Voltage 3V to 7.5V
- 15MHz Sampling Rate with Single 5V Supply
- 6-Bit Latched Three-State Output with Overflow Bit
- Pin-for-Pin Retrofit for the CA3300

Applications

- TV Video Digitizing
- Ultrasound Signature Analysis
- Transient Signal Analysis
- High Energy Physics Research
- High Speed Oscilloscope Storage/Display
- General Purpose Hybrid ADCs
- Optical Character Recognition
- Radar Pulse Analysis
- Motion Signature Analysis
- Robot Vision

Description

The CA3306 family are CMOS parallel (FLASH) analog-to-digital converters designed for applications demanding both low power consumption and high speed digitization. Digitizing at 15MHz, for example, requires only about 50mW.

The CA3306 family operates over a wide, full scale signal input voltage range of 1V up to the supply voltage. Power consumption is as low as 15mW, depending upon the clock frequency selected. The CA3306 types may be directly retrofitted into CA3300 sockets, offering improved linearity at a lower reference voltage and high operating speed with a 5V supply.

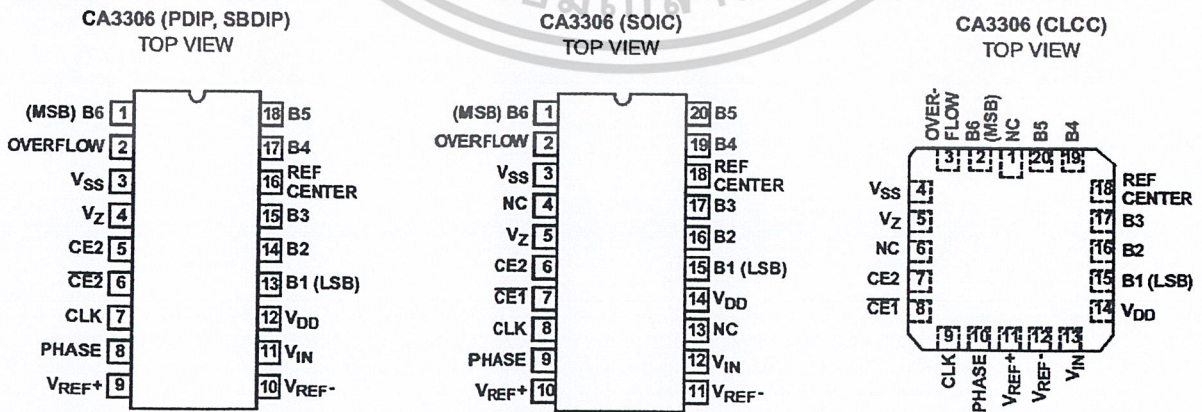
The intrinsic high conversion rate makes the CA3306 types ideally suited for digitizing high speed signals. The overflow bit makes possible the connection of two or more CA3306s in series to increase the resolution of the conversion system. A series connection of two CA3306s may be used to produce a 7-bit high speed converter. Operation of two CA3306s in parallel doubles the conversion speed (i.e., increases the sampling rate from 15MHz to 30MHz).

Sixty-four paralleled auto balanced comparators measure the input voltage with respect to a known reference to produce the parallel bit outputs in the CA3306. Sixty-three comparators are required to quantize all input voltage levels in this 6-bit converter, and the additional comparator is required for the overflow bit.

Ordering Information

PART NUMBER	LINEARITY (INL, DNL)	SAMPLING RATE	TEMP. RANGE (°C)	PACKAGE	PKG. NO.
CA3306E	±0.5 LSB	15MHz (67ns)	-40 to 85	18 Ld PDIP	E18.3
CA3306CE	±0.5 LSB	10MHz (100ns)	-40 to 85	18 Ld PDIP	E18.3
CA3306M	±0.5 LSB	15MHz (67ns)	-40 to 85	20 Ld SOIC	M20.3
CA3306CM	±0.5 LSB	10MHz (100ns)	-40 to 85	20 Ld SOIC	M20.3
CA3306D	±0.5 LSB	15MHz (67ns)	-55 to 125	18 Ld SBDIP	D18.3
CA3306CD	±0.5 LSB	10MHz (100ns)	-55 to 125	18 Ld SBDIP	D18.3
CA3306J3	±0.5 LSB	15MHz (67ns)	-55 to 125	20 Ld CLCC	J20.B
CA3306J3	±0.5 LSB	10MHz (100ns)	-55 to 125	20 Ld CLCC	J20.B

Pinouts



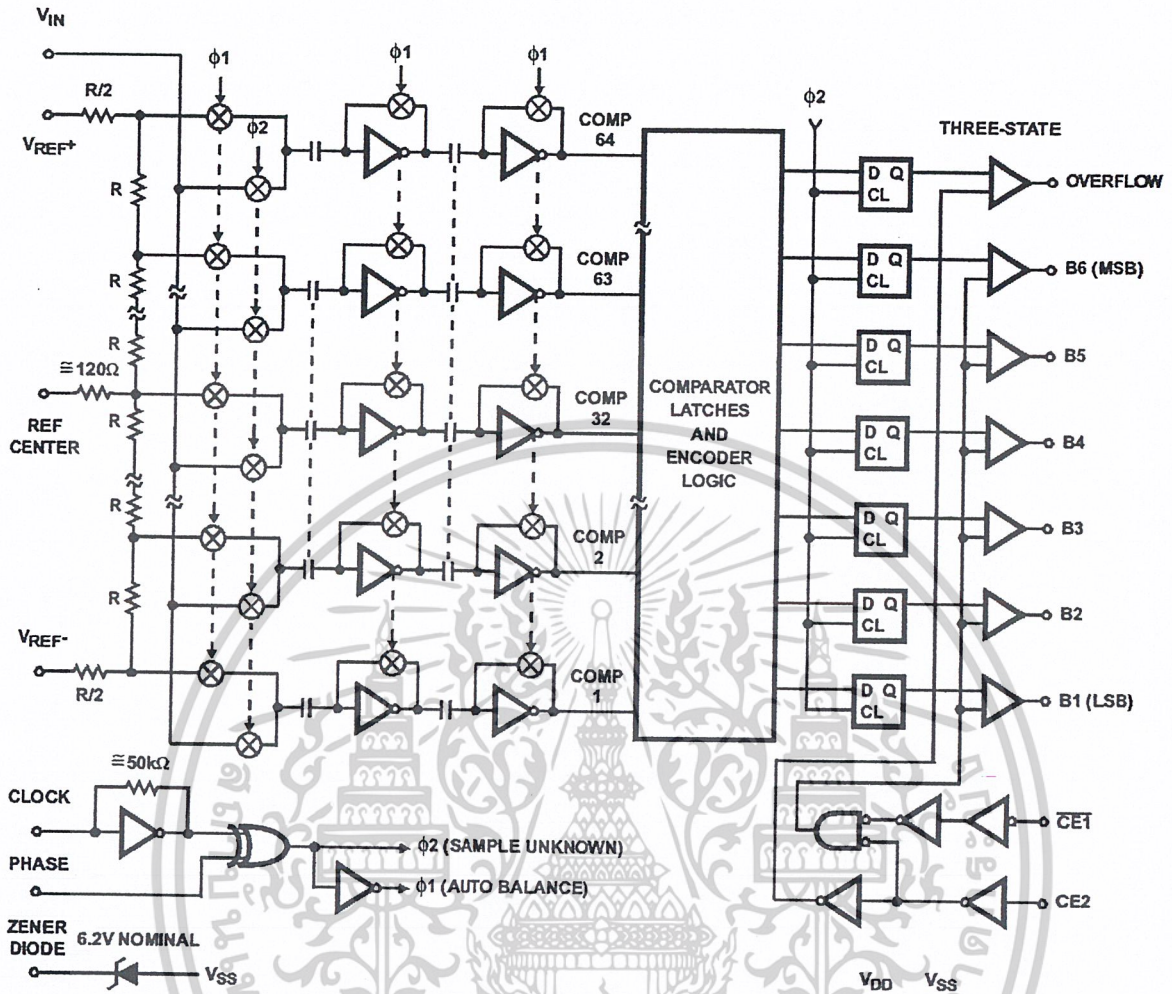
CAUTION: These devices are sensitive to electrostatic discharge; follow proper IC Handling Procedures.
http://www.intersil.com or 407-727-9207 | Copyright © Intersil Corporation 1999

File Number 3102.1

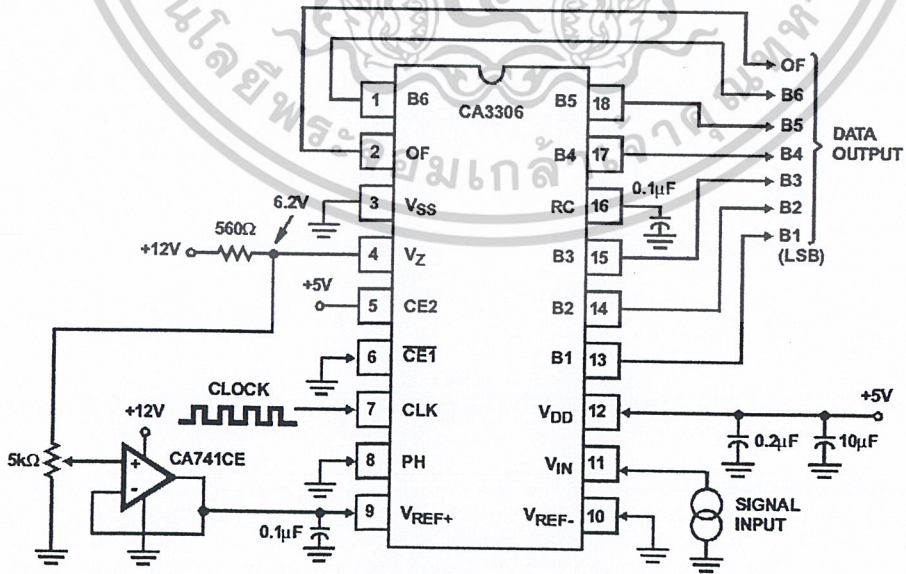
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อ 4-8 ศึกษเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CA3306, CA3306A, CA3306C

Functional Block Diagram



Typical Application Circuit



MM74HC4046 CMOS Phase Lock Loop

General Description

The MM74HC4046 is a low power phase lock loop utilizing advanced silicon-gate CMOS technology to obtain high frequency operation both in the phase comparator and VCO sections. This device contains a low power linear voltage controlled oscillator (VCO), a source follower, and three phase comparators. The three phase comparators have a common signal input and a common comparator input. The signal input has a self biasing amplifier allowing signals to be either capacitively coupled to the phase comparators with a small signal or directly coupled with standard input logic levels. This device is similar to the CD4046 except that the Zener diode of the metal gate CMOS device has been replaced with a third phase comparator.

Phase Comparator I is an exclusive OR (XOR) gate. It provides a digital error signal that maintains a 90 phase shift between the VCO's center frequency and the input signal (50% duty cycle input waveforms). This phase detector is more susceptible to locking onto harmonics of the input frequency than phase comparator I, but provides better noise rejection.

Phase comparator III is an SR flip-flop gate. It can be used to provide the phase comparator functions and is similar to the first comparator in performance.

Phase comparator II is an edge sensitive digital sequential network. Two signal outputs are provided, a comparator output and a phase pulse output. The comparator output is a 3-STATE output that provides a signal that locks the VCO output signal to the input signal with 0 phase shift between

them. This comparator is more susceptible to noise throwing the loop out of lock, but is less likely to lock onto harmonics than the other two comparators.

In a typical application any one of the three comparators feed an external filter network which in turn feeds the VCO input. This input is a very high impedance CMOS input which also drives the source follower. The VCO's operating frequency is set by three external components connected to the C1A, C1B, R1 and R2 pins. An inhibit pin is provided to disable the VCO and the source follower, providing a method of putting the IC in a low power state.

The source follower is a MOS transistor whose gate is connected to the VCO input and whose drain connects the Demodulator output. This output normally is used by tying a resistor from pin 10 to ground, and provides a means of looking at the VCO input without loading down modifying the characteristics of the PLL filter.

Features

- Low dynamic power consumption: ($V_{CC} = 4.5V$)
- Maximum VCO operating frequency: 12 MHz ($V_{CC} = 4.5V$)
- Fast comparator response time ($V_{CC} = 4.5V$)
 - Comparator I: 25 ns
 - Comparator II: 30 ns
 - Comparator III: 25 ns
- VCO has high linearity and high temperature stability

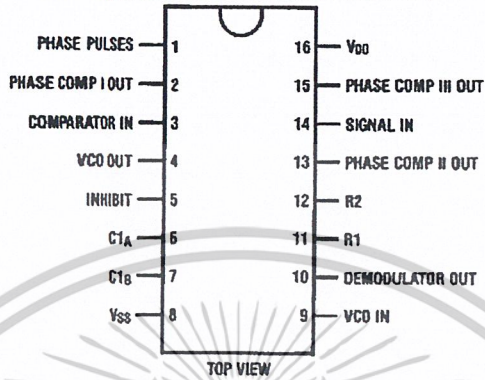
Ordering Code:

Order Number	Package Number	Package Description
MM74HC4046M	M16A	16-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150" Narrow
MM74HC4046SJ	M16D	16-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
MM74HC4046MTC	MTC16	16-Lead Thin Shrink Small Outline Package (TSSOP), JEDEC MO-153, 4.4mm Wide
MM74HC4046N	N16E	16-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

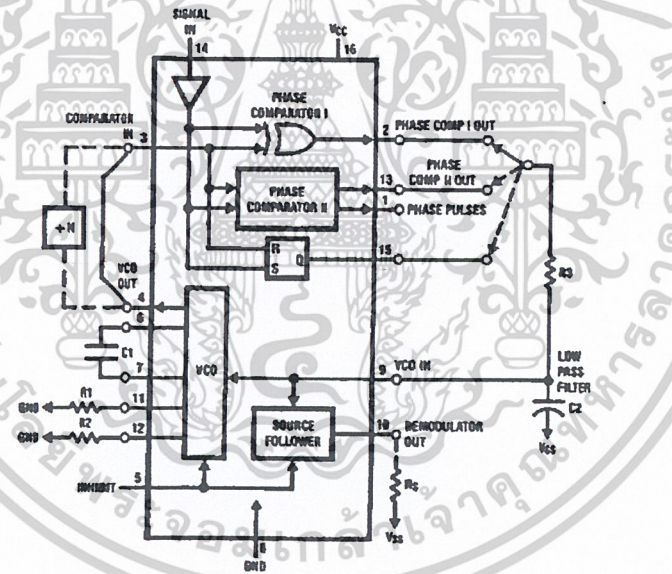
Connection Diagram

Pin Assignments for DIP, SOIC, SOP and TSSOP



TOP VIEW

Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN54ALS193A, SN74ALS193A SYNCHRONOUS 4-BIT UP/DOWN BINARY COUNTERS WITH DUAL CLOCK AND CLEAR

SDAS211C - DECEMBER 1982 - REVISED JULY 1996

- **Look-Ahead Circuitry Enhances Cascaded Counters**
- **Fully Synchronous in Count Modes**
- **Parallel Asynchronous Load for Modulo-N Count Lengths**
- **Asynchronous Clear**
- **Package Options Include Plastic Small-Outline (D) Packages, Ceramic Chip Carriers (FK), and Standard Plastic (N) and Ceramic (J) 300-mil DIPs**

description

The 'ALS193A are synchronous, reversible, 4-bit up/down binary counters. Synchronous counting operation is provided by having all flip-flops clocked simultaneously so that the outputs change coincident with each other when instructed by the steering logic. This mode of operation eliminates the output counting spikes normally associated with asynchronous (ripple-clock) counters.

The outputs of the four flip-flops are triggered on a low-to-high-level transition of either count/clock (UP or DOWN) input. The direction of the count is determined by which count input is pulsed while the other count input is high.

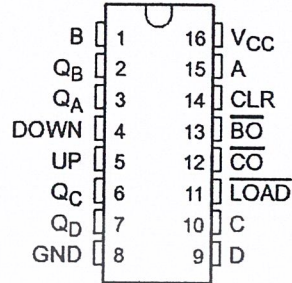
All four counters are fully programmable; that is, each output may be preset to either level by placing a low on the load ($\overline{\text{LOAD}}$) input and entering the desired data at the data inputs. The output changes to agree with the data inputs independently of the count pulses. This feature allows the counters to be used as modulo-N dividers by simply modifying the count length with the preset inputs.

A high level applied to the clear (CLR) input forces all outputs to the low level. The clear function is independent of the count and $\overline{\text{LOAD}}$ inputs. The UP, DOWN, and $\overline{\text{LOAD}}$ inputs are buffered to lower the drive requirement, which significantly reduces the loading on, or current required by, clock drivers, etc., for long parallel words.

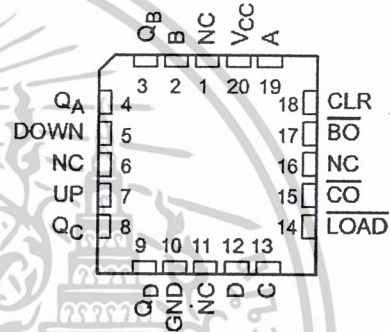
These counters are designed to be cascaded without the need for external circuitry. The borrow ($\overline{\text{BO}}$) output produces a low-level pulse while the count is zero (all Q outputs low) and the DOWN input is low. Similarly, the carry ($\overline{\text{CO}}$) output produces a low-level pulse while the count is 9 or 15 (all Q outputs high) and the UP input is low. The counters can then be easily cascaded by feeding $\overline{\text{BO}}$ and $\overline{\text{CO}}$ to the count-down and count-up inputs, respectively, of the succeeding counter.

The SN54ALS193A is characterized for operation over the full military temperature range of -55°C to 125°C . The SN74ALS193A is characterized for operation from 0°C to 70°C .

SN54ALS193A . . . J PACKAGE
SN74ALS193A . . . D OR N PACKAGE
(TOP VIEW)



SN54ALS193A . . . FK PACKAGE
(TOP VIEW)



NC - No internal connection



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

**TEXAS
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 1996, Texas Instruments Incorporated

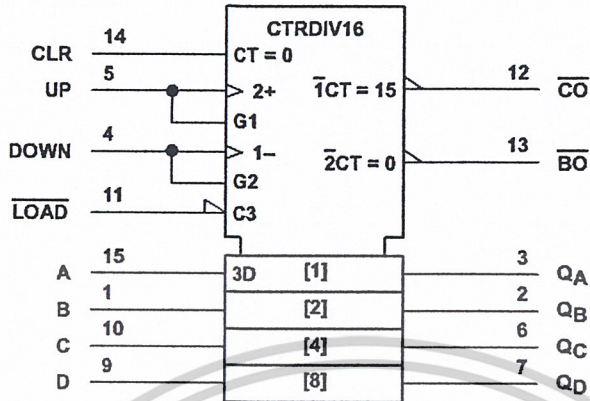
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น มิอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า 1

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

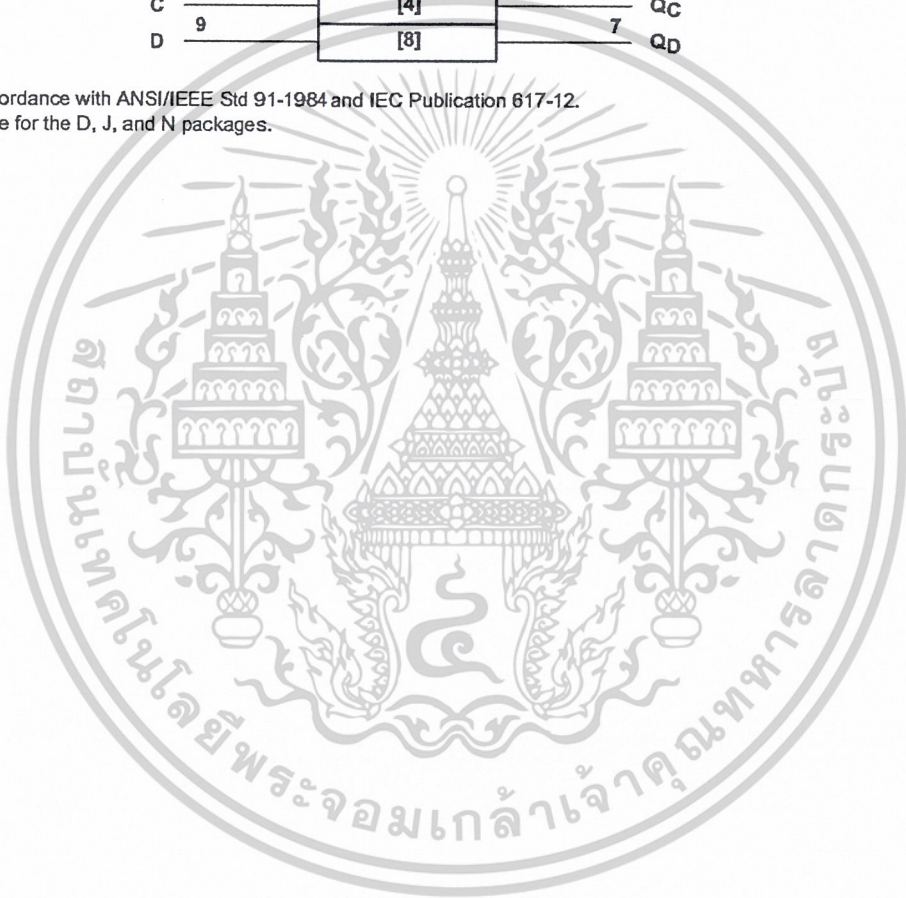
SN54ALS193A, SN74ALS193A
SYNCHRONOUS 4-BIT UP/DOWN BINARY COUNTERS
WITH DUAL CLOCK AND CLEAR

SDAS211C - DECEMBER 1982 - REVISED JULY 1996

logic symbol†



† This symbol is in accordance with ANSI/IEEE Std 91-1984 and IEC Publication 617-12.
 Pin numbers shown are for the D, J, and N packages.



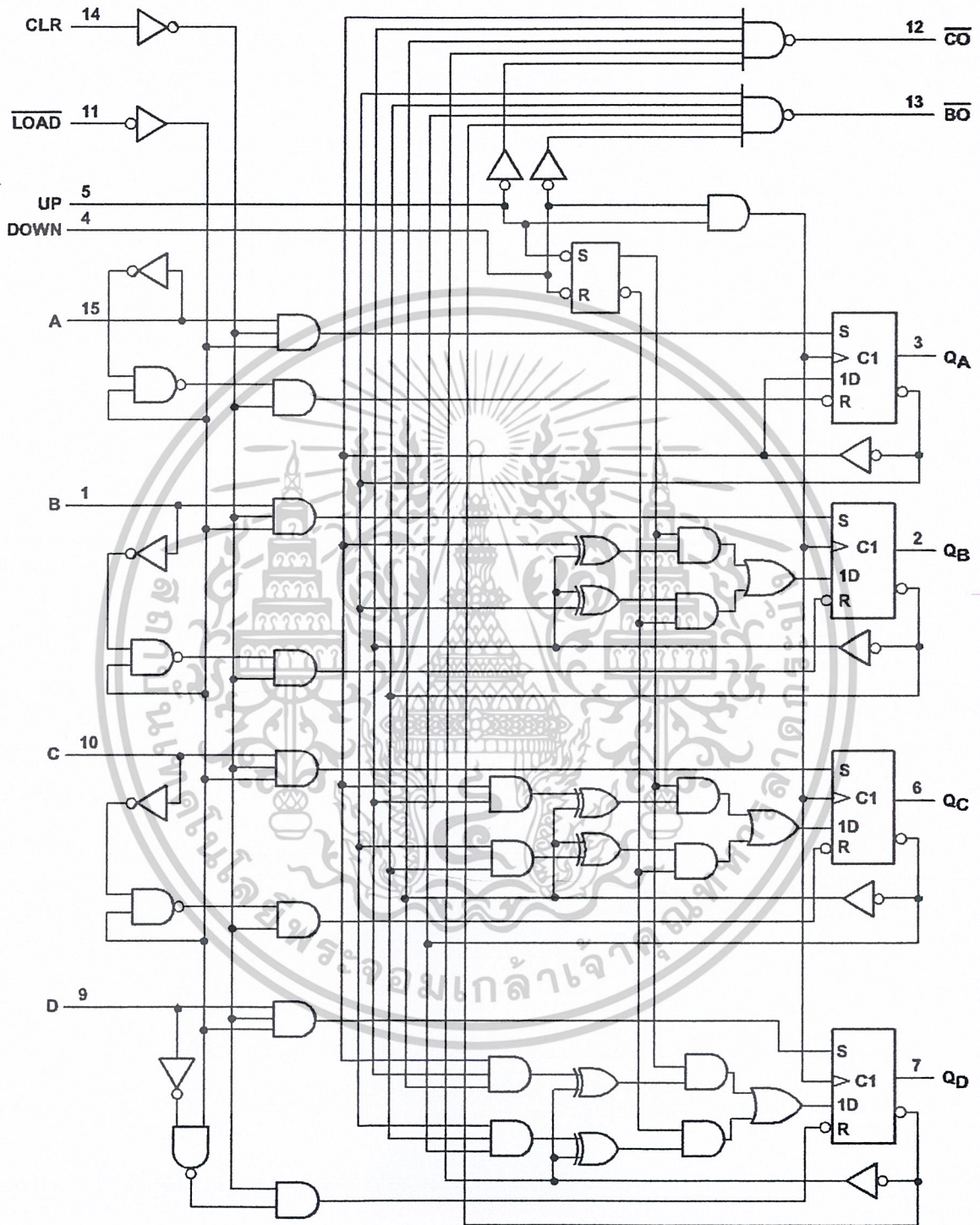
TEXAS
INSTRUMENTS

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

2 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรรณเพื่อการศึกษาเท่านั้น ไม่นอนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN54ALS193A, SN74ALS193A
SYNCHRONOUS 4-BIT UP/DOWN BINARY COUNTERS
WITH DUAL CLOCK AND CLEAR
SDAS211C - DECEMBER 1982 - REVISED JULY 1996

logic diagram (positive logic)



Pin numbers shown are for the D, J, and N packages.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษเท่านั้น อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN5474, SN54LS74A, SN54S74 SN7474, SN74LS74A, SN74S74 DUAL D-TYPE POSITIVE-EDGE-TRIGGERED FLIP-FLOPS WITH PRESET AND CLEAR

SDLS119 - DECEMBER 1983 - REVISED MARCH 1988

- Package Options Include Plastic "Small Outline" Packages, Ceramic Chip Carriers and Flat Packages, and Plastic and Ceramic DIPs
- Dependable Texas Instruments Quality and Reliability

description

These devices contain two independent D-type positive-edge-triggered flip-flops. A low level at the preset or clear inputs sets or resets the outputs regardless of the levels of the other inputs. When preset and clear are inactive (high), data at the D input meeting the setup time requirements are transferred to the outputs on the positive-going edge of the clock pulse. Clock triggering occurs at a voltage level and is not directly related to the rise time of the clock pulse. Following the hold time interval, data at the D input may be changed without affecting the levels at the outputs.

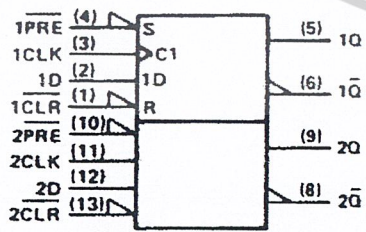
The SN54' family is characterized for operation over the full military temperature range of -55°C to 125°C. The SN74' family is characterized for operation from 0°C to 70°C.

FUNCTION TABLE

INPUTS				OUTPUTS	
PRE	CLR	CLK	D	Q	\bar{Q}
L	H	X	X	H	L
H	H	X	X	L	H
L	L	X	X	H [†]	H [†]
H	H	↑	H	H	L
H	H	↑	L	L	H
H	H	L	X	Q ₀	\bar{Q}_0

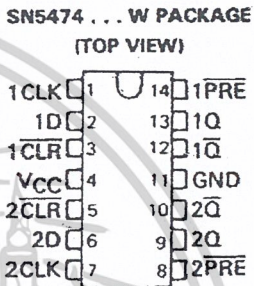
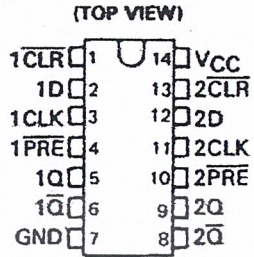
[†] The output levels in this configuration are not guaranteed to meet the minimum levels in V_{OH} if the lows at preset and clear are near V_{IL} maximum. Furthermore, this configuration is nonstable; that is, it will not persist when either preset or clear returns to its inactive (high) level.

logic symbol[†]

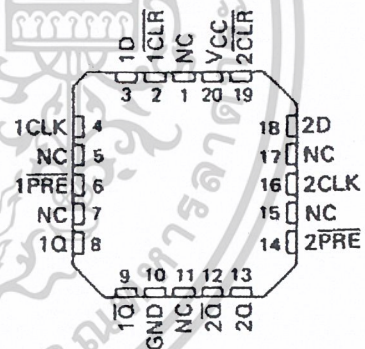


[†]This symbol is in accordance with ANSI/IEEE Std 91-1984 and IEC Publication 617-12. Pin numbers shown are for D, J, N, and W packages.

SN5474 . . . J PACKAGE
SN54LS74A, SN54S74 . . . J OR W PACKAGE
SN7474 . . . N PACKAGE
SN74LS74A, SN74S74 . . . D OR N PACKAGE

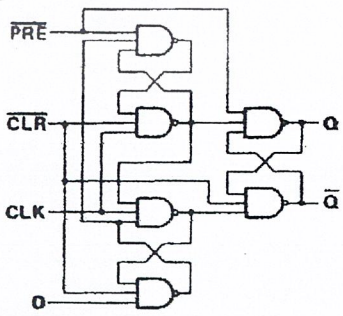


SN54LS74A, SN54S74 . . . FK PACKAGE
(TOP VIEW)



NC - No internal connection

logic diagram (positive logic)



PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.



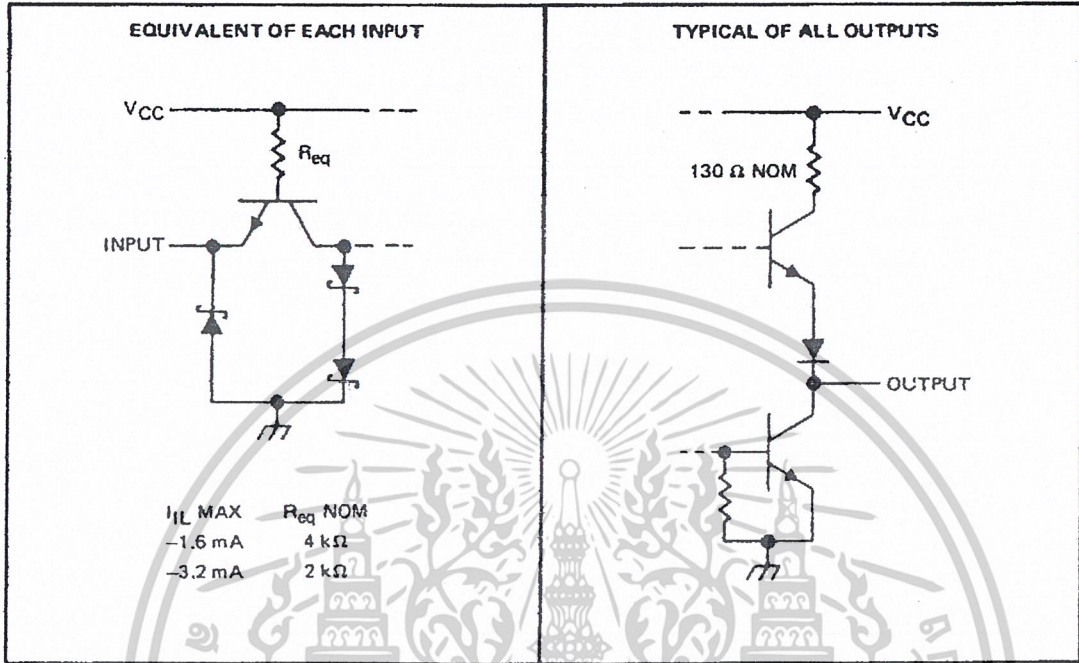
Copyright © 1988, Texas Instruments Incorporated

SN5474, SN54LS74A, SN54S74
SN7474, SN74LS74A, SN74S74

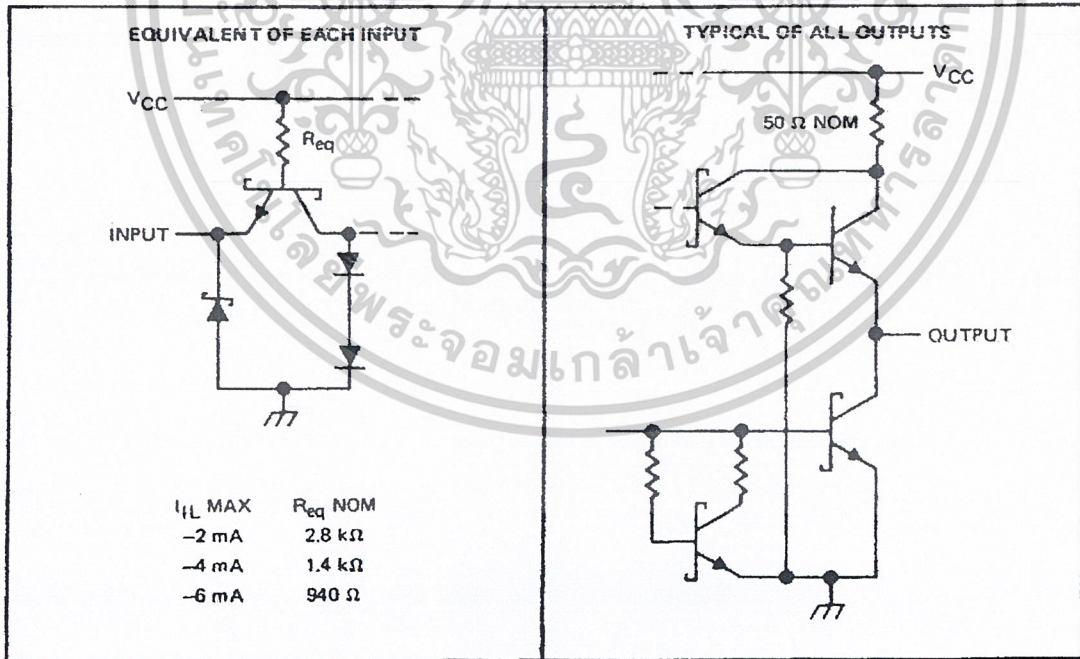
DUAL D-TYPE POSITIVE-EDGE-TRIGGERED FLIP-FLOPS WITH PRESET AND CLEAR
 SDLS119 - DECEMBER 1983 - REVISED MARCH 1988

schematics of inputs and outputs

74



'S74



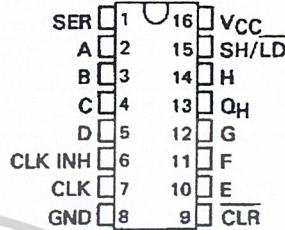
SN54166, SN54LS166A, SN74166, SN74LS166A PARALLEL-LOAD 8-BIT SHIFT REGISTERS

OCTOBER 1976 REVISED MARCH 1988

- Synchronous Load
- Direct Overriding Clear
- Parallel to Serial Conversion

SN54166, SN54LS166A . . . J OR W PACKAGE
SN74166 . . . N PACKAGE
SN74LS166A . . . D OR N PACKAGE
(TOP VIEW)

TYPE	TYPICAL CLOCK FREQUENCY	MAXIMUM POWER DISSIPATION
'166	35 MHz	360 mW
'LS166A	35 MHz	100 mW

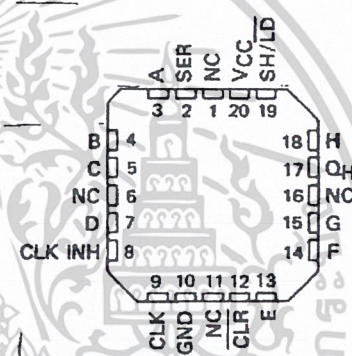


description

The '166 and 'LS166A 8-bit shift registers are compatible with most other TTL logic families. All '166 and 'LS166A inputs are buffered to lower the drive requirements to one Series 54/74 or Series 54LS/74LS standard load, respectively. Input clamping diodes minimize switching transients and simplify system design.

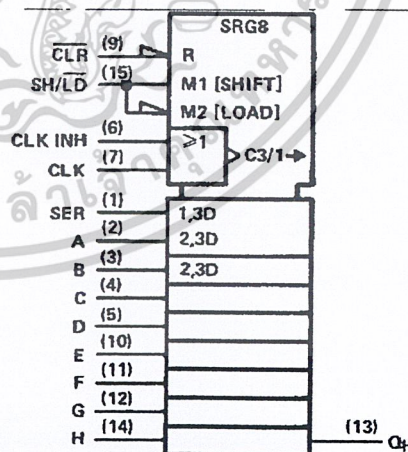
These parallel-in or serial-in, serial-out shift registers have a complexity of 77 equivalent gates on a monolithic chip. They feature gated clock inputs and an overriding clear input. The parallel-in or serial-in modes are established by the shift/load input. When high, this input enables the serial data input and couples the eight flip-flops for serial shifting with each clock pulse. When low, the parallel (broadside) data inputs are enabled and synchronous loading occurs on the next clock pulse. During parallel loading, serial data flow is inhibited. Clocking is accomplished on the low-to-high-level edge of the clock pulse through a two-input positive NOR gate permitting one input to be used as a clock-enable or clock-inhibit function. Holding either of the clock inputs high inhibits clocking; holding either low enables the other clock input. This, of course, allows the system clock to be free-running and the register can be stopped on command with the other clock input. The clock inhibit input should be changed to the high level only while the clock input is high. A buffered, direct clear input overrides all other inputs, including the clock, and sets all flip-flops to zero.

SN54LS166A . . . FK PACKAGE
(TOP VIEW)



NC - No internal connection

logic symbol



FUNCTION TABLE

CLEAR	INPUTS				PARALLEL A . . . H	INTERNAL OUTPUTS		OUTPUT Q _H
	SHIFT/ LOAD	CLOCK INHIBIT	CLOCK	SERIAL		Q _A	Q _B	
L	X	X	X	X	X	L	L	L
H	X	L	L	X	X	Q _{A0}	Q _{B0}	Q _{H0}
H	L	L	1	X	s . . . h	s	b	h
H	H	L	↑	H	X	H	Q _{An}	Q _{Gn}
H	H	L	↑	L	X	L	Q _{An}	Q _{Gn}
H	X	H	1	X	X	Q _{A0}	Q _{B0}	Q _{H0}

This symbol is in accordance with ANSI/IEEE Std 91-1984 and IEC Publication 617-12.

Pin numbers shown are for D, J, N, and W packages.

PRODUCTION DATA documents contain information current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

TEXAS
INSTRUMENTS

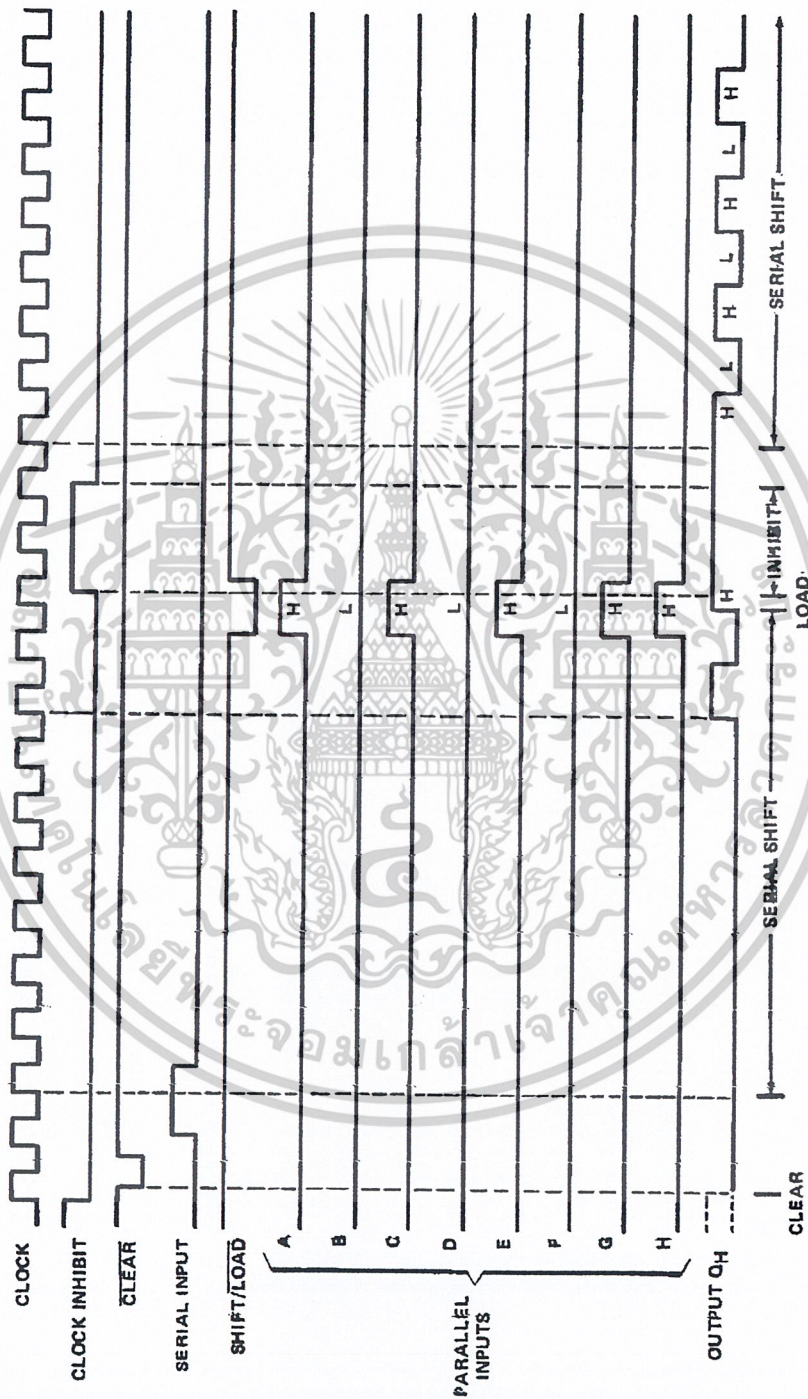
POST OFFICE BOX 855012 • DALLAS, TEXAS 75265

2-529

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN54166, SN54LS166A, SN74166, SN74LS166A
PARALLEL-LOAD 8-BIT SHIFT REGISTERS

typical clear, shift, load, inhibit, and shift sequences

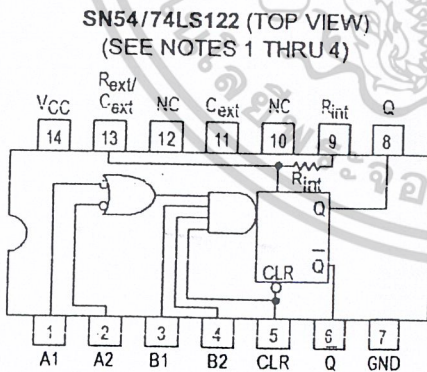
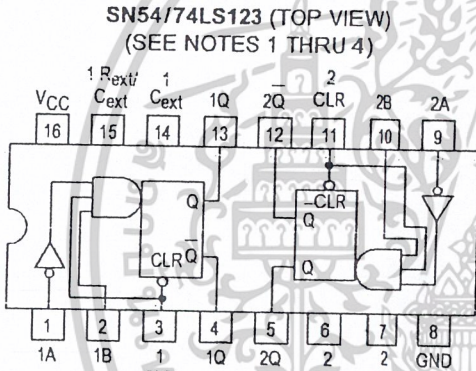




RETRIGGERABLE MONOSTABLE MULTIVIBRATORS

These dc triggered multivibrators feature pulse width control by three methods. The basic pulse width is programmed by selection of external resistance and capacitance values. The LS122 has an internal timing resistor that allows the circuits to be used with only an external capacitor. Once triggered, the basic pulse width may be extended by retriggering the gated low-level-active (A) or high-level-active (B) inputs, or be reduced by use of the overriding clear.

- Overriding Clear Terminates Output Pulse
- Compensated for V_{CC} and Temperature Variations
- DC Triggered from Active-High or Active-Low Gated Logic Inputs
- Retriggerable for Very Long Output Pulses, up to 100% Duty Cycle
- Internal Timing Resistors on LS122



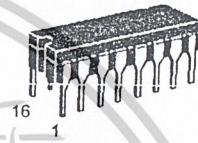
NC — NO INTERNAL CONNECTION.

NOTES:

1. An external timing capacitor may be connected between C_{ext} and R_{ext}/C_{ext} (positive).
2. To use the internal timing resistor of the LS122, connect R_{int} to V_{CC} .
3. For improved pulse width accuracy connect an external resistor between R_{ext}/C_{ext} and V_{CC} with R_{int} open-circuited.
4. To obtain variable pulse widths, connect an external variable resistance between R_{int}/C_{ext} and V_{CC} .

SN54/74LS122
SN54/74LS123

RETRIGGERABLE MONOSTABLE MULTIVIBRATORS
LOW POWER SCHOTTKY



J SUFFIX
CERAMIC
CASE 620-09



N SUFFIX
PLASTIC
CASE 648-08



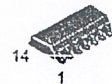
D SUFFIX
SOIC
CASE 751B-03



J SUFFIX
CERAMIC
CASE 632-08



N SUFFIX
PLASTIC
CASE 646-06



D SUFFIX
SOIC
CASE 751A-02

ORDERING INFORMATION

SN54LSXXXJ Ceramic
SN74LSXXXN Plastic
SN74LSXXXD SOIC

FAST AND LS TTL DATA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN54/74LS122 • SN54/74LS123

LS122
FUNCTIONAL TABLE

CLEAR	INPUTS				OUTPUTS	
	A1	A2	B1	B2	Q	Q
L	X	X	X	X	L	H
X	H	H	X	X	L	H
X	X	X	L	X	L	H
X	X	X	X	L	L	H
H	L	X	↑	H	⌋	⌋
H	L	X	H	↑	⌋	⌋
H	X	L	↑	H	⌋	⌋
H	X	L	H	↑	⌋	⌋
H	H	↓	H	H	⌋	⌋
H	↓	↓	H	H	⌋	⌋
H	↓	H	H	H	⌋	⌋
↑	L	X	H	H	⌋	⌋
↑	X	L	H	H	⌋	⌋

LS123
FUNCTIONAL TABLE

CLEAR	INPUTS		OUTPUTS	
	A	B	Q	Q
L	X	X	L	H
X	H	X	L	H
X	X	L	L	H
H	L	↑	⌋	⌋
H	↓	H	⌋	⌋
↑	L	H	⌋	⌋

TYPICAL APPLICATION DATA

The output pulse t_W is a function of the external components, C_{ext} and R_{ext} or C_{ext} and R_{int} on the LS122. For values of $C_{ext} \geq 1000$ pF, the output pulse at $V_{CC} = 5.0$ V and $V_{RC} = 5.0$ V (see Figures 1, 2, and 3) is given by

$$t_W = K R_{ext} C_{ext} \text{ where } K \text{ is nominally } 0.45$$

If C_{ext} is in pF and R_{ext} is in k Ω then t_W is in nanoseconds.

The C_{ext} terminal of the LS122 and LS123 is an internal connection to ground, however for the best system performance C_{ext} should be hard-wired to ground.

Care should be taken to keep R_{ext} and C_{ext} as close to the monostable as possible with a minimum amount of inductance between the R_{ext}/C_{ext} junction and the R_{ext}/C_{ext} pin. Good groundplane and adequate bypassing should be designed into the system for optimum performance to insure that no false triggering occurs.

It should be noted that the C_{ext} pin is internally connected to ground on the LS122 and LS123, but not on the LS221. Therefore, if C_{ext} is hard-wired externally to ground, substitution of a LS221 onto a LS123 socket will cause the LS221 to become non-functional.

The switching diode is not needed for electrolytic capacitance application and should not be used on the LS122 and LS123.

To find the value of K for $C_{ext} \geq 1000$ pF, refer to Figure 4. Variations on V_{CC} or V_{RC} can cause the value of K to change, as can the temperature of the LS123, LS122. Figures 5 and 6 show the behavior of the circuit shown in Figures 1 and 2 if

separate power supplies are used for V_{CC} and V_{RC} . If V_{CC} is tied to V_{RC} , Figure 7 shows how K will vary with V_{CC} and temperature. Remember, the changes in R_{ext} and C_{ext} with temperature are not calculated and included in the graph.

As long as $C_{ext} \geq 1000$ pF and $5K \leq R_{ext} \leq 260K$ (SN74LS122/123) or $5K \leq R_{ext} \leq 160K$ (SN54LS122/123), the change in K with respect to R_{ext} is negligible.

If $C_{ext} \leq 1000$ pF the graph shown on Figure 8 can be used to determine the output pulse width. Figure 9 shows how K will change for $C_{ext} \leq 1000$ pF if V_{CC} and V_{RC} are connected to the same power supply. The pulse width t_W in nanoseconds is approximated by

$$t_W = 6 + 0.05 C_{ext} (\text{pF}) + 0.45 R_{ext} (\text{k}\Omega) C_{ext} + 11.6 R_{ext}$$

In order to trim the output pulse width, it is necessary to include a variable resistor between V_{CC} and the R_{ext}/C_{ext} pin or between V_{CC} and the R_{ext} pin of the LS122. Figure 10, 11, and 12 show how this can be done. R_{ext} remote should be kept as close to the monostable as possible.

Retriggering of the part, as shown in Figure 3, must not occur before C_{ext} is discharged or the retrigger pulse will not have any effect. The discharge time of C_{ext} in nanoseconds is guaranteed to be less than $0.22 C_{ext}$ (pF) and is typically $0.05 C_{ext}$ (pF).

For the smallest possible deviation in output pulse widths from various devices, it is suggested that C_{ext} be kept ≥ 1000 pF.

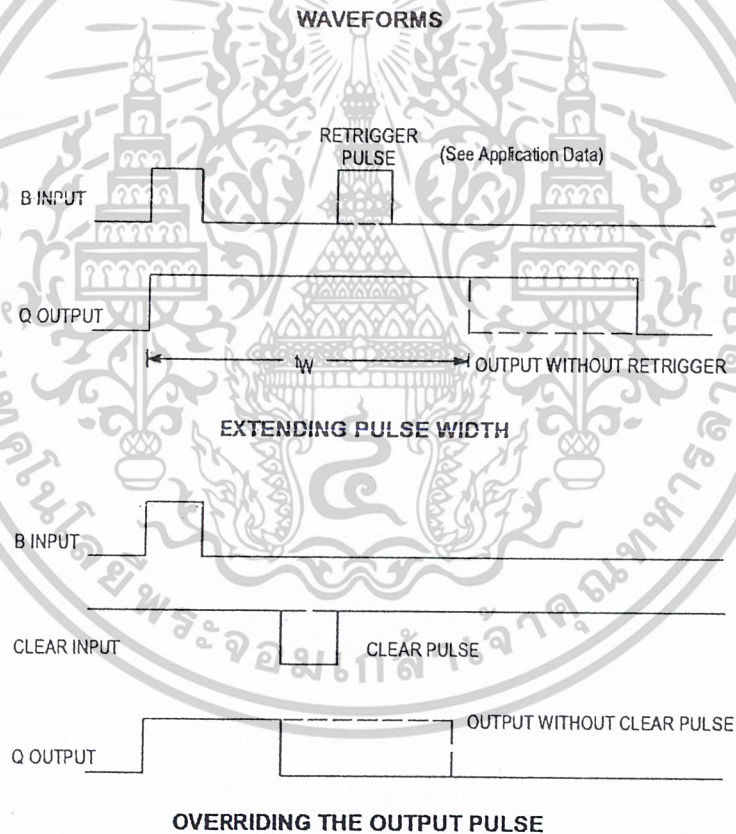
FAST AND LS TTL DATA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานและการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

SN54/74LS122 • SN54/74LS123

GUARANTEED OPERATING RANGES

Symbol	Parameter		Min	Typ	Max	Unit
V _{CC}	Supply Voltage	54	4.5	5.0	5.5	V
		74	4.75	5.0	5.25	
T _A	Operating Ambient Temperature Range	54	55	25	125	°C
		74	0	25	70	
I _{OH}	Output Current — High	54, 74			-0.4	mA
I _{OL}	Output Current — Low	54			4.0	mA
		74			8.0	
R _{ext}	External Timing Resistance	54	5.0		180	kΩ
		74	5.0		260	
C _{ext}	External Capacitance	54, 74	No Restriction			
R _{ext} /C _{ext}	Wiring Capacitance at R _{ext} /C _{ext} Terminal	54, 74			50	pF



FAST AND LS TTL DATA

5-3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

โครงการนี้คงจะสำเร็จลงไม่ได้ หากไม่ได้รับความช่วยเหลือเป็นอย่างดีจากคณะอาจารย์ ภาควิชาวิศวกรรมโทรคมนาคม ซึ่งเป็นผู้ประสิทธิ์ประสาทวิชาความรู้ให้ ให้คำแนะนำ และคำปรึกษา รวมถึงประสบการณ์ และความกรุณาแก่คณะผู้จัดทำโครงการนี้ ขอขอบพระคุณเป็นอย่างยิ่ง โดยเฉพาะ

- 1) ผศ. อภินันท์ มั่นยานนท์ อาจารย์ที่ปรึกษาโครงการ ที่ให้ความรู้และคำแนะนำ
- 2) อาจารย์ สมยศ และ อาจารย์ สุรพล ที่ให้ใช้ห้องเพื่อทำการทดลองโครงการนี้
- 3) คณะอาจารย์ภาควิชาโทรคมนาคม คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบังทุกท่าน ที่ได้ให้ความรู้ตลอดเวลา
- 4) นาย จารุวัฒน์ ปลอดโคกสูง ที่ให้ยืม เครื่องเล่นวีดีโอ ตลอดจนการทำโครงการนี้ เพื่อนๆ ห้อง 3T ที่มีน้ำใจ รวมทั้งรุ่นน้องคอมฯนนท์ ที่ให้ความช่วยเหลือเป็นอย่างดี



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. ถวิล กิ่งทอง “ ทฤษฎีและระบบสื่อสาร ”. คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2535.
2. วิวัฒน์ กิรานนท์ “ วิศวกรรมการสื่อสาร ”. คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2542.
3. อภินันท์ มัณยานนท์ “ ทฤษฎีการสื่อสารเส้นใยแสง ”. คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2542.
4. ธวัช เมฆสวรรค์. โยชิกะชิ ซาวามูระ “ เทคนิคการซ่อมเครื่องรับโทรทัศน์ ”. สำนักพิมพ์ดวงกมล. 2528.
5. อธิคม อุษบทร “ เส้นใยแก้วและการประยุกต์ใช้งานเบื้องต้น ”. คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง. 2543.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้