

เครื่องค้นหาเป้าหมาย

TARGET FINDING EQUIPMENT



โดย

นายสัญญา จันทรวานิชสกุล

นางสาวหทัย สิริสัมพันธ์เจริญ

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2544

เลขที่.....

เลขทะเบียน **46455**

วัน, เดือน, ปี: **2 เม.ย. 2546**

.b.....

.i.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องค้นหาเป้าหมาย
TARGET FINDING EQUIPMENT

โดย

นายสัญญา จันทรวานิชกุล 41014451

นางสาวหทัย สิริสัมพันธ์เจริญ 41014498

อาจารย์ที่ปรึกษา

อ. สมเกียรติ ฤกษ์วัลย์บุญ

และ

ดร. ชูวงศ์ พงศ์เจริญพาณิชย์

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2544

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ปีการศึกษา 2544

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

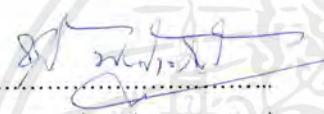
เรื่อง เครื่องค้นหาเป้าหมาย

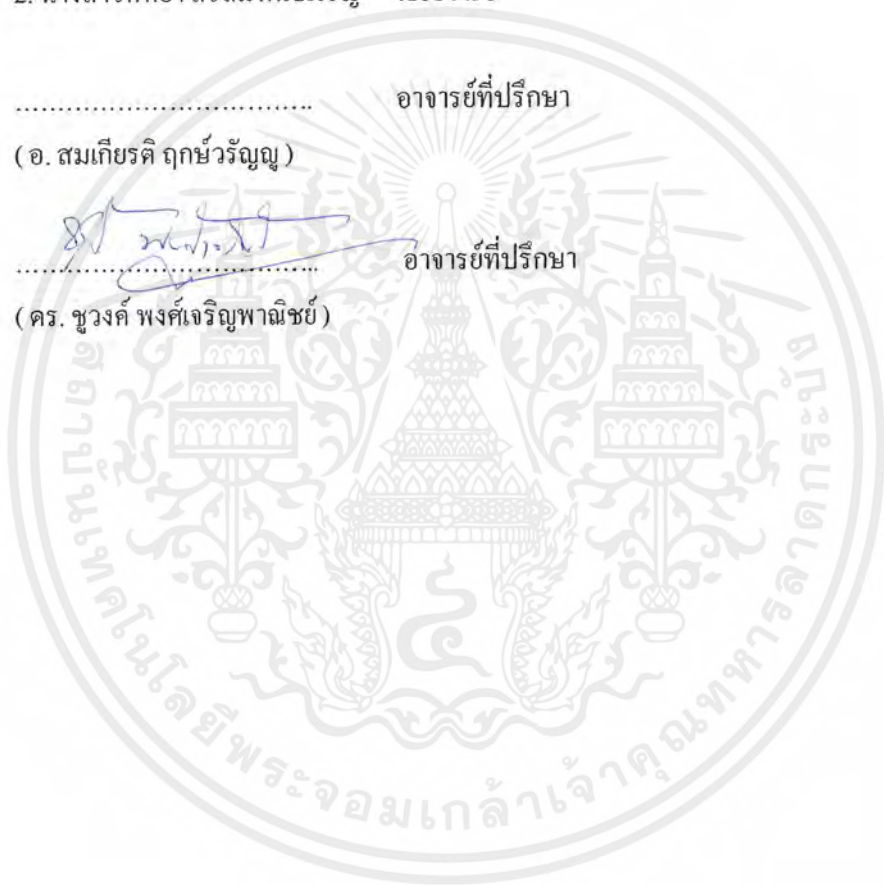
TARGET FINDING EQUIPMENT

ผู้จัดทำ

1. นายสัญญา จันทร์วานิชสกุล 41014451
2. นางสาวหทัยา สิริสัมพันธ์เจริญ 41014498

..... อาจารย์ที่ปรึกษา
(อ. สมเกียรติ ฤกษ์วิญญู)


..... อาจารย์ที่ปรึกษา
(ดร. ชูวงศ์ พงศ์เจริญพาณิชย์)



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เครื่องค้นหาเป้าหมาย

TARGET FINDING EQUIPMENT

โดย นายสัญญา จันทร์วานิชสกุล 41014451

นางสาวหทัย สิริสัมพันธ์เจริญ 41014498

อาจารย์ที่ปรึกษา อ. สมเกียรติ ฤกษ์วิญญู

ดร. ชวงค์ พงศ์เจริญพาณิชย์

บทคัดย่อ

เครื่องค้นหาเป้าหมายนี้เป็นเครื่องมือสำหรับใช้ในการค้นหาทิศทาง ตำแหน่งที่ตั้งของวัตถุ หรือเป้าหมายที่ต้องการ ซึ่งใช้หลักการทำงานของภาคส่ง และภาครับ ในส่วนของภาคส่งนั้นผู้ที่จะต้องนำไปติดตั้งไว้ที่ตัวของวัตถุ หรือเป้าหมายนั้นๆ จากนั้นภาคส่งก็จะส่งคลื่นความถี่หนึ่งออกมา ส่วนภาครับจะทำการรับคลื่นที่ส่งมาโดยใช้สายอากาศ แล้วนำสัญญาณที่ได้มาผ่านวงจรต่างๆเพื่อหาตำแหน่งของวัตถุ

ABSTRACT

This target finding equipment uses for finding the direction of the object or anything which is the user's target. The target finding equipment consists of two parts which are the transmitting part and the receiving part. The transmitting part is placed on the target that the user wants to find and transmits the signal to the receiving part. The receiving part receives the signal by the antenna, then this signal is transmitted to the others parts to find the target.

สารบัญ

	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีหรือหลักการ	3
2.1 วงจรออสซิลเลเตอร์ (Oscillator)	3
2.1.1 หลักการของวงจรออสซิลเลเตอร์	4
2.1.2 LC Oscillator	5
2.1.3 Colpitts Oscillator	9
2.1.4 วงจรคริสตอลออสซิลเลเตอร์ (Crystal Oscillator)	14
2.2 วงจรขยายกำลัง (Power Amplifier)	17
2.2.1 วงจรขยายแบบคลาสเอ และความเป็นเชิงเส้น	17
2.2.2 วงจรขยายแบบคลาสบี	20
2.2.3 วงจรขยายแบบคลาสซี	22
2.2.4 การออกแบบวงจรขยายกำลัง	23
2.2.5 Driver Amplifier and Interstage Matching	24
2.3 วงจรขยายสัญญาณอาร์เอฟขนาดเล็ก (Small Signal RF Amplifier)	27
2.3.1 การไบอัสทรานซิสเตอร์	27
2.3.2 การคำนวณวงจรขยายโดยใช้เอสพารามิเตอร์ (S Parameter)	28
2.3.3 อิมพีแดนซ์ แมต칭 (Impedance Matching)	30
2.4 วงจรกรองความถี่ต่ำผ่าน (Low Pass Filter)	31
2.4.1 ω และเซนต์วิตตี้ของ Q	33
2.4.2 วงจรกรองความถี่ต่ำผ่านแบบบัตเตอร์เวิร์ท	35
2.4.3 วงจรกรองความถี่ต่ำผ่านแบบเชบีเชฟ	40
2.4.4 วงจรกรองความถี่ต่ำผ่านแบบSallen and Key	42
2.5 วงจรกรองเฉพาะย่านความถี่ผ่าน (Band Pass Filter)	46
2.5.1 วงจรกรองเฉพาะย่านความถี่ผ่านอันดับสองแบบVCVS	48
2.5.2 วงจรกรองเฉพาะย่านความถี่ผ่านอันดับสองแบบป้อนกลับหลายทาง	49
2.5.3 วงจรกรองเฉพาะย่านความถี่ผ่านอันดับสองแบบป้อนกลับบวก	50
2.6 วงจรมิกเซอร์ (Mixer)	50
2.7 วงจรลิมิตเตอร์ (Limiter)	52
2.8 ไมโครคอนโทรลเลอร์ (MCS-51 Microcontroller)	53
2.8.1 ไมโครคอนโทรลเลอร์ตระกูล 8051	53
2.8.2 สถาปัตยกรรมของ 8051	53
2.8.3 หน่วยความจำของ 8051	55

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	หน้า
2.8.4 พอร์ตอินพุต / เอาต์พุตของ 8051	59
2.8.5 เคาน์เตอร์และไทม์เมอร์ (Counter and Timer)	60
2.8.6 อินพุต / เอาต์พุตข้อมูลอนุกรม	62
2.8.7 อินเตอร์รัปต์ (Interrupt)	65
บทที่ 3 การคำนวณและการสร้าง	68
3.1 แนวความคิดในการค้นหาวัตถุด้วยคลื่นวิทยุ	68
3.2 การออกแบบวงจร	76
3.2.1 ภาคกำเนิดสัญญาณความถี่วิทยุ	76
3.2.2 วงจรขยายสัญญาณความถี่วิทยุ (RF Amplifier)	77
3.2.3 วงจรกรองความถี่ต่ำผ่าน 27 MHz (Low Pass Filter)	80
3.2.4 วงจรกรองแถบความถี่ 27 MHz (Band Pass Filter)	81
บทที่ 4 การทดลองและผลการทดลอง	92
บทที่ 5 บทวิจารณ์และบทสรุป	105
ภาคผนวก	
กิตติกรรมประกาศ	
หนังสืออ้างอิง	



สารบัญรูปภาพ

	หน้า
รูปที่1.1 บล็อกไดอะแกรมของภาคส่ง	1
รูปที่1.2 บล็อกไดอะแกรมของภาครับ	2
รูปที่2.1 วงจร Positive Feedback	4
รูปที่2.2 แสดงการเกิดออสซิลเลท	5
รูปที่2.3 Series Resonant Circuit	6
รูปที่2.4 Parallel Resonant Circuit	8
รูปที่2.5 วงจรออสซิลเลเตอร์แบบเชื่อมต่อกันสามจุด	8
รูปที่2.6 วงจรออสซิลเลเตอร์แบบต่างๆ	9
รูปที่2.7 วงจรสมมูลย์ของ Colpitts Oscillator	9
รูปที่2.8 (a) CE-Colpitts Oscillator	11
(b) CB-Colpitts Oscillator	12
รูปที่2.9 Colpitts Oscillator ปรับค่าได้ตามแรงดัน	13
รูปที่2.10 วงจรสมมูลย์ของผลึกคริสตอล	14
รูปที่2.11 ผลึกควอตซ์และการตัดผลึก	15
รูปที่2.12 คุณสมบัติฟังก์ชันถ่ายโอนของวงจรขยายสัญญาณเชิงเส้น	17
รูปที่2.13 คุณสมบัติของวงจรขยายที่ไม่เป็นเชิงเส้น	18
รูปที่2.14 จุดตัดอันดับที่ 2	19
รูปที่2.15 วงจรขยายคลาสบีแบบพุช-พูล	20
รูปที่2.16 การไบอัสอย่างง่ายโดยใช้ไดโอดของวงจรขยายคลาสบี	21
รูปที่2.17 การไบอัสแบบอิมิตเตอร์โฟลโลเวอร์ของวงจรขยายคลาสบี	21
รูปที่2.18 การใช้อปแอมป์ในการไบอัสของวงจรขยายคลาสบี	22
รูปที่2.19 การไบอัสตัวเองของวงจรขยายคลาสซี	22
รูปที่2.20 วงจรแสดงการไบอัสตัวเองของวงจรขยายคลาสซี	23
รูปที่2.21 ระบบการขับสัญญาณในการส่งกำลัง	24
รูปที่2.22 การต่ออิมพีแดนซ์แมตชิงเน็ตเวิร์ค	24
รูปที่2.23 ความต้านทานการแพร่กระจายอากาศรีโซแนนซ์	25
รูปที่2.24 การแพร่กระจายความต้านทานของสายอากาศ	26
รูปที่2.25 การเปลี่ยนแปลงค่าในสายโคแอกเชียลของแมตชิงเน็ตเวิร์ค	26
รูปที่2.26 ตัวอย่างวงจรไบอัสทรานซิสเตอร์	27
รูปที่2.27 วงจรกรองความถี่ต่ำที่ต้องการ	31
รูปที่2.28 วงจรกรองความถี่ต่ำผ่านที่มีช่วงหยุดไม่ราบเรียบ	32

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	หน้า
รูปที่ 2.29 ผลตอบสนองของฟังก์ชันการสูญเสีย	33
รูปที่ 2.30 ผลตอบสนองทางความถี่ของวงจรกรองความถี่ต่ำผ่าน	35
รูปที่ 2.31 กราฟความสัมพันธ์ระหว่างความถี่และอัตราการใช้	37
รูปที่ 2.32 ค่าการสูญเสียในเทอมของความถี่นอร์มัลไลซ์	38
รูปที่ 2.33 การลดทอนของวงจรกรองความถี่ต่ำผ่านแบบเชบีเชฟ	40
รูปที่ 2.34 รีปเปิลและฟังก์ชันการลดทอน	42
รูปที่ 2.35 วงจรกรองความถี่ต่ำซึ่งประกอบด้วยตัวต้านทานและตัวเก็บประจุ	43
รูปที่ 2.36 ตัวอย่างวงจรกรองความถี่แบบแอกทิฟ	43
รูปที่ 2.37 ผลการตอบสนองกรณีกรองเฉพาะย่านความถี่ผ่าน	47
รูปที่ 2.38 วงจรกรองเฉพาะย่านความถี่ผ่านอันดับสอง	48
รูปที่ 2.39 วงจรกรองเฉพาะย่านความถี่ผ่านแบบป้อนกลับหลายทางที่ใช้งาน	49
รูปที่ 2.40 วงจรกรองเฉพาะย่านความถี่ผ่านกรณีป้อนกลับแบบบวก	50
รูปที่ 2.41 บล็อกไดอะแกรมหลักการทำงานของวงจรมิกเซอร์	51
รูปที่ 2.42 วงจรมิกเซอร์แบบซิงเกิลไดโอด	52
รูปที่ 2.43 วงจรบาลานซ์ไดโอดมิกเซอร์	52
รูปที่ 2.44 วงจรลิมิตเตอร์จะขจัดคนอยส์และการเปลี่ยนแปลงทางแอมพลิจูดของสัญญาณ	53
รูปที่ 2.45 แสดงการกำหนดคขาของ 8051	54
รูปที่ 3.1 แสดงตัวอย่างตำแหน่งของวัตถุ และที่ตั้งของเครื่องรับทั้ง 3 ตัว	68
รูปที่ 3.2 แสดงการกำหนดคัวอักษรเพื่อใช้แทนตำแหน่งของวัตถุและเครื่องรับ	69
รูปที่ 3.3 แสดงการกำหนดระยะห่างระหว่างเครื่องรับทั้ง 3 ตัว	70
รูปที่ 3.4 แสดงการแทนระยะทางต่างๆด้วยตัวอักษร	70
รูปที่ 3.5 แสดงค่าความค้างเฟสระหว่างเครื่องรับ B และ D	71
รูปที่ 3.6 แสดงการกำหนดระยะทางภายในรูปสามเหลี่ยม	72
รูปที่ 3.7 แสดงตำแหน่งของมุมต่างๆภายในสามเหลี่ยม	73
รูปที่ 3.8 แสดงค่าที่ตั้งของวัตถุที่ต้องการค้นหา	75
รูปที่ 3.9 วงจรคริสตอลออสซิลเลเตอร์ 27 MHz	77
รูปที่ 3.10 วงจรรวมของ RF Small Signal Amplifier	80
รูปที่ 3.11 วงจรกรองความถี่ต่ำผ่าน Butterworth Fifth-order 27 MHz	81
รูปที่ 3.12 วงจรกรองแถบความถี่ Butterworth Fifth-order 27 MHz	82
รูปที่ 3.13 แสดงวงจรรวมภาคส่งของเครื่องค้นหาเป้าหมาย	83
รูปที่ 3.14 แสดงวงจรรวมภาครับของเครื่องค้นหาเป้าหมาย	84
รูปที่ 3.15 แสดงวงจรรวมภาคแสดงผลของเครื่องค้นหาเป้าหมาย	85
รูปที่ 3.16 วงจรภาคส่งที่ลงอุปกรณ์เรียบร้อยแล้ว	86

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

	หน้า
รูปที่3.17 ภาพรวมของวงจรทั้งหมดที่ลงอุปกรณ์เรียบร้อยแล้ว	87
รูปที่3.18 ภาพของอุปกรณ์ทั้งหมดที่พร้อมใช้งานได้	88
รูปที่3.19 เครื่องรับตัวที่ 1 ที่มีอุปกรณ์เรียบร้อยแล้ว	89
รูปที่3.20 เครื่องรับตัวที่ 2 ที่มีอุปกรณ์เรียบร้อยแล้ว	90
รูปที่3.21 เครื่องรับตัวที่ 3 ที่มีอุปกรณ์เรียบร้อยแล้ว	91
รูปที่4.1 แสดงสัญญาณไชน์ที่ถูกขยายของภาคส่งจากทรานซิสเตอร์ตัวแรกเบอร์2N2222	92
รูปที่4.2 แสดงสัญญาณไชน์ที่ถูกขยายจากทรานซิสเตอร์ตัวที่ 2 เบอร์2N2222	93
รูปที่4.3 แสดงสัญญาณไชน์ที่ถูกขยายจากทรานซิสเตอร์เบอร์2N3866	93
รูปที่4.4 แสดงสัญญาณที่ถูกขยายก่อนส่งออกไปด้วยทรานซิสเตอร์เบอร์2SC2166	94
รูปที่4.5 แสดงสัญญาณที่รับได้จากภาคส่งก่อนที่จะเข้าวงจรขยายของภาครับ	94
รูปที่4.6 แสดงสัญญาณที่ภาครับหลังจากผ่านวงจรขยายสัญญาณภาคที่ 1 โดยใช้ทรานซิสเตอร์เบอร์ 2N3904	95
รูปที่4.7 แสดงสัญญาณที่ภาครับหลังจากผ่านวงจรขยายสัญญาณภาคที่ 2 โดยใช้ทรานซิสเตอร์เบอร์ 2N3904	95
รูปที่4.8 แสดงสัญญาณที่ภาครับหลังจากผ่านวงจรขยายสัญญาณภาคที่ 3 โดยใช้ทรานซิสเตอร์เบอร์ 2N3904	96
รูปที่4.9 แสดงสัญญาณที่ขา 7 ของIC เบอร์ ICL 7660 ก่อนจะเข้าวงจรมับ	96
รูปที่4.10 แสดงสัญญาณที่ขา 14 ของIC เบอร์ 74F163 ตัวที่ 1 ซึ่งเป็นตัวนับบิตที่ 0	97
รูปที่4.11 แสดงสัญญาณที่ขา 13 ของIC เบอร์ 74F163 ตัวที่ 1 ซึ่งเป็นตัวนับบิตที่ 1	97
รูปที่4.12 แสดงสัญญาณที่ขา 12 ของIC เบอร์ 74F163 ตัวที่ 1 ซึ่งเป็นตัวนับบิตที่ 2	98
รูปที่4.13 แสดงสัญญาณที่ขา 11 ของIC เบอร์ 74F163 ตัวที่ 1 ซึ่งเป็นตัวนับบิตที่ 3	98
รูปที่4.14 แสดงสัญญาณที่ขา 14 ของIC เบอร์ 74F163 ตัวที่ 2 ซึ่งเป็นตัวนับบิตที่ 4	99
รูปที่4.15 แสดงสัญญาณที่ขา 13 ของIC เบอร์ 74F163 ตัวที่ 2 ซึ่งเป็นตัวนับบิตที่ 5	99
รูปที่4.16 แสดงสัญญาณที่ขา 12 ของIC เบอร์ 74F163 ตัวที่ 2 ซึ่งเป็นตัวนับบิตที่ 6	100
รูปที่4.17 แสดงสัญญาณที่ขา 11 ของIC เบอร์ 74F163 ตัวที่ 2 ซึ่งเป็นตัวนับบิตที่ 7	100
รูปที่4.18 แสดงรูปเมื่อยังไม่มีข้อมูลเข้ามาและยังไม่มีการค้าค่าใดๆ	101
รูปที่4.19 การตั้งค่าต่างๆให้กับโปรแกรม Visual Basic	102
รูปที่4.20 แสดงหน้าต่างที่พร้อมจะรับข้อมูลจาก Microcontroller	102
รูปที่4.21 แสดงค่านและมุมของตำแหน่งวัตถุใน โปรแกรม Visual Basic ที่สามารถประมวลผลได้	103
รูปที่4.22 แสดงการที่โปรแกรมไม่สามารถประมวลผลได้	103
รูปที่4.23 แสดงตำแหน่งของวัตถุ	104

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญตาราง

	หน้า
ตารางที่ 2.1 แสดงการเปรียบเทียบวงจรรอสซิลเลเตอร์แบบต่างๆ	3
ตารางที่ 2.2 แสดงค่าเฟกเตอร์ของโพลีโนเมียลบัคเตอร์เวิร์ทที่นอร์มัลไลซ์แล้ว	40
ตารางที่ 2.3 แสดงค่าเซนซิวิตีของการสังเคราะห์แบบต่างๆ	46
ตารางที่ 2.4 สัญญาณของ 8051 ที่ใช้ระหว่างการคิดค่อเพื่ออ่านข้อมูลจาก หน่วยความจำโปรแกรมภายนอก	56
ตารางที่ 2.5 แสดงค่าภายในรีจิสเตอร์หลังจากการรีเซต	66

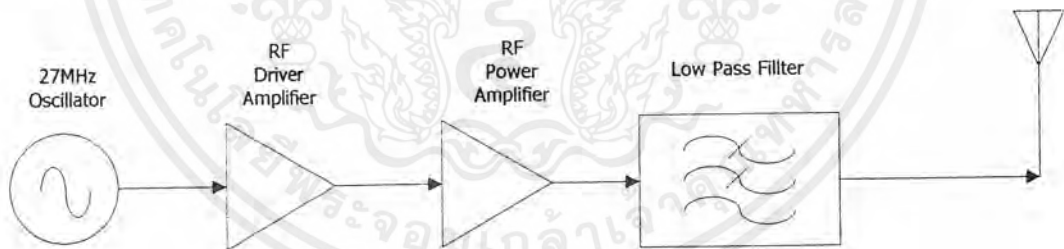


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1 บทนำ

ตั้งแต่อดีตจนถึงปัจจุบันคลื่นวิทยุได้เข้ามามีบทบาทอย่างมากมาในการใช้ประโยชน์ด้านต่างๆ อาทิเช่น ด้านการสื่อสาร ด้านการแพทย์ ด้านคมนาคม ด้านทางทหาร ด้านการศึกษา และอีกหลายๆด้าน คลื่นวิทยุยังได้ถูกประยุกต์ใช้และพัฒนาขึ้นอย่างเป็นระบบอย่างต่อเนื่อง ทั้งวิธีการการจัดรูปแบบของสัญญาณ และการเลือกใช้ความถี่(ซึ่งปัจจุบันนี้ถือว่าเป็นทรัพยากร) จนเกือบจะนับว่าคลื่นวิทยุจะเป็นอีกปัจจัยหนึ่งของมนุษย์ไปแล้ว โครงการนี้ได้นำเสนอวิธีการค้นหาตำแหน่งของวัตถุโดยใช้คลื่นวิทยุความถี่ 27 เมกะเฮิร์ตซ์ในการส่งสัญญาณ ภาคส่งนั้นจะใช้เครื่องส่งเพียง 1 ชุด แต่ในภาครับจะใช้เครื่องรับ 3 ชุดที่เหมือนกัน ซึ่งเครื่องรับแต่ละชุดจะนำสัญญาณที่ได้มาเปรียบกันเพื่อนำมาหาความต่างเฟส (Phase different) และนำความต่างเฟสที่ได้ มาคำนวณหาระยะทางและทิศทาง ซึ่งจะแสดงวิธีการคำนวณในบทต่อไป ในบทนี้จะแสดงให้เห็นบล็อกไดอะแกรมทั้งภาคส่งและภาครับแบบพอสังเขปเพื่อให้เห็นโครงสร้างและขอบเขตของโครงการได้ดังนี้

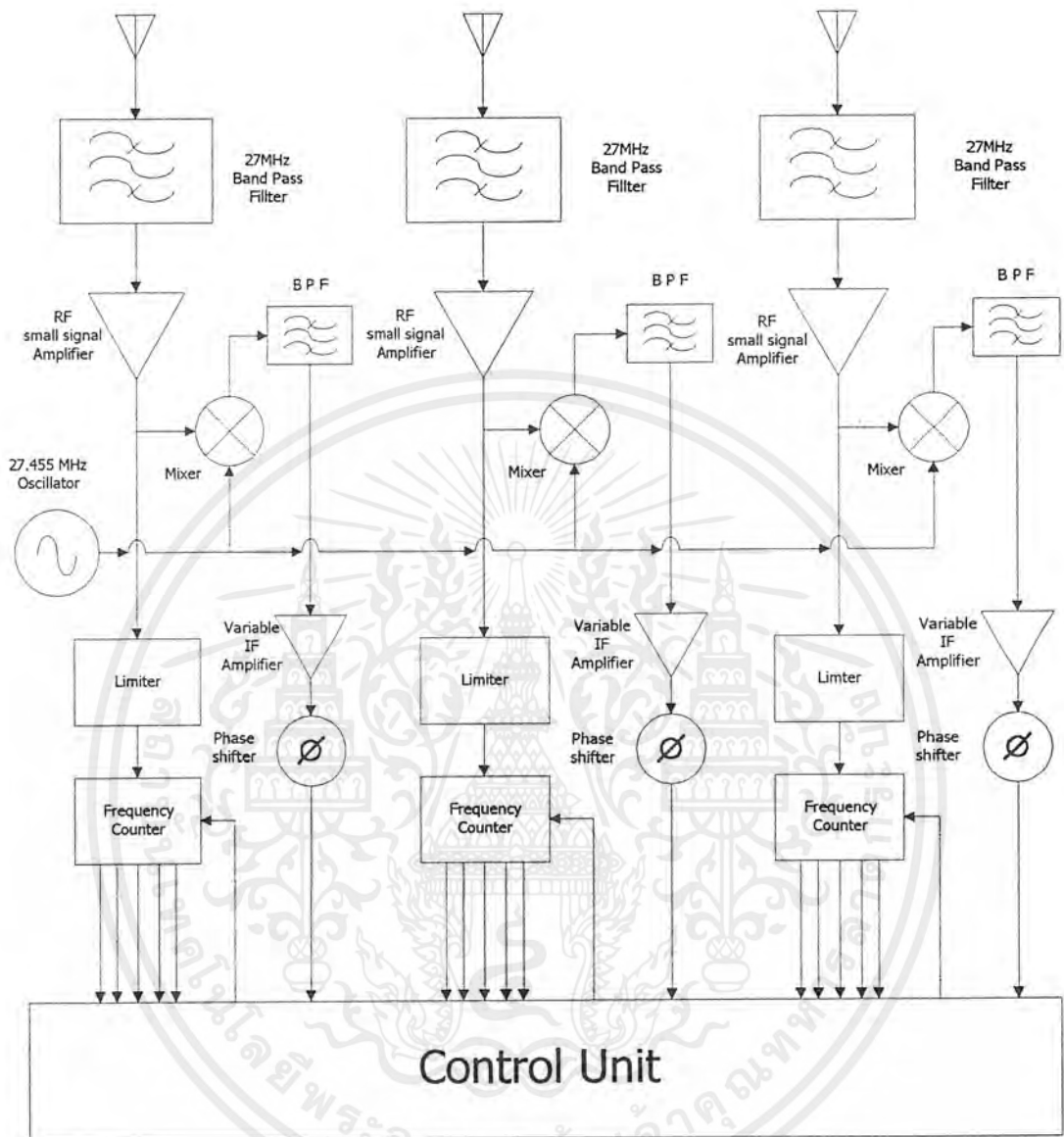
ภาคส่ง (Transmitter)



รูปที่ 1.1แสดงบล็อกไดอะแกรมของภาคส่ง

ภาคส่งนี้จะเป็นตัวกำเนิดความถี่ 27 เมกะเฮิร์ตซ์ ซึ่งจะทำการส่งสัญญาณออกไป โดยจะนำเครื่องส่งไปติดตั้งกับตัวของวัตถุที่ต้องการจะค้นหา เมื่อวัตถุเคลื่อนที่ไปก็จะส่งคลื่นความถี่ 27เมกะเฮิร์ตซ์ ออกมาอย่างต่อเนื่องทำให้เครื่องรับสามารถรับสัญญาณออกมาได้ และภาครับสามารถแสดงบล็อกไดอะแกรมได้ดังนี้

ภาครับ (Receiver)



รูปที่ 1.2 แสดงบล็อกไดอะแกรมของภาครับ

จะเห็นว่าทางภาครับจะมีเครื่องรับถึง 3 ตัว ซึ่งแต่ละตัวจะรับสัญญาณมาเข้าสู่กระบวนการต่างๆ เพื่อเปรียบเทียบหาความต่างเฟส โดยจะมีส่วนควบคุมคอยควบคุมการทำงานอยู่ และภาคแสดงผลก็จะแสดงผลเป็นตัวเลข

จุดประสงค์ในการทำโครงการนี้ขึ้นมา ก็เพื่อเป็นการศึกษาและปรับเปลี่ยนวิธีการค้นหาตำแหน่งของวัตถุที่เป็นแนวคิดแบบเดิมที่เครื่องรับจะเคลื่อนที่หรืออาจจะหมุนตลอดเวลา แต่วิธีการใหม่นั้นเพียงแค่ตั้งเครื่องรับเพื่อรับสัญญาณอยู่กับที่และเอาสัญญาณที่ได้มาประมวลผล จากนั้นก็เอาค่าพารามิเตอร์ (Parameters) ต่างๆ ไปคำนวณเพื่อหาตำแหน่งของวัตถุต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษานั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 2

ทฤษฎีหรือหลักการ

2.1 วงจรออสซิลเลเตอร์ (Oscillator)

วงจรออสซิลเลเตอร์ เป็นวงจรพื้นฐานที่สำคัญวงจรหนึ่ง ซึ่งถูกนำมาใช้งานทั้งในระบบสื่อสาร เช่นในระบบเครื่องส่ง และ เครื่องรับ ในการกำหนดสัญญาณ Carrier frequency หรือสร้าง local Oscillator สำหรับการ Mixer และการ Detect สัญญาณ นอกจากนี้ยังนำมาใช้งานในวงจรสร้างสัญญาณเสียง วงจรคั่นกำเนิดสัญญาณความถี่ต่างๆ และเป็นส่วนประกอบย่อยของวงจรอื่นๆอีกเป็นจำนวนมาก

วงจรออสซิลเลเตอร์แบ่งออกได้เป็น วงจรออสซิลเลเตอร์คลื่นรูปไซน์ และวงจรออสซิลเลเตอร์ที่ไม่ใช่คลื่นไซน์ เช่น รูปสี่เหลี่ยม พัลส์ เป็นต้น วงจรออสซิลเลเตอร์ส่วนใหญ่จะเป็นคลื่นรูปไซน์ (sine-wave oscillator) ซึ่งจะให้อำนาจสัญญาณคลื่นรูปไซน์ออกมาตลอดเวลา โดยมีขนาดและความถี่คงที่ ชนิดของการออสซิลเลเตอร์แบ่งได้จากอุปกรณ์ที่ใช้ ฉะนั้นวงจรออสซิลเลเตอร์คลื่นรูปไซน์จะแบ่งได้เป็น

- 1) LC Oscillator
- 2) RC Oscillator
- 3) Crystal Oscillator

ซึ่งแต่ละแบบจะมีลักษณะการใช้งาน และข้อดี-ข้อเสียที่ต่างกันไป ดูได้จากตารางที่ 2.1

รูปแบบของวงจรออสซิลเลเตอร์	ข้อดี-ข้อเสีย	ลักษณะการใช้งาน
LC Oscillator	<ol style="list-style-type: none"> 1.ความถี่เปลี่ยนแปลงได้ง่าย 2.เสถียรภาพทางความถี่ไม่ค่อยดี 3.นิยมนำไปใช้งาน โดยทั่วไป 4.ใช้ในย่านความถี่สูง 	<ol style="list-style-type: none"> 1.ใช้ในเครื่องรับวิทยุ,ทีวี เอพเอ็ม ฯลฯ 2.ใช้เป็นตัวออสซิลเลเตอร์ในการวัดทางด้านความถี่สูง
RC Oscillator	<ol style="list-style-type: none"> 1.ใช้ช่วงความถี่ต่ำ 2.ความถี่สามารถเปลี่ยนแปลงได้ 3.เสถียรภาพของความถี่ไม่ดี 	ใช้เป็นตัวออสซิลเลเตอร์ในการวัดทางด้านความถี่ต่ำ
Crystal Oscillator	<ol style="list-style-type: none"> 1.เสถียรภาพของความถี่ดีเป็นพิเศษ 2.ใช้ในย่านความถี่สูง 3.การทำให้ความถี่เปลี่ยนแปลงทำได้ยาก 	<ol style="list-style-type: none"> 1.ใช้ในเครื่องส่งวิทยุ นาฬิกา เครื่องมือวัดต่างๆ ฯลฯ 2.เมื่อนำมาใช้งานร่วมกับวงจร phase lock loop จะนำไปใช้งานได้อย่างกว้างขวาง

ตารางที่ 2.1 แสดงการเปรียบเทียบวงจรออสซิลเลเตอร์แบบต่างๆ

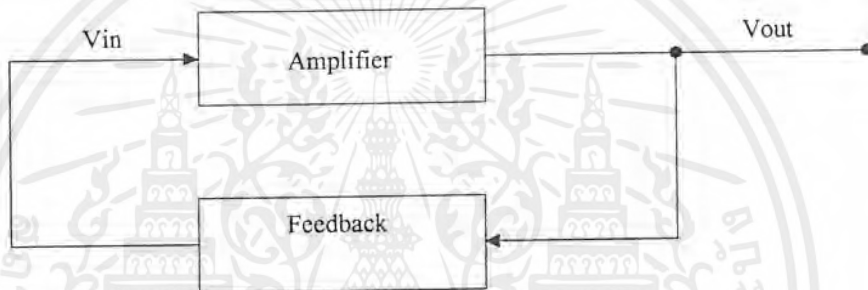
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.1 หลักการของวงจรรออสซิลเลเตอร์

วงจรรออสซิลเลเตอร์คือ วงจรขยายชนิดหนึ่งนั่นเอง แต่เป็นวงจขยายชนิดป้อนกลับแบบบวก (positive feedback) จะสร้างสัญญาณเอาต์พุตออกมาที่ความถี่ค่าหนึ่งโดยไม่ต้องการสัญญาณอินพุต ดังนั้นอาจกล่าวได้ว่า วงจรรออสซิลเลเตอร์ประกอบด้วย 3 ส่วน คือ

1. วงจรขยาย (Amplifier)
2. วงจรป้อนกลับแบบบวก (Positive feedback)
3. วงจรรีโซแนนซ์ (Resonance)

โดยที่ Amplifier เป็นวงจรที่สามารถขยายสัญญาณความถี่ที่เราต้องการ positive feedback เป็นวงจรป้อนกลับสัญญาณเพื่อนำมาขยายเพิ่มขึ้น โดยจะต้องเป็นการป้อนกลับแบบบวกและวงจรรีโซแนนซ์เป็นตัวเลือกความถี่



รูปที่ 2.1 แสดงวงจร positive feedback

พิจารณารูปที่ 2.1 แสดงถึงบล็อกไดอะแกรมของ positive feedback เราสามารถหาอัตราขยายแรงดันรวมของวงจรได้ดังนี้

$$A_v = \frac{A}{1 - A\beta} \quad (2.1)$$

จากสมการจะเห็นว่าถ้าเป็นการป้อนกลับแบบบวกเทอมของ $A\beta$ จะมีค่าเป็นบวก อัตราขยายรวมของวงจรจะมีค่าเพิ่มขึ้น และถ้าเทอม $A\beta$ มีค่าเป็นหนึ่ง อัตราขยายรวมของวงจรจะมีค่านันต์สามารถนำมาอธิบายการเกิดออสซิลเลทของวงจรรออสซิลเลเตอร์ได้ว่า ถ้ามีสัญญาณขนาดเล็ก ๆ ป้อนเข้ามาทางอินพุตของวงจขยาย สัญญาณเอาต์พุตที่ได้จะกลับเฟส 180° แล้วป้อนกลับแบบบวกมาเสริมสัญญาณอินพุตซึ่งมีเฟสเสริมกัน จึงทำให้สัญญาณอินพุตมีขนาดเพิ่มขึ้น สัญญาณเอาต์พุตที่ได้ก็จะมีความถี่ตามไปด้วย เมื่อมีการป้อนกลับเสริมอีกก็จะทำให้ได้เอาต์พุตขนาดใหญ่ขึ้นไปเรื่อยๆ นั่นคือค่าของ loop gain $A\beta > 1$ เริ่มเกิดการออสซิลเลท โดยปกติการเพิ่มขึ้นของสัญญาณจะถูกจำกัดที่แรงดันค่าหนึ่ง เมื่อ loop gain = 1 ดังนั้นเมื่อเกิดการป้อนกลับก็เสมือนว่า ป้อนกลับด้วยค่าแรงดันที่คงที่ วงจรจึงให้เอาต์พุตที่ได้ระดับแรงดันเสมือนกับคงที่คือ การออสซิลเลทอย่างต่อเนื่องนั่นเอง

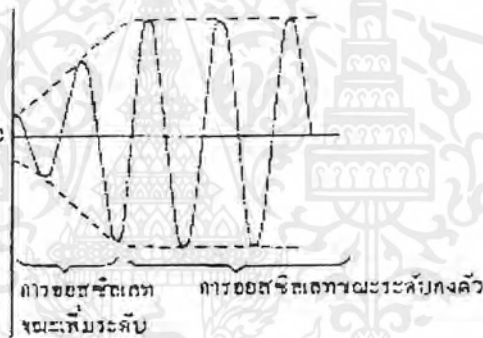
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าหนึ่ง เมื่อ loop gain = 1 ดังนั้นเมื่อเกิดการป้อนกลับก็เสมือนว่า ป้อนกลับด้วยค่าแรงดันที่คงที่ วงจรจึงให้อาพุทที่ได้ระดับแรงดันเหมือนกับคงที่คือ การออสซิลเลทอย่างต่อเนื่องนั่นเอง

อาจสรุปเป็นเงื่อนไขการเกิดออสซิลเลทได้ 2 ข้อ ดังนี้

1. อัตราขยายของ loop gain ต้องมีค่ามากกว่าหรือเท่ากับ 1
2. ผลรวมของเฟสภายใน loop ต้องเป็นจำนวนเต็มเท่าของ 2π เรเดียน หรือ $0, 360^\circ, \dots$ ถ้าเกิดกรณีทั้ง 2 พร้อมกันและวงจรจึงจะเกิดการออสซิลเลท

ในวงจรออสซิลเลเตอร์ทั่วไปจะเกิดการออสซิลเลทได้ด้วยตัวเองโดยไม่ต้องมีการป้อนสัญญาณ อินพุทเข้าไปเลยแม้แต่น้อย ทั้งนี้เพราะสัญญาณที่ช่วยกระตุ้นให้เกิดการออสซิลเลทในขณะเริ่มคั้นั้น คือ สัญญาณรบกวนที่มีอยู่ภายในอุปกรณ์นั่นเอง เพียงแต่จะต้องมีการป้อนแรงดัน ไปเลี้ยงให้กับวงจร ตลอดเวลาเท่านั้น



รูปที่ 2.2 แสดงการเกิดออสซิลเลท

2.1.2 LC Oscillator

วงจร RC Oscillator นั้น โดยทั่วไปจะใช้งานในความถี่ต่ำไม่เกิน 1 MHz เช่น ในย่านความถี่เสียง ในการใช้งานในด้านความถี่สูงจะนิยมใช้วงจร LC Oscillator ซึ่งประกอบด้วยอุปกรณ์ R L C สามารถนำไปใช้งานได้ถึงความถี่ 500 MHz ในการออกแบบวงจรออสซิลเลเตอร์ที่ความถี่สูงต้องทำความเข้าใจหลักการของวงจร Series-Parallel resonant ก่อนซึ่งจะได้กล่าวในหัวข้อต่อไป

2.1.2.1 Series-Parallel Resonant

วงจร series resonant ในรูปที่ 2.3 (a) ประกอบไปด้วย R L C ซึ่ง R ก็คือค่าความต้านทานภายในของ coil นั่นเอง จากทฤษฎีพื้นฐานของวงจรไฟฟ้าจะได้ว่า ค่า inductive reactance และ capacitive reactance คือ

$$jX_L = j2\pi fL \quad (2.2)$$

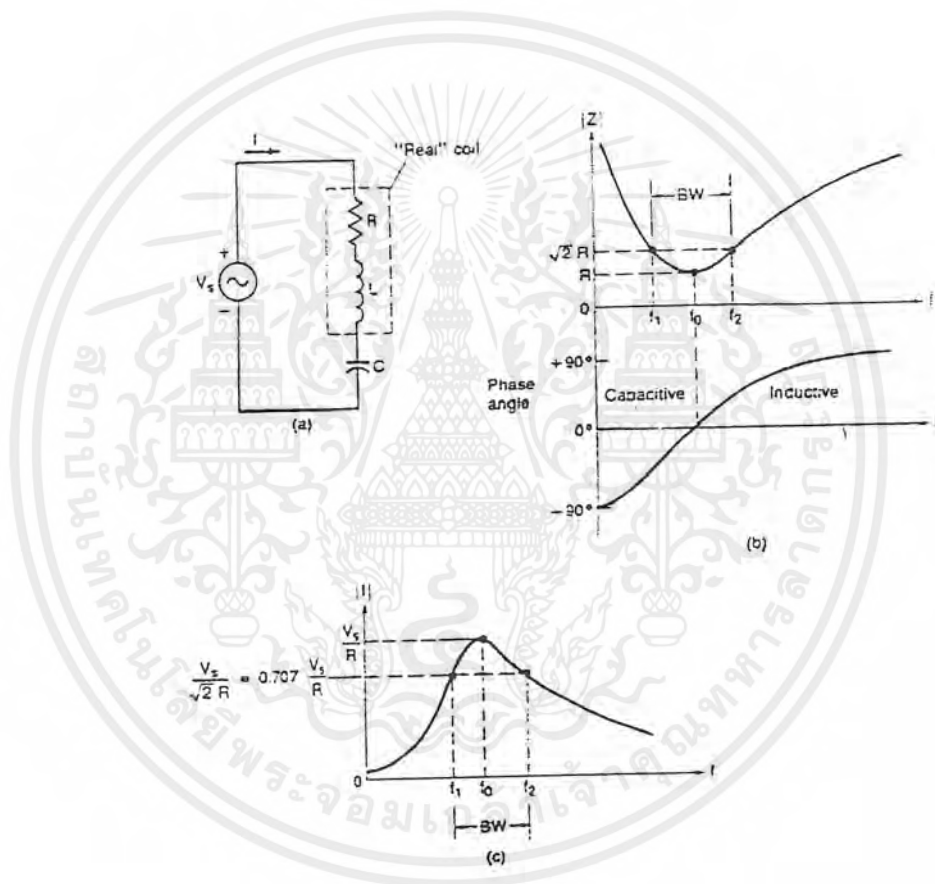
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ที่ความถี่เฉพาะความถี่หนึ่งขนาดของ inductive reactance และ capacitive reactance จะมีค่าเท่ากันทำให้มีกระแสไหลในวงจรสูงสุด เรียกความถี่นั้นว่า ความถี่รีโซแนนซ์ สามารถใช้เงื่อนไขนี้มาหาค่าความถี่รีโซแนนซ์ได้โดยพิจารณาในเทอมของค่า reactance

$$X_L = X_C \quad (2.4)$$

$$2\pi fL = \frac{1}{2\pi fC} \quad (2.5)$$

$$f_o = \frac{1}{2\pi\sqrt{LC}} \quad (2.6)$$



รูปที่ 2.3 series resonant circuit

ที่ความถี่ resonant ค่า impedance (Z_o) ของวงจร series resonant จะมีค่าน้อยที่สุด เนื่องจากค่า X_L และ X_C หักล้างกันไปจะเหลือ Z_o อยู่ใน term ของ R ดังในรูป (b) ดังนั้นจะได้กระแสไหลสูงสุดเท่ากับ V_s/R ดังในรูป (c) พิจารณารูป (b) ที่ความถี่ต่ำกว่า f_o ค่า impedance จะแสดงตัวเป็น capacitive และที่ความถี่สูงกว่า f_o จะแสดงตัวเป็น inductive

ที่ความถี่ f_1 และ f_2 ขนาดของ impedance จะเพิ่มขึ้นเป็น $\sqrt{2}R$ ดังนั้นผลต่างระหว่างความถี่

ทั้งสองเรียกว่า bandwidth (BW)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$BW = f_2 - f_1 \quad (2.7)$$

ความถี่รีโซแนนซ์จะแปรผกผันกับค่า quality factor (Q) ของ coil

$$BW = \frac{f_0}{Q} \quad (2.8)$$

เมื่อ BW = bandwidth (Hz)

f_0 = ความถี่รีโซแนนซ์ (Hz)

Q = ค่า quality factor ของ coil

ค่า Q ของ coil หาได้จาก

$$Q = X_L/R \quad (2.9)$$

ซึ่งค่า Q นี้ถูกกำหนด ความถี่รีโซแนนซ์ ถ้า BW แคบก็จะทำให้ได้ค่า Q สูง และยังสามารถกำหนดได้โดยค่า reactance ของ coil และค่า R ซึ่งเป็นค่าความต้านทานที่อยู่ใน coil แทนการสูญเสียทาง dc และ ac ใน coil โดยทั่วไปค่า Q ควรมีค่ามากกว่า 10

วงจร parallel resonant ในรูปที่ 2.4 (a) ประกอบด้วย capacitance และ coil ต่อ parallel กัน สามารถพิจารณาได้เช่นเดียวกับกรณี series resonant คือ ความถี่รีโซแนนซ์จะเกิดขึ้นเมื่อขนาดของ capacitive reactance เท่ากับ inductive reactance ดังนั้นความถี่รีโซแนนซ์สามารถหาได้โดยใช้สมการ (2.6) แต่ในกรณีนี้ที่ความถี่รีโซแนนซ์จะให้ค่า impedance สูงสุดเท่ากับ R_p ดังรูปที่ 2.4 (b) โดยที่

$$R_p = Q^2 R_s \quad (2.10)$$

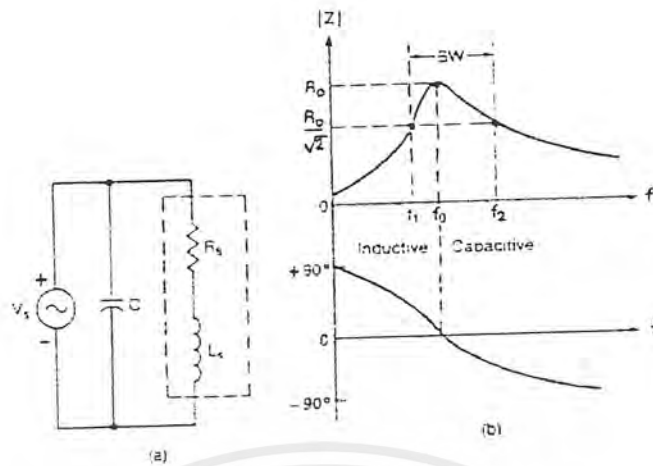
เมื่อ R_p = equivalent resistance ของวงจร parallel resonance ที่ f_0

Q = quality factor ของ coil (มากกว่า 10)

R_s = ค่าความต้านทานภายใน coil

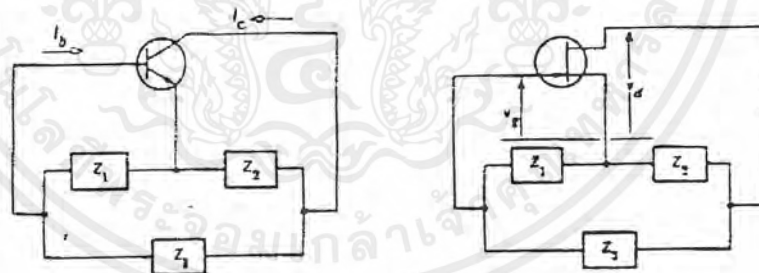
ที่ความถี่ต่ำกว่า f_0 ค่า susceptance และกระแสจะแสดงตัวในลักษณะ inductive และความถี่สูงกว่า f_0 จะแสดงลักษณะเป็น capacitive ส่วนค่า Q พิจารณาได้เช่นเดียวกับกรณีของ series resonant

$$Q = R_p / X_L$$



รูปที่ 2.4 parallel resonant circuit

วงจร LC Oscillator ทั่วไปจะเป็นวงจรที่ประกอบด้วยอุปกรณ์ 3 ตัว เชื่อมต่อกันเรียกว่า วงจร ออสซิลเลเตอร์แบบเชื่อมต่อกันสามจุด ตัวอย่างเช่น Colpitts Oscillator, Hartley Oscillator, Clapp Oscillator ดังแสดงในรูปที่ 2.5 และ 2.6 แต่วงจรที่นิยมใช้กันโดยทั่วไปจะเป็นวงจร Colpitts Oscillator

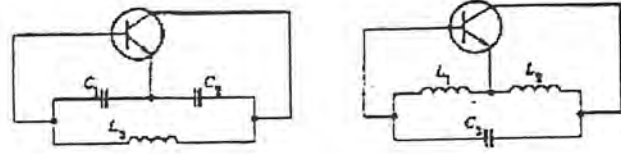


a) วงจรของทรานซิสเตอร์

(b) วงจรของเฟด

รูปที่ 2.5 วงจรออสซิลเลเตอร์แบบเชื่อมต่อกันสามจุด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



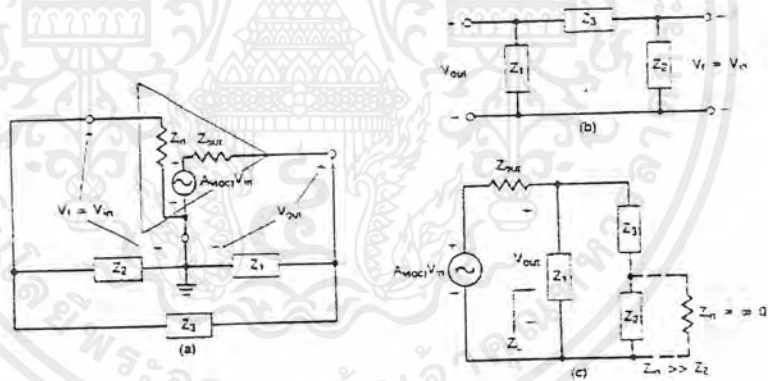
(a) Colpitts Oscillator

(b) Harley Oscillator

รูปที่ 2.6 วงจรออสซิลเลเตอร์แบบต่างๆ

2.1.3 Colpitts Oscillator

วงจร Colpitts Oscillator เป็นวงจรออสซิลเลเตอร์แบบเชื่อมต่อกัน 3 จุด แบบหนึ่งซึ่งมีค่าของ Component ต่างๆเป็นดังรูปที่ 2.6 (a) ค่า Z_1 และ Z_2 เป็น Capacitive reactance และ Z_3 เป็น inductive reactance สามารถเขียนวงจรสมมูลได้ดังรูปที่ 2.7 (a)



รูปที่ 2.7 วงจรสมมูลย์ของ Colpitts Oscillator

จากรูปที่ 2.7 (b) สามารถหา transfer function ของ Feedback Network ได้ดังนี้

$$\begin{aligned}
 V_f &= \frac{Z_2}{Z_2 + Z_3} V_{out} \\
 \beta &= \frac{V_f}{V_{out}} \\
 &= \frac{Z_2}{Z_2 + Z_3}
 \end{aligned}
 \tag{2.11}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 2.7 (c) เนื่องจากค่าของ $Z_{in} \gg Z_2$ สามารถหา impedance รวม (Z_L) ได้ดังนี้
สามารถหา transfer function ของวงจรสมมูลได้ดังนี้

$$\begin{aligned}
 Y_L &= \frac{1}{Z_1} + \frac{1}{Z_2 + Z_3} \\
 Z_L &= \frac{1}{Y_L} = \frac{Z_1(Z_2 + Z_3)}{Z_1 + Z_2 + Z_3} \\
 V_{out} &= \frac{Z_L}{Z_L + Z_{out}} A_{v(oc)} V_{in} \\
 &= \frac{Z_1(Z_2 + Z_3)}{Z_1 + Z_2 + Z_3 + Z_{out}} \\
 &= \frac{\left[\frac{Z_1(Z_2 + Z_3)}{Z_1 + Z_2 + Z_3} \right] + Z_{out}}{\left[\frac{Z_1(Z_2 + Z_3)}{Z_1 + Z_2 + Z_3} \right] + Z_{out}} \\
 A_v &= \frac{V_{out}}{V_{in}} = \frac{Z_1(Z_2 + Z_3)A_{v(oc)}}{Z_1(Z_2 + Z_3) + Z_{out}(Z_1 + Z_2 + Z_3)} \quad (2.12)
 \end{aligned}$$

เมื่อเกิดรีโซแนนซ์ ค่าของ loop gain ($A\beta$) จะเท่ากับ 1 และ phase shift จะเป็นศูนย์ซึ่งเป็นไปตามเงื่อนไขของ Barkhausen Criterion

$$\beta A_v = 1 \angle 0^\circ \quad (2.13)$$

แทนค่าจากสมการ (2.11) และ (2.12) ลงในสมการ (2.13)

$$\begin{aligned}
 \beta A_v &= \left(\frac{Z_2}{Z_2 + Z_3} \right) \left(\frac{Z_1(Z_2 + Z_3)A_{v(oc)}}{Z_1(Z_2 + Z_3) + Z_{out}(Z_1 + Z_2 + Z_3)} \right) = 1 \angle 0^\circ \\
 &= \left(\frac{Z_1 Z_2 A_{v(oc)}}{Z_1(Z_2 + Z_3) + Z_{out}(Z_1 + Z_2 + Z_3)} \right) = 1 \angle 0^\circ \quad (2.14)
 \end{aligned}$$

ค่า impedance ของอุปกรณ์ L, C คือ $Z_i = jX_i$ แทนค่าลงในสมการ (2.14)

$$\frac{X_1 X_2 A_{v(oc)}}{X_1(X_2 + X_3) + j(X_1 + X_2 + X_3)Z_{out}} = 1 \angle 0^\circ \quad (2.15)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จะเห็นว่าค่าที่ได้จะต้องมีเฉพาะค่า real เท่านั้น ค่า Imaginary จะมีค่าเป็นศูนย์ ดังนั้นจึงนำเงื่อนไขนี้มาหาค่าความถี่รีโซแนนซ์ได้ โดยการแทนค่า $X_L = \omega L$ และ $X_C = -\frac{1}{\omega C}$

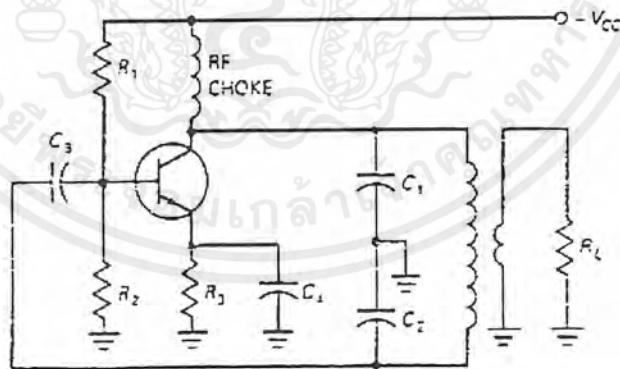
$$\begin{aligned} X_1 + X_2 + X_3 &= 0 \\ \frac{1}{\omega C_1} - \frac{1}{\omega C_2} + \omega L_3 &= 0 \\ \omega_0^2 &= \frac{1}{L_2 \left(\frac{C_1 C_2}{C_1 + C_2} \right)} \end{aligned} \quad (2.16)$$

$$f_0 = \frac{1}{2\pi \sqrt{L_2 C_{eq}}}$$

โดยที่ $C_{eq} = \frac{C_1 C_2}{C_1 + C_2}$

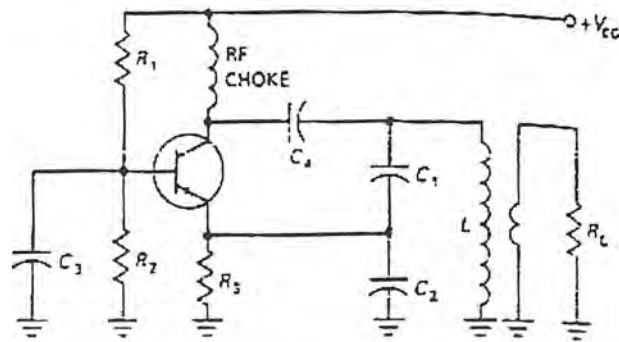
วงจร colpitts oscillator มีหลายรูปแบบ ได้แก่ แบบ Common - Emitter , Common - Base , Common Collector รูปแบบที่นิยมใช้คือ Common - Emitter และ Common - Base ตัวอย่างดังรูปที่

2.8



รูปที่ 2.8 (a) CE-Colpitt Oscillator

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.8 (b) วงจร CB-Colpitts Oscillator

จากเงื่อนไขการเริ่มต้นออสซิลเลท $A\beta > 1$

ในกรณีวงจร CE Colpitts Oscillator

$$\beta = \frac{v_f}{v_{out}} = \frac{X_{C2}}{X_{C1}} = \frac{1/(2\pi fC_2)}{1/(2\pi fC_1)} = \frac{C_1}{C_2} \tag{2.17}$$

ดังนั้นถ้าต้องการให้วงจรเริ่มต้นออสซิลเลทสัญญาณ

$$A_v \beta > 1$$

$$A_v > \frac{C_2}{C_1}$$

ในทำนองเดียวกัน กรณีของวงจร CB Colpitts Oscillator จะได้ว่า

$$\beta = \frac{v_f}{v_{out}} = \frac{X_{C2}}{X_{C1} + X_{C2}}$$

$$= \frac{C_1}{C_1 + C_2}$$

$$A_v \beta > \frac{C_1 + C_2}{C_1}$$

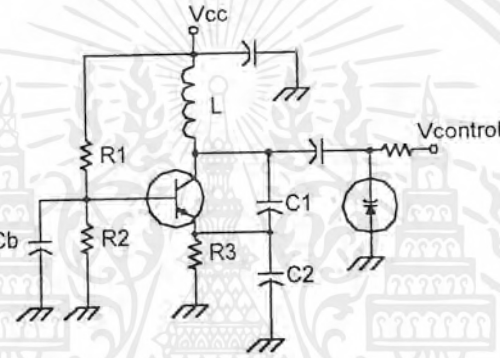
วงจร Colpitts Oscillator แบบ CB จะสามารถออสซิลเลทสัญญาณที่มีความถี่สูงๆ ได้ดีกว่าแบบ CE เนื่องจาก การส่งสัญญาณป้อนกลับที่ขาเบส (CE) จะปรากฏค่าของ Miller capacitance ตกคร่อม

ที่อินพุททำให้ค่า voltage gain ที่ความถี่รีโซแนนซ์ต่ำลง แต่การส่งสัญญาณป้อนกลับที่ขามิเตอร์ (CB) เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นับญาติให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังรูปที่ 2.8 (b) ค่าของ C_v มีค่ามากกว่า miller capacitance จะทำให้ค่า impedance ที่ขา base น้อยลง ค่าของ voltage gain จึงมีค่ามากขึ้น ดังนั้นการใช้งานที่ความถี่สูงจะนิยมใช้วงจร Common base เพราะมีการตอบสนองต่อความถี่ได้สูงและมี phase ระหว่างอินพุตกับ เอาท์พุทน้อย

จากที่กล่าวมาจะเห็นได้ว่า การออกแบบวงจรออสซิลเลเตอร์ที่ใช้งานที่ความถี่สูงๆ ขึ้นไป หรือในย่านความถี่ VHF , UHF จะนิยมใช้วงจรขยายแบบ Common base เหตุผลดังที่ได้กล่าวมาแล้ว แม้ว่าทฤษฎีการสร้างวงจร RF Oscillator ทั่วไปเป็นที่ทราบกันดีอยู่แล้ว แต่ในทางปฏิบัติมักเกิดปัญหาหลายอย่างเกิดขึ้น เช่น คลื่นที่ผลิตออกมามีฮาร์โมนิคต่างๆรวมอยู่มากหรือกล่าวได้ว่ามีค่า T.H.D. สูง การลดค่า T.H.D. จะทำได้โดยการใช่วงจรรองเอาฮาร์โมนิคที่ไม่ต้องการทิ้ง

เราสามารถนำวงจรออสซิลเลเตอร์ให้ปรับความถี่ได้โดยใช้แรงดัน โดยใช้วารีแคปในการทำงาน วงจรจะอยู่ในรูปแบบของวงจรในรูปที่ 2.9



รูปที่ 2.9 โคลพิทท์ออสซิลเลเตอร์ปรับค่าได้ตามแรงดัน

ดังนั้นความถี่ที่กำเนิดได้คือ

$$f_o = \frac{1}{2\pi \sqrt{L \left[\left(\frac{C_1 C_2}{C_1 + C_2} \right) \parallel C_v \right]}} \quad (2.18)$$

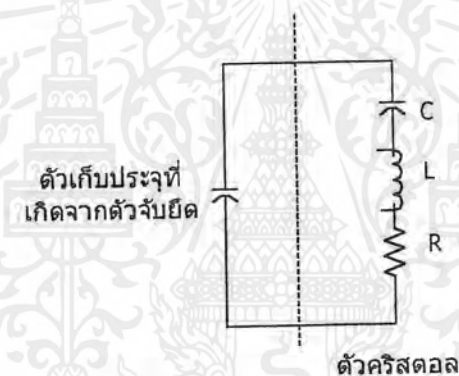
เอาท์พุทสามารถเหนี่ยวนำกระแสที่ขดลวดเหนี่ยวนำไปใช้งานได้หรืออาจดึงจากขาคอลเลคเตอร์ได้ แต่ต้องระวังค่าตัวต้านทานด้วย มิฉะนั้นวงจรอาจไม่เกิดการออสซิลเลทได้ เนื่องจากค่าเนกาทีฟรีซีสแตนซ์ น้อยกว่าโพสิทีฟรีซีสแตนซ์ (Load) และที่สำคัญ Q และ L ควรมีค่ามากๆ เพื่อไม่ให้เกิดการสูญเสีย (Loss) ในวงจรมากซึ่งอาจเป็นสาเหตุให้ไม่เกิดการออสซิลเลทได้เช่นเดียวกัน

2.1.4 วงจรคริสตอลออสซิลเลเตอร์ (Crystal Oscillator)

ในวงจรเครื่องส่งส่วนใหญ่ที่ต้องการให้เสถียรภาพทางความถี่ของเครื่องส่งมีค่าสูง หรือความถี่มีค่าคงที่ตลอดเวลาเพื่อให้เครื่องรับสามารถจูนรับสถานีได้ถูกต้องและตลอดไป วงจรออสซิลเลเตอร์ที่ให้คุณสมบัติเด่นในเรื่องเสถียรภาพทางความถี่ได้แก่ วงจรคริสตอลออสซิลเลเตอร์ นอกจากนี้วงจรคริสตอลออสซิลเลเตอร์ยังใช้เป็นตัวสร้างสัญญาณที่มีความถี่มาตรฐานไว้สำหรับตรวจสอบเครื่องมือบางชนิด และยังใช้เป็นตัวสร้างสัญญาณที่มีความถี่มาตรฐานไว้สำหรับตรวจสอบเครื่องมือบางชนิดและยังใช้เป็นตัวสร้างแรงดันฐานเวลามาตรฐาน ใช้กับอุปกรณ์ที่ต้องการความเที่ยงตรงเช่นนาฬิกาอิเล็กทรอนิกส์

คริสตอลที่ใช้งานอยู่ทั่วไปทำมาจากผลึกควอตซ์ เมื่อมีแรงดันตกคร่อมผลึกควอตซ์ ผลึกควอตซ์ก็จะเกิดการสั่นความถี่ที่สั่นได้จะมีค่าเกือบคงที่ซึ่งขึ้นอยู่กับความหนาของผลึกนั้น ความถี่ที่เกิดขึ้นจะยังคงเปลี่ยนแปลงได้อีกเล็กน้อยเนื่องจากอุณหภูมิ

โดยหลักการแล้วลักษณะสมบัติของคริสตอล มีลักษณะคล้ายคลึงกับวงจรรีโซแนนซ์ที่สามารถเขียน วงจรสมมูลได้ดังรูปที่ 2.10



รูปที่ 2.10 วงจรสมมูลของผลึกคริสตอล

คริสตอลเป็นเพียงผลึกของควอตซ์ที่ยังต้องอาศัยตัวจับยึดเข้ากับกระป๋องโลหะดังนั้นในส่วนของตัวจับยึดคริสตอลจึงเกิดมีลักษณะเหมือนเป็นตัวเก็บประจุที่ขนานอยู่อีก 1 ตัว ดังวงจรสมมูลดังรูปที่ 2.10 แต่เนื่องจากตัวเก็บประจุในตัวผลึกของคริสตอลที่ต่ออนุกรมกับตัวเหนี่ยวนำมีค่าต่ำ ดังนั้นตัวเก็บประจุที่ต่อขนานอยู่ภายนอกจึงมีอิทธิพลต่อการออสซิลเลตของสัญญาณน้อยมาก และในขณะรีโซแนนซ์นั้นส่วนของวงจรรีโซแนนซ์แบบอนุกรมและแบบขนานเกือบจะทำให้ความถี่รีโซแนนซ์เป็นความถี่เดียวกัน

ผลึกควอตซ์นี้เป็นวัสดุจำพวกซิลิกอนไดออกไซด์ที่มีลักษณะเหมือนแก้วในส่วนของผลึกจะมีรูปร่างเป็น 6 ด้านเหมือนปริซึม โดยผลึกควอตซ์ที่ใช้งานจะได้รับการตัดด้วยลักษณะของแกน 3 แกนดังแสดงในรูปที่ 2.11

แกน X เป็นแกนที่ลากระหว่างมุมสองมุมของแท่งปริซึม ส่วนแกน Y จะเป็นแกนที่ลากตั้งฉากกับผิวหน้าของตัวคริสตอล นั่นคือถ้าหากตัดคริสตอลตามแนวผลึกจากมุมหนึ่งไปยังอีกมุมหนึ่งที่อยู่ตรงข้ามก็เรียกว่าการตัดแบบ X (X-cut) ซึ่งผลของการตัดแบบนี้จะทำให้ความถี่ที่ได้เปลี่ยนแปลงกับอุณหภูมิ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ในลักษณะที่อุณหภูมิสูงขึ้นค่าความถี่จะลดลง แต่ถ้าตัดในแนวแกน Y ก็จะเป็นผลทำให้ความถี่ของการสั่นสูงขึ้น เมื่ออุณหภูมิสูงขึ้น

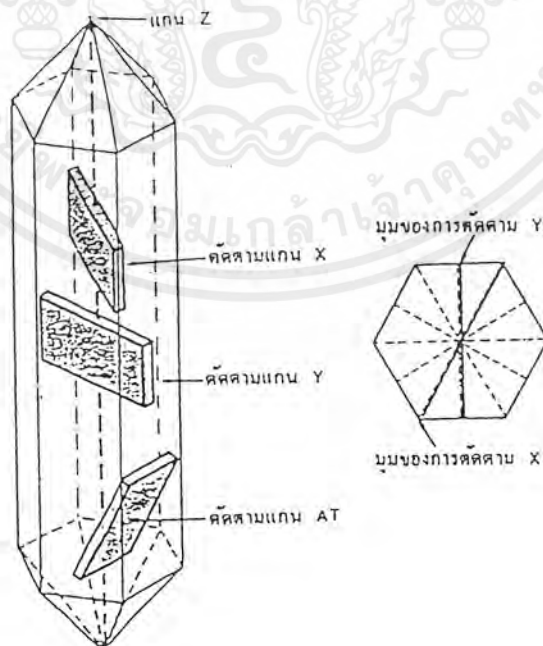
จะเห็นได้ว่าไม่ว่าจะตัดในแกน X หรือ Y จะเป็นผลทำให้ความถี่ของการสั่นของคริสตอลขณะรีโซแนนซ์เปลี่ยนแปลงกับอุณหภูมิได้มาก ดังนั้นเราจึงต้องหาทางตัดแกนใดแกนหนึ่งเพื่อให้ผลการเปลี่ยนแปลงกับอุณหภูมิน้อยที่สุดหรือแทบจะกล่าวได้ว่ามันไม่มีผลเลย แกนที่ใช้ในการตัดคือแกน AT ดังแสดงไว้ในรูปที่ 2.11

เราอาจจะตัดคริสตอลให้อยู่ในแกนอื่นๆก็ได้ ในแต่ละระนาบของการตัดจะให้ผลการเปลี่ยนแปลงช่วงความถี่ต่ออุณหภูมิตลอดจนความถี่ฮาร์โมนิกที่ใช้งานแตกต่างกัน

ส่วนความหนาของแผ่นคริสตอล จะเป็นตัวกำหนดความถี่ของการรีโซแนนซ์ถ้าแผ่นคริสตอลยิ่งบางก็หมายความว่าความถี่ของการรีโซแนนซ์มีค่าสูงขึ้น แผ่นคริสตอลที่ทำความถี่ได้สูงประมาณ 15 เมกะเฮิร์ตซ์ ไม่เกิน 50 เมกะเฮิร์ตซ์ แต่ถ้าต้องการความถี่สูงกว่านี้อีกมันใช้ฮาร์โมนิกของสัญญาณนั่นเอง

อุปกรณ์ถ้าพวกคริสตอลเป็นอุปกรณ์ที่ค่อนข้างจะบอบบาง ดังนั้นคริสตอลจึงต้องทำงานที่ระดับพลังงานต่ำ ๆ หรือในขณะที่ใช้งานเป็นตัวกระตุ้นในขณะที่ป้อนกลับระหว่างอินพุตกับเอาต์พุตจะต้องไม่ให้ระดับแรงดันตกคร่อมตัวมันมากเกินไป ซึ่งจะทำให้คริสตอลทำงานผิดความถี่ และเกิดความร้อนกับตัวมันสูงสุดจนมันเสียหายได้

จากที่กล่าวมาแล้วว่าเราใช้คริสตอลกระตุ้นวงจรออสซิลเลเตอร์ ก็เพื่อเหตุผลในเรื่องต้องการให้ได้ความถี่ที่มีเสถียรภาพสูง ค่าเสถียรภาพของวงจรออสซิลเลเตอร์สามารถหาได้จากการกำหนดค่า Q ของตัวคริสตอลและสัมประสิทธิ์การผันแปรทางความถี่กับอุณหภูมิ ค่า Q ของคริสตอลจึงมีเสถียรภาพทางความถี่สูงกว่าวงจร LC ออสซิลเลเตอร์มาก



รูปที่ 2.11 แสดงผลึกควออร์ตซ์และการตัดผลึก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การออกแบบวงจรคริสตอลออสซิลเลเตอร์

คุณลักษณะของวงจรคริสตอลออสซิลเลเตอร์มีดังนี้

1. คุณสมบัติการเป็นวงจรแบบเชิงเส้น (linear property) ช่วยในการควบคุมค่าอัตราขยายของสัญญาณ (gain) และเฟสชิฟต์ของสัญญาณ (phase shift)
2. คุณสมบัติทางโอเวอร์โหลด (Overload property) ช่วยในการควบคุมรูปร่างและขนาดแอมพลิจูดของสัญญาณที่ผลิตได้

สาเหตุที่มีวงจรคริสตอลออสซิลเลเตอร์หลายชนิดเนื่องจากการออกแบบวงจรนั้นขึ้นอยู่กับ การเปลี่ยนแปลงค่าความต้านทานภายในของคริสตอลซึ่งจะทำให้ได้ความถี่ในช่วงกว้าง

1. ความถี่ของสัญญาณที่จะออสซิลเลตได้นั้นจะแปรค่าตามความต้านทานภายในของคริสตอล
2. การที่จะขับคริสตอลให้ทำงานได้นั้น ต้องทำให้ระดับอิมพีแดนซ์ของวงจรเมทซ์กับค่าความต้านทานซึ่งค่อนอนุกรมอยู่ในคริสตอล (R_s)

อย่างไรก็ตามไม่ว่าค่าความต้านทานภายในของคริสตอลจะมีค่าเท่าไร แต่ระดับอิมพีแดนซ์ของวงจรจะต้องเปลี่ยนแปลงตามให้เมทซ์กันอย่างเหมาะสม ซึ่งขึ้นอยู่กับวงจรมันๆ คิวว่าสามารถทำงานได้ดีที่สุดในช่วงความถี่ใด เนื่องจากวงจรออสซิลเลเตอร์นั้นไม่มีรูปแบบที่แน่นอน

ชนิดของวงจรออสซิลเลเตอร์ที่ใช้ควอเตอร์คริสตอล แบ่งได้ 3 ชนิดใหญ่ๆ ดังนี้

1. แบบพื้นฐาน ใช้ที่ความถี่ไม่เกิน 20 เมกะเฮิรตซ์ เช่น วงจรแบบ Pierce และค่า Q ในวงจรจะมีค่าเท่ากับ 90 % ของค่า Q ภายในของออสซิลเลเตอร์
2. แบบฮาร์โมนิก ใช้ในช่วงความถี่ 20 - 100 เมกะเฮิรตซ์ ประกอบด้วยวงจรแท่ง LC หรือเป็นระบบที่ใช้ L และ C ในการเลือกฮาร์โมนิกที่ต้องการ โดยมีการใช้วงจรอิมิตเตอร์คัปเปลอร์ฮาร์โมนิก (Emitter - coupled Harmonic) คือมีเสถียรภาพทางความถี่แบบชอร์ตเทอม (short - term) ดีที่สุด คือมีการรบกวนทางเฟส (phase noise) ค่าที่ดีที่สุด และค่า Q ในวงจรจะมีค่าเท่ากับ 80% ของค่า Q ภายในคริสตอล เงื่อนไขของวงจรแบบที่ 1 และ 2 คือ ต้องการส่วนประกอบของอุปกรณ์ที่เสถียรในระบบการเลื่อนเฟส (phase shift)
3. แบบบริดจ์ ใช้ในช่วงความถี่มากกว่า 100 เมกะเฮิรตซ์ เป็นวงจรที่มีความซับซ้อนมากกว่าสองแบบแรก แต่เป็นวงจรที่จะทำให้ได้ค่า Q ในวงจรมากกว่าค่า Q ภายในของคริสตอล มีหลักการคือ การใช้การป้อนกลับแบบลบ เพื่อไปหักล้างกับส่วนของค่าความต้านทานภายในของคริสตอล โดยคิดค่า L และ C ภายในของคริสตอลด้วยมีลักษณะคือ จะช่วยให้เสถียรภาพทางความถี่แบบชอร์ตเทอม สูงขึ้น ใช้วงจรบัฟเฟอร์ฟอลโลเวอร์ (Butler - follower)

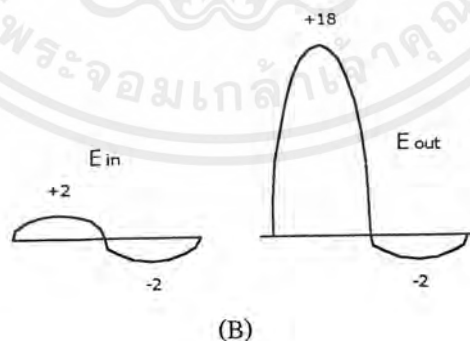
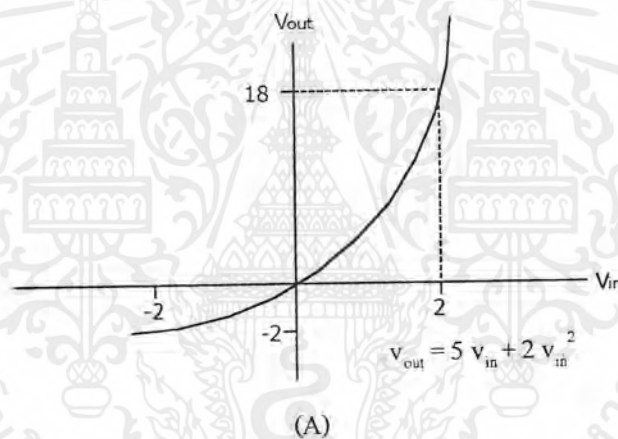
เกณฑ์ที่ใช้ในการพิจารณาเลือกวงจรที่เราจะใช้ ประกอบด้วย

1. ค่าความถี่ที่เราต้องการในการออสซิลเลต
2. ค่า R_s ของคริสตอลที่เราใช้
3. ความเหมาะสมในด้านราคา
4. ปัญหาเนื่องจากความยุ่งยากซับซ้อนของวงจร
5. ความมีเสถียรภาพทางความถี่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เทอมที่ 2 ของสมการที่ (2.19) รู้จักกันดีว่าเป็นฮาร์โมนิกที่ 2 หรือความถี่เป็นอันดับที่ 2 ส่วนเทอมที่ 3 ถูกเรียกว่าฮาร์โมนิกที่ 3 หรือความถี่เป็นอันดับที่ 3 แน่นอนว่าวงจรขยายเชิงเส้นที่สมบูรณ์แบบนั้นจะไม่ผลิตสัญญาณที่ผิดเพี้ยนอันดับที่ 2,3 หรือลำดับที่สูงๆออกมา

สังเกตในรูปที่ 2.13 ซึ่งฟังก์ชันถ่ายโอนของวงจรขยายจะได้ว่า $V_{out} = 5V_{in} + 2V_{in}^2$ ซึ่งองค์ประกอบของความถี่เป็นอันดับที่ 2 เพิ่มขึ้นเป็นกำลัง 2 ของสัญญาณอินพุต ดังนั้นการเพิ่มขึ้นของระดับสัญญาณอินพุตซึ่ง องค์ประกอบอันดับที่ 2 จะเพิ่มขึ้นเร็วมาก และเร็วกว่าองค์ประกอบพื้นฐานในสัญญาณเอาต์พุต ซึ่งในที่สุดขนาดขององค์ประกอบอันดับที่ 2 ในสัญญาณเอาต์พุตจะเท่ากับขนาดของสัญญาณพื้นฐาน ผลที่เกิดขึ้นนี้แสดงได้ดังกราฟรูปที่ 2.14 โดยจุดที่องค์ประกอบอันดับที่ 2 และอันดับที่ 1 ของสัญญาณเอาต์พุตมีค่าเท่ากันถูกเรียกว่า “จุดตัดอันดับที่ 2” ในกรณีนี้เทอมอันดับที่ 3 ถูกพล็อตตามอัตราขยายพื้นฐานของวงจรขยาย

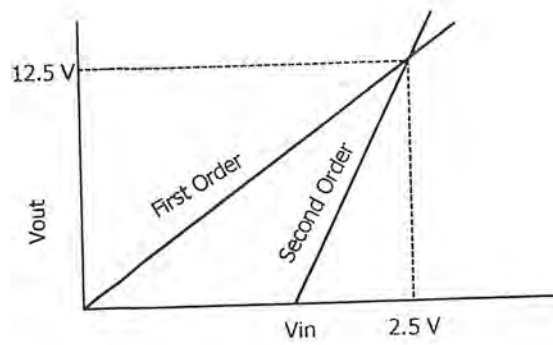


รูปที่ 2.13 คุณสมบัติของวงจรขยายที่ไม่เป็นเชิงเส้น

(A) คุณสมบัติของฟังก์ชันถ่ายโอน

(B) ผลลัพธ์ของรูปคลื่น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.14 จุดตัดอันดับที่ 2

ในรูปแบบนี้จุดตัดขององค์ประกอบอันดับที่ 3 ของวงจรถายถูกใช้ในฐานะที่เป็นฟิสิกเกอร์ออฟเมริท (figure of merit) ซึ่งจุดตัดที่สูงกว่าจะเป็นวงจรถายที่ดีกว่าคือสามารถขยายสัญญาณได้ขนาดใหญ่กว่า

เมื่อสัญญาณอินพุตมีตั้งแต่ 2 สัญญาณขึ้นไป องค์ประกอบของอินเตอร์มอดูเลชันอันดับที่ 2,3 หรือสูงกว่า เป็นสาเหตุทำให้เกิดการรวมผลลัพท์หรือความแตกต่างของผลลัพท์ของแต่ละสัญญาณอินพุตพื้นฐาน และฮาร์โมนิกที่เกี่ยวข้องของมัน ตัวอย่างเช่น เมื่อมีสัญญาณชานูชอยคอลลที่สมบูรณ์แบบ ความถี่ f_1 และ f_2 คืออินพุตของวงจรถายที่ไม่เป็นเชิงเส้น ตามองค์ประกอบของสัญญาณเอาต์พุตจะมีผลดังนี้

$$\begin{aligned} \text{ความถี่พื้นฐาน} &: f_1, f_2 \\ \text{อันดับที่ 2} &: 2f_1, 2f_2, f_1 + f_2, f_1 - f_2 \\ \text{อันดับที่ 3} &: 3f_1, 3f_2, 2f_1 \pm f_2, 2f_2 \pm f_1 \\ &+ \text{เทอมอันดับที่สูงขึ้น} \end{aligned}$$

ภายใต้การปฏิบัติงานโดยทั่วไปของวงจร เทอมในอันดับที่ 2,3 หรืออันดับที่สูงกว่าจะมีระดับสัญญาณเล็กกว่าองค์ประกอบของสัญญาณพื้นฐาน และในแกนของเวลาจะถูกพบในรูปของความผิดเพี้ยน

ข้อสังเกต ถ้า f_1 และ f_2 เป็นความถี่ที่ใกล้กันมาก จะเห็นได้ว่าเทอมของ $2f_1 \pm f_2$ และ $2f_2 \pm f_1$ จะยังมีค่าเข้าใกล้เทอมของความถี่พื้นฐานทั้ง 2 ตัว นอกจากนี้ผลจากความผิดเพี้ยนจากฮาร์โมนิกที่ 3 จะมีผลด้วย ดังนั้นเป็นการยากยิ่งขึ้นในการจะกำจัดโดยการกรองเพียงครั้งเดียว โดยที่มันจะสร้างความผิดเพี้ยนขึ้นภายในวงจรถายนั่นเอง

ความต้องการของการไปอัสสำหรับวงจรถายกำลังคลาสเอคล้ายคลึงกับวงจรถายสัญญาณขนาดเล็กโดยความแตกต่างระหว่างวงจรถายกำลังคลาสเอและวงจรถายสัญญาณขนาดเล็กแทบจะไม่มีเลย ซึ่งสำหรับวัตถุประสงค์ในทางปฏิบัติทั้งสองแบบมีผลลัพท์ที่เท่ากันยกเว้นระดับสัญญาณอินพุตและเอาต์พุต

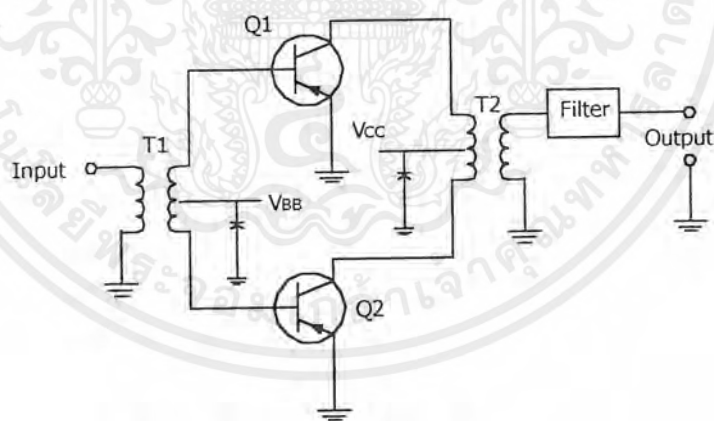
2.2.2 วงจรขยายแบบคลาส B

วงจรขยายคลาสบี คือ วงจรที่ทรานซิสเตอร์มีมุมนำสัญญาณประมาณ 180° ดังนั้น ทรานซิสเตอร์จะนำสัญญาณเพียงแค่ครึ่งคาบเท่านั้น ทั้งครึ่งซีกบวกและครึ่งซีกลบ และนี่ก็คือรูปแบบการนำ DC มาไบอัสเพื่อนำไปใช้กับทรานซิสเตอร์ให้ทำงานแบบคลาสบี

วงจรขยายคลาสบีมีประสิทธิภาพมากกว่าวงจรขยายคลาสเอ (70% และ 50%) อย่างไรก็ตาม วงจรขยายคลาสบีนี้มีความเป็นเชิงเส้นน้อยมาก ดังนั้นวงจรขยายคลาสบีจะผลิตฮาร์โมนิกคิสทอร์ชันเพียงเล็กน้อยและจะถูกกรองจากสัญญาณที่ถูกขยาย

ส่วนมากรูปร่างโดยทั่วไปของวงจรขยายคลาสบี คือเป็นแบบพุช-พูล ดังรูปที่ 2.15 ในรูปแบบนี้ ทรานซิสเตอร์ Q_1 นำสัญญาณระหว่างครึ่งซีกบวกของสัญญาณอินพุต ขณะที่ทรานซิสเตอร์ Q_2 นำสัญญาณระหว่างครึ่งซีกลบ ในรูปแบบนี้สัญญาณอินพุตทั้งหมดจะถูกจำลองออกมาที่เซคชั่นคาร์รีของทรานส์ฟอร์มเมอร์ T_2 ดังนั้นทั้ง Q_1 และ Q_2 จะไม่ผลิตโดยตัวมันเองแต่จะใช้การขยายสัญญาณที่มีรูปร่างเหมือนสัญญาณอินพุตแทนที่สัญญาณจะถูกแบ่งครึ่งโดยแต่ละครึ่งจะถูกขยายและนำมารวมกันใหม่ที่เอาต์พุต

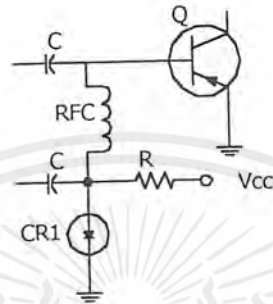
แน่นอนว่าทรานซิสเตอร์เพียงตัวเดียวอาจจะถูกใช้ในรูปแบบของคลาสบี สิ่งที่เราต้องการ คือ วงจรไบอัสที่ควรต้องถูกแทนในโครงข่ายเอาต์พุตของทรานซิสเตอร์เพื่อจำลองอีกครั้งหนึ่งของสัญญาณอินพุต



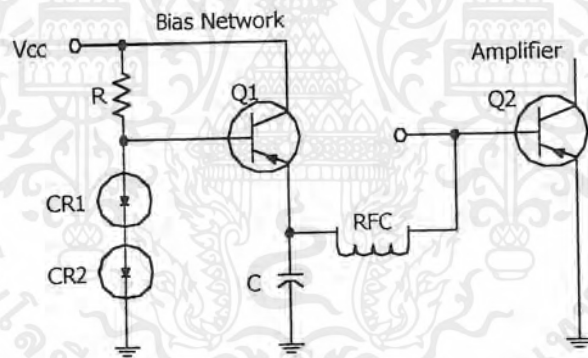
รูปที่ 2.15 วงจรขยายคลาสบีแบบพุช - พูล

มีหลายวิธีสำหรับการไบอัสทรานซิสเตอร์สำหรับการทำงานของวงจรขยายคลาสบี วิธีหนึ่งที่ถูกใช้อย่างกว้างขวางแสดงในรูปที่ 2.16 วิธีนี้จำกัดการกำหนดไบอัสโวลต์เตจ (0.7V) บนทรานซิสเตอร์ การใช้ซิลิกอนไดโอดนั้นบ่อยครั้งที่ไดโอดถูกเพิ่มเข้าไปในทรานซิสเตอร์โดยที่มันจะช่วยป้องกันเทอร์มอลนอยส์ (thermal noise) ซึ่งเป็นปัญหาที่เกิดขึ้นบ่อยกับการไบอัสอย่างไม่ถูกต้องของวงจรขยายกำลัง บ่อยครั้งที่ไดโอด CR_1 ทำหน้าที่หนักๆหลายอย่างเนื่องจากค่าของความต้านทานถูกนำมาใช้บ่อยๆ เพื่อว่ากระแสที่ผ่าน CR_1 จะค่อนข้างสูง ความแน่นอนนี้ทำให้การไบอัสทรานซิสเตอร์ครั้งที่ ทางเลือกของเครือข่ายเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่นับญาติให้นำไปใช้ประโยชน์ทางการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข่ายการไบอัสแสดงดังรูปที่ 2.17 แสดงไดโอดซิลิกอน 2 ตัว โดยการต่อฟอร์เวิร์ดไบอัส(forward bias)แบบ อิมิตเตอร์ฟอลโลเวอร์(emitter-follower) ซึ่งถูกใช้เป็นตัวขยายกระแส (current amplifier) โดยโวลต์เตจที่ขาอิมิตเตอร์ของ Q_1 ดังนั้นที่เบสของ Q_2 จะยังเป็น 0.7V เนื่องจาก V_{BE} ที่ตกคร่อมทรานซิสเตอร์ Q_1 โฉงก์และตัวเก็บประจุแสดงได้ดังรูปที่ 2.16 และ 2.17 ใช้ป้องกันการไหลของสัญญาณความถี่วิทยุไม่ให้เข้าไปยังวงจรที่ไบอัสแล้ว

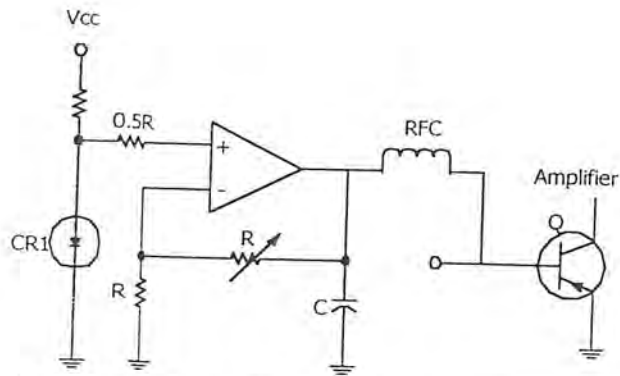


รูปที่ 2.16 การไบอัสอย่างง่ายโดยใช้ไดโอดของวงจรขยายคลาสิค



รูปที่ 2.17 การไบอัสแบบอิมิตเตอร์ฟอลโลเวอร์ของวงจรขยายคลาสิค

และยังมีการไบอัสแบบอื่นๆสำหรับคลาสิคที่แสดงในรูป 2.18 ซึ่งเป็นการไบอัสโวลต์เตจที่ทำให้เกิดค่าหลายค่าเพื่อว่าจะได้ผลที่ดีที่สุดถูกค้นพบสำหรับ IMD performance



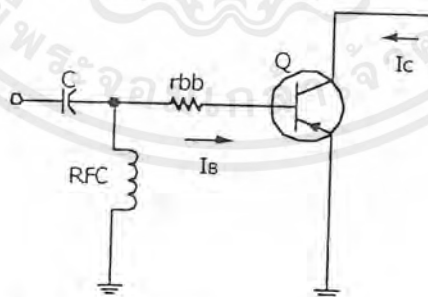
รูปที่ 2.18 การใช้โอปแอมป์ในการไบอัสของวงจรขยายคลาสบี

ควรระวังในการเตรียมการไบอัสทั้ง 3 แบบเพื่อจะแน่ใจได้ว่า RFC คือ ไซ้กที่ค่า Q ค่าสำหรับการปฏิบัติงานที่ดีที่สุด

2.2.3 วงจรขยายแบบคลาส C

วงจรขยายกำลังคลาสซีคือ วงจรที่ทรานซิสเตอร์มีมุมนำสัญญาณน้อยกว่า 180° ทรานซิสเตอร์ซึ่งถูกไบอัสภายใต้ภาวะคงที่และไม่มีกระแสไหลในขาคอลเลกเตอร์ ซึ่งเป็นทรานซิสเตอร์ที่ไม่มีตำแหน่งคัทออฟที่แน่นอน ความเป็นเชิงเส้นของวงจรขยายคลาสซี คือจุดที่ด้อยที่สุดของวงจรขยายชนิดต่างๆ โดยประสิทธิภาพของวงจรขยายคลาสซีสามารถทำได้ถึง 85% ซึ่งดีกว่าทั้งวงจรขยายคลาสเอและคลาสบี

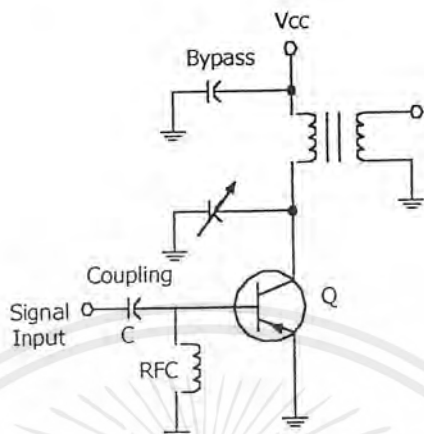
เพื่อที่จะไบอัสทรานซิสเตอร์สำหรับการทำงานของคลาสซี รีเวอร์สไบอัส(Reverse Bias)คือสิ่งที่จะต้องทำเป็นระหว่างขาเบสและขามีเตอร์ การไบอัสภายนอกไม่ได้ถูกต้องเสมอไป อย่างไรก็ตามเพราะว่ามันเป็นไปได้ในการบังคับให้ทรานซิสเตอร์ไบอัสตัวเอง ดังแสดงได้ในรูปที่ 2.19



รูปที่ 2.19 การไบอัสตัวเองของวงจรขยายคลาสซี

ถ้าเบสของทรานซิสเตอร์ต่อลงกราวด์โดยผ่าน RF ไซ้ก (RFC) กระแสเบสจะไหลผ่านความต้านทานภายใน (r_{bb}) ซึ่งมีแนวโน้มที่จะรีเวอร์สไบอัสของรอยต่อ BE (BE junction) นี่เป็นผลที่ถูกต้องที่จะทำให้สำเร็จ แน่ใจว่ามันเป็นไปได้ที่จะเตรียมแหล่งกำเนิดไฟตรงภายนอกและการรีเวอร์สไบอัสที่รอยต่อ

แต่เป็นที่น่ากังวลใจกับเวลาที่สูญเสียและความสิ้นเปลืองถ้าทรานซิสเตอร์จะให้ทุกสิ่งที่ต้องการ รูปที่ 2.20 แสดงการไบอัสวงจรรขยายคลาสซี



รูปที่ 2.20 วงจรแสดงการไบอัสตัวเองของวงจรรขยายคลาสซี

2.2.4 การออกแบบวงจรรขยายกำลัง

Optimum Collector Load Resistance

การขาดข้อมูลของ collector output resistance ในค่ารีซีท กลายเป็นสิ่งจำเป็นสำหรับผู้ออกแบบ เพื่อที่จะสามารถคำนวณได้ง่ายมากขึ้นในการหาค่า optimum load resistance สำหรับทรานซิสเตอร์ค่านี ของโพลคริซิสแตนซ์ ขึ้นอยู่กับระดับกำลังงานของสัญญาณเอาต์พุตที่ต้องการ สามารถแสดงได้ดังนี้

$$R_L = \frac{(V_{CC} - V_{sat})^2}{2P} \quad (2.20)$$

โดยที่

V_{CC} = แหล่งกำเนิดแรงดัน

V_{sat} = แรงดันอิ่มตัวของทรานซิสเตอร์

P = ระดับกำลังงานเอาต์พุตที่ต้องการ

สังเกตได้ว่าสมการที่ (2.20) จะสามารถหาค่าได้แต่โพลคริซิสแตนซ์(load resistance)เท่านั้น ซึ่งมันไม่ได้แสดงค่าหลายอย่างเกี่ยวกับอัตราส่วนของคาร์ีแอดทิฟของโหลด ซึ่งในค่ารีซีทผู้ผลิตจะจัดหาค่าของชันต์เอาต์พุตริซิสแตนซ์(shunt output resistance) ซึ่งตรงกันข้ามกับความถี่สำหรับทรานซิสเตอร์ งานของผู้ออกแบบคือจัดหาโหลดสำหรับทรานซิสเตอร์ซึ่งสามารถซึมซับพาราซิติกคาปาซิแตนซ์(parasitic capacitance)เพื่อว่าทรานซิสเตอร์จะสามารถทำงานได้เหมาะสมกับโหลดของมัน

พึงระลึกไว้เสมอว่าถ้าเอาต์พุตริซิสแตนซ์ไม่มีในค่ารีซีท การคำนวณ R_L จะสามารถทำได้ง่ายขึ้น โดยใช้สมการ (2.20) การคำนวณในครั้งนีทำให้เอาต์พุตแมคซิมัมนด์ซึ่งเนตเวิร์กคือโหลด 50Ω ถูกเปลี่ยนไปในรูปอิมพีแดนซ์ที่ทรานซิสเตอร์จะสามารถมองเห็นได้ง่ายหากรู้เพาเวอร์เอาต์พุต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.2.5 Driver Amplifier and Interstage Matching

รูปแบบของการกระจายอัตราขยายสามารถแสดงได้ดังรูป 2.21 สังเกตได้ว่าระดับความต้องการของเอาต์พุตพาวเวอร์จากวงจรขยายอันดับสุดท้ายคือ 15 วัตต์ โดยทรานซิสเตอร์สเตจสุดท้ายถูกเลือกให้ปฏิบัติงานโดยมีอัตราขยาย 10 dB และ สเตจก่อนหน้านี้อำนาจขยายกำลังได้ถึง 1.5 วัตต์ โดยทรานซิสเตอร์ทำการขยายได้ถึง 15 dB สัญญาณจากแหล่งกำเนิดซึ่งเป็นสิ่งจำเป็น ดังนั้นกำลังของสัญญาณ 47 มิลลิวัตต์นั้นเป็นความสามารถในการขับเคลื่อนกำลังจากภายในตัวออสซิลเลเตอร์เอง

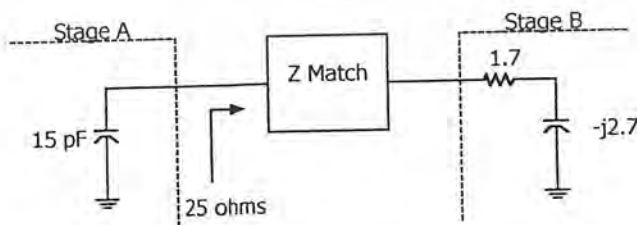


รูปที่ 2.21 ระบบการขับสัญญาณในการส่งกำลัง 15 วัตต์

การตรวจสอบการแมตช์กันของ interstage ระหว่างสเตจเอและสเตจบี บ่อยครั้งที่เกี่ยวข้องกับวงจรขยายกำลังนั้นคือความไม่ชัดเจนหรือค่าอิมพีแดนซ์ที่ไม่แมตช์กันซึ่งเกิดขึ้นระหว่างวงจรขยายกำลังและโหลดของวงจร อิมพีแดนซ์แมตช์ซึ่งที่ถูกต้องสำหรับวงจรขยายซึ่งเกี่ยวกับโหลดของทรานซิสเตอร์โดยจะมีค่าคอนจูเกตที่ซับซ้อนของเอาต์พุตอิมพีแดนซ์

การออกแบบวงจรขยายกำลังนั้นเราสนใจในโหลดครีซิสเตนซ์ของทรานซิสเตอร์เพื่อที่จะกระจายอัตราขยายกำลังของแต่ละสเตจ นี่เป็นเรื่องที่ง่ายต่อการออกแบบซึ่งในรูปที่ 2.22 จะอธิบายตรงจุดนี้ โดยสมมติว่าทรานซิสเตอร์ของสเตจบีมีอินพุตอิมพีแดนซ์ คือ $Z = 1.7 - j 2.7 \Omega$ และทำการสมมติสเตจเอด้วยเพื่อที่จะทำให้ได้กำลังขับ 1.5 วัตต์ซึ่งเป็นความต้องการของโหลดครีซิสเตนซ์ 25Ω

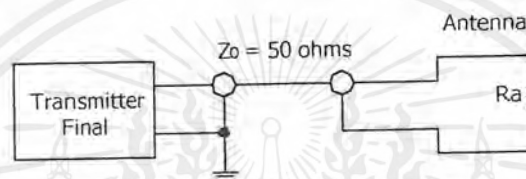
บทบาทของอิมพีแดนซ์แมตช์เน็ตเวิร์ค(Impedance matching network) นั่นคือการถ่ายโอนจากอินพุตอิมพีแดนซ์ระดับต่ำ(Low-input impedance) จากสเตจบีขึ้นไปยังระดับ 25Ω ที่สเตจเอต้องการ นอกจากนี้การแมตช์เน็ตเวิร์คต้องทำการรีโซแนนซ์กับเอาต์พุตคาปาซิแตนซ์ที่ 15 pFของสเตจเอ



รูปที่ 2.22 การต่ออิมพีแดนซ์แมตช์เน็ตเวิร์ค

Matching to coaxial feedlines

เนื่องจากวงจร T และ π ใช้สำหรับการแมตซิ่งในสายโคแอกเชียลของวงจรขยายกำลัง ส่วนมากวงจรที่เป็นเช่นนี้จะมีจุดประสงค์ 2 ประการ โดยเฉพาะการประพัตต์ตัวเป็นวงจรรองความถี่ต่ำเพื่อทำการคชสารโมนิกของทางด้านภาคส่ง รูปที่ 2.23 แสดงไดอะแกรมของการส่งผ่านสายโคแอกเชียลไปยังสายอากาศที่ความถี่รีโซแนนซ์ของสายอากาศ โดยความต้านทาน R_a คือ ความต้านทานในการแพร่กระจายคลื่นของสายอากาศ โดยที่ความยาวตามแนวตั้งของสายอากาศที่ความยาว $\lambda/4$ จะมีการทำงานที่ตรงข้ามกับกรวด์เพลนที่ตีมากซึ่งมีความต้านทานการแพร่กระจายคลื่นประมาณ 35Ω ขณะที่ความยาว $\lambda/2$ ของโคโพลมีความต้านทานการแพร่กระจายคลื่นประมาณ 70Ω ณ ความถี่รีโซแนนซ์ นี้คือความต้านทานอย่างง่ายที่สายโคแอกเชียลสามารถมองเห็นปลายสายอากาศได้

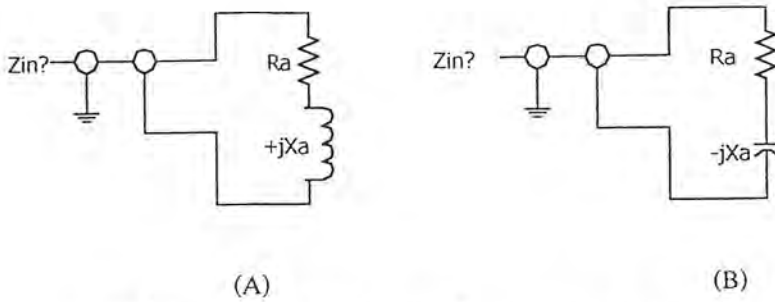


รูปที่ 2.23 ความต้านทานการแพร่กระจายสายอากาศที่รีโซแนนซ์

ณ ความถี่ที่เหนือและต่ำกว่าความถี่รีโซแนนซ์ของสายอากาศ ความต้านทานการแพร่กระจายคลื่นของมันเริ่มที่จะแสดงตัวเป็นอุปกรณรีแอคทีฟแสดงได้ดังรูปที่ 2.24 ความถี่เหนือความถี่รีโซแนนซ์ (รูปที่ 2.24(A)) โดยสายอากาศประพัตต์ตัวเป็นอินดักทีฟ และความถี่ที่ต่ำกว่าความถี่รีโซแนนซ์ (รูปที่ 2.24 (B)) สายอากาศประพัตต์ตัวเป็นตัวเก็บประจุ

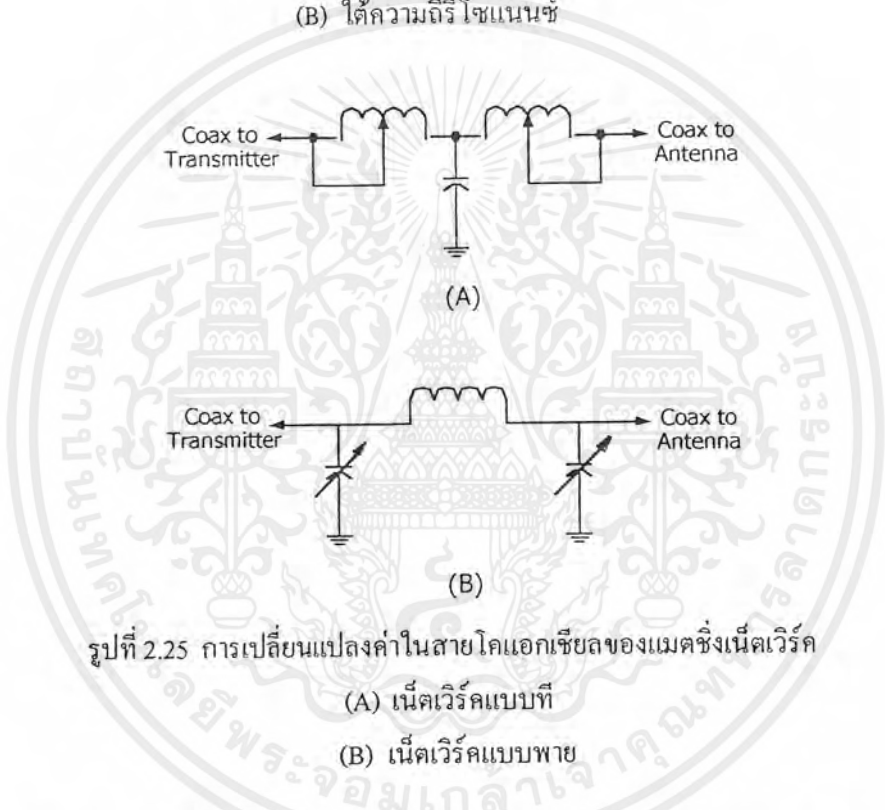
ที่ปลายทางด้านส่งของสายโคแอกเชียล อิมพีแดนซ์ซึ่งคือเอาต์พุตของทรานซิสเตอร์ที่สามารถพบได้อย่างแน่นอน ซึ่งไม่เพียงแต่เป็นฟังก์ชันของความต้านทานการแพร่กระจายคลื่นของสายอากาศ แต่ยังเป็นฟังก์ชันของความยาวของสายโคแอกเชียล อิมพีแดนซ์ที่ยาวไปตามสายซึ่งเป็นไซนุซอยด์ที่ลากหลายซึ่งสามารถกำจัดออกไปจากสายอากาศได้ ดังนั้นที่ระยะทางครึ่งหนึ่งของความยาวคลื่นวัดกลับมาจากสายอากาศอิมพีแดนซ์จะประพัตต์ตัวเป็นโคแอกเชียล ซึ่งเสมือนเป็นความต้านทานของการแพร่กระจายคลื่นที่ระยะทางอื่นๆวัดจากสายอากาศ อย่างไรก็ตามโคแอกเชียลจะทำให้มีความแตกต่างของอินพุตอิมพีแดนซ์ มากเพียงไรขึ้นอยู่กับระดับของความไม่เหมาะสมกันระหว่างสายอากาศและสายเคเบิล ดังนั้นเป็นการยากยิ่งในการประเมินค่าอินพุตอิมพีแดนซ์ที่แท้จริงของสายส่ง โดยปราศจากการรู้ค่าเรตเทอริสติกอิมพีแดนซ์ กล่าวได้ว่าสายโคแอกเชียล 50Ω จะไม่เป็น 50Ω ที่อินพุตของมันถ้าไม่มีโหลดค่า 50Ω ที่ปลายสายเคเบิล ด้วยเหตุนี้จึงแทบจะไม่มีกรณีที่เมื่อการขั้ระบบสายอากาศในทางปฏิบัติ จึงไม่สะดวกมากนักในการออกแบบแมตซิ่งเนตเวิร์กโดยปราศจากการปรับเปลี่ยนค่า นอกจากนี้การคิดคั้งสายอากาศจำนวนมากจะสามารถทำงานได้มากช่วงความถี่ ด้วยเหตุนี้เองความต้านทานการแพร่กระจายคลื่นของสายอากาศมิได้หลายค่าซึ่งแปรตามความถี่อินพุตอิมพีแดนซ์ของสายเคเบิลต้องมีหลายค่าด้วย และการแมตซิ่งเนตเวิร์กต้องสามารถทดแทนค่าที่หลากหลายนี้ได้ด้วย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.24 การแพร่กระจายความต้านทานของสายอากาศ

- (A) เหนือความถี่ โชนแนนซ์
- (B) ใต้ความถี่ โชนแนนซ์



รูปที่ 2.25 การเปลี่ยนแปลงค่าในสายโคแอกเชียลของแมตซ์ซิ่งเน็ตเวิร์ก

- (A) เน็ตเวิร์กแบบที
- (B) เน็ตเวิร์กแบบพาย

รูปที่ 2.25 แสดงถึง 2 วิธีที่สามารถเป็นไปได้ของการปรับค่าอิมพีแดนซ์แมตซ์ซิ่งเน็ตเวิร์กสำหรับสายส่ง T เน็ตเวิร์คของรูปที่ 2.25(A) ใช้ทั้งขดลวดเหนี่ยวนำแบบแท็บและตัวเก็บประจุที่สามารถปรับค่าได้ ส่วน π เน็ตเวิร์คในรูปที่ 2.25(B) ใช้เพียงตัวเก็บประจุแบบปรับค่าเท่านั้น สังเกตได้ว่าในทั้ง 2 กรณียังจรรองความถี่ถูกใช้เพื่อชดเชยฮาร์โมนิกของสัญญาณที่ถูกส่ง จากรูปที่ 2.25 ถูกออกแบบเพื่อให้ฮาร์โมนิกของสัญญาณที่ถูกส่งต้องการให้มีระดับต่ำกว่าสัญญาณพื้นฐาน $\approx 50\text{dB}$ และการออกแบบวงจรจรรองความถี่จะมีส่วนช่วยทำให้ได้คุณภาพที่ดีที่สุด

2.3 วงจรขยายสัญญาณอาร์เอฟขนาดเล็ก (Small Signal RF Amplifier)

2.3.1 การไบอัสทรานซิสเตอร์

คุณลักษณะภายในตัวทรานซิสเตอร์ที่อาจเปลี่ยนแปลงได้ตามอุณหภูมิคือ ΔV_{BE} และ $\Delta \beta$ จุดประสงค์ที่สำคัญในการไบอัสก็คือการลดอิทธิพลของอุณหภูมิที่มีผลต่อพารามิเตอร์ที่กล่าวไป

เนื่องจากการเพิ่มขึ้นของอุณหภูมิทำให้ V_{BE} ของทรานซิสเตอร์ลดลงในอัตราประมาณ $2.5 \text{ mV}/^\circ\text{C}$ จากอุณหภูมิห้องปกติคือ 0.7 V และเนื่องจาก V_{BE} ลดลงทำให้ I_C เพิ่มขึ้นและจะมีผลต่อค่าที่เราออกแบบไว้ (ค่าที่เรากำหนดคอนออกแบบคือ I_C และ V_{CE}) นี่คือนสิ่งที่เราจะต้องป้องกันไม่ให้เกิดขึ้น โวลต์เตจที่เปลี่ยนแปลงซึ่งขึ้นกับอุณหภูมินี้เราเรียกว่า ΔV_{BE} สิ่งที่เราจะนำมาลดผลกระทบของ ΔV_{BE} ก็คือ V_E

การลดลงของ V_{BE} ซึ่งเกิดจากอุณหภูมิจะทำให้กระแสอิมิตเตอร์เพิ่มขึ้น V_E จึงเพิ่มขึ้นด้วยการเพิ่มขึ้นของ V_E จะทำให้เกิดการป้อนกลับแบบลบทำให้เกิดรีเวิร์สไบอัสที่รอยต่อของเบส - อิมิตเตอร์ ดังนั้นกระแสคอลเลคเตอร์จึงลดลง และเนื่องจากการลดลงของ V_{BE} จะถูกชดเชยโดยการเพิ่มขึ้นของ V_E ดังนั้นกระแสคอลเลคเตอร์จะเพิ่มขึ้นไม่มาก พิจารณาจากสมการ

$$\Delta I_C \approx - \frac{\Delta V_{BE} I_C}{V_E}$$

โดยที่ ΔI_C คือ การเปลี่ยนแปลงของกระแสคอลเลคเตอร์

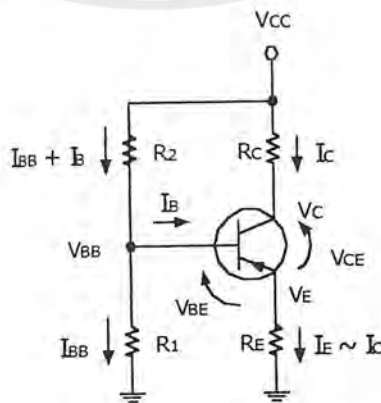
I_C คือ กระแสคอลเลคเตอร์ที่ไม่มีการเปลี่ยนแปลง

ΔV_{BE} คือ การเปลี่ยนแปลงของโวลต์เตจเบส - อิมิตเตอร์

V_E คือ โวลต์เตจอิมิตเตอร์ที่ไม่มีการเปลี่ยนแปลง

ถ้าหากเราออกแบบให้ V_E เป็น 20 เท่าของ ΔV_{BE} กระแสคอลเลคเตอร์จะเปลี่ยนแปลงเพียงแค่ 5% V_E ค่ามากกว่านี้ก็จะคิดว่าถ้าหากการออกแบบไม่ต้องคำนึงถึงจุดไบอัสที่เจาะจง แต่สิ่งที่เราต้องพิจารณาร่วมด้วยก็คือ ค่า V_E ที่มากจะทำให้สูญเสียกำลังงานมาก และยังทำให้แกนของสัญญาณเอซีลดลงเพื่อไม่ให้แกนต่ำลงสามารถใช้ตัวเก็บประจุบายพาสคร่อม R_E แต่ว่าการสูญเสียกำลังงานก็ยังคงมีอยู่

โดยทั่วไปสมมุติให้วงจรขยายทำงานในที่อุณหภูมิเปลี่ยนแปลงไม่เกิน $\pm 50^\circ\text{C}$ เราจะได้ค่า V_E เท่ากับ 2.5 V ซึ่งจะให้ I_C เปลี่ยนแปลงเพียง $\pm 5\%$



รูปที่ 2.26 ตัวอย่างวงจรไบอัสทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.2 การคำนวณวงจรรขยายโดยใช้เอสพารามิเตอร์ (S Parameter)

ค่าของเอสพารามิเตอร์ที่ใช้ในการคำนวณสามารถหาได้จากค่าดัชนีของทรานซิสเตอร์ที่ใช้ ณ จุดไบอัสที่เราออกแบบไว้

2.3.2.1 เสถียรภาพ (Stability)

ในการคำนวณเสถียรภาพของทรานซิสเตอร์ด้วยเอสพารามิเตอร์ขั้นแรกต้องคำนวณหาปริมาณ D_S :

$$D_S = S_{11}S_{22} - S_{12}S_{21} \quad (2.21)$$

ค่าของเสถียรภาพ (K) หาได้จาก

$$K = \frac{1 + |D_S|^2 - |S_{11}|^2 - |S_{22}|^2}{2 \cdot |S_{21}| \cdot |S_{12}|} \quad (2.22)$$

ถ้าค่า K มากกว่า 1 ทรานซิสเตอร์จะอยู่ในสถานะอันคอนชันแนลลี่ สเตเบิล (unconditionally stable) หมายความว่า ทรานซิสเตอร์จะมีเสถียรภาพทุกๆค่าอิมพีแดนซ์ของซอร์สและโหลด

ถ้าค่า K น้อยกว่า 1 ทรานซิสเตอร์จะอยู่ในสถานะโพเทนเชียลลี่ อันสเตเบิล (potentially unstable) หมายความว่า จะมีบางค่าของซอร์สและโหลดอิมพีแดนซ์ที่ทำให้วงจรรขยายเกิดการออสซิลเลต แต่ไม่ได้หมายความว่า จะใช้ทรานซิสเตอร์ไม่ได้ เพียงแต่ต้องใช้ความระมัดระวังในการออกแบบ มีหลายวิธีเช่น เลือกจุดไบอัสทรานซิสเตอร์ใหม่, ใช้ทรานซิสเตอร์ตัวอื่น เป็นต้น

2.3.2.2 Maximum Available Gain (MAG)

เป็นเกนสูงสุดที่สามารถขยายได้ สามารถหาได้โดย

$$\text{MAG} = 10 \log \left| \frac{S_{21}}{S_{12}} \right| \quad (\text{dB}) \quad (2.23)$$

ในการหา MAG ค่า K ต้องมีค่ามากกว่า 1 มิฉะนั้นจะไม่สามารถหาค่าได้

2.3.2.3 Simultaneous Conjugate Match

เป็นการหาค่าสัมประสิทธิ์การสะท้อนโหลด-ซอร์สของวงจรรขยาย (load-source reflection coefficient) เพื่อใช้ในการแมชชิงอิมพีแดนซ์กับวงจรอื่น ๆ ซึ่งคำนวณตามขั้นตอนดังนี้

1) หาค่า C_2 :

$$C_2 = S_{22} - (D_S S_{11}^*)$$

2) หาค่า B_2 :

$$B_2 = 1 + |S_{22}|^2 - |S_{11}|^2 - |D_S|^2$$

3) เราจะได้ค่าขนาด (Magnitude) ของสัมประสิทธิ์การสะท้อนของโหลดจาก

$$|\Gamma_L| = \frac{B_2 \pm \sqrt{B_2^2 - 4|C_2|^2}}{2|C_2|}$$

- จะใช้เครื่องหมาย + หรือ - พิจารณาโดยใช้ค่าตรงกันข้ามกับเครื่องหมายของ B_2

- มุมของสัมประสิทธิ์การสะท้อนของโหลดจะใช้ค่าของมุมของ C_2 โดยใช้เครื่องหมายตรงกัน

ข้าม

2.3.2.4 สัมประสิทธิ์การสะท้อนของซอร์ส (source reflection coefficient)

$$\Gamma_S = \left[S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - (\Gamma_L \cdot S_{22})} \right]^* \quad (2.24)$$

นำค่า Γ_S ที่ได้ไปหาอินพุตอิมพีแดนซ์และ Γ_L ไปหาเอาต์พุตอิมพีแดนซ์เพื่อนำไปสร้างวงจร
แมชชิงอิมพีแดนซ์

โดยอินพุตอิมพีแดนซ์หาจาก

$$Z_{in} = Z_S \times 50 \quad (2.25)$$

โดย

$$Z_S = \left[\frac{1 + \Gamma_S}{1 - \Gamma_S} \right] \quad (2.26)$$

และเอาต์พุตอิมพีแดนซ์หาจาก

$$Z_{out} = Z_L \times 50 \quad (2.27)$$

โดย

$$Z_L = \left[\frac{1 + \Gamma_L}{1 - \Gamma_L} \right] \quad (2.28)$$

2.3.2.5 การคำนวณโดยกำหนดค่าเกณฑ์ (Design for a Specified Gain)

เป็นการออกแบบโดยกำหนดค่าเกณฑ์ใด ๆ ซึ่งคำนวณโดยการหาวงกลมซึ่งมีแกนคงที่ (a constant gain circle) โดยพล็อตลงบนสมิทซ์ชาร์ทซึ่งสามารถคำนวณได้จาก

1. หาค่า D_S :

$$D_S = S_{11}S_{22} - S_{12}S_{21}$$

2. หาค่า D_2 :

$$D_2 = |S_{22}|^2 - |D_S|^2$$

3. หาค่า C_2 :

$$C_2 = S_{22} - D_S S_{11}^*$$

4. หาค่า G :

$$G = \frac{\text{Gain desired (absolute)}}{|S_{21}|^2} \quad (2.29)$$

5. จุดศูนย์กลางของวงกลมซึ่งมีแกนคงที่คือ

$$r_o = \frac{GC_2^*}{1 + D_2G} \quad (2.30)$$

6. รัศมีของวงกลมที่มีแกนคงที่คือ

$$p_o = \frac{\sqrt{1 - 2K|S_{12}S_{21}|G + |S_{12}S_{21}|^2 G^2}}{1 + D_2G} \quad (2.31)$$

นำค่าที่ได้ไปวาดวงกลมลงบนสมิทซ์ชาร์ทซึ่งค่าของเอาต์พุตอิมพีแดนซ์ที่จะทำให้ได้แกนตาม
ต้องการจะต้องอยู่บนเส้นรอบวงของวงกลมนี้เท่านั้น เมื่อได้ค่าของ Γ_L แล้วก็จะได้ค่า Γ_S ซึ่งนำค่าต่างที่
ได้นี้ไปสร้างวงจรแมชชิงอิมพีแดนซ์ต่อไป

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.3.2.6 วงกลมเสถียรภาพ (Stability Circles)

ในการคำนวณทรานซิสเตอร์ซึ่งอยู่ในสถานะโพเทนเชียล อินสตาบิลิตี้ (ค่า K น้อยกว่า 1) จำเป็นต้องหาวงกลมเสถียรภาพของอินพุต (input stability circle) และวงกลมเสถียรภาพของเอาต์พุต (output stability circle) เพื่อใช้ในการหาค่า Γ_S และ Γ_L ที่เหมาะสมต่อไป ขั้นตอนการหาค่าวงกลมเสถียรภาพมีดังนี้

1. หาค่า D_S

2. หาค่า C_1 :

$$C_1 = S_{11} - D_S S_{22}^* \quad (2.32)$$

3. หาค่า C_2 :

$$C_2 = S_{22} - D_S S_{11}^* \quad (2.33)$$

4. หาจุดศูนย์กลางของวงกลมเสถียรภาพของอินพุต

$$r_{s1} = \frac{C_1^*}{|S_{11}|^2 - |D_S|^2} \quad (2.34)$$

5. หารัศมีของวงกลมเสถียรภาพของอินพุต

$$p_{s1} = \left| \frac{S_{12} S_{21}}{|S_{11}|^2 - |D_S|^2} \right| \quad (2.35)$$

6. หาจุดศูนย์กลางของวงกลมเสถียรภาพของเอาต์พุต

$$r_{s2} = \frac{C_2^*}{|S_{22}|^2 - |D_S|^2} \quad (2.36)$$

7. หารัศมีของวงกลมเสถียรภาพของเอาต์พุต

$$p_{s2} = \left| \frac{S_{12} S_{21}}{|S_{22}|^2 - |D_S|^2} \right| \quad (2.37)$$

2.3.3 อิมพีแดนซ์ แมตชิ่ง (Impedance Matching)

เมื่อเราคำนวณได้ค่าอินพุตอิมพีแดนซ์และเอาต์พุตอิมพีแดนซ์แล้ว เราต้องคำนวณวงจรแมตชิ่งอิมพีแดนซ์เพื่อให้ได้การส่งกำลังงานที่มากที่สุด (Maximum power transfer) เราสามารถคำนวณได้จากสมการ

$$Q_S = Q_P = \sqrt{\frac{R_P}{R_S} - 1} \quad (2.38)$$

$$Q_S = \frac{X_S}{R_S} \quad (2.39)$$

$$Q_P = \frac{R_P}{X_P} \quad (2.40)$$

โดยที่ Q_S คือ ค่า Q ของส่วนอนุกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Q_p คือ ค่า Q ของส่วนขนาน

R_p คือ ค่าของความต้านทานที่นำมาขนาน

X_p คือ ค่ารีแอคแตนซ์ที่นำมาขนาน

R_s คือ ค่าของความต้านทานที่นำมาอนุกรม

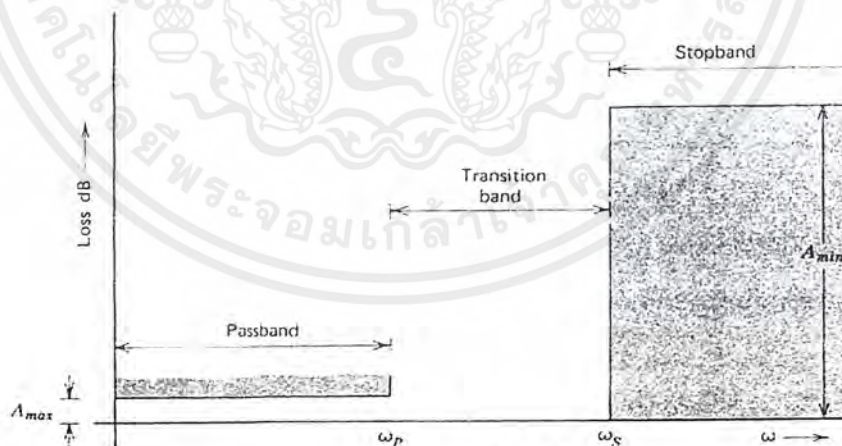
X_s คือ ค่ารีแอคแตนซ์ที่นำมาอนุกรม

ซึ่งค่าของ X_p และ X_s อาจเป็นได้ทั้งแคปาซิทีฟและอินดักทีฟ

2.4 วงจรกรองความถี่ต่ำผ่าน (Low Pass Filter)

ฟังก์ชันพื้นฐานของวงจรกรองความถี่ต่ำผ่าน (Low Pass Filter) คือ ขอมให้ความถี่ต่ำผ่านไปโดยมีการสูญเสียที่น้อยที่สุดและลดทอนที่ความถี่สูง ลักษณะวงจรกรองความถี่ต่ำผ่านแสดงได้ดังรูป 2.27

คุณลักษณะของวงจรกรองความถี่ที่ต้องการอยู่ในบริเวณพื้นที่ที่แรงๆ วงจรกรองความถี่ต่ำต้องการให้สัญญาณผ่านได้ตั้งแต่สัญญาณไฟตรงจนถึงความถี่คัทออฟ (ω_p) ซึ่งเป็นช่วงที่มีค่าการลดทอนเป็น A_{\max} dB ช่วงของความถี่ตั้งแต่สัญญาณไฟตรงจนถึง ω_p ถูกเรียกว่า "ช่วงผ่าน" (pass band) ส่วนความถี่ที่สูงกว่า ω_p ซึ่งมีการลดทอนเป็น A_{\min} dB ช่วงของความถี่ตั้งแต่ ω_s จนถึงอนันต์ถูกเรียกว่า "ช่วงหยุด" (stop band) และ ω_s เป็นตำแหน่งขอบของความถี่ช่วงหยุด ω_p จนถึง ω_s ถูกเรียกว่า "ช่วงการส่งผ่าน" (transition band) ทั้ง 4 พารามิเตอร์คือ ω_p , ω_s , A_{\min} และ A_{\max} เป็นตัวบอกลักษณะ วงจรกรองความถี่ต่ำผ่านดังรูปที่ 2.27



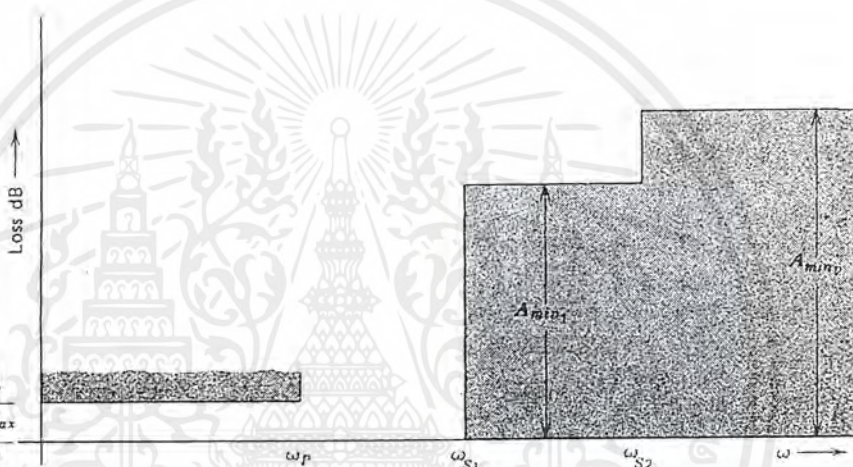
รูปที่ 2.27 วงจรกรองความถี่ต่ำที่ต้องการ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

คุณลักษณะโดยทั่วไปของช่วงหยุดกล่าวได้ว่า คือ ปริมาณที่มีค่าแตกต่างกันของการลดทอนในช่วงหยุดแสดงดังรูป 2.28 ในที่นี้การลดทอนจาก ω_{s1} ถึง ω_{s2} คือ A_{min1} ขณะที่การลดทอนจาก ω_{s2} ถึงอนันต์คือ A_{min2} โดยส่วนมากการนำไปใช้จะใช้ช่วงผ่านที่มีระดับเดียว

ฟังก์ชันอัตราขยายอันดับที่ 2 ซึ่งกล่าวถึงคุณลักษณะของวงจรกรองความถี่ต่ำดังนี้

$$\text{Gain} = \frac{V_O}{V_{IN}} = \frac{b}{S^2 + aS + b} = \frac{\omega_p^2}{S^2 + \frac{\omega_p}{Q_p}S + \omega_p^2} \tag{2.41}$$

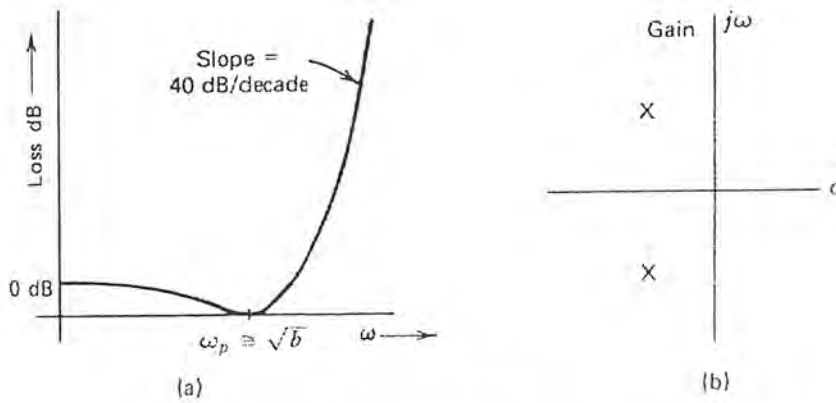


รูปที่ 2.28 วงจรกรองความถี่ต่ำผ่านที่มีช่วงหยุดไม่ราบเรียบ

ผลตอบสนองของฟังก์ชันการสูญเสียคือ

$$\text{Loss} = \frac{V_{IN}}{V_O} = \frac{S^2 + aS + b}{b} \tag{2.20}$$

สามารถแสดงความสัมพันธ์ได้ดังรูป 2.29(a) ณ ความถี่ต่ำที่มีค่าความสูญเสียเข้าใกล้ 1 (0dB) ขณะที่ ณ ความถี่สูงการสูญเสียเพิ่มขึ้นเป็น S^2 นั่นคือที่ประมาณ 40 dB/decade ฟังก์ชันอัตราขยายอันดับที่ 2 มี 1 คู่ของ pole ที่เป็นค่าเชิงซ้อนดังรูป 2.29(b)



รูปที่ 2.29 ผลตอบสนองของฟังก์ชันการสูญเสีย

ซึ่งตำแหน่งของ pole ตามสมการที่ (2.41) เป็นตัวกำหนดลักษณะของการตอบสนองความถี่ในช่วงผ่าน

2.4.1 ω และเซนซิวิตีของ Q

จาก

$$T(s) = K \frac{s^2 + \frac{\omega_z}{Q_z}s + \omega_z^2}{s^2 + \frac{\omega_p}{Q_p}s + \omega_p^2} \tag{2.42}$$

โดยเซนซิวิตีของระบบ คือ ค่าของการเปลี่ยนแปลงของค่าปฏิบัติจากค่าปกติ

ขั้นแรกเราพิจารณาเซนซิวิตีของความถี่ ณ จุดโพล (ω_p) ซึ่งเปลี่ยนแปลงกับค่า R ค่าโพล

เซนซิวิตีนี้ยามว่า per-unit ที่เปลี่ยนแปลงระหว่างความถี่ตำแหน่งโพล $\Delta\omega_p / \omega_p$ กับหน่วย per-unit ที่เปลี่ยนแปลงของค่าความต้านทาน $\Delta R, R$

$$S_R^{\omega_p} = \lim_{\Delta R \rightarrow 0} \frac{\frac{\Delta\omega_p}{\omega_p}}{\frac{\Delta R}{R}} \tag{2.43}$$

$$= \frac{R}{\omega_p} \frac{\partial \omega_p}{\partial R} \tag{2.44}$$

สมการสมมูลคือ

$$S_R^{\omega_p} = \frac{\partial(\ln \omega_p)}{\partial(\ln R)} \tag{2.45}$$

เซนซิวิตีของพารามิเตอร์ ω_z , Q_p , Q_z และ K จนถึงบางอุปกรณ์ของเครือข่ายนิยามได้ดังนี้

$$S_C^{\omega_p} = \frac{C}{\omega_p} \frac{\partial \omega_p}{\partial C} \quad S_R^{\omega_p} = \frac{R}{\omega_p} \frac{\partial \omega_p}{\partial R} \quad S_R^K = \frac{R}{K} \frac{\partial K}{\partial R} \quad (2.46)$$

จากสมการที่ (2.46) สามารถจัดรูปให้ง่ายต่อการคำนวณ โดยเซนซิวิตีของพารามิเตอร์ p ในรูปองค์ประกอบ x คือ

$$S_x^p = \frac{x}{p} \frac{\partial p}{\partial x} = \frac{\partial(\ln p)}{\partial(\ln x)} \quad (2.47)$$

ถ้า p ไม่ใช่ฟังก์ชันของ x (เช่น p เท่ากับค่าคงที่) ดังนั้น

$$S_x^p = 0 \quad (2.48)$$

ถ้า $p = cx$ ซึ่ง c เป็นค่าคงที่

$$S_x^{cx} = \frac{\partial(\ln cx)}{\partial(\ln x)} = \frac{\partial(\ln c)}{\partial(\ln x)} + \frac{\partial(\ln x)}{\partial(\ln x)} = 1 \quad (2.49)$$

และจากความสัมพันธ์

$$S_x^p = -S_x^{1/p} \quad (2.50)$$

ตามสมการ (2.46) ดังนั้น

$$-S_x^{1/p} = \frac{\partial(\ln 1/p)}{\partial(\ln x)} = \frac{\partial(-\ln p)}{\partial(\ln x)} = S_x^p \quad (2.51)$$

ในทำนองเดียวกันสามารถแสดงได้ว่า

$$S_x^p = -S_x^{p/1} \quad (2.52)$$

ความสัมพันธ์ที่สามารถนำมาใช้ได้ซึ่งพิสูจน์ได้ดังนี้

$$S_x^{p_1 p_2} = S_x^{p_1} + S_x^{p_2} \quad (2.53a)$$

$$S_x^{p_1 / p_2} = S_x^{p_1} - S_x^{p_2} \quad (2.53b)$$

$$S_x^p = \frac{1}{n} S_x^p \quad (2.53c)$$

$$S_x^{p^n} = n S_x^p \quad (2.53d)$$

$$S_x^{p_1^{p_2}} = \frac{p_1 S_x^{p_1} + p_2 S_x^{p_2}}{p_1 + p_2} \quad (2.53e)$$

$$S_x^{f(x)} = S_x^{f(x)} \quad (2.53f)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่ง c ไม่ขึ้นกับ x และ $f(x)$ เป็นฟังก์ชันของ x

วงจรกรองความถี่มีหลายแบบซึ่งในที่นี้จะกล่าวถึง 2 แบบที่นิยมใช้ทั่วไปคือ แบบบัตเตอร์เวิร์ท และแบบเชบีเชฟ

2.4.2 วงจรกรองความถี่ต่ำผ่านแบบบัตเตอร์เวิร์ท (Butterworth Low Pass Filter)

ความสัมพันธ์ของอัตราส่วนของวงจรกรองความถี่ต่ำสามารถแสดงในรูปทั่วไปได้ดังนี้

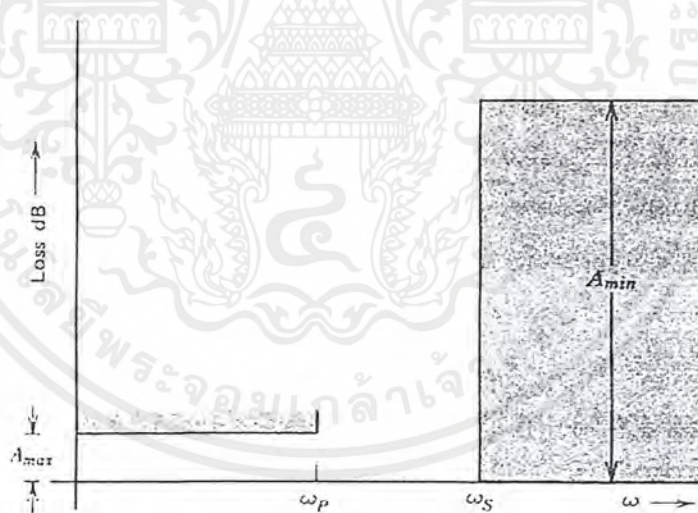
$$|H(j\omega)|^2 = 1 + |K(j\omega)|^2 = 1 + \left| \frac{N(j\omega)}{D(j\omega)} \right|^2 \quad (2.54)$$

โดยที่ $H(S)$ คือฟังก์ชันของการสูญเสีย (Loss) และ $K(S) = \frac{N(S)}{D(S)}$ คืออัตราส่วนของฟังก์ชันในทอม S

ฟังก์ชัน $K(S)$ ถูกเลือกใช้ค่าที่มีขนาดต่ำในช่วงผ่านจึงทำให้ขนาดของ $H(j\omega)$ มีค่าเข้าใกล้ 1 ส่วนในช่วงหยุดขนาดของ $K(S)$ ต้องมีค่ามากๆ เพื่อให้ได้ค่าสูญเสียในช่วงผ่านที่นำพหุคูณแสดงในรูป

$$K(S) = P_n(S) = a_0 + a_1S + a_2S^2 + \dots + a_nS^n \quad (2.55)$$

สัมประสิทธิ์ของโพลิโนเมียล $P_n(S)$ อันดับที่ n จะเลือกค่าตอบสนองของฟังก์ชันการสูญเสีย $H(S)$ ที่ให้ค่าของวงจรกรองความถี่ที่ต้องการ



รูปที่ 2.30 ผลตอบสนองทางความถี่ของวงจรกรองความถี่ต่ำผ่าน

บัตเตอร์เวิร์ทมีคุณสมบัติดังนี้

$$K(S) = P_n(S) = \epsilon \left(\frac{S}{\omega_p} \right)^n \quad (2.56)$$

โดย ϵ คือค่าคงที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

n คืออันดับของโพลีโนเมียล

และ ω_p คือขอบเขตความถี่ของช่วงผ่าน

สามารถแสดงผลตอบสนองฟังก์ชันการสูญเสียดังนี้

$$|H(j\omega)| = \frac{|V_{IN}(j\omega)|}{|V_O(j\omega)|} = \sqrt{1 + \varepsilon^2 \left(\frac{\omega}{\omega_p}\right)^{2n}} \quad (2.57)$$

พิจารณาสัญญาณไฟตรง จากสมการ (2.57) ที่ซึ่งค่าการสูญเสียถูกมองเป็น 1 โดยความชันของฟังก์ชันที่สัญญาณไฟตรงที่เป็นอนุกรมไบโนเมียล (ประมาณว่า $\omega=0$)

$$\varepsilon^2 \left(\frac{\omega}{\omega_p}\right)^{2n} \ll 1 \quad (2.58)$$

ดังนั้น

$$\left[1 + \varepsilon^2 \left(\frac{\omega}{\omega_p}\right)^{2n}\right]^{1/2} = 1 + \frac{1}{2}\varepsilon^2 \left(\frac{\omega}{\omega_p}\right)^{2n} - \frac{1}{8}\varepsilon^4 \left(\frac{\omega}{\omega_p}\right)^{4n} + \frac{1}{16}\varepsilon^6 \left(\frac{\omega}{\omega_p}\right)^{6n} + \dots \quad (2.59)$$

จากสมการ (2.59) แสดงได้ว่าค่าเบี่ยงเบนค่าแรกของการกระจายจำนวนที่ $2n-1$ มีค่าเท่ากับ 0 (ณ ตำแหน่ง $\omega=0$) เมื่อ $K(s)$ ถูกเลือกให้เป็น โพลีโนเมียลอันดับที่ n ซึ่งเป็นจำนวนที่สูงสุดของค่าเบี่ยงเบนที่ถูกทำให้เป็น 0 ดังนั้นจะมีความชันที่ราบเรียบเสมือนสัญญาณไฟตรงซึ่งแบบบัตเตอร์เวิร์ทนี้รู้จักกันดีที่เรียกว่า maximally flat

จากสมการ (2.58) สามารถหาค่าการสูญเสียในหน่วย dB ได้ดังสมการ (2.60)

$$A(\omega) = 10 \log_{10} \left[1 + \varepsilon^2 \left(\frac{\omega}{\omega_p}\right)^{2n} \right] \quad (2.60)$$

โดยเฉพาะในช่วงขอบเขตความถี่ช่วงผ่าน $\omega = \omega_p$ จะมีค่าการสูญเสียเป็น

$$A(\omega_p) = 10 \log_{10} (1 + \varepsilon^2) \quad (2.61)$$

วงจรรองความถี่โดยทั่วไประบุค่าการสูญเสียนี้เป็น A_{\max} dB ดังนั้นพารามิเตอร์ ε สามารถแสดงความสัมพันธ์กับค่าการสูญเสียในช่วงผ่านนี้เป็น A_{\max} ได้ดังสมการ (2.62)

$$\varepsilon = \sqrt{10^{0.1A_{\max}} - 1} \quad (2.62)$$

ที่ความถี่สูง ($\omega \gg \omega_p$) จะมีค่าการสูญเสียดังนี้

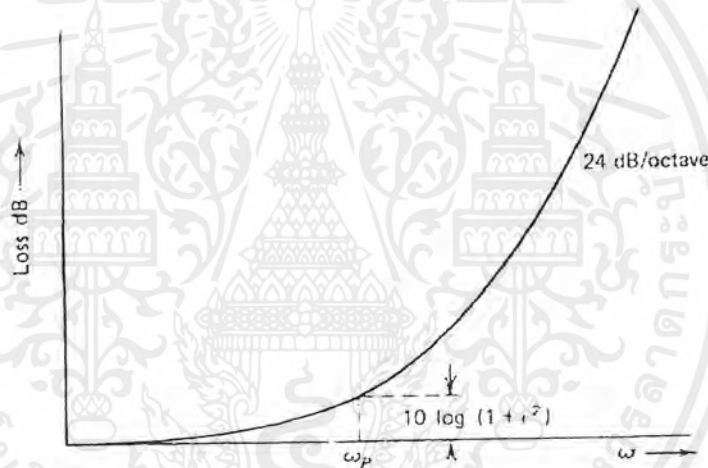
$$20 \log_{10} \varepsilon \left(\frac{\omega}{\omega_p}\right)^n \quad (2.63)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ค่าการสูญเสียจะเพิ่มขึ้นตามค่า n โดยสมการ (2.63) แสดงถึงที่ความถี่สูงจะมีความชันของการสูญเสีย $\approx 6 \text{ dB/Octave}$ ดังนั้นในช่วงหยุดก็จะมีค่าการสูญเสียเพิ่มขึ้นตามค่า n

ฟังก์ชันของการสูญเสียของบัตเตอร์เวิร์ทอันดับที่ 4 แสดงได้ดังรูปที่ 2.31 โดยมีคุณสมบัติซึ่งเรียบมากที่สุดของช่วงผ่าน ในทำนองเดียวกันกับการเพิ่มขึ้นตามธรรมชาติของการสูญเสียในช่วงหยุด ซึ่งจุดประสงค์ของการออกแบบคือ สะดวกต่อการพล็อตกราฟแสดงคุณสมบัติของค่า n ที่แตกต่างกันซึ่งแปรผกผันกับความถี่นอร์มัลไลซ์ดังสมการ

$$\Omega = \varepsilon^{1/n} \left(\frac{\omega}{\omega_p} \right) \quad (2.64)$$

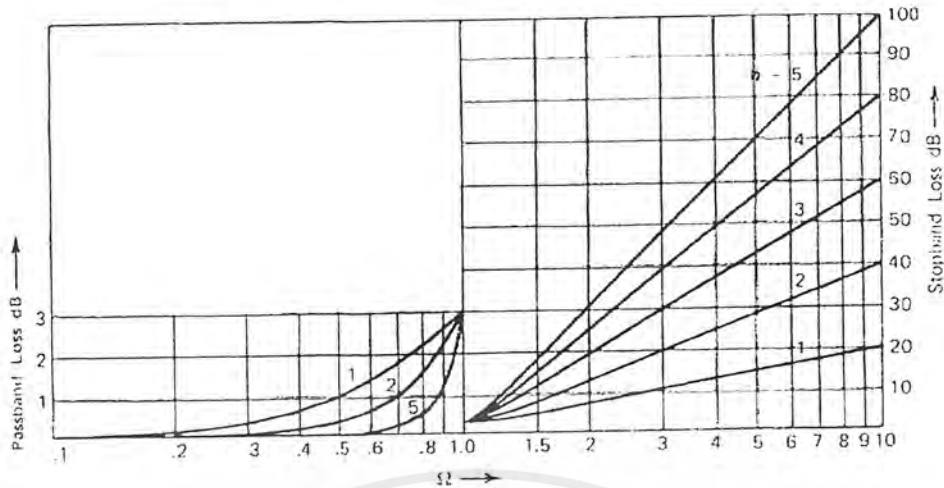


รูปที่ 2.31 กราฟความสัมพันธ์ระหว่างความถี่และอัตราการใช้สูญเสีย

ในเทอมของความถี่นอร์มัลไลซ์สามารถหาค่าการสูญเสียได้จาก

$$A(\Omega) = 10 \log_{10}(1 + \Omega^{2n}) \quad (2.65)$$

ซึ่งฟังก์ชันที่พล็อตแสดงได้ดังรูปที่ 2.32 โดยกราฟที่ได้แสดงค่าถึงอันดับที่ 5



รูปที่ 2.32 ค่าการสูญเสียในเทอมของความถี่นอร์มัลไลซ์

บัตเตอร์เวิร์ทสามารถทราบได้โดยมีขนาดของฟังก์ชันของการสูญเสียซึ่งเรียกว่า $|H(j\omega)|$ สามารถแสดง S domain loss function $H(S)$ ซึ่งหาได้จากค่าของ $|H(j\omega)|$ โดยสามารถแสดงฟังก์ชัน $|H(j\omega)|$ ได้ในเทอมของส่วนของจำนวนจริงและส่วนจินตภาพดังนี้

$$|H(j\omega)| = \text{Re} H(j\omega) + j\text{Im} H(j\omega) \tag{2.66}$$

นำไปยกกำลังสองจะได้

$$\begin{aligned} |H(j\omega)|^2 &= (\text{Re} H(j\omega))^2 + (j\text{Im} H(j\omega))^2 \\ &= [\text{Re} H(j\omega) + j\text{Im} H(j\omega)][\text{Re} H(j\omega) - j\text{Im} H(j\omega)] \end{aligned} \tag{2.67}$$

และ

$$H(-j\omega) = \text{Re} H(j\omega) - j\text{Im} H(j\omega) \tag{2.68}$$

โดยที่

$$|H(j\omega)|^2 = H(j\omega)H(-j\omega) \tag{2.69}$$

ในการทำงานเดียวกันในเทอมของนอร์มัลไลซ์ค่า Ω จะได้ว่า

$$|H(j\Omega)|^2 = H(j\Omega)H(-j\Omega) \tag{2.70}$$

สมการ (2.70) อธิบายถึงทราנסเฟอ์ฟังก์ชันของความถี่บนแกน $j\Omega$ อันนำมาซึ่งความสัมพันธ์ใน

รูปแบบทั่วไปของ S

$$|H(S)|^2 = H(S)H(-S) \tag{2.71}$$

โดยที่ S คือความถี่นอร์มัลไลซ์ซึ่งแปรตาม $\Sigma+j\Omega$ โดยรากของ H(S) ก็คือรากของ H(-S) ซึ่งเป็นการสะท้อนกับจุดกำเนิด โดยวงจรกรองความถี่นั้นจุดโพลทั้งหมดต้องอยู่ด้านซ้ายของ S plan ซึ่งคือรากของ $|H(S)|^2$ กับ $|H(S)|$ ส่วนระนาบด้านขวาคือรากของ $|H(S)|^2$ กับ $|H(-S)|$ สำหรับบัตเตอร์เวิร์ทแสดงได้ดังสมการ (2.72)

$$|H(j\Omega)|^2 = 1 + \Omega^{2n} = 1 + [-(j\Omega)^2]^n \tag{2.72}$$

กระจายในเทอมของโดเมน S ได้เป็น

$$|H(S)|^2 = 1 + (-S^2)^n \tag{2.73}$$

และรากของ $|H(S)|^2$ หาได้จาก

$$1 + (-S^2)^n = 0 \tag{2.74}$$

ดังนั้น

$$S_k = \exp\left[\frac{j\pi\left(\frac{2k+n-1}{n}\right)}{2}\right] \text{ เมื่อ } k = 1, 2, \dots, 2n \tag{2.75}$$

รากที่ 2n จะอยู่บนวงกลมหนึ่งหน่วยและมีช่วงห่างกัน π/n เรเดียน สามารถเขียนในรูปของโดเมน S ได้ดังนี้

$$H(S) = \prod_j (s - s_j) \tag{2.76}$$

ซึ่ง S_j คือรากของระนาบทางด้านซ้ายของสมการ (2.75)

รูปแบบของแพกเตอร์ของโพลีโนเมียลบัตเตอร์เวิร์ทที่นอร์มัลไลซ์แล้วสำหรับค่า n ตั้งแต่ 1 ถึง 5 แสดงได้ดังตารางที่ 2.2 โดยมีความถี่คutoff คือ ω_p และการสูญเสียในช่วงผ่านที่มีค่าสูงที่สุดคือ A_{max} dB และแสดงความสัมพันธ์ได้ดังสมการ (2.77) และตารางที่ 2.2

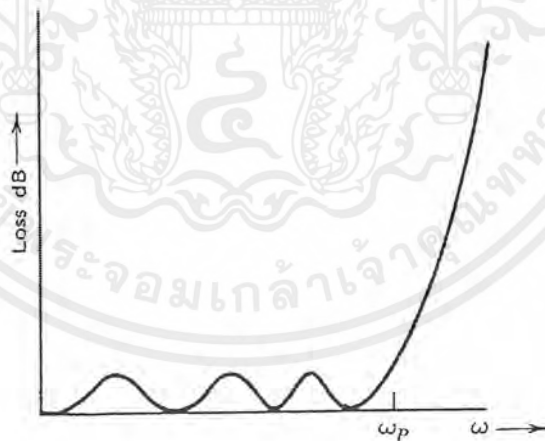
$$S \text{ by } S \left(\frac{\epsilon^{1/n}}{\omega_p} \right) \tag{2.77}$$

n	$H(s)$
1	$s + 1$
2	$s^2 + 1.414s + 1$
3	$(s^2 + s + 1)(s + 1)$
4	$(s^2 + 0.76537s + 1)(s^2 + 1.84776s + 1)$
5	$(s^2 + 0.61803s + 1)(s^2 + 1.61803s + 1)(s + 1)$

ตารางที่ 2.2 แสดงค่าแฟกเตอร์ของโพลีโนเมียลบัตเตอร์เวิร์ทที่นอร์มัลไลซ์แล้ว

2.4.3 วงจรกรองความถี่ต่ำผ่านแบบเชบีเชฟ (Chebyshev Low Pass Filter)

คุณสมบัติที่สำคัญของแบบบัตเตอร์เวิร์ทคือมีการสูญเสียที่เรียบมาก ตั้งแต่จุดกำเนิดคั้งนั้นในช่วงผ่านจะมีความเรียบมากที่จุดกำเนิดและจะต่ำลงเมื่อเข้าใกล้ ω_p ยิ่งไปกว่านั้นการลดทอนในช่วงหยุดจะมีค่าน้อยกว่าโพลีโนเมียลชนิดอื่น เช่น แบบเชบีเชฟ ซึ่งจะมีการลดทอนที่เพิ่มขึ้นในช่วงหยุดโดยการเปลี่ยนเงื่อนไขในช่วงผ่าน หลักการที่ใช้ตั้งแต่การเปลี่ยนแปลงที่น้อยที่สุดจากคุณสมบัติความราบเรียบทางอุดมคติสามารถคุณสมบัติการริปเปิลดังรูปที่ 2.33 โดยโพลีโนเมียลแบบเชบีเชฟนี้คุณสมบัติที่ถูกพัฒนาในทางอุดมคติแสดง ได้ดังนี้



รูปที่ 2.33 การลดทอนของวงจรกรองความถี่ต่ำผ่านแบบเชบีเชฟ

ฟังก์ชันเชบีเชฟอันดับที่ n

$$C_n(\Omega) = \cos(n \cos^{-1} \Omega) \quad |\Omega| \leq 1 \quad (2.78a)$$

$$= \cosh(n \cosh^{-1} \Omega) \quad |\Omega| > 1 \quad (2.78b)$$

ซึ่ง Ω คือความถี่นอร์มัลไลซ์

$$\Omega = \frac{\omega}{\omega_p}$$

ฟังก์ชันเชบีเชฟที่เป็นแบบโพลิโนเมียลในเทอม Ω

จากสมการ (2.78a)

$$C_{n+1}(\Omega) + C_{n-1}(\Omega) = \cos((n+1) \cos^{-1} \Omega) + \cos((n-1) \cos^{-1} \Omega) \quad (2.79)$$

ใช้คุณสมบัติการเป็นเอกลักษณ์ $\cos(A+B) + \cos(A-B) = 2\cos A \cos B$ โดยทางขวามือลดรูปได้เป็น

$$2 \cos(\cos^{-1} \Omega) \cos(n \cos^{-1} \Omega) = 2\Omega C_n(\Omega) \quad (2.80)$$

จากความสัมพันธ์

$$C_{n+1}(\Omega) = 2\Omega C_n(\Omega) - C_{n-1}(\Omega) \quad (2.81)$$

จากสมการ (2.78a) จะได้ว่า

$$C_0(\Omega) = 1$$

$$C_1(\Omega) = \Omega$$

สำหรับสมการ โพลิโนเมียลที่มีอันดับสูงขึ้น จะหาค่าได้จากความสัมพันธ์ดังสมการ (2.81) ดังนี้

$$C_2(\Omega) = 2\Omega^2 - 1$$

$$C_3(\Omega) = 4\Omega^3 - 3\Omega$$

$$C_4(\Omega) = 8\Omega^4 - 8\Omega^2 + 1$$

$$C_5(\Omega) = 16\Omega^5 - 20\Omega^3 + 5\Omega \text{ etc.} \quad (2.82)$$

จากฟังก์ชันเชบีเชฟซึ่งแสดงรูปแบบของ โพลิโนเมียลจะเห็นว่า มีรูปเปิดในช่วง $-1 < \Omega < 1$

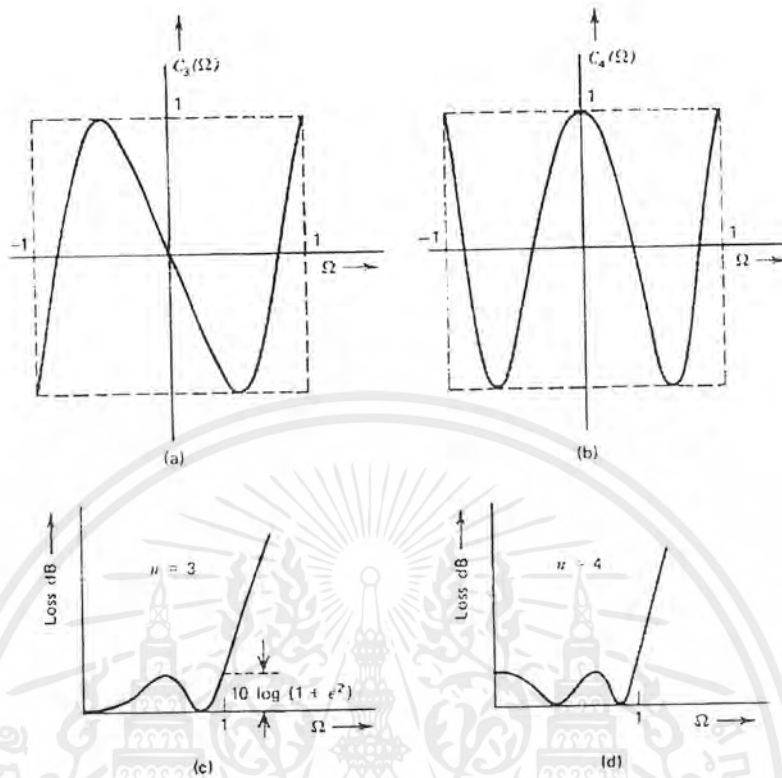
ฟังก์ชันการประมาณวงจรรองความถี่ต่ำแบบเชบีเชฟหาได้จาก โพลิโนเมียลของเชบีเชฟดังนี้

$$\left| H(j\Omega) \right| = \frac{V_{IN}(j\Omega)}{V_O(j\Omega)} = \sqrt{1 + \varepsilon^2 C_n^2(\Omega)} \quad (2.83)$$

ฟังก์ชันการลดทอนของ $n=3, n=4$ แสดงได้ดังรูป 2.34c, 2.34d รูปเปิดจะอยู่ระหว่างค่าต่ำสุด

และค่าสูงสุดของ $\sqrt{1 + \varepsilon^2}$ สำหรับ $|\Omega| \leq 1$ และจำนวนของค่าต่ำสุดของ $\left| H(j\Omega) \right|$ ในช่วง

$-1 < \Omega < 1$ จะเท่ากับจำนวนอันดับ n



รูปที่ 2.34 รีปเบิลและฟังก์ชันการลดทอน

พิจารณาค่าการลดทอนของ $H(j\Omega)$ ที่ขอบของช่วงผ่านที่ความถี่ ω_p โดยให้ความถี่นอร์มัลไลซ์มีค่าเท่ากับ และค่า $C_n(1)=1$ ดังนั้นค่าการลดทอนจะเท่ากับ

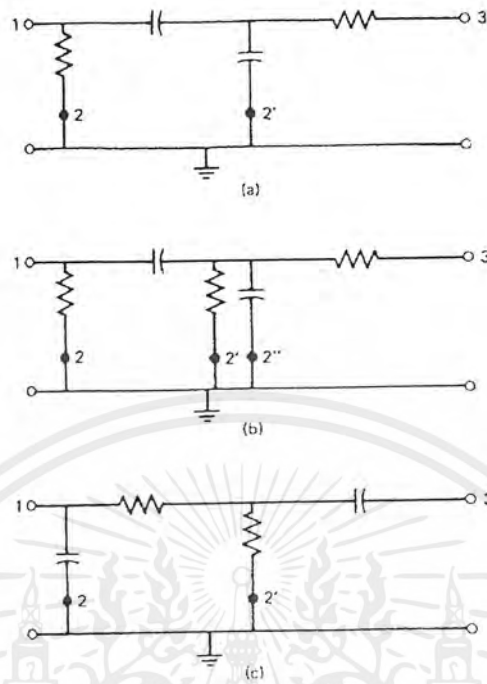
$$A_{\max} = 10 \log_{10} (1 + \epsilon^2) \tag{2.84}$$

เพราะฉะนั้น ϵ มีค่าเท่ากับ

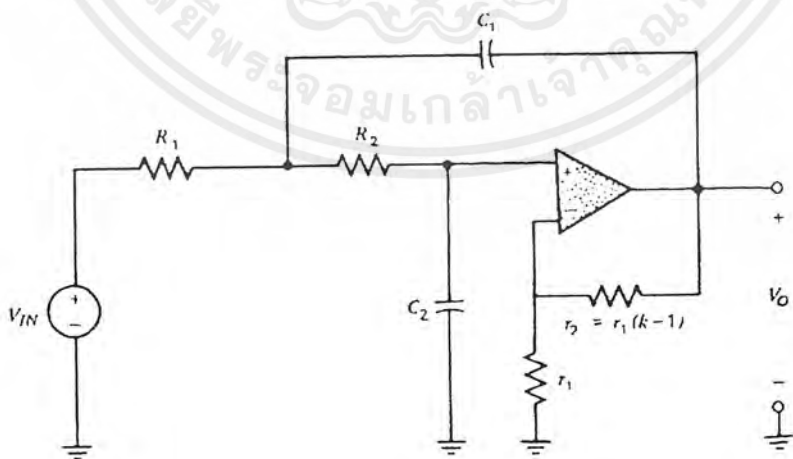
$$\epsilon = \sqrt{10^{0.1A_{\max}} - 1} \tag{2.85}$$

2.4.4 วงจรกรองความถี่ต่ำผ่านแบบ Sallen and Key

วงจรกรองความถี่ต่ำผ่านแบบ Sallen and Key มีพื้นฐานจากการป้อนกลับแบบบวก วงจรประกอบด้วยตัวต้านทานและตัวเก็บประจุดังรูปที่ 2.35 โดยอินพุทเข้าที่ โหนด 2' ซึ่งจะได้อัตราการกรองความถี่ต่ำผ่านดังรูปที่ 2.36



รูปที่ 2.35 วงจรกรองความถี่ต่ำซึ่งประกอบด้วยตัวต้านทานและตัวเก็บประจุ



รูปที่ 2.36 ตัวอย่างวงจรกรองความถี่แบบแอกทีฟ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทรานส์เฟอร์ฟังก์ชันของวงจรแบบแอกทิฟ โดยพิจารณาให้อุปแอมป์เป็นอุปแอมป์ทางอุดมคติ คือ

$$T_V = \frac{k/R_1 R_2 C_1 C_2}{S^2 + S \left(\frac{1}{R_1 C_1} + \frac{1}{R_2 C_1} + \frac{1-k}{R_2 C_2} \right) + \frac{1}{R_1 R_2 C_1 C_2}} \quad (2.86)$$

เมื่อ

$$k = 1 + \frac{r_2}{r_1}$$

พิจารณาการสังเคราะห์ฟังก์ชันของวงจรกรองความถี่ต่ำผ่านจะได้

$$T_{LP} = \frac{K}{S^2 + \frac{\omega_p}{Q_p} S + \omega_p^2} \quad (2.87)$$

พิจารณาพารามิเตอร์ K, ω_p, Q_p ของอุปกรณ์พาสซีฟ R_1, R_2, C_1, C_2, k จากสมการที่ (2.86) และ (2.87) จะได้

$$\omega_p = \sqrt{\frac{1}{R_1 R_2 C_1 C_2}} \quad (2.88)$$

$$Q_p = \frac{\omega_p}{(bw)_p} = \frac{\sqrt{\frac{1}{R_1 R_2 C_1 C_2}}}{\frac{1}{R_1 C_1} + \frac{1}{R_2 C_1} + \frac{1-k}{R_2 C_2}} \quad (2.89)$$

$$K = \frac{k}{R_1 R_2 C_1 C_2} \quad (2.90)$$

จากความสัมพันธ์ของค่าเซนซิวิตีจะได้

$$S_{R_1, R_2, C_1, C_2}^{\omega_p} = -\frac{1}{2} \quad (2.91a)$$

$$S_k^{\omega_p} = 0 \quad (2.91b)$$

$$\begin{aligned} S_{R_1}^{Q_p} &= S_{R_1}^{\omega_p} - S_{R_1}^{(bw)_p} = \frac{1}{2} - \frac{1}{(bw)_p} \frac{R_1 C_1}{R_1 C_1} (-1) \\ &= -\frac{1}{2} + Q_p \sqrt{\frac{R_2 C_2}{R_1 C_1}} \end{aligned} \quad (2.91c)$$

ในทำนองเดียวกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$S_{R_2}^{Q_p} = -\frac{1}{2} + Q_p \left(\sqrt{\frac{R_1 C_2}{R_2 C_1}} + (1-k) \sqrt{\frac{R_1 C_1}{R_2 C_2}} \right) \quad (2.91d)$$

$$S_{C_1}^{Q_p} = -\frac{1}{2} + Q_p \left(\sqrt{\frac{R_1 C_2}{R_2 C_1}} + \sqrt{\frac{R_2 C_2}{R_1 C_1}} \right) \quad (2.91e)$$

$$S_{C_2}^{Q_p} = -\frac{1}{2} + (1-k) Q_p \sqrt{\frac{R_1 C_1}{R_2 C_2}} \quad (2.91f)$$

$$S_{r_2}^{Q_p} = -S_{r_1}^{Q_p} = -(1-k) Q_p \sqrt{\frac{R_1 C_1}{R_2 C_2}} \quad (2.91g)$$

$$S_{R_1, R_2, C_1, C_2}^K = -1 \quad (2.91h)$$

$$S_{r_2}^K = -S_{r_1}^K = -\left(\frac{1-k}{k} \right) \quad (2.91i)$$

เป้าหมายในการเลือกค่าของอุปกรณ์ก็คือค่าเซนซิติวิตี้จะต้องมีค่าเท่าที่จะเป็นไปได้ ในการเลือกค่าของ R_1, R_2, C_1, C_2, k ต้องเป็นไปตามสมการที่ (2.88) และ (2.89) โดยที่ค่า K เป็นเท่าใดก็ได้ ทางเลือกหนึ่งที่ทำให้ค่าเซนซิติวิตี้ต่ำก็คือ

$$k = 1 \quad R_1 = R_2 = 1 \quad (2.92a)$$

เพราะฉะนั้นค่าของอุปกรณ์ที่เหลือคือ

$$C_1 = \frac{2Q_p}{\omega_p} \quad C_2 = \frac{1}{2\omega_p Q_p} \quad (2.92b)$$

การสังเคราะห์แบบที่ 1 ค่าเซนซิติวิตี้ตามสมการ (2.70) จะมีค่าต่ำมาก อย่างไรก็ตามในทางปฏิบัติ จะมีข้อเสียดตรงที่ต้องการค่าตัวเก็บประจุที่มีช่วงกว้าง ($C_1/C_2 = 4Q_p^2$) แต่ค่า Q ที่ได้มีค่าต่ำ ($Q < 5$) จากข้อจำกัดนี้จึงทำให้ไม่เป็นที่นิยม

สำหรับการสังเคราะห์แบบที่ 2 จะใช้ค่าตัวเก็บประจุเท่ากันคือ

$$C_1 = C_2 = 1 \quad R_1 = R_2 = R \quad (2.93a)$$

จากสมการที่ (2.88), (2.89) จะได้

$$R_1 = R_2 = \frac{1}{\omega_p} \quad k = 3 - \frac{1}{Q_p} \quad (2.93b)$$

โดยการสังเคราะห์แบบที่ 2 นี้ค่าเซนซิวิตี Q ที่ได้มีค่าสูงกว่าการสังเคราะห์แบบที่ 1

สำหรับการสังเคราะห์แบบที่ 3 ค่าเซนซิวิตี Q จะมีค่าต่ำกว่าการสังเคราะห์แบบที่ 2 โดยค่าของอุปกรณ์หาได้จาก

$$C_2 = 1 \quad C_1 = \sqrt{3}Q_p \quad \frac{R_2}{R_1} = \frac{Q_p}{\sqrt{3}} \quad (2.94a)$$

$$R_2 = \frac{1}{\sqrt{3}\omega_p} \quad R_1 = \frac{1}{Q_p\omega_p} \quad k = \frac{4}{3} \quad (2.94b)$$

ค่าเซนซิวิตีของการสังเคราะห์แบบต่างๆ ได้ดังตารางที่ 2.3

	Design 1	Design 2	Design 3 (Saraga)
$S_{R_1, R_2, C_1, C_2}^{\omega_p}$	$-\frac{1}{2}$	$-\frac{1}{2}$	$-\frac{1}{2}$
$S_k^{\omega_p}$	0	0	0
$S_{R_1}^{Q_p}$	0	$-\frac{1}{2} + Q_p$	$-\frac{1}{2} + 0.58Q_p$
$S_{R_2}^{Q_p}$	0	$-\frac{1}{2} - Q_p$	$-\frac{1}{2} - 0.58Q_p$
$S_{C_1}^{Q_p}$	$\frac{1}{2}$	$-\frac{1}{2} + 2Q_p$	$\frac{1}{2} + 0.58Q_p$
$S_{C_2}^{Q_p}$	$-\frac{1}{2}$	$\frac{1}{2} - 2Q_p$	$-\frac{1}{2} - 0.58Q_p$
$S_{r_1}^{Q_p} = -S_{r_1}^{Q_p}$	0	$2Q_p - 1$	$0.58Q_p$
S_{R_1, R_2, C_1, C_2}^k	-1	-1	-1
$S_{r_2}^k = -S_{r_1}^k$	0	$1 - \frac{1}{3 - 1/Q_p}$	$\frac{1}{4}$

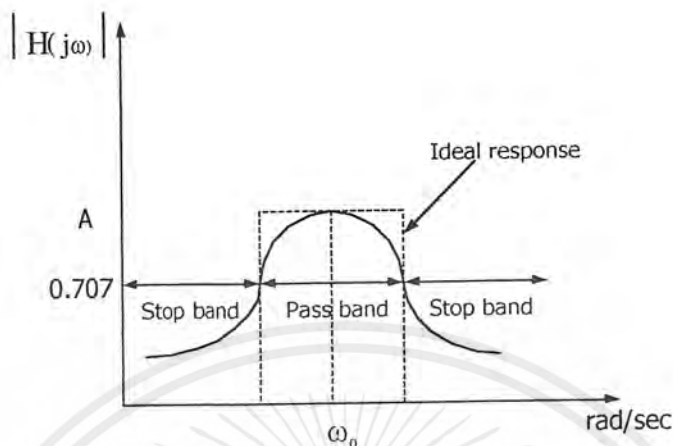
ตารางที่ 2.3 แสดงค่าเซนซิวิตีของการสังเคราะห์แบบต่างๆ

2.5 วงจรกรองเฉพาะย่านความถี่ผ่าน (Band Pass Filter)

Band Pass Filter เป็นวงจรกรองความถี่แบบหนึ่งซึ่งจะยอมให้ความถี่ช่วงหนึ่งที่ถูกเลือกไว้ผ่านวงจรชนิดนี้ไปได้เท่านั้น โดยเฉพาะจะลดทอนความถี่อื่นใดนอกเหนือจากช่วงกว้างของแถบความถี่ที่ได้เลือกไว้แล้ว ในที่นี้ตามรูปที่ 2.37 สมมติให้มีความกว้างเท่ากับ B และมีค่าความถี่ที่จุดกึ่งกลางของแถบความถี่เป็น ω_0 สำหรับค่า B และ ω_0 กำหนดให้อยู่ในหน่วย เรเดียน / วินาที หรือ B อาจกำหนดในหน่วย Hz และมีความถี่กึ่งกลางเป็น $f_0 = \omega_0 / 2\pi$ (Hz) คุณสมบัติตามที่กล่าวมาของวงจร Band Pass Filter แสดงให้เห็นตามรูปกราฟแสดงการตอบสนองเชิงขนาดของสัญญาณดังรูปที่ 2.37 โดยเส้นประ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

แสดงถึงการตอบสนองเชิงขนาดในทางอุดมคติ ส่วนเส้นทึบแสดงถึงการตอบสนองเชิงขนาดในการใช้งานจริง



รูปที่ 2.37 แสดงผลการตอบสนองกรณีกรองเฉพาะย่านความถี่

สมการ โพลีโนเมียลอันดับสองสามารถเทียบเคียงคุณลักษณะเฉพาะของวงจรแถบความถี่ทางอุดมคติได้ โดยกำหนดค่า B และ ω_0^2 ให้เหมาะสม ซึ่งจะได้ออกมาในรูปสมการทรานเฟอร์ฟังก์ชันดังนี้

$$H(s) = \frac{V_2(s)}{V_1(s)} = \frac{Ks}{s^2 + Bs + \omega_0^2} \tag{2.95}$$

มีค่าพารามิเตอร์สำคัญที่ควรสนใจอยู่หนึ่งในการออกแบบวงจรกรองเฉพาะความถี่นี้ คือ ค่า Q หรือค่าควอลิตี้แฟคเตอร์ (Quality factor) ซึ่งหาได้จาก

$$Q = \omega_0 / B \tag{2.96}$$

หรือ $Q = f_0/B$ เมื่อกำหนด B ในหน่วย Hz

โดยค่า Q จะบ่งบอกให้ทราบถึงความกว้างของช่องความถี่ที่จะยอมให้ผ่าน ถ้า Q ยิ่งมีค่ามาก วงจรที่ออกแบบนั้นจะทำการกรองความถี่ผ่านไปได้ในช่วงแคบมากขึ้น นั่นคือจะผ่านแถบความถี่ไปได้น้อยลง มีความชันมากขึ้น เมื่อเทียบกับความถี่กึ่งกลาง ω_0 โดยที่ค่า Gain ของวงจรกรองเฉพาะแถบความถี่นี้ กำหนดได้จากค่าแอมพลิจูดของ $H(s)$ ในสมการที่จุดกึ่งกลางของแถบความถี่ซึ่งจะได้ค่า $Gain = K/B$

2.5.1 วงจรกรองเฉพาะย่านความถี่ผ่านอันดับสองแบบ VCVS (Second Order VCVS Band Pass Filter)

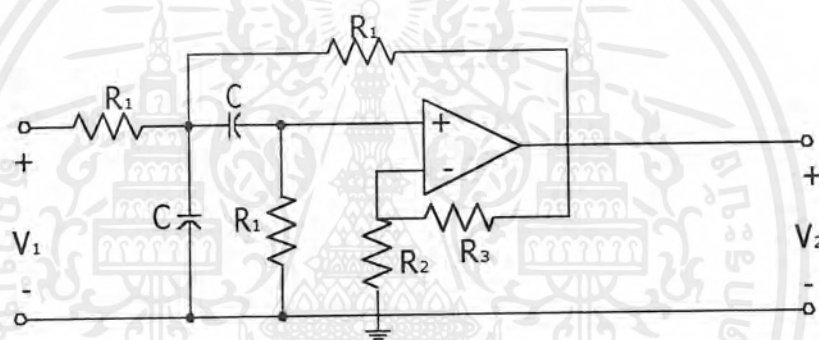
วงจรซึ่งสอดคล้องหรือได้มาจากสมการและเป็นวงจรกรองความถี่อันดับที่สองรูปแบบหนึ่ง ซึ่งจะกล่าวในที่นี้ก็คือ วงจร VCVS แสดงดังรูปที่ 2.38 คิดค้น โดย Kerwin และ Huelsman จากการวิเคราะห์วงจรแสดงให้เห็นสมการเป็นจริงถ้า

$$K = \mu / R_1 C \quad (2.97)$$

$$B = (4 - \mu) / R_1 C \quad (2.98)$$

$$\omega_0^2 = 2 / R_1^2 C^2 \quad (2.99)$$

โดย
$$\mu = 1 + (R_3 / R_2) \quad (2.100)$$



รูปที่ 2.38 แสดงวงจรกรองเฉพาะย่านความถี่ผ่านอันดับสอง

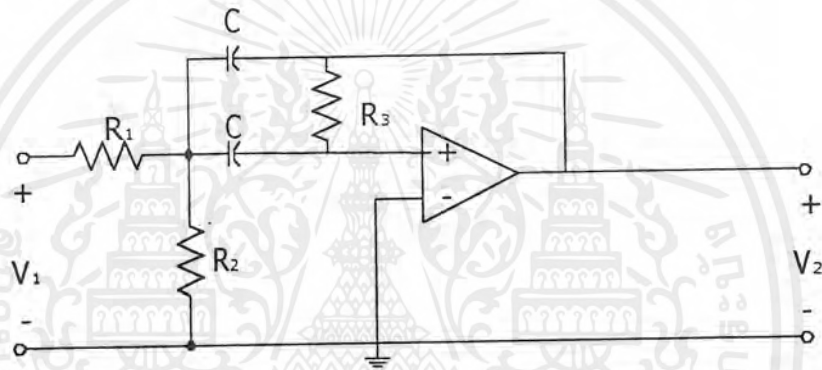
วงจรตามรูปที่ 2.38 จะทำงานได้ดีเมื่อค่า Q ต่ำๆ ดังนั้นจากสมการซึ่ง $4 - \mu = R_1 C \omega_0 / Q$ จะได้ว่า ถ้าต้องการค่า Q ที่สูงขึ้นเท่าใด μ ก็จะมีค่าเข้าใกล้ 4 เท่านั้น เมื่อเป็นเช่นนี้แล้วจะเห็นว่า การเปลี่ยนแปลงค่า R_2 และ R_3 จะมีผลกระทบต่อค่า Q ด้วยเหตุนี้เส้นกราฟต่างๆที่จะกำหนดให้ใช้ในทางปฏิบัติจึงถูกจำกัดขึ้นในช่วง $Q < 4$ ดังนั้นเพื่อความสะดวกในการปรับเปลี่ยนค่า Q จึงควรใช้โพเทนซิโอมิเตอร์ (Potentiometer) แทนค่า R_2 และ R_3 ในทางปฏิบัติจริงเพื่อให้ได้วงจรมีคุณลักษณะตามที่ต้องการแบบไว้ วิธีที่ดีที่สุดคือเริ่มจากกำหนดความถี่กึ่งกลางของแถบความถี่ f_0 และค่าตัวเก็บประจุ C ที่จะใช้ หลังจากนั้นหาค่า R_1 ส่วนค่าของ R_2 และ R_3 เราใช้โพเทนซิโอมิเตอร์ก็สามารถปรับความกว้างของแถบความถี่เมื่อเทียบกับจุด f_0 ที่กำหนดได้

2.5.2 วงจรกรองเฉพาะย่านความถี่ผ่านอันดับที่สองแบบป้อนกลับหลายทาง (Second Order Multiple Band Pass Filter)

วงจรอีกรูปแบบหนึ่งซึ่งให้คุณสมบัติในการกรองความถี่เช่นเดียวกับวงจรกรองเฉพาะย่านความถี่ผ่านอันดับที่สอง ก็คือ วงจรป้อนกลับหลายทาง (Multiple feedback network) ซึ่งแสดงตามรูปที่ 2.39 จากการวิเคราะห์ห้วงจรจะได้ว่าสมการจะเป็นจริงก็ต่อเมื่อ

$$B = 2/R_3 C \quad (2.101)$$

$$\omega_0^2 = (1/R_3 C^2) [(1/R_1) + (1/R_2)] \quad (2.102)$$

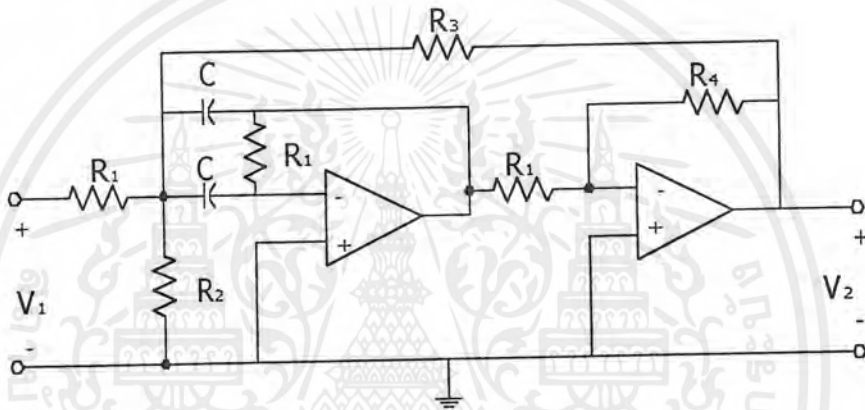


รูปที่ 2.39 แสดงวงจรกรองเฉพาะย่านความถี่ผ่านแบบป้อนกลับหลายทางที่ใช้งาน

โดยค่าคงที่ K ในสมการมีค่าเท่ากับ $1 - R_1 C$ และด้วยเหตุนี้วงจรจะให้ผลการขยายแบบอินเวอร์ตติ้งหรือกลับขั้วสัญญาณ (สัญญาณทางขาออกจะกลับทิศทาง 180 องศา กับสัญญาณทางขาเข้า) มีขนาดของสัญญาณเป็น $R_3 / 2R_1$ แต่สามารถกลับสัญญาณอีกครั้งโดยต่อวงจรขยายแบบกลับขั้วสัญญาณที่ขาออกหรือเอาต์พุตของวงจรดังรูปที่ 2.39 ในกรณีที่ต้องการวงจรที่ให้ค่า Q สูงๆ สำหรับวงจรรูปที่ 2.39 สามารถเปลี่ยนค่า Q ได้ในช่วงกว้างมากโดยใช้การเปลี่ยนค่าอุปกรณ์ในวงจร และด้วยเหตุนี้เราจึงต้องจำกัดค่า Q ไว้ในช่วงที่เหมาะสม และนิยมใช้สำหรับการออกแบบ คือที่ $Q < 10$

2.5.3 วงจรกรองเฉพาะย่านความถี่ผ่านอันดับสองแบบป้อนกลับบวก (Second Order Positive Feedback Band Pass Filter)

วงจรกรองเฉพาะย่านความถี่ผ่านอันดับที่สองที่กล่าวมาก่อนหน้านี้จะต้องจำกัดค่า Q ให้อยู่ในช่วงไม่เกิน 10 เพื่อให้ผลที่ออกมาเมื่อใช้งานจริงมีความถูกต้อง และให้คุณสมบัติใกล้เคียงผลตามที่ได้ออกแบบไว้ สำหรับหัวข้อนี้จะได้กล่าวถึงวงจรกรองแถบความถี่ซึ่งสามารถกำหนดค่า Q ขึ้นไปได้ถึง 50 (ค่า Q ยิ่งมากขึ้นเท่าใด ค่า B ก็จะน้อยลงเป็นสัดส่วนผกผันกัน) และมีชื่อเรียกว่า วงจรป้อนกลับแบบบวก ดังแสดงในรูปที่ 2.40 คำว่า ป้อนกลับแบบบวก หมายความว่าสัญญาณถูกป้อนกลับในลักษณะที่ไม่ถูกกลับขั้วสัญญาณ



รูปที่ 2.40 แสดงวงจรกรองเฉพาะย่านความถี่ผ่านกรณีป้อนกลับแบบบวก

วิเคราะห์วงจรตามรูปที่ 2.40 จะเห็นว่าสมการจะเป็นจริงตามค่าต่างๆดังนี้

$$K = R_4 / R_1^2 C \quad (2.103)$$

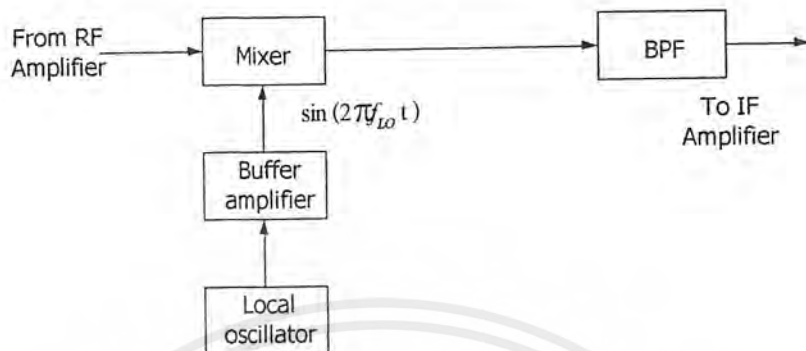
$$B = (1/R_1 C) (2 - (R_4/R_3)) \quad (2.104)$$

$$\omega_0^2 = (1/R_1 C^2) [(1/R_1) + (1/R_2) + (1/R_3)] \quad (2.105)$$

2.6 วงจรมิกเซอร์ (Mixer)

วงจรมิกเซอร์เป็นวงจรสำคัญที่นิยมใช้กันมากในวงจรเครื่องรับเครื่องส่งวิทยุ จุดประสงค์ของภาคมิกเซอร์นี้ใช้เพื่อทำการ down converter ความถี่วิทยุที่รับเข้ามาให้เป็นความถี่ IF (Intermediate Frequency)

$$V_{out} = [\sin(2\pi f_{RF} t) \sin(2\pi f_{LO} t)] = (1/2) \cos[2\pi(f_{RF} - f_{LO})t] - (1/2) \cos[2\pi(f_{RF} + f_{LO})t] \tag{2.106}$$



รูปที่ 2.41 บล็อกโคโอดะแกรมหลักการทำงานของวงจรมิกเซอร์

หลักการทำงานของวงจรมิกเซอร์เป็นดังรูปที่ 2.41 สัญญาณ RF (Radio Frequency) จะถูกผสม (mix) เข้ากับสัญญาณ LO (Local Oscillator Frequency) ด้วยอุปกรณ์ไม่เชิงเส้น จริงๆแล้ว วงจรมิกเซอร์ที่คือวงจรมิกเซอร์แบบไม่เชิงเส้น ทำงานคล้ายกับวงจรมอดูเลเตอร์ เพียงแต่สัญญาณเอาต์พุตของวงจรมิกเซอร์ที่ได้จะเป็นความถี่ผลต่างระหว่างความถี่ RF และความถี่ LO ซึ่งแสดงได้โดยสมการคณิตศาสตร์ดังนี้

$$V_{out} = \sin(2\pi f_{RF} t) \sin(2\pi f_{LO} t) \tag{2.107}$$

เมื่อ f_{RF} = ความถี่ของสัญญาณ RF (Hz)

f_{LO} = ความถี่ของสัญญาณ LO (Hz)

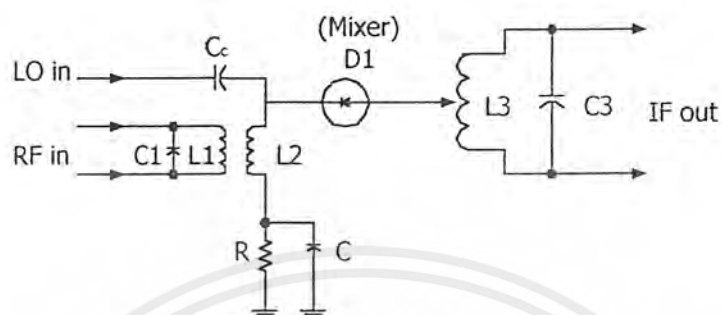
สามารถแปลงสมการ โดยใช้ฟังก์ชันตรีโกณมิติ จะได้สัญญาณเอาต์พุตของมิกเซอร์เป็นดังนี้

$$V_{out} = (1/2) \cos[2\pi(f_{RF} - f_{LO})t] - (1/2) \cos[2\pi(f_{RF} + f_{LO})t] \tag{2.108}$$

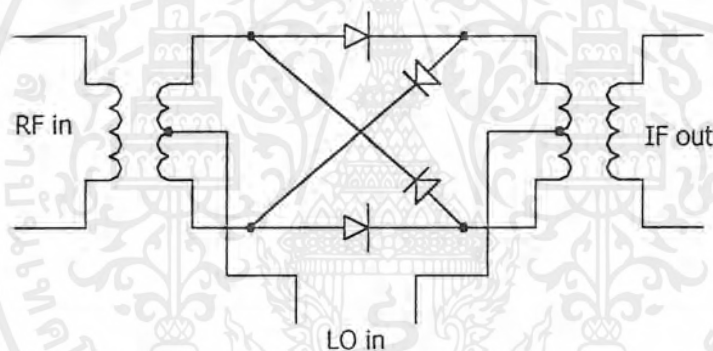
ค่า $f_{RF} - f_{LO}$ คือค่าความถี่ IF (Intermediate Frequency) การออกแบบวงจรมิกเซอร์นิยมใช้อุปกรณ์ไม่เชิงเส้น เช่น ทรานซิสเตอร์ หรือ FET มากกว่าไดโอด เพราะวงจรมิกเซอร์แบบนี้จะสามารถขยายสัญญาณไปในตัวด้วย แต่วงจรมิกเซอร์แบบไดโอด สัญญาณเอาต์พุตจริงที่ได้จากวงจรมิกเซอร์เป็นความถี่แบบ cross product ซึ่งจะมีค่าความสูญเสียสุทธิ (net loss) ต่อสัญญาณ เรียกว่า conversion loss เพราะเกิดการเปลี่ยนแปลงความถี่ขึ้น และในขณะเดียวกันแอมพลิจูดของสัญญาณ IF จะต่ำกว่าสัญญาณ RF โดยทั่วไปค่า conversion loss จะมีค่าเท่ากับ 6 dB ตัวอย่างเช่น วงจรมิกเซอร์แบบ single - diode ดังในรูปที่ 2.42 วงจรมิกเซอร์อีกแบบหนึ่งที่นิยมใช้กันมาก คือ วงจรมิกเซอร์แบบไดโอดมิกเซอร์ ดังในรูปที่ 2.43 ซึ่งมีการใช้งานอย่างกว้างขวางในเครื่องรับ-ส่งแบบ FM และ AM บางทีอาจเรียกว่า บาลานซ์มอดูเลเตอร์ (Balanced modulator) หรือ โปรดักต์ดีเทกเตอร์ (Product detector) เนื่องจากว่าวงจรมิกเซอร์มีข้อได้เปรียบ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กว่าวงจรมิกเซอร์ชนิดอื่น คือ ลดทอนสัญญาณรบกวน (noise reduction) และ กำจัดคลื่นพาหะทิ้งไปได้ (carrier suppression)



รูปที่ 2.42 วงจรมิกเซอร์แบบ single - diode

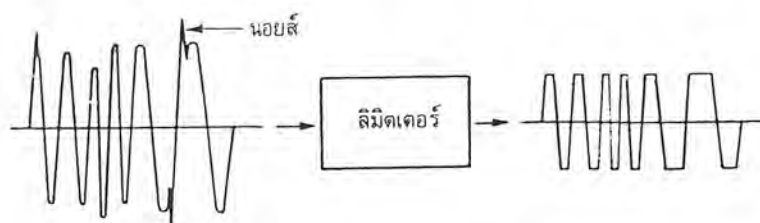


รูปที่ 2.43 วงจรบาลานซ์ไดโอดมิกเซอร์

2.7 ลิมิเตอร์ (Limiter)

สัญญาณที่ผ่านการขยายมาอาจจะมีนอยส์ปะปนมาด้วย วงจรลิมิเตอร์จะทำหน้าที่ขลิบสัญญาณทั้งด้านบนและลบ รวมทั้งนอยส์ก็จะถูกกำจัดทิ้งไปด้วย ดังรูปที่ 2.44 สังเกตว่าความถี่ของสัญญาณก่อนและหลังลิมิเตอร์ไม่เปลี่ยนแปลง หลักการของวงจรลิมิเตอร์นี้ก็คือ ป้อนสัญญาณที่มีแอมพลิจูดเกินช่วงการทำงานของวงจร (Overdrive) จนกระทั่งวงจรขยายอิ่มตัวหรือคัทออฟ ถ้าสัญญาณไอเอฟป้อนเข้ามามีแอมพลิจูดน้อย เอาต์พุตจากลิมิเตอร์จะมีนอยส์ปนออกมาทางออกดีโอเอาต์พุต ถ้าป้อนแอมพลิจูดมาแรงๆ นอยส์จะเจียบไป ปรากฏการณ์นี้มีความสัมพันธ์กับค่า “ Quieting ” ของภาคออกดีโอเอาต์พุต ป้อนเข้าอินพุตของเครื่องรับ ทำให้มีนอยส์จากวงจรขยายลดลงไป 20 เดซิเบล การที่จะลดนอยส์ให้ได้ก็คือ ขยายสัญญาณอินพุตให้หลายๆพอที่จะขับให้วงจรลิมิเตอร์ขลิบสัญญาณ เพื่อกำจัดนอยส์ที่เข้ามาบนสัญญาณอินพุต ตามหลักการของวงจรลิมิเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.44 วงจรลิมิตเคอร์จะขจัดนอยส์และการเปลี่ยนแปลงทางแอมพลิจูดของสัญญาณ

2.8 ไมโครคอนโทรลเลอร์ (MCS – 51 Microcontroller)

ไมโครคอนโทรลเลอร์เดิมมีแนวความคิดพื้นฐานมาจากไมโครโพรเซสเซอร์ เพียงแต่จะแตกต่างกันที่ว่าไมโครคอนโทรลเลอร์จะนำเอาอุปกรณ์ที่ทำให้ระบบสมบูรณ์ เช่น หน่วยความจำอินพุตและเอาต์พุตพอร์ตเข้าไปอยู่ในชิปตัวเดียวกัน

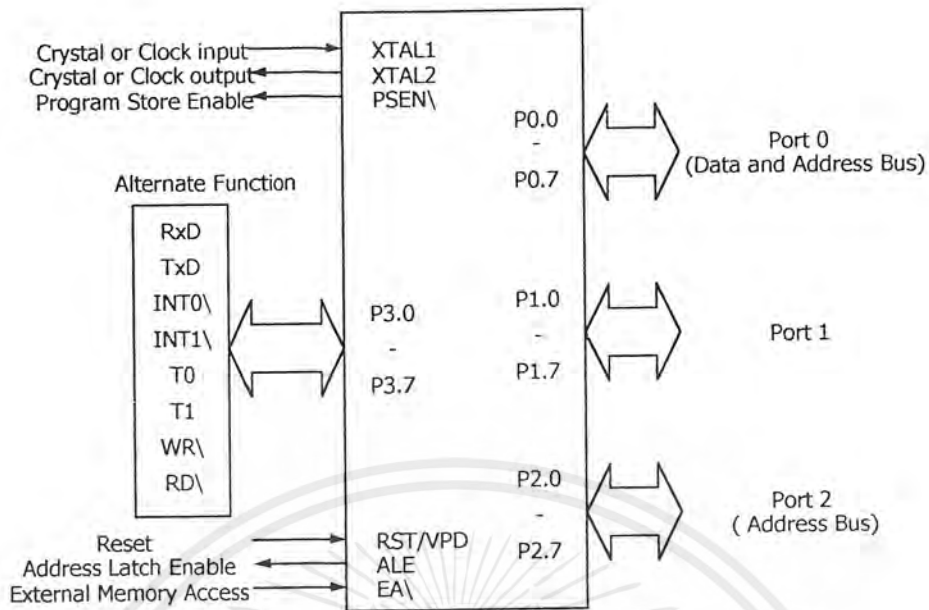
2.8.1 ไมโครคอนโทรลเลอร์ตระกูล 8051

บรรดาไมโครคอนโทรลเลอร์ที่มีการผลิตจากบริษัทต่างๆ จำนวนมากนั้น ไมโครคอนโทรลเลอร์ของบริษัทอินเทล ในตระกูล MCS-51 ได้มีการนำไปใช้กันอย่างแพร่หลายมาก ในระยะที่ผ่านมาได้มีหลายบริษัทได้รับลิขสิทธิ์ในการผลิตจำหน่ายและได้มีการเพิ่มประสิทธิภาพ และหน่วยทำงานต่างๆ ให้มากขึ้นไปอีก ทำให้ปัจจุบันมีไมโครคอนโทรลเลอร์จากบริษัทผู้ผลิตต่างๆ ที่มีพื้นฐานมาจาก MCS-51 ของบริษัทอินเทลเป็นจำนวนมาก

2.8.2 สถาปัตยกรรมของ 8051

8051 ไมโครคอนโทรลเลอร์จริงๆแล้วจะรวมเอาตระกูล 8031 ถึง 8751 ทั้งหมด ซึ่งเป็นพวกเอ็นมอส (NMOS) และจะมีส่วนประกอบของซีมอส (CMOS) ในหีบห่อ (Package) หลายชนิด

รุ่นที่ปรับปรุงใหม่ 8052 ซึ่งตระกูลนี้มีหลายชนิด และมีชนิดหนึ่งที่สามารถโปรแกรมด้วยภาษาเบสิก (Basic) รุ่นนี้เกิดจากความต้องการของบริษัทผู้ผลิต ที่ไม่ต้องการให้เกิดช่องว่างทางการตลาดจึงต้องการมีหลายๆแบบ โดยที่ในรุ่น 8051 จะมีขาอยู่ 40 ขา ดังในรูปที่ 2.45



รูปที่ 2.45 แสดงการกำหนดขาของ 8051

หน้าที่การทำงานของแต่ละขามีดังนี้

- ขาที่ 1-8 ทำหน้าที่เป็นอินพุตเอาต์พุตของพอร์ต 1
- ขาที่ 9 ทำหน้าที่รับสัญญาณรีเซต (Reset) จากภายนอก เพื่อให้ไมโครคอนโทรลเลอร์เริ่มการทำงานใหม่ทั้งหมด
- ขาที่ 10-17 ทำหน้าที่เป็นอินพุตเอาต์พุตของพอร์ต 3 และนอกจากนี้แต่ละขายังสามารถทำหน้าที่อื่นๆ ได้ดังต่อไปนี้ก็คือ
- ขาที่ 10 ทำหน้าที่รับข้อมูลแบบอนุกรมจากอุปกรณ์ภายนอก
- ขาที่ 11 ทำหน้าที่ส่งข้อมูลแบบอนุกรมให้กับอุปกรณ์ภายนอก
- ขาที่ 12 ทำหน้าที่รับสัญญาณอินเทอร์รัปต์ 0 (Interrupt 0) จากภายนอกโดยสัญญาณอินเทอร์รัปต์นี้จะทำงานเมื่อเป็นลอจิกต่ำ
- ขาที่ 13 ทำหน้าที่รับสัญญาณอินเทอร์รัปต์ 1 จากภายนอกโดยสัญญาณอินเทอร์รัปต์นี้จะทำงานเมื่อเป็นลอจิกต่ำเหมือนกับขาที่ 12
- ขาที่ 14 ทำหน้าที่รับสัญญาณจากภายนอกให้กับไทม์เมอร์ 0 (Timer 0)
- ขาที่ 15 ทำหน้าที่รับสัญญาณจากภายนอกให้กับไทม์เมอร์ 1 (Timer 1)
- ขาที่ 16 ทำหน้าที่ส่งสัญญาณไปยังอุปกรณ์ตัวอื่นๆ เมื่อต้องการเขียนข้อมูลไปยังอุปกรณ์ตัวนั้น
- ขาที่ 17 ทำหน้าที่ส่งสัญญาณไปยังอุปกรณ์ตัวอื่นๆ เมื่อต้องการอ่านข้อมูลจากอุปกรณ์ตัวนั้น

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ขาที่ 18-19 เป็นขาสำหรับสัญญาณจากคริสตอล (Crystal) เพื่อกำเนิดสัญญาณนาฬิกาให้กับไมโครคอนโทรลเลอร์ โดยภายในตัวไมโครคอนโทรลเลอร์เองก็จะมีวงจรรอสซิลเลเตอร์อยู่ในตัวเองอยู่แล้ว
- ขาที่ 20 ใช้ต่อกราวด์ของระบบ
- ขาที่ 21-28 ทำหน้าที่เป็นอินพุตเอาต์พุตของพอร์ต 2 หรือทำหน้าที่ส่งคำสั่งเป็นค่าแอดเดรสไบต์สูง (High byte address bus) เพื่อต่อหน่วยความจำภายนอกสำหรับเก็บข้อมูล หรือเพื่อเก็บชุดคำสั่ง หรือต่อกับอุปกรณ์และไอซีอื่นๆ ภายนอกไมโครคอนโทรลเลอร์
- ขาที่ 29 ทำหน้าที่ส่งสัญญาณเพื่อสั่งให้หน่วยความจำภายนอกชิปซึ่งเก็บชุดคำสั่งไว้ทำงาน
- ขาที่ 30 ทำหน้าที่ส่งสัญญาณควบคุมการแลตช์ (Latch) ค่าแอดเดรสไบต์ต่ำ (Low byte address bus) จากพอร์ต 0 ในการติดต่อกับส่วนที่ใช้ในการเก็บชุดคำสั่งภายนอก
- ขาที่ 31 เป็นขาที่ผู้ใช้สามารถเลือกให้ไมโครคอนโทรลเลอร์นี้ทำงานจากชุดคำสั่งภายในหรือทำงานจากชุดคำสั่งภายนอกไมโครคอนโทรลเลอร์ก็ได้โดยเมื่อต่อขานี้เข้ากับลอจิกสูง (Logic High) ไมโครคอนโทรลเลอร์ก็จะทำงานจากโปรแกรมภายในไมโครคอนโทรลเลอร์เอง และเมื่อต่อเข้ากับลอจิกต่ำ (Logic Low) ไมโครคอนโทรลเลอร์ก็จะทำงานจากโปรแกรมภายนอกตัวไมโครคอนโทรลเลอร์
- ขาที่ 32-39 ทำหน้าที่เป็นอินพุตเอาต์พุตของพอร์ต 0 หรือทำหน้าที่เป็นค่าแอดเดรสไบต์ต่ำสลับกับการเป็นบัสข้อมูล (Data bus)
- ขาที่ 40 ต่อกับแหล่งจ่ายเพื่อจ่ายพลังงานให้กับไมโครคอนโทรลเลอร์

2.8.3 หน่วยความจำของ 8051

การแบ่งหน่วยความจำของ 8051 จะสามารถแบ่งออกได้เป็น 2 ลักษณะ คือ

1. หน่วยความจำโปรแกรม
2. หน่วยความจำข้อมูล

1. หน่วยความจำโปรแกรม

หน่วยความจำโปรแกรมเป็นหน่วยความจำที่ใช้สำหรับเก็บคำสั่ง หรือ โปรแกรมที่ผู้ใช้พัฒนาขึ้นมา โดยอาจจะประกอบอยู่ในตัวไอซี หรือเป็น ไอซีหน่วยความจำประเภทอีพรอม (EPROM) ซึ่งในกรณีหลังนั้นจำเป็นจะต้องใช้พอร์ตอินพุตเอาต์พุตทำหน้าที่แอดเดรสบัสและเคาต์บัส เพื่อให้สามารถต่อเข้ากับหน่วยความจำไอซีมาตรฐานได้

การเชื่อมต่อหน่วยความจำโปรแกรมภายนอกเข้ากับ 8051

เนื่องจากระบบบัสแอดเดรส และบัสข้อมูลของไมโครคอนโทรลเลอร์ 8051 เป็นลักษณะการใช้มัลติเพล็กซ์จากพอร์ตเดียวกัน กล่าวคือ ในระยะเวลาเริ่มต้น เส้นสัญญาณเหล่านี้ของพอร์ตจะใช้ในการส่งค่าแอดเดรสของตำแหน่งที่ต้องการติดต่อด้วย ในช่วงเวลาต่อมาจึงจะเปลี่ยนไปเป็นสภาวะ High Impedance เพื่อใช้งานในสถานะของบัสข้อมูล แต่เนื่องจากว่าอีพรอม (EPROM) ที่ใช้กันโดยทั่วไปนั้นไม่ใช้การมัลติเพล็กซ์ และมีขาสัญญาณบัสแอดเดรส และบัสข้อมูลแยกจากกันโดยชัดเจน ดังนั้น การเชื่อมต่ออีพรอมเพื่อเป็นหน่วยความจำโปรแกรม จึงจำเป็นต้องมีวงจรรเบทแลตช์ประกอบขึ้นเพิ่มเติม เพื่อ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำการล้างค่าของแอดเดรสที่ส่งออกมาจาก 8051 ในช่วงเวลาให้กับขาสัญญาณแอดเดรสของอีพรอมต่อไป

สัญญาณ	คำจำกัดความ	ขาสัญญาณ	หน้าที่
EA	External Access	31	เลือกประเภทหน่วยความจำภายในหรือภายนอก
ALE	Address Enable	30	สัญญาณเอาต์พุตสำหรับการแลดซ์ข้อมูลแอดเดรสจากบัส
P2.0-P2.3	Port 2	21-28	เป็นข้อมูลแอดเดรสไปต์สูงของหน่วยความจำ
P0.0-P0.7	Port 0	32-39	มัลติเพล็กซ์สัญญาณบัสแอดเดรสและบัสข้อมูล
PSEN	Program Store Enable	29	สัญญาณระบุการอ่านให้กับหน่วยความจำอีพรอม

ตารางที่ 2.4 สัญญาณของ 8051 ที่ใช้ระหว่างการติดต่อก่อนเพื่ออ่านข้อมูลจากหน่วยความจำโปรแกรมภายนอก

สัญญาณ EA (External Access) ใช้ในการกำหนดเลือกว่า จะอ่านข้อมูลมาจากหน่วยความจำโปรแกรมภายนอกหรือภายในตัวไอซีไมโครคอนโทรลเลอร์เอง ซึ่งหากเป็นระดับลอจิกต่ำจะอ่านข้อมูลมาจากหน่วยความจำภายนอก และกรณีตรงข้ามก็จะอ่านข้อมูลมาจากหน่วยความจำภายในตัวไอซีเอง สิ่งที่ควรสังเกต คือเมื่อมีการอ่านข้อมูลจากหน่วยความจำข้อมูลภายใน และมีการใช้งานแอดเดรสที่อยู่ในช่วงที่สูงกว่าค่าสูงสุดของหน่วยความจำข้อมูลภายในกรณีเช่นนี้ 8051 จะทำการอ่านค่าแอดเดรสที่สูงกว่ามาจากหน่วยความจำโปรแกรมภายนอกโดยอัตโนมัติ

การใช้งาน 8051 แบบไม่มีหน่วยความจำโปรแกรมภายในนั้น จำเป็นจะต้องเชื่อมต่อเข้ากับหน่วยความจำโปรแกรมซึ่งเป็นไอซีอีพรอมและจะต้องกำหนดให้เริ่มต้นที่แอดเดรส 0000 H เสมอ ทั้งนี้เพราะเมื่อมีการรีเซตหรือเริ่มต้นการจ่ายไฟให้กับระบบ 8051 จะได้เริ่มต้นการทำงานตามคำสั่งนี้ทันที

โดยปกติแล้ว 8051 สามารถต่อหน่วยความจำโปรแกรมภายนอกได้สูงสุดไม่เกิน 64 กิโลไบต์ ดังนั้น ในกรณีที่ใช้ไอซีอีพรอมที่มีหน่วยความจำไม่ถึง 64 กิโลไบต์ก็สามารถนำมาต่อกันให้เพิ่มจนถึง 64 กิโลไบต์ได้ โดยการต่อสัญญาณเพื่อเลือกตัวไอซี การเลือกตัวไอซีสามารถทำได้โดยการใช้วงจรถอดรหัสแอดเดรส เพื่อกำหนดพื้นที่ภายในหน่วยความจำแต่ละตัว

2. หน่วยความจำข้อมูล

หน่วยความจำข้อมูลของ 8051 มีไว้ใช้สำหรับเก็บข้อมูลหรือตัวแปรที่เกิดขึ้นในขณะที่กำลังประมวลผลโปรแกรมไว้เป็นการชั่วคราว โดยพื้นฐานแล้วหน่วยความจำข้อมูลจัดเป็นหน่วยความจำแบบสแตค ดังนั้นเมื่อไม่มีการจ่ายไฟให้กับระบบก็จะมีผลทำให้ข้อมูลที่เก็บไว้ในสูญหาย สำหรับพื้นที่ของหน่วยความจำข้อมูลภายในของ 8051 สามารถมีได้สูงสุดไม่เกิน 64 กิโลไบต์ และแยกประเภทออกเป็น 2 ลักษณะ ตามตำแหน่งที่ตั้งของหน่วยความจำนั้น คือ หน่วยความจำภายในซึ่งเป็นแรม (RAM) ที่อยู่ภายในตัวไอซีเอง และหน่วยความจำข้อมูลภายนอกซึ่งเป็นการใช้ไอซีหน่วยความจำมาเพิ่มเติมเข้าไปในวงจร ลักษณะเดียวกับการนำเอาไอซีอีพรอมมาต่อเป็นหน่วยความจำโปรแกรม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน่วยความจำข้อมูลภายใน

หน่วยความจำข้อมูลภายในของ 8051 มีจำนวนทั้งหมด 256 ไบต์ โดยสามารถจำแนกออกได้เป็น 2 ลักษณะ คือ พื้นที่เฉพาะสำหรับตัวประมวลผลกลาง ซึ่งจะเรียกว่า รีจิสเตอร์ (Register) และพื้นที่ใช้งานทั่วไปสำหรับ โปรแกรมที่ผู้ใช้สร้างขึ้นมา หน่วยความจำขนาด 128 ไบต์แรก บริเวณนี้มีตำแหน่งแอดเดรสอยู่ในช่วง 00H - 7FH ซึ่งมีการจำแนกออกเป็น 3 ส่วนตามการใช้งาน คือ

บริเวณแอดเดรส 00H - 1FH แบ่งออกเป็นกลุ่มข้อมูลจำนวน 8 ไบต์ รวมทั้งหมด 4 กลุ่ม โดยพื้นที่ในแต่ละกลุ่มจะถูกใช้งานในฐานะของรีจิสเตอร์ใช้งาน โดยทั่วไป ซึ่งมีชื่อเรียกว่า รีจิสเตอร์ R0 - R7

บริเวณแอดเดรส 20H - 2FH จำนวน 16 ไบต์ พื้นที่บริเวณนี้เป็นส่วนสำหรับผู้ใช้ซึ่งมีความพิเศษแตกต่างไปจากหน่วยความจำอื่นๆ เนื่องจากผู้ใช้สามารถอ้างถึงหน่วยความจำในบริเวณนี้ได้ในลักษณะไบต์ข้อมูลหรือในลักษณะบิตข้อมูลได้โดยตรง ดังนั้นหากมองในลักษณะบิตข้อมูลแล้วจะมีพื้นที่ตัวแปรบิตให้ใช้ได้มากถึง 128 บิต

บริเวณแอดเดรส 30H - 7FH เป็นบริเวณที่ผู้ใช้สามารถนำไปใช้งานได้โดยอิสระ โดยสามารถอ้างถึงได้ในลักษณะของไบต์ข้อมูลตามปกติเท่านั้น

หน่วยความจำขนาด 128 ไบต์ถัดไป เป็นพื้นที่ตั้งแต่บริเวณแอดเดรส 80H - FFH เป็นบริเวณของหน่วยความจำที่มีการใช้งานเฉพาะจาก 8051 เท่านั้น โดยจะนำมาใช้เป็นตำแหน่งของรีจิสเตอร์หน้าที่พิเศษ จำนวน 20 ตำแหน่ง

รีจิสเตอร์หน้าที่พิเศษ เป็นรีจิสเตอร์สำหรับการควบคุมหน้าที่และการทำงานของพอร์ตทั้งหมด โดยมีตำแหน่งอยู่ในบริเวณแอดเดรส 80H - FFH การใช้งานในรีจิสเตอร์พิเศษสามารถระบุชื่อหรืออ้างถึงตำแหน่งของรีจิสเตอร์เหล่านั้นได้แก่

- แอควิวมูลเตอร์ รีจิสเตอร์ (Accumulator) หรือ ACC เป็นรีจิสเตอร์ขนาด 8 บิต ทำหน้าที่ในการเก็บข้อมูลที่จะส่งให้กับหน่วยทำงานภายใน CPU และเก็บผลลัพธ์ที่ได้จากการทำงานนั้น การทำงานของรีจิสเตอร์แอควิวมูลเตอร์นี้มีลักษณะการทำงานเช่นเดียวกับแอควิวมูลเตอร์ทั่วไป
- รีจิสเตอร์ B (Register B) เป็นรีจิสเตอร์ที่ใช้สำหรับการทำคำสั่งคูณและหารตัวเลข ในกรณีที่ไม่งานคำนวณทางด้านคณิตศาสตร์ ก็สามารถนำไปใช้งานเช่นเดียวกับรีจิสเตอร์ทั่วไปได้
- โปรแกรมเคาน์เตอร์ (Program Counter) เป็นรีจิสเตอร์ที่ใช้ชี้ตำแหน่งแอดเดรสของหน่วยความจำโปรแกรม ซึ่งจะต้องไปทำงานในลำดับถัดไป การใช้งานภายในโปรแกรมจะเรียกว่า รีจิสเตอร์ PC
- สแต็กพอยน์เตอร์ (Stack pointer) เป็นรีจิสเตอร์ขนาด 8 บิต ทำหน้าที่เก็บตำแหน่งของตัวชี้หรือพอยน์เตอร์ของบริเวณสแต็กสำหรับเก็บข้อมูลของแอควิวมูลเตอร์ รีจิสเตอร์ต่างๆรวมทั้งข้อมูลจากโปรแกรมโดยปกติแล้วเมื่อทำการเริ่มต้นระบบใหม่หลังจากการจ่ายไฟฟ้า หรือมีการรีเซตเกิดขึ้น ค่าภายในสแต็กพอยน์เตอร์จะมีค่า 07H ซึ่งเป็นตำแหน่งแอดเดรสรหัสภายในเนื้อที่บริเวณ 128 ไบต์แรกของหน่วยความจำข้อมูลภายใน การใช้งานภายในจะเรียกว่า รีจิสเตอร์ SP
- ตัวชี้ข้อมูลหรือค้ำพอยน์เตอร์ (Data pointer) เป็นรีจิสเตอร์ขนาด 16 บิต ซึ่งเรียกว่า รีจิสเตอร์ DPTR และสามารถใช้งานแยกเป็นรีจิสเตอร์ขนาด 8 บิต 2 ตัว คือ รีจิสเตอร์ DPH และรีจิสเตอร์ DPL เพื่อเก็บค่า

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ของแอดเดรสของหน่วยความจำที่ต้องใช้ภายในโปรแกรมหรืออาจจะเป็นแอดเดรสของอุปกรณ์ภายนอก ซึ่งกำหนดให้ติดต่อกันโดยใช้ตำแหน่งของหน่วยความจำนั้นภายใน โปรแกรม

- โปรแกรมสแตตัสเวิร์ด (PSW) รีจิสเตอร์นี้ทำหน้าที่บอกถึงแฟล็กสถานะการทำงานต่างๆ รวมทั้งบิตสำหรับการกำหนดเลือกเบงค์ของรีจิสเตอร์ที่ใช้งานด้วย
 - รีจิสเตอร์ที่เกี่ยวข้องกับพอร์ต (Port register) รีจิสเตอร์เหล่านี้จะมีความเกี่ยวข้องกับการทำงานของพอร์ตอินพุต/เอาต์พุตโดยตรง ซึ่งแต่ละตัวจะเป็นรีจิสเตอร์ขนาด 8 บิต สามารถใช้งานได้ในลักษณะของการอินพุต หรือการเอาต์พุตข้อมูลได้ การดำเนินการใดๆที่เกี่ยวข้องกับพอร์ตทั้ง 4 นี้ ข้อมูลที่ตำแหน่งของพอร์ตเหล่านี้เปลี่ยนแปลงไปเช่นกัน นอกจากนี้ พอร์ต P0 และพอร์ต P2 ยังสามารถที่จะใช้ในการติดต่อกับหน่วยความจำโปรแกรมหรือหน่วยความจำข้อมูลภายนอกได้ โดยพอร์ต P2 จะเป็นค่าของแอดเดรสในช่วง 8 บิตล่างของหน่วยความจำ ช่วงเวลาต่อมาจึงนำพอร์ต P0 ไปใช้เป็นบัสในการรับหรือส่งข้อมูลกับอุปกรณ์ภายนอก สำหรับพอร์ต P3 นอกเหนือจากนำไปใช้เป็นพอร์ตอินพุตเอาต์พุตตามปกติแล้วยังนำไปใช้ในสถานะบัสควบคุมเกี่ยวกับการอินเตอร์รัปต์ได้อีกด้วย
 - รีจิสเตอร์ SBUF เป็นบัฟเฟอร์ขนาด 8 บิต สำหรับการติดต่อสื่อสารข้อมูลแบบอนุกรมทั้งการรับและการส่งข้อมูล ซึ่งตามความเป็นจริงแล้วบัฟเฟอร์นี้มีอยู่ด้วยกัน 2 ชุด และแยกจากกันอย่างชัดเจนสำหรับการส่งและการรับ โดยซีพียูจะทำการเลือกบัฟเฟอร์ที่เหมาะสมให้โดยอัตโนมัติ
 - รีจิสเตอร์ PCON เป็นรีจิสเตอร์ที่ใช้ในการทำงานในสามลักษณะ ซึ่งได้แก่ การควบคุมการทำงานของโปรเซสเซอร์ (บิต IDL และ PD) การกำหนดอัตราการทวีคูณของอัตราเร็วในการสื่อสารข้อมูลอนุกรม (บิต SMOD) และแฟล็กสถานะสำหรับการใช้งานทั่วไป (บิต GRO และบิต GR1)
- บิต PD (Power down) เป็นการกำหนดให้ลดกำลังไฟฟ้าที่จ่ายให้กับส่วนของโปรเซสเซอร์ภายในลง โดยยังคงมีกำลังไฟฟ้าจ่ายให้กับส่วนหน่วยความจำข้อมูลภายในผ่านทางขาสัญญาณ RST วิธีการนี้มักนำมาใช้ในกรณีที่มีการตรวจสอบการไม่มีกำลังไฟฟ้า (Power failure) โดยวงจรตรวจสอบภายนอกจะต้องมีการอินเตอร์รัปต์เข้ามา เพื่อทำการเก็บข้อมูลที่กำลังประมวลผลอยู่ก่อน และเมื่อมีกระแสไฟฟ้าจ่ายเป็นปกติจึงค่อยนำข้อมูลนั้นมาประมวลผลต่อไป
- บิต IDL (Idle mode) เป็นการกำหนดโปรเซสเซอร์ให้หยุดการทำงานชั่วขณะ (Sleep) และจะกลับมาอยู่ในสภาพปกติอีกครั้งเมื่อทำการรีเซตทางฮาร์ดแวร์ หรือมีการอินเตอร์รัปต์อย่างใดอย่างหนึ่งเกิดขึ้น การทำงานในลักษณะนี้สามารถเกิดขึ้นได้เนื่องจากว่าสถานะการหยุดทำงานชั่วขณะนั้นเป็นเพียงเพื่อห้ามไม่ให้มีสัญญาณนาฬิกาจ่ายให้ส่วนของโปรเซสเซอร์เท่านั้น ส่วนของวงจรการอินเตอร์รัปต์พอร์ตอนุกรมและวงจรจับเวลา ยังคงมีสัญญาณนาฬิกาอยู่เป็นปกติ
- รีจิสเตอร์ IP, IE , TMOD , SCON เป็นกลุ่มของรีจิสเตอร์ที่ทำหน้าที่กำหนดการควบคุม และการทำงานของอินเตอร์รัปต์ต่างๆ ของ 8051

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หน่วยความจำข้อมูลภายนอก

การใช้หน่วยความจำข้อมูลภายนอกเป็นวิธีการแก้ปัญหาอย่างหนึ่ง ในกรณีที่มีความต้องการหน่วยความจำสำหรับการเก็บข้อมูลชั่วคราว หรือตัวแปรของโปรแกรมมากเกินไปกว่าขนาดของหน่วยความจำข้อมูลภายใน ซึ่งมีขนาดเพียง 128 หรือ 256 ไบต์ เท่านั้น บางครั้งการใช้หน่วยความจำข้อมูลภายนอกยังเหมาะสมกับงานประยุกต์บางอย่างที่จำเป็นต้องมีการเก็บสำรองข้อมูลบางอย่างไว้ไม่ให้สูญหายแม้ว่าจะไม่มีการจ่ายไฟฟ้าแก่ระบบก็สามารถทำได้โดยการใช้ไอซีหน่วยความจำแรม พร้อมแบตเตอรี่สำรองประเภทลิเทียม หรือนิเกิลแคดเมียมเป็นตัวเก็บข้อมูลเหล่านี้ไว้แทน อย่างไรก็ตามไม่ว่าสาเหตุของการนำไอซีหน่วยความจำภายนอกมาใช้งานจะเป็นอย่างไรจะมีผลทำให้พอร์ตอินพุต / เอาต์พุตของ 8051 ถูกนำไปใช้เพื่อติดต่อกับหน่วยความจำเหล่านี้แทน ดังนั้นจึงจำเป็นต้องมีการใช้วงจรประกอบอื่นๆ เพื่อชดเชยความสามารถเหล่านั้นของ 8051 แทน

การเชื่อมต่อหน่วยความจำข้อมูลภายนอกเข้ากับระบบของไมโครคอนโทรลเลอร์ 8051 จะมีวิธีการเหมือนกับการเชื่อมต่อหน่วยความจำอีพ롬 โดยมีหลักการทำงานตามที่กล่าวมาคือ จะมีไอซีแลตช์ทำหน้าที่คั่งค่าแอดเดรสให้กับอินพุตของหน่วยความจำแรม ส่วนขา RD ,WR ก็จะทำการต่อโดยตรงกับ 8051 และถ้าต้องการต่อแรมหลายๆตัวก็ใช้การถอดรหัสแอดเดรสแบบเดียวกับการต่ออีพ롬

2.8.4 พอร์ตอินพุต / เอาต์พุตของ 8051

พอร์ตของ 8051 จะสามารถแบ่งออกได้เป็น 2 ลักษณะ คือ พอร์ตแบบขนานและพอร์ตแบบอนุกรม

พอร์ตแบบขนานของ 8051

8051 มีโครงสร้างของพอร์ตที่สามารถใช้งานแบบขนานได้จำนวนทั้งหมด 4 พอร์ต เรียกชื่อตามลำดับว่า P0, P1, P2 และ P3 และเป็นพอร์ตขนาด 8 บิตทั้งหมด การใช้งานพอร์ตสามารถทำได้ในลักษณะของเส้นสัญญาณเดี่ยวๆ หรือของกลุ่มสัญญาณได้ นอกจากนี้พอร์ต 0, 2, และ 3 ยังสามารถนำไปใช้งานอื่นๆที่ไม่ใช่เป็นอินพุตเอาต์พุตพอร์ตได้โดยพอร์ต 0 จะทำหน้าที่มัลติเพล็กซ์ระหว่างบัสแอดเดรสไบต์ต่ำ และบัสข้อมูลสำหรับการติดต่อวงจรประกอบร่วมกับข้อมูลบัสแอดเดรสไบต์สูงซึ่งจะส่งออกมาทางพอร์ต 2 สำหรับพอร์ต 3 นอกเหนือจากการนำไปใช้เป็นพอร์ตปกติ สามารถนำไปใช้เป็นสัญญาณของการอินเตอร์รัปต์ต่างๆ ซึ่งรวมถึงการสร้างสัญญาณควบคุมการอ่าน และการเขียนเพื่อทำหน้าที่ควบคุมการอ่านและการเขียนหน่วยความจำข้อมูลภายนอกด้วย

โครงสร้างการทำงานของพอร์ต 8051

จากลักษณะโครงสร้างของแต่ละบิตภายในพอร์ตทั้งหมดของ 8051 จะเห็นว่ามีความคล้ายคลึงกับลักษณะโครงสร้างที่เรียกว่า QUASI – BIDIRECTIONAL PORT ยกเว้นพอร์ต 0 ซึ่งเพียงแต่ไม่มีตัวต้านทานที่ทำหน้าที่พูลอัพ (Pull-up) สัญญาณไว้ภายในเท่านั้น วงจรประกอบอื่นๆ ภายในยังมี ฟลิปฟลอปแบบ D ซึ่งมีผลทำให้สามารถแลตช์ หรือคั่งสภาวะของสัญญาณได้ นอกจากนี้ในส่วนเอาต์พุตของฟลิปฟลอปเฉพาะของพอร์ต 0 และพอร์ต 2 จะมีโครงสร้างที่ทำหน้าที่คล้ายกับสวิตช์เพิ่มเติมขึ้น เพื่อควบคุมให้เอาต์พุตนี้ต่อกับส่วนของทรานซิสเตอร์ในระหว่างที่ไม่ได้มีการทำงานในลักษณะของบัสแอดเดรสหรือบัสข้อมูล สำหรับบัสเฟอร์จำนวน 2 ตัวของทุกบิตในพอร์ตนั้นมีการทำงานโดยแยกอิสระ โดยตัวที่

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

อยู่ทางด้านบนจะยอมให้สัญญาณผ่านได้ก็ต่อเมื่อมีการอ่านข้อมูลที่ค้างไว้เท่านั้น ส่วนตัวที่อยู่ทางด้านล่าง จะถูกใช้งานเฉพาะเมื่อมีการอ่านสถานะของขาสัญญาณเท่านั้น

การใช้งานเป็นพอร์ตอินพุต จะต้องเริ่มด้วยการส่งข้อมูลที่มีค่าเป็น 1 ออกมาทางบิตของพอร์ต นั้นก่อนเป็นอันดับแรก เพื่อหยุดการทำงานของทรานซิสเตอร์ที่ทำหน้าที่ขับสัญญาณเอาต์พุตของบิตนั้น ทำให้ขาสัญญาณของบิตถูกต่อเข้ากับตัวต้านทานที่ทำหน้าที่พูลอัพ ภายในซึ่งมีผลทำให้บิตนั้นๆ ของ พอร์ต 1, 2 และ 3 เป็นสถานะลอจิกสูง ตัวต้านทานนี้มีค่าประมาณ 50 กิโลโอห์ม ซึ่งเป็นค่าที่สูงมาก และ ทำให้อุปกรณ์ภายนอกสามารถขับสัญญาณของพอร์ตเหล่านี้เป็นลอจิกต่ำได้ง่าย สำหรับบิตของพอร์ต 0 นั้น แม้ว่าจะมีหลักการการทำงานที่คล้ายคลึงกับบิตอื่น แต่เนื่องจากการที่ไม่มีตัวต้านทานที่ทำหน้าที่พูลอัพ ภายในไว้ ทำให้เมื่อทรานซิสเตอร์ที่ทำหน้าที่ขับสัญญาณเอาต์พุตเหล่านั้นหยุดการทำงาน ก็จะเป็นผลทำให้ขาสัญญาณนี้อยู่ในสถานะอิมพีแดนซ์สูงแทน

การใช้งานเป็นพอร์ตเอาต์พุต เมื่อมีการส่งข้อมูลที่มีค่าเป็น 0 ให้กับแต่ละบิตของพอร์ตทุกพอร์ต ข้อมูลเหล่านี้จะถูกส่งให้กับฟลิปฟล็อปซึ่งจะทำหน้าที่ค้างสถานะเหล่านี้ไว้ และมีผลทำให้ทรานซิสเตอร์ที่ ทำหน้าที่ขับสัญญาณเอาต์พุตเหล่านั้นทำงาน ดังนั้นขาสัญญาณก็จะมีสถานะเป็นลอจิกต่ำด้วย

ส่วนการส่งข้อมูลที่มีค่าเป็นหนึ่งออกมานั้น ในกรณีที่เป็นการทำงานของแต่ละบิต ของพอร์ต 1, 2, หรือ 3 จะทำให้ทรานซิสเตอร์ที่ทำหน้าที่ขับสัญญาณเอาต์พุตนั้นหยุดการทำงาน มีผลทำให้ขาของ สัญญาณเป็นลอจิกด้วยตัวต้านทานที่พูลอัพอยู่ภายในนั้น แต่สำหรับการทำงานของแต่ละบิตภายในพอร์ต 0 นั้น จะมีผลที่แตกต่างกันออกไป โดยขาสัญญาณจะมีสถานะเป็นอิมพีแดนซ์สูงแทน เนื่องจากไม่มีตัว ต้านทานอยู่ภายในเชื่อมอยู่นั่นเอง ดังนั้นการใช้งานพอร์ต 0 เป็นการเอาต์พุตข้อมูล จำเป็นต้องใช้ตัวต้าน ทานภายนอกพูลอัพสัญญาณไว้กับลอจิกสูงแทน

ความสามารถอีกประการหนึ่งเกี่ยวกับพอร์ตอินพุตเอาต์พุตของ 8051 เป็นวิธีการอ่านค่าลอจิก จากพอร์ตซึ่งมีได้สองวิธี คือ การอ่านค่าลอจิกที่ขาสัญญาณ และการอ่านค่าลอจิกของการแลตซ์ที่พอร์ต วิธีการอ่านค่าสัญญาณทั้ง 2 แบบจะช่วยให้ระบบสามารถทำงานได้ด้วยความถูกต้องมากยิ่งขึ้น

2.8.5 เคาน์เตอร์และไทม์เมอร์ (Counter and Timer)

งานประยุกต์ที่ใช้ไมโครคอนโทรลเลอร์เป็นจำนวนมากจำเป็นต้องใช้การนับเหตุการณ์จากภายนอกเช่นกัน ความถี่พัลส์ หรือการสร้างความแน่นอนของการหน่วงเวลาภายใน ระหว่างการทำงานของ คอมพิวเตอร์ทั้ง 2 อย่างนี้สามารถทำให้สำเร็จได้โดยใช้เทคนิคซอฟต์แวร์ แต่รอบของโปรแกรมสำหรับการ นับ หรือเวลาเพื่อให้โปรเซสเซอร์ทำงาน โดยฟังก์ชันอื่นไม่ถูกใช้งานการปลดปล่อยโดยใช้เคาน์เตอร์ (T0, T1) ขนาด 16 บิตนับ และเป็นตัวใช้งานทั่วไป เคาน์เตอร์แต่ละตัวอาจถูกโปรแกรมให้นับพัลส์ภายใน หรือ โปรแกรมให้นับพัลส์ภายนอก

เคาน์เตอร์ถูกแบ่งออกเป็นรีจิสเตอร์ 8 บิต 2 ตัว เรียกว่า ไทม์เมอร์ไบต์ต่ำ และไทม์เมอร์ไบต์สูง การทำงานของไทม์เมอร์ทุกตัวถูกควบคุมโดยสถานะบิตใน TMOD, TCON และโปรแกรมคำสั่งบางตัว

TMOD จะใช้ตรวจสอบไทม์เมอร์ 2 ตัวเท่านั้น และสามารถพิจารณาเป็นรีจิสเตอร์ขนาด 4 บิต 2 ตัวต่อกันอยู่ โดยที่แต่ละตัวควบคุมไทม์เมอร์ 1 ตัว TCON จะควบคุมบิต และแฟล็กของไทม์เมอร์ใน นิบเบิลบน และควบคุมบิต และแฟล็กของอินเทอร์รัปต์จากภายนอกด้วยนิบเบิลล่าง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การอินเทอร์รัปต์ไทม์เมอร์และเคาน์เตอร์ (Interrupt timer and counter)

เคาน์เตอร์จะอยู่รวมบนชิพเพื่อให้โปรเซสเซอร์ปลดปล่อยจากงานไทม์มิ่ง(Timing) และเคาน์ดิ่ง(Counting) เมื่อ โปรแกรมต้องการนับพัลส์ภายในหรือเหตุการณ์ภายนอก จะต้องเก็บค่าๆหนึ่งในเคาน์เตอร์ 1 ตัว จำนวนนี้จะแสดงการนับที่มากที่สุดซึ่งน้อยกว่าค่าที่ต้องการอยู่ 1 เคาน์เตอร์ เพิ่มจากจำนวนเริ่มต้นไปยังค่าที่มากที่สุด แต่ต่อจากนั้นจะนับจนเป็น 0 ซึ่งเป็นพัลส์สุดท้ายและจะเซตไทม์เมอร์แฟล็กสภาวะของแฟล็กทดสอบได้ด้วยคำสั่งที่บอกให้โปรแกรมนับจนเสร็จหรือแฟล็กอาจใช้อินเทอร์รัปต์โปรแกรม

ไทม์มิ่ง (Timing)

ถ้าเคาน์เตอร์ถูกตั้งเป็นไทม์เมอร์ก็จะนับความถี่นาฬิกาภายใน 8051 ออสซิลเลเตอร์หารด้วย 12 เช่น ความถี่คริสตอล 6 เมกกะเฮิร์ต จะได้ไทม์เมอร์ 500 กิโลเฮิร์ต

สัญญาณนาฬิกาของออสซิลเลเตอร์จะเป็นพัลส์มาสู่ไทม์เมอร์ บิตC/T ใน TMOD ต้องเป็น 0 บิต TRX ใน TCON ต้องเป็น 1 (ไทม์เมอร์ทำงาน) และบิตเกตใน TMOD ต้องเป็น 0 และบิต INTRX ต้องเป็น 1 ในทางตรงข้ามเคาน์เตอร์ทำหน้าที่เคาน์เตอร์ได้โดยเกตไปที่เคาน์เตอร์โดยบิตทำงาน (Runbit) และเกตบิต (Gatebit) หรือบิต INTRX

การทำงานในโหมดไทม์เมอร์

การทำงานของโหมดไทม์เมอร์มีทั้งหมด 4 โหมด ซึ่งกำหนดโดยบิต M1, M0 ใน TMOD

- ไทม์เมอร์โหมด 0 การตั้งโหมดไทม์เมอร์ X (0,1) เป็น 00B ใน TMOD เป็นเหตุผลให้ใช้ THX เป็นเคาน์เตอร์ 8 บิต และ TLX เป็นเคาน์เตอร์ 5 บิต พัลส์ที่เป็นอินพุตจะถูกหารด้วย 32 ใน TLX ดังนั้น TH จะนับความถี่ที่ถูกหารด้วย 384 เช่น ความถี่ออสซิลเลเตอร์ 6 เมกกะเฮิร์ต ให้ความถี่สุดท้ายใน THX เป็น 15625 เฮิร์ต แฟล็กไทม์เมอร์ถูกเซตเมื่อ THX นับจาก FF H เป็น 00 H หรือ 0.0164 sec สำหรับคริสตอล 6 เมกกะเฮิร์ต ถ้า THX เริ่มต้นที่ 00 H
- ไทม์เมอร์โหมด 1 ไทม์เมอร์ในโหมด 1 คล้ายกับไทม์เมอร์ในโหมด 0 ยกเว้น TLX จะใช้เต็ม 8 บิต เมื่อบิตโหมดเซตเป็น 01B ใน TMOD แฟล็กไทม์เมอร์เซตในเวลา 0.1311 วินาที เมื่อใช้คริสตอล 6 เมกกะเฮิร์ต
- ไทม์เมอร์โหมด 2 การเซตบิตโหมดเป็น 10B ใน TMOD จะใช้เฉพาะไทม์เมอร์ TLX เป็นตัวนับ 8 บิต TLX จะเก็บค่าที่ไหลเข้าไปใน TLX ทุกครั้งที่ TLX เกิดโอเวอร์โฟล จาก FF H เป็น 00 H แฟล็กไทม์เมอร์จะเซตเมื่อ TLX เกิดโอเวอร์โฟล
- ไทม์เมอร์โหมด 3 ไทม์เมอร์โหมด 0 และ 1 อาจจะเป็นโปรแกรมเป็นโหมด 0, 1, 2 อีกระจากกันในลักษณะคล้ายๆกันแต่ไม่สำหรับโหมด 3 ไทม์เมอร์จะไม่ทำงานเป็นอีกระจากกัน ไทม์เมอร์ 1 จะเป็นตัวทำให้หยุดนับบิตควบคุม TR1 และไทม์เมอร์แฟล็ก 1:TF1 จะถูกใช้โดยไทม์เมอร์ 0

ไทม์เมอร์ 0 จะแยกตัวนับขนาด 8 บิตออกจากกัน TLO ถูกควบคุมโดยการจัดเรียงเกต และเซตไทม์เมอร์แฟล็ก : TF0 เมื่อเกิดโอเวอร์โฟลจาก FFH ถึง 00H TH0 สัญญาณนาฬิกาของไทม์เมอร์ (หารจากออสซิลเลเตอร์ด้วย 12) ภายใต้การควบคุมของ TR1 เท่านั้นและเซตแฟล็ก TF1 เมื่อเกิดการโอเวอร์โฟล

ไทม์เมอร์ 1 อาจจะใช้ในโหมด 0, 1, 2 ขณะที่ไทม์เมอร์ 0 มีข้อยกเว้นที่สำคัญคือ การอินเทอร์รัปต์ไม่ได้เกิดจากไทม์เมอร์ 1 ขณะที่ไทม์เมอร์ 0 ใช้โอเวอร์โฟลแฟล็ก TFI การสวิตช์ไทม์เมอร์ 1 ในโหมด 3 จะหยุดการนับและเก็บค่าในไทม์เมอร์ 1 ไทม์เมอร์สามารถใช้ Buad rate สำหรับพอร์ตอนุกรม หรือโหมด 0, 1, 2 ซึ่งไม่เกิดขึ้นกับการอินเทอร์รัปต์

เคาน์ติง (Counting)

ไทม์มิ่งและเคาน์ติงมีข้อแตกต่างกันสิ่งเดียว คือ แหล่งพัลส์นาฬิกาของเคาน์เตอร์เมื่อใช้เป็นไทม์เมอร์ พัลส์นาฬิกาจากวงจรออสซิลเลเตอร์ผ่านวงจรหาร 12 เมื่อใช้เป็นเคาน์เตอร์ ขา T0 จะเป็นพัลส์ให้กับเคาน์เตอร์ 0 และขา T1 แก่เคาน์เตอร์ 1 บิต C/T ใน TMOD ต้องเซตเป็น 1 เพื่อให้พัลส์จากขา TX แก่วงจรควบคุม

2.8.6 อินพุต / เอาต์พุตข้อมูลอนุกรม

คอมพิวเตอร์ต้องสามารถติดต่อกับคอมพิวเตอร์อื่นๆ ในระบบมัลติโพรเซสเซอร์สมัยใหม่ การติดต่อที่มีประสิทธิภาพทางหนึ่ง คือการส่ง และการรับบิตข้อมูลอนุกรม 8051 มีวงจรติดต่อกับข้อมูลแบบอนุกรมโดยรีจิสเตอร์ SBUF เก็บข้อมูล SCON ควบคุมการสื่อสาร PCON ควบคุมอัตราข้อมูล และขา RXD และ TXD ต่อกับเครือข่ายข้อมูลอนุกรม

SBUF มีอยู่ 2 รีจิสเตอร์ อันหนึ่งใช้เขียนและเก็บข้อมูลที่จะส่งออกของ 8051 ผ่าน TXD อีกตัวให้อ่าน และเก็บข้อมูลที่ได้รับจากภายนอกผ่าน RXD รีจิสเตอร์ทั้ง 2 นี้มีแอดเดรส 99 H

มีโหมดที่โปรแกรมได้ทั้งหมด 4 โหมด สำหรับการสื่อสารข้อมูลอนุกรม ซึ่งเลือกโดยบิต SMX ใน SCON ส่วนอัตราบอดกำหนดโดยโหมดที่ใช้

การอินเทอร์รัปต์ข้อมูลอนุกรม

เนื่องจากการส่งหรือรับข้อมูลอนุกรมในการส่งข้อมูลไบต์หนึ่งๆ ก่อนข้างจะใช้เวลานานหลายมิลลิวินาที ดังนั้นเพื่อให้การจัดการเกี่ยวกับการสื่อสารแบบนี้เป็นไปอย่างมีประสิทธิภาพ 8051 จึงได้กำหนดให้บิตหรือแฟล็กสถานะที่เกี่ยวข้องทั้งหมดจัดรวมอยู่ภายในรีจิสเตอร์ SCON เท่านั้น เช่น แฟล็ก TI ซึ่งจะมีค่าเป็นหนึ่งเมื่อข้อมูลได้ทำการส่งออกภายนอกเสร็จสิ้นแล้ว และแฟล็ก RI ซึ่งจะมีค่าเป็น 1 เพื่อแจ้งให้ทราบว่าได้รับข้อมูลผ่านเข้ามาทางพอร์ตอนุกรม เมื่อแฟล็กตัวใดตัวหนึ่งมีค่าเป็น 1 จะมีผลทำให้เกิดการอินเทอร์รัปต์ขึ้น ดังนั้นภายในโปรแกรมจะต้องทำการตรวจสอบสถานะของแฟล็กเหล่านี้เองว่ามีการอินเทอร์รัปต์เกิดขึ้นด้วยสาเหตุใด จากนั้นจึงค่อยทำการกำหนดค่า 0 ให้กับแฟล็กนั้น ลักษณะดังกล่าวนี้มีความแตกต่างไปจากการอินเทอร์รัปต์จากสัญญาณอื่นๆ เช่น วงจรนับ / จับเวลา เป็นต้น ซึ่งจะมีการกำหนดค่า 0 ให้กับแฟล็กสถานะที่เกี่ยวข้องโดยอัตโนมัติ ภายหลังจากที่ได้เข้าไปทำงานยังส่วนของโปรแกรมย่อยบริการอินเทอร์รัปต์

กระบวนการรับและส่งข้อมูลอนุกรมของ 8051

การส่งข้อมูลออกทางพอร์ตอนุกรมของ 8051 จะเริ่มต้นขึ้นภายหลังเมื่อมีการเขียนข้อมูลลงในรีจิสเตอร์ SBUF ข้อมูลนี้จะถูกจัดการด้วยวิธีการทางด้านฮาร์ดแวร์ในการเลื่อนบิตและส่งสัญญาณออกไปภายนอกโดยอัตโนมัติ เมื่อข้อมูลเหล่านี้ได้ส่งออกครบถ้วนแล้ว จึงทำการกำหนดค่าของแฟล็ก TI ให้เป็น 1 เพื่อแจ้งให้ทราบว่าขณะนี้รีจิสเตอร์ SBUFว่าง และพร้อมที่จะส่งข้อมูลไบต์ต่อไปแล้ว ในกรณีที่ผู้ใช้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เขียนข้อมูลใหม่ลงในรีจิสเตอร์ SBUF โดยไมรอให้แฟล็ก TI มีค่าเป็น 1 ก่อนจะมีผลทำให้ข้อมูลที่ส่งออกไปผิดพลาดได้

สำหรับการรับข้อมูลจากพอร์ตอนุกรมจะต้องเริ่มต้นโดยการกำหนดค่าบิต REN (Receiver Enable) ให้มีค่าเป็น 1 ก่อน หลังจากนั้นเมื่อมีบิตของข้อมูลถูกส่งเข้ามาจากภายนอกระบบฮาร์ดแวร์ของ 8051 จึงจะทำการเลื่อนบิตเหล่านี้เข้ามาโดยอัติโนมติ และเมื่อบิตสุดท้ายถูกเลื่อนเข้ามาเรียบร้อยแล้ว ข้อมูลนั้นจะถูกย้ายมาเก็บไว้ยังรีจิสเตอร์ SBUF และทำการกำหนดให้แฟล็ก RI ให้มีค่าเป็น 1 ซึ่งมีผลทำให้เกิดการอินเตอร์รัปต์โปรแกรมขึ้น

โหมดการส่งข้อมูลอนุกรม

ผู้ออกแบบ 8051 ได้รวบรวมโหมดในการส่งข้อมูลอนุกรมไว้ 4 โหมด ทำให้การสื่อสารข้อมูลสามารถทำได้หลายทางและมีอัตราบอดหลายขนาด โหมดจะถูกเลือกโดยโปรแกรมเมอร์โดยการเซตบิตโหมด SM0 และ SM1 ใน SCON อัตราบอดจะคงที่ในโหมด 0 และสามารถเปลี่ยนแปลงได้เมื่อใช้ไทม์เมอร์ 1 และบิตที่เปลี่ยนอัตราบอดอนุกรม (SMOD) ซึ่งอยู่ใน PCON สำหรับโหมด 1, 2, 3

ข้อมูลอนุกรมในโหมด 0 โหมดการเลื่อนรีจิสเตอร์

การเซตบิต SM0 และ SM1 ใน SCON เป็น 00B ทำให้ SBUF ทำการรับหรือการส่งข้อมูล 8 บิต โดยใช้ขา RXD ทั้ง 2 หน้าที่ขา TXD จะต่อกับแหล่งกำเนิดพัลส์ภายใน ซึ่งจะทำให้พัลส์ที่เลื่อนแกว่งจรรยา นอก ความถี่ที่เลื่อนหรืออัตราบอดจะคงที่ (เท่ากับความถี่ออสซิลเลเตอร์ /12) อัตราขนาดนี้จะใช้เป็นไทม์เมอร์เมื่อโครงสร้างเป็นไทม์เมอร์ สัญญาณนาฬิกาที่เลื่อน TXD เป็นสี่เหลี่ยม ซึ่งเป็น 0 ในสภาวะ S3, S4, S5 ของแมชชีนไซเคิล และเป็น 1 สำหรับสภาวะ S6, S1, S2 ของการส่งข้อมูลรีจิสเตอร์ที่เลื่อนข้อมูล โหมด 0 เมื่อข้อมูลส่งออกมาทาง RXD ข้อมูลที่เปลี่ยนขอบขาลงของ S6P2 หรือ 1 พัลส์นาฬิกา หลังจากขอบขาขึ้นของสัญญาณนาฬิกาที่เลื่อน TRX ออก ผู้ออกแบบระบบต้องออกแบบวงจรภายนอก ซึ่งรับข้อมูลที่ส่งออกมาเพื่อให้ข้อมูลที่รับเชื่อถือได้

ข้อมูลที่รับเข้ามาทางขา RXD ควรจะพร้อมกับสัญญาณนาฬิกาที่เลื่อนที่เกิดที่ TXD ข้อมูลถูกสุ่มที่ขอบขาลงของ S5P2 และเลื่อนไปยัง SBUF ที่ขอบขาขึ้นของสัญญาณนาฬิกาที่เลื่อน

โหมด 0 ไม่ได้ตั้งใจให้ใช้สำหรับการสื่อสารข้อมูลระหว่างคอมพิวเตอร์ แต่จะเป็นวิธีที่จะได้ข้อมูลอนุกรมที่ความเร็วสูง โดยใช้ลอจิกดิครีท (Discrete logic) เพื่อให้ได้อัตราข้อมูลสูง อัตราบอดที่ใช้ในโหมด 0 จะสูงกว่ามาตรฐานมาก เช่น คริสตอล 6 เมกะเฮิร์ต ได้อัตราเลื่อน 500 กิโลเฮิร์ต

ข้อมูลอนุกรม 1- UART มาตรฐาน

เมื่อ SM0 และ SM1 เซตเป็น 01B SBUF จะเป็นตัวรับและตัวส่ง 10 บิต โดยจะรับและส่งข้อมูลในเวลาเดียวกัน ขา RXD จะรับข้อมูลทั้งหมด และขา TXD จะส่งข้อมูลทั้งหมด อัตราบอดกำหนดได้ด้วย $f_{\text{bus}} (2^{\text{smod}} * \text{ความถี่ออสซิลเลเตอร์}) / 64$ ข้อมูลที่ส่งเป็นบิตเริ่มต้น 1 บิต ข้อมูล 8 บิต สตอปบิต แฟล็กอินเตอร์รัปต์ TI จะเซตทันทีที่ 10 บิต ถูกส่งแล้ว ระยะเวลาของแต่ละบิตคือ ส่วนกลับของความถี่ของอัตราบอด แต่ละบิตจะเป็น 1 หรือ 0 ตลอดช่วง

ข้อมูลที่รับจะมีลำดับเหมือนเดิม การรับจะถูกทริกที่ขอบล่างของบิตเริ่มต้น และต่อไปเรื่อยๆ ถ้าบิตสิ้นสุดเป็น 0 ครั้งหนึ่งของบิตเริ่มต้น นี่เป็นการวัดที่มีการรบกวนน้อยถ้าวงจรรับถูกทริกโดยสัญญาณรบกวนบนสายส่ง การตรวจสอบสถานะ 0 หลังจากครั้งบิตจะเป็นการจำกัดการรับข้อมูลที่ผิดพลาด

บิตข้อมูลที่เลื่อนเข้าตัวรับที่โปรแกรมอัตราบอดไว้ และเวิร์ดข้อมูลจะถูกส่งไปยัง SBUF ถ้าเงื่อนไขตามนี้เป็นจริง $RI = 0$, $SM = 0$ หรือบิตสิ้นสุด = 0; $RI = 1$ เป็นการบอกว่าโปรแกรมได้อ่านไบต์ข้อมูลมาก่อนและพร้อมรับข้อมูลต่อไป โดยปกติบิตสิ้นสุดจะทำให้ส่งข้อมูลไปยัง SBUF ได้สมบูรณ์ที่สถานะ $SM2$ โดยที่ $SM2 = 0$ ทำให้สามารถรับไบต์และสตอปบิต ซึ่งเป็นข้อจำกัดในโหมดนี้ แต่มีประโยชน์มากในโหมด 2 และ 3 ถ้า $SM2 = 1$ ทำให้รับเฉพาะสตอปบิตที่ถูกต้องเท่านั้น และป้องกันการรบกวน

ใน 10 บิตนี้ที่ตำแหน่งสุดท้ายของการรับ เป็นการชี้ว่าข้อมูลที่รับมาก่อนยังไม่ถูกโปรแกรมอ่านหรือถ้าเงื่อนไขอื่นไม่จริง ข้อมูลใหม่จะไม่ถูกโหลดและจะสูญหายไป

อัตราบอดโหมด 1 ไทม์เมอร์ 1 ถูกใช้สร้างบอดในโหมด 1 โดยใช้โอเวอร์โฟลแฟล็กของไทม์เมอร์ เพื่อกำหนดความถี่อัตราบอด ถ้าไทม์เมอร์ 1 ใช้ในโหมดเป็นไทม์เมอร์ 8 บิต ออโตรีโหลด (Autoreload) จะสร้างอัตราบอดได้

$$f_{\text{baud}} = (2^{\text{SMOD}} * \text{ความถี่ออสซิลเลเตอร์}) / (32 * 12 * (256 - \text{TH1}))$$

SMOD เป็นบิตที่ควบคุมใน PCON และอาจเป็น 0 หรือ 1 ถ้าไทม์เมอร์ 1 ไม่ได้ทำงานในโหมด 2 อัตราบอดจะเป็น

$$f_{\text{baud}} = (2^{\text{SMOD}} * \text{Timer 1 overflow flag}) / 32$$

และไทม์เมอร์ 1 สามารถใช้สัญญาณนาฬิกาภายใน หรือเป็นเคาน์เตอร์ซึ่งรับพัลส์นาฬิกาจากภายนอก ความถี่ออสซิลเลเตอร์ที่เลือกจะช่วยสร้างอัตราบอด ทั้งแบบมาตรฐานและไม่มาตรฐานถ้าต้องการอัตราบอดมาตรฐาน คริสตอล 11.0592 เมกกะเฮิร์ต ควรรู้ ซึ่งจะใช้อัตรามาตรฐาน 9600 bps และ TH1 จะมีค่าดังนี้

$$\text{TH1} = 256 - ((2 * 11.0592 * 10) / (32 * 12 * 9600)) = 0FDh = 253.0000d$$

ข้อมูลอนุกรมโหมด 2 โหมดมัลติโพรเซสเซอร์

โหมด 2 คล้ายกับโหมด 1 เว้นแต่จะมีการส่ง 11 บิต คือ Start bit 1 บิต , ข้อมูล 9 บิต , สตอปบิต 1 บิต บิตข้อมูลที่ 9 ได้จาก TB8 ใน SCON ระหว่างการส่งและการเก็บในบิต RB8 ของ SCON เมื่อรับข้อมูลทั้งบิตเริ่มต้นและบิตสิ้นสุดจะทิ้งไป

ในกรณีโหมด 0 อัตราบอดจะมากกว่ามาตรฐานมาก อัตราข้อมูลที่สูงนี้เป็นที่ต้องการในการประยุกต์หลายๆ มัลติโพรเซสเซอร์ข้อมูลสามารถรวบรวมได้อย่างรวดเร็วจากเครือข่ายของไมโครคอนโทรลเลอร์ที่ใช้สื่อสาร ถ้าใช้อัตราบอดสูง

เงื่อนไขการเซต RI ในโหมด 1 RI ต้องเป็น 0 ก่อนที่จะรับบิตสุดท้าย และ SM2 ต้องเป็น 0 หรือข้อมูลบิตที่ 9 ต้องเป็น 1 การเซต RI ขึ้นกับสถานะของ SM2 ในการรับ 8051 และสถานะ 9 ซึ่งทำให้มัลติโพรเซสเซอร์เป็นไปได้อย่างดีโดยให้ตัวรับถูกอินเทอร์รัปต์โดยข้อมูลบางตัว ในขณะที่ตัวรับอื่นๆ ไม่สนใจข้อมูลนี้เฉพาะ 8051 เท่านั้นที่ SM2 เซตเป็น 0 จะถูกอินเทอร์รัปต์โดยข้อมูลที่รับซึ่งข้อมูลบิตที่ 9 เซตเป็น 1 จะ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ไม่ถูกอินเทอร์รัปต์โดยข้อมูล พร้อมกับข้อมูลบิตที่ 9 เป็น 0 คิวรับทั้งหมดจะถูกอินเทอร์รัปต์โดยข้อมูล และข้อมูลบิตที่ 9 เซตเป็น 1 ซึ่งสถานะของ SM2 จะไม่ขัดขวางการรับข้อมูล

2.8.7 อินเทอร์รัปต์

โปรแกรมคอมพิวเตอร์มีเพียง 2 ทางเท่านั้น ที่จะหาเงื่อนไขที่เป็นจริงของวงจรถายในและภายนอก วิธีแรก คือการใช้คำสั่งซอฟต์แวร์ กระโดดบนสถานะแฟล็ก และพอร์ตพิน วิธีที่ 2 คือ สัญญาณทางฮาร์ดแวร์ที่เรียกว่า อินเทอร์รัปต์ ซึ่งทำให้โปรแกรมไปเรียกซับรูทีน (Sub routine) เทคนิคของซอฟต์แวร์ใช้เวลาของโปรเซสเซอร์ ซึ่งสามารถไปใช้งานอื่นๆ อินเทอร์รัปต์จะใช้เวลาของโปรเซสเซอร์เมื่อถูกทำเมื่อต้องการใช้โปรแกรม การประยุกต์ใช้งานเกือบทั้งหมดของไมโครคอนโทรลเลอร์เกี่ยวข้องกับเหตุการณ์ที่เร็วพอที่จะควบคุมภาวะแวดล้อมที่สร้างเหตุการณ์

อินเทอร์รัปต์อาจสร้างโดยการทำงานของชิพภายในหรือโดยแหล่งภายนอก อินเทอร์รัปต์บางตัวทำให้ 8051 ทำฮาร์ดแวร์ให้เรียกซับรูทีน มีตำแหน่งที่กำหนดมาก่อน (โดยผู้ออกแบบ 8051) ในหน่วยความจำโปรแกรม

มีอินเทอร์รัปต์ 5 ชนิดใน 8051 3 ชนิดในนี้จะถูกสร้างโดยฮาร์ดแวร์ โดยการทำงานภายในของ ไทม์เมอร์แฟล็ก 0 ไทม์เมอร์แฟล็ก 1 และอินเทอร์รัปต์พอร์ตคอนทรา (RI หรือ TI) อินเทอร์รัปต์อีก 2 ตัวถูกทริกโดยสัญญาณภายนอกโดยวงจรที่ต่อกับขา INTO และ INT1 (ขาของพอร์ต P3.2 และ P3.3) หน้าที่ของอินเทอร์รัปต์จะอยู่ภายใต้การควบคุมของโปรแกรมเมอร์สามารถเปลี่ยนบิตควบคุมในรีจิสเตอร์อินเทอร์รัปต์ (IE), IP และ TCON โปรแกรมสามารถสกัดกั้นอินเทอร์รัปต์ทั้งหมดหรือบางตัวจากโปรแกรม โดยการเซต หรือเคลียร์บิตในรีจิสเตอร์เหล่านี้

หลังจากอินเทอร์รัปต์ถูกจัดการโดยซับรูทีนซึ่งทำโดยโปรแกรมเมอร์ ในหน่วยความจำโปรแกรม โปรแกรมอินเทอร์รัปต์ต้องทำงานที่คำสั่งที่เกิดอินเทอร์รัปต์ โปรแกรมถูกทำโดยเก็บค่า PC ไปบนสแตคในแรมก่อนการเปลี่ยน PC เป็นแอดเดรสของอินเทอร์รัปต์ในรอม ค่า PC จะได้จากสแตค หลังจากคำสั่ง RETI ได้ทำแล้วที่ส่วนท้ายของซับรูทีน

อินเทอร์รัปต์แฟล็กไทม์เมอร์

เมื่อไทม์เมอร์ / เลาน์เตอร์ เกิดโอเวอร์โฟล ผลคือไทม์เมอร์แฟล็ก (TF0, TF1) จะเซตเป็น 1 แฟล็กถูกเคลียร์เป็น 0 เมื่ออินเทอร์รัปต์ทำให้โปรแกรมเรียกซับรูทีนของไทม์เมอร์ในหน่วยความจำ

อินเทอร์รัปต์พอร์ตคอนทรา

เมื่อรับข้อมูลแล้ว บิตอินเทอร์รัปต์ (RI) ต้องเซตเป็น 1 ใน SCON เมื่อข้อมูลส่งเรียบร้อยแล้ว บิตอินเทอร์รัปต์ (TI) ต้องเซตใน SCON และจะนำ OR กันเพื่อหาตัวอินเทอร์รัปต์แก่โปรเซสเซอร์ ซึ่งเป็นการอินเทอร์รัปต์พอร์ตคอนทราบิตเหล่านี้จะไม่ถูกเคลียร์เมื่อการเรียกโปรแกรมอินเทอร์รัปต์ถูกทำลายโดยโปรเซสเซอร์ โปรแกรมที่จัดการสื่อสารข้อมูลคอนทราต้องรีเซต RI หรือ TI เพื่อจะทำข้อมูลถัดไป

การอินเทอร์รัปต์ภายนอก

ขา INTO และ INT1 จะใช้โดยวงจรถายนอก การอินพุตบนขาเหล่านี้ต้องเซตอินเทอร์รัปต์แฟล็ก IE0 และ IE1 ใน SCON เป็น 1 โดยวิธี 2 วิธี แฟล็ก IEX อาจเซตเมื่อขา INTX เป็น 0 หรือแฟล็กอาจเซต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อมีการเปลี่ยนแปลงจาก 1 เป็น 0 บนขา INTX บิต IT0 , IT1 จะโปรแกรมมาสำหรับการอินเทอร์รัปต์ที่ 0 เมื่อเซตเป็น 0 และ โปรแกรมมา INTX สำหรับอินเทอร์รัปต์ที่การเปลี่ยนลอจิกเมื่อเซตเป็น 1

การรีเซต (Reset)

การรีเซต สามารถมองเป็นการอินเทอร์รัปต์สูงสุด เพราะโปรแกรมไม่สามารถสกัดกั้นได้ การอินเทอร์รัปต์ชนิดนี้บ่อยครั้งเราเรียกว่า Nonmaskable เนื่องจากไม่มีบิตตัวใดที่สามารถหยุดมันได้ ซึ่งไม่เหมือนกับการอินเทอร์รัปต์แบบอื่น PC จะไม่เก็บค่าโปรแกรมครั้งสุดท้าย รีเซตเป็นคำสั่งที่สมบูรณ์ในการกระโดดไปที่ 0000H และเริ่มทำงานที่จุดนี้

เมื่อลอจิก 1 ใช้ที่ขา RST 8051 จะอยู่ในสภาวะรีเซต หลังจากขา RST เป็น 0 รีจิสเตอร์ภายในจะมีค่าดังต่อไปนี้

REGISTER	VALUE HEX
PC	0000
DPTR	0000
A	00
B	00
SP	07
SPW	00
P0-3	FF
IP	XXX00000B
IE	0XX00000B
TCON	00
TMOD	00
TH0	00
TL0	00
TH1	00
TL1	00
SCON	00
SBUF	XX
PCON	0XXXXXXXB

ตารางที่ 2.5 แสดงค่าภายในรีจิสเตอร์หลังจากการรีเซต

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การควบคุมการอินเทอร์รัปต์

ความสามารถ / ไม่สามารถอินเทอร์รัปต์บิตในรีจิสเตอร์ EI ต้องเซตเป็น 1 ถ้าแหล่งอินเทอร์รัปต์ถูกใช้ และเซตเป็น 00 เมื่อไม่ใช้บิต EA ซึ่งเป็นบิตที่สำคัญซึ่งสามารถ / ไม่สามารถอินเทอร์รัปต์ทุกแหล่ง โปรแกรมต้องสามารถยับยั้งอินเทอร์รัปต์ทั้งหมดหรือบางตัว เพื่อให้งานที่สำคัญได้ทำเสร็จ รีจิสเตอร์ EI จะเก็บค่าบิตที่โปรแกรมได้ เพื่อทำให้อินเทอร์รัปต์ได้ตามที่ต้องการ และเมื่อเลือกอินเทอร์รัปต์แล้วแหล่งอินเทอร์รัปต์แต่ละแหล่งอาจถูกเลือก หรือไม่ก็ได้

ความสำคัญของการอินเทอร์รัปต์

บิตใน IP ถูกกำหนด ถ้าอินเทอร์รัปต์ต้องการลำดับความสำคัญ บิตจะเซตเป็น 1 เมื่อเป็นการอินเทอร์รัปต์ที่มีความสำคัญสูง และเป็น 0 เมื่ออินเทอร์รัปต์มีความสำคัญต่ำ อินเทอร์รัปต์ที่มีความสำคัญสูง ไม่อาจถูกอินเทอร์รัปต์โดยตัวที่มีความสำคัญเท่ากันจะมีการทำตามลำดับดังนี้

แหล่งกำเนิดสัญญาณ	สัญญาณ	ตำแหน่งแอดเดรส
IE0	อินเทอร์รัปต์ภายนอก 0	0003
TF0	วงจรรนับ / จับเวลา 0	000B
IE1	อินเทอร์รัปต์ภายนอก 1	0013
TF1	วงจรรนับ / จับเวลา 1	001B
RI หรือ TI	วงจรรรับ / ส่งข้อมูลอนุกรม	0023

ตารางที่ 2.6 แสดงลำดับความสำคัญของการอินเทอร์รัปต์

การอินเทอร์รัปต์อนุกรมสามารถให้ลำดับที่สำคัญกว่าทำก่อนโดยเซตบิต PS ใน IP เป็น 1 และบิตอื่นๆเป็น 0

จุดหมายการอินเทอร์รัปต์

แต่ละอินเทอร์รัปต์ทำให้โปรแกรมทำฮาร์ดแวร์ ให้เรียกแอดเดรสที่ตรวจสอบแล้วในโปรแกรม เมมโมรี่นี่เป็นสิ่งที่โปรแกรมเมอร์ต้องวางรูทีนในแอดเดรสที่เกิดการอินเทอร์รัปต์

อินเทอร์รัปต์จะเก็บค่าใน PC เมื่อทำการอินเทอร์รัปต์จะเก็บค่าในสแต็ก และเรียกค่าที่ตำแหน่งที่ต้องการ

อินเทอร์รัปต์ด้วยซอฟต์แวร์

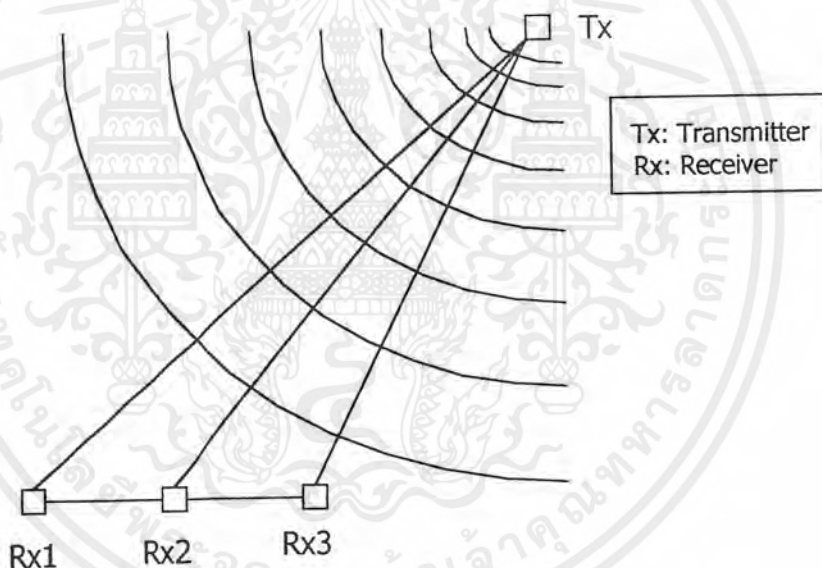
เมื่อแฟล็กอินเทอร์รัปต์เกิดเซตเป็น 1 โดยวิธีการใดๆ อินเทอร์รัปต์จะเกิดขึ้นไม่มีการขัดขวาง วิธีนี้โปรแกรมสามารถอินเทอร์รัปต์แหล่งใดๆด้วยตัวเอง โดยเซตแฟล็กอินเทอร์รัปต์ที่ต้องการเป็น 1 โดยใช้โปรแกรมคำสั่ง

บทที่ 3 การคำนวณและการสร้าง

3.1 แนวความคิดในการค้นหาวัตถุด้วยคลื่นวิทยุ

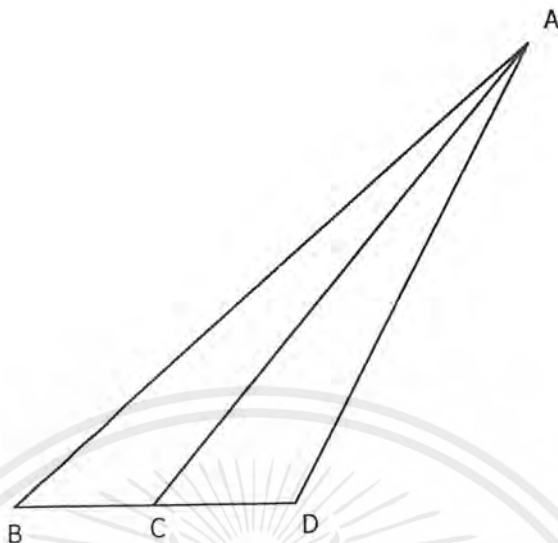
การค้นหาวัตถุด้วยวิธีนี้เป็นวิธีการหนึ่งในหลายๆวิธีที่เคยมีมา โดยวิธีนี้จะใช้ความแตกต่างกันของเฟสของสัญญาณที่เครื่องรับรับได้แต่ละตัวมาเปรียบเทียบกัน ในโครงการชิ้นนี้จะใช้เครื่องรับทั้งหมดจำนวน 3 ตัวตั้งอยู่กับที่ โดยที่แต่ละตัวจะวางห่างกันในแนวเส้นตรงเป็นระยะทางหนึ่งความยาวคลื่น(1 λ) และในที่นี้จะขอศึกษาเฉพาะกรณีที่วัตถุอยู่บนระนาบพื้นดินหรือสองมิติเท่านั้น ส่วนของเครื่องส่งนั้น จะคิดไว้กับวัตถุที่ต้องการจะติดตามหรือค้นหาโดยที่เครื่องส่งจะส่งคลื่นความถี่ 27 เมกะเฮิร์ตซ์ออกมา

ในบทนี้จะขอยกตัวอย่างการคำนวณเพื่อหาระยะห่างของวัตถุที่ต้องการ โดยอาศัยวิธีคำนวณจากสูตรทางคณิตศาสตร์ต่างๆเช่น มุมและด้านของสามเหลี่ยม, ตรีโกณมิติ และ สูตรตรีโกณมิติ



รูปที่ 3.1 แสดงตัวอย่างตำแหน่งของวัตถุ และที่ตั้งของเครื่องรับทั้ง 3 ตัว

จากรูปที่ 3.1 เป็นตัวอย่างของการคำนวณหาระยะทางของวัตถุในกรณีที่วัตถุอยู่ด้านหน้าของเครื่องรับ ในการพิสูจน์จะใช้รูปสามเหลี่ยมแทนเพื่อความสะดวกในการคำนวณ โดยกำหนดให้ตำแหน่งของวัตถุแทนด้วย A และตำแหน่งของเครื่องรับทั้ง 3 ตัว คือ B, C, และ D ตามลำดับ ดังนั้นมุมทั้ง 3 ของสามเหลี่ยมจึงเป็นมุม A, มุม B, และมุม C ตามลำดับ ดังรูปที่ 3.2



รูปที่ 3.2 แสดงการกำหนดตัวอักษรเพื่อใช้แทนตำแหน่งของวัตถุและเครื่องรับ

จากรูปที่ 3.2 จุด B, จุด C และจุด D อยู่ห่างกันเป็นระยะทางหนึ่งความยาวคลื่น (1λ) โดยในที่นี้ กำหนดให้เท่ากับ “d” เพราะฉะนั้นจะคำนวณระยะห่างระหว่างเครื่องรับทั้ง 3 ได้ดังนี้

จากสูตร
โดย

$$v = f \cdot \lambda \quad (3.1)$$

v คือ ความเร็วแสง มีค่าเท่ากับ 3×10^8 เมตร /วินาที (m./sec)

f คือ ความถี่ มีค่าเท่ากับ 27 เมกะเฮิร์ตซ (MHz)

λ คือ ความยาวคลื่น (เมตร)

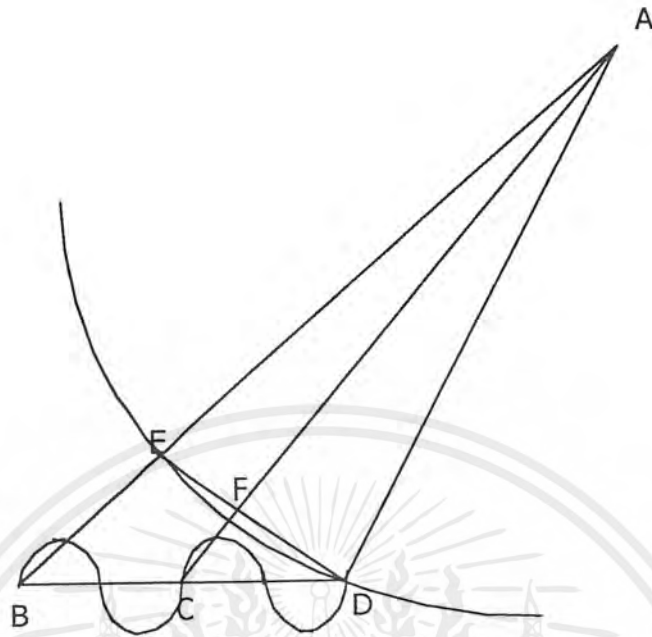
เพราะฉะนั้นความยาวคลื่นมีค่าเท่ากับ

$$\lambda = v / f \quad (3.2)$$

$$= 3 \times 10^8 / 27 \times 10^6$$

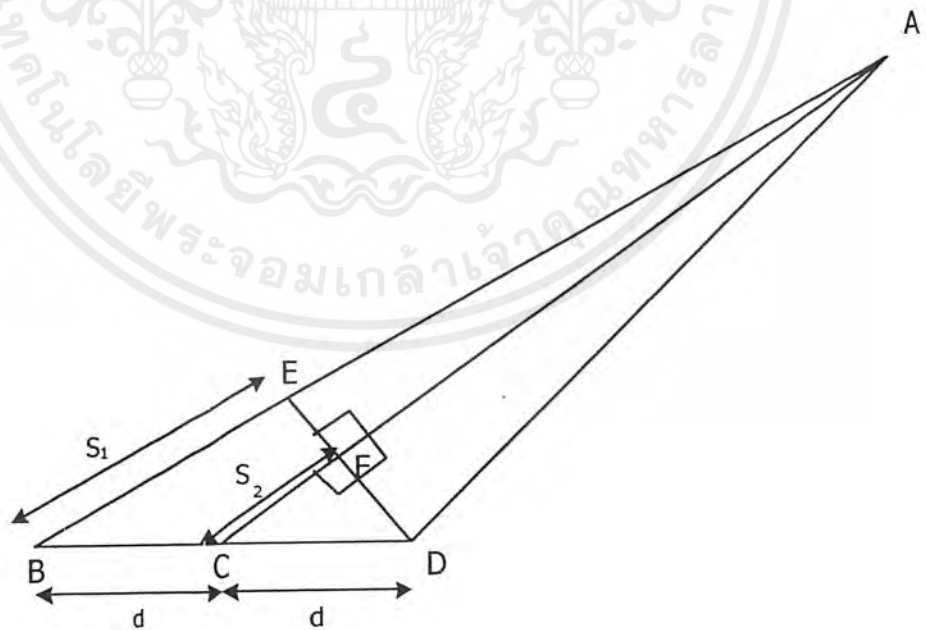
$$= 11.11 \text{ เมตร(m.)}$$

จากรูปที่ 3.2 จะกำหนดให้เส้นตรง AD คือรัศมีของเส้นโค้ง ED ดังรูปที่ 3.3 ซึ่งเส้นโค้ง ED จะสามารถประมาณได้ว่าเป็นเส้นตรง กล่าวคือ เส้นตรง AD ต้องมีความยาวมากกว่าค่า “d” มากๆ



รูปที่ 3.3 แสดงการกำหนดระยะห่างระหว่างเครื่องรับทั้ง 3 ตัว

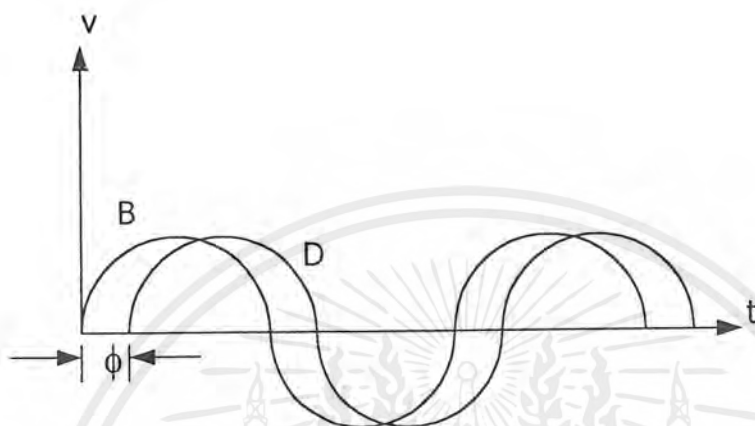
จากรูปที่ 3.3 กำหนดให้เส้นตรง BE คือ ระยะ S_1 และเส้นตรง CF คือ ระยะ S_2 ดังรูปที่ 3.4



รูปที่ 3.4 แสดงการแทนระยะทางต่างๆด้วยตัวอักษร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากรูปที่ 3.4 ระยะเวลา S_1 สามารถหาได้โดยเอาสัญญาณที่ได้จากเครื่องรับที่ตำแหน่ง B และเครื่องรับที่ตำแหน่ง D มาเปรียบเทียบกับความต่างเฟสเท่ากับเท่าไร และระยะเวลา S_2 สามารถหาได้โดยเอาสัญญาณที่ได้จากเครื่องรับ C และเครื่องรับ D มาเปรียบเทียบกับความต่างเฟสเท่ากับเท่าไร ซึ่งมีวิธีการหาดังนี้



รูปที่ 3.5 แสดงค่าความต่างเฟสระหว่างเครื่องรับ B และ D

ให้สัญญาณที่รับได้จากเครื่องรับ B และเครื่องรับ D มีความต่างเฟสกันเท่ากับ ϕ ดังรูปที่ 3.5 สมมติให้เครื่องรับที่ตำแหน่ง B ได้รับสัญญาณเท่ากับ

$$B = \cos(\omega t + \phi_1) \quad (3.3)$$

และให้เครื่องรับที่ตำแหน่ง D ได้รับสัญญาณเท่ากับ

$$D = \cos(\omega t + \phi_2) \quad (3.4)$$

เพราะฉะนั้น

$$B \cdot D = \cos(\omega t + \phi_1) \cdot \cos(\omega t + \phi_2) \quad (3.5)$$

$$= \frac{1}{2} [\cos(2\omega t + \phi_1 + \phi_2) + \cos(\phi_1 - \phi_2)] \quad (3.6)$$

$$= \frac{1}{2} [\cos(2\omega t + \phi_1 + \phi_2) + \cos(\phi)] \quad (3.7)$$

และเมื่อนำสัญญาณที่ได้กรองความถี่สูงออกไปก็จะเหลือเพียงเทอมของ $\frac{1}{2} \cos(\phi)$ ซึ่งเป็นค่าคงที่หรือค่าไฟตรง (DC) นั้นเอง

$$\text{กำหนดให้} \quad \frac{1}{2} \cos(\phi) = K \quad (3.8)$$

$$\text{เพราะฉะนั้น} \quad \phi = \cos^{-1}(2K) \quad (3.9)$$

ดังนั้นสามารถเทียบหาระยะทางได้ดังนี้

ถ้าสัญญาณมีเฟสต่างกัน 360 องศา จะมีระยะทางห่างกันเท่ากับ 11.11 เมตร (1λ หรือหนึ่งความยาวคลื่นที่ได้คำนวณไว้แล้ว) เพราะฉะนั้นถ้าสัญญาณมีเฟสต่างกัน φ องศา ก็จะมีระยะทางห่างกันเท่ากับ 11.11 (φ/360) เมตร

ดังนั้นจึงสามารถหาระยะทาง S_1 ได้จากสมการ

$$S_1 = 11.11 (\phi / 360) \quad (3.10)$$

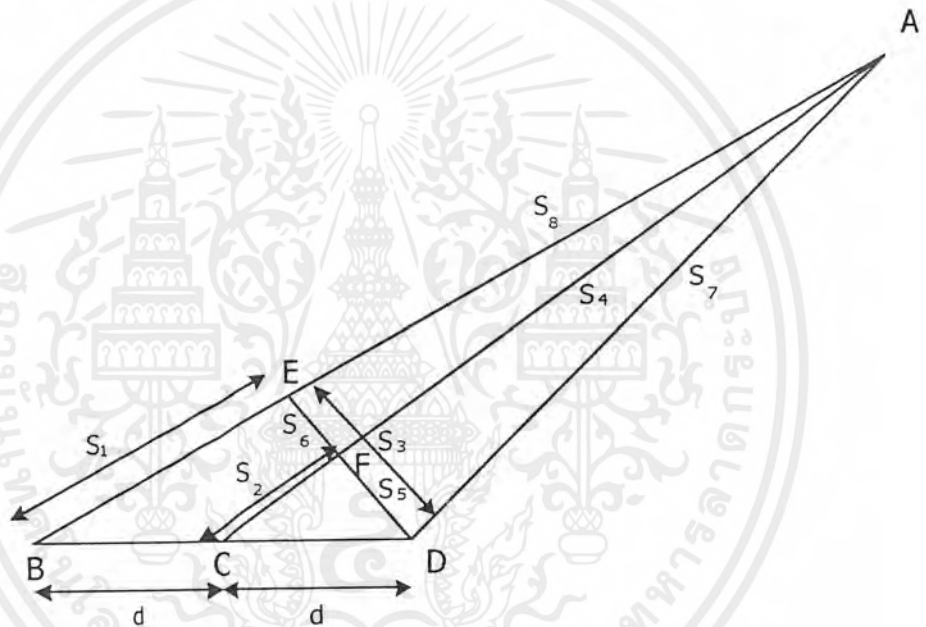
และในการทำงานเดียวกันระยะทาง S_2 ก็สามารถหาได้จากสมการ

$$S_2 = 11.11 (\varphi / 360) \quad (3.11)$$

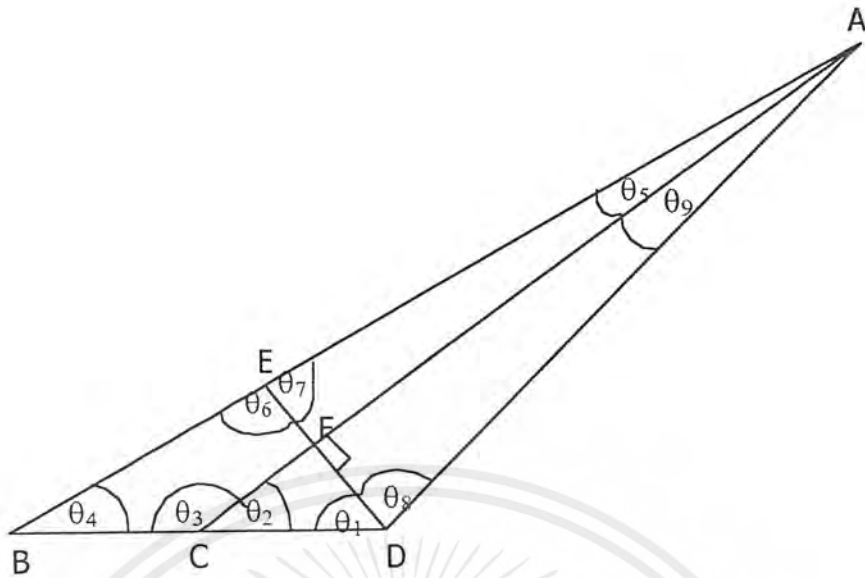
โดยที่ ϕ คือ ความต่างเฟสระหว่างเครื่องรับ B กับ เครื่องรับ D (องศา)

φ คือ ความต่างเฟสระหว่างเครื่องรับ C กับ เครื่องรับ D (องศา)

จากรูปที่ 3.4 จะประมาณมุม AFD ให้เป็นมุมฉาก ดังนั้นมุม CFD, CFE, AFE ก็จะเป็นมุมฉากด้วย



รูปที่ 3.6 แสดงการกำหนดระยะทางภายในรูปสามเหลี่ยม



รูปที่ 3.7 แสดงตำแหน่งของมุมต่างๆภายในสามเหลี่ยม

จากสามเหลี่ยมมุมฉาก CFD จะได้

$$\sin(\theta_1) = S_2/d \quad (3.12)$$

$$\theta_1 = \sin^{-1}(S_2/d) \quad (3.13)$$

มุมภายในสามเหลี่ยมเท่ากับ 180° เพราะฉะนั้น

$$\theta_1 + \theta_2 = 90^\circ \quad (3.14)$$

$$\theta_2 = 90^\circ - \theta_1 \quad (3.15)$$

และ

$$\theta_3 = 180^\circ - \theta_2 \quad (3.16)$$

กำหนดให้ $EF + FD = S_3$, พิจารณาสามเหลี่ยม BED จากกฎของไซน์จะได้

$$S_1 / \sin(\theta_1) = S_3 / \sin(\theta_4) = 2d / \sin(\theta_6) \quad (3.17)$$

พิจารณสมการ

$$S_1 / \sin(\theta_1) = 2d / \sin(\theta_6) \quad (3.18)$$

$$\sin(\theta_6) = 2d \sin(\theta_1) / S_1 \quad (3.19)$$

จะได้

$$\theta_6 = \sin^{-1}(2d \sin(\theta_1) / S_1) \quad (3.20)$$

จากมุมภายในสี่เหลี่ยม BCFE ; $\theta_3 + \theta_4 + \theta_6 + 90^\circ = 360^\circ \quad (3.21)$

เพราะฉะนั้น $\theta_4 = 270^\circ - \theta_3 - \theta_6 \quad (3.22)$

และจะหาระยะทาง S_3 ได้เท่ากับ

$$S_3 = \sin(\theta_4) \cdot S_1 / \sin(\theta_1) \quad (3.23)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พิจารณาสามเหลี่ยม BAC จะได้

$$\theta_5 = 180^\circ - \theta_3 - \theta_4 \quad (3.24)$$

และก็จะได้ว่า

$$\theta_7 = 180^\circ - \theta_6 \quad (3.25)$$

จากสามเหลี่ยม ABC และกฎของไซน์ จะได้

$$d / \sin(\theta_5) = (S_2 + S_4) / \sin(\theta_4) \quad (3.26)$$

เพราะฉะนั้นจะหาระยะทาง S_4 ได้

$$S_4 = [d \sin(\theta_4) / \sin(\theta_5)] - S_2 \quad (3.27)$$

กำหนดให้ระยะ $DF = S_5$ และ ระยะ $EF = S_6$ ดังนั้น $S_5 + S_6 = S_3$

และจะได้

$$S_5 = d \cdot \sin(\theta_2) \quad (3.28)$$

$$S_6 = S_3 - S_5 \quad (3.29)$$

จากสามเหลี่ยม AFD จะได้

$$\theta_8 = \tan^{-1}(S_4 / S_5) \quad (3.30)$$

$$\theta_9 = 90^\circ - \theta_8 \quad (3.31)$$

กำหนดให้

$$\alpha = \theta_5 + \theta_9$$

และ

$$\beta = \theta_1 + \theta_8$$

$$\delta = \theta_4$$

จะได้

$$2d / \sin(\alpha) = S_7 / \sin(\delta) = (S_1 + S_8) / \sin(\beta) \quad (3.32)$$

ดังนั้นจึงได้

$$S_7 = 2d \cdot \sin(\delta) / \sin(\alpha) \quad (3.33)$$

$$S_8 = [2d \cdot \sin(\beta) / \sin(\alpha)] - S_1 \quad (3.34)$$

เมื่อหาค่าของตัวแปรทั้งหมดได้แล้วก็สามารถนำไปหาค่าตำแหน่งวัตถุหรือเป้าหมายที่ต้องการได้

ดังนี้

วัตถุ หรือเป้าหมาย A อยู่ห่างจากเครื่องรับ B เป็นระยะทางเท่ากับ x เมตร

วัตถุ หรือเป้าหมาย A อยู่ห่างจากเครื่องรับ C เป็นระยะทางเท่ากับ y เมตร

วัตถุ หรือเป้าหมาย A อยู่ห่างจากเครื่องรับ D เป็นระยะทางเท่ากับ z เมตร

และ วัตถุ หรือเป้าหมาย A จะทำมุม α องศา กับเครื่องรับ B และ D

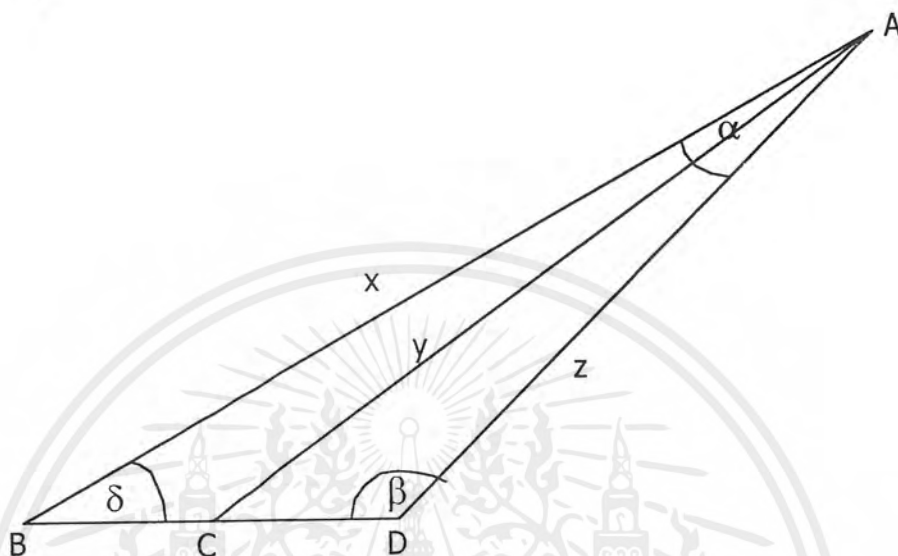
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โดย

$$x = S_1 + S_8$$

$$y = S_2 + S_4$$

$$z = S_7$$



รูปที่ 3.8 แสดงตำแหน่งที่ตั้งของวัตถุที่ต้องการค้นหา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

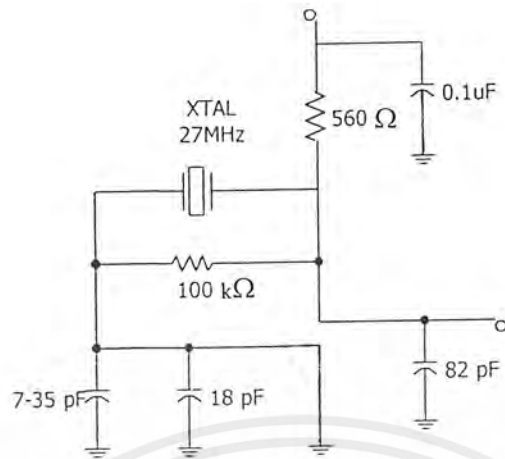
3.2 การออกแบบวงจร

ในการออกแบบวงจรนี้จะทำการออกแบบโดยทำการยึดหลักจากบล็อคลำโตะแถมในบทที่ 1 (บทนำ) และในวงจรบางส่วน การทดลองอาจมีการเพิ่มเติมเข้าไปบ้างเพื่อชดเชยส่วนที่ขาดหายไปหรือตัดออกในสิ่งที่เกินเข้ามา ทั้งนี้มีจุดประสงค์หลักเพื่อให้วงจรสามารถใช้งานได้จริงหรือมีคุณสมบัติที่เหมาะสมและดีขึ้นกว่าเดิม เพื่อให้เกิดความสะดวกและเข้าใจง่าย โดยอาศัยทฤษฎีที่กล่าวถึงมาแล้วจากบทที่ 2

3.2.1 ภาคกำเนิดสัญญาณความถี่วิทยุ

ในภาคกำเนิดสัญญาณความถี่วิทยุ เป็นภาคที่กำหนดความถี่โดยตรงของความถี่ที่ส่งออกอากาศไปโดยใช้ผลึกแร่บังคับกับความถี่ที่เรียกว่า คริสตัล ซึ่งอยู่ในวงจรออสซิลเลเตอร์ชนิดควบคุมความถี่ด้วยผลึกแร่ (Crystal Controlled RF Oscillator) ในโครงการนี้จะใช้เครื่องส่งในย่านความถี่ 27 MHz จึงต้องใช้คริสตัลในย่านความถี่นี้เช่นกัน เมื่อได้สัญญาณ RF ออกมาจากวงจรออสซิลเลเตอร์แล้วจะต้องส่งไปยังวงจรขยายสัญญาณให้มีกำลังแรงขึ้น และนำไปผ่านวงจรกรองความถี่ต่ำผ่าน ก่อนที่จะป้อนเข้าสู่สายอากาศแล้วส่งออกอากาศไปยังภาครับต่อไป

วงจรคริสตัลออสซิลเลเตอร์ใช้ในการกำเนิดสัญญาณอ้างอิงเริ่มต้นให้กับวงจรในส่วนถัดไป ในการเลือกวงจรคริสตัลออสซิลเลเตอร์นั้นมีอยู่มากมาย แต่ในการสร้างนี้เลือกคริสตัลออสซิลเลเตอร์เนื่องจากมีเสถียรภาพทางความถี่สูง ซึ่งปกติค่า Q ที่ได้จากออสซิลเลเตอร์ประเภทนี้จะมีค่าตั้งแต่ 10,000 ขึ้นไป มีความมั่นคงทางความถี่มาก คือ มีการเบี่ยงเบน (Variation) หรือเปลี่ยนแปลงทางความถี่น้อยประมาณ 1- 10 ส่วนในล้านส่วน (1-10 ppm) ในส่วนของการออกแบบวงจรเริ่มต้นจากการเลือกชนิดของวงจรคริสตัลออสซิลเลเตอร์ในที่นี้จะใช้วงจรแบบฮาร์โมนิก ซึ่งใช้ในช่วงความถี่ 20-100 เมกะเฮิร์ตต์ วงจรจะประกอบด้วยวงจรแท่ง LC หรือเป็นระบบที่ใช้ L และ C ในการเลือกฮาร์โมนิกที่ต้องการ โดยมีการใช้วงจรอิมิตเตอร์คัปเปิลฮาร์โมนิก (Emitter – coupled Harmonic) คือมีเสถียรภาพทางความถี่แบบชอร์ตเทอม (short-term) ดีที่สุด คือมีการรบกวนทางเฟส (phase noise) ต่ำที่สุด และค่า Q ในวงจรจะมีค่าเท่ากับ 80% ของค่า Q ภายในคริสตัล สรุปวงจรคริสตัลออสซิลเลเตอร์ที่ใช้ได้ดังรูปที่ 3.9



รูปที่ 3.9 วงจรคริสตัลอสซิลเลเตอร์ 27 MHz

3.2.2 วงจรขยายสัญญาณความถี่วิทยุ (RF Amplifier)

3.2.2.1 2N3866 Design for RF – Small signal amplifier

$$I_C(\text{DC}) = 50 \text{ mA}_{\text{dc}}$$

$$V_{CE} = 15 \text{ V}_{\text{dc}}$$

$$S_{11} = 0.563 \angle 187.446^\circ$$

$$S_{12} = 0.05 \angle 70^\circ$$

$$S_{21} = 6 \angle 80^\circ$$

$$S_{22} = 0.418 \angle -38^\circ$$

$$D_s = S_{11} S_{12} - S_{21} S_{22}$$

$$= 0.064 \angle -28.54^\circ \quad |\Delta| = 0.064$$

$$K = \frac{1 + |\Delta|^2 - |S_{11}|^2 |S_{22}|^2}{2 |S_{12}| |S_{21}|}$$

$$= 0.854$$

Input Stability Circles

$$D_s = 0.064 \angle -28.54^\circ$$

$$C_1 = S_{11} - D_s S_{22}^*$$

$$= 0.589 \angle 187.410^\circ$$

Output Stability Circles

$$C_2 = S_{22} - D_s S_{11}^*$$

$$= 0.453 \angle -37.75^\circ$$

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$r_{S1} = \frac{C_1^*}{|S_{11}|^2 - |D_s|^2}$$

$$= 1.882 \angle 187.410^\circ$$

$$p_{S1} = \frac{S_{12}S_{21}}{|S_{11}|^2 - |D_s|^2}$$

$$= 0.958$$

$$r_{S2} = \frac{C_2^*}{|S_{22}|^2 - |D_s|^2}$$

$$= 2.654 \angle 37.75^\circ$$

$$p_{S2} = \frac{S_{12}S_{21}}{|S_{22}|^2 - |D_s|^2}$$

$$= 1.758$$

maximum stable power gain

$$G_{msp} = \frac{|S_{21}|}{|S_{12}|} = \frac{6}{0.05} = 120 \text{ (20.79 dB)}$$

$$D_2 = |S_{22}|^2 - |D_s|^2 = 0.17$$

$$G = \frac{\text{Gain}_{desired}}{|S_{21}|^2} = \frac{100}{6^2} = 2.78$$

$$r_0 = \frac{GC_2^*}{1 + D_2G} = \frac{2.78(0.453 \angle 37.75^\circ)}{1 + 0.17(2.78)} = 0.855 \angle 37.75^\circ$$

$$p_0 = \frac{(1 - 2K|S_{12}||S_{21}|G|S_{12}S_{21}|^2G^2)^{1/2}}{1 + D_2G} = 0.353$$

เลือก $Z_L = 2 + j1.4$

$$\Gamma_I = \frac{2 + j1.4 - 1}{2 + j1.4 + 1} = \frac{1 + j1.4}{3 + j1.4} = \frac{1.72 \angle 54.46^\circ}{3.31 \angle 25.01^\circ} = 0.52 \angle 29.45^\circ$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

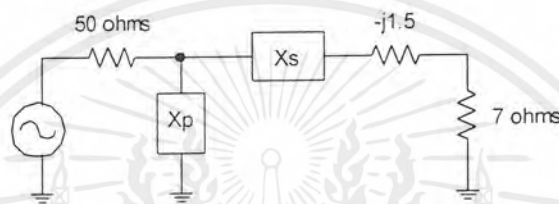
$$\Gamma_s = \frac{(s_{11} - \Delta\Gamma_l)^*}{(1 + s_{22}\Gamma_l)^*} = 0.757 \angle -184.71^\circ$$

$$Z_{in} = 0.14 + j0.030$$

$$Z_{in} = 7 + j1.5$$

$$Z_{out} = 100 - j70$$

Input Matching



$$Q = 2.47$$

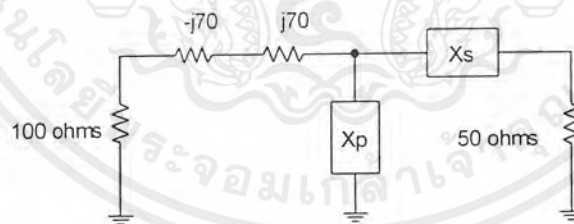
$$X_s = QR = 17.29$$

$$X_s = L = 21.36 \text{ nH}$$

$$X_p = R/Q = 20.24$$

$$X_p = C = 56.167 \text{ pF}$$

Output Matching



$$Q = 1$$

$$X_s = 50$$

$$X_p = C = 11.368 \text{ pF}$$

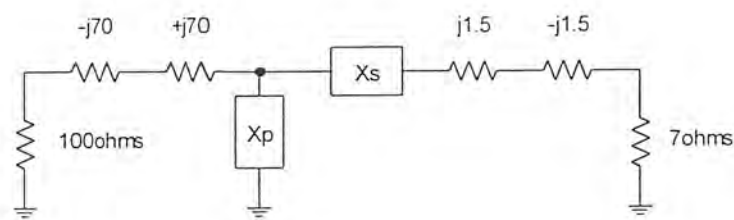
$$X_c = L = 79.57 \text{ nF}$$

$$X_p = 100 / 1 = 100$$

$$X_s = L = 56.841 \text{ nH}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Interstage Matching



$Q = 3.644$

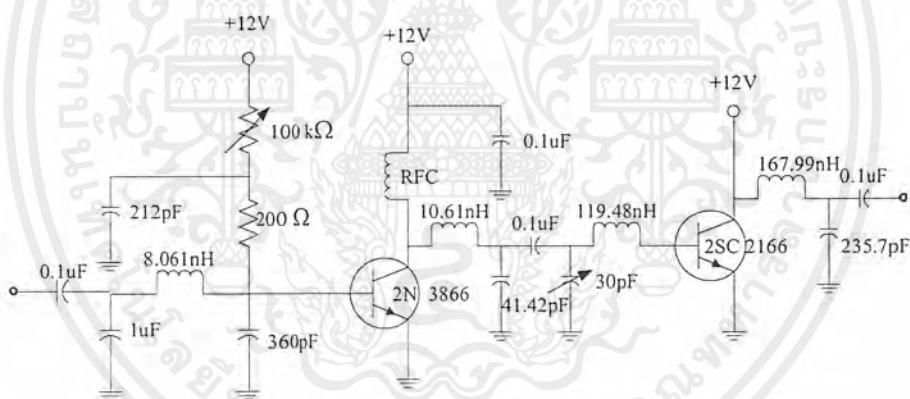
$X_s = 25.508$

$X_p = 27.44$

$X_p = C = 41.42 \text{ pF}$

$X_s = L = 30.7 \text{ nH}$

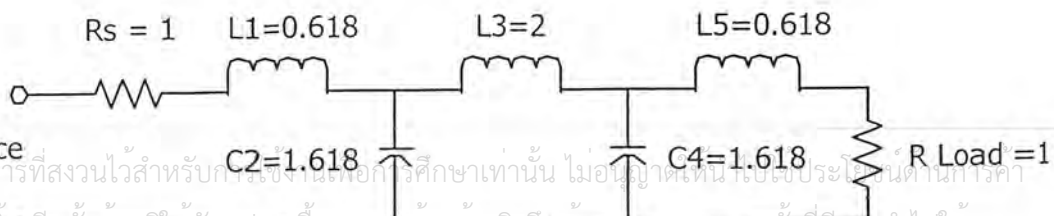
จะได้วงจรรวมดังนี้



รูปที่ 3.10 วงจรรวมของ RF Small Signal Amplifier

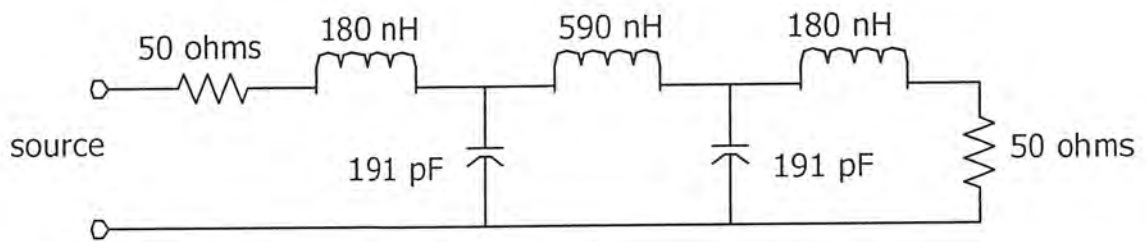
3.2.3 การออกแบบวงจรกรองความถี่ต่ำผ่าน 27 MHz (Low Pass Filter)

ในที่นี้จะเลือกใช้วงจรกรองความถี่แบบ Butterworth อันดับที่ 5 ชนิด Passive โดยใช้วงจรต้นแบบ (topology) ดังนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่โดยไม่ได้รับอนุญาต
ไม่ว่ากรณีใดๆ ทั้งสิ้น

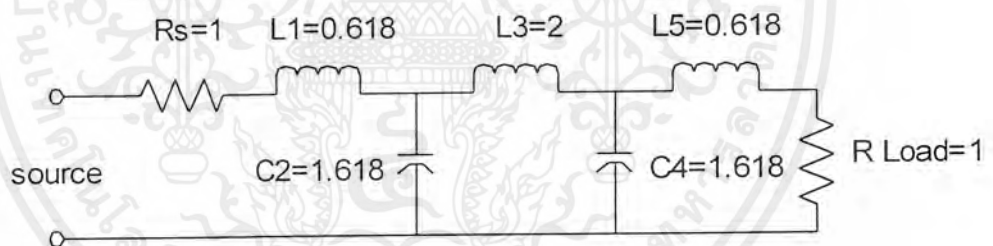
เมื่อทำการ Frequency Transformation และ Scaling แล้วจะได้วงจรดังนี้



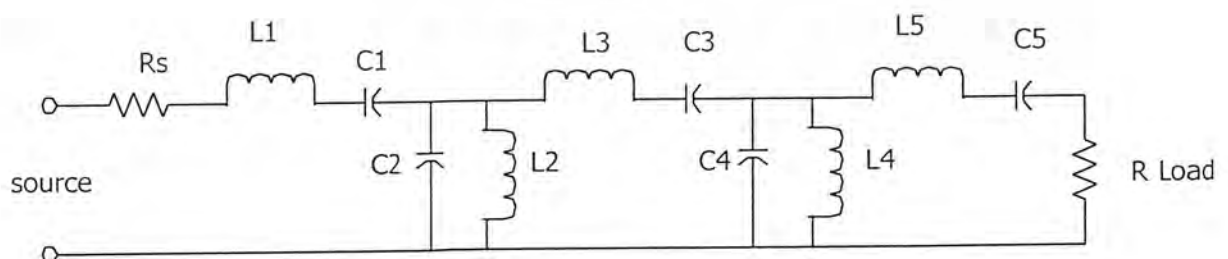
รูปที่ 3.11 วงจรกรองความถี่ต่ำผ่าน Butterworth fifth – order 27 MHz

3.2.4 วงจรกรองแถบความถี่ 27 MHz (Band Pass Filter)

จะใช้วงจรต้นแบบเหมือนกับวงจรกรองความถี่ต่ำผ่าน จากนั้นทำการ Frequency Transformation ได้วงจรดังรูป

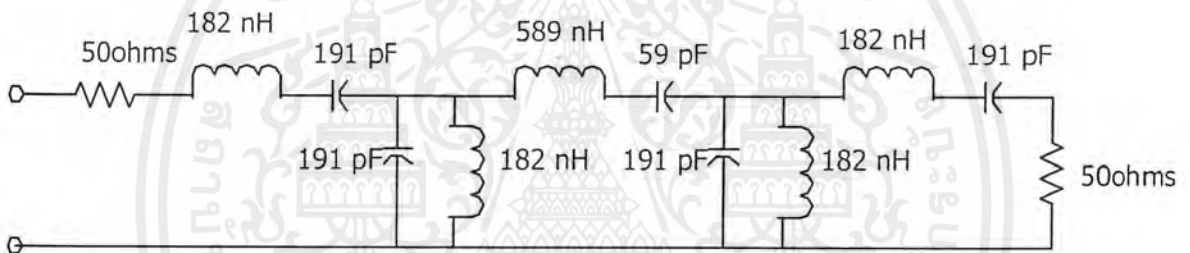
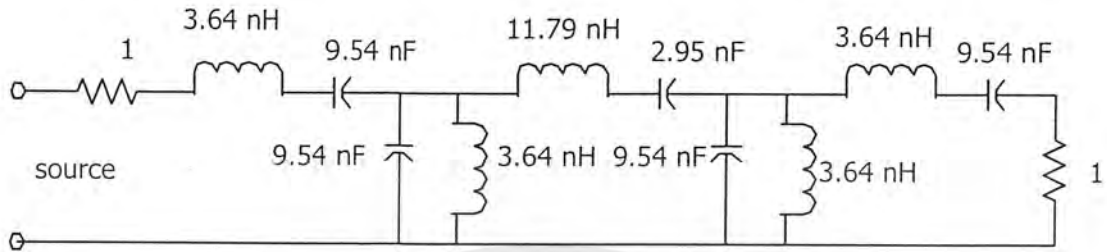


ทำการแปลงรูปแบบเป็นวงจร Band Pass Filter ซึ่งมีรูปแบบดังรูป



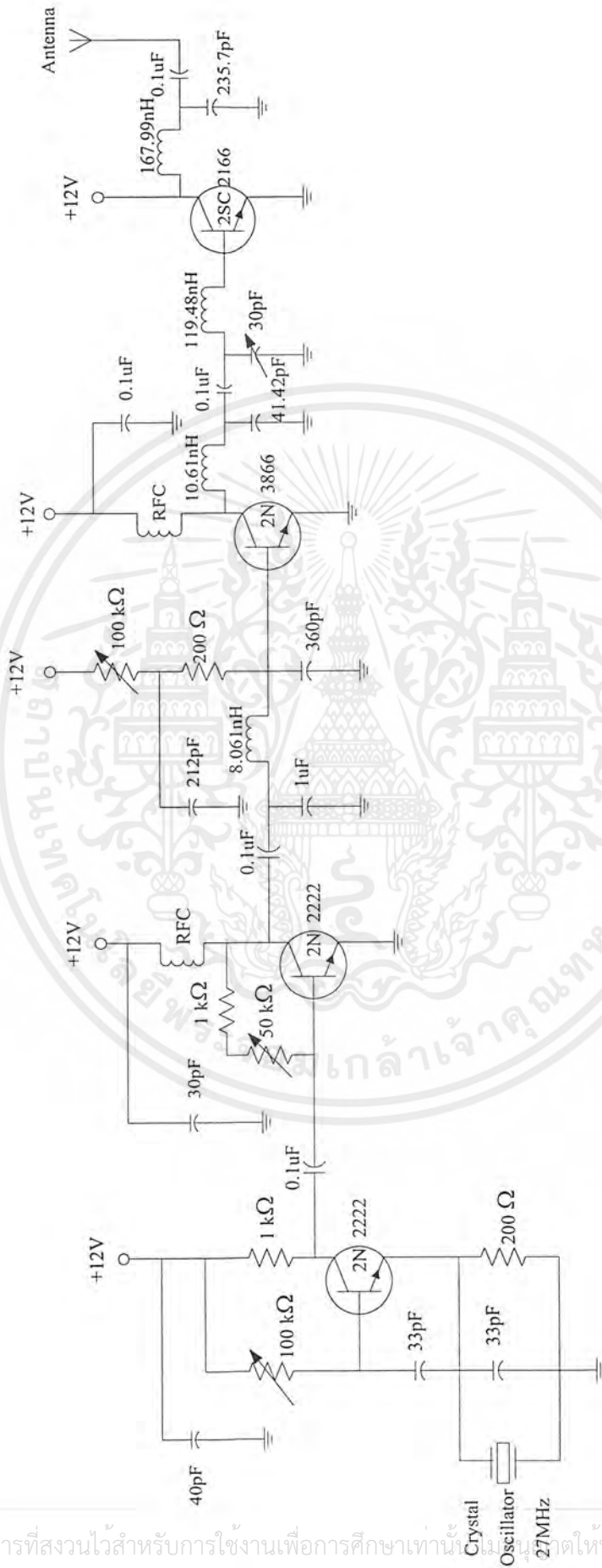
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อทำการ Frequency Transformation และ Scaling แล้วจะได้วงจร Band Pass Filter ที่สมบูรณ์
 ดังรูป



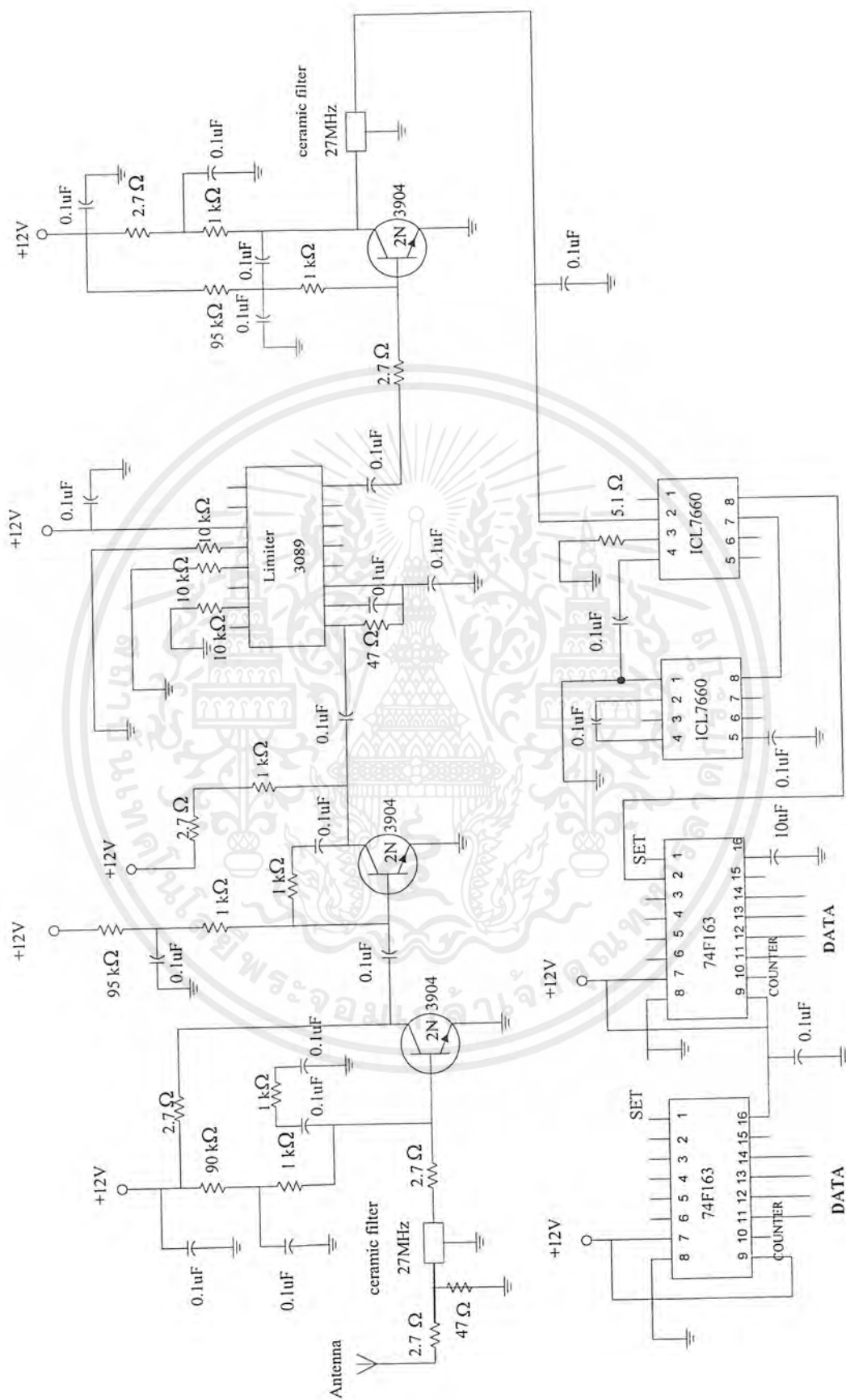
รูปที่ 3.12 วงจรกรองแถบความถี่ Butterworth fifth – order 27 MHz

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



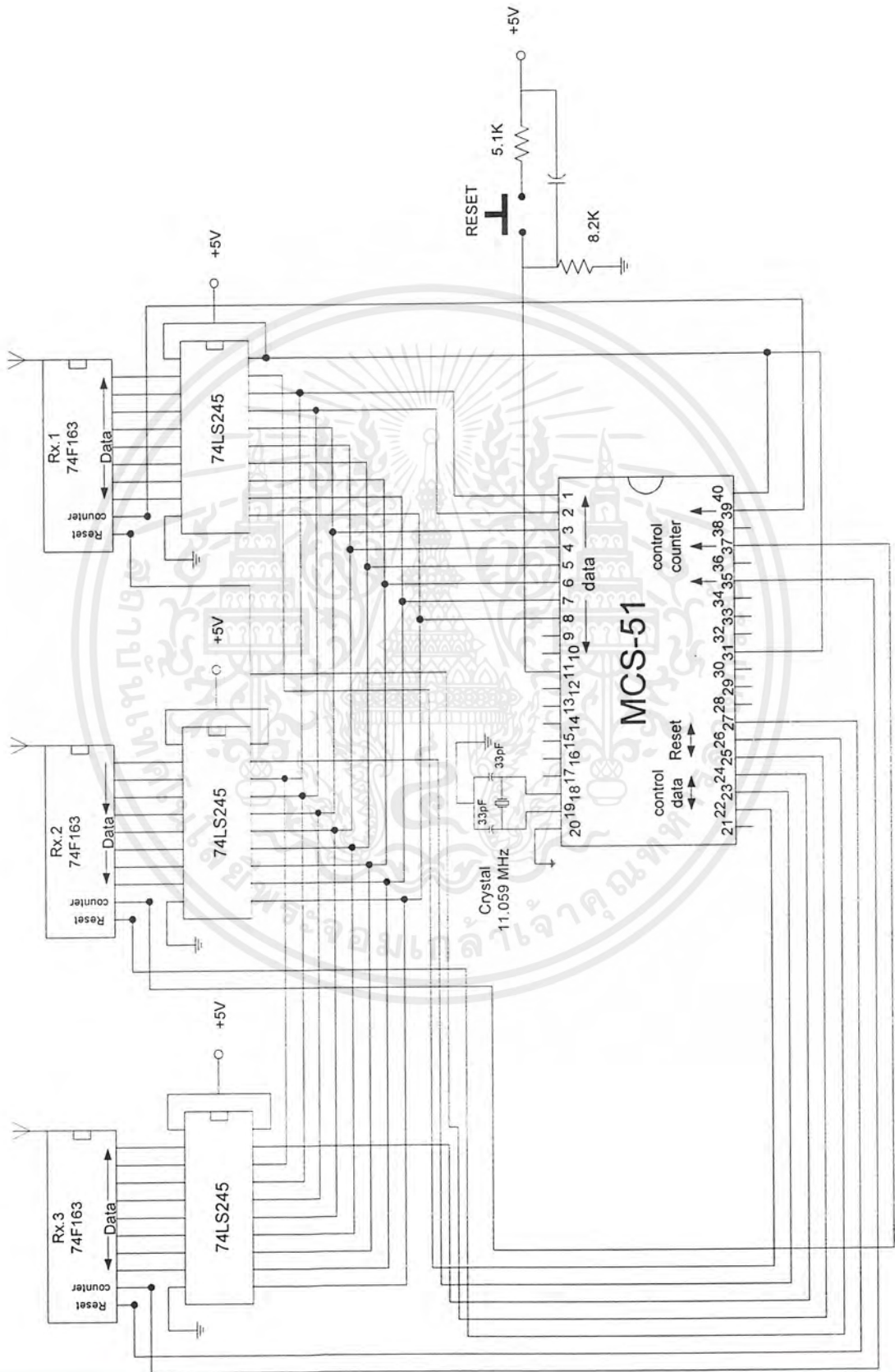
รูปที่ 3.13 แสดงวงจรรวมภาคส่งของเครื่องค้นหาเป้าหมาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่สามารถนำข้อมูลนี้ไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



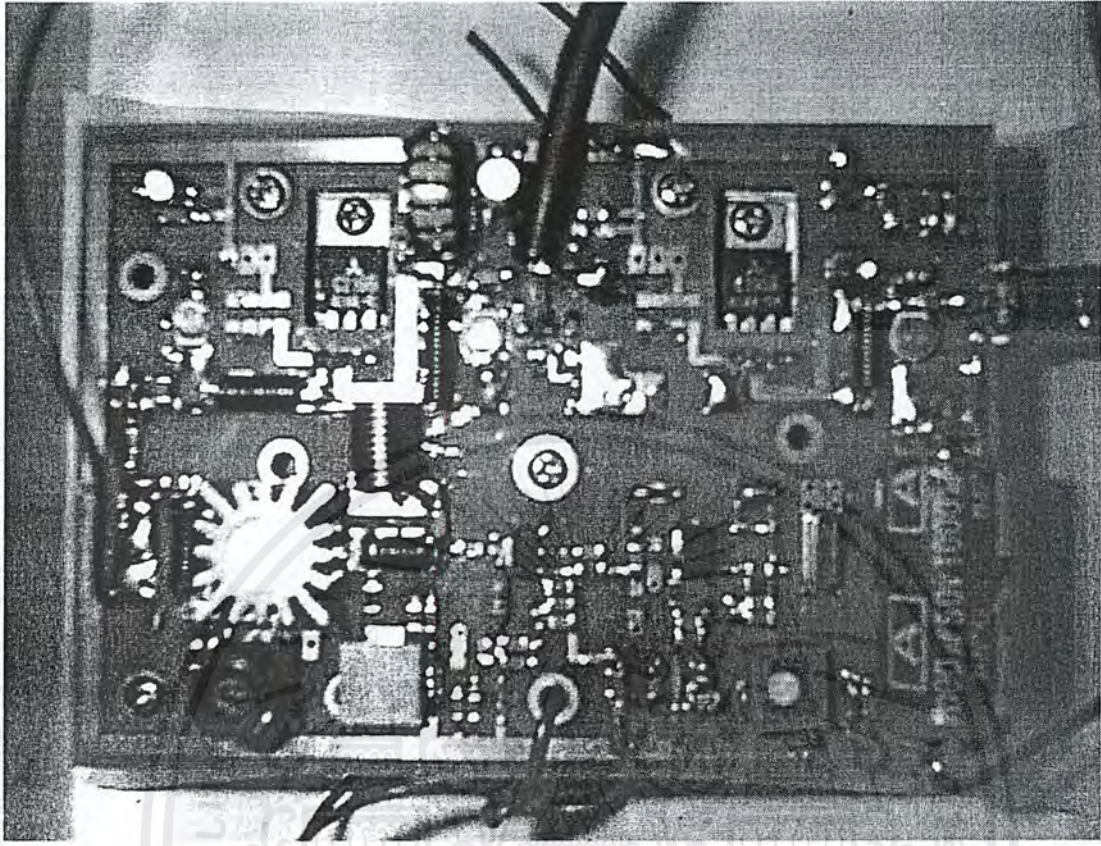
รูปที่ 3.14 แสดงวงจรรวมภาครับของเครื่องค้นหาเป้าหมาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



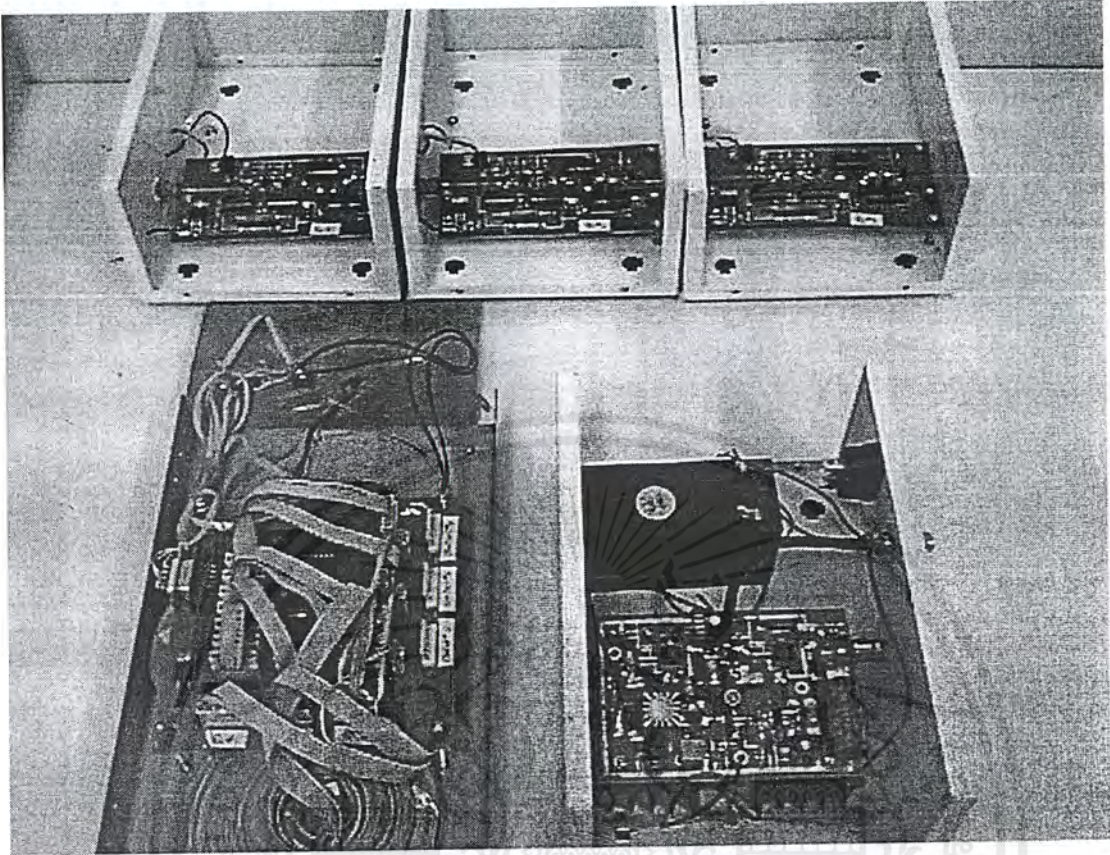
รูปที่ 3.15 แสดงวงจรรวมภาคแสดงผลของเครื่องค้นหาเป้าหมาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



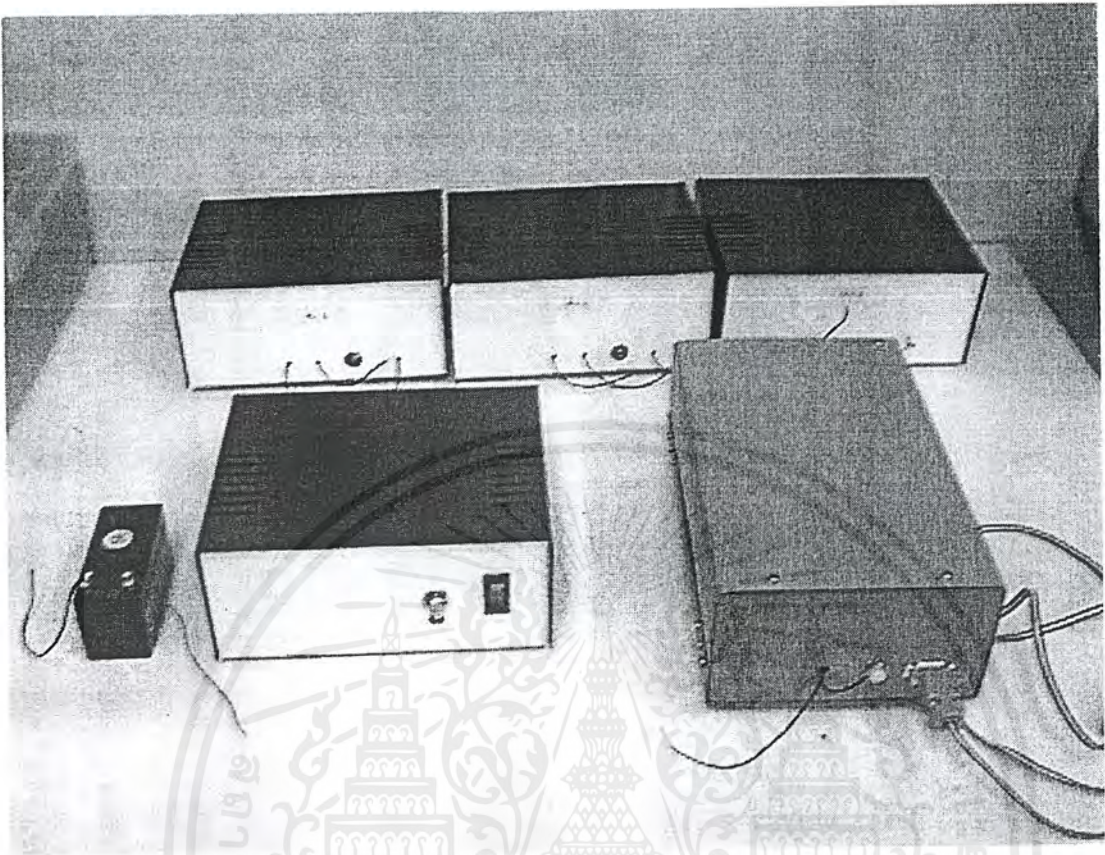
รูปที่ 3.16 วงจรภาคส่งที่ลงอุปกรณ์เรียบร้อยแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



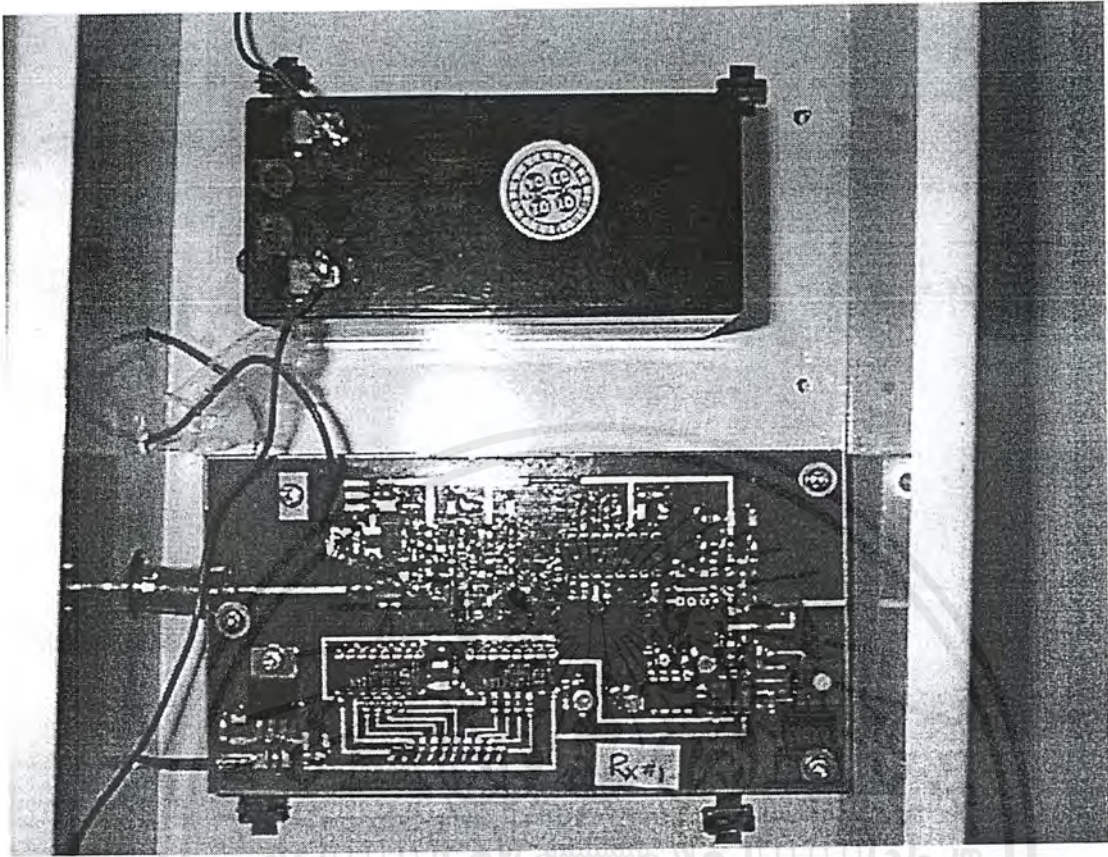
รูปที่ 3.17 ภาพรวมของวงจรทั้งหมดที่ส่งอุปกรณ์เรียบร้อยแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



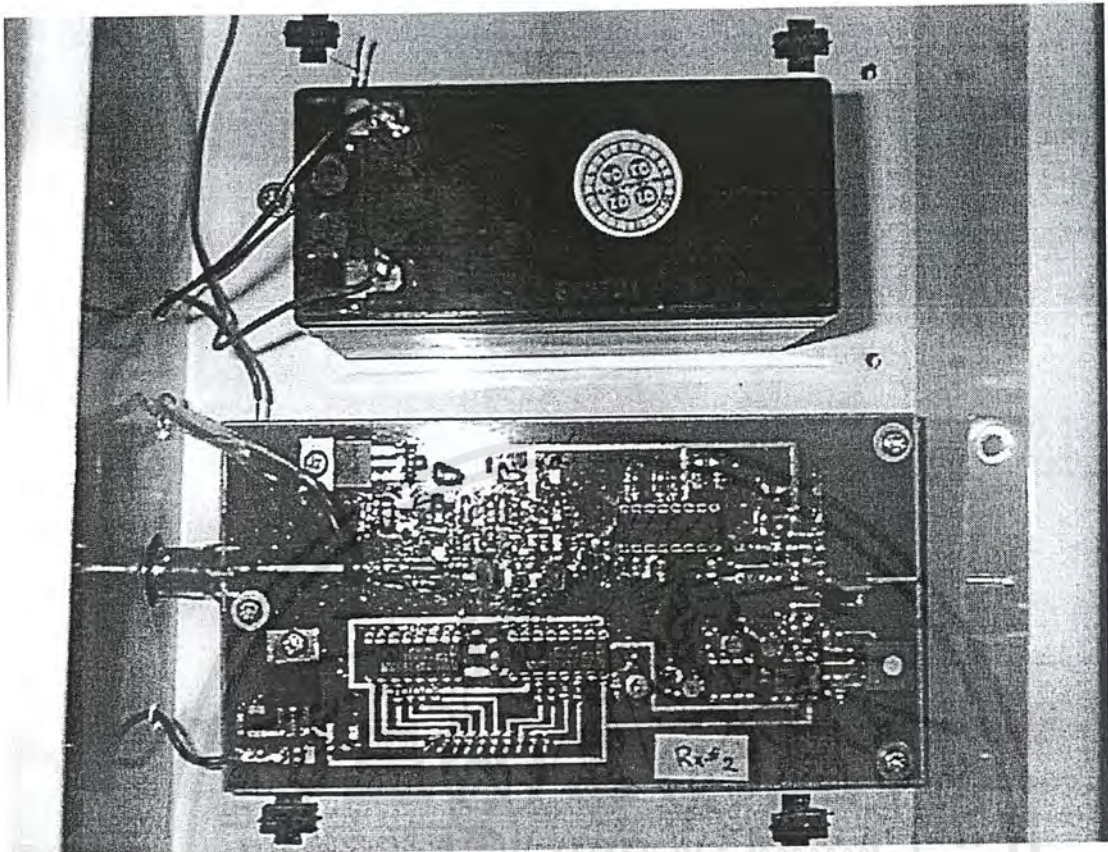
รูปที่ 3.18 ภาพของอุปกรณ์ทั้งหมดที่พร้อมใช้งานได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



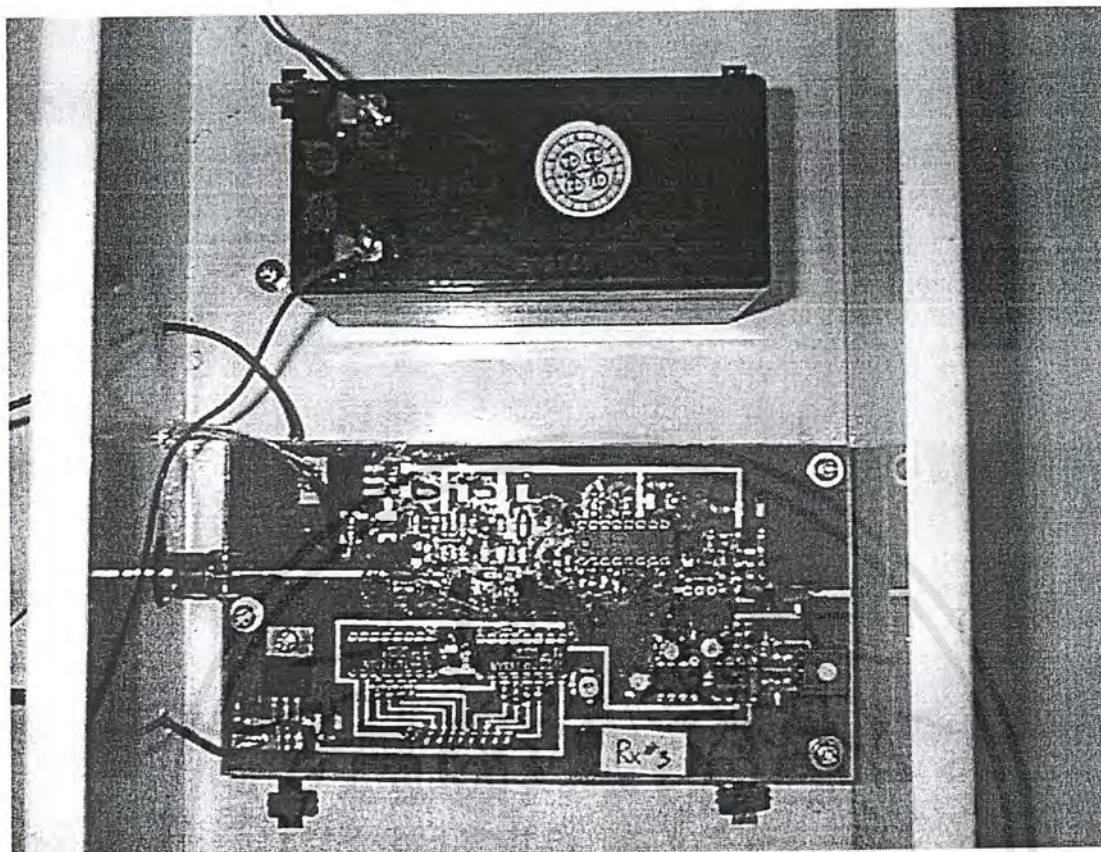
รูปที่ 3.19 เครื่องรับตัวที่ 1 ที่มีอุปกรณ์เรียบร้อยแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.20 เครื่องรับตัวที่ 2 ที่มีอุปกรณ์เรียบร้อยแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.21 เครื่องรับตัวที่ 3 ที่มีอุปกรณ์เรียบร้อยแล้ว

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

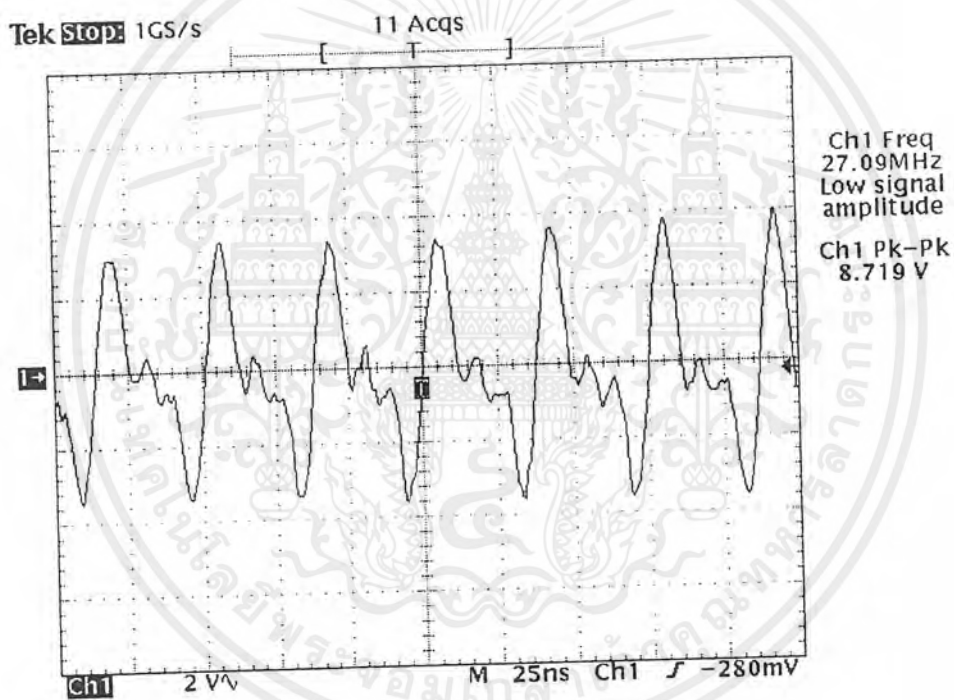
บทที่ 4

การทดลองและผลการทดลอง

ภาคส่งประกอบไปด้วยวงจรถยายกำลังซึ่งใช้ทรานซิสเตอร์จำนวน 4 ตัวดังนี้ 2N2222 จำนวน 2 ตัว 2N3866 และ 2SC2166 ส่วนภาครับนั้นจะประกอบไปด้วยวงจรถยายที่มีทรานซิสเตอร์ 2N3904 จำนวน 3 ตัว และก็ยังมียังวงจรที่ใช้ในการนับลูกคลื่นเพื่อเปรียบเทียบสัญญาณที่แตกต่างกัน ผลการทดลองมีดังนี้

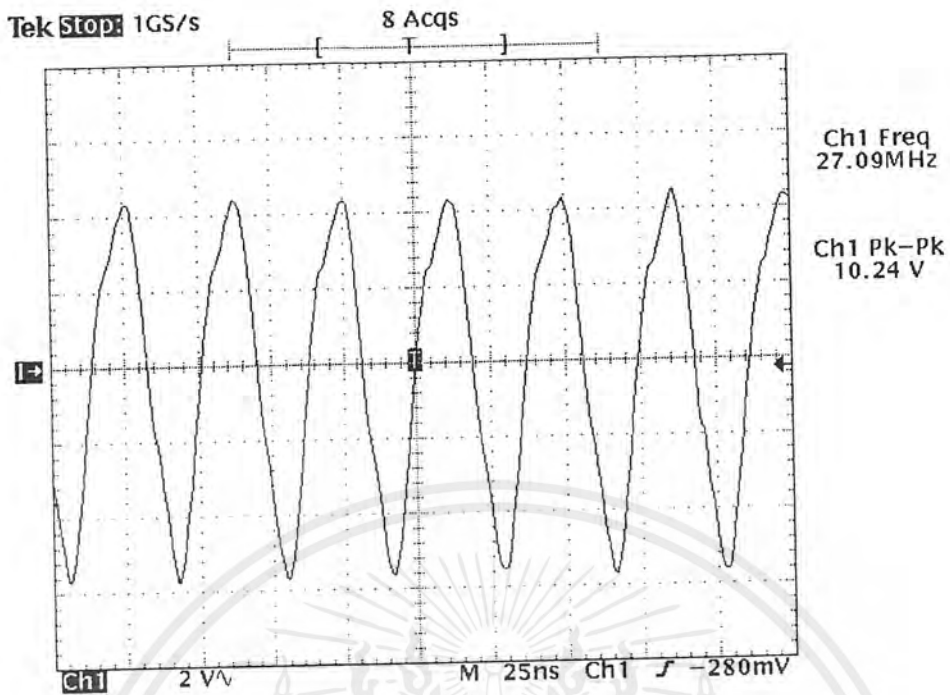
ภาคส่ง

เมื่อป้อนไฟเลี้ยง 12 V ให้กับภาคส่งจะได้สัญญาณที่ออกมาจากทรานซิสเตอร์ตัวแรกดังนี้

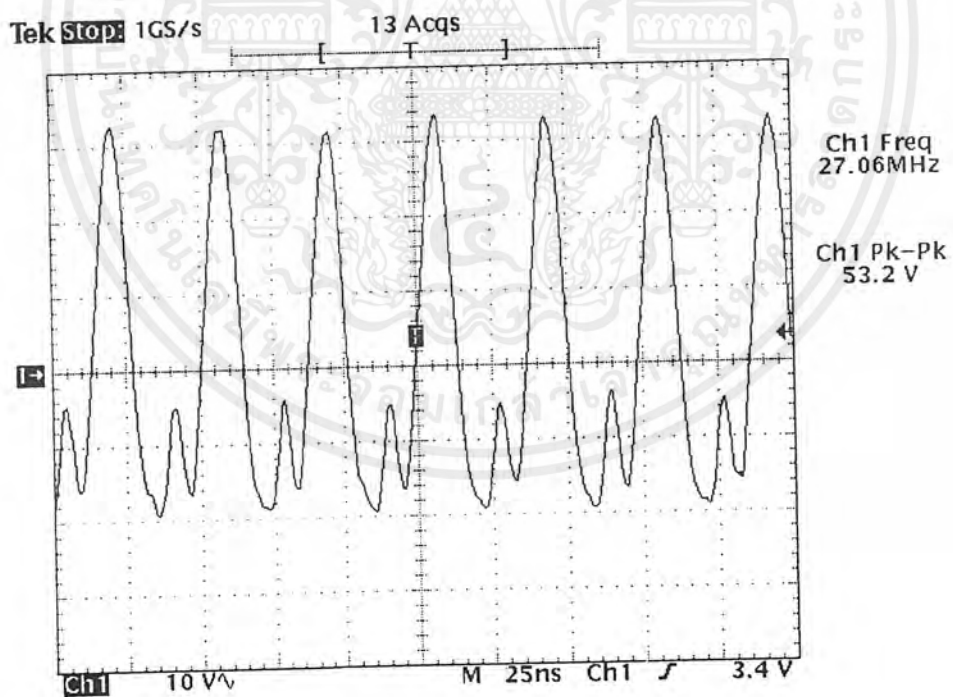


รูปที่ 4.1 แสดงสัญญาณไซน์ที่ถูกขยายของภาคส่งจากทรานซิสเตอร์ตัวแรกเบอร์ 2N2222

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

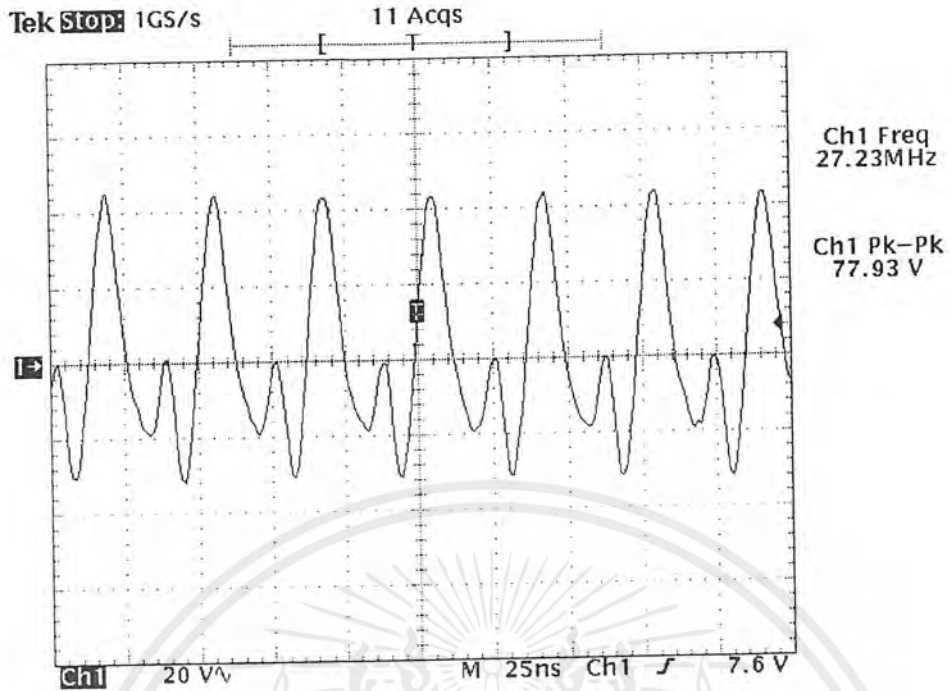


รูปที่ 4.2 แสดงสัญญาณไซน์ที่ถูกขยายจากทรานซิสเตอร์ตัวที่ 2 เบอร์ 2N2222



รูปที่ 4.3 แสดงสัญญาณที่ถูกขยายจากทรานซิสเตอร์เบอร์ 2N3866

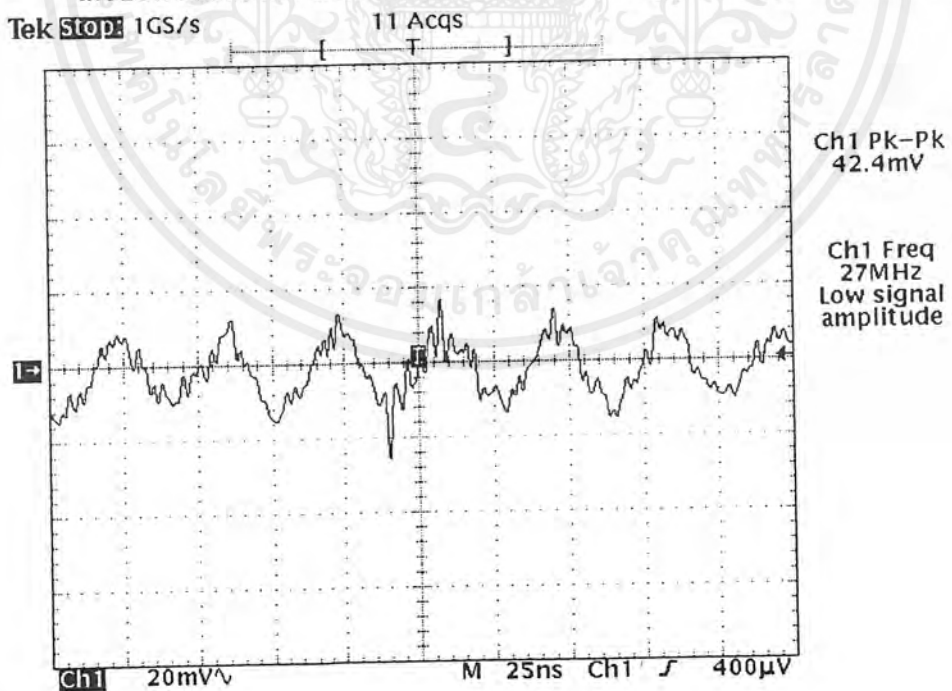
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.4 แสดงสัญญาณที่ถูกขยายก่อนส่งออกไปด้วยทรานซิสเตอร์เบอร์ 2SC2166

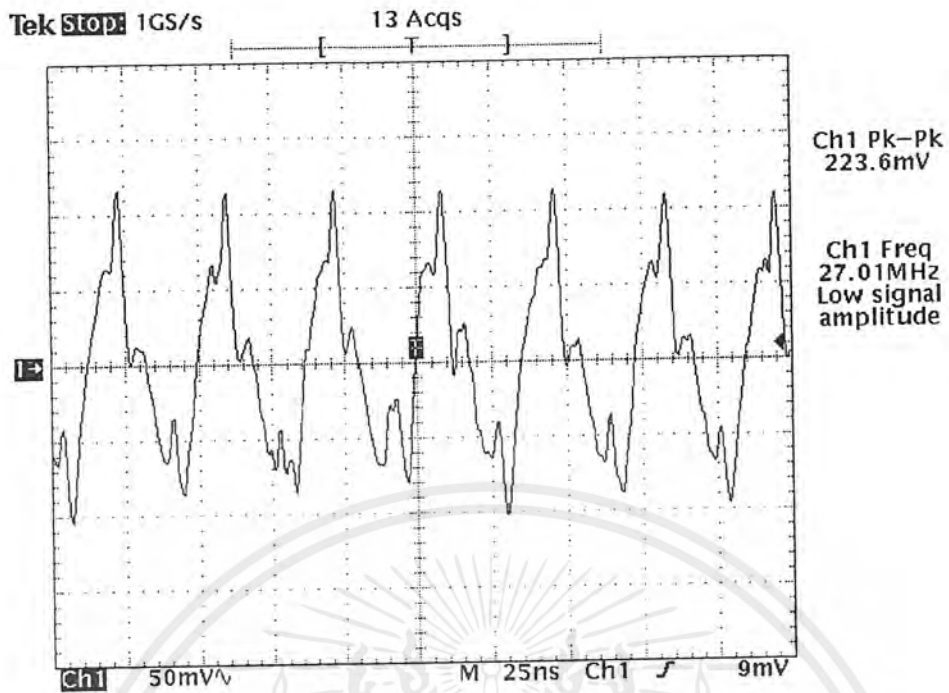
ภาครับ

เมื่อป้อนไฟเลี้ยง 15 V และส่งคลื่นจากภาคส่งมาจะมีสัญญาณปรากฏที่ภาครับเป็นดังนี้

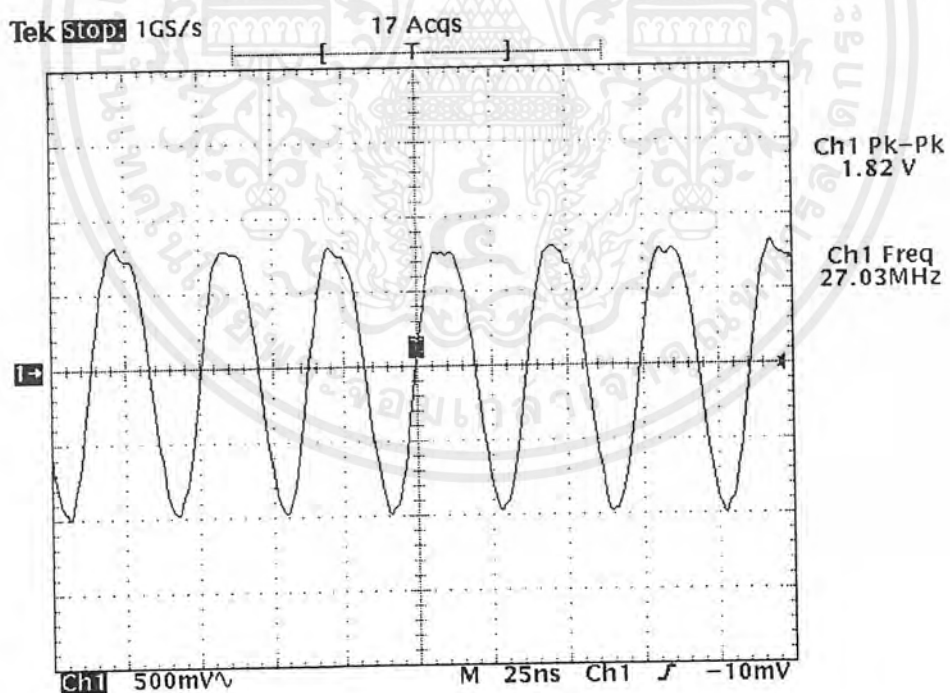


รูปที่ 4.5 แสดงสัญญาณที่รับได้จากภาคส่งก่อนที่จะเข้าวงจรขยายของภาครับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

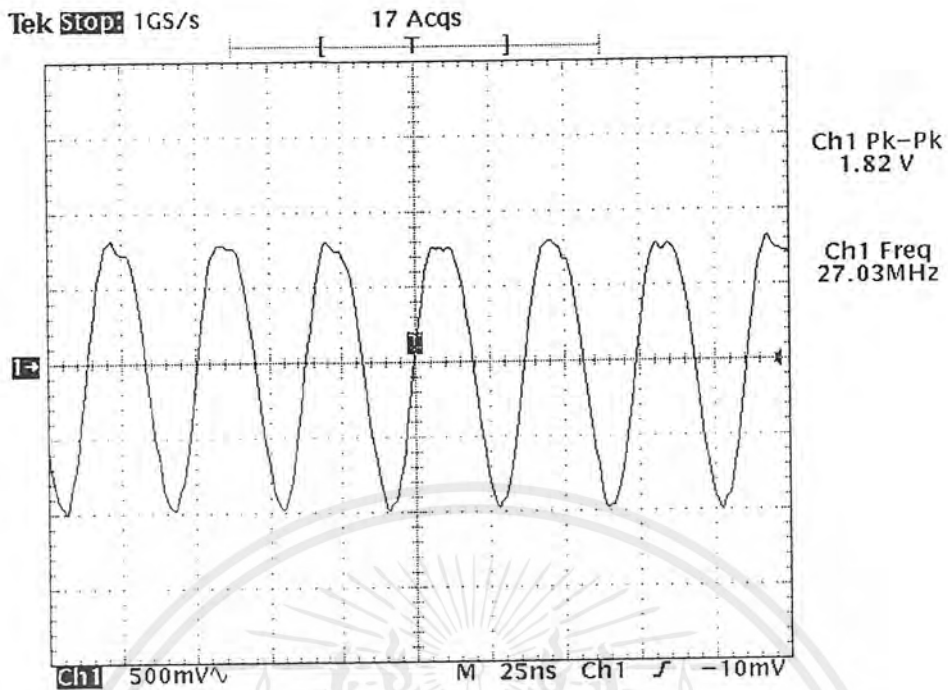


รูปที่ 4.6 สัญญาณที่ภาครับหลังจากผ่านวงจรขยายสัญญาณภาคที่ 1 โดยใช้ทรานซิสเตอร์เบอร์ 2N 3904

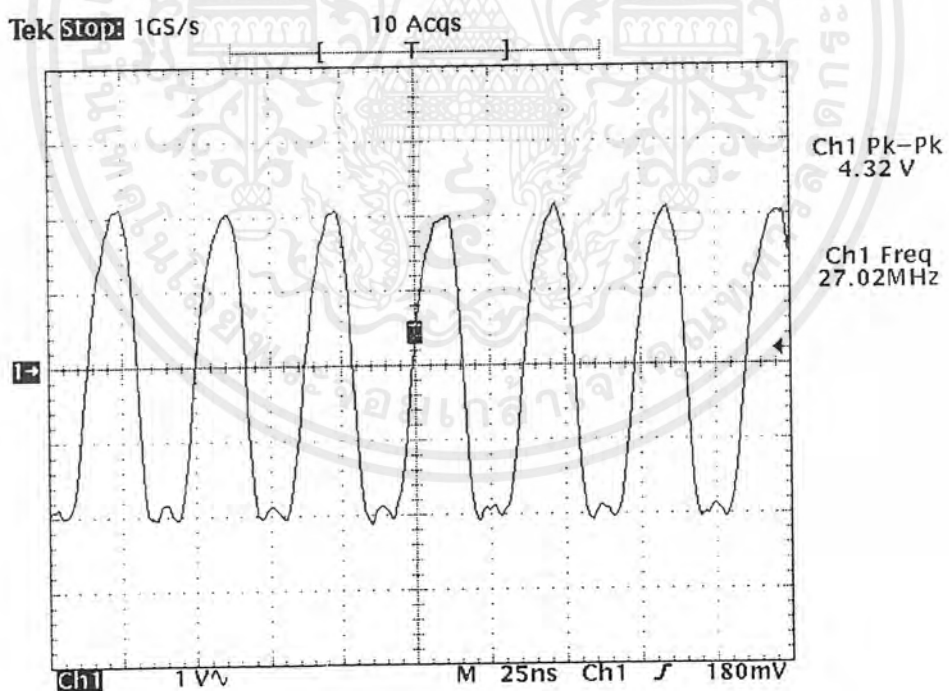


รูปที่ 4.7 สัญญาณที่ภาครับหลังจากผ่านวงจรขยายสัญญาณภาคที่ 2 โดยใช้ทรานซิสเตอร์เบอร์ 2N3904

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

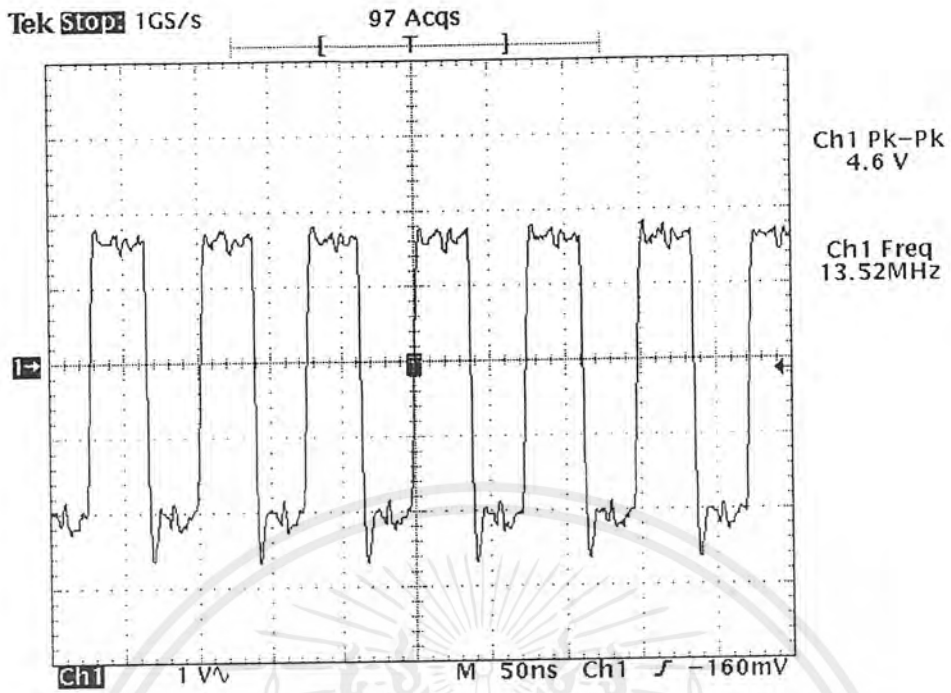


รูปที่ 4.8 สัญญาณที่ภาครับหลังจากผ่านวงจรขยายสัญญาณภาคที่ 3 โดยใช้ทรานซิสเตอร์เบอร์ 2N3904

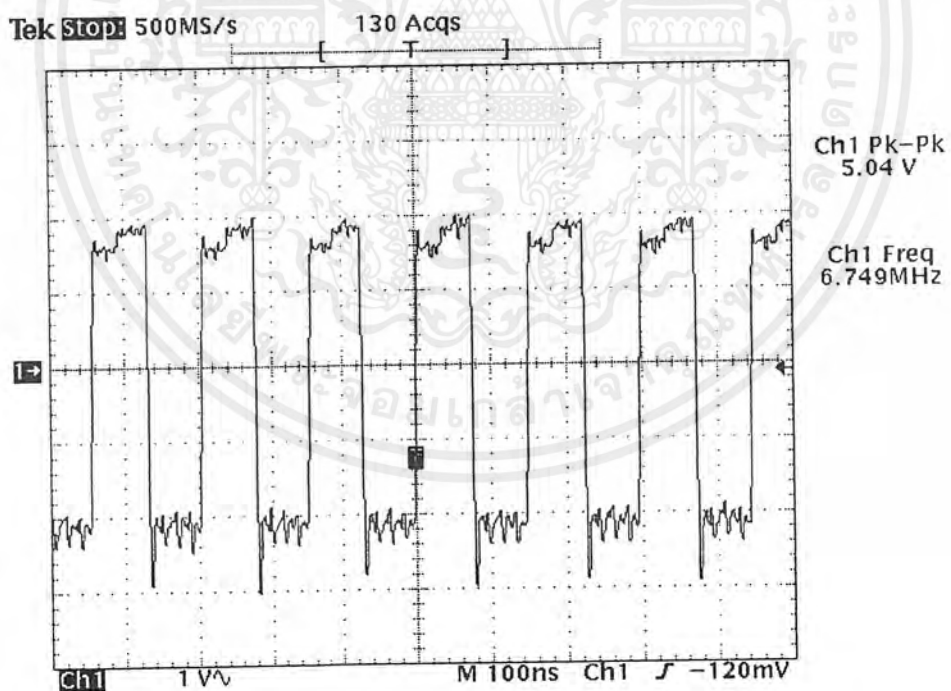


รูปที่ 4.9 แสดงสัญญาณที่ขา 7 ของ IC เบอร์ ICL 7660 ก่อนจะเข้าวงจรนับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

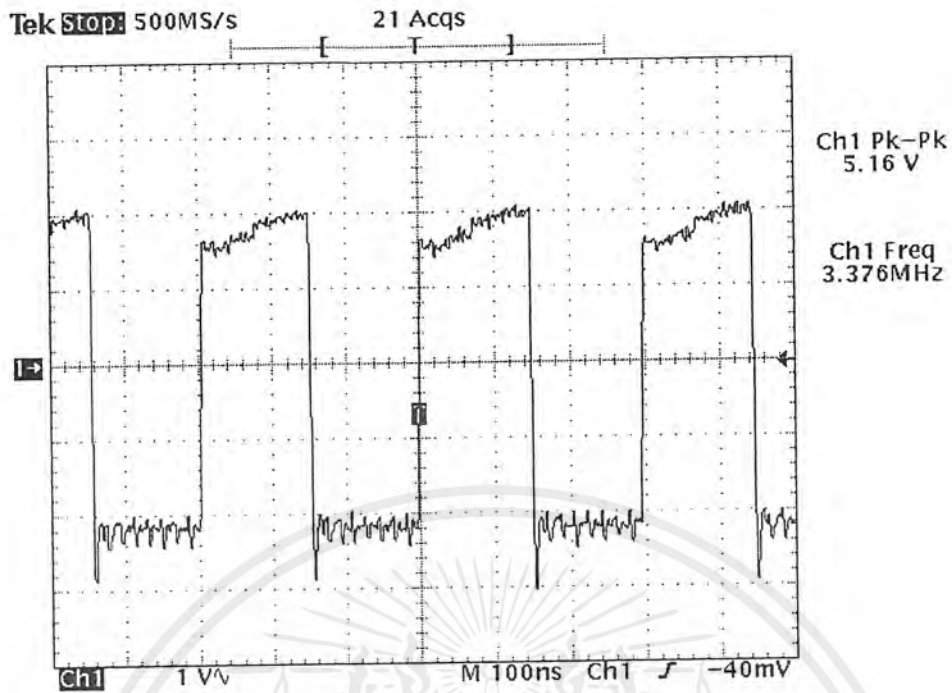


รูปที่ 4.10 แสดงสัญญาณจากขา 14 ของ IC เบอร์ 74F163 ตัวที่ 1 ซึ่งเป็นตัวนับบิตที่ 0

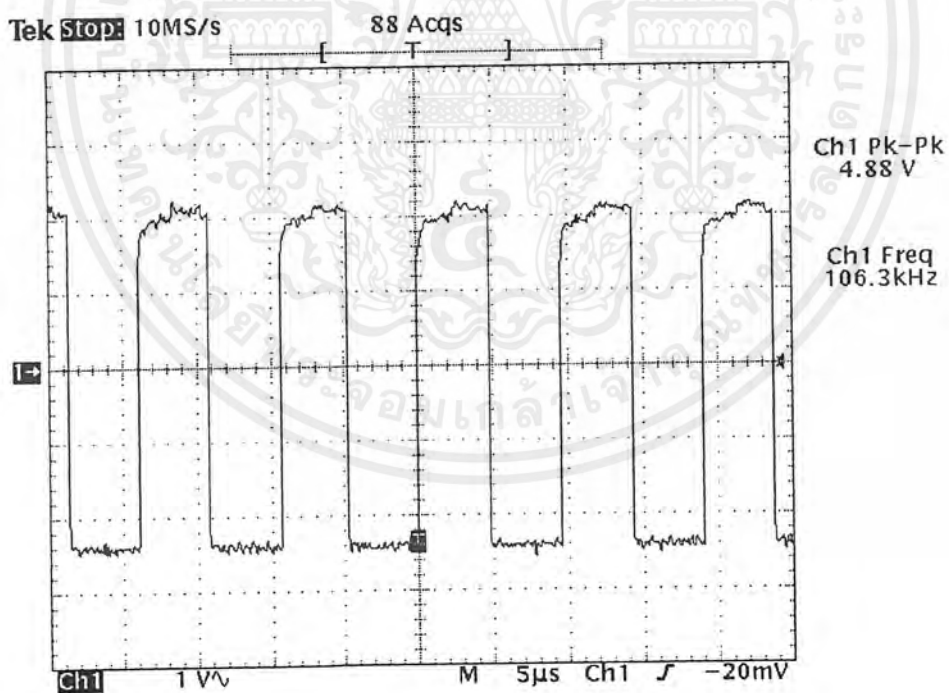


รูปที่ 4.11 แสดงสัญญาณจากขา 13 ของ IC เบอร์ 74F163 ตัวที่ 1 ซึ่งเป็นตัวนับบิตที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

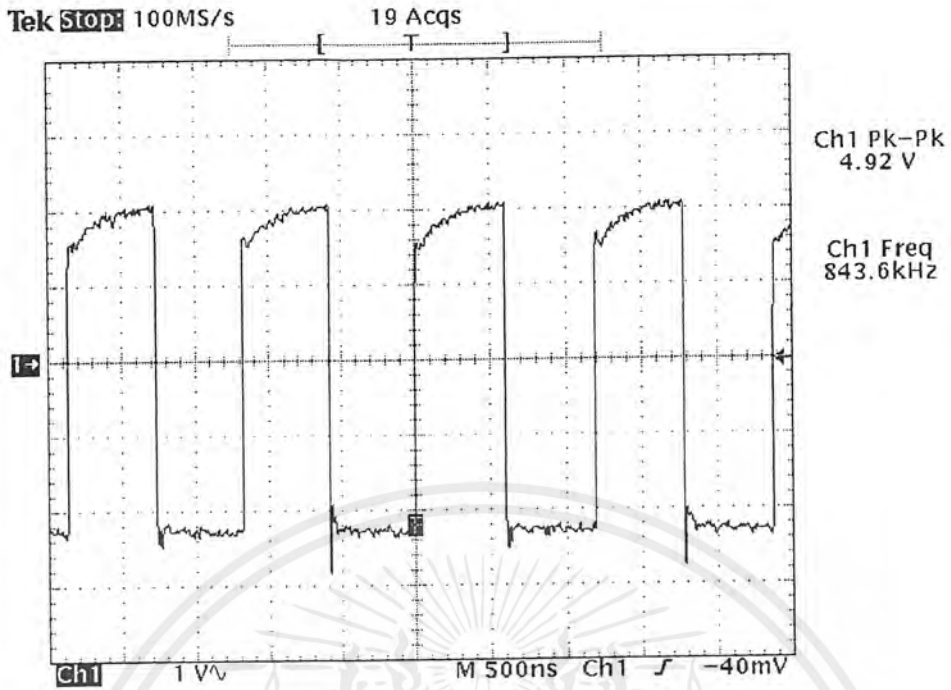


รูปที่ 4.12 แสดงสัญญาณจากขา 12 ของ IC เบอร์ 74F163 ตัวที่ 1 ซึ่งเป็นตัวนับบิตที่ 2

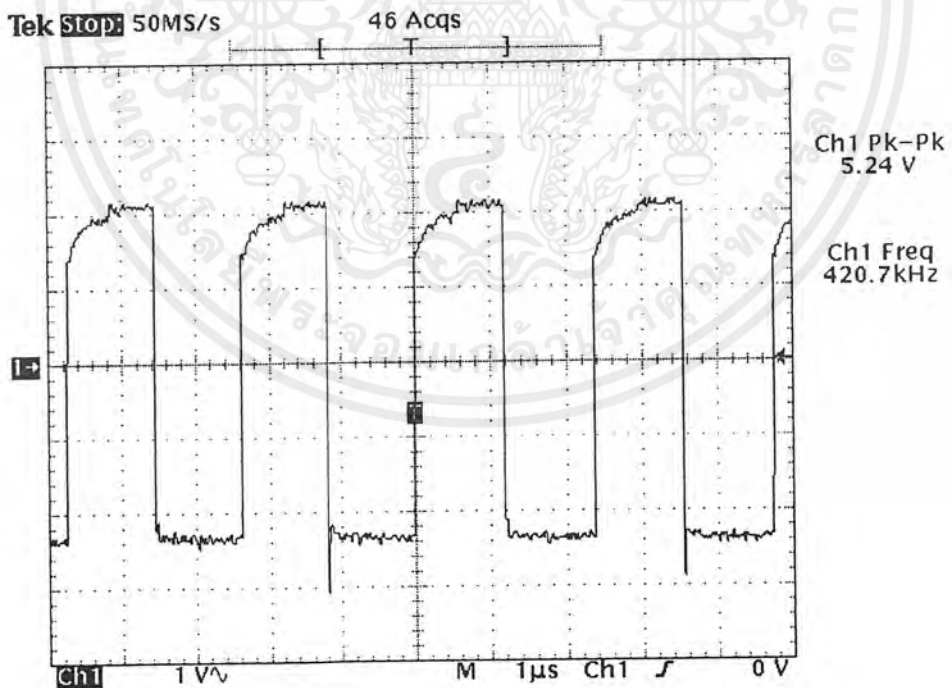


รูปที่ 4.13 แสดงสัญญาณจากขา 11 ของ IC เบอร์ 74F163 ตัวที่ 1 ซึ่งเป็นตัวนับบิตที่ 3

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

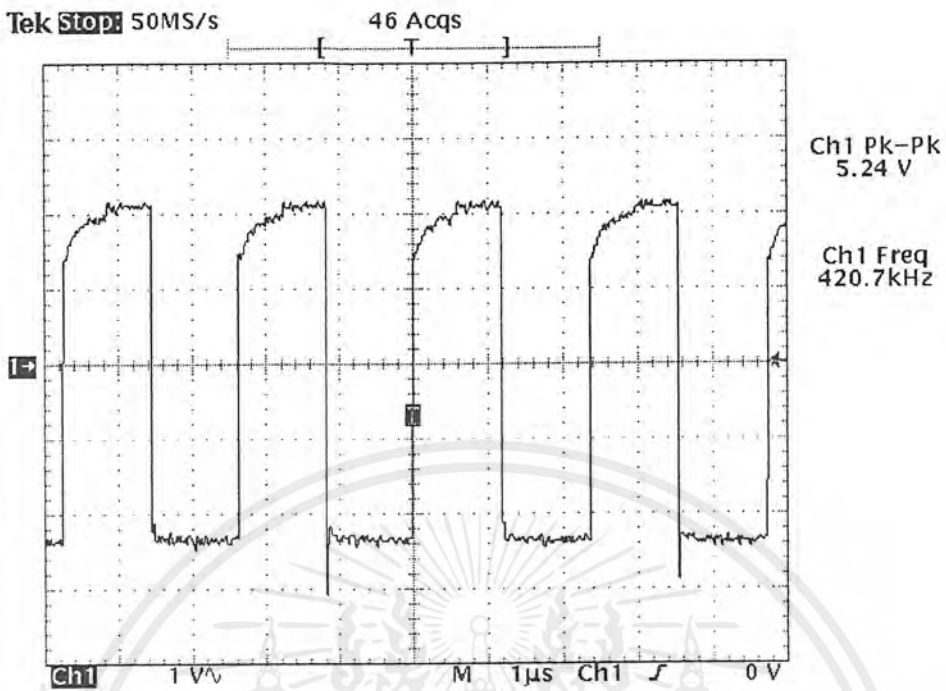


รูปที่ 4.14 แสดงสัญญาณจากขา 14 ของ IC เบอร์ 74F163ตัวที่2 ซึ่งเป็นตัวนับบิตที่ 4

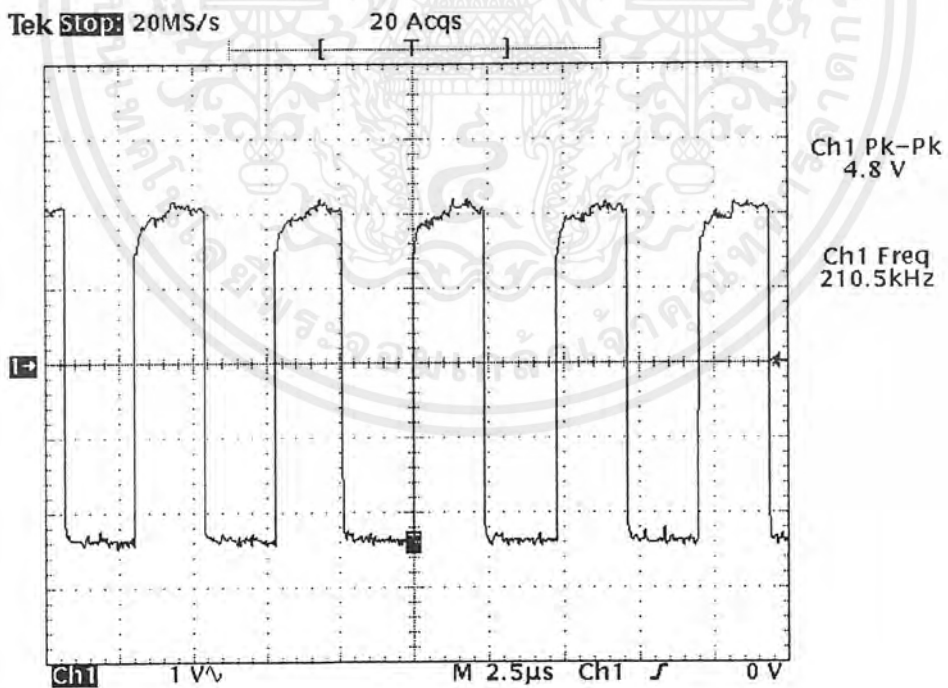


รูปที่ 4.15 แสดงสัญญาณจากขา 13ของ IC เบอร์ 74F163ตัวที่2 ซึ่งเป็นตัวนับบิตที่ 5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.16 แสดงสัญญาณจากขา 12 ของ IC เบอร์ 74F163 ตัวที่ 2 ซึ่งเป็นตัวนับบิตที่ 6



รูปที่ 4.17 แสดงสัญญาณจากขา 11 ของ IC เบอร์ 74F163 ตัวที่ 2 ซึ่งเป็นตัวนับบิตที่ 7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

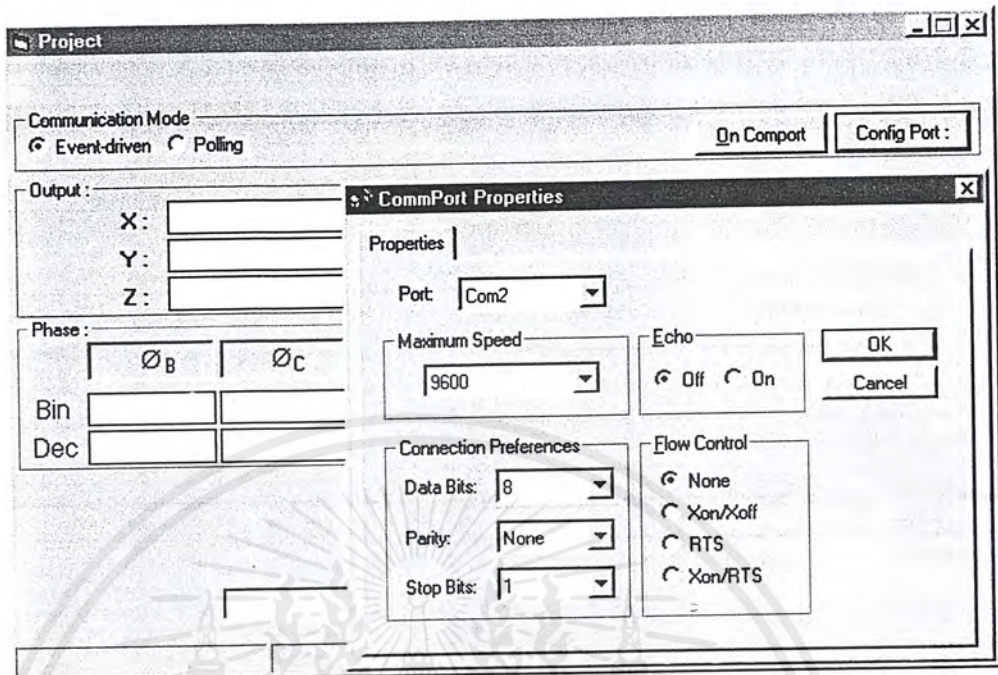
ภาคแสดงผล

ในโครงการนี้จะแสดงผลด้วยโปรแกรม Visual Basic โดยจะรับค่ามาจาก Microcontroller (MCS-51) ซึ่งจะส่งค่าเป็นเลขฐาน 2 (Binary) จำนวน 24 บิต ในจำนวน 24 บิตนี้จะมีข้อมูลอยู่ 3 ชุด ชุดละ 8 บิต(ไม่รวม start bit และ stop bit) เข้ามาและจะทำการแยกข้อมูลออกเป็น 3 ชุดจากนั้นก็ทำการแปลงเป็นตัวเลขฐาน 10 เพื่อนำไปคำนวณโดยโปรแกรม Visual Basic และจะแสดงผลเป็นตัวเลข 6 ตัวคือ ด้าน 3 ด้านและมุม 3 มุม การแสดงผลจะเป็นดังนี้

เมื่อยังไม่มีข้อมูลเข้ามาและยังไม่มีการตั้งค่าใดๆให้กับโปรแกรมจะแสดงหน้าต่างดังรูปที่ 4.18

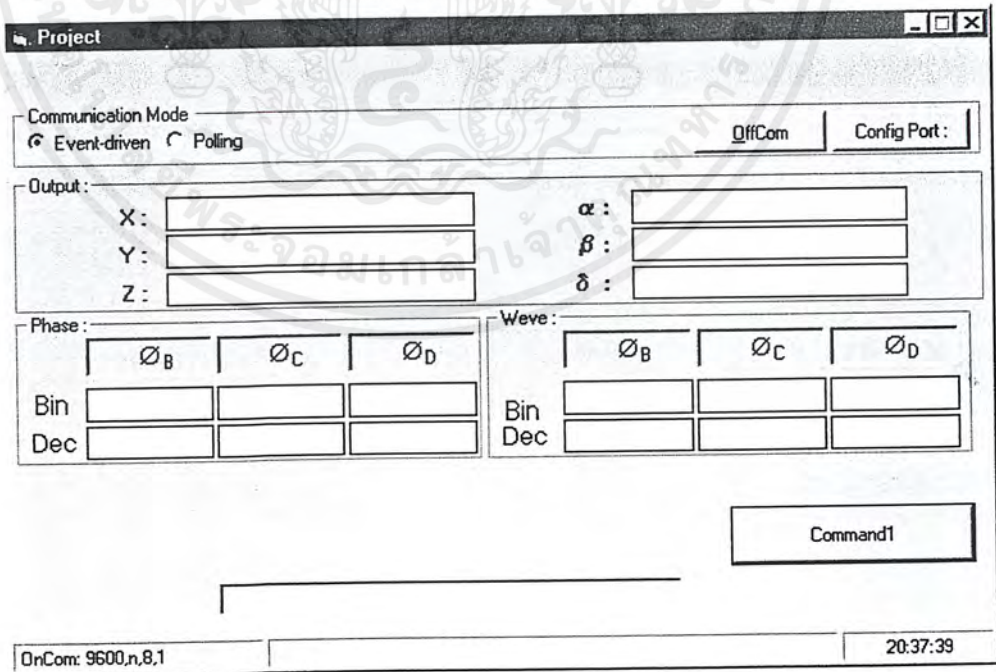
รูปที่ 4.18 แสดงรูปเมื่อยังไม่มีข้อมูลเข้ามาและยังไม่มีการตั้งค่าใดๆ

การตั้งค่าต่างๆในการรับค่าที่มาจาก Microcontroller นั้นให้ไปตั้งค่าที่ config Port ซึ่งค่าต่างๆเป็นดังรูปนี้



รูปที่ 4.19 การตั้งค่าต่างๆให้กับโปรแกรม Visual Basic

ต่อมาจะตั้งค่าให้โปรแกรมพร้อมที่จะรับค่าที่ส่งมาจาก Microcontroller โดยการ ตั้งไปที่ Off Comport และ Communication Mode ให้ตั้งไปที่ Event-driven ดังรูปที่ 4.20



รูปที่ 4.20 แสดงหน้าต่างที่พร้อมจะรับข้อมูลจาก Microcontroller

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อเปิดเครื่องส่งและเครื่องรับและกดปุ่ม Reset ของ Microcontroller แล้วค่าที่ได้จากการส่งข้อมูลเข้าไปในโปรแกรม Visual Basic หลังจากการคำนวณแล้วจะได้รูปที่โปรแกรมสามารถประมวลผลได้ และประมวลไม่ได้ดังรูปที่ 4.21 และรูปที่ 4.22 นี้

Project

Communication Mode
 Event-driven Polling OffCom Config Port :

Output :

X :	9.55420104936973	α :	124.640451140164
Y :	16.3032595283692	β :	20.7175519848605
Z :	26.2140036012613	δ :	34.0771008446965

Phase :

	\emptyset_B	\emptyset_C	\emptyset_D
Bin	01100100	10010110	10110100
Dec	100	150	180

Weve :

	\emptyset_B	\emptyset_C	\emptyset_D
Bin			
Dec			

Command1

011001001001011010110100

OnCom: 9600,n,8,1 20:37:39

รูปที่ 4.21 แสดงด้านและมุมของตำแหน่งวัตถุในโปรแกรม Visual Basic ที่สามารถประมวลผลได้

Project

Communication Mode
 Event-driven Polling

Output :

X :

Y :

Z :

Phase :

\emptyset_B

Bin 01100100

Dec 100

Continue End Debug Help

Command1

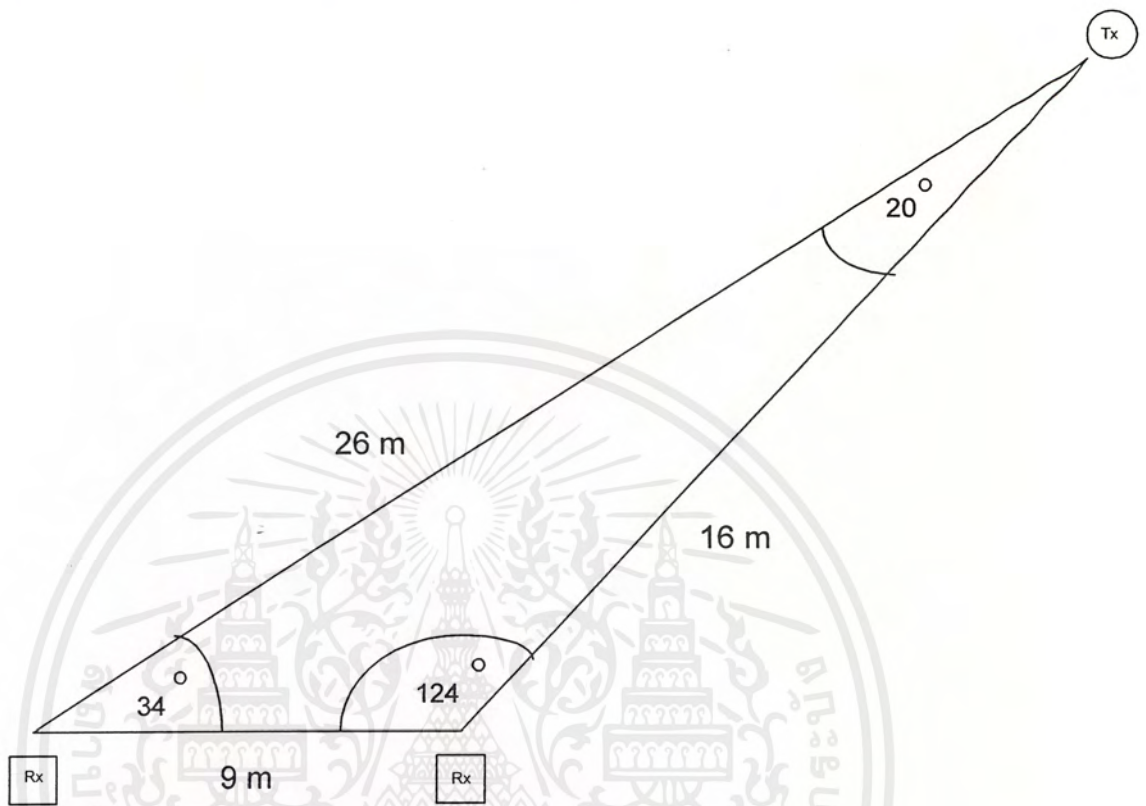
0110010010010110111100

18:21:13

รูปที่ 4.22 แสดงการที่โปรแกรมไม่สามารถประมวลผลได้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่แสดงตำแหน่งวัตถุเมื่อโปรแกรมสามารถประมวลผลได้จะเป็นดังนี้



รูปที่ 4.23 แสดงตำแหน่งของวัตถุ

ตำแหน่งของวัตถุจะอยู่ที่ Tx และเครื่องรับทั้ง 2 คือเครื่องรับ B และ เครื่องรับ D โดยจะแสดงระยะห่างเป็นเมตร และทิศทางเป็นองศา

บทที่ 5

บทวิจารณ์และบทสรุป

โครงการนี้ได้ศึกษาเกี่ยวกับการค้นหาเป้าหมายโดยการใช้คลื่นวิทยุความถี่ 27 เมกะเฮิร์ตซซึ่งภาคส่งนั้นจำเป็นจะต้องมีกำลังส่งสูงมาก เพื่อที่ภาครับนั้นจะได้แยกสัญญาณที่ส่งมาได้อย่างชัดเจน ทั้งนี้เนื่องจากส่วนของภาคส่งไม่ได้ทำการมอดูเลตสัญญาณข่าวสารมาเลย มีแต่คลื่นพาห์เพียงอย่างเดียว ซึ่งอาจจะทำให้มีคลื่นวิทยุที่มีความถี่เดียวกันมาปะปนอยู่ด้วย ในการทำงานนั้นจะมีเครื่องรับ 3 ตัวที่คอยรับสัญญาณจากเครื่องส่ง ซึ่งเครื่องรับทั้ง 3 ตัวนี้จะต้องอยู่ห่างกัน เพื่อที่จะรับสัญญาณได้ไม่พร้อมกัน จากนั้นจะนำความต่างกันของสัญญาณมาประมวลผลและคำนวณหาระยะทาง ทิศทางของเป้าหมายได้

ปัญหาที่พบในการทำงานคือ ความแตกต่างของสัญญาณมีน้อยมาก จึงทำให้ภาคประมวลผลทำงานผิดพลาดไป ซึ่งภาคประมวลผลนั้นทำงานไม่ทันเนื่องจากความเร็วของคลื่นวิทยุั้นเป็นความเร็วของแสง อีกทั้งยังมีข้อจำกัดในเรื่องสถานที่ในการทดลอง เพราะจะต้องใช้สถานที่ที่กว้างมากพอ และไม่มีสิ่งกีดขวางจึงจะได้ผลที่แม่นยำ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

โปรแกรมส่งผ่านข้อมูลจากภาครับเพื่อนำไปแสดงผล

..,START SET SERIAL SENDING

```

                                ORG          0000H
                                MOV          P1, #0FFH      ;P1=INPUT
                                MOV          PCON, #00H      ;SMOD=0
                                MOV          SCON, #50H     ;SERIAL (MODE1) , REN=1
                                MOV          TMOD, #20H     ;TIMER1 (MODE2)
                                MOV          TH1, #0FDH     ;9600 BAUD

; SWITCH DATA
                                SETB       P2.3           ;STOP DATA
                                SETB       P2.2           ;STOP DATA
                                SETB       P2.1           ;STOP DATA

; COUNTER RX123
                                CLR        P2.6           ;RESET COUNTER3
                                CLR        P2.5           ;RESET COUNTER2
                                CLR        P2.4           ;RESET COUNTER1
                                CLR        P0.0           ;DISCOUNTABLE
                                CLR        P0.2           ;DISCOUNTABLE
                                CLR        P0.4           ;DISCOUNTABLE
                                SETB       P2.6           ;RESET COUNTER3
                                SETB       P2.5           ;RESET COUNTER2
                                SETB       P2.4           ;RESET COUNTER1
                                SETB       P0.0           ;COUNT
                                NOP
                                SETB       P0.2           ;COUNT
                                NOP
                                SETB       P.4            ;COUNT
                                NOP
                                CLR        P0.0           ;DISCOUNTABLE
                                CLR        P0.2           ;DISCOUNTABLE
                                CLR        P0.4           ;DISCOUNTABLE

; RECEIVE DATA FROM RX1 AND TRANSMIT TO COM
                                CLR        P2.1           ;GET DATAFROM RX1TO51
                                SETB       P2.2           ;NO DATA AT51
                                SETB       P2.3           ;NO DATA AT51
                                SETB       TR1            ;START TIMER1
                                MOV        A, P1
                                DA
                                MOV        SBUF, A       ;DATA FROM P1
WAIT1:                          JNB      TI, WAIT1      ;DATA TO OUTPUT
                                CLR        TI            ;CLEAR FOR NEXT DATA

```

;RECEIVE DATA FROM RX2 AND TRANSMIT TO COM

```

                                SETB       P2.1           ;NO DATA AT51
                                CLR        P2.2           ;GET DATAFROM RX2TO51
                                SETB       P2.3           ;NO DATA AT51
                                SETB       TR1            ;START TIMER1
                                MOV        A, P1
                                DA
                                MOV        SBUF, A

```

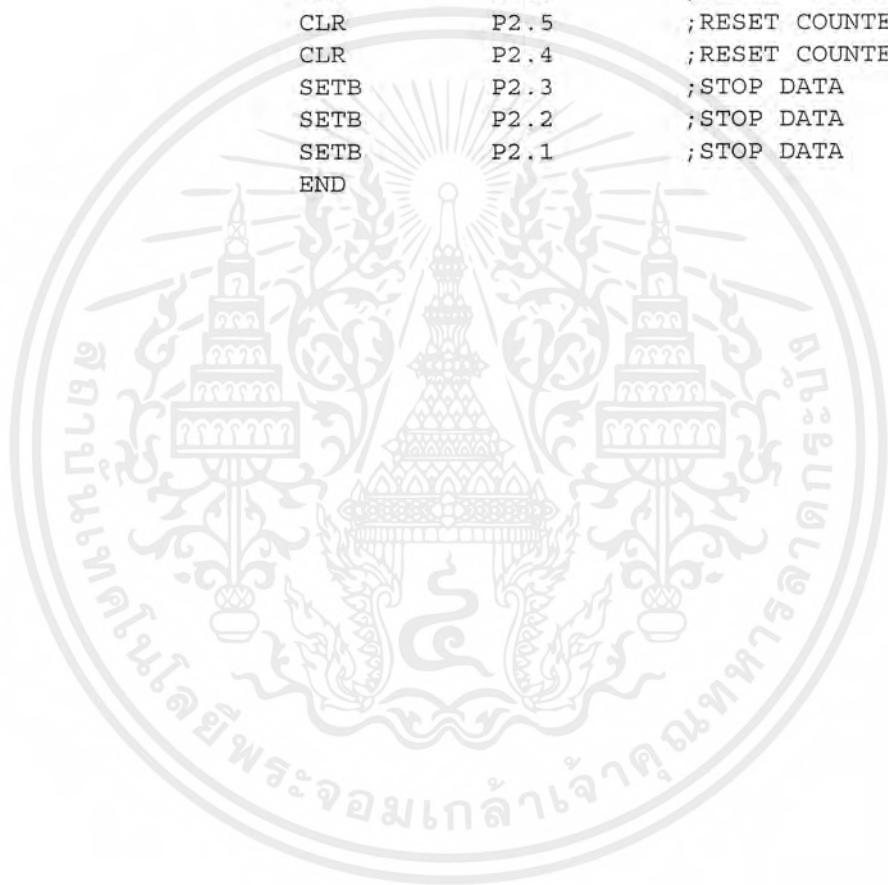
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

                                MOV          SBUF, A          ;DATA FROM P1
WAIT2:                          JNB          TI, WAIT2        ;DATA TO OUTPUT
                                CLR          TI              ;CLEAR FOR NEXT DATA
;RECEIVE DATA FROM RX3 AND TRANSMIT TO COM

                                SETB       P2.1           ;NO DATA AT51
                                SETB       P2.2           ;NO DATA AT51
                                CLR        P2.3           ;GET DATAFROM RX3TO51
                                SETB       TR1            ;START TIMER1
                                MOV        A, P1
                                DA         A
                                MOV        SBUF, A        ;DATA FROM P1
WAIT3:                          JNB          TI, WAIT3        ;DATA TO OUTPUT
                                CLR        TI            ;CLEAR FOR NEXT DATA
                                CLR        P2.6          ;RESET COUNTER3
                                CLR        P2.5          ;RESET COUNTER2
                                CLR        P2.4          ;RESET COUNTER1
                                SETB       P2.3          ;STOP DATA
                                SETB       P2.2          ;STOP DATA
                                SETB       P2.1          ;STOP DATA
                                END

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

CMOS Voltage Converters

The Intersil ICL7660 and ICL7660A are monolithic CMOS power supply circuits which offer unique performance advantages over previously available devices. The ICL7660 performs supply voltage conversions from positive to negative for an input range of +1.5V to +10.0V resulting in complementary output voltages of -1.5V to -10.0V and the ICL7660A does the same conversions with an input range of +1.5V to +12.0V resulting in complementary output voltages of -1.5V to -12.0V. Only 2 noncritical external capacitors are needed for the charge pump and charge reservoir functions. The ICL7660 and ICL7660A can also be connected to function as voltage doublers and will generate output voltages up to +18.6V with a +10V input.

Contained on the chip are a series DC supply regulator, RC oscillator, voltage level translator, and four output power MOS switches. A unique logic element senses the most negative voltage in the device and ensures that the output N-Channel switch source-substrate junctions are not forward biased. This assures latchup free operation.

The oscillator, when unloaded, oscillates at a nominal frequency of 10kHz for an input supply voltage of 5.0V. This frequency can be lowered by the addition of an external capacitor to the "OSC" terminal, or the oscillator may be overdriven by an external clock.

The "LV" terminal may be tied to GROUND to bypass the internal series regulator and improve low voltage (LV) operation. At medium to high voltages (+3.5V to +10.0V for the ICL7660 and +3.5V to +12.0V for the ICL7660A), the LV pin is left floating to prevent device latchup.

Ordering Information

PART NO.	TEMP. RANGE (°C)	PACKAGE	PKG. NO.
ICL7660CBA	0 to 70	8 Ld SOIC (N)	M8.15
ICL7660CBA-T	0 to 70	8 Ld SOIC (N) Tape and Reel	M8.15
ICL7660CPA	0 to 70	8 Ld PDIP	E8.3
ICL7660MTV†	0 to 70	8 Pin Metal Can	T8.C
ICL7660ACBA	0 to 70	8 Ld SOIC (N)	M8.15
ICL7660ACBA-T	0 to 70	8 Ld SOIC (N) Tape and Reel	M8.15
ICL7660ACPA	0 to 70	8 Ld PDIP	E8.3
ICL7660AIBA	-40 to 85	8 Ld SOIC (N)	M8.15
ICL7660AIBA-T	-40 to 85	8 Ld SOIC (N) Tape and Reel	M8.15
ICL7660AIPA	-40 to 85	8 Ld PDIP	E8.3

† Add /883B to part number if 883B processing is required.

Features

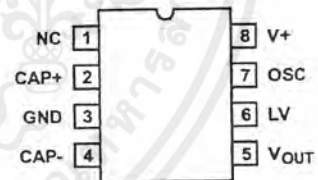
- Simple Conversion of +5V Logic Supply to ±5V Supplies
- Simple Voltage Multiplication ($V_{OUT} = (-) nV_{IN}$)
- Typical Open Circuit Voltage Conversion Efficiency 99.9%
- Typical Power Efficiency 98%
- Wide Operating Voltage Range
 - ICL7660 1.5V to 10.0V
 - ICL7660A 1.5V to 12.0V
- ICL7660A 100% Tested at 3V
- Easy to Use - Requires Only 2 External Non-Critical Passive Components
- No External Diode Over Full Temp. and Voltage Range

Applications

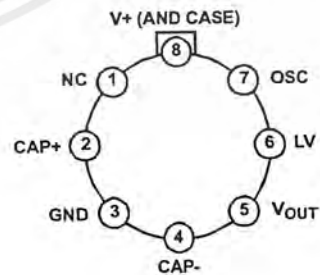
- On Board Negative Supply for Dynamic RAMs
- Localized μ Processor (8080 Type) Negative Supplies
- Inexpensive Negative Supplies
- Data Acquisition Systems

Pinouts

**ICL7660, ICL7660A (PDIP, SOIC)
TOP VIEW**



**ICL7660 (METAL CAN)
TOP VIEW**



ICL7660, ICL7660A

Absolute Maximum Ratings

Supply Voltage	
ICL7660	+10.5V
ICL7660A	+13.0V
LV and OSC Input Voltage	-0.3V to (V+ +0.3V) for V+ < 5.5V
(Note 2)	(V+ -5.5V) to (V+ +0.3V) for V+ > 5.5V
Current into LV (Note 2)	20μA for V+ > 3.5V
Output Short Duration (V _{SUPPLY} ≤ 5.5V)	Continuous

Thermal Information

Thermal Resistance (Typical, Note 1)	θ_{JA} (°C/W)	θ_{JC} (°C/W)
PDIP Package	150	N/A
SOIC Package	165	N/A
Metal Can Package (ICL7660 Only)	160	70
Maximum Storage Temperature Range	-65°C to 150°C	
Maximum Lead Temperature (Soldering, 10s)	300°C	
	(SOIC - Lead Tips Only)	

Operating Conditions

Temperature Range	
ICL7660M	-55°C to 125°C
ICL7660C, ICL7660AC	0°C to 70°C
ICL7660AI	-40°C to 85°C

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

NOTE:

- θ_{JA} is measured with the component mounted on an evaluation PC board in free air.

Electrical Specifications

ICL7660 and ICL7660A, V+ = 5V, T_A = 25°C, C_{OSC} = 0, Test Circuit Figure 11
Unless Otherwise Specified

PARAMETER	SYMBOL	TEST CONDITIONS	ICL7660			ICL7660A			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	
Supply Current	I+	R _L = ∞	-	170	500	-	80	165	μA
Supply Voltage Range - Lo	V _{L+}	MIN ≤ T _A ≤ MAX, R _L = 10kΩ, LV to GND	1.5	-	3.5	1.5	-	3.5	V
Supply Voltage Range - Hi	V _{H+}	MIN ≤ T _A ≤ MAX, R _L = 10kΩ, LV to Open	3.0	-	10.0	3	-	12	V
Output Source Resistance	R _{OUT}	I _{OUT} = 20mA, T _A = 25°C	-	55	100	-	60	100	Ω
		I _{OUT} = 20mA, 0°C ≤ T _A ≤ 70°C	-	-	120	-	-	120	Ω
		I _{OUT} = 20mA, -55°C ≤ T _A ≤ 125°C	-	-	150	-	-	-	Ω
		I _{OUT} = 20mA, -40°C ≤ T _A ≤ 85°C	-	-	-	-	-	120	Ω
		V+ = 2V, I _{OUT} = 3mA, LV to GND 0°C ≤ T _A ≤ 70°C	-	-	300	-	-	300	Ω
		V+ = 2V, I _{OUT} = 3mA, LV to GND, -55°C ≤ T _A ≤ 125°C	-	-	400	-	-	-	Ω
Oscillator Frequency	f _{OSC}		-	10	-	-	10	-	kHz
Power Efficiency	P _{EF}	R _L = 5kΩ	95	98	-	96	98	-	%
Voltage Conversion Efficiency	V _{OUT EF}	R _L = ∞	97	99.9	-	99	99.9	-	%
Oscillator Impedance	Z _{OSC}	V+ = 2V	-	1.0	-	-	1	-	MΩ
		V = 5V	-	100	-	-	-	-	kΩ
ICL7660A, V+ = 3V, T_A = 25°C, OSC = Free running, Test Circuit Figure 11, Unless Otherwise Specified									
Supply Current (Note 3)	I+	V+ = 3V, R _L = ∞, 25°C	-	-	-	-	26	100	μA
		0°C < T _A < 70°C	-	-	-	-	-	125	μA
		-40°C < T _A < 85°C	-	-	-	-	-	125	μA
Output Source Resistance	R _{OUT}	V+ = 3V, I _{OUT} = 10mA	-	-	-	-	97	150	Ω
		0°C < T _A < 70°C	-	-	-	-	-	200	Ω
		-40°C < T _A < 85°C	-	-	-	-	-	200	Ω
Oscillator Frequency (Note 3)	f _{OSC}	V+ = 3V (same as 5V conditions)	-	-	-	5.0	8	-	kHz
		0°C < T _A < 70°C	-	-	-	3.0	-	-	kHz
		-40°C < T _A < 85°C	-	-	-	3.0	-	-	kHz

ICL7660, ICL7660A

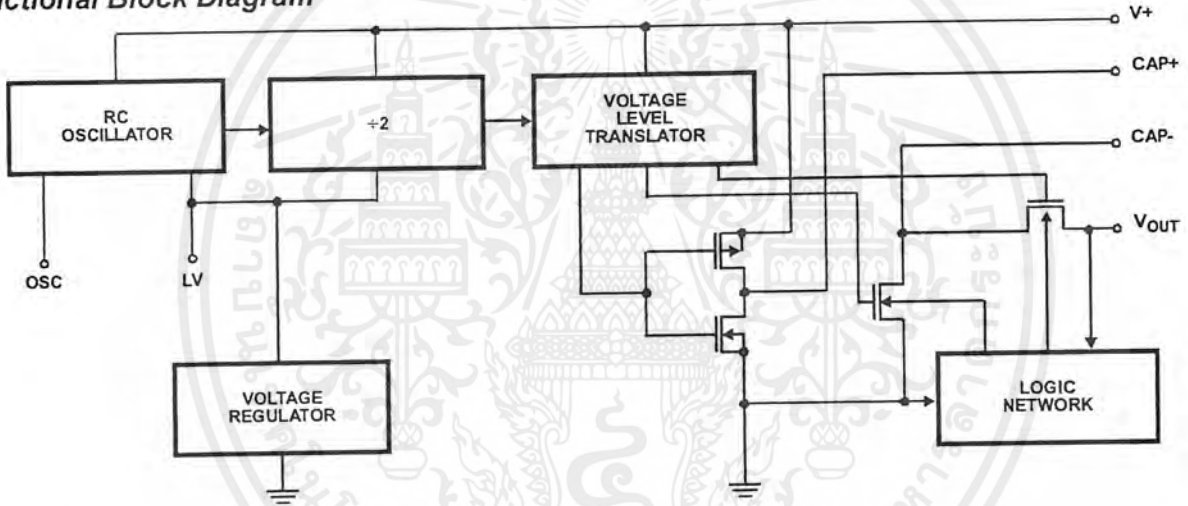
Electrical Specifications ICL7660 and ICL7660A, $V_+ = 5V$, $T_A = 25^\circ C$, $C_{OSC} = 0$, Test Circuit Figure 11
Unless Otherwise Specified (Continued)

PARAMETER	SYMBOL	TEST CONDITIONS	ICL7660			ICL7660A			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	
Voltage Conversion Efficiency	V_{OUTEFF}	$V_+ = 3V, R_L = \infty$	-	-	-	99	-	-	%
		$T_{MIN} < T_A < T_{MAX}$	-	-	-	99	-	-	%
Power Efficiency	P_{EFF}	$V_+ = 3V, R_L = 5k\Omega$	-	-	-	96	-	-	%
		$T_{MIN} < T_A < T_{MAX}$	-	-	-	95	-	-	%

NOTES:

- Connecting any input terminal to voltages greater than V_+ or less than GND may cause destructive latchup. It is recommended that no inputs from sources operating from external supplies be applied prior to "power up" of the ICL7660, ICL7660A.
- Derate linearly above $50^\circ C$ by $5.5mW/^\circ C$.
- In the test circuit, there is no external capacitor applied to pin 7. However, when the device is plugged into a test socket, there is usually a very small but finite stray capacitance present, of the order of $5pF$.
- The Intersil ICL7660A can operate without an external diode over the full temperature and voltage range. This device will function in existing designs which incorporate an external diode with no degradation in overall circuit performance.

Functional Block Diagram



Typical Performance Curves (Test Circuit of Figure 11)

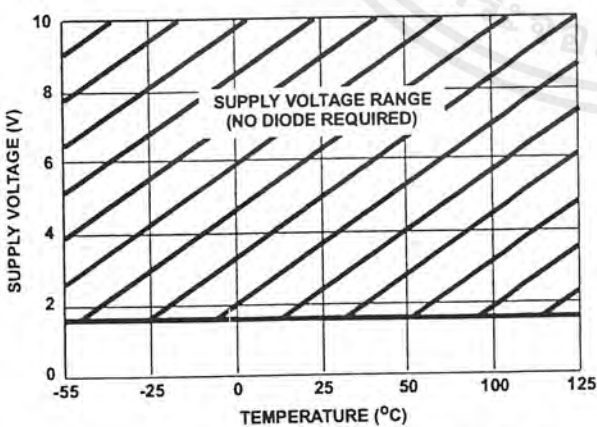


FIGURE 1. OPERATING VOLTAGE AS A FUNCTION OF TEMPERATURE

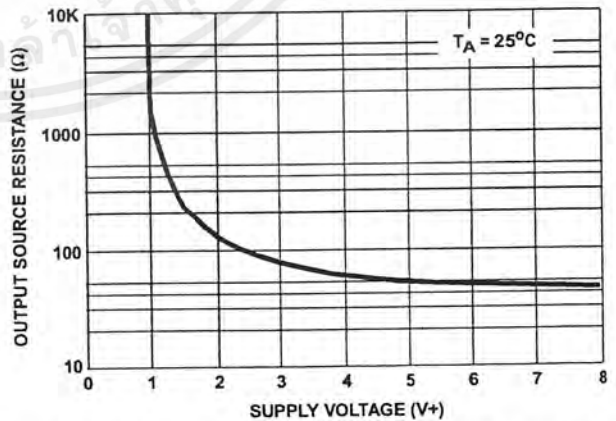


FIGURE 2. OUTPUT SOURCE RESISTANCE AS A FUNCTION OF SUPPLY VOLTAGE

Typical Performance Curves (Test Circuit of Figure 11) (Continued)

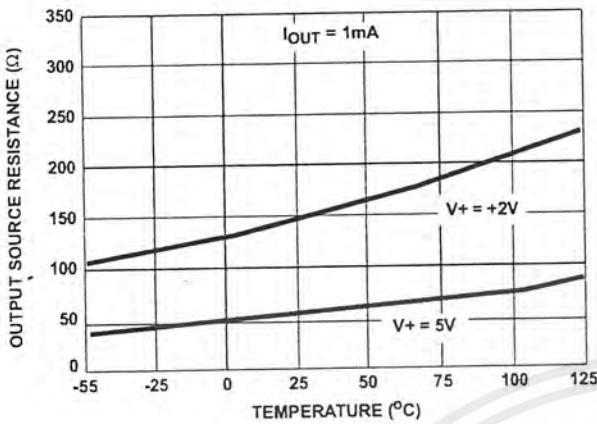


FIGURE 3. OUTPUT SOURCE RESISTANCE AS A FUNCTION OF TEMPERATURE

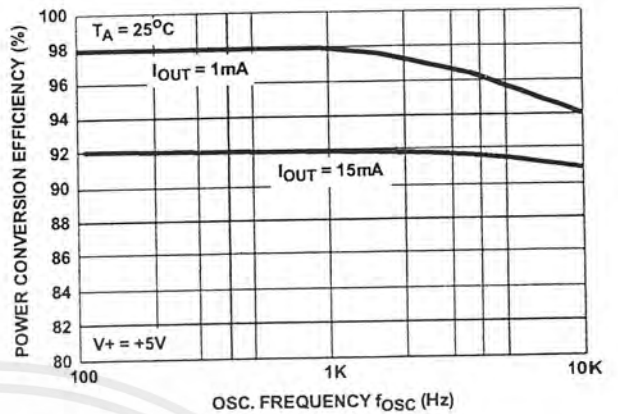


FIGURE 4. POWER CONVERSION EFFICIENCY AS A FUNCTION OF OSC. FREQUENCY

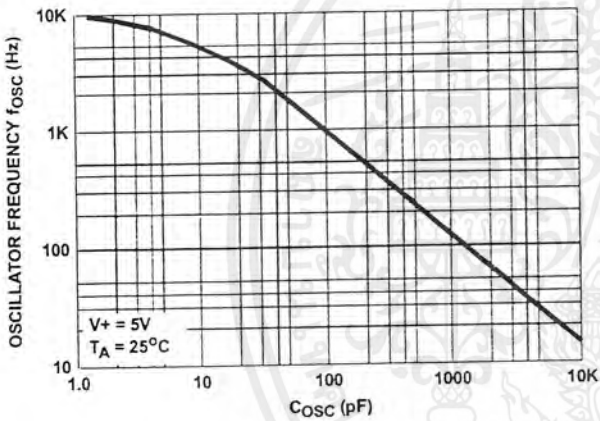


FIGURE 5. FREQUENCY OF OSCILLATION AS A FUNCTION OF EXTERNAL OSC. CAPACITANCE

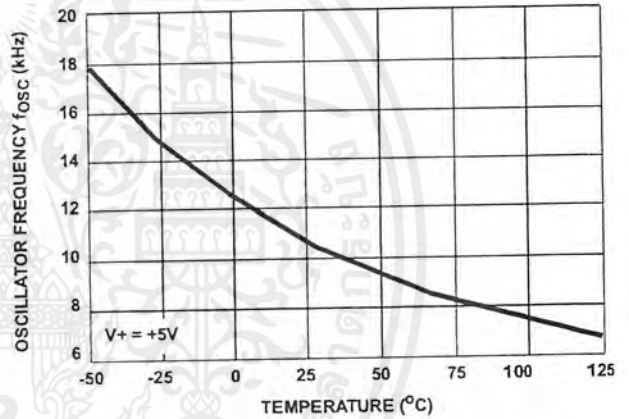


FIGURE 6. UNLOADED OSCILLATOR FREQUENCY AS A FUNCTION OF TEMPERATURE

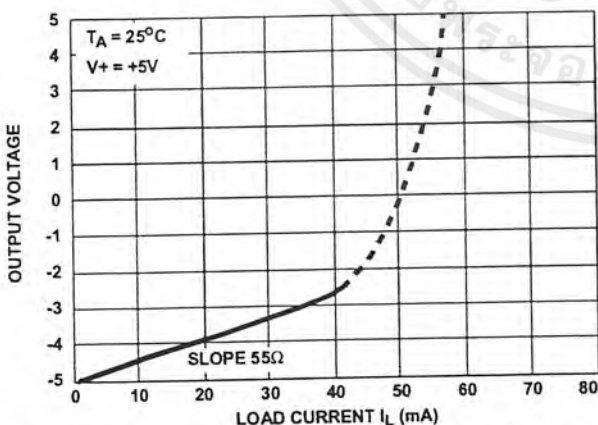


FIGURE 7. OUTPUT VOLTAGE AS A FUNCTION OF OUTPUT CURRENT

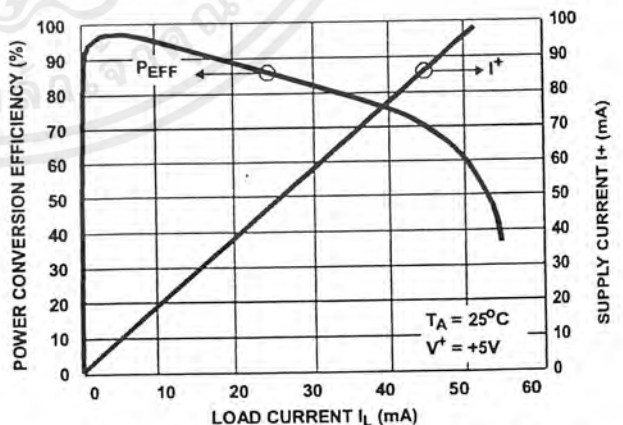


FIGURE 8. SUPPLY CURRENT AND POWER CONVERSION EFFICIENCY AS A FUNCTION OF LOAD CURRENT

Typical Performance Curves (Test Circuit of Figure 11) (Continued)

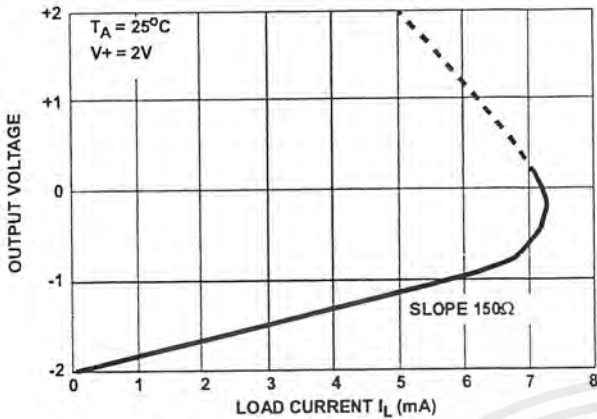


FIGURE 9. OUTPUT VOLTAGE AS A FUNCTION OF OUTPUT CURRENT

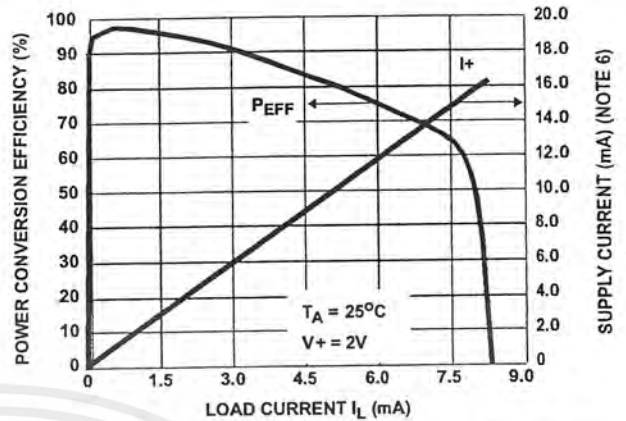
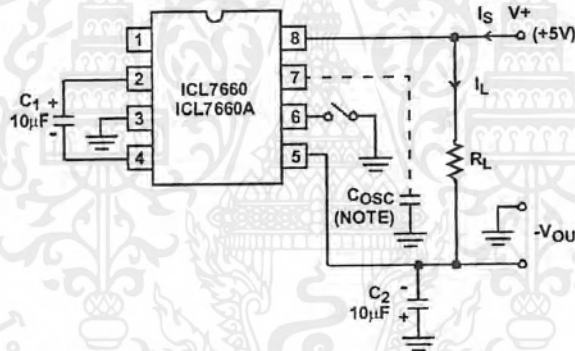


FIGURE 10. SUPPLY CURRENT AND POWER CONVERSION EFFICIENCY AS A FUNCTION OF LOAD CURRENT

NOTE:
6. These curves include in the supply current that current fed directly into the load R_L from the $V+$ (See Figure 11). Thus, approximately half the supply current goes directly to the positive side of the load, and the other half, through the ICL7660/ICL7660A, to the negative side of the load. Ideally, $V_{OUT} = 2V_{IN}$, $I_S = 2I_L$, so $V_{IN} \times I_S = V_{OUT} \times I_L$.



NOTE: For large values of C_{OSC} ($>1000\text{pF}$) the values of C_1 and C_2 should be increased to $100\mu\text{F}$.

FIGURE 11. ICL7660, ICL7660A TEST CIRCUIT

Detailed Description

The ICL7660 and ICL7660A contain all the necessary circuitry to complete a negative voltage converter, with the exception of 2 external capacitors which may be inexpensive $10\mu\text{F}$ polarized electrolytic types. The mode of operation of the device may be best understood by considering Figure 12, which shows an idealized negative voltage converter. Capacitor C_1 is charged to a voltage, $V+$, for the half cycle when switches S_1 and S_3 are closed. (Note: Switches S_2 and S_4 are open during this half cycle.) During the second half cycle of operation, switches S_2 and S_4 are closed, with S_1 and S_3 open, thereby shifting capacitor C_1 negatively by $V+$ volts. Charge is then transferred from C_1 to C_2 such that the voltage on C_2 is exactly $V+$, assuming ideal switches and no load on C_2 . The ICL7660 approaches this ideal situation more closely than existing non-mechanical circuits.

In the ICL7660 and ICL7660A, the 4 switches of Figure 12 are MOS power switches; S_1 is a P-Channel device and S_2 , S_3 and S_4 are N-Channel devices. The main difficulty with this approach is that in integrating the switches, the substrates of S_3 and S_4 must always remain reverse biased with respect to their sources, but not so much as to degrade their "ON" resistances. In addition, at circuit start-up, and under output short circuit conditions ($V_{OUT} = V+$), the output voltage must be sensed and the substrate bias adjusted accordingly. Failure to accomplish this would result in high power losses and probable device latchup.

This problem is eliminated in the ICL7660 and ICL7660A by a logic network which senses the output voltage (V_{OUT}) together with the level translators, and switches the substrates of S_3 and S_4 to the correct level to maintain necessary reverse bias.

ICL7660, ICL7660A

The voltage regulator portion of the ICL7660 and ICL7660A is an integral part of the anti-latchup circuitry, however its inherent voltage drop can degrade operation at low voltages. Therefore, to improve low voltage operation the "LV" pin should be connected to GROUND, disabling the regulator. For supply voltages greater than 3.5V the LV terminal must be left open to insure latchup proof operation, and prevent device damage.

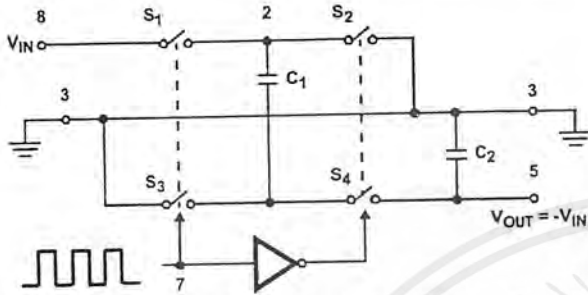


FIGURE 12. IDEALIZED NEGATIVE VOLTAGE CONVERTER

Theoretical Power Efficiency Considerations

In theory a voltage converter can approach 100% efficiency if certain conditions are met.

1. The driver circuitry consumes minimal power.
2. The output switches have extremely low ON resistance and virtually no offset.
3. The impedances of the pump and reservoir capacitors are negligible at the pump frequency.

The ICL7660 and ICL7660A approach these conditions for negative voltage conversion if large values of C_1 and C_2 are used.

ENERGY IS LOST ONLY IN THE TRANSFER OF CHARGE BETWEEN CAPACITORS IF A CHANGE IN VOLTAGE OCCURS. The energy lost is defined by:

$$E = \frac{1}{2} C_1 (V_1^2 - V_2^2)$$

where V_1 and V_2 are the voltages on C_1 during the pump and transfer cycles. If the impedances of C_1 and C_2 are relatively high at the pump frequency (refer to Figure 12) compared to the value of R_L , there will be a substantial difference in the voltages V_1 and V_2 . Therefore it is not only desirable to make C_2 as large as possible to eliminate output voltage ripple, but also to employ a correspondingly large value for C_1 in order to achieve maximum efficiency of operation.

Do's And Don'ts

1. Do not exceed maximum supply voltages.
2. Do not connect LV terminal to GROUND for supply voltages greater than 3.5V.
3. Do not short circuit the output to $V+$ supply for supply voltages above 5.5V for extended periods, however, transient conditions including start-up are okay.
4. When using polarized capacitors, the + terminal of C_1 must be connected to pin 2 of the ICL7660 and ICL7660A and the + terminal of C_2 must be connected to GROUND.
5. If the voltage supply driving the ICL7660 and ICL7660A has a large source impedance (25 Ω - 30 Ω), then a 2.2 μ F capacitor from pin 8 to ground may be required to limit rate of rise of input voltage to less than 2V/ μ s.
6. User should insure that the output (pin 5) does not go more positive than GND (pin 3). Device latch up will occur under these conditions. A 1N914 or similar diode placed in parallel with C_2 will prevent the device from latching up under these conditions. (Anode pin 5, Cathode pin 3).

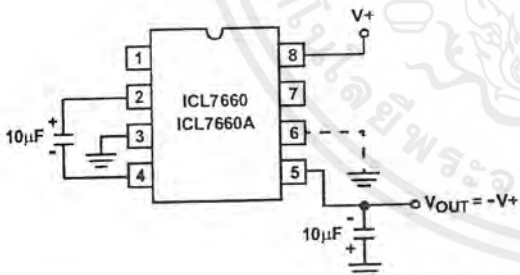


FIGURE 13A. CONFIGURATION

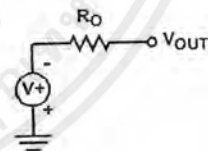


FIGURE 13B. THEVENIN EQUIVALENT

FIGURE 13. SIMPLE NEGATIVE CONVERTER

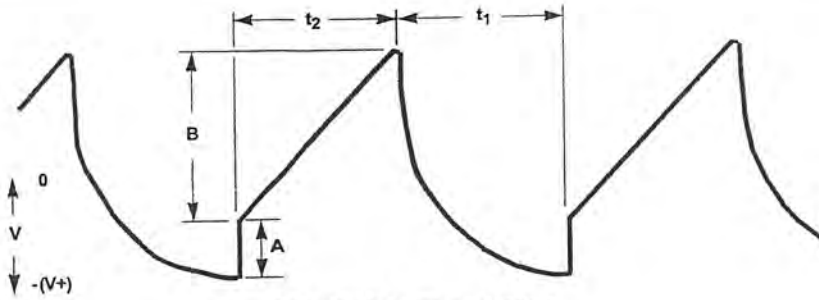


FIGURE 14. OUTPUT RIPPLE

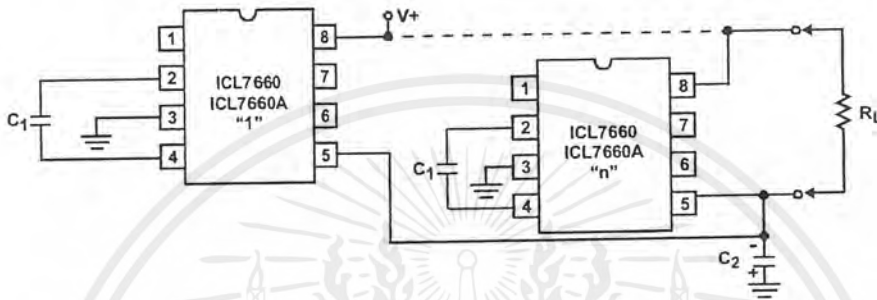


FIGURE 15. PARALLELING DEVICES

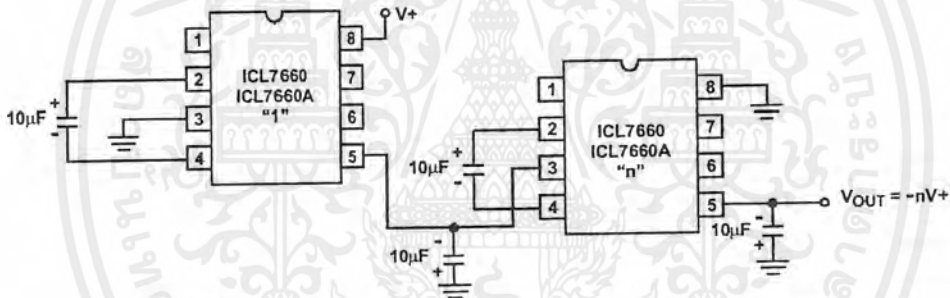


FIGURE 16. CASCADING DEVICES FOR INCREASED OUTPUT VOLTAGE

Typical Applications

Simple Negative Voltage Converter

The majority of applications will undoubtedly utilize the ICL7660 and ICL7660A for generation of negative supply voltages. Figure 13 shows typical connections to provide a negative supply negative (GND) for supply voltages below 3.5V.

The output characteristics of the circuit in Figure 13A can be approximated by an ideal voltage source in series with a resistance as shown in Figure 13B. The voltage source has a value of -V+. The output impedance (RO) is a function of the ON resistance of the internal MOS switches (shown in Figure 12), the switching frequency, the value of C1 and C2, and the ESR (equivalent series resistance) of C1 and C2. A good first order approximation for RO is:

$$R_O \cong 2(R_{SW1} + R_{SW3} + ESR_{C1}) + 2(R_{SW2} + R_{SW4} + ESR_{C1}) +$$

$$R_O \cong 2(R_{SW1} + R_{SW3} + ESR_{C1}) + \frac{1}{(f_{PUMP})(C1)} + ESR_{C2}$$

(fPUMP = $\frac{f_{OSC}}{2}$, RSWX = MOSFET switch resistance)

Combining the four RSWX terms as RSW, we see that:

$$R_O \cong 2(R_{SW}) + \frac{1}{(f_{PUMP})(C1)} + 4(ESR_{C1}) + ESR_{C2}$$

RSW, the total switch resistance, is a function of supply voltage and temperature (See the Output Source Resistance graphs), typically 23Ω at 25°C and 5V. Careful selection of C1 and C2 will reduce the remaining terms, minimizing the output impedance. High value capacitors will reduce the 1/(fPUMP • C1) component, and low ESR capacitors will lower the ESR term. Increasing the oscillator frequency will reduce the 1/(fPUMP • C1) term, but may have the side effect of a net increase in output impedance when C1 > 10µF and there is no longer enough time to fully charge the capacitors

ICL7660, ICL7660A

every cycle. In a typical application where $f_{OSC} = 10\text{kHz}$ and $C = C_1 = C_2 = 10\mu\text{F}$:

$$R_O \cong 2(23) + \frac{1}{(5 \cdot 10^3)(10^{-5})} + 4(ESR_{C1}) + ESR_{C2}$$

$$R_O \cong 46 + 20 + 5(ESR_C)$$

Since the ESRs of the capacitors are reflected in the output impedance multiplied by a factor of 5, a high value could potentially swamp out a low $1/(f_{PUMP} \cdot C_1)$ term, rendering an increase in switching frequency or filter capacitance ineffective. Typical electrolytic capacitors may have ESRs as high as 10Ω .

$$R_O \cong 2(23) + \frac{1}{(5 \cdot 10^3)(10^{-5})} + 4(ESR_{C1}) + ESR_{C2}$$

$$R_{O_I} \cong 46 + 20 + 5(ESR_C)$$

Since the ESRs of the capacitors are reflected in the output impedance multiplied by a factor of 5, a high value could potentially swamp out a low $1/(f_{PUMP} \cdot C_1)$ term, rendering an increase in switching frequency or filter capacitance ineffective. Typical electrolytic capacitors may have ESRs as high as 10Ω .

Output Ripple

ESR also affects the ripple voltage seen at the output. The total ripple is determined by 2 voltages, A and B, as shown in Figure 14. Segment A is the voltage drop across the ESR of C_2 at the instant it goes from being charged by C_1 (current flow into C_2) to being discharged through the load (current flowing out of C_2). The magnitude of this current change is $2 \cdot I_{OUT}$, hence the total drop is $2 \cdot I_{OUT} \cdot eSR_{C2}V$. Segment B is the voltage change across C_2 during time t_2 , the half of the cycle when C_2 supplies current to the load. The drop at B is $I_{OUT} \cdot t_2/C_2V$. The peak-to-peak ripple voltage is the sum of these voltage drops:

$$V_{RIPPLE} \cong \left[\frac{1}{2(f_{PUMP})(C_2)} + 2(ESR_{C2}) \right] I_{OUT}$$

Again, a low ESR capacitor will result in a higher performance output.

Paralleling Devices

Any number of ICL7660 and ICL7660A voltage converters may be paralleled to reduce output resistance. The reservoir capacitor, C_2 , serves all devices while each device requires its own pump capacitor, C_1 . The resultant output resistance would be approximately:

$$R_{OUT} = \frac{R_{OUT} \text{ (of ICL7660/ICL7660A)}}{n \text{ (number of devices)}}$$

Cascading Devices

The ICL7660 and ICL7660A may be cascaded as shown to produce larger negative multiplication of the initial supply voltage. However, due to the finite efficiency of each device, the practical limit is 10 devices for light loads. The output voltage is defined by:

$$V_{OUT} = -n(V_{IN}),$$

where n is an integer representing the number of devices cascaded. The resulting output resistance would be approximately the weighted sum of the individual ICL7660 and ICL7660A R_{OUT} values.

Changing the ICL7660/ICL7660A Oscillator Frequency

It may be desirable in some applications, due to noise or other considerations, to increase the oscillator frequency. This is achieved by overdriving the oscillator from an external clock, as shown in Figure 17. In order to prevent possible device latchup, a $1k\Omega$ resistor must be used in series with the clock output. In a situation where the designer has generated the external clock frequency using TTL logic, the addition of a $10k\Omega$ pullup resistor to $V+$ supply is required. Note that the pump frequency with external clocking, as with internal clocking, will be $1/2$ of the clock frequency. Output transitions occur on the positive-going edge of the clock.

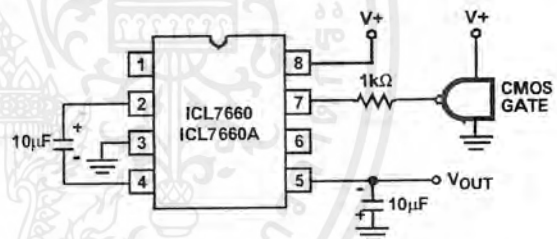


FIGURE 17. EXTERNAL CLOCKING

It is also possible to increase the conversion efficiency of the ICL7660 and ICL7660A at low load levels by lowering the oscillator frequency. This reduces the switching losses, and is shown in Figure 18. However, lowering the oscillator frequency will cause an undesirable increase in the impedance of the pump (C_1) and reservoir (C_2) capacitors; this is overcome by increasing the values of C_1 and C_2 by the same factor that the frequency has been reduced. For example, the addition of a 100pF capacitor between pin 7 (OSC) and $V+$ will lower the oscillator frequency to 1kHz from its nominal frequency of 10kHz (a multiple of 10), and thereby necessitate a corresponding increase in the value of C_1 and C_2 (from $10\mu\text{F}$ to $100\mu\text{F}$).

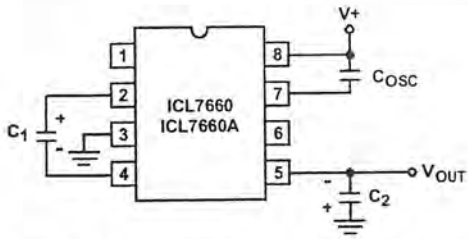


FIGURE 18. LOWERING OSCILLATOR FREQUENCY

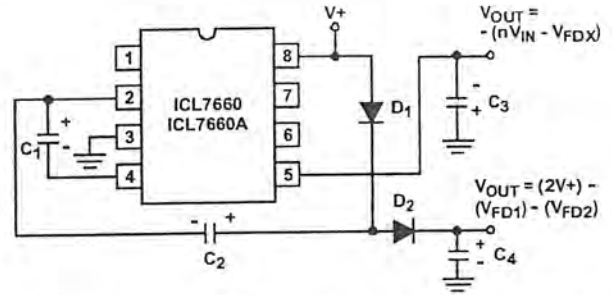


FIGURE 20. COMBINED NEGATIVE VOLTAGE CONVERTER AND POSITIVE DOUBLER

Positive Voltage Doubling

The ICL7660 and ICL7660A may be employed to achieve positive voltage doubling using the circuit shown in Figure 19. In this application, the pump inverter switches of the ICL7660 and ICL7660A are used to charge C₁ to a voltage level of V₊ - V_F (where V₊ is the supply voltage and V_F is the forward voltage drop of diode D₁). On the transfer cycle, the voltage on C₁ plus the supply voltage (V₊) is applied through diode D₂ to capacitor C₂. The voltage thus created on C₂ becomes (2V₊) - (2V_F) or twice the supply voltage minus the combined forward voltage drops of diodes D₁ and D₂.

The source impedance of the output (V_{OUT}) will depend on the output current, but for V₊ = 5V and an output current of 10mA it will be approximately 60Ω.

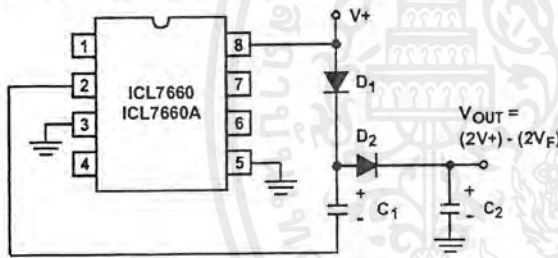


FIGURE 19. POSITIVE VOLT DOUBLER

Voltage Splitting

The bidirectional characteristics can also be used to split a higher supply in half, as shown in Figure 21. The combined load will be evenly shared between the two sides. Because the switches share the load in parallel, the output impedance is much lower than in the standard circuits, and higher currents can be drawn from the device. By using this circuit, and then the circuit of Figure 16, +15V can be converted (via +7.5, and -7.5) to a nominal -15V, although with rather high series output resistance (~250Ω).

Combined Negative Voltage Conversion and Positive Supply Doubling

Figure 20 combines the functions shown in Figures 13 and Figure 19 to provide negative voltage conversion and positive voltage doubling simultaneously. This approach would be, for example, suitable for generating +9V and -5V from an existing +5V supply. In this instance capacitors C₁ and C₃ perform the pump and reservoir functions respectively for the generation of the negative voltage, while capacitors C₂ and C₄ are pump and reservoir respectively for the doubled positive voltage. There is a penalty in this configuration which combines both functions, however, in that the source impedances of the generated supplies will be somewhat higher due to the finite impedance of the common charge pump driver at pin 2 of the device.

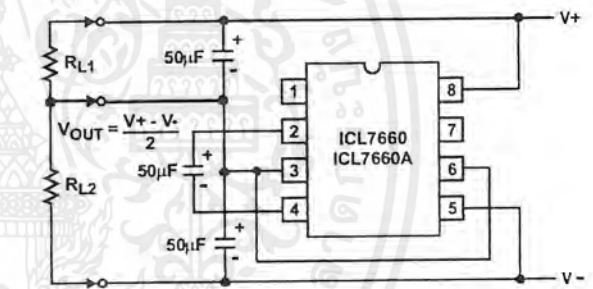


FIGURE 21. SPLITTING A SUPPLY IN HALF

Regulated Negative Voltage Supply

In some cases, the output impedance of the ICL7660 and ICL7660A can be a problem, particularly if the load current varies substantially. The circuit of Figure 22 can be used to overcome this by controlling the input voltage, via an ICL7611 low-power CMOS op amp, in such a way as to maintain a nearly constant output voltage. Direct feedback is inadvisable, since the ICL7660s and ICL7660As output does not respond instantaneously to change in input, but only after the switching delay. The circuit shown supplies enough delay to accommodate the ICL7660 and ICL7660A, while maintaining adequate feedback. An increase in pump and storage capacitors is desirable, and the values shown provides an output impedance of less than 5Ω to a load of 10mA.

74F161A • 74F163A Synchronous Presettable Binary Counter

General Description

The 74F161A and 74F163A are high-speed synchronous modulo-16 binary counters. They are synchronously presettable for application in programmable dividers and have two types of Count Enable inputs plus a Terminal Count output for versatility in forming synchronous multi-stage counters. The 74F161A has an asynchronous Master-Reset input that overrides all other inputs and forces the outputs LOW. The 74F163A has a Synchronous Reset input that overrides counting and parallel loading and allows the outputs to be simultaneously reset on the rising edge of the clock. The 74F161A and 74F163A are high-speed versions of the 74F161 and 74F163.

Features

- Synchronous counting and loading
- High-speed synchronous expansion
- Typical count frequency of 120 MHz

Ordering Code:

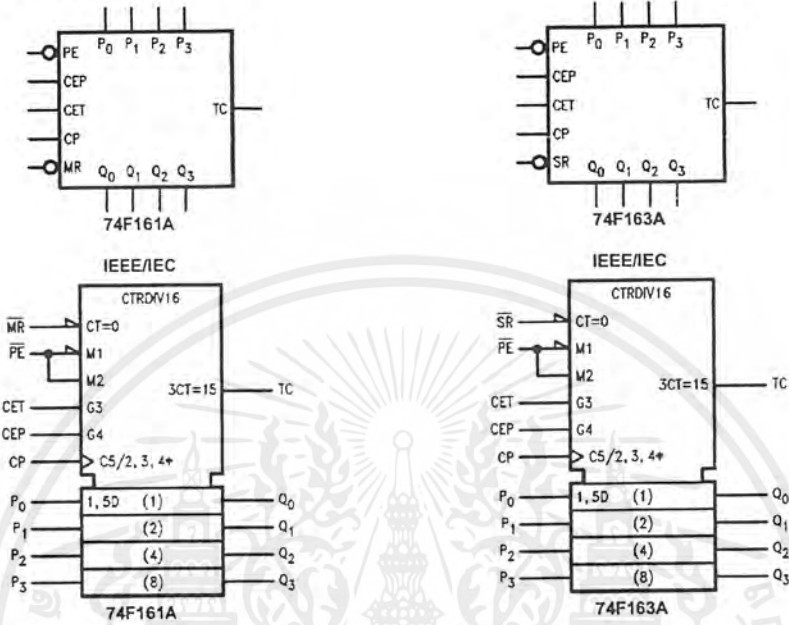
Order Number	Package Number	Package Description
74F161ASC	M16A	16-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150 Narrow
74F161ASJ	M16D	16-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
74F161APC	N16E	16-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide
74F163ASC	M16A	16-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150 Narrow
74F163ASJ	M16D	16-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
74F163APC	N16E	16-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

Connection Diagrams



Logic Symbols



Unit Loading/Fan Out

Pin Names	Description	U.L.	
		HIGH/LOW	Input $I_{\mu I/L}$ Output I_{OH}/I_{OL}
CEP	Count Enable Parallel Input	1.0/1.0	20 μA -0.6 mA
CET	Count Enable Trickle Input	1.0/2.0	20 μA -1.2 mA
CP	Clock Pulse Input (Active Rising Edge)	1.0/1.0	20 μA -0.6 mA
\overline{MR} (74F161A)	Asynchronous Master Reset Input (Active LOW)	1.0/1.0	20 μA -0.6 mA
\overline{SR} (74F163A)	Synchronous Reset Input (Active LOW)	1.0/2.0	20 μA -1.2 mA
P_0 - P_3	Parallel Data Inputs	1.0/1.0	20 μA -0.6 mA
\overline{PE}	Parallel Enable Input (Active LOW)	1.0/2.0	20 μA -1.2 mA
Q_0 - Q_3	Flip-Flop Outputs	50/33.3	-1 mA/20 mA
TC	Terminal Count Output	50/33.3	-1 mA/20 mA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Functional Description

The 74F161A and 74F163A count in modulo-16 binary sequence. From state 15 (HHHH) they increment to state 0 (LLLL). The clock inputs of all flip-flops are driven in parallel through a clock buffer. Thus all changes of the Q outputs (except due to Master Reset of the 74F161A) occur as a result of, and synchronous with, the LOW-to-HIGH transition of the CP input signal. The circuits have four fundamental modes of operation, in order of precedence: asynchronous reset (74F161A), synchronous reset (74F163A), parallel load, count-up and hold. Five control inputs—Master Reset (MR, 74F161A), Synchronous Reset (\overline{SR} , 74F163A), Parallel Enable (\overline{PE}), Count Enable Parallel (CEP) and Count Enable Trickle (CET)—determine the mode of operation, as shown in the Mode Select Table. A LOW signal on MR overrides all other inputs and asynchronously forces all outputs LOW. A LOW signal on \overline{SR} overrides counting and parallel loading and allows all outputs to go LOW on the next rising edge of CP. A LOW signal on \overline{PE} overrides counting and allows information on the Parallel Data (P_n) inputs to be loaded into the flip-flops on the next

rising edge of CP. With \overline{PE} and \overline{MR} (F161A) or \overline{SR} (74F163A) HIGH, CEP and CET permit counting when both are HIGH. Conversely, a LOW signal on either CEP or CET inhibits counting.

The 74F161A and 74F163A use D-type edge triggered flip-flops and changing the \overline{SR} , \overline{PE} , CEP and CET inputs when the CP is in either state does not cause errors, provided that the recommended setup and hold times, with respect to the rising edge of CP, are observed.

The Terminal Count (TC) output is HIGH when CET is HIGH and the counter is in state 15. To implement synchronous multi-stage counters, the TC outputs can be used with the CEP and CET inputs in two different ways. Please refer to the 74F568 data sheet. The TC output is subject to decoding spikes due to internal race conditions and is therefore not recommended for use as a clock or asynchronous reset for flip-flops, counters or registers.

Logic Equations: Count Enable = CEP • CET • \overline{PE}

$$TC = Q_0 \cdot Q_1 \cdot Q_2 \cdot Q_3 \cdot CET$$

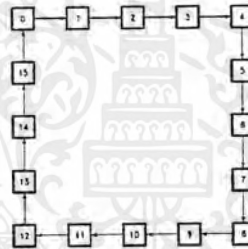
Mode Select Table

\overline{SR} (Note 1)	\overline{PE}	CET	CE P	Action on the Rising Clock Edge (↗)
L	X	X	X	Reset (Clear)
H	L	X	X	Load ($P_n \rightarrow Q_n$)
H	H	H	H	Count (Increment)
H	H	L	X	No Change (Hold)
H	H	X	L	No Change (Hold)

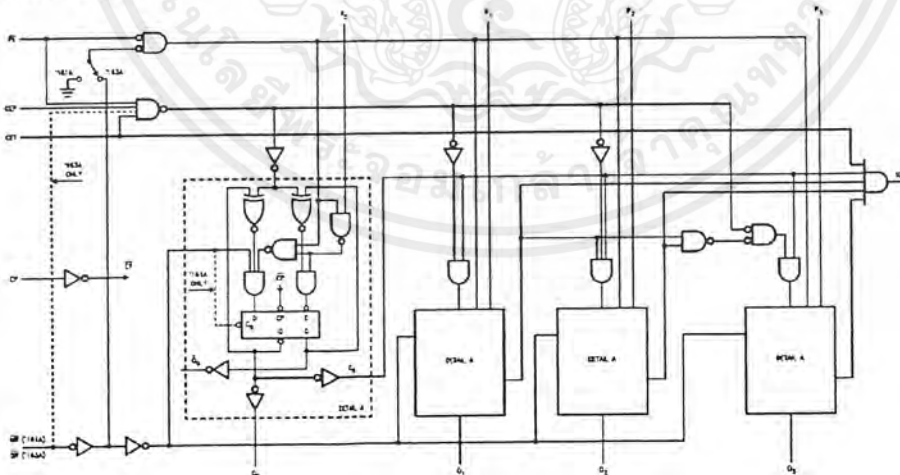
H = HIGH Voltage Level
L = LOW Voltage Level
X = Immaterial

Note 1: For 74F163A only

State Diagram



Block Diagram



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Absolute Maximum Ratings(Note 2)

Storage Temperature	-65°C to +150°C
Ambient Temperature under Bias	-55°C to +125°C
Junction Temperature under Bias	-55°C to +150°C
V _{CC} Pin Potential to Ground Pin	-0.5V to +7.0V
Input Voltage (Note 3)	-0.5V to +7.0V
Input Current (Note 3)	-30 mA to +5.0 mA
Voltage Applied to Output in HIGH State (with V _{CC} = 0V)	-0.5V to V _{CC}
Standard Output 3-STATE Output	-0.5V to +5.5V
Current Applied to Output in LOW State (Max)	twice the rated I _{OL} (mA)
ESD Last Passing Voltage (Min)	4000V

Recommended Operating Conditions

Free Air Ambient Temperature	0°C to +70°C
Supply Voltage	+4.5V to +5.5V

Note 2: Absolute maximum ratings are values beyond which the device may be damaged or have its useful life impaired. Functional operation under these conditions is not implied.

Note 3: Either voltage limit or current limit is sufficient to protect inputs.

DC Electrical Characteristics

Symbol	Parameter	Min	Typ	Max	Units	V _{CC}	Conditions
V _{IH}	Input HIGH Voltage	2.0			V		Recognized as a HIGH Signal
V _{IL}	Input LOW Voltage			0.8	V		Recognized as a LOW Signal
V _{CD}	Input Clamp Diode Voltage			-1.2	V	Min	I _{IN} = -18 mA
V _{OH}	Output HIGH Voltage	10% V _{CC}	2.5		V	Min	
		5% V _{CC}	2.7				
V _{OL}	Output LOW Voltage	10% V _{CC}		0.5	V	Min	I _{OL} = 20 mA
I _{IH}	Input HIGH Current			5.0	μA	Max	V _{IN} = 2.7V
I _{bvi}	Input HIGH Current Breakdown Test			7.0	μA	Max	V _{IN} = 7.0V
I _{CEX}	Output HIGH Leakage Current			50	μA	Max	V _{OUT} = V _{CC}
V _{ID}	Input Leakage Test	4.75			V	0.0	I _{ID} = 1.9 μA All Other Pins Grounded
I _{OD}	Output Leakage Circuit Current			3.75	μA	0.0	V _{IOD} = 150 mV All Other Pins Grounded
I _{IL}	Input LOW Current			-0.6	mA	Max	V _{IN} = 0.5V (CEP, CP, MR, P ₀ -P ₃)
				-1.2	mA	Max	V _{IN} = 0.5V (CET, PE, SR)
I _{OS}	Output Short-Circuit Current	-60		-150	mA	Max	V _{OUT} = 0V
I _{CC}	Power Supply Current		37	55	mA	Max	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

AC Electrical Characteristics

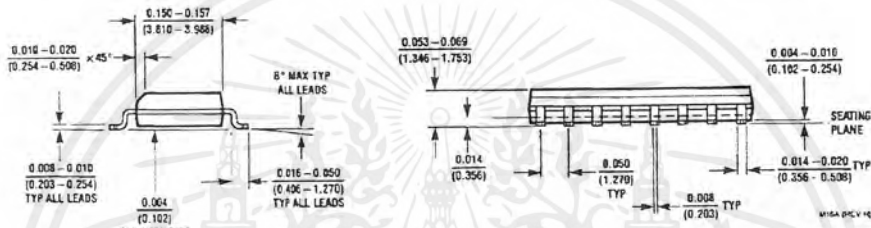
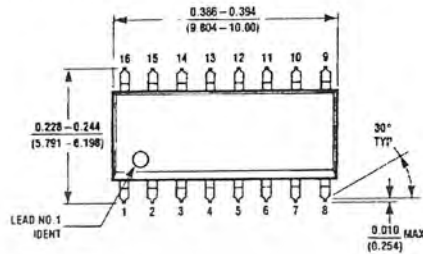
Symbol	Parameter	$T_A = +25^\circ\text{C}$ $V_{CC} = +5.0\text{V}$ $C_L = 50\text{ pF}$			$T_A = -55^\circ\text{C to } +125^\circ\text{C}$ $V_{CC} = +5.0\text{V}$ $C_L = 50\text{ pF}$		$T_A = 0^\circ\text{C to } +70^\circ\text{C}$ $V_{CC} = +5.0\text{V}$ $C_L = 50\text{ pF}$		Units
		Min	Typ	Max	Min	Max	Min	Max	
f_{MAX}	Maximum Count Frequency	100	120		75		90		MHz
t_{PLH}	Propagation Delay	3.5	5.5	7.5	3.5	9.0	3.5	8.5	ns
t_{PHL}	CP to Q_n (PE Input HIGH)	3.5	7.5	10.0	3.5	11.5	3.5	11.0	
t_{PLH}	Propagation Delay	4.0	6.0	8.5	4.0	10.0	4.0	9.5	ns
t_{PHL}	CP to Q_n (PE Input LOW)	4.0	6.0	8.5	4.0	10.0	4.0	9.5	
t_{PLH}	Propagation Delay	5.0	10.0	14.0	5.0	16.5	5.0	15.0	ns
t_{PHL}	CP to TC	5.0	10.0	14.0	5.0	15.5	5.0	15.0	
t_{PLH}	Propagation Delay	2.5	4.5	7.5	2.5	9.0	2.5	8.5	ns
t_{PHL}	CET to TC	2.5	4.5	7.5	2.5	9.0	2.5	8.5	
t_{PHL}	Propagation Delay MR to Q_n (74F161A)	5.5	9.0	12.0	5.5	14.0	5.5	13.0	ns
t_{PHL}	Propagation Delay MR to TC (74F161A)	4.5	8.0	10.5	4.5	12.5	4.5	11.5	ns

AC Operating Requirements

Symbol	Parameter	$T_A = +25^\circ\text{C}$ $V_{CC} = +5.0\text{V}$		$T_A = -55^\circ\text{C to } +125^\circ\text{C}$ $V_{CC} = +5.0\text{V}$		$T_A = 0^\circ\text{C to } +70^\circ\text{C}$ $V_{CC} = +5.0\text{V}$		Units
		Min	Max	Min	Max	Min	Max	
$t_S(H)$	Setup Time, HIGH or LOW	5.0		5.5		5.0		ns
$t_S(L)$	P_n to CP	5.0		5.5		5.0		
$t_H(H)$	Hold Time, HIGH or LOW	2.0		2.5		2.0		ns
$t_H(L)$	P_n to CP	2.0		2.5		2.0		
$t_S(H)$	Setup Time, HIGH or LOW	11.0		13.5		11.5		ns
$t_S(L)$	PE or SR to CP	8.5		10.5		9.5		
$t_H(H)$	Hold Time, HIGH or LOW	2.0		3.6		2.0		ns
$t_H(L)$	PE or SR to CP	0		0		0		
$t_S(H)$	Setup Time, HIGH or LOW	11.0		13.0		11.5		ns
$t_S(L)$	CEP or CET to CP	5.0		6.0		5.0		
$t_H(H)$	Hold Time, HIGH or LOW	0		0		0		ns
$t_H(L)$	CEP or CET to CP	0		0		0		
$t_W(H)$	Clock Pulse Width (Load)	5.0		5.0		5.0		ns
$t_W(L)$	HIGH or LOW	5.0		5.0		5.0		
$t_W(H)$	Clock Pulse Width (Count)	4.0		5.0		4.0		ns
$t_W(L)$	HIGH or LOW	6.0		8.0		7.0		
$t_W(L)$	MR Pulse Width, LOW (74F161A)	5.0		5.0		5.0		ns
t_{REC}	Recovery Time MR to CP (74F161A)	6.0		6.0		6.0		ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

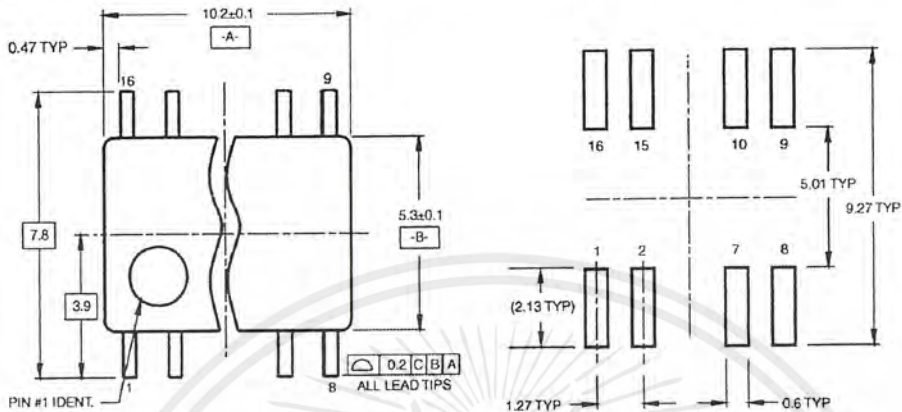
Physical Dimensions inches (millimeters) unless otherwise noted



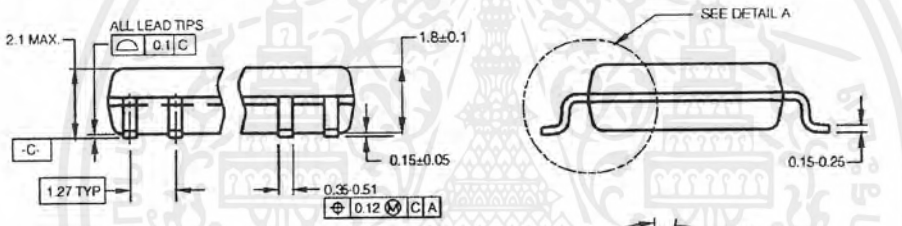
16-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150 Narrow
Package Number M16A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)

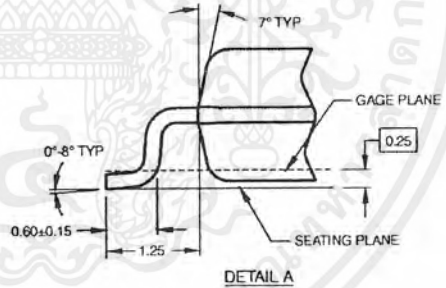


LAND PATTERN RECOMMENDATION



- NOTES:
 A. CONFORMS TO EIAJ EDR-7320 REGISTRATION, ESTABLISHED IN DECEMBER, 1998.
 B. DIMENSIONS ARE IN MILLIMETERS.
 C. DIMENSIONS ARE EXCLUSIVE OF BURRS, MOLD FLASH, AND THE BAR EXTRUSIONS.

M16DRevB1



16-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide Package Number M16D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)

16-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide Package Number N16E

N16E (REV F)

Fairchild does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and Fairchild reserves the right at any time without notice to change said circuitry and specifications.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

www.fairchildsemi.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

DM74LS245 3-STATE Octal Bus Transceiver

General Description

These octal bus transceivers are designed for asynchronous two-way communication between data buses. The control function implementation minimizes external timing requirements.

The device allows data transmission from the A Bus to the B Bus or from the B Bus to the A Bus depending upon the logic level at the direction control (DIR) input. The enable input (\bar{G}) can be used to disable the device so that the buses are effectively isolated.

Features

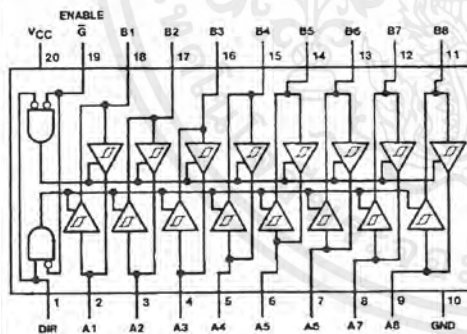
- Bi-Directional bus transceiver in a high-density 20-pin package
- 3-STATE outputs drive bus lines directly
- PNP inputs reduce DC loading on bus lines
- Hysteresis at bus inputs improve noise margins
- Typical propagation delay times, port-to-port 8 ns
- Typical enable/disable times 17 ns
- I_{OL} (sink current)
24 mA
- I_{OH} (source current)
-15 mA

Ordering Code:

Order Number	Package Number	Package Description
DM74LS245WM	M20B	20-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-013, 0.300 Wide
DM74LS245SJ	M20D	20-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
DM74LS245N	N20A	20-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

Connection Diagram



Function Table

Enable \bar{G}	Direction Control DIR	Operation
L	L	B Data to A Bus
L	H	A Data to B Bus
H	X	Isolation

H = HIGH Level
L = LOW Level
X = Irrelevant

Absolute Maximum Ratings(Note 1)

Supply Voltage	7V
Input Voltage	
DIR or \bar{G}	7V
A or B	5.5V
Operating Free Air Temperature Range	0°C to +70°C
Storage Temperature Range	-65°C to +150°C

Note 1: The "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. The device should not be operated at these limits. The parametric values defined in the Electrical Characteristics tables are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" table will define the conditions for actual device operation.

Recommended Operating Conditions

Symbol	Parameter	Min	Nom	Max	Units
V_{CC}	Supply Voltage	4.75	5	5.25	V
V_{IH}	HIGH Level Input Voltage	2			V
V_{IL}	LOW Level Input Voltage			0.8	V
I_{OH}	HIGH Level Output Current			-15	mA
I_{OL}	LOW Level Output Current			24	mA
T_A	Free Air Operating Temperature	0		70	°C

Electrical Characteristics

over recommended operating free air temperature range (unless otherwise noted)

Symbol	Parameter	Conditions	Min	Typ (Note 2)	Max	Units	
V_I	Input Clamp Voltage	$V_{CC} = \text{Min}, I_I = -18 \text{ mA}$			-1.5	V	
HYS	Hysteresis ($V_{T+} - V_{T-}$)	$V_{CC} = \text{Min}$	0.2	0.4		V	
V_{OH}	HIGH Level Output Voltage	$V_{CC} = \text{Min}, V_{IH} = \text{Min}$	2.7			V	
		$V_{IL} = \text{Max}, I_{OH} = -1 \text{ mA}$					
		$V_{CC} = \text{Min}, V_{IL} = \text{Min}$	2.4	3.4			
		$V_{IL} = \text{Max}, I_{OH} = -3 \text{ mA}$					
V_{OL}	LOW Level Output Voltage	$V_{CC} = \text{Min}, I_{OL} = 12 \text{ mA}$			0.4	V	
		$V_{IL} = \text{Max}, I_{OL} = \text{Max}$			0.5		
I_{OZH}	Off-State Output Current, HIGH Level Voltage Applied	$V_{CC} = \text{Max}, V_{IL} = \text{Max}$			20	μA	
I_{OZL}	Off-State Output Current, LOW Level Voltage Applied	$V_{IH} = \text{Min}, V_O = 0.4 \text{ V}$			-200	μA	
I_I	Input Current at Maximum Input Voltage	$V_{CC} = \text{Max}$	A or B	$V_I = 5.5 \text{ V}$	0.1	mA	
			DIR or \bar{G}	$V_I = 7 \text{ V}$	0.1		
I_{IH}	HIGH Level Input Current	$V_{CC} = \text{Max}, V_I = 2.7 \text{ V}$			20	μA	
I_{IL}	LOW Level Input Current	$V_{CC} = \text{Max}, V_I = 0.4 \text{ V}$			-0.2	mA	
I_{OS}	Short Circuit Output Current	$V_{CC} = \text{Max}$ (Note 3)	-40		-225	mA	
I_{CC}	Supply Current	Outputs HIGH			48	mA	
		Outputs LOW	$V_{CC} = \text{Max}$		62		90
		Outputs at Hi-Z			64		95

Note 2: All typicals are at $V_{CC} = 5 \text{ V}, T_A = 25^\circ\text{C}$.

Note 3: Not more than one output should be shorted at a time, not to exceed one second duration

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

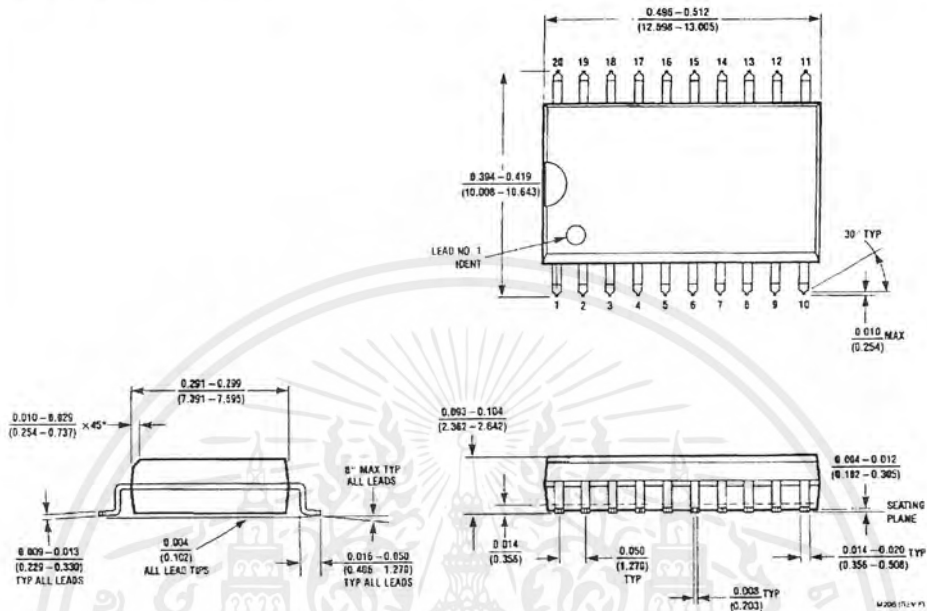
Switching Characteristics

 $V_{CC} = 5V, T_A = 25^\circ C$

Symbol	Parameter	Conditions	Min	Max	Units
t_{PLH}	Propagation Delay Time, LOW-to-HIGH Level Output	$C_L = 45 \text{ pF}$ $R_L = 667 \Omega$		12	ns
t_{PHL}	Propagation Delay Time, HIGH-to-LOW Level Output			12	ns
t_{PZL}	Output Enable Time to LOW Level			40	ns
t_{PZH}	Output Enable Time to HIGH Level			40	ns
t_{PLZ}	Output Disable Time from LOW Level	$C_L = 5 \text{ pF}$ $R_L = 667 \Omega$		25	ns
t_{PHZ}	Output Disable Time from HIGH Level			25	ns
t_{PLH}	Propagation Delay Time, LOW-to-HIGH Level Output	$C_L = 150 \text{ pF}$ $R_L = 667 \Omega$		16	ns
t_{PHL}	Propagation Delay Time, HIGH-to-LOW Level Output			17	ns
t_{PZL}	Output Enable Time to LOW Level			45	ns
t_{PZH}	Output Enable Time to HIGH Level			45	ns

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

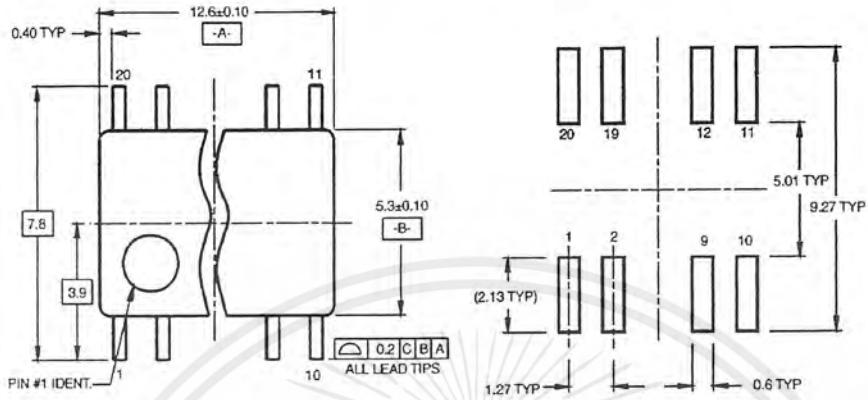
Physical Dimensions inches (millimeters) unless otherwise noted



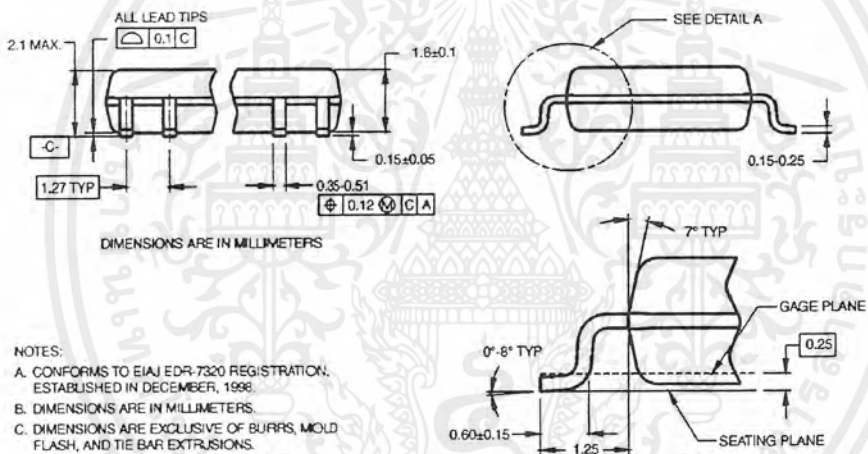
20-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-013, 0.300 Wide
Package Number M20B

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



LAND PATTERN RECOMMENDATION



- NOTES:
- A. CONFORMS TO EIAJ EDR-7320 REGISTRATION, ESTABLISHED IN DECEMBER, 1998.
 - B. DIMENSIONS ARE IN MILLIMETERS.
 - C. DIMENSIONS ARE EXCLUSIVE OF BURRS, MOLD FLASH, AND TIE BAR EXTRUSIONS.

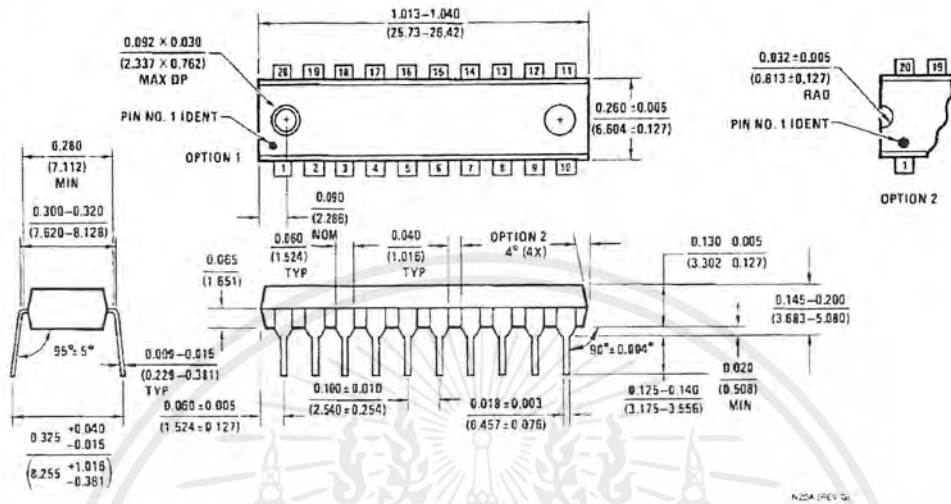
M20DRevB1

DETAIL A

20-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
Package Number M20D

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



20-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide
Package Number N20A

Fairchild does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and Fairchild reserves the right at any time without notice to change said circuitry and specifications.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

www.fairchildsemi.com

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

ปริญญานิพนธ์นี้สามารถสำเร็จลุล่วงได้ด้วยคำปรึกษา คำแนะนำและความช่วยเหลือของอาจารย์ที่ปรึกษาคือ อาจารย์สมเกียรติ ฤกษ์วีระบุญ และ อาจารย์ชวรงค์ พงศ์เจริญพานิชย์ และ นายณฤทธิ์ อึ้งธนิศรา พี่ปริญญาโทที่คอยให้คำชี้แนะในเรื่องอุปกรณ์ รวมถึงเพื่อนๆทุกคนที่ให้ความช่วยเหลือตลอดมา จึงขอขอบพระคุณมา ณ โอกาสนี้

นาย สัณญา จันทรวานิชสกุล
น.ส. หัตยา สิริสัมพันธ์เจริญ



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. รศ.ดร.วิวัฒน์ กิรานนท์, “วิศวกรรมการสื่อสาร”, อักษรสยามการพิมพ์, 2540.
2. William Schweber, “Electronic Communication System”, Prentice – Hall, Inc., 1996.
3. พ.ศ.ท.สุชาติ กังวารจิตต์, “หลักการทํางานเครื่องรับส่งวิทยุ และระบบวิทยุสื่อสาร”, ซีเอ็ดยูเคชั่น, 2541.
4. รศ. สมยศ จุณณะปิยะ, “การประยุกต์ใช้งาน ไมโครคอนโทรลเลอร์ตระกูล MCS-51”, คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2541.
5. M.E. Van Valkenburg, “Analog Filter Design”, Holt Rinehart and Winston, Inc., 1982.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้