

การเชื่อมต่อ RS - 232 แบบไร้สาย

RS - 232 WIRELESS INTERFACES



๒๒  
๑๖๕๓  
๒๖๖

เลขหมู่.....  
เลขทะเบียน..... 46490  
จัน, เดือน, ปี- 2 ๒๓.๘. 2546

.b.....  
.i.....

ปริญญานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาอุตสาหกรรมศาสตรบัณฑิต  
สาขาวิชาเทคโนโลยีโทรคมนาคม ภาควิชาวิศวกรรมสารสนเทศ  
คณะวิศวกรรมศาสตร์  
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง  
ปีการศึกษา 2544

หัวข้อปริญญานิพนธ์

การเชื่อมต่อ RS-232 แบบไร้สาย

TITLE

RS-232 WIRELESS INTERFACE

โดย

นายเกียรติศักดิ์ จอมคำศรี รหัสประจำตัว 43015802

นายเทิดพงศ์ สิงจานุสงค์ รหัสประจำตัว 43015818

อาจารย์ผู้ควบคุมปริญญานิพนธ์

อาจารย์มนต์ชัย แซ่มซ้าย

ภาควิชา

วิศวกรรมสารสนเทศ

ปีการศึกษา

2544

ปริญญานิพนธ์ฉบับนี้ ได้รับการอนุมัติให้เป็นส่วนหนึ่งของการศึกษาตาม  
หลักสูตรอุตสาหกรรมศาสตรบัณฑิต คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้า  
คุณทหารลาดกระบัง



(อาจารย์มนต์ชัย แซ่มซ้าย)

อาจารย์ผู้ควบคุมปริญญานิพนธ์

หัวข้อปริญญาบัตร	การเชื่อมต่อ RS-232 แบบไร้สาย
นักศึกษา	นายเกียรติศักดิ์ จอมคำศรี รหัสประจำตัว 43015802 นายเทิดพงศ์ ลิงจานุสงค์ รหัสประจำตัว 43015818
อาจารย์ผู้ควบคุมปริญญาบัตร	อาจารย์มนต์ชัย แซ่มะฮ้อย
ระดับการศึกษา	ปริญญาอุตสาหกรรมศาสตรบัณฑิต
ภาควิชา	วิศวกรรมสารสนเทศ
ปีการศึกษา	2544

### บทคัดย่อ

ปริญญาบัตรฉบับนี้ เป็นการศึกษาถึงการเชื่อมต่อแบบไร้สายของมาตรฐาน RS-232 โดยที่ภาคมอดูเลเตอร์และดีมอดูเลเตอร์แบบฟรีควีนซ์ซีฟทีอี (FSK) ถูกนำมาใช้ในการมอดูเลทและดีมอดูเลทสัญญาณดิจิทัล โดยอาศัยไอซีเบอร์ TCM-3105 ซึ่งถูกออกแบบให้มีบิตเรทใช้งานที่ 1200 บิตต่อวินาที และใช้เอฟเอ็มทรานซ์ฟเวอร์ (FM transceiver) ในการส่งและรับสัญญาณที่ถูกมอดูเลทแล้ว โดยความถี่คลื่นพาห์ในการส่งสัญญาณคือ 114 MHz และ 116.5 MHz สำหรับการสื่อสารแบบฟูลดูเพล็กซ์ (Full duplex) และผลที่ได้จากการทดลองสังเกตได้ว่าเอฟเอสเคโมเด็มและทรานซ์ฟเวอร์สามารถใช้งานได้อย่างถูกต้องและมีประสิทธิภาพ

<b>PROJECT TITLE</b>	RS-232 WIRELESS INTERFACE	
<b>STUDENT</b>	Mr. Keattisak Jomcamsri	No. 43015802
	Mr. Terdpong Singjarnusong	No. 43015818
<b>ADVISOR</b>	Mr. Monchai Chamchoy	
<b>COURSE</b>	Bachelor Degree of Industrial Technology	
<b>DEPARTMENT</b>	Information Engineering	
<b>YEAR</b>	2001	

### ABSTRACT

This thesis presents the study of RS-232 wireless interfacing. The frequency shift keying (FSK) modulator and demodulator was used to modulate the digital data stream by using TCM-3105 single ship modem. The FSK modem was designed to achieve the baud rate of 1200 bps. For transmit the modulated signal, the FM transceiver were used. The carrier frequencies of 114 MHz and 116.5 MHz were designed to obtain the full duplex trasmission. As the experiment results, we can observed that the FSK modem and the transceiver can operated with a good performance.

## กิตติกรรมประกาศ

ปริญญานิพนธ์ฉบับนี้ สำเร็จลุล่วงไปด้วยดีได้ต้องขอขอบพระคุณอาจารย์มนต์ชัย แซ่มซ้อย และ อาจารย์พิชญ์ สุพรรณกุล ที่ได้ให้คำปรึกษา แนะนำ และเอื้อเฟื้อในการใช้อุปกรณ์เครื่องมือ และห้องทำงานจนสำเร็จไปด้วยดี และขอบคุณเพื่อนๆ บางคนในห้อง M ที่ให้กำลังใจและช่วยเหลือกันเสมอมา

อีกทั้งผู้ที่มีพระคุณยิ่งในด้านทุนทรัพย์และค่าใช้จ่ายต่างๆคือ พ่อ และ แม่ ผู้มีพระคุณสูงสุด และกำลังใจที่ดีที่สุด จนสามารถทำงานนี้เสร็จลุล่วงไปด้วยดี

เกียรติศักดิ์ จอมคำศรี  
เทิดพงศ์ สิงจานุสงค์



## สารบัญ

หน้า

บทคัดย่อภาษาไทย	I
บทคัดย่อภาษาอังกฤษ	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญรูป	VI
สารบัญตาราง	VIII
<b>บทที่ 1 บทนำ</b>	1
1.1 แนวความคิดและที่มา	1
1.2 จุดประสงค์	1
1.3 ขอบเขต	1
<b>บทที่ 2 ทฤษฎีและหลักการ</b>	3
2.1 การส่งข้อมูลแบบอะซิงโครนัส	3
2.2 การส่งข้อมูลแบบซิงโครนัส	5
2.3 การสื่อสารแบบอนุกรมและ RS – 232	8
2.4 วงจรออสซิลเลเตอร์	16
<b>บทที่ 3 การออกแบบวงจร</b>	32
3.1 การออกแบบและการสร้างในส่วนของอุปกรณ์อิเล็กทรอนิกส์	32
3.2 ภาคมอดูเลเตอร์ (Modulator) และดีมอดูเลเตอร์ (Demodulator)	32
3.3 วงจรแปลงระดับแรงดัน	35
3.4 วงจรภาคส่ง	37
3.5 วงจรภาครับ	38

## สารบัญ (ต่อ)

	หน้า
<b>บทที่ 4 การทดลองและผลการทดลอง</b>	40
4.1 บทนำ	40
4.2 ผลการทดลองของภาคมอดูเลท (จุดที่ 1 และ 2)	40
4.3 ผลการทดลองในภาคเครื่องส่ง (จุดที่ 3)	42
4.4 ผลการทดลองของภาคคีมอดูเลท	43
<b>บทที่ 5 สรุปผลการทดลองและข้อเสนอแนะ</b>	47
5.1 สรุปผลการทดลอง	47
5.2 ข้อเสนอแนะ	47
<b>บรรณานุกรม</b>	
<b>ภาคผนวก ก</b> การออกแบบวงจรและแผ่นวงจร	
<b>ภาคผนวก ข</b> คู่มือการใช้งาน ไอซี	

## สารบัญรูป

รูปที่	หน้า
รูปที่ 2.1 การส่งสัญญาณข้อมูลดิจิทัลเป็นเฟรมโดยวิธีอะซิงโครนัส	3
รูปที่ 2.2 ตัวอย่างการสื่อสารข้อมูลดิจิทัลแบบอะซิงโครนัสจากพอร์ตอนุกรมของเครื่อง PC	5
รูปที่ 2.3 บล็อกหรือเฟรมอักขระของการส่งข้อมูลแบบซิงโครนัสอักขระ	7
รูปที่ 2.4 เฟรมข้อมูลของการส่งข้อมูลแบบซิงโครนัส	8
รูปที่ 2.5 รูปแบบอย่างง่ายที่สุดของข้อมูลอนุกรม	9
รูปที่ 2.6 รูปแบบอย่างง่ายที่สุดของข้อมูลอนุกรมแบบอะซิงโครนัส	10
รูปที่ 2.7 การจัดขาของคอนเน็คเตอร์อนุกรมตามมาตรฐาน RS-232 ทั้งแบบ DB-9 และ DB-25	13
รูปที่ 2.8 การต่ออุปกรณ์ภายนอกกับพอร์ตอนุกรมของคอมพิวเตอร์ในลักษณะต่างๆ	14
รูปที่ 2.9 หลักการออสซิลเลททางกล	17
รูปที่ 2.10 การเกิดออสซิลเลททางด้านวงจรไฟฟ้า	18
รูปที่ 2.11 วงจรออสซิลเลเตอร์แบบเลือกความถี่จากเกท	19
รูปที่ 2.12 ออสซิลเลทในช่วงเริ่มแรกและการออสซิลเลทแบบต่อเนื่อง	20
รูปที่ 2.13 ออสซิลเลเตอร์เปลี่ยนกระแสตรงเป็นกระแสสลับ	21
รูปที่ 2.14 แอมพลิฟายเออร์กับการป้อนกลับ	21
รูปที่ 2.15 การป้อนกลับที่ทำให้แอมพลิฟายเออร์มีการออสซิลเลท	22
รูปที่ 2.16 การทำงานของวงจรแท็งค์	25
รูปที่ 2.17 ฮาร์ทเลย์ออสซิลเลเตอร์	26
รูปที่ 2.18 โคลพิทออสซิลเลเตอร์แบบอิมิตเตอร์ร่วม	26
รูปที่ 2.19 โคลพิทออสซิลเลเตอร์แบบเบสร่วม	27
รูปที่ 2.20 การออกแบบออสซิลเลเตอร์ให้มีเสถียรภาพสูงสุด	28
รูปที่ 3.1 บล็อกไดอะแกรมของการสื่อสารข้อมูลไร้สาย	32
รูปที่ 3.2 การจัดแบ่งระบบของ TCM 3101	33
รูปที่ 3.3 วงจรแปลงระดับแรงดัน	36
รูปที่ 3.4 วงจรภาคส่ง	37
รูปที่ 3.5 วงจร RF Amplifier	38

## สารบัญรูป (ต่อ)

รูปที่	หน้า
รูปที่ 3.6	39
รูปที่ 4.1	40
รูปที่ 4.2	41
รูปที่ 4.3	42
รูปที่ 4.4	42
รูปที่ 4.5	43
รูปที่ 4.6	43
รูปที่ 4.7	44
รูปที่ 4.8	44
จากรูปที่ 4.1	
รูปที่ 4.9	45
จากรูปที่ 4.1	
รูปที่ 4.10	45
รูปที่ 4.11	46

## สารบัญตาราง

ตารางที่		หน้า
ตารางที่ 2.1	บัพพารัตน์ของข้อมูล	11
ตารางที่ 2.2	คุณสมบัติของจรวดออสซิลเลเตอร์แบบบดสั้นรูปชายน	18
ตารางที่ 3.1	หน้าที่ในการส่งความถี่ของ TCM 3101	34
ตารางที่ 3.2	หน้าที่ในการรับความถี่ของ TCM 3101	35



# บทที่ 1

## บทนำ

### 1.1 แนวความคิดและที่มา

ในเทคโนโลยีของการสื่อสารข้อมูลทุกวันนี้ เทคโนโลยีการติดต่อสื่อสารแบบไร้สายได้เข้ามามีบทบาทและความสำคัญเป็นอย่างมาก ซึ่งประโยชน์ของการสื่อสารแบบไร้สายนี้ สามารถช่วยลดค่าใช้จ่ายในเรื่องของอุปกรณ์สายสื่อสารสัญญาณ อีกทั้งยังเพิ่มขีดความสามารถในส่วนขอระยะทางของการเชื่อมต่ออุปกรณ์ใช้งาน โดยพื้นฐานสำคัญของการสื่อสารแบบไร้สายนี้ จะอาศัยคลื่นความถี่วิทยุเป็นหัวใจหลักในการทำงาน ซึ่งประกอบด้วยชุดเครื่องส่งความถี่และชุดเครื่องรับความถี่ โดยเทคนิคในการแปลงสัญญาณข้อมูลให้เป็นคลื่นความถี่นั้นสามารถทำได้หลายวิธี และในโครงงานนี้เป็นการนำสัญญาณข้อมูลที่ต้องการส่งไปยังปลายทาง มาทำการแปลงเป็นความถี่ โดยใช้เทคนิคการมอดูเลต (modulate) แบบพรีแควนซีชิฟต์คีย์อิงค์ ( Frequency Shift Keying : FSK ) เพื่อให้ได้ความถี่ที่ต่างกัน 2 ความถี่ คือความถี่สูงและความถี่ต่ำ ตามระดับลอจิก 0 และลอจิก 1 ของสัญญาณข้อมูลที่เป็นสัญญาณดิจิทัล ความถี่ทั้งสองความถี่นี้จะถูกนำไปมอดูเลตกับสัญญาณคลื่นพาห์ของเครื่องส่ง เพื่อทำการส่งออกอากาศต่อไป และเมื่อทางด้านเครื่องรับรับสัญญาณความถี่ได้ ก็จะทำการแยกสัญญาณ FSK ออกมาเพื่อทำการดีมอดูเลต (demodulate) สัญญาณ FSK ให้เป็นสัญญาณดิจิทัลของข้อมูลที่ส่งมาดั้งเดิม เพื่อส่งต่อไปยังคอมพิวเตอร์หรืออุปกรณ์อื่นๆ ได้

### 1.2 จุดประสงค์

- 1) เพื่อศึกษาและเข้าใจถึงการรับส่งข้อมูลจากพอร์ตอนุกรมของเครื่องคอมพิวเตอร์
- 2) เพื่อศึกษาการทำงานของกรมอดูเลตและดีมอดูเลตแบบพรีแควนซีชิฟต์คีย์อิงค์
- 3) เพื่อศึกษาและสามารถสร้างเครื่องรับส่งวิทยุแบบ FM ได้
- 4) สามารถนำอุปกรณ์ที่สร้างมาใช้งานได้จริง

### 1.3 ขอบเขตของโครงงาน

ในโครงงานนี้ แบ่งส่วนประกอบได้ดังรูปที่ 3.1 ในบทที่ 3 ซึ่งประกอบด้วย ภาคส่งและภาครับสัญญาณข้อมูล โดยในภาคส่งประกอบด้วยภาคมอดูเลตสัญญาณ (modulator) และภาคเครื่องส่ง (transmitter) ส่วนทางภาครับก็จะมีเครื่องรับ (receiver) และภาคดีมอดูเลตสัญญาณ (demodulator) ซึ่งทั้งหมดนี้แบ่งออกเป็นสองชุด โดยให้สามารถสื่อสารกันได้ทั้งไปและกลับ เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

(Forward and backward) ซึ่งเป็นการสื่อสารแบบฟูลดูเพล็กซ์ (Full Duplex) โดยที่เครื่องส่งจะทำการส่งความถี่คลื่นพาห์ (carrier) ต่างกัน 2 ความถี่คือ 116.5 MHz และ 114 MHz โดยสัญญาณข้อมูลจากคอมพิวเตอร์จะถูกนำมาแปลงให้เป็นสัญญาณอนาล็อกในรูปของความถี่ 2 ความถี่คือ ความถี่สูงและความถี่ต่ำซึ่งก็คือการมอดูเลทสัญญาณแบบฟรีควนซีชิฟต์อิงค์ (FSK) นั่นเอง แล้วนำสัญญาณของ FSK ที่ได้นำมามอดูเลทกับความถี่คลื่นพาห์ของเครื่องส่งอีกครั้ง เพื่อที่จะทำการส่งออกอากาศต่อไป

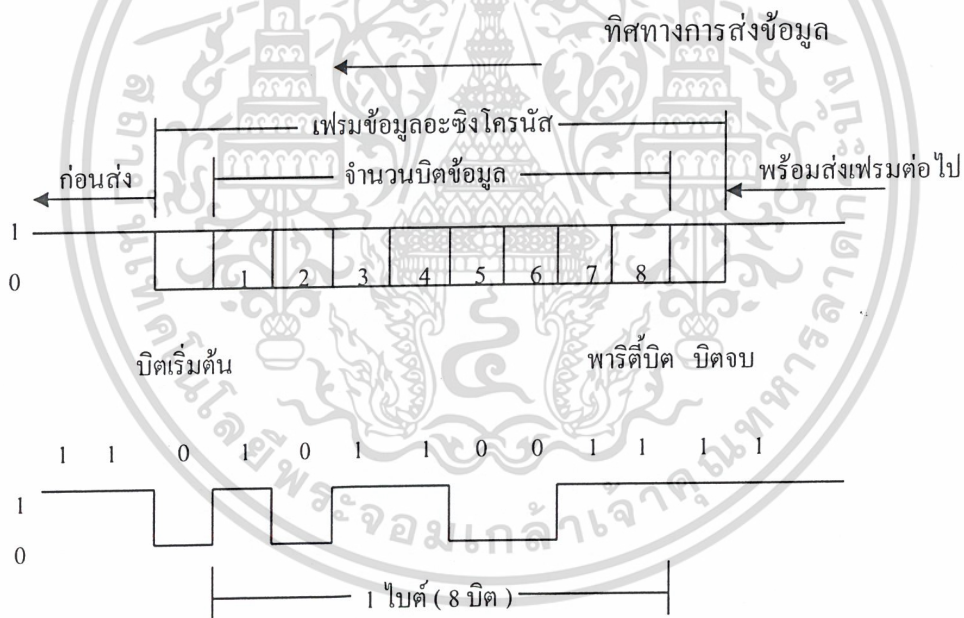


## บทที่ 2

### ทฤษฎีและหลักการ

#### 2.1 การส่งข้อมูลแบบอะซิงโครนัส

ในการส่งข้อมูลแบบอะซิงโครนัส กลุ่มของบิตจำนวน 5 บิต (รหัสโบบอต) หรือ 8 บิต (รหัสแอสกี) จะแทนตัวอักษรที่ถูกส่งออกเป็นเฟรม (Frame) บางครั้งเราเรียกว่าเป็นการส่งข้อมูลแบบ “Start/Stop” การส่งข้อมูลจะส่งทีละอักขระโดยที่ช่วงเวลาระหว่างอักขระจะเป็นเท่าไรก็ได้ ดังนั้นตัวเครื่องรับจะต้องตรวจสอบว่า บิตใดเป็นบิตเริ่มต้นของอักขระและบิตใดเป็นบิตสุดท้ายของอักขระ



รูปที่ 2.1 การส่งสัญญาณข้อมูลดิจิทัลเป็นเฟรมโดยวิธีอะซิงโครนัส

ในการส่งอักขระแต่ละตัวจะประกอบด้วยบิตเริ่มต้น (1 บิต) + ข้อมูล (8 หรือ 7 บิต) + 1 พาร์ตีบิต (แต่อาจจะไม่ใช้ก็ได้) + บิตจบ (1 บิต) รวมเป็น 10 บิต คิดเป็น 1 เฟรม

### 2.1.1 ขั้นตอนการส่งข้อมูล

ขั้นตอนการส่งข้อมูลดิจิทัลโดยวิธีอะซิงโครนัสมีดังนี้

1. ก่อนจะเริ่มทำการส่งข้อมูล สัญญาณจะมีค่าเป็น “1” ตลอดเวลา
2. เมื่อเริ่มส่งข้อมูลสัญญาณของบิตแรกจะเปลี่ยนเป็น “0” นั่นคือบิตเริ่มต้น เครื่องรับจะเริ่มสัญญาณนาฬิกาของตัวเอง เมื่อเวลาผ่านไป 1/2 บิต ถ้าสัญญาณยังคงเป็น “0” ต่อไปอีก 1/2 บิต ต่อมาก็จะเป็นการเริ่มของการส่งสัญญาณข้อมูล แต่สัญญาณกลับไปเป็น “1” อีก ก็แสดงว่าเกิดความผิดพลาดอันเกิดจากสัญญาณรบกวนในสายส่ง และยังไม่มีการส่งสัญญาณข้อมูลใด ๆ ส่งมา ยังปลายทาง

3. หลังจากได้เริ่มบิตเริ่มต้นแล้ว ผู้ส่งจะเริ่มส่งรหัสบิตของอักขระ อาจจะเป็น 5 บิต หรือ 8 บิต หรือ 7 บิต แล้วตามด้วยพริตต์บิต ( อาจจะใช้หรือไม่ใช้ก็ได้ ) ตามรูปที่ 1 เป็นการส่งสัญญาณข้อมูลขนาด 8 บิต สำหรับ 1 อักขระ โดยเป็นสัญญาณข้อมูล 7 บิต บิตที่ 8 เป็นพริตต์บิต ( Odd ) จากนั้นสัญญาณจะเป็น “1” ไปอีก 1 บิต ซึ่งถือว่าเป็นบิตจบ สัญญาณจะเป็น “1” ต่อไปเรื่อย ๆ จนกว่าจะเริ่มมีการส่งสัญญาณข้อมูลในเฟรมต่อไป

การส่งข้อมูลแบบอะซิงโครนัสมีใช้กันอย่างกว้างขวาง เพราะเทคนิคการส่งข้อมูลไม่ยาก รวมทั้งสายส่งสัญญาณก็มีราคาถูก ส่วนใหญ่ใช้ในการส่ง-รับข้อมูลกันระหว่างเครื่องคอมพิวเตอร์ส่วนบุคคล (PC) กับศูนย์บริการข้อมูลที่อยู่ไกลออกไป เช่น โฮสต์คอมพิวเตอร์ของตลาดหลักทรัพย์หรือระบบธนาคาร

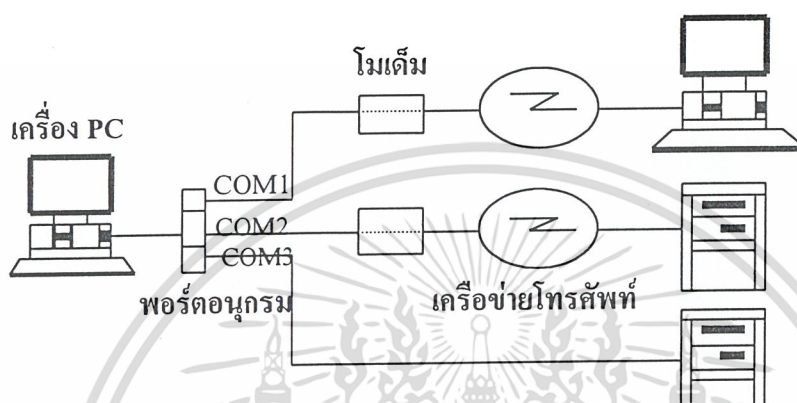
เนื่องจากการสื่อสารข้อมูลดิจิทัลแบบอะซิงโครนัสมีความเร็วในการส่งข้อมูลต่ำ จึงมักใช้กับเทอร์มินอลที่ไม่มีบัฟเฟอร์ นอกจากนั้นเวลาประมาณ 20 เปอร์เซ็นต์ของการส่งอักขระแต่ละตัวจะสูญเสียไปกับบิตเริ่มต้น บิตจบ และพริตต์บิต

ในการส่งข้อมูลที่เป็นบล็อกโดยในแต่ละบล็อกมีอักขระมากกว่า 1 อักขระ มักจะส่งโดยวิธีอะซิงโครนัสซึ่งจะกล่าวถึงต่อไป

### 2.1.2 การตรวจสอบความผิดพลาด

การตรวจสอบความผิดพลาดของข้อมูลในการสื่อสารข้อมูลดิจิทัลแบบอะซิงโครนัส เราสามารถตรวจสอบได้จากพริตต์บิต ซึ่งเป็นพริตต์บิต (Odd) และพริตต์คู่ (Even) เช่น ถ้าเราส่งข้อมูลเป็นพริตต์คู่ นั่นคือเมื่อรวมบิตของอักขระทั้งหมดที่เป็น “1” กับพริตต์บิต (ซึ่งอาจจะเป็น “0” หรือ “1”) แล้วจะได้เป็นจำนวนคู่ ซึ่งเมื่อเครื่องรับได้รับเฟรมข้อมูลไปแล้ว ถ้ารวมบิตของ “1” ทั้งหมดได้เป็นจำนวนคี่แล้วแสดงว่าข้อมูลที่รับมาเกิดความผิดพลาดเกิดขึ้น แต่นับบิต “1” ทั้งหมดได้จำนวนคู่เช่นกัน เราก็ไม่สามารถตรวจสอบความผิดพลาดได้

ตัวอย่างจากรูปที่ 2.1 บิตข้อมูลมี 7 บิตคือ 1011001 และกำหนดพาริตีบิตเป็นพาริตีคู่ ดังนั้นค่าของพาริตีบิตจึงเป็น “1” เพื่อให้จำนวนบิต “1” ทั้งหมดใน 8 บิตรวมกันเป็นเลขคู่ วิธีการตรวจสอบความผิดพลาดในการส่งข้อมูลแบบอะซิงโครนัสดังที่ได้กล่าวมาเราเรียกว่า การตรวจสอบพาริตี (Parity Check)



รูปที่ 2.2 ตัวอย่างการสื่อสารข้อมูลดิจิทัลแบบอะซิงโครนัสจากพอร์ตอนุกรมของเครื่อง PC

## 2.2 การส่งข้อมูลแบบซิงโครนัส

สำหรับการสื่อสารข้อมูลคอมพิวเตอร์ ที่ให้ประสิทธิภาพที่ดีกว่าการสื่อสารข้อมูลแบบอะซิงโครนัส คือการสื่อสารข้อมูลแบบซิงโครนัส ลักษณะของข้อมูลที่ถูกส่งผ่านสายส่งผ่านสายสื่อสารจะถูกส่งไปเป็นกลุ่มบิต (Block of Characters or Bits) โดยไม่จำเป็นต้องมีบิตเริ่มต้นและบิตจบเช่นเดียวกับการสื่อสารข้อมูลแบบอะซิงโครนัส

การพิจารณาเวลาเริ่มต้นและเวลาสิ้นสุดของบล็อกข้อมูลแต่ละบล็อก เราพิจารณาจากกลุ่มบิตส่วนหัว (Header) และกลุ่มบิตส่วนท้าย (Trailer) ของบล็อกข้อมูล กลุ่มบิตพิเศษทั้ง 2 กลุ่มนี้เป็นกลุ่มบิตที่แทนข่าวสารการควบคุมการส่งข้อมูลมากกว่าที่จะบิตข้อมูล ข้อมูลที่รวมเข้ากับข่าวสารการควบคุมการส่งข้อมูลนี้เราเรียกว่า เฟรม (Frame) รูปแบบของเฟรมนั้นขึ้นอยู่กับว่าการส่งข้อมูลนั้นจะเป็นแบบซิงโครนัสอักขระ (Character Synchronization) หรือแบบซิงโครนัสบิต (Bit Synchronization)

### 2.2.1 การส่งข้อมูลซิงโครไนส์อักขระ

การส่งข้อมูลแบบซิงโครไนส์อักขระ เฟรมที่ใช้ในการส่งข้อมูลจะมีรูปแบบเป็นเฟรมอักขระ (Character Oriented Frame) คืออักขระในบล็อกรหัสข้อมูลจะถูกเรียงลำดับกัน ส่วนบิตพิเศษที่แทนการควบคุมก็จะอยู่ในรูปของอักขระเช่นกัน เฟรมข้อมูลจะเริ่มต้นด้วยอักขระซิงโครไนส์ (Synchronization Character) หรือเราเรียกสั้น ๆ ว่า อักขระซิงค์ (SYN) ซึ่งอาจจะมากกว่า 1 อักขระ (ดูรูปที่ 2.3 ประกอบ) อักขระซิงค์จะมีรูปแบบของบิตที่แน่นอน เพื่อให้ทางผู้รับสามารถรู้ได้ทันทีว่าเมื่อมีอักขระซิงค์เข้ามาที่เครื่องรับแสดงว่าจะเป็นการเริ่มต้นของบล็อกรหัสข้อมูลแล้ว ทางผู้รับก็จะเตรียมพร้อมรับบล็อกรหัสข้อมูลที่ตามมา ต่อจากอักขระซิงค์ก็จะเป็นอักขระควบคุมซึ่งจะเป็นข่าวสาร เช่น บอกรหัสเริ่มต้นของบล็อกรหัสข้อมูล จำนวนอักขระในบล็อกรหัสข้อมูล ความยาวของบล็อกรหัสข้อมูล เป็นต้น จากนั้นจึงตามด้วยบล็อกรหัสข้อมูล

จำนวนสูงสุดของบิตแทนอักขระใน 1 เฟรม จะเป็นจำนวนที่คูณกับจำนวนบิตข้อมูลใน 1 อักขระคือถ้าใน 1 อักขระมี 8 บิต (7 บิตข้อมูล + 1 พาริตีบิต ดังตัวอย่างในรูปที่ 2.3 ข.) ดังนั้นจำนวนของบิตของเฟรมจะเท่ากับ  $2^7$  หรือ 128 บิต

เราจะเห็นว่าบิตส่วนหัวซึ่งประกอบด้วยอักขระซิงค์ (SYN) และอักขระควบคุม จะมีไว้สำหรับบอกแก่เครื่องรับว่าบิตนี้ข้อมูลกำลังจะมาถึง เครื่องรับจะเริ่มรับ (อ่าน) ข้อมูลเมื่ออักขระข้อมูลเริ่มต้นผ่านไป (STX) ในขณะเดียวกันเครื่องรับก็จะหารหัสที่ระบุจุดสิ้นสุดของข้อมูล (ETX หรือ ETB) หรือบิตส่วนท้ายนั่นเอง

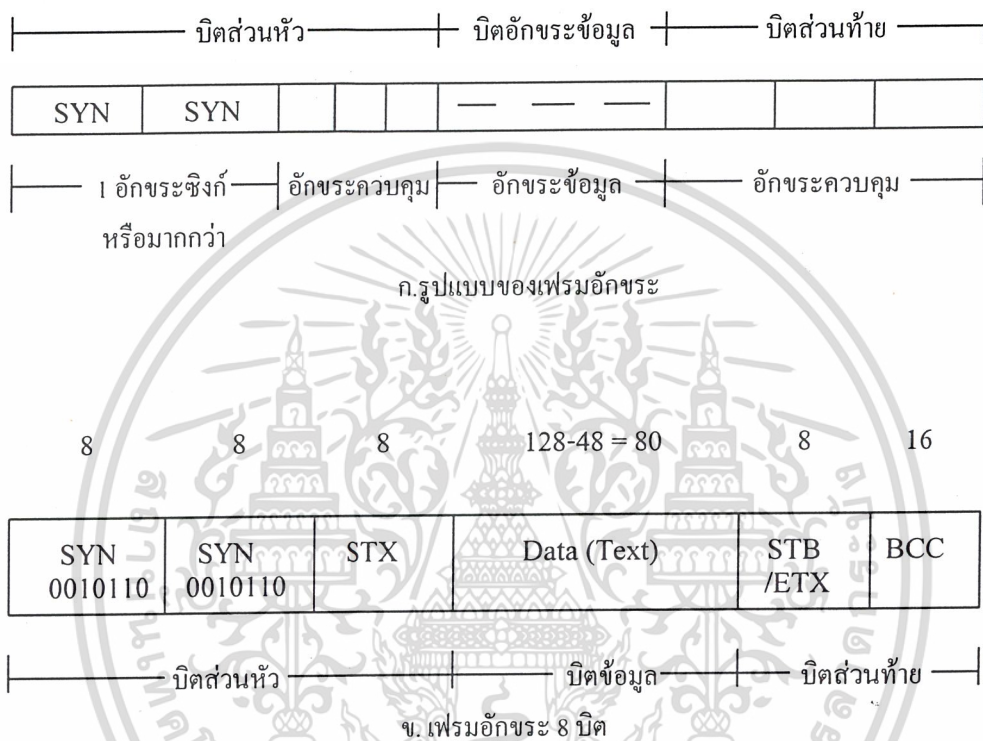
ส่วนการใส่อักขระ SYN ที่ส่วนหัว 2 อักขระหรือมากกว่า ก็เพื่อป้องกันการผิดพลาดเมื่อผู้รับตรวจพบการเปลี่ยนแปลงในสัญญาณที่ผ่านเข้ามาที่สายสื่อสารซึ่งมีลักษณะเหมือนกับอักขระ SYN ดังนั้นถ้าเครื่องรับตรวจพบอักขระ SYN ติดกัน 2 อักขระ แสดงว่าต่อไปจะเป็นการเริ่มต้นส่งข้อมูลที่แท้จริงแล้ว

ในการส่งข่าวสารของแต่ละบล็อกรหัส จำนวนของบิตในแต่ละบล็อกรหัสไม่จำเป็นต้องเป็นต้องเป็นจำนวนทวีคูณของจำนวนบิตของอักขระ อาจจะมีแค่อักขระส่วนหัวและอักขระส่วนท้ายโดยไม่มีอักขระข้อมูลเลยก็ได้

### 2.2.2 การส่งข้อมูลแบบซิงโครไนส์บิต

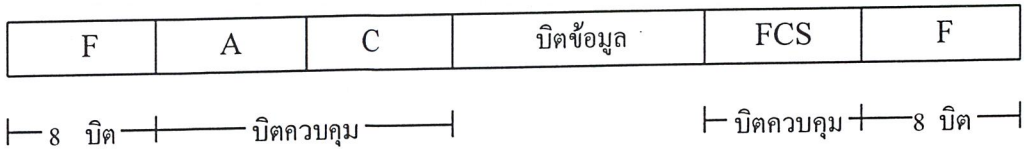
แทนที่ข้อมูลจะถูกส่งไปที่อักขระเรียงลำดับกัน เช่น การส่งข้อมูลแบบซิงโครไนส์อักขระ ในวิธีการส่งข้อมูลแบบซิงโครไนส์บิต ข้อมูลจะถูกส่งออกไปที่บิตเรียงลำดับกัน ทั้งบิตข้อมูลและบิตการควบคุมโดยไม่จำเป็นต้องแปลงมาอยู่ในรูปของอักขระ การเริ่มต้นบล็อกรหัสหรือ เฟรมข้อมูล

จะเริ่มต้นจะเริ่มต้นด้วยกลุ่มบิตพิเศษขนาด 8 บิตซึ่งเรียกว่า แฟล็ก (Flag) และจะมีแฟล็กรูปแบบเหมือนเดิมกับแฟล็กเริ่มต้นเพิ่มในส่วนท้ายของบล็อก หรือเฟรมข้อมูลเป็นแฟล็กจบ (ดูรูปที่ 2.4 ประกอบ)



รูปที่ 2.3 บล็อกหรือเฟรมอักขระของการส่งข้อมูลแบบซิงโครนัสอักขระ

เครื่องรับของผู้รับจะรอคอยสัญญาณดิจิทัล หรือกลุ่มบิตที่ผ่านเข้ามาที่มีรูปแบบเดียวกันกับแฟล็กเพื่อเป็นสัญญาณให้เริ่มต้นเฟรมข้อมูล หลังจากแฟล็กเริ่มต้นผ่านไปแล้วจะเป็นกลุ่มของบิตควบคุม (Control Field) ทำหน้าที่บอกความยาวของบล็อกข้อมูล ตำแหน่งปลายทางของผู้รับ วิธีการอ่านบิตข้อมูล และข่าวสารอื่น ๆ จากนั้นจะเป็นบิตข้อมูลจริง ๆ ที่ต้องการส่งไปให้ผู้รับ จบบิตข้อมูลจะเป็นบิตควบคุมตรวจสอบความผิดพลาดของข้อมูล (Frame Check Sequence) และจะจบเฟรมด้วยแฟล็กจบ



**รูปที่ 2.4** เฟรมข้อมูลของการส่งข้อมูลแบบซิงโครนัส

### 2.3 การสื่อสารแบบอนุกรมและ RS-232

มีทางเลือกอยู่ 2 ทางในการที่จะเคลื่อนย้ายข้อมูลจากคอมพิวเตอร์ไปยังอุปกรณ์ต่อพ่วงอื่น ๆ หรือคอมพิวเตอร์ด้วยกัน นั่นคือการรับส่งข้อมูลแบบขนานและการรับส่งข้อมูลแบบอนุกรม การรับส่งข้อมูลแบบขนานจะเป็นการรับหรือส่งข้อมูลคราวละ 4 หรือ 8 บิตในเวลาเดียวกัน ซึ่งจะทำให้การรับและส่งข้อมูลทำได้ที่ความเร็วสูง ซึ่งก็หมายความว่าจำนวนของสายที่ใช้ในการส่งจะต้องมีมากเท่ากับจำนวนบิตของข้อมูลที่จะส่งด้วย นอกจากนี้ยังจะต้องรวมถึงสายที่ใช้สำหรับการควบคุมและการตรวจสอบการรับส่งข้อมูลด้วย ซึ่งอาจจะต้องใช้สายมากเป็น 2 เท่าของจำนวนบิตของข้อมูลที่จะส่งได้ ซึ่งก็เป็นปัญหาในเรื่องราคาของสายที่ใช้ในการเชื่อมต่อแบบขนานจะมีราคาแพง

ในขณะที่การรับส่งข้อมูลแบบอนุกรมเป็นการรับส่งข้อมูลครั้งละ 1 บิต แต่ก็สามารถรับส่งข้อมูลได้คราวละหลาย ๆ บิตได้ หากแต่จะต้องมีการตกลงกันระหว่างตัวส่งและตัวรับว่า จะรับส่งข้อมูลคราวละกี่บิต ตัวรับจะรอเช็คข้อมูลมาให้ครบทุกบิตเสียก่อนจึงทำการประมวลผล ส่งผลให้การสื่อสารข้อมูลอนุกรมอาจมีความเร็วต่ำกว่าแบบขนาน ในด้านจำนวนสายสัญญาณการรับส่งข้อมูลแบบอนุกรมจะใช้จำนวนสายที่น้อยกว่ามาก อย่างน้อยที่สุดใช้เพียง 2 – 3 เส้นเท่านั้น แต่อัตราเร็วในการรับส่งข้อมูลอาจต่ำกว่าแบบขนาน อย่างไรก็ตามการรับส่งแบบอนุกรมสามารถใช้สายสัญญาณที่มีความยาวมากกว่าแบบขนาน ทำให้ระยะทางในการสื่อสารข้อมูลแบบอนุกรมสามารถทำได้มากกว่า

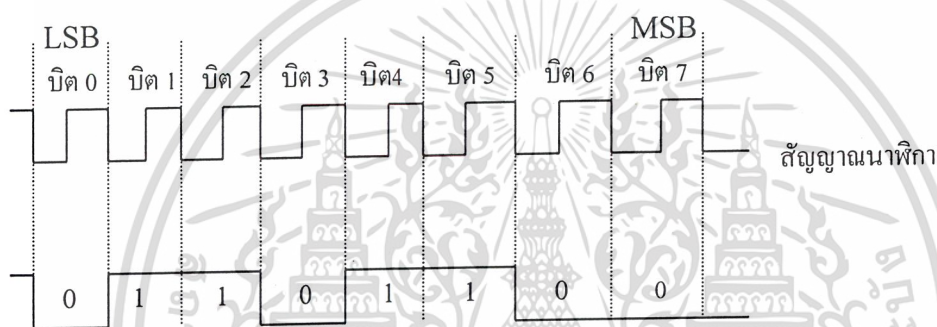
#### 2.3.1 การสื่อสารแบบอนุกรม

การสื่อสารแบบอนุกรมนั้นจะแบ่งได้เป็น 2 แบบ คือ การสื่อสารอนุกรมแบบซิงโครนัสและการสื่อสารอนุกรมแบบอะซิงโครนัส การสื่อสารแบบซิงโครนัสจะมีสัญญาณนาฬิกาวิ่งอยู่กับการรับและส่งสัญญาณด้วย ตัวอย่างการส่งข้อมูลแบบซิงโครนัสก็คือคีย์บอร์ดของคอมพิวเตอร์ ซึ่งสายเส้นหนึ่งจะเป็นสายของสัญญาณนาฬิกา ส่วนสายอีกเส้นจะเป็นสายของข้อมูล ดังนั้นการ

ติดต่อกันแบบซิงโครนัสนี้จะต้องใช้สายในการเชื่อมต่ออย่างน้อยที่สุด 3 เส้นคือ สัญญาณนาฬิกา, ข้อมูล และกราวด์ รูปที่ 2.5 แสดงให้เห็นถึงไทมิงไคอะแกรมของการส่งข้อมูลแบบซิงโครนัส

### 2.3.2 การสื่อสารข้อมูลแบบอะซิงโครนัส

การสื่อสารข้อมูลแบบอะซิงโครนัสคือการรับและส่งข้อมูลไปในสาย โดยไม่จำเป็นต้องมีสัญญาณนาฬิกาพร้อมด้วยเหมือนกับการรับส่งข้อมูลแบบซิงโครนัส แต่จะใช้การกำหนดค่าสัญญาณนาฬิกาทั้งภาครับและภาคส่งให้มีค่าเท่ากัน ซึ่งเรียกสัญญาณนาฬิกาที่ใช้ในการกำหนดค่าให้ภาครับ



รูปที่ 2.5 รูปแบบอย่างง่ายที่สุดของข้อมูลอนุกรม

และภาคส่งนี้ว่า อัตราการถ่ายทอข้อมูล หรือ บอดเรต (Baudrate) มีหน่วยเป็นบิตต่อวินาที (bit per secone: bps)

รูปแบบของข้อมูลที่ใช้ในการรับส่งแบบอะซิงโครนัสจะประกอบด้วย 4 ส่วนด้วยกัน คือ

1. บิตเริ่มต้น ( Start Bit ) ซึ่งจะมีขนาด 1 บิต
2. บิตข้อมูลแบบอนุกรมจะมีขนาด 5, 6, 7 หรือ 8 บิต
3. บิตตรวจสอบพาริตี ( Parity Bit ) จะมีขนาด 1 บิตหรือไม่มี
4. บิตปิดท้าย ( Stop Bit ) จะมีขนาด 1, 1.5 หรือ 2 บิต

รูปที่ 2.6 แสดงรูปแบบของข้อมูลอนุกรมแบบอะซิงโครนัส ซึ่งเมื่อไม่มีข้อมูลที่จะส่ง ขา DATA จะมีสถานะลอจิก “1” ซึ่งจะเรียกสถานะนี้ว่าสถานะหยุดรอ ( Waiting State ) การเริ่มต้นส่งข้อมูลจะเริ่มจากการให้ขา DATA มีลอจิก “0” ด้วยช่วงระยะเวลา 1 บิต ซึ่งจะเรียกบิตนี้ว่าบิตเริ่มต้นจากนั้นบิตข้อมูลจะถูกส่งออกไป โดยเริ่มจากบิตที่มีค่านัยต่ำสุด ( LSB ) ก่อน ซึ่งข้อมูลในไบต์ที่จะส่งอาจจะมีจำนวน 5, 6, 7 หรือ 8 บิตก็ได้ จากนั้นจะตามด้วยบิตพาริตี ซึ่งใช้เพื่อตรวจสอบ

ความผิดพลาดที่เกิดขึ้นจากการส่งข้อมูล บิตสุดท้ายที่จะส่งคือบิตปิดท้าย ซึ่งจะให้ขาดค่าว่ามีสถานะลอจิก 1 อีกครั้งด้วยระยะเวลาอย่างน้อย 1 บิต 1.5 บิต หรือ 2 บิต เพื่อเป็นการแสดงว่าสิ้นสุดข้อมูลแล้ว

อุปกรณ์พิเศษที่ได้รับการออกแบบมา สำหรับการรับและส่งข้อมูลแบบอะซิงโครนัสเรียกว่า Universal Asynchronous Receiver / Transmitter หรือ UART อัตราความเร็วในการรับและส่งข้อมูลของการรับส่งข้อมูลแบบอะซิงโครนัสคือ ค่าบอดเรต ซึ่งก็คือค่าจำนวนบิตต่อวินาทีที่ใช้ในการรับและส่งข้อมูล บอดเรตมาตรฐานที่ใช้สำหรับพอร์ตอนุกรม RS-232 ได้แก่ 110, 150, 300, 600, 1200, 2400, 4800, 9600, และ 19200 บิตต่อวินาที



รูปที่ 2.6 รูปแบบอย่างง่ายที่สุดของข้อมูลอนุกรมแบบอะซิงโครนัส

และมีค่าเพิ่มมากขึ้นตามเทคโนโลยีของคอมพิวเตอร์ ซึ่งการรับส่งแบบอนุกรมโดยไม่ผ่านโมเด็มอาจจะสามารถกำหนดค่าบอดเรตได้สูงถึง 115200 บิตต่อวินาที เนื่องจากบอดเรตคือจำนวนบิตของข้อมูลที่สามารถถ่ายเทได้ภายใน 1 วินาที ยกตัวอย่าง ข้อมูลอนุกรมถูกส่งในลักษณะ 8 บิต ไม่มีการตรวจสอบพาริตี มีบิตเริ่มต้น 1 บิต และบิตปิดท้าย 1 บิต ความยาวของข้อมูลที่รับส่งนี้เท่ากับ 10 บิต ถ้าใช้บอดเรตในการส่งข้อมูลเท่ากับ 9600 บิตต่อวินาที ก็สามารถรับส่งข้อมูลได้ด้วยความเร็ว 960 ไบต์ต่อวินาที และถ้ามีการใช้พาริตีความเร็วในการรับส่งข้อมูลจะเหลือเป็น 872 ไบต์ ต่อวินาที

การตรวจสอบพาริตีสามารถกำหนดให้เป็นแบบคี่ ( Odd ) แบบคู่ ( Even ) หรือไม่มีการตรวจสอบพาริตีก็ได้ การตรวจสอบพาริตีเป็นการตรวจสอบจำนวนรวมของบิตที่เป็นลอจิก “1” ภายในข้อมูลที่ส่งไป 1 ไบต์ว่ามีจำนวนรวมเป็นเลขคู่หรือเลขคี่โดยต้องรวมบิตพาริตีเข้าไปด้วย ยกตัวอย่างข้อมูลที่จะทำการส่งมีขนาด 8 บิต และมีค่าเท่ากับ 99 ฐานสิบหก หรือ 10011001 ฐานสอง จะเห็นว่าข้อมูลในไบต์นี้มีจำนวนลอจิก “1” จำนวน 4 ตัวซึ่งเป็นเลขคู่ ดังนั้นถ้ากำหนดค่าพาริตีเป็นคู่ค่าในบิตพาริตี จะต้องมิลอจิกเป็น “0” แต่ถ้าพาริตีเป็นคี่ ค่าบิตพาริตีจะต้องเป็น “1” เพื่อให้

ข้อมูล 1 ไบต์รวมทั้งบิตพาริตีที่มีจำนวนบิตที่เป็นลอจิก “1” มีจำนวนรวมกันเป็นเลขคี่ ในตารางที่ 1 แสดงตัวอย่างของบิตพาริตีในการรับส่งข้อมูลอนุกรม

บิตพาริตีถูกสร้างขึ้นจากภาคส่งข้อมูลของ UART ซึ่งทางภาครับจะต้องทำการกำหนดคุณสมบัติการตรวจสอบพาริตีคี่หรือพาริตีคู่ จากนั้นภาครับของ UART จะทำการตรวจสอบค่าพาริตีที่เกิดขึ้นว่าเป็นคู่หรือเป็นคี่ โดยการนับจำนวนลอจิก “1” ทั้งหมดรวมทั้งบิตพาริตีด้วย ถ้ากำหนดพาริตีไว้เป็นคู่แต่อ่านค่าตัวเลขในการนับ ได้ออกมาเป็นเลขคี่ ทางภาครับจะแสดงข้อผิดพลาดออกมาให้ผู้ใช้งานทราบ นับเป็นการตรวจสอบความผิดพลาดที่เกิดขึ้นในการถ่ายทอดข้อมูลได้ง่ายที่สุด แต่จะเชื่อถือได้เมื่อมีบิตข้อมูลที่ทำให้การส่งผิดพลาดเพียงบิตเดียวเท่านั้น ถ้าข้อที่ทำมุลการส่งมีบิตที่ผิดพลาดมากกว่า 1 บิต การตรวจสอบด้วยวิธีนี้จะไม่ได้ผล สำหรับการตั้งพาริตีบิตเป็น NONE นั้น ทั้งภาครับและภาคส่ง จะไม่มีการตรวจสอบพาริตี

ตารางที่ 2.1 บิตพาริตีของข้อมูล

ข้อมูล	บิตพาริตีคู่	บิตพาริตีคี่
00000000	0	1
00000001	1	0
00000010	1	0
00000011	0	1
00000100	1	0
11111110	0	1
11111111	1	0

คอมพิวเตอร์ในรุ่น AT เกือบทั้งหมดจะใช้ UART เบอร์ 165450 และ 16550 ส่วนคอมพิวเตอร์รุ่น XT ใช้ UART เบอร์ 8250 UART ชิพเหล่านี้มีระดับแรงดันที่สูงขึ้น โดยลอจิก “0” มีระดับแรงดัน +3 V ถึง +12V ในขณะที่ลอจิก “1” มีระดับแรงดัน -3V จนถึง -12V

### 2.3.3 มาตรฐานพอร์ตอนุกรม RS-232

มาตรฐานการเชื่อมต่อแบบอนุกรม RS-232 เป็นมาตรฐานอุตสาหกรรมที่ออกแบบมาเพื่อใช้ในการส่งข้อมูลอนุกรมและแบบอะซิงโครนัส 2 ทิศทาง โดยมาตรฐาน RS-232 ในอดีตนั้นถูก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ออกแบบมาเพื่อการส่งผ่านข้อมูลจากคอมพิวเตอร์ไปยังโมเด็มเพียงอย่างเดียว เพื่อที่จะนำข้อมูลจากโมเด็มนี้สื่อสารผ่านสายโทรศัพท์ไปยังคอมพิวเตอร์อีกชุดที่อยู่ห่างไกลกัน โดยคณะกรรมการที่เรียกว่า สมาคมอุตสาหกรรมอิเล็กทรอนิกส์ ( Electronic Industric Association : EIA ) ได้วางมาตรฐานที่มีชื่อเรียกว่า EIA RS-232 มาตรฐานนี้ในช่วงแรกจะใช้คอนเน็คเตอร์เป็นแบบ DB - 25 โดยกำหนดความยาวสูงสุดของสายสัญญาณไว้ที่ 50 ฟุต มีระดับสัญญาณตั้งแต่ -3 ถึง -12 V แสดงว่ามีข้อมูล (Mark) และ +3 ถึง +12 V แสดงว่าเป็นช่องว่าง (Space)

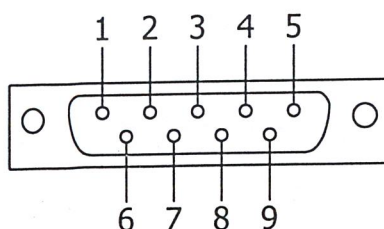
มาตรฐาน RS - 232 ได้กำหนดรูปแบบของอุปกรณ์เชื่อมต่อข้อมูล (Data Terminal Equipment : DTE ) กับข้อมูลปลายทาง (Data Circuit Terminating : DCE) ไว้ว่าอุปกรณ์ DTE จะต้องเป็นอุปกรณ์ที่มีการประมวลผลในตัว เช่น ไมโครคอนโทรลเลอร์ หรือ ไมโครคอมพิวเตอร์ซึ่งมีความสามารถในการสร้างบิตข้อมูลแบบอนุกรมได้ ส่วนอุปกรณ์ DCE จะทำหน้าที่เป็นเพียงตัวรับข้อมูลที่ส่งมาจาก DTE เท่านั้น โดยการรับส่งข้อมูลระหว่างอุปกรณ์ทั้งสองจะกระทำผ่านมาตรฐาน RS - 232

ข้อแตกต่างของอุปกรณ์ DTE และอุปกรณ์ DCE อย่างหนึ่งที่เราเห็นได้ชัดคือ คอนเน็คเตอร์ของ DTE จะเป็นตัวผู้ ส่วนคอนเน็คเตอร์ของ DCE จะเป็นตัวเมียซึ่งพอร์ตของคอมพิวเตอร์ที่ใช้กันอยู่ทั่วไปจะเป็นแบบ DTE ส่วนคอนเน็คเตอร์ที่อยู่ที่โมเด็มจะเป็นแบบ DCE

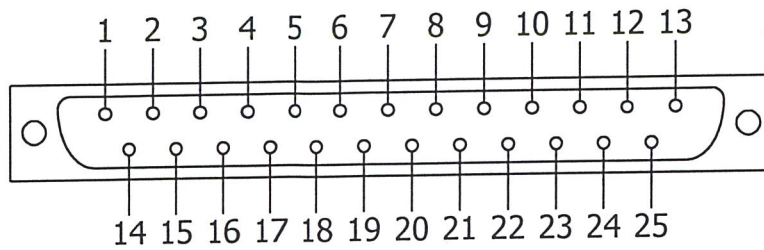
สำหรับการใช้งานบนคอมพิวเตอร์ พอร์ตอนุกรม RS-232 มักถูกใช้เชื่อมต่อกับโมเด็ม หรือ เมาส์ โดยสามารถรับส่งข้อมูลได้ที่มีความยาวของสายสัญญาณสูงสุดถึง 20 เมตร

### 2.3.4 คอนเน็คเตอร์สำหรับพอร์ต RS-232 และการเชื่อมต่อ

มาตรฐานการเชื่อมต่อแบบ RS-232 จะใช้คอนเน็คเตอร์แบบ DB-25 ตัวผู้หรือ DB -9 ตัวผู้ หรือคอนเน็คเตอร์แบบ DB-25 จะมีขาต่อใช้งานเพียง 9 เส้นเช่นเดียวกับคอนเน็คเตอร์แบบ DB-9 เนื่องจากขาอื่นที่เคยใช้งานในอดีตปัจจุบันมีการใช้งานไม่มากนัก โดยแสดงรูปร่างและตำแหน่งดังรูปที่ 2.7 (ก) และ (ข)



(ก). คอนเน็คเตอร์อนุกรม 9 ขาหรือแบบ DB-9 (มองจากด้านหลังคอมพิวเตอร์)



(ข). คอนเน็คเตอร์อนุกรม 25 ขาหรือแบบ DB-25 (มองจากด้านหลังคอมพิวเตอร์)

คอนเน็คเตอร์ DB 9	คอนเน็คเตอร์ DB 25	ชื่อของสายสัญญาณ	ชนิดของสายสัญญาณ
1	8	Data Carrier Detect: DCD	อินพุท
2	3	Received Data : RxD	อินพุท
3	2	Tranmitted Data : TxD	เอาต์พุท
4	20	Data Terminal Ready : DTR	เอาต์พุท
5	7	Signal Ground : GND	-
6	6	Data Set Ready : DSR	อินพุท
7	4	Request To Send : RTS	เอาต์พุท
8	5	Clear To Send : CTS	อินพุท
9	22	Ring Indicator : RI	อินพุท

รูปที่ 2.7 การจัดขาของคอนเน็คเตอร์อนุกรมตามมาตรฐาน RS-232 ทั้งแบบ DB-9 และ DB-25

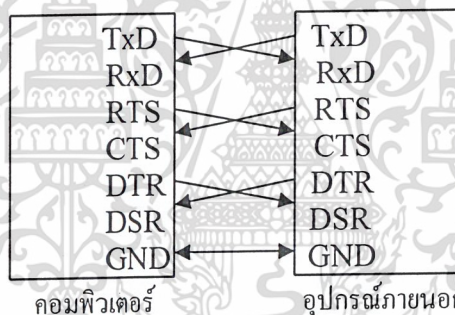
สำหรับการเชื่อมต่อคอมพิวเตอร์กับอุปกรณ์ภายนอกในรูปที่ 2.8 ถูกสรในรูปแสดงถึงทิศทางของข้อมูลในรูปที่ 2.8 ( ก ) เป็นการเชื่อมต่อแบบ Null modem หรือ การเชื่อมต่อโดยตรงโดยไม่ผ่านโมเด็มโดยมีการตรวจสอบหรือแฮนด์เช็กเต็มรูปแบบ ส่วนรูปที่ 2.8 ( ข ) เป็นการเชื่อมต่อแบบ Null modem ในลักษณะที่ใช้สายสัญญาณเพียง 3 เส้น โดยเส้นหนึ่งสำหรับส่งข้อมูลอีกเส้นหนึ่งรับข้อมูลและเส้นสุดท้ายเป็นกราวด์ สำหรับรายละเอียดดังนี้

Data Carrier Detect : DCD หรืออาจเรียกว่า Carrier Detect :CD ขานี้จะแอกตีฟเมื่อมีการส่งสัญญาณพาห้จากอุปกรณ์สื่อสารข้อมูล เช่น โมเด็มสำหรับการใช้งานปกติ ขานี้จะไม่ได้ถูกใช้งานมากนัก

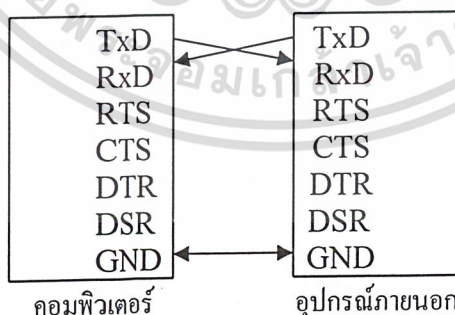
Receive Data: RD หรือ RxD ขานี้ใช้เพื่อรับสัญญาณอนุกรมเข้ามายังคอมพิวเตอร์โดยนำข้อมูลที่อ่านได้เก็บไว้ในรีจิสเตอร์บัฟเฟอร์

Transmitted Data: TD หรือ TxD ขานี้ใช้เพื่อส่งข้อมูลจากคอมพิวเตอร์โดยนำข้อมูลที่เก็บอยู่ในบัฟเฟอร์สำหรับส่งข้อมูลส่งออกไป

Data Terminal Ready : DTR เป็นขาสัญญาณที่ส่งออกจากคอมพิวเตอร์เพื่อให้อุปกรณ์ปลายทางรับรู้ ว่า ต้องการติดต่อด้วย โดยขา DTR นี้จะต้องเชื่อมต่อกับขา DSR ของอุปกรณ์ปลายทางและขา DTR ของอุปกรณ์ปลายทางจะต้องเชื่อมต่อกับขา DSR ของคอมพิวเตอร์ถ้าใช้การเชื่อมต่อเป็นแบบ Null modem ซึ่งใช้สายในการเชื่อมต่อเพียง 3 เส้น



ก. การต่ออุปกรณ์ภายนอกเข้ากับคอมพิวเตอร์แบบ Null modem



ข. การต่ออุปกรณ์ภายนอกเข้ากับคอมพิวเตอร์แบบ RS-232 โดยใช้สายเพียง 3 เส้น

รูปที่ 2.8 การต่ออุปกรณ์ภายนอกกับพอร์ตอนุกรมของคอมพิวเตอร์ในลักษณะต่างๆ

จะต้องต่อขา DTR และ DSR ของตัวมันเองเข้าด้วยกันและต้องต่อกับขา DCD ด้วยในกรณีที่โปรแกรมสื่อสารที่ใช้มีการตรวจจับสัญญาณพาห์

Signal Ground: GND ขากราวด์ของระบบ

Data Set Ready: DSR ขานี้จะใช้คู่กับขา DTR เพื่อตรวจสอบการเชื่อมต่อกันระหว่างคอมพิวเตอร์กับอุปกรณ์ปลายทาง ซึ่งขา DSR นี้จะเป็นขาสำหรับรับข้อมูลจากภายนอกซึ่งถูกส่งมาจากขา DSR

Request To Send : RTS เป็นขาสำหรับส่งสัญญาณร้องขอให้ทางอุปกรณ์ปลายทางส่งข้อมูลกลับมายังคอมพิวเตอร์ โดยขาที่รับสัญญาณ RTS ก็คือขา CTS ในกรณีที่ใช้การเชื่อมต่อแบบ Null modem 3 สาย จะต้องเชื่อมต่อขา RTS และ CTS ของตัวมันเองเข้าด้วยกัน เพื่อให้การรับและส่งข้อมูลเกิดขึ้นได้ตลอดเวลา

Clear To Send : CTS ขานี้จะคอยรับสัญญาณจากขา RTS เมื่อรับสัญญาณได้ ข้อมูลที่ขา TxD จะถูกส่งออกไป ดังนั้นขานี้จึงถูกใช้เพื่อตรวจสอบอุปกรณ์ต่อพ่วงว่าพร้อมที่จะรับข้อมูลหรือไม่

Ring Indicator: RI ใช้แสดงสถานะสัญญาณเรียกจากสายโทรศัพท์ปกติในการสื่อสาร โดยทั่วไปสายนี้จะไม่ถูกใช้งาน จะใช้ก็ต่อเมื่อมีการเชื่อมต่อกับโมเด็มกับโปรแกรมมีการตรวจสอบสัญญาณนี้เท่านั้น

### 2.3.5 UART

UART มาจากคำว่า Universal Asynchronous Receiver Transmitter ซึ่งหมายถึงอุปกรณ์ที่ทำหน้าที่รับส่งข้อมูลแบบอซิงโครนัสนั่นเอง สำหรับการสื่อสารอนุกรมบนคอมพิวเตอร์แล้ว UART ถือว่าเป็นหัวใจสำคัญของการสื่อสารอนุกรม

หน้าที่หลักของ UART คือทำหน้าที่แปลงข้อมูลที่อยู่ในรูปแบบขนานจากคอมพิวเตอร์ให้อยู่ในรูปแบบอนุกรม แบบอซิงโครนัสแล้วส่งออกไปและทำหน้าที่แปลงสัญญาณอนุกรมแบบอซิงโครนัสที่ป้อนเข้ามายังคอมพิวเตอร์แล้วเป็นแบบขนานก่อนจึงส่งเข้าคอมพิวเตอร์ ซึ่งนอกจาก UART จะส่งข้อมูลไปยังคอมพิวเตอร์แล้วยังแจ้งข้อมูลอื่นให้คอมพิวเตอร์ทราบด้วย เช่น อัตราเร็วในการรับส่งข้อมูล (บอดเรต), รูปแบบการส่งข้อมูล, ความผิดพลาดที่เกิดขึ้นระหว่างการถ่ายทอดข้อมูล (ผิดพลาดจากพาริตี, เฟรมข้อมูล, โอเวอร์รัน) เป็นต้น

ภายใน UART จะมีส่วนของวงจรสร้างบอดเรตแบบโปรแกรมได้ โดยการกำหนดค่าตัวหารให้กับสัญญาณนาฬิกาของ UART โดยตัวหารนี้มีขนาด 16 บิต ดังนั้นจึงสามารถกำหนดตัวหาร

อยู่ในช่วง 1 – 65535 UART สามารถรับส่งข้อมูลได้ทั้งแบบ Half duplex และ full duplex โดยการส่งแบบ Half duplex เป็นการส่งแบบทิศทางเดียว ส่วนการส่งแบบ Full duplex สามารถรับและส่งในคราวเดียวกัน

### 2.3.6 ชนิดของ UART

ในเครื่องคอมพิวเตอร์ทั่วไปมี UART สองเบอร์คือ 8250 ซึ่งเป็นแบบที่ใช้กันมานาน UART เบอร์นี้จะมียุคเฟิร์สสำหรับรับและส่งข้อมูลตำแหน่งเดียวกัน ทำให้การรับและส่งข้อมูลถูกจำกัดความเร็วอยู่ที่ 57.6 กิโลบิตต่อวินาทีเท่านั้น แต่ UART เบอร์นี้ถือว่าเป็นด้านแบบของ UART โดยคอมพิวเตอร์ทุก ๆ รุ่นจะต้องสนับสนุนการทำงานตามรูปแบบของ UART เบอร์นี้

UART อีกเบอร์คือ 16450 มีความสามารถรับส่งข้อมูลได้ด้วยความเร็ว 115,200 บิต ต่อวินาที และเพิ่มรีจิสเตอร์สำหรับพักข้อมูลสำหรับ UART นอกจากนั้นยังเพิ่มส่วนของชิพรีจิสเตอร์แบบ FIFO ขนาด 16 ไบท์ เข้าไปทำให้สามารถสนับสนุนความเร็วในการรับส่งข้อมูลที่ 256 กิโลบิตต่อวินาทีได้โดยคอมพิวเตอร์ในปัจจุบันใช้ UART เบอร์นี้หรือใหม่กว่า เช่นเบอร์ TL164C750 ซึ่งมีรีจิสเตอร์แบบ FIFO ขนาด 16 ไบท์ทำงานได้ที่ระดับแรงดัน +5 V และ +3 V มีโหมดประหยัดพลังงานสามารถรับส่งข้อมูลได้ด้วยความเร็ว 1 เมกะบิตต่อวินาทีเมื่อใช้สัญญาณนาฬิกา 16 เมกะเฮิร์ต

อย่างไรก็ตาม ความเร็วในการส่งข้อมูลที่มากมายของ UART เบอร์ใหม่ ๆ ก็ไม่ได้ช่วยให้การรับส่งข้อมูลของคอมพิวเตอร์เร็วขึ้น เนื่องจากว่าคอมพิวเตอร์ยังใช้ความถี่ของสัญญาณนาฬิกาในการแปลงข้อมูลเพียง 1.8432 เมกะเฮิร์ตเท่านั้น

### 2.4 วงจรออสซิลเลเตอร์

วงจรออสซิลเลเตอร์แบ่งออกได้เป็น วงจรออสซิลเลเตอร์รูปคลื่นไซน์ และวงจรออสซิลเลเตอร์ที่ไม่ใช่รูปคลื่นไซน์ ช่วงความถี่ออสซิลเลเตอร์มีตั้งแต่ต่ำกว่า 1 Hz ไปยังมากกว่า 10GHz รูปคลื่นและความถี่ขึ้นอยู่กับความต้องการออสซิลเลเตอร์มีการออกแบบได้หลายวิธี ในที่นี้จะกล่าวถึงวงจรที่เป็นที่นิยมมากที่สุดและอธิบายการออสซิลเลทที่ไม่ต้องการ

วงจรออสซิลเลเตอร์รูปคลื่นไซน์ (sine-wave oscillator) จะให้กำเนิดสัญญาณรูปคลื่นไซน์ออกมามากพอเวลา โดยมีขนาดและความถี่ที่ ชนิดของการออสซิลเลทแบ่งได้ตามอุปกรณ์ที่ใช้ ฉะนั้นวงจรออสซิลเลเตอร์คลื่นรูปไซน์จะแบ่งได้เป็น

#### 1) วงจรออสซิลเลเตอร์ที่ใช้ LC

2) วงจรออสซิลเลเตอร์ที่ใช้ RC

3) วงจรออสซิลเลเตอร์ที่ใช้ก้อนผลึก ( Crystal )

จากการแบ่งข้างบนนี้ยังสามารถที่แยกออกไปเพื่อให้ชัดเจนยิ่งขึ้นได้อีกตามตาราง

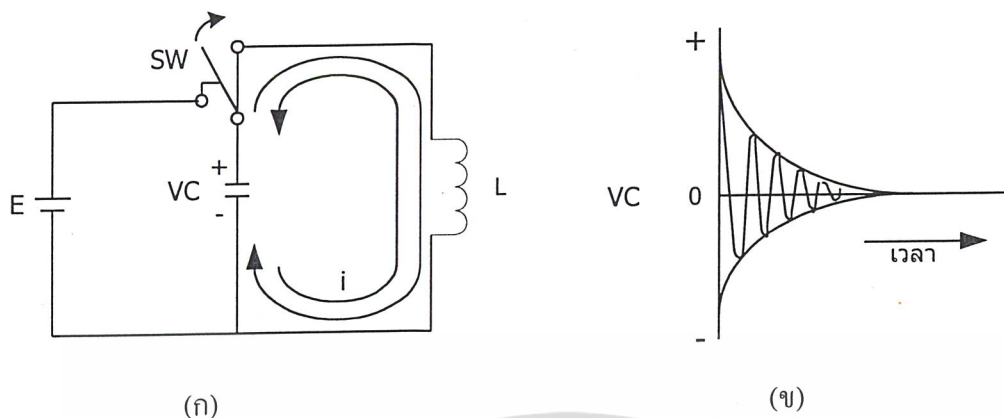
### 2.4.1 หลักการเบื้องต้นของการออสซิลเลท

2.4.1.1 กระแสที่ช่วยให้เกิดการออสซิลเลทอย่างต่อเนื่อง

จากรูปที่ 2.9(ก) เมื่อลูกตุ้มนาฬิกาถูกปล่อยจากมือ ก็จะทำให้เกิดการแกว่งหรือออสซิลเลทด้วยคาบคงที่ดังรูปที่ 2.9(ข) แต่ต่อมาขนาดของการแกว่งหรือระยะทางของการแกว่งจะลดลงเรื่อย ๆ จนกระทั่งหยุดลง เนื่องมาจากผลของการต้านของอากาศและความฝืดของจุดที่ยึดลูกตุ้มนาฬิกาไว้ ด้วยลักษณะแนวความคิดนี้สามารถนำมาใช้กับวงจรไฟฟ้าดังรูปที่ 2.10 ได้เหมือนกันจากรูปที่ 2.10 (ก) ถ้าสวิตช์ถูกเลื่อนออกมาทางด้านขวาหลังที่ทำการประจุเก็บตัว C เต็มแล้วกระแส I จะเริ่มไหลออกจากตัวเก็บประจุ ผ่านไปยังขดลวด L แต่เนื่องจากขดลวดมีคุณสมบัติของการเหนี่ยวนำหรือไม่สามารถที่จะเปลี่ยนแปลงอย่างทันทีทันใดได้ ดังนั้นเมื่อกระแสที่ไหลออกจากตัวเก็บประจุ C ไปยังขดลวด L หมดแล้ว (คายประจุจนเป็นศูนย์) ก็จะเกิดกระแสไหลของกระแสออสซิลเลทจะเป็นดังที่กล่าวมาแล้วข้างต้น เนื่องจากผลของความต้านทาน R ภายในวงจร



รูปที่ 2.9 การออสซิลเลททางกล



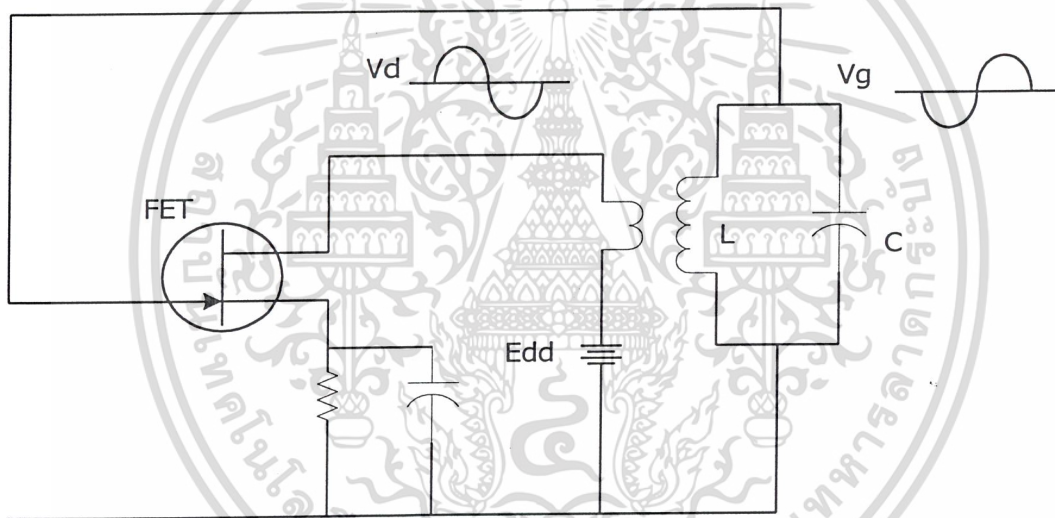
รูปที่ 2.10 การเกิดออสซิลเลททางด้านวงจรไฟฟ้า

ตารางที่ 2.2 วงจรออสซิลเลเตอร์แบบคลื่นรูปชานนี้

องค์ประกอบของออสซิลเลเตอร์	ชื่อของออสซิลเลเตอร์	ลักษณะการใช้งาน	ที่ใช้งาน
วงจรออสซิลเลเตอร์แบบ LC	<ol style="list-style-type: none"> <li>เลือกความถี่ที่คอลเลกเตอร์ (แคทร)</li> <li>เลือกความถี่ที่เบส (เกท)</li> <li>เลือกความถี่อิมิตเตอร์</li> <li>ฮาร์ทเลย์</li> <li>คอลลิทท์</li> </ol>	<ol style="list-style-type: none"> <li>ความถี่เปลี่ยนแปลงได้ง่าย</li> <li>โดยทั่วไปเสถียรภาพของความถี่ไม่ดี</li> <li>มักจะใช้กันโดยทั่วไป</li> <li>ใช้ในย่านความถี่สูง</li> </ol>	<ol style="list-style-type: none"> <li>ใช้ในเครื่องรับวิทยุ ทีวี เอฟเอ็ม ฯลฯ</li> <li>ใช้เป็นตัวออสซิลเลเตอร์ในการวัดทางด้านความถี่สูง</li> </ol>
วงจรออสซิลเลเตอร์แบบ RC	<ol style="list-style-type: none"> <li>แบบเลื่อนเฟส</li> <li>แบบเวนบริดจ์</li> </ol>	<ol style="list-style-type: none"> <li>ใช้ช่วงความถี่ต่ำ</li> <li>ความถี่สามารถเปลี่ยนแปลงได้</li> <li>เสถียรภาพของความถี่ไม่ดี</li> </ol>	<ol style="list-style-type: none"> <li>ใช้เป็นตัวออสซิลเลเตอร์ในการวัดทางด้านความถี่ต่ำ</li> </ol>
วงจรออสซิลเลเตอร์แบบใช้ชิ้นผลึก	<ol style="list-style-type: none"> <li>ชิ้นผลึกต่อระหว่าง B กับ E</li> <li>ชิ้นผลึกต่อระหว่าง C กับ B</li> </ol>	<ol style="list-style-type: none"> <li>เสถียรภาพของความถี่ดีเป็นพิเศษ</li> <li>ใช้ในย่านความถี่สูง</li> <li>การทำให้ความถี่เปลี่ยนแปลงทำได้ยาก</li> </ol>	<ol style="list-style-type: none"> <li>ใช้ในเครื่องส่งวิทยุ นาฬิกา เครื่องมือวัดต่างๆ ฯลฯ</li> <li>เมื่อนำมาใช้ร่วมกับวงจรเฟสล็อกกลูป (PLL) จะนำมาใช้งานได้อย่างกว้าง</li> </ol>

ทำให้เกิดการสูญเสียกำลังงานไปเป็น  $I^2R$  นั้นหมายความว่า การออสซิลเลทจะถูกลดทอนลง ค่าศักดาที่ตกคร่อมตัวเก็บประจุ  $C$  จะสามารถเขียนมาเป็นกราฟได้ดังรูปที่ 2.10 (ข) ซึ่งเหมือนกับ การออสซิลเลททางกล (โดยที่เฟสของศักดาจะตามกระแสอยู่ 90 องศา)

การออสซิลเลทในลักษณะที่ได้กล่าวมาแล้วนี้เรียกว่าออสซิลเลทแบบแฉมป์ ( Damped Oscillation ) เพื่อที่จะช่วยให้การออสซิลเลทเป็นไปอย่างต่อเนื่อง จะต้องใส่กำลังเข้าไปในระบบมีค่าเท่ากับกำลังที่สูญเสียไป หรือกล่าวได้ว่า ลูกตุ้มนาฬิกาจะต้องถูกผลักเล็กน้อยเมื่อเคลื่อนที่ไปจนถึงด้านซ้ายสุดของการแกว่ง ในกรณีของการออสซิลเลททางไฟฟ้า สวิทช์จะต้องถูก ผลักกลับมาทางด้านซ้ายมือทันทีที่ค่าศักดา  $V_c$  มีค่าสูงสุด เพื่อที่จะรับค่ากำลังงานด้านไฟฟ้าจาก แหล่งจ่ายไฟแล้วทำการผลักกลับตำแหน่งเดิม



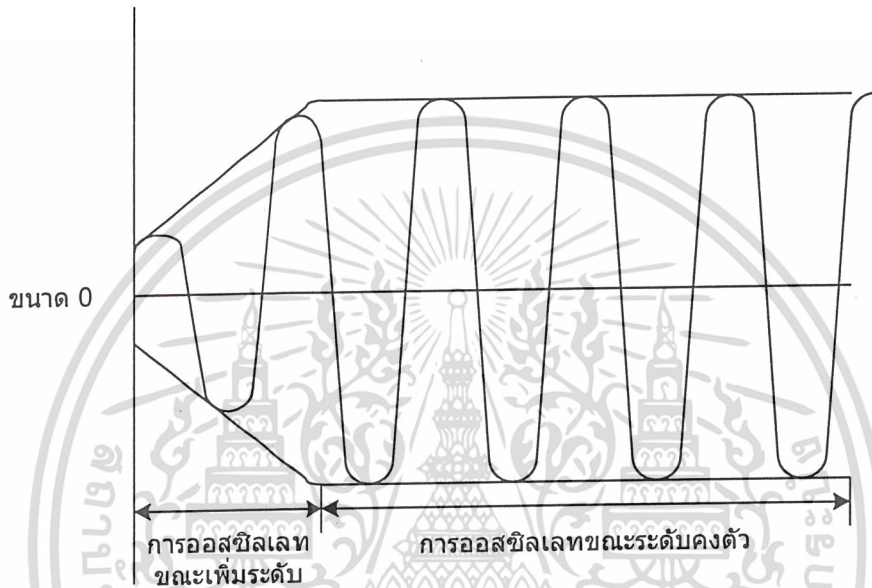
รูปที่ 2.11 วงจรออสซิลเลเตอร์แบบเลือกความถี่จากเกต

โดยอาศัยหลักการออสซิลเลททางกลมาทำความเข้าใจกับการออสซิลเลททางไฟฟ้า ลองมา พิจารณาวงจรจริงๆ ดังตามรูปที่ 2.11

เมื่อเริ่มจ่ายไฟให้กับวงจรจะทำให้เกิดการกระชากของศักดาขึ้น ยังผลให้เกิดกระแสการออสซิลเลทอ่อนๆ ขึ้นในวงจร LC และเกิดศักดา  $V_g$  จะถูกขยายโดยเฟท ผลที่ได้ถูกป้อนกลับไปยังขด ปฐมภูมิของทรานส์ฟอร์มเมอร์มีค่าเป็น  $V_D$  (แหล่งจ่ายไฟตรงขนาดเมื่อคิดในแง่ของไฟสลับแล้วให้ มีค่าเป็น  $V_D$ ) โดยผลอันนี้จะทำให้กำลังงานป้อนไปให้วงจรเกิดออสซิลเลทได้ ขนาดของการ ออสซิลเลทจะเพิ่มขึ้นดังรูปที่ 2.12 และการออสซิลเลทในลักษณะแรกนี้เรียกว่าการออสซิลเลทช่วง

เริ่มแรก หลังจากผ่านช่วงนี้ไปขนาดของสัญญาณจะเริ่มคงที่สถานะนี้เรียกว่าการออสซิลเลทแบบต่อเนื่อง

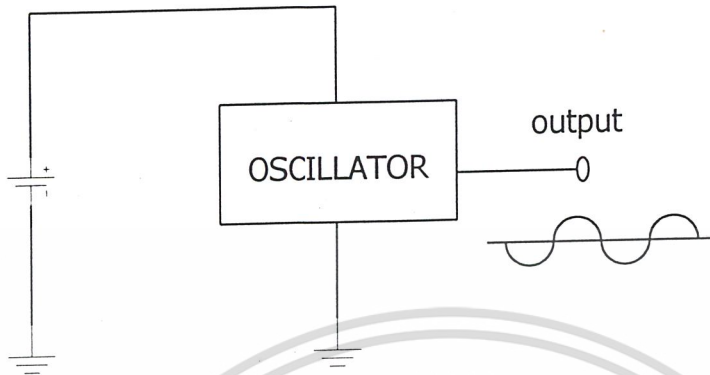
การออสซิลเลทตามที่ได้อธิบายมานี้ กระแสที่ช่วยทำให้เกิดการออสซิลเลทอย่างต่อเนื่องได้รับมาจากกำลังงานที่จ่ายออกมา โดยแหล่งจ่ายไฟเลี้ยงวงจร



รูปที่ 2.12 ออสซิลเลทในช่วงเริ่มแรกและการออสซิลเลทแบบต่อเนื่อง

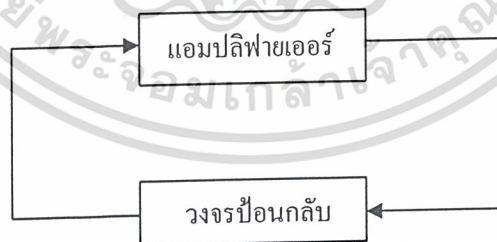
#### 2.4.2 คุณสมบัติของออสซิลเลเตอร์

ออสซิลเลเตอร์เป็นวงจรที่เปลี่ยน DC เป็น AC ซึ่งแสดงในรูปที่ 5 อินพุตที่ป้อนไปยังออสซิลเลเตอร์เป็น DC เพาเวอร์ซัพพลายและเอาต์พุตเป็นคลื่น AC รูปไซน์ ออสซิลเลเตอร์ส่วนมากเป็นแอมพลิฟายเออร์ที่มีการป้อนกลับ ดังแสดงในรูปที่ 2.13 ถ้าการป้อนกลับเป็นบวก ดังนั้นแอมพลิฟายเออร์อาจจะออสซิลเลท (สร้างกระแสกลับ)

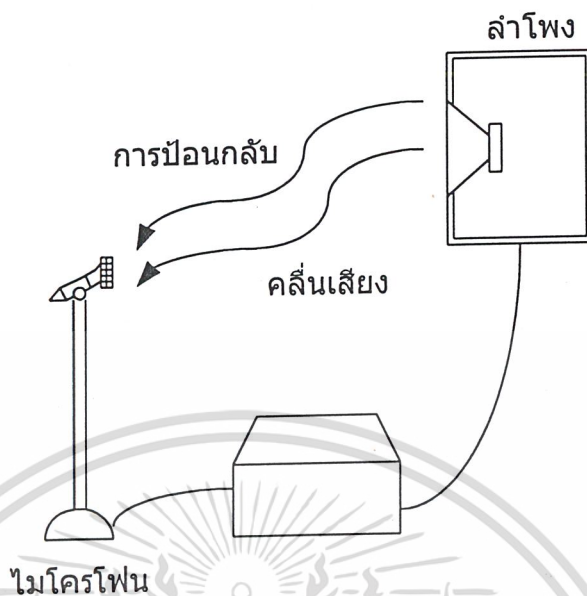


รูปที่ 2.13 ออสซิลเลเตอร์เปลี่ยนกระแสตรงเป็นกระแสสลับ

แอมพลิฟายเออร์จะออสซิลเลทถ้าสภาพต่างๆ ถูกต้อง ตัวอย่างเช่นเมื่อปรับ Volume Control ให้มีค่าสูงมาก ดังนั้นจะมีเสียงแหลมและเสียงหอนเกิดขึ้น ซึ่งเป็นการออสซิลเลท การป้อนกลับในกรณีนี้เป็นคลื่นเสียงจากลำโพงเข้าไปยังไมโครโฟน (รูปที่ 2.15) แม้ว่าการป้อนกลับแบบนี้สามารถสร้างการออสซิลเลท แต่ในทางปฏิบัติเกือบทั้งหมดใช้การป้อนกลับทางไฟฟ้า วงจรป้อนกลับใช้ส่วนประกอบอย่างเช่นตัวต้านทาน ตัวเก็บประจุ คอยล์หรือหม้อแปลง ต่อไปยังอินพุทของแอมพลิฟายเออร์ และต่อไปยังเอาต์พุทของแอมพลิฟายเออร์



รูปที่ 2.14 แอมพลิฟายเออร์กับการป้อนกลับ



รูปที่ 2.15 การป้อนกลับที่ทำให้แอมพลิฟายเออร์มีการออสซิลเลท

การป้อนกลับอย่างเดียวจะไม่รับประกันการออสซิลเลท รูปที่ 2.15 อีกครั้งเรารู้ว่าบางที่เราปรับ Volume Control ให้ลดลง การออสซิลเลทอาจจะหยุดแต่การป้อนกลับยังคงมีอยู่ ในตอนนี้ อัตราการขยายมีไม่เพียงพอสำหรับการเอาชนะอัตราการสูญเสียในทางเดินของการป้อนกลับ

สำหรับการออสซิลเลทอัตราการขยายจำเป็นต้องมีค่ามากกว่า อัตราการสูญเสียในทางเดินของการป้อนกลับและสัญญาณการป้อนกลับต้องมีเฟสเดียวกับอินพุทของแอมพลิฟายเออร์ ซึ่งเรียกว่าการป้อนกลับแบบบวกเมื่ออินพุทและเอาต์พุทของแอมพลิฟายเออร์มีเฟสต่างกัน (อย่างเช่นในแอมพลิฟายเออร์แบบ Common Emitter) วงจรป้อนกลับจะมีการสร้างเฟสตรงกันข้าม

ออสซิลเลเตอร์มีการใช้งานอย่างกว้างขวาง ตัวอย่างบางส่วนดังข้างล่างนี้

1. อุปกรณ์ดิจิทัลต่างๆอย่างเช่น คอมพิวเตอร์ เครื่องคิดเลข และนาฬิกาข้อมือ ใช้ ออสซิลเลเตอร์ในการสร้างสัญญาณรูปสี่เหลี่ยม ที่เป็นการกำหนดลอจิกชนิดต่างๆร่วมกัน
2. เครื่องกำเนิดสัญญาณในออสซิลเลเตอร์ มีการสร้างความถี่และรูปคลื่นซึ่งใช้ในการทดสอบวัดขนาด หรือแก้ปัญหาระบบอิเล็กทรอนิกส์อื่นๆ
3. โทรศัพท์แบบ Touch – tone เครื่องมือวัดเสียงดนตรี และเครื่องส่งที่มีการควบคุมระยะไกลสามารถใช้ออสซิลเลเตอร์ในการสร้างความถี่ต่างๆตามความต้องการ
4. เครื่องส่งวิทยุและเครื่องส่งโทรทัศน์ ใช้ออสซิลเลเตอร์สำหรับพัฒนาสัญญาณพื้นฐานเพื่อส่งไปยังเครื่องรับ

การใช้งานออสซิลเลเตอร์มีความต้องการแตกต่างกัน ออสซิลเลเตอร์ที่มีเสถียรภาพ จะสร้างสัญญาณที่มีแอมพลิจูดและความถี่คงที่ ความต้องการอีกอย่างคือความสามารถในการสร้างช่วงความถี่ช่วงออสซิลเลเตอร์แบบปรับความถี่ได้ (VFO) เป็นสิ่งที่ต้องการและออสซิลเลเตอร์ที่ควบคุมแรงดันไฟฟ้า (VCO) เป็นสิ่งที่ต้องการ

### 2.4.3 วงจรออสซิลเลเตอร์แบบ LC

จาก RC ออสซิลเลเตอร์ถูกจำกัดไว้ที่ความถี่ต่ำกว่า 1MHz และวงจร LC สามารถนำไปใช้ในการออกแบบออสซิลเลเตอร์ซึ่งทำงานที่ความถี่หลายร้อยเมกะเฮิร์ต โครงข่าย LC มักถูกเรียกว่า วงจรแท็งก์ (Tank Circuit) หรือฟลายวีล (Flywheel Circuit) รูปที่ 2.16 ในการสร้างออสซิลเลทแบบฮาร์นีย์ รูปที่ 2.16(a) สมมติว่าตัวเก็บประจุถูกชาร์จ ขณะที่ตัวเก็บประจุคายประจุผ่านตัวเหนี่ยวนำ สนามเพิ่มขึ้นโดยขึ้นอยู่กับจำนวนรอบของตัวเหนี่ยวนำ หลังจากตัวเก็บประจุคายประจุ สนามลดลงและกระแสไหลอย่างต่อเนื่อง ดังรูปที่ 2.16(b) สังเกตได้ว่าตัวเก็บประจุในตอนนี้อยู่ในขั้วตรงข้าม หลังจากสนามลดลง ตัวเก็บประจุแต่ละตัวจะทำหน้าที่เป็นแหล่งจ่าย (Source) ในตอนนี้ กระแสกำลังไหลในทิศทางตรงข้ามดังรูปที่ 2.16(c) แสดงการคายประจุของตัวเก็บประจุครั้งที่สอง ในขั้นตอนนี้สุดท้ายรูปที่ 2.16(d) แสดงตัวเหนี่ยวนำที่ทำตัวเป็นแหล่งจ่ายและชาร์จตัวเก็บประจุ ไปยังขั้วของตอนเริ่มต้นตัวเหนี่ยวนำและตัวเก็บประจุเป็นอุปกรณ์แบบสะสมพลังงาน ในวงจรแท็งก์ มีการแลกเปลี่ยนพลังงานกลับไปกลับมาและมีพลังงานออกมาที่อัตราคงที่ ซึ่งกำหนดโดยความเหนี่ยวนำและความจุไฟฟ้า ความถี่ของออสซิลเลทคือ

$$f_t = \frac{1}{2\pi\sqrt{LC}}$$

สูตรนี้เป็นสมการเรโซแนนซ์สำหรับตัวเหนี่ยวนำและตัวเก็บประจุ สมการนี้เกี่ยวข้องกับความถี่เรโซแนนซ์ ซึ่งอินดักทีฟรีแอกแตนซ์มีค่าเท่ากับวงจรแท็งก์ LC นี้จะออสซิลเลทที่ความถี่เรโซแนนซ์

วงจรแท็งก์ในอุดมคติมีความต้านทาน ซึ่งประกอบด้วยความเหนี่ยวนำและความจุไฟฟ้า ความต้านทานจะทำให้เกิดการออสซิลเลทเกิดการหน่วงเวลา ในการสร้าง LC ออสซิลเลเตอร์ในทางปฏิบัติจำเป็นต้องมีแอมพลิฟายเออร์เพิ่มเข้ามา อัตราการขยายของออสซิลเลเตอร์จะเอาชนะการสูญเสียที่เกิดจากความต้านทานและสร้างคลื่นฮาร์นีย์ที่มีแอมพลิจูดคงที่

วิธีใช้รวมแอมพลิฟายเออร์กับวงจรเทงก์ (LC) เพื่อสร้างคลื่นไซน์ที่มีแอมพลิจูดคงที่แสดงในรูปที่ 2.17 วงจรนี้เรียกว่าวงจรฮาร์ตลีย์ออสซิลเลเตอร์ (Hartley Oscillator) สังเกตได้ว่าตัวเหนี่ยวนำถูกแท็ป และตำแหน่งการแท็ปก็มีความสำคัญเนื่องจากอัตราส่วนของ  $L_a$  ต่อ  $L_b$  ใช้

ในการหาอัตราส่วนการป้อนกลับของวงจร ในทางปฏิบัติอัตราการป้อนกลับถูกเลือกให้มีความทำงานที่เชื่อถือได้ ซึ่งสิ่งนี้ทำให้แน่ใจว่าออสซิลเลเตอร์จะมีการเริ่มต้นทุกครั้งเมื่อทำการเปิดเครื่อง การป้อนกลับที่มากเกินไปจะทำให้เกิดการตัดและเกิดการผิดเพี้ยน

ทรานซิสเตอร์แอมพลิฟายเออร์ของรูปที่ 2.17 เป็นแบบ Common-Emitter ซึ่งหมายความว่าเฟสชิฟท์ 180 องศา จะเป็นที่ต้องการในทางเดินของการป้อนกลับ และวงจรเท็งก์สร้างเฟสชิฟท์นี้ วงจรเรโซแนนซ์ขนานสร้างเฟสชิฟท์ 180 องศา ที่ความถี่เรโซแนนซ์ ดังนั้นสัญญาณที่คอลเล็กเตอร์มาถึงที่เบสในแบบเฟสเดียวกัน การรู้ค่าทั้งหมดของความเหนี่ยวนำและความจุไฟฟ้าของวงจรเท็งก์จะทำให้หาความถี่เรโซแนนซ์ได้ ตัวอย่างเช่น ถ้าความเหนี่ยวนำทั้งหมด  $L_a + L_b$  เท่ากับ 20  $\mu\text{H}$  และความจุไฟฟ้า  $C_2$  เท่ากับ 400 pF ดังนั้น

$$f_r = \frac{1}{6.28\sqrt{20 \times 10^{-6} \times 400 \times 10^{-12}}}$$

อีกวิธีใช้ในการควบคุมการป้อนกลับของ LC ออสซิลเลเตอร์จำเป็นต้องแท็ปตัวเก็บประจุที่ขาของวงจรเท็งก์ และวงจรนี้เรียกว่าวงจรโคลพิทออสซิลเลเตอร์ (Colpitt Oscillator) ซึ่งแสดงในรูปที่ 2.18 ฐานะแอมพลิฟายเออร์แบบ Common – Base สำหรับแอมพลิฟายเออร์แบบนี้อินพุต (อิมิตเตอร์) และเอาต์พุต (คอลเล็กเตอร์) มีเฟสเดียวกัน ทางของการป้อนกลับไม่ตกคร่อมวงจรเท็งก์เนื่องจากแบบ Common – Base ไม่มีการกลับเฟส

ตัวเก็บประจุ  $C_2$  และ  $C_3$  ในรูปที่ 2.18 เป็นการต่ออนุกรมซึ่งขึ้นอยู่กับวงจรเท็งก์ สมมติว่า  $C_2 = 1000 \text{ pF}$  และ  $C_3 = 100 \text{ pF}$  เราสามารถใช้สูตรอนุกรมของตัวเก็บประจุในการหาผลของการต่ออนุกรม

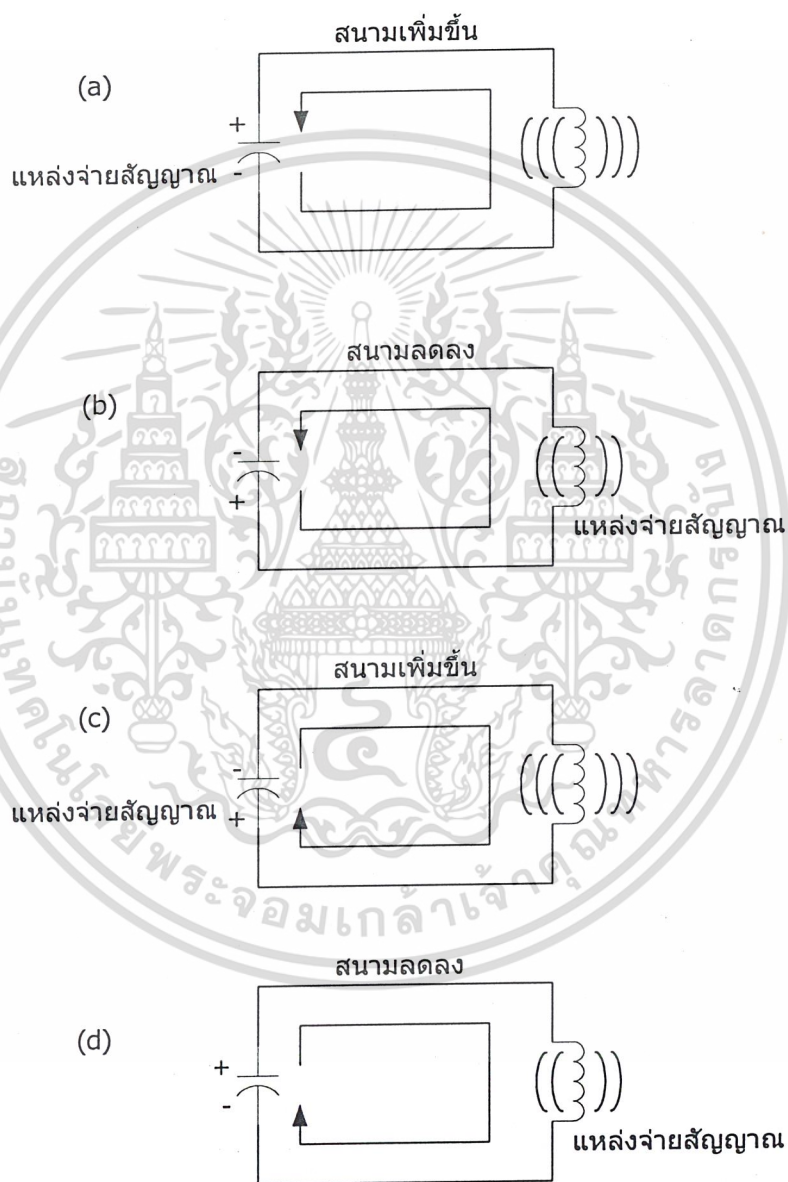
$$C_T = \frac{C_2 \times C_3}{C_2 + C_3} = \frac{1000 \text{ pF} \times 100 \text{ pF}}{1000 \text{ pF} + 100 \text{ pF}}$$

$$C_T = 90.91 \text{ pF}$$

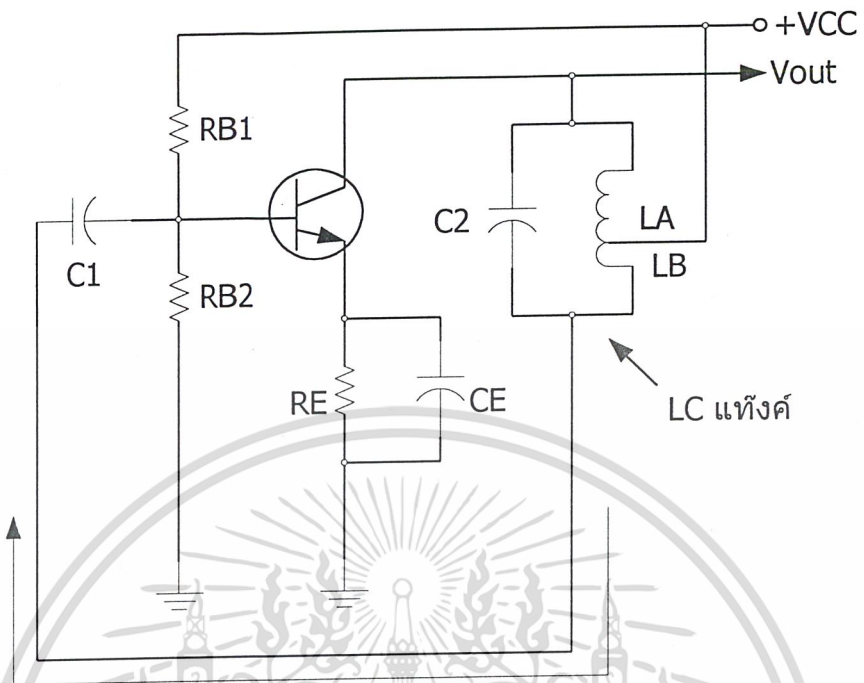
สิ่งนี้หมายความว่า 90.91 pF กับค่าของ  $L$  ใช้ในการหาความถี่ของการออสซิลเลท ถ้า  $L = 1 \mu\text{H}$  วงจรจะออสซิลเลทที่

$$f_r = \frac{1}{6.28\sqrt{1 \times 10^{-6} \times 90.9 \times 10^{-12}}}$$

$$f_r = 16.7\text{MHz}$$

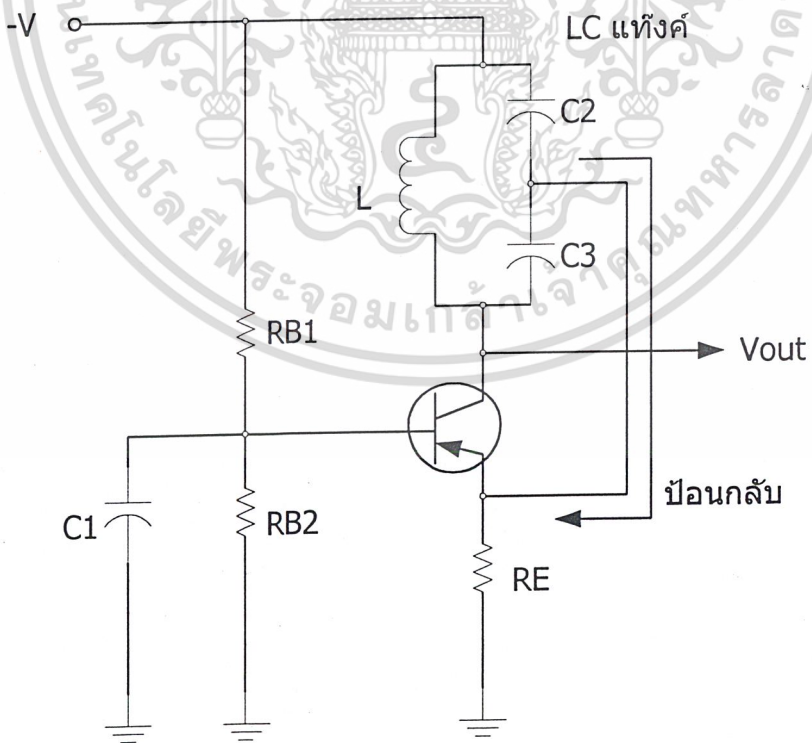


รูปที่ 2.16 การทำงานของวงจรแท็งค์



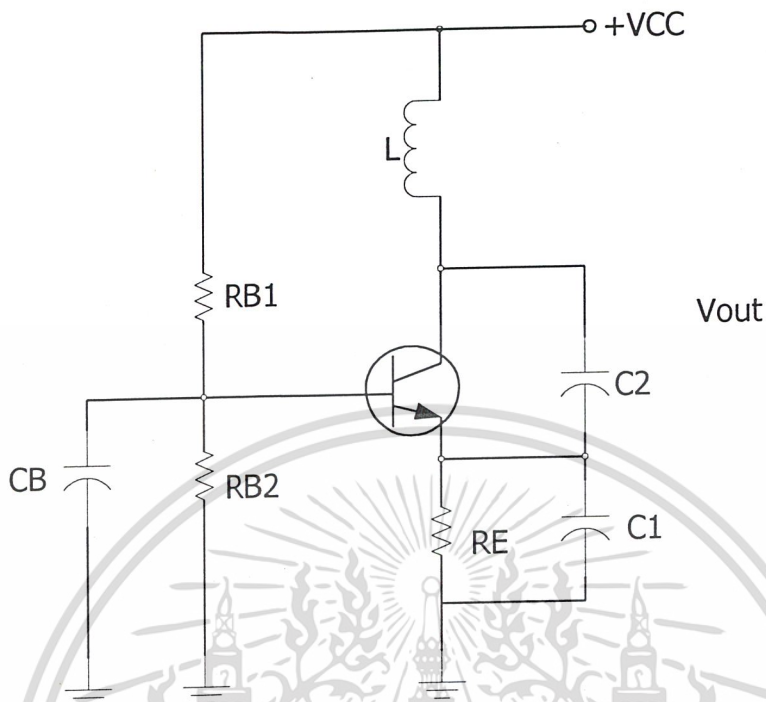
ป้อนกลับ

รูปที่ 2.17 ฮาร์ตเลย์ออสซิลเลเตอร์



รูปที่ 2.18 โคลพิทออสซิลเลเตอร์แบบอิมิตเตอร์ร่วม

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ในการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.19 โคิลพิทออสซิลเลเตอร์แบบเบสร่วม

รูปที่ 2.20 แสดง VFO ซึ่งเป็นไปตามบัพเฟอร์แอมพลิฟายเออร์ ขั้นตอนทั้งคู่อำนาจทำงานในแบบ Common - Drain ที่ใช้ทรานซิสเตอร์แบบ Insulated - Gate Field - Effect วงจรนี้แทนสัญลักษณ์ที่ถูกใช้เมื่อต้องการความเป็นเสถียรภาพของความถี่สูงสุด

ทรานซิสเตอร์ Q1 ในรูปที่ 2.20 สร้างอัตราขยายที่ต้องการสำหรับการออสซิลเลท ที่ทรานซิสเตอร์ Q2 ทำหน้าที่เป็นบัพเฟอร์แอมพลิฟายเออร์ซึ่งป้องกันวงจรออสซิลเลทจากผลของการโหลด การเปลี่ยนโหลดบนออสซิลเลเตอร์ทำให้มีการเปลี่ยนแปลงแอมพลิจูดและความถี่ของเอาต์พุตสำหรับเสถียรภาพที่ดีที่สุด ออสซิลเลเตอร์ควรจะถูกแยกออกจากขั้นตอนที่ตามมา ทรานซิสเตอร์ Q2 มีอินพุตอิมพีแดนซ์สูงและเอาต์พุตอิมพีแดนซ์ต่ำ สิ่งนี้ยอมให้บัพเฟอร์แอมพลิฟายเออร์ทำการแยกออสซิลเลเตอร์ออกจากผลของการโหลดใดๆ



สามารถเปลี่ยนและทำให้ความถี่เลื่อนในวงจร LC ออสซิลเลเตอร์ การออกแบบแคป (Clapp) ทำให้ผลของสิ่งเหล่านี้มีค่าต่ำสุด ซึ่งทำได้โดยการทำให้ตัวเก็บประจุที่ต่ออนุกรมและถูกจูนนั้นมีผลส่วนใหญ่ต่อวงจรแท้จริง

ออสซิลเลเตอร์แบบปรับความถี่สามารถจูนโดยตัวเก็บประจุแบบปรับค่าได้ แต่ตัวเก็บประจุนี้มีราคาแพงและมีขนาดใหญ่ ดังนั้นในตอนนี้มักออกแบบต่างๆจึงได้แทนด้วยวาริแคป ไดโอด (Varicap Diode) ตัวอย่างเช่น ตัวเก็บประจุแบบปรับค่าได้ C1 ในรูปที่ 2.20 ควรจะถูกแทนด้วยวาริแคปไดโอดและวงจรไบอัส การเปลี่ยนแรงดันวงจรไบอัสจะจูนออสซิลเลเตอร์ให้เปลี่ยนความถี่ ดังนั้นวงจรนี้เรียกว่า Voltage Control Oscillator (VCO)

#### 2.4.4 การแก้ปัญหาของออสซิลเลเตอร์

การแก้ปัญหของออสซิลเลเตอร์ใช้แบบเดียวกันกับการแก้ปัญหาแอมพลิฟายเออร์ เนื่องจากออสซิลเลเตอร์ส่วนมากเป็นแอมพลิฟายเออร์ที่มีการป้อนกลับแบบบวก ดังนั้นความผิดปกติต่างๆจึงเหมือนกัน ขั้นตอนการแก้ปัญหาเป็นดังนี้

1. สังเกตอาการ
2. วิเคราะห์สาเหตุที่เป็นไปได้
3. จำกัดความเป็นไปได้

อาการข้างล่างนี้ถูกสังเกตเมื่อทำการแก้ปัญหา

1. ไม่มีเอาท์พุท
2. แอมพลิจูดลดลง
3. ความถี่ไม่เสถียร
4. ความผิดพลาดของความถี่

อาการสองอย่างอาจจะสังเกตได้ในเวลาเดียวกัน ตัวอย่างเช่น วงจรออสซิลเลเตอร์อาจจะมีแอมพลิจูดลดลงและมีความผิดพลาดของความถี่

เครื่องมือวัดมีประโยชน์มากในการบอกอาการที่ถูกต้อง ตัวนับความถี่แบบดิจิทัล (Digital Frequency Counter) ออสซิลโลสโคปเป็นเครื่องมือที่ดีในการแก้ปัญหของออสซิลเลเตอร์ โวลท์มิเตอร์ใช้ในการเช็คเพาเวอร์ซัพพลายและแรงดันไบอัส เมื่อมีการใช้เครื่องมือวัดกับวงจรออสซิลเลเตอร์ สิ่งต่างๆเหล่านี้ควรจำ

ออสซิลเลเตอร์สามารถตกอยู่ภายใต้ผลของโหลด ช่วงส่วนมากเกิดการเข้าใจผิดเพราะว่าการต่ออุปกรณ์ทดสอบนั้นเป็นการดึงความถี่ออสซิลเลเตอร์ให้หยุดหรือเป็นการลดแอมพลิจูด ในบางกรณีเครื่องมือวัดอาจจะโหลดออสซิลเลเตอร์ไปยังจุดที่ซึ่งหยุดทำงานด้วยกัน อย่าลืมเช็คผลของสิ่ง

ต่างๆ และการควบคุมทั้งหมดเมื่อทำการแก้ปัญหา ถ้าวงจรเป็นแบบ VFO เราต้องจูนวงจรนี้ตลอด ช่วงทั้งหมด เราอาจจะพบปัญหาปรากฏขึ้นและไม่ปรากฏขึ้นในขณะที่ออสซิลเลเตอร์ถูกจูน ตัวเก็บประจุแบบปรับค่าได้สามารถลัดวงจรตลอดเส้นทางของช่วงต่างๆถ้าวงจร VCO อาจจะต้องทำการลบล้างแรงดันที่มีการจูนนั้นด้วยเพาเวอร์ซัพพลายภายนอก เพื่อตรวจสอบการทำงานการทำงานที่ถูกต้องและช่วงความถี่ที่ถูกต้อง ใช้ตัวต้านทานกำจัดกระแสไฟฟ้าประมาณ 100 K เพื่อหลีกเลี่ยงผลของโหลด และความเสียหายของวงจรเมื่อทำการทดสอบแบบนี้

เพาเวอร์ซัพพลายมีผลหลายอย่างต่อการทำงานของออสซิลเลเตอร์ ความถี่และแอมพลิจูดมีความไวต่อแรงดันของเพาเวอร์ซัพพลาย การเช็คเพาเวอร์ซัพพลายในตอนแรกๆเป็นการประหยัดเวลาในการแก้ปัญหา

มีความสำคัญมากในการทบทวนทฤษฎีเมื่อทำการแก้ปัญหา สิ่งนี้จะช่วยเราวิเคราะห์ในสาเหตุที่เป็นไปได้ หว่าอะไรเป็นการควบคุมความถี่ใช้งาน สิ่งนี้เป็น โครงข่าย Lag ใช้หรือไม่จึงจำไว้ว่าผลการโหลดสามารถดึงออสซิลเลเตอร์ให้หยุดความถี่ ปัญหาเหล่านี้อยู่ในขั้นตอนหน้าซึ่งถูกป้อนจากวงจรออสซิลเลเตอร์

วงจรออสซิลเลเตอร์ที่ไม่เสถียรภาพเป็นสิ่งที่ทำหายอย่างมาก ช่วงมักอาศัยส่วนประกอบที่พันเทปและแผ่นวงจรกับเครื่องมือที่มีฉนวนหุ้มอยู่ เพื่อที่จะทำการหาตำแหน่งของลิ่งยุ่งยากนี้ ถ้าสิ่งนี้ผิดปกต้อาจจะต้องใช้ความร้อนหรือความเย็น เพื่อทำการแยกส่วนประกอบที่มีความไว Desoldering pencil เป็นแหล่งความร้อนที่ดี การบีบบนกระเปาะจะทำให้อากาศร้อนพุ่งตรงไปยังพื้นที่ที่ต้องการสารเคมี “สเปรย์ความเย็น” เป็นสิ่งที่ให้ความเย็น

#### 2.4.5 ข้อสรุปของวงจรออสซิลเลเตอร์

1. ออสซิลเลเตอร์เปลี่ยนกระแสตรงให้เป็นกระแสสลับ
2. ออสซิลเลเตอร์ชนิดต่างๆที่เกี่ยวข้องกับแอมพลิฟายเออร์และการป้อนกลับแบบบวก
3. อัตราการขยายแอมพลิฟายเออร์ต้องมากกว่าอัตราการสูญเสียในวงจรป้อนกลับ เพื่อทำให้เกิดการออสซิลเลท

4. การป้อนกลับต้องให้เป็นเฟสเดียวกันเพื่อสร้างการออสซิลเลท
5. วงจรแท็งค์ LC ถูกใช้ในวงจรออสซิลเลเตอร์ ความถี่สูงมาก
6. ฮาร์เลย์ออสซิลเลเตอร์ใช้ตัวเหนี่ยวนำที่ถูกแท็บในวงจรแท็งค์
7. โคลพิทออสซิลเลเตอร์ใช้ขาของตัวเก็บประจุที่ถูกแท็บในวงจรแท็งค์
8. วงจร โคลพิทหรือแค็ปทำให้เสถียรภาพของวงจรดีขึ้น
9. แอมพลิฟายเออร์ที่มีการป้อนกลับใช้การชดเชยความถี่เพื่อทำให้เกิดเสถียรภาพ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

10. สัญญาณป้อนกลับนั้นสามารถครอบคลุมอิมพีแดนซ์ภายในของเพาเวอร์ซัพพลาย
11. วงจรความถี่สูงจำเป็นต้องมีการชดเชยเพื่อป้องกันการป้อนกลับ
12. อาการของออสซิลเลเตอร์ประกอบด้วย ไม่มีเอาท์พุท แอมพลิจูดลดลง ความผิดพลาดของความถี่
13. เครื่องมือวัดสามารถโหลดวงจรออสซิลเลเตอร์และทำให้เกิดความผิดพลาด
14. วงจรที่ไม่เสถียรภาพสามารถถูกเช็คด้วยการสั้น ความร้อน หรือความเย็น



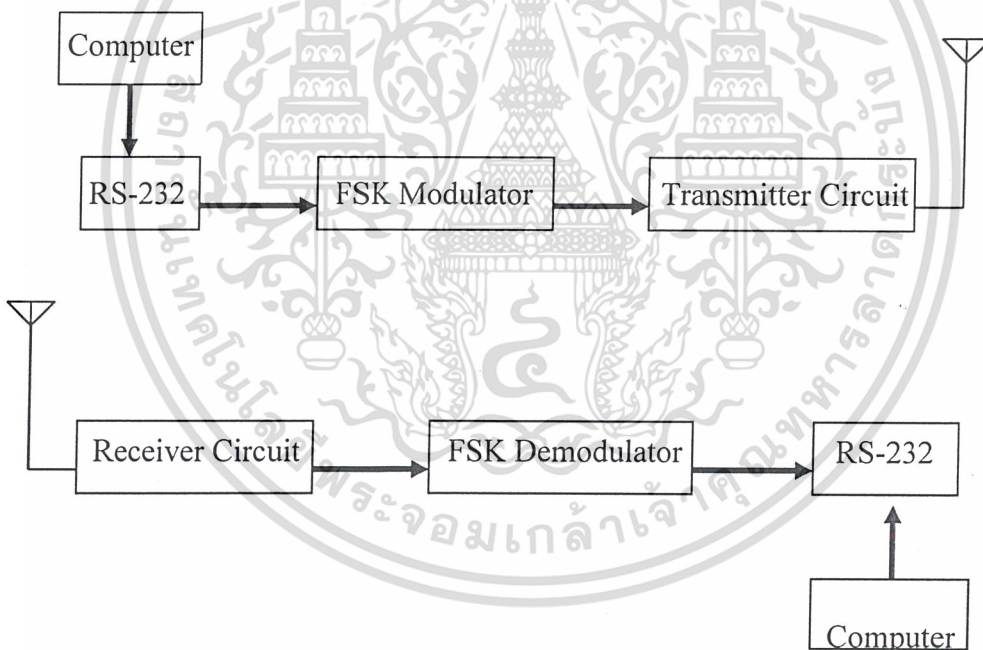
## บทที่ 3

### การออกแบบวงจร

#### 3.1 การออกแบบและการสร้างในส่วนของอุปกรณ์อิเล็กทรอนิกส์

ในการออกแบบวงจรฮาร์ดแวร์ของระบบสื่อสารข้อมูลไร้สายประกอบด้วยส่วนต่าง ๆ ดังนี้

1. ส่วนแปลงระดับแรงดัน (RS-232 Buffer)
2. ส่วนเฟสเคมอดูเลเตอร์ (FSK Modulator)
3. ส่วนของเฟสเคดีมอดูเลเตอร์ (FSK Demodulator)
4. ส่วนเครื่องส่งเฟเอ็ม (FM Transmitter)
5. ส่วนเครื่องรับเฟเอ็ม (FM Receiver)



รูปที่ 3.1 บล็อกไดอะแกรมของการสื่อสารข้อมูลไร้สาย

#### 3.2 ภาคมอดูเลเตอร์ (Modulator) (และดีมอดูเลเตอร์ (Demodulator))

ในภาคมอดูเลเตอร์และดีมอดูเลเตอร์ จะใช้ชิพตัวเดียวกันในการทำหน้าที่มอดูเลทในภาคส่ง และดีมอดูเลทในภาครับ โดยใช้ไอซีเบอร์ TCM 3101 (หรือเบอร์ TCM 3105 ซึ่งเป็นตัวเดียวกัน) ซึ่งเป็นโมเด็มฟรีควอนซ์ชิพคี่อิง (FSK) แบบชิพเดี่ยว (single-chip) ซึ่งใช้เทคโนโลยีซิลิกอนเกต

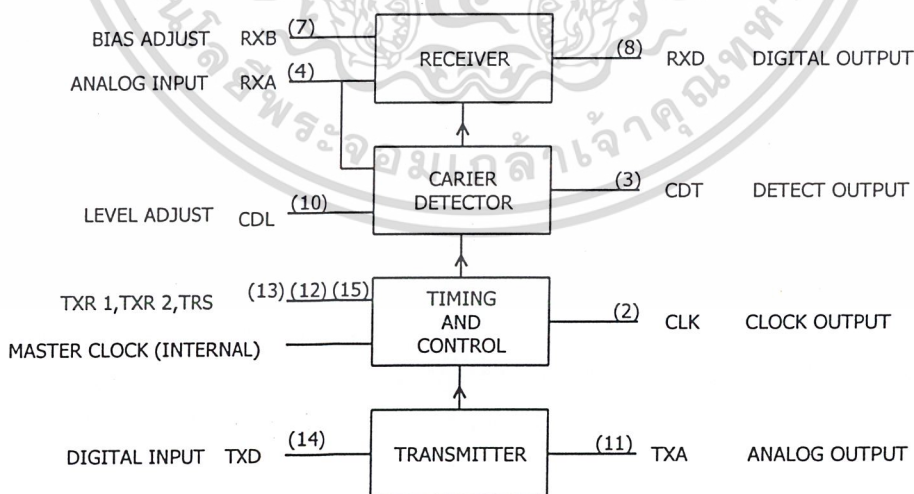
CMOS ในการสร้างโดยสามารถที่จะเลือกใช้งาน (TxR1, TxR2 และ TRS input) สำหรับการส่งหรือรับบอดเรทที่ใช้งานตามข้อกำหนดของ Bell 202 หรือ CCITT V23 ซึ่งสามารถใช้งานร่วมกันได้ ในการใช้งานสามารถปรับแต่งได้และยังสามารถใช้งานในเวลาเดียวกันได้ทั้งแบบไป (forward) และแบบกลับ (backward)

ทางด้านภาคส่ง (Transmitter) จะเป็นตัวสังเคราะห์ความถี่ ซึ่งแบ่งเป็นความถี่เอาท์พุทสองความถี่ (ที่ขา TXA) คือ มาร์ค (Mark) และสเปซ (Space) ของสัญญาณดิจิทัลที่ขา TxD input

ส่วนทางด้านรับ จะทำการดีมอดูเลทสัญญาณอนาล็อกที่ปรากฏที่ขา RXA input และจะทำการแปลงความถี่ให้เป็นระดับแรงดันซึ่งในส่วนนี้จะประกอบไปด้วย กรุปดีเลย์อีควอลไลเซอร์ (group delay equalizer) แก้วการรบกวนเฟส, ออโตเมติกเกนคอนโทรล (automatic gain control), การปรับระดับการตรวจจับคลื่นนี้ (carrier detect level adjustment) และการปรับไบอัสความเพี้ยน (bias distortion) โดยจะมีประสิทธิภาพสูงและให้อัตราการผิดของบิตต่ำมาก

### 3.2.1 หลักการใช้งาน

TCM 3101 เอฟเอสไอเอ็มเต็มสร้างจากวงจร 4 อย่างคือ เครื่องส่ง เครื่องรับ แครเรียร์ดีเทคเตอร์ (Carrier detector) และหน่วยควบคุมและเวลา (control and timing) ดูในรูปที่ 3.2



รูปที่ 3.2 การจัดแบ่งระบบของ TCM 3101

### 3.2.1.1 ภาคส่งของTCM 3101 (Transmitter)

ภาคส่งจะประกอบด้วยเฟสโคฮีเรนท์เอฟเอสเคมอดูเลเตอร์ (Phase coherent FSK modulator) ฟิเตอร์และภาคขยายสัญญาณ ที่ตัวมอดูเลเตอร์จะเป็นตัวสังเคราะห์ความถี่ที่ได้มาจากความถี่เข้าที่ฟุตโดยแยกมาจากความถี่ออสซิลเลเตอร์ (4.4336 MHz) โดยอัตราการแบ่งจะได้จากสถานะของ TRS, TXR 1, TXR 2, และ TXD ความถี่ที่ใช้งานดูได้จากตารางที่ 3.1 โดยระดับความถี่สูงคือสเปซ (space) และระดับความถี่ต่ำคือมาร์ค (mark)

ตารางที่ 3.1 หน้าที่ในการส่งความถี่

TRS	STANDARD	TXR1	TXR2	TRANSMITTER BIT RATE	TXD	TX FREQUENCY (Hz)
L OR H	CCITT V23	H	L	75	H	M 390
		L	H	600	L	S 450
		L	H	600	H	M 1300
		L	L	1200	L	S 1700
		L	L	1200	H	M 1300
		L	L	1200	L	S 2100
CLK	BELL 202	H	L	150	H	M 387
		L	L	150	L	S 487
		L	X	1200	H	M 1200
		L	X	1200	L	S 2200
X		H	H	0	X	TRANSMITTER DISABLED

### 3.2.1.2 ภาครับของ TCM 3101 (Receiver)

โลว์พาสฟิลเตอร์ที่ป้องกันการเลื่อนทับกันของสัญญาณ (anti-aliasing) จะอยู่ในตำแหน่งถัดจากภาคขยายสัญญาณที่ภาครับ ซึ่งจะทำการควบคุมอัตราขยายเป็นแบบอัตโนมัติ ฟิลเตอร์ที่ภาครับจะทำการจำกัดแบนวิดท์ของสัญญาณที่จะส่งไปที่ภาคดีมอดูเลท ลดการรบกวนกันของสัญญาณ และมีการตอบกลับความถี่ของสัญญาณด้านเครื่องส่งสูง หน้าที่ในการรับบิตเรตแสดงในตารางที่ 3.1 กรุปดีเลย์อีควอไลเซอร์ (group delay equalizer) จะเป็นวงจรสวิทช์คาปาซิเตอร์ซึ่งทำหน้าที่ชดเชยการหน่วงเวลา จากฟิลเตอร์ที่ภาครับเข้าที่ฟุตจากอีควอไลเซอร์ จากนั้นจะจำกัดให้รูปคลื่นสี่เหลี่ยมของเอฟเอสเคมอดูเลทไปสู่ตัวดีมอดูเลเตอร์ ที่ตัวดีมอดูเลเตอร์จะเป็น edge-

triggered multivibrator ซึ่งจะทำให้การทริกจากช่วงบวกไปหาช่วงลบที่เอาท์พุทของตัวดีมอคูเลทก็เช่นกัน ด้วยเหตุนี้การไหลของพัลส์ที่มีความยาวคงที่ที่ความถี่ที่แบ่งเป็นสองความถี่จากทางอินพุท โดยส่วนประกอบของคิซีของสัญญาณจะเหมาะสมกับความถี่ที่ได้รับ และถูกสกัดกันโดยคาปาซิเตอร์ของโลว์พาสฟิลเตอร์

การเปลี่ยนแปลงของระดับคิซีของความถี่ที่ได้รับจะถูกแบ่งออกเป็นส่วนๆโดยขา RXB (Bias Adjust Pin) ระดับแรงดันจะขึ้นอยู่กับบิทเรทที่รับได้ที่เอาท์พุทของ RXD

### 3.2.1.3 การตรวจจับคลื่นพาห์ (Carrier Detect)

วงจรของตัวตรวจจับคลื่นพาห์ประกอบด้วย Energy Detector และดิจิตอลดีเลย์ Digital Delay Energy Detector จะทำการเปรียบเทียบระดับสัญญาณรวมทั้งหมดที่เอาท์พุทของฟิลเตอร์ทางด้านรับไปยังระดับ Externally Set Threshold บนอินพุทของ CDL ที่ตัวเปรียบเทียบจะมีการสูญเสียจากความร้อนและจากการหน่วงของสัญญาณชั่วขณะและจะป้องกันการเกิดออสซิลเลท

### 3.2.1.4 หน่วยควบคุมและเวลา (Control and Timing)

ตัวออสซิลเลทจะทำงานได้จากคริสตอล 4.43MHz ที่ต่อภายนอกที่ขา OSC1 และ OSC2 หรือจากสัญญาณที่โคร์ฟจากภายนอกที่ขา OSC1 สัญญาณนาฬิกาจะทำกับ 16 คาบเวลาการเลือกบิทเรทที่เลือกไว้จะเหมาะสมกับเอาท์พุทของ CLK

ตารางที่ 3.2 หน้าที่ใช้ในการรับความถี่

TRS	STANDARD	RECEIVE BIT RATE	CLK FREQUENCY (kHz)
H	CCITT V23	600	9.56
L	CCITT V23	1200	19.11
CLK	BELL 202	1200	19.11

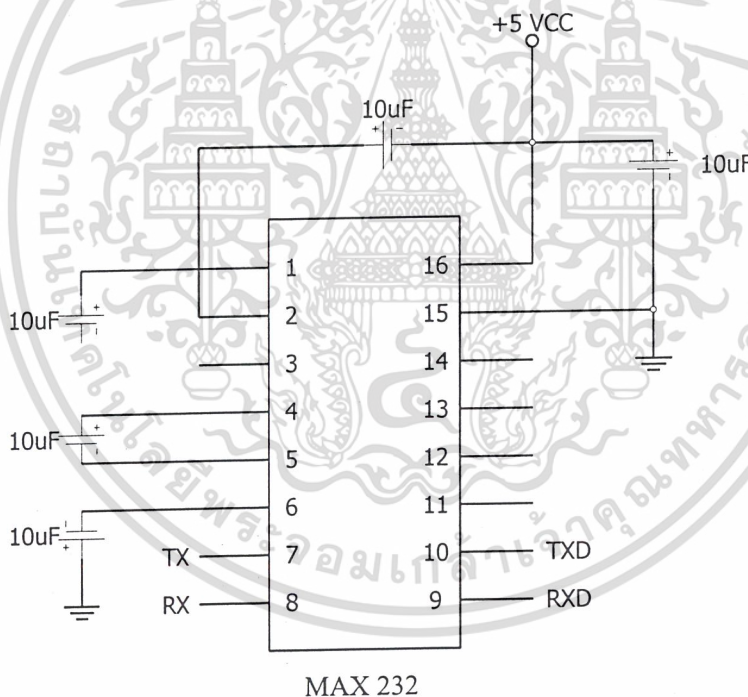
## 3.3 วงจรแปลงระดับแรงดัน

ในการเชื่อมต่อวงจรที่ทำงานระดับแรงดันแบบทีทีแอล เข้ากับพอร์ต RS-232 ของเครื่องคอมพิวเตอร์ที่มีระดับแรงดัน -15 โวลต์ ถึง +15 โวลต์ นั้นจะต้องมีวงจรพิเศษเพื่อการ

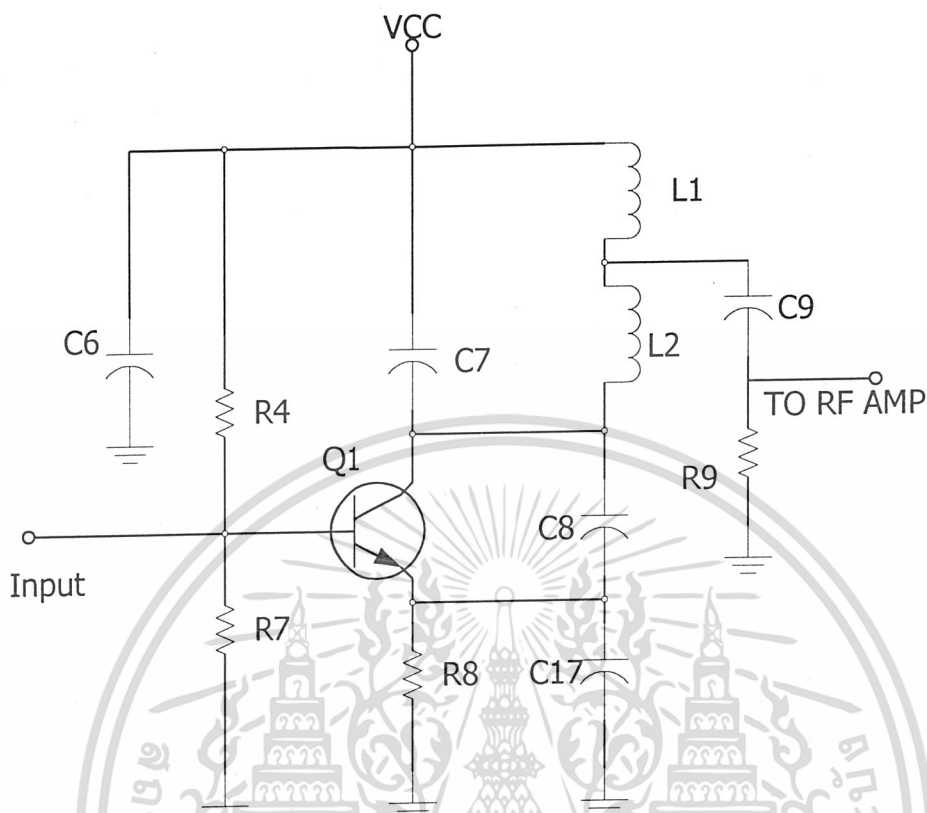
เปลี่ยนแปลงระดับแรงดันให้เหมาะสมซึ่งในที่นี้เราได้เลือกใช้ MAX 232 ซึ่งใช้อุปกรณ์ประกอบจากภายนอกน้อย คือ ใช้ C เพียง 5 ตัวเท่านั้น

### 3.3.1 หลักการทำงาน

จากวงจรจะใช้ C ที่ต่อระหว่างขา 1 กับ 3, ระหว่างขา 4 กับ 5, ขา 2 กับ 6 เป็นตัวกำหนดระดับแรงดันที่ใช้ในการเชื่อมต่อโดยขา R1I และ R2I จะเป็นขาที่รับระดับแรงดัน  $-15$  โวลต์ ถึง  $+15$  โวลต์ และแปลงออกเป็นแรงดัน  $0$  โวลต์ และ  $+5$  โวลต์ ตามลำดับ ออกที่ขา R1O และ R2O ส่วนขา T1I และ T2I จะรับแรงดันที่เป็น  $0$  โวลต์และ  $+5$  โวลต์ ตามลำดับ แปลงเป็นระดับแรงดัน  $-10$  โวลต์  $+10$  โวลต์ ออกที่ขา T1O และ T2O



รูปที่ 3.3 วงจรแปลงระดับแรงดัน



รูปที่ 3.4 วงจรภาคส่ง

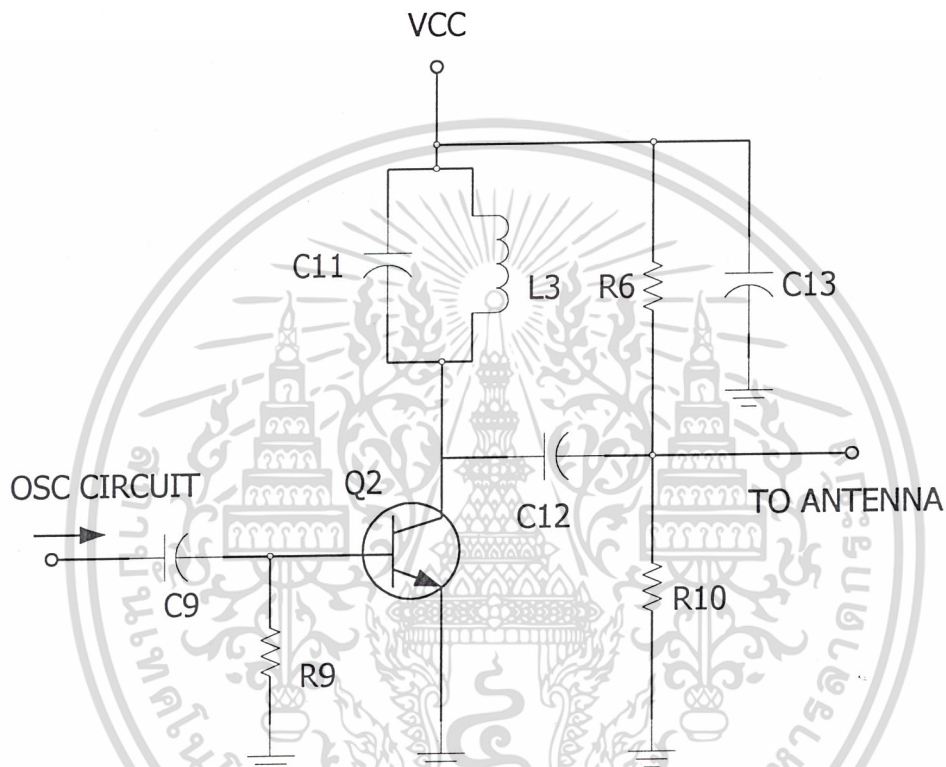
### 3.4 วงจรภาคส่ง

จากวงจรภาคส่งในรูปที่ 3.4 เป็นวงจรโคลพิทออสซิลเลเตอร์แบบเบสร่วม โดยมี R4 และ R7 เป็นตัวไบแอสให้ทรานซิสเตอร์ Q1 ทำงานจากคุณลักษณะของวงจรออสซิลเลเตอร์แบบโคลพิท ซึ่งจะนำเอาสัญญาณป้อนกลับ (Feedback) จากวงจรแบ่งแรงดันของคาปาซิเตอร์ ไปป้อนให้กับขาอิมิตเตอร์ของทรานซิสเตอร์ เพื่อใช้ควบคุมการเกิดการออสซิลเลทของทรานซิสเตอร์ และมี L1 และ L2 ทำหน้าที่เป็นจูนเนอร์ (Tuner) ปรับส่งความถี่ที่ต้องการ โดยขดลวด L1 และ L2 นี้ถ้าหากมีลักษณะชิดกันความถี่จะลดลง หากต้องการให้ความถี่เพิ่มขึ้นก็ต้องทำการยืดขดลวดออก

ความถี่ออสซิลเลทที่ได้จาก L1 และ L2 จะผ่าน C9 และ R9 เพื่อคับปลิ่งสัญญาณให้มีลักษณะที่เหมาะสม ก่อนที่จะนำสัญญาณที่ได้ไปขยายให้มีขนาดสูงขึ้นที่ภาคอาร์เอฟ แอมพลิฟาย ก่อนทำการส่งออกสายอากาศต่อไป

### 3.4.1 วงจรอาร์เอฟ แอมพลิฟายเออร์ (RF Amplifier)

วงจรอาร์เอฟแอมพลิฟายเออร์เป็นวงจรขยายสัญญาณ RF ที่ได้จากรวมของออสซิลเลเตอร์ซึ่งมักจะมีแอมพลิฟายเออร์ที่ต่ำ ทำให้การส่งออกอากาศทำได้ไม่ดี ดังนั้นจะต้องมีการขยายสัญญาณก่อนการส่งออกไป ซึ่งวงจรอาร์เอฟ แอมพลิฟายเออร์ที่ใช้ในโครงการแสดงดังในรูปที่ 3.5



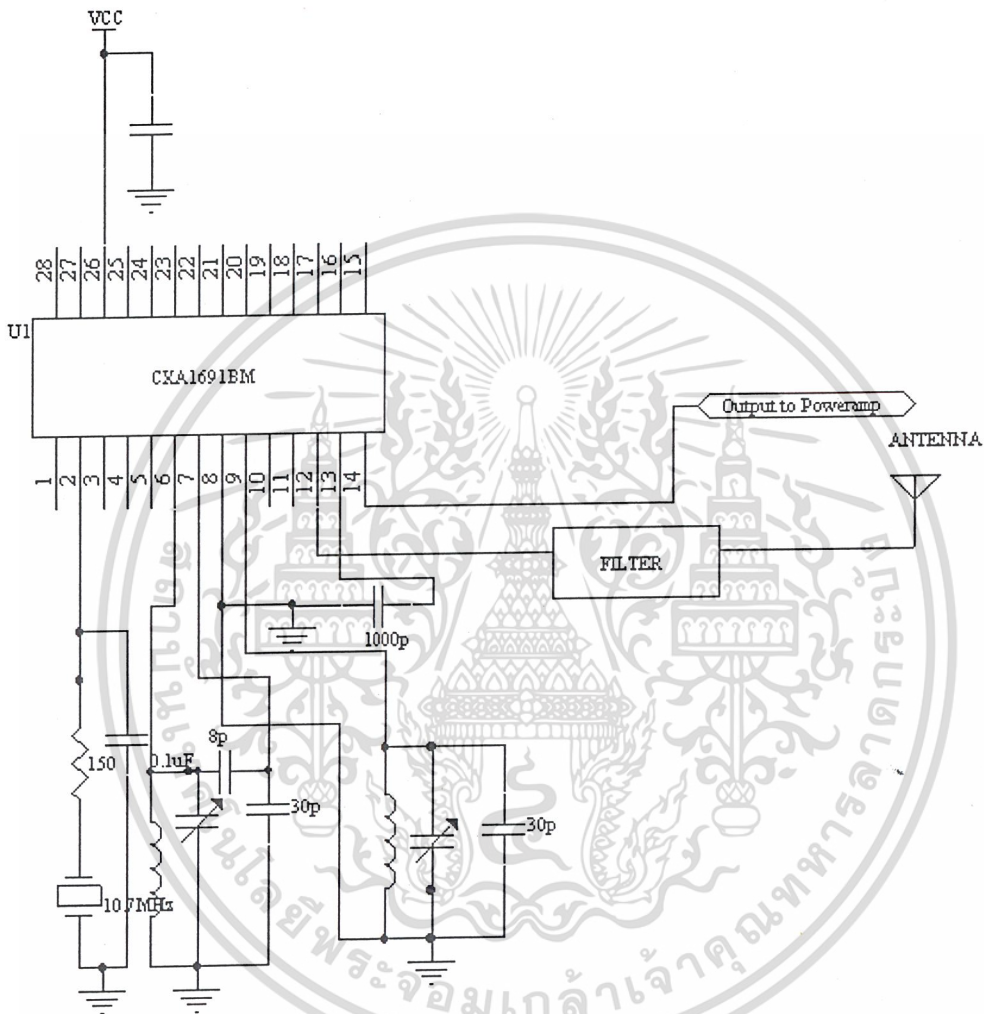
รูปที่ 3.5 วงจร RF Amplifier

จากรูปที่ 3.5 สัญญาณจากการออสซิลเลเตอร์ที่ถูกขับปลั๊ก โดย C9 และ R9 ถูกป้อนเข้าที่ขาเบสของทรานซิสเตอร์ Q2 สัญญาณ RF ที่มีการผสมกับคลื่นพาห์แล้ว จะขยายให้มีขนาดสูงขึ้น แล้วส่งออกมาที่ขาคอลเลคเตอร์ เพื่อจะถูกส่งออกอากาศต่อไป

### 3.5 วงจรภาครับ

การทำงานของภาครับ จะใช้ IC CXA16913M เป็นวงจรรับสัญญาณ RF จากสายอากาศผ่านวงจรฟิลเตอร์เข้าที่ขา 12 เมื่อนำมาผสมกับสัญญาณ Local Oscillator ที่ขา 7 ซึ่งจะทำงานร่วมกับขา 6 เป็น AFC ซึ่งเป็น Variable Capacitor ในตัวของ IC เอาพุดที่ออกจากขาที่ 8 เข้าที่ขา 2 จะเป็นภาคเอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Limiter & Detector โดย Detector เป็นแบบ Quadrature Detector ซึ่งมี C เป็นตัวจูน ความถี่ IF 10.7 MHz แล้วนำไป Shift Phase ไป 90 องศา ก่อนนำไปรวมกับสัญญาณ IF เดิม



รูปที่ 3.6 วงจรภาครับ

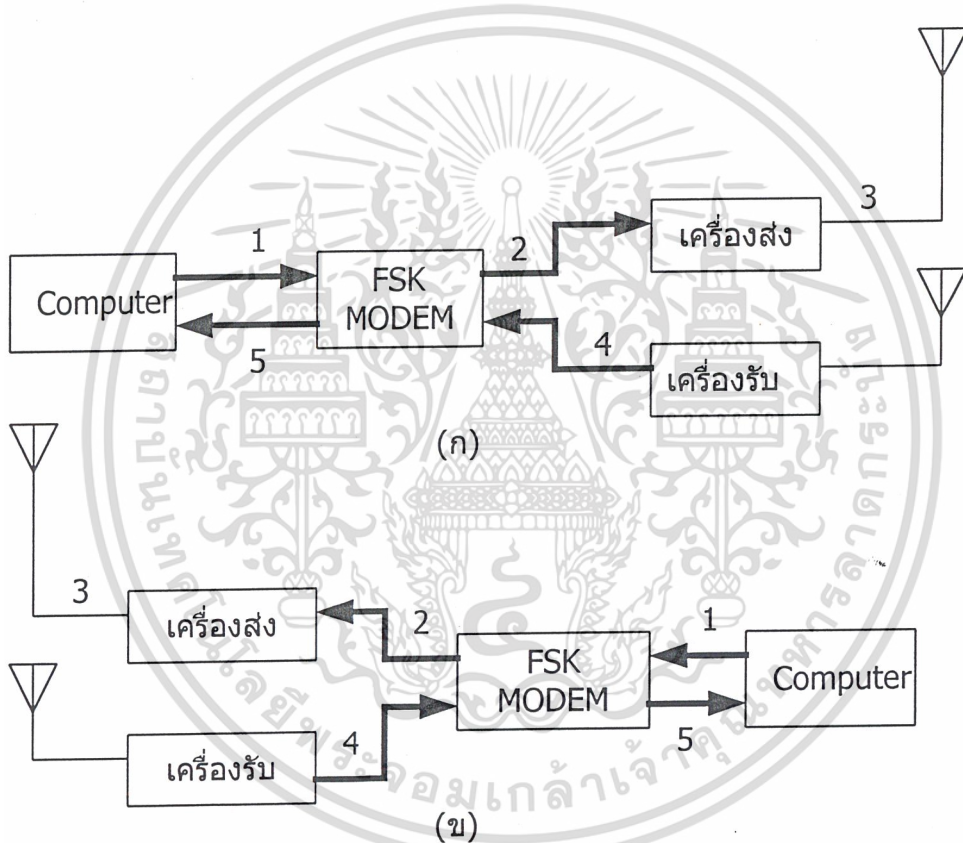
ซึ่งจะสังเกตเห็นว่าการออกแบบภาครับ IC จะทำหน้าที่ทุก ๆ อย่างในเครื่องรับ FM โดยต่ออุปกรณ์ภายนอกเพียงเล็กน้อยส่วนที่ขาดหายไปจะเป็นการทำงานของย่านความถี่ AM

## บทที่ 4

### การทดลองและผลการทดลอง

#### 4.1 บทนำ

ในบทนี้เป็นการวัดสัญญาณเอาต์พุตของแต่ละภาควงจรที่ใช้งานซึ่งจะทำเป็นหมายเลขกำกับไว้ ณ ตำแหน่งที่ต้องการวัดสัญญาณว่าจะมีลักษณะเช่นไรดังในรูปที่ 4.1



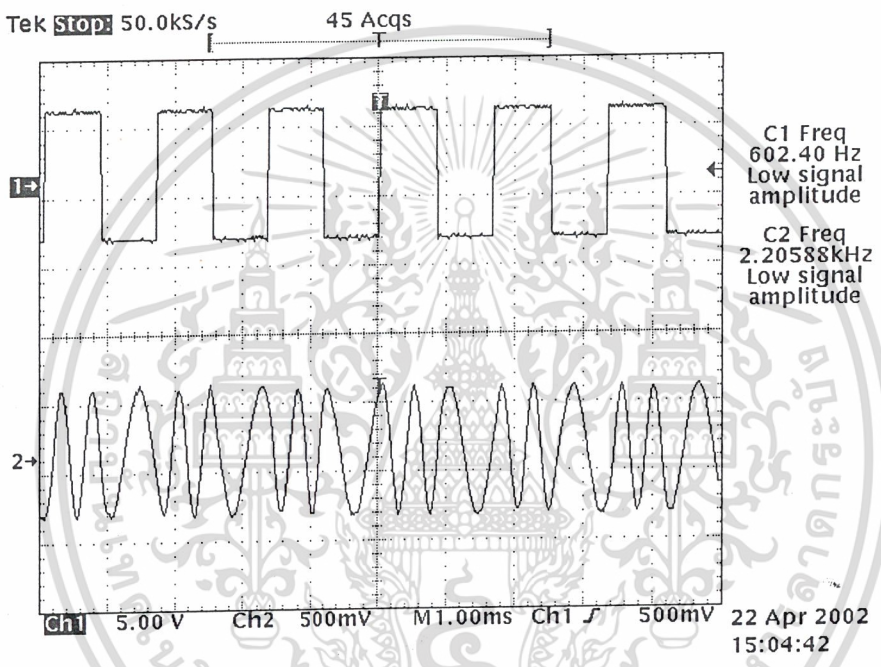
รูปที่ 4.1 ตำแหน่งการวัดสัญญาณของโครงการ

#### 4.2 ผลการทดลองของภาคมอดูเลท (จุดที่ 1 และ 2)

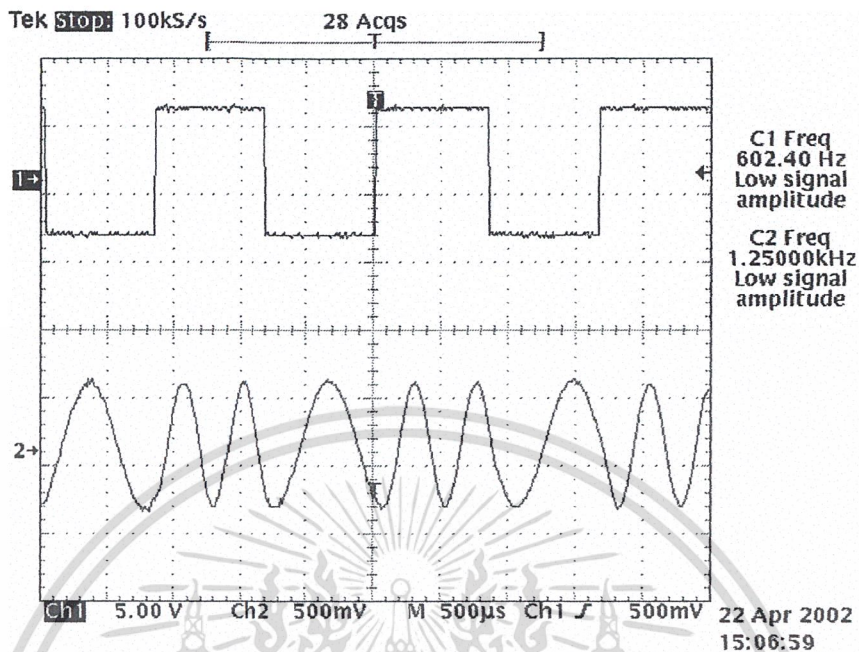
ในการทดลองเป็นการป้อนพัลส์ที่มีความถี่ 600 Hz ซึ่งจะมีบอดเรทเป็น 1200 บิตต่อวินาที (1 ไชเคิลมี 2 บิต คือ บิต 1 และบิต 0) ซึ่งเป็นบอดเรทที่ใช้งานของ TCM 3101 โดยในรูปที่ 4.2 เป็น

การวัดสัญญาณเปรียบเทียบระหว่างอินพุทในแชนแนล 1(จุดที่1) และเอาท์พุทในแชนแนล 2 (จุดที่ 2) โดยใช้ดิจิตอลสโคปในการวัด

ซึ่งจากรูปที่ 4.2 ผลที่ได้จากออสซิลโลสโคป ได้ความถี่มาร์ค ( ลอจิก 1) คือ 2.2 KHz ส่วน ความถี่สเปซ (ลอจิก 0) คือ 1.2 KHz ดังแสดงในรูปที่ 4.3



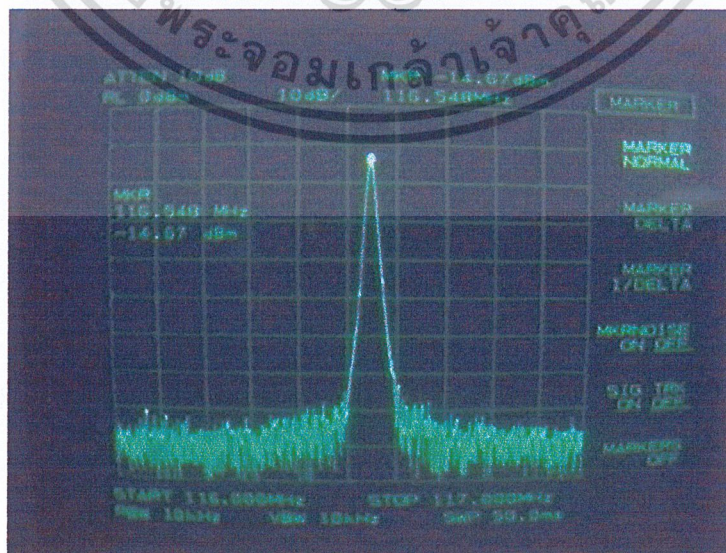
รูปที่ 4.2 สัญญาณดิจิตอลที่ถูกมอดูเลตแบบ FSK ของลอจิก 1 ที่ความถี่ 2.2 KHz



รูปที่ 4.3 สัญญาณดิจิทัลที่ถูกมอดูเลตแบบ FSK ของลอจิก 0 ที่ความถี่ 1.2 KHz

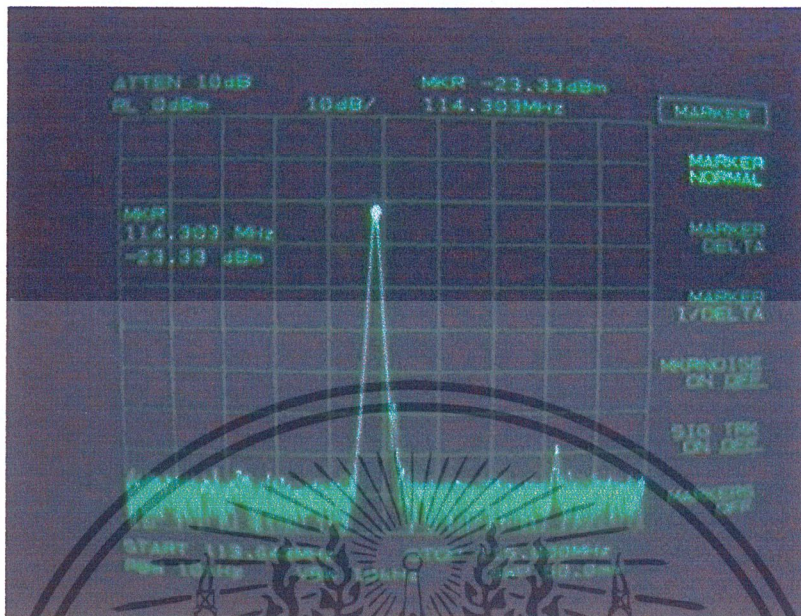
#### 4.3 ผลการทดลองในภาคเครื่องส่ง ( จุดที่ 3)

ในภาคเครื่องส่งนี้ แบ่งได้เป็น 2 ชุด ดังแสดงในรูปที่ 1 (ก) และ (ข) โดยใช้ความถี่คลื่นพาห้ 117 MHz และ 114 MHz ซึ่งในที่นี้เราใช้สเปกตรัมอานาไลเซอร์ (Spectrum analyzer) วัดผลที่ได้ ออกมาดังรูปที่ 4.4 และรูปที่ 4.5



รูปที่ 4.4 สเปกตรัมของเครื่องส่งความถี่ 116.5 MHz

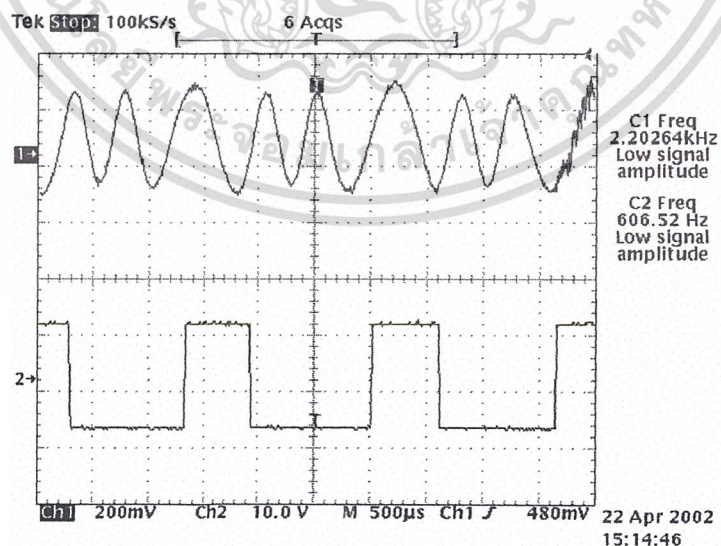
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้เพื่อใช้ภายในเท่านั้น เมื่อผู้เช่าเห็นนำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.5 สเปกตรัมของเครื่องส่งความถี่ 114 MHz

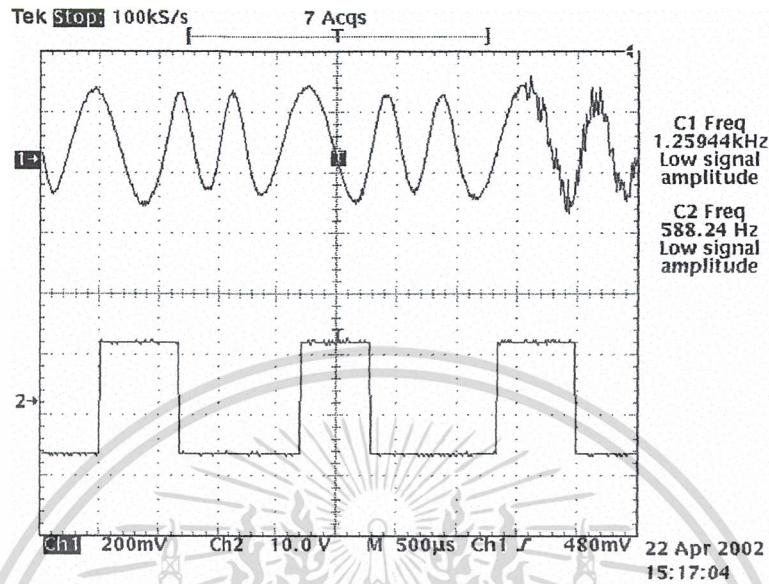
#### 4.4 ผลการทดลองของภาคติมอดูเลท ( จุดที่ 4 และ 5)

ในจุดที่ 4 อินพุตที่เข้ามาคือสัญญาณอนาล็อกของ FSK เมื่อเข้าสู่ส่วน FSK MODEM เพื่อทำการติมอดูเลทสัญญาณ เอาท์พุตที่จุดที่ 5 ซึ่งเป็นสัญญาณดิจิทัล แสดง ได้ดังรูปที่ 4.6

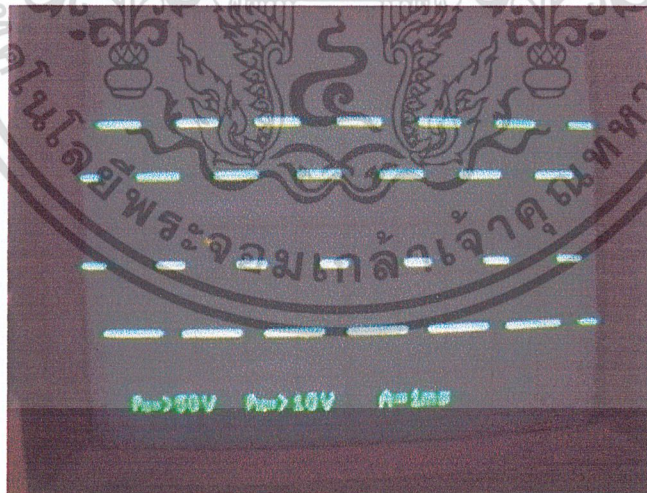


รูปที่ 4.6 รูปสัญญาณ FSK ที่ถูกติมอดูเลท ที่ความถี่ 2.2 KHz

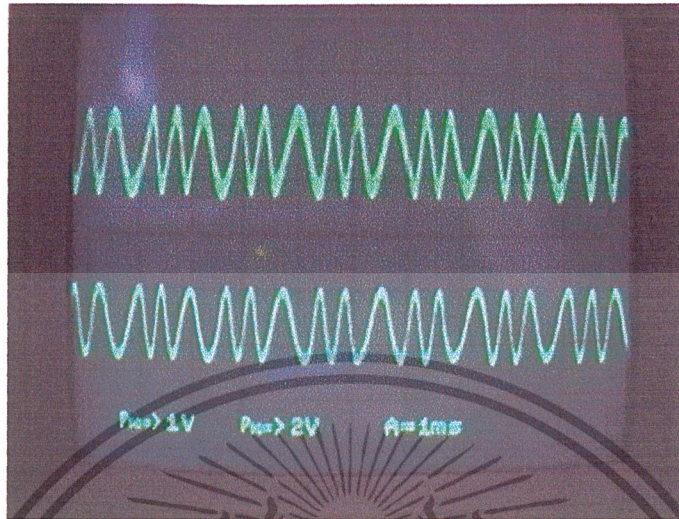
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.7 รูปสัญญาณ FSK ที่ถูกคิมอคูเลท ที่ความถี่ 1.2 KHz



รูปที่ 4.8 เปรียบเทียบสัญญาณข้อมูลของอินพุตและเอาต์พุต (จุดที่ 1 และ 5) จากรูปที่ 4.1

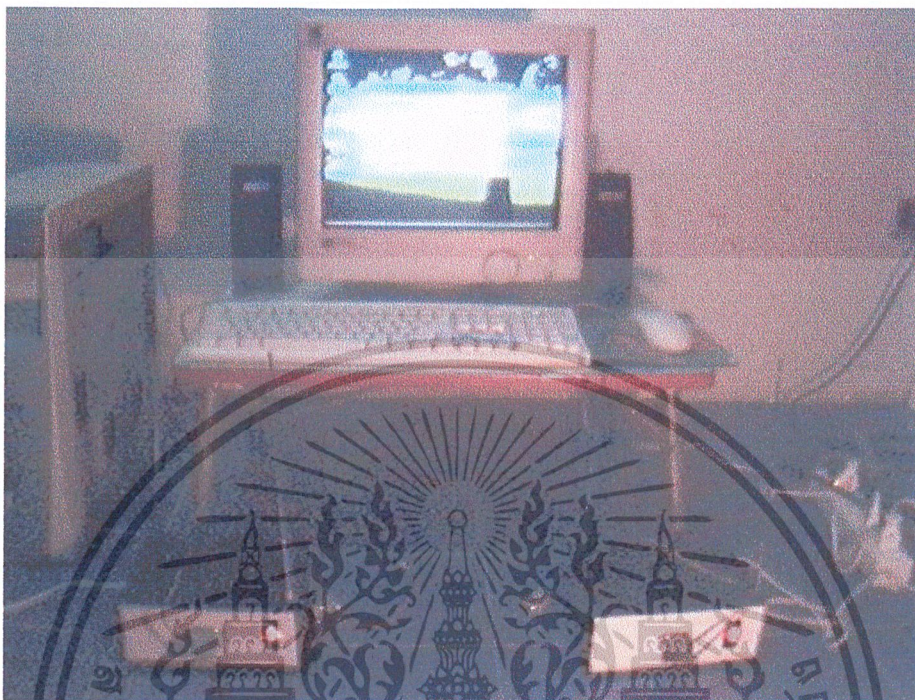


รูปที่ 4.9 เปรียบเทียบสัญญาณความถี่ FSK ของอินพุตและเอาต์พุต (จุดที่ 2 และ 4)  
จากรูปที่ 4.1



รูปที่ 4.10 อุปกรณ์โครงงานที่เสร็จสมบูรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.11 การทดลองเชื่อมต่ออุปกรณ์โครงงานกับคอมพิวเตอร์เครื่องเดียว

จากรูปที่ 4.11 เป็นการทดลองเชื่อมต่ออุปกรณ์โครงงานกับคอมพิวเตอร์เครื่องเดียว โดยใช้ชุดเครื่องส่ง รับข้อมูลจากขา Tx ของพอร์ตอนุกรม เข้าสู่ขา Rx ของ โมเด็มทางด้านเครื่องส่ง และที่เครื่องรับเมื่อทำการรับสัญญาณข้อมูลได้แล้ว ที่ภาค โมเด็มจะทำการคิโมดูเลขสัญญาณ ส่งออกที่ขา Tx ของโมเด็มและส่งต่อไปยังขา Rx ของพอร์ตอนุกรมที่เชื่อมต่ออยู่กับคอมพิวเตอร์ เมื่อทำการกดแป้นพิมพ์ที่คีย์บอร์ดก็จะสามารถรับข้อมูลของอักขระสู่หน้าจอได้

## บทที่ 5

### สรุปผลการทดลองและข้อเสนอแนะ

#### 5.1 สรุปผลการทดลอง

ในการสร้างเครื่องส่งและเครื่องรับวิทยุ นั้น เป็นสิ่งที่ต้องใช้ความละเอียดและความพิถีพิถันอย่างมาก เนื่องจากสัญญาณรบกวน (Noise) นั้นเกิดขึ้นได้จากทุกสาเหตุซึ่งอาจจะมาจากลายวงจรในแผ่น PCB หรือความไม่คมชัดของลายวงจร อุปกรณ์ไม่ได้มาตรฐาน ฯลฯ ที่สำคัญที่สุดจะอยู่ที่วงจร LC แท็งค์ ซึ่งจะทำหน้าที่เป็นตัวปรับจูนเพื่อให้ได้ความถี่ที่ต้องการ จะต้องทำให้เกิดเสถียรภาพมากที่สุด ในโครงการนี้อุปกรณ์ที่ใช้เป็นอุปกรณ์ที่หาซื้อได้ง่ายตามท้องตลาด ซึ่งอุปกรณ์บางอย่างนั้นก็จำเป็นต้องเลือกใช้ที่มีราคาแพงเช่นกัน เพื่อให้ได้ประสิทธิภาพและการทำงานที่เที่ยงตรงที่สุด เนื่องจากการรับส่งข้อมูลที่มีอัตราบิตเรทสูงนั้นจะต้องการความถูกต้องในการรับส่งมาก ยิ่งเมื่อใช้การรับส่งข้อมูลแบบไร้สาย โดยอาศัยการส่งข้อมูลผ่านคลื่นวิทยุแล้ว เป็นสิ่งที่จะต้องให้ความถูกต้องและมีประสิทธิภาพสูงสุด ข้อมูลที่ได้รับจึงจะไม่เกิดความผิดพลาดขึ้น และอุปกรณ์ที่ทำหน้าที่รับข้อมูลมาแปลงเป็นความถี่ คือ โมเด็มนั้น จะต้องมีความเที่ยงตรงสูงอีกทั้งการแปลงกลับจากความถี่เป็นข้อมูลก็เช่นกัน

#### 5.2 ข้อเสนอแนะ

จากบทสรุปผลการทดลองนั้น จะเห็นว่าปัญหาส่วนใหญ่จะอยู่ที่เครื่องรับและเครื่องส่งวิทยุ และอีกอย่างคืออัตราบิตเรท เนื่องจากอุปกรณ์ที่นำมาใช้เป็น FSK โมเด็มในท้องตลาดนั้นส่วนใหญ่จะใช้กับอัตราบิตเรทที่ต่ำ เช่น 800, 1200, 2400 บิตต่อวินาที ซึ่งหากมีบิตเรทสูงกว่านี้ก็จำเป็นต้องใช้อุปกรณ์ที่พิเศษและมีราคาแพงหรือที่ต้องสั่งนำเข้า ซึ่งที่บิตเรทสูงๆแล้วตัวโมเด็มเองจะเกิดการผิดพลาดมากขึ้นเช่นกัน

สำหรับข้อแก้ไขการเกิดปัญหาความถี่ออสซิลเลทที่เครื่องส่งและเครื่องรับนั้น บางครั้งเราอาจพบว่าเกิดปัญหาการรบกวนของสัญญาณจากภายนอก ซึ่งเราสามารถดูได้จากเครื่องมือวัดเช่น ออสซิลโลสโคปที่ใช้ทั่วไปได้ ในส่วนของภาคออสซิลเลทที่ความถี่ไม่สูงมากนัก สามารถใช้กล่องโลหะซึ่งอาจทำจากแผ่นปรินต์ก็ได้ ทำการชิลด์โดยการครอบทั้งเครื่องรับเครื่องส่ง แล้วต่อลงกราวด์ซึ่งจะช่วยลดปัญหาไปได้มาก

## หนังสืออ้างอิง

1. Paul H. Young “Electrical Communication”, Macmillan Publishing Company, New York 1994.
2. สุระสิทธิ์ เควี, อคิศักดิ์ พีรมั่นชัย, “UHF Band radio fading simulator” ปรินูญานิพนธ์ วิศวกรรมศาสตรบัณฑิต สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2543



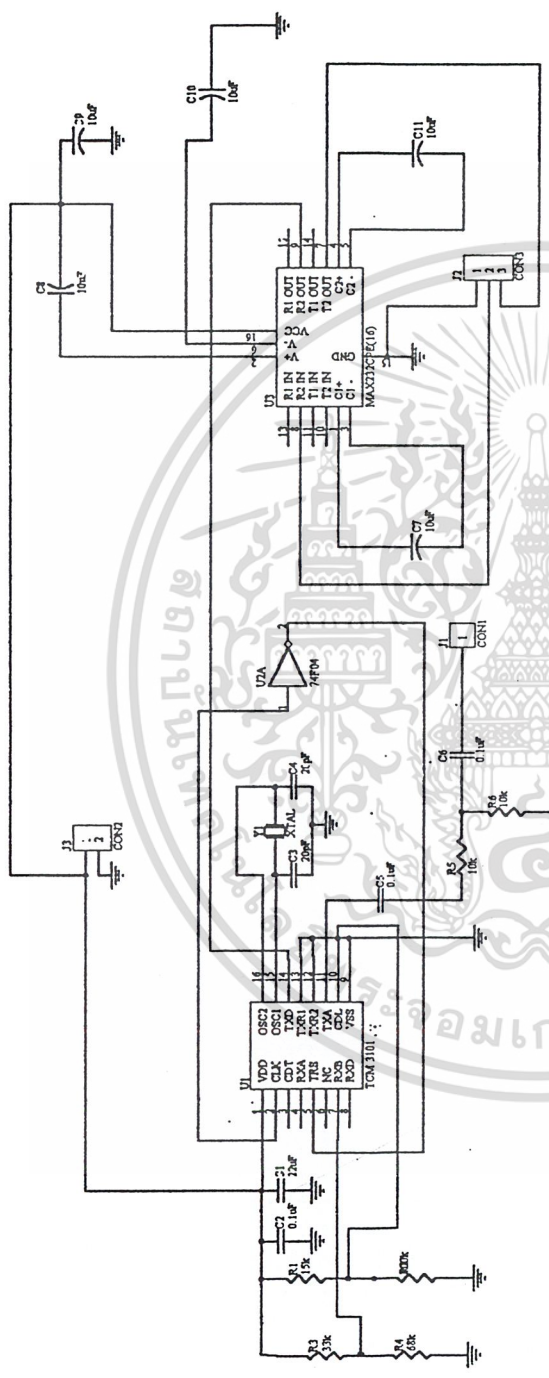


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



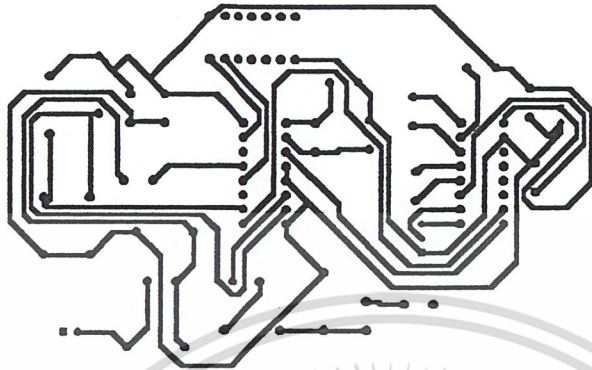
ภาคผนวก ก  
การออกแบบวงจรและแผ่นวงจร

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

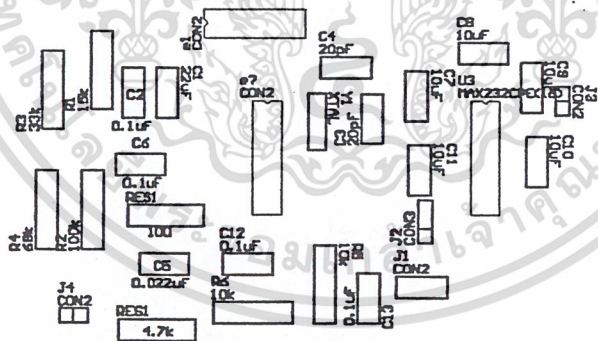


File	
Size	Number
B	Revision
Price	21,497,001
File	DS21123A
Sheet of	6
Drawn by	

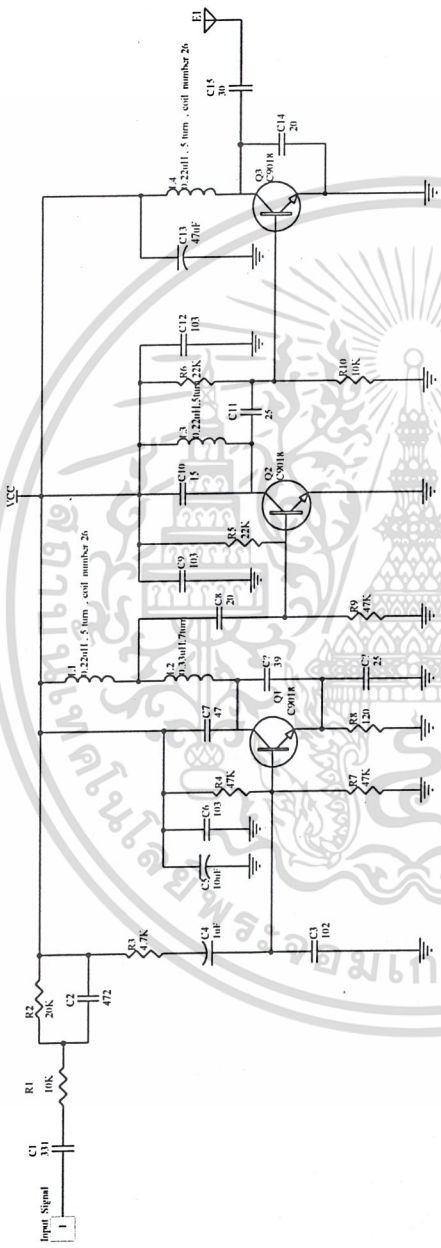
การออกแบบวงจร FSK Modem ร่วมกับวงจรปรับระดับแรงดัน



ลายวงจรภาคมอดูเลตและคีมอดูเลต

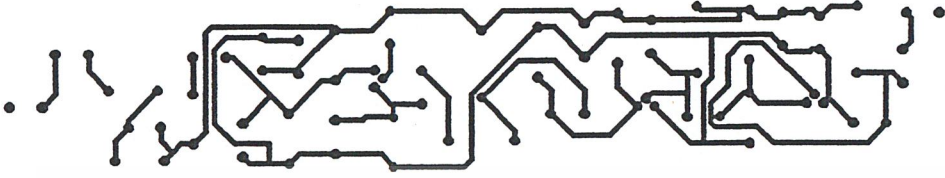


การจัดวางอุปกรณ์

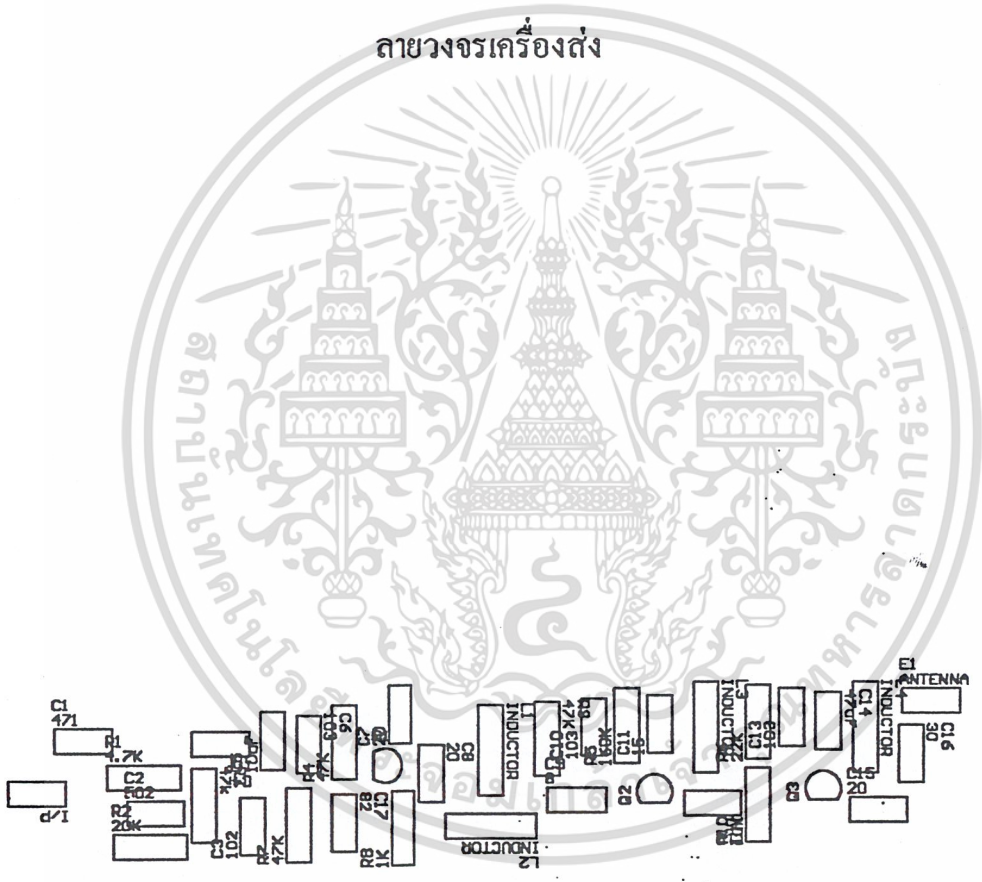


Title	
Size	Number
B	
Date:	Revision
7-11-2002	
File:	Sheet of
D:\COM\DESIGN\DOB	Drawn by:

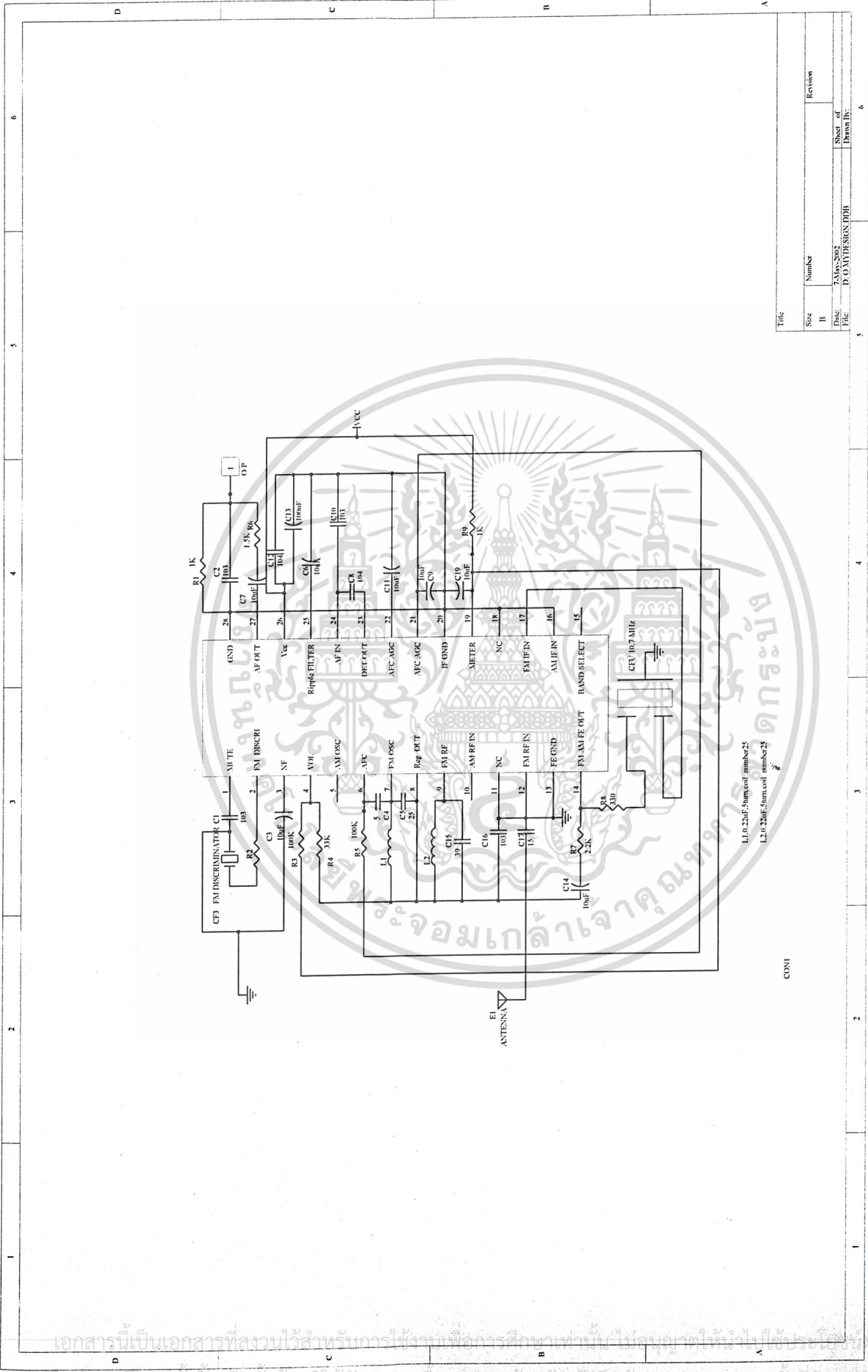
การออกแบบวงจรเครื่องส่ง



ลายวงจรเครื่องส่ง



การจัดวางอุปกรณ์ของเครื่องส่ง

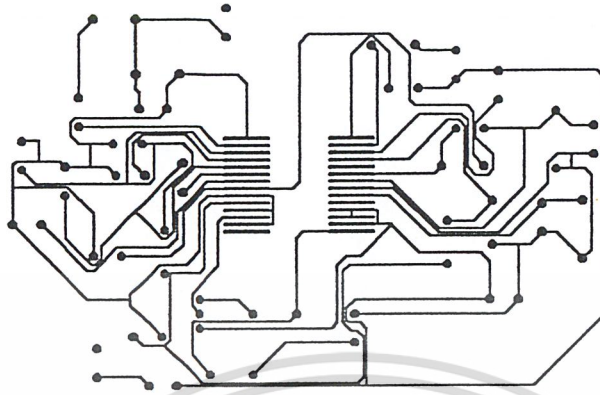


Title		Revision	
Size	Number		
B			
Drawn By:	Checked By:	Sheet of	
File:	D:\CAM\DESIGN\DDDB	Drawn By:	

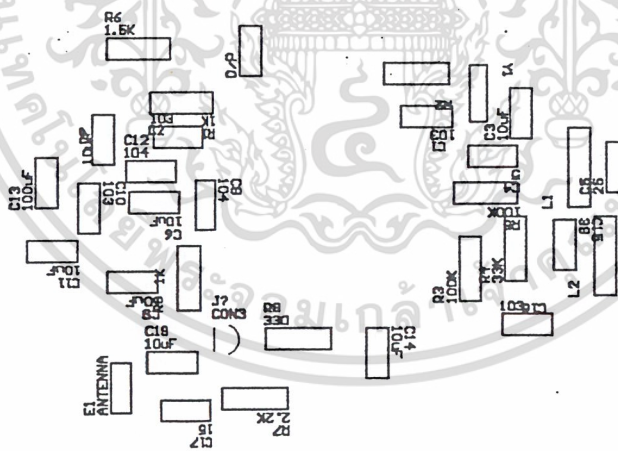
L1.0.2206: sum.cad number:25  
L2.0.2206: sum.cad number:28

CON1

### การออกแบบวงจรเครื่องรับ



ลายวงจรเครื่องรับ



การจัดวางอุปกรณ์ของเครื่องรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

# TCM3105DWL, TCM3105JE, TCM3105JL TCM3105NE, TCM3105NL FSK MODEM

SCTS019C - NOVEMBER 1985 - REVISED MAY 1994

- Single-Chip Frequency-Shift-Keying (FSK) Modem
- Meet Both Bell 202 and CCITT V23 Specifications
- Transmit Modulation at 75, 150, 600, and 1200 Baud
- Receive Demodulation at 5, 75, 150, 600, and 1200 Baud
- Half-Duplex Operation Up to 1200 Baud Transmit and Receive
- Full-Duplex Operation Up to 1200 Baud Transmit and 150 Baud Receive
- On-Chip Group Equalization and Transmit/Receive Filtering
- Carrier-Detect-Level Adjustment and Carrier-Fail Output
- Single 5-V Power Supply
- Low Power Consumption
- Reliable CMOS Silicon-Gate Technology

## description

The TCM3105 is a single-chip asynchronous frequency-shift-keying (FSK) voice-band modem that uses silicon-gate CMOS technology to implement a switched-capacitor architecture. It is pin selectable (TXR1, TXR2, and TRS) for a wide range of transmit/receive baud rates and is compatible with the applicable BELL 202 or CCITT V23 standards. Operation is fully reversible, thereby allowing both forward and backward channels to be used simultaneously.

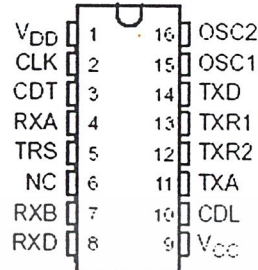
The transmitter is a programmable frequency synthesizer that provides two output frequencies (on TXA), representing the marks and spaces of the digital signal present on TXD.

The receive section is responsible for the demodulation of the analog signal appearing at the RXA input and is based on the principle of frequency-to-voltage conversion. This section contains a group delay equalizer (to correct phase distortion), automatic gain control, carrier-detect-level adjustment, and bias-distortion adjustment, thereby optimizing performance and giving the lowest possible bit error rate.

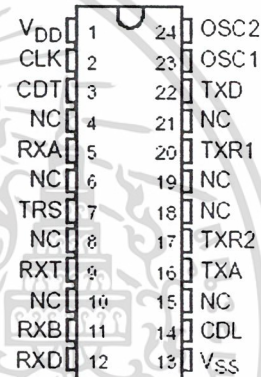
Carrier-detect information is given to the system by means of the carrier-detect circuits, which set a flag on the CDT output if the level of received in-band energy falls below a value set on the CDL input for a specified minimum duration.

The TCM3105JE and TCM3105NE are characterized for operation from  $-40^{\circ}\text{C}$  to  $85^{\circ}\text{C}$ . The TCM3105DWL, TCM3105JL, and TCM3105NL are characterized for operation from  $0^{\circ}\text{C}$  to  $70^{\circ}\text{C}$ .

J OR N PACKAGE  
(TOP VIEW)



DW PACKAGE  
(TOP VIEW)



NC - No internal connection

D package are available taped and reeled. Add the R suffix to device type (e.g., YCM3105DWLR).



Caution: These devices have limited built-in protection. The leads should be shorted together or the device placed in conductive foam during storage or handling to prevent electrostatic damage to the MOS gates.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

**TEXAS  
INSTRUMENTS**

Copyright © 1994, Texas Instruments Incorporated

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

POST OFFICE BOX 1443 • HOUSTON, TEXAS 77251-1443

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านก...  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TCM3105DWL, TCM3105JE, TCM3105JL  
 TCM3105NE, TCM3105NL  
 FSK MODEM

SCTS019C - NOVEMBER 1985 - REVISED MAY 1994

Terminal Functions

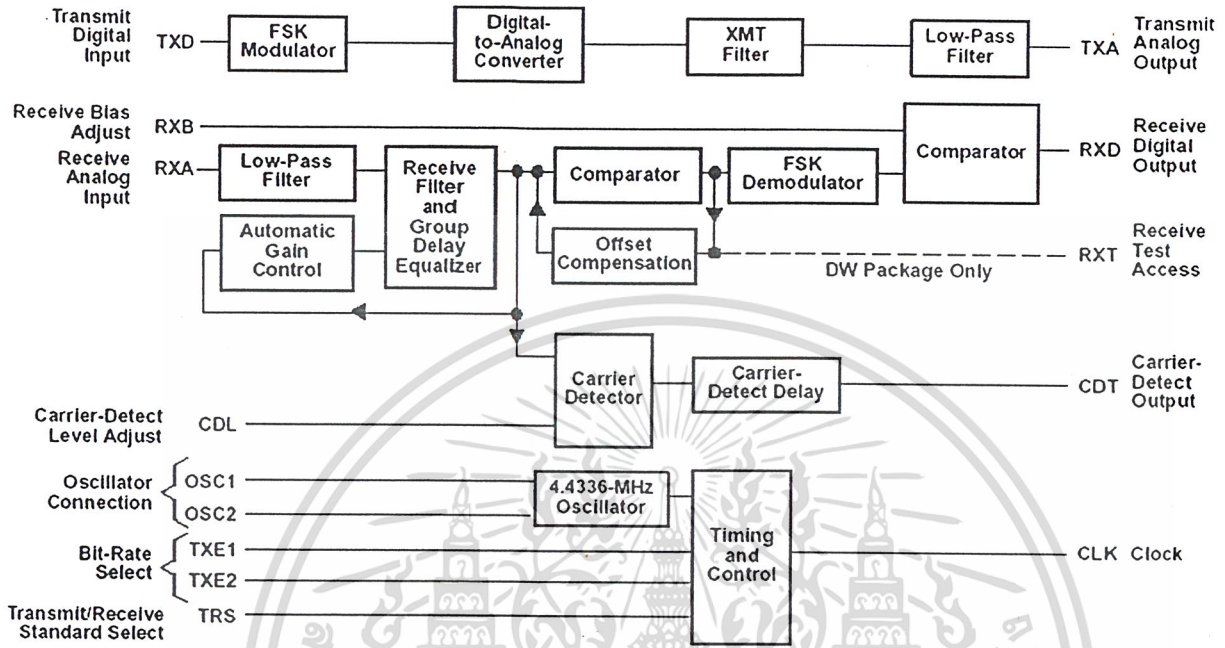
NAME	TERMINAL		DESCRIPTION
	NO.		
	DW	J OR N	
CDL	14	10	Carrier-detect-level adjust for external adjustment of carrier-detect threshold
CDT	3	3	Carrier-detect output. A low-level output indicates carrier failure
CLK	2	2	Output for a continuous clock signal at 16 times the highest selected (transmit or receive) bit rate
NC	4, 6, 8, 10, 15, 18, 19, 21	6	No internal connection
OSC1, OSC2	23, 24	15, 16	Oscillator connections. The crystal (typically 4.4336 MHz) is connected to OSC1 AND OSC2. If an external clock is used, OSC2 is left open and the clock is connected to OSC1.
RXA	5	4	Receive analog input to which the received line signal must be ac coupled
RXB	11	7	Receive bias adjust for external adjustment of the decision threshold of the comparator to minimize bias distortion
RXD	12	8	Receiver digital output for the demodulated received data in positive logic. The high logic level is a mark and the low logic level is a space.
RXT	9	-	Receive test access. Output of limiter is available on RXT. (DW only)
TRS	7	5	Transmit/receive standard select input, which with TXR1 and TXR2, sets the standard bit rates and mark/space frequencies
TXA	16	11	Transmit analog output for the modulation signal, which must be ac coupled
TXD	22	14	Transmit digital input for data to the transmitter in positive logic. The high logic level is a mark, and the low logic level is a space. The data can be accepted at any speed from zero to the selected speed and may be totally asynchronous.
TXR1	20	13	Bit-rate select 1 input which along with TXR2 and TRS, sets the bit rates and mark/space frequencies
TXR2	17	12	Bit rate select 2 input, which along with TXR1 and TRS, sets the bit rates and mark/space frequencies
VDD	1	1	Positive supply voltage
VSS	13	9	Most negative supply voltage (normally ground); connected to substrate



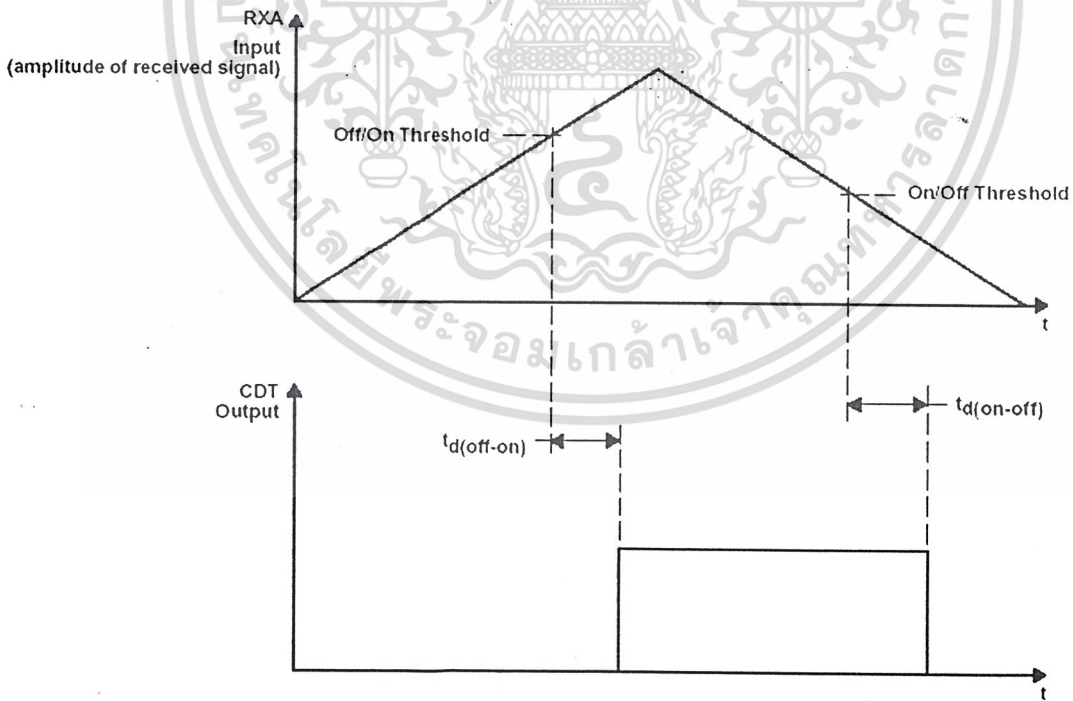
TCM3105DWL, TCM3105JE, TCM3105JL  
 TCM3105NE, TCM3105NL  
**FSK MODEM**

SCTS019C - NOVEMBER 1985 - REVISED MAY 1994

functional block diagram



timing diagram



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265  
 POST OFFICE BOX 1443 • HOUSTON, TEXAS 77251-1443

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านธุรกิจ  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TCM3105DWL, TCM3105JE, TCM3105JL  
 TCM3105NE, TCM3105NL  
 FSK MODEM

SCTS019C – NOVEMBER 1995 – REVISED MAY 1994

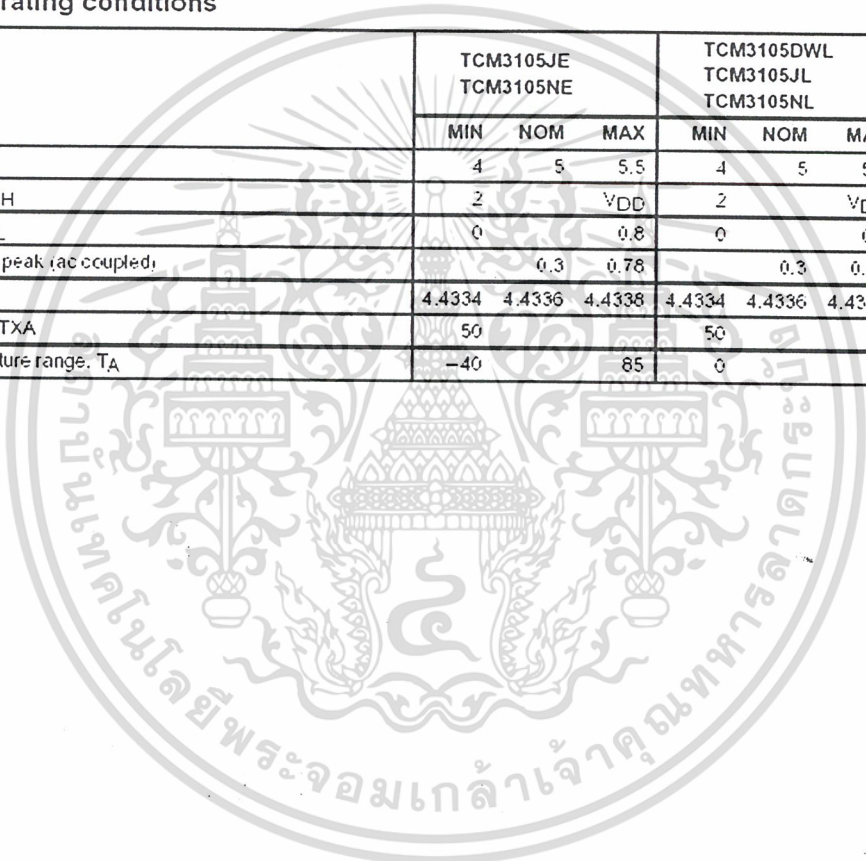
absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage range, $V_{DD}$ (see Note 1)	-0.3 V to 10 V
Input voltage range, $V_I$ (any input)	-0.3 V to $V_{DD}$
Operating free-air temperature range, $T_A$ : TCM3105DWL, TCM3105JL, TCM3105NL	-10°C to 70°C
TCM3105JE, TCM3105NE	-55°C to 85°C
Storage temperature range:	-55°C to 150°C
Lead temperature 1.6 mm (1/16 inch) from case for 10 seconds: DW or N package	260°C
Lead temperature 1.6 mm (1/16 inch) from case for 10 seconds: J package	300°C

NOTE 1: Voltage values are with respect to  $V_{SS}$ .

recommended operating conditions

	TCM3105JE TCM3105NE			TCM3105DWL TCM3105JL TCM3105NL			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, $V_{DD}$	4	5	5.5	4	5	5.5	V
High-level input voltage, $V_{IH}$	2		$V_{DD}$	2		$V_{DD}$	V
Low-level input voltage, $V_{IL}$	0		0.8	0		0.8	V
Analog input level, peak to peak (ac coupled)		0.3	0.78		0.3	0.78	V
Clock frequency, $f_{clock}$	4.4334	4.4336	4.4338	4.4334	4.4336	4.4338	MHz
Analog load impedance at TXA	50			50			k $\Omega$
Operating free-air temperature range, $T_A$	-40		85	0		70	C



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265  
 POST OFFICE BOX 1443 • HOUSTON, TEXAS 77251-1443

TCM3105DWL, TCM3105JE, TCM3105JL  
TCM3105NE, TCM3105NL  
FSK MODEM

SCTS019C - NOVEMBER 1985 - REVISED MAY 1994

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS	TCM3105JE TCM3105NE			TCM3105DWL TCM3105JL TCM3105NL			UNIT	
			MIN	TYP†	MAX	MIN	TYP†	MAX		
V <sub>OH</sub>	High-level output voltage	RXD, CDT, CLK	I <sub>OH</sub> = -100 µA			2.4	V <sub>DD</sub>	2.4	V <sub>DD</sub>	V
V <sub>OL</sub>	Low-level output voltage	RXD, CDT, CLK	I <sub>OL</sub> = 1.6 mA			V <sub>SS</sub>	0.4	V <sub>SS</sub>	0.4	V
	Analog output voltage level, peak to peak	TXA	V <sub>DD</sub> = 4 V	1.55		1.55		V		
			V <sub>DD</sub> = 5 V	1.4	1.9	2.3	1.4		1.9	2.3
			V <sub>DD</sub> = 5.5 V	2.1		2.1				
Adjust voltage	RXB	V <sub>DD</sub> = 5 V	2.3	2.7	3.1	2.3	2.7	3.1	V	
	CDL		2.8	3.3	3.9	2.8	3.3	3.9		
	Analog output dc offset	TXA	V <sub>DD</sub> /2			V <sub>DD</sub> /2			V	
	Digital input current	TXD, TRS, TRX1, TRX2	V <sub>I</sub> = 0 to V <sub>DD</sub>						+1	µA
	Analog input current	RXA				±15			±15	µA
	Bias input current	RXB, CDL	V <sub>I</sub> = 3 V			±150			±150	µA
I <sub>DD</sub>	Supply current		V <sub>DD</sub> = 4 V	3	6	3	5	mA		
			V <sub>DD</sub> = 5 V	5	10	5	8			
			V <sub>DD</sub> = 5.5 V	8	16	8	12			
C <sub>I</sub>	Input capacitance, all inputs		f = 1 MHz			10	10	µF		
C <sub>O</sub>	Output capacitance, all outputs		f = 1 MHz			10	10	µF		
	Phase jitter					200	200	µs		
	Bias distortion‡					±15%	±15%			
	Carrier-detect threshold, off-on§		-45.5	-43	-45.5	-43		dBm		
	Carrier-detect threshold, on-off§		-48	-45.5	-48	-45.5		dBm		
	Carrier-detect hysteresis		2.5	2.8	2.5	2.8		dBm		

switching characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS	TCM3105JE TCM3105NE			TCM3105DWL TCM3105JL TCM3105NL			UNIT
			MIN	TYP†	MAX	MIN	TYP†	MAX	
t <sub>d(off-on)</sub>	Carrier-detect off-to-on delay time	RX = 600 or 1200 b/s	12	25	12	25	ms		
		RX = 5, 75, or 150 b/s	48	80	48	80			
t <sub>d(on-off)</sub>	Carrier-detect on-to-off delay time	RX = 600 or 1200 b/s	12	20	12	20	ms		
		RX = 5, 75, or 150 b/s	45	75	45	75			
Transmit frequency deviation from assignment (see Table 1)		f <sub>clock</sub> = 4.4336 MHz	±1			±1			Hz

† All typical are at V<sub>CC</sub> = 5 V, T<sub>A</sub> = 25 °C.

‡ Bias distortion is the departure from a 50% duty cycle when a series of alternating mark and space tones is received.

§ This is the threshold with the CDL input properly adjusted.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265  
POST OFFICE BOX 1443 • HOUSTON, TEXAS 77251-1443

เอกสารนี้เป็นเอกสารที่สงวนไว้ใช้เฉพาะเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

**TCM3105DWL, TCM3105JE, TCM3105JL  
TCM3105NE, TCM3105NL  
FSK MODEM**

SCTS019C - NOVEMBER 1985 - REVISED MAY 1994

**PRINCIPLES OF OPERATION**

The TCM3105 FSK modem is made up of four functional circuits. The circuits are the transmitter, the receiver, a carrier detector, and control and timing (see Figure 1).

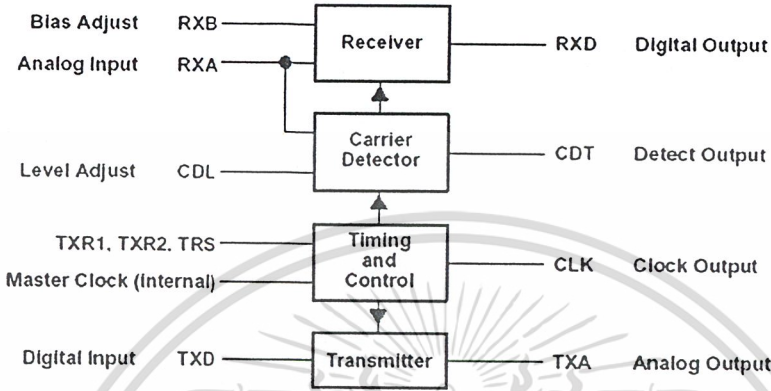


Figure 1. TCM3105 System Partitioning

**transmitter**

The transmitter comprises a phase-coherent FSK modulator, a transmit filter, and a transmit amplifier. The modulator is a programmable frequency synthesizer that drives the output frequencies by variable division of the oscillator frequency (4.4336 MHz). The division ratio is set by the states of the transmit/receive standard input (TRS), the bit-rate select inputs (TXR1 and TXR2), and the digital data input (TXD).

A switched-capacitor low-pass filter limits the harmonics and noise outside the transmit band, and the characteristics of this filter are set by the frequency-select inputs as previously described. The harmonics introduced by the transmit filter clock are removed by a continuous low-pass filter.

The transmitter output level varies with power supply voltage and so must be compensated in the 2-wire to 4-wire converter to give a constant output level to the line.

**receiver**

A continuous low-pass antialiasing filter is followed by the receiver amplifier, which automatically controls the gain to give a constant output level from the receiver filter. The receiver filter limits the bandwidth of the signal presented to the demodulator reducing out-of-band interference and has very high rejection of the transmit channel frequencies. These are typically present at much higher levels than the received signal.

The group delay equalizer is a switched-capacitor network that compensates the delay introduced by the receiver filter and the network. The output from the equalizer is then limited to give an FSK modulated squarewave that is presented to the demodulator.

The demodulator is an edge-triggered multivibrator that triggers off positive- and negative-going edges. The output of the demodulator is a stream of constant-length pulses at a frequency that is double the frequency of the limited input signal. The dc component of this signal is proportional to the received frequency and is extracted by a switched-capacitor, low-pass, post-demodulator filter.

The variation of dc level with received frequency is presented to a comparator that slices at a level externally fixed by the RXB bias-adjustment pin. This voltage depends on received bit rate and internal offsets. The comparator output is then the received data at RXD.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265  
POST OFFICE BOX 1443 • HOUSTON, TEXAS 77251-1443

TCM3105DWL, TCM3105JE, TCM3105JL  
TCM3105NE; TCM3105NL  
FSK MODEM

SCTS019C - NOVEMBER 1985 - REVISED MAY 1994

**carrier detect**

The carrier-detect circuits comprise an energy detector and digital delay. The energy detector compares the total signal level at the output of the receive filter to an externally set threshold level on the CDL input. The comparator has a 2.5-dB hysteresis and a delay to allow for momentary signal loss and to prevent oscillation. The output detector is available on CDT where a high level indicates that a carrier is present. The data output is clamped to a mark condition when the carrier-detect output switches off at the end of transmission.

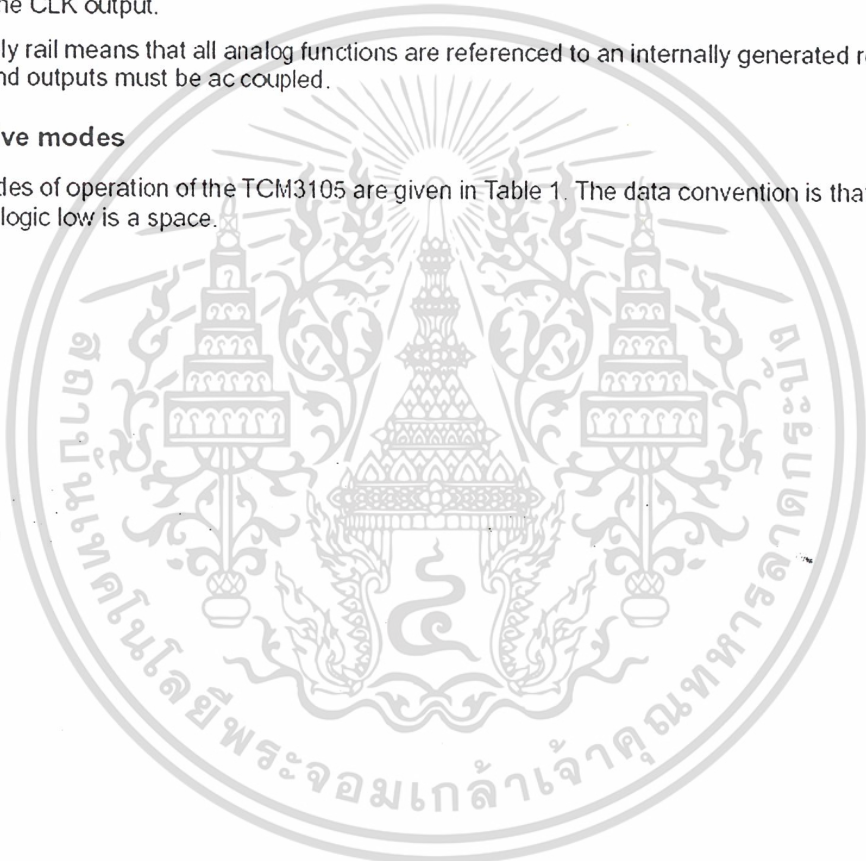
**control and timing**

An on-chip oscillator runs from an external 4.4336-MHz crystal connected between OSC1 and OSC2 or an external signal driving OSC1. A clock signal equal to 16 times the highest selected bit rate (transmit or receive) is available on the CLK output.

The single-supply rail means that all analog functions are referenced to an internally generated reference. All analog inputs and outputs must be ac coupled.

**transmit and receive modes**

The various modes of operation of the TCM3105 are given in Table 1. The data convention is that a logic high is a mark and a logic low is a space.



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
POST OFFICE BOX 655903 • DALLAS, TEXAS 75265  
POST OFFICE BOX 1443 • HOUSTON, TEXAS 77251-1443

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TCM3105DWL, TCM3105JE, TCM3105JL  
 TCM3105NE, TCM3105NL  
 FSK MODEM

SCTS019C - NOVEMBER 1985 - REVISED MAY 1994

Table 1. Modes of Operation

STANDARD	TRS	TXR1	TXR2	TRANSMITTED BAUD RATE	RECEIVED BAUD RATE	TRANSMIT FREQUENCY ASSIGNMENTS (Hz)	RECEIVE FREQUENCY ASSIGNMENTS (Hz)	CLK FREQUENCY (kHz)
CCITT V.23	L	L	L	1200	1200	M 1300 S 2100	M 1300 S 2100	19.11
	H	L	L	1200	75	M 1300 S 2100	M 390 S 450	19.11
	L	L	H	600	75	M 1300 S 1700	M 390 S 450	9.56
	H	L	H	600	600	M 1300 S 1700	M 1300 S 1700	9.56
	L	H	L	75	1200	M 390 S 450	M 1300 S 2100	19.11
	H	H	L	75	600	M 390 S 450	M 1300 S 1700	9.56
	L	H	H	75	75	M 390 S 450	M 390 S 450	1.19
BELL 202	$\overline{\text{CLK}}$	L	L	1200	1200	M 1200 S 2200	M 1200 S 2200	19.11
	$\overline{\text{CLK}}^{\&}$	L	H	1200	150	M 1200 S 2200	M 387 S 487	19.11
	$\overline{\text{CLK}}^{\&}$	L	H	1200	5	M 1200 S 2200	M 387 S 0	19.11
	CLK	H	L	150	1200	M 387 S 487	M 1200 S 2200	19.11
	CLK	H	H	150	150	M 387 S 487	M 387 S 487	2.39
	CLK $\dagger$	H $\dagger$	L $\dagger$	5	1200	M 387	M 1200	19.11
	H $\dagger$	H $\dagger$	H $\dagger$			S 0	S 2200 <sup>*</sup>	
	H	H	H	Transmit Disabled	1200	Transmit Disabled	M 1200 S 2200	19.11

H = high level, L = low level

$\dagger$  In these modes, the modulation is controlled by TRS and TXR2. TXD is tied high.



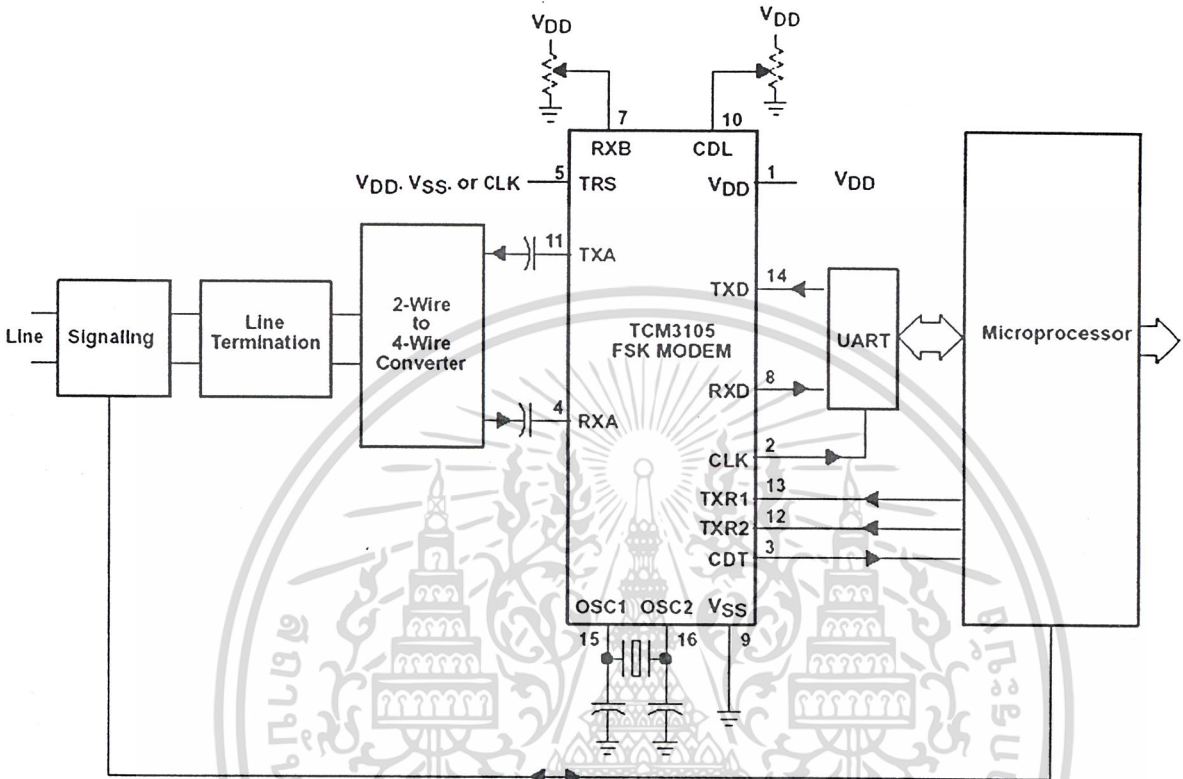
8 เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TCM3105DWL, TCM3105JE, TCM3105JL  
 TCM3105NE, TCM3105NL  
**FSK MODEM**

SCTS019C - NOVEMBER 1985 - REVISED MAY 1994

APPLICATION INFORMATION



Pin numbers shown are for the J and N packages.

Figure 2. Typical System Configuration



เอกสารนี้เป็นเอกสารที่สงวนไว้ใช้ POST OFFICE BOX 655303 • DALLAS, TEXAS 75265 POST OFFICE BOX 1443 • HOUSTON, TEXAS 77251-1443 ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TCM3105DWL, TCM3105JE, TCM3105JL  
 TCM3105NE, TCM3105NL  
 FSK MODEM

SCTS019C - NOVEMBER 1985 - REVISED MAY 1994

APPLICATION INFORMATION

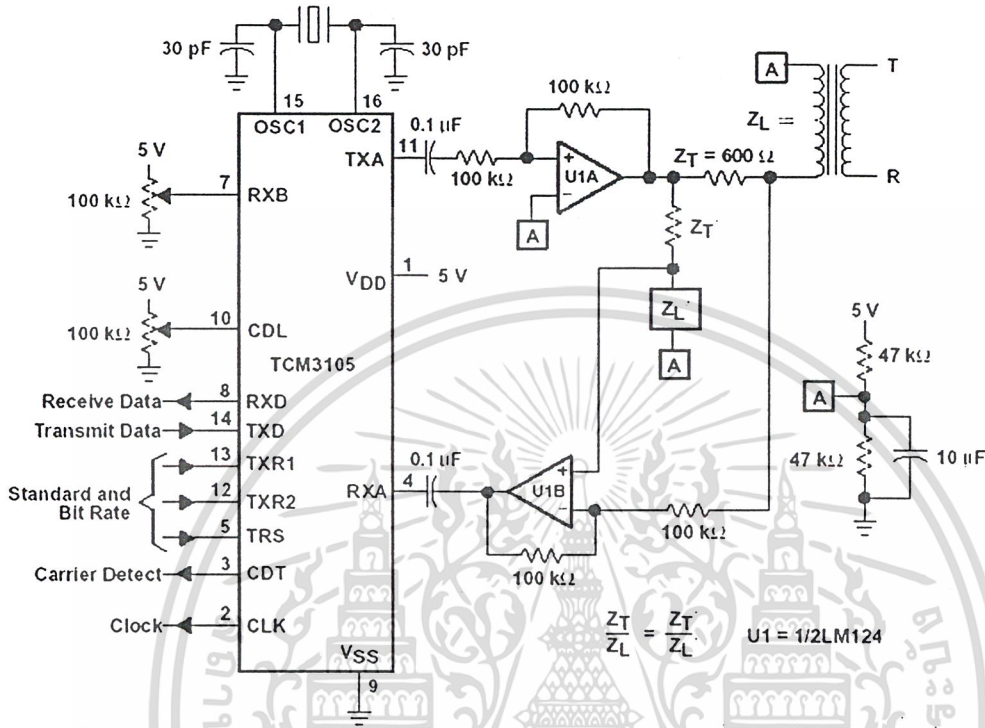


Figure 4. Simplified Telephone Line Interface Circuit



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับใช้ภายในเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านอื่นใด  
 POST OFFICE BOX 655303 • DALLAS, TEXAS 75265  
 POST OFFICE BOX 1443 • HOUSTON, TEXAS 77251-1443

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

## IMPORTANT NOTICE

Texas Instruments (TI) reserves the right to make changes to its products or to discontinue any semiconductor product or service without notice, and advises its customers to obtain the latest version of relevant information to verify, before placing orders, that the information being relied on is current.

TI warrants performance of its semiconductor products and related software to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are utilized to the extent TI deems necessary to support this warranty. Specific testing of all parameters of each device is not necessarily performed, except those mandated by government requirements.

Certain applications using semiconductor products may involve potential risks of death, personal injury, or severe property or environmental damage ("Critical Applications").

TI SEMICONDUCTOR PRODUCTS ARE NOT DESIGNED, INTENDED, AUTHORIZED, OR WARRANTED TO BE SUITABLE FOR USE IN LIFE-SUPPORT APPLICATIONS, DEVICES OR SYSTEMS OR OTHER CRITICAL APPLICATIONS.

Inclusion of TI products in such applications is understood to be fully at the risk of the customer. Use of TI products in such applications requires the written approval of an appropriate TI officer. Questions concerning potential risk applications should be directed to TI through a local SC sales office.

In order to minimize risks associated with the customer's applications, adequate design and operating safeguards should be provided by the customer to minimize inherent or procedural hazards.

TI assumes no liability for applications assistance, customer product design, software performance, or infringement of patents or services described herein. Nor does TI warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right of TI covering or relating to any combination, machine, or process in which such semiconductor products or services might be or are used.

Copyright © 1995, Texas Instruments Incorporated

# Transistors

## 2SC9018

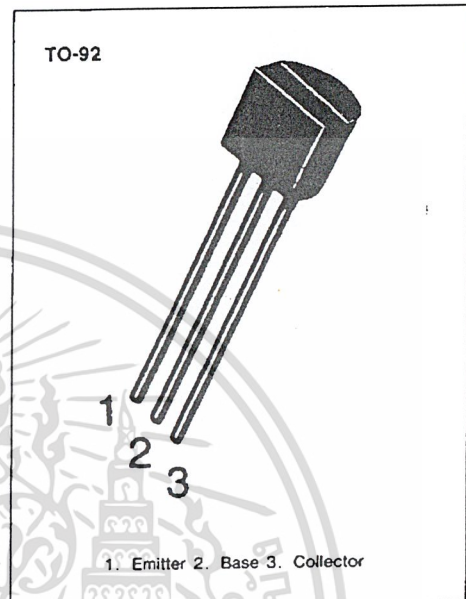
**USHÁ**  
(INDIA) LTD

### AM/FM IF AMPLIFIER, LOCAL OSCILLATOR OF FM/VHF TUNER

• High Current Gain Bandwidth Product  $f_T = 1,100$  MHz (Typ)

### ABSOLUTE MAXIMUM RATINGS ( $T_a = 25^\circ\text{C}$ )

Characteristic	Symbol	Rating	Unit
Collector-Base Voltage	$V_{CB0}$	30	V
Collector-Emitter Voltage	$V_{CEO}$	15	V
Emitter-Base Voltage	$V_{EBO}$	5	V
Collector Current	$I_C$	50	mA
Collector Dissipation	$P_C$	400	mW
Junction Temperature	$T_J$	150	$^\circ\text{C}$
Storage Temperature	$T_{stg}$	$-55 \sim 150$	$^\circ\text{C}$



### ELECTRICAL CHARACTERISTICS ( $T_a = 25^\circ\text{C}$ )

Characteristic	Symbol	Test Conditions	Min	Typ	Max	Unit
Collector-Base Breakdown Voltage	$BV_{CB0}$	$I_C = 100\mu\text{A}, I_E = 0$	30			V
Collector-Emitter Breakdown Voltage	$BV_{CEO}$	$I_C = 1.0\text{mA}, I_B = 0$	15			V
Emitter-Base Breakdown Voltage	$BV_{EBO}$	$I_E = 100\mu\text{A}, I_C = 0$	5			V
Collector Cutoff Current	$I_{CBO}$	$V_{CB} = 12\text{V}, I_E = 0$			50	nA
DC Current Gain	$h_{FE}$	$V_{CE} = 5\text{V}, I_C = 1.0\text{mA}$	28	100	198	
Collector-Emitter Saturation Voltage	$V_{CE(sat)}$	$I_C = 10\text{mA}, I_B = 1\text{mA}$			0.5	V
Output Capacitance	$C_{ob}$	$V_{CB} = 10\text{V}, I_E = 0$ $f = 1\text{MHz}$		1.3	1.7	pF
Current Gain-Bandwidth Product	$f_T$	$V_{CE} = 5\text{V}, I_C = 5\text{mA}$	700	1100		MHz

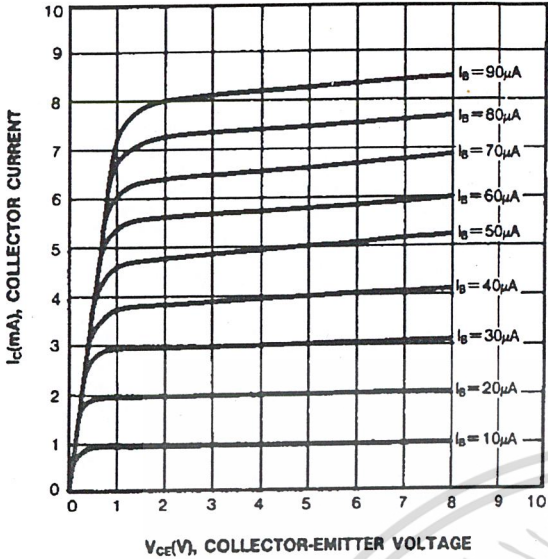
### $h_{FE}$ CLASSIFICATION

Classification	D	E	F	G	H	I
$h_{FE}$	28-45	39-60	54-80	72-108	97-146	132-198

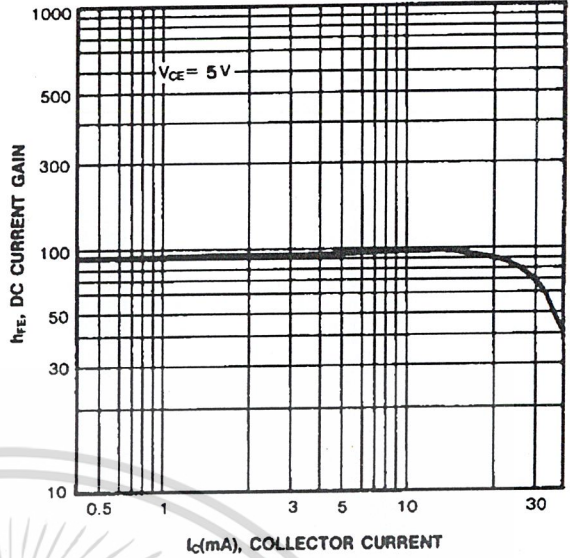


เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

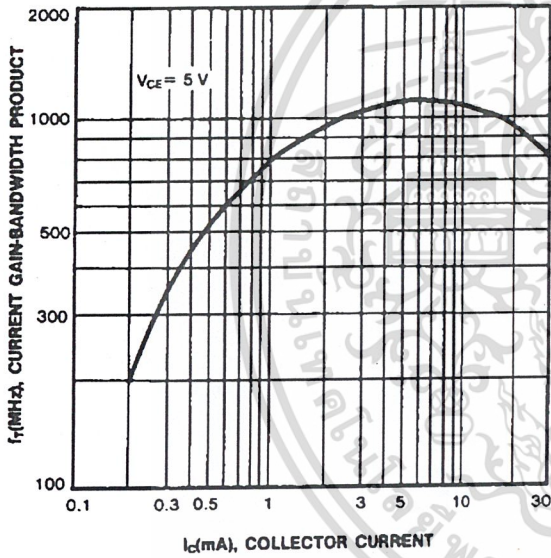
STATIC CHARACTERISTIC



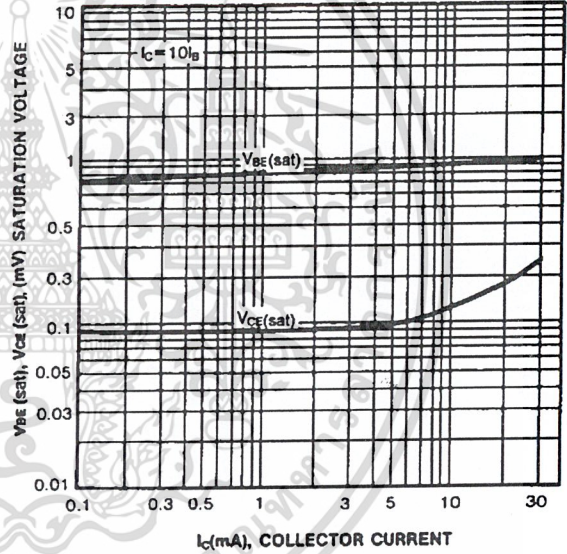
DC CURRENT GAIN



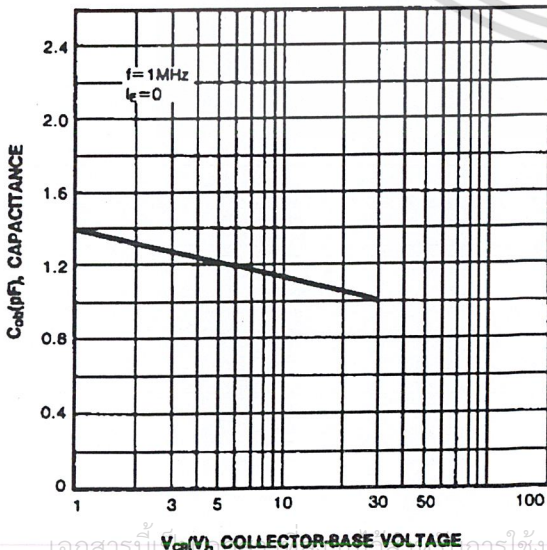
CURRENT GAIN-BANDWIDTH PRODUCT



BASE-EMITTER SATURATION VOLTAGE  
COLLECTOR-EMITTER SATURATION VOLTAGE



OUTPUT CAPACITANCE



# SONY

# CXA1691BM/BS

## FM/AM Radio

**For the availability of this product, please contact the sales office.**

### Description

CXA1691BM/BS is a one-chip FM/AM radio IC designed for radio-cassette tape recorders.

### Features

- Small number of peripheral components.
- Low current consumption ( $V_{cc}=3\text{ V}$ )  
For FM :  $I_b=5.8\text{ mA}$  (Typ.)  
For AM :  $I_b=4.7\text{ mA}$  (Typ.)
- Built-in FM/AM select switch.
- Large output of AF amplifier.  
 $V_{cc}=6\text{ V}$ , EIAJ output=500 mW (Typ.)  
when load impedance  $8\ \Omega$

### Function

#### FM section

- RF amplifier, Mixer and OSC (incorporating AFC variable capacitor).
- IF amplifier
- Quadrature detection
- Tuning LED driver

#### AM section

- RF amplifier, Mixer and OSC (with RF AGC)
- IF amplifier (with IF AGC)
- Detector
- Tuning LED driver

#### AF section

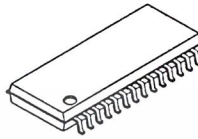
- Electronic volume control
- FM muting

### Structure

Bipolar monolithic IC

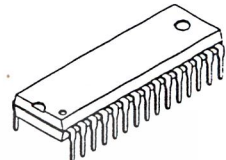
CXA1691BM

28 pin SOP (Plastic)



CXA1691BS

30 pin SDIP (Plastic)



### Absolute Maximum Ratings ( $T_a=25\text{ }^\circ\text{C}$ )

- Supply voltage  $V_{cc}$  14 V
- Operating temperature  $T_{opr}$   $-10$  to  $+60\text{ }^\circ\text{C}$
- Storage temperature  $T_{stg}$   $-50$  to  $+125\text{ }^\circ\text{C}$
- Allowable power dissipation

$P_D$  700 mW (CXA1691BM)

$P_D$  1000 mW (CXA1691BS)

### Recommended Operating Conditions

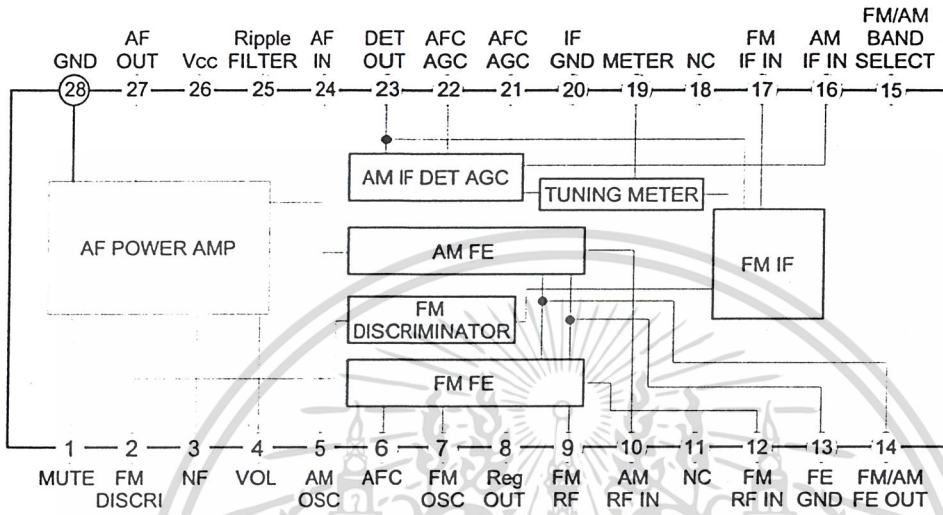
Supply voltage  $V_{cc}$  2 to 7.5 V (CXA1691BM)

$V_{cc}$  2 to 8.5 V (CXA1691BS)

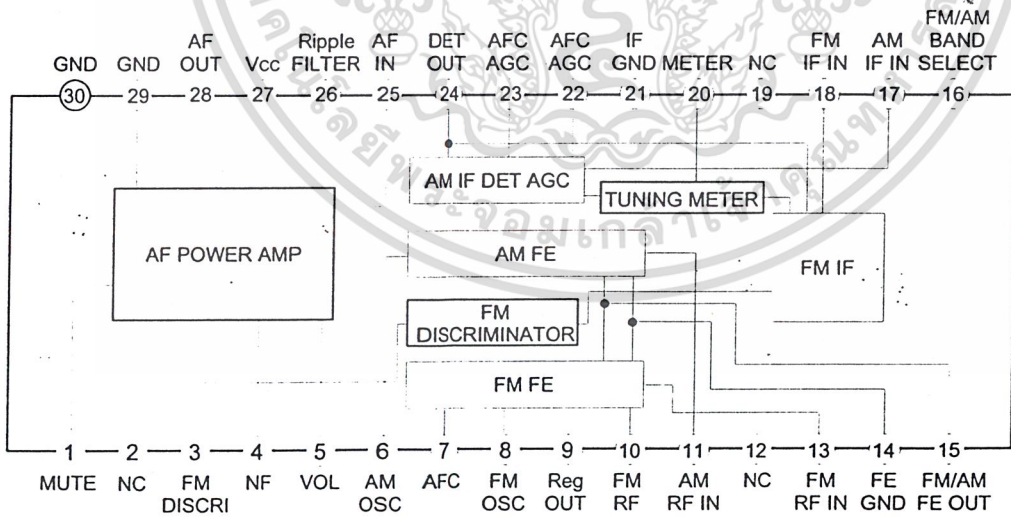
Sony reserves the right to change products and specifications without prior notice. This information does not convey any license by any implication or otherwise under any patents or other right. Application circuits shown, if any, are typical examples illustrating the operation of the devices. Sony cannot assume responsibility for any problems arising out of the use of these circuits.

Block Diagram

CXA1691BM



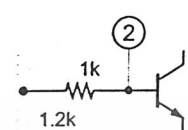
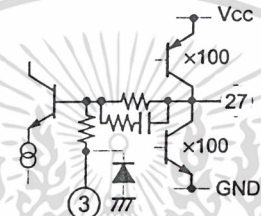
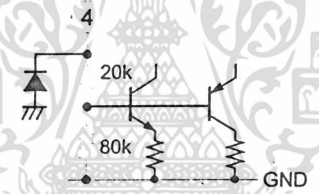
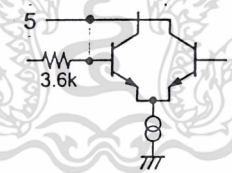

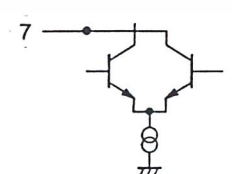
CXA1691BS



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Standard Circuit Design Data

(The pin numbers in the parenthesis are for CXA1691BS.)

No.	Symbol	Voltage (V)				Equivalent circuit	Description
		Vcc=3 V		Vcc=6 V			
		FM	AM	FM	AM		
1 (1, 2)	MUTE	0	0	0	0		
2 (3)	FM DISCRI	2.18	2.70	4.88	5.43		Phase-shift circuit Connect ceramic discriminator
3 (4)	NF	1.5	1.5	3.0	3.0		Negative feedback pin
27 (28)	AF OUT	1.5	1.5	3.0	3.0		Power amplifier output pin
4 (5)	VOL CONT	1.25	1.25	1.25	1.25		Connect variable resistor for electronic volume control.
5 (6)	AM OSC	1.25	1.25	1.25	1.25		AM local oscillation circuit
6 (7)	AFC	1.25	*	1.25	*		AFC variable capacitor pin
8 (9)	REG OUT	1.25	1.25	1.25	1.25		Regulator pin 1.25 V (Typ.)
7 (8)	FM OSC	1.25	1.25	1.25	1.25		FM local oscillation circuit

No.	Symbol	Voltage (V)				Equivalent circuit	Description
		Vcc=3 V		Vcc=6 V			
		FM	AM	FM	AM		
9 (10)	FM RF	1.25	1.25	1.25	1.25		Connect FM RF tuning coil
12 (13)	FM RF IN	0.3	0	0.3	0		FM RF input pin
10 (11)	AM RF IN	1.25	1.25	1.25	1.25		AM RF input pin
11 (12)	NC	0	0	0	0		
13 (14)	GND (FE GND)	0	0	0	0		
14 (15)	FM/AM FE OUT	0.36	0.2	0.36	0.2		IF output pin of FM and AM. Connect IF filter.
15 (16)	BAND SELECT	0.84	0	0.88	0		FM and AM bands selection switch pin. During GND it becomes AM and during open it becomes FM.
16 (17)	AM IF IN	0	0	0	0		Input pin of AM IF.
17 (18)	FM IF IN	1.30	0	1.30	0		Input pin of FM IF.
18 (19)	NC	0	0	0	0		

No.	Symbol	Voltage (V)				Equivalent circuit	Description
		Vcc=3 V		Vcc=6 V			
		FM	AM	FM	AM		
19 (20)	METER	1.6	1.6	4.5	4.5		Meter drive circuit (For tuning indicator)
20 (21)	GND	0	0	0	0		
21 (22)	AFC/AGC	1.25	1.49	1.25	1.49		AFC pin of W band. During AM, it determines time constant of AGC
22 (23)	AFC/AGC	1.25	1.25	1.25	1.25		AFC pin of J band. During AM, it determines time constant of AGC.
23 (24)	DET OUT	1.25	1.0	1.25	1.0		Detection output pin
24 (25)	AF IN	0	0	0	0		Power amplifier input pin
25 (26)	RIPPLE FILTER	2.71	2.71	5.4	5.4		Ripples filter
26 (27)	Vcc	3.0	3.0	6.0	6.0		Power supply pin
28 (29, 30)	GND	0	0	0	0		Power GND

\* The pin voltage of pin 6 during AM, it is the same pin voltage of pin 22 (23) during J BAND and is the same pin voltage of pin 21 (22) during W BAND.

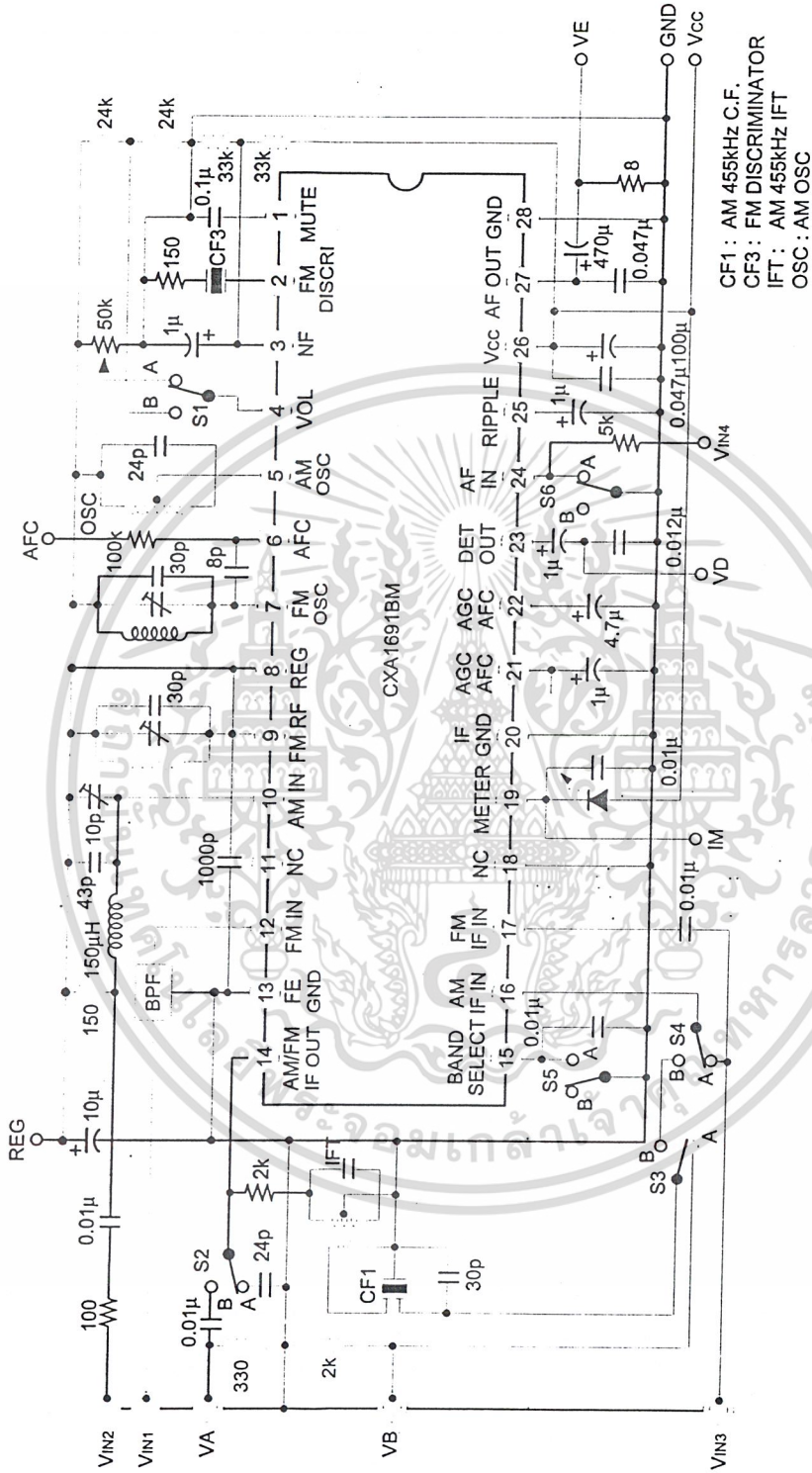
(See the Electrical Characteristics Test Circuit, Ta=25 °C, Vcc=6 V)

Electrical Characteristics

No.	Item	Symbol	SW conditions						Test Point	Conditions	Min.	Typ.	Max.	Unit
			1	2	3	4	5	6						
1	AM circuit current	ID1	A	B	A	A	A	IA	No signal, AM	—	4.8	10.0	mA	
2	FM circuit current	ID2	A	B	A	A	A	IA	No signal, FM	—	7.6	14.0	mA	
3	FM front end voltage gain	GV1	A	B	A	A	A	VA	VIN1=40 dBμV, 100 MHz	32	39	46	dB	
4	FM detection output level	VD1	A	—	—	A	B	VD	VIN3=90 dBμV, 10.7 MHz (1 kHz, 22.5 kHz DEV)	39	77.5	155	mVrms	
5	FM IF knee level	VD2	A	—	—	A	B	VD	VIN3=level at a point 3 dB down from VIN3=90 dBμV, 10.7 MHz (1 kHz, 22.5 kHz DEV)	—	24	32	dBμV	
6	FM detection output distortion factor	THD1	A	—	—	A	B	VD	VIN3=90 dBμV, 10.7 MHz (1 kHz, 75 kHz DEV)	—	0.3	2.0	%	
7	FM meter current	IB1	A	—	—	A	B	IM	VIN3=60 dBμV, 10.7 MHz	1.8	3.5	7.0	mA	
8	AM front end voltage gain	GV2	A	A	A	A	A	VB	VIN2=60 dBμV, 1660 kHz	15	22	29	dB	
9	AM IF voltage gain	GV3	A	A	—	A	A	VD	VIN3 when 455 kHz (1 kHz, 30 % MOD) output is -34 dBm	14	20	27	dBμV	
10	AM detection output level	VD3	A	A	—	A	A	VD	VIN3=85 dBμV, 455 kHz (1 kHz, 30 % MOD)	39	77.5	155	mVrms	
11	AM meter current	IB2	A	A	—	A	A	IM	VIN3=85 dBμV, 455 kHz (1 kHz, 30 % MOD)	1.3	3.0	7.0	mA	
12	AM detection output distortion factor	THD2	A	A	B	A	A	VD	VIN2=95 dBμV, 1660 kHz (1 kHz, 30 % MOD)	—	0.6	2.0	%	
13	Audio voltage gain	GV4	A	—	—	—	—	VE	VIN3=60 dBμV, 10.7 MHz VIN4=-30 dBm, 1 kHz	27	31.5	36	dB	
14	Audio distortion factor	THD3	A	—	—	—	—	VE	Distortion factor for 50 mW output VIN3=60 dBμV, 10.7 MHz VIN4=-20 dBm, 1 kHz	—	0.9	2.5	%	
15	Muting level	VD4	A	—	—	—	—	VE	Muting level for 50 mW output VIN4=-20dBm, 1 kHz Attenuation for 60 dBμV input with VIN3 OFF	8	15	22	dB	

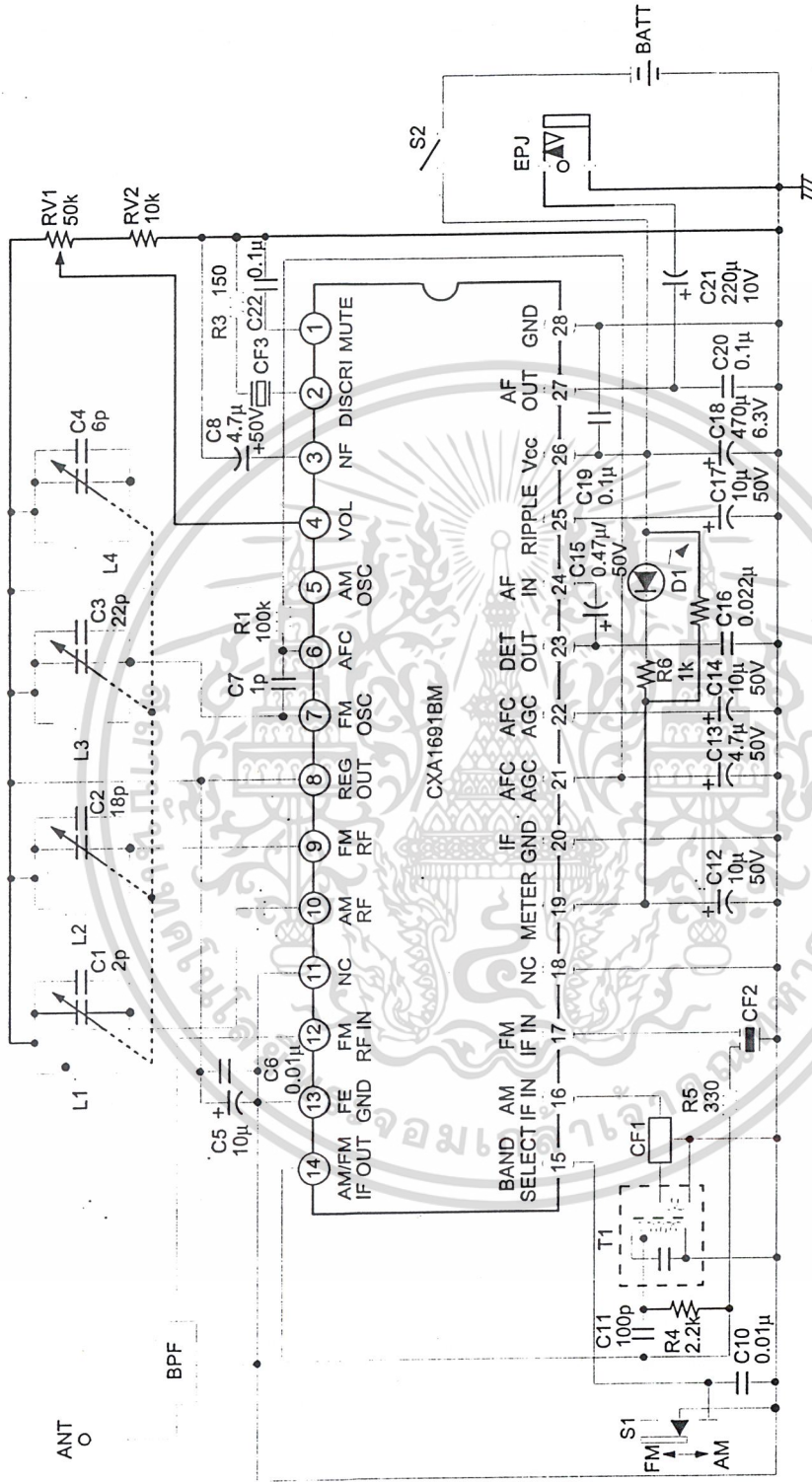
0 dBμV=1 μV

Electrical Characteristics Test Circuit



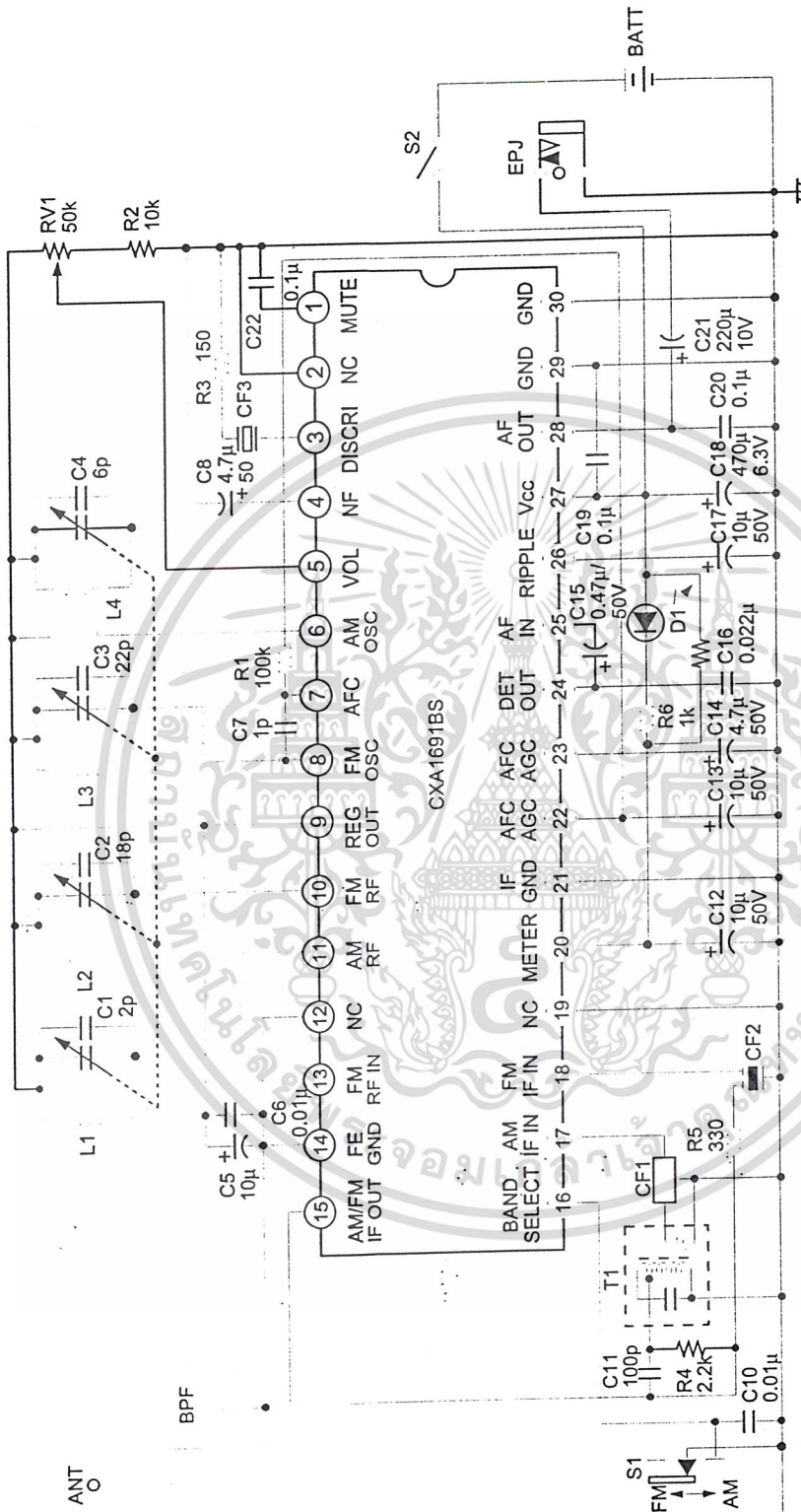
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Application Circuit 1



Application circuits shown are typical examples illustrating the operation of the devices. Sony cannot assume responsibility for any problems arising out of the use of these circuits or for any infringement of third party patent and other right due to same.

Application Circuit 2

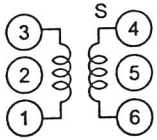


Application circuits shown are typical examples illustrating the operation of the devices. Sony cannot assume responsibility for any problems arising out of the use of these circuits or for any infringement of third party patent and other right due to same.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า  
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

Coil data

AM OSC

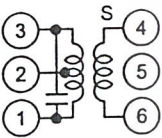


Core diameter  $\phi$  0.06 mm 2UEW

f (kHz)	L ( $\mu$ H)	Qo	Number of windings (t)	
			1 to 3	4 to 6
796	270	125	107	29

Equivalent to L-5K7-H5 R12-1684X. Mitsumi Electric Co., Ltd.  
or 7TRS-8441X TOKO Co., Ltd.

AM IFT

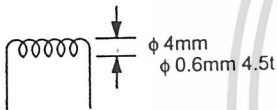


Core diameter  $\phi$  0.07 mm UEW

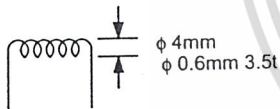
Co (pF)	Qo	Number of windings (t)		
		1 to 2	2 to 3	4 to 6
180	90	111	35	7

Equivalent to 21K7-H5 R12-8558A. Mitsumi Electric Co., Ltd.  
or 7MC-7789N TOKO Co., Ltd.

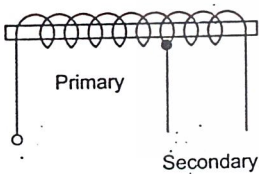
FM RF



FM OSC



AM bar antenna



f (kHz)	L ( $\mu$ H)	Primary	Secondary
796	650	91 t	20 t

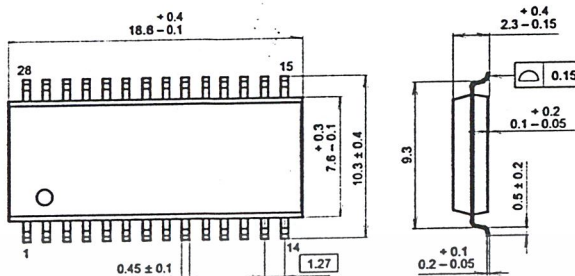
BPF PFWE8 (88 to 108 MHz) Soshin Electric Co., Ltd.

CF1 SFU-455B Murata Mfg. Co., Ltd. Or BFCFL-455 TOKO Co., Ltd.  
CF2 SFE10.7MA5 Murata Mfg. Co., Ltd.  
CF3 CDA10.7MC1 Murata Mfg. Co., Ltd.

Package Outline Unit : mm

CXA1691BM

28PIN SOP (PLASTIC)



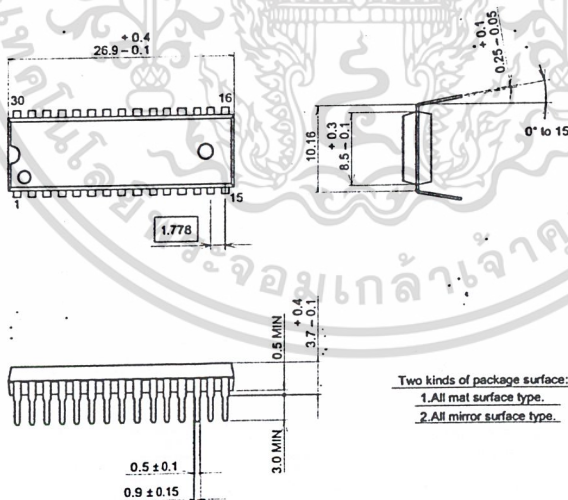
PACKAGE STRUCTURE

SONY CODE	SOP-28P-L04
EIAJ CODE	SOP028-P-0375
JEDEC CODE	

PACKAGE MATERIAL	EPOXY RESIN
LEAD TREATMENT	SOLDER PLATING
LEAD MATERIAL	42/COPPER ALLOY
PACKAGE MASS	0.7g

CXA1691BS

30PIN SDIP (PLASTIC)



Two kinds of package surface:  
 1. All mat surface type.  
 2. All mirror surface type.

PACKAGE STRUCTURE

SONY CODE	SDIP-30P-01
EIAJ CODE	SDIP030-P-0400
JEDEC CODE	

MOLDING COMPOUND	EPOXY RESIN
LEAD TREATMENT	SOLDER/PALLADIUM PLATING
LEAD MATERIAL	COPPER ALLOY
PACKAGE MASS	1.8g

NOTE : PALLADIUM PLATING

This product uses S-PdPPF (Sony Spec.-Palladium Pre-Plated Lead Frame).