



ปีการศึกษา 2530
เครื่องควบคุมการสั่งงานทางโทรศัพท์
(TELE-CONTROL UNIT)

โดย

นายชาญ

นกุลวุฒิไวกาส

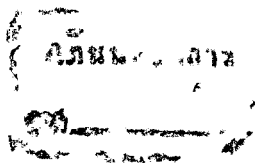
นายชวนิจ

ธนาวงศ์วิบูลย์

อาจารย์ที่ปรึกษา

ผศ. ถวิล

พึ้งมา



ปริญญาโท ประจำปีการศึกษา 2530

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง เครื่องควบคุมการสั่งงานทางโทรศัพท์

ผู้จัดทำ

1. นายชาญ นกุลวุฒิโภาส
2. นายเชาวนิจ ธารวงศ์วิบูลย์


(ผศ. ถวิล พึ่งมา)

อาจารย์ที่ปรึกษา



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

024673

เครื่องควบคุมการสั่งงานทางโทรศัพท์

นายชาญ นกุลวุฒิโสภาส
นายเชาวนิจ ธนวงศ์วิบูลย์
ผศ. ถวิล พึ่งมา อาจารย์ที่ปรึกษา
ปีการศึกษา 2530

บทคัดย่อ

ปฏิญญาพันธบัตรฉบับนี้ได้กล่าวถึงการทำงานและการออกแบบส่วนต่าง ๆ ของเครื่องควบคุมการสั่งงานทางโทรศัพท์ ซึ่งเป็นระบบที่ควบคุมด้วยไมโครคอมพิวเตอร์ชิปเดี่ยวเบอร์ 8048 เป็นการสั่งงานจากเจ้าของบ้านหรือเจ้าของสำนักงานผ่านเครื่องโทรศัพท์ที่เป็นแบบดีทีเอ็มเอฟ (DTMF) ไปให้อุปกรณ์ไฟฟ้าทำงานที่บ้านหรือสำนักงานในกรณีที่ไม่มีใครอยู่ เป็นวิธีการหนึ่งที่สามารถเพิ่มประสิทธิภาพการใช้งานของโทรศัพท์ให้มากขึ้น



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TELE-CONTROL UNIT

MR. CHARN NUKULWUTHIOPAS

MR. CHAUWANIJ TANAVONGVIBOON

ASSISTANT PROFESSOR TAWIL PAUNGMA

ADVISOR

1987

ABSTRACT

THIS THESIS WILL DESCRIBE THE TELE-CONTROL UNIT ABOUT HOW IT WORKS AND DESIGNING ALL THE COMPONENT OF THIS EQUIPMENT . THE TELE-CONTROL UNIT IS A SYSTEM THAT IS CONTROLLED BY A SINGLE CHIP MICROCOMPUTER 8048 . THE OWNER OF THE HOUSE(OR THE OFFICE) CAN ORDER ELECTRICAL MACHINES AT HOME(OR OFFICE) TO OPERATE BY PASSING THROUGH TELEPHONE LINE IN CASE OF NOBODY THERE . THIS IS A METHOD TO MAKE USE OF TELEPHONE MORE EFFICIENTLY .

สารบัญ

		หน้า
บทที่ 1	บทนำ	1
บทที่ 2	ทฤษฎีหรือหลักการ	2
	2.1 ไมโครคอมพิวเตอร์พีซีเดียว เบอร์ 8048	2
	2.1.1 ลักษณะของ 8048	2
	2.1.2 รีจิสเตอร์	4
	2.1.3 การอ้างแอดเดรส	5
	2.1.4 การอ้างแอดเดรสกับโปรแกรม	5
	2.1.5 การอ้างแอดเดรสกับข้อมูล	6
	2.1.6 ชุดคำสั่ง	6
	2.1.7 การรีเซ็ตและการอินเทอร์พท์	6
	2.1.8 ซอร์ฟแวร์	6
	2.2 เฟสล็อกยูพ	7
	2.3 ซีพียูทรูเกอร์	8
	2.4 ออฟโตคัพเปอร์	9
	2.4.1 พื้นฐานของตัวเชื่อมต่อทางแสง	9
บทที่ 3	การคำนวณและการสร้าง	12
	3.1 โครงสร้างการทำงานของเครื่องควบคุมการสั่งงานทางโทรศัพท์	13
	3.2 วงจรรับการเรียกอัตโนมัติ	16
	3.2.1 วงจรตรวจจับเสียงกริ่ง	16
	3.2.2 วงจรต่อสายโทรศัพท์	17
	3.3 วงจรสัญญาณตอบรับ	17
	3.3.1 การออกเสียง	17
	3.3.2 ชนิดของเสียงตอบรับ	18
	3.3.3 การคำนวณ	18

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4	วงจรควบคุมการจ่ายไฟเลี้ยง	19
3.5	วงจรการใช้งานของ 8048	21
3.6	วงจรแลตซ์ เอพท์พื้สำหรับการควบคุมอุปกรณ์ไฟฟ้า	22
3.7	การเปลี่ยนทิศทางการหมุนของมอเตอร์	23
3.8	โปรแกรมควบคุมการทำงาน	24
บทที่ 4	การทดลองและผลการทดลอง	26
4.1	การทดลองชุดตรวจจับความถี่	26
4.2	การทดลองชุด สัญญาณตอบรับ	27
4.3	การทดลองชุด การตรวจจับเสียงกริ่ง	
บทที่ 5	สรุปผลและวิจารณ์	30

ภาคผนวก

กิตติกรรมประกาศ

เอกสารอ้างอิง



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 1
บทนำ

การสื่อสารตามสายในปัจจุบันมีแนวโน้มที่จะเน้นไปทางด้านการให้บริการร่วม (ISDN: INTEGRATED SERVICE DIGITAL NETWORK) โดยภายใต้โครงข่ายเดียวกันสามารถให้บริการได้หลายประเภท เช่น โทรทัศน์, โทรสาร (FACSIMILE), การสื่อสารด้วยภาพ (VISUAL COMMUNICATION), การสื่อสารข้อมูล (DATA COMMUNICATION), การตรวจวัดทางไกล (TELEMETRY), การสั่งงานทางไกล (TELECONTROL) เหล่านี้เป็นต้น แต่การให้บริการทั้งหมดนี้จะต้องอาศัยเทคโนโลยีทางชุมสายสมัยใหม่อย่างมาก ประเทศไทยเรายังไม่พร้อมสำหรับการให้บริการทั้งหมดบางอย่าง เช่น การควบคุมการสั่งงานทางโทรทัศน์ จึงได้มีการพัฒนาเครื่องควบคุมขึ้นมา

เครื่องควบคุมการสั่งงานทางโทรทัศน์ระบบนี้ได้มีการพัฒนาขึ้นมาบ้างแล้วแต่เป็นระบบที่ประกอบด้วยฮาร์ดแวร์ทั้งหมดต่อขนานกับคู่สายโทรทัศน์ และบางรุ่นเจ้าของเครื่องยังจะต้องเครื่องสั่งงานติดตัวไปด้วย ทำให้ไม่สะดวก การสั่งงานก็ไม่สามารถสั่งงานให้อุปกรณ์ทำงานได้หลายตัวในเวลาเดียวกันได้ ระบบใหม่ที่ได้พัฒนายังก็ได้ทำการแก้ไขข้อเสียเหล่านี้ โดยสร้างระบบที่สามารถโปรแกรมได้ ควบคุมโดยไมโครคอมพิวเตอร์ซีพียูเดียว เบอร์ 8048 สามารถเพิ่มการทำงานได้มากขึ้น และสามารถเปลี่ยนแปลงหรือเพิ่มเติมระบบได้ โดยอาศัยการจัดทำซอฟต์แวร์ที่เหมาะสม

บทที่ 2 ทฤษฎีหรือหลักการ

2.1 ไมโครคอมพิวเตอร์ชิปเดี่ยว เบอร์ 8048

อินเทลได้ออก 8048 เพื่อตอบสนองความต้องการระดับต่ำ ในการจัดระบบคอมพิวเตอร์ขนาดจิ๋ว 8048 เป็นไมโครคอมพิวเตอร์ที่สมบูรณ์แบบในตัวของมันเองโดยเพียงต่อคริสตอลจ่ายไฟเลี้ยงก็มีพอร์ทขนาด 8 บิตไว้ใช้งานถึง 3 พอร์ท และเหมาะสมในงานควบคุมขนาดเล็กมาก จึงเป็นที่นิยมใช้กันอย่างแพร่หลาย

ที่เรียกว่าเป็นไมโครคอมพิวเตอร์ชิปเดี่ยว (single chip microcomputer) เพราะว่าภายในตัวของมันมีหน่วยความจำ ROM อยู่ 1k ไบต์, หน่วยความจำ RAM 64 ไบต์, พอร์ทขนาด 8 บิต 3 พอร์ทแกมมาจรับและฐานเวลาอีก 1 ตัว และยังมีขาที่ทำหน้าที่คล้ายพอร์ทอนุกรมอีกด้วย

2.1.1 ลักษณะของ 8048

ดังที่กล่าวแล้วว่า 8048 เป็นไมโครคอมพิวเตอร์ขนาด 8 บิต โครงสร้างเป็นสาร NMOS ภายนอกเป็นไอซีขนาด 40 ขา ประกอบด้วยขาที่ใช้เป็นพอร์ท 3 พอร์ท 24 ขา นอกนั้นเป็นขาควบคุม ขาสัญญาณพิกากับขาไฟเลี้ยง พอร์ททั้งสามมีชื่อเรียกว่า DB, P1 และ P2

ในการใช้งาน 8048 เราใช้ได้ 2 ลักษณะคือ ใช้เฉพาะ ROM ภายใน (1k) หรือสามารถขยายหน่วยความจำประเภท ROM ภายนอกได้อีกรวมเป็น 4k และแยกออกเป็นอีก 2 แบบ คือใช้ภายใน 1k และต่อเพิ่มภายนอกอีก 1 ถึง 3k หรือยกเลิกหน่วยความจำ ROM ภายใน (ด้วยการต่อขา EA กับ Vcc) ใช้เฉพาะหน่วยความจำนอก ซึ่ง 8035 ใช้วิธีหลังนี้

เมื่อใช้หน่วยความจำภายนอกก็ต้องมีขาแอดเดรสและขาดาต้า และเมื่อต้องการอ้างแอดเดรสได้ถึง 4k จะต้องมีขาแอดเดรส 12 ขา อินเทลทำได้โดยให้พอร์ท DB เป็นทั้งขาแอดเดรสและขาดาต้าในแบบมัลติเพล็กซ์เช่นเดียวกับ 8035 ทั้งยังให้เป็นอินพุท-เอาต์พุทพอร์ทด้วย โดยเป็นขาแอดเดรส A0 ถึง A7 และเป็นขาดาต้า D0 ถึง D7 ส่วนขาแอดเดรสอีก 4 ขา คือ A8 ถึง A11 ใช้ขา P20 ถึง P23 ตามลำดับ

นอกจากนี้ เรายังสามารถต่อหน่วยความจำ RAM ภายนอกได้อีก 256 ไบต์ ซึ่งอินเทลมุ่งให้ใช้กับ 8155 ทำให้เราได้พอร์ทเพิ่มอีก 3 พอร์ท (22 บิต) การต่อคงต่อโดยตรงกับขา DB ตามแบบการต่อ 8085 กับ 8155 และใช้ขาของพอร์ท P1 หรือ P2 ขาดขาหนึ่ง ทำหน้าที่แทนขา IO/M ของขา 8085 เมื่อต่อหน่วยความจำนอก จะทำให้เราไม่สามารถใช้พอร์ท DB ในฐานะพอร์ทได้ และพอร์ท P2 ขา P20 ถึง P23 จะเหมาะสำหรับเป็นขาเอาต์พุทเท่านั้น โดยใช้ 74LS374 แลชค่าเอาต์พุทให้ด้วยสัญญาณ ALE

คุณลักษณะโดยทั่วไป 8048

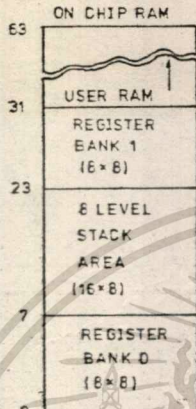
ทั่วไป

อินเทลได้ออก 8048 ในระยะเวลาเดียวกับที่ออก 8085 แต่ 8048 เป็นคอมพิวเตอร์ชิปเดี่ยว ภายในตัวของมันประกอบด้วย หน่วยความจำ ROM 1 k ไบต์ หน่วยความจำ RAM 256 ไบต์ วงจรนับและฐานเวลาขนาด 6 บิต กับพอร์ตขนาน 8 บิตอีก 3 พอร์ต 8048 เหมาะสำหรับการควบคุมขนาดเล็่มาก

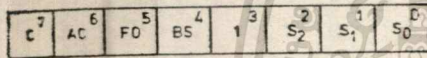
รีจิสเตอร์และพอร์ต

ใน 8048 มีรีจิสเตอร์หน้าที่พิเศษต่าง ๆ แต่มีรีจิสเตอร์ใช้งานทั่วไปอยู่ 1 แห่ง แบ่งได้ 8 ตัว

- ACCUMULATOR (8)
- FLAGS E.S.P (8)
- TIMER COUNTER (8)
- PROGRAM COUNTER (12)
- PORT 1 (8)
- PORT 2 (8)
- PORT 3 (8)

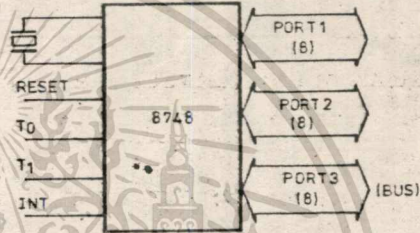


FLAG & STACK POINTER



ชุดคำสั่งและซอฟต์แวร์

ชุดคำสั่งของ 8048 ประกอบด้วยคำสั่งต่าง ๆ 71 คำสั่ง แต่ละคำสั่งจะรวมการอ้างแอดเดรสไว้ในตัว คำสั่งหนึ่งจะมีเพียง 1 ถึง 2 ไบต์เท่านั้นและส่วนมากเป็นขนาด 1 ไบต์ และเป็นคำสั่งเฉพาะเรื่องมากกว่าเป็นคำสั่งในการดำเนินการวิธีโดยทั่วไป ทำให้เวลาที่ใช้ในการปฏิบัติงานได้มาก ที่พิเศษคือมีคำสั่งสำหรับดำเนินการวิธีกับพอร์ตได้โดยตรง



วงจรพื้นฐาน

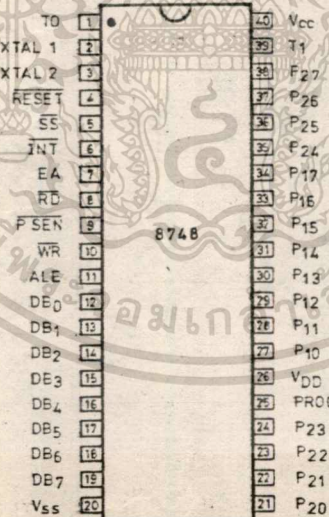
ฮาร์ดแวร์

- หน่วยแอดเดรสหน่วยความจำได้ : ROM 4 k ไบต์
- หน่วยแอดเดรสหน่วยความจำ : RAM 320 ไบต์
- หน่วยแอดเดรสพอร์ต : 3 พอร์ต (ปกติ)
- สัญญาณนาฬิกาของระบบ : 2 MHz*
- แหล่งไฟเลี้ยง : +5V
- ขั้วอินเตอร์รัพท์ : INT

* ใช้คริสตัล 6 MHz เพื่อให้ได้สัญญาณนาฬิกา 2 MHz

เวลาในการทำคำสั่ง

เวลาที่อินพุตรีจิสเตอร์กับแอดคิวว	2.5 μS
เวลาที่ทุกค่าในแอดคิวว ไปยังพอร์ต	5.0 μS
ดีเลย์ระหว่างหน่วยความจำ	5.0 μS



ขั้วพินในชุด 8048

- 8035 เช่นเดียวกับ 8048 แต่ไม่มี ROM ในตัว และมี RAM 64 ไบต์
- 8039 เหมือนกับ 8035 แต่มี RAM 128 ไบต์
- 8049 เช่นเดียวกับ 8048 แต่มี ROM ในตัวมากกว่า คือมี 2 k ไบต์
- 8021 ขนาด 28 พิน ROM ในตัว 1 k ไบต์
- 8022 ปรับปรุงจาก 8048 มี ROM 2 k ไบต์ และวงจร A/D ในตัว
- 8748 เช่นเดียวกับ 8048 แต่เป็น EPROM แทน ROM
- 8749 เหมือนกับ 8748 แต่ EPROM 2 k ไบต์
- 8051 ประสิทธิภาพสูงที่สุดในตระกูลนี้ มี ROM 4 k ไบต์ RAM 128 ไบต์ และ UART ในตัวด้วย และยังได้เพิ่มคำสั่งในการคูณและหาร

โรงงานผู้ผลิต

ผู้รับ : INTEL
ผู้ขาย : N.E.C., NATIONAL, FUJITSU, TOSHIBA, SIGNATICS, AMD, SIEMENS

ชิพ ซัพพอร์ต

ถึงแม้ 8048 จะเป็นชิพไมโครคอมพิวเตอร์ที่สมบูรณ์และไม่ต้องการอุปกรณ์สนับสนุนใด ๆ แต่เราสามารถต่อเพื่อขยายหน่วยความจำหรือขยายระบบได้ อุปกรณ์ที่สนับสนุน 8048 โดยตรงคือ 8243 เพื่อขยายพอร์ตออกไปอีก 4 พอร์ต พอร์ตละ 4 บิต นอกจากนี้เรายังสามารถนำอุปกรณ์สนับสนุนของ 8085 มาใช้ได้โดยตรง ที่สำคัญคือ 8155 และ 8755

เมื่อนำได้ใช้หน่วยความจำภายนอก เราสามารถใส่พอร์ท DB เป็นทั้งอินพุทหรือเอาต์พุทพอร์ทได้แต่ละๆซึ่งผสมกันไม่ได้ แตกต่างกับพอร์ท P1 และ P2 ซึ่งเราสามารถจัดให้แต่ละขาเป็นอินพุทหรือเอาต์พุทละกันได้ โดยที่ขาใดต้องการให้เป็นอินพุทจะต้องเอาท์พุทค่า "1" ออกไปก่อน

ใน 8048 มีวงจรมินิวท์และฐานเวลา(TCNT:Timer counter) ขนาด 8 บิต อยู่ 1 วงจร เป็นวงจรมินิวท์และฐานเวลาที่นำเข้ามาในตัวหนึ่ง การใช้งานก็ง่าย เมื่อใช้เป็นวงจรมินิวท์จะนำสัญญาณนาฬิกา ซึ่งส่วนมากจะใช้คริสตอลขนาด 6 MHz มาหารด้วย 15 แล้วหารด้วย 32 ก่อน จึงจะส่งเข้าตัวนับขนาด 8 บิต ซึ่งจะเพิ่มหนึ่งค่าในตัวนับ เมื่อนับถึง 256 คือ 0 จะอินเตอร์รัทท์ซีพียู 1 ครั้ง จึงอินเตอร์รัทท์ซีพียูทุก 80 ไมโครวินาทีถึง 20มิลลิวินาทีตามค่าที่เราตั้งในตัวนับ หากใช้เป็นวงจรมินิวท์ครั้งให้ต่อสัญญาณที่จะนับเข้ากับขา T1 ซึ่งจะต่อดโดยตรงกับตัวนับ การกำหนดให้เป็นฐานเวลาหรือวงจรมินิวท์ทำได้ด้วยคำสั่ง

นอกจากพอร์ททั้งสามแล้ว ยังมีขา T0 และ T1 หน้าที่พิเศษของขา T1 ได้กล่าวแล้ว สำหรับขา T0 จากการที่กล่าวไว้ว่าเราใช้คริสตอล 6 MHz ผลิตความถี่ให้แก่ 8048 นั้น แลในตัว 8048 จะนำความถี่นี้มาหารด้วย 3 เป็น 2 MHz ใช้เป็นสัญญาณนาฬิกาของระบบหากเราต้องการใช้สัญญาณนาฬิกาของระบบนี้กับอุปกรณ์ภายนอก สามารถใช้คำสั่งให้ส่งออกจากขา T0 ได้ หน้าที่ปกติของขา T0 และ T1 ทำหน้าที่คล้ายพอร์ทอนุกรม โดยมีคำสั่งให้ตรวจจับสถานะที่ขาทั้งสองนี้ จึงสามารถจับสัญญาณที่ส่งมาเป็นอนุกรมได้ แต่ตัวซีพียูต้องดำเนินการด้วยตนเอง

2.1.2 รีจิสเตอร์

รีจิสเตอร์แท้ๆของซีพียู 8048 มีอยู่เพียง 3 ตัว คือ แอดเด็ควมูเลเตอร์และแพลก ซึ่งเป็นรีจิสเตอร์ขนาด 8 บิต กับโปรแกรมเคาท์เตอร์ขนาด 12 บิต แต่อินเทลสามารถจัดรีจิสเตอร์ได้ถึง 16ตัว โดยใส่หน่วยความจำ RAM ที่มีอยู่ 64 ไบท์ แบ่งให้ทำหน้าที่ต่างๆดังแสดงใน "คุณลักษณะทั่วไปของ 8048"

รีจิสเตอร์ทั้ง 16 ตัวนี้ แบ่งออกเป็น 2 แบงค์(BANK) เรียกว่า BANK 0 และ BANK 1 ในแต่ละแบงค์มีรีจิสเตอร์อยู่ 8 ตัว เรียกชื่อเหมือนกันคือ R0 ถึง R7 ในการใช้งานเราจะใช้ได้เพียงครั้งละ 1 แบงค์เท่านั้น โดยมีคำสั่งให้เลือกใช้ โดยทั่วไปจะใช้ BANK 0 ในการโปรแกรมหลัก และ BANK 1 ในการโปรแกรมย่อย ที่ตอบสนองการอินเตอร์รัทท์ เพราะ 8048 ไม่เก็บค่ารีจิสเตอร์เมื่อถูกอินเตอร์รัทท์และไม่มีคำสั่งให้เราเก็บด้วย

ในการกล่าวถึงรีจิสเตอร์จึงกล่าวถึงเพียง 8 ตัว ซึ่งรีจิสเตอร์ทั้ง 8 ตัวนี้ จะทำ

หน้าที่เป็นรีจิสเตอร์ทั่วไปและเป็นคอนเตสเตอร์ได้ทุกตัว เทียบได้กับรีจิสเตอร์ B ใน Z80 ยกเว้น R0 และ R1 ซึ่งมีหน้าที่พิเศษเพิ่มขึ้นคือ ทำหน้าที่ชี้หน่วยความจำเพื่อการอ้างแอดเดรสในแบบ register direct เช่นเดียวกับ HL ใน Z80 หรือ 8080

สำหรับแฟลกของ 8048 มีอยู่ 4 แฟลก คือที่เป็น 4 บิตสูงของรีจิสเตอร์ Flag and Stack Pointer ได้แก่ C คือแฟลก Carry และ AC คือแฟลก Auxiliary Carry เป็นแฟลกตามแบบ วัตถุประสงค์ C จะมีค่าเป็น 1 เมื่อมีการทดจากการบวกหรือยืมจากการลบ นอกนั้นเป็น "0" ส่วน AC เช่นกันแต่แสดงผลของการดำเนินการวิธอื่น 4 บิตต่ำสำหรับ BS คือแฟลก Bank Select แสดงว่าขณะนี้เลือกใช้รีจิสเตอร์ในแบงค์ใดอยู่ ส่วน FO คือแฟลก 0 เป็นแฟลกของผู้ใช้คือผู้เขียนโปรแกรม เราสามารถเซ็ทและรีเซ็ทแฟลกนี้เพื่อกำหนดเงื่อนไขการกระโดดได้ และยังมีแฟลก F1 ทำหน้าที่เช่นเดียวกับ FO แต่ไม่อยู่ในรีจิสเตอร์ที่เป็นแฟลกนี้ จึงไม่ถูกเก็บลงส่วนนี้ เมื่อมีการอินเตอร์รัพท์

นอกจากนี้ยังมีรีจิสเตอร์อีก 4 ตัว เป็น Timer Counter ในวงจรรับและฐานเวลากับรีจิสเตอร์พอร์ททั้งสาม

2.1.3 การอ้างแอดเดรส

อินเทลได้แบ่งหน่วยความจำของ 8048 เป็น 2 พวกแยกออกจากกันเด็ดขาดคือ หน่วยความจำที่เก็บโปรแกรม (ROM) กับหน่วยความจำที่เก็บข้อมูล (RAM) วัตถุประสงค์คือ จะใช้คำสั่งที่กำหนดไว้สำหรับโปรแกรมไปใช้กับข้อมูลไม่ได้ และในทางตรงข้ามกัน ข้อแตกต่างของคำสั่งอยู่ที่การอ้างแอดเดรส

อีกประการหนึ่งอินเทลได้แบ่งความจำที่เก็บโปรแกรมเป็น 2 แบงค์ละ 2k 16 บิต มีคำสั่งให้เลือกจะให้ทำงานในแบงค์ใด การอ้างแอดเดรสที่จะกล่าวถึงต่อไปนี้รวมทั้งชุดคำสั่ง จะกล่าวในหัวข้อต่อไปนี้จะหมายถึงแบงค์หนึ่งเท่านั้น และ ยังแบ่งย่อยออกเป็นหน้า (page) หน้าละ 256 16 บิต ออกเป็น 8 หน้า มีชื่อเรียกเป็น page0 ถึง page7

2.1.4 การอ้างแอดเดรสกับโปรแกรม

Immediate เป็นการอ้างแอดเดรสถึงข้อมูลที่อยู่ต่อท้ายคำสั่งนั้น

Page Direct เป็นการอ้างแอดเดรสถึงตำแหน่งในหน่วยความจำหน้าหนึ่ง

Accumulator Direct เป็นกรณีที่สามารถใช้รีจิสเตอร์ A เป็นได้ทั้งแอดเดรส-เรจิสเตอร์และพอยน์เตอร์ (เหมือนกับ HL ใน Z80)

Accumulator Indirect เป็นการอ้างแอดเดรสผ่าน A ในแบบ indirect ใช้กับคำสั่งเดียวเท่านั้น คือ JMPP @A

Direct เป็นการอ้างแอดเดรสถึงตำแหน่งในหน้าเดียวกับ PC ขณะนั้นโดยตรงใช้

กับคำสั่งพวกกระโดดตามเงื่อนไข(condition branch)

2.1.5 การอ้างแอดเดรสกับข้อมูล

Register โดยที่รีจิสเตอร์อยู่ในหน่วยความจำสำหรับเก็บข้อมูลจึงต้องนับรวมการอ้างแอดเดรสถึงรีจิสเตอร์ในหัวข้อนี้ด้วย เช่น MOV A, R5 เป็นการนำค่าจากรีจิสเตอร์ R5 มาให้แก่ A

Register direct เป็นการอ้างแอดเดรสถึงหน่วยความจำเก็บข้อมูลทั้งภายในและภายนอกแตกต่างกันที่คำสั่ง

2.1.6 ชุดคำสั่ง

คำสั่งของ 8048 มีขนาด 1 หรือ 2 ไบต์เท่านั้น และมากกว่าครึ่งสามารถปฏิบัติงาน 1 แมชีนไซเคิลเท่านั้น สามารถดำเนินการวิธีในการบวกและคณิตศาสตร์ของบูลีน คือ ADD, ADDC, ANL, ORL และ XRL ระหว่าง A กับข้อมูลที่ตามมาหรือกับรีจิสเตอร์ หรือกับหน่วยความจำ RAM ภายใน สิ่งเกิดว่าไม่มีคำสั่งลัดต้องนำด้วยการเขียนโปรแกรม และดำเนินการวิธีทางคณิตศาสตร์กับหน่วยความจำ RAM ภายนอกไม่ได้(จะดำเนินการวิธีกับหน่วยความจำภายนอกได้เพียงแต่การย้ายข้อมูลเท่านั้น)

จุดเด่นของ 8048 คือสามารถทำการ AND และ OR กับรีจิสเตอร์ของพอร์ทได้โดยตรง ซึ่งผลอันนี้จะปรากฏที่ขาของพอร์ทด้วย ทำให้ลดขั้นตอนในการเขียนโปรแกรม คำสั่ง SWAP ซึ่งสลับค่า 4 บิตสูงกับ 4 บิตต่ำ ในแอดคัมมูลเตเตอร์ และคำสั่ง XCND ซึ่งสลับค่า 4 บิตต่ำในหน่วยความจำ มีประโยชน์มากในการดำเนินการวิธีแบบ 4 บิต

2.1.7 การรีเซ็ตและการอินเตอร์รัพท์

เมื่อถูกรีเซ็ตซีพียูของ 8048 จะเริ่มต้นทำงานที่แอดเดรส 000H ซึ่ง พ แอดเดรสนี้ เราต้องให้กระโดดไปยังต้นโปรแกรม เพราะเมื่อถูกอินเตอร์รัพท์ ที่ขา INT ซีพียูจะกระโดดมายังแอดเดรส 003H ซึ่งหากเราใช้ TCNT ต้องให้กระโดดไปยังต้นโปรแกรมที่ตอบสนองการอินเตอร์รัพท์อีก เพราะเมื่อ TCNT อินเตอร์รัพท์จะทำให้ซีพียูกระโดดมายังแอดเดรส 007H

นอกจากนี้ 8048 ยังมีขา SS(Single Step) ถ้าเราให้ลอจิก"1" แก่ขานี้จะทำให้ซีพียูหยุดเมื่อปฏิบัติตามคำสั่งที่ค้างอยู่จบ และ RUN ต่อไปเมื่อให้ลอจิก "0" นั่นคือเราสามารถจัดวางวงจรซีพียูทำงานที่ละคำสั่งได้ ซึ่งมีประโยชน์มากในการตรวจแก้โปรแกรม

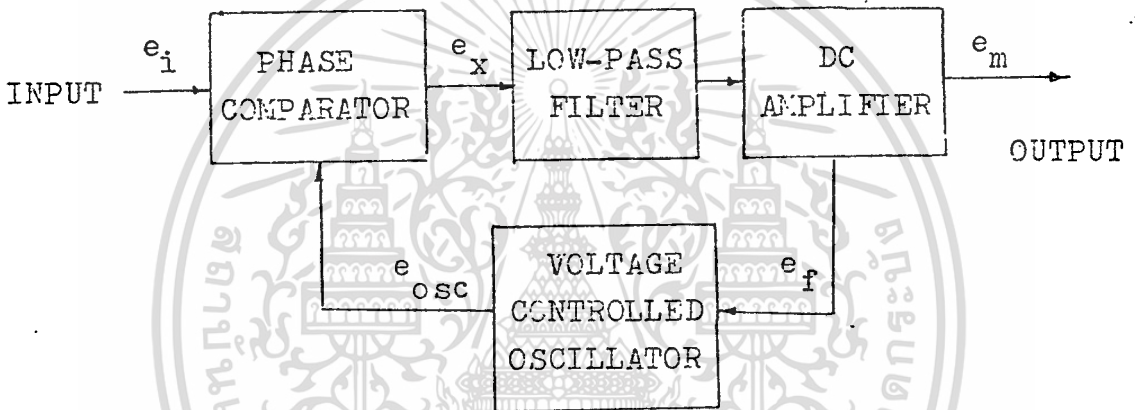
2.1.8 ซอร์พนารี

เมื่อใช้ 8048 ก็ไม่ต้องคำนึงถึงระบบจัดการใดๆทั้งสิ้น เพราะไม่มี เพียงคำนี้ว่าเราจะแอสเซมบลีโปรแกรมภาษาแอสเซมบลีที่เราต้องการได้อย่างไร งานชิ้นแรก

ต้องจัดชุดพัฒนาระบบ 8035 ขึ้นก่อน แต่ก็ต้องคำนึงด้วยว่าจะใช้คอมพิวเตอร์เป็นแม่ข่าย
ใช้ซึ่งเก็ลบอร์ด เช่น E.T.BOARD ก็ต้องทำแอสเซมเบลอร์ดด้วยมือ หากใช้เครื่องแถบเป็ล
ก็ใช้ SC-MACRO

2.2 เฟสล็อกกลูป (PHASE LOCKED LOOP: PLL)

ลักษณะทั่วไปของ PLL แสดงดังรูปที่ 2.1 ประกอบด้วยส่วนที่สำคัญ 3 ส่วนด้วย
กัน ได้แก่ เฟสคอมพาราเตอร์(phase comparator) , ฟิลทาสฟิลเตอร์ (low-pass
filter) และ วัลเตจคอนโทรลอสซิลเลเตอร์(voltage-control oscillator)
ทั้งหมดต่อกันเป็น โคลสฟีดแบ็คลูป (closed-feedback loop)



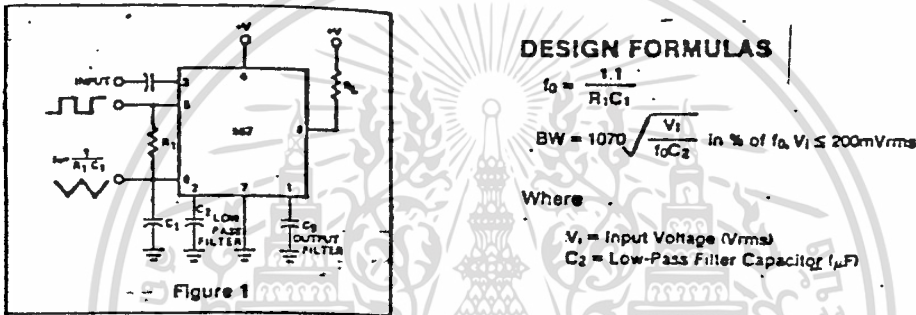
รูปที่ 2.1 บล็อกไดอะแกรม ของ PLL feedback loop

การทำงานของ PLL คือ เมื่อมีสัญญาณอินพุตเข้ามา จะมีการเปรียบเทียบกับ
สัญญาณที่มาจากออสซิลเลเตอร์ ที่เฟสคอมพาราเตอร์ เอาท์พุทของเฟสดีเทคเตอร์จะเป็นผล
ต่างของความถี่ทั้งสองหรือความถี่ที่นั่นเอง และเพราะว่าความถี่ต่ำเท่านั้นที่จะผ่านฟิลทาส
ฟิลเตอร์ไปได้ ดังนั้นความถี่ที่ผ่านไปได้ก็จะเป็นความถี่ที่ถี่นี้ ส่วนที่ผ่านไม่ได้ก็คือความถี่ที่
เข้ามาและความถี่จาก vco ส่วนที่ผ่านไปได้จะถูกขยายด้วย ดีซี แอมพลิฟิเออร์ เป็น ฟีด-
แบ็คคอมปาริเน็น e_f ไปซีฟ(shift)ความถี่ของ vco และทำการล็อกความถี่ที่เข้ามานั้น ทำ
ให้ vco มีความถี่เท่ากับสัญญาณที่เข้ามา เป็นผลให้อเอาท์พุทของเฟสดีเทคเตอร์เป็น "0" และ
เมื่อสัญญาณมีการเปลี่ยนแปลงหรือความถี่ของ vco เปลี่ยนแปลงไป จะทำให้อเอาท์พุทที่เฟส-
ดีเทคเตอร์ ไม่เป็น "0" และจะถูกบ่อนไปยัง vco เพื่อทำการปรับให้เท่ากันอีกครั้ง

ถ้า vco มีความถี่เปลี่ยนแปลงมันจะถูกบ่อนกันโดยดีซี ที่บ่อนให้แก่ vco
เพื่อไม่ให้ vco เกิดเปลี่ยนแปลงความถี่ ถ้าสัญญาณที่เข้ามาเปลี่ยนแปลงจะทำให้เกิดมีไฟ

ดีซีไปจนถึง vco เพื่อทำให้ vco รักษาความถี่ไม่ให้เปลี่ยนแปลงไปตามความถี่ของสัญญาณที่เปลี่ยนแปลงไป

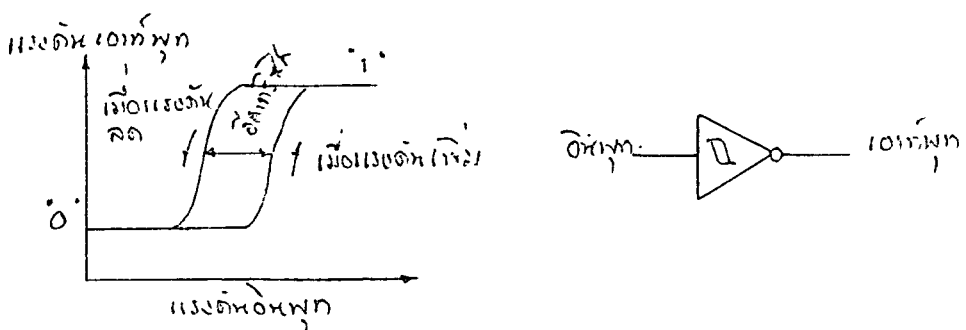
จากสิ่งนี้ทำให้เราสามารถที่จะกำหนดความถี่และค่านี้เอาไว้ได้ ซึ่งจะมีการคำนวณและกำหนดความถี่ต่างๆได้ ซึ่งในภาค ภาคนี้อัตโนมัติ IC 567 ซึ่งเป็นไอซีเฟส-ล็อกคูล์ ซึ่งจะทำให้ vco มีความถี่ที่ตลอด ดังนั้นสัญญาณที่เข้ามาจะต้องมีค่าใกล้เคียงหรือเท่ากับความถี่ของ vco จึงจะทำให้เกิดการล็อกความถี่และให้เอาต์พุตออกมาเป็น low ได้ การคำนวณและรูปโครงสร้างของ IC 567 แสดงดังรูป 2.2



รูปที่ 2.2 โครงสร้างและการคำนวณของ IC 567

2.3 ชมิตทริกเกอร์ (shmitt trigger)

การทำงานของวงจรชมิตทริกเกอร์ เป็นวงจรที่รับสัญญาณอนาล็อกทางอินพุตและให้สัญญาณดิจิตอลทางด้านเอาต์พุต เมื่อแรงดันของอินพุตค่อยๆ เริ่มจาก 0 โวลต์จนถึงระดับแรงดันหนึ่งที่กำหนดไว้ ชมิตทริกเกอร์จะให้เอาต์พุตเป็น "1" ทันที ต่อมาเมื่อแรงดันค่อยๆ ลดลงจนถึงแรงดันอีกค่าหนึ่ง ชมิตทริกเกอร์จะให้เอาต์พุตเป็น "0" ช่วงห่างระหว่างแรงดันทั้งสองเรียกว่า ฮิสเทอรีซิส (hysteresis) แสดงดังรูปที่ 2.3



เอกสารนี้เป็นเอกสาร รูปที่ 2.3 สัญลักษณ์และคุณสมบัติของวงจรชมิตทริกเกอร์ ให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



2.4 ออปโตคัปเปิลเลอร์ (optocoupler)

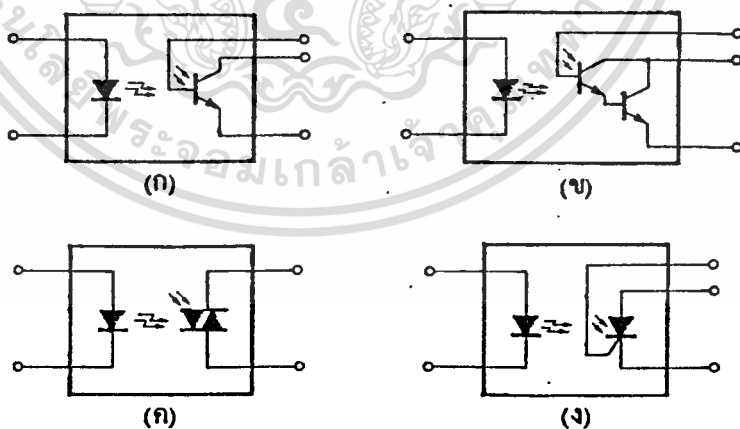
การเชื่อมียงทางแสง (optocoupler) สามารถใช้ในงานที่ต้องการแยกระบบไฟฟ้าของสองวงจรออกจากกัน เช่น เมื่อเอาท์เอาท์พุทที่เป็นแรงดันต่ำของวงจรทางดิจิทัลต่อไปควบคุมการทำงานของมอเตอร์ไฟสลับ ทั้งนี้ เนื่องจากวงจรทางด้านดิจิทัลไม่สามารถส่งเอาท์พุทออกเป็นแรงดันไฟกระแสสลับได้ นอกจากนี้ กระแสไฟสลับที่เหนี่ยวนำขึ้นในวงจรทางด้านดิจิทัลนั้นสามารถทำให้เกิดข้อยุ่งยากต่างๆได้ ดังนั้นมอเตอร์และวงจรทางด้านดิจิทัลจึงต้องแยกออกจากกันทางไฟฟ้า ซึ่งเป็นหน้าที่หลักของตัวเชื่อมียงทางแสงที่สำคัญ

ตัวเชื่อมียงทางแสงอาจจะถูกนำไปใช้งานซึ่งเอาท์พุทที่มีแรงดันสูงของอุปกรณ์ที่ซีตรวจัดถูกป้อนเข้าสู่วงจรควบคุมที่ใช้ไมโครโปรเซสเซอร์ในการควบคุมการเริ่มต้นและสิ้นสุดของการทำงาน เมื่อถึงจุดที่ต้องการอย่างอัตโนมัติ

2.4.1 พื้นฐานของตัวเชื่อมียงทางแสง

ตัวเชื่อมียงทางแสง เป็นอุปกรณ์เดี่ยวที่ประกอบด้วยแหล่งกำเนิดแสง และตัวตรวจจับแสง โดยที่ทั้งสองชิ้นส่วนนี้แยกจากกันและกันโดยมีฉนวนที่โปร่งใสชั้นกกลาง และชิ้นส่วนทั้งหมดจะถูกบรรจุอยู่ในตัวถังที่ปิดแสง

แหล่งกำเนิดแสงสำหรับตัวเชื่อมียงทางแสงส่วนมากแล้วจะใช้ซีตรอดเปล่งแสงอินฟราเรด ที่ทำจากสารกึ่งตัวนำแกลเลียม อาร์เซไนด์ (GaAs) ส่วนตัวตรวจจับหรืออุปกรณ์ภาคเอาท์พุทนั้น อาจจะเป็นไฟโอดีทรานซิสเตอร์, ไฟโอดีคาร์ลิงตัน, SCR ที่ถูกกระตุ้นด้วยแสงและสวิตช์สองทิศทางที่ทำงานเมื่อมีแสงมากระตุ้น ดังแสดงในรูปที่ 2.3



รูปที่ 2.3 ตัวเชื่อมียงทางแสงแบบต่างๆไป ในรูป ก มีเอาท์พุทเป็นโฟโตทรานซิสเตอร์ รูป ข มีเอาท์พุทเป็นโฟโตคาร์ลิงตัน รูป ค มีเอาท์พุทเป็นสวิตช์สองทิศทางซึ่งทำงานเมื่อมีแสงมากระตุ้น รูป ง มีเอาท์พุทเป็น SCR ที่ถูกกระตุ้นด้วยแสง

คุณสมบัติต่างๆสำหรับตัวเชื่อมโยงทางแสง เบอร์ 4N33, 4N26 และ MOC3010
ได้แสดงไว้ในตารางที่ 1 ตารางที่ 2 ตารางที่ 3 ตามลำดับ

ตารางที่ 1 คุณสมบัติของเบอร์ 4N33

		ค่าต่ำสุด	ค่าปกติ	ค่าสูงสุด	หน่วย
อินพุท	I_F			80	mA
	$V_F(I_F = 10 \text{ mA})$		1.2	1.5	V
	V_R			3	V
เอาต์พุท	I_C	30		100	mA
	$V_{(BR)CBO}$	30			V
	$V_{(BR)CEO}$	30			V
	$V_{(BR)ECO}$	5			V
ตัวแปร เชื่อมโยง	$I_C(I_F = 10 \text{ mA}, V_{CE} = 10 \text{ V})$	50			mA
	$V_{CE(sat)}(I_F = 8 \text{ mA}, I_C = 2 \text{ mA})$			1.0	V

ตารางที่ 2 คุณสมบัติของเบอร์ 4N26

		ค่าต่ำสุด	ค่าปกติ	ค่าสูงสุด	หน่วย
อินพุท	I_F			80	mA
	$V_F(I_F = 10 \text{ mA})$		1.1	1.5	V
	V_R			3	V
เอาต์พุท	I_C			100	mA
	$V_{(BR)CBO}$	70			V
	$V_{(BR)CEO}$	30			V
	$V_{(BR)ECO}$	7			V
ตัวแปร เชื่อมโยง	$CTR(I_F = 10 \text{ mA}, V_{CE} = 10 \text{ V})$	20			%
	$V_{CE(sat)}(I_F = 50 \text{ mA}, I_C = 2 \text{ mA})$		0.1	0.5	V

ตารางที่ 3 คุณสมบัติของเบอร์ MOC 3010

		ค่าต่ำสุด	ค่าปกติ	ค่าสูงสุด	หน่วย
อินพุท	I_F			50	mA
	$V_F(I_F = 10 \text{ mA})$		1.2	1.5	V
	V_R			3	V
เอาต์พุท	$I_T(\text{RMS})$			100	mA
	V_{DRM}			250	V
	$V_{TM}(I_T = 100 \text{ mA})$		2.5	3.0	V
ตัวแปร เชื่อมโยง	I_F		8.0	15	mA
	I_H		100		μA

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.5 ไอซีสวิตช์ทำงานที่จุดศูนย์

การตัดต่อเฟสลับทั่วไปกระทำได้ด้วยอุปกรณ์พื้นฐานสองอย่างคือ สวิตช์กลไก และ อุปกรณ์สวิตช์ที่เปลี่ยนสถานะได้แก่ เอสซิวาร์หรือไตรแอด สวิตช์กลไกเช่น รีเลย์หรือแมคเนติกสวิตช์มีการทำงานที่ค่อนข้างช้า และถ้าเป็นการสวิตช์ที่กระแสสูงแล้วก็มักจะเกิดประกายไฟซึ่งก็สร้างสัญญาณรบกวนขณะสวิตช์เปิดและปิด สัญญาณรบกวนนี้เป็นตัวสร้างปัญหาให้กับวงจรเครื่องรับวิทยุโทรทัศน์ และ เครื่องมืออิเล็กทรอนิกส์อื่น ๆ โดยเฉพาะอย่างยิ่งเครื่องมือวัดอัตโนมัติ

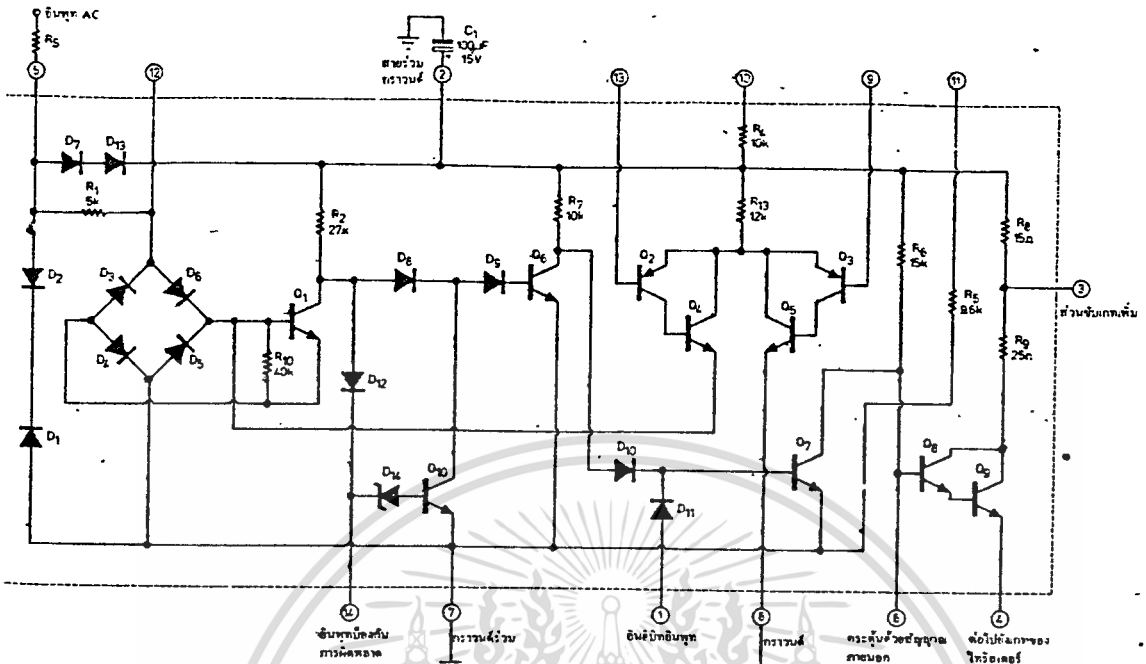
การสวิตช์ด้วยไตรแอดอาจไม่ทำให้เกิดประกายไฟ แต่อย่างไรก็ตามก็ยังสร้างปัญหาสัญญาณรบกวนขณะสวิตช์ทั้งนี้ เพราะในขณะที่ไตรแอดนำกระแสจะมีกระแสไหลทะลักทันทีทันใดในเวลาเพียงเสี้ยววินาที หรือไม่ก็ไมโครวินาที ซึ่งก็สร้างลักษณะของกระแสกระชาก ขนาดของสัญญาณรบกวนจะเป็นสัดส่วนโดยตรงกับ di/dt การลดสัญญาณรบกวนจึงขึ้นกับการลดค่ากระแสกระชากหรือเพิ่มช่วงเวลาระแสสวิตช์ขึ้น (rise time)

หากนำเอาไตรแอดมาตัดต่อวงจรไฟสลับ 50Hz การเกิดของสัญญาณรบกวนจึงขึ้นกับจังหวะของการตัดต่อ หากพิจารณาจากข้อมูลสมมติที่ใช้ไตรแอดทำการตัดต่อเฟสลับที่มีโหลดขนาด 100 โอห์ม และถ้าหากตัดต่อในจังหวะแรงดันสูงสุด ($200V \times 2$) จะมีกระแสกระชากสูงถึง 3.10 A และถ้าหากตัดต่อค่าแรงดัน 3.25V จะมีกระแสกระชากเพียง 32.5 mA

ไตรแอดเป็นอุปกรณ์ต่อวงจรต่าง เมื่อกระตุ้นให้นำกระแสแล้ว มันจะหยุดนำกระแสเมื่อแรงดันตกคร่อมตัวมันลดลงมาต่ำถึงค่าแรงดันยึด (holding voltage) ดังนั้นหากการกำหนดจุดกระตุ้นที่เริ่มต้นใกล้จุดศูนย์ มันก็จะหยุดนำกระแสเองใกล้จุดศูนย์ ปัญหาเรื่องสัญญาณรบกวนต่าง ๆ ก็จะไม่เกิดขึ้น การกระตุ้นใกล้จุดศูนย์นี้เราเรียกว่า การสวิตช์ที่แรงดันศูนย์ (zero voltage switch)

2.5.1 CA3059 ไอซีสวิตช์ทำงานที่แรงดันสูง

ไอซีเบอร์ CA3059 มี 14ขาแบบดินตะขาบ ส่วนของวงจรประกอบด้วยวงจรจ่ายไฟเลี้ยง วงจรดีเทคจุดศูนย์ วงจรสร้างสัญญาณขับเกท วงจรขยายอัตราสูง ลักษณะของวงจรมีหลักการการทำงานคือ ไฟเอซีจะต่อเข้าระหว่างขา 5 และ 7 ของไอซี โดยปกติจะจ่ายตัวต้านทาน 22 กิโลโอห์ม 5 วัตต์ (กรณีใช้กับไฟ 220v) ต่ออนุกรมอยู่กับ D_1 และ D_2 ต่อสลับกันเพื่อเป็นซีเนอร์ไดโอดทำให้แรงดันที่ขา 5 มีค่า บวกลบ 8 โวลท์ หนึ่งครึ่งไซเคิลไฟบวก D_7 และ D_3 จะทำการเรคต์ไฟฟ้ และจะให้แรงดันเพียงประมาณ 6.5v คร่อมตัวเก็บประจุขนาด 100 μ F ที่ต่ออยู่ที่ขา 2 ตัวเก็บประจุนี้จะทำให้ไฟตรงราบเรียบ เพื่อไปเลี้ยงการทำงานของวงจรภายใน และพอเพียงสำหรับขับวงจรไตรแอด



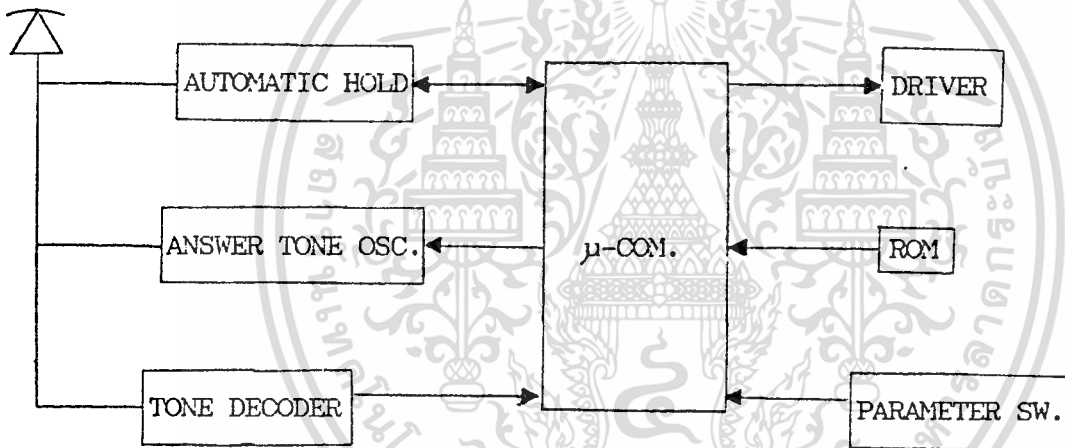
รูปที่ 2.4 วงจรภายในของไอซีเบอร์ CA3059

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 3 การคำนวณและการสร้าง

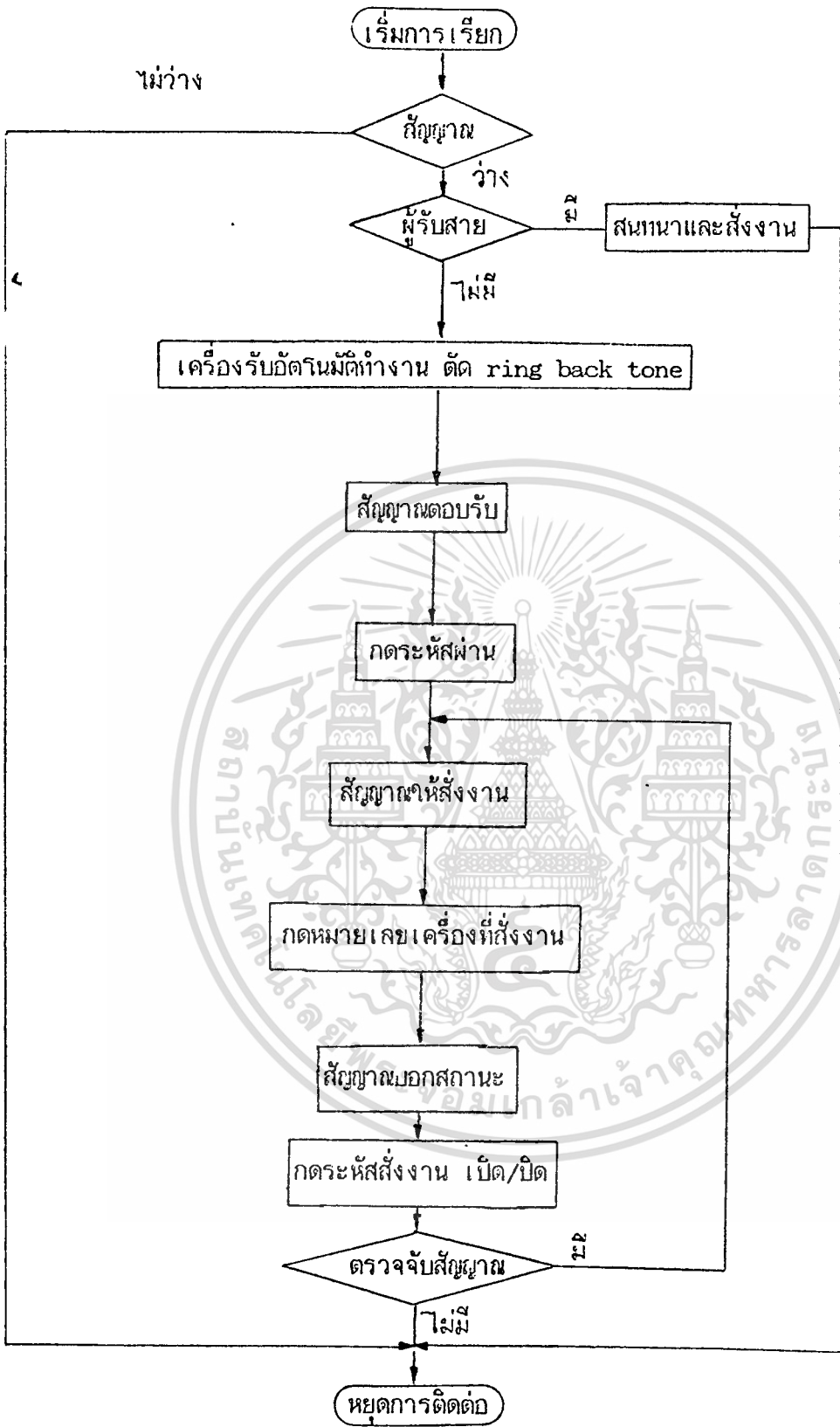
3.1 โครงสร้างการทำงานของเครื่องควบคุมการส่งงานทางโทรศัพท์

ประกอบด้วยส่วนต่าง ๆ หลายส่วนต่อเข้ากับไมโครคอมพิวเตอร์และคู่สายโทรศัพท์ เช่น วงจรรับโทรศัพท์อัตโนมัติ (AUTOMATIC HOLD) วงจรสร้างสัญญาณตอบรับ (ANSWER TONE OSCILLATOR) วงจรหนตีโคดเดอร์ (TONE DECODER) วงจรขับ (DRIVER) หน่วยความจำโปรแกรม (ROM) และสวิตช์กำหนดพารามิเตอร์ (PARAMETER SWITCH) ดังแสดงในรูปที่ 3.1



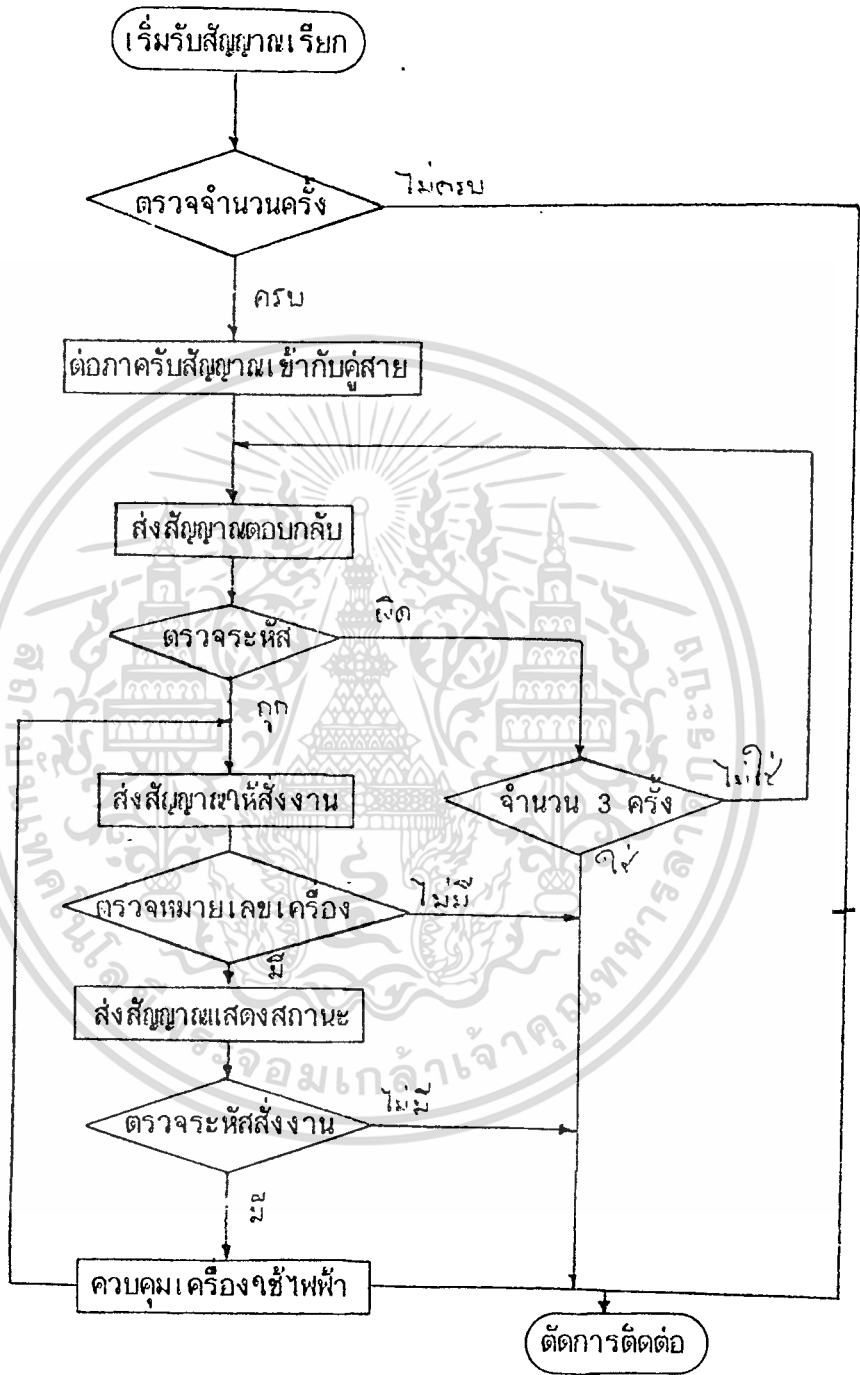
รูปที่ 3.1 โครงสร้างทั่วไปของเครื่องที่ใช้ไมโครคอมพิวเตอร์

สำหรับขั้นตอนการทำงานของเครื่องควบคุม ทั้งทางด้านผู้เรียกและทางด้านผู้รับ ได้แสดงไว้แล้วดังในรูปที่ 3.2 และ 3.1 ตามลำดับ



รูปที่ 3.2 แสดงขั้นตอนการทำงานทางด้านผู้เรียก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 3.3 ขั้นตอนการทำงานของ เครื่องทางด้านรับ

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.2 วงจรรับการเรียกอัตโนมัติ (AUTOMATIC HOLD)

ประกอบด้วยวงจรตรวจจับเสียงกริ่ง (ringing detector) และวงจรต่อสายโทรศัพท์ (wire pair connecting) ซึ่งทั้งสองวงจรต้องทำงานร่วมกัน กับโปรแกรมนับจำนวนเสียงกริ่ง

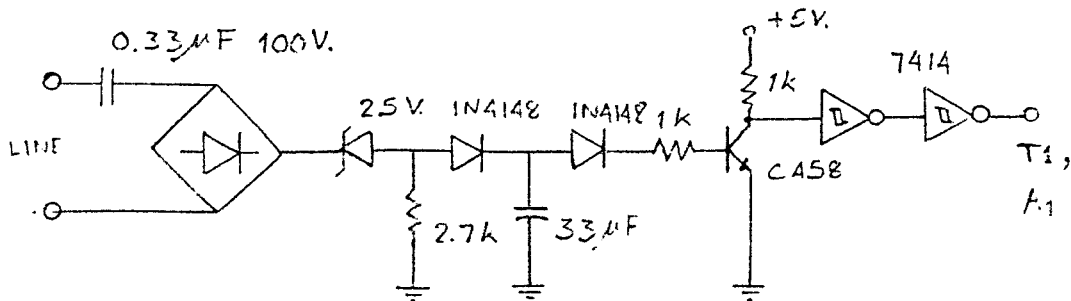
3.2.1 วงจรตรวจจับเสียงกริ่ง

ทำหน้าที่เปลี่ยนสัญญาณอินพุตที่เป็นไฟตรง 48 โวลท์ ขณะที่ไม่มีเสียงกริ่งให้เป็นสัญญาณเอาต์พุตลอจิก "1" และเปลี่ยนสัญญาณอินพุตที่เป็นสัญญาณไฟสลับ 100v ความถี่ 16 Hz ให้เป็นสัญญาณเอาต์พุตลอจิก "0" สัญญาณเอาต์พุตจะเป็นสัญญาณ พัลส์ (pulse) ตามจังหวะเสียงกริ่งที่เรียกเข้ามา ซึ่งสัญญาณเอาต์พุตนี้ จะถูกส่งไปยังพอร์ตของ 8048 เพื่อทำการนับจำนวนครั้งของเสียงกริ่ง เวกพอร์มของสัญญาณแสดงไว้ดังรูป 3.4



รูปที่ 3.4 เวกพอร์มของสัญญาณอินพุตและ เอาต์พุตของวงจรจับเสียงกริ่ง

วงจรที่ได้ออกแบบไว้มีส่วนประกอบต่างๆแสดงดังรูปที่ 3.5



รูปที่ 3.5 แสดงส่วนต่างๆของวงจรตรวจจับสัญญาณกริ่ง

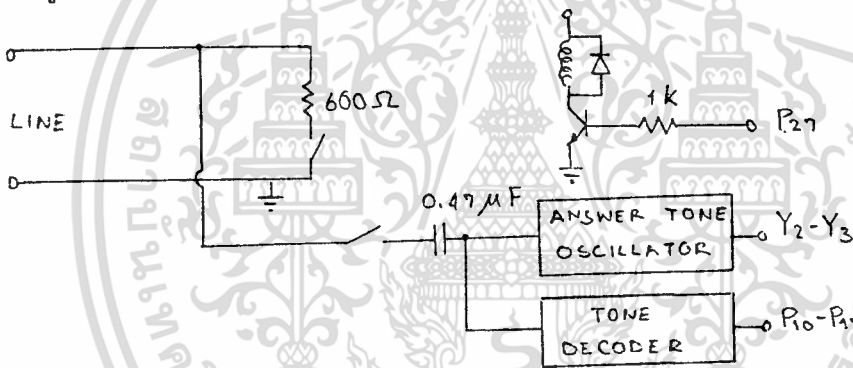
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การทำงาน

สัญญาณในสายโทรศัพท์จะผ่านเข้าวงจรบริจด์เรคตีไฟด์แล้วถูกลดแรงดันโดยวอล-เตจดีไวเดอร์ และมีแรงดันตกคร่อมซีเนอร์ไดโอดทำให้ความแตกต่างของแรงดันเนื่องจากสัญญาณรบกวนและสัญญาณโพตรงมากเพียงพอสำหรับเป็นอินพุทของ ซีมิทริกเกอร์ ซึ่งจะตอบสนองต่อสัญญาณอินพุทแบบ ฮิสเตอรีซิส(hysteresis) ทำให้สัญญาณมีการเปลี่ยนระดับลอจิกเร็วขึ้น

3.2.2 วงจรต่อสายโทรศัพท์

เมื่อสัญญาณรบกวนเข้ามาครบจำนวนที่ตั้งไว้แล้ว วงจรต่อสายโทรศัพท์จะต่อความต้านทาน 600 Ω คร่อมคู่สายโทรศัพท์เพื่อรับการเรียกที่เข้ามา ขณะเดียวกันก็จะต่อวงจรถิทัศน์ดีโอด-เดอริและวงจรสัญญาณตอบรับเข้ากันคู่สายโทรศัพท์ เพื่อเป็นวงจรรับส่งสัญญาณ วงจรที่ได้ออกแบบไว้แสดงดังรูปที่ 3.6



รูปที่ 3.6 วงจรต่อสายโทรศัพท์

3.3 วงจรสัญญาณตอบรับ

เป็นส่วนกำเนิดเสียงไปยังผู้เรียก เพื่อเป็นการตอบรับการเรียกและคำสั่งของผู้เรียก สัญญาณตอบรับนี้ต้องมีความแตกต่างทางด้านความถี่และจังหวะ จึงจะทำให้ผู้เรียกสามารถแยกแยะเสียงที่ได้ยินออกว่าเป็นสัญญาณอะไร มีความหมายอะไร แต่ต้องไม่มีชนิดของเสียงมากจนทำให้ผู้เรียกสับสน

3.3.1 การออกแบบ

ใช้ความถี่เพียง 2 ความถี่ที่มีความแตกต่างกันทางความถี่ 5 เท่า คือ ความถี่ 300 Hz และ 1500 Hz ที่ความถี่นี้เสียงที่ได้ยินจะเป็นเสียง 'ตุ๊ด' และ 'ตืด' ซึ่งเป็นเสียงที่ต่ำและสูง เพียงพอที่จะแยกแยะความแตกต่างได้

3.3.2 ชนิดของเสียงตอบรับ

เสียงแมวกรน (DIAL TONE) เป็นเสียงที่ตอบให้ผู้เรียกทราบว่าขณะนี้ติดต่อกับระบบของเครื่องควบคุมการสั่งงานได้แล้ว และผู้เรียกจะต้องกดรหัสผ่าน ใช้เสียงความถี่สูงดังต่อเนื่อง และหยุดก็ต่อเมื่อผู้เรียกกดหมายเลขเข้ามา

เสียงบอกรหัสถูก (CORRECT PASSCODE TONE) เป็นเสียงบอกให้ทราบว่ารหัสถูกต้อง และให้ผู้เรียกกดหมายเลขของอุปกรณ์ไฟฟ้าที่ต้องการควบคุม ใช้เสียงต่ำดังต่อเนื่อง

เสียงบอกรหัสผิด (ERROR PASSCODE TONE) เป็นเสียงที่บอกให้ทราบว่ารหัสไม่ถูกต้อง ให้ผู้เรียกป้อนรหัสเข้ามาใหม่ ใช้เสียงสูงและต่ำดังสลับกันเป็นจังหวะ ๆ ละ 0.5 วินาที

เสียงบอกสถานะ (STATUS TONE) เป็นเสียงบอกสถานะการทำงานของอุปกรณ์ไฟฟ้าในขณะนั้น มี 2 เสียงคือ

- เสียงบอกสถานะปิด ใช้เสียงต่ำดังและหยุดเป็นจังหวะ ๆ ละ 0.5 วินาที

- เสียงบอกสถานะเปิด ใช้เสียงสูงดัง 3 วินาที หยุด 3 วินาที สลับกันไป

สำหรับวงจรกำเนิดเสียงข้างต้น ใช้ไอซี 555 จำนวน 2 ตัว สร้างสัญญาณรูปสี่เหลี่ยม แล้วนำมาผ่านออร์เกต (OR GATE) และ โลว์พาสฟิลเตอร์เพื่อลดความถี่ฮาร์โมนิก และมีสัญญาณควบคุมจาก 8048 ไปยังขารีเซ็ตของไอซีแต่ละตัวสำหรับกำหนดจังหวะของความถี่

3.3.3 การคำนวณ

$$\text{สมการที่ใช้กับไอซี 555} \quad f = 1.44 / (Ra + 2Rb) C$$

$$\text{DUTY CYCLE} = Ra + Rb / Rb$$

เพื่อให้ได้รูปคลื่นที่มีลักษณะสมมาตรจะต้องให้ตัวตัดไซเคิลเท่ากับ 50% เพราะฉะนั้น

Ra ต้องมีค่าน้อย ๆ และ Rb ต้องมีค่ามาก ๆ

ที่ความถี่ 300 Hz ใช้ Ra = 100 Ω และ Rb ปรับค่าได้ 20 kΩ

สมมติให้ Rb = 5 kΩ จะได้

$$C1 = 1.44 / (100 + 5000) 300$$

$$= 0.94 \mu F$$

ดังนั้นใช้ C1 ค่า 1 μF

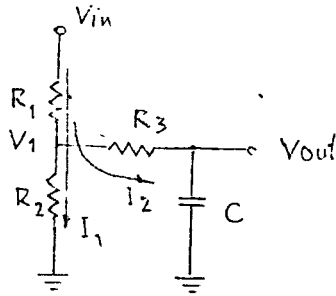
ที่ความถี่ 1500 Hz

$$C2 = 1.44 / (100 + 5000) 1500$$

$$= 0.18 \mu F$$

ดังนั้นใช้ C2 ค่า .22 μF

ในกรณีที่ต้องการให้เอาท์พุทที่ความถี่ทั้งสองมีค่าเท่ากัน ทำได้โดยการให้สัญญาณผ่านโวลเตจดีไวเดอร์ แล้วจึงผ่าน อาร์ซีฟิลเตอร์ ซึ่งแสดงไว้ดังรูป 3.7



รูปที่ 3.7

$$I_2 = 1.5 \text{ mA}$$

$$I_1 = 2 \text{ mA}$$

$$V_1 = 1.0 \text{ v}$$

$$R_3 = (V_1 - V_{out}) / I_2 = (1.0 - 0.8) / 1.5 = 660 \text{ } \Omega$$

$$R_2 = 1.0 / 2 \text{ mA} = 500 \text{ } \Omega$$

$$R_1 = (5 - 1.0) / 3.5 \text{ mA} = 1142 \text{ } \Omega$$

พิจารณาที่ 1500 Hz $R_3 C = ((1.0 / 0.8)^2 - 1) / 2L * 1500 = .08 \text{ ms}$

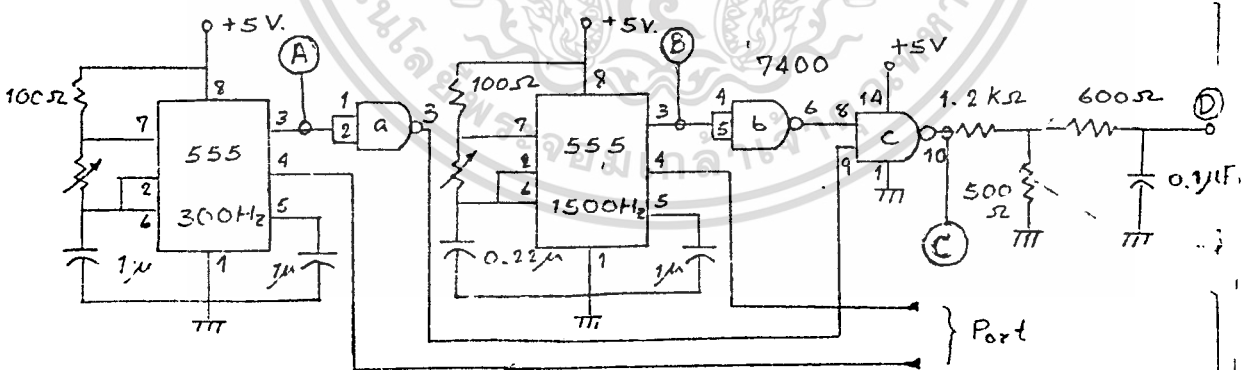
$$C = .08 / 660 = 0.12 \text{ } \mu\text{F}$$

พิจารณาที่ความถี่ 300 Hz

$$V_{out} = 1.0 / (2R * 300 * .08 * 10^{-3})^2 + 1$$

จากการคำนวณ เอาท์พุทที่ได้มีค่าใกล้เคียงกับ

ความแตกต่างของขนาดเอาท์พุท = $(0.98 - 0.8) / 0.8 = 22\%$



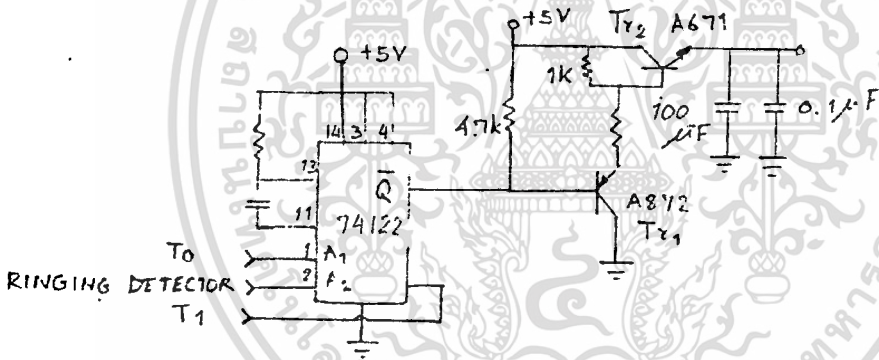
รูปที่ 3.8 วงจรสัญญาณตอบรับที่สมบูรณ์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 วงจรควบคุมการจ่ายไฟเลี้ยง

4 เนื่องจากการทำงานของเครื่องควบคุมการสั่งงานทางโทรศัพท์ไม่ได้ทำงานอยู่ตลอดเวลา โดยทำงานเฉพาะในขณะที่มีการติดต่อจากผู้เรียก หรือ ขณะที่อุปกรณ์ไฟฟ้ายังคงทำงานอยู่ ถ้าหากมีไฟเลี้ยงจ่ายให้กับระบบตลอดเวลา ก็จะเป็นการสิ้นเปลืองพลังงานไฟฟ้าในช่วงที่ระบบไม่ได้ทำงาน ทำให้ต้องเสียค่าไฟฟ้ามากและอาจทำให้อายุการใช้งานของอุปกรณ์สั้นลง จึงได้พัฒนาวงจรควบคุมการจ่ายไฟนี้ขึ้นมา เพื่อใช้เป็นสวิตช์ควบคุมให้มีการจ่ายไฟเฉพาะในช่วงเวลาที่ระบบทำงานเท่านั้น

วงจรควบคุมการจ่ายไฟ มีไอซี 74LS122 ทำหน้าที่ให้สัญญาณควบคุมแก่สวิตช์ และทรานซิสเตอร์ 2 ตัวเป็นสวิตช์ดังรูปที่ 3.9

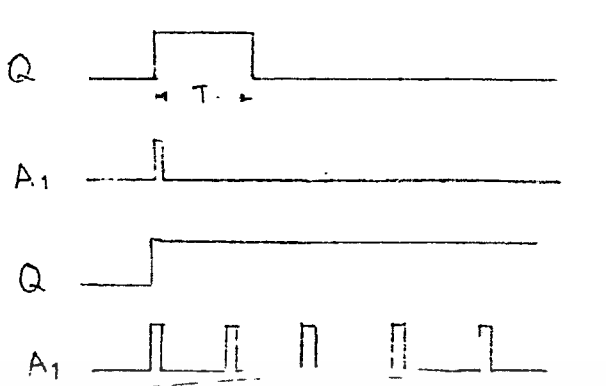


รูปที่ 3.9 วงจรควบคุมการจ่ายไฟเลี้ยง

ไอซี 74LS122 เป็นตัวกำเนิดสัญญาณโมโนสเตเบิลชนิดทริกซ์ซ้ำได้ ให้เอาท์พุทเป็นพัลส์ที่มีคาบเวลา T ลูกหนึ่ง เมื่อมีการทริก 1 ครั้ง และถ้ามีการทริกอีกในขณะที่มีเอาท์พุทอยู่ก็จะทำให้พัลส์ของเอาท์พุทกว้างออกไปอีกเป็นคาบเวลา T ดังนั้นจะสามารถรักษาระดับสัญญาณของเอาท์พุทได้โดยการทริกซ้ำด้วยพัลส์เทรนที่มีคาบเวลาน้อยกว่า T แสดงดังรูป 3.10

คาบเวลา T กำหนดได้ด้วยค่าของความต้านทานและตัวเก็บประจุ มีความสัมพันธ์ดังสมการ

$$T = 1.1 RC$$



รูปที่ 3.10 แสดงการทริกและเอาต์พุทของ 74LS122

ไอซี 74LS122 มีขาอินพุท A1 ได้ต่อเข้ากับขา T0 ของ 8048 ขาอินพุท A1 ต่อเข้ากับเอาต์พุทของวงจรตรวจจับเสียงกริ่ง ขา CLR ต่อเข้ากับขา Y4 ของไอซี 74LS138 และขา Q ไปควบคุมสวิทช์ทรานซิสเตอร์

3.4.1 การทำงานของวงจร

ในขณะที่ไม่มีสัญญาณอินพุทเข้ามา Q จะเป็น '1' ทำให้ Tr1 และ Tr2 ไม่ทำงาน จะไม่มีการจ่ายไฟเลี้ยงไปยังระบบ เมื่อมีสัญญาณกริ่งเข้ามาทำให้มีการทริก Q จะเป็น '0' Tr1 และ Tr2 จะทำงานทำให้มีการจ่ายไฟไปเลี้ยงระบบทั้งหมด จากนั้นไมโครคอมพิวเตอร์จะนับจำนวนครั้งของเสียงกริ่ง ถ้าหากไม่ครบตามจำนวนที่ได้ตั้งไว้ ระบบจะหยุดการทำงานเมื่อนัลซ์ของไฟเลี้ยงหมดเวลาลง แต่ถ้านับได้ครบจำนวนตามที่ตั้งไว้ จะให้สัญญาณลือคออกมายังขา T1 ทำให้สามารถจ่ายไฟไปเลี้ยงระบบได้ต่อไป จนกระทั่งไมโครคอมพิวเตอร์ตรวจจับได้ว่าไม่มีอุปกรณ์ไฟฟ้าใดทำงานอยู่เลย ก็จะทำให้ลอจิก '0' ไปที่ขา Y4 ของไอซี 74LS138 ซึ่งทำให้ Q เป็น '1' และ Tr1 , TR2 จะหยุดทำงาน จึงเป็นการตัดไฟเลี้ยงออกจากระบบ

3.4.2 การคำนวณ

คาบเวลา T ของนัลซ์ที่สร้างจากไอซี 74LS122 จะต้องมีความกว้างมากกว่า คาบเวลาของสัญญาณกริ่งแต่ละครั้ง ซึ่งเท่ากับ 5 วินาที เพื่อให้สัญญาณกริ่งเป็นอินพุทที่สามารถทริกเข้าการทำงานของ 74LS122 ได้ คำนวณหาขนาดของตัวเก็บประจุจากสมการ

$$T = 1.1RC$$

ใช้ค่า $R = 25 \text{ KO}$ ซึ่งเป็นค่าสูงสุดที่ใช้ได้

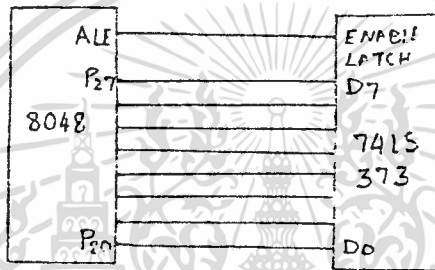
$$5 < 1.1 * 25 * 10^3 * C$$

$$C > 180 \text{ uF}$$

เลือกใช้ C ขนาด 220 uF

3.5 วงจรการใช้งานของ 8048

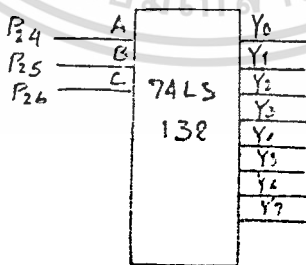
ไมโครคอมพิวเตอร์ 8048 ได้จัดอินพุตและเอาต์พุตพอร์ทสำหรับใช้งานอยู่ 2 พอร์ท พอร์ทละ 8 บิต โดย 4 บิตล่างของพอร์ท 2 ถูกผลิตเฟลิกซ์กับค่าแอดเดรส ในการใช้งานจึงต้องมีไอซีสำหรับแลทช์ค่าเอาต์พุต เป็นไอซีเลขที่ 8 บิตทำงานที่ขาซีมาแลทช์ด้วยสัญญาณALE เหตุผลที่ต้องแลทช์ 4 บิตด้วยก็เพื่อใช้ 74LS374 เป็นบัฟเฟอร์ไม่ให้ 8048 รับโหลดโดยตรง



รูปที่ 3.11 แสดงการใช้ไอซี 74LS374 เป็นบัฟเฟอร์

จากการที่พอร์ทของ 8048 มีอยู่จำกัด เราจึงต้องหาวิธีการที่จะใช้พอร์ทให้เพียงพอ กับความต้องการซึ่งในระบบนี้ได้ใช้ 2 วิธีด้วยกันคือ การใช้ดีโคเดอ์และการใช้พอร์ทแบบ เมตริกซ์

การใช้ดีโคเดอ์ได้ใช้ไอซี 74LS138 ซึ่งเป็นดีโคเดอ์ชนิด 3 เข้า 3 ออก 8 มีอินพุตจาก P24-P26 ได้เอาต์พุตเป็น Y0-Y1 ดังรูปที่ 3.12

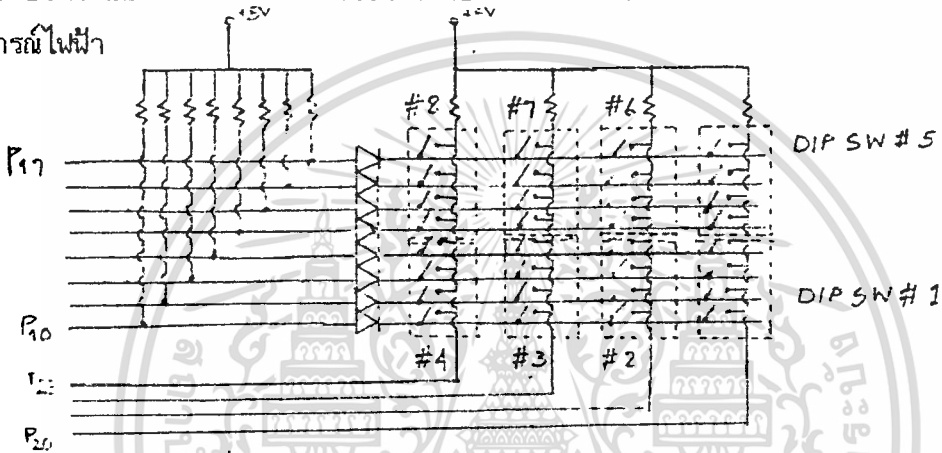


รูปที่ 3.12 แสดงการต่อ 74LS138 กับพอร์ท

มีการใช้งานเอาต์พุตในลักษณะแอกทีฟโลว์ แต่ละเอาต์พุตมีการใช้งานดังนี้

- Y0 ใช้เป็นอินพุตบัลแลทช์ของเอาต์พุตแอกทีฟ
- Y1 ใช้เป็นอินพุตเลือกการทำงานของโหมดดีดเตอร์
- Y2 ใช้เป็นอินพุตบัลแลทช์ของออสซิลเลเตอร์ ความถี่ 00 Hz
- Y3 " " " 1500Hz
- Y5 ใช้เป็นเซาควบคุมการติดต่อแหล่งจ่ายไฟออกจากระบบ

การใช้ฟอร์มแบบเมตริกซ์ ใช้พอร์ต 1 ทั้งหมด P10-P17 ตัดกับพอร์ต 2 เฉพาะ 4 บิตล่าง ได้จุดตัด 32จุด เราใช้จุดตัดทั้งหมดนี้แทนด้วยดิฟสวิทช์ 4 บิต 8ตัว เพื่อใช้ตั้งพารามิเตอร์ที่ระบบต้องการ เช่น จำนวนครั้งของเสียงกริ่ง ระยะเวลาและเวลาการทำงานของอุปกรณ์ไฟฟ้า



รูปที่ 3.13 แสดงการต่อดิฟสวิทช์เข้ากับพอร์ตดิฟสวิทช์แต่ละตัว ใช้ตั้งพารามิเตอร์ต่างๆดังต่อไปนี้
 DIP1และ DIP2 ใช้ตั้งเวลาการทำงานของอุปกรณ์ไฟฟ้า
 DIP3 และ DIP4 ใช้ตั้งเวลาของมอเตอร์ที่หมุนได้สองทิศทาง
 DIP5 ใช้สำหรับตั้งจำนวนเสียงกริ่ง จะต้องตั้งก่อนจะยกหุ้ดโหม้ติ
 DIP6,7,8 ใช้สำหรับตั้งระยะเวลาจำนวน 3 หลัก

3.6 วงจรแลทช์เอาต์พุตสำหรับควบคุมอุปกรณ์ไฟฟ้า

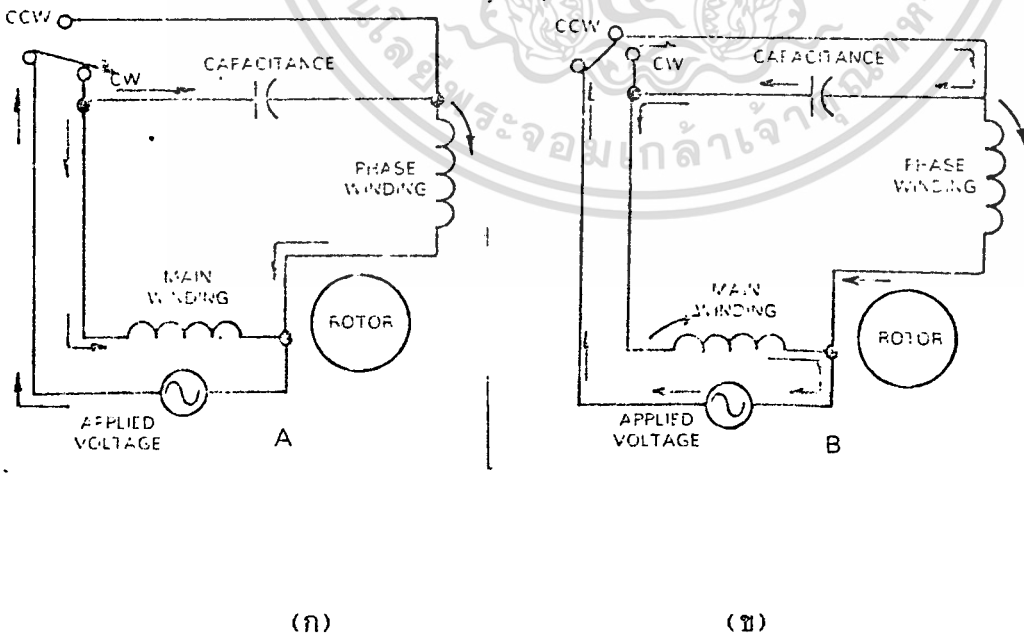
ใช้ไอซี 74LS373 ในการแลทช์เอาต์พุตจากพอร์ต 1 โดยมีอินพุตจาก Y0 ผ่านอินเวอร์สเตอร์เป็นสัญญาณอินพุตบัลแลทช์ เอาต์พุตที่ได้จะใช้ควบคุมการทำงานของอุปกรณ์ไฟฟ้าเอาต์พุตจาก Q1-Q5 และ Q7 ใช้ในการเปิดปิดวงจรไฟสลัปโดยผ่านตัวตัวเชื่อมโยงทางแสงไปยังไอซี CA3059 ซึ่งเป็นสวิทช์ทำงานที่จุดศูนย์ แล้วไอซี 3059 จะไปให้เอาต์พุตไปทริกไทรแอกอีกต่อหนึ่ง ส่วนเอาต์พุตจาก Q6 และ Q8 จะใช้ในการควบคุมรีเลย์ ซึ่งจะมีประโยชน์ในการเปลี่ยนทิศทางการหมุนของมอเตอร์ วงจรแลทช์เอาต์พุตแสดงดังรูปที่ 3.14



รูปที่ 3.14 แสดงการแลตซ์เออาร์ท์

3.7 การเปลี่ยนทิศทางการหมุนของมอเตอร์

มอเตอร์ที่สามารถเปลี่ยนทิศทางการหมุนได้เป็นมอเตอร์ชนิดถาวร(permanent capacitance motor) ภายใต้อุปกรณ์ด้วยขดลวดเฟส(phase winding) ขดลวดหลัก(main winding) และตัวเก็บประจุ การควบคุมทิศทางการหมุนกระทำได้โดยการเลือกต่อตัวเก็บประจุเข้ากับขดลวดชุดใดชุดหนึ่ง ถ้าต่อตัวเก็บประจุเข้ากับขดลวดเฟส ดังรูป 3.15 ก มอเตอร์จะหมุนตามเข็มนาฬิกา (CW) ในทางตรงกันข้ามมอเตอร์จะหมุนทวนเข็มนาฬิกา (CCW) ดังรูปที่ 3.15 ข

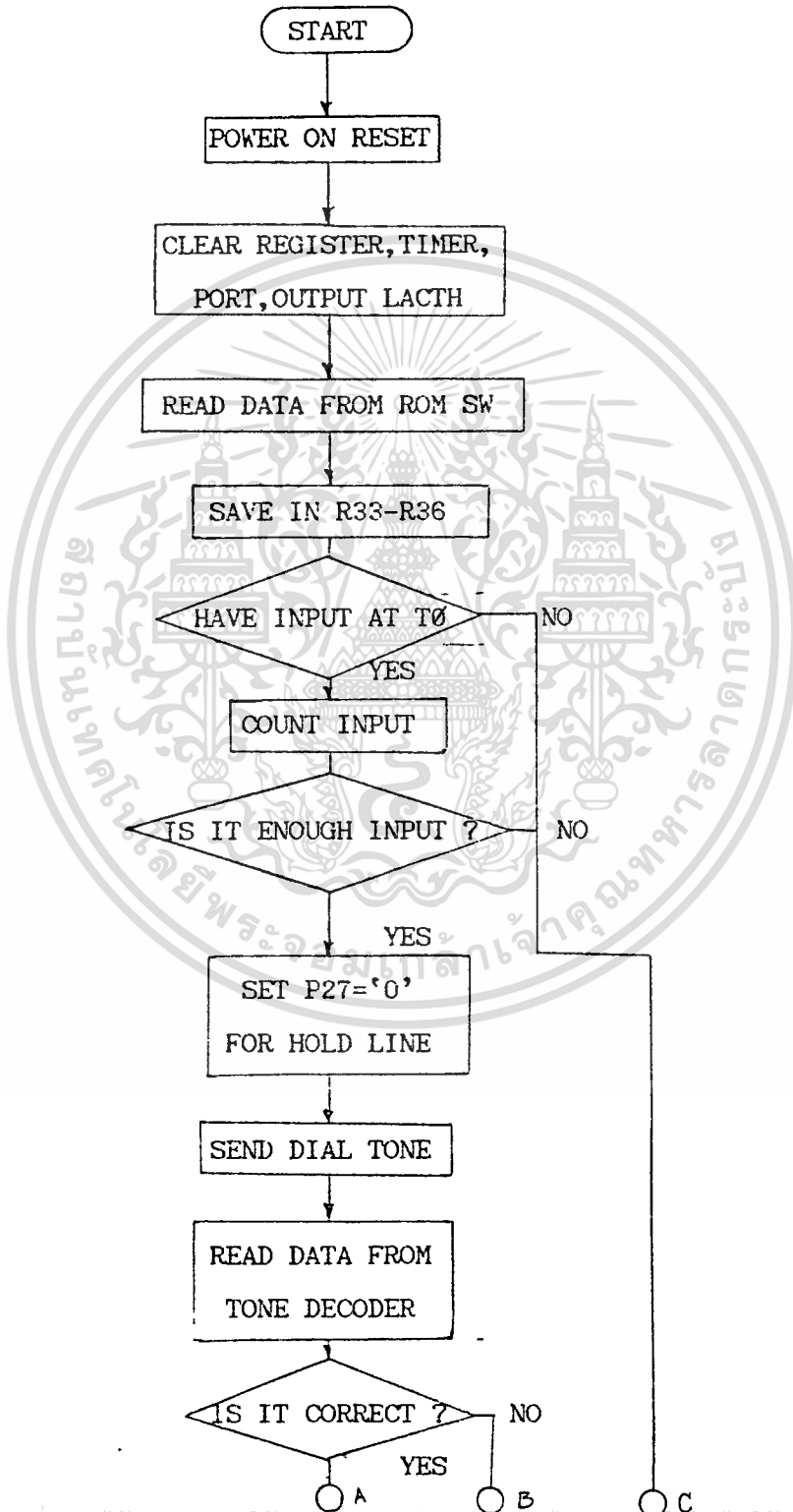


รูปที่ 3.15 (ก) มอเตอร์หมุนตามเข็มนาฬิกา (ข) มอเตอร์หมุนทวนเข็มนาฬิกา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.8 โปรแกรมควบคุมการทำงาน

โปรแกรมควบคุมการทำงานของระบบทั้งหมดเขียนด้วยภาษาแอสเซมบลีของ 8048 มีไฟล์ซาร์ทของโปรแกรม ดังรูปที่ 3.16



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

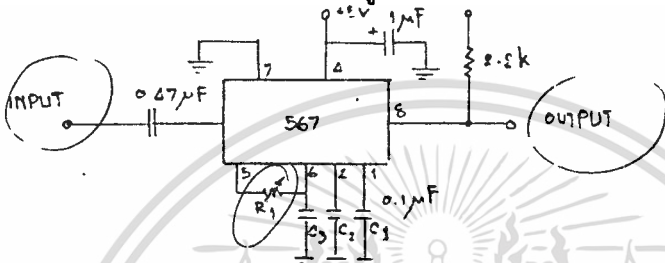
บทที่ 4

การทดลองและผลการทดลอง

4.1 การทดลองชุดตรวจจับความถี่ (TONE DECODER)

จุดประสงค์ เพื่อทำการจับสัญญาณความถี่ทุกความถี่ที่ออกมาจากการกดคีย์บอร์ด (keyboard) ของโทรศัพท์แบบ มัลติพรีเควนซ์ (DTMF)

การทดลองจะทำการต่อวงจรตามรูปที่ 4.1 นี้ เป็นจำนวน 7 ชุดด้วยกัน



รูปที่ 4.1

- อินพุตที่ป้อนเป็น ซายน์เวฟ (sine wave) ขนาด 1 Vp-p
- C ที่ใช้คัปปลิง (coupling) ทางด้านอินพุต 0.47 μF
- R1 เป็นวาลูม (volum) ปรับค่าละเอียด 0-25 kΩ
- R3 2.2 kΩ

สำหรับค่าอื่นๆ โดยเฉพาะ C1, C2 และ R1 จะมีการเปลี่ยนแปลงค่าเพื่อ

ให้ได้ค่า f_0 และช่วงแบนวิดธ์ (bandwidth) ที่ต้องการ

สูตรที่ใช้คำนวณ

$$1. \quad f_0 = 1/R_1C_1$$

ซึ่งจะเห็นว่าความถี่ที่ต้องการจะขึ้นอยู่กับค่า R_1 ซึ่งเป็นความต้านทานปรับค่าละเอียด และค่า C_1 ที่ขา 1

สำหรับความถี่ f_0 ทุกความถี่ที่ต้องการคือ 697, 770, 852, 941, 1209, 1336, และ 1477 Hz ถ้าใช้ค่า $C_1 = 0.1 \mu F$ ก็เป็นการเพียงพอที่จะทำได้ค่าตามต้องการ

$$2. \quad BW = 1070 \quad V_i/f_0 \quad C_2 \quad ; \quad V_i = \text{input voltage (rms)}$$

โดยทั่วไปจะกำหนด BW เป็น 10% ของความถี่ของแต่ละตัว จึงประมาณค่า C_2

ออกมาดังนี้

ใช้ค่า C_2 เป็น $2.2 \mu F$ ынกลุ่มของความถี่ต่ำ

ใช้ค่า C_2 เป็น $1 \mu F$ ынกลุ่มของความถี่สูง

ทั้งนี้เพราะว่า ยิ่งความถี่สูงจะทำให้ช่วง BW มีค่าลดลง จึงลดค่า C_2 ลงไป

ตาราง 4.1 ผลการทดลองของวงจร ดราจจับความถี่

f_0	ช่วงความถี่	ขนาด BW	คิดเป็น%
697	630-714	85	12
770	740-816	76	9.8
852	833-909	76	8.9
941	917-1000	83	8.8
1209	1149-1250	99	8.1
1336	1273-1388	115	8.6
1477	1428-1560	132	8.9

จากการวัดได้ผลดีพอสมควร แต่ในความถี่สูงได้แก่ความถี่ 1209, 1336, 1447 Hz ในช่วงการทดสอบแรกๆ ผลที่ได้ออกมาแย่มาก คือมี BW แคบมาก และมีฮาร์โมนิค(harmonic) รบกวนทำให้จับสัญญาณได้ไม่ดี จึงได้ลองทำการเปลี่ยนตัว IC567 และเปลี่ยนตัว C2 ใหม่ ซึ่งปรากฏว่าได้ผลดีขึ้น

4.2 การทดลองชุดสัญญาณตอบรับ

จุดประสงค์ เพื่อทดสอบสัญญาณที่ว่ามีลักษณะอย่างไร ลักษณะของการทดลอง

1. สร้างวงจรออสซิลเลเตอร์ จากไอซี 555 จำนวน 2 ตัว ซึ่งเป็นผลที่ได้มาจากภาคทฤษฎีและการออกแบบ ดังรูปที่ 3.8

2. ทำการวัดเอาท์พุทที่จุด A, B, C และ D เปรียบเทียบกัน

ตาราง 4.2 ลักษณะสัญญาณที่วัดได้จากจุดต่างๆ ของวงจรรูปที่ 3.8

เอาท์พุท	ความถี่ (Hz)	ลักษณะสัญญาณ
A	300	
B	1500	
C	-	
D	-	

จากผลการทดลองจะได้ลักษณะสัญญาณที่ต่างกัน 4 ชุด ซึ่งเรานำไปใช้เป็นสัญญาณ
 ตอบรับได้ในรูปแบบต่างๆ ชุดแรก เป็นชุดของความถี่เสียงต่ำ 300 Hz ชุดที่สอง เป็นชุดของ
 ความถี่เสียงสูง 1500 Hz สัญญาณที่เกิดจากการรวม A และ B โดยแผนเกต จะให้ลักษณะ
 สัญญาณที่ผสมกันของสองความถี่ และเมื่อนำสัญญาณที่เอาท์พุท C นี้ ไปผ่าน โคลนาสเฟิลเตอร์
 สัญญาณที่ได้จะมีลักษณะคล้ายสัญญาณสามเหลี่ยม

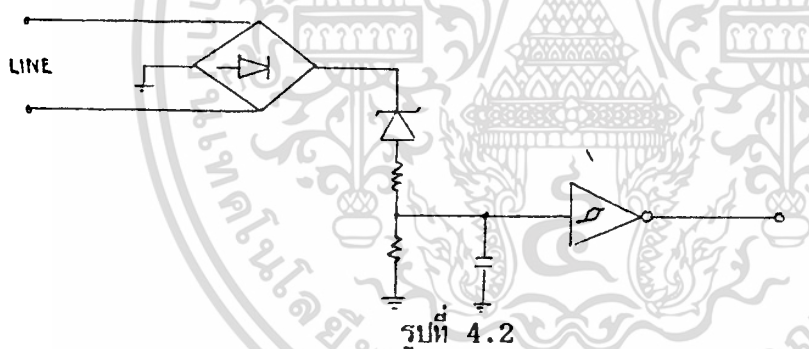
4.3 การทดลองชุด ตรวจสอบสัญญาณจริง

จุดประสงค์ เพื่อทำการเปลี่ยนแปลงสัญญาณเรียกที่เข้ามา ให้เป็นสัญญาณลอจิก "0" เมื่อ
 มีสัญญาณจริง และให้ลอจิก "1" เมื่อไม่มีสัญญาณจริง

ลักษณะการทดลอง

1. สร้างวงจรบริดจ์เรกติไฟด์ เพื่อทำการเรกติไฟด์สัญญาณจริงที่เข้ามา
2. ทำการตรวจสอบแรงดันที่เข้ามา โดยให้ผ่านตัวซีเนออร์ไดโอดที่มีแรงดันพัง

หลาย 25 v โดยทำให้ความแตกต่างของแรงดันเนื่องจากสัญญาณจริงและสัญญาณไฟตรงมีค่า
 มากพอ สำหรับเป็นอินพุทของซีมัทริกเกอร์ แสดงดังรูปที่ 4.2

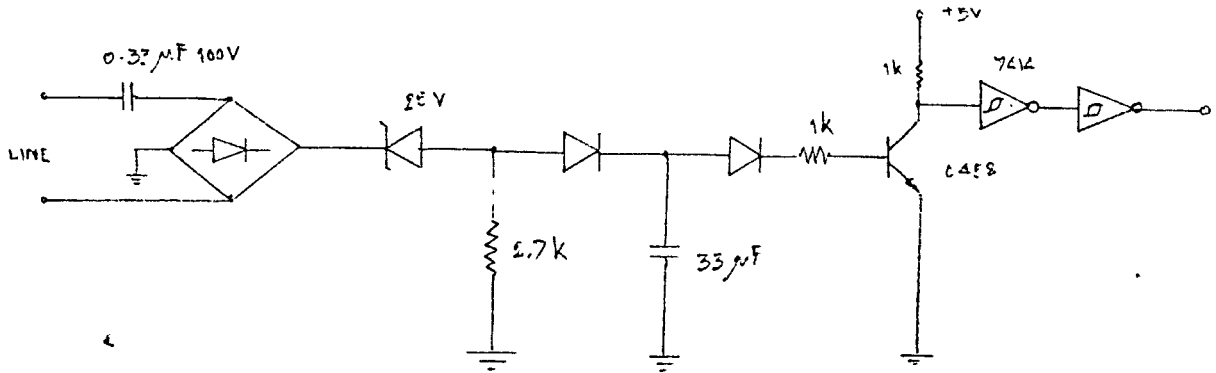


รูปที่ 4.2

ผลการทดลอง

ไม่ได้ผลตามที่ต้องการ เนื่องจากยังมีไฟดีซี 48V เข้ามาเกี่ยวข้องกับตลอด
 ไม่ว่าจะมีสัญญาณจริงหรือไม่ ทำให้เมื่อมีสัญญาณจริงเข้ามา เราจึงไม่สามารถแยกความแตก
 ต่างได้ และเราไม่สามารถทำให้เอาท์พุทของซีมัทริกเกอร์ให้ค่าลวได้ เนื่องจากกระแสที่
 บ่อนให้ซีมัทริกเกอร์มีค่าต่ำเกินไปเมื่อทำการผ่านวงจรโวลเตจดีไวเดอร์

ดังนั้นเมื่อทราบข้อผิดพลาด จึงดำเนินการสร้างวงจรขึ้นมาใหม่ ซึ่งแสดงไว้
 ดังรูปที่ 4.3



รูปที่ 4.3

ซึ่งเป็นการใส่ตัวเก็บประจุโดยต่อ (coupling) กับสายนำโทรศัพท์ก่อนเข้าวงจรบริดจ์เรกติไฟด์เพื่อทำการบล็อกไฟดีซี 48 โวลท์ และทำการขยายกระแสไฟโดยใช้ทรานซิสเตอร์มาช่วยขยายกระแส เพื่อให้เพียงพอที่จะไปขับซิมิทริกเกอร์ให้ทำงานได้ ซึ่งผลที่ตามมา ก็จะได้ว่า เมื่อไม่มีสัญญาณกริ่งเข้ามา เอาท์พุทของซิมิทริกเกอร์จะให้ค่า "1" และเมื่อมีสัญญาณกริ่งเข้ามา เอาท์พุทของซิมิทริกเกอร์จะให้ค่า "0" ตามที่ต้องการ

บทที่ 5

สรุปผลและวิจารณ์

เครื่องควบคุมการสั่งงานทางโทรศัพท์ที่ได้สร้างขึ้นมา ก็คาดว่าจะมีประโยชน์เพื่อเป็นการอำนวยความสะดวกให้แก่ผู้ใช้ได้เป็นอย่างดี และในราคาที่เหมาะสมสมควร

สำหรับในส่วนของการทดลองนี้มีหลายส่วนที่ทางเราได้ทำการทดลองแต่ไม่ได้ทำการบันทึกผล และแสดงผลให้ดู เนื่องจากเป็นลักษณะการทำงานทั่ว ๆ ไป ที่ผู้มีพื้นฐานทางอิเล็กทรอนิกส์บ้างก็พอที่จะเข้าใจการทำงานของมันได้ เช่น การนำทรานซิสเตอร์มาทำหน้าที่เป็นสวิทช์ เป็นต้น และบางส่วนก็เป็นเพียงการทดสอบการทำงานของไอซีว่าทำงานตรงตามค่าตัวชี้ที่กำหนดหรือไม่เท่านั้น

การนำไปใช้งานอาจจะยังมีปัญหาต่อผู้ใช้บ้างในระยะแรก เพราะมีขั้นตอนการเข้ารหัส และสัญญาณตอบรับที่จะต้องศึกษา และจำรูปแบบลักษณะของมัลติไทม์ให้ได้ และสำหรับการแก้ไขระบบนั้น ต้องอาศัยการแก้ไขที่ตัวโปรแกรม ซึ่งจำเป็นจะต้องมีความรู้ทางด้านฮาร์ดแวร์และซอร์สแวร์จึงจะสามารถกระทำได้ แต่สิ่งที่ผู้ใช้จะสามารถตั้งหรือกำหนดเองได้ ก็คือ รหัสสั่งงานต่าง ๆ ซึ่งคิดว่าเป็นการเพียงพอแล้วสำหรับการนำไปใช้งานจริง ๆ

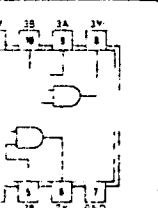
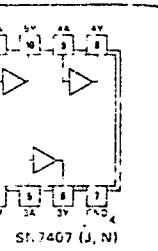
ดังนั้นผู้จัดทำจึงหวังว่า เครื่องควบคุมจะสามารถอำนวยความสะดวกให้แก่ผู้ใช้ได้ไม่มากนักน้อย และอย่างน้อยจะเป็นตัวอย่างให้เห็นถึงการใช้โครงข่ายในระบบโทรศัพท์ให้มีความสามารถใช้งานในด้านอื่นได้อีก เพื่อเตรียมรับระบบ ISDN ซึ่งจะมีขึ้นในอนาคตสำหรับประเทศไทย



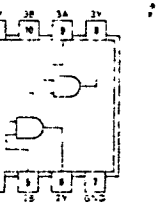
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

54/74 FAMILIES OF COMPATIBLE TTL CIRCUITS

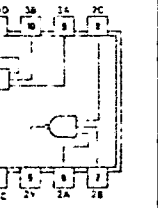
PIN ASSIGNMENTS (TOP VIEWS)



SN7409 (J, N)
SN74LS09 (J, N)
SN74S09 (J, N)



SN7409 (J, N)
SN74LS09 (J, N)
SN74S09 (J, N)

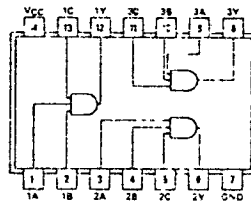


TRIPLE 3-INPUT
POSITIVE-NAND GATES

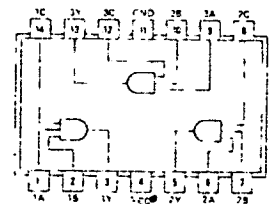
11

positive logic:
 $Y = ABC$

See page 6-10



SN54H11 (J) SN74H11 (J, N)
SN54LS11 (J, W) SN74LS11 (J, N)
SN54S11 (J, W) SN74S11 (J, N)



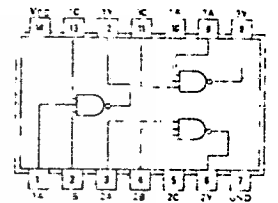
SN54H11 (W)

TRIPLE 3-INPUT
POSITIVE-NAND GATES
WITH OPEN-COLLECTOR OUTPUTS

12

positive logic:
 $Y = \overline{ABC}$

See page 6-4



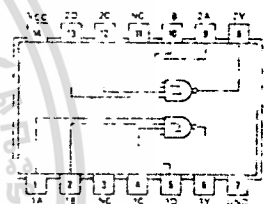
SN5412 (J, W) SN7412 (J, N)
SN54LS12 (J, W) SN74LS12 (J, N)

DUAL 4-INPUT
POSITIVE-NAND
SCHMITT TRIGGERS

13

positive logic:
 $Y = \overline{ABCD}$

See page 6-14



SN5413 (J, W) SN7413 (J, N)
SN54LS13 (J, W) SN74LS13 (J, N)

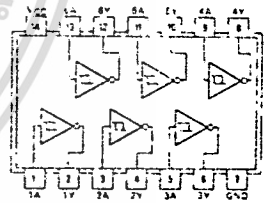
V_{CC}-V_{CO} internal connection

HEX SCHMITT-TRIGGER
INVERTERS

14

positive logic:
 $Y = \overline{A}$

See page 6-14



SN5414 (J, W) SN7414 (J, N)
SN54LS14 (J, W) SN74LS14 (J, N)

TEXAS INSTRUMENTS
INCORPORATED
POST OFFICE BOX 5012 • DALLAS, TEXAS 75222

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

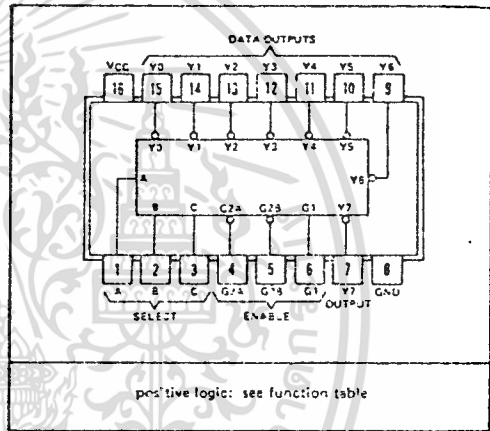
TTL
MSI

TYPES SN54LS138, SN54LS139, SN54S138, SN54S139,
SN74LS138, SN74LS139, SN74S138, SN74S139
DECODERS/DEMULTIPLXERS

BULLETIN NO. DLS 7511804, DECEMBER 1972—REVISED OCTOBER 1976

- Designed Specifically for High-Speed: Memory Decoders Data Transmission Systems
- 'S138 and 'LS138 3-to-8-Line Decoders Incorporate 3 Enable Inputs to Simplify Cascading and/or Data Reception
- 'S139 and 'LS139 Contain Two Fully Independent 2-to-4-Line Decoders/ Demultiplexers
- Schottky Clamped for High Performance

SN54LS138, SN54S138 ... J OR W PACKAGE
SN74LS138, SN74S138 ... J OR N PACKAGE
(TOP VIEW)



TYPE	TYPICAL PROPAGATION DELAY (3 LEVELS OF LOGIC)	TYPICAL POWER DISSIPATION
'LS138	22 ns	32 mW
'S138	8 ns	245 mW
'LS139	22 ns	34 mW
'S139	7.5 ns	300 mW

description

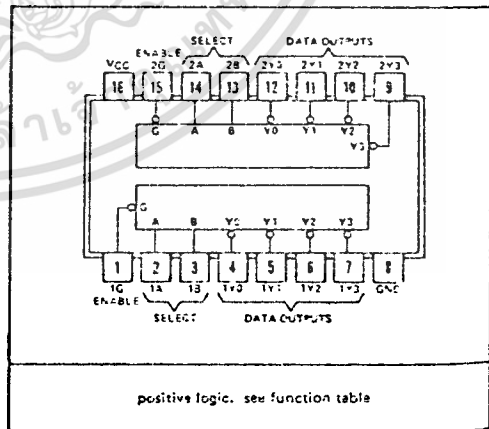
These Schottky-clamped TTL MSI circuits are designed to be used in high-performance memory-decoding or data-routing applications requiring very short propagation delay times. In high performance memory systems these decoders can be used to minimize the effects of system decoding. When employed with high-speed memories utilizing a fast-enable circuit the delay times of these decoders and the enable time of the memory are usually less than the typical access time of the memory. This means that the effective system delay introduced by the Schottky-clamped system decoder is negligible.

The 'LS138 and 'S138 decode one-of-eight lines dependent on the conditions at the three binary select inputs and the three enable inputs. Two active-low and one active-high enable inputs reduce the need for external gates or inverters when expanding. A 24-line decoder can be implemented without external inverters and a 32-line decoder requires only one inverter. An enable input can be used as a data input for demultiplexing applications.

The 'LS139 and 'S139 comprise two individual two-line-to-four-line decoders in a single package. The active-low enable input can be used as a data line in demultiplexing applications.

All of these decoders/demultiplexers feature fully buffered inputs each of which represents only one normalized Series 54LS/74LS load ('LS138, 'LS139) or one normalized Series 54S/74S load ('S138, 'S139) to its driving circuit. All inputs are clamped with high-performance Schottky diodes to suppress line-ringing and simplify system design. Series 54LS and 54S devices are characterized for operation over the full military temperature range of -55°C to 125°C; Series 74LS and 74S devices are characterized for 0°C to 70°C industrial systems.

SN54LS139, SN54S139 ... J OR W PACKAGE
SN74LS139, SN74S139 ... J OR N PACKAGE
(TOP VIEW)

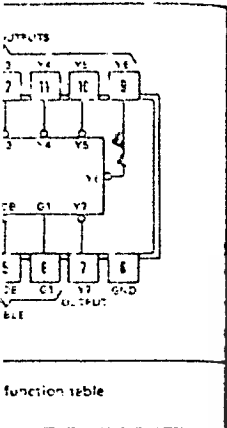


positive logic. see function table

SN54S138, SN54S139,
SN74S138, SN74S139
DECODERS/MULTIPLEXERS

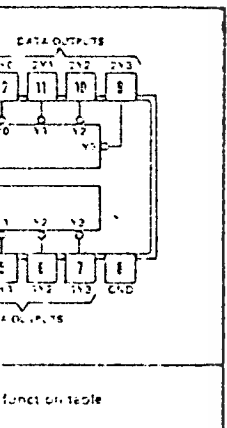
TYPES SN54S138, SN54S138, SN54LS139, SN54S139,
SN74S138, SN74S138, SN74LS139, SN74S139
DECODERS/DEMULTIPLEXERS

PACKAGE
OR PACKAGE
W)



function table

PACKAGE
OR PACKAGE
W)



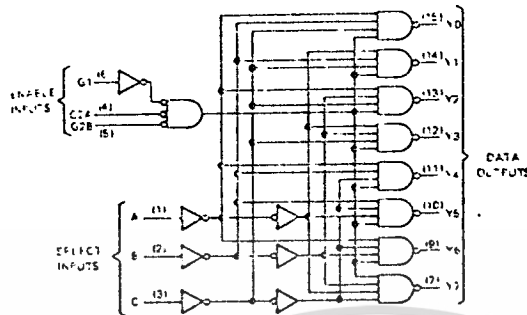
function table

package. The active-low enable

only one normalized Series
to its driving circuit. All
simplify system design. Series
range of -55°C to 125°C;

functional block diagrams and logic

'LS138, 'S138

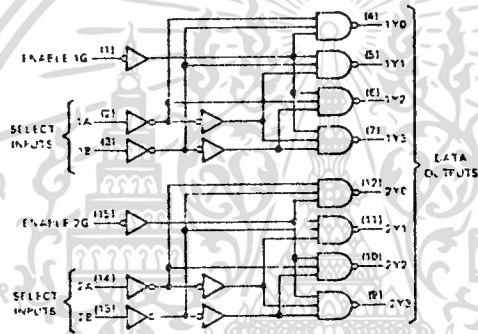


'LS138, 'S138
FUNCTION TABLE

ENABLE		SELECT			OUTPUTS							
G1	G2*	C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
X	H	X	X	X	H	H	H	H	H	H	H	H
L	X	X	X	X	H	H	H	H	H	H	H	H
H	L	L	L	L	L	H	H	H	H	H	H	H
H	L	L	L	H	H	L	H	H	H	H	H	H
H	L	L	H	L	H	H	L	H	H	H	H	H
H	L	L	H	H	H	H	L	H	H	H	H	H
H	L	H	L	L	H	H	H	L	H	H	H	H
H	L	H	L	H	H	H	H	L	H	H	H	H
H	L	H	H	L	H	H	H	H	L	H	H	H
H	L	H	H	H	H	H	H	H	H	L	H	H

*G2 = G2A + G2B
H = high level, L = low level, X = irrelevant

'LS139, 'S139



'LS139, 'S139
(EACH DECODER/DEMULTIPLEXER)
FUNCTION TABLE

ENABLE		SELECT		OUTPUTS			
G	B	A	Y0	Y1	Y2	Y3	
H	X	X	H	H	H	H	
L	L	L	L	H	H	H	
L	L	H	H	L	H	H	
L	H	L	H	H	L	H	
L	H	H	H	H	H	L	

H = high level, L = low level, X = irrelevant

schematics of inputs and outputs

<p>EQUIVALENT OF EACH INPUT OF 'LS138, 'LS139</p>	<p>EQUIVALENT OF EACH INPUT OF 'S138, 'S139</p>	<p>TYPICAL OF OUTPUTS OF 'LS138, 'LS139</p>	<p>TYPICAL OF OUTPUTS OF 'S138, 'S139</p>
---	---	---	---

TEXAS INSTRUMENTS
INCORPORATED
POST OFFICE BOX 5612 • DALLAS, TEXAS 75222

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

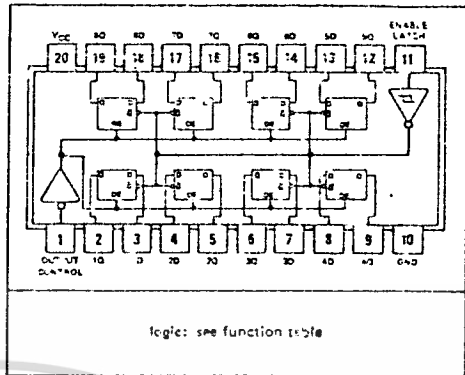
TYPES SN54LS373, SN54LS374, SN54S373, SN54S374,
SN74LS373, SN74LS374, SN74S373, SN74S374
OCTAL D-TYPE TRANSPARENT LATCHES AND
EDGE-TRIGGERED FLIP-FLOPS

BULLETIN NO. DLS-12350, OCTOBER, 1975 - REVISED JUNE 1979

TTL
MSI

- Choice of 3 Latches or 8 D-Type Flip-Flops in a Single Package
- 3-State Bus-Driving Outputs
- Full Parallel Access for Loading
- Buffered Control Inputs
- Clock/Enable Input Has Hysteresis to Improve Noise Rejection
- P-N-P Inputs Reduce D-C Loading on Data Lines ('S373 and 'S374)
- SN54LS363 and SN74LS364 Are Similar But Have Higher V_{OH} For MOS Interface

SN54LS373, SN54S373 . . . J PACKAGE
SN74LS373, SN74S373 . . . J OR N PACKAGE
(TOP VIEW)

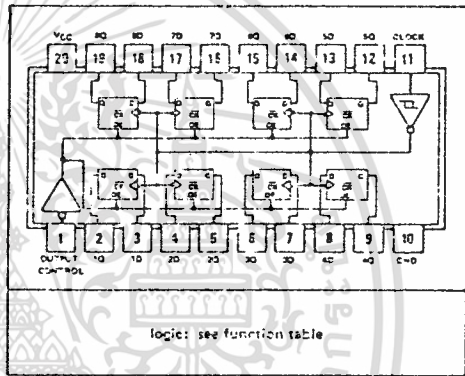


logic: see function table

'LS373, 'S373
FUNCTION TABLE

OUTPUT ENABLE	ENABLE LATCH	D	OUTPUT
L	H	H	H
L	H	L	L
L	L	X	Q_0
H	X	X	Z

SN54LS374, SN54S374 . . . J PACKAGE
SN74LS374, SN74S374 . . . J OR N PACKAGE
(TOP VIEW)



logic: see function table

'LS374, 'S374
FUNCTION TABLE

OUTPUT ENABLE	CLOCK	D	OUTPUT
L	↑	H	H
L	↑	L	L
L	L	X	Q_0
H	X	X	Z

See explanation of function tables on page 1-13.

Description

These 8-bit registers feature totem-pole three-state outputs designed specifically for driving highly-capacitive or relatively low-impedance loads. The high-impedance third state and increased high-logic-level drive provide these registers with the capability of being connected directly to and driving the bus lines in a bus-organized system without need for interface or pull-up components. They are particularly attractive for implementing buffer registers, I/O ports, bidirectional bus drivers, and working registers.

The eight latches of the 'LS373 and 'S373 are transparent D-type latches meaning that while the enable (G) is high the Q outputs will follow the data (D) inputs. When the enable is taken low the output will be latched at the level of the data that was set up.

Copyright © 1975 by Texas Instruments Incorporated

TEXAS INSTRUMENTS
INCORPORATED
POST OFFICE BOX 225012 • DALLAS, TEXAS 75265

7-471

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้拿去ใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดลอกเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

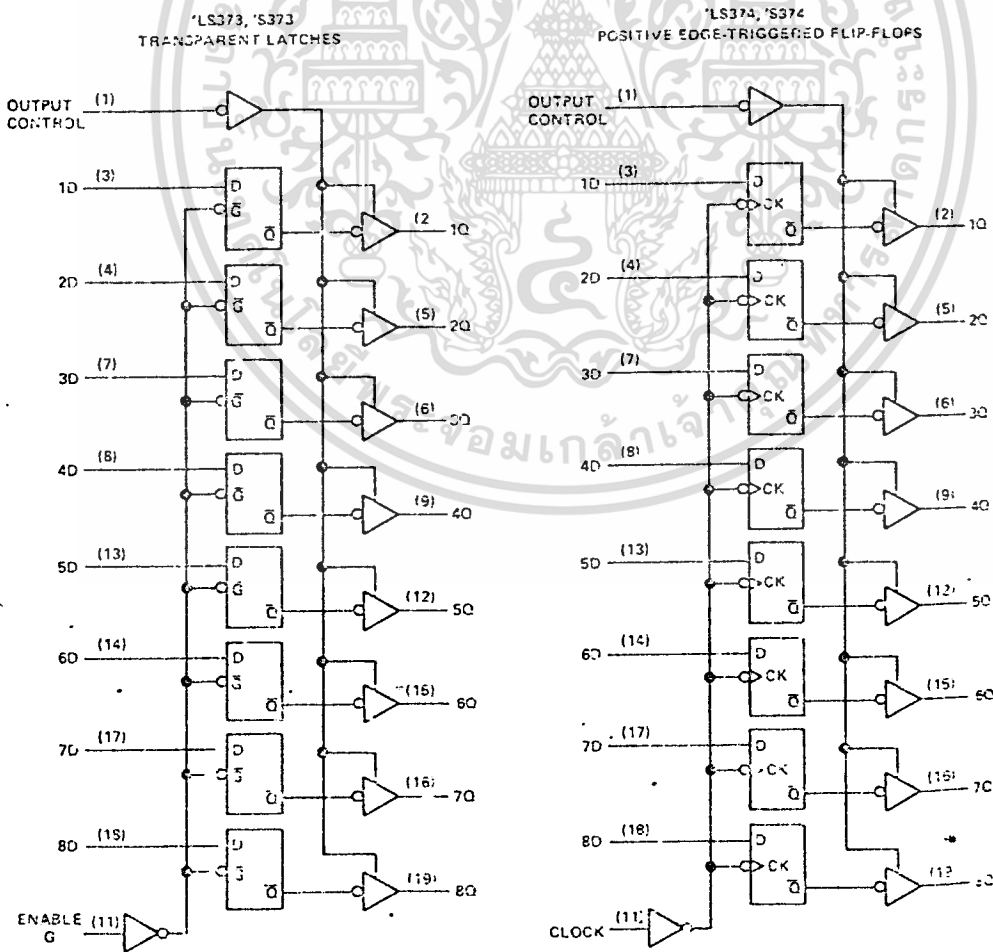
**TYPES SN54LS373, SN54LS374, SN54S373, SN54S374,
SN74LS373, SN74LS374, SN74S373, SN74S374
OCTAL D TYPE TRANSPARENT LATCHES AND
EDGE-TRIGGERED FLIP FLOPS**

description (continued)

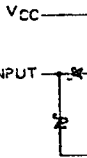
The eight flip-flops of the 'LS374 and 'S374 are edge-triggered D-type flip-flops. On the positive transition of the clock, the Q outputs will be set to the logic states that were setup at the D inputs.

Schmitt-trigger buffered inputs at the enable/clock lines simplify system design as ac and dc noise rejection is improved by typically 400 mV due to the input hysteresis. A buffered output control input can be used to place the eight outputs in either a normal logic state (high or low logic levels) or a high-impedance state; the outputs neither load nor drive the bus lines significantly.

The output control does not affect the internal operation of the latches or flip-flops. That is, the old data can be retained or new data can be entered even while the outputs are off.



schematic of input
EQUIVALENT OF



absolute maximum

- Supply voltage
- Input voltage
- Off-state output
- Operating free

Storage temperature

NOTE 1: Voltage values

recommended operating

Supply voltage, V _{CC}	
High-level output voltage	
High-level output current	
Width of clock/enabled	
Data setup time, t _{su}	
Data hold time, t _h	
Operating free air temperature	

† The arrow indicates direction.

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ การใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้ทำซ้ำโดยไม่ได้รับอนุญาต

7-472 ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้เผยแพร่เอกสารนี้ไปยังผู้อื่นโดยไม่ได้รับอนุญาตจาก Texas Instruments Incorporated

TEXAS INSTRUMENTS
INCORPORATED
P.O. BOX 5012 • DALLAS, TEXAS 75222

DESCRIPTION

The SE/NE567 tone and frequency decoder is a highly stable phase-locked loop with synchronous AM lock detection and power output circuitry. Its primary function is to drive a load whenever a sustained frequency within its detection band is present at the self-biased input. The bandwidth center frequency, and output delay are independently determined by means of four external components.

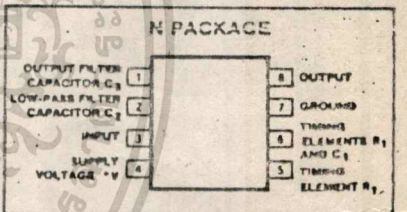
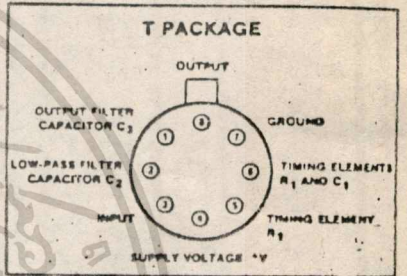
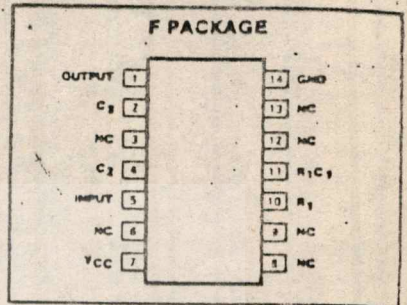
FEATURES

- Wide frequency range (.01Hz to 500kHz)
- High stability of center frequency
- Independently controllable bandwidth (up to 14 percent)
- High out-band signal and noise rejection
- Logic-compatible output with 100mA current-sinking capability
- Inherent immunity to false signals
- Frequency adjustment over a 20 to 1 range with an external resistor
- Military processing available

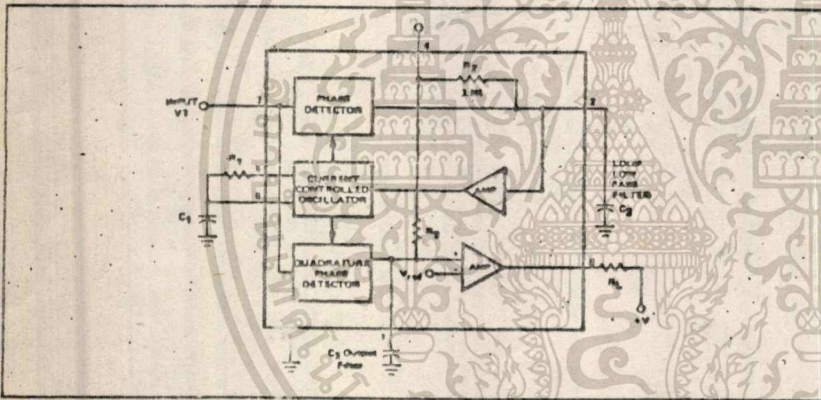
APPLICATIONS

- Touch Tone® decoding
- Carrier current remote controls
- Ultrasonic controls (remote TV, etc.)
- Communications paging
- Frequency monitoring and control
- Wireless Intercom
- Precision oscillator

PIN CONFIGURATIONS



BLOCK DIAGRAM



ABSOLUTE MAXIMUM RATINGS

PARAMETER	RATING	UNIT
Operating temperature		
NE567	0 to +70	°C
SE567	-55 to +125	°C
Operating voltage	10	V
Positive voltage at input	0.5 + Vs	V
Negative voltage at input	-10	Vdc
Output voltage (collector of output transistor)	15	Vdc
Storage temperature	-65 to +150	°C
Power dissipation	.300	mW

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

INSTRUCTION SET SUMMARY

3.5 Ms - 6M.

	Mnemonic	Description	Bytes	Cycle		Mnemonic	Description	Bytes	Cycles		
Accumulator	AUD A, H	And register to A	1	1	Data Moves	CALL	Jump to subroutine	2	2		
	ADD A, @R	Add data memory to A	1	1		RET	Return	1	2		
	ADD A, #data	Add immediate to A	2	2		RETR	Return and restore status	1	2		
	ADDC A, R	Add register with carry	1	1		Subroutine	CLR C	Clear Carry	1	1	
	ADDC A, @R	Add data memory with carry	1	1			CPL C	Complement Carry	1	1	
	ADDC A, #data	Add immediate with carry	2	2			CLR F0	Clear Flag 0	1	1	
	ANL A, R	And register to A	1	1			CPL F0	Complement Flag 0	1	1	
	ANL A, @R	And data memory to A	1	1			CLR F1	Clear Flag 1	1	1	
	ANL A, #data	And immediate to A	2	2			CPL F1	Complement Flag 1	1	1	
	ORL A, H	Or register to A	1	1		Flags	MOV A, R	Move register to A	1	1	
	ORL A, @R	Or data memory to A	1	1			MOV A, @R	Move data memory to A	1	1	
	ORL A, #data	Or immediate to A	2	2			MOV A, #data	Move immediate to A	2	2	
	XRL A, R	Exclusive Or register to A	1	1			MOV R, A	Move A to register	1	1	
	XRL A, @R	Exclusive or data memory to A	1	1			MOV @R, A	Move A to data memory	1	1	
	XRL A, #data	Exclusive or immediate to A	2	2			MOV R, #data	Move immediate to register	2	2	
INC A	Increment A	1	1	MOV @R, #data	Move immediate to data memory		2	2			
DEC A	Decrement A	1	1	MOV A, PSW	Move PSW to A		1	1			
CLR A	Clear A	1	1	MOV PSW, A	Move A to PSW		1	1			
CPL A	Complement A	1	1	XCH A, R	Exchange A and register		1	1			
DA A	Decimal Adjust A	1	1	XCH A, @R	Exchange A and data memory		1	1			
SWAP A	Swap nibbles of A	1	1	XCHD A, @R	Exchange nibble of A and register		1	1			
RL A	Rotate A left	1	1	MOVX A, @R	Move external data memory to A		1	2			
RLC A	Rotate A left through carry	1	1	MOVX @R, A	Move A to external data memory		1	2			
RR A	Rotate A right	1	1	MOVP A, @A	Move to A from current page		1	2			
RRC A	Rotate A right through carry	1	1	MOVP3 A, @A	Move to A from Page 3	1	2				
Input/Output	IN A, P	Input port to A	1	2	Timer/Counter	MOV A, T	Read Timer/Counter	1	1		
	OUTL P, A	Output A to port	1	2		MOV T, A	Load Timer/Counter	1	1		
	ANL P, #data	And immediate to port	2	2		STRT T	Start Timer	1	1		
	ORL P, #data	Or immediate to port	2	2		STRT CNT	Start Counter	1	1		
	INS A, BUS	Input BUS to A	1	2		STOP TCNT	Stop Timer/Counter	1	1		
	OUTL BUS, A	Output A to BUS	1	2		EN TCNTI	Enable Timer/Counter Interrupt	1	1		
	ANL BUS, #data	And immediate to BUS	2	2		DIS TCNTI	Disable Timer/Counter Interrupt	1	1		
	ORL BUS, #data	Or immediate to BUS	2	2		Control	ENI	Enable external interrupt	1	1	
	MOVD A, P	Input Expander port to A	1	2			DISI	Disable external interrupt	1	1	
	MOVD P, A	Output A to Expander port	1	2			SEL R0	Select register bank 0	1	1	
ANLD P, A	And A to Expander port	1	2	SEL RB1	Select register bank 1		1	1			
ORLD P, A	Or A to Expander port	1	2	SEL M0	Select memory bank 0		1	1			
Registers	INC R	Increment register	1	1	SEL MB1		Select memory bank 1	1	1		
	INC @R	Increment data memory	1	1	ENTO CLK		Enable Clock output on T0	1	1		
	DEC R	Decrement register	1	1	Branch		NOP	No Operation	1	1	
	JMP addr	Jump unconditional	2	2			Control	JMP @A	Jump indirect	1	2
	DJNZ R, addr	Decrement register and skip	2	2				DJNZ R, addr	Decrement register and skip	2	2
	JC addr	Jump on Carry = 1	2	2		JC addr		Jump on Carry = 1	2	2	
	JNC addr	Jump on Carry = 0	2	2		JNC addr		Jump on Carry = 0	2	2	
	JZ addr	Jump on A Zero	2	2		JZ addr		Jump on A Zero	2	2	
	JNZ addr	Jump on A not Zero	2	2		JNZ addr		Jump on A not Zero	2	2	
	JTO addr	Jump on T0 = 1	2	2		JTO addr		Jump on T0 = 1	2	2	
JNT0 addr	Jump on T0 = 0	2	2	JNT0 addr		Jump on T0 = 0		2	2		
JT1 addr	Jump on T1 = 1	2	2	JT1 addr		Jump on T1 = 1		2	2		
JNT1 addr	Jump on T1 = 0	2	2	JNT1 addr	Jump on T1 = 0	2		2			
Branch	JF0 addr	Jump on F0 = 1	2	2	JF0 addr	Jump on F0 = 1	2	2			
	JF1 addr	Jump on F1 = 1	2	2	JF1 addr	Jump on F1 = 1	2	2			
	JTF addr	Jump on timer flag	2	2	JTF addr	Jump on timer flag	2	2			
	JNI addr	Jump on INT = 0	2	2	JNI addr	Jump on INT = 0	2	2			
	JBb addr	Jump on Accumulator Bit	2	2	JBb addr	Jump on Accumulator Bit	2	2			

:LOAD T&C1
:ASM

```
1000 * INITIAL
1010      .OR 000H
1020      .TA 900H
0000- 04 09 1030      JMP RESET
0002- 00      1040      NOP
0003- 44 5E 1050      JMP INT
0005- 00      1060      NOP
0006- 00      1070      NOP
0007- 24 20 1080      JMP TCNTI
039A-      1090      CONTL .EQ 39AH
0360-      1100      HIFRQ .EQ 360H
0382-      1105      NOFRQ .EQ 382H
0009- B8 3E 1110      RESET MOV R0,#62
000B- F0      1120      MOV A,@R0
000C- D3 0F 1130      XRL A,#0FH
000E- 96 19 1140      JNZ SYS
0010- 18      1150      INC R0
0011- F0      1160      MOV A,@R0
0012- D7      1170      MOV FSW,A
0013- 18      1180      INC R0
0014- F0      1181      MOV A,@R0
0015- AB      1183      MOV R0,A
0016- FF      1188      MOV A,R7
0017- 75      1200      ENTO CLK
0018- 93      1210      RETR
0019- B8 34 1220      SYS   MOV R0,#52
001B- B0 00 1230      MOV @R0,#0
001D- 18      1240      INC R0
001E- B0 00 1250      MOV @R0,#0
0020- B8 3E 1350      MOV R0,#62
0022- B0 00 1360      MOV @R0,#00H
0024- B8 21 1365      MOV R0,#33
0026- BA 04 1370      MOV R2,#04H
0028- BB F7 1380      MOV R3,#0F7H
002A- FB      1390      MOV A,R3
002B- 18      1400      LOOP1 INC R0
002C- 3A      1410      OUTL P2,A
002D- 99 FF 1420      ANL P1,#0FFH
002F- 09      1430      IN A,P1
0030- A1      1440      MOV @R1,A
0031- FB      1450      MOV A,R3
0032- 77      1460      RR A
0033- AB      1470      MOV R3,A
0034- EA 2B 1480      DJNZ R2,LOOP1
0036- 05      1490      EN I
0037- F0      1500      MOV A,@R0
0038- 47      1510      SWAP A
0039- 53 0F 1520      ANL A,#0FH
003B- 37      1524      CPL A
003C- 17      1526      INC A
003D- 62      1530      MOV T,A
003E- 45      1540      STRT CNT
003F- BA 24 1550      LOOP2 MOV R2,#36
0041- BB FF 1560      LOOP3 MOV R3,#0FFH
0043- BB FF 1570      LOOP4 MOV R3,#0FFH
```

```

0045- 16 50      1580      JTF MAIN
0047- EC 43      1590      DJNZ R4,LOOP4
0049- EB 41      1600      DJNZ R3,LOOP3
004B- EA 3F      1610      DJNZ R2,LOOP2
004D- 24 46      1620      JMP POFF
                1690 * MAIN
                1700      .OR 050H
                1710      .TA 950H
0050- 75          1720 MAIN      ENTO CLK
0051- 23 EF      1725      MOV A,#0EFH
0053- 3A          1730      OUTL P2,A
0054- B8 21      1740      MOV R0,#33
0056- B9 25      1750      MOV R1,#37
0058- BA 04      1760      MOV R2,#04H
005A- F0          1770 LOOP5     MOV A,@R0
005B- 53 0F      1780      ANL A,#0FH
005D- 03 80      1790      ADD A,#80H
005F- A1          1800      MOV @R1,A
0060- 18          1810      INC R0
0061- 19          1820      INC R1
0062- EA 5A      1830      DJNZ R2,LOOP5
0064- B1 64      1840      MOV @R1,#100
0066- 19          1850      INC R1
0067- B1 64      1860      MOV @R1,#100
0069- 19          1870      INC R1
006A- B1 80      1880      MOV @R1,#80H
006C- 19          1890      INC R1
006D- B1 80      1900      MOV @R1,#80H
006F- 19          1910 LOOP6     INC R1
0070- BA 04      1920      MOV R2,#04
0072- B1 28      1930      MOV @R1,#40
0074- EA 6F      1940      DJNZ R2,LOOP6
0076- 19          1950      INC R1
0077- B1 03      1960      MOV @R1,#03
0079- 19          1970      INC R1
007A- B1 1E      1980      MOV @R1,#30
007C- 19          1990      INC R1
007D- B1 1E      2000      MOV @R1,#30
007F- 14 D4      2010      CALL FRAME
0081- 14 85      2020      CALL PSCD
0083- 74 9A      2030      CALL CONTL
                2080 * PASS CODE
0085- B8 21      2110 PSCD     MOV R0,#33
0087- B9 36      2120      MOV R1,#54
0089- BD 03      2130      MOV R5,#3
008B- BE 03      2140      MOV R6,#3
008D- F0          2150 L01      MOV A,@R0
008E- 53 F0      2160      ANL A,#0F0H
0090- A1          2170      MOV @R1,A
0091- 19          2180      INC R1
0092- 18          2190      INC R0
0093- ED 8D      2200      DJNZ R5,L01
0095- BD 03      2210      MOV R5,#3
0097- B8 2A      2220      MOV R0,#42
0099- C9          2230 L02      DEC R1
009A- 34 4C      2240      CALL READ
009C- B0 80      2250      MOV @R0,#80H
009E- 31          2260      XCHD A,@R1

```

เอกสารนี้เป็นเอกสาร... 31... รับการใช้งาน... การศึกษาเท่านั้น... XCHD A,@R1... ไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

009F-	ED 99	2270	DJNZ R5,LO2
00A1-	BD 03	2280	MOV R5,#3
00A3-	F1	2290 LO3	MOV A,@R1
00A4-	47	2300	SWAP A
00A5-	D1	2310	XRL A,@R1
00A6-	96 AC	2320	JNZ ERR
00A8-	19	2330	INC R1
00A9-	ED A3	2340	DJNZ R5,LO3
00AB-	83	2350	RET
		2360	* ERROR CODE
00AC-	14 BC	2370 ERR	CALL WRNG
00AE-	CE	2375	DEC R6
00AF-	FE	2380	MOV A,R6
00B0-	C6 D2	2385	JZ REL1
00B2-	B9 39	2390	MOV R1,#57
00B4-	BD 03	2400	MOV R5,#3
00B6-	B8 2A	2410	MOV R0,#42
00B8-	B0 64	2420	MOV @R0,#100
00BA-	04 99	2430	JMP LO2
		2440	* WRONG SOUND
00BC-	BD 03	2450 WRNG	MOV R5,#3
00BE-	B8 2B	2460 LO4	MOV R0,#43
00C0-	B0 05	2470	MOV @R0,#5
00C2-	F0	2480 WT1	MOV A,@R0
00C3-	96 C2	2490	JNZ WT1
00C5-	B0 80	2500	MOV @R0,#80H
00C7-	C8	2510	DEC R0
00C8-	B0 05	2520	MOV @R0,#5
00CA-	F0	2530 WT2	MOV A,@R0
00CB-	96 CA	2540	JNZ WT2
00CD-	B0 80	2550	MOV @R0,#80H
00CF-	ED BE	2560	DJNZ R5,LO4
00D1-	83	2570	RET
00D2-	24 3D	2575 REL1	JMP REL
		2580	*
		2590	* SET PARAMETER&TIMER
		2600	*
00D4-	D5	2610 FRAME	SEL RB1
00D5-	B8 25	2620	MOV R0,#37
00D7-	B9 2D	2630	MOV R1,#45
00D9-	BB 0B	2640	MOV R3,#08H
00DB-	BC 00	2650	MOV R4,#0
00DD-	BD 35	2660	MOV R5,#53
00DF-	23 A4	2665	MOV A,#164
00E1-	62	2670	MOV T,A
00E2-	25	2680	EN TCNTI
00E3-	55	2690	STRT T
00E4-	C5	2700	SEL RBO
00E5-	83	2710	RET
		2715	*
		2716	* TIMER INTERRUPT ROUTINE
		2717	*
		2718	.OR 120H
		2719	.TA 0A20H
0120-	23 A4	2720 TCNTI	MOV A,#164
0122-	62	2730	MOV T,A
0123-	25	2740	EN TCNTI
0124-	55	2750	STRT T

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0125-	D5	2760	SEL RB1
0126-	F0	2780	MOV A,@R0
0127-	F2 2D	2790	JB7 TNEXT
0129-	C6 3B	2800	JZ BACK
012B-	FC	2810	MOV A,R4
012C-	B3	2820	JMPP @A
012D-	18	2838	TNEXT INC R0
012E-	19	2840	INC R1
012F-	1C	2850	INC R4
0130-	1C	2860	INC R4
0131-	EB 3B	2870	DJNZ R3,BACK
0133-	B8 25	2880	MOV R0,#37
0135-	B9 2D	2890	MOV R1,#45
0137-	BB 0B	2900	MOV R3,#08H
0139-	BC 00	2910	MOV R4,#0
013B-	C5	2920	BACK SEL RBO
013C-	83	2930	RET
		2936	* RELEASE LINE
013D-	9A 7F	2940	REL ANL P2,#7FH
013F-	BB 35	2950	WAIT MOV R0,#53
0141-	F0	2960	MOV A,@R0
0142-	C6 46	2970	JZ P0FF
0144-	24 3F	2980	JMP WAIT
		2985	*
		2986	* AUTO P0WER OFF
		2987	*
0146-	8A 7F	2990	P0FF ORL P2,#7FH
0148-	9A 4F	3000	ANL P2,#4FH
014A-	24 4A	3010	WAIT1 JMP WAIT1
		3020	*
		3030	* RECEIVE KEYS
		3040	*
014C-	A5	3060	READ CLR F1
014D-	97	3070	CLR C
014E-	0A	3080	IN A,P2
014F-	53 F0	3090	ANL A,#0F0H
0151-	AA	3100	MOV R2,A
0152-	8A 7F	3110	REREAD ORL P2,#7FH
0154-	9A 9F	3115	ANL P2,#9FH
0156-	89 FF	3120	ORL P1,#0FFH
0158-	09	3130	IN A,P1
0159-	2A	3140	XCH A,R2
015A-	3A	3160	OUTL P2,A
015B-	2A	3170	XCH A,R2
015C-	76 7E	3180	JF1 RECOMP
015E-	17	3190	INC A
015F-	E6 6E	3200	JNC COMP
0161-	BB 03	3201	LOOP7 MOV R3,#3
0163-	B9 2A	3202	MOV R1,#42
0165-	F1	3203	MOV A,@R1
0166-	C6 3B	3204	JZ BACK
0168-	EB 61	3205	DJNZ R3,LOOP7
016A-	34 20	3208	CALL TCNT1
016C-	24 83	3210	JMP WAIT2
016E-	07	3230	COMP DEC A
016F-	97	3235	CLR C
0170-	AB	3240	MOV R3,A
0171-	BC 0C	3250	MOV R4,#0CH
0173-	34 20	3255	CALL TCNT1
0175-	FC	3260	LOOP MOV A,R4

0176-	E3	3270	MOV P3 A,@A
0177-	DB	3280	XRL A,R3
0178-	C6 52	3290	JZ REREAD
017A-	EC 75	3300	DJNZ R4,LOOP
017C-	24 4C	3310	JMP READ
017E-	A5	3320	RECOMP CLR F1
017F-	DB	3330	XRL A,R3
0180-	96 88	3340	JNZ SEND
0182-	B5	3350	CPL F1
0183-	35	3355	WAIT2 DIS TCNTI
0184-	16 52	3360	JTF REREAD
0186-	24 83	3365	JMP WAIT2
0188-	FB	3370	SEND MOV A,R3
0189-	83	3380	RET
		3390	*
		3400	* CONTROL DEVICE TABLE
		3410	*
		3420	.DR 100H
		3430	.TA 0A00H
0100-	24 8C	3440	JMP DEV1
0102-	24 D5	3450	JMP DEV2
0104-	44 09	3460	JMP DEV3
0106-	44 70	3470	JMP DEV4
0108-	44 C0	3480	JMP NOKEY
010A-	64 3C	3490	JMP LOFRQ
010C-	64 60	3500	JMP HIFRQ
010E-	64 82	3510	JMP NOFRQ
		3520	*
		3530	* CONTROL DEVICE ROUTINE
		3540	*
		3550	.DR 18CH
		3560	.TA 0A8CH
018C-	B8 35	3570	DEV1 MOV R0,#53
018E-	F0	3600	MOV A,@R0
018F-	52 9D	3610	JB2 CNT1
0191-	34 CD	3620	STRT1 CALL PREC
0193-	9A 9F	3630	ANL P2,#9FH
0195-	89 04	3640	DRL F1,#04H
0197-	23 04	3650	MOV A,#04
0199-	40	3660	DRL A,@R0
019A-	A0	3670	MOV @R0,A
019B-	34 D2	3680	CALL POSC
019D-	21	3690	CNT1 XCH A,@R1
019E-	07	3700	DEC A
019F-	A1	3710	MOV @R1,A
01A0-	96 2D	3720	JNZ TNEXT
01A2-	B1 28	3730	MOV @R1,#40
01A4-	B8 25	3740	MOV R0,#37
01A6-	20	3750	XCH A,@R0
01A7-	07	3760	DEC A
01A8-	A0	3770	MOV @R0,A
01A9-	96 2D	3780	JNZ TNEXT
01AB-	34 BF	3790	STP1 CALL SETC
01AD-	34 CD	3800	CALL PREC
01AF-	B8 35	3810	MOV R0,#53
01B1-	9A 9F	3820	ANL P2,#9FH
01B3-	99 FB	3830	ANL P1,#0FBH
01B5-	23 FB	3840	MOV A,#0FBH
01B7-	50	3850	ANL A,@R0
01B8-	A0	3860	MOV @R0,A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้เผยแพร่ไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

01B9-	34	D2	3870	CALL	POSC
01BB-	B8	25	3875	MOV	RO,#37
01BD-	24	2D	3880	JMP	TNEXT
01BF-	23	FC	3890	SETC	MOV A,#0FCH
01C1-	68		3900	ADD	A,RO
01C2-	F0		3910	MOV	A,@RO
01C3-	53	0F	3920	ANL	A,#0FH
01C5-	03	80	3930	ADD	A,#80H
01C7-	28		3940	XCH	A,RO
01C8-	03	04	3950	ADD	A,#4
01CA-	28		3960	XCH	A,RO
01CB-	A0		3980	MOV	@RO,A
01CC-	83		3990	RET	
01CD-	0A		4000	PREC	IN A,P2
01CE-	AE		4010	MOV	R6,A
01CF-	8A	7F	4020	ORL	P2,#7FH
01D1-	83		4030	RET	
01D2-	2E		4040	POSC	XCH A,R6
01D3-	3A		4050	OUTL	P2,A
01D4-	83		4060	RET	
			4070	*	
01D5-	B8	35	4080	DEV2	MOV RO,#53
01D7-	F0		4100	MOV	A,@RO
01D8-	72	E5	4110	JB3	CNT2
01DA-	34	CD	4120	STRT2	CALL PREC
01DC-	9A	9F	4130	ANL	P2,#9FH
01DE-	89	08	4140	ORL	P1,#08H
01E0-	F0		4150	MOV	A,@RO
01E1-	40		4160	ORL	A,@RO
01E2-	A0		4170	MOV	@RO,A
01E3-	34	D2	4180	CALL	POSC
01E5-	21		4190	CNT2	XCH A,@R1
01E6-	07		4200	DEC	A
01E7-	A1		4210	MOV	@R1,A
01E8-	96	2D	4220	JNZ	TNEXT
01EA-	B1	28	4230	MOV	@R1,#40
01EC-	B8	26	4240	MOV	RO,#38
01EE-	20		4250	XCH	A,@RO
01EF-	07		4260	DEC	A
01F0-	A0		4270	MOV	@RO,A
01F1-	B8	26	4275	MOV	RO,#38
01F3-	96	2D	4280	JNZ	TNEXT
01F5-	34	BF	4290	STP2	CALL SETC
01F7-	34	CD	4300	CALL	PREC
01F9-	B8	35	4310	MOV	RO,#53
01FB-	9A	9F	4320	ANL	P2,#9FH
01FD-	99	F7	4330	ANL	P1,#0F7H
01FF-	23	F7	4340	MOV	A,#0F7H
0201-	50		4350	ANL	A,@RO
0202-	A0		4360	MOV	@RO,A
0203-	34	D2	4370	CALL	POSC
0205-	B8	26	4375	MOV	RO,#38
0207-	24	2D	4380	TNX1	JMP TNEXT
			4390	*	
0209-	B8	35	4400	DEV3	MOV RO,#53
020B-	F0		4430	MOV	A,@RO
020C-	92	2C	4440	JB4	CNT3
020E-	34	CD	4450	STRT3	CALL PREC
0210-	9A	9F	4460	ANL	P2,#9FH
0212-	B2	1E	4470	JB5	REV1

เอกสารนี้เป็นเอกสารสงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นอญญาติให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

0214-	89	20	~4480	FORW1	ORL P1,#20H
0216-	54	59	4490		CALL DELAY
0218-	23	30	4500		MOV A,#30H
021A-	40		4510		ORL A,@R0
021B-	A0		4520		MOV @R0,A
021C-	44	28	4530		JMP RUN1
021E-	99	DF	4540	REV1	ANL P1,#0DFH
0220-	54	59	4550		CALL DELAY
0222-	23	10	4554		MOV A,#10H
0224-	40		4556		ORL A,@R0
0225-	53	DF	4560		ANL A,#0DFH
0227-	A0		4570		MOV @R0,A
0228-	89	10	4580	RUN1	ORL P1,#10H
022A-	34	D2	4590		CALL POSC
022C-	21		4600	CNT3	XCH A,@R1
022D-	07		4610		DEC A
022E-	A1		4620		MOV @R1,A
022F-	B8	27	4625		MOV R0,#39
0231-	96	07	4630		JNZ TNX1
0233-	B1	40	4640		MOV @R1,#40H
0235-	B9	32	4650		MOV R1,#50
0237-	21		4660		XCH A,@R1
0238-	07		4670		DEC A
0239-	A0		4672		MOV @R0,A
023A-	96	07	4675		JNZ TNX1
023C-	B1	1E	4680		MOV @R1,#30
023E-	B9	2F	4690		MOV R1,#47
0240-	20		4730		XCH A,@R0
0241-	07		4740		DEC A
0242-	A0		4750		MOV @R0,A
0243-	44	07	4760		JMP TNX1
0245-	34	BF	4770	STP3	CALL SETC
0247-	34	CD	4780		CALL PREC
0249-	B8	35	4790		MOV R0,#53
024B-	9A	9F	4800		ANL P2,#9FH
024D-	99	EF	4810		ANL P1,#0EFH
024F-	F0		4820		MOV A,@R0
0250-	53	EF	4830		ANL A,#0EFH
0252-	A0		4840		MOV @R0,A
0253-	34	D2	4850		CALL POSC
0255-	B8	27	4855		MOV R0,#39
0257-	24	2D	4860		JMP TNEXT
			4880	*	DELAY TIME 1 MSEC
0259-	BE	FF	4900	DELAY	MOV R6,#OFFH
025B-	EE	5B	4910	DO	DJNZ R6,DO
025D-	83		4920		RET
			4930	*	
			4940	*	INTERRUPT SERVICE ROUTINE
			4950	*	
025E-	56	6E	4960	INT	JT1 CTL1
0260-	AF		4970		MOV R7,A
0261-	F8		4980		MOV A,R0
0262-	B8	40	4990		MOV R0,#64
0264-	A0		5000		MOV @R0,A
0265-	C8		5010		DEC R0
0266-	C7		5020		MOV A,PSW
0267-	A0		5030		MOV @R0,A
0268-	C8		5040		DEC R0
0269-	23	F0	5050		MOV A,#0FOH
026B-	A0		5060		MOV @R0,A

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

026C-	24	46	5070	JMP	POFF	
026E-	64	9A	5075	CTL1	JMP	CONTL
			5080	*		
0270-	B8	35	5090	DEV4	MOV	RO,#53
0272-	F0		5120		MOV	A,@RO
0273-	D2	93	5130		JB6	CNT4
0275-	34	CD	5140	STRT4	CALL	PREC
0277-	9A	9F	5150		ANL	P2,#9FH
0279-	F2	85	5160		JB7	REV2
027B-	89	80	5170	FORW2	ORL	P1,#80H
027D-	54	59	5180		CALL	DELAY
027F-	23	C0	5190		MOV	A,#0COH
0281-	40		5200		ORL	A,@RO
0282-	A0		5210		MOV	@RO,A
0283-	44	8F	5220		JMP	RUN2
0285-	99	7F	5230	REV2	ANL	P1,#7FH
0287-	54	59	5240		CALL	DELAY
0289-	F0		5250		MOV	A,@RO
028A-	43	40	5260		ORL	A,#40H
028C-	53	7F	5270		ANL	A,#7FH
028E-	A0		5280		MOV	@RO,A
028F-	89	40	5290	RUN2	ORL	P1,#40H
0291-	34	D2	5300		CALL	POSC
0293-	21		5310	CNT4	XCH	A,@R1
0294-	07		5320		DEC	A
0295-	A1		5330		MOV	@R1,A
0296-	B8	28	5335		MOV	RO,#40
0298-	96	07	5340		JNZ	TNX1
029A-	B1	40	5350		MOV	@R1,#40H
029C-	B9	33	5360		MOV	R1,#51
029E-	21		5370		XCH	A,@R1
029F-	07		5380		DEC	A
02A0-	A1		5390		MOV	@R1,A
02A1-	96	07	5400		JNZ	TNX1
02A3-	B1	1E	5430		MOV	@R1,#30
02A5-	B9	30	5440		MOV	R1,#48
02A7-	20		5460		XCH	A,@RO
02A8-	07		5470		DEC	A
02A9-	A0		5480		MOV	@RO,A
02AA-	96	07	5485		JNZ	TNX1
02AC-	34	BF	5490	STP4	CALL	SETC
02AE-	34	CD	5500		CALL	PREC
02B0-	B8	35	5510		MOV	RO,#53
02B2-	9A	9F	5520		ANL	P2,#9FH
02B4-	99	BF	5530		ANL	P1,#0BFH
02B6-	F0		5540		MOV	A,@RO
02B7-	53	BF	5550		ANL	A,#0BFH
02B9-	A0		5560		MOV	@RO,A
02BA-	34	D2	5570		CALL	POSC
02BC-	B8	28	5575		MOV	RO,#40
02BE-	24	2D	5580		JMP	TNEXT
			5590	*		
02C0-	B8	34	5600	NOKEY	MOV	RO,#52
02C2-	F0		5640		MOV	A,@RO
02C3-	72	E0	5650		JB3	ANY
02C5-	21		5660		XCH	A,@R1
02C6-	07		5670		DEC	A
02C7-	A1		5680		MOV	@R1,A
02C8-	B8	29	5685		MOV	RO,#41
02CA-	18		5690		INC	RO

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์การใช้งานเพื่อการศึกษาเท่านั้น ไม่สามารถนำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อนึ่งมีมติเปลี่ยนแปลงเนื้อหาต้องอ้างอิงถึงฉบับที่ 41 ครั้งที่มีการนำไปใช้

02CB-	96 07	5700	JNZ	TNX1
02CD-	B1 03	5710	MOV	@R1,#3
02CF-	20	5730	XCH	A,@R0
02D0-	07	5740	DEC	A
02D1-	A0	5750	MOV	@R0,A
02D2-	24 2D	5770	JMP	TNEXT
02D4-	B0 64	5780	MOV	@R0,#100
02D6-	9A 7F	5790	ANL	P2,#7FH
02D8-	B8 34	5805	MOV	R0,#52
02DA-	F0	5810	MOV	A,@R0
02DB-	43 08	5820	ORL	A,#08H
02DD-	A0	5830	MOV	@R0,A
02DE-	24 2D	5850	JMP	TNEXT
02E0-	B8 29	5860	MOV	R0,#41
02E2-	F0	5865	MOV	A,@R0
02E3-	C6 E9	5870	JZ	POFF1
02E5-	56 07	5880	JT1	TNX1
02E7-	64 0D	5890	JMP	CRG
02E9-	24 46	5900	POFF1	JMP POFF
		5910	* DTMF	TABLE
		5914		.OR 300H
		5918		.TA 0C00H
0300-	00 77 7B			
0303-	7D B7	5920	.HS	00777B7D87
0305-	BB BD D7			
0308-	DB DD	5924	.HS	BB8DD7DBDD
030A-	E7 EB ED	5928	.HS	E7EBED
		5930	* RING	COUNTER
030D-	CS	5940	CRG	SEL R80
030E-	B8 24	5950	MOV	R0,#36
0310-	F0	5960	MOV	A,@R0
0311-	47	5970	SWAP	A
0312-	53 0F	5980	ANL	A,#0FH
0314-	AA	5990	MOV	R2,A
0315-	CA	6000	DEC	R2
0316-	B9 2C	6010	MOV	R1,#44
0318-	23 05	6020	MOV	A,#5
031A-	A1	6030	MOV	@R1,A
031B-	B8 34	6040	MOV	R0,#52
031D-	F0	6050	MOV	A,@R0
031E-	12 1B	6060	JBO	W1
0320-	56 5E	6070	JT1	POFF2
0322-	23 32	6080	MOV	A,#50
0324-	A9	6090	MOV	R1,A
0325-	B8 35	6100	MOV	R0,#53
0327-	F0	6110	MOV	A,@R0
0328-	12 25	6120	JBO	W2
032A-	56 2E	6130	JT1	R6
032C-	44 E9	6140	JMP	POFF1
032E-	B9 2C	6150	MOV	R1,#44
0330-	23 0A	6160	MOV	A,#10
0332-	A1	6170	MOV	@R1,A
0333-	B8 34	6180	MOV	R0,#52
0335-	F0	6190	MOV	A,@R0
0336-	12 33	6200	JBO	W3
0338-	EA 22	6210	DJNZ	R2,D02
033A-	04 50	6220	JMP	MAIN
		6230	*	
033C-	B8 34	6240	LOFRQ	MOV R0,#52
033E-	F0	6280	MOV	A,@R0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่าจะกรณีใดๆทั้งสิ้น และต้องอ้างอิงถึงเอกสารฉบับนี้ทุกครั้งที่มีการนำไปใช้

038E-	07	1390	DEC A
038F-	A0	1400	MOV @R0,A
0390-	96 80	1420	JNZ TNX3
0392-	23 FE	1440	STP7 MOV A,#0FEH
0394-	B8 34	1445	MOV R0,#52
0396-	50	1450	ANL A,@R0
0397-	A0	1460	MOV @R0,A
0398-	24 2D	1480	JMP TNEXT
		1490	*
		1500	* CONTROL MAIN ROUTINE
		1510	*
039A-	BA 00	1520	CONTL MOV R2,#0
039C-	BB 06	1530	MOV R3,#6
039E-	B8 2B	1540	MOV R0,#43
03A0-	B0 64	1550	MOV @R0,#100
03A2-	34 4C	1560	CALL READ
03A4-	B0 80	1570	MOV @R0,#80H
03A6-	E7	1580	RL A
03A7-	AA	1590	MOV R2,A
03A8-	77	1600	RR A
03A9-	07	1610	L05 DEC A
03AA-	C6 B0	1620	JZ ANS
03AC-	EB A9	1630	DJNZ R3,L05
03AE-	64 9A	1640	JMP CONTL
03B0-	84 3E	1650	ANS JMP ANSW
		1655	.DR 402H
		1658	.TA 0D02H
0402-	84 3F	1660	JMP ROUT1
0404-	84 46	1670	JMP ROUT2
0406-	84 4D	1680	JMP ROUT3
0408-	84 54	1690	JMP ROUT4
040A-	84 5B	1700	JMP ROUT5
040C-	84 62	1710	JMP ROUT6
040E-	00	1720	NOP
040F-	00	1730	NOP
0410-	00	1740	NOP
0411-	00	1750	NOP
0412-	00	1760	NOP
0413-	00	1770	NOP
0414-	84 69	1780	JMP ROUT7
0416-	00	1790	NOP
0417-	00	1800	NOP
0418-	84 6E	1810	JMP ROUT8
041A-	00	1820	NOP
041B-	00	1830	NOP
041C-	00	1840	NOP
041D-	00	1850	NOP
041E-	00	1860	NOP
041F-	00	1870	NOP
0420-	00	1880	NOP
0421-	00	1890	NOP
0422-	84 E8	1910	JMP ON1
0424-	84 FC	1920	JMP ON2
0426-	A4 0A	1930	JMP ON3
0428-	A4 1A	1940	JMP ON4
042A-	A4 22	1950	JMP ON5
042C-	A4 2A	1960	JMP ON6
042E-	00	1970	NOP
042F-	00	1980	NOP
0430-	00	1990	NOP

0431-	00	2000		NOF
0432-	84 F5	2010		JMP OFF1
0434-	A4 03	2020		JMP OFF2
0436-	A4 12	2030		JMP OFF3
0438-	A4 1E	2040		JMP OFF4
043A-	A4 26	2050		JMP OFF5
043C-	A4 2E	2060		JMP OFF6
043E-	B3	2070	ANSW	JMPP @A
043F-	B9 35	2080	ROUT1	MOV R1,#53
0441-	F1	2090		MOV A,@R1
0442-	12 73	2100		JBO ONST
0444-	84 8E	2110		JMP OFFS
0446-	B9 35	2120	ROUT2	MOV R1,#53
0448-	F1	2130		MOV A,@R1
0449-	32 73	2140		JB1 ONST
044B-	84 8E	2150		JMP OFFS
044D-	B9 35	2160	ROUT3	MOV R1,#53
044F-	F1	2170		MOV A,@R1
0450-	52 73	2180		JB2 ONST
0452-	84 8E	2190		JMP OFFS
0454-	B9 35	2200	ROUT4	MOV R1,#53
0456-	F9	2210		MOV A,R1
0457-	72 73	2220		JB3 ONST
0459-	84 8E	2230		JMP OFFS
045B-	B9 35	2240	ROUT5	MOV R1,#53
045D-	F9	2250		MOV A,R1
045E-	92 73	2260		JB4 ONST
0460-	84 8E	2270		JMP OFFS
0462-	B9 35	2280	ROUT6	MOV R1,#53
0464-	F9	2290		MOV A,R1
0465-	B2 73	2300		JB5 ONST
0467-	84 8E	2310		JMP OFFS
0469-	FA	2320	ROUT7	MOV A,R2
046A-	E7	2330		RL A
046B-	03 20	2340		ADD A,#20H
046D-	B3	2350		JMPP @A
046E-	FA	2360	ROUT8	MOV A,R2
046F-	E7	2370		RL A
0470-	03 30	2380		ADD A,#30H
0472-	B3	2390		JMPP @A
		2395	*	
		2396	*	DN STATUS SOUND
		2397	*	
0473-	BC 03	2400	DNST	MOV R4,#3
0475-	85	2405		CLR FO
0476-	B9 2B	2410	LD6	MOV R1,#43
0478-	B1 1E	2420	WT3	MOV @R1,#30
047A-	94 AD	2425		CALL RCV
047C-	B6 E5	2426		JFO JPP
047E-	F1	2430		MOV A,@R1
047F-	96 7B	2440		JNZ WT3
0481-	19	2460		INC R1
0482-	B1 0A	2470	WT4	MOV @R1,#10
0484-	96 82	2490		JNZ WT4
0486-	94 AD	2500		CALL RCV
0488-	B6 E5	2505		JFO JPP
048A-	EC 76	2510		DJNZ R4,LD6
048C-	B4 DA	2511		JMP LATE
		2515	*	ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้
		2516	*	OFF STATUS SOUND

เอกสารนี้เป็นเอกสารที่จัดทำขึ้นเพื่อใช้ในการศึกษาเท่านั้น ไม่ควรเผยแพร่ไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้คัดแปลง 2515 * ต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2516 * OFF STATUS SOUND

		2517 *	
048E-	BC 03	2520 OFFS	MOV R4,#3
0490-	85	2522	CLR FO
0491-	B9 2A	2530 L07	MOV R1,#42
0493-	B1 05	2540 WTS	MOV @R1,#5
0495-	94 AD	2545	CALL RCV
0497-	B6 E5	2546	JFO JPP
0499-	F1	2550	MOV A,@R1
049A-	96 93	2560	JNZ WTS
049C-	B1 80	2570	MOV @R1,#80H
049E-	19	2580	INC R1
049F-	19	2590	INC R1
04A0-	B1 05	2600 WT6	MOV @R1,#5
04A2-	F1	2610	MOV A,@R1
04A3-	96 A0	2620	JNZ WT6
04A5-	94 AD	2630	CALL RCV
04A7-	B6 E5	2635	JFO JPP
04A9-	EC 91	2640	DJNZ R4,L07
04AB-	84 DA	2645	JMP LATE
		2650 *	
		2660 *	RECIEVE NUMBER OF DEVIVE
		2670 *	
04AD-	BD 00	2700 RCV	MOV R5,#0
04AF-	BB 06	2710	MOV R3,#6
04B1-	B8 2A	2720	MOV R0,#42
04B3-	34 4C	2730	CALL READ
04B5-	D3 FF	2732	XRL A,#OFFH
04B7-	C6 D9	2734	JZ RTN
04B9-	37	2735	CPL A
04BA-	85	2736	CLR FO
04BB-	95	2738	CPL FO
04BC-	B0 80	2740	MOV @R0,#80H
04BE-	18	2750	INC R0
04BF-	B0 80	2760	MOV @R0,#80H
04C1-	AD	2770	MOV R5,A
04C2-	D3 0A	2780	XRL A,#0AH
04C4-	C6 D7	2790	JZ ST
04C6-	FD	2800	MOV A,R5
04C7-	D3 0C	2802	XRL A,#0CH
04C9-	C6 D7	2804	JZ ST
04CB-	FD	2806	MOV A,R5
04CC-	07	2810 L08	DEC A
04CD-	C6 D3	2820	JZ NUM
04CF-	EB CC	2830	DJNZ R3,L08
04D1-	84 AD	2840	JMP RCV
04D3-	FD	2850 NUM	MOV A,R5
04D4-	AA	2860	MOV R2,A
04D5-	E7	2870	RL A
04D6-	83	2880	RET
04D7-	FD	2890 ST	MOV A,R5
04D8-	E7	2900	RL A
04D9-	83	2905 RTN	RET
04DA-	B8 34	2907 LATE	MOV R0,#52
04DC-	F0	2909	MOV A,@R0
04DD-	72 E6	2910	JB3 ANY1
04DF-	94 AD	2912	CALL RCV
04E1-	B6 E5	2914	JFO JPP
04E3-	84 DA	2916	JMP LATE
04E5-	B3	2918 JFF	JMPP @A
04E6-	44 E1	2919 ANY1	JMP ANY

เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์ไว้สำหรับใช้ภายในสถานศึกษาเท่านั้น ไม่สามารถนำออกจำหน่ายหรือทำซ้ำโดยไม่ได้รับอนุญาต
 ไม่ว่ากรรมใดๆทั้งสิ้น 04E5- B3 ตัดแปลงเนื้อหาบางส่วนจากเอกสารอ้างอิงของกรมส่งเสริมการค้าระหว่างประเทศ กระทรวงพาณิชย์
 04E6- 44 E1

033F-	52 49	6290		JB2 CNT5
0341-	8A 7F	6300	STRT5	ORL P2,#7FH
0343-	9A AF	6310		ANL P2,#0AFH
0345-	23 04	6320		MOV A,#04H
0347-	40	6330		ORL A,@R0
0348-	A0	6340		MOV @R0,A
0349-	B8 2A	6345	CNT5	MOV R0,#42
034B-	F0	6350		MOV A,@R0
034C-	07	6360		DEC A
034D-	A0	6370		MOV @R0,A
034E-	96 5C	6390		JNZ TNX2
0350-	B0 80	6400		MOV @R0,#80H
0352-	8A 7F	6410	STP5	ORL P2,#7FH
0354-	23 FB	6420		MOV A,#0FBH
0356-	B8 34	6425		MOV R0,#52
0358-	50	6430		ANL A,@R0
0359-	A0	6440		MOV @R0,A
035A-	B8 2A	6450		MOV R0,#42
035C-	24 2D	6460	TNX2	JMP TNEXT
035E-	24 46	6470	POFF2	JMP POFF

:LOAD C&T2
:ASM

012D-		1000	TNEXT	.EQ 12DH
0146-		1005	POFF	.EQ 146H
014C-		1010	READ	.EQ 14CH
02E1-		1015	ANY	.EQ 2E1H
		1020		.OR 360H
		1030		.TA 0C60H
		1040	*	
0360-	B8 34	1050	HIFRQ	MOV R0,#52
0362-	F0	1090		MOV A,@R0
0363-	32 6D	1100		JB1 CNT6
0365-	8A 7F	1110	STRT6	ORL P2,#7FH
0367-	9A EF	1120		ANL P2,#0BFH
0369-	23 02	1130		MOV A,#2
036B-	40	1140		ORL A,@R0
036C-	A0	1145		MOV @R0,A
036D-	B8 2B	1150	CNT6	MOV R0,#43
036F-	20	1160		XCH A,@R0
0370-	07	1170		DEC A
0371-	A0	1180		MOV @R0,A
0372-	96 80	1200		JNZ TNX3
0374-	B0 80	1210		MOV @R0,#80H
0376-	8A 7F	1220	STP6	ORL P2,#7FH
0378-	23 FD	1230		MOV A,#0FDH
037A-	B8 34	1235		MOV R0,#52
037C-	50	1240		ANL A,@R0
037D-	A0	1250		MOV @R0,A
037E-	B8 2C	1260		MOV R0,#44
0380-	24 2D	1270	TNX3	JMP TNEXT
		1280	*	
0382-	B8 34	1290	NOFRQ	MOV R0,#52
0384-	F0	1330		MOV A,@R0
0385-	12 8B	1340		JB0 CNT7
0387-	23 01	1350	STRT	MOV A,#1
0389-	40	1360		ORL A,@R0
038A-	A0	1370		MOV @R0,A
038B-	B8 2C	1375	CNT7	MOV R0,#44
038D-	20	1380		XCH A,@R0

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่นิยมนำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

		2920	*		
04E8-	B9 35	2930	ON1	MOV R1,#53	
04EA-	F1	2940		MOV A,@R1	
04EB-	43 80	2950		ORL A,#80H	
04ED-	A1	2960	OUT	MOV @R1,A	
04EE-	39	2970		OUTL P1,A	
04EF-	9A 9F	2980		ANL P2,#9FH	
04F1-	8A 7F	2990		ORL P2,#7FH	
04F3-	64 9A	3000		JMP CONTL	
04F5-	B9 35	3010	OFF1	MOV R1,#53	
04F7-	F1	3020		MOV A,@R1	
04F8-	53 EF	3030		ANL A,#0EFH	
04FA-	84 ED	3040		JMP OUT	
		3050	*		
04FC-	B9 35	3060	ON2	MOV R1,#53	
04FE-	F1	3070		MOV A,@R1	
04FF-	43 40	3080		ORL A,#40H	
0501-	84 ED	3090		JMP OUT	
0503-	B9 35	3100	OFF2	MOV R1,#53	
0505-	F1	3110		MOV A,@R1	
0506-	53 BF	3120		ANL A,#0BFH	
0508-	84 ED	3130		JMP OUT	
		3140	*		
050A-	B9 25	3150	ON3	MOV R1,#37	
050C-	F1	3160	DN	MOV A,@R1	
050D-	53 EF	3170		ANL A,#0EFH	
050F-	A1	3180		MOV @R1,A	
0510-	64 9A	3190		JMP CONTL	
0512-	B9 25	3200	OFF3	MOV R1,#37	
0514-	F1	3210	OFF	MOV A,@R1	
0515-	03 80	3220		ADD A,#80H	
0517-	A1	3230		MOV @R1,A	
0518-	64 9A	3240		JMP CONTL	
		3250	*		
051A-	B9 26	3260	ON4	MOV R1,#38	
051C-	A4 0C	3270		JMP ON	
051E-	B9 26	3280	OFF4	MOV R1,#38	
0520-	A4 14	3290		JMP OFF	
		3300	*		
0522-	B9 27	3310	ON5	MOV R1,#39	
0524-	A4 0C	3320		JMP ON	
0526-	B9 27	3330	OFF5	MOV R1,#39	
0528-	A4 14	3340		JMP OFF	
		3350	*		
052A-	B9 28	3360	ON6	MOV R1,#40	
052C-	A4 0C	3370		JMP ON	
052E-	B9 28	3380	OFF6	MOV R1,#40	
0530-	A4 14	3390		JMP OFF	
		3400		.EN	

0000 ERRORS IN ASSEMBLY

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

เครื่องควบคุมการสั่งงานทางโทรต้นที่ทำได้สำเร็จลงได้นี้ ก็ด้วยได้รับความร่วมมือและกำลังใจจากเพื่อนร่วมงานทุกคน และโดยเฉพาะอย่างยิ่งคำแนะนำอันมีประโยชน์ในการคิดหาวิธีการสร้างส่วนต่างๆของระบบอย่างเหมาะสมที่สุด จากท่านอาจารย์ที่ปรึกษา คือ อาจารย์ ฤวิล พึ่งมา และยังมี คุณฉัตรชัย ศักดิ์สุนทรศิริ ที่ได้กรุณาเอื้อเฟื้อสถานที่ และเครื่องคอมพิวเตอร์ เพื่อใช้ในการจัดพิมพ์ปฏิญานฉบับนี้ จึงขอแสดงความรู้สึกขอบคุณทุกๆท่าน ที่ได้กล่าวมานี้เป็นอย่างสูง มา ณ โอกาสนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หนังสืออ้างอิง

1. บุญเลิศ เอี่ยมทัศนาศนา, "แฟ้ม CPU 8048" , วารสารเซมิคอนดักเตอร์อิเล็กทรอนิกส์ ฉบับที่ 69 , หน้า 140-147 , 2529
2. ยืน ภู่วรรณ , " CA 3059 ไอซีสวิตซ์ทำงานที่จุดศูนย์ " , วารสารเซมิคอนดักเตอร์อิเล็กทรอนิกส์, ฉบับที่ 57 ,หน้าที่ 145-163 , 2528
3. THE TTL DATA BOOK , TEXAS INSTRUMENTS INCORPORATED
4. ~~SAB~~ 8048 MICROPROCESSOR USER'S MANUAL , INTEL COMPANY



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้