

การมอดูเลตเชิงดิจิทัลแบบหลายระดับ
MULTI-LEVEL DIGITAL MODULATION



โดย
นางสาวชุตตา ธรรมนุวัติ
นางสาวญาณะพันธ์ ช่างไชยยะ
นางสาวฐนินยา จวงรัตน์

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรบัณฑิต

สาขาวิชาวิศวกรรมโทรคมนาคม

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2544

รศ.ก.
รศ.ก.
รศ.ก.

เลขหมู่.....
เลขทะเบียน 46441
วัน, เดือน, ปี - 2 เม.ย. 2546

.b.....
.i.....

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การมอดูเลตเชิงดิจิทัลแบบหลายระดับ
MULTI-LEVEL DIGITAL MODULATION



โดย
นางสาวชดา ธรรมนวุฒิต 41014109
นางสาวญาณะพันธ์ ชวงไชยยะ 41014117
นางสาวฐนียา จวงรัตน์ 41014118

อาจารย์ที่ปรึกษา
รศ.ดร. กอบชัย เดชหาญ
รศ.ดร. จเร สุรวฒน์ปัญญา

ปริญญานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรบัณฑิต
สาขาวิชาวิศวกรรมโทรคมนาคม
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
ปีการศึกษา 2544

ปริญญาโทปีการศึกษา 2544

ภาควิชาวิศวกรรมโทรคมนาคม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การมอดูเลตเชิงดิจิทัลแบบหลายระดับ

MULTI-LEVEL DIGITAL MODULATION

ผู้จัดทำ

1. นางสาวชุตตา ธรรมนุวัตติ 41014109
2. นางสาวญาณะพันธ์ ช่างไชยยะ 41014117
3. นางสาวฐนินยา จวงรัตน์ 41014118



..... อาจารย์ที่ปรึกษา

(รศ.ดร. กอบชัย เดชหาญ)



..... อาจารย์ที่ปรึกษา

(รศ.ดร.จเร สุรวัดน์ปัญญา)



การมอดูเลตเชิงดิจิทัลแบบหลายระดับ

Multi – Level Digital Modulation

โดย น.ส.ชุตตา ชรรมนวัติ 41014109
น.ส.ญาณะพันธุ์ ช่วงไชยยะ 41014117
น.ส.ฐนินยา จวงรัตน์ 41014118

อาจารย์ที่ปรึกษา รศ.ดร. กอบชัย เดชหาญ
รศ.ดร. จเร สุรวัฒน์ปัญญา

บทคัดย่อ

โครงการนี้เป็นการศึกษาทฤษฎีและการประยุกต์ใช้งานการมอดูเลตเชิงดิจิทัลแบบหลายระดับ อันจะช่วยปรับปรุงประสิทธิภาพของช่วงการส่งผ่านข้อมูลโดยการเพิ่มจำนวนสัญลักษณ์ ซึ่งในที่นี้จะศึกษาถึงการมอดูเลตแบบมัลติเลเวลเฟสชิฟท์คีย์อิง (M-ary phase shift keying) และการมอดูเลตแบบมัลติเลเวลทั้งทางด้านแอมพลิจูดและเฟส (Combined amplitude and phase keying) โดยใช้โปรแกรมแมทแลบ (Matlab) ในการวิเคราะห์และดูประสิทธิภาพในแต่ละกรณี

ABSTRACT

This project concerns about the theory and application of multi – level digital modulation which improves the bandwidth efficiency of bandpass data transmission by increasing the number of symbol status. M – ary bandpass modulation formats will be considered as M-ary phase shift keying. To combine the amplitude and phase keying by using Matlab to analyze and consider the efficiency of system.

สารบัญ

	หน้า
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและหลักการ	2
2.1 เฟสชิฟท์ที่คีย์อิง (Phase Shift Keying : PSK)	2
2.1.1 วงจรกำเนิดสัญญาณพีเอสเค	2
2.1.2 วงจรดีเทกต์สัญญาณพีเอสเค	2
2.1.3 กระบวนการกู้คืนสัญญาณสำหรับ โคฮีเรนท์พีเอสเค	3
2.1.4 เฟสล็อกคิปลูป (Phase Locked Loop)	4
2.1.5 คอสเทสลูป (The costas loop)	4
2.1.6 ความคลุมเครือทางเฟสในการกู้คืนสัญญาณพาห้ของพีเอสเค	5
2.1.7 ดิฟเฟอเรนเชียลดาต้าเอน โคลดิง (Differential Data Encoding)	5
2.1.8 ดิฟเฟอเรนเชียลดาต้าดีโกลดิง (Differential Data Decoding)	5
2.1.9 ดิฟเฟอเรนเชียลพีเอสเค (Differential Phase Shift Keying:DPSK)	6
2.1.10 การกู้คืนทางเวลาของสัญญาณสำหรับพีเอสเค	7
2.1.11 คอนสเทลเลชันไดอะแกรม (Constellation Diagrams) สำหรับพีเอสเค	7
2.1.12 ประสิทธิภาพอัตราการผิดพลาดทางบิตสำหรับพีเอสเค	8
2.2 เอ็ม-แอร์ี่เฟสชิฟท์ที่คีย์อิง (M-ary PSK)	8
2.2.1 ควอดราเจอร์เฟสชิฟท์ที่คีย์อิง (Quadrature Phase Shift Keying:QPSK)	8
2.2.2 ระบบคิวพีเอสเคทางภาคส่ง	9
2.2.3 การพิจารณาแบนด์วิดธ์ของระบบคิวพีเอสเค	11
2.2.4 ระบบคิวพีเอสเคทางภาครับ	12
2.2.5 ความน่าจะเป็นของความผิดพลาดสำหรับเอ็ม-แอร์ี่เฟสชิฟท์ที่คีย์อิง	14
2.2.6 ประสิทธิภาพอัตราความผิดพลาดทางบิตของระบบคิวพีเอสเค	17
2.2.7 ประสิทธิภาพอัตราความผิดพลาดทางสัญญาณสำหรับคิวพีเอสเค	17
2.2.8 ดิฟเฟอเรนเชียลคิวพีเอสเค	18
2.2.9 ประสิทธิภาพอัตราความผิดพลาดทางบิตของดีคิวพีเอสเค	18
2.2.10 $\pi/4$ คิวพีเอสเค ($\pi/4$ QPSK)	19
2.2.11 ประสิทธิภาพของเอ็ม-แอร์ี่พีเอสเค	19
2.3 เอ็ม-แอร์ี่แอมพลิจูดและเฟสคีย์อิง	20
2.3.1 การเข้ารหัสแบบเกรย์ (Gray Coding)	21
2.3.2 การมอดูเลตแบบ 16 คิวเอเอ็ม	21

สารบัญ (ต่อ)

	หน้า
2.3.4 การพิจารณาแบนด์วิดธ์ของระบบ 16 คิวเอเอ็ม	22
2.3.5 16 คิวเอเอ็มทางภาครับ	23
2.3.6 ความน่าจะเป็นของการผิดพลาดสำหรับระบบเอ็ม-แอร์คิวเอเอ็ม	24
2.4 สัญญาณรบกวน (noise)	26
2.5 เอ็ม-แอร์คิวเอเอ็มกับเอ็ม-แอร์ทีเอสเค	26
2.5.1 การเปรียบเทียบวิธีการมอดูเลตสัญญาณดิจิทัล ที่ประสิทธิภาพในการใช้แบนด์วิดธ์	26
2.5.2 การเปรียบเทียบประสิทธิภาพโดยอัตราส่วนสัญญาณต่อสัญญาณรบกวน	27
2.5.3 ประสิทธิภาพสัมพัทธ์ของการมอดูเลตแบนด์พาสแบบหลายระดับ	29
บทที่ 3 การออกแบบระบบ	31
3.1 วงจรทางด้านภาคส่งของระบบคิวพีเอสเค	31
3.1.1 วงจรกำเนิดสัญญาณข้อมูล	31
3.1.2 วงจรแยกสัญญาณดิจิทัล	31
3.1.3 วงจรแปลงบิตเป็น 2 ระดับ	32
3.1.4 วงจรมอดูเลเตอร์	33
3.1.5 วงจรกำเนิดสัญญาณพาห้ความถี่ 1024 กิโลเฮิร์ตซ์	33
3.1.6 วงจรกำเนิดสัญญาณนำร่องความถี่ 512 กิโลเฮิร์ตซ์	34
3.1.7 วงจรรวมสัญญาณ (Summing map)	35
3.1.8 วงจรรวมทางภาคส่ง	36
3.2 วงจรทางด้านภาครับของระบบคิวพีเอสเค	37
3.2.1 วงจรกรองช่วงความถี่	37
3.2.2 วงจรเฟสล็อกกลุ๊ป	38
3.2.3 วงจรดีมอดูเลเตอร์	42
3.2.4 วงจรกรองความถี่ต่ำ	42
3.2.5 วงจรปรับระดับสัญญาณ	42
3.2.6 วงจรแปลงสัญญาณ 2 ระดับเป็น 1 บิต	43
3.2.7 วงจรรวมสัญญาณดิจิทัล	43
3.2.8 วงจรรวมทางภาครับ	45
3.3 ระบบคิวพีเอสเคเมื่อมีสัญญาณรบกวน	46
3.3.1 บล็อกสัญญาณรบกวนแบบแอดดิทีฟไวท์เกาส์เซียน	46
3.3.2 การวัดผลของสัญญาณรบกวนที่มีต่อระบบ	46

สารบัญ (ต่อ)

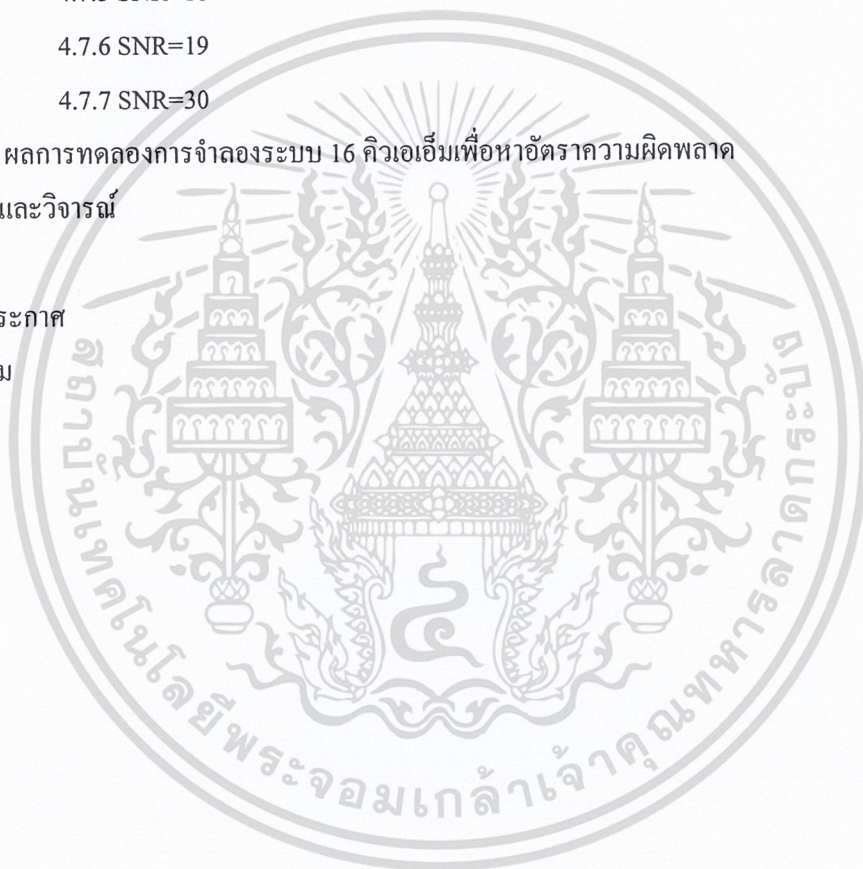
	หน้า
3.3.3 ระบบรวมของคิวพีเอสเคเมื่อมีสัญญาณรบกวน	47
3.4 การจำลองระบบ 4 พีเอสเคเพื่อหาอัตราความผิดพลาด	48
3.5 วงจรทางด้านภาคส่งของระบบ 16 คิวเอเอ็ม	50
3.5.1 วงจรแยกสัญญาณดิจิทัล	50
3.5.2 วงจรแปลง 2 บิตเป็น 4 ระดับ	51
3.5.3 วงจรสร้างสัญญาณพาห์	52
3.5.4 วงจรสร้างสัญญาณ ไฟล์็ท	52
3.5.5 วงจรมอดูเลตสัญญาณ	52
3.5.6 วงจรรวมสัญญาณ	52
3.5.7 วงจรรวมทางภาคส่ง	53
3.6 วงจรทางด้านภาครับของ 16 คิวเอเอ็ม	54
3.6.1 วงจรกรองช่วงความถี่	54
3.6.2 วงจรดีมอดูเลตสัญญาณ	54
3.6.3 วงจรกู้สัญญาณนาฬิกา	54
3.6.4 วงจรกรองช่วงสัญญาณความถี่ต่ำผ่าน	54
3.6.5 วงจรเปลี่ยนสัญญาณ 4 ระดับเป็น 2 บิต	54
3.6.6 วงจรรวมสัญญาณดิจิทัล	55
3.6.7 วงจรรวมทางภาครับ	57
3.7 ระบบ 16 คิวเอเอ็มเมื่อมีสัญญาณรบกวน	58
3.8 การจำลองระบบ 16 คิวเอเอ็มเพื่อหาอัตราความผิดพลาด	58
บทที่ 4 ผลการทดลอง	59
4.1 วงจรภาคส่งของระบบคิวพีเอสเค	59
4.1.1 ส่วนของการกำเนิดสัญญาณข้อมูลและการแปลงสัญญาณ จากลำดับข้อมูลอนุกรมเป็นขนาน	59
4.1.2 วงจรแปลงบิตเป็น 2 ระดับ	60
4.1.3 วงจรกำเนิดสัญญาณพาห์	61
4.1.4 วงจรมอดูเลเตอร์	62
4.1.5 ส่วนของวงจรกำเนิดสัญญาณนำร่องและวงจรรวมสัญญาณ	63
4.2 วงจรภาครับของระบบคิวพีเอสเค	64
4.2.1 ส่วนของวงจรกรองช่วงความถี่สัญญาณนำร่อง 512 กิโลเฮิร์ตซ์	64
4.2.2 ส่วนของวงจรกรองช่วงความถี่สัญญาณพาห์ 1024 กิโลเฮิร์ตซ์	64

สารบัญ (ต่อ)

	หน้า
4.2.3 วงจรตู้สัญญาณนาฬิกา	65
4.2.4 วงจรติมอดูเลเตอร์	66
4.2.5 วงจรกรองความถี่ต่ำผ่าน	67
4.2.6 วงจรปรับระดับสัญญาณ	68
4.2.7 ส่วนของการแปลงสัญญาณ 2 ระดับเป็นบิทและการรวมสัญญาณดิจิทัล	69
4.3 สเก็ทเตอร์ไดอะแกรมของระบบคิวพีเอสเค	70
4.3.1 เมื่อไม่มีสัญญาณรบกวน	70
4.3.2 SNR=0	71
4.3.3 SNR=10	72
4.3.4 SNR=13	73
4.3.5 SNR=15	74
4.3.6 SNR=20	75
4.3.7 SNR=30	76
4.4 ผลการทดลองการจำลองระบบคิวพีเอสเคเพื่อหาอัตราความผิดพลาด	77
4.5 วงจรภาคส่งของระบบ 16 คิวเอเอ็ม	78
4.5.1 ส่วนของการกำเนิดสัญญาณข้อมูลและสัญญาณนาฬิกา	78
4.5.2 ส่วนของวงจรแปลงลำดับสัญญาณขนานเป็นอนุกรม	79
4.5.3 ส่วนของวงจรแปลง 2 บิทเป็น 4 ระดับ	81
4.5.4 ส่วนของวงจรถ่ายสัญญาณพาห้ความถี่ 1024 กิโลเฮิร์ตซ์	83
4.5.5 ส่วนของวงจรมอดูเลเตอร์	84
4.5.6 ส่วนของวงจรถ่ายสัญญาณนำร่องที่ความถี่ 512 กิโลเฮิร์ตซ์ และวงจรรวมสัญญาณ	85
4.6 วงจรภาครับของระบบ 16 คิวเอเอ็ม	86
4.6.1 ส่วนของวงจรกรองช่วงความถี่สัญญาณนำร่อง 512 กิโลเฮิร์ตซ์	86
4.6.2 ส่วนของวงจรกรองช่วงความถี่สัญญาณพาห้ 1024 กิโลเฮิร์ตซ์	86
4.6.3 ส่วนของวงจรตู้สัญญาณนาฬิกา	87
4.6.4 ส่วนของวงจรมอดูเลเตอร์	88
4.6.5 ส่วนของวงจรกรองความถี่ต่ำผ่าน	89
4.6.6 ส่วนของวงจรถ่ายระดับสัญญาณ	90
4.6.7 ส่วนของวงจรแปลง 4 ระดับเป็น 2 บิทและวงจรรวมสัญญาณดิจิทัล	90
4.6.8 เปรียบเทียบสัญญาณอินพุตของภาคส่งกับสัญญาณเอาต์พุตของภาครับ	92

สารบัญ (ต่อ)

	หน้า
4.7 การแสดงสเก็ทเทอร์ไดอะแกรมของระบบ 16 คิวเอเอ็ม	93
4.7.1 เมื่อไม่มีสัญญาณรบกวน	93
4.7.2 SNR=0	94
4.7.3 SNR=13	95
4.7.4 SNR=15	96
4.7.5 SNR=18	97
4.7.6 SNR=19	98
4.7.7 SNR=30	99
4.8 ผลการทดลองการจำลองระบบ 16 คิวเอเอ็มเพื่อหาอัตราความผิดพลาด	100
บทที่ 5 สรุปและวิจารณ์	101
ภาคผนวก	
กิตติกรรมประกาศ	
บรรณานุกรม	



สารบัญรูปภาพ

	หน้า
รูปที่ 2.1 การสร้างสัญญาณพีเอสเคอย่างง่ายโดยใช้สวิตช์	2
รูปที่ 2.2 การตีเทกต์สัญญาณพีเอสเค	2
รูปที่ 2.3 วงจรกึ่งคลื่นสัญญาณพาห์สำหรับโคฮีเรนซ์พีเอสเค	3
รูปที่ 2.4 แผนผังการทำงานของวงจรเฟสล็อกคูลูป	4
รูปที่ 2.5 ดิฟเฟอเรนเชียลเอนโคเดเดอร์	5
รูปที่ 2.6 ดิฟเฟอเรนเชียลดีโคเดเดอร์	6
รูปที่ 2.7 ดิฟเฟอเรนเชียลดีโคเดเดอร์เมื่อมีความผิดพลาดหนึ่งบิต	6
รูปที่ 2.8 วงจรดิฟเฟอเรนเชียลพีเอสเค	6
รูปที่ 2.8 การกึ่งคลื่นสัญญาณทางเวลาโดยใช้เออร์ลีเลทเททซิงโครไนเซอร์	7
รูปที่ 2.9 การเปรียบเทียบคอนสเทลเลชันไดอะแกรมของพีเอสเคและเอเอสเค	7
รูปที่ 2.10 กราฟแสดงประสิทธิภาพอัตราความผิดพลาดทางบิตสำหรับพีเอสเค	8
รูปที่ 2.11 วงจรกำเนิดสัญญาณคิวพีเอสเค	9
รูปที่ 2.12 เฟเซอร์ไดอะแกรมของการมอดูเลตแบบคิวพีเอสเค	10
รูปที่ 2.13 คอนสเทลเลชันไดอะแกรมของการมอดูเลตแบบคิวพีเอสเค	10
รูปที่ 2.14 ความสัมพันธ์ระหว่างเฟสเอทพุตเทียบกับเวลาสำหรับการมอดูเลตแบบคิวพีเอสเค	11
รูปที่ 2.15 การพิจารณาแบนด์วิดธ์ของการมอดูเลตแบบคิวพีเอสเค	12
รูปที่ 2.16 บล็อกไดอะแกรมของคิวพีเอสเคด้านรับ	13
รูปที่ 2.17 กราฟแสดงประสิทธิภาพอัตราความผิดพลาดทางบิตสำหรับคิวพีเอสเค	17
รูปที่ 2.18 กราฟแสดงประสิทธิผลอัตราความผิดพลาดทางสัญลักษณ์สำหรับคิวพีเอสเค	18
รูปที่ 2.19 วงจรตีเทกต์สัญญาณคิวพีเอสเค	18
รูปที่ 2.20 กราฟแสดงประสิทธิภาพอัตราความผิดพลาดทางบิตสำหรับคิวพีเอสเค	19
รูปที่ 2.21 เซตสัญลักษณ์ที่หมุนไป $\pi/4$	19
รูปที่ 2.22 กราฟแสดงประสิทธิผลอัตราความผิดพลาดอัตราความผิดพลาดทางสัญลักษณ์ของพีเอสเค	20
รูปที่ 2.23 คอนสเทลเลชันไดอะแกรมของ 16 เอพีเคและ 16 คิวเอเอ็ม	20
รูปที่ 2.24 คอนสเทลเลชันไดอะแกรมของคิวเอเอ็มแบบวงกลม	21
รูปที่ 2.25 ส่วนหนึ่งของคอนคอนสเทลเลชันไดอะแกรมของ 16 คิวเอเอ็ม แบบเกรย์โค้ดและไม่ใช้เกรย์โค้ด	21
รูปที่ 2.26 วงจรกำเนิดสัญญาณ 16 คิวเอเอ็ม	22
รูปที่ 2.27 การพิจารณาแบนด์วิดธ์ของการมอดูเลตแบบ 16 คิวเอเอ็ม	22
รูปที่ 2.28 วงจรตีเทกต์สัญญาณ 16 คิวเอเอ็ม	23

สารบัญรูปภาพ (ต่อ)

	หน้า
รูปที่ 2.29 เปรียบเทียบระบบ 16 คิวพีเอสเค กับ 16 คิวเอเอ็ม เมื่อพลังงานสัญลักษณ์เฉลี่ยมีค่าเท่ากัน	28
รูปที่ 2.30 กราฟแสดงประสิทธิผลอัตราความผิดพลาดทางสัญลักษณ์สำหรับคิวเอเอ็ม	29
รูปที่ 2.31 การเปรียบเทียบประสิทธิผลอัตราความผิดพลาดทางสัญลักษณ์	29
รูปที่ 3.1 บล็อกกำเนิดสัญญาณแบบสุ่ม	31
รูปที่ 3.2 วงจรแยกสัญญาณดิจิทัล	32
รูปที่ 3.3 ซับซีสเต็มของวงจรแยกสัญญาณดิจิทัล	32
รูปที่ 3.4 บล็อกแปลงระดับสัญญาณยูนิโพลาร์เป็นไบโพลาร์	33
รูปที่ 3.5 บล็อกครอสโปรดักท์	33
รูปที่ 3.6 บล็อกสัญญาณไซน์	33
รูปที่ 3.7 การกำหนดค่าพารามิเตอร์ของบล็อกสัญญาณไซน์เพื่อทำเป็นสัญญาณพาห์	34
รูปที่ 3.8 การกำหนดค่าพารามิเตอร์ของบล็อกสัญญาณไซน์เพื่อทำเป็นสัญญาณนำร่อง	35
รูปที่ 3.9 บล็อกบวก	35
รูปที่ 3.10 วงจรรวมทางภาคส่งของคิวพีเอสเค	36
รูปที่ 3.11 ตัวกรองช่วงความถี่	37
รูปที่ 3.12 การกำหนดค่าพารามิเตอร์ของตัวกรองช่วงความถี่เพื่อกรองความถี่สัญญาณพาห์	37
รูปที่ 3.13 การกำหนดพารามิเตอร์ของตัวกรองช่วงความถี่เพื่อกรองความถี่สัญญาณนำร่อง	38
รูปที่ 3.14 ก) วงจรเฟสล็อกูปตัวแรกเพื่อกรองสัญญาณนาฬิกา	39
ข) วงจรเฟสล็อกูปตัวที่ 2 เพื่อกรองสัญญาณพาห์	39
รูปที่ 3.15 ค่าพารามิเตอร์ของตัวกรองความถี่ต่ำผ่าน	40
รูปที่ 3.16 ค่าพารามิเตอร์ของวงจรสร้างความถี่ที่ควบคุมโดยแรงดัน	40
รูปที่ 3.17 ค่าพารามิเตอร์ของตัวกรองความถี่ต่ำผ่าน	41
รูปที่ 3.18 ค่าพารามิเตอร์ของวงจรสร้างความถี่ที่ควบคุมโดยแรงดัน	41
รูปที่ 3.19 การกำหนดค่าพารามิเตอร์ของบล็อกตัวกรองความถี่เพื่อใช้เป็นตัวกรองสัญญาณข้อมูล	42
รูปที่ 3.20 วงจรปรับระดับสัญญาณ	42
รูปที่ 3.21 บล็อกแปลงระดับสัญญาณไบโพลาร์เป็นยูนิโพลาร์	43
รูปที่ 3.22 วงจรรวมสัญญาณดิจิทัล	44
รูปที่ 3.23 ซับซีสเต็มของวงจรรวมสัญญาณดิจิทัล	44
รูปที่ 3.24 วงจรรวมทางภาครับ	45
รูปที่ 3.25 บล็อกสัญญาณรบกวนแบบแอดคิทีฟไวท์เกาส์เซียนและการป้อนค่าพารามิเตอร์	46
รูปที่ 3.26 บล็อกการพล็อตออยและสแกทเตอร์โคอะแกรมและการป้อนค่าพารามิเตอร์เพื่อใช้พล็อต	46

สแกทเตอร์โคอะแกรม

สารบัญรูปร่างภาพ (ต่อ)

	หน้า
รูปที่ 3.27 ระบบรวมของคิวพีเอสเคเมื่อมีสัญญาณรบกวน	47
รูปที่ 3.28 บล็อกไดอะแกรมของการจำลองระบบ 4 พีเอสเค	48
รูปที่ 3.29 วงจรแยกสัญญาณดิจิทัล	49
รูปที่ 3.30 วงจรแปลง 2 บิท เป็น 4 ระดับ	50
รูปที่ 3.31 วงจรรวมทางภาคส่งของ 16 คิวเอเอ็ม	52
รูปที่ 3.32 วงจรแปลงสัญญาณ 4 ระดับเป็น 2 บิท	54
รูปที่ 3.33 วงจรรวมสัญญาณดิจิทัล	55
รูปที่ 3.34 ส่วนของซัพซีสเต็มซีฟ/โพลค	55
รูปที่ 3.35 วงจรรวมทางภาครับ	56
รูปที่ 3.36 ระบบรวมของ 16 คิวเอเอ็มเมื่อมีสัญญาณรบกวน	57
รูปที่ 3.37 บล็อกไดอะแกรมของการจำลองระบบ 16 คิวเอเอ็ม	57
รูปที่ 4.1 สัญญาณจากวงจรกำเนิดสัญญาณแบบสุ่มและวงจรแปลงลำดับข้อมูลอนุกรมเป็นขนาน	59
รูปที่ 4.2 สัญญาณจากวงจรแปลงยูนิโพลาร์เป็นไบโพลาร์	60
รูปที่ 4.3 สัญญาณพาห้จากวงจรกำเนิดสัญญาณความถี่ 1024 กิโลเฮิร์ตซ์	61
รูปที่ 4.4 ผลการทดลองที่ได้จากวงจรมอดูเลเตอร์	62
รูปที่ 4.5 สัญญาณจากวงจรกำเนิดสัญญาณน้าร่องและวงจรรวมสัญญาณ	63
รูปที่ 4.6 ผลการทดลองจากวงจรกรองช่วงความถี่ผ่าน 512 กิโลเฮิร์ตซ์	64
รูปที่ 4.7 สัญญาณพาห้ที่กรองจากสัญญาณคิวพีเอสเคจากทางภาคส่ง	64
รูปที่ 4.8 สัญญาณนาฬิกาที่กู้คืนมาจากวงจรเฟสล็อกเทียบกับสัญญาณนาฬิกาเดิม	65
รูปที่ 4.9 ผลการทดลองจากวงจรดีมอดูเลเตอร์	66
รูปที่ 4.10 สัญญาณเอาท์พุตจากวงจรกรองความถี่ต่ำผ่านหลังจากการดีมอดูเลต	67
รูปที่ 4.11 เอาท์พุตของวงจรปรับระดับสัญญาณ	68
รูปที่ 4.12 เอาท์พุตของวงจรแปลงสัญญาณ ไบโพลาร์เป็นยูนิโพลาร์และของวงจรแปลงขนานเป็น อนุกรมเทียบกับสัญญาณข้อมูลจากวงจรกำเนิดสัญญาณแบบสุ่มทางด้านอินพุต	69
รูปที่ 4.13 สเก็ทเตอร์ไดอะแกรมเมื่อไม่มีสัญญาณรบกวน	70
รูปที่ 4.14 สเก็ทเตอร์ไดอะแกรมเมื่ออัตราส่วนสัญญาณต่อสัญญาณรบกวนเป็น 0	71
รูปที่ 4.15 สเก็ทเตอร์ไดอะแกรมเมื่ออัตราส่วนสัญญาณต่อสัญญาณรบกวนเป็น 10	72
รูปที่ 4.16 สเก็ทเตอร์ไดอะแกรมเมื่ออัตราส่วนสัญญาณต่อสัญญาณรบกวนเป็น 13	73
รูปที่ 4.17 สเก็ทเตอร์ไดอะแกรมเมื่ออัตราส่วนสัญญาณต่อสัญญาณรบกวนเป็น 15	74
รูปที่ 4.18 สเก็ทเตอร์ไดอะแกรมเมื่ออัตราส่วนสัญญาณต่อสัญญาณรบกวนเป็น 20	75
รูปที่ 4.19 สเก็ทเตอร์ไดอะแกรมเมื่ออัตราส่วนสัญญาณต่อสัญญาณรบกวนเป็น 30	76

เอกสารนี้เป็นเอกสารของมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี หากมีการนำไปใช้โดยไม่ได้รับอนุญาตจากมหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี จะถือว่าผิดกฎหมาย

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

สารบัญรูปภาพ (ต่อ)

หน้า

รูปที่ 4.20 แสดงประสิทธิภาพจากการจำลองระบบคิวพีเอสเค	77
รูปที่ 4.21 สัญญาณจากวงจรกำเนิดสัญญาณข้อมูลแบบสุ่มและสัญญาณนาฬิกา	78
รูปที่ 4.22 สัญญาณจากวงจรแปลงลำดับสัญญาณขนานเป็นอนุกรมเทียบกับสัญญาณข้อมูลอินพุต	79
รูปที่ 4.23 ผลการทดลองการแปลงรหัสไบนารีเป็นรหัสเกรย์โดยใช้เอ็กซ์คลูซีฟออร์เกท	80
รูปที่ 4.24 สัญญาณจากวงจรแปลง 2 บิตเป็น 4 ระดับของช่องสัญญาณอินเฟสเทียบกับอินพุต	81
รูปที่ 4.25 สัญญาณจากวงจรแปลง 2 บิตเป็น 4 ระดับของช่องสัญญาณควอดราเจอร์เฟส เทียบกับอินพุต	82
รูปที่ 4.26 สัญญาณจากวงจรกำเนิดสัญญาณพาห้ความถี่ 1024 กิโลเฮิร์ตซ์	83
รูปที่ 4.27 ผลการทดลองของวงจรมอดูเลเตอร์	84
รูปที่ 4.28 เอาท์พุทของวงจรกำเนิดสัญญาณนำร่องและวงจรรวมสัญญาณ	85
รูปที่ 4.29 ผลการทดลองของวงจรกรองช่วงความถี่ผ่าน 512 กิโลเฮิร์ตซ์	86
รูปที่ 4.30 สัญญาณพาห้ที่ได้จากการกรองจากสัญญาณ 16 กิโลเฮเอ็มจากทางภาคส่ง	86
รูปที่ 4.31 สัญญาณนาฬิกาที่กู้คืนมา โดยใช่วงจรเฟสล็อกกับเทียบกับสัญญาณนาฬิกาทางภาคส่ง	87
รูปที่ 4.32 สัญญาณที่ผ่านการดีมอดูเลตแล้ว	88
รูปที่ 4.33 สัญญาณที่ได้จากวงจรกรองความถี่ต่ำผ่านหลังจากการดีมอดูเลต	89
รูปที่ 4.34 เอาท์พุทของวงจรรายระดับสัญญาณ	90
รูปที่ 4.35 เอาท์พุทของวงจรแปลง 4 ระดับเป็น 2 บิต และเอาท์พุทของวงจรแปลงขนานเป็นอนุกรม	91
รูปที่ 4.36 การเปรียบเทียบสัญญาณอินพุตของภาคส่งกับสัญญาณเอาท์พุทของภาครับ	92
รูปที่ 4.37 สเก็ทเตอร์โคอะแกรมเมื่อไม่มีสัญญาณรบกวน	93
รูปที่ 4.38 สเก็ทเตอร์โคอะแกรมเมื่ออัตราส่วนสัญญาณต่อสัญญาณรบกวนเป็น 0	94
รูปที่ 4.39 สเก็ทเตอร์โคอะแกรมเมื่ออัตราส่วนสัญญาณต่อสัญญาณรบกวนเป็น 13	95
รูปที่ 4.40 สเก็ทเตอร์โคอะแกรมเมื่ออัตราส่วนสัญญาณต่อสัญญาณรบกวนเป็น 15	96
รูปที่ 4.41 สเก็ทเตอร์โคอะแกรมเมื่ออัตราส่วนสัญญาณต่อสัญญาณรบกวนเป็น 18	97
รูปที่ 4.42 สเก็ทเตอร์โคอะแกรมเมื่ออัตราส่วนสัญญาณต่อสัญญาณรบกวนเป็น 20	98
รูปที่ 4.43 สเก็ทเตอร์โคอะแกรมเมื่ออัตราส่วนสัญญาณต่อสัญญาณรบกวนเป็น 30	99
รูปที่ 4.44 แสดงประสิทธิภาพจากการจำลองระบบ 16 กิโลเฮเอ็ม	100

สารบัญตาราง

	หน้า
ตารางที่ 2.1 ค่าความจริงของการมอดุเลตแบบคิวิพีเอสเค	10
ตารางที่ 2.2 แสดงข้อได้เปรียบทางอัตราส่วนสัญญาณต่อสัญญาณรบกวนของคิวิพีเอสเค เทียบกับ 16 คิวเอเอ็ม	28
ตารางที่ 3.1 ค่าความจริงของดีฟลิปฟลอกปีในซิมมูลิงค์ โดยทำงานในขอบขาขึ้นของสัญญาณนาฬิกา และป้อนขาเคลียร์บาร์เป็น 1	32
ตารางที่ 3.2 การแปลงรหัสไบนารีเป็นรหัสเกรย์	49
ตารางที่ 3.3 การแปลง 2 บิทเป็น 4 ระดับ	50
ตารางที่ 3.4 การทำงานของวงจรแปลง 4 ระดับเป็น 2 บิท	53



สารบัญตาราง

	หน้า
ตารางที่ 2.1 ค่าความจริงของการมอดุเลตแบบคิวพีเอสเค	10
ตารางที่ 2.2 แสดงข้อได้เปรียบทางอัตราส่วนสัญญาณต่อสัญญาณรบกวนของคิวพีเอสเค เทียบกับ 16 คิวเอเอ็ม	28
ตารางที่ 3.1 ค่าความจริงของดีฟลิปฟลอกป์ในซิมมูลิงค์ โดยทำงานในขอบขาขึ้นของสัญญาณนาฬิกา และป้อนขาเคลียร์บาร์เป็น 1	32
ตารางที่ 3.2 การแปลงรหัสไบนารีเป็นรหัสเกรย์	49
ตารางที่ 3.3 การแปลง 2 บิทเป็น 4 ระดับ	50
ตารางที่ 3.4 การทำงานของวงจรแปลง 4 ระดับเป็น 2 บิท	53



บทที่ 1

บทนำ

การออกแบบระบบเชื่อมโยงการสื่อสารข้อมูลดิจิทัลในนั้น ส่วนใหญ่ต้องการความเร็วในการส่งข้อมูลสูงๆ และการส่งข้อมูลได้คราวละมากๆ โดยอาจส่งเป็นสัญญาณที่มีระดับสัญญาณ 2 ระดับ (Binary) หรือมากกว่า (Multi level : M-ary) ก็ได้ ซึ่งการจะส่งเป็นระดับใดนั้นต้องพิจารณาถึงความต้องการด้านต่างๆ เช่น ต้องการความถูกต้องของข้อมูลหรือปริมาณของข้อมูลที่ส่ง ฯลฯ เพราะแต่ละแบบมีข้อดีและข้อเสียแตกต่างกันไป ดังนี้

1. ข้อดีของสัญญาณหลายระดับเมื่อเปรียบเทียบกับสัญญาณ 2 ระดับ
 - สามารถส่งข้อมูลด้วยอัตราที่สูงกว่า เมื่อส่งโดยใช้อัตราสัญลักษณ์ (Bit rate) และแบนด์วิดท์ (Bandwidth) ของช่องสัญญาณที่เท่ากัน
 - มีการลดการใช้แบนด์วิดท์และมีอัตราสัญลักษณ์ต่ำกว่า โดยใช้อัตราการส่งผ่านข้อมูลที่เท่ากัน
2. ข้อดีของสัญญาณ 2 ระดับเมื่อเปรียบเทียบกับสัญญาณหลายระดับ
 - มีความคงทนต่อสัญญาณรบกวนสูง และการกวนกันระหว่างสถานะสัญลักษณ์มีน้อยกว่า
 - มีความยุ่งยากในกระบวนการกู้คืนสัญญาณที่ทางด้านรับน้อยกว่า
 - ไม่ต้องการความเป็นเชิงเส้น และ/หรือ การลดความผิดเพี้ยนของฮาร์ดแวร์ (Hardware) ที่ทางด้านส่ง ด้านรับและในช่องสัญญาณ

และการส่งสัญญาณแต่ละระดับก็มีรูปแบบการมอดูเลตที่หลากหลาย เช่น เฟสชิฟท์คีย์อิง (Phase shift keying : FSK) ฟริควนซีชิฟท์คีย์อิง (Frequency shift keying) และแอมพลิจูดชิฟท์คีย์อิง (Amplitude shift keying) ซึ่งในโครงการนี้จะศึกษาถึงการส่งข้อมูลด้วยรูปแบบของ 4 เฟสเอค และ 16 คิวเอเอ็ม

บทที่ 2

ทฤษฎีและหลักการ

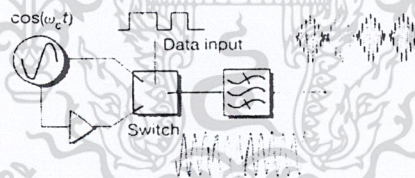
2.1 เฟสชิฟท์คีย์อิง (Phase Shift Keying : PSK)

หลักการการส่งสัญญาณแบบพีสเค คือ ข่าวดาจะถูกส่งไปพร้อมกับเฟสของคลื่นพาห์ที่ถูกมอดูเลตแล้วและจะทำการวัดเฟสโดยการเปรียบเทียบกับคลื่นพาห์ที่รู้เฟสแน่นอนแล้ว (Coherent PSK) โดยไบนารีเฟสชิฟท์คีย์อิง(Binary Phase Shift Keying:BPSK)จะใช้เฟสที่ 0 และ 180 องศา ส่วนแบบดิฟเฟอเรนเชียลโคฮีเรนท์พีสเค (Differential Coherent PSK) จะเป็นการส่งข้อมูลที่เข้ารหัสแล้ว ไปตามเฟสที่เปลี่ยนแปลงของสัญลักษณ์ที่ต่อเนื่องกัน และจะสังเกตเห็นว่าในการส่งสัญญาณพีสเคจะไม่มีกรณีเทคต์แบบนอนโคฮีเรนท์

2.1.1 วงจรกำเนิดสัญญาณพีสเค

รูปแบบอย่างง่ายที่สุดในการสร้างสัญญาณพีสเคแบบไม่มีการกรองสัญญาณคือ ใช้สัญญาณข้อมูลเป็นตัวสวิทช์เครื่องหมายของสัญญาณพาห์ ยังผลให้เกิดการเลื่อนของเฟสเป็น 0 หรือ 180 องศา และเช่นเดียวกับเอสเคที่วิธีนี้ไม่เหมาะสมจะใช้ในการกรองรูปคลื่นแบบไนควิสต์ (Nyquist) แต่จะนำไปประยุกต์ใช้งานในช่วงความถี่สูงแทน

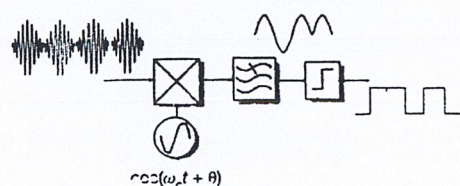
แต่ถ้ามีความจำเป็นจะต้องกรองสัญญาณควรใช้การคูณกันแบบเชิงเส้น ซึ่งจะได้แอมพลิจูดข้อมูลที่มีการจัดรูปที่แบนด์ก่อนที่จะทำการมอดูเลตเชิงเส้น ดังนั้นการกรองสัญญาณแบนด์จะทำบนสัญญาณมอดูเลตแบบแบนด์พาส



รูปที่ 2.1 การสร้างสัญญาณพีสเคอย่างง่ายโดยใช้สวิทช์

2.1.2 วงจรดีเทคต์สัญญาณพีสเค

เนื่องจากพีสเคไม่มีการดีเทคต์แบบนอนโคฮีเรนท์จึงต้องใช้การดีเทคต์แบบโคฮีเรนท์รูปแบบต่างๆ เพียงอย่างเดียว ดังนั้นดีเทคเตอร์ในอุดมคติจึงต้องการข้อมูลทางเฟสที่แน่นอนของคลื่นพาห์ที่ยังไม่ถูกมอดูเลต



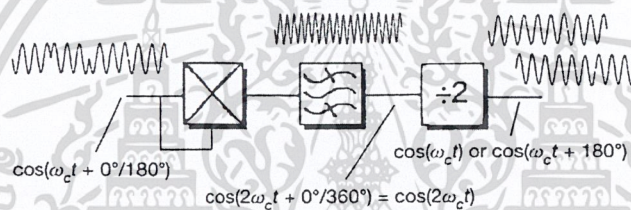
รูปที่ 2.2 การดีเทคต์สัญญาณพีสเค

ความผิดพลาดทางเฟส θ ใดๆ ของสัญญาณอ้างอิงจะไปลดระดับแรงดันเอาท์พุทของตัวดีเทกต์ด้วยค่าแฟกเตอร์ $\cos \theta$ เป็นเหตุให้ประสิทธิภาพ E_s / N_0 ลดลง ด้วยเหตุนี้เราจึงต้องการความผิดพลาดทางเฟสที่ศูนย์ และใช้กระบวนการกู้คืนสัญญาณเพื่อการดีเทกต์ที่ดีที่สุด

ข้อสังเกต : ถ้าความผิดพลาดทางเฟสเท่ากับ 90 องศา เอาท์พุทจะเป็นศูนย์

2.1.3 กระบวนการกู้คืนสัญญาณสำหรับโคฮีเรนซ์พีเอสเค

การส่งสัญญาณพาหะที่มีเฟสอ้างอิง ไปพร้อมกับข้อมูลหรือการกู้คืนสัญญาณอ้างอิงจากข้อมูลที่รับเข้ามา ก็เพื่อให้เฟสของสัญญาณพาหะที่ด้านรับสร้างขึ้นมา มีค่าสม่ำเสมอ โดยข้อมูลอ้างอิงสำหรับไบนารีพีเอสเคทำได้จากการยกกำลังสองสัญญาณไบนารีพีเอสเค แล้วสถานะของเฟสที่ 0 และ 180 องศาจะกลายเป็นมอดูโล 2π (modulo 2π) ซึ่งการยกกำลังสองจะทำให้ความถี่ของคลื่นพาหะเพิ่มขึ้นเป็นสองเท่า ดังนั้นจึงต้องการการกรองสัญญาณเพื่อกำจัดสัญญาณรบกวนในช่องสัญญาณ ซึ่งความถี่จะลดลงเป็นครึ่งหนึ่ง ทำให้ได้เทอมของสัญญาณพาหะโคฮีเรนซ์ที่ต้องการ



รูปที่ 2.3 วงจรกู้คืนสัญญาณพาหะสำหรับโคฮีเรนซ์พีเอสเค

สำหรับระบบข้อมูลที่ใช้สถานะของสัญลักษณ์มีเฟสต่างกัน N เฟส จะมีการนำความไม่เป็นเชิงเส้นลำดับที่ N มาบังคับการมอดูเลตให้เป็นมอดูโล 2π ส่วนกระบวนการที่เหลือในการกู้คืนสัญญาณพาหะจะยังคงเดิม ยกเว้นวงจรทางความถี่จะถูกหารด้วยค่า N เพื่อให้ได้ความถี่คลื่นพาหะที่ต้องการ

ในทางปฏิบัติสัญญาณพีเอสเคที่ถูกกรองแล้วยกกำลังสองจะประกอบด้วยส่วนประกอบทางความถี่ที่สมมาตรกัน โดยรวมเทอมของสัญญาณพาหะที่ถูกยกกำลังสองซึ่งเป็นการดีที่วงจรกรองสัญญาณเฟสล็อกกลูป-เบส (PLL-based) ไม่ไวต่อการมอดูเลตทางกรอบของสัญญาณจึงไม่มีผลกระทบต่อประสิทธิภาพของวงจรกู้คืนสัญญาณพาหะ

การกรองสัญญาณพาหะที่ถูกยกกำลังสองนั้นเพื่อลดผลจากสัญญาณรบกวนในช่องสัญญาณซึ่งเป็นสิ่งที่สำคัญมากในการลดปริมาณของเฟสจิสเตอร์ (phase jitter) บนสัญญาณพาหะอ้างอิงที่ถูกกู้คืนมา เมื่อมีการประยุกต์ใช้งานบางอย่างในระบบการสื่อสารดิจิทัล เช่น การสื่อสารวิทยุระบบดิจิทัล จึงเป็นไปได้ที่จะใช้วงจรกรองสัญญาณแบบแบนด์แคบมาก ๆ ในวงจรกู้คืนสัญญาณพาหะ เนื่องจากความไม่แน่นอนของความถี่ในตำแหน่งของเทอมคลื่นพาหะยกกำลังสองที่เกิดจากการผิดพลาดของวงจรรอสซิชิลเลเตอร์พื้นฐานและปริมาณที่เปลี่ยนแปลงของดอปเปลอร์ชิฟ (doppler shift) ซึ่งเป็นผลจากการเคลื่อนที่ของผู้ใช้ อีกทั้ง ในกรณีเหล่านี้กระบวนการกู้คืนสัญญาณพาหะจะมีผลของเฟสจิสเตอร์แสดงให้เห็นอย่างชัดเจน ซึ่งส่งผลให้ประสิทธิภาพของโคฮีเรนซ์ดีเทกเตอร์ของพีเอสเคในอุดมคติลดลง

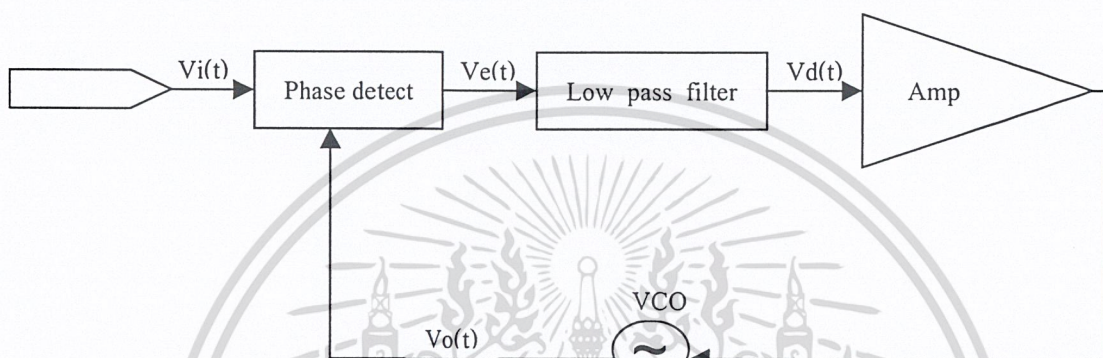
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

2.1.4 เฟสล็อกคูลูป (Phase Locked Loop)

เป็นวงจรสังเคราะห์สัญญาณ โดยทางอ้อม (Indirect synthesis) อาศัยการกำเนิดสัญญาณจากวงจรออสซิลเลเตอร์โดยการปรับแรงดัน (VCO) และสัญญาณจาก VCO จะถูกป้อนกลับมาเปรียบเทียบกับความถี่อ้างอิงแล้วนำผลเปรียบเทียบมาควบคุม VCO อีกที โดยมีหลักการดังนี้

หลักการเบื้องต้นของเฟสล็อกคูลูปมาจากระบบการป้อนกลับ ซึ่งประกอบด้วยส่วนสำคัญ 3 ส่วน ดังรูป 2.4 คือเฟสดีเทกเตอร์ วงจรรองความถี่ต่ำผ่านและวงจรกำเนิดสัญญาณความถี่ควบคุมด้วยแรงดัน (Voltage Control Oscillator : VCO)



รูปที่ 2.4 แผนผังการทำงานของวงจรเฟสล็อกคูลูป

ในกรณีที่ไม่มีสัญญาณป้อนกลับเข้ามา V_d จะเท่ากับ 0 และ VCO จะผลิตความถี่ที่เรียกว่า ความถี่อิสระ (free-running) เท่ากับ f_o เมื่อมีอินพุต V_s ป้อนเข้ามามีความถี่เท่ากับ f_s วงจรเฟสดีเทกเตอร์จะทำหน้าที่เปรียบเทียบเฟสและความถี่ของสัญญาณที่เข้ามาเทียบกับสัญญาณที่ VCO ถ้า f_s และ f_o แตกต่างกันได้ค่าโวลเตจผิดพลาด (Error Voltage : V_e) จากเอาต์พุตของเฟสดีเทกเตอร์ผ่านตัวกรองความถี่ต่ำ V_d ไปเข้า VCO ปรับความถี่ f_o ให้เท่ากับ f_s และเมื่อความถี่ทั้งสองเท่ากันก็คือสภาวะล็อก (Lock) หรือซิงค์ (Sync) เอาต์พุตจากเฟสดีเทกเตอร์ V_e จะเป็น 0 และ V_d จะเท่ากับ 0 ด้วย

2.1.5 คอสแทสคูลูป (The costas loop)

วิธีที่นิยมในการกู้คืนสัญญาณพาห้ (โดยใช้การรยกกาลังสอง) วิธีหนึ่งคือ คอสแทสคูลูป คอสแทสคูลูปจำเป็นต้องใช้เฟสล็อกคูลูปสองตัวที่ขนานกันทำงานร่วมกับวีซีโอ ซึ่งจะให้อาท์พุตที่ตั้งฉากกันในแต่ละคูลูป ในการมอดูเลตพีเอสเคจำเป็นต้องมีกระบวนการรยกกาลังสองโดยมอดูโล 2π ที่มีอยู่แล้วในวงจรคอสแทสคูลูปตามคุณสมบัติของมิกเซอร์ตัวที่สาม

ข้อดีของคอสแทสคูลูปที่เห็นได้อย่างชัดเจน 2 ข้อคือ การไม่ต้องสร้างส่วนประกอบทางความถี่ที่ถูกยกกำลังสองของคลื่นพาห้ ดังนั้นจึงไม่จำเป็นต้องใช้วงจรหารสอง และการแสดงการดีเทกต์ข้อมูลแบบโคฮีเรนซ์ที่ต้องการในหนึ่งสาขาของระบบเฟสล็อกคูลูปได้ ดังนั้นวงจรนี้จึงไม่ต้องการวงจรดีเทกต์แบบ

2.1.6 ความคลุมเครือทางเฟสในการกู้คืนสัญญาณพาห้ของทีเอสเค

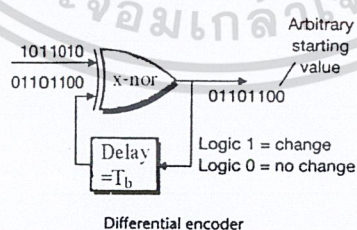
การยกกำลังสองรูปแบบมาตรฐานของการกู้คืนสัญญาณพาห้คล้ายจะเป็นเชิงอุดมคติแต่ยังมีข้อจำกัดที่เห็นได้ชัดเจนคือ ในกระบวนการลดความถี่ในเทอมของคลื่นพาห้ที่เป็นสองเท่าลงครึ่งหนึ่ง ทำให้เกิดความคลุมเครือทางเฟส 180 องศาในคลื่นพาห้อ้างอิง

เมื่อพิจารณาให้แถวลำดับข้อมูลที่ผ่านการกรองแล้ว 1,0,1,0,1,0,... ไปผ่านวงจรถูกกำลัง เอาท์พุทจะออกมาในเทอมของสัญญาณพาห้ที่เป็นสองเท่าพร้อมกับซีโรครอสซึ่งที่อัตราอินพุตเป็นสองเท่า และเมื่อป้อนสัญญาณนี้ในวงจรหารสองจะพบว่าซีโรครอสซึ่งในรูปที่เป็นสองเท่าของคลื่นพาห้จะทำให้เกิดคลอจิกตัวหาร ซึ่งไม่สามารถทราบได้ว่าตัวหารใดสัมพันธ์กับซีโรครอสซึ่งอันที่ถูกต้องของอินพุตและอาจทำให้สัญญาณพาห้ที่ถูกกู้คืนเกิดสมนัยกับความผิดพลาดทางเฟสที่ 0 หรือ 180 องศาได้ นอกจากนี้การป้อนสัญญาณอ้างอิงที่กลับกันให้กับโคไซน์ที่ตีเทกเตอร์จะส่งผลให้ข้อมูลที่ถูกต้องทั้งหมดกลับกันด้วย

2.1.7 ดิฟเฟอเรนเชียลดาต้าเอนโคดดิ้ง (Differential Data Encoding)

วิธีอื่นๆ ที่ใช้กันบ่อยในการกำจัดความคลุมเครือทางเฟสในกระบวนการกู้คืนสัญญาณพาห้คือการเข้ารหัสและถอดรหัสโดยเปรียบเทียบความแตกต่างของแถวลำดับข้อมูลอินพุตและข้อมูลที่รับเข้ามา กระบวนการนี้อยู่ในรูปของดิฟเฟอเรนเชียล (Differentially Encoded Phase Shift Keying :DEPSK) ซึ่งมีสิ่งที่น่าสนใจคือ จะให้เอาท์พุทที่เข้ารหัสเหมือนกันโดยไม่คำนึงถึงข้อมูลที่รับเข้ามาว่ากลับกันหรือไม่ รูปที่ 2.5 คือการเข้ารหัสโดยใช้วงจรรีเอ็กซ์คลูซีฟอออร์ (Exclusive OR gate) ที่ทำงานโดยแปลงข้อมูลอินพุตให้เป็นลำดับข้อมูลที่เข้ารหัส ซึ่งถ้าอินพุตลอจิก 1 จะเป็นการเข้ารหัสโดยการเปลี่ยนสถานะลอจิกจากบิตที่เข้ารหัสก่อนหน้าเป็นอีกสถานะหนึ่ง ส่วนอินพุตลอจิก 0 จะไม่เกิดการเปลี่ยนแปลงใดๆ โดยบิตลอจิกใดตัวหนึ่งบิตสามารถใช้คล็อกชิฟต์เรจิสเตอร์(Clock shift register)ได้

กระบวนการเข้ารหัสแบบนี้มีประสิทธิภาพมากเนื่องจากไม่ทำให้เกิดบิตข้อมูลพิเศษใด ๆ ฉะนั้นจึงไม่ส่งผลกระทบต่อโดยตลอดในโมเดลข้อมูล

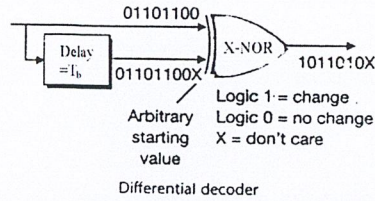


รูปที่ 2.5 ดิฟเฟอเรนเชียลดาต้าเอนโคดดิ้ง

2.1.8 ดิฟเฟอเรนเชียลดาต้าดีโคดดิ้ง (Differential Data Decoding)

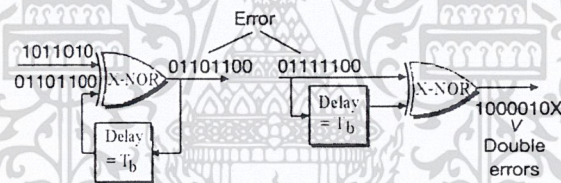
กระบวนการถอดรหัสสามารถทำได้โดยใช้เอ็กซ์คลูซีฟอออร์และการตีเลยไปหนึ่งบิต วงจรจะทำงานโดยสังเกตว่าถ้าเป็นแถวข้อมูลที่ถูกต้องที่ตีเทกต์มาเปลี่ยนสถานะตลอด บิตที่ต่อเนื่องกันลอจิก 1 จะปรากฏขึ้นทางอินพุต แต่ถ้าไม่มีการเปลี่ยนแปลงเป็นลอจิก 0 การเปลี่ยนแปลงสถานะข้อมูลจะ ไม่ได้รับผลกระทบไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากการกลับกันของข้อมูลใด ๆ ดังนั้นกระบวนการในการถอดรหัสหรือเข้ารหัสจึงไม่เกิดความผิดพลาดในความคลุมเครือทางเฟสที่กระบวนการกู้คืนสัญญาณพาห้



รูปที่ 2.6 ดิฟเฟอเรนเชียลโคเดเดอร์

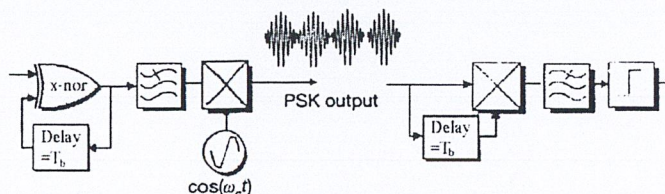
ข้อจำกัดอย่างหนึ่งในการรับรหัสแบบนี้คือ เมื่อการผิดพลาดหนึ่งบิตในลำดับข้อมูลที่รับเข้ามาอันเนื่องมาจากสัญญาณรบกวนถูกส่งไปยังตัวถอดรหัสแล้ว แนวโน้มที่จะมีความผิดพลาดเพิ่มขึ้นเป็นสองบิตจะมีสูง เพราะตัวถอดรหัสจะทำการเปรียบเทียบสถานะลอจิกของบิตข้อมูลที่รับเข้ามา กับบิตข้อมูลปัจจุบัน ฉะนั้นถ้าบิตก่อนหน้าผิดพลาดบิตถัดไปก็จะผิดพลาดด้วย



รูปที่ 2.7 ดิฟเฟอเรนเชียลโคเดเดอร์เมื่อมีความผิดพลาดหนึ่งบิต

2.1.9 ดิฟเฟอเรนเชียลพีเอสเค(Differential Phase Shift Keying:DPSK)

ดิฟเฟอเรนเชียลพีเอสเคอาศัยหลักการเปลี่ยนแปลงสถานะในการเข้ารหัสถอดรหัสเช่นเดียวกับดิฟเฟอเรนเชียล แต่มีการปรับปรุงให้ดีขึ้นโดยรวมส่วนถอดรหัสแบบเทียบความแตกต่างไว้ในส่วนการตีמודูเลตข้อมูล แต่ขณะเดียวกันก็ยังคงต้องการกระบวนการกู้คืนสัญญาณพาห้เหมือนเดิม



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับรูปที่ 2.8 วงจรดิฟเฟอเรนเชียลพีเอสเคอนุญาติให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บล็อกรับการเข้ารหัสแบบเทียบความแตกต่างและการมอดูเลตแบบพีเอสเคเป็นส่วนพื้นฐานของระบบดีพีเอสเค และดีอีพีเอสเค ทำงานโดยการเปรียบเทียบเฟสของสัญญาณคลื่นพาห่ที่เข้ามาขณะนั้นกับสัญญาณคลื่นพาห่ก่อนหน้า ดังนั้นกระบวนการนี้จึงเป็นการดีเทคต์แบบโคฮีเรนต์และการถอดรหัสโดยเทียบความแตกต่างในกระบวนการเดียว จะเห็นว่ากระบวนการดีเทคต์แบบนี้ง่ายกว่าแบบโคฮีเรนต์พีเอสเค ดังนั้นดีพีเอสเคจึงถูกใช้งานอย่างกว้างขวางทั้งใน โมเด็ม ไร้สายและแบบคลื่นวิทยุที่มีอัตราสัญญาณปานกลาง (ประมาณ 4800 b/s) อย่างไรก็ตามพีเอสเคกลับมีภูมิคุ้มกันต่อสัญญาณรบกวนต่ำกว่าพีเอสเคเล็กน้อย เมื่อสัญญาณอ้างอิงทางเฟสสำหรับดีพีเอสเคเป็นรูปแบบของสัญญาณรบกวนทางด้านสัญญาณอินพุต

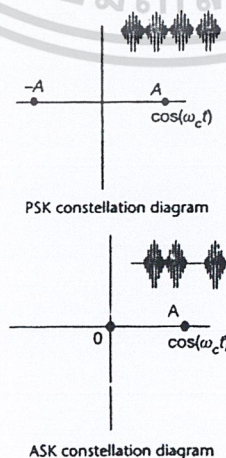
2.1.10 การกู้คืนทางเวลาของสัญญาณสำหรับพีเอสเค

ปัญหาในการกู้คืนทางเวลาของสัญญาณสำหรับการมอดูเลตแบบไบนารีทั้งหมดที่ได้กล่าวมาแล้ว จะเหมือนกับปัญหาของแอมพลิจูดสัญญาณเบสแบนด์ โดยอยู่บนพื้นฐานที่ว่า การกู้คืนทางเวลา กระทำบนการตีมอดูเลตข้อมูลที่ถูกกรองแล้ว

2.1.11 คอนสเทลเลชันไดอะแกรม(Constellation Diagrams)สำหรับพีเอสเค

คอนสเทลเลชันไดอะแกรมเป็นวิธีการแสดงสถานะสัญญาณในการมอดูเลตและตีมอดูเลตแบบแบนด์พาสในเทอมของแอมพลิจูดและเฟส โดยแกนอนจะเป็นสัญญาณอ้างอิงซึ่งอินเฟส (in phase) กับคลื่นพาห่ $\cos(\omega_c t)$ และแกนตั้งแสดงส่วนประกอบของคลื่นพาห่ควอดราเจอร์เฟส $\sin(\omega_c t)$

คอนสเทลเลชันไดอะแกรมสำหรับบีพีเอสเค จะแสดงคุณสมบัติของสัญญาณที่อยู่ตรงข้ามกันคือสัญญาณที่ใช้เท่ากันและตรงกันข้ามในที่ว่างของคอนสเทลเลชัน ซึ่งสัญญาณที่ตรงข้ามกันทำให้ได้ประสิทธิภาพที่ดีที่สุดในการดีเทคต์ข้อมูลเมื่อมีสัญญาณรบกวน

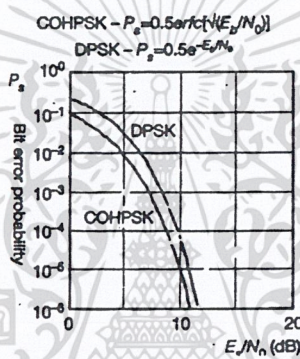


รูปที่ 2.9 การเปรียบเทียบคอนสเทลเลชันไดอะแกรมของพีเอสเคและเอเอสเค

ถ้าเปรียบเทียบคอนสแตลเลชันไคอะแกรมของพีเอสเคกับเอเอสเค จะพบว่าเงื่อนไขของสัญญาณที่ตรงข้ามกันไม่เพียงพอสำหรับระบบเอเอสเคที่จะทำให้ประสิทธิภาพทางสัญญาณรบกวนที่ดีที่สุด เพราะถ้าเป็นสัญญาณไบโพลาร์จะมีประสิทธิภาพดีกว่ายูนิโพลาร์ในการตีเทคซ์ข้อมูล

2.1.12 ประสิทธิภาพอัตราการผิดพลาดทางบิตสำหรับพีเอสเค

ประสิทธิภาพของพีเอสเคแบบโคฮีเรนซ์และดิฟเฟอเรนเชียลในทางอุดมคติสำหรับช่องสัญญาณจำกัดที่มีสัญญาณรบกวนแบบแอดดิทีฟไวท์เกาส์เซียน (Additive White Gaussian Noise:AWGN) แสดงดังรูปที่ 2.10 ความน่าจะเป็นของอัตราการผิดพลาดทางบิตสำหรับโคฮีเรนซ์พีเอสเคจะเหมือนกับความผิดพลาดที่ได้จากการส่งสัญญาณเบสแบนด์แบบไบโพลาร์ จึงสามารถมองกระบวนการมอดูเลตหรือดีมอดูเลตของระบบพีเอสเคจากแบนด์พาสไปเป็นแหล่งกำเนิดเบสแบนด์ได้



รูปที่ 2.10 กราฟแสดงประสิทธิภาพอัตราการผิดพลาดทางบิตสำหรับพีเอสเค

อย่างไรก็ตามการแปลงจากพาสแบนด์ไปเป็นเบสแบนด์จะลดประสิทธิภาพแบนด์วิดธ์สูงสุดของการเชื่อมโยงข้อมูลจาก 2 บิตต่อวินาทีต่อเฮิรตซ์ เป็น 1 บิตต่อวินาทีต่อเฮิรตซ์สำหรับสัญญาณไบนารี ส่วนรูปแบบ 4 พีเอสเคแบนด์พาสจะทำให้ประสิทธิภาพมีค่าถึง 2 บิตต่อวินาทีต่อเฮิรตซ์ โดยปราศจากการลดประสิทธิภาพเมื่อเปรียบเทียบกับบีพีเอสเค

2.2 เอ็ม-แอร์รี่เฟสชิฟต์คีย์อิง (M-ary PSK)

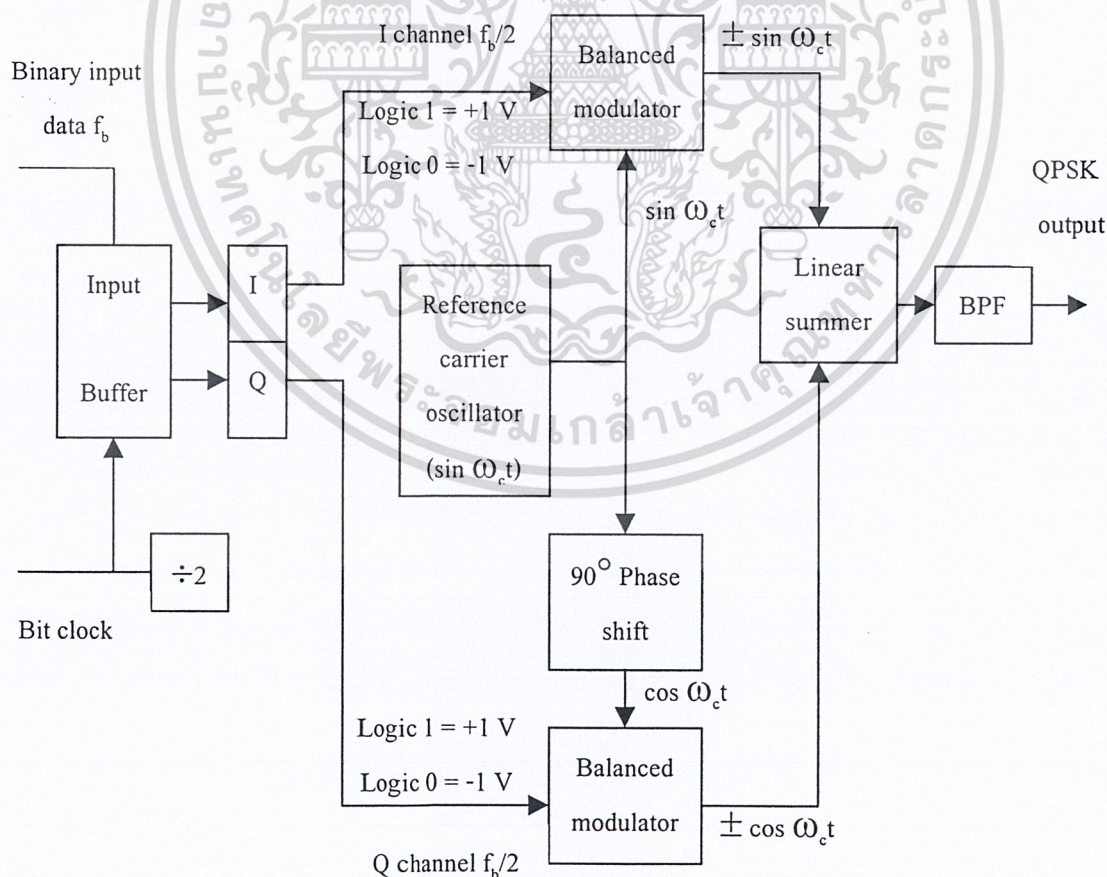
2.2.1 คอควอราเจอร์เฟสชิฟต์คีย์อิง (Quadrature Phase Shift Keying:QPSK)

คอควอราเจอร์เฟสชิฟต์คีย์อิงหรือบางครั้งอาจเรียกคอควอเทอร์นารีเฟสชิฟต์คีย์อิงคือรูปแบบของการมอดูเลตสัญญาณดิจิทัลเชิงมุมโดยที่ค่าแอมพลิจูดคงที่ กิวพีเอสเคก็คือการเข้ารหัสแบบเอ็ม-แอร์รี่โดย $M=4$ (ดังนั้นคอควอเทอร์นารีจึงหมายถึง "4") เอาท์พุทของระบบคิวพีเอสเคจะมีเฟสที่เป็นไปได้ 4 เฟส ดังนั้นจึงต้องมีเงื่อนไขอินพุทที่แตกต่างกัน 4 แบบ โดยสัญญาณดิจิทัลอินพุทของการมอดูเลตแบบนี้จะเป็นสัญญาณไบนารีเพื่อที่จะทำให้เกิดเงื่อนไขที่เป็นไปได้ 4 แบบ สัญญาณอินพุทไบนารีจะนำไปรวมกันเป็นกลุ่ม กลุ่มละ 2 บิต เรียกว่า ไดบิต (dibits) ซึ่งจะให้เกิดเงื่อนไข 4 แบบ คือ 00, 01, 10 และ 11 แต่ละไดบิตจะสร้างเฟสเอาท์พุท 4 เฟส ฉะนั้นแต่ละไดบิตที่ถูกส่งไปมอดูเลตจะทำให้เกิดการเปลี่ยนแปลงที่ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เอาท์พุต 1 ครั้ง จึงสรุปได้ว่าอัตราการเปลี่ยนแปลงที่เอาท์พุทหรือบอดเรท (baud rate) จะเป็นครึ่งหนึ่งของอัตราบิตอินพุต

2.2.2 ระบบคิวพีเอสเคทางภาคส่ง

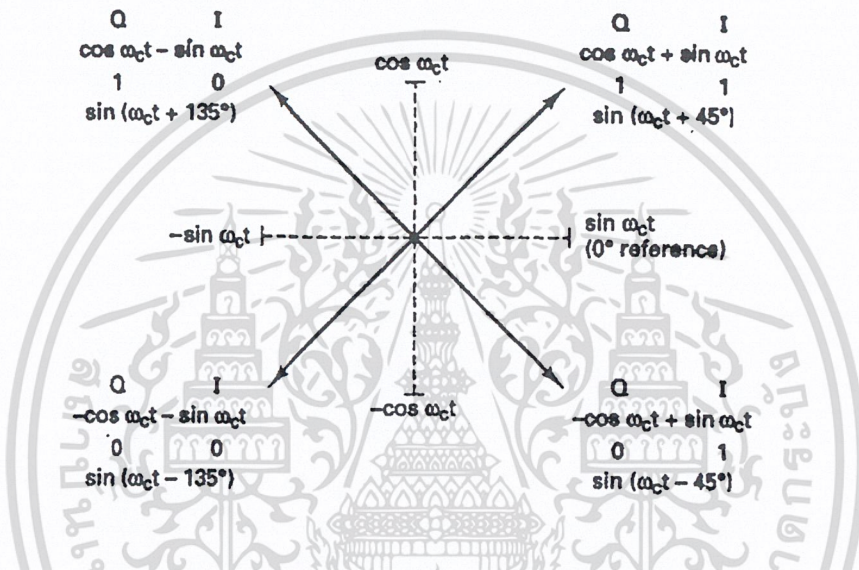
บล็อกไดอะแกรมของการมอดูเลตแบบคิวพีเอสเคแสดงดังรูปที่ 2.11 เริ่มจากอินพุต 2 บิตจะถูกส่งไปยังตัวแยกบิต ซึ่งจะทำการเปลี่ยนลำดับข้อมูลจากอนุกรมมาให้กลายเป็นลำดับข้อมูลแบบขนานส่งออกมาพร้อม ๆ กัน บิตแรกจะถูกส่งเข้าไปยังช่องสัญญาณ I และอีกบิตจะถูกส่งเข้าไปยังช่องสัญญาณ Q โดยบิต I จะมอดูเลตกับคลื่นพาห์ที่อินเฟส (in phase) และบิต Q จะถูกมอดูเลตกับคลื่นพาห์ที่เอาท์ออฟเฟสกัน (out of phase) 90 องศา ซึ่งจะพบว่าเมื่ออินพุต 2 บิตถูกแยกไปในช่องสัญญาณ I และ Q การทำงานจะเหมือนกับการมอดูเลตแบบไบนารีเฟสชิฟท์คีย์อิง (Binary Phase Shift Keying: BPSK) จึงอาจจะมองการมอดูเลตแบบคิวพีเอสเคเป็นการมอดูเลตแบบบีทีเอสเค 2 ตัวรวมกันในแกนขนาน โดยลอจิกแต่ละตัวจะถูกกำหนดให้มีค่าดังนี้ ลอจิก 1 = +1 V และลอจิก 0 = -1 V เฟส 2 เฟสที่เป็นไปได้ที่เอาท์พุทของบาลานซ์มอดูเลเตอร์ I คือ $(+\sin \omega_c t)$ และ $(-\sin \omega_c t)$ ส่วนเฟส 2 เฟสที่เป็นไปได้ที่เอาท์พุทของบาลานซ์มอดูเลเตอร์ Q คือ $(\cos \omega_c t)$ และ $(-\cos \omega_c t)$ เมื่อนำสัญญาณที่ตั้งจากกันทั้ง 2 ตัวมารวมกันแบบเชิงเส้นก็จะได้เฟสเซอร์ (phaser) ที่เป็นไปได้ 4 แบบ คือ $+\sin \omega_c t + \cos \omega_c t$, $+\sin \omega_c t - \cos \omega_c t$, $-\sin \omega_c t + \cos \omega_c t$ และ $-\sin \omega_c t - \cos \omega_c t$



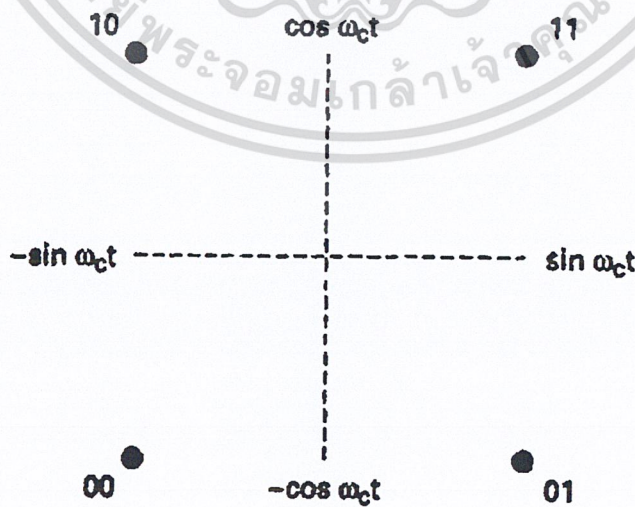
รูปที่ 2.11 วงจรกำเนิดสัญญาณคิวพีเอสเค

Q	I	QPSK output phase
0	0	-135°
0	1	-45°
1	0	$+135^\circ$
1	1	$+45^\circ$

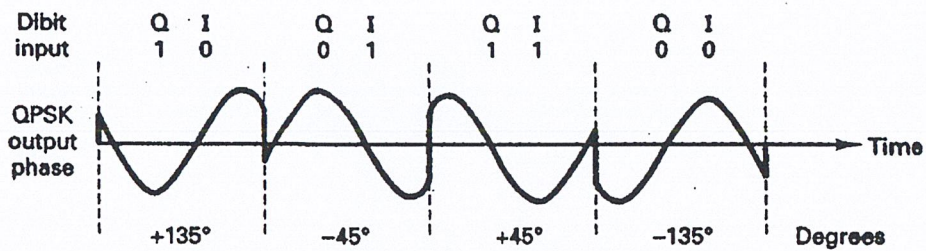
ตาราง 2.1 ค่าความจริงของการมอดูเลตแบบควิพีเอสเค



รูปที่ 2.12 เฟสเซอร์ไดอะแกรมของการมอดูเลตแบบควิพีเอสเค



รูปที่ 2.13 คอนสเทลชันไดอะแกรมของการมอดูเลตแบบควิพีเอสเค



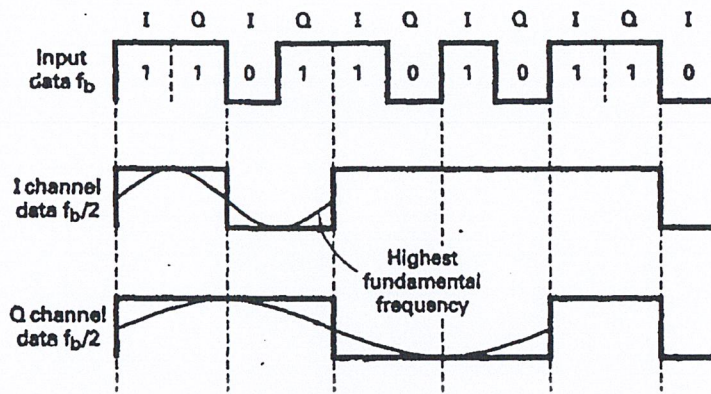
รูปที่ 2.14 ความสัมพันธ์ระหว่างเฟสเอาต์พุตเทียบกับเวลาสำหรับการมอดูเลตแบบควิพีเอสเค

จากรูปที่ 2.12 จะเห็นว่าเฟสเซอร์เอาต์พุตที่เป็นไปได้ทั้ง 4 จะมีแอมพลิจูดที่เท่ากัน ฉะนั้นข้อมูลไบนารีจะเข้ารหัสทางเฟสของสัญญาณเอาต์พุต โดยมีคุณสมบัติทางแอมพลิจูดคงที่ซึ่งเป็นคุณสมบัติที่สำคัญของระบบพีเอสเคที่ใช้แยกความแตกต่างกับระบบควิเอเอ็ม (Quadrature Amplitude Modulation : QAM) และจากรูปที่ 2.13 จะเห็นว่าระยะห่างระหว่างเฟสเซอร์ที่ติดกันจะเท่ากับ 90 องศา ดังนั้นสัญญาณควิพีเอสเคจะสามารถเลื่อนเฟสไป $+45$ หรือ -45 องศา ระหว่างการส่งและยังรองรับการเข้ารหัสข้อมูลที่ต้องการเมื่อถูกดีมอดูเลตทางด้านรับ ส่วนรูปที่ 2.14 แสดงความสัมพันธ์ระหว่างเฟสเอาต์พุตเทียบกับเวลาสำหรับการมอดูเลตแบบควิพีเอสเค

2.2.3 การพิจารณาแบนด์วิดธ์ของระบบควิพีเอสเค

ในระบบควิพีเอสเคข้อมูลอินพุตจะถูกแยกเป็น 2 ช่องสัญญาณ อัตราบิตข้อมูล (bit rate) ในแต่ละช่องสัญญาณ I หรือ Q จึงเป็นครึ่งหนึ่งของอัตราข้อมูลอินพุต (คือ เป็น $f_b/2$ โดยตัวแยกบิตจะยึดบิต I และ Q ให้ยาวเป็น 2 เท่าของความยาวบิตอินพุต) ดังนั้นเมื่อความถี่มูลฐานสูงสุดของข้อมูลอินพุตที่เข้าไที่ยังมอดูเลเตอร์ I หรือ Q แล้ว เอาต์พุตของวงจรบาลานซ์มอดูเลเตอร์ I และ Q จะเป็น $1/4$ ของอัตราข้อมูลอินพุต ($1/2 * f_b/2 = f_b/4$) ผลที่ได้คือเอาต์พุตของบาลานซ์มอดูเลเตอร์ทั้ง 2 ตัวต้องการในควิสิท์แบนด์วิดธ์ข้างคู่ที่น้อยที่สุดเท่ากับครึ่งหนึ่งของอัตราบิตข้อมูลที่เข้ามา ($f_n = 2 * f_b/4 = f_b/2$) ด้วยเหตุนี้ระบบควิพีเอสเคจึงยอมให้ทำการบีบอัดแบนด์วิดธ์ได้ ซึ่งแบนด์วิดธ์ที่น้อยที่สุดจะน้อยกว่าอัตราบิตที่เข้ามา และเนื่องจากสัญญาณเอาต์พุตของระบบควิพีเอสเคจะไม่เปลี่ยนเฟสจนกระทั่งข้อมูล 2 บิตถูกส่งเข้าไปในตัวแยกบิต อัตราการเปลี่ยนแปลงที่เร็วที่สุดของเอาต์พุต (บอดเรท) จึงเท่ากับ $1/2$ ของอัตราบิตข้อมูลอินพุต

จากรูป 2.15 จะพบว่ากรณีอินพุตที่แย่ที่สุดที่เข้าไปยังตัวบาลานซ์มอดูเลเตอร์ I หรือ Q คือ รูปแบบ 1 และ 0 สลับกัน ซึ่งจะเกิดเมื่อข้อมูลไบนารีอินพุตมีรูปแบบ 1100 ซ้ำกัน โดย 1 ไซเคิล (cycle) ของการเปลี่ยนสถานะข้อมูลไบนารีที่เร็วที่สุด (ลำดับข้อมูล 1/0) ในช่องสัญญาณ I หรือ Q จะเท่ากับข้อมูล 4 บิต ดังนั้นความถี่มูลฐานสูงสุดของอินพุตและอัตราการเปลี่ยนแปลงที่เร็วที่สุดของเอาต์พุตจากบาลานซ์มอดูเลเตอร์จึงเท่ากับ $1/4$ ของอัตราบิตข้อมูลไบนารี



รูปที่ 2.15 การพิจารณาแบนด์วิดธ์ของการมอดูเลตแบบคิวิพีเอสเค

เอาต์พุตของบาลานซ์มอดูเลเตอร์สามารถอธิบายในทางคณิตศาสตร์ได้ดังนี้

$$output = (\sin \omega_a t)(\sin \omega_c t) \tag{2.1}$$

โดย

$$\omega_a t = 2\pi \frac{f_b}{4} t \quad (\text{เฟสของการมอดูเลต})$$

$$\omega_c t = 2\pi f_c t \quad (\text{เฟสของคลื่นพาห์ที่ยังไม่ได้ทำการมอดูเลต}) \tag{2.2}$$

ดังนั้น

$$output = \left(\sin 2\pi \frac{f_b}{4} t \right) (\sin 2\pi f_c t) \tag{2.3}$$

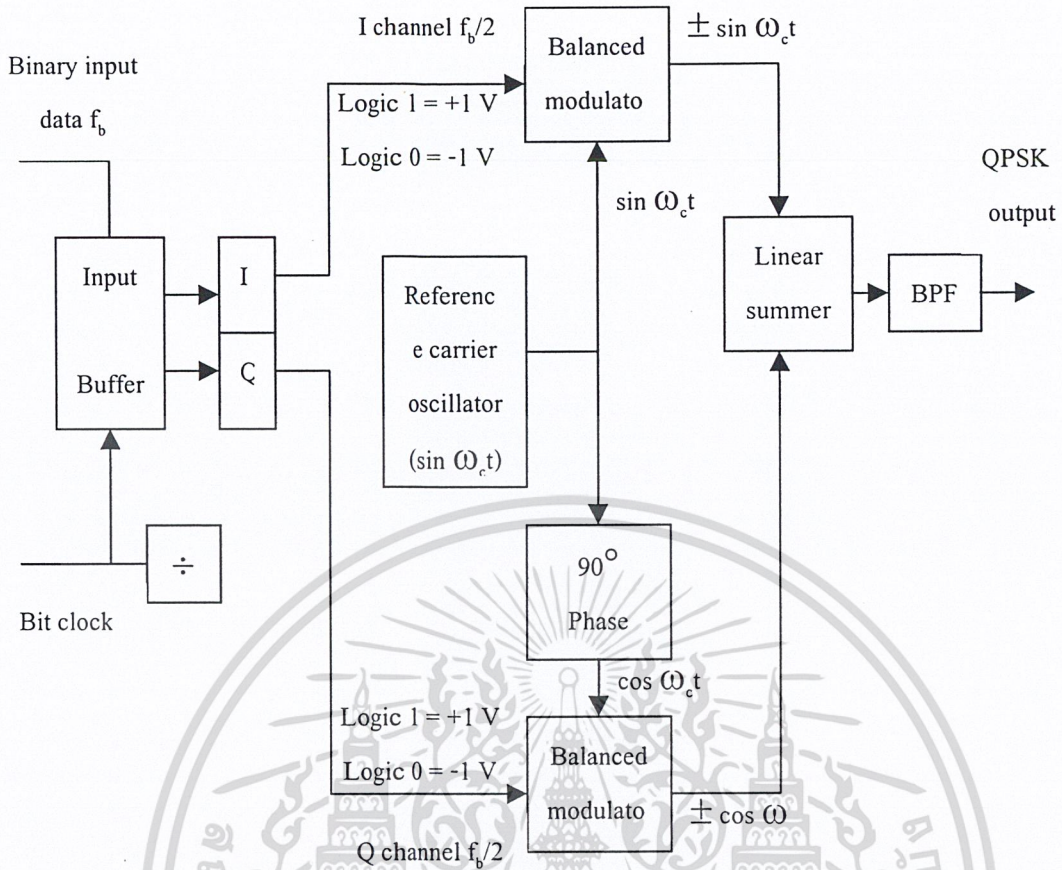
$$= \frac{1}{2} \cos 2\pi \left(f_c - \frac{f_b}{4} \right) t - \frac{1}{2} \cos 2\pi \left(f_c + \frac{f_b}{4} \right) t$$

สเปกตรัมความถี่เอาต์พุตจะมีค่าตั้งแต่ $f_c + f_b/4$ ถึง $f_c - f_b/4$ และแบนด์วิดธ์ที่น้อยที่สุด (f_b) คือ

$$\left(f_c + \frac{f_b}{4} \right) - \left(f_c - \frac{f_b}{4} \right) = 2 \frac{f_b}{4} = \frac{f_b}{2} \tag{2.4}$$

2.2.4 ระบบคิวิพีเอสเคทางภาครับ

บล็อกไดอะแกรมของคิวิพีเอสเคด้านรับแสดงดังรูปที่ 2.16 เริ่มที่ตัวแยกกำลังสัญญาณจะส่งสัญญาณคิวิพีเอสเคไปยังโปรดักต์ดีเทกเตอร์ I หรือ Q และวงจรถูกักเก็บสัญญาณพาห์ ซึ่งวงจรถูกักเก็บสัญญาณพาห์จะผลิตคลื่นพาห์ดั้งเดิมที่ส่งมาขึ้นใหม่ โดยคลื่นพาห์ที่ถูกลักเก็บมาได้จะต้องมีความถี่และเฟสโคฮีเร้นท์กับคลื่นพาห์อ้างอิงด้านส่ง สัญญาณคิวิพีเอสเคนั้นจะถูกดีมอดูเลตโดยโปรดักต์ดีเทกเตอร์ I และ Q ซึ่งจะสร้างบิตข้อมูล I และ Q ดั้งเดิมออกมา จากนั้นเอาต์พุตของโปรดักต์ดีเทกเตอร์จะถูกป้อนไปยังวงจรรวมบิต ซึ่งจะเปลี่ยนช่องสัญญาณข้อมูล I และ Q แบบขนานให้กลายเป็นแวลวลำดับข้อมูลไบนารีหรือนุกรม



รูปที่ 2.16บล็อกโคแอดโมเดอเรทของคิวพีเอสเคด้านรับ

สัญญาณคิวพีเอสเคที่เข้ามาอาจจะเป็นหนึ่งในเฟสอาทพุตที่เป็นไปได้ 4 เฟส และเพื่ออธิบายกระบวนการตีมอดูเลตให้ชัดเจนยิ่งขึ้น จึงสมมติให้สัญญาณคิวพีเอสเคที่เข้ามาเป็น $+\sin \omega_c t + \cos \omega_c t$

สัญญาณคิวพีเอสเคที่รับได้จะเป็นอินพุตตัวหนึ่งของโปรดักต์ดีเทกเตอร์ I ส่วนอินพุตอีกตัวก็คือคลื่นพาห์ที่คู่คืนมาได้ ($\sin \omega_c t$) แล้ว เอาท์พุตของโปรดักต์ดีเทกเตอร์ I คือ

$$\begin{aligned}
 I &= (-\sin \omega_c t + \cos \omega_c t)(\sin \omega_c t) \\
 &= (-\sin \omega_c t)(\sin \omega_c t) + (\cos \omega_c t)(\sin \omega_c t) \\
 &= -\sin^2 \omega_c t + (\cos \omega_c t)(\sin \omega_c t) \\
 &= -\frac{1}{2}(1 - \cos 2\omega_c t) + \frac{1}{2}\sin(\omega_c + \omega_c)t + \frac{1}{2}\sin(\omega_c - \omega_c)t \\
 I &= -\frac{1}{2} + \frac{1}{2}\cos 2\omega_c t + \frac{1}{2}\sin 2\omega_c t + \frac{1}{2}\sin 0 \tag{2.5}
 \end{aligned}$$

โดยพจน์ $\frac{1}{2}\cos 2\omega_c t + \frac{1}{2}\sin 2\omega_c t$ จะถูกกรองออกไป

ส่วนพจน์ $\frac{1}{2}\sin 0 = 0$ จึงได้

$$I = -\frac{1}{2}V \text{ (ลอจิก 0)} \quad (2.6)$$

ในทำนองเดียวกันทางด้านโปรดัคท์ดีเทคเตอร์ Q สัญญาณควิพีเอสเคที่ได้รับได้จะเป็นอินพุตตัวหนึ่งของโปรดัคท์ดีเทคเตอร์ Q ส่วนสัญญาณอินพุตอีกตัวก็คือคลื่นพาห่ที่ถูกลื่อนมาไว้ที่มีเฟสเลื่อนไป 90 องศา ($\cos \omega_c t$) ดังนั้นเอาที่พุดของโปรดัคท์ดีเทคเตอร์ Q คือ

$$\begin{aligned} Q &= (-\sin \omega_c t + \cos \omega_c t)(\cos \omega_c t) \\ &= \cos^2 \omega_c t - (\sin \omega_c t)(\cos \omega_c t) \\ &= \frac{1}{2}(1 + \cos 2\omega_c t) - \frac{1}{2}\sin(\omega_c + \omega_c)t - \frac{1}{2}\sin(\omega_c - \omega_c)t \\ Q &= \frac{1}{2} + \frac{1}{2}\cos 2\omega_c t - \frac{1}{2}\sin 2\omega_c t - \frac{1}{2}\sin 0 \end{aligned} \quad (2.7)$$

โดยพจน์ $\frac{1}{2}\cos 2\omega_c t - \frac{1}{2}\sin 2\omega_c t$ จะถูกรองออกไป

ส่วนพจน์ $\frac{1}{2}\sin 0 = 0$ จึงได้

$$I = \frac{1}{2}V \text{ (ลอจิก 1)} \quad (2.8)$$

2.2.5 ความน่าจะเป็นของความผิดพลาดสำหรับเอ็ม-เอรีเฟสซีฟทีคียอิ่ง (Probability of Error for M-ary PSK)

สัญญาณเฟสซีฟทีคียอิ่งมีช่วงเฟสของช่วงพาห่ตั้งแต่ $0 - 2\pi$ ดังนั้นเฟสของคลื่นพาห่ที่ใช้ในการมอดูเลตจะมีค่าเท่ากับ

$$\theta_m = 2\pi m / M \quad ; \quad m = 0, 1, \dots, M - 1 \quad (2.9)$$

สำหรับเอ็ม-เอรีเฟสซีฟทีคียอิ่งเมื่อ $M = 2^k$ โดย k คือจำนวนบิตข้อมูลต่อสัญลักษณ์ที่ส่งออกไปแล้วสัญญาณเอ็มเอรีเฟสซีฟทีคียอิ่งสามารถเขียนได้เป็น

$$u_m(t) = A g_T(t) \cos(2\pi f_c t + 2\pi m / M) \quad ; \quad m = 0, 1, \dots, M - 1 \quad (2.10)$$

โดยที่ $g_T(t)$ คือ รูปพัลส์ที่ส่งออกไปซึ่งแสดงคุณสมบัติทางสเปกตรัมของสัญญาณที่ถูกลส่ง

A คือ แอมพลิจูดของสัญญาณ

โดยสัญญาณพีเอสเคจะมีพลังงานที่เท่า ๆ กันคือ

$$E_m = \int_{-\infty}^{\infty} u_m^2(t) dt \quad (2.11)$$

$$\begin{aligned} &= \int_{-\infty}^{\infty} A^2 g_T^2(t) \cos^2\left(2\pi f_c t + \frac{2\pi m}{M}\right) dt \\ &= \frac{1}{2} \int_{-\infty}^{\infty} A^2 g_T^2(t) dt + \frac{1}{2} \int_{-\infty}^{\infty} A^2 g_T^2(t) \cos\left(4\pi f_c t + \frac{4\pi m}{M}\right) dt \\ &= \frac{A^2}{2} \int_{-\infty}^{\infty} g_T^2(t) dt \end{aligned} \quad (2.12)$$

$$\equiv E_s \quad ; \text{สำหรับ } m \text{ ทุกค่า} \quad (2.13)$$

$$\text{โดย } E_s \text{ คือพลังงานต่อสัญลักษณ์ที่ส่งไป แต่ในเทอม } \frac{1}{2} \int_{-\infty}^{\infty} A^2 g_T^2(t) \cos\left(4\pi f_c t + \frac{4\pi m}{M}\right) dt$$

ของสมการ (2.12) จะมีค่าเฉลี่ยประมาณ 0 เมื่อ $f_c \gg W$, โดยที่ W คือแบนด์วิดธ์ของ $g_T(t)$

ซึ่งเมื่อ $g_T(t)$ เป็นพัลส์รูปสี่เหลี่ยม จึงถูกนิยามดังนี้

$$g_T(t) = \sqrt{\frac{2}{T}} \quad , 0 \leq t \leq T \quad (2.14)$$

กรณีนี้รูปคลื่นสัญญาณที่ถูกส่งในช่วงเวลาสัญลักษณ์ $0 \leq t \leq T$ อาจแสดงได้ดังนี้

(ให้ $A = \sqrt{E_s}$)

$$u_m(t) = \sqrt{\frac{2E_s}{T}} \cos\left(2\pi f_c t + \frac{2\pi m}{M}\right) \quad ; m = 0, 1, \dots, M-1 \quad (2.15)$$

ซึ่งจะเห็นว่าสัญญาณจากสมการข้างต้นมีกรอบที่คงที่ โดยสัญญาณพาห้จะเปลี่ยนอย่างรวดเร็ว ณ ช่วงเริ่มต้นในแต่ละสัญญาณเท่านั้น

พิจารณามุมของฟังก์ชันโคไซน์ใน (2.15)

$$\begin{aligned} u_m(t) &= \sqrt{E_s} g_T(t) \cos\left(\frac{2\pi m}{M}\right) \cos 2\pi f_c t - \sqrt{E_s} g_T(t) \sin\left(\frac{2\pi m}{M}\right) \sin 2\pi f_c t \\ &= S_{mc} \psi_1(t) + S_{ms} \psi_2(t) \end{aligned} \quad (2.16)$$

โดยที่

$$\begin{aligned} S_{mc} &= \sqrt{E_s} \cos\left(\frac{2\pi m}{M}\right) \\ S_{ms} &= \sqrt{E_s} \sin\left(\frac{2\pi m}{M}\right) \end{aligned} \quad (2.17)$$

และ

$$\begin{aligned} \psi_1(t) &= g_T(t) \cos 2\pi f_c t \\ \psi_2(t) &= -g_T(t) \sin 2\pi f_c t \end{aligned} \quad (2.18)$$

เมื่อทำการนอ้มัลไลซ์รูปร่างพัลส์ $g_T(t)$ แล้วเราจะสามารถนอ้มัลไลซ์พลังงานของฟังก์ชันทั้งสองนี้ให้เท่ากับ 1 ได้ ดังนั้นเฟสพิสัยก็อาจจะมองเป็นคลื่นพาห้สองตัวที่ตั้งฉากกัน โดยที่แอมพลิจูดขึ้นกับเฟสที่ถูกส่งมาในแต่ละช่วงสัญญาณ โดยสัญญาณเฟสพิสัยก็อาจจะแสดงในทางเรขาคณิตเป็นเวกเตอร์ 2 ตัวพร้อมกับส่วนประกอบ S_{mc} และ S_{ms} ได้ดังนี้

$$S_m = \left(\sqrt{E_s} \cos\left(\frac{2\pi m}{M}\right) \quad \sqrt{E_s} \sin\left(\frac{2\pi m}{M}\right) \right) \quad (2.19)$$

สัญญาณที่รับได้จากช่องสัญญาณรบกวนแบบแอดคทีฟไวท์เกาส์เซียน อาจจะอธิบายได้ดังนี้

$$r(t) = u_m(t) + n(t)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

$$= u_m(t) + n_c(t) \cos 2\pi f_c t - n_s(t) \sin 2\pi f_c t \quad (2.20)$$

โดย $n_c(t)$ และ $n_s(t)$ เป็นส่วนประกอบของสัญญาณรบกวนแอดดิทีฟที่ตั้งฉากกันสองตัว สัญญาณที่รับเข้ามาอาจถูกคอร์รีเลตด้วย $\psi_1(t)$ และ $\psi_2(t)$ ตามสมการ (2.10) และเอาที่พุดของคอร์รีเลเตอร์ทั้งสองตัวจะมีส่วนประกอบของสัญญาณรบกวนแทรกเข้ามาซึ่งแสดงดังนี้

$$\begin{aligned} r &= s_m + n. \\ &= \left(\sqrt{E_s} \cos \frac{2\pi m}{M} + n_c \quad \sqrt{E_c} \sin \frac{2\pi m}{M} + n_s \right) \end{aligned} \quad (2.21)$$

โดย n_c และ n_s คือ

$$\begin{aligned} n_c &= \frac{1}{2} \int_{-\infty}^{\infty} g_T(t) n_c(t) dt \\ n_s &= \frac{1}{2} \int_{-\infty}^{\infty} g_T(t) n_s(t) dt \end{aligned} \quad (2.22)$$

ส่วนประกอบของสัญญาณรบกวนที่ตั้งฉากกัน $n_c(t)$ และ $n_s(t)$ คือ กระบวนการสุ่มแบบเกาส์เซียนที่มีค่าเฉลี่ยเป็นศูนย์ซึ่งไม่คอร์รีเลตกัน ดังนั้น $E(n_c) = E(n_s) = 0$ และค่าความแปรปรวนของ n_c และ n_s คือ

$$E(n_c^2) = E(n_s^2) = \frac{n_0}{2} \quad (2.23)$$

ส่วนการดีเท็คท์ที่ดีที่สุดคือการ โปรเจกเวกเตอร์สัญญาณที่รับได้ r ไปบนเวกเตอร์ของสัญญาณที่ส่งมาที่มีความเป็นไปได้ M สัญญาณและเลือกเวกเตอร์ที่ตอบสนองกับ โปรเจกชันที่ใหญ่ที่สุด ดังนั้นเราจึงได้เมตริกซ์คอร์รีเลชันเป็น

$$C(r, s_m) = r \cdot s_m, m = 0, 1, \dots, M-1 \quad (2.24)$$

เนื่องจากสัญญาณทั้งหมดมีกำลังงานที่เท่ากันจึงใช้เมตริกดิเทคเตอร์ที่เท่ากันสำหรับพีเอสเคในการคำนวณเฟสของเวกเตอร์ สัญญาณที่รับได้ $r = (r_c, r_s)$ นั่นคือ

$$\theta_r = \tan^{-1} \frac{r_s}{r_c} \quad (2.25)$$

และเลือกสัญญาณจากเซต $\{s_m\}$ ที่มีเฟสใกล้เคียงที่สุดกับ θ_r

ความน่าจะเป็นของการผิดพลาดที่ตัวดิเทคเตอร์ของบีพีเอสเคจะมีค่าเท่ากับบีพีเอเอ็มคือ

$$P_2 = Q \left(\sqrt{\frac{2E_b}{N_0}} \right) \quad (2.26)$$

โดย E_b คือ กำลังงานต่อบิต สำหรับคิวพีเอสเคก็อาจจะมองเป็นระบบบีพีเอสเค 2 ระบบที่มีเฟสตั้งฉากกัน ส่วน $M > 4$ ก็อาจจะประมาณได้ดังนี้

$$P_M \approx 2Q \left(\sqrt{\frac{2E_s}{N_0} \sin \frac{\pi}{M}} \right)$$

$$P_m \approx 2Q \left(\sqrt{\frac{2kE_b}{N_0}} \sin \frac{\pi}{M} \right) \quad (2.27)$$

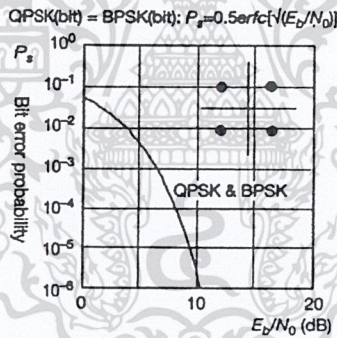
โดย $k = \log_2 M$ บิตต่อสัญลักษณ์

เมื่อใช้การเข้ารหัสแบบเกรย์จะทำให้สัญลักษณ์ k บิตที่อยู่ติดกัน 2 สัญลักษณ์ต่างกันเพียง 1 บิต เมื่อมีสัญญาณรบกวนเข้ามาจึงเกิดการผิดพลาดเพียงบิตเดียวในการตัดสินใจสัญลักษณ์ที่ตัวดีเทกต์ ดังนั้นความน่าจะเป็นของการผิดพลาดทางบิตของเอ็มแอร์เฟสซีฟท์ก็ยังสามารถประมาณได้เป็น

$$P_b \approx \frac{1}{k} P_M \quad (2.28)$$

2.2.6 ประสิทธิภาพอัตราความผิดพลาดทางบิตของระบบคิวพีเอสเค

ประสิทธิภาพอัตราความผิดพลาดทางบิตสำหรับคิวพีเอสเคในทางทฤษฎีจะเท่ากับบีพีเอสเค ถ้าความถี่คลื่นพาห์อ้างอิงไม่เป็นเฟสโคฮีเรนต์อย่างสมบูรณ์แบบ ไม่เพียงแต่ระดับแรงดันทางเอาท์พุทที่ดีเทกเตอร์แต่ละตัวจะลดลงเท่านั้น ที่ดีเทกเตอร์ยังได้รับผลของคอร์รัปชันจากสัญลักษณ์ออร์ทอกอนัล และประสิทธิภาพจะลดลงด้วย ดังนั้นคิวพีเอสเคจะมีความคงทนต่อการกระเพื่อมของเฟสในกระบวนการกู้สัญญาณพาห์กลับมามีค่าต่ำกว่าบีพีเอสเค

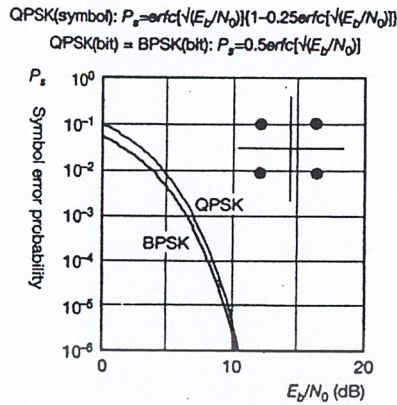


รูปที่ 2.17 กราฟแสดงประสิทธิภาพอัตราความผิดพลาดทางบิตสำหรับคิวพีเอสเค

2.2.7 ประสิทธิภาพอัตราความผิดพลาดทางสัญลักษณ์สำหรับคิวพีเอสเค

อัตราความผิดพลาดทางสัญลักษณ์สำหรับคิวพีเอสเคจะมีประสิทธิภาพต่ำกว่าบีพีเอสเค ซึ่งอาจเนื่องจากสถานะของสัญลักษณ์ใกล้เคียงกันมากขึ้นแต่สำหรับทุกๆสัญลักษณ์ ในคิวพีเอสเคจะนำพาห์ข้อมูลไป 2 บิต จึงเป็นไปได้ที่ความผิดพลาดที่เกิดขึ้นในบิตทั้งสองขณะถูกดีเทกต์จะมีค่าน้อยกว่าความผิดพลาดที่เกิดขึ้นในหนึ่งบิตมาก นั่นคือความน่าจะเป็นของอัตราความผิดพลาดทางบิตจะต่ำกว่าความน่าจะเป็นของอัตราความผิดพลาดทางสัญลักษณ์ในคิวพีเอสเคและเป็นเช่นเดียวกับอัตราความผิดพลาดทางบิตของบีพีเอสเค เนื่องจากประสิทธิภาพแบนด์วิธและประสิทธิภาพทางสัญญาณรบกวนที่ดี คิวพีเอสเคและดีคิวพีเอสเคจึงมีการใช้อย่างกว้างขวางทั้งในโมเด็มใช้สายและไร้สาย

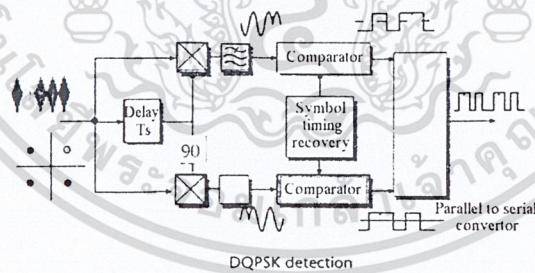
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 2.18 กราฟแสดงประสิทธิภาพอัตราความผิดพลาดทางสัญลักษณ์สำหรับคิวพีเอสเค

2.2.8 คิวพีเอสเค

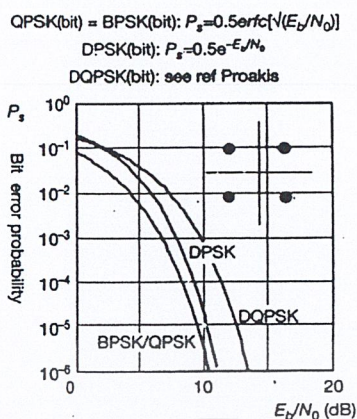
เช่นเดียวกับบีพีเอสเค การกำจัดความคลุมเครือทางเฟสในกระบวนการกู้สัญญาณพาห์สำหรับคิวพีเอสเคจำเป็นที่จะใช้ประโยชน์จากการเข้ารหัสหรือการถอดรหัสโดยอาศัยความแตกต่าง หรือการเข้ารหัสโดยอาศัยความแตกต่างร่วมกับการตีเทคต์เฟสโดยอาศัยความแตกต่าง โดยที่การมอดูเลตซึ่งอาศัยความแตกต่างในระบบคิวพีเอสเคจะเข้ารหัสข้อมูลโดยการเทียบผลต่างข้อมูลทางขนานเช่นเดียวกับไบนารีคิวพีเอสเค และใช้หลักการตีเลขของสัญลักษณ์ 1 สัญลักษณ์ที่รับเข้ามาเป็นตัวอ้างอิงสำหรับการตีมอดูเลตเหมือนกัน



รูปที่ 2.19 วงจรตีเทคต์สัญญาณคิวพีเอสเค

2.2.9 ประสิทธิภาพอัตราความผิดพลาดทางบิตของคิวพีเอสเค

จากรูปที่ 2.20 จะเห็นได้อย่างชัดเจนว่าประสิทธิภาพของอัตราความผิดพลาดทางบิตสำหรับระบบคิวพีเอสเคในฟังก์ชันของอัตราส่วนสัญญาณที่ต้องการต่อสัญญาณรบกวนจะมีค่าต่ำกว่าของระบบไบนารีคิวพีเอสเค ทั้งนี้เนื่องมาจากการที่สัญญาณรบกวนจะติดไปกับตัวตีมอดูเลตอ้างอิงที่ถูกตีเลขร่วมกับสัญลักษณ์เชิงออร์โทกอนัลเป็นเหตุให้เกิดคอร์เรลชันในการตีมอดูเลต จึงไม่ค่อยใช้ระบบคิวพีเอสเคในการกู้คืนสัญญาณพาห์สำหรับการตีเทคต์แบบ โคฮิเร้นท์

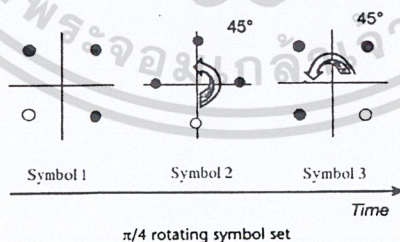


รูปที่ 2.20 กราฟแสดงประสิทธิภาพอัตราความผิดพลาดทางบิตสำหรับคี่ควีทีเอสเค

2.2.10 $\pi/4$ คี่ควีทีเอสเค ($\pi/4$ QPSK)

ในปัจจุบันมีการใช้รูปแบบ $\pi/4$ คี่ควีทีเอสเค อย่างกว้างขวางในโมเด็มดิจิทัล โดยรูปแบบสัญลักษณ์ทั้งสี่จะถูกหมุนไป 45 องศาหรือ $\pi/4$ ที่ทุก ๆ ช่วงเปลี่ยนสัญลักษณ์ใหม่ การหมุนลักษณะนี้ เพื่อให้การมอดูเลตทางกรอบของสัญญาณคี่ควีทีเอสเคที่ถูกกรองแล้วไม่ผ่านศูนย์ ซึ่งจะทำให้ค่าสูงสุดต่อค่าเฉลี่ยของการมอดูเลตต่ำสุด

เมื่อเปรียบเทียบแอมพลิจูดของคี่ควีทีเอสเคจะเห็นว่ากรอบของการมอดูเลตที่ไม่ผ่านศูนย์จะเป็นสิ่งสำคัญอย่างมากต่อการออกแบบวงจรขยายกำลังสัญญาณวิทยุ โดยแต่ก่อนวงจรขยายกำลังสัญญาณวิทยุจะยุ่งยากในการออกแบบให้มีผลตอบสนองเชิงเส้นขยายออกมาจนถึงระดับกำลังเอาต์พุตเท่ากับศูนย์ ดังนั้นข้อได้เปรียบของ $\pi/4$ คี่ควีทีเอสเค ที่เหนือกว่าคี่ควีทีเอสเคนี้จึงเหมาะที่จะนำไปประยุกต์ใช้งานทางวิทยุ

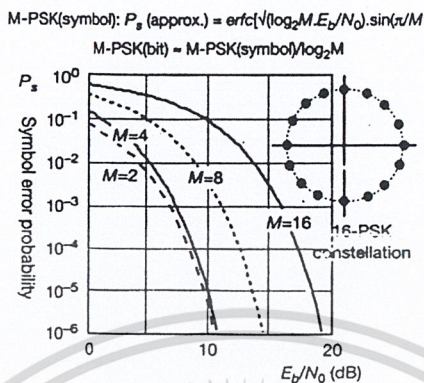


รูปที่ 2.21 เซตสัญลักษณ์ที่หมุนไป $\pi/4$

2.2.11 ประสิทธิภาพของเอ็ม-แควีทีเอสเค

การเพิ่มจำนวนสถานะสัญลักษณ์ของเอ็ม-แควีทีเอสเคให้มากกว่า 4 จะปรับปรุงประสิทธิภาพแบนด์วิดท์ได้ แต่สถานะของสัญลักษณ์จะไม่เป็นออร์ทอกอนัลอีกต่อไป (สัญลักษณ์จะไม่อยู่บนแกนไซน์หรือโคไซน์ของคอนสเทเลชันไดอะแกรม) นั่นคือเมื่อ $M > 4$ ประสิทธิภาพทางสัญญาณรบกวนจะลดลง เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

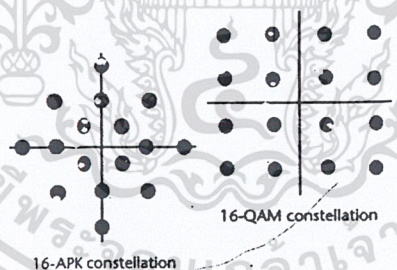
อย่างรวดเร็วตามค่า M ที่เพิ่มขึ้น โดยค่าประสิทธิภาพการใช้แบนด์วิดธ์สูงสุดสำหรับเอ็มเอรีพีเอสคือ $\log_2 M$ บิต/วินาที/เฮิรตซ์



รูปที่ 2.22 กราฟแสดงประสิทธิภาพอัตราความผิดพลาดอัตราความผิดพลาดทางสัญลักษณ์ของพีเอสเค

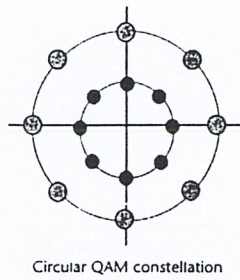
2.3 เอ็ม-เอรีแอมพลิจูดและเฟสคีย์อิง (M-ary amplitude and phase keying : M-ary APK/QAM)

คิวเอเอ็มที่มีการจัดแบบสมมาตรกันอาจไม่ใช่ระบบที่เหมาะสมที่สุดในการประยุกต์ใช้งานบางอย่าง (ต่อกระบวนการดีเทกต์หรือคุณสมบัติเฉพาะของช่องสัญญาณ) อย่างไรก็ตามผู้ออกแบบควรมีอิสระในการวางจุดของสัญลักษณ์ที่ได้ในคอนสเทลเลชันไดอะแกรม



รูปที่ 2.23 คอนสเทลเลชันไดอะแกรมของ 16 เอพีเคและ 16 คิวเอเอ็ม

จากรูปที่ 2.23 แสดงคอนสเทลเลชันไดอะแกรมของ 16 เอพีเค เหตุผลที่จัดรูปแบบสัญลักษณ์ให้มีลักษณะเฉพาะเช่นนี้ก็เพื่อให้ความต่างเฟสที่มากที่สุดระหว่างสัญลักษณ์ที่มีกำลังงานเท่ากันมีค่าประมาณ 90 องศา ซึ่งมากกว่าแบบ 16 คิวเอเอ็มที่มีความต่างเฟสเพียง 37 องศา ในบางเวลาอาจจะมีการใช้คอนสเทลเลชันไดอะแกรมของคิวเอเอ็มเป็นแบบวงกลมเพื่อช่วยลดปัญหาความคลุมเครือทางเฟสในระบบการกู้คืนสัญญาณพาห์และเพื่อในความสะดวกในการดีเทกต์ โดยใช้ค่าความแตกต่างเนื่องจากการลดระดับแอมพลิจูดในเอพีเค



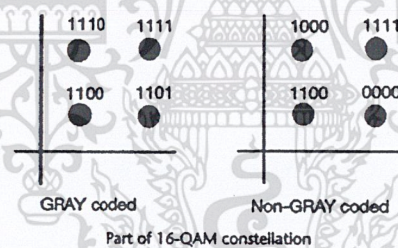
รูปที่ 2.24 คอนสเทลเลชันไดอะแกรมของคิวเอเอ็มแบบวงกลม

2.3.1 การเข้ารหัสแบบเกรย์ (Gray Coding)

เป็นการจัดรูปแบบของบิตให้สัญลักษณ์ที่อยู่ติดกันต่างกันเพียงหนึ่งบิต ดังนั้นจากสมมติฐานที่ว่ากระบวนการดีเทกต์ที่มีสัญลักษณ์ที่ติดกันผิดพลาดแล้วความน่าจะเป็นของการผิดพลาดทางบิตจะถูกประมาณโดยความน่าจะเป็นของความผิดพลาดทางสัญลักษณ์หารด้วยจำนวนของบิต k ในแต่ละสัญลักษณ์ นั่นคือ

$$P_b(\text{bit error probability})_{\text{Gray Coding}} \cong P_s(\text{symbol error probability})/k$$

ดังนั้นเราจึงสมควรใช้การจัดรูปแบบของบิตสำหรับสัญญาณแบนด์พาสเอ็ม-แอร์รี่ในคอนสเทลเลชันสเปซ เพื่อให้สัญลักษณ์ที่ติดกันต่างกันเพียงหนึ่งบิต



รูปที่ 2.25 ส่วนหนึ่งของคอนสเทลเลชันไดอะแกรมของ 16 คิวเอเอ็มแบบเกรย์โค้ดและนอนเกรย์โค้ด

2.3.2 การมอดูเลตแบบ 16 คิวเอเอ็ม (Quadrature Amplitude Modulation : QAM)

16 คิวเอเอ็ม คือระบบเอ็ม-แอร์รี่ที่มีค่า $M=16$ โดยข้อมูลอินพุตจะถูกแยกออกเป็นกลุ่มๆละ 4 บิต โดยทั้งเฟสและแอมพลิจูดของคลื่นพาห้จะถูกเปลี่ยนไป

2.3.3 16 คิวเอเอ็มทางภาคส่ง

บล็อกไดอะแกรมของระบบ 16 คิวเอเอ็มด้านส่งแสดงดังรูป 2.26 ข้อมูลไบนารีอินพุตจะถูกแยกเข้าไปใน 4 ช่องสัญญาณ คือ I , I' , Q และ Q' บิตที่แกน I และ Q จะกำหนดขั้วของเอาต์พุตของวงจรเปลี่ยน 2 บิตเป็น 4 ระดับ (โดยลอจิก 1 = บวก ลอจิก 0 = ลบ) ส่วนบิตที่แกน I' และ Q' จะเป็นตัวกำหนดขนาด (ลอจิก 1 = A โวลต์ ลอจิก 0 = B โวลต์) ดังนั้นวงจรแปลง 2 บิตเป็น 4 ระดับจะกำเนิดสัญญาณพีเอเอ็ม (Pulse Amplitude Modulation:PAM) 4 ระดับ โดยที่เอาต์พุตของวงจรจะเป็น $+A$, $-A$, $+B$, $-B$ จาก

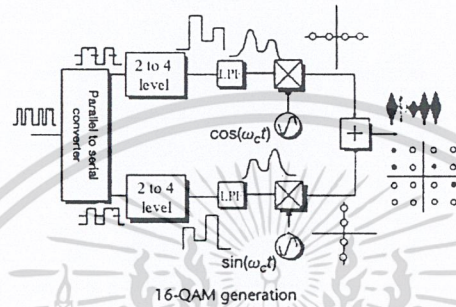
เอกสารนี้เป็นเอกสารที่สงวนลิขสิทธิ์และสงวนสิทธิ์ในวงจำกัด ไม่สามารถนำไปใช้ประโยชน์อื่นใดได้โดยไม่ได้รับอนุญาตจากเจ้าของลิขสิทธิ์ หากมีข้อผิดพลาดประการใดขออภัยเป็นอย่างสูง และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

นั้นสัญญาณพีเอเอ็มในช่องสัญญาณ I จะมอดูเลตกับคลื่นพาห์ที่อินเฟส ส่วนสัญญาณพีเอเอ็มในช่องสัญญาณ Q จะมอดูเลตกับคลื่นพาห์แบบควอดราเจอร์เฟสที่ตัวโปรดัคท์มอดูเลเตอร์ ซึ่งจะได้เอาท์พุทที่เป็นไปได้ 4 แบบสำหรับโปรดัคท์มอดูเลเตอร์แต่ละตัวดังนี้

โปรดัคท์มอดูเลเตอร์ I จะได้เอาท์พุท $+A \sin \omega_c t, -A \sin \omega_c t, +B \sin \omega_c t, -B \sin \omega_c t$

โปรดัคท์มอดูเลเตอร์ Q จะได้เอาท์พุท $+A \cos \omega_c t, -A \cos \omega_c t, +B \cos \omega_c t, -B \cos \omega_c t$

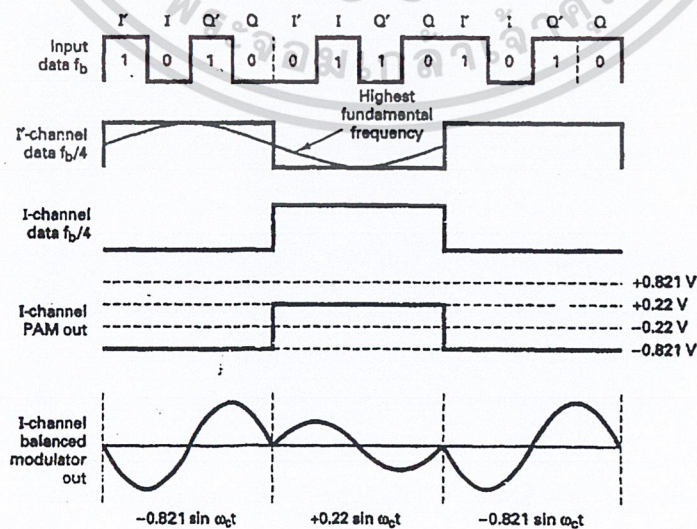
ส่วนวงจรรวมแบบเชิงเส้นจะรวมเอาท์พุทจากโปรดัคท์มอดูเลเตอร์ I และ Q และให้เอาท์พุท 16 แบบ



รูปที่ 2.26 วงจรกำเนิดสัญญาณ 16 คิวเอเอ็ม

2.3.4 การพิจารณาแบนด์วิดธ์ของระบบ 16 คิวเอเอ็ม

เนื่องจากในระบบ 16 คิวเอเอ็ม ข้อมูลอินพุทจะถูกแยกเป็น 4 ช่องสัญญาณ อัตราบิทข้อมูลในช่องสัญญาณ I, I', Q และ Q' จะเท่ากับ 1/4 ของอัตราข้อมูลไบนารีอินพุท(ตัวแยกบิทจะยืดความยาวบิทของ I, I', Q และ Q' ให้เป็น 4 เท่าของความยาวบิทอินพุท) รวมทั้งการที่บิท I, I', Q และ Q' จะถูกส่งออกแบบขนานไปพร้อมๆกัน วงจรแปลง 2 บิทเป็น 4 ระดับจึงเห็นการเปลี่ยนแปลงในอินพุทและเอาท์พุทเป็น 1/4ของอัตราข้อมูลอินพุท



จากรูปที่ 2.27 แสดงให้เห็นความสัมพันธ์ของเวลาบิตระหว่างข้อมูลอินพุตไบนารีในช่องสัญญาณ I, I', Q และ Q' และสัญญาณพีเอเอ็มในแกน I ซึ่งจะพบว่าความถี่มูลฐานสูงสุดที่ช่องสัญญาณ I, I', Q หรือ Q' จะเท่ากับ 1/8 ของอัตราบิตข้อมูลอินพุตไบนารี (1 ไชเกิดในช่องสัญญาณทั้ง 4 จะเท่ากับ 8 บิตอินพุต) รวมทั้งความถี่มูลฐานสูงสุดของสัญญาณพีเอเอ็มแต่ละสัญญาณก็จะเท่ากับ 1/8 ของอัตราบิตข้อมูลอินพุตไบนารีเช่นกัน

ในการมอดูเลตแบบ 16 คิวเอเอ็มจะมีการเปลี่ยนแปลงของสัญญาณเอาท์พุต (ไม่ว่าจะเป็นเฟสแอมพลิจูดหรือทั้ง 2 อย่าง) ทุกๆ 4 บิตข้อมูลอินพุต ดังนั้นบอดเรทจะเท่ากับ $f_b/4$ ซึ่งเท่ากับแบนด์วิดธ์ที่น้อยที่สุด

เอาท์พุตของบาลานซ์มอดูเลเตอร์สามารถแสดงทางคณิตศาสตร์ดังนี้

$$output = (x \sin \omega_a t)(\sin \omega_c t) \tag{2.29}$$

โดย $\omega_a t = 2\pi \frac{f_b}{8} t$ คือเฟสของสัญญาณที่มอดูเลต

$$\omega_c t = 2\pi f_c t \text{ คือเฟสของคลื่นพาห้} \tag{2.30}$$

และ x คือขนาดของสัญญาณ ($\pm A, \pm B$)

ดังนั้น

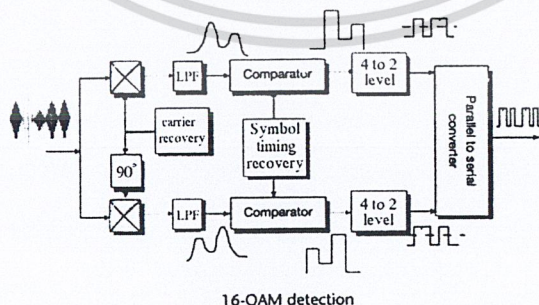
$$output = \left(x \sin 2\pi \frac{f_b}{8} t \right) (\sin 2\pi f_c t)$$

$$= \frac{x}{2} \cos 2\pi \left(f_c - \frac{f_b}{8} \right) t - \frac{x}{2} \cos 2\pi \left(f_c + \frac{f_b}{8} \right) t \tag{2.31}$$

สเปกตรัมความถี่เอาท์พุตจะมีค่าตั้งแต่ $f_c + f_b/8$ ถึง $f_c - f_b/8$ และแบนด์วิดธ์ที่น้อยที่สุดคือ

$$\left(f_c + \frac{f_b}{8} \right) - \left(f_c - \frac{f_b}{8} \right) = \frac{2f_b}{8} = \frac{f_b}{4} \tag{2.32}$$

2.3.5 16 คิวเอเอ็มทางภาครับ



รูปที่ 2.28 วงจรตีเทคต์สัญญาณ 16 คิวเอเอ็ม

บล็อกโคแอดมอดูเลชันของระบบ 16 คิวเอเอ็มทางด้านรับแสดงดังรูป 2.28 สัญญาณที่รับมาจะถูกส่งไปตีความอูเลตที่โปรดัคท์มอดูเลเตอร์ I หรือ Q ซึ่งจะทำการคูณสัญญาณดังกล่าวกับคลื่นพาหุรูปไซน์ในช่องสัญญาณ I และคูณกับคลื่นพาหุโคไซน์ในช่องสัญญาณ Q โดยคลื่นพาหุนี้จะต้องมีความถี่และเฟสโคฮีเร้นท์กับคลื่นพาหุอ้างอิงด้านส่งที่สามารถกู้คืนได้โดยใช้วงจรกู้คืนคลื่นพาหุซึ่งอาจทำได้โดยใช้วงจรเฟสล็อกกรุป เอาท์พุทที่ได้จากการตีความอูเลตในช่องสัญญาณ I และ Q จะเป็นสัญญาณ 4 ระดับจึงนำไปเข้าวงจรเปลี่ยนสัญญาณ 4 ระดับเป็น 2 บิต แล้วนำสัญญาณ 2 บิตที่ได้จากทั้ง 2 ช่องสัญญาณมารวมกันเป็นสัญญาณไบนารีอนุกรม โดยใช้วงจรรวมสัญญาณซึ่งจะเปลี่ยนสัญญาณจากขนานเป็นสัญญาณอนุกรม

2.3.6 ความน่าจะเป็นของการผิดพลาดสำหรับระบบเอ็ม-แอร์คิวเอเอ็ม(Probability of Error For M-ary QAM)

สัญญาณ 16 คิวเอเอ็มที่ถูกส่งมาจะอยู่ในรูป

$$u_m(t) = A_{mc} g_t(t) \cos 2\pi f_c t + A_{ms} g_t(t) \sin 2\pi f_c t \quad ; m = 1, 2, \dots, M \quad (2.33)$$

โดย $\{A_{mc}\}$ และ $\{A_{ms}\}$ เป็นเซตของระดับแอมพลิจูดซึ่งได้จากการแมพลำดับ k บิต ไปบนแอมพลิจูดสัญญาณ ซึ่งคิวเอเอ็มอาจมองในรูปของการมอดูเลตสัญญาณดิจิทัลสองทางแอมพลิจูดและเฟสได้ ดังนั้น รูปคลื่นสัญญาณคิวเอเอ็มที่ถูกส่งไปอาจอธิบายเป็น

$$u_m(t) = A_{mc} g_t(t) \cos(2\pi f_c t + \theta_n) \quad (2.34)$$

$$m = 1, 2, \dots, M_1$$

$$n = 1, 2, \dots, N_1$$

ถ้า $M_1 = 2^{k_1}$ และ $M_2 = 2^{k_2}$ วิธีการมอดูเลตทั้งทางแอมพลิจูดและเฟสจะเป็นการส่งข้อมูลไบนารี $k_1 + k_2 = \log_2 M_1 M_2$ ไปพร้อม ๆ กันโดยมีอัตราสัญลักษณ์เป็น $R_b / (k_1 + k_2)$ จากสมการข้างต้นทั้ง (2.33) และ (2.34) อยู่ในเทอมของเวกเตอร์สัญญาณ 2 มิติในรูป

$$S_m = (\sqrt{E_s} A_{mc} \quad \sqrt{E_s} A_{ms}) \quad ; m = 1, 2, \dots, M \quad (2.35)$$

สัญญาณที่รับได้ $r(t)$ ทางด้านรับที่ถูกรบกวนจาก AWGN อาจอธิบายได้ดังนี้

$$r(t) = A_{mc} g_t(t) \cos(2\pi f_c t + \phi) + A_{ms} g_t(t) \sin(2\pi f_c t + \phi) \quad (2.36)$$

โดยที่ ϕ คือ เฟสออฟเซทของคลื่นพาหุและ

$$n(t) = n_c(t) \cos 2\pi f_c t - n_s(t) \sin 2\pi f_c t \quad (2.37)$$

สัญญาณที่รับได้จะถูกคอร์ริเลตด้วยฟังก์ชันพื้นฐาน 2 ตัวที่ถูกเลื่อนเฟส

$$\psi_1(t) = g_t(t) \cos(2\pi f_c t + \phi)$$

$$\psi_2(t) = g_t(t) \sin(2\pi f_c t + \phi) \quad (2.38)$$

และเอาท์พุทของคอร์ริเลเตอร์จะถูกสุ่มและส่งไปยังตัวตีเทกต์ ส่วนเฟสล็อกกรุปจะประมาณค่าเฟสออฟเซทคลื่นพาหุของสัญญาณที่รับได้และชดเชยเฟสออฟเซทนี้โดยการเลื่อนเฟส $\psi_1(t)$ และ $\psi_2(t)$ ดังสมการ (2.38) สัญญาณนาฬิกาจะถูกสมมติให้ซิงโครไนซ์กับสัญญาณที่รับได้ดังนั้นเอาท์พุททั้ง 2 ตัวของคอร์ริเลเตอร์เมื่อถูกสุ่มที่เวลาที่แน่นอน ภายใต้สภาวะนี้คือ

$$r_1 = A_{mc} + n_c \cos \phi - n_s \sin \phi$$

$$r_2 = A_{ms} + n_c \cos \phi - n_s \sin \phi \quad (2.39)$$

โดยที่

$$\begin{aligned} n_c &= \frac{1}{2} \int_0^T n_c(t) g_t(t) dt \\ n_s &= \frac{1}{2} \int_0^T n_s(t) g_t(t) dt \end{aligned} \quad (2.40)$$

ส่วนประกอบของสัญญาณรบกวนจะมีค่าเฉลี่ยเป็น 0 (zero mean) ที่ไม่คอร์รีเลทกับค่าตัวแปรสุ่มแบบเกาส์เซียน (gaussian random variable) ซึ่งมีค่าความแปรปรวน σ^2 ฉะนั้นตัวดีเทกต์ที่ดีที่สุดคำนวณเมตริกซ์ระยะทาง

$$D_{(r,s_m)} = |r - s_m|^2 \quad ; m = 1, 2, \dots, M \quad (2.41)$$

ซึ่ง $r^t = (r_1, r_2)$ และ s_m ถูกกำหนดโดย (2.35)

สำหรับสัญญาณที่มีคอนสเทลเลชันไดอะแกรมรูปลี่เหลี่ยมผืนผ้าซึ่ง $M = 2^k$ เมื่อ k เป็นจำนวนคู่ คอนสเทลเลชันไดอะแกรมของสัญญาณคิวเอเอ็มจะเท่ากับสัญญาณพีเอเอ็ม (Pulse Amplitude Modulation : PAM) 2 สัญญาณบนคลื่นพาห์ที่ตั้งฉากกัน โดยแต่ละสัญญาณจะมีสัญลักษณ์ $= \sqrt{M} = 2^{k/2}$ เนื่องจากส่วนประกอบของสัญญาณที่มีเฟสตั้งฉากกันจะถูกแยกกันโดยสมบูรณ์ด้วยการดีเทกต์แบบโคฮีเรนซ์ ความน่าจะเป็นของความผิดพลาดสำหรับคิวเอเอ็มสามารถอธิบายได้จากค่าความน่าจะเป็นของความผิดพลาดสำหรับพีเอเอ็ม โดยความน่าจะเป็นของการตัดสินใจผิดพลาดของสัญลักษณ์ได้อย่างถูกต้องสำหรับระบบเอ็ม-แอร์คิวเอเอ็ม คือ

$$P_c = (1 - P_{\sqrt{M}})^2 \quad (2.42)$$

โดยที่ $P_{\sqrt{M}}$ คือ ความน่าจะเป็นของความผิดพลาดสำหรับรูลี่เหลี่ยม-แอร์คิวเอเอ็ม (\sqrt{M} -ary PAM) ด้วยกำลังงานเฉลี่ยเป็น 1/2 ในแต่ละสัญญาณที่ตั้งฉากกัน ดังนั้นในระบบคิวเอเอ็มที่เท่ากัน เราจะได้

$$P_{\sqrt{M}} = 2 \left(1 - \frac{1}{\sqrt{M}} \right) Q \left(\sqrt{\frac{3}{M-1} \cdot \frac{E_{av}}{N_0}} \right) \quad (2.43)$$

โดยที่ E_{av}/N_0 คือ ค่าอัตราส่วนสัญญาณต่อสัญญาณรบกวนเฉลี่ยต่อ 1 สัญลักษณ์ ดังนั้นความน่าจะเป็นของความผิดพลาดทางสัญลักษณ์สำหรับเอ็มแอร์คิวเอเอ็ม คือ

$$P_M = 1 - (1 - P_{\sqrt{M}})^2 \quad (2.44)$$

ซึ่งผลนี้จะถูกต้องสำหรับ $M = 2^k$ เมื่อ k เป็นจำนวนคู่

สำหรับ k ที่เป็นเลขคี่จะไม่มีระบบ \sqrt{M} -ary ที่เท่ากัน ดังนั้นตัวดีเทกต์ที่ดีที่สุดจึงขึ้นกับการตัดสินใจบนเมตริกซ์ระยะทางที่ดีที่สุด ในสมการ (2.44) คือการแสดงความน่าจะเป็นของความผิดพลาดทางสัญลักษณ์ที่ถูกจำกัดโดยขอบบนเป็น

$$P \leq 1 - \left[1 - 2Q \left(\sqrt{\frac{3E_{av}}{(M-1)N_0}} \right) \right]^2$$

$$P \leq 4Q \left(\sqrt{\frac{3kE_{av}}{(M-1)N_0}} \right) \quad (2.45)$$

สำหรับ k ใด ๆ ที่ ≥ 1 โดย E_a/N_0 คือ อัตราส่วนสัญญาณต่อสัญญาณรบกวนเฉลี่ยต่อบิต

2.4 สัญญาณรบกวน (noise)

แบ่งสัญญาณรบกวนออกเป็น สัญญาณรบกวนขาว (white noise) และสัญญาณรบกวนสี (colored noise) โดยขึ้นอยู่กับความหนาแน่นกำลังเชิงสเปกตรัมของสัญญาณรบกวน

สัญญาณรบกวนขาว คือ สัญญาณรบกวนที่มีความหนาแน่นกำลังเชิงสเปกตรัมราบเรียบตลอดช่วงความถี่ที่สนใจ ปกติจะมีค่าเท่ากับ N_0 วัตต์/เฮิรตซ์

ส่วนสัญญาณรบกวนสี คือ สัญญาณรบกวนที่มีการแจกแจงเชิงสเปกตรัมที่ไม่มีรูปแบบ แต่เนื่องจากช่วงแบนด์วิดท์ที่จำกัดอาจจะตอบสนองต่อช่องสัญญาณสื่อสารเพียงช่องเดียว ทำให้ความหนาแน่นกำลังเชิงสเปกตรัมอาจมีความเรียบในช่วงนั้น ๆ จึงอาจเรียกสัญญาณรบกวนสีว่า สัญญาณรบกวนขาวที่มีย่านความถี่จำกัดแทนได้

โดยทั่วไปเมื่อกล่าวถึงสัญญาณรบกวน ถ้าไม่มีการบอกค่าเฉลี่ย จะหมายถึงสัญญาณรบกวนที่มีค่าเฉลี่ยเป็นศูนย์ เพราะถ้าสัญญาณรบกวนมีค่าไม่เป็นศูนย์อาจเทียบได้ว่า เป็นสัญญาณรบกวนที่มีค่าเฉลี่ยเป็นศูนย์รวมอยู่กับสัญญาณไฟตรงที่มีค่าเท่ากับค่าเฉลี่ยของสัญญาณรบกวนนั้น ๆ

2.5 เอ็ม-เอ็รกีวเอเอ็มกับเอ็ม-เอ็รกีพีเอสเค

เป็นเรื่องน่าสนใจที่จะเปรียบเทียบประสิทธิภาพของระบบคิวเอเอ็มกับระบบพีเอสเคสำหรับขนาดของสัญญาณ M ใด ๆ เนื่องจากทั้งสองระบบเป็นสัญญาณ 2 มิติเช่นเดียวกัน

2.5.1 การเปรียบเทียบวิธีการมอดูเลตสัญญาณดิจิทัลที่ประสิทธิภาพในการใช้แบนด์วิดท์

วิธีการมอดูเลตสัญญาณดิจิทัลแบบต่างๆสามารถเปรียบเทียบกันในหลาย ๆ ทาง เช่น การเปรียบเทียบค่าอัตราส่วนกำลังสัญญาณที่ต้องการต่อสัญญาณรบกวน ในการที่จะได้ความน่าจะเป็นในการผิดพลาดที่ต้องการ แต่การเปรียบเทียบเช่นนี้อยู่บนข้อจำกัดบางอย่าง เช่น อัตราการส่งข้อมูลหรือแบนด์วิดท์ที่เท่า ๆ กัน ดังนั้นในหัวข้อนี้จึงพิจารณาที่ประสิทธิภาพในการใช้แบนด์วิดท์ (Bandwidth Efficiency) หรืออาจเรียกว่าความหนาแน่นของข้อมูล (density function)

สำหรับสัญญาณเอ็ม-เอ็รกีวเอเอ็มก็คือการส่งข้อมูล k บิต ณ เวลาหนึ่งโดยแต่ละสัญลักษณ์จะเท่ากับลำดับข้อมูล k บิตโดย

$$M = 2^k \text{ หรือ } k = \log_2 M \quad (2.46)$$

ซึ่งแต่ละ M สัญลักษณ์จะถูกส่งระหว่างแต่ละช่วงเวลาสัญลักษณ์ T_s อัตราข้อมูล R จึงสามารถอธิบายได้ดังนี้

$$R = \frac{k}{T_s} = \frac{\log_2 M}{T_s} \text{ บิต/วินาที} \quad (2.47)$$

จากสมการข้างต้นสามารถเขียนช่วงเวลาแต่ละบิต T_b ในพจน์ของช่วงเวลาสัญลักษณ์ T_s หรือ อัตราสัญลักษณ์ R_s ก็คือ

$$T_b = \frac{1}{R} = \frac{T_s}{k} = \frac{1}{kR_s} \quad (2.48)$$

จากสมการ 1 และ 3 จะสามารถอธิบายอัตราสัญลักษณ์ R_s ในเทอมของอัตราบิตข้อมูล R เป็น

$$R_s = \frac{R}{\log_2 M} \quad (2.49)$$

จากสมการ 2 และ 3 จะพบว่าการส่งสัญญาณดิจิทัล $k = \log_2 M$ บิต ใน T_s วินาที โดยใช้แบนด์วิดท์ที่ W เฮิรตซ์ จะได้ค่าประสิทธิภาพในการใช้แบนด์วิดท์ดังนี้

$$\begin{aligned} BW \text{ efficiency} &= \frac{\text{Transmission rate (bps)}}{\text{Minimum bandwidth (Hz)}} \\ &= \left(\frac{\text{bits/second}}{\text{Hertz}} \right) = \left(\frac{\text{bits/second}}{\text{cycles/second}} \right) \\ &= \text{bits/cycle} \\ &= \frac{R}{W} = \frac{\log_2 M}{WT_s} = \frac{1}{WT_s} \end{aligned} \quad (2.50)$$

2.5.2 การเปรียบเทียบประสิทธิภาพโดยอัตราส่วนสัญญาณต่อสัญญาณรบกวน

โดยความน่าจะเป็นของการผิดพลาดทางสัญลักษณ์ของระบบเอ็ม-เออร์พีเอสจะจะมีสมการดังสมการ (2.51) คือ

$$P_M \approx 2Q \left(\sqrt{\frac{2E_s}{N_0}} \sin \frac{\pi}{M} \right) \quad (2.51)$$

สำหรับระบบเอ็ม-เออร์พีเอสจะมีสมการดังสมการ (2.52) คือ

$$P_{\sqrt{M}} = 2 \left(1 - \frac{1}{\sqrt{M}} \right) Q \left(\sqrt{\frac{3}{M-1}} \cdot \frac{E_{av}}{N_0} \right) \quad (2.52)$$

เนื่องจากความน่าจะเป็นของการผิดพลาดถูกกำหนดโดยค่า Q จึงอาจจะเปรียบเทียบค่า Q ของทั้ง 2 ระบบดั่งนั้นอัตราส่วนของค่าทั้ง 2 นี้ คือ

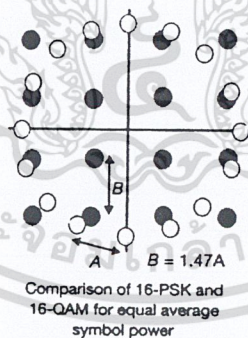
$$R_M = \frac{3/(M-1)}{2 \sin^2(\pi/M)} \quad (2.53)$$

ตัวอย่างเช่น เมื่อ $M = 4$ จะได้ $R_M = 1$ ดังนั้นระบบ 4 พีโอเอสเคจะมีประสิทธิภาพเท่ากันสำหรับค่าอัตราส่วนสัญญาณต่อสัญญาณรบกวนต่อสัญลักษณ์ที่ค่าเดียวกัน อีกนัยหนึ่งเมื่อ $M > 4$ จะพบว่า $R_M > 1$ ดังนั้นเอ็ม-แอร์คิวเอเอ็มจะมีประสิทธิภาพดีกว่าเอ็ม-แอร์พีเอสเค โดยตารางที่ 2.3 จะแสดงค่าอัตราส่วนสัญญาณต่อสัญญาณรบกวนของระบบคิวเอเอ็มที่ดีกว่าระบบพีโอเอสเคสำหรับค่า M ต่างๆกัน เช่น จากตารางจะเห็นว่า 32 คิวเอเอ็มจะมีค่าอัตราส่วนสัญญาณต่อสัญญาณรบกวนที่ดีกว่า 32 พีโอเอสเคอยู่ 7 ดีบี

M	$10\log R_M$
8	1.65
16	4.20
32	7.02
64	9.95

ตาราง 2.2 แสดงข้อได้เปรียบทางอัตราส่วนสัญญาณต่อสัญญาณรบกวนของคิวพีโอเอสเคเทียบกับ 16 คิวเอเอ็ม

เมื่อเปรียบเทียบคอนสเทลเลชันไดอะแกรมของเอ็ม-แอร์คิวเอเอ็มกับเอ็ม-แอร์พีเอสเค จะพบว่าระยะห่างระหว่างสถานะของสัญลักษณ์ในระบบคิวเอเอ็มจะมากกว่าพีโอเอสเค ซึ่งสัญลักษณ์จะถูกจำกัดให้มีแอมพลิจูดที่เท่ากัน จึงได้เป็นรูปวงกลมที่มีระยะห่างเท่ากันจากจุดกำเนิด



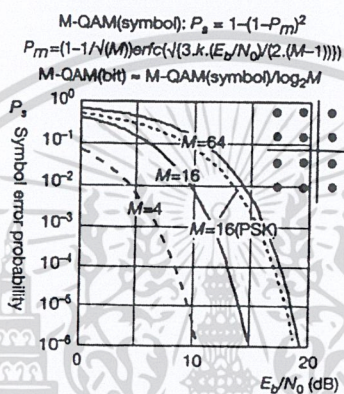
รูปที่ 2.29 เปรียบเทียบระบบ 16 คิวพีโอเอสเค กับ 16 คิวเอเอ็ม เมื่อพลังงานสัญลักษณ์เฉลี่ยมีค่าเท่ากัน

คอนสเทลเลชันไดอะแกรมแสดงในรูปที่ 2.29 จะมีกำลังงานสัญลักษณ์เฉลี่ยเท่ากันทั้งสองระบบ แต่ระยะห่างระหว่างสัญลักษณ์ที่มากกว่าของระบบคิวเอเอ็มทำให้กระบวนการดีเทกต์จะไวต่อสัญญาณรบกวนน้อยกว่า

ภายใต้สภาวะเช่นนี้ ค่ากำลังงานสูงสุดของคิวเอเอ็มจะมากกว่าคิวพีโอเอสเค ซึ่งเป็นสิ่งที่ควรพิจารณาเมื่อกระบวนการส่งถูกจำกัดค่ากำลังงานสูงสุด

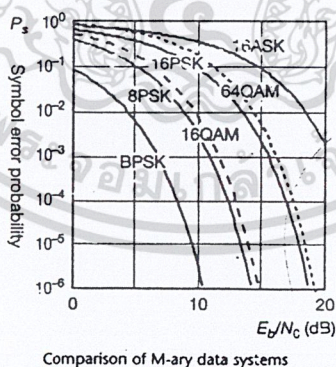
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เมื่อเปรียบเทียบเส้นโค้งของอัตราความผิดพลาดทางบิตของระบบพีเอสเคและคิวเอเอ็ม จะเห็นว่าคิวเอเอ็มมีข้อได้เปรียบกว่าพีเอสเค เมื่อเปรียบเทียบระบบ 16 คิวเอเอ็มกับ 16 พีเอสเค จะพบว่าระบบ 16 คิวเอเอ็ม จะมีความทนต่อสัญญาณรบกวนดีกว่า 16 พีเอสเค อยู่ 3.5 ดีบี แต่จะยุ่งยากมากขึ้นในการออกแบบเพราะจำเป็นต้องใช้ข้อมูลทั้งแอมพลิจูดและเฟส แล้วก็ต้องจัดการกับความผิดพลาดทั้งทางแอมพลิจูดและเฟสที่เกิดบนช่องสัญญาณด้วย ส่วนในทางปฏิบัติเราจะสนใจประโยชน์ในทางประสิทธิผลมากกว่าความยุ่งยากที่เกิดขึ้น ดังนั้นระบบคิวเอเอ็มจึงนิยมใช้มากกว่าพีเอสเค แต่ถ้าการผิดเพี้ยนทางแอมพลิจูดของช่องสัญญาณมีความรุนแรงมากควรใช้ระบบพีเอสเคจะดีกว่า



รูปที่ 2.30 กราฟแสดงประสิทธิภาพอัตราความผิดพลาดทางสัญลักษณ์สำหรับคิวเอเอ็ม

2.5.3 ประสิทธิภาพสัมพัทธ์ของการมอดูเลตแบนด์พาสแบบหลายระดับ



รูปที่ 2.31 การเปรียบเทียบประสิทธิภาพอัตราความผิดพลาดทางสัญลักษณ์ระหว่างระบบเอ็มเอรีแบบต่าง ๆ

จากรูปที่ 2.31 แสดงเส้นโค้งการผิดพลาดของบิตสำหรับระบบเอ็มเอรีที่รูปแบบต่าง ๆ กัน จะเห็นอย่างชัดเจนว่ารูปแบบคิวเอเอ็มจะเข้าใกล้ขอบเขตความจุของช่องสัญญาณที่มีประสิทธิภาพการใช้สเปกตรัมสูงที่สุด นอกจากนี้เราควรให้ความสนใจต่อการเปรียบเทียบความผิดพลาดทางบิตระบบที่ใช้และไม่ใช้การเข้ารหัสแบบกรวยรวมทั้งมีความผิดพลาดมากเพียงใดในที่ถูกจำกัดสำหรับสัญลักษณ์ติดกันที่

เอกลักษณะใด ๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

เข้รห้สแบบเกรย์ โดยสมมติให้สัญลักษณ์ 1 สัญลักษณ์มีการผิดพลาดไป 1 บิท จะได้อัตราความผิดพลาดทางบิทเท่ากับอัตราความผิดพลาดทางสัญลักษณ์หารด้วยจำนวนบิทต่อสัญลักษณ์



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

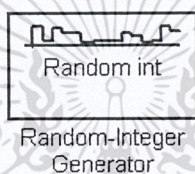
บทที่ 3 การออกแบบระบบ

ในปริญญาโทฉบับนี้จะใช้โปรแกรมซิมูลิงค์ (Simulink) และเม็ทแเล็บบจำลองระบบการมอดูเลตแบบดิจิตอล 2 ระบบ คือ คิวพีเอสเคและ 16 คิวเอเอ็ม โดยใช้ความถี่ของสัญญาณต่าง ๆ เท่ากันทั้งหมด เพื่อเปรียบเทียบประสิทธิภาพของทั้งสองระบบ

3.1 วงจรทางด้านภาคส่งของระบบคิวพีเอสเค

3.1.1 วงจรกำเนิดสัญญาณข้อมูล

ให้กำเนิดสัญญาณข้อมูลความถี่ 256 กิโลเฮิร์ตซ์ โดยใช้บล็อกกำเนิดสัญญาณแบบสุ่ม (Random Integer Generator)



รูปที่ 3.1 บล็อกกำเนิดสัญญาณแบบสุ่ม

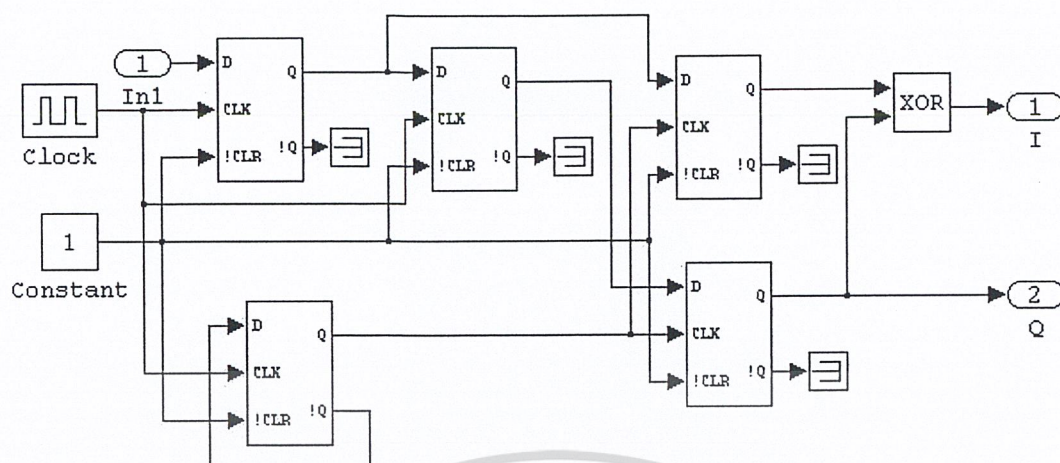
3.1.2 วงจรแยกสัญญาณดิจิตอล (Serial to Parallel)

ทำหน้าที่แบ่งข้อมูลดิจิตอลอินพุตเป็น 2 ชุด โดยใช้ดีฟลิปฟล็อป 2 ตัวแรกทำการแยกสัญญาณก่อน แล้วจึงใช้วงจรหน่วงเวลา 2 บิตทางเอาต์พุตตัวบนเพื่อควบคุมให้เอาต์พุตออกมา พร้อมกันกับด้านล่าง

จากรูปที่ 3.2 นั้นเป็นวงจรแบบที่ใช้ดีฟลิปฟล็อปเป็นตัวหารสัญญาณนาฬิกาช่วยควบคุมการรับส่งข้อมูลให้สอดคล้องกัน เอาต์พุตที่ได้มี 2 ส่วน คือ ส่วนบนเป็นส่วนอินเฟส (Inphase) และส่วนล่างเป็นควอดราเจอร์เฟส (Quadrature phase) และแปลงสัญญาณเป็นเกรย์โค้ด (Gray code) โดยใช้ตัวเอ็กซคลูซีฟออร์ (Exclusive-OR Gate)

ส่วนสัญญาณนาฬิกาได้มาจากบล็อกกำเนิดสัญญาณนาฬิกา (Clock) กำหนดความถี่เป็น 256 กิโลเฮิร์ตซ์

จากนั้นนำส่วนนี้มาทำเป็นซับซิสเต็ม (Subsystem) ตัวแยกสัญญาณดิจิตอลเพื่อสะดวกในการนำไปใช้ต่อวงจรและประมวลผลต่อไป



รูปที่ 3.2 วงจรแยกสัญญาณดิจิทัล



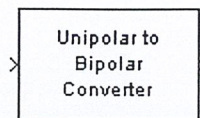
รูปที่ 3.3 ชั้นขีสเต็มของวงจรแยกสัญญาณดิจิทัล

Q(t)	D(t)	Q(tnext)
0	0	0
0	1	1
1	0	0
1	1	1

ตาราง 3.1 ค่าความจริงของดีฟลิปฟลอกในซิมมูลิงค์
โดยทำงานในขอบข่ายของสัญญาณนาฬิกา และป้อนขาเคลียร์บาร์เป็น 1

3.1.3 วงจรแปลงบิตเป็น 2 ระดับ

ใช้บล็อกแปลงระดับสัญญาณจากยูนิโพลาร์เป็นไบโพลาร์ (Unipolar to Bipolar convertor) โดยแปลงระดับสัญญาณ 0 ให้เป็นระดับสัญญาณ -1 ส่วนระดับสัญญาณ 1 จะออกมาเป็น 1 เท่าเดิม



รูปที่ 3.4 บล็อกแปลงระดับสัญญาณยูนิโพลาร์เป็นไบโพลาร์

3.1.4 วงจรมอดูเลเตอร์

ในที่นี้ใช้บล็อกครอสโปรดักต์ (Cross product) ทำหน้าที่เป็นตัวมอดูเลเตอร์ โดยทำการคูณสัญญาณพาหะกับสัญญาณ 2 ระดับทั้ง 2 ส่วน คือ ส่วนอินเฟสและส่วนควอดราเจอร์เฟส

วงจรทางด้านอินเฟสจะทำหน้าที่คูณสัญญาณ 2 ระดับที่มาจากวงจรแยกสัญญาณดิจิทัลกับสัญญาณพาหะที่ได้มาจากบล็อกกำเนิดสัญญาณไซน์ ส่วนทางด้านควอดราเจอร์เฟสจะใช้สัญญาณพาหะเป็นสัญญาณโคไซน์



รูปที่ 3.5 บล็อกครอสโปรดักต์

3.1.5 วงจรกำเนิดสัญญาณพาหะความถี่ 1024 กิโลเฮิรตซ์

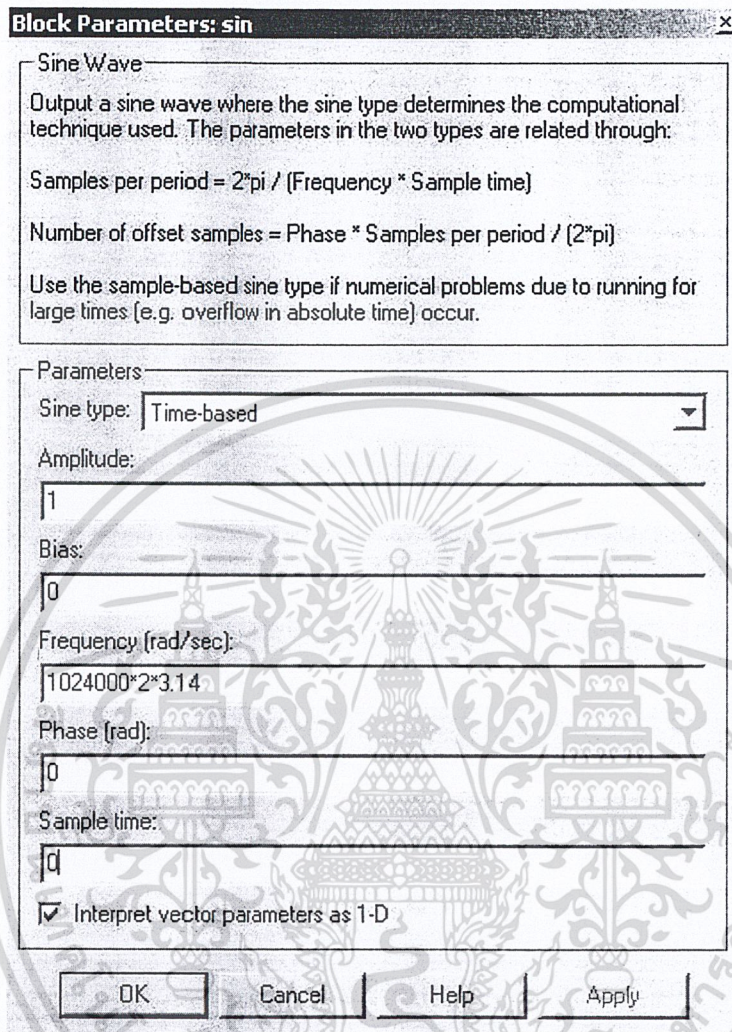
ใช้บล็อกสัญญาณไซน์ (Sine wave) มาเป็นตัวกำเนิดสัญญาณพาหะทางด้านอินเฟส และใช้บล็อกนี้เป็นตัวกำเนิดสัญญาณโคไซน์เพื่อเป็นสัญญาณพาหะทางด้านควอดราเจอร์เฟสด้วย โดยการกำหนดพารามิเตอร์เฟสเริ่มต้นของสัญญาณให้เป็น 90 องศา หรือ $\pi/2$



Sine Wave

รูปที่ 3.6 บล็อกสัญญาณไซน์

การกำหนดค่าพารามิเตอร์ของบล็อกเป็นดังนี้



รูปที่ 3.7 การกำหนดค่าพารามิเตอร์ของบล็อกสัญญาณไซน์เพื่อทำเป็นสัญญาณพาหะ

3.1.6 วงจรกำเนิดสัญญาณนำร่องความถี่ 512 กิโลเฮิร์ตซ์ (Pilot signal)

เหตุที่นำสัญญาณนำร่องมาใช้เพราะสะดวกในการนำไปคำนวณในวงจรกึ่งสัญญาณนาฬิกาขึ้นทางภาครับ เนื่องจากทางภาครับต้องการสัญญาณนาฬิกาและสัญญาณคลื่นพาหะที่มีเฟสและความถี่เท่ากันกับภาคส่ง เพื่อการซิงโครไนเซชันที่ดีที่สุด ซึ่งในที่นี้จะใช้บล็อกสัญญาณไซน์เช่นเดียวกับวงจรกำเนิดสัญญาณพาหะ

Block Parameters: sin [X]

Sine Wave

Output a sine wave where the sine type determines the computational technique used. The parameters in the two types are related through:

Samples per period = $2\pi / (\text{Frequency} * \text{Sample time})$

Number of offset samples = $\text{Phase} * \text{Samples per period} / (2\pi)$

Use the sample-based sine type if numerical problems due to running for large times (e.g. overflow in absolute time) occur.

Parameters

Sine type: Time-based

Amplitude: 1

Bias: 0

Frequency (rad/sec): $512000 * 2 * 3.14$

Phase (rad): 0

Sample time: 0

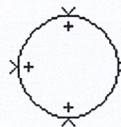
Interpret vector parameters as 1-D

OK Cancel Help Apply

รูปที่ 3.8 การกำหนดค่าพารามิเตอร์ของบล็อกสัญญาณไซน์เพื่อทำเป็นสัญญาณนำร่อง

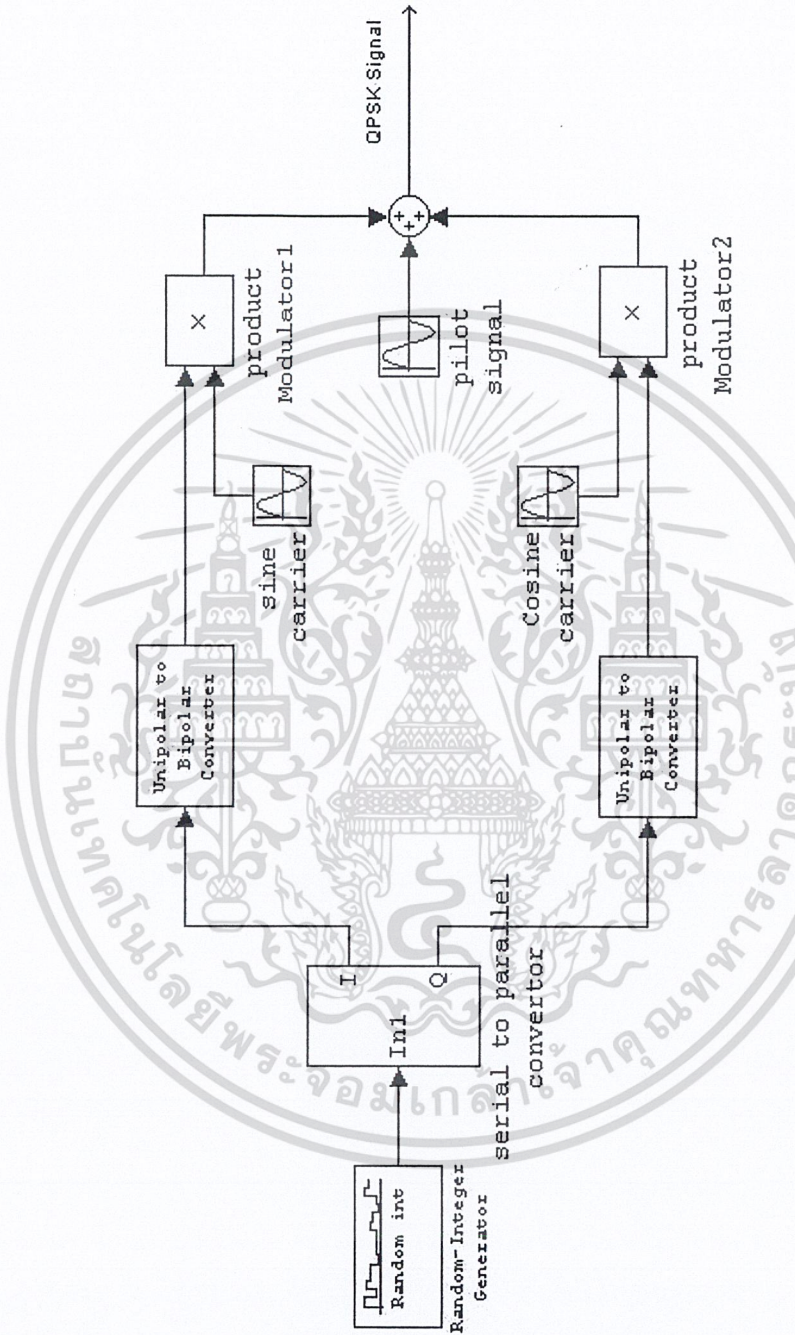
3.1.7 วงจรรวมสัญญาณ (Summing map)

ใช้บล็อกบวก (Sum) เป็นตัวรวมสัญญาณ โดยกำหนดอินพุทของบล็อกเป็น 3 ตัว รวมสัญญาณ 3 ชุดเข้าด้วยกันเพื่อให้เป็นสัญญาณที่ถูกขยายแล้วเพียงชุดเดียว



รูปที่ 3.9 บล็อกบวก

3.1.8 วงจรรวมทางภาคส่ง



รูปที่ 3.10 วงจรรวมทางภาคส่งของคิวพีเอสเค

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

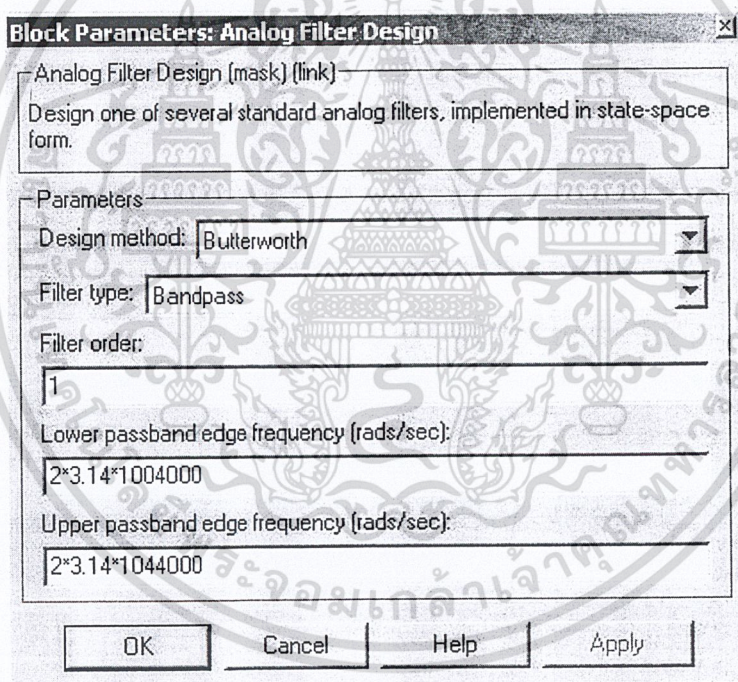
3.2 วงจรทางด้านภาครับของระบบคิวพีเอสเค

3.2.1 วงจรกรองช่วงความถี่ (Band pass filter)

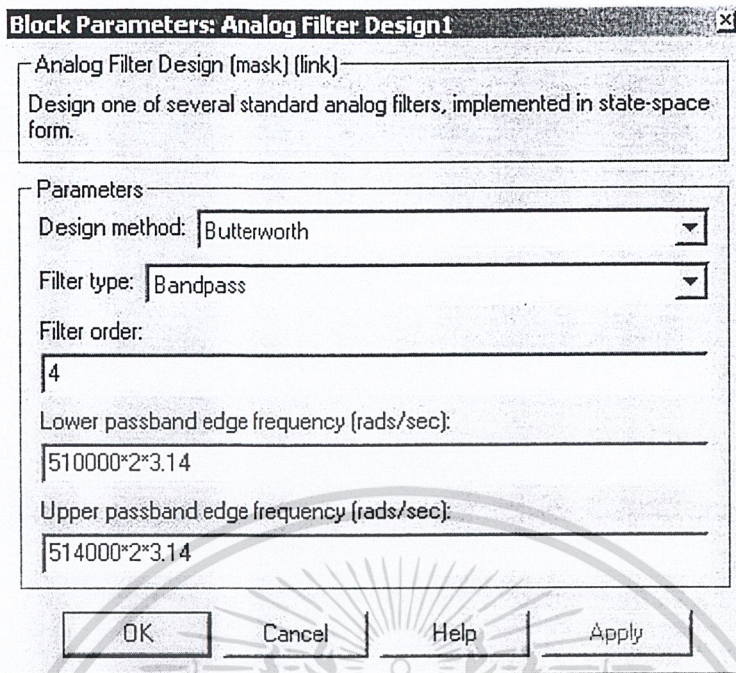
ใช้บล็อกการออกแบบตัวกรองความถี่แบบอนาล็อก (Analog filter design) โดยกำหนดค่าพารามิเตอร์เป็นตัวกรองช่วงความถี่แบบบัทเทอร์เวิร์ธดังรูป 3.12 โดยกำหนดให้กรองความถี่ในช่วง 1004-1044 กิโลเฮิร์ตซ์ เพื่อกรองความถี่สัญญาณพาหะ และในช่วง 510-514 กิโลเฮิร์ตซ์ เพื่อกรองความถี่สัญญาณนำร่อง



รูปที่ 3.11 ตัวกรองช่วงความถี่



รูปที่ 3.12 การกำหนดค่าพารามิเตอร์ของตัวกรองช่วงความถี่เพื่อกรองความถี่สัญญาณพาหะ



รูปที่ 3.13 การกำหนดพารามิเตอร์ของตัวกรองช่วงความถี่เพื่อกรองความถี่สัญญาณรบกวน

3.2.2 วงจรเฟสล็อกกลูป

มีด้วยกัน 2 วงจร โดยในวงจรแรกต้องการเอาที่พหุเป็นสัญญาณนาฬิกา 256 กิโลเฮิร์ตซ์ เพื่อนำไปใช้ในวงจรแปลงขนานกลับเป็นอนุกรม และวงจรที่ 2 ต้องการเอาที่พหุเป็นสัญญาณพาหะความถี่ 1024 กิโลเฮิร์ตซ์ เพื่อนำไปใช้ในวงจรคีมอคูเลตสัญญาณ

โดยวงจรแรกสัญญาณที่เข้ามาจะเป็นสัญญาณรบกวนความถี่ 418 กิโลเฮิร์ตซ์ที่กรองจากสัญญาณคิวพีเอสเคนมาล็อกความถี่ไว้และแปลงเป็นสัญญาณรูปสี่เหลี่ยม แล้วผ่านวงจรหารความถี่เพื่อให้ความถี่ลดลงเหลือ 64 กิโลเฮิร์ตซ์ ซึ่งเท่ากับค่าสัญญาณนาฬิกาที่ภาคส่ง

ส่วนการกู้สัญญาณพาหะคืนก็ใช้หลักการเดียวกัน เพียงแต่เปลี่ยนตัวหารความถี่เป็นตัวคูณ ให้สัญญาณอินพุตจากสัญญาณนาฬิกาที่กรองได้มีความถี่สูงขึ้นเท่ากับสัญญาณพาหะคือ 512 กิโลเฮิร์ตซ์ แล้วนำไปผ่านวงจรกรองความถี่ต่ำ 1024 กิโลเฮิร์ตซ์เพื่อทำให้สัญญาณกลับเป็นรูปไซน์ดั้งเดิม

3.2.2.1 เฟสล็อกกลูปมีส่วนประกอบที่สำคัญ คือ

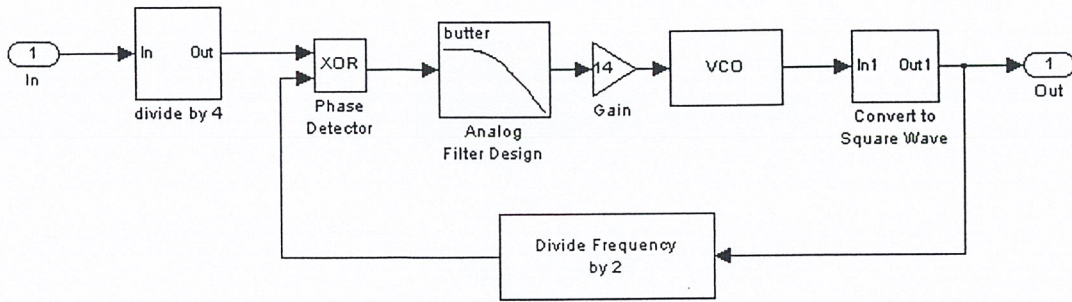
3.2.2.1.2 วงจรเปรียบเทียบเฟส

3.2.2.1.2 วงจรโวลต์เตจคอนโทรลอสซิลเลเตอร์

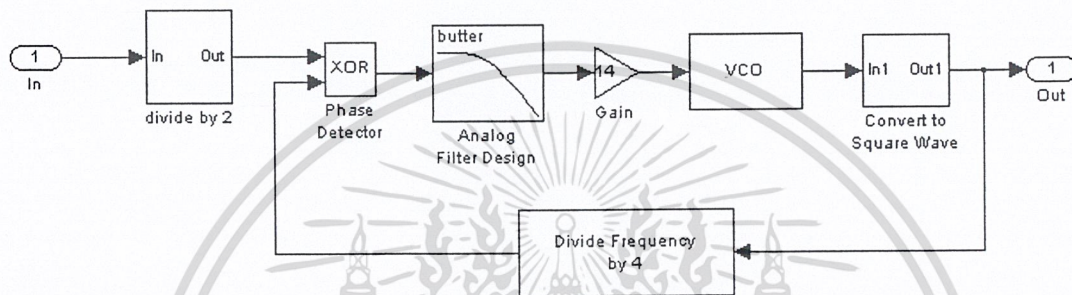
3.2.2.1.3 วงจรหาร/คูณความถี่

บล็อกแรกที่อยู่ก่อนสัญญาณอินพุตจะเป็นบล็อกที่ใช้หารความถี่สัญญาณ ส่วนบล็อกที่เป็นส่วนป้อนกลับจะเป็นตัวคูณความถี่

3.2.2.1.4 วงจรลูปฟิลเตอร์ (Loop filter)



ก)



ข)

รูปที่ 3.14 ก) วงจรเฟสล็อกคูปตัวแรกเพื่อกรองสัญญาณนาฬิกา

ข) วงจรเฟสล็อกคูปตัวที่ 2 เพื่อกรองสัญญาณพาหะ

3.2.2.2 การป้อนค่าพารามิเตอร์ของวงจรกึ่งสัญญาณนาฬิกา

Block Parameters: Analog Filter Design

Analog Filter Design (mask) (link)

Design one of several standard analog filters, implemented in state-space form.

Parameters

Design method: Butterworth

Filter type: Lowpass

Filter order: 1

Passband edge frequency (rads/sec): $512000/4/10$

OK Cancel Help Apply

รูปที่ 3.15 ค่าพารามิเตอร์ของตัวกรองความถี่ต่ำผ่าน

Block Parameters: Voltage-Controlled Oscillator

Voltage-Controlled Oscillator (mask) (link)

Generate a continuous-time output signal whose frequency changes in response to the amplitude variations of the input signal. The input signal must be a sample-based scalar.

Parameters

Output amplitude: 1

Oscillation frequency (Hz): 512000

Input sensitivity: $[256000-512000]*1/7$

Initial phase (rad): 0

OK Cancel Help Apply

รูปที่ 3.16 ค่าพารามิเตอร์ของวงจรสร้างความถี่ที่ควบคุมโดยแรงดัน

3.2.2.3 การป้อนค่าพารามิเตอร์ของวงจรคู่กันสัญญาณพาหะ

Block Parameters: Analog Filter Design [X]

Analog Filter Design (mask) (link)

Design one of several standard analog filters, implemented in state-space form.

Parameters

Design method:

Filter type:

Filter order:

Passband edge frequency (rads/sec):

OK Cancel Help Apply

รูปที่ 3.17 ค่าพารามิเตอร์ของตัวกรองความถี่ต่ำผ่าน

Block Parameters: Voltage-Controlled Oscillator [X]

Voltage-Controlled Oscillator (mask) (link)

Generate a continuous-time output signal whose frequency changes in response to the amplitude variations of the input signal. The input signal must be a sample-based scalar.

Parameters

Output amplitude:

Oscillation frequency (Hz):

Input sensitivity:

Initial phase (rad):

OK Cancel Help Apply

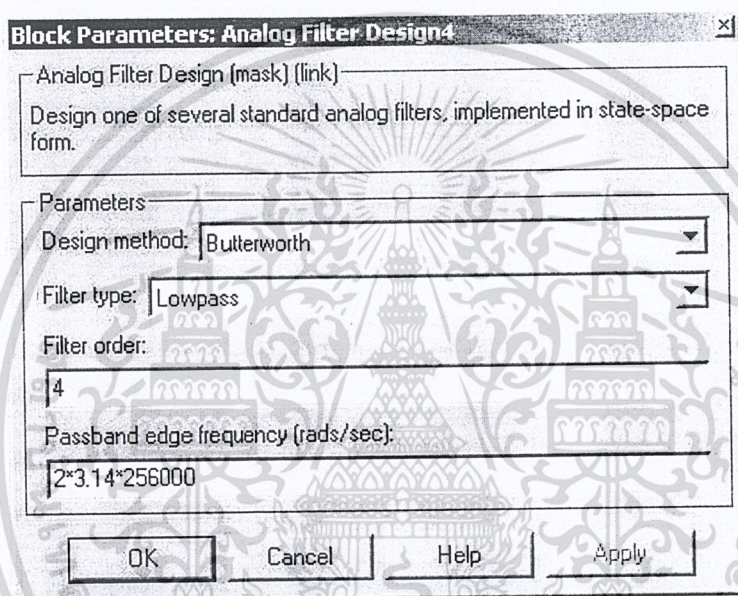
รูปที่ 3.18 ค่าพารามิเตอร์ของวงจรสร้างความถี่ที่ควบคุมโดยแรงดัน

3.2.3 วงจรคีมอดูเลเตอร์

ใช้บล็อกคูณเหมือนกับทางภาคส่ง แต่ต่างกันที่ใช้ 2 บล็อกเพราะข้อมูลที่รับเข้ามาแยกออกเป็น 2 ส่วน คือ อินเฟส และควอดราเจอร์เฟส โดยให้สัญญาณพาหะที่ทำการคีมอดูเลททางอินเฟสเป็นสัญญาณไซน์ และทางควอดราเจอร์เฟสเป็นสัญญาณโคไซน์เหมือนทางภาคส่ง

3.2.4 วงจรกรองความถี่ต่ำ

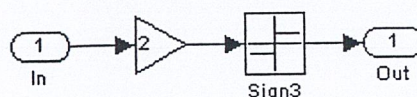
ใช้เพื่อกรองสัญญาณข้อมูลออกมา โดยกำหนดพารามิเตอร์เป็นตัวกรองความถี่ต่ำ โดยมีความถี่คutoff เป็น 256 กิโลเฮิร์ตซ์



รูปที่ 3.19 การกำหนดค่าพารามิเตอร์ของบล็อกตัวกรองความถี่เพื่อใช้เป็นตัวกรองสัญญาณข้อมูล

3.2.5 วงจรปรับระดับสัญญาณ

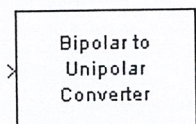
ใช้เพื่อปรับแอมพลิจูดของสัญญาณที่ออกมาจากตัวกรองความถี่ต่ำให้มีขนาดประมาณเดียวกับก่อนผ่านตัวกรองโดยใช้ตัวขยายสัญญาณ กำหนดค่าการขยายเป็น 2 และจากนั้นนำไปเข้าส่วนของการเปรียบเทียบสัญญาณ (Comparator) เพื่อจัดระดับสัญญาณให้สัญญาณที่มีระดับมากกว่า 0 เป็น 1 ทั้งหมด และที่น้อยกว่า 0 เป็น -1 ทั้งหมด ก่อนเข้าวงจรแปลงระดับสัญญาณจากไบโพลาร์เป็นยูนิโพลาร์



รูปที่ 3.20 วงจรปรับระดับสัญญาณ

3.2.6 วงจรแปลงสัญญาณ 2 ระดับเป็น 1 บิต

ใช้บล็อกแปลงระดับสัญญาณไบโพลาร์เป็นยูนิโพลาร์ให้กลับกับทางภาคส่ง สัญญาณที่ได้ก็จะมีเพียงระดับ 0 และระดับ 1 เหมือนสัญญาณข้อมูลเริ่มต้น



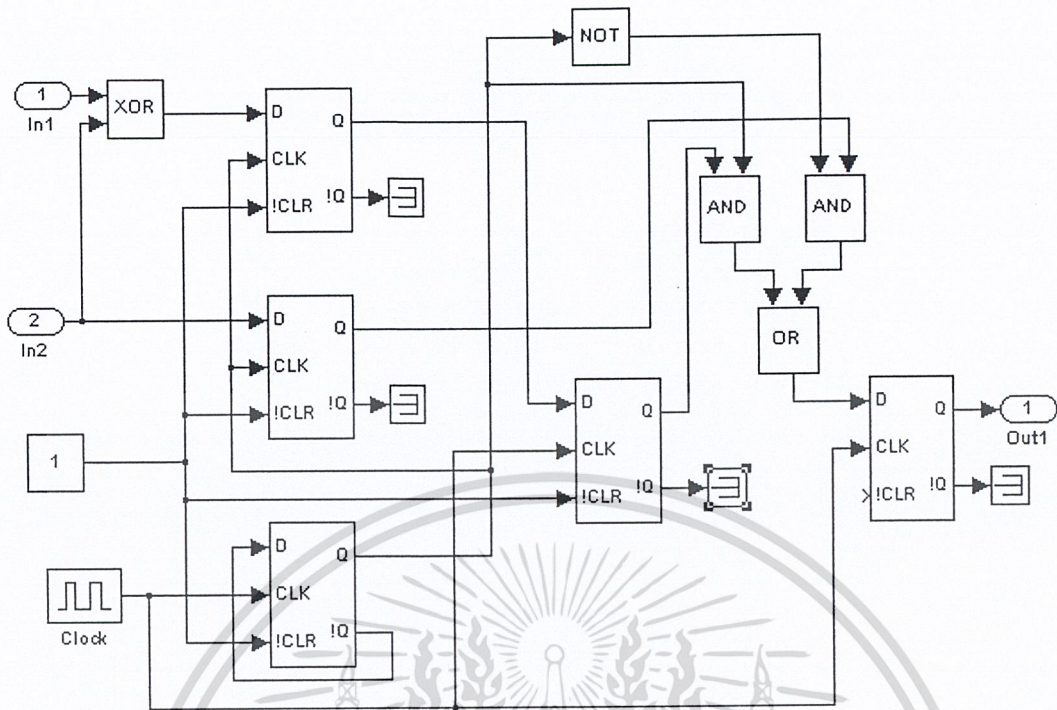
รูปที่ 3.21 บล็อกแปลงระดับสัญญาณไบโพลาร์เป็นยูนิโพลาร์

3.2.7 วงจรรวมสัญญาณดิจิทัล (Parallel to Serial)

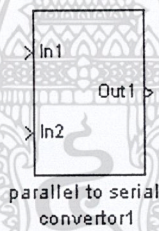
เป็นวงจรที่ทำหน้าที่รวมสัญญาณทางด้านอินพุตและควอดราเจอร์เฟสจากสัญญาณแบบขนานไปเป็นอนุกรม โดยทำการควบคุมจังหวะการทำงานของฟลิปฟล็อปจากสัญญาณนาฬิกาที่ได้มาจากการสุ่มสัญญาณ ในที่นี้ใช้ดีฟลิปฟล็อปมาต่อกันเป็นวงจรและใช้ดีฟลิปฟล็อปเป็นตัวหารสัญญาณนาฬิกาด้วยส่วนการทำงานของวงจรมันอธิบายได้ดังนี้

ถ้าข้อมูลที่เส้นชิพโหลคคอนโทรลเป็น 1 แอนด์เกตตัวที่ 1 จะทำงาน (แอนด์เกตทั้ง 2 ตัวต่ออยู่กับอินพุตขนานอย่างละตัว) ทำให้มีเอาต์พุตจากดีฟลิปฟล็อปตัวแรกผ่านไปยังอินพุตของตัวที่ 2 ดังนั้นข้อมูลจะถูกเก็บไว้ในชิพรีจิสเตอร์ซึ่งจะเลื่อนข้อมูลไป 1 ตำแหน่งตามสัญญาณนาฬิกาที่เกิดขึ้น แต่ถ้าข้อมูลที่เส้นชิพโหลคคอนโทรลเป็น 0 แอนด์เกตตัวที่ 2 จะทำงาน และเมื่อมีสัญญาณนาฬิกาเข้ามาข้อมูลจะผ่านเข้าไปในดีฟลิปฟล็อปตัวที่ 2 และให้เอาต์พุตออกมา

จากนั้นนำส่วนนี้มาทำเป็นซบซิสเต็ม (Subsystem) ตัวรวมสัญญาณดิจิทัลเพื่อสะดวกในการนำไปใช้ต่อวงจรและประมวลผลต่อไป

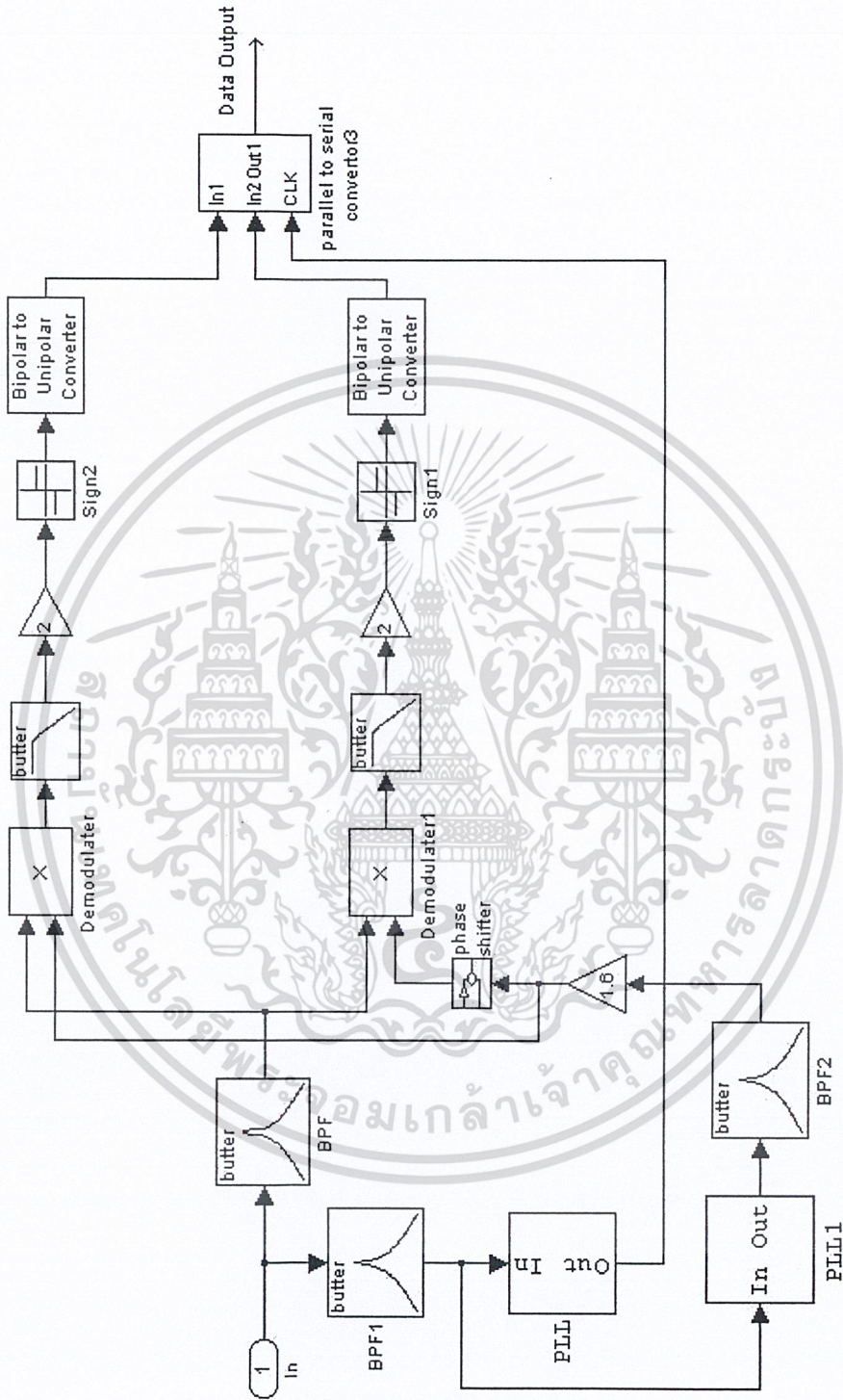


รูปที่ 3.22 วงจรรวมสัญญาณดิจิทัล



รูปที่ 3.23 ชับซีตเต็มของวงจรรวมสัญญาณดิจิทัล

3.2.8 วงจรรวมทางภาครับ

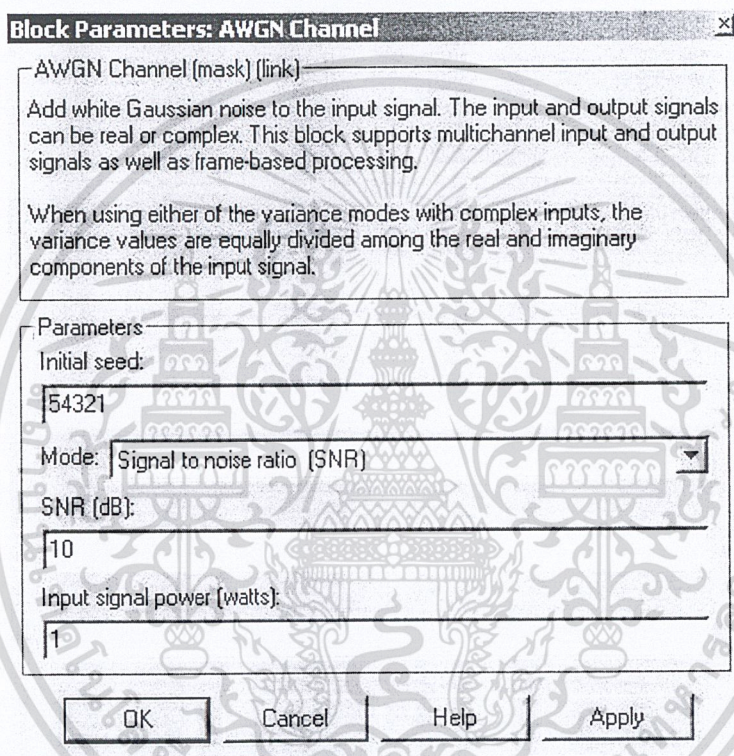
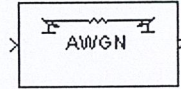


รูปที่ 3.24 วงจรรวมทางภาครับ

3.3 ระบบคิวพีเอสเอ็มเมื่อมีสัญญาณรบกวน

เป็นการทดสอบระบบให้เหมือนในทางปฏิบัติที่สุด โดยการเพิ่มสัญญาณรบกวนในระบบ ในที่นี้บล็อกสัญญาณรบกวนแบบแอดดิทีฟไวท์เกาส์เซียน

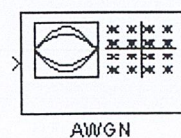
3.3.1 บล็อกสัญญาณรบกวนแบบแอดดิทีฟไวท์เกาส์เซียน

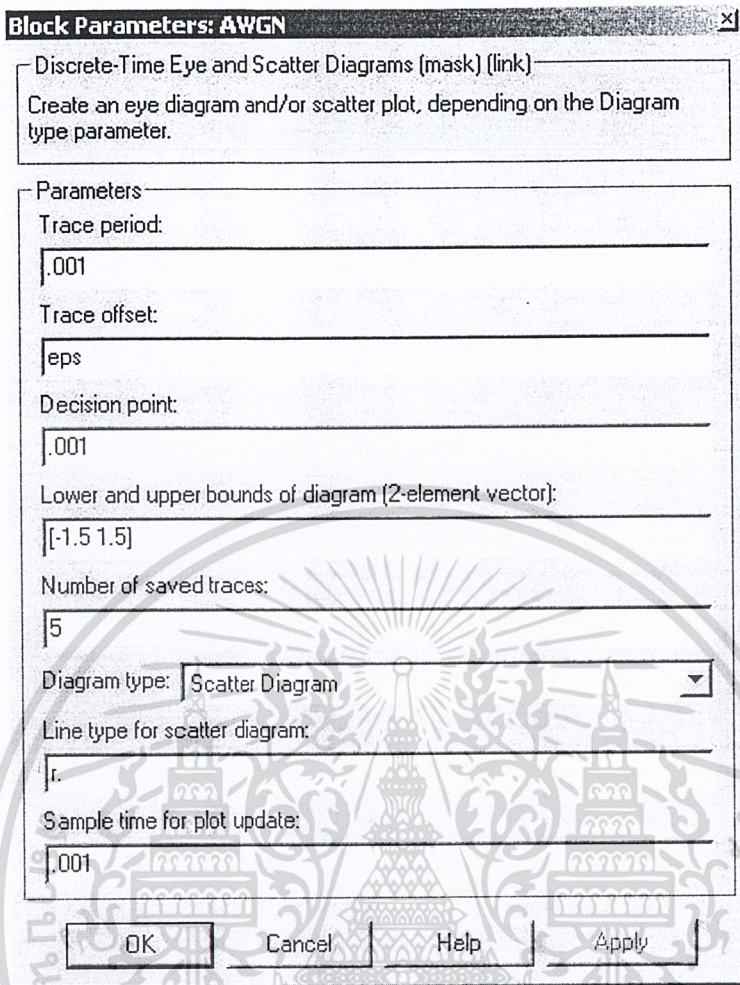


รูปที่ 3.25 บล็อกสัญญาณรบกวนแบบแอดดิทีฟไวท์เกาส์เซียนและการป้อนค่าพารามิเตอร์

3.3.2 การวัดผลของสัญญาณรบกวนที่มีต่อระบบ

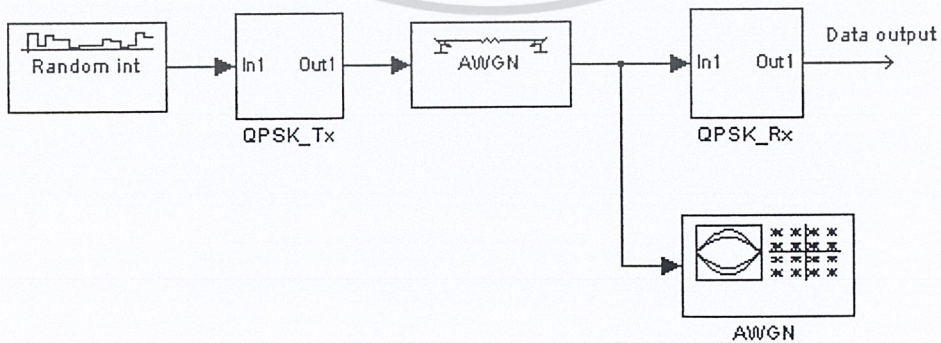
เพื่อให้เห็นผลของสัญญาณรบกวนต่อระบบเด่นชัด จึงใช้การพล็อตสเก็ทเตอร์ไดอะแกรม (Discrete-Time Eye and Scatter Diagrams) ซึ่งบล็อกนี้มีอยู่ใน โปรแกรมซิมมูลิงค์อยู่แล้ว สามารถนำมาใช้ได้ทันที





รูปที่ 3.26 บล็อกการพล็อตตาข่ายและสเกทเตอร์โคอะแกรมและการป้อนค่าพารามิเตอร์เพื่อใช้พล็อตสเกทเตอร์โคอะแกรม

3.3.3 ระบบรวมของคิวพีเอสเคเมื่อมีสัญญาณรบกวน



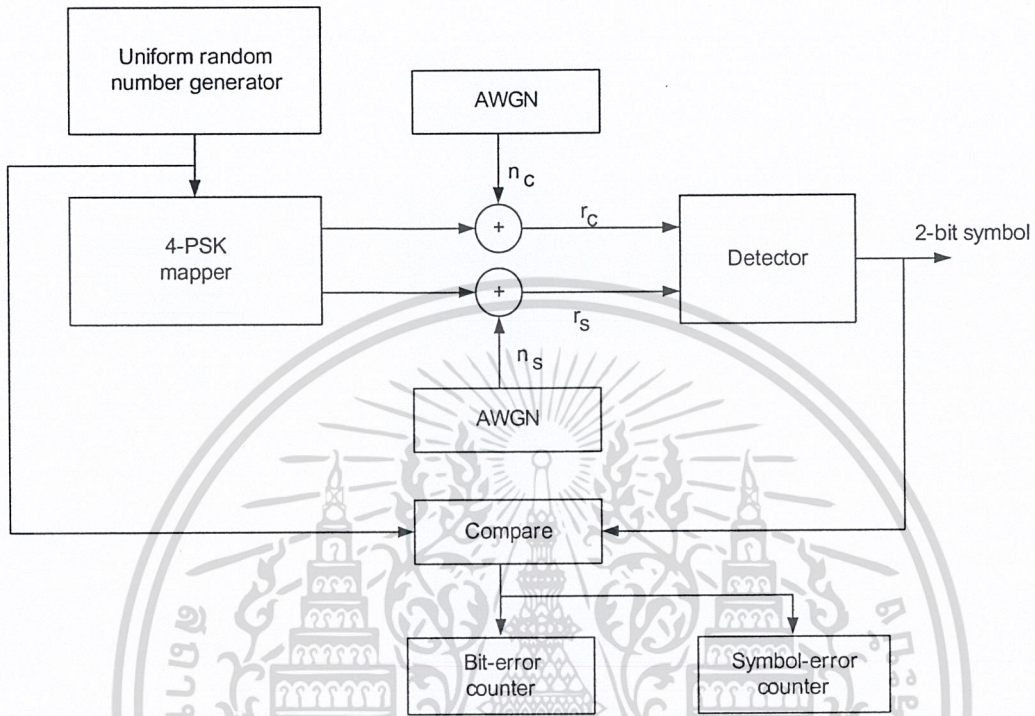
รูปที่ 3.27 ระบบรวมของคิวพีเอสเคเมื่อมีสัญญาณรบกวน

จากนั้นทำการทดสอบระบบโดยการป้อนค่าอัตราสัญญาณต่อสัญญาณรบกวนเป็นค่าต่าง ๆ ตั้ง

เอกลต์ 0 แล้วเพิ่มขึ้นทีละ 10 ไร่สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

3.4 การจำลองระบบ 4 พีโอเอสเคเพื่อหาอัตราความผิดพลาด

โดยใช้การจำลองระบบบนโปรแกรมเม็ทแล็บ สำหรับบล็อกไดอะแกรมของระบบที่ใช้ในการจำลองจะเป็นดังรูป 3.28



รูปที่ 3.28 บล็อกไดอะแกรมของการจำลองระบบ 4 พีโอเอสเค

ตามรูปที่ 3.25 จะจำลองการสร้างเวกเตอร์ r แบบสุ่ม ซึ่งเป็นไปตามสมการ

$$r = (\sqrt{E_s} \cos(2\pi m / M) + n_c, \sqrt{E_s} \sin(2\pi m / M) + n_s) \tag{3.1}$$

โดยเวกเตอร์ r จะเป็นเอาท์พุทของตัวคอร์รัเลชันสัญญาณและเป็นอินพุทของตัวดีเทกต์สัญญาณ การทำงานเริ่มต้นที่การสร้างลำดับของสัญลักษณ์แบบ 2 บิตที่ปฏิสัมพันธ์กับจุดของสัญญาณ 4 เฟส ด้วยการสร้างสัญญาณแบบสุ่มในช่วง $(0,1)$ ซึ่งจะถูกแบ่งย่อยออกเป็น 4 ช่วง คือ $(0,0.25)$ $(0.25,0.5)$ $(0.5,0.75)$ และ $(0.75,1.0)$ เทียบได้กับบิตข้อมูล 00, 01, 10, 11 ซึ่งจะใช้เพื่อเลือกเวกเตอร์เฟสของสัญญาณ

ส่วนประกอบของสัญญาณรบกวนที่เพิ่มเข้ามา n_c, n_s จะเป็นค่าตัวแปรสุ่มแบบเกาส์เซียนที่มีค่าเฉลี่ยเป็น 0 โดยมีค่าความแปรปรวนเป็น σ^2

เพื่อความสะดวก เราอาจนอร์มัลไลซ์ค่าความแปรปรวนให้เท่ากับ 1 และควบคุมค่าอัตราส่วนสัญญาณที่ต้องการต่อสัญญาณรบกวนที่รับเข้ามาโดยการเปลี่ยนค่าพารามิเตอร์กำลังงานสัญญาณ

ส่วนดีเทกเตอร์จะตรวจเวกเตอร์ของสัญญาณที่รับเข้ามา $r = s_m + n$ และคำนวณระยะของเวกเตอร์ r เทียบกับเวกเตอร์สัญญาณ ทั้ง 4 แบบที่เป็นไปได้ ซึ่งตัดสินใจโดยอาศัยการเลือกจุดของสัญญาณเทียบกับโปรเจกชันที่ใหญ่ที่สุด จากนั้นจะนำเอาท์พุทของตัวดีเทกต์ไปเทียบกับสัญลักษณ์ที่ถูกส่งมาจาก

3.5 วงจรทางด้านภาคส่งของระบบ 16 คิวเอ็ม

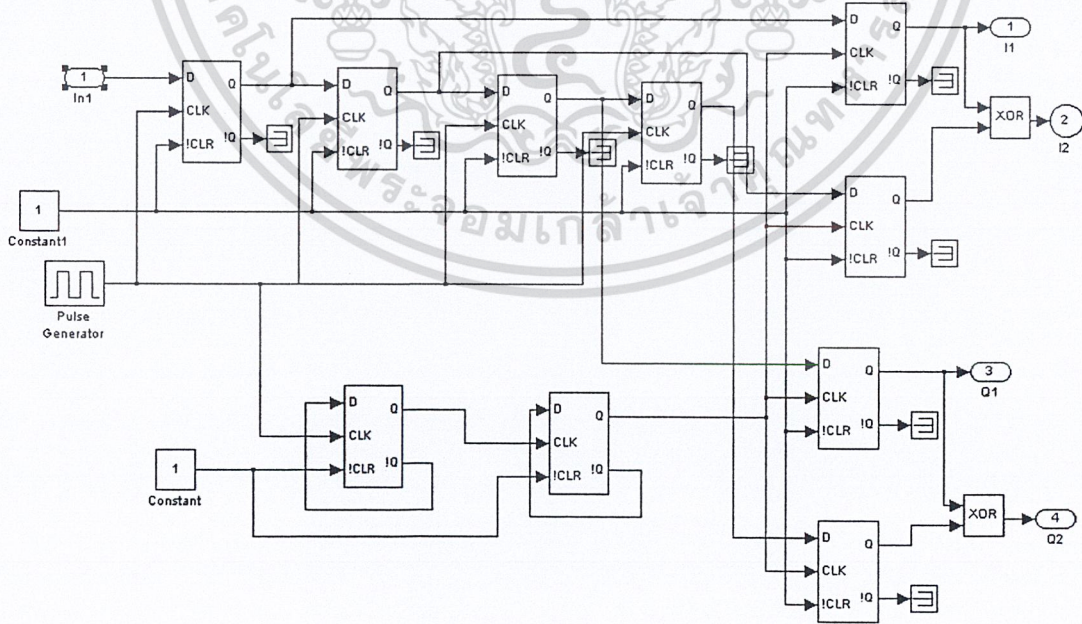
3.5.1 วงจรแยกสัญญาณดิจิทัล

ทำหน้าที่แบ่งสัญญาณอินพุตออกเป็น 2 ชุด ชุดละ 2 บิต โดยใช้ดีฟลิปฟล็อปในการแยกสัญญาณจากสัญญาณอนุกรมเป็นสัญญาณขนาน 4 บิต และใช้ดีฟลิปฟล็อปอีก 4 ตัว (4 ตัวทางขวาในรูป 3.29) ทำการหน่วงเวลาให้สัญญาณ 4 บิตออกมาเป็นจังหวะพร้อม ๆ กัน และนำเอาท์พุตของวงจรไปทำการแปลงสัญญาณไบนารีให้เป็นรหัสเกรย์ (gray code) เพื่อลดอัตราการผลิตของข้อมูลทางด้านภาครับสัญญาณ โดยใช้เอ็กซ์คลูซีฟออร์เกต (Exclusive OR Gate)

จากนั้นนำวงจรส่วนนี้มาทำเป็นซับซิสเต็มตัวแยกสัญญาณดิจิทัลเพื่อความสะดวกในการต่อวงจรและประมวลผล

รหัสไบนารี	รหัสเกรย์
00	00
01	01
10	11
11	10

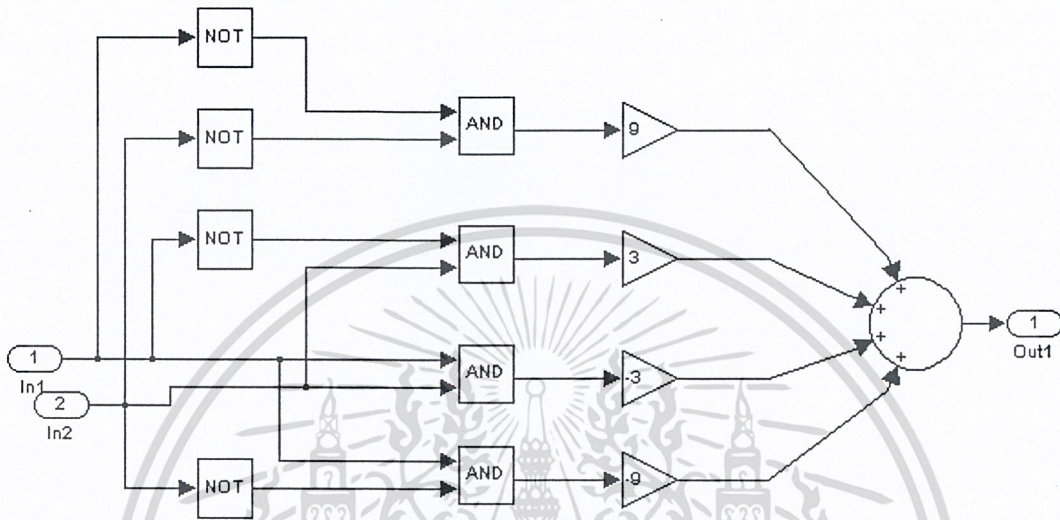
ตารางที่ 3.2 การแปลงรหัสไบนารีเป็นรหัสเกรย์



รูปที่ 3.29 วงจรแยกสัญญาณดิจิทัล

3.5.2 วงจรแปลง 2 บิตเป็น 4 ระดับ (2 bit to 4 level converter)

ใช้การทำงานของน็ทเกต (NOT Gate) และแอนด์เกต (AND Gate) ทำหน้าที่แปลงสัญญาณอินพุต 2 บิตให้เป็น 4 เอาท์พุต ส่งผ่านไปยังตัวขยายแรงดัน (Gain) แล้วนำไปรวมเป็นสัญญาณเดียวที่จบรวมโดยใช้บล็อกรวมกำหนดอินพุตเป็น 4 ตัว



รูปที่ 3.30 วงจรแปลง 2 บิต เป็น 4 ระดับ

อินพุต	เอาท์พุต (โวลต์)
00	9
01	3
11	-3
10	-9

ตารางที่ 3.3 การแปลง 2 บิตเป็น 4 ระดับ

จากรูป 3.27 พิจารณาหลักการทํางาน ถ้าอินพุตเป็นรหัส 00 จะทำให้อเอาท์พุตจากแอนด์เกตตัวบนสุดเท่านั้นมีค่าเป็น 1 สัญญาณจะถูกส่งผ่านไปยังตัวขยายเพื่อเปลี่ยนโวลต์เดจของสัญญาณและส่งผ่านไปยังวงจรรวม เอาท์พุตที่ได้จากวงจรมีค่าเป็น 9 โวลต์

ถ้าอินพุตเป็นรหัส 01 จะทำให้อเอาท์พุตจากแอนด์เกตตัวที่ 2 มีค่าเป็น 1 สัญญาณจะถูกผ่านตัวขยายแรงดันใช้หลักการเช่นเดียวกับข้างต้น เอาท์พุตที่ได้จากวงจรมีค่าเป็น 3 โวลต์

ถ้าอินพุตเป็นรหัส 11 จะทำให้อเอาท์พุตจากแอนด์เกตตัวที่ 3 เท่านั้นที่มีค่าเป็น 1 สัญญาณจะถูกส่งผ่านไปยังตัวขยายที่มีอัตราขยายแรงดันเป็นค่าลบ ทำให้อเอาท์พุตที่ได้มีค่าเป็น -3 โวลต์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

และถ้าอินพุตรหัสเป็น 10 จะทำให้เอาท์พุตจากแอนด์เกตตัวล่างสุดเท่านั้นที่มีค่าเป็น 1 สัญญาณจะถูกส่งผ่านไปยังตัวขยายแรงดันที่มีอัตราขยายเป็นลบ สัญญาณที่ได้จึงมีขนาดเท่ากับ -9 โวลต์

3.5.3 วงจรสร้างสัญญาณพาห้

ในที่นี้ใช้บล็อกสร้างสัญญาณคลื่นรูปไซน์ที่มีความถี่ 1024 กิโลเฮิร์ตซ์ เป็นสัญญาณพาห้และนำไปคูณกับสัญญาณหลายระดับที่วงจรบาลานซ์มอดูเลเตอร์

ส่วนสัญญาณพาห้ที่เป็น โคไซน์ก็ใช้บล็อกเดียวกัน เหมือนในส่วนของคิวพีเอสเค

3.5.4 วงจรสร้างสัญญาณไฟลื้อท

สัญญาณไฟลื้อทในที่นี้คือสัญญาณรูปไซน์ที่มีความถี่ 512 กิโลเฮิร์ตซ์ โดยใช้บล็อกหาร หาคความถี่ของสัญญาณพาห้ลง 2 เท่า หรือจะใช้บล็อกสัญญาณไซน์เลขก็ได้

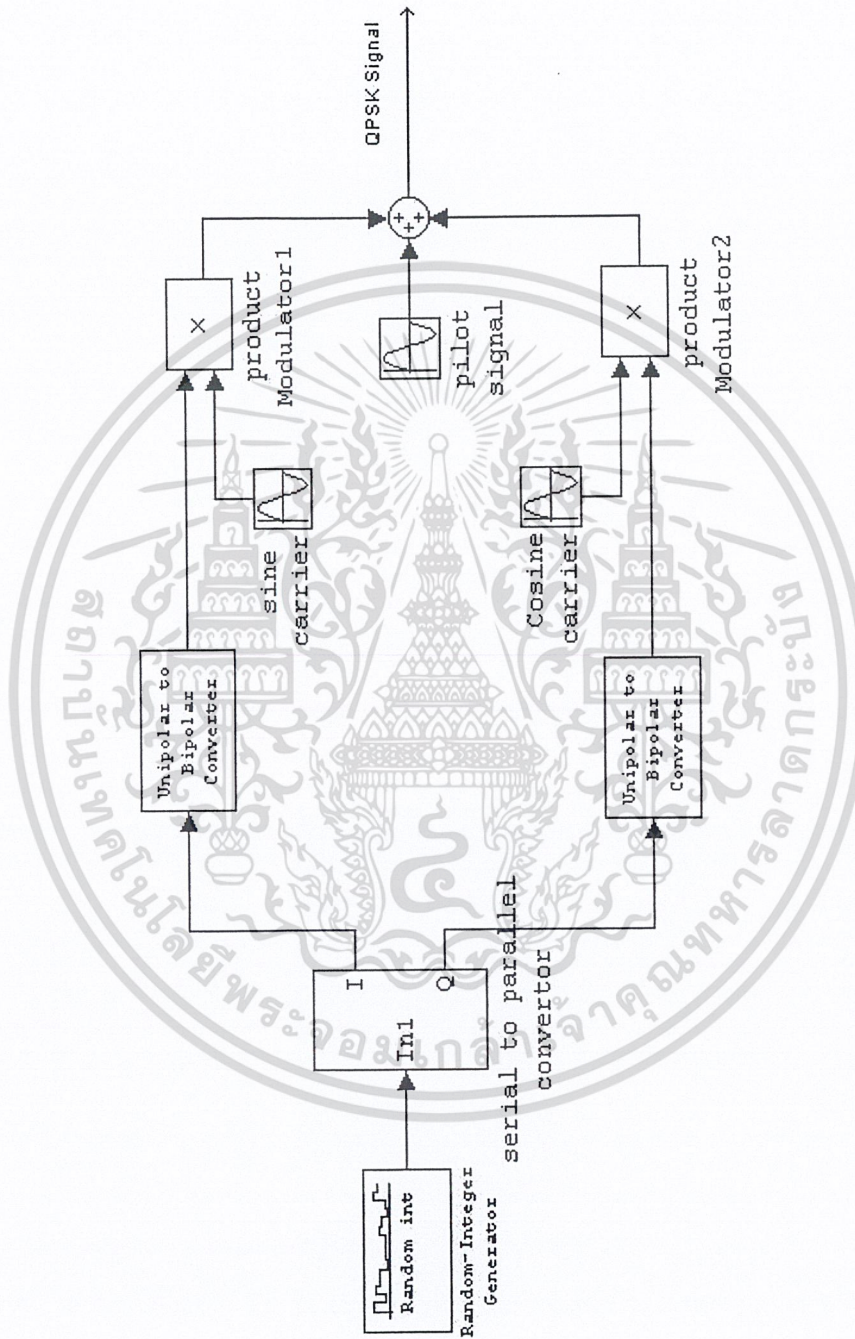
3.5.5 วงจรมอดูเลตสัญญาณ

ในที่นี้ก็ใช้บล็อกคูณ โดยใช้สัญญาณพาห้ที่เป็น ไซน์และโคไซน์นำมาคูณแต่ละด้านของสัญญาณเช่นเดียวกับคิวพีเอสเค

3.5.6 วงจรรวมสัญญาณ (summing amplifier)

ทำหน้าที่รวมสัญญาณ 3 สัญญาณ คือ สัญญาณที่ผ่านการมอดูเลตของช่องสัญญาณ I กับช่องสัญญาณ Q และสัญญาณไฟลื้อท โดยใช้บล็อกรวม

3.5.7 วงจรรวมทางภาคส่ง



รูปที่ 3.31 วงจรรวมทางภาคส่งของ 16 คิวแอมเอ็ม

3.6 วงจรทางด้านภาครับของ 16 คิวเอเอ็ม

3.6.1 วงจรกรองช่วงความถี่

วงจรกรองช่วงความถี่จะใช้บล็อกออกแบบตัวกรองความถี่แบบอนาล็อกทำหน้าที่แยกสัญญาณมอดูเลต (ช่องสัญญาณ I, ช่องสัญญาณ Q และ สัญญาณนำร่อง) ออกจากสัญญาณที่ได้รับ เพื่อนำไปใช้ในการดีมอดูเลตสัญญาณต่อไป โดยกำหนดค่าช่วงความถี่ที่จะกรองเป็น 1004-1044 กิโลเฮิร์ตซ์ เพื่อกรองสัญญาณพาห์ และช่วง 492-532 กิโลเฮิร์ตซ์ เพื่อกรองสัญญาณนำร่อง

3.6.2 วงจรดีมอดูเลตสัญญาณ (balance demodulate)

ใช้บล็อกคูณเช่นเดียวกับภาคส่ง โดยนำสัญญาณแต่ละตัวไปคูณกับสัญญาณพาห์ที่ได้จากการกู้สัญญาณคืน

3.6.3 วงจรกู้สัญญาณนาฬิกา

ใช้วงจรเฟสล็อกูปเช่นเดียวกับคิวพีเอสเค การกำหนดค่าพารามิเตอร์ต่าง ๆ ก็เหมือนกัน เพราะใช้ความถี่เดียวกันทุกสัญญาณ

3.6.4 วงจรกรองช่วงสัญญาณความถี่ต่ำผ่าน

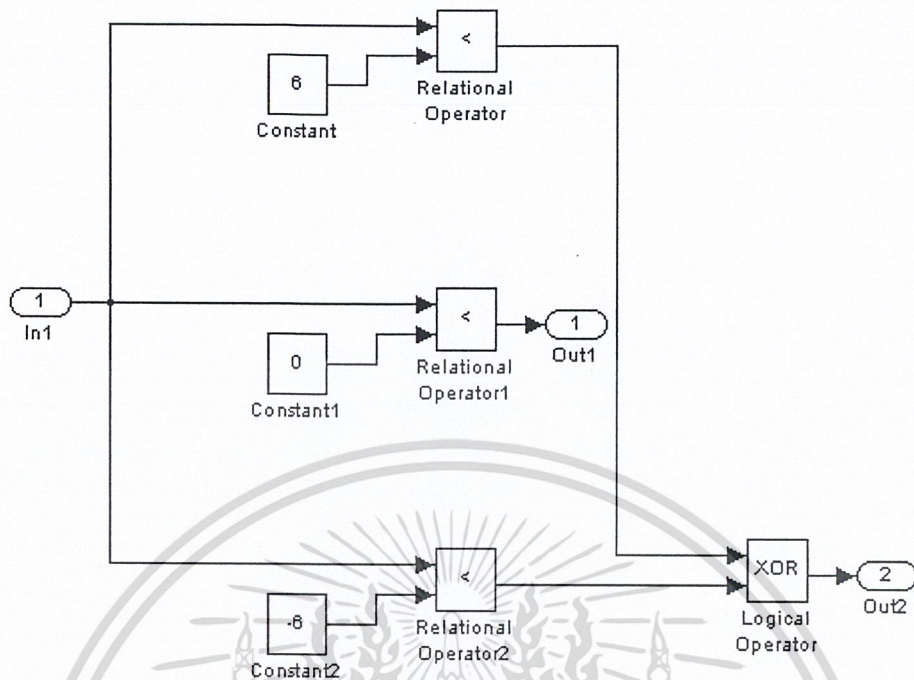
เพื่อใช้กรองสัญญาณข้อมูล โดยใช้บล็อกกรองความถี่ต่ำกำหนดค่าความถี่คัทออฟเป็น 256 กิโลเฮิร์ตซ์ แล้วนำไปผ่านตัวขยายสัญญาณเพื่อให้อยู่ในระดับที่เหมาะสมจะนำไปเข้าวงจรเปลี่ยนระดับสัญญาณต่อไป

3.6.5 วงจรเปลี่ยนสัญญาณ 4 ระดับเป็น 2 บิต

วงจรนี้ใช้บล็อกเปรียบเทียบค่าน้อยกว่า (ในบล็อก relational operator) โดยจะทำการเปรียบเทียบระดับสัญญาณที่เข้ามากับค่าคงที่ที่กำหนดไว้ค่าต่าง ๆ ดังนี้ คือ 6, 0 และ -6 ตามลำดับ เมื่อสัญญาณอินพุตป้อนเข้าวงจร บล็อกแต่ละบล็อกจะทำการเปรียบเทียบค่า ถ้าอินพุตที่เข้ามามีค่าน้อยกว่าค่าคงที่ เอาท์พุตของบล็อกจะมีค่าเป็น 1 แต่ถ้าอินพุตมีค่ามากกว่าค่าคงที่ เอาท์พุตจะมีค่าเป็น 0 ส่วนเอ็ชคลุชีฟออร์ต่อไว้เพื่อแปลงสัญญาณเป็นรหัสเกรย์

สัญญาณอินพุต	เอาท์พุตรหัสเกรย์
มากกว่า 6	00
ระหว่าง 0 ถึง 6	01
ระหว่าง -6 ถึง 0	11
น้อยกว่า -6	10

ตารางที่ 3.4 การทำงานของวงจรแปลง 4 ระดับเป็น 2 บิต



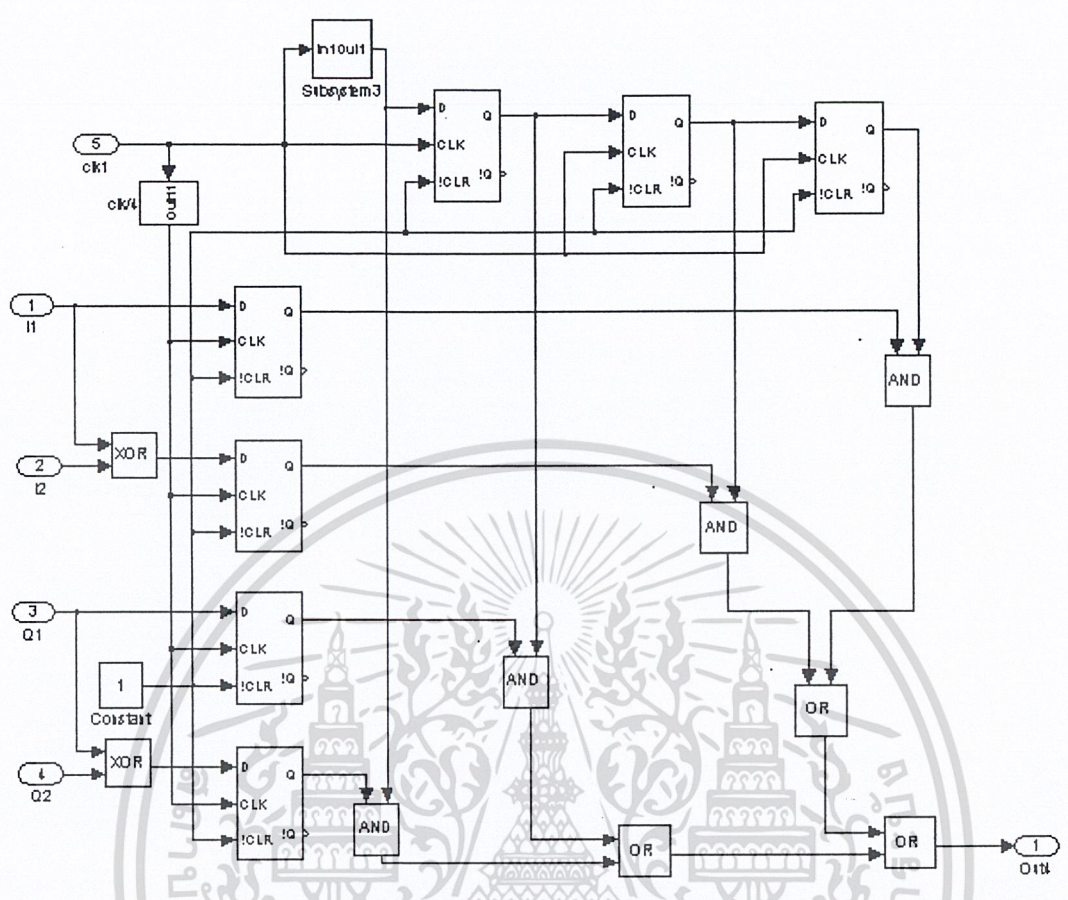
รูปที่ 3.32 วงจรแปลงสัญญาณ 4 ระดับเป็น 2 บิต

3.6.6 วงจรรวมสัญญาณดิจิทัล

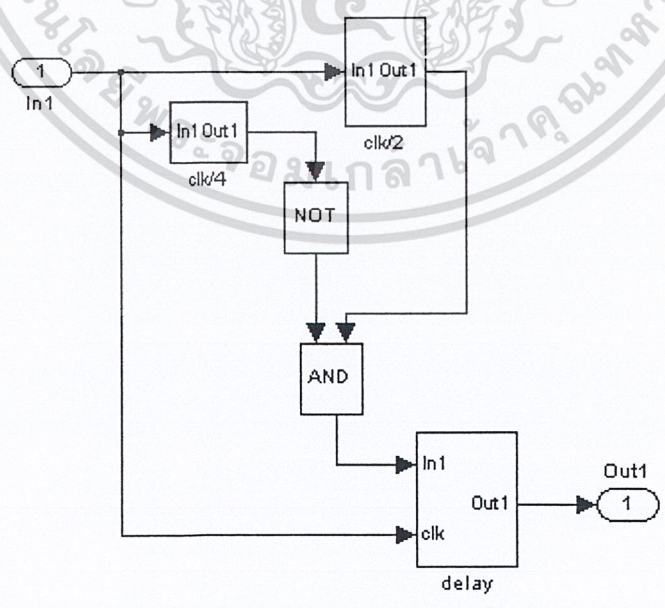
ทำหน้าที่รวมสัญญาณจากช่องสัญญาณ I และช่องสัญญาณ Q ซึ่งเป็นสัญญาณขนานให้เป็นอนุกรม การทำงานของวงจรเริ่มที่อินพุตจะผ่านเอ็กซ์คลูซีฟออร์เพื่อเปลี่ยนรหัสเกรย์เป็นข้อมูลไบนารี ก่อนเข้าดีฟลิปฟล็อป โดยทำการควบคุมจังหวะการทำงานของฟลิปฟล็อปจากสัญญาณนาฬิกาที่ได้มาจากการกู่คืนสัญญาณ ในที่นี้ใช้ดีฟลิปฟล็อปมาต่อกันเป็นวงจรและใช้ดีฟลิปฟล็อปเป็นตัวหารสัญญาณนาฬิกาด้วย ส่วนการทำงานของวงจรมันใช้สัญญาณนาฬิกาควบคุมสัญญาณข้อมูลที่จะไหลคเข้ามาทีละบิต โดยตัวแรกที่จะไหลคเข้ามาคือบิต Q2 ไล่ไปถึง I1 แล้วนำสัญญาณทั้งหมดมาออร์กกันก็จะได้สัญญาณข้อมูลเดิมกลับมา

แต่สัญญาณนาฬิกาที่ใช้ควบคุมดีฟลิปฟล็อปในส่วนแรกใช้เป็น 1/4 ของสัญญาณนาฬิกาที่กู่คืน เพราะสัญญาณข้อมูลมี 4 บิต และส่วนของการไหลคข้อมูลเข้าชิพรีจิสเตอร์ที่เส้นชีพที่ไหลคคอนโทรล ใช้สัญญาณนาฬิกาหารสองนำมาออร์กกับสัญญาณนาฬิกาหารสี่ที่ผ่านนอทเกตแล้ว ส่วนที่ต้องมีการดีเลย์สัญญาณเพื่อให้เฟสเท่ากับสัญญาณที่รับเข้ามา

จากนั้นนำส่วนนี้มาทำเป็นซับซิสเต็ม (Subsystem) ตัวรวมสัญญาณดิจิทัลเพื่อสะดวกในการนำไปใช้ต่อวงจรและประมวลผลต่อไป



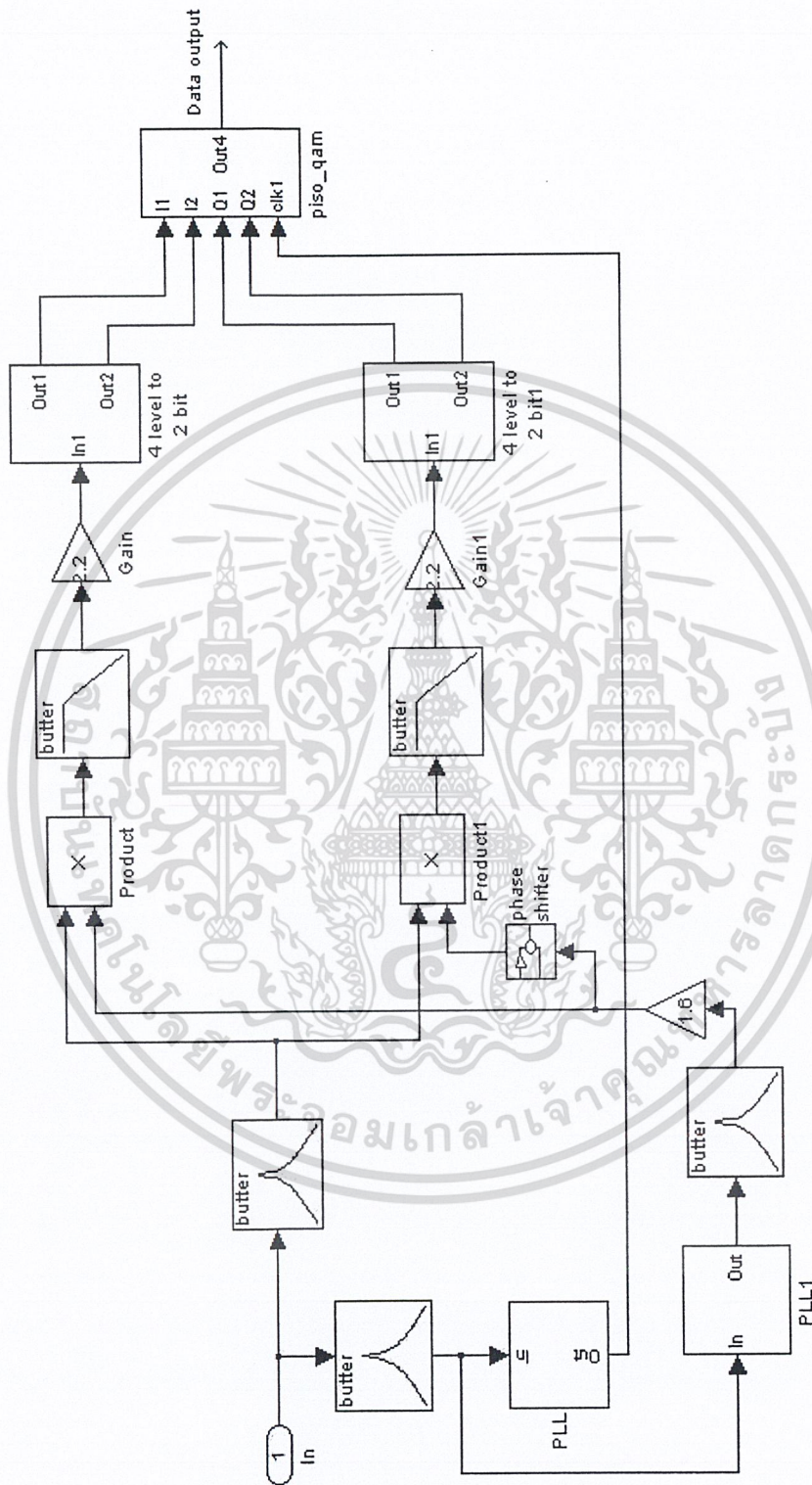
รูปที่ 3.33 วงจรรวมสัญญาณดิจิทัล



รูปที่ 3.34 ส่วนของซบซีสเต็มชีพท์/โหลด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

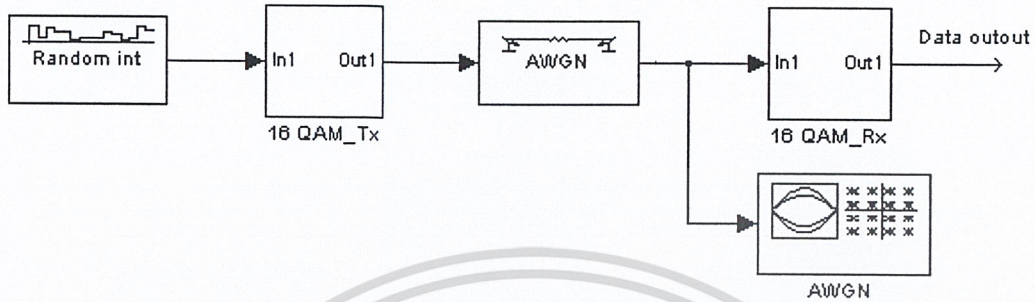
3.6.7 วงจรรวมทางภาครับ



รูปที่ 3.35 วงจรรวมทางภาครับของ 16 คิวแอม

3.7 ระบบ 16 คิวเอเอ็มเมื่อมีสัญญาณรบกวน

รูปแบบวงจรเหมือนกับของระบบคิวพีเอสเค การป้อนค่าพารามิเตอร์ของบล็อกสัญญาณรบกวน และบล็อกการพล็อตสแก็ทเตอร์โคอะแกรมก็เหมือนกันด้วย

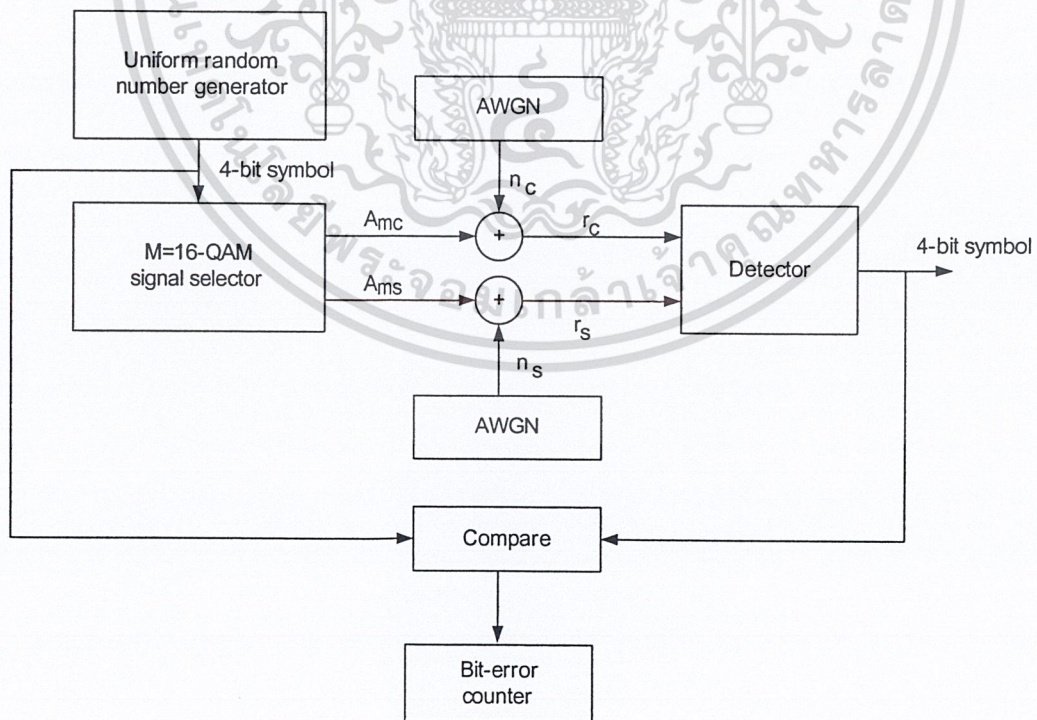


รูปที่ 3.36 ระบบรวมของ 16 คิวเอเอ็มเมื่อมีสัญญาณรบกวน

และทำการป้อนค่าพารามิเตอร์ของสัญญาณรบกวนให้เหมือนกับคิวพีเอสเคด้วย

3.8 การจำลองระบบ 16 คิวเอเอ็มเพื่อหาอัตราความผิดพลาด

โดยใช้การจำลองระบบ 16 คิวเอเอ็มที่ใช้สัญญาณที่มีคอนสเทลเลชันแบบสี่เหลี่ยมมุมฉาก โคอะแกรมของระบบที่ใช้ในการจำลอง แสดงดังรูป 3.37



รูปที่ 3.37 บล็อกโคอะแกรมของการจำลองระบบ 16 คิวเอเอ็ม

เริ่มต้นโดยใช้แหล่งกำเนิดตัวเลขแบบสุ่มที่มีรูปแบบในการสร้างลำดับสัญลักษณ์ข้อมูล 16 สัญลักษณ์ที่เป็นไปได้ โดยการรวมกันของ 4 บิตข้อมูล สัญลักษณ์ข้อมูลจะปฏิสัมพันธ์กับจุดสัญญาณซึ่งมีคู่อันดับ $[A_{nc} \ A_{ns}]$ แหล่งกำเนิดตัวแปรสุ่มแบบเกาส์เซียนจะถูกใช้เพื่อสร้างส่วนประกอบของสัญญาณรบกวน $[n_c \ n_s]$ เฟสซีฟท์ของสัญญาณจะถูกเซตเป็นศูนย์เพื่อความสะดวก ดังนั้นเวกเตอร์สัญญาณที่รับเข้ามารวมกับสัญญาณรบกวนคือ

$$r = [A_{mc} + n_c \ A_{ms} + n_s] \quad (3.2)$$

ตัวตีเทกต์จะคำนวณเมตริกซ์ของระยะทางและตัดสินใจของสัญญาณซึ่งเข้าใกล้เวกเตอร์ r ทางด้านรับที่ใกล้ที่สุด วงจรนับตรวจความผิดพลาดทางสัญลักษณ์ในลำดับที่ถูกตีเทกต์ออกมา

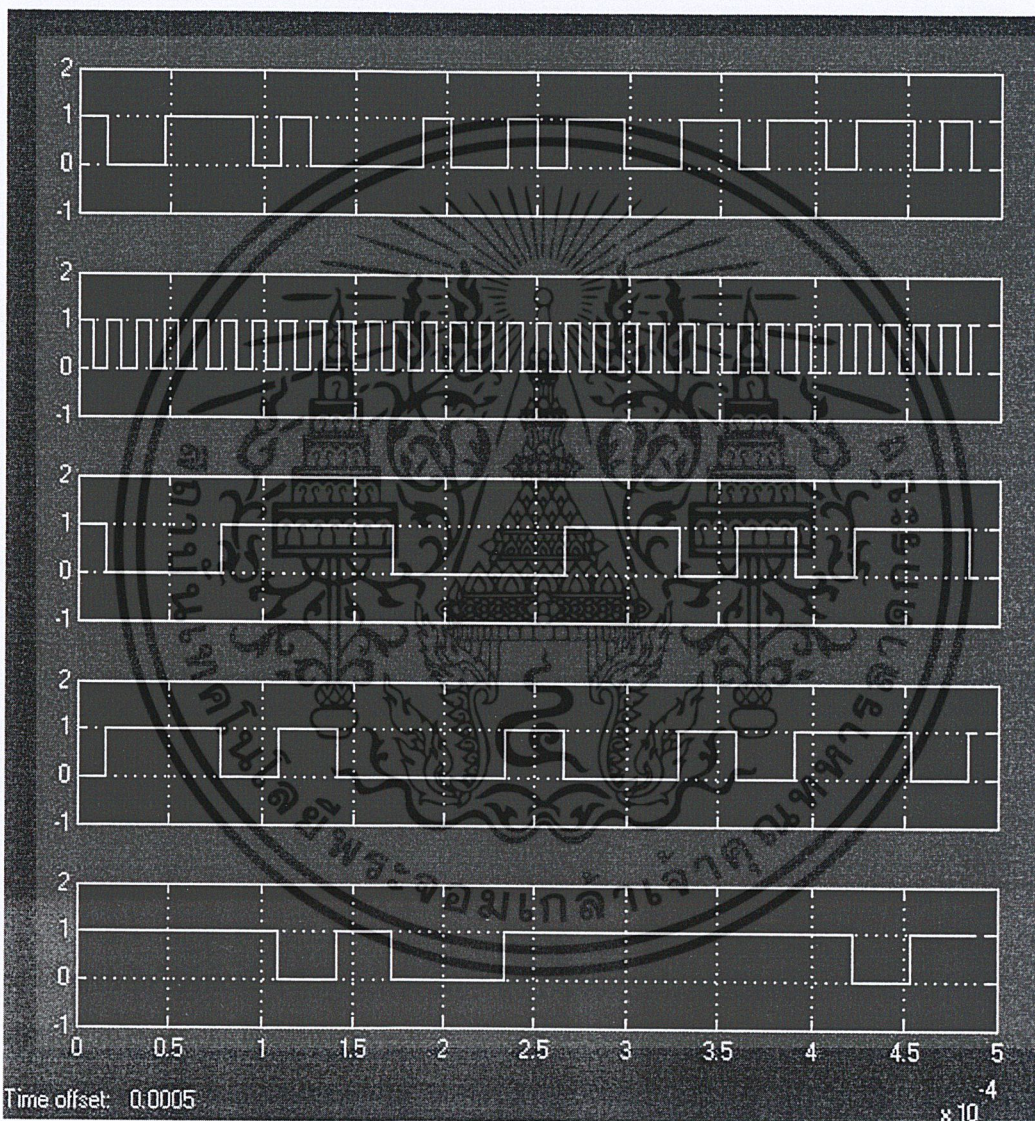


บทที่ 4 ผลการทดลอง

เมื่อต่อวงจรดังบทที่ 3 และนำสโคปวัด ณ จุดต่าง ๆ ได้ผลดังนี้ โดยมีแกนที่ 1 อยู่ด้านบนสุด

4.1 วงจรภาคส่งของระบบทวิพีสเทจ

4.1.1 ส่วนของการกำเนิดสัญญาณข้อมูลและการแปลงสัญญาณจากลำดับข้อมูลอนุกรมเป็นขนาน



รูปที่ 4.1 สัญญาณจากวงจรกำเนิดสัญญาณแบบสุ่มและวงจรแปลงลำดับข้อมูลอนุกรมเป็นขนาน

แกน 1 สัญญาณเอาต์พุตที่ได้จากวงจรกำเนิดสัญญาณแบบสุ่ม

แกน 2 สัญญาณนาฬิกาความถี่ 256 กิโลเฮิร์ตซ์ที่ใช้ในวงจรแปลงอนุกรมเป็นขนาน

แกน 3 สัญญาณเอาต์พุตของวงจรแปลงอนุกรมเป็นขนานในช่วงสัญญาณอินเฟส

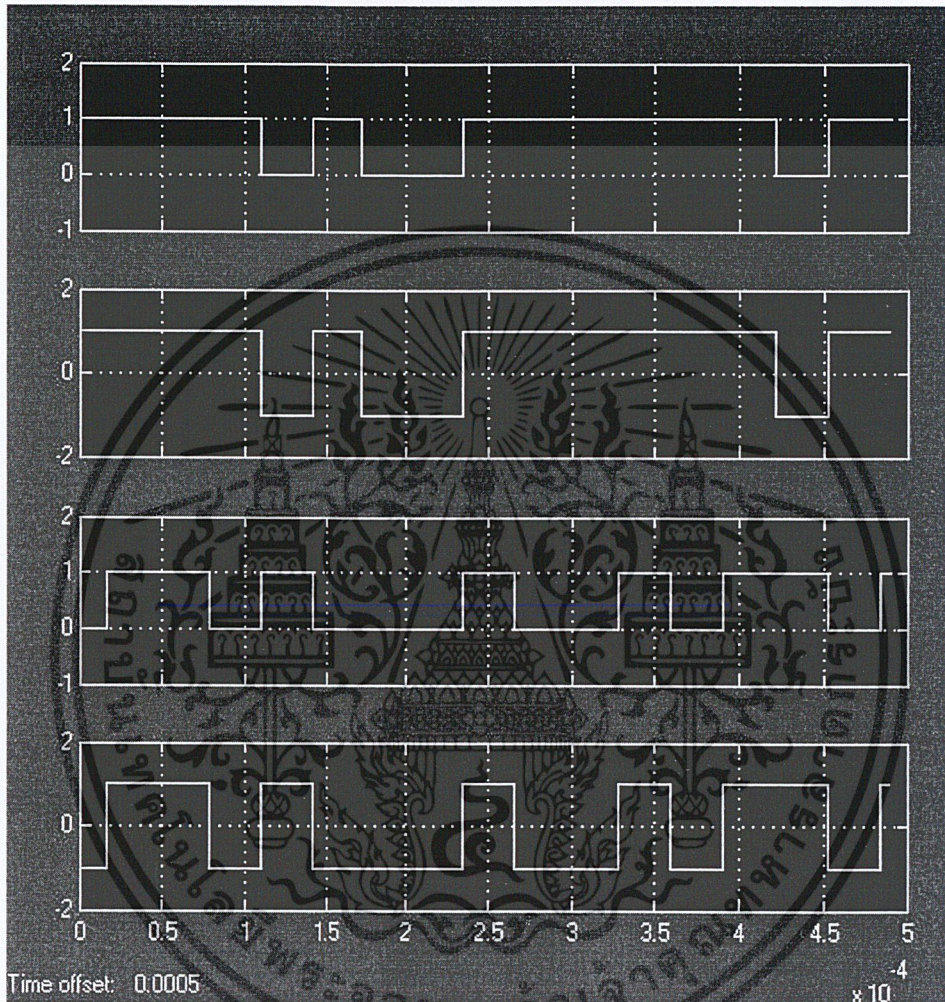
แกน 4 สัญญาณเอาต์พุตของวงจรแปลงอนุกรมเป็นขนานในช่วงสัญญาณควอดราเจอร์เฟส

แกน 5 สัญญาณเอาต์พุตรหัสเกรย์ของช่องสัญญาณอินเฟสเมื่อใช้เอ็ชส์คลูรีฟออร์ท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.2 วงจรแปลงบิตเป็น 2 ระดับ

เนื่องจากสัญญาณข้อมูลที่ได้จากวงจรกำเนิดสัญญาณแบบสุ่มจะมีระดับลอจิกเป็น 1, 0 เท่านั้น แต่ในการส่งสัญญาณแบบคิวพีเอสเค สัญญาณดิจิทัลที่จะนำมามอดูเลตกับสัญญาณพาห้ จะต้องมีระดับเป็น $+V$ และ $-V$



รูปที่ 4.2 สัญญาณจากวงจรแปลงยูนิโพลาร์เป็นไบโพลาร์

แกน 1 สัญญาณอินพุตของวงจรทางช่องสัญญาณอินเฟส

แกน 2 สัญญาณเอาต์พุตที่แปลงเป็น 2 ระดับแล้วของช่องสัญญาณอิน

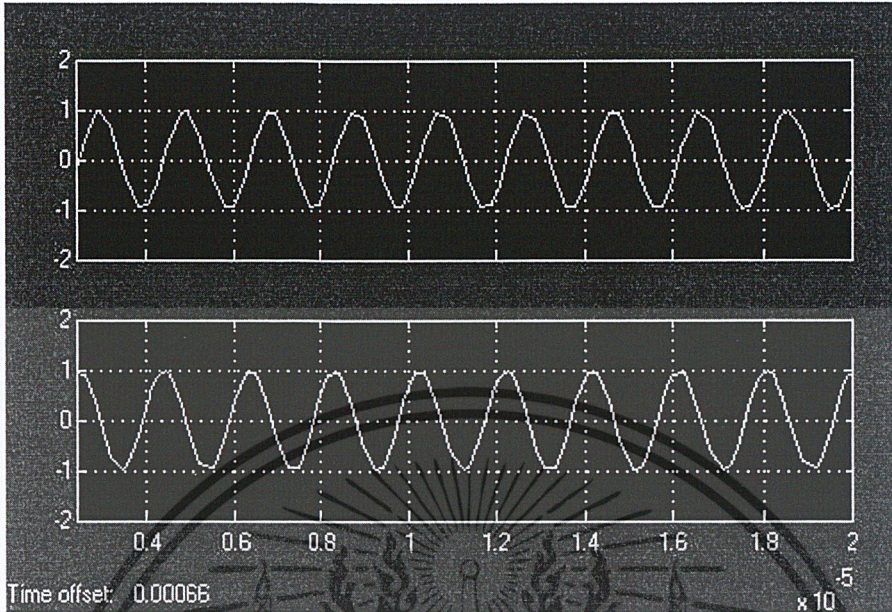
แกน 3 สัญญาณอินพุตของวงจรทางช่องสัญญาณควอดราเจอร์เฟส

แกน 4 สัญญาณเอาต์พุตที่แปลงเป็น 2 ระดับแล้วของช่องสัญญาณควอดราเจอร์เฟส

สัญญาณอินพุตของวงจรแปลงยูนิโพลาร์เป็นไบโพลาร์ดังแกน 1 และแกน 3 จะเป็นสัญญาณที่มีระดับเป็น 0 และ 1 แต่เมื่อผ่านวงจรแปลงสัญญาณแล้วจะได้ผลดังแกน 2 และ 4 คือ ระดับสัญญาณ 0 จะเปลี่ยนเป็นระดับสัญญาณ -1 ส่วนระดับสัญญาณ 1 คงเดิม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

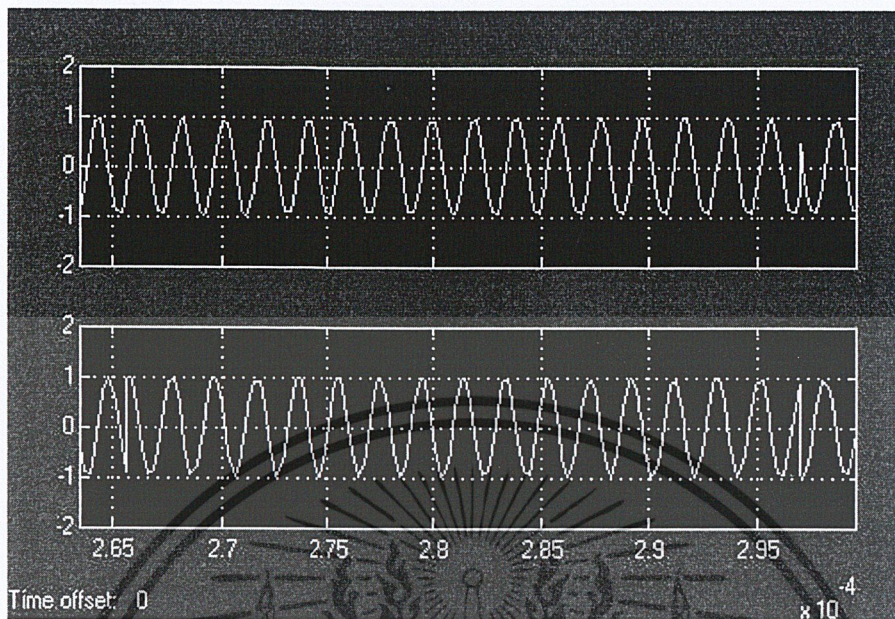
4.1.3 วงจรกำเนิดสัญญาณพาห้



รูปที่ 4.3 สัญญาณพาห้จากวงจรกำเนิดสัญญาณความถี่ 1024 กิโลเฮิร์ตซ์
 แขนง 1 เอาท์พุทจากบล็อกสัญญาณไซน์
 แขนง 2 เอาท์พุทจากบล็อกสัญญาณไซน์กำหนดเฟสเริ่มต้นเป็น $\pi/2$

สัญญาณที่ได้จากบล็อกสัญญาณไซน์จะมีเฟสตามที่กำหนดในพารามิเตอร์เฟสเริ่มต้น โดยใน
 แขนง 1 จะมีเฟสเริ่มต้นที่ 0 องศา สัญญาณที่ได้จะเป็นสัญญาณไซน์ปกติ แต่ในแขนง 2 ซึ่งกำหนดเฟสเริ่ม
 ต้นเป็น 90 องศา จะได้สัญญาณออกมาเป็นสัญญาณโคไซน์

4.1.4 วงจรมอดูเลเตอร์



รูปที่ 4.4 ผลการทดลองที่ได้จากวงจรมอดูเลเตอร์

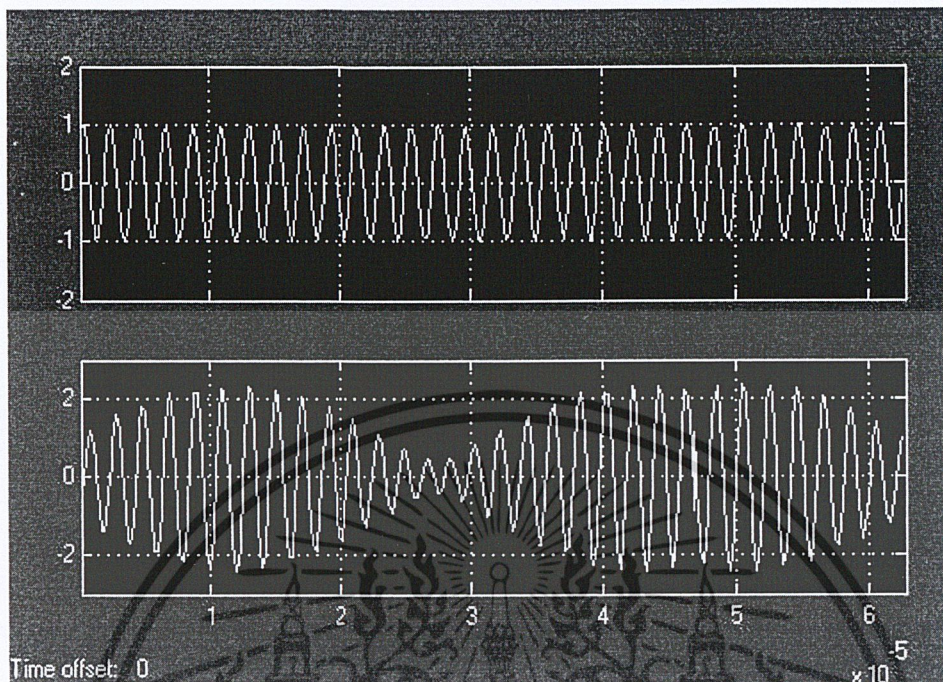
แกน 1 สัญญาณเอาต์พุตจากวงจรมอดูเลเตอร์ในช่องสัญญาณอินเฟส

แกน 2 สัญญาณเอาต์พุตจากวงจรมอดูเลเตอร์ในช่องสัญญาณควอดราเจอร์

เฟส

จะเห็นว่าสัญญาณที่ได้จากการมอดูเลตเป็นสัญญาณพาห่ที่มีการเปลี่ยนเฟสตามการเปลี่ยนระดับสัญญาณไบโพลาร์

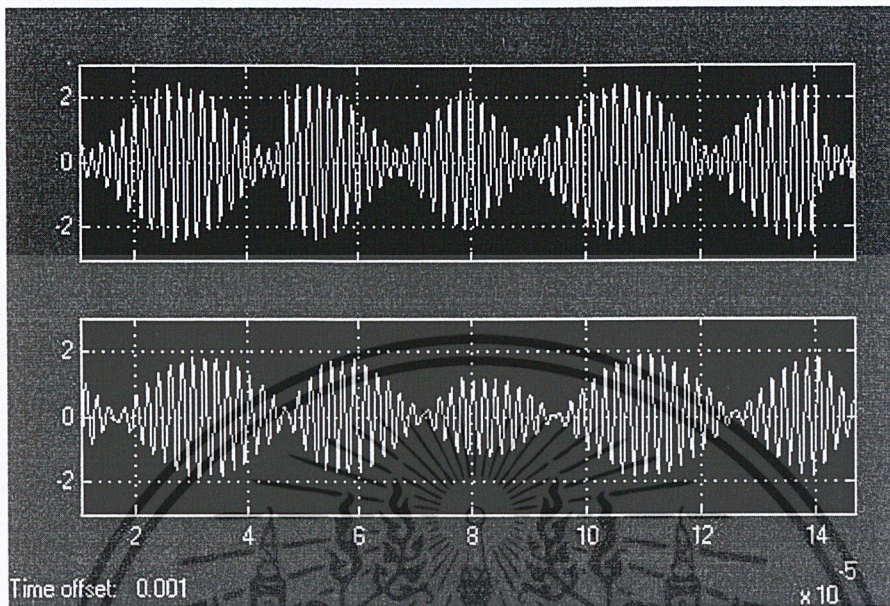
4.1.5 ส่วนของวงจรกำเนิดสัญญาณนำร่องและวงจรรวมสัญญาณ



รูปที่ 4.5 สัญญาณจากวงจรกำเนิดสัญญาณนำร่องและวงจรรวมสัญญาณ
 แกน 1 เอาต์พุตของวงจรกำเนิดสัญญาณนำร่องความถี่ 512 กิโลเฮิรตซ์
 แกน 2 เอาต์พุตของวงจรรวมสัญญาณซึ่งจะรวมสัญญาณที่ถูกมอดูเลตของช่องสัญญาณ
 อินเฟส, ควอดราเจอร์เฟสและสัญญาณนำร่อง

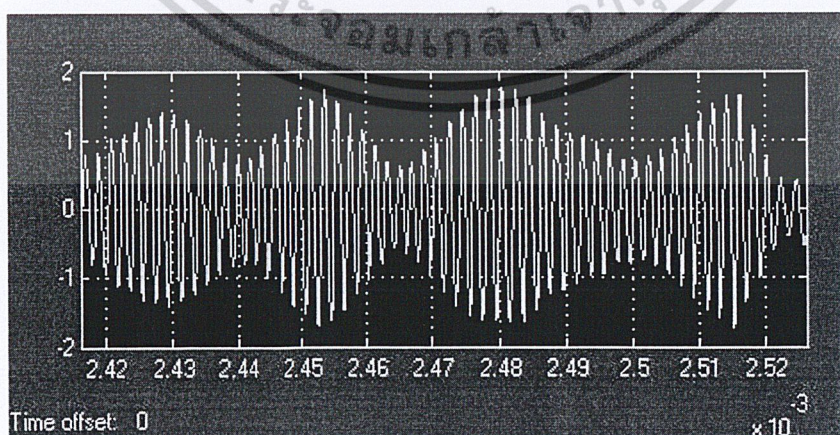
4.2 วงจรภาครับของระบบคิวพีเอสเค

4.2.1 ส่วนของวงจรกรองช่วงความถี่สัญญาณนำร่อง 512 กิโลเฮิร์ตซ์



รูปที่ 4.6 สัญญาณที่กรองจากวงจรกรองช่วงความถี่ผ่าน 512 กิโลเฮิร์ตซ์
 แกน 1 สัญญาณอินพุตของวงจรกรองช่วงความถี่ผ่าน 512 กิโลเฮิร์ตซ์
 (สัญญาณคิวพีเอสเคจากวงจรรวมสัญญาณทางภาคส่ง)
 แกน 2 สัญญาณเอาต์พุตของวงจรกรองช่วงความถี่ผ่าน 512 กิโลเฮิร์ตซ์
 (สัญญาณนำร่องที่จะนำไปสู่สัญญาณนาฬิกาและสัญญาณพาห์)

4.2.2 ส่วนของวงจรกรองช่วงความถี่สัญญาณพาห์ 1024 กิโลเฮิร์ตซ์

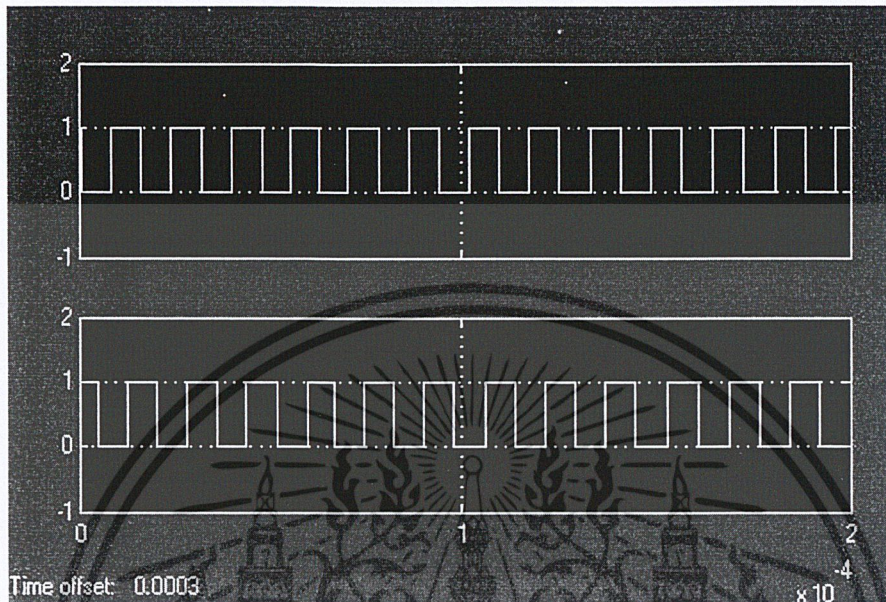


รูปที่ 4.7 สัญญาณพาห์ที่กรองจากสัญญาณคิวพีเอสเคจากทางภาคส่ง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
 ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.3 วงจรกู้สัญญาณนาฬิกา

จะนำสัญญาณเอาต์พุตจากวงจรรองช่วงความถี่สัญญาณนำร่องมาเป็นสัญญาณอ้างอิงในการกู้คืนสัญญาณนาฬิกา

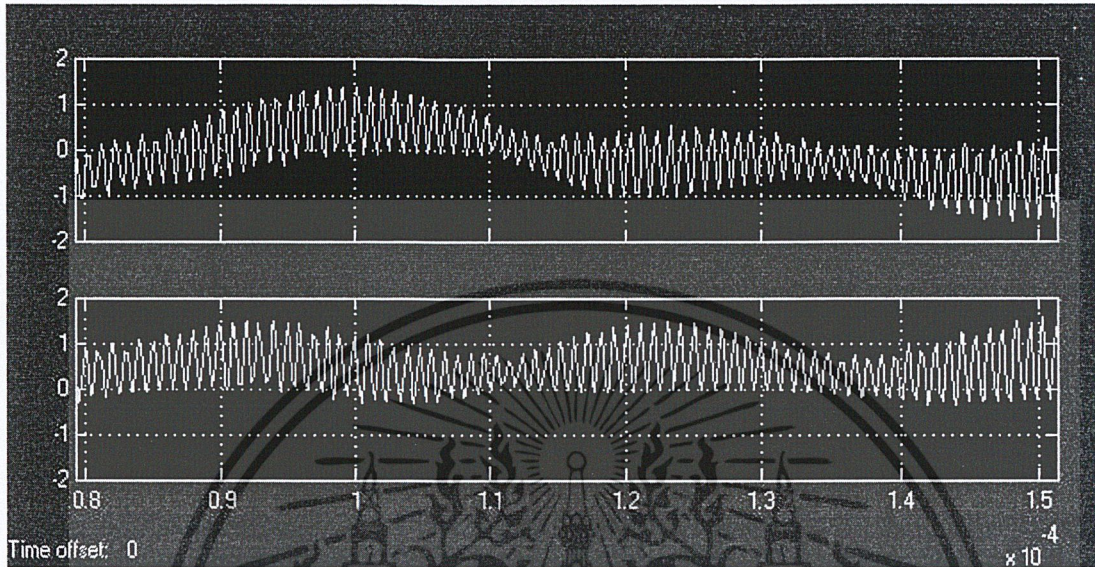


รูปที่ 4.8 สัญญาณนาฬิกาที่กู้คืนมาจากวงจรเฟสล็อกเทียบกับสัญญาณนาฬิกาเดิม
 แกน 1 สัญญาณนาฬิกา 256 กิโลเฮิร์ตซ์ที่กู้คืนจากสัญญาณนำร่อง
 แกน 2 สัญญาณนาฬิกา 256 กิโลเฮิร์ตซ์เดิมจากทางภาคส่ง

สัญญาณนาฬิกาที่กู้คืนมาได้จะมีเฟสต่างจากทางด้านส่งเล็กน้อย แต่ไม่มีผลในการกู้สัญญาณคืนให้ถูกต้อง เพียงแต่ทำให้สัญญาณทางเอาต์พุตสุดท้ายของทางภาครับมีการดีเลย์เพิ่มขึ้นเท่านั้น

4.2.4 วงจรตีมอดูเลเตอร์

นำสัญญาณพาห้ที่ได้จากการกู่คั้นสัญญาณที่วงจรเฟสล็อกถูกไปตีมอดูเลตกับสัญญาณเอาท์พุตจากวงจรกรองช่วงความถี่คลื่นพาห้ 1024 กิโลเฮิร์ตซ์ในรูป 4.7



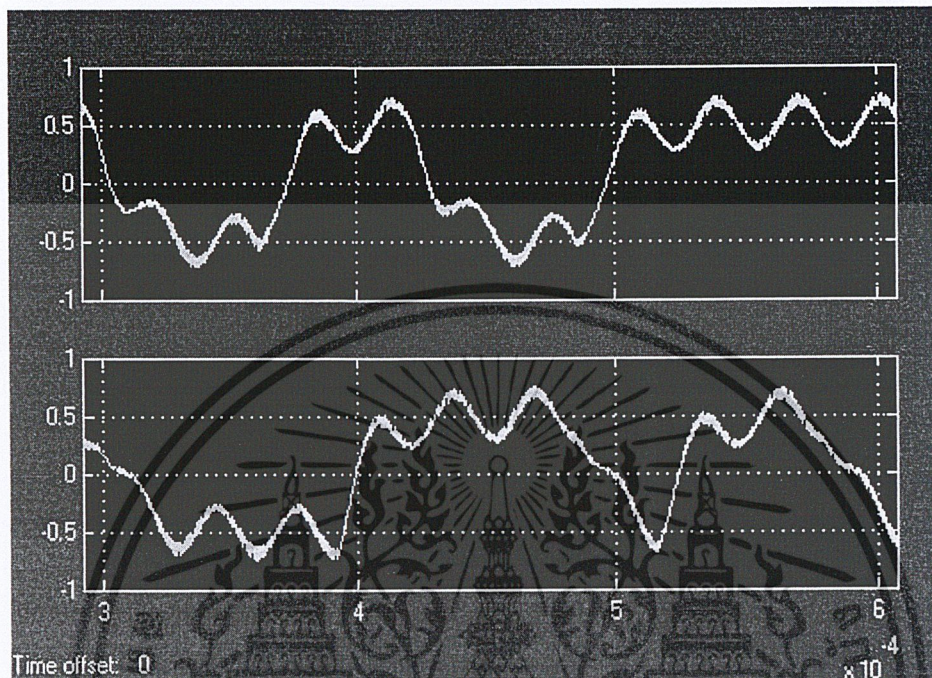
รูปที่ 4.9 ผลการทดลองจากวงจรตีมอดูเลเตอร์

แกน 1 เอาท์พุตจากวงจรตีมอดูเลเตอร์ของช่องสัญญาณอินเฟส

แกน 2 เอาท์พุตจากวงจรตีมอดูเลเตอร์ของช่องสัญญาณควอดราเจอร์เฟส

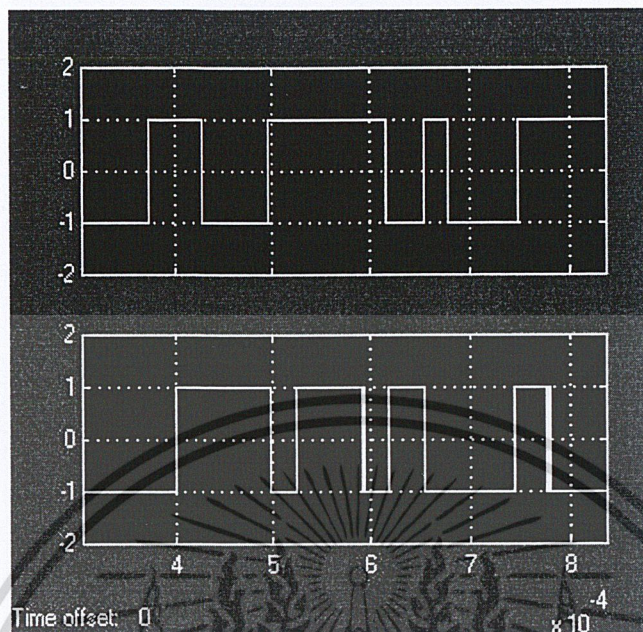
4.2.5 วงจรกรองความถี่ต่ำผ่าน

สัญญาณจากวงจรตีมอดูเลตจะต้องถูกส่งไปวงจรกรองความถี่ต่ำผ่านก่อนเพื่อกรองเอาสัญญาณความถี่สูงออกจากสัญญาณข้อมูล



รูปที่ 4.10 สัญญาณเอาต์พุตจากวงจรกรองความถี่ต่ำผ่านหลังจากการตีมอดูเลต
 แกน 1 สัญญาณเอาต์พุตจากวงจรกรองความถี่ต่ำของช่องสัญญาณอินเฟส
 แกน 2 สัญญาณเอาต์พุตจากวงจรกรองความถี่ต่ำของช่องสัญญาณควอดราเจอร์เฟส

4.2.6 วงจรปรับระดับสัญญาณ



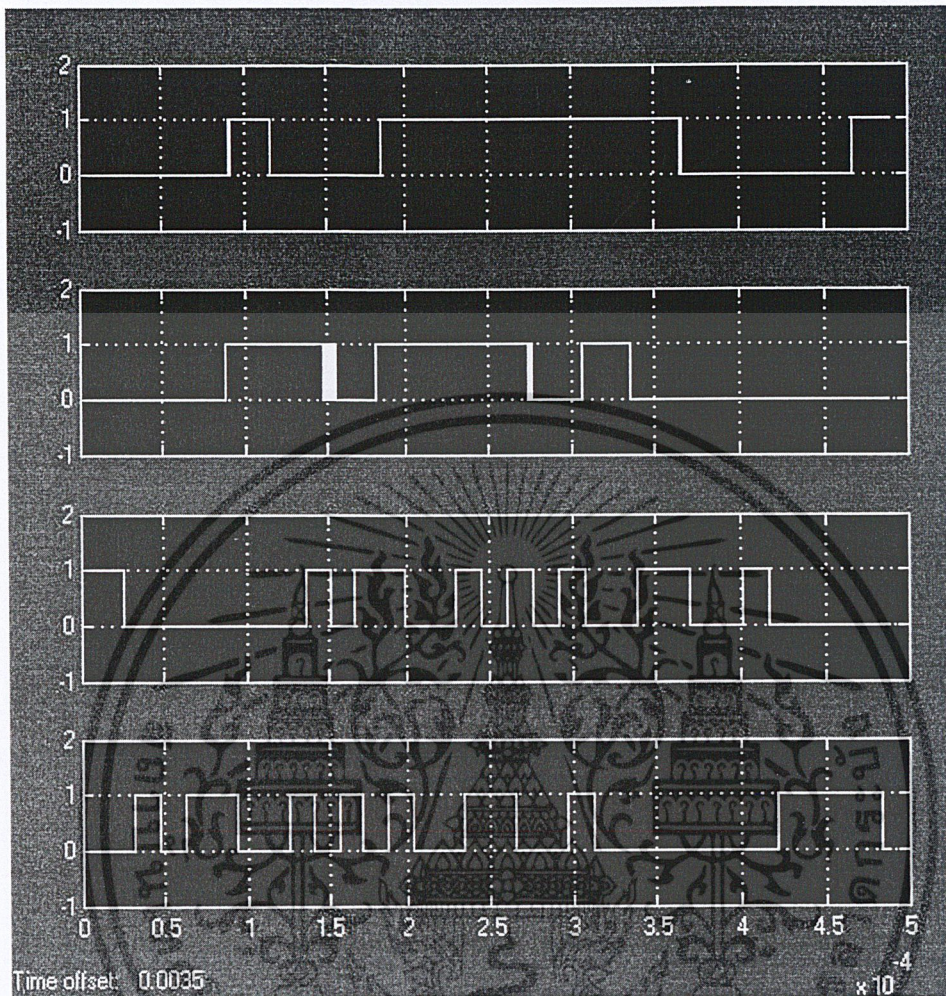
รูปที่ 4.11 เอาต์พุตของวงจรปรับระดับสัญญาณ

แกน 1 เอาต์พุตของวงจรปรับระดับสัญญาณทางด้านช่องสัญญาณอินเฟส

แกน 2 เอาต์พุตของวงจรปรับระดับสัญญาณทางด้านช่องสัญญาณควอดราเจอร์เฟส

วงจรนี้จะนำสัญญาณที่ผ่านวงจรกรองช่วงความถี่ต่ำมาปรับระดับให้เป็นระดับ 1 และ -1 หรือเป็นสัญญาณไบโพลาร์นั่นเอง โดยสัญญาณที่มีระดับสูงกว่า 0 วงจรนี้จะปรับให้มีระดับเป็น 1 ส่วนสัญญาณที่มีระดับต่ำกว่า 0 วงจรจะปรับให้เป็น -1 ทั้งหมด

4.2.7 ส่วนของการแปลงสัญญาณ 2 ระดับเป็นบิตและการรวมสัญญาณดิจิทัล



รูปที่ 4.12 เอาท์พุทของวงจรแปลงสัญญาณ ไบโพลาร์เป็นยูนิโพลาร์และของวงจรแปลงชานานเป็นอนุกรม

เทียบกับสัญญาณข้อมูลจากวงจรกำเนิดสัญญาณแบบสุ่มทางด้านอินพุต

แกน 1 สัญญาณเอาท์พุทของวงจรแปลงสัญญาณไบโพลาร์เป็นยูนิโพลาร์ทางแกนอินเฟส

แกน 2 สัญญาณเอาท์พุทของวงจรแปลงสัญญาณไบโพลาร์เป็นยูนิโพลาร์ทางแกนควอดราเจอร์เฟส

แกน 3 สัญญาณเอาท์พุทของวงจรแปลงสัญญาณชานานเป็นอนุกรม

(สัญญาณเอาท์พุทของภาครับสัญญาณคิวพีเอสเค)

แกน 4 สัญญาณข้อมูลทางภาคส่งที่ได้จากวงจรกำเนิดสัญญาณแบบสุ่ม

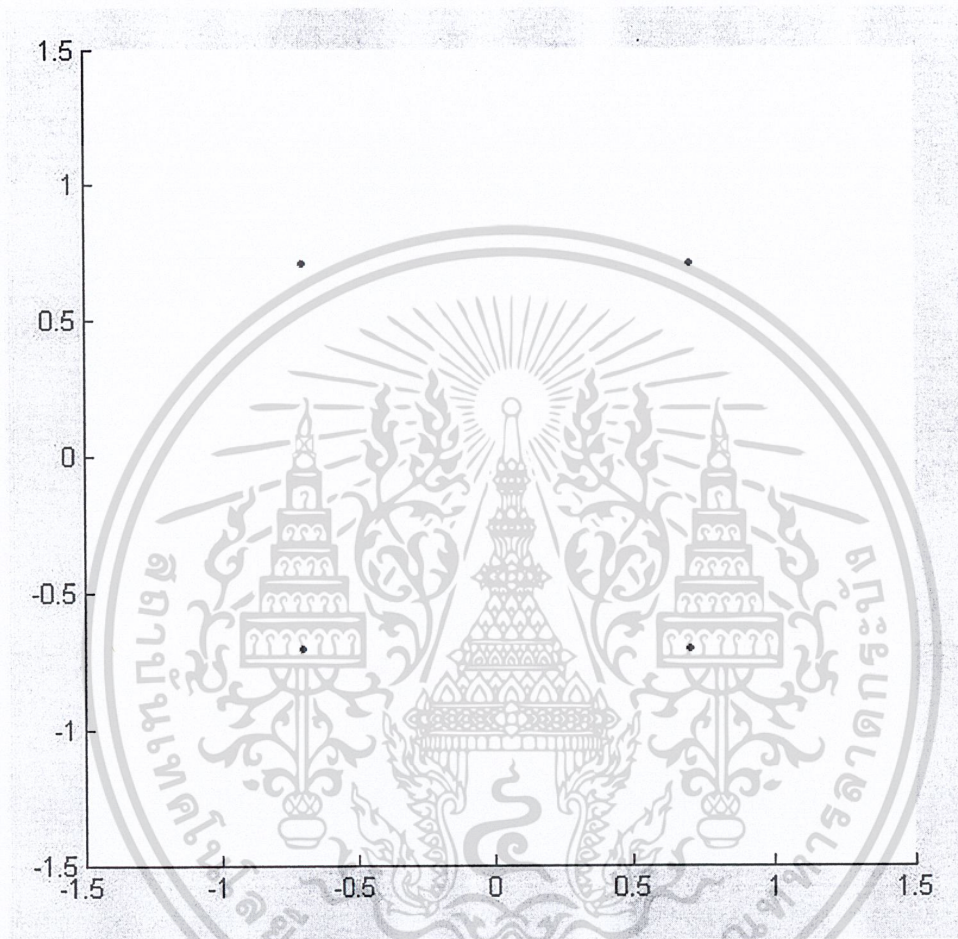
(สัญญาณอินพุทของภาคส่งสัญญาณคิวพีเอสเค)

จะเห็นว่าสัญญาณเอาท์พุทของวงจรทางภาครับเหมือนกับสัญญาณอินพุทของทางภาคส่ง แต่มีการหน่วงเวลาไปเล็กน้อย

4.3 สเก็ทเตอร์ไดอะแกรมของระบบคิวพีเอสเค

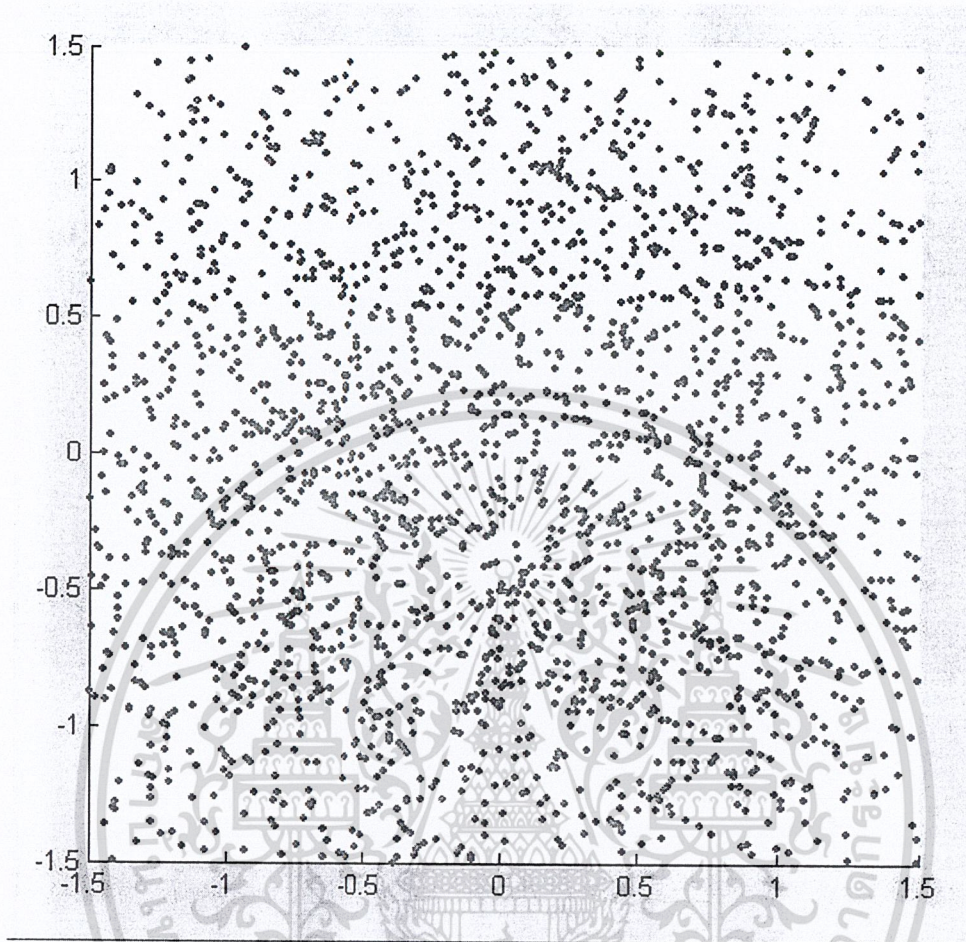
สเก็ทเตอร์ไดอะแกรมของระบบคิวพีเอสเคเมื่อป้อนค่าอัตราส่วนสัญญาณต่อสัญญาณรบกวนที่ค่าต่าง ๆ กัน

4.3.1 เมื่อไม่มีสัญญาณรบกวน



รูปที่ 4.13 สเก็ทเตอร์ไดอะแกรมของระบบคิวพีเอสเคเมื่อไม่มีสัญญาณรบกวน

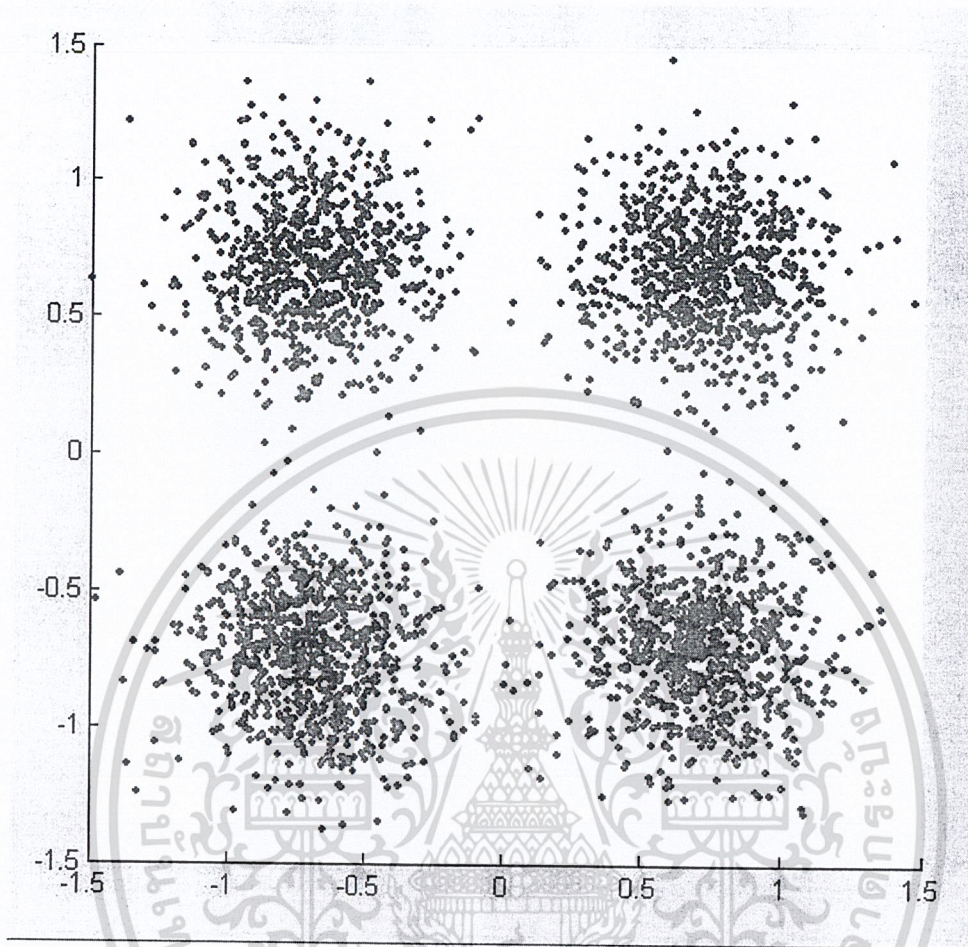
4.3.2 SNR=0



รูปที่ 4.14 สเก็ทเตอร์โคออร์ดิเนตของระบบคิวพีเอสเคเมื่อค่าอัตราส่วนสัญญาณต่อสัญญาณรบกวนเป็น 0

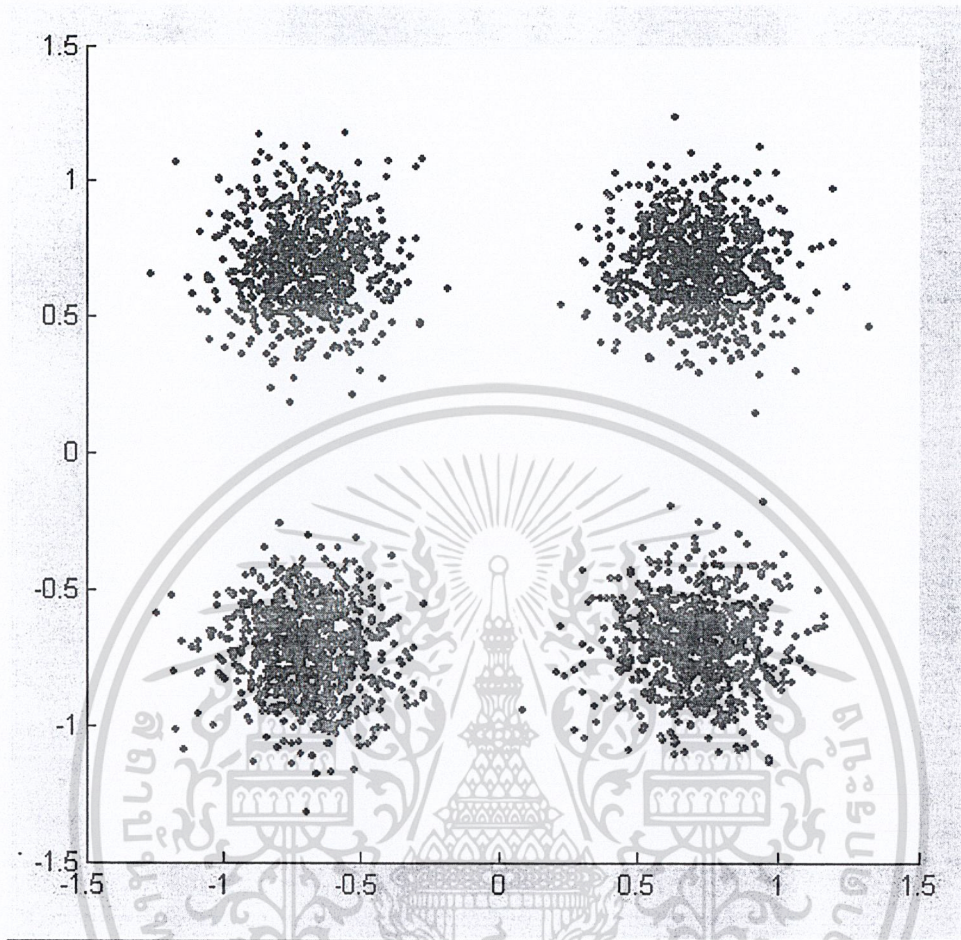
จากรูปจะเห็นว่าไม่สามารถแยกได้เลยว่าสัญลักษณ์ใดเป็นข้อมูลใด ทำให้สัญญาณที่ดีที่สกัดออกมา มีความผิดพลาดทั้งหมด

4.3.3 SNR=10



รูปที่ 4.15 สเก็ทเตอร์ไดอะแกรมของระบบคิวพีเอสเคเมื่ออัตราส่วนสัญญาณต่อสัญญาณรบกวนเป็น 10

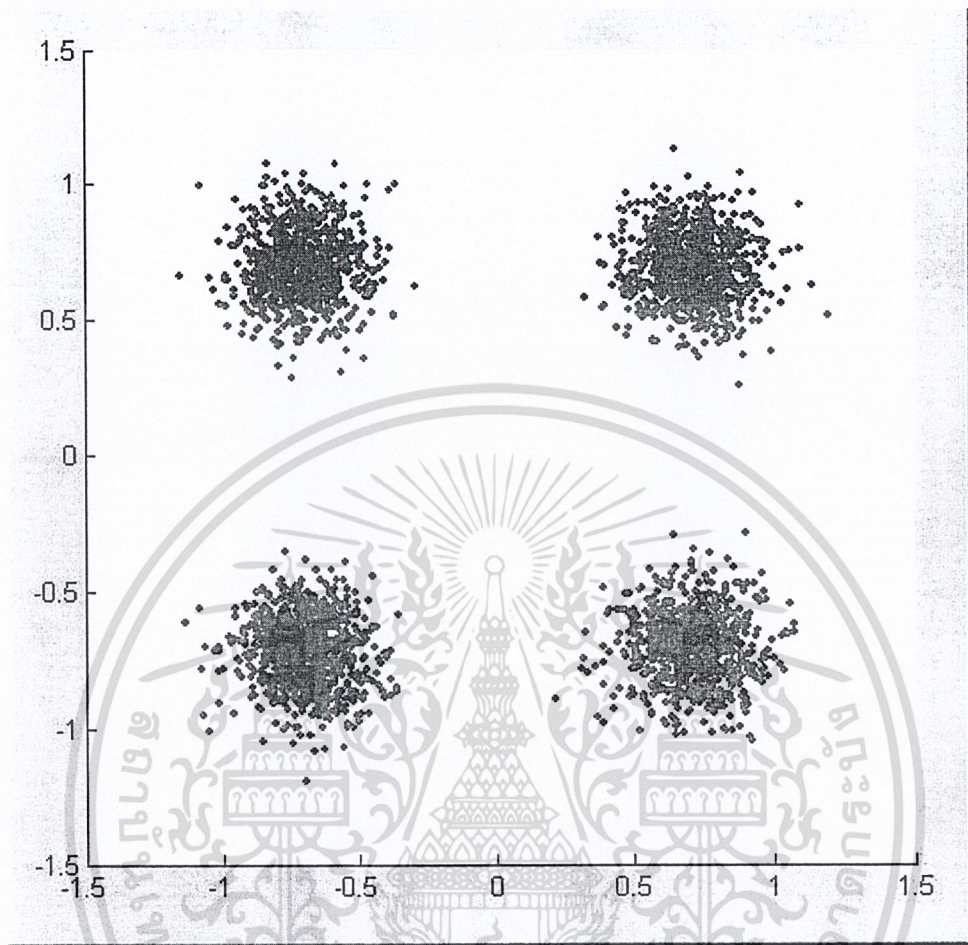
4.3.4 SNR=13



รูปที่ 4.16 สเก็ทเตอร์ไดอะแกรมของระบบคิวพีเอสเคเมื่ออัตราส่วนสัญญาณต่อสัญญาณรบกวนเป็น 13

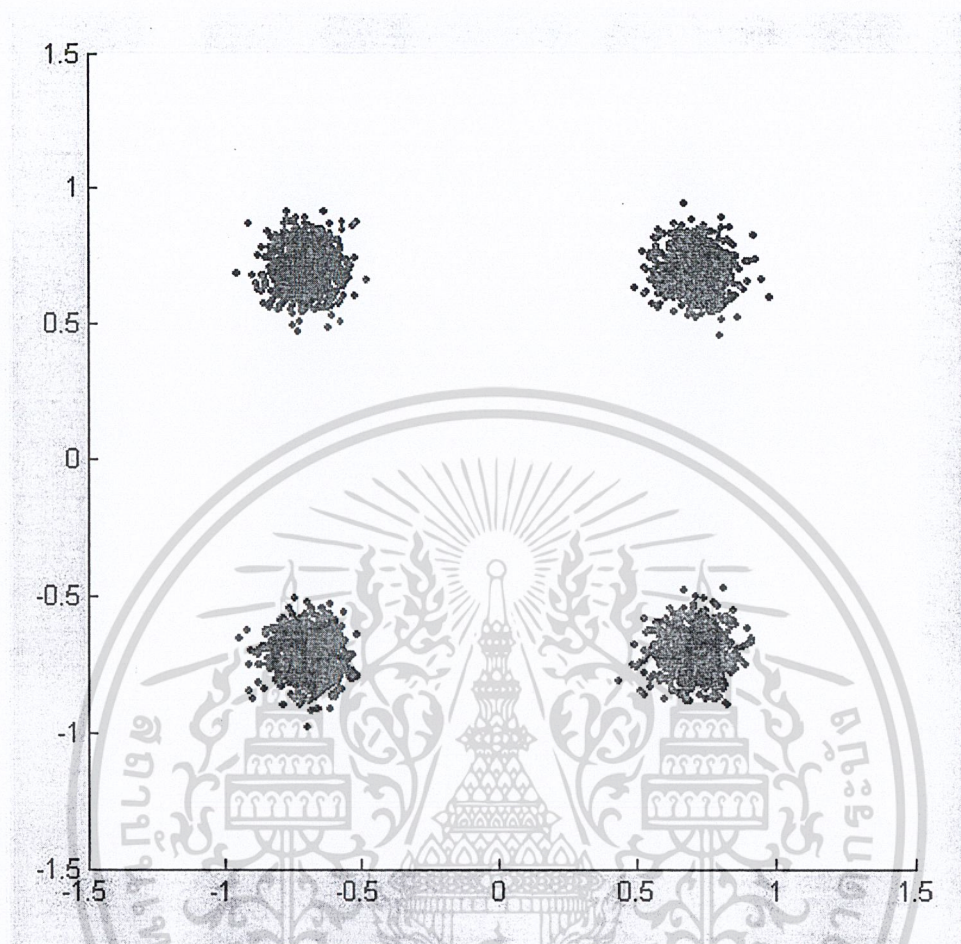
จะเห็นว่าสามารถตีเทคต์สัญญาณได้ค่อนข้างถูกต้อง คือสัญลักษณ์ในแต่ละควอดแรนต์เริ่มแยกจากกันค่อนข้างชัดเจน จึงตัดสินใจได้แน่นอนว่าจุดไหนเป็นข้อมูลใด ข้อมูลที่ผ่านการตีมอดูเลตแล้วจะมีความผิดเพี้ยนน้อย ซึ่งที่ค่าอัตราส่วนสัญญาณต่อสัญญาณรบกวนที่สูงกว่านี้ก็จะตีเทคต์สัญญาณได้ถูกต้องขึ้น จนไม่มีความผิดพลาดเลย

4.3.5 SNR=15



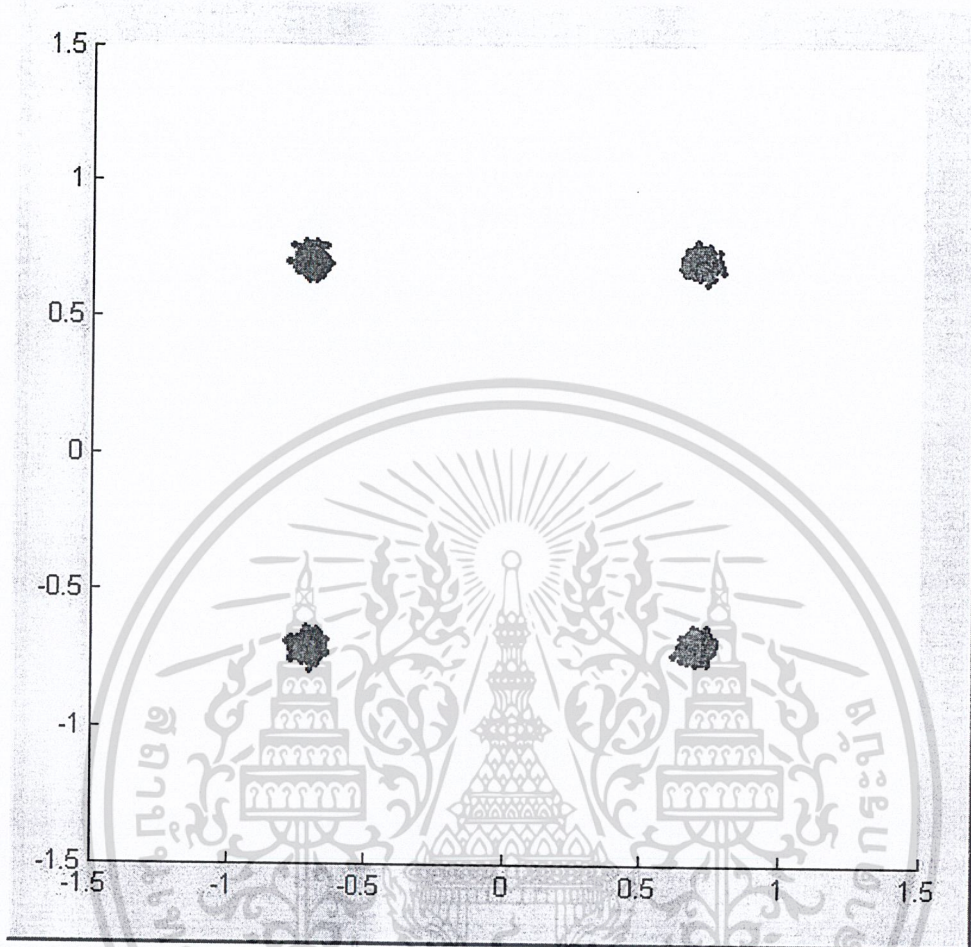
รูปที่ 4.17 สเก็ทเตอร์ไดอะแกรมของระบบคิวพีเอสเคเมื่ออัตราส่วนสัญญาณต่อสัญญาณรบกวนเป็น 15

4.3.6 SNR=20



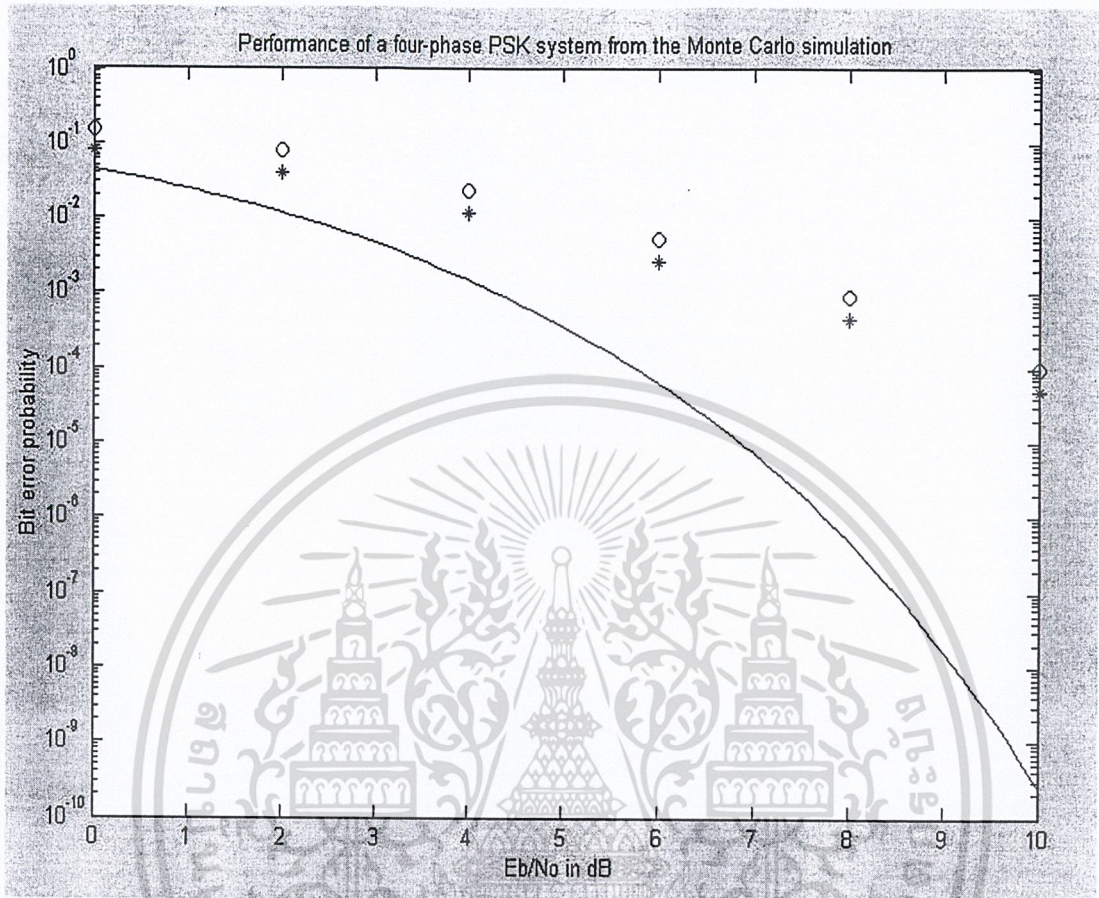
รูปที่ 4.18 สเก็ทเตอร์ไดอะแกรมของระบบคิวพีเอสเคเมื่ออัตราส่วนสัญญาณต่อสัญญาณรบกวนเป็น 20

4.3.7 SNR=30



รูปที่ 4.19 สเก็ทเตอร์โคออร์ดิเนตของระบบคิวพีเอสเคเมื่ออัตราส่วนสัญญาณต่อสัญญาณรบกวนเป็น 30

4.4 ผลการทดลองการจำลองระบบคิวพีเอสเคเพื่อหาอัตราความผิดพลาด



- * แสดงอัตราการผิดพลาดทางบิตที่ถูกจำลอง
- o แสดงอัตราการผิดพลาดทางสัญลักษณ์ที่ถูกจำลอง
- แสดงอัตราการผิดพลาดทางบิตในทางอุดมคติ

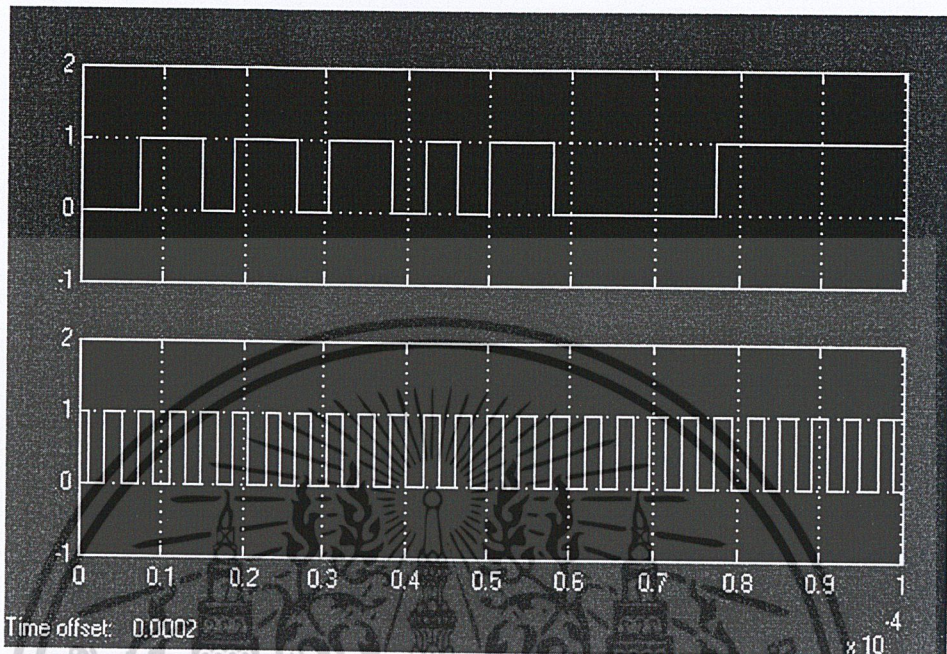
รูปที่ 4.20 แสดงประสิทธิภาพจากการจำลองระบบคิวพีเอสเค

จากรูปแสดงผลการส่งสัญลักษณ์จำนวน 10000 สัญลักษณ์ ณ ค่าพารามิเตอร์ E_b/N_0 โดยที่ $E_b = E_s/2$ โดยที่ E_b คือ กำลังงานของบิต และค่าความน่าจะเป็นในการผิดพลาดทางทฤษฎี

จะเห็นว่าเมื่อค่าอัตราส่วนค่ากำลังงานของสัญญาณต่อสัญญาณรบกวนมีค่าเพิ่มขึ้น (ค่าความแปรปรวนลดลง) ค่าอัตราความผิดพลาดทางบิตและทางสัญลักษณ์ไม่ว่าจะเป็นทางอุดมคติหรือที่ถูกจำลอง จะมีค่าลดลง โดยในทางอุดมคติดีมีค่าน้อยกว่าค่าอัตราที่ถูกจำลองอย่างเห็นได้ชัด

4.5 วงจรภาคส่งของระบบ 16 คิวเอเอ็ม

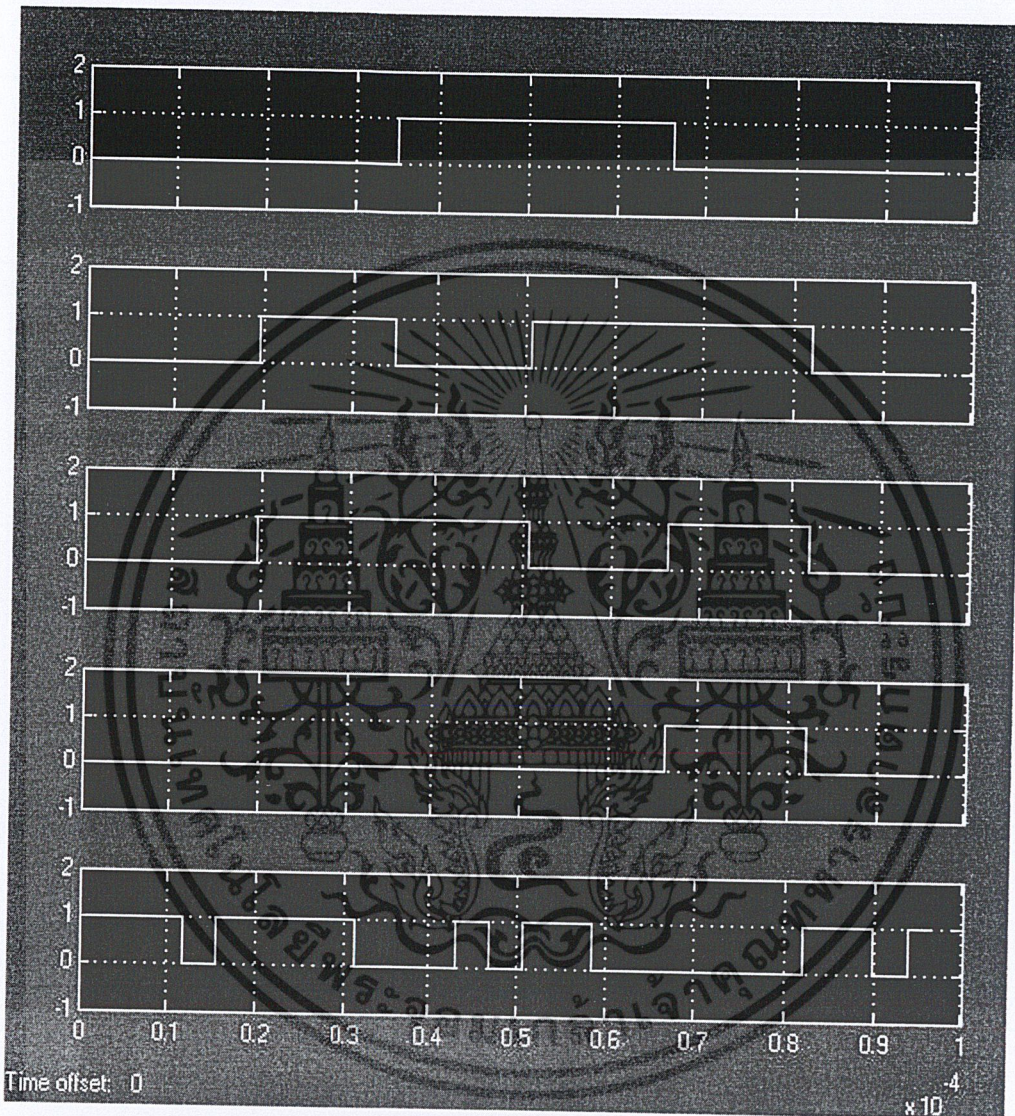
4.5.1 ส่วนของการกำเนิดสัญญาณข้อมูลและสัญญาณนาฬิกา



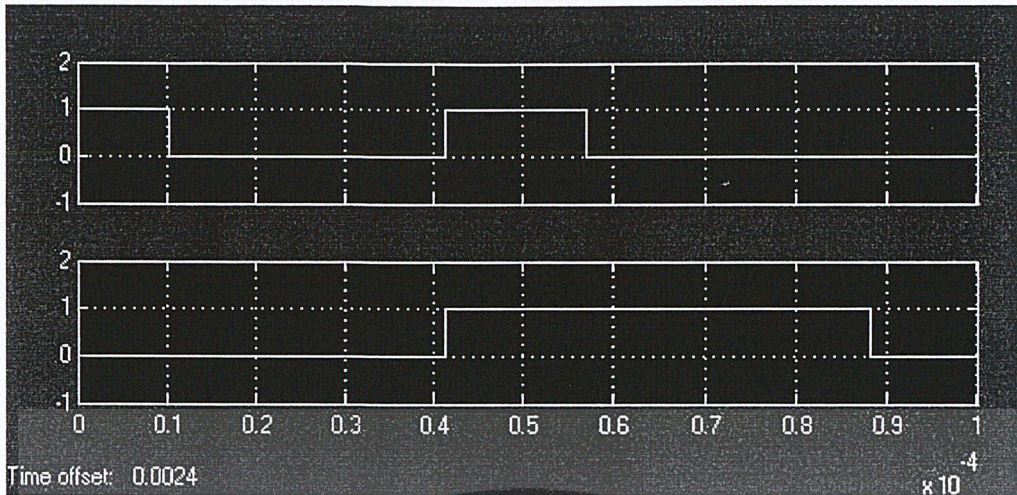
รูปที่ 4.21 สัญญาณจากวงจรกำเนิดสัญญาณข้อมูลแบบสลับและสัญญาณนาฬิกา
 แขนง 1 สัญญาณเอาต์พุตจากตัวกำเนิดสัญญาณแบบสลับ
 แขนง 2 สัญญาณเอาต์พุตจากวงจรกำเนิดสัญญาณนาฬิกาความถี่ 256 กิโลเฮิร์ตซ์

4.5.2 ส่วนของวงจรแปลงลำดับสัญญาณขนานเป็นอนุกรม

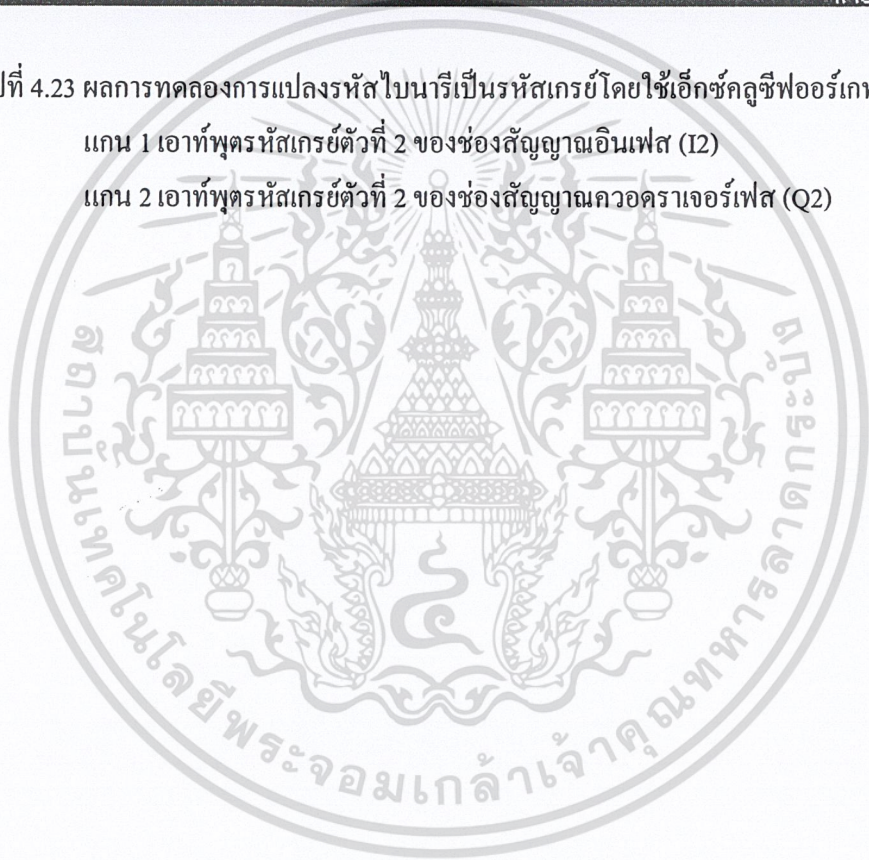
เนื่องจากการส่งข้อมูล 16 บิตเอเอ็ม ข้อมูลที่จะส่งเป็นแบบอนุกรม ดังนั้นจึงต้องทำการแยกให้อยู่ในรูปของข้อมูลที่ขนานกัน โดยแบ่งเป็น 4 ช่อง คือ ช่องสัญญาณอินเฟส 1, ช่องสัญญาณอินเฟส 2, ช่องสัญญาณควอดราเจอร์เฟส 1 และช่องสัญญาณควอดราเจอร์เฟส 2



รูปที่ 4.22 สัญญาณจากวงจรแปลงลำดับสัญญาณขนานเป็นอนุกรมเทียบกับสัญญาณข้อมูลอินพุต
 แคน 1 รหัสไบนารีที่ได้จากดีฟลิปฟลอปตัวบนของช่องสัญญาณอินเฟส (I1)
 แคน 2 รหัสไบนารีที่ได้จากดีฟลิปฟลอปตัวล่างของช่องสัญญาณอินเฟส (I2)
 แคน 3 รหัสไบนารีที่ได้จากดีฟลิปฟลอปตัวบนของช่องสัญญาณควอดราเจอร์เฟส (Q1)
 แคน 4 รหัสไบนารีที่ได้จากดีฟลิปฟลอปตัวล่างของช่องสัญญาณควอดราเจอร์เฟส (Q2)
 แคน 5 สัญญาณอินพุตที่วงจรแปลงสัญญาณขนานเป็นอนุกรม

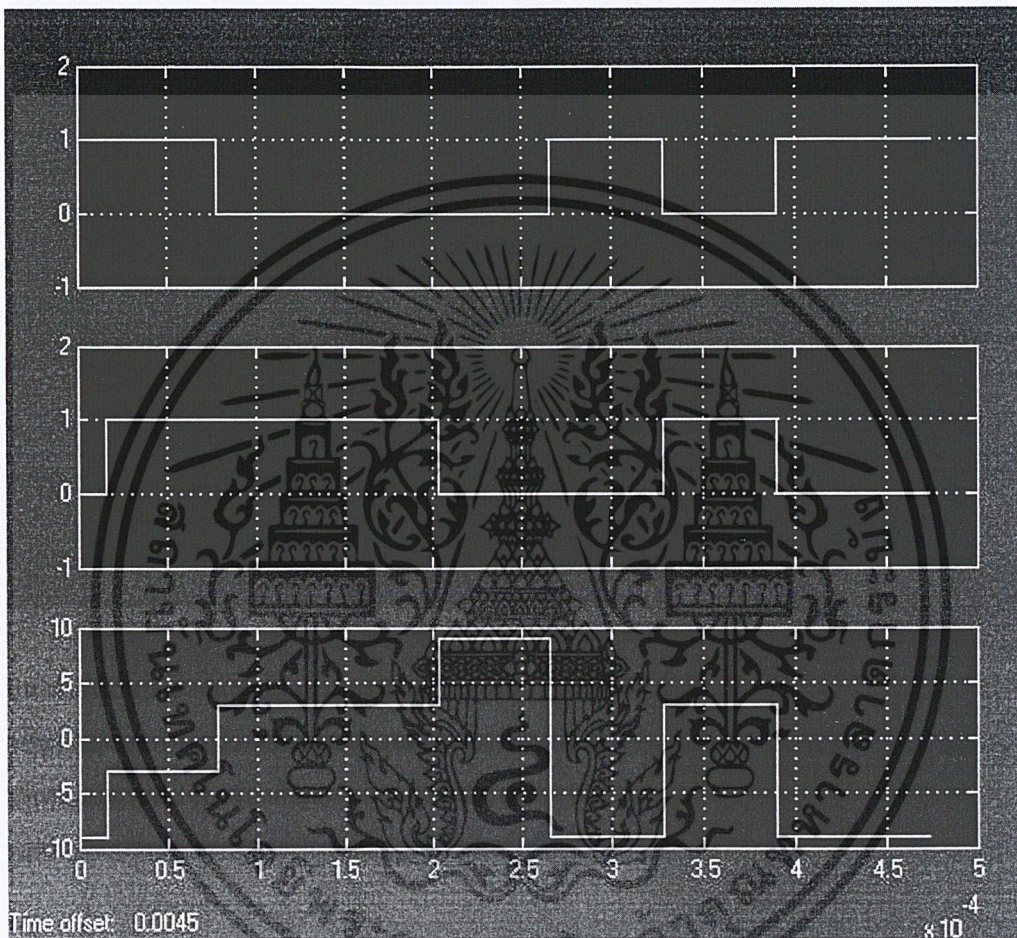


รูปที่ 4.23 ผลการทดลองการแปลงรหัสไบนารีเป็นรหัสเกรย์โดยใช้เอ็กซ์คลูซีฟออร์เกท
 แขน 1 เอาท์พุทรหัสเกรย์ตัวที่ 2 ของช่องสัญญาณอินเฟส (I2)
 แขน 2 เอาท์พุทรหัสเกรย์ตัวที่ 2 ของช่องสัญญาณควอดราเจอร์เฟส (Q2)



4.5.3 ส่วนของวงจรแปลง 2 บิตเป็น 4 ระดับ

เนื่องจากสัญญาณข้อมูลเป็นสัญญาณไบนารี มีระดับลอจิก 1, 0 เท่านั้น แต่ในการส่งสัญญาณแบบ 16 คิวเอเอ็ม สัญญาณดิจิทัลที่จะนำมามอดูเลตกับสัญญาณพาห้จะต้องเป็นสัญญาณ 4 ระดับเพื่อทำให้เกิดเอาต์พุตที่มีการเปลี่ยนแอมพลิจูด 4 แบบ จากนั้นเมื่อทำการรวมสัญญาณเอาต์พุตจากช่องสัญญาณอินเฟสและควอดราเจอร์เฟส จะได้เอาต์พุตที่มีการเปลี่ยนแปลงทั้งหมด 16 แบบ



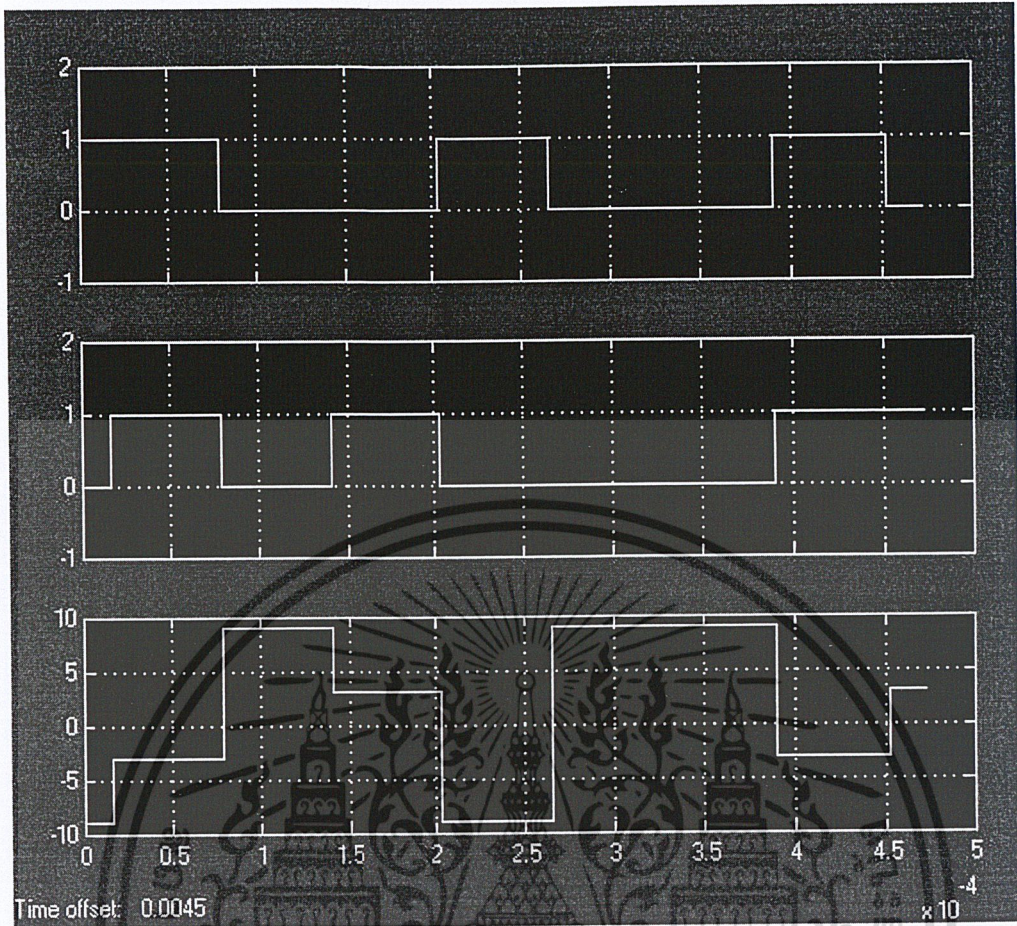
รูปที่ 4.24 สัญญาณจากวงจรแปลง 2 บิตเป็น 4 ระดับของช่องสัญญาณอินเฟสเทียบกับอินพุต

แกน 1 สัญญาณอินพุตของวงจรแปลง 2 บิตเป็น 4 ระดับของช่องสัญญาณอินเฟส 1 (I1)

แกน 2 สัญญาณอินพุตของวงจรแปลง 2 บิตเป็น 4 ระดับของช่องสัญญาณอินเฟส 2 (I2)

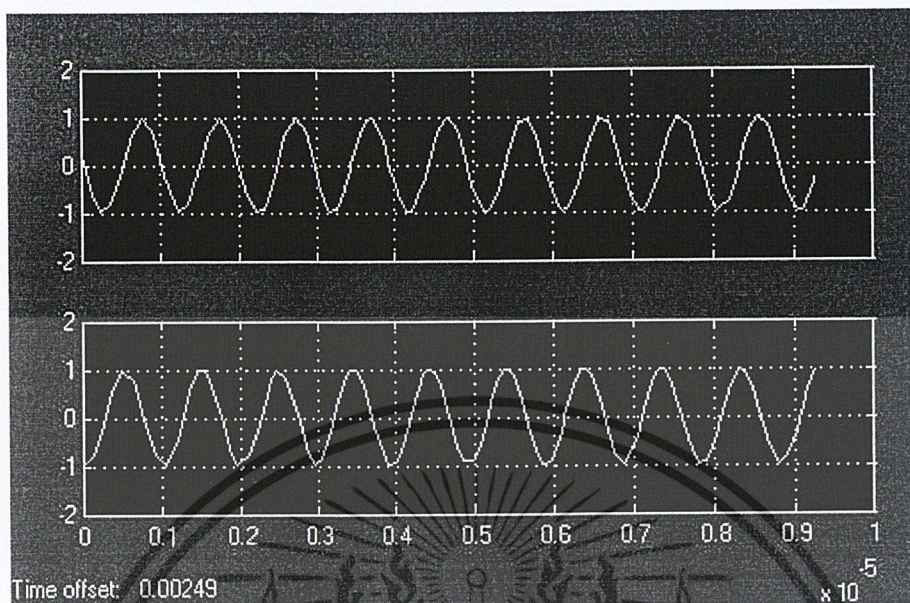
แกน 3 สัญญาณเอาต์พุตของวงจรแปลง 2 บิตเป็น 4 ระดับของช่องสัญญาณอินเฟส

สัญญาณเอาต์พุตของวงจรแปลง 2 บิตเป็น 4 ระดับตรงตามผลทางทฤษฎีที่ออกแบบไว้ คือ สัญญาณ 00 จะเปลี่ยนระดับเป็นสัญญาณระดับ 9 โวลต์ 01 เปลี่ยนเป็น 3 โวลต์ 11 เป็น -3 โวลต์ และ 10 เป็น -9 โวลต์



รูปที่ 4.25 สัญญาณจากวงจรแปลง 2 บิตเป็น 4 ระดับของช่องสัญญาณควอดราเจอร์เฟสเทียบกับอินพุต
 แกน 1 สัญญาณอินพุตของวงจรแปลง 2 บิตเป็น 4 ระดับของช่องสัญญาณควอดราเจอร์เฟส 1 (Q1)
 แกน 2 สัญญาณอินพุตของวงจรแปลง 2 บิตเป็น 4 ระดับของช่องสัญญาณควอดราเจอร์เฟส 2 (Q2)
 แกน 3 สัญญาณเอาต์พุตของวงจรแปลง 2 บิตเป็น 4 ระดับของช่องสัญญาณควอดราเจอร์เฟส

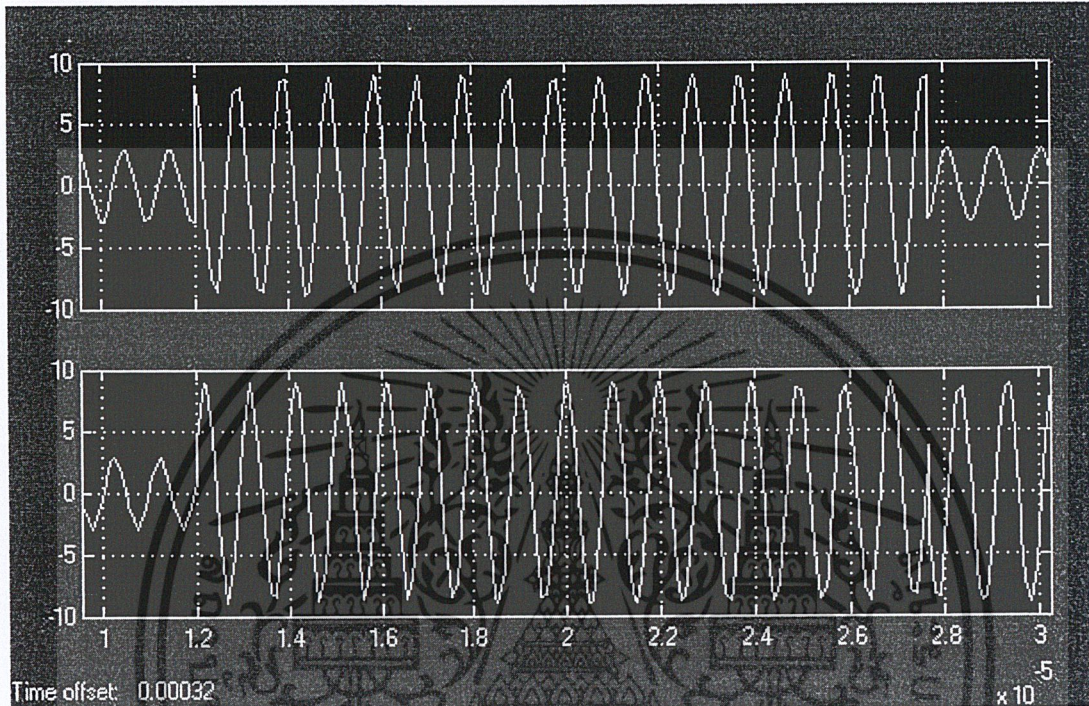
4.5.4 ส่วนของวงจรกำเนิดสัญญาณพาห้ความถี่ 1024 กิโลเฮิร์ตซ์



รูปที่ 4.26 สัญญาณจากวงจรกำเนิดสัญญาณพาห้ความถี่ 1024 กิโลเฮิร์ตซ์
 แกน 1 สัญญาณพาห้ของช่องสัญญาณอินเฟสซึ่งเป็นสัญญาณไซน์
 แกน 2 สัญญาณพาห้ของช่องสัญญาณควอดราเจอร์เฟสซึ่งเป็นสัญญาณโคไซน์

4.5.5 ส่วนของวงจรมอดูเลเตอร์

จะทำการคูณสัญญาณ 4 ระดับของช่องสัญญาณอินเฟสกับสัญญาณพาห้ไซน์ และทำการคูณสัญญาณ 4 ระดับของช่องสัญญาณควอดราเจอร์เฟสกับสัญญาณพาห้โคไซน์ ซึ่งจะได้สัญญาณเอาต์พุตที่มีการเปลี่ยนแปลงทั้งเฟสและแอมพลิจูด 16 แบบ

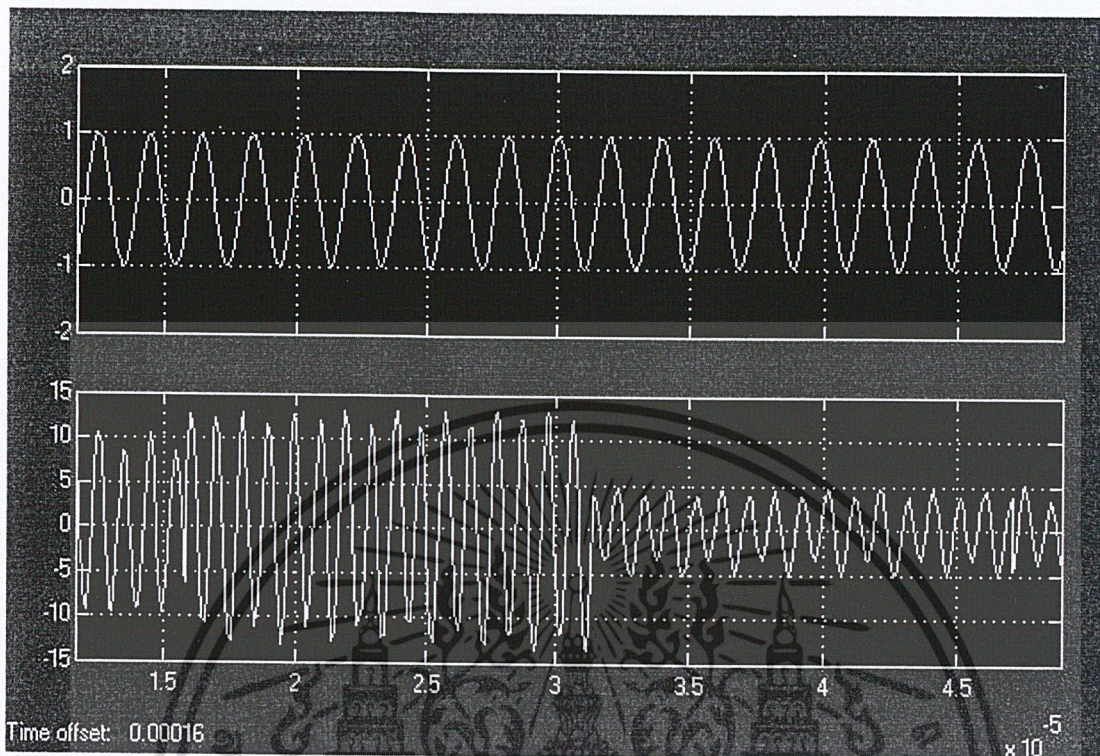


รูปที่ 4.27 ผลการทดลองของวงจรมอดูเลเตอร์

แกน 1 สัญญาณเอาต์พุตของวงจรมอดูเลเตอร์ของช่องสัญญาณอินเฟส

แกน 2 สัญญาณเอาต์พุตของวงจรมอดูเลเตอร์ของช่องสัญญาณควอดราเจอร์เฟส

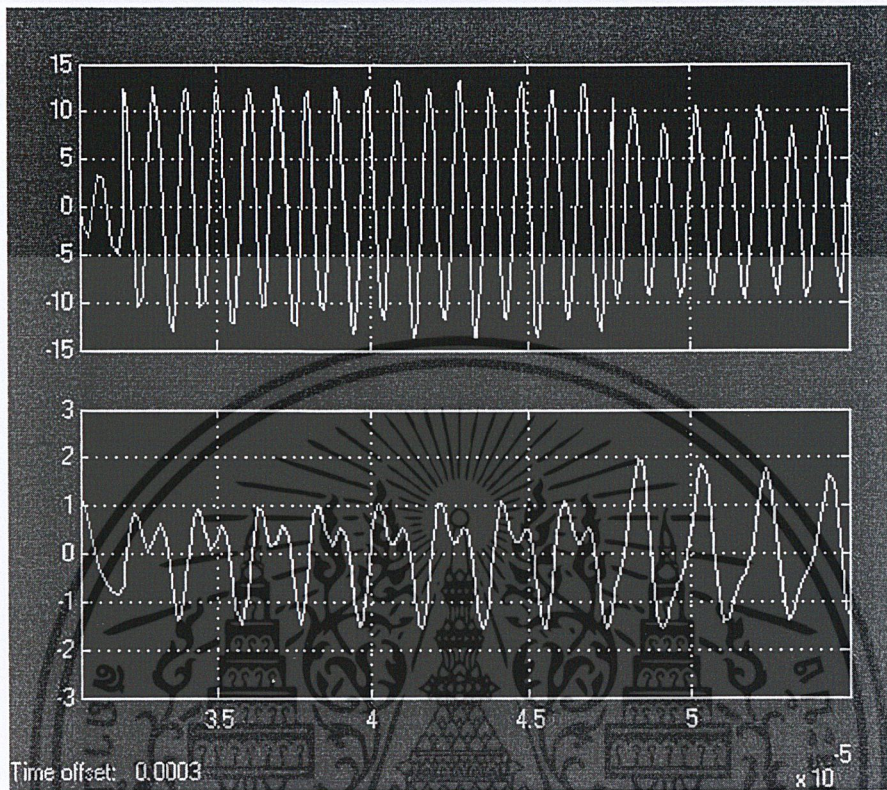
4.5.6 ส่วนของวงจรกำเนิดสัญญาณนำร่องที่ความถี่ 512 กิโลเฮิร์ตซ์และวงจรรวมสัญญาณ



รูปที่ 4.28 เอาท์พุทของวงจรกำเนิดสัญญาณนำร่องและวงจรรวมสัญญาณ
 แกน 1 เอาท์พุทของวงจรกำเนิดสัญญาณนำร่องความถี่ 512 กิโลเฮิร์ตซ์
 แกน 2 เอาท์พุทของวงจรรวมสัญญาณซึ่งจะรวมสัญญาณที่ถูกมอดูเลต
 ของช่องสัญญาณอินเฟสและควอดราเจอร์เฟสและสัญญาณนำร่อง
 (สัญญาณ 16 คิวเอเอ็มทางด้านภาคส่ง)

4.6 วงจรภาครับของระบบ 16 คิวเอเอ็ม

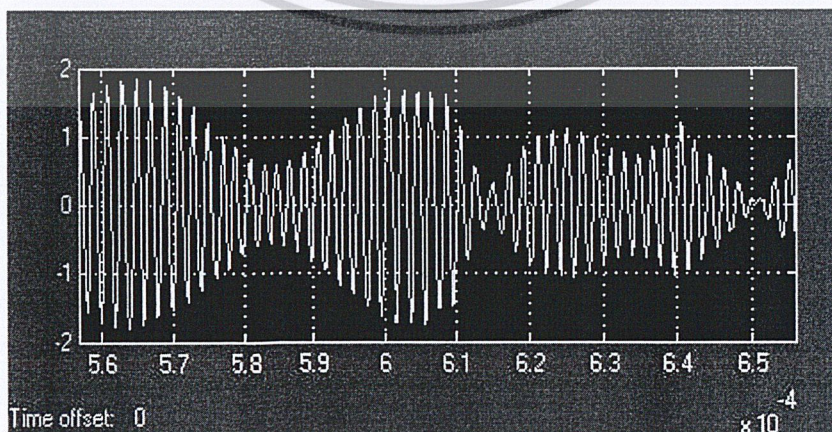
4.6.1 ส่วนของวงจรกรองช่วงความถี่สัญญาณนำร่อง ณ ความถี่ 512 กิโลเฮิร์ตซ์



รูปที่ 4.29 ผลการทดลองของวงจรกรองช่วงความถี่ผ่าน 512 กิโลเฮิร์ตซ์

แกน 1 สัญญาณ 16 คิวเอเอ็มที่รับเข้ามา จะนำไปผ่านวงจรกรองช่วงความถี่
แกน 2 สัญญาณเอาต์พุตของวงจรกรองช่วงความถี่ผ่าน 512 กิโลเฮิร์ตซ์

4.6.2 ส่วนของวงจรกรองช่วงความถี่สัญญาณพาห้ ณ ความถี่ 1024 กิโลเฮิร์ตซ์

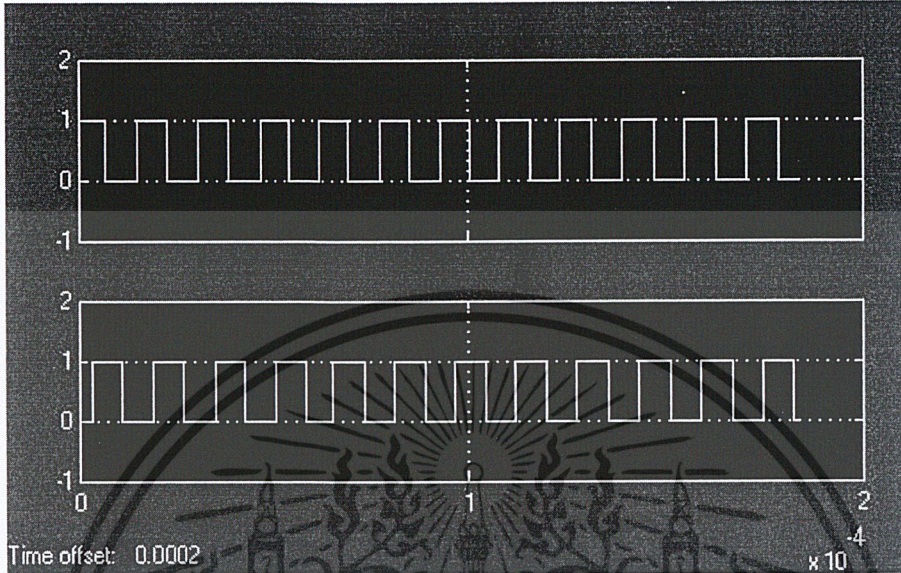


รูปที่ 4.30 สัญญาณพาห้ที่ได้จากการกรองสัญญาณ 16 คิวเอเอ็มจากทางภาคส่ง

เอกสารนี้เป็นเอกสาร
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.6.3 ส่วนของวงจรกู้สัญญาณนาฬิกา

จะนำเอาที่พูดของวงจรกรองช่วงความถี่สัญญาณนำร่อง 512 กิโลเฮิร์ตซ์มาเป็นสัญญาณอ้างอิงในการกู้สัญญาณนาฬิกาที่มีความถี่ 256 กิโลเฮิร์ตซ์

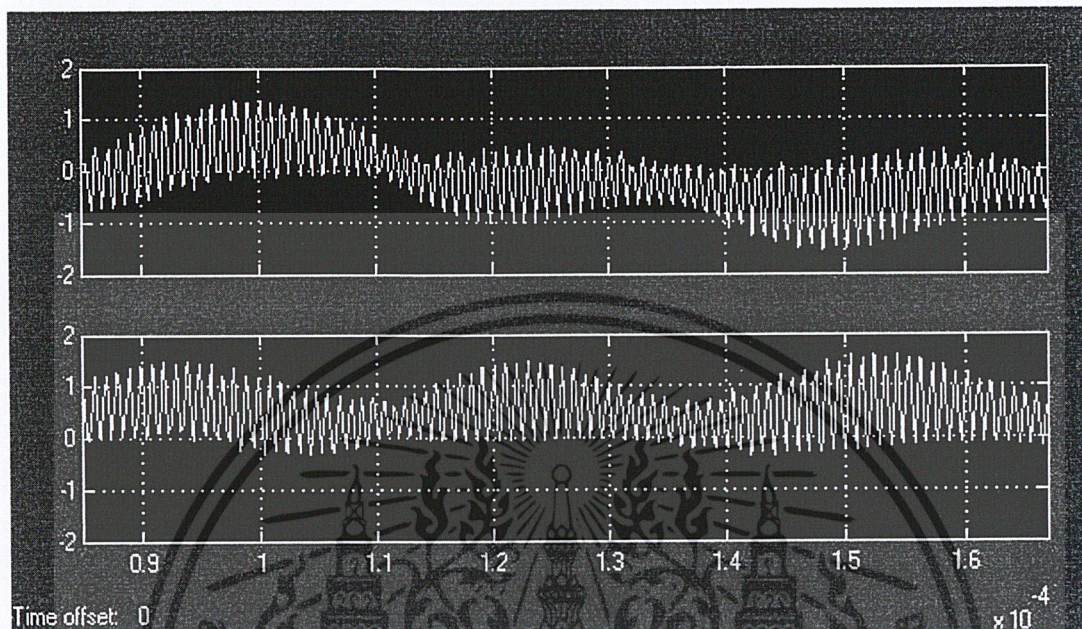


รูปที่ 4.31 สัญญาณนาฬิกาที่กู้คืนมาโดยใช้วงจรเฟสล็อกเทียบกับสัญญาณนาฬิกาทางภาคส่ง
 แขนง 1 สัญญาณนาฬิกา 256 กิโลเฮิร์ตซ์ ที่กู้คืนได้จากสัญญาณนำร่อง
 แขนง 2 สัญญาณนาฬิกา 256 กิโลเฮิร์ตซ์ จากภาคส่ง

เนื่องจากตัววงจรและความถี่ที่ใช้เหมือนกับคิวพีเอสเค (ทั้งนี้เพื่อนำไปเปรียบเทียบกันได้) สัญญาณที่กู้คืนมาได้จึงมีเฟสที่เปลี่ยนแปลงน้อยเหมือนกัน โดยที่ความถี่ได้ตามต้องการแล้ว

4.6.4 ส่วนของวงจรคิมอดูเลเตอร์

ในส่วนนี้จะตรวจสอบวงจร โดยจะป้อนสัญญาณพาห้จากวงจรกำเนิดสัญญาณข้อมูลโดยตรง นำไปคิมอดูเลตกับสัญญาณจากวงจรกรองช่วงความถี่ในรูป 4.30



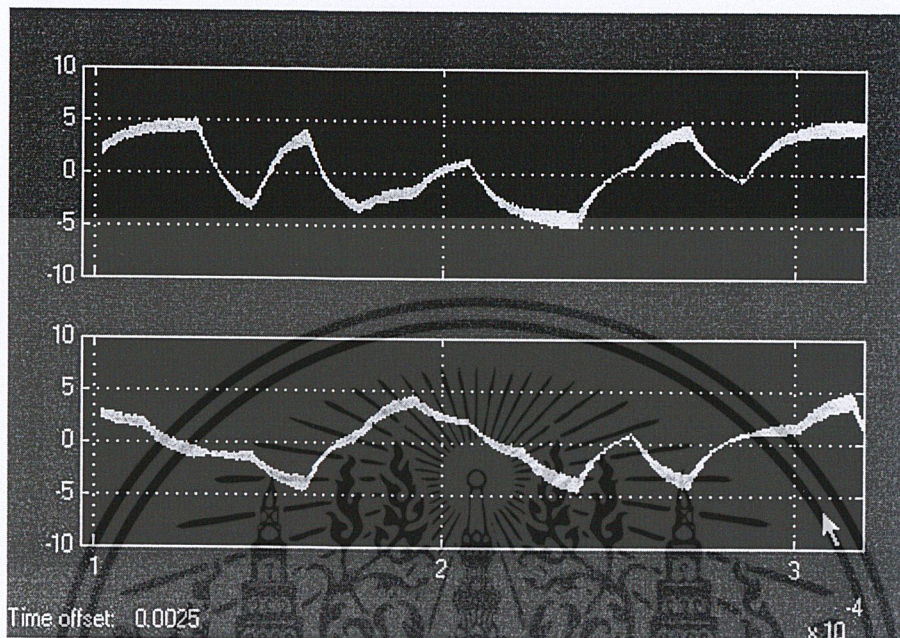
รูปที่ 4.32 สัญญาณที่ผ่านการคิมอดูเลตแล้ว

แกน 1 สัญญาณเอาต์พุตจากวงจรคิมอดูเลตของช่องสัญญาณอินเฟส

แกน 2 สัญญาณเอาต์พุตจากวงจรคิมอดูเลตของช่องสัญญาณควอดราเจอร์เฟส

4.6.5 ส่วนของวงจรกรองความถี่ต่ำผ่าน

สัญญาณที่ผ่านวงจรคิมอดูเลตจะต้องนำไปผ่านวงจรกรองความถี่ต่ำก่อนเพื่อกรองสัญญาณความถี่สูงออกไปเหลือแต่สัญญาณความถี่ต่ำที่ต้องการเท่านั้น



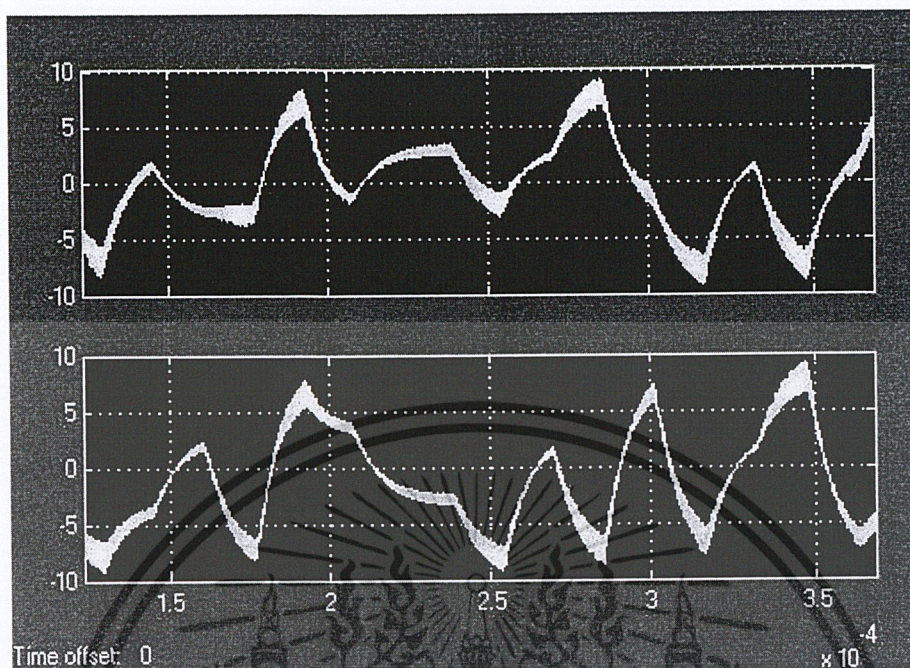
รูปที่ 4.33 สัญญาณที่ได้จากวงจรกรองความถี่ต่ำผ่านหลังจากการคิมอดูเลต

แกน 1 สัญญาณเอาต์พุตที่ได้จากวงจรกรองความถี่ต่ำผ่านของช่องสัญญาณอินเฟส

แกน 2 สัญญาณเอาต์พุตที่ได้จากวงจรกรองความถี่ต่ำผ่านของช่องสัญญาณ

ควอดราเจอร์เฟส

4.6.6 ส่วนของวงจรถายระดับสัญญาณ

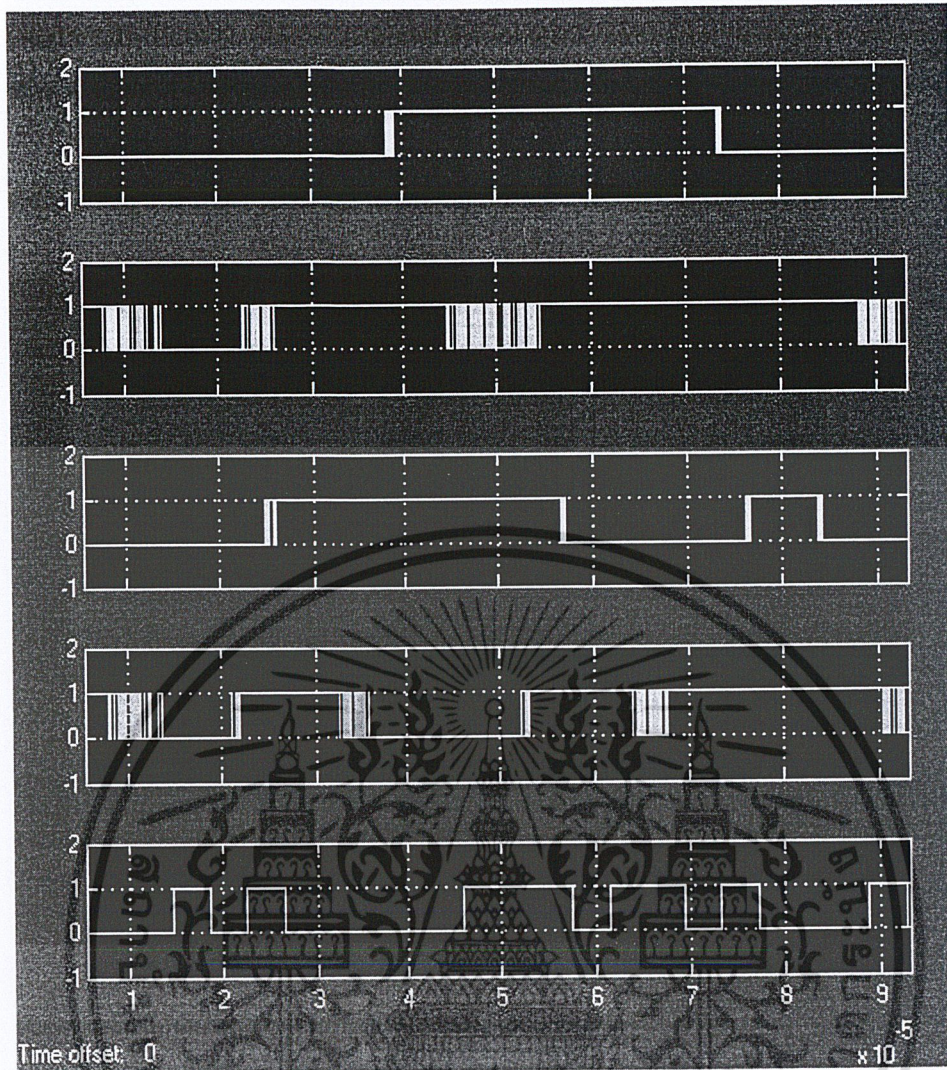


รูปที่ 4.34 เอาท์พุทของวงจรถายระดับสัญญาณ

- แกน 1 สัญญาณเอาท์พุทจากวงจรถายระดับสัญญาณของช่องสัญญาณอินเฟส
- แกน 2 สัญญาณเอาท์พุทจากวงจรถายระดับสัญญาณของช่องสัญญาณควอดราเจอร์เฟส

4.6.7 ส่วนของวงจรแปลง 4 ระดับเป็น 2 บิตและวงจรรวมสัญญาณดิจิทัล

สัญญาณที่ได้จากวงจรปรับระดับสัญญาณจะเข้าวงจรแปลง 4 ระดับเป็น 2 บิตและเข้าวงจรรวมสัญญาณ ซึ่งจะรวมสัญญาณจากช่องสัญญาณอินเฟสและควอดราเจอร์เฟสซึ่งเป็นสัญญาณขนานให้เป็นสัญญาณอนุกรม

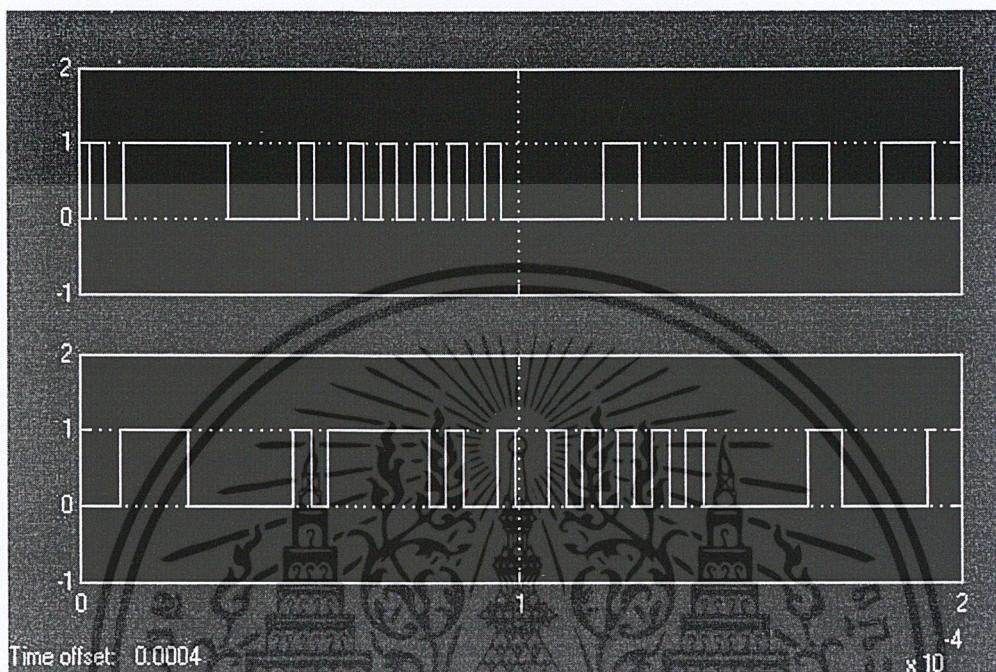


รูปที่ 4.35 เอาต์พุตของวงจรแปลง 4 ระดับเป็น 2 บิต และเอาต์พุตของวงจรแปลงขนานเป็นอนุกรม
 แกน 1 สัญญาณเอาต์พุตของวงจรแปลง 4 ระดับเป็น 2 บิตของช่องสัญญาณอินพุต 1 (I1)
 (อินพุตของวงจรแปลงขนานเป็นอนุกรม)
 แกน 2 สัญญาณเอาต์พุตของวงจรแปลง 4 ระดับเป็น 2 บิตของช่องสัญญาณอินพุต 2 (I2)
 แกน 3 สัญญาณเอาต์พุตของวงจรแปลง 4 ระดับเป็น 2 บิตของช่องสัญญาณ
 ควอดราเจอร์เฟส1 (Q1)
 แกน 4 สัญญาณเอาต์พุตของวงจรแปลง 4 ระดับเป็น 2 บิตของช่องสัญญาณ
 ควอดราเจอร์เฟส2 (Q2)
 แกน 5 สัญญาณเอาต์พุตของวงจรแปลงสัญญาณขนานเป็นอนุกรม

วงจรแปลง 4 ระดับเป็น 2 บิต จะทำหน้าที่ตรงข้ามกับวงจรแปลง 2 บิตเป็น 4 ระดับ ซึ่งจากการทดสอบวงจรก็ออกมาตรงตามที่ออกแบบไว้ คือ ระดับสัญญาณอินพุตที่มากกว่า 6 โวลต์ สัญญาณที่

ออกมาจะเป็น 00 สัญญาณที่น้อยกว่า 6 โวลต์ แต่มากกว่า 3 โวลต์ จะเป็น 01 ส่วนสัญญาณที่น้อยกว่า 3 โวลต์ แต่มากกว่า -3 โวลต์ จะเป็น 11 และสัญญาณที่ น้อยกว่า -3 โวลต์ จะเป็น 10

4.6.8 เปรียบเทียบสัญญาณอินพุตของภาคส่งกับสัญญาณเอาต์พุตของภาครับ



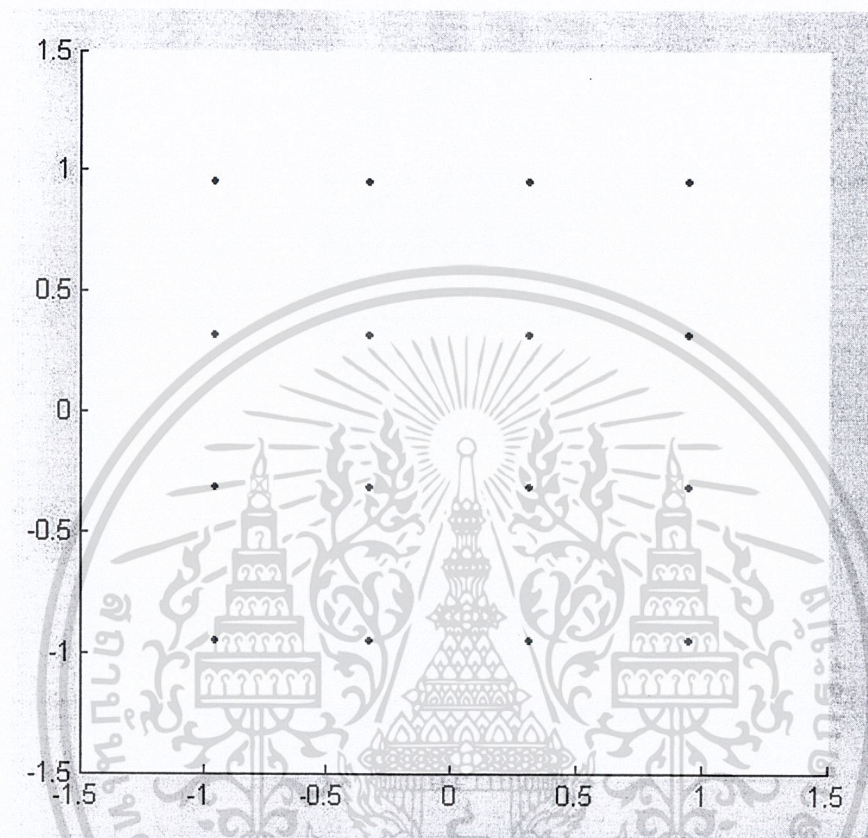
รูปที่ 4.36 การเปรียบเทียบสัญญาณอินพุตของภาคส่งกับสัญญาณเอาต์พุตของภาครับ
 แกน 1 สัญญาณอินพุตของวงจร 16 คิวเอเอ็มทางภาคส่ง
 แกน 2 สัญญาณเอาต์พุตของวงจร 16 คิวเอเอ็มทางภาครับ

จะเห็นว่าสัญญาณเอาต์พุตของวงจรทางภาครับเหมือนกับสัญญาณอินพุตของทางภาคส่ง แต่มีการดีเลย์ไปเล็กน้อย

4.7 การแสดงสเก็ทเตอร์ไดอะแกรมของระบบ 16 คิวเอเอ็ม

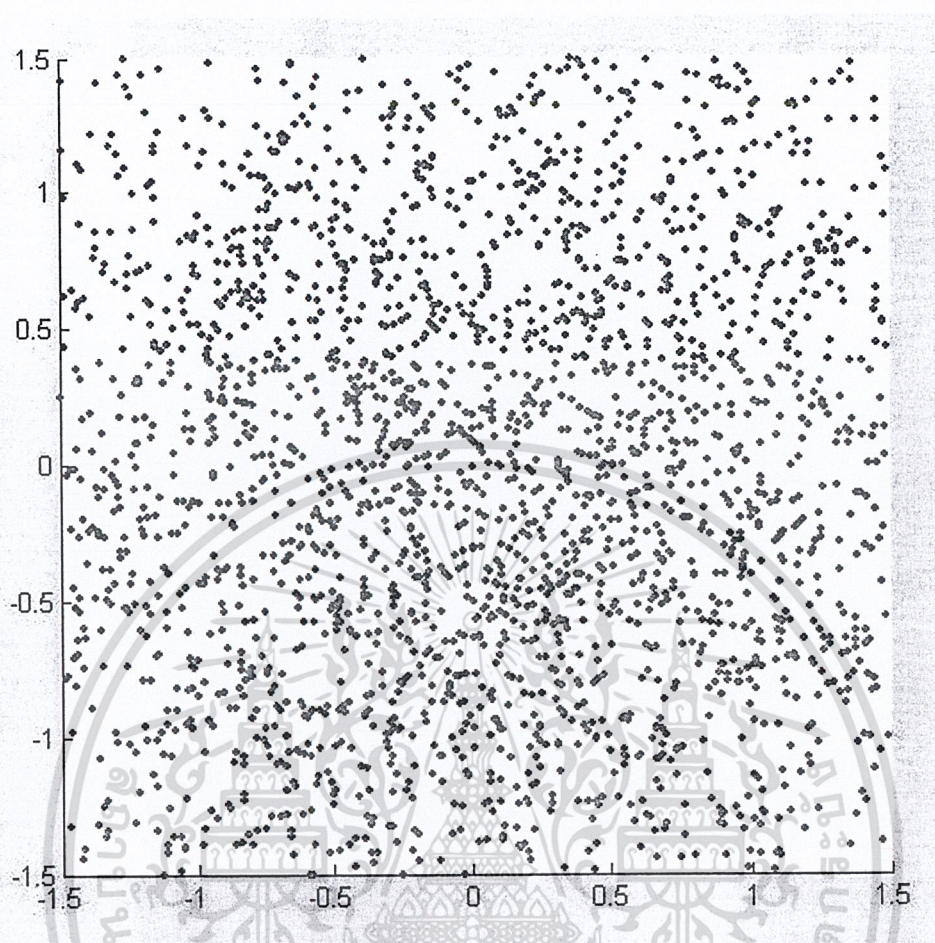
โดยทำการป้อนค่าอัตราส่วนสัญญาณต่อสัญญาณรบกวนที่ค่าต่างๆกันเช่นเดียวกับระบบคิวพีเอส เค แล้วทำการวัดผล

4.7.1 เมื่อไม่มีสัญญาณรบกวน



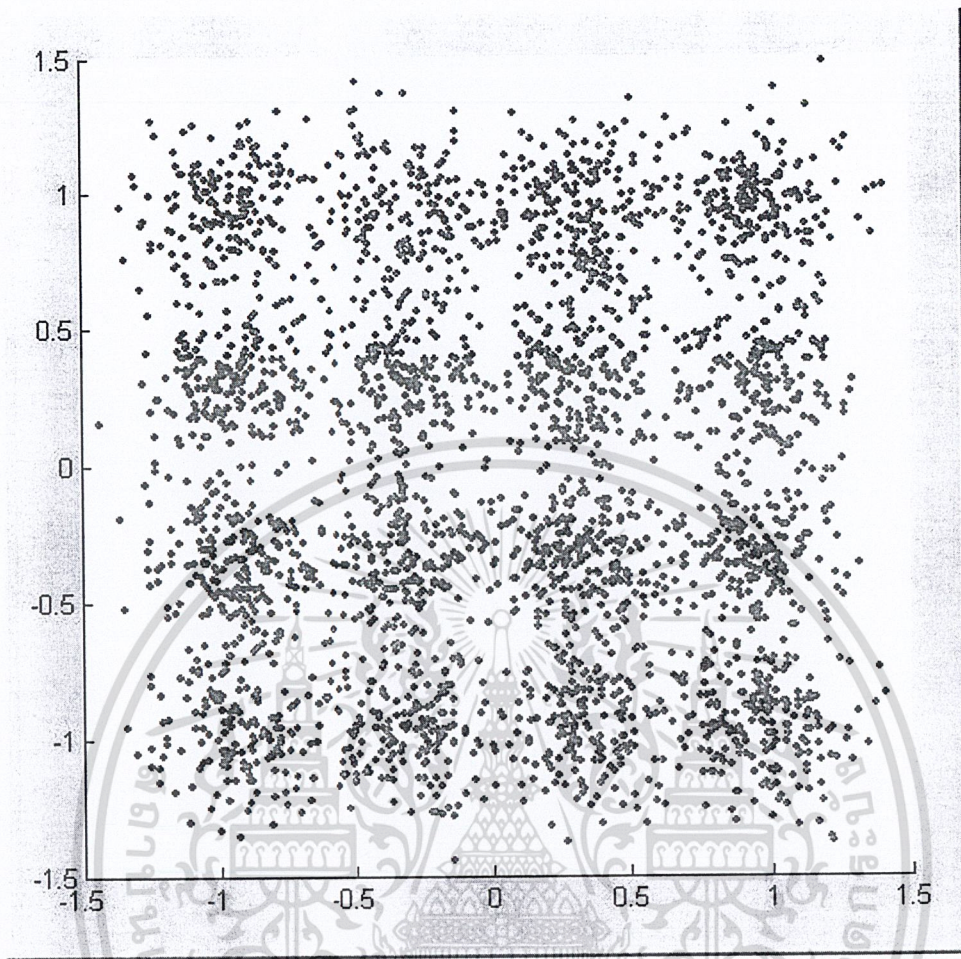
รูปที่ 4.37 สเก็ทเตอร์ไดอะแกรมของระบบ 16 คิวเอเอ็มเมื่อ ไม่มีสัญญาณรบกวน

4.7.2 SNR=0



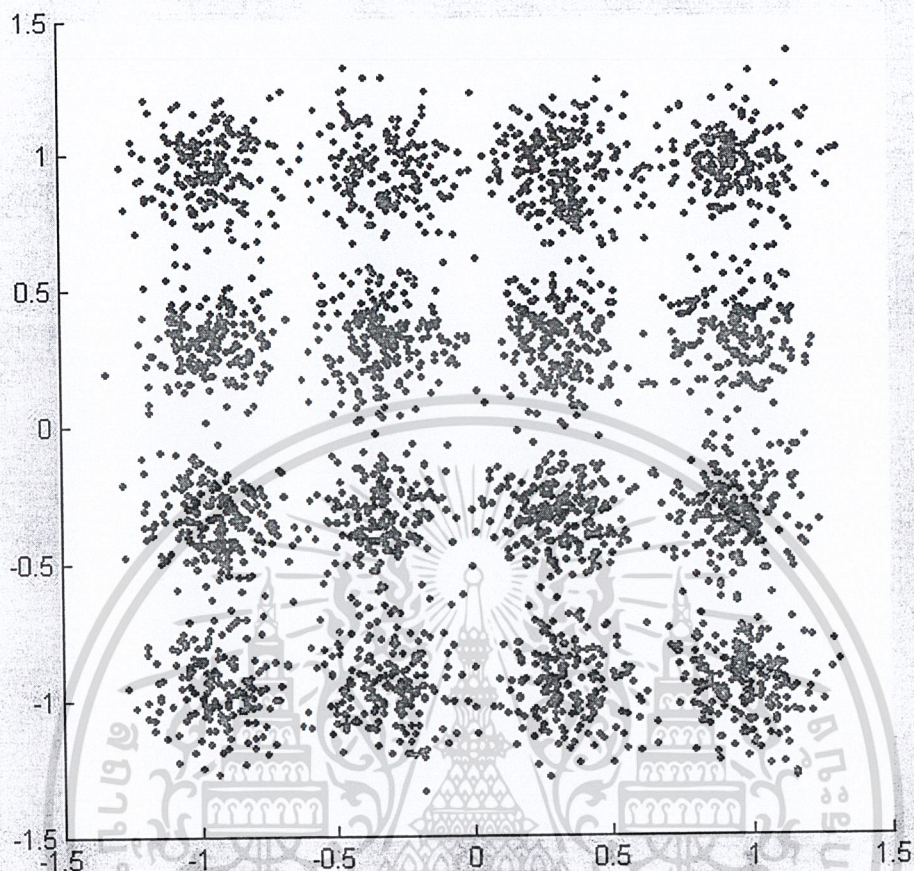
รูปที่ 4.38 สเก็ทเตอร์ไดอะแกรมของระบบ 16 คิวเอเอ็มเมื่ออัตราส่วนสัญญาณต่อสัญญาณรบกวนเป็น 0

4.7.3 SNR=13



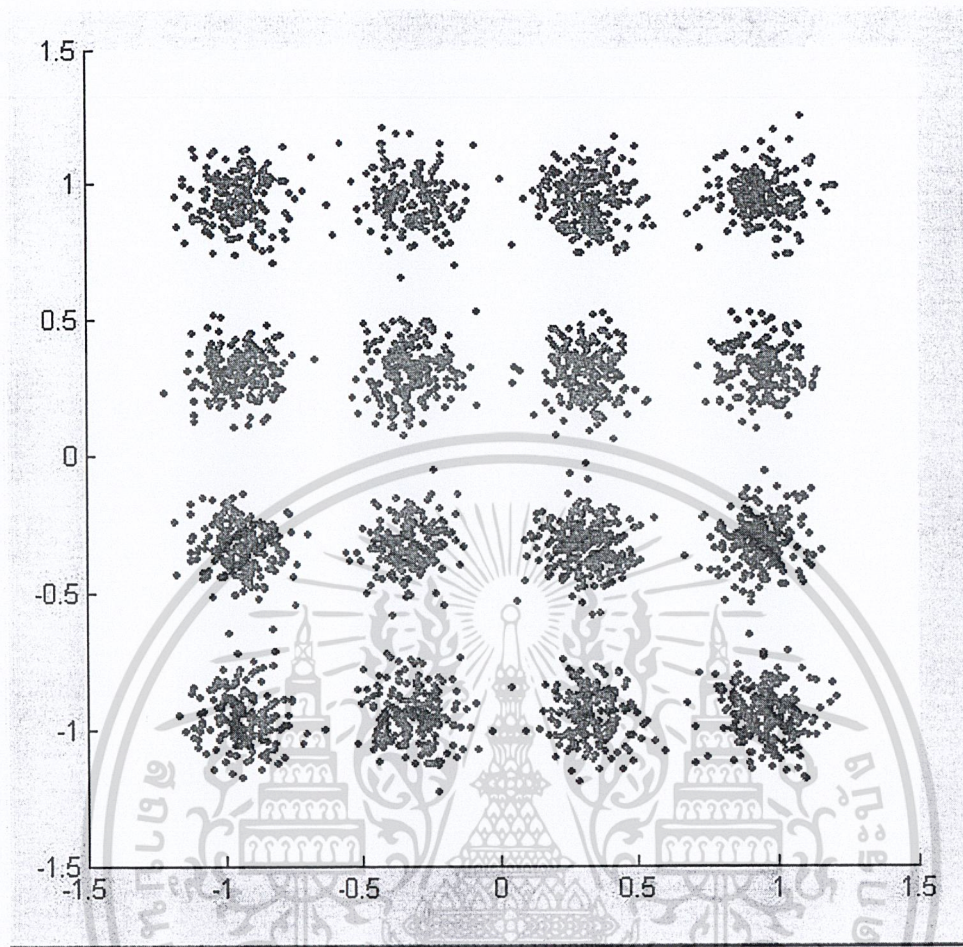
รูปที่ 4.39 สเก็ทเตอร์ไดอะแกรมของระบบ 16 คิวเอเอ็มเมื่ออัตราส่วนสัญญาณต่อสัญญาณรบกวนเป็น 13

4.7.4 SNR=15



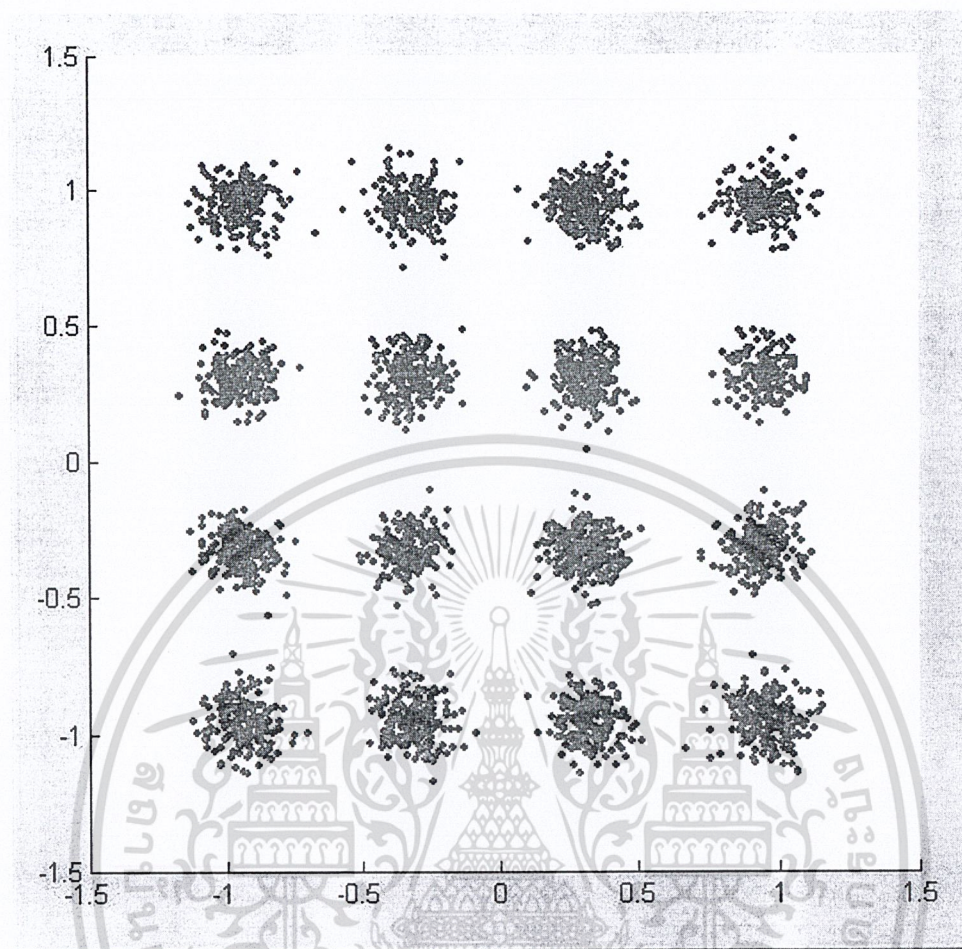
รูปที่ 4.40 สกैตเตอร์ไดอะแกรมของระบบ 16 คิวเอเอ็มเมื่ออัตราส่วนสัญญาณต่อสัญญาณรบกวนเป็น 15

4.7.5 SNR=18



รูปที่ 4.41 สเก็ทเตอร์ไดอะแกรมของระบบ 16 คิวเอเอ็มเมื่ออัตราส่วนสัญญาณต่อสัญญาณรบกวนเป็น 18

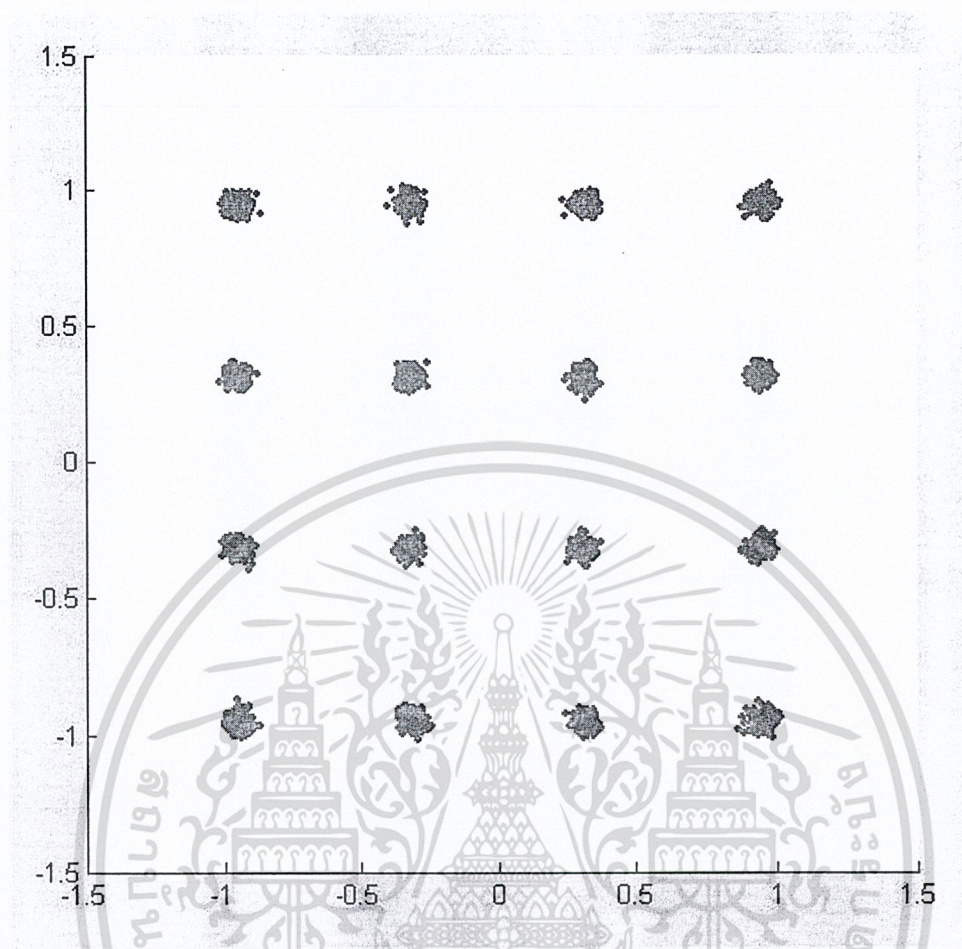
4.7.6 SNR=19



รูปที่ 4.42 สเก็ทเตอร์โคออร์ดิเนตของระบบ 16 คิวเอเอ็มเมื่ออัตราส่วนสัญญาณต่อสัญญาณรบกวนเป็น 19

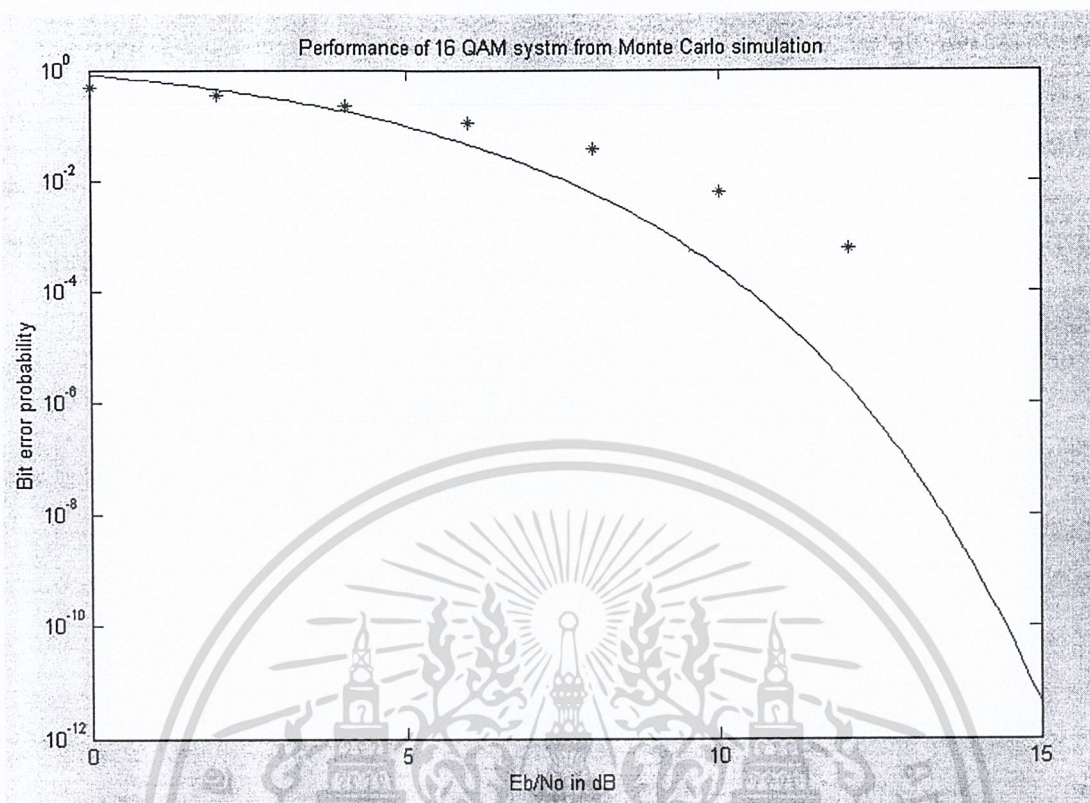
จะเห็นว่าเมื่อค่าอัตราส่วนสัญญาณต่อสัญญาณรบกวนเป็น 19 สามารถดีเทกต์สัญญาณได้ค่อนข้างถูกต้อง คือสัญลักษณ์ในแต่ละควอดเรนต์เริ่มแยกจากกันค่อนข้างชัดเจน จึงตัดสินใจได้แน่นอนว่าจุดไหนเป็นข้อมูลใด ข้อมูลที่ผ่านการดีมอดูเลตแล้วจะมีความผิดเพี้ยนน้อย ยิ่งค่าอัตราส่วนสัญญาณต่อสัญญาณรบกวนที่ค่าเพิ่มขึ้น การดีเทกต์สัญญาณก็ยิ่งถูกต้องมากยิ่งขึ้น ดังรูปต่อ ๆ ไป

4.7.7 SNR=30



รูปที่ 4.43 สเก็ทเตอร์ไดอะแกรมของระบบ 16 คิวแอมเมื่ออัตราส่วนสัญญาณต่อสัญญาณรบกวนเป็น 30

4.8 ผลการทดลองการจำลองระบบ 16 ควิเอเอ็มเพื่อหาอัตราความผิดพลาด



* แสดงอัตราการผิดพลาดทางสัญลักษณ์ที่ถูกจำลอง

--- แสดงอัตราการผิดพลาดทางสัญลักษณ์ในทางอุดมคติ

รูปที่ 4.44 แสดงประสิทธิภาพจากการจำลองระบบ 16 ควิเอเอ็ม

จากรูปแสดงผลการส่งสัญลักษณ์จำนวน 10000 สัญลักษณ์ ณ ค่าพารามิเตอร์ E_b/N_0 โดยที่ $E_b = E_s/4$ โดยที่ E_b คือ กำลังงานของบิต

จะเห็นว่าเหมือนกับของระบบควิเอเอ็ม คือ เมื่อค่าอัตราส่วนค่ากำลังงานของสัญญาณต่อสัญญาณรบกวนมีค่าเพิ่มขึ้น (ค่าความแปรปรวนลดลง) ค่าอัตราความผิดพลาดทางสัญลักษณ์ไม่ว่าจะเป็นทางอุดมคติหรือที่ถูกจำลอง จะมีค่าลดลง และในทางอุดมคติก็มีค่าน้อยกว่าค่าที่ถูกจำลอง

บทที่ 5

สรุปและวิจารณ์

เนื่องจากโครงการนี้ใช้โปรแกรมซิมมูลิกและเม็ทแเล็บในการในการประมวลผลระบบ ทำให้มีข้อจำกัดบางประการของตัวโปรแกรม ทำให้มีปัญหาในการต่อวงจรพอสมควร ซึ่งบางส่วนก็สามารถแก้ไขได้ แต่บางส่วนยังไม่สามารถแก้ไขให้ลุล่วงได้

ปัญหาที่พบในการทดสอบระบบ

ในบางวงจรที่ต้องการใช้ในระบบอาจไม่มีเป็นบล็อกสำเร็จ ต้องมีการนำบล็อกต่าง ๆ ในโปรแกรมมาประกอบรวมกันเพื่อให้ได้วงจรที่ต้องการ หรือในการป้อนค่าพารามิเตอร์ของบางบล็อกอาจมีปัญหาได้แก่

1. ส่วนของวงจรที่ขึ้นสัญญาณนาฬิกาและสัญญาณพาห์ในบล็อกออสซิลเลเตอร์ควบคุมโดยแรงดัน (VCO) ที่วงจรด้านภาครับ จะมีค่าความไวในการมอดูเลต (input sensitivity) ต้องมีการลองป้อนค่าและคำนวณค่าหลายครั้งมาก ส่วนนี้จึงเป็นส่วนที่ใช้ทดสอบเวลานานที่สุด จึงสามารถบล็อกเฟสสัญญาณพาห์ทางภาครับให้ตรงกับทางภาคส่งได้

2. นอกจากนี้ในส่วนของวงจรเปลี่ยนสัญญาณขนานเป็นอนุกรมของระบบ 16 คิวเอเอ็ม ยังมีปัญหาในการออกแบบ คือ วงจรที่มีใช้โดยทั่วไปมักใช้ตัวเจเคฟลิปฟลอป โดยใช้ขาเซ็ทและขาเคลียร์ในการทำงาน ซึ่งในบล็อกของเจเคฟลิปฟลอปของซิมมูลิกไม่มีขาทั้งสองนี้ จึงต้องออกแบบวงจรส่วนนี้ใหม่ ซึ่งวงจรนี้เมื่อนำไปใช้งานในระบบจริง ๆ อาจมีปัญหา และในวงจรภาครับส่วนของวงจรปรับระดับสัญญาณยังปรับได้ไม่เต็มที่ควร ทำให้ผลที่รับสุดท้ายมีความผิดพลาดในบางส่วน แต่โดยส่วนใหญ่ถูกต้องแล้ว และมีดีเลย์เล็กน้อย

สรุปผลการทดสอบ

1. ในส่วนการจำลองระบบ โดยโปรแกรมซิมมูลิกสามารถส่งและรับข้อมูลได้อย่างถูกต้องเพราะในระบบไม่มีสัญญาณรบกวน แม้จะมีการดีเลย์ของสัญญาณไปบ้าง ฉะนั้นจึงสามารถส่งข้อมูลด้วยความถี่สูงมาก ๆ ได้ แต่การประมวลผลก็จะช้าไปด้วย

2. เมื่อทดสอบระบบโดยส่งผ่านช่องสัญญาณรบกวนแบบแอดคิทีฟไวท์เกาส์เซียน กำหนดค่าอัตราส่วนสัญญาณต่อสัญญาณรบกวนที่ค่าต่าง ๆ กันไป จะเห็นว่าการตัดสินใจสัญญาณว่าเป็นข้อมูลใดของคิวพีเอสสามารถตัดสินใจได้ถูกต้องกว่า 16 คิวเอเอ็มที่ค่าอัตราส่วนสัญญาณต่อสัญญาณรบกวนที่เท่ากัน เพื่อให้เห็นชัดเจน โปรดสังเกตกราฟแสดงประสิทธิภาพของระบบ ซึ่งจะสรุปในข้อถัดไป

3. ส่วนในการเพิ่มสัญญาณรบกวนเข้าไปแล้วนำไปซิมมูลิกโดยใช้เม็ทแเล็บเพื่อตรวจสอบประสิทธิภาพของระบบจะเห็นว่า

3.1 เมื่อเพิ่มค่าอัตราส่วนกำลังงานของสัญญาณต่อสัญญาณ (คือลดค่าความแปรปรวน) ค่าอัตราความผิดพลาดทางสัญลักษณ์ในการตีความสัญญาณกลับคืนของระบบจะมีค่าลดลง เหมือนกันทั้ง 2 ระบบ

3.2 อัตราความผิดพลาดทางสัญลักษณ์ในการตีเทคต์สัญญาณกลับคืนมาของระบบคิวพีเอสจะ มีค่าต่ำกว่าระบบ 16 คิวเอเอ็ม ณ อัตราส่วนค่ากำลังงานของสัญญาณต่อสัญญาณรบกวนที่เท่ากัน

4. จากผลการทดสอบ นำมาเปรียบเทียบประสิทธิภาพของ 2 ระบบ ดังนี้

4.1 สำหรับระบบคิวพีเอสในโครงการนี้มีอัตราข้อมูลอินพุตเท่ากับ 256 กิโลบิตต่อวินาที และ ความถี่คลื่นพาห์เท่ากับ 1024 กิโลเฮิร์ตซ์ ซึ่งสามารถอธิบายแบนด์วิดท์ในควิส์ท์แถบข้างคู่ที่น้อยที่สุดและ บอดเรทได้ดังนี้

อัตราบิทข้อมูลในช่องสัญญาณ I และ Q จะเป็น 1/2 ของอัตราบิทข้อมูลอินพุตคือ

$$f_{bQ} = f_{bI} = \frac{f_b}{2} = \frac{256 \text{ kbps}}{2} = 128 \text{ kbps}$$

ความถี่มูลฐานสูงสุดของบาลานซ์มอดูเลเตอร์แต่ละตัวคือ

$$f_a = \frac{f_{bQ}}{2} \text{ หรือ } \frac{f_{bI}}{2} = \frac{128 \text{ kbps}}{2} = 64 \text{ kbps}$$

เอาท์พุทของบาลานซ์มอดูเลเตอร์แต่ละตัวคือ

$$\begin{aligned} & (\sin 2\pi f_a t)(\sin 2\pi f_c t) \\ &= \frac{1}{2} \cos 2\pi(f_c - f_a)t - \frac{1}{2} \cos 2\pi(f_c + f_a)t \\ &= \frac{1}{2} \cos 2\pi[(1024 - 64) \text{ kHz}]t - \frac{1}{2} \cos 2\pi[(1024 + 64) \text{ kHz}]t \\ &= \frac{1}{2} \cos 2\pi(960 \text{ kHz})t - \frac{1}{2} \cos 2\pi(1088 \text{ kHz})t \end{aligned}$$

แบนด์วิดท์ในควิส์ท์ที่น้อยที่สุดคือ

$$f_N = (1088 - 960) \text{ kHz} = 128 \text{ kHz}$$

อัตราสัญลักษณ์จะเท่ากับแบนด์วิดท์ ดังนั้น

$$\text{symbol rate} = 128 \text{ kilobaud}$$

4.2 สำหรับระบบ 16 คิวเอเอ็มในโครงการนี้จะมีอัตราข้อมูลอินพุตเท่ากับระบบคิวพีเอสคือ 256 กิโลบิตต่อวินาที และความถี่คลื่นพาห์เท่ากับ 1024 กิโลเฮิร์ตซ์ ซึ่งสามารถอธิบายแบนด์วิดท์ในควิส์ท์ แถบข้างคู่ที่น้อยที่สุดและบอดเรทได้ดังนี้

อัตราบิทในช่องสัญญาณ I, I', Q และ Q' จะมีค่าเป็น 1/4 ของอัตราบิทอินพุตหรือ

$$f_{bI} = f_{bI'} = f_{bQ} = f_{bQ'} = \frac{f_b}{4} = \frac{256}{4} = 64 \text{ kbps}$$

ดังนั้นอัตราการเปลี่ยนแปลงที่เร็วที่สุดและความถี่มูลฐานสูงสุดที่บาลานซ์มอดูเลเตอร์แต่ละตัว คือ

$$f_a = \frac{f_{bI}}{2} \text{ หรือ } \frac{f_{bI'}}{2} \text{ หรือ } \frac{f_{bQ}}{2} \text{ หรือ } \frac{f_{bQ'}}{2} = \frac{64}{2} \text{ kbps} = 32 \text{ kbps}$$

เอาท์พุทของบาลานซ์มอดูเลเตอร์คือ

$$(\sin 2\pi f_a t)(\sin 2\pi f_c t)$$

$$\begin{aligned} & \frac{1}{2} \cos 2\pi(f_c - f_a)t - \frac{1}{2} \cos 2\pi(f_c + f_a)t \\ & \frac{1}{2} \cos 2\pi[(1024 - 32)\text{kHz}]t - \frac{1}{2} \cos 2\pi[(1024 + 32)\text{kHz}]t \\ & \frac{1}{2} \cos 2\pi(992\text{kHz})t - \frac{1}{2} \sin 2\pi(1056\text{kHz})t \end{aligned}$$

แบนด์วิดท์ในกรณีที่น้อยที่สุดคือ

$$f_N = 1056 - 992\text{kHz} = 64\text{kHz}$$

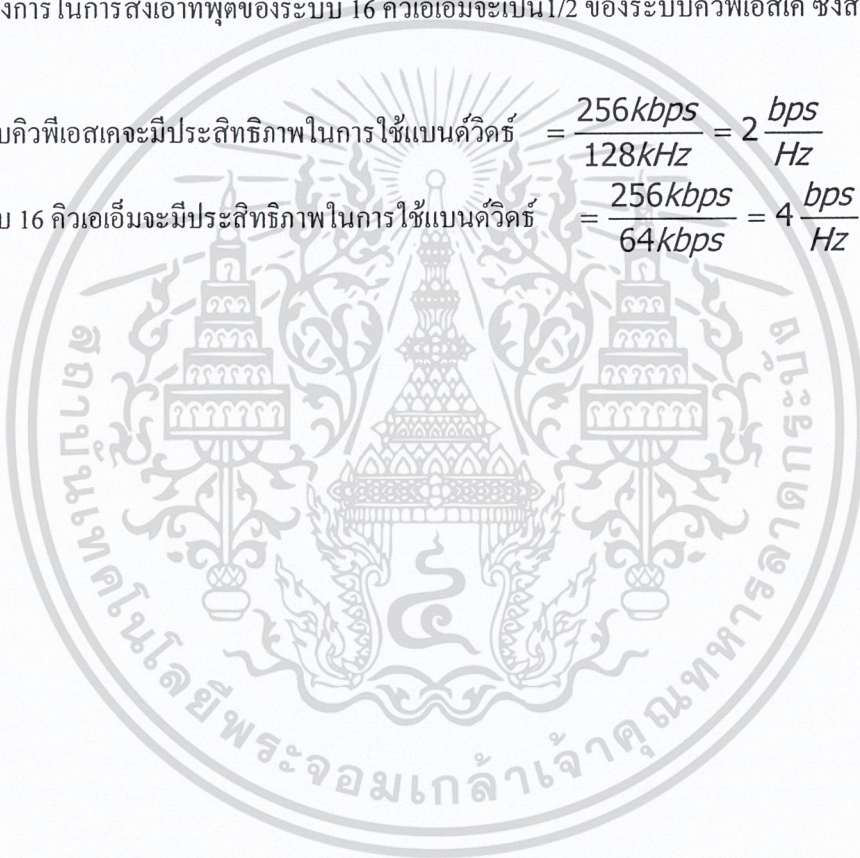
อัตราสัญลักษณ์จะเท่ากับแบนด์วิดท์ ดังนั้น

$$\text{symbol rate} = 64 \text{ kilobaud}$$

เมื่อเปรียบเทียบการมอดูเลตทั้ง 2 ระบบจะพบว่า ณ อัตราบิตข้อมูลอินพุตเดียวกัน แบนด์วิดท์ที่น้อยที่สุดที่ต้องการในการส่งเอาต์พุตของระบบ 16 คิวเอเอ็มจะเป็น 1/2 ของระบบคิวพีเอสเค ซึ่งสามารถแสดงได้ดังนี้

$$\text{ระบบคิวพีเอสเคจะมีประสิทธิภาพในการใช้แบนด์วิดท์} = \frac{256\text{kbps}}{128\text{kHz}} = 2 \frac{\text{bps}}{\text{Hz}}$$

$$\text{ระบบ 16 คิวเอเอ็มจะมีประสิทธิภาพในการใช้แบนด์วิดท์} = \frac{256\text{kbps}}{64\text{kbps}} = 4 \frac{\text{bps}}{\text{Hz}}$$





ภาคผนวก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

%โปรแกรมการจำลองระบบคิวพีเอสเค
echo on
SNRindB1=0:2:10;
SNRindB2=0:0.1:10;
for i=1:length(SNRindB1) ,
    [pb,ps]=cm_sm32(SNRindB1(i));
    smld_bit_err_prb(i)=pb;
    smld_symbol_err_prb(i)=ps;
    echo off;
end;

echo on;
for i=1:length(SNRindB2) ;
    SNR=exp(SNRindB2(i)*log(10)/10);
    theo_err_prb(i)=erfc(sqrt(2*SNR));
echo off;
end;

echo on;
semilogy(SNRindB1,smld_bit_err_prb,'*');
hold
semilogy(SNRindB1,smld_symbol_err_prb,'o');
semilogy(SNRindB2,theo_err_prb);

function [pb,ps]=cm_sm32(snr_in_dB)
N=10000;
E=1;
snr =10^(snr_in_dB /10);
sgma=sqrt(E/snr)/2;
s00=[1 0];
s01=[0 1];
s11=[-1 0];
s10=[0 -1];
for i=1:N;
    temp=rand;
    if (temp<0.25) ,
        dsourcel(i)=0;
        dsource2(i)=0;
    elseif(temp<0.5) ;
        dsourcel(i)=0;
        dsource2(i)=1;
    elseif(temp<0.75) ;
        dsourcel(i)=1;
        dsource2(i)=0;
    else
        dsourcel(i)=1;
        dsource2(i)=1;
    end;
end;
end;

numofsymbolerror=0;
numofbiterror=0;
for i=1:N,
    n(1)=gngauss(sgma);
    n(2)=gngauss(sgma);
    if ((dsourcel(i)==0) & (dsource2(i)==0)),
        r=s00+n;
    elseif((dsourcel(i)==0) & (dsource2(i)==1)),
        r=s01+n;
    elseif((dsourcel(i)==1) & (dsource2(i)==0)),

```

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

```

        r=s10+n;
    else
        r=s11+n;
    end;
    c00=dot(r,s00);
    c01=dot(r,s01);
    c10=dot(r,s10);
    c11=dot(r,s11);
    c_max=max([c00 c01 c10 c11]);
    if(c00==c_max),
        decis1=0; decis2=0;
    elseif(c01==c_max),
        decis1=0; decis2=1;
    elseif(c10==c_max);
        decis1=1; decis2=0;
    else
        decis1=1; decis2=1;
    end;

    symbolerror=0;
    if (decis1~=dsource1(i)),
        numofbiterror=numofbiterror+1;
        symbolerror=1;
    end;
    if (decis2~=dsource2(i)),
        numofbiterror=numofbiterror+1;
        symbolerror=1;
    end;
    if (symbolerror==1);
        numofsymbolerror = numofsymbolerror+1;
    end;
end;

ps=numofsymbolerror/N;
pb=numofbiterror/(2*N);
function [gsrv1,gsrv2]=gngauss(m,sgma)
% [gsrv1,gsrv2]=gngauss(m,sgma)
% [gsrv1,gsrv2]=gngauss(sgma)
% [gsrv1,gsrv2]=gngauss
if nargin==0,
    m=0; sgma=1;
elseif nargin == 1,
    sgma=m; m=0;
end;
u=rand;
z=sgma*(sqrt(2*log(1/(1-u)))));
u=rand;
gsrv1=m+z*cos(2*pi*u);
gsrv2=m+z*sin(2*pi*u);

```

โปรแกรมการจำลองระบบ 16 ทวิเอเอ็ม

```
echo on
SNRindB1=0:2:15;
SNRindB2=0:0.1:15;
M=16;
k=log2(M);
for i=1:length(SNRindB1),
    smld_err_prb(i)=sm41(SNRindB1(i));
echo off;
end;

echo on;
for i=length(SNRindB2),
    SNR=exp(SNRindB2(i)*log(10)/10);
    theo_err_prb(i)=4*erfc(sqrt(3*k*SNR/(M-1)));
echo off;
end;

echo on;
semilogy(SNRindB1,smld_err_prb,'*');
hold
semilogy(SNRindB2,theo_err_prb);

function [p]=cm_sm_41(snr_in_dB)
N=1000;
d=1;
Eav=10*d^2;
snr=10^(snr_in_dB/10);
sgma=sqrt(Eav/(8*snr));
M=16;
for i=1:N,
    temp=rand;
    dsource(i)=1+floor(M*temp);
end;

mapping=[-3*d 3*d;
-d 3*d;
d 3*d;
3*d 3*d;
-3*d d;
-d d;
d d;
3*d d;
-3*d -d;
-d -d;
d -d;
3*d -d;
-3*d -3*d;
-d -3*d;
d -3*d;
3*d -3*d];

for i=1:N,
    gam_sig(i,:)=mapping(dsource(i),:);
end;

for i=1:N,
    [n(1) n(2)]=gngauss(sgma);
    r(i,:)=gam_sig(i,:)+n;
end;
```

```

numoferr=0;
for i=1:N,
    for j=1:M,
        metrics(j)=(r(i,1)-mapping(j,1))^2+(r(i,2)-mapping(j,2))^2;
    end;
    [min_matric decis]=min(metrics);
    if(decis~=dsource(i)),
        numoferr= numoferr+1;
    end;
end;

p= numoferr/(N);

function [gsrv1,gsrv2]=gngauss(m,sgma)
% [gsrv1,gsrv2]=gngauss(m,sgma)
% [gsrv1,gsrv2]=gngauss(sgma)
% [gsrv1,gsrv2]=gngauss

if nargin==0,
    m=0;sgma=1;
elseif nargin=m; m=0;
    sgma=m; m=0;
end;
u=rand;
z=sgm*(sqrt(2*log(1/(1-u))));
u=rand;
gsrv1=m+z*cos(2*pi*u);
gsrv2=m+z*sin(2*pi*u);

```



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

กิตติกรรมประกาศ

โครงการนี้คงจะสำเร็จลงไม่ได้ หากไม่ได้รับความช่วยเหลือจากบุคคลหลาย ๆ ท่าน เริ่มตั้งแต่การทำโครงการ ตลอดจนคำแนะนำในการทำงานเสร็จสมบูรณ์ จึงขอขอบคุณไว้ ณ ที่นี้ และขอขอบพระคุณ อาจารย์กอบชัย เดชหาญ ที่ให้โอกาสและชี้แนะแนวทางในการทำโครงการนี้



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บรรณานุกรม

1. Bernard Sklar, Digital Communications Fundamentals and Applications, second edition, Prentice - Hall International, NJ 2001
2. Wayne Tomasi, Advanced Electronic Communications Systems, third edition, Prentice - Hall International, NJ 1994
3. John G. Proakis, Digital Communication, forth edition, McGraw - Hill International, NY 2001
4. Stephen G. Wilson, Digital Modulation and Coding, Prentice-Hall International, NJ 1996
5. Andy Bateman, Digital Communications Design for The Real World, second edition, Addison – Wesley, Great Britain 1999
6. Paul H.Young, Electronic Communication Techniques, forth edition, Prentice – Hall, NJ 1990

