

สำนักหอสมุดกลาง พระจอมเกล้าลาดกระบัง

การศึกษาการออกแบบและสร้างวงจรสะท้อนกระแสโครงสร้างพินอสมแบบเกตโลหะ

STUDY ON DESIGN AND FABRICATION OF
METAL GATE PMOS CURRENT MIRROR CIRCUIT



โดย

นายกุลนาถ ทิปประพันธ์ณี

นายเสกสรร สิริทรัพย์ทวี

อาจารย์ที่ปรึกษา

อาจารย์สุรศักดิ์ เนียมเจริญ

ปริญญานิพนธ์สำหรับปริญญาวิศวกรรมศาสตรบัณฑิต

สาขาวิชาอิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์

สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

ปีการศึกษา 2542

เลขหมู่.....

เลขทะเบียน..... 36934

วัน, เดือน, ปี..... 29 ต.ค. 2543

รับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ปริญญานิพนธ์ ปีการศึกษา 2542

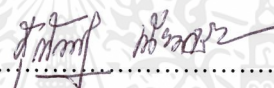
ภาควิชา อิเล็กทรอนิกส์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

เรื่อง การศึกษาการออกแบบและสร้างวงจรสะท้อนกระแสชนิดพีมอสแบบเกตโลหะ

ผู้จัดทำ

- | | | |
|--------------|---------------|---------------|
| 1. นายกุลนาถ | ทีปประพันธ์ณี | รหัส 39014032 |
| 2. นายเสกสรร | สิริทรัพย์ทวี | รหัส 39014625 |


.....อาจารย์ที่ปรึกษา
(อาจารย์สุรศักดิ์ เนียมเจริญ)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

การศึกษาการออกแบบและสร้างวงจรสะท้อนกระแสชนิดพีมอส แบบเกตโลหะ

กฤษณา ทวีประพันธ์ดี

เสกสรร สิริทรัพย์ทวี

อ.สุรศักดิ์ เนียมเจริญ (อาจารย์ที่ปรึกษา)

รศ.ดร. สมเกียรติ สุขเกษ (อาจารย์ที่ปรึกษาร่วม)

ปีการศึกษา 2542

บทคัดย่อ

ในปฏิญานิพนธ์ฉบับนี้เป็นการศึกษาการออกแบบและสร้างวงจรสะท้อนกระแสด้วยพีมอสทรานซิสเตอร์ โดยใช้เทคโนโลยีการแพร่สารเจือด้วยความร้อนและโครงสร้างแบบเกตโลหะ โดยกล่าวถึงทฤษฎีและโครงสร้างของมอสทรานซิสเตอร์ กระบวนการสร้างและการวัดคุณสมบัติทางไฟฟ้าของมอสทรานซิสเตอร์ โดยวัตถุประสงค์หลักเพื่อต้องการศึกษาความแตกต่างทางคุณสมบัติของมอสทรานซิสเตอร์ที่สร้างในสภาวะแวดล้อมเดียวกัน เพราะต้องนำไปประกอบเป็นวงจรสะท้อนกระแสที่ต้องการอุปกรณ์มอสทรานซิสเตอร์ที่เหมือนกันเพื่อให้อัตราการขยายกระแสได้ถูกต้อง แต่หลังจากที่ได้ทำการสร้างครั้งแรก พบปัญหาคือแรงดันขีดเริ่มของพีมอสทรานซิสเตอร์สูงมากเกินไป จึงได้ทำการสร้างพีมอสทรานซิสเตอร์และวงจรสะท้อนกระแสแบบธรรมดาขึ้นมาใหม่ โดยทำการควบคุมให้ค่าแรงดันขีดเริ่มลดลงและใช้ค่าพารามิเตอร์บางตัวจากการวัดในการจำลองพีมอสทรานซิสเตอร์และวงจรสะท้อนกระแสแบบธรรมดาเพื่อเปรียบเทียบคุณสมบัติทางไฟฟ้าจากการวัด

สาเหตุที่สร้างพีมอสทรานซิสเตอร์และวงจรสะท้อนกระแสแบบพีมอสทรานซิสเตอร์เพราะมีเหตุผล 2 ประการคือ ในวงจรรวมแบบซีมอส (CMOS) ต้องประกอบด้วยเอ็นมอส (NMOS) และพีมอส (PMOS) ซึ่งเอ็นมอส (NMOS) ได้เคยมีการศึกษาและออกแบบไว้แล้วและต้องการผลการทดลองไว้อ้างอิงสำหรับการออกแบบและการสร้างครั้งต่อไป

**STUDY ON DESIGN AND FABRICATION OF
METAL GATE PMOS CURRENT MIRROR CIRCUIT**

Mr.Kulanart Teeppapunne

Mr.Sekson Sirisubtawee

Mr.Surasak Niemcharoen (Advisor)

Mr.Somkiat Supadech (Co-advisor)

Education Year 1999

ABSTRACT

This thesis is the study of the design and the fabrication of Current Mirror Circuits by a PMOS Transistor. The technology applied in this thesis is the thermal diffusion technique and metal gate structures in term of theory and the structure of PMOS fabrication and the measurement of the electrical properties of the PMOS Transistor. The main objective is to study the differences in the MOS properties, on samples fabricated in the same conditions. It would be brought to be composed to be the current mirror circuits, which requires the same MOS devices in order to get the current gain accurately. But after the first fabrication, we faced the problem that the threshold voltage of the PMOS Transistor was too high. Therefore, we fabricated a new PMOS transistor and current mirror circuits to reduce the threshold voltage so it would be suitable for the real application. After the threshold voltage being in the required level, we made a model of normal current mirror circuits by SPICE program in order to make a comparison with the value of parameters of the real fabrication procedure.

The reason why we used the fabrication of PMOS and current mirror circuits in the form of PMOS, was that the integrated circuits CMOS model are composed of NMOS and PMOS. For NMOS, it has previously been studied and designed and we wanted the result as a reference for the purpose of comparing in the next design and fabrication of PMOS.

กิตติกรรมประกาศ


ปริญญานิพนธ์ฉบับนี้สำเร็จได้ด้วยดี ผู้จัดทำขอกราบขอบพระคุณ อาจารย์ที่ปรึกษา อาจารย์สุรศักดิ์ เนียมเจริญที่ได้ช่วยกรุณาให้คำชี้แนะ การวางขอบเขตการทำงาน การแก้ปัญหาและการคิดริเริ่มตลอดจนการตรวจทานรายงานฉบับนี้ให้สำเร็จลุล่วงตามวัตถุประสงค์ที่ตั้งไว้

ขอกราบขอบพระคุณ รศ.ดร.สมเกียรติ สุภเดช ที่ให้คำปรึกษา ชี้แนะแนวทางที่ กำลังใจไว้ช่วยให้เป็นแนวทางที่เกิดเป็นรูปร่างและตรงกับข้อเท็จจริงที่สามารถเกิดขึ้นได้ ซึ่งหากผู้จัดทำไม่ได้รับคำแนะนำก็อาจทำให้รายงานฉบับนี้ผิดหลักการและวัตถุประสงค์ไป

ขอขอบคุณพี่ภควัด สรวายสุวรรณ , พี่รังสรรค์ เมืองเหลือ , พี่วีระ เพ็งจันทร์ และพี่ ๆ อีกหลายคนที่ได้ใช้ประสบการณ์และความสามารถของแต่ละคนคอยให้คำปรึกษาและช่วยเหลือในบางสิ่ง ทำให้บรรยากาศการทำงานเป็นไปด้วยดีและสนุกในการทำงานเป็นอย่างมาก

ที่ลืมไม่ได้ขอกราบขอบพระคุณ คุณพ่อและคุณแม่ที่ให้ความสำคัญและสนับสนุน การศึกษาแก่ผู้จัดทำมาโดยตลอดจนทุกวันนี้

สุดท้ายนี้ผู้จัดทำขอขอบคุณเจ้าหน้าที่ประจำศูนย์วิจัยอิเล็กทรอนิกส์ทุกท่านและ ห้องทดลอง-เครื่องมือเครื่องใช้ที่หาที่ใดในสถาบันไม่ได้อีกแล้ว


.....
(นายกุลนาถ ทิปประพันธ์ณี)


.....
(นายเสกสรร สิริทรัพย์ทวี)

สารบัญ

	หน้า
บทคัดย่อ	I
ABSTRACT	II
กิตติกรรมประกาศ	III
สารบัญ	IV
สารบัญตาราง	VIII
สารบัญรูปภาพ	XI
บทนำ	XV
บทที่ 1 ทฤษฎีการทำงานของมอสทรานซิสเตอร์	1
1.1 โครงสร้างของมอส	1
1.2 สัญลักษณ์ของมอสทรานซิสเตอร์	2
1.3 ชนิดของมอสทรานซิสเตอร์	3
1.4 การทำงานพื้นฐานของพีมอสทรานซิสเตอร์	5
1.5 แรงดันขั้วเริ่มของพีมอสทรานซิสเตอร์	13
1.6 ทรานคอนดักแตนซ์	14
1.7 สรุปความสัมพันธ์ของสมการมอสทรานซิสเตอร์ชนิดพีแชนแนล	15
บทที่ 2 วงจรสะท้อนกระแส	17
บทที่ 3 กระบวนการสร้างพีมอส	19
3.1 แผนภาพแสดงกระบวนการสร้างพีมอสทรานซิสเตอร์	19
3.2 ขั้นตอนกระบวนการสร้าง	20
บทที่ 4 การวัดและผลการทดลองของพีมอสทรานซิสเตอร์และวงจรสะท้อนกระแส	
แบบธรรมดา	32
4.1 การวัดและผลการวัดของพีมอสทรานซิสเตอร์และวงจรสะท้อนกระแส	
แบบธรรมดา ก่อนปรับปรุงแรงดันขั้วเริ่ม	33
4.1.1 การวัดและผลการวัดคุณสมบัติทางไฟฟ้าของพีมอส	
ทรานซิสเตอร์	34
4.1.1.1 คุณสมบัติกระแสและแรงดัน	34

สารบัญ(ต่อ)

	หน้า
4.1.1.2 แรงดันขีดเริ่ม	35
4.1.1.3 Process Gain Factor	36
4.1.1.4 กระแสรั่วไหล	37
4.1.1.5 แรงดันพียงทลายของรอยต่อเครน-ชอส	38
4.1.1.6 ทรานคอนคัคแตนซ์	39
4.1.1.7 ค่าคอนคัคแตนซ์	40
4.1.2 การวัดและผลการวัดวงจรสะท้อนกระแสแบบธรรมดา	41
4.2 ผลการทดลองหลังจากที่ได้ทำการปรับปรุงแรงดันขีดเริ่ม	44
4.2.1 การวัดและผลการวัดคุณสมบัติทางไฟฟ้าของ พีมอสทรานซิสเตอร์	44
4.2.1.1 คุณสมบัติกระแสและแรงดัน	44
4.2.1.2 แรงดันขีดเริ่ม	45
4.2.1.3 Process Gain Factor	46
4.2.1.4 กระแสรั่วไหล	46
4.2.1.5 แรงดันพียงทลายของรอยต่อเครน-ชอส	47
4.2.1.6 ทรานคอนคัคแตนซ์	47
4.2.1.7 ค่าคอนคัคแตนซ์	48
4.2.2 การวัดและผลการวัดวงจรสะท้อนกระแสแบบธรรมดา	49
บทที่ 5 การจำลองแบบด้วยโปรแกรม Pspice	51
5.1 การจำลองแบบของพีมอสทรานซิสเตอร์	51
5.1.1 การจำลองแบบของพีมอสทรานซิสเตอร์ เพื่อหาค่าคุณสมบัติ กระแส-แรงดัน	51
5.1.2 การจำลองแบบของพีมอสทรานซิสเตอร์ เพื่อหาค่า แรงดันขีดเริ่ม	54
5.2 การจำลองแบบวงจรสะท้อนกระแสแบบธรรมดา	55
5.2.1 การจำลองแบบวงจรสะท้อนกระแสแบบธรรมดา เพื่อหาความ- สัมพันธ์ระหว่างกระแสอินพุท-เอาต์พุท	55
5.2.2 การจำลองเพื่อเปรียบเทียบวงจรสะท้อนกระแสแบบธรรมดา	56

สารบัญ(ต่อ)

	หน้า
5.2.2.1 เมื่อคู่พีมอสทรานซิสเตอร์มีระดับ- ความใกล้เคียงกันน้อย	57
5.2.2.2 เมื่อคู่พีมอสทรานซิสเตอร์มีระดับ- ความใกล้เคียงกันมาก	57
บทที่ 6 การวิเคราะห์ผลการทดลอง	59
6.1 การวิเคราะห์คุณสมบัติทางไฟฟ้าของพีมอสและวงจรถ่ายโอนกระแสหลัง การปรับปรุงแรงดันขั้วเริ่ม	59
6.1.1 คุณสมบัติกระแส-แรงดัน	59
6.1.2 ค่าแรงดันขั้วเริ่ม	59
6.1.3 Process Gain Factor	60
6.1.4 ทรานคอนคัทแดนซ์	60
6.1.5 ค่าคอนคัทแดนซ์	60
6.1.6 ค่าความต้านทานในสภาวะนำกระแส	60
6.1.7 อัตราส่วนระหว่างกระแสเอาท์พุทกับกระแสอินพุท ในวงจรถ่ายโอนกระแสแบบธรรมดา	61
6.2 การจำลองแบบเพื่อเปรียบเทียบคุณภาพของวงจรถ่ายโอนกระแส- แบบธรรมดา	61
บทที่ 7 สรุปและวิจารณ์ผลการทดลอง	63
7.1 คุณสมบัติทางไฟฟ้าของพีมอสทรานซิสเตอร์	63
7.2 ผลจากการใช้พีมอสทรานซิสเตอร์ 2 ตัวประกอบกันเป็นวงจรถ่ายโอน- กระแสแบบธรรมดา	65
7.3 การลดความแตกต่างระหว่างกระแสอินพุทและเอาท์พุท จากวงจรถ่ายโอน กระแสแบบธรรมดา	65
หนังสืออ้างอิง	66
ภาคผนวก ก.	67
ก.1 แสดงผลการวัด 100 % Test	67
ก.2 รูปแสดงผลการวัดคุณสมบัติทางไฟฟ้าของพีมอสทรานซิสเตอร์	68

สารบัญ(ต่อ)

	หน้า
ก.3 รูปแสดงผลการวัดคุณสมบัติทางไฟฟ้าของวงจรสะท้อนกระแส- แบบธรรมดา	72
ภาคผนวก ข.	73
ข.1 ความถี่ของรอยต่อ	73
ข.2 ความหนาแน่นอะตอมสารเจือที่ซอสและเครน	74
ข.3 ความหนาแน่นอะตอมสารเจือที่ฐานรอง	75
ภาคผนวก ค. กราฟจากการวัดด้วยเครื่อง HP4061A	76
ภาคผนวก ง. ตารางการกำหนดพารามิเตอร์ในการจำลองแบบ	84
ภาคผนวก จ. ตารางค่าคงที่	85
ภาคผนวก ฉ. กราฟแสดงการเปรียบเทียบคุณสมบัติภายในและระหว่างแผ่น	87

สารบัญตาราง

	หน้า
ตารางที่ 4.1 แสดง I-V Characteristics เมื่อ $W/L = 20/20$	34
ตารางที่ 4.2 แสดง I-V Characteristics เมื่อ $W/L = 40/20$	35
ตารางที่ 4.3 แสดง I-V Characteristics เมื่อ $W/L = 60/20$	35
ตารางที่ 4.4 แสดง I-V Characteristics เมื่อ $W/L = 100/20$	35
ตารางที่ 4.5 แสดงค่าแรงดันขีดเริ่มของพีมอสทรานซิสเตอร์เมื่อค่า W เปลี่ยนแปลงไป	36
ตารางที่ 4.6 แสดงค่า Process Gain Factor	37
ตารางที่ 4.7 กระแสรั่วไหลเมื่อ $W/L = 20/20$	37
ตารางที่ 4.8 กระแสรั่วไหลเมื่อ $W/L = 40/20$	37
ตารางที่ 4.9 กระแสรั่วไหลเมื่อ $W/L = 60/20$	38
ตารางที่ 4.10 กระแสรั่วไหลเมื่อ $W/L = 100/20$	38
ตารางที่ 4.11 แสดงค่าทรานคอนดักแตนซ์ในช่วงเชิงเส้น	40
ตารางที่ 4.12 แสดงค่าทรานคอนดักแตนซ์ในช่วงอิ่มตัว	40
ตารางที่ 4.13 คอนดักแตนซ์และความต้านทานในภาวนำกระแสเมื่อ $W/L = 20/20$	41
ตารางที่ 4.14 คอนดักแตนซ์และความต้านทานในภาวนำกระแสเมื่อ $W/L = 40/20$	41
ตารางที่ 4.15 คอนดักแตนซ์และความต้านทานในภาวนำกระแสเมื่อ $W/L = 60/20$	41
ตารางที่ 4.16 คอนดักแตนซ์และความต้านทานในภาวนำกระแสเมื่อ $W/L = 100/20$	41
ตารางที่ 4.17 แสดงผลต่างของกระแสเอาต์พุตที่กระแสอินพุตค่าต่าง ๆ ของวงจร- สะท้อนกระแสแบบธรรมดาที่แรงดันเอาต์พุต 20 โวลต์ เมื่อ $W/L = 2$	43
ตารางที่ 4.18 แสดงผลต่างของกระแสเอาต์พุตที่กระแสอินพุตค่าต่าง ๆ ของวงจร- สะท้อนกระแสแบบธรรมดาที่แรงดันเอาต์พุต 20 โวลต์ เมื่อ $W/L = 4$	43
ตารางที่ 4.19 แสดงผลต่างของกระแสเอาต์พุตที่กระแสอินพุตค่าต่าง ๆ ของวงจร- สะท้อนกระแสแบบธรรมดาที่แรงดันเอาต์พุต 20 โวลต์ เมื่อ $W/L = 6$	44
ตารางที่ 4.20 แสดง I-V Characteristics เมื่อ $W/L = 20/20$	44
ตารางที่ 4.21 แสดง I-V Characteristics เมื่อ $W/L = 40/20$	45
ตารางที่ 4.22 แสดง I-V Characteristics เมื่อ $W/L = 60/20$	45
ตารางที่ 4.23 แสดง I-V Characteristics เมื่อ $W/L = 100/20$	45
ตารางที่ 4.24 แสดงค่าแรงดันขีดเริ่มของพีมอสทรานซิสเตอร์เมื่อค่า W เปลี่ยนแปลงไป	45

สารบัญตาราง (ต่อ)

	หน้า
ตารางที่ 4.25 แสดงค่า Process Gain Factor	46
ตารางที่ 4.26 กระแสรั่วไหลเมื่อ $W/L = 20/20$	46
ตารางที่ 4.27 กระแสรั่วไหลเมื่อ $W/L = 40/20$	46
ตารางที่ 4.28 กระแสรั่วไหลเมื่อ $W/L = 60/20$	47
ตารางที่ 4.29 กระแสรั่วไหลเมื่อ $W/L = 100/20$	47
ตารางที่ 4.30 แสดงค่าทรานคอนดักแตนซ์ในช่วงเชิงเส้น	47
ตารางที่ 4.31 แสดงค่าทรานคอนดักแตนซ์ในช่วงอิมิตัว	48
ตารางที่ 4.32 คอนดักแตนซ์และความต้านทานในภาชนะนำกระแสเมื่อ $W/L = 20/20$	48
ตารางที่ 4.33 คอนดักแตนซ์และความต้านทานในภาชนะนำกระแสเมื่อ $W/L = 40/20$	48
ตารางที่ 4.34 คอนดักแตนซ์และความต้านทานในภาชนะนำกระแสเมื่อ $W/L = 60/20$	49
ตารางที่ 4.35 คอนดักแตนซ์และความต้านทานในภาชนะนำกระแสเมื่อ $W/L = 100/20$	49
ตารางที่ 4.36 แสดงผลต่างของกระแสเอาต์พุตที่กระแสอินพุตค่าต่าง ๆ ของวงจร- สะท้อนกระแสแบบธรรมดาที่แรงดันเอาต์พุต 20 โวลต์ เมื่อ $W/L = 2$	49
ตารางที่ 4.37 แสดงผลต่างของกระแสเอาต์พุตที่กระแสอินพุตค่าต่าง ๆ ของวงจร- สะท้อนกระแสแบบธรรมดาที่แรงดันเอาต์พุต 20 โวลต์ เมื่อ $W/L = 4$	50
ตารางที่ 4.38 แสดงผลต่างของกระแสเอาต์พุตที่กระแสอินพุตค่าต่าง ๆ ของวงจร- สะท้อนกระแสแบบธรรมดาที่แรงดันเอาต์พุต 20 โวลต์ เมื่อ $W/L = 6$	50
ตารางที่ 7.1 แสดงขนาดความแตกต่างของคุณสมบัติทางไฟฟ้าระหว่างแผ่นทั้งสอง ก่อนและหลังการปรับปรุงค่าแรงดันขีดเริ่ม เมื่อคิดเทียบเป็นเปอร์เซ็นต์	64
ภาคผนวก ก.	
ตารางที่ 1 แสดงผลการวัด 100 % Test ของอุปกรณ์แผ่นที่ 1	67
ตารางที่ 2 แสดงผลการวัด 100 % Test ของอุปกรณ์แผ่นที่ 2	67
ตารางที่ 3 แสดงการตรวจจำนวนของพีมอสทรานซิสเตอร์ที่ใช้งานได้ และไม่ได้	67
ภาคผนวก ข.	
ตารางที่ 1 แสดงผลการวัดความถี่ของรอยต่อจากกราฟ SRP	74
ตารางที่ 2 แสดงผลการคำนวณหาความหนาแน่นอะตอมสารเจือ ที่ซอสและเดรน	74

สารบัญตาราง (ต่อ)

	หน้า
ตารางที่ 3 แสดงผลการคำนวณความหนาแน่นอะตอมสารเจือที่ฐานรอง	75
ภาคผนวก ง.	
ตารางที่ 1 แสดงการกำหนดพารามิเตอร์เพื่อใช้ในการจำลองแบบ	84
ภาคผนวก จ.	
ตารางที่ 1 ค่าคงที่ทางฟิสิกส์	85
ตารางที่ 2 คุณสมบัติของซิลิกอน ไดออกไซด์	85
ตารางที่ 3 คุณสมบัติของสารกึ่งตัวนำซิลิกอน	86

หมายเหตุ

ตั้งแต่ตารางที่ 4.20 – 4.38 เป็นตารางแสดงคุณสมบัติเช่นเดียวกับตารางที่ 4.1 – 4.19 ตามลำดับ เพียงแต่เป็นผลการทดลองหลังจากทำการปรับค่าแรงดันขั้วเริ่มแล้ว

สารบัญรูปภาพ

	หน้า
รูปที่ 1.1 แสดงโครงสร้างอย่างง่ายของมอสทรานซิสเตอร์ที่มีช่องทางเดิน- กระแสชนิดพี	1
รูปที่ 1.2 ภาพด้านบนของมอสทรานซิสเตอร์เพื่อให้เห็นความกว้าง W และความยาว L ของช่องทางเดินกระแส	2
รูปที่ 1.3 โครงสร้างอย่างง่ายของทรานซิสเตอร์ชนิดเอ็นมอส	2
รูปที่ 1.4 แสดงตัวอย่างสัญลักษณ์ของมอสทรานซิสเตอร์แบบสามขั้ว โดย $V_{sb} = 0$ (ก)เอ็นฮานซ์เมนต์ เอ็นมอส (ข)เอ็นฮานซ์เมนต์ พีมอส (ค)ดีพีลชี้น เอ็นมอส (ง)ดีพีลชี้น พีมอส	3
รูปที่ 1.5 ลักษณะโครงสร้างของมอสทรานซิสเตอร์ชนิดต่าง ๆ (ก)เอ็น-แชนแนล เอ็นฮานซ์เมนต์ โหมด (ข)เอ็น-แชนแนล ดีพีลชี้น โหมด (ค)พี-แชนแนล เอ็นฮานซ์เมนต์ โหมด (ง)พี-แชนแนล ดีพีลชี้น โหมด	5
รูปที่ 1.6 แสดงมอสทรานซิสเตอร์ชนิดพีมอส (ก) $V_G \gg 0$ เกิดแอคทีฟเวจแชนแนล(ไม่มีกระแสไหล) (ข) $V_G \ll 0$ เกิดแชนแนล(กระแสไหล)	6
รูปที่ 1.7 ความหนาแน่นประจุบริเวณแชนแนลเมื่อ $V_{DS} < 0$	8
รูปที่ 1.8 ความสัมพันธ์ของ I_D กับ V_{DS} ไม่เป็นเชิงเส้นอีกต่อไป เมื่อ V_{DS} ไม่เข้าใกล้ศูนย์	9
รูปที่ 1.9 แสดงการเปลี่ยนจุดพินชออฟปลายเดรน เมื่อ V_{DS} ถูกลด จนกระทั่ง $V_{GD} > V_{th}$	9
รูปที่ 1.10 กราฟ I_D กับ V_{DS} สำหรับมอสทรานซิสเตอร์อุดมคติ	10
รูปที่ 1.11 การหาค่าของแชนแนล เมื่อ $ V_{DS} > V_{eff} $	11
รูปที่ 2.1 แสดงวงจรสะท้อนกระแสแบบธรรมดา โดยใช้พีมอสทรานซิสเตอร์	17
รูปที่ 3.1 แสดงกระบวนการสร้างพีมอส	19
รูปที่ 3.2 ขั้นตอนการสร้างมอสทรานซิสเตอร์ชนิดพี	29

สารบัญรูปภาพ(ต่อ)

	หน้า
รูปที่ 4.1 แสดงชิ้นงานของพีมอสทรานซิสเตอร์ที่ขยาย 100 เท่า	33
รูปที่ 4.2 แสดงต้นแบบของพีมอสทรานซิสเตอร์ที่ใช้ตรวจสอบคุณสมบัติ	33
รูปที่ 4.3 แสดงการ ไปอัสให้พีมอสทรานซิสเตอร์ เพื่อวัดคุณสมบัติกระแส-แรงดัน	34
รูปที่ 4.4 แสดงการ ไปอัสพีมอสทรานซิสเตอร์เพื่อวัดคุณสมบัติแรงดันขีดเริ่ม	36
รูปที่ 4.5 แสดงการ ไปอัสให้พีมอสทรานซิสเตอร์ เพื่อวัดคุณสมบัติ แรงดันพังทลายของเดรน-ซอส	39
รูปที่ 4.6 แสดงผลหลายมากซ์ของวงจรสะท้อนกระแสแบบธรรมดา	42
รูปที่ 4.7 แสดงภาพถ่ายค่านบนของวงจรสะท้อนกระแสแบบธรรมดา	42
รูปที่ 4.8 วงจรการวัดวงจรสะท้อนกระแสแบบธรรมดา ชนิดพีมอสทรานซิสเตอร์	43
รูปที่ 5.1 แสดงการต่อวงจรเพื่อใช้วัดคุณสมบัติกระแส-แรงดันของ พีมอสทรานซิสเตอร์ โดยใช้โปรแกรม Pspice	51
รูปที่ 5.2 แสดงผลการจำลองคุณสมบัติกระแส-แรงดันของพีมอสทรานซิสเตอร์ เมื่อ $W/L=20/20$	52
รูปที่ 5.3 แสดงผลการจำลองคุณสมบัติกระแส-แรงดันของพีมอสทรานซิสเตอร์ เมื่อ $W/L=40/20$	52
รูปที่ 5.4 แสดงผลการจำลองคุณสมบัติกระแส-แรงดันของพีมอสทรานซิสเตอร์ เมื่อ $W/L=60/20$	53
รูปที่ 5.5 แสดงผลการจำลองคุณสมบัติกระแส-แรงดันของพีมอสทรานซิสเตอร์ เมื่อ $W/L=100/20$	53
รูปที่ 5.6 ผลการจำลองพีมอสทรานซิสเตอร์เพื่อหาค่าแรงดันขีดเริ่ม เมื่อ $W/L=20/20$	54
รูปที่ 5.7 ผลการจำลองพีมอสทรานซิสเตอร์เพื่อหาค่าแรงดันขีดเริ่ม เมื่อ $W/L=40/20$	54
รูปที่ 5.8 ผลการจำลองพีมอสทรานซิสเตอร์เพื่อหาค่าแรงดันขีดเริ่ม เมื่อ $W/L=60/20$	55
รูปที่ 5.9 ผลการจำลองพีมอสทรานซิสเตอร์เพื่อหาค่าแรงดันขีดเริ่ม เมื่อ $W/L=100/20$	55
รูปที่ 5.10 แสดงการจำลองวงจรสะท้อนกระแสแบบธรรมดาด้วยโปรแกรม Pspice	56
รูปที่ 5.11 แสดงความสัมพันธ์ของกระแสอินพุท-เอาต์พุทของวงจรสะท้อนกระแส- แบบธรรมดาเมื่อ $W/L=2$	56
รูปที่ 5.12 แสดงกราฟวงจรสะท้อนกระแสจากการจำลอง โดยเลือกคู่อิมอส- ทรานซิสเตอร์ที่มีระดับความใกล้เคียงกันน้อย	57

สารบัญรูปภาพ(ต่อ)

	หน้า
รูปที่ 5.13 แสดงกราฟวงจรสะท้อนกระแสจากการจำลอง โดยเลือกคู่พีมอส- ทรานซิสเตอร์ที่มีระดับความใกล้เคียงกันมาก	58
รูปที่ 6.1 แสดงการเปรียบเทียบคุณภาพวงจรสะท้อนกระแส 2 วงจรที่เลือกใช้คู่ พีมอสทรานซิสเตอร์ ที่มีระดับความใกล้เคียงทางคุณสมบัติต่างกัน	62
ภาคผนวก ก.	
รูปที่ 1 แสดงกราฟคุณสมบัติกระแส-แรงดันของรอยต่อซอสกับฐานรอง	68
รูปที่ 2 แสดงกราฟคุณสมบัติกระแส-แรงดันของรอยต่อเดรนกับฐานรอง	68
รูปที่ 3 แสดงกราฟคุณสมบัติกระแส-แรงดันของรอยต่อเกตกับฐานรอง	69
รูปที่ 4 แสดงกราฟคุณสมบัติกระแส-แรงดันของรอยต่อเกตกับซอส	69
รูปที่ 5 แสดงกราฟคุณสมบัติกระแส-แรงดันของรอยต่อเกตกับเดรน	70
รูปที่ 6 แสดงกราฟคุณสมบัติแรงดันขีดเริ่ม	70
รูปที่ 7 แสดงกราฟคุณสมบัติแรงดันพังทลาย	71
รูปที่ 8 แสดงกราฟกระแส-แรงดันของพีมอสทรานซิสเตอร์	71
รูปที่ 9 แสดงผลการวัดค่ากระแสอินพุทและกระแสเอาต์พุทของวงจร- สะท้อนกระแสแบบธรรมดา	72
ภาคผนวก ข.	
รูปที่ 1 แสดงชิ้นงานที่ทำการ SRP	73
รูปที่ 2 แสดงความสัมพันธ์ระหว่างสภาพความต้านทานและความถี่ ของเครื่อง SRP ของแผ่นที่ 1	73
ภาคผนวก ค.	
รูปที่ 1 แสดงกราฟคุณสมบัติกระแส-แรงดัน เมื่อ $W/L = 20/20$	76
รูปที่ 2 แสดงกราฟคุณสมบัติกระแส-แรงดัน เมื่อ $W/L = 40/20$	77
รูปที่ 3 แสดงกราฟคุณสมบัติกระแส-แรงดัน เมื่อ $W/L = 60/20$	78
รูปที่ 4 แสดงกราฟคุณสมบัติกระแส-แรงดัน เมื่อ $W/L = 100/20$	79
รูปที่ 5 แสดงกราฟแรงดันขีดเริ่ม	80
รูปที่ 6 แสดงกราฟกระแสรั่วไหล	81
รูปที่ 7 แสดงกราฟแรงดันพังทลาย	82

สารบัญรูปภาพ(ต่อ)

	หน้า
รูปที่ 8 แสดงกราฟกระแสอินพุตและกระแสเอาต์พุตของวงจรสะท้อน กระแสแบบธรรมดา	83
ภาคผนวก จ.	
รูปที่ 1 กราฟแสดงการเปรียบเทียบกระแส-แรงดัน (ขนาดความแตกต่าง ไม่เกิน 5%) ภายในแผ่นที่ 1	87
รูปที่ 2 กราฟแสดงการเปรียบเทียบกระแสรั่วไหล (ขนาดความแตกต่าง ไม่เกิน 10%) ภายในแผ่นที่ 1	88
รูปที่ 3 กราฟแสดงการเปรียบเทียบความต้านทานในสภาวะนำกระแส (ขนาดความแตกต่างไม่เกิน 3%) ภายในแผ่นที่ 1	88
รูปที่ 4 กราฟแสดงการเปรียบเทียบคุณสมบัติกระแส-แรงดันระหว่าง แผ่นที่ 1 และ 2 (ก). ก่อนปรับปรุงแรงดันขีดเริ่ม (ข). หลังปรับปรุงแรงดันขีดเริ่ม	89
รูปที่ 5 กราฟแสดงการเปรียบเทียบคุณสมบัติ K_p ระหว่าง แผ่นที่ 1 และ 2 (ก). ก่อนปรับปรุงแรงดันขีดเริ่ม (ข). หลังปรับปรุงแรงดันขีดเริ่ม	90
รูปที่ 6 กราฟแสดงการเปรียบเทียบคุณสมบัติทรานคอนดักแตนซ์เชิงเส้น ระหว่างแผ่นที่ 1 และ 2 (ก). ก่อนปรับปรุงแรงดันขีดเริ่ม (ข). หลังปรับปรุงแรงดันขีดเริ่ม	91
รูปที่ 7 กราฟแสดงการเปรียบเทียบคุณสมบัติทรานคอนดักแตนซ์อิมิตัว ระหว่างแผ่นที่ 1 และ 2 (ก). ก่อนปรับปรุงแรงดันขีดเริ่ม (ข). หลังปรับปรุงแรงดันขีดเริ่ม	92
รูปที่ 7 กราฟแสดงการเปรียบเทียบคุณสมบัติทรานคอนดักแตนซ์อิมิตัว ระหว่างแผ่นที่ 1 และ 2 (ก). ก่อนปรับปรุงแรงดันขีดเริ่ม (ข). หลังปรับปรุงแรงดันขีดเริ่ม	93

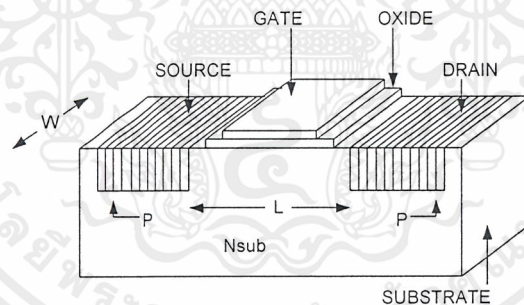
บทที่ 1

ทฤษฎีการทำงานของมอสทรานซิสเตอร์

ในวงจรรวมต่างๆที่โครงสร้างซับซ้อนนั้น จะเป็นการประกอบกันขึ้นจากองค์ประกอบย่อยหลายองค์ประกอบด้วยกัน เป็นต้นว่า ทรานซิสเตอร์ ตัวต้านทาน ตัวเก็บประจุ ดังนั้นในการศึกษาวงจรรวม จึงควรเริ่มต้นที่องค์ประกอบย่อยต่างๆก่อน โดยเนื้อหาของบทนี้ จะเป็นการกล่าวถึงมอสทรานซิสเตอร์ ซึ่งเป็นองค์ประกอบย่อยที่สำคัญของวงจรระบบแบบธรรมดาที่จะได้กล่าวถึงในบทที่ 2 ของปริญญาโทฉบับนี้ หัวข้อที่กล่าวถึงจะเริ่มตั้งแต่ โครงสร้างของมอสต์ลิกซ์ การแบ่งชนิดของมอส และ คุณสมบัติอย่างอื่นของมอสทรานซิสเตอร์

1.1 โครงสร้างของมอส

มอส (MOS) เป็นชื่อที่ได้จากการประกอบกันของเกทโลหะ (Metal Gate) ที่อยู่บนชั้นของออกไซด์ (Oxide; SiO_2) ซึ่งอยู่บนฐานรองซิลิกอน (Silicon), SiO_2 คือซิลิกอนไดออกไซด์ (Silicon Dioxide) ซึ่งจะเป็นฉนวนที่อยู่ระหว่างชั้นของเกทโลหะและซิลิกอน

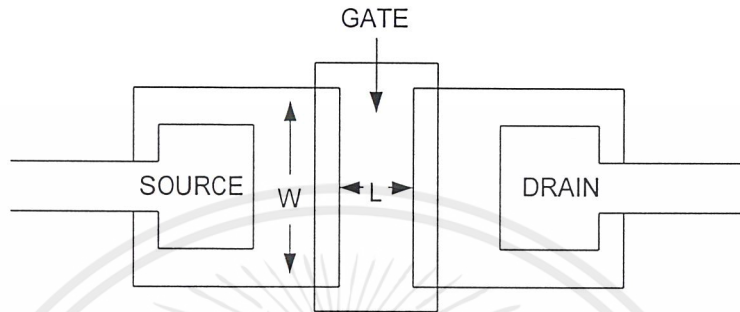


รูปที่ 1.1 โครงสร้างอย่างง่ายของมอสทรานซิสเตอร์ที่มีช่องทางเดินกระแสชนิดพี

รูปที่ 1.1 แสดงถึงโครงสร้างของมอสทรานซิสเตอร์ที่มีช่องทางเดินกระแสชนิดพี

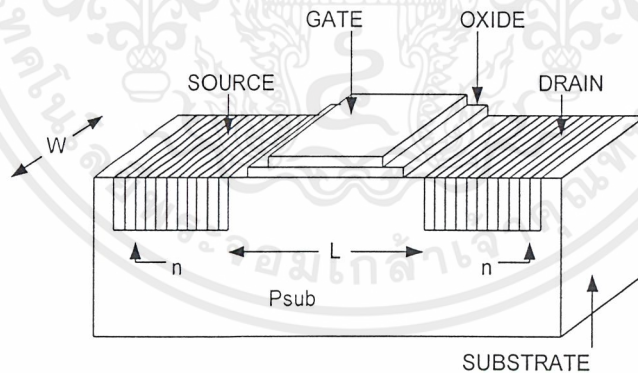
(ทรานซิสเตอร์ชนิดพีมอส) ส่วนของฐานรองจะเป็นแผ่นซิลิกอน (Silicon Wafer) ที่ได้จากการเติมเจือสารชนิดเอ็น ส่วนซอร์ส (Source; S) และเดรน (Drain; D) จะเป็นชั้นที่ได้จากการแพร่สารเจือชนิด P^+ (P^+ หมายถึงสารเจือชนิดพีที่มีความเข้มข้นอะตอมสารเจือสูงๆ) กับซิลิโคน (ปกติจะเป็นอลูมิเนียม) ทำให้บริเวณนี้เกิดเป็นรอยต่อพี-เอ็นขึ้นมาในฐานรอง ชั้นออกไซด์เป็นส่วนที่ทำให้ซิลิโคนแยกตัวออกจากผิวซิลิกอน โดยมีชั้นบางๆ ของซิลิกอนไดออกไซด์คั่นอยู่ โดยทั่วไปจะหนาประมาณ 1,000 อังสตรอม หรือ $0.1 \mu\text{m}$ เนื่องจากความเป็นฉนวนนี้เองจึงทำให้ค่าความต้านทานขาเข้าที่ส่วนเกทมีค่าสูง

W คือความกว้างของช่องทางเดินกระแส (Channel Width) ซึ่งเป็นความกว้างของบริเวณสารเจือที่ขั้วเดรนหรือซอส (ปกติขั้วเดรนหรือซอสจะมีขนาดเท่ากัน) ส่วน L คือความยาวช่องทางเดินกระแส (Channel Length) ซึ่งเป็นระยะห่างระหว่างส่วนเดรนและซอส ดังรูปที่ 1.2



รูปที่ 1.2 ภาพด้านบนของมอสทรานซิสเตอร์เพื่อแสดงให้เห็นความกว้าง W และความยาว L ของช่องทางเดินกระแส

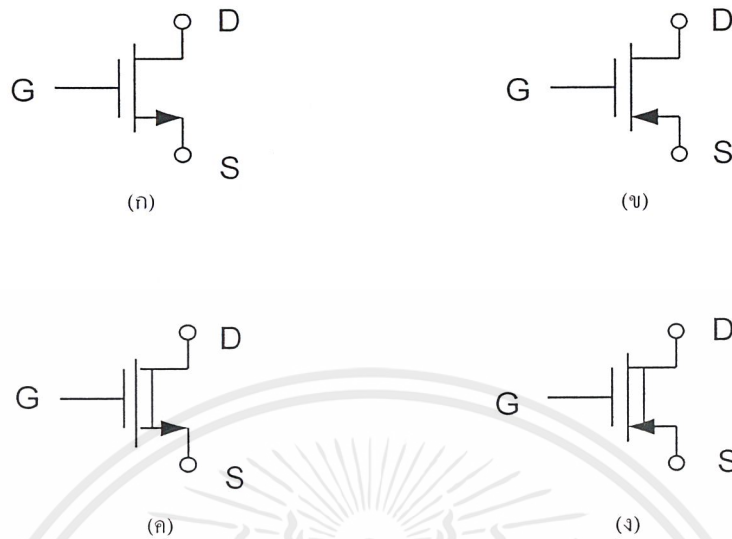
ในลักษณะเดียวกัน มอสทรานซิสเตอร์ที่มีทางเดินกระแสชนิดเอ็น (ทรานซิสเตอร์ชนิดเอ็นมอส) จะมีฐานรองซิลิกอนที่เติมสารเจือชนิดพี บริเวณส่วนของเดรนและซอส จะถูกแพร์ด้วยสารเจือชนิดเอ็นอย่างเข้มข้น ดังแสดงในรูป 1.3



รูปที่ 1.3 โครงสร้างอย่างง่ายของทรานซิสเตอร์ชนิดเอ็นมอส

1.2 สัญลักษณ์ของมอสทรานซิสเตอร์

สัญลักษณ์ของมอสทรานซิสเตอร์แบบสามขั้ว สัญลักษณ์แบบนี้จะหมายถึงมอสทรานซิสเตอร์ที่ทำการลัดวงจร (Short) ส่วนของขั้วซอสเข้ากับเนื้อสาร (Bulk) กรณีนี้จะใช้เมื่อไม่ต้องการใช้ศักดาที่ส่วนฐานรอง ($V_{sb} = 0$) ตัวอย่างสัญลักษณ์ที่ใช้จะแสดงดังรูปที่ 1.4



รูปที่ 1.4 แสดงตัวอย่างสัญลักษณ์ของมอสทรานซิสเตอร์แบบสามขั้ว โดย $V_{sb} = 0$
 (ก) เอ็นทรานซ์เมนท์เอ็นมอส (ข) เอ็นทรานซ์เมนท์พีมอส (ค) ดีพลีชั่นเอ็นมอส (ง) ดีพลีชั่นพีมอส

1.3 ชนิดของมอสทรานซิสเตอร์

ในสารกึ่งตัวนำชนิดเอ็น จะมีอิเล็กตรอนหรือประจุลบเป็นประจุพาหะส่วนมาก ส่วนสารกึ่งตัวนำชนิดพี จะมีโฮลเป็นประจุพาหะส่วนมาก ดังนั้น มอสทรานซิสเตอร์เมื่อแบ่งตามชนิดของประจุพาหะที่บริเวณช่องทางเดินกระแส ในขณะที่เกิดกระแสครีฟท์จะแบ่งออกเป็น 2 ชนิดคือ

1. เอ็น-แชนแนล มอสทรานซิสเตอร์ (N Channel MOS Transistor: NMOS)

หมายถึง มอสทรานซิสเตอร์ที่มีอิเล็กตรอนหรือประจุลบเป็นพาหะส่วนมาก ที่ทำให้เกิดกระแสครีฟท์ และมีส่วนเดรนและส่วนซอสเป็นสารกึ่งตัวนำชนิดเอ็น (N Type Semiconductor)

2. พี-แชนแนล มอสทรานซิสเตอร์ (P Channel MOS Transistor: PMOS) หมายถึง

มอสทรานซิสเตอร์ที่มีโฮลหรือประจุบวกเป็นพาหะส่วนมากที่ทำให้เกิดกระแสครีฟท์ และมีส่วนเดรนและส่วนซอสเป็นสารกึ่งตัวนำชนิดพี (P Type Semiconductor)

ในสภาวะปกติก่อนการให้ไบอัส(Bias)กับทรานซิสเตอร์ บริเวณช่องทางเดินกระแสของมอสทรานซิสเตอร์อาจจะเป็นสารกึ่งตัวนำชนิดเดียวกันกับส่วนเดรนและส่วนซอส หรือต่างชนิดกันก็ได้ ทำให้สามารถแบ่งประเภทของสารกึ่งตัวนำบริเวณช่องทางเดินกระแสได้ดังนี้

1. ดีพลีชัน (Depletion) หมายถึงสารกึ่งตัวนำบริเวณช่องทางเดินกระแสที่เป็นชนิดเดียวกันกับสารกึ่งตัวนำของส่วนเดรนและส่วนซอส

2. เอ็นฮานซ์เมนต์ (Enhancement) หมายถึงสารกึ่งตัวนำบริเวณช่องทางเดินกระแสที่ต่างชนิดกันกับสารกึ่งตัวนำของส่วนเดรนและส่วนซอส

ดังนั้น มอสทรานซิสเตอร์เมื่อแบ่งตามลักษณะการควบคุมปริมาณประจุพาหะในช่องทางเดินกระแส จะแบ่งออกเป็น 4 แบบดังนี้

1. เอ็น-แชนแนลเอ็นฮานซ์เมนต์โหมคมอสทรานซิสเตอร์ (N-Channel Enhancement Mode MOS Transister) หมายถึง เอ็น-แชนแนล มอสทรานซิสเตอร์ที่อยู่ในสภาวะปกติก่อนการให้ไบอัสที่เกต จะมีบริเวณช่องทางเดินกระแสเป็นสารกึ่งตัวนำชนิดพี และเมื่อขณะใช้งานโดยการให้ไบอัสที่เกตจะเป็นบวกเมื่อเทียบกับฐานรอง จะทำให้บริเวณช่องทางเดินกระแสที่เป็นสารกึ่งตัวนำชนิดพี ถูกเหนี่ยวนำให้เปลี่ยนเป็นสารกึ่งตัวนำชนิดเอ็น

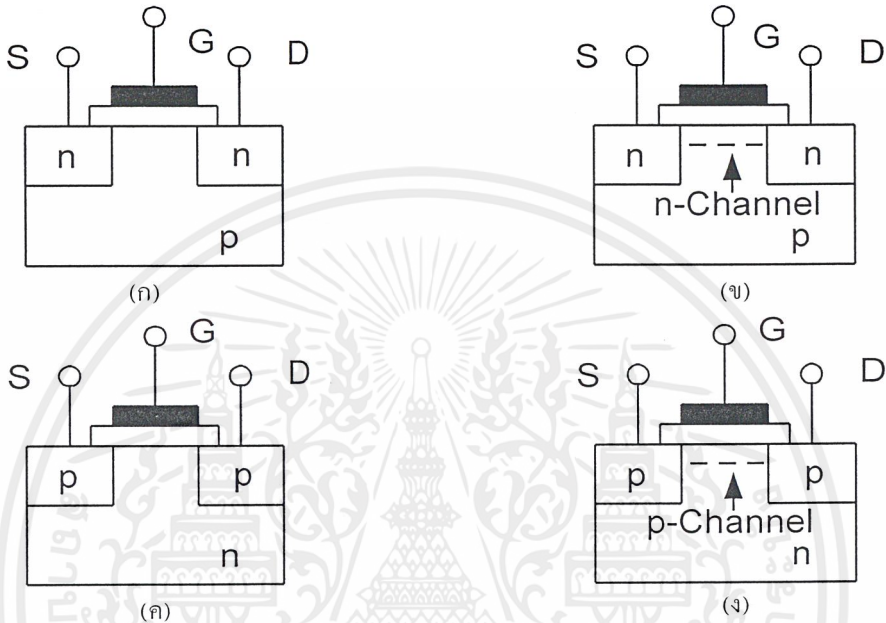
2. พี-แชนแนลเอ็นฮานซ์เมนต์โหมคมอสทรานซิสเตอร์ (P-channel Enhancement Mode MOS Transister) หมายถึง พี-แชนแนล มอสทรานซิสเตอร์ที่อยู่ในสภาวะปกติก่อนการให้ไบอัสที่เกต จะมีบริเวณช่องทางเดินกระแสเป็นสารกึ่งตัวนำชนิดเอ็นและเมื่อขณะใช้งานโดยการใช้ศักดาที่เกตจะเป็นลบเมื่อเทียบกับฐานรอง จะทำให้บริเวณช่องทางเดินกระแสที่เป็นสารกึ่งตัวนำชนิดเอ็นถูกเหนี่ยวนำให้เปลี่ยนเป็นสารกึ่งตัวนำชนิดพี

3. เอ็น-แชนแนลดีพลีชันโหมคมอสทรานซิสเตอร์ (N-Channel Depletion Mode MOS Transister) หมายถึง เอ็น-แชนแนล มอสทรานซิสเตอร์ที่อยู่ในสภาวะปกติก่อนการให้ไบอัสที่เกต จะมีบริเวณช่องทางเดินกระแสเป็นสารกึ่งตัวนำชนิดเอ็น ทำให้เกิดการเชื่อมต่อเนื้อสารกึ่งตัวนำระหว่างส่วนเดรนและส่วนซอสเข้าด้วยกันเป็นผลทำให้เกิดกระแสดริฟท์ที่ทันทีที่มีความต่างศักดาระหว่างส่วนเดรนและส่วนซอส ในการควบคุมปริมาณกระแสดริฟท์นี้ สามารถทำให้ปริมาณกระแสดริฟท์เพิ่มขึ้นได้ โดยการให้ศักดาที่เกตเป็นบวกเมื่อเทียบกับฐานรอง และทำให้ปริมาณกระแสดริฟท์ (Drift Current) ลดลงได้ โดยการให้ศักดาที่เกตเป็นลบเมื่อเทียบกับฐานรอง

4. พี-แชนแนลดีพลีชันโหมคมอสทรานซิสเตอร์ (P-Channel Depletion Mode MOS Transister) หมายถึง พี-แชนแนล มอสทรานซิสเตอร์ที่อยู่ในสภาวะปกติก่อนการให้ไบอัสที่เกต จะมีบริเวณช่องทางเดินกระแสเป็นสารกึ่งตัวนำชนิดพี ทำให้เกิดการเชื่อมต่อเนื้อสารกึ่งตัวนำระหว่างส่วนเดรนและส่วนซอสเข้าด้วยกัน เป็นผลทำให้เกิดกระแสดริฟท์ที่ทันทีที่มีความต่างศักดาระหว่างส่วนเดรนและส่วนซอส ในการควบคุมปริมาณกระแสดริฟท์นี้ สามารถทำให้ปริมาณกระแสดริฟท์เพิ่มขึ้นได้ โดยการให้ศักดาที่เกตเป็นลบเมื่อเทียบกับฐานรอง และทำให้ปริมาณกระแสดริฟท์ (Drift Current) ลดลงได้ โดยการให้ศักดาที่เกตเป็นบวกเมื่อเทียบกับฐานรอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

รูปที่ 1.5 แสดงโครงสร้างของมอสทรานซิสเตอร์ชนิดต่างๆ จะเห็นว่าในลักษณะของเอ็นฮานซ์เมนต์โหมด จะไม่มีช่องทางเดินกระแสเกิดขึ้นก่อนการให้ไบอัสที่เกต ส่วนลักษณะของดีพลีชั่นโหมด จะมีช่องทางเดินกระแสเชื่อมระหว่างส่วนเดรนและส่วนซอส



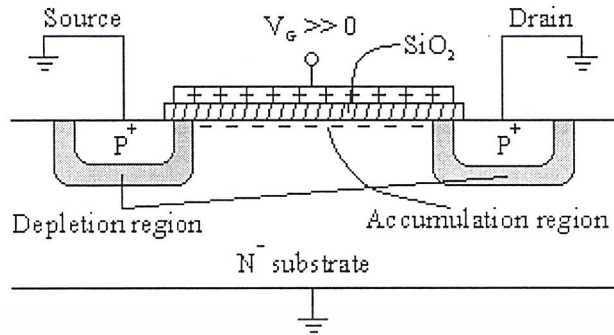
รูปที่ 1.5 ลักษณะโครงสร้างของมอสทรานซิสเตอร์ชนิดต่างๆ

- (ก) เอ็น-แชนแนล เอ็นฮานซ์เมนต์โหมด (ข) เอ็น-แชนแนลดีพลีชั่นโหมด
(ค) พี-แชนแนล เอ็นฮานซ์เมนต์โหมด (ง) พี-แชนแนลดีพลีชั่นโหมด

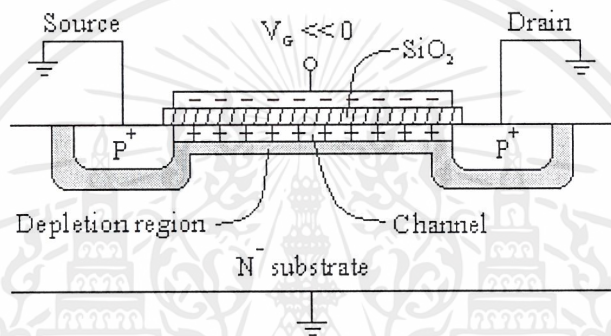
1.4 การทำงานของพีมอสทรานซิสเตอร์

หลักการการทำงานของทรานซิสเตอร์แบบมอสจะใช้หลักการของการเหนี่ยวนำประจุระหว่างชั้นโลหะที่เป็นเกตกับช่องแชนแนลระหว่างซอสและเดรน เพื่อทำให้เกิดสะพานทางไฟฟ้าเชื่อมระหว่างซอสและเดรนทำให้กระแสไฟฟ้าสามารถไหลผ่านได้ในสถานะที่ขาซอร์สและเดรนมีแรงดันป้อนอยู่อย่างเหมาะสม จะขออธิบายหลักการการทำงานของทรานซิสเตอร์แบบมอสนี้เพิ่มเติมโดยยกตัวอย่างการทำงานของทรานซิสเตอร์ชนิดพีมอสแบบเอ็นฮานซ์เมนต์

ภาพตัดขวางแสดงส่วนซอส (S) , เดรน (D) และฐานรองถูกต่อเชื่อมกับกราวด์ (Ground) ทั้งหมดดังรูปที่ 1.6 ในกรณีนี้ทรานซิสเตอร์มอสจะทำงานคล้ายกับตัวเก็บประจุ เกทเสมือนแผ่นเพลท (Plate) และผิวของซิลิกอนก็ทำตัวเป็นแผ่นเพลทอีกอันหนึ่ง



(ก) $V_G \gg 0$ เกิดแอกคิวเมเทชันแชนแนล (ไม่มีกระแสไหล)



(ข) $V_G \ll 0$ เกิดแชนแนล (กระแสไหลจากซอสไปเดรน)

รูปที่ 1.6 แสดงทรานซิสเตอร์ชนิดพีเอ็มอส

จากรูปที่ 1.6 (ก) ถ้า V_G เป็นบวกค่ามาก ประจุลบจะถูกดึงดูดไปที่ส่วนของแชนแนลเพราะฐานรองถูกเจือเริ่มต้นด้วย N^- ดังนั้น V_G ที่เป็นค่าบวกนี้มีผลทำให้แชนแนลเป็น N^+ มากขึ้น เราเรียกแชนแนลที่เกิดขึ้นนี้ว่า แอกคิวเมเทชันแชนแนล (Accumulated channel) P^+ ของซอสและเดรนถูกแยกจาก N^+ ที่เป็นส่วนของแชนแนลด้วยบริเวณปลอดพาหะ (Depletion region) เสมือนกับว่ามีไดโอด 2 ตัวต่อกันอยู่ ถ้า V_D หรือ V_S มีค่าลดลงจะมีเพียงกระแสรั่วไหล (Leakage current) ที่ไหล

ในกรณีที่ V_G เป็นลบดังรูปที่ 1.6 (ข) เมื่อ V_G เป็นลบค่าน้อยๆ ประจุลบในแชนแนลได้แก่เริ่มถูกผลักออกและแชนแนลเปลี่ยนจาก N^- เป็นบริเวณปลอดพาหะ เมื่อให้ V_G เป็นลบมากยิ่งขึ้น เกทจะดึงประจุบวกออกจากซอสและเดรน ทำให้แชนแนลกลายเป็นชนิด P ที่มีโฮลเคลื่อนที่ระหว่างซอสกับเดรน เมื่อใดก็ตามที่ V_{GS} เป็นลบมากพอที่จะเปลี่ยนแชนแนลได้แก่เป็นส่วนของ P ได้ เราเรียกว่า เกิดชั้นกลับ (Inverted layer)

ค่า V_{GS} ที่ทำให้ความหนาแน่นของโฮลได้เท่ากับความหนาแน่นของอิเล็กตรอนในฐานรอง (N) ที่ไหลออกไปจากเกตเรียกว่า แรงดันขีดเริ่ม (Threshold voltage, V_{th}) เมื่อ $V_{GS} < V_{th}$ จะทำให้เกิดการนำกระแสระหว่างซอสและเดรนในพีเซนแนล แต่ถ้า $V_{GS} > V_{th}$ ทรานซิสเตอร์จะไม่ทำงาน ทำให้ไม่มีกระแสไหลจากซอสไปเดรน

เมื่อใดก็ตามที่ $V_{GS} < V_{th}$ จะเกิดเซนแนลขึ้น และถ้าลด V_{GS} ลง ความหนาแน่นของโฮลก็จะเพิ่มขึ้น จะพบว่าความหนาแน่นของประจุจะขึ้นกับปริมาณ $|V_{GS} - V_{th}|$ ซึ่งเรียกว่า Effective Gate-Source Voltage (V_{eff}) ซึ่ง

$$V_{eff} = |V_{GS} - V_{th}| \quad \dots\dots(1.1)$$

ความหนาแน่นประจุของโฮลหาได้จาก

$$Q_p = C_{ox}|V_{GS} - V_{th}| = C_{ox}|V_{eff}| \quad \dots\dots(1.2)$$

เมื่อ C_{ox} คือค่าความจุไฟฟ้าของเกตต่อพื้นที่ 1 หน่วย ซึ่งหาได้จาก

$$C_{ox} = k_{ox} \epsilon_0 / t_{ox} \quad \dots\dots(1.3)$$

เมื่อ k_{ox} คือ relative permittivity ของ SiO_2 (=3.9)

t_{ox} คือความหนาของชั้นออกไซด์ภายใต้เกต

เมื่อต้องการหาค่าความจุไฟฟ้ารวม สามารถนำค่าพื้นที่ที่แท้จริงของเกต (WL) คูณกับค่า C_{ox} ค่าที่ได้นี้คือ C_{gs}

$$C_{gs} = WLC_{ox} \quad \dots\dots(1.4)$$

ดังนั้นประจุทั้งหมดของเซนแนล (Q_{t-p}) หาได้จาก

$$Q_{t-p} = WLC_{ox}|V_{GS} - V_{th}| = WLC_{ox}|V_{eff}| \quad \dots\dots(1.5)$$

ต่อไปถ้าให้ V_D ลดลงน้อยกว่า 0 V ความต่างศักย์ระหว่างซอสและเดรนจะเกิดขึ้น ผลความแตกต่างนี้ทำให้เกิดกระแสไหลจากซอสไปเดรน ซึ่งความสัมพันธ์ระหว่าง V_{DS} และ I_D เสมือนกับความต้านทานตัวหนึ่ง สมมติว่า $|V_{DS}|$ มีขนาดเล็กจะได้ว่า

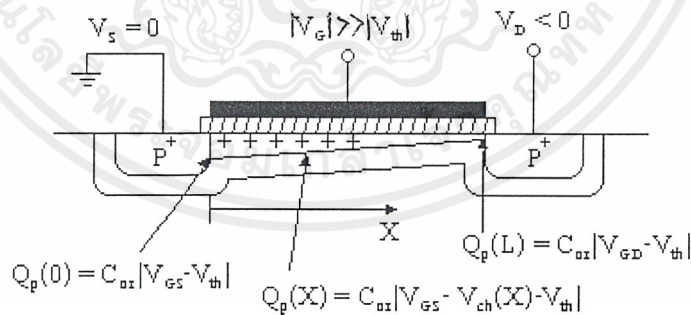
$$I_D = \frac{\mu_p Q_p W V_{DS}}{L} \quad \dots\dots(1.6)$$

μ_p คือค่าความคล่องตัวของโฮลที่ใกล้ผิวของซิลิกอน สังเกตว่าถ้า L เพิ่มขึ้น I_D จะลดลง แต่ I_D จะเป็นสัดส่วนโดยตรงกับ Q_p หรือ W จักรูปสมการได้ใหม่คือ

$$I_D = \mu_p C_{ox} \left(\frac{W}{L} \right) |V_{GS} - V_{th}| V_{DS} \quad \dots\dots(1.7)$$

เป็นความสัมพันธ์เฉพาะเมื่อ V_{DS} เข้าใกล้ 0 ($|V_{DS}| \ll |V_{eff}|$)

เมื่อ V_{DS} ลดลง ความหนาแน่นประจุของแชนแนลจะลดลงที่ปลายแชนแนล การลดลงนี้ทำให้ความต่างศักย์ระหว่างเกตและแชนแนลน้อยลง ทำให้การเพิ่มขึ้นของแรงดันจากซอสไปแชนแนลเป็นแบบลาด ดังนั้นความหนาแน่นของประจุที่ระยะทาง X ห่างจากปลายซอสของแชนแนลเป็นปริมาณของ $V_G - V_{ch}(X) - V_{th}$ เมื่อ $V_G - V_{ch}(X)$ เพิ่มขึ้น ความหนาแน่นของประจุจะลดลงด้วยแสดงดังรูปที่ 1.7



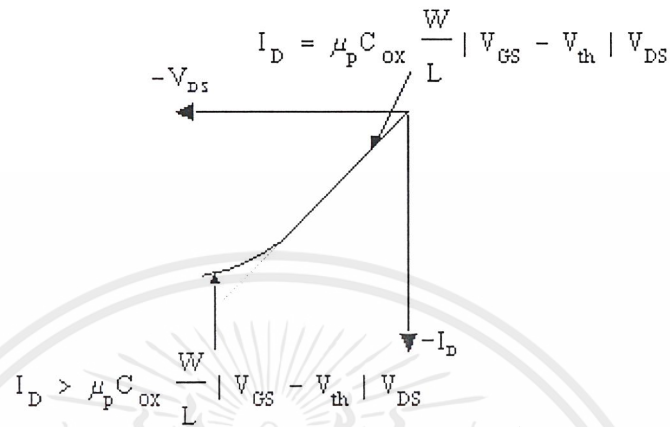
รูปที่ 1.7 ความหนาแน่นของประจุบริเวณแชนแนลเมื่อ $V_{DS} < 0$
สังเกตที่ปลายแชนแนลของแชนแนลจะได้ว่า

$$V_{GD} = V_G - V_{ch}(L) \quad \dots\dots(1.8)$$

จะเห็นได้ว่าจากสมการของ I_D พบว่าจะมีความสัมพันธ์แบบเชิงเส้นกับ V_{DS} เมื่อ V_{DS} มีค่ามาก อย่างไรก็ตามเมื่อ V_{DS} ลดลง และความหนาแน่นประจุลดลงเมื่อใกล้แชนแนล ความสัมพันธ์

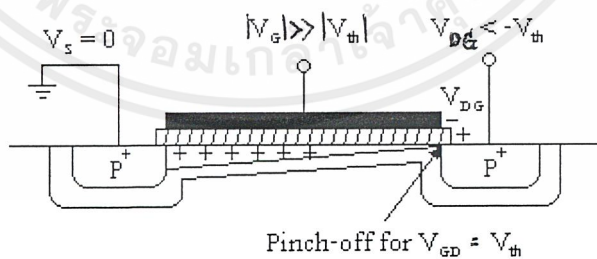
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ดังกล่าวจะไม่เป็นเชิงเส้น (nonlinear) ซึ่งสามารถแสดงให้เห็นได้ดังรูปที่ 1.8 ในกรณีที่ V_{DS} มีค่าน้อย



รูปที่ 1.8 ความสัมพันธ์ของ I_D กับ V_{DS} ไม่เป็นเชิงเส้นอีกต่อไป เมื่อ V_{DS} ไม่เข้าใกล้ศูนย์ เมื่อ V_D ถูกลด แรงดันของเกตต่อเซนแนลที่ปลายเดรนจะเพิ่มขึ้นเป็นค่าแรงดันขีดเริ่ม ซึ่งเป็นแรงดันของเกตต่อเซนแนลที่มากที่สุดที่จะทำให้เกิดพาหะ P ในเซนแนลได้ ดังนั้นที่ปลายเดรนจะกลายเป็นจุดพินช้อฟ (Pinched off) แสดงได้ดังรูปที่ 1.9 จุดพินช้อฟเกิดขึ้นเมื่อ $V_{GD} = V_{th}$ เพราะแรงดันเซนแนลที่ปลายเดรนเท่ากับ V_D พอดี หรือจุดพินช้อฟเกิดขึ้น

$$V_{DG} < -V_{th} \quad \dots\dots(1.9)$$



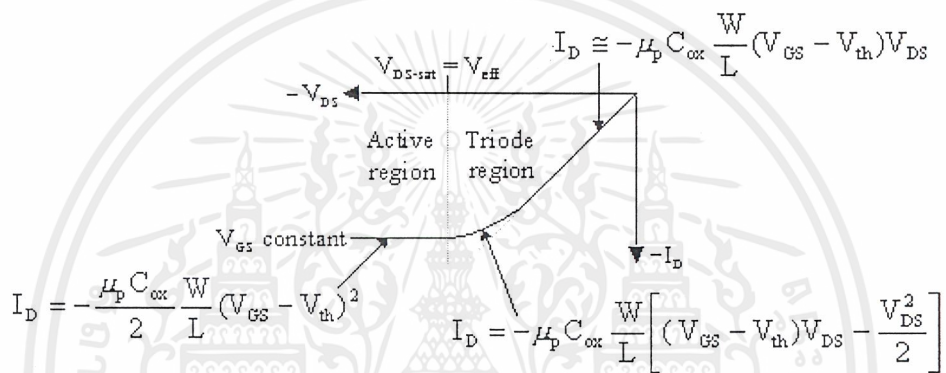
รูปที่ 1.9 แสดงการเปลี่ยนเป็นจุดพินช้อฟที่ปลายเดรน เมื่อ V_{DS} ถูกลดจนกระทั่ง $V_{GD} = V_{th}$ เมื่อให้ V_{DS-sat} เป็นแรงดันเดรน-ซอส เมื่อเซนแนลเกิดพินช้อฟ เราแทน V_{DG} ด้วย $V_{DS} - V_{GS}$ ลงในสมการของ V_{DG} และจุดพินช้อฟสามารถเกิดขึ้นได้ภายใต้เงื่อนไข

$$V_{DS} < V_{DS-sat} \quad \dots\dots(1.10)$$

เมื่อ $V_{DS-sat} = V_{GS} - V_{th} = V_{eff} \quad \dots\dots(1.11)$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

พาหะโฮลเดินทางผ่านจุดพินช้อฟที่บริเวณแตรนด้วยความเร็วอิมตัว ถ้า V_{DG} ลดลงจนน้อยกว่า $-V_{th}$ ทำให้ความหนาแน่นของประจุในแชนแนลเหลือเป็นค่าคงที่ในที่สุด I_D จะไม่เพิ่มขึ้นอีกไม่ว่าจะทำการลด V_{DS} ก็ตาม ผลของความสัมพันธ์ระหว่างกระแสและแรงดันแสดงได้ดังรูปที่ 1.10 ซึ่งเป็นการแสดงกราฟที่ V_{GS} ค่าหนึ่ง และในช่วงการทำงานที่ $V_{DS} < V_{DS-sat}$ I_D จะไม่ขึ้นกับ V_{DS} และเรียกช่วงนี้ว่า ช่วงอิมตัว (Saturation region หรือ Active region) แต่ในช่วงที่ I_D เปลี่ยนไปกับ V_{DS} เรียกว่าช่วงเชิงเส้น (Linear region หรือ Triode region)



รูปที่ 1.10 กราฟ I_D กับ V_{DS} สำหรับทรานซิสเตอร์มอสในอุดมคติ

เมื่อ $V_{DS} < V_{DS-sat}$ I_D จะประมาณเป็นค่าคงที่ ทรานซิสเตอร์แบบมอสเกือบทั้งหมด เมื่อใช้ในการขยายแบบอนาล็อก จะต้องใช้ในช่วงอิมตัว แต่ถ้าใช้ในวงจรดิจิทัลสามารถให้ทำงานได้ทั้ง 2 ช่วง

โมเดลสำหรับสัญญาณขนาดใหญ่ (Large-Signal Modelling)

ในช่วงเชิงเส้น (Linear region) ความสัมพันธ์ระหว่าง I_D ต่อ V_{GS} และ V_{DS} ของทรานซิสเตอร์มอส แสดงได้ดังนี้

$$I_D = -\mu_p C_{ox} \left(\frac{W}{L} \right) \left[(V_{GS} - V_{th}) V_{DS} - \frac{V_{DS}^2}{2} \right] \quad \dots\dots(1.12)$$

เมื่อ V_{DS} ลดลง I_D ก็จะลดลงจนกระทั่งเกิดจุดพินช้อฟที่ปลายแตรนของแชนแนล ต่อจากนั้น I_D จะไม่ลดลงอีกต่อไป ซึ่งพินช้อฟนี้เกิดขึ้นเมื่อ $V_{DG} = -V_{th}$ หรือประมาณว่า

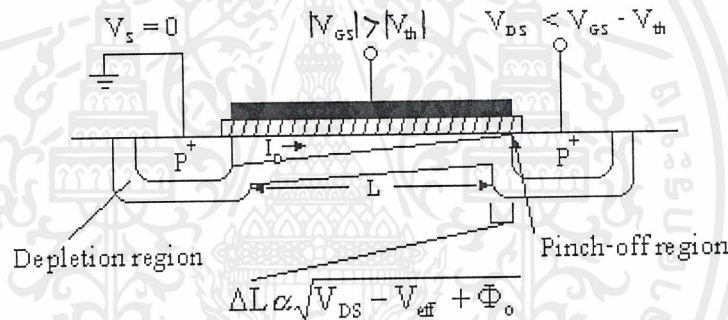
$$V_{DS} = V_{GS} - V_{th} = V_{eff} \quad \dots\dots(1.13)$$

ดังนั้น ในช่วงอิ่มตัว (Saturation region) แสดงความสัมพันธ์ของ I_D และ V_{GS} เมื่อแทน สมการ V_{DS} ลงในสมการ I_D ซึ่งทำให้ I_D มีค่าคงที่ไม่ขึ้นกับ V_{DS} ได้ดังนี้

$$I_{D-sat} = -\frac{\mu_p C_{ox}}{2} \left(\frac{W}{L}\right) (V_{GS} - V_{th})^2 \quad \dots\dots(1.14)$$

สมการข้างต้น ใช้ในกรณีที่ $|V_{DS}| > |V_{eff}|$ ซึ่งความสัมพันธ์ของทรานซิสเตอร์มอส ในช่วงอิ่มตัวนี้ เป็นแบบกำลังสอง แต่ใน BJT (Bipolar Junction Transistor) จะเป็นความสัมพันธ์แบบเอ็กโปเนนเชียล (exponential)

ถ้าความยาวแชนแนลหดตัว (Shrinking) ลดลงสังเกตได้จากรูปที่ 1.11



รูปที่ 1.11 การหดตัวของแชนแนลเมื่อ $|V_{DS}| > |V_{eff}|$

พบว่าบริเวณพินชออฟจะมีประจุเกิดขึ้นน้อยมากระหว่างแชนแนลและแชนแนลแรงดันที่ปลายของแชนแนลใกล้กับแชนแนลมีค่าคงที่เท่ากับ $V_{GS} - V_{th} = V_{eff}$ และเมื่อ $|V_{DS}|$ มากกว่า $|V_{eff}|$ บริเวณปลายพาหะรอบๆ รอยต่อแชนแนลจะเพิ่มขึ้นด้วยความกว้างที่มีความสัมพันธ์แบบรากที่สอง เมื่อเทียบกับ V_{DS} การเพิ่มขึ้นของความกว้างของบริเวณปลายพาหะรอบๆ รอยต่อแชนแนลจะทำให้ความยาวที่แท้จริงของแชนแนลลดลงไป ผลที่ตามมาคือมี I_D ลดลง เราเรียกเหตุการณ์ดังกล่าวนี้ว่า channel-length modulation สามารถแสดงสมการความสัมพันธ์ได้คือ

$$\begin{aligned} X_d &\cong k_{ds} \sqrt{|V_{D-Ch} + \Phi_0|} \\ &= k_{ds} \sqrt{|V_{DG} + V_{th} + \Phi_0|} \end{aligned} \quad \dots\dots(1.15)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ซึ่งค่าของ

$$k_{ds} = \sqrt{\frac{2k_s \epsilon_o}{qN_D}} \quad \dots\dots(1.16)$$

- เมื่อ X_d คือความกว้างของบริเวณปลอดพาหะ
 k_s คือ relative permittivity ของซิลิกอน (=11.8)
 Φ_o คือ built-in contact potential of junction to bulk

สังเกตว่า N_D ถูกใช้ในสมการเพราะชนิดพีบริเวณเดรนถูกโคปมากกว่าชนิดเอ็น ($N_A \gg N_D$) จากการประมาณแบบเทย์เลอร์ สามารถหา I_D ในขณะการทำงานเมื่อ $V_{DS} = V_{GS} - V_{th} = V_{eff}$ ได้ดังนี้

$$I_D = I_{D-sat} + \left(\frac{\partial I_D}{\partial L} \right) \left(\frac{\partial L}{\partial V_{DS}} \right) \Delta V_{DS} \cong I_{D-sat} \left(1 + \frac{k_{ds} |V_{DS} - V_{eff}|}{2L\sqrt{|V_{DG} + V_{th} + \Phi_o|}} \right) \quad \dots\dots(1.17)$$

ซึ่ง I_{D-sat} คือกระแสเดรนเมื่อ $V_{DS} = V_{eff}$ หรือกระแสเดรนในกรณีที่ไม่พิจารณา channel-length modulation และใช้ความสัมพันธ์

$$\frac{\partial L}{\partial V_{DS}} = -\frac{\partial X_d}{\partial V_{DS}} \quad \dots\dots(1.18)$$

แทนลงไปในสมการ I_D ทำให้สมการ I_D เขียนใหม่ได้เป็น

$$I_D = -\frac{\mu_p C_{ox}}{2} \left(\frac{W}{L} \right) (V_{GS} - V_{th})^2 [1 + \lambda |V_{DS} - V_{eff}|] \quad \dots\dots(1.19)$$

เมื่อค่าของ

$$\lambda = \frac{k_{ds}}{2L\sqrt{|V_{DS} - V_{eff} + \Phi_o|}} \quad \dots\dots(1.20)$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับกรใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.5 แรงดันขีดเริ่มของพีมอสทรานซิสเตอร์

บ่อยครั้งที่ซอสและฐานรองมีความต่างศักย์ไฟฟ้าเกิดขึ้น ในสถานะการณแบบนี้มีผลทำให้แรงดันขีดเริ่มลดลง เมื่อป้อนแรงดันไบอัสย้อนกลับ (Reverse bias) ให้แก่ซอสและฐานรองเพิ่มขึ้น เหตุการณ์ในลักษณะนี้เป็นผลมาจากบอดีเอฟเฟก (Body effect) ซึ่งเป็นผลที่สำคัญมากสำหรับทรานซิสเตอร์ในเวล (Well) ของกระบวนการซีมอส (CMOS) ซึ่งฐานรองถูกแพร่สาร (Doping) ในปริมาณสูง บอดีเอฟเฟกไม่สามารถหลีกเลี่ยงได้ เพราะมีผลต่อแรงดันขีดเริ่มของทรานซิสเตอร์มอสดังนี้

ในกรณีของพีเซนแนล

$$V_{ip} = V_{ip0} + \gamma(\sqrt{V_{SB} + |2\Phi_F|} - \sqrt{|2\Phi_F|}) \quad \dots\dots(1.21)$$

$$\gamma = \frac{\sqrt{2qN_D k_s \epsilon_0}}{C_{ox}} \quad \dots\dots(1.22)$$

เมื่อ V_{ip0} คือแรงดันขีดเริ่มเมื่อ $V_{SB}=0$

$|2\Phi_F|$ คือ Surface inversion potential

γ คือ Body effect constant

ปัจจัยที่มีผลต่อแรงดันขีดเริ่มของทรานซิสเตอร์มอสคือ

- 1) ความแตกต่างของฟังก์ชันงาน (Work function) ระหว่างวัสดุที่ใช้สร้างเกตและฐานรอง
- 2) แรงดันตกคร่อมระหว่างเซนแนลและฐานรอง เพื่อทำให้เกิดช่องทางเดินกระแส
- 3) แรงดันตกคร่อมออกไซด์ที่ต้องการเพื่อให้เกิดประจุที่ไม่เคลื่อนที่ในบริเวณปลอดพาหะ
- 4) แรงดันตกคร่อมออกไซด์ที่เกิดจากประจุที่ไม่สามารถหลีกเลี่ยงการแทรก (Trap) ในออกไซด์ได้
- 5) แรงดันตกคร่อมออกไซด์ เนื่องจากประจุที่ฝังอยู่ที่ผิวของซิลิกอน ซึ่งปริมาณของประจุที่ฝังนั้นจะสามารถปรับเพื่อให้ได้แรงดันขีดเริ่มที่ต้องการได้

1.6 ทรานคอนดักแตนซ์ (g_m)

ทรานคอนดักแตนซ์ คือค่าอัตราการเปลี่ยนแปลงกระแสเอาต์พุตต่อการเปลี่ยนแปลงแรงดันอินพุต ค่านี้จะเป็นตัวบอกอัตราขยายแรงดันได้ โดยนำค่า g_m ไปคูณกับความต้านทานของโหลด (R_L) ความสัมพันธ์ของ g_m แสดงได้ตามสมการ

$$g_m = \left[\frac{\Delta I_D}{\Delta V_G} \right]_{V_D = \text{constant}} \quad \text{.....(1.23)}$$

พิจารณาค่า g_m ในช่วงเชิงเส้น จากสมการ

$$I_D = -\beta \left[(V_{GS} - V_{th})V_{DS} - \frac{V_{DS}^2}{2} \right] \quad \text{.....(1.24)}$$

เมื่อ

$$\beta = \frac{\mu_{ps} k_{ox} \epsilon_o W}{t_{ox} L} \quad \text{.....(1.25)}$$

ดังนั้น

$$g_m = \beta V_{DS} \quad \text{.....(1.26)}$$

พิจารณาค่า g_m ในช่วงอิ่มตัว ซึ่งจากสมการ

$$I_{DS} = -\frac{\beta}{2} (V_{GS} - V_{th})^2$$

ดังนั้น

$$g_{m(\text{sat})} = \beta (V_G - V_{th}) \quad \text{.....(1.27)}$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

1.7 สรุปความสัมพันธ์ของสมการมอดุเลชันซิสเตอร์ชนิดพีแชนแนล

1. ช่วงเชิงเส้น ($|v_{ds}| < |v_{gs} - v_{th}|$)

$$I_{ds} = -\beta \left[(v_{gs} - v_{th}) - \frac{v_{ds}}{2} \right] v_{ds}$$

2. ช่วงอิ่มตัว ($|v_{ds}| > |v_{gs} - v_{th}| = v_{dsat}$)

2.1 เมื่อไม่คิดผลของ Channel-length modulation จะได้สมการเป็น

$$I_{ds} = -\frac{\beta}{2} [v_{gs} - v_{th}]^2$$

2.2 เมื่อคิดผลของ Channel-length modulation จะได้สมการเป็น

$$I_{ds} = -\frac{\beta}{2} \{1 - \lambda(v_{ds} - v_{dsat})\} [v_{gs} - v_{th}]^2$$

โดยที่พารามิเตอร์ต่างๆ ในสมการคือ

$$\beta = \mu_s c_{ox} \frac{W}{L}$$

$$v_{th} = v_{to} - \gamma \sqrt{\Phi} - \gamma \sqrt{\Phi} - v_{bs}$$

$$c_{ox} = \frac{\epsilon_{ox}}{t_{ox}}$$

$$\Phi = \frac{2KT}{q} \ln \left[\frac{n_{sub}}{n_i} \right]$$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับครูใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

หมายเหตุ

Applied Voltages : V_{gs} = แรงดันเกต-ซอส

V_{bs} = แรงดันบัส-ซอส

V_{ds} = แรงดันเดรน-ซอส

Device constants : L = ความยาวของแชนแนล (m)

W = ความกว้างของแชนแนล (m)

t_{ox} = ความหนาของเกตออกไซด์ (m)

X_j = ความลึกของรอยต่อซอส-เดรน (m)

$$\gamma = \frac{\sqrt{2q\epsilon_{si}n_{sub}}}{C_{ox}}$$

$$n_i = 1.45 \times 10^{10} \sqrt{\left[\left(\frac{T}{300}\right) e^{-13920\left(\frac{1}{T} - \frac{1}{300}\right)}\right]}$$

$$\epsilon_{ox} = 34.531 \times 10^{-14} \text{ Farad / cm}$$

$$\epsilon_{si} = 10.359 \times 10^{-13} \text{ Farad / cm}$$

$$q = 1.602 \times 10^{-19} \text{ Coulomb}$$

$$K = 1.3806 \times 10^{-23} \text{ Joule / } ^\circ K$$

T = อุณหภูมิสัมบูรณ์ (องศาเคลวิน)

Device parameters : V_{to} = แรงดันขีดเริ่มเมื่อไม่ให้ไบอัส (V)

K_p = ทรานคอนดักแตนซ์พารามิเตอร์ (a/V^2)

γ = บัคเก้เทรตไฮลพารามิเตอร์ ($V^{1/2}$)

ϕ = ศักย์ผิวหน้า (V)

r_{ds} = ความต้านทานซอส-เดรน (Ω)

n_{sub} = ความหนาแน่นการโด๊ปที่ฐานรอง (cm^{-3})

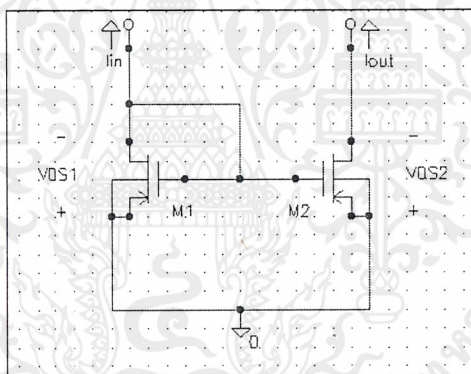
μ_o = ความคล่องตัวของผิวหน้า (cm^2/Vs)

λ = Channel-length modulation (1/V)

บทที่ 2

วงจรสะท้อนกระแส

วงจรสะท้อนกระแส(Current Mirror Circuit)เป็น โครงสร้างที่มีประโยชน์ในการออกแบบวงจรนาฬิกามอส โดยอาจเป็นวงจรประเภทดันกระแสหรือดึงกระแสที่ถูกรับโดยกระแสไฟตรง แทนที่จะใช้แรงดันไฟตรงเหมือนกับวงจรดันกระแสหรือดึงกระแสทั่วไป วงจรสะท้อนกระแสใช้หลักการแมตชิ่ง(Matching)กันของอุปกรณ์ ซึ่งในปริยญาณิพนธ์ฉบับนี้ต้องการศึกษาผลของวงจรสะท้อนกระแสแบบพีมอส(P-channel Mos Transistor) กล่าวคือจะทำการศึกษาโครงสร้างของวงจรสะท้อนกระแสแบบธรรมดา(Simple Current Mirror Circuit)โดยใช้พีมอสทรานซิสเตอร์ชนิดเดียวกันสองตัวต่อเชื่อมกันดังรูปที่ 2.1 อาศัยหลักการที่ว่า ถ้าศักดาเกต-ซอสของมอสทรานซิสเตอร์ที่มีคุณสมบัติเหมือนกันทั้งสองตัวมีค่าเท่ากันแล้ว จะทำให้กระแสช่องทางเดินมีค่าเท่ากัน



รูปที่ 2.1 แสดงวงจรสะท้อนกระแสแบบธรรมดา โดยใช้พีมอสทรานซิสเตอร์

โดยหลักการของวงจรสะท้อนกระแสที่ใช้อุปกรณ์มอสยังคงใช้หลักการเดียวกับวงจรสะท้อนกระแสที่ใช้ไบโพลาร์ทรานซิสเตอร์(BJT) แต่วงจรสะท้อนกระแสแบบมอส อาศัยแนวความคิดที่ง่ายกว่าคือ ไม่ต้องใช้กระแสเบสแต่ในทางตรงกันข้ามก็จะเกิดปรากฏการณ์บัลค์เอฟเฟกต์(Bulk Effect)ซึ่งเป็นปรากฏการณ์ไม่พบในวงจรสะท้อนกระแสแบบไบโพลาร์ทรานซิสเตอร์

จากรูปที่ 2.1 ซึ่งแสดงวงจรสะท้อนกระแสแบบพีมอส กระแสอินพุท(I_{in})ได้จากแหล่งจ่ายกระแสและเกิดกระแสเอาต์พุท(I_{out})หรือกระแสที่ถูกระสะท้อน เมื่อ M_1 อยู่ในสภาวะอิ่มตัวเนื่องจาก $V_{DS1} = V_{GS}$ ซึ่งในกรณีทั่ว ๆ ไปอัตราส่วนของกระแสเอาต์พุทกับกระแสอินพุทเป็นดังนี้

$$\frac{I_{out}}{I_{in}} = \left(\frac{L_1 W_2}{W_1 L_2} \right) \left(\frac{V_{GS} - V_{T2}}{V_{GS} - V_{T1}} \right)^2 \left(\frac{1 + \lambda V_{DS2}}{1 + \lambda V_{DS1}} \right) \left(\frac{\mu_{o1} C_{ox2}}{\mu_{o2} C_{ox1}} \right) \quad \dots\dots(2.1)$$

เมื่อ λ คือค่ามอดูเลชันความยาวช่องทางเดิน (V^{-1})

ปกติโมสทรานซิสเตอร์ทั้งสองตัวของวงจรสะท้อนกระแสที่ถูกสร้างเป็นวงจรรวมในขบวนการสร้างเดียวกัน จะมีพารามิเตอร์ทางกายภาพ เช่น V_T , C_{ox} , μ_o เหมือน ๆ กัน ดังนั้นสามารถเปลี่ยนสมการได้เป็น

$$\frac{I_{out}}{I_{in}} = \left(\frac{L_1 W_2}{W_1 L_2} \right) \left(\frac{1 + \lambda V_{DS2}}{1 + \lambda V_{DS1}} \right) \quad \dots\dots(2.2)$$

เมื่อกำหนดให้

$$V_{DS1} = V_{DS2} \quad \dots\dots(2.3)$$

จะทำให้อัตราส่วนของกระแสเอาต์พุตต่อกระแสอินพุตอยู่ในรูปแบบที่ง่ายที่สุดดังนี้

$$\frac{I_{out}}{I_{in}} = \left(\frac{L_1 W_2}{W_1 L_2} \right) \quad \dots\dots(2.4)$$

ในการออกแบบเพื่อศึกษาวงจรสะท้อนกระแสแบบธรรมดาของผู้จัดทำนั้นได้กำหนดอัตราส่วนของ

$$\left(\frac{W_1}{L_1} \right) = \left(\frac{W_2}{L_2} \right) = \left(\frac{W}{L} \right) \quad \dots\dots(2.5)$$

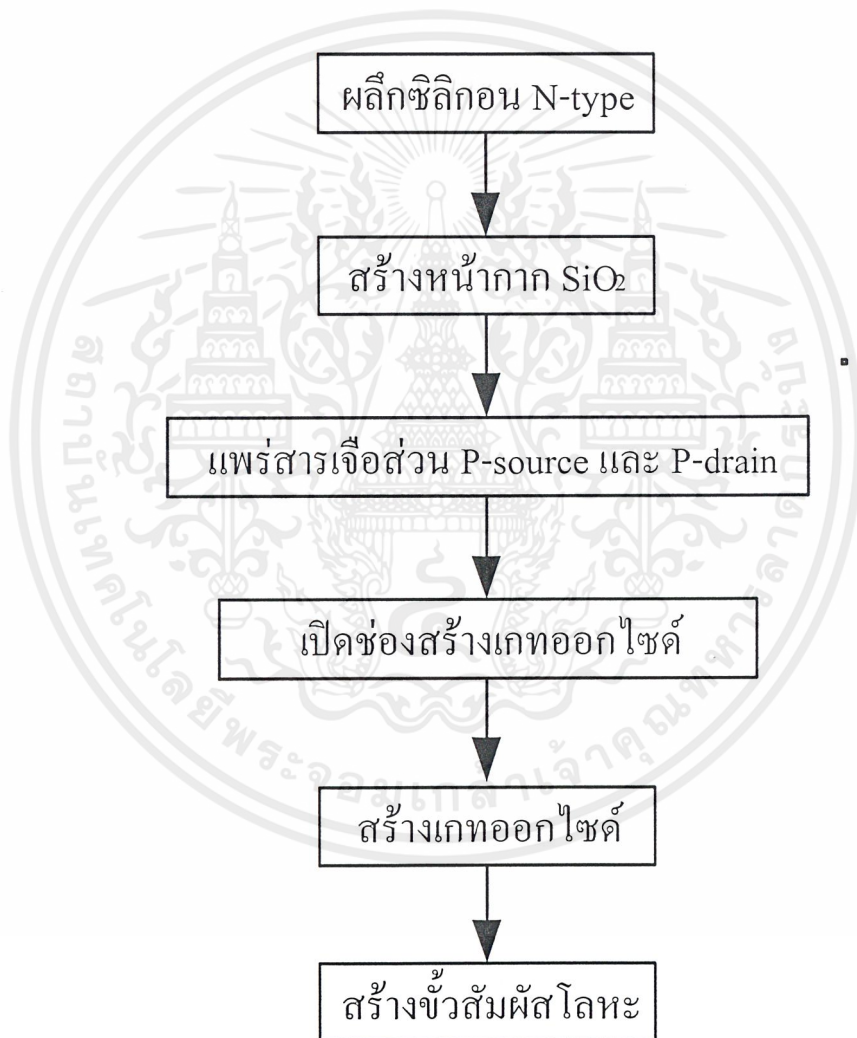
โดยที่ทำการเปลี่ยนค่าอัตราส่วนของ (W/L) จำนวน 3 ค่าคือเท่ากับ 2, 4 และ 6 ตามลำดับ เมื่อเป็นเช่นนี้ การออกแบบดังกล่าวในทางทฤษฎีจะให้อัตราขยายกระแสมีค่าเท่ากับ 1 หรือทำให้ค่ากระแสเอาต์พุตที่ได้เท่ากับกระแสอินพุตที่ป้อนมาจากแหล่งจ่ายนั่นเอง

บทที่ 3

กระบวนการสร้างพินอส

3.1 แผนภาพแสดงกระบวนการสร้างพินอสทรานซิสเตอร์

ในบทนี้จะกล่าวถึงกระบวนการสร้างมอสทรานซิสเตอร์ชนิดพินอส ด้วยกระบวนการแพร่สารเจือ (Diffusion Process) ซึ่งมีขั้นตอนคร่าวๆ ดังรูปที่ 3.1



รูปที่ 3.1 แสดงกระบวนการสร้างพินอส

3.2 ขั้นตอนกระบวนการสร้างฟิมอส

1. ขั้นตอนการเตรียมแผ่นซิลิกอนและการเซ็คคุณสมบัติฟิมอส
 - แผ่นซิลิกอนชนิดเอ็นระนาบ (100)
 - พิกัดความต้านทาน $12 \Omega\text{-cm}$
 - ความหนา $386 \mu\text{m}$
2. การทำความสะอาดผิวแผ่นซิลิกอนครั้งแรก
 - Ultrasonic ในน้ำบริสุทธิ์ (Deionized Water) 2 นาที (ทำความสะอาดฝุ่นหรือผงละออง)
 - จุ่มในน้ำบริสุทธิ์
 - ต้มในกรด HNO_3 (กรดไนตริก) 10 นาที (ทำความสะอาดโลหะ)
 - ต้มในน้ำบริสุทธิ์
 - เป่าแห้งด้วย N_2
3. การทำความสะอาดผิวหน้าแผ่นแบบมาตรฐาน
 - ต้มใน Trichloroethylene 5 นาที (ทำความสะอาดไขมัน)
 - Ultrasonic ใน Acetone 5 นาที
 - จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
 - จุ่มในน้ำบริสุทธิ์แก้วที่สอง
 - เป่าแห้งด้วย N_2
4. การ Slice Etching
 - จุ่มในสารละลาย HF 5% 10 วินาที (ทำความสะอาดชั้นออกไซด์)
 - จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
 - จุ่มในน้ำบริสุทธิ์แก้วที่สอง
 - เป่าแห้งด้วย N_2
5. กระบวนการออกซิเดชัน
 - Dry Oxidation O_2 1000 cc/min 1 ชั่วโมง อุณหภูมิ 1100 องศาเซลเซียส
 - Wet Oxidation O_2 1000 cc/min 1 ชั่วโมง อุณหภูมิ 1100 องศาเซลเซียส
 - Dry Oxidation O_2 1000 cc/min 1 ชั่วโมง อุณหภูมิ 1100 องศาเซลเซียส
 - ใช้อุณหภูมิเตา 1150 องศาเซลเซียส อุณหภูมิ 90 องศาเซลเซียส

(หลังผ่านกระบวนการออกซิเดชันจะได้รับความหนาของชั้นออกไซด์ ประมาณ 4600 \AA ได้จากการดูสี เป็นสีม่วง-แดง)

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6. กระบวนการโฟโตลิโทกราฟีมาสก์ที่ 1 (เครอน – ซอส)

- อบแผ่นไต่ความชื้นที่ 95°C 30 นาที (ถ้าเพิ่งออกจากเตาไม่จำเป็นต้องอบ)
- เคลือบน้ำยาไวแสงชนิดลบ (way coat) spin 5000 rpm
(ความเร็วในการ spin จะขึ้นอยู่กับชนิดน้ำยาไวแสง เพื่อให้ได้ความหนาที่เหมาะสม)
- อบฟิล์มที่ 95°C 30 นาที (prebake)
- Alignment Expose
- Develop ฟิล์มโดย
 - จุ่มลงใน Xylene แก้วที่หนึ่ง 90 วินาที (ใช้ลอกฟิล์มส่วนที่ไม่ถูกแสง)
 - จุ่มลงใน Xylene แก้วที่สอง 90 วินาที
 - จุ่มลงใน Isopropyl Alcohol แก้วที่หนึ่ง 30 วินาที
 - จุ่มลงใน Isopropyl Alcohol แก้วที่สอง 30 วินาที
 - จุ่มลงใน Isopropyl Alcohol แก้วที่สาม 30 วินาที
 - จุ่มลงในน้ำบริสุทธิ์แก้วที่หนึ่ง
 - จุ่มลงในน้ำบริสุทธิ์แก้วที่สอง
 - เป่าแห้งด้วย N_2
 - อบฟิล์มที่ 95°C 10 นาที (Postbake)
 - เคลือบฟิล์มด้านหลัง
 - อบฟิล์มที่ 95°C 30 นาที

7. การใช้สารละลายสกัดชั้นออกไซด์ (Oxide Etching)

- จุ่มลงในสารละลาย Buffer
- จุ่มลงในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มลงในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N_2

8. กระบวนการลอกฟิล์ม

- ต้มในกรด H_2SO_4 (กรดซัลฟูริก) แก้วที่หนึ่ง 5 นาที
- ต้มในกรด H_2SO_4 แก้วที่สอง 5 นาที
- จุ่มลงในน้ำบริสุทธิ์แก้วที่หนึ่ง 5 นาที
- จุ่มลงในน้ำบริสุทธิ์แก้วที่สอง 5 นาที
- เป่าแห้งด้วย N_2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

9. ทำความสะอาดผิวหน้า

- ต้มใน Trichloroethylene 5 นาที
- Ultrasonic ใน Acetone 5 นาที
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง 5 นาที
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง 5 นาที
- จุ่มในน้ำบริสุทธิ์
- เป่าแห้งด้วย N_2
- จุ่มลงในน้ำบริสุทธิ์แก้วที่หนึ่ง 5 นาที
- จุ่มลงในน้ำบริสุทธิ์แก้วที่สอง 5 นาที
- เป่าแห้งด้วย N_2

10. การ Slice Etching

- จุ่มในสารละลาย HF 5% 10 วินาที
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง 5 นาที
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง 5 นาที
- เป่าแห้งด้วย N_2

11. กระบวนการ Pre-deposition

- Boron deposition temp $950^\circ C$
- Active ด้วย O_2 700 cc/min 30 นาที
- Stabilize ด้วย N_2 700 cc/min 30 นาที
- Deposit ด้วย N_2 700 cc/min 30 นาที

12. ลอกชั้น Phosphorus Glass

- จุ่มในสารละลาย HF 5% 10 วินาที
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N_2

13. การทำความสะอาดผิวหน้า

- ต้มใน Trichloroethylene 5 นาที
- Ultrasonic ใน Acetone 5 นาที
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- จุ่มในน้ำบริสุทธิ์
- เป่าแห้งด้วย N_2

14. กระบวนการ Drive-In Temp $1000^\circ C$

- Dry O_2 1000 cc/min 30 นาที
- Wet O_2 1000 cc/min 30 นาที
- Dry O_2 1000 cc/min 30 นาที

15. กระบวนการโฟโตลิโทกราฟี มาส์กที่ 2 (ชั่วคราวชนิดเย็น)

- อบแผ่นไล่ความชื้นที่ $95^\circ C$ 30 นาที
- เคลือบน้ำยาไวแสงชนิดลบ (way coat) spin 5000 rpm
- อบฟิล์มที่ $95^\circ C$ 30 นาที (prebake)
- Alignment Expose
- Develop ฟิล์มโดย
 - จุ่มลงใน Xylene แก้วที่หนึ่ง 90 วินาที
 - จุ่มลงใน Xylene แก้วที่สอง 90 วินาที
 - จุ่มลงใน Isopropyl Alcohol แก้วที่หนึ่ง 30 วินาที
 - จุ่มลงใน Isopropyl Alcohol แก้วที่สอง 30 วินาที
 - จุ่มลงใน Isopropyl Alcohol แก้วที่สาม 30 วินาที
 - จุ่มลงในน้ำบริสุทธิ์แก้วที่หนึ่ง
 - จุ่มลงในน้ำบริสุทธิ์แก้วที่สอง
 - เป่าแห้งด้วย N_2
 - อบฟิล์มที่ $95^\circ C$ 30 นาที
 - เคลือบฟิล์มด้านหลัง
 - อบฟิล์มที่ $95^\circ C$ 30 นาที

16. Oxide Etching

- สารละลาย Buffer 5 นาที
- จุ่มลงในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มลงในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N_2

17. กระบวนการลอกฟิล์ม

- ต้มในกรด H_2SO_4 แก้วที่หนึ่ง 5 นาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- ต้มในกรด H_2SO_4 แก้วที่สอง 5 นาที
- จุ่มลงในน้ำบริสุทธิ์
- จุ่มลงในน้ำบริสุทธิ์แก้วที่หนึ่ง 5 นาที
- จุ่มลงในน้ำบริสุทธิ์แก้วที่สอง 5 นาที
- จุ่มลงในน้ำบริสุทธิ์
- เป่าแห้งด้วย N_2

18. ทำความสะอาดผิวหน้า

- ต้มใน Trichloroethylene 5 นาที
- UltraSonic ใน Acetone 5 นาที
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N_2

19. การ Slice Etching

20. กระบวนการ Phosphorous deposition Temp $1050^\circ C$

- Deposition N_2 700 cc/min 30 นาที

21. ลอกชั้น Phosphorous glass

- Slice HF 5% 10 นาที
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N_2

22. การทำความสะอาดผิวหน้า

- ต้มใน Trichloroethylene 5 นาที
- UltraSonic ใน Acetone 5 นาที
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N_2

23. กระบวนการ Phosphorous Drive-In Temp $1000^\circ C$

- Dry O_2 1200 cc/min 15 นาที
- Wet O_2 1200 cc/min 20 นาที
- Dry O_2 1200 cc/min 15 นาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

24. กระบวนการโฟโตลิโทกราฟี มาส์กที่ 3 (Gate)

- อบแผ่นไล่ความชื้นที่ 95°C 30 นาที
- เคลือบน้ำยาไวแสงชนิดลบ (way coat) spin 5000 rpm
- อบฟิล์มที่ 95°C 30 นาที (prebake)
- Alignment Expose
- Develope ฟิล์มโดย
 - จุ่มลงใน Xylene แก้วที่หนึ่ง 90 วินาที
 - จุ่มลงใน Xylene แก้วที่สอง 90 วินาที
 - จุ่มลงใน Isopropyl Alcohol แก้วที่หนึ่ง 30 วินาที
 - จุ่มลงใน Isopropyl Alcohol แก้วที่สอง 30 วินาที
 - จุ่มลงใน Isopropyl Alcohol แก้วที่สาม 30 วินาที
 - จุ่มลงในน้ำบริสุทธิ์แก้วที่หนึ่ง
 - จุ่มลงในน้ำบริสุทธิ์แก้วที่สอง
 - เป่าแห้งด้วย N₂

25. Oxide Etching

- สารละลาย Buffer 5 นาที
- จุ่มลงในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มลงในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N₂

26. กระบวนการลอกฟิล์ม

- ต้มในกรด H₂SO₄ แก้วที่หนึ่ง 5 นาที
- ต้มในกรด H₂SO₄ แก้วที่สอง 5 นาที
- จุ่มลงในน้ำบริสุทธิ์
- จุ่มลงในน้ำบริสุทธิ์แก้วที่หนึ่ง 5 นาที
- จุ่มลงในน้ำบริสุทธิ์แก้วที่สอง 5 นาที
- จุ่มลงในน้ำบริสุทธิ์
- เป่าแห้งด้วย N₂

27. ทำความสะอาดผิวหน้า

- ต้มใน Trichloroethylene 5 นาที
- UltraSonic ใน Acetone 5 นาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง

28. Gate Oxidation Temp 1000°C

- Dry O₂ 1200 cc/min 2 ชั่วโมง
- Dry N₂ 1000 cc/min 10 นาที

29. กระบวนการโฟโตลิโทกราฟี มาส์กที่ 4 (ช่อง Contact)

- อบแผ่นไล่ความชื้นที่ 95°C 30 นาที
- เคลือบน้ำยาไวแสงชนิดลบ (way coat) spin 5000 rpm
- อบฟิล์มที่ 95°C 30 นาที (prebake)
- Alignment Expose
- Develop ฟิล์มโดย
 - จุ่มลงใน Xylene แก้วที่หนึ่ง 90 วินาที
 - จุ่มลงใน Xylene แก้วที่สอง 90 วินาที
 - จุ่มลงใน Isopropyl Alcohol แก้วที่หนึ่ง 30 วินาที
 - จุ่มลงใน Isopropyl Alcohol แก้วที่สอง 30 วินาที
 - จุ่มลงใน Isopropyl Alcohol แก้วที่สาม 30 วินาที
 - จุ่มลงในน้ำบริสุทธิ์แก้วที่หนึ่ง
 - จุ่มลงในน้ำบริสุทธิ์แก้วที่สอง
 - เป่าแห้งด้วย N₂

30. Oxide Etching

- สารละลาย Buffer 5 นาที
- จุ่มลงในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มลงในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N₂

31. กระบวนการลอกฟิล์ม

- ต้มในกรด H₂SO₄ แก้วที่หนึ่ง 5 นาที
- ต้มในกรด H₂SO₄ แก้วที่สอง 5 นาที
- จุ่มลงในน้ำบริสุทธิ์
- จุ่มลงในน้ำบริสุทธิ์แก้วที่หนึ่ง 5 นาที
- จุ่มลงในน้ำบริสุทธิ์แก้วที่สอง 5 นาที

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- จุ่มลงในน้ำบริสุทธิ์
- เป่าแห้งด้วย N_2

32. ทำความสะอาดผิวหน้า

- ต้มใน Trichloroethylene 5 นาที
- UltraSonic ใน Acetone 5 นาที
- จุ่มในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N_2

33. การเคลือบชั้นอลูมิเนียมในสุญญากาศ

34. กระบวนการโฟโตลิโทกราฟี มาส์กที่ 5 (ลวดลายอลูมิเนียม)

- เคลือบน้ำยาไวแสงชนิดบวก (Az film) spin 5000 rpm
- อบฟิล์มที่ $80^{\circ}C$ 15 นาที (prebake)
- Alignment Expose
- Develop ฟิล์มโดย
 - Az Developer แก้วที่หนึ่ง 30 วินาที
 - Az Developer แก้วที่สอง 30 วินาที
 - จุ่มลงในน้ำบริสุทธิ์แก้วที่หนึ่ง
 - จุ่มลงในน้ำบริสุทธิ์แก้วที่สอง
 - เป่าแห้งด้วย N_2
 - อบฟิล์มที่ $80^{\circ}C$ 15 นาที

35. การสกัดชั้นอลูมิเนียม (Al-Etching)

- ละลาย Al-Etching ที่ $50^{\circ}C$ 1-2 นาที
- จุ่มลงในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มลงในน้ำบริสุทธิ์แก้วที่สอง
- เป่าแห้งด้วย N_2

36. กระบวนการลอกฟิล์ม

- จุ่มลงใน Acetone แก้วที่หนึ่ง 1 นาที
- จุ่มลงใน Acetone แก้วที่สอง 1 นาที
- จุ่มลงในน้ำบริสุทธิ์แก้วที่หนึ่ง
- จุ่มลงในน้ำบริสุทธิ์แก้วที่สอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

- เป่าแห้งด้วย N_2

37.กระบวนการ Sintering Temp $500^\circ C$

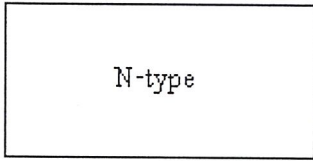
- Dry N_2 1000 cc/min 12 นาที

สามารถสรุปขั้นตอนกระบวนการสร้างได้ดังต่อไปนี้(ดูรูปลำดับขั้นตอนการสร้าง
พื้มอสทรานซิสเตอร์จากรูปที่ 3.2)

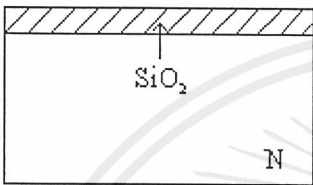
1. แผ่นฐานรองซิลิกอนผลึกรูปเดี่ยว ชนิดเอ็นทำความสะอาดผิวหน้า
2. สร้างชั้นซิลิกอน ไดออกไซด์ ด้วยกระบวนการออกซิเดชัน
3. ทำกระบวนการโฟโตลิโทกราฟี ด้วยน้ำยาไวแสงเชิงลบ เพื่อสร้างลวดลาย
ของมาสก์ 1
4. ทำการกัดออกไซด์ เพื่อเปิดช่องออกไซด์ จากนั้นทำการลอกฟิล์มน้ำยาไวแสง
5. ทำการแพร่สารเจือ โบรมันและทำการจับลึกลับขั้นตอนนี้จะ ได้ส่วนขั้วเดรนและ
ซอสของมอสทรานซิสเตอร์ชนิดพี
6. ทำกระบวนการ โฟโตลิโทกราฟี ด้วยน้ำยาไวแสงชนิดลบ เพื่อสร้างลวดลาย
ของมาสก์ 2
7. ทำการกัดชั้นออกไซด์ เพื่อเปิดช่องออกไซด์จากนั้นทำการลอกฟิล์มน้ำยาไว-
แสง
8. ทำการสร้างชั้นเกตออกไซด์ ด้วยกระบวนการออกซิเดชัน ซึ่งชั้นเกตออกไซด์
ที่ได้จะมีความหนาประมาณ 1000 อังสตรอม
9. ทำกระบวนการ โฟโตลิโทกราฟี ด้วยน้ำยาไวแสงเชิงลบ เพื่อสร้างลวดลาย
ของมาสก์ 3
10. ทำการกัดชั้นออกไซด์ เพื่อเปิดช่องออกไซด์ เพื่อเป็นช่องสำหรับ โลหะต่อ
เชื่อมกับขั้วเดรนและซอส จากนั้นทำการลอกฟิล์มด้วยน้ำยาไวแสง
11. ทำกระบวนการเมตลไลเซชัน โดยการเคลือบอลูมิเนียมบนแผ่นซิลิกอน ด้วย
เทคนิค Filament Evaporation
12. ทำกระบวนการ โฟโตลิโทกราฟี ด้วยน้ำยาไวแสงชนิดบวก เพื่อสร้างลวด-
ลายมาสก์ 4
13. ทำการกัดอลูมิเนียม เพื่อสร้างลวดลายของแถบตัวนำ จากนั้นทำการลอกฟิล์ม
น้ำยาไวแสง และทำการซินเตอร์ริง เพื่อให้ได้รอยสัมผัส โอห์มมิก

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

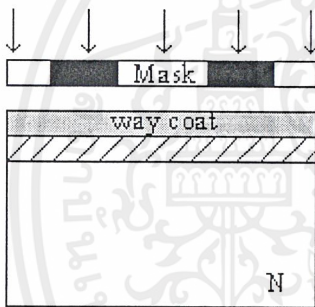
รูปภาพอย่างง่ายแสดงขั้นตอนต่างๆที่สำคัญของกระบวนการสร้างพินอส



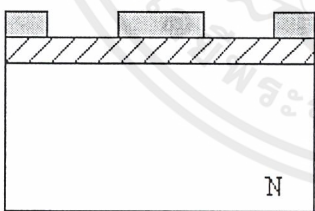
การเตรียมแผ่นฐานรองซิลิกอนชนิดเอ็น และการทำความสะอาดผิวหน้า



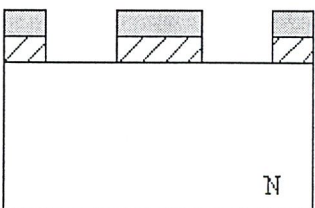
การสร้างชั้นซิลิกอนไดออกไซด์ ด้วยกระบวนการออกซิเดชัน



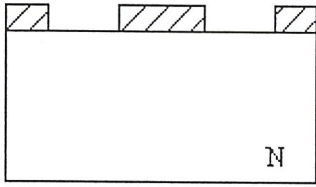
กระบวนการโฟโตลิโทกราฟีด้วยน้ำยาไวแสง ชนิดลบ เพื่อสร้างลวดลายของมาสก์ 1



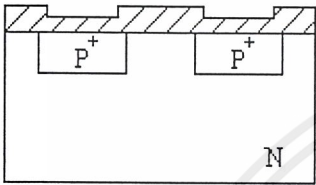
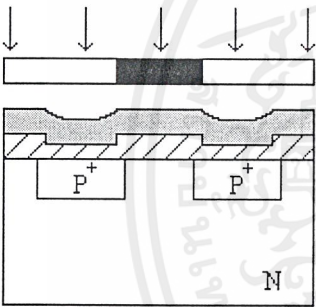
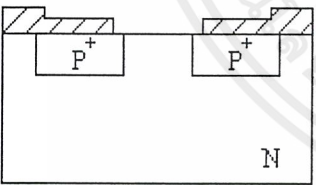
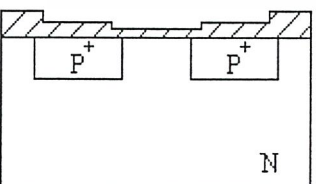
การทำ Develop

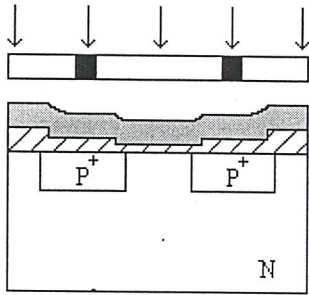


การสกัดชั้นซิลิกอนไดออกไซด์ (Oxide Etching) เพื่อเปิดช่องสำหรับการแพร่สารเจือ

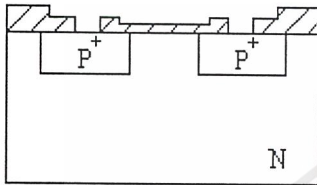


กระบวนการลอกฟิล์ม

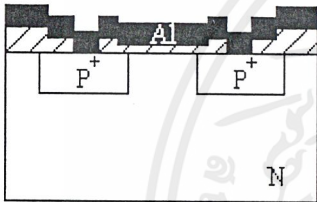
การแพร่สารเจือโบรอน ทำการขัปลึ้ก
แล้วทำการสร้างชั้นซิลิกอน ไดออกไซด์ขึ้นด้วยกระบวนการโฟโตลิโทกราฟีด้วยน้ำยาไวแสง
ชนิดลบ เพื่อสร้างลวดลายมาสก์ 2การทำ Develop การสักัดชั้นซิลิกอน ไดออกไซด์
และการลอกฟิล์มการสร้างซิลิกอน ไดออกไซด์ในส่วนเกทใหม่
ด้วยกระบวนการออกซิเดชั่นให้หนา 1000 อังสตรอม



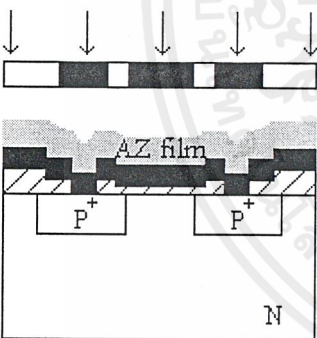
กระบวนการโฟโตลิโทกราฟีด้วยน้ำยาไวแสง ชนิดลบ เพื่อสร้างลวดลายมาสก์ 3



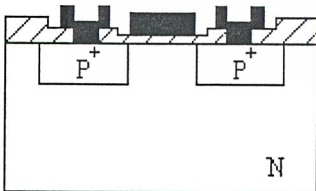
การทำ Develop การสกัดชั้นซิลิกอนไดออกไซด์ เพื่อเป็นช่องสำหรับโลหะต่อเชื่อมกับขั้วเดรนและซอร์ส และการลอกฟิล์ม



การเคลือบชั้นอลูมิเนียมในสุญญากาศ (Aluminium evaporation) ด้วยเทคนิค Filament Evaporation



กระบวนการโฟโตลิโทกราฟีด้วยน้ำยาไวแสง ชนิดบวก เพื่อสร้างลวดลายมาสก์ 4



การทำ Develop การสกัดชั้นอลูมิเนียม (Al-Etching) และการลอกฟิล์ม และทำการชินเตอร์รีง เพื่อให้ได้รอยสัมผัสโอห์มมิก

รูปที่ 3.2 ขั้นตอนการสร้างมอสทรานซิสเตอร์ชนิดพี

บทที่ 4

การวัดและผลการทดลองของพีมอสทรานซิสเตอร์และวงจรสะท้อนกระแสแบบธรรมดา

ภายในบทนี้ได้นำเสนอการวัดและผลการทดลอง โดยได้แยกทำการศึกษาคือเป็น 2 หัวข้อหลักคือ การวัดและผลการวัดของพีมอสทรานซิสเตอร์และวงจรสะท้อนกระแสแบบธรรมดา โดยแยกเป็นก่อนและหลังทำการปรับปรุงแรงดันขีดเริ่ม ซึ่งในหัวข้อแรกนั้นได้ทำการศึกษาการวัดคุณสมบัติทางไฟฟ้า(คุณสมบัติทางกายภาพ เช่น การทดสอบ 100 % Test , คุณสมบัติทางไฟฟ้าของรอยต่อต่าง ๆ ของพีมอสทรานซิสเตอร์ได้จากภาคผนวก ก.)พีมอสทรานซิสเตอร์และวงจรสะท้อนกระแสแบบธรรมดาโดยนำเสนอในเรื่องของความแตกต่างของคุณสมบัติของพีมอสทรานซิสเตอร์ที่ออกแบบและสร้างมาจากหลายต้นแบบเดียวกันแต่สร้างลงบนแผ่นซิลิกอนคนละแผ่น เพื่อหาเปอร์เซ็นต์ความแตกต่างของผลการทดลองโดยเฉลี่ยของคุณสมบัติของแผ่นทั้งสองโดยที่

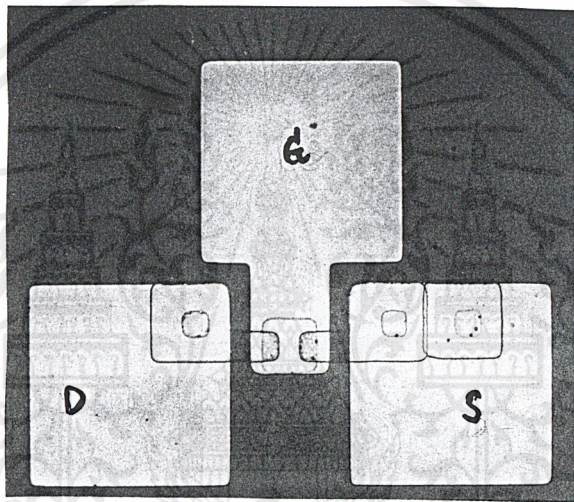
$$\% \text{ความแตกต่างระหว่างแผ่นทั้งสอง} = \frac{\text{ผลการวัดเฉลี่ยแผ่นที่ 2} - \text{ผลการวัดเฉลี่ยแผ่นที่ 1}}{\text{ผลการวัดเฉลี่ยแผ่นที่ 1}} \times 100 \quad \dots(4.1)$$

สาเหตุหลักที่ต้องการศึกษาความแตกต่างระหว่างพีมอสทรานซิสเตอร์ทั้งสองแผ่นที่สร้างขึ้นด้วยสภาวะแวดล้อมเดียวกันทั้งหมดเพราะผู้จัดทำต้องการใช้พีมอสทรานซิสเตอร์ 2 ตัวนำมาสร้างเป็นวงจรสะท้อนกระแสแบบธรรมดา(Simple Current Mirror Circuit)ซึ่งหลักการของวงจรประเภทนี้ต้องการมอสทรานซิสเตอร์ 2 ตัวที่มีคุณสมบัติที่เหมือนกันทุกประการ แต่ในทางปฏิบัติเราทราบว่าด้วยขบวนการสร้างที่มีขีดจำกัดในปัจจุบันนี้ยังไม่สามารถทำให้ตัวอุปกรณ์ 2 ตัวที่ถูกสร้างด้วยสภาวะแวดล้อมเดียวกันมีคุณสมบัติเหมือนกันทุกประการ ทำให้ผู้จัดทำต้องการศึกษาถึงผลความแตกต่างที่เกิดขึ้นเพื่อหาข้อสรุปให้ได้ว่าความแตกต่างที่เกิดขึ้นนั้นสามารถยอมรับในขบวนการสร้าง(Fabrication)ได้หรือไม่

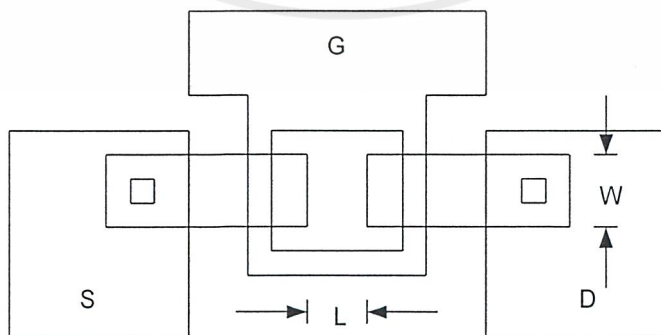
หลังจากที่ได้ทำการสร้างครั้งแรกพบปัญหาคือแรงดันขีดเริ่มของพีมอสทรานซิสเตอร์สูงเกินไป(ดูได้จากผลการทดลองหัวข้อ 4.1)ดังนั้นในหัวข้อที่สองจึงได้ทำการสร้างเพื่อปรับปรุงแรงดันขีดเริ่มของพีมอสทรานซิสเตอร์ให้ต่ำลงและได้ทำการวัดคุณสมบัติทางไฟฟ้าของพีมอสทรานซิสเตอร์และวงจรสะท้อนกระแสแบบธรรมดาหลังการปรับปรุงแรงดันขีดเริ่มแล้ว(ดูได้จากผลการทดลองหัวข้อ 4.2)

4.1 การวัดและผลการวัดของพีมอสทรานซิสเตอร์และวงจรถ่ายโอนกระแสแบบธรรมดา ก่อนปรับปรุงแรงดันขีดเริ่ม

จากบทที่ 3 ได้แสดงขั้นตอนการสร้างพีมอสทรานซิสเตอร์ โดยผ่านขบวนการต่างๆ ดังที่กล่าวมาแล้ว ในบทนี้จะแสดงชิ้นงานที่สำเร็จจากกระบวนการสร้างพีมอสทรานซิสเตอร์ดังกล่าว โดยชิ้นงานที่ได้นี้ยังไม่ได้ทำการบรรจุลงในตัวถัง ชิ้นงานที่ได้เมื่อทำการขยายประมาณ 100 เท่าจะเป็นดังรูปที่ 4.1



รูปที่ 4.1 แสดงชิ้นงานของพีมอสทรานซิสเตอร์ที่ขยาย 100 เท่า การตรวจสอบคุณสมบัติทางไฟฟ้าของพีมอสทรานซิสเตอร์ที่สร้างขึ้นบนแผ่นซิลิกอน ภายในจะมีรูปแบบของพีมอสทรานซิสเตอร์แบบต่างๆ ซึ่งมีการเปลี่ยนแปลงค่าความกว้างของเกทต่างๆกัน 4 แบบ ดังแสดงในรูปที่ 4.2 โดยมีค่า W/L เท่ากับ 20/20, 40/20, 60/20 และ 100/20



รูปที่ 4.2 แสดงต้นแบบของพีมอสทรานซิสเตอร์ที่ใช้ตรวจสอบคุณสมบัติ

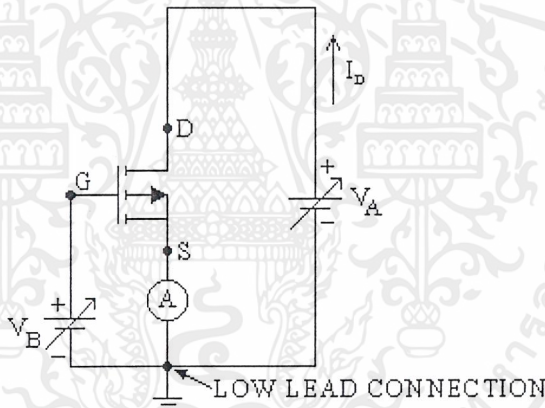
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.1.1 การวัดและผลการวัดคุณสมบัติทางไฟฟ้าของฟิมอสทรานซิสเตอร์

โดยการทดสอบคุณสมบัติทางไฟฟ้าต่างๆ จะทำในห้อง Measurement โดยใช้เครื่องมือวัด HP4061A ซึ่งใช้ Microcomputer เป็นตัวประมวลผล รายละเอียดการทำงานของ HP4061A จะไม่ขอกล่าวในที่นี้ โดยการวัดและผลการวัดคุณสมบัติทางไฟฟ้าแสดงได้ดังต่อไปนี้

4.1.1.1 คุณสมบัติกระแสและแรงดัน (I-V Characteristics)

การวัดคุณสมบัติทางเอาท์พุท เป็นการวัดความสัมพันธ์ระหว่างกระแส (I_D) กับแรงดันไบอัส (V_D) ที่ค่า V_G (V_b ในกราฟ) ในช่วง 0V ถึง -10V มีค่าลดลงครั้งละ -1V ส่วนแรงดัน V_D (V_a ในกราฟ) เริ่มปรับจาก 0V ถึง -10V โดยปรับทีละ -0.25V แล้วสังเกตดูการเปลี่ยนแปลงของกระแส I_D โดยวัดฟิมอสทรานซิสเตอร์ที่มีค่า W/L ต่างๆกัน 4 แบบ โดยวงจรที่ใช้ในการทดลอง เป็นดังรูปที่ 4.3 และกราฟคุณสมบัติกระแส-แรงดันแสดงดังภาคผนวก ก. และผลการวัดแสดงได้ดังตารางที่ 4.1 – 4.4



รูปที่ 4.3 แสดงการ ไบอัสให้ฟิมอสทรานซิสเตอร์เพื่อวัดคุณสมบัติกระแส-แรงดัน

ตารางที่ 4.1 แสดง I-V Characteristics เมื่อ W/L เท่ากับ 20/20 วัดที่ $V_D = -9$ V

V_G (V)	I_{Ds} (mA)		
	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง
- 10	0.072	0.065	-9.722%
- 12	0.210	0.180	-14.286%
- 14	0.370	0.330	-10.811%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.2 แสดง I-V Characteristics เมื่อ W/L เท่ากับ 40/20 วัดที่ $V_D = -9$ V

V_G (V)	I_{DS} (mA)		
	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง
- 10	0.095	0.087	-8.421%
- 12	0.310	0.220	-29.032%
- 14	0.590	0.430	-27.119%

ตารางที่ 4.3 แสดง I-V Characteristics เมื่อ W/L เท่ากับ 60/20 วัดที่ $V_D = -9$ V

V_G (V)	I_{DS} (mA)		
	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง
- 10	0.120	0.130	8.333%
- 12	0.400	0.320	-20.007%
- 14	0.740	0.850	14.865%

ตารางที่ 4.4 แสดง I-V Characteristics เมื่อ W/L เท่ากับ 100/20 วัดที่ $V_D = -9$ V

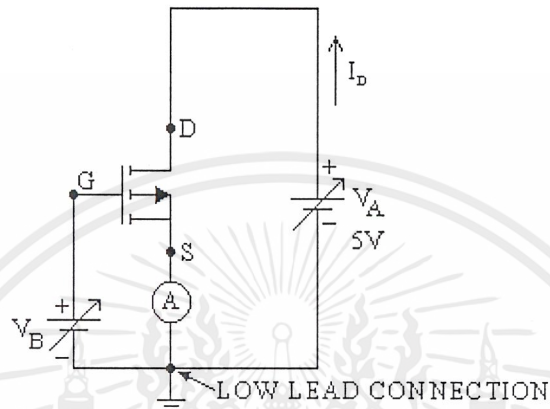
V_G (V)	I_{DS} (mA)		
	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง
- 10	0.400	0.650	62.500%
- 12	1.000	1.400	40.000%
- 14	1.670	2.200	31.737%

จากตารางที่ 4.1-4.4 จะเห็นว่าค่ากระแสเดรนอิ่มตัว (I_{DS}) ของแผ่นที่ 1 และ 2 จะขึ้นอยู่กับความกว้าง (W) คือเมื่อความกว้างเพิ่มขึ้น จะทำให้กระแสเพิ่มขึ้นและยังขึ้นอยู่กับแรงดันที่ไบอัสเกตกับซอส (V_{GS}) คือเมื่อแรงดันเป็นลบมากขึ้น จะทำให้กระแสอิ่มตัวเพิ่มขึ้นนั่นเอง

4.1.1.2 แรงดันขีดเริ่ม (Threshold Voltage)

แรงดันขีดเริ่มคือแรงดันที่ตกคร่อมชั้นออกไซด์ค่าหนึ่งซึ่งพอดีทำให้ความหนาแน่นของประจุในเซนแนลมีค่าเป็น 0 และแรงดันที่สูงกว่า V_T นี้เพียงเล็กน้อย ก็จะทำให้เกิดช่องทางเดินกระแสซึ่งสามารถนำไฟฟ้าได้ในการวัดแรงดันขีดเริ่มก็จะใช้เครื่องมือวัด HP4061A อีกเช่นเดียวกัน ในการทดสอบจะวัดค่า V_G จากค่า 0V ถึง -10V ที่ V_D คงที่เท่ากับ -5V โดยวงจรที่ใช้

ในการทดลอง แสดงได้ดังรูปที่ 4.4 และกราฟที่ได้จากการวัดแสดงในภาคผนวก ค. ผลการวัด แสดงได้ดังตารางที่ 4.5



รูปที่ 4.4 แสดงการไบอัสพีมอสทรานซิสเตอร์เพื่อวัดคุณสมบัติแรงดันขีดเริ่ม(V_T)

ตารางที่ 4.5 แสดงค่าแรงดัน V_T ของพีมอสทรานซิสเตอร์ที่มีค่า W เปลี่ยนแปลงไป วัดที่ $V_D = -5$ V

ผลที่ได้จากการวัด	V_T (V) เมื่อ W/L มีค่า			
	20/20	40/20	60/20	100/20
แผ่นที่ 1	- 8.3	- 8.6	- 8.5	- 9.1
แผ่นที่ 2	- 7.8	- 8.4	- 9.7	- 9.4
% ความแตกต่าง	-6.024%	-2.326%	14.118%	3.297%

จากทฤษฎีค่าแรงดันขีดเริ่มควรมีค่าคงที่ แต่จากผลการวัดที่ได้นั้นมีค่าแตกต่างกัน ซึ่งอาจเกิดจากความไม่สมบูรณ์ของตัวอุปกรณ์ที่สร้างขึ้น

4.1.1.3 Process Gain Factor (K_p)

K_p เป็น Process Parameter ที่ไม่ขึ้นกับค่าของ W/L สามารถคำนวณได้จากสมการ

$$K_p = \frac{\Delta I_D}{\Delta V_D} \times \left(\frac{1}{(V_G - V_T)} \right)$$

โดยใช้กราฟความสัมพันธ์ระหว่าง I_D และ V_D โดยจะเลือกใช้ที่ค่า V_G 3 ค่าคือ -10V, -12V, -14V แล้วนำมาหาค่า K_p เฉลี่ยในแต่ละค่าของ W/L ดังตารางที่ 4.6

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.6 แสดงค่า Process Gain Factor ทำการเฉลี่ยที่ $V_G = -10\text{ V}, -12\text{ V}, -14\text{ V}$

W/L	$K_{p\text{เฉลี่ย}} (\mu\text{A}/\text{V}^2)$		
	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง
20/20	15.087	14.164	-6.118%
40/20	24.784	16.533	-33.292%
60/20	18.654	28.651	53.592%
100/20	30.611	32.467	6.063%
เฉลี่ย	22.284	22.954	3.007%

จากผลการวัดพบว่าค่า K_p ของตัวอุปกรณ์ทั้งสองแผ่นที่มีค่า W/L แตกต่างกันไป จะมีค่าที่ใกล้เคียงกัน จึงสรุปได้ว่าค่า K_p จะไม่ขึ้นอยู่กับค่าของ W/L

4.1.1.4 กระแสรั่วไหล (I_0)

กระแสรั่ว (I_0) ในพีมอสทรานซิสเตอร์ หมายถึง กระแสที่เคลื่อนที่ได้ในขณะที่ไม่ได้อิโอสที่เกต ($V_{GS} = 0\text{ V}$) แต่ให้อิโอสที่เดรน-ซอส (V_{DS}) โดยในการวัดก็ทำการเซตให้ V_{DS} เปลี่ยนแปลงจากค่า 0V ถึง -10V โดยใช้วงจรการวัดเดียวกันกับรูปที่ 4.3 และกราฟที่ได้จากการวัด แสดงในภาคผนวก ก. และผลการวัดแสดงได้ดังตารางที่ 4.7 – 4.10

ตารางที่ 4.7 กระแสรั่วไหลเมื่อ W/L เท่ากับ 20/20 วัดที่ $V_D = -10\text{ V}$

V_{DS} (V)	I_0 (nA)		
	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง
- 4	0.50	0.50	0.00%
- 8	1.50	0.80	-46.67%
- 12	5.00	3.10	-38.00%

ตารางที่ 4.8 กระแสรั่วไหลเมื่อ W/L เท่ากับ 40/20 วัดที่ $V_D = -10\text{ V}$

V_{DS} (V)	I_0 (nA)		
	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง
- 4	1.80	1.40	-22.22%
- 8	2.70	2.70	0.00%
- 12	6.10	5.60	-8.19%

ตารางที่ 4.9 กระแสรั่วไหลเมื่อ W/L เท่ากับ 60/20 วัดที่ $V_D = -10$ V

V_{DS} (V)	I_o (nA)		
	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง
- 4	2.60	2.20	-15.38%
- 8	3.40	3.60	5.88%
- 12	5.80	6.40	10.34%

ตารางที่ 4.10 กระแสรั่วไหลเมื่อ W/L เท่ากับ 100/20 วัดที่ $V_D = -10$ V

V_{DS} (V)	I_o (nA)		
	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง
- 4	3.10	3.50	12.90%
- 8	2.80	3.90	39.29%
- 12	7.10	6.80	-4.23%

จากตารางที่ 4.7-4.10 พบว่า เมื่อ W/L มีค่าเพิ่มขึ้น จะทำให้กระแสรั่วมีค่าเพิ่มขึ้นตามไปด้วย

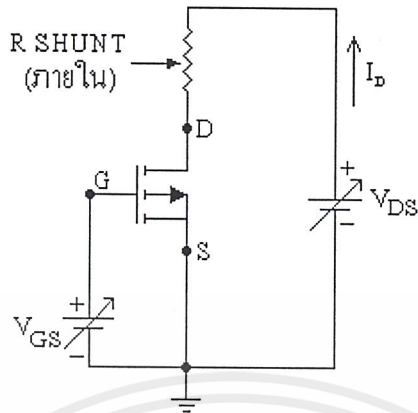
4.1.1.5 การวัดแรงดันพังทลายของรอยต่อเดรน – ซอส

แรงดันพังทลาย หมายถึง แรงดันสูงสุดที่ทำให้พินออสทรานซิสเตอร์สามารถทำงานได้โดยไม่เสียหาย ซึ่งเป็นการวัดแรงดันพังทลายของเดรนกับซอส โดยดูที่ $V_{GS} = 0$ V ในการวัดแรงดันพังทลายนี้ จะใช้วิธีการเดียวกับการหาคุณสมบัติ I_D กับ V_D ($I_D - V_D$ Characteristics) เพียงแต่แตกต่างกันที่ค่า V_D จะเพิ่มขึ้นให้สูงกว่าในหัวข้อแรก เพื่อจะได้สามารถดูแรงดันสูงสุดที่พินออสทรานซิสเตอร์จะทนได้ ผลการทดลองแสดงดังภาคผนวก ค. และวงจรการวัดแสดงได้ดังรูปที่ 4.5

จากการวัดแรงดันพังทลายทั้งสองแผ่น พบว่าเมื่อแรงดันเพิ่มขึ้น กระแสที่ไหลก็จะคงที่ที่ค่าหนึ่ง เมื่อเพิ่มแรงดันมากขึ้นเรื่อย ๆ จนถึงแรงดันค่าหนึ่ง จะทำให้กระแสเดรนเพิ่มขึ้นอย่างรวดเร็ว ซึ่งก็เหมือนกับการวัดแบบไบอัสย้อนกลับของรอยต่อพี-เอ็น

ค่าแรงดันพังทลายของแผ่นที่ 1 อยู่ที่ค่าประมาณ -35V ถึง -47.5V

ค่าแรงดันพังทลายของแผ่นที่ 2 อยู่ที่ค่าประมาณ -43V ถึง -47V



รูปที่ 4.5 แสดงการไบอัสให้ฟิสิกส์ทรานซิสเตอร์เพื่อวัดคุณสมบัติแรงดันพิงทลายของเดรน – ซอส

4.1.1.6 ทรานคอนดักแตนซ์ (Transconductance)

ทรานคอนดักแตนซ์ หมายถึง อัตราขยายของฟิสิกส์ทรานซิสเตอร์ ซึ่งสามารถดูรายละเอียดได้ในบทที่ 1 ในการวัดค่าทรานคอนดักแตนซ์ ทำได้โดยการนำกราฟคุณสมบัติ I_D กับ V_D และ I_D กับ V_G มาหาค่า โดยค่าทรานคอนดักแตนซ์จะแบ่งเป็น 2 ช่วง คือ ช่วงเชิงเส้น (Linear Region) และช่วงอิ่มตัว (Saturation Region) โดยใช้สูตรการคำนวณตามสมการต่อไปนี้

ในช่วงเชิงเส้นหาจากสมการ

$$g_m = \left[\frac{\Delta I_D}{\Delta V_G} \right]_{V_D = -5V}$$

ในช่วงอิ่มตัวหาจากสมการ

$$g_{m(\text{sat})} = \frac{\Delta I_D}{\Delta V_G}$$

เมื่อใช้ค่า V_D ที่ $-9V$ และใช้ V_G คู่ระหว่าง $-12V$ และ $-14V$

จะได้ค่าทรานคอนดักแตนซ์ ทั้ง 2 ช่วง แสดงได้ดังตารางที่ 4.11 และ 4.12

ตารางที่ 4.11 แสดงค่าทรานคอนดักแตนซ์ในช่วงเชิงเส้น เมื่อใช้ $V_D = -5$ V

พื้มอสทรานซิสเตอร์	W/L = 20/20	W/L = 40/20	W/L = 60/20	W/L = 100/20
g_m แผ่นที่ 1 ($\times 10^{-4}$ mho)	0.750	1.150	1.400	2.700
g_m แผ่นที่ 2 ($\times 10^{-4}$ mho)	0.625	1.100	1.525	2.500
% ความแตกต่าง	-16.670%	-4.350%	8.930%	-7.410%

ตารางที่ 4.12 แสดงค่าทรานคอนดักแตนซ์ในช่วงอิมิตัว เมื่อใช้ $V_D = -9$ V ใช้ $V_G = -12$ V และ -14 V

พื้มอสทรานซิสเตอร์	W/L = 20/20	W/L = 40/20	W/L = 60/20	W/L = 100/20
$g_{m(sat)}$ แผ่นที่ 1 ($\times 10^{-4}$ mho)	0.800	1.400	1.700	3.350
$g_{m(sat)}$ แผ่นที่ 2 ($\times 10^{-4}$ mho)	0.650	1.200	1.650	4.000
% ความแตกต่าง	-18.750%	-14.286%	-2.941%	19.403%

จากตารางที่ 4.11 และ 4.12 พบว่าค่าทรานคอนดักแตนซ์ของตัวอุปกรณ์ทั้งสองแผ่นทั้งในช่วงเชิงเส้นและอิมิตัวมีค่าเพิ่มขึ้น เมื่อ W/L มีค่าเพิ่มขึ้น

4.1.1.7 ค่าคอนดักแตนซ์ (Conductance) และความต้านทานในสภาวะนำกระแส (R_{ON}) คอนดักแตนซ์ หมายถึง ความนำไฟฟ้าของพื้มอสทรานซิสเตอร์ ซึ่งในการวัดค่าคอนดักแตนซ์สามารถทำได้โดยการนำกราฟคุณสมบัติ I_D และ V_D มาหา โดยใช้สูตรการคำนวณตามสมการดังนี้

ในช่วงเชิงเส้น

$$g_{ds} = \left[\frac{\Delta I_D}{\Delta V_D} \right]_{V_G = \text{constant}}$$

ค่าคอนดักแตนซ์สามารถนำไปใช้หาค่าความต้านทานในสภาวะนำกระแส (R_{ON}) ของพื้มอสทรานซิสเตอร์ได้โดยใช้สูตรการคำนวณตามสมการดังนี้

$$R_{on} = \frac{1}{g_{ds}}$$

ค่าของคอนดักแตนซ์และ R_{on} ที่ค่า W/L เปลี่ยนแปลงไป แสดงดังตารางที่

4.13 – 4.16

ตารางที่ 4.13 คอนดักแตนซ์และความต้านทานในสภาวะนำกระแสเมื่อ $W/L = 20/20$ ที่ $V_D = -5$ V

V_G (V)	$g_{ds}(x10^{-4} \text{ mho})$			$R_{on}(k\Omega)$		
	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง
- 10	0.25	0.18	-28.00%	40.00	55.56	38.90%
- 12	0.45	0.34	-24.44%	22.20	29.41	32.48%
- 14	0.62	0.58	-6.45%	16.70	17.24	3.23%

ตารางที่ 4.14 คอนดักแตนซ์และความต้านทานในสภาวะนำกระแสเมื่อ $W/L = 40/20$ ที่ $V_D = -5$ V

V_G (V)	$g_{ds}(x10^{-4} \text{ mho})$			$R_{on}(k\Omega)$		
	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง
- 10	0.50	0.62	24%	20.00	16.13	-19.35%
- 12	1.20	0.98	-18.33%	10.00	10.20	2.00%
- 14	1.42	1.54	8.45%	7.00	6.49	-7.29%

ตารางที่ 4.15 คอนดักแตนซ์และความต้านทานในสภาวะนำกระแสเมื่อ $W/L = 60/20$ ที่ $V_D = -5$ V

V_G (V)	$g_{ds}(x10^{-4} \text{ mho})$			$R_{on}(k\Omega)$		
	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง
- 10	0.70	0.84	20.00%	14.30	11.90	-16.78%
- 12	1.20	1.32	10.00%	8.30	7.58	-8.67%
- 14	1.70	1.87	10.00%	5.90	5.35	-9.32%

ตารางที่ 4.16 คอนดักแตนซ์และความต้านทานในสภาวะนำกระแสเมื่อ $W/L = 100/20$ ที่ $V_D = -5$ V

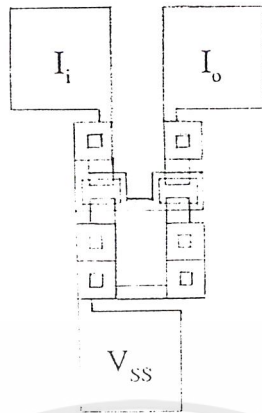
V_G (V)	$g_{ds}(x10^{-4} \text{ mho})$			$R_{on}(k\Omega)$		
	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง
- 10	1.04	1.21	16.35%	9.615	8.26	-14.09%
- 12	1.92	1.85	-3.65%	5.208	5.41	3.88%
- 14	2.67	2.86	7.12%	3.745	3.49	-6.81%

จากตารางที่ 4.13-4.16 พบว่า อุปกรณ์ทั้ง 2 แผ่นมีค่า g_{ds} เพิ่มขึ้น เมื่อ V_G มีค่าเป็นลบมากขึ้น และเมื่อ W เพิ่มขึ้นค่าของ g_{ds} ก็จะเพิ่มขึ้นตามไปด้วย ส่วนค่า R_{on} จะตรงกันข้ามกับ g_{ds} โดยจะมีค่าลดลง เมื่อ V_G เป็นลบมากขึ้นและเมื่อ W/L มีค่าเพิ่มขึ้น ค่าของ R_{on} ก็จะมีค่าลดลง

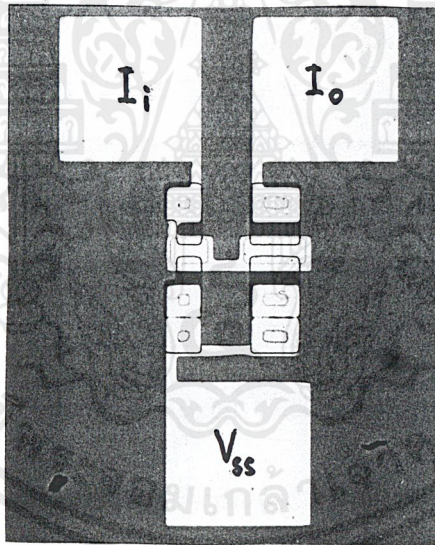
4.1.2 การวัดและผลการวัดวงจรสะท้อนกระแสแบบธรรมดา

ทดลองมาส์กจากการออกแบบวงจรสะท้อนกระแสแบบธรรมดาแสดงได้ดังรูปที่ 4.6 ส่วนชิ้นงานที่ยังไม่ได้ทำการบรรจุตัวถึง เมื่อทำการขยาย 100 เท่า แสดงได้ดังรูปที่ 4.7

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



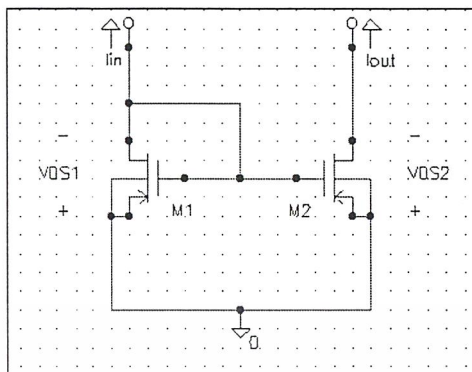
รูปที่ 4.6 แสดงลวดลายมาส์กของวงจรสะท้อนกระแสแบบธรรมดา



รูปที่ 4.7 แสดงภาพถ่ายด้านบนของวงจรสะท้อนกระแสแบบธรรมดา

ทำการวัดคุณสมบัติกระแส-แรงดันของวงจรสะท้อนกระแสแบบธรรมดา โดยใช้
วงจรการวัดคุณสมบัติดังรูปที่ 4.8

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4.8 วงจรการวัดวงจรสะท้อนกระแสแบบธรรมดา ชนิดที่มอสทรานซิสเตอร์ กราฟขนาดกระแสอินพุตและกระแสเอาต์พุต แสดงไว้ในภาคผนวก ก. โดยมี ค่า $W/L=2,4,6$ ตามลำดับส่วนผลการทดลองวัดขนาดกระแสอินพุตและกระแสเอาต์พุต แสดงได้ดัง ตารางที่ 4.17-4.19

ตารางที่ 4.17 แสดงผลต่างของกระแสเอาต์พุตที่กระแสอินพุตค่าต่าง ๆ ของวงจรสะท้อนกระแส แบบธรรมดา ที่แรงดันเอาต์พุต 20 โวลต์ เมื่อ $W/L = 2 (40/20)$

$I_{in} (\mu A)$	$I_o (\mu A)$	ความแตกต่าง ($ I_o - I_{in} (\mu A)$)
12	11	1
51	48	3
ความแตกต่างเฉลี่ย (μA)		2

ตารางที่ 4.18 แสดงผลต่างของกระแสเอาต์พุตที่กระแสอินพุตค่าต่าง ๆ ของวงจรสะท้อนกระแส แบบธรรมดา ที่แรงดันเอาต์พุต 20 โวลต์ เมื่อ $W/L = 4 (80/20)$

$I_{in} (\mu A)$	$I_o (\mu A)$	ความแตกต่าง ($ I_o - I_{in} (\mu A)$)
1.6	2	0.4
37	35	2
ความแตกต่างเฉลี่ย (μA)		1.2

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.19 แสดงผลต่างของกระแสเอาต์พุตที่กระแสอินพุตค่าต่าง ๆ ของวงจระสะท้อนกระแสแบบธรรมดา ที่แรงดันเอาต์พุต 20 โวลต์ เมื่อ $W/L = 6$ (120/20)

I_{in} (μA)	I_o (μA)	ความแตกต่าง ($ I_o - I_{in} $ (μA))
25	23	2
135	125	10
310	300	10
ความแตกต่างเฉลี่ย (μA)	7.33	

จากผลการวัดในตารางที่ 4.17-4.19 พบว่าผลของ W/L ของพีมอสทรานซิสเตอร์ ทั้ง 2 ตัวภายในวงจระสะท้อนกระแสไม่ทำให้ค่ากระแสเอาต์พุตกับกระแสอินพุตแตกต่างกันมากนัก แสดงว่าอัตราขยายกระแสของวงจระสะท้อนกระแสมีค่าเข้าใกล้ 1 แต่ผลของ W/L ที่เพิ่มขึ้นจะทำให้ขนาดของกระแสอินพุตและเอาต์พุตมีค่าเพิ่มขึ้น

4.2 ผลการทดลองหลังจากที่ได้ทำการปรับปรุงแรงดันขีดเริ่ม (V_T)

ทำการวัดและคำนวณค่าเช่นเดียวกับหัวข้อ 4.1 ได้ผลการวัดและคำนวณคุณสมบัติทางไฟฟ้าของพีมอสทรานซิสเตอร์และวงจระสะท้อนกระแสแบบธรรมดาดังตารางต่อไปนี้

4.2.1 การวัดและผลการวัดคุณสมบัติทางไฟฟ้าของพีมอสทรานซิสเตอร์

4.2.1.1 คุณสมบัติกระแสและแรงดัน (I-V Characteristics) ดูผลการวัดได้จากตารางที่ 4.20-4.23

ตารางที่ 4.20 แสดง I-V Characteristics เมื่อ W/L เท่ากับ 20/20 วัดที่ $V_D = -9$ V

V_G (V)	I_{Ds} (mA)		
	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง
- 10	0.085	0.079	-7.059%
- 12	0.240	0.210	-12.500%
- 14	0.410	0.380	-7.317%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.21 แสดง I-V Characteristics เมื่อ W/L เท่ากับ 40/20 วัดที่ $V_D = -9$ V

V_G (V)	I_{DS} (mA)		
	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง
- 10	0.104	0.094	-9.615%
- 12	0.380	0.340	-10.526%
- 14	0.640	0.590	-7.813%

ตารางที่ 4.22 แสดง I-V Characteristics เมื่อ W/L เท่ากับ 60/20 วัดที่ $V_D = -9$ V

V_G (V)	I_{DS} (mA)		
	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง
- 10	0.180	0.220	22.222%
- 12	0.450	0.410	-8.888%
- 14	0.850	0.930	9.412%

ตารางที่ 4.23 แสดง I-V Characteristics เมื่อ W/L เท่ากับ 100/20 วัดที่ $V_D = -9$ V

V_G (V)	I_{DS} (mA)		
	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง
- 10	0.490	0.540	10.204%
- 12	1.230	1.320	7.317%
- 14	1.850	2.140	15.676%

4.2.1.2 แรงดันขีดเริ่ม (Threshold Voltage) คูผลการวัดได้จากตารางที่ 4.24

ตารางที่ 4.24 แสดงค่าแรงดัน V_T ของพินอสทรานซิสเตอร์ที่มีค่า W เปลี่ยนแปลงไปวัดที่ $V_D = -5$ V

ผลที่ได้จากการวัด	V_T (V) เมื่อ W/L มีค่า			
	20/20	40/20	60/20	100/20
แผ่นที่ 1	- 4.20	- 4.40	- 4.80	- 4.60
แผ่นที่ 2	- 4.30	- 4.50	- 4.70	- 4.60
% ความแตกต่าง	2.4%	2.3%	-2.1%	0%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

4.2.1.3 Process Gain Factor (K_p) คูณผลการคำนวณได้จากตารางที่ 4.25

ตารางที่ 4.25 แสดงค่า Process Gain Factor ทำการเฉลี่ยที่ $V_G = -10\text{ V}, -12\text{ V}, -14\text{ V}$

W/L	$K_{p\text{เฉลี่ย}} (\mu\text{A/V}^2)$		
	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง
20/20	8.054	9.112	13.136%
40/20	14.653	13.773	-6.389%
60/20	16.902	18.047	6.774%
100/20	20.155	21.571	7.026%
เฉลี่ย	14.721	15.846	7.642%

4.2.1.4 กระแสรั่วไหล (I_0) คูณการวัดค่ากระแสรั่วไหลได้จากตารางที่ 4.26-4.29

ตารางที่ 4.26 กระแสรั่วไหลเมื่อ W/L เท่ากับ 20/20 วัดที่ $V_D = -10\text{ V}$

$V_{DS} (\text{V})$	$I_0 (\text{nA})$		
	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง
-4	0.60	0.40	-33.330%
-8	1.40	1.20	-14.286%
-12	4.90	3.80	-22.449%

ตารางที่ 4.27 กระแสรั่วไหลเมื่อ W/L เท่ากับ 40/20 วัดที่ $V_D = -10\text{ V}$

$V_{DS} (\text{V})$	$I_0 (\text{nA})$		
	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง
-4	1.90	1.60	-15.789%
-8	2.40	2.70	12.500%
-12	5.80	5.90	-1.724%

ตารางที่ 4.28 กระแสรั่วไหลเมื่อ W/L เท่ากับ 60/20 วัดที่ $V_D = -10$ V

V_{DS} (V)	I_o (nA)		
	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง
- 4	2.80	2.50	-10.714%
- 8	3.50	3.90	11.429%
- 12	6.40	6.90	7.813%

ตารางที่ 4.29 กระแสรั่วไหลเมื่อ W/L เท่ากับ 100/20 วัดที่ $V_D = -10$ V

V_{DS} (V)	I_o (nA)		
	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง
- 4	3.20	3.60	12.500%
- 8	3.30	3.70	12.120%
- 12	6.90	7.20	4.348%

4.2.1.5 การวัดแรงดันพังทลายของรอยต่อเดรน – ซอส

ค่าแรงดันพังทลายของแผ่นที่ 1 อยู่ที่ค่าประมาณ -28V ถึง -34.8V

ค่าแรงดันพังทลายของแผ่นที่ 2 อยู่ที่ค่าประมาณ -22.4V ถึง -33.2V

4.2.1.6 ทรานคอนดักแตนซ์ (Transconductance) คูณการคำนวณได้จาก

ตารางที่ 4.30-4.31

ตารางที่ 4.30 แสดงค่าทรานคอนดักแตนซ์ในช่วงเชิงเส้น เมื่อใช้ $V_D = -5$ V

พีมอส	W/L = 20/20	W/L = 40/20	W/L = 60/20	W/L = 100/20
ทรานซิสเตอร์				
g_m แผ่นที่ 1 ($\times 10^{-4}$ mho)	0.810	1.420	1.860	3.240
g_m แผ่นที่ 2 ($\times 10^{-4}$ mho)	0.860	1.350	1.930	3.470
% ความแตกต่าง	6.173%	-4.929%	3.763%	7.099%

ตารางที่ 4.31 แสดงค่าทรานคอนดักแตนซ์ในช่วงอิมิตัว เมื่อใช้ $V_D = -9$ V ใช้ $V_G = -12$ V และ -14 V

พื้อมอส ทรานซิสเตอร์	W/L = 20/20	W/L = 40/20	W/L = 60/20	W/L = 100/20
$g_{m(sat)}$ แผ่นที่ 1 ($\times 10^{-4}$ mho)	1.040	1.860	2.480	4.210
$g_{m(sat)}$ แผ่นที่ 2 ($\times 10^{-4}$ mho)	1.140	1.920	2.530	4.150
% ความแตกต่าง	9.615%	3.226%	2.016%	-1.425%

4.2.1.7 ค่าคอนดักแตนซ์ (Conductance) และความต้านทานในสภาวะนำกระแส (R_{ON}) คู่อค่าผลการคำนวณได้จากตารางที่ 4.32-4.35

ตารางที่ 4.32 คอนดักแตนซ์และความต้านทานในสภาวะนำกระแสเมื่อ W/L = 20/20 ที่ $V_D = -5$ V

V_G (V)	g_{ds} ($\times 10^{-4}$ mho)			R_{on} (k Ω)		
	แผ่นที่ 1	แผ่นที่ 2	% ความ แตกต่าง	แผ่นที่ 1	แผ่นที่ 2	% ความ แตกต่าง
- 10	0.310	0.320	3.226%	32.260	31.250	-3.131%
- 12	0.480	0.440	-8.333%	20.830	22.730	9.121%
- 14	0.650	0.710	9.231%	15.380	14.080	-8.453%

ตารางที่ 4.33 คอนดักแตนซ์และความต้านทานในสภาวะนำกระแสเมื่อ W/L = 40/20 ที่ $V_D = -5$ V

V_G (V)	g_{ds} ($\times 10^{-4}$ mho)			R_{on} (k Ω)		
	แผ่นที่ 1	แผ่นที่ 2	% ความ แตกต่าง	แผ่นที่ 1	แผ่นที่ 2	% ความ แตกต่าง
- 10	0.650	0.620	-4.615%	15.380	16.130	4.876%
- 12	1.350	1.410	4.444%	7.410	7.090	-4.318%
- 14	1.730	1.820	5.202%	5.780	5.490	-5.017%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 4.34 คอนดักแตนซ์และความต้านทานในสภาวะนำกระแสเมื่อ $W/L = 60/20$ ที่ $V_D = -5$ V

V_G (V)	$g_{ds} (x10^{-4} \text{ mho})$			$R_{on} (k\Omega)$		
	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง
- 10	0.840	0.920	9.524%	11.910	10.870	-8.732%
- 12	1.300	1.450	11.538%	7.690	6.890	-10.403%
- 14	1.900	2.080	9.474%	5.260	4.810	-8.555%

ตารางที่ 4.35 คอนดักแตนซ์และความต้านทานในสภาวะนำกระแสเมื่อ $W/L = 100/20$ ที่ $V_D = -5$ V

V_G (V)	$g_{ds} (x10^{-4} \text{ mho})$			$R_{on} (k\Omega)$		
	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง	แผ่นที่ 1	แผ่นที่ 2	% ความแตกต่าง
- 10	1.180	1.050	-11.017%	8.470	9.520	12.397%
- 12	2.130	2.080	-2.347%	4.690	4.810	2.559%
- 14	3.120	3.320	6.410%	3.210	3.010	-6.231%

4.2.2 การวัดและผลการวัดวงจรสะท้อนกระแสแบบธรรมดา ดูผลการวัดค่า

กระแสเอาท์พุทได้จากตารางที่ 4.36-4.38

ตารางที่ 4.36 แสดงผลต่างของกระแสเอาท์พุทที่กระแสอินพุทค่าต่าง ๆ ของวงจรสะท้อนกระแสแบบธรรมดา ที่แรงดันเอาท์พุท 20 โวลต์ เมื่อ $W/L = 2$ (40/20)

$I_{in} (\mu A)$	$I_o (\mu A)$	ความแตกต่าง ($ I_o - I_{in} \mu A$)
32	34	2
74	75	1
ความแตกต่างเฉลี่ย (μA)	1.5	

ตารางที่ 4.37 แสดงผลต่างของกระแสเอาต์พุตที่กระแสอินพุตค่าต่าง ๆ ของวงจรสะท้อนกระแสแบบธรรมดา ที่แรงดันเอาต์พุต 20 โวลต์ เมื่อ $W/L = 4$ (80/20)

I_{in} (μA)	I_o (μA)	ความแตกต่าง ($ I_o - I_{in} $ (μA))
14	13.5	0.5
27	28.0	1.0
ความแตกต่างเฉลี่ย (μA)	0.75	

ตารางที่ 4.38 แสดงผลต่างของกระแสเอาต์พุตที่กระแสอินพุตค่าต่าง ๆ ของวงจรสะท้อนกระแสแบบธรรมดา ที่แรงดันเอาต์พุต 20 โวลต์ เมื่อ $W/L = 6$ (120/20)

I_{in} (μA)	I_o (μA)	ความแตกต่าง ($ I_o - I_{in} $ (μA))
45	44	1
175	168	7
330	327	3
ความแตกต่างเฉลี่ย (μA)	5.5	

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 5

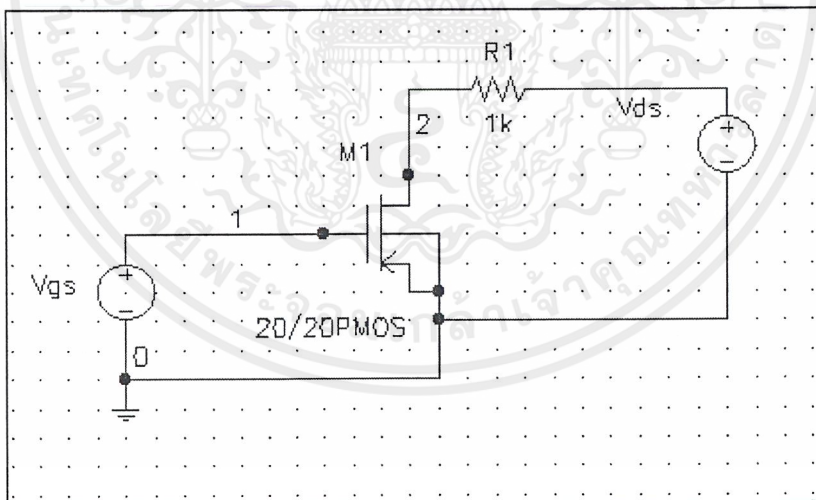
การจำลองแบบด้วยโปรแกรม Pspice

ในบทนี้จะได้กล่าวถึงผลการจำลองการทำงานของพีมอสทรานซิสเตอร์และวงจรสะท้อนกระแสแบบธรรมดาที่สร้างขึ้นด้วยขบวนการแพร่สารเจือ โดยใช้โปรแกรม Pspice Level 1 ผลการจำลองแสดงได้ด้วยกราฟคุณสมบัติกระแส-แรงดัน, แรงดันขั้วเริ่มของพีมอสทรานซิสเตอร์ และกราฟการสะท้อนกระแสของวงจรสะท้อนกระแสแบบธรรมดา(กระแสอินพุท-เอาต์พุท) การกำหนดค่าในการจำลองดูได้จากภาคผนวก ง.

5.1 การจำลองแบบของพีมอสทรานซิสเตอร์

5.1.1 การจำลองแบบของพีมอสทรานซิสเตอร์เพื่อหาคุณสมบัติกระแส-แรงดัน

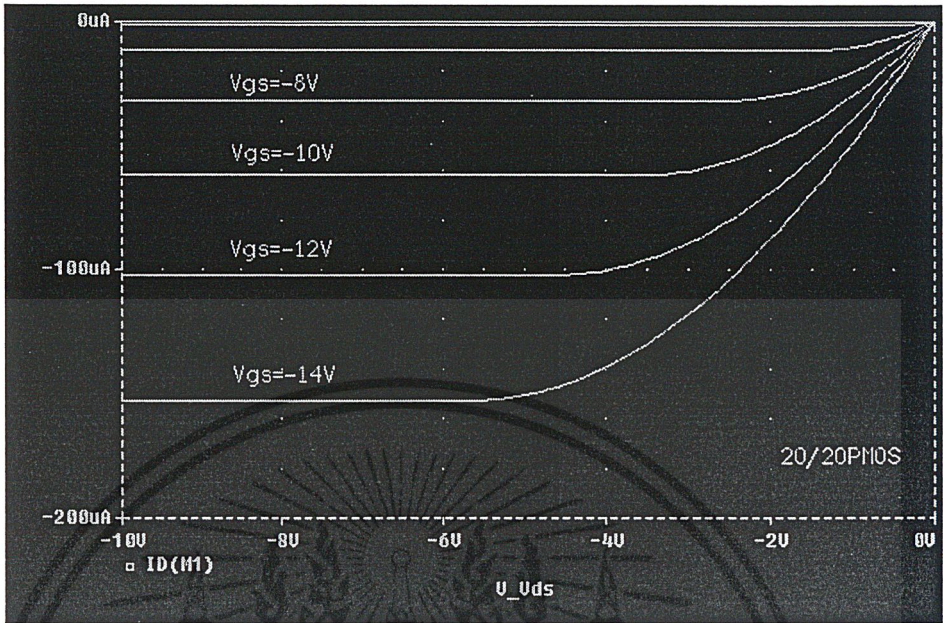
ทำการจำลองแบบการวัดคุณสมบัติกระแส-แรงดันของพีมอสทรานซิสเตอร์โดยโปรแกรม Pspice Level 1 ดังวงจรรูปที่ 5.1



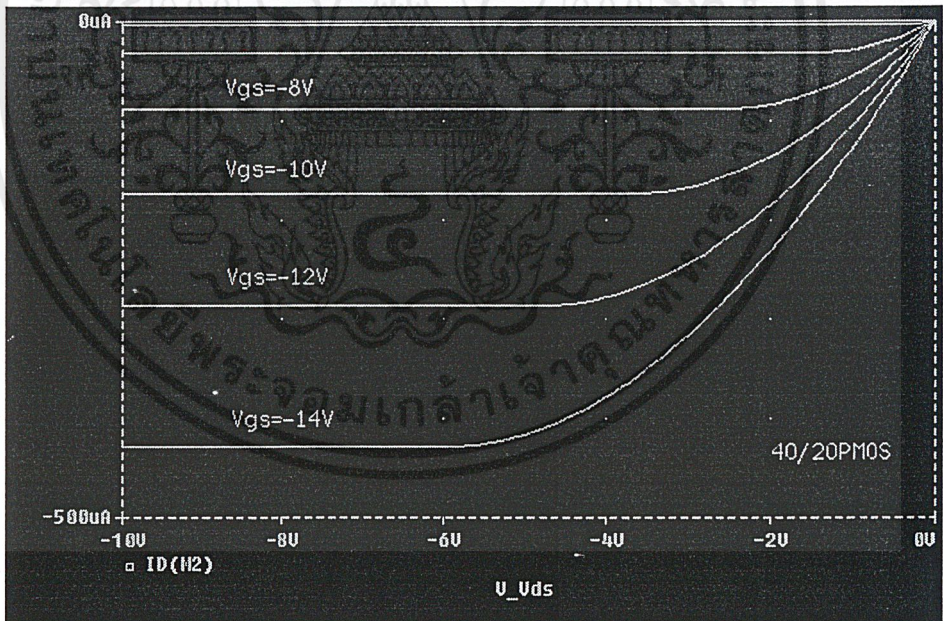
รูปที่ 5.1 แสดงการต่อวงจรเพื่อวัดคุณสมบัติกระแส-แรงดันของพีมอสทรานซิสเตอร์โดยใช้โปรแกรม Pspice

หลังจากทำการ Run Pspice ด้วยวงจรรูปที่ 5.1 เพื่อหาความสัมพันธ์ระหว่างกระแส I_{DS} และแรงดัน V_{DS} ได้ผลการจำลองดังกราฟรูปที่ 5.2-5.5

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

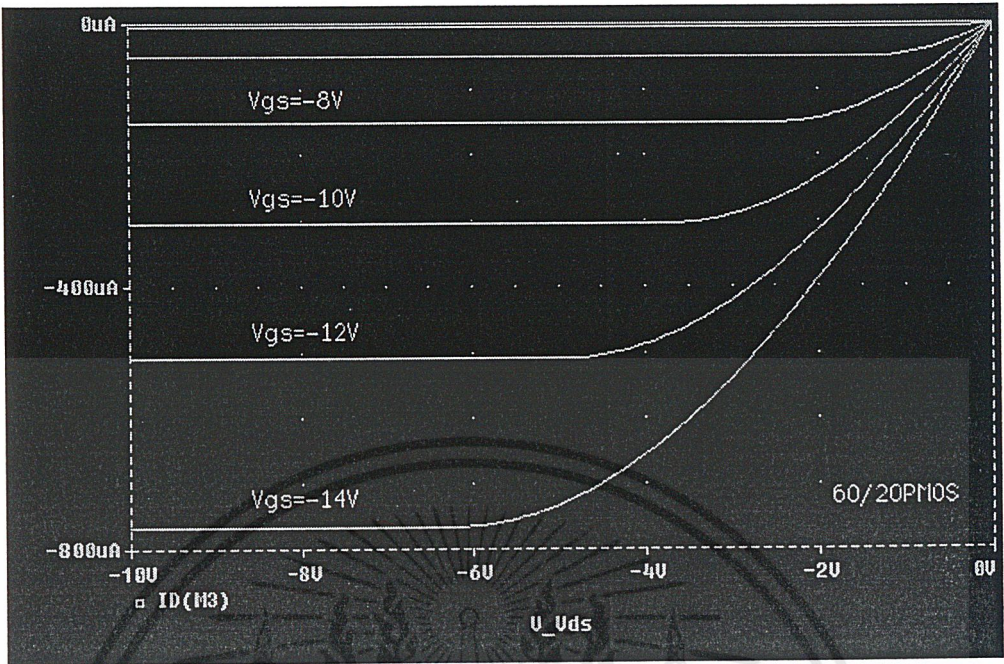


รูปที่ 5.2 แสดงผลการจำลองคุณสมบัติกระแส-แรงดันของพีมอส เมื่อ $W/L = 20/20$

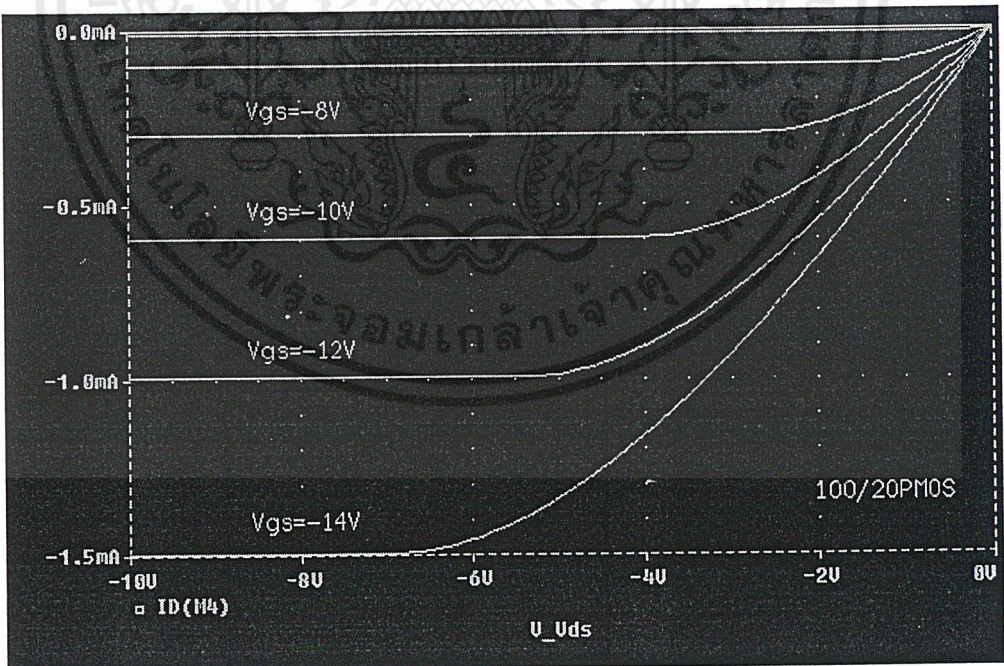


รูปที่ 5.3 แสดงผลการจำลองคุณสมบัติกระแส-แรงดันของพีมอส เมื่อ $W/L = 40/20$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.4 แสดงผลการจำลองคุณสมบัติกระแส-แรงดันของพีมอส เมื่อ $W/L = 60/20$

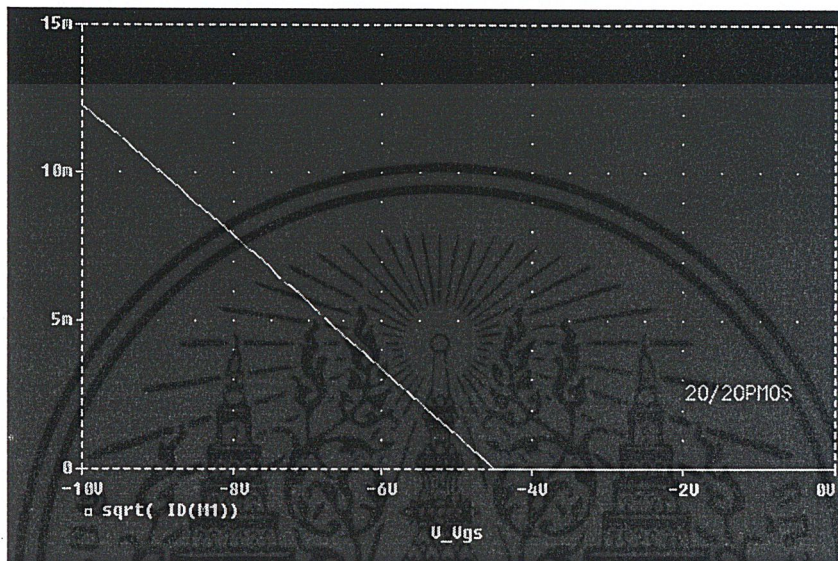


รูปที่ 5.5 แสดงผลการจำลองคุณสมบัติกระแส-แรงดันของพีมอส เมื่อ $W/L = 100/20$

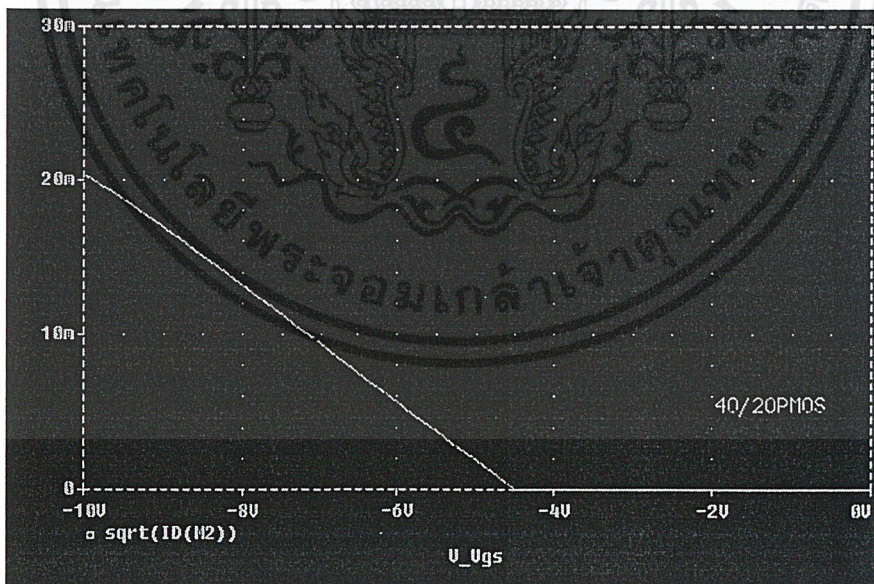
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.1.2 การจำลองแบบของพีมอสทรานซิสเตอร์เพื่อหาค่าแรงดันขีดเริ่ม

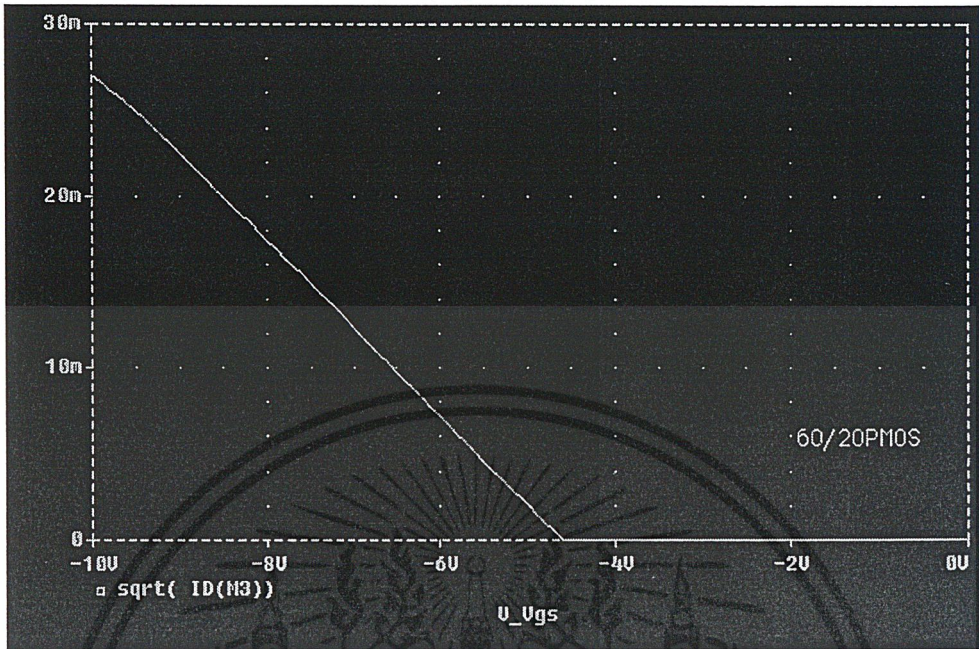
จากวงจรรูปที่ 5.1 ทำการ Run Pspice ใหม่ โดยหาค่าแรงดันขีดเริ่ม (V_T) จากความสัมพันธ์ของกราฟที่สองของกระแสทรานซิสเตอร์กับแรงดันเกต-ซอส เส้นกราฟที่ลากตัดแกนแรงดันเกต-ซอสคือค่าแรงดันขีดเริ่มซึ่งสามารถแสดงกราฟได้ดังรูปที่ 5.6-5.9



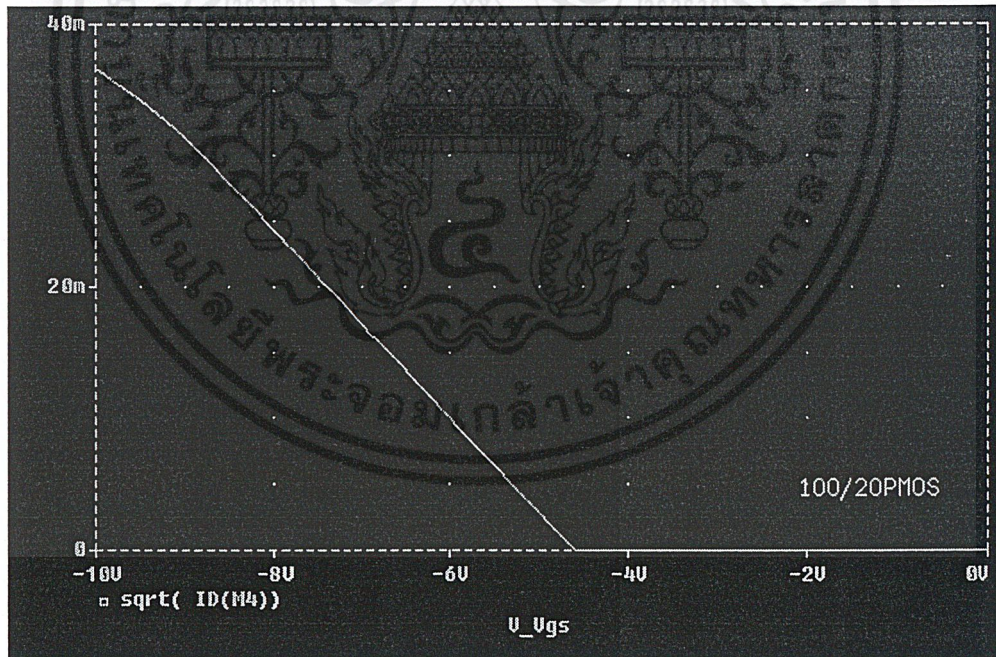
รูปที่ 5.6 ผลการจำลองพีมอสทรานซิสเตอร์เพื่อหาค่าแรงดันขีดเริ่ม เมื่อ $W/L = 20/20$



รูปที่ 5.7 ผลการจำลองพีมอสทรานซิสเตอร์เพื่อหาค่าแรงดันขีดเริ่ม เมื่อ $W/L = 40/20$



รูปที่ 5.8 ผลการจำลองพินอสทรานซิสเตอร์เพื่อหาค่าแรงดันจีดเริ่ม เมื่อ $W/L = 60/20$



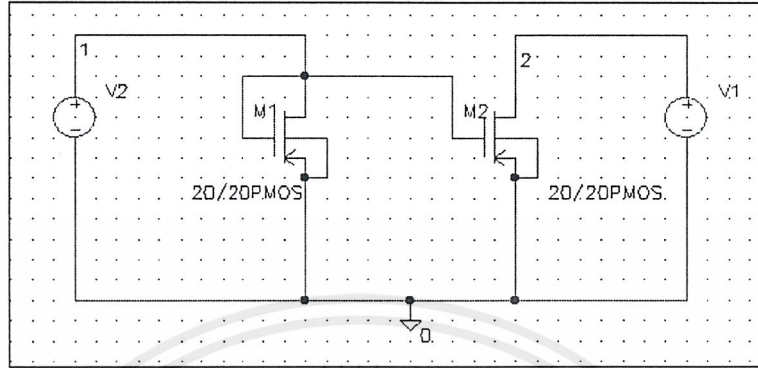
รูปที่ 5.9 ผลการจำลองพินอสทรานซิสเตอร์เพื่อหาค่าแรงดันจีดเริ่ม เมื่อ $W/L = 100/20$

5.2 การจำลองแบบวงจระสะท้อนกระแสแบบธรรมดา

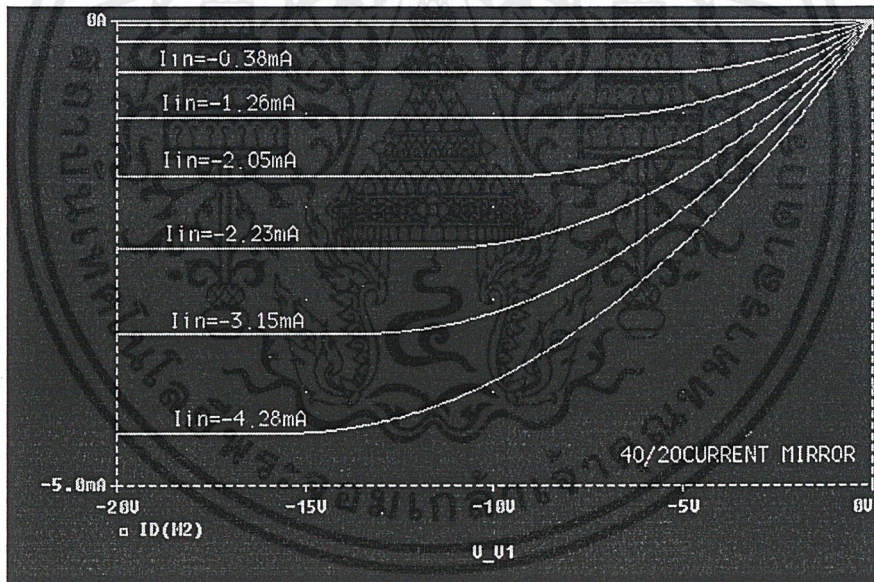
5.2.1 การจำลองแบบวงจระสะท้อนกระแสแบบธรรมดา เพื่อหาความสัมพันธ์ระหว่าง กระแสอินพุท-เอาต์พุท

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ทำการสร้างวงจรสะท้อนกระแสแบบธรรมดาโดยการต่อวงจรดังรูปที่ 5.10 โดยใช้โปรแกรม Pspice Level 1



รูปที่ 5.10 แสดงการจำลองวงจรสะท้อนกระแสแบบธรรมดาด้วยโปรแกรม Pspice จากนั้นทำการ Run Pspice เพื่อดูความสัมพันธ์ระหว่างค่ากระแสอินพุตและกระแสเอาต์พุตที่เกิดจากการสะท้อนของวงจรสะท้อนกระแสแบบธรรมดา ซึ่งแสดงได้ดังรูปที่ 5.11



รูปที่ 5.11 แสดงความสัมพันธ์ของกระแสอินพุต-เอาต์พุตของวงจรสะท้อนกระแสแบบธรรมดา เมื่อ $W/L = 2$

5.2.2 การจำลองเพื่อเปรียบเทียบวงจรสะท้อนกระแสแบบธรรมดา

ทำการจำลองวงจรสะท้อนกระแสแบบธรรมดาตามรูปที่ 5.10 โดยใช้คุณสมบัติทางไฟฟ้าของคู่มอสทรานซิสเตอร์ที่มีระดับความใกล้เคียงกันดังต่อไปนี้

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

5.2.2.1 เมื่อคู่พีมอสทรานซิสเตอร์มีระดับความใกล้เคียงกันน้อย โดยที่

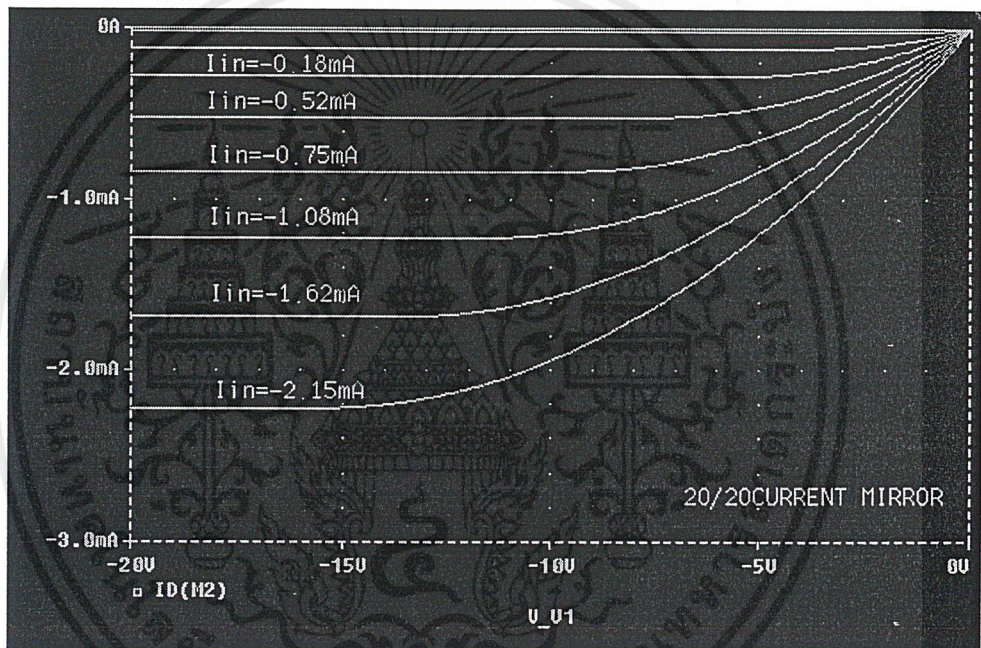
M_1 มีโมเดลดังนี้ LEVEL = 1 TPG = 0 W = 20um L = 20um

VTO = -4.2V KP = 8.226E-6 A/V²

M_2 มีโมเดลดังนี้ LEVEL = 1 TPG = 0 W = 20um L = 20um

VTO = -4.3V KP = 9.254E-6 A/V²

กราฟแสดงผลการจำลองเป็นดังรูปที่ 5.12



รูปที่ 5.12 แสดงกราฟวงจรสะท้อนกระแสจากการจำลอง โดยเลือกคู่พีมอสทรานซิสเตอร์ที่มีระดับความใกล้เคียงกันน้อย

5.2.2.2 เมื่อคู่พีมอสทรานซิสเตอร์มีระดับความใกล้เคียงกันมาก โดยที่

M_1 มีโมเดลดังนี้ LEVEL = 1 TPG = 0 W = 20um L = 20um

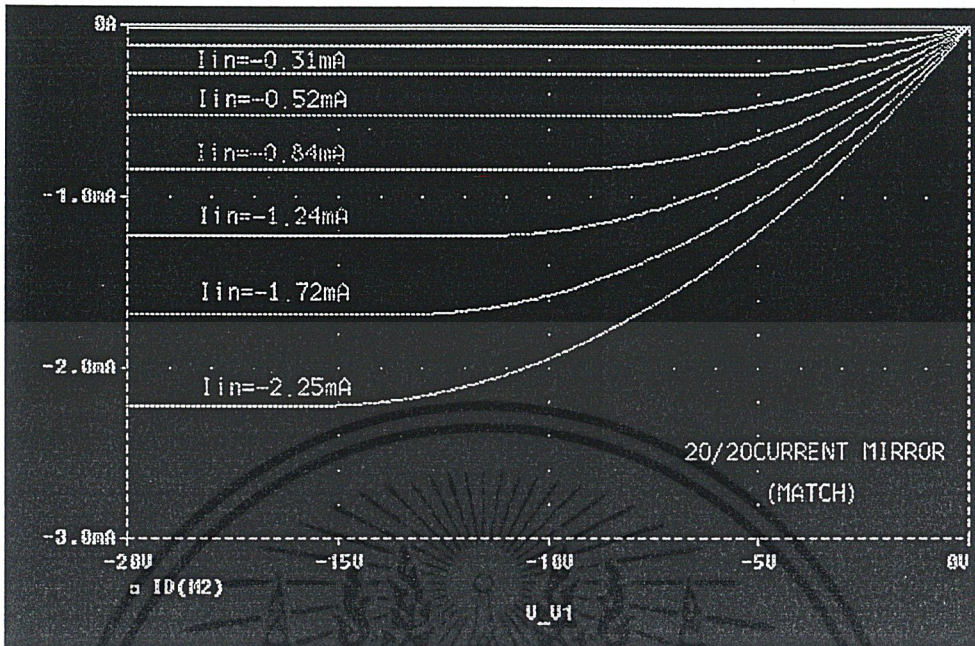
VTO = -4.4V KP = 8.522E-6 A/V²

M_2 มีโมเดลดังนี้ LEVEL = 1 TPG = 0 W = 20um L = 20um

VTO = -4.4V KP = 8.335E-6 A/V²

กราฟแสดงผลการจำลองเป็นดังรูปที่ 5.13

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 5.13 แสดงกราฟวงจรสะท้อนกระแสจากการจำลอง โดยเลือกคู่มอสทรานซิสเตอร์
ที่มีระดับความใกล้เคียงกันมาก

บทที่ 6

การวิเคราะห์ผลการทดลอง

ในบทนี้จะได้นำเสนอการวิเคราะห์ผลการทดลอง โดยแบ่งออกเป็น 3 หัวข้อหลัก ซึ่งได้แก่การวิเคราะห์เพื่อตรวจสอบคุณสมบัติทางไฟฟ้าของพีมอสและวงจระสะท้อนกระแสที่สร้างขึ้นว่าสอดคล้องกับทางทฤษฎีหรือไม่และหัวข้อที่สองจะเป็นการแสดงถึงสาเหตุของการที่แรงดันขีดเริ่มในการสร้างครั้งแรกสูงกว่าที่ได้ออกแบบไว้ ซึ่งเป็นผลมาจากประจุพาหะในห้องปฏิบัติการ และหัวข้อสุดท้ายเป็นการเปรียบเทียบคุณภาพของวงจระสะท้อนกระแสแบบธรรมดา

6.1 การวิเคราะห์คุณสมบัติทางไฟฟ้าของพีมอสและวงจระสะท้อนกระแสหลังการปรับปรุงค่าแรงดันขีดเริ่ม

ในหัวข้อนี้จะได้ทำการเปรียบเทียบแนวโน้มของคุณสมบัติทางไฟฟ้าจากการวัดหลังจากที่ได้ทำการปรับปรุงค่าแรงดันขีดเริ่มกับสมการในเชิงทฤษฎี

6.1.1 คุณสมบัติกระแส-แรงดัน

สมการกระแส (I_D) ของพีมอสทรานซิสเตอร์ในช่วงอิ่มตัว เป็นดังนี้

$$I_D = -\frac{\mu_p C_{ox}}{2} \left(\frac{W}{L} \right) (V_{GS} - V_{th})^2$$

จะได้ว่าถ้าอัตราส่วนของ W/L และค่า V_{GS} เพิ่มขึ้นจะทำให้ I_D มีขนาดเพิ่มขึ้น จากผลการวัดดังตารางที่ 4.20-4.23 พบว่าเมื่ออัตราส่วนของ W/L และค่า V_{GS} เพิ่มขึ้นก็จะทำให้ I_D มีขนาดเพิ่มขึ้นซึ่งแนวโน้มที่เกิดขึ้นนี้สอดคล้องกับสมการในทางทฤษฎี

6.1.2 ค่าแรงดันขีดเริ่ม

สมการแรงดันขีดเริ่ม (V_T) ของพีมอสทรานซิสเตอร์ เป็นดังนี้

$$V_T = -0.6 - \phi_F - (Q_B / C_{OX}) - (Q_{SS} / C_{OX})$$

ค่าต่าง ๆ จากสมการ V_T สามารถกำหนดได้ดังนี้

$$\phi_F = (KT/q) \ln(N_B/n_i)$$

$$Q_B = \{2k_s e_0 q N_B (2\phi_F)\}^{1/2}$$

$$C_{OX} = (k_{OX} e_0 / t_{OX})$$

จากสมการทั้งหมดพบว่าอัตราส่วนของ W/L ไม่มีผลต่อการเปลี่ยนแปลงค่าของ V_T แต่อย่างใด จากผลการวัดดังตารางที่ 4.24 พบว่าเมื่ออัตราส่วน W/L เพิ่มขึ้น V_T มีการเปลี่ยนแปลงที่เพิ่มขึ้นเล็กน้อย คิดเป็นเปอร์เซ็นต์การเปลี่ยนแปลงเฉลี่ยไม่เกิน 5 % จึงอาจพอสรุปได้ว่าผลการวัดสอดคล้องกับสมการในทางทฤษฎี

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

6.1.3 Process Gain Factor(K_p)

สมการ K_p ของมอสทรานซิสเตอร์ เป็นดังนี้

$$K_p = \frac{\mu_p \epsilon_{ox} \epsilon_o}{t_{ox}}$$

จากสมการดังกล่าวค่า K_p จะเป็นค่าคงที่ไม่ขึ้นกับอัตราส่วน W/L ดังนั้นผลการวัดค่าจากกราฟ I-V Curve เพื่อนำมาคำนวณค่า K_p ตามตารางที่ 4.25 พบว่าเมื่ออัตราส่วนของ W/L เปลี่ยนแปลง ค่า K_p เปลี่ยนแปลงน้อยมากในหน่วย $\mu A/V^2$ อาจถือได้ว่าสอดคล้องกับทางทฤษฎี

6.1.4 ทรานคอนดักแตนซ์(g_m)

สมการทรานคอนดักแตนซ์ของมอสทรานซิสเตอร์ เป็นดังนี้

$$g_m = \frac{\Delta I_D}{\Delta V_G}$$

ค่าทรานคอนดักแตนซ์สามารถคำนวณได้เป็น 2 ช่วงคือช่วงเชิงเส้นและช่วงอิ่มตัว ขึ้นอยู่กับว่าจะเลือกค่า V_D ให้อยู่ในช่วงใด จากการอ่านค่าจากกราฟ I-V Curve และทำการคำนวณค่าทรานคอนดักแตนซ์ดังตารางที่ 4.30-4.31 พบว่าเมื่ออัตราส่วน W/L มีค่าเพิ่มขึ้น ค่าทรานคอนดักแตนซ์ทั้งช่วงเชิงเส้นและช่วงอิ่มตัวก็มีค่าเพิ่มขึ้นด้วย ดังนั้นผลการวัดจึงสอดคล้องกับทางทฤษฎี

6.1.5 ค่าคอนดักแตนซ์(g_{ds})

สมการค่าคอนดักแตนซ์ของมอสทรานซิสเตอร์ เป็นดังนี้

$$g_{ds} = \left[\frac{\Delta I_D}{\Delta V_D} \right]_{V_G = \text{constant}}$$

ค่าคอนดักแตนซ์จะขึ้นกับ I_D เมื่อเราเลือกให้แรงดันเกตคงที่ที่ค่าใดค่าหนึ่ง แต่สมการของ I_D นั้นขึ้นกับอัตราส่วน W/L ด้วย ดังนั้นจากผลการวัดและคำนวณค่าคอนดักแตนซ์ในตารางที่ 4.32-4.35 ที่แรงดันเกตคงที่ค่าหนึ่ง เมื่อค่า W/L เพิ่มขึ้น จะทำให้ค่าคอนดักแตนซ์เพิ่มขึ้นด้วยซึ่งสอดคล้องกับทางทฤษฎี

6.1.6 ค่าความต้านทานในสถานะนำกระแส(R_{on})

สมการค่าความต้านทานในสถานะนำกระแสของมอสทรานซิสเตอร์ เป็นดังนี้

$$R_{on} = \frac{1}{g_{ds}}$$

จากหัวข้อที่ 6.2.5 ในทางทฤษฎีค่าคอนดักแตนซ์ขึ้นกับอัตราส่วนของ W/L ดังนั้นค่าความต้านทานในสภาวะนำกระแส ก็จะมีความสัมพันธ์ในลักษณะผกผันกับอัตราส่วน W/L นั้นเอง ดังนั้นจากผลการวัดและคำนวณค่าความต้านทานในสภาวะนำกระแสในตารางที่ 4.32-4.35 พบว่าผลการวัดเป็นไปในทำนองเดียวกันกับทางทฤษฎี

6.1.7 อัตราส่วนระหว่างกระแสเอาต์พุตกับกระแสอินพุต ในวงจรสะท้อนกระแสแบบธรรมดา (I_{out}/I_{in})

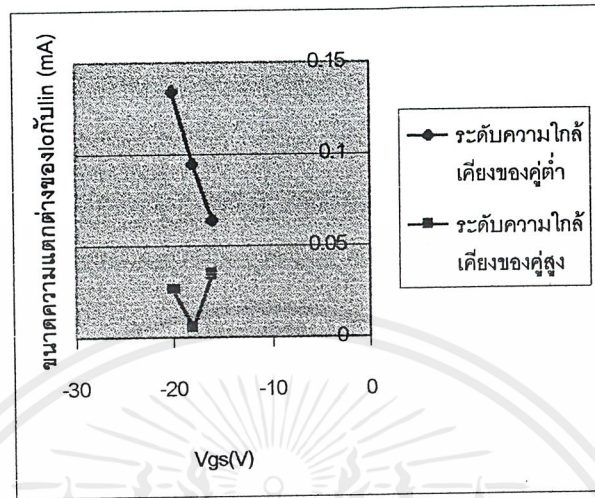
สมการ I_{out}/I_{in} อย่างง่ายที่สุดสำหรับการออกแบบวงจรสะท้อนกระแสแบบธรรมดา โดยใช้มอสทรานซิสเตอร์เป็นองค์ประกอบ เป็นดังนี้

$$\frac{I_{out}}{I_{in}} = \left(\frac{L_1 W_2}{W_1 L_2} \right)$$

จากสมการข้างบนพบว่าเมื่อควบคุมพารามิเตอร์ต่าง ๆ ไว้ ผลของอัตราส่วน I_{out}/I_{in} จะขึ้นกับอัตราส่วนของ W/L ของมอสทรานซิสเตอร์ทั้ง 2 ตัวที่ใช้ประกอบกันเป็นวงจรสะท้อนกระแสแบบธรรมดา แต่จากการออกแบบได้กำหนดค่าของ W_1/L_1 ให้เท่ากับค่าของ W_2/L_2 จึงทำให้อัตราการขยายกระแสของวงจรสะท้อนกระแสแบบธรรมดาที่ได้สร้างขึ้นมีค่าเท่ากับ 1 ($I_{out}/I_{in} = 1$) ดังนั้นเมื่อทำการวัดจากวงจรสะท้อนกระแสแบบธรรมดาที่สร้างขึ้นตามตารางที่ 4.36-4.38 พบว่าไม่ว่าอัตราส่วนของ W/L จะเปลี่ยนเป็นค่าใดก็ตาม ค่า I_{out}/I_{in} ยังคงมีค่าเข้าใกล้ 1 จึงพอสรุปได้ว่าผลการวัดเป็นไปตามที่ได้ออกแบบไว้

6.2 การจำลองแบบเพื่อเปรียบเทียบคุณภาพของวงจรสะท้อนกระแสแบบธรรมดา

หลังจากที่ได้ทำการจำลองแบบในหัวข้อที่ 5.2.2 ได้กราฟการจำลองในรูปที่ 5.12 และ 5.13 นำผลที่ได้จากแต่ละกราฟมาหาขนาดความแตกต่างระหว่างกระแสเอาต์พุตและกระแสอินพุตที่ระดับแรงดันเกต-ซอส -16 V, -18V และ -20V ซึ่งสามารถเขียนเป็นกราฟเพื่อเปรียบเทียบคุณภาพของวงจรสะท้อนกระแสทั้งสอง ได้ดังรูปที่ 6.1 (วงจรที่มีคุณภาพดี จะมีขนาดความแตกต่างเข้าใกล้ศูนย์)



รูปที่ 6.1 แสดงการเปรียบเทียบคุณภาพพวงจรสะท้อนกระแส 2 วงจรที่เลือกใช้คู่ที่มอสทรานซิสเตอร์ที่มีระดับความถี่เคียงทางคุณสมบัติต่างกัน

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

บทที่ 7

สรุปและวิจารณ์ผลการทดลอง

จากการที่ได้ทำการศึกษาการออกแบบและการสร้างวงจรสะท้อนกระแสโดยใช้พีมอสทรานซิสเตอร์แบบเกทโลหะ ทำให้เข้าใจถึงกระบวนการออกแบบ , กระบวนการสร้าง รวมไปถึงกระบวนการวิเคราะห์ข้อมูลต่างๆของพีมอสทรานซิสเตอร์และวงจรสะท้อนกระแสแบบธรรมดา หลังจากที่ได้ทำการศึกษาทำให้เรียนรู้ถึงกระบวนการสร้างพีมอสทรานซิสเตอร์และวงจรสะท้อนกระแสแบบธรรมดา และการใช้เครื่องมือและอุปกรณ์ต่าง ๆ ที่จำเป็นต่อการสร้างรวมถึงการวัดและการวิเคราะห์พารามิเตอร์ที่จำเป็น

กระบวนการสร้างที่ได้เรียนรู้ได้แก่ การเตรียมแผ่นซิลิกอน กระบวนการออกซิเดชัน การสร้างหน้ากาก เทคนิคการสร้างโดยวิธีการแพร่สารเจือ การเคลือบอลูมิเนียมในสุญญากาศ และการใช้เครื่องมือในการวัดคุณสมบัติต่างๆทั้งทางไฟฟ้าและทางกายภาพของพีมอสทรานซิสเตอร์และวงจรสะท้อนกระแสแบบธรรมดา

จุดมุ่งหมายของปริญญานิพนธ์ฉบับนี้ต้องการศึกษาการสร้างวงจรสะท้อนกระแสแบบธรรมดาที่ต้องอาศัยความเหมือนกันของพีมอสทรานซิสเตอร์ 2 ตัวที่อยู่ภายในวงจรสะท้อนกระแสแบบธรรมดา ดังนั้นในเบื้องต้นจึงทำการศึกษาความแตกต่างของคุณสมบัติทางไฟฟ้าของพีมอสทรานซิสเตอร์ที่สร้างมาจากต้นแบบที่มีลวดลายเดียวกันและอยู่ภายใต้สภาวะแวดล้อมในการสร้างที่เหมือนกันจำนวน 2 แผ่น

ในการสร้างพีมอสทรานซิสเตอร์และวงจรสะท้อนกระแสแบบธรรมดาได้มีการออกแบบให้ความยาวของช่องทางเดินกระแส(L)มีค่าคงที่ที่ 20 ไมโครเมตรแต่ความกว้างของช่องทางเดินกระแส(W)มีค่าเปลี่ยนแปลงไปโดยมีค่าเท่ากับ 20,40,60 และ 100 ไมโครเมตร เพื่อต้องการศึกษาผลการเปลี่ยนแปลงค่า W ที่มีผลต่อคุณสมบัติทางไฟฟ้า โดยได้ทำการสรุปแนวโน้มของพารามิเตอร์ต่าง ๆ ก่อนและหลังทำการปรับปรุงค่าแรงดันขีดเริ่ม ซึ่งสามารถสรุปผลการวัดค่าต่าง ๆ ได้ดังต่อไปนี้

7.1 คุณสมบัติทางไฟฟ้าของพีมอสทรานซิสเตอร์

แนวโน้มของคุณสมบัติทางไฟฟ้าของพีมอสทรานซิสเตอร์ก่อนและหลังการปรับปรุงแรงดันขีดเริ่มเป็นไปในแนวทางเดียวกันดังต่อไปนี้

1.คุณสมบัติกระแสและแรงดัน พบว่า

เมื่อ V_G มีค่าเป็นลบมากขึ้น ขนาดกระแส I_D ก็จะเพิ่มขึ้น และถ้าความกว้างของช่องทางเดินกระแส(W)มีค่าเพิ่มขึ้น กระแส I_D ก็จะเพิ่มขึ้นด้วย

2.แรงดันขีดเริ่ม พบว่า

ความกว้างของช่องทางเดินกระแสที่เปลี่ยนแปลงไป มีผลต่อการเปลี่ยนแปลงค่าแรงดันขีดเริ่มของทั้งสองแผ่นน้อยมาก

3.Process gain factor(K_p) พบว่า

ความกว้างของช่องทางเดินกระแสที่เปลี่ยนแปลงไป มีผลต่อการเปลี่ยนแปลงค่า K_p ของทั้งสองแผ่นน้อยมาก(หน่วย $\mu A/V^2$)

4.กระแสรั่วไหล(I_D) พบว่า

ความกว้างของช่องทางเดินกระแสที่เพิ่มขึ้นและ V_{DS} มีค่าเป็นลบมากขึ้นทำให้กระแสรั่วไหลมีค่าเพิ่มขึ้น

5.ทรานคอนดักแตนซ์(g_m) พบว่า

ทั้งในช่วงเชิงเส้นและอิมิตัว เมื่อความกว้างของช่องทางเดินกระแสมีค่าเพิ่มขึ้น ค่า g_m ก็จะมีค่าเพิ่มขึ้น

6.คอนดักแตนซ์(g_{ds})พบว่า

เมื่อ V_G มีค่าเป็นลบมากขึ้นจะทำให้ g_{ds} มีค่าเพิ่มขึ้นและเมื่อความกว้างของช่องทางเดินกระแสมีค่าเพิ่มขึ้นจะทำให้ g_{ds} มีค่ามากขึ้นด้วย

7.ความต้านทานขั้วนำกระแส(R_{on}) พบว่า

เมื่อ V_G มีค่าเป็นลบมากขึ้นจะทำให้ R_{on} มีค่าลดลงและเมื่อความกว้างของช่องทางเดินกระแสมีค่าเพิ่มขึ้นจะทำให้ R_{on} มีค่าลดลง

ตารางที่ 7.1 แสดงขนาดความแตกต่างของคุณสมบัติทางไฟฟ้าระหว่างแผ่นทั้งสอง ก่อนและหลังการปรับปรุงแรงดันขีดเริ่มเมื่อคิดเทียบเป็นเปอร์เซ็นต์

คุณสมบัติทางไฟฟ้า	ขนาดความแตกต่างระหว่างแผ่นทั้งสอง เมื่อคิดเป็นเปอร์เซ็นต์	
	ก่อนปรับปรุงแรงดันขีดเริ่ม	หลังปรับปรุงแรงดันขีดเริ่ม
1.คุณสมบัติกระแส-แรงดัน	10%-30%	7%-22%
2.แรงดันขีดเริ่ม	10%	2%
3.Process Gain Factor	ไม่เกิน10%	ไม่เกิน8%

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 7.1 (ต่อ)

4.กระแสรั่วไหล	ไม่เกิน40%	ไม่เกิน30%
5.ทรานคอนดักแตนซ์	ไม่เกิน20%	ไม่เกิน10%
6.คอนดักแตนซ์	ไม่เกิน25%	ไม่เกิน12%
7.ความต้านทานขณะนำกระแส	ไม่เกิน40%	ไม่เกิน13%

7.2 ผลจากการใช้ฟิมอสทรานซิสเตอร์ 2 ตัวประกอบกันเป็นวงจรสะท้อนกระแสแบบธรรมดา

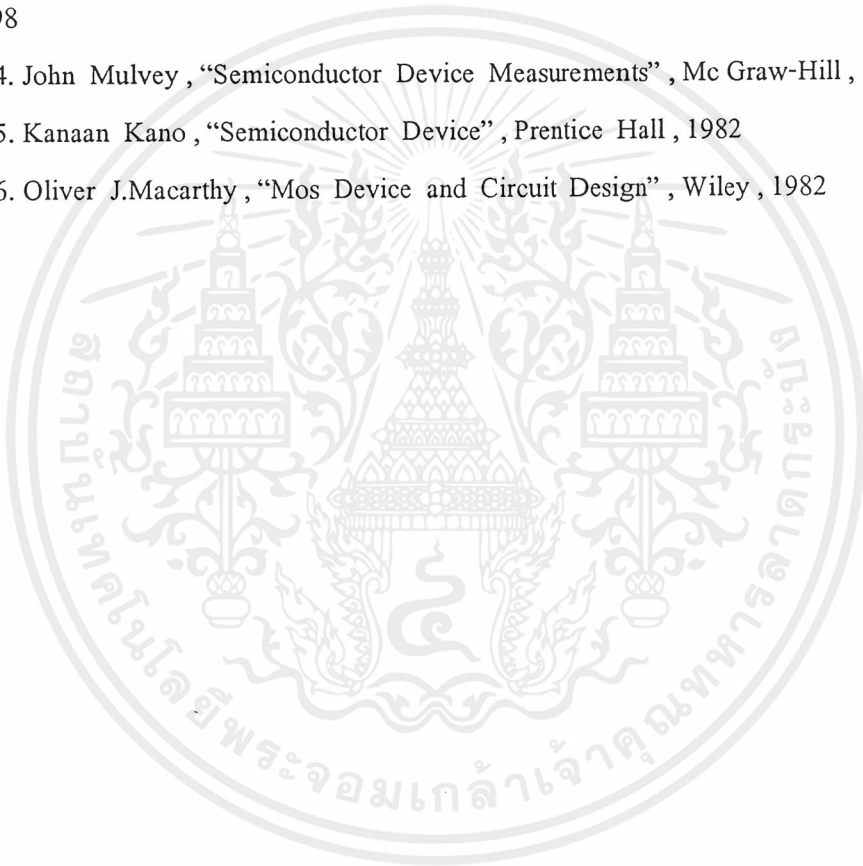
พบว่า การเปลี่ยนแปลงค่า W/L ให้เพิ่มขึ้น มีผลโดยตรงต่อการเพิ่มขึ้นของกระแสเดรน จากเหตุนี้เองทำให้กระแสอินพุตและกระแสเอาต์พุตมีแนวโน้มที่เพิ่มขึ้นตามค่า W/L ที่เพิ่มขึ้น ส่วนความแตกต่างเฉลี่ยระหว่างกระแสเอาต์พุตและกระแสอินพุตก่อนปรับปรุงแรงดันขีดเริ่มมีค่าไม่เกิน 8 μA และหลังปรับปรุงมีค่าไม่เกิน 6 μA

7.3 การลดความแตกต่างระหว่างกระแสอินพุตและกระแสเอาต์พุต จากวงจรสะท้อนกระแสแบบธรรมดา

สามารถลดความแตกต่างระหว่างกระแสอินพุตและกระแสเอาต์พุตได้โดยการเลือกวงจรสะท้อนกระแสแบบธรรมดาที่มีคูฟิมอสทรานซิสเตอร์ที่มีคุณสมบัติทางไฟฟ้าให้มีค่าใกล้เคียงกันมากที่สุดดังแสดงในกราฟที่ 6.1

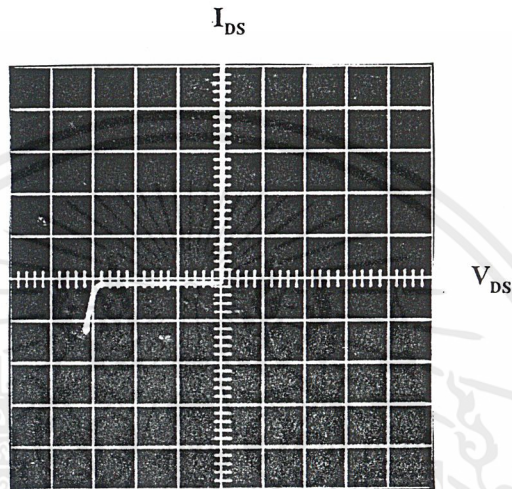
หนังสืออ้างอิง

1. สมเกียรติ สุขเดช, “สิ่งประดิษฐ์สารกึ่งตัวนำ”, พิมพ์ครั้งที่ 6 , พ.ศ. 2536
2. วีระ เฟื่องจันทร์, “การออกแบบและการสร้างวงจระสะท้อนกระแสโครงสร้างมอสแบบเกตโลหะ , วิทยานิพนธ์คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง , ปีการศึกษา 2541
3. John Alison , “Electronic Engineering Semiconductors and Device” , Mc Graw-Hill , 1998
4. John Mulvey , “Semiconductor Device Measurements” , Mc Graw-Hill , 1968
5. Kanaan Kano , “Semiconductor Device” , Prentice Hall , 1982
6. Oliver J.Macarthy , “Mos Device and Circuit Design” , Wiley , 1982



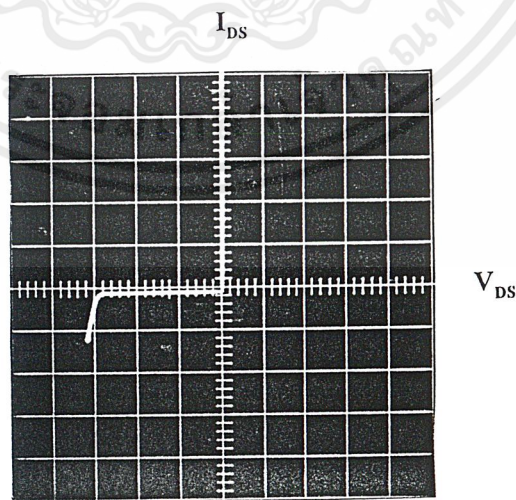
ก.2 รูปแสดงผลการวัดคุณสมบัติทางไฟฟ้าของพีมอสทรานซิสเตอร์

ได้ทำการวัดรอยต่อระหว่างซอส-ฐานรอง, เกรน-ฐานรอง, เกท-ฐานรอง, เกท-ซอส, เกท-เกรน, V_T , และ V_{BD} ของพีมอสทรานซิสเตอร์ตัวที่ใช้ได้ แสดงได้ดังรูปที่ 1 - 8



(Hor: 20 V/Div, Ver : 1mA/Div)

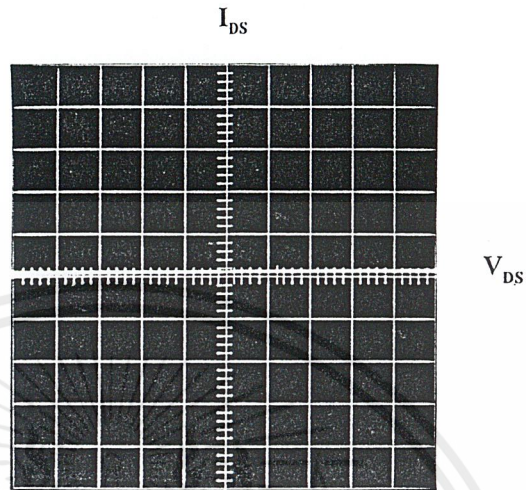
รูปที่ 1 แสดงกราฟคุณสมบัติกระแส-แรงดันของรอยต่อระหว่างซอสกับฐานรอง



(Hor : 20 V/Div, Ver : 1mA/Div)

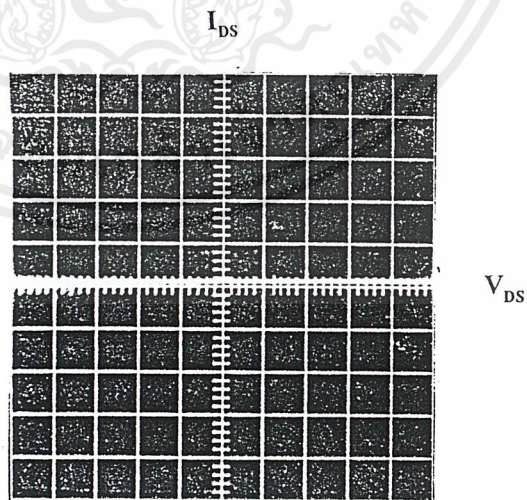
รูปที่ 2 แสดงกราฟคุณสมบัติกระแส-แรงดันของรอยต่อระหว่างเกรนกับฐานรอง

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(Hor : 20 V/Div, Ver : 1mA/Div)

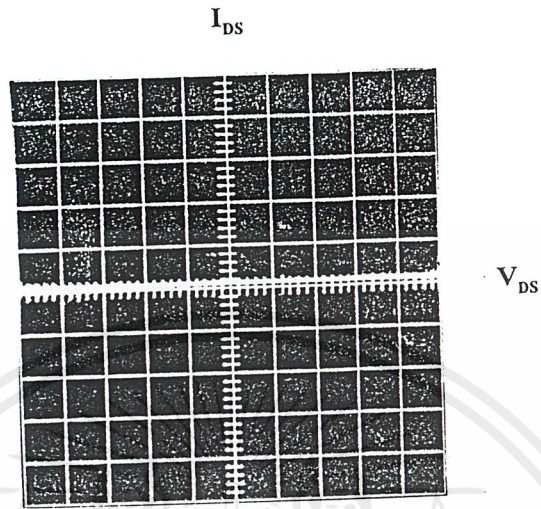
รูปที่ 3 แสดงกราฟคุณสมบัติกระแส-แรงดันของรอยต่อระหว่างเกตกับฐานรอง



(Hor : 5V/Div, Ver : 1mA/Div)

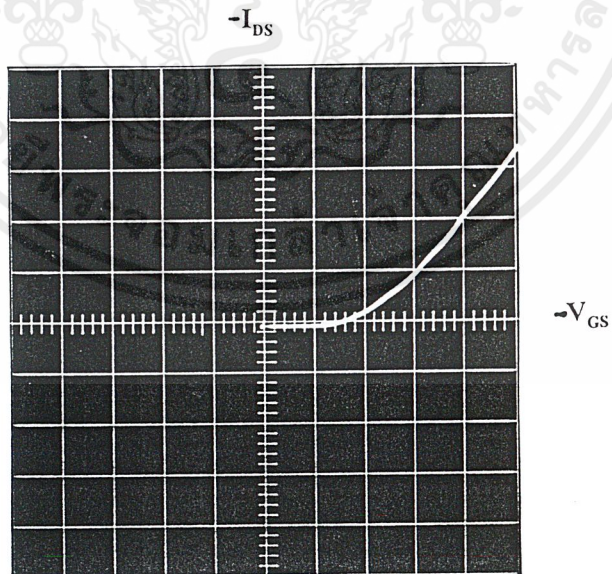
รูปที่ 4 แสดงกราฟคุณสมบัติกระแส-แรงดันของรอยต่อระหว่างเกตกับซอส

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(Hor : 5V/Div, Ver : 1mA/Div)

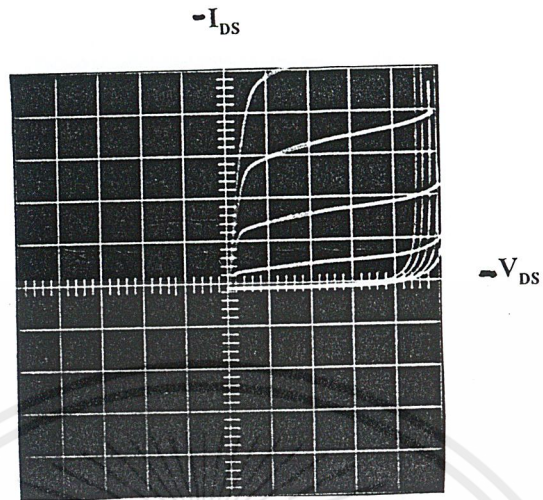
รูปที่ 5 แสดงกราฟคุณสมบัติกระแส-แรงดันของรอยต่อระหว่างเกตกับเดรน



(Hor : 5V/Div, Ver : 1mA/Div)

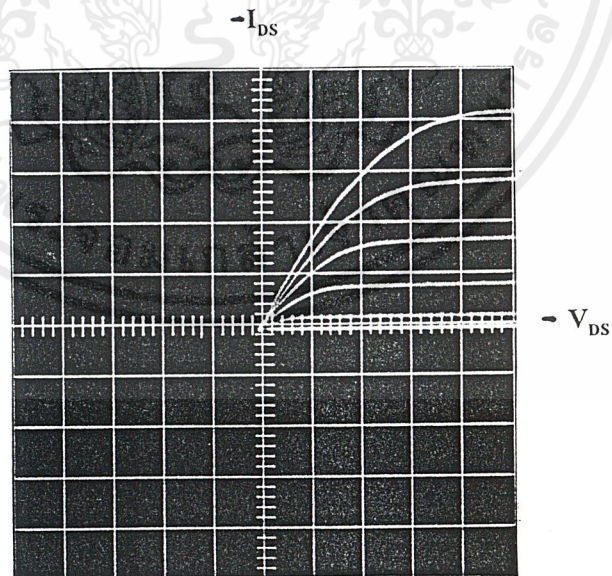
รูปที่ 6 แสดงกราฟคุณสมบัติแรงดันขีดเริ่ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



(Hor : 5V/Div, Ver : 1mA/Div)

รูปที่ 7 แสดงกราฟคุณสมบัติแรงดันพังทลาย

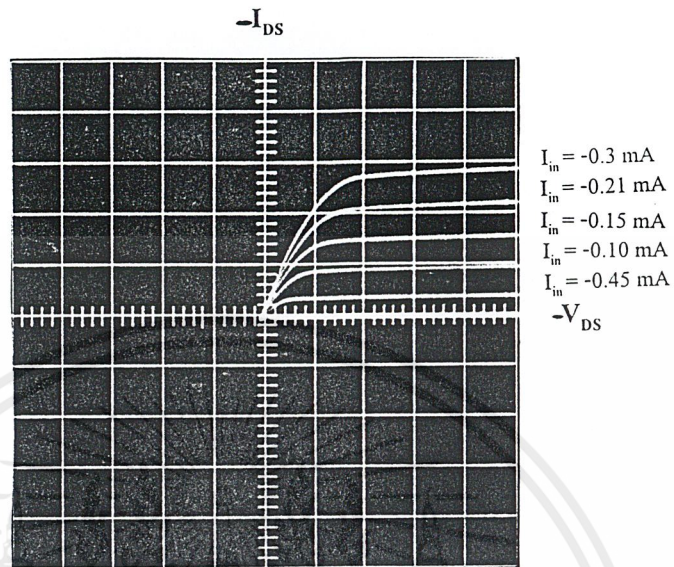


(Hor : 2V/Div, Ver : 0.1mA/Div)

รูปที่ 8 แสดงกราฟคุณสมบัติกระแสแรงดันของฟิโอมอสทรานซิสเตอร์

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ก.3 รูปแสดงผลการวัดค่าคุณสมบัติทางไฟฟ้าของวงจรสะท้อนกระแสแบบธรรมดา



(Hor : 2V/Div, Ver : 0.1mA/Div)

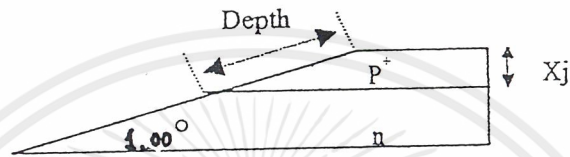
รูปที่ 9 แสดงผลการวัดค่ากระแสอินพุท-กระแสเอาต์พุทของวงจรสะท้อนกระแสแบบธรรมดา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ข.

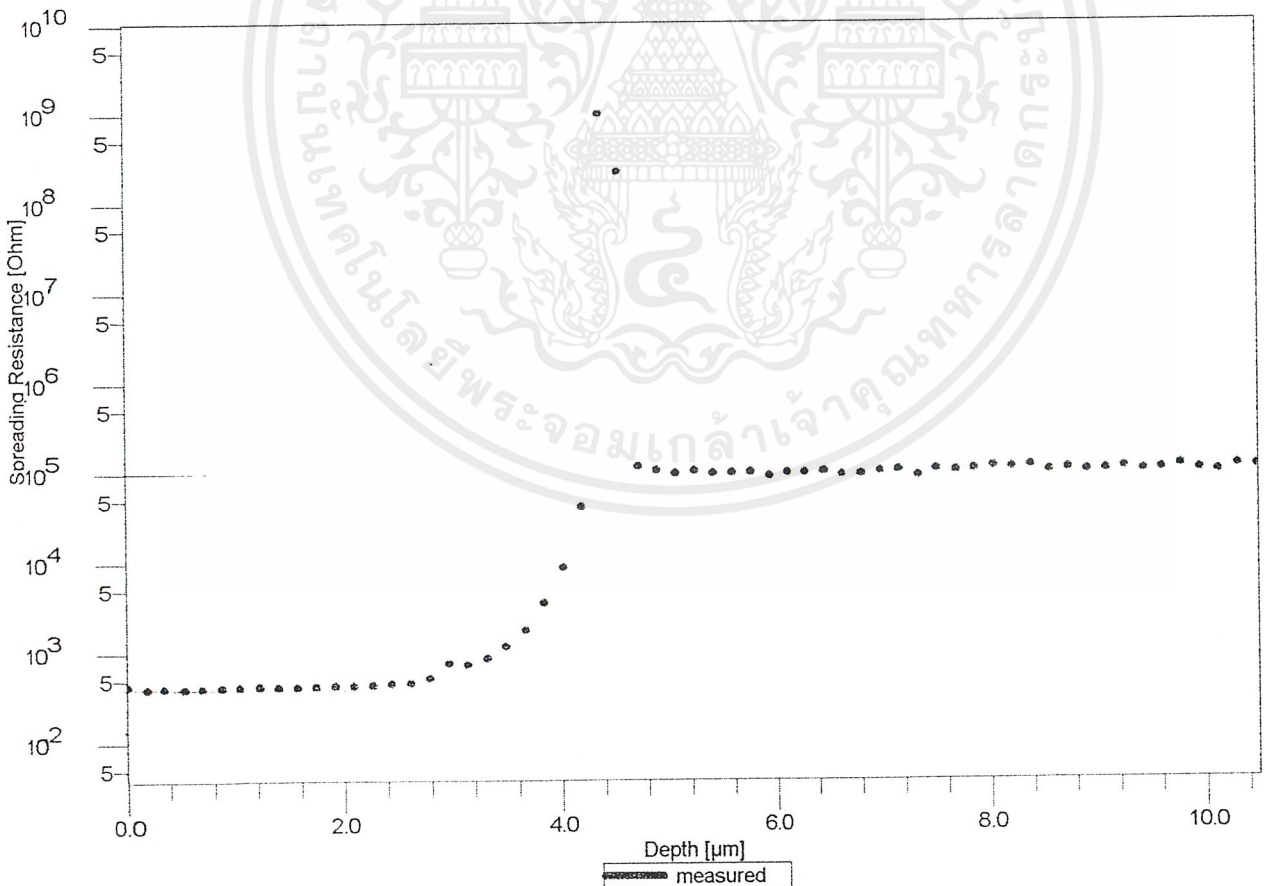
ข.1 ความลึกของรอยต่อ (X_j)

โดยการใช้เครื่อง Spreading Resistance Profiler SR210 (SRP) ทำการวัดชิ้นส่วน รอยต่อที่ได้แพร่สารเจือเข้าไป ได้กราฟความสัมพันธ์ระหว่าง Spreading Resistance (ρ_s) และ ความลึก (Depth) จากผิวของชิ้นงาน ดังรูปที่ 1



รูปที่ 1 แสดงชิ้นงานที่ทำการ SRP

ตัวอย่างผลการวัดจากเครื่อง SRP ของตัวอุปกรณ์แผ่นที่ 1 แสดงได้ดังรูป 2



รูปที่ 2 แสดงความสัมพันธ์ระหว่าง ρ_s และ Depth ของเครื่อง SRP ของแผ่นที่ 1

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

จากกราฟความถี่ของสารเจือที่แพร่เข้าไปในแผ่นต่าง ๆ ได้ผลดังตารางที่ 1
ตารางที่ 1 แสดงผลการวัดความถี่ของรอยต่อ(X_p) จากกราฟ SRP

	แผ่นที่ 1	แผ่นที่ 2
ก่อนปรับปรุงแรงดันขีดเริ่ม	2.15 μm	2.04 μm
หลังปรับปรุงแรงดันขีดเริ่ม	2.56 μm	2.71 μm

ข.2 ความหนาแน่นอะตอมสารเจือที่ซอสและเดรน(N_d)

ตารางที่ 2 แสดงผลการคำนวณความหนาแน่นอะตอมสารเจือที่ซอสและเดรน

	วัดจาก SRP		วัดจาก Four Point Probe	
	แผ่นที่1(cm^{-3})	แผ่นที่2(cm^{-3})	แผ่นที่1(cm^{-3})	แผ่นที่2(cm^{-3})
ก่อนปรับปรุงแรงดันขีดเริ่ม	1.211×10^{17}	1.378×10^{17}	1.602×10^{17}	1.749×10^{17}
หลังปรับปรุงแรงดันขีดเริ่ม	1.326×10^{17}	1.341×10^{17}	1.405×10^{17}	1.439×10^{17}

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ข.3 ความหนาแน่นอะตอมสารเจือที่ฐานรอง(N_{sub})

ตารางที่ 3 แสดงผลการคำนวณความหนาแน่นอะตอมสารเจือที่ฐานรอง

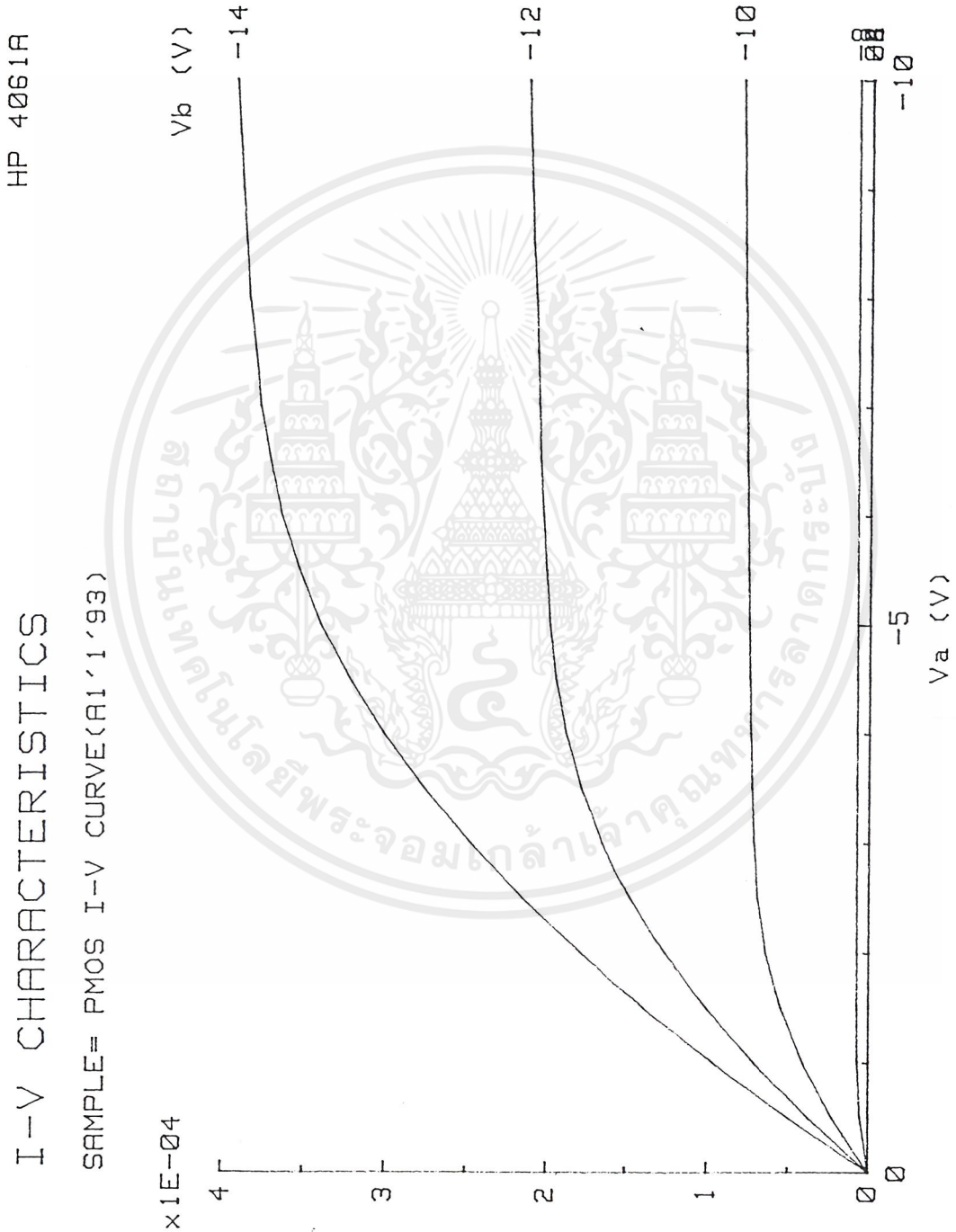
	วัดจาก SRP		วัดจาก Four Point Probe	
	แผ่นที่1(cm^{-3})	แผ่นที่2(cm^{-3})	แผ่นที่1(cm^{-3})	แผ่นที่2(cm^{-3})
ก่อนปรับปรุงแรงดันขีตเริ่ม	3.355×10^{14}	3.379×10^{14}	3.481×10^{14}	3.404×10^{14}
หลังปรับปรุงแรงดันขีตเริ่ม	3.455×10^{14}	3.507×10^{14}	3.404×10^{14}	3.429×10^{14}



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ก.

แสดงกราฟจากการวัดคุณสมบัติทางไฟฟ้าของพีมอสทรานซิสเตอร์ จากเครื่อง HP4061A



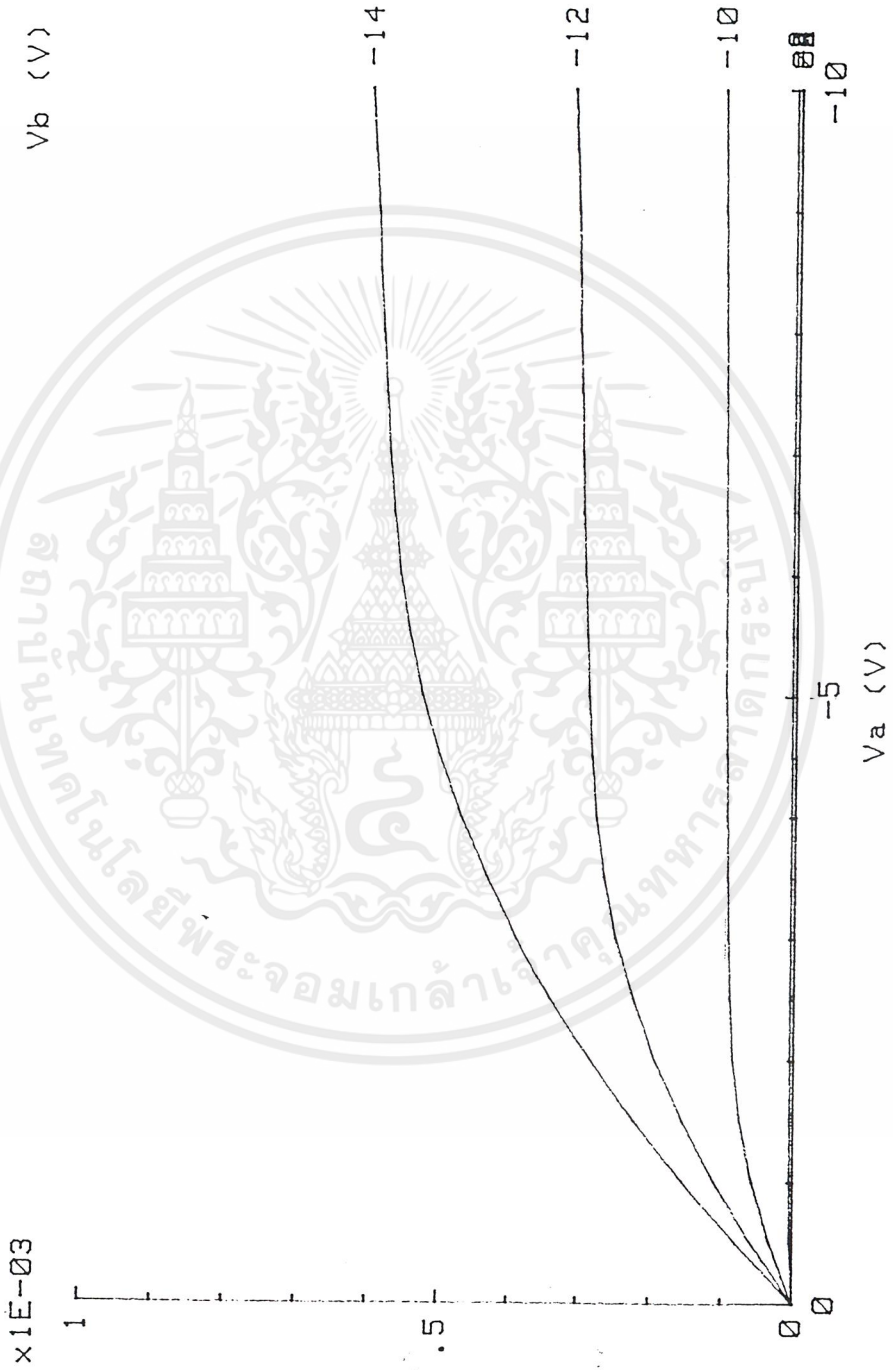
รูปที่ 1 แสดงกราฟคุณสมบัติกระแส-แรงดัน เมื่อ W/L = 20/20

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HP 4061A

I-V CHARACTERISTICS

SAMPLE= PMOS I-V CURVE(A6'1'93)



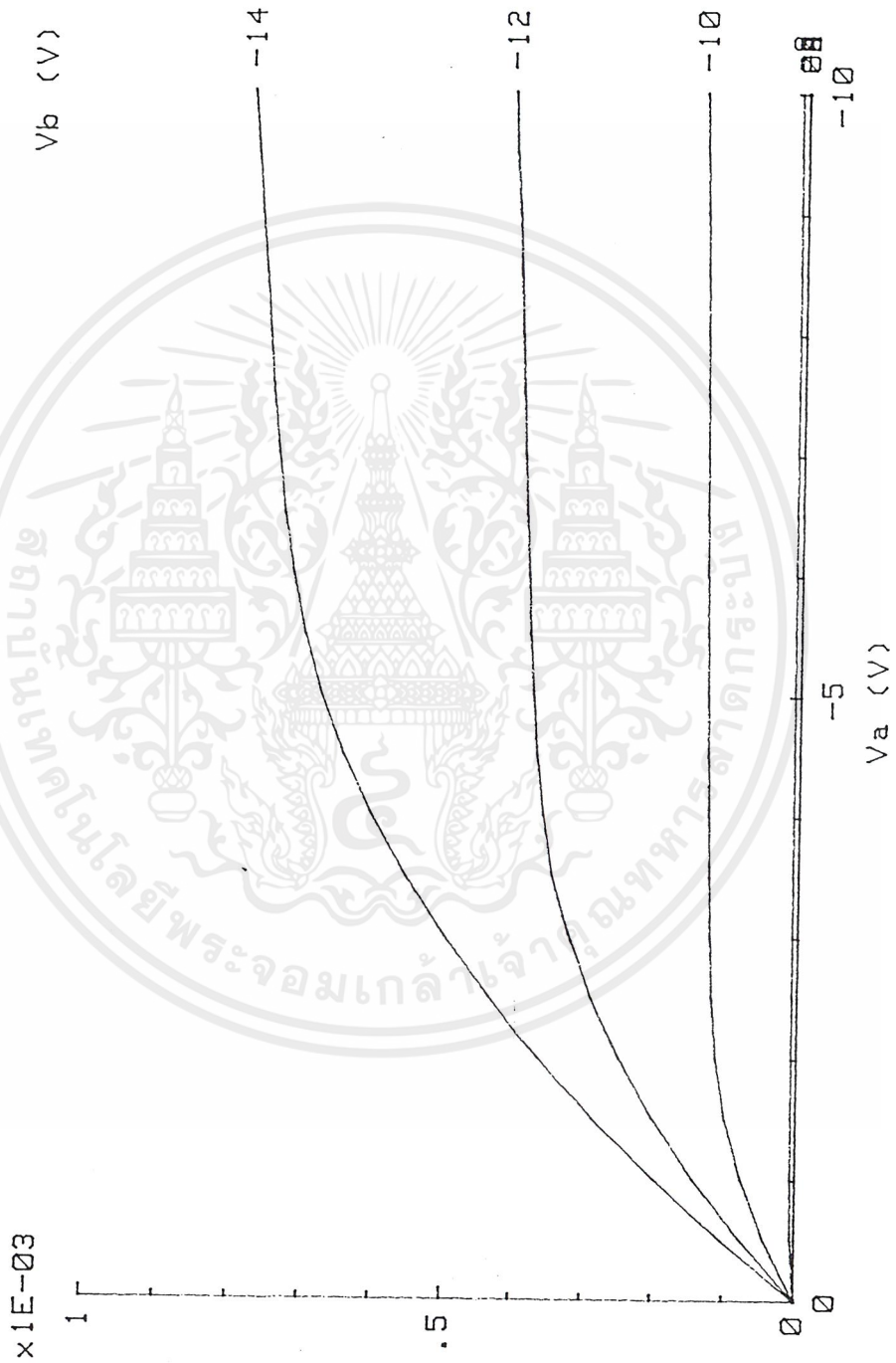
รูปที่ 2 แสดงกราฟคุณสมบัติกระแส-แรงดัน เมื่อ $W/L = 40/20$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

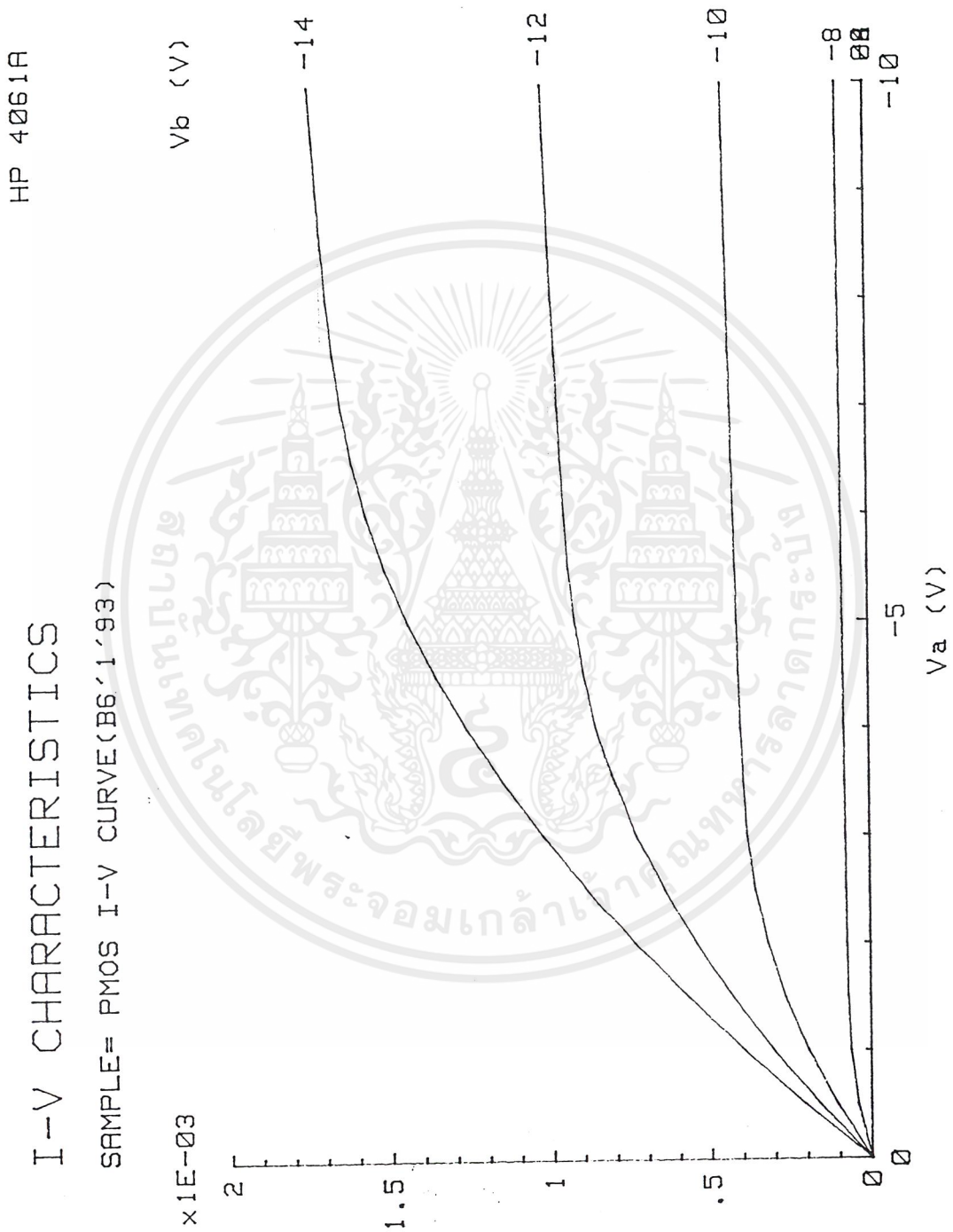
HP 4061A

I-V CHARACTERISTICS

SAMPLE= PMOS I-V CURVE(B2'1'93)

รูปที่ 3 แสดงกราฟคุณสมบัติกระแส-แรงดัน เมื่อ $W/L = 60/20$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



รูปที่ 4 แสดงกราฟคุณสมบัติกระแส-แรงดัน เมื่อ $W/L = 100/20$

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HP 4061A

I-V CHARACTERISTICS

SAMPLE= PMOS Vt(A6'1'93)



รูปที่ 5 แสดงกราฟแรงดันขีดเริ่ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่าจะกรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

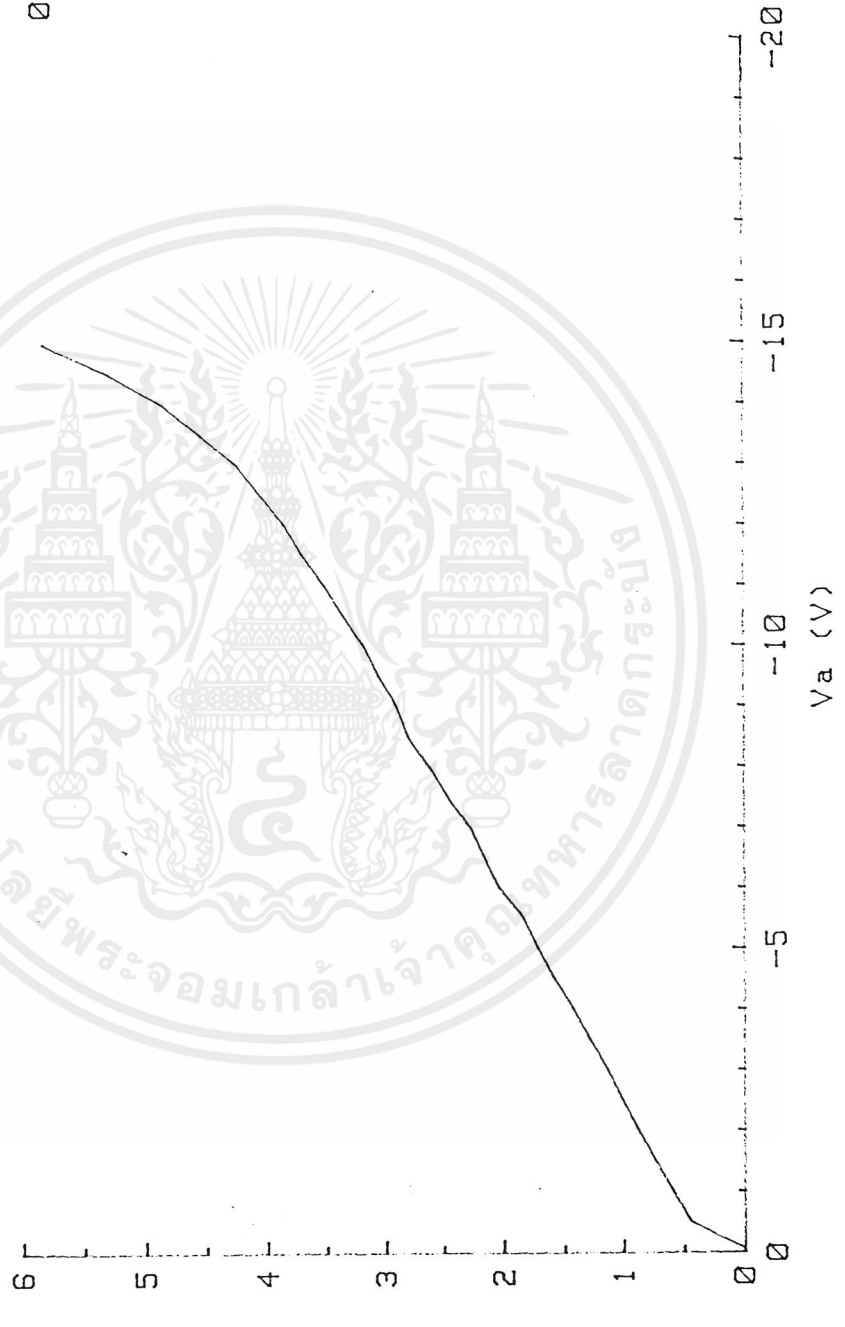
HP 4061A

I-V CHARACTERISTICS

SAMPLE= PMOS I-LEAK(A3'1'93)

Vb (V)
0

x1E-08



รูปที่ 6 แสดงกราฟกระแสรั่วไหล

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

HP 4061A

I-V CHARACTERISTICS

SAMPLE= PMOS V-BREAKDOWN(A2 '1 '93)



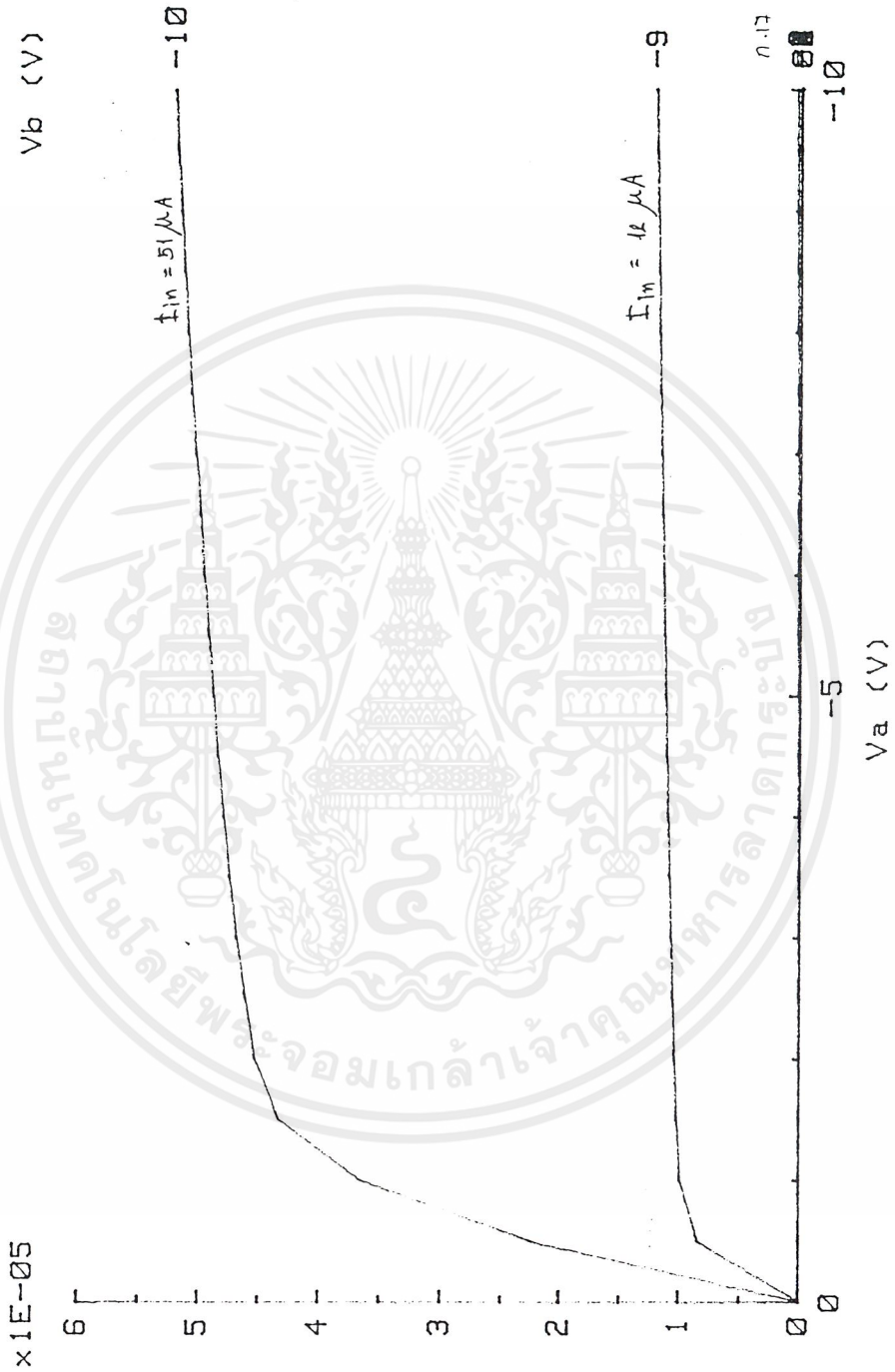
รูปที่ 7 แสดงกราฟแรงดันพังทลาย

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

I-V CHARACTERISTICS

HP 4061A

SAMPLE= CURRENT MIRROR (W/L)=2



รูปที่ 8 แสดงกราฟกระแสอินพุตและกระแสเอาต์พุตของวงจรสะท้อนกระแสแบบธรรมดา

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ง.

ในภาคผนวกนี้ได้ทำการกำหนดค่าพารามิเตอร์ต่าง ๆ ที่ใช้ในการจำลองแบบของพืชมอสทรานซิสเตอร์ด้วยโปรแกรม Pspice โดยพารามิเตอร์ที่กำหนดให้เหมือนกันสำหรับพืชมอสทุกตัวคือ LEVEL = 1 , TPG = 0 , L = 20u ส่วนพารามิเตอร์ตัวอื่น ๆ สามารถกำหนดได้ดังตารางต่อไปนี้

ตารางที่ 1 แสดงการกำหนดพารามิเตอร์เพื่อใช้ในการจำลองแบบ

W(m)	VTO(V)	KP(A/V ²)
20u	-4.25	8.51E-6
40u	-4.45	14.15E-6
60u	-4.75	17.56E-6
100u	-4.6	20.82E-6

ภาคผนวก จ.

ในภาคผนวกนี้ได้แสดงตารางค่าคงที่ที่จำเป็นสำหรับปริญญานิพนธ์ฉบับนี้ ซึ่งแสดงได้ดังต่อไปนี้

ตารางที่ 1 ค่าคงที่ทางฟิสิกส์

ตัวแปร	สัญลักษณ์	ค่า	หน่วย
ประจุอิเล็กตรอน	Q	1.6×10^{-19}	C
ค่าคงที่ของพลังค์	H	6.692×10^{-19}	J/S
ค่าคงที่ของโบลต์ซมันน์	K	1.38×10^{-23}	J/K
ค่าคงตัวไดอิเล็กตริกในสุญญากาศ	ϵ_0	8.85×10^{-12}	F/m

ตารางที่ 2 คุณสมบัติของซิลิกอนไดออกไซด์

ตัวแปร	ค่า	หน่วย
การนำความร้อน	0.014	$W/cm^{\circ}C$
การขยายตัวเนื่องจากความร้อน	0.5×10^{-4}	$^{\circ}C^{-1}$
ความหนาแน่น	2.3×10^{22}	cm^{-3}
ความต้านทาน(ที่ 300 K)	>10	Ωcm^{-3}
ความร้อนจำเพาะ	1.0	$J/g^{\circ}C$
ค่าคงที่ไดอิเล็กตริก(ϵ_{ox})	3.90	-
จุดหลอมเหลว	$\cong 1700$	$^{\circ}C$
น้ำหนักอะตอม	60.08	-

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้าไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ตารางที่ 3 คุณสมบัติของสารกึ่งตัวนำซิลิกอน

คุณสมบัติ	ซิลิกอน	หน่วย
จุดหลอมเหลว	1420	$^{\circ}\text{C}$
ความหนาแน่นที่ 25°C	2.329	g/cm^3
สัมประสิทธิ์การยืดตัวที่ 25°C	4.2×10^{-6}	ต่อ 1°C
ความนำเนื่องจากความร้อนที่ 25°C	0.20	$\text{cal}/\text{sec} \cdot \text{cm}^{\circ}\text{C}$
ความร้อนจำเพาะที่ $0-100^{\circ}\text{C}$	0.181	$\text{cal}/\text{g}^{\circ}\text{C}$
น้ำหนักอะตอม	28.08	-
จำนวนอะตอม	14	-
ค่าคงตัวแลตติสที่ 25°C	5.4292×10^{-8}	cm
ความหนาแน่นอะตอม	4.96×10^{22}	atom/cm^3
ค่าคงตัวไดอิเล็กตริก	12	-
ความกว้างของช่องว่างพลังงานที่ 300 K	1.1	eV
ความคล่องตัวของอิเล็กตรอน	1350	$\text{cm}^2/\text{V} \cdot \text{sec}$
ความคล่องตัวของโฮล	480	$\text{cm}^2/\text{V} \cdot \text{sec}$
ค่าคงที่ในการแพร่ของโฮล	12.3	cm^2/sec
ค่าคงที่ในการแพร่ของอิเล็กตรอน	34.6	cm^2/sec

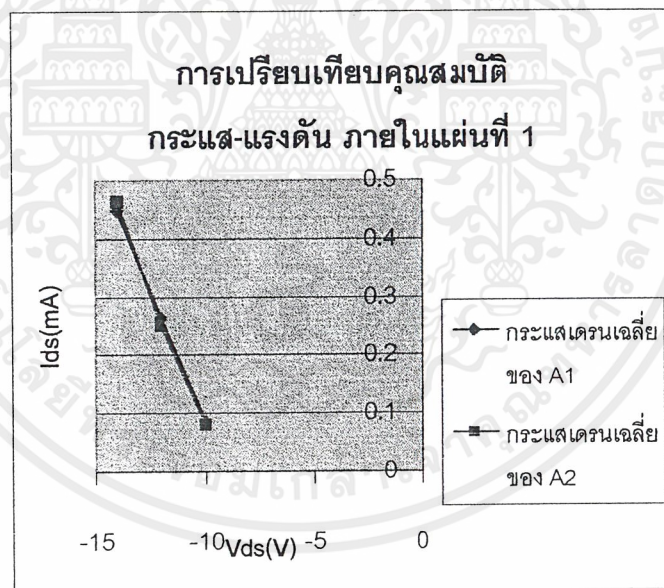
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ภาคผนวก ฉ.

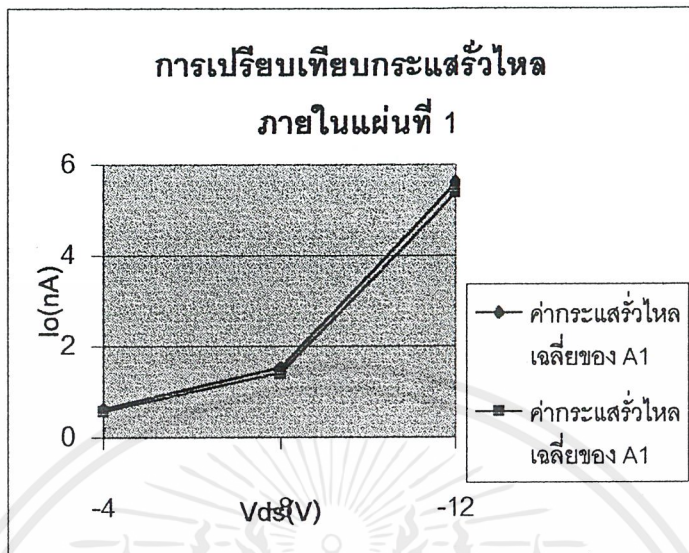
ในภาคผนวกนี้ได้้นำผลการทดลองที่แสดงเป็นตารางในบทที่ 4 มาแสดงในรูปแบบกราฟเพื่อประโยชน์ในการศึกษาผลการทดลองได้ง่ายขึ้น โดยแบ่งการแสดงผลกราฟออกเป็น 2 หัวข้อ คือการเปรียบเทียบคุณสมบัติภายในแผ่น (ตัวอย่างที่นำมาแสดงคือกลุ่มของพีมอสทรานซิสเตอร์ ที่มีอัตราส่วน $W/L = 20/20$ ที่อยู่ใกล้กันภายในแผ่นที่ 1 คือกลุ่มของ A1 และ A2 ภายหลังปรับแรงดันขีดเริ่มแล้ว)

ส่วนหัวข้อสุดท้ายจะแสดงผลการเปรียบเทียบกราฟของคุณสมบัติระหว่างแผ่นที่ 1 และแผ่นที่ 2 ซึ่งได้แสดงผลกราฟทั้งก่อนปรับปรุงและหลังปรับปรุงแรงดันขีดเริ่มแล้ว (%ความแตกต่างระหว่างแผ่น ดูได้จากตารางที่ 7.1)

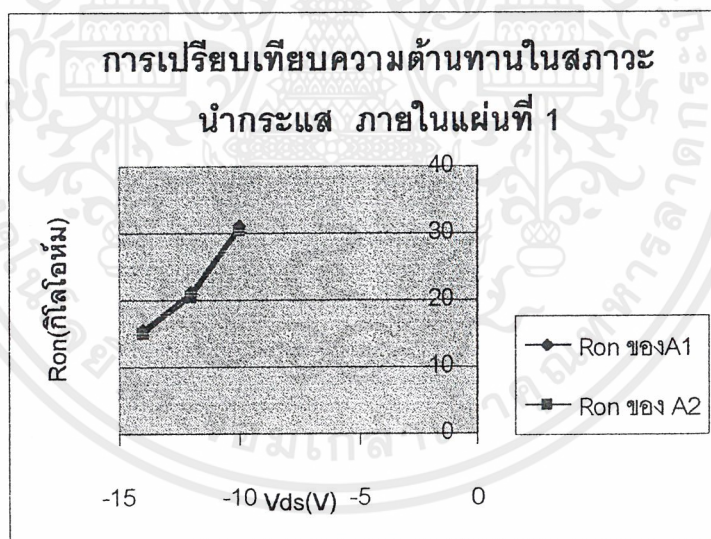
ฉ.1 การเปรียบเทียบคุณสมบัติภายในแผ่น



รูปที่ 1 กราฟแสดงผลการเปรียบเทียบกระแส-แรงดัน (ขนาดความแตกต่างไม่เกิน 5%) ภายในแผ่นที่ 1

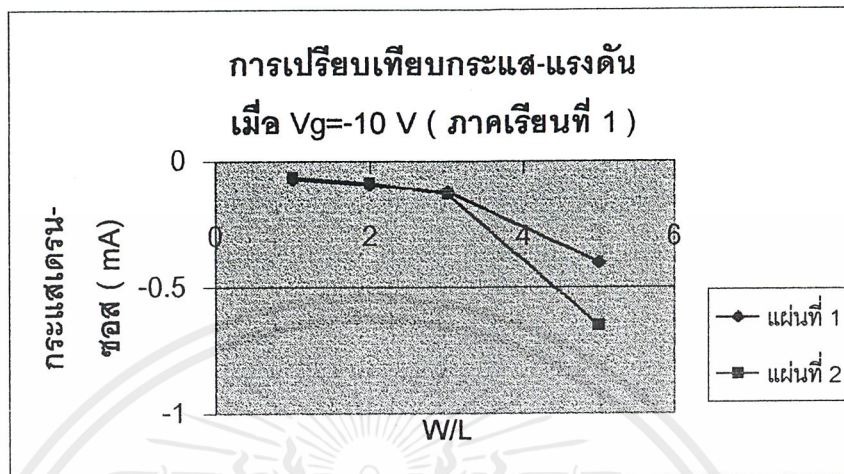


รูปที่ 2 กราฟแสดงการเปรียบเทียบกระแสรั่วไหล (ขนาดความแตกต่างไม่เกิน 10%)
ภายในแผ่นที่ 1

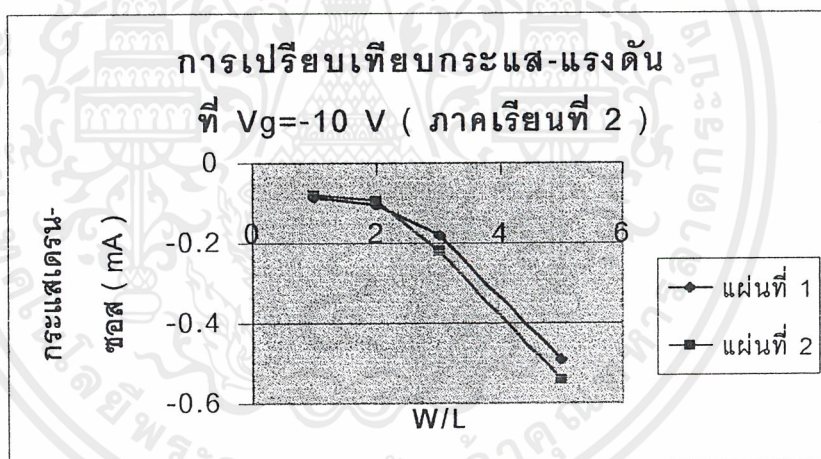


รูปที่ 3 กราฟแสดงการเปรียบเทียบความต้านทานในสภานำกระแส (ขนาดความแตกต่างไม่เกิน 3%) ภายในแผ่นที่ 1

ฉ.2 การเปรียบเทียบคุณสมบัติระหว่างแผ่น

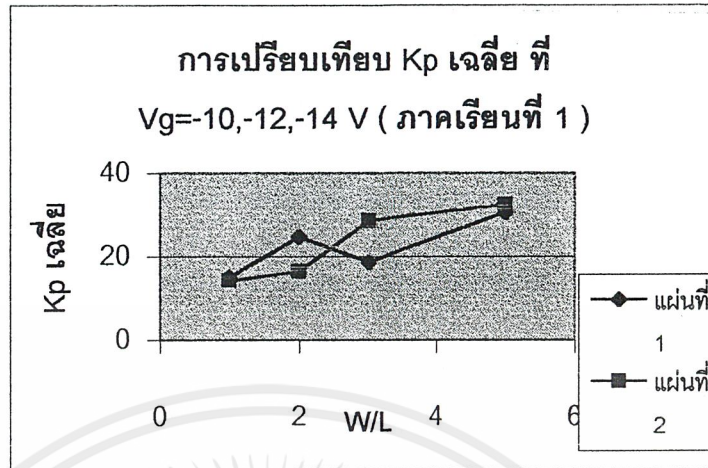


(ก).

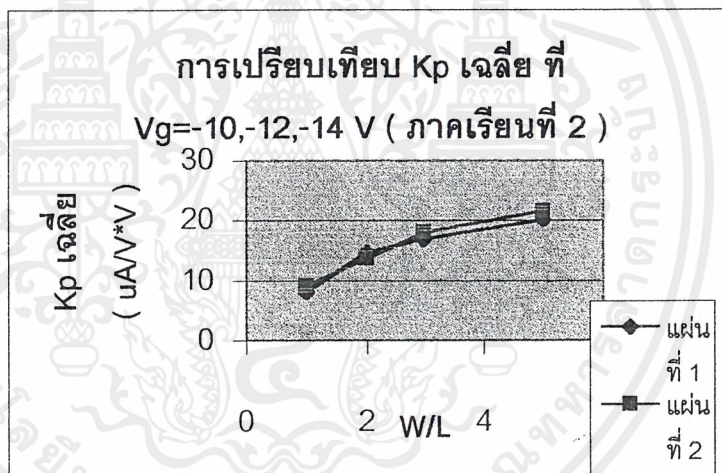


(ข).

รูปที่ 4 กราฟแสดงการเปรียบเทียบคุณสมบัติกระแส-แรงดันระหว่างแผ่นที่ 1 และ 2
(ก).ก่อนปรับปรุงแรงดันขีดเริ่ม (ข).หลังปรับปรุงแรงดันขีดเริ่ม

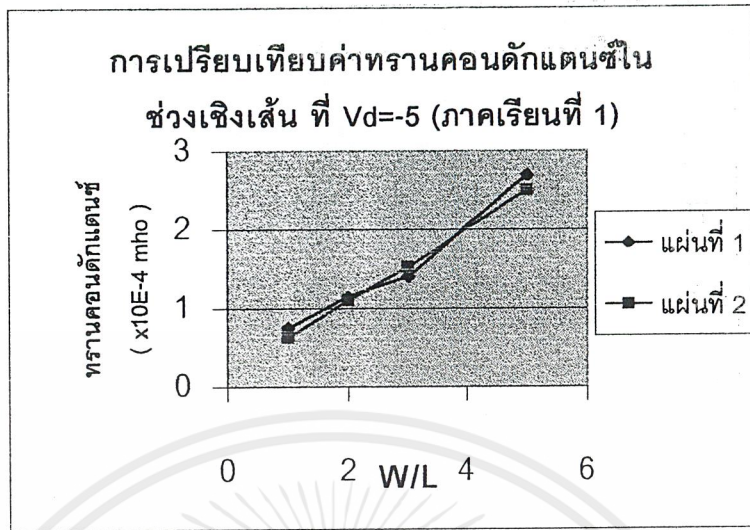


(ก).

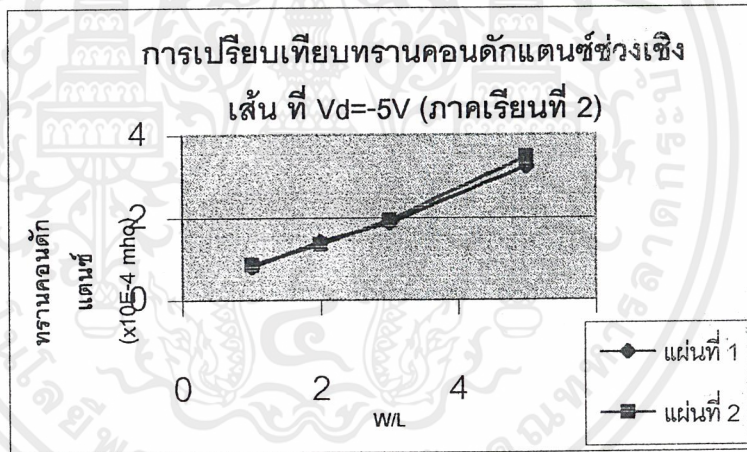


(ข).

รูปที่ 5 กราฟแสดงการเปรียบเทียบคุณสมบัติ K_p ระหว่างแผ่นที่ 1 และ 2
(ก).ก่อนปรับปรุงแรงดันขีดเริ่ม (ข).หลังปรับปรุงแรงดันขีดเริ่ม



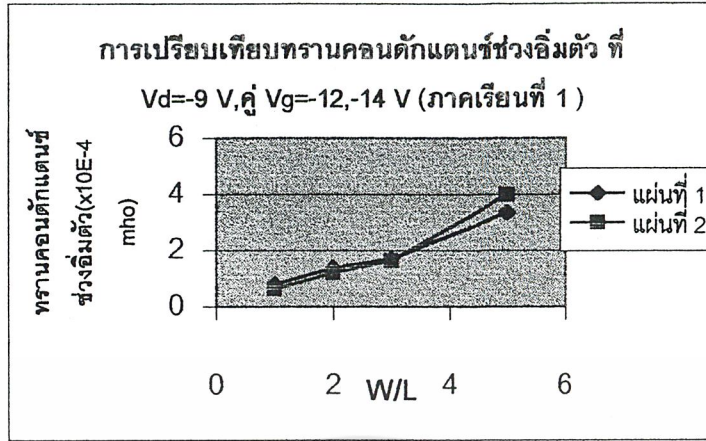
(ก).



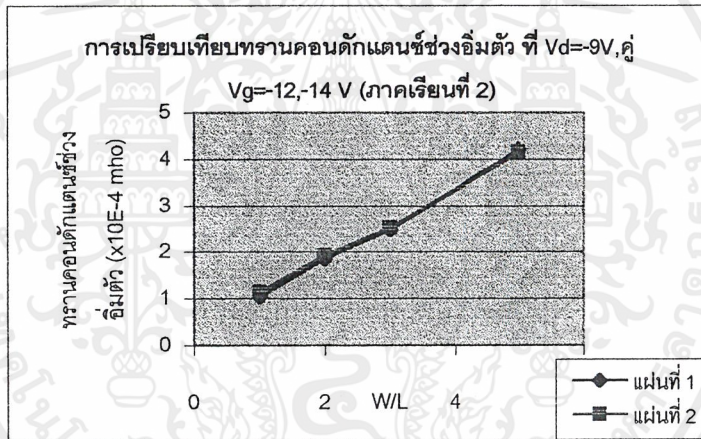
(ข).

รูปที่ 6 กราฟแสดงการเปรียบเทียบค่าทรานคอนดักแตนซ์เชิงเส้น ระหว่างแผ่นที่ 1 และ 2
(ก). ก่อนปรับปรุงแรงดันขีดเริ่ม (ข). หลังปรับปรุงแรงดันขีดเริ่ม

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหาและต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

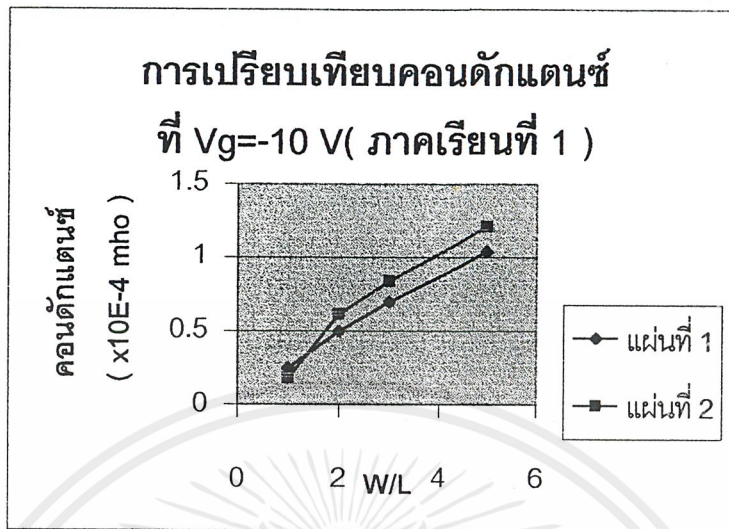


(ก).

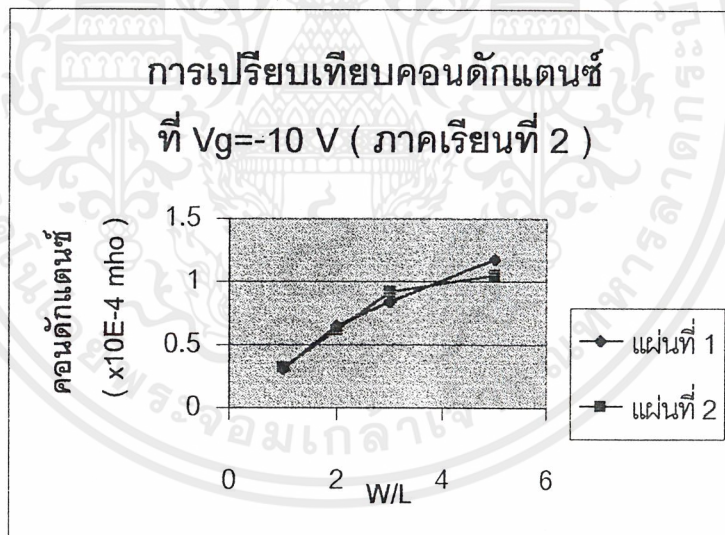


(ข).

รูปที่ 7 กราฟแสดงการเปรียบเทียบค่าทรานคอนดักแตนซ์อิมิตว์ ระหว่างแผ่นที่ 1 และ 2
 (ก).ก่อนปรับปรุงแรงดันขีดเริ่ม (ข).หลังปรับปรุงแรงดันขีดเริ่ม



(ก).



(ข).

รูปที่ 8 กราฟแสดงการเปรียบเทียบค่าค่านัดกัแตนซ์ ระหว่างแผ่นที่ 1 และ 2
(ก).ก่อนปรับปรุงแรงดันซีดีริ่ม (ข).หลังปรับปรุงแรงดันซีดีริ่ม