



ปีการศึกษา 2530

ไมโครโปรเซสเซอร์ควบคุมพัลซ์วิดมอดดูเลขชั้น

อินเวอร์เตอร์

โดย

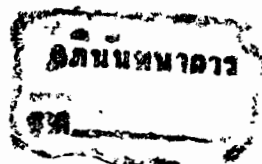
1. นายขุนงค์ เมืองครุช 27.1053

2. นายชนะศักดิ์ อัจจารุสร 27.1071

3. นายสมชัย สุธสว่าง 27.1248

อาจารย์ที่ปรึกษา

อาจารย์ วรศักดิ์ จิตรภักดี



ปริญญาโทปีการศึกษา 2530

ภาควิชา วิศวกรรมระบบควบคุม

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้า เจ้าคุณทหารลาดกระบัง

เรื่อง ไมโครโปรเซสเซอร์ควบคุมพัลส์วิดมอดดูเลชันอินเวอร์เตอร์

ผู้จัดทำ

1. นายชุนงค์ เมืองครุช 27.1059
2. นายชนะศักดิ์ อินจาร์ล 27.1071
3. นายสมชัย สูงสว่าง 27.1248

..... (อาจารย์ที่ปรึกษา)
(วรรณศักดิ์ จิตรภักดี)



ไมโครโปรเซสเซอร์ควบคุมพัลส์วิดมอดดูเลชั่นอินเวิตเตอร์

ชวงศ์	เมืองครุฑ
คณะคึกคัก	อินจรรุสร
สมชัย	สูงสว่าง
อาจารย์ที่ปรึกษา	อาจารย์ วรศักดิ์ จิตรภักดี
ปีการศึกษา	2530

บทคัดย่อ

โครงการนี้เป็นการใช้ไมโครโปรเซสเซอร์มาสร้างสัญญาณ เพื่อใช้ในการขับตัวมอเตอร์กระแสสลับ โดยสามารถปรับความถี่ ความเร็วรอบในการหมุนได้ โดยจะทำให้มีการเปลี่ยนแปลงของแรงบิด แต่การทำงานยังอาจไม่สมบูรณ์ เนื่องจากยังเป็นระบบเปิด ซึ่งหากมีการรบกวนแล้วจะทำให้แรงบิดของภาระลดลงได้ จึงต้องมีการป้อนกลับ เพื่อลดผลของการรบกวน

Microprocessor Controlled-PWM Inverter

Chupong Muakrut

Thanasak Injarusorn

Somchai Sungkawang

Advisor Vorasak Chitpagdee

1987

ABSTRACT

This project is the application of microprocessor for making signal in order to drive alternating current motor. The usage of microprocessor is able to change frequency and adapt torque when load torque is unconstant, but the operation is not complete because of the open loop system. So the effect of disturbance is decreased by feedback.

สารบัญ

PART I

- คุณสมบัติของทรานซิสเตอร์และวงจรถับ
[Transistor And Drive Circuit]
- คุณสมบัติของวงจรถับเบอร์ [Snubbe]

PART II

- หลักการของ การ โมดูเลชันแบบความกว้างพัลส์
- โปรแกรมคำนวณแบบของรูปคลื่น



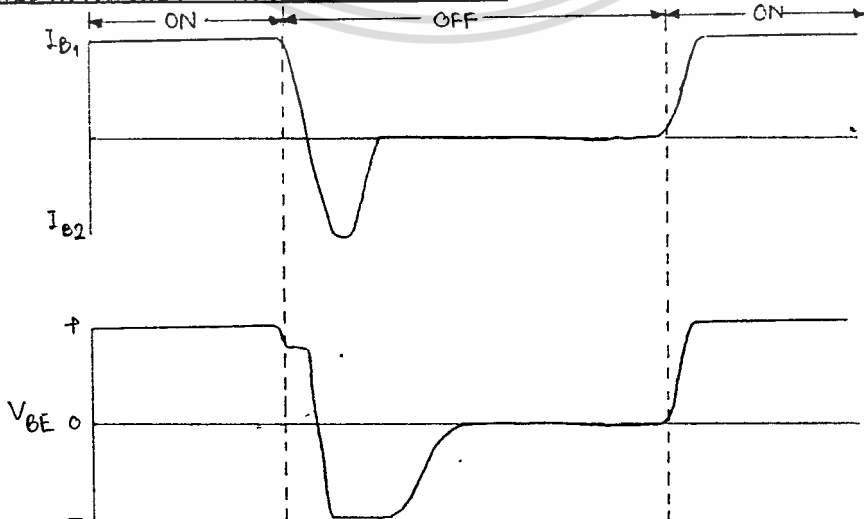
ทรานซิสเตอร์รับกำลังชนิดไบโพลาร์ [Bipolar Power Transistors]

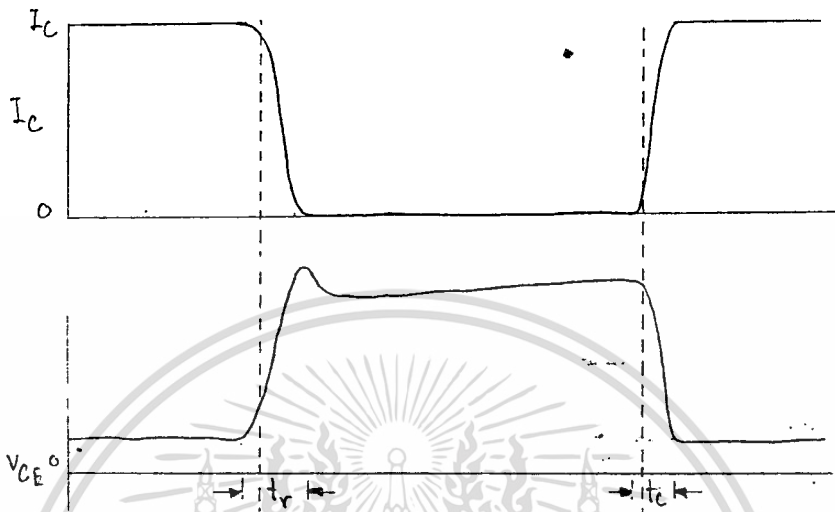
ในระบบอินเวอร์เตอร์ [Inverter] จะมีการใช้อุปกรณ์สารกึ่งตัวนำ [semiconductor] ได้หลายชนิดเช่น ไทริสทีร [Thyristor] ทรานซิสเตอร์ [Transistor] มอสเฟต [Mosfet] จีทีโอ [GTO] สวิตชิง [Switching] เพื่อลดผลของการสูญเสียพลังงานในตัวทรานซิสเตอร์ โดยลดผลของความเพี้ยนของสัญญาณด้วยการสร้างพัลส์วีดมอดดูเลชัน [Pulse Width Modulation] เปลี่ยนแปลงความกว้างของพัลส์ตามทฤษฎีข้างต้นเป็นการลดฮาร์โมนิค [harmonic] ต่างๆลง

ทรานซิสเตอร์รับกำลังชนิดไบโพลาร์มี 4 ประเภทด้วยกันคือ

1. อัลลอยด์ [Alloy] มีความสามารถจ่ายพลังงานได้สูงสุด ทั้งกระแสและกำลังงานคล่อมตัวมันเองแต่สวิตชิงที่ความถี่ต่ำ โดยทั่วไป $F_T = 1 \text{ MHz}$ มีอัตราทนความต่างศักย์จำกัด
2. อีพิทาเซียล [Epitaxial] จ่ายพลังงานได้สูง มีความต่างศักย์อิ่มตัว [saturation Voltage] ค่อนข้างสูง มีความเร็วการสวิตชิงปานกลาง โดยทั่วไปจะมี $F_T = 8 \text{ MHz}$
3. ทริปเปิ้ล - ดิฟิวส์ [Triple - diffused] มีความสามารถจำกัดพลังงานได้สูง ทนความต่างศักย์ตกคร่อมได้สูงที่สุด มีความเร็วในการสวิตชิงสูง โดยทั่วไป $F_T = 20 \text{ MHz}$
4. พลานาร์ [Planar] นำทั้งกระแสและพลังงานต่ำ ความเร็วในการสวิตชิงสูง โดยทั่วไป $F_T = 75 \text{ MHz}$ มี $V_{ce \text{ sat}}$ ต่ำ เกน [gain] สูง แต่มี V_{be} ในการเรเวอร์ไบแอส [reverse bias] มีขอบเขตจำกัดแค่ -1.5 v .

เวฟฟอร์มของการสวิตชิง [Switching Waveform]





T_r = Storage Time

T_c = Conduct time

พลังงานสูญเสียในทรานซิสเตอร์กำลัง

จากเวฟฟอร์มสวิทชิง จะเห็นว่าส่วนที่กำลังงานจะเกิดขึ้นที่ขอบขาขึ้นและขอบขาลงของพัลส์มากที่สุด ส่วนช่วงทรานซิสเตอร์นำกระแสจะมีการสูญเสียน้อย เพราะค่ากระแส I_c ส่วนช่วงทรานซิสเตอร์หยุดนำกระแสจะมีการสูญเสียเช่นกัน เพราะค่า I_c ไหลผ่านน้อยมาก ส่วน V_{ce} จะมีค่าเท่ากับแหล่งจ่ายไฟ

ดังนั้นเราสามารถหาค่าพลังงานสูญเสียของทรานซิสเตอร์กำลังได้จากสมการดังนี้

$$P_T = P_{on} + P_{off} + P_{sw-on} + P_{sw-off} \quad [1]$$

$$P_{on} = \text{การสูญเสียพลังงานช่วยนำกระแส} = [V_{cesat} I_c + V_{besat} I_b] t_{on}/T \quad [2]$$

$$P_{off} = \text{การสูญเสียพลังงานช่วยหยุดกระแส} = [V_{ce} I_{co}] t_{off}/T \quad [3]$$

$$P_{sw-on} = \text{การสูญเสียพลังงานช่วยเริ่มต้นนำกระแส} \\ = V_{cc} I_c T_c / [6T] \text{ สำหรับรีซิสทีฟโหลด [resistive load]} \quad [4]$$

$$= 0.5 V_{cc} I_c T_r / [2T] \text{ สำหรับอินดักทีฟโหลด [inductive load]} \quad [5]$$

$$P_{sw-off} = \text{การสูญเสียพลังงานช่วงเริ่มต้นหยุดนำกระแส} \\ = V_{cc} I_c T_r / [6T] \text{ สำหรับรีซิสทีฟโหลด [resistive load]} \quad [6]$$

$$= 0.5 V_{cc} I_c T_r / [2T] \text{ สำหรับอินดักทีฟโหลด [inductive load]} \quad [7]$$

- Vcc = ความต่างศักย์ของแหล่งจ่ายไฟ
- Ico = กระแสรั่วไหลของชาคอลแลคเตอร์ [collector]
- P_T = พลังงานสูญเสียรวม ในทรานซิสเตอร์ขับเคลื่อน

จากพลังงานการสูญเสีย [1] จะเห็นว่าโดยมากพลังงานที่จะ สูญเสียในช่วงนำกระแสขึ้นอยู่กับค่า Vce sat หาก Vce sat มีค่ายิ่งมากก็จะมีพลังงานสูญเสียมาก แต่หากค่า Vce sat มีค่ามากขึ้น ค่า Tr จะลดลง เนื่องจากการอิ่มตัวของทรานซิสเตอร์ขับเคลื่อนมีค่าลดลง ซึ่งเป็นการลดผลของ Psw-off ได้

อัตราความต่างศักย์สูงสุด

ในระบบอินเวอร์เตอร์ Vce ของทรานซิสเตอร์ขณะหยุดนำกระแส จะมีค่าสูงมาก ดังนั้น หากจะพิจารณาการใช้ทรานซิสเตอร์ขับเคลื่อนยังต้องพิจารณาถึงความทนทานต่อความต่างศักย์ของแหล่งจ่ายไฟ และพิจารณาถึงค่า อินдукแตนซ์ [inductance] ของโหลดและเส้นลวดตัวนำของชาคอลแลคเตอร์ด้วย

เราจะพิจารณาการกระเื่อมของความต่างศักย์ของแหล่งจ่ายไฟประมาณ 10% และผลของสไปท์ [spike] อันเนื่องมาจากอินдукแตนซ์ต่างๆอีก 20% เราจะได้สมการ

$$1.2 [2] [1.1 Vdc] = 2.64 Vdc \tag{8}$$

แต่เพื่อเป็นการปลอดภัยในการออกแบบ ทางปฏิบัติเราควรมีค่าอัตราความต่างศักย์คร่อมชาคอลแลคเตอร์ - อิมิตเตอร์ สูงสุดเพียงร้อยละ 50% ของค่าทรานซิสเตอร์ขับเคลื่อนจะทนได้ อันเนื่องมาจากอัตราความทนกระแสชาคอลแลคเตอร์ ความเร็วในการสวิทชิง แต่ค่าปัจจัย 50% นี้อาจจะสูงเกินไปเราจะใช้เพียง 80% ซึ่งเป็นปัจจัยที่ต่ำกว่า เราจะได้ $2.64 Vdc = 0.8 Vce$

$$Vce = 3.3 Vdc \tag{9}$$

สมการจะบอกถึงค่า Vce ที่ทนได้ของทรานซิสเตอร์ขับเคลื่อนที่ควรจะใช้เป็นอย่างน้อยที่สุด

ค่าอัตราความต่างศักย์คอลแลคเตอร์ - อิมิตเตอร์ ที่เหมาะสมที่ใช้วงจรขับเคลื่อน จะใช้ตามสมการ [9] แต่เมื่อเบสอิมพีแดนซ์ [Base impedance] ขณะหยุดนำกระแสมีค่าต่ำ (โดยทั่วไปมีค่าน้อยกว่า หรือเท่ากับ 50 โอห์ม) ค่า Vcbo ตามข้อมูลผู้ขายจะใช้ค่านั้น แต่ถ้าเบสอิมพีแดนซ์ ขณะหยุดนำกระแสมีค่าสูง (คือมากกว่า 100 โอห์ม ขึ้นไป) จะให้เนียวแค่ร้อยละ 70 ถึง 80 ของ Vcbo สำหรับเบสอิมพีแดนซ์ระหว่าง 50 ถึง 100 โอห์ม จะให้ค่าอัตราความต่างศักย์คอลแลคเตอร์อิมิตเตอร์สูงสุด คือ Vcer ถ้าข้อนี้มีได้บอกมาในข้อมูลผู้ขายจะประมาณได้ระหว่างค่า Vcbo กับ Vcco

อัตราณกระแสคอลแลคเตอร์สูงสุด และอัตราขยายกระแส

การคำนึงถึงค่ากระแสที่โหลดต้องการสูงสุดจากนั้น ก็เลือกทรานซิสเตอร์ซึบกำลัง ให้มีกระแสสูงกว่าที่โหลดต้องการ และจากแผ่นข้อมูลควรดูว่าทรานซิสเตอร์ซึบกำลังมีอัตราขยายกระแส $[\beta \text{ หรือ } H_{FE}]$ เท่าไร เพื่อคำนวณการใช้กระแสที่ผ่านโหลดหรือกระแสคอลแลคเตอร์ ไปสู่กระแสซึบเบส ซึ่งกระแสซึบเบส $[I_B]$ มีค่าตามสมการ [10] ดังนี้

$$I = I_{cmax} / \beta_{min} \quad [10]$$

โดยทั่วไปแล้วกระแสซึบเบสทรานซิสเตอร์มักจะมีค่ามากกว่าที่คำนวณ ดังนั้นเพื่อให้แน่ใจว่าทรานซิสเตอร์จะอึดตัว และมีความเร็วในการนำกระแสจึงควรให้มีการคำนึงถึงกระแสซึบเบสว่าสามารถจ่ายให้แก่ทรานซิสเตอร์ซึบกำลังได้มากกว่าที่คำนวณได้

อุณหภูมิรอยต่อของทรานซิสเตอร์ซึบกำลัง [transistor Junction Temperature]

ในการคำนวณอุณหภูมิ เราจะต้องรู้อุณหภูมิของตัวถัง และดูแผ่นข้อมูลว่ามีอุณหภูมิรอยต่อที่ทนได้เท่าไร โดยทั่วไป อุณหภูมิที่รอยต่อสูงสุดจะมีค่าระหว่าง 175 องศาเซลเซียส $[^{\circ}C]$ ถึง 200 องศาเซลเซียส อัตราการเสียจะขึ้นอยู่กับ การต่อเนื่องในการใช้งาน ซึ่งจะเพื่อบุณหภูมิสูงสุดของรอยต่อ

$$T_{j,max} = T_{case,max} + \theta_{j-c} P_{j,max} \quad [11]$$

$P_{j,max}$ คือ ค่าที่ได้จากสมการ [1] เป็นค่ากำลังงานสูญเสียรวม

$T_{case,max}$ และ θ_{j-c} คือ อุณหภูมิของตัวถังและรอยต่อ

θ_{j-c} คือ ความต้านทานความร้อน [Thermal resistance] หน่วยองศาเซลเซียสต่อวัตต์ $[^{\circ}C/w]$ สำหรับทรานซิสเตอร์ตัวถัง To3 จะมีค่าระหว่าง 1 ถึง 3 $^{\circ}C/w$

ในการคำนวณควรรู้ $T_{j,max}$ มีค่าระหว่าง 135 - 150 องศาเซลเซียส แต่ถ้าต้องการให้มีความมั่นใจสูงควรรู้ระหว่าง 105 - 135 องศาเซลเซียส

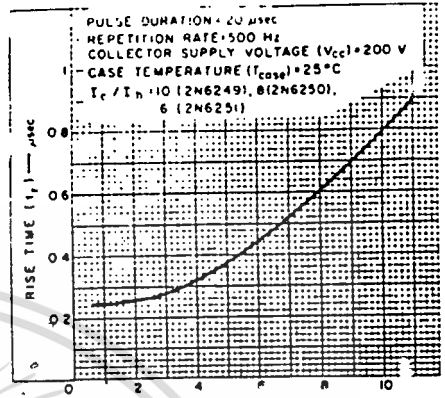
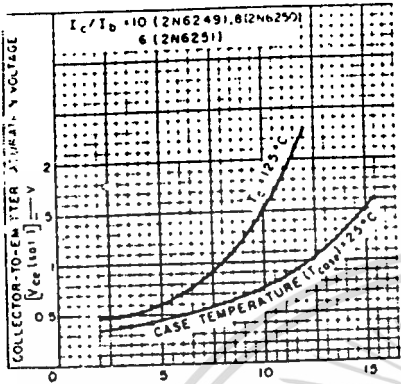
เทคนิคทำให้ทรานซิสเตอร์กำลังกึ่งอึดตัว [Quasi - saturation]

ในการทำให้ทรานซิสเตอร์ซึบกำลังอึดตัว โดยจ่ายกระแสเบสให้เพียงพอแก่ทรานซิสเตอร์ ต้องการไปซึบโหลด ดูจากการพลักษณะของทรานซิสเตอร์ซึบกำลัง

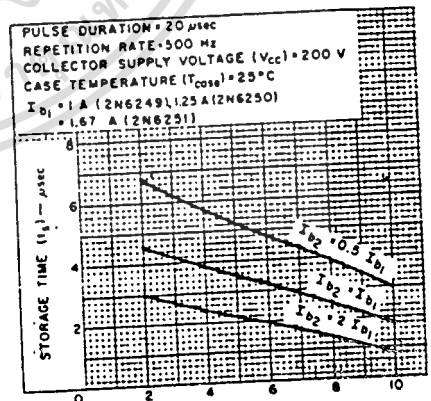
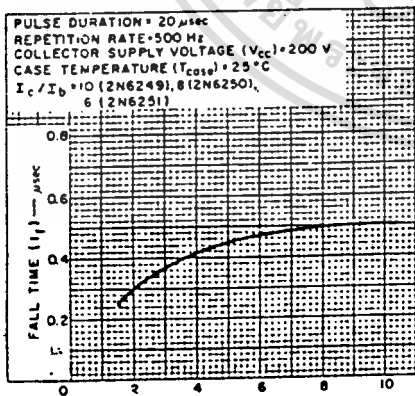
คุณสมบัติของทรานซิสเตอร์ซึบกำลังทั่วไป

ในที่นี้ใช้ตระกูล 2N 6251

ดูจากรูปที่หน้า - 5 -



A) ความต่างศักย์อิมิตเตอร์-อิมิตเตอร์ ต่อกระแสคอลเลคเตอร์-อิมิตเตอร์ B) คุณลักษณะของสัญญาณช่วงขาขึ้น



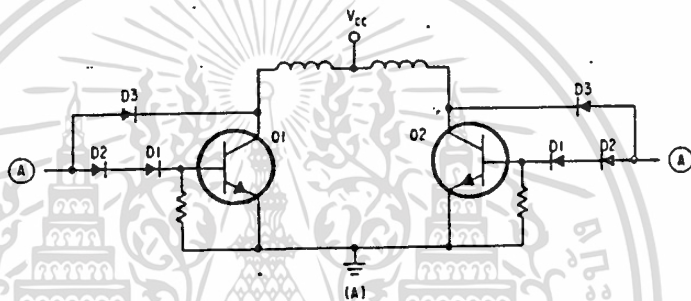
C) คุณลักษณะช่วงหยุดนำกระแส

D) คุณลักษณะช่วง สตอเรจตาม

จากกราฟคุณลักษณะ ช่วงเวลาขาขึ้น ขาลงและสโตเรจทาม ขึ้นอยู่กับกระแสขั้วเบส ทั้งฟอร์เวิร์ด [forward] และรีเวอร์ส [reverse] เราจะเห็นว่าช่วงเวลาที่หน่วงนานที่สุดคือ ช่วง สโตเรจทาม แต่สโตเรจทามสามารถลดลงได้มากเมื่อเพิ่มกระแสขั้วเบสรีเวอร์สหรือ I_2 ให้มีค่ามากกว่ากระแสขั้วเบสฟอร์เวิร์ด

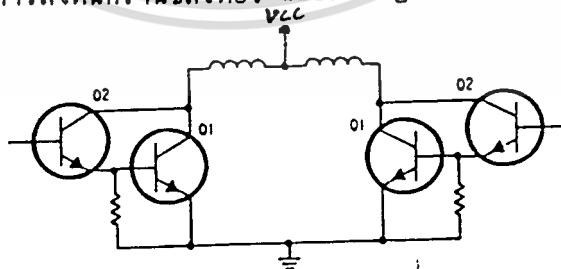
สโตเรจทามสามารถลดได้อีกคือ ทำให้ทรานซิสเตอร์ขั้วกำลังไม่อึดตัวเต็มที่ หรือกึ่งอึดตัว ซึ่งจะกำหนดได้ด้วยรอยต่อเบสคอปแลคเตอร์ฟอร์เวิร์ดไบอัส [Forward-biased base-to-collector junction] ซึ่งเราสามารถมีวิธีการทำได้ 2 วิธีคือ

1. โดยใช่เบเกอร์แคลมป์ไดโอด [Baker clamp diode] จะมีวงจรดังรูป



เราจะเห็นได้ว่า เราจะใช้ขา อิมิตเตอร์ของทรานซิสเตอร์กำลังเป็นจุดอ้างอิง โดยที่รอยต่อเบส-อิมิตเตอร์เป็นไบอัสแบบฟอร์เวิร์ด และเมื่อขั้วเบสจะมีกระแสไหลผ่าน D_2 และ D_3 แบบฟอร์เวิร์ดไบอัสเช่นกัน จะเห็นว่ามีสามรอยต่อที่ฟอร์เวิร์ดไบอัสอยู่ แต่ที่ D_1 ด้เป็นฟอร์เวิร์ดไบอัส 1 รอยต่อทำให้ความต่างศักย์ที่ขาเบสมีค่ามากกว่าความต่างศักย์ที่ขาคอลแลคเตอร์ ค่าความต่างศักย์จะมีค่าสูงกว่าที่ทรานซิสเตอร์ขั้วกำลังจะอึดตัว ทำให้ทรานซิสเตอร์ขั้วกำลังมีลักษณะกึ่งอึดตัวแทน สำหรับ D_2 ทำหน้าที่ดึงกระแส I_2 เพื่อลดสโตเรจทามอีกทีหนึ่ง

2. โดยใช่ดาร์ลิ่งตันทรานซิสเตอร์ [Darlington Transistor] ดังรูป



ทรานซิสเตอร์ Q_1 และ Q_2 เป็นดาร์ลิ่งตันทรานซิสเตอร์โดยที่ขาอิมิตเตอร์เอง Q_2 จะเป็นจุดอ้างอิง เมื่อเวลาที่ทรานซิสเตอร์ Q_1 และ Q_2 นำกระแส Q_1 เป็นทรานซิสเตอร์ที่มีขนาดเล็กกว่า Q_2 คือจะนำกระแสน้อยกว่า Q_2 ช่วงสโตเรจทามของ Q_1 จึงมีค่าน้อยมาก และค่าความต่างศักย์ที่ขาเบสของ Q_2 จะมีค่ามากกว่าของขาคอลแลคเตอร์ของ Q_2 อยู่เท่ากับ $V_{ce\ sat}$ ของ Q_1 ดังนั้น ทรานซิสเตอร์ขั้วกำลัง Q_2 จะมีลักษณะเป็นกึ่งอึดตัว ไม่โดยมีทรานซิสเตอร์ Q_1 อึดตัวโดย

จะมีสต่อเรจตามน้อยมาก ส่วนไดโอด D_1 ทำหน้าที่ดึงกระแส I_2 ของ Q_2 เพื่อลดสต่อเรจตาม อีกทีหนึ่ง สำหรับค่าความต้านทานต่าง ๆ คือ R_1 และ R_2 จะเป็นตัวนำกระแสรั่วไหลที่เกิดขึ้น

วงจรรับทรานซิสเตอร์

ส่วนหนึ่งของการแยกชุดสร้างสัญญาณออกจากชุดขับกำลัง คือวงจรรับทรานซิสเตอร์ การแยกชุดสร้างสัญญาณออกจากชุดขับกำลัง มีจุดประสงค์เพื่อแยกสัญญาณรบกวนอันเนื่องจากการสวิตชิง [Switching] ของทรานซิสเตอร์ ซึ่งสัญญาณรบกวนนี้จะมีค่าความต่างศักย์สูงมาก หากไม่มีการแยกชุดสร้างสัญญาณออกจากชุดขับกำลัง สัญญาณรบกวนที่เกิดขึ้นอาจจะสร้างความเสียหายให้แก่วงจรถูกสร้างสัญญาณ ซึ่งใช้ความต่างศักย์ต่ำๆ ได้

ในการแยกสัญญาณรบกวนเราสามารถใช้อุปกรณ์ได้ 2 ชนิดคือ

1. ออฟไต่คัปเปิ้ล [Opto couple] ใช้หลักการของแสงในการแยกสัญญาณ
2. ใช้พัลส์ทรานส์ฟอร์มเมอร์ [pulse transformer] ใช้หลักการของสนามแม่เหล็กในการแยกสัญญาณ

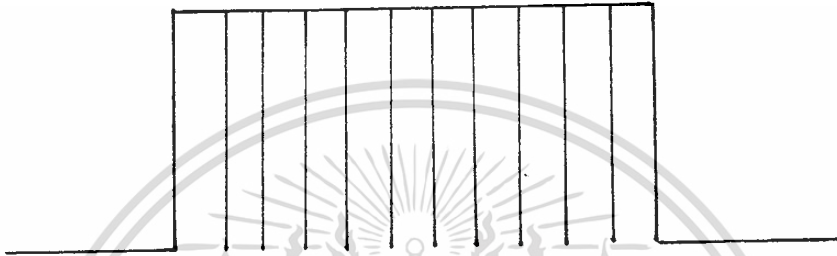
อุปกรณ์ทั้ง 2 อย่างต่างมีข้อดีและข้อเสียต่างกัน ซึ่งเราจะวิเคราะห์ได้ดังนี้

1. ออฟไต่คัปเปิ้ลต้องใช้แหล่งจ่ายไฟหลายชุด เพราะว่าทางด้านอินพุทของสัญญาณมีลักษณะเป็นตัวไดโอดเปล่งแสงจึงต้องการแหล่งจ่ายไฟมาช่วยสร้างสัญญาณ และเมื่อสัญญาณที่เชื่อมต่อออกมาทางทรานซิสเตอร์โดยแสง ก็ต้องการแหล่งจ่ายไฟแก่ทรานซิสเตอร์ จึงต้องใช้แหล่งจ่ายไฟถึง 2 ชุด เมื่อต้องการจะขับทรานซิสเตอร์กำลัง และทรานซิสเตอร์กำลังในระบบอินเวอร์เตอร์ 3 เฟส ต้องใช้ถึง 6 ตัว ดังนั้นในด้านจ่ายกระแสไฟให้ทรานซิสเตอร์ขับกำลังต้องมีถึง 6 ชุด ภาคบวกลบ เพื่อขับและดึงกระแสจากขาเบสของทรานซิสเตอร์ขับกำลังให้ทรานซิสเตอร์ขับกำลังนำกระแสและหยุดนำกระแสตามลำดับ ในส่วนของการแยกสัญญาณของออฟไต่คัปเปิ้ล ก็ยังมีการหน่วงของเวลาทำให้สัญญาณที่เข้ามาแคมพ จากฝั่งสัญญาณ ไม่สามารถจะส่งผ่านสัญญาณมายังชุดขับทรานซิสเตอร์ได้ จึงเกิดสัญญาณผิดเพี้ยนขึ้นได้

พัลส์ทรานส์ฟอร์มเมอร์ ใช้การเปลี่ยนแปลงของกระแสไฟฟ้า ที่ไหลเข้าขดปฐมภูมิ แล้วเหนี่ยวนำให้ขดสนามแม่เหล็ก ไปคล้องขดลวดทางทุติยภูมิ โดยใช้สัญญาณเป็นพัลส์จ่ายเข้าทางขดปฐมภูมิ ดังนั้นหากความกว้างของพัลส์กว้างมากเกินไปจะทำให้กระแสที่เปลี่ยนแปลงเกิดอิ่มตัว [saturation current] ซึ่งการเปลี่ยนแปลงของกระแสไฟฟ้าจะทำให้เกิด ฟลักซ์ [Flux] แม่เหล็กคล่อง ซึ่งจะเป็นไปตามสมการของกฎของฟาราเดย์ดังนี้

$$E = N \frac{d\phi}{dt}$$

จากสมการหากพังก์ชันแม่เหล็กไม่มีการเปลี่ยนแปลง จะไม่มีการเหนี่ยวนำของความต่างศักย์ทาง
ฝั่งขดลวดทุติยภูมิ แต่เราไม่สามารถจะบังคับให้ความกว้างพัลส์ตามที่ต้องการได้ เนื่องจากเกิด
จากการคำนวณ ดังนั้นเราจึงต้องมีเทคนิคเพิ่มขึ้น คือนำความกว้างของพัลส์มาแอนด์ [AND]
รวมกับความถี่สูงๆค่าหนึ่ง ซึ่งจะเป็นดังรูป จึงจะทำให้เกิดการอิมพัลส์ของสนามแม่เหล็กในพัลส์-
ทรานส์ฟอร์มเมอร์ ผลก็คือ เราต้องมีวงจรมีขั้วขาคเพิ่มเพิ่ม



ความกว้างพัลส์

จากทั้งหมดสามารถสรุปข้อดีและข้อเสียของการแยกชุดสัญญาณออกจากชุดขับกำลังได้ดังนี้

1. ออฟไวด์คัปเปิ้ลต้องใช้แหล่งจ่ายไฟหลายชุด ในขณะที่พัลส์ทรานส์ฟอร์มเมอร์ใช้แค่ชุดเดียว
2. ออฟไวด์คัปเปิ้ลใช้สัญญาณขับทางฝั่งไดโอดได้โดยตรง ในขณะที่พัลส์ทรานส์ฟอร์มเมอร์ต้องมีวงจรมีขั้วขาคมากมายเพื่อกันการอิมพัลส์ของสนามแม่เหล็ก
3. ออฟไวด์คัปเปิ้ลในปัจจุบัน มีการหน่วงของของสัญญาณหากใช้สัญญาณที่มีพัลส์แคบเกินไปจะทำให้สัญญาณรวมผิดเพี้ยนได้

อธิบายวงจรมีขั้วขาค

สำหรับโครงการที่ทำนี้ใช้ออฟไวด์คัปเปิ้ลเป็นตัวแยกชุดสัญญาณออกจากชุดขับกำลัง โดยใช้ออฟไวด์คัปเปิ้ล เบอร์ 4N38A ในวงจรมีขั้วขาค ออฟไวด์คัปเปิ้ล 4N38A ตามลักษณะจะมีการหน่วงเวลาของพัลส์ทั้งขาขึ้นและขาลงประมาณ 5 ไมโครวินาที ซึ่งนับได้ว่ามีความเร็วสูงสุดเท่าที่หาได้ โดยมี T_{r1} เป็นตัวขับเคลื่อนเพื่อป้องกันการดึงกระแสให้แก่ไดโอดในออฟไวด์คัปเปิ้ล

ในส่วนของชุดขับกระแสและดึงกระแสเบสของทรานซิสเตอร์ขับกำลัง ในที่นี้คือ T_{r2} เราได้ใช้ IC_1 ซึ่งเป็นคอมพาราเตอร์ [comparator] เพื่อลดผลการหน่วงสัญญาณทั้งขาขึ้นและขาลงของพัลส์และสร้างอินเตอร์รัลิสต์ลูป [hysteresis loop] ซึ่งได้ป้องกันกลับจากขอ 7 สู่ขา 2 ของ IC_1 ด้วยค่าความต้านทาน 100 กิโลโอห์ม อินเตอร์รัลิสต์ลูปนี้จะทำการชดเชยผลของการหน่วงสัญญาณให้ถูกต้องมากขึ้น จากสัญญาณขา 7 ของ IC_1 จะขับเคลื่อนเพิ่มด้วย T_{r1} และ T_{r2} ตามลำดับ



สัญญาณที่ได้จาก T_{r2} จะขับกระแสให้แก่ทรานซิสเตอร์ขับกำลัง T_{r6} ด้วย T_{r4} และ
 ดึงกระแสออกจากทรานซิสเตอร์ขับกำลังหรือ T_{r6} ด้วย T_{r6} กระแสขับเบสให้ทรานซิสเตอร์ขับ
 กำลังนำกระแสสามารถกำหนดได้ด้วย R_1 โดยกระแสขับเบสสามารถหาได้จากสมการที่ [10]
 และหา R_1 โดย เคอร์ชอฟโวลท์เตจลอร์ [KVL] จะได้ $I_{B1} R_1 + V_{cesat_{T_{r4}}} = 5V$
 โดยที่ I_{B1} หาตามสมการที่ [10] ของทรานซิสเตอร์ขับกำลังจากแผ่นข้อมูลที่ไ้เบอร์ ET 1275
 β ที่ตามแผ่นข้อมูลมีค 20 และกระแสขับโพลด I_{cmax} จากที่ต้องการใช้ประมาณ 8 แอมแปร์
 ส่วน $V_{ce sat}$ ของทรานซิสเตอร์ T_{r4} มีค่าน้อยประมาณ 0.5 V ใช้ 1V ดังนั้นค่า R_1 จะมีค่า
 ประมาณ

$$R_1 = [5 - V_{cesat_{T_{r4}}}] / (I_{B1} / \beta)$$

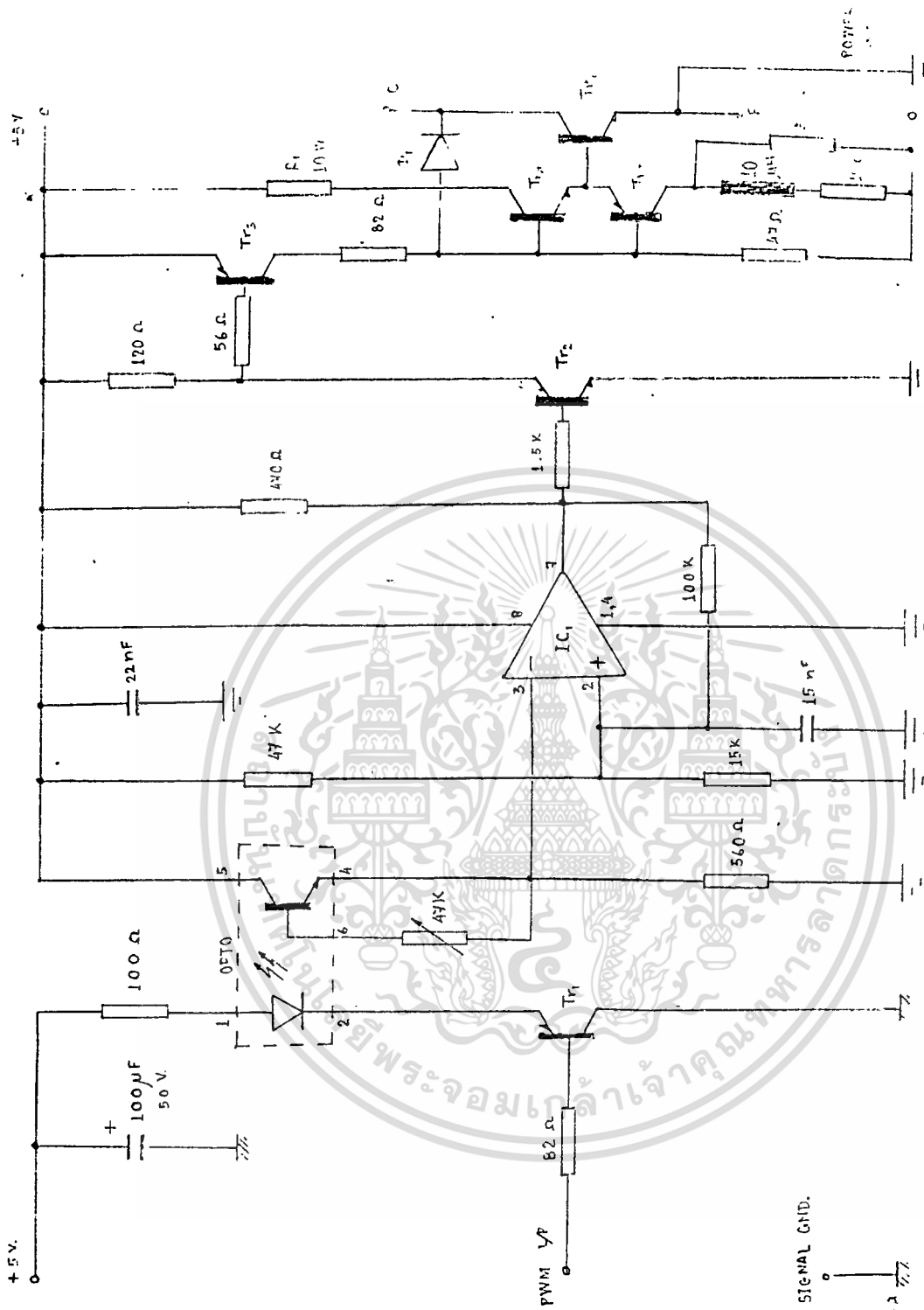
$$= 10 \text{ โอห์ม}$$

แต่เพื่อให้แน่ใจควรให้ค่า R_1 มีค่าน้อยกว่าที่คำนวณได้ เพื่อให้แน่ใจว่าทรานซิสเตอร์ทำงานได้
 แน่นอน ดังนั้นเราดูค่าต่างๆ จะได้ตามที่ทดลอง

ทรานซิสเตอร์ T_{r6} ทำหน้าที่ดึงกระแสเบส I_{B2} เพื่อให้ทรานซิสเตอร์ขับกำลังหรือ
 T_{r6} มีสต่อเรจตามลดลง แต่หากดึงกระแสเบสในอัตราที่เปลี่ยนแปลงกระแสเบสต่อเวลา/หรือ $\frac{di}{dt}$
 ด้วยความเร็วเกินไปจะทำให้ทรานซิสเตอร์ขับกำลังเสียหายได้ จึงต้องใส่อินดักแตนซ์ [Induc-
 tance] ค่าน้อยๆ ในที่นี้ใช้ประมาณ 10 ไมโครเฮนรี่ [μHenry] เพื่อลดผลของ $\frac{di}{dt}$

สำหรับไดโอด D_1 ใส่เพื่อลดสต่อเรจตามอีกตัวหนึ่ง ซึ่งเป็นลักษณะของเบเกอร์แคมป์
 โดยมีฟอร์เวดไบแอสของรอยต่อทรานซิสเตอร์ T_{r4} เป็นเหมือนไดโอด D_2 และ D_3 แต่ในที่นี้ใช้
 รอยต่อเดียว

ทรานซิสเตอร์ขับกำลังเป็นคาร์ลิงตันทรานซิสเตอร์ โดยจะมีสต่อเรจตามตามแผ่น
 ข้อมูล เราใช้คาร์ลิงตันทรานซิสเตอร์เป็นลักษณะโมดูล [module] ในตัวเดียว เบอร์ ET 1275
 โดยมีไดโอดต่อขาทรานซิสเตอร์กำลังตัวล่าง เพื่อดึงกระแสเบส I_{B2} ลดสต่อเรจตามภายใน
 โมดูลด้วย



รูปวงจรขับกำลัง

SIGNAL GND.

0FT0 4N38A

IC₁ LM311

Tr₁, Tr₃ 2N2222

Tr₂ 2N2222

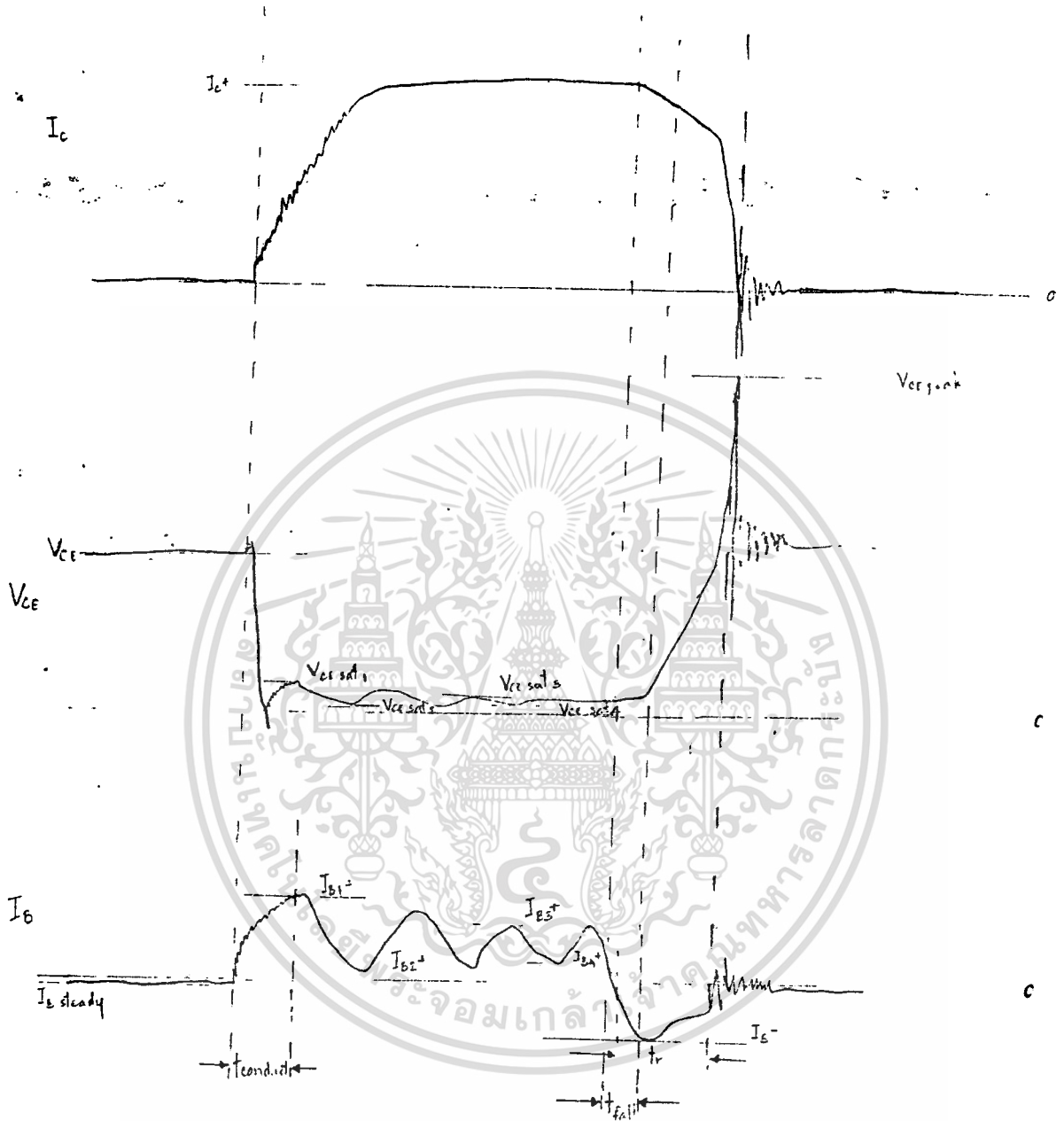
Tr₄ TIP122

Tr₃ TIP123

Tr₄ POWER TRANSISTOR

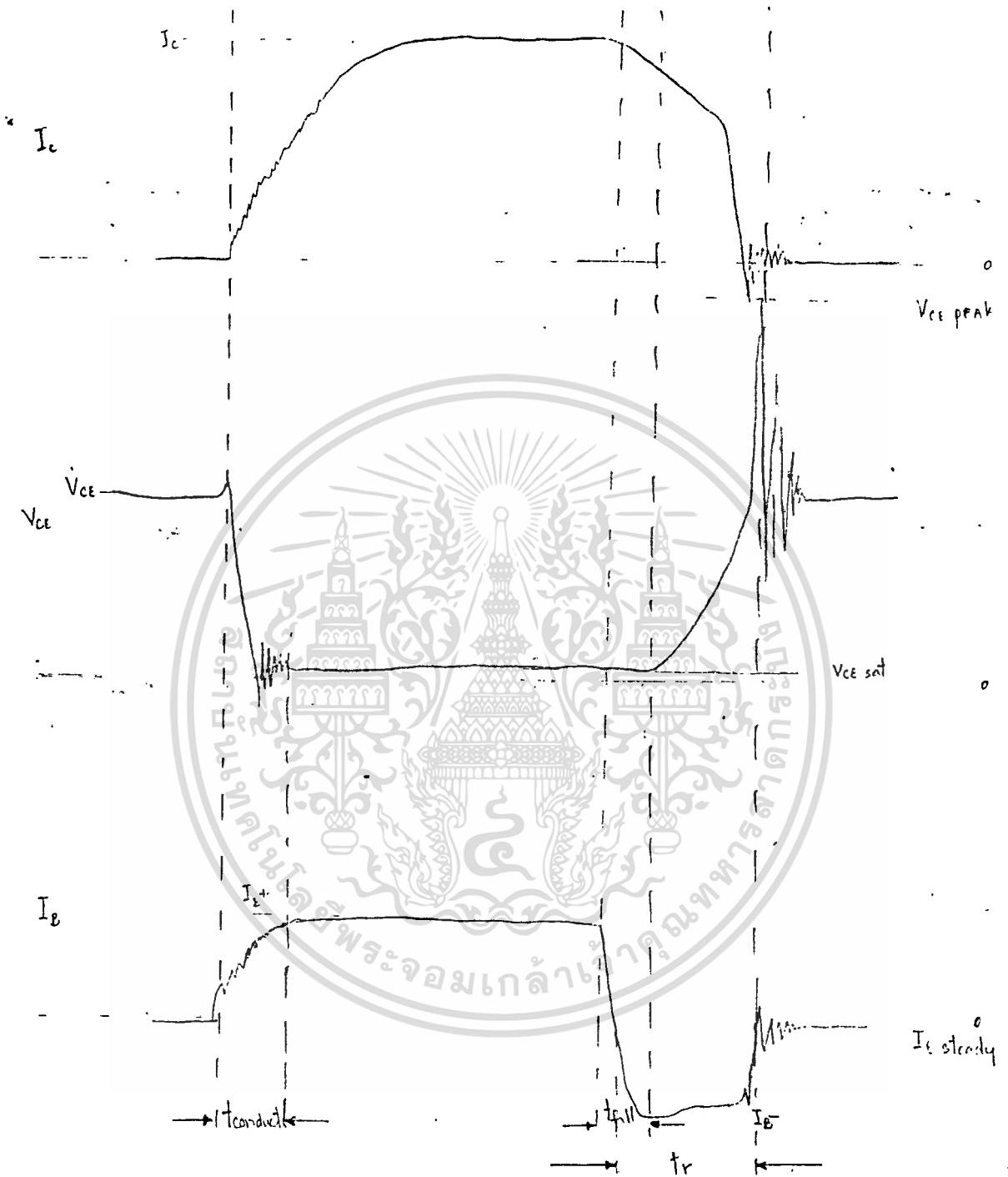
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่าจะในรูปแบบใดก็ตาม การเผยแพร่หรือใช้โดยไม่ได้รับอนุญาตถือว่าผิดกฎหมาย และผู้เกี่ยวข้องต้องรับผิดชอบต่อผลที่เกิดขึ้น



รูปร่างคลื่น ขณะทำการทดลองใส่เบเกอร์แคมป์ไดโอด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ก่อคดีใดๆขึ้น คือขั้วหนึ่งมีขั้วต่อเพียงหนึ่ง และขั้วหนึ่งมีขั้วต่อสองหรือมากกว่าที่ต่อเข้าไปใช้



รูปร่างคลื่น เมื่อทดลองขับโดยไมโครคอนโทรลเลอร์แคมป์ไดโอด

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆก็ตาม ลิขสิทธิ์จะอยู่ที่ผู้ออกแบบเนื้อหา และตัวผู้จัดพิมพ์ผู้ขอเอกสารหรือผู้ที่มีสิทธิ์นำไปใช้

ผลการทดลอง ปรับชุดขับกำลัง

Tr₁₁

ความถี่ = 12.0 kHz , R₁ = 2.2 ohm

NO DIODE (อิมิตัว)

V _{CE SAT}	=	1.2	V.	I _{B+}	=	1.0	A.
V _{CE}	=	46	V.	I _{B-}	=	- 0.6	A.
V _{CE PEAK}	=	90	V.	I _{B STEADY}	=	- 0.05	A.
t _r	=	12.6	μsec.	I _C	=	11.8	A.
t _{fall}	=	4.2	μsec.	I _{load avg.}	=	7.0	A.
t _{conduct}	=	2.2	μsec.				

ONE DIODE (กึ่งอิมิตัว)

V _{CE}	=	45	V.	I _{B1+}	=	0.9	A.
V _{CE PEAK}	=	85	V.	I _{B2+}	=	0.0	A.
V _{CE SAT1}	=	3.0	V.	I _{B3+}	=	0.9	A.
V _{CE SAT2}	=	1.2	V.	I _{B4+}	=	0.0	A.
V _{CE SAT3}	=	3.8	V.	t _r	=	9.8	μsec.
V _{CE SAT4}	=	1.2	V.	t _{fall}	=	3.4	μsec.

TWO DIODE (กึ่งอิมิตัว)

V _{CE}	=	45	V.	I _{B1+}	=	0.8	A.
V _{CE PEAK}	=	85	V.	I _{B2+}	=	0.0	A.
V _{CE SAT1}	=	3.2	V.	I _{B3+}	=	0.8	A.
V _{CE SAT2}	=	0.8	V.	I _{B4+}	=	0.0	A.
V _{CE SAT3}	=	3.2	V.	t _r	=	9.8	μsec.
V _{CE SAT4}	=	1.0	V.	t _{fall}	=	2.4	μsec.

ผลการทดลอง ปรับชุดขับกำลัง

Tr₁₁

ความถี่ = 12.0 kHz , R₁ = 3.0 ohm

NO DIODE (อิมิตัว)

V _{CE SAT}	=	1.0	V.	I _{B+}	=	0.75	A.
V _{CE}	=	45	V.	I _{B-}	=	- 0.55	A.
V _{CE PEAK}	=	9.2	V.	I _{B STEADY}	=	- 0.05	A.
t _r	=	10.4	μsec.	I _C	=	11.8	A.
t _{fall}	=	3.2	μsec.	I _{load av.}	=	7.0	A.
t _{conduct}	=	3.6	μsec.				

ONE DIODE (กึ่งอิมิตัว)

V _{CE}	=	45	V.	I _{B1+}	=	0.75	A.
V _{CE PEAK}	=	88	V.	I _{B2+}	=	0.0	A.
V _{CE SAT1}	=	3.2	V.	I _{B3+}	=	0.75	A.
V _{CE SAT2}	=	1.0	V.	I _{B4+}	=	0.0	A.
V _{CE SAT3}	=	3.2	V.	t _r	=	9.2	μsec.
V _{CE SAT4}	=	1.2	V.	t _{fall}	=	2.0	μsec.

TWO DIODE (กึ่งอิมิตัว)

V _{CE}	=	45	V.	I _{B1+}	=	0.75	A.
V _{CE PEAK}	=	88	V.	I _{B2+}	=	0.0	A.
V _{CE SAT1}	=	3.0	V.	I _{B3+}	=	0.75	A.
V _{CE SAT2}	=	0.8	V.	I _{B4+}	=	0.0	A.
V _{CE SAT3}	=	3.0	V.	t _r	=	10.0	μsec.
V _{CE SAT4}	=	1.0	V.	t _{fall}	=	2.0	μsec.

ผลการทดลอง ปรับชุดขับกำลัง

Tr₁₂

ความถี่ = 12.0 kHz , R_L = 2.2 ohm

NO DIODE (อิมิตัว)

V _{CE BAT}	=	1.2	V.	I _{B+}	=	0.7	A.
V _{CE}	=	45	V.	I _{B-}	=	- 0.55	A.
V _{CE PEAK}	=	400	V.	I _{B STEADY}	=	- 0.05	A.
t _r	=	11.6	μsec.	I _C	=	11.8	A.
t _{fall}	=	3.6	μsec.	I _{LOAD AVG.}	=	7.0	A.
t _{conduct}	=	3.6	μsec.				

ONE DIODE (กึ่งอิมิตัว)

V _{CE}	=	45	V.	I _{B1+}	=	0.65	A.
V _{CE PEAK}	=	400	V.	I _{B2+}	=	0.0	A.
V _{CE BAT1}	=	3.2	V.	I _{E3+}	=	0.5	A.
V _{CE BAT2}	=	1.8	V.	I _{E4+}	=	0.25	A.
V _{CE BAT3}	=	2.8	V.	t _r	=	9.8	μsec.
V _{CE BAT4}	=	2.2	V.	t _{fall}	=	2.8	μsec.

TWO DIODE (กึ่งอิมิตัว)

V _{CE}	=	45	V.	I _{B1+}	=	0.65	A.
V _{CE PEAK}	=	400	V.	I _{B2+}	=	0.0	A.
V _{CE BAT1}	=	2.8	V.	I _{E3+}	=	0.5	A.
V _{CE BAT2}	=	1.4	V.	I _{E4+}	=	0.35	A.
V _{CE BAT3}	=	2.4	V.	t _r	=	10.2	μsec.
V _{CE BAT4}	=	1.6	V.	t _{fall}	=	2.8	μsec.

ผลการทดลอง ปรับชุดขับกำลัง

$T_{r,12}$

ความถี่ = 12.0 kHz , $R_1 = 3.0 \text{ ohm}$

NO DIODE (อิมิตัว)

$V_{CE \text{ SAT}}$	=	1.2	V.	I_{B+}	=	0.55	A.
V_{CE}	=	45	V.	I_{B-}	=	- 0.55	A.
$V_{CE \text{ PEAK}}$	=	400	V.	$I_{B \text{ STEADY}}$	=	- 0.05	A.
t_r	=	10.8	$\mu\text{sec.}$	I_C	=	11.6	A.
t_{fall}	=	2.8	$\mu\text{sec.}$	$I_{load \text{ ave.}}$	=	7.0	A.
$t_{conduct}$	=	3.6	$\mu\text{sec.}$				

ONE DIODE (กึ่งอิมิตัว)

V_{CE}	=	45	V.	I_{B1+}	=	0.7	A.
$V_{CE \text{ PEAK}}$	=	400	V.	I_{B2+}	=	0.1	A.
$V_{CE \text{ SAT1}}$	=	3.4	V.	I_{B3+}	=	0.6	A.
$V_{CE \text{ SAT2}}$	=	1.8	V.	I_{B4+}	=	0.4	A.
$V_{CE \text{ SAT3}}$	=	3.2	V.	t_r	=	9.8	$\mu\text{sec.}$
$V_{CE \text{ SAT4}}$	=	2.2	V.	t_{fall}	=	2.8	$\mu\text{sec.}$

TWO DIODE (กึ่งอิมิตัว)

V_{CE}	=	45	V.	I_{B1+}	=	0.7	A.
$V_{CE \text{ PEAK}}$	=	400	V.	I_{B2+}	=	0.1	A.
$V_{CE \text{ SAT1}}$	=	3.2	V.	I_{B3+}	=	0.6	A.
$V_{CE \text{ SAT2}}$	=	1.6	V.	I_{B4+}	=	0.4	A.
$V_{CE \text{ SAT3}}$	=	2.4	V.	t_r	=	10.2	$\mu\text{sec.}$
$V_{CE \text{ SAT4}}$	=	1.6	V.	t_{fall}	=	3.2	$\mu\text{sec.}$

ผลการทดลอง ปรับชุดขับกำลัง

Tr₂₁

ความถี่ = 12.0 kHz , R₁ = 3.0 ohm

NO DIODE (อิมิตัว)

V _{CE SAT}	=	1.2	V.	I _{B+}	=	0.65	A.
V _{CE}	=	48	V.	I _{B-}	=	- 0.6	A.
V _{CE PEAK}	=	90	V.	I _{B STEADY}	=	- 0.05	A.
t _r	=	10.5	μsec.	I _C	=	11.4	A.
t _{fall}	=	4.5	μsec.	I _{load av.}	=	6.0	A.
t _{conduct}	=	3.2	μsec.				

ONE DIODE (กึ่งอิมิตัว)

V _{CE}	=	45	V.	I _{B1+}	=	0.75	A.
V _{CE PEAK}	=	88	V.	I _{B2+}	=	0.0	A.
V _{CE SAT1}	=	5.6	V.	I _{B3+}	=	0.65	A.
V _{CE SAT2}	=	3.2	V.	I _{B4+}	=	0.0	A.
V _{CE SAT3}	=	6.0	V.	t _r	=	10.0	μsec.
V _{CE SAT4}	=	3.8	V.	t _{fall}	=	3.2	μsec.

TWO DIODE (กึ่งอิมิตัว)

V _{CE}	=	45	V.	I _{B1+}	=	0.75	A.
V _{CE PEAK}	=	88	V.	I _{B2+}	=	0.0	A.
V _{CE SAT1}	=	2.8	V.	I _{B3+}	=	0.65	A.
V _{CE SAT2}	=	1.0	V.	I _{B4+}	=	0.0	A.
V _{CE SAT3}	=	2.8	V.	t _r	=	10	μsec.
V _{CE SAT4}	=	1.2	V.	t _{fall}	=	2.0	μsec.

ผลการทดลอง ปรับชุดขับกำลัง

Tr₂₂

$f = 12.0 \text{ kHz}$, $R_1 = 2.2 \text{ ohm}$

NO DIODE (อิมิตัว)

$V_{CE \text{ SAT}}$	=	0.9	V.	I_{E+}	=	0.85	A.
V_{CE}	=	45	V.	I_{E-}	=	-0.6	A.
$V_{CE \text{ PEAK}}$	=	350	V.	$I_{B \text{ STEADY}}$	=	-0.05	A.
t_r	=	12	$\mu\text{SEC.}$	I_C	=	11.8	A.
t_{fall}	=	4.0	$\mu\text{SEC.}$	$I_{\text{load av.}}$	=	7.0	A.
t_{conduce}	=	2.0	$\mu\text{SEC.}$				

ONE DIODE (กึ่งอิมิตัว)

V_{CE}	=	45	V.	I_{B1+}	=	0.9	A.
$V_{CE \text{ PEAK}}$	=	350	V.	I_{B2+}	=	0.0	A.
$V_{CE \text{ SAT1}}$	=	3.4	V.	I_{B3+}	=	0.7	A.
$V_{CE \text{ SAT2}}$	=	1.2	V.	I_{B4+}	=	0.0	A.
$V_{CE \text{ SAT3}}$	=	3.6	V.	t_r	=	8.8	$\mu\text{sec.}$
$V_{CE \text{ SAT4}}$	=	1.4	V.	t_{fall}	=	2.4	$\mu\text{sec.}$

TWO DIODE (กึ่งอิมิตัว)

V_{CE}	=	45	V.	I_{B1+}	=	0.9	A.
$V_{CE \text{ PEAK}}$	=	350	V.	I_{B2+}	=	0.0	A.
$V_{CE \text{ SAT1}}$	=	2.6	V.	I_{B3+}	=	0.8	A.
$V_{CE \text{ SAT2}}$	=	1.0	V.	I_{B4+}	=	0.2	A.
$V_{CE \text{ SAT3}}$	=	2.8	V.	t_r	=	9.4	$\mu\text{sec.}$
$V_{CE \text{ SAT4}}$	=	1.2	V.	t_{fall}	=	3.2	$\mu\text{sec.}$

ผลการทดลอง ปรับชุดขับกำลัง

Tr₂₂

ความถี่ = 12.0 kHz , R_L = 3.0 ohm

NO DIODE (อิมิตัว)

V _{CE SAT.}	=	1.2	V.	I _{b+}	=	0.65	A.
V _{CE}	=	45	V.	I _{b-}	=	- 0.6	A.
V _{CE PEAK}	=	350	V.	I _{b STEADY}	=	- 0.05	A.
t _r	=	10.0	μsec.	I _c	=	11.8	A.
t _{fall}	=	3.8	μsec.	I _{load ave.}	=	2.2	A.
t _{conduct}	=	2.2	μsec.				

ONE DIODE (กึ่งอิมิตัว)

V _{CE}	=	45	V.	I _{B1+}	=	0.7	A.
V _{CE PEAK}	=	350	V.	I _{B2+}	=	0.0	A.
V _{CE SAT1}	=	3.2	V.	I _{B3+}	=	0.65	A.
V _{CE SAT2}	=	1.4	V.	I _{B4+}	=	0.15	A.
V _{CE SAT3}	=	3.2	V.	t _r	=	9.2	μsec.
V _{CE SAT4}	=	1.8	V.	t _{fall}	=	3.2	μsec.

TWO DIODE (กึ่งอิมิตัว)

V _{CE}	=	45	V.	I _{B1+}	=	0.7	A.
V _{CE PEAK}	=	350	V.	I _{B2+}	=	0.0	A.
V _{CE SAT1}	=	2.6	V.	I _{B3+}	=	0.65	A.
V _{CE SAT2}	=	1.4	V.	I _{B4+}	=	0.4	A.
V _{CE SAT3}	=	2.2	V.	t _r	=	9.8	μsec.
V _{CE SAT4}	=	1.8	V.	t _{fall}	=	3.2	μsec.

ผลการทดลอง ปรับชุดขับกำลัง

T_{ร.๒๑}

ความถี่ = 12.0 kHz , R₁ = 2.2 ohm

NO DIODE (อิมิตัว)

V _{CE SAT}	=	0.6	V.	I _{B+}	=	0.85	A.
V _{CE}	=	45	V.	I _{B-}	=	- 0.55	A.
V _{CE PEAK}	=	320	V.	I _{B STEADY}	=	- 0.05	A.
t _r	=	12.8	μsec.	I _C	=	11.6	A.
t _{fall}	=	5.5	μsec.	I _{load avg.}	=	7.0	A.
t _{conduct}	=	4.0	μsec.				

ONE DIODE (กึ่งอิมิตัว)

V _{CE}	=	44	V.	I _{B1+}	=	0.8	A.
V _{CE PEAK}	=	320	V.	I _{B2+}	=	0.0	A.
V _{CE SAT1}	=	2.8	V.	I _{B3+}	=	0.75	A.
V _{CE SAT2}	=	1.0	V.	I _{B4+}	=	0.0	A.
V _{CE SAT3}	=	2.8	V.	t _r	=	9.4	μsec.
V _{CE SAT4}	=	1.2	V.	t _{fall}	=	2.4	μsec.

TWO DIODE (กึ่งอิมิตัว)

V _{CE}	=	44	V.	I _{B1+}	=	0.8	A.
V _{CE PEAK}	=	300	V.	I _{B2+}	=	0.0	A.
V _{CE SAT1}	=	2.2	V.	I _{B3+}	=	0.75	A.
V _{CE SAT2}	=	0.8	V.	I _{B4+}	=	0.0	A.
V _{CE SAT3}	=	2.2	V.	t _r	=	10.2	μsec.
V _{CE SAT4}	=	0.8	V.	t _{fall}	=	3.2	μsec.

ผลการทดลอง ปรึบชุดขับกำลัง

Tr_s,

ความถี่ = 12.0 kHz , R₁ = 3.0 ohm

NO DIODE (อิมตัว)

V _{CE SAT}	=	1.0	V.	I _{E+}	=	0.7	A.
V _{CE}	=	45	V.	I _{E-}	=	- 0.55	A.
V _{CE PEAK}	=	88	V.	I _{B STEADY}	=	- 0.05	A.
t _r	=	12.8	μsec.	I _C	=	11.8	A.
t _{FALL}	=	4.0	μsec.	I _{load av.}	=	7.0	A.
t _{CONDUCT}	=	2.4	μsec.				

ONE DIODE (กึ่งอิมตัว)

V _{CE}	=	45	V.	I _{B1+}	=	0.75	A.
V _{CE PEAK}	=	86	V.	I _{B2+}	=	0.0	A.
V _{CE SAT1}	=	3.2	V.	I _{B3+}	=	0.75	A.
V _{CE SAT2}	=	1.6	V.	I _{B4+}	=	0.0	A.
V _{CE SAT3}	=	3.6	V.	t _r	=	9.2	μsec.
V _{CE SAT4}	=	1.2	V.	t _{FALL}	=	1.6	μsec.

TWO DIODE (กึ่งอิมตัว)

V _{CE}	=	45	V.	I _{B1+}	=	0.75	A.
V _{CE PEAK}	=	86	V.	I _{B2+}	=	0.0	A.
V _{CE SAT1}	=	2.8	V.	I _{B3+}	=	0.7	A.
V _{CE SAT2}	=	1.0	V.	I _{B4+}	=	0.0	A.
V _{CE SAT3}	=	3.0	V.	t _r	=	10.8	μsec.
V _{CE SAT4}	=	1.2	V.	t _{FALL}	=	1.6	μsec.

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ในการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

ผลการทดลอง ปรับชุดขับกำลัง

Tr₈₂

ความถี่ = 11.5 kHz , R_L = 2.2 ohm

NO DIODE (อิมิตัว)

V _{CE SAT}	=	0.9	V.	I _{B+}	=	0.85	A.
V _{CE}	=	45	V.	I _{B-}	=	- 0.6	A.
V _{CE PEAK}	=	350	V.	I _{B STEADY}	=	- 0.05	A.
t _r	=	10	μsec.	I _C	=	11.8	A.
t _{fall}	=	3.2	μsec.	I _{load avg.}	=	6.0	A.
t _{conduct}	=	2.0	μsec.				

ONE DIODE (กึ่งอิมิตัว)

V _{CE}	=	45	V.	I _{B1+}	=	0.75	A.
V _{CE PEAK}	=	335	V.	I _{B2+}	=	0.0	A.
V _{CE SAT1}	=	4.0	V.	I _{B3+}	=	0.45	A.
V _{CE SAT2}	=	1.2	V.	I _{B4+}	=	0.25	A.
V _{CE SAT3}	=	3.6	V.	t _r	=	8.8	μsec.
V _{CE SAT4}	=	2.0	V.	t _{fall}	=	2.2	μsec.

TWO DIODE (กึ่งอิมิตัว)

V _{CE}	=	45	V.	I _{B1+}	=	0.75	A.
V _{CE PEAK}	=	335	V.	I _{B2+}	=	0.0	A.
V _{CE SAT1}	=	3.8	V.	I _{B3+}	=	0.45	A.
V _{CE SAT2}	=	0.9	V.	I _{B4+}	=	0.40	A.
V _{CE SAT3}	=	2.1	V.	t _r	=	9.8	μsec.
V _{CE SAT4}	=	1.9	V.	t _{fall}	=	2.4	μsec.

ผลการทดลอง ปรับชุดขับกำลัง

Tr₃₂

ความถี่ = 12.0 kHz , R_L = 3.0 ohm

NO DIODE (กึ่งอิมตัว)

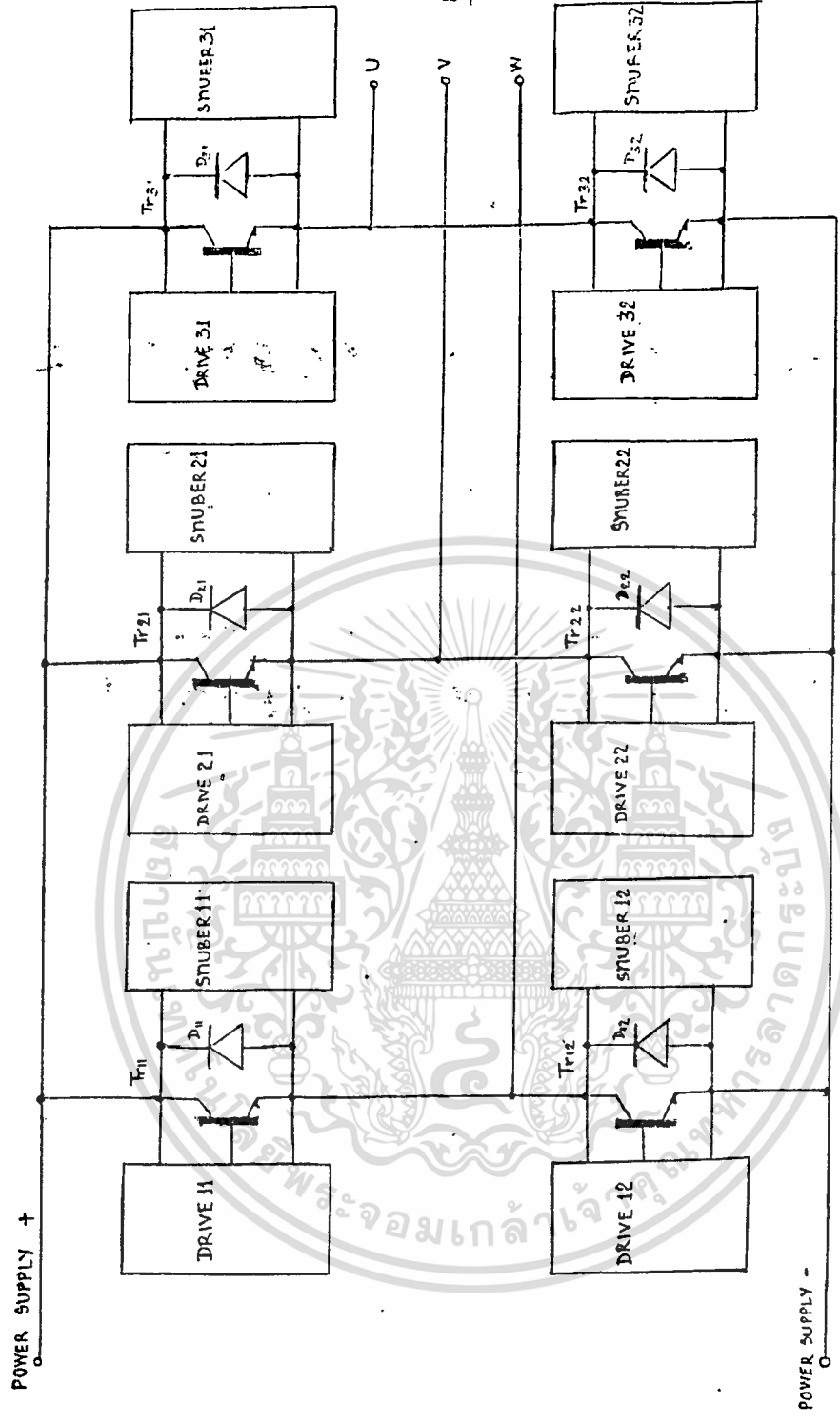
V _{CE SAT}	=	0.4	V.	I _{B1+}	=	0.7	A.
V _{CE}	=	45	V.	I _{B-}	=	- 0.6	A.
V _{CE PEAK}	=	300	V.	I _{B STEADY}	=	- 0.05	A.
t _r	=	11.8	μsec.	I _C	=	- 0.4	A.
t _{fall}	=	3.6	μsec.	I _{LOAD AVE.}	=	7.0	A.
t _{conduct}	=	2.4	μsec.				

ONE DIODE (กึ่งอิมตัว)

V _{CE}	=	44	V.	I _{B1+}	=	0.75	A.
V _{CE PEAK}	=	300	V.	I _{B2+}	=	0.0	A.
V _{CE SAT1}	=	2.8	V.	I _{B3+}	=	0.7	A.
V _{CE SAT2}	=	1.0	V.	I _{B4+}	=	0.0	A.
V _{CE SAT3}	=	2.8	V.	t _r	=	9.2	μsec.
V _{CE SAT4}	=	1.2	V.	t _{fall}	=	3.6	μsec.

TWO DIODE (กึ่งอิมตัว)

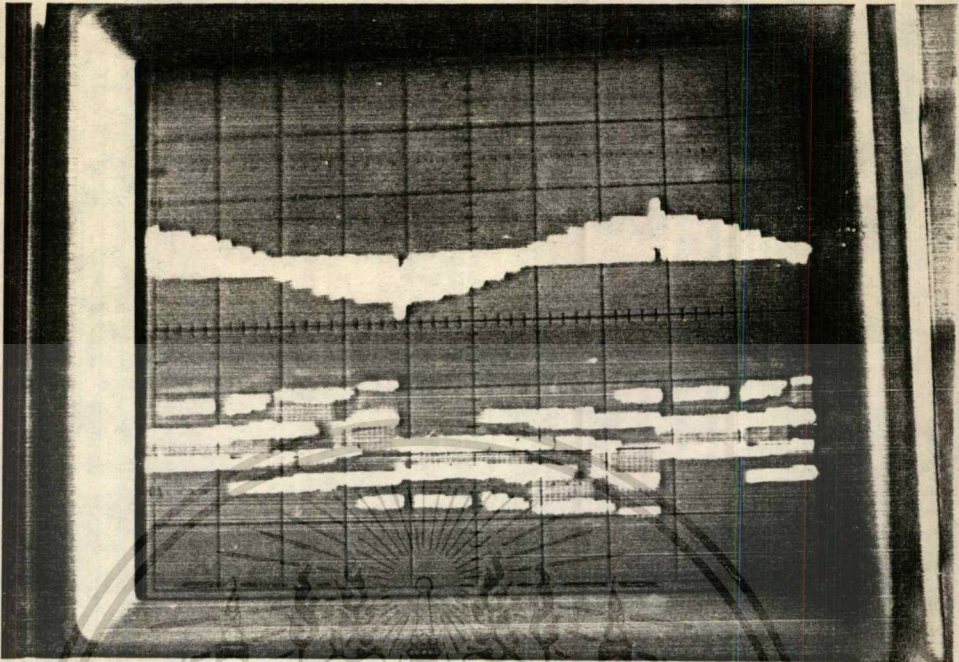
V _{CE}	=	44	V.	I _{B1+}	=	0.75	A.
V _{CE PEAK}	=	300	V.	I _{B2+}	=	0.0	A.
V _{CE SAT1}	=	2.4	V.	I _{B3+}	=	0.75	A.
V _{CE SAT2}	=	0.8	V.	I _{B4+}	=	0.1	A.
V _{CE SAT3}	=	2.2	V.	t _r	=	9.4	μsec.
V _{CE SAT4}	=	1.0	V.	t _{fall}	=	3.6	μsec.



รูปวงจรถรานซิลิเตอร์ 3 เฟส

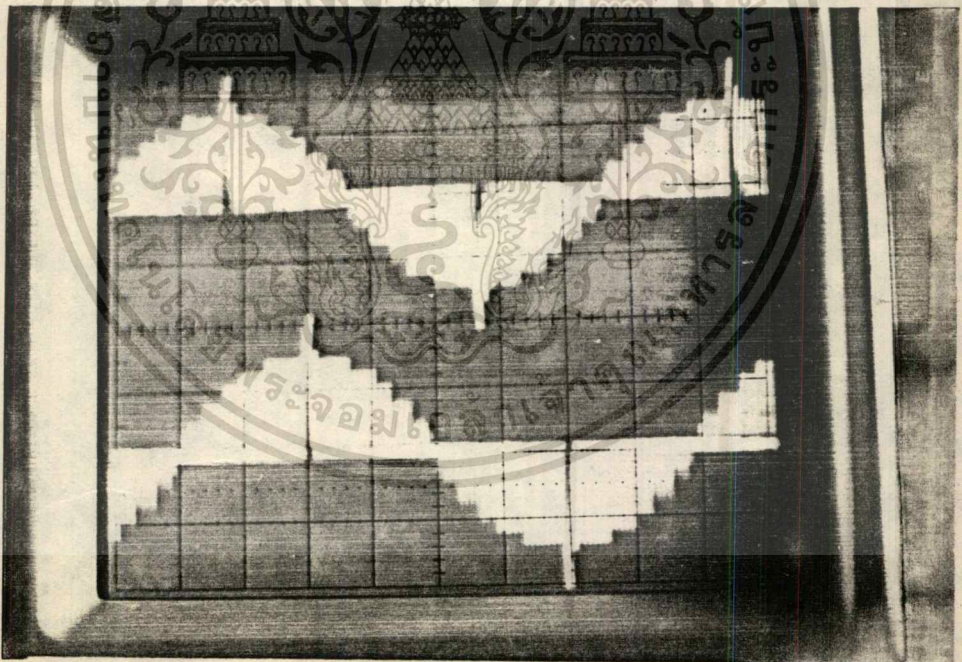
เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามเป็นให้ตัดแปลงเนื้อหา และต้องอ้างถึงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้



ก.

ข.



ค.

ง.

รูปถ่ายภาพชัดสัญญาณ (ตามลำดับจากบนลงล่าง)

ก) กระแสระหว่างเฟส

ข) ความต่างศักย์ระหว่างเฟส

ค) - ง) กระแสเปรียบเทียบ 2 เฟส

สรุปผลการทดลองขั้วโพลความต้านทานรีซิสแตนซ์ - อินดักแตนซ์

1. จากรูปกราฟกระแส จะเห็นว่า ค่ากระแสไม่เหมือนรูปคลื่นซายด์ เพราะว่า ค่าความต้านทานรีซิสแตนซ์ - อินดักแตนซ์มีค่าใกล้เคียงกันแต่ไม่เท่ากัน ดังนั้น จึงมีผลของการดึงของกระแสไม่เท่ากัน ค่าของกระแสที่ได้จึงไม่เหมือนรูปคลื่นซายด์นัก
2. จากทฤษฎีเปรียบเทียบค่าพื้นที่รูปคลื่นซายด์ กับ พัลส์ จะเห็นว่าระดับความต่างศักย์จะไม่เป็นดังรูปถ่าย สาเหตุเพราะว่า ทรานซิสเตอร์จะนำกระแสในช่วงที่มีพัลส์ตามการคำนวณของไมโครโปรเซสเซอร์ แต่ขณะทรานซิสเตอร์หยุดนำกระแส กระแสที่เกิดจากค่าอินดักแตนซ์ของโพลจะดึงให้มีความต่างศักย์ตรงข้ามกับการนำกระแสของทรานซิสเตอร์ แต่กระแสจากอินดักแตนซ์ไม่สามารถจะวิ่งผ่านทรานซิสเตอร์ ขณะหยุดนำกระแส ผลก็คือ กระแสจากอินดักแตนซ์จะไหลผ่านฟรีวาล์วไดโอด (free wheeling diode) และดึงค่าความต่างศักย์ให้มีค่าตรงกันข้าม
3. จากการเทียบกระแสระหว่าง 2 เฟส จะเห็นว่า กระแสมีการคล้ายกัน และมีการเอียงมุมกันอยู่ 120 องศา ซึ่งเป็นการทดลองแสดงให้เห็นว่า มีการเอียงของเฟสกันตามคุณลักษณะของมอเตอร์

สรุปผลการทดลองการปรับวงจรทรานซิสเตอร์

1. เมื่อใส่เบเกอร์แคมป์ไดโอดขณะที่ไม่ขับโหลด คือ กระแสคอลแลคเตอร์ไม่ไหล [$I_c = 0$] กระแสขั้วเบสทั้ง I_{B1} และ I_{B2} จะไม่ไหลหรือไหลน้อยมาก นั่นคือ เมื่อใส่เบเกอร์แคมป์ไดโอดกระแสคอลแลคเตอร์จะแปรผันโดยตรงกับกระแสเบส

2. เมื่อทรานซิสเตอร์ขับกำลังอิมิตัว หรือไม่ใส่เบเกอร์แคมป์ไดโอดขั้วเบสจะไม่ขึ้นกับกระแสโหลด ดังนั้น เมื่อกระแสโหลดเป็นศูนย์ [$I_c = 0$] กระแสเบสทั้ง I_{B1} และ I_{B2} จะมีค่าคงที่ ซึ่งเป็นการสูญเสียพลังงานอย่างหนึ่ง

3. การใส่ไดโอดที่ D_1 เพิ่มเป็น 2 ตัว ทำให้ความต่างศักย์คอลแลคเตอร์-อิมิตัวอิมิตัว [$V_{ce sat}$] ลดลงเนื่องจากความต่างศักย์เปลี่ยนแปลงขาเบสตกคล่อมไดโอด 2 รอยต่อขณะฟอร์เวิร์ดไบอัสดังนี้จะเห็นจากการทดลองได้ว่า สโตเรจทามจะเพิ่มขึ้น แต่เมื่อเทียบกับสโตเรจทามที่ไม่ได้ใส่ไดโอดเลยแล้ว การเพิ่มขึ้นจะมีค่าสโตเรจทามของเบเกอร์แคมป์ไดโอด 2 ตัว ต่อ 1 ตัว มีค่าน้อยมาก บางทีไม่อาจสังเกตได้ ดังนั้นในการขับจริงจะใช้เบเกอร์แคมป์ไดโอด เพียงตัวเดียวในการขับจริง

4. การเพิ่มค่า R_1 ในการทดลองให้มีค่ามากขึ้นเป็นการลดพลังงานสูญเสียเป็นอย่างมาก แต่ควรจำกัดให้อยู่ในช่วงที่คำนวณได้ ในที่นี้ใช้ $R_1 = 3$ โอห์ม เพื่อให้แน่ใจว่าทรานซิสเตอร์จะทำงานในลักษณะอิมิตัวจริง ความจริง R_1 ควรใช้ค่ามากกว่านี้เพื่อลดค่าความสูญเสีย แต่เนื่องจาก R_1 มีการทนกำลังได้สูงถึง 10 วัตต์ จึงมีขายเพียงไม่กี่ค่าที่หาได้ แล้วนำมาทดลอง

5. ค่า $V_{ce sat}$ ของทรานซิสเตอร์ขับกำลังจะขึ้นกับอุณหภูมิด้วย เมื่อทรานซิสเตอร์ขับกำลังมีอุณหภูมิสูงขึ้น ค่า $V_{ce sat}$ จะมีค่าสูงขึ้นเล็กน้อยตามไปด้วย และจากการสังเกตจากออสซิลโคป เมื่ออุณหภูมิสูงขึ้น ค่าสโตเรจทามจะมีค่าสูงขึ้นเล็กน้อยตามไปด้วย

6. ค่า $V_{ce sat}$ เมื่อใส่เบเกอร์แคมป์ไดโอดเข้าไปแล้วจะมีการกระเื่อมของค่า $V_{ce sat}$ เนื่องจากความยาวของสายต่อเบเกอร์แคมป์มากเกินไป ค่าอินดักแตนซ์ในสายเป็นสาเหตุของการกระเื่อมของทั้งค่า $V_{ce sat}$ และค่า I_{B1}



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
ไม่ว่ากรณีใดๆทั้งสิ้น และหากมีการนำเอกสารนี้ไปเผยแพร่โดยไม่ได้รับอนุญาตจากกรมส่งเสริมการค้าระหว่างประเทศ
จะถือว่าผิดกฎหมายและจะดำเนินการฟ้องร้องดำเนินคดีตามกฎหมายต่อไป

INTRODUCTION

การโมดูเลชั่นแบบความกว้างพัลส์ [Pulse Width Modulation] สามารถควบคุมความถี่และความต่างศักย์ [voltage] ที่สำคัญคือ ความคุม [lowharmonic PWM] จะใช้สำหรับเป็นสวิตช์เกตของทรานซิสเตอร์กำลัง [Power Transiator] ใน inverter

PWM สามารถแบ่งเป็น 2 แบบใหญ่ คือ

1. การจัดค่าฮาร์โมนิก P.H.E.[Particular Harmonic Elimination]
2. การเปรียบเทียบของ 2 สัญญาณ C.R.C.[Carrier Refareuce Comparison]

P.H.E. จะไม่เหมือนอินเวอร์เตอร์แบบใช้สัญญาณสี่เหลี่ยม [Square wave inverter] วิธีนี้จะสามารถลดฮาร์โมนิกที่ต่ำๆ ที่ไม่สามารถจะลดลงในระบบ 3 เฟส รูปแบบของการ ปิด-เปิด ของสัญญาณจะถูกพิจารณาจาก [Maintrame computer] โดยจะถูกบรรจุในรอม[ROM] และจะใช้ควบคุมการ ปิด-เปิดของอินเวอร์เตอร์

C.R.C จะไม่เหมือนกับ P.H.E. นั่นคือ C.R.C. จะไม่สามารถที่จะลดฮาร์โมนิกเฉพาะค่าใดค่าหนึ่งได้ แต่จะลดผลรวมของฮาร์โมนิก และจะใช้วิธีของอนาลอก [analog] ถึงแม้ว่าจะใช้ได้อย่างกว้างขวาง แต่อุปกรณ์อนาลอกมีความซับซ้อนและการปรับช่องโวลเตจ และความถี่จะไม่สะดวก โวลเตจอ้างอิงที่ใช้ควบคุม pulse width และตำแหน่งของการสวิตช์ ไม่สามารถที่จะถูกควบคุมได้ง่ายได้

ต่อมาได้มีการใช้การโมดูเลชั่นแบบความกว้างพัลส์ โดยการนำไมโครโปรเซสเซอร์ [Micro processor] โดยใช้ไมโครคอมพิวเตอร์ [Micro Computer] เพื่อที่จะสร้างสัญญาณดิจิทัลสำหรับเป็นตัวเปรียบเทียบ [reference] และสัญญาณพาหะ [carrier signal]

ON - LINE EQUAL AREA EQUALIZATION METHOD [CAE]

รูปคลื่นเอาต์พุตโวลเตจ [Cutput Valtage Waveform] ในทางอุดมคติ อินเวอร์เตอร์ เป็นรูปคลื่น ซายด์ แต่อินเวอร์เตอร์แบบการโมดูเลชั่นแบบความกว้างพัลส์ [PWM INVERTER] จะมีสัญญาณเป็นรูป [Pulse] สี่เหลี่ยมที่มีขนาด [magnitude] คงที่เท่ากับค่าของไฟเลี้ยง ดีซี [DC Supply] วิธีของ CAE จะแบ่งคาบของสัญญาณเปรียบเทียบซายด์ ออกเป็น M ส่วน โดยที่ M ต้องหารด้วย 4 ลงตัวและต้องมากกว่าหรือเท่ากับ 12 เพื่อที่จะปรับความกว้างของพัลส์ ในแต่ละเอาต์พุต พื้นที่ของแต่ละพัลส์จะต้องเท่ากับพื้นที่ของสัญญาณเปรียบเทียบซายด์ [Sine refereuce signal] ที่ถูกแบ่งออกเป็น M Segment

จากรูป 1 ความสัมพันธ์พื้นที่ A_k สำหรับส่วนที่ K [K Segment] ใดๆของสัญญาณซายด์คือ

$$A_k = \sqrt{2} V \int_{\theta_{k-1}}^{\theta_k} \sin \omega t d(\omega t) \quad (1)$$

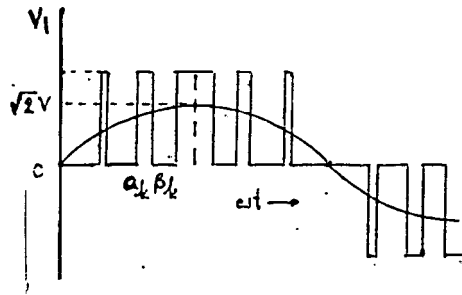


Fig. 1

เมื่อ V เป็นค่า รากที่สองของกำลังสองของโวลเตจแอมพลิจูดของเอาต์พุต [RMS Voltage] หรือโวลเตจเปรียบเทียบ

$$\beta_k = \frac{kzT}{\pi} \quad k = 1, 2, \dots, \frac{m}{4}$$

เมื่อ w เป็นความถี่เชิงมุมเฉพาะและ M เป็น อัตราส่วนความถี่ของการมอดูเลชัน [frequency modulation ratio] ดังนั้นความสัมพันธ์ของความกว้าง พัลส์ w_k คือ

$$w_k = \frac{Ak}{Vd} = \frac{\sqrt{2}V}{Vd} \left[\cos(k-1)\frac{zT}{\pi} - \cos k\frac{zT}{\pi} \right] \quad (2)$$

เมื่อ Vd เป็น [DC Supply Voltage] และ เนาคพัลส์ w_k จะปรับโดยอัตโนมัติ เมื่อ เปลี่ยนโวลเตจอินพุต

- ในควอเตอร์ที่ 1 ของความถี่หลักมูล [fundamental output] ของลง [trailing edge (β_k)] ของแต่ละพัลส์ทับกันสนิทกับจุดสุดท้ายของแต่ละส่วน [segment] สำหรับขอบขึ้น [leading edge] ของพัลส์คำนวณได้จาก

$$\alpha_k = \beta_k - w_k \quad (3)$$

รูปแบบข้างบนนี้ถูกเลือกเพื่อที่จะทำให้ จุดศูนย์กลางของแต่ละพัลส์ใกล้กับจุดศูนย์กลางของส่วนของซายด์ [sine wave segment]

สำหรับวิธีการที่จะกำหนดอีกแบบหนึ่งก็คือ เราจะทำการคำนวณเวลาเพื่อที่จะลัดนำ ขอบขึ้นของแต่ละพัลส์ [α_k] ที่จุดเริ่มต้นของแต่ละส่วน โดยเริ่มต้นที่ส่วนของซายด์ [sine wave segment] ใน quarter ที่ 2 ของแต่ละ ไซเคิล [cycle]

- ข้อดีที่ได้จากการทำวิธีนี้ คือ 1. เอาต์พุต จะสมมาตร [quarter cycle symmetry] และลด ฮาร์โมนิค โดยเปรียบเทียบกับใน ควอเตอร์แรก

2. เป็นการลด power device switching by fscr per cycle เพราะว่า [trailing edge] และ [leading edge] ของพัลส์ทับกันสนิทที่ $\frac{T}{2}$ และ $\frac{3T}{2}$ เราสามารถที่จะปรับปรุงประสิทธิภาพได้ถ้าเราลด M ลง

ถ้า w_k เป็นความกว้างของพัลส์ของ K^{th} PWM PULSE เราสามารถที่จะกำหนด N_k [notch width ระหว่าง $(K-1)^{th}$ และ K^{th} pulse]

$$N_k = \frac{2\pi}{m} - w_k \quad (4)$$

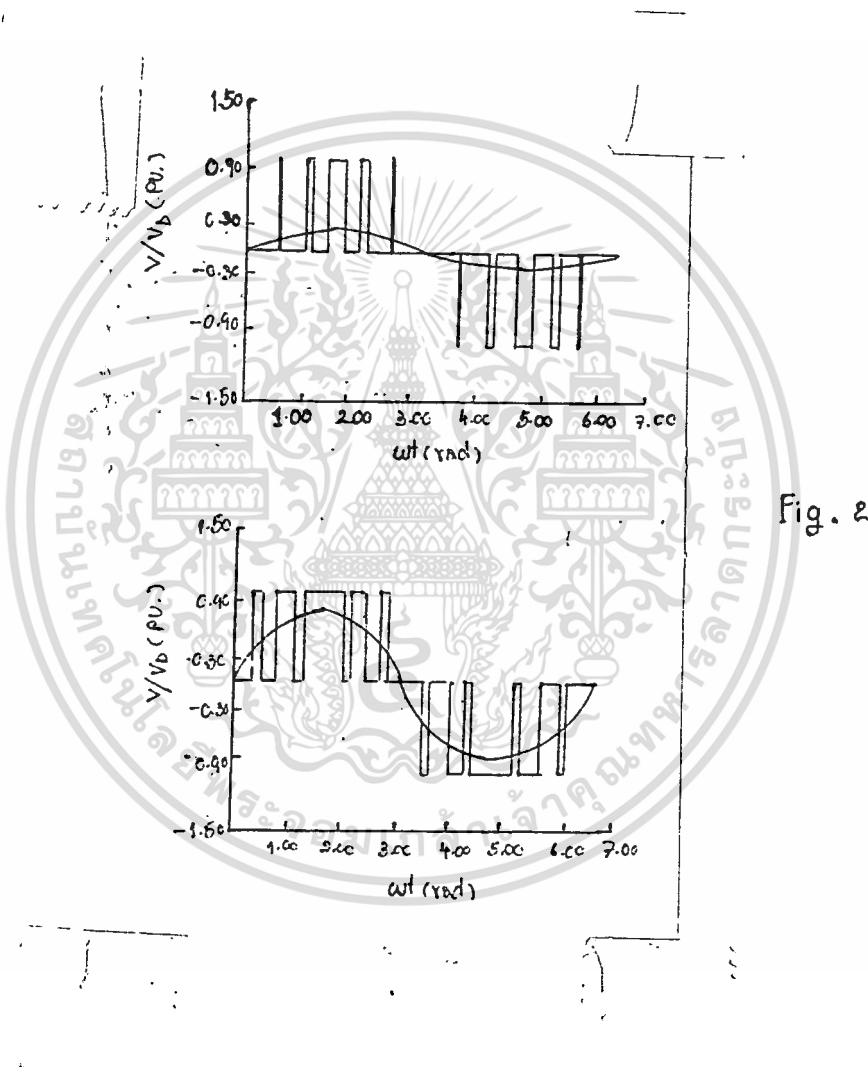


Fig. 2

เป็นรูปแบบของการโมดูล์ความกว้างพัลส์ของเอาท์พุทและสัญญาณซายด์ [sine wave] จำนวนโดยใช้วิธี CAE สำหรับ $M = 12$ และ V/v_d ratios ค่าต่ำสุดและสูงสุดของ V ถูกจำกัดโดยความกว้างสูงสุดของ pulse และความกว้างต่ำสุดของ notch ที่ถูกเลือกโดยเวลาของการสวิตช์ของอุปกรณ์อินเวอร์เตอร์ [inverter device] ค่าของ V ถูกคำนวณจากสมการ (1) - (4) เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

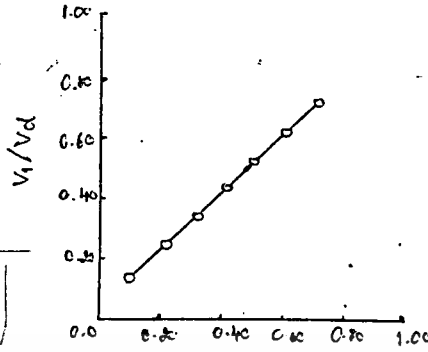


Fig.3

รูปที่ 3 แสดงความสัมพันธ์ระหว่าง [theoretical fundamental component V ใน เอาท์พุทของการโมดูลเซ็นแบบความกว้างพัลส์ [PWM output] และ [reference sine voltage] (V) โดยทั้งสองค่านี้เกือบเท่ากัน

IMPLEMENTATION

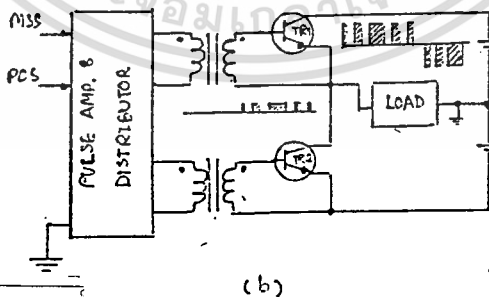
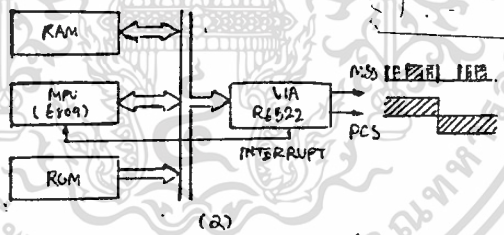


Fig.4

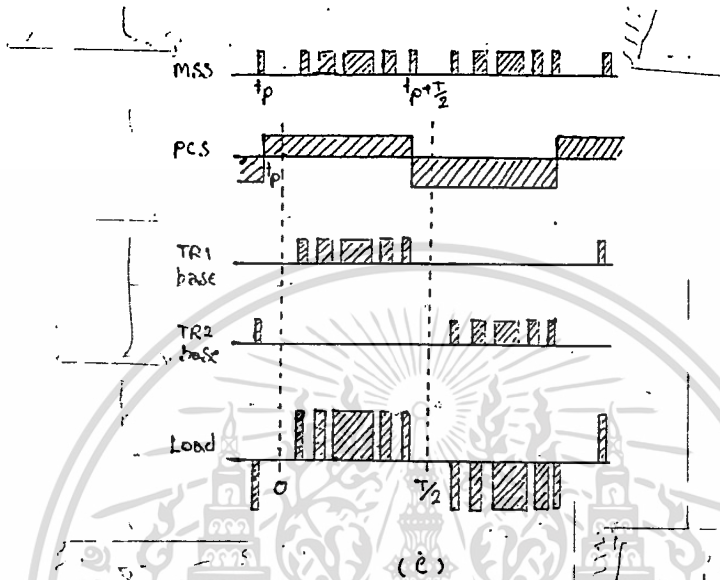


Fig. 4

รูป 4 แสดง ฮาร์ดแวร์ [hardware] ของ (หนึ่งเฟส ของ OAE inverter)
 4 (a) แสดงลำดับของการสวิทชิง [main switching sequence signal (MSS)] และ
 สัญญาณตรีกของสัญญาณคอนโทรล [polarity control signal (PCS)] โดยใช้ TR เพียง
 4 ตัว 4(b) แสดงวงจรอินเวอร์เตอร์ [inverter ciryit] อย่างง่ายสำหรับ test PWM
 algorithm 4(c) แสดงลำดับของสัญญาณในการสวิทชิง

จากรูป 5 แสดง โฟลว์ชาต [program flowchart] โดยจะคำนวณ MSS ก่อน
 MSSจะประกอบด้วย $TN_1, TW_1, \dots, TN_k, TW_k, \dots$, โดย TN_k และ TW_k เป็นเวลาของ N_k
 และ W_k ตามลำดับ ถูกกำหนดโดย

$$T_{Nk} = N_k f_c / (27f)$$

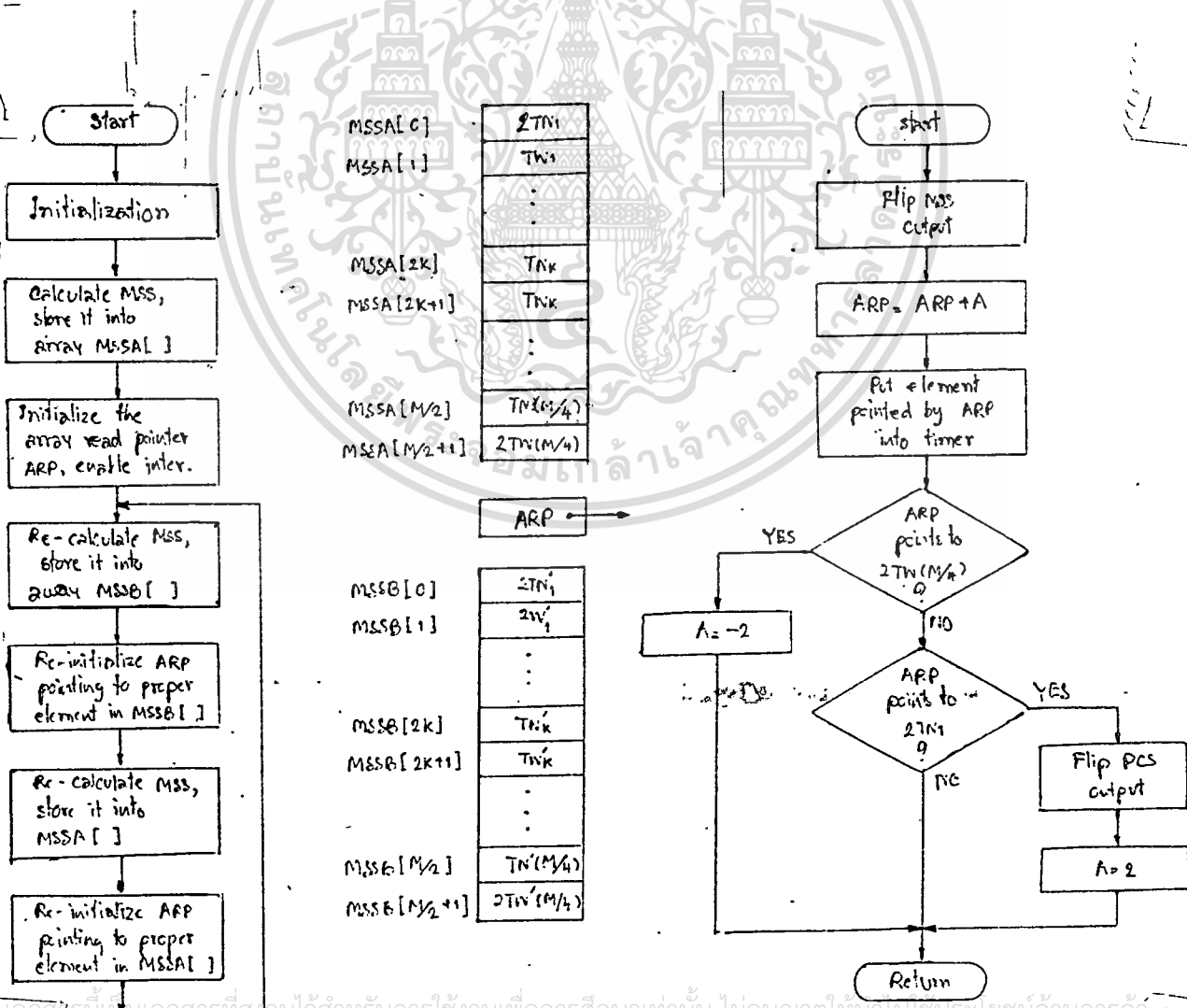
$$T_{Wk} = W_k f_c / (27f)$$

(5)

เมื่อ FC เป็นสัญญาณนาฬิกาของระบบการคำนวณจะถูกทำตามค่าที่ให้ไว้คือ V, M และ F, ตารางของค่า cosine ในรอม [rom] และสมการ (1) - (5) รูป 5 (b) แสดงเนื้อที่ ของ MSSAC.] ที่จะเก็บ MSS

เมื่อเริ่มต้นโปรแกรม the away read pointer [ARP] จะชี้ที่ส่วนประกอบแรก [first element] ใน MSSAC.] อ่านค่าและใส่ลงไปใน [timer latch] โดยผ่าน R6522 เริ่มสตาร์ท [the time counter set] ให้ MSS เป็นศูนย์ [0] และจะสามารถอินเทอร์รัพ โดยไทเมอร์ใน R6522 แต่ละโอกาสของ ไทเมอร์ของ time out การอินเทอร์รัพ ถูกอธิบาย ในโฟลชาร์ต [flowchart] ของรูป 5 (c) และการคำนวณ MSS ถัดมาจะถูกนำไปเก็บไว้ ที่ MSSA [.] และขบวนการย่อย จะถูกทำซ้ำแล้วซ้ำอีกใน ลูป

เอาท์พุทของ MSS จากไมโครคอมพิวเตอร์จะถูกจ่ายให้ไปกับวงจรรินเวอร์เตอร์ โดยผ่านพัลส์แอมพลิไฟเออร์และ distributor แล้วก็จะถูกจ่ายไปให้กับ ทรานซิสเตอร์ตัวที่ 1 (TR1) และ ทรานซิสเตอร์ตัวที่ 2 (TR2) โดย PCS.



โปรแกรมคำนวณ PWM

โปรแกรมหลัก

ADDRESS	OPCODE	
2000	06 03	LD B,03H ; INIT B=COUNTER COUNTS SIGNIFI- CANCE CF Vd
2002	0E 03	LD C,02H ; INIT C=COUNTER FOR 2 VARIABLES, 1E, Vd + Fr
2004	DD 21 D6 27	LD 1X,OUTBF1 ; 1X IS THE ADDRESS OF Vd
2008	18 06	JR Vd ; SHCWING INPUT DATA
200A	DD 21 DC 27	FR : LD 1X, OUTBF2 ; OUTBF2=ADDRESS OF Fr
200E	06 02	LD B, 02H ; COUNTER FOR 2 SIGNIFICANCE OF Fr
2010	11 00 00	Vd : LD DE, 00H ; INIT OF DE = 00H
2013	21 13 1D	LD HL, OUTRAM+5 ; THE ADDRESS OF THE MUST SIGNIFICANT VARIABLE
		; READ Vd AND Fr FROM KBD
2016	05	ANCODE ; PUSH BC ; STORE COUNTER TO STACK
2017	E5	PUSH HL ; STORE MSW TO STACK
2018	D5	PUSH DE ; STORE DATA READ FrOM KBD TO STACK
2019	01 06 00	LD BC, 0EH ; TAKE DATA 6 BYTES FROM [HL] THAI
201C	11 0E 1D	LD DE, OUTRAM ; DEFINE THE Vd AND Fr TO THE RAM ADDRESS
201F	DD E5	PUSH 1X
2021	E1	POP HL
2022	ED 00	LDIR

2024 CD FE 05 NONCODE : CALL SCAN ; CHECK DATA FROM KBD
WHETHER IT IS

2027 FE 0A CP OAH ; NUMBER OF 0 TO 9

2029 30 F9 JR NC, NONCODE

202B 06 04 LD B, 04H

202D 07 S4T : RLCA : EXCHANGE THE NIBBLES IN REG A

202E 10 FD DJNZ S4T

2030 D1 POP DE ; DATA FROM KBD IN REG DE

2031 06 04 LD B, 04H ; D = MSB

2033 07 SHIN : RLC A

2034 CB 13 RL E ; E.LSB

2035 CB 12 RL D

2038 10 F9 DJNZ SHIN

203A B3 OR E ; BRING DATA CHANGING INOT CODB TO
THE

203B E1 POP HL ; 7 SEGMENTS TO ACKNOWLEDGE WHAT YOU

203C CD 78 06 CALL HEX - 756 ; PRESSED

203F 2B DBC HL

2040 2B DBC HL

2041 2B DBC HL

2042 C1 POP BC

2043 DD 21 0E 1D LD 1X, OUTRAM

2047 10 CD DJNZ ANCODE ; ANOTHER SIGNIFICANCE OF Vd
OR Fr.

2049 CD FE 05 GO : CALL SCAN ; SHOW ALL THE SIENIFICANT NUMBER
WHICH YOU

204C FB 12 CP 12H ; HAVE PRESSED AND PRESS GO KEY TO
PASS

2050 D5 PUSH DE ; KEEP BOTH Vd AND Fr INTO STACK
2051 CD DBC C.
2052 20 B6 JR NZ,FR ; CHECK IF IT IS FF OR CEASING
; INITIAL CONDITION OF PNM CALCULATING AND
CHANGING DECIMAL
; INTO HEXADECIMAL
2054 B1 POP HL ; Fr INTO HL
2055 CD 00 25 CALL D TO H ; DBC TO HEX OR Fr
2058 22 08 1D LD [1D08], HL ; Fr IN [1D08]
205B 11 C7 00 LD DE, HL ; DE - C7H
205E CD 15 26 CALL MUL 16 ; DE x FL-DEHL/DE=0,HL=C.7 Fr
2061 EB EX DE, HL
2062 E1 POP HL ; Vd INTO HL
2063 CD 00 25 CALL D TO H ; DBC TO HEX OF Vd
2066 EB EX DE, HL
2067 CD 45 25 CALL DIV 16 ; 2 V/Vd = C.7 Fr/Vd AT HL
206A 22 00 1D LD [1D00],HL ; 2 V/Vd AT [1D00]
206D 11 06 01 LD DE, 106H
2070 ED 53 02 1D LD [1D02],DE ; [2 /M]x250 AT [1D02] AND
M = 96D
2074 DD 21 00 1D LD ,FANK ; FIRST ADDRESS OF Nk = 1800H.
2078 06 18 LD B, 18H ; B.18H = 24D COUNTER
207A D9 EXX
207B 01 00 00 LD BC, 00H ; USE BC AS POINTER TO COSINE
TABLE
207E D9 EXX
; CALCULATE ONE PHASE AT 0 - 90 DEGREE
207F D9 FHALF 10 : EXX

2081	CD 82 26	CALL COSINE
2084	D9	EXX
2085	ED 5B 00 1D	LD DE, [1D00] ; DE = 2 V/Vd
2089	2A 04 1D	LD HL, [1D04] ; HL = 250 [COS K-1] - 250 [COS K]
208C	CD 15 26	CALL MUL 16 ; 2 V/Vd, {250 [COS K-1]-250 [COS K]} = HL
208F	CD 4D 26	CALL CH321E
2092	BD 5B 0L 1D	LD DE, [1D02] ; DE = 250 [2 /M]
2096	EB	EX DE, HL
2097	78	LD A,B ;CHECK WHETHER THIS ADDRESS EQUALS
2098	FE 08	CP 08H ; 240 DEGREE
209A	20 04	JR NZ, NOT 240 DEG
2094	DD 22 06 1D	LD [1D06],1X ;STORE ADDRESS OF 240 DEGREE AT [1D06]
20A0	A7	NOT240 DBG: AND A
20A1	ED 52	SBC HL,DE ; HL = WK AND DB = NK
20A3	30 06	JR NC,NORMAL ; CHECK DE > HL OR NOT
20A5	2E 0F	LD L, OFH ; WK AT VOLTAGE SATURATE
20A7	1E 01	LD E, IH ; NK AT VOLTAGE SATUATE
20A9	18 0F	JL WKNQZ
20AB	CD 72 26	NORMAL: CALL CH168 ; NK FROM 16 BITS TO 8 BITS
20AP	EB	EX DE,ML
20AF	CO 72 26	CALL CH168 ; WK FROM 16 BITS TO 8 BITS
20B2	3E 00	LD A,0 CHDCX WK = 0 OR NOT
20B4	BD	CP L

20B5 20 03 JR NZ, WKNQZ
20B7 2E 01 LDC L, OIH ; WK = 1 IF WK = 0
20B9 ID DEC E ; NK = NK-1 IF WK=0

20BA DD CB 00 86 WKNQZ:RES 0, [1X] ; WRITE NK INTO RAM
20BE DD 23 INC 1X ; POINTER
2000 ID DEC E ; REG E AS THE LARGENESS OF NK
2001 20 F7 JR NZ, WKNQZ

2003 DD CB 00 C6 SET 0,[1X] ; WRITE WK INTO RAM
2007 DD 23 INC 1X ; POINTER
20C9 2D DEC L ; REG L AS THE LARGENESS OF WK
20CA 20 F7 JR NZ, WK1
20CC 10 B1 DJNZ FHALF 1P ; DOES IT FINISH ALL 90
DEGREE
; INITIAL FORM TO COPY 91-180 DEGREE
20CE DD E5 PUSH 1X ; 1X AS A POINTER OF DESTINATION
20DC E1 POP HL
20D1 E5 PUSH HL
20D2 FD E1 POP 1Y ; 1Y AS A POINTER OF SOURCE
20D4 FD 2B DEC 1Y
20D6 11 00 18 LD DE, 1800
20D9 A7 AND A
20DA ED 52 SBC HL, ED ; THE LARGENESS OF 0-9-DEGREE
MEMORY
20DC HD LD C,L ; AND USE BC AS A POINTER
20DD 44 LD B,H

; COPY 0-9 DEGREE OF FIRST PHASE TO

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานที่ 91-180 DEGREE ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆก็ตาม เว้นแต่จะขออนุญาตจากหน่วยงานที่เกี่ยวข้องขอเอกสารหรือข้อมูลที่สงวนไว้ได้

2104 4D LD C,L
2105 0B DEC BC ; REG BC AS A LARGENESS OF MSS
FIRST PHASE
2106 6B LD L,E
2107 62 LD H,D ; REG HL AS A POINTER FROM ADDRESS
1800 H
2108 CB 8E MSSINK : RES 1, [HL]
210A 23 INC HL
210B 0B DEC BC
210C CD 8F 26 CALL CP16Z
210F 20 F7 JR NE, MSSINK
2111 CB CE SET 1, [HL]
; COPY SIGNAL AND MSS OF THE FIRST PHASE
TO SECOND PHASE, AND
; SHIFT 240 DEGREE
2113 ED VB CA ID LD BC,[1DOA] ; COUNTER FROM THE LARGENESS
OF SIGNAL MEMORY
2117 FD 2A 06 1D LD 1Y.[1DOA] ; SOURCE POWTS AT 240-DEGREE
ANGLE OF FIRST PHASE
211B DD 21 00 18 LD 1X 1800H ; FIRST ADDRESS OF SECOND -
PHASE DESTINATION
211F CDE 96 26 WRDATA2: CALL DRIVE2 ; WRITE SIGNAL AND MSS TO
MEMORY OF
2122 DD 23 INC 1X ; THE SECOND PHASE
2124 FD 23 INC 1Y
2126 FD E5 PUSH 1Y
2128 D1 POP DE
2129 A7 AND A
212A E5 PUSH HL

212B ED 52 SBC HL,DE ; CHECK SOURCE WHETHER THIS
ADDRESS MB THE

212D B1 POP HL ; LASTEST OR NOT

212E 20 0B JR NZ, NOTOVER2 ; IF IT IS THE LASTEST,
SOURCE ADDRESS

21B0 FD 21 00 18 LD 1Y 1800H ; THE FIRST ADDRESS

2134 CD 96 26 CALL DRIVE2

2137 FD 23 INC 1Y

2139 DD 23 INC 1X

213B 0B NOTOVER2:DEC BC

213C CD 8F 26 CALL CP16Z

213F 20 DE JR NZ,WRDATA2 ;CHECK WHETHER SECOND PHASE
FINISHES
; COPY SIGNAL AND MSS OF THE SECOND PHASE
TO THE THIRD PHASE
; AND SHIFT 240 DEGREE ANGEL

2141 ED 4B 0A 1D LD BC,[1DOA] ; COUNTER FROM THE LARGENESS
OF SIGNAL MEMORY

2145 FD 2A 06 1D LD 1Y,[1D06] ;SOURCE POINTS AT 240-DEGREE
ANGEL OF SECOND PHASE

2149 DD 21 00 18 LD 1X 1800H ; FIRST ADDRESS OF THIRD
PHASE DESTINATION

214D CD B7 26 WRDATA3:CALL DRIVE3 ; WRITE SIGNAL AND MSS TO
MEMORY OF THE

2156 DD 23 INC 1X ; THIRD PHASE

152 FD 23 INC 1Y

2154 PD E5 PUSH 1Y

2156 D1 POP DE

2157 A7 AND A

2158 E5 PUSH HL
2159 ED 52 SBC HL, DE
215B E1 POP HL
215C 20 0B JR NZ, NOTOVER 3
215E FD 21 00 18 LD N, 1800H
2162 CD B7 26 CALL DRIVE 3
2165 FD 23 INC 1Y
2167 DD 23 INC 1X
2169 0B NOTOVER 3:DEC BC
216A CD 8F 26 CALL CP16Z
216D 20 DE JR NZ,WRDATA3 ; CHECK WHETHER THIRD PHASE
FINISHES
; CALCULATING TIME CONSTANT FOR CTC
 $A=447,500 D/[(Fr)(LM)]$
216F C1 00 D4 LD BC, OD40CH
2172 21 06 00 LD HL,06H ; REG HL=MSW AND REG BC = LSW
OF DIVIDEND
2175 DE 5B 0A 1D LD DE, [1DOA] ; REG DE, LM = DIVISOR
2179 CD 69 25 CALL DIV32 ; HLBC = 447,500D/[(LM)]
217C DE 5B 08 1D LD DE, [1D08] ; FBG DE = Fr
2180 CD 69 25 CALL DIV32 ; HLBC= A =447,500D/[(LM)(Fr)]
2183 3E 00 LD A,00
2185 B8 CP B ; IF THE VALUE OF REG C IS BEYOND
2186 28 04 JR Z, CORRECT ; BYTE
2188 06 FF LD B, OFFH ; CORRECT TO BYTE
218A 18 01 JR TOCTC
218C 41 CORRECT: LD B,C ; REG B=A, THE NUMBER OF PULSES
;CUTPUT BY USING CTC
218D 0E 40 TOCTC: LD C,CTC ; REG C AS A POINTER OF PORT CTC
218F 3E 57 LD A, 57H ; CONTROL WORD TO CTC

2191 ED 79 OUT [C],A
2193 ED 41 OUT [C],B ; OUT THE TIME CONSTANT OT CTC
; INITIAL CONDITION FOR INTERFACE AND
RUNNING
3E FF LD A, OFFM ; CLEAR DRIVE
32 14 1D LD [1D14],A
3E 22 LD A, 22H ; PHASE SEQUENLE
32 15 1D LD [1D14],A ; D =1, D =0, D =1
76 HALT
; SUB PROGRAM
; CONVERTING DECIMAL NUMBER TO HEXADECIMAL
NUMBER
; INOVT HL DECIMAL
; COTOVT HL WECADECIMAL
; NOT DESTRCY ANY REGISTER
2500 F5 DTOH: PUSH AF
2501 C5 PUSH 5C
2502 D5 PUSH DE
2503 E5 PUSH HL ;KEEP THE VALVE OF DBC INTO STACK
252F D9 EXX
2530 E6 0F AND CFH ; CLEAR FCR THE NOBLE FOR THE
2532 6F LD L,A ; MULTIPLICAND SO AS TO CHANGE
2533 26 00 LD H, 00H ; INTO HEX
2535 CD 15 26 CALL MUL16
2538 D1 POP DE

253A 10 D1 DJNZ CALC ; GH [Z (204H) + Y (1AH) + X]
2541 D1 POP DE
2542 C1 POP BC
2543 F1 POP AF
2544 C9 RET

;DIVISION 16 BITS BY 16 BITS

;INPUT HL = DIVIDEND

;INPUT DE = DIVISOR

;OUTPUT HL = QUOTIENT

;OUTPUT DE = DIVISOR

;NOT DESTROY ANY REGISTER

2545 P5 DIV16: PUSH AF
2546 C5 PUSH BC
2547 7C LD A,H ; PUT MSB OF DIVIDEND TO REG A
2548 4D LD C,L ; PUT LSB OF DIVIDEND TO REG C
2549 06 10 LD B,10H ; SET POINTER
254B 21 00 00 LD HL,00 ; INITIAL
254E CB 11 DIV: RL C ; SHIFT LEFT 16 BITS OF DIVIDEND
2550 17 FLA
2551 ED 6A ADC HL,HL ; SHIFT DIVIDEND INTO REG HL
2553 ED 52 SBC HL,DE ; CHECK IF DIVIDEND LESS THAN
DIVISOR
2555 30 01 JR NC,QUOTIENT ; QUOTIENT = 0 AT THAT BIT
2557 19 ADD HL,DE; IF DIVIDEND GREATER THAN DIVISOR
2558 3F QUOTIENT: CCF ; QUOTIENT = 1
2559 10 F3 DJNZ DIV ; DO UNTIL COMPLETE 16 BITS
255B CB 11 RL C
255D 17 RL A

```

;[REMAINDER IS NOW STILL IN REG HL]
255E 29 ADD HL, HL ; MULTIPLY REMAINDER WITH TWO
255F DE 52 SBC HL,DE ; COMPARE TO DIVISOR
2561 38 01 JR C,LTHALF ; IF THE REMAINDER IS GREATER
2563 0C INC C ; THAN DIVISOR, INCREASE ONE MORE

2564 67 LD H,A
2565 69 LD L,C
2566 C1 POP BC
2567 P1 POP AF
2568 C9 RET

;DIVISION 32 BITS BY 16 BITS
;INPUT HL = MSW OF DIVIDEND
;INPUT BC = LSW OF DIVIDEND
;INPUT DE = DIVISOR
;OUTPUT HL = MSW OF QUOTIENT
;OUTPUT BC = LSW OF QUOTIENT
;OUTPUT DE = DIVISOR

2569 F5 DW32: PUSH AF
256A DD E5 PUSH 1X
256C ED 6B 0C 1D LD [1DOC],HL ; STORE MSW TO [1DOC]
2570 78 LD A,B ; THIRD MSB OF DIVIDEND AT REGA
2571 21 00 00 LD HL,00
2574 06 26 LD B,2CH ; COUNTER FOR 32 BITS
2576 DD 21 0C 1D LD 1X, 1DOCH ; INITIAL ADDRESS

257A CB 11 DIV: RL C
257C 17 RL A
257D DD CB 00 16 RL [1X]

```

2585	ED 6A	ADC HL
2587	ED 52	SBC HL
2589	30 01	JR NU, QUOTIENT
258B	19	ADD HL, DE
258C	3F	QUOTIENT: CCF
258D	10 EB	DJNZ DIV
258F	CB 11	RL C
2591	17	RL A
2592	DD CB 00 16	RL [1X]
259A	29	ADD HL, HL
259B	ED 52	SBC HL, DE
259D	38 01	JR C, LTHALF
259F	0C	RET
		; MULTIPLICATION 16 BITS WITH 16 BITS
		; INPUT HL = MULTIPLICAND 16 BITS
		; INPUT DE = MULTIPLICAND 16 BITS
		; OUTPUT HL = RESULT AT LSW
		; OUTPUT DE = RESULT AT MSW
2615	F5	MUL 16: PUSH AF
2616	C5	PUSH BC
2617	DD E5	PUSH 1X
2619	06 10	LD B, TO H ; COUNTER
261B	7B	LD A, E ; SECOND MSB OF THE MULTIPLIER
261C	4A	LD C, D ; FIRST MSB OF THE MULTIPLIER
261D	11 00 00	LD DE, 00 ; SET INITIAL VALVE
2620	E5	[ISJ J;
2621	DD E1	POP 1X ; STORE MULTIPLICAND INTO 1X
2613	21 00 00	LD HL, 00H ; INITIAL CONDITION OF RESULT

2626	CB 27	MULT: SLA A ; SHIFT MSB OF MULTIPLIER TO CARRY FLAG
2628	CB 11	RL C
262A	C5	PUSH BC ; STORE B [COUNTER] AND REG C TO STACK
262B	30 04	JR NC, NOADD ; ADD WHEN MULTIPLIER IS 1
262D	DD E5	PUSH 1X
262F	C1	POP BC
2630	09	ADD HL,BC
2631	S0 01	NOADD: JR NC,NC CARRY ; ADD CARRY TO MSW, IF THERE IS
2633	13	INC DE ; CARRY FROM LSW.
2634	CB 25	NOCARRY: SLA L ; SHIFT 32 BITS TO MULTIPLY THE OTHER
2636	CB 14	RL H ; BITS
2638	CB 13	RL E
263A	CB 12	RL D
263C	C1	POP BC
263D	10 E7	DJNZ MULT ; DOES THE MULTIPLICATION FINISH 16 BITS ?
263F	A7	AND A ; CORRECTING VALVE
2640	CB 3A	SRL D
2642	CB 1B	RR E
2644	CB 1C	RR H
2646	CB 1D	RR L
2648	DD E1	POP 1X
264A	C1	POP BC
264B	F1	POP RF
264C	C9	RET

; CHANGE 32 BITS TO 16 BITS SO AS TO MAKE
;THE FRACTION TO INTEGER
;INPUT DE MSW WITH INTEGER
; H LSW WITH INTEGER
; L FRACTIONS
;CUTPUT DE = 0
; H = MSB WITH INTEGER
; L = THE FIRST UPPER NIBBLE
; ARE INTEGER
; THE SECOND, LOWER NIBBLE
; ARE FRACTIONS

264D F5 CH3216: PUSH AF
264E C5 PUSH BC
264F 06 04 LD B,04H
2651 CD 61 26 CALL PUDSADE

2654 CB 3A NO 16: SRL D ; SHIFT RIGHT 32 BITS 4 TIMES
2656 CB B1 RR E
2658 CB 1C RR H
265A CB 1D RR L
265C 10 F6 DJNZ NO 16
265E C1 POP BC
265F F1 POP AF
2660 C9 RET

;PUDSADE MAKE FRACTION TO INTEGER
;INPUT HL 12 UPPER BITS ARE INTEGER
; 4 LOWER BITS ARE FRACTION
;OUTPUT HL 12 UPPER BITS ARE INTEGER
; 4 LOWER BITS = 0

2662 C5 PUSH BC
2663 CB 65 BIT 4, L ; TEST MORE THAN HALP OR NOT
2665 28 04 JR NA, LESS THAN HALP ; IF LESS THAN HALP
2667 01 10 00 LD BC, 10H ; NOT TO DO ANYTHING
266A C9 ADD HL,BC ; IF MORE THAN HALP , ADD CHE
266B 3E F0 LESS THAN HALP: LD A, CDOH
266D A5 ADN L ; MAKE FRACTION TO BE ZERO
266E 6F LD L,A
266F C1 POP BC
2670 F1 POP AF
2671 C9 RET
;CHANGE 16 ITS TO 8 BITS
;INPUT HL 12 UPPER BITS ARE INTEGER
; 4 LOWER BITS ARE FRACTION
;OUTPUT 8 BITS AT L ARE INTEGER
;OUTPUT 8 BITS H = 0
2672 F5 CH 168: PUSH AF
2673 C5 PUSH BC
2674 06 04 LD B,04H
2576 CD 61 26 CALL PUDSADE

2679 CB 30 NO8: SRL H ; SHIRT RIGHT 16 BITS 4 TIMES
267B CB 1D RR L
267D 10 RA DJNZ NO8
267F C1 POP BC
2680 F1 POP AF
2681 C9 RET

;COSINE

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น
;THE DIFFERENCE OF COSINE BETWEEN 2 DEGREES

;INPUT BC ANGLE OF THE VALVE OF THE
DIFFERENCE

;INPUT BC IN COSINE TABLE

;OUTPUT DE = [1DOA] THE VALVE OF THE
DIFFERENCE

;OUTPUT DE IN COSINE TABLE

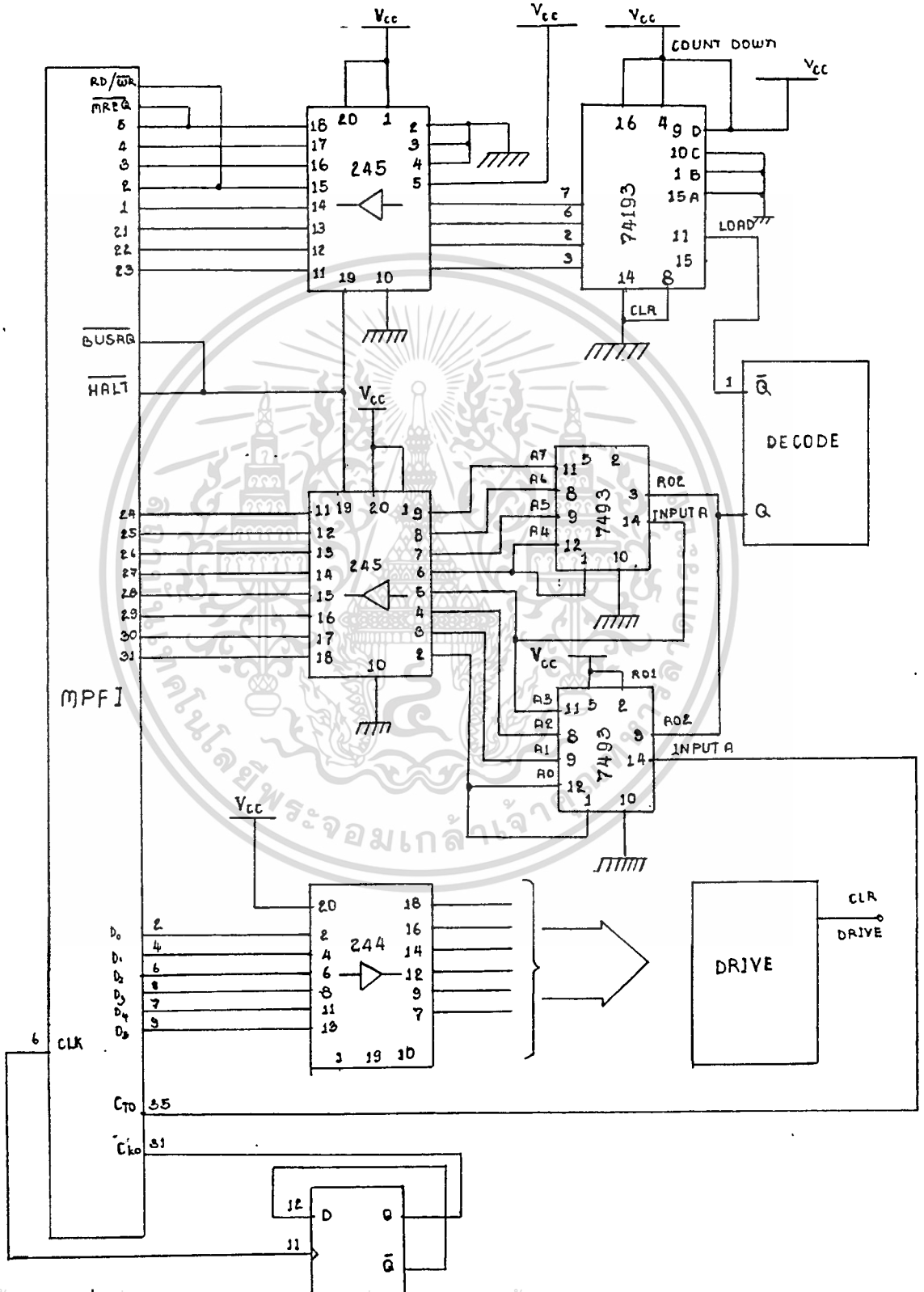
2682	21 A4 27	COSINE: LD HL, 27A4H
2685	09	ADD HL,BC
2686	09	ADD HL,BC ;ADD HL WITH DISPLACBMENT IN BC
2687	5E	LD E, [HL] ; LSB IN E.
2688	23	INC HL
2689	56	LD D, [HL] ; MSB IN D
268A	ED 53 04 1D	LD [1D04], DE
288E	C9	RET

สรุปโปรแกรม

แนวความคิดในการเขียนโปรแกรม แบ่งเป็นขั้นตอนต่างๆ ดังนี้

1. รับข้อมูลคือ ค่าต่างๆตามต้องการ ในที่นี้มีค่าความถี่ (Fr) และค่า Voltage Supply (Vd)
2. นำ parameter ต่างๆ ที่รับมาคำนวณตามสมการข้างต้น โดยให้ $V:F$ เป็นค่าความถี่ที่ ในที่นี้ใช้ค่า $V:F = 220 : 50 = 220/50 = 4.4$ จากนั้นคำนวณค่า V โดยค่าความถี่ที่ input ป้อนเข้ามาจาก keyboard
3. คำนวณ pulse width modulation ตามสมการ
4. ค่าที่ได้ใน Register L เป็นช่วง pulse ใช้เป็น counter
Register E เป็นช่วง notch ใช้เป็น counter
Register B ใช้เป็น counter ช่วง 0 - 90 องศาของเฟสแรก
5. ก็อบบี้ ช่วง 0 - 90 องศาไปยัง 91 - 180 องศาสำหรับเฟสแรก
6. สร้างสัญญาณกลับเฟส สำหรับ เฟสแรก
7. ก็อบบี้เฟสแรกไปยังเฟสที่สอง แต่ shift ไฟ 120 พร้อมสัญญาณกลับเฟส
8. ก็อบบี้เฟสที่สองไปเฟสที่สาม แต่ shift ไฟ 120 พร้อมสัญญาณกลับเฟส
9. เมื่อได้ pattern ออกมาหมดแล้ว คำนวณช่วงเวลาในการส่งสัญญาณจาก pattern ให้แก่ CTC ซึ่งทำหน้าที่ count
10. ช่วงสุดท้าย สร้างเฟส sequence ให้ถูกต้องตามลำดับ

พวง INTERFACE



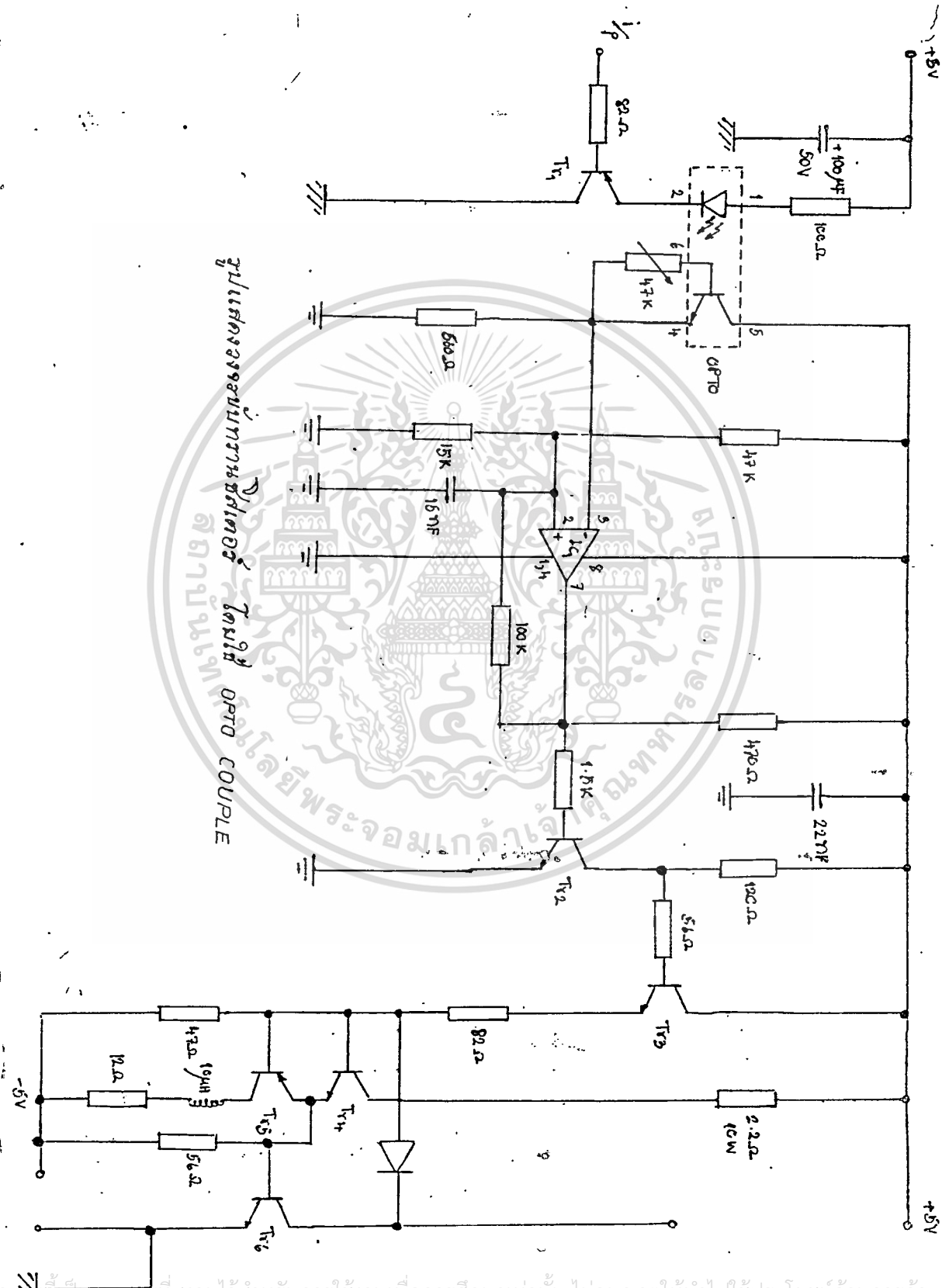
เอกสารนี้เป็น 14 | Vcc ส่วนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า
7 | GND PR, CLA = HIGH 10, 15
ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามแก้ไขเปลี่ยนแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

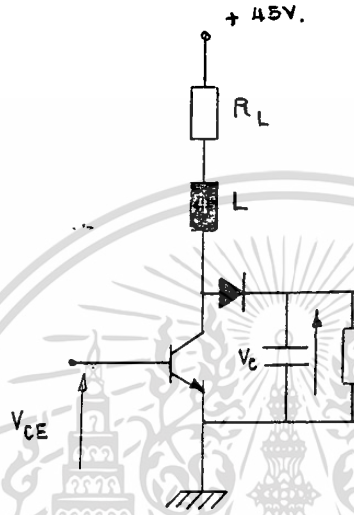
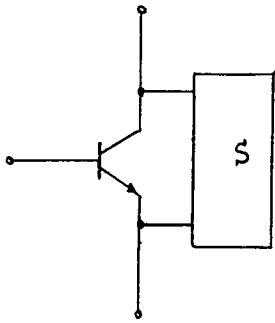
วงจร อินเทอร์เฟส

แบ่งออกเป็นกลุ่มใหญ่ๆ 3กลุ่ม คือ

1. ส่วน Decoder ทำหน้าที่สร้างสัญญาณในการ โหลด ค่า แอดเดรส ที่เกิดจาก counter simulate ค่า address เพื่อนำสัญญาณที่เกิดจากการคำนวณใน แรม(RAM) มาเป็นสัญญาณ
2. ส่วนขับ (Drive) เพื่อ อินเทอร์เฟส สัญญาณ MSS ที่ได้จาก แรม (RAM) และสัญญาณกลับเฟสมาขับ ไทรสเตอร์ ทั้ง 6 ตัว
3. ส่วน simulate address โดยจะ simulate ค่า ตำแหน่ง (address) ที่เริ่มใน แรม จนจบ โดยใช้สัญญาณที่ได้จาก CTC มา count และ check condition โดย decoder ว่าเป็นสัญญาณในส่วน ตำแหน่ง (address) สุดท้ายแล้วมาจ่ายให้แก่ counter และใช้สัญญาณ HALT จาก CPU มาทำ ดีเอ็มเอ (DMA)

รูปแสดงวงจรขับทรานซิสเตอร์ ไทมีส์ OPTO COUPLE





SNUBBER

P = Power [to be absorbed by the clamp Network]

I = Load Current

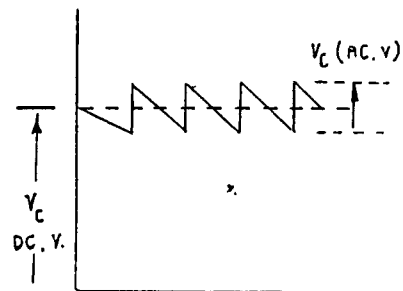
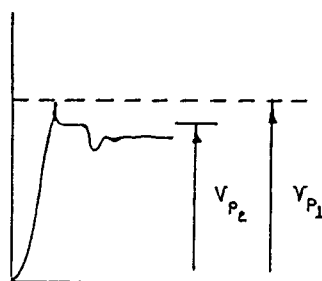
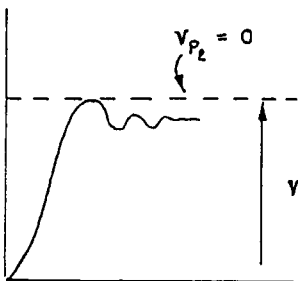
F = Frequency

V_c = Desired Clamp Voltage

$$P = \frac{1}{2} LI^2 F$$

$$R = \frac{V_c^2}{P}$$

$$\tau = RC = 5.0 \div F$$



เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆ ทั้งสิ้น อีกทั้งห้ามมิให้ดัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

TEST SNUBBER [V Steady state = 45v]

f [KHZ]	CONDITION [R,C]	Vp [v]	Vp [V]	Vc [DC V]	Vc [AC Vpp]	R1 [Ω]	L [MH]
60.1	R= 30 K , C= 100 F	185	165	160	4	32	1.86
	R= , C= 100 F	380	-	160	1.4		
	R=118 K , C= 100 F						
	R= 30 K , C= 5 NF	175	-	160	23	32	1.86
	R= , C= 5 NF	390	-	380	-		
	R= 118 K , C= 5 NF	320					
	R= 30 K , C= 100 F	195	170	170	4.4	20	1.86
	R= , C= 100 F	390	-	400	1		
	R=118 , C= 100 F						
	R= 30 K , C= 5 NF	180	-	165	24	20	1.86
	R= , C= 5 NF	400	-	385	0.5		
	R= 118 K , C= 5 NF						
	R= 30 K , C= 100 F	305	250	235	15	32	0
	R= , C= 100 F	550	510	510	14		
	R=118 K , C= 100 F						
	R= 30 K , C= 5 NF	260	-	215	54	32	0
	R= , C= 5 NF	650	-	620	0.6		
	R= 118 K , C= 5 NF						
	R= 30 K , C= 100 F	295	240	220	5.6	20	0
	R= , C= 100 F	510	490	490	8		
	R=118 K , C= 100 F						
	R= 30 K , C= 5 NF	265	-	220	65	20	0
	R= , C= 5 NF	550	-	530	0.6		
	R= 118 K , C= 5 NF						

f [KHZ]	CONDITION [R,C]	Vp [v]	Vp [V]	Vc [DC V]	Vc [AC Vpp]	R1 [Ω]	L [MH]
15.0	R= 30 K , C= 100 F	280	240	235	10.4	32	1.86
	R= , C= 100 F	560	530	530	8		
	R=118 K , C= 100 F						
	R= 30 K , C= 5 NF	295	-	240	120	32	1.86
	R= , C= 5 NF	920	-	800	-		
	R= 118 K , C= 5 NF						
	R= 30 K , C= 100 F	340	310	275	11	20	1.86
	R= , C= 100 F	585	540	540	9		
	R=118 , C= 100 F						
	R= 30 K , C= 5 NF	320	-	250	122	20	1.86
	R= , C= 5 NF	880	-	780	-		
	R= 118 K , C= 5 NF						
	R= 30 K , C= 100 F	215	175	175	15.5	32	0
	R= , C= 100 F	520	500	510	15	32	
	R=118 K , C= 100 F						
	R= 30 K , C= 5 NF	240	-	155	125	32	0
	R= , C= 5 NF	630	-	560	1		
	R= 118 K , C= 5 NF						
	R= 30 K , C= 100 F	260	200	195	19	32	0
	R= , C= 100 F	540	500	510	17		-
	R=118 K , C= 100 F						
	R= 30 K , C= 5 NF	290	-	185	150	20	0
	R= , C= 5 NF	610	-	540	1		
	R= 118 K , C= 5 NF						

เอกสารนี้เป็นเอกสารที่สงวนไว้สำหรับการใช้งานเพื่อการศึกษาเท่านั้น ไม่อนุญาตให้นำไปใช้ประโยชน์ด้านการค้า

ไม่ว่ากรณีใดๆทั้งสิ้น อีกทั้งห้ามมิให้ตัดแปลงเนื้อหา และต้องอ้างอิงถึงเจ้าของเอกสารทุกครั้งที่มีการนำไปใช้

f [KHZ]	CONDITION [R,C]	Vp [v]	Vp [V]	Vc [DC V]	Vc [AC Vpp]	R1 [Ω]	L [MH]
1.0	R= 30 K , C= 100 F	229	170	170	20	32	1.86
	R= , C= 100 F	580	540	540	15.5		
	R=118 K , C= 100 F	245	200	200	16		
	R= 30 K , C= 5 NF					32	1.86
	R= , C= 5 NF						
	R= 118 K , C= 5 NF	590	-	40	570		
	R= 30 K , C= 100 F					20	1.86
	R= , C= 100 F						
	R=118 , C= 100 F						
	R= 30 K , C= 5 NF					20	1.86
	R= , C= 5 NF						
	R= 118 K , C= 5 NF	840	-				
	R= 30 K , C= 100 F					32	0
	R= , C= 100 F						
	R=118 K , C= 100 F						
	R= 30 K , C= 5 NF					32	0
	R= , C= 5 NF						
	R= 118 K , C= 5 NF						
	R= 30 K , C= 100 F					20	0
	R= , C= 100 F						
	R=118 K , C= 100 F						
	R= 30 K , C= 5 NF					20	0
	R= , C= 5 NF						
	R= 118 K , C= 5 NF						

สรุปจากผลการทดลองวงจร SNUBBER

1. SNUBBER เป็นตัวช่วยลดผลของ L ในสาย ซึ่งภายในสายไฟที่มีกระแสยิ่งไหลมากจะทำให้มีผลของ L ในสายมีผลต่อ voltage สูงขึ้น ผลทำให้ overshoot ของ voltage ขณะ switching ภายในวงจรมีค่าสูงมาก หากไม่ใช้วงจร SNUBBER ซึ่งสามารถสังเกตได้จาก หากค่า $R \rightarrow \infty$ และ $C \rightarrow \infty$ ผลจะทำให้ overshoot มีค่าสูงมากขึ้น

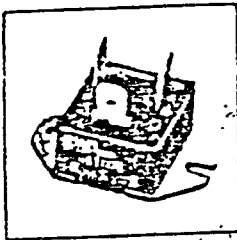
2. หาก load ที่ต่อถัดไปมีค่าเป็น L มาก ผลจะมีส่วนทำให้เราไม่ต้องมองผลของ L ในสายได้ แต่ L ที่มีค่าสูงขึ้นของ load นั้นจะช่วยทำให้ overshoot ลดลง แต่ผลเสียที่จะตามมาคือ ผลของกระแสเมื่อหยุด switching จะคงไหลอยู่ ซึ่งเป็นอันตรายต่อ Power transistors หรือ Thyristors มาก อาจจะช่วยลดผลของกระแสด้วยการต่อ diode เป็น free wheeling คร่อม Power transistors

3. ค่า R และ C จะต้องมามีค่าเป็นอัตราส่วนซึ่งกันและกัน แม้ว่าผลของ C จะช่วยลด overshoot ได้มาก แต่หาก C ไม่มีการถ่ายประจุออกจากตัวมันเองแล้ว ก็เปรียบเสมือน C ไม่อาจจะทำงานได้ ซึ่งสังเกตได้ว่า ค่า Voltage คร่อม C จะมีค่าสูงมาก หาก $R \rightarrow \infty$

4. ค่า R หากมีค่าน้อยจะช่วยลดผลของ Overshoot ของ Voltage คร่อม Power transistors ได้โดยการเป็นตัว dissipation ประจุจาก C ขณะคายออกมา โดยค่า C มากๆ จะยิ่งต้องใช้ค่า R น้อยลง ซึ่งเป็นผลทำให้เกิด loss มากขึ้น ดังนั้นจึงควรเลือกขนาดของ R และ C ให้ได้ค่าที่เหมาะสม

5. Voltage ที่คร่อม diode = V_p ดังนั้นการเลือกขนาด Rated ของ diode จึงต้องให้มีค่ามากกว่า V_p สักครึ่งหนึ่ง และ Rated ของกระแสต้องทนกระแสที่ charge C และไหลผ่าน R ได้ และต้องทำงานในช่วงเวลา switching ให้ทันด้วย

6. ความถี่ในการ switching หากยิ่งสูงจะยิ่งช่วยลด overshoot ได้มาก เนื่องจากความถี่ fundamental มีค่าสูงมากขึ้น Voltage จึงลดลง จึงควรออกแบบอุปกรณ์ต่างๆให้ทำงานความถี่สูง แต่ควรคำนึงถึงความสามารถของอุปกรณ์อื่นด้วย เช่น Transistor, Capacitor เป็นต้น



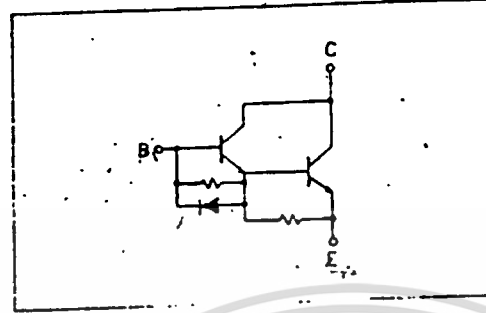
1000V
15A
120W

外形寸法：Outline Drawings

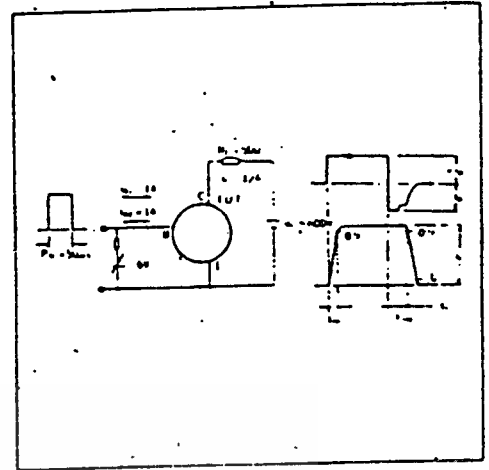
9 ページ 右上段参照

等価回路図

Equivalent Circuit Schematic



Switching Time Test Circuit



定格と特性：Maximum Ratings and Characteristics

● 絶対最大定格：Absolute Maximum Ratings (T_c = 25°C)

Items	Symbols	Ratings	Units
コレクタ・ベース間電圧	V _{ceo}	1000	V
コレクタ・エミッタ間電圧	V _{ce0}	1000	V
コレクタ・エミッタ間電圧	V _{ce(sus)}	700	V
エミッタ・ベース間電圧	V _{eb0}	6	V
コレクタ電流	DC I _c	15	A
	1ms I _c	30	A
	DC -I _c	-	A
ベース電流	DC I _b	3	A
	1ms I _b	5	A
コレクタ損失	P _c	120	W
	P _c	-	W
接合部温度	T _j	+150	°C
保存温度	T _{stg}	-40 ~ +125	°C
質量	m	33	g
絶縁耐圧	V _{iso}	2000	V
取り付けトルク	Mounting	5 ± 1	kg · cm
	Terminals	-	kg · cm

● 電気的特性：Electrical Characteristics (T_c = 25°C)

Items	Symbols	Test Conditions	Min	Typ	Max	Units
コレクタ・ベース間電圧	V _{ceo}	I _c = 1mA	1000			V
コレクタ・エミッタ間電圧	V _{ce0}	I _c = 1mA	1000			V
コレクタ・エミッタ間電圧	V _{ce(sus)}	I _c = 1A	700			V
	V _{ce(sus)}		-			V
エミッタ・ベース間電圧	V _{eb0}	I _b = 200mA	6			V
コレクタシャ断電流	I _{cb0}	V _{ce} = 1000V			1	mA
エミッタシャ断電流	I _{eb0}	V _{eb} = 5V			200	mA
コレクタ・エミッタ間電圧	-V _{ce}	I _c = 12A, V _{ce} = 5V	20			V
直流電流増幅率	h _{FE}				20	V
コレクタ・エミッタ飽和電圧	V _{ce(sat)}	I _c = 12A, I _b = 1A			2.5	V
ベース・エミッタ飽和電圧	V _{be(sat)}				3.0	V
スイッチング時間	t _{on}	I _c = 12A, I _b = 1A, -I _b = 1A R _i = 50Ω, P _{in} = 50μs Duty 5%			15	μs
	t _{off}				15	μs
	t _{tr}				2.0	μs
	t _{st}				2.0	μs

● 熱的特性：Thermal Characteristics

Items	Symbols	Test Conditions	Min	Typ	Max	Units
熱抵抗	R _{th(j-c)}	Transistor			1.0	°C/W
熱抵抗	R _{th(j-e)}	Diode			-	°C/W
熱抵抗	R _{th(j-c)}	with Thermal Compound		0.5		°C/W

บรรณานุกรม

1. S.C. BANSAL AND v.m. Rao, "Evaluation of p.q.n. inverter schemes," Proc. Inst, Elec. Eng.,vol. 125,no 4, pp.328-334, 1987
2. R.D. Adams and R.S. Fox, "Several modulation techniques of PWM inverter," in IEEE Conf. Rec.5th Annu. Meeting of IGA, 1970. pp.687 - 695.
3. J.M.D. murphy and M.G. Egan, "A Comparison of PWM Strategies for inverter - fed induction motors, "in Conf Rec. 17th Annu. Meeting IEEE Jnd. Appl. Soc., 1982, pp 569 - 573.
4. P.C. Sen and G. Premchandian, " Lmproved PWM Control Strategy for invertors and Lndvction metor drives," in Conf. Rec. 17th Annual Meeting IEEE Jnd. Appl. Soc, 1982, pp. 823 - 830.
5. Abrahain I. Pressman, "Switching and linear power supply, Ponce converter design", Hayden Bkook Company, Inc., 372p. , 1977.
6. George C. Chryssis, "High Frequency switching power supplies" , Mc GRAWHILL BOOK COMPANY, 221p., 1984
7. Ralph E. Tarter, "Principles of Solid - State Power Conversion", Howard W.Sama & Co., Jnc., 592p., 1985.

กิติกรรมประกาศ

ปริญญาบัตร ได้สำเร็จเพราะท่านผู้มีพระคุณและครูบาอาจารย์ได้อบรมสั่งสอนมาตั้งแต่แรกเริ่มจนถึงปัจจุบัน หากปริญญาบัตรเล่มนี้พอมีประโยชน์อยู่บ้าง ขอมอบให้ผู้มีพระคุณทั้งหลาย

ขอขอบคุณอาจารย์ วรศักดิ์ จิตรภักดี ที่กรุณาเป็นอาจารย์ที่ปรึกษาให้คำแนะนำและตรวจแก้ไขข้อผิดพลาดต่าง ๆ ตั้งแต่เริ่มทำปริญญาบัตร จนกระทั่งสำเร็จเรียบร้อย

